ปีการศึกษา 2533

PROGRAMMABLE PANEL METER

โดย

นาย ชวลิต จันทรไกรทอง 32.6103

นาย สุเมธ เอกทัตควณิชกุล 32.6134

นาย แสงชัย ดิรคิริกุล 32.6135

อาจารย์ที่ปรึกษา

อาจารย์ วิทยา ทิพย์สุวรรณพร

027875

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 ก.ค. 2536

ปริญญานิพนธ์ปีการศึกษา 2533

เรื่อง PROGRAMMABLE PANEL METER

ผู้จัดทำ

1. นาย ชวลิต จันทรไกรทอง 32.6103
2. นาย สุเมธ เอตทัตควณิชกุล 32.6134
3. นาย แสงชัย ตีรศิริกุล 32.6135

..... อาจารย์ที่ปรึกษา

(อาจารย์ วิทยา ทิพย์สุวรรณเพร)

เลขหมู่ T330421 ช5
เลขทะเบียน 027875
วัน, เดือน, ปี 12 ก.ค. 34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

027875

PROGRAMMABLE PANEL METER

นาย ชวลิต จันทรไกรทอง
นาย สุเมธ เอกทัตควณิชกุล
นาย แสงชัย ติรศิริกุล

อาจารย์ที่ปรึกษา
อาจารย์ วิทยา ทิพย์สุวรรณพร
ปีการศึกษา 2533

บทคัดย่อ

PROGRAMMABLE PANEL METER เป็นเครื่องมือวัดค่าปริมาณทางฟิสิกส์ต่าง ๆ อาทิเช่น อุณหภูมิ ความดัน ระดับ และอัตราการไหล เป็นต้น ซึ่งค่าเหล่านี้ได้มาจากตัวตรวจจับโดยสามารถที่จะโปรแกรมค่า ZERO และ SPAN ของค่าที่ทำการวัดได้ ซึ่งแสดงผลด้วยตัวเลข 6 หลัก พร้อมทั้งบอกหน่วยที่ทำการวัดด้วยตัวอักษร 4 ตัว และแสดงค่า ALARM ที่สามารถตั้งค่าได้ 3 ตำแหน่ง โดยสัญญาณอินพุทที่ได้มาจากตัวตรวจจับนั้น จะต้องเป็นสัญญาณมาตรฐานทางแรงเคลื่อนไฟฟ้า 1-5 V หรือ มาตรฐานทางกระแสไฟฟ้า 4-20 mA

ส่วนประกอบของเครื่องสามารถแบ่งออกเป็น 2 ส่วนใหญ่ๆ คือ

1. ส่วนของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 12 บิท และ
2. ส่วนประมวลผลและแสดงผล ซึ่งใช้ไมโครคอนโทรเลอร์ 8031 เป็นตัวควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROGRAMMABLE PANEL METER

Mr. Chouvalit Chankraithong

Mr. Sumate Aittatatkavanikul

Mr. Sangchai Tirasirikul

Mr. Vittaya Tipsuvanapon

Advisor

1990

ABSTRACT

Programmable Panel Meter is Measuring Instrument which measures quantities in physical such as temperature, pressure, level and flow rate. These value are measured by sensor. This Instrument capable to set zero and span value which is displayed with 6 digits of numbers and units of measuring of 4 characters. This Instrument capable to set 3 positions of alarm. The input signal which is produced by sensors must be standard signal 1-5 V or 4-20 mA

This Instrument consists of

1. 12 Bit A/D Convertor and

2. Part of processor and displays used Microcontroller 8031

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้าที่
บทคัดย่อ		
สารบัญ		
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	
	2.1 ระบบของหน่วยการวัด	2
	2.2 มาตรฐานของเครื่องวัด	6
	2.3 ไมโครคอนโทรลเลอร์ MCS-51	8
	2.4 การแปลงสัญญาณอนาล็อกเป็นสัญญาน ดิจิตอล ขนาด 12 บิท	18
	2.5 ภาคประมวลผลและแสดงผล	20
บทที่ 3	การออกแบบและการสร้าง	
	3.1 การออกแบบ	21
	3.2 วงจร	25
บทที่ 4	การทดลองและผลการทดลอง	
	4.1 การทดลองวงจรแปลงสัญญานอนาล็อก เป็นสัญญานดิจิตอลขนาด 12 บิท	31
	4.2 การทดลองโปรแกรมการทำงาน	32
	4.3 วิธีการใช้เครื่อง	76
บทที่ 5	การวิเคราะห์และสรุปผล	77
ภาคผนวก		
กิตติกรรมประกาศ		
หนังสืออ้างอิง		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันงานทางด้านอุตสาหกรรม มีสิ่งสำคัญอีกส่วนหนึ่งที่ใช้ในกระบวนการทางอุตสาหกรรม นั่นคือ การวัดขนาดหรือปริมาณทางฟิสิกส์ต่างๆ เช่น อุณหภูมิ ความดัน อัตราการไหล และระดับ เป็นต้น ดังนั้นเพื่อให้สามารถทราบถึงขนาดหรือปริมาณดังกล่าว เราจึงต้องมีเครื่องมือ เพื่อตอบสนองความต้องการเหล่านี้

เครื่องวัด (Measurement) โดยทั่วไปเกี่ยวข้องกับการใช้เครื่องมือ ในการหาค่าปริมาณ (Quantity) หรือตัวแปร (Variable) ทางฟิสิกส์ เครื่องมืออิเลคทรอนิคส์ (Electronic Instrument) ตั้งอยู่บนพื้นฐานของหลักการทางไฟฟ้าหรืออิเลคทรอนิคส์ตามหน้าที่ของตัวมัน เทคโนโลยีที่สูงขึ้นจะทำให้เครื่องมือวัดมีความเที่ยงตรง (Accuracy) เพิ่มขึ้น และมีรูปแบบการทำงานใหม่ๆ ที่ก้าวหน้ามากยิ่งขึ้น แต่ถึงกระนั้น เราจะต้องเข้าใจหลักการทำงาน และประเมินความเหมาะสม สำหรับจุดมุ่งหมายในการใช้งานของเครื่องมือวัดนั้นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 ระบบของหน่วยการวัด (System of Units of Measurement)

2.1.1 Fundamental and Derived Units

ปริมาณทางฟิสิกส์ประกอบด้วย 2 ส่วนที่สำคัญ คือ ชนิดและขนาด มาตรฐานการวัดของชนิดปริมาณทางฟิสิกส์ ก็คือ หน่วย (Units) เช่น เมื่อเราพูดถึงระยะทาง 100 เมตร (meters) เราจะรู้ว่า"เมตร" คือ หน่วยของความยาว และจำนวนของหน่วยความยาว คือ 100 ดังนั้นความยาวซึ่งเป็นปริมาณทางฟิสิกส์ จะถูกกำหนดด้วยหน่วยที่เป็นเมตร สิ่งใดก็ตามที่ไม่มีหน่วย จำนวนของการวัดที่ได้จะไม่มีความหมายทางฟิสิกส์

ทางด้านวิทยาศาสตร์และวิศวกรรมศาสตร์ หน่วย 2 ชนิดที่ใช้ คือ Fundamental Units และ Derived Units ในทางกลศาสตร์ Fundamental Units คือ การวัดความยาว ,มวล และเวลา ขนาดของ Fundamental Units คือ ฟุต (foots) หรือเมตร ,ปอนด์ (pounds) หรือกิโลกรัม (kilograms) และวินาทีหรือชั่วโมง ตามลำดับ ซึ่งเราจะเรียกว่า Primary Fundamental Units ส่วนการวัดปริมาณทางฟิสิกส์ในรูปของความร้อน ,ไฟฟ้า และแสงสว่าง จะเรียกว่า Auxiliary Fundamental Units

หน่วยการวัดอื่นๆ ซึ่งสามารถแสดงในเทอม (term) ของ Fundamental Units จะถูกเรียกว่า Derived Units ตัวอย่าง พื้นที่ของสี่เหลี่ยมมุมฉาก เป็นสัดส่วนกับความยาว(l) และความกว้าง(b) หรือ A=lb ถ้าเมตร คือ หน่วยของความยาว แล้วพื้นที่ของสี่เหลี่ยมมุมฉาก จะมีหน่วยเป็น (เมตร)^2 ซึ่ง Derived Units ของพื้นที่ A ก็คือ สแควร์เมตร $(m)^2$ นั่นเอง

2.1.2 ระบบของหน่วย (Systems of Units)

ในปี ค.ศ.1790 รัฐบาลฝรั่งเศส ได้ออกคำสั่งให้สภาวิทยาศาสตร์ฝรั่งเศสเสนอระบบเดี่ยวของมาตราชั่ง ตวง วัด ระบบอื่นๆ สภาวิทยาศาสตร์ฝรั่งเศสจึงได้เสนอ

หลักการแรก ซึ่งเป็นระบบสากลของมาตราชั่ง ตวง วัดว่าไม่ควรขึ้นอยู่กับมาตรฐานการอ้างอิงที่มนุษย์ทำขึ้นเอง แต่ให้ตั้งอยู่บนพื้นฐานการวัดโดยธรรมชาติ เช่น หน่วยของความยาวเป็นเมตร กำหนดโดย 1 ใน 10 ล้านส่วนของระยะทางจากขั้วโลกถึงเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ศูนย์สูตร ตามเส้นแวงผ่านกรุงปารีส หน่วยของมวลคิดจากปริมาตรเป็นลูกบาศก์เมตรของน้ำบริสุทธิ์ที่ 4 องศาเซลเซียส และที่ความดันบรรยากาศปกติ (760 mmHg) แล้วให้มันมีหน่วยเป็นกรัม

หลักการที่ 2 กำหนดว่าหน่วยอื่นๆ ทั้งหมดควรหาได้จาก Fundamental Units ทั้ง 3 คือ ความยาว,มวล และเวลา

หลักการที่ 3 ได้เสนอ multiples และ submultiple ของหน่วยพื้นฐาน ในระบบเดซิมอล (decimal system) ซึ่งใช้มาจนถึงทุกวันนี้ ตารางที่ 2.1 แสดงถึง multiple และ submultiple ที่กล่าวมาข้างต้น

TABLE 2-1 Decimal Multiples and Submultiples

Name	Symbol	Equivalent
tera	T	10^{12}
giga	G	10^{9}
mega	M	10^{6}
kilo	k	10^{3}
hecto	h	10^{2}
deca	da	10
deci	d	10^{-1}
centi	c	10^{-2}
milli	m	10^{-3}
micro	μ	10^{-6}
nano	n	10^{-9}
pico	p	10^{-12}
femto	f	10^{-15}
atto	a	10^{-18}

ตารางที่ 2.1

ข้อเสนอของสภาวิทยาศาสตร์ฝรั่งเศสได้รับอนุมัติ และแนะนำให้รู้จักเช่นเดียวกับระบบเมตริก (metric system) ของฝั่งเศสในปี ค.ศ. 1795 และในปี ค.ศ. 1875 ประเทศต่างๆ 17 ประเทศ ได้ลงนามทำสัญญาร่วมกันยอมรับระบบเมตริกเป็นระบบที่ถูกต้องตามกฎหมาย แต่ถึงแม้ว่าประเทศอังกฤษ และสหรัฐอเมริกา จะได้ลงนามในครั้งนี้ด้วยก็ตามทั้ง 2 ประเทศ ก็ยังไม่ยอมรับระบบเมตริก สำหรับใช้ภายในประเทศของตนเอง

ในระหว่างนั้น ประเทศอังกฤษ ได้มีการทำงานเกี่ยวกับระบบของหน่วยทางไฟฟ้า และสมาคมการพัฒนาทางวิทยาศาสตร์แห่งอังกฤษ ได้ตัดสินใจเลือกเอา เซนติเมตร (centimeters) และกรัม (grams) เป็น Fundamental Units ของความยาว และมวล ต่อจากนั้น ได้พัฒนาเป็นระบบ CGS (centimeter-gram-second absolute system) ซึ่งใช้กันทั่วโลก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาระบบรวมได้ถูกนำมาใช้ในปี ค.ศ.1954 และได้ตั้งชื่อในปี ค.ศ.1960 ด้วยความเห็นพ้องตามสากลว่า 6 หน่วยพื้นฐานของระบบ SI (Systeme International d'Unites) คือ เมตร,กิโลกรัม,วินาที,แอมแปร์ (ampere),เคลวิน (kelvin) และเคนเดลา (candela) ซึ่งหน่วย SI นี้ได้ถูกนำมาใช้แทนระบบอื่นๆ ในทางวิทยาศาสตร์และเทคโนโลยี ตารางที่ 2.2 แสดงถึง 6 หน่วยพื้นฐานและปริมาณของการวัดในระบบ SI

TABLE 2-2 Basic SI Quantities, Units, and Symbols

Quantity	Unit	Symbol
Length	meter	m
Mass	kilogram	kg
Time	second	s
Electric current	ampere	A
Thermodynamic temperature	kelvin	K
Luminous intensity	candela	cd

ตารางที่ 2.2

ตารางที่ 2.3 แสดงถึงแฟคเตอร์ (factors) ในการคูณของหน่วยทางแม่เหล็กและไฟฟ้า ของระบบ CGS สำหรับแปลงเข้าสู่ระบบ SI

TABLE 2-3 Electric and Magnetic Units

Quantity and symbol	SI unit: Name and symbol		SI unit: Defining equation[a]	Conversion factors: CGSm	Conversion factors: CGSe[b]
Electric current, I	ampere	A	$F_z = 10^{-7} I^2 \frac{dN}{dz}$	10	$10/c$
Electromotive force, E	volt	V	$p = IE$	10^{-8}	$10^{-8}c$
Potential, V	volt	V	$p = IV$	10^{-8}	$10^{-8}c$
Resistance, R	ohm	Ω	$R = V/I$	10^{-9}	$10^{-9}c$
Electric charge, Q	coulomb	C	$Q = It$	10	$10/c$
Capacitance, C	farad	F	$C = Q/V$	10^{9}	$10^{9}/c^2$
Electric fieldstrength, E	—	V/m	$E = V/l$	10^{-6}	$10^{-6}c$
Electric flux density, D	—	C/m^2	$D = Q/l^2$	10^{5}	$10^{5}/c$
Permittivity, ε	—	F/m	$\varepsilon = D/E$	—	$10^{11}/4\pi c^2$
Magnetic fieldstrength, H	—	A/m	$\oint H\,dl = nI$	$10^{3.4}$	—
Magnetic flux, Φ	weber	Wb	$E = d\Phi/dt$	10^{-8}	—
Magnetic flux density, B	tesla	T	$B = \Phi/l^2$	10^{-4}	—
Inductance, L, M	henry	H	$M = \Phi/I$	10^{-9}	—
Permeability, μ	—	H/m	$\mu = B/H$	$4\pi \times 10^{-7}$	—

[a] N denotes Neumann's integral for two linear circuits each carrying the current I; F_z is the force between the two circuits in the direction defined by coordinate z, the circuits being in a vacuum; p denotes power; l^2 denotes area.

[b] c = velocity of light in free space in cm/s = 2.997925×10^{10}.

ตารางที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 International System of Units

ระบบ MKSA ได้ถูกนำมาใช้ในปี ค.ศ.1960 โดย Eleventh General Conference of Weight and Measures ภายใต้ชื่อ Systeme International d'Units (SI) ซึ่งเป็นระบบที่ถูกนำมาใช้แทนระบบอื่นๆ และเป็นที่ยอมรับโดยทั่วไป

Fundamental Units ในระบบ SI ได้แสดงไว้ในตารางที่ 2.2 และ Derived Units ซึ่งได้จากการกำหนดเป็นสมการถูกแสดงไว้ในตารางที่ 2.3 ส่วนในตารางที่ 2.4 แสดงถึงปริมาณทางฟิสิกส์ในระบบ SI ทั้งหมด

TABLE 2-4 Fundamental, Supplementary, and Derived Units

Quantity	Equation symbol	Dimension	Unit	Unit symbol
Fundamental				
Length	l	L	meter	m
Mass	m	M	kilogram	kg
Time	t	T	second	s
Electric current	I	I	ampere	A
Thermodynamic temperature	T	Θ	kelvin	K
Luminous intensity			candela	cd
Supplementary[a]				
Plane angle	α, β, γ	$[L]^0$	radian	rad
Solid angle	Ω	$[L^2]^0$	steradian	sr
Derived				
Area	A	L^2	square meter	m^2
Volume	V	L^3	cubic meter	m^3
Frequency	f	T^{-1}	hertz	Hz (1/s)
Density	ρ	$L^{-3}M$	kilogram per cubic meter	kg/m^3
Velocity	v	LT^{-1}	meter per second	m/s
Angular velocity	ω	$[L]^0T^{-1}$	radian per second	rad/s
Acceleration	a	LT^{-2}	meter per second squared	m/s^2
Angular acceleration	α	$[L]^0T^{-2}$	radian per second squared	rad/s^2
Force	F	LMT^{-2}	newton	N (kg m/s²)
Pressure, stress	p	$L^{-1}MT^{-2}$	newton per square meter	N/m^2
Work, energy	W	L^2MT^{-2}	joule	J (N m)
Power	P	L^2MT^{-3}	watt	W (J/s)
Quantity of electricity	Q	TI	coulomb	C (A s)
Potential difference, electromotive force	V	$L^2MT^{-3}I^{-1}$	volt	V (W/A)
Electric fieldstrength	E, ϵ	$LMT^{-3}I^{-1}$	volt per meter	V/m
Electric resistance	R	$L^2MT^{-3}I^2$	ohm	Ω (V/A)
Electric capacitance	C	$L^{-2}M^{-1}T^4I^2$	farad	F (A s/V)
Magnetic flux	Φ	$L^2MT^{-2}I^{-1}$	weber	Wb (v s)
Magnetic fieldstrength	H	$L^{-1}I$	ampere per meter	A/m
Magnetic flux density	B	$MT^{-2}I^{-1}$	tesla	T (Wb/m^2)
Inductance	L	$L^2MT^{-2}I^2$	henry	H (V s/A)
Magnetomotive force	U	I	ampere	A
Luminous flux			lumen	lm (cd sr)
Luminance			candela per square meter	cd/m^2
Illumination			lux	lx (lm/m^2)

[a] The Eleventh General Conference designated these units as *supplementary*, although it could be argued that they are derived units.

ตารางที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 ระบบของหน่วยอื่นๆ

ระบบหน่วยอังกฤษใช้ฟุต(ft),ปอนด์-มวล (lb) และวินาที (second) เป็น Fundamental Units ของความยาว,มวล และเวลา ตามลำดับ สำหรับ Derived Units ก็สามารถหาได้โดยการแทนลงไปใน dimension equation ของตารางที่ 2.4 ดังเช่น ความหนาแน่น ก็จะมีหน่วยเป็น lb/ft^3 และความเร่ง ก็จะมีหน่วยเป็น ft/s^2 เป็นต้น ตารางที่ 2.5 แสดงการแปลงจากหน่วยอังกฤษ ไปเป็นหน่วย SI

TABLE 2-5 English into SI Conversion

Quantity	English unit	Symbol	Metric equivalent	Reciprocal
Length	1 foot	ft	30.48 cm	0.0328084
	1 inch	in.	25.4 mm	0.0393701
Area	1 square foot	ft^2	9.29030×10^2 cm^2	0.0107639×10^{-2}
	1 square inch	$in.^2$	6.4516×10^2 mm^2	$.0.155000 \times 10^{-2}$
Volume	1 cubic foot	ft^3	0.0283168 m^3	35.3147
Mass	1 pound (avdp)	lb	0.45359237 kg	2.20462
Density	1 pound per cubic foot	lb/ft^3	16.0185 kg/m^3	0.062428
Velocity	1 foot per second	ft/s	0.3048 m/s	3.28084
Force	1 poundal	pdl	0.138255 N	7.23301
Work, energy	1 foot-poundal	ft pdl	0.0421401 J	23.7304
Power	1 horsepower	hp	745.7 W	0.00134102
Temperature	degree F	°F	$5(t - 32)/9$°C	—

ตารางที่ 2.5

2.2 มาตรฐานของเครื่องวัด (Standard of Measurement)

เราสามารถแบ่งชนิดมาตรฐานของเครื่องวัด ได้ดังนี้

1.) มาตรฐานนานาชาติ (International Standards)

2.) มาตรฐานปฐมภูมิ (Primary Standards)

3.) มาตรฐานทุติยภูมิ (Secondary Standards)

4.) มาตรฐานการทำงาน (Working Standards)

2.2.1 มาตรฐานนานาชาติ (International Standards)

ถูกกำหนดโดยความเห็นพ้องของนานาชาติ ซึ่งมาตรฐานนี้จะถูกตรวจสอบและหาค่าเป็นระยะๆ โดย.เครื่องวัดสัมบูรณ์ (Absolute Measurement) ในเทอมของ Fundamental Units (ดูตารางที่ 2.2) มาตรฐานนี้จะถูกเก็บรักษาไว้ที่ สำนักงานมาตราชั่ง ตวง วัดนานาชาติ (International Bureau of Weights and Measures) ซึ่งผู้ใช้ไม่สามารถที่จะหาใช้ได้ สำหรับจุดประสงค์ในการสอบเทียบหรือปรับเทียบเครื่องมือวัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 มาตรฐานปฐมภูมิ (Primary Standards)

ถูกเก็บรักษาโดยห้องปฏิบัติการมาตรฐานแห่งชาติ (National Standards Laboratories) ตามส่วนต่างๆ ของโลก สำนักงานมาตรฐานแห่งชาติ (NBS) ในกรุงวอชิงตัน ได้เก็บรักษามาตรฐานนี้ไว้ สำหรับในส่วนของอเมริกาเหนือ ในห้องปฏิบัติการแห่งชาติอื่นๆ ประกอบด้วย ห้องปฏิบัติการทางฟิสิกส์แห่งชาติ (NPL) ในประเทศอังกฤษ และ The Physikalisch-technische Reichsanstalt ในประเทศเยอรมัน มาตรฐานปฐมภูมิแสดงถึง Fundamental Units และบางส่วนของ Derived Units ทางกลและไฟฟ้า ซึ่งถูกปรับเทียบโดยเครื่องวัดสัมบูรณ์ ที่ห้องปฏิบัติการแห่งชาติ มาตรฐานปฐมภูมิ ไม่สามารถหาใช้ได้ภายนอกห้องปฏิบัติการแห่งชาติ หน้าที่หลักอย่างหนึ่ง ของมาตรฐานปฐมภูมิ คือ การสอบเทียบและปรับเทียบมาตรฐานทุติยภูมิ

2.2.3 มาตรฐานทุติยภูมิ (Secondary Standards)

คือ มาตรฐานอ้างอิงพื้นฐาน ที่ใช้ในห้องปฏิบัติการเครื่องวัดทางอุตสาหกรรม มาตรฐานนี้ ถูกเก็บรักษาในส่วนพิเศษในอุตสาหกรรม และถูกตรวจสอบกับมาตรฐานอ้างอิงประจำพื้นที่ การเก็บรักษา และการปรับเทียบมาตรฐานทุติยภูมิ สามารถทำได้ภายในห้องปฏิบัติการภายในตัวมันเอง โดยทั่วไปมาตรฐานทุติยภูมิ จะถูกส่งไปยังห้องปฏิบัติการมาตรฐานแห่งชาติ เป็นระยะๆ สำหรับสอบเทียบ และปรับเทียบกับมาตรฐานปฐมภูมิ แล้วส่งกลับมายังผู้ใช้ในทางอุตสาหกรรม โดยได้รับการรับรองเป็นหลักฐานของค่าที่วัดในเทอมของมาตรฐานปฐมภูมิ

2.2.4 มาตรฐานการทำงาน (Working Standard)

คือ เครื่องมือส่วนใหญ่ที่อยู่ภายในห้องปฏิบัติการเครื่องมือวัด ซึ่งใช้สำหรับตรวจสอบและปรับเทียบเครื่องมือในห้องปฏิบัติการทั่วไป เพื่อนำไปใช้งานในทางอุตสาหกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ไมโครคอนโทรลเลอร์ MCS-51

2.3.1 ลักษณะทั่วไป

สร้างโดยใช้ CHMOS เทคโนโลยีและการทำงานด้วยแหล่งจ่ายไฟ 5 V เพียงแหล่งเดียว

ซีพียูมีขนาด 8 บิท

มีวงจรออสซิลเลเตอร์ และวงจรนาฬิกาบนชิป

ชุดแบงค์ (BANK) รีจิสเตอร์มี 4 ชุด แต่ละชุดมีรีจิสเตอร์ 8 ตัว

มีตัวจับเวลา/ตัวนับ ขนาด 16 บิท 2 ชุด และสำหรับเบอร์ 8032/8052 มี 3 ชุด

มีพอร์ทไอโอแบบขนานสองทิศทางจำนวน 4 พอร์ท พอร์ทละ 8 บิท รวมทั้งหมดเป็น 32 เส้น แต่จะเหลือเพียง 16 เส้น สำหรับเบอร์ 8031 อีก 16 เส้น ใช้ในการเข้าถึงทางแอดเดรสและข้อมูล

พอร์ทแบบอนุกรมสามารถโปรแกรมการรับส่งแบบ Full Duplex ที่ความเร็วสูง

หนึ่งวัฏจักรคำสั่งจะใช้เวลา 1 ไมโครวินาที ด้วยการใช้คริสตัล 12 MHz

แอดเดรสข้อมูลภายนอกได้ 16 กิโลไบต์

แอดเดรสโปรแกรมภายนอกได้ 16 กิโลไบต์

สามารถกำหนดเลขที่อยู่ขนาดไบต์หรือบิทได้โดยตรง

มีซอฟต์แวร์แฟลกสำหรับผู้ใช้ที่จะกำหนดเองได้ถึง 128 ตำแหน่งบิท

โครงสร้างอินเตอร์รัพท์ทำได้ 5 แหล่ง และ 6 แหล่ง สำหรับ 8032/8052 พร้อมด้วยการจัดไพรโอริตี้ (Priority) ได้ 2 ระดับ

ตัวโพรเซสเซอร์ (Processor) สามารถใช้งานแบบบลูลีน (boolean) ได้เหมาะสำหรับการใช้งานควบคุม

มีคำสั่งคูณ และหารทางฮาร์ดแวร์ทำได้ภายใน 4 ไมโครวินาที

ตัวเลขทางคณิตศาสตร์ ใช้ได้ทั้งแบบไบนารี (binary) และเดซิมอล (Decimal)

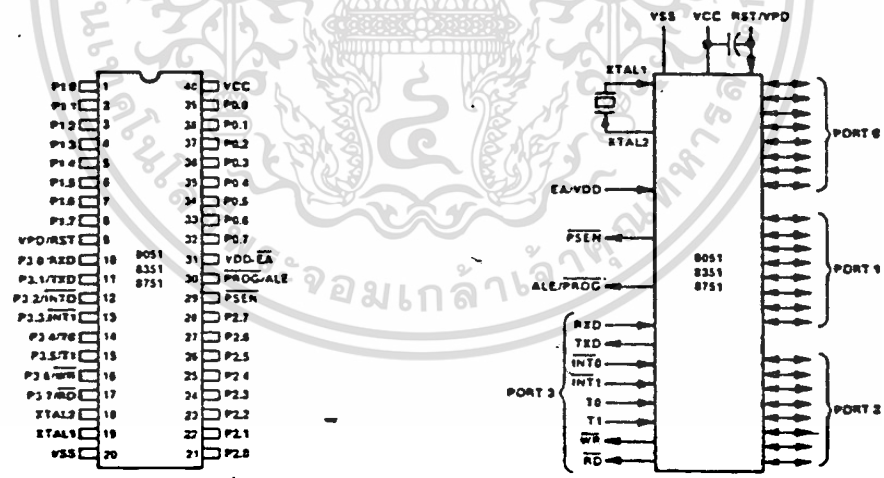
การใช้พื้นที่สแต็กสำหรับโปรแกรมย่อยต่างๆ ทำได้ง่ายและกว้าง

ตระกูล MCS-51 จะมีทั้งแบบมี ROM ในตัว หรือไม่มี ROM หรือมี EPROM บนชิปเดียวกัน และจะมีตำแหน่งขาที่เหมือนกัน ตารางที่ 2.6 แสดงถึงรายละเอียดของเบอร์ต่างๆ ในตระกูล MCS-51 และรูปที่ 2.1 แสดงการจัดขาตามลักษณะภายนอกของชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบอร์	หน่วยความจำภายใน		ตัวตั้งเวลา/	อินเตอร์รัพต์
	โปรแกรม	ข้อมูล	ตัวนับจำนวน	
8052 AH	8K × 8 ROM	256 × 8 RAM	3 × 16 BIT	6
8051 AH	4K × 8 ROM	128 × 8 RAM	2 × 16 BIT	5
8051	4K × 8 ROM	128 × 8 RAM	2 × 16 BIT	5
8032 AH	ไม่มี ROM	256 × 8 RAM	3 × 16 BIT	6
8031 AH	ไม่มี ROM	128 × 8 RAM	2 × 16 BIT	5
8031	ไม่มี ROM	128 × 8 RAM	2 × 16 BIT	5
8751 H	4K × 8 EPROM	128 × 8 RAM	2 × 16 BIT	5
8751 H-12	4K × 8 EPROM	128 × 8 RAM	2 × 16 BIT	5

ตารางที่ 2.6

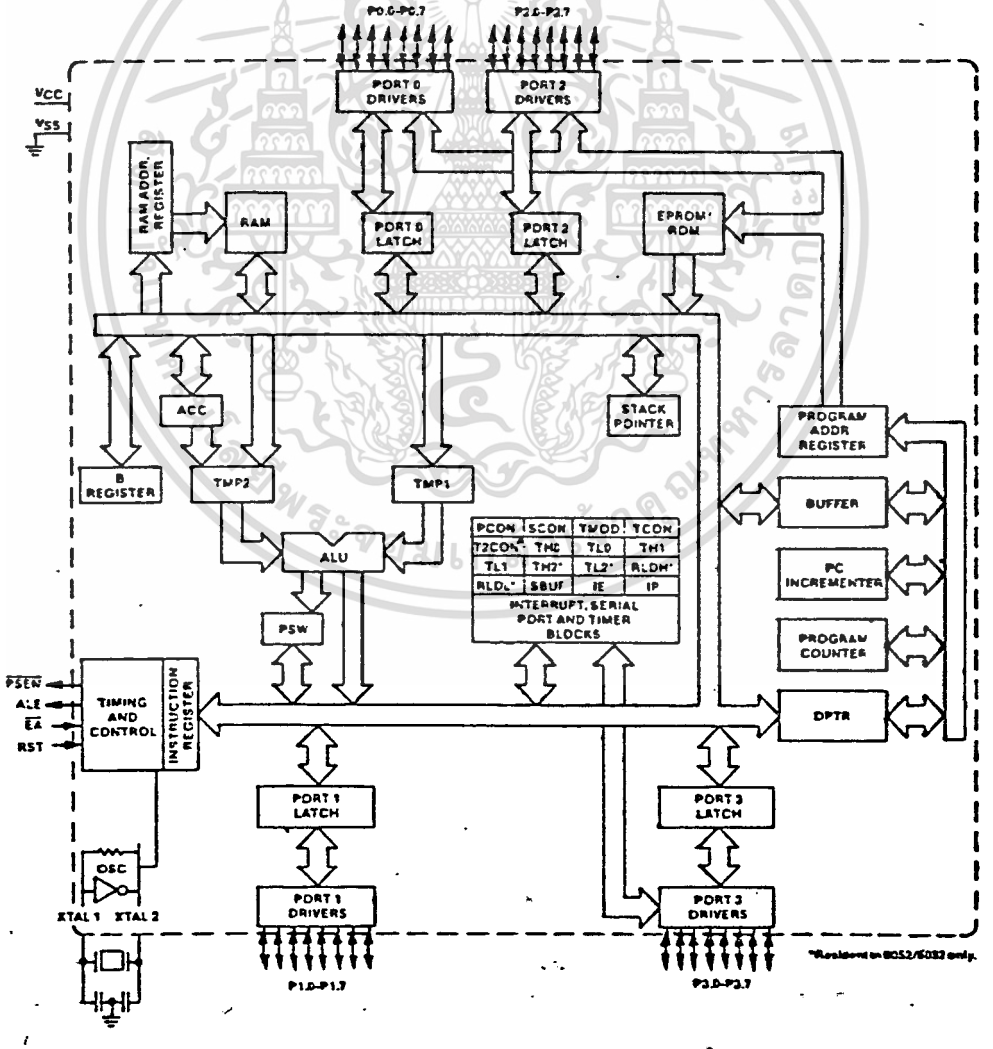


รูปที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
027875

2.3.2 การจัดการทางสถาปัตยกรรม

รูปที่ 2.2 แสดงถึงบล็อกไดอะแกรมที่แบ่งตามลักษณะงานในการจัดการภายในของ MCS-51 โดยชิงเกิลชิป (Single chip) แต่ละตัวของตระกูลนี้ จะประกอบด้วยหน่วยประมวลผลกลาง (Central Processing Unit) หน่วยความจำ (Memory Unit) สองชนิด คือ แบบ RAM กับ ROM หรือ EPROM พอร์ทอินพุท เอาท์พุท โหมดรีจิสเตอร์สถานะและข้อมูล ส่วนวงจรตรรกในการ RANDOM ที่จำเป็นสำหรับตัวแปรของฟังก์ชั่นการต่อพ่วง ส่วนต่างๆ ที่กล่าวนี้ จะติดต่อกันด้วยบัสข้อมูล (Data Bus) ขนาด 8 บิท และจะมีบัฟเฟอร์สำหรับการติดต่อข้อมูลกับภายนอกผ่านพอร์ทอินพุท เอาท์พุท เมื่อต้องการขยายหน่วยความจำ หรือพอร์ทอินพุท เอาท์พุท



รูปที่ 2.2 สถาปัตยกรรมของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอกคิวมิวเลเตอร์ (Accumulator : ACC)

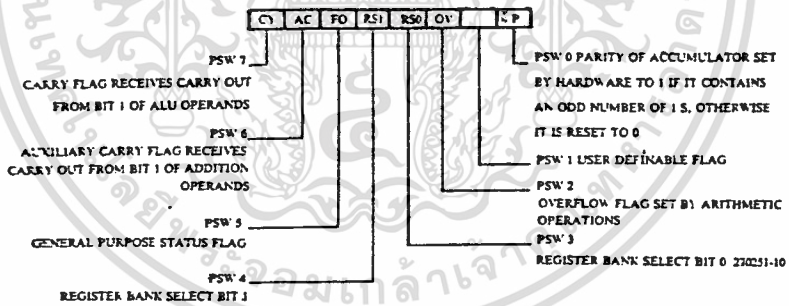
MCS-51 ใช้ ACC ที่มีขนาด 8 บิท เป็นแอกคิวมิวเลเตอร์หลัก คำสั่งส่วนใหญ่จะอ้างถึงตัวริจิสเตอร์นี้ โดยถือค่าภายในเป็นตัวตั้ง และรับค่าผลลัพธ์ที่ได้จากคำสั่งทางคณิตศาสตร์ เช่น บวก ลบ คูณ หาร เข้ามาเก็บไว้ ตัว ACC ยังสามารถใช้เป็นตัวแหล่งกระทำหรือถูกกระทำในการทำงานทางตรรก และใช้เป็นตัวกลางในการถ่ายเทข้อมูลในการติดต่อกับอุปกรณ์ภายนอกไอโอ และหน่วยความจำภายนอกรวมถึงการตรวจสอบตารางข้อมูล

ริจิสเตอร์ B

เป็นริจิสเตอร์พิเศษที่ใช้งานสำหรับคำสั่งของการคูณและหาร โดยใช้เป็นที่เก็บตัวคูณหรือตัวหาร และเป็นที่เก็บผลลัพธ์ตัวที่สองหลังการคูณ และเศษหลังการหาร

ริจิสเตอร์คำแสดงสถานะโปรแกรม (Program Status Word : PSW)

ริจิสเตอร์ PSW เป็นริจิสเตอร์ที่แสดงผลที่ได้หลังจากการใช้คำสั่งต่างๆ และใช้เป็นตัวเลือกกลุ่มการทำงานของริจิสเตอร์กลุ่มต่างๆ ซึ่งมีรายละเอียดดังรูปที่ 2.3



รูปที่ 2.3

ตัวชี้สแต็ก (Stack Pointer : SP)

MCS-51 จะรวมเอาสแต็กทางฮาร์ดแวร์ที่ใช้ RAM ภายในสำหรับการเชื่อมต่อระหว่างโปรแกรมหลัก สแต็กการผ่านพารามิเตอร์ระหว่างงานในแต่ละส่วนโปรแกรม และสแต็กเก็บตัวแปรข้อมูลชั่วคราว หรือสแต็กการเก็บสถานะระหว่างการบริการงานอินเตอร์รัพท์ไว้ภายในชิป โดยที่ SP จะมีขนาด 8 บิท จะเพิ่มค่าขึ้นโดยอัตโนมัติก่อนที่ข้อมูลจะนำมาเก็บในหน่วยความจำระหว่างการใช้คำสั่ง PUSH และ CALL และจะลดค่าของ SP ลงหลังจากที่ได้ถ่ายเทข้อมูลออกไปแล้วในคำสั่ง POP และ RET โดยทฤษฎีทางสถาปัตยกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS-51 สามารถใช้สแต็กให้มีเนื้อที่ถึง 128 ไบต์ แต่ในทางปฏิบัติสำหรับโปรแกรมทั่ว ๆ ไป และใช้น้อยกว่านี้ SP จะเริ่มที่ตำแหน่ง 07H ดังนั้น สแต็กจะเริ่มบรรจุข้อมูลที่ตำแหน่ง 08H MCS-51 สามารถเปลี่ยนค่าใน SP ได้ ซึ่งจะเป็นการเปลี่ยนตำแหน่งสแต็กไปยังที่ใดๆ ของ RAM ภายในชิป

ตัวชี้ข้อมูล (Data Pointer : DPTR)

DPTR รีจิสเตอร์ขนาด 16 บิท ที่ประกอบด้วยไบท์สูง (DPH) และไบท์ต่ำ (DPL) ที่เราสามารถเลือกแบ่งออกเป็น รีจิสเตอร์ 8 บิท์สองตัวที่ใช้ได้อย่างอิสระ หรือจะใช้รวมกันทั้ง 16 บิทก็ได้ ในการ Increment หรือ Decrement เพื่อประโยชน์ในการใช้เป็นฐานของเลขที่อยู่ในรีจิสเตอร์ในการกระโดดโดยทางอ้อม ในการใช้คำสั่งเกี่ยวกับตารางข้อมูลและชี้ตำแหน่งของหน่วยความจำภายนอก

พอร์ท 0 ถึง 3

รีจิสเตอร์ P0,P1,P2 และ P3 ของกลุ่มรีจิสเตอร์ฟังก์ชั่นพิเศษ (Special Function Register : SFR) จะเป็นตัวรีจิสเตอร์ที่แลทช์ (Latch) ค่าของพอร์ท 0,1,2 และ 3 ตามลำดับ ในขณะใช้งาน

บัฟเฟอร์ข้อมูลอนุกรม (Serial Data Buffer : SBUF)

บัฟเฟอร์ข้อมูลอนุกรมแบ่งออกเป็นรีจิสเตอร์สองตัว ตัวหนึ่งเป็นบัฟเฟอร์การส่ง และอีกตัวเป็นบัฟเฟอร์การรรับ เมื่อข้อมูลถ่ายเทเข้า SBUF มันจะถ่ายเข้าบัฟเฟอร์ส่งซึ่งเป็นตัวจัดการส่งข้อมูลอนุกรม วิธีการเคลื่อนย้ายเข้า SBUF ขึ้นอยู่กับการเริ่มแรก (Initial) การส่งเมื่อข้อมูลย้ายออกจาก SBUF จะเป็นการรับข้อมูลจากบัฟเฟอร์ตัวรับ

รีจิสเตอร์ CAPTURE

ไอซีเบอร์ 8032/8052 จะมีคู่รีจิสเตอร์ (RCAP2H,RCAP2L) เพิ่มเติมเป็นรีจิสเตอร์เค็ปเจอร์สำหรับตัวจับเวลาหมายเลข 2 ในโหมดการใช้งานของรีจิสเตอร์คู่นี้จะรับการเปลี่ยนแปลงที่เข้ามาที่ขา T2EX คู่ TH2 และ TL2 จะลอกข้อมูลเข้าไปในรีจิสเตอร์คู่ RCAP2H และ RCAP2L ด้วยการใช้ตัวจับเวลา จะมีโหมดการบรรจุอัตโนมัติขนาด 16 บิท

รีจิสเตอร์ควบคุม (Control Register)

กลุ่ม SFR ที่เป็น IP,IE,TMOD,TCON,T2CON,SCON และ PCON จะประกอบด้วยบิทที่ใช้ในการควบคุม และแสดงสถานะของการใช้งานในระบบอินเตอร์รัพท์ ตัวจับเวลา/ตัวนับ และพอร์ทอนุกรม อธิบายได้ดังตารางที่ 2.7

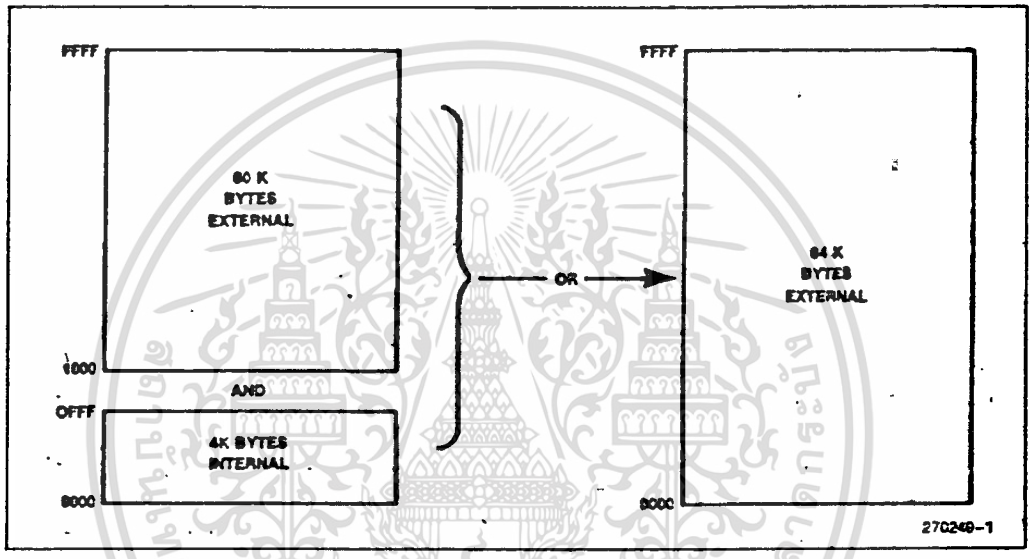
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		ตำแหน่ง
ACC	แอกคิวมูเลเตอร์	0E0H
B	B รีจิสเตอร์	0F0H
PSW	Program Status Word	0D0H
SP	Stack Pointer	081H
DPTR	ตัวชี้ข้อมูลประกอบด้วย DPH	083H
	และ DPL	082H
P0	พอร์ท 0	080H
P1	พอร์ท 1	090H
P2	พอร์ท 2	0A0H
P3	พอร์ท 3	0B0H
IP	ตัวควบคุมการอินเตอร์รัพท์ตามลำดับ	0B8H
IE	ตัวควบคุมการอินเตอร์รัพท์อีนาเบิ้ล	0A8H
TMOD	ตัวควบคุมการเลือกโหมดตัวจับเวลา/ตัวนับ	089H
T2CON	ตัวควบคุมตัวจับเวลา/ตัวนับ 2	088H
TCON	ตัวควบคุมตัวจับเวลา/ตัวนับ	0C8H
TH0	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์สูง)	08CH
TL0	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์ต่ำ)	08AH
TH1	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์สูง)	08DH
TL1	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์ต่ำ)	08BH
TH2	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์สูง)	0CDH
TL2	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์ต่ำ)	0CCH
RLDH	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ (ไบต์สูง)	0CBH
RLDL	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ (ไบต์ต่ำ)	0CAH
SCON	ควบคุมการส่งข้อมูลอนุกรม	098H
SBUF	บัฟเฟอร์ข้อมูลการส่งอนุกรม	099H
PCON	ควบคุมการใช้พลังงาน (Power)	097H

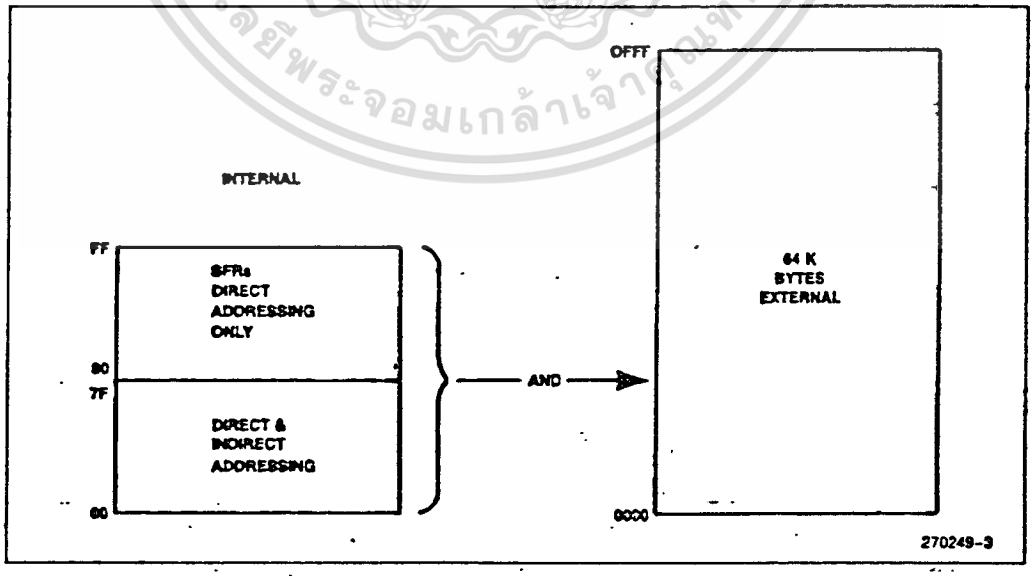
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 การจัดการหน่วยความจำ

MCS-51 จะแยกแอดเดรสสำหรับหน่วยความจำของโปรแกรม และหน่วยความจำของข้อมูลออกจากกัน หน่วยความจำของโปรแกรมขยายได้ถึง 64 กิโลไบต์ และจำนวนไบต์ต่ำ 4 กิโลไบต์จะอยู่ใน 8051 หน่วยความจำของข้อมูลมี 128 ไบต์ (256 ไบต์สำหรับ 8032/8052) บนชิปและอีก 128 ไบต์ใช้สำหรับรีจิสเตอร์ฟังก์ชั่นพิเศษ (Special Function Register : SFR) และหน่วยความจำข้อมูลภายนอกอีก 64 กิโลไบต์ แสดงให้เห็นได้ดังรูปที่ 2.4 และ รูปที่ 2.5



รูปที่ 2.4 Program memory (8031/8051)



รูปที่ 2.5 Data Memory (8031/8051)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 การจัดขาลักษณะภายนอกของ MCS-51

ขา Vss (ขา 20) เป็นขาสำหรับต่อลงดิน

ขา Vcc (ขา 40) เป็นขาที่ต่อแรงดันไฟกระแสตรงขนาด 5 V และใช้สำหรับการโปรแกรม

ขา PORT 0 (P0.0-P0.7/AD0-AD7) (ขา 32-39) เป็นพอร์ทไอโอ 8 บิท แบบ Open Drain Bidirectional สามารถที่จะรับโหลดทีทีแอลได้ 8 ตัว การเขียนค่า"1" ไปที่พอร์ทนี้ จะเป็นการปล่อยลอย (Float) ขาของพอร์ทนี้ ทำให้มันทำงานเป็นอินพุท มิสถานะอิมพิแดนซ์สูง ในการให้พอร์ทนี้บริการแบบไอโอ พอร์ท 0 จะทำงานเป็นมัลติเพล็กซ์ ด้วยสัญญานแอดเดรสไบท์ต่ำกับบัสข้อมูล สำหรับการใช้งานด้านหน่วยความจำภายนอก ในการใช้งานแบบนี้จะใช้ลักษณะภายในเป็นตัวพลูอัพ พอร์ท 0 ยังใช้งานเป็นตัวส่งข้อมูลออกทางพอร์ทนี้ เมื่อใช้บริการทางด้านการตรวจสอบโปรแกรม ROM ภายในและการโปรแกรมตัว EPROM ภายใน ถ้าใช้งานในลักษณะนี้ การพลูอัพจากภายนอกจะต้องต่อด้วยค่า 10 กิโลโอห์ม

ขา PORT 1 (P1.0-P1.7)(ขา 1-8) เป็นพอร์ทไอโอ 8 บิทแบบ Open Drain Bidirectional พร้อมด้วยการพลูอัพภายใน ถ้าเป็นพอร์ทเอาท์พุท บัฟเฟอร์สามารถขับโหลดทีทีแอลตระกูลแอลเอสไอได้ 4 ตัว พอร์ท 1 เมื่อถูกเขียนค่า "1" ด้วยโปรแกรม มันจะมีสถานะสูงด้วยการพลูอัพภายใน การให้สถานะเช่นนี้ จะเป็นการ Initial ใช้งานพอร์ทนี้ให้เป็นอินพุท ขณะที่พอร์ท 1 เป็นอินพุท การให้สถานะลดต่ำลงจะเป็นการจ่ายกระแสออกเนื่องจากการพลูอัพภายใน

ในเบอร์ 8052 ขา P1.0 และ P1.7 จะใช้งานเป็น T2 และ T2EX โดยขา T2 จะทำหน้าที่รับสัญญานจากภายนอกให้ตัวตั้งเวลา 2 ทำงาน และขา T2EX จะเป็นอินพุทผ่านเข้าตัวตั้งเวลา 2 ถูกกระตุ้นให้ทำงานแบบปกติตามโปรแกรมที่ตั้งไว้ หรือแคปเจอร์

ขา PORT 2 (P2.0-P2.7)(ขา 21-28) เป็นพอร์ทไอโอ 8 บิทแบบ Open Drain Bidirectional ด้วยการพลูอัพภายใน พอร์ท 2 ที่ทำหน้าที่เป็นบัฟเฟอร์เอาท์พุทสามารถจ่ายโหลดทีทีแอลตระกูลแอลเอสไอได้ 4 ตัว พอร์ทจะถูกใช้งานเป็นตัวส่งแอดเดรสไบท์สูงด้วย เมื่อใช้งานร่วมกับหน่วยความจำภายนอกเพื่อให้แอดเดรสได้ถึง 16 บิท ด้วยการใช้งานแบบนี้มันจะมีพลูอัพภายในที่ช่วยให้การส่งค่า "1" ได้ระดับที่แน่นอน นอกจากการใช้งานสำหรับแอดเดรสอันดับสูงยังใช้เป็นขาควบคุมในการใช้งานตรวจสอบ และเขียนโปรแกรมเบอร์ 8751 และตรวจสอบโปรแกรมภายใน 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา PORT 3 (P3.0-P3.7)(ขา 10-17) เป็นพอร์ทไอโอ 8 บิท แบบพลูอัพภายใน นอกจากทำเป็นพอร์ทไอโอที่สามารถรับโหลดทีทีแอลตระกูลแอลเอสไอได้ 4 ตัวแล้ว ยังใช้งานเป็นพิเศษสำหรับตระกูล MCS-51 ตามรายการข้างล่างนี้ด้วย

ขาพอร์ต	ขา	การทำงานตามฟังก์ชันพิเศษ
P3.0	10	R×D พอร์ตอนุกรมอินพุต
P3.1	11	T×D พอร์ตอนุกรมเอาต์พุต
P3.2	12	$\overline{INT0}$ อินเตอร์รัพต์ภายนอกตัวที่ 1
P3.3	13	$\overline{INT1}$ อินเตอร์รัพต์ภายนอกตัวที่ 2
P3.4	14	T0 สัญญาณกระตุ้นเข้าที่ตัวจับเวลาและตัวจับ 0
P3.5	15	T1 สัญญาณกระตุ้นเข้าที่ตัวจับเวลาและตัวจับ 1
P3.6	16	$\overline{WR}$ สัญญาณควบคุมการเขียน
P3.7	17	$\overline{RD}$ สัญญาณควบคุมการอ่าน

การที่จะให้ทำงานตามฟังก์ชั่นข้างบน จะต้องเริ่มโปรแกรมด้วยการส่งค่า "1" ไปแลทช์ที่บิทริจิสเตอร์ควบคุมต่าง ๆ ไว้ก่อนที่ให้ทำงานตามฟังก์ชั่นข้างบน

ขา RST (ขา 9) ต้องคงสถานะค่าสูงเป็นเวลาประมาณอย่างน้อยสองวัฏจักรระหว่างที่ออสซิลเลเตอร์ทำงานขณะที่ทำการรีเซทที่งระบบงาน โดยจะตัวต้านทานพลูดาวน์ (8.2 กิโลโอห์ม) จากขา RST ไปลงดิน และเพื่อให้ตัวชิปรีเซทได้โดยอัตโนมัติ ขณะเปิดไฟจะใช้คาปาซิเตอร์ (10 ไมโครฟารัด) ต่อคร่อมระหว่างขา RST กับขา Vcc

ขา ALE/$\overline{PROG}$ (ขา 30) เป็นขาแอดเดรสแลทช์อีนาเบิ้ลด้วยการส่งพัลซ์ออกไปใช้สำหรับแลทช์ค่าแอดเดรสไบท์ต่ำจากพอร์ท 0 ในระหว่างการเข้าถึงข้อมูลจากหน่วยความจำภายใน ALE จะถูกส่งสัญญาณนาฬิกาออกมา ในอัตราความเร็วคงที่ ที่ 1/8 ของความถี่ออสซิลเลเตอร์ตลอดเวลา แม้ว่าจะไม่มีการเข้าถึงข้อมูลจากภายใน ดังนั้นจึงสามารถที่จะใช้สัญญาณจากขานี้เป็นตัวตั้งเวลาภายนอกหรือเป็นความถี่สัญญาณนาฬิกา แต่อย่างไรก็ตามความถี่สัญญาณนี้จะลดความถี่ช้าลงไปเท่าหนึ่ง ระหว่างการทำงานแบบการเข้าถึงของหน่วยความจำข้อมูลภายนอก ขานี้ยังใช้เป็นสัญญาณพัลซ์เข้า สำหรับการควบคุมการโปรแกรม EPROM ภายในชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา $\overline{\text{PSEN}}$ (ขา 29) Program Storage Enable เป็นสโตรปอ่านข้อมูลจากโปรแกรมหน่วยความจำภายนอก เมื่อชิปทำงานด้วยโปรแกรมภายนอก ขา PSEN จะสร้างสโตรปต่ำสองครั้งภายในแต่ละวัฏจักรแมชิน สัญญาณจะมีสถานะสูง หรือพัลซ์ต่ำทั้งสองลูกจะหายไป เมื่อทำงานในช่วงการอ่านหรือเขียนข้อมูลจากหน่วยความจำข้อมูลภายนอก และ PSEN จะไม่มีพัลซ์ออก ถ้าชิปทำงานด้วยโปรแกรมหน่วยความจำภายใน

ขา $\overline{\text{EA}}$/Vpp (ขา 31) มีสถานะสูง ตัวซีพียูในชิปจะทำงานตามโปรแกรมที่อยู่ในหน่วยความจำภายใน (โดยที่โปรแกรมจะต้องไม่ยาวกว่า 4 กิโลไบท์ สำหรับเบอร์ 8051AH และ 8 กิโลไบท์ สำหรับเบอร์ 8052AH) การทำให้ EA มีสถานะต่ำจะเป็นการควบคุมให้ซีพียูทำงานตามโปรแกรมหน่วยความจำภายนอก ซึ่งขยายโปรแกรมได้ยาวถึง 64 กิโลไบท์ ในตัว 8031AH และ 8032AH ขา EA จะต้องต่อลงดินเช่นกันแม้ว่าจะไม่มี ROM อยู่ภายในก็ตาม ในตัว 8751H จะใช้ขานี้จ่ายแรงดันขนาด 21 V ขณะทำการเขียนโปรแกรมเข้า EPROM ของชิป 8751H ตัวนี้

ขา XTAL1 (ขา 19) ใช้เป็นตัวอินพุทเข้าสู่ตัวออสซิลเลเตอร์ขยายแบบ Invert

ขา XTAL2 (ขา 18) ใช้เป็นตัวเอาท์พุทจากตัวออสซิลเลเตอร์ขยายแบบ Invert

ตระกูล MCS-51 ทั้งสามกลุ่ม คือ กลุ่มที่มี ROM ไม่มี ROM และมี EPROM จะมีขาใช้งานเหมือนกันหมด ยกเว้นขา 1 จะใช้งานเป็น T2 และขา 2 เป็น T2EX ในเบอร์ 8032/8052 ตลอดถึงจังหวะเวลา (Timing Diagram) และคุณสมบัติทางไฟฟ้าทั้งสามจะแตกต่างกันเฉพาะการโปรแกรมบนชิป MCS-51 เท่านั้น ซึ่งแต่ละแบบจัดไปตามความต้องการของผู้ใช้ เช่น 8751 จะมี 4 กิโลไบท์ของ EPROM เหมาะสำหรับการพัฒนาเครื่องต้นแบบ และการผลิตอุปกรณ์ที่มีจำนวนจำกัด เมื่อต้องการจะเขียนโปรแกรมเข้า EPROM จะมีตัวเขียนโปรแกรมพิเศษสำหรับเขียนโปรแกรมที่ผู้ออกแบบเขียนขึ้นมาได้ ถ้าโปรแกรมมีบักหรือส่วนผิดพลาดที่ต้องการจะแก้ไข ก็สามารถแก้ไขได้โดยการนำตัว 8751 นี้ไปล้างโปรแกรมเดิมออกด้วยแสงอุลตร้าไวโอเลต และอัดข้อมูลโปรแกรมที่ได้แก้ไขแล้วเข้าไปใหม่ ทำเช่นนี้จนกระทั่งได้โปรแกรมที่สมบูรณ์ และเมื่อต้องการผลิตจำนวนมากก็สามารถที่จะใช้เบอร์ 8051 ที่มี 4 กิโลไบท์ของ ROM ซึ่งจะถูกอัดข้อมูลโปรแกรมตามความต้องการของผู้ออกแบบโดยโรงงานผู้ผลิตชิปเบอร์นี้ ส่วนเบอร์ 8031 จะไม่มีหน่วยความจำของโปรแกรมบนชิป แต่อาจต่อจากภายนอกได้ถึง 64 กิโลไบท์ ดังนั้น 8031 จึงเหมาะสำหรับการใช้งานที่โปรแกรมมีขนาดใหญ่กว่า 4 กิโลไบท์ และสำหรับผู้ออกแบบที่ต้องการแยกส่วนของโปรแกรมออกจากชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น โดยไม่ได้รับอนุญาตจากผู้เขียนอย่างเป็นลายลักษณ์อักษร และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 12 บิท

(12 BIT ANALOG TO DIGITAL CONVERTOR)

วงจรภายในของ IC 7109 สามารถแบ่งการทำงานออกเป็นสองส่วนคือ

1.) ในส่วนของวงจรอนาล็อก การทำงานในส่วนนี้เริ่มจากสัญญาณอินพุทเมื่อถูกป้อนเข้ามาก็จะผ่านวงจร Buffer และผ่านเข้าวงจร Integrator เพื่อทำการเปรียบเทียบกับสัญญาณอ้างอิงที่วงจร Comparator , เมื่อระดับสัญญาณทั้งสองมีค่าเท่ากันจะมีผลทำให้เอาท์พุทของวงจร Comparator มีค่าเท่ากับศูนย์และส่งสัญญาณดังกล่าวไปควบคุมในส่วนของสัญญาณอนาล็อก

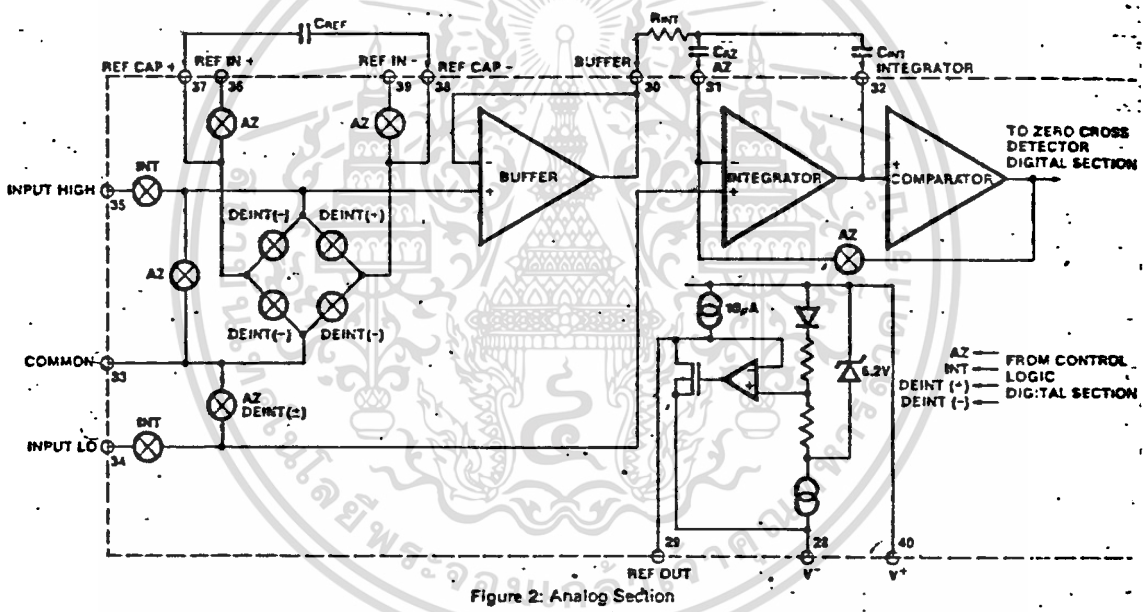


Figure 2: Analog Section

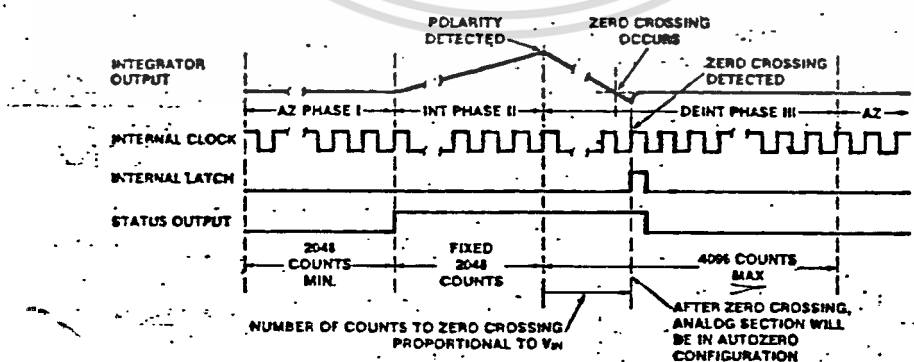
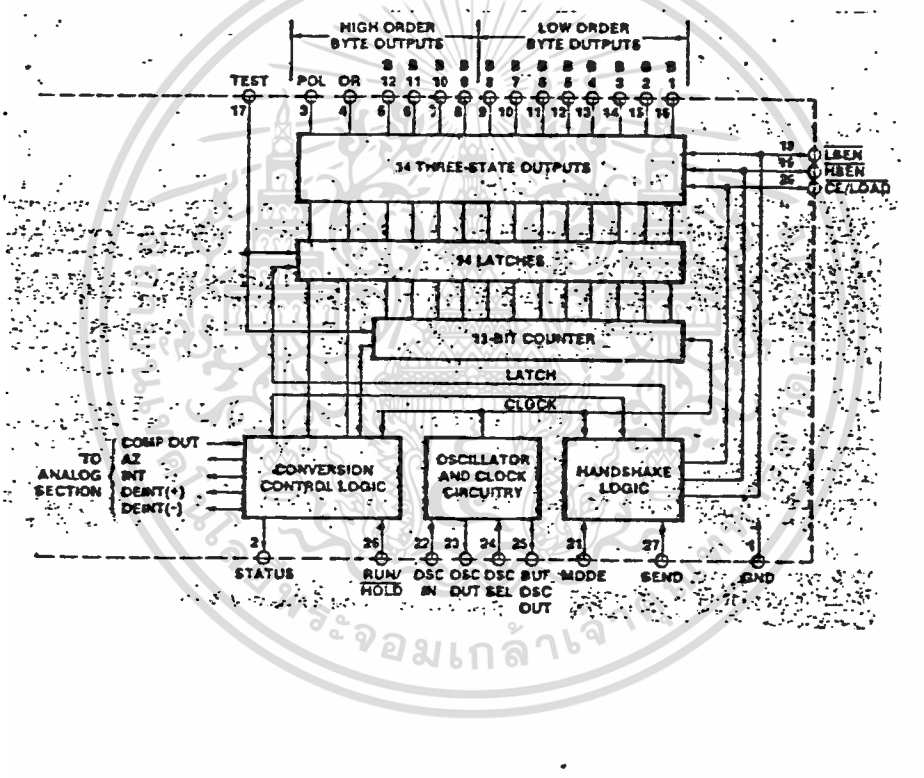


Figure 3: Conversion Timing (RUN/HOLD Pin High)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

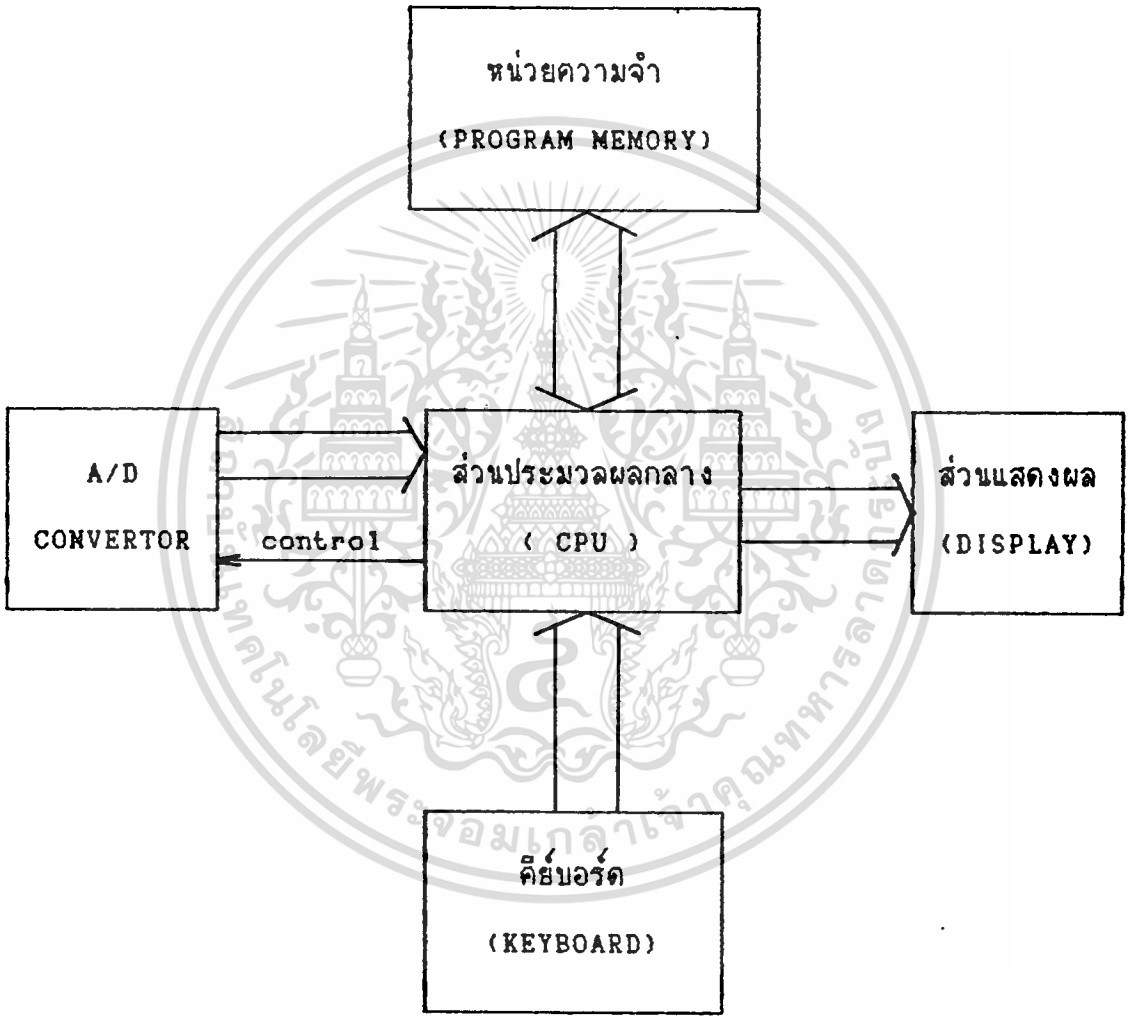
2.) ในส่วนของวงจรดิจิตอล เมื่อมีสัญญาณจากวงจร Comparator ก็จะทำการเปลี่ยนสภาวะของการควบคุม โดยจะส่งสัญญาณควบคุมไปที่ Handshake Logic และสัญญาณควบคุมต่างๆ ไปที่ส่วนอนาล็อก เพื่อให้พร้อม เตรียมรับสัญญาณอินพุทต่อไป ส่วนสัญญาณควบคุมที่ส่งไปที่ Handshake จะไปกระตุ้นให้วงจร Handshake ส่งสัญญาณให้กับส่วนของวงจร Latch เพื่อทำการ Latch สัญญาณดิจิตอลที่ได้จาก 12 Bit Counter และส่งออกทางเอาทพุ๋ทส่วนวงจร 12 Bit Counter เมื่อนับถึง High bit แล้วจะส่งสัญญาณต่อให้กับวงจร Conversion Control Logic เพื่อให้ Conversion Control Logic เริ่มทำงานเปลี่ยนสภาวะการควบคุม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ภาคประมวลผลและแสดงผล

เราสามารถเขียน Block Diagram แสดงการทำงานของส่วนประกอบต่างๆ ได้ดังรูปที่ 2.6



รูปที่ 2.6

การทำงานของส่วนนี้เป็นหัวใจสำคัญของเครื่อง ใช้สำหรับควบคุมการทำงานของเครื่องทั้งหมด เช่น การรับรู้การกดคีย์ เพื่อใช้ในการตั้งค่า Zero และ Span รวมทั้งหน่วยของการวัดด้วย และควบคุมสัญญาณอินพุทที่มาจาก A/D Convertor ขนาด 12 บิท ให้เหลือเพียง 8 บิท โดยจะส่งสัญญาณไปควบคุมการเลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้าง

3.1 การออกแบบ

3.1.1 วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 12 บิท

ค่าอุปกรณ์ที่ต้องมีการคำนวนในวงจรนี้ มีค่าเพียงไม่กี่ตัว ส่วนอุปกรณ์อื่นเป็นอุปกรณ์ที่มีการระบุค่ามาแน่นอนจาก DATA SHEET มาแล้ว อุปกรณ์ที่ต้องมีการคำนวนมีดังนี้

1.) Integrating Resistor

ตัวต้านทานนี้ เป็นตัวต้านทานที่ต่ออยู่กับวงจรที่ทำหน้าที่เป็นวงจร Integrator ภายในของ IC 7109 ซึ่งมีหน้าที่รับสัญญาณอินพุทเพื่อทำการหน่วงค่าสัญญาณให้มีลักษณะของสัญญาณที่มีการเปลี่ยนแปลงในลักษณะที่มีค่าเป็นเชิงเส้น ซึ่งค่าของตัวความต้านทานนี้จะหาได้จากสูตรคำนวนตามสูตรข้างล่างนี้

$$R_{int} = \text{Full Scale Voltage}/20\ uA$$

2.) Integrating Capacitor

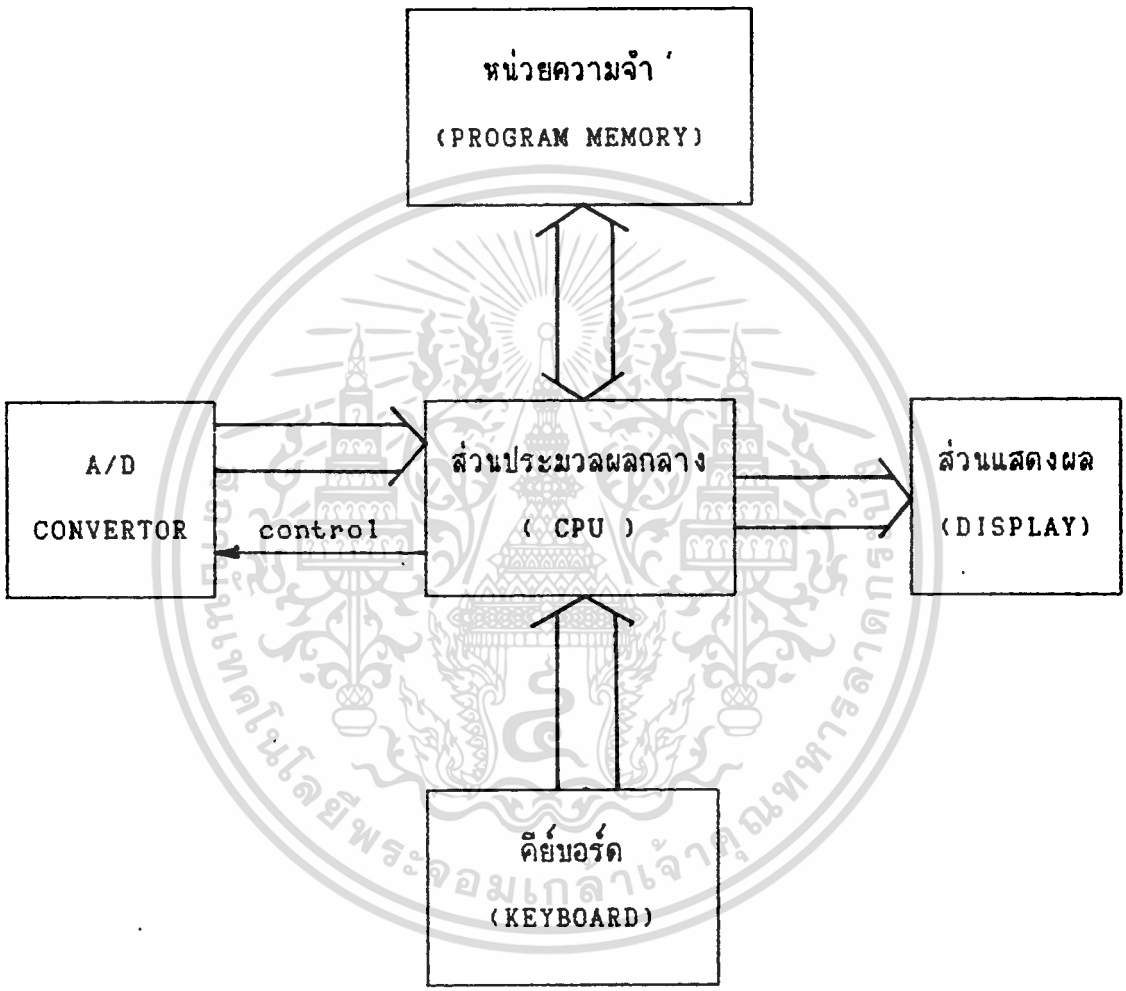
เป็นตัวเก็บประจุ ที่ต่ออยู่ในวงจร Integrator ภายในชุดเดียวกัน ตัวเก็บประจุ C_{int} นี้มีผลต่อ Voltage Swing ที่เกิดขึ้นทาง Output ของวงจร Integrator นอกเหนือจาก Voltage Supply และจาก Data Sheet ที่ Voltage Supply 5V จะทำให้ Output Voltage มีค่าระหว่างบวก ลบ 3.5V ถึง 4V ที่ความถี่ซึ่ง C_{int} และ C_{zz} มีค่า 0.15 uF และ 0.33 uF สำหรับ Voltage Supply ในค่าอื่นค่า C_{int} จะหาได้จากสูตร

$$C_{int}=(2048*\text{Clock Period})*(20\ uA)/\text{Integrator output voltage Swing}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ภาคประมวลผลและแสดงผล

เราสามารถเขียน Block Diagram ของส่วนประกอบต่างๆ ได้ดังรูปที่ 3.1



รูปที่ 3.1

สัญญาณอินพุทที่ได้มาจาก A/D Convertor จะมีขนาด 12 บิท ฉะนั้นเราจึงต้องเลือกอินพุทให้เข้ามาทีละ 8 บิท โดยใช้วิธีการส่งสัญญาน Bit Select ไปทำการเลือก สามารถอธิบายได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า Bit Select = 11 จะเลือกข้อมูล 8 บิทล่าง (บิท 1-8)

ถ้า Bit Select = 01 จะเลือกข้อมูล 8 บิทถัดไป (บิท 9-16)

ถ้า Bit Select = 10 จะเลือกข้อมูล 8 บิทบน (บิท 17-24)

ส่วนประมวลผลกลาง (CPU) ใช้ไอซีไมโครคอนโทรลเลอร์ 8031 (สมาชิกตัวหนึ่งในตระกูล MCS-51) ซึ่งเป็น CPU ขนาด 8 บิท และมีพอร์ทอินพุท เอาท์พุทภายในตัวถึง 4 พอร์ทด้วยกัน คือ พอร์ท 0 ถึงพอร์ท 3 โดยในที่นี้เราจะให้พอร์ทต่างๆ มีการทำงานดังนี้ พอร์ท 0 เป็น แอดเดรส/ข้อมูล (แอดเดรสไบท์ต่ำ A0-A7)

พอร์ท 1 เป็น พอร์ทอินพุทรับข้อมูลจาก A/D Convertor

พอร์ท 2 เป็น แอดเดรสไบท์สูง (แอดเดรสไบท์สูง A8-A15)

พอร์ท 3 สามารถแบ่งการทำงานออกเป็น 3 ส่วน คือ

1.) P3.0-P3.1 ใช้เป็นขาสัญญาน Bit Select

2.) P3.2-P3.5 เป็นพอร์ทอินพุทซึ่งรับข้อมูลจากคีย์บอร์ด

3.) P3.6 ทำหน้าที่เป็นขา $\overline{WR}$ สำหรับเขียนข้อมูลออกไปยังส่วนแสดงผล

ส่วนของคีย์บอร์ด มีจำนวนคีย์ทั้งหมด 8 คีย์ แต่สามารถมีฟังก์ชั่นได้ถึง 14 ฟังก์ชั่น โดยใช้คีย์ INV เป็นตัวทำหน้าที่เปลี่ยนฟังก์ชั่นของคีย์ต่างๆ ซึ่งสามารถอธิบายฟังก์ชั่นของคีย์ต่างๆ ได้ดังนี้

1.) คีย์ INV ทำหน้าที่ เปลี่ยนฟังก์ชั่นของคีย์ต่างๆ

2.) คีย์ ALARM ทำหน้าที่ ตั้งค่าระดับการควบคุม

3.) คีย์ ENTER ทำหน้าที่ ส่งค่า Zero และ Span ที่ตั้งไว้ให้แก่ CPU

4.) คีย์ SET ทำหน้าที่ ตั้งค่า Zero และ Span ของปริมาณทางฟิสิกส์ที่ทำการวัด

5.) คีย์ UP-DOWN ทำหน้าที่ เพิ่มหรือลดค่าตัวเลขต่างๆ ในขณะที่ทำการตั้งค่า Zero และ Span

6.) คีย์ LEFT-RIGHT ทำหน้าที่ เลือกหลักของตัวเลขในการตั้งค่า Zero และ Span โดยจะใช้ร่วมกับคีย์ UP-DOWN เพื่อให้สามารถตั้งค่า Zero และ Span ได้ตามต้องการ

คีย์ทั้ง 8 จะต่อกับตัวถอดรหัส (Encoder) ซึ่งใช้ไอซี 74LS147 เพื่อเปลี่ยนให้เหลือเพียง 4 บิท สำหรับส่งให้กับ P3.2-P3.5 ของ CPU 8031

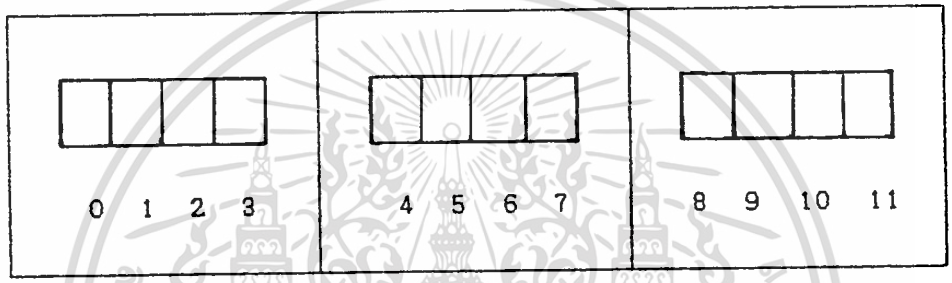
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของของภาคแสดงผล จะใช้ Intelligent Display DL 1416 ซึ่งรับข้อมูลเป็นรหัส ASCII และขา A0-A1 เป็นขาที่รับสัญญานเลือกดิจิท (Digit) ในการแสดงผลว่าต้องการแสดงที่ดิจิทไหน ส่วนสัญญานที่ใช้ในการเลือกตัว Intelligent Display จะนำมาจากการ Decode Address ของ 74LS138 คือ

แอดเดรสที่ 4000H-5FFFH ใช้เลือก Display ตัวที่ 3 (ขวามือ)

แอดเดรสที่ 6000H-7FFFH ใช้เลือก Display ตัวที่ 2 (ตัวกลาง)

แอดเดรสที่ 8000H-9FFFH ใช้เลือก Display ตัวที่ 1 (ซ้ายมือ)



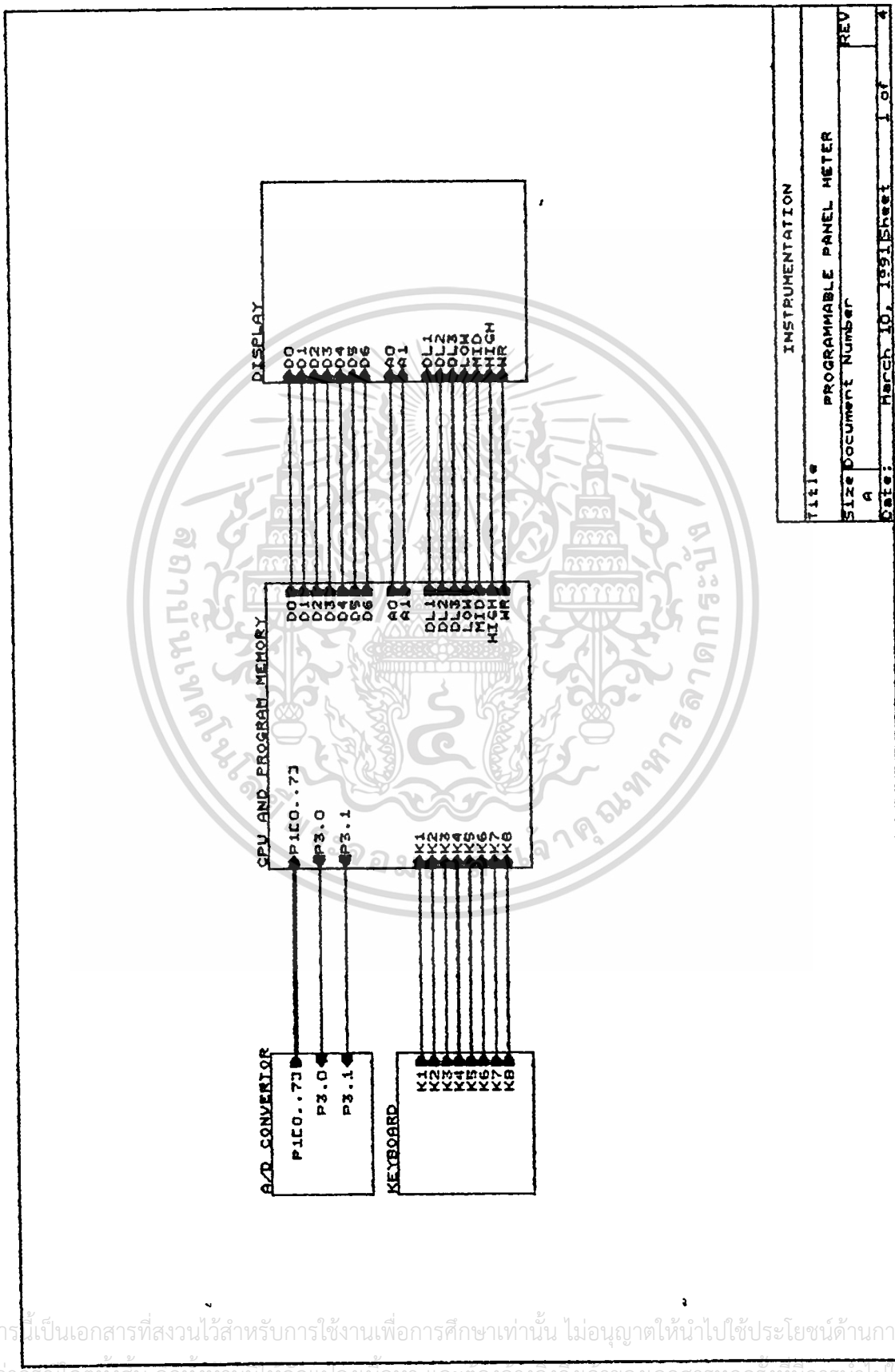
ข้อมูลที่ป้อนให้กับ Intellegent Display นั้นเป็นข้อมูลรหัส ASCII ซึ่งส่งมาจากพอร์ท 0 ของ CPU 8031 โดยจะผ่านบัฟเฟอร์ 74LS244 เพื่อให้สามารถขับกระแสได้สูงขึ้น ทำให้สามารถขยายตัว Display ได้อีกตามต้องการ

Display ตัวที่ 1-2 นั้น ทำหน้าที่แสดงค่าตัวเลข 6 หลัก พร้อมจุดทศนิยม และเครื่องหมายบวก ลบ ส่วน Display ตัวที่ 3 ทำหน้าที่แสดงหน่วยของปริมาณทางฟิสิกส์ที่เราวัด เช่น C และ F สำหรับการวัดอุณหภูมิ PSI สำหรับการวัดค่าความดัน เป็นต้น

หน่วยความจำ ทำหน้าที่เก็บโปรแกรมที่ใช้ในการสั่งการ ให้เครื่องทำงานตามที่ต้องการโดยใช้ EPROM 2764 เป็นตัวเก็บโปรแกรม ลักษณะการต่อใช้งานกับ CPU 8031 จะเป็นการต่อให้ CPU ทำงานกับ External Program Memory คือ ต่อขา $\overline{EA}$ ของ CPU ลงกราวนด์ ส่วนขาแอดเดรสไบท์ต่ำของ EPROM จะต่ออยู่กับตัวแลทช์แอดเดรส ซึ่งใช้ไอซี 74LS373 โดยจะมีสัญญาน ALE จาก CPU มาควบคุมการแลทช์ ส่วนขาข้อมูลของ EPROM ต่อโดยตรงกับพอร์ท 0 และแอดเดรสไบท์สูงของ EPROM ก็ต่อโดยตรงกับพอร์ท 2 เช่นเดียวกัน โดยจะมีสัญญาน $\overline{PSEN}$ จาก CPU ส่งมาควบคุมการอ่านข้อมูล

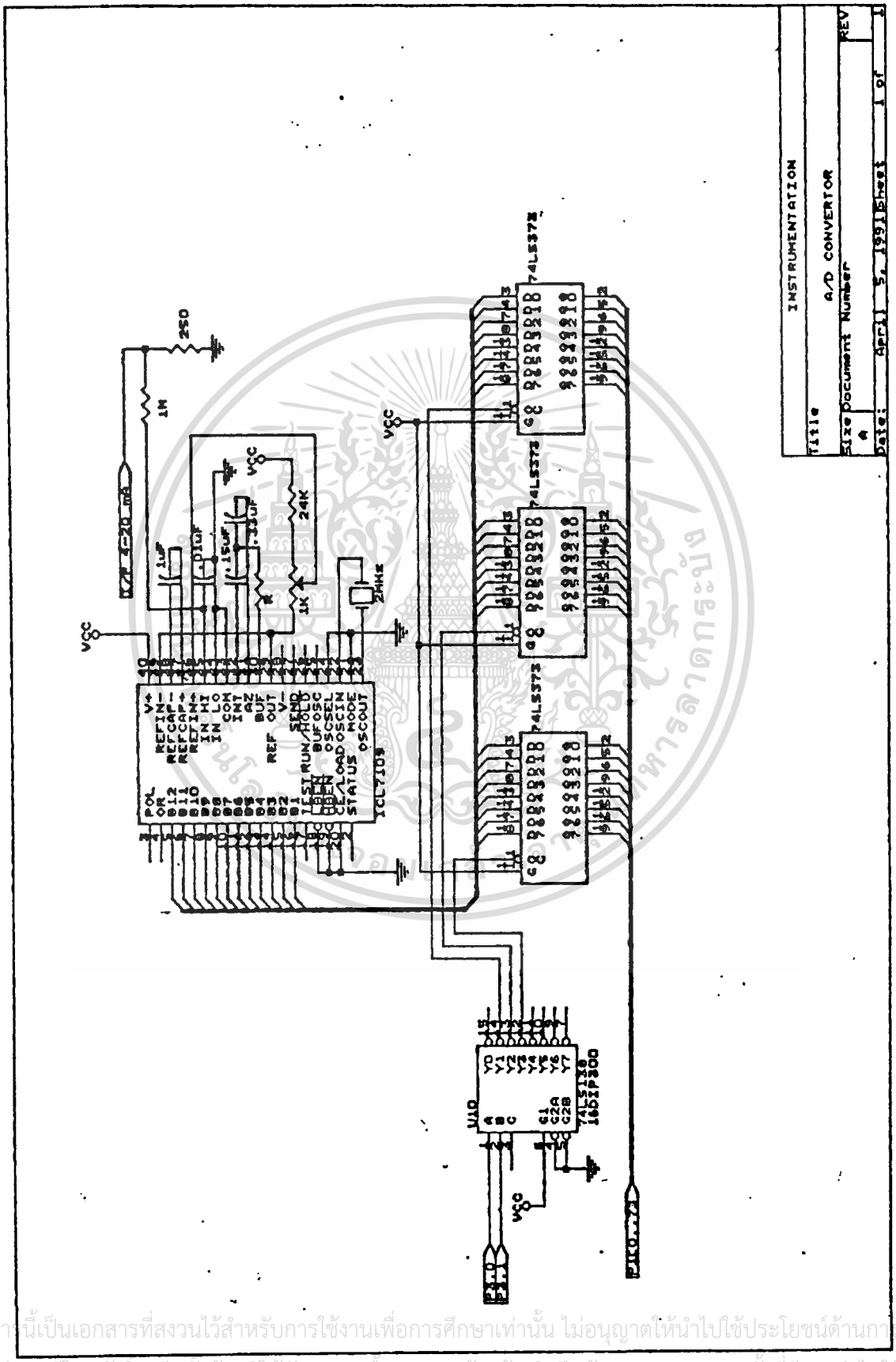
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจร



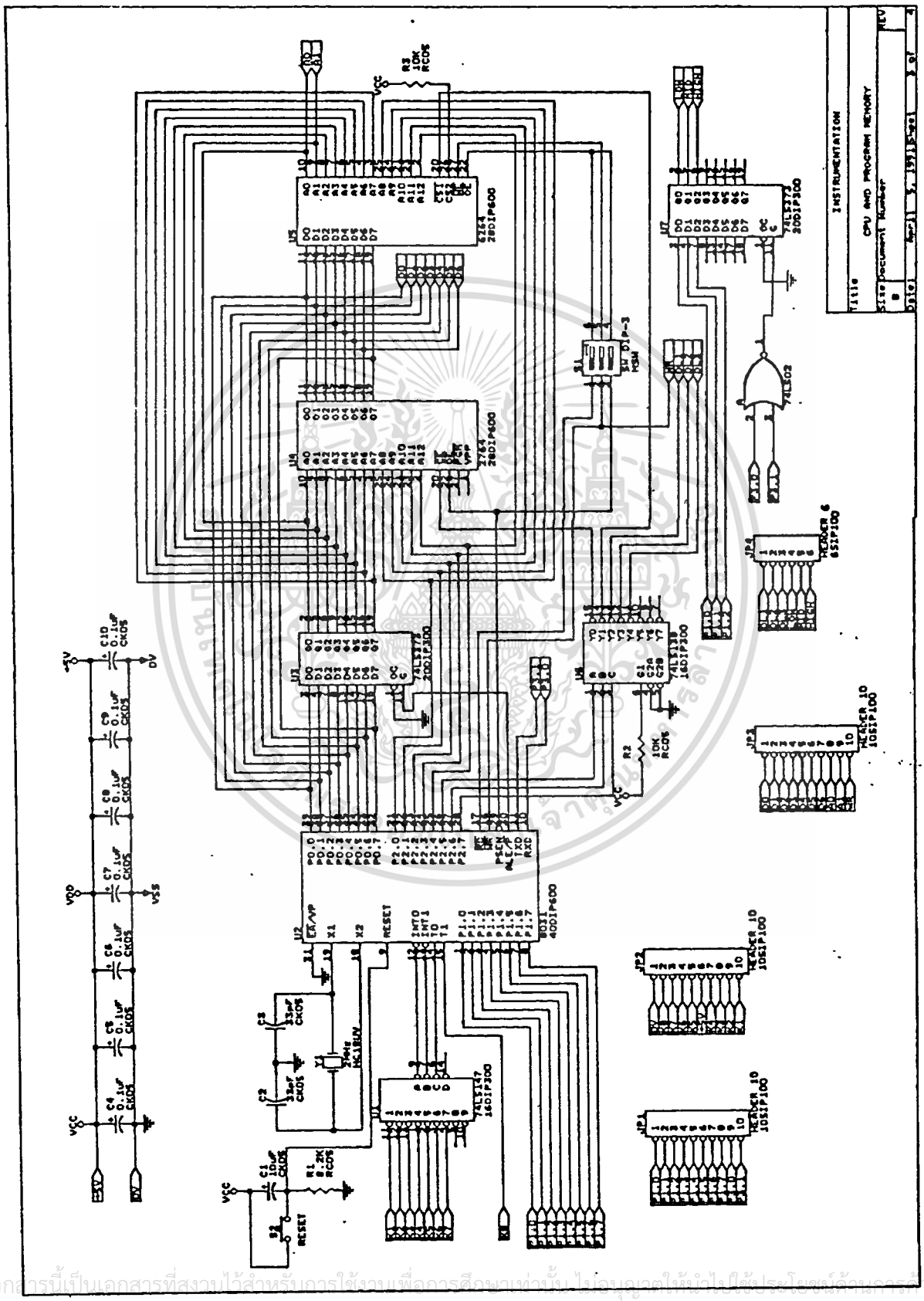
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 วงจร 12 Bit A/D Convertor

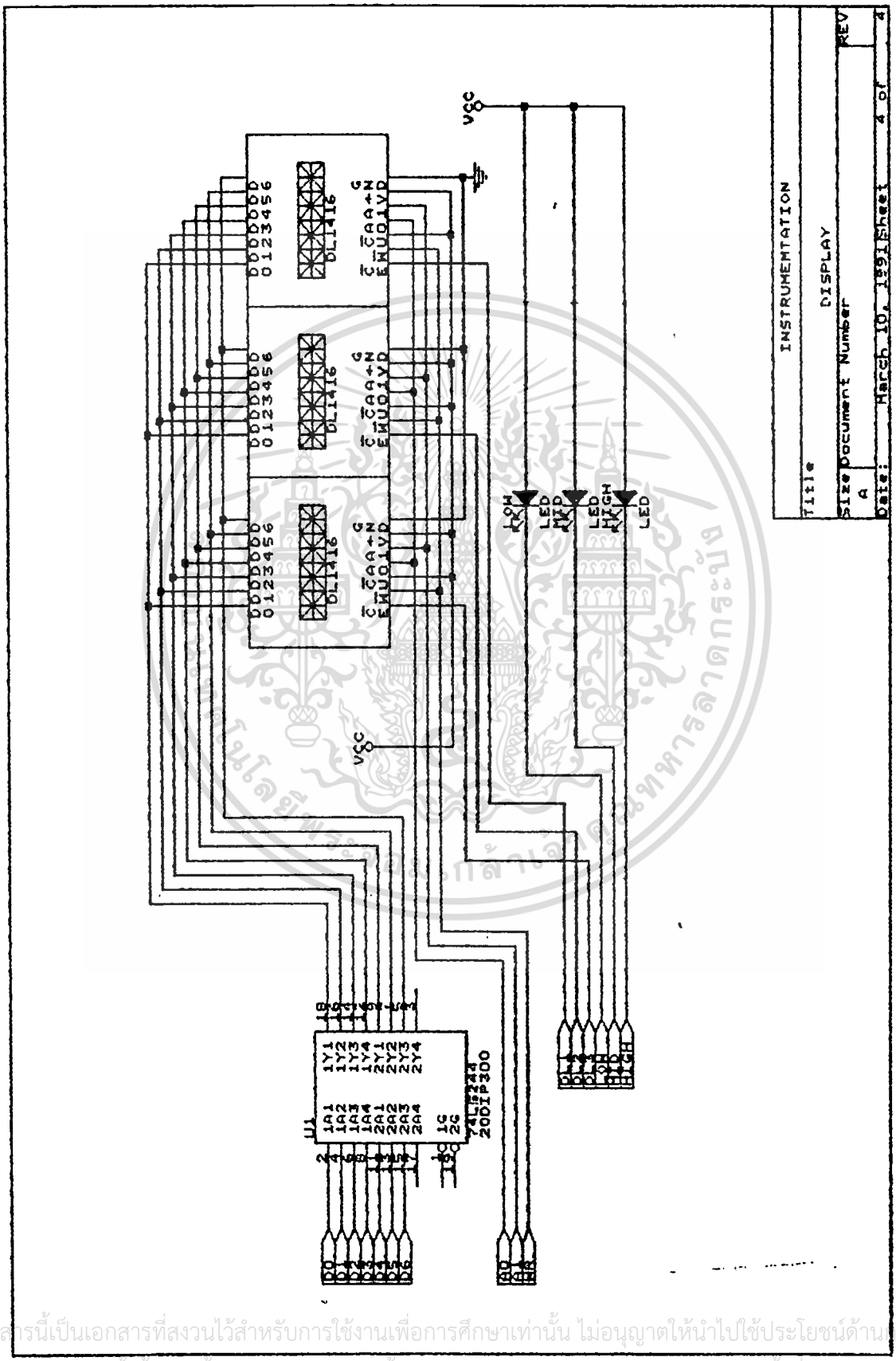


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 วงจรส่วนประมวลผล

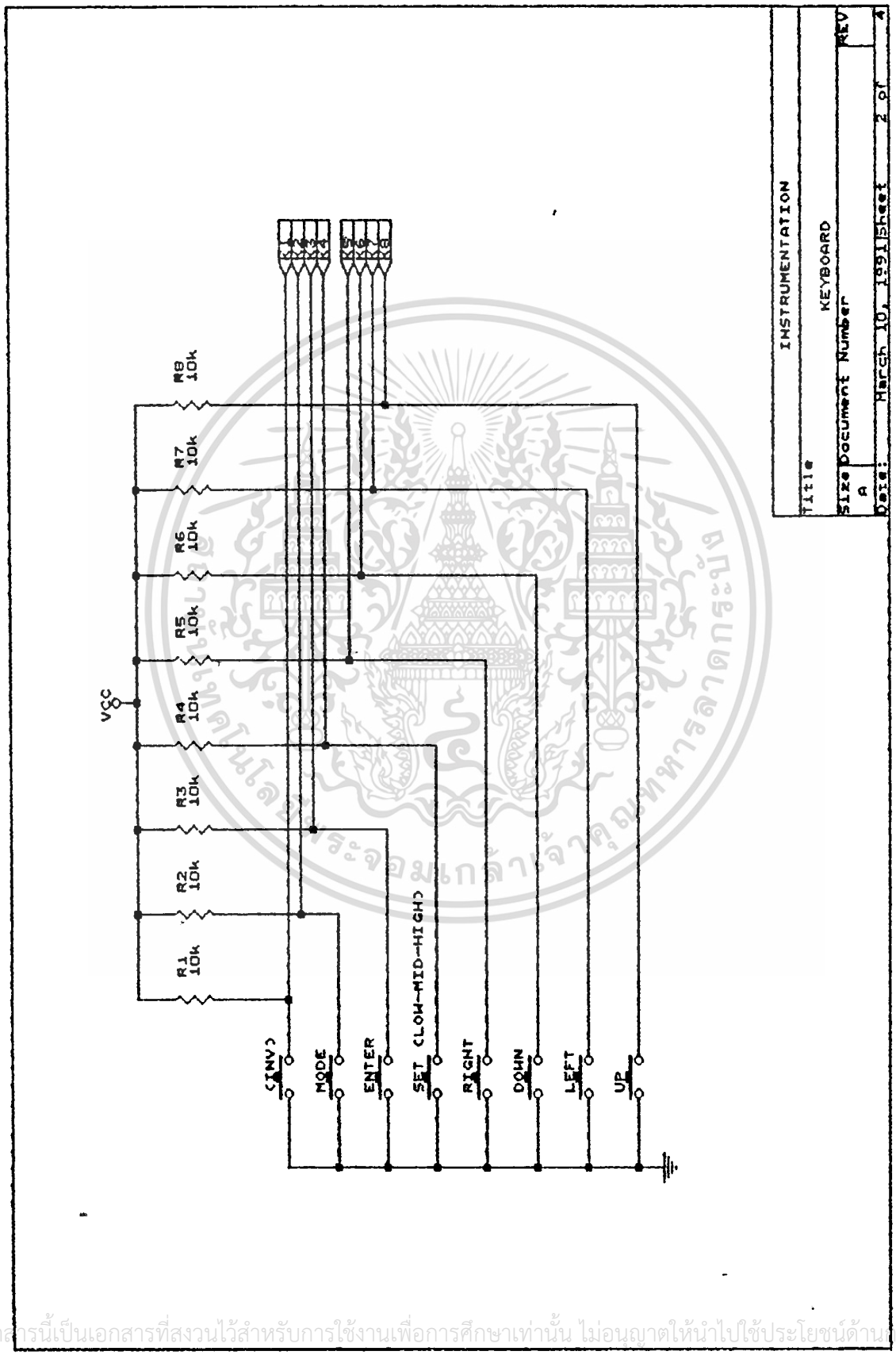


3.2.3 วงจรส่วนแสดงผล



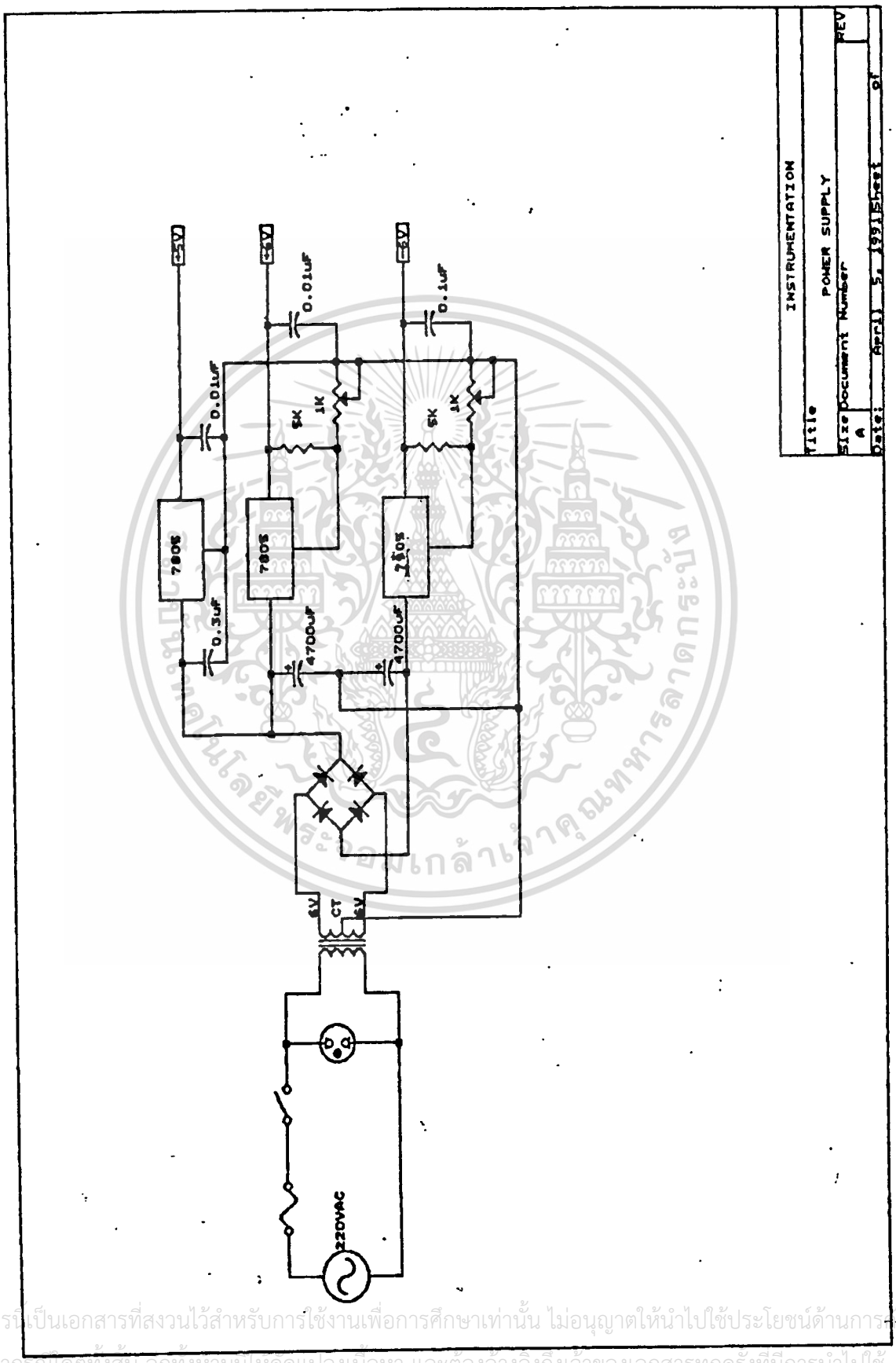
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 วงจรคีย์บอร์ด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5 วงจรแหล่งจ่ายไฟ

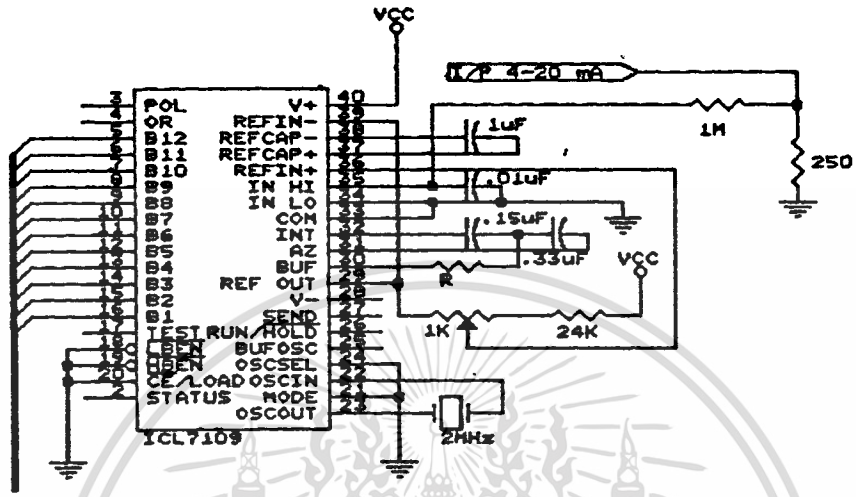


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 12 บิท



รูปที่ 4.1

1.) ให้ต่อวงจรดังรูปที่ 4.1

2.) ทำการหาค่าสัญญาณ Digital เมื่อมีสัญญาณ Analog เข้ามา 0-5 V

3.) การหาทำได้โดยการปรับ V_{ref} ที่ป้อนให้ที่ขา 39 และขา 36 โดยทำการป้อนสัญญาณ Analog เข้ามา 5 V

4.) เมื่อทำการปรับ V_{ref} โดยปรับตัวต้านทานปรับค่าได้ที่ต่ออยู่จะสังเกตุเห็นว่าสัญญาณ Digital จะมีการเปลี่ยนแปลงเป็นเลข Binary โดยสังเกตจาก LED ที่ต่ออยู่

5.) การปรับแต่ง V_{ref} จะปรับให้ได้ค่าที่อินพุท 5V เอาท์พุทเป็นสัญญาณ Digital จะมีสัญญาณ High ทั้ง 12 Bit

6.) ทำการปรับค่าสัญญาณอินพุทให้มีค่าเป็นศูนย์สังเกตุการเปลี่ยนแปลงทางเอาท์พุทว่ามีสัญญาณเป็น Low ทุกบิทหรือไม่ ถ้าไม่มีก็เป็นอันว่าการปรับแต่งในส่วนนี้เรียบร้อยแล้ว แต่ถ้ามีสัญญาณ High เกิดขึ้นที่บิทใดบิทหนึ่งแสดงว่า V_{ref} ที่ตั้งไว้มีค่าเกินกำหนดให้ทำการปรับแต่งตามข้อ 1-5 จนกว่าจะได้ค่าตามที่กำหนด

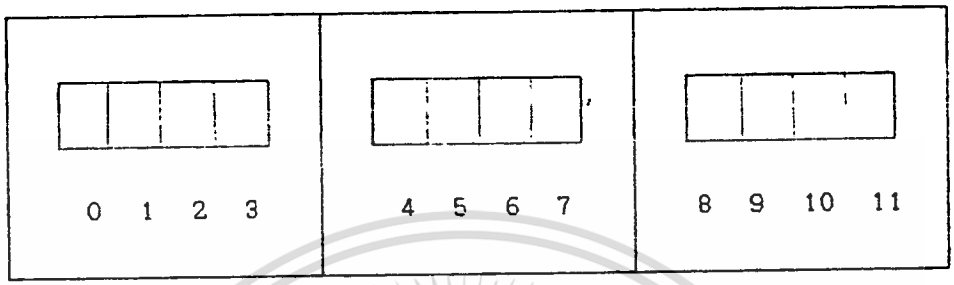
ผลการทดลอง

จากผลการทดลอง วงจรนี้ให้ผลที่น่าพอใจ เพราะมีความแม่นยำสูง ข้อควรระวังในการปรับแต่ง คือ วงจรนี้ต้องการแหล่งจ่ายไฟที่เรียบมากๆ ดังนั้นจึงควรใช้แหล่งจ่ายไฟ DC โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองโปรแกรมการทำงาน

การแสดงผลของ Intellegent Display แสดงเรียงตามลำดับดังนี้



ดิจิทที่ 0-7 แสดงค่าตัวเลข และดิจิทที่ 8-11 แสดงหน่วยของการวัด

4.2.1 โปรแกรมแสดงตัวอักษรวิ่ง

เมื่อเปิดเครื่องให้ทำงานครั้งแรก เครื่องจะแสดงผลคำว่า "PROJECT PROGRAM MABLE PANEL METER BY INS-32" วิ่งจากซ้ายไปขวา แล้วจะเข้าสู่การทำงานของโปรแกรมหลัก

```
0000                    ORG 0000H
0000 00                 NOP
0001 00                 NOP
0002 00                 NOP
0003 753000             MOV 30H,#00H
0006 753100             MOV 31H,#00H
0009 753200             MOV 32H,#00H
000C 753400             MOV 34H,#00H
000F 753500             MOV 35H,#00H
0012 753600             MOV 36H,#00H
0015 753700             MOV 37H,#00H
0018 753800             MOV 38H,#00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
001B 753900                    MOV 39H,#00H
001E 753A00                    MOV 3AH,#00H
0021 753B00                    MOV 3BH,#00H
0024 7B00                      MOV R3,#00H
0026 7D35                      MOV R5,#35H
0028 7800              TABLE:  MOV R0,#00H
002A 7A38                      MOV R2,#38H
002C EB                        MOV A,R3
002D 9000A0                    MOV DPTR,#00A0H
0030 93                        MOVC A,@A+DPTR
0031 7930                      MOV R1,#30H
0033 7C0C                      MOV R4,#0CH
0035 C530                      XCH A,30H
0037 C531                      XCH A,31H
0039 C532                      XCH A,32H
003B C533                      XCH A,33H
003D C534                      XCH A,34H
003F C535                      XCH A,35H
0041 C536                      XCH A,36H
0043 C537                      XCH A,37H
0045 C538                      XCH A,38H
0047 C539                      XCH A,39H
0049 C53A                      XCH A,3AH
004B C53B                      XCH A,3BH
004D E7                DISP:   MOV A,@R1
004E C0E0                      PUSH ACC
0050 7408                      MOV A,#08H
0052 2A                        ADD A,R2
0053 FA                        MOV R2,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0054 8A83                       MOV 83H,R2
0056 8882                       MOV 82H,R0
0058 D0E0                       POP ACC
005A F0                         MOVX @DPTR,A
005B 08                         INC R0
005C 09                         INC R1
005D DC09                       DJNZ R4,COMP
005F 12006F                     LCALL DELAY
0062 0B                         INC R3
0063 DDC3                       DJNZ R5,TABLE
0065 120100                     LCALL MAIN
0068 B804E2             COMP:   CJNE R0,#04H,DISP
006B 7800                       MOV R0,#00H
006D 80DE                       SJMP DISP
006F 7E50               DELAY:  MOV R6,#50H
0071 7F00                 L2:   MOV R7,#00H
0073 DFFE                 L1:   DJNZ R7,L1
0075 DEFA                       DJNZ R6,L2
0077 22                         RET
00A0                            ORG 00A0H
00A0 2250524F                   DB 22H,50H,52H,4FH,4AH
00A4 4A
00A5 45435420                   DB 45H,43H,54H,20H,50H
00A9 50
00AA 524F4752                   DB 52H,4FH,47H,52H,4FH
00AE 4F
00AF 4752414D                   DB 47H,52H,41H,4DH,4DH
00B3 4D
00B4 41424C45                   DB 41H,42H,4CH,45H,20H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
00B8 20
00B9 50414E45                    DB 50H,41H,4EH,45H,4CH
00BD 4C
00BE 204D4554                    DB 20H,4DH,45H,54H,45H
00C2 45
00C3 52204259                    DB 52H,20H,42H,59H,20H
00C7 20
00C8 494E532D                    DB 49H,4EH,53H,2DH,33H
00CC 33
00CD 32222020                    DB 32H,22H,20H,20H
0100                             ORG 0100H
0100                     MAIN:
```

4.2.2 <u>โปรแกรมรับอินพุท</u>

อินพุทจะเข้ามาทางพอร์ท 1 โดยมี P3.0-P3.1 เป็นตัวเลือกให้ข้อมูลเข้ามาทีละ 8 บิท แล้วนำไปเก็บไว้ในริจิสเตอร์ R3-R5 ดังนี้

P3.0	P3.1	เก็บข้อมูลใน
1	0	R3
0	1	R4
1	1	R5

```
1000                             IN:  ORG 1000H
1000 D2B0                             SETB 0B0H
1002 D2B1                             SETB 0B1H
1004 AD90                             MOV R5,90H
1006 C2B0                             CLR 0B0H
1008 AC90                             MOV R4,90H
100A C2B1                             CLR 0B1H
100C D2B0                             SETB 0B0H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
100E AB90                       MOV R3,90H
1010 7A00                       MOV R2,#00H
1012 D2B1                       SETB B1
1014 22                         RET
```

4.2.3 <u>โปรแกรมการแสดงผล 1</u>

เป็นโปรแกรมแสดงผลค่าตัวเลขในแอดเดรสที่รีจิสเตอร์ R0 ชี้อยู่ที่เริ่มต้น เช่น ถ้า R0 มีค่าเท่ากับ 02H แสดงว่า จะแสดงผลในแอดเดรส 02H-05H ออกที่ตัวแสดงผล

02H แสดงดิจิทที่ 0-1 (ตัวที่ 1)
03H แสดงดิจิทที่ 2-3 (ตัวที่ 1)
04H แสดงดิจิทที่ 4-5 (ตัวที่ 2)
05H แสดงดิจิทที่ 6-7 (ตัวที่ 2)

ข้อมูลในแอดเดรสถ้าเป็น A จะแสดง :
B จะแสดง ;
C จะแสดง _
D. จะแสดง -
E จะแสดง .
F จะแสดง (ว่าง)

สมมติมีข้อมูลในแอดเดรส 02H เท่ากับ D2H
03H เท่ากับ 05H
04H เท่ากับ F1H
05H เท่ากับ E8H

ตัวแสดงผลจะแสดงผลเป็น -205 1.8

```
1020                        D11:  ORG 1020H
1020 7E04                         MOV R6,#04H
1022 908003                       MOV DPTR,#08003H
1025 E6                     X1:   MOV A,@R0
1026 C4                           SWAP A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1027 F6                    MOV @R0,A
1028 540F                  ANL A,#0FH
102A 240A                  ADD A,#10
102C B41F01                CJNE A,#1FH,N1
102F E4                    CLR A
1030 B41E02          N1:   CJNE A,#1EH,N2
1033 740E                  MOV A,#0EH
1035 B41D02                N2:  CJNE A,#1DH,N3
1038 740D                  MOV A,#0DH
103A B41C02          N3:   CJNE A,#1CH,N4
103D 743F                  MOV A,#3FH
103F 2420            N4:   ADD A,#20H
1041 F0                    MOVX @DPTR,A
1042 E582                  MOV A,82H
1044 7009                  JNZ X2
1046 758204                MOV 82H,#04H
1049 E583                  MOV A,83H
104B 9420                  SUBB A,#20H
104D F583                  MOV 83H,A
104F 1582            X2:   DEC 82H
1051 E582                  MOV A,82H
1053 5401                  ANL A,#01H
1055 60CE                  JZ X1
1057 08                    INC R0
1058 D506CA                DJNZ 06H,X1
105B 22                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 โปรแกรมแสดงผล 2

เป็นโปรแกรมแสดงหน่วยของการวัด โดยจะเก็บไว้ในส่วนการอ้างถึงแอดเดรส โดยตรง 4CH-4FH แล้วนำไปแสดงผลที่ตัวแสดงผล DL 1416 ดังนี้

4CH แสดงดิจิทที่ 11 (ตัวที่ 3)

4DH แสดงดิจิทที่ 10 (ตัวที่ 3)

4EH แสดงดิจิทที่ 9 (ตัวที่ 3)

4FH แสดงดิจิทที่ 8 (ตัวที่ 3)

```
1060                        DI2:  ORG 1060H
1060 A84C                         MOV RO,4CH
1062 908000                       MOV DPTR,#8000H
1065 E6                     M2:   MOV A,@RO
1066 FO                           MOVX @DPTR,A
1067 08                           INC RO
1068 A3                           INC DPTR
1069 B850F9                       CJNE RO,#50H,M2
106C 22                           RET
```

4.2.5 โปรแกรมรับคีย์

จะรับข้อมูลไว้ในแอดเดรส 20H-23H โดยโปรแกรมนี้ก่อนเรียกต้อง MOV R1, #20H และ MOV 2EH,#00H เวลาเรียกโปรแกรมนี้ใช้ จะแสดงผลในแอดเดรส 20H-23H และจะกระพริบหลัก เราจะเปลี่ยนค่าด้วยการกดคีย์ UP เพื่อเพิ่มค่าตัวเลข และคีย์ DOWN เพื่อลดค่า ส่วนคีย์ LEFT-RIGHT กดเมื่อต้องการเลื่อนหลัก ถ้ากดคีย์ ENTER เครื่องจะกลับไปที่โปรแกรมหลัก

ในนี้ยังมีโปรแกรม DELAY เป็นโปรแกรมหน่วงเวลาที่สามารถตั้งค่าเวลาที่จะหน่วงได้ ที่ แอดเดรส 24H โดยตั้งค่าแล้ว LCALL DELAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1070                        KEY:  ORG 1070H
1070 7802                         MOV R0,#02H
1072 752E00                       MOV 2E,#00H
1075 E7                     KEY1: MOV A,@R1
1076 207001                       JB 70H,D3
1079 C4                           SWAP A
107A F52C                   D3:   MOV 2CH,A
107C A8B0                         MOV R0,0B0H
107E B8FB08                       CJNE R0,#0FBH,D1
1081 04                           INC A
1082 540F                         ANL A,#0FH
1084 B40A02                       CJNE A,#0AH,D1
1087 740D                         MOV A,#0DH
1089 B8E308                 D1:   CJNE R0,#0E3H,D2
108C 14                           DEC A
108D 540F                         ANL A,#0FH
108F B40C02                       CJNE A,#0CH,D2
1092 7409                         MOV A,#09H
1094 782C                   D2:   MOV R0,#2CH
1096 D6                           XCHD A,@R0
1097 C6                           XCH A,@R0
1098 207001                       JB 70H,D5
109B C4                           SWAP A
109C F7                     D5:   MOV @R1,A
109D 7820                         MOV R0,#20H
109F 121020                       LCALL D11
10A2 752A60                       MOV 2AH,#60H
10A5 121400                       LCALL DELAY
10A8 E5B0                         MOV A,0B0H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
10AA B4FB03          CJNE A,#0FBH,05
10AD 021075          LJMP KEY1
10B0 B4E303    05:   CJNE A,#0E3H,06
10B3 021075          LJMP KEY1
10B6 A8B0      06:   MOV R0,0B0H
10B8 E52E            MOV A,2EH
10BA B8EB06          CJNE R0,#0EBH,D7
10BD 04              INC A
10BE B4080B          CJNE A,#08H,D8
10D1 7400            MOV A,#00H
10D3 B8E706    D7:   CJNE R0,#0E7H,D8
10D6 14              DEC A
10D7 B4FF02          CJNE A,#0FFH,D8
10DA 7407            MOV A,#07H
10DC F52E      D8:   MOV 2EH,A
10DE 75F002          MOV 0F0H,#02H
10E1 84              DIV AB
10E2 7801            MOV R0,#01H
10E4 D6              XCHD A,@R0
10E5 E7              MOV A,@R1
10E6 F52C            MOV 2CH,A
10E8 207001          JB 70H,03
10EB C4              SWAP A
10EC 54FC      03:   ANL A,#0FCH
10EE 440C            ORL A,#0CH
10F0 207001          JB 70H,02
10F3 C4              SWAP A
10F4 F7        02:   MOV @R1,A
10F5 7820            MOV R0,#20H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

```
10F7 121020          LCALL DI1
10FA 752A40          MOV 2AH,#40H
10FD 121400          LCALL DELAY
10F0 A72C            MOV @R1,2CH
10F2 7820            MOV R0,#20H
10F4 121020          LCALL DI1
10F7 852034          MOV 34H,#20H
10FA 852135          MOV 35H,#21H
10FD 852236          MOV 36H,#22H
1100 852337          MOV 37H,#23H
1103 E5B0            MOV A,0B0H
1105 B4EE04          CJNE A,#0EEH,01
1108 121500          LCALL PR2A
110B 22              RET
110C B4D204        01: CJNE A,#D2H,06
110F 121600          LCALL PR2B
1112 22              RET
1113 B4F601          CJNE A,#0F6H,07
1116 22              RET
1117 021075        07: LJMP KEY1
1400               DELAY: ORG 1400H
1400 D5F0FD        010: DJNZ 0F0H,010
1403 D52AFA          DJNZ 2AH,010
1406 22              RET
1020               DI1: ORG 1020H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.6 โปรแกรมหาร

ตัวตั้งอยู่ในแอดเดรส 20H-25H

ตัวหารอยู่ในแอดเดรส 40H-42H

ผลลัพท์อยู่ในแอดเดรส R2-R7

เศษอยู่ในแอดเดรส 43H-48H

```
1120                        ORG 1120H
1120 781F             DIV:  MOV RO,#1FH
1122 E4                     CLR A
1123 F6                DO:  MOV @RO,A
1124 18                     DEC RO
1125 B81CFB                 CJNE RO,#1CH,DO
1128 752F31                 MOV 2FH,#31H
112B 781F              D6:  MOV RO,#1FH
112D 7942                   MOV R1,#42H
112F C270                   CLR 70H
1131 A270              D1:  MOV C,70H
1133 E6                     MOV A,@RO
1134 97                     SUBB A,@R1
1135 09                     INC R1
1136 09                     INC R1
1137 09                     INC R1
1138 F7                     MOV @R1,A
1139 19                     DEC R1
113A 19                     DEC R1
113B 19                     DEC R1
113C 19                     DEC R1
113D 18                     DEC RO
113E 9270                   MOV 70H,C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1140 B93FEE                    CJNE R1,#3FH,D1
1143 A270                      MOV C,70H
1145 4009                      JC D2
1147 7942                      MOV R1,#42H
1149 08                  D3:   INC RO
114A 09                        INC R1
114B E7                        MOV A,@R1
114C F6                        MOV @RO,A
114D B81FF9                    CJNE RO,#1FH,D3
1150 7825                D2:   MOV RO,#25H
1152 7907                      MOV R1,#07H
1154 B3                        CPL C
1155 9270                      MOV 70H,C
1157 A270                D4:   MOV C,70H
1159 E7                        MOV.A,@R1
115A 33                        RLC A
115B F7                        MOV @R1,A
115C 19                        DEC R1
115D 9270                      MOV 70H,C
115F B901F5                    CJNE R1,#01H,D4
1162 A270                D5:   MOV C,70H
1164 E6                        MOV A,@RO
1165 33                        RLC A
1166 F6                        MOV @RO,A
1167 18                        DEC RO
1168 9270                      MOV 70H,C
116A B81CF5                    CJNE RO,#1CH,D5
116D D52FBB                    DJNZ 2FH,D6
1170 22                        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.7 โปรแกรมบวกและลบ

ตัวตั้งอยู่ในแอดเดรส 20H-25H

ตัวบวก (ลบ) อยู่ในแอดเดรส 30H-35H

ผลลัพท์อยู่ในแอดเดรส 20H-25H

โปรแกรมบวก และลบ ใช้โปรแกรมเหมือนกัน เปลี่ยนตรงที่ถ้าเป็นโปรแกรมลบ ให้ใช้ในวงเล็บแทน

```
(1184) 1171                    (SUB) ADD:  ORG 1171H (1184H)
       1171 7825                          MOV RO,#25H
       1173 7935                          MOV R1,#35H
       1175 C270                          CLR 7OH
       1177 A270                    A4:   MOV C,7OH
       1179 E6                            MOV A,@RO
       117A 37  (97)                ADDC  A,@R1 (SUBB A,@R1)
       117B F6                            MOV @RO,A
       117C 9270                          MOV 7OH,C
       117E 18                            DEC RO
       117F 19                            DEC R1
       1180 B81FF4                        CJNE RO,#1FH,A4
(1196) 1183 22                            RET
```

4.2.8 โปรแกรมคูณ

ตัวตั้งอยู่ในแอดเดรส 40H-42H

ตัวคูณอยู่ในแอดเดรส 44H-46H

ผลลัพธ์อยู่ในแอดเดรส 20H-25H

```
       11AO                               ORG 11AOH
       11AO 781F                    MUL:  MOV RO,#1FH
       11A2 E4                      A1:   CLR A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
11A3 08                      INC RO
11A4 F6                      MOV @RO,A
11A5 B835FA                  CJNE RO,#35H,A1
11A8 7835                    MOV RO,#35H
11AA 752C46                  MOV 2CH,#46H
11AD 7942                A3: MOV R1,#42H
11AF 753F00                  MOV 3FH,#00H
11B2 754300                  MOV 43H,#00H
11B5 E52C                A2: MOV A,2CH
11B7 C8                      XCH A,RO
11B8 F52C                    MOV 2CH,A
11BA 87F0                    MOV 0F0H,@R1
11BC E6                      MOV A,@RO
11BD A4                      MUL AB
11BE 2528                    ADD A,28H
11C0 F529                    MOV 29H,A
11C2 E52C                    MOV A,2CH
11C4 C8                      XCH A,RO
11C5 F52C                    MOV 2CH,A
11C7 85F028                  MOV 28H,0F0H
11CA A629                    MOV @RO,29H
11CC 18                      DEC RO
11CD 19                      DEC R1
11CE B93EE4                  CJNE R1,#3EH,A2
11D1 882B                    MOV 2BH,RO
11D3 892A                    MOV 2AH,R1
11D5 121171                  LCALL ADD
11D8 A82B                    MOV RO,2BH
11DA A92A                    MOV R1,2AH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
11DC 152C                       DEC 2CH
11DE 08                         INC RO
11DF 08                         INC RO
11E0 08                         INC RO
11E1 08                         INC RO
11E2 7600                       MOV @RO,#00H
11E4 18                         DEC RO
11E5 B832C5                     CJNE RO,#32H,A3
11E8 22                         RET
```

4.2.9 โปรแกรมใส่ทศนิยม

ตำแหน่งทศนิยมอยู่ที่แอดเดรส 57H ตัวเก็บข้อมูลอยู่ในรีจิสเตอร์ R2-R5 โดยมีดิจิท 0-7 เช่น ถ้าแอดเดรสที่ 57H = 03H และข้อมูลในรีจิสเตอร์ R2-R5 คือ 01H 23H 45H และ 56H ตามลำดับ พอใช้โปรแกรมนี้ข้อมูลจะเป็น 12H F3H 45H 67H และจะแสดงผล เป็นตัวเลข 12.34567 ถ้าแอดเดรส 57H = 0F ก็จะไม่ใส่ทศนิยม

```
11F0                            ORG 11F0H
11F0 752E0F                TT1: MOV 2EH,#0FH
11F3 7904                       MOV R1,#04H
11F5 E557                       MOV A,57H
11F7 640F                       XRL A,#0FH
11F9 6025                       JZ  V3
11FB 44F0                       ORL A,#F0H
11FD F4                         CPL A
1200 75F002                     MOV 0F0H,#02H
1203 84                         DIV AB
1204 2402                       ADD A,#02H
1206 F530                       MOV 30H,A
1208 A830                  V2:  MOV RO,30H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
120A A270          V1:  MOV C,70H
120C E6                 MOV A,@R0
120D 33                 RLC A
120E F6                 MOV @R0,A
120F 9270               MOV 70H,C
1211 18                 DEC R0
1212 B801F5             CJNE R0,#01H,V1
1215 D9F1               DJNZ R1,V2
1217 A830               MOV R0,30H
1219 740E               MOV A,#0EH
121B D6                 XCHD A,@R0
121C 20F003             JB 0F0H,V3
121F E6                 MOV A;@R0
1220 C4                 SWAP A
1221 F6                 MOV @R0,A
1222 22            V3:  RET
```

4.2.10 <u>โปรแกรมดิงทศนิยม</u>

ตำแหน่งทศนิยมจะอยู่ในแอดเดรส 57H และข้อมูลอยู่ในรีจิสเตอร์ R2-R5 เช่น มีข้อมูล 12H F3H 45H 67H อยู่ในรีจิสเตอร์ดังกล่าวตามลำดับ เมื่อใช้โปรแกรมนี้ จะทำให้ตัวแสดงผลแสดงผลเป็น 01234567 และถ้าข้อมูลในแอดเดรส 57H เท่ากับ 0FH ก็จะไม่มีการดิงจุดทศนิยมออก

```
1223                    ORG 1223H
1223 752E0F        TT2: MOV 2EH,#0FH
1226 7904               MOV R1,#04H
1228 E557               MOV A,57H
122A 640F               XRL A,#0FH
122C 602C               JZ E3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
122E 44F0                    ORL A,#0F0H
1230 F4                      CPL A
1231 75F002                  MOV 0F0H,#02H
1234 84                      DIV AB
1235 04                      INC A
1236 F530                    MOV 30H,A
1238 A830                    MOV R0,30H
123A 08                      INC R0
123B 8631                    MOV 31H,@R0
123D 7802                E2: MOV R0,#02
123F 85302F                  MOV 2FH,30H
1242 C270                    CLR 70H
1244 A270                E1: MOV C,70H
1246 E6                      MOV A,@R0
1247 13                      RRC A
1248 F6                      MOV @R0,A
1249 9270                    MOV 70H,C
124B 08                      INC R0
124C D52FF5                  DJNZ 2FH,E1
124F D9EC                    DJNZ R1,E2
1251 20F006                  JB 0F0H,E3
1254 E531                    MOV A,31H
1256 A830                    MOV R0,30H
1258 08                      INC R0
1259 D6                      XCHD A,@R0
125A 22                  E3: RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.11 โปรมแกรมเปลี่ยน D เป็น 0 และเปลี่ยน F เป็น 0

โปรแกรมนี้จะใช้ตรวจสอบค่า D ในข้อมูล แล้วเปลี่ยนให้เป็น 0 และเปลี่ยน F เป็น 0 และถ้ามี D ก็จะทำให้แอดเดรส 2FH มีข้อมูลเป็น 01 H

ตัวเปลี่ยนข้อมูลอยู่ในแอดเดรส 50H-53H

ผลที่ได้อยู่ในแอดเดรส 02H-05H

เช่น ข้อมูลในแอดเดรส 50H-53H เท่ากับ FFH D3H 94H และ 01H ตามลำดับ

จะได้ ข้อมูลในแอดเดรส 02H-05H เท่ากับ 00H 03H 94H และ 01H ตามลำดับ และแอดเดรส 2FH มีข้อมูลเท่ากับ 01H

```
1260                        ORG 1260H
1260 7850          DTO:     MOV R0,#50H
1262 7906                   MOV R1,#06H
1264 19            01:      DEC R1
1265 E4                     CLR A
1266 F7                     MOV @R1,A
1267 B902FA                 CJNE R1,#02H,01
126A F52C                   MOV 2CH,A
126C E6            07:      MOV A,@R0
126D 306001                 JNB 60H,02
1270 C4                     SWAP A
1271 54F0          02:      ANL A,#0F0H
1273 B4F001                 CJNE A,#0F0H,03
1276 E4                     CLR A
1277 B4D004        03:      CJNE A,#0D0H,04
127A E4                     CLR A
127B 752F01                 MOV 2FH,#01H
127E 306001        04:      JNB 60H,05
1281 C4                     SWAP A
1282 47            05:      ORL A,@R1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1283 F7                          MOV @R1,A
1284 306002                      JNB 60H,06
1287 08                          INC RO
1288 09                          INC R1
1289 052C                  06:   INC 2CH
128B B906DE                      CJNE R1,#06H,07
128E 22                          RET
```

4.2.12 โปรแกรมเปลี่ยน 0 เป็น F

โปรแกรมนี้ จะเปลี่ยนข้อมูลจาก 0 เป็น F เฉพาะ 0 ที่อยู่ข้างหน้า และถ้าแอดเดรส 2FH มีข้อมูลเท่ากับ 01H จะใส่เครื่องหมายลบ

เช่น ในแอดเดรส 02H-05H มีข้อมูล คือ 00H 03H 94H และ 01H ตามลำดับ

และ ในแอดเดรส 2FH มีข้อมูล คือ 01H

จะทำให้ข้อมูลในแอดเดรส 02H-05H เท่ากับ FFH D3H 94H และ 01H ซึ่งจะทำให้ตัวแสดงผลแสดงค่า -39401 ออกมา

```
1290                             ORG 1290H
1290 7902                  OTF:  MOV R1,#02H
1292 752E00                      MOV 2EH,#00H
1295 E7                    PP7:  MOV A,@R1
1296 207001                      JB 70H,PP1
1299 C4                          SWAP A
129A 540F                  PP1:  ANL A,#0FH
129C 7013                        JNZ PP2
129E 740F                        MOV A,#0FH
12A0 207001                      JB 70H,PP4
12A3 C4                          SWAP A
12A4 47                    PP4:  ORL A,@R1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
12A5 F7                      MOV @R1,A
12A6 307001                  JNB 70H,PP3
12A9 09                      INC R1
12AA 052E              PP3:  INC 2EH
12AC A82E                    MOV R0,2EH
12AE B807E4                  CJNE R0,#07H,PP7
12B1 B40E29            PP2:  CJNE A,#0EH,PP6
12B4 E7                      MOV A,@R1
12B5 307001                  JNB 70H,PP9
12B8 C4                      SWAP A
12B9 207002            PP9:  JB 70H,PP10
12BC 19                      DEC R1
12BD E7                      MOV A,@R1
12BE 54F0              PP10: ANL A,#0F0H
12C0 307001                  JNB 70H,PP11
12C3 C4                      SWAP A
12C4 F7                PP11: MOV @R1,A
12C5 307001                  JNB 70H,PP12
12C8 19                      DEC R1
12C9 E52F              PP12: MOV A,2FH
12CB 600E                    JZ PP100
12CD E7                      MOV A,@R1
12CE 207001                  JB 70H,PP13
12D1 C4                      SWAP A
12D2 54F0              PP13: ANL A,#0F0H
12D4 440D                    ORL A,#0DH
12D6 207001                  JB 70H,PP14
12D9 C4                      SWAP A
12DA F7                PP14: MOV @R1,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
12DB 8008          PP100:  SJMP PP90
12DD 207001          PP6:  JB 70H,PP15
12E0 19                    DEC R1
12E1 052E            PP15: INC 2EH
12E3 80E4                  SJMP PP12
12E5 22              PP90: RET
```

4.2.13 <u>โปรแกรมเปลี่ยนเลขฐาน 16 เป็นเลขฐาน 10</u>

เลขฐาน 16 เก็บอยู่ในแอดเดรส 30H-32H

เลขฐาน 10 เก็บอยู่ในแอดเดรส 02H-05H

เช่น มีเลขฐาน 16 เท่ากับ FF00AB จะได้เลขฐาน 10 เท่ากับ 16711851

```
12F0                       ORG 12F0H
12F0 E4              HTD:  CLR A
12F1 FA                    MOV R2,A
12F2 FB                    MOV R3,A
12F3 FC                    MOV R4,A
12F4 FD                    MOV R5,A
12F5 7932            B4:   MOV R1,#32H
12F7 A270            B2:   MOV C,70H
12F9 E7                    MOV A,@R1
12FA 33                    RLC A
12FB F7                    MOV @R1,A
12FC 9270                  MOV 70H,C
12FE 19                    DEC R1
12FF B92FF5                CJNE R1,#2FH,B2
1302 7805                  MOV R0,#05H
1304 A270            B3:   MOV C,70H
1306 E6                    MOV A,@R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1307 35E0                ADDC A,0E0H
1309 D4                  DA A
130A F6                  MOV @R0,A
130B 9270                MOV 70H,C
130D 18                  DEC R0
130E B801F3              CJNE R0,#01H,B3
1311 D52CE1              DJNZ 2CH,B4
1314 22                  RET
```

4.2.14 โปรแกรมเปลี่ยนเลขฐาน 10 เป็นเลขฐาน 16

เลขฐาน 16 เก็บอยู่ในแอดเดรส 30H-33H

เลขฐาน 10 เก็บอยู่ในแอดเดรส 03H-05H

```
1315                     ORG 1315H
1315 752B18          DTH: MOV 2BH,#18H
1318 7830             C8: MOV R0,#30H
131A C270                 CLR 70H
131C A270             C5: MOV C,70H
131E E6                   MOV A,@R0
131F 13                   RRC A
1320 9270                 MOV 70H,C
1322 C3                   CLR C
1323 30E302               JNB 0E3H,C1
1326 9403                 SUBB A,#03H
1328 30E702           C1: JNB 0E7H,C2
132B 9430                 SUBB A,#30H
132D F6               C2: MOV @R0,A
132E 08                   INC R0
132F B834EA               CJNE R0,#34H,C5
1332 7803                 MOV R0,#03H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1334 A270          C6:  MOV C,70H
1336 E6                 MOV A,@R0
1337 13                 RRC A
1338 F6                 MOV @R0,A
1339 9270               MOV 70H,C
133B 08                 INC R0
133C B806F5             CJNE R0,#06H,C6
133F D52BD6             DJNZ 2BH,C8
1342 22                 RET
```

4.2.15 <u>โปรแกรมดึงเลข 0 ออก</u>

โปรแกรมนี้จะดึงเลข 0 ออก แล้วเลื่อนข้อมูลเข้าไปแทนให้เต็ม จำนวน 0 ที่เลื่อนออก จะเก็บไว้ในแอดเดรส 2DH และข้อมูลที่ดึงออกมาเก็บอยู่ในรีจิสเตอร์ R2-R7

เช่น ข้อมูลในรีจิสเตอร์ R2-R7 เท่ากับ 00H 01H 02H 03H 05H และ 11H ตามลำดับ เมื่อใช้โปรแกรมนี้จะทำให้ข้อมูลในรีจิสเตอร์ R2-R7 กลายเป็น 10H 30H 51H 10H 00H และ 00H ตามลำดับ

```
1350                    ORG 1350H
1350 752D00        RR0: MOV 2DH,#00H
1353 EA            RR4: MOV A,R2
1354 54F0               ANL A,#0F0H
1356 701A               JNZ RR1
1358 752B04             MOV 2BH,#04H
135B 7807          RR3: MOV R0,#07H
135D A270          RR2: MOV C,70H
135F E6                 MOV A,@R0
1360 33                 RLC A
1361 F6                 MOV @R0,A
1362 9270               MOV 70H,C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1364 18                          DEC R0
1365 B801F5                      CJNE R0,#01H,RR2
1368 D52BF0                      DJNZ 2BH,RR3
136B 052D                        INC 2DH
136D A92D                        MOV R1,2DH
136F B909E1                      CJNE R1,#09H,RR4
1372 22                    RR1:  RET
```

4.2.16 โปรแกรมการเลื่อนเลข 0 เข้า

โปรแกรมนี้จะเลื่อนเลข 0 เข้าไปเป็นจำนวนเท่ากับที่เก็บในแอดเดรส 2DH และข้อมูลอยู่ในริจิสเตอร์ R2-R4

เช่น ข้อมูลในริจิสเตอร์ R2-R4 เท่ากับ 10H 30H และ 51H ตามลำดับ และข้อมูลในแอดเดรส 2DH เท่ากับ 03H เมื่อใช้โปรแกรมนี้จะทำให้ข้อมูลในริจิสเตอร์ R2-R4 กลายเป็น 00H 01H และ 03H ตามลำดับ

```
1380                             ORG 1380H
1380 A82D                  RL0:  MOV R0,2DH
1382 E8                          MOV A,R0
1383 6017                        JZ LL4
1385 752B04                LL3:  MOV 2BH,#04H
1388 7902                  LL2:  MOV R1,#02H
138A C270                        CLR 70H
138C A270                  LL1:  MOV C,70H
138E E7                          MOV A,@R1
138F 13                          RRC A
1390 F7                          MOV @R1,A
1391 9270                        MOV 70H,C
1393 09                          INC R1
1394 B905F5                      CJNE R1,#05H,LL1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1397 D52BEE                     DJNZ 2BH,LL2
139A D8E9                       DJNZ R0,LL3
139C 22                   LL4:  RET
```

4.2.17 โปรแกรมกลับค่าเลขเป็นลบ

ถ้าข้อมูลในแอดเดรส 67H เท่ากับ 00H ให้กลับค่าในรีจิสเตอร์ R2-R4 เป็นลบ

```
13A0                            ORG 13A0H
13A0 E567                 NEG:  MOV A,67H
13A2 7011                       JNZ MM1
13A4 D270                       SETB 70H
13A6 7804                       MOV R0,#04H
13A8 A270                 MM2:  MOV C,70H
13AA E6                         MOV A,@R0
13AB F4                         CPL A
13AC 3400                       ADDC A,#00H
13AE F6                         MOV @R0,A
13AF 9270                       MOV 70H,C
13B1 18                         DEC R0
13B2 B801F3                     CJNE R0,#01H,MM2
13B5 22                   MM1:  RET
```

4.2.18 โปรแกรมหาตำแหน่งทศนิยม

โปรแกรมนี้จะหาตำแหน่งทศนิยมในแอดเดรส 20H-23H ถ้าเจอทศนิยมจะเก็บตำแหน่งไว้ในแอดเดรส 57H ถ้าไม่เจอข้อมูลในแอดเดรส 57H จะเท่ากับ 0FH และถ้าตัวแรกสุดไม่ใช่ลบหรือว่าง ก็จะกระโดดไปหา SPAN, ZERO

โปรแกรมนี้จะใส่ไว้ท้ายโปรแกรมการตั้งค่า SPAN หรือ ZERO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
13C0                        ORG 13C0H
13C0 756701          NEE:   MOV 67H,#01H
13C3 75570F                 MOV 57H,#0FH
13C6 7820                   MOV R0,#20H
13C8 752E07                 MOV 2EH,#07H
13CB 54D0                   ANL A,#0D0H
13CD 64D0                   XRL A,#0D0H
13CF 6003                   JZ NN3
13D1 020033                 LJMP SPAN
13D4 7823            NN3:   MOV R0,#23H
13D6 E6              NN6:   MOV A,@R0
13D7 207001                 JB 70H,NN1
13DA C4                     SWAP A
13DB 540F            NN1:   ANL A,#0FH
13DD B40E03                 CJNE A,#0EH,NN2
13E0 852E57                 MOV 57H,2EH
13E3 B40D03          NN2:   CJNE A,#0DH,NN5
13E6 756700                 MOV 67H,#00H
13E9 207001          NN5:   JB 70H,NN4
13EC 18                     DEC R0
13ED 152E            NN4:   DEC 2EH
13EF B81FE4                 CJNE R0,#1FH,NN6
13F2 22                     RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.19 โปรแกรม PR2A

```
1500 E5B0          IM1:  MOV A,#0B0H
1502 B4FEFB              CJNE A,#0FFH,IM1
1505 E54C                MOV A,4CH
1507 B45601              CJNE A,#56H,IM2
150A 22                  RET
150B 75571F        IM2:  MOV 57H,#1FH
150E 754C56              MOV 4CH,#56H
1511 754D2D              MOV 4DH,#2DH
1514 121060              LCALL DI2
1517 121000        IM3:  LCALL IN
151A 8B30                MOV 30H,R3
151C 8C31                MOV 31H,R4
151E 8D32                MOV 32H,R5
1520 1212F0              LCALL HTD
1523 1211F0              LCALL TT1
1526 121290              LCALL OTF
1529 7802                MOV R0,#02H
152B 121020              LCALL DI
152E 8A30                MOV 30H,R2
1520 8B31                MOV 31H,R3
1522 8C32                MOV 32H,R4
1524 8D33                MOV 33H,R5
1526 E5B0                MOV A,0B0H
1528 B4EE01              CJNE A,#0EEH,IM4
152B 22                  RET
152C 021517        IM4:  LJMP M2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.20 โปรแกรม PR2B

```
1600 E5B0        MOV A,0B0H
1602 B4FFFB      CJNE A,#0FFH,M1
1605 754D2D      MOV 4DH,#2DH
1608 754C56      MOV 4CH,#56H
160B 121060      LCALL DI2
160E 853020      MOV 20H,30H
1611 853121      MOV 21H,31H
1614 853222      MOV 22H,32H
1617 853323      MOV 23H,33H
161A 85343C      MOV 3CH,34H
161D 85353D      MOV 3DH,35H
1620 85363E      MOV 3EH,36H
1623 85373F      MOV 3FH,37H
1626 121070      LCALL KEY1
1629 853C34      MOV 34H,3CH
162C 853D35      MOV 35H,3DH
162F 853E36      MOV 36H,3EH
1632 853F37      MOV 37H,3FH
1635 852030      MOV 30H,20H
1638 852131      MOV 31H,21H
163B 852232      MOV 32H,22H
163F 852333      MOV 33H,23H
1642 22          RET
```

4.2.21 โปรแกรม DEC

เป็นโปรแกรมแปลงเลขฐาน 10 เป็นเลขฐาน 16 พร้อมกับใส่เครื่องหมายถอดทศนิยมเสร็จ โดยทำที่รีจิสเตอร์ R2-R5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
1700 121223          LCALL TT2
1703 8A20            MOV 20H,R2
1705 8B21            MOV 21H,R3
1707 8C22            MOV 22H,R4
1709 8D23            MOV 23H,R5
170B 12125D          LCALL DTO
170E 8A30            MOV 30H,R2
1710 8B31            MOV 31H,R3
1712 8C32            MOV 32H,R4
1714 8D33            MOV 33H,R5
1716 121318          LCALL DTH
1719 E52F            MOV A,2FH
171B B40106          CJNE A,#01H,M2
171E 756700          MOV 67H,#00H
1721 1213A0          LCALL NEG
1724 22              RET
```

4.2.22 โปรแกรม MULL

เป็นโปรแกรมย่อย ใช้ในการคูณและกลับค่าตัวเลข

```
1800 1211A0          LCALL MUL
1803 AA20            MOV R2,20H
1805 AB21            MOV R3,21H
1807 AC22            MOV R4,22H
1809 AD23            MOV R5,23H
180B AE24            MOV R6,24H
180D AF25            MOV R7,25H
180F 854E2D          MOV 2DH,4EH
1812 121380          LCALL RLO
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

```
1815 854E2D                    MOV 2DH,4EH
1818 AA05                      MOV R2,05H
181A AB06                      MOV R3,06H
181C AC07                      MOV R4,07H
181E 854FF0                    MOV 0F0H,4FH
1821 756700                    MOV 67H,#00H
1824 30F003                    JNB 0F0H,AM1
1827 1213A0                    LCALL NEG
182A 30F103              AM1:  JNB 0F1H,AM2
182D 1213A0                    LCALL NEG
1830 22                  AM2:  RET
```

4.2.23 <u>โปรแกรม SUBB</u>

เป็นโปรแกรมย่อยที่ใช้ในโปรแกรมหลัก (Main Program)

```
1900 7904                      MOV R1,#04H
1902 C270                      CLR 70H
1904 A270                A4:   MOV C,70H
1906 E6                        MOV A,@R0
1907 97                        SUBB A,@R1
1908 F6                        MOV @R0,A
1909 9270                      MOV 70H,C
190B 18                        DEC R0
190C 19                        DEC R1
190D B901F4                    CJNE R1,#01H,A4
1910 22                        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.24 โปรแกรมการตั้งหน่วยของการวัด

```
1650                        ORG 1650H
1650 794F                   MOV R1,#4FH
1652 E5B0              K1:  MOV A,0B0H
1654 B4FA06                 CJNE A,#0FAH,D1
1657 07                     INC @R1
1658 B75B02                 CJNE @R1,#5BH,D1
165B 7720                   MOV @R1,#20H
165D B4E206            D1:  CJNE A,#0E2H,D2
1660 17                     DEC @R1
1661 B71F02                 CJNE @R1,#1FH,D2
1664 775A                   MOV @R1,#5AH
1666 121060            D2:  LCALL DI2
1669 752A60                 MOV 2AH,#60H
166C 121400                 LCALL DELAY
166F E5B0                   MOV A,0B0H
1671 B4FA03                 CJNE A,#0FAH,D5
1674 021652                 LJMP K1
1677 B4E203            D5:  CJNE A,#0E2H,D6
167A 021652                 LJMP K1
167D E5B0              D6:  MOV A,0B0H
167F B4EA06                 CJNE A,#0EAH,D7
1682 19                     DEC R1
1683 B94B02                 CJNE R1,#4BH,D7
1686 794F                   MOV R1,#4FH
1688 B4E606            D7:  CJNE A,#0E6H,D8
168B 09                     INC R1
168C B95002                 CJNE R1,#50H,D8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
168F 794C                    MOV R1,#4CH
1691 872E              D8:   MOV 2EH,@R1
1693 775F                    MOV @R1,#5FH
1695 121060                  LCALL DI2
1698 752A30                  MOV 2AH,#30H
169B 121400                  LCALL DELAY
169E A72E                    MOV @R1,2EH
16A0 121060                  LCALL DI2
16A3 E5B0                    MOV A,0B0H
16A5 B4EE01                  CJNE A,#0EEH,D9
16A8 22                      RET
16A9 021652            D9:   LJMP K1
```

4.2.25 โปรแกรมหลัก (Main Program)

โปรแกรมหลักส่วนที่ 1 นี้ ทำหน้าที่รับอินพุทเข้ามา แล้วเก็บค่า SPAN, ZERO, SP-V และ ZE-V ในรูปของเลขฐาน 10 โดยเก็บไว้ในแอดเดรสดังนี้

SPAN = 50H-53H

ZERO = 60H-63H

SP-V = 70H-73H

ZE-V = 78H-7BH

และเก็บตำแหน่งทศนิยมไว้ในแอดเดรส 57H

```
0100 754F20                  MOV 4FH,#20H
0103 85564E                  MOV 4EH,56H
0106 85204D                  MOV 4DH,20H
0109 85204C                  MOV 4CH,20H
010C 121060                  LCALL DI2
010F 75570E                  MOV 57H,#0EH
0112 121000            OM2:  LCALL IN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0115 8B30                    MOV 30H,R3
0117 8C31                    MOV 31H,R4
0119 8D32                    MOV 32H,R5
011B 1212F0                  LCALL HTD
011E 1211F0                  LCALL TT1
0121 121290                  LCALL OTF
0124 7802                    MOV R0,#02H
0126 752E00                  MOV 2EH,#00H
0129 121020                  LCALL DI1
012C E5B0                    MOV A,0B0H
012E B4F202                  CJNE A,#0F2H,OM1
0131 8006                    SJMP SET
0133 B4F600            OM1:  CJNE A,#0F6H,OM3
0136 020112            OM3:  LJMP OM2
0139 854F3B            SET:  MOV 3BH,4FH
013C 854E3A                  MOV 3AH,4EH
013F 854D39                  MOV 39H,4DH
0142 854C38                  MOV 38H,4CH
0145 857030                  MOV 30H,70H
0148 857131                  MOV 31H,71H
014B 857232                  MOV 32H,72H
014E 857333                  MOV 33H,73H
0151 754C4E                  MOV 4CH,#4EH
0154 754D41                  MOV 4DH,#41H
0157 754E50                  MOV 4EH,#50H
015A 754F53                  MOV 4FH,#53H
015D 855020                  MOV 20H,50H
0160 855121                  MOV 21H,51H
0163 855222                  MOV 22H,52H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0166 855323                    MOV 23H,53H
0169 121060                    LCALL DI2
016C 121070                    LCALL KEY
016F E5B0              MA:     MOV A,0B0H
0171 B4FEFB                    CJNE A,#0FEH,MA
0174 853070                    MOV 70H,30H
0177 853171                    MOV 71H,31H
017A 853272                    MOV 72H,32H
017D 853373                    MOV 73H,33H
0180 853450                    MOV 50H,34H
0183 853551                    MOV 51H,35H
0186 853652                    MOV 52H,36H
0189 853753                    MOV 53H,37H
018C 857830                    MOV 30H,78H
018F 857931                    MOV 31H,79H
0192 857A32                    MOV 32H,7AH
0195 857B33                    MOV 33H,7BH
0198 754F5A                    MOV 4FH,#5AH
019B 754E45                    MOV 4EH,#45H
019E 754D52                    MOV 4DH,#52H
01A1 754C4F                    MOV 4CH,#4FH
01A4 856020                    MOV 20H,60H
01A7 856121                    MOV 21H,61H
01AA 856222                    MOV 22H,62H
01AD 856323                    MOV 23H,63H
01B0 121060                    LCALL DI2
01B3 121070                    LCALL KEY
01B6 E5B0                      MOV A,0B0H
01B8 B4FEFD            MA1:    CJNE A,#0FEH,MA1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

```
01BB 853078                    MOV 78H,30H
01BE 853179                    MOV 79H,31H
01C1 85327A                    MOV 7AH,32H
01C4 85337B                    MOV 7BH,33H
01C7 853460                    MOV 60H,34H
01CA 853561                    MOV 61H,35H
01CD 853662                    MOV 62H,36H
01D0 853763                    MOV 63H,37H
01D3 756701                    MOV 67H,#01H
01D6 75570F                    MOV 57H,#0FH
01D9 752E07                    MOV 2EH,#07H
01DC 7837                      MOV R0,#37H
01DE E6                M6:     MOV A,@R0
01DF 207001                    JB 70H,M1
01E2 C4                        SWAP A
01E3 540F              M1:     ANL A,#0FH
01E5 B40E03                    CJNE A,#0EH,M2
01E8 852E57                    MOV 57H,2EH
01EB B40D03            M2:     CJNE A,#0DH,M5
01EE 756700                    MOV 67H,#00H
01F1 207001            M5:     JB 70H,M4
01F4 18                        DEC R0
01F5 152E              M4:     DEC 2EH
01F7 B833E4                    CJNE R0,#33H,M6
01FA 853B4F                    MOV 4FH,3BH
01FD 853A4E                    MOV 4EH,3AH
0200 85394D                    MOV 4DH,39H
0203 85384C                    MOV 4CH,38H
0206 121650                    LCALL UNIT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมหลักส่วนที่ 2 ทำหน้าที่แปลงค่าเลขข้อมูลของ SPAN, ZERO, SP-V และ ZE-V กลายเป็นเลขฐาน 16 แล้วคำนวณหาค่า M กับ C ออกมาซึ่งใช้ในสมการเส้นตรงคือ

$$Y = MX + C$$

โดย X คือ อินพุทที่รับเข้ามา

Y คือ ค่าที่เราจะแสดงผล โดยเก็บ M ไว้ในแอดเดรส 54H-56H

C ไว้ในแอดเดรส 64H-66H

```
020C                        ORG 020CH
020C AA50                   MOV R2,50H
020E AB51                   MOV R3,51H
0210 AC52                   MOV R4,52H
0212 AD53                   MOV R5,53H
0214 121700                 LCALL DEC
0217 8B54                   MOV 54H,R3
0219 8C55                   MOV 55H,R4
021B 8D56                   MOV 56H,R5
021D AA60                   MOV R2,60H
021F AB61                   MOV R3,61H
0221 AC62                   MOV R4,62H
0223 AD63                   MOV R5,63H
0225 121700                 LCALL DEC
0228 8B64                   MOV 64H,R3
022A 8C65                   MOV 65H,R4
022C 8D66                   MOV 66H,R5
022E 7856                   MOV R0,#56H
0230 7905                   MOV R1,#05H
0232 C270                   CLR 70H
0234 A270                A4:MOV C,70H
0236 E6                     MOV A,@R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0237 97          SUBB A,@R1
0238 F6          MOV @R0,A
0239 9270        MOV 70H,C
023B 18          DEC R0
023C 19          DEC R1
023D B853F4      CJNE R0,#53H,A4
0240 AB54        MOV R3,54H
0242 AC55        MOV R4,55H
0244 AD56        MOV R5,56H
0246 C2F0        CLR 0F0H
0248 855420      MOV 20H,54H
024B 300708      JNB 07H,M6
024E 756700      MOV 67H,#00H
0251 1213A0      LCALL NEG
0254 D2F0        SETB 0F0H
0256 8B54    M6: MOV 54H,R3
0258 8C55        MOV 55H,R4
025A 8D56        MOV 56H,R5
025C AA70        MOV R2,70H
025E AB71        MOV R3,71H
0260 AC72        MOV R4,72H
0262 AD73        MOV R5,73H
0264 121700      LCALL DEC
0267 8B74        MOV 74H,R3
0269 8C75        MOV 75H,R4
026B 8D76        MOV 76H,R5
026D AA78        MOV R2,78H
026F AB79        MOV R3,79H
0271 AC7A        MOV R4,7AH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0273 AD7B                       MOV R5,7BH
0275 121700                     LCALL DEC
0278 8B7D                       MOV 7DH,R3
027A 8C7E                       MOV 7EH,R4
027C 8D7F                       MOV 7FH,R5
027E 7876                       MOV R0,#76H
0280 7905                       MOV R1,#05H
0282 C270                       CLR 70H
0284 A270                  A5:  MOV C,70H
0286 E6                         MOV A,@R0
0287 97                         SUBB A,@R1
0288 F6                         MOV @R0,A
0289 9270                       MOV 70H,C
028B 18                         DEC R0
028C 19                         DEC R1
028D B873F4                     CJNE R0,#73H,A5
0290 AB74                       MOV R3,74H
0292 AC75                       MOV R4,75H
0294 AD76                       MOV R5,76H
0296 C2F1                       CLR 0F1H
0298 855420                     MOV 20H,54H
029B 300708                     JNB 07H,M7
029E 756700                     MOV 67H,#00H
02A1 1213A0                     LCALL NEG
02A4 D2F1                       SETB 0F1H
02A6 8B74                  M7:  MOV 74H,R3
02A8 8C75                       MOV 75H,R4
02AA 8D76                       MOV 76H,R5
02AC 855420                     MOV 20H,54H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

```
02AF 855521                    MOV 21H,55H
02B2 855622                    MOV 22H,56H
02B5 752300                    MOV 23H,#00H
02B8 752400                    MOV 24H,#00H
02BB 752500                    MOV 25H,#00H
02BE 857440                    MOV 40H,74H
02C1 857541                    MOV 41H,75H
02C4 857642                    MOV 42H,76H
02C7 121120                    LCALL DIV
02CA 121350                    LCALL RRO
02CD 8A54                      MOV 54H,R2
02CF 8B55                      MOV 55H,R3
02D1 8C56                      MOV 56H,R4
02D3 8A40                      MOV 40H,R2
02D5 8B41                      MOV 41H,R3
02D7 8C42                      MOV 42H,R4
02D9 857D44                    MOV 44H,7DH
02DC 857E45                    MOV 45H,7EH
02DF 857F46                    MOV 46H,7FH
02E2 852D4E                    MOV 4EH,2DH
02E5 85F04F                    MOV 4FH,0F0H
02E8 121800                    LCALL MULL
02EB 7866                      MOV R0,#66H
02ED 7904                      MOV R1,#04H
02EF C270                      CLR 70H
02F1 A270                A6:   MOV C,70H
02F3 E6                        MOV A,@R0
02F4 97                        SUBB A,@R1
02F5 F6                        MOV @R0,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
02F6 9270                       MOV 70H,C
02F8 18                         DEC R0
02F9 19                         DEC R1
02FA B863F4                     CJNE R0,#63H,A6
```

โปรแกรมหลักส่วนที่ 3 ทำหน้าที่รับอินพุทเข้ามาแล้ว คำนวณจากอินพุทเป็นตัวแสดงผลโดยใช้สูตร Y = MX + C และตรวจสอบอินพุทที่เข้ามา ถ้าต่ำกว่า A, B และ C ที่ตั้งไว้ LED A, B และ C จะติด แต่ถ้าสูงกว่าจะดับ

```
0306                            ORG 0306H
0306 121000                MAIN: LCALL IN
0309 8B40                       MOV 40H,R3
030B 8C41                       MOV 41H,R4
030D 8D42                       MOV 42H,R5
030F 855444                     MOV 44H,54H
0312 855545                     MOV 45H,55H
0315 855646                     MOV 46H,56H
0318 852D4E                     MOV 4EH,2DH
031B 85F04F                     MOV 4FH,0F0H
031E 121800                     LCALL MULL
0321 7866                       MOV R0,#66H
0323 7904                       MOV R1,#04H
0325 C270                       CLR 70H
0327 A270                  A4:  MOV C,70H
0329 E6                         MOV A,@R0
032A 27                         ADD A,@R1
032B F7                         MOV @R1,A
032C 9270                       MOV 70H,C
032E 18                         DEC R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
032F 19                    DEC R1
0330 B863F4                CJNE R0,#63H,A4
0333 C290                  CLR 90H
0335 C291                  CLR 91H
0337 C292                  CLR 92H
0339 786E                  MOV R0,#6EH
033B 121900                LCALL SUBB
033E 307002                JNB 70H,M1
0341 D290                  SETB 090H
0343 7877              M1: MOV R0,#77H
0345 121900                LCALL SUBB
0348 307002                JNB 70H,M2
034B D291                  SETB 91H
034D 787E              M2: MOV R0,#7EH
034F 121900                LCALL SUBB
0352 307002                JNB 70H,M3
0355 D292                  SETB 92H
0357 C2B0              M3: CLR 0B0H
0359 C2B1                  CLR 0B1H
035B D2B1                  SETB 0B1H
035D 752F00                MOV 2FH,#00H
0360 8A20                  MOV 20H,R2
0362 300709                JNB 07H,M6
0365 756700                MOV 67H,#00H
0368 1213A0                LCALL NEG
036B 752F01                MOV 2FH,#01H
036E 8A30              M6: MOV 30H,R2
0370 8B31                  MOV 31H,R3
0372 8C32                  MOV 32H,R4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0374 1212F0          LCALL  HTD
0377 1211F0          LCALL  TT1
037A 7802            MOV R0,#02H
037C 121020          LCALL DI1
037F E5B0            MOV A,0B0H
0381 B4F203          CJNE A,#0F2H,M11
0384 02013C          LJMP SET
0387 B4F603    M11:  CJNE A,#0F6H,M21
038A 020400          LJMP ALARM
038D 020306    M21:  LJMP MAIN
0400                 ORG 0400H
0400 854F3B  ALARM:  MOV 3BH,4FH
0403 854E3A          MOV 3AH,4EH
0406 854D39          MOV 39H,4DH
0409 854C38          MOV 38H,4CH
040C 754F20          MOV 4FH,#20H
040F 754E41          MOV 4EH,#41H
0412 754D20          MOV 4DH,#20H
0415 754C20          MOV 4CH,#20H
0418 121060          LCALL DI2
041B 855820          MOV 20H,58H
041E 855921          MOV 21H,59H
0421 855A22          MOV 22H,5AH
0424 855B23          MOV 23H,5BH
0427 121070          LCALL KEY
042A E5B0      M1:   MOV A,0B0H
042C B4FEFB          CJNE A,#0FEH,M1
042F 852058          MOV 58H,20H
0432 852159          MOV 59H,21H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

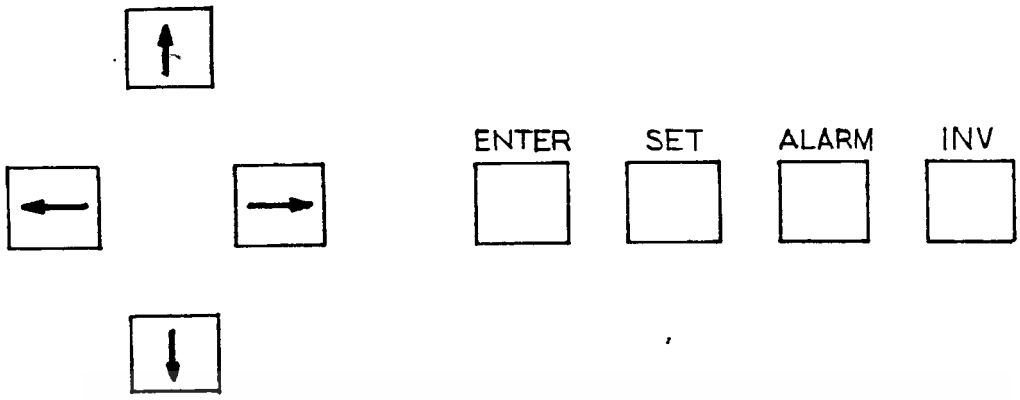
```
0435 85225A          MOV 5AH,22H
0438 85235B          MOV 5BH,23H
043B AA58            MOV R2,58H
043D AB59            MOV R3,59H
043F AC5A            MOV R4,5AH
0441 AD5B            MOV R5,5BH
0443 121700          LCALL  DEC
0446 8B6C            MOV 6CH,R3
0448 8C6D            MOV 6DH,R4
044A 8D6E            MOV 6EH,R5
044C 754E42          MOV 4EH,#42H
044F 121060          LCALL DI2
0452 855C20          MOV 20H,5CH
0455 855D21          MOV 21H,5DH
0458 855E22          MOV 22H,5EH
045B 855F23          MOV 23H,5FH
045E 121070          LCALL KEY
0461 E5B0          01: MOV A,0B0H
0463 B4FEFB          CJNE A,#0FEH,01
0466 85205C          MOV 5CH,20H
0469 85215D          MOV 5DH,21H
046C 85225E          MOV 5EH,22H
046F 85235F          MOV 5FH,23H
0472 AA5C            MOV R2,5CH
0474 AB5D            MOV R3,5DH
0476 AC5E            MOV R4,5EH
0478 AD5F            MOV R5,5FH
047A 121700          LCALL DEC
047D 8B75            MOV 75H,R3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
047F 8C76                    MOV 76H,R4
0481 8D77                    MOV 77H,R5
0483 754E43                  MOV 4EH,#43H
0486 121060                  LCALL DI2
0489 856820                  MOV 20H,68H
048C 856921                  MOV 21H,69H
048F 856A22                  MOV 22H,6AH
0492 856B23                  MOV 23H,6BH
0495 121070                  LCALL KEY
0498 E5B0              02:   MOV A,0B0H
049A B4FEFB                  CJNE A,#0FEH,02
049D 852068                  MOV 68H,20H
04A0 852169                  MOV 69H,21H
04A3 85226A                  MOV 6AH,22H
04A6 85236B                  MOV 6BH,23H
04A9 AA68                    MOV R2,68H
04AB AB69                    MOV R3,69H
04AD AC6A                    MOV R4,6AH
04AF AD6B                    MOV R5,6BH
04B1 121700                  LCALL DEC
04B4 8B7C                    MOV 7CH,R3
04B6 8C7D                    MOV 7DH,R4
04B8 8D7E                    MOV 7EH,R5
0306                         ORG 0306H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วิธีการใช้เครื่อง



เมื่อเปิดเครื่อง จะแสดงตัวอักษรวิ่งมีข้อความว่า "PROJECT PROGRAMMABLE PANEL METER BY INS-32" แล้วจะแสดงค่าแรงดันที่กำลังวัดอยู่ โดยแสดงหน่วยวัดเป็น V เมื่อต้องการตั้งค่าก็ให้กดคีย์ SET เครื่องจะขึ้นตัวเลข และกระพริบ 1 หลักบนจอที่ดิจิทแสดงหน่วยจะเขียนคำว่า SPAN แล้วกดคีย์ UP-DOWN-LEFT-RIGHT (ลูกศร) เพื่อตั้งค่า SPAN พอได้แล้วให้กดคีย์ ENTER เครื่องก็จะรับค่าไปเก็บไว้ภายใน และจะขึ้นตัวเลขที่เรากำลังวัดอยู่ หน่วยเป็น SP-V ทีนี้เราก็ปรับ Volt ที่เข้าทางอินพุทจนได้ค่าที่ต้องการ ซึ่งเป็นอินพุทของ SPAN แล้วกดคีย์ ENTER เครื่องก็จะเข้าไปตั้งหน่วย ZERO แต่ถ้าไม่รับอินพุทเข้ามา อาจตั้งค่าด้วยคีย์บอร์ดก็ได้ โดยกดคีย์ INV กับ SET พร้อมกัน หรือถ้าไม่ต้องการตั้งค่า SP-V ก็ให้กดคีย์ ALARM แทน ทีนี้มาตั้งค่า ZERO โดยใช้วิธีลักษณะเดียวกันกับการตั้งค่า SPAN พอเสร็จจากการตั้งค่า ZERO ก็มาตั้งค่า ZE-V โดยวิธีเดียวกันกับการตั้งค่า SP-V หลังจากนั้นก็มาตั้งค่าหน่วยของการวัด โดยการกดคีย์ (ลูกศร) หลังจากตั้งค่าเสร็จแล้ว ก็กดคีย์ ENTER อีกที ก็จะหลุดออกมาทำงานปกติ โดยแสดงเป็นตัวเลขช่วง ZERO-SPAN ที่เราตั้งค่าไว้ และหน่วยที่เราตั้งไว้ ทีนี้กดคีย์ ALARM เพื่อตั้งระดับควบคุม โดยกดคีย์ ALARM จะขึ้นตัวอักษร A ตั้งค่าที่ระดับ A แล้วกดคีย์ ALARM จะขึ้นตัวอักษร B ตั้งค่าที่ระดับ B แล้วกดคีย์ ALARM จะขึ้นตัวอักษร C ตั้งค่าที่ระดับ C แล้วกดคีย์ ALARM อีกครั้ง การที่เรากดคีย์ ALARM โดยไม่ได้ตั้งค่าก็จะได้ค่าเดิมที่เราตั้งไว้ก่อนแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การวิเคราะห์และสรุปผล

ปริญญานิพนธ์นี้ เป็นการเสนอเครื่องมือวัดทางอุตสาหกรรม ที่ใช้สำหรับวัดหาค่าปริมาณทางฟิสิกส์ต่าง ๆ โดยสามารถที่จะตั้งค่า ZERO และ SPAN ของสิ่งที่ทำการวัดอยู่ได้ โดยสัญญาณอินพุทที่เข้ามาจะต้องเป็นสัญญาณมาตรฐานทางกระแสไฟฟ้า 4-20 mA หรือมาตรฐานทางแรงเคลื่อนไฟฟ้า 1-5 V

จากการทดลองในส่วนของ A/D Convertor ขนาด 12 บิท พบว่าปัญหาที่เกิดขึ้นส่วนใหญ่เกิดจากแหล่งจ่ายไฟ DC ที่ไม่เรียบพอ (มี Ripple) ซึ่งทำให้เกิดความผิดพลาดขึ้นในบิทต่ำ ๆ

จากการทดลองในส่วนของภาคประมวลผล และแสดงผล พบว่าถ้าหากเราใช้วงจรกำเนิดสัญญาณความถี่ที่ป้อนให้กับ CPU 8031 เกิน 2 MHz ขึ้นไปจะทำให้ตัวแสดงผลแสดงผลผิดพลาด และถ้ายิ่งมีความถี่สูงมาก ๆ ก็จะทำให้ตัวแสดงผลไม่สามารถแสดงผลได้เลย ที่เป็นเช่นนี้ก็เนื่องมาจากตัวแสดงผลที่ใช้ มีการตอบสนองต่อความถี่ไม่สูงพอนั่นเอง

การแก้ไขปรับปรุง

1.) จะต้องใช้แหล่งจ่ายไฟที่มีความเรียบมาก ๆ

2.) ใช้ตัวแสดงผล DL1416 ที่มีการตอบสนองต่อความถี่ได้สูง

การพัฒนา

เราสามารถที่จะพัฒนาเครื่องมือวัดนี้ไปใช้กับงานต่างๆ ได้มากมาย และยังสามารถเพิ่มเติมส่วนของ Hardware และ Software ได้อีก เพราะได้มีการออกแบบสำรองไว้สำหรับการเพิ่มเติมแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERSIL

ICL7109 12 Bit Binary A/D Converter for Microprocessor Interfaces

FEATURES

- 12 bit binary (plus polarity and overrange) dual slope integrating analog-to-digital converter.
- Byte-organized TTL-compatible three-state outputs and UART handshake mode for simple parallel or serial interfacing to microprocessor systems.
- RUN/HOLD input and STATUS output can be used to monitor and control conversion timing.
- True differential input and differential reference.
- Low noise — typically 15μV p-p.
- 1pA typical input current.
- Operates at up to 30 conversions per second.
- On-chip oscillator operates with inexpensive 3.58MHz TV crystal giving 7.5 conversions per second for 60Hz rejection. May also be operated as RC oscillator for other clock frequencies.
- Fabricated using MAX-CMOS™ technology combining analog and digital functions on a single low power LSI CMOS chip.
- All inputs fully protected against static discharge; no special handling precautions necessary.

GENERAL DESCRIPTION

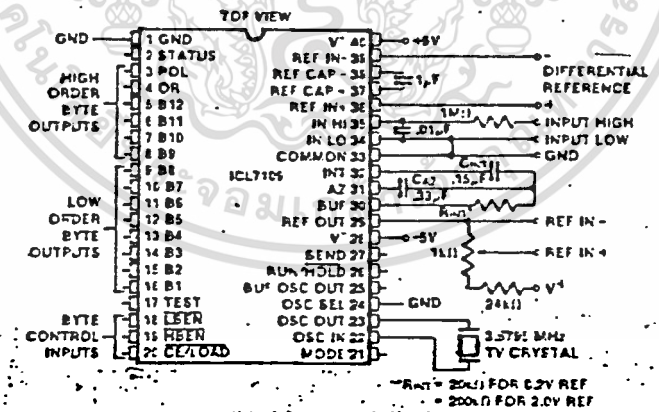
The ICL7109 is a high performance, low power integrating A/D converter designed to easily interface with microprocessors.

The output data (12 bits, polarity and overrange) may be directly accessed under control of two byte-enable inputs and a chip select input for a simple parallel bus interface. A UART handshake mode is provided to allow the ICL7109 to work with industry-standard UARTs in providing serial data transmission, ideal for remote data logging applications. The RUN/HOLD input and STATUS output allow monitoring and control of conversion timing.

The ICL7109 provides the user with the high accuracy, low noise, low drift, versatility and economy of the dual-slope integrating A/D converter. Features like true differential input and reference, drift of less than 1μV/°C, maximum input bias current of 10pA, and typical power consumption of 20mW make the ICL7109 an attractive per-channel alternative to analog multiplexing for many data acquisition applications.

PIN CONFIGURATION AND TEST CIRCUIT:

(See Figure 1 for typical connection to a UART or Microcomputer)



(OUTLINE DWGS DL, JL, PL)

ORDERING INFORMATION

Part	Temp. Range	Package	Order Number
7109	−55°C to +125°C	40-Pin Ceramic DIP	ICL7109MDL
7109	−20°C to +85°C	40-Pin Ceramic DIP	ICL7109IDL
7109	−20°C to +85°C	40-Pin CERDIP	ICL7109IJL
7109	0°C to 70°C	40-Pin Plastic DIP	ICL7109CPL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS

Positive Supply Voltage (GND to V⁺) ..... +6.2V
Negative Supply Voltage (GND to V⁻) ..... -9V
Analog Input Voltage (Lo or Hi) (Note 1) ..... V⁺ to V⁻
Reference Input Voltage (Lo or Hi) (Note 1) ..... V⁺ to V⁻
Digital Input Voltage ..... V⁺ + 0.3V
(Pins 2-27) (Note 2) ..... GND - 0.3V
Power Dissipation (Note 3)
Ceramic Package ..... 1W @ +85°C
Plastic Package ..... 500mW @ +70°C
Operating Temperature
Ceramic Package (MDL) ..... $-55°C \le T_A \le +125°C$
(IDL) ..... $-25°C \le T_A \le +85°C$
Plastic Package (CPL) ..... $0°C \le T_A \le +70°C$
Storage Temperature ..... $-55°C \le T_A \le +125°C$
Lead Temperature (soldering, 60 sec.) ..... +300°C

...tresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the devices. This is a stress ... functional operation of the devices at these or any other conditions above those indicated in the operational sections of the ... not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

...PERATING CHARACTERISTICS

...rs with $V^+ = +5V$, $V^- = -5V$, GND = 0V, $T_A = 25°C$, unless otherwise indicated.
... shown on page 1.

...ECTION

...RAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
... Reading		V_{IN} = 0.0V Full Scale = 409.6mW	-0000_8	$\pm0000_8$	$+0000_8$	Octal Reading
... Reading		$V_{IN} = V_{REF}$ V_{REF} = 204.8mV	3777_8	3777_8 4000_8	4000_8	Octal Reading
...ity (Max deviation ...traight line fit)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	-1	±.2	+1	Counts
...ror (difference ...or equal pos. and ...near full scale)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	-1	±.2	+1	Counts
Mode Rejection Ratio	CMRR	V_{CM} ±1V V_{IN} = 0V Full Scale = 409.6mV		50		μV/V
...on Mode Range	VCMR	Input Hi, Input Lo, Common	V⁻+1.5		V⁺-1.0	V
...alue not ...5% of time)	e_n	V_{IN} = 0V Full Scale = 409.6mV		15		μV
...rrent at Input	I_{ILK}	V_{IN} = 0 All devices 25°C ICL7109CPL $0°C \le T_A \le +70°C$ ICL7109IDC $-25°C \le T_A \le +85°C$ ICL7109MDL $-55°C \le T_A \le +125°C$		1 20 100 2	10 100 250 5	pA pA pA nA
...g Drift		V_{IN} = 0V		0.2	1	μV/°C
...or Temperature ...		V_{IN} = 408.9mV = > 7770_8 reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
...rent V⁺ to	I^+	V_{IN} = 0, Crystal Osc. 3.58MHz test circuit		700	1500	μA
...rent V⁻ to V⁻	I_{SUPP}	Pins 2-21, 25, 26, 27, 29, open		700	1500	μA
...ltage	V_{REF}	Referred to V⁺, 25kΩ between V⁺ and REF OUT	-2.4	-2.8	-3.2	V
...mp. Coefficient		25kΩ between V⁺ and REF OUT		60		ppm/°C
...on Mode Range	V_{CM}	IN HI, IN LO, COMMON	V⁻ +1.5	V+ −0.5 to V⁻ +1.0	V⁺ −1.0	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL SECTION

PARAMETER		SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage		V_{OH}	I_{OUT} = 100μA Pins 2-16, 18, 19, 20	3.5	4.3		V
Output Low Voltage		V_{OL}	I_{OUT} = 1.6mA		0.2	0.4	V
Output Leakage Current			Pins 3-16 high impedance		±.01	±1	μA
Control I/O Pullup Current			Pins 18, 19, 20 V_{OUT} = V⁺ -3V MODE input at GND		5		μA
Control I/O Loading			$\overline{HBEN}$ Pin 19 $\overline{LBEN}$ Pin 18			50	pF
Input High Voltage		V_{IH}	Pins 16-21, 26, 27 referred to GND	2.5			V
Input Low Voltage		V_{IL}	Pins 16-21, 26, 27 referred to GND			1	V
Input Pull-up Current			Pins 26, 27 V_{OUT} = V⁺ -3V		5		μA
Input Pull-up Current			Pins 17, 24 V_{OUT} = V⁺ -3V		25		μA
Input Pull-down Current			Pin 21 V_{OUT} = GND +3V		5		μA
Oscillator Output Current	High	O_{OH}	V_{OUT} = 2.5V		1		mA
	Low	O_{OL}	V_{OUT} = 2.5V		1.5		mA
Buffered Oscillator Output Current	High	BO_{OH}	V_{OUT} = 2.5V		2		mA
	Low	BO_{OL}	V_{OUT} = 2.5V		5		mA
MODE Input Pulse Width		t_W		50			ns

Note 1: Input voltages may exceed the supply voltages provided the input current is limited to ±100μA

Note 2: Due to the SCR structure inherent in the process used to fabricate these devices, connecting any digital inputs or outputs to voltages greater than V⁺ or less than GND may cause destructive device latchup. For this reason it is recommended that no inputs from sources other than the same power supply be applied to the ICL7109 before its power supply is established, and that in multiple supply systems the supply to the ICL7109 be activated first.

Note 3: This limit refers to that of the package and will not be obtained during normal operation.

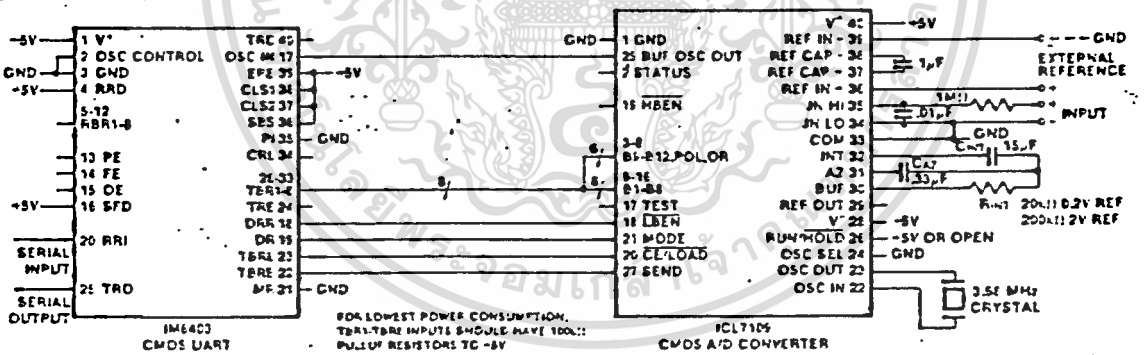


Figure 1A. Typical Connection Diagram UART Interface - To transmit latest result, send any word to UART

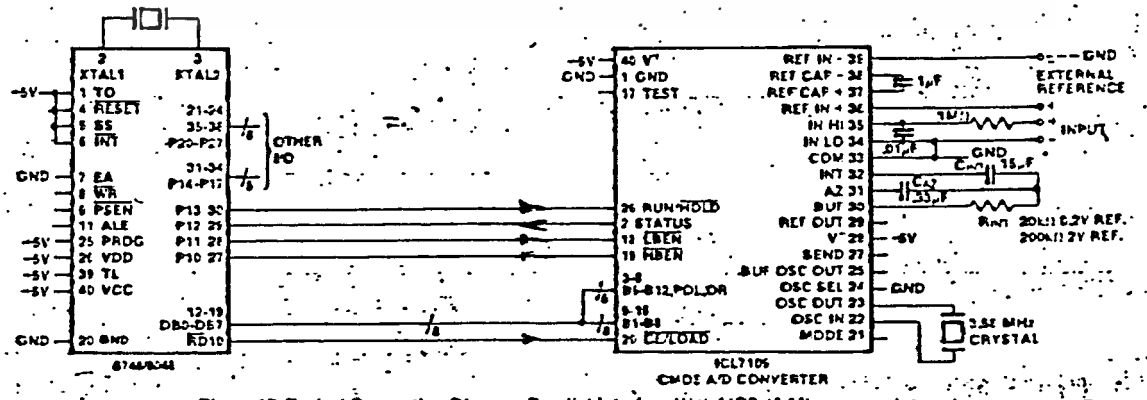


Figure 1B. Typical Connection Diagram Parallel Interface With MCS-48 Microcomputer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE 2 - Pin Assignment and Function Description

SYMBOL	DESCRIPTION		
	Digital Ground, 0V, Ground return for all digital logic		
STATUS	Output High during integrate and deintegrate until data is latched. Output Low when analog section is in Auto-Zero configuration.		
	Polarity - HI for Positive Input.		All three state output data bits
	Overrange - HI if Overranged.		
B12	Bit 12	(Most Significant Bit)	
B11	Bit 11		
B10	Bit 10		
B9	Bit 9		
B8	Bit 8		
B7	Bit 7	HI = true	
B6	Bit 6		
B5	Bit 5		
B4	Bit 4		
B3	Bit 3		
B2	Bit 2		
B1	Bit 1	(Least Significant Bit)	
TEST	Input High - Normal Operation. Input Low - Forces all bit outputs high. Note: This input is used for test purposes only.		
LBEN	Low Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates low order byte outputs B1-B8 - With Mode (Pin 21) high, this pin serves as a low byte flag output used in handshake mode. See Figures 7, 8, 9.		
HBEN	High Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates high order byte outputs B9-B12, POL, OR. - With Mode (Pin 21) high, this pin serves as a high byte flag output used in handshake mode. See Figures 7, 8, 9.		
CE/LOAD	Chip Enable Load - With Mode (Pin 21) low, CE/LOAD serves as a master output enable. When high, B1-B12, POL, OR outputs are disabled. - With Mode (Pin 21) high, this pin serves as a load strobe used in handshake mode. See Figures 7, 8, 9.		

PIN	SYMBOL	DESCRIPTION
21	MODE	Input Low - Direct output mode where CE/LOAD (Pin 20), HBEN (Pin 19) and LBEN (Pin 18) act as inputs directly controlling byte outputs. Input Pulsed High - Causes immediate entry into handshake mode and output of data as in Figure 9. Input High - Enables CE/LOAD (Pin 20), HBEN (Pin 19), and LBEN (Pin 18) as outputs, handshake mode will be entered and data output as in Figures 7 and 8 at conversion completion.
22	OSC IN	Oscillator Input
23	OSC OUT	Oscillator Output
24	OSC SEL	Oscillator Select - Input high configures OSC IN, OSC OUT, BUF OSC OUT as RC oscillator - clock will be same phase and duty cycle as BUF OSC OUT. - Input low configures OSC IN, OSC OUT for crystal oscillator - clock frequency will be 1/56 of frequency at BUF OSC OUT.
25	BUF OSC OUT	Buffered Oscillator Output
26	RUN/HOLD	Input High - Conversions continuously performed every 8192 clock pulses. Input Low - Conversion in progress completed, converter will stop in Auto-Zero 7 counts before integrate.
27	SEND	Input - Used in handshake mode to indicate ability of an external device to accept data.
28	V⁻	Analog Negative Supply - Nominally -5V with respect to GND (Pin 1).
29	REF OUT	Reference Voltage Output - Nominally 2.8V down from V⁺ (Pin 40).
30	BUFFER	Buffer Amplifier Output
31	AUTO-ZERO	Auto-Zero Node - Inside foil of C_{AZ}
32	INTEGRATOR	Integrator Output - Outside foil of C_{INT}
33	COMMON	Analog Common - System is Auto-Zeroed to COMMON
34	INPUT LO	Differential Input Low Side
35	INPUT HI	Differential Input High Side
36	REF IN +	Differential Reference Input Positive
37	REF CAP +	Reference Capacitor Positive
38	REF CAP -	Reference Capacitor Negative
39	REF IN -	Differential Reference Input Negative
40	V⁺	Positive Supply Voltage - Nominally +5V with respect to GND (Pin 1).

Note: All digital levels are positive true.

DETAILED DESCRIPTION

Analog Section

Figure 2 shows the equivalent circuit of the Analog Section of the ICL7109. When the RUN/HOLD input is left open or connected to V⁺, the circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per cycle). Each measurement cycle is divided into three phases as shown in Figure 3. They are (1) Auto-Zero (AZ), (2) Signal Integrate (INT) and (3) Deintegrate (DE).

1. Auto-Zero Phase

During auto-zero three things happen. First, input high and low are disconnected from their pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than 10μV.

2. Signal Integrate Phase

During signal integrate the auto-zero loop is opened, the internal short is removed and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time of 2048 clock periods. Note that this differential voltage can be within the common mode range of the inputs. At the end of this phase, the polarity of the integrated signal is determined.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

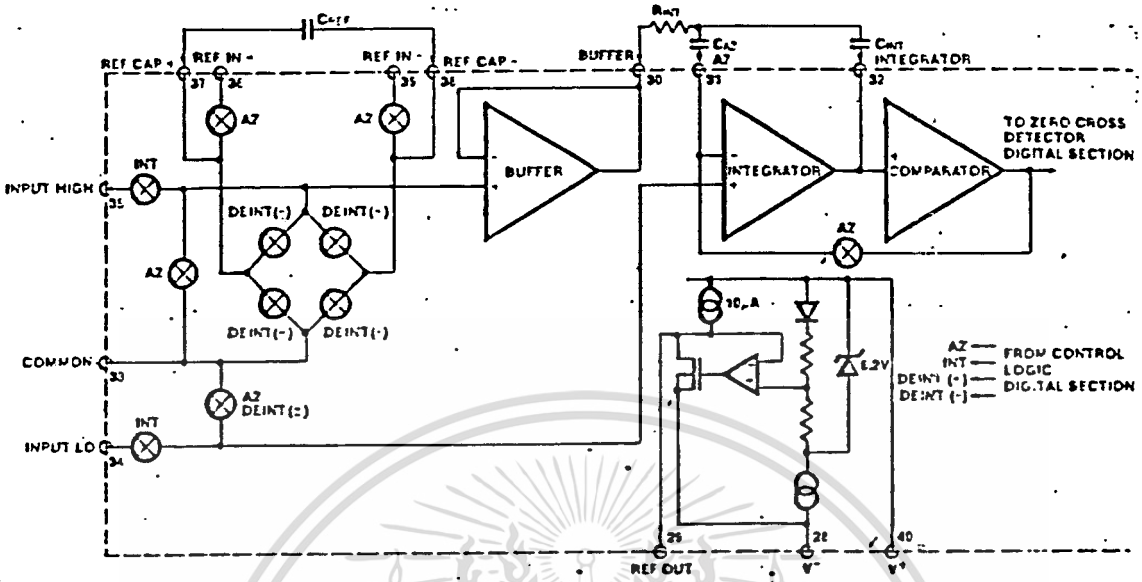


Figure 2: Analog Section

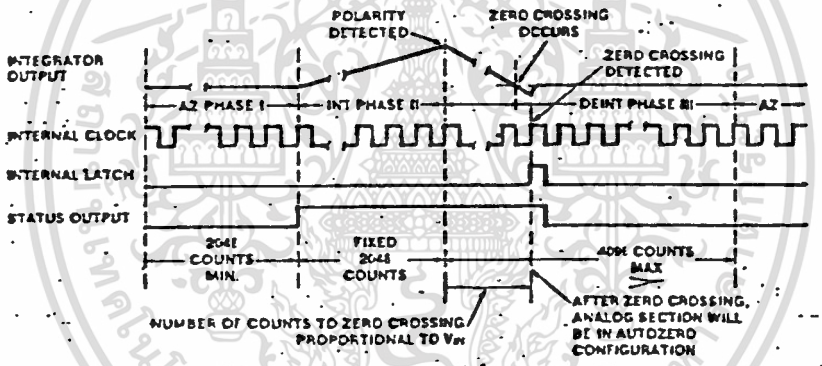


Figure 3: Conversion Timing (RUN/HOLD Pin High)

3. De-Integrate Phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged (during auto-zero) reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero crossing (established in Auto Zero) with a fixed slope. Thus the time for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 1.0 volts below the positive supply to 1.5 volts above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale with some loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

The ICL7109 has, however, been optimized for operation with analog common near digital ground. With power supplies of +5V and −5V, this allows a 4V full scale integrator swing positive or negative maximizing the performance of the analog section.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to deintegrate a positive signal but lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for (+) or (−) input voltage will give a roll-over error. However, by

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

...ne reference capacitor large enough in ...n to the stray capacitance, this error can be held to ...n 0.5 count for the worst case condition (see ...onent Values Selection below).

... roll-over error from these sources is minimized by ...ving the reference common mode voltage near or at analog COMMON.

Component Value Selection

For optimum performance of the analog section, care must be taken in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate. These values must be chosen to suit the particular application.

The most important consideration is that the integrator output swing (for full-scale input) be as large as possible. For example, with ±5V supplies and COMMON connected to GND, the nominal integrator output swing at full scale is ±4V. Since the integrator output can go to 0.3V from either supply without significantly affecting linearity, a 4V integrator output swing allows 0.7V for variations in output swing due to component value and oscillator tolerances. With ±5V supplies and a common mode range of ±1V required, the component values should be selected to provide ±3V integrator output swing. Noise and rollover errors will be slightly worse than in the ±4V case. For larger common mode voltage ranges, the integrator output swing must be reduced further. This will increase both noise and rollover errors. To improve the performance, supplies of ±6V may be used.

1. Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100μA of quiescent current. They supply 20μA of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 4.096 volt full scale, 200kΩ is near optimum and similarly a 20kΩ for a 409.6mV scale. For other values of full scale voltage, R_{INT} should be chosen by the relation

$$R_{INT} = \frac{\text{full scale voltage}}{20\mu A}$$

2. Integrating Capacitor

The integrating capacitor C_{INT} should be selected to give the maximum integrator output voltage swing without saturating the integrator (approximately 0.3 volt from either supply). For the ICL7109 with ±5 volt supplies and analog common connected to GND, a ±3.5 to ±4 volt integrator output swing is nominal. For 7-1/2 conversions per second (61.72KHz clock frequency) as provided by the crystal oscillator, nominal values for C_{INT} and C_{AZ} are 0.15μF and 0.33μF, respectively. If different clock frequencies are used, these values should be changed to maintain the integrator output voltage swing. In general, the value of C_{INT} is given by

$$C_{INT} = \frac{(2048 \times \text{clock period})\ (20\mu A)}{\text{integrator output voltage swing}}$$

An additional requirement of the integrating capacitor is that it have low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost up to 85°C. For the military temperature range, Teflon® capacitors are recommended. While their dielectric absorption characteristics vary somewhat from unit to unit, selected devices should give less than 0.5 count of error due to dielectric absorption.

3. Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system; a big capacitor, giving less noise. However, it cannot be increased without limits since it, in parallel with the integrating capacitor forms an R-C time constant that determines the speed of recovery from overloads and more important the error that exists at the end of an auto-zero cycle. For 409.6mv full scale where noise is very important and the integrating resistor small, a value of C_{AZ} twice C_{INT} is optimum. Similarly for 4.096V full scale where recovery is more important than noise, a value of C_{AZ} equal to half of C_{INT} is recommended.

For optimal rejection of stray pickup, the outer foil of C_{AZ} should be connected to the R-C summing junction and the inner foil to pin 31. Similarly the outer foil of C_{INT} should be connected to pin 32 and the inner foil to the R-C summing junction. Teflon®, or equivalent, capacitors are recommended above 85°C for their low leakage characteristics.

4. Reference Capacitor

A 1μF capacitor gives good results in most applications. However, where a large common mode voltage exists (i.e the reference low is not at analog common) and a 409.6mV scale is used, a larger value is required to prevent roll-over error. Generally 10μF will hold the roll-over error to 0.5 count in this instance. Again, Teflon®, or equivalent capacitors should be used for temperatures above 85°C for their low leakage characteristics.

5. Reference Voltage

The analog input required to generate a full scale output of 4096 counts is $V_{IN} = 2V_{REF}$. Thus for a normalized scale, a reference of 2.048V should be used for a 4.096V full scale, and 204.8mV should be used for a 0.4096V full scale. However, in many applications where the A/D is sensing the output of a transducer, there will exist a scale factor other than unity between the absolute output voltage to be measured and a desired digital output. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.682V. Instead of dividing the input down to 409.6mV, the input voltage should be measured directly and a reference voltage of 0.341V should be used. Suitable values for integrating resistor and capacitor are 34k and 0.15μF. This avoids a divider on the input. Another advantage of this system occurs when a zero reading is desired for non-zero input. Temperature and weight measurements with an offset or tare are examples. The offset may be introduced by connecting the voltage output of the transducer between common and analog high, and the offset voltage between common and analog low, observing polarities carefully. However, in processor-based systems using the ICL7109, it may be more efficient to perform this type of scaling or tare subtraction digitally using software.

6. Reference Sources

The stability of the reference voltage is a major factor in the overall absolute accuracy of the converter. The resolution of the ICL7109 at 12 bits is one part in 4096, or 244ppm. Thus if the reference has a temperature coefficient of 80ppm/°C (onboard reference) a temperature difference of 3°C will introduce a one-bit absolute error.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

For this reason, it is recommended that an external high-quality reference be used where the ambient temperature is not controlled or where high-accuracy absolute measurements are being made.

The ICL7109 provides a REFerence OUTput (pin 29) which may be used with a resistive divider to generate a suitable reference voltage. This output will sink up to about 20mA without significant variation in output voltage, and is provided with a pullup bias device which sources about 10μA. The output voltage is nominally 2.8V below V^+, and has a temperature coefficient of ± 80ppm/°C typ. When using the onboard reference, REF OUT (Pin 29) should be connected to REF− (pin 39), and REF+ should be connected to the wiper of a precision potentiometer between REF OUT and V^+. The circuit for a 204.8mV reference is shown in the test circuit. For a 2.048mV reference, the fixed resistor should be removed, and a 25kΩ precision potentiometer between REF OUT and V^+ should be used.

Note that if pins 29 and 39 are tied together and pins 39 and 40 accidentally shorted (e.g., during testing), the reference supply will sink enough current to destroy the device. This can be avoided by placing a 1kΩ resistor in series with pin 39.

DETAILED DESCRIPTION

Digital Selection

The digital section includes the clock oscillator and scaling circuit, a 12-bit binary counter with output latches and TTL-compatible three-state output drivers, polarity, over-range and control logic, and UART handshake logic, as shown in the Block Diagram, Figure 4.

Throughout this description, logic levels will be referred to as "low" or "high". The actual logic levels are defined in Table 1 "Operating Characteristics". For minimum power consumption, all inputs should swing from GND (low) to V^+ (high). Inputs driven from TTL gates should have 3-5kΩ pull-up resistors added for maximum noise immunity.

MODE Input

The MODE input is used to control the output mode of the converter. When the MODE pin is low or left open (this input is provided with a pulldown resistor to ensure a low level when the pin is left open), the converter is in its "Direct" output mode, where the output data is directly accessible under the control of the chip and byte enable inputs. When the MODE input is pulsed high, the converter enters the UART handshake mode and outputs the data in two bytes, then returns to "direct" mode. When the MODE input is left high, the converter will output data in the handshake mode at the end of every conversion cycle. (See section entitled "Handshake Mode" for further details).

STATUS Output

During a conversion cycle, the STATUS output goes high at the beginning of Signal Integrate (Phase II), and goes low one-half clock period after new data from the conversion has been stored in the output latches. See Figure 3 for details of this timing. This signal may be used as a "data valid" flag (data never changes while STATUS is low) to drive interrupts, or for monitoring the status of the converter.

RUN/$\overline{\text{HOLD}}$ Input

When the RUN/$\overline{\text{HOLD}}$ input is high, or left open, the circuit will continuously perform conversion cycles, updating the output latches after zero crossing during the Deintegrate (Phase III) portion of the conversion cycle (See Figure 3). In this mode of operation, the conversion cycle will be performed in 8192 clock periods, regardless of the resulting value.

If RUN/$\overline{\text{HOLD}}$ goes low at any time during Deintegrate (Phase III) after the zero crossing has occurred, the circuit will immediately terminate Deintegrate and jump to Auto-Zero. This feature can be used to eliminate the time spent in Deintegrate after the zero-crossing. If RUN/$\overline{\text{HOLD}}$ stays or goes low, the converter will ensure minimum Auto-Zero time, and then wait in Auto-Zero until the RUN/$\overline{\text{HOLD}}$ input goes high. The converter will begin the Integrate (Phase II) portion of the next conversion (and the STATUS output will go high) seven clock periods after the high level is detected at RUN/$\overline{\text{HOLD}}$. See Figure 5 for details.

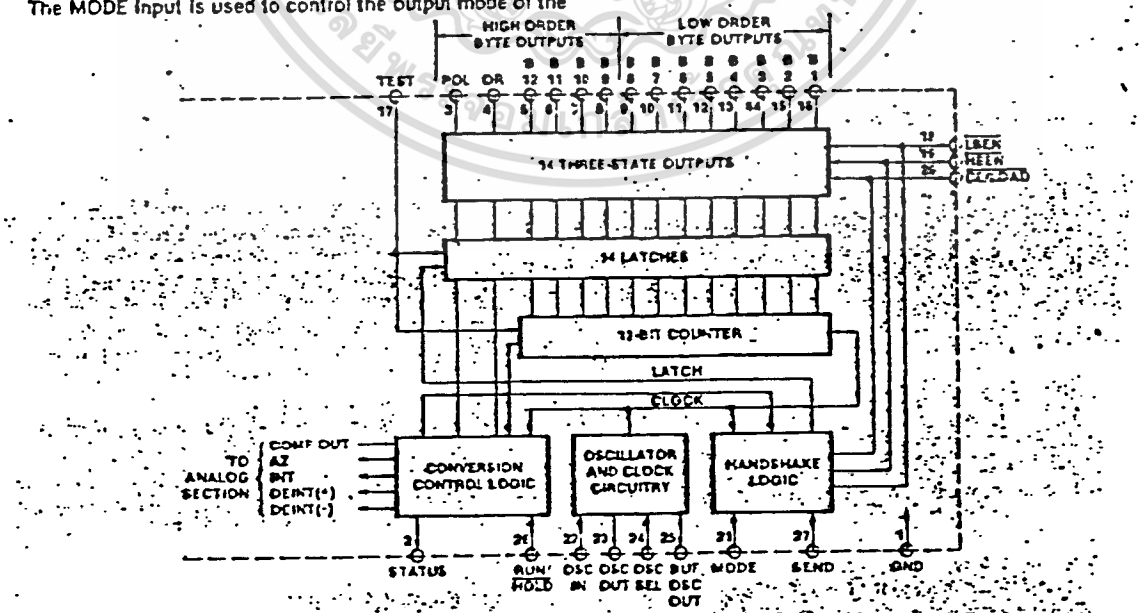


Figure 4: Digital Section

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

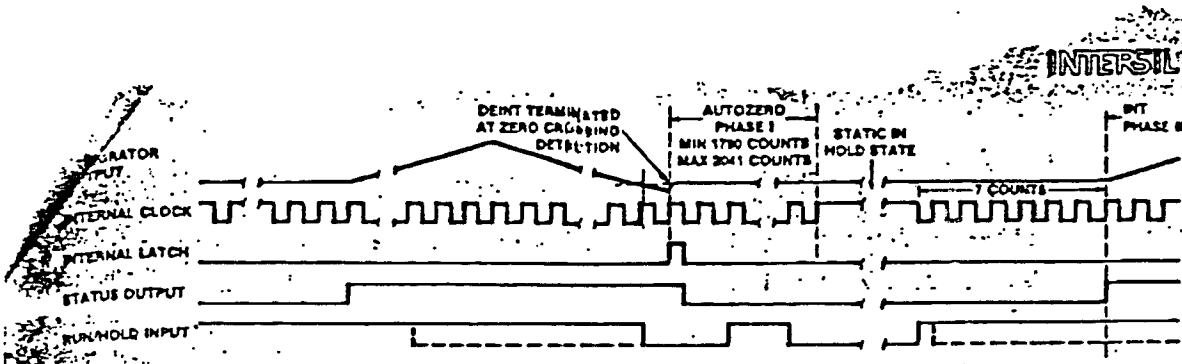


Figure 5: Run/$\overline{\text{Hold}}$ Operation.

Using the RUN/$\overline{\text{HOLD}}$ input in this manner allows an easy convert on demand" interface to be used. The converter may be held at idle in auto-zero with RUN/$\overline{\text{HOLD}}$ low. When RUN/$\overline{\text{HOLD}}$ goes high the conversion is started, and when the STATUS output goes low the new data is valid for transferred to the UART - see Handshake Mode). RUN/$\overline{\text{HOLD}}$ may now go low terminating Deintegrate and ensuring a minimum Auto-Zero time before stopping to wait for the next conversion.

Alternately, RUN/$\overline{\text{HOLD}}$ can be used to minimize conversion time by ensuring that it goes low during Deintegrate, after zero crossing, and goes high after the hold point is reached. The required activity on the RUN/$\overline{\text{HOLD}}$ input can be provided by connecting it to the Buffered Oscillator Output. In this mode the conversion time is dependent on the input value measured. Also refer to Intersil Application Bulletin A032 for a discussion of the effects this will have on Auto-Zero performance.

If the RUN/$\overline{\text{HOLD}}$ input goes low and stays low during Auto-Zero (Phase I), the converter will simply stop at the end of Auto-Zero and wait for RUN/$\overline{\text{HOLD}}$ to go high. As above, Integrate (Phase III) begins seven clock periods after the high level is detected.

Direct Mode

When the MODE pin is left at a low level, the data outputs (bits 1 through 8 low order byte, bits 9 through 12, polarity and over-range high order byte) are accessible under control of the byte and chip enable terminals as inputs. These three inputs are all active low, and are provided with pullup resistors to ensure an inactive high level when left open. When the chip enable input is low, taking a byte enable input low will allow the outputs of that byte to become active (three-stated on). This allows a variety of parallel data accessing techniques to be used, as shown in the section entitled "Interfacing." The timing requirements for these outputs are shown in Figure 6 and Table 3.

Table 3 - Direct Mode Timing Requirements

SYMBOL	DESCRIPTION	MIN	TYP	MAX	UNITS
t_{BEA}	Byte Enable Width	350	220		ns
t_{DAB}	Data Access Time from Byte Enable		210	350	ns
t_{DHB}	Data Hold Time from Byte Enable		150	300	ns
t_{CEA}	Chip Enable Width	400	260		ns
t_{DAC}	Data Access Time from Chip Enable		260	400	ns
t_{DHC}	Data Hold Time from Chip Enable		240	400	ns

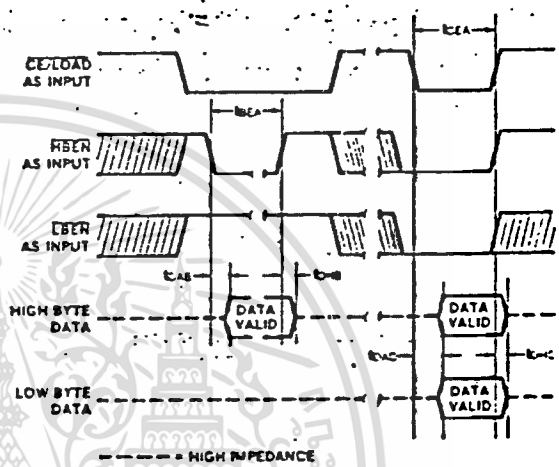


Figure 6: Direct Mode Output Timing

It should be noted that these control inputs are asynchronous with respect to the converter clock - the data may be accessed at any time. Thus it is possible to access the data while it is being updated, which could lead to scrambled data. Synchronizing the access of data with the conversion cycle by monitoring the STATUS output will prevent this. Data is never updated while STATUS is low.

Handshake Mode

The handshake output mode is provided as an alternative means of interfacing the ICL7109 to digital systems, where the A/D converter becomes active in controlling the flow of data instead of passively responding to chip and byte enable inputs. This mode is specifically designed to allow a direct interface between the ICL7109 and industry-standard UARTs (such as the Intersil CMOS UARTs, IM5402/3) with no external logic required. When triggered into the handshake mode, the ICL7109 provides all the control and flag signals necessary to sequence the two bytes of data into the UART and initiate their transmission in serial form. This greatly eases the task and reduces the cost of designing remote data acquisition stations using serial data transmission to minimize the number of lines to the central controlling processor.

Entry into the handshake mode is controlled by the MODE pin. When the MODE terminal is held high, the ICL7109 will enter the handshake mode after new data has been stored in the output latches at the end of every conversion performed (See Figures 7 and 8). The MODE terminal may also be used to trigger entry into the handshake mode on demand. At any time during the conversion cycle, the low to high transition of a short pulse at the MODE input will cause immediate entry

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

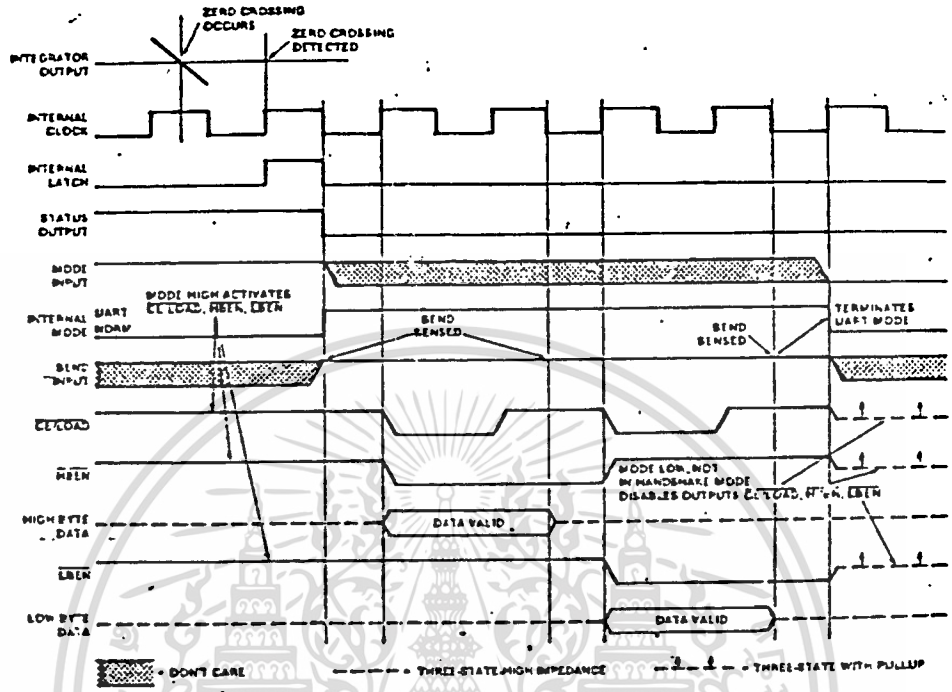


Figure 7: Handshake-With Send Held Positive

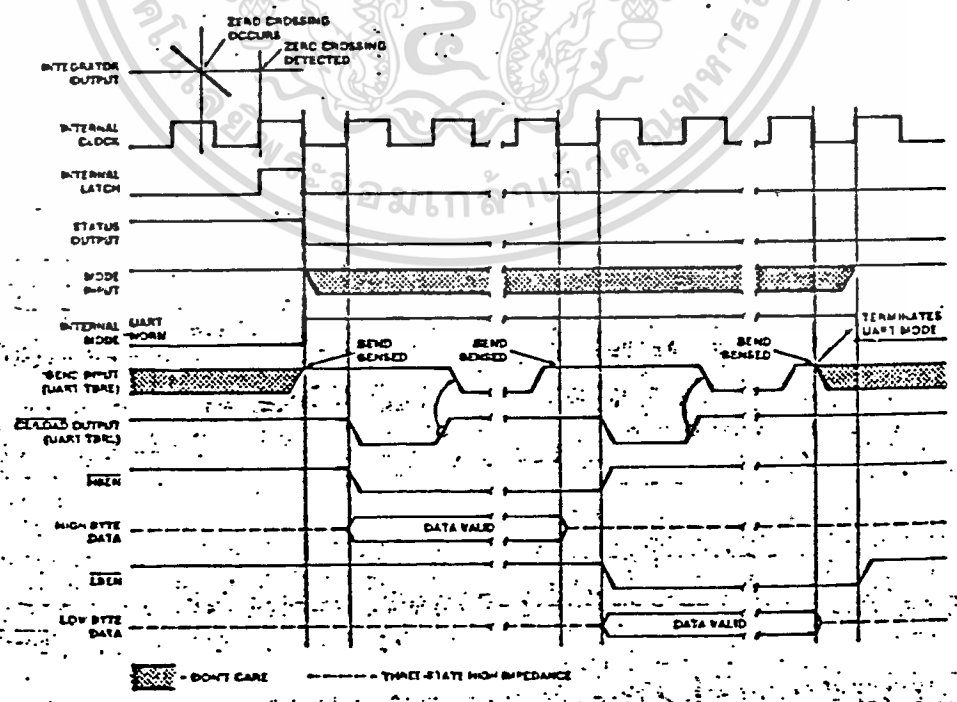


Figure 8: Handshake - Typical UART Interface Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

...shake mode. If this pulse occurs while new data ...ved, the entry into handshake mode is delayed ... is stable. While the converter is in the hand- ... the MODE input is ignored, and although ... will still be performed, data updating will be ... Figure 9) until the converter completes the ... and clears the handshake mode.

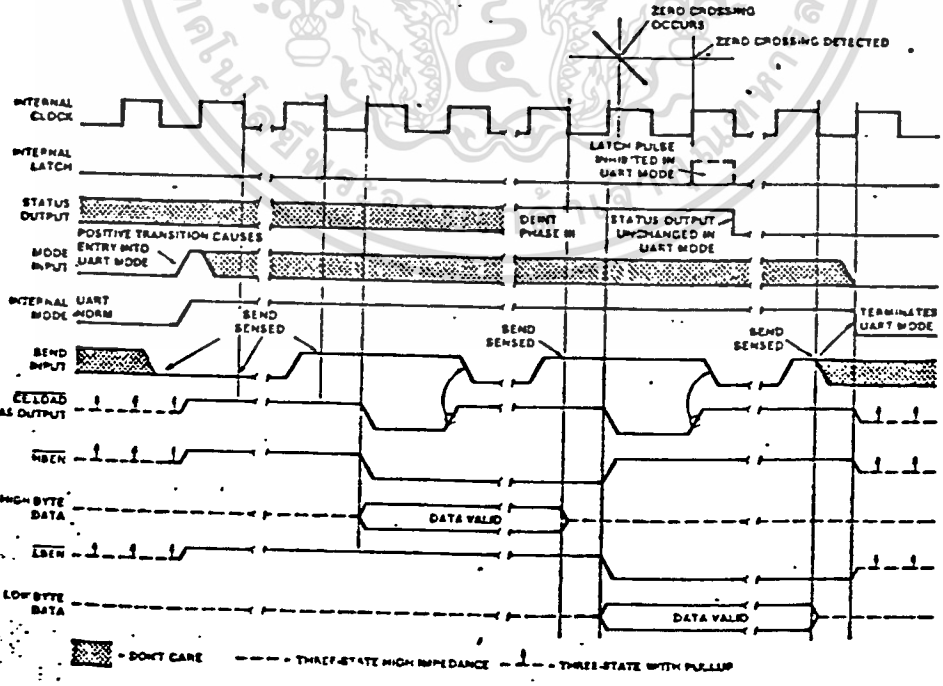
When ... ...erter enters the handshake mode, or when the MODE ... is high, the chip and byte enable terminals ... ...ompatible outputs which provide the control ... ...output cycle (See Figures 7, 8, and 9).

In ... ...mode, the SEND input is used by the converter ... ...n of the ability of the receiving device (such as a UART) ... ...ept data.

Figure ... the sequence of the output cycle with SEND ... handshake mode (Internal MODE high) is ... the data latch pulse (since MODE remains high ...), $\overline{LBEN}$ and $\overline{HBEN}$ terminals are active as ... high level at the SEND input is sensed on the ... low internal clock edge. On the next low to high ... edge, the $\overline{CE/LOAD}$ and the $\overline{HBEN}$ outputs ... level, and the high-order byte (bits 9 through 12, POL ... ...DR) outputs are enabled. The $\overline{CE/LOAD}$ output remains ... for one full internal clock period only, the data outputs ... active for 1-1/2 internal clock periods, and the high ... enable remains low for two clock periods. Thus the $\overline{CE/LOAD}$ output low level or low to high edge may be used as a ...chronizing signal to ensure valid data, and the byte enable as an output may be used as a byte identification flag. With SEND remaining high the converter completes the output cycle using $\overline{CE/LOAD}$ and $\overline{LBEN}$ while the low order byte outputs (bits 1 through 8) are activated. The handshake mode is terminated when both bytes are sent.

Figure 8 shows an output sequence where the SEND input is used to delay portions of the sequence, or handshake, to ensure correct data transfer. This timing diagram shows the relationships that occur using an industry-standard IM6402/3 CMOS UART to interface to serial data channels. In this interface, the SEND input to the ICL7109 is driven by the TBRE (Transmitter Buffer Register Empty) output of the UART, and the $\overline{CE/LOAD}$ terminal of the ICL7109 drives the TBRL (Transmitter Buffer Register Load) input to the UART. The data outputs are paralleled into the eight Transmitter Buffer Register inputs.

Assuming the UART Transmitter Buffer Register is empty, the SEND input will be high when the handshake mode is entered after new data is stored. The $\overline{CE/LOAD}$ and $\overline{HBEN}$ terminals will go low after SEND is sensed, and the high order byte outputs become active. When $\overline{CE/LOAD}$ goes high at the end of one clock period, the high order byte data is clocked into the UART Transmitter Buffer Register. The UART TBRE output will now go low, which halts the output cycle with the $\overline{HBEN}$ output low, and the high order byte outputs active. When the UART has transferred the data to the Transmitter Register and cleared the Transmitter Buffer Register, the TBRE returns high. On the next ICL7109



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

internal clock high to low edge, the high order byte outputs are disabled, and one-half internal clock later, the $\overline{HBEN}$ output returns high. At the same time, the $\overline{CE/LOAD}$ and $\overline{LBEN}$ outputs go low, and the low order byte outputs become active. Similarly, when the $\overline{CE/LOAD}$ returns high at the end of one clock period, the low order data is clocked into the UART Transmitter Buffer Register, and TBRE again goes low. When TBRE returns to a high it will be sensed on the next ICL7109 internal clock high to low edge, disabling the data outputs. One-half internal clock later, the handshake mode will be cleared, and the $\overline{CE/LOAD}$, $\overline{HBEN}$, and $\overline{LBEN}$ terminals return high and stay active (as long as MODE stays high).

With the MODE input remaining high as in these examples, the converter will output the results of every conversion except those completed during a handshake operation. By triggering the converter into handshake mode with a low to high edge on the MODE input, handshake output sequences may be performed on demand. Figure 9 shows a handshake output sequence triggered by such an edge. In addition, the SEND input is shown as being low when the converter enters handshake mode. In this case, the whole output sequence is controlled by the SEND input, and the sequence for the first (high order) byte is similar to the sequence for the second byte. This diagram also shows the output sequence taking longer than a conversion cycle. Note that the converter still makes conversions, with the STATUS output and RUN/$\overline{HOLD}$ input functioning normally. The only difference is that new data will not be latched when in handshake mode, and is therefore lost.

Oscillator

The ICL7109 is provided with a versatile three terminal oscillator to generate the internal clock. The oscillator may be overdriven, or may be operated as an RC or crystal oscillator. The OSCILLATOR SELECT input changes the internal configuration of the oscillator to optimize it for RC or crystal operation.

When the OSCILLATOR SELECT input is high or left open (the input is provided with a pullup resistor), the oscillator is configured for RC operation, and the internal clock will be of the same frequency and phase as the signal at the BUFFERED OSCILLATOR OUTPUT. The resistor and capacitor should be connected as in Figure 10. The circuit will oscillate at a frequency given by $f = .45/RC$. A 100kΩ resistor is recommended for useful ranges of frequency. For optimum 60Hz line rejection, the capacitor value should be chosen such that 2045 clock periods is close to an integral multiple of the 60Hz period.

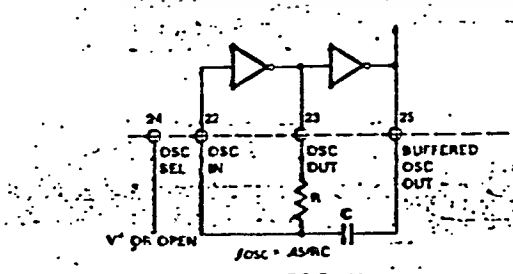


Figure 10: RC Oscillator

When the OSCILLATOR SELECT input is low a feedback device and output and input capacitors are added to the oscillator. In this configuration, as shown in Figure 11, the

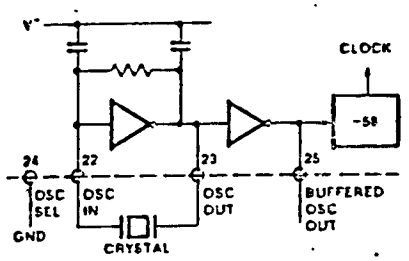


Figure 11: Crystal Oscillator

oscillator will operate with most crystals in the 1 to 5MHz range with no external components. Taking the OSCILLATOR SELECT input low also inserts a fixed ÷58 divider circuit between the BUFFERED OSCILLATOR OUTPUT and the internal clock. Using an inexpensive 3.58MHz TV crystal, this division ratio provides an integration time given by:

$$T = (2048 \text{ clock periods}) \times \left(\frac{58}{3.58MHz}\right) = 33.18ms$$

This time is very close to two 60Hz periods or 33.33ms. The error is less than one percent, which will give better than -40dB 60Hz rejection. The converter will operate reliably at conversion rates of up to 30 per second, which corresponds to a clock frequency of 245.8kHz.

If at any time the oscillator is to be overdriven, the overdriving signal should be applied at the OSCILLATOR INPUT, and the OSCILLATOR OUTPUT should be left open. The internal clock will be of the same frequency, duty cycle, and phase as the input signal when OSCILLATOR SELECT is left open. When OSCILLATOR SELECT is at GND, the clock will be a factor of 58 below the input frequency.

When using the ICL7109 with the IM6403 UART, it is possible to use one 3.58MHz crystal for both devices. The BUFFERED OSCILLATOR OUTPUT of the ICL7109 may be used to drive the OSCILLATOR INPUT of the UART, saving the need for a second crystal. However, the BUFFERED OSCILLATOR OUTPUT does not have a great deal of drive, and when driving more than one slave device, external buffering should be used.

Test Input

When the TEST input is taken to a level halfway between V+ and GND, the counter output latches are enabled, allowing the counter contents to be examined anytime.

When the TEST input is connected to GND, the counter outputs are all forced into the high state, and the internal clock is disabled. When the input returns to the 1/2 (V+ –GND) voltage (or to V+) and one clock is applied, all the counter outputs will be clocked to the low state. This allows easy testing of the counter and its outputs.

INTERFACING

Direct Mode

Figure 12 shows some of the combinations of chip enable and byte enable control signals which may be used when interfacing the ICL7109 to parallel data lines. The $\overline{CE/LOAD}$ input may be tied low, allowing either byte to be controlled by its own enable as in Figure 12A. Figure 12B shows a configuration where the two byte enables are connected together. In this configuration, the $\overline{CE/LOAD}$ serves as a chip enable, and the $\overline{HBEN}$ and $\overline{LBEN}$ may be connected to GND or serve as a second chip enable. The 14 data outputs will all be enabled simultaneously. Figure 12C shows the $\overline{HBEN}$ and $\overline{LBEN}$ as flag inputs, and $\overline{CE/LOAD}$ as a master enable, which could be the READ strobe available from most microprocessors.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

intel

ARCHITECTURAL OVERVIEW OF THE MCS®-51 FAMILY OF MICROCONTROLLERS

INTRODUCTION

The 8051 is the original member of the MCS®-51 family, and is the core for all MCS-51 devices. The features of the 8051 core are:

- 8-bit CPU optimized for control applications
- Extensive Boolean processing (single-bit logic) capabilities
- 64K Program Memory address space
- 64K Data Memory address space
- 4K bytes of on-chip Program Memory
- 128 bytes of on-chip Data RAM
- 32 bidirectional and individually addressable I/O lines
- Two 16-bit timer/counters
- Full duplex UART
- 6-source/5-vector interrupt structure with two priority levels
- On-chip clock oscillator

The basic architectural structure of this 8051 core is shown in Figure 1.

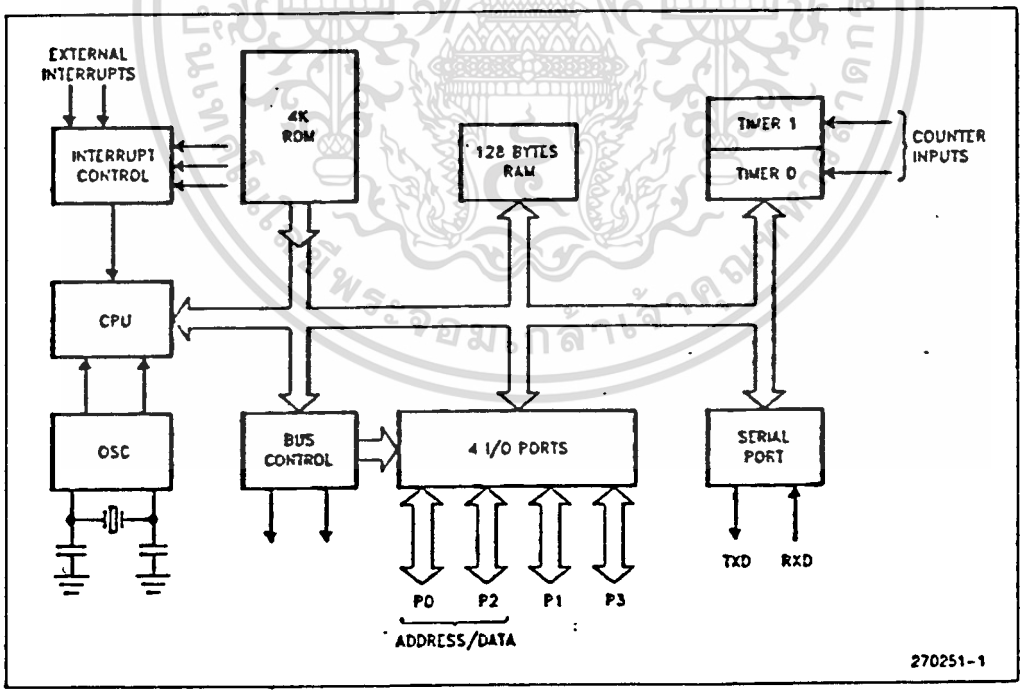


Figure 1. Block Diagran. of the 8051 Core

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Each device on the MCS-51 family consists of all the core features plus some additional features. A feature comparison of all the MCS-51 devices is shown in Table 1.

Table 1. The MCS®-51 Family of Microcontrollers

Device	ROMless Version	EPROM Version	ROM Bytes	RAM Bytes	8-Bit I/O Ports	16-Bit Timer/ Counters	Programmable Counter Array (PCA)	UART	Serial Expansion Port (SEP)	Global Serial Channel (GSC)	DMA Channels	A/D Channels	Interrupt Sources/ Vectors	Power Down and Idle Modes
8051	8031	—	4K	128	4	2		✓					6/5	
8051AH	8031AH	8751H 8751BH	4K	128	4	2		✓					6/5	
8052AH	8032AH	8752BH	8K	256	4	3		✓					8/6	
80C51BH	80C31BH	87C51	4K	128	4	2		✓					6/5	✓
83C51FA	80C51FA	87C51FA	8K	256	4	3	✓	✓					14/7	✓
83C51FB	80C51FA	87C51FB	16K	256	4	3	✓	✓					14/7	✓
83C51GA	80C51GA	87C51GA	4K	128	4	2		✓	✓			8	8/7	✓
83C152JA	80C152JA	—	8K	256	5	2		✓		✓	2		19/11	✓
—	80C152JB	—	—	256	7	2		✓		✓	2		19/11	✓
83C152JC	80C152JC	—	8K	256	5	2		✓		✓	2		19/11	✓
—	80C152JD	—	—	256	7	2		✓		✓	2		19/11	✓
83C451	80C451	—	4K	128	7	2		✓					8/5	✓
83C452	80C452	87C452P	8K	256	5	2		✓					9/8	✓

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

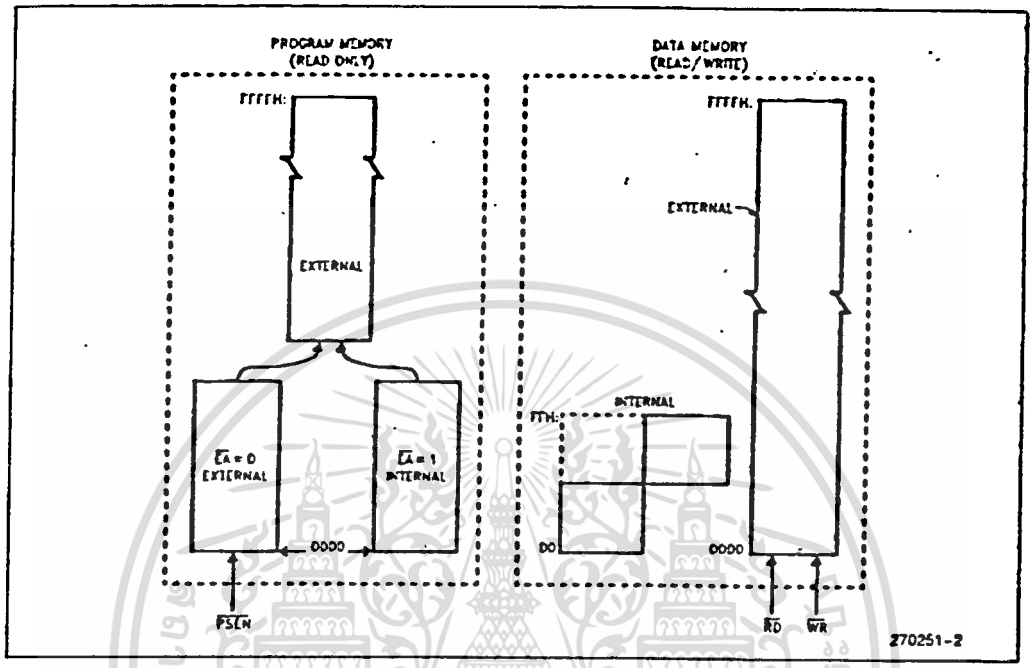


Figure 2. MCS®-51 Memory Structure

CHMOS Devices

Functionally, the CHMOS devices (designated with "C" in the middle of the device name) are all fully compatible with the 8051, but being CMOS, draw less current than an HMOS counterpart. To further exploit the power savings available in CMOS circuitry, two reduced power modes are added:

- Software-invoked Idle Mode, during which the CPU is turned off while the RAM and other on-chip peripherals continue operating. In this mode, current draw is reduced to about 15% of the current drawn when the device is fully active.
- Software-invoked Power Down Mode, during which all on-chip activities are suspended. The on-chip RAM continues to hold its data. In this mode the device typically draws less than 10 μA.

Although the 80C51BH is functionally compatible with its HMOS counterpart, specific differences between the two types of devices must be considered in the design of an application circuit if one wishes to ensure complete interchangeability between the HMOS and CHMOS devices. These considerations are discussed in the Application Note AP-252, "Designing with the 80C51BH".

For more information on the individual devices and features listed in Table 1, refer to the Hardware Descriptions and Data Sheets of the specific device.

MEMORY ORGANIZATION IN MCS®-51 DEVICES

Logical Separation of Program and Data Memory

All MCS-51 devices have separate address spaces for Program and Data Memory, as shown in Figure 2. The logical separation of Program and Data Memory allows the Data Memory to be accessed by 8-bit addresses, which can be more quickly stored and manipulated by an 8-bit CPU. Nevertheless, 16-bit Data Memory addresses can also be generated through the DPTR register.

Program Memory can only be read, not written to. There can be up to 64K bytes of Program Memory. In the ROM and EPROM versions of these devices the lowest 4K, 8K or 16K bytes of Program Memory are provided on-chip. Refer to Table 1 for the amount of on-chip ROM (or EPROM) on each device. In the ROMless versions all Program Memory is external. The read strobe for external Program Memory is the signal $\overline{PSEN}$ (Program Store Enable).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Memory occupies a separate address space from Program Memory. Up to 64K bytes of external RAM can be addressed in the external Data Memory space. The CPU generates read and write signals, $\overline{RD}$ and $\overline{WR}$, as needed during external Data Memory accesses.

External Program Memory and external Data Memory may be combined if desired by applying the $\overline{RD}$ and $\overline{PSEN}$ signals to the inputs of an AND gate and using the output of the gate as the read strobe to the external Program/Data memory.

Program Memory

Figure 3 shows a map of the lower part of the Program Memory. After reset, the CPU begins execution from location 0000H.

As shown in Figure 3, each interrupt is assigned a fixed location in Program Memory. The interrupt causes the CPU to jump to that location, where it commences execution of the service routine. External Interrupt 0, for example, is assigned to location 0003H. If External Interrupt 0 is going to be used, its service routine must begin at location 0003H. If the interrupt is not going to be used, its service location is available as general purpose Program Memory.

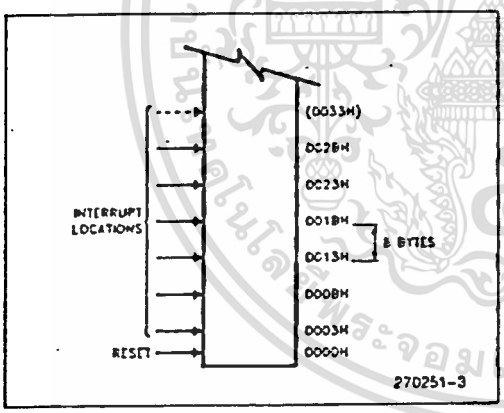


Figure 3. MCS®-51 Program Memory

The interrupt service locations are spaced at 8-byte intervals: 0003H for External Interrupt 0, 000BH for Timer 0, 0013H for External Interrupt 1, 001BH for Timer 1, etc. If an interrupt service routine is short enough (as is often the case in control applications), it can reside entirely within that 8-byte interval. Longer service routines can use a jump instruction to skip over subsequent interrupt locations, if other interrupts are in use.

The lowest 4K (or 8K or 16K) bytes of Program Memory can be either in the on-chip ROM or in an external ROM. This selection is made by strapping the $\overline{EA}$ (External Access) pin to either V_{CC} or V_{SS}.

In the 4K byte ROM devices, if the $\overline{EA}$ pin is strapped to V_{CC}, then program fetches to addresses 0000H through 0FFFH are directed to the internal ROM. Program fetches to addresses 1000H through FFFFH are directed to external ROM.

In the 8K byte ROM devices, $\overline{EA}$ = V_{CC} selects addresses 0000H through 1FFFH to be internal, and addresses 2000H through FFFFH to be external.

In the 16K byte ROM devices, $\overline{EA}$ = V_{CC} selects addresses 0000H through 3FFFH to be internal, and addresses 4000H through FFFFH to be external.

If the $\overline{EA}$ pin is strapped to V_{SS}, then all program fetches are directed to external ROM. The ROMless parts must have this pin externally strapped to V_{SS} to enable them to execute properly.

The read strobe to external ROM, $\overline{PSEN}$, is used for all external program fetches. $\overline{PSEN}$ is not activated for internal program fetches.

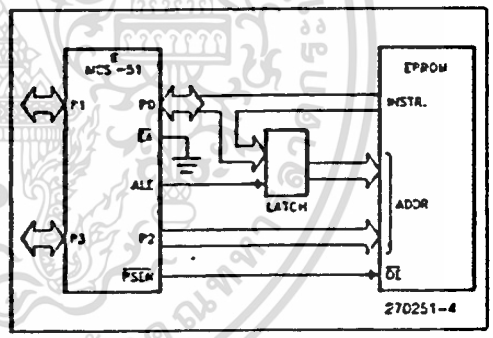


Figure 4. Executing from External Program Memory

The hardware configuration for external program execution is shown in Figure 4. Note that 16 I/O lines (Ports 0 and 2) are dedicated to bus functions during external Program Memory fetches. Port 0 (P0 in Figure 4) serves as a multiplexed address/data bus. It emits the low byte of the Program Counter (PCL) as an address, and then goes into a float state awaiting the arrival of the code byte from the Program Memory. During the time that the low byte of the Program Counter is valid on P0, the signal ALE (Address Latch Enable) clocks this byte into an address latch. Meanwhile, Port 2 (P2 in Figure 4) emits the high byte of the Program Counter (PCH). Then $\overline{PSEN}$ strobes the EPROM and the code byte is read into the microcontroller.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Memory addresses are always 16 bits wide, even though the actual amount of Program Memory used may be less than 64K bytes. External program execution sacrifices two of the 8-bit ports, P0 and P2, to the function of addressing the Program Memory.

Data Memory

The right half of Figure 2 shows the internal and external Data Memory spaces available to the MCS-51 user.

Figure 5 shows a hardware configuration for accessing up to 2K bytes of external RAM. The CPU in this case is executing from internal ROM. Port 0 serves as a multiplexed address/data bus to the RAM, and 3 lines of Port 2 are being used to page the RAM. The CPU generates $\overline{RD}$ and $\overline{WR}$ signals as needed during external RAM accesses.

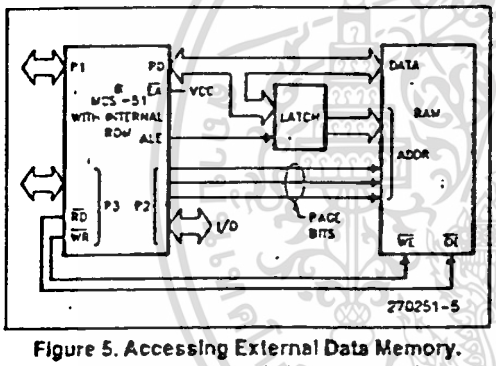


Figure 5. Accessing External Data Memory. If the Program Memory is Internal, the Other Bits of P2 are Available as I/O.

There can be up to 64K bytes of external Data Memory. External Data Memory addresses can be either 1 or 2 bytes wide. One-byte addresses are often used in conjunction with one or more other I/O lines to page the RAM, as shown in Figure 5. Two-byte addresses can also be used, in which case the high address byte is emitted at Port 2.

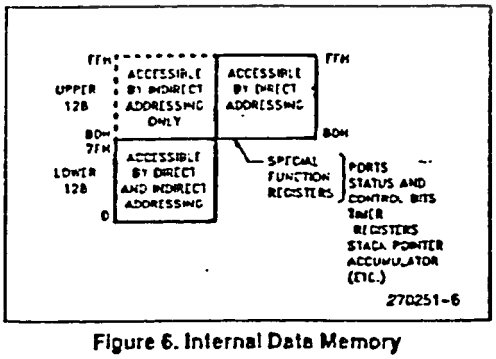


Figure 6. Internal Data Memory

Internal Data Memory is mapped in Figure 6. The memory space is shown divided into three blocks, which are generally referred to as the Lower 128, the Upper 128, and SFR space.

Internal Data Memory addresses are always one byte wide, which implies an address space of only 256 bytes. However, the addressing modes for internal RAM can in fact accommodate 384 bytes, using a simple trick. Direct addresses higher than 7FH access one memory space, and indirect addresses higher than 7FH access a different memory space. Thus Figure 6 shows the Upper 128 and SFR space occupying the same block of addresses, 80H through FFH, although they are physically separate entities.

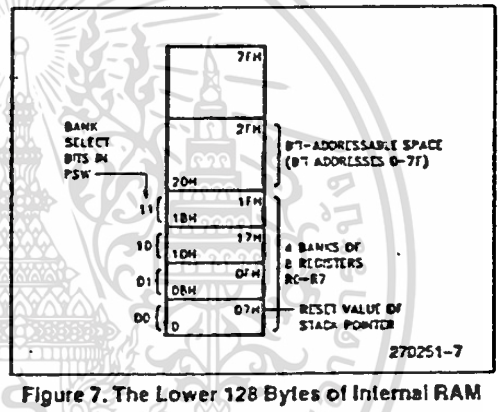


Figure 7. The Lower 128 Bytes of Internal RAM

The Lower 128 bytes of RAM are present in all MCS-51 devices as mapped in Figure 7. The lowest 32 bytes are grouped into 4 banks of 8 registers. Program instructions call out these registers as R0 through R7. Two bits in the Program Status Word (PSW) select which register bank is in use. This allows more efficient use of code space, since register instructions are shorter than instructions that use direct addressing.

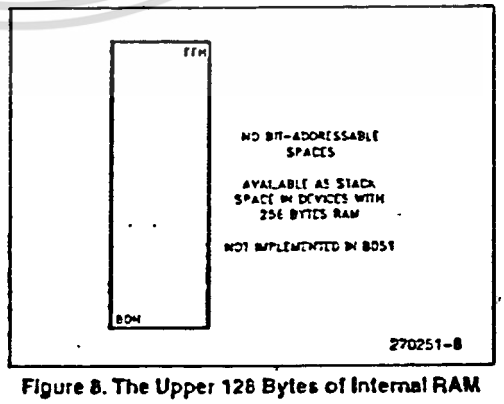


Figure 8. The Upper 128 Bytes of Internal RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

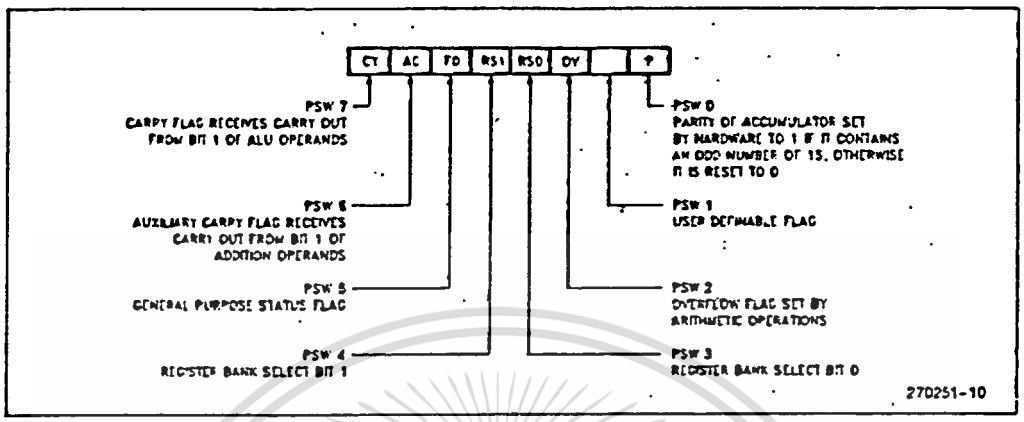


Figure 10. PSW (Program Status Word) Register in MCS®-51 Devices

The next 16 bytes above the register banks form a block of bit-addressable memory space. The MCS-51 instruction set includes a wide selection of single-bit instructions, and the 128 bits in this area can be directly addressed by these instructions. The bit addresses in this area are 00H through 7FH.

All of the bytes in the Lower 128 can be accessed by either direct or indirect addressing. The Upper 128 (Figure 8) can only be accessed by indirect addressing. The Upper 128 bytes of RAM are not implemented in the 8051, but are in the devices with 256 bytes of RAM. (See Table 1).

Figure 9 gives a brief look at the Special Function Register (SFR) space. SFRs include the Port latches, timers, peripheral controls, etc. These registers can only be accessed by direct addressing. In general, all MCS-51 microcontrollers have the same SFRs as the 8051, and at the same addresses in SFR space. However, enhancements to the 8051 have additional SFRs that are not present in the 8051, nor perhaps in other proliferations of the family.

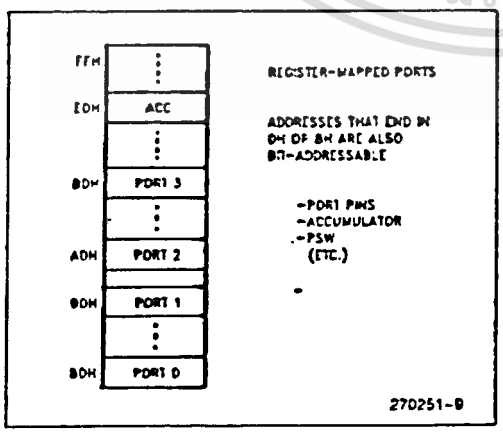


Figure 9. SFR Space

Sixteen addresses in SFR space are both byte- and bit-addressable. The bit-addressable SFRs are those whose address ends in 000B. The bit addresses in this area are 80H through FFH.

THE MCS®-51 INSTRUCTION SET

All members of the MCS-51 family execute the same instruction set. The MCS-51 instruction set is optimized for 8-bit control applications. It provides a variety of fast addressing modes for accessing the internal RAM to facilitate byte operations on small data structures. The instruction set provides extensive support for one-bit variables as a separate data type, allowing direct bit manipulation in control and logic systems that require Boolean processing.

An overview of the MCS-51 instruction set is presented below, with a brief description of how certain instructions might be used. References to "the assembler" in this discussion are to Intel's MCS-51 Macro Assembler, ASM51. More detailed information on the instruction set can be found in the MCS-51 Macro Assembler User's Guide (Order No. 9800937 for ISIS Systems, Order No. 122752 for DOS Systems).

Program Status Word

The Program Status Word (PSW) contains several status bits that reflect the current state of the CPU. The PSW, shown in Figure 10, resides in SFR space. It contains the Carry bit, the Auxiliary Carry (for BCD operations), the two register bank select bits, the Overflow flag, a Parity bit, and two user-definable status flags.

The Carry bit, other than serving the functions of a Carry bit in arithmetic operations, also serves as the "Accumulator" for a number of Boolean operations.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 9. Conditional Jumps in MCS®-51 Devices

Mnemonic	Operation	Addressing Modes				Execution Time (μs)
		Dir	Ind	Reg	Imm	
JZ rel	Jump if A = 0	Accumulator only				2
JNZ rel	Jump if A ≠ 0	Accumulator only				2
DJNZ <byte>,rel	Decrement and jump if not zero	X		X		2
CJNE A,<byte>,rel	Jump if A ≠ <byte>	X			X	2
CJNE <byte>,#data,rel	Jump if <byte> ≠ #data		X	X		2

There is no Zero bit in the PSW. The JZ and JNZ instructions test the Accumulator data for that condition.

The DJNZ instruction (Decrement and Jump if Not Zero) is for loop control. To execute a loop N times, load a counter byte with N and terminate the loop with a DJNZ to the beginning of the loop, as shown below for N = 10:

```
        MOV     COUNTER,#10
LOOP:   (begin loop)
          .
          .
          .
        (end loop)
        DJNZ    COUNTER,LOOP
        (continue)
```

The CJNE instruction (Compare and Jump if Not Equal) can also be used for loop control as in Figure 12. Two bytes are specified in the operand field of the instruction. The jump is executed only if the two bytes are not equal. In the example of Figure 12, the two bytes were the data in R1 and the constant 2AH. The initial data in R1 was 2EH. Every time the loop was executed, R1 was decremented, and the looping was to continue until the R1 data reached 2AH.

Another application of this instruction is in "greater than, less than" comparisons. The two bytes in the operand field are taken as unsigned integers. If the first is less than the second, then the Carry bit is set (1). If the first is greater than or equal to the second, then the Carry bit is cleared.

CPU TIMING

All MCS-51 microcontrollers have an on-chip oscillator which can be used if desired as the clock source for the CPU. To use the on-chip oscillator, connect a crystal or ceramic resonator between the XTAL1 and XTAL2 pins of the microcontroller, and capacitors to ground as shown in Figure 13.

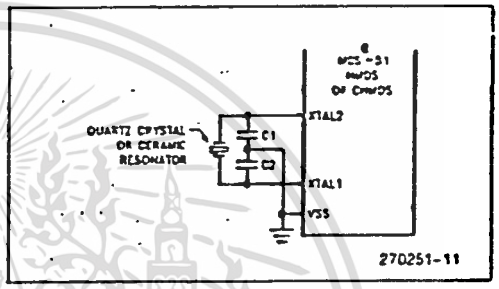


Figure 13. Using the On-Chip Oscillator

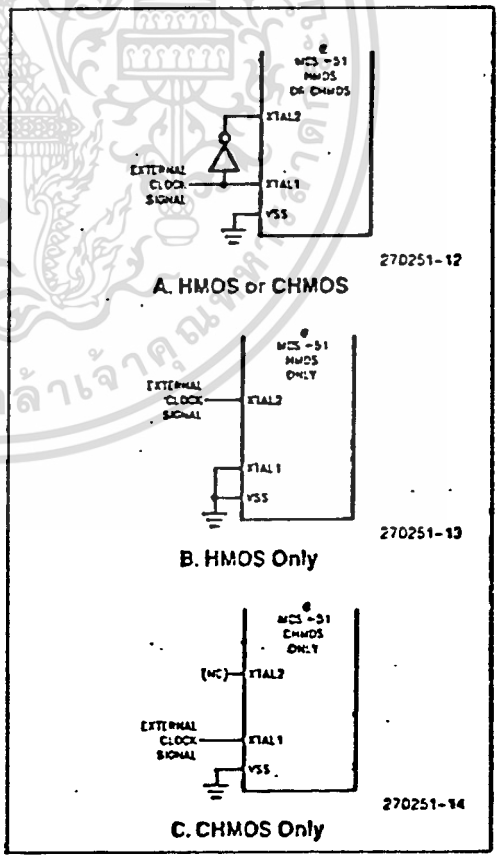


Figure 14. Using an External Clock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Examples of how to drive the clock with an external oscillator are shown in Figure 14. Note that in the HMOS devices (8051, etc.) the signal at the XTAL2 pin actually drives the internal clock generator. In the CHMOS devices (80C51BH, etc.) the signal at the XTAL1 pin drives the internal clock generator. If only one pin is going to be driven with the external oscillator signal, make sure it is the right pin.

The internal clock generator defines the sequence of states that make up the MCS-51 machine cycle.

Machine Cycles

A machine cycle consists of a sequence of 6 states, numbered S1 through S6. Each state time lasts for two oscillator periods. Thus a machine cycle takes 12 oscillator periods or 1 μs if the oscillator frequency is 12 MHz.

Each state is divided into a Phase 1 half and a Phase 2 half. Figure 15 shows the fetch/execute sequences in

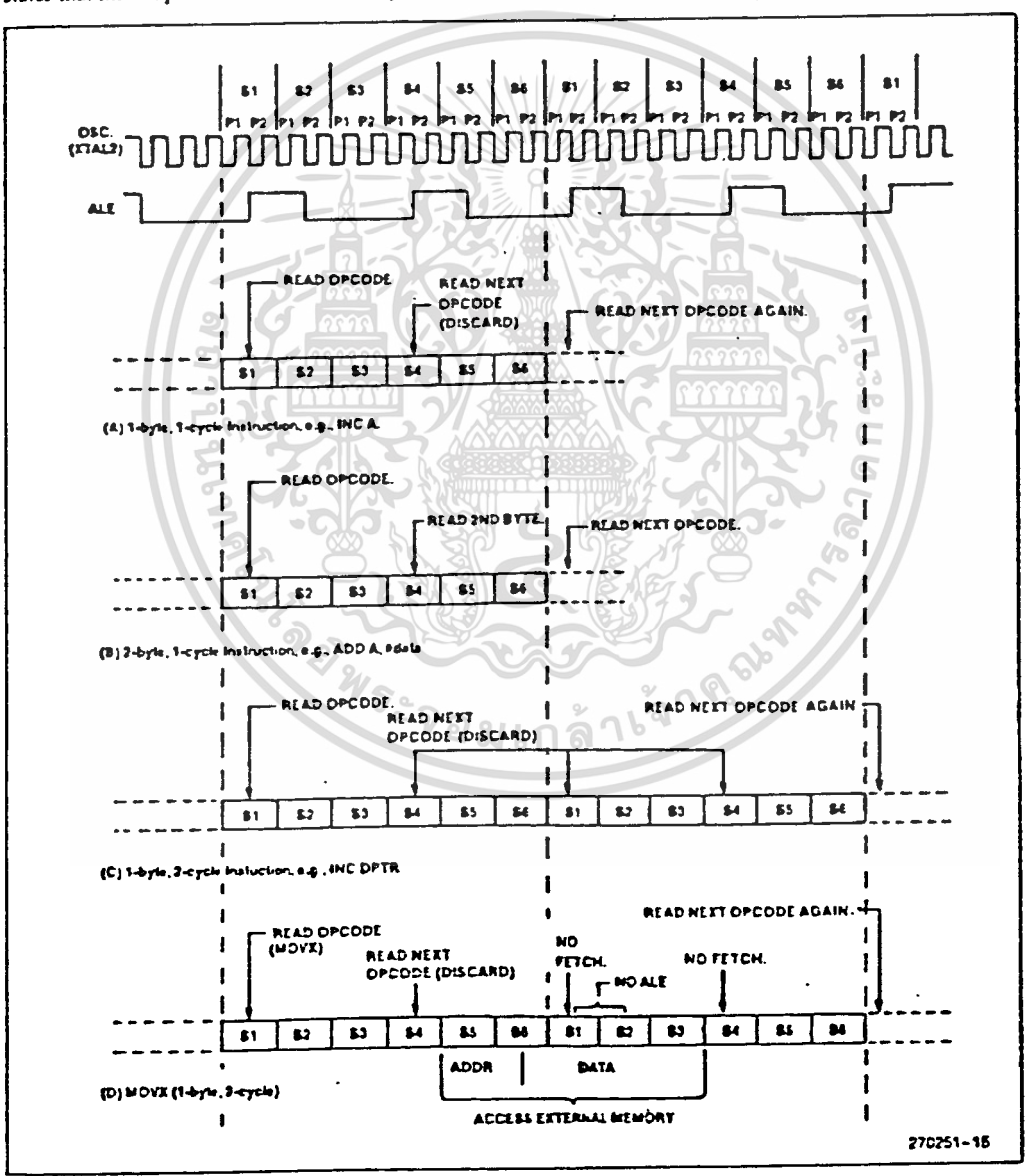


Figure 15. State Sequences in MCS®-51 Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

states and phases for various kinds of instructions. Normally two program fetches are generated during each machine cycle, even if the instruction being executed doesn't require it. If the instruction being executed doesn't need more code bytes, the CPU simply ignores the extra fetch, and the Program Counter is not incremented.

Execution of a one-cycle instruction (Figure 15A and B) begins during State 1 of the machine cycle, when the opcode is latched into the Instruction Register. A second fetch occurs during S4 of the same machine cycle. Execution is complete at the end of State 6 of this machine cycle.

The MOVX instructions take two machine cycles to execute. No program fetch is generated during the second cycle of a MOVX instruction. This is the only time program fetches are skipped. The fetch/execute sequence for MOVX instructions is shown in Figure 15(D).

The fetch/execute sequences are the same whether the Program Memory is internal or external to the chip. Execution times do not depend on whether the Program Memory is internal or external.

Figure 16 shows the signals and timing involved in program fetches when the Program Memory is external. If Program Memory is external, then the Program Memory read strobe $\overline{PSEN}$ is normally activated twice per machine cycle, as shown in Figure 16(A).

If an access to external Data Memory occurs, as shown in Figure 16(B), two $\overline{PSEN}$s are skipped, because the address and data bus are being used for the Data Memory access.

Note that a Data Memory bus cycle takes twice as much time as a Program Memory bus cycle. Figure 16 shows the relative timing of the addresses being emitted at Ports 0 and 2, and of ALE and $\overline{PSEN}$. ALE is used to latch the low address byte from P0 into the address latch.

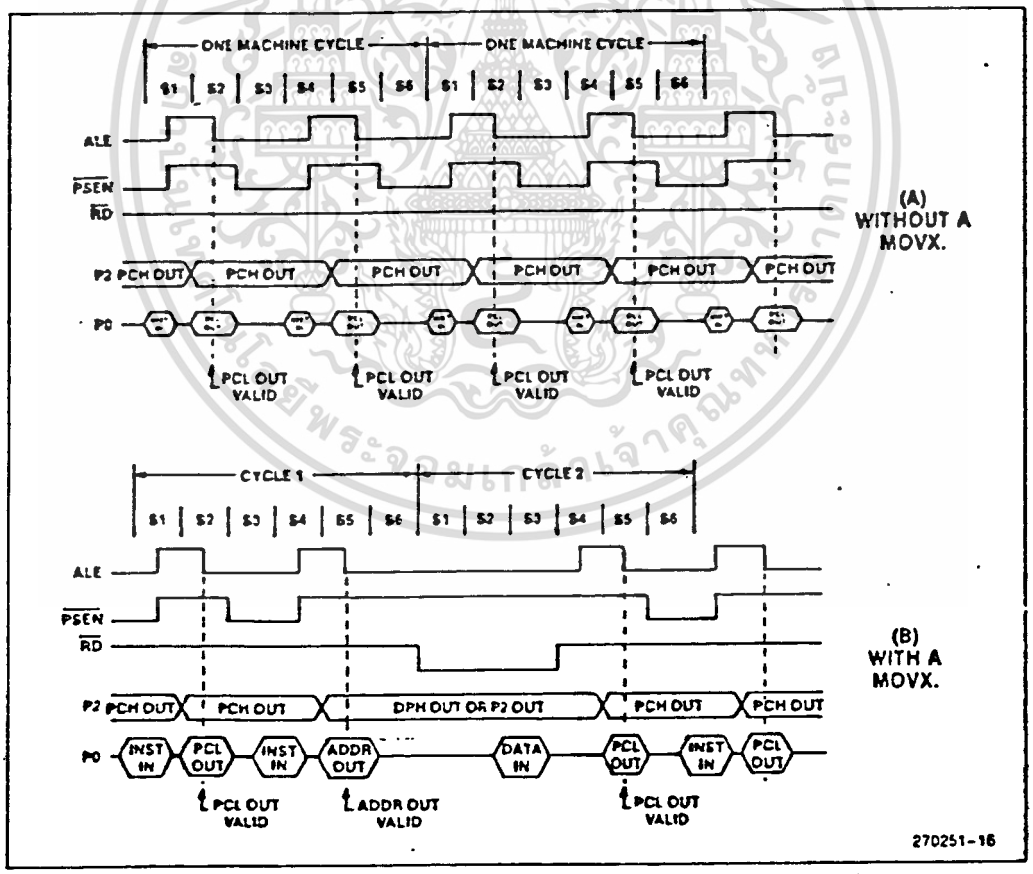


Figure 16. Bus Cycles in MCS®-51 Devices Executing from External Program Memory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS®-51 INSTRUCTION SET

Table 10. 8051 Instruction Set Summary

Interrupt Response Time: Refer to Hardware Description Chapter.

Instructions that Affect Flag Settings(1)

Instruction	Flag			Instruction	Flag		
	C	OV	AC		C	OV	AC
ADD	X	X	X	CLR C	0		
ADDC	X	X	X	CPL C	X		
SUBB	X	X	X	ANL C,bit	X		
MUL	0	X		ANL C,/bit	X		
DIV	0	X		ORL C,bit	X		
DA	X			ORL C,bit	X		
RRC	X			MOV C,bit	X		
RLC	X			CJNE	X		
SETB C	1						

(1)Note that operations on SFR byte address 208 or bit addresses 209-215 (i.e., the PSW or bits in the PSW) will also affect flag settings.

Note on instruction set and addressing modes:

Rn — Register R7–R0 of the currently selected Register Bank.

direct — 8-bit internal data location's address. This could be an Internal Data RAM location (0–127) or a SFR [i.e., I/O port, control register, status register, etc. (128–255)].

@Ri — 8-bit internal data RAM location (0–255) addressed indirectly through register R1 or R0.

#data — 8-bit constant included in instruction.

#data 16 — 16-bit constant included in instruction.

addr 16 — 16-bit destination address. Used by LCALL & LJMP. A branch can be anywhere within the 64K-byte Program Memory address space.

addr 11 — 11-bit destination address. Used by ACALL & AJMP. The branch will be within the same 2K-byte page of program memory as the first byte of the following instruction.

rel — Signed (two's complement) 8-bit offset byte. Used by SJMP and all conditional jumps. Range is −128 to +127 bytes relative to first byte of the following instruction.

bit — Direct Addressed bit in Internal Data RAM or Special Function Register.

Mnemonic		Description	Byte	Oscillator Period
ARITHMETIC OPERATIONS				
ADD	A,Rn	Add register to Accumulator	1	12
ADD	A,direct	Add direct byte to Accumulator	2	12
ADD	A,@Ri	Add indirect RAM to Accumulator	1	12
ADD	A,#data	Add immediate data to Accumulator	2	12
ADDC	A,Rn	Add register to Accumulator with Carry	1	12
ADDC	A,direct	Add direct byte to Accumulator with Carry	2	12
ADDC	A,@Ri	Add indirect RAM to Accumulator with Carry	1	12
ADDC	A,#data	Add immediate data to Acc with Carry	2	12
SUBB	A,Rn	Subtract Register from Acc with borrow	1	12
SUBB	A,direct	Subtract direct byte from Acc with borrow	2	12
SUBB	A,@Ri	Subtract indirect RAM from ACC with borrow	1	12
SUBB	A,#data	Subtract immediate data from Acc with borrow	2	12
INC	A	Increment Accumulator	1	12
INC	Rn	Increment register	1	12
INC	direct	Increment direct byte	2	12
INC	@Ri	Increment direct RAM	1	12
DEC	A	Decrement Accumulator	1	12
DEC	Rn	Decrement Register	1	12
DEC	direct	Decrement direct byte	2	12
DEC	@Ri	Decrement Indirect RAM	1	12

All mnemonics copyrighted © Intel Corporation 1980

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic		Description	Byte	Oscillator Period
ARITHMETIC OPERATIONS (Continued)				
INC	DPTR	Increment Data Pointer	1	24
MUL	AB	Multiply A & B	1	48
DIV	AB	Divide A by B	1	48
DA	A	Decimal Adjust Accumulator	1	12
LOGICAL OPERATIONS				
ANL	A,Rn	AND Register to Accumulator	1	12
ANL	A,direct	AND direct byte to Accumulator	2	12
ANL	A,@Ri	AND indirect RAM to Accumulator	1	12
ANL	A,# data	AND immediate data to Accumulator	2	12
ANL	direct,A	AND Accumulator to direct byte	2	12
ANL	direct,# data	AND immediate data to direct byte	3	24
ORL	A,Rn	OR register to Accumulator	1	12
ORL	A,direct	OR direct byte to Accumulator	2	12
ORL	A,@Ri	OR indirect RAM to Accumulator	1	12
ORL	A,# data	OR immediate data to Accumulator	2	12
ORL	direct,A	OR Accumulator to direct byte	2	12
ORL	direct,# data	OR immediate data to direct byte	3	24
XRL	A,Rn	Exclusive-OR register to Accumulator	1	12
XRL	A,direct	Exclusive-OR direct byte to Accumulator	2	12
XRL	A,@Ri	Exclusive-OR indirect RAM to Accumulator	1	12
XRL	A,# data	Exclusive-OR immediate data to Accumulator	2	12
XRL	direct,A	Exclusive-OR Accumulator to direct byte	2	12
XRL	direct,# data	Exclusive-OR immediate data to direct byte	3	24
CLR	A	Clear Accumulator	1	12
CPL	A	Complement Accumulator	1	12

Mnemonic		Description	Byte	Oscillator Period
LOGICAL OPERATIONS (Continued)				
RL	A	Rotate Accumulator Left	1	12
RLC	A	Rotate Accumulator Left through the Carry	1	12
RR	A	Rotate Accumulator Right	1	12
RRC	A	Rotate Accumulator Right through the Carry	1	12
SWAP	A	Swap nibbles within the Accumulator	1	12
DATA TRANSFER				
MOV	A,Rn	Move register to Accumulator	1	12
MOV	A,direct	Move direct byte to Accumulator	2	12
MOV	A,@Ri	Move indirect RAM to Accumulator	1	12
MOV	A,# data	Move immediate data to Accumulator	2	12
MOV	Rn,A	Move Accumulator to register	1	12
MOV	Rn,direct	Move direct byte to register	2	24
MOV	Rn,# data	Move immediate data to register	2	12
MOV	direct,A	Move Accumulator to direct byte	2	12
MOV	direct,Rn	Move register to direct byte	2	24
MOV	direct,direct	Move direct byte to direct	3	24
MOV	direct,@Ri	Move indirect RAM to direct byte	2	24
MOV	direct,# data	Move immediate data to direct byte	3	24
MOV	@Ri,A	Move Accumulator to indirect RAM	1	12

All mnemonics copyrighted ©Intel Corporation 1980

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic		Description	Byte	Oscillator Period
DATA TRANSFER (Continued)				
MOV	@Ri,direct	Move direct byte to indirect RAM	2	24
MOV	@Ri,# data	Move immediate data to indirect RAM	2	12
MOV	DPTR,# data16	Load Data Pointer with a 16-bit constant	3	24
MOVC	A,@A+DPTR	Move Code byte relative to DPTR to Acc	1	24
MOVC	A,@A+PC	Move Code byte relative to PC to Acc	1	24
MOVX	A,@Ri	Move External RAM (8-bit addr) to Acc	1	24
MOVX	A,@DPTR	Move External RAM (16-bit addr) to Acc	1	24
MOVX	@Ri,A	Move Acc to External RAM (8-bit addr)	1	24
MOVX	@DPTR,A	Move Acc to External RAM (16-bit addr)	1	24
PUSH	direct	Push direct byte onto stack	2	24
POP	direct	Pop direct byte from stack	2	24
XCH	A,Rn	Exchange register with Accumulator	1	12
XCH	A,direct	Exchange direct byte with Accumulator	2	12
XCH	A,@Ri	Exchange indirect RAM with Accumulator	1	12
XCHD	A,@Ri	Exchange low-order Digit indirect RAM with Acc	1	12

Mnemonic		Description	Byte	Oscillator Period
BOOLEAN VARIABLE MANIPULATION				
CLR	C	Clear Carry	1	12
CLR	bit	Clear direct bit	2	12
SETB	C	Set Carry	1	12
SETB	bit	Set direct bit	2	12
CPL	C	Complement Carry	1	12
CPL	bit	Complement direct bit	2	12
ANL	C,bit	AND direct bit to CARRY	2	24
ANL	C,/bit	AND complement of direct bit to Carry	2	24
ORL	C,bit	OR direct bit to Carry	2	24
ORL	C,/bit	OR complement of direct bit to Carry	2	24
MOV	C,bit	Move direct bit to Carry	2	12
MOV	bit,C	Move Carry to direct bit	2	24
JC	rel	Jump if Carry is set	2	24
JNC	rel	Jump if Carry not set	2	24
JB	bit,rel	Jump if direct Bit is set	3	24
JNB	bit,rel	Jump if direct Bit is Not set	3	24
JBC	bit,rel	Jump if direct Bit is set & clear bit	3	24
PROGRAM BRANCHING				
ACALL	addr11	Absolute Subroutine Call	2	24
LCALL	addr16	Long Subroutine Call	3	24
RET		Return from Subroutine	1	24
RETI		Return from Interrupt	1	24
AJMP	addr11	Absolute Jump	2	24
LJMP	addr16	Long Jump	3	24
SJMP	rel	Short Jump (relative addr)	2	24

All mnemonics copyrighted © Intel Corporation 1980

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 10. 8051 Instruction Set Summary (Continued)

Mnemonic		Description	Byte	Oscillator Period
PROGRAM BRANCHING (Continued)				
JMP	@A+ DPTR	Jump indirect relative to the DPTR	1	24
JZ	rel	Jump if Accumulator is Zero	2	24
JNZ	rel	Jump if Accumulator is Not Zero	2	24
CJNE	A,direct,rel	Compare direct byte to Acc and Jump if Not Equal	3	24
CJNE	A,# data,rel	Compare immediate to Acc and Jump if Not Equal	3	24
CJNE	Rn,# data,rel	Compare immediate to register and Jump if Not Equal	3	24
CJNE	@Ri,# data,rel	Compare immediate to indirect and Jump if Not Equal	3	24
DJNZ	Rn,rel	Decrement register and Jump if Not Zero	2	24
DJNZ	direct,rel	Decrement direct byte and Jump if Not Zero	3	24
NOP		No Operation	1	12

All mnemonics copyrighted ©Intel Corporation 1980

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 11. Instruction Opcodes in Hexadecimal Order

Hex Code	Number of Bytes	Mnemonic	Operands
00	1	NOP	
01	2	AJMP	code addr
02	3	LJMP	code addr
03	1	RR	A
04	1	INC	A
05	2	INC	data addr
06	1	INC	@R0
07	1	INC	@R1
08	1	INC	R0
09	1	INC	R1
0A	1	INC	R2
0B	1	INC	R3
0C	1	INC	R4
0D	1	INC	R5
0E	1	INC	R6
0F	1	INC	R7
10	3	JBC	bit addr, code addr
11	2	ACALL	code addr
12	3	LCALL	code addr
13	1	RRC	A
14	1	DEC	A
15	2	DEC	data addr
16	1	DEC	@R0
17	1	DEC	@R1
18	1	DEC	R0
19	1	DEC	R1
1A	1	DEC	R2
1B	1	DEC	R3
1C	1	DEC	R4
1D	1	DEC	R5
1E	1	DEC	R6
1F	1	DEC	R7
20	3	JB	bit addr, code addr
21	2	AJMP	code addr
22	1	RET	
23	1	RL	A
24	2	ADD	A,#data
25	2	ADD	A,data addr
26	1	ADD	A,@R0
27	1	ADD	A,@R1
28	1	ADD	A,R0
29	1	ADD	A,R1
2A	1	ADD	A,R2
2B	1	ADD	A,R3
2C	1	ADD	A,R4
2D	1	ADD	A,R5
2E	1	ADD	A,R6
2F	1	ADD	A,R7
30	3	JNB	bit addr, code addr
31	2	ACALL	code addr
32	1	RETI	

Hex Code	Number of Bytes	Mnemonic	Operands
33	1	RLC	A
34	2	ADDC	A,#data
35	2	ADDC	A,data addr
36	1	ADDC	A,@R0
37	1	ADDC	A,@R1
38	1	ADDC	A,R0
39	1	ADDC	A,R1
3A	1	ADDC	A,R2
3B	1	ADDC	A,R3
3C	1	ADDC	A,R4
3D	1	ADDC	A,R5
3E	1	ADDC	A,R6
3F	1	ADDC	A,R7
40	2	JC	code addr
41	2	AJMP	code addr
42	2	ORL	data addr,A
43	3	ORL	data addr,#data
44	2	ORL	A,#data
45	2	ORL	A,data addr
46	1	ORL	A,@R0
47	1	ORL	A,@R1
48	1	ORL	A,R0
49	1	ORL	A,R1
4A	1	ORL	A,R2
4B	1	ORL	A,R3
4C	1	ORL	A,R4
4D	1	ORL	A,R5
4E	1	ORL	A,R6
4F	1	ORL	A,R7
50	2	JNC	code addr
51	2	ACALL	code addr
52	2	ANL	data addr,A
53	3	ANL	data addr,#data
54	2	ANL	A,#data
55	2	ANL	A,data addr
56	1	ANL	A,@R0
57	1	ANL	A,@R1
58	1	ANL	A,R0
59	1	ANL	A,R1
5A	1	ANL	A,R2
5B	1	ANL	A,R3
5C	1	ANL	A,R4
5D	1	ANL	A,R5
5E	1	ANL	A,R6
5F	1	ANL	A,R7
60	2	JZ	code addr
61	2	AJMP	code addr
62	2	XRL	data addr,A
63	3	XRL	data addr,#data
64	2	XRL	A,#data
65	2	XRL	A,data addr

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 11. Instruction Opcodes in Hexadecimal Order (Continued)

Hex Code	Number of Bytes	Mnemonic	Operands
66	1	XRL	A,@R0
67	1	XRL	A,@R1
68	1	XRL	A,R0
69	1	XRL	A,R1
6A	1	XRL	A,R2
6B	1	XRL	A,R3
6C	1	XRL	A,R4
6D	1	XRL	A,R5
6E	1	XRL	A,R6
6F	1	XRL	A,R7
70	2	JNZ	code addr
71	2	ACALL	code addr
72	2	ORL	C,bit addr
73	1	JMP	@A+ DPTR
74	2	MOV	A,# data
75	3	MOV	data addr,# data
76	2	MOV	@R0,# data
77	2	MOV	@R1,# data
78	2	MOV	R0,# data
79	2	MOV	R1,# data
7A	2	MOV	R2,# data
7B	2	MOV	R3,# data
7C	2	MOV	R4,# data
7D	2	MOV	R5,# data
7E	2	MOV	R6,# data
7F	2	MOV	R7,# data
80	2	SJMP	code addr
81	2	AJMP	code addr
82	2	ANL	C,bit addr
83	1	MOVC	A,@A+ PC
84	1	DIV	AB
85	3	MOV	data addr, data addr
86	2	MOV	data addr,@R0
87	2	MOV	data addr,@R1
88	2	MOV	data addr,R0
89	2	MOV	data addr,R1
8A	2	MOV	data addr,R2
8B	2	MOV	data addr,R3
8C	2	MOV	data addr,R4
8D	2	MOV	data addr,R5
8E	2	MOV	data addr,R6
8F	2	MOV	data addr,R7
90	3	MOV	DPTR,# data
91	2	ACALL	code addr
92	2	MOV	bit addr,C
93	1	MOVC	A,@A+ DPTR
94	2	SUBB	A,# data
95	2	SUBB	A,data addr
96	1	SUBB	A,@R0
97	1	SUBB	A,@R1
98	1	SUBB	A,R0

Hex Code	Number of Bytes	Mnemonic	Operands
99	1	SUBB	A,R1
9A	1	SUBB	A,R2
9B	1	SUBB	A,R3
9C	1	SUBB	A,R4
9D	1	SUBB	A,R5
9E	1	SUBB	A,R6
9F	1	SUBB	A,R7
A0	2	ORL	C,/bit addr
A1	2	AJMP	code addr
A2	2	MOV	C,bit addr
A3	1	INC	DPTR
A4	1	MUL	AB
A5		reserved	
A6	2	MOV	@R0,data addr
A7	2	MOV	@R1,data addr
A8	2	MOV	R0,data addr
A9	2	MOV	R1,data addr
AA	2	MOV	R2,data addr
AB	2	MOV	R3,data addr
AC	2	MOV	R4,data addr
AD	2	MOV	R5,data addr
AE	2	MOV	R6,data addr
AF	2	MOV	R7,data addr
B0	2	ANL	C,/bit addr
B1	2	ACALL	code addr
B2	2	CPL	bit addr
B3	1	CPL	C
B4	3	CJNE	A,# data,code addr
B5	3	CJNE	A,data addr,code addr
B6	3	CJNE	@R0,# data,code addr
B7	3	CJNE	@R1,# data,code addr
B8	3	CJNE	R0,# data,code addr
B9	3	CJNE	R1,# data,code addr
BA	3	CJNE	R2,# data,code addr
BB	3	CJNE	R3,# data,code addr
BC	3	CJNE	R4,# data,code addr
BD	3	CJNE	R5,# data,code addr
BE	3	CJNE	R6,# data,code addr
BF	3	CJNE	R7,# data,code addr
C0	2	PUSH	data addr
C1	2	AJMP	code addr
C2	2	CLR	bit addr
C3	1	CLR	C
C4	1	SWAP	A
C5	2	XCH	A,data addr
C6	1	XCH	A,@R0
C7	1	XCH	A,@R1
C8	1	XCH	A,R0
C9	1	XCH	A,R1
CA	1	XCH	A,R2
CB	1	XCH	A,R3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 11. Instruction Opcodes In Hexadecimal Order (Continued)

Hex Code	Number of Bytes	Mnemonic	Operands
CC	1	XCH	A,R4
CD	1	XCH	A,R5
CE	1	XCH	A,R6
CF	1	XCH	A,R7
D0	2	POP	data addr
D1	2	ACALL	code addr
D2	2	SETB	bit addr
D3	1	SETB	C
D4	1	DA	A
D5	3	DJNZ	data addr,code addr
D6	1	XCHD	A,@R0
D7	1	XCHD	A,@R1
D8	2	DJNZ	R0,code addr
D9	2	DJNZ	R1,code addr
DA	2	DJNZ	R2,code addr
DB	2	DJNZ	R3,code addr
DC	2	DJNZ	R4,code addr
DD	2	DJNZ	R5,code addr
DE	2	DJNZ	R6,code addr
DF	2	DJNZ	R7,code addr
E0	1	MOVX	A,@DPTR
E1	2	AJMP	code addr
E2	1	MOVX	A,@R0
E3	1	MOVX	A,@R1
E4	1	CLR	A
E5	2	MOV	A,data addr
E6	1	MOV	A,@R0
E7	1	MOV	A,@R1
E8	1	MOV	A,R0
E9	1	MOV	A,R1
EA	1	MOV	A,R2
EB	1	MOV	A,R3
EC	1	MOV	A,R4
ED	1	MOV	A,R5
EE	1	MOV	A,R6
EF	1	MOV	A,R7
F0	1	MOVX	@DPTR,A
F1	2	ACALL	code addr
F2	1	MOVX	@R0,A
F3	1	MOVX	@R1,A
F4	1	CPL	A
F5	2	MOV	data addr,A
F6	1	MOV	@R0,A
F7	1	MOV	@R1,A
F8	1	MOV	R0,A
F9	1	MOV	R1,A
FA	1	MOV	R2,A
FB	1	MOV	R3,A
FC	1	MOV	R4,A
FD	1	MOV	R5,A
FE	1	MOV	R6,A
FF	1	MOV	R7,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating

Considerable effort was expanded to make the LM78XX series of regulators easy to use and mininize the number of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

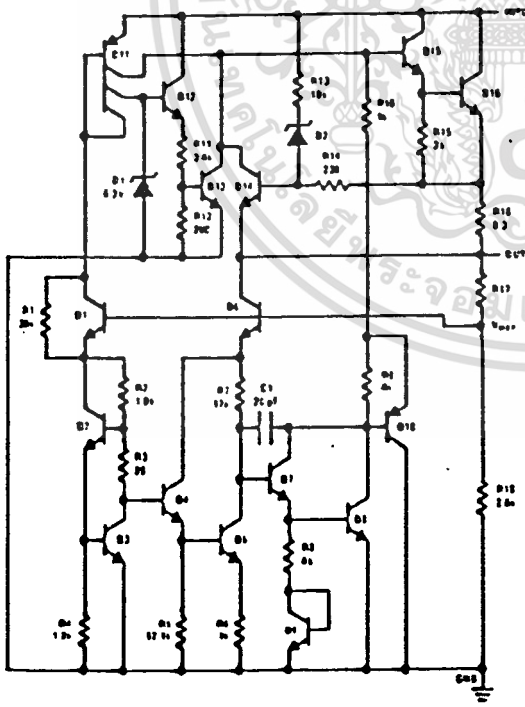
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams



TL/H/7746-1

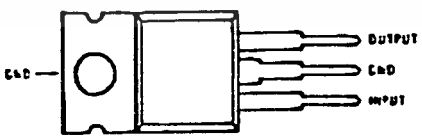
Metal Can Package
TO-3 (K)
Aluminum

TL/H/7746-2

Bottom View

Order Number LM7805CK,
LM7812CK or LM7815CK
See NS Package Number KC02A

Plastic Package
TO-220 (T)



TL/H/7746-3

Top View

Order Number LM7805CT,
LM7812CT or LM7815CT
See NS Package Number T03B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage (V_O = 5V, 12V and 15V)	35V
Internal Power Dissipation (Note 1)	Internally Limited
Operating Temperature Range (T_A)	0°C to +70°C
Maximum Junction Temperature	
(K Package)	150°C
(T Package)	150°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	
TO-3 Package K	300°C
TO-220 Package T	230°C

Electrical Characteristics LM78XXC (Note 2) 0°C ≤ T_J ≤ 125°C unless otherwise noted.

Output Voltage				5V			12V			15V			
Input Voltage (unless otherwise noted)				10V			19V			23V			Units
Symbol	Parameter	Conditions		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
V_O	Output Voltage	T_J = 25°C, 5 mA ≤ I_O ≤ 1A		4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
		P_D ≤ 15W, 5 mA ≤ I_O ≤ 1A		4.75		5.25	11.4		12.6	14.25		15.75	V
		V_{MIN} ≤ V_{IN} ≤ V_{MAX}		(7.5 ≤ V_{IN} ≤ 20)			(14.5 ≤ V_{IN} ≤ 27)			(17.5 ≤ V_{IN} ≤ 30)			V
ΔV_O	Line Regulation	I_O = 500 mA	T_J = 25°C		3	50		4	120		4	150	mV
			ΔV_{IN}	(7 ≤ V_{IN} ≤ 25)			14.5 ≤ V_{IN} ≤ 30)			(17.5 ≤ V_{IN} ≤ 30)			V
			0°C ≤ T_J ≤ +125°C			50			120			150	mV
			ΔV_{IN}	(8 ≤ V_{IN} ≤ 20)			(15 ≤ V_{IN} ≤ 27)			(18.5 ≤ V_{IN} ≤ 30)			V
		I_O ≤ 1A	T_J = 25°C			50			120			150	mV
			ΔV_{IN}	(7.5 ≤ V_{IN} ≤ 20)			(14.6 ≤ V_{IN} ≤ 27)			(17.7 ≤ V_{IN} ≤ 30)			V
			0°C ≤ T_J ≤ +125°C			25			60			75	mV
			ΔV_{IN}	(8 ≤ V_{IN} ≤ 12)			(16 ≤ V_{IN} ≤ 22)			(20 ≤ V_{IN} ≤ 26)			V
ΔV_O	Load Regulation	T_J = 25°C	5 mA ≤ I_O ≤ 1.5A		10	50		12	120		12	150	mV
			250 mA ≤ I_O ≤ 750 mA			25			60			75	mV
		5 mA ≤ I_O ≤ 1A, 0°C ≤ T_J ≤ +125°C				50			120			150	mV
I_O	Quiescent Current	I_O ≤ 1A	T_J = 25°C			8			8			8	mA
			0°C ≤ T_J ≤ +125°C			8.5			8.5			8.5	mA
ΔI_O	Quiescent Current Change	5 mA ≤ I_O ≤ 1A				0.5			0.5			0.5	mA
		T_J = 25°C, I_O ≤ 1A				1.0			1.0			1.0	mA
		V_{MIN} ≤ V_{IN} ≤ V_{MAX}		(7.5 ≤ V_{IN} ≤ 20)			(14.8 ≤ V_{IN} ≤ 27)			(17.9 ≤ V_{IN} ≤ 30)			V
		I_O ≤ 500 mA, 0°C ≤ T_J ≤ +125°C				1.0			1.0			1.0	mA
		V_{MIN} ≤ V_{IN} ≤ V_{MAX}		(7 ≤ V_{IN} ≤ 25)			(14.5 ≤ V_{IN} ≤ 30)			(17.5 ≤ V_{IN} ≤ 30)			V
V_N	Output Noise Voltage	T_A = 25°C, 10 Hz ≤ f ≤ 100 kHz			40			75			90		μV
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$	Ripple Rejection	f = 120 Hz	I_O ≤ 1A, T_J = 25°C or I_O ≤ 500 mA, 0°C ≤ T_J ≤ +125°C	62	80		55	72		54	70		dB
				62			55			54			dB
		V_{MIN} ≤ V_{IN} ≤ V_{MAX}		(8 ≤ V_{IN} ≤ 18)			(15 ≤ V_{IN} ≤ 25)			(18.5 ≤ V_{IN} ≤ 28.5)			V
R_O	Dropout Voltage	T_J = 25°C, I_{OUT} = 1A			2.0			2.0			2.0		V
	Output Resistance	f = 1 kHz			8			18			19		mΩ
	Short-Circuit Current	T_J = 25°C			2.1			1.5			1.2		A
	Peak Output Current	T_J = 25°C			2.4			2.4			2.4		A
	Average TC of V_{OUT}	0°C ≤ T_J ≤ +125°C, I_O = 5 mA			0.6			1.5			1.8		mV/°C
V_{IN}	Input Voltage Required to Maintain Line Regulation	T_J = 25°C, I_O ≤ 1A			7.5			14.6			17.7		V

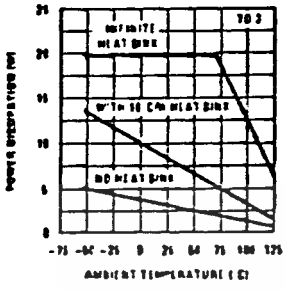
Note 1: Thermal resistance of the TO-3 package (K, KC) is typically 4°C/W junction to case and 35°C/W case to ambient. Thermal resistance of the TO-220 package (T) is typically 4°C/W junction to case and 50°C/W case to ambient.

Note 2: All characteristics are measured with capacitor across the input of 0.22 μF, and a capacitor across the output of 0.1μF. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques (t_w ≤ 10 ms, duty cycle ≤ 5%). Output voltage changes due to changes in thermal temperature must be taken into account separately.

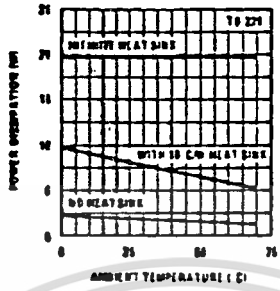
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

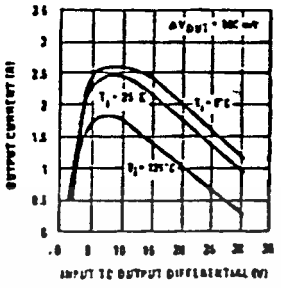
Maximum Average Power Dissipation



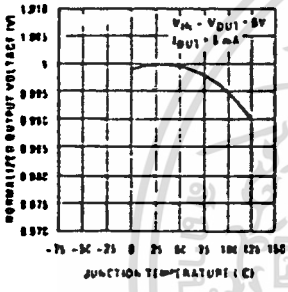
Maximum Average Power Dissipation



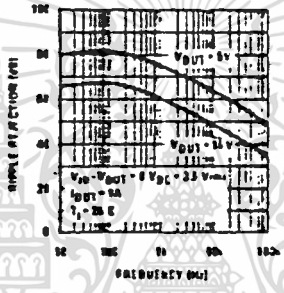
Peak Output Current



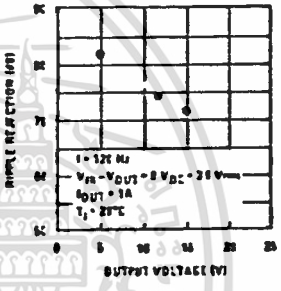
Output Voltage (Normalized to 1V at T_J = 25°C)



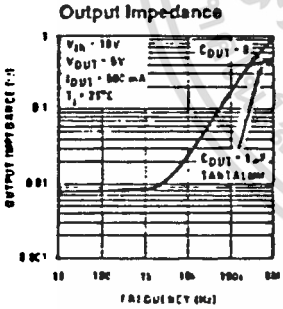
Ripple Rejection



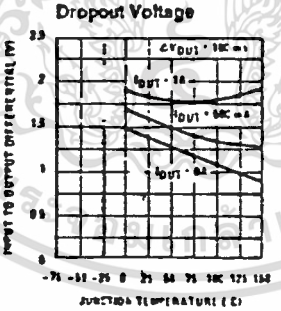
Ripple Rejection



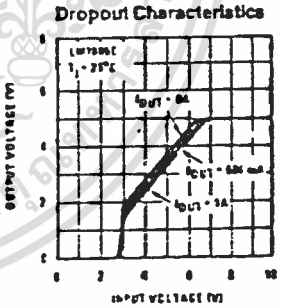
Output Impedance



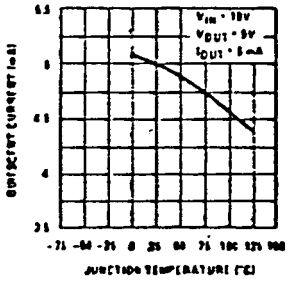
Dropout Voltage



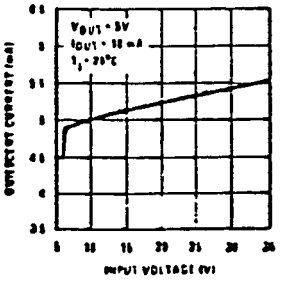
Dropout Characteristics



Quiescent Current



Quiescent Current



TL/H/7746–4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LM79XX Series 3-Terminal Negative Regulators

General Description

The LM79XX series of 3-terminal regulators is available with fixed output voltages of −5V, −12V, and −15V. These devices need only one external component—a compensation capacitor at the output. The LM79XX series is packaged in the TO-220 power package and is capable of supplying 1.5A of output current.

These regulators employ internal current limiting safe area protection and thermal shutdown for protection against virtually all overload conditions.

Low ground pin current of the LM79XX series allows output voltage to be easily boosted above the preset value with a resistor divider. The low quiescent current drain of these devices with a specified maximum change with line and load ensures good regulation in the voltage boosted mode.

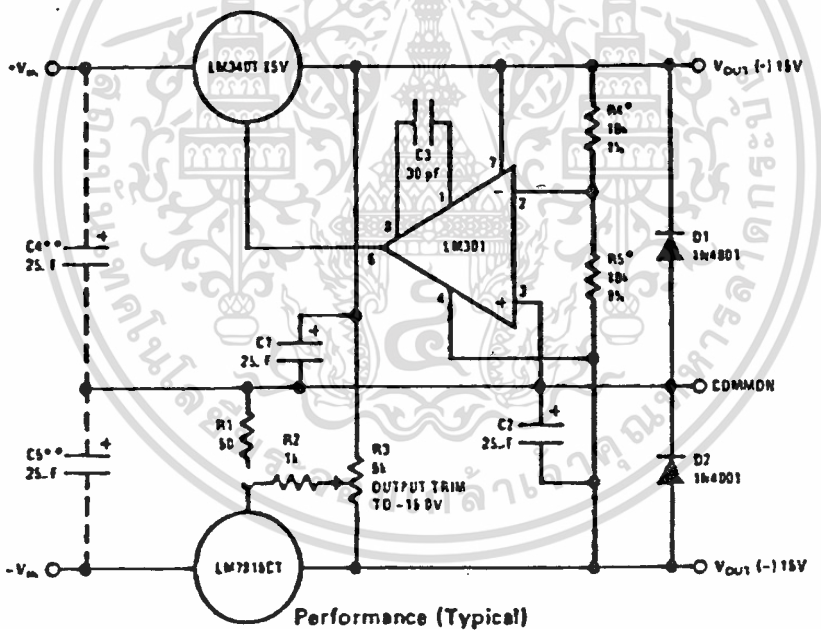
For applications requiring other voltages, see LM137 data sheet.

Features

- Thermal, short circuit and safe area protection
- High ripple rejection
- 1.5A output current
- 4% preset output voltage

Typical Applications

±15V, 1 Amp Tracking Regulators



Performance (Typical)

TL/H/7340–1

	(−15)	(+15)
Load Regulation at ΔI_L = 1A	40 mV	2 mV
Output Ripple, C_{IN} = 3000 µF, I_L = 1A	100 µVrms	100 µVrms
Temperature Stability	80 mV	80 mV
Output Noise 10 Hz ≤ f ≤ 10 kHz	150 µVrms	150 µVrms

*Resistor tolerance of R4 and R5 determine matching of (+) and (−) outputs.

**Necessary only if raw supply filter capacitors are more than 3" from regulators.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage

(V_O = 5V)	−35V
(V_O = 12V and 15V)	−40V

Input-Output Differential

(V_O = 5V)	25V
(V_O = 12V and 15V)	30V
Power Dissipation (Note 1)	Internally Limited
Operating Junction Temperature Range	0°C to +125°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	230°C

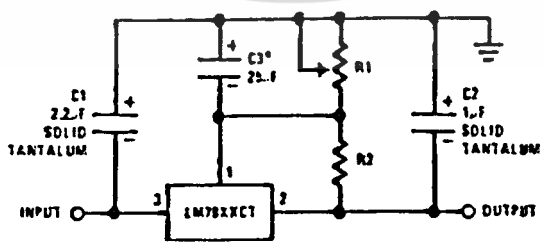
Electrical Characteristics

Conditions unless otherwise noted: I_{OUT} = 500 mA, C_{IN} = 2.2 µF, C_{OUT} = 1 µF, 0°C ≤ T_J ≤ +125°C, Power Dissipation ≤ 1.5W.

Part Number			LM7905C			Units
Output Voltage			5V			
Input Voltage (unless otherwise specified)			−10V			
Symbol	Parameter	Conditions	Min	Typ	Max	
V_O	Output Voltage	T_J = 25°C	−4.8	−5.0	−5.2	V
		5 mA ≤ I_{OUT} ≤ 1A, P ≤ 15W	−4.75		−5.25	V
			(−20 ≤ V_{IN} ≤ −7)			V
ΔV_O	Line Regulation	T_J = 25°C, (Note 2)		8	50	mV
			(−25 ≤ V_{IN} ≤ −7)			V
				2	15	mV
			(−12 ≤ V_{IN} ≤ −8)			V
ΔV_O	Load Regulation	T_J = 25°C, (Note 2)				mV
		5 mA ≤ I_{OUT} ≤ 1.5A		15	100	mV
		250 mA ≤ I_{OUT} ≤ 750 mA		5	50	mV
I_Q	Quiescent Current	T_J = 25°C		1	2	mA
ΔI_Q	Quiescent Current Change	With Line			0.5	mA
			(−25 ≤ V_{IN} ≤ −7)			V
		With Load, 5 mA ≤ I_{OUT} ≤ 1A			0.5	mA
V_n	Output Noise Voltage	T_A = 25°C, 10 Hz ≤ f ≤ 100 Hz		125		µV
	Ripple Rejection	f = 120 Hz	54	66		dB
			(−18 ≤ V_{IN} ≤ −8)			V
	Dropout Voltage	T_J = 25°C, I_{OUT} = 1A		1.1		V
I_{OMAX}	Peak Output Current	T_J = 25°C		2.2		A
	Average Temperature Coefficient of Output Voltage	I_{OUT} = 5 mA, 0°C ≤ T_J ≤ 100°C		0.4		mV/°C

Typical Applications (Continued)

Variable Output



TL/H/7249-2

*Improves transient response and ripple rejection. Do not increase beyond 50 µF.

$$V_{OUT} = V_{5CT}\left(\frac{R1 + R2}{R2}\right)$$

Select R2 as follows

LM7905CT	300Ω
LM7912CT	750Ω
LM7915CT	1k

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued) Conditions unless otherwise noted. I_{OUT} = 500 mA, C_{IN} = 2.2 µF, C_{OUT} = 1 µF, 0°C ≤ T_J ≤ +125°C, Power Dissipation = 1.5W.

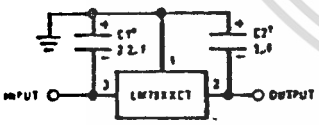
Part Number			LM7912C			LM7915C			Units
Output Voltage			12V			15V			
Input Voltage (unless otherwise specified)			−19V			−23V			
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	
V_O	Output Voltage	T_J = 25°C	−11.5	−12.0	−12.5	−14.4	−15.0	−15.6	V
		5 mA ≤ I_{OUT} ≤ 1A, P ≤ 15W	−11.4		−12.6	−14.25		−15.75	V
			(−27 ≤ V_{IN} ≤ −14.5)			(−30 ≤ V_{IN} ≤ −17.5)			V
ΔV_O	Line Regulation	T_J = 25°C, (Note 2)		5	80		5	100	mV
			(−30 ≤ V_{IN} ≤ −14.5)			(−30 ≤ V_{IN} ≤ −17.5)			V
				3	30		3	50	mV
			(−22 ≤ V_{IN} ≤ −16)			(−26 ≤ V_{IN} ≤ −20)			V
ΔV_O	Load Regulation	T_J = 25°C, (Note 2)		15	200		15	200	mV
		5 mA ≤ I_{OUT} ≤ 1.5A		15	200		15	200	mV
		250 mA ≤ I_{OUT} ≤ 750 mA		5	75		5	75	mV
I_Q	Quiescent Current	T_J = 25°C		1.5	3		1.5	3	mA
ΔI_Q	Quiescent Current Change	With Line			0.5			0.5	mA
			(−30 ≤ V_{IN} ≤ −14.5)			(−30 ≤ V_{IN} ≤ −17.5)			V
		With Load, 5 mA ≤ I_{OUT} ≤ 1A			0.5			0.5	mA
V_n	Output Noise Voltage	T_A = 25°C, 10 Hz ≤ f ≤ 100 Hz		300			375		µV
	Ripple Rejection	f = 120 Hz	54	70		54	70		dB
			(−25 ≤ V_{IN} ≤ −15)			(−30 ≤ V_{IN} ≤ −17.5)			V
	Dropout Voltage	T_J = 25°C, I_{OUT} = 1A		1.1			1.1		V
I_{OMAX}	Peak Output Current	T_J = 25°C		2.2			2.2		A
	Average Temperature Coefficient of Output Voltage	I_{OUT} = 5 mA, 0°C ≤ T_J ≤ 100°C		−0.8			−1.0		mV/°C

Note 1: For calculations of junction temperature rise due to power dissipation, thermal resistance junction to ambient (θ_{JA}) is 50°C/W (no heat sink) and 5°C/W (infinite heat sink).

Note 2: Regulation is measured at a constant junction temperature by pulse testing with a low duty cycle. Changes in output voltage due to heating effects must be taken into account.

Typical Applications (Continued)

Fixed Regulator



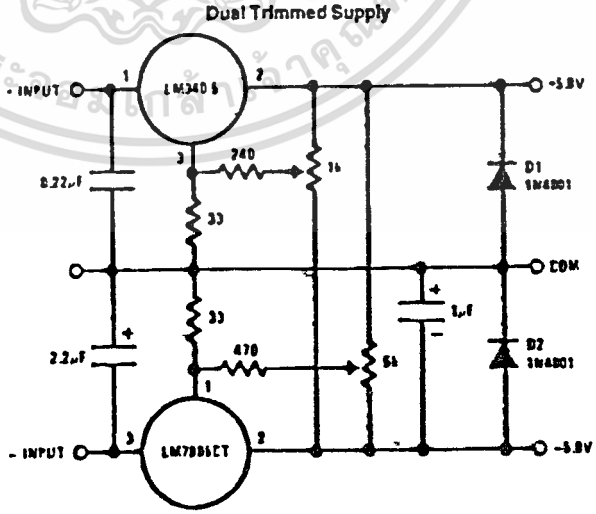
TL/H/7340–3

*Required if regulator is separated from filter capacitor by more than 3". For value given, capacitor must be solid tantalum. 25 µF aluminum electrolytic may be substituted.

†Required for stability. For value given, capacitor must be solid tantalum. 25 µF aluminum electrolytic may be substituted. Values given may be increased without limit.

For output capacitance in excess of 100 µF, a high current diode from input to output (1N4001, etc.) will protect the regulator from momentary input shorts.

Dual Trimmed Supply

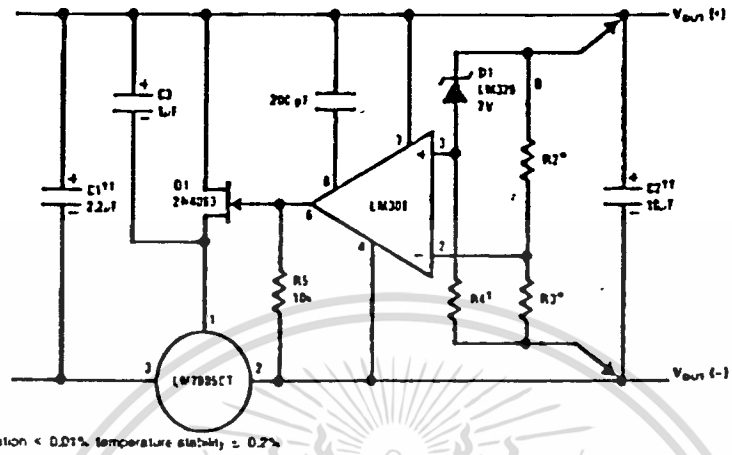


TL/H/7340–4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

High Stability 1 Amp Regulator



Load and line regulation < 0.01% temperature stability ± 0.2%

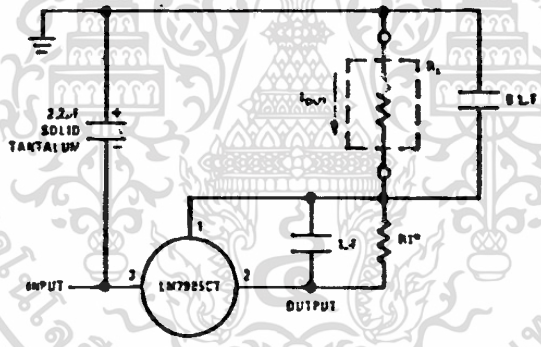
TL/H/7340-5

†Determine Zener current

††Solid tantalum

*Select resistors to set output voltage 2 ppm/°C tracking suggested

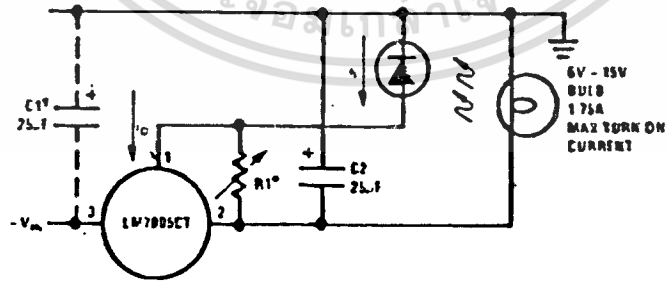
Current Source



*$I_{OUT} = 1\,mA + \frac{5V}{R1}$

TL/H/7340-7

Light Controllers Using Silicon Photo Cells



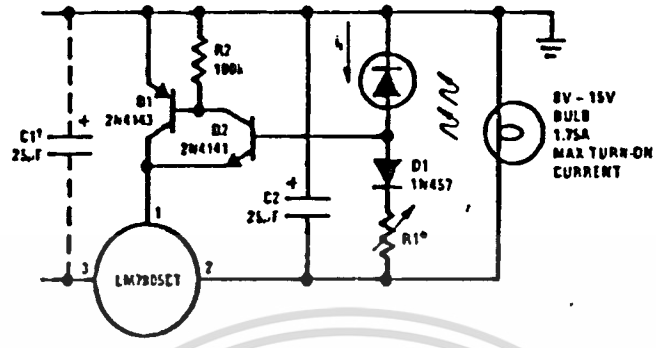
TL/H/7340-8

*Lamp brightness increase until $I_L = I_Q$ (≈ 1 mA) + 5V/R1

†Necessary only if raw supply filter capacitor is more than 2" from LM7905CT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



TL/H/7340-8

*Lamp brightness increases until I = 5V/R1 (I can be set as low as 1 μA)
†Necessary only if raw supply filter capacitor is more than 2" from LM7905CT

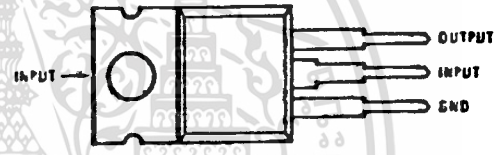
Connection Diagrams

TO-3 Package

TL/H/7340-10

Bottom View
Order Number LM7905CK, LM7912CK or LM7915CK
See NS Package Number KC02A

TO-220 Package

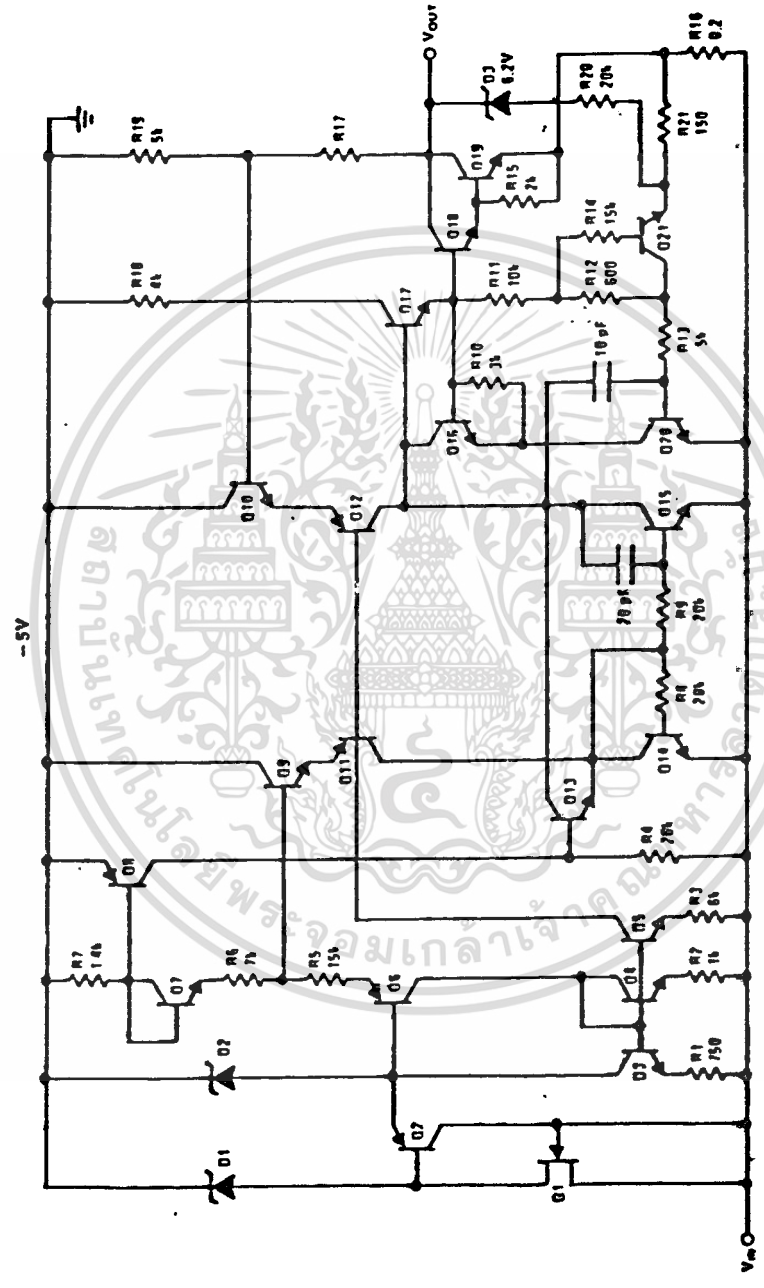


TL/H/7340-11

Top View
Order Number LM7905CT, LM7912CT or LM7915CT
See NS Package Number TO3B

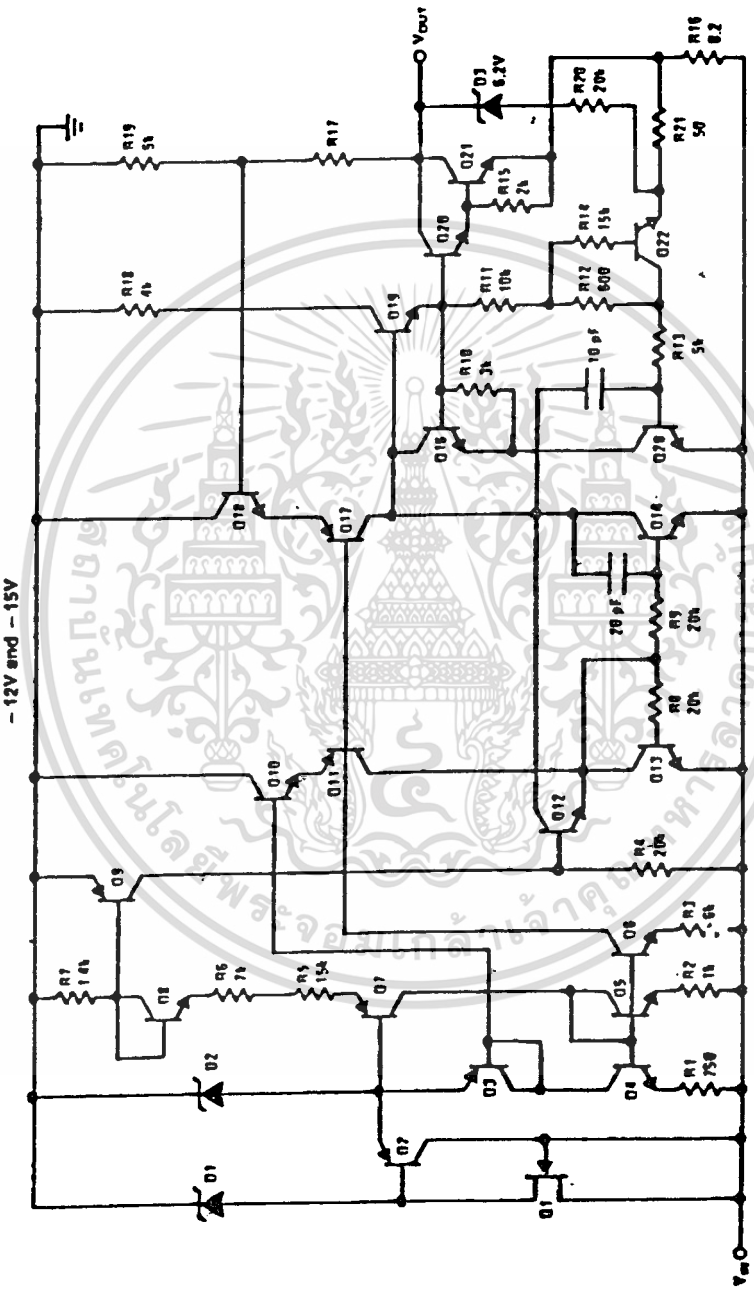
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54138/74138 3-Line-to-8-Line Decoder

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S138	J			W						SN54LS138	J			W										
	SN74S138	J	N								SN74LS138	J	N												
FAIRCHILD	/93S138	6D									/93LS138/93LS138	9E			F										
	74S138/74S138	9D									74LS138/74LS138	9E	9D		F										
MOTOROLA											SN74LS138		P												
											DM74LS138		E												
N.S.C.	DM74S138		J								DM54LS138		D												
PHILIPS	N74S138		F								N74LS138		D												
SIGNETICS	S54S138	F	B		W																				
	N74S138	F	B								N74LS138		A	D											
SIEMENS																									
FUJITSU											74LS138		M	D											
HITACHI											HD74LS138		P	D											
MITSUBISHI	M74S138		P	D							M74LS138		P	D											
NEC											74LS138		X	D											
TOSHIBA																									

Electrical Characteristics SN54LS138 SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

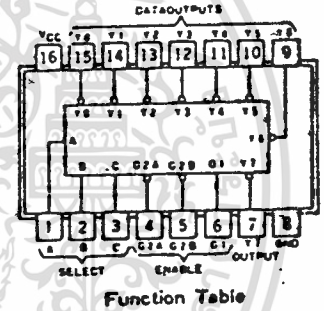
PARAMETER*		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA	SN54LS	2.5	3.4		V
			SN74LS	2.7	3.4		
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8mA			0.25	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current ¶	V_{CC} = MAX		−20		−100	mA
I_{CC}	Supply current	V_{CC} = MAX, Outputs enabled and open			6.3	10	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ

					TYP	MAX	UNIT
t_{PLH}	From Binary select to Any output	Levels of delay	2		13	20	ns
t_{PHL}					27	41	
t_{PLH}			3		18	27	ns
t_{PHL}					26	39	
t_{PLH}	From Enable to Any output		2		12	18	ns
t_{PHL}					21	32	
t_{PLH}			3		17	26	ns
t_{PHL}					25	38	

* For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
¶ Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

Pin Assignment (Top View)



positive logic: see function table

Function Table

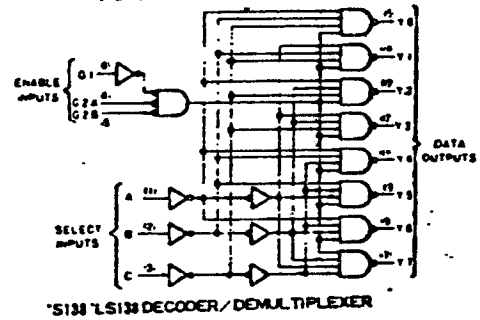
'S138 'LS138

INPUTS					OUTPUTS							
ENABLE		SELECT										
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* G2 = G2A + G2B

H = high level, L = low level, X = irrelevant

Functional Block Diagram



'S138 'LS138 DECODER/DEMULTIPLEXER

เอกสารนี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54147/74147 10-Line Decimal to 4-Line BCD Priority Encoder

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.											SN74LS147		N			SN54147		J		W					
																SN74147		J	N						
FAIRCHILD																									
MOTOROLA																									
																DM54147									
N. S. C.																DM74147									
PHILIPS																N74147									
SIGNETICS																8T147									
																54147									
SIEMENS																									
FUJITSU																									
HITACHI																HD74147		P							
MITSUBISHI																M74147		P							
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS147/SN74LS147

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C	to 125°C
Input voltage	7V		SN74LS	0°C	to 70°C
		Storage temperature range		−65°C	to 150°C

recommended operating conditions

	SN54LS147			SN74LS147			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			8			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER ¶		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current: Any input except B	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current: Any input except B	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current §	V_{CC} = MAX		−20		−100	mA
I_{CC}	Supply current	V_{CC} = MAX, See Note	Condition 1		12	20	mA
			Condition 2		10	17	mA
t_{PLH} / t_{PHL}	from Any to Any output	WAVEFORM: Inverting output	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ		12	18	ns
t_{PLH} / t_{PHL}	from Any to Any output	WAVEFORM: Overriding output			21	33	ns

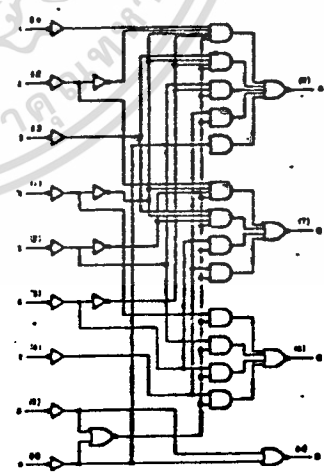
Function Table

'147

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

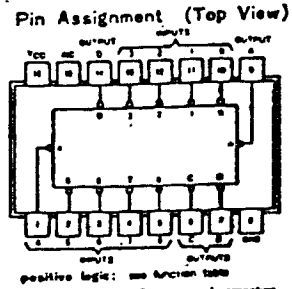
H = high logic level, L = low logic level, X = irrelevant

Functional Block Diagram



'147 10-LINE-TO-4 PRIORITY ENCODER

Pin Assignment (Top View)



positive logic: see function table

NC—no internal connection

NOTE: I_{CC} (condition 1) is measured with input 7 grounded, other inputs and outputs open. I_{CC} (condition 2) is measured with all inputs and outputs open.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

§ Not more than one output should be shorted at a time.

¶ t_{PLH} = propagation delay time, low-to-high-level output; t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54244/74244 Octal Buffers/Line Drivers/Line Receivers

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T. I.											SN54LS244		J												
FAIRCHILD											SN74LS244		J	N											
MOTOROLA																									
N. S. C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS244/SN74LS244

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
Inter-emitter voltage	5.5V	Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS244 MIN	NOM	MAX	SN74LS244 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-12			-15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

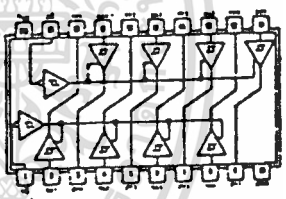
PARAMETER		TEST CONDITIONS†		SN74LS MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = -18mA				-1.5	V
	Hysteresis ($V_{T+} - V_{T-}$)	V_{CC} = MIN		0.2	0.4		V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = -3mA		2.4	3.4		V
		V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.5V, I_{OH} = MAX		2			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 12mA			0.4	V
			I_{OL} = 24mA			0.5	
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_{IL} = V_{IL} max	V_O = 2.7V			20	μA
I_{OZL}	Off-state output current, low-level voltage applied		V_O = 0.4V			-20	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current, any input	V_{CC} = MAX,	V_I = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			-0.2	mA
I_{OS}	Short-circuit output current ⊕	V_{CC} = MAX		-40		-225	mA
I_{CC}	Supply current, Outputs high	V_{CC} = MAX	All		13	23	mA
	Outputs low		LS244		27	46	
	Outputs open		LS244		22	54	
	All outputs disabled						

switching characteristics, V_{CC} = 5V, T_A = 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 45pF, R_L = 667Ω, See Note 2		9	14	ns
t_{PHL}	Propagation delay time, high-to-low-level output			12	18	ns
t_{PZL}	Output enable time to low level			26	39	ns
t_{PZH}	Output enable time to high level			15	23	ns
t_{PLZ}	Output disable time from low level	C_L = 5pF, R_L = 667Ω, See Note 2		15	25	ns
t_{PHZ}	Output disable time from high level			18	28	ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C
⊕ Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.
NOTE 2: Load circuit and voltage waveforms are shown on page 3-11.

Pin Assignment (Top View)



SN54LS244 (J)　　SN74LS244 (J, N)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54373/74373 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I	SN54S373	J									SN54LS373	J													
	SN74S373	J	N								SN74LS373	J	N												
FAIRCHILD																									
MOTOROLA																									
N.S.C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS373/SN74LS373

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommend operating conditions

		SN54LS373 MIN	NOM	MAX	SN74LS373 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−1			−2.6	mA
High-level output voltage, V_{OH}				5.5			5.5	V
Pulse width, t_w	Clock enable high	15			15			ns
	Clock enable high	15			15			
Setup time, t_{SU}		0			0			ns
Hold time, t_{hold}		10			10			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = MAX		2.4	3.1		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 24mA		0.35	0.5	V
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 2.7V				20	μA
I_{OZL}	Off-state output current, low-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 0.4V				−20	μA
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current§	V_{CC} = MAX		−30		−130	mA
I_{CC}	Supply current	V_{CC} = MAX, Output control at 4.5V	'LS373		24	40	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f_{max}			C_L = 45pF, R_L = 667Ω, See Notes 2 and 3				MHz
t_{PLH}	Data	Any Q			12	18	ns
t_{PHL}					12	18	
t_{PLH}	Clock or enable	Any Q			20	30	ns
t_{PHL}					18	30	
t_{PZH}	Output Control	Any Q			15	25	ns
t_{PZL}					25	35	
t_{PHZ}	Output Control	Any Q	C_L = 5pF, R_L = 667Ω, See Note 3		12	20	ns
t_{PLZ}					15	25	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C

§ Not more than one output should be shorted at a time and duration of the short-circuit should not exceed one second.

NOTES 2. Maximum clock frequency is tested with all outputs loaded

3. See load circuits and waveforms on page 3-81

f_{max} = maximum clock frequency

t_{PLH} = propagation delay time, low-to-high-level output

t_{PHL} = propagation delay time, high-to-low-level output

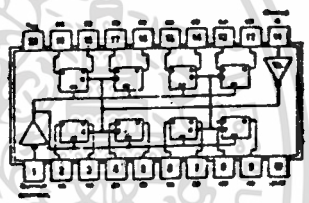
t_{PZH} = output enable time to high level

t_{PZL} = output enable time to low level

t_{PHZ} = output disable time from high level

t_{PLZ} = output disable time from low level

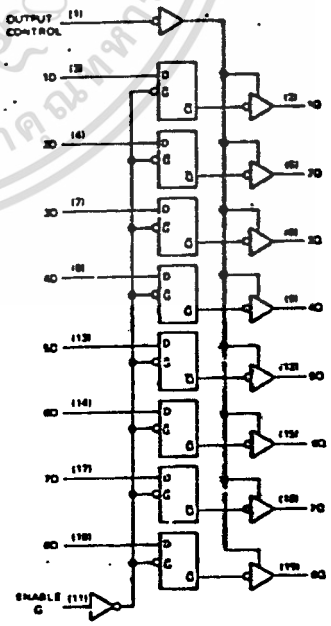
Pin Assignments (Top View)



SN54LS373 (J)
SN54S373 (J)

SN74LS373 (J, N)
SN74S373 (J, N)

'LS373, 'S373
TRANSPARENT LATCHES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์เรื่อง PROGRAMMABLE PANEL METER นี้ สำเร็จลงได้ด้วยความช่วยเหลือจากบุคคลหลายท่านด้วยกันโดยเฉพาะ อาจารย์วิทยา ทิพย์สุวรรณพร ซึ่งเป็นอาจารย์ที่ปรึกษาได้ให้คำแนะนำ ช่วยในการค้นคว้า เสนอแนวคิด สนับสนุนอุปกรณ์ และให้กำลังใจในการจัดทำมาโดยตลอด และขอขอบคุณเพื่อน ๆ ทุกท่าน ที่ให้ความช่วยเหลือ ทำให้ปริญญานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี จึงขอขอบคุณมา ณ โอกาสนี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ผศ. พิพัฒน์ เลาหสงคราม., ไมโครคอนโทรลเลอร์ MCS-51 (1),วิศวสารลาดกระบัง, ปีที่ 9, ฉบับที่ 4, หน้า 60-68, 2532

2. ผศ. พิพัฒน์ เลาหสงคราม., ไมโครคอนโทรลเลอร์ MCS-51 (2),วิศวสารลาดกระบัง, ปีที่ 9, ฉบับที่ 5, หน้า 49-60, 2532

3. บริษัท ศิลาริเสิร์ท., 8051 VS Z80 ความแตกต่างที่คุณต้องเลือก, จุลสารไมโครคอนโทรลเลอร์, ฉบับที่ 3, 2533

4. บริษัท ศิลาริเสิร์ท.,บัญญัติ 10 ประการเพื่อก้าวจาก Z80 สู่ 8051, จุลสารไมโครคอนโทรลเลอร์, ฉบับที่ 6, 2534

5. บริษัท ซีเอ็ดยูเคชั่น จำกัด., คู่มือ/เทียบเบอร์ ไอซี TTL, นำอักษรการพิมพ์, ครั้งที่ 5, 2530

6. Albert D. Helfrick and William D. cooper., "Modern Electronic Instrumentation and Measurement Techniques", Prentice-Hall.Inc., 1990

7. Intel Corporation., "Microprocessor Data Book (MCS-51)", Intel Literature., 1988

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้