



ปีการศึกษา 2533

การใช้ไมโครโพรเซสเซอร์  
ควบคุมการแก๊พเออร์นฟลัดเดอร์  
ให้กับภาระไม่เชิงเส้น  
โดย

นาย ภาณุมาศ ช่างทำ	32.6122
นาย วิโรจน์ แสงสุวรรณ	32.6127

อาจารย์ที่ปรึกษา

อาจารย์ วิทยา ทิพย์สุวรรณพร



ปริญญาโทปีการศึกษา 2533

เรื่อง MICROPROCESSOR BASES ADAPTIVE POWER FACTOR  
FOR NONLINEAR LOAD

ผู้จัดทำ

1. นาย ภาณุมาศ ช่างทำ 32.6122
2. นาย วิโรจน์ แสงสุวรรณ 32.6127

( อาจารย์ วิทยา ทิพย์สุวรรณพร )

..... อาจารย์ที่ปรึกษา

เลขหมู่ T 33029 ๓๖  
เลขทะเบียน 027862  
วัน, เดือน, ปี 12 ก.ค. 74

**การใช้ไมโครโปรเซสเซอร์  
ควบคุมการแก๊สเซอร์แฟคเตอร์ให้กับภาระไม่เป็นเชิงเส้น**

นาย ภาณุมาศ ช่างทำ  
นาย วิโรจน์ แสงสุวรรณ

อาจารย์ที่ปรึกษา  
อาจารย์ วิทยา ทิพย์สุวรรณพร  
ปีการศึกษา 2533

**บทคัดย่อ**

ชุดปรับปรุงตัวประกอบกำลังไฟฟ้า สำหรับ ลิเนียร์โหลด และ ไม่ลิเนียร์โหลด วัตถุประสงค์ประกอบกำลังทำโดยใช้ไมโครโปรเซสเซอร์ และเปรียบเทียบกับค่าตัวประกอบกำลังอ้างอิงซึ่งไมโครโปรเซสเซอร์ จะปรับให้ค่าตัวประกอบกำลังของระบบเข้าหา สู่ตัวประกอบกำลังอ้างอิงโดยการควบคุมมุมกระแสของไทรริสเตอร์ในการคอมแนสเซอร์ ผ่านขบวนการทางซอฟต์แวร์ ; ค่าตัวประกอบกำลังจะถูกรัดโดย ไมโครโปรเซสเซอร์จากกระแสและแรงดันของระบบซึ่งสามารถวัดและปรับได้อย่างละเอียด

**MICROPROCESSOR BASES ADPTIVE POWER FACTOR  
FOR NONLINEARLOAD**

**Mr. PANOOMAS CHANUTAM**

**Mr. VIROJ SANGSUWAN**

**Mr. VITTAYA TIPSUWANNAPORN**

**ADVISOR**

**1990**

**ABSTRACT**

A microprocessor-based adaptive power factor corrector for poor power factor (linear or nonlinear) load is introduced. The system power factor is measured by the microprocessor and compared with a predetermined reference value. According, the microprocessor adjusts controlling the firing angle of the thyristorized static VAR compensater through microcomputer software. The system power factor is measured by themicroprocessor at every supply cycle, and the above sequence is repeated. The proposed scheme achieves both accurate measurement and adjustment of the system power factor.

## โครงการปริญญาโท

ชื่อเรื่อง MICROPROCESSOR BASES ADAPTIVE POWER FACTOR  
FOR NONLINEAR LOAD

เสนอโดย

- 1 นาย ภาคมาศ ช่างทำ รหัส 326122
- 2 นาย วิโรจน์ แสงสุวรรณ รหัส 326127

ที่ปรึกษา

อ.วิทยา ทิพย์สุวรรณพร

วัตถุประสงค์

- 1 เพื่อที่จะให้เข้าใจถึงประโยชน์และลดการสูญเสียในระบบไฟฟ้ากำลัง
- 2 เพื่อศึกษาและค้นคว้าออกแบบอุปกรณ์ในการแก้เพาเวอร์แฟคเตอร์  
กับ ภาระไม่เป็นเชิงเส้น
- 3 เพื่อเป็นแนวทางในการปรับปรุงและประยุกต์ใช้งาน ให้เหมาะสมใน  
ในการใช้งานระดับอุตสาหกรรม

แนวความคิด

ในระบบไฟฟ้ากำลังนั้น ส่วนที่สูญเสีย 2 ประเภทคือประเภทอินดักทีฟโหลด และ  
คาร์ปาซิทีฟโหลด ซึ่งทั้ง 2 ประเภท นี้จะเป็นปฏิกิริยาต่อกัน ดังนั้น เมื่อเกิดการสูญเสียที่  
เป็นอินดักทีฟโหลด เราก็จะใช้ คาร์ปาซิแตนซ์เข้าไปแก้ และถ้าเกิดในกรณีที่ เป็นคาร์ปาซิทีฟ  
โหลดเราก็จะใช้อินดักแตนซ์จึงเกิดเป็นระบบ (FT-TCR) FIXED CARPARCITOR  
CONTROLLED REACTOR และเราได้นำไมโครโพรเซสเซอร์ ในตระกูล MCS-51 มาควบคุม  
ให้เป็นระบบอัตโนมัติที่เป็นแบบเชิงเส้น

### ขั้นตอนการค้นคว้าและวิจัย

- 1 ศึกษาถึงไมโครโปรเซสเซอร์ตระกูล MCS-51
- 2 ออกแบบวงจรและวิธีการควบคุม
- 3 เขียนโปรแกรมเพื่อออกแบบโปรแกรมการทำงานของไมโครโปรเซสเซอร์

### คาดว่าจะผลที่จะได้รับ

- 1 สามารถนำเครื่องต้นแบบนี้ไปใช้ในห้องปฏิบัติการวิจัยได้
- 2 สามารถนำไปใช้กับอุตสาหกรรมเพื่อลดการสูญเสียและประหยัดพลังงาน

**Microprocessor Bases Adaptive  
Power Factor For Nonlinearload**



นาย.ภานมาศ ช่างทำ  
(PANBOMAS CHANGTAM)

นาย.วิโรจน์ แสงสุวรรณ  
(VIROJ SANGSUWAN)

วิทยานิพนธ์สำหรับปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สุภานันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา ๒๕๓๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทคัดย่อ	
Abstract	
บทที่ 1 บทนำ	3
บทที่ 2 ทฤษฎีและหลักการ	20
บทที่ 3 การคำนวณและการสร้าง	29
บทที่ 4 การทดลองผลการทดลองและสรุปผลการทดลอง	67
กิตติกรรมประกาศ	
หนังสืออ้างอิง	
ภาคผนวก	



#### 4. ประเภทอุตสาหกรรมขนาดเล็ก

ผู้ใช้ไฟฟ้าประเภทนี้ จะ มีความต้องการพลังงานไฟฟ้าเฉลี่ยใน 15 นาทีสูงสุดตั้งแต่ 30-499 กิโลวัตต์ ในการเรียกเก็บค่าพลังงานไฟฟ้าประเภทที่มีการเรียกเก็บ 3 อย่างคือ

- 1) ค่าพลังงานไฟฟ้า (kw - hour)
- 2) ค่าความต้องการพลังงานไฟฟ้า (kw - demand)
- 3) ค่าเพาเวอร์แฟคเตอร์ (kw - demand)

#### 5. ประเภทอุตสาหกรรมขนาดใหญ่

ผู้ใช้ไฟฟ้าประเภทนี้ จะมีความต้องการพลังงานไฟฟ้าเฉลี่ยสูงสุด ตั้งแต่ 500 กิโลวัตต์ขึ้นไป ในการเรียกเก็บค่าพลังงานไฟฟ้าประเภทที่มีการเรียกเก็บ 3 อย่างคือ

- 1) ค่าพลังงานไฟฟ้า (kw - hour)
- 2) ค่าความต้องการพลังงานไฟฟ้า (kw - demand)
- 3) ค่าเพาเวอร์แฟคเตอร์ (kw - demand)

#### 6. ประเภทอุตสาหกรรมขนาดใหญ่ในระยะเวลา OFF-PEAK

สำหรับผู้ใช้ไฟฟ้าประเภทนี้ จะมีความต้องการพลังงานไฟฟ้า เฉลี่ยสูงสุดตั้งแต่ 1,000 กิโลวัตต์ขึ้นไป

สำหรับผู้ใช้ไฟฟ้าประเภทนี้ การไฟฟ้า ตั้งขึ้นมาเพื่อช่วยลดค่าใช้จ่ายค่ากระแสไฟฟ้า แก่โรงงานอุตสาหกรรมที่สามารถลดการใช้กระแสไฟฟ้าในช่วงเวลา 18.30 -20.30 นาฬิกาของทุกๆ วัน ทั้งนี้เพราะในช่วงเวลาดังกล่าวนี้ จะมีการใช้ไฟฟ้ากันมากที่สุด เราเรียกช่วงเวลาดังกล่าวนี้ว่า (on-peak)

ในการเรียกเก็บค่าพลังงานไฟฟ้าประเภทนี้ จะมีการเรียกเก็บ 3 อย่างเหมือนเดิม แต่จะมีปลีกย่อยในการเรียกเก็บอีกนิดหน่อย ซึ่งรายละเอียดดังนี้คือ

- 1) ค่าพลังงานไฟฟ้า
- 2) ค่าความต้องการพลังงานไฟฟ้า
  - ค่าความต้องการพลังงานระยะ on-peak
  - ค่าความต้องการพลังงานระยะ off-peak

- กิโลวัตต์ (kilowatt) คือ หน่วยที่ใช้วัดค่าพลังงานไฟฟ้าที่ถูกใช้ไป

- กิโลวัตต์ - ชั่วโมง (kilowatt-hour or unit) คือ หน่วยที่ใช้วัดค่าพลังงานไฟฟ้าที่ถูกใช้ไปใน 1 ชั่วโมง ซึ่งค่าไฟฟ้าที่เก็บกันในปัจจุบันโดยทั่วๆ ไปก็จะเก็บตามค่าของจำนวนยูนิตที่ใช้ไปนั่นเอง

- ความต้องการ พลังงานไฟฟ้าเฉลี่ยใน 15 นาทีสูงสุด (maximum 15 minute kilowatt demand) โดยที่การไฟฟ้าคือหน่วยงานที่คอยควบคุมการจ่ายกระแสไฟฟ้าให้เป็นไปอย่างสม่ำเสมอ วิธีหนึ่งที่จะทำให้เงื่อนไขดังกล่าวเป็นไปได้ก็คือการเก็บเงินเพิ่มเติมในส่วนที่ผู้ใช้ไฟฟ้าทำการดึงกระแสไฟฟ้าเต็มที่ใน 15 นาทีสูงสุด ซึ่งในทางปฏิบัติทางการไฟฟ้า จะติดตั้งมิเตอร์เพิ่มขึ้นมาอีก 1 ตัว เพื่อวัดค่าเฉลี่ยของพลังงานไฟฟ้าทุกๆ 15 นาที ถ้าช่วง 15 นาทีใดในรอบเดือนมีค่ากิโลวัตต์สูงสุดแล้ว มาตรการดังกล่าวจะค้างค่าอยู่ตรงนั้น จากเงื่อนไขดังกล่าวจะทำให้ผู้ใช้ไฟฟ้าเพิ่มความระมัดระวังในการเปิดปิดโหลด เพื่อจะทำให้ค่าเฉลี่ยของพลังงานไฟฟ้าทุกๆ 15 นาทีมีค่าต่ำที่สุด

- ความต้องการพลังงานไฟฟ้า เฉลี่ยแบบรีแอกทีฟใน 15 นาทีสูงสุด (maximum 15 minute kilovar demand) โดยทั่วๆ ไปแล้ว โหลดของโรงงานอุตสาหกรรมมักจะเป็นพวกอินดักทีฟโหลด (inductive load) ซึ่งได้แก่ มอเตอร์ หม้อแปลง ขอลวดเหนี่ยวนำ ฯลฯ ซึ่งจากลักษณะสมบัติของโหลดเหล่านี้ จะทำให้ค่า power factor เตอร์ของระบบมีค่าต่ำลง (power factor)

ดังนั้น โรงงานอุตสาหกรรมใดที่ทำให้ค่าเพาเวอร์แฟคเตอร์ต่ำกว่าที่การไฟฟ้า กำหนดไว้ จึงต้องจ่ายเงินเพิ่มเติมส่วนหนึ่งให้กับการไฟฟ้าเพื่อชดเชยกับการที่โรงงานนั้นเป็นผู้ทำให้ระบบไฟฟ้าทั้งหมดมีค่าเพาเวอร์ต่ำลง

ซึ่งในการบันทึกค่าความต้องการพลังงานไฟฟ้าแบบรีแอกทีฟนี้ จะทำการวัดค่าเฉลี่ยในทุกๆ 15 นาที เหมือนกับกรณีของค่าความต้องการพลังงานไฟฟ้าจากที่กล่าวมาทั้งหมด จะสรุป การเรียกเก็บค่าไฟฟ้าจากผู้ประกอบการไฟฟ้ามียู 3 แบบคือ

- 1) จากค่าพลังงานไฟฟ้า (kw-hour) ที่ใช้ในแต่ละเดือน
- 2) จากค่าความต้องการไฟฟ้า (kw-demand) ในแต่ละเดือน
- 3) จากค่าเพาเวอร์แฟคเตอร์ (kvar-demand) ในแต่ละเดือน

ดังนั้นจะเห็นได้ว่าการประหยัดไฟฟ้า ก็มีอยู่ 3 ทางใหญ่ๆ เช่น คือ

- 1) พยายามลดค่าพลังงานไฟฟ้าที่ใช้ในแต่ละเดือนให้น้อยที่สุด

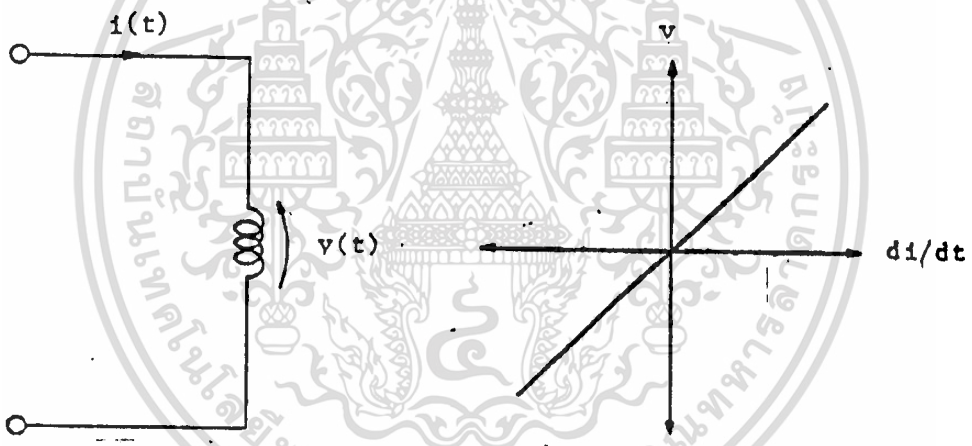
2) พยายามลดค่าความต้องการพลังไฟฟ้าที่ใช้ในแต่ละเดือน  
โดยการจัดเวลาใช้โหลดแต่ละชนิดให้เหมาะสม

3) พยายามทำให้ค่าเพาเวอร์แฟคเตอร์อยู่ในช่วงที่การไฟฟ้ากำหนด  
สำหรับปริมาณพันธึฉบับนี้ เนื้อหาทั้งหมดจะกล่าวถึงการประหยัดไฟ  
ฟ้า โดยพยายามทำให้ค่าเพาเวอร์อยู่ในช่วงที่การไฟฟ้า กำหนดโดยอัตโนมัติ

ในส่วนนี้จะกล่าวถึงความรู้พื้นฐานที่จำเป็นต้องรู้เพื่อประโยชน์ในการแก้ปัญหาต่อไป

### 7 ขดลวดอินดักเตอร์

จากผลการทดลองพบว่า ศักดาไฟฟ้าที่ตกคร่อมขดลวดอินดักเตอร์จะแปรโดยตรงกับ  
อัตราการเปลี่ยนแปลงของกระแสที่ไหลผ่านขดลวดอินดักเตอร์ ดังรูปที่ 1



รูปที่ 1

อัตราการเปลี่ยนแปลงในที่นี้หมายถึง การเปลี่ยนแปลงของกระแสกับเวลาซึ่ง  
เขียนเป็นสมการทางแคลคูลัสได้ว่า  $di/dt$

ดังนั้น เราเขียนความสัมพันธ์ระหว่างกระแสที่ไหลผ่าน และศักดาที่ ตกคร่อมขด  
ลวดอินดักเตอร์ได้เป็น

$$v \propto di/dt$$

หรือเขียนเป็นสมการได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยพลังงานดังกล่าวนี้สามารถจะถ่ายเทให้แก่หรือออกจากขดลวดอินดักเตอร์ได้

- สำหรับวงจรกระแสสลับ

ค่าอิมพีแดนซ์ของขดลวดอินดักเตอร์ =  $sL$

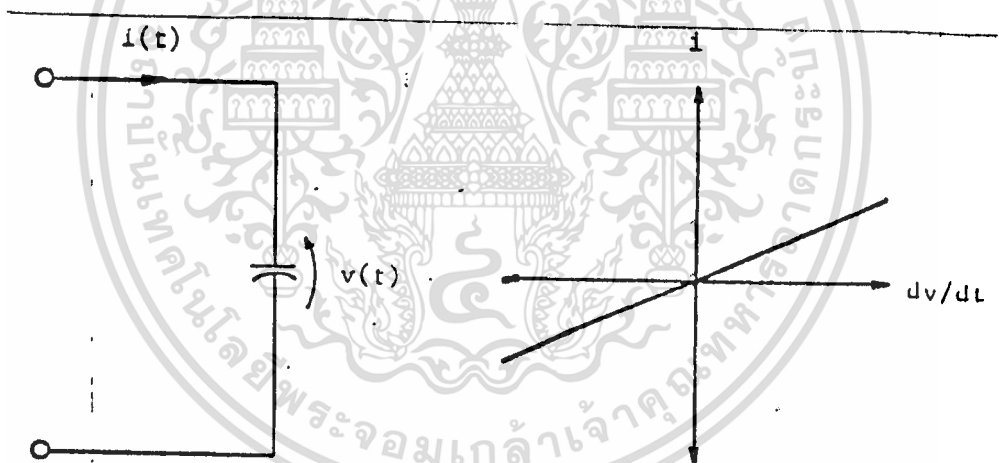
- สำหรับวงจรกระแสตรง

ค่าอิมพีแดนซ์ของขดลวดอินดักเตอร์ = 0

- นอกจากนี้คุณสมบัติที่สำคัญอีกอย่างหนึ่งของขดลวดอินดักเตอร์ ก็คือค่าศักดาจะนำหน้ากระแสอยู่ 90 องศา

### 8 คาร์ปาซิเตอร์

สำหรับในคาร์ปาซิเตอร์นั้น พบว่ากระแสที่ไหลในคาร์ปาซิเตอร์จะแปรผันโดยตรงกับอัตราการเปลี่ยนแปลงของศักดาที่ตกตลอดคาร์ปาซิเตอร์นั้น ดังรูป ที่ 2



รูปที่ 2

จากรูปจะได้ว่า  $i \propto dv/dt$

หรือเขียนเป็นสมการได้ว่า

$$i = c \, dv/dt$$

โดย  $c$  เป็นคงตัว เรียกว่า คาร์ปาซิแตนซ์ของคาร์ปาซิเตอร์นั้นๆ

$c$  มีหน่วยเป็น ฟารัด และนิยมเขียนย่อๆ เป็น F

คาร์ปาซิเตอร์แต่ละตัวจะมีค่าคาร์ปาซิแตนซ์เฉพาะตัวของมัน คาร์ปาซิเตอร์ถึงแม้ว่า จะมีความหมายหลายชนิด แต่คาร์ปาซิเตอร์ทั้งหมดจะมีลักษณะโครงสร้างพื้นฐานเหมือนกัน

กล่าวคือจะประกอบไปด้วยตัวนำ 2 แผ่นวางอยู่ขนานกัน โดยตรงกลางระหว่างแผ่นตัวนำทั้งสองจะมีสารจำพวกไดอิเล็กตริกวางขึ้นอยู่

ความสามารถในการสะสมพลังงานของคาร์ปาซิเตอร์แต่ละตัว เราเรียกคาร์ปาซิแทนซ์ ซึ่งค่าคาร์ปาซิแทนซ์ดังกล่าวนี้จะขึ้นอยู่กับ พื้นที่ของแผ่นตัวนำที่ใช้ทำ (A) คุณสมบัติของไดอิเล็กตริกที่ใช้ ซึ่งเรานิยมเรียกกันว่า permittivity ( ) และระยะห่างระหว่างแผ่นตัวนำ (d) ดังสมการ

$$C = A / d$$

### 8.1 พลังงานสะสมในคาร์ปาซิเตอร์

คาร์ปาซิเตอร์สามารถสะสมพลังงานไว้ในรูปของสนามไฟฟ้า โดยถ้าคาร์ปาซิเตอร์ที่มีค่าคาร์ปาซิแทนซ์ C และศักดา V ตกคร่อมอยู่ จะมีพลังงานสะสม  $W_e$  ซึ่งหาได้จาก

$$W_e = (1/2) C V^2$$

โดยพลังงานดังกล่าวนี้สามารถถ่ายเทให้แก่หรือออกจากคาร์ปาซิเตอร์ได้

- สำหรับวงจรกระแสสลับ

$$\text{ค่าอิมพีแดนซ์ของคาร์ปาซิเตอร์} = 1/sC$$

- สำหรับวงจรกระแสตรง

$$\text{ค่าอิมพีแดนซ์ของคาร์ปาซิเตอร์} = \infty$$

- นอกจากนี้คุณสมบัติที่สำคัญอีกประการหนึ่งของคาร์ปาซิเตอร์ก็คือ

ค่าศักดาจะตามกระแสอยู่ 90 องศา

ในส่วนนี้จะกล่าวถึงส่วนประกอบต่างๆที่มีอยู่ในวงจรไฟฟ้าในทางปฏิบัติว่าประกอบด้วยอะไรบ้าง และมีผลอย่างไรต่อระบบรวม

นอกจากนี้ก็จะกล่าวถึง เรื่องของกำลังไฟฟ้า โดยจะกล่าวถึงทั้งในกรณีของกำลังไฟฟ้าเฟสเดียว และกำลังไฟฟ้า 3 เฟส

### 9 วงจรไฟฟ้า

วงจรไฟฟ้าในทางปฏิบัติจะประกอบด้วย

1. ส่วนรีซิสทีฟ ซึ่งเป็นตัวเปลี่ยนพลังงานไฟฟ้า จากตัวจ่ายเป็นพลังงานความร้อนและทำให้มีการสูญเสียพลังงาน
2. ส่วนรีแอคทีฟ จะเป็นตัวเปลี่ยนพลังงานไฟฟ้าจากตัวจ่าย

เป็นพลังงานที่สะสมไว้ในรูปของสนามแม่เหล็กสำหรับ L



เป็นพลังงานที่สะสมไว้ในรูปของสนามไฟฟ้าสำหรับ  $C$  และสามารถจ่ายพลังงานที่เก็บสะสมไว้ออกมาคืนได้  
 วงจรที่มีเฉพาะรีซิสทีฟ ค่ากำลังชั่วขณะ (instantaneous power) จะเป็นบวกเสมอ แสดงว่า มีการสูญเสียพลังงานตลอดเวลา  
 วงจรที่มีเฉพาะรีแอคทีฟ ค่ากำลังชั่วขณะจะเป็นทั้งบวก และลบกล่าวคือ

- เป็นบวก เมื่อรีแอคทีฟ เป็นตัวรับพลังงาน
  - เป็นลบ เมื่อรีแอคทีฟ เป็นตัวจ่ายพลังงาน
- และผลลัพท์ของพลังงานที่สูญเสียไปในวงจรที่มีเฉพาะ reactive จะมีค่าเป็นศูนย์ แต่ในทางปฏิบัติแล้ววงจรต่างๆ ไปจะมีทั้งรีซิสทีฟ และรีแอคทีฟ ประกอบอยู่ในวงจร

9.1 กำลังไฟฟ้า

ต่อไปจะกล่าวถึง สมการของกำลังไฟฟ้า โดยจะพิจารณาทั้งกรณีของระบบไฟเฟสเดียวและสามเฟส ในการหาสมการดังกล่าวจะพิจารณาในกรณีที่ แหล่งพลังงานเป็นระบบไฟกระแสสลับคลื่นรูปไซน์ทั้งกระแสและศักดา โดยแหล่งพลังงานจะจ่ายพลังงานออกมาที่สภาวะสม่ำเสมอ (steady state)

สำหรับในกรณีของระบบไฟสามเฟสจะถือว่า

- แหล่งพลังงานที่จ่ายมีความสมมาตร (symmetrical) กันทั้งสามเฟสของศักดา
- อิมพีแดนซ์ในแต่ละเฟสมีค่าเท่ากัน

9.2 กำลังไฟฟ้าเฟสเดียว

พิจารณาระบบไฟเฟสเดียวซึ่งอยู่ในสภาวะสม่ำเสมอ มีแหล่งพลังงานคลื่นรูปไซน์ซึ่งมีค่าศักดาเป็น  $v$  ป้อนเข้าสู่อิมพีแดนซ์ซึ่งประกอบด้วย ค่าความต้านทาน  $R$  จะทำให้เกิดกระแส  $i$

ถ้า  $v = V_m \sin(\omega t + \phi)$   
 และ  $i = I_m \sin \omega t$   
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและเผยแพร่อย่างอิสระถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะสามารถหาค่ากำลังชั่วขณะ ( instantaneous power ) ซึ่งจ่ายให้แก่โหลดได้  
ดังนี้ คือ

$$P ( t ) = v i$$
$$= V_m I_m \sin(\omega t + \phi) \sin \omega t \dots\dots\dots(1)$$

แต่เนื่องจาก

$$\sin(\omega t + \phi) \sin \omega t = (1/2) [\cos \phi - \cos(2\omega t + \phi)]$$

ดังนั้นจะได้ว่า

$$P ( t ) = V I [\cos \phi - \cos(2\omega t + \phi)] \dots\dots\dots(2)$$

โดย  $V = V_m / \sqrt{2}$  ,  $I = I_m / \sqrt{2}$

จากสมการที่ได้จะเห็นว่า กำลังชั่วขณะจะขึ้นอยู่กับเวลา และสามารถแยก  
พิจารณาได้เป็น 2 เทอม คือ

- 1. เทอมที่มีค่าคงที่  $V I \cos \phi$
- 2. เทอมที่แปรตามเวลาและมีค่าความถี่เป็น 2 เท่า  $V I \cos(2\omega t + \phi)$

ในทางปฏิบัติ สามารถหาค่า กำลังเฉลี่ย (Average Power) ได้จาก

$$P = (1/2\pi) \int_0^{2\pi} P ( t ) d(\omega t) \dots\dots\dots(3)$$
$$= (V I / 2\pi) [\omega t \cos \phi - (1/2) \sin(2\omega t + \phi)]$$

$$P = V I \cos \phi \quad \text{วัตต์} \dots\dots\dots(4)$$

จากการคำนวณ จะเห็นว่าค่าเฉลี่ยของเทอม  $V I \cos \phi (2\omega t + \phi)$  จะมีค่าเป็นศูนย์  
ที่เป็นเช่นนี้ก็เพราะในครึ่งช่วงแรก จะมีการสะสมพลังงานในรูปสนามแม่เหล็ก (สำหรับโหลด  
L) และสนามไฟฟ้า (สำหรับโหลด C) และในช่วงครึ่งหลังจะเป็นการคายพลังงานคืนสู่  
ระบบ

สำหรับพลังงานที่มีการสูญเสียไปเนื่องจากโหลดที่มีค่าความต้านทาน R จะหาได้  
จากปริมาณเฉลี่ยของศักดาและกระแสในรูปของ  $r_{ms}$  และค่า  $\cos \phi$  ของมุม  $\phi$   
ซึ่งเป็นมุมที่เกิดขึ้นระหว่างเฟสเซอร์ของศักดาและกระแส สำหรับค่า  $\cos \phi$  เราจะเรียก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าเป็นค่า power factor

$$\therefore \text{power factor (p.f)} = \cos\phi \dots\dots\dots(5)$$

ในการพิจารณาค่า p.f เราจะพิจารณาออกเป็น 2 กรณี คือ

1. กรณีที่ กระแสนำศักดา เรียกว่า leading
2. กรณีที่ กระแสตามศักดา เรียกว่า lagging

นอกจากที่กล่าวมาแล้วนี้ ยังสามารถแสดงสมการของกำลังเฉลี่ย P ให้อยู่ในรูปของเฟเซอร์ (phasor) ได้อีกด้วย

เมื่อมีศักดา  $V$  ป้อนสู่ค่าอิมพีแดนซ์  $Z (j\omega)$  ทำให้เกิดกระแส  $I$  ไหลในวงจร

ถ้า  $V = ve^{j\omega t}$

$$I = ie^{j\omega t}$$

ค่ามุม  $\phi$  ระหว่าง  $V$  และ  $I$  ก็คือ

$$\phi = \alpha_1 - \alpha_2 \dots\dots\dots(6)$$

$$\therefore \text{ค่ากำลังเฉลี่ย } P = VI \cos(\alpha_1 - \alpha_2) \dots\dots\dots(7)$$

จากความสัมพันธ์ออยเลอร์ (Euler's Formula) ที่ว่า

$$e^{j\theta} = \cos\theta + jsin\theta$$

และถ้าเขียนได้ว่า

$$Re e^{j\theta} = \cos\theta$$

$$Im e^{j\theta} = \sin\theta$$

โดยอาศัยความสัมพันธ์ดังกล่าวจะเขียนสมการที่ 7 ได้ใหม่เป็น

$$P = VI Re e^{j(\alpha_1 - \alpha_2)}$$

หรือ 
$$P = Re [VI e^{j(\alpha_1 - \alpha_2)}]$$
  

$$= Re [Ve^{j\alpha_1} Ie^{j\alpha_2}]$$

แต่เนื่องจาก

$$V = Re [Ve^{j\alpha_1}] \dots\dots\dots(9)$$

$$I = Re [Ie^{j\alpha_2}] \dots\dots\dots(10)$$

โดยอาศัยหลักการ complex conjugate จะสามารถเขียนสมการที่ (10) ได้

เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I^* = \text{Re } I e^{-j\omega t} \quad \dots\dots\dots(11)$$

จากสมการที่ 9 และสมการที่ 8 ได้ใหม่เป็น

$$P = \text{Re } [VI^*] \quad \dots\dots\dots(12)$$

ถ้ากำหนดให้ กำลังคอมเพล็กซ์  $S$  คือเทอมที่อยู่ภายในวงเล็บของสมการที่ ๑๒  
จะได้ว่า

$$\begin{aligned} S &= VI^* \\ &= V e^{j\omega t} I e^{-j\omega t} \\ &= VI e^{j(\omega t - \omega t)} \\ &= VI e^{j\phi} \\ S &= VI \cos\phi + jVI \sin\phi \quad \dots\dots\dots(13) \end{aligned}$$

สมมติว่า  $S = VI \cos\phi + jVI \sin\phi \quad \dots\dots\dots(14)$

เทียบระหว่างสมการที่ 13 และสมการที่ 14 จะได้

$$P = VI \cos\phi \quad \dots\dots\dots(15)$$

$$= \text{Re } [S] \quad \dots\dots\dots(16)$$

$$Q = VI \sin\phi \quad \dots\dots\dots(17)$$

$$= \text{Im } [S] \quad \dots\dots\dots(18)$$

จะเห็นว่า

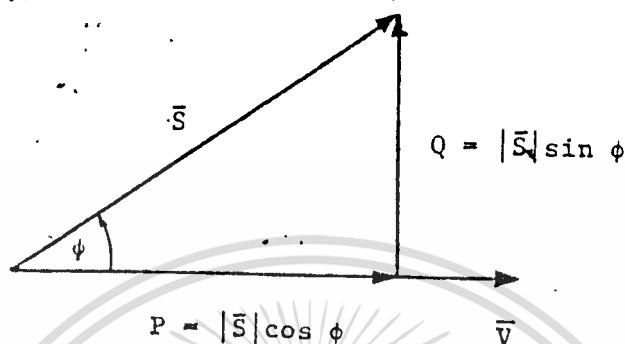
$P$  คือค่ากำลังเฉลี่ย มีหน่วยเป็นวัตต์

$Q$  คือค่ากำลังรีแอกทีฟ และ เพื่อให้แตกต่างจากค่าของ  $P$

และ  $S$  เราจะให้  $Q$  มีหน่วยเป็น VAR

$S$  คือ กำลังคอมเพล็กซ์ มีหน่วยเป็น VA

ความสัมพันธ์ของ  $P, Q$  และ  $S$  เขียนเป็นเฟเซอร์ไดอะแกรมได้ดังนี้



รูปที่ 3

ค่า  $P$  จะมีค่าเป็นบวกเสมอ

$Q$  จะมีค่าเป็นบวกหรือลบขึ้นอยู่กับชนิดของภาระ กล่าวคือ

- ภาระลักษณะอินดักเตอร์ สตักดาจะนำกระแส  $0 < \phi < 90$

ดังนั้น  $Q$  มีค่าเป็นบวก

- ภาระลักษณะคาร์ปาร์ซิเตอร์ สตักดาจะตามกระแส  $0 < \phi < 90$

ดังนั้น  $Q$  จะมีค่าเป็นลบ

ในทางปฏิบัติ

ในการวัดค่า  $P$  เราจะใช้อุปกรณ์ที่เรียก วัตต์มิเตอร์

ในการวัดค่า  $Q$  เราจะใช้อุปกรณ์ที่เรียก วาร์มิเตอร์

ในที่นี้จะกล่าวถึงวิธีแก้เฟาเวอร์แฟคเตอร์โดยอาศัยความรู้จากบทที่ผ่านมาทั้งหมดนอกจากนี้ยังจะกล่าวถึงผลติของการแก้เฟาเวอร์แฟคเตอร์พร้อมทั้งยกตัวอย่างอธิบายอีกด้วย

การแก้เฟาเวอร์แฟคเตอร์

เมื่อเราต้องการส่งกำลังงานไฟฟ้า  $S$  จากตัวจ่ายไปยังภาระ (load) โดยใช้กระแส  $I$  ไหลผ่านสายส่งที่มีความต้านทาน  $R$  ระหว่างแหล่งจ่ายและภาระ

ประสิทธิภาพในการส่ง =  $\frac{S}{S + I^2 R}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย  $P^2R$  คือ การสูญเสียที่เกิดขึ้นภายในสายส่ง

จากสมการ  $P = VI \cos\theta$

ถ้าเราถือว่าแรงดันที่ตกคร่อมโหลดมีค่าคงที่ ค่าเพาเวอร์แฟคเตอร์ของ โหลดควรจะมีค่าสูง (เข้าใกล้ 1) เพื่อที่จะทำให้กระแสที่โหลดมีค่าต่ำๆ เพื่อลด การสูญเสียที่เกิดขึ้นภายในสายส่งให้มีค่าต่ำ คือกระแสในส่วนของกำลังรีแอคทีฟ ซึ่งเป็นกระแส ส่วนที่อยู่ต่างเฟสกับศักดา

ในการลดกระแส ในส่วนดังกล่าวให้มีค่าลดลงจะทำได้โดยเพิ่ม รีแอคแตนซ์ที่มีเครื่องหมายตรงข้ามกับรีแอคแตนซ์เดิม ซึ่งการลดกระแส ในส่วนนี้จะทำให้กระแสส่วนใหญ่ในระบบเป็นกระแสที่มีเฟสเดียวกันกับศักดา

โดยปกติแล้วภาระส่วนใหญ่มักเป็น อินдукทีฟโหลดซึ่งทำให้เกิดเพาเวอร์แฟคเตอร์ชนิดตามดั่งนั้น ในการแก้เพาเวอร์แฟคเตอร์ จึงมักนิยมใส่คาร์ปาซิทีฟเข้าไปรวมในระบบ

#### ตัวอย่าง

โรงงานแห่งหนึ่งมีอินดักชันมอเตอร์ขนาด 1 kw ทำงานที่เพาเวอร์แฟคเตอร์ 0.75 ชนิดตามและ 220 โวลต์ อาร์ เอ็ม เอส ที่ 50 Hz เพื่อลดค่าใช้จ่ายลงทางโรงงานจำเป็นต้องแก้เพาเวอร์แฟคเตอร์เป็น 0.95 ชนิดตาม จงแสดงว่าจะต้องทำอย่างไร

#### วิธีทำ

วิธีที่จะทำได้ก็คือเพิ่มรีแอคเตอร์ เข้ากับ อินดักชันมอเตอร์ แต่เราจะต้องรักษาระดับแรงดันที่ตกคร่อม อินดักเตอร์ ดั่งนั้น รีแอคเตอร์ที่ต่อเข้าจึงต้องเป็นการต่อแบบขนาน เนื่องจากค่ากำลังต้องใช้เป็น  $1000 \text{ วัตต์} \tan^{-1}(0.75)$

ให้  $S$  เป็นกำลังคอมเพล็กซ์ในมอเตอร์

$$\begin{aligned} S &= 1000 / \cos^{-1} 0.75 / 0.75 \\ &= 1333.33 / 41.40 \\ &= 1000 + j381.75 \end{aligned}$$

ถ้าหลังจากแก้เพาเวอร์แฟคเตอร์แล้ว กำลังคอมเพล็กซ์ทั้งหมดจะเป็น

$$\begin{aligned} S &= 1000 / 0.95 / \cos^{-1} 0.95 \\ &= 1052.63 / 18.19 \\ &= 1000 + j328.6 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ถ้า  $S$  เป็นกำลังคอมเพล็กซ์ที่รีแอคเตอร์อีกตัว จากการที่ทราบว่ากำลังคอมเพล็กซ์  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีเหตุผลเบื้องหลังเนื้อหา และต้องอ้างอิงถึงสิ่งของอื่นที่เกี่ยวข้อง

ทั้งหมด เท่ากับ ผลรวมเวกเตอร์ของกำลังคอมเพล็กซ์ย่อย

$$S = S_1 + S_2$$

$$S_2 = S_1 + S$$

$$= -j559.15$$

หาค่ากระแส  $I_2$  ที่ไหลในตัวรีแอคเตอร์

$$I_2^* = S_2 / E$$

$$= -j559.15 / 220 \angle 0$$

$$= -j2.15$$

$$I_2 = j2.15$$

$$Z_2 = E / I_2$$

$$= 220 \angle 0 / j2.15$$

$$= -j87.65$$

$Z_2$  จะต้องเป็นคาร์ปาซิเตอร์ โดยมีขนาด

$$C = 1 / (2\pi * 50 * 87.65)$$

$$= 36.3 \mu F$$

นอกจากที่กล่าวมาแล้วนี้ การติดตั้งคาร์ปาซิเตอร์สำหรับโรงงานที่กำลังอยู่ในช่วงการติดตั้งระบบไฟฟ้าจะมีประโยชน์ คือ

1. ช่วยให้ kVA ลดลง ซึ่งเป็นผลให้ขนาดของหม้อแปลงลดลง
2. ช่วยให้กระแสไฟฟ้าในระบบรวมลดลง ทำให้ขนาดของสายไฟฟ้าในระบบลดลงไปได้อีก

จากที่กล่าวมาแล้วนี้ทั้งหมดสามารถแสดงให้เห็นได้ดังตัวอย่าง

ตัวอย่าง โรงงานแห่งหนึ่งมีภาระ ดังนี้

- เครื่องทำความร้อน 30 kW

- อินดัคชันมอเตอร์ทำงานที่เพาเวอร์แฟคเตอร์ตามขนาด 0.8 มี

ขนาด 150 kVA ค่าศักดาไฟฟ้าที่จ่ายเข้าสู่ระบบมีขนาด 4000 V จงคำนวณ

1. กระแสไฟฟ้ารวมของระบบ

2. ค่าเพาเวอร์แฟคเตอร์ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ

จาก  $S = P + jQ = S / \phi$

จากโจทย์เพื่อความสะดวกในการคำนวณ เราจะสร้างตารางดังที่เห็นอยู่ข้างล่างนี้

ภาระ	S	$\phi$	p.f	P	Q
	KVA	( $^{\circ}$ )		(KW)	(KVAR)
เครื่องทำความร้อน	-	0	-	30	-
มอเตอร์	150	-	0.6	-	-

พิจารณาเครื่องทำความร้อน

ถ้าสมมติให้ค่า p.f ของเครื่องทำความร้อนมีค่าเป็น 1

ดังนั้นจะทำให้  $\phi = 0$

จากรูป

$$\cos\phi = P/S$$

$$S_H = P_H / \cos\phi$$

$$= 30 / 1$$

$$= 30 \text{ KVA}$$

พิจารณามอเตอร์

จากโจทย์  $\cos\phi = 0.6$

$$\therefore \phi = \cos^{-1} 0.6$$

$$= 53$$

ทำนองเดียวกันกับกรณีของเครื่องทำความร้อนจะได้ว่า

$$P_H = S_H \cos\phi$$

$$= 150 \cos 53 = 90 \text{ KW}$$

$$Q_H = S_H \sin\phi$$

$$= 150 \sin 53 = 120 \text{ KVAR}$$

ทำการรวมค่าต่างๆที่หาได้

$$= 30 + 90 = 120 \text{ KW}$$

$$Q = Q_H + Q_M$$

$$= 0 + 120 = 120 \text{ KVAR}$$

$$\therefore \text{จาก } S = P + jQ$$

$$= 120 + j120$$

$$= 170 \angle 45 \text{ KVA}$$

ดังนั้น

ค่าเพาเวอร์แฟคเตอร์ของระบบรวม คือ

$$\cos 45 = 0.71$$

สำหรับกระแสไฟฟ้าของระบบรวมหาได้จาก

$$S/V = 170 \text{ KVA} / 4 \text{ KV}$$

จากค่าต่างๆที่ได้มาเราสามารถแสดงให้เห็นได้ในรูปของสามเหลี่ยมกำลัง ดังนี้

จากที่กล่าวมาแล้ว ถ้าหากเราต้องการเพิ่มค่า  $p.f$  ของระบบรวม ให้เปลี่ยนเป็น  $p.f$  ตามขนาด 0.9 ซึ่งสามารถทำได้โดยต่อคาร์ปาซิทีฟโพลขนานเข้าระบบรวมเราจะลองพิจารณาว่า เมื่อค่า  $p.f$  เกิดการเปลี่ยนแปลงจะมีผลอย่างไรต่อระบบรวม

ขั้นแรกสร้างตารางของสิ่งที่กำหนด

ภาวะ	S	$\phi$	p.f	P	Q
	(KVA)	( )		(KW)	(KVAR)
เดิม	170	45	0.71	120	120
ต้องการ			0.9	120	

ในการเพิ่มคาร์ปาซิทีฟโพลเข้าสู่ระบบรวมจะไม่มีผลต่อเทอม P ของระบบรวมพิจารณา  
ระบบใหม่ที่ต้องการ

$$S = P / \cos \phi$$

$$= 120 / 0.9 = 133.3 \text{ KVA}$$

จาก  $\cos \phi = 0.9$

$$\phi = \cos^{-1} 0.9 = 25.8$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก

$$\begin{aligned}
 Q &= S \sin\phi \\
 &= 133.3 \sin 25.8 \\
 &= 58 \text{ KVAR}
 \end{aligned}$$

ลองพิจารณาเทอมของ  $Q$  ระหว่างระบบเดิมกับระบบใหม่ จะพบว่ามีค่าเปลี่ยนไป

$$\begin{aligned}
 &= 58 - 120 \\
 &= -62 \text{ KVAR}
 \end{aligned}$$

$$\begin{aligned}
 P &= VI \\
 &= V (V/R) = V^2/R
 \end{aligned}$$

ในทำนองเดียวกัน

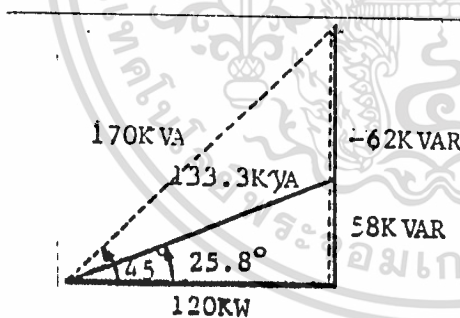
$$Q = V^2 / X_c = V^2 (-W_c)$$

$$C = -Q / W V^2$$

ดังนั้นค่าของคาร์ปาร์ซิแตนท์ที่ใช้กับระบบไฟขนาด 4000V และความถี่ 60 เฮิรท์

คือ

$$\begin{aligned}
 C &= 62 * 10^3 / 397 * 16 * 10^6 \\
 &= 10.3 \text{ uF}
 \end{aligned}$$



จากค่าต่างๆ ที่หาได้สามารถ  
แสดงให้เห็นได้ในรูปของสาม  
เหลี่ยมกำลัง ดังนี้

ถ้าเราลองเปรียบเทียบระหว่างระบบเดิม ซึ่งมีค่า  $p.f$  0.71 กับระบบใหม่ซึ่งมี  
ค่า  $p.f$  0.9 จะพบว่า

$$\begin{aligned}
 1 \text{ ค่า KVA ของระบบใหม่จะลดลงจากระบบเดิม} \\
 &= 170 - 133.3 \\
 &= 36.7
 \end{aligned}$$

ซึ่งจะเห็นว่า เราสามารถลดขนาดของแหล่งจ่ายไฟให้แก่ระบบลงได้

2 ค่ากระแสของระบบใหม่จะลดลงไปจากเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญได้เห็นว่าไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ระบบเดิม } I = S/V = 170 \text{ KVA} / 4 \text{ KV} = 42.5 \text{ A}$$

$$\text{ระบบใหม่ } I = S/V = 133.3 \text{ KVA} / 4 \text{ KV} = 33.3 \text{ A}$$

จะเห็นว่ากระแสที่ใช้ในระบบมีค่าลดลง

$$= 42.5 - 33.3 \text{ A}$$

$$= 9.2 \text{ A}$$

ซึ่งจะเห็นว่าเราสามารถลดขนาดของสายไฟที่ใช้ลงได้ และสิ่งสำคัญอีกประการหนึ่งก็คือจากการที่เราทราบว่า

$$\text{การสูญเสียในสายส่ง} = I^2 R$$

จากสมการเราสามารถลดค่า  $I$  ลงไปได้ก็จะสามารถลดการสูญเสียที่เกิดขึ้น ทำให้เป็นการประหยัดพลังงานอีกวิธีหนึ่ง

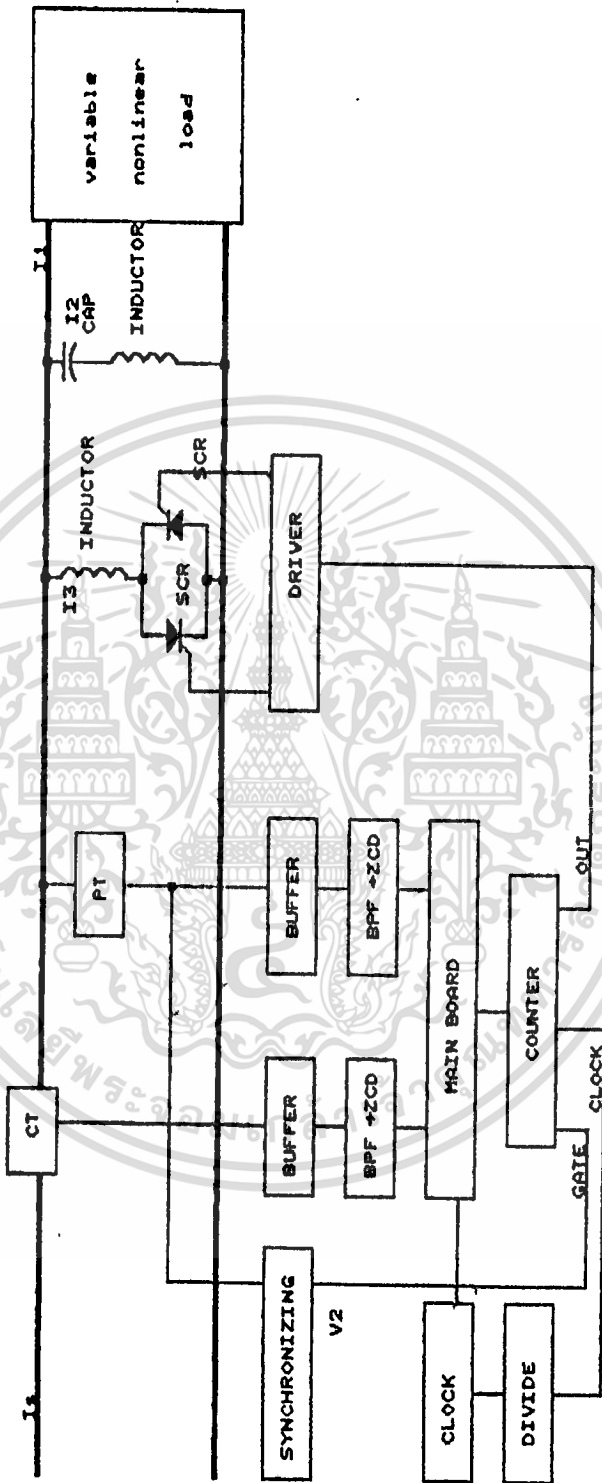


## บทที่ 2

### ทฤษฎีและการทำงานของวงจร

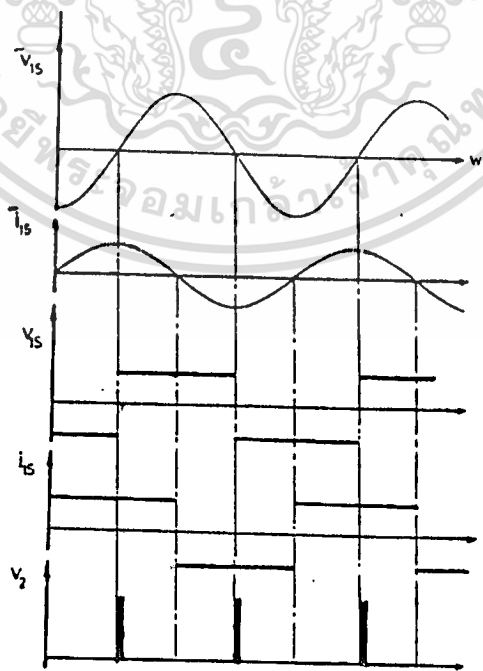
โดยทั่วไปโหลดที่ใช้ในงานอุตสาหกรรมจะมีค่า power factor ไม่เกิน 0.8 ซึ่งเป็นค่าที่ต่ำ ซึ่งทำให้เกิดการสูญเสีย การแก้ไขมีหลายวิธี ในที่นี้ใช้หลักการ เปลี่ยนแปลงของ inductor ซึ่งต่อขนานอยู่กับ fixed capacitor เป็นตัว compensate กระแสที่ไหลใน inductor ถูกควบคุมโดยการปรับมุมนำกระแสของ SCR ซึ่งการปรับมุมนำกระแสของ SCR ได้มาจาก parameter ที่วัดเข้ามาได้ ซึ่งขึ้นอยู่กับแรงดันและกระแสของระบบโดยวัดมาในรูปของสัญญาณโวลต์ที่ตรงและสัญญาณกระแส โดยที่สัญญาณทั้งสองนี้จะมิมุมแตกต่างตาม power factor ของระบบ โดยการวัดและการปรับมุมนำกระแสนี้ทำโดย microprocessor 8031

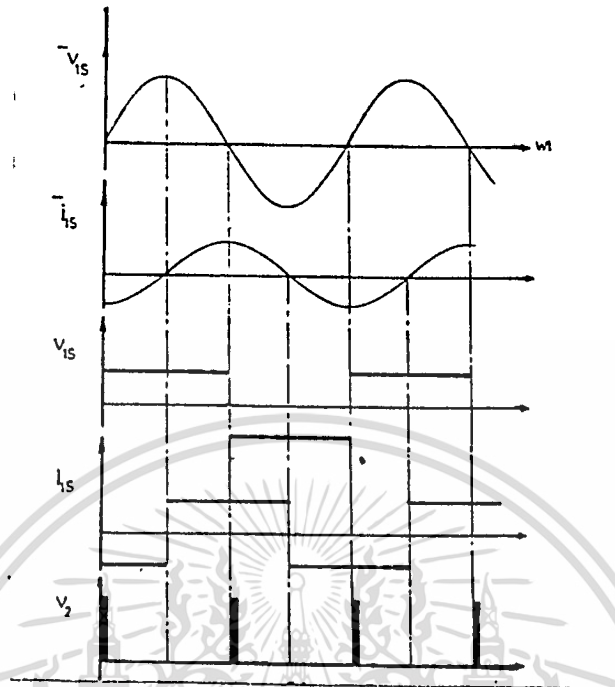
block diagram ของระบบแสดงดังรูป 2.1 ซึ่งใช้ microprocessor 8031 ทำงานที่ความถี่ 6 MHz และ 8253 programmable interval timer (PIT) และ 8255 programmable interval interface (PPI) ชุด static compensator ของระบบ ใช้การต่อขนานกันระหว่าง fixed capacitor และ thyristor control reactor  $L_c$  ซึ่งมีค่า inductance ต่ำๆ ต่ออนุกรมกับ capacitor เพื่อป้องกันการเกิด resonance thyristor ซึ่งมีลักษณะการต่อแบบ back-to-back ใช้สำหรับควบคุมการไหลของกระแสที่ผ่าน reactor สัญญาณโวลต์และกระแสวัดเข้ามาโดยผ่านทาง potential และ current transformer จ่ายเข้าสู่ buffer และ bandpass filter ซึ่งเอาท์พุทที่ได้จะเป็น parameter ที่เปลี่ยนแปลงตามมุมของระบบจ่ายเข้าสู่วงจร zero-crossing detector เพื่อให้ได้สัญญาณ square wave ป้อนเข้าสู่ port ของ 8031



ส่วนวงจร synchronizing เป็นส่วนสร้างสัญญาณ pulse เล็กๆ เป็นสัญญาณทริกเกจของ 8253 ใน counter0 โดยมี input clock 180 KHz การทำงานของ counter ถูกควบคุมโดย Microprocessor ซึ่งเป็นผลมาจากสัญญาณกระแสแรงดัน โดย counter นี้ทำงานในโหมด 5 (hardware strobe trigger) ซึ่งจะได้สัญญาณทริกจากวงจร Synchronizing เอาท์พุทของ 8253 ส่งให้แก่วงจรชุด driver ซึ่งเป็นตัวทริกมมนำกระแสของ back-to-back thyrestor เป็นตัวควบคุมการไหลของกระแสที่ไหลผ่าน Reactor

มุมต่างเฟส  $\phi_m$  ระหว่างสัญญาณโวลท์และกระแส ( $V_m$  และ  $I_m$  ตามลำดับ) ถูกวัดโดย Microprocessor ทางพอร์อินพุท ของ 8031 ค่ามุม  $\phi_m$  ที่วัดมาได้นี้นำมาเปรียบเทียบกับมุมอ้างอิง  $\phi_r$  ในรูปของความแตกต่าง ซึ่งผลอันนี้นำไปเป็นตัวใช้ในการปรับเวลาการทำงานของ 8253 เป็นการเปลี่ยนมุมทริก  $\alpha$  ของ thyrestor ของชุด static compensat การเปลี่ยนมุมทริกของ thyrestor นี้จะเปลี่ยนไปในทางลดความแตกต่างระหว่าง  $\phi_m$  กับ  $\phi_r$  ให้มีค่าเท่ากัน





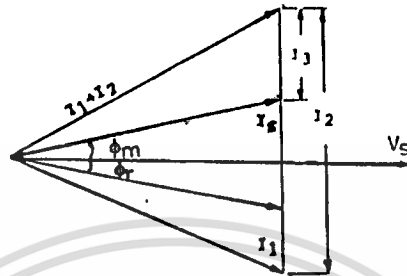
สัญญาณโวลต์เตจและกระแสเมื่อดึง Leading Current

รูปที่ 2.2

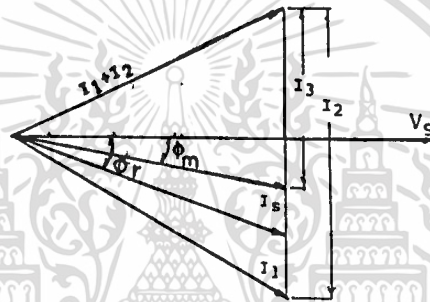
รูปที่ 2.3 แสดงมุมต่างเฟส  $\phi_m$  ระหว่างสัญญาณโวลต์เตจและสัญญาณกระแสของระบบดังรูป 2.2 ซึ่ง phasor diagram สามารถช่วยอธิบายหลักการทำงานของชุด adaptive power factor โดยทั่วไปแล้วมุมต่างเฟสจะอยู่ในลักษณะดังนี้

- (1)  $\phi_m$  และ  $\phi_r$  มีเครื่องหมายต่างกัน
- (2)  $\phi_r$  และ  $\phi_m$  มีเครื่องหมายเหมือนกัน และ  $\phi_r > \phi_m$
- (3)  $\phi_r$  และ  $\phi_m$  มีเครื่องหมายเหมือนกัน และ  $\phi_r < \phi_m$

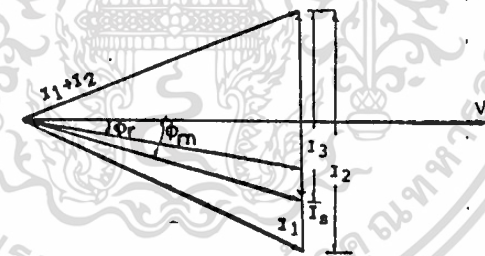
ในรูปแบบ (1) และ (2) กระแสใน reactor (inductor L) จะต้องเพิ่มขึ้น โดยทำให้มุม  $\alpha$  ลดลง จนทำให้มุมต่างเฟสของระบบเป็นตามที่ต้องการ ( $\phi_r = \phi_m$ )  
 ในรูปแบบ (3) กระแสใน reactor (inductor L) จะต้องลด โดยทำให้  $\alpha$  เพิ่มขึ้นจนทำให้  $\phi_r = \phi_m$  ซึ่งขบวนการต่างๆ ทำโดยโปรแกรมควบคุมและประมวลผล โดย Microprocessor 8031



(a)



(b)



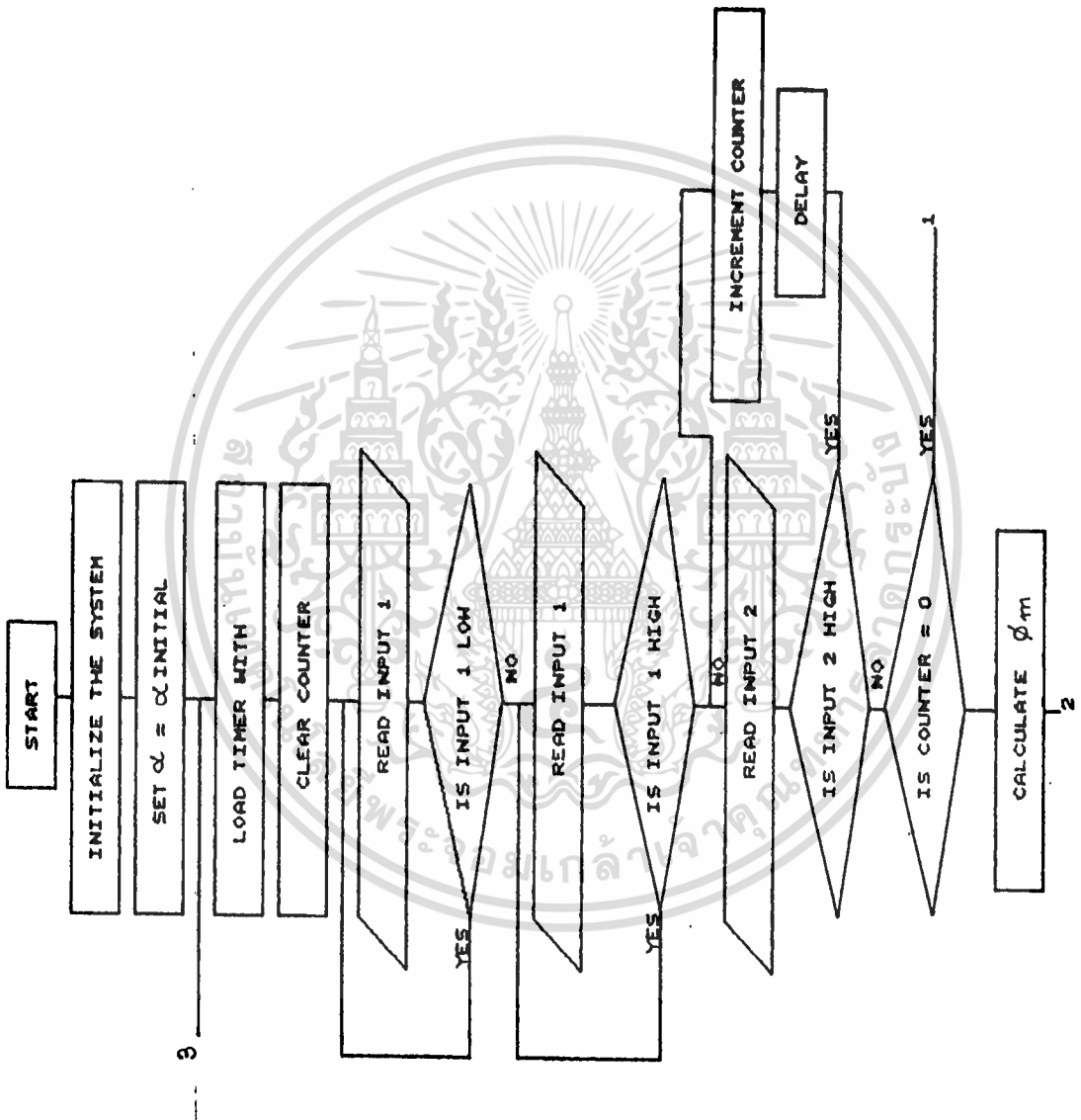
(c)

### รูป 2.3 phasor diagram of system

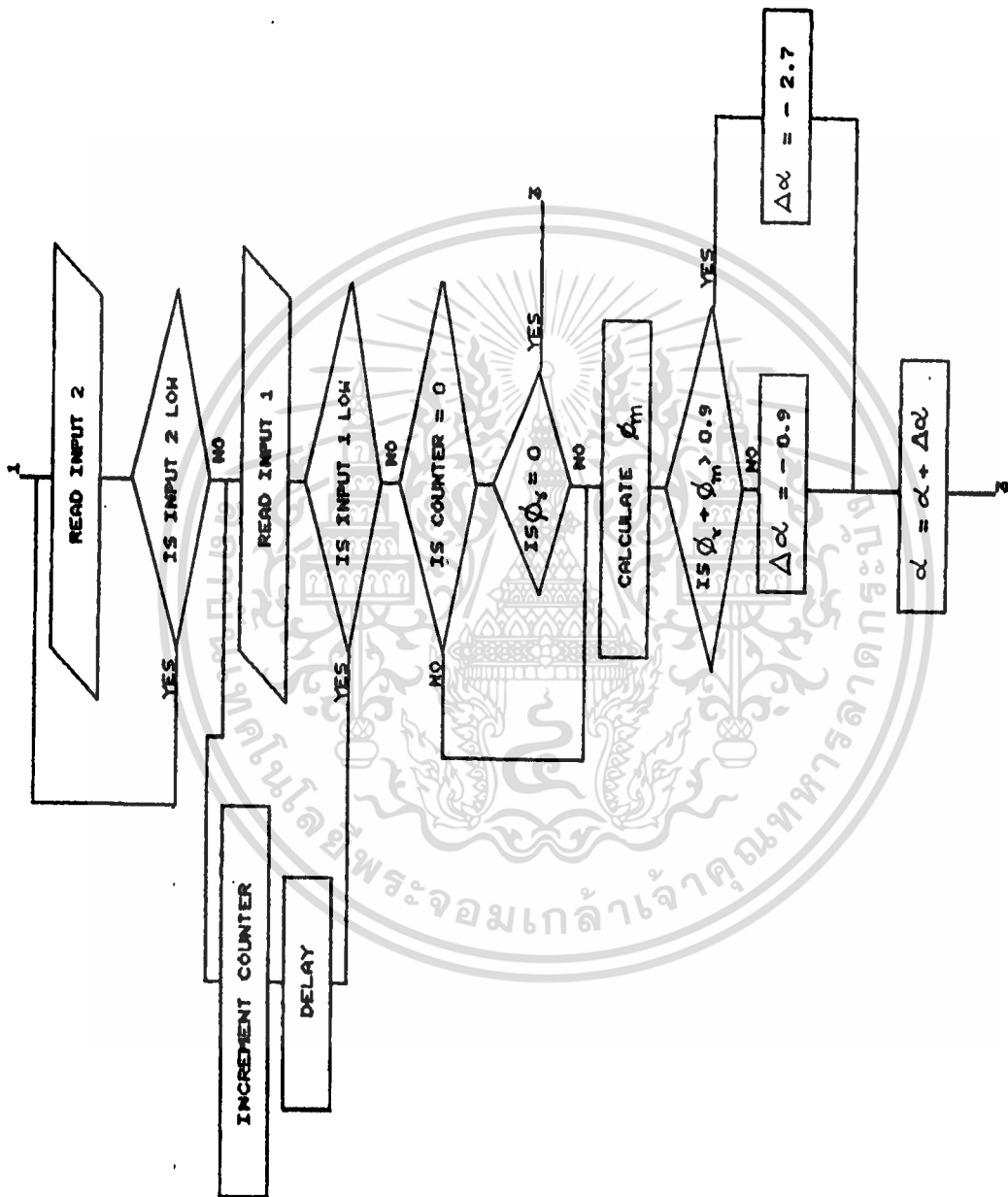
- (1)  $\phi_r$  and  $\phi_m$  have different signs
- (2)  $\phi_r$  and  $\phi_m$  have the same signs and  $\phi_r > \phi_m$
- (3)  $\phi_r$  and  $\phi_m$  have the same signs and  $\phi_r < \phi_m$

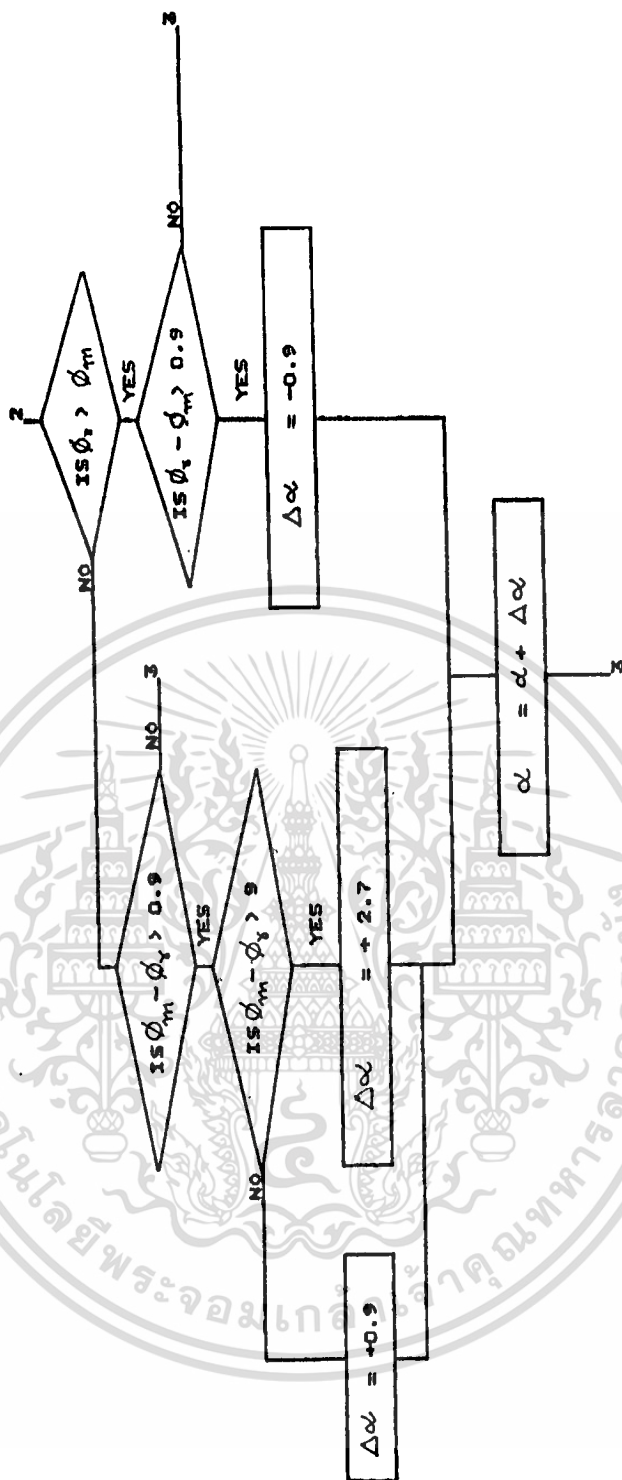
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของ Software ของวงจรในแสดงดัง flowchart ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รายละเอียดของ flowchart มีดังนี้

เริ่มต้นโดยการกำหนดค่าสถานะเริ่มต้นต่างๆ ของระบบและ Load มุม triaser  $\alpha$  ลงใน timer เพื่อเป็นมุมทริกเริ่มต้นของระบบ จากนั้น Clear counter ในที่นี้ใช้ DPTR เป็น counter จากนั้น read i/p 1 ให้อยู่ในสถานะ Low และตามด้วย High ซึ่งขึ้นอยู่กับสัญญาณกระแสและแรงดัน เมื่ออินพุทหนึ่งเป็น low ที่ขอบสุดท้ายของอินพุท high Microprocessor จะมีการเริ่มวัด i/p 2 ถ้าค่า i/p 2 เป็น high ก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงว่าสัญญาณกระแสและแรงดันของระบบอยู่ในรูปแบบ (๖) หรือแบบ (๗) จากการที่  $1/p_2$  เป็น high Microprocessor จะไปทดสอบที่  $1/p_2$  อีกโดยการเพิ่มค่าใน counter ในแต่ละครั้งของการกลับมาทดสอบที่  $1/p_2$  เวลาของการวน Loop สามารถปรับได้ โดยการปรับในส่วนของ delay ต่อมาเมื่อ  $1/p_2$  เป็น Low ค่าใน counter จะถูกตรวจสอบถ้า DPTR ไม่เท่ากับ 0 ก็แสดงว่าค่าของมุมต่างเฟสเป็นแบบ Leading โดยในส่วนของ การหา  $\phi_m$  ได้มาจาก DPTR X เวลาที่ delay จากนั้นก็ทำการเปรียบเทียบ  $\phi_m$  กับ  $\phi_r$  แล้วเปลี่ยน  $\Delta\alpha$  จากนั้นไหลลงสู่ timer ซึ่งจะเปลี่ยนมุมทริกของ thyrestor หลังจากนั้นก็ clear counter เข้าสู่ Loop เดิมอีกและจะทำต่อไปในลักษณะนี้อีก

แต่ถ้า counter มีค่าเป็น zero ก็แสดงว่ามุมต่างเฟสอยู่ในรูปแบบที่ (1) คือ Leading หรืออาจจะเป็นการ inphase Microprocessor จะทำการตรวจสอบ  $1/p_2$  ถ้า  $1/p_2$  เป็น Low ก็จะวน Loop ตัวเองอยู่ก่อน และเมื่อ  $1/p_2$  เป็น high ก็มาตรวจสอบ  $1/p_1$  ถ้า  $1/p_1$  เป็น Low Microprocessor จะวน Loop และตรวจสอบ  $1/p_1$  โดยแต่ละครั้งมีการเพิ่ม counter จน  $1/p_1$  เป็น high ก็มาตรวจสอบ counter = 0 หรือไม่ ถ้าเท่ากับศูนย์ก็แสดงว่าสัญญาณโวลท์และสัญญาณกระแส inphase กัน ซึ่งจะตรวจสอบ  $\phi_r = 0$  หรือไม่ ถ้าเท่าก็จะปรับมุม  $\Delta\alpha$  จนทำให้  $\phi_m$  มีค่าเข้าใกล้  $\phi_r$  และกลับเข้ามา Load มุม  $\Delta\alpha$  ลงสู่ timer 8253 และเริ่มต้นใน Loop ต่อไป

แต่ถ้า counter ไม่เท่ากับศูนย์ โปรแกรมจะคำนวณหา  $\phi_m$  ในรูปแบบนี้  $\phi_m$  และ  $\phi_r$  จะมีเครื่องหมายต่างกัน ซึ่งจะต้องปรับมุมนำกระแสให้เพิ่มขึ้นใน Inductor L และกลับมาไหลลดค่าลงใน timer 8253 กลับเข้าสู่ Loop อีกต่อไป

สรุปโดยหลักการแล้วจะทำให้มุมแตกต่างระหว่าง  $\phi_r$  และ  $\phi_m$  ลดลงนั่นเอง

บทที่ 3

ทฤษฎีและการออกแบบอุปกรณ์แก้เพาเวอร์แฟคเตอร์

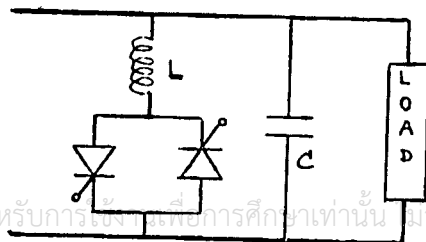
บทนำ

ในหัวข้อนี้จะกล่าวถึง การออกแบบวงจรการควบคุมระบบ TCR ซึ่งจะใช้ Micro-processor ควบคุมระบบ TCR อีกทีหนึ่งเพื่อนำไปแก้ power factor แบบภาระที่มีการเปลี่ยนแปลงไม่แน่นอน (nonlinear load)

จากที่เรา ทราบว่าค่า power factor คือ cosine ของมุมที่เกิดขึ้นระหว่าง vector รูปคลื่น ของศักดา และ vector รูปคลื่น กระแสแต่เนื่องจากโหลดที่ใช้ส่วนใหญ่ในอุตสาหกรรมเป็นโหลดจำพวกอินดักทีฟ โหลดดังนั้นผลต่างของมุมที่เกิดขึ้นระหว่าง vector รูปคลื่น ศักดา และ vector รูปคลื่นของกระแส ยิ่งรูปคลื่นของศักดาและรูปคลื่นของกระแสมีผลต่างของมุมมากขึ้นเท่าใดผลที่ตามมาคือยิ่งทำให้ค่า power factor มีค่าลดลงในการแก้ปัญหาที่เกิดขึ้นดังกล่าวสามารถทำได้โดยการ bank capacitive load เข้าสู่ระบบแต่ในการที่เรา bank capacitive เข้าไปในระบบนั้นจะมีผลเสียตรงที่ เมื่อเราทำการลดโหลดลง หรือเมื่อมีการเปลี่ยน cosine ของมุมที่เกิดขึ้นในระบบมีค่ามากขึ้น ก็จะทำให้รูปคลื่นกระแส นำหน้ารูปคลื่นศักดาได้ซึ่งเป็นผลเสียของระบบของเรา และ ในการ bank capacitive เข้าไปแต่ครั้งจะทำให้เราแก้ cosin ของมุมที่เกิดขึ้นได้เป็น step-step ได้ค่าไม่ตรงกับที่เราต้องการ ซึ่งเป็นผลจากในการผลิตค่าคาร์ปาร์ซิทีที่จะผลิตออกมาเป็นค่า 100, 150, 200, 300  $\mu F$  ทำให้การควบคุมแบบ bank capacitive ไม่ Linner ดังนั้นเราจึงหัน มาใช้ระบบ TCR แทน

ทฤษฎีของระบบ(FC-TFR) (OPERATION OF FIXED CAPACITOR-THYRISTOR CONTROLLED REACTOR)

การชดเชย power factor โดยการขนาน capacitor และใช้ thyrestor อนุกรม กับ inductor เป็นตัวควบคุมการแก้ power factor ดังแสดงในรูป



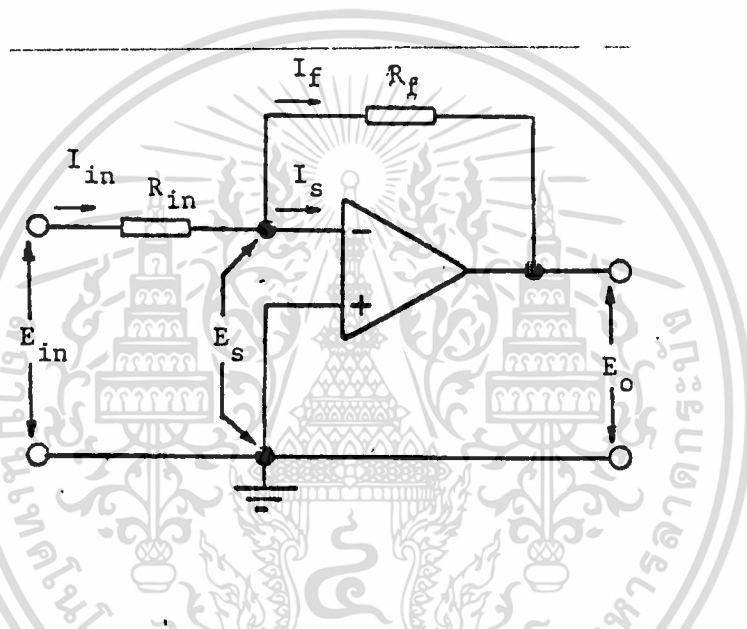
## วงจรดักจับสัญญาณของคิกตาและกระแส

ทฤษฎี

วงจรพื้นฐานของ Op-Amp ที่สำคัญประกอบด้วยวงจร 2 แบบใหญ่ๆคือ

1. วงจรขยายแบบกลับเฟส
2. วงจรขยายแบบไม่กลับเฟส

### 1. วงจรขยายแบบกลับเฟส



รูปที่ 3.1 วงจรขยายแบบกลับเฟส

จากรูปที่ 3.1 จะแสดงให้เห็นถึงวงจรขยายแบบกลับเฟส ซึ่งจะเห็นว่าสัญญาณเข้าขาบวก (+) จะต่อลงดินส่วนสัญญาณ ที่ต้องการป้อนเข้าสู่วงจรจะถูกป้อนเข้าทางสัญญาณขาเข้าขาลบ (-) ของวงจรโดยผ่าน  $R_{in}$  และมีการป้อนกลับจาก สัญญาณขาออกกลับสู่สัญญาณขาเข้าลบ (-) โดย  $R_f$

จากคุณสมบัติทางอุดมคติของ Op-Amp ที่ว่า

1. ค่าอัตราขยายของคิกตา มีค่าเป็นอนันต์

$$A_{vo} = \infty$$

2. ค่าความต้านทานขาเข้า มีค่าเป็นอนันต์

$$R_{in} = \infty$$

3. ค่าความต้านทานขาออกมีค่าเป็นศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{out} = 0$$

4. ค่า Bandwidth มีค่าเป็นอนันต์

$$BW = \infty$$

5. Input offset voltage มีค่าเป็นศูนย์ นั่นคือ

$$E_o = 0 \quad \text{เมื่อ} \quad E_i = 0$$

จากลักษณะสมบัติในทางอุดมคติที่กล่าวมาทั้งหมด สามารถสรุปคุณสมบัติที่สำคัญของ Op-Amp ได้ 2 ข้อคือ

1. ผลต่างของสัญญาณขาเข้ามีค่าเป็นศูนย์

2. ขาเข้าของ Op-Amp ไม่ว่าจะ เป็นขั้วหรือขาลบ จะไม่มีกระแส

ไหลผ่านโดยอาศัยคุณสมบัติในทางอุดมคติของ Op-Amp สามารถวิเคราะห์วงจรดังกล่าวได้ดังนี้คือ

- เนื่องจากอัตราการขยายของ Op-Amp ในทางอุดมคติมีค่าเป็นอนันต์ ดังนั้น เมื่อศักดาขาเข้าของวงจรมีค่าเป็นศูนย์ ศักดาขาเข้าของวงจร มีค่าเป็น  $E_o$

- เนื่องจากผลต่างของศักดาของสัญญาณขาเข้าจากวงจร ในรูปที่ 3.1 มีค่าเป็น  $E_s$

โดยอาศัยคุณสมบัติทางอุดมคติของ Op-Amp จะได้ว่า  $E_s = 0$  โดยที่  $E_s = 0$  จะได้ว่า ศักดาของสัญญาณขาเข้าทั้งหมด ( $E_{in}$ ) จะตกคร่อม  $R_{in}$  ทำให้กระแสที่ไหลผ่าน  $R_{in}$  มีค่า

$$I_{in} = E_{in} / R_{in}$$

- เนื่องจากความต้านทานขาเข้ามีค่าเป็นอนันต์ ทำให้  $I_s = 0$  ดังนั้น กระแสของสัญญาณขาเข้า ( $I_{in}$ ) จะไหลผ่าน  $R_F$

$$I_F = I_{in}$$

ศักดาของสัญญาณขาออก ( $E_o$ ) จะตกคร่อม  $R_F$  และมีลักษณะกลับเฟสกับสัญญาณขาเข้า

เขียนสมการของ  $I_F$  ให้อยู่ในรูปของ  $E_o$  และ  $R_F$  จะได้ว่า

$$I_F = -E_o / R_F$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
เนื่องจาก  $I_F = I_{in}$  ดังนั้น  
ไม่ว่าการณ์ใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$E_{in}/R_{in} = -E_o/R_f$$

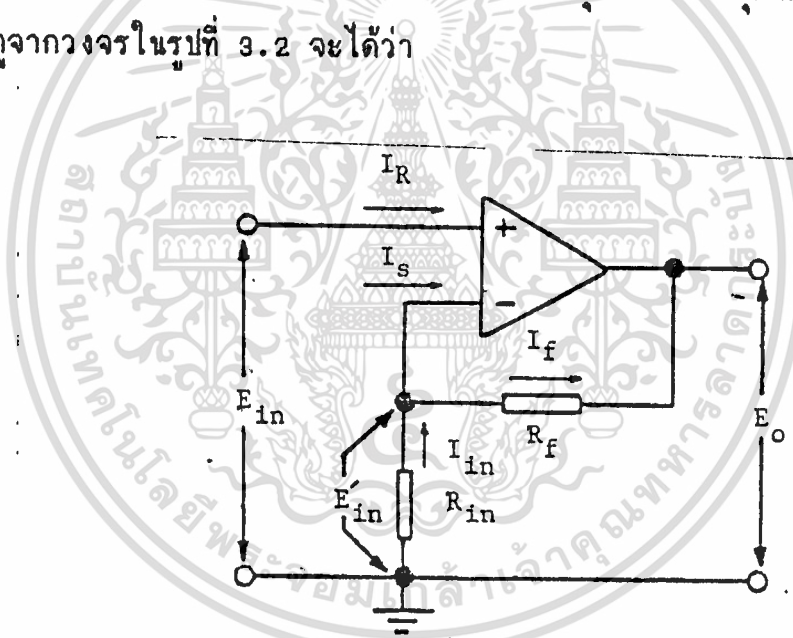
$$E_o / E_{in} = -R_f/R_{in}$$

$$\text{gain} = E_o/E_{in} = -R_f/R_{in}$$

จากสมการเราจะเห็นว่า ค่าอัตราขยายของวงจรสามารถเปลี่ยนแปลงค่าได้โดยการเปลี่ยนค่าของ  $R_f$  หรือ  $R_{in}$

## 2. วงจรขยายแบบไม่กลับเฟส

จากรูปที่ 3.2 จะเห็นว่า สัญญาณขาเข้า  $E_{in}$  ถูกป้อนไปยังขาบวก (+) ของ Op-amp และส่วนหนึ่งของสัญญาณขาออก  $E_o$  ถูกป้อนไปยังขาลบ (-) ของ Op-Amp ในรูปของวงจรแบ่งสัญญาณของคัตตา ระหว่าง  $R_f$  และ  $R_{in}$  โดยอาศัยคุณสมบัติทางอุดมคติของ Op-Amp เมื่อดูจากวงจรในรูปที่ 3.2 จะได้ว่า



รูปที่ 3.2 วงจรขยายแบบไม่กลับเฟส

$$I_e = I_r = 0$$

$$\text{และ } E_o = 0$$

$$\text{โดยที่ } E_s = 0 \text{ จะได้ว่า } E_{in} = E_{in}$$

$$I_{in} = E_{in} / R_{in}$$

$$\text{หรือ } I_{in} = E_{in} / R_{in}$$

และเนื่องจาก  $I_f = I_{in}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และให้อัปโหลดถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$E_o = I_f (R_{in} + R_f)$$

$$\text{หรือ } E_o = I_{in} (R_{in} + R_f)$$

แทนค่า  $I_{in}$  จะได้

$$E_o = E_{in} / R_{in} (R_{in} + R_f)$$

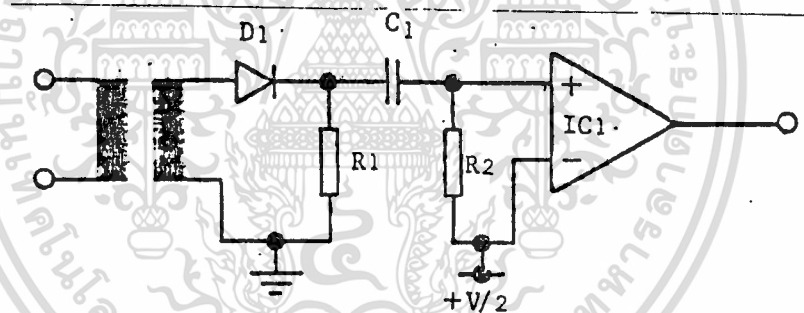
จัดสมการใหม่ให้อยู่ในรูปของอัตราขยาย

$$\begin{aligned} E_o / E_{in} &= (R_{in} + R_f) / R_{in} \\ &= 1 + R_f / R_{in} \end{aligned}$$

จากที่กล่าวมาสรุปได้ว่า

1. อัตราขยายของวงจรขยายแบบกลับเฟส =  $- R_f / R_{in}$
2. อัตราขยายของวงจรขยายแบบไม่กลับเฟส =  $1 + R_f / R_{in}$

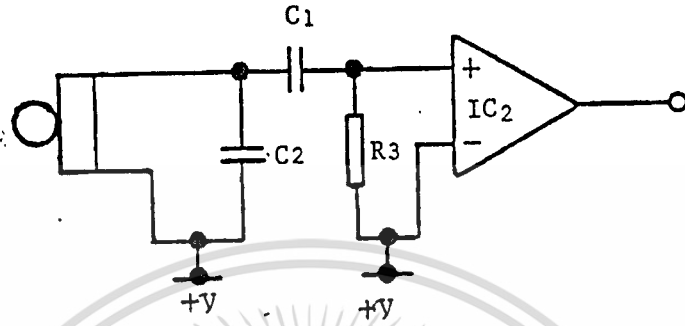
วงจรดักจับสัญญาณของศักดา



รูปที่ 3.3 วงจรดักจับสัญญาณของศักดา

จากรูปในการดักจับสัญญาณของศักดา เราจะใช้หม้อแปลงศักดาเป็นตัวดักจับ โดยสัญญาณที่ดักจับได้จะมีลักษณะเป็นคลื่นรูปซายน์ และเพื่อความสะดวกในการเปรียบเทียบผลต่างของมุมที่เกิดขึ้น จะต้องทำการเปลี่ยนรูปซายน์ให้กลายเป็นสัญญาณคลื่น รูปสี่เหลี่ยมเสียก่อน แล้วจึงจะนำไปเปรียบเทียบเพื่อหาผลต่างของมุมต่อไป

### วงจรดักจับสัญญาณของกระแส



รูปที่ 3.4 วงจรดักจับสัญญาณของกระแส

จากรูปในการดักจับสัญญาณของกระแส เราจะใช้หม้อแปลงกระแส ซึ่งสร้างจากแกนเหล็กที่มีขายอยู่ทั่วไป ในห้องตลาด ต่อขนาดกันคาร์ปาคิเตอร์ (ตามหลักของวงจรรีโซแนนซ์แบบขนาน) คร่อมขดลวดทางด้านทุติยภูมิ เพื่อเพิ่มค่าคักดาทางด้านทุติยภูมิแล้วจึงนำสัญญาณที่ได้ ซึ่งมีลักษณะเป็นคลื่นรูปซายน์ มาเปลี่ยนให้เป็นสัญญาณคลื่นรูปสี่เหลี่ยมเสียก่อน แล้วจึงนำมาใช้งานต่อไป

ในการเลือกจตุรีโซแนนซ์คำนวณได้จากสมการ

$$f = 1/\sqrt{LC}$$

#### การทำงานของวงจร

จากรูป  $IC_1$  และ  $IC_2$  จะเป็นวงจรขยายสัญญาณแบบไม่กลับเฟสชนิดลูปเปิดมีหน้าที่เปลี่ยนสัญญาณคลื่นรูปซายน์ ให้กลายเป็นสัญญาณคลื่นรูปสี่เหลี่ยมก่อนที่จะนำไปเปรียบเทียบกับเฟสเพื่อหาผลต่างของมุมที่เกิดขึ้นต่อไป

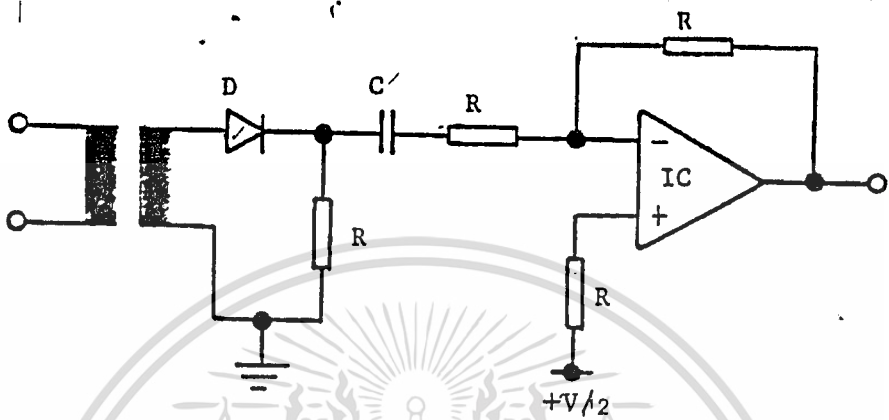
$C_u$  เป็นคาร์ปาคิเตอร์ที่ทำให้เกิดวงจรรีโซแนนซ์แบบขนาน

#### การทดลอง

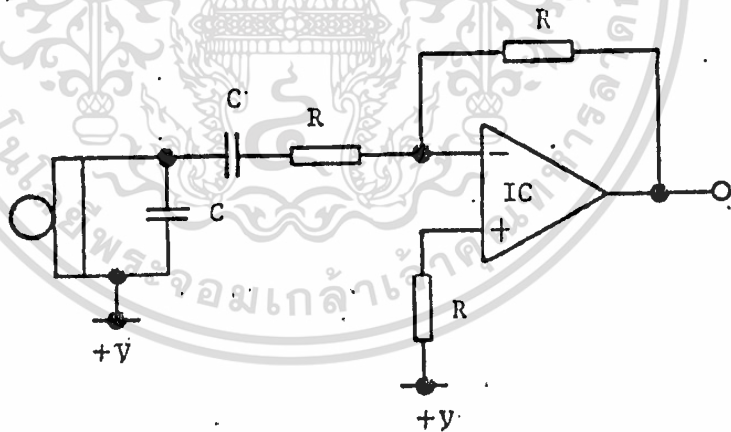
ในการทดลองโดยอาศัยวงจรในรูปที่ 3.3 และรูปที่ 3.4 จะพบว่าเนื่องจากวงจรดังกล่าวมีลักษณะเป็นวงจรขยายสัญญาณแบบไม่กลับเฟสชนิดลูปเปิดจึงทำให้วงจรดังกล่าวเกิดการ saturate ได้ง่าย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนวงจรเสียใหม่ให้อยู่ในรูปของวงจรรายขายสัญญาณแบบลูปปิดวงจรใหม่แสดงให้เห็นดังรูปที่ 3.5 และรูปที่ 3.6 ตามลำดับ



รูปที่ 3.5 วงจรจับสัญญาณของคิกคาที่แก้ไขใหม่



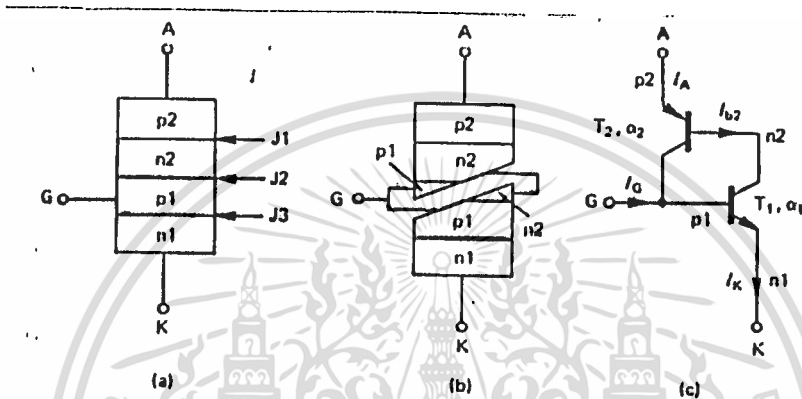
รูปที่ 3.6 วงจรดักจับสัญญาณของกระแสที่แก้ไขใหม่

จากรูปในการคำนวณเกี่ยวกับการขยายของวงจร ได้มีการกล่าวถึงไปแล้วในตอนแรกจึงไม่ขอนำมากล่าวซ้ำอีก

โครงสร้างของ SCR

เอสซีอาร์ เป็นสิ่งประดิษฐ์ที่ประกอบด้วยสารกึ่งตัวนำ PNPN 4 ชั้น แต่ต่อเป็นขั้วออกมาได้ 3 ขั้วคือ อาโนด(anode),คาโทด(cathode)และ เกท(gate)ดังแสดงในรูปที่3.7 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ในการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาโครงสร้างของเอสซีอาร์จะเห็นว่าโครงสร้าง npnp เราสามารถแยกออกเป็นทรานซิสเตอร์ได้สองตัวโดยทรานซิสเตอร์ตัวที่หนึ่งเป็น NPN และตัวหนึ่งเป็น npn ดังรูปที่ 3.7



รูปที่ 3.7 โครงสร้างของเอสซีอาร์

และถ้าเขียนวงจรทรานซิสเตอร์ ทั้งสองตัวประกอภกันดังรูป ขั้วเอาโนดของเอสซีอาร์ จะต่อกับสารชนิด p ที่อยู่ชั้นนอกสุดขาคาโถดจะต่อกับสารชนิด n ที่อยู่ชั้นนอกสุดเช่นกัน ส่วน ขาเกทต่อกับสารชนิด p ชั้นใน ถ้าจะดูกันตามวงจรสมมูลย์ แล้วขาเอาโนดก็คือ อิมิตเตอร์ ของทรานซิสเตอร์ ชนิด npn ขาคาโถดคือขาอิมิตเตอร์ ของทรานซิสเตอร์ชนิด npn และ ขาเกทของเอสซีอาร์ คือขาเบสของทรานซิสเตอร์ ชนิด npn ซึ่งต่อกับขาคอลเลคเตอร์ของ ทรานซิสเตอร์ npn ส่วนขาคอลเลคเตอร์ ของทรานซิสเตอร์ชนิด npn ต่อเข้าขาเบสของ ทรานซิสเตอร์ npn ลักษณะเช่นนี้เป็น การต่อแบบ positive feedback

ถ้าเราให้ทรานซิสเตอร์  $Q_1$  มี  $\alpha_1 = I_{c1} / I_{e1}$   
 ทรานซิสเตอร์  $Q_2$  มี  $\alpha_2 = I_{c2} / I_{e2}$

และกระแสรั่ว (leakage)  $I_{co}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 จากรูป A และ B กระแสที่ไหลผ่านไหลลดเป็น  $I_A$   
 ไม่ว่าจะกรณีใดก็ตาม อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงแหล่งเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป B จะเห็นว่ากระแสที่ผ่านโหลดเป็น  $I_{c1} + I_{c2} + I_{co} = I_A$

$$I_A = \alpha_1 I_{E1} + \alpha_2 I_{E2} + I_{co} \quad A$$

แต่จากรูป A

$$I_{E2} = I_{E1} = I_A \quad A$$

$$I_A = (\alpha_1 + \alpha_2) I_A + I_{co}$$

$$= I_{co} / (1 - (\alpha_1 + \alpha_2))$$

ถ้าเราให้

$$\beta_1 = I_{c1} / I_{E1}$$

$$\beta_2 = I_{c2} / I_{E2}$$

เมื่อ  $I_{E1}$  และ  $I_{E2}$  เป็นกระแสขาเบส

$$I_{E1} = I_{B1} + I_{c1}$$

$$I_{E2} = I_{B2} + I_{c2}$$

$$\alpha_1 = \beta_1 / (1 + \beta_1)$$

$$\alpha_2 = \beta_2 / (1 + \beta_2)$$

แทนค่า  $\alpha_1$  และ  $\alpha_2$  ลงในสมการ  $I_A$  จะได้

จะเห็นว่าถ้า  $\beta_1, \beta_2$  มีค่าน้อยกว่า 1 มากๆ แล้ว  $I_{c0}$  จะมีค่าน้อยมาก เพราะ  $I_{c0}$  มีค่าน้อย ซึ่งกรณีนี้เรียกว่า "turned off" หรือ forward bias วงจรจะมีเสถียรภาพ ไม่มีการเปลี่ยนแปลงแต่อย่างใด แต่ถ้า  $\beta_1, \beta_2$  มีค่า มากกว่า 1 แล้วจะทำให้มีการป้อนกลับ (FEED BACK) แบบบวก ซึ่งจะเพิ่มกระแสให้ ทำงานเพิ่มขึ้นเรื่อยๆ

แต่ถ้าเราให้แรงดันที่เอาโนดเป็นบวกและคาโทดมีค่าเป็นลบ และแรงดันที่เกตมีค่าเป็นลบ จะเห็นว่าเกิดการไบแอสกลับ (reverse bias) ตรงรอยต่อของทรานซิสเตอร์  $Q_1$  ซึ่งจะส่งผลให้ทรานซิสเตอร์  $Q_1$  ไม่นำกระแสคือไม่มีกระแสไหลเข้า ทางคอลเลคเตอร์ นอกจากกระแสรั่วไหล ( $I_{c0}$ ) เท่านั้น ดังนั้นเอสซีอาร์จะไม่มี กระแสไหลจากเอาโนดไปยังคาโทดในกรณีเช่นนี้ความต้านทานระหว่างเอาโนดและ คาโทดจะมีค่าสูงมาก

ถ้าให้แรงดันที่เกตมีค่าเป็นบวกหรือกระแสไหลเข้าขาเกตจะทำให้ทรานซิสเตอร์  $Q_1$  นำกระแสเป็นเหตุให้กระแสคอลเลคเตอร์ค่ากระแสสูงและเนื่องจากค่ากระแสคอลเลคเตอร์ของ  $Q_1$  เป็นกระแสเบสของ  $Q_2$  จึงเท่ากับว่าเป็น การทำให้ทรานซิสเตอร์  $Q_2$  นำกระแสด้วยก็จะเป็นผลทำให้กระแสที่ไหลจากเอาโนดไปยังคาโทดเพิ่มขึ้นอย่างรวดเร็ว ถึงกระแสนี้จะถูกจำกัดโดยวงจรภายนอกตั้ง นั้นในกรณีเช่นนี้ค่าความต้านทานระหว่างเอาโนดและคาโทดจะมีค่าต่ำมากจากหลักการข้างบนนี้จะเห็นว่าเอสซีอาร์จะทำงานว่ามีกระแสทริกให้กับขาเกต โดยกระแสทริกนี้จะมีค่าเป็นบวก หลังจากที่ทริกแล้วกระแสจะไหลระหว่าง เอาโนดและคาโทดตลอดเวลา และไม่จำเป็นที่จะต้องคงกระแสทริกนี้ไว้ เพราะ กระแสที่ทริกนี้ก็เหมือนกระแสเบสของ  $Q_2$  สามารถมาจากกระแสคอลเลคเตอร์ของ  $Q_2$  ได้ ส่วนกระแสในวงจรรวมนอกที่ไหลขึ้นอยู่กับขนาดแรงดันระหว่างเกต และ แรงดันระหว่างขาเอาโนดและคาโทด เท่านั้น

Turn-off-time ของเอสซีอาร์

turn-off-time ( $t_{off}$ ) ของเอสซีอาร์ เป็นระยะเวลาตั้งแต่การทำให้กระแส ที่ไหลผ่านเอสซีอาร์ ไหลย้อนกลับ แล้วกลับสู่ศูนย์ (ช่วงเวลาเอสซีอาร์กลับคืนสภาวะใหม่ที่เราเรียกว่า reverse recovery time- $t_{rr}$ ) จนถึง เวลาที่สามารถจ่ายแรงดันฟอร์เวิร์ดไบอัสอีกครั้ง โดยไม่ทำให้เอสซีอาร์นำกระแสได้ turn-off-time เป็นค่าที่บอกไว้ใน data sheet โดยมีข้อกำหนดที่อุณหภูมิที่ Junction,  $I_T, -di/dt, v_{ce}$  และ  $dv/dt$  ดังเช่น  $I_T = 150 A, T_J = 125^\circ C, di/dt = 50 A/usec, dv/dt = 20 v/usec$

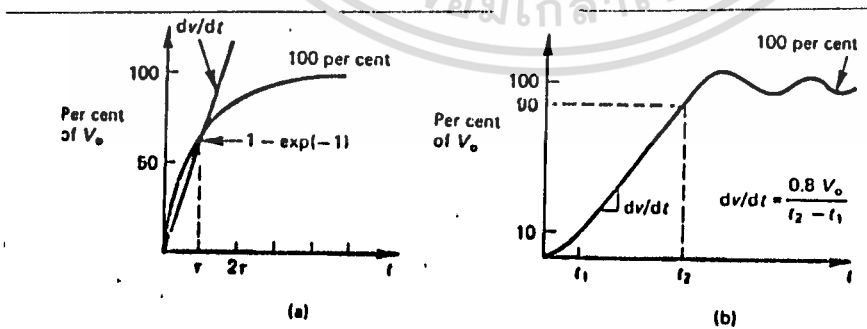
$t_{off} = 60 nsec$  ซึ่งหมายความว่าช่วงเวลาขณะที่เอสซีอาร์จะหยุดนำกระแส (turn-off) กระแสที่ไหลผ่านเอสซีอาร์ใน ทางฟอร์เวิร์ด ( $I_T$ ) จะต้องไม่เกิน 150 A อุณหภูมิ junction

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารนี้

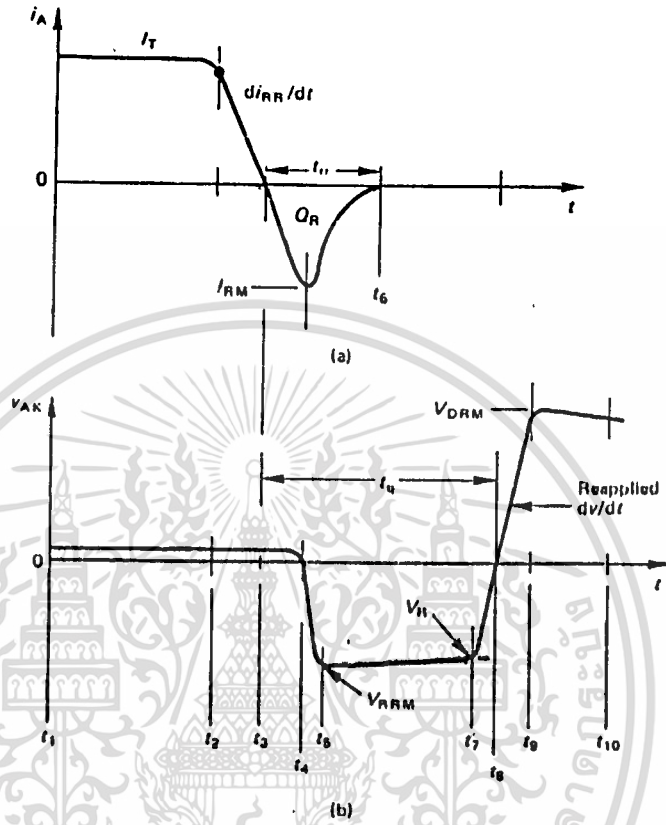
$T_j$  ไม่เกิน  $125^\circ\text{C}$  และ ในอัตราการลดลงของ กระแสฟอร์เวิร์ดต้องไม่น้อยกว่า  $50\text{ A/usec}$  แล้ว เอสซีอาร์ยังคงรักษาสภาวะหยุดนำกระแสเป็นเวลานานอีก  $60\text{ usec}$  จึงเริ่มจ่ายแรงดันฟอร์เวิร์ดอีกครั้งด้วยอัตราการเพิ่มที่ไม่เกิน  $10\text{ V/usec}$  โดยเพิ่มขึ้นอย่างต่อเนื่อง (linear) สู่แรงดัน  $0.8 V_{\text{FBM}}$  ( $V_{\text{FBM}}$  = Forward breakdown voltage) เมื่อมีค่าอันใดมากกว่าค่าดังกล่าว turn-off-time จะมากกว่า  $60\text{ usec}$  แสดงดังรูปดังนั้น วงจรที่จะทำให้เอสซีอาร์หยุดนำกระแส (commutation circuit) จะต้องรักษาข้อกำหนดดังกล่าวเป็นเวลานานกว่า turn-off-time ของเอสซีอาร์ เอสซีอาร์จะแบ่งเป็น 2 ชนิด ตามคุณสมบัติของ turn-off-time คือ phase control SCR's ซึ่งมี turn-off-time ระหว่าง  $50\text{--}250\text{ usec}$  ซึ่งใช้ในการ เปลี่ยนไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงและวงจรเปลี่ยนระดับแรงดันไฟฟ้า กระแสสลับโดยการควบคุมเฟส และ Fast switching SCR's หรือเรียกว่า Inverter SCR's ซึ่งมี turn-off-time ระหว่าง  $5\text{--}50\text{ usec}$  ซึ่งใช้ในวงจรเปลี่ยนไฟฟ้ากระแสตรงโดยวิธีการชอปเปอร์ (chopper) และวงจรเปลี่ยนไฟฟ้ากระแสตรงเป็นกระแสสลับ (Inverter)

สำหรับเอสซีอาร์ที่มี turn-off-time =  $60\text{ usec}$  สามารถใช้ในวงจร phase control ซึ่งมีแหล่งจ่ายไฟฟ้ากระแสสลับที่มีความถี่สูงสุด

$$(f_{\text{max}}) = 1 / (120 * 10^{-6}) = 8333\text{ Hz}$$



Waveform definition for  $dv/dt$  measurement: (a) an exponential waveform test; (b) a linear waveform test.



รูปที่ 3.8

ชนิดจำกัดทางด้านแรงไฟของเอสซีอาร์

สัญลักษณ์โดยทั่วไปที่ใช้สำหรับกระแส และ แรงดันไฟฟ้า ซึ่งแสดงโดย subscripts ตัวที่ 1 เป็นการแสดงทิศทางหรือสภาวะต่างๆ คือ

D = ไม่นำกระแสขณะได้รับฟอร์เวอร์ด์

F = forward, R = reverse, T = on-state

subscripts ตัวที่ 2 แสดงชนิดจำกัดในสภาวะต่างๆคือ

W = ค่าขณะอยู่ในสภาวะตาม subscripts ตัวที่ 1

R = การเกิดขึ้นซ้ำ ๆ (Repetitive)

8 - ไม่ได้เกิดขึ้นซ้ำๆ (Non-repetitive)  
subscripts ตัวที่ 3 เป็นอักษร M แสดงค่าสูงสุด

$V_{DWM}$  และ  $V_{RWM}$  = แรงดันทางด้านฟอร์เวิดและรีเวอร์สสูงสุดของแหล่งจ่ายไฟกระแส  
สลับ ( $\sqrt{2} v_{r.m.s.}$ ) ที่จ่ายให้เอสซีอาร์และเอสซีอาร์จะไม่นำกระแส  
โดยไม่มีสัญญาณทริกเกอร์ โดยไม่คิด transient ที่เกิดขึ้นซ้ำๆ  
และไม่ซ้ำๆ ในคู่มือจะเขียนว่า Working peak off-state  
and reverse-voltage

$V_{DPM}$  และ  $V_{RPM}$  = แรงดัน transient ถ้าไม่เกินกำหนดทางด้านฟอร์เวิด และ  
รีเวอร์ส ที่เกิดขึ้นซ้ำๆ ในทุกๆ ไซเคิลของแหล่งจ่ายไฟฟ้ากระแส  
สลับ จะไม่ทำให้เอสซีอาร์นำกระแส โดยไม่มีสัญญาณทริก  
เกอร์ ในคู่มือจะเขียนว่า Repetitive Peak off-state  
and reverse voltage หรือ Repetitive Peak  
forward and reverse blocking voltage

$V_T$  = แรงดันที่คร่อมระหว่างแอโนดและคาโทดขณะที่นำกระแสฟอร์เวิด  
และมิอุนท์ junction ที่กำหนดในคู่มือ

$d_v/d_t$  = อัตราการเพิ่มของแรงดันที่คร่อมแอโนดและคาโทด สูงสุดที่จะ  
ไม่ทำให้เอสซีอาร์นำกระแส โดยไม่มีสัญญาณทริกเกอร์เอสซีอาร์  
ซึ่งประกอบด้วยสาร PNPN มีคุณสมบัติของคาปาซิเตอร์ระหว่าง  
แอโนดและคาโทด กระแสที่ไหลผ่านเอสซีอาร์เท่ากับ  $C d_v/d_t$   
ดังนั้นเมื่อแรงดันระหว่างแอโนดและคาโทดเปลี่ยนแปลงด้วยอัตรา  
สูงที่จะทำให้มีกระแสไหลผ่านเอสซีอาร์ ซึ่งถ้ามีกระแสไหลผ่าน  
เอสซีอาร์มากกว่ากระแสยึดเอสซีอาร์ก็จะนำกระแสได้ ดังนั้นเมื่อ  
เกิด transient ทำให้อัตราการเปลี่ยนแปลงของแรงดัน  
คร่อมแอโนดและคาโทดสูง จะทำให้เอสซีอาร์นำกระแสได้โดย  
ไม่มีสัญญาณทริกเกอร์

### ขีดจำกัดทางด้านกระแสที่ไหลผ่านเอสซีอาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 $I_{DPM}$  และ  $I_{RPM}$  = กระแสที่ไหลผ่านเอสซีอาร์เมื่อได้รับแรงดันสูงสุดทางด้านฟอร์เวิดและ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รีเวอร์ (Peak Forward and Reverse leakage current)
- $I_T(\text{rms})$  = กระแส rms สูงสุดที่ไหลผ่านเอสซีอาร์ทางด้านฟอร์เวดที่อุณหภูมิ ไม่สูงกว่าที่กำหนด แล้วจะไม่ทำให้เอสซีอาร์เสียหาย (Max. rms forward current)
- $I_T(\text{ave})$  = กระแสเฉลี่ยสูงสุดที่ไหลผ่านเอสซีอาร์ทางด้านฟอร์เวดที่อุณหภูมิ ไม่สูงกว่าที่กำหนด แล้วจะไม่ทำให้เอสซีอาร์เสียหาย (Surge on-state current)
- $I_{TSM}$  และ  $I_{TSM}$  = กระแส surge สูงสุดที่เกิดขึ้นในเวลาสั้นๆ ซึ่งแสดงในคู่มือ ถ้า กระแส surge เกินที่กำหนด หรือเกิดขึ้นนานกว่าที่กำหนด จะทำให้เอสซีอาร์เสียหายได้ (Surge on-state current)
- $I^2t$  = เป็นค่าของกระแสยกกำลังสองคูณกับเวลาซึ่งจะต้องไม่เกินที่กำหนด ในคู่มือจึงจะไม่ทำให้เอสซีอาร์เสียหายได้ซึ่งค่านี้จะเป็นคุณสมบัติ ของฟิวส์จำพวก semiconductor fuse จึงต้องเลือกฟิวส์ให้ เหมาะสมในการใช้ฟิวส์ป้องกันไม่ให้เอสซีอาร์เสียหาย
- $d_1/d_T$  = อัตราการเพิ่มขึ้นของกระแสผ่านเอสซีอาร์ที่เกิดขึ้นช้าๆ ก้นหลัง จากทำการทริกเกตทำให้เอสซีอาร์นำกระแส ซึ่งเป็นขีดจำกัดของ เอสซีอาร์อันหนึ่ง คือ เอสซีอาร์สามารถนำกระแสสูงสุดได้ตาม กำหนดในคู่มือ เมื่อกระแสไหลผ่านพื้นที่ทั้งหมดของสารกึ่งตัวนำ PNPN ที่ปะกักันอยู่ แต่ว่าเมื่อเอสซีอาร์ถูกทริกให้เริ่มนำกระแส สารกึ่งตัวนำที่อยู่ใกล้ๆ เกทของเอสซีอาร์จะนำกระแส ซึ่งมีพื้นที่ เล็กๆ ก่อนแล้วค่อยๆ กระจายไปพื้นที่ทั้งหมดของสารกึ่งตัวนำ เพราะฉะนั้นถ้าอัตราการเพิ่มของกระแสต่อเวลา ( $d_1/d_T$ ) สูงกว่า กำหนด อาจจะเป็นสาเหตุทำให้เกิดความร้อนเฉพาะจุด (hot spot) ที่ junction และทำให้เอสซีอาร์เสียหายได้ในการลด อัตราการเพิ่มขึ้นของกระแสต่อเวลาทำโดยการต่อ inductance อนุกรมกับเอสซีอาร์

$I_L$  = กระแสค้าง (Latching current) เป็นค่าของกระแสต่ำสุดที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้ เมื่อผู้ญาติเห็นใบระเบียบเองหน้าในคู่มือ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องรักษาเพื่อให้เอสซีอาร์นำกระแสหลังจากพัลส์ที่ทริกเอสซีอาร์ ถูกนำออกจากเกตของเอสซีอาร์

$I_{H}$  = กระแสยึด (holding current) เป็นค่าของกระแสมากที่สุดที่ จะต้องลดลงให้ต่ำกว่า เพื่อให้เอสซีอาร์เปลี่ยนจากสภานำ กระแสเป็นหยุดนำกระแส กระแสยึดเกิดขึ้นเมื่อกระแสไหลผ่าน เอสซีอาร์ในสภานำกระแสลดลงจนกระทั่งเอสซีอาร์หยุดนำ กระแส แต่กระแสค้างเกิดขึ้นเมื่อเอสซีอาร์อยู่ในสภานำ กระแสไปสู่สภาวะเริ่มต้นนำกระแส

#### ขีดจำกัดทางด้านอุณหภูมิ

$T_j$  = อุณหภูมิ Junction ของสารกึ่งตัวนำ PNPN ซึ่งไม่สามารถจะ ตรวจสอบและวัดด้วยเครื่องวัดไฟฟ้าได้

$T_{max}$  = Storage temperature เป็น องศา C

$R_{\theta j-c}$  = ความต้านทานอุณหภูมิ ระหว่าง junction กับ case มีหน่วย เป็น องศา C/watt

$R_{\theta c-s}$  = ความต้านทานอุณหภูมิ ระหว่าง case กับ Heat sink มีหน่วย เป็น องศา C/watt

#### ขีดจำกัดของเกต

$I_{GT}$  = กระแสที่ จะทริกให้เอสซีอาร์นำกระแส เมื่อมีแรงดันคร่อม เอสซีอาร์และมีอุณหภูมิที่ Junction ตามที่กำหนด

$V_{GT}$  = แรงดันที่จ่ายให้เกตกับคาโทดของเอสซีอาร์ เพื่อให้เอสซีอาร์นำ กระแสเมื่อมีแรงดันตกคร่อมเอสซีอาร์ และอุณหภูมิที่ Junction ตามที่กำหนด

$I_{FGM}$  หรือ  $I_{GTM}$  = กระแสสูงสุดทางด้านฟอร์เวิด (Peak forward gate current)

$I_{GRM}$  = กระแสสูงสุดทางด้านรีเวอร์ (Peak Reverse gate current)

$P_{GM}$  = กำลังสูงสุดที่เกตทนได้ (Peak gate power)

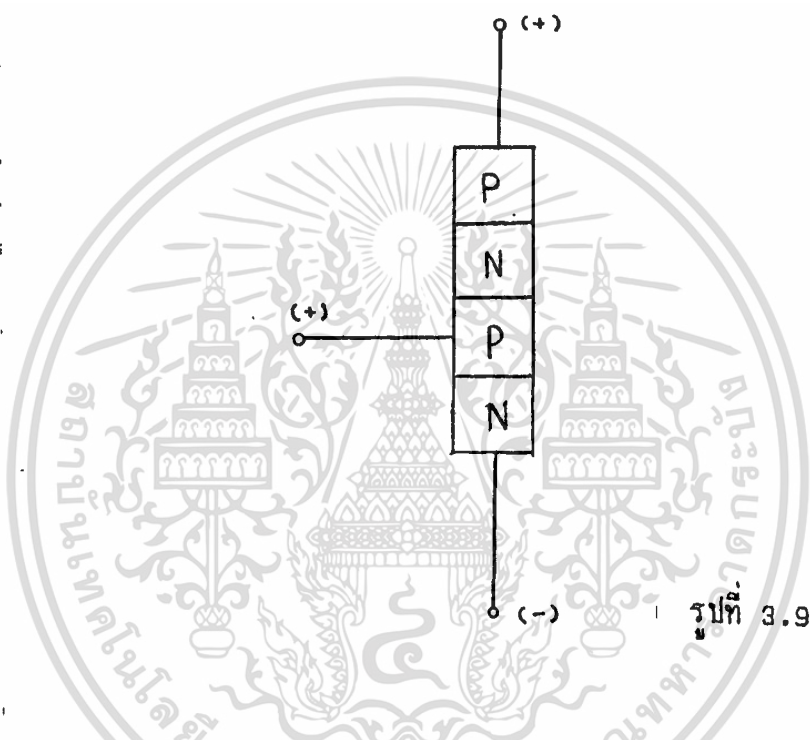
$P_{G(av)}$  = กำลังเฉลี่ยที่เกตทนได้ (Average gate power)

$t_{off}$  = turn-off time

$t_{on}$  = turn-on time

### การจูนจนวนไอริสเตอร์

จากที่กล่าวมา จะเห็นว่าไอริเตอร์สามารถ เปลี่ยนสถานะจากสภาวะปิดกระแสเข้าสู่สภาวะเปิดกระแสได้ โดยอาศัยกระบวนการป้อนกลับค่าบวกที่เกิดขึ้นในตัวไอริเตอร์ถ้าเราสามารถควบคุมให้มีกระบวนการนี้เกิดขึ้นได้เราก็สามารถทำการจูนจนวน ให้แก่ไอริเตอร์นำกระแสได้ โดยเราจะพิจารณาการให้ศักดาแก่ไอริเตอร์ได้ดังรูปข้างล่างนี้



รูปที่ 3.9

ในที่นี้กระผมจะขอก้าวเฉาะการใช้ป้อนแรงดันค่าบวกเข้าที่ขั้วเกต การป้อนแรงดันค่าบวกเข้าที่ขั้วเกตของเอสซีอาร์ จะมิกระแสเกตมุ่งเข้าเบสของเบสของทรานซิสเตอร์เอ็นพีเอ็นดังแสดงในรูปที่ 3.9 เป็นผลให้มีกระแสเกตเพิ่มค่าสูงขึ้นและเกิดมีกระบวนการป้อนกลับเกิดขึ้น เอสซีอาร์ก็จะเปิดนำกระแสได้ วิธีนี้เรานิยมใช้จูนจนวนให้ไอริสเตอร์เปิดนำกระแสทั่วๆไป

### วงจรถูนจนวนด้วยพลัส

สัญญาณที่ใช้จูนจนวนที่ดีควรเป็นพัลส์ที่มีช่วงสั้นๆ มีความสูงมากและสั้นหน้าจะต้องชัน และยังมีข้อที่ยิ่งใหญ่กว่าวิธีจูนจนวนด้วยไฟฟ้าคืออยู่ที่เราใช้หม้อแปลงเข้าต่อในวงจรเกตทำให้เราสามารถแยกวงจรถูนจนวนออกจากวงจรถูนจนวนที่ใช้ควบคุมเกต เป็นผลให้เราสามารถควบคุมเกตได้อย่างอิสระและง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทำให้ SCR หยุดนำกระแส

วิธีการทำให้กระแสไหลผ่านเอสซีอาร์ต่ำกว่ากระแสยึด สามารถทำได้โดยการลดแรงดันคร่อมเอสซีอาร์ลงสู่ศูนย์ หรือจ่ายแรงดันรีเวอร์ดไบอัสให้เอสซีอาร์ วิธีการพื้นฐานของการทำให้เอสซีอาร์หยุดนำกระแสสามารถจัดแบ่งได้ 3 วิธีการคือ

1) การทำให้เอสซีอาร์หยุดนำกระแส โดยแหล่งจ่ายไฟเป็นกระแสสลับซึ่งเรียกว่า Line commutation หรือ Natural commutation คือแหล่งจ่ายไฟฟ้า กระแสสลับแรงดันไฟฟ้าจะตกลงสู่ศูนย์ และมีแรงดันไฟฟ้ากลับทิศทาง ซึ่งจะเป็นการจ่ายรีเวอร์ดไบอัสแก่เอสซีอาร์ในทุกๆ ไซเคิล และกระแสที่ไหลผ่านเอสซีอาร์จะตกลงเป็นศูนย์ซึ่งถ้าเป็นเวลานานกว่า turn-off-time ( $t_{off}$ ) ก่อนที่จะจ่ายแรงดันไฟฟ้าเฟอ์เวอร์ดอีกครั้งหนึ่งซึ่งเป็นวิธีการทำให้เอสซีอาร์หยุดนำกระแส ในการเปลี่ยนไฟฟ้า กระแสสลับเป็นไฟฟ้ากระแสตรง (converter) และการเปลี่ยนแรงดันไฟฟ้ากระแสสลับโดยการควบคุมเฟสดังรูปที่ 3.9(a)

2) การทำให้เอสซีอาร์นำกระแสโดยการจัดโหลดให้เหมาะสม (load commutation) ใช้ในการเปลี่ยนแรงดันไฟฟ้ากระแสตรงโดยวิธีการชอปเปอร์ (choppers) และวงจรเปลี่ยนไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ (inverters) คือเมื่อเอสซีอาร์นำกระแสจะเป็นการสวิตช์ไฟเข้าโหลด ซึ่งประกอบด้วย ตัวความต้านทาน, อินดักเตอร์, คาปาซิเตอร์ที่มีค่าที่เหมาะสม โดยอยู่ในสภาวะ under-damped กระแสที่ไหลผ่านโหลดจะตกลงสู่ศูนย์โดยธรรมชาติเมื่อกระแสที่ไหลผ่านเอสซีอาร์ต่ำกว่ากระแสยึดเป็นเวลานานกว่า turn-off-time จะทำให้ เอสซีอาร์หยุดนำกระแสได้ ดังรูปที่ 3.9(b)

3) การทำให้เอสซีอาร์หยุดนำกระแส โดยวิธีการบังคับ (force commutation) เป็นการทำให้กระแสตกลงสู่ศูนย์ ซึ่งโดยทั่วไปจะใช้ในกระแสเนื่องจากการคายประจุของคาปาซิเตอร์หรือจ่ายรีเวอร์ไบอัสซึ่งประจุในคาปาซิเตอร์ให้แก่เอสซีอาร์ ดังรูปที่ 3.9(c)

MICROCONTROLLER MCS-51ลักษณะทั่วไป

สร้างโดยใช้ CMOS เทคโนโลยีและการทำงานด้วยแหล่งจ่ายไฟ 5 V เพียงแหล่งเดียว  
ซีพียูมีขนาด 8 บิต

มีวงจรรอสถิลเลเตอร์ และวงจรรนาฬิกาบนชิป

ชุดแบงค์ (BANK) รีจิสเตอร์มี 4 ชุด แต่ละชุดมีรีจิสเตอร์ 8 ตัว

มีตัวจับเวลา/ตัวนับขนาด 16 บิต 2 ชุด และ สำหรับเบอร์ 8032/8052 มี 3 ชุดมี  
พอร์ทไอโอแบบขนานสองทิศทางจำนวน 4 พอร์ท พอร์ทละ 8 บิต รวมทั้งหมดเป็น 32 เส้น  
แต่จะเหลือเพียง 16 เส้น สำหรับเบอร์ 8031 อีก 16 เส้น ใช้ในการ

เข้าถึงทางแอดเดรสและข้อมูล

พอร์ทแบบอนุกรมสามารถโปรแกรมการรับส่งแบบ Full Duplex ที่ความเร็วสูงหนึ่ง  
วัฏจักรคำสั่งจะใช้เวลา 1 ไมโครวินาที ด้วยการใช้คริสตัล 12 MHz

แอดเดรสข้อมูลภายนอกได้ 16 กิโลไบต์

แอดเดรสโปรแกรมภายนอกได้ 16 กิโลไบต์

สามารถกำหนดเลขที่อยู่ขนาดไบต์หรือบิตได้โดยตรง

มีซอฟต์แวร์แพลตฟอร์มผู้ใช้ที่จะกำหนดเองได้ถึง 128 ตำแหน่งบิต

โครงสร้างอินเตอร์รัพท์ทำได้ 5 แหล่ง และ 6 แหล่ง สำหรับ 8032/8052  
พร้อมด้วยการจัดไพรอริตี้ (Priority) ได้ 2 ระดับ

ตัวโปรเซสเซอร์ (Processor) สามารถใช้งานแบบบูลีน (boolean) ได้  
เหมาะสำหรับการใช้งานควบคุม

มีคำสั่งคูณ และหารทางฮาร์ดแวร์ทำได้ภายใน 4 ไมโครวินาที

ตัวเลขทางคณิตศาสตร์ ใช้ได้ทั้งแบบไบนารี (binary) และเดซิมีอล (Decimal)

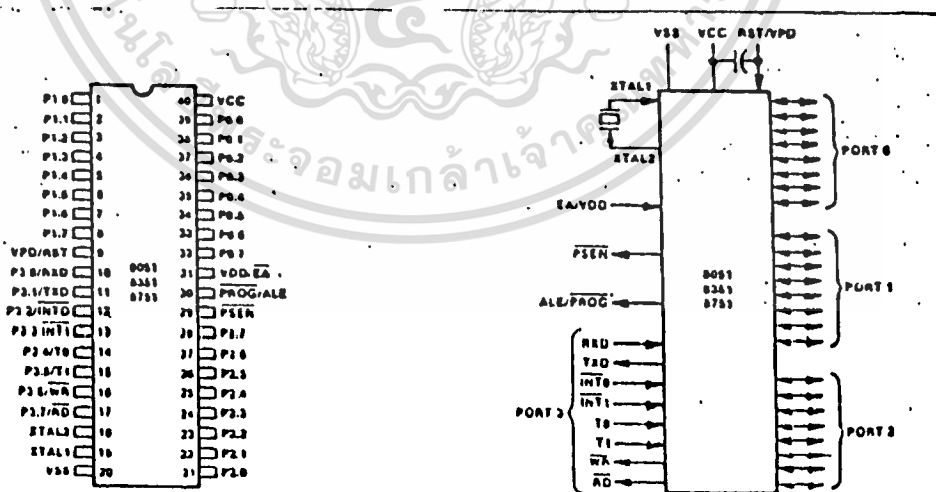
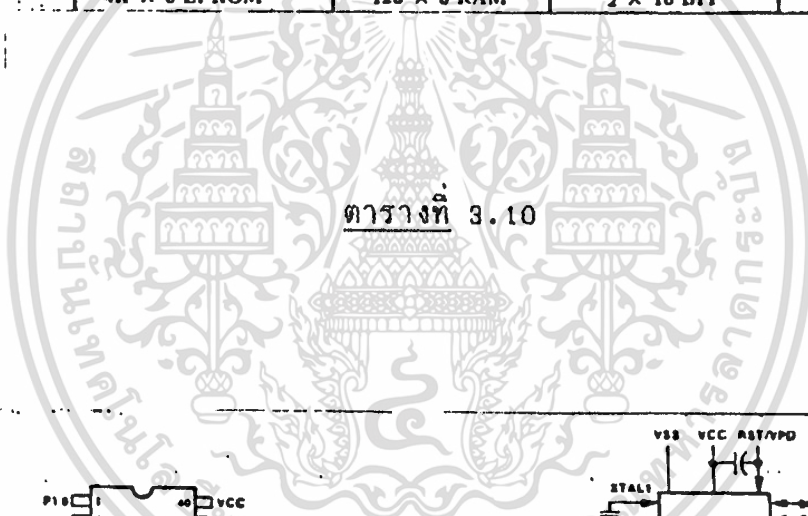
การใช้พื้นที่สแต็กสำหรับโปรแกรมย่อยต่างๆ ทำได้ง่ายและกว้าง

ตระกูล MCS-51 จะมีทั้งแบบมี ROM ในตัว หรือไม่มี ROM หรือมี EPROM บนชิปเดียวกัน  
และ จะมีตำแหน่งขาที่เหมือนกัน ตารางที่ 3.10 แสดงถึงรายละเอียดของเบอร์ ต่างๆใน  
ตระกูล MCS-51 และรูปที่ 3.10 แสดงการจัดขาตามลักษณะภายนอกของชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบอร์	หน่วยความจำภายใน		ตัวตั้งเวลา/	มินิเตอร์ฮาร์ด
	โปรแกรม	ข้อมูล	ตัวนับจำนวน	
8052 AH	8K x 8 ROM	256 x 8 RAM	3 x 16 BIT	6
8051 A11	4K x 8 ROM	128 x 8 RAM	2 x 16 BIT	5
8051	4K x 8 ROM	128 x 8 RAM	2 x 16 BIT	5
8032 AH	ไม่มี ROM	256 x 8 RAM	3 x 16 BIT	6
8031 A11	ไม่มี ROM	128 x 8 RAM	2 x 16 BIT	5
8031	ไม่มี ROM	128 x 8 RAM	2 x 16 BIT	5
8751 H	4K x 8 EPROM	128 x 8 RAM	2 x 16 BIT	5
8751 H-12	4K x 8 EPROM	128 x 8 RAM	2 x 16 BIT	5

ตารางที่ 3.10

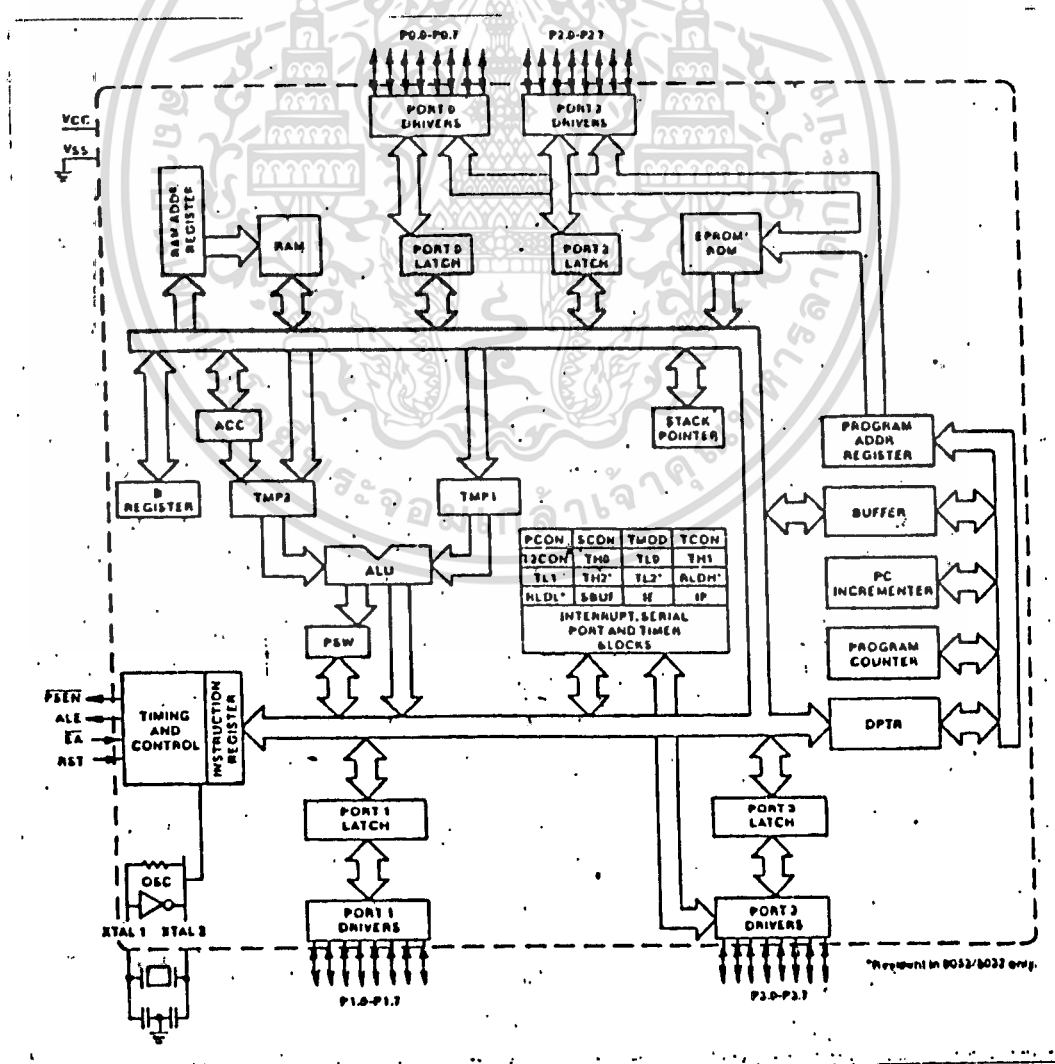


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.10

การจัดการทางสถาปัตยกรรม

รูปที่ 3.11 แสดงถึงบล็อกไดอะแกรมที่แบ่งตามลักษณะงานในการจัดการภายในของ MCS-51 โดยซิงเกิลชิป (Single chip) แต่ละตัวของตระกูลนี้ จะประกอบด้วยหน่วยประมวลผลกลาง ( Central Processing Unit) หน่วยความจำ (Memory Unit) สองชนิด คือ แบบ RAM กับ ROM หรือ EPROM พอร์ตอินพุต เอาท์พุท โมดริจิสเตอร์สถานะและข้อมูล ส่วนวงจรตรรกในการ RANDOM ที่จำเป็นสำหรับตัวแปรของฟังก์ชันการต่อพ่วง ส่วนต่างๆ ที่กล่าวนี้ จะติดต่อกันด้วยบัสข้อมูล (Data Bus) ขนาด 8 บิต และจะมีบัสเฟ้อร์สำหรับการติดต่อข้อมูลกับภายนอกผ่านพอร์ตอินพุต เอาท์พุท เมื่อต้องการขยายหน่วยความจำ หรือพอร์ตอินพุต เอาท์พุท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา รูปที่ 3.11 นี้ส่งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### แอกคิวมิวเลเตอร์ (Accumulator : ACC)

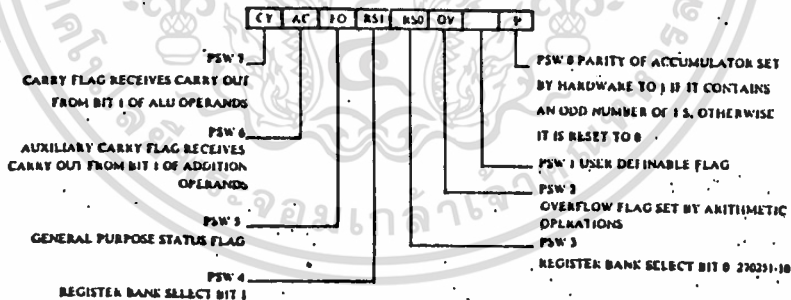
MCS-51 ใช้ ACC ที่มีขนาด 8 บิต เป็นแอกคิวมิวเลเตอร์หลัก คำสั่งส่วนใหญ่จะอ้างถึงตัวรีจิสเตอร์นี้ โดยถือค่าภายในเป็นตัวตั้ง และรับค่าผลลัพธ์ที่ได้จากคำสั่งทางคณิตศาสตร์ เช่น บวก ลบ คูณ หาร เข้ามาเก็บไว้ ตัว ACC ยังสามารถใช้เป็นตัวแหล่งกระทำหรือถูกกระทำในการทำงานทางตรรก และใช้เป็นตัวกลางในการถ่ายเทข้อมูลในการติดต่อกับอุปกรณ์ภายนอกไอโอ และหน่วยความจำภายนอก รวมถึงการตรวจสอบตารางข้อมูล

### รีจิสเตอร์ B

เป็นรีจิสเตอร์พิเศษที่ใช้สำหรับคำสั่งของการคูณและหาร โดยใช้เป็นที่เก็บตัวคูณหรือตัวหาร และเป็นที่เก็บผลลัพธ์ตัวที่สองหลังการคูณ และเศษหลังการหาร

### รีจิสเตอร์ค่าแสดงสถานะโปรแกรม (Program Status Word : PSW)

รีจิสเตอร์ PSW เป็นรีจิสเตอร์ที่แสดงผลที่ได้หลังจากการใช้คำสั่งต่างๆ และใช้เป็นตัวเลือกกลุ่มการทำงานของรีจิสเตอร์กลุ่มต่างๆ ซึ่งมีรายละเอียดดังรูปที่ 3.12



รูปที่ 3.12

### ตัวชี้สแต็ก (Stack Pointer : SP)

MCS-51 จะรวมเอาสแต็กทางฮาร์ดแวร์ที่ใช้ RAM ภายในสำหรับการเชื่อมต่อระหว่างโปรแกรมหลัก สแต็กการผ่านพารามิเตอร์ระหว่างงานในแต่ละส่วนโปรแกรม และสแต็กเก็บตัวแปรข้อมูลชั่วคราว หรือสแต็กการเก็บสถานะระหว่างการบริการงานอินเตอร์รัพท์ไว้ภายในชิป โดยที่ SP จะมีขนาด 8 บิต จะเพิ่มค่าขึ้นโดยอัตโนมัติก่อนที่ข้อมูลจะนำมาเก็บในหน่วยความจำระหว่างการนำคำสั่ง PUSH และ CALL และจะลดค่าของ SP ลง

หลังจากที่ได้ถ่ายเทข้อมูลออกไปแล้วในคำสั่ง POP และ RET โดยทฤษฎีทางสถาปัตยกรรม MCS-51 สามารถใช้สแต็กให้มีเนื้อที่ถึง 128 ไบต์ แต่ในทางปฏิบัติสำหรับโปรแกรมทั่ว ๆ ไป และใช้น้อยกว่านี้ SP จะเริ่มที่ตำแหน่ง 07H ดังนั้น สแต็กจะเริ่มบรรจุข้อมูลที่ตำแหน่ง 08H MCS-51 สามารถเปลี่ยนค่าใน SP ได้ ซึ่งจะเป็นการเปลี่ยนตำแหน่งสแต็กไปยังที่ใด ๆ ของ RAM ภายในชิป

### ตัวชี้ข้อมูล (Data Pointer : DPTR)

DPTR รีจิสเตอร์ขนาด 16 บิต ที่ประกอบด้วยไบท์สูง (DPH) และไบท์ต่ำ (DPL) ที่เราสามารถ เลือกแบ่งออกเป็น รีจิสเตอร์ 8 บิตสองตัวที่ใช้ได้อย่างอิสระ หรือจะใช้รวมกันทั้ง 16 บิตก็ได้ ในการ Increment หรือ Decrement เพื่อประโยชน์ในการใช้ เป็นฐานของเลขที่อยู่ในรีจิสเตอร์ในการกระโดดโดยทางอ้อม ในการใช้คำสั่งเกี่ยวกับ ตารางข้อมูลและชี้ตำแหน่งของหน่วยความจำภายนอก

### พอร์ท 0 ถึง 3

รีจิสเตอร์ P0, P1, P2 และ P3 ของกลุ่มรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR) จะเป็นตัวรีจิสเตอร์ที่แลทช์ (Latch) ค่าของพอร์ท 0, 1, 2 และ 3 ตามลำดับ ในขณะที่ใช้งาน

### บัฟเฟอร์ข้อมูลอนุกรม (Serial Data Buffer : SBUF)

บัฟเฟอร์ข้อมูลอนุกรมแบ่งออกเป็นรีจิสเตอร์สองตัว ตัวหนึ่งเป็นบัฟเฟอร์การส่ง และอีกตัวเป็นบัฟเฟอร์การรับ เมื่อข้อมูลถ่ายเทเข้า SBUF มันจะถ่ายเข้าบัฟเฟอร์ส่งซึ่งเป็นตัวจัดการส่งข้อมูลอนุกรม วิธีการเคลื่อนย้ายเข้า SBUF ขึ้นอยู่กับการเริ่มแรก (Initial) การส่งเมื่อข้อมูลย้ายออกจาก SBUF จะเป็นการรับข้อมูลจากบัฟเฟอร์ตัวรับ

### รีจิสเตอร์ CAPTURE

ไอซีเบอร์ 8032/8052 จะมีรีจิสเตอร์ (RCAP2H, RCAP2L) เพิ่มเติมเป็น รีจิสเตอร์เค็ปเจอร์สำหรับตัวจับเวลาหมายเลข 2 ในโหมดการใช้งานของรีจิสเตอร์คู่นี้จะ รับการเปลี่ยนแปลงที่เข้ามาที่ขา T2EX คู่ TH2 และ TL2 จะลอกข้อมูลเข้าไปในรีจิสเตอร์คู่ RCAP2H และ RCAP2L ด้วยการจับเวลา จะมีโหมดการบรรจุอัตโนมัติ ขนาด 16 บิต

### รีจิสเตอร์ควบคุม (Control Register)

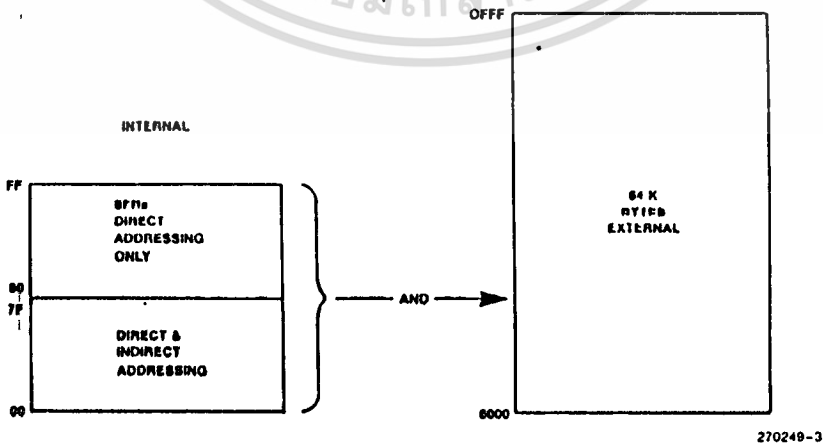
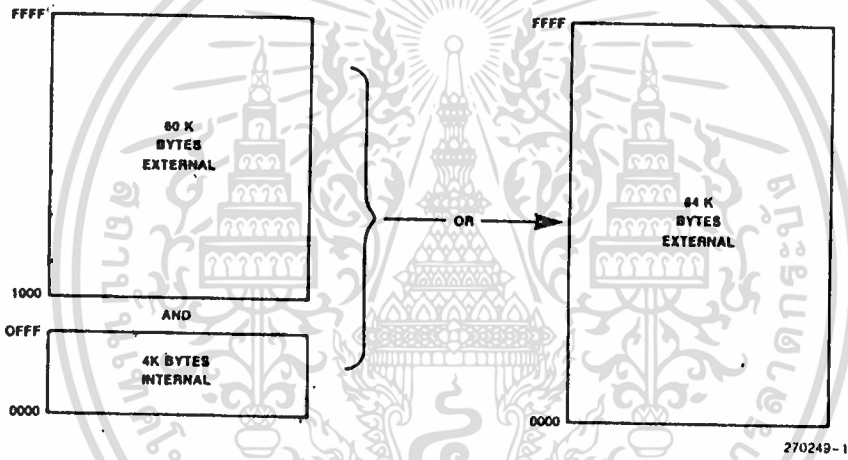
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า กลุ่ม SFR ที่เป็น IP, IE, TMOD, TCON, T2CON, SCON และ PCON จะประกอบ ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยบิตที่ใช้ในการควบคุม และแสดงสถานะของการใช้งานในระบบอินเทอร์รัพท์ ตัวจับเวลา/ตัวนับ และพอร์ตอนุกรม อธิบายได้ดังตาราง

ACC	แอกคิวมูลเตอร์	0E0H
B	B รีจิสเตอร์	0F0H
PSW	Program Status Word	0D0H
SP	Stack Pointer	081H
DPTR	ตัวชี้ข้อมูลประกอบด้วย DPH และ DPL	083H ; 082H
P0	พอร์ต 0	080H
P1	พอร์ต 1	090H
P2	พอร์ต 2	0A0H
P3	พอร์ต 3	0B0H
IP	ตัวควบคุมการอินเทอร์รัพท์ตามลำดับ	0B8H
IE	ตัวควบคุมการอินเทอร์รัพท์อานาเบิ้ล	0A8H
TMOD	ตัวควบคุมการเลือกโหมดตัวจับเวลา/ตัวนับ	089H
T2CON	ตัวควบคุมตัวจับเวลา/ตัวนับ 2	088H
TCON	ตัวควบคุมตัวจับเวลา/ตัวนับ	0C8H
TH0	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์สูง)	08CH
TLO	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์ต่ำ)	08AH
TH1	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์สูง)	08DH
TL1	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์ต่ำ)	08BH
TH2	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์สูง)	0CDH
TL2	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์ต่ำ)	0CCH
RLDH	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ (ไบต์สูง)	0CBH
RLDL	รีจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ (ไบต์ต่ำ)	0CAH
SCON	ควบคุมการส่งข้อมูลอนุกรม	098H
SBUF	บัฟเฟอร์ข้อมูลการส่งอนุกรม	099H
PCON	ควบคุมการใช้นพลังงาน (Power)	097H

### การจัดการหน่วยความจำ

MCS-51 จะแยกแอดเดรสสำหรับหน่วยความจำของโปรแกรม และหน่วยความจำของข้อมูลออกจากกัน หน่วยความจำของโปรแกรมขยายได้ถึง 64 กิโลไบต์ และจำนวนไบต์ต่ำ 4 กิโลไบต์จะอยู่ใน 8051 หน่วยความจำของข้อมูลมี 128 ไบต์ (256 ไบต์สำหรับ 8032/8052) บนชิปและอีก 128 ไบต์ใช้สำหรับรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR) และหน่วยความจำข้อมูลภายนอกอีก 64 กิโลไบต์ แสดงให้เห็นได้ดังรูปที่ 3.12 และ รูปที่ 3.13



รูป 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SFR MEMORY MAP

6 Bytes

F0								FF
F0	B							F7
E0								EF
E0	ACC							E7
D0								DF
D0	PSW							D7
C0	TCON		HCAP2L	HCAP2H	TL2	TH2		C7
C0								C7
B0	IP							B7
B0	P3							B7
A0	IE							AF
A0	P2							A7
00	SCON	SBUF						0F
00	P1							07
00	TCON	TMOD	TL0	TL1	TH0	TH1		0F
00	P0	SP	DPL	DPH			PCON	07

↑  
Bit  
Addressable

Figure 5

รูป 3.13

## การใช้งาน 8253 PROGRAMMABLE TIMER

ในบทนี้จะกล่าวถึงการใช้ 8253 programmable กับ 8031 Microprocessor โดยจะเริ่มโดยจะเริ่มด้วยการพิจารณาคุณสมบัติของไทม์เมอร์ซึ่งนับต่อจากนั้นก็จะทำการเชื่อมต่อ 8253 เข้ากับ 8031 Microprocessor

บล็อกไดอะแกรมของ 8253 programmable timer

จากบล็อกไดอะแกรมในรูปที่ 3.14 เมื่อพิจารณาปริวิตอร์ภายในและโหมดของการทำงานของชิปนี้ จะเห็นว่ามียุติของไทม์เมอร์ที่เป็นอิสระต่อกันอยู่ 3 ชุดลักษณะการโปรแกรมเคาน์เตอร์ของไทม์เมอร์ทั้ง 3 ชุดนี้มีลักษณะเหมือนกันในบทนี้เราจะศึกษาว่าจะนำเอาเคาน์เตอร์แต่ละชุดไปใช้งานได้อย่างไร

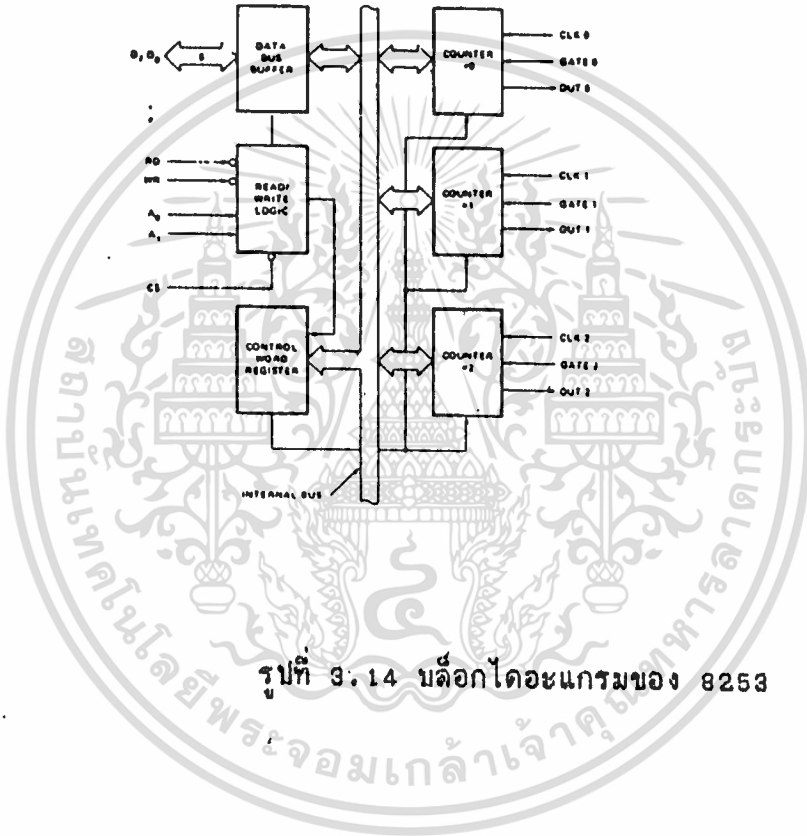
รูปที่ 3.14 แสดงบล็อกของ data bus buffer ซึ่งบล็อกนี้จะเป็นบัฟเฟอร์ให้กับข้อมูล ที่เข้าและออกของ Microprocessor กับปริวิตอร์ภายในของ 8253 สำหรับบล็อก READ /WRITE LOGIC บล็อก นี้จะเป็นส่วนที่ใช้สำหรับควบคุมการอ่านและเขียนของปริวิตอร์ของเคาน์เตอร์ และบล็อกสุดท้ายเป็นบล็อก control word register ซึ่งเป็นที่เก็บข้อความที่ถูกโปรแกรมเข้าไปโดยระบบไมโครโปรเซสเซอร์ และรูปที่ 3.15 แสดงการจัดขาของ 8253

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

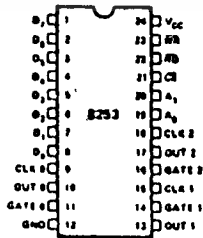
## PROGRAMMABLE INTERVAL TIMER

- MCS-85™ Compatible 8253-5
  - 3 Independent 16-Bit Counters
  - DC to 2 MHz
  - Programmable Counter Modes
- Count Binary or BCD
  - Single +5V Supply
  - 24-Pin Dual In-Line Package

The Intel® 8253 is a programmable counter/timer chip designed for use as an Intel microcomputer peripheral. It uses NMOS technology with a single +5V supply and is packaged in a 24 pin plastic DIP. It is organized as 3 independent 16 bit counters, each with a count rate of up to 2 MHz. All modes of operation are software programmable.



รูปที่ 3.14 บล็อกไดอะแกรมของ 8253



รูปที่ 3.15 แสดงการจัดเรียงขาของ

8253.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สายสัญญาณ CLOCK , GATE และ OUT ของเคาน์เตอร์.

เคาน์เตอร์แต่ละตัวในบล็อกไดอะแกรมของรูป 3.14 จะมีสายสัญญาณต่อกับแต่ละบล็อกอยู่ 3 เส้น โดยสายสัญญาณที่มีชื่อว่า clock และ gate ใช้เป็นอินพุต ส่วน out ใช้เป็นเอาพุต หน้าที่ในการทำงานของสายเหล่านี้เปลี่ยนแปลงได้ขึ้น กับว่าอุปกรณ์เหล่านี้ถูกกำหนดหน้าที่การทำงานเบื้องต้นไว้อย่างไรหรือถูกโปรแกรมมาอย่างไร และที่จะกล่าวต่อไป นี้ เป็นข้อกำหนดทั่วไปของสายสัญญาณ clock , gate และ out ของเคาน์เตอร์

CLOCK เป็นอินพุตที่ใช้ป้อนสัญญาณคล็อกให้แก่เคาน์เตอร์ ซึ่งในที่นี้มีขนาด 16 bit ความถี่ของสัญญาณคล็อกที่มากที่สุดที่ป้อนให้แก่เคาน์เตอร์เป็น 2.6 MHz และความถี่ของสัญญาณคล็อกที่น้อยที่สุดเป็น 0 Hz (DC) หรือ static operation.

GATE เป็นสายสัญญาณอินพุตที่ทำตัวเสมือน gate ที่จะยอมหรือไม่ยอมให้สัญญาณคล็อกผ่านเข้าไปยังเคาน์เตอร์ และ gate สามารถใช้เป็นสายสัญญาณ ที่ป้อนพัลส์ (pulse) เริ่มนับ ซึ่งขึ้นอยู่กับโหมดที่โปรแกรมให้กับเคาน์เตอร์

OUT เป็นสายสัญญาณเอาต์พุตของเคาน์เตอร์ ซึ่งการทำงานขึ้นอยู่กับโปรแกรม รีจิสเตอร์ภายในของ 8253

ที่ปรากฏในรูป 3.16 นั้นเป็นรีจิสเตอร์ภายในของ 8253 ในขั้นตอนนี้จะพิจารณา mode word register ก่อน รีจิสเตอร์นี้เป็นตัวกำหนดการทำงานทั้งหมดของ 8253 จากที่ทราบมาแล้วว่าการทำงานของแต่ละเคาน์เตอร์ใน 8253 เป็นอิสระต่อกันอย่างสมบูรณ์ทำให้สามารถโปรแกรมการทำงานในเคาน์เตอร์แต่ละตัวได้โดยการให้ข้อมูลที่ถูกต้องกับ mode word register ซึ่งวิธีการโปรแกรมจะกล่าวถึงในภายหลัง ต่อไปนี้เราจะมาพิจารณา รีจิสเตอร์ภายในทั้ง 4 ในรูป 3.16

	RD	WR	A0	A1	
COUNTER 0	1	0	0	0	LOAD COUNTER 0
	0	1	0	0	READ COUNTER 0
COUNTER 1	1	0	0	1	LOAD COUNTER 1
	0	1	0	1	READ COUNTER 1
COUNTER 2	1	0	1	0	LOAD COUNTER 2
	0	1	1	0	READ COUNTER 2
MODE WORD OR CONTROL WORD	1	0	1	1	WRITE MODE WORD
	0	1	1	1	NO-OPERATION

## CONTROL WORD REGISTER

เป็นรีจิสเตอร์ที่ใช้ควบคุมโหมดการทำงาน และใช้เลือกวิธีการนับของเคาน์เตอร์ว่าจะให้นับแบบไบนารี หรือ BCD (binary code decimanl) ก่อนที่จะใช้งานจะต้องโปรแกรมข้อมูลให้กับรีจิสเตอร์นี้เสียก่อน ซึ่งข้อมูลที่โปรแกรมต่อไปจะเป็นตัวกำหนดลักษณะการทำงานของเคาน์เตอร์ รีจิสเตอร์นี้สามารถเขียนข้อมูลเข้าไปได้อย่างเดียวไม่สามารถอ่านออกมาได้และจะติดต่อกับรีจิสเตอร์นี้ได้เมื่อขา A<sub>0</sub> และ A<sub>1</sub> มีลอจิกเป็น "1"

## COUNTER #0, #1, #2

เคาน์เตอร์ทั้งสามนี้มีลักษณะที่เหมือนกัน และ ทำงานอย่างเป็นอิสระต่อกันและกัน แต่ละเคาน์เตอร์มีขนาด 16 บิต, pre-settable, down counter และสามารถนับได้เป็นไบนารีหรือ BCD ก็ได้ข้อมูลที่อยู๋ภายในเคาน์เตอร์เหล่านี้สามารถถูกอ่านโดย Micro-processor ได้โดยไม่ทำให้ข้อมูลภายในเคาน์เตอร์นั้นเสียหาย ซึ่งระบบสามารถจะแสดงค่าในเคาน์เตอร์ได้ตลอดเวลา โดยไม่กระทบกระเทือนการทำงานทั้งหมดของเคาน์เตอร์

## การโปรแกรม 8253 (CONTROL WORD FORMAT)

โหมดการทำงานของเคาน์เตอร์ทั้งหมด สามารถเลือกได้โดยการเขียนข้อมูลเข้าไปในรีจิสเตอร์ควบคุม ซึ่งมีรูปแบบของคำสั่งควบคุม control word format ดังแสดงในรูปที่ 3.17 ทำให้แอดเดรสของคำสั่งควบคุมนี้เป็นแอดเดรสที่มีค่าของคำสั่งควบคุมเป็น 03H

เนื่องจากเคาน์เตอร์ของ 8253 มีจำนวน 3 ตัวด้วยกัน ฉะนั้นการโปรแกรมเคาน์เตอร์ฉะนั้น จำเป็นต้องกำหนดเคาน์เตอร์ที่ต้องการจะโปรแกรมเสียก่อนการกำหนดทำได้โดยให้ ลอจิกที่ถูกต้องกับบิต D<sub>7</sub> และ D<sub>6</sub> ซึ่งมีชื่อว่า SC<sub>1</sub> และ SC<sub>2</sub> ของรูป 3.17 เมื่อได้เคาน์เตอร์ที่ต้องการแล้ว เคาน์เตอร์นั้นจะถูกเซ็ท และจะอยู่ในสภานั้น จนกว่าจะมีคำสั่งอื่นมาทำให้เปลี่ยนแปลง ส่วนการกำหนดค่าลอจิกของบิต D<sub>7</sub> และ D<sub>6</sub> สำหรับเลือกเคาน์เตอร์เป็นดังนี้

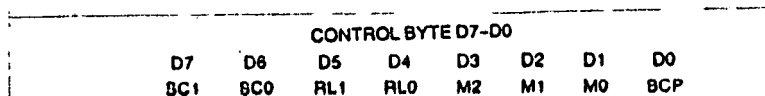
D7	D6	COUNTER SELECT
0	0	0
0	1	1
1	0	2
1	1	ไม่มีความหมาย

เมื่อเลือกเคาน์เตอร์จากการใช้บิต D<sub>7</sub> และ D<sub>6</sub> ได้แล้ว ต่อไปบิต D<sub>5</sub> และ D<sub>4</sub> ไม่่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเป็นตัวกำหนดว่าเคาน์เตอร์นี้(หรือรีจิสเตอร์)จะใช้ใน read/load modeซึ่งโหมดการอ่าน (read mode) เป็นโหมดที่ไม่โครโปรเซสเซอร์อ่านข้อมูลจากเคาน์เตอร์ ส่วนโหมดการโหลด (load mode) เป็นโหมดที่ไม่โครโปรเซสเซอร์เขียนข้อมูลเข้าไปให้เคาน์เตอร์, บิต D5 และ D4 ถูกกำหนดดังนี้

D5	D4	R/L DEFINITION
0	0	ค่าในเคาน์เตอร์ถูกแลทช์หมายความว่าค่าที่มีอยู่ในเคาน์เตอร์ที่ถูกกำหนดนี้ จะนำเข้าไปเก็บไว้ใน FLIP-FLOP ซึ่ง CUP สามารถอ่านออกปได้
0	1	READ/LOAD เฉพาะไบต์ที่มีนัยสำคัญต่ำ (LEAST-SIGNIFICANT BYTE)
1	0	READ/LOAD เฉพาะไบต์ที่มีนัยสำคัญสูง (MOST-SIGNIFICANT BYTE)
1	1	READ/LOAD ไบต์ที่มีนัยสำคัญต่ำก่อนเสร็จ แล้วตามด้วยไบต์ที่มีนัยสำคัญสูง

หมายเหตุ ใน 1 ไบต์ของเคาน์เตอร์ประกอบด้วย 16 บิต โดยบิต D0-D7 เป็น LEAST-SIGNIFICANT BYTE และ D8-D15 เป็น MOST-SIGNIFICANT



รูปที่ 3.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ D5 และ D4 มีค่าเป็น 00H เคน์เตอร์ถูกทำให้อยู่ในโหมดการแลทช์ (LATCH) ซึ่งเป็นโหมดที่ใช้สำหรับการอ่านค่าของเคน์เตอร์ขณะที่เคน์เตอร์ยังทำงานอยู่ การเขียนโหมดนี้ให้กับริจิสเตอร์ภายใน และเมื่อทำการอ่านเคน์เตอร์ค่านี้จะถูกอ่านออกไป

ถ้าไม่อยู่ในโหมดการแลทช์ แล้วการอ่านข้อมูลจะเกิดการผิดพลาดขึ้นได้เพราะขณะที่ทำการอ่านข้อมูล นั้น ขบวนการที่เกิดขึ้นในเคน์เตอร์จะทำให้ข้อมูลที่อยู่ที่เดิมเปลี่ยนไป (ดังแสดงในไดอะแกรมเวลาดังรูป 3.18) เป็นผลทำให้ข้อมูลที่ป้อนเข้า CPU เกิดผิดพลาดขึ้น ฉะนั้นเพื่อที่จะอ่านค่าของเคน์เตอร์ให้ถูกต้อง ในขณะที่เคน์เตอร์กำลังอยู่ในขบวนการนั้นอยู่ สามารถทำได้โดยกำหนดคำสั่งควบคุมการแลทช์ (latch contro word) ก่อน แล้วจึงให้คำสั่งควบคุมควบคุมอื่นเป็นคำสั่งการอ่านในไบท์ต่อไป

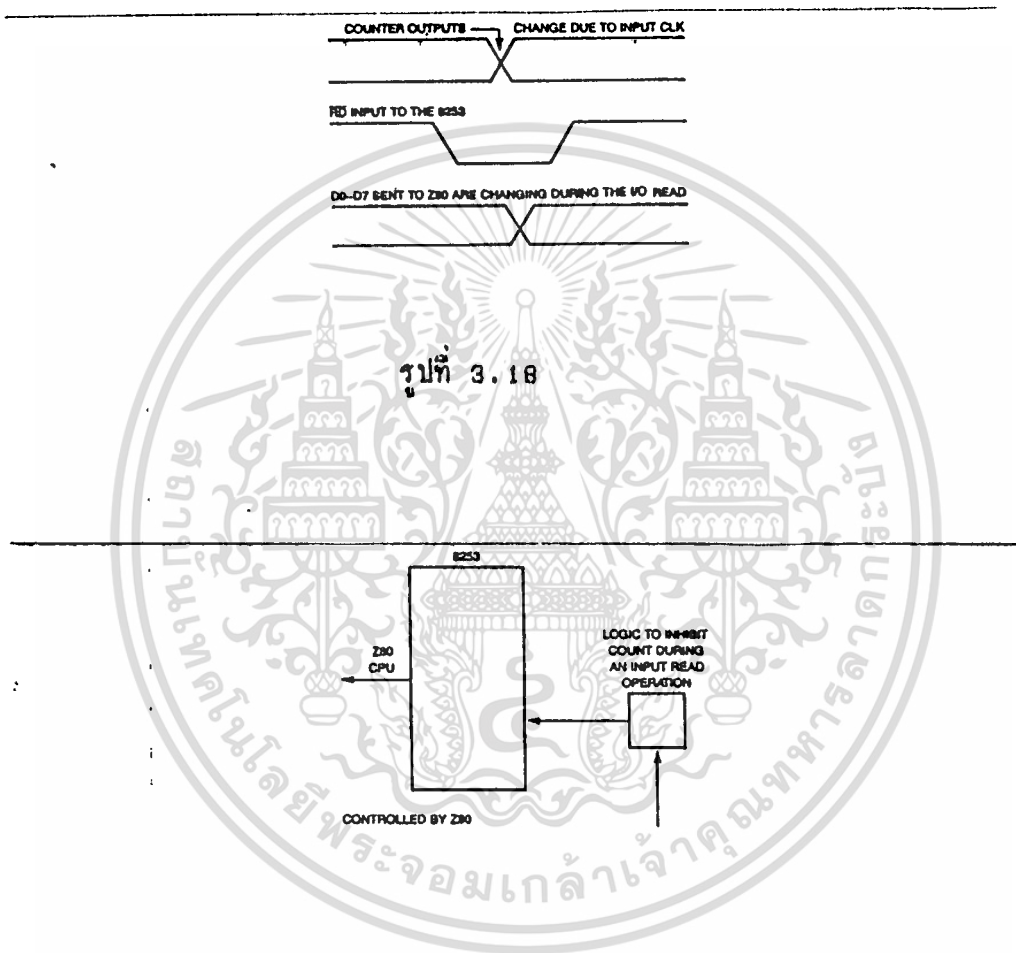
ยังมีอีกวิธีหนึ่งสำหรับการทำให้ค่าข้อมูลของเคน์เตอร์ไม่เปลี่ยนแปลงขณะที่ทำการอ่าน โดยการใส่วงจรภายนอกที่ทำให้การนับของเคน์เตอร์หยุดชั่วคราวในระหว่างการอ่าน ซึ่งเทคนิคนี้แสดงไว้ในรูปที่ 3.19 แต่ละวิธีที่กล่าวมานี้ก็มีข้อเสียในตัวของมันเอง ดังในวิธีการแลทช์ อาจทำให้ไมโครโปรเซสเซอร์ทำการอ่านข้อมูลเก่าที่เกิดก่อนหน้านั้นหลายๆรอบ ซึ่งขึ้นกับความเร็วของการนับ และไบท์ของเคน์เตอร์ที่กำลังถูกอ่าน ส่วนวิธีที่ทำให้การนับของเคน์เตอร์หยุดชั่วคราวโดยวงจรภายนอกนั้นแม้ข้อเสีย ก็คือจะต้องใช้อุปกรณ์ทางฮาร์ดแวร์มาเพิ่มเติมอีก ซึ่งอาจทำให้เกิดการเปลี่ยนแปลงการทำงานของระบบทั้งหมด ขึ้นอยู่ กับความเหมาะสมว่าจะเลือกใช้วิธีใดจึงจะดีที่สุด สำหรับการใช้นั้น ๆ

ยังมีอีก 4 ไบท์ ที่เหลือของคำสั่งควบคุมในรูป 3.17 คือ D3, D2, D1 และ D0 แต่จะกล่าวถึง 3 ไบท์แรกก่อนคือ D3, D2, และ D1 ไบท์เหล่านี้เป็นไบท์ที่กำหนดโหมดการทำงานพื้นฐานของเคน์เตอร์ ซึ่งต่อไปจะได้อธิบายและแสดงตัวอย่างการใช้เคน์เตอร์ในแต่ละโหมดทั้ง 5 โหมดนี้ ในที่นี้มาดูลอจิกที่ให้กับ D3, D2 และ D1 ในแต่ละโหมดดังนี้

D3	D2	D1	MODE VALUE
0	0	0	MODE 0: INTERRUPT ON TERMINAL COUNT
0	0	1	MODE 1: PROGRAMABLE ONE-SHOT
X	1	0	MODE 2: RATE GENERATER
X	1	1	MODE 3: SQUAER WAVE GENERATER
1	0	0	MODE 4: SOFTWARE TRIGGERED STROBE
1	0	1	MODE 5: SOFTWARE TRIGGER STROBE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตสุดท้ายของคำสั่งควบคุมคือ D0 ใช้กำหนดลักษณะการนับของเคาน์เตอร์ว่ามีลักษณะการนับเป็นอย่างไร นั่นคือการนับเป็น BCD ถ้า D0 มีลอจิกเป็น "0" จะนับแบบไบนารี ค่าที่มากที่สุดสำหรับการนับในโหมดการนับแบบไบนารีมีค่าเท่ากับ  $2^{16}$  และในโหมดการนับแบบ BCD เป็น  $10^4$



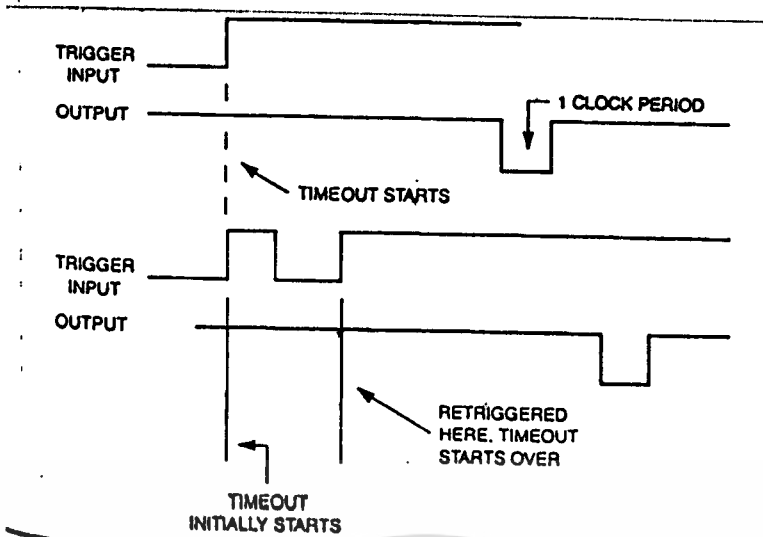
รูปที่ 3.18

รูปที่ 3.19

โหมด 5 HARDWARE TRIGGERED STROBE.

การทำงานในโหมดนี้ เคาน์เตอร์จะให้เอาท์พุทหนึ่งช่วงเวลาออกไปหลังจากที่เคาน์เตอร์เริ่มนับ แต่เคาน์เตอร์จะเริ่มทำการนับ ก็ต่อเมื่อมีขอบขาขึ้น (RISING EDGE) ของสัญญาณกระตุ้น (trigger) เข้ามาให้กับเคาน์เตอร์ที่ขาอินพุท *strobe* เมื่อเคาน์เตอร์นับค่าเป็น 0 ก็จะทำให้เอาท์พุทเป็นลอจิก "0" มีคาบเวลาเท่ากับคาบของคล็อก 1 ลูกแล้วเอาท์พุทก็กลับเป็นลอจิก "1" อีก แต่ถ้าในขณะที่เคาน์เตอร์กำลังนับอยู่นี้ เกิดมีสัญญาณกระตุ้นลูกใหม่เข้ามา เคาน์เตอร์จะถูกลทำให้กลับไปเริ่มต้นนับใหม่ ดังแสดงในรูป 3.20

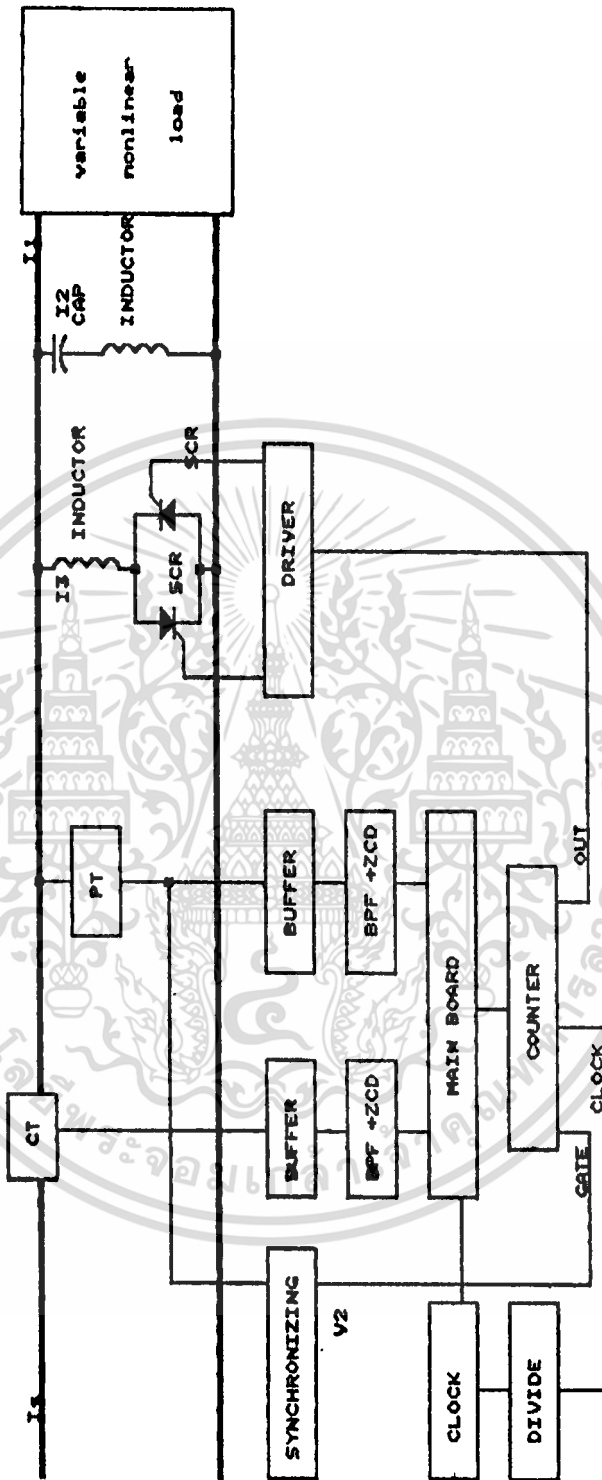
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

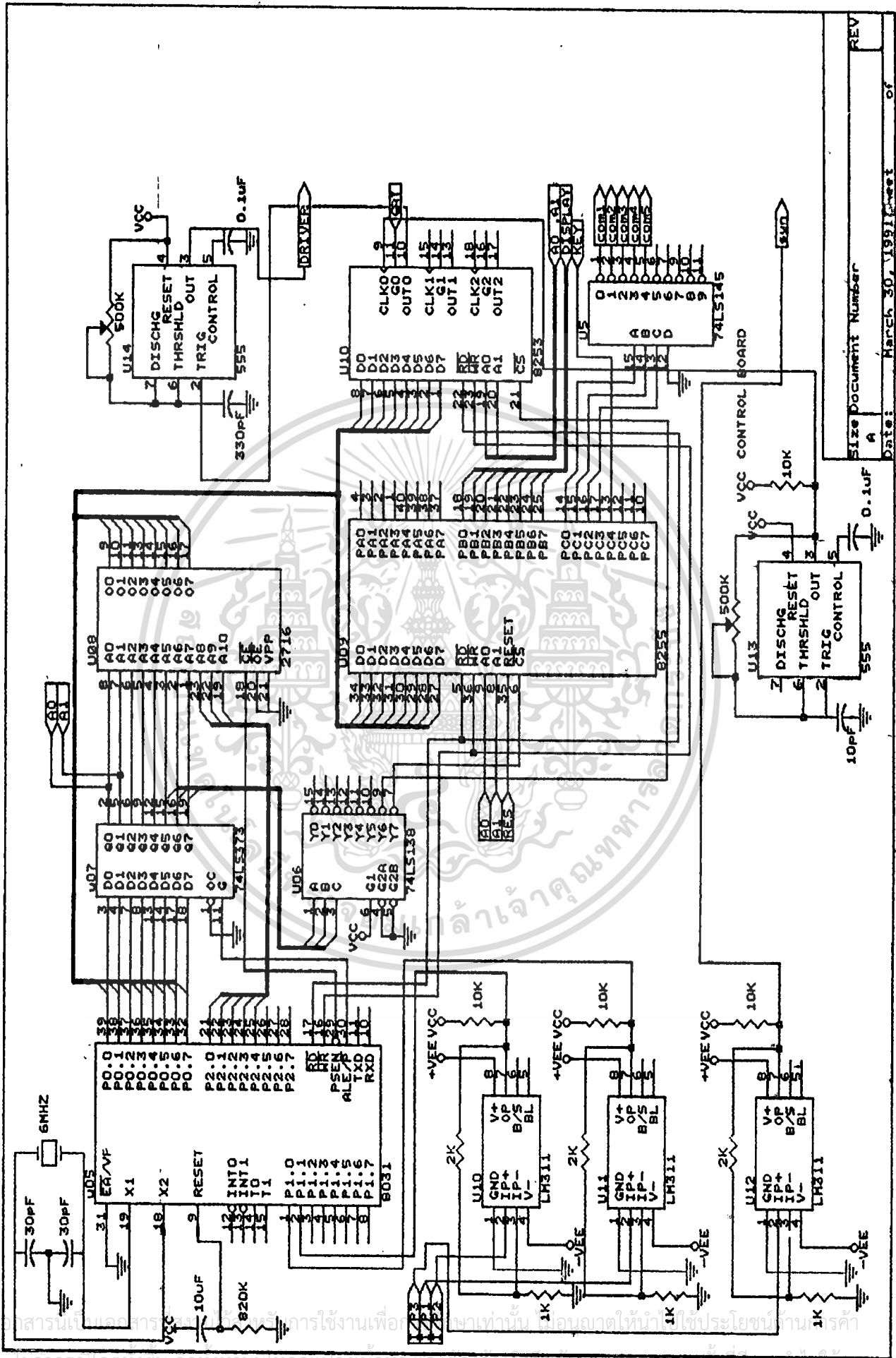


รูปที่ 3.20

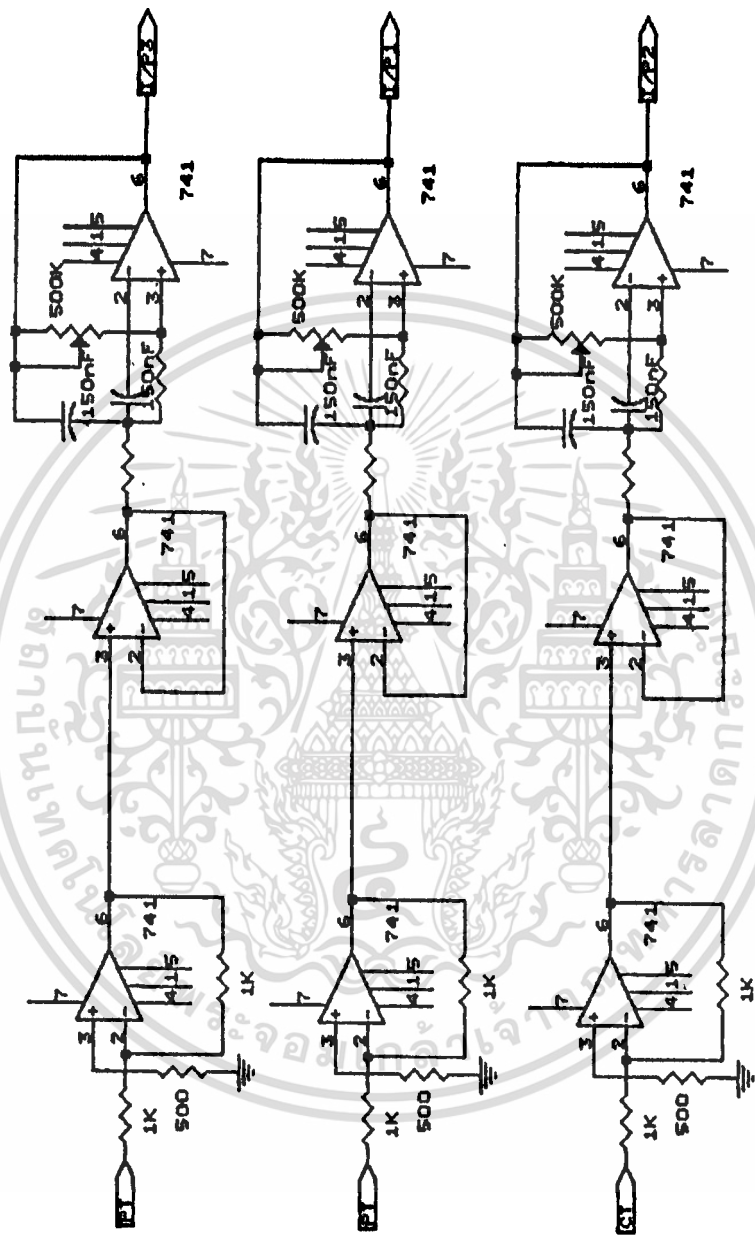


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

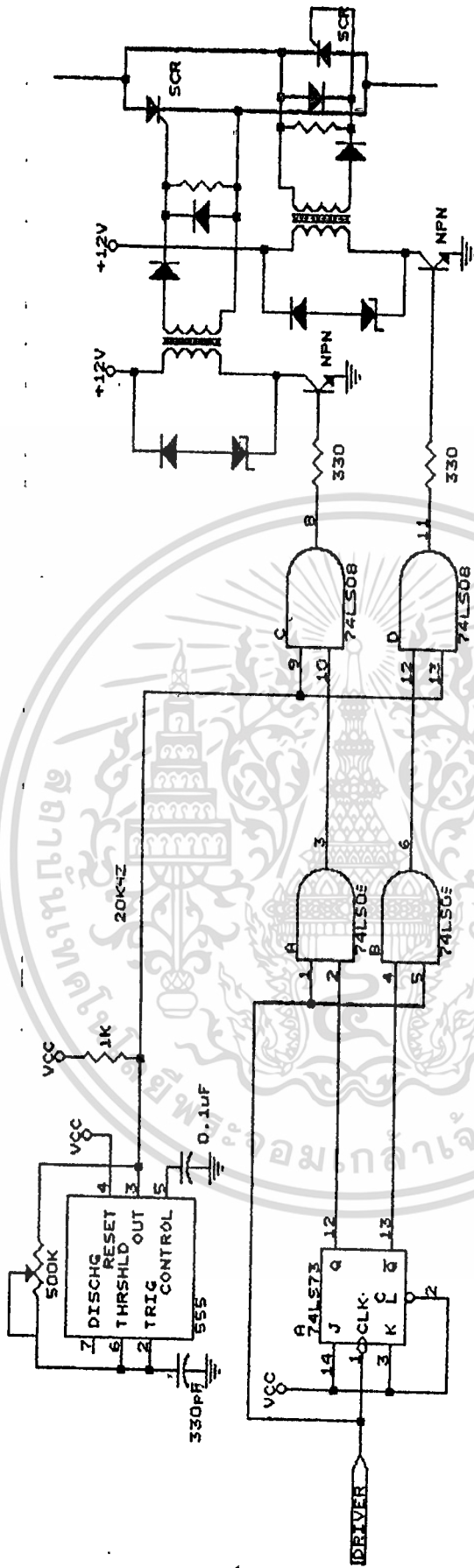




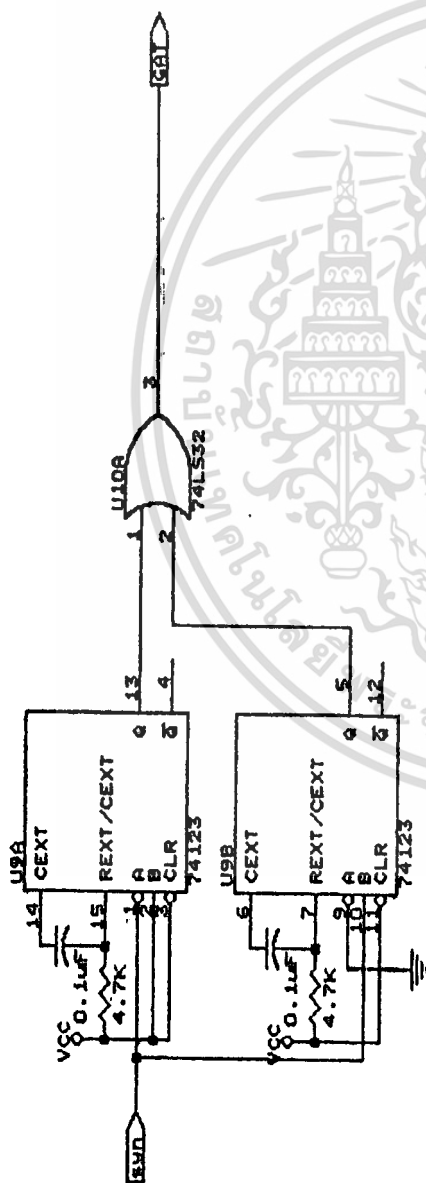
Size Document Number A  
 Date: March 30, 1981  
 REV of

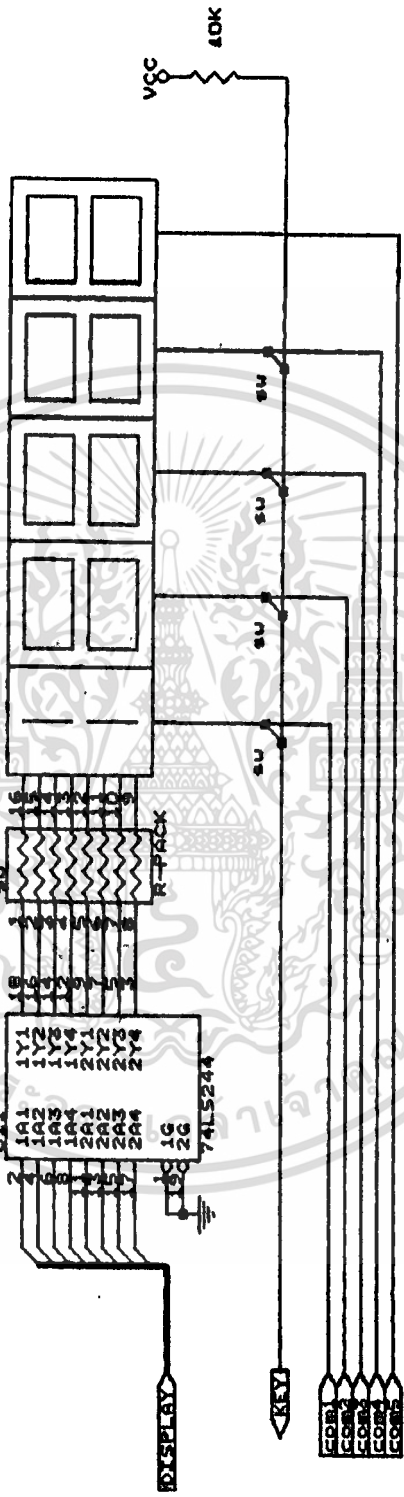


Size	Document Number	REV
A		
Date:	April 24, 1991	Sheet of



Size Document Number	REV
A	
Date:	April 3, 1991 Sheet of





DISPLAY	REV
Size Document Number	
A	
Date: April 5, 1991	Sheet of

เอกสารนี้เป็นเอกสารทูลวงเวสชาติกรเชิงในเพื่อกรกรกษเท่นั้น ไม่นุญเตเห็นไปใช้บระโฮงนคเณกรท

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา 66 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกระแสที่จ่ายให้ภาระต่ำเกินไป ทำให้สัญญาณที่ CT ต่ำมาก จึงเป็นผลทำให้ CPU ไม่สามารถทำการคำนวณค่าของ power factor ได้.

### สรุป

จากอุปกรณ์ต้นแบบที่ได้พัฒนาขึ้น จะสามารถนำไปใช้แก้ค่า power factor ได้แต่เนื่องจากใช้ได้ในย่านที่ไม่สูงพอเพราะอุปกรณ์ทางด้าน power มีพิกัดที่ไม่สูงนัก จึงเป็นได้เพียงอุปกรณ์ที่อยู่ในขั้นตอนทดลองเท่านั้น ที่แสดงให้เห็นว่าสามารถแก้ power factor ได้ และยังต้องให้มีการพัฒนาอีกต่อไป



### กิติกรรมประกาศ

ในการทำวิทยานิพนธ์ครั้งนี้ คณะผู้จัดทำขอขอบพระคุณ อาจารย์ วิทยา ทิพย์สุวรรณพร เป็นอย่างสูง ที่กรุณาให้คำปรึกษาแนะนำตั้งแต่ต้นจนจบการศึกษา และขอขอบคุณต่อ เพื่อนๆ ทุกคนที่คอยให้คำปรึกษาและช่วยเหลือ ซึ่งหากปราศจากบุคคลเหล่านั้นแล้ว วิทยานิพนธ์ ฉบับนี้ คงจะไม่สามารถสำเร็จลุล่วงไปได้อย่างรวดเร็วเช่นนี้

ภาคุมาศ ช่างทำ

วิโรจน์ แสงสุวรรณ

วันที่ ๔ เมษายน ๒๕๓๔

หนังสืออ้างอิง

1. John L. Hilburn and David E. Johnson  
"Manual of Active Filter Design"  
McGraw-Hill Book Company 1976.
2. David F. Stout  
"Handbook of Operational Amplifier Circuit Design"  
McGraw-Hill Book Company 1976.
3. Howard M. Berlin  
"The 555 Timer Applications Sourcebook, with Experiments"  
Howard W. Sams & Co., Inc 1980
4. ASEA JUMET  
"Power Factor correction with capacitors"  
ASEA JUMET 07, 1981
5. IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS VOL 37, NO. 1  
FEBRUARY 1990  
"H.M. EL-BOLOK, E. MASOUD, AND M.M. MAHMOUD"
6. IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS VOL 37, NO. 2  
APRIL 1990  
"H.M. EL-BOLOK"
7. IEEE TRANSACTIONS ON POWER APPARATUS AND SYSTEM, VOL PAS-104 NO. 6,  
JUNE 1985  
"N H MALIK, MEMBER IEEE"
8. INTEL CORPORATION., "MICROPROCESSOR DATA BOOK (MCS-51)"  
INTEL LITERATURE., 1988

๑. คู่มือไอซี ไมโครโปรเซสเซอร์

MICROPROCESSOR DATA BOOK MCS-51 MICROCONTROLLERS

10. ดร. ไพรัช ชัยพงษ์

"วิเคราะห์วงจรไฟฟ้า ๑"

โครงการตำราไฟฟ้าอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# A Microprocessor-Based Adaptive Power Factor Corrector for Nonlinear Loads

H. M. EL-BOLOK, M. E. MASOUD, AND M. M. MAHMOUD

**Abstract**—A microprocessor-based adaptive power factor corrector for poor power factor (linear or nonlinear) loads is introduced. The system power factor is measured by the microprocessor and compared with a predetermined reference value. Accordingly, the microprocessor adjusts the power factor to get the predetermined value. This is achieved by controlling the firing angle of a thyristorized static VAR compensator through microcomputer software. The system power factor is measured by the microprocessor at every supply cycle, and the above sequence is repeated. The proposed scheme achieves both accurate measurement and adjustment of the system power factor.

## I. INTRODUCTION

THE ENERGY crisis on the international scale increased the worldwide interest in energy conservation. Most of industrial electric loads have a low power factor not exceeding 0.8. This low power factor causes supply voltage dip and increases transmission and distribution losses. There are different power-factor correction methods used with large lagging or leading nonlinear loads [1]. One of the newly introduced methods is to use a variable inductor in parallel with a fixed capacitor as a reactive power compensating circuit. The inductor current is controlled by adjusting the firing angle of two anti-parallel connected thyristors. The adjustment of the thyristors' firing angle is made according to the result of a comparison of a measured value of certain system parameters with its reference value [2]. A variety of inaccurate power-factor correction schemes, based on the measurement of the system voltage signal only, have been suggested in the literature [3]–[4]. The inaccuracy is due to the fact that the variation in the load voltage is not a faithful representation of the change in the system power factor. In spite of giving precalculated relations between the system power factor and the static VAR compensator firing angle, the suggested power-factor correction schemes do not give a real-time solution to the problem of low power factor in nonlinear loads.

This paper proposes a real-time microprocessor-based power-factor correction scheme for low power-factor loads. The software and hardware required to implement the suggested adaptive power factor correction scheme are explained, and its operation is described.

## II. SCHEME DESCRIPTION AND OPERATION

The full block diagram of the proposed microprocessor-based power-factor corrector is shown in Fig. 1. An 8088

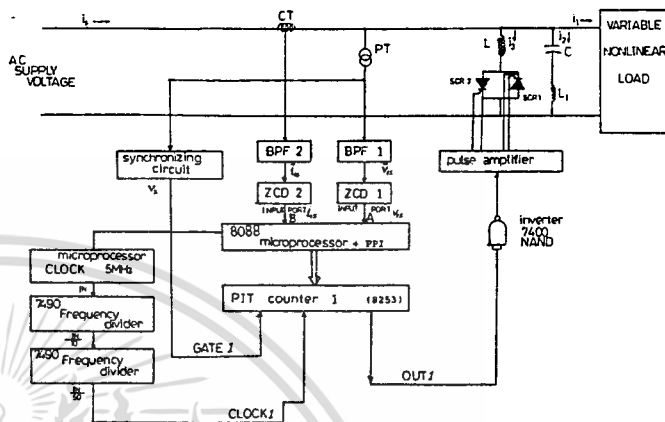


Fig. 1. Block diagram of the microprocessor-based power factor corrector.

microprocessor with a clock frequency of 5 MHz, an 8253 programmable interval timer (PIT), and an 8255 programmable peripheral interface (PPI) were chosen from the intel microcomputer system components and used in the proposed scheme. The static compensator employed in the system is a parallel combination of a fixed capacitor  $C$  and a thyristor controlled reactor (inductor  $L$ ). A small inductance  $L_1$  is connected in series with  $C$  to prevent parallel resonance. Two back-to-back thyristors are used to control the current flow through the reactor. The supply voltage and current signals, taken through a potential and a current transformer, respectively, are applied to bandpass filters ( $BPF1$  and  $BPF2$ ). The outputs of these two filters are the fundamental components of the complex waveforms of the supply voltage and current, respectively. These fundamental components are applied to the least significant bit (LSB) of input ports  $A$  and  $B$  of the 8255 PPI, respectively, after being changed to square waves through two zero-crossing detectors ( $ZCD1$  and  $ZCD2$ ). All other bits of ports  $A$  and  $B$  are tied low by connecting them to ground. The details of one filter are shown in Fig. 2. Fig. 3 shows the system voltage and current waveforms. The synchronizing circuit (Fig. 4) produces a pulse at each zero crossing of the supply voltage sine wave. The rising edge of the synchronizing circuit output pulse is synchronized with the zero crossing of the input sine wave voltage. The output pulses obtained from the synchronizing circuit are applied to the gate input of one of the three independent counters (counter 1) of the PIT. The clock input of counter 1 of the PIT is obtained from the microprocessor 5-MHz clock after dividing it by 50 using two 7490 frequency dividers. This gives a counter-1 clock frequency of 100 kHz. The counter is loaded with a number determined by the microprocessor according to the result of fundamental supply current and voltage measure-

Manuscript received May 5, 1989.

The authors are with the Faculty of Engineering and Technology, University of Helwan, Cairo, Egypt.

IEEE Log Number 8932705.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

0278-0046/90/0200-0077\$01.00 © 1990 IEEE

ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

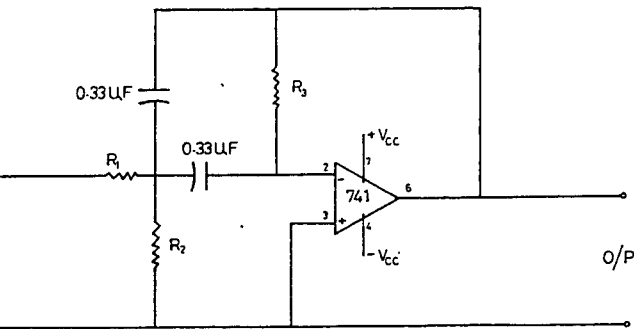


Fig. 2. Bandpass filter.

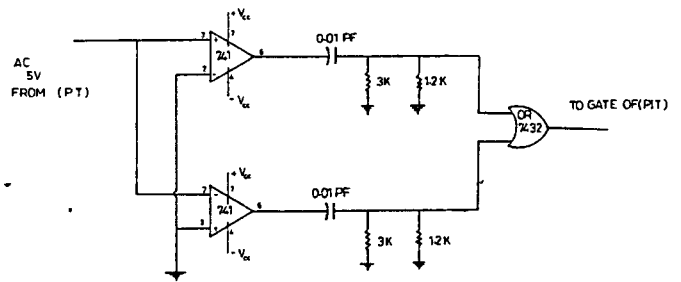


Fig. 4. Synchronizing circuit.

ment. After the terminal count is reached, a negative pulse is obtained from the timer output. The negative output pulses of the PIT are inverted using a NAND gate (Fig. 1) and then fed to a driver stage (pulse amplifier) that drives the gates of the two back-to-back thyristors controlling the reactor current. The driver amplifies the power level of the timer pulses to ensure reliable triggering of almost any thyristor or triac. Details of the driver are shown in Fig. 5.

The phase angle  $\phi_m$  between the fundamental components of the supply voltage and current ( $V_{1s}$  and  $i_{1s}$ , respectively) is measured by microcomputer software using input ports *A* and *B*. The details of the algorithm developed to achieve the above task are explained later in this paper. The measured phase angle  $\phi_m$  is compared with a reference value  $\phi_r$  that gives the required power factor (displacement factor). The resultant error signal is used to adjust the number to be loaded into the programmable interval timer to change the firing angle  $\alpha$  of the thyristors of the static compensator. This change should be in a direction that reduces the difference between  $\phi_m$  and  $\phi_r$  to a certain acceptable tolerance value.

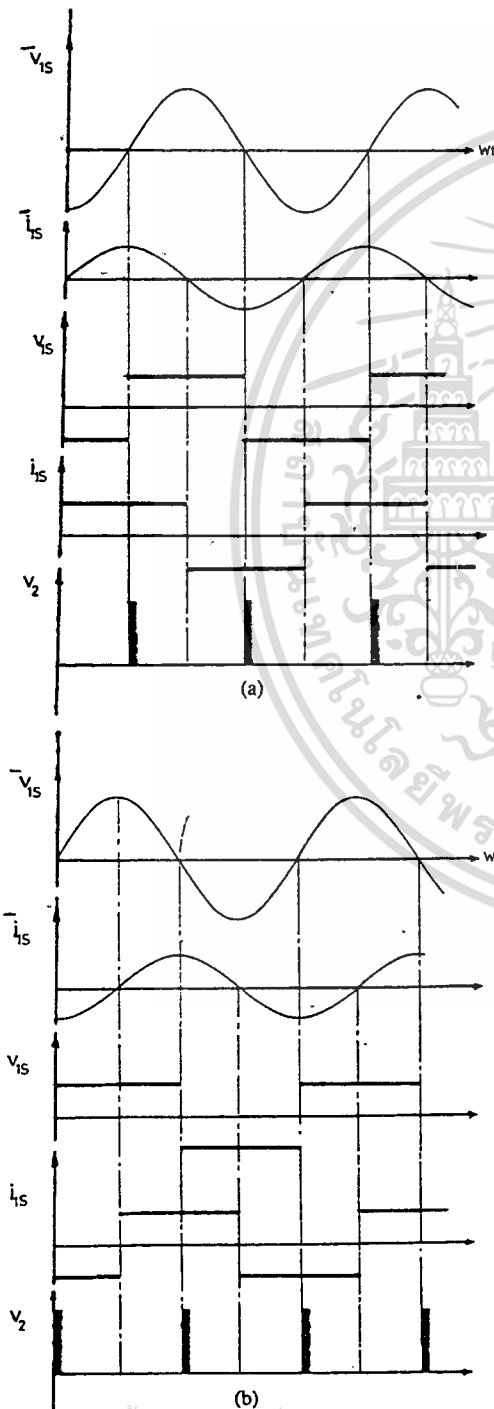
Fig. 6 shows the phasor diagram of the system currents shown in Fig. 1. This phasor diagram may help to explain the principle of operation of the proposed adaptive power factor corrector and to distinguish between the following three cases, assuming that  $\phi_r$  is always lagging:

- 1)  $\phi_r$  and  $\phi_m$  have different signs.
- 2)  $\phi_r$  and  $\phi_m$  have the same sign and  $|\phi_r| > |\phi_m|$ .
- 3)  $\phi_r$  and  $\phi_m$  have the same sign and  $|\phi_r| < |\phi_m|$ .

In cases 1) and 2), the reactor (inductor  $L$ ) current must be increased, and consequently,  $\alpha$  must be decreased to get the required power factor ( $\phi_m = \phi_r$ ). In case 3), the reactor current must be decreased, and consequently,  $\alpha$  must be increased to have  $\phi_m = \phi_r$ . The above cases are taken into consideration in the main control program to be discussed later. In the proposed scheme, the system power factor is improved by adjusting the displacement factor only. The distortion factor may be improved by using filters adjusted to remove the dominating harmonics.

### III. SOFTWARE DESCRIPTION

The 8255 PPI has three I/O ports, namely *A*, *B*, and *C*. Two of these ports (*A* and *B*) are programmed to operate as input ports. The 8253 PIT has three independent counters (0, 1, and 2). One of these counters (counter 1) is used in our scheme. This counter is programmed to operate in mode 5 (hardware triggered strobe). The desired count is written to the



3. System current and voltage waveforms: (a) Leading current; (b) lagging current.

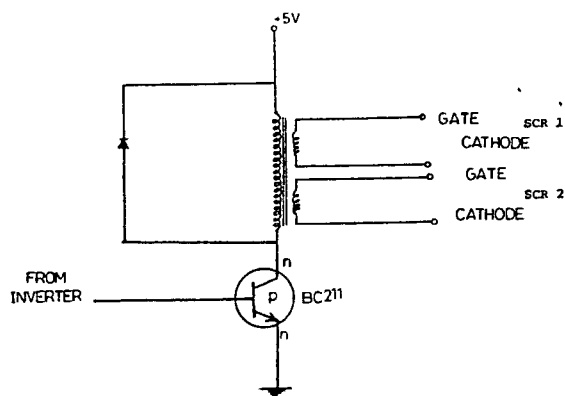
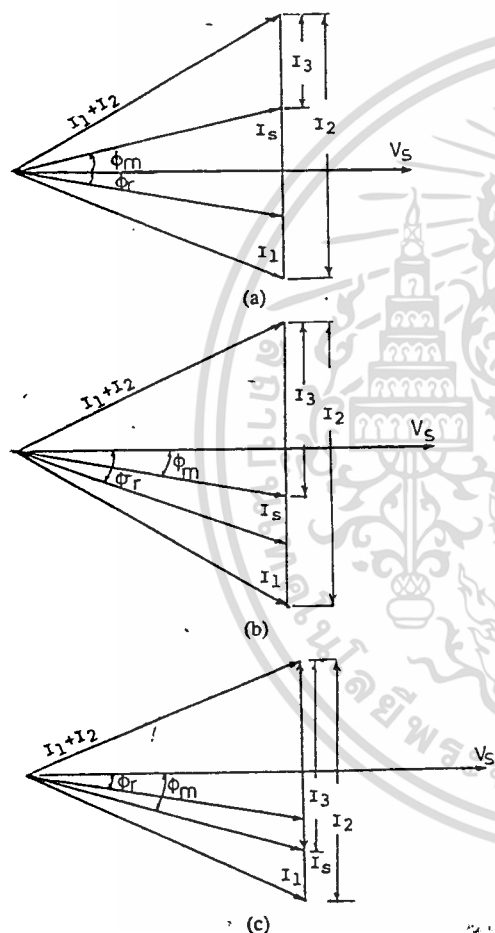


Fig. 5. Details of the pulse amplifier.

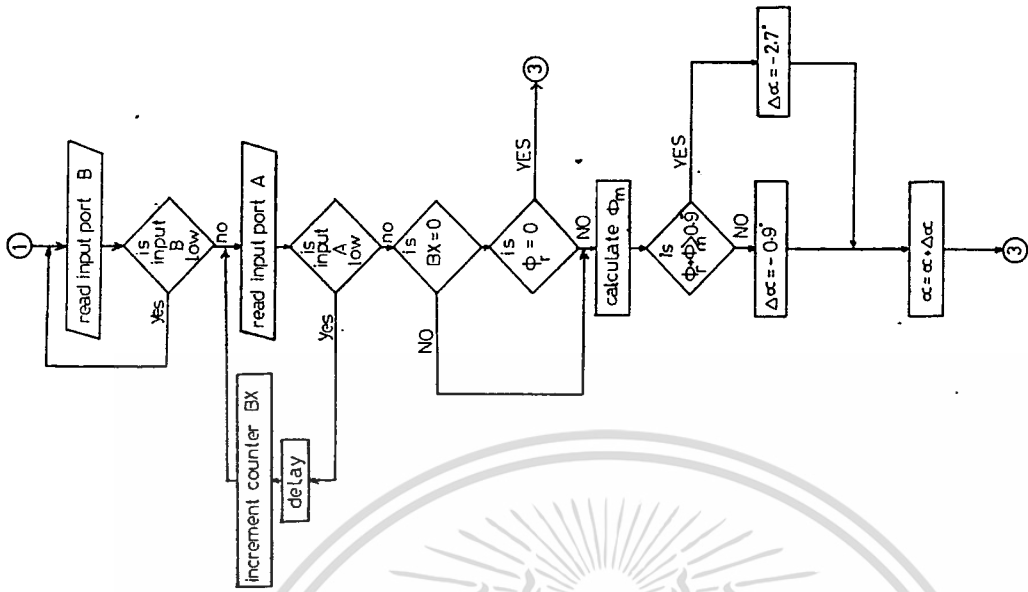
Fig. 6. Phasor diagram of the system currents: (a)  $\phi_r$  and  $\phi_m$  have different signs; (b)  $\phi_r$  and  $\phi_m$  have the same sign and  $|\phi_r| > |\phi_m|$ ; (c)  $\phi_r$  and  $\phi_m$  have the same sign and  $|\phi_r| < |\phi_m|$ .

counter. When the gate (trigger) input goes high, the count will be transferred to the counter on the next clock pulse. Succeeding clock pulses will decrement the counter. When the counter reaches zero, the out pin will go low for one clock pulse time. If a new count is written to the counter, the new count will not be loaded into the counter until a new trigger pulse occurs. The counter clock frequency is 100 kHz, which means that the counter LSB represents a time delay of  $1/100 \text{ kHz} = 10 \mu\text{s}$ . The number representing a half supply period ( $f = 50 \text{ Hz}$ ) therefore  $= 10 \text{ ms}/10 \mu\text{s} = 1000$ . This represents

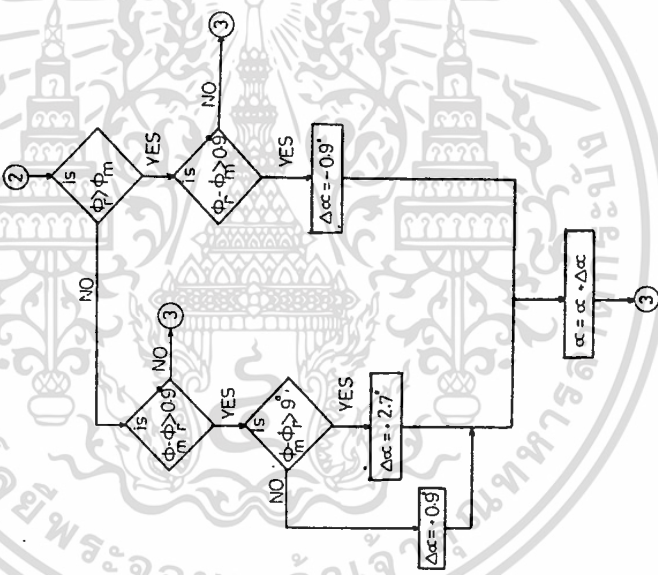
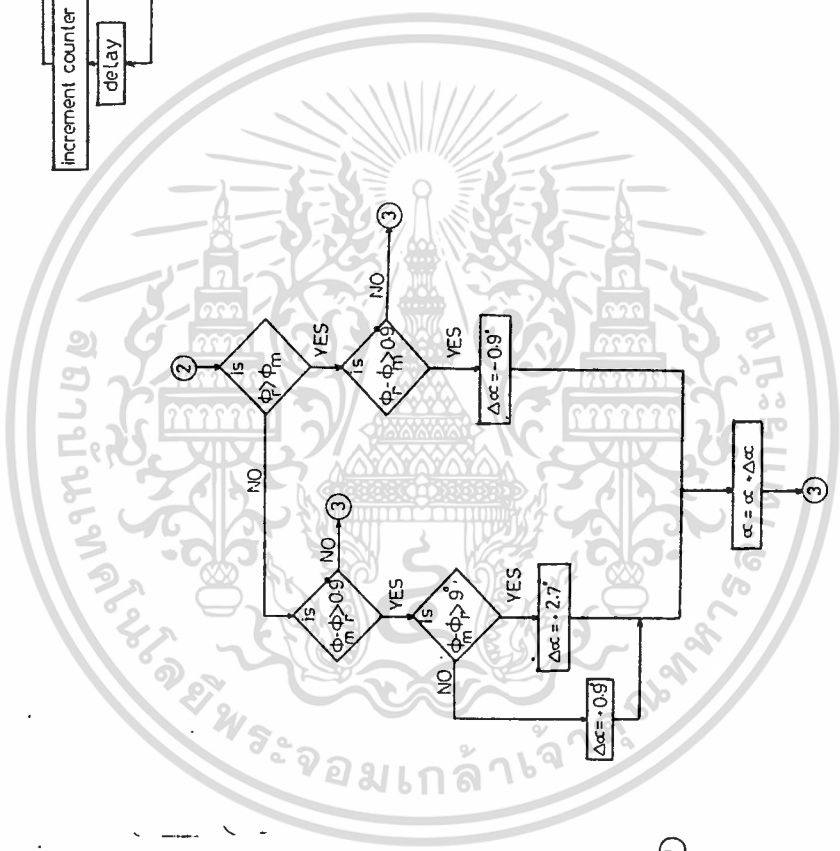
the largest number to be loaded into the timer. The counter LSB corresponds to a delay angle of  $(180 \times 10 \mu\text{s})/10 \text{ ms} = 0.18^\circ$

The flowchart of the program developed to control the power factor is shown in Fig. 7. At the beginning, the system is initialized, and the thyristors' triggering angle  $\alpha$  is set to the chosen initial value  $\alpha_{\text{initial}}$ . The value of  $\alpha$  is loaded into the timer. Then, register  $BX$  is cleared before it is used later as a counter. An input low test followed by an input high one are first performed on input  $A$ , which represents the fundamental of the complex supply voltage waveform. This assures that  $\phi_m$  is measured correctly irrespective of the instant of switching the system on. When input  $A$  goes low at the end of the input high test, the microprocessor starts reading and testing input port  $B$ . If this input is high, this indicates that the fundamental supply current lags the fundamental supply voltage and that we are either in case 2) or in case 3) of the three cases discussed above. As long as input  $B$  is high, the microprocessor keeps looping and testing that input. The counter ( $BX$  register) is incremented after each test. The loop time may be adjusted to any suitable value  $D(\mu\text{s})$  by adding the required delay time. When input  $B$  goes low, the contents of  $BX$  are tested. If the contents of  $BX \neq 0$ , the fundamental supply current is lagging the fundamental supply voltage by an angle  $\phi_m = \text{contents of } BX \times D(\mu\text{s})$ . The microprocessor then distinguishes between cases 2) and 3) and compares the measured phase angle  $\phi_m$  with the required or reference value  $\phi_r$  and accordingly chooses the change  $\Delta\alpha$  in the thyristor firing angle  $\alpha$ , as shown in the flowchart of Fig. 7. Afterwards, the microprocessor jumps back to reload the PIT with the new value of  $\alpha$  and then tests port  $A$  after clearing  $BX$ , and the above sequence is repeated. If the contents of  $BX$  were found to be zero, this means that input  $B$  was low throughout the test, which in turn means that we are in case 1) in which the fundamental supply current is leading the fundamental voltage (see Fig. 3). In such a case, the microprocessor branches (Fig. 7) to read and test input port  $B$ . As long as port  $B$  is low, the microprocessor continues looping and testing that port. When  $B$  goes high, port  $A$  is read and tested. As long as  $A$  is low, the microprocessor continues looping and testing  $A$ . Register  $BX$  is incremented after each test. If the contents of  $BX$  were found to be zero, this means that  $\phi_m = 0$ , which in turn means that the fundamental supply voltage and current are in phase. In this case, the program checks the value of  $\phi_r$ . If  $\phi_r$  is also found to be zero, the system power factor is adjusted to the required value. In such a case, the value of  $\alpha$  is kept constant, and the microprocessor jumps back to reload the PIT with  $\alpha$ , and a new cycle of the testing procedure is started. If the contents of  $BX$  are not zero, the program starts calculating  $\phi_m$ . In this case,  $\phi_r$  and  $\phi_m$  have different signs (since  $\phi_r$  is always lagging), and hence, the value  $\phi_r + \phi_m$  is tested to find the actual deviation of  $\phi_m$  from  $\phi_r$ . A large deviation needs a large step change  $\Delta\alpha$  in the thyristor firing angle  $\alpha$ , whereas a small deviation needs a smaller  $\Delta\alpha$ . After the PIT is reloaded with the new value of  $\alpha$ , the microprocessor jumps back to read and test port  $A$  after clearing  $BX$ , and the above sequence is repeated.

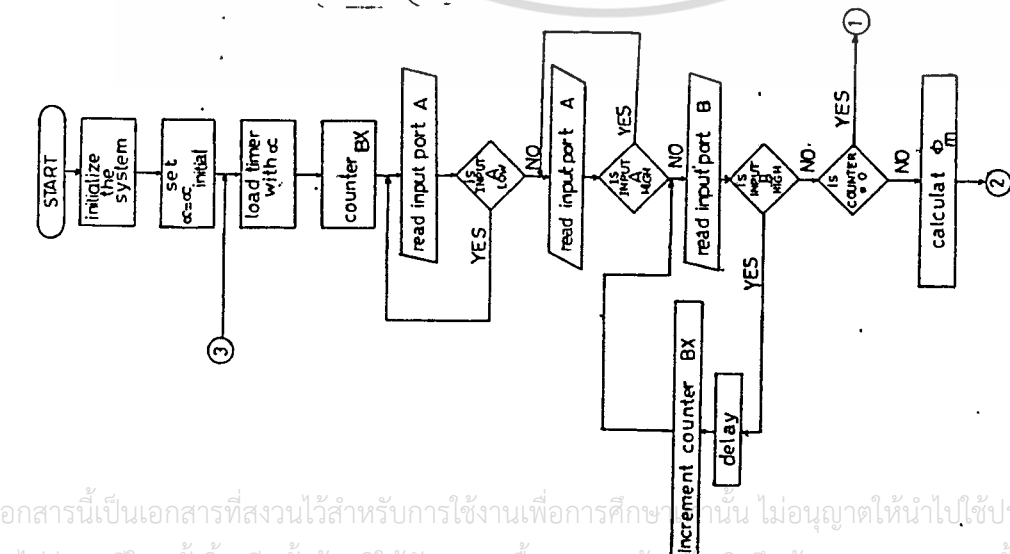
In our calculations, all actual measurements and compari-



(a)



(b)



(c)

Fig. 7. (a) Flowchart of the power factor correction program; (b), (c) continuation of flowchart.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

sons of  $\phi_m$  and  $\phi_r$  are made in microseconds rather than in degrees. The loop time  $D$  is adjusted to be  $50 \mu\text{s}$ , which corresponds to an angle of  $0.9^\circ$  at a supply frequency of  $50 \text{ Hz}$ . Since the LSB in counter 1 of the PIT represents a delay angle of  $0.18^\circ$ , a change  $\Delta\alpha$  of  $0.9^\circ$  corresponds to a change of a decimal number of 5, whereas a change of  $\Delta\alpha = 2.7^\circ$  corresponds to a decimal number of 15. When the difference between  $\phi_m$  and  $\phi_r$  is decreased to a value less than or equal to  $0.9^\circ$ ,  $\phi_m$  is considered to be equal to  $\phi_r$ , and  $\alpha$  is no longer changed. However, one may change this difference to any other value that achieves the required accuracy.

#### IV. EXPERIMENTAL WORK

The proposed power-factor correction scheme was implemented and tested at the laboratories of the Faculty of Engineering and Technology, at the University of Helwan in Cairo, Egypt. The load used consisted of an inductance ranging from  $1.37 \text{ mH}$  to  $6.68 \text{ H}$  in series with a resistance  $R_L$  ranging from  $10$  to  $30 \Omega$ . The following values (Fig. 1) were also used:

- $L$  ranging from  $23.2 \text{ mH}$  to  $1.18 \text{ H}$ ;
- $L_1 = 10 \text{ mH}$ ;
- $C$  ranging from  $10.6$  to  $61.21 \mu\text{F}$ .

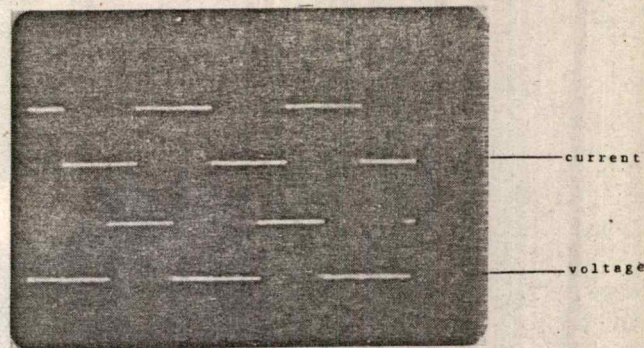
The supply voltage used was a  $220\text{-V}$ ,  $50\text{-Hz}$ , single-phase one. The initial value  $\alpha_{\text{initial}}$  of thyristors firing angle was chosen to be  $60^\circ$ , and the loop  $D$  was adjusted at  $50 \mu\text{s}$ . The required reference phase angle  $\phi_r$  was chosen to be zero, which means a required supply power factor of unity.

The results obtained gave a measured improved power factor ranging from  $0.96$ – $0.98$ . Fig. 8 shows the square waves representing the fundamental voltage and current signals before and after compensation. Fig. 9 shows the current  $i_3$  in the controlled inductor  $L$  and the supply current  $i_s$  at a firing angle of  $19^\circ$ . The distorted current waveform of  $i_s$  can be greatly improved to nearly sine wave by using parallel capacitors as a filtering system.

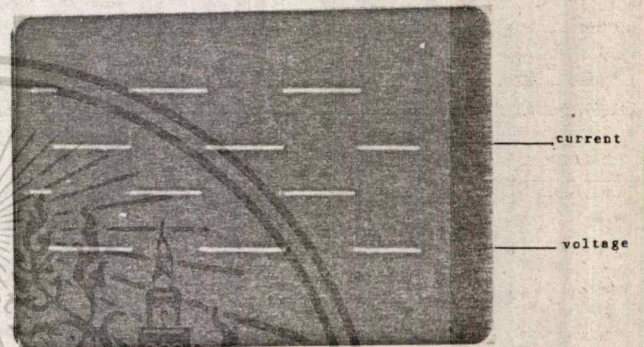
#### V. CONCLUSIONS

A microprocessor-based adaptive power factor corrector for low power factor loads has been presented in terms of hardware and software development. The system can adjust the supply power factor to almost any required reference value. It is designed to operate satisfactorily with most possible lagging or leading values of load power factor. The system design allows for better accuracy in measuring and compensating power factors than previous designs. This is due to the fact that its principle of operation is based on the measurement of the displacement angle between the fundamental components of the supply voltage and current, rather than measuring system voltage signal.

The principle of operation adopted in this paper may be applied in designing power factor correction schemes for loads driven by 3-phase voltage supplies.



(a)



(b)

Fig. 8. Fundamental supply voltage and current signals before and after compensation at  $\phi_m = 70^\circ$  and  $\phi_r = 0^\circ$ : (a) Before compensation; (b) after compensation.

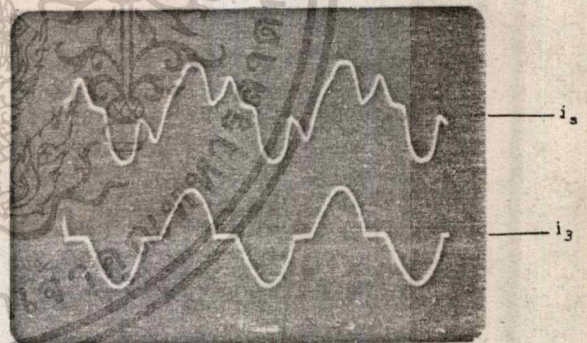


Fig. 9. Supply current  $i_s$  and controlled inductor current  $i_3$ .

#### REFERENCES

- [1] J. E. Miller, *Reactive Power Control in Electric System*. New York: Wiley, 1982.
- [2] M. E. Masoud and M. M. Atout, "Steady-state and dynamic performance of reactive power static compensator in industrial loads," in *Proc. 18th Universities Power Eng. Conf.* (University of Surrey, Surrey, England), Apr. 11–13, 1983.
- [3] G. L. Kusic and I. A. White, "Three phase, steady-state static VAR generator filter design for power system," *IEEE Trans. Power App. Syst.*, vol. PAS-103, no. 4, Apr. 1984.
- [4] S. E. Haque, N. H. Malik, and W. Shepherd, "Operation of a fixed capacitor-thyristor controlled reactor (FC-TCR) power factor compensator," *IEEE Trans. Power App. Syst.*, vol. PAS-104, no. 6, June 1985.