

Programmable Logic Controller



โดย
นายธนนันท์ มุทธาสิทธิ์
นายนพดล ตะวงค์
นายบุญชัย ประสงค์สุขเกษม
นายพิชัย สันติมณีรัตน์
นายองอาจ ศรีเจริญ

ปริญญาานิพนธ์วิศวกรรมศาสตรบัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2533

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ปริญญาโทปีการศึกษา 2533

ภาคเทคโนโลยีอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง Programmable Logic Controller

ผู้จัดทำ

- 1. นาย ธนันท์ มุทขาสีทษ์
- 2. นาย นพดล ตะวงศ์
- 3. นาย บุญชัย ประสงค์สุขเกษม
- 4. นาย พิชัย สันติมิตรรัตน์
- 5. นาย อองอาจ ศรีเจริญ



.....อาจารย์ที่ปรึกษา
 (.....)
อาจารย์ที่ปรึกษา
 (.....)
อาจารย์ที่ปรึกษา
 (.....)

Programmable Logic Controller



นาย ชนนท์ มุกชालักษณ์
นาย นพดล ตะวงศ์
นาย บุญชัย ประสงค์สุขเกษม
นาย พิชัย สันติมณีรัตน์
นาย อองอาจ ศรีเจริญ
อาจารย์ กฤดากร กล่อมการ
อาจารย์ที่ปรึกษา

บทคัดย่อ

ปัจจุบันเครื่องควบคุมแบบซีควเอนซ์ (Sequence Controller) ได้เจริญก้าวหน้าขึ้นมามากเมื่อเทียบกับในอดีตที่ผ่านมา โดยลักษณะของเครื่องควบคุมในปัจจุบันจะเน้นเรื่องการใช้งานให้ง่าย แต่มีประสิทธิภาพในการทำงานสูงขึ้นคือ งานที่ซับซ้อนขึ้นได้และสามารถโปรแกรมการทำงานได้อีกด้วย Project นี้จึงได้ถือกำเนิดขึ้นมาเพื่อการพัฒนาเครื่องควบคุมแบบซีควเอนซ์ที่สามารถควบคุมกระบวนการแบบลำดับอย่างต่อเนื่องโดยวิธีการโปรแกรมเครื่องควบคุมนี้เรียกว่า "พีแอลซี" (Programmable Logic Controller) ซึ่งเป็นที่แพร่หลายมากในวงการอุตสาหกรรมต่างประเทศ แต่ในประเทศไทยยังไม่เป็นที่แพร่หลายมากนัก เครื่องควบคุมที่ออกแบบนี้ใช้ไมโครโปรเซสเซอร์ขนาด 8 บิต เบอร์ Z 80 เป็นหน่วยประมวลผลกลาง และมีหน่วยโปรแกรมอยู่ในเครื่องเดียวกัน ซึ่งทำให้มีขนาดเล็ก สามารถต่อออกไปใช้งานกับอุปกรณ์ภายนอกได้เป็นจำนวนมาก เปลี่ยนแปลงลักษณะและเงื่อนไขการควบคุมได้ง่าย นอกจากนี้การประมวลผลยังกระทำได้อย่างรวดเร็ว

เลขทอม T 33019 4 3
เลขทะเบียน 027852
วัน, เดือน, ปี 12 ก.ค. 94

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด 027852

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROMRAMMABLE LOGIC CONTROLLER

THANUN MUTTHASIT

NOPADON TAWONG

BOONCHAI PRASONGSUKASAME

PICHAJ SUNTIMANEERAT

ONGART SRICHALEORN

ABSTRACT

Recently programmable sequence control are really developed when compare with the past. By now The feature of programmable control are emphasis on simple for user but high performance. In this thesis was presented the design and development of promrammable sequence control the process in continious.

This programmable sequence control are used 8 bit microprocesser to be central processing unit. The advantage of this programmable sequence control is connect many external input and output and simple to change the condition of control with high speed of opertion.

สารบัญ

	หน้า
บทคัดย่อ	III
ABSTRACT	IV
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีพื้นฐานและโครงสร้างของพีแอลซี	3
2.1 ทฤษฎีที่เกี่ยวข้อง	3
2.2 โครงสร้างของพีแอลซี	4
2.3 หน่วยประมวลผลกลาง (CPU)	4
2.4 หน่วยอินพุต/เอาต์พุต	5
บทที่ 3 ภาษาคำสั่งของพีแอลซี	7
3.1 ภาษาแลดเดอร์ไดอะแกรม	7
3.2 ความสัมพันธ์ระหว่างแลดเดอร์ไดอะแกรมและฟังก์ชันต่างๆ	7
3.3 ภาษาคำสั่งบูลีน	8
บทที่ 4 หน่วยประมวลผลกลางและหน่วยอินพุต/เอาต์พุต	9
4.1 การออกแบบวงจรหน่วยประมวลผล	9
4.2 การออกแบบวงจรหน่วยความจำแรมการ์ด (RAM Card)	9
4.3 วิธีการใช้แรมการ์ด	13
4.4 การออกแบบหน่วยอินพุต/เอาต์พุต	16
บทที่ 5 หน่วยป้อนโปรแกรม	20
5.1 โครงสร้างของหน่วยป้อนโปรแกรม	20
5.2 วงจรหน่วยป้อนโปรแกรมที่ออกแบบ	20
5.3 คีย์บอร์ด	23

บทที่ 6	คำสั่งและการใช้งาน	26
6.1	คำสั่งเบื้องต้น	26
6.2	คำสั่งเซต (SET) และรีเซต (RESET)	28
6.3	คำสั่งกระโดดข้าม (JUMP JUMP1 and ENDJ)	29
6.4	ฟังก์ชันการตั้งเวลา	30
6.5	ฟังก์ชันการนับ	31
6.6	รีจิสเตอร์	31
บทที่ 7	การใช้พีแอลซีและตัวอย่างการใช้งาน	33
7.1	การใช้พีแอลซี	33
7.2	การใช้โหนดคิเดเตอร์	33
บทที่ 8	แผนผังโปรแกรมมอโนเตอร์	39
8.1	แผนผังโปรแกรมย่อยของคำสั่งต่าง ๆ	39
8.2	แผนผังโปรแกรมระบบพีแอลซี	58
8.3	โปรแกรมมอโนเตอร์	63
บทที่ 9	การทดสอบพีแอลซีที่ออกแบบ	122
9.1	การทดสอบเวลาการสแกนของพีแอลซี	122
9.2	การประยุกต์ใช้พีแอลซีที่ออกแบบกับ การควบคุมการทำงานของกระบวนการ	126
บทที่ 10	บทสรุป	129
ภาคผนวก		
กิตติกรรมประกาศ		
หนังสืออ้างอิง		

ระบบควบคุมแบบซีควเन्ซ์ (Sequence Control) นั้น ส่วนใหญ่จะประกอบด้วย อุปกรณ์ไฟฟ้าเชิงกล (Electromechanical Device) ซึ่งได้แก่รีเลย์ (Reay) ตัวตั้งเวลา (Timer) ตัวนับ (Counter) และอื่น ๆ ลักษณะการทำงานของระบบควบคุมนี้จะมีอยู่เพียงสองสภาวะ คือ เปิด กับปิด หรืออาจจะพูดได้ว่าเป็นแบบ "ON" หรือ "OFF" นั้นเอง ระบบควบคุมแบบซีควเन्ซ์ที่ประกอบกันขึ้นจากอุปกรณ์ดังกล่าวข้างต้นนี้จะมีข้อเสียหลายประการ เช่น มีขนาดใหญ่ ใช้กำลังงานสูง เมื่อมีการเปลี่ยนแปลงการทำงานก็จะต้องทำการสร้างวงจรควบคุมใหม่ ไม่สามารถประยุกต์ใช้กับระบบควบคุมที่มีความยุ่งยากและซับซ้อนได้ เหล่านี้เป็นต้น

เนื่องจากเทคโนโลยีด้านไมโครโพรเซสเซอร์ (Microprocessor) ในปัจจุบันได้เจริญก้าวหน้าไปมาก และได้มีการนำมาประยุกต์ใช้ในงานหลาย ๆ ด้าน รวมทั้งงานด้านการควบคุมด้วย ชีตความสามารถของไมโครโพรเซสเซอร์และไมโครคอมพิวเตอร์ (Microcomputer) นั้นสูงมากเมื่อเทียบกับอุปกรณ์แบบเก่า ดังจะเห็นได้จากเครื่องจักรต่าง ๆ ในปัจจุบันนี้มีความสามารถในการทำงานสูงขึ้นเมื่อนำไมโครโพรเซสเซอร์หรือไมโครคอมพิวเตอร์มาใช้เป็นอุปกรณ์ควบคุม

อย่างไรก็ดี การใช้ไมโครโพรเซสเซอร์หรือไมโครคอมพิวเตอร์ในการควบคุมในประเทศไทยนั้น เกือบทั้งหมดจะเป็นการสั่งซื้อเทคโนโลยีจากต่างประเทศ และค่อนข้างไม่สะดวกนักเนื่องจากมีราคาแพง และต้องเรียนรู้ภาษาคอมพิวเตอร์ต่าง ๆ ซึ่งยากแก่การเข้าใจของช่างเทคนิค (Technician) หรือวิศวกรผู้ควบคุมที่ได้ปฏิบัติงานอยู่ในโรงงานอุตสาหกรรมต่าง ๆ สิ่งเหล่านี้เป็นอุปสรรคต่อประเทศที่กำลังพัฒนาอย่างประเทศไทย

วิทยานิพนธ์ฉบับนี้ขอเสนอการพัฒนารูปแบบเครื่องควบคุมแบบใหม่แบบหนึ่งทำกำลังใช้กันอยู่ในประเทศที่พัฒนาแล้ว เครื่องควบคุมแบบนี้จะใช้สำหรับระบบควบคุมที่มีการควบคุมแบบซีควเन्ซ์ดังกล่าวข้างต้น และมีชื่อเรียกว่า "พีแอลซี (PLC: Programmable Logic Controller)" พีแอลซีที่ได้พัฒนาและออกแบบขึ้นนี้สามารถจะให้แทนอุปกรณ์ไฟฟ้าเชิงกลทั้งหมดได้เป็นจำนวนมาก โดยจะใช้ไมโครโพรเซสเซอร์ เบอร์ Z 80 หน่วยความจำแบบรอม (ROM) และ แรม (RAM) Z 80 CTC พอร์ต (PORT) PIO เบอร์ 8255 ร่วมกับอุปกรณ์อิเล็กทรอนิกส์ (Electronic) อื่น ๆ มาทำหน้าที่แทนอุปกรณ์ไฟฟ้าเชิงกลด้วยวิธีการทางซอฟต์แวร์ (Software) ทำให้สามารถประหยัดการใช้อุปกรณ์ต่าง ๆ ลงได้เป็นจำนวนมาก และยังมีข้อดีกว่าระบบควบคุมแบบเดิมมาก คือสามารถจะใช้กับเครื่องจักรหรือกระบวนการใด ๆ ก็ได้ที่มีการควบคุมแบบซีควเन्ซ์ ราคาถูก ใช้กำลังงานต่ำ เปลี่ยนแปลงลักษณะการควบคุมได้ง่าย และการใช้พีแอลซีนี้ในงานควบคุมก็ทำได้โดยที่ไม่จำเป็นต้องมีความรู้ทางด้านคอมพิวเตอร์แต่อย่างใด จำนวนของอินพุท (Input) ที่ติดต่อกับได้มี 32 หน่วย เอาท์พุท (Output) ตัวตั้งเวลา (Timer) และตัวนับ (Counter) มีอย่างละ

16 หน่วย รีจิสเตอร์ (Register) แบบทั่วไปซึ่งทำหน้าที่เก็บสถานะชั่วคราว จำนวน 95 หน่วย รีจิสเตอร์พิเศษ 5 หน่วย ภาษาที่ใช้ในการโปรแกรมเป็นภาษาคำสั่งบูลีน (Boolean Language)

สำหรับเนื้อหาของวิทยานิพนธ์ฉบับนี้นั้น บทที่ 2 จะกล่าวถึงทฤษฎีพื้นฐานและโครงสร้างของพีแอลซีทั่ว ๆ ไป บทที่ 3 กล่าวถึงภาษาคำสั่งของพีแอลซีที่นิยมใช้และง่ายแก่การทำทำความเข้าใจ บทที่ 4 กล่าวถึงหน่วยประมวลผล หน่วยความจำ และหน่วยอินพุท/เอาต์พุทของพีแอลซีที่ได้ออกแบบโดยใช้ไมโครโปรเซสเซอร์ Z 80 บทที่ 5 จะกล่าวถึงการออกแบบหน่วยป้อนโปรแกรมซึ่งเป็นส่วนที่สำคัญส่วนหนึ่งสำหรับการใช้พีแอลซีในงานควบคุม บทที่ 6 กล่าวถึงคำสั่ง และวิธีการใช้คำสั่งต่าง ๆ ที่มีอยู่ในพีแอลซีที่ออกแบบ บทที่ 7 จะกล่าวถึงวิธีการนำพีแอลซีขึ้นไปใช้งาน บทที่ 8 กล่าวถึงโปรแกรมมอนิเตอร์ (Monitor Program) ที่ได้เขียนขึ้น เพื่อจัดการให้หน่วยประมวลผลกลางของพีแอลซีทำงานตามโปรแกรมควบคุมที่ผู้ใช้ได้สร้างขึ้น บทที่ 9 จะกล่าวถึงตัวอย่างของการนำพีแอลซีที่ออกแบบไปใช้ในการควบคุมเครื่องจักรที่มีการทำงานแบบซีแควนซ์ และบทที่ 10 จะเป็นบทสรุป



บทที่ 2

ทฤษฎีพื้นฐานและโครงสร้างของพีแอลซี

1 ทฤษฎีที่เกี่ยวข้อง

ก่อนที่จะรู้จักและสามารถนำพีแอลซีไปใช้ในงานควบคุมต่าง ๆ ควรทำความเข้าใจเกี่ยวกับทฤษฎีพื้นฐานทางลอจิก (Logic) และสัญลักษณ์บางอย่างที่ใช้ในพีแอลซีดังต่อไปนี้

1.1 ระบบเลขฐานสอง (Binary System)

พีแอลซีเป็นเครื่องควบคุมที่นำมาใช้ในระบอบควบคุมแบบ ON-OFF หรือระบบควบคุมแบบรีเลย์ (Relay) ระบบควบคุมที่ว่านี้สอดคล้องกับระบบดิจิทัล (Digital) ซึ่งมีสองสถานะคือ High และ Low สถานะทั้งสองนี้สามารถแทนด้วยตัวแปรในเลขฐานสองคือ 1 และ 0 ตามลำดับ ดังนั้นระบบเลขฐานสองจึงมีบทบาทสำคัญที่ในระบบควบคุมแบบ ON-OFF

1.2 ฟังก์ชันแอนด์ ออร์ และนิเสธ (AND OR NOT Function)

จากที่กล่าวมาจะพบว่าตัวแปรตัวหนึ่ง ๆ ในระบบเลขฐานสองสามารถจะแทนสถานะได้ 2 สถานะ ในระบบดิจิทัลจะประกอบด้วยตัวแปรหลาย ๆ ตัว ความสัมพันธ์ระหว่างตัวแปรเหล่านี้จะเชื่อมโยงกันด้วยฟังก์ชันพื้นฐาน 3 อย่างคือ ฟังก์ชันแอนด์ ออร์และนิเสธ พีแอลซีเป็นอุปกรณ์ดิจิทัลที่สามารถโปรแกรมการทำงานได้ การนำพีแอลซีไปควบคุมเครื่องจักรหรืออุปกรณ์อื่น ๆ นั้น พีแอลซีจะติดต่อกับเครื่องจักรหรืออุปกรณ์ในรูปตัวแปรเลขฐานสอง โดยพีแอลซีจะนำตัวแปรอินพุต (Input) ที่ได้มาทำการประมวลผลตามวงจรควบคุมที่ต่อกันในลักษณะเดียวกันกับฟังก์ชันทั้งสามที่กล่าวมา ฟังก์ชันเหล่านี้พีแอลซีสร้างขึ้นมาด้วยวิธีทางซอฟต์แวร์ (Software) ผลลัพธ์ที่ได้จากการประมวลผลจะอยู่ในรูปตัวแปรเอาต์พุต (Output) ที่พีแอลซีจะนำไปควบคุมอุปกรณ์เหล่านั้น ในที่นี้มาพิจารณาฟังก์ชันทั้งสามดังต่อไปนี้คือ

1. ฟังก์ชันแอนด์
2. ฟังก์ชันออร์
3. ฟังก์ชันนิเสธ

รายละเอียดของฟังก์ชันเหล่านี้สามารถจะหาอ่านได้ตามหนังสือวงจรดิจิทัลทั่ว ๆ ไป

1.3 ฟังก์ชันการตั้งเวลาและฟังก์ชันการนับ (Timing Function and Counting Function)

นอกจากฟังก์ชันทางลอจิกที่กล่าวมาแล้ว ในระบบควบคุมจริงยังมีการตั้งเวลาและการนับเกี่ยวข้องอยู่ด้วย อุปกรณ์ที่ใช้ในการตั้งเวลาและการนับจะเป็นอุปกรณ์ต่างหากที่นำมาประกอบเข้ากับระบบควบคุม อุปกรณ์เหล่านี้เรียกว่า ตัวตั้งเวลา (Timer) และตัวนับ (Counter) ซึ่งถ้าในระบบควบคุมต้องใช้ตัวตั้งเวลาและตัวนับมาก ๆ ก็จะเป็นการสิ้นเปลืองและยุ่งยากในการติดตั้ง การใช้งานก็ไม่สะดวกเพราะการตั้งเวลาและการนับจะใช้วิธีการโดยมือ (Manual) ทำการปรับตั้งเวลาและตั้งจำนวนนับ พีแอลซีได้อำนวยความสะดวกในเรื่องการตั้งเวลาและการนับ โดยมีฟังก์ชันการตั้งเวลาและการนับซึ่งสามารถกระ

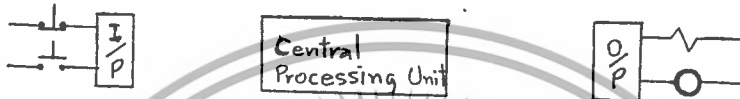
ทำได้โดยวิธีการโปรแกรม ทำให้ผู้ใช้สะดวกขึ้นและไม่ต้องเพิ่มเติมอุปกรณ์ดังกล่าว

2 โครงสร้างของพีแอลซี

โครงสร้างของพีแอลซีประกอบด้วยส่วนสำคัญ 2 ส่วนคือ

1. หน่วยประมวลผลกลาง หรือ ซีพียู (CPU: Central Processing Unit)
2. หน่วยอินพุท/เอาต์พุท (Input/Output Unit)

นอกจากส่วนประกอบทั้งสองแล้ว พีแอลซียังประกอบด้วยหน่วยป้อนโปรแกรม (Programming Unit) ซึ่งมีไว้สำหรับให้ผู้ใช้สามารถติดต่อกับพีแอลซี ลักษณะการติดต่อนี้ อาจเป็นการป้อนโปรแกรมควบคุม การแก้ไขโปรแกรม ตลอดจนตรวจสอบสภาพการทำงาน ของพีแอลซี รูป 1 แสดงถึงโครงสร้างของพีแอลซี



รูป 1 โครงสร้างของพีแอลซี

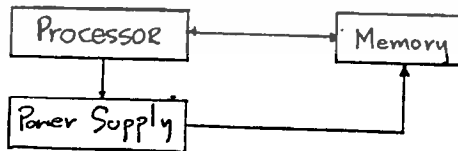
3 หน่วยประมวลผลกลาง (CPU)

หน่วยประมวลผลกลางเป็นหน้าที่ทำหน้าที่ประมวลผลของพีแอลซี โดยจะรับข้อมูลอินพุทจากอุปกรณ์ตรวจวัด (Sensing Device) แล้วทำการประมวลผลตามโปรแกรมที่เก็บไว้ในหน่วยความจำ (Memory) จากนั้นก็ส่งสัญญาณควบคุมเอาต์พุทออกไปเพื่อทำการควบคุมระบบต่อไป

หน่วยประมวลผลกลางนี้ประกอบด้วยส่วนต่าง ๆ 3 ส่วนคือ

1. หน่วยประมวลผล (Processor)
2. หน่วยความจำ (Memory)
3. แหล่งจ่ายไฟ (Power Supply)

รูป 2 แสดงถึงโครงสร้างของหน่วยประมวลผลกลาง ในปัจจุบันหน่วยประมวลผล จะใช้ไมโครโปรเซสเซอร์ (Microprocessor) ซึ่งมีขนาดเล็ก แต่มีความสามารถในการคำนวณทางคณิตศาสตร์และทางลอจิกโดยมีความเร็วในการคำนวณสูง และยังสามารถควบคุมระบบที่มีการตัดสินใจทำให้ระบบดังกล่าวมีประสิทธิภาพสูงขึ้น



รูป 2 โครงสร้างของหน่วยประมวลผลกลาง

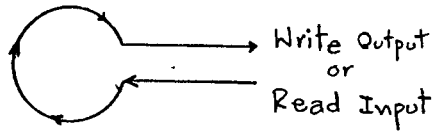
3.1 หน่วยประมวลผล (Processor)

หน่วยประมวลผลทำหน้าที่ควบคุมการทำงานของระบบทั้งหมด โดยรับข้อมูลอินพุทเข้ามาทำการประมวลผลแล้วส่งผลที่ได้ออกไป จากนั้นก็จะวนกลับไปรับข้อมูลอินพุทเข้ามาอีก และจะทำซ้ำ ๆ กันในลักษณะวนรอบเช่นนี้ไปเรื่อย ๆ ในการทำงานแต่ละรอบนี้เรียก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา - 4 - จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าการสแกน (Scanning) เวลาของการสแกนขึ้นกับขนาดของหน่วยความจำ และความ
เร็วของหน่วยประมวลผล ช่วงเวลาของการสแกนจะทำให้ทราบถึงความสามารถในการ
ตอบสนองต่อการเปลี่ยนแปลงของอินพุท/เอาต์พุทของพีแอลซีที่มีความรวดเร็วเพียงใด รูป
3 แสดงถึงลักษณะการสแกนของพีแอลซีที่มีการตอบสนองต่ออินพุท/เอาต์พุท



รูป 3 การสแกน

3.2 หน่วยความจำ (Memory)

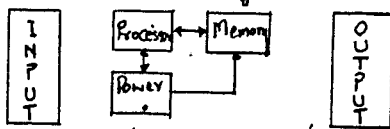
หน่วยความจำเป็นส่วนหนึ่งของซีพียู ใช้สำหรับเก็บโปรแกรมควบคุมระบบที่ป้อนโดยผู้
ใช้ และโปรแกรมมอนิเตอร์ (Monitor Program) ของตัวพีแอลซีเอง อุปกรณ์ที่ใช้เป็น
ส่วนความจำคือแรม (RAM: Random Access Memory) และอีพรอม
(EPROM: Erasable Programmable Read Only Memory) โดยแรมเป็นส่วนความจำ
ที่ใช้เก็บโปรแกรมควบคุมที่ป้อนโดยผู้ใช้ ทั้งนี้เพราะ โปรแกรมควบคุมนี้อาจต้องมีการเปลี่ยน
แปลงแก้ไข ดังนั้นจึงจำเป็นต้องใช้ส่วนความจำที่สามารถลบข้อมูลเดิม และนำโปรแกรม
ใหม่เข้าไปเก็บไว้ได้ ในการทำงานจริง ๆ แล้วต้องมีแหล่งจ่ายไฟสำรองเพื่อป้องกันไม่ให้
ข้อมูลสูญหายเมื่อ ไฟฟ้าดับ ส่วนความจำอีกอันหนึ่งคืออีพรอมซึ่งจะใช้เก็บ โปรแกรมมอนิเตอร์
ของพีแอลซี โปรแกรมนี้จะทำหน้าที่ควบคุมการรับข้อมูล หรือ โปรแกรมที่ป้อนให้กับเครื่องพี
แอลซี โดยอำนวยความสะดวกในการทำงานให้ผู้ใช้สามารถใช้เครื่องได้ง่ายและยังทำหน้าที่
ที่ควบคุมการประมวลผลของหน่วยประมวลผลอีกด้วย

3.3 แหล่งจ่ายไฟ (Power Supply)

แหล่งจ่ายไฟเป็นส่วนที่ทำหน้าที่จ่ายแรงดันไฟฟ้าให้กับหน่วยประมวลผล หน่วยความ
จำ และหน่วยอินพุทเอาต์พุทตามที่ต้องการ แหล่งจ่ายไฟยังทำหน้าที่รักษาระดับแรงดันไฟฟ้า
ที่จ่ายให้ได้ตามต้องการด้วย

4 หน่วยอินพุท/เอาต์พุท

หน่วยอินพุท/เอาต์พุท เป็นตัวกลางเชื่อมการติดต่อระหว่างหน่วยประมวลผลกลางกับ
อุปกรณ์ภายนอก โดยที่หน่วยอินพุททำหน้าที่รับค่าสถานะหรือปริมาณทางการภาพต่าง ๆ จาก
อุปกรณ์ตรวจวัดของเครื่องจักรหรือกระบวนการ เช่น ลิมิตสวิทช์ (Limit Switch)
หรือพรอกซิมีตีลวิตช์ (Proximity Switch) และอื่น ๆ ส่งไปยังหน่วยประมวลผลกลางเพื่อ
ประมวลผลตามขั้นตอนของโปรแกรมของผู้ใช้



รูป 4 หน่วยอินพุท/เอาต์พุท

หน่วยเอาต์พุท ทำหน้าที่รับค่าสถานะที่ได้จากการประมวลผลของหน่วยประมวลผล

กลาง เพื่อนำค่านี้ไปควบคุมอุปกรณ์ของเครื่องจักรหรือกระบวนการต่าง ๆ เช่น มอเตอร์ (Motor) วาล์ว (Valve) โซลินอยด์ (Solenoid) และอื่น ๆ เป็นต้น



ภาษาคำสั่งของพีแอลซี

ภาษาที่ใช้ในการเขียนโปรแกรมคำสั่งของพีแอลซีมีอยู่หลายภาษา แต่ภาษาที่นิยมใช้มีอยู่ 2 ภาษาคือ

1. ภาษาแลตเตอร์ไดอะแกรม (Ladder Diagram Language)

2. ภาษาคำสั่งบูลีน (Boolean language)

1 ภาษาแลตเตอร์ไดอะแกรม

ภาษาแลตเตอร์ไดอะแกรม เป็นภาษาสัญลักษณ์ที่ใช้แทนรีเลย์ไดอะแกรม (Relay Diagram) ซึ่งเป็นไดอะแกรมวงจรลอจิกที่ใช้ในงานจริง ดังนั้นการแปลงรีเลย์ไดอะแกรมเป็นแลตเตอร์ไดอะแกรมจึงทำได้โดยตรง และอำนวยความสะดวกแก่ผู้ใช้อย่างมากแต่ถ้าเป็นภาษาอื่น ๆ การแปลงรีเลย์ไดอะแกรมให้เป็นภาษาที่พีแอลซีเข้าใจจะมีขั้นตอนเพิ่มขึ้นอีก 1 ขั้นตอน คือจากรีเลย์ไดอะแกรมเป็นแลตเตอร์ไดอะแกรม แล้วจึงแปลงเป็นภาษาที่พีแอลซีใช้อีกครั้งหนึ่ง พีแอลซีที่ใช้ภาษาแลตเตอร์ไดอะแกรมจะต้องมีหน่วยป้อนโปรแกรมที่มีจอภาพแสดงผลรวมอยู่ด้วย เพื่อให้แสดงรูปสัญลักษณ์ของแลตเตอร์ไดอะแกรม หน่วยป้อนโปรแกรมดังกล่าวนี้จึงมีขนาดใหญ่ และราคาค่อนข้างสูง ทั้งนี้เพราะโครงสร้างภายในค่อนข้างจะซับซ้อน

2 ความสัมพันธ์ระหว่างแลตเตอร์ไดอะแกรมและฟังก์ชันต่าง ๆ

พีแอลซีจะถูกนำมาใช้แทนรีเลย์ในระบบควบคุมแบบ ON-OFF ซึ่งลักษณะของวงจรควบคุมเป็นแบบฟังก์ชันลอจิกพื้นฐาน ดังนั้นการใช้แลตเตอร์ไดอะแกรมแทนวงจรควบคุมนี้ ก็เป็นการแทนฟังก์ชันดังกล่าวนั่นเอง



รูป 1 ความสัมพันธ์ระหว่างฟังก์ชันลอจิกและแลตเตอร์ไดอะแกรม

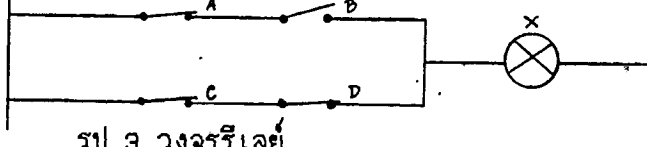
จากความสัมพันธ์ระหว่างแลตเตอร์ไดอะแกรมกับฟังก์ชันลอจิกข้างต้น จะพบว่าสัญลักษณ์พื้นฐานที่ใช้ในแลตเตอร์ไดอะแกรมมีดังนี้คือ

สัญลักษณ์	ความหมาย
-----) [-----	ใช้แทนหน้าสัมผัส (Contact) แบบปกติเปิด (Normally Open)
-----) / [-----	ใช้แทนหน้าสัมผัสแบบปกติปิด (Normally Close)

----- () -----

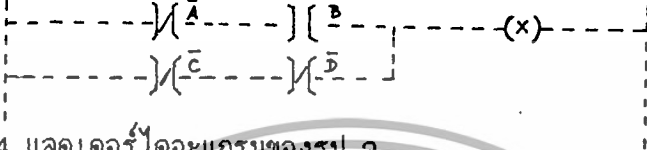
ใช้แทนเอาท์พุท

รูป 2 สัญลักษณ์พื้นฐานที่ใช้ในแลตเตอร์ไดอะแกรม
ต่อไปนี้เป็นตัวอย่างที่ใช้แลตเตอร์ไดอะแกรมแทนวงจรรีเลย์



รูป 3 วงจรรีเลย์

ซึ่งสามารถแทนด้วยแลตเตอร์ไดอะแกรมได้ดังนี้



รูป 4 แลตเตอร์ไดอะแกรมของรูป 3

และวงจรรีเลย์ในรูป 3 สามารถแทนด้วยวงจรถลอจิกได้ดังรูป 5



รูป 5 วงจรถลอจิกของรูป 3

นอกจากสัญลักษณ์พื้นฐานของแลตเตอร์ไดอะแกรมแล้ว ยังมีสัญลักษณ์อื่น ๆ ที่ใช้แทนฟังก์ชันบางอย่างที่มีใช้ในวงจรควบคุมรีเลย์ ได้แก่ ตัวตั้งเวลา ตัวนับ เป็นต้น



รูป 6 สัญลักษณ์ของตัวตั้งเวลา และตัวนับ

3 ภาษาคำสั่งบูลีน

ภาษาคำสั่งบูลีนเป็นภาษาที่มีคำสั่งพื้นฐานทางลอจิก คือ แอนด์ ออร์ และน็อท และคำสั่งอื่น ๆ อีกที่สอดคล้องกับรีเลย์ไดอะแกรม ลักษณะของภาษาคำสั่งบูลีนจัดว่าเป็นภาษาที่เข้าใจได้ง่ายพอ ๆ กับแลตเตอร์ไดอะแกรม และเหมาะกับพีแอลซีที่มีขนาดเล็ก ดังนั้นวิทยานิพนธ์ฉบับนี้จะให้ภาษาคำสั่งบูลีนกับพีแอลซีที่ได้ออกแบบขึ้น ภาษาคำสั่งบูลีนโดยทั่วไปจะประกอบด้วยคำสั่งต่อไปนี้ คือ คำสั่ง LOAD (LD) AND OR NOT (INVERSE) OUT (=) TIMER (TIM) COUNTER (CNT) SET RESER (RST) JUMP (JMP) INTERNAL RELAY (REGISTER:REG) และอื่น ๆ รายละเอียดของภาษาคำสั่งบูลีนและการใช้นั้นได้อธิบายไว้โดยละเอียดในตอนต่อไป

หน่วยประมวลผลกลางและหน่วยอินพุท/เอาต์พุท



1. การออกแบบวงจรหน่วยประมวลผล

หน่วยประมวลผลเป็นหัวใจของซีพียู ซึ่งใช้ไมโครโปรเซสเซอร์เบอร์ Z 80 ต่อรวมกับวงจรส่วนต่าง ๆ ดังรูป 1 วงจรส่วนต่าง ๆ สามารถแยกได้ดังต่อไปนี้

1. ส่วนกำเนิดสัญญาณนาฬิกา (Clock Generator) ให้กับหน่วยประมวลผลไอซีเบอร์ 7404 ร่วมกับคริสตัล (Crystal) ที่มีค่าความถี่ 3.579 เมกะเฮิรตซ์ ทำการสร้างสัญญาณนาฬิกาความถี่ดังกล่าวให้กับไมโครโปรเซสเซอร์ Z 80 เพื่ออ้างอิงในการทำคำสั่ง

2. ส่วนส่งสัญญาณเลือกหน่วยความจำที่หน่วยประมวลผลต้องการติดต่อ ประกอบด้วยวงจรถอดรหัส (Decoder) ซึ่งใช้ไอซีเบอร์ 74LS138 ทำหน้าที่ถอดรหัสจากบัสแอดเดรส (Address Bus) เส้นที่ A11-A13 ร่วมกับสัญญาณ MREQ เพื่อแยกการใช้หน่วยความจำออกจากหน่วยอินพุท/เอาต์พุท ในการติดต่อกันระหว่างหน่วยประมวลผลกับหน่วยความจำนั้น หน่วยประมวลผลจะส่งสัญญาณเป็นรหัสประจำตำแหน่งของหน่วยความจำที่ต้องการจะติดต่อผ่านทางบัสแอดเดรส พร้อมกับสัญญาณขอติดต่อกับหน่วยความจำออกทางขา MREQ ซึ่งในที่นี้ใช้หน่วยความจำอีพรมเบอร์ 2716 จำนวน 3 ตัว ๆ ละ 2 กิโลไบต์ (Kilo-Bytes) และหน่วยความจำแรมเบอร์ 6116 จำนวน 4 ตัว ๆ ละ 2 กิโลไบต์

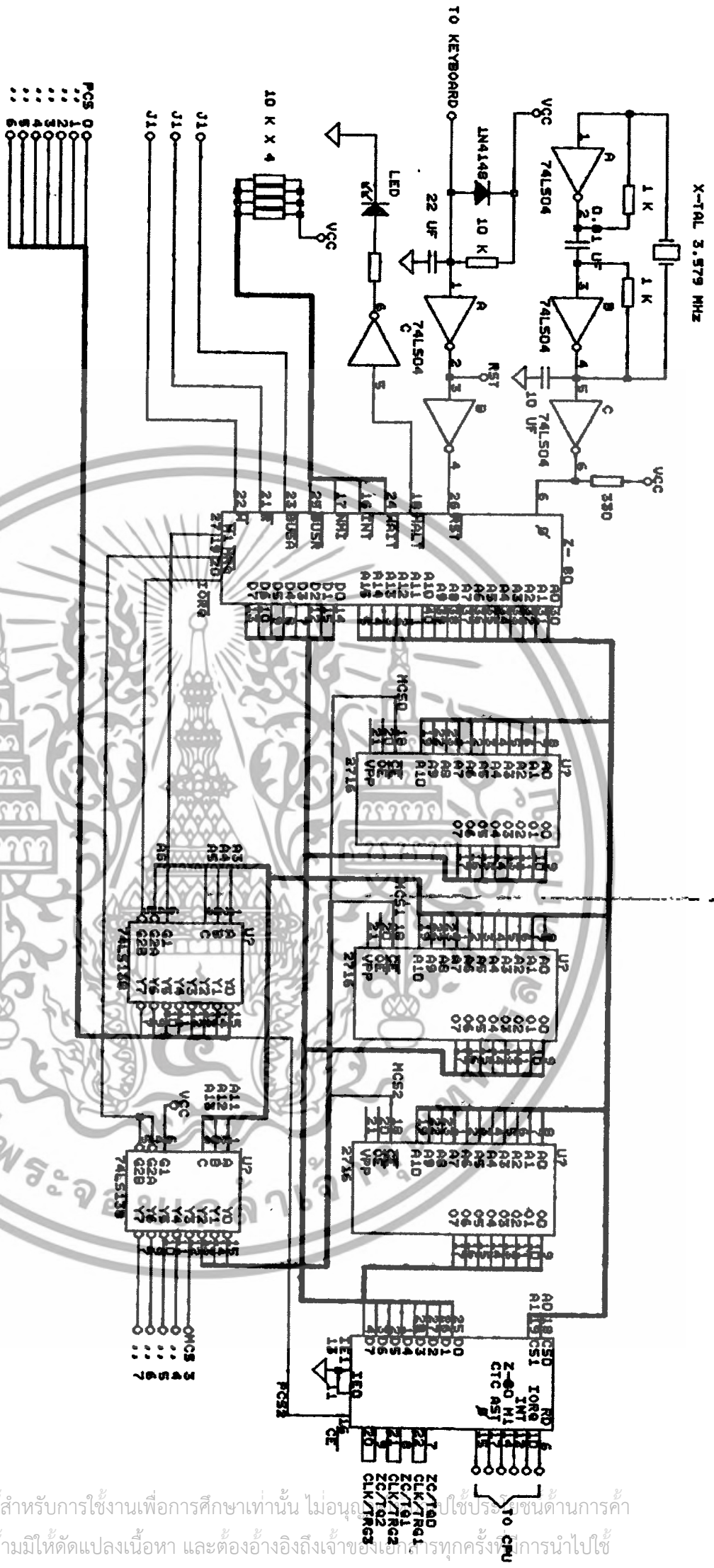
3. ส่วนกำเนิดสัญญาณรีเซท (RESET) ใช้ไอซีเบอร์ 7404 ต่อร่วมกับคีย์ เพื่อรับสัญญาณรีเซทให้หน่วยประมวลผลหยุดทำการประมวลผล แล้วกลับไปเริ่มต้นที่แอดเดรส 0000H นอกจากสัญญาณรีเซทที่จะเกิดจากคีย์แล้ว ยังต่อร่วมกับคาปาซิเตอร์ (Capacitor) ไดโอด (Diode) และความต้านทาน (Resistor) 10 กิโลโอห์ม (Kilo-ohms) เพื่อให้มีการรีเซทเมื่อเปิดเครื่องพีแอลซี สัญญาณรีเซทนั้นอกจะทำการรีเซทไมโครโปรเซสเซอร์ Z 80 แล้ว ยังแยกออกไปทำการรีเซทอุปกรณ์อินพุท/เอาต์พุท พอร์ต (Input/Output Port) อีกด้วย

4. ส่วนแสดงผลเมื่อหน่วยประมวลผลอยู่ในสภาวะ HALT คือ หยุดทำคำสั่งใด ๆ ทั้งนี้เพราะจำนวนคำสั่งที่ป้อนให้กับพีแอลซีเกินความจุของหน่วยความจำทำให้การแสดงผลที่รับสัญญาณจากขา HALT ของ Z 80 และส่งผ่านออกมาทางแอลอีดี (LED)

5. ส่วนสัญญาณอื่น ๆ ที่ไม่ใช่ เช่น สัญญาณ WAIT INT NMI BUSREQ ทำการพูลอัพ (Pull-Up) ด้วยความต้านทานขนาด 10 กิโลโอห์ม

2. การออกแบบวงจรหน่วยความจำแรมการ์ด (RAM CARD)

หน่วยความจำแรมการ์ด เป็นหน่วยความจำสำรองที่ทำหน้าที่เก็บโปรแกรมหรือข้อมูลของพีแอลซี ลักษณะวงจรแรมการ์ด แสดงไว้ดังรูป 4-2 แรมการ์ดนี้สามารถนำมาต่อเข้ากับสลอต (Slot) ของเครื่องไมโครคอมพิวเตอร์แอปเปิลทู (APPLE II Microcomputer) ได้ เพื่อใช้ในการถ่ายถอดข้อมูลระหว่างพีแอลซี กับเครื่องไมโครคอม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

Site Document Number	REV
9	1
October 27, 1993	5
Project	97
CENTRAL PROCESSING UNIT	

พินิวเตอร์ คือ สามารถนำโปรแกรมควบคุมในแรมคาร์ดมาเก็บไว้ในแผ่นดิสก์เกต (Diskette) ได้เพื่อป้องกันการสูญหายของโปรแกรมควบคุม และบนแรมคาร์ดยังมีแบตเตอรี่ (Battery) ไว้สำหรับจ่ายไฟสำรอง (Back up) อีกด้วย หากปิดเครื่องพีแอลซี หรือไฟฟ้าดับในขณะที่ใช้งาน โปรแกรมในแรมคาร์ดก็จะไม่สูญหายเพราะแบตเตอรี่จะจ่ายไฟแทนแหล่งจ่ายไฟ รายละเอียดส่วนต่าง ๆ ของวงจรแรมคาร์ด มีดังต่อไปนี้

1. ไอซีหน่วยความจำแรมเบอร์ 6116 จำนวน 4 ตัว ความจุตัวละ 2 กิโลไบต์ ทำหน้าที่เก็บข้อมูลหรือโปรแกรมควบคุม

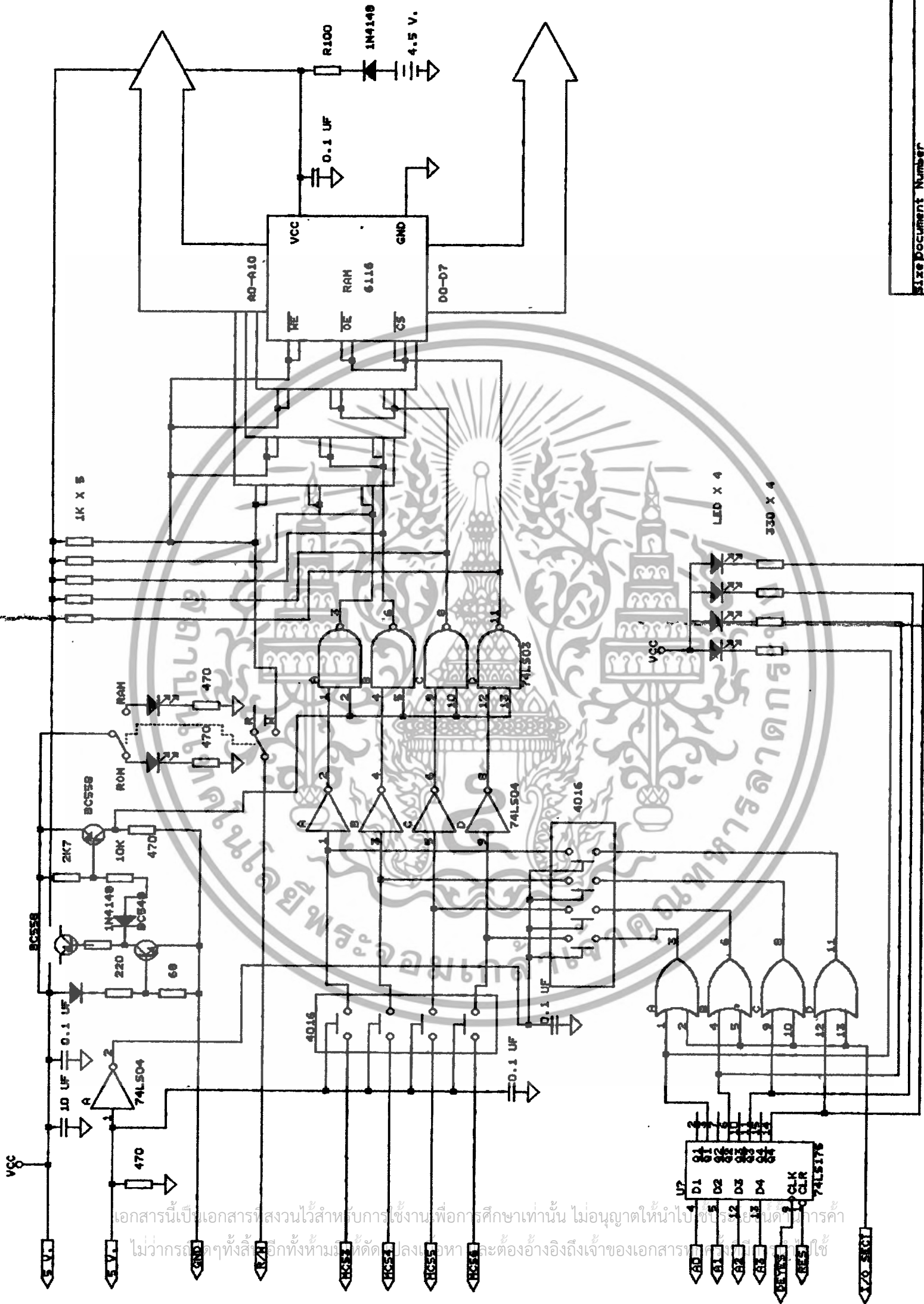
2. ส่วนจ่ายไฟสำรอง ประกอบด้วยถ่านไฟฉาย 3 ก้อน ต่อกันกับไดโอดเบอร์ IN4001 และความต้านทาน 100 โอห์ม ไปเข้าแหล่งจ่ายไฟ +5 โวลต์ (V_{OLT}) โดยไดโอดจะต่อในลักษณะไบอัสกลับ (Reverse Bias) ทั้งนี้เพราะแรงดันถ่านไฟฉาย 1 ก้อน ประมาณ 4.5 โวลต์ ดังนั้นกระแสจากแหล่งจ่ายไฟไม่สามารถผ่านไดโอดไปยังแบตเตอรี่ ทำให้แบตเตอรี่ไม่เป็นโหลดของแหล่งจ่ายไฟ แต่ถ้าหากแหล่งจ่ายไฟเกิดดับแรงดันจากแบตเตอรี่จะทำให้แบตเตอรี่ไม่เพียงพอจ่ายไฟไปยังไอซีเบอร์ 6116 แทน เพื่อรักษาข้อมูลในหน่วยความจำไว้ไม่ให้หายไป

3. ส่วนของสวิตช์โยกสำหรับเลือกการใช้งานแรมคาร์ด ในลักษณะเป็นเสมือนหน่วยความจำชนิดรอม หรือ แรม สวิตช์โยกนี้จะมีหน้าสัมผัส 2 ชุด ชุดหนึ่งสำหรับใช้แสดงผลทางแอลอีดีว่าอยู่ในสภาวะเป็นรอม หรือ แรม อีกชุดหนึ่งจะใช้ติดต่อสัญญาณความคุมการอ่าน (Read) ได้อย่างเดียวจากไอซี 6116 หรือได้ทั้งอ่านและ บันทึก (Write) คือให้สอดคล้องกับสภาวะการใช้งานที่ได้แสดงผลมาให้เห็นจากแอลอีดี ที่กล่าวมา

4. ส่วนของการควบคุมการติดต่อระหว่างแรมคาร์ด กับพีแอลซี หรือไมโครคอมพิวเตอร์แอปเปิลทู ใช้ไอซีเบอร์ 4016 ซึ่งเป็นอนาล็อกสวิตช์ (Analog Switch) จำนวน 2 ตัว โดยแต่ละตัวจะใช้แยกกันระหว่างแรมคาร์ดกับพีแอลซี และแรมคาร์ดกับไมโครคอมพิวเตอร์แอปเปิลทู สัญญาณควบคุมการทำงานของอนาล็อกสวิตช์จะมาจากขาของสล๊อตหมายเลข 35 ซึ่งถ้าแรมคาร์ดเสียบไว้กับพีแอลซีที่ขาสล๊อตนี้จะมีไฟเลี้ยง +5 ทำให้ออนาล็อกสวิตช์ตัวหนึ่งทำงาน เชื่อมการติดต่อระหว่างขาของสล๊อตหมายเลข 24 25 26 ซึ่งเป็นสัญญาณเลือกหน่วยความจำจากพีแอลซี เข้ากับแรมคาร์ด แต่สล๊อตสวิตช์อีกตัวหนึ่งจะไม่ทำงาน ซึ่งจะตัดการติดต่อระหว่างขาของสล๊อตหมายเลข 41 2 3 4 5 20 ซึ่งเป็นขาที่ใช้สำหรับไมโครคอมพิวเตอร์แอปเปิลทู ในทำนองเดียวกัน หากนำแรมคาร์ดไปเสียบไว้ในสล๊อตของไมโครคอมพิวเตอร์แอปเปิลทูสล๊อตสวิตช์ดังกล่าวจะทำงานในลักษณะกลับกัน

5. ส่วนไอซี 41LS03 และ 74LS04 เป็นวงจรลอจิกที่ใช้ทำหน้าที่จัดสภาวะลอจิกแบบทำงาน (Active) ที่สภาวะ LOW เมื่อมีการอ่านหรือเขียนเกิดขึ้น โดยมีสภาวะสอดคล้องกับพีแอลซี และเครื่องไมโครคอมพิวเตอร์แอปเปิลทู

6. ส่วนไอซี 74LS175 เป็น D-Flip Flop ที่ทำหน้าที่แลทช์ (Latch) ตำแหน่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ การค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง

Size Document Number	REV
B	1
Date	August 17, 1990 Sheet 2 of 5

AO A1 A2 A3 ซึ่งใช้เป็นสัญญาณเลือกการติดต่อกับไอซีหน่วยความจำ 6116 ตัวใดตัวหนึ่ง

ใน 4 ตัว ในขณะที่เลือกติดต่อกับไอซี 6116 ตัวใดนั้นจะมีแอสกีติแสดงผลออกมาให้เห็น

7. สำหรับวงจรทรานซิสเตอร์ (Transistor) มีไว้สำหรับใช้งานในขณะที่แรมการ์ดเสียบอยู่กับพีแอลซี หรือสล๊อตของไมโครคอมพิวเตอร์เท่านั้น คือทรานซิสเตอร์จะทำงาน (Conduct) มีผลทำให้มีไฟเลี้ยง + 5 โวลท์ ให้กับไอซี 6116 ทรานซิสเตอร์ Q2 จะทำงานเพื่อเปิดเกต (Gate) ของไอซี 74LS03 เพื่อรับสัญญาณเลือกการติดต่อกับไอซี 6116 ตัวในตัวหนึ่ง ทรานซิสเตอร์ Q3 ทำหน้าที่จัดไบอัสให้กับทรานซิสเตอร์ Q1 และ Q2

3. วิธีการใช้แรมการ์ด

1. การถ่ายถอดโปรแกรมจากแรมการ์ดลงบนดิสก์เกต
2. การถ่ายถอดโปรแกรมจากดิสก์เกตลงบนแรมการ์ด

3.1 การถ่ายถอดโปรแกรมจากแรมการ์ดลงบนดิสก์เกต

การถ่ายถอดโปรแกรมจากแรมการ์ดลงบนดิสก์เกตมีขั้นตอนดังนี้

1. การถ่ายถอดโปรแกรมจากแรมการ์ดลงในส่วนความจำของไมโครคอมพิวเตอร์ แอปเปิลทู

- 1.1 ทำการเสียบแรมการ์ดลงบนสล๊อตใดก็ได้ของไมโครคอมพิวเตอร์ โดยใช้รหัสในการติดต่อกับสล๊อตนั้น ๆ ดังต่อไปนี้

STSTATUS	SLOT					ACCESS
	1	2	3	4	5	
ENABLE	CO91	COA1	COB1	COC1	COD1	RAM
ENABLE	CO92	COA2	COB2	COC2	COD2	U 5
ENABLE	CO94	COA4	COB4	COC4	COD4	U 6
ENABLE	CO98	COA8	COB8	COC8	COD8	U 7
DISABLE	CO90	COA0	COB0	COC0	COD0	UX.....
						(OPTION)

หมายเหตุ: ขณะที่ใช้ แรมการ์ด จะต้องไม่มีการ์ดอื่น ๆ เสียบอยู่ นอกจากแรมการ์ดขนาด 16 กิโลไบท์ และการ์ดควบคุมการทำงานของเครื่องขับดิสก์เกต (Disk Drive Controller Card)

- 1.2 ทำการเปิดเครื่องไมโครคอมพิวเตอร์ โดยดิสก์เกตที่จะนำมาใช้ต้องผ่านการฟอร์แมท (Format) ด้วย DOS 3.3

- 1.3 เมื่อปรากฏ PROMT บนจอภาพ ให้ทำการป้อนคำสั่ง

CALL -155 หรือ -151 (RET)

เพื่อเข้าโปรแกรมมอนิเตอร์ (Monitor Program)

- 1.4 เมื่อปรากฏเครื่องหมาย "*" บนจอภาพ แสดงว่าอยู่ในโปรแกรมมอนิเตอร์แล้ว ให้ทำการ Enable โดยการคีย์รหัส COC1 (กรณีเสียบแรมการ์ดบนสล๊อต 4) จากนั้น

เตอร์ สวิทช์ READ และ WRITE ต้องโยกไปที่ตำแหน่ง WRITE ตำแหน่ง READ จะมีไว้เพื่อใช้ในกรณีที่ไม่ต้องการถ่ายถอดข้อมูลเข้าไปในแรมการ์ด

4. การออกแบบหน่วยอินพุท/เอาต์พุท

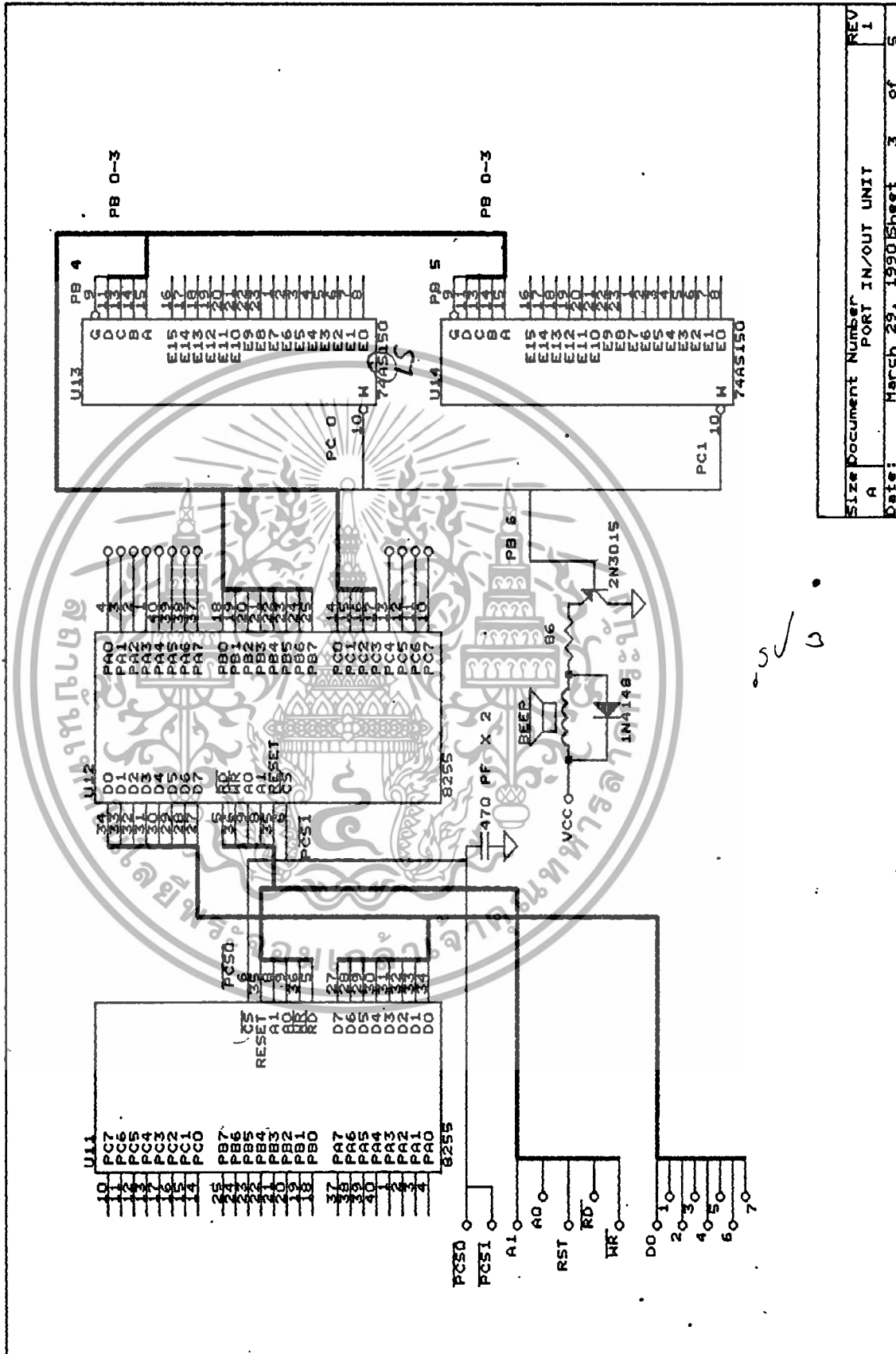
ในการติดต่อระหว่างไมโครโปรเซสเซอร์กับเครื่องจักรหรือกระบวนการที่ต้องการควบคุมนั้นสามารถกระทำได้โดยผ่านหน่วยอินพุท/เอาต์พุท หน่วยอินพุท/เอาต์พุทมีอยู่หลายชนิด เช่น หน่วยอินพุท/เอาต์พุทแบบหน้าสัมผัส หน่วยอินพุท/เอาต์พุทที่ใช้รับส่งค่าของปริมาณของกายภาพ เป็นต้น สำหรับหน่วยอินพุท/เอาต์พุทที่ได้ออกแบบขึ้นมาจะประกอบด้วย อินพุท/เอาต์พุท พอร์ต (PORT) โดยจะใช้ร่วมกับทรานซิสเตอร์แบบชาคอลเล็คเตอร์เปิด (Open Collector Transistor) และรีเลย์ ทางด้านของหน่วยเอาต์พุท ดังจะได้อธิบายต่อไป

พอร์ตที่ได้ออกแบบนี้ใช้ไอซีเบอร์ 8255 ซึ่งเป็นพอร์ตแบบขนาน (Parallel Port) รับและส่งข้อมูลครั้งละ 8 บิต ไอซีเบอร์ 8255 สามารถเป็นได้ทั้งอินพุทและเอาต์พุทพอร์ต โดยภายในจะแบ่งเป็นพอร์ตอินพุท/เอาต์พุทย่อย ๆ 3 พอร์ต เรียกว่า พอร์ต A พอร์ต B และพอร์ต C ตามลำดับ การกำหนดให้พอร์ตใดเป็นอินพุทหรือเอาต์พุทสามารถทำได้ โดยใช้คำสั่งควบคุมส่งมายังพอร์ตควบคุมของไอซีเบอร์ 8255

รูป 3 แสดงถึงลักษณะของวงจรเชื่อมต่อที่เรียกว่าพอร์ต ซึ่งมีอยู่ 2 พอร์ต คือ U11 และ U12 พอร์ต U11 เป็นพอร์ตที่เชื่อมการติดต่อระหว่างหน่วยประมวลผลกลางและหน่วยป้อนโปรแกรม และใช้พอร์ตเอาต์พุท (PBO-PB7) ซึ่งจะไม่มีขอกล่าวรายละเอียด เพราะลักษณะการทำงานจะเหมือนกับพอร์ต U12

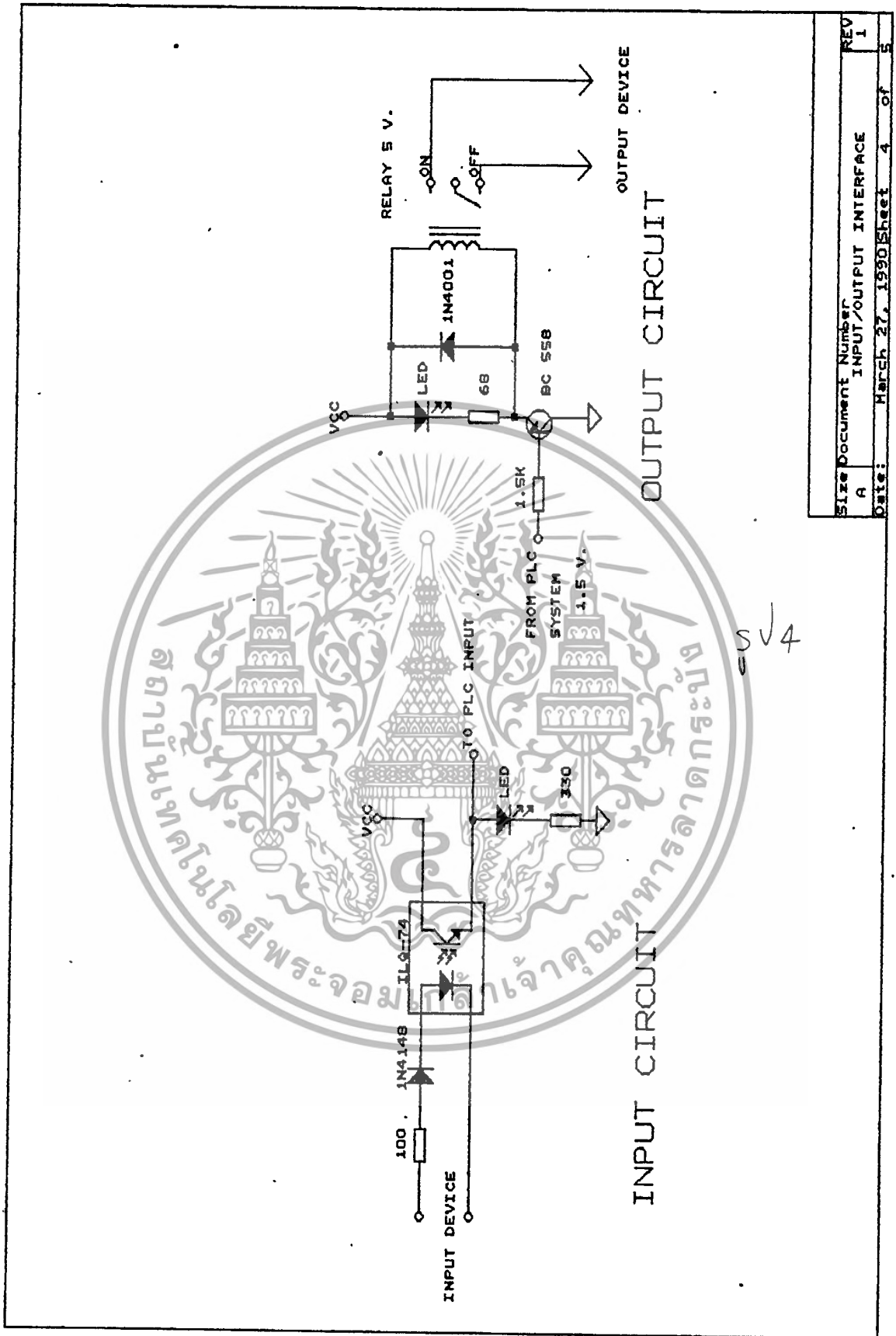
พอร์ต U12 เป็นพอร์ตที่ใช้ติดต่อกับหน่วยอินพุท/เอาต์พุท โดยมีพอร์ต A ทั้งหมด (PA0-PA7) เป็นพอร์ตเอาต์พุท ซึ่งจะทำการส่งค่าสถานะไปยังวงจรทางด้านเอาต์พุท ซึ่งเป็นทรานซิสเตอร์ เบอร์ BC 558 ต่อร่วมกับรีเลย์ ดังแสดงในรูป 4-4 สำหรับพอร์ต B ทั้งหมด (PBO-PB7) และพอร์ต C จำนวน 4 บิตล่าง (PC0-PC3) เป็นพอร์ตที่ทำหน้าที่ติดต่อกับหน่วยอินพุท ในการรับค่าสถานะจากหน่วยอินพุทจะผ่านทางมัลติเพล็กซ์เซอร์ (Multiplexer) แบบ 16 เส้นมาเป็น 1 เส้น (16-Line-to-1-line) โดยใช้ไอซีเบอร์ 74LS150 จำนวน 2 ตัว คือ U13 และ U14 จะใช้สัญญาณ PB4 และ PB5 ตามลำดับเป็นสัญญาณเลือก สำหรับ PBO-PB3 เป็นสัญญาณข้อมูลขนาด 4 บิตที่ใช้เลือกเพื่อรับค่าสถานะจากอินพุท 16 อินพุทของ U13 หรือ U14 ค่าสถานะที่ได้รับจากหน่วยอินพุทของ U13 และ U14 จะส่งผ่านทาง PC 0 และ PC 1 ตามลำดับ

การรับส่งค่าสถานะของหน่วยอินพุท/เอาต์พุทระหว่างหน่วยประมวลผลกลางและพอร์ตนั้นจะผ่านทางขา DO-D7 ดังแสดงในรูป 4-3 ข้างต้น สัญญาณที่ใช้เลือกพอร์ต U11 และ U12 คือ PCS 0 และ PCS 1 ตามลำดับ สัญญาณทั้งสองนี้ส่งมาจากวงจรถอดรหัสของไอซีเบอร์ 74LS138 ในรูป 4-1 สำหรับสัญญาณที่เลือกพอร์ตย่อย ๆ ของไอซีเบอร์ 8255 จะใช้เส้นแอดเดรส AO และ A1 นอกจากนั้นจะเป็นสัญญาณควบคุมการติดต่อคือ WRITE



Size	Document Number	PORT IN/OUT UNIT	REV
A			1
Date:	March 29, 1990 Sheet 3 of 5		

56



Size	Document Number	REV
A	INPUT/OUTPUT INTERFACE	1
Date:	March 27, 1990	Sheet 4 of 5

SV 4

รูป 4 แสดงถึงวงจรของออปโตคัพเปลอร์ทางด้านอินพุตที่ได้ออกแบบไว้สำหรับรับสัญญาณจากอุปกรณ์ตรวจวัดของเครื่องจักรหรือกระบวนการ ออปโตคัพเปลอร์เป็นการเชื่อมโยงทางแสง ทำให้สามารถแยกระบบไฟฟ้าออกจากกัน โดยสัญญาณจากอุปกรณ์ตรวจวัดจะทำให้แอลอีดีในออปโตคัพเปลอร์ทำงาน (Conduct) และปล่อยแสงอินฟราเรด (Infared) มากกระทบยัง โฟโตทรานซิสเตอร์ ZPhoto Transistor) ทำให้โฟโตทรานซิสเตอร์ทำงาน เกิดสัญญาณส่งเข้าไปยังอินพุตของมัลติเพล็กซ์เซอร์ที่เป็นไอซีเบอร์ 74LS150 ดังที่กล่าวมาแล้วก่อนหน้านี้

ในวงจรทางด้านอินพุตรูป 4 นี้ ไดโอดเบอร์ IN4148 มีไว้เพื่อป้องกันมิให้เกิดการไปอัสกลับ ซึ่งอาจจะทำให้ออปโตคัพเปลอร์เสียหายได้

สำหรับวงจรทางด้านเอาต์พุตจะแสดงได้ดังรูป 4 เช่นกัน โดยจะใช้ทรานซิสเตอร์แบบชาคอลลีคเตอร์เปิดต่อร่วมกับรีเลย์ ทรานซิสเตอร์จะรับสัญญาณเอาต์พุตจากนอร์ท ถ้าสัญญาณมีระดับเป็น 0 โวลท์ ซึ่งหมายถึงว่ามีการส่งสัญญาณเอาต์พุตมาจากหน่วยประมวลผลกลาง ทรานซิสเตอร์ก็จะนำกระแส ทำให้รีเลย์ทำงานเพื่อขับโหลด (LOAD) อีกต่อหนึ่ง วิธีการดังกล่าวทำให้สามารถต่อเอาต์พุตของไมโครซีพี้เข้ากับโหลดที่ใช้กำลังงานสูง ๆ ได้



1 โครงสร้างของหน่วยป้อนโปรแกรมที่ออกแบบ

หน่วยป้อนโปรแกรมทำหน้าที่เชื่อมการติดต่อระหว่างผู้ใช้กับพีแอลซี โครงสร้างของหน่วยป้อนโปรแกรมจะประกอบด้วย

1. คีย์บอร์ด (Keyboards)
2. ส่วนแสดงผล (Display)

การติดต่อกับพีแอลซีสามารถทำได้โดยผ่านทางคีย์บอร์ด ซึ่งอาจเป็นการป้อนโปรแกรมควบคุม หรือเรียกโปรแกรมที่มีอยู่มาทำการแก้ไข สำหรับส่วนแสดงผลจะทำหน้าที่แสดงตำแหน่ง (STEP NO.) ของคำสั่ง คำสั่งต่าง ๆ ตลอดจนโอเปอเรนด์ (Operand)

รูป 1 แสดงถึงโครงสร้างของหน่วยป้อนโปรแกรมที่ได้ออกแบบขึ้น ทางซ้ายมือจะเป็นส่วนแสดงผลแบบแอลอีดี (LED) ที่ใช้แสดงถึงคำสั่งต่าง ๆ ที่ผู้ใช้ป้อนให้กับพีแอลซีผ่านทางคีย์บอร์ด เมื่อผู้ใช้ทำการกดคีย์คำสั่งใดๆ ส่วนแสดงผลแอลอีดีดังกล่าวก็จะติด (สว่าง) เพื่อบอกให้ทราบถึงคำสั่งในขณะนั้น นอกจากนี้ยังมีส่วนแสดงผลที่เป็นแอลอีดี 7 ส่วน (Seven Segment Display) ซึ่งจะใช้แสดงตัวเลขต่าง ๆ คือ

1. STEP เป็นการแสดงถึงตำแหน่งของคำสั่งที่ป้อนให้กับพีแอลซี โดยจะแสดงเป็นตัวเลข 3 หลักตั้งแต่ 000 ถึง 999 รวมเป็น 1000 ตำแหน่งนั่นเอง
2. ADDRESS เป็นส่วนที่แสดงถึงตำแหน่งเลขที่ของตัวตั้ง เวลา ตัวนับ และ รีจิสเตอร์ (Register) ที่ใช้
3. TIM/CNT เป็นส่วนที่แสดงถึงช่วงของเวลา และจำนวนนับ ของตัวตั้งเวลา และตัวนับ

2 วงจรหน่วยป้อนโปรแกรมที่ออกแบบ

รูป 2 เป็นวงจรของหน่วยป้อนโปรแกรมที่ได้ออกแบบขึ้น การทำงานของวงจรหน่วยป้อนโปรแกรม ใช้หลักการสแกนสัญญาณทั้งส่วนแสดงผลและส่วนคีย์บอร์ดพร้อมกันสัญญาณสแกนนี้ได้มาจากหน่วยประมวลผล ส่งผ่านพอร์ตอินพุท/เอาต์พุท ซึ่งใช้ไอซีเบอร์ 8255 สัญญาณสแกนดังกล่าวมีไว้เพื่อตรวจสอบว่าคีย์ใดถูกกดบ้าง และในขณะเดียวกันก็จะทำการสแกนส่วนแสดงผลให้เรียงกันไปตามลำดับด้วย การสแกนส่วนแสดงผลนี้จะทำในลักษณะดีมัลติเพล็กซ์ (Demultiplex) นั่นเอง คือ ในขณะที่ส่งสัญญาณสแกนมายังส่วนแสดงผลใด ๆ ก็จะมีส่งข้อมูลของส่วนแสดงผลนั้นออกมาพร้อมกัน การแสดงผลของส่วนแสดงผลนี้แม้ว่าจะเกิดในเวลาที่แตกต่างกัน แต่เนื่องจากการสแกนใช้ความถี่สูง จึงทำให้การแสดงผลมองเห็นได้ในเวลาเดียวกัน

ส่วนของการสแกนใช้ไอซีถอดรหัส (Decoder IC) เบอร์ 74LS154 ซึ่งเป็นตัวถอดรหัส 4 เส้นไปเป็น 16 เส้น (4-Line-to-16-Line) โดยมีอินพุท ABCD ที่รับข้อมูลจากหน่วยประมวลผล และเอาต์พุท YO-Y15 แต่ในวงจรใช้งานจริงที่ออกแบบไว้ใช้

LD
 RST.
 IN

LDI
 TSET
 OUT

AND
 CSET
 REG

ANDI
 END
 TIM

OR
 JUMP
 CNT

ORI
 JUMP1
 CNTR

=
 ENDJ

SET
 SRCN
 RUN

LDI	OUT	TSET			RUN	RESET
LD	IN	TIM	1	2	PROG	
ANDI	ORI	CSET	JUMP	JUMP1	DEC	INS
AND	OR	CNT	4	5	INC	DEL
SHIFT	CNTR	CLR	SET	RST	SRCN	RET
	=	END	7	8	∅	

Size Document Number
A

Date: March 29, 1990 Sheet of

เอาที่พื้ตั้งแต่ YO-Y10 เท่านั้น เมื่อหน่วยประมวลผลส่งข้อมูลสแกนมาที่อินพุท ABCD ของ 74LS154 จะทำให้เอาที่พื้ YO-Y10 อันใดอันหนึ่งทำงาน (Active) ที่สภาวะ Low ซึ่งจะเป็นการสแกนในแนวตั้ง (Column) ของคีย์บอร์ด และขณะเดียวกันจะทำให้ทรานซิสเตอร์ของส่วนแสดงผล 7 ส่วน ตัวใดตัวหนึ่งทำงาน (Conduct) ทำให้ส่วนแสดงผลแสดงข้อมูลตามที่หน่วยประมวลผลส่งมาในขณะนั้นให้ทราบ นอกจากนี้แล้วยังมีคีย์พิเศษอีก 2 คีย์ ซึ่งเป็นลักษณะทางฮาร์ดแวร์ (Hardware) คือไม่ได้ใช้การสแกนที่ผ่านไอซี 74LS154 คีย์ทั้งสองนี้คือ SHIFT และ RESET

3 คีย์บอร์ด

คีย์บอร์ดของพีแอลซีจำแนกออกได้เป็น 3 ชนิด คือ

1. คีย์สำหรับการใช้เครื่องพีแอลซี (Operating Keys)
2. คีย์คำสั่งต่าง ๆ ของเครื่องพีแอลซี (Instruction Keys)
3. คีย์โอเปอร์แรนด์ (Operand Keys)

3.1 คีย์สำหรับการใช้เครื่องพีแอลซี

คีย์	การใช้งาน
SHIFT	คีย์นี้จะใช้คู่กับคีย์อื่น ๆ เพื่อเลือกใช้ชุดคำสั่งบน (Upper Case) ของคีย์ที่มีชุดคำสั่ง 2 ชุดอยู่ในคีย์เดียว การใช้คีย์ SHIFT นี้จะต้องกดค้างไว้
CLR (Clear)	ใช้สำหรับลบโปรแกรมทั้งหมดที่มีอยู่ภายในหน่วยความจำ คีย์ CLR จะใช้คู่กับคีย์ SHIFT
PRO (Program)	ใช้สำหรับเริ่มรับคีย์คำสั่งของผู้ใช้ เมื่อกดคีย์นี้ พีแอลซีจะเริ่มทันที STEP 000 แต่ถ้าพีแอลซีมีโปรแกรมอยู่ก่อนแล้ว เมื่อกดคีย์นี้ก็จะทำให้พีแอลซีแสดง STEP ถัดไป ต่อจาก STEP สุดท้ายของโปรแกรม เพื่อรับคำสั่งใหม่ต่อไป
RUN	การใช้คีย์ RUN นี้จะใช้คู่กับคีย์ SHIFT มีไว้สำหรับประมวลผลตามโปรแกรมควบคุม ขณะที่พีแอลซีทำการประมวลผล จะมีแอลอีดีตัวหนึ่งติดและพีแอลซีก็จะไม่ยอมรับคำสั่งจากคีย์ใด ๆ อีกนอกจากคีย์ RES เท่านั้น
RES (Reset)	ใช้สำหรับรีเซท (Reset) พีแอลซี
RET (Return)	ใช้สำหรับรับคำสั่ง เข้าไปเก็บในหน่วยความจำหลังจากป้อนคำสั่งทุก ๆ คำสั่ง จะต้องลงท้ายด้วยการกดคีย์ RET หลังจากกดคีย์ RET แล้วพีแอลซีจะเลื่อนขึ้น STEP ถัดไป
SRCH (Search)	ใช้ในการหาคำสั่งที่ STEP ใด ๆ หลังจากกดคีย์ SRCH แล้วส่วนแสดงผลของหน่วยป้อนโปรแกรมจะดังหมด จากนั้น

ให้กำหนดหมายเลข STEP ที่ต้องการ แล้วกดคีย์ RET ก็จะมีคำสั่งปรากฏออกมาแสดงว่าที่ STEP นั้นไม่มีคำสั่งใด ๆ

INS (Insert)

ใช้สำหรับแทรกคำสั่งใหม่เข้าไปไว้ในโปรแกรมและที่ STEP ถัดไปหลังคำสั่งใหม่จะเลื่อนขึ้นไปตามลำดับ

หมายเหตุ : ทุกครั้งที่มีการใช้คีย์ INS จะต้องใช้ให้เสร็จสมบูรณ์ โดยลงท้ายด้วยด้วยการกดคีย์ RET เสมอ

DEL (DELETE)

ใช้ลบคำสั่งของ STEP ใด ๆ ที่ไม่ต้องการทิ้งหลังจากลบคำสั่งของ STRP นั้นแล้ว คำสั่งของ STEP ถัดไปจะเลื่อนมาแทนที่เป็นลำดับ

INC (Increment)

ใช้สำหรับเลื่อนไปยัง STEP ถัดไปที่ละ STEP เพื่อดูคำสั่งของแต่ละ STEP และใช้สำหรับเลื่อนกลับไป STEP ที่ 000 หลังจากกดคีย์ PRO

DEC (Decrement)

ใช้สำหรับเลื่อน STEP ย้อนหลังทีละ 1 STEP เพื่อดูคำสั่ง

3.2 คีย์คำสั่งต่าง ๆ ของเครื่องบีแอลซี

คีย์	ฟังก์ชัน	ความหมาย
LD	Load	ใช้เป็นคำสั่งแรกของขบวนการชุดคำสั่งในการนำค่าสถานะของหน้าสัมผัสแบบปกติเปิดเข้ามา
LDI	Load Inverse	ใช้เป็นคำสั่งแรกของขบวนการชุดคำสั่งในการนำค่าสถานะของหน้าสัมผัสแบบปกติปิดเข้ามา
AND	And	ใช้เป็นคำสั่ง สำหรับการต่ออนุกรมของหน้าสัมผัสแบบปกติเปิด
ANI	And Inverse	ใช้เป็นคำสั่ง สำหรับการต่ออนุกรมของหน้าสัมผัสแบบปกติปิด
OR	Or	ใช้เป็นคำสั่งสำหรับการต่อขนานของหน้าสัมผัสแบบปกติเปิด
ORI	Or Inverse	ใช้เป็นคำสั่งสำหรับการต่อขนานของหน้าสัมผัสแบบปกติปิด
=	Output	ใช้เป็นคำสั่งส่งสถานะไปยังเอาต์พุต ตัวตั้งเวลา ตัวนับ หรือรีจิสเตอร์
SET	Set	ใช้เป็นคำสั่งสำหรับการแลทช์ (Latch) ให้สถานะของเอาต์พุตหรือรีจิสเตอร์
RST	Reset	ใช้เป็นคำสั่ง สำหรับยกเลิกการแลทช์ของเอาต์

คีย์	ฟังก์ชัน	ความหมาย
		พทหรือรีจิสเตอร์
T SET	Time Set	ใช้เป็นคำสั่งสำหรับตั้ง เวลาของตัวตั้งเวลา
C SET	Counter Set	ใช้เป็นคำสั่งสำหรับ ตั้งจำนวนนับของตัวนับ
JUMP	Jump	ใช้สำหรับข้ามขบวนคำสั่งที่อยู่หลังจากคำสั่งนี้ เมื่อค่าสภาวะก่อนคำสั่ง JUMP เป็นจริง
JUMP1	Jump Inverse	ใช้สำหรับข้ามขบวนคำสั่งที่อยู่หลังจากคำสั่งนี้ เมื่อค่าสภาวะก่อนคำสั่ง JUMP1 ไม่เป็นจริง
ENDJ	End Jump	ใช้สำหรับบอกจำนวนขอบเขตของขบวนคำสั่ง ที่ถูกกระโดดข้าม
END	End	ใช้สำหรับบอกการสิ้นสุดของ โปรแกรมควบคุม ของพีแอลซี

3.3 คีย์โอเปอร์แรนด์

คีย์โอเปอร์แรนด์เป็นคีย์ที่ใช้กำหนดอินพุท/เอาต์พุท ตัวตั้งเวลา ตัวนับ และรีจิสเตอร์ต่าง ๆ ให้กับคำสั่งของโปรแกรมควบคุม ตารางข้างล่างนี้แสดงถึงโอเปอร์แรนด์ต่าง ๆ คือ

โอเปอร์แรนด์	คีย์	หมายเลขโอเปอร์แรนด์
Input	IN	00-31
Output	OUT	00-15
Timer	TIM	00-15
Counter	CNT	00-15
Counter Reset	CNTR	00-15
Register	REG	00-99

1 คำสั่งเบื้องต้น

1. คำสั่ง LD

คำสั่งนี้มักจะใช้เป็นคำสั่งแรกของขบวนการคำสั่งแต่ละชุด และจะติดตามด้วยโอเพอร์เรนด์ตัวแรกที่ใช้ในการประมวลผลของขบวนการคำสั่งนั้น เช่น LD IN 5

2. คำสั่ง AND

คำสั่งนี้แสดงถึงการต่ออนุกรมกันระหว่างผลลัพท์ทางลอจิกของขบวนการคำสั่งหรือโอเพอร์เรนด์ก่อนหน้าที่ กับโอเพอร์เรนด์ของคำสั่งนี้

3. คำสั่ง OR

คำสั่งนี้แสดงถึงการต่อขนานกันระหว่างผลลัพท์ทางลอจิก ของขบวนการคำสั่งหรือโอเพอร์เรนด์ก่อนหน้านี้ กับโอเพอร์เรนด์ของคำสั่งนี้

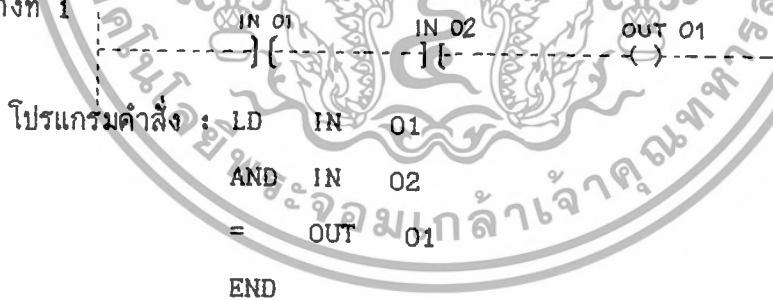
4. คำสั่ง =

คำสั่งนี้ใช้กระตุ้นให้โอเพอร์เรนด์ของคำสั่งกระทำฟังก์ชันตามชนิดของโอเพอร์เรนด์ของคำสั่งนี้ ต่อเมื่อผลลัพท์ทางลอจิกของขบวนการคำสั่งก่อนหน้าเป็นจริง

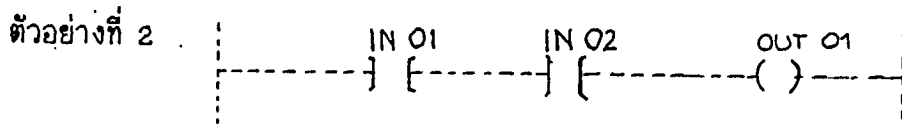
จากคำสั่งเบื้องต้นต่าง ๆ ที่กล่าวมาข้างต้นนี้ การทำงานของคำสั่งจะอยู่ในลักษณะเมคฟังก์ชัน (Make Function) แต่ในการใช้งานแล้วจะมีการทำงานในลักษณะเบรคฟังก์ชัน (Brake Function) อยู่ด้วย ดังนั้นจึงมีคำสั่งที่เหมาะสมสำหรับงานในลักษณะนี้ คำสั่งเหล่านี้ได้แก่ LD1 AN1 OR1 ซึ่งจะหมายถึง LD Inverse AND Inverse และ OR Inverse ตามลำดับ

ตัวอย่างการใช้คำสั่งเบื้องต้นต่าง ๆ

ตัวอย่างที่ 1

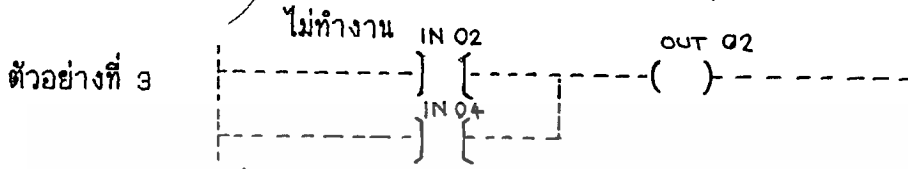


ความหมาย : เอาท์พุท 01 จะทำงาน (Active) เมื่ออินพุท 01 และ อินพุท 02 ทำงานทั้งหมด



โปรแกรมคำสั่ง : LD IN 01
 AN1 IN 03
 = OUT 01
 END

ความหมาย : เอาท์พุท 01 จะทำงาน ก็ต่อเมื่ออินพุท 01 ทำงานและอินพุท 03



โปรแกรมคำสั่ง : LD IN 02
 OR IN 04
 = OUT 02
 END

ความหมาย : เอาท์พุท 02 จะทำงาน ก็ต่อเมื่ออินพุท 02 หรือ อินพุท 04 ตัวใด



โปรแกรมคำสั่ง : LD IN 01
 OR OUT 03
 AN1 IN 06
 = OUT 04
 END

ความหมาย : เอาท์พุท 04 จะทำงานก็ต่อเมื่ออินพุท 01 หรือ เอาท์พุท 03 ทำ
 งาน และอินพุท 06 ต้องไม่ทำงาน

```

โปรแกรมคำสั่ง : LD      IN      01      IN 03
                  =      REG     01
                  LD      IN      02
                  OR1    IN      03
                  AND    REG     01
                  AND    IN      04
                  =      OUT     01

                  END

```

จากตัวอย่างนี้เป็นการนำรีจิสเตอร์มาเก็บข้อมูลไว้ชั่วคราว เพื่อนำกลับมาใช้อีกในภายหลัง

2 คำสั่งเซต (SET) และ รีเซต (RST)

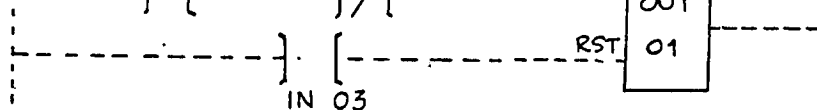
ในระบบควบคุมแบบที่ใช้รีเลย์ ส่วนมากจะมีการใช้งานแบบแลทช์ (Latch) โดยรีเลย์จะมีหน้าสัมผัส สำหรับการใช้งานในลักษณะนี้คือ ถ้ามีสัญญาณพัลส์ส่งมายังรีเลย์ก็จะทำการปิดหน้าสัมผัส ตั้งแต่นั้นตลอดไปจนกว่าจะมีหน้าสัมผัสอื่น ๆ อันใดอันหนึ่งเปิดหรือปิด รีเลย์นั้นจึงจะทำการเปิดหน้าสัมผัสนั้น การทำงานในลักษณะนี้เรียกว่า "การแลทช์"

ในลักษณะการทำงานแบบแลทช์ที่กล่าวมาแล้วนั้น เมื่อเอาที่พุดได้กระทำฟังก์ชันบางอย่างภายหลังจากที่ได้รับสัญญาณพัลส์ (Pulse) เพียงลูกเดียว ก็จะอยู่ในสภาวะเช่นนั้นตลอดไป จนกว่าบางอินพุทจะมีการเปลี่ยนแปลง แต่ในบางครั้งจำนวนอินพุทหรือหน้าสัมผัสต่าง ๆ ที่ใช้ในระบบควบคุมอาจจะมีมากและประกอบกันอย่างซับซ้อน ทำให้การเขียนโปรแกรมมีความยุ่งยาก จึงมีคำสั่งเพื่อช่วยให้การเขียนโปรแกรมที่มีการทำงานแบบแลทช์ง่ายขึ้น คำสั่งที่กล่าวนี้คือ คำสั่ง เซต และ รีเซต

เซต เป็นคำสั่งให้เอาที่พุดกระทำฟังก์ชันและอยู่ในสภาวะเช่นนั้นตลอดไปจนกว่าจะได้รับคำสั่งรีเซต คำสั่งเซตและรีเซตใช้ได้กับเอาที่พุดและรีจิสเตอร์เท่านั้น

ตัวอย่างการใช้คำสั่งเซตและรีเซต

ตัวอย่างที่ 6



```

โปรแกรมคำสั่ง : LD      IN      01
                  AN1     IN      02
                  SET     OUT     01
                  LD      IN      03
                  RST     OUT     01
                  END
  
```

ความหมาย : เอาท์พุท 01 จะถูกเซทให้ทำงาน ก็ต่อเมื่ออินพุท 01 ทำงานและอินพุท 02 ไม่ทำงาน และภายหลังจากที่เอาท์พุท 01 ถูกเซทแล้วนี้ แม้ว่าอินพุท 01 และ 02 เปลี่ยนแปลงไปก็ไม่มีผลต่อเอาท์พุท 01 นอกจากอินพุท 03 จะทำงาน จึงจะเป็นการรีเซทเอาท์พุท 01 ไม่ให้ทำงาน

3 คำสั่งกระโดดข้าม (JUMP JUMP1 and ENDJ)

เมื่อพีแอลซีทำการประมวลผลตามโปรแกรมที่มีคำสั่ง เซทและรีเซท หากพบว่าคำสั่งทั้งสองนี้ทำงานทั้งคู่ จะทำให้เอาท์พุททำงานและไม่ทำงานทุก ๆ ครั้งทีพีแอลซีทำการสแกนผ่านคำสั่งทั้งสองนี้ ซึ่งเป็นสิ่งที่ไม่ควรจะเกิดขึ้น เพื่อป้องกันปัญหาดังกล่าวจึงมีคำสั่งกระโดดข้ามสำหรับข้ามคำสั่งต่าง ๆ ที่ไม่ต้องการให้พีแอลซีทำการประมวลผล ในการกระโดดข้ามคำสั่งจะไม่มีผลต่อระบบควบคุม ทั้งนี้เพราะการประมวลผลของพีแอลซีกระทำได้เร็วมาก คำสั่งกระโดดข้ามนี้จะข้ามคำสั่งต่าง ๆ ก็ต่อเมื่อผลลัพธ์ทางลอจิกของคำสั่งก่อนหน้านี้อยู่ในสภาวะทำงาน (JUMP) หรือไม่ทำงาน (JUMP1)

ตัวอย่างที่ 7

จากตัวอย่างที่ 6 เขียนโปรแกรมใหม่โดยใช้คำสั่งกระโดดข้าม จะได้ดังนี้

```

โปรแกรมคำสั่ง : LD      IN      01
                  AN1     IN      02
                  SET     OUT     01
                  JUMP
                  LD      IN      03
                  RST     OUT     01
                  ENDJ
                  END
  
```

ความหมาย : ถ้าคำสั่งเซททำงาน พีแอลซีจะกระโดดข้ามคำสั่งต่าง ๆ ที่อยู่ระหว่างคำสั่ง JUMP และ ENDJ

โปรแกรมควบคุม เมสามารถที่จะใช้คำสั่งกระโดดข้ามหลาย ๆ คำสั่งซ้อน ๆ กันอยู่ภายในแต่ละคำสั่ง ทุก ๆ ครั้งที่มีการใช้คำสั่ง JUMP หรือ JUMP1 จะต้องมีคำสั่ง ENDJ ตามมาก่อนที่จะมีคำสั่ง JUMP หรือ JUMP1 อีกเสมอ

4 ฟังก์ชันการตั้งเวลา

ในการควบคุมกระบวนการต่าง ๆ จะมีเรื่องเกี่ยวกับเวลามาเกี่ยวข้องกับอยู่ด้วยสำหรับนิเวลซีที่มีตัวตั้งเวลาอยู่ 16 ตัว เริ่มจากเลขที่ 00 01 02จนถึง 15 แต่ละตัวสามารถตั้งเวลาได้ตั้งแต่ 0.1 ถึง 99.99 วินาที แต่ถ้าต้องการให้ช่วงเวลาที่ตั้งมากกว่านี้ ก็สามารถทำได้โดยการต่ออนุกรมตัวตั้งเวลาเข้ากับตัวนับ

เอาท์พุทของตัวตั้งเวลามี 2 แบบ คือแบบเมคฟังก์ชัน และแบบเบรคฟังก์ชันเอาท์พุทเหล่านี้จะทำงานภายหลังจากครบเวลาที่ตั้งไว้ ดังนั้นลักษณะการทำงานของตัวตั้งเวลา ก็คือ การหน่วงเวลานั่นเอง หมายความว่าเมื่อตัวตั้งเวลาถูกกระตุ้นให้เริ่มทำงานเอาท์พุทของมันจะยังไม่ทำงานจนกว่าจะถึงเวลาที่ตั้งไว้

ในโปรแกรมที่มีการใช้ตัวตั้งเวลา คำสั่งที่ต่อจากตัวตั้งเวลาจะต้องเป็นคำสั่งกำหนดช่วงเวลา (T SET) ของตัวตั้งเวลานั้นเสมอ คำสั่งกำหนดช่วงเวลานี้จะใช้ตั้งแต่ T SET 1 ถึง T SET 999 แทนช่วงเวลาตั้งแต่ 0.1 ถึง 99.9 วินาที

ตัวอย่างที่ 8



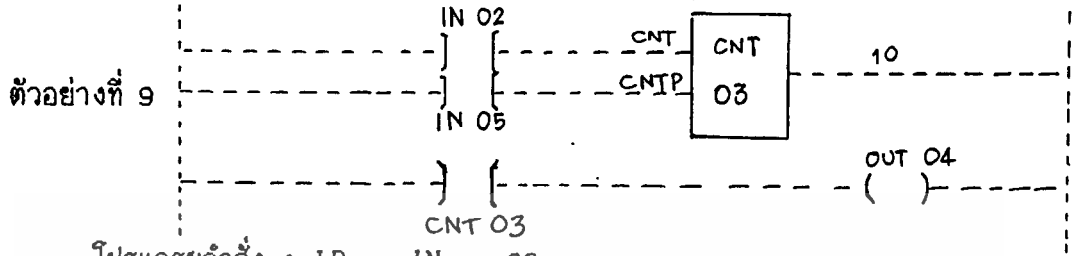
ความหมาย : ตัวตั้งเวลา 01 จะเริ่มทำงานเมื่ออินพุท 01 และอินพุท 02 ทำงานทั้งคู่ และเมื่อครบเวลาที่ตั้งไว้ 2 วินาที เอาท์พุท 01 ก็จะทำงาน การใช้ตัวตั้งเวลาในโปรแกรม จะใช้ตัวตั้งเวลาเดียวกันสองแห่งในโปรแกรมไม่ได้ ส่วนการใช้ตัวตั้งเวลาตัวใดก่อนหลังกันนั้นสามารถทำได้โดยไม่จำเป็นต้องเริ่มจากตัวที่ 00 01 02 เรียงลำดับไป

5 ฟังก์ชันการนับ

มีแอสซีที่ออกแบบประกอบด้วยตัวนับ 16 ตัว เริ่มจากเลขที่ 00 01 02.....จนถึง 15 เรียงไปตามลำดับ แต่ละตัวสามารถนับได้ตั้งแต่ 1 ถึง 999

อินพุทของตัวนับมี 2 อินพุท คือ

1. อินพุทนับ (Count : CNT) : ใช้นับจำนวนพัลส์
2. รีเซทตัวนับ (Count Reset : CNTR) : ใช้รีเซทตัวนับ



โปรแกรมคำสั่ง : LD IN 02

= CNT 03

C SET = 01

LD IN 05

= CNTR 03

LD CNT 03

= OUT 04

END

ความหมาย : เอาท์พุท 04 จะทำงาน เมื่ออินพุท 02 ที่ป้อนเข้าตัวนับมีถึง 10 ครั้ง แต่เมื่อใดก็ตามที่อินพุท 05 ทำงาน ตัวนับจะถูกรีเซททันที และเอาท์พุท 04 ก็จะถูกรีเซทด้วย

6 รีจิสเตอร์

มีแอสซีที่ออกแบบมีรีจิสเตอร์ 100 ตัว ใช้สำหรับเก็บข้อมูลชั่วคราว เริ่มจากเลขที่ 00 01 02.....จนถึง 99

รีจิสเตอร์แบ่งเป็น 2 แบบคือ

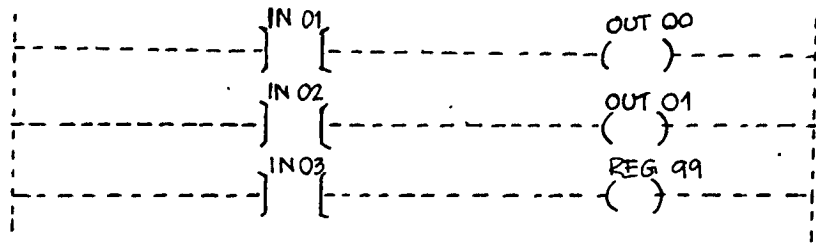
1. รีจิสเตอร์ทั่วไป เป็นรีจิสเตอร์ที่ทำหน้าที่เก็บค่าสถานะชั่วคราว โดยเริ่มจากเลขที่ 00 01..... จนถึง 94

2. รีจิสเตอร์พิเศษ แบ่งเป็น 2 ชนิด คือ

2.1 รีจิสเตอร์กำเนิดสัญญาณนาฬิกา (เลขที่ 95 ถึง 98) ทำหน้าที่กำเนิดสัญญาณนาฬิกาที่มีคาบเวลา 0.1 0.2 0.4 0.8 วินาที

2.2 รีจิสเตอร์ฉุกเฉิน (เลขที่ 99) ใช้ในกรณีที่ต้องการตัดไม่ให้เอาท์พุททั้งหมดทำงาน

ตัวอย่างที่ 10



```
โปรแกรมคำสั่ง : LD    IN  01
                  =    OUT 00
                  LD    IN  02
                  =    OUT 01
                  LD    IN  03
                  =    REG 99
                  END
```

ความหมาย : เอาท์พุท 00 และ 01 ทำงาน เมื่ออินพุท 01 และ 02 ทำงานแต่ถ้าอินพุท 03 ทำงาน เอาท์พุท 00 และ 01 จะไม่ทำงาน แม้ว่าอินพุท 01 และ 02 ยังคงทำงานอยู่ก็ตาม



การใช้พีแอลซีและตัวอย่างการใช้งาน

1 การใช้พีแอลซี

การใช้พีแอลซี แบ่งออกเป็น 2 โหมด (Mode) คือ

1. โหมดผู้ใช้ (User Mode) โหมดผู้ใช้เป็นโหมดของการป้อนคำสั่งต่าง ๆ ที่เป็นโปรแกรมควบคุม เช่น คำสั่ง LD AND OR LD1 AN1 OR1 T SET JUMP เป็นต้น และโอเปอร์เรนด์ต่าง ๆ คือ IN 01 IN 02.....OUT 01 OUT 02.....TIM CNT CNTR เป็นต้น รายละเอียดเกี่ยวกับโหมดผู้ใช้นี้ได้อธิบายไว้แล้วในตอนที่แล้ว

2. โหมดเอดิเตอร์ (Editor Mode) โหมดเอดิเตอร์เป็นโหมดของวิธีการป้อนโปรแกรมและแก้ไขโปรแกรม เช่น การแทรกคำสั่งเข้าไปในโปรแกรม การลบคำสั่งบางคำสั่งออกจากโปรแกรม การตรวจหาคำสั่งในโปรแกรม และอื่น ๆ

2 การใช้โหมดเอดิเตอร์

การใช้โหมดเอดิเตอร์สามารถจะแยกอธิบายออกเป็นส่วน ๆ ได้ดังนี้

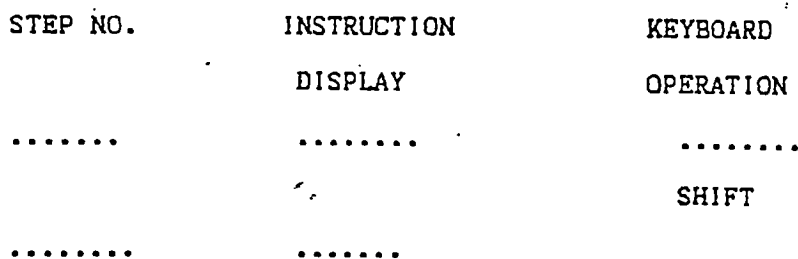
1. เริ่มต้นเปิดพีแอลซี

เมื่อเริ่มเปิดเครื่องพีแอลซี ต้องตามด้วยการกดคีย์ RES ก่อน หลังจากกดคีย์แล้ว ส่วนแสดงผลของหน่วยป้อนโปรแกรมจะแสดงคำว่า PLC READY ริงไปทางซ้ายมือ 8 หลัก จากนั้นจะต้องตามด้วยการกดคีย์ PRO พีแอลซีก็จะแสดง STEP 000 เพื่อรับคำสั่งของผู้ใช้ ดังนี้



2. การล้างข้อมูลในหน่วยความจำแรม

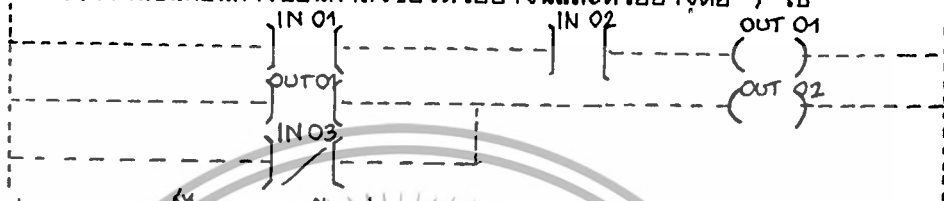
ขั้นตอนต่อไปนี้เป็น การล้างข้อมูลทั้งหมดในหน่วยความจำแรม เพื่อรับโปรแกรมควบคุมใหม่



000

3. การป้อนคำสั่งให้พีแอลซี

ในการป้อนคำสั่งให้พีแอลซี แต่ละคำสั่งต้องลงท้ายด้วยการกดคีย์ RET เสมอ คำสั่งดังกล่าวจึงจะถูกนำไปเก็บไว้ในหน่วยความจำ และ STEP ถัดไปก็就会被แสดงออกมายัง ส่วนแสดงผล เพื่อให้ป้อนคำสั่งต่อไป เพื่อให้เห็นจริงจึงขอยกตัวอย่างแลดเดอร์โดยะแกรม ในรูป 1. เพื่อให้เห็นขั้นตอนการป้อนคำสั่งของตัวอย่างนี้และตัวอย่างต่อ ๆ ไป



รูป 1 แลดเดอร์โดยะแกรมตัวอย่าง

STEP NO.	INSTRUCTION	KEYBOARD OPERATION
000		
000	LD	LD
000	LD IN	IN
000	LD IN 01	01
000	RET	RET
001	AND	AND
001	AND IN	IN
001	AND IN 02	02
001	RET	RET
002	=	=
002	= OUT	OUT
002	= OUT 01	01
002	RET	RET
003	LD	LD
003	LD OUT	OUT
003	LD OUT 01	01
003	RET	RET
004	ORI	ORI

	DISPLAY	OPERATION
004	ORI IN	IN
004	ORI IN 03	03
004		RET
005	=	=
005	= OUT	OUT
005	= OUT 02	02
005		RET
006	END	END
006		RET

4. การอ่านดูคำสั่งต่าง ๆ ของโปรแกรม

การอ่านคำสั่งต่าง ๆ ของโปรแกรมใช้คีย์ INC และ DEC โดยเริ่มแรกต้องทำการ RESET ด้วยคีย์ RES และตามด้วยคีย์ PRO ส่วนแสดงผลก็จะแสดง STEP สุดท้ายหรือ STEP ที่ยังไม่มีคำสั่ง จากนั้นก็กดคีย์ INC ก็จะมีการเริ่มแสดงคำสั่งต่าง ๆ จาก STEP 000 เพิ่มไปที่ละ STEP จนถึง STEP สุดท้าย และจะหยุดที่ STEP ดังกล่าวหากต้องการย้อนกลับมาดู STEP เดิมอีกก็กดคีย์ DEC ซึ่งจะย้อนกลับมาที่ละ STEP เช่นกัน จนกระทั่งย้อนมาถึง STEP ที่ต่ำกว่า STEP 000 ซึ่งส่วนแสดงผลจะแสดงตัวอักษร UUU และจะหยุดที่ STEP นี้

STEP NO.	INSTRUCTION	KEYBOARD
	DISPLAY	OPERATION
.....	RES
	PLC READY	PRO
007		INC
000	LD IN 01	INC
001	AND IN 02	INC
002	= OUT 01	INC

003

LD OUT 01

INC

004

ORI IN 03

5. การอ่านดูคำสั่งของ STEP ที่ต้องการ

บางครั้งโปรแกรมควบคุมมีขนาดยาว หากต้องการอ่านดูคำสั่งที่ STEP ใด STEP หนึ่งที่ต้องการ ถ้าใช้วิธีการ Increment หรือ Decrement โดยคีย์ INC หรือ DEC อาจจะไม่ดี เพราะวิธีดังกล่าวทำได้ทีละ 1 STEP เท่านั้น แต่มีอีกวิธีหนึ่งคือการใช้วิธีการ Search โดยคีย์ SRCH วิธีนี้สามารถกำหนด STEP ต่าง ๆ ที่ต้องการอ่านดูคำสั่ง จากนั้นมีแอลซีก็จะแสดงคำสั่งที่อยู่ ณ ที่ STEP ดังกล่าวออกมา และถ้าหากต้องการดู STEP ที่อยู่ข้างเคียงกับ STEP นั้น ก็สามารถเรียกมาดูโดยวิธีการ Increment หรือ Decrement

STEP NO.	INSTRUCTION	KEYBOARD OPERATION
.....	SHIFT SRCH
004	ORI IN 03	0 0 4
004	= OUT 02	RET
005		INC

6. การลบคำสั่งที่ STEP ใด ๆ ในโปรแกรมควบคุม

เมื่อต้องการลบคำสั่งที่ STEP ใด ๆ ในโปรแกรมควบคุม ก็สามารถทำได้โดยการเรียกคำสั่งที่ STEP นั้นมาดู แล้วก็กดคีย์ DEL คำสั่งก็就会被ลบออกจาก STEP นั้น คำสั่งต่าง ๆ ที่อยู่ STEP ถัดมาจะเลื่อนเข้ามาแทนที่ตามลำดับ

STEP NO.	INSTRUCTION	KEYBOARD OPERATION
001	AND IN 02	DEL
001	= OUT 01	INC
002	LD OUT 01	

003

ORI IN 03

7. การสอดแทรกคำสั่งเข้าไปในโปรแกรมควบคุม

ที่กล่าวมาแล้วมีการลบคำสั่งออกจากโปรแกรมควบคุม และมีการลบคำสั่งทั้งโปรแกรม แต่ถ้าหากต้องการแทรกคำสั่งเข้าไปในโปรแกรม โดยแทรกเข้าไปยังส่วนต่าง ๆ ของโปรแกรมซึ่งไม่จำเป็นต้องอยู่ที่ STEP สุดท้าย การแทรกนี้สามารถทำได้โดยการใช้คำสั่ง INSERT เมื่อทำการแทรกคำสั่งโดยการ INSERT แล้ว คำสั่งถัดไปจะถูกเลื่อนออกไปทีละ STEP ตามลำดับ ในการแทรกคำสั่งที่ STEP ใด จะต้องทำการเรียก STEP ที่อยู่ก่อนหน้า STEP ที่ต้องการแทรกออกมา แล้วจึงใช้คีย์ INS ส่วนแสดงผลก็จะแสดง STEP ที่ต้องการแทรกขึ้น จากนั้นก็ทำการป้อนคำสั่งที่ต้องการและตามด้วยคีย์ RET

STEP NO.	INSTRUCTION	KEYBOARD OPERATION
001	AND IN 02	SHIFT INS
002	AND	AND
002	AND IN	IN
002	AND IN 03	03
003	= OUT 01	RET
004	LD OUT 01	INC
005	ORI IN 03	INC

8. การลบคำสั่งขณะโปรแกรม

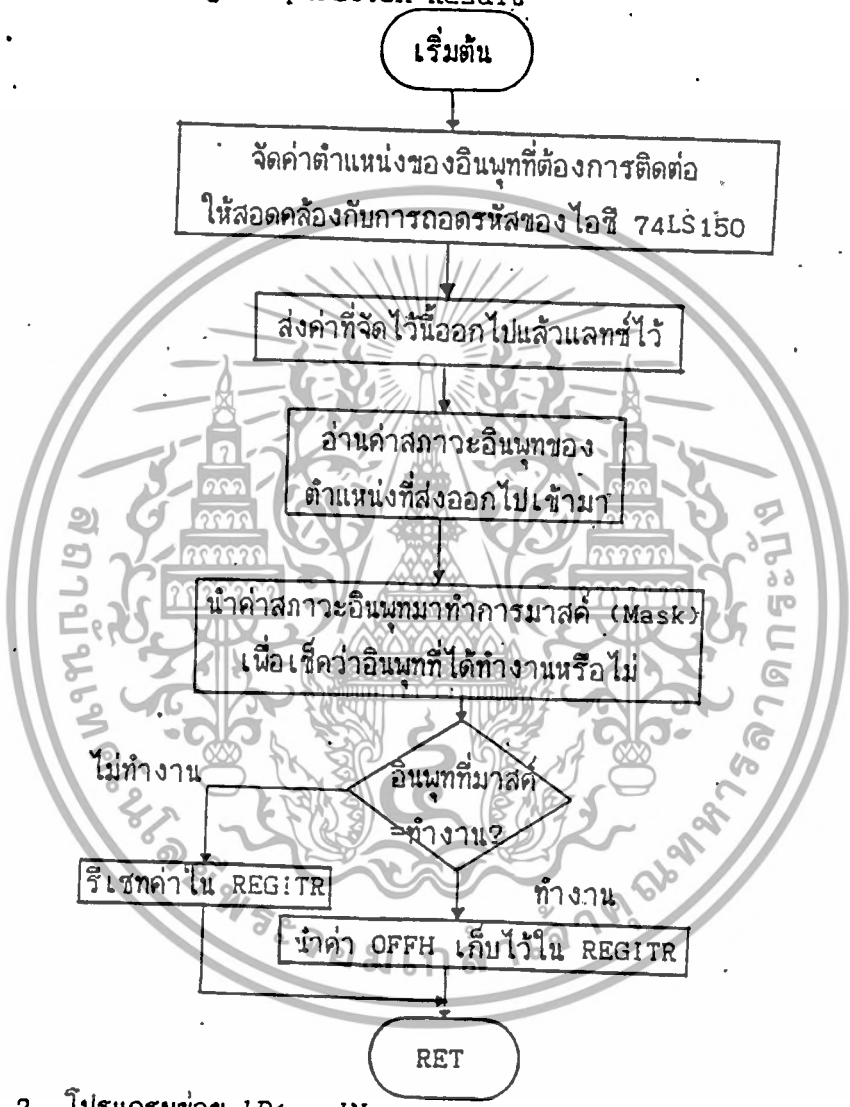
การลบคำสั่งขณะโปรแกรมในที่นี้หมายถึง กรณีขณะทำการป้อนคำสั่งใด ๆ โดยยังไม่ได้กดคีย์ RET หากต้องการเปลี่ยนคำสั่งใหม่ ก็สามารถแก้ไขได้โดยการลบคำสั่งขณะนั้นออกไป วิธีการดังกล่าวทำได้โดยการกดคีย์ RES และตามด้วยคีย์ PRO นิแอลซีก็จะแสดง

แผนผังโปรแกรมมอนิเตอร์

1. แผนผังโปรแกรมย่อยของคำสั่งต่าง ๆ

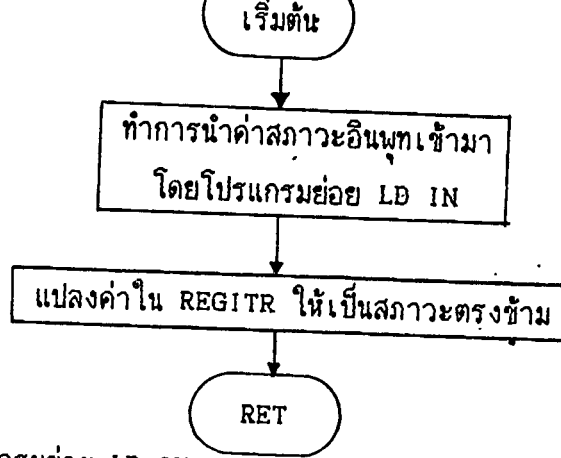
1. โปรแกรมย่อย LD IN

โปรแกรมย่อยนี้ใช้สำหรับนำค่าสถานะของอินพุต จากภายนอกเข้ามา เพื่อกระทำการใด ๆ ตามโปรแกรมควบคุม ค่าสถานะอินพุตที่นำเข้ามานี้เป็นค่าในขณะทีโปรแกรมย่อยกำลังทำการประมวลผลอยู่ ค่าสถานะอินพุตจะถูกเก็บไว้ในหน่วยความจำที่ตำแหน่งชื่อ REG1TR ซึ่งเป็น Logic Operation Result



2. โปรแกรมย่อย LD1 IN

โปรแกรมย่อยนี้ใช้สำหรับรับอินพุตที่อยู่ในสถานะปกติไม่ทำงาน เมื่อรับสถานะอินพุตเข้ามาแล้ว ก็จะทำการกลับสถานะอินพุตให้อยู่ในสถานะตรงกันข้าม คือ ถ้าอินพุตไม่ทำงานเมื่อกลับสถานะแล้วก็จะ ได้สถานะทำงาน คือมีอินพุตนั่นเอง เพื่อให้สอดคล้องกับจุดมุ่งหมายของการใช้งานของคำสั่งนี้ วิธีการของโปรแกรมย่อยนี้คือ จะนำค่าสถานะอินพุตเข้ามาไว้ที่ REG1TR โดยโปรแกรมย่อย LDIN แล้วทำการคอมพลีเมนต์ (Complement) หรือแปลงให้เป็นสถานะตรงข้าม ดังแสดงในโฟลว์ชาร์ท (Flow Chart)



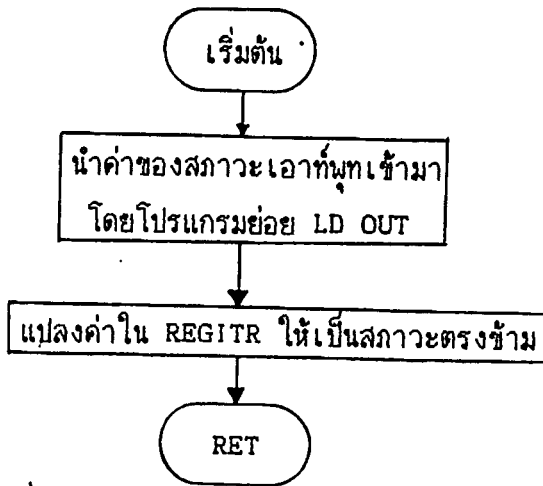
3. โปรแกรมย่อย LD OUT

โปรแกรมย่อยนี้ใช้ในการนำค่าสถานะของเอาต์พุต จากหน่วยความจำที่ตำแหน่ง เริ่มต้นที่ OUTCH ซึ่งมีทั้งหมด 12 ตำแหน่งเรียงไปตามลำดับ แต่ละตำแหน่งจะมีค่าสถานะ อยู่ได้ 2 ค่า คือ 00H หรือ 0FFH เท่านั้น ค่าสถานะทั้งสองนี้จะบอกถึงสถานะ "0" หรือ "1" หรือเรียกอีกอย่างหนึ่งคือสถานะ "OFF" หรือ "ON" นั่นเอง ดังไฟล์วชาร์ตต่อไปนี้



4. โปรแกรมย่อย LD1 OUT

โปรแกรมย่อยนี้มีลักษณะการใช้งานเช่นเดียวกับโปรแกรมย่อย LD1. IN เพียงแต่ค่าสถานะที่นำเข้ามานี้เป็นค่าสถานะของเอาต์พุต การทำงานของโปรแกรมย่อยนี้คือนำค่าสถานะตรงกันข้าม ดังแสดงในไฟล์วชาร์ต



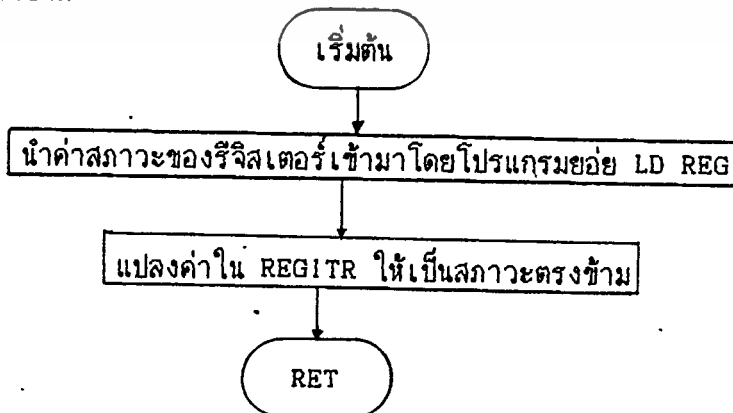
5. โปรแกรมย่อย LD REG

โปรแกรมย่อยนี้มีลักษณะการทำงานเช่นเดียวกับ LD OUT ซึ่งค่าของรีจิสเตอร์จะถูกเก็บไว้ในหน่วยความจำเริ่มที่ตำแหน่งชื่อ REGCH ทั้งหมดมี 100 ตำแหน่ง โดยการอ้างถึงรีจิสเตอร์เหล่านี้จะอ้างอิงจาก REG 00- REG 99 ค่าของรีจิสเตอร์มีได้ 2 ค่า คือ 00H และ 0FFH ซึ่งจะบอกสภาวะ "0" และ "1" หรือ "OFF" และ "ON" ตามลำดับ



6. โปรแกรมย่อย LD1 REG

เช่นเดียวกับโปรแกรมย่อย LD REG เพียงแต่ค่าสภาวะที่นำเข้ามาจะถูกกลับให้เป็นสภาวะตรงข้าม

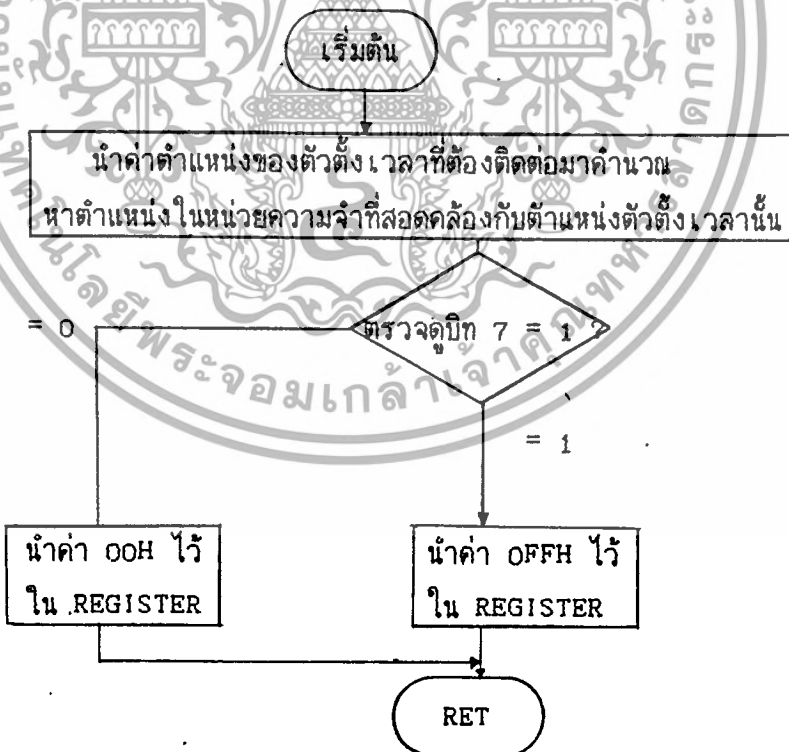


7. โปรแกรมย่อย LD TIM

โปรแกรมย่อยนี้มีไว้สำหรับนำค่าสถานะของตัวตั้งเวลาเข้ามา เพื่อทำการประมวลผลตามโปรแกรมควบคุม ค่าสถานะของตัวตั้งเวลามี 2 ค่า ขึ้นอยู่กับการทำงานของตัวตั้ง เวลาว่าถึงเวลาที่ตั้งไว้หรือยัง เมื่อตัวตั้งเวลาทำงานและครบตามเวลาที่กำหนดไว้ค่าสถานะดังกล่าวก็จะเป็น OFFH หรือ สถานะ "ON" นั้นเอง แต่ถ้ายังไม่ครบตามเวลาที่ตั้งไว้ ค่าสถานะดังกล่าวก็จะเป็น 00H หรือสถานะ "OFF" ในการทำงานของโปรแกรมย่อยนี้จะนำค่าสถานะดังกล่าวจากหน่วยความจำ ซึ่งตัวตั้งเวลา 1 ตัว จะใช้เนื้อที่ในหน่วยความจำขนาด 2 ไบต์ โดยมีรูปแบบดังนี้

7 6 x x x x
 x x x x x x x x

บิต 7 ของไบต์แรกเป็นบิตสถานะ (Status Bit) มีไว้เพื่อแสดงว่าการทำงานของตัวตั้งเวลาครบตามกำหนดเวลาที่ตั้งไว้ โดยจะมีสถานะเป็น "1" แต่ถ้ายังไม่ครบตามกำหนดเวลา จะมีสถานะเป็น 0 การทำงานของโปรแกรมย่อยนี้จะเป็นการตรวจสอบบิต 7 นั้นเอง โดยที่เมื่อตรวจสอบว่าบิต 7 เป็น "1" ก็จะนำสถานะ OFFH เก็บไว้ใน REGISTER แต่ถ้าบิต 7 เป็น 0 ก็จะนำค่าสถานะ 00H เก็บไว้ใน REGISTER



8. โปรแกรมย่อย LDI TIM

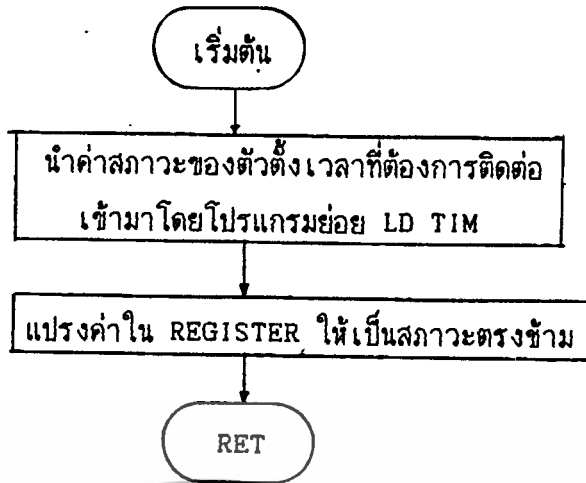
โปรแกรมย่อยนี้มีลักษณะเช่นเดียวกับโปรแกรมย่อย LD TIM เพียงแต่ค่าสถานะ

STEP เดิมขึ้นมาอีกเพื่อรับคำสั่งใหม่

STEP NO.	INSTRUCTION DISPLAY	KEYBOARD OPERATION
005		LD
005	LD	IN
005	LD IN	RES
	PLC READY	PRO



005 AND
 005 AND IN
 005 AND IN 04
 005 RET
 006



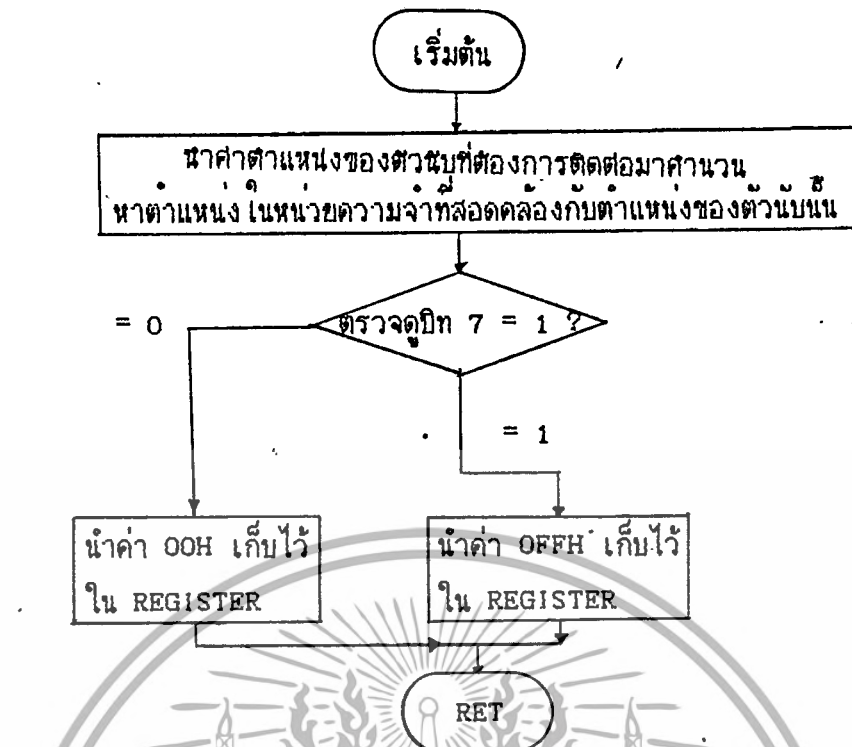
๙. โปรแกรมย่อย LD CNT

เช่นเดียวกัน โปรแกรมย่อยนี้มีไว้สำหรับนำค่าสถานะของตัวนับเข้ามา เพื่อทำการประมวลผลตามโปรแกรมควบคุม ค่าสถานะของตัวนับมีอยู่ 2 ค่าเช่นกัน ขึ้นกับการนับของอินพุตได้ครบตามจำนวนนับที่กำหนดไว้หรือไม่ เมื่อการนับของอินพุตครบตามจำนวนที่ตั้งไว้ ค่าของสถานะจะเป็น OFFH หรือสถานะ "ON" แต่ถ้ายังไม่ครบตามจำนวนที่กำหนดค่าสถานะดังกล่าวก็จะเป็น OOH หรือสถานะ "OFF" นั่นเอง

ในการทำงานของโปรแกรมย่อยนี้ จะนำค่าสถานะของตัวนับจากหน่วยความจำซึ่งตัวนับ 1 ตัว จะใช้เนื้อที่ในหน่วยความจำขนาด 2 ไบต์ โดยมีรูปแบบดังนี้



บิต 7 ของไบต์แรกเป็นบิตสถานะ ซึ่งมีคุณสมบัติเช่นเดียวกับของตัวตั้งเวลาคือ เมื่อตัวนับทำการนับครบตามจำนวนนับที่กำหนด บิต 7 ก็จะมีสถานะเป็น "1" แต่ถ้ายังไม่ครบตามจำนวนนับ ก็จะมีสถานะลอจิกเป็น "0" ซึ่งการทำงานของโปรแกรมย่อยนี้จะเป็นการตรวจสอบบิต 7 นั่นเอง เมื่อตรวจพบว่าบิต 7 เป็น 1 ก็จะนำค่าสถานะ OFFH เก็บไว้ใน REGISTER แต่ถ้าบิต 7 เป็น 0 ก็จะนำค่าสถานะ OOH เก็บไว้ใน REGISTER

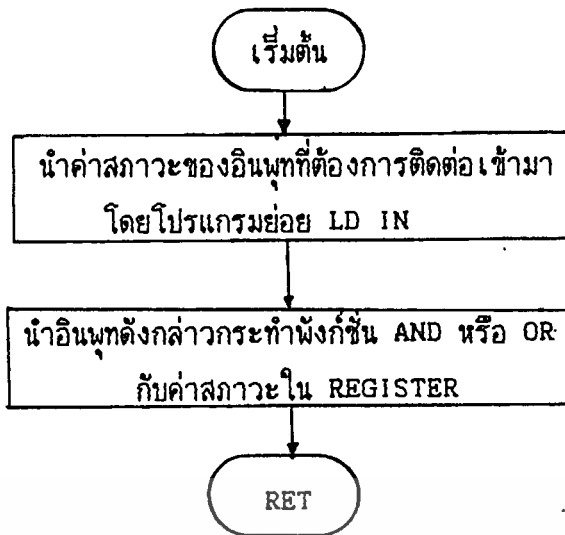


10. โปรแกรมย่อย LDI CNT



11. โปรแกรมย่อย AND IN และ OR IN

โปรแกรมย่อยนี้ใช้ในการนำค่าสถานะของอินพุต มากระทำฟังก์ชันทางลอจิก AND หรือ OR กับค่าสถานะที่เก็บไว้ใน REGISTER ผลลัพธ์ที่ได้จากการกระทำดังกล่าวจะเก็บไว้ใน REGISTER ตามเดิมเพื่อใช้ในการกระทำฟังก์ชันต่าง ๆ กับคำสั่งถัดไป



12. โปรแกรมย่อย ANDI IN และ ORI IN

เช่นเดียวกัน โปรแกรมย่อยนี้ใช้สำหรับนำค่าที่ตรงกันข้ามกับความเป็นจริงเข้ามากระทำฟังก์ชันลอจิก AND หรือ OR กับค่าสถานะที่เก็บไว้ใน REGISTER ผลลัพธ์ที่ได้จากการกระทำดังกล่าวจะเก็บไว้ใน REGISTER ตามเดิม



13. โปรแกรมย่อย AND OUT และ OR OUT

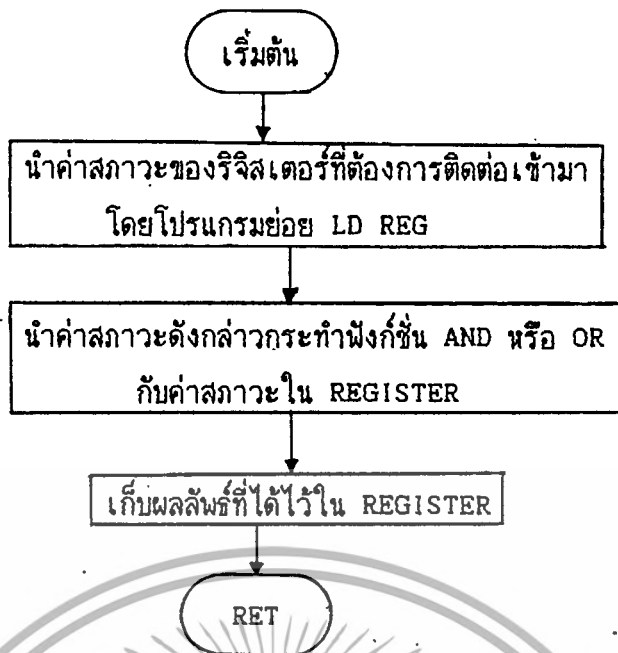
ลักษณะของโปรแกรมย่อยนี้คล้ายกับโปรแกรมย่อย AND IN และ OR IN เพียงแต่ค่าสถานะที่มากระทำฟังก์ชันลอจิก AND หรือ OR กับค่าสถานะของ REGISTER ได้มาจากค่าสถานะของเอาต์พุตที่เก็บไว้ในหน่วยความจำเช่นกัน ผลลัพธ์ที่ได้จากการกระทำฟังก์ชันลอจิกจะเก็บไว้ใน REGISTER เพื่อใช้ในการกระทำฟังก์ชันต่าง ๆ กับคำสั่งต่อไป



14. โปรแกรมย่อย ANDI OUT และ ORI OUT
เช่นเดียวกัน โปรแกรมย่อยนี้ใช้กระทำฟังก์ชันลอจิก AND หรือ OR ของค่าที่
ตรงกันข้ามกับความจริงของเอาต์พุต กับค่าสถานะของ REGISTER

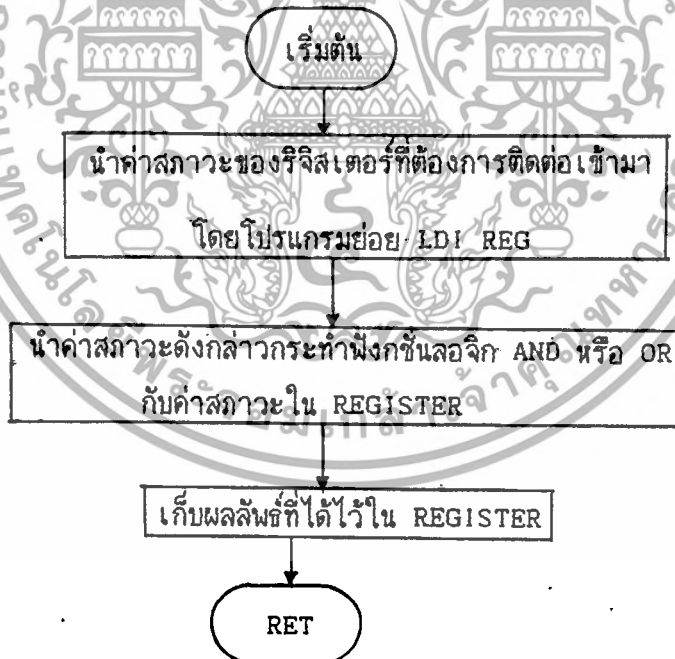


15. โปรแกรมย่อย AND REG และ OR REG
โปรแกรมย่อยนี้ใช้ในการกระทำฟังก์ชันลอจิก AND หรือ OR ระหว่างค่าสถานะ
ที่เก็บไว้ใน REGISTER กับค่าในรีจิสเตอร์ที่ต้องการ



16. โปรแกรมย่อย ANDI REG และ ORI REG

โปรแกรมย่อยนี้ใช้ในการกระทำฟังก์ชันลอจิก AND หรือ OR ระหว่างค่าสถานะที่เก็บไว้ใน REGISTER กับค่าตรงกันข้ามของรีจิสเตอร์ที่ต้องการ



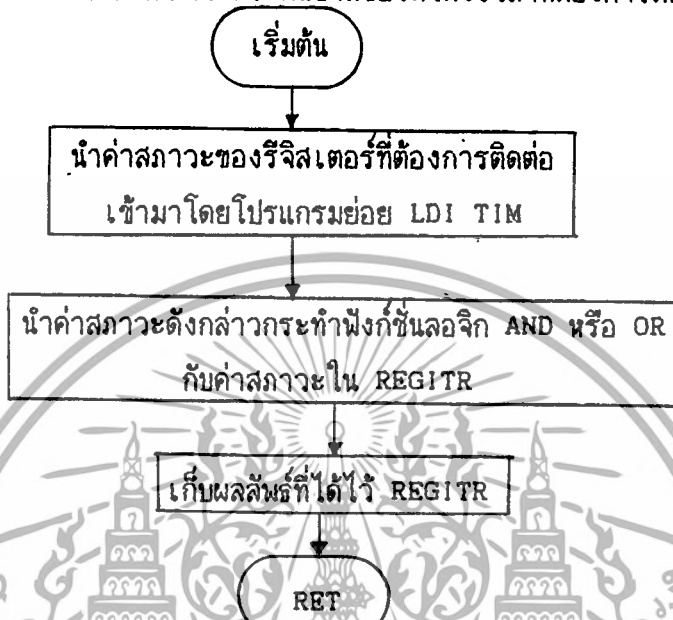
17. โปรแกรมย่อย AND TIM กับ OR TIM

โปรแกรมย่อยนี้ใช้ในการกระทำลอจิก AND หรือ OR ระหว่างค่าสถานะใน REGISTER กับค่าสถานะของตัวตั้งเวลาที่ต้องการติดต่อ



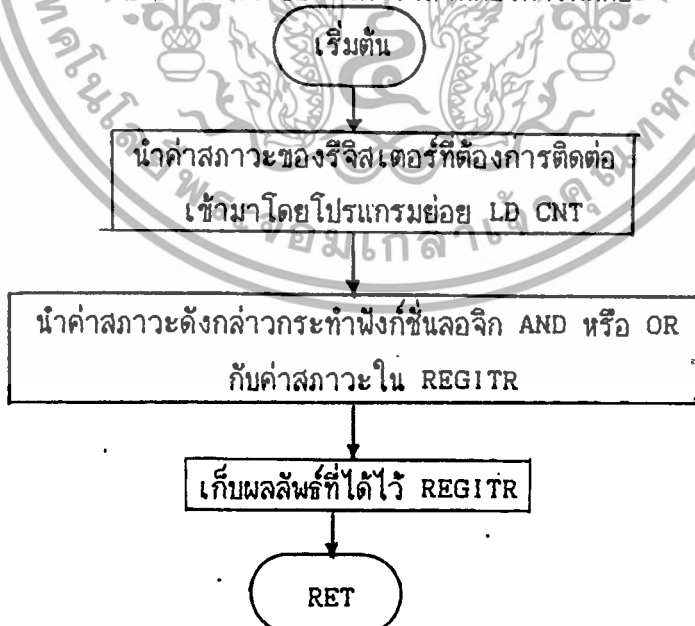
18. โปรแกรมย่อย ANI TIM และ ORI TIM

โปรแกรมย่อยนี้ใช้ในการกระทำฟังก์ชันลอจิก AND หรือ ORI ระหว่างค่าสถานะที่เก็บไว้ใน REG1TR กับค่าสถานะตรงกันข้ามของตัวตั้งเวลาที่ต้องการติดต่อ



19. โปรแกรมย่อย AND CNT และ OR CNT

โปรแกรมย่อยนี้ใช้ในการกระทำฟังก์ชันลอจิก AND หรือ OR ระหว่างค่าสถานะที่เก็บไว้ใน REG1TR กับค่าสถานะของตัวตั้งเวลาที่ต้องการติดต่อ

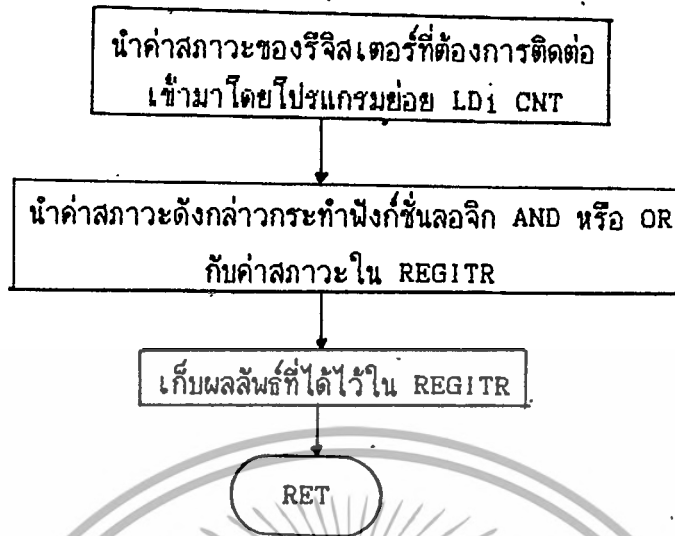


20. โปรแกรมย่อย AN1 CNT และ ORI CNT

โปรแกรมย่อยนี้ใช้ในการกระทำฟังก์ชันลอจิก AND หรือ OR ระหว่างค่าสถานะที่เก็บไว้ใน REG1TR กับค่าสถานะตรงกันข้ามของตัวตั้งเวลาที่ต้องการติดต่อ

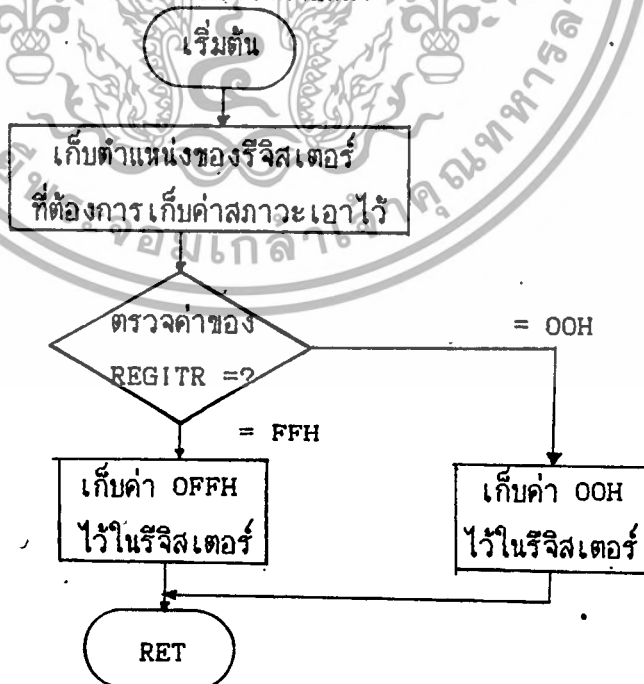
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มต้น



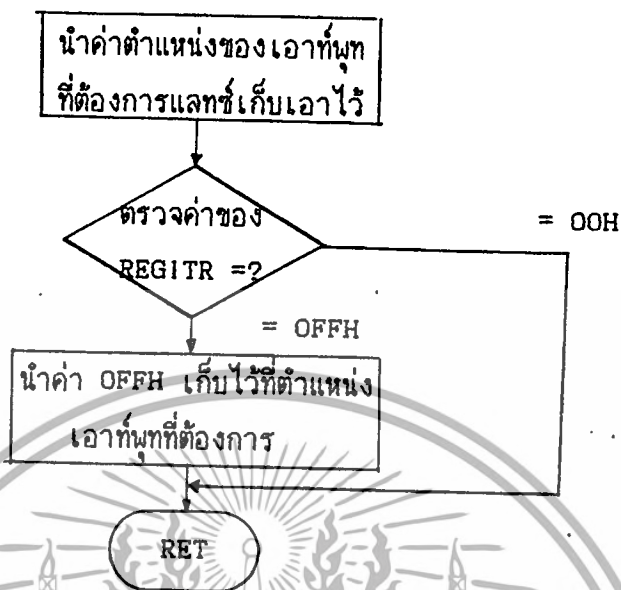
21. โปรแกรมย่อย = REG

คำสั่ง = REG เป็นคำสั่งสำหรับเก็บค่าสถานะของ REGiTR ก่อนหน้าคำสั่งนี้ไว้ในรีจิสเตอร์ เพื่อนำค่าสถานะดังกล่าวมาใช้อีกในภายหลัง



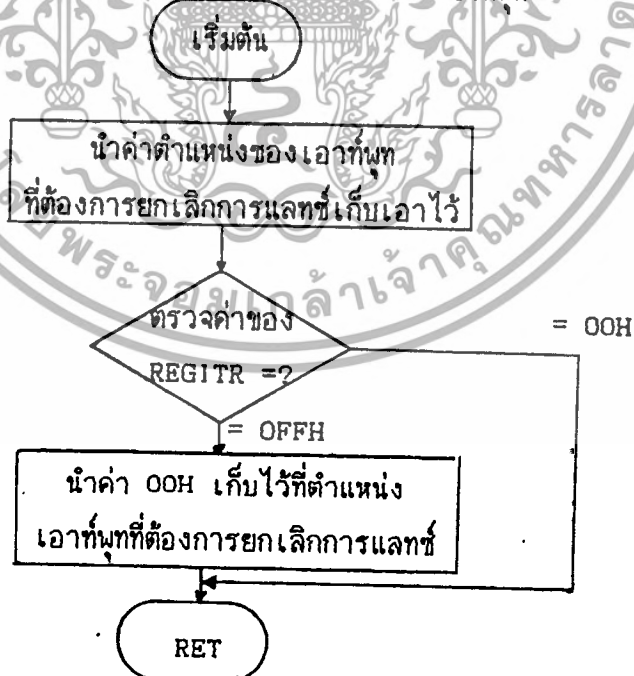
22. โปรแกรมย่อย SET OUT

โปรแกรมย่อยนี้เป็นการแลกซ์ค่าสถานะเอาที่พูดไว้ ซึ่งรายละเอียดได้กล่าวไว้แล้วในเอกสารนี้ **ตอนที่แล้ว** หวังส่วนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลง **เริ่มต้น** และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



23. โปรแกรมย่อย RST OUT

โปรแกรมย่อยนี้สำหรับการยกเลิกการแลชสภาวะเอาต์พุต



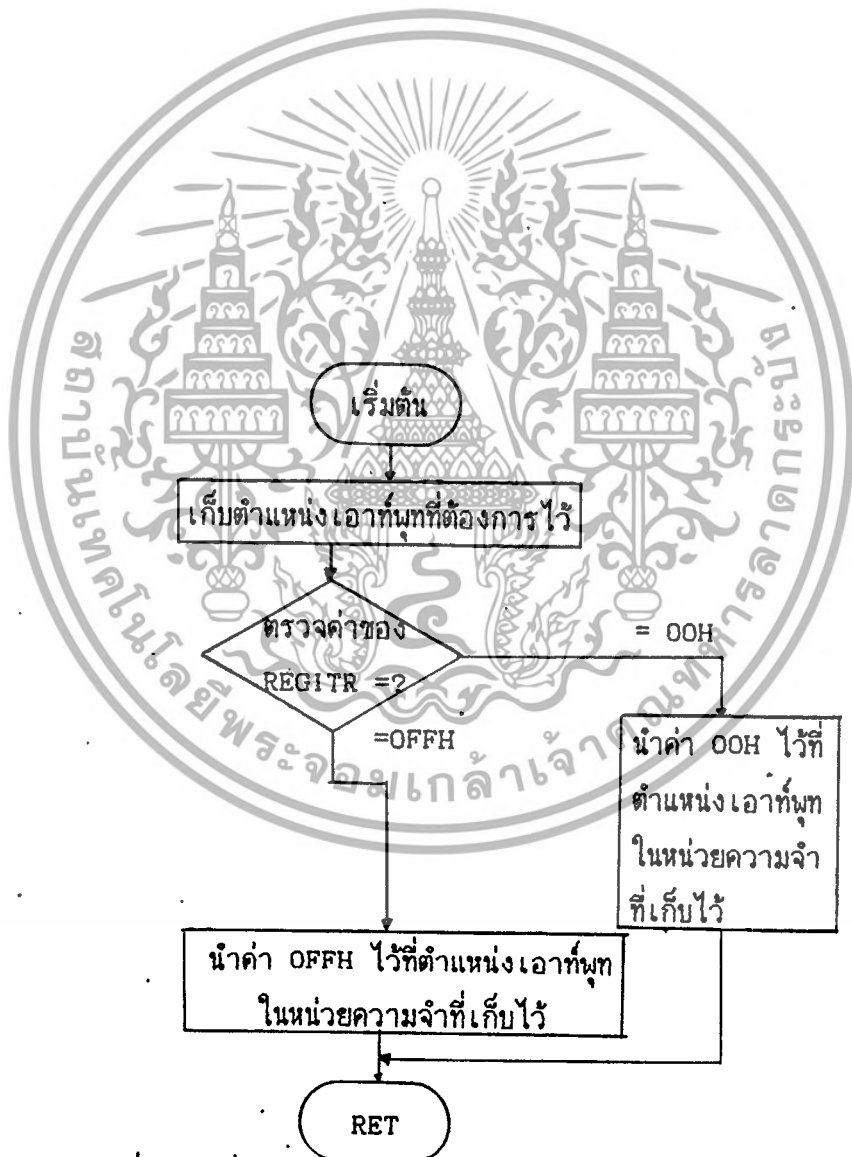
24. โปรแกรมย่อย SET REG และ RST REG

โปรแกรมย่อยทั้งสองนี้เหมือนกับโปรแกรมย่อย SET OUT และ RST OUT เพียงแต่ตำแหน่งที่ต้องการติดต่อเป็นตำแหน่งของรีจิสเตอร์เท่านั้นเอง

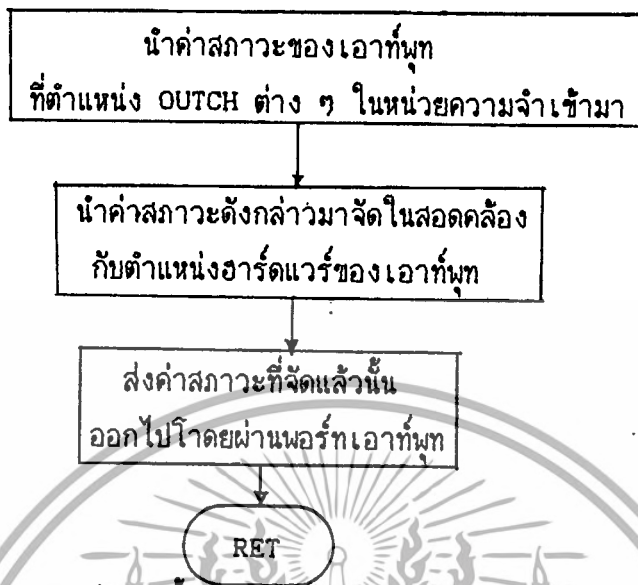
เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

โปรแกรมในการทำการคำนวณเอาต์พุตแบ่งออกเป็น 2 ส่วนดังนี้

25.1 ส่วนที่หนึ่ง เป็นโปรแกรมย่อยที่ทำหน้าที่นำค่าสถานะเอาต์พุตที่ได้เก็บไว้ในหน่วยความจำ โดยเริ่มจากตำแหน่ง OVTCH เป็นต้นไป การเก็บค่าสถานะไว้ในหน่วยความจำนี้จะใช้เนื้อที่ 1 ไบต์ ต่อ 1 เอาต์พุต ฟีแอลซีที่ออกแบบไว้นี้ได้สำรองเนื้อที่ในหน่วยความจำไว้ 16 ตำแหน่ง ดังนั้นจึงสามารถติดต่อกับเอาต์พุตได้ 16 เอาต์พุต ถ้าต้องการขยายให้ได้เอาต์พุตมากกว่านี้ ก็ทำได้โดยการสำรองเนื้อที่ในหน่วยความจำเพิ่มขึ้นอีก ไฟล์ซาร์ทของโปรแกรมย่อยนี้คือ



25.2 ส่วนที่สอง เป็นโปรแกรมย่อยที่เป็นส่วนหนึ่งของการสแกนฟีแอลซีคือ ในการสแกนของฟีแอลซีทุกครั้งต้องมีการประมวลผลโปรแกรมย่อยนี้เสมอ ซึ่งโปรแกรมย่อยนี้จะนำค่าสถานะของเอาต์พุตต่าง ๆ ที่เก็บไว้ในหน่วยความจำตามที่กล่าวมาแล้วนั้นส่งผ่านออกไปยังพอร์ตที่ทำหน้าที่เป็นเอาต์พุตซึ่งงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลง **เริ่มต้น** ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



26. โปรแกรมย่อยตัวตั้งเวลา

โปรแกรมที่ทำการจัดการเกี่ยวกับการตั้งเวลาของตัวตั้งเวลา แบ่งออกเป็น 2 ส่วน

26.1 ส่วนที่หนึ่ง แบ่งเป็น 2 โปรแกรม ทำหน้าที่ตรวจสอบการเรียกใช้ตัวตั้งเวลา ตามโปรแกรมควบคุม รวมทั้งสร้างสถานะบ่งบอกถึงตัวตั้งเวลาว่า ได้ถูกเรียกใช้แล้วหรือไม่ และตรวจสอบการทำงานของตัวตั้งเวลาว่าครบตามกำหนดเวลาที่ตั้งไว้แล้วหรือไม่ การทำงานของโปรแกรมส่วนนี้จะใช้เนื้อที่ในหน่วยความจำขนาด 2 ไบท์ต่อตัวตั้งเวลา 1 ตัว ในการเก็บสถานะและขนาดของเวลาขณะใด ๆ ตำแหน่งของหน่วยความจำดังกล่าวนี้จะเริ่มที่ TIMCH และเพิ่มไปอีกละ 2 ตำแหน่ง เพื่อเก็บสถานะและขนาดของตัวตั้งเวลาถัดไป

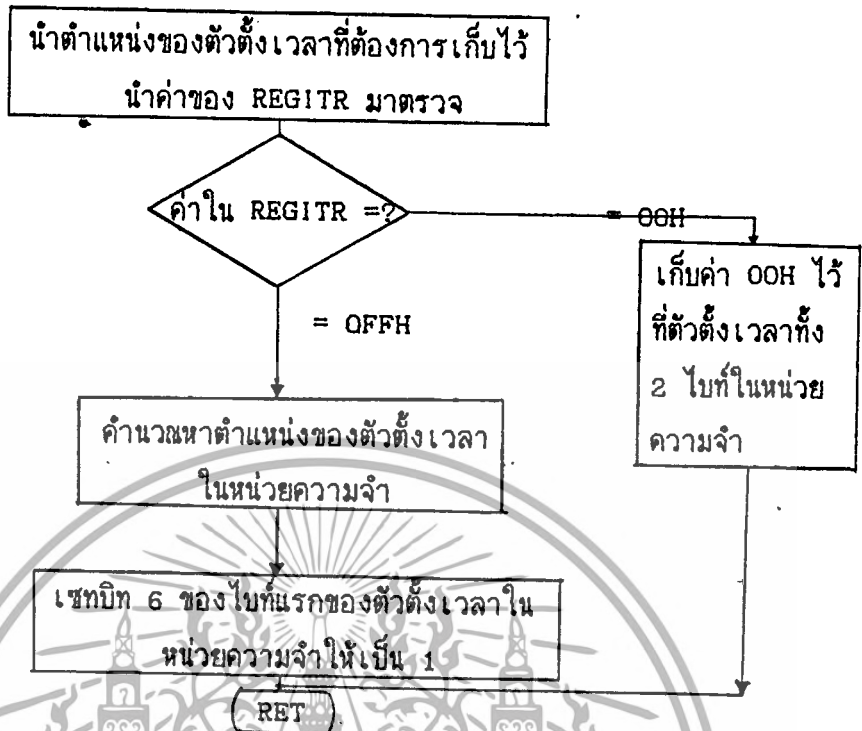
```

    7 6   X X X X
    X X X X X X X
  
```

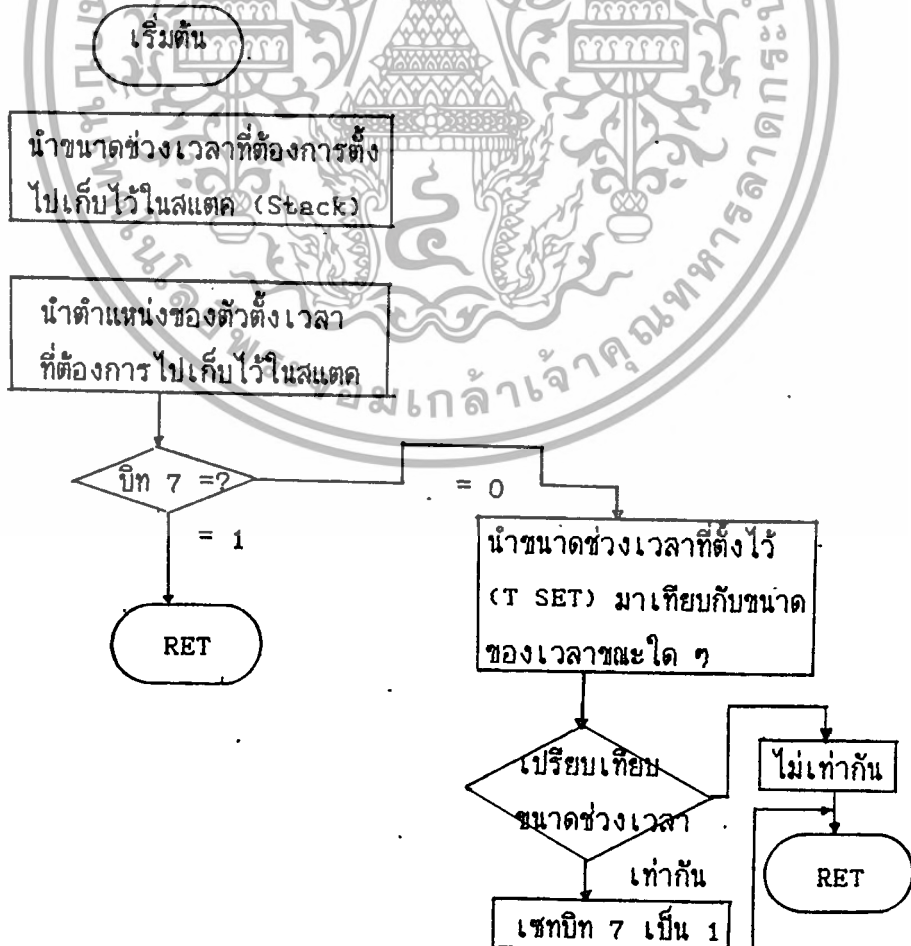
บิต 6 และ บิต 7 ของไบท์แรกของแต่ละ TIMCH จะบ่งบอกถึงสถานะของตัวตั้งเวลานั้น คือ

- บิต 6 เป็น 0 แสดงว่าไม่มีการเรียกใช้ตัวตั้งเวลา
- บิต 6 เป็น 1 แสดงว่ามีการเรียกใช้ตัวตั้งเวลา
- บิต 7 เป็น 0 แสดงว่าการทำงานของตัวตั้งเวลาที่ถูกเรียกใช้ยังทำงานไม่ครบตามขนาดของช่วงเวลาที่ตั้งไว้
- บิต 7 เป็น 1 แสดงว่าการทำงานของตัวตั้งเวลาที่ถูกเรียกใช้ได้ทำงานครบตามขนาดของช่วงเวลาที่ตั้งไว้

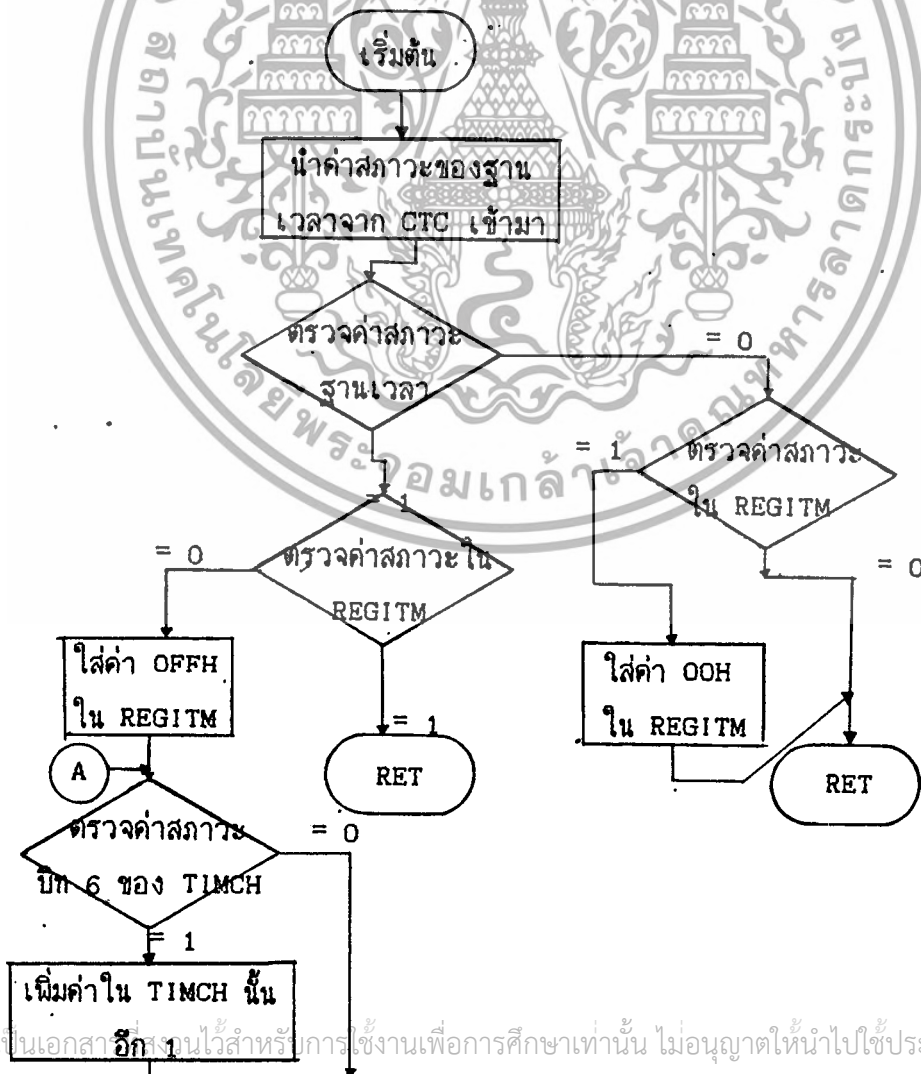
สำหรับบิตอื่น ๆ มีไว้สำหรับเก็บขนาดของช่วงเวลาขณะใด ๆ ที่ทำโดยโปรแกรมในส่วนที่สอง เพื่อนำไปเทียบกับขนาดของช่วงเวลาที่ตั้งไว้ว่าครบตามกำหนดหรือยัง

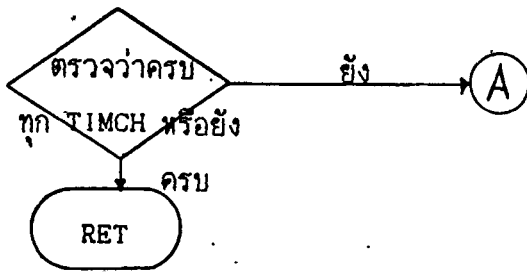


2. โปรแกรมที่ 2 คือโปรแกรม T SET



26.2 ส่วนที่สอง เป็นโปรแกรมย่อย WATCH ทำหน้าที่รับสัญญาณฐานเวลาจาก CTC ซึ่งส่งเข้ามาทางบัสข้อมูล (Data Bus) เข้ามาเก็บไว้ในหน่วยความจำที่มีชื่อว่า Register Time (REGITM) ฐานเวลาที่ว่าเป็นสัญญาณนาฬิกาที่มีความถี่ของขนาดคาบเวลา 0.1 วินาที การรับสัญญาณเวลาเข้ามานี้ทำให้ REGITM จะมีค่าสภาวะสลับกันระหว่าง "1" และ "0" ในช่วงเวลา 0.1 วินาที โปรแกรมนี้จะตรวจสอบว่าตัวตั้งเวลาตัวไหน ถูกเรียกใช้งานหรือไม่ โดยดูที่บิต 6 ของ TIMCH แต่ละตัวในหน่วยความจำถ้าบิต 6 ของ TIMCH ตัวใดถูกเซทให้เป็น "1" ก็จะทำให้การเพิ่มค่าทีละหนึ่งทุก ๆ 0.1 วินาที ให้กับบิตที่เหลือของ TIMCH นั้น ในการเพิ่มค่าทีละหนึ่งนี้โปรแกรมจะทำในขณะที่ค่าสภาวะใน REGITM เปลี่ยนจากสภาวะ "0" ไปเป็น "1" เท่านั้น โปรแกรมนี้จะถูกประมวลผลทุกครั้งที่มีแอลซีทำการสแกน





27. โปรแกรมย่อยตัวนับ

ตัวนับที่ออกแบบไว้ในพีแอลซีใช้วิธีทางซอฟต์แวร์ดังกล่าวมาแล้วข้างต้น ตัวนับแต่ละตัวที่ออกแบบไว้จะใช้เนื้อที่ในหน่วยความจำขนาด 2 ไบท์ โดยมีรูปแบบดังนี้

7 6 X X X X
X X X X X X X X

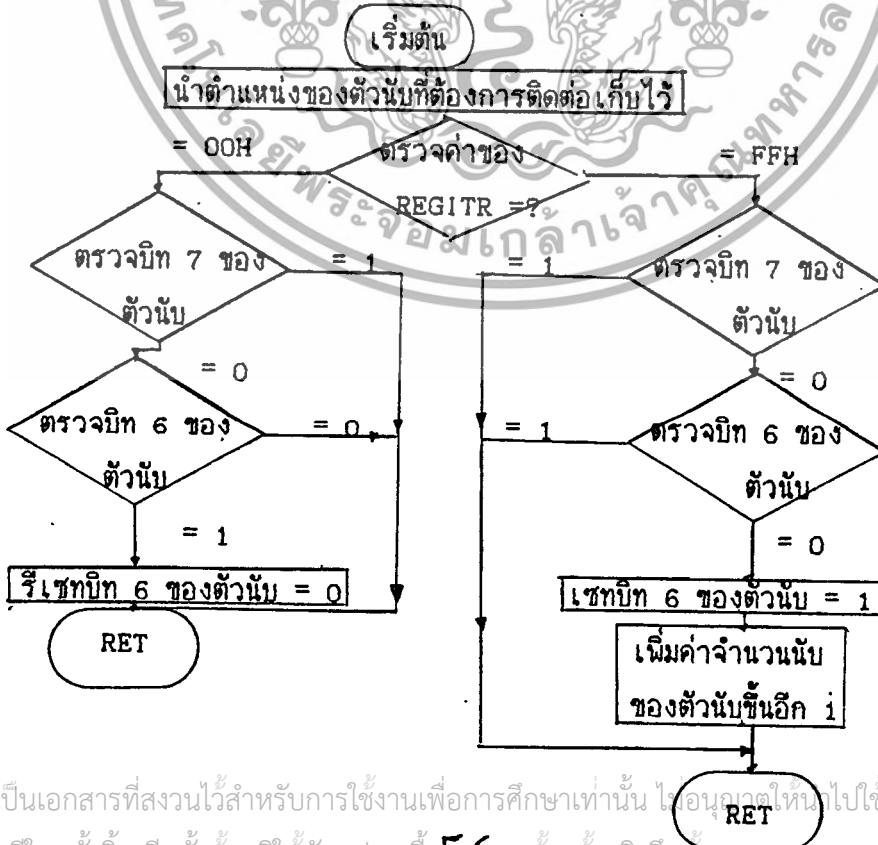
บิต 7 มีความหมายเดียวกับของตัวตั้งเวลา คือ ถ้าจำนวนนับครบตามกำหนดบิต 7 ก็จะถูกเซตเป็น "1" แต่ถ้าไม่ครบหรือเลิกใช้ ตัวนับก็จะถูกรีเซตเป็น "0"

บิต 6 เป็นบิตสถานะ มีไว้เพื่อตรวจสอบสถานะของการนับ โดยที่จะทำการนับก็ต่อเมื่อสถานะอินพุตเปลี่ยนจาก "0" ไปเป็น "1" เท่านั้น

โปรแกรมที่เกี่ยวข้องกับตัวนับมี 3 โปรแกรม ดังต่อไปนี้

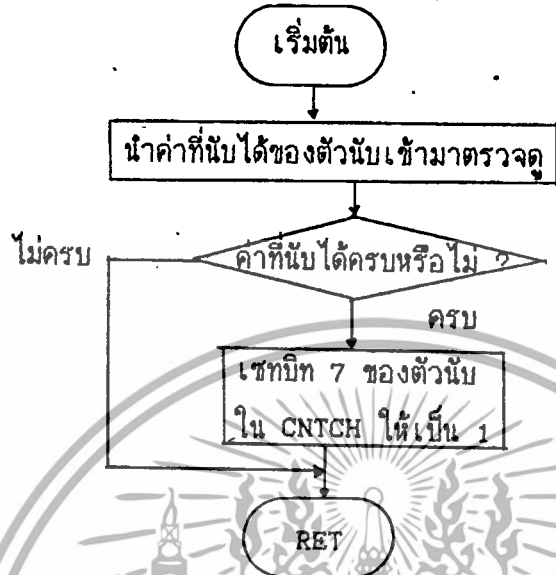
1. โปรแกรมย่อย = CNT

โปรแกรมนี้ทำหน้าที่รับค่าสถานะของอินพุตของตัวนับ โดยจะรับค่าสถานะที่มีการเปลี่ยนจาก "0" ไปเป็น "1" เท่านั้น ตั้งไฟลิวชาร์ท



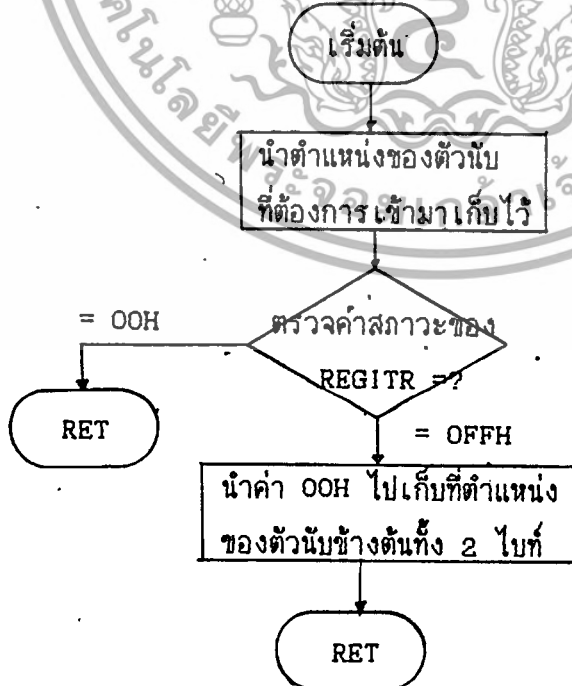
2. โปรแกรมย่อย C SET

โปรแกรมนี้จะนำค่าที่นับได้ของตัวนับ มาทำการตรวจดูว่าครบตามจำนวนนับที่กำหนดไว้หรือยัง ถ้าครบแล้วก็จะเซตบิต 7 ของตัวนับที่ CNTCH นั้นให้เป็น "1"



3. โปรแกรมย่อย CNTR

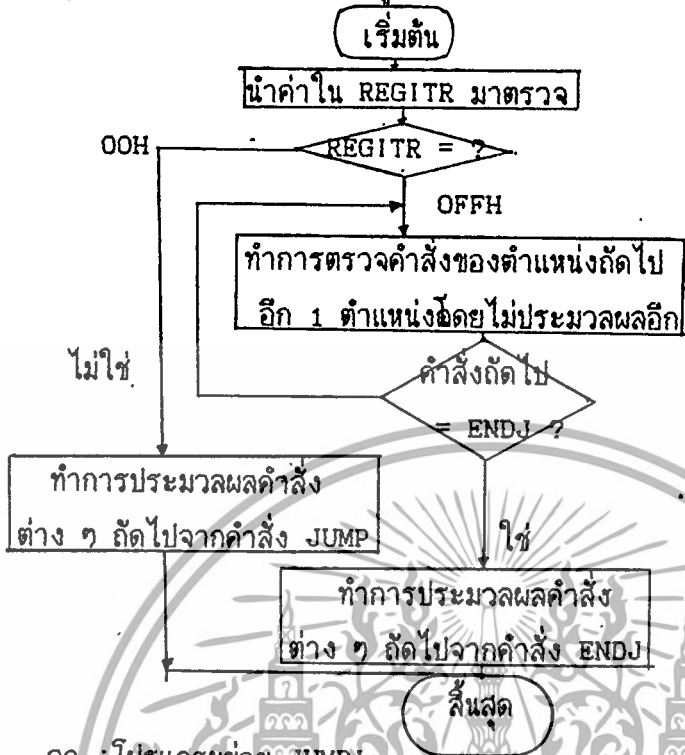
โปรแกรมนี้ทำหน้าที่ตรวจดูมีการยกเลิกการนับของตัวนับใด ๆ หรือไม่ โดยตรวจที่อินพุตที่ขา CNTR ของตัวนับว่าทำงานหรือไม่ ถ้าพบว่าอินพุตนั้นทำงานก็จะทำการยกเลิกการนับ พร้อมทั้งรีเซตค่าของตัวนับที่ตำแหน่ง CNTR นั้นให้เป็น "0" หมด (รวมทั้งบิต 5 และบิต 7 ด้วย)



29. โปรแกรมย่อย JUMP

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนสิทธิ์ในเนื้อหา หากพบว่ามีค่าที่เป็นจริงก็จะทำการค้า

การกระโดดข้ามคำสั่งต่าง ๆ ที่อยู่ถัดจากคำสั่งนี้ไปจนถึงคำสั่ง ENDJ

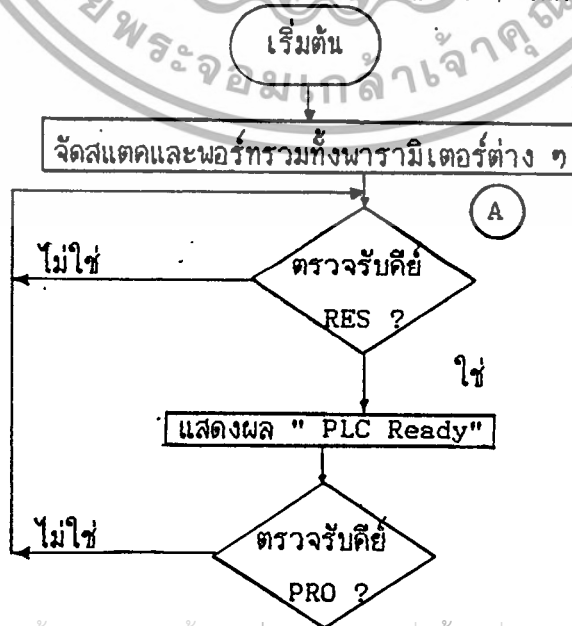


30. โปรแกรมย่อย JUMP I

โปรแกรมนี้ทำหน้าที่ทำงานเดียวกับคำสั่ง JUMP เพียงแต่จะกระโดดข้ามคำสั่งต่าง ๆ เมื่อสภาวะก่อนหน้าคำสั่งนี้ไม่เป็นจริง แผนผังการทำงานมีลักษณะคล้ายกับของคำสั่ง JUMP สำหรับคำสั่ง ENDJ เป็นรหัสที่เก็บไว้ในหน่วยความจำ ในขณะที่ทำการคีย์คำสั่ง โปรแกรมเข้าไป

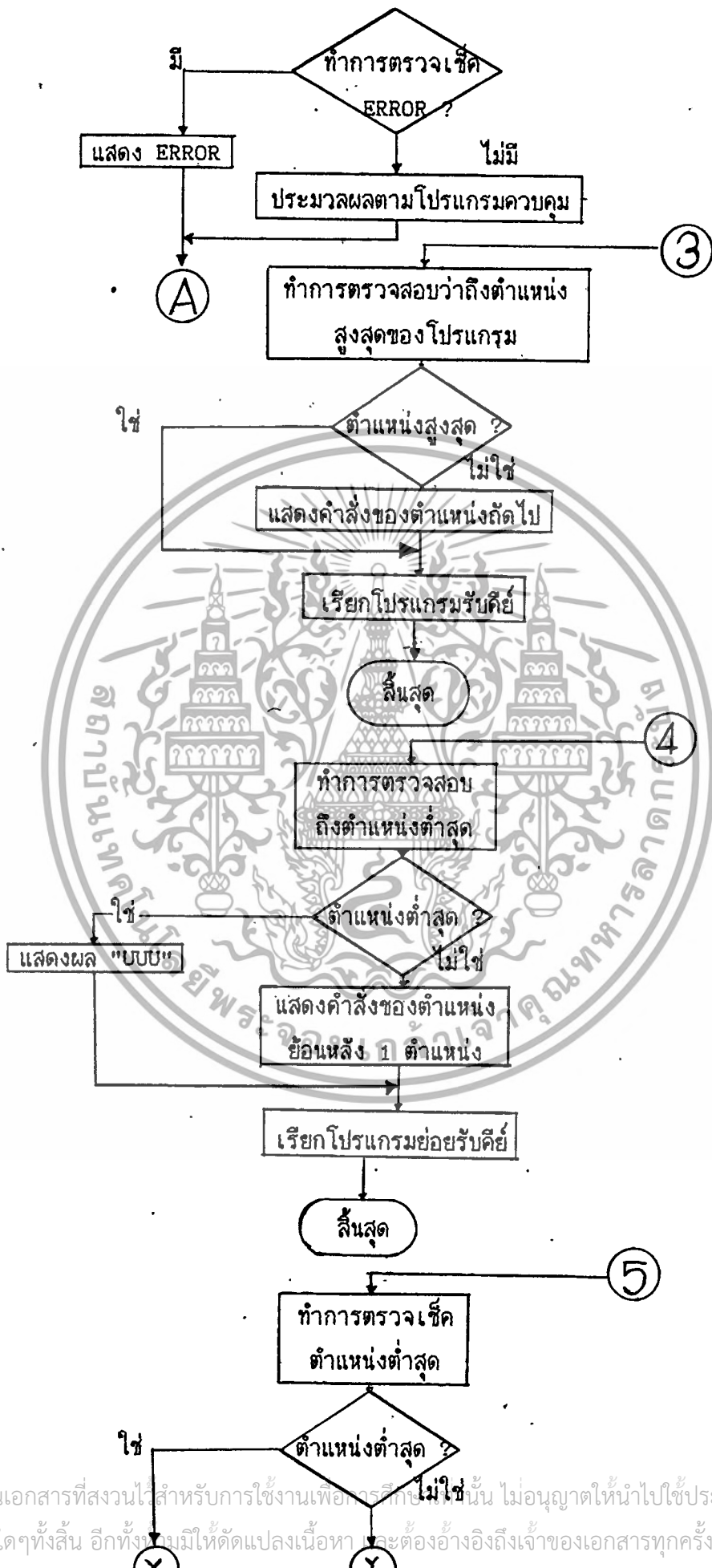
2. แผนผังโปรแกรมระบบพีแอลซี

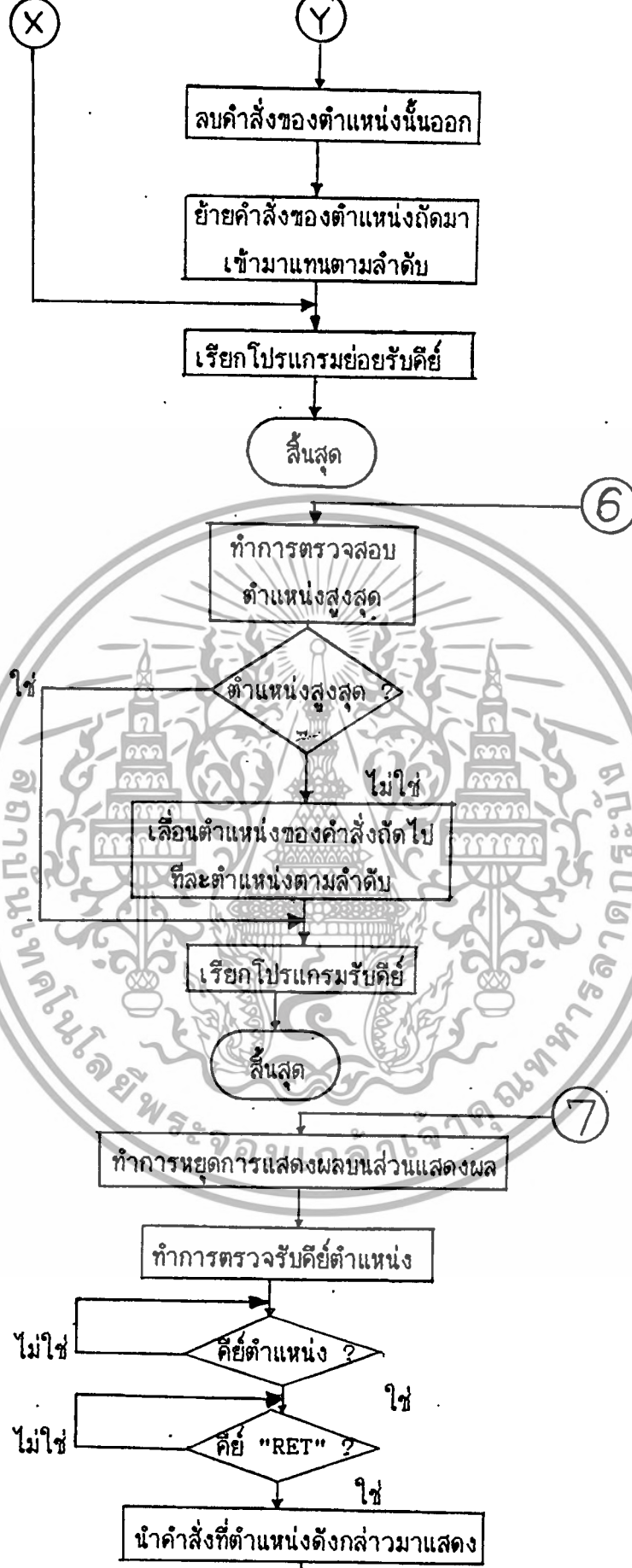
แผนผังของโปรแกรมนี้ แสดงถึงการตรวจรับคีย์ต่าง ๆ ในการรับ และแก้ไขโปรแกรม



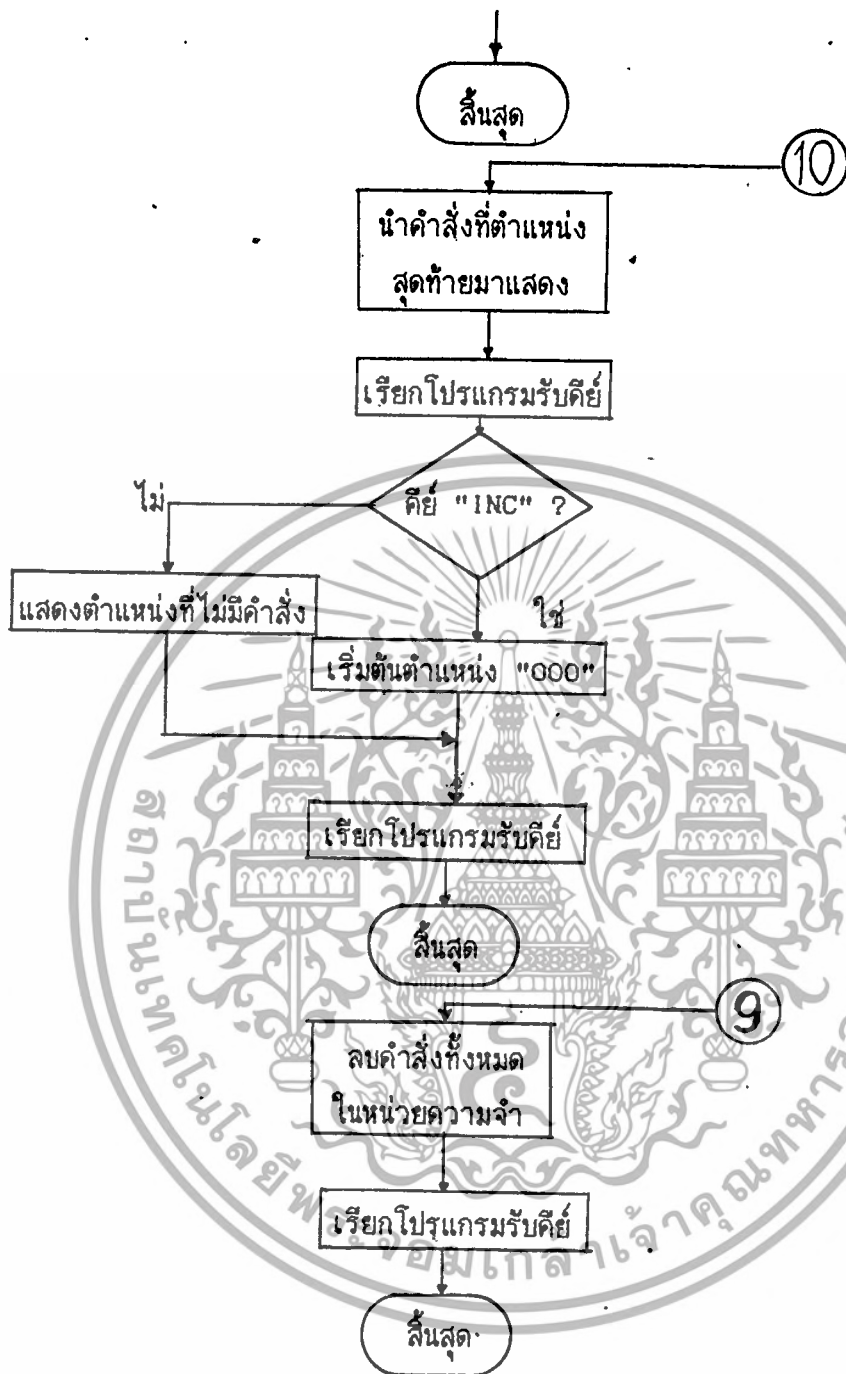


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เรียกโปรแกรมรับคีย์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

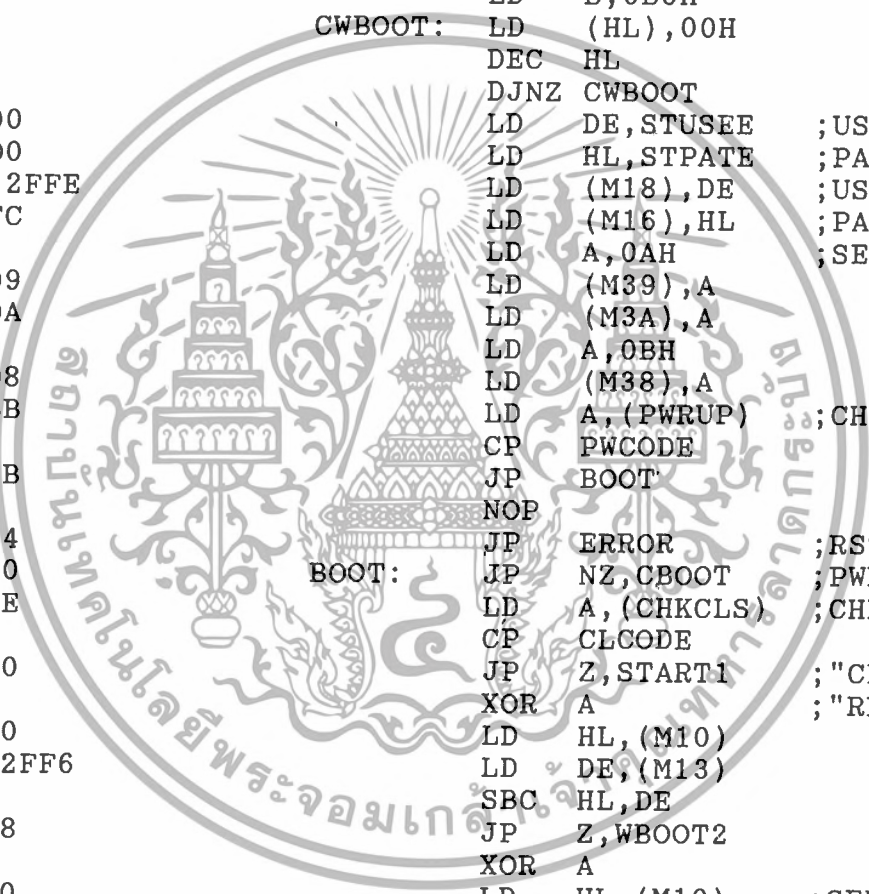




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0000'          .Z80
                ASEG
                ORG 0000
0000 31 2CA0          INIT.: LD SP,2CA0H      ;SET STACK POINT
0003 3E 88          LD A,88H          ;CONTROL WORD OF P
0005 D3 03          OUT (03H),A
0007 3E 99          LD A,99H          ;CONTROL WORD OF P
0009 D3 0B          OUT (0BH),A
000B 21 2FA0          LD HL,M71          ;CLEAR RUN AREA
000E 06 B6          LD B,0B6H
0010 36 00          CWBOOT: LD (HL),00H
0012 2B          DEC HL
0013 10 FB          DJNZ CWBOOT
0015 11 1800          LD DE,STUSEE      ;USER EDIT PARAMIT
0018 21 23D0          LD HL,STPATE      ;PAT EDIT PARAMITE
001B ED 53 2FFE          LD (M18),DE      ;USER ADDRESS PARA
001F 22 2FFC          LD (M16),HL      ;PAT ADDRESS PARAM
0022 3E 0A          LD A,0AH          ;SET STEP AT "000"
0024 32 2FD9          LD (M39),A
0027 32 2FDA          LD (M3A),A
002A 3E 0B          LD A,0BH
002C 32 2FD8          LD (M38),A
002F 3A 2FBB          LD A,(PWRUP)      ;CHECK POWER UP(CO
0032 FE A5          CP PWCODE
0034 C3 003B          JP BOOT
0037 00          NOP
0038 C3 0624          JP ERROR          ;RST 38H
003B C2 0070          BOOT: JP NZ,CBOOT      ;PWR UP CONDITION
003E 3A 2FEE          LD A,(CHKCLS)      ;CHECK "CLS" KEY
0041 FE 11          CP CLCODE
0043 CA 0080          JP Z,START1      ;"CLS"CONDITION
0046 AF          XOR A          ;"RESET"CONDITION
0047 2A 2FF0          LD HL,(M10)
004A ED 5B 2FF6          LD DE,(M13)
004E ED 52          SBC HL,DE
0050 CA 0068          JP Z,WBOOT2
0053 AF          XOR A
0054 2A 2FF0          LD HL,(M10)      ;GENERAL RESET
0057 ED 5B 2FF2          LD DE,(M11)
005B ED 52          SBC HL,DE
                ;104
005D CA 0068          JP Z,WBOOT2
0060 06 05          LD B,5          ;DELETE UNUSE KEY
0062 2A 2FF6          LD HL,(M13)      ;CLEAR WASTE PAT
0065 CD 09BF          CALL CLRBU
0068 3E 98          WBOOT2: LD A,98H          ;FOR BUF CHECK
    
```



```

006A 32 2FC6 LD (M43),A
006D C3 00D5 JP MONI
0070 3E 98 CBOOT: LD A,98H ;FOR BUF CHECK
0072 32 2FC6 LD (M43),A
0075 CD 05E5 CALL DEMO
0078 CD 0AEB CBOOT1: CALL KEYIN ;WAIT"PROG"KEYONLY
007B FE 41 CP 41H
007D C2 0078 JP NZ,CBOOT1
0080 01 15A0 START1: LD BC,15A0H ;INIT CLR USER BUF
0083 21 1800 LD HL,STUSEE ;START ADDRESSCLEAR
0086 36 FF CLEAR: LD (HL),0FFH
0088 23 INC HL
0089 0B DEC BC
008A 79 LD A,C
008B B0 OR B
008C C2 0086 JP NZ,CLEAR
008F 21 1806 LD HL,STAUSE ;USER MONI
0092 11 23D5 LD DE,STAPAT ;PAT MONI
0095 ED 53 2FF0 LD (M10),DE ;SAVE PAT
0099 ED 53 2FF6 LD (M13),DE
009D ED 53 2FF2 LD (M11),DE
00A1 ED 53 2FF8 LD (M14),DE
00A5 22 2FF4 LD (M12),HL ;SAVE USER
00A8 22 2FFA LD (M15),HL
00AB 11 0003 LD DE,3
00AE ED 53 2FB4 LD (M22),DE ;SAVE CONST
00B2 3E 0A LD A,0AH ;STEP VALUE
00B4 32 2FD0 LD (M30),A
00B7 32 2FD1 LD (M31),A
00BA 32 2FD2 LD (M32),A
00BD 3E 03 LD A,3H ;START STEP AT"000
00BF 32 2FB0 LD (M50),A
00C2 32 2FB1 LD (M51),A
00C5 32 2FB2 LD (M52),A
00C8 3E A5 LD A,PWCODE ;PWR CODE
00CA 32 2FBB LD (PWRUP),A
00CD 3E FF LD A,0FFH ;CLEAR"CLS"CODE
00CF 32 2FEE LD (CHKCLS),A
00D2 32 2FC6 LD (M43),A ;FOR BUF CHECK
00D5 CD 0800 MONI: CALL USER ;CALL SEQUENCE KEY
00D8 2A 2FF0 LD HL,(M10) ;SAVE PARA TPBACKUP
;PAGE 105 (NITTYA WRITE)
00DB 22 2FF6 LD (M13),HL
00DE 22 2FF8 LD (M14),HL
00E1 2A 2FF4 LD HL,(M12)
00E4 22 2FFA LD (M15),HL

```

```

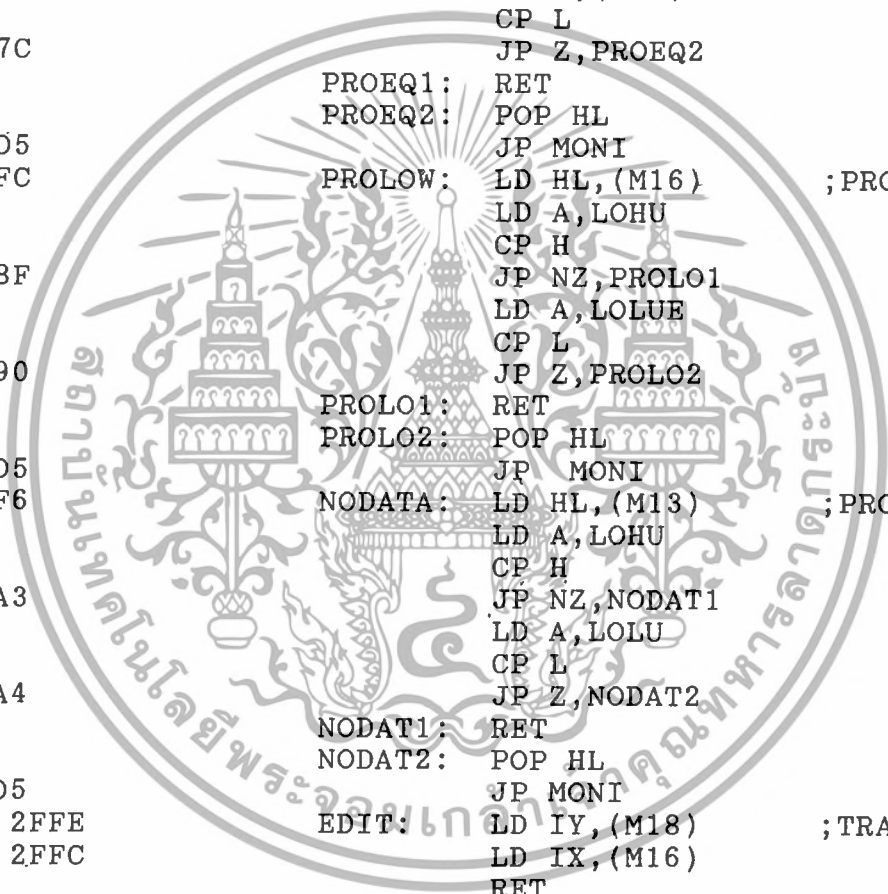
00E7 11 1800 LD DE,STUSEE ;SET EDIT AT INITIA
00EA 21 23D0 LD HL,STPATE
00ED ED 53 2FFE LD (M18),DE
00F1 '22 2FFC LD (M16),HL
00F4 3E 0A LD A,0AH ;SET STEP AT "000"
00F6 32 2FD9 LD (M39),A
00F9 32 2FDA LD (M3A),A
00FC 3E 0B LD A,0BH
00FE 32 2FD8 LD (M38),A
0101 C3 00D5 JP MONI
0104 3A 2FD0 SAVE: LD A,(M30) ;SAVE MONI TO BACKU
0107 32 2FD4 LD (M34),A
010A 3A 2FD1 LD A,(M31)
010D 32 2FD5 LD (M35),A
0110 3A 2FD2 LD A,(M32)
0113 32 2FD6 LD (M36),A
0116 C9 RET
0117 3A 2FD4 SAVE4: LD A,(M34) ;BACKUP TO MONI
011A 32 2FD0 LD (M30),A
011D 3A 2FD5 LD A,(M35)
0120 32 2FD1 LD (M31),A
0123 3A 2FD6 LD A,(M36)
0126 32 2FD2 LD (M32),A
0129 C9 RET
012A 3A 2FD0 SAVE2: LD A,(M30) ;MONI TO EDIT
012D 32 2FD8 LD (M38),A
0130 3A 2FD1 LD A,(M31)
0133 32 2FD9 LD (M39),A
0136 3A 2FD2 LD A,(M32)
0139 32 2FDA LD (M3A),A
013C C9 RET
013D 3A 2FD8 SAVE1: LD A,(M38) ;EDIT TO MONI
0140 32 2FD0 LD (M30),A
0143 3A 2FD9 LD A,(M39)
0146 32 2FD1 LD (M31),A
0149 3A 2FDA LD A,(M3A)
014C 32 2FD2 LD (M32),A
014F C9 RET
0150 2A 2FF6 PROVER: LD HL,(M13) ;PROTECT OVER
0153 11 FFFB LD DE,-5
0156 19 ADD HL,DE
0157 3A 2FFD LD A,(M17)
015A BC CP H
015B C2 0165 JP NZ,OVER1
015E 3A 2FFC LD A,(M16)
0161 BD CP L

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;PAGE 106
0162 CA 0166 JP Z,OVER2
0165 C9 OVER1: RET
0166 E1 OVER2: POP HL
0167 C3 00D5 JP MONI
016A 2A 2FF6 PROEQU: LD HL,(M13) ;PROTECT MONI EDIT
016D 3A 2FFD LD A,(M17)
0170 BC CP H
0171 C2 017B JP NZ,PROEQ1
0174 3A 2FFC LD A,(M16)
0177 BD CP L
0178 CA 017C JP Z,PROEQ2
017B C9 PROEQ1: RET
017C E1 PROEQ2: POP HL
017D C3 00D5 JP MONI
0180 2A 2FFC PROLOW: LD HL,(M16) ;PROTECT UNDERAREA
0183 3E 23 LD A,LOHU
0185 BC CP H
0186 C2 018F JP NZ,PROLO1
0189 3E D0 LD A,LOLUE
018B BD CP L
018C CA 0190 JP Z,PROLO2
018F C9 PROLO1: RET
0190 E1 PROLO2: POP HL
0191 C3 00D5 JP MONI
0194 2A 2FF6 NODATA: LD HL,(M13) ;PROJECT NO DATA
0197 3E 23 LD A,LOHU
0199 BC CP H
019A C2 01A3 JP NZ,NODAT1
019D 3E D5 LD A,LOLU
019F BD CP L
01A0 CA 01A4 JP Z,NODAT2
01A3 C9 NODAT1: RET
01A4 E1 NODAT2: POP HL
01A5 C3 00D5 JP MONI
01A8 FD 2A 2FFE EDIT: LD IY,(M18) ;TRANSFER PARA TO R
01AC DD 2A 2FFC LD IX,(M16)
01B0 C9 RET
01B1 01 0006 MOVE: LD BC,6 ;MOVE USER TO BUFFE
01B4 11 2FC6 LD DE,M43
01B7 2A 2FFE LD HL,(M18)
01BA ED B0 LDIR
01BC C9 RET
01BD E1 PROG: POP HL ;TRANSFER STEP SEQU
01BE CD 016A CALL PROEQU ;PROTECT MONI =EDIT
01C1 CD 09BA CALL CLRBUF
    
```



```

01C4      3A 2FD0          LD A, (M30)
01C7      3C              INC A
01C8      32 2FD0          LD (M30), A
01CB      CD 0A36          CALL STEP
                                ;PAGE 107
01CE      C3 00D5          JP MONI
01D1      3E FF          CLRMEM: LD A, 0FFH
01D3      12              LD (DE), A
01D4      1B              DEC DE
01D5      10 FA          DJNZ CLRMEM
01D7      C9              RET
01D8      E1              POP HL          ;"INC" COMMAND
01D9      CD 01A8          CALL EDIT      ;CALL PARA
01DC      CD 0150          CALL PROVER    ;PROTECT OVER
01DF      CD 016A          CALL PROEQU    ;PROTECT MONI =EDIT
01E2      06 06          LD B, 06       ;CHANGE USER PARA.
01E4      FD 23          INC1: INC IY
01E6      10 FC          DJNZ INC1
01E8      06 05          LD B, 5        ;CHANGE PAT.
01EA      DD 23          INC2: INC IX
01EC      10 FC          DJNZ INC2
01EE      DD 22 2FF2      LD (M11), IX  ;POINT DISPLAY
01F2      DD 22 2FFC      LD (M16), IX  ;SAVE PAT
01F6      FD 22 2FFE      LD (M18), IY  ;SAVE USER
01FA      CD 01B1          CALL MOVE
01FD      CD 0104          CALL SAVE
0200      CD 013D          CALL SAVE1
0203      CD 0A36          CALL STEP
0206      CD 012A          CALL SAVE2
0209      CD 013D          CALL SAVE1
020C      C3 00D5          JP MONI
020F      E1          DEC: POP HL          ;"DEC" COMMAND
0210      CD 01A8          CALL EDIT      ;CALL PARA.
0213      CD 0180          CALL PROLOW
0216      CD 0194          CALL NODATA
0219      06 06          LD B, 6        ;CHANGE USER PARA.
021B      FD 2B          DEC1: DEC IY
021D      10 FC          DJNZ DEC1
021F      06 05          LD B, 5        ;CHANGE PAT. PARA
0221      DD 2B          DEC2: DEC IX
0223      10 FC          DJNZ DEC2
0225      DD 22 2FF2      LD (M11), IX  ;POINT DISPLAY
0229      DD 22 2FFC      LD (M16), IX  ;SAVE PAT.
022D      FD 22 2FFE      LD (M18), IY  ;SAVE USER
0231      CD 01B1          CALL MOVE
0234      CD 0104          CALL SAVE
    
```

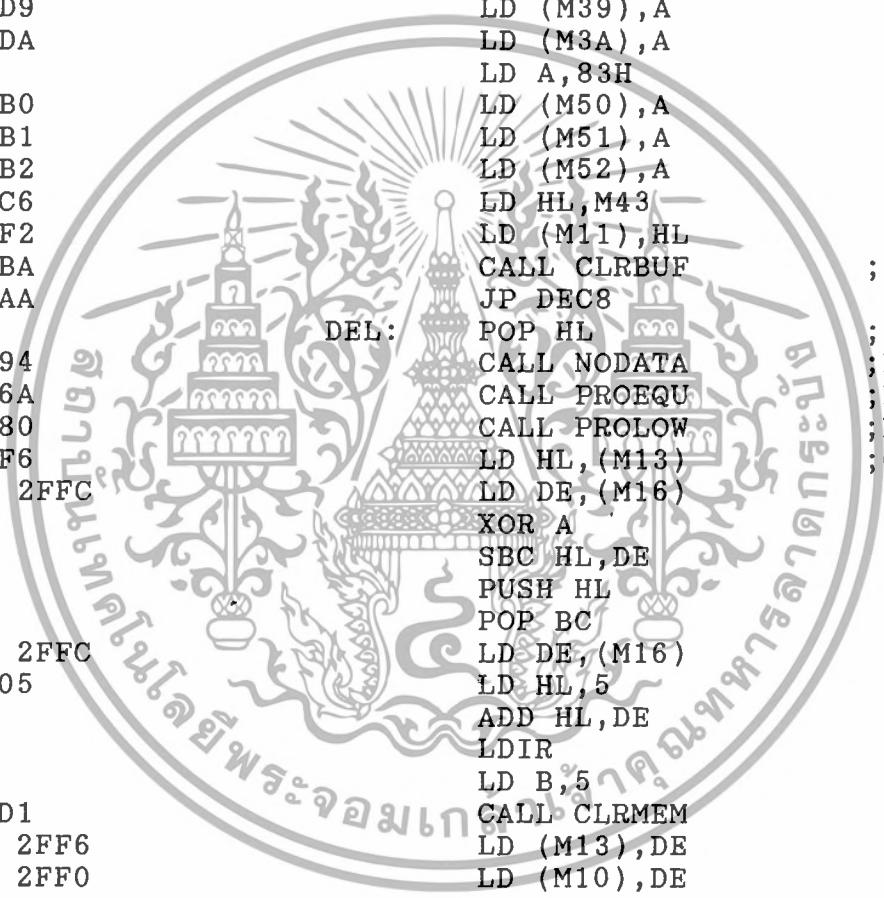
```

0237    CD 013D                CALL SAVE1
023A    DD 21 2FD0           LD IX,M30
023E    CD 02B0                CALL OVER                ;CHECKSTEP
                                ;PAGE1Q8
0241    FE 00                  CP 00H
0243    C2 025A               JP NZ,DEC3
0246    DD 23                  INC IX
0248    CD 02B0                CALL OVER
024B    FE 00                  CP 00H
024D    C2 025A               JP NZ,DEC3
0250    DD 23                  INC IX
0252    CD 02B0                CALL OVER
0255    FE 00                  CP 00H
0257    CA 02B7               JP Z,UNDER
025A    DD 21 2FD0           LD IX,M30
025E    CD 02B0                CALL OVER
0261    FE 00                  CP 00H
0263    C2 028C               JP NZ,DEC4
0266    3E 01                  LD A,1H
0268    32 2FD0               LD (M30),A
026B    DD 23                  INC IX
026D    CD 02B0                CALL OVER
0270    FE 00                  CP 00H
0272    C2 0295               JP NZ,DEC5
0275    3E 01                  LD A,1H
0277    32 2FD1               LD (M31),A
027A    DD 23                  INC IX
027C    CD 02B0                CALL OVER
027F    FE 00                  CP 00H
0281    C2 029E               JP NZ,DEC6
0284    3E 01                  LD A,1H
0286    32 2FD2               LD (M32),A
0289    C3 02A4               JP DEC7
028C    3E 01                  LD A,1H
028E    80                    ADD A,B
028F    32 2FD0               LD (M30),A
0292    C3 02A4               JP DEC7
0295    3E 01                  LD A,1H
0297    80                    ADD A,B
0298    32 2FD1               LD (M31),A
029B    C3 02A4               JP DEC7
029E    3E 01                  LD A,1H
02A0    80                    ADD A,B
02A1    32 2FD2               LD (M32),A
02A4    CD 0A7F               CALL SEG                ;STEP SHOW
02A7    CD 012A                CALL SAVE2

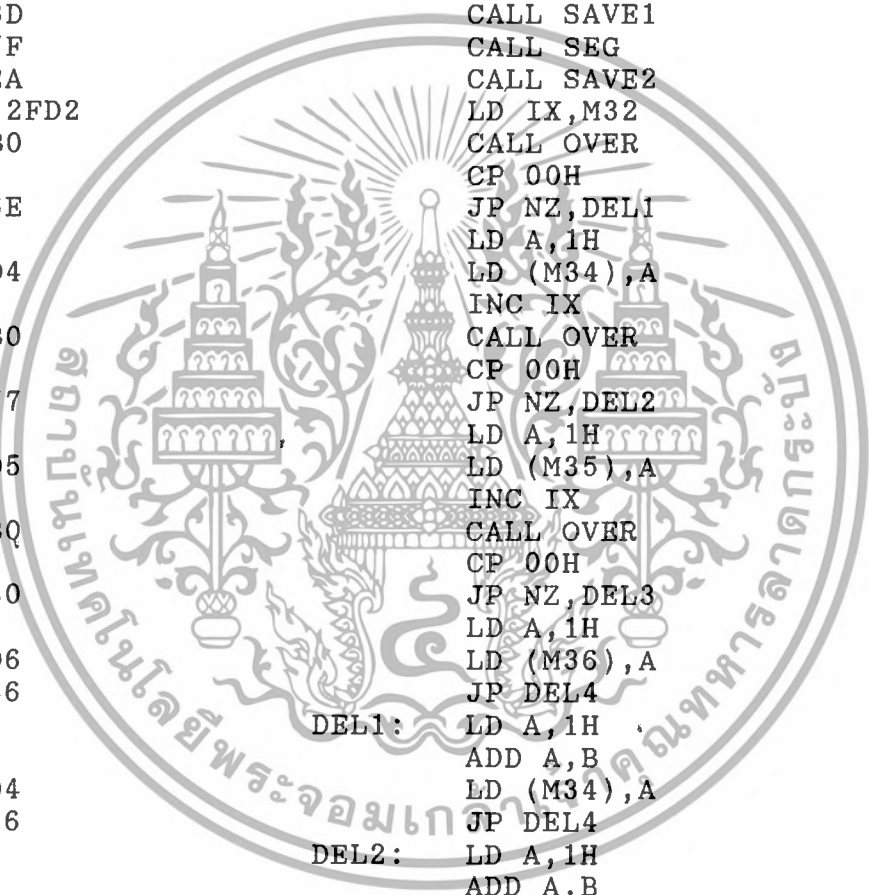
```

```

02AA    CD 0117          DEC8:    CALL SAVE4
02AD    C3 00D5          JP MONI
02B0    DD 46 00        OVER:    LD B, (IX+00)
02B3    3E 0A           LD A, 0AH
02B5    90              SUB B
02B6    C9              RET
02B7    3E 0B          UNDER:  LD A, 0BH          ;UNDER DEC
02B9    32 2FD8        LD (M38), A
                                ;109
02BC    3E 0A           LD A, 0AH
02BE    32 2FD9        LD (M39), A
02C1    32 2FDA        LD (M3A), A
02C4    3E 83           LD A, 83H
02C6    32 2FB0        LD (M50), A
02C9    32 2FB1        LD (M51), A
02CC    32 2FB2        LD (M52), A
02CF    21 2FC6        LD HL, M43
02D2    22 2FF2        LD (M11), HL
02D5    CD 09BA        CALL CLRBUF          ;CLEAR UNDER
02D8    C3 02AA        JP DEC8
02DB    E1              DEL:    POP HL          ;"DEL"COMMAND
02DC    CD 0194        CALL NODATA          ;PROTECT NO DATA
02DF    CD 016A        CALL PROEQU          ;PROTECT MONI=ED
02E2    CD 0180        CALL PROLOW          ;PRTECT UNDER AR
02E5    2A 2FF6        LD HL, (M13)        ;CALCULATE PAT.
02E8    ED 5B 2FFC        LD DE, (M16)
02EC    AF              XOR A
02ED    ED 52          SBC HL, DE
02EF    E5              PUSH HL
02F0    C1              POP BC
02F1    ED 5B 2FFC        LD DE, (M16)
02F5    21 0005        LD HL, 5
02F8    19              ADD HL, DE
02F9    ED B0           LDIR                ;MOVE BLOCK PAT.
02FB    06 05          LD B, 5             ;CLEAR AREA NOT
02FD    CD 01D1        CALL CLRMEM
0300    ED 53 2FF6        LD (M13), DE
0304    ED 53 2FF0        LD (M10), DE          ;FOR CHECK RESET
0308    2A 2FFA        LD HL, (M15)        ;CALCULATE USER
030B    ED 5B 2FFE        LD DE, (M18)
030F    AF              XOR A
0310    ED 52          SBC HL, DE
0312    E5              PUSH HL
0313    C1              POP BC              ;MOVE VALUE
0314    ED 5B 2FFE        LD DE, (M18)
0318    21 0006        LD HL, 6
    
```



031B	19		ADD HL,DE	
031C	ED B0		LDIR	
031E	06 06		LD B,6	;CLEAR AREA NO:
0320	CD 01D1		CALL CLRMEM	
0323	ED 53 2FFA		LD (M15),DE	;SAVE USER
0327	2A 2FFC		LD HL,(M16)	
032A	22 2FF2		LD (M11),HL	;POINT DISPLAY
		;110		
032D	CD 01B1		CALL MOVE	
0330	CD 0104		CALL SAVE	
0333	CD 013D		CALL SAVE1	
0336	CD 0A7F		CALL SEG	
0339	CD 012A		CALL SAVE2	
033C	DD 21 2FD2		LD IX,M32	;STEP CHECK
0340	CD 02B0		CALL OVER	
0343	FE 00		CP 00H	
0345	C2 036E		JP NZ,DEL1	
0348	3E 01		LD A,1H	
034A	32 2FD4		LD (M34),A	
034D	DD 23		INC IX	
034F	CD 02B0		CALL OVER	
0352	FE 00		CP 00H	
0354	C2 0377		JP NZ,DEL2	
0357	3E 01		LD A,1H	
0359	32 2FD5		LD (M35),A	
035C	DD 23		INC IX	
035E	CD 02B0		CALL OVER	
0361	FE 00		CP 00H	
0363	C2 0380		JP NZ,DEL3	
0366	3E 01		LD A,1H	
0368	32 2FD6		LD (M36),A	
036B	C3 0386		JP DEL4	
036E	3E 01	DEL1:	LD A,1H	
0370	80		ADD A,B	
0371	32 2FD4		LD (M34),A	
0374	C3 0386		JP DEL4	
0377	3E 01	DEL2:	LD A,1H	
0379	80		ADD A,B	
037A	32 2FD5		LD (M35),A	
037D	C3 0386		JP DEL4	
0380	3E 01	DEL3:	LD A,1H	
0382	80		ADD A,B	
0383	32 2FD6		LD (M36),A	
0386	CD 0117	DEL4:	CALL SAVE4	
0389	C3 00D5		JP MONI	
038C	E1	INS:	POP HL	;"INS"COMMAND



```

038D    CD 0194          CALL NODATA          ;PROTECT NO DATA
0390    CD 0150          CALL PROVER          ;PROTECT OVER
0393    CD 016A          CALL PROEQU          ;PROTECT MONI=ED
0396    2A 2FFC          LD HL,(M16)         ;CALCULATE MOVE
0399    11 0005          LD DE,5
039C    19              ADD HL,DE
039D    22 2FFC          LD (M16),HL
03A0    22 2FF2          LD (M11),HL
03A3    ED 5B 2FFC      LD DE,(M16)
03A7    2A 2FF6          LD HL,(M13)
03AA    AF              XOR A

                                ;PAGE 111
03AB    ED 52              SBC HL,DE
03AD    E5              PUSH HL
03AE    C1              POP BC              ;MOVE VALUE
03AF    2A 2FF6          LD HL,(M13)        ;SET ADDR. TO M
03B2    11 0005          LD DE,5
03B5    19              ADD HL,DE
03B6    22 2FF6          LD (M13),HL
03B9    ED 5B 2FF6      LD DE,(M13)
03BD    1B              DEC DE
03BE    21 FFFB          LD HL,-5
03C1    19              ADD HL,DE
03C2    ED B8              LDDR              ;MOVE PAT
03C4    06 05              LD B,5            ;CLEAR TO INS
03C6    CD 01D1          CALL CLRMEM
03C9    2A 2FF6          LD HL,(M13)        ;SAVE PATMONI
03CC    22 2FE0          LD (M20),HL
03CF    ED 5B 2FFC      LD DE,(M16)        ;SAVE PATMONI
03D3    ED 53 2FF6      LD (M13),DE
03D7    2A 2FFE          LD HL,(M18)        ;CHANGE PAT. ED
03DA    11 0006          LD DE,6
03DD    19              ADD HL,DE
03DE    22 2FFE          LD (M18),HL
03E1    AF              XOR A
03E2    ED 5B 2FFE      LD DE,(M18)
03E6    2A 2FFA          LD HL,(M15)
03E9    ED 52              SBC HL,DE
03EB    E5              PUSH HL
03EC    C1              POP BC              ;MOVE USER VALUE
03ED    2A 2FFA          LD HL,(M15)
03F0    11 0006          LD DE,6
03F3    19              ADD HL,DE
03F4    22 2FFA          LD (M15),HL        ;SET ADDR. TO MOVE
03F7    ED 5B 2FFA      LD DE,(M15)
03FB    1B              DEC DE

```

```

03FC 21 FFFA LD HL,-6
03FF 19 ADD HL,DE
0400 ED B8 LDDR ;MOVE USER BLOCK
0402 06 06 LD B,6 ;CLEAR AREA NOT USE(
0404 CD 01D1 CALL CLRMEM
0407 2A 2FFA LD HL,(M15) ;SAVE USER
040A 22 2FE2 LD (M21),HL ;USER TO EDIT
040D 2A 2FFE LD HL,(M18) ;SAVE USER
0410 22 2FFA LD (M15),HL ;EDIT TO USER
0413 CD 0104 CALL SAVE
0416 CD 013D CALL SAVE1
0419 3A 2FD0 LD A,(M30) ;CHECK STEP

;112
041C FE 00 CP 00H
041E C2 043E JP NZ,INS1
0421 3E 0A LD A,0AH
0423 32 2FD0 LD (M30),A
0426 3A 2FD1 LD A,(M31)
0429 FE 00 CP 00H
042B C2 0444 JP NZ,INS2
042E 3E 0A LD A,0AH
0430 32 2FD1 LD (M31),A
0433 3A 2FD2 LD A,(M32)
0436 FE 00 CP 00H
0438 C2 044A JP NZ,INS3
043B C3 044D JP INS4
043E 32 2FD0 INS1: LD (M30),A
0441 C3 044D JP INS4
0444 32 2FD1 INS2: LD (M31),A
0447 C3 044D JP INS4
044A 32 2FD2 INS3: LD (M32),A
044D CD 0A36 INS4: CALL STEP ;SHOW STEP
0450 CD 0800 CALL USER ;CALL SEQUENCE KEY
0453 CD 012A CALL SAVE2
0456 2A 2FF0 LD HL,(M10) ;PAT.TO EDIT
0459 22 2FFC LD (M16),HL
045C 2A 2FF4 LD HL,(M12) ;USER TO EDIT
045F 22 2FFE LD (M18),HL
0462 CD 01B1 CALL MOVE ;SHOW DISPLAY
0465 2A 2FE0 LD HL,(M20) ;PAT.EDIT TO MONI
0468 22 2FF6 LD (M13),HL
046B 22 2FF0 LD (M10),HL ;FOR CHECK RESET
046E 2A 2FE2 LD HL,(M21) ;USER EDIT TO MONI
0471 22 2FFA LD (M15),HL
0474 3A 2FD4 LD A,(M34) ;CHECK STEP
0477 FE 00 CP 00H

```

```

0479      C2 0499      JP NZ,INS5
047C      3E 0A       LD A,0AH
047E      32 2FD4     LD (M34),A
0481      3A 2FD5     LD A,(M35)
0484      FE 00       CP 00H
0486      C2 04A0     JP NZ,INS6
0489      3E 0A       LD A,0AH
048B      32 2FD5     LD (M35),A
048E      3A 2FD6     LD A,(M36)
0491      FE 00       CP 00H
0493      C2 04A7     JP NZ,INS7
0496      C3 04AB     JP INS8
0499      3D          INS5: DEC A
049A      32 2FD4     LD (M34),A
049D      C3 04AB     JP INS8
04A0      3D          INS6: DEC A
04A1      32 2FD5     LD (M35),A
04A4      C3 04AB     JP INS8
;113
04A7      3D          INS7: DEC A
04A8      32 2FD6     LD (M36),A
04AB      CD 0117     INS8: CALL SAVE4
04AE      C3 00D5     JP MONI
04B1      E1          SEAR: POP HL ;"SEARCH"
04B2      CD 0104     CALL SAVE
04B5      3E 59       LD A,59H ;SET DATA "SSEARCH"
04B7      32 2FC6     LD (M43),A
04BA      3E FF       LD A,0FFH ;DATA DISPLAY
04BC      32 2FC7     LD (2FC7H),A
04BF      21 2FC7     LD HL,2FC7H
04C2      22 2FF2     LD (M11),HL
04C5      06 06       LD B,6 ;CLEAR STEP"0-000"VA
04C7      2A 2FC0     LD HL,(M40)
04CA      36 00       INIT: LD (HL),00
04CC      23          INC HL
04CD      10 FB       DJNZ INIT
04CF      06 03       LD B,3 ;CLEAR STEP DISPLA
04D1      21 2FB0     LD HL,M50
04D4      CD 09BF     CALL CLRBUI
04D7      CD 0AEB     INIT1: CALL KEYIN ;FIRST NUMBER
04DA      FE 0A       CP 0AH
04DC      F2 04D7     JP P,INIT1
04DF      32 2FC0     LD (M40),A ;VALUE "0"
04E2      CD 0542     CALL SEAR2 ;FIND DATA STEP SHOW
04E5      CD 0569     CALL SEAR7
04E8      CD 0AEB     INIT2: CALL KEYIN

```

```

04EB    FE 4A                CP 4AH                ;CP "RET"KEY
04ED    CA 058B             JP Z,SEAR9
04F0    FE 0A                CP 0AH
04F2    F2 04E8             JP P,INIT2
04F5    32 2FC2             LD (M41),A           ;SAVE "00"
04F8    CD 0522             CALL NUM2             ;CHANGE VALUE
04FB    CD 0542             CALL SEAR2            ;FIND DATA
04FE    CD 0569             CALL SEAR7
0501    CD 0AEB             INIT3: CALL KEYIN     ;SECOND KEY
0504    FE 4A                CP 4AH                ;CP "RET"KEY
0506    CA 058B             JP Z,SEAR9
0509    FE 0A                CP 0AH
050B    F2 0501             JP P,INIT3
050E    CD 0532             CALL NUM3             ;CHANGE VALUE
0511    CD 0542             CALL SEAR2            ;FIND DATA
0514    CD 0569             CALL SEAR7
0517    CD 0AEB             SEAR1: CALL KEYIN    ;THIRD KEY
051A    FE 4A                CP 4AH                ;CP "RET"KEY
051C    C2 0517             JP NZ,SEAR1           ;RET KEY ONLY
051F    C3 058B             JP SEAR9
0522    2A 2FC0             NUM2: LD HL,(M40)     ;CHANGE VALUE
0525    ED 5B 2FC2          LD DE,(M41)
                                ;114
0529    EB                    EX DE,HL
052A    22 2FC0             LD (M40),HL
052D    ED 53 2FC2          LD (M41),DE
0531    C9                    RET
0532    2A 2FC2             NUM3: LD HL,(M41)     ;CHANGE VALUE
0535    22 2FC4             LD (M42),HL
0538    2A 2FC0             LD HL,(M40)
053B    22 2FC2             LD (M41),HL
053E    32 2FC0             LD (M40),A           ;"0"VALUE
0541    C9                    RET
0542    21 0000             SEAR2: LD HL,00H     ;CLEAR RESUNT
0545    3A 2FC4             LD A,(M42)
0548    47                    LD B,A
0549    FE 00                CP 00H
054B    CA 0554             JP Z,SEAR4
054E    11 0064             LD DE,64H            ;"000"VALUE
0551    19                    SEAR3: ADD HL,DE
0552    10 FD                DJNZ SEAR3
0554    3A 2FC2             SEAR4: LD A,(M41)
0557    47                    LD B,A
0558    FE 00                CP 00H
055A    CA 0563             JP Z,SEAR6
055D    11 000A             LD DE,0AH            ;"00"VALUE

```

```

0560      19                      SEAR5:  ADD HL,DE
0561      10,FD                    DJNZ SEAR5
0563      ED 5B 2FC0              SEAR6:  LD DE,(M40)      ;"00"VALUE
0567      19                      ADD HL,DE
0568      C9                      RET
0569      23                      SEAR7:  INC HL
056A      22 2FEC                LD (M27),HL
056D      3E 0B                    LD A,0BH              ;SET STEP VALUE AT I
056F      32 2FD0                LD (M30),A
0572      3E 0A                    LD A,0AH
0574      32 2FD1                LD (M31),A
0577      32 2FD2                LD (M32),A
057A      ED 5B 2FEC            SEAR8:  LD DE,(M27)      ;FIND DATA STEP TO S
057E      CD 0A36                CALL STEP
0581      1B                      DEC DE
0582      7A                      LD A,D
0583      B3                      OR E
0584      C2 057E                JP NZ,SEAR8
0587      CD 0A7F                CALL SEG
058A      C9                      RET
058B      06 08                  SEAR9:  LD B,8          ;CLEAR BUFFE
058D      21 2FB3                LD HL,M53
0590      CD 09BF                CALL CLRBUF
0593      ED 4B 2FEC            LD BC,(M27)
                                ;115
0597      C5                      PUSH BC
0598      21 23D0                LD HL,STPATE        ;CALCULATE PAT.
059B      11 0005                LD DE,5
059E      CD 05C0                CALL SUM
05A1      22 2FFC                LD (M16),HL        ;SAVE PAT
05A4      22 2FF2                LD (M11),HL        ;POINT DISPLAY
05A7      21 1800                LD HL,STUSEE        ;CAL USER
05AA      11 0006                LD DE,6
05AD      C1                      POP BC
05AE      CD 05C0                CALL SUM
05B1      22 2FFE                LD (M18),HL        ;SAVE USER
05B4      CD 01B1                CALL MOVE            ;MOVE TO BUFFER
05B7      CD 012A                CALL SAVE2
05BA      CD 0117                CALL SAVE4
05BD      C3 00D5                JP MONI
05C0      19                      SUM:   ADD HL,DE        ;CALCULATE PARA.
05C1      0B                      DEC BC
05C2      79                      LD A,C
05C3      B0                      OR B
05C4      C2 05C0                JP NZ,SUM
05C7      C9                      RET

```

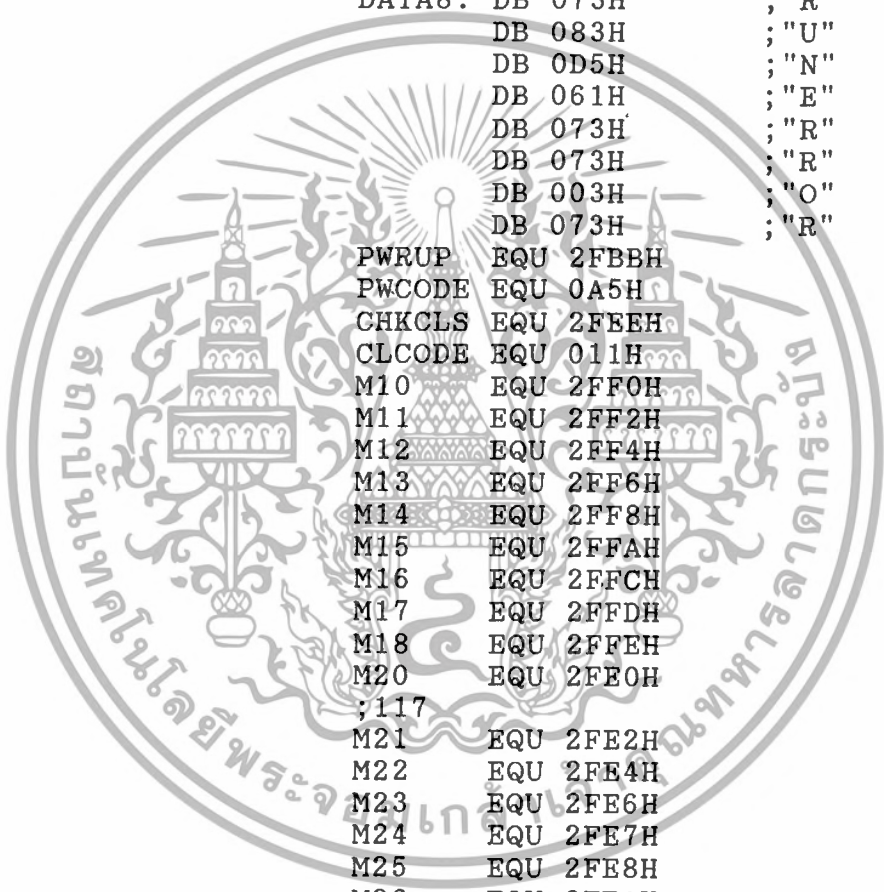
```

05C8      E1                RUN:   POP HL
05C9      06 0B            LD B,0BH          ;CLEAR BUF.
05CB      21 2FB0          LD HL,M50
05CE      CD 09BF          CALL CLRBUJ
05D1      3E 81            LD A,81H          ;CTRW PIO
05D3      D3 0B            OUT (0BH),A
05D5      3E FF            LD A,0FFH         ;CLAER CH.A
05D7      D3 08            OUT (08H),A
05D9      C3 063E          JP RUNOBJ
05DC      E1                CLS:   POP HL
05DD      3E 11            LD A,CLCODE       ;"CLS"CODE
05DF      32 2FEE          LD (CHKCLS),A
05E2      C3 0000          JP INIT.
05E5      06 09            DEMO:  LD B,9          ;START DATA DISPLAY
05E7      DD 21 0F26        LD IX,DATA5
05EB      16 10            DEMO1: LD D,10H        ;DISPLAY DELAY
05ED      CD 05FC          DEMO2: CALL DISP      ;DISPLAY DATA
05F0      15                DEC D
05F1      C2 05ED          JP NZ,DEMO2
05F4      10 01            DJNZ DEMO3         ;CHECK RUNNING
05F6      C9                RET                ;OUT OFF DEMO
05F7      DD 23            DEMO3: INC IX
05F9      C3 05EB          JP DEMO1
05FC      08                DISP:  EX AF,AF'       ;SCAN DATA
05FD      D9                EXX                ;SAVE PARA
05FE      DD 22 2FDE        LD (M70),IX
0602      06 09            LD B,9             ;SCAN LOGIC VALUE
0604      3E 00            LD A,0             ;ACTIV LOGIC AT FIRST
                                ;116
0606      5F                DISP1: LD E,A         ;SAVE ACIVE
0607      D3 02            OUT (02H),A        ;SELECT DIGIT
0609      DD 7E 00          LD A,(IX+00)       ;SELECT DATA
060C      D3 00            OUT (00H),A
060E      10 07            DJNZ DISP2
0610      DD 2A 2FDE        LD IX,(M70)
0614      08                EX AF,AF'          ;OUT OF DISP
0615      D9                EXX
0616      C9                RET
0617      0E F0            DISP2: LD C,0F0H
0619      0D                DISP3: DEC C
061A      C2 0619          JP NZ,DISP3
061D      DD 23            INC IX
061F      7B                LD A,E
0620      3C                INC A
0621      C3 0606          JP DISP1
0624      DD 21 0636        ERROR: LD IX,DATA8

```

```

0628      CD 05FC          CALL DISP
062B      C3 0624          JP ERROR
062E      31              DATA7: DB 031H          ; "P"
062F      E3              DB 0E3H          ; "L"
0630      63              DB 063H          ; "C"
0631      FD              DB 0FDH          ; "-"
0632      FD              DB 0FDH          ; "-"
0633      73              DB 073H          ; "R"
0634      83              DB 083H          ; "U"
0635      D5              DB 0D5H          ; "N"
0636      73              DATA8: DB 073H          ; "R"
0637      83              DB 083H          ; "U"
0638      D5              DB 0D5H          ; "N"
0639      61              DB 061H          ; "E"
063A      73              DB 073H          ; "R"
063B      73              DB 073H          ; "R"
063C      03              DB 003H          ; "O"
063D      73              DB 073H          ; "R"
2FBB      PWRUP          EQU 2FBBH
00A5      PWCODE          EQU 0A5H
2FEE      CHKCLS          EQU 2FEEH
0011      CLCODE          EQU 011H
2FF0      M10             EQU 2FF0H
2FF2      M11             EQU 2FF2H
2FF4      M12             EQU 2FF4H
2FF6      M13             EQU 2FF6H
2FF8      M14             EQU 2FF8H
2FFA      M15             EQU 2FFAH
2FFC      M16             EQU 2FFCH
2FFD      M17             EQU 2FFDH
2FFE      M18             EQU 2FFEH
2FE0      M20             EQU 2FE0H
;117
2FE2      M21             EQU 2FE2H
2FE4      M22             EQU 2FE4H
2FE6      M23             EQU 2FE6H
2FE7      M24             EQU 2FE7H
2FE8      M25             EQU 2FE8H
2FEA      M26             EQU 2FEAH
2FEC      M27             EQU 2FECH
2FEE      M28             EQU 2FEEH
2FD0      M30             EQU 2FD0H
2FD1      M31             EQU 2FD1H
2FD2      M32             EQU 2FD2H
2FD3      M33             EQU 2FD3H
2FD4      M34             EQU 2FD4H
    
```



2FD5		M35	EQU 2FD5H	
2FD6		M36	EQU 2FD6H	
2FD7		M37	EQU 2FD7H	
2FD8		M38	EQU 2FD8H	
2FD9		M39	EQU 2FD9H	
2FDA		M3A	EQU 2FDAH	
2FDB		M3B	EQU 2FDBH	
2FC0		M40	EQU 2FC0H	
2FC2		M41	EQU 2FC2H	
2FC4		M42	EQU 2FC4H	
2FC6		M43	EQU 2FC6H	
2FB0		M50	EQU 2FB0H	
2FB1		M51	EQU 2FB1H	
2FB2		M52	EQU 2FB2H	
2FB3		M53	EQU 2FB3H	
2FDE		M70	EQU 2FDEH	
2FA0		M71	EQU 2FA0H	
002D		HIHU	EQU 2DH	
0099		HILU	EQU 99H	
0023		LOHU	EQU 23H	
00D5		LOLU	EQU 0D5H	
00D0		LOLUE	EQU 0D0H	
23D5		STAPAT	EQU 23D5H	
1806		STAUSE	EQU 1806H	
23D0		STPATE	EQU 23D0H	
1800		STUSEE	EQU 1800H	
09BA		CLRBUF	EQU 09BAH	
09BF		CLRBUI	EQU 09BFH	
0AEB		KEYIN	EQU 0AEBH	
0A36		STEP	EQU 0A36H	
0A7F		SEG	EQU 0A7FH	
0800		USER	EQU 0800H	
0F26		DATA5	EQU 0F26H	
063E	3E 27	RUNOBJ:	LD A,27H	
0640	D3 10	CTCI:	OUT (10H),A	;INITIAL CTC
0642	3E B0		LD A,0B0H	
0644	D3 10		OUT (10H),A	
			;118	
0646	3E 57		LD A,57H	
0648	D3 11		OUT (11H),A	
064A	3E 02		LD A,02H	
064C	D3 11		OUT (11H),A	
064E	3E 57		LD A,57H	
0650	D3 12		OUT (12H),A	
0652	3E 00		LD A,00H	
0654	D3 12		OUT (12H),A	

0656	3E FE	LD A,0FEH
0658	D3 00	OUT (00H),A
065A	3E 08	LD A,08H
065C	D3 02	OUT (02),A
065E	C3 1806	JP STAUSE



Macros:

Symbols:

BOOT	003B	CBOOT	0070	CBOOT1	0078	CHKCLS	2FEE
CLCODE	0011	CLEAR	0086	CLRBUF	09BA	CLRBUI	09BF
CLRMEM	01D1	CLS	05DC	CTCI	0640	CWBOOT	0010
DATA5	0F26	DATA7	062E	DATA8	0636	DEC	020F
DEC1	021B	DEC2	0221	DEC3	025A	DEC4	028C
DEC5	0295	DEC6	029E	DEC7	02A4	DEC8	02AA
DEL	02DB	DEL1	036E	DEL2	0377	DEL3	0380
DEL4	0386	DEMO	05E5	DEMO1	05EB	DEMO2	05ED
DEMO3	05F7	DISP	05FC	DISP1	0606	DISP2	0617
DISP3	0619	EDIT	01A8	ERROR	0624	HIHU	002D
HILU	0099	INC1	01E4	INC2	01EA	INIT	04CA
INIT.	0000	INIT1	04D7	INIT2	04E8	INIT3	0501
INS	038C	INS1	043E	INS2	0444	INS3	044A
INS4	044D	INS5	0499	INS6	04A0	INS7	04A7
INS8	04AB	KEYIN	0AEB	LOHU	0023	LOLU	00D5
LOLUE	00D0	M10	2FF0	M11	2FF2	M12	2FF4
M13	2FF6	M14	2FF8	M15	2FFA	M16	2FFC
M17	2FFD	M18	2FFE	M20	2FE0	M21	2FB2
M22	2FE4	M23	2FE6	M24	2FE7	M25	2FE8
M26	2FEA	M27	2FEC	M28	2FEE	M30	2FD0
M31	2FD1	M32	2FD2	M33	2FD3	M34	2FD4
M35	2FD5	M36	2FD6	M37	2FD7	M38	2FD8
M39	2FD9	M3A	2FDA	M3B	2FDB	M40	2FC0
M41	2FC2	M42	2FC4	M43	2FC6	M50	2FB0
M51	2FB1	M52	2FB2	M53	2FB3	M70	2FDE
M71	2FA0	MONI	00D5	MOVE	01B1	NODAT1	01A3
NODAT2	01A4	NODATA	0194	NUM2	0522	NUM3	0532
OVER	02B0	OVER1	0165	OVER2	0166	PROEQ1	017B
PROEQ2	017C	PROEQU	016A	PROG	01BD	PROLO1	018F
PROLO2	0190	PROLOW	0180	PROVER	0150	PWCODE	00A5
PWRUP	2FBB	RUN	05C8	RUNOBJ	063E	SAVE	0104
SAVE1	013D	SAVE2	012A	SAVE4	0117	SEAR	04B1
SEAR1	0517	SEAR2	0542	SEAR3	0551	SEAR4	0554
SEAR5	0560	SEAR6	0563	SEAR7	0569	SEAR8	057E
SEAR9	058B	SEG	0A7F	STAPAT	23D5	START1	0080
STAUSE	1806	STEP	0A36	STPATE	23D0	STUSEE	1800
SUM	05C0	UNDER	02B7	USER	0800	WBOOT2	0068



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;PLC(USER) SYSTEM
.Z80
ASEG
ORG 800H
0000'
0800 CD 0AEB          USER: CALL KEYIN      ;FIRST KEY
0803 FE 46           CP 46H              ;CP "INC"
0805 CA 01D8        JP Z,INCR
0808 FE 56           CP 56H              ;CP "DEC"
080A CA 020F        JP Z,DECR
080D FE 45           CP 45H              ;CP "DEL"
080F CA 02DB        JP Z,DEL
0812 FE 55           CP 55H              ;CP"INS"
0814 CA 038C        JP Z,INS
0817 FE 5E           CP 5EH              ;CP"SEAR"
0819 CA 04B1        JP Z,SEAR
081C FE 62           CP 62H              ;CP "CLEAR"
081E CA 05DC        JP Z,CLS
0821 FE 41           CP 41H              ;CP "PROG"
0823 CA 01BD        JP Z,PROG
0826 FE 4E           CP 4EH              ;CP "RUN"
0828 CA 05C8        JP Z,RUN
082B 47             LD B,A
082C 2A 2FF6        LD HL,(M13)        ;>500 STEP WAIT
082F 3E 2D           LD A,HIHU
0831 BC             CP H
0832 C2 083B        JP NZ,USER1
0835 3E 99           LD A,HILU
0837 BD             CP L
0838 CA 0800        JP Z,USER
083B 2A 2FF6        USER1: LD HL,(M13) ;PAT BACKUP TOPAT MONI
083E 22 2FF0        LD (M10),HL
0841 22 2FF2        LD (M11),HL
0844 2A 2FFA        LD HL,(M15)        ;USER BACKUP TO USER MONI
0847 22 2FF4        LD (M12),HL
084A 78             LD A,B
084B FE 4B           CP 4BH              ;CP "END"
084D CA 0A01        JP Z,CLOSE
0850 FE 59           CP 59H              ;CP "JUMP"
0852 CA 0AA4        JP Z,JUMP
0855 FE 58           CP 58H              ;CP "JUMPT"
0857 CA 0ABB        JP Z,JUMPT
085A FE 57           CP 57H              ;CP "ENDJ"
085C CA 0AD2        JP Z,ENDJ
085F FE 4F           CP 4FH              ;CP "DATSHFT"
0861 CA 0DC7        JP Z,DASHFT
0864 FE 44           CP 44H              ;CP "LD"

```

0866	C2	086F	JP	NZ,COMP
0869	21	0E2D	LD	HL,LD
086C	C3	08EC	JP	INSTR
086F	FE	54	COMP:	CP 54H ;CP "LDI"
0871	C2	087A	JP	NZ,COMP1
0874	21	0E3D	LD	HL,LDI
0877	C3	08EC	JP	INSTR
087A	FE	49	COMP1:	CP 49H ;CP "AND"
087C	C2	0885	JP	NZ,COMP2
087F	21	0E4D	LD	HL,ANDD
0882	C3	08EC	JP	INSTR
0885	FE	5C	COMP2:	CP 5CH ;CP "ANDI"
0887	C2	0890	JP	NZ,COMP3
088A	21	0E5D	LD	HL,ANI
088D	C3	08EC	JP	INSTR
0890	FE	48	COMP3:	CP 48H ;CP "OR"
0892	C2	089B	JP	NZ,COMP4
0895	21	0E7D	LD	HL,ORI
0898	C3	08EC	JP	INSTR
089B	FE	5B	COMP4:	CP 5BH ;CP "ORI"
089D	C2	08A6	JP	NZ,COMP5
08A0	21	0E7D	LD	HL,ORI
08A3	C3	08EC	JP	INSTR
08A6	FE	61	COMP5:	CP 61H ;CP "SET"
08A8	C2	08B1	JP	NZ,COMP6
08AB	21	0E8D	LD	HL,SET
08AE	C3	08EC	JP	INSTR
08B1	FE	60	COMP6:	CP 60H ;CP "RES"
08B3	C2	08BC	JP	NZ,COMP7
08B6	21	0E97	LD	HL,RES
08B9	C3	08EC	JP	INSTR
08BC	FE	52	COMP7:	CP 52H ;CP "TEST"
08BE	C2	08C7	JP	NZ,COMP8
08C1	21	0EA4	LD	HL,TSET
08C4	C3	08EC	JP	INSTR
08C7	FE	5A	COMP8:	CP 5AH ;CP "CSET"
08C9	C2	08D2	JP	NZ,COMP9
08CC	21	0EA8	LD	HL,CSET
08CF	C3	08EC	JP	INSTR
08D2	FE	5D	COMP9:	CP 5DH ;CP "SHFT"
08D4	C2	08E4	JP	NZ,COMP10
08D7	21	0EBC	LD	HL,SHFT
08DA	47		LD	B,A ;SAVE KEY SCAN
08DB	3E	FE	LD	A,0FEH ;DATA DISPLAY
08DD	32	2FD3	LD	(M33),A
08E0	78		LD	A,B

```

08E1    C3 08EC                JP INSTR
08E4    FE 4C                COMP10:CP 4CH      ;CP"="
08E6    C2 0800              JP NZ,USER
08E9    21 0EAC              LD HL,EQU
08EC    22 2FE6              INSTR: LD (M23),HL ;SAVE JUMP
08EF    32 2FC6              LD (M43),A        ;CHECK BUF.
08F2    CD 09F3              CALL PAT          ;SAVE PAT.
08F5    CD 0AEB              INSTR1:CALL KEYIN ;SECOND KEY
08F8    2A 2FE6              LD HL,(M23)      ;JUMP TO ADDRROUTINE
08FB    46                    INSTR2:LD B,(HL)  ;CHECK KEY VALUE
08FC    B8                    CP B
08FD    CA 090E              JP Z,INSTR3      ;SAVE PARA.
0900    4F                    LD C,A
0901    78                    LD A,B
0902    FE 38                CP 38H           ;CLOSE CODE
0904    79                    LD A,C
0905    CA 08F5              JP Z,INSTR1      ;JP FAULT KEY
0908    23                    INC HL
0909    23                    INC HL
090A    23                    INC HL
090B    C3 08FB              JP INSTR2        ;CHECK OTHER
090E    23                    INSTR3:INC HL    ;SAVE PARA IN REG DE
090F    56                    LD D,(HL)
0910    23                    INC HL
0911    5E                    LD E,(HL)
0912    ED 53 2FE6          INSTR4:LD (M23),DE ;SAVE ADDR CALL ROUTING
0916    AF                    XOR A           ;CHECK "RST SHFT"
0917    21 1081              LD HL,RSHT
091A    ED 52                    SBC HL,DE
091C    CA 0DF0              JP Z,RESHT
091F    AF                    XOR A           ;CHECK "SFT REG"
0920    21 CC11              LD HL,SFTREG
0923    ED 52                    SBC HL,DE
0925    C2 093C              JP NZ,INSTR5
0928    2A 2FF0              LD HL,(M10)     ;PUT DATA
092B    2B                    DEC HL
092C    22 2FF0              LD (M10),HL
092F    3E DE                    LD A,0DEH      ;DATA DISP.
0931    32 2FD3              LD (M33),A
0934    CD 09F3              CALL PAT
0937    3E FF                    LD A,0FFH
0939    32 2FD3              LD (M33),A
093C    CD 09F3              INSTR5:CALL PAT
093F    ED 5B 2FE4          LD DE,(M22)     ;CONST.=3
0943    2A 2FF4              LD HL,(M12)    ;USER ADDRS. TRANSFER
0946    19                    ADD HL,DE      ;LOCATE AREA

```

```

0947 36 CD LD (HL),0CDH
0949 23 INC HL ;GEN OBJECT
094A 3A 2FE6 LD A,(M23)
094D 77 LD (HL),A
094E 23 INC HL
094F 3A 2FE7 LD A,(M24)
0952 77 LD (HL),A
0953 23 INC HL
0954 22 2FF4 LD (M12),HL ;SAVE USER
0957 AF XOR A ;TEST "TEST="
0958 2A 2FE6 LD HL,(M23)
095B 11 1072 LD DE,TSETEQ
095E ED 52 SBC HL,DE
0960 CA 0D52 JP Z,TSETPR
0963 AF XOR A ;TEST "CSET="
0964 2A 2FE6 LD HL,(M23)
0967 11 1078 LD DE,CSETEQ
096A ED 52 SBC HL,DE
096C CA 0D52 JP Z,TSETPR
096F CD 0AEB OPERND:CALL KEYIN ;THIRD KEY
0972 FE 0A CP 0AH ;CP "0-9"KEY
0974 F2 096F JP P,OPERND
0977 CD 09F3 CALL PAT ;SAVE PATT.
097A 32 2FD7 LD (M37),A ;KEY VALUE
097D CD 0AEB OPERNI:CALL KEYIN ;FOURTH KEY
0980 FE 4A CP 4AH ;CP "RET"KEY
0982 CA 09C5 JP Z,FAST3 ;ACCEPT 3KEYS
0985 FE 0A CP 0AH ;CP "0-9"KEY
0987 F2 097D JP P,OPERNI
098A CD 09F3 CALL PAT ;SAVE PATT.
098D 4F LD C,A ;TRANSFER FOURTH KEY VALUE
098E 3A 2FD7 LD A,(M37) ;THIRD KEY
0991 47 LD B,A ;SET THIS VALUE AS COUNTER
0992 3E 00 LD A,0
0994 C6 0A ADDNUM:ADD A,0AH ;VALUE OF THIRD KEY
0996 10 FC DJNZ ADDNUM
0998 41 LD B,C ;FOURTHKEY VALUE
0999 80 ADD A,B ;ADD "THIRD+FOURTH"KEY
099A CD 09DC CALL NUM1 ;GENERATE OBJECT DODE
099D 3E FF LD A,0FFH ;SET PAT 5 BYTE
099F 32 2FD3 LD (M33),A
09A2 CD 09F3 CALL PAT
09A5 CD 0AEB CHKRET:CALL KEYIN ;WAIT ONLY "RET"KEY
09A8 FE 4A CP 4AH
09AA C2 09A5 JP NZ,CHKRET
09AD CD 0A36 COME: CALL STEP ;SHOW STEP NEXT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

09B0 2A 2FF0 LD HL,(M10)
09B3 22 2FF2 LD (M11),HL
09B6 CD 09BA CALL CLRBUF
09B9 C9 RET ;RET FROM USER
09BA 06 06 CLRBUF:LD B,6 ;CLEAR BACKUP BUFFER
09BC 21 2FC6 LD HL,M43
09BF 36 FF CLRBUI:LD (HL),OFFH
09C1 23 INC HL
09C2 10 FB DJNZ CLRBUI
09C4 C9 RET
09C5 0E 02 FAST3: LD C,2 ;SUB. FOR 3 KEYS
09C7 3E FF LD A,OFFH
09C9 32 2FD3 FAST: LD (M33),A
09CC CD 09F3 CALL PAT
09CF 0D DEC C
09D0 C2 09C9 JP NZ,FAST
09D3 CD 09D9 CALL NUM ;GENERATE OBJECT CODE
09D6 C3 09AD JP COME
09D9 3A 2FD7 NUM: LD A,(M37) ;VALUE OF THIRDKEY
09DC 11 FFFA NUM1: LD DE,-6
09DF 2A 2FF4 LD HL,(M12) ;USER MONI PARAMETER
09E2 19 ADD HL,DE
09E3 36 3E LD (HL),3EH ;GENERRATE OBJ. CODE
09E5 23 INC HL
09E6 77 LD (HL),A
09E7 23 INC HL
09E8 36 00 LD (HL),00
09EA 06 04 LD B,04 ;ADD USER ADDRESS
09EC 23 NUMC: INC HL
09ED 10 FD DJNZ NUMC
09EF 22 2FF4 LD (M12),HL ;SAVE USER PARAMETER
09F2 C9 RET
09F3 47 PAT: LD B,A ;PAT. MONI PARAMETER
09F4 2A 2FF0 LD HL,(M10)
09F7 3A 2FD3 LD A,(M33) ;TRANSIENT PATTERN
09FA 77 LD (HL),A
09FB 23 INC HL
09FC 22 2FF0 LD (M10),HL ;SAVE PAT. PARAMETER
09FF 78 LD A,B
0A00 C9 RET
0A01 32 2FC6 CLOSE: LD (M43),A ;KEY SCAN VALUE
0A04 2A 2FF4 LD HL,(M12) ;USER MONI ADDRESS
0A07 36 C3 LD (HL),0C3H
0A09 23 INC HL
0A0A 36 F0 LD (HL),0F0H
0A0C 23 INC HL

```

```

0A0D    36 17                LD (HL),17H
0A0F    CD 0A27            CALL CHADDR
0A12    CD 0A18            CALL PUTPAT
0A15    C3 09A5            JP CHKRET
0A18    0E 04                PUTPAT:LD C,4          ;SAVE AND PLUSPAT. MONI P
0A1A    3E FF                LD A,OFFH
0A1C    32 2FD3            PUTPA1:LD (M33),A
0A1F    CD 09F3            CALL PAT
0A22    0D                DEC C
0A23    C2 0A1C            JP NZ,PUTPA1
0A26    C9                RET
0A27    06 03                CHADDR:LD B,3
0A29    23                CHADRI:INC HL
0A2A    36 00                LD (HL),00
0A2C    10 FB                DJNZ CHADRI
0A2E    23                INC HL
0A2F    22 2FF4            LD (M12),HL
0A32    CD 09F3            CALL PAT
0A35    C9                RET
0A36    3A 2FD0            STEP: LD A,(M30)      ;"0"VALUE
0A39    FE 00                CP 00H
0A3B    CA 0A42            JP Z,STEP1
0A3E    3D                DEC A
0A3F    C2 0A6A            JP NZ,VALUE1
0A42    3E 0A                STEP1:LD A,0AH      ;PLUS "00"VALUE
0A44    32 2FD0            LD (M30),A
0A47    3A 2FD1            LD A,(M31)        ;"00"VALUE
0A4A    FE 00                CP 00H
0A4C    CA 0A53            JP Z,STEP2
0A4F    3D                DEC A
0A50    C2 0A71            JP NZ,VALUE2
0A53    3E 0A                STEP2:LD A,0AH      ;PLUS "00"VALUE
0A55    32 2FD1            LD (M31),A
0A58    3A 2FD2            LD A,(M32)
0A5B    FE 00                CP 00H
0A5D    CA 0A69            JP Z,FINAL
0A60    3D                DEC A
0A61    FE 00                CP 00H
0A63    CA 0A69            JP Z,FINAL        ;OVER STEP
0A66    C3 0A78            JP VALUE3
0A69    76                FINAL: HALT
0A6A    32 2FD0            VALUE1:LD (M30),A  ;SAVE"0"VALUE
0A6D    CD 0A7F            CALL SEG
0A70    C9                RET
0A71    32 2FD1            VALUE2:LD (M31),A ;SAVE"00"VALUE
0A74    CD 0A7F            CALL SEG

```

```

0A77      C9                      RET
0A78      32 2FD2                 VALUE3:LD (M32),A ;SAVE"000"VALUE
0A7B      CD 0A7F                 CALL SEG
0A7E      C9                      RET
0A7F      3A 2FD0                 SEG: LD A,(M30) ;USE FOR FIND DATA STEP
0A82      CD 0A9B                 CALL SEG1 ;FIND DATA STEP
0A85      32 2FB2                 LD (M52),A
0A88      3A 2FD1                 LD A,(M31) ;"00"VALUE
0A8B      CD 0A9B                 CALL SEG1
0A8E      32 2FB1                 LD (M51),A
0A91      3A 2FD2                 LD A,(M32) ;"000"VALUE
0A94      CD 0A9B                 CALL SEG1
0A97      32 2FB0                 LD (M50),A
0A9A      C9                      RET
0A9B      21 0ECA                 SEG1: LD HL,DATA1 ;START STEP DATA TABLE
0A9E      47                     LD B,A
0A9F      2B                     SEG2: DEC HL
0AA0      10 FD                   DJNZ SEG2
0AA2      7E                     LD A,(HL) ;DATA STEP
0AA3      C9                      RET
0AA4      32 2FC6                 JUMP: LD (M43),A ;GENERATE OBJECT CODE
0AA7      2A 2FF4                 LD HL,(M12)
0AAA      36 CD                   LD (HL),OCDH
0AAC      23                     INC HL
0AAD      36 B5                   LD (HL),JUMPL
0AAF      23                     INC HL
0AB0      36 14                   LD (HL),JUMPH
0AB2      CD 0A27                 CALL CHADDR
0AB5      CD 0A18                 CALL PUTPAT
0AB8      C3 09A5                 JP CHKRET
0ABB      32 2FC6                 JUMPT: LD (M43),A
0ABE      2A 2FF4                 LD HL,(M12)
0AC1      36 CD                   LD (HL),OCDH
0AC3      23                     INC HL
0AC4      36 D2                   LD (HL),JUMPTL
0AC6      23                     INC HL
0AC7      36 14                   LD (HL),JUMPTH
0AC9      CD 0A27                 CALL CHADDR
0ACC      CD 0A18                 CALL PUTPAT
0ACF      C3 09A5                 JP CHKRET
0AD2      32 2FC6                 ENDJ: LD (M43),A
0AD5      06 06                   LD B,6
0AD7      2A 2FF4                 LD HL,(M12)
0ADA      36 00                   ENDJ1: LD (HL),00
0ADC      23                     INC HL
0ADD      10 FB                   DJNZ ENDJ1

```

```

0ADF      22 2FF4          LD (M12),HL
0AE2      CD 09F3          CALL PAT
0AE5      CD 0A18          CALL PUTPAT
0AE8      C3 09A5          JP CHKRET
0AEB      CD 0B1D          KEYIN: CALL RELSE      ;SCAN AND DISPLAY
0AEE      CD 0BE1          KEIN2: CALL BUFFER
0AF1      CD 0B4A          CALL SCAN3
0AF4      DB 02          KEIN1: IN A,(PRTC2)
0AF6      E6 F0          AND 0FOH
0AF8      EE F0          XOR 0FOH
0AFA      CA 0AEE          JP Z,KEIN2
0AFD      CB 7F          BIT 7,A
0AFF      C2 0B7F          JP NZ,KESFT
0B02      CD 0B08          CALL DEBOUN
0B05      C3 0B96          JP ENCOD
0B08      47          DEBOUN:LD B,A
0B09      CD 0B72          CALL DLY
0B0C      DB 02          IN A,(PRTC2)
0B0E      E6 F0          AND 0FOH
0B10      EE F0          XOR 0FOH
0B12      CC 0B72          CALL Z,DLY
0B15      CA 0AF4          JP Z,KEIN1
0B18      B8          CP B
0B19      C2 0B08          JP NZ,DEBOUN
0B1C      C9          RET
0B1D      0E 00          RELSE: LD C,00H
0B1F      CD 0BE1          RELSE1:CALL BUFFER
0B22      CD 0B4A          CALL SCAN3
0B25      DB 02          RELSE2:IN A,(PRTC2)
0B27      E6 70          AND 70H
0B29      EE 70          XOR 70H
0B2B      C2 0B36          JP NZ,PRESS
0B2E      0C          INC C
0B2F      3E 0A          LD A,0AH
0B31      B9          CP C
0B32      D8          RET C
0B33      C3 0B1F          JP RELSE1
0B36      CD 0B72          PRESS: CALL DLY
0B39      21 2FE8          LD HL,M25
0B3C      5E          LD E,(HL)
0B3D      CD 0BE1          PRESS1:CALL BUFFER
0B40      CD 0B4A          CALL SCAN3
0B43      BB          CP E
0B44      CA 0B25          JP Z,RELSE2
0B47      C3 0B3D          JP PRESS1
0B4A      E5          SCAN3: PUSH HL .

```

OB4B	21	2FE8	LD HL,M25
OB4E	7E		LD A,(HL)
OB4F	3C		INC A
OB50	FE	0B	CP 0BH
OB52	FA	0B57	JP M,SCOUT
OB55	3E	00	LD A,00H
OB57	77		SCOUT: LD (HL),A
OB58	D3	02	OUT (PRTC2),A
OB5A	F5		PUSH AF
OB5B	C5		PUSH BC
OB5C	D5		PUSH DE
OB5D	E5		PUSH HL
OB5E	21	2FB0	LD HL,M50
OB61	5F		LD E,A
OB62	16	00	LD D,00H
OB64	19		ADD HL,DE
OB65	46		LD B,(HL)
OB66	78		LD A,B
OB67	D3	00	OUT (PRTA2),A
OB69	E1		POP HL
OB6A	D1		POP DE
OB6B	C1		POP BC
OB6C	F1		POP AF
OB6D	E1		POP HL
OB6E	CD	0B72	CALL DLY
OB71	C9		RET
OB72	C5		DLY: PUSH BC
OB73	0E	01	LD C,1H
OB75	06	FF	DLY5: LD B,0FFH
OB77	10	FE	DLY1: DJNZ DLY1
OB79	0D		DEC C
OB7A	C2	0B75	JP NZ,DLY5
OB7D	C1		POP BC
OB7E	C9		RET
OB7F	CD	0B4A	KESFT: CALL SCAN3
OB82	DB	02	IN A,(PRTC2)
OB84	CB	7F	BIT 7,A
OB86	C2	0AEE	JP NZ,KEIN2
OB89	E6	F0	AND 0F0H
OB8B	EE	70	XOR 70H
OB8D	CA	0B7F	JP Z,KESFT
OB90	CD	0B08	CALL DEBOUN
OB93	C3	0B96	JP ENCOD
OB96	06	04	ENCOD: LD B,4H
OB98	CB	3F	SFT1: SRL A
OB9A	10	FC	DJNZ SFT1

```

OB9C      CB 5F          BIT 3,A
OB9E      C2 OBD4       JP NZ,DASFT
OBA1      DD 21 OECA    LD IX,DATA1
OBA5      FD 21 OEF8    LD IY,DATA3
OBA9      CB 57          SETKEY:BIT 2,A
OBAB      C4 OBD1       CALL NZ,SETK3
OBAE      D6 01         SUB 01H
OBB0      06 03         LD B,3H
OBB2      CB 27          SFT2: SLA A
OBB4      10 FC         DJNZ SFT2
OBB6      21 2FE8       LD HL,M25
OBB9      5E           LD E,(HL)
OBBA      83           ADD A,E
OBBB      5F           LD E,A
OBBC      16 00         LD D,00H
OBBE      DD 19         ADD IX,DE
OBC0      FD 19         ADD IY,DE
OBC2      DD 7E 00      LD A,(IX+00)
OBC5      47           LD B,A
OBC6      FD 7E 00      LD A,(IY+00)
OBC9      32 2FD3       LD (M33),A
OBCC      78           LD A,B
OB CD      CD 0E0D      CALL BEEP
OBD0      C9           RET
OBD1      3E 03         SETK3: LD A,3
OBD3      C9           RET
OBD4      E6 07         DASFT: AND 07H
OBD6      DD 21 OEE1    LD IX,DATA2
OBDA      FD 21 OF0F    LD IY,DATA4
OBDE      C3 OBA9      JP SETKEY
OBE1      08           BUFFER:EX AF,AF' ;SAVE REGISTOR
OBE2      D9           EXX
OBE3      06 08         LD B,8 ;CLEAR BUFFER
OBE5      21 2FB3       LD HL,M53
OBE8      36 FF         CLS1: LD (HL),OFFH
OBEA      23           INC HL
OBEB      10 FB         DJNZ CLS1
OBED      FD 21 2FC6    LD IY,M43 ;TEST KEY SCANVALUE
OBF1      DD 21 2FB3    LD IX,M53 ;BUFFR REF.
OBF5      FD 7E 00      LD A,(IY+00) ;CHECK KEY
OBF8      FE C3         CP 0C3H ;"END"(EDIT)
OBFA      CA OCAE      JP Z,BUF3
OBFD      FE 3E         CP 3EH ;GENERAL (EDIT)
OBFF      CA OC63      JP Z,BUF1
OC02      FE 21         CP 21H ;"TEST="(USRE)
OC04      CA OCF7      JP Z,BUFTC

```

```

0C07    FE 5D                CP 5DH                ;"SET REG"
0C09    CA 0D1C             JP Z,BUFSFT
0C0C    FE CD                CP 0CDH                ;"JUMP,JUMPT"(EDIT)
0C0E    CA 0CAE             JP Z,BUF3
0C11    FE 00                CP 00H                ;"ENDJ"(EDIT)
0C13    CA 0CAE             JP Z,BUF3
0C16    FE FF                CP 0FFH                ;EMPTY
0C18    CA 0CD5             JP Z,BUFEM
0C1B    FE 4B                CP 4BH                ;"END"(USER)
0C1D    CA 0CAE             JP Z,BUF3
0C20    FE 60                CP 60H                ;"RES"(USRE)
0C22    CA 0CD8             JP Z,BUFRES
0C25    FE 52                CP 52H                ;"TEST"(USER)
0C27    CA 0CF7             JP Z,BUFTC
0C2A    FE 5A                CP 5AH                ;"CSET"(USER)
0C2C    CA 0CF7             JP Z,BUFTC
0C2F    FE 59                CP 59H                ;"JUMP"(USER)
0C31    CA 0CAE             JP Z,BUF3
0C34    FE 58                CP 58H                ;"JUMPT"(USER)
0C36    CA 0CAE             JP Z,BUF3
0C39    FE 57                CP 57H                ;"ENDJ"(USER)
0C3B    CA 0CAE             JP Z,BUF3
0C3E    FE 4E                CP 4EH                ;"RUN"KEY
0C40    CA 0D35             JP Z,PRUN
0C43    FE 5E                CP 5EH                ;"SEARCH"KEY
0C45    CA 0CAE             JP Z,BUF3
0C48    FE 4F                CP 4FH                ;CP"DATSHFE"
0C4A    CA 0D35             JP Z,PRUN                ;SAME BUFFER
0C4D    FE 98                CP 98H                ;CHECK DEMO
0C4F    CA 0C55             JP Z,WBOOT1
0C52    C3 0C8F             JP BUF6                ;GENERAL KEY
0C55    01 0008             WBOOT1:LD BC,8
0C58    21 0F2E             LD HL,DATA6            ;SHOW"PLC READY"
0C5B    11 2FB0             LD DE,M50              ;MOVE DATA BLOCK
0C5E    ED B0                LDIR
0C60    C3 0CAB             JP BUF2
0C63    FD 7E 04             BUF1:LD A,(IY+4)       ;CHECK EDIT KEY
0C66    6F                    LD L,A
0C67    FD 7E 05             LD A,(IY+5)
0C6A    67                    LD H,A
0C6B    11 CC11             LD DE,SFTREG           ;CP"SFT REG"
0C6E    CD 0D48             CALL TEDIT
0C71    CA 0D1C             JP Z,BUFSFT
0C74    11 1063             LD DE,RESOUT           ;CP"RES OUT"
0C77    CD 0D48             CALL TEDIT
0C7A    CA 0D45             JP Z,BUF5

```

```

0C7D 11 1069 LD DE,RESREG ;CP"RES REG"
0C80 CD 0D48 CALL TEDIT
0C83 CA 0D45 JP Z,BUF5
0C86 11 2AF9 LD DE,RESTIM ;CP"RES TIME"
0C89 CD 0D48 CALL TEDIT
0C8C CA 0D45 JP Z,BUF5
0C8F FD 2A 2FF2 BUF6: LD IY,(M11) ;USRE TO EDIT MOVE
0C93 FD 7E 00 LD A,(IY+00)
0C96 DD 77 07 LD (IX+7),A
0C99 FD 7E 01 LD A,(IY+1)
0C9C DD 77 05 LD (IX+5),A
0C9F FD 7E 02 LD A,(IY+2)
0CA2 DD 77 00 LD (IX+00),A
0CA5 FD 7E 03 LD A,(IY+3)
0CA8 DD 77 01 LD (IX+1),A
0CAB D9 BUF2: EXX ;OUT OF BUFFERROUTN
0CAC 08 EX AF,AF'
0CAD C9 RET
0CAE FD 7E 01 BUF3: LD A,(IY+1) ;DISPLAY
0CB1 6F LD L,A ;CHECK DATSHFT
0CB2 FD 7E 02 LD A,(IY+2)
0CB5 67 LD H,A
0CB6 11 2211 LD DE,DASHA
0CB9 CD 0D48 CALL TEDIT
0CBC CA 0D35 JP Z,PRUN
0CBF 11 1081 LD DE,RSHFT ;CHECK"RST SHIF"
0CC2 CD 0D48 CALL TEDIT
0CC5 CA 0CD8 JP Z,BUFRES
0CC8 FD 2A 2FF2 LD IY,(M11)
0CCC FD 7E 00 LD A,(IY+00)
0CCF DD 77 06 LD (IX+6),A
0CD2 C3 0CAB JP BUF2
0CD5 C3 0CAB BUFEM: JP BUF2 ;DISPL.EMPTY
0CD8 FD 2A 2FF2 BUFRES:LD IY,(M11) ;"RES"AT FIRSTKEY
0CDC FD 7E 00 LD A,(IY+00)
0CDF DD 77 06 LD (IX+6),A
0CE2 FD 7E 01 LD A,(IY+1)
0CE5 DD 77 05 LD (IX+5),A
0CE8 FD 7E 02 LD A,(IY+2)
0CEB DD 77 00 LD (IX+00),A
0CEE FD 7E 03 LD A,(IY+3)
0CF1 DD 77 01 LD (IX+1),A
0CF4 C3 0CAB JP BUF2
0CF7 FD 2A 2FF2 BUFTC: LD IY,(M11) ;"CSET&TEST"KEY
0CFB FD 7E 00 LD A,(IY+00)
0CFE DD 77 06 LD (IX+6),A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0D01      FD 7E 01          . LD A,(IY+1)
0D04      DD 77 07          LD (IX+7),A
0D07      FD 7E 02          LD A,(IY+2)
0D0A      DD 77 02          LD (IX+2),A
0D0D      FD 7E 03          LD A,(IY+3)
0D10      DD 77 03          LD (IX+3),A
0D13      FD 7E 04          LD A,(IY+4)
0D16      DD 77 04          LD (IX+4),A
0D19      C3 0CAB          JP BUF2
0D1C      FD 2A 2FF2          BUFSFT:LD IY,(M11) ;"SHFT REG"KEY
0D20      FD 7E 00          LD A,(IY+00)
0D23      DD 77 05          LD (IX+5),A
0D26      FD 7E 02          LD A,(IY+2)
0D29      DD 77 00          LD (IX+00),A
0D2C      FD 7E 03          LD A,(IY+3)
0D2F      DD 77 01          LD (IX+1),A
0D32      C3 0CAB          JP BUF2
0D35      FD 2A 2FF2          PRUN:LD IY,(M11) ;"PROG & RUN" KEY
0D39      FD 7E 00          LD A,(IY+00)
0D3C      DD 77 05          LD (IX+5),A
0D3F      C3 0CAB          JP BUF2
0D42      C3 0CF7          BUF4:JP BUFTC
0D45      C3 0CD8          BUF5:JP BUFRES
0D48      AF              TEDIT:XOR A
0D49      22 2FDC          LD (M60),HL
0D4C      ED 52            SBC HL,DE
0D4E      2A 2FDC          LD HL,(M60)
0D51      C9              RET
0D52      06 06          TSETPR:LD B,6 ;"TSET="COMMAND
0D54      21 2FC0          LD HL,M40 ;CLEAR"0","00"AND"000"
0D57      36 00          TSETC:LD (HL),00
0D59      23              INC HL
0D5A      10 FB          DJNZ TSETC
0D5C      CD 0AEB          TSETC1:CALL KEYIN ;"0"VALUE
0D5F      FE 0A          CP 0AH
0D61      F2 0D5C          JP P,TSETC1
0D64      CD 09F3          CALL PAT
0D67      32 2FC0          LD (M40),A
0D6A      CD 0DB6          CALL TSETP1 ;"00"VALUE
0D6D      32 2FC2          LD (M41),A
0D70      CD 0522          CALL NUM2 ;CHANGE"0"&"00"
0D73      CD 0DB6          CALL TSETP1 ;"000"VALUE
0D76      CD 0532          CALL NUM3
0D79      CD 0AEB          TSETP2:CALL KEYIN ;"RET"KEY ONLY
0D7C      FE 4A          CP 4AH
0D7E      C2 0D79          JP NZ,TSETP2

```

```

OD81    CD 0542          TSETP3:CALL SEAR2
OD84    11 FFFA          LD DE,-6
OD87    DD 2A 2FF4      LD IX,(M12)
OD8B    DD 19           ADD IX,DE
OD8D    DD 36 00 21    LD (IX+00),21H
OD91    DD 23           INC IX
OD93    DD 75 00       LD (IX+00),L
OD96    DD 23           INC IX
OD98    DD 74 00       LD (IX+00),H
OD9B    06 04          LD B,4
OD9D    DD 23          TSETP4:INC IX
OD9F    10 FC          DJNZ TSETP4
ODA1    DD 22 2FF4      LD (M12),IX
ODA5    2A 2FF2          LD HL,(M11)
ODA8    11 0005         LD DE,5
ODAB    19             ADD HL,DE
ODAC    22 2FF0          LD (M10),HL
ODAF    C3 09AD         JP COME
ODB2    E1             TSETP5:POP HL
ODB3    C3 0D81         JP TSETP3
ODB6    CD 0AEB         TSETP1:CALL KEYIN
ODB9    FE 4A          CP 4AH
ODBB    CA 0DB2         JP Z,TSETP5
ODBE    FE 0A          CP 0AH
ODC0    F2 0DB6         JP P,TSETP1
ODC3    CD 09F3         CALL PAT
ODC6    C9             RET
ODC7    32 2FC6         DASHFT:LD (M43),A ;DASHFTROUT.
ODCA    CD 09F3         CALL PAT ;TEST BUF.
ODCD    CD 0AEB         DASHT1:CALL KEYIN ;"SHIF"ONLY
ODD0    FE 5D          CP 5DH
ODD2    C2 0DCD         JP NZ,DASHT1
ODD5    2A 2FF0          LD HL,(M10) ;SET SAME ADDRS.(PAT)
ODD8    2B             DEC HL
ODD9    22 2FF0          LD (M10),HL
ODDC    2A 2FF4          LD HL,(M12) ;GEN.OBJ.CODE
ODDF    36 CD          LD (HL),0CDH
ODE1    23             INC HL
ODE2    36 11          LD (HL),DASHTL
ODE4    23             INC HL
ODE5    36 22          LD (HL),DASHTH
ODE7    CD 0A27         CALL CHADDR ;CHACGE USER PARA.
ODEA    CD 0A18         CALL PUTPAT ;CHANGE PAT. PARA.
ODED    C3 09A5         JP CHKRET ;WAIT"RET"KEY
ODF0    3E FE          RESHFT:LD A,0FEH ;DATA"RESHFT
ODF2    32 2FD3         LD (M33),A

```

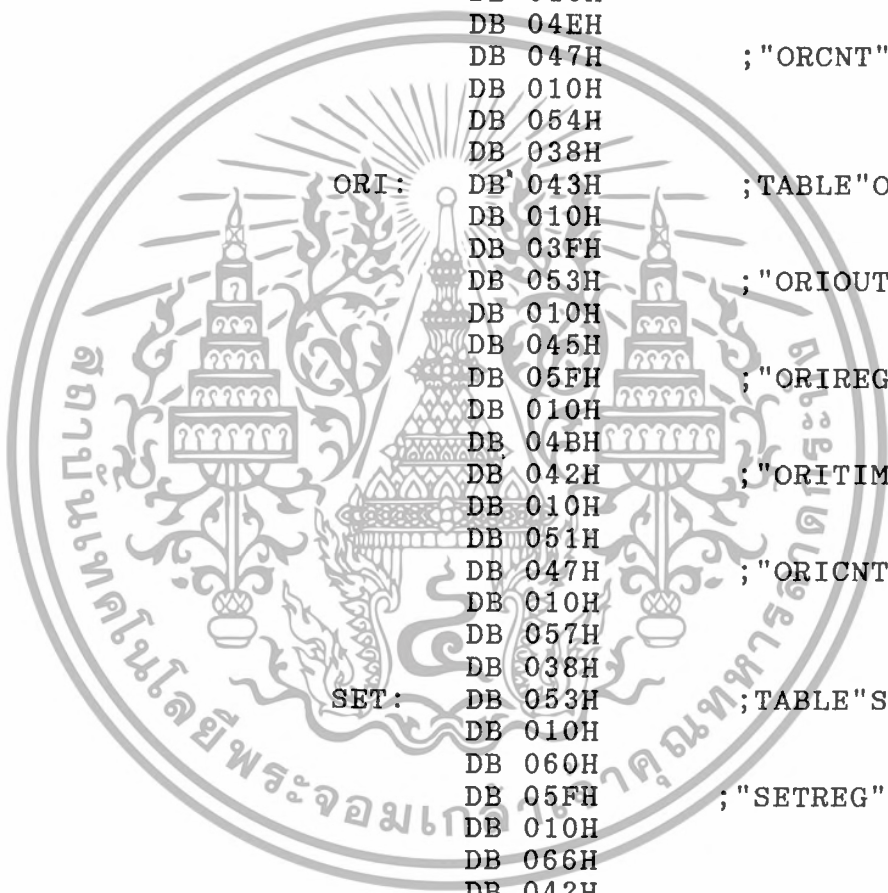
```

ODF5 2A 2FF4 LD HL,(M12) ;GEN.OBJ.
ODF8 36 CD LD (HL),0CDH
ODFA 23 INC HL
ODFB 36 44 LD (HL),RSHFTL
ODFD 23 INC HL
ODFE 36 88 LD (HL),RSHFTH
OE00 CD 0A27 CALL CHADDR
OE03 0E 03 LD C,3
OE05 3E FF LD A,0FFH
OE07 CD 0A1C CALL PUTPA1
OE0A C3 09A5 JP CHKRET
OE0D 08 BEEP: EX AF,AF'
OE0E D9 EXX
OE0F 0E 30 LD C,030H ;FREQ.BEEP
OE11 21 000D LD HL,000DH ;TIME BEEP
OE14 CD 0E1A CALL TONE
OE17 08 EX AF,AF'
OE18 D9 EXX
OE19 C9 RET
OE1A 29 TONE: ADD HL,HL
OE1B 11 0001 LD DE,1
OE1E 3E FF LD A,0FFH
OE20 D3 09 SQWAVE:OUT (09H),A
OE22 41 LD B,C
OE23 10 FE WIDTH1:DJNZ WIDTH1
OE25 EE 40 XOR 40H ;TOGGLE SQWAVE
OE27 ED 52 SBC HL,DE
OE29 C2 0E20 JP NZ,SQWAVE
OE2C C9 RET ;RET FOR TONE
OE2D 43 LD: DB 043H ;TABLE"LD"FORM
OE2E 10 DB 010H ;HIGH BYTE"LDIN"
OE2F 00 DB 000H ;LOW BYTE
OE30 53 DB 053H ;"LDIOUT"4
OE31 10 DB 010H
OE32 06 DB 006H
OE33 5F DB 05FH ;"LDREG"
OE34 10 DB 010H
OE35 0C DB 00CH
OE36 42 DB 042H ;"LDTIM"
OE37 10 DB 010H
OE38 12 DB 012H
OE39 47 DB 047H ;"LDCNT"
OE3A 10 DB 010H
OE3B 18 DB 018H
OE3C 38 DB 038H
OE3D 43 LDI: DB 043H ;TABLE"LDI"FORM

```

0E3E	10	DB 010H	
0E3F	03	DB 003H	
0E40	53	DB 053H	; "LDIREG"
0E41	10	DB 010H	
0E42	09	DB 009H	
0E43	5F	DB 05FH	; "LDIREG"
0E44	10	DB 010H	
0E45	0F	DB 00FH	
0E46	42	DB 042H	; "LDITIM"
0E47	10	DB 010H	
0E48	15	DB 015H	
0E49	47	DB 047H	; "LDICNT"
0E4A	10	DB 010H	
0E4B	1B	DB 01BH	
0E4C	38	DB 038H	
0E4D	43	ANDD: DB 043H	; TABLE "AND" FORM
0E4E	10	DB 010H	
0E4F	1E	DB 01EH	
0E50	53	DB 053H	; "ANDOUT"
0E51	10	DB 010H	
0E52	24	DB 024H	
0E53	5F	DB 05FH	; "ANDREG"
0E54	10	DB 010H	
0E55	2A	DB 02AH	
0E56	42	DB 042H	; "ANDTIM"
0E57	10	DB 010H	
0E58	30	DB 030H	
0E59	47	DB 047H	; "ANDCNT"
0E5A	10	DB 010H	
0E5B	36	DB 036H	
0E5C	38	DB 038H	
0E5D	43	ANI: DB 043H	; TABLE "ANI" FORM
0E5E	10	DB 010H	
0E5F	21	DB 021H	
0E60	53	DB 053H	; "ANIOUT"
0E61	10	DB 010H	
0E62	27	DB 027H	
0E63	5F	DB 05FH	; "ANIREG"
0E64	10	DB 010H	
0E65	2D	DB 02DH	
0E66	42	DB 042H	; "ANITIM"
0E67	10	DB 010H	
0E68	33	DB 033H	
0E69	47	DB 047H	; "ANICNT"
0E6A	10	DB 010H	
0E6B	39	DB 039H	

0E6C	38		DB 038H	
0E6D	43		DB 043H	;TABLE"OR"FORM
0E6E	10		DB 010H	
0E6F	3C		DB 03CH	
0E70	53		DB 053H	; "OROUT"
0E71	10		DB 010H	
0E72	42		DB 042H	
0E73	5F		DB 05FH	; "ORREG"
0E74	10		DB 010H	
0E75	48		DB 048H	
0E76	42		DB 042H	; "ORTIM"
0E77	10		DB 010H	
0E78	4E		DB 04EH	
0E79	47		DB 047H	; "ORCNT"
0E7A	10		DB 010H	
0E7B	54		DB 054H	
0E7C	38		DB 038H	
0E7D	43	ORI:	DB 043H	;TABLE"ORI"FORM
0E7E	10		DB 010H	
0E7F	3F		DB 03FH	
0E80	53		DB 053H	; "ORIOUT"
0E81	10		DB 010H	
0E82	45		DB 045H	
0E83	5F		DB 05FH	; "ORIREG"
0E84	10		DB 010H	
0E85	4B		DB 04BH	
0E86	42		DB 042H	; "ORITIM"
0E87	10		DB 010H	
0E88	51		DB 051H	
0E89	47		DB 047H	; "ORICNT"
0E8A	10		DB 010H	
0E8B	57		DB 057H	
0E8C	38		DB 038H	
0E8D	53	SET:	DB 053H	;TABLE"SET"FORM
0E8E	10		DB 010H	
0E8F	60		DB 060H	
0E90	5F		DB 05FH	; "SETREG"
0E91	10		DB 010H	
0E92	66		DB 066H	
0E93	42		DB 042H	
0E94	FF		DB 0FFH	
0E95	EA		DB 0EAH	
0E96	38		DB 038H	
0E97	53	RES:	DB 053H	;TABLE"RES"FORM
0E98	10		DB 010H	
0E99	63		DB 063H	

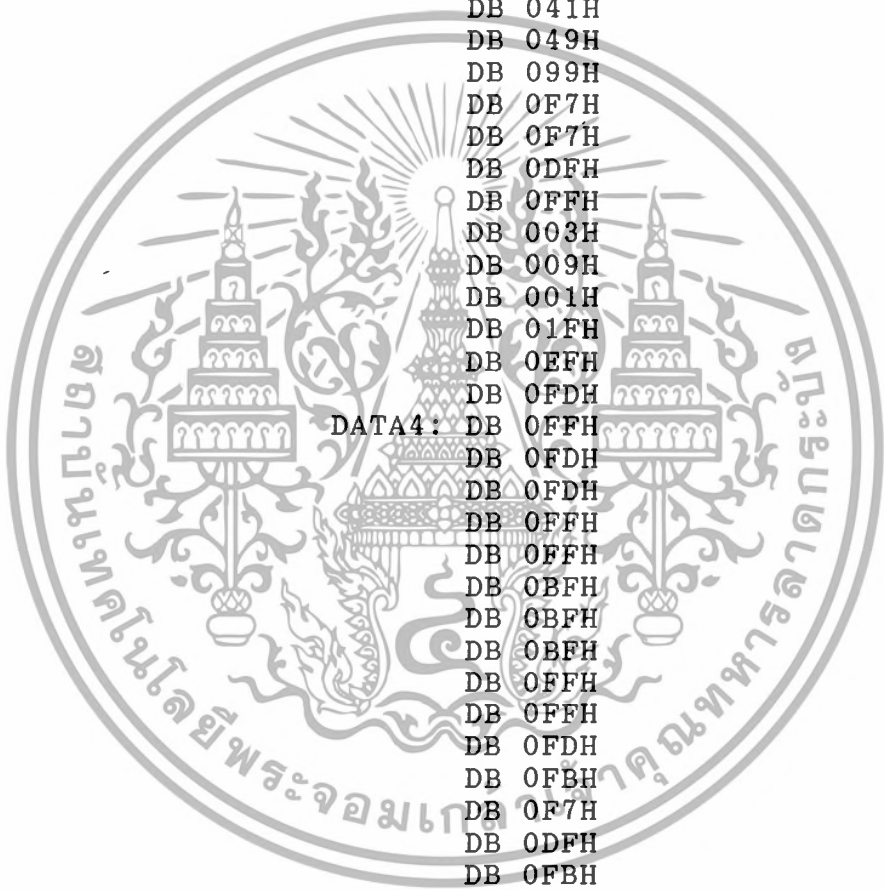


0E9A	5F		DB 05FH	;"RESREG"
0E9B	10		DB 010H	
0E9C	69		DB 069H	
0E9D	42		DB 042H	;"RESTIM"
0E9E	2A		DB 02AH	
0E9F	F9		DB 0F9H	
0EA0	5D		DB 05DH	;"RES SHFT"
0EA1	10		DB 010H	
0EA2	81		DB 081H	
0EA3	38		DB 038H	
0EA4	4C	TSET:	DB 04CH	;TABLE"TEST"FORM
0EA5	10		DB 010H	
0EA6	72		DB 072H	
0EA7	38		DB 038H	
0EA8	4C	CSET:	DB 04CH	;TABLE"CSET"FORM
0EA9	10		DB 010H	
0EAA	78		DB 078H	
0EAB	38		DB 038H	
0EAC	53	EQU:	DB 053H	;TABLE"EQU"FORM
0EAD	10		DB 010H	
0EAE	5D		DB 05DH	
0EAF	5F		DB 05FH	;"EUREG"
0EB0	10		DB 010H	
0EB1	5A		DB 05AH	
0EB2	42		DB 042H	;"EQU"TIM"
0EB3	10		DB 010H	
0EB4	6F		DB 06FH	
0EB5	47		DB 047H	;"EQU"CNT"
0EB6	10		DB 010H	
0EB7	75		DB 075H	
0EB8	63		DB 063H	;"EQU"CNTR"
0EB9	10		DB 010H	
0EBA	7B		DB 07BH	
0EBB	38		DB 038H	;EAULT CODE
0EBC	5F	SHFT:	DB 05FH	;TABLE"SHFT REG"
0EBD	10		DB 010H	
0EBE	7E		DB 07EH	
0EBF	38		DB 038H	;FAULT CODE
0EC0	03		DB 003H	
0EC1	9F		DB 09FH	
0EC2	25		DB 025H	
0EC3	0D		DB 00DH	
0EC4	99		DB 099H	
0EC5	49		DB 049H	
0EC6	41		DB 041H	
0EC7	1F		DB 01FH	

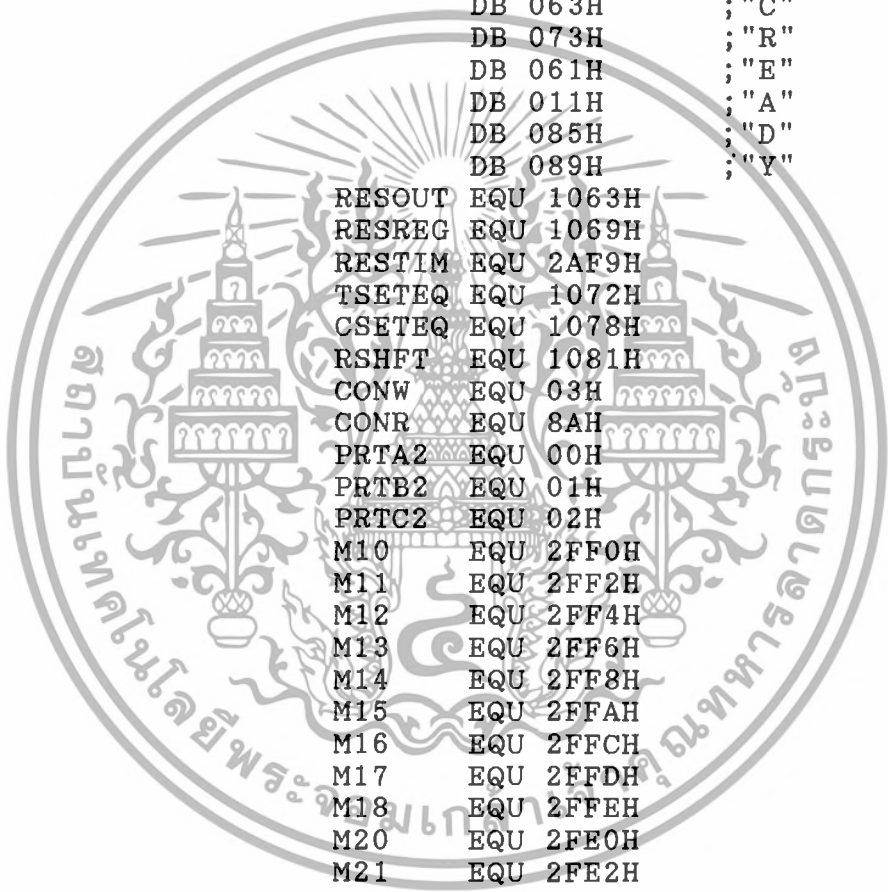
0EC8	01		DB 001H
0EC9	09		DB 009H
0ECA	40	DATA1:	DB 040H
0ECB	41		DB 041H
0ECC	03		DB 003H
0ECD	02		DB 002H
0ECE	01		DB 001H
0ECF	42		DB 042H
0ED0	43		DB 043H
0ED1	44		DB 044H
0ED2	45		DB 045H
0ED3	46		DB 046H
0ED4	06		DB 006H
0ED5	05		DB 005H
0ED6	04		DB 004H
0ED7	47		DB 047H
0ED8	48		DB 048H
0ED9	49		DB 049H
0EDA	4A		DB 04AH
0EDB	00		DB 000H
0EDC	09		DB 009H
0EDD	08		DB 008H
0EDE	07		DB 007H
0EDF	4B		DB 04BH
0EE0	4C		DB 04CH
0EE1	4D	DATA2:	DB 04DH
0EE2	4E		DB 04EH
0EE3	4F		DB 04FH
0EE4	50		DB 050H
0EE5	51		DB 051H
0EE6	52		DB 052H
0EE7	53		DB 053H
0EE8	54		DB 054H
0EE9	55		DB 055H
0EEA	56		DB 056H
0EEB	57		DB 057H
0EEC	58		DB 058H
0EED	59		DB 059H
0EEE	5A		DB 05AH
0EEF	5B		DB 05BH
0EF0	5C		DB 05CH
0EF1	5D		DB 05DH
0EF2	5E		DB 05EH
0EF3	5F		DB 05FH
0EF4	60		DB 060H
0EF5	61		DB 061H



0EF6	62		DB 062H
0EF7	63		DB 063H
0EF8	FF	DATA3:	DB 0FFH
0EF9	FF		DB 0FFH
0EFA	0D		DB 00DH
0EFB	25		DB 025H
0EFC	9F		DB 09FH
0EFD	EF		DB 0EFH
0EFE	7F		DB 07FH
0EFF	7F		DB 07FH
0F00	FF		DB 0FFH
0F01	FF		DB 0FFH
0F02	41		DB 041H
0F03	49		DB 049H
0F04	99		DB 099H
0F05	F7		DB 0F7H
0F06	F7		DB 0F7H
0F07	DF		DB 0DFH
0F08	FF		DB 0FFH
0F09	03		DB 003H
0FOA	09		DB 009H
0FOB	01		DB 001H
0FOC	1F		DB 01FH
0FOD	EF		DB 0EFH
0FOE	FD		DB 0FDH
0FOF	FF	DATA4:	DB 0FFH
0F10	FD		DB 0FDH
0F11	FD		DB 0FDH
0F12	FF		DB 0FFH
0F13	FF		DB 0FFH
0F14	BF		DB 0BFH
0F15	BF		DB 0BFH
0F16	BF		DB 0BFH
0F17	FF		DB 0FFH
0F18	FF		DB 0FFH
0F19	FD		DB 0FDH
0F1A	FB		DB 0FBH
0F1B	F7		DB 0F7H
0F1C	DF		DB 0DFH
0F1D	FB		DB 0FBH
0F1E	EF		DB 0EFH
0F1F	FC		DB 0FCH
0F20	FE		DB 0FEH
0F21	DF		DB 0DFH
0F22	7F		DB 07FH
0F23	FE		DB 0FEH



0F24	FF		DB 0FFH	
0F25	FB		DB 0FBH	
0F26	FF	DATA5:	DB 0FFH	
0F27	FF		DB 0FFH	
0F28	FF		DB 0FFH	
0F29	FF		DB 0FFH	
0F2A	FF		DB 0FFH	
0F2B	FF		DB 0FFH	
0F2C	FF		DB 0FFH	
0F2D	FF		DB 0FFH	
0F2E	31	DATA6:	DB 031H	; "P"
0F2F	E3		DB 0E3H	; "L"
0F30	63		DB 063H	; "C"
0F31	73		DB 073H	; "R"
0F32	61		DB 061H	; "E"
0F33	11		DB 011H	; "A"
0F34	85		DB 085H	; "D"
0F35	89		DB 089H	; "Y"
1063		RESOUT	EQU 1063H	
1069		RESREG	EQU 1069H	
2AF9		RESTIM	EQU 2AF9H	
1072		TSETEQ	EQU 1072H	
1078		CSETEQ	EQU 1078H	
1081		RSHFT	EQU 1081H	
0003		CONW	EQU 03H	
008A		CONR	EQU 8AH	
0000		PRTA2	EQU 00H	
0001		PRTB2	EQU 01H	
0002		PRTC2	EQU 02H	
2FF0		M10	EQU 2FF0H	
2FF2		M11	EQU 2FF2H	
2FF4		M12	EQU 2FF4H	
2FF6		M13	EQU 2FF6H	
2FF8		M14	EQU 2FF8H	
2FFA		M15	EQU 2FFAH	
2FFC		M16	EQU 2FFCH	
2FFD		M17	EQU 2FFDH	
2FFE		M18	EQU 2FFEH	
2FE0		M20	EQU 2FE0H	
2FE2		M21	EQU 2FE2H	
2FE4		M22	EQU 2FE4H	
2FE6		M23	EQU 2FE6H	
2FE7		M24	EQU 2FE7H	
2FE8		M25	EQU 2FE8H	
2FEA		M26	EQU 2FEAH	
2FEC		M27	EQU 2FECH	



2FEE	M28	EQU	2FEEH
2FD0	M30	EQU	2FD0H
2FD1	M31	EQU	2FD1H
2FD2	M32	EQU	2FD2H
2FD3	M33	EQU	2FD3H
2FD4	M34	EQU	2FD4H
2FD5	M35	EQU	2FD5H
2FD6	M36	EQU	2FD6H
2FD7	M37	EQU	2FD7H
2FD8	M38	EQU	2FD8H
2FD9	M39	EQU	2FD9H
2FDA	M3A	EQU	2FDAH
2FDB	M3B	EQU	2FDBH
2FC0	M40	EQU	2FC0H
2FC2	M41	EQU	2FC2H
2FC4	M42	EQU	2FC4H
2FC6	M43	EQU	2FC6H
2FB0	M50	EQU	2FB0H
2FB1	M51	EQU	2FB1H
2FB2	M52	EQU	2FB2H
2FB3	M53	EQU	2FB3H
2FDC	M60	EQU	2FDC
002D	HIHU	EQU	02DH
0099	HILU	EQU	099H
0023	LOHU	EQU	023H
23D5	STAPAT	EQU	23D5H
1806	STAUSE	EQU	1806H
23D0	STPATE	EQU	23D0H
1800	STUSEE	EQU	1800H
05DC	CLS	EQU	05DCH
020F	DECR	EQU	020FH
02DB	DEL	EQU	02DBH
01D8	INCR	EQU	01D8H
038C	INS	EQU	038CH
0522	NUM2	EQU	0522H
0532	NUM3	EQU	0532H
01BD	PROG	EQU	01BDH
05C8	RUN	EQU	05C8H
04B1	SEAR	EQU	04B1H
0542	SEAR2	EQU	0542H
00B5	JUMPL	EQU	0B5H
0014	JUMPH	EQU	014H
00D2	JUMPTL	EQU	0D2H
0014	JUMPTH	EQU	014H
0011	DASHTL	EQU	011H
0022	DASHTH	EQU	022H

2211
0044
0088
CC11

DASHA EQU 2211H
RSHFTL EQU 044H
RSHFTH EQU 088H
SFTREG EQU 0CC11H
END



Macros:

Symbols:

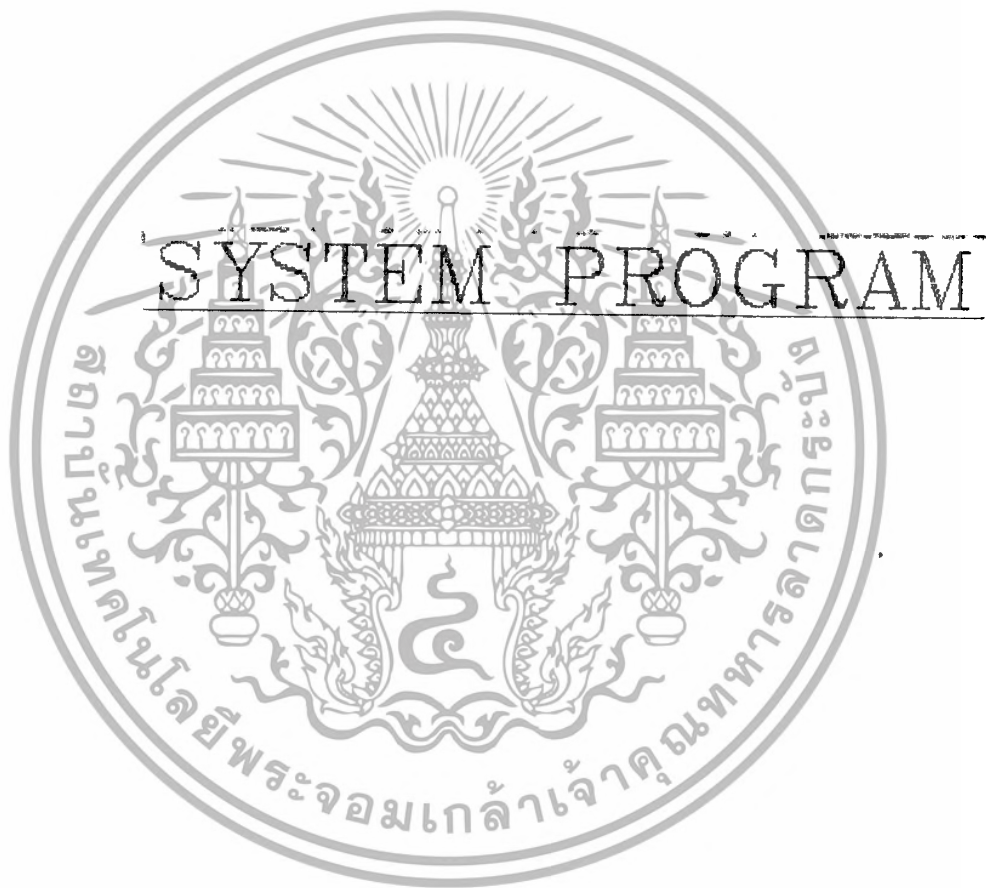
ADDNUM	0994	ANDD	0E4D	ANI	0E5D	BEEP	0E0D
BUF1	0C63	BUF2	0CAB	BUF3	0CAE	BUF4	0D42
BUF5	0D45	BUF6	0C8F	BUFEM	0CD5	BUFFER	0BE1
BUFRES	0CD8	BUFSFT	0D1C	BUFTC	0CF7	CHADDR	0A27
CHADRI	0A29	CHKRET	09A5	CLOSE	0A01	CLRBUI	09BA
CLRBUI	09BF	CLS	05DC	CLS1	0BE8	COME	09AD
COMP	086F	COMP1	087A	COMP10	08E4	COMP2	0885
COMP3	0890	COMP4	089B	COMP5	08A6	COMP6	08B1
COMP7	08BC	COMP8	08C7	COMP9	08D2	CONR	008A
CONW	0003	CSET	0EA8	CSETEQ	1078	DASFT	0BD4
DASHA	2211	DASHFT	0DC7	DASHT1	0DCD	DASHTH	0022
DASHTL	0011	DATA1	0ECA	DATA2	0EE1	DATA3	0EF8
DATA4	0F0F	DATA5	0F26	DATA6	0F2E	DEBOUN	0B08
DECR	020F	DEL	02DB	DLY	0B72	DLY1	0B77
DLY5	0B75	ENCOD	0B96	ENDJ	0AD2	ENDJ1	0ADA
EQU	0EAC	FAST	09C9	FAST3	09C5	FINAL	0A69
HIHU	002D	HILU	0099	INCR	01D8	INS	038C
INSTR	08EC	INSTR1	08F5	INSTR2	08FB	INSTR3	090E
INSTR4	0912	INSTR5	093C	JUMP	0AA4	JUMPH	0014
JUMPL	00B5	JUMPT	0ABB	JUMPTH	0014	JUMPTL	00D2
KEIN1	0AF4	KEIN2	0AEE	KESFT	0B7F	KEYIN	0AEB
LD	0E2D	LDI	0E3D	LOHU	0023	M10	2FF0
M11	2FF2	M12	2FF4	M13	2FF6	M14	2FF8
M15	2FFA	M16	2FFC	M17	2FFD	M18	2FFE
M20	2FE0	M21	2FE2	M22	2FE4	M23	2FE6
M24	2FE7	M25	2FE8	M26	2FEA	M27	2FEC
M28	2FEE	M30	2FD0	M31	2FD1	M32	2FD2
M33	2FD3	M34	2FD4	M35	2FD5	M36	2FD6
M37	2FD7	M38	2FD8	M39	2FD9	M3A	2FDA
M3B	2FDB	M40	2FC0	M41	2FC2	M42	2FC4
M43	2FC6	M50	2FB0	M51	2FB1	M52	2FB2
M53	2FB3	M60	2FDC	NUM	09D9	NUM1	09DC
NUM2	0522	NUM3	0532	NUMC	09EC	OPERND	096F
OPERNI	097D	ORI	0E7D	PAT	09F3	PRESS	0B36
PRESS1	0B3D	PROG	01BD	PRTA2	0000	PRTB2	0001
PRTC2	0002	PRUN	0D35	PUTPA1	0A1C	PUTPAT	0A18
RELSE	0B1D	RELSE1	0B1F	RELSE2	0B25	RES	0E97
RESHFT	0DF0	RESOUT	1063	RESREG	1069	RESTIM	2AF9
RSHFT	1081	RSHFTH	0088	RSHFTL	0044	RUN	05C8
SCAN3	0B4A	SCOUT	0B57	SEAR	04B1	SEAR2	0542
SEG	0A7F	SEG1	0A9B	SEG2	0A9F	SET	0E8D
SETK3	0BD1	SETKEY	0BA9	SFT1	0B98	SFT2	0BB2
SFTREG	CC11	SHFT	0EBC	SQWAVE	0E20	STAPAT	23D5
STAUSE	1806	STEP	0A36	STEP1	0A42	STEP2	0A53
STPATE	23D0	STUSEE	1800	TEDIT	0D48	TONE	0E1A
TSET	0EA4	TSETC	0D57	TSETC1	0D5C	TSETEQ	1072

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TSETP1	ODB6	TSETP2	OD79	TSETP3	OD81	TSETP4	OD9D
SETP5	ODB2	TSETPR	OD5?	USER	0800	USER1	083B
VALUE1	0A6A	VALUE2	0A71	VALUE3	0A78	WBOOT1	0C55
WIDTH1	0L23						





SYSTEM PROGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;PLC. SYSTEM PROG
.Z80
ASEG
ORG 1000H ;START ADDR.
0088 CNW1 EQU 88H ;CONTROL WORD
0003 CNP1 EQU 03H ;CONTROL PORT
0000 PTA1 EQU 00H
0001 PTB1 EQU 01H
0002 PTC1 EQU 02H
0081 CNW2 EQU 81H ;CONTROL WORD
000B CNP2 EQU 0BH ;CONTROL PORT
0008 PTA2 EQU 08H
0009 PTB2 EQU 09H
000A PTC2 EQU 0AH
2F50 CNTCH EQU 2F50H ;CNTCH 32 BYTE
2F70 TIMCH EQU 2F70H ;TIMER 32 BYTE
2EE0 REGCH EQU 2EE0H ;REGCH 100 BYTE
2F90 OUTCH1 EQU 2F90H ;OUTCH 16 BYTE
2EDE OUTRG1 EQU 2EDEH ;OUTRG1 1 BYTE
2EDD OUTRG2 EQU 2EDDH ;OUTRG2 1 BYTE
2EDB REGITR EQU 2EDBH ;REGITR 1 BYTE
;***STORAGE MEMORY FOR MORNITOR***
1000 C3 1084 JP LDIN
1003 C3 10A5 JP LDIIN
1006 C3 10B0 JP LDOUT
1009 C3 10C0 JP LDIOU
100C C3 111F JP LDREG
100F C3 112F JP LDIREG
1012 C3 10F5 JP LDTIM
1015 C3 1117 JP LDITIM
1018 C3 10CB JP LDCNT
101B C3 10ED JP LDICNT
101E C3 1137 JP ANDIN
1021 C3 114C JP ANDIIN
1024 C3 1161 JP ANDOUT
1027 C3 1176 JP ANIOU
102A C3 118B JP ANDREG
102D C3 11A0 JP ANIREG
1030 C3 11B5 JP ANDTIM
1033 C3 11CA JP ANITIM
1036 C3 11DF JP ANDCNT
;148
1039 C3 11F4 JP ANICNT
103C C3 1209 JP ORIN
103F C3 121E JP ORIIN
1042 C3 1233 JP OROUT

```

```

1045      C3 1248      JP ORIOUT
1048      C3 125D      JP ORREG
104B      C3 1272      JP ORIREG
104E      C3 1287      JP ORTIM
1051      C3 129C      JP ORITIM
1054      C3 12B1      JP ORCNT
1057      C3 12C6      JP ORICNT
105A      C3 12DB      JP REG
105D      C3 134D      JP OUT
1060      C3 12F6      JP SOUT
1063      C3 1306      JP RSOUT
1066      C3 1316      JP SREG
1069      C3 1326      JP RSREG
106C      C3 1385      JP OUTFL
106F      C3 140A      JP TIM
1072      C3 1434      JP STIM
1075      C3 13B0      JP CNT
1078      C3 13F0      JP SCNT
107B      C3 1336      JP RCNT
107E      C3 14B5      JP JUMP
1081      C3 14D2      JP JUMPT
1084      C6 10      LDIN:  ADD A,10H
1086      EE F0      XOR 0F0H
1088      D3 09      OUT (09H),A
108A      DB 0A      IN A,(0AH)
108C      EE 0F      XOR 0FH
108E      C2 109B     JP NZ,SET ;IF ACTIVE GOTO SET
1091      3E 00      RSET:  LD A,00H
1093      DD 21 2EDB  LD IX,REGITR
1097      DD 77 01    LD (IX+01),A ;STORE IN REGITR
109A      C9          RET
109B      3E FF      SET:   LD A,0FFH
109D      DD 21 2EDB  LD IX,REGITR
10A1      DD 77 01    LD (IX+01),A ;STORE IN REGITR
10A4      C9          RET
10A5      CD 1084     LDIIN: CALL LDIN
10A8      DD 7E 01    LD A,(IX+01) ;RESTORE
10AB      2F          CPL ;COMPLEMENT
10AC      DD 77 01    LD (IX+01),A ;STORE IN REGITR
10AF      C9          RET
10B0      5F          LDOUT: LD E,A
10B1      21 2F90     LD HL,OUTCH1
10B4      16 00      LD D,00H
10B6      19          ADD HL,DE
10B7      7E          LD A,(HL)
10B8      DD 21 2EDB  LD IX,REGITR

```

```

10BC DD 77 01 LD (IX+01),A ;STORE IN REGITR
10BF C9 RET
10C0 CD 10B0 LDIOUT:CALL LDOUT
10C3 DD 7E 01 LD A,(IX+01) ;RESTORE
10C6 2F CPL ;COMPLEMENT
10C7 DD 77 01 LD (IX+01),A ;STORE IN REGITR
10CA C9 RET
10CB CB 27 LDCNT:SLA A
10CD 5F LD E,A
10CE 21 2F50 LD HL,CNTCH
10D1 16 00 LD D,00H
10D3 19 ADD HL,DE
10D4 CB 7E BIT 7,(HL)
10D6 C2 10E3 JP NZ,CN1
10D9 DD 21 2EDB CN0:LD IX,REGITR
10DD 3E 00 LD A,00H
10DF DD 77 01 LD (IX+01),A
10E2 C9 RET
10E3 DD 21 2EDB CN1:LD IX,REGITR
10E7 3E FF LD A,0FFH
10E9 DD 77 01 LD (IX+01),A
10EC C9 RET

10ED CD 10CB LDICNT:CALL LDCNT
10F0 2F CPL
10F1 DD 77 01 LD (IX+01),A
10F4 C9 RET

10F5 CB 27 LDTIM:SLA A
10F7 5F LD E,A
10F8 16 00 LD D,00H
10FA 21 2F70 LD HL,TIMCH
10FD 19 ADD HL,DE
10FE CB 7E BIT 7,(HL) ;CHECK STATUS
1100 C2 110D JP NZ,TIM1
1103 3E 00 TIMO:LD A,00H
1105 DD 21 2EDB LD IX,REGITR
1109 DD 77 01 LD (IX+01),A ;STORE IN REGITR
110C C9 RET
110D 3E FF TIM1:LD A,0FFH
110F DD 21 2EDB LD IX,REGITR
1113 DD 77 01 LD (IX+01),A ;STORE IN REGITR
1116 C9 RET
1117 CD 10F5 LDITIM:CALL LDTIM
111A 2F CPL ;COMPLEMENT
111B DD 77 01 LD (IX+01),A ;STORE IN REGITR

```

```

111E C9 RET
111F 5F LDREG: LD E,A ;STORE VALUE
1120 21 2EE0 LD HL,REGCH
1123 16 00 LD D,00H
1125 19 ADD HL,DE
1126 7E LD A,(HL)
1127 DD 21 2EDB LD IX,REGITR
112B DD 77 01 LD (IX+01),A ;STORE IN REGITR
112E C9 RET
112F CD 111F LDIREG:CALL LDREG
1132 2F CPL ;COMPLEMENT
1133 DD 77 01 LD (IX+01),A ;STORE IN REGITR
1136 C9 RET
1137 5F ANDIN: LD E,A
1138 DD 21 2EDB LD IX,REGITR
113C DD 7E 01 LD A,(IX+01)
113F 57 LD D,A
1140 7B LD A,E
1141 CD 1084 CALL LDIN
1144 DD 7E 01 LD A,(IX+01)
1147 A2 AND D
1148 DD 77 01 LD (IX+01),A
114B C9 RET
114C 5F ANDIIN:LD E,A
114D DD 21 2EDB LD IX,REGITR
1151 DD 7E 01 LD A,(IX+01)
1154 57 LD D,A
1155 7B LD A,E
1156 CD 10A5 CALL LDIIN
1159 DD 7E 01 LD A,(IX+01)
115C A2 AND D
115D DD 77 01 LD (IX+01),A
1160 C9 RET
1161 5F ANDOUT:LD E,A
1162 DD 21 2EDB LD IX,REGITR
1166 DD 7E 01 LD A,(IX+01)
1169 4F LD C,A
116A 7B LD A,E
116B CD 10B0 CALL LDOUT
116E DD 7E 01 LD A,(IX+01)
1171 A1 AND C
1172 DD 77 01 LD (IX+01),A
1175 C9 RET
1176 5F ANIOUT:LD E,A
1177 DD 21 2EDB LD IX,REGITR
117B DD 7E 01 LD A,(IX+01)

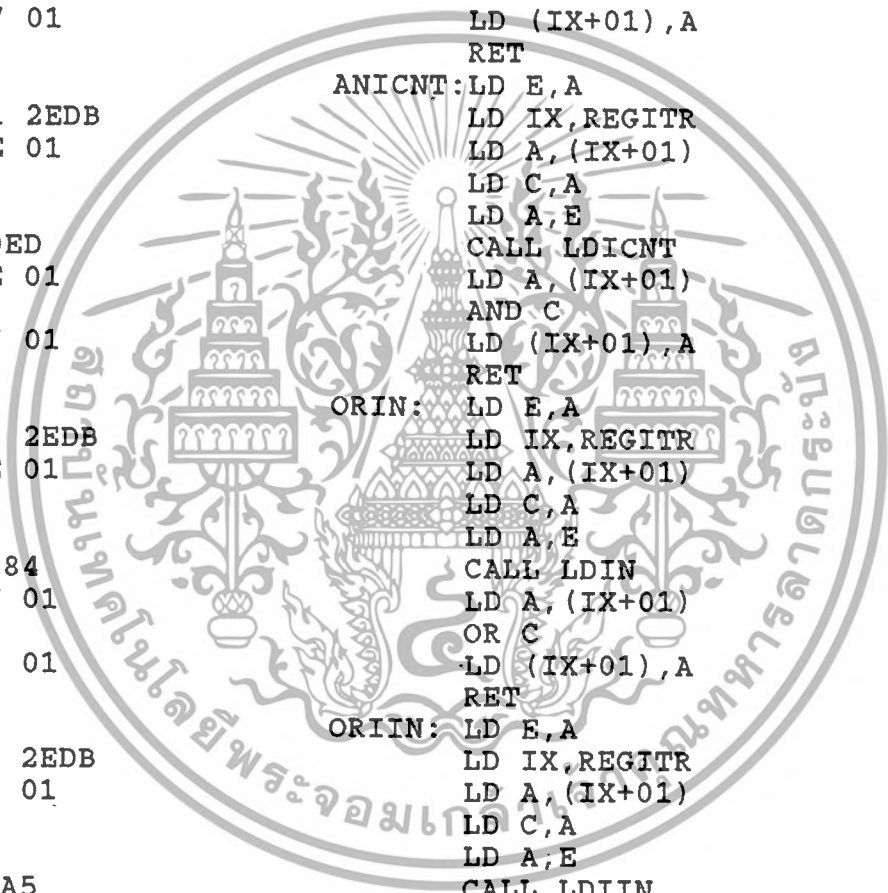
```

```

117E 4F LD C,A
117F 7B LD A,E
1180 CD 10C0 CALL LDIOUT
1183 DD 7E 01 LD A,(IX+01)
1186 A1 AND C
1187 DD 77 01 LD (IX+01),A
118A C9 RET
118B 5F ANDREG:LD E,A
118C DD 21 2EDB LD IX,REGTR
1190 DD 7E 01 LD A,(IX+01)
1193 4F LD C,A
1194 7B LD A,E
1195 CD 111F CALL LDREG
1198 DD 7E 01 LD A,(IX+01)
119B A1 AND C
119C DD 77 01 LD (IX+01),A
119F C9 RET
11A0 5F ANIREG:LD E,A
11A1 DD 21 2EDB LD IX,REGTR
11A5 DD 7E 01 LD A,(IX+01)
11A8 4F LD C,A
11A9 7B LD A,E
11AA CD 112F CALL LDIREG
11AD DD 7E 01 LD A,(IX+01)
11B0 A1 AND C
11B1 DD 77 01 LD (IX+01),A
11B4 C9 RET
11B5 5F ANDTIM:LD E,A
11B6 DD 21 2EDB LD IX,REGTR
11BA DD 7E 01 LD A,(IX+01)
11BD 4F LD C,A
11BE 7B LD A,E
11BF CD 10F5 CALL LDTIM
11C2 DD 7E 01 LD A,(IX+01)
11C5 A1 AND C
11C6 DD 77 01 LD (IX+01),A
11C9 C9 RET
11CA 5F ANITIM:LD E,A
11CB DD 21 2EDB LD IX,REGTR
11CF DD 7E 01 LD A,(IX+01)
11D2 4F LD C,A
11D3 7B LD A,E
11D4 CD 1117 CALL LDITIM
11D7 DD 7E 01 LD A,(IX+01)
11DA A1 AND C
11DB DD 77 01 LD (IX+01),A

```

11DE	C9	RET
11DF	5F	ANDCNT:LD E,A
11E0	DD 21 2EDB	LD IX,REGITR
11E4	DD 7E 01	LD A,(IX+01)
11E7	4F	LD C,A
11E8	7B	LD A,E
11E9	CD 10CB	CALL LDCNT
11EC	DD 7E 01	LD A,(IX+01)
11EF	A1	AND C
11F0	DD 77 01	LD (IX+01),A
11F3	C9	RET
11F4	5F	ANICNT:LD E,A
11F5	DD 21 2EDB	LD IX,REGITR
11F9	DD 7E 01	LD A,(IX+01)
11FC	4F	LD C,A
11FD	7B	LD A,E
11FE	CD 10ED	CALL LDICNT
1201	DD 7E 01	LD A,(IX+01)
1204	A1	AND C
1205	DD 77 01	LD (IX+01),A
1208	C9	RET
1209	5F	ORIN: LD E,A
120A	DD 21 2EDB	LD IX,REGITR
120E	DD 7E 01	LD A,(IX+01)
1211	4F	LD C,A
1212	7B	LD A,E
1213	CD 1084	CALL LDIN
1216	DD 7E 01	LD A,(IX+01)
1219	B1	OR C
121A	DD 77 01	LD (IX+01),A
121D	C9	RET
121E	5F	ORIIN: LD E,A
121F	DD 21 2EDB	LD IX,REGITR
1223	DD 7E 01	LD A,(IX+01)
1226	4F	LD C,A
1227	7B	LD A,E
1228	CD 10A5	CALL LDIIN
122B	DD 7E 01	LD A,(IX+01)
122E	B1	OR C
122F	DD 77 01	LD (IX+01),A
1232	C9	RET
1233	5F	OROUT: LD E,A
1234	DD 21 2EDB	LD IX,REGITR
1238	DD 7E 01	LD A,(IX+01)
123B	4F	LD C,A
123C	7B	LD A,E

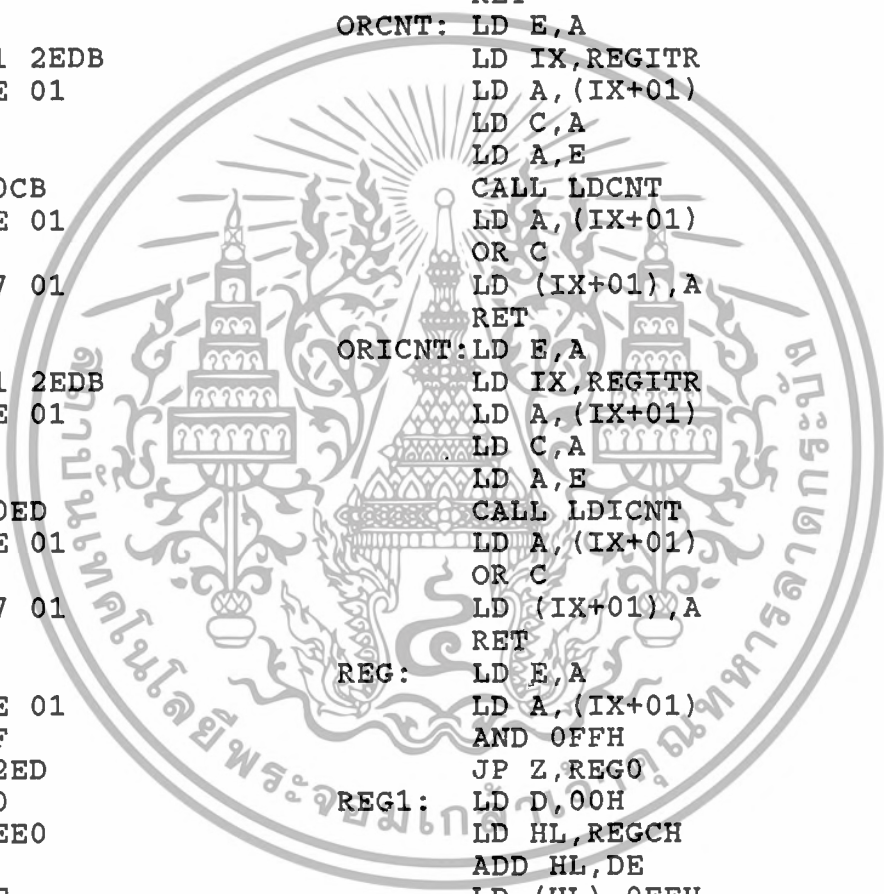


```

123D  CD 10B0          CALL LDOUT
1240  DD 7E 01          LD A, (IX+01)
1243  B1                OR C
1244  DD 77 01          LD (IX+01), A
1247  C9                RET
1248  5F                ORIOUT:LD E, A
1249  DD 21 2EDB        LD IX, REGITR
124D  DD 7E 01          LD A, (IX+01)
1250  4F                LD C, A
1251  7B                LD A, E
1252  CD 10C0          CALL LDIOU
1255  DD 7E 01          LD A, (IX+01)
1258  B1                OR C
1259  DD 77 01          LD (IX+01), A
125C  C9                RET
125D  5F                ORREG:LD E, A
125E  DD 21 2EDB        LD IX, REGITR
1262  DD 7E 01          LD A, (IX+01)
1265  4F                LD C, A
1266  7B                LD A, E
1267  CD 111F          CALL LDREG
126A  DD 7E 01          LD A, (IX+01)
126D  B1                OR C
126E  DD 77 01          LD (IX+01), A
1271  C9                RET
1272  5F                ORIREG:LD E, A
1273  DD 21 2EDB        LD IX, REGITR
1277  DD 7E 01          LD A, (IX+01)
127A  4F                LD C, A
127B  7B                LD A, E
127C  CD 112F          CALL LDIREG
127F  DD 7E 01          LD A, (IX+01)
1282  B1                OR C
1283  DD 77 01          LD (IX+01), A
1286  C9                RET
1287  5F                ORTIM:LD E, A
1288  DD 21 2EDB        LD IX, REGITR
128C  DD 7E 01          LD A, (IX+01)
128F  4F                LD C, A
1290  7B                LD A, E
1291  CD 10F5          CALL LDTIM
1294  DD 7E 01          LD A, (IX+01)
1297  B1                OR C
1298  DD 77 01          LD (IX+01), A
129B  C9                RET
129C  5F                ORITIM:LD E, A

```

129D	DD 21 2EDB	LD IX,REGITR
12A1	DD 7E 01	LD A,(IX+01)
12A4	4F	LD C,A
12A5	7B	LD A,E
12A6	CD 1117	CALL LDITIM
12A9	DD 7E 01	LD A,(IX+01)
12AC	B1	OR C
12AD	DD 77 01	LD (IX+01),A
12B0	C9	RET
12B1	5F	ORCNT: LD E,A
12B2	DD 21 2EDB	LD IX,REGITR
12B6	DD 7E 01	LD A,(IX+01)
12B9	4F	LD C,A
12BA	7B	LD A,E
12BB	CD 10CB	CALL LDCNT
12BE	DD 7E 01	LD A,(IX+01)
12C1	B1	OR C
12C2	DD 77 01	LD (IX+01),A
12C5	C9	RET
12C6	5F	ORICNT: LD E,A
12C7	DD 21 2EDB	LD IX,REGITR
12CB	DD 7E 01	LD A,(IX+01)
12CE	4F	LD C,A
12CF	7B	LD A,E
12D0	CD 10ED	CALL LDCICNT
12D3	DD 7E 01	LD A,(IX+01)
12D6	B1	OR C
12D7	DD 77 01	LD (IX+01),A
12DA	C9	RET
12DB	5F	REG: LD E,A
12DC	DD 7E 01	LD A,(IX+01)
12DF	E6 FF	AND OFFH
12E1	CA 12ED	JP Z,REG0
12E4	16 00	REG1: LD D,00H
12E6	21 2EE0	LD HL,REGCH
12E9	19	ADD HL,DE
12EA	36 FF	LD (HL),OFFH
12EC	C9	RET
12ED	16 00	REG0: LD D,00H
12EF	21 2EE0	LD HL,REGCH
12F2	19	ADD HL,DE
12F3	36 00	LD (HL),00H
12F5	C9	RET
12F6	5F	SOUT: LD E,A
12F7	DD 7E 01	LD A,(IX+01)
12FA	E6 FF	AND OFFH



12FC	C8	RET Z
12FD	16 00	LD D,00H
12FF	21 2F90	LD HL,OUTCH1
1302	19	ADD HL,DE
1303	36 FF	LD (HL),OFFH
1305	C9	RET
1306	5F	RSOUT: LD E,A
1307	DD 7E 01	LD A,(IX+01)
130A	E6 FF	AND OFFH
130C	C8	RET Z
130D	16 00	LD D,00H
130F	21 2F90	LD HL,OUTCH1
1312	19	ADD HL,DE
1313	36 00	LD (HL),00H
1315	C9	RET
1316	5F	SREG: LD E,A
1317	DD 7E 01	LD A,(IX+01)
131A	E6 FF	AND OFFH
131C	C8	RET Z
131D	16 00	LD D,00H
131F	21 2EE0	LD HL,REGCH
1322	19	ADD HL,DE
1323	36 FF	LD (HL),OFFH
1325	C9	RET
1326	5F	RSREG: LD E,A
1327	DD 7E 01	LD A,(IX+01)
132A	E6 FF	AND OFFH
132C	C8	RET Z
132D	16 00	LD D,00H
132F	21 2EE0	LD HL,REGCH
1332	19	ADD HL,DE
1333	36 00	LD (HL),00H
1335	C9	RET
1336	5F	RCNT: LD E,A
1337	DD 7E 01	LD A,(IX+01)
133A	E6 FF	AND OFFH
133C	C8	RET Z
133D	7B	LD A,E
133E	CB 27	SLA A
1340	5F	LD E,A
1341	16 00	LD D,00H
1343	21 2F50	LD HL,CNTCH
1346	19	ADD HL,DE
1347	36 00	LD (HL),00H
1349	23	INC HL
134A	36 00	LD (HL),00H

```

134C    C9                                RET
134D    5F                                OUT:  LD E,A
134E    DD 7E 01                          LD A,(IX+01)
1351    E6 FF                              AND OFFH
1353    CA 135F                            JP Z,SAVE0
1356    16 00                              SAVE1: LD D,00H
1358    21 2F90                            LD HL,OUTCH1
135B    19                                ADD HL,DE
135C    36 FF                              LD (HL),OFFH
135E    C9                                RET
135F    16 00                              SAVE0: LD D,00H
1361    21 2F90                            LD HL,OUTCH1
1364    19                                ADD HL,DE
1365    36 00                              LD (HL),00H
1367    C9                                RET
1368    06 08                              OUTSUB: LD B,08H
136A    11 137D                            LD DE,TABLE
136D    4E                                LOOP:  LD C,(HL)
136E    1A                                LD A,(DE)
136F    A1                                AND C
1370    4F                                LD C,A
1371    FD 7E 00                            LD A,(IY+00)
1374    B1                                OR C
1375    FD 77 00                            LD (IY+00),A
1378    13                                INC DE
1379    23                                INC HL
137A    10 F1                              DJNZ LOOP
137C    C9                                RET
137D    01                                TABLE: DB 001H
137E    02                                DB 002H
137F    04                                DB 004H
1380    08                                DB 008H
1381    10                                DB 010H
1382    20                                DB 020H
1383    40                                DB 040H
1384    80                                DB 080H
1385    FD 21 2EDE                          OUTFL: LD IY,OUTRG1
1389    21 2F90                            LD HL,OUTCH1
138C    CD 1368                            CALL OUTSUB
138F    FD 21 2EDD                          LD IY,OUTRG2
1393    21 2F98                            LD HL,OUTCH1+8
1396    CD 1368                            CALL OUTSUB
1399    3A 2EDE                            LD A,(OUTRG1)
139C    2F                                CPL
139D    D3 08                              OUT (08H),A
139F    3E 00                              LD A,00H

```

```

13A1 32 2EDE LD (OUTRG1),A
13A4 3A 2EDD LD A,(OUTRG2)
13A7 2F CPL
13A8 D3 01 OUT (01H),A
13AA 3E 00 LD A,00H
13AC 32 2EDD LD (OUTRG2),A
13AF C9 RET
13B0 5F CNT: LD E,A
13B1 47 LD B,A
13B2 DD 7E 01 LD A,(IX+01)
13B5 E6 FF AND OFFH
13B7 CA 13D2 JP Z,CNT0
13BA 7B CNT1: LD A,E
13BB CB 27 SLA A
13BD 5F LD E,A
13BE 16 00 LD D,00H
13C0 21 2F50 LD HL,CNTCH
13C3 19 ADD HL,DE
13C4 11 0000 LD DE,0000H
13C7 CB 7E BIT 7,(HL)
13C9 C0 RET NZ
13CA CB 76 BIT 6,(HL)
13CC C0 RET NZ
13CD CB F6 SET 6,(HL)
13CF C3 13E8 JP COUNT
13D2 7B CNT0: LD A,E
13D3 CB 27 SLA A
13D5 5F LD E,A
13D6 16 00 LD D,00H
13D8 21 2F50 LD HL,CNTCH
13DB 19 ADD HL,DE
13DC 11 0000 LD DE,0000H
13DF CB 7E BIT 7,(HL)
13E1 C0 RET NZ
13E2 CB 76 BIT 6,(HL)
13E4 C8 RET Z
13E5 CB B6 RES 6,(HL)
13E7 C9 RET
13E8 56 COUNT: LD D,(HL)
13E9 23 INC HL
13EA 5E LD E,(HL)
13EB 13 INC DE ;COUNT UP
13EC 73 LD (HL),E
13ED 2B DEC HL
13EE 72 LD (HL),D
13EF C9 RET
    
```

```

13F0 7A SCNT: LD A,D
13F1 E6 3F AND 3FH
13F3 57 LD D,A
13F4 ED 52 SBC HL,DE
13F6 CA 13FD JP Z,STATUS
13F9 FA 13FD JP M,STATUS
13FC C9 RET
13FD 78 STATUS:LD A,B
13FE CB 27 SLA A
1400 5F LD E,A
1401 16 00 LD D,00H
1403 21 2F50 LD HL,CNTCH
1406 19 ADD HL,DE
1407 36 80 LD (HL),80H ;SET STATUS
1409 C9 RET
140A 5F TIM: LD E,A
140B 47 LD B,A
140C DD 7E 01 LD A,(IX+01)
140F E6 FF AND OFFH
1411 CA 1422 JP Z,CLEAR
1414 7B LD A,E
1415 CB 27 SLA A
1417 5F LD E,A
1418 16 00 LD D,00H
141A 21 2F70 LD HL,TIMCH
141D 19 ADD HL,DE
141E CB F6 SET 6,(HL)
1420 EB EX DE,HL
1421 C9 RET
1422 7B CLEAR: LD A,E
1423 CB 27 SLA A
1425 5F LD E,A
1426 16 00 LD D,00H
1428 21 2F70 LD HL,TIMCH
142B 19 ADD HL,DE
142C 36 00 LD (HL),00H
142E 23 INC HL
142F 36 00 LD (HL),00H
1431 2B DEC HL
1432 EB EX DE,HL
1433 C9 RET
1434 E5 STIM: PUSH HL
1435 EB EX DE,HL
1436 E5 PUSH HL
1437 D1 POP DE
1438 CB 7E BIT 7,(HL)

```

```

143A      C2 1451      JP NZ,RET
143D      7E          LD A, (HL)

143E      E6 3F          AND 3FH
1440      47          LD B,A
1441      23          INC HL
1442      4E          LD C, (HL)
1443      E1          POP HL
1444      ED 42          SBC HL, BC
1446      CA 144D      JP Z, TMSTA
1449      FA 144D      JP M, TMSTA
144C      C9          RET
144D      EB          TMSTA: EX DE, HL
144E      36 80          LD (HL), 80H
1450      C9          RET
1451      E1          RET: POP HL
1452      C9          RET
1453      DB 12          WATCH: IN A, (12H)
1455      E6 01          AND 01H
1457      CA 147E      JP Z, WATCH0
145A      3A 2EDB      WATCH1: LD A, (REGITR)
145D      E6 FF          AND OFFH
145F      C0          RET NZ
1460      3E FF          LD A, OFFH
1462      32 2EDB      LD (REGITR), A
1465      C3 1468      JP VALUE
1468      06 10          VALUE: LD B, 10H
146A      21 2F70      LD HL, TIMCH
146D      CB 76          WATDOG: BIT 6, (HL)
146F      CA 1479      JP Z, CHECK
1472      56          LD D, (HL)
1473      23          INC HL
1474      5E          LD E, (HL)
1475      13          INC DE ;COUNT
1476      73          LD (HL), E
1477      2B          DEC HL
1478      72          LD (HL), D
1479      23          CHECK: INC HL
147A      23          INC HL
147B      10 F0          DJNZ WATDOG
147D      C9          RET ;RET TO MAIN
147E      3A 2EDB      WATCH0: LD A, (REGITR)
1481      E6 FF          AND OFFH
1483      C8          RET Z
1484      3E 00          LD A, 00H
1486      32 2EDB      LD (REGITR), A
1489      C9          RET

```

```

148A 06 04          TMBASE:LD B,04H
148C DD 21 14B1    LD IX,TMDATA
1490 21 2F3F      LD HL,REGCH+95
1493 DB 12          TMBAS1:IN A,(12H)
1495 E6 0F          AND 0FH
1497 57            LD D,A
1498 DD 7E 00      LD A,(IX+00)
149B A2            AND D
149C CA 14A8      JP Z,TMBAS0
149F 3E FF        LD A,0FFH
14A1 77           LD (HL),A
14A2 DD 23        INC IX
14A4 23           INC HL
14A5 10 EC        DJNZ TMBAS1
14A7 C9           RET
14A8 3E 00        TMBAS0:LD A,00H
14AA 77           LD (HL),A
14AB DD 23        INC IX
14AD 23           INC HL
14AE 10 E3        DJNZ TMBAS1
14B0 C9           RET
14B1 01           TMDATA:DB 01H
14B2 02           DB 02H
14B3 04           DB 04H
14B4 08           DB 08H
14B5 DD 21 2EDB    JUMP: LD IX,REGITR
14B9 DD 7E 01      LD A,(IX+01)
14BC E6 FF        AND 0FFH
14BE C8           RET Z          ;NOT JUMP CONDITION
14BF E1           POP HL          ;NEXT PC. (RUN MODE)
14C0 11 0003     LD DE,3
14C3 19           ADD HL,DE          ;CHECK NEXT INSTRUCTION
14C4 7E          JUMP1: LD A,(HL)   ;CHECK OBJ.CODE
14C5 E6 FF        AND 0FFH          ;"ENDJ"OBJ.?
14C7 CA 14EE     JP Z,JUMPT2
14CA 11 0006     LD DE,6
14CD 19           ADD HL,DE          ;CHECK NEXT SEQUENCE
14CE C3 14C4     JP JUMP1
14D1 00           NOP
14D2 DD 21 2EDB    JUMPT: LD IX,REGITR
14D6 DD 7E 01      LD A,(IX+01)     ;CHECK RESULT
14D9 E6 FF        AND 0FFH
14DB C0           RET NZ          ;NOT JUMP CONDITION
14DC E1           POP HL          ;NEXT PC. (RUN MODE)
14DD 11 0003     LD DE,3
14E0 19           ADD HL,DE          ;CHECK NEXT INTRUCTION
    
```

```

14E1 7E          JUMPT1:LD A, (HL)          ;CHECK OBJ.CODE
14E2 E6 FF          AND OFFH
14E4 CA 14EE      JP Z, JUMPT2
14E7 11 0006      LD DE, 6
14EA 19          ADD HL, DE          ;CHECK NEXT SEQUENCE
14EB C3 14E1      JP JUMPT1
14EE EB          JUMPT2:EX DE, HL
14EF 06 10        LD B, 10H
14F1 21 2F90      LD HL, OUTCH1
14F4 36 00        CRE2: LD (HL), 00
14F6 23          INC HL
14F7 10 FB        DJNZ CRE2
14F9 EB          EX DE, HL
14FA E9          JP (HL)
14FB 21 2F43      BREAK: LD HL, REGCH+99
14FE 7E          LD A, (HL)
14FF E6 FF        AND OFFH
1501 C2 1508      JP NZ, NOUT
1504 CD 106C      CALL 106CH
1507 C9          RET
1508 3E FF        NOUT: LD A, OFFH
150A D3 08        OUT (08H), A
150C D3 01        OUT (01H), A
150E C9          RET
17F0 CD 14FB      ORG 17F0H
17F3 CD 1453      CALL BREAK
17F6 CD 148A      CALL WATCH
17F9 C3 1806      CALL TMBASE
                JP 1806H

```

Macros:

Symbols:

ANDCNT	11DF	ANDIIN	114C	ANDIN	1137	ANDOUT	1161
ANDREG	118B	ANDTIM	11B5	ANICNT	11F4	ANIOUT	1176
ANIREG	11A0	ANITIM	11CA	BREAK	14FB	CHECK	1479
CLEAR	1422	CNO	10D9	CN1	10E3	CNP1	0003
CNP2	000B	CNT	13B0	CNT0	13D2	CNT1	13BA
CNTCH	2F50	CNW1	0088	CNW2	0081	COUNT	13E8
CRE2	14F4	JUMP	14B5	JUMP1	14C4	JUMPT	14D2
JUMPT1	14E1	JUMPT2	14EE	LDCNT	10CB	LDICNT	10ED
LDIIN	10A5	LDIN	1084	LDIOUT	10C0	LDIREG	112F
LDITIM	1117	LDOUT	10B0	LDREG	111F	LDTIM	10F5
LOOP	136D	NOUT	1508	ORCNT	12B1	ORICNT	12C6
ORIIN	121E	ORIN	1209	ORIOUT	1248	ORIREG	1272
ORITIM	129C	OROUT	1233	ORREG	125D	ORTIM	1287
OUT	134D	OUTCH1	2F90	OUTFL	1385	OUTRG1	2EDE
OUTRG2	2EDD	OUTSUB	1368	PTA1	0000	PTA2	0008
PTB1	0001	PTB2	0009	PTC1	0002	PTC2	000A
RCNT	1336	REG	12DB	REG0	12ED	REG1	12E4
REGCH	2EE0	REGTR	2EDB	RET	1451	RSET	1091
RSOUT	1306	RSREG	1326	SAVE0	135F	SAVE1	1356
SCNT	13F0	SET	109B	SOUT	12F6	SREG	1316
STATUS	13FD	STIM	1434	TABLE	137D	TIM	140A
TIMO	1103	TIM1	110D	TIMCH	2F70	TMBAS0	14A8
TMBAS1	1493	TMBASE	148A	TMDATA	14B1	TMSTA	144D
VALUE	1468	WATCH	1453	WATCH0	147E	WATCH1	145A
WATDOG	146D						

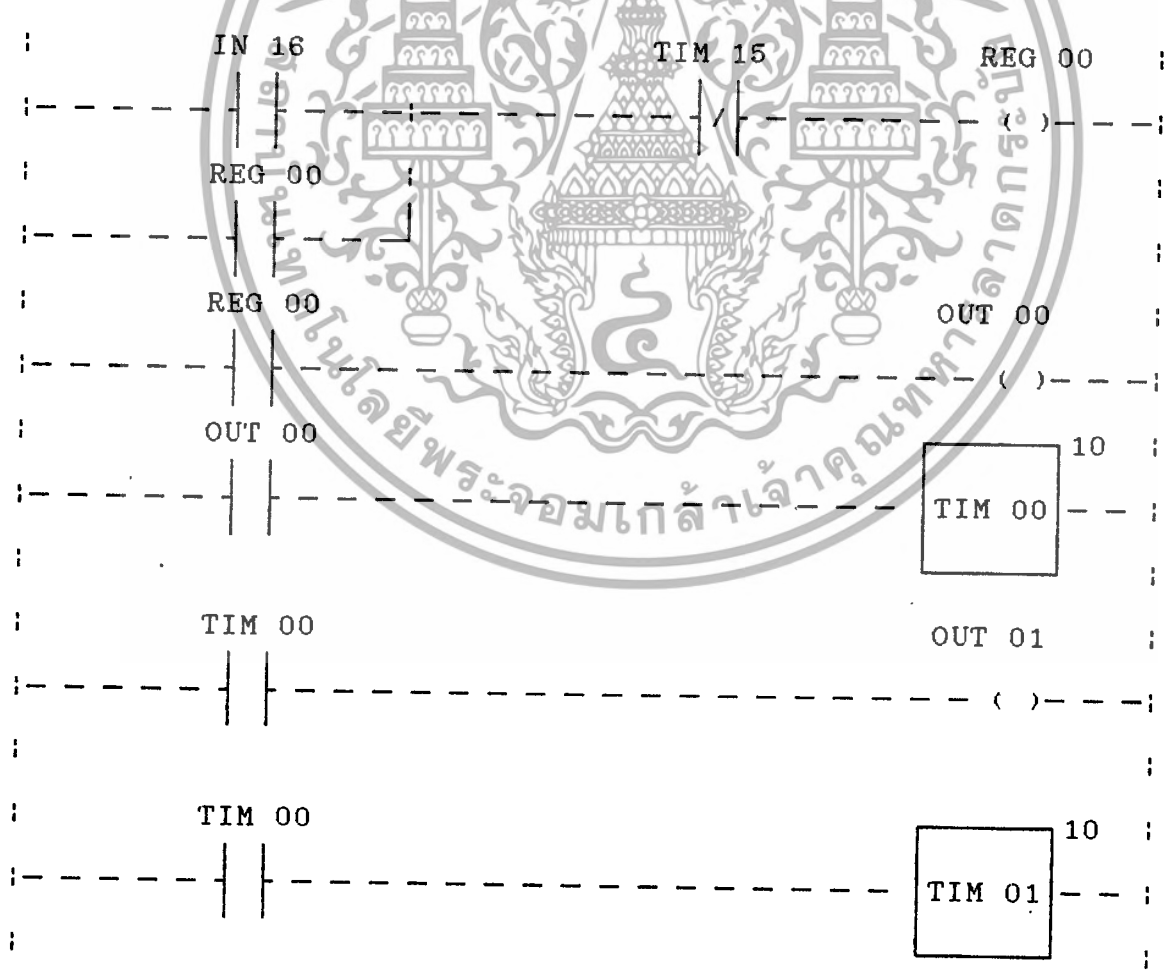
การทดสอบพีแอลซีที่ออกแบบ

1. การทดสอบเวลาการสแกนของพีแอลซี

การทดสอบกระทำโดยการป้อนโปรแกรมที่เกี่ยวข้องกับตัวตั้งเวลาทั้ง 16 ตัว ซึ่งโปรแกรมย่อยที่เกี่ยวข้องกับตัวตั้งเวลานี้เป็นโปรแกรมที่มีขนาดยาวโปรแกรมหนึ่ง ดังนั้น เวลาของการสแกนที่วัดได้จึงถือได้ว่าเป็นค่าเฉลี่ยที่คำนวณจากจำนวนของพีแอลซี

โปรแกรมที่ใช้ในการทดลองเป็นไปตามแลดเดอร์ไดอะแกรมดังแสดงในรูป

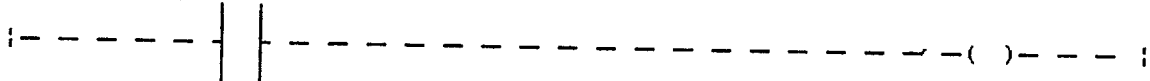
ที่ 1 วิธีการวัดขนาดเวลาของการสแกนนี้ใช้ oscilloscope ตรวจวัดสัญญาณเอาต์พุตของพีแอลซี สัญญาณนี้จะถูกส่งออกมาทุก ๆ ครั้งที่มีการสแกนผ่านคำสั่งทั้งหมด โปรแกรมของแลดเดอร์ไดอะแกรมจะประกอบด้วยคำสั่งของพีแอลซีถึง 84 คำสั่ง การทำงานของโปรแกรมก็คือจะให้ตัวตั้งเวลาเริ่มทำงาน (on) เรียงกันไปตามลำดับ จากตัวตั้งเวลาเลขที่ 00-15 โดยช่วงเวลาห่างกัน 1 วินาที และให้ตัวตั้งเวลาที่ทำงานแล้วไปขับเอาต์พุตทั้ง 16 ตัว ให้ทำงานเช่นกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIM 01

OUT 02



TIM 01

10



TIM 02

OUT 03



TIM 02

10



TIM 03

OUT 04



TIM 03

10



TIM 04

OUT 05



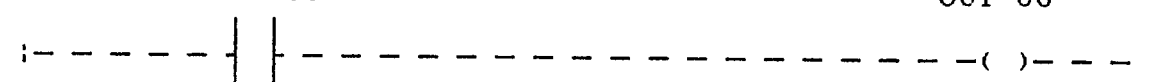
TIM 04

10



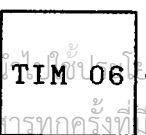
TIM 05

OUT 06

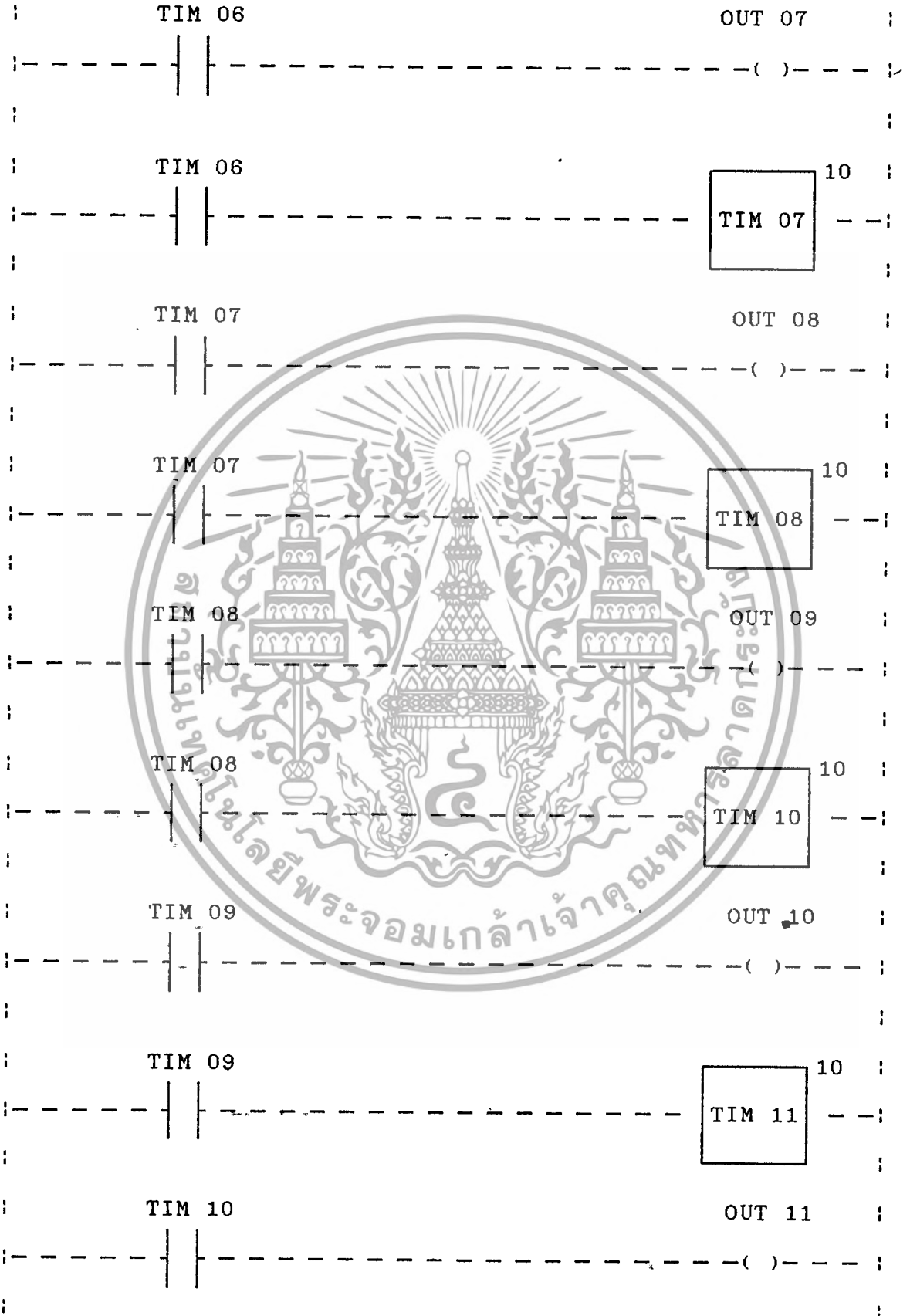


TIM 05

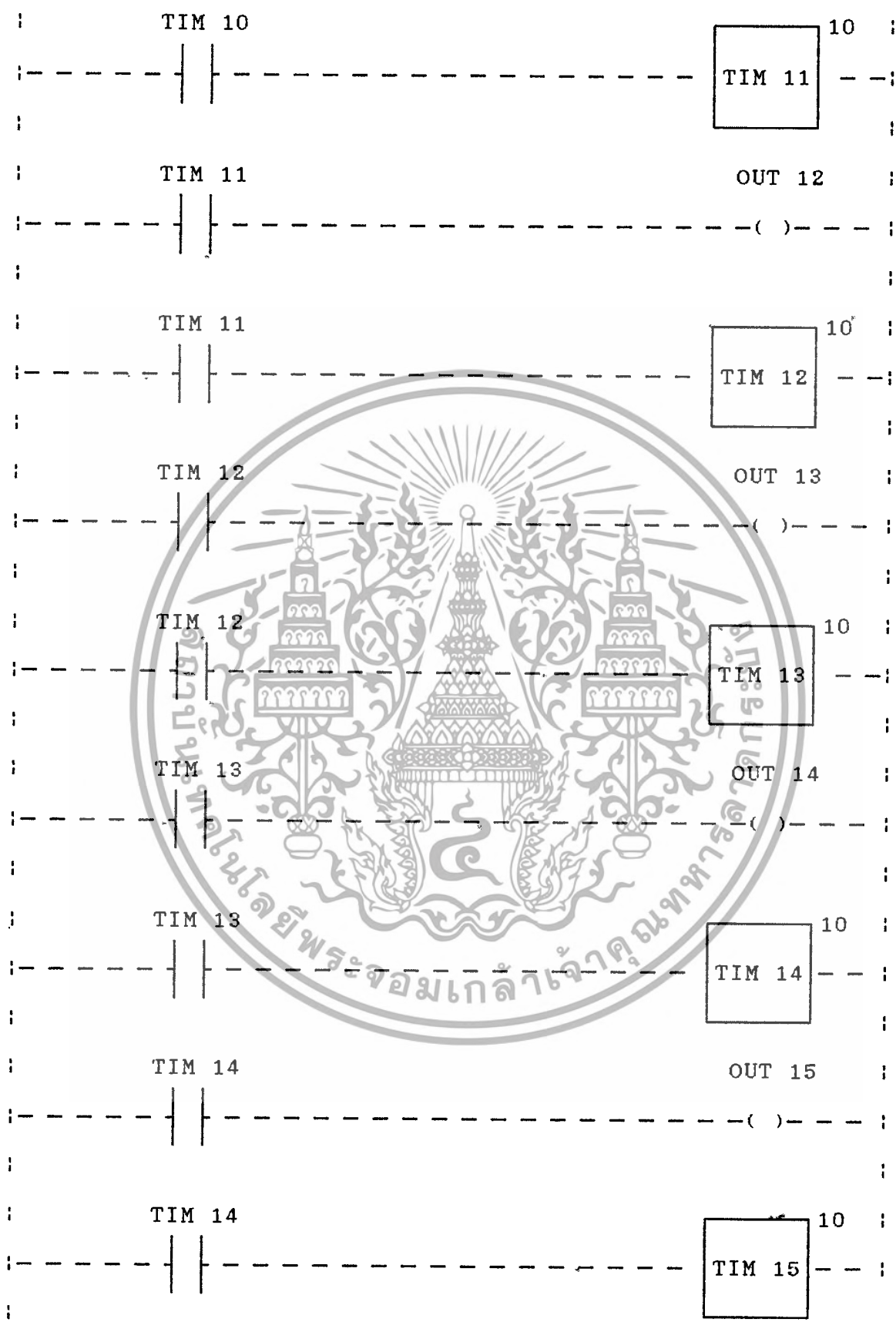
10



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้เพื่อประโยชน์ด้านการค้า
 ; ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



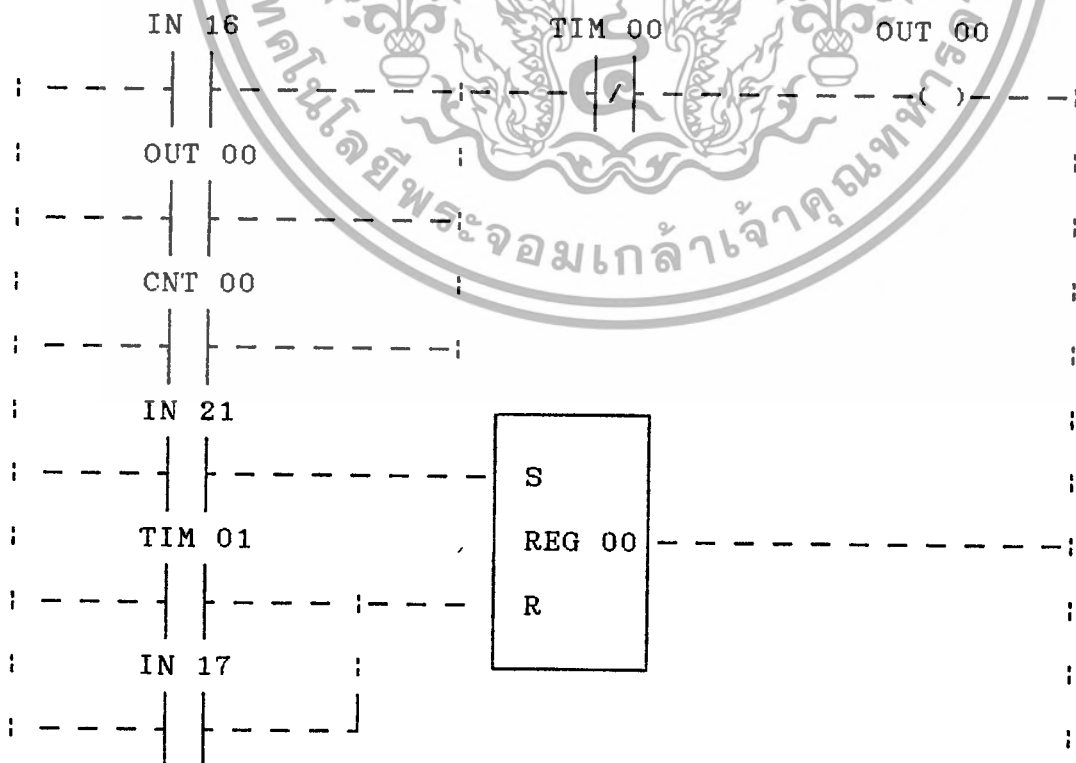
รูปที่ 1. แลตเตอร์ไดอะแกรมสำหรับทดสอบเวลาการสแกนของพีแอลซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

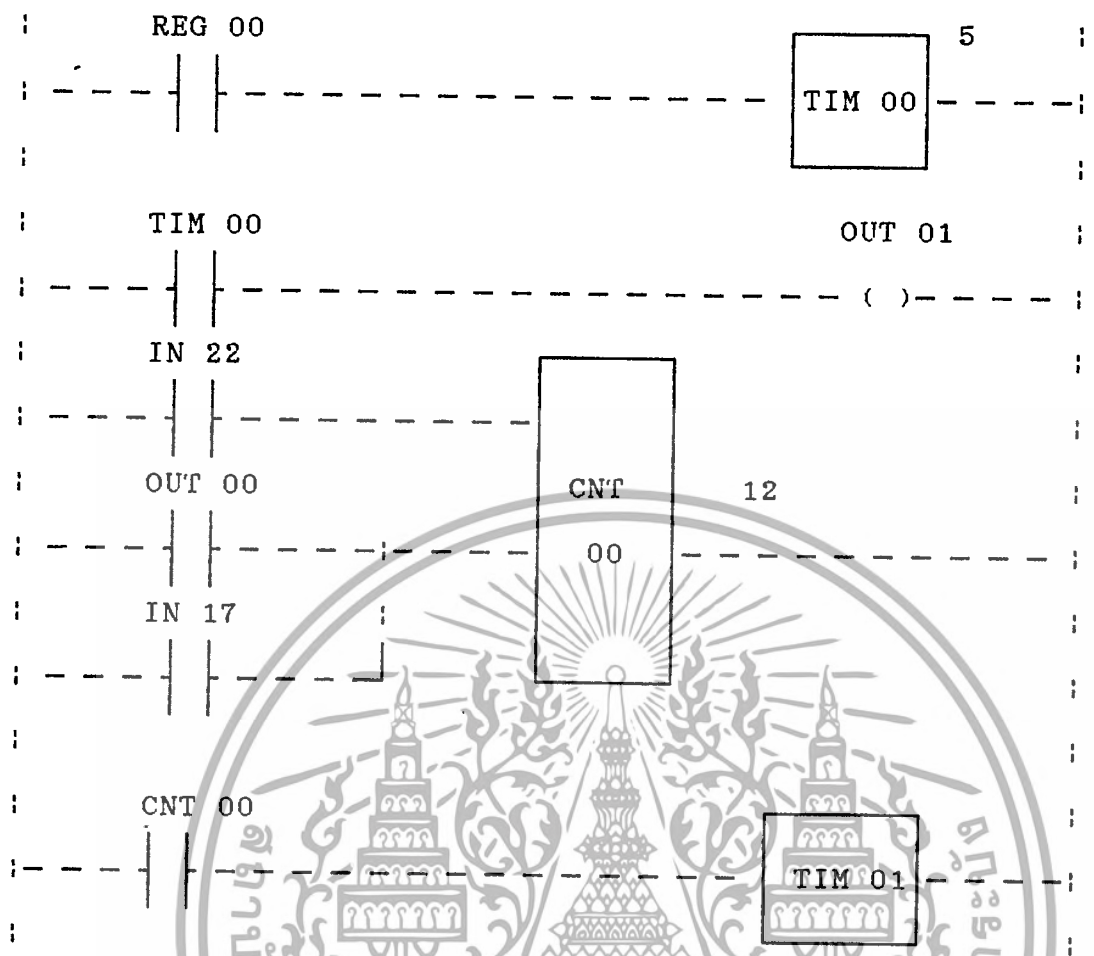
จากผลการทดลองพบว่า การสแกนของโปรแกรมนี้จะใช้เวลาประมาณ 4.5 milli-second ต่อคำสั่ง ซึ่งเวลาการสแกนดังกล่าวนี้มีความเร็วใกล้เคียงเวลาการสแกนของพีแอลซีอื่น ๆ ที่ได้ถูกสร้างขึ้นมา

2. การประยุกต์ใช้พีแอลซีที่ออกแบบกับการควบคุมการทำงานของกระบวนการ

ในหัวข้อนี้จะแสดงถึงการนำเอาพีแอลซีที่ได้ออกแบบนี้ไปใช้ในการควบคุมกระบวนการลำเลียง โดยพีแอลซีจะถูกใช้ควบคุมการทำงานของ motor ขับสายพานลำเลียงจำนวน 2 ชุด เพื่อนำผลผลิตจากกระบวนการไปบรรจุกล่อง ลักษณะการทำงานของกระบวนการจะเป็นดังนี้ ผลผลิตจากสายการผลิตจะถูกลำเลียงไปเก็บโดยใช้สายพาน ซึ่งถูกขับเคลื่อนโดย motor ตัวที่ 1 อยู่ตลอดเวลา เมื่อผลผลิตมีจำนวนที่ต้องการ motor ขับสายพานตัวที่ 1 ก็จะหยุดทำงาน โดยที่จะมีการหน่วงเวลาไประยะหนึ่งก่อนแล้วจึงจะหยุดสนิท จากนั้น motor ตัวที่ 2 ซึ่งใช้ขับสายพานลำเลียงอีกชุดหนึ่งก็จะทำงานเพื่อนำกล่องบรรจุผลผลิตไปเก็บ และจะนำกล่องบรรจุใบใหม่เข้ามาแทนที่ จากนั้น motor ตัวที่ 2 ก็จะหยุดทำงาน โดยจะมีการหน่วงเวลาไปเล็กน้อยเช่นกัน และ motor ตัวที่ 1 ก็จะเริ่มทำงานใหม่อีกครั้ง ซึ่งการทำงานก็จะเป็นไปตามลักษณะเดียวกัน จนกว่าจะมีการยกเลิกการทำงานของกระบวนการ ดังแสดงได้ดังรูปที่ 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3 แลตเตอร์ไดอะแกรมแสดงขั้นตอนการทำงานของกระบวนการ

รูปข้างต้นเป็นแลตเตอร์ไดอะแกรมแสดงขั้นตอนการทำงานของกระบวนการ
 การกำหนดหมายเลขของอุปกรณ์ input/output ต่าง ๆ และภาษาคำสั่งบูลีนของพี
 แอลซีที่สอดคล้องกับแลตเตอร์ไดอะแกรม ได้แสดงในตาราง 1 และตาราง 2 ตามลำดับ

ตารางที่ 1 แสดงถึงการกำหนดหมายเลขของอุปกรณ์ input/output

input/output	device
IN 16	สวิทช์ เริ่มเดิน
IN 17	สวิทช์หยุดการทำงาน
IN 21	อุปกรณ์ตรวจจับตำแหน่งของกล่อง
IN 22	อุปกรณ์นับจำนวน
OUT 00	มอเตอร์ขับสายพานตัวที่ 2
OUT 01	มอเตอร์ขับสายพานตัวที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการฝึกอบรมเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2 โปรแกรมควบคุมการทำงานของกระบวนกร

LD IN	16
OR OUT	00
OR CNT	00
ANI TIM	00
= OUT	00
LD IN	21
SET REG	00
LD TIM	01
OR IN	17
RST REG	00
LD REG	00
= TIM	00
T SET =	5
LD TIM	00
= OUT	01
LD IN	22
= CNT	00
C SET =	12
LD OUT	00
OR IN	17
= CNTR	00
LD CNT	00
= TIM	01
T SET =	5
END	

เครื่องพีแอลซีที่ได้ออกแบบขึ้นมาสามารถใช้ในงานควบคุมได้ดีเช่นเดียวกับพีแอลซีอื่น ๆ ที่ได้สร้างขึ้นมาขายอยู่ในท้องตลาดปัจจุบันนี้ แต่มีราคาสูงกว่า การสร้างพีแอลซีออกมาเพื่อสนับสนุนให้โรงงานอุตสาหกรรมทั้งขนาดเล็กและขนาดกลาง ใช้งาน เป็นการประหยัดเงินไม่ให้อุตสาหกรรมไทยต้องนำเข้า และยังทำให้ความน่าเชื่อถือ ของระบบควบคุมเครื่องจักรหรือกระบวนการที่ใช้พีแอลซีในการควบคุมดีขึ้นด้วย เมื่อเทียบกับระบบเดิมที่ใช้วงจรควบคุมแบบรีเลย์

อย่างไรก็ดี function พิเศษเพื่อการทำงานที่ยุ่งยากซับซ้อนมาก ๆ ซึ่งจะ พบได้ในกระบวนการผลิต ๆ นั้น ในพีแอลซีที่ได้ออกแบบขึ้นมาแล้วยังได้มีการพัฒนาไว้ ทั้งนี้ เพราะจะทำให้พีแอลซีมีขนาดใหญ่ขึ้น และมีราคาสูงขึ้น เนื่องจากในกรณีที่ต้องการให้มี function การทำงานที่ยุ่งยากซับซ้อน เช่น การบวก การลบ การคูณ การหาร หรือ การควบคุมแบบต่อเนื่องที่มี function การควบคุมพีไอดี (PID = Proportional Internal Derivative controller) เป็นต้น จำเป็นจะต้องใช้ microprocessor ขนาด 8 bit จำนวนหลาย ๆ ตัว หรือใช้ microprocessor ขนาดมากกว่า 8 bit เพื่อให้มีการทำงานที่รวดเร็ว และทันต่อการเปลี่ยนแปลงของกระบวนการ โดยทั่วไปแล้วพีแอลซีที่มี function การทำงานเหล่านี้รวมอยู่ด้วยนั้นจะ เรียกว่า พีซี (Programmable Controller) ซึ่งน่าจะมีการพัฒนาและออกแบบสร้างขึ้น มาเองต่อไป

วิทยานิพนธ์ฉบับนี้คงจะเป็นประโยชน์ต่อผู้ที่สนใจ และต้องการศึกษาเกี่ยวกับพีแอลซีหรือพีซีเพิ่มขึ้น และคาดว่าพีแอลซีที่ได้ออกแบบพัฒนามาขึ้นจะเป็นประโยชน์ต่อวงการอุตสาหกรรมของประเทศต่อไป



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80-CPU

Absolute Maximum Ratings

Temperature Under Bias
Storage Temperature
Voltage On Any Pin
with Respect to Ground
Power Dissipation

Specified operating range:
-65°C to +150°C
-0.3V to +7V
1.5W

Comment
Stresses above those listed under "Absolute Maximum Rating" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other condition above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Note: For Z80-CPU all AC and DC characteristics remain the same for the military grade parts except I_{CC}
 $I_{CC} = 200 \text{ mA}$

Z80-CPU D.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5\text{V} \pm 5\%$ unless otherwise specified

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Condition
V_{ILC}	Clock Input Low Voltage	-0.3		0.45	V	
V_{IHC}	Clock Input High Voltage	$V_{CC} - 0.6$		$V_{CC} + 0.3$	V	
V_{IL}	Input Low Voltage	-0.3		0.8	V	
V_{IH}	Input High Voltage	2.0		V_{CC}	V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 1 \text{ mA}$
V_{OH}	Output High Voltage	2.4		V_{CC}	V	$I_{OH} = -250 \mu\text{A}$
I_{CC}	Power Supply Current			150	mA	
I_{LI}	Input Leakage Current			10	μA	$V_{IN} = 0$ to V_{CC}
I_{LOH}	Tri-State Output Leakage Current in Float			10	μA	$V_{OUT} = 2.4$ to V_{CC}
I_{LOL}	Tri-State Output Leakage Current in Float			-10	μA	$V_{OUT} = 0.4\text{V}$
I_{LD}	Data Bus Leakage Current in Input Mode			±10	μA	$0 < V_{IN} < V_{CC}$

Capacitance

$T_A = 25^\circ\text{C}$, $f = 1 \text{ MHz}$,
unmeasured pins returned to ground

Symbol	Parameter	Max.	Unit
C_ϕ	Clock Capacitance	35	pF
C_{IN}	Input Capacitance	5	pF
C_{OUT}	Output Capacitance	10	pF

Z80-CPU

Ordering Information

C - Ceramic
P - Plastic
S - Standard 5V $\pm 5\%$ 0° to 70°C
E - Extended 5V $\pm 5\%$ -40° to 85°C
M - Military 5V $\pm 10\%$ -55° to 125°C

Z80A-CPU D.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5\text{V} \pm 5\%$ unless otherwise specified

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Condition
V_{ILC}	Clock Input Low Voltage	-0.3		0.45	V	
V_{IHC}	Clock Input High Voltage	$V_{CC} - 0.6$		$V_{CC} + 0.3$	V	
V_{IL}	Input Low Voltage	-0.3		0.8	V	
V_{IH}	Input High Voltage	2.0		V_{CC}	V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 1 \text{ mA}$
V_{OH}	Output High Voltage	2.4		V_{CC}	V	$I_{OH} = -250 \mu\text{A}$
I_{CC}	Power Supply Current		90	200	mA	
I_{LI}	Input Leakage Current			10	μA	$V_{IN} = 0$ to V_{CC}
I_{LOH}	Tri-State Output Leakage Current in Float			10	μA	$V_{OUT} = 2.4$ to V_{CC}
I_{LOL}	Tri-State Output Leakage Current in Float			-10	μA	$V_{OUT} = 0.4\text{V}$
I_{LD}	Data Bus Leakage Current in Input Mode			±10	μA	$0 < V_{IN} < V_{CC}$

Capacitance

$T_A = 25^\circ\text{C}$, $f = 1 \text{ MHz}$,
unmeasured pins returned to ground

Symbol	Parameter	Max.	Unit
C_ϕ	Clock Capacitance	35	pF
C_{IN}	Input Capacitance	5	pF
C_{OUT}	Output Capacitance	10	pF

Z80A-CPU

Ordering Information

C - Ceramic
P - Plastic
S - Standard 5V $\pm 5\%$ 0° to 70°C

We reprint data sheets on pages 7-D2 through 7-D13 by permission of Zilog, Incorporated.

Z80-CPU

A.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{cc} = +5V \pm 5\%$. Unless Otherwise Noted.

Signal	Symbol	Parameter	Min	Max	Unit	Test Condition
+	t_c	Clock Period	4	11.2	nsec	
	$t_{wh}(\Phi H)$	Clock Pulse Width, Clock High	180	15	nsec	
	$t_{wl}(\Phi L)$	Clock Pulse Width, Clock Low	180	2000	nsec	
	$t_{r,f}$	Clock Rise and Fall Time		30	nsec	
A_{0-15}	$t_{D(A)}$	Address Output Delay		145	nsec	$C_L = 50\text{pF}$
	$t_F(A)$	Delay to Float		110	nsec	
	t_{acm}	Address Stable Prior to \overline{MREQ} (Memory Cycle)		111	nsec	
	t_{as}	Address Stable Prior to \overline{IORQ} , \overline{RD} or \overline{WR} (I/O Cycle)		121	nsec	
	t_{ad}	Address Stable from \overline{RD} , \overline{WR} , \overline{IORQ} or \overline{MREQ}		131	nsec	
D_{0-7}	$t_{D(D)}$	Data Output Delay		230	nsec	$C_L = 50\text{pF}$
	$t_F(D)$	Delay to Float During Write Cycle		90	nsec	
	$t_{SD}(D)$	Data Setup Time to Rising Edge of Clock During M2 Cycle	50		nsec	
	$t_{FD}(D)$	Data Setup Time to Falling Edge of Clock During M2 to M5	60		nsec	
	t_{dcm}	Data Stable Prior to \overline{WR} (Memory Cycle)		151	nsec	
	t_{dci}	Data Stable Prior to \overline{WR} (I/O Cycle)		161	nsec	
\overline{MREQ}	$t_{DI}(\overline{MR})$	\overline{MREQ} Delay From Falling Edge of Clock, \overline{MREQ} Low		100	nsec	$C_L = 50\text{pF}$
	$t_{DIH}(\overline{MH})$	\overline{MREQ} Delay From Rising Edge of Clock, \overline{MREQ} High		70	nsec	
	$t_{DW}(\overline{MR})$	\overline{MREQ} Delay From Falling Edge of Clock, \overline{MREQ} High		100	nsec	
	$t_{WL}(\overline{ML})$	Pulse Width, \overline{MREQ} Low		181	nsec	
	$t_{WH}(\overline{MH})$	Pulse Width, \overline{MREQ} High		191	nsec	
\overline{IORQ}	$t_{DI}(\overline{IR})$	\overline{IORQ} Delay From Rising Edge of Clock, \overline{IORQ} Low		90	nsec	$C_L = 50\text{pF}$
	$t_{DIH}(\overline{IH})$	\overline{IORQ} Delay From Falling Edge of Clock, \overline{IORQ} Low		110	nsec	
	$t_{DI}(\overline{IR})$	\overline{IORQ} Delay From Rising Edge of Clock, \overline{IORQ} High		100	nsec	
	$t_{DIH}(\overline{IH})$	\overline{IORQ} Delay From Falling Edge of Clock, \overline{IORQ} High		110	nsec	
\overline{RD}	$t_{DI}(\overline{RD})$	\overline{RD} Delay From Rising Edge of Clock, \overline{RD} Low		101	nsec	$C_L = 50\text{pF}$
	$t_{DIH}(\overline{RH})$	\overline{RD} Delay From Falling Edge of Clock, \overline{RD} Low		100	nsec	
	$t_{DI}(\overline{RD})$	\overline{RD} Delay From Rising Edge of Clock, \overline{RD} High		100	nsec	
	$t_{DIH}(\overline{RH})$	\overline{RD} Delay From Falling Edge of Clock, \overline{RD} High		110	nsec	
\overline{WR}	$t_{DW}(\overline{WR})$	\overline{WR} Delay From Rising Edge of Clock, \overline{WR} Low		80	nsec	$C_L = 50\text{pF}$
	$t_{DW}(\overline{WR})$	\overline{WR} Delay From Falling Edge of Clock, \overline{WR} Low		90	nsec	
	$t_{DW}(\overline{WR})$	\overline{WR} Delay From Rising Edge of Clock, \overline{WR} High		100	nsec	
	$t_{WL}(\overline{WR})$	Pulse Width, \overline{WR} Low	110		nsec	
\overline{M}	$t_{DI}(\overline{M})$	\overline{M} Delay From Rising Edge of Clock, \overline{M} Low		130	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{M})$	\overline{M} Delay From Rising Edge of Clock, \overline{M} High		130	nsec	
\overline{RFSH}	$t_{DI}(\overline{RF})$	\overline{RFSH} Delay From Rising Edge of Clock, \overline{RFSH} Low		180	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{RF})$	\overline{RFSH} Delay From Rising Edge of Clock, \overline{RFSH} High		150	nsec	
\overline{WAIT}	$t_s(\overline{WT})$	\overline{WAIT} Setup Time to Falling Edge of Clock	70		nsec	
\overline{HALT}	$t_D(\overline{HT})$	\overline{HALT} Delay Time From Falling Edge of Clock		300	nsec	$C_L = 50\text{pF}$
\overline{INT}	$t_s(\overline{IT})$	\overline{INT} Setup Time to Rising Edge of Clock	80		nsec	
\overline{NMI}	$t_w(\overline{NL})$	Pulse Width, \overline{NMI} Low			nsec	
\overline{BUSRO}	$t_s(\overline{BO})$	\overline{BUSRO} Setup Time to Rising Edge of Clock	80		nsec	
\overline{BUSAK}	$t_{DI}(\overline{BA})$	\overline{BUSAK} Delay From Rising Edge of Clock, \overline{BUSAK} Low		120	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{BA})$	\overline{BUSAK} Delay From Falling Edge of Clock, \overline{BUSAK} High		110	nsec	
\overline{RESET}	$t_s(\overline{RS})$	\overline{RESET} Setup Time to Rising Edge of Clock	90		nsec	
	$t_F(\overline{C})$	Delay to Float (\overline{MREQ} , \overline{IORQ} , \overline{RD} and \overline{WR})		100	nsec	
	t_{ms}	\overline{M} Stable Prior to \overline{IORQ} (Interrupt Ack.)	111		nsec	

$$[1] t_c = t_{wh}(\Phi H) + t_{wl}(\Phi L) + t_{r,f}$$

$$[1] t_{acm} = t_{DI}(\overline{MR}) + t_r - 75$$

$$[2] t_{as} = t_c - 80$$

$$[3] t_{SD} = t_{DI}(\overline{IR}) + t_r - 40$$

$$[4] t_{FD} = t_{DIH}(\overline{IH}) + t_r - 60$$

$$[5] t_{dcm} = t_c - 210$$

$$[6] t_{dci} = t_{DI}(\overline{IR}) + t_r - 210$$

$$[7] t_{ad} = t_{DIH}(\overline{IH}) + t_r - 80$$

$$[8] t_{WL}(\overline{ML}) = t_c - 40$$

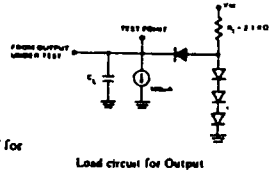
$$[9] t_{WH}(\overline{MH}) = t_{DI}(\overline{MR}) + t_r - 30$$

$$[10] t_{WL}(\overline{WR}) = t_c - 40$$

$$[11] t_{ms} = 2t_c + t_{DI}(\overline{MR}) + t_r - 80$$

NOTES

- Data should be enabled onto the CPU data bus when \overline{RD} is active. During interrupt acknowledge data should be enabled when \overline{M} and \overline{IORQ} are both active.
- All control signals are internally synchronized so they may be totally asynchronous with respect to the clock signal.
- The \overline{RESET} signal must be active for a minimum of 3 clock cycles.
- Output Delay vs. Loaded Capacitance
 $T_A = 70^\circ\text{C}$, $V_{cc} = +5V \pm 5\%$
 Add 10nsec delay for each 50pf increase in load up to a maximum of 200pf for the data bus & 100pf for address & control lines.
- Although static by design, testing parameters $t_{wh}(\Phi H)$ & $t_{wl}(\Phi L)$ are 200 psec maximum.



Z80-CPU

A.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = +5V \pm 5\%$, Unless Otherwise Noted.

Signal	Symbol	Parameter	Min	Max	Unit	Test Condition
φ	t_c	Clock Period	4	1121	μsec	
	$t_w(\text{PHI})$	Clock Pulse Width, Clock High	180	1E1	nsec	
	$t_w(\text{PL})$	Clock Pulse Width, Clock Low	180	2000	nsec	
	$t_{r,f}$	Clock Rise and Fall Time		30	nsec	
A ₀₋₁₅	$t_{D}(\text{AD})$	Address Output Delay		145	nsec	
	$t_F(\text{AD})$	Delay to Float		110	nsec	
	t_{dcm}	Address Stable Prior to MREQ (Memory Cycle)	111		nsec	$C_L = 50\text{pF}$
	t_{dcs}	Address Stable Prior to IORQ, RD or WR (I/O Cycle)	121		nsec	
	t_{dca}	Address Stable from RD, WR, IORQ or MREQ	131		nsec	
D ₀₋₇	$t_{D}(\text{D})$	Data Output Delay		230	nsec	
	$t_F(\text{D})$	Delay to Float During Write Cycle		90	nsec	
	$t_{SD}(\text{D})$	Data Setup Time to Rising Edge of Clock During Memory Cycle	50		nsec	
	$t_{SD}(\text{D})$	Data Setup Time to Falling Edge of Clock During Memory Cycle	60		nsec	$C_L = 50\text{pF}$
	t_{dcm}	Data Stable Prior to WR (Memory Cycle)	151		nsec	
	t_{dcs}	Data Stable Prior to IORQ (I/O Cycle)	161		nsec	
	t_{dca}	Data Stable from WR	171		nsec	
t_H	Any Hold Time for Setup Time	0		nsec		
MREQ	$t_{DL}(\text{MR})$	MREQ Delay From Falling Edge of Clock, MREQ Low		100	nsec	
	$t_{DH}(\text{MR})$	MREQ Delay From Rising Edge of Clock, MREQ High		100	nsec	
	$t_{DL}(\text{MR})$	MREQ Delay From Falling Edge of Clock, MREQ High		100	nsec	$C_L = 50\text{pF}$
	$t_w(\text{MRL})$	Pulse Width, MREQ Low	181		nsec	
	$t_w(\text{MRH})$	Pulse Width, MREQ High	191		nsec	
IORQ	$t_{DL}(\text{IR})$	IORQ Delay From Rising Edge of Clock, IORQ Low		90	nsec	
	$t_{DL}(\text{IR})$	IORQ Delay From Falling Edge of Clock, IORQ Low		110	nsec	
	$t_{DL}(\text{IR})$	IORQ Delay From Rising Edge of Clock, IORQ High		100	nsec	$C_L = 50\text{pF}$
	$t_{DL}(\text{IR})$	IORQ Delay From Falling Edge of Clock, IORQ High		110	nsec	
RD	$t_{DL}(\text{RD})$	RD Delay From Rising Edge of Clock, RD Low		100	nsec	
	$t_{DL}(\text{RD})$	RD Delay From Falling Edge of Clock, RD Low		130	nsec	
	$t_{DL}(\text{RD})$	RD Delay From Rising Edge of Clock, RD High		100	nsec	$C_L = 50\text{pF}$
	$t_{DL}(\text{RD})$	RD Delay From Falling Edge of Clock, RD High		110	nsec	
	WR	$t_{DL}(\text{WR})$	WR Delay From Rising Edge of Clock, WR Low		80	nsec
$t_{DL}(\text{WR})$		WR Delay From Falling Edge of Clock, WR Low		90	nsec	
$t_{DL}(\text{WR})$		WR Delay From Falling Edge of Clock, WR High		100	nsec	$C_L = 50\text{pF}$
$t_w(\text{WRL})$		Pulse Width, WR Low	1101		nsec	
MT		$t_{DL}(\text{MT})$	MT Delay From Rising Edge of Clock, MT Low		150	nsec
	$t_{DL}(\text{MT})$	MT Delay From Rising Edge of Clock, MT High		130	nsec	$C_L = 50\text{pF}$
	RFSH	$t_{DL}(\text{RF})$	RFSH Delay From Rising Edge of Clock, RFSH Low		180	nsec
$t_{DL}(\text{RF})$		RFSH Delay From Rising Edge of Clock, RFSH High		150	nsec	$C_L = 50\text{pF}$
WAIT	$t_s(\text{WT})$	WAIT Setup Time to Falling Edge of Clock	70		nsec	
HALT	$t_D(\text{HT})$	HALT Delay Time From Falling Edge of Clock		300	nsec	$C_L = 50\text{pF}$
INT	$t_s(\text{IT})$	INT Setup Time to Rising Edge of Clock	80		nsec	
NMI	$t_w(\text{NML})$	Pulse Width, NMI Low	80		nsec	
BUSRO	$t_s(\text{BO})$	BUSRO Setup Time to Rising Edge of Clock	80		nsec	
BUSAK	$t_{DL}(\text{BA})$	BUSAK Delay From Rising Edge of Clock, BUSAK Low		120	nsec	
	$t_{DL}(\text{BA})$	BUSAK Delay From Falling Edge of Clock, BUSAK High		110	nsec	$C_L = 50\text{pF}$
RFSFY	$t_s(\text{RS})$	RESFY Setup Time to Rising Edge of Clock	90		nsec	
	$t_F(\text{C})$	Delay to Float (MREQ, IORQ, RD and WR)		100	nsec	
	t_{ms}	MT Stable Prior to IORQ (Interrupt Ack.)	1111		nsec	

$$112) t_c = t_w(\text{PHI}) + t_w(\text{PL}) + t_r + t_f$$

$$111) t_{dcm} = t_w(\text{PH}) + t_r - 75$$

$$12) t_{dcs} = t_c - 40$$

$$13) t_{ca} = t_w(\text{PH}) + t_r - 40$$

$$14) t_{cal} = t_w(\text{PH}) + t_r - 60$$

$$15) t_{dcm} = t_c - 210$$

$$16) t_{del} = t_w(\text{PH}) + t_r - 210$$

$$17) t_{cdl} = t_w(\text{PH}) + t_r - 80$$

$$18) t_w(\text{MRL}) = t_c - 40$$

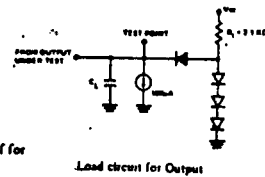
$$19) t_w(\text{MRH}) = t_w(\text{PH}) + t_r - 30$$

$$110) t_w(\text{WRL}) = t_c - 40$$

$$111) t_{ms} = 2t_c + t_w(\text{PH}) + t_r - 80$$

NOTES

- Data should be enabled onto the CPU data bus when RD is active. During interrupt acknowledge data should be enabled when MT and IORQ are both active.
- All control signals are internally synchronized, so they may be totally asynchronous with respect to the clock.
- The RESFY signal must be active for a minimum of 2 clock cycles.
- Output Delay = Load Capacitance
 $T_A = 0^\circ\text{C}$ $V_{CC} = +5V \pm 5\%$
 Add 10nsec delay for each 50pf increase in load up to a maximum of 200pf for the data bus & 100pf for address & control lines.
- Although stated by design, testing guarantees $t_w(\text{PHI})$ of 200 nsec maximum.



Z80A-CPU

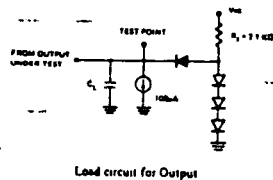
A.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C . $V_{CC} = +5V \pm 5\%$. Unless Otherwise Noted.

Signal	Symbol	Parameter	Min	Max	Units	Test Condition
φ	t_c	Clock Period	.25	1121	nsec	[12] $t_c = t_w(\phi H) + t_w(\phi L) + t_r + t_f$
	$t_w(\phi H)$	Clock Pulse Width, Clock High	110	[E]	nsec	
	$t_w(\phi L)$	Clock Pulse Width, Clock Low	110	2000	nsec	
	t_r, t_f	Clock Rise and Fall Time		.70	nsec	
A_0-15	$t_{D(AD)}$	Address Output Delay		110	nsec	$C_L = 50\text{pF}$
	$t_{F(AD)}$	Delay to Float		90	nsec	
	t_{acm}	Address Stable Prior to \overline{MREQ} (Memory Cycle)	111		nsec	
	t_{cd}	Address Stable Prior to \overline{IOREQ} , \overline{RD} or \overline{WR} (I/O Cycle)	121		nsec	
	t_{ca}	Address Stable From \overline{RD} , \overline{WR} , \overline{IOREQ} or \overline{MREQ}	131		nsec	
D_0-7	$t_{D(D)}$	Data Output Delay		150	nsec	$C_L = 50\text{pF}$
	$t_{F(D)}$	Delay to Float During Write Cycle		90	nsec	
	$t_{S(D)}$	Data Setup Time to Rising Edge of Clock During M1 Cycle	35		nsec	
	$t_{SF(D)}$	Data Setup Time to Falling Edge of Clock During M2 to M5	50		nsec	
	t_{dcm}	Data Stable Prior to \overline{WR} (Memory Cycle)	131		nsec	
	t_{dcl}	Data Stable Prior to \overline{WR} (I/O Cycle)	161		nsec	
	t_{cdf}	Data Stable From \overline{RD} or \overline{WR} During Float	171		nsec	
t_H	Any Hold Time for Setup Time		0	nsec		
\overline{MREQ}	$t_{DL\phi}(\overline{MR})$	\overline{MREQ} Delay From Falling Edge of Clock, \overline{MREQ} Low		85	nsec	$C_L = 50\text{pF}$
	$t_{DH\phi}(\overline{MR})$	\overline{MREQ} Delay From Rising Edge of Clock, \overline{MREQ} High		85	nsec	
	$t_w(\overline{MRL})$	Pulse Width, \overline{MREQ} Low	181	85	nsec	
	$t_w(\overline{MRH})$	Pulse Width, \overline{MREQ} High	191		nsec	
\overline{IOREQ}	$t_{DL\phi}(\overline{IR})$	\overline{IOREQ} Delay From Rising Edge of Clock, \overline{IOREQ} Low		75	nsec	$C_L = 50\text{pF}$
	$t_{DL\phi}(\overline{IR})$	\overline{IOREQ} Delay From Falling Edge of Clock, \overline{IOREQ} Low		85	nsec	
	$t_{DH\phi}(\overline{IR})$	\overline{IOREQ} Delay From Rising Edge of Clock, \overline{IOREQ} High		85	nsec	
	$t_{DH\phi}(\overline{IR})$	\overline{IOREQ} Delay From Falling Edge of Clock, \overline{IOREQ} High		85	nsec	
\overline{RD}	$t_{DL\phi}(\overline{RD})$	\overline{RD} Delay From Rising Edge of Clock, \overline{RD} Low		85	nsec	$C_L = 50\text{pF}$
	$t_{DL\phi}(\overline{RD})$	\overline{RD} Delay From Falling Edge of Clock, \overline{RD} Low		95	nsec	
	$t_{DH\phi}(\overline{RD})$	\overline{RD} Delay From Rising Edge of Clock, \overline{RD} High		85	nsec	
	$t_{DH\phi}(\overline{RD})$	\overline{RD} Delay From Falling Edge of Clock, \overline{RD} High		85	nsec	
\overline{WR}	$t_{DL\phi}(\overline{WR})$	\overline{WR} Delay From Rising Edge of Clock, \overline{WR} Low		65	nsec	$C_L = 50\text{pF}$
	$t_{DL\phi}(\overline{WR})$	\overline{WR} Delay From Falling Edge of Clock, \overline{WR} Low		80	nsec	
	$t_{DH\phi}(\overline{WR})$	\overline{WR} Delay From Rising Edge of Clock, \overline{WR} High		80	nsec	
	$t_{DH\phi}(\overline{WR})$	\overline{WR} Delay From Falling Edge of Clock, \overline{WR} High		80	nsec	
	$t_w(\overline{WRL})$	Pulse Width, \overline{WR} Low	1101		nsec	
\overline{MT}	$t_{DL}(\overline{M1})$	\overline{MT} Delay From Rising Edge of Clock, \overline{MT} Low		100	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{M1})$	\overline{MT} Delay From Rising Edge of Clock, \overline{MT} High		100	nsec	
\overline{RFSH}	$t_{DL}(\overline{RF})$	\overline{RFSH} Delay From Rising Edge of Clock, \overline{RFSH} Low		130	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{RF})$	\overline{RFSH} Delay From Rising Edge of Clock, \overline{RFSH} High		130	nsec	
\overline{WAIT}	$t_s(\overline{WT})$	\overline{WAIT} Setup Time to Falling Edge of Clock	70		nsec	
\overline{HALT}	$t_D(\overline{HT})$	\overline{HALT} Delay Time From Falling Edge of Clock		300	nsec	$C_L = 50\text{pF}$
\overline{INT}	$t_s(\overline{IT})$	\overline{INT} Setup Time to Rising Edge of Clock	80		nsec	
\overline{NMI}	$t_w(\overline{NML})$	Pulse Width, \overline{NMI} Low	80		nsec	
\overline{BUSRQ}	$t_s(\overline{BQ})$	\overline{BUSRQ} Setup Time to Rising Edge of Clock	50		nsec	
\overline{BUSAK}	$t_{DL}(\overline{BA})$	\overline{BUSAK} Delay From Rising Edge of Clock, \overline{BUSAK} Low		100	nsec	$C_L = 50\text{pF}$
	$t_{DH}(\overline{BA})$	\overline{BUSAK} Delay From Falling Edge of Clock, \overline{BUSAK} High		100	nsec	
\overline{RESET}	$t_s(\overline{RS})$	\overline{RESET} Setup Time to Rising Edge of Clock	60		nsec	
	$t_F(\overline{C})$	Delay to Float (\overline{MREQ} , \overline{IOREQ} , \overline{RD} and \overline{WR})		80	nsec	
	t_{M1}	M1 Stable Prior to \overline{IOREQ} (Interrupt Ack.)	1111		nsec	

NOTES.

- Data should be enabled onto the CPU data bus when \overline{RD} is active. During interrupt acknowledge data should be enabled when \overline{MT} and \overline{IOREQ} are both active.
- All control signals are internally synchronized, so they may be totally asynchronous with respect to the clock.
- The \overline{RESET} signal must be active for a maximum of 3 clock cycles.
- Output Delay vs. Loaded Capacitance
 $T_A = 70^\circ\text{C}$ $V_{CC} = +5V \pm 5\%$
 Add 10nsec delay for each 50pf increase in load up to maximum of 200pf for data bus and 100pf for address & control lines.
- Although static by design, testing guarantees $t_w(\phi H)$ of 200nsec maximum



[12] $t_c = t_w(\phi H) + t_w(\phi L) + t_r + t_f$

[1] $t_{acm} = t_w(\phi H) + t_r - 65$

[2] $t_{cd} = t_c - 70$

[3] $t_{ca} = t_w(\phi L) + t_r - 50$

[4] $t_{cdm} = t_c - 170$

[5] $t_{dcl} = t_w(\phi L) + t_r - 170$

[6] $t_{cdf} = t_w(\phi L) + t_r - 70$

[8] $t_w(\overline{MRL}) = t_c - 30$

[9] $t_w(\overline{IRH}) = t_w(\phi H) + t_r - 20$

[10] $t_w(\overline{WRL}) = t_c - 30$

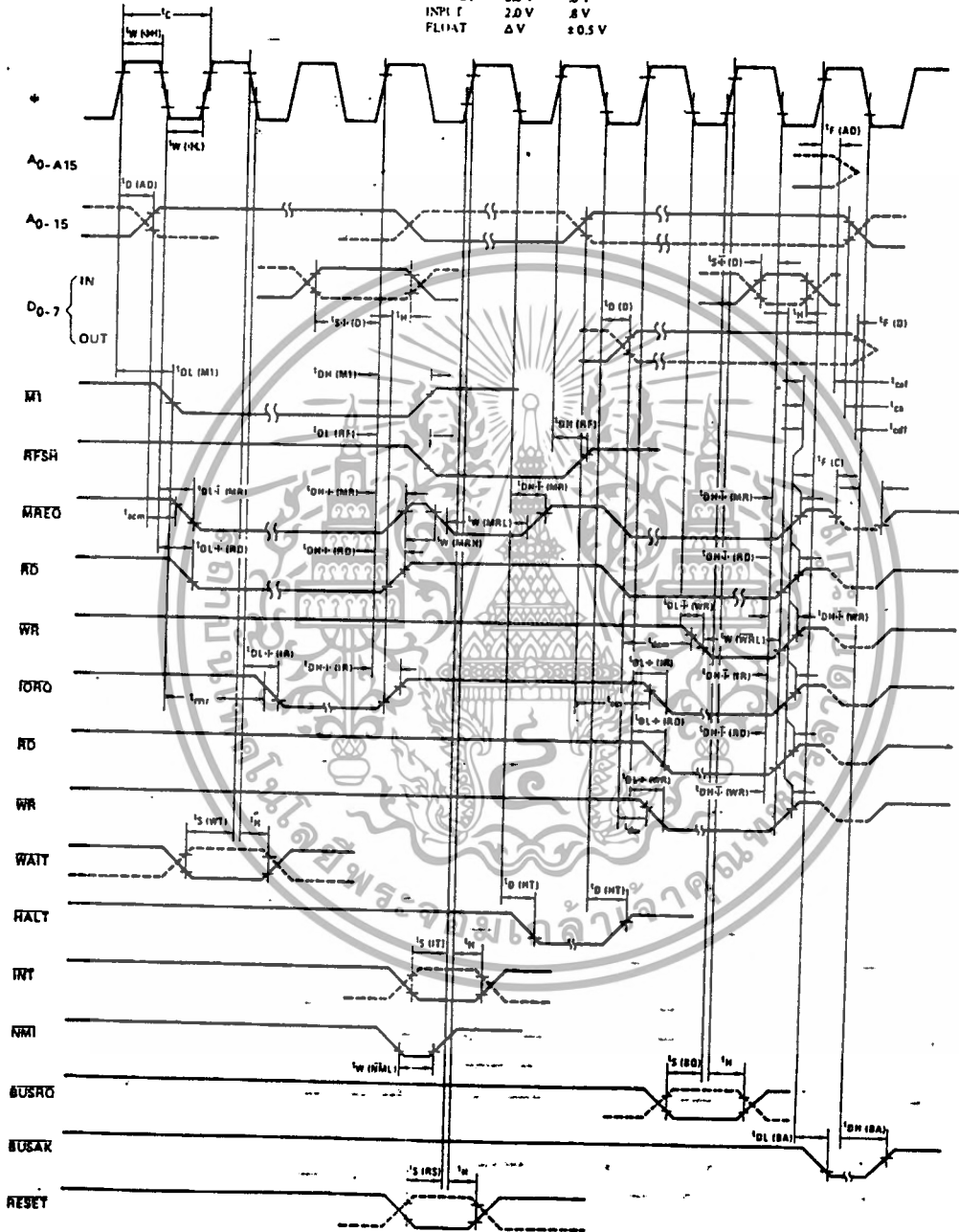
[11] $t_{M1} = 2t_c + t_w(\phi H) + t_r - 65$

280-CPU

A.C. Timing Diagram

Timing measurements are made at the following voltages, unless otherwise specified:

CLOCK	V _{CC} - 0.5V	0.5V
OUTPUT	2.0V	1.5V
INPUT	2.0V	1.5V
FLOAT	ΔV	±0.5V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80A-CTC

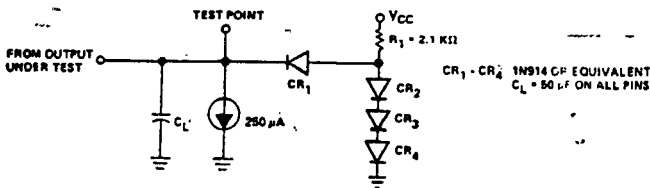
A.C. Characteristics

TA = 0° C to 70° C, Vcc = +5 V ± 5%, unless otherwise noted

Signal	Symbol	Parameter	Min	Max	Unit	Comments
Φ	t _C	Clock Period	250	[1]	ns	
	t _{W(ΦH)}	Clock Pulse Width, Clock High	105	2000	ns	
	t _{W(ΦL)}	Clock Pulse Width, Clock Low	105	2000	ns	
	t _r , t _f	Clock Rise and Fall Times		30	ns	
	t _H	Any Hold Time for Specified Setup Time	0		ns	
CS, \overline{CE} , etc	t _{SO} (CS)	Control Signal Setup Time to Rising Edge of Φ During Read or Write Cycle	60		ns	
D ₀ -D ₇	t _{DR} (D)	Data Output Delay from Falling Edge of \overline{RD} During Read Cycle		380	ns	[2]
	t _{SD} (D)	Data Setup Time to Rising Edge of Φ During Write or M1 Cycle	50		ns	
	t _{DI} (D)	Data Output Delay from Falling Edge of IORG During INTA Cycle		160	ns	[2]
	t _F (D)	Delay to Floating Bus (Output Buffer Disable Time)		110	ns	
IEI	t _S (IEI)	IEI Setup Time to Falling Edge of IORQ During INTA Cycle	140		ns	
IEO	t _{DH} (IO)	IEO Delay Time from Rising Edge of IEI		160	ns	[3]
	t _{DL} (IO)	IEO Delay Time from Falling Edge of IEI		130	ns	[3]
	t _{DM} (IO)	IEO Delay from Falling Edge of M1 (Interrupt Occurring just Prior to M1)		190	ns	[3]
\overline{IORQ}	t _{SO} (IOR)	IORQ Setup Time to Rising Edge of Φ During Read or Write Cycle	115		ns	
$\overline{M1}$	t _{SO} (M1)	M1 Setup Time to Rising Edge of Φ During INTA or M1 Cycle	90		ns	
\overline{RD}	t _{SO} (RD)	\overline{RD} Setup Time to Rising Edge of Φ During Read or M1 Cycle	115		ns	
INT	t _{DCK} (IT)	INT Delay Time from Rising Edge of CLK/TRG		2t _C (Φ) + 140		Counter Mode
	t _{DΦ} (IT)	INT Delay Time from Rising Edge of Φ		t _C (Φ) + 140		Timer Mode
CLK/TRG ₀₋₃	t _C (CK)	Clock Period	2t _C (Φ)			Counter Mode
	t _r , t _f	Clock and Trigger Rise and Fall Times		30		
	t _S (CK)	Clock Setup Time to Rising Edge of Φ for Immediate Count	130			Counter Mode
	t _S (TR)	Trigger Setup Time to Rising Edge of Φ for enabling of Prescaler on Following Rising Edge of Φ	130			Timer Mode
	t _W (CTH)	Clock and Trigger High Pulse Width	120			Counter and Timer Modes
	t _W (CTL)	Clock and Trigger Low Pulse Width	120			Counter and Timer Modes
ZC/TO ₀₋₂	t _{DH} (ZC)	ZC/TO Delay Time from Rising Edge of Φ, ZC TO High		120		Counter and Timer Modes
	t _{DL} (ZC)	ZC/TO Delay Time from Rising Edge of Φ, ZC TO Low		120		Counter and Timer Modes

- Notes: [1] t_C = t_{W(ΦH)} + t_{W(ΦL)} + t_r + t_f.
 [2] Increase delay by 10 nsec for each 50 pF increase in loading, 200 pF maximum for data lines and 100 pF for control lines.
 [3] Increase delay by 2 nsec for each 10 pF increase in loading, 100 pF maximum.
 [4] RESET must be active for a minimum of 3 clock cycles.

OUTPUT LOAD CIRCUIT



Z80-CTC

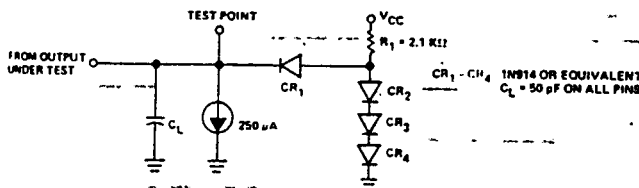
A.C. Characteristics

TA = 0° C to 70° C, Vcc = +5 V ± 5%, unless otherwise noted

Signal	Symbol	Parameter	Min	Max	Unit	Comments
φ	t _C	Clock Period	400	[1]	ns	
	t _W (ΦH)	Clock Pulse Width, Clock High	170	2000	ns	
	t _W (ΦL)	Clock Pulse Width, Clock Low	170	2000	ns	
	t _r , t _f	Clock Rise and Fall Times	---	30	ns	
	t _H	Any Hold Time for Specified Setup Time	0		ns	
CS, CĒ, etc.	t _S (CS)	Control Signal Setup Time to Rising Edge of φ During Read or Write Cycle	160		ns	
D ₀ -D ₇	t _{DR} (D)	Data Output Delay from Rising Edge of RD During Read Cycle		480	ns	[2]
	t _{SO} (D)	Data Setup Time to Rising Edge of φ During Write or M1 Cycle	60		ns	
	t _{DI} (D)	Data Output Delay from Falling Edge of IORQ During INTA Cycle		340	ns	[2]
	t _F (D)	Delay to Floating Bus (Output Buffer Disable Time)		230	ns	
IEI	t _S (IEI)	IEI Setup Time to Falling Edge of IORQ During INTA Cycle	200		ns	
IEO	t _{DH} (IO)	IEO Delay Time from Rising Edge of IEI		220	ns	[3]
	t _{DL} (IO)	IEO Delay Time from Falling Edge of IEI		190	ns	[3]
	t _{DM} (IO)	IEO Delay from Falling Edge of M1 (Interrupt Occurring just Prior to M1)		300	ns	[3]
IORQ	t _S (IR)	IORQ Setup Time to Rising Edge of φ During Read or Write Cycle	250		ns	
M1	t _S (M1)	M1 Setup Time to Rising Edge of φ During INTA or M1 Cycle	210		ns	
RD	t _S (RD)	RD Setup Time to Rising Edge of φ During Read or M1 Cycle	240		ns	
INT	t _{DK} (IT)	INT Delay Time from Rising Edge of CLK/TRG		2t _C (φ) + 200		Counter Mode
	t _D (IT)	INT Delay Time from Rising Edge of φ		t _C (φ) + 200		Timer Mode
CLK/TRG ₀₋₃	t _C (CK)	Clock Period	2t _C (φ)			Counter Mode
	t _r , t _f	Clock and Trigger Rise and Fall Times		50		
	t _S (CK)	Clock Setup Time to Rising Edge of φ for Immediate Count	210			Counter Mode
	t _S (TR)	Trigger Setup Time to Rising Edge of φ for Enabling of Prescaler on Following Rising Edge of φ	210			Timer Mode
	t _W (CTH)	Clock and Trigger High Pulse Width	200			Counter and Timer Modes
	t _W (CTL)	Clock and Trigger Low Pulse Width	200			Counter and Timer Modes
ZC/TO ₀₋₂	t _{DH} (ZC)	ZC/TO Delay Time from Rising Edge of φ, ZC/TO High		190		Counter and Timer Modes
	t _{DL} (ZC)	ZC/TO Delay Time from Falling Edge of φ, ZC/TO Low		190		Counter and Timer Modes

- Notes: [1] t_C = t_W(ΦH) + t_W(ΦL) + t_r + t_f.
 [2] Increase delay by 10 nsec for each 50 pF increase in loading, 200 pF maximum for data lines and 100 pF for control lines.
 [3] Increase delay by 2 nsec for each 10 pF increase in loading, 100 pF maximum.
 [4] RESET must be active for a minimum of 3 clock cycles.

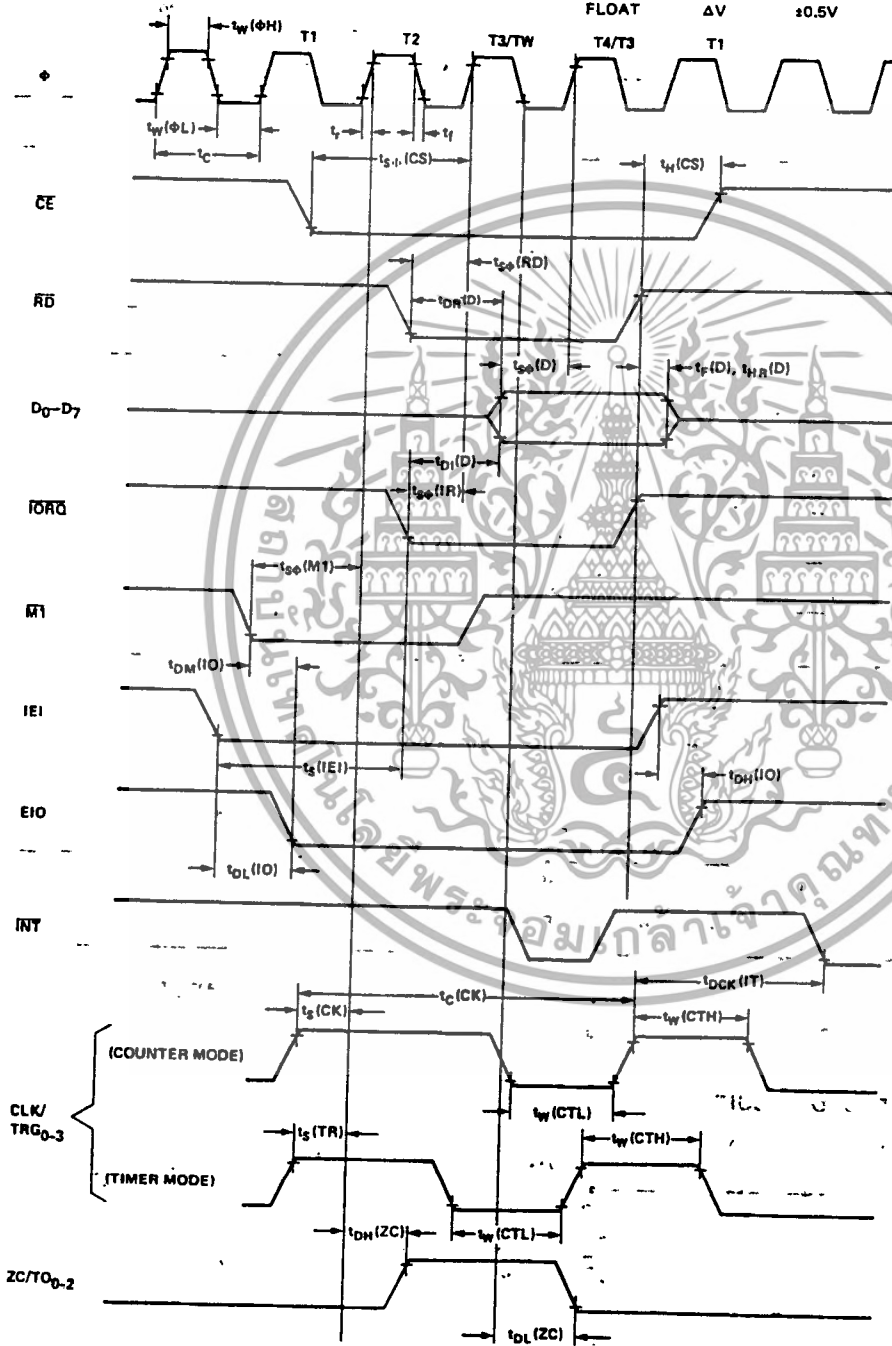
OUTPUT LOAD CIRCUIT



280-CTC A.C. Timing Diagram

Timing measurements are made at the following voltages, unless otherwise specified:

	"1"	"0"
CLOCK	V _{CC} - .5V	.45V
OUTPUT	2.0V	.8V
INPUT	2.0V	.8V
FLOAT	ΔV	±0.5V



Z80-CTC

Absolute Maximum Ratings

Temperature Under Bias 0° C to 70° C
 Storage Temperature -65° C to +150° C
 Voltage On Any Pin With Respect To Ground -0.3 V to +7 V
 Power Dissipation 0.8 W

***Comment**
 Stresses above those listed under "Absolute Maximum Rating" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other condition above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
 ไม่สามารถอ้างสิทธิ์ในสิ่งที่ปรากฏในเอกสารนี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D.C. Characteristics

TA = 0° C to 70° C, VCC = 5 V ± 5% unless otherwise specified

Z80-CTC

Symbol	Parameter	Min	Max	Unit	Test Condition
VILC	Clock Input Low Voltage	-0.3	.45	V	
VIHC	Clock Input High Voltage (1)	VCC - .5	VCC + .3	V	
VIL	Input Low Voltage	-0.3	0.8	V	
VIH	Input High Voltage	2.0	VCC	V	
VOL	Output Low Voltage		0.4	V	IOL = 2 mA
VOH	Output High Voltage	2.4		V	IOH = -250 µA
ICC	Power Supply Current		120	mA	TC = 400 nsec
ILI	Input Leakage Current		10	µA	VIN = 0 to VCC
ILOH	Tri-State Output Leakage Current in Float		10	µA	VOUT = 2.4 to VCC
ILOL	Tri-State Output Leakage Current in Float		-10	µA	VOUT = 0.4V
IOHD	Darlington Drive Current	-1.5		mA	VOH = 1.5V REXT = 390Ω

Z80A-CTC

Symbol	Parameter	Min	Max	Unit	Test Condition
VILC	Clock Input Low Voltage	-0.3	.45	V	
VIHC	Clock Input High Voltage (1)	VCC - .5	VCC + .3	V	
VIL	Input Low Voltage	-0.3	0.8	V	
VIH	Input High Voltage	2.0	VCC	V	
VOL	Output Low Voltage		0.4	V	IOL = 2 mA
VOH	Output High Voltage	2.4		V	IOH = -250 µA
ICC	Power Supply Current		120	mA	TC = 250 nsec
ILI	Input Leakage Current		10	µA	VIN = 0 to VCC
ILOH	Tri-State Output Leakage Current in Float		10	µA	VOUT = 2.4 to VCC
ILOL	Tri-State Output Leakage Current in Float		-10	µA	VOUT = 0.4V
IOHD	Darlington Drive Current	-1.5		mA	VOH = 1.5V REXT = 390Ω

Capacitance

TA = 25° C, f = 1 MHz

Symbol	Parameter	Max.	Unit	Test Condition
C _Φ	Clock Capacitance	20	pF	Unmeasured Pins Returned to Ground
C _{IN}	Input Capacitance	5	pF	
C _{OUT}	Output Capacitance	10	pF	

กิติกรรมประกาศ
(Acknowledgment)

ในการทำวิทยานิพนธ์ครั้งนี้ ข้าพเจ้าขอขอบพระคุณ อาจารย์กฤดากร กล่อมการ เป็นอย่างสูงที่ได้กรุณาให้คำปรึกษาและแนะนำเรื่องการทำวิทยานิพนธ์ ตั้งแต่เริ่มทำเป็นต้นมา จนสำเร็จเป็นที่น่าพอใจ การทำงานจะสำเร็จลงไม่ได้ถ้าขาดความร่วมมือจากเพื่อนร่วมงานทุกท่าน ที่ได้ช่วยเหลือกันทำงานนี้ให้เป็นไปด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. C.T.Jones,L.A.Bryan, "PROGRAMMMABLE CONTROLLER Concepts and Application",An IPC/ASTEC Publication, Atlanta, 1983
2. "MICRO-PC",ELECTROMATIC Components Ltd., U.S.A.
3. Lames W.Coffron,"Z-80 Applications",Sybex,1983.
4. Rodnay Zaks,"Programming the Z-80, Sybex, 1979.
5. William Barden,Jr.,"The Z-80 Microcomputer Handbook", Indiana, Howard W. Sams & CO.,Inc.,1978.
6. "OPTOELECTRONICS DEVICE DATA",MOTOROLA Inc.,1983.
7. "LOGIC DATATBOOK",National Semiconductor Corp.,1981.

