



ปีการศึกษา 2533

DISPLAY/MONITOR

โดย

ชาติชาย	ยะปะ โคน	31-3006
โพลิต	ใช้กุทอง	31-3008
ธงชัย	เปรมชัยพร	31-3010
ยทภนา	ลาระ	31-3020

อาจารย์ที่ปรึกษา

ผศ. ดร. กนก

เจนจิระพงศ์เวช

อ. กฤษดากร

กล่อมการ



027850

1 2 ค.ศ. 2533



ปริญญานิพนธ์ ปีการศึกษา 2533

ภาควิชา เทคโนโลยีสารสนเทศ

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง DISPLAY/MONITOR

ผู้จัดทำ

- | | | | |
|----|---------|-----------|---------|
| 1. | ชาติชาย | ยะปะโคน | 31-3006 |
| 2. | โฆสิต | ไข่มุกทอง | 31-3008 |
| 3. | รังชัย | เปรมชัยพร | 31-3010 |
| 4. | ยุทธนา | สาระ | 31-3020 |

.....อาจารย์ที่ปรึกษา
(ผศ. ดร. กนก เจริญวงศ์เวช)

.....อาจารย์ที่ปรึกษา
(อ. กฤษดากร กล่อมการ)

เลขหมู่ T 33017 66
เลขทะเบียน 027850
วัน, เดือน ปี 12 ก.ค. 34

027850

DISPLAY/MONITOR

ชาติชาย	ยะปะโคน
โฆสิต	ใช้กู่ทอง
ชงชัย	เปรมชัยพร
ยุทธนา	สาระ

ปีการศึกษา 2533

บทคัดย่อ

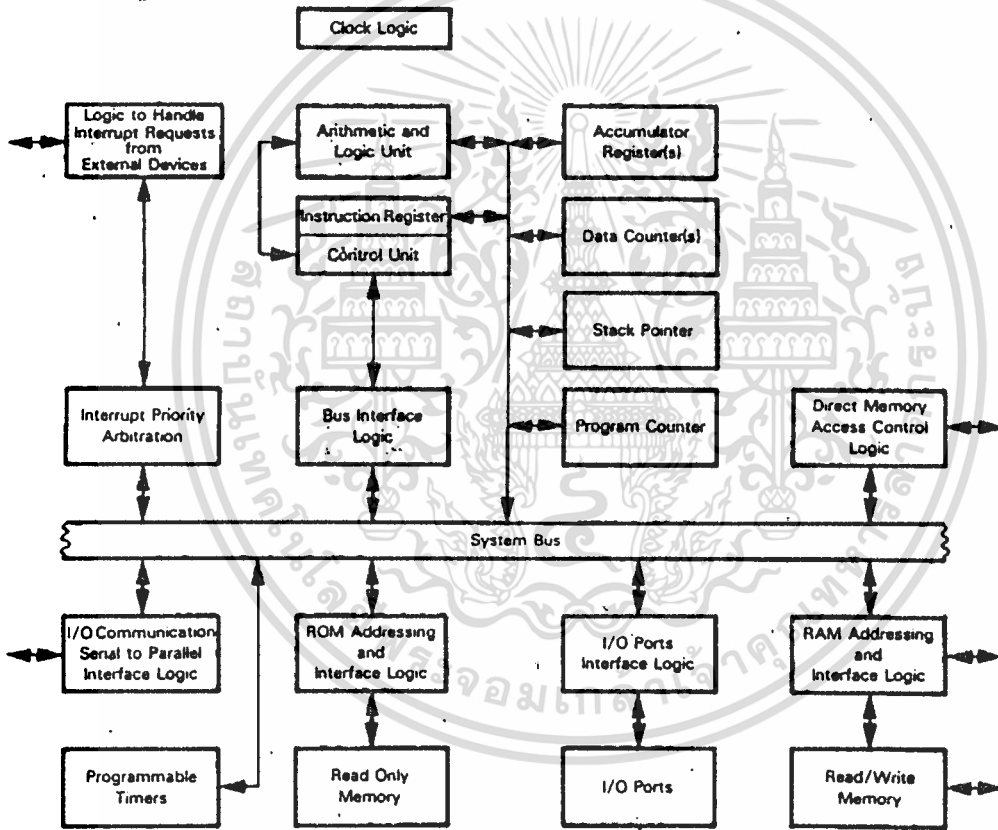
ปฏิญานี้ฉบับนี้เป็นารออกแบบโดยการนำเอา ไมโครโปรเซสเซอร์ ขนาด 8 บิทมาประยุกต์ใช้งาน ในลักษณะของการ DISPLAY/MONITOR ของเครื่องจักรชนิดขุดเจาะอัตโนมัติเพื่อแสดงสภาวะต่าง ๆ ของเครื่องจักรว่าเกิดอะไรขึ้น กล่าวคือ DISPLAY / MONITOR เป็นตัวกลางระหว่างคนกับเครื่องจักร เพื่อให้ผู้ควบคุมดูแลหรือทำงานกับเครื่องจักรได้ทราบสภาวะในกรณีที่ปกติ DISPLAY จะแสดงข้อความบางอย่าง ในกรณีที่เกิดการผิดปกติ ระบบของ DISPLAY จะรับทราบโดยผ่าน INTERRUPT เข้ามาจากนั้นโปรแกรมจะไป SCAN อ่าน INPUT จาก INTERFACING เข้ามาโดย INTERFACE ต่ออยู่กับ SENSOR, OVER LOAD CONTACT หรือ THERMOSTAT และจะ DISPLAY อาการเสีย หรือผิดปกติจาก INPUT เหล่านั้นออกมาโดย DISPLAY เน้นข้อความบน DISPLAY BOARD เพื่อให้ผู้ที่แก้ไขจุดผิดปกติเข้าใจง่ายว่าเกิดที่จุดไหนในเวลาอันสั้น เพื่อป้องกันไม่ให้เกิดผลผลิตหรือเครื่องจักรเกิดการเสียหายมากขึ้นในขบวนการผลิตนั้น

บทที่ 1	
- โครงสร้างของ Z-80	4
- การใช้ 8255 PIA	8
- ชุดคำสั่ง Z-80	21
บทที่ 2	
- โครงสร้างของระบบ DISPLAY/MONITOR	55
- การ DESIGN วงจร INTERFACING	56
- การทำงานของวงจร INTERFACING INPUT	57
- FLOWCHART ของวงจร INTERFACING INPUT	58
บทที่ 3	
- การทำงานของเครื่องขุดตะกั่ว IC.	62
- FLOWCHART การทำงานของเครื่องขุดตะกั่ว	63
บทที่ 4	
- รูปแบบการ DISPLAY	66
- การเขียนและการเรียกใช้โปรแกรม	66
- ตัวอย่างการเรียกใช้โปรแกรม	67
- DRAWING	80
- MEMORY MAP	86
- DATA DISPLAY	87
- CIRCUITS	88
- CONNECTER	80
- PROGRAM	91

โดยทั่วไปโครงสร้างพื้นฐานของคอมพิวเตอร์ จะประกอบไปด้วย

- หน่วยควบคุม (control unit)
- หน่วยความจำ (memory unit)
- หน่วยคำนวณ (arithmetic unit)

องค์ประกอบย่อย ๆ ในไมโครคอมพิวเตอร์ทั้งหมด จะประกอบขึ้นจากชิพเหล่านี้ เช่น หน่วยความจำ ประเภท ROM (read only memory), RAM (random access memory) อุปกรณ์สนับสนุน (chip-support) ต่าง ๆ และสิ่งที่เป็หัวใจของระบบไมโครคอมพิวเตอร์ คือหน่วยประมวลผลกลาง หรือ CPU (central processing) ซึ่งภายในประกอบไปด้วยส่วนต่าง ๆ ดังบล็อกไดอะแกรมที่ 1.1



ซึ่งแต่ละบล็อกมีลักษณะการทำงานดังต่อไปนี้ คือ

1. ARITHMETICS LOGIC UNIT (ALU) เป็นหน่วยที่ทำหน้าที่ในการคำนวณฟังก์ชันพื้นฐานทางคณิตศาสตร์ และการกระทำฟังก์ชันทางลอจิก เช่น AND และ OR , ALU จะสามารถทำหน้าที่ได้อย่างมีประสิทธิภาพมากเพียงใดนั้นขึ้นอยู่กับ การออกแบบวงจรภายในของ ALU.

2. CONTROL UNIT เป็นหน่วยที่ทำหน้าที่ในการส่งสัญญาณไปควบคุมอุปกรณ์ต่าง ๆ ที่ต่อเชื่อมกับ CPU ให้ทำงานร่วมกัน ได้อย่างถูกต้อง

3. DATA BUS บัสสองทิศทาง (BI-DIRECTIONAL) ที่ใช้ในการส่งผ่านข้อมูลระหว่าง CPU กับอุปกรณ์ต่าง ๆ ที่ต่อเชื่อมกับ CPU กับอุปกรณ์อื่น ๆ ภายในระบบ จำนวนเส้นของบัสข้อมูล (DATA BUS) จะขึ้นอยู่กับชนิดของ CPU เช่นในกรณีของ Z80 CPU จะส่งผ่านข้อมูลที่ละ 8 บิต ดังนั้นจะมีจำนวนเส้นของบัสข้อมูล 8 เส้น

4. CONTROL BUS หรือ บัสควบคุม เป็นบัสทางเดียว (UNI-DIRECTIONAL BUS) ที่ใช้ในการส่งผ่านสัญญาณควบคุมให้กับอุปกรณ์ต่าง ๆ ในระบบ

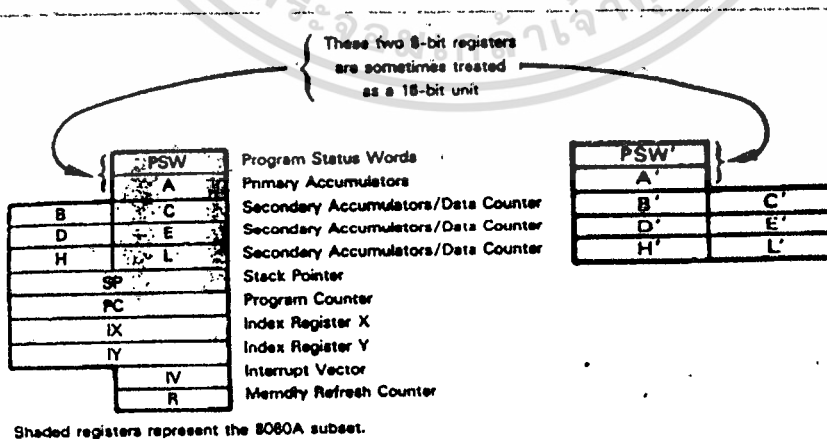
5. ADDRESS BUS เป็นบัสทางเดียว ใช้ส่งผ่านค่าแอดเดรสจาก CPU ออกไปยังหน่วยความจำเพื่อระบุตำแหน่งของพอร์ท I/O (INPUT/OUTPUT PORT) หรือ CPU ต้องการติดต่อด้วย

Z80 ไมโครโปรเซสเซอร์เป็น CPU ที่ผลิตจากบริษัท ZILOG INC. โดยกลุ่มวิศวกรชุดเดียวกับที่ผลิต 8080 CPU ของบริษัท INTEL COOPERATION. Z80 CPU ได้รับการพัฒนาให้มีข้อดีเหนือกว่า 8080 เช่น มีชุดคำสั่งมากถึง 158 คำสั่ง โดยรวมชุดคำสั่งเดิมของ 8080 ไว้ 80 คำสั่ง นอกจากนี้ Z80 ยังมีรีจิสเตอร์มากกว่าใน 8080 ถึง 12 ตัว และ 8080 เพียงตัวเดียวยังไม่สามารถที่จะนำไปใช้งานได้ต้องต่อกับอุปกรณ์สนับสนุนอีก 2 ตัวคือ CLOK GENERATOR CHIP, SYSTEM CONTROL CHIP รวมกันเรียกว่า THREE CHIP PROCESSOR แต่ใน Z80 CPU ได้รวมเอาลักษณะพื้นฐานเหล่านี้ไว้ในชิพเดียวกัน และเพิ่มประสิทธิภาพทาง HARDWARE, SOFTWARE และการ INTERFACE ให้สูงขึ้น

Z80 ไมโครโปรเซสเซอร์เพียงชิ้นเดียวไม่สามารถทำงานเป็นระบบคอมพิวเตอร์ได้ ต้องอาศัยอุปกรณ์อื่น ๆ อีก 2 ส่วนคือ หน่วยความจำ (MEMORY) และหน่วยรับส่งข้อมูลเข้าออก (I/O DEVICE) ซึ่งในการทำงานตามคำสั่งจากโปรแกรมที่ป้อนเข้ามา Z80 CPU จะต้องทำการโอนย้ายคำสั่ง หรือข้อมูลระหว่างหน่วยความจำกับรีจิสเตอร์ (REGISTER) ก่อนอื่นเราจะกล่าวถึงรีจิสเตอร์ภายในของ Z80 เสียก่อน

รีจิสเตอร์ต่าง ๆ ใน Z80 CPU

Z80 CPU จะประกอบไปด้วยรีจิสเตอร์ถึง 22 ตัวดังรูป 1.2 รีจิสเตอร์เหล่านี้จะแบ่งได้เป็น 2 กลุ่มคือ รีจิสเตอร์ที่ทำหน้าที่ทั่วไป และรีจิสเตอร์ที่ทำหน้าที่เฉพาะงาน



รูปที่ 1.2 : แสดงรีจิสเตอร์ต่างๆภายใน Z80.

1. รีจิสเตอร์ที่ทำหน้าที่ทั่วไป แบ่งเป็นรีจิสเตอร์หลัก ได้แก่ A, B, C, D, E, H, และ L มีความจุขนาด 8 บิต รีจิสเตอร์เหล่านี้ให้เก็บข้อมูลชั่วคราว นอกจากนั้นยังสามารถรับข้อมูลจากหน่วยความจำหรืออาจ จะทำการย้ายข้อมูลไปเก็บไว้ในหน่วยความจำก็ได้ และ รีจิสเตอร์สำรอง ได้แก่ A, B, C, D, E, H และ L ซึ่งเป็นรีจิสเตอร์ที่ทำหน้าที่เก็บข้อมูลที่มาจากรีจิสเตอร์หลักในกรณีกระทำการทางคณิตศาสตร์และลอจิกได้

รีจิสเตอร์ A เรียกว่า แอคคิวมูเลเตอร์ (ACCUMULATOR) ทำหน้าที่เก็บข้อมูลชั่วคราวที่ได้จากการทำ ขบวนการทางคณิตศาสตร์ เช่น บวกหรือลบข้อมูล 2 จำนวน ผลลัพธ์ที่ได้จะเก็บไว้รีจิสเตอร์ A นี้ นอกจากนี้ ในการปฏิบัติตามคำสั่งที่ใช้กับข้อมูลขนาด 16 บิต Z80 จะนำเอารีจิสเตอร์แฟลก "F" (FLAG REGISTER) มาใช้ร่วมกับรีจิสเตอร์ A เรียกว่า คู่รีจิสเตอร์ AF ซึ่งมีขนาด 16 บิต นอกจากนี้ยังมีคู่รีจิสเตอร์ 16 บิตอื่น ๆ อีกคือ BC, DE และ HL

2. รีจิสเตอร์ใช้งานเฉพาะอย่าง ได้แก่ รีจิสเตอร์ I, R, IX, IY, SP และ PC ซึ่งทำหน้าที่ต่าง ๆ ดังนี้

รีจิสเตอร์ I (INTERRUPT PAGE ADDRESS REGISTER) เมื่อมีการอินเทอร์รัพท์เกิดขึ้น จำเป็น ต้องบอกตำแหน่งของหน่วยความจำที่เก็บโปรแกรมตอบสนอง การอินเทอร์รัพท์ รีจิสเตอร์ I จะทำหน้าที่เก็บ ค่า 8 บิตของตำแหน่งข้อมูลในหน่วยความจำ ส่วนค่า 8 บิตล่างจะป้อนจากภายนอกให้แก่ CPU ค่าทั้งสองจะ ประกอบกันเป็นค่าแอดเดรสที่ระบุตำแหน่งของโปรแกรมการตอบสนองการอินเทอร์รัพท์

รีจิสเตอร์ R (MEMORY REFRESH REGISTER) เป็นรีจิสเตอร์ขนาด 7 บิต ที่ถูกใช้ในการรีเฟรช (REFRESH) DYNAMIC RAM และค่ารีจิสเตอร์ R จะเพิ่มขึ้นเองโดยอัตโนมัติ ในทุก ๆ ครั้งที่มีการเฟรชค่า สั่งจากหน่วยความจำ รายละเอียดเกี่ยวกับ DYNAMIC RAM จะกล่าวถึงในบทที่ 5.

รีจิสเตอร์ IX และ IY (INDEX REGISTER) เป็นรีจิสเตอร์ที่มีขนาด 16 บิต มีประโยชน์ใช้บ่งบอกตำแหน่งในหน่วยความจำแบบ INDEX ADDRESSING MODE โดยจะกำหนดให้ค่าใน INDEX REGISTER เป็นค่า อ้างอิง แล้วใช้คำสั่งบ่งบอกว่าตำแหน่งของข้อมูลที่ต้องการอยู่ห่างจากค่าอ้างอิงนี้เท่าใด โดยจะบอกค่าระยะห่างในรูปของ TWO COMPLEMENT

รีจิสเตอร์ SP (STACK POINTER) มีขนาด 16 บิต ในหน่วยความจำชนิด RAM จะมีส่วนหนึ่งที่ถูกกำหนดให้เป็นที่เก็บข้อมูลแบบ LIFO (LAST IN FIRST OUT) เราสามารถที่จะเก็บข้อมูลลงบนสแตคโดยใช้คำสั่ง PUSH และเมื่อต้องการดึงข้อมูลออกจากสแตคต้องใช้คำสั่ง POP

รีจิสเตอร์ PC (PROGRAM COUNTER) เป็นรีจิสเตอร์ขนาด 16 บิตที่ใช้ในการเก็บตำแหน่งของหน่วย ความจำที่ CPU จะเฟรช (FETCH) คำสั่งหลังจากที่เฟรชคำสั่งเรียบร้อยแล้วค่าในรีจิสเตอร์ PC จะเพิ่มขึ้น และจะชี้ไปยังตำแหน่งของคำสั่งถัดไปเราจะสามารถเปลี่ยนแปลงค่าใน PC ได้โดยใช้คำสั่ง CALL หรือ JUMP

รีจิสเตอร์ F (FLAG REGISTER) ประกอบด้วย

SIGN FLAG (S) : แฟลกเครื่องหมาย

ZERO FLAG (Z) : แฟลกศูนย์

HALF CARRY FLAG (H) : แฟลกทศครึ่ง

PARITY/OVERFLOW FLAG (P/V) : แฟล็กพาริตี หรือโอเวอร์โฟลว์

SUBTRACT FLAG (N) : แฟล็กลบ

CARRY FLAG (C) : แฟล็กตัวทด

ผู้ผลิต Z80 ได้นำเอาแฟล็กเหล่านี้มาประกอบร่วมกับบิทว่าง (X : ไม่มีความหมาย) อีก 2 บิทเพื่อทำเป็นรีจิสเตอร์ขนาด 8 บิท สำหรับรายละเอียดของแฟล็กเหล่านี้จะไม่ขอกล่าวถึง

รายละเอียดของเขา Z80 (Z80 PIN OUTS)

A0-A15 (ADDRESS BUS) : เป็นขาสัญญาณเอาต์พุตแบบ TRI-STATE ใช้บ่งบอกตำแหน่งหน่วยความจำได้ถึง $2^{16} = 65536$ ตำแหน่ง A0-A7 จะแสดงตำแหน่งของพอร์ทที่ Z80 ต้องการติดต่อกับ นอกจากนั้นขา A0-A6 จะใช้ค่านีเฟรชแอดเดรสออกมาขณะที่ Z80 ให้สัญญาณรีเฟรช

D0-D7 (DATA BUS) : เป็นขาสัญญาณอินพุต/เอาต์พุต TRI-STATE แบบสองทิศทาง ซึ่งเป็นทางผ่านของข้อมูลระหว่าง Z80 กับหน่วยความจำและอุปกรณ์ I/O

M1 (MACHINE CYCLE ONE) : เป็นขาเอาต์พุตแอกทีฟที่ลอจิก "0" ขา M1 นี้จะแอกทีฟขณะที่ Z80 ทำการเพชช้ออฟโคดของคำสั่ง ในกรณีที่ทำสิ่งที่จะเพชช้เข้ามานั้นมีขนาด 2 ไบท์ M1 จะแอกทีฟในทุก 4 ไชเคิลการเพชช้แต่ละไบท์

IORQ (INPUT/OUTPUT REQUEST) : เป็นสายเอาต์พุตแบบ TRI-STATE จะแอกทีฟที่ลอจิก "0" เพื่อเป็นการบ่งบอกว่า Z80 กำลังทำการติดต่อกับอุปกรณ์ I/O และเมื่อ IORQ และ M1 แอกทีฟทั้งคู่จะเป็นการบ่งบอกการตอบรับการอินเทอร์รัพท์ (INTERRUPT ACKNOWLEDGE)

RD (MEMORY READ) : เป็นขาเอาต์พุต TRI-STATE จะแอกทีฟที่ลอจิก "0" เมื่อ Z80 ต้องการอ่านข้อมูลจากหน่วยความจำหรืออุปกรณ์ I/O และ Z80 จะรับข้อมูลจากบัสข้อมูลเข้าไปเมื่อสัญญาณนี้เปลี่ยนระดับลอจิกจาก "0" เป็น "1"

WR (MEMORY WRITE) : เป็นขาเอาต์พุต TRI-STATE จะแอกทีฟที่ลอจิก "0" เมื่อ Z80 ต้องการส่งข้อมูลออกไปให้หน่วยความจำหรืออุปกรณ์ I/O

FRESH (REFRESH) : เป็นขาเอาต์พุตจะแอกทีฟเมื่อ 7 บิทล่าง (A0-A6) ของบัสแอดเดรสรีเฟรชค่ารีเฟรชออกมา

HALT (HALT STATE) : เป็นขาเอาต์พุตจะแอกทีฟที่ลอจิก "0" เมื่อ Z80 อยู่ในภาวะของการ HALT คือ CPU จะทำคำสั่ง NOP (NO OPERATION) เพื่อให้เกิดการรีเฟรชได้และ Z80 จะหลุดพ้นจากสภาวะการ HALT เมื่อได้รับรีเซ็ทหรือถูกอินเทอร์รัพท์

INT (INTERRUPT REQUEST) : เป็นขาอินพุตแอกทีฟที่ลอจิก "0" Z80 จะตรวจสอบระดับสัญญาณที่ขาทุก ๆ การสิ้นของ INSTRUCTION CYCLE (LAST STATE)

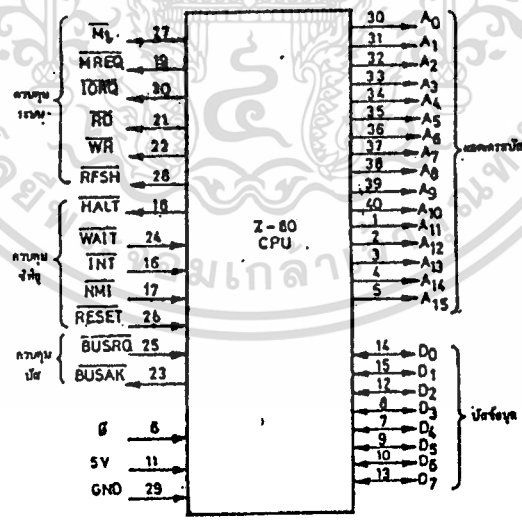
NMI (NON MASKABLE INTERRUPT) : เป็นขาอินพุตแอกทีฟที่ลอจิก "0" สัญญาณ NON MASKABLE INTERRUPT การอินเทอร์รัพท์สูงกว่าสัญญาณ INTERRUPT REQUEST Z80 จะตอบรับการอินเทอร์รัพท์

วันที่ขยับนี้เสมอโดยที่เราไม่สามารถ DISABLE ได้ด้วย SOFTWARE.

RESET : เป็นขาอินพุทแอกทีฟที่ล่อจิก "0" สัญญาณนี้จะทำการ INITIALIZE CPU โดยทำการรีเซ็ต INTERRUPT FLIP-FLOP และเข็มนาฬิกาในโปรแกรมเคาน์เตอร์ (PROGRAM COUNTER) ให้เป็น 0000H และในสภาวะการรีเซ็ตนี้ บัสแอดเดรสและบัสข้อมูลจะอยู่ในสภาวะ HIGH IMPEANCE และสัญญาณควบคุมต่าง ๆ จะอยู่ในสภาวะ INACTIVE.

BUSRQ (BUS REQUEST) : เป็นขาอินพุทแอกทีฟที่ล่อจิก "0" สัญญาณ BUS REQUEST เป็นสัญญาณที่มีลำดับความสำคัญสูงกว่าสัญญาณ NON MASKABLE INTERRUPT และมีการตรวจสอบสัญญาณนี้ทุก ๆ การสิ้นสุดของ MACHINE CYCLE อุปกรณ์ภายนอกจะให้สัญญาณนี้แก่ Z80 เมื่อต้องการใช้บัสข้อมูลและบัสแอดเดรสโดยเปรียบเสมือนว่าเป็นการถอด Z80 ออกจากระบบบัส.

BUSAK (BUS ACKNOWLEDGE) : เป็นขาเอาต์พุทแอกทีฟที่ล่อจิก "0" ขานี้จะแอกทีฟเมื่อ Z80 ตอบสนองต่อการต่อสัญญาณ BUS REQUEST และจะทำให้บัสข้อมูล บัสควบคุมและบัสแอดเดรสมีสภาวะเป็น HIGH IMPEDANCE ซึ่งทำให้อุปกรณ์ภายนอกใช้บัสเหล่านี้ได้โดยไม่มีผลต่อ CPU.



รูปที่ ๑.๖ ลักษณะของไอซี Z-80 ซึ่พียู



8255 PIA (PROGRAMMABLE INTERFACE ADAPTER)

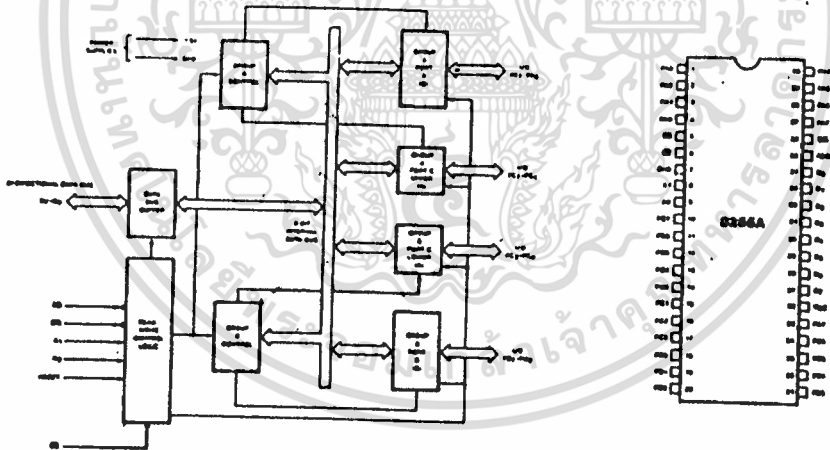
เป็นอุปกรณ์ LSI (LARGE SCALE INTEGRATED CIRCUIT) บรรจุอยู่ใน PACKAGE 40 ขาแบบ DIP (DUAL-IN-LINE PACKAGE) ผลิตโดยบริษัท INTEL COOPERATION ผู้ผลิตไมโครโปรเซสเซอร์ 8080 จุฬาลงกรณ์ฯ เพื่อใช้งานร่วมกับไมโครโปรเซสเซอร์เบอร์อื่น ๆ รวมทั้ง Z80

2.1 นี้แสดงบล็อกไดอะแกรม ของ 8255 ซึ่งหน้าที่ของแต่ละบล็อกมีดังต่อไปนี้คือ

8255A/8255A-5
PROGRAMMABLE PERIPHERAL INTERFACE

- MCS-85™ Compatible 8255A-5
- 24 Programmable I/O Pins
- Completely TTL Compatible
- Fully Compatible with Intel® Microprocessor Families
- Improved Timing Characteristics
- Direct BI/Reset Capability Easing Control Application Interface
- 40-Pin Dual In-Line Package
- Reduces System Package Count
- Improved DC Driving Capability

The Intel® 8255A is a general purpose programmable I/O device designed for use with Intel® microprocessors. It has 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. In the first mode (MODE 0), each group of 12 pins may be programmed in sets of 4 to be input or output. In MODE 1, the second mode, each group may be programmed to have 8 lines of input or output. Of the remaining 4 pins, 3 are used for handshaking and interrupt control signals. The third mode of operation (MODE 2) is a bidirectional bus mode which uses 8 lines for a bidirectional bus, and 5 lines, borrowing one from the other group, for handshaking.



รูปที่ 2.1 แสดงบล็อกไดอะแกรมและการวางตำแหน่งขาของ 8255.

บล็อกกลุ่มแรกที่เราจะพูดถึงนี้ได้แก่ บล็อกที่อยู่ทางด้านขวาของรูป ซึ่งจะเป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกอื่น ๆ โดยมีสาย PA0-PA7, PBO-PB7 เป็นทางผ่านของข้อมูลระหว่างอุปกรณ์ภายนอกกับ 8255 สัญญาณเหล่านี้จะถูกแบ่งออกเป็น 3 I/O พอร์ตได้แก่พอร์ต A (PA) พอร์ต B (PB) และพอร์ต C (PC) พอร์ตเหล่านี้แต่ละพอร์ตสามารถเป็นได้ทั้งพอร์ตอินพุตและเอาต์พุต และแต่ละบล็อกจะมีสายสัญญาณเชื่อมเข้ากับบัสข้อมูลภายในของ 8255

บล็อกถัดมาได้แก่ GROUP A CONTROL และ GROUP B CONTROL ซึ่งจะเป็นตัวกำหนดลักษณะการทำงาน ของทั้ง 3 I/O พอร์ต (8255 มีลักษณะการทำงานที่แตกต่างกันอยู่ 3 โหมด สามารถกำหนดได้โดยการโปรแกรมส่ง CONTROL WORD ให้กับ 8255 ซึ่งจะกล่าวถึงภายหลัง) จากรูป 2.1 จะเห็นว่า พอร์ต C นี้จะประกอบด้วยพอร์ตนขนาด 4 บิต ถึง 2 พอร์ต กลุ่มหนึ่งจะถูกควบคุมโดย GROUP A CONTROL และอีกกลุ่มหนึ่งจะถูกควบคุมโดย GROUP B CONTROL

บล็อกกลุ่มสุดท้ายที่จะกล่าวถึงได้แก่ DATA BUS BUFFER และ READ/WRITE CONTROL LOGIC ซึ่งบล็อกเหล่านี้จะเป็นส่วนที่ติดต่อกับ CPU ส่วน READ/WRITE CONTROL LOGIC จะเป็นส่วนที่ควบคุมให้ข้อมูลเข้าหรือออกจากรีจิสเตอร์ภายใน ตัวที่ถูกต้อง และในเวลาที่เหมาะสม

2.2 รายละเอียดการจัดเรียงขาของ 8255

หน้าที่ของขาแต่ละขาของ 8255 ซึ่งข้อมูลเหล่านี้จะมีประโยชน์ในการเชื่อมต่อเข้ากับระบบบัสของ CPU สำหรับการ จัดขยายแสดงไว้ ในรูป 2.2 รายละเอียดแต่ละขามีดังนี้คือ

DO-D7 : เป็นสายข้อมูลอินพุต/เอาต์พุตแบบสองทิศทาง (BI-DIRECTIONAL BUS) จะเป็นทางผ่านของข้อมูลระหว่างพอร์ตนต่าง ๆ ของ 8255 กับบัสข้อมูลของ Z80

CS (CHIP SELECT INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "0" CPU จะสามารถที่จะอ่านหรือเขียนข้อมูลกับ 8255 ได้

RD (READ INPUT) : เมื่อขานี้มีสถานะลอจิก "0" และสัญญาณ CS มีลอจิกเป็น "0" ข้อมูลจาก 8255 จะปรากฏสู่ระบบบัสข้อมูล CPU ก็จะสามารถอ่านข้อมูลอ่านออกไปได้ (ในการตั้งชื่อของขาสัญญาณนี้จะถือเอา CPU เป็นหลัก)

WR (WRITE INPUT) : เมื่อขานี้มีสถานะลอจิก "0" และขาสัญญาณ CS มีลอจิกเป็น "0" ข้อมูลจากระบบบัสข้อมูลจะถูกเขียน เข้าไปยัง 8255 ได้

AO-A1 (ADDRESS INPUT) : จะเป็นตัวกำหนดการเลือกใช้รีจิสเตอร์ภายในของ 8255

RESET : เมื่อขานี้มีสถานะลอจิกเป็น "1" 8255 จะอยู่ในสภาวะ รีเซ็ตทุกๆพอร์ตนของ 8255 จะถูกรีเซ็ตให้อยู่ในโหมดอินพุต

PA0-PA7, PBO-PB7 : ขาสัญญาณเหล่านี้จะถูกใช้ เป็นพอร์ตน I/O ขนาด 8 บิต ใช้ต่อกับอุปกรณ์ภายนอกอื่น ๆ

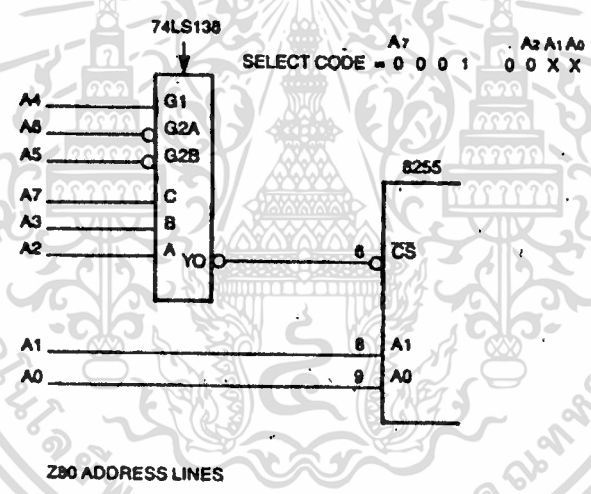
PC0-PC7 : ขาสัญญาณนี้ถูกใช้ เป็นพอร์ตน I/O ขนาด 8 บิต (เช่นเดียวกับ PA, PB แต่กลุ่มของสัญญาณ

เหล่านี้สามารถแบ่งออกได้เป็น 2 กลุ่ม โดยแต่ละกลุ่มมีขนาด 4 บิตได้ กลุ่มแรกจะใช้ควบคุม PE0-PB7 และกลุ่มที่ 2 ใช้ควบคุม PA0-PA7

2.3 การต่อ 8255 เข้ากับ Z80

ในการต่อ 8255 เข้ากับระบบของ Z80 นั้นสัญญาณต่าง ๆ ที่เกิดขึ้นจะเหมือนกับขบวนการติดต่อ I/O โดยจะต้องเอาสัญญาณ A0-A7 มาถอดรหัสเพื่อสร้างสัญญาณเลือกพอร์ทแต่เนื่องจาก 8255 มีขาแอดเดรสอินพุทอยู่แล้ว 2 ขา (A0, A1) โดยปกติแล้วขา A0, A1 นี้จะต่อเข้าโดยตรงกับ A0, A1 จากบัสแอดเดรส นั่นคือ 8255 ตัวหนึ่ง จะใช้ค่าแอดเดรสพอร์ทถึง 4 ค่า (2^2) ส่วนสัญญาณอีก 6 เส้น A2-A7 จะนำไปถอดรหัสเพื่อทำสัญญาณเลือกชิพ (CHIP SELECT) ได้แก่ 8255

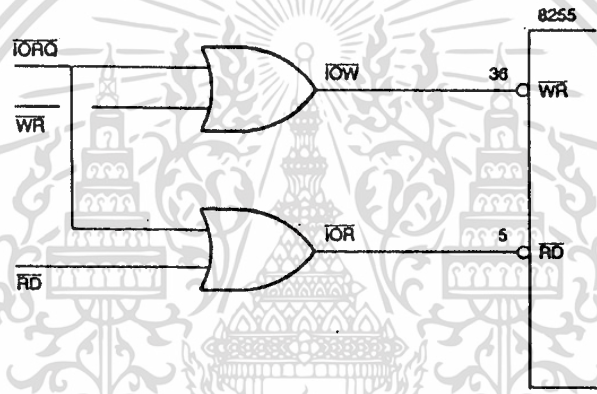
ในที่นี้เราจะสมมุติให้ 8255 มีพอร์ทแอดเดรสอยู่ที่ 10H, 11H, 12H และ 13 H ซึ่งมีวิธีหนึ่งที่สามารถจะถอดพอร์ทเหล่านี้ได้ แสดงไว้ในรูป 2.2



รูปที่ 2.2 : แสดงผังวงจรการถอดรหัสการเลือกพอร์ทที่ติดต่อกับ ระบบ

กลางจะใช้เพื่อเลือกใช้รีจิสเตอร์ภายใน 4 ตัว)

ในขั้นต่อไปเราจะต้องทำคือการต่อขา RD, WR ของ 8255 กับสัญญาณควบคุม IOR, IOW ของระบบ การที่เราไม่ต่อขา RD, WR เข้าโดยตรงเพราะในตัวอย่างมีวิธีการถอดรหัส อาจจะทำให้เกิดกรณีที่ A7-A0 มีตรงกับ 000100XXB ซึ่งจะทำให้เกิดการอ่าน หรือเขียนข้อมูลกับ 8255 โดยไม่ต้องการได้ ในการแก้ปัญหา นี้เราจึงใช้สัญญาณ IORQ จาก CPU มาทำเป็นสัญญาณ IOR, IOW เพื่อแยกว่าเป็นการติดต่อกับ I/O ไม่ใช่ หน่วยความจำ ดังแสดงไว้ในรูป 2.3



รูปที่ 2.3 : แสดงวิธีการต่อขา WR และ RD เข้ากับระบบของ Z80.

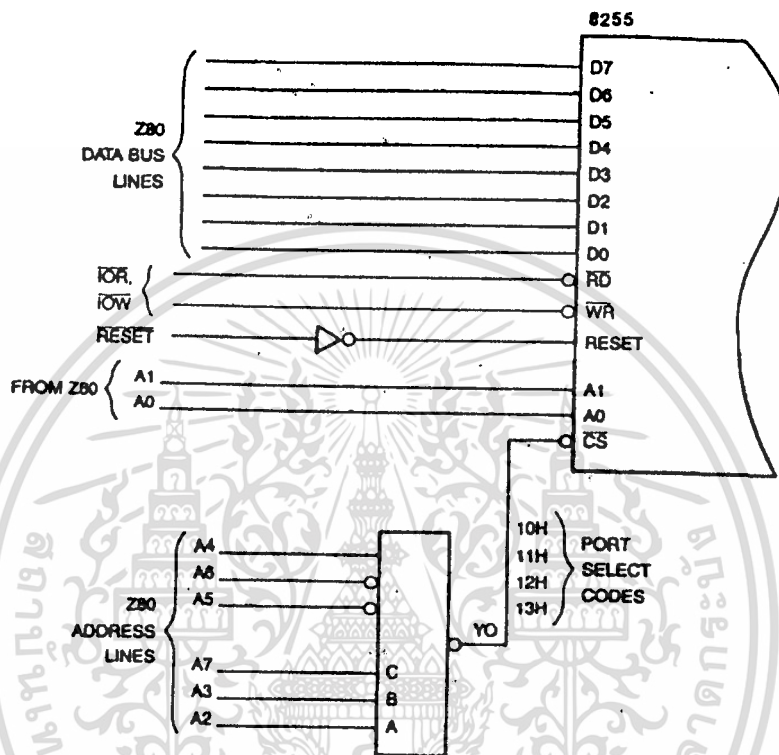
ในการต่อขา RESET ของ 8255 ซึ่งจะแอกทีฟที่ลอจิก "1" เข้ากับขารีเซตของ Z80 จะแอกทีฟที่ ลอจิก "0" นั้นจะต้องใช้ INVERTER ชั้นกลางเสียก่อน

ในการต่อสายข้อมูล DO-D7 ของ 8255 เข้ากับระบบบัสข้อมูลของระบบเราสมมุติว่าไม่มีการไหลกลับบัส ข้อมูล ดังนั้นเราจึงสามารถต่อสายสัญญาณเหล่านี้เข้าโดยตรงกับระบบบัสข้อมูลดังแสดงวงจรสมบูรณ์ของการ เชื่อมต่อ 8255 เข้ากับระบบของ Z80 ในรูป 2.4

2.4 8255 READ AND WRITE REGISTER

ขณะนี้เราได้ทำการต่อ 8255 เข้ากับระบบของ Z80 แล้ว ต่อไปเราจะศึกษาการโปรแกรมใช้

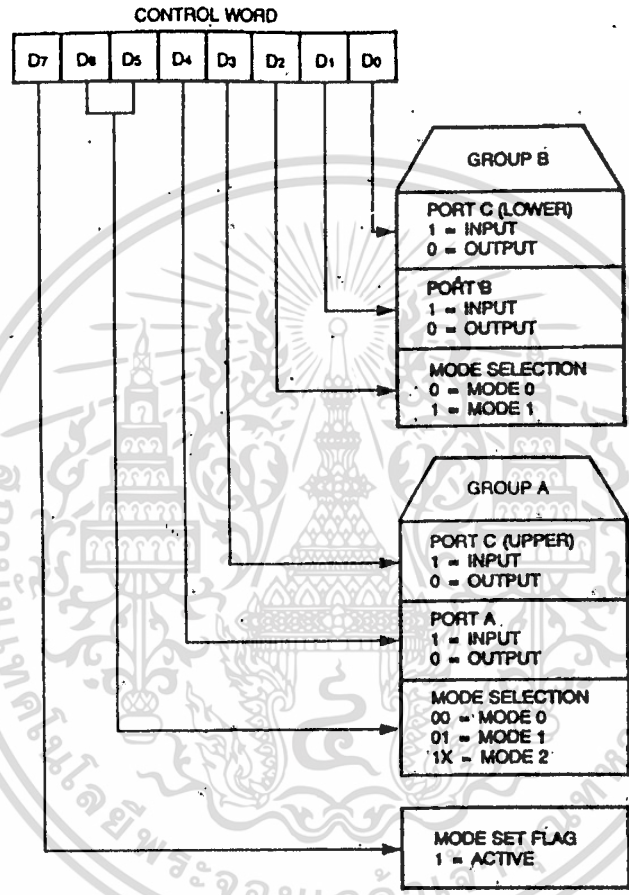
งาน 8255 เพื่อที่จะให้ทำงานตามที่เราดต้องการได้ จะเริ่มต้นพิจารณาที่รีจิสเตอร์ภายใน 4 ตัวของ 8255 สำหรับในตัวอย่างการถอดรหัสของเรา นี้ ตำแหน่งของรีจิสเตอร์จะอยู่ที่แอดเดรส 10H , 11H, 12H และ 13 H ซึ่งรายละเอียดของรีจิสเตอร์เหล่านั้นดังนี้คือ



รูปที่ 2.1 : แสดงผังวงจรสมบูรณ์ของการเชื่อมต่อ 8255 เข้ากับระบบของ Z80

DEVICE PIN				REGISTER NAME
RD	WR	A1	A0	
1	0	0	0	WRITE FOR A DATA
0	1	0	0	READ PORT A DATA
1	0	0	1	WRITE PORT B DATA
0	1	0	1	READ PORT B DATA
1	0	1	0	WRITE PORT C DATA
0	1	1	0	READ PORT C DATA
1	0	1	1	WRITE CONTROL DATA
0	1	1	1	ILLEGAL READ REGISTER

หน้าที่ของรีจิสเตอร์หมายเลข 0-2 จะถูกกำหนดลักษณะการทำงานจากรีจิสเตอร์หมายเลข 3 (รีจิสเตอร์ควบคุม) รูปที่ 2.5 จะแสดงรายละเอียดของแต่ละบิตของรีจิสเตอร์ควบคุมนี้ต่อไป เราจะกล่าวถึงลักษณะการทำงานของ 8255 เพียง MODE "0"



รูปที่ 2.5 : แสดงรายละเอียดแต่ละบิตของรีจิสเตอร์ควบคุมของ 8255.

2.4 โหมด 0 : BASIC REGISTER I/O

ในการเขียน 8255 ให้อยู่ในโหมด 0 นั้นเราจะต้องส่งคำสั่งควบคุม (CONTROL WORD) ให้แก่รีจิสเตอร์ควบคุมก่อน คำสั่งควบคุมนี้จะกำหนดลักษณะการทำงานให้แก่แต่ละพอร์ทของ 8255 ตัวอย่างหนึ่งของคำสั่งควบคุมที่จะส่งให้ 8255 ทำงานอยู่ในโหมด 0 นี้ได้แก่

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0

จากรูปที่ 2.5 เราจะเห็นว่า

บิต D7 เป็นตัวกำหนดว่าเป็นคำสั่งควบคุม (CONTROL WORD)

บิต D6 และ D5 กำหนดโหมดการทำงานของ พอร์ท A D6 , D5 มีค่าเป็น "0" แสดงว่าอยู่ใน

โหมด 0

บิต D4 = "0" กำหนดให้ พอร์ท A เป็นพอร์ทเอาต์พุต

บิต D3 = "0" เช็ทพอร์ท C 4 บิตบนเป็นพอร์ทเอาต์พุต

บิต D2 = "0" เช็ทโหมดของพอร์ท B ให้พอร์ท B อยู่ในโหมด "0"

บิต D1 = "0" เช็ทพอร์ท B เป็นพอร์ทเอาต์พุต

บิต D0 = "0" เช็ทพอร์ท C ให้ 4 บิตล่างเป็นพอร์ทเอาต์พุต

คำสั่งควบคุมนี้จะกำหนดให้พอร์ททั้ง 3 ของ 8255 ทำงานอยู่ในโหมด 0 และเป็นพอร์ทเอาต์พุต ซึ่งจะได้สายสัญญาณ ซึ่งสามารถติดต่อกับอุปกรณ์ภายนอกได้ถึง 24 สาย คำสั่งของ Z80 ที่จะเช็ทให้ 8255 อยู่ในลักษณะดังกล่าวได้แก่

LD A, BOH : เช็ทคำสั่งควบคุม

OUT (13H), A : ส่งคำสั่งควบคุมให้ 8255

เมื่อ Z80 ทำการ EXECUTE คำสั่งข้างต้นแล้ว 8255 จะถูกเช็ทให้พอร์ททุกพอร์ท เป็นพอร์ทเอาต์พุต และอยู่ในโหมด 0 เราจะสามารถส่งข้อมูลออกไปยังพอร์ทต่าง ๆ ได้ด้วยคำสั่ง out ของ Z80 ตัวอย่างเช่นเราต้องการส่ง 32H ไปยังพอร์ท A, 41H ไปยังพอร์ท B และ 73H ไปยังพอร์ท C เราจะต้องให้ Z80 ทำตามโปรแกรมลักษณะดังนี้

LD A, 32H : เช็ทข้อมูลให้พอร์ท A

OUT (10H), A : ส่งข้อมูลให้พอร์ท A

LD A, 41H : เช็ทข้อมูลให้พอร์ท B

OUT (11H), A : ส่งข้อมูลให้พอร์ท B

LD A, 73H : เช็ทข้อมูลให้พอร์ท C

OUT (12H), A : ส่งข้อมูลให้พอร์ท C

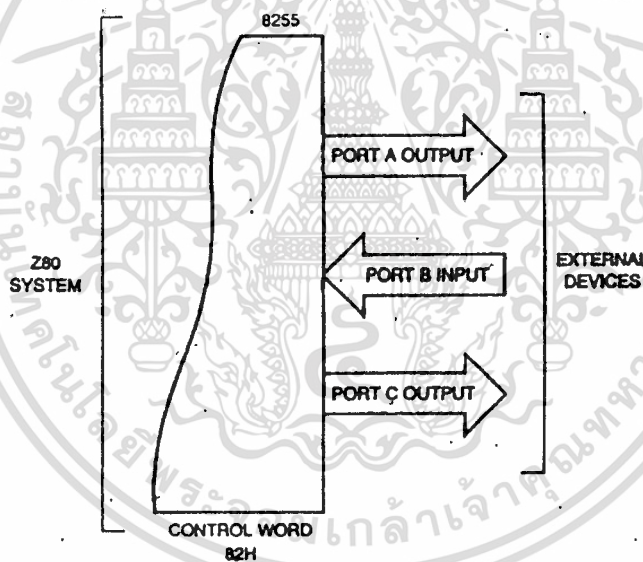
หลังจากที่คำสั่งเหล่านี้ถูก EXECUTE แล้วพอร์ท A, B และ C ของ 8255 จะมีข้อมูลต่าง ๆ ที่ส่งไปให้ปรากฏอยู่

ในการทำงานในโหมด 0 ของ 8255 นี้อาจจะสั่งให้พอร์ทของ 8255 เป็นอินพุท หรือเอาต์พุทก็ได้ อย่างเช่น ให้พอร์ท A และพอร์ท C เป็นพอร์ทเอาต์พุท และพอร์ท B เป็นพอร์ทอินพุท เราจะต้องส่งคำสั่งควบคุมให้แก่วีธีสแตตอร์ควบคุมในลักษณะดังนี้คือ

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	1	0

หลังจากที่ส่งคำสั่งควบคุมให้แก่วีธีสแตตอร์ควบคุมแล้ว 8255 จะถูกเซ็ทให้มีลักษณะการทำงานดังรูป 2.6 เราจะให้คำสั่ง IN อ่านข้อมูลมาจากพอร์ท B ได้

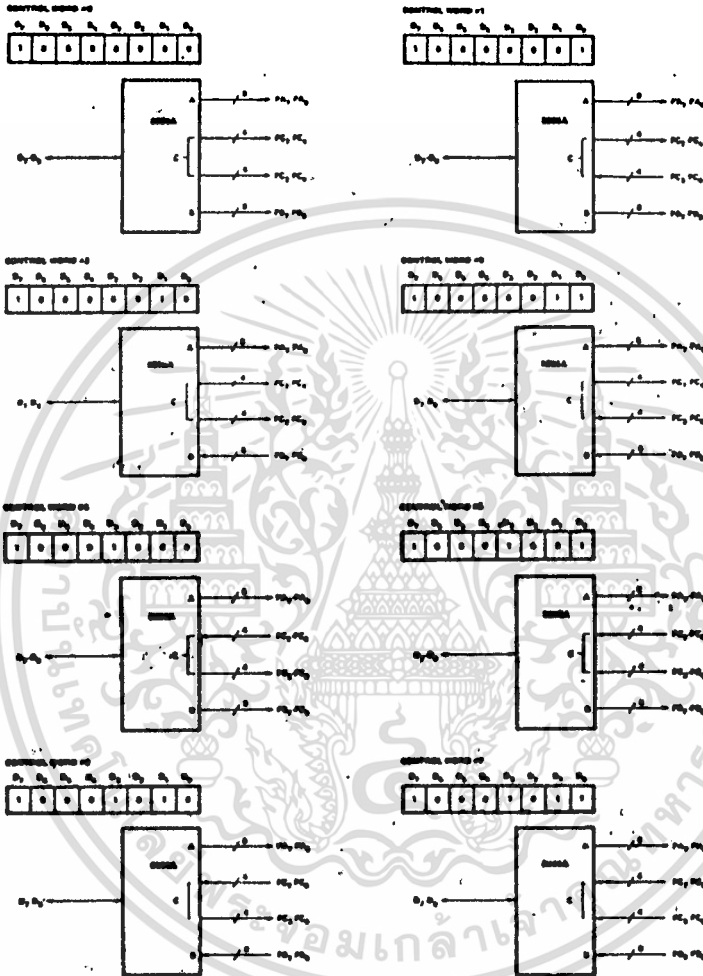
IN A, (11H) ; อ่านข้อมูลจากพอร์ท B



รูปที่ 2.6: บล็อกไดอะแกรมแสดงลักษณะการทำงานของ 8255 ในโหมด 0 หลังจากส่งคำสั่งควบคุมให้ 8255 แล้ว.

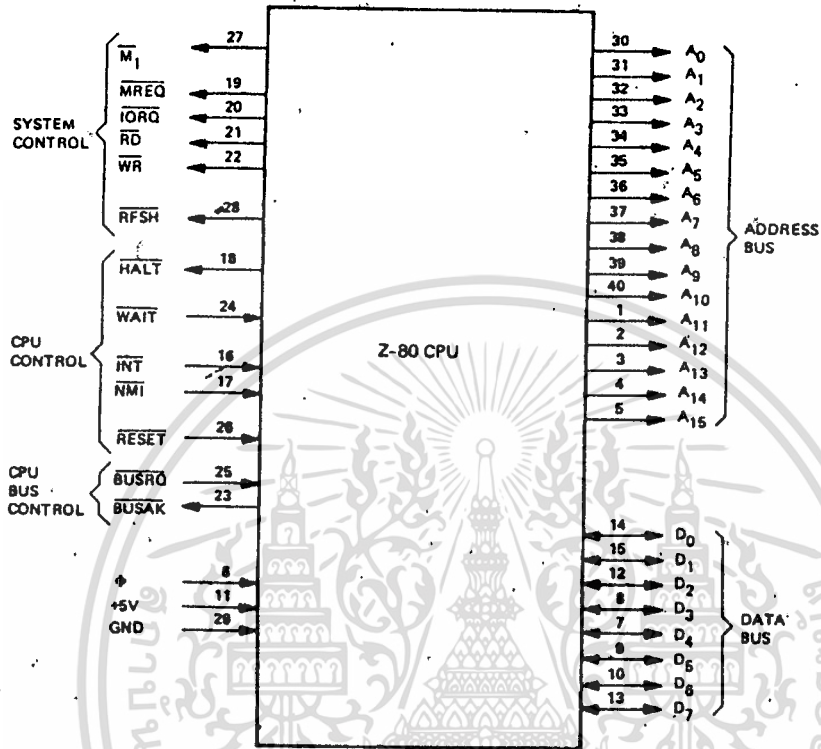
ลักษณะการทำงานของพอร์ทต่าง ๆ ที่สามารถกำหนดได้ในโหมด 0 แสดงไว้ในรูป 2.7

MODE 0 Configurations



รูปที่ 2.7 : แสดงลักษณะต่างๆในการใช้งานไบโหมด ๐.

The Z-80 CPU is packaged in an industry standard 40 pin Dual In-Line Package. The I/O pins are shown in figure 3.0-1 and the function of each is described below.



Z-80 PIN CONFIGURATION
FIGURE 3.0-1

A_0-A_{15}
(Address Bus)

Tri-state output, active high. A_0-A_{15} constitute a 16-bit address bus. The address bus provides the address for memory (up to 64K bytes) data exchanges and for I/O device data exchanges. I/O addressing uses the 8 lower address bits to allow the user to directly select up to 256 input or 256 output ports. A_0 is the least significant address bit. During refresh time, the lower 7 bits contain a valid refresh address.

D_0-D_7
(Data Bus)

Tri-state input/output, active high. D_0-D_7 constitute an 8-bit bidirectional data bus. The data bus is used for data exchanges with memory and I/O devices.

\overline{M}_1
(Machine Cycle one)

Output, active low. \overline{M}_1 indicates that the current machine cycle is the OP code fetch cycle of an instruction execution. Note that during execution of 2-byte op-codes, \overline{M}_1 is generated as each op code byte is fetched. These two byte op-codes always begin with CBH, DDH, EDH or FDH. \overline{M}_1 also occurs with \overline{IORQ} to indicate an interrupt acknowledge cycle.

\overline{MREQ}
(Memory Request)

Tri-state output, active low. The memory request signal indicates that the address bus holds a valid address for a memory read or memory write operation.

RESET

Input, active low. RESET forces the program counter to zero and initializes the CPU. The CPU initialization includes:

- 1) Disable the interrupt enable flip-flop
- 2) Set Register I = 00_H
- 3) Set Register R = 00_H
- 4) Set Interrupt Mode 0

During reset time, the address bus and data bus go to a high impedance state and all control output signals go to the inactive state.

BUSRQ (Bus Request)

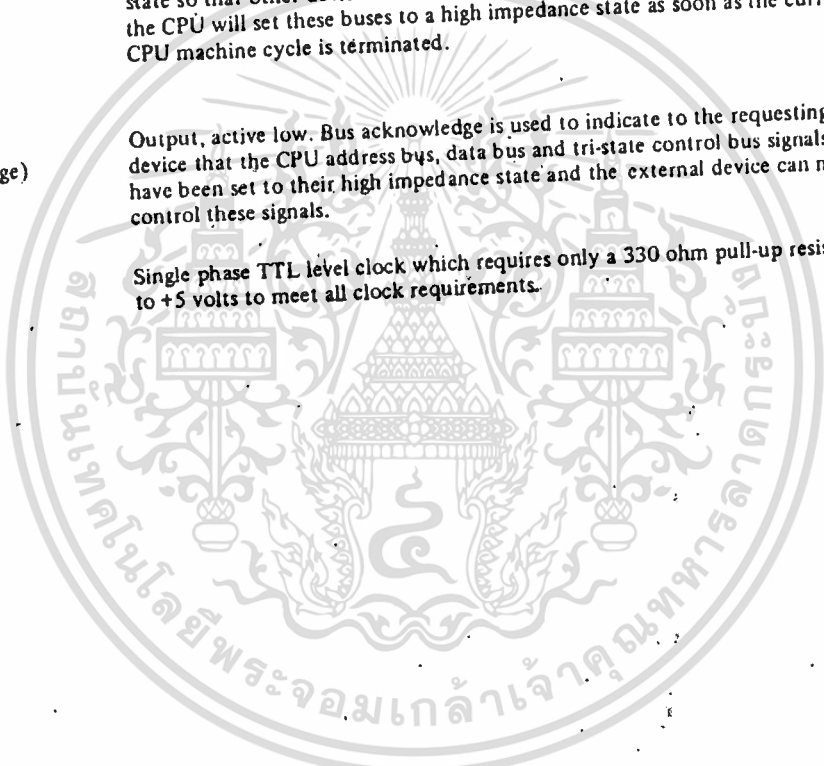
Input, active low. The bus-request signal is used to request the CPU address bus, data bus and tri-state output control signals to go to a high impedance state so that other devices can control these buses. When BUSRQ is activated, the CPU will set these buses to a high impedance state as soon as the current CPU machine cycle is terminated.

BUSAK (Bus Acknowledge)

Output, active low. Bus acknowledge is used to indicate to the requesting device that the CPU address bus, data bus and tri-state control bus signals have been set to their high impedance state and the external device can now control these signals.

Single phase TTL level clock which requires only a 330 ohm pull-up resistor to +5 volts to meet all clock requirements.

Φ



$\overline{\text{IORQ}}$
(Input/Output Request)

Tri-state output, active low. The $\overline{\text{IORQ}}$ signal indicates that the lower half of the address bus holds a valid I/O address for a I/O read or write operation. An $\overline{\text{IORQ}}$ signal is also generated with an $\overline{\text{MI}}$ signal when an interrupt is being acknowledged to indicate that an interrupt response vector can be placed on the data bus. Interrupt Acknowledge operations occur during M_1 time while I/O operations never occur during M_1 time.

$\overline{\text{RD}}$
(Memory Read)

Tri-state output, active low. $\overline{\text{RD}}$ indicates that the CPU wants to read data from memory or an I/O device. The addressed I/O device or memory should use this signal to gate data onto the CPU data bus.

$\overline{\text{WR}}$
(Memory Write)

Tri-state output, active low. $\overline{\text{WR}}$ indicates that the CPU data bus holds valid data to be stored in the addressed memory or I/O device.

$\overline{\text{RFSH}}$
(Refresh)

Output, active low. $\overline{\text{RFSH}}$ indicates that the lower 7 bits of the address bus contain a refresh address for dynamic memories and the current $\overline{\text{MREQ}}$ signal should be used to do a refresh read to all dynamic memories.

$\overline{\text{HALT}}$
(Halt state)

Output, active low. $\overline{\text{HALT}}$ indicates that the CPU has executed a HALT software instruction and is awaiting either a non maskable or a maskable interrupt (with the mask enabled) before operation can resume. While halted, the CPU executes NOP's to maintain memory refresh activity.

$\overline{\text{WAIT}}$
(Wait)

Input, active low. $\overline{\text{WAIT}}$ indicates to the Z-80 CPU that the addressed memory or I/O devices are not ready for a data transfer. The CPU continues to enter wait states for as long as this signal is active. This signal allows memory or I/O devices of any speed to be synchronized to the CPU.

$\overline{\text{INT}}$
(Interrupt Request)

Input, active low. The Interrupt Request signal is generated by I/O devices. A request will be honored at the end of the current instruction if the internal software controlled interrupt enable flip-flop (IFF) is enabled and if the $\overline{\text{BUSRQ}}$ signal is not active. When the CPU accepts the interrupt, an acknowledge signal ($\overline{\text{IORQ}}$ during M_1 time) is sent out at the beginning of the next instruction cycle. The CPU can respond to an interrupt in three different modes that are described in detail in section 5.4 (CPU Control Instructions).

$\overline{\text{NMI}}$
(Non Maskable Interrupt)

Input, negative edge triggered. The non maskable interrupt request line has a higher priority than $\overline{\text{INT}}$ and is always recognized at the end of the current instruction, independent of the status of the interrupt enable flip-flop. $\overline{\text{NMI}}$ automatically forces the Z-80 CPU to restart to location 0066H. The program counter is automatically saved in the external stack, so that the user can return to the program that was interrupted. Note that continuous $\overline{\text{WAIT}}$ cycles can prevent the current instruction from ending, and that a $\overline{\text{BUSRQ}}$ will override a $\overline{\text{NMI}}$.

Z80-CPU INSTRUCTIONS SORTED BY OP-CODE

OBJ CODE	SOURCE STATEMENT
00	NOP
018405	LD BC,NN
02	LD (BC),A
03	INC BC
04	INC B
05	DEC B
0620	LD B,N
07	RLCA
08	EX AF,AF
09	ADD HL,BC
0A	LD A,(BC)
0B	DEC BC
0C	INC C
0D	DEC C
0E20	LD C,N
0F	RRCA
102E	DJNZ,DIS
118405	LD DE,NN
12	LD (DE),A
13	INC DE
14	INC D
15	DEC D
1620	LD D,N
17	RLA
182E	JR,DIS
19	ADD HL,DE
1A	LD A,(DE)
1B	DEC DE
1C	INC E
1D	DEC E
1E20	LD E,N
1F	RRA
202E	JR NZ,DIS
218405	LD HL,NN
228405	LD (NN),HL
23	INC HL
24	INC H
25	DEC H
2620	LD H,N
27	DAA

282E	JR Z,DIS
29	ADD HL,HL
2A8405	LD HL,(NN)
2B	DEC HL
2C	INC L
2D	DEC L
2E20	LD L,N
2F	CPL
302E	JR NC,DIS
318405	LD SP,NN
328405	LD (NN),A
33	INC SP
34	INC (HL)
35	DEC (HL)
3620	LD (HL),N
37	SCF
382E	JR C,DIS
39	ADD HL,SP
3A8405	LD A,(NN)
3B	DEC SP
3C	INC A
3D	DEC A
3E20	LD A,N
3F	CCF
40	LD B,B
41	LD B,C
42	LD B,D
43	LD B,E
44	LD B,H,NN
45	LD B,L
46	LD B,(HL)
47	LD B,A
48	LD C,B
49	LD C,C
4A	LD C,D
4B	LD C,E
4C	LD C,H
4D	LD C,L
4E	LD C,(HL)
4F	LD C,A
50	LD D,B
51	LD D,C
52	LD D,D
53	LD D,E
54	LD D,H
55	LD D,L
56	LD D,(HL)
57	LD D,A

58	LD E,B
59	LD E,C
5A	LD E,D
5B	LD E,E
5C	LD E,H
5D	LD E,L
5E	LD E,(HL)
5F	LD E,A
60	LD H,B
61	LD H,C
62	LD H,D
63	LD H,E
64	LD H,H
65	LD H,L
66	LD H,(HL)
67	LD H,A
68	LD L,B
69	LD L,C
6A	LD L,D
6B	LD L,E
6C	LD L,H
6D	LD L,L
6E	LD L,(HL)
6F	LD L,A
70	LD (HL),B
71	LD (HL),C
72	LD (HL),D
73	LD (HL),E
74	LD (HL),H
75	LD (HL),L
76	HALT
77	LD (HL),A
78	LD A,B
79	LD A,C
7A	LD A,D
7B	LD A,E
7C	LD A,H
7D	LD A,L
7E	LD A,(HL)
7F	LD A,A
80	ADD A,B
81	ADD A,C
82	ADD A,D
83	ADD A,E
84	ADD A,H
85	ADD A,L
86	ADD A,(HL)
87	ADD A,A

88	ADC A B
89	ADC A C
8A	ADC A D
8B	ADC A E
8C	ADC A H
8D	ADC A L
8E	ADC A (HL)
8F	ADC A A
90	SUB B
91	SUB C
92	SUB D
93	SUB E
94	SUB H
95	SUB L
96	SUB (HL)
97	SUB A
98	SBC A B
99	SBC A C
9A	SBC A D
9B	SBC A E
9C	SBC A H
9D	SBC A L
9E	SBC A (HL)
9F	SBC A A
A0	AND B
A1	AND C
A2	AND D
A3	AND E
A4	AND H
A5	AND L
A6	AND (HL)
A7	AND A
A8	XOR B
A9	XOR C
AA	XOR D
AB	XOR E
AC	XOR H
AD	XOR L
AE	XOR (HL)
AF	XOR A
B0	OR B
B1	OR C
B2	OR D
B3	OR E
B4	OR H
B5	OR L
B6	OR (HL)
B7	OR A

B8	CP B
B9	CP C
BA	CP D
BB	CP E
BC	CP H
BD	CP L
BE	CP (HL)
BF	CP A
C0	RET NZ
C1	POP BC
C28405	JP NZ,NN
C38405	JP NN
C48405	CALL NZ,NN
C5	PUSH BC
C620	ADD A,N
C7	RST O
C8	RET Z
C9	RET
CA8405	JP Z,NN
CC8405	CALL Z,NN
CD8405	CALL NN
CE20	ADC A,N
CF	RST B
D0	RET NC
D1	POP DE
D28405	JP NC,NN
D320	OUT (N),A
D48405	CALL NC,NN
D5	PUSH DE
D620	SUB N
D7	RST 10H
D8	RET C
D9	EXX
DA8405	JP C,NN
DB20	IN A,(N)
DC8405	CALL C,NN
DE20	SBC A,N
DF	RST 18H
E0	RET PO
E1	POP HL
E28405	JP PO,NN
E3	EX (SP),HL
E48405	CALL PO,NN
E5	PUSH HL
E620	AND N
E7	RST 20H
E8	RET PE
E9	JP (HL)

E8405	JP PE,NN
EB	EX DE,HL
EC8405	CALL PE,NN
EE20	XOR N
EF	RST 28H
F0	RET F
F1	POP AF
F28405	JP P,NN
F3	DI
F48405	CALL P,NN
F5	PUSH AF
F620	OR N
F7	RST 30H
F8	RET M
F9	LD SP,HL
FA8405	JP M,NN
FB	EI
FC8405	CALL M,NN
FE20	CP N
FF	RST 38H
CB00	RLC B
CB01	RLC C
CB02	RLC D
CB03	RLC E
CB04	RLC H
CB05	RLC L
CB06	RLC (HL)
CB07	RLC A
CB08	RRC B
CB09	RRC C
CB0A	RRC D
CB0B	RRC E
CB0C	RRC H
CB0D	RRC L
CB0E	RRC (HL)
CB0F	RRC A
CB10	RL B
CB11	RL C
CB12	RL D
CB13	RL E
CB14	RL H
CB15	RL L
CB16	RL (HL)
CB17	RL A
CB18	RR B
CB19	RR C
CB1A	RR D
CB1B	RR E

CB1C	RR H
CB1D	RR L
CB1E	RR (HL)
CB1F	RR A
CB20	SLA B
CB21	SLA C
CB22	SLA D
CB23	SLA E
CB24	SLA H
CB25	SLA L
CB26	SLA (HL)
CB27	SLA A
CB28	SRA B
CB29	SRA C
CB2A	SRA D
CB2B	SRA E
CB2C	SRA H
CB2D	SRA L
CB2E	SRA (HL)
CB2F	SRA A
CB38	SRL B
CB39	SRL C
CB3A	SRL D
CB3B	SRL E
CB3C	SRL H
CB3D	SRL L
CB3E	SRL (HL)
CB3F	SRL A
CB40	BIT 0.B
CB41	BIT 0.C
CB42	BIT 0.D
CB43	BIT 0.E
CB44	BIT 0.H
CB45	BIT 0.L
CB46	BIT 0.(HL)
CB47	BIT 0.A
CB48	BIT 1.B
CB49	BIT 1.C
CB4A	BIT 1.D
CB4B	BIT 1.E
CB4C	BIT 1.H
CB4D	BIT 1.L
CB4E	BIT 1.(HL)
CB4F	BIT 1.A
CB50	BIT 2.B
CB51	BIT 2.C
CB52	BIT 2.D
CB53	BIT 2.E

CB54	BIT 2.H
CB55	BIT 2.L
CB56	BIT 2.(HL)
CB57	BIT 2.A
CB58	BIT 3.B
CB59	BIT 3.C
CB5A	BIT 3.D
CB5B	BIT 3.E
CB5C	BIT 3.H
CB5D	BIT 3.L
CB5E	BIT 3.(HL)
CB5F	BIT 3.A
CB60	BIT 4.B
CB61	BIT 4.C
CB62	BIT 4.D
CB63	BIT 4.E
CB64	BIT 4.H
CB65	BIT 4.L
CB66	BIT 4.(HL)
CB67	BIT 4.A
CB68	BIT 5.B
CB69	BIT 5.C
CB6A	BIT 5.D
CB6B	BIT 5.E
CB6C	BIT 5.H
CB6D	BIT 5.L
CB6E	BIT 5.(HL)
CB6F	BIT 5.A
CB70	BIT 6.B
CB71	BIT 6.C
CB72	BIT 6.D
CB73	BIT 6.E
CB74	BIT 6.H
CB75	BIT 6.L
CB76	BIT 6.(HL)
CB77	BIT 6.A
CB78	BIT 7.B
CB79	BIT 7.C
CB7A	BIT 7.D
CB7B	BIT 7.E
CB7C	BIT 7.H
CB7D	BIT 7.L
CB7E	BIT 7.(HL)
CB7F	BIT 7.A
CB80	RES 0.B
CB81	RES 0.C
CB82	RES 0.D
CB83	RES 0.E

CB84	RES 0.H
CB85	RES 0.L
CB86	RES 0.(HL)
CB87	RES 0.A
CB88	RES 1.B
CB89	RES 1.C
CB8A	RES 1.D
CB8B	RES 1.E
CB8C	RES 1.H
CB8D	RES 1.L
CB8E	RES 1.(HL)
CB8F	RES 1.A
CB90	RES 2.B
CB91	RES 2.C
CB92	RES 2.D
CB93	RES 2.E
CB94	RES 2.H
CB95	RES 2.L
CB96	RES 2.(HL)
CB97	RES 2.A
CB98	RES 3.B
CB99	RES 3.C
CB9A	RES 3.D
CB9B	RES 3.E
CB9C	RES 3.H
CB9D	RES 3.L
CB9E	RES 3.(HL)
CB9F	RES 3.A
CBA0	RES 4.B
CBA1	RES 4.C
CBA2	RES 4.D
CBA3	RES 4.E
CBA4	RES 4.H
CBA5	RES 4.L
CBA6	RES 4.(HL)
CBA7	RES 4.A
CBA8	RES 5.B
CBA9	RES 5.C
CBAA	RES 5.D
CBAB	RES 5.E
CBAC	RES 5.H
CBAD	RES 5.L
CBAE	RES 5.(HL)
CBAF	RES 5.A
CB80	RES 6.B
CB81	RES 6.C
CB82	RES 6.D
CB83	RES 6.E

CBB4	RES 6,H
CBB5	RES 6,L
CBB6	RES 6,(HL)
CBB7	RES 6,A
CBB8	RES 7,B
CBB9	RES 7,C
CBBA	RES 7,D
CBBB	RES 7,E
CBBC	RES 7,H
CBBD	RES 7,L
CBBE	RES 7,(HL)
CBBF	RES 7,A
CBC0	SET 0,B
CBC1	SET 0,C
CBC2	SET 0,D
CBC3	SET 0,E
CBC4	SET 0,H
CBC5	SET 0,L
CBC6	SET 0,(HL)
CBC7	SET 0,A
CBC8	SET 1,B
CBC9	SET 1,C
CBCA	SET 1,D
CBCB	SET 1,E
CBC	SET 1,H
CBCD	SET 1,L
CBCE	SET 1,(HL)
CBCF	SET 1,A
CBD0	SET 2,B
CBD1	SET 2,C
CBD2	SET 2,D
CBD3	SET 2,E
CBD4	SET 2,H
CBD5	SET 2,L
CBD6	SET 2,(HL)
CBD7	SET 2,A
CBD8	SET 3,B
CBD9	SET 3,C
CBD A	SET 3,D
CBD B	SET 3,E
CBD C	SET 3,H
CBD D	SET 3,L
CBDE	SET 3,(HL)
CBD F	SET 3,A
CBE0	SET 4,B
CBE1	SET 4,C
CBE2	SET 4,D
CBE3	SET 4,E

CBE4	SET 4,H
CBE5	SET 4,L
CBE6	SET 4,(HL)
CBE7	SET 4,A
CBE8	SET 5,B
CBE9	SET 5,C
CBEA	SET 5,D
CBE B	SET 5,E
CBE C	SET 5,H
CBE D	SET 5,L
CBE E	SET 5,(HL)
CBE F	SET 5,A
CBF0	SET 6,B
CBF1	SET 6,C
CBF2	SET 6,D
CBF3	SET 6,E
CBF4	SET 6,H
CBF5	SET 6,L
CBF6	SET 6,(HL)
CBF7	SET 6,A
CBF8	SET 7,B
CBF9	SET 7,C
CBFA	SET 7,D
CBFB	SET 7,E
CBFC	SET 7,H
CBFD	SET 7,L
CBFE	SET 7,(HL)
CBFF	SET 7,A
DD09	ADD IX,BC
DD19	ADD IX,DE
DD218405	LD IX,NN
DD228405	LD (NN),IX
DD23	INC IX
DD29	ADD IX,IX
DD2A8405	LD IX,(NN)
DD2B	DEC IX
DD3405	INC (IX+d)
DD3505	DEC (IX+d)
DD360520	LD (IX+d),N
DD39	ADD IX,SP
DD4605	LD B,(IX+d)
DD4E05	LD C,(IX+d)
DD5605	LD D,(IX+d)
DD5E05	LD E,(IX+d)
DD6605	LD H,(IX+d)
DD6E05	LD L,(IX+d)
DD7005	LD (IX+d),B
DD7105	LD (IX+d),C

DD7205	LD (IX+d),D
DD7305	LD (IX+d),E
DD7405	LD (IX+d),H
DD7505	LD (IX+d),L
DD7705	LD (IX+d),A
DD7E05	LD A,(IX+d)
DD8605	ADD A,(IX+d)
DD8E05	ADC A,(IX+d)
DD9605	SUB (IX+d)
DD9E05	SBC A,(IX+d)
DDA605	AND (IX+d)
DDAE05	XOR (IX+d)
DD8605	OR (IX+d)
DDBE05	CP (IX+d)
DDE1	POP IX
DDE3	EX (SP),IX
DDE5	PUSH IX
DDE9	JP (IX)
DDF9	LD SP,IX
DDCB0506	RLC (IX+d)
DDCB050E	RRC (IX+d)
DDCB0516	RL (IX+d)
DDCB051E	RR (IX+d)
DDCB0526	SLA (IX+d)
DDCB052E	SRA (IX+d)
DDCB053E	SRL (IX+d)
DDCB0546	BIT 0,(IX+d)
DDCB054E	BIT 1,(IX+d)
DDCB0556	BIT 2,(IX+d)
DDCB055E	BIT 3,(IX+d)
DDCB0566	BIT 4,(IX+d)
DDCB056E	BIT 5,(IX+d)
DDCB0576	BIT 6,(IX+d)
DDCB057E	BIT 7,(IX+d)
DDCB0586	RES 0,(IX+d)
DDCB058E	RES 1,(IX+d)
DDCB0596	RES 2,(IX+d)
DDCB059E	RES 3,(IX+d)
DDCB05A6	RES 4,(IX+d)
DDCB05AE	RES 5,(IX+d)
DDCB05B6	RES 6,(IX+d)
DDCB05BE	RES 7,(IX+d)
DDCB05C6	SET 0,(IX+d)
DDCB05CE	SET 1,(IX+d)
DDCB05D6	SET 2,(IX+d)
DDCB05DE	SET 3,(IX+d)
DDCB05E6	SET 4,(IX+d)
DDCB05EE	SET 5,(IX+d)

DDCB05F6	SET 6,(IX+d)
DDCB05FE	SET 7,(IX+d)
ED40	IN B,(C)
ED41	OUT (C),B
ED42	SBC HL,BC
ED438405	LD (NN),BC
ED44	NEG
ED45	RETN
ED46	IM 0
ED47	LD I,A
ED48	IN C,(C)
ED49	OUT (C),C
ED4A	ADC HL,BC
ED4B8405	LD BC,(NN)
ED4D	RETI
ED50	IN D,(C)
ED51	OUT (C),D
ED52	SBC HL,DE
ED538405	LD (NN),DE
ED56	IM 1
ED57	LD A,I
ED58	IN E,(C)
ED59	OUT (C),E
ED5A	ADC HL,DE
ED5B8405	LD DE,(NN)
ED5E	IM 2
ED60	IN H,(C)
ED61	OUT (C),H
ED62	SBC HL,HL
ED67	RRD
ED68	IN L,(C)
FD69	OUT (C),L
ED6A	ADC HL,HL
ED6F	RLD
ED72	SBC HL,SP
ED738405	LD (NN),SP
ED78	IN A,(C)
ED79	OUT (C),A
ED7A	ADC HL,SP
ED7B8405	LD SP,(NN)
EDA0	LDI
FDA1	CPI
EDA2	INI
EDA3	OUTI
EDA8	LDD
FDA9	CPD
EDAA	IND
EDAB	OUTD

EDB0	LDIR
EDB1	CPIR
EDB2	INTR
EDB3	OTIR
EDB8	LDDR
EDB9	CPDR
EDBA	INDR
EDBB	OTDR
FD09	ADD IY,BC
FD19	ADD IY,DE
FD218405	LD IY,NN
FD228405	LD (NN),IY
FD23	INC IY
FD29	ADD IY,IY
FD2A8405	LD IY,(NN)
FD2B	DEC IY
FD3405	INC (IY+d)
FD3505	DEC (IY+d)
FD360520	LD (IY+d),N
FD39	ADD IY,SP
FD4605	LD B,(IY+d)
FD4E05	LD C,(IY+d)
FD5605	LD D,(IY+d)
FD5E05	LD E,(IY+d)
FD6605	LD H,(IY+d)
FD6E05	LD L,(IY+d)
FD7005	LD (IY+d),B
FD7105	LD (IY+d),C
FD7205	LD (IY+d),D
FD7305	LD (IY+d),E
FD7405	LD (IY+d),H
FD7505	LD (IY+d),L
FD7705	LD (IY+d),A
FD7E05	LD A,(IY+d)
FD8605	ADD A,(IY+d)
FD8E05	ADC A,(IY+d)
FD9605	SUB (IY+d)
FD9E05	SBC A,(IY+d)
FDA605	AND (IY+d)
FDAE05	XOR (IY+d)
FDB605	OR (IY+d)
FDBE05	CP (IY+d)
FOE1	POP IY
FOE3	EX (SP),IY
FDE5	PUSH IY
FDE9	JP (IY)
FDF9	LD SP,IY
FDCB0506	RIC (IY+d)

FDCB050E	RRC (IY+d)
FDCB0516	RL (IY+d)
FDCB051E	RR (IY+d)
FDCB0526	SLA (IY+d)
FDCB052E	SRA (IY+d)
FDCB053E	SRL (IY+d)
FDCB0546	BIT 0,(IY+d)
FDCB054E	BIT 1,(IY+d)
FDCB0556	BIT 2,(IY+d)
FDCB055E	BIT 3,(IY+d)
FDCB0566	BIT 4,(IY+d)
FDCB056E	BIT 5,(IY+d)
FDCB0576	BIT 6,(IY+d)
FDCB057E	BIT 7,(IY+d)
FDCB0586	RES 0,(IY+d)
FDCB058E	RES 1,(IY+d)
FDCB0596	RES 2,(IY+d)
FDCB059E	RES 3,(IY+d)
FDCB05A6	RES 4,(IY+d)
FDCB05AE	RES 5,(IY+d)
FDCB05B6	RES 6,(IY+d)
FDCB05BE	RES 7,(IY+d)
FDCB05C6	SET 0,(IY+d)
FDCB05CE	SET 1,(IY+d)
FDCB05D6	SET 2,(IY+d)
FDCB05DE	SET 3,(IY+d)
FDCB05EE	SET 4,(IY+d)
FDCB05FE	SET 5,(IY+d)
FDCB05F6	SET 6,(IY+d)
FDCB05FE	SET 7,(IY+d)

Z80-CPU INSTRUCTIONS SORTED BY MNEMONIC

OBJ CODE	SOURCE STATEMENT
8E	ADC A,(HL)
DD8E05	ADC A,(IX+d)
FD8E05	ADC A,(IY+d)
8F	ADC A,A

88	ADC A,B
89	ADC A,C
8A	ADC A,D
8B	ADC A,E
8C	ADC A,H
8D	ADC A,L
CE20	ADC A,N
ED4A	ADC HL,BC
ED5A	ADC HL,DE
ED6A	ADC HL,HL
ED7A	ADC HL,SP
86	ADD A,(HL)
DD8605	ADD A,(IX+d)
FD8605	ADD A,(IY+d)
87	ADD A,A
80	ADD A,B
81	ADD A,C
82	ADD A,D
83	ADD A,E
84	ADD A,H
85	ADD A,L
C620	ADD A,N
09	ADD HL,BC
19	ADD HL,DE
29	ADD HL,HL
39	ADD HL,SP
DD09	ADD IX,BC
DD19	ADD IX,DE
DD29	ADD IX,IX
DD39	ADD IX,SP
FD09	ADD IY,BC
FD19	ADD IY,DE
FD29	ADD IY,IY
FD39	ADD IY,SP
A6	AND (HL)
DDA605	AND (IX+d)
FDA605	AND (IY+d)
A7	AND A
A0	AND B
A1	AND C
A2	AND D
A3	AND E
A4	AND H
A5	AND L
E620	AND N
CB46	BIT 0,(HL)
DDCB0546	BIT 0,(IX+d)
FDCB0546	BIT 0,(IY+d)

CB47	BIT 0,A
CB40	BIT 0,B
CB41	BIT 0,C
CB42	BIT 0,D
CB43	BIT 0,E
CB44	BIT 0,H
CB45	BIT 0,L
CB4E	BIT 1,(HL)
DDCB054E	BIT 1,(IX+d)
FDCB054E	BIT 1,(IY+d)
CB4F	BIT 1,A
BC48	BIT 1,B
CB49	BIT 1,C
CB4A	BIT 1,D
CB4B	BIT 1,E
CB4C	BIT 1,H
CB4D	BIT 1,L
CB56	BIT 2,(HL)
DDCB0556	BIT 2,(IX+d)
FDCB0556	BIT 2,(IY+d)
CB57	BIT 2,A
CB50	BIT 2,B
CB51	BIT 2,C
CB52	BIT 2,D
CB53	BIT 2,E
CB54	BIT 2,H
CB55	BIT 2,L
CB5E	BIT 3,(HL)
DDCB055E	BIT 3,(IX+d)
FDCB055E	BIT 3,(IY+d)
CB5F	BIT 3,A
CB58	BIT 3,B
CB59	BIT 3,C
CB5A	BIT 3,D
CB5B	BIT 3,E
CB5C	BIT 3,H
CB5D	BIT 3,L
CB66	BIT 4,(HL)
DDCB0566	BIT 4,(IX+d)
FDCB0566	BIT 4,(IY+d)
CB67	BIT 4,A
CB60	BIT 4,B
CB61	BIT 4,C
CB62	BIT 4,D
CB63	BIT 4,E
CB64	BIT 4,H
CB65	BIT 4,L
CB6E	BIT 5,(HL)

DDCB056E	BIT 5,(IX+d)
FDCB056E	BIT 5,(IY+d)
CB6F	BIT 5,A
CB68	BIT 5,B
CB69	BIT 5,C
CB6A	BIT 5,D
CB6B	BIT 5,E
CB6C	BIT 5,H
CB6D	BIT 5,L
CB76	BIT 6,(HL)
DDCB0576	BIT 6,(IX+d)
FDCB0576	BIT 6,(IY+d)
CB77	BIT 6,A
CB70	BIT 6,B
CB71	BIT 6,C
CB72	BIT 6,D
CB73	BIT 6,E
CB74	BIT 6,H
CB75	BIT 6,L
CB7E	BIT 7,(HL)
DDCB057E	BIT 7,(IX+d)
FDCB057E	BIT 7,(IY+d)
CB7F	BIT 7,A
CB78	BIT 7,B
CB79	BIT 7,C
CB7A	BIT 7,D
CB7B	BIT 7,E
CB7C	BIT 7,H
CB7D	BIT 7,L
DC8405	CALL C,NN
FC8405	CALL M,NN
D48405	CALL NC,NN
CD8405	CALL NN
C48405	CALL NZ,NN
F48405	CALL P,NN
EC8405	CALL PE,NN
E48405	CALL PO,NN
CC8405	CALL Z,NN
3F	CCF
BE	CP (HL)
DDBE05	CP (IX+d)
FDBE05	CP (IY+d)
BF	CP A
B8	CP B
B9	CP C
BA	CP D
BB	CP E
BC	CP H

BD	CP L
FE20	CP N
EDA9	CPD.
EOB9	CPDR
EDA1	CPI
EOB1	CPIR
2F	CPL
27	DAA
35	DEC (HL)
DD3505	DEC (IX+d)
FD3505	DEC (IY+d)
3D	DEC A
05	DEC B
08	DEC BC
0D	DEC C
15	DEC D
18	DEC DE
1D	DEC E
25	DEC H
2B	DEC HL
DD28	DEC IX
FD28	DEC IY
2D	DEC L
3B	DEC SP
F3	DI
102E	DJNZ-DIS
FB	EI
E3	EX (SP),HL
DDE3	EX (SP),IX
FDE3	EX (SP),IY
08	EX AF,AF
EB	EX DE,HL
O9	EXX
76	HALT
ED46	IM 0
ED56	IM 1
ED5E	IM 2
ED78	IN A,(C)
DB20	IN A,(N)
ED40	IN B,(C)
ED43	IN C,(C)
ED50	IN D,(C)
ED58	IN E,(C)
ED60	IN H,(C)
FD68	IN L,(C)
34	INC (HL)
DD3405	INC (IX+d)
FD3405	INC (IY+d)

3C	INC A
04	INC B
03	INC BC
0C	INC C
14	INC D
13	INC DE
1C	INC E
24	INC H
23	INC HL
DD23	INC IX
FD23	INC IY
2C	INC L
33	INC SP
EDAA	IND
EDBA	INDR
EDA2	INI
EOB2	INIR
E9	JP (HL)
DDE9	JP (IX)
FDE9	JP (IY)
DA8405	JP C NN
FA8405	JP M NN
D28405	JP NC NN
C38405	JP NN
C28405	JP NZ,NN
F28405	JP P,NN
EA8405	JP PE,NN
E28405	JP PO,NN
CA8405	JP Z,NN
382E	JR C,DIS
182E	JR DIS
302E	JR NC,DIS
202E	JR NZ,DIS
282E	JR Z,DIS
02	LD (BC),A
12	LD (DE),A
77	LD (HL),A
70	LD (HL),B
71	LD (HL),C
72	LD (HL),D
73	LD (HL),E
74	LD (HL),H
75	LD (HL),L
3620	LD (HL),N
DD7705	LD (IX+d),A
DD7005	LD (IX+d),B
DD7105	LD (IX+d),C
DD7205	LD (IX+d),D

DD7305	LD (IX+d),E
DD7405	LD (IX+d),H
DD7505	LD (IX+d),L
DD360520	LD (IX+d),N
FD7705	LD (IY+d),A
FD7005	LD (IY+d),B
FD7105	LD (IY+d),C
FD7205	LD (IY+d),D
FD7305	LD (IY+d),E
FD7405	LD (IY+d),H
FD7505	LD (IY+d),L
FD360520	LD (IY+d),N
328405	LD (NN),A
ED438405	LD (NN),BC
ED538405	LD (NN),DE
228405	LD (NN),HL
DD228405	LD (NN),IX
FD228405	LD (NN),IY
ED738405	LD (NN),SP
0A	LD A,(BC)
1A	LD A,(DE)
7E	LD A,(HL)
DD7E05	LD A,(IX+d)
FD7E05	LD A,(IY+d)
3A8405	LD A,(NN)
7F	LD A,A
78	LD A,B
79	LD A,C
7A	LD A,D
7B	LD A,E
7C	LD A,H
ED57	LD A,I
7D	LD A,L
3E20	LD A,N
46	LD B,(HL)
DD4605	LD B,(IX+d)
FD4605	LD B,(IY+d)
47	LD B,A
40	LD B,B
41	LD B,C
42	LD B,D
43	LD B,E
44	LD B,H,NN
45	LD B,L
0620	LD B,N
ED4B8405	LD BC,(NN)
018405	LD BC,NN
4E	LD C,(HL)

DD4E05	LD C,(IX+d)
FD4E05	LD C,(IY+d)
4F	LD C,A
48	LD C,B
49	LD C,C
4A	LD C,D
4B	LD C,E
4C	LD C,H
4D	LD C,L
0E20	LD C,N
56	LDD,(HL)
DD5605	LDD,(IX+d)
FD5605	LDD,(IY+d)
57	LDD,A
50	LDD,B
51	LDD,C
52	LDD,D
53	LDD,F
54	LDD,H
55	LDD,L
1620	LDD,N
ED5B8405	LD DE,(NN)
118405	LD C,NN
5E	LDE,(HL)
DD5E05	LDE,(IX+d)
FD5E05	LDE,(IY+d)
5F	LDE,A
58	LDE,B
59	LDE,C
5A	LDE,D
5B	LDE,E
5C	LDE,H
5D	LDE,L
1E20	LDE,N
66	LDE,(HL)
DD6605	LDE,(IX+d)
FD6605	LDE,(IY+d)
67	LDE,A
60	LDE,B
61	LDE,C
62	LDE,D
63	LDE,E
64	LDE,H
65	LDE,L
2620	LDE,N
2A8405	LD HL,(NN)
218405	LD HL,NN
ED47	LD I,A

DD2A8405	LD IX,(NN)
DD218405	LD IX,NN
FD2A8405	LD IY,(NN)
FD218405	LD IY,NN
6E	LD L,(HL)
DD6E05	LD L,(IX+d)
FD6E05	LD L,(IY+d)
6F	LD L,A
68	LD L,B
69	LD L,C
6A	LD L,D
6B	LD L,E
6C	LD L,H
6D	LD L,L
2E20	LD L,N
ED7B8405	LD SP,(NN)
F9	LD SP,HL
DDF9	LD SP,IX
FD9	LD SP,IY
318405	LD SP,NN
EDA8	LDD
ED88	LDDR
EDA0	LDI
ED80	LDIR
ED44	NEG
00	NOP
B6	OR (HL)
DD8605	OR (IX+d)
FD8605	OR (IY+d)
B7	OR A
B0	OR B
B1	OR C
B2	OR D
B3	OR E
B4	OR H
B5	OR L
F620	ORN
ED8B	OTDR
EDB3	OTIR
ED79	OUT (C),A
ED41	OUT (C),B
ED49	OUT (C),C
ED51	OUT (C),D
ED59	OUT (C),E
ED61	OUT (C),H
ED69	OUT (C),L
D320	OUT (N),A
EDAB	OUTD

EDA3	OUTI
F1	POP AF
C1	POP BC
D1	POP DE
E1	POP HL
DDE1	POP IX
FDE1	POP IY
F5	PUSH AF
C5	PUSH BC
D5	PUSH DE
E5	PUSH HL
DDE5	PUSH IX
FDE5	PUSH IY
CB86	RES 0,(HL)
D0CB0586	RES 0,(IX+d)
F0CB0586	RES 0,(IY+d)
CB87	RES 0,A
CB80	RES 0,B
CB81	RES 0,C
CB82	RES 0,D
CB83	RES 0,E
CB84	RES 0,H
CB85	RES 0,L
CB8E	RES 1,(HL)
D0CB058E	RES 1,(IX+d)
F0CB058E	RES 1,(IY+d)
CB8F	RES 1,A
CB88	RES 1,B
CB89	RES 1,C
CB8A	RES 1,D
CB8B	RES 1,E
CB8C	RES 1,H
CB8D	RES 1,L
CB96	RES 2,(HL)
D0CB0596	RES 2,(IX+d)
F0CB0596	RES 2,(IY+d)
CB97	RES 2,A
CB90	RES 2,B
CB91	RES 2,C
CB92	RES 2,D
CB93	RES 2,E
CB94	RES 2,H
CB95	RES 2,L
CB9E	RES 3,(HL)
D0CB059E	RES 3,(IX+d)
F0CB059E	RES 3,(IY+d)
CB9F	RES 3,A
CB98	RES 3,B

CB99	RES 3,C
CB9A	RES 3,D
CB9B	RES 3,E
CB9C	RES 3,H
CB9D	RES 3,L
CBA6	RES 4,(HL)
DDCB05A6	RES 4,(IX+d)
FDCB05A6	RES 4,(IY+d)
CBA7	RES 4,A
CBA0	RES 4,B
CBA1	RES 4,C
CBA2	RES 4,D
CBA3	RES 4,E
CBA4	RES 4,H
CBA5	RES 4,L
CBAE	RES 5,(HL)
DDCB05AE	RES 5,(IX+d)
FDCB05AE	RES 5,(IY+d)
CBAF	RES 5,A
CBA8	RES 5,B
CBA9	RES 5,C
CBA A	RES 5,D
CBA B	RES 5,E
CBA C	RES 5,H
CBA D	RES 5,L
CBB6	RES 6,(HL)
DDCB05B6	RES 6,(IX+d)
FDCB05B6	RES 6,(IY+d)
CBB7	RES 6,A
CBB0	RES 6,B
CBB1	RES 6,C
CBB2	RES 6,D
CBB3	RES 6,E
CBB4	RES 6,H
CBB5	RES 6,L
CBBE	RES 7,(HL)
DDCB05BE	RES 7,(IX+d)
FDCB05BE	RES 7,(IY+d)
CBBF	RES 7,A
CBB8	RES 7,B
CBB9	RES 7,C
CBBA	RES 7,D
CBBB	RES 7,E
CBBC	RES 7,H
CBBD	RES 7,L
C9	RET
D8	RET C
F8	RET M

D0	RET NC
C0	RET NZ
F0	RET P
E8	RET PE
E0	RET PO
C8	RET Z
ED4D	RETI
ED45	RETN
CB16	RL (HL)
DDCB0516	RL (IX+d)
FDCB0516	RL (IY+d)
CB17	RL A
CB10	RL B
CB11	RL C
CB12	RL D
CB13	RL E
CB14	RL H
CB15	RL L
17	RLA
CB06	RLC (HL)
DDCB0506	RLC (IX+d)
FDCB0506	RLC (IY+d)
CB07	RLC A
CB00	RLC B
CB01	RLC C
CB02	RLC D
CB03	RLC E
CB04	RLC H
CB05	RLC L
07	RLCA
ED6F	RLD
CB1E	RR (HL)
DDCB051E	RR (IX+d)
FDCB051E	RR (IY+d)
CB1F	RR A
CB1B	RR B
CB19	RR C
CB1A	RR D
CB1B	RR E
CB1C	RR H
CB1D	RR L
1F	RR A
CB0E	RRC (HL)
DDCB050E	RRC (IX+d)
FDCB050E	RRC (IY+d)
CB0F	RRC A
CB08	RRC B
CB09	RRC C

CB0A	RRC D
CB0B	RRC E
CB0C	RRC H
CB0D	RRC L
0F	RRC A
ED67	RRD
C7	RST 0
D7	RST 10H
0F	RST 18H
E7	RST 20H
EF	RST 28H
F7	RST 30H
FF	RST 38H
CF	RST B
9E	SBC A,(HL)
DD9E05	SBC A,(IX+d)
FD9E05	SBC A,(IY+d)
9F	SBC A,A
98	SBC A,B
99	SBC A,C
9A	SBC A,D
9B	SBC A,E
9C	SBC A,H
9D	SBC A,L
DE20	SBC A,N
ED42	SBC HL,BC
ED52	SBC HL,DE
ED62	SBC HL,HL
ED72	SBC HL,SP
37	SCF
CBC6	SET 0,(HL)
DDCB05C6	SET 0,(IX+d)
FDCB05C6	SET 0,(IY+d)
CBC7	SET 0,A
CBC0	SET 0,B
CBC1	SET 0,C
CBC2	SET 0,D
CBC3	SET 0,E
CBC4	SET 0,H
CBC5	SET 0,L
CBCE	SET 1,(HL)
DDCB05CE	SET 1,(IX+d)
FDCB05CE	SET 1,(IY+d)
CBCF	SET 1,A
CBC8	SET 1,B
CBC9	SET 1,C
CBCA	SET 1,D
CBCB	SET 1,E

CBCC	SET 1,H
CBCD	SET 1,L
CBD6	SET 2,(HL)
DDCB05D6	SET 2,(IX+d)
FDCB05D6	SET 2,(IY+d)
CBD7	SET 2,A
CBD0	SET 2,B
CBD1	SET 2,C
CBD2	SET 2,D
CBD3	SET 2,E
CBD4	SET 2,H
CBD5	SET 2,L
CBD8	SET 3,B
CBDE	SET 3,(HL)
DDCB05DE	SET 3,(IX+d)
FDCB05DE	SET 3,(IY+d)
CBOF	SET 3,A
CBD9	SET 3,C
CBD A	SET 3,D
CBD B	SET 3,E
CBD C	SET 3,H
CBDD	SET 3,L
CBE6	SET 4,(HL)
DDCB05E6	SET 4,(IX+d)
FDCB05E6	SET 4,(IY+d)
CBE7	SET 4,A
CBE0	SET 4,B
CBE1	SET 4,C
CBE2	SET 4,D
CBE3	SET 4,E
CBE4	SET 4,H
CBE5	SET 4,L
CBEE	SET 5,(HL)
DDCB05EE	SET 5,(IX+d)
FDCB05EE	SET 5,(IY+d)
CBEF	SET 5,A
CBE8	SET 5,B
CBE9	SET 5,C
CBEA	SET 5,D
CBEB	SET 5,E
CBEC	SET 5,H
CBED	SET 5,L
CBF6	SET 6,(HL)
DDCB05F6	SET 6,(IX+d)
FDCB05F6	SET 6,(IY+d)
CBF7	SET 6,A
CBF0	SET 6,B
CBF1	SET 6,C

CBF2	SET 6,D
CBF3	SET 6,E
CBF4	SET 6,H
CBF5	SET 6,L
CBFE	SET 7,(HL)
DDCB05FE	SET 7,(IX+d)
FDCB05FE	SET 7,(IY+d)
CBFF	SET 7,A
CBF8	SET 7,B
CBF9	SET 7,C
CBFA	SET 7,D
CBFB	SET 7,E
CBFC	SET 7,H
CBFD	SET 7,L
CB26	SLA (HL)
DDCB0526	SLA (IX+d)
FDCB0526	SLA (IY+d)
CB27	SLA A
CB20	SLA B
CB21	SLA C
CB22	SLA D
CB23	SLA E
CB24	SLA H
CB25	SLA L
CB2E	SRA (HL)
DDCB052E	SRA (IX+d)
FDCB052E	SRA (IY+d)
CB2F	SRA A
CB28	SRA B
CB29	SRA C
CB2A	SRA D
CB2B	SRA E
CB2C	SRA H
CB2D	SRA L
CB3E	SRL (HL)
DDCB053E	SRL (IX+d)
FDCB053E	SRL (IY+d)
CB3F	SRL A
CB38	SRL B
CB39	SRL C
CB3A	SRL D
CB3B	SRL E
CB3C	SRL H
CB3D	SRL L
96	SUB (HL)
DD9605	SUB (IX+d)
FD9605	SUB (IY+d)
97	SUB A

90	SUB B
91	SUB C
92	SUB D
93	SUB E
94	SUB H
95	SUB L
D620	SUB N
AE	XOR (HL)
DDAE05	XOR (IX+d)
FDAE05	XOR (IY+d)
AF	XOR A
A8	XOR B
A9	XOR C
AA	XOR D
AB	XOR E
AC	XOR H
AD	XOR L
EE20	XOR N

Example Values

nn EQU 584H
d EQU 5
n EQU 20H
e 30H

280 CPU Register Configuration • ASCII Character Set

280 CPU Register Configuration

MAIN REG SET		ALTERNATE REG SET		} GENERAL PURPOSE REGISTERS
ACCUMULATOR A	FLAGS F	ACCUMULATOR A'	FLAGS F'	
B	C	B'	C'	
D	E	D'	E'	
H	L	H'	L'	

INTERRUPT VECTOR I	MEMORY REFRESH R	} SPECIAL PURPOSE REGISTERS
INDEX REGISTER IX		
INDEX REGISTER IY		
STACK POINTER SP		
PROGRAM COUNTER PC		

ASCII Character Set (7-Bit Code)

LSD	MSD	0	1	2	3	4	5	6	7
		000	001	010	011	100	101	110	111
0	0000	NUL	DLE	SP	0	@	P	.	p
1	0001	SOH	DC1	!	1	A	Q	a	q
2	0010	STX	DC2	"	2	B	R	b	r
3	0011	ETX	DC3	=	3	C	S	c	s
4	0100	EOT	DC4	\$	4	D	T	d	t
5	0101	ENG	NAK	%	5	E	U	e	u
6	0110	ACK	SYN	&	6	F	V	v	v
7	0111	BEL	ETB	'	7	G	W	w	w
8	1000	BS	CAN	(8	H	X	x	x
9	1001	HT	EM)	9	I	Y	y	y
A	1010	LF	SUB	*	:	J	Z	z	z
B	1011	VT	ESC	+	;	K	[k	[
C	1100	FF	FS	,	<	L	\	l	\
D	1101	CR	GS	-	=	M]	m]
E	1110	SO	RS	.	>	N	_	n	_
F	1111	SI	US	/	?	O	~	o	DEL

Summary of Flag Operations

Instruction	O ₇ S	Z	H	P/V	N	D ₀ C	Comments
ADD A, s; ADC A, s	1	1	X	1	X	V	0, 1
SUB s; SBC A, s; CP s; NEG	1	1	X	1	X	V	1, 1
AND s	1	1	X	1	X	P	0, 0
OR s; XOR s	1	1	X	0	X	P	0, 0
INC s	1	1	X	1	X	V	0, 0
DEC s	1	1	X	1	X	V	1, 0
ADD DD, ss	•	•	X	X	X	•	0, 1
ADC HL, ss	1	1	X	X	X	V	0, 1
SBC HL, ss	1	1	X	X	X	V	1, 1
RLA, RLCA, RRA, RRC/	•	•	X	0	X	•	0, 1
RL m, RLC m, RR m,	1	1	X	0	X	P	0, 1
RRC m, SLA m,							
SRA m, SRL m							
RLD, RRD	1	1	X	0	X	P	0, 0
DAA	1	1	X	1	X	P	•, 1
CPL	•	•	X	1	X	•	1, 1
CPL	•	•	X	0	X	•	0, 1
SCF	•	•	X	X	X	•	0, 1
CCF	•	•	X	X	X	•	0, 1
IN r (C)	1	1	X	0	X	P	•, 0
INI, IND, OUTI, OUTD	X	1	X	X	X	X	1, 1
INIR, INDR, OTIR, OTDR	X	1	X	X	X	X	1, 1
LDI, LDD	X	X	X	0	X	1	0, 0
LDIR, LDDR	X	X	X	0	X	0	0, 0
CPI, CPIR, CPD, CPDR	X	1	X	X	X	1	1, 1
LD A, I; LD A, R	1	1	X	0	X	IFF	0, 0
BIT o, s	X	1	X	1	X	X	0, 0

Symbol	Operation	Symbol	Operation
S	Sign flag S = 1 if the MSB of the result is 1	1	The flag is affected according to the result of the operation
Z	Zero flag Z = 1 if the result of the operation is 0	•	The flag is unchanged by the operation
P/V	Parity or overflow flag Parity (P) and overflow (V) share the same flag. Logical operations affect this flag with the parity of the result while arithmetic operations affect this flag with the overflow of the result. If P/V holds parity, P/V = 1 if the result of the operation is even, P/V = 0 if result is odd. If P/V holds overflow, P/V = 1 if the result of the operation produced an overflow	0	The flag is reset by the operation
H	Half-carry flag H = 1 if the add or subtract operation produced a carry into or borrow from bit 4 of the accumulator	1	The flag is set by the operation
N	Add/Subtract flag. N = 1 if the previous operation was a subtract	X	The flag is a "don't care"
H & N	H and N flags are used in conjunction with the decimal adjust instruction (DAA) to properly correct the result into packed BCD format following addition or subtraction using operands with packed BCD format	V	P/V flag affected according to the overflow result of the operation
C	Carry/Link flag C = 1 if the operation produced a carry from the MSB of the operand or result	P	P/V flag affected according to the parity result of the operation
		r	Any one of the CPU registers A, B, C, D, E, H, L
		s	Any 8-bit location for all the addressing modes allowed for the particular instruction
		ss	Any 16-bit location for all the addressing modes allowed for that instruction
		rr	Any one of the two index registers IX or IY
		R	Refresh counter
		n	8-bit value n range < 0, 255 >
		nn	16-bit value n range < 0, 65535 >

8-Bit Load Group

Mnemonic	Symbolic Operation	S	Z	Flags			Opcode			Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments	
				H	P/V	N	76	543	210					r	Reg
LD B, r	r ← (B)	.	.	X	01 111 111	2	2	7	000	B	
LD C, r	r ← (C)	.	.	X	00 111 111	2	2	7	001	C	
LD D, r	r ← (D)	.	.	X	01 111 111	2	2	7	010	D	
LD E, r	r ← (E)	.	.	X	11 011 101	DD	3	5	011	E	
LD H, r	r ← (H)	.	.	X	01 111 101	DD	3	5	100	H	
LD L, r	r ← (L)	.	.	X	01 111 101	DD	3	5	101	L	
LD r, (IX + d)	r ← (IX + d)	.	.	X	11 111 101	FD	3	5	111	A	
LD r, (IY + d)	r ← (IY + d)	.	.	X	01 111 110	FD	3	5	111	A	
LD (HL), r	(HL) ← r	.	.	X	01 110 111	DD	3	5	19		
LD (IX + d), r	(IX + d) ← r	.	.	X	11 011 101	DD	3	5	19		
LD (IY + d), r	(IY + d) ← r	.	.	X	01 110 111	FD	3	5	19		
LD (HL), n	(HL) ← n	.	.	X	00 110 110	36	2	3	10		
LD (IX + d), n	(IX + d) ← n	.	.	X	11 011 101	DD	4	5	19		
LD (IY + d), n	(IY + d) ← n	.	.	X	00 110 110	36	2	3	10		
LD A, (BC)	A ← (BC)	.	.	X	00 001 010	0A	1	2	7		
LD A, (DE)	A ← (DE)	.	.	X	00 011 010	1A	1	2	7		
LD A, (nn)	A ← (nn)	.	.	X	00 111 010	3A	3	4	13		
LD (BC), A	(BC) ← A	.	.	X	00 000 010	02	1	2	7		
LD (DE), A	(DE) ← A	.	.	X	00 010 010	12	1	2	7		
LD (nn), A	(nn) ← A	.	.	X	00 110 010	32	3	4	13		
LD A, I	A ← I	I	I	X	0	X	IFF	0	11 101 101	ED	2	2	9		
LD A, R	A ← R	I	I	X	0	X	IFF	0	01 010 111	57	2	2	9		
LD I, A	I ← A	.	.	X	11 101 101	ED	2	2	9		
LD R, A	R ← A	.	.	X	01 011 111	5F	2	2	9		
		.	.	X	11 101 101	ED	2	2	9		
		.	.	X	01 001 111	4F	2	2	9		

NOTES: r means any of the registers A, B, C, D, E, H, L.
IFF the content of the interrupt enable flip-flop (IFF) is copied into the P/V flag.

Flag Notation: . = flag not affected, 0 = flag reset, 1 = flag set, X = flag is unknown, I = flag is affected according to the result of the operation.

16-Bit Load Group

		SOURCE													
		REGISTER								IMM. EXT.	EXT. ADDR.	REG. INDIA.			
		AF	BC	DE	HL	SP	IX	IY	nn	(nn)	(SP)				
DESTINATION	REGISTER	AF													F1
		BC									01 n n	ED 4B n n			C1
		DE									11 n n	ED 5B n n			D1
		HL									21 n n	2A n n			E1
		SP				F9		DD F9	FD F9		31 n n	ED 7B n n			
		IX									DD 21 n n	DD 2A n n			DD E1
		IY									FD 21 n n	FD 2A n n			FD E1
	EXTERNAL ADDRESS	(nn)	ED 43 n n	ED 53 n n	22 n n	ED 73 n n	DD 22 n n	FD 22 n n							
PUSH INSTRUCTIONS	REGISTER IND.	(SP)	F5	C5	D5	E5		DD E5	FD E5						

NOTE: The Push & Pop Instructions adjust the SP after every execution.

16-Bit Load Group

Mnemonic	Symbolic Operation	S	Z	Flags			P/V	N	C	Opcode				Hex	No. of Bytes	No. of Cycles	No. of States	Comments	
				H	P	O				7	6	5	4					3	2
LD dd, nn	dd ← nn	.	.	X	.	X	.	.	.	00	dd	00	00	3	3	10	dd	Pair	
										-	n	-	-				00	BC	
										-	n	-	-				01	DE	
LD IX, nn	IX ← nn	.	.	X	.	X	.	.	.	11	011	101	DD	4	4	14	10	HL	
										00	100	001	21				11	SP	
										-	n	-	-						
										-	n	-	-						
LD IY, nn	IY ← nn	.	.	X	.	X	.	.	.	11	111	101	FD	4	4	14			
										00	100	001	21						
										-	n	-	-						
										-	n	-	-						
LD HL, (nn)	H ← (nn + 1) L ← (nn)	.	.	X	.	X	.	.	.	00	101	010	2A	3	5	16			
										-	n	-	-						
										-	n	-	-						
LD dd, (nn)	dd _H ← (nn + 1) dd _L ← (nn)	.	.	X	.	X	.	.	.	11	101	101	ED	4	6	20			
										01	dd1	011							
										-	n	-	-						
										-	n	-	-						
LD IX, (nn)	IX _H ← (nn + 1) IX _L ← (nn)	.	.	X	.	X	.	.	.	11	011	101	DD	4	6	20			
										00	101	010	2A						
										-	n	-	-						
										-	n	-	-						
LD IY, (nn)	IY _H ← (nn + 1) IY _L ← (nn)	.	.	X	.	X	.	.	.	11	111	101	FD	4	6	20			
										00	101	010	2A						
										-	n	-	-						
										-	n	-	-						
LD (nn), HL	(nn + 1) ← H (nn) ← L	.	.	X	.	X	.	.	.	00	100	010	22	3	5	16			
										-	n	-	-						
										-	n	-	-						
LD (nn), dd	(nn + 1) ← dd _H (nn) ← dd _L	.	.	X	.	X	.	.	.	11	101	101	ED	4	6	20			
										01	dd0	011							
										-	n	-	-						
										-	n	-	-						
LD (nn), IX	(nn + 1) ← IX _H (nn) ← IX _L	.	.	X	.	X	.	.	.	11	011	101	DD	4	6	20			
										00	100	010	22						
										-	n	-	-						
										-	n	-	-						
LD (nn), IY	(nn + 1) ← IY _H (nn) ← IY _L	.	.	X	.	X	.	.	.	11	111	101	FD	4	6	20			
										00	100	010	22						
										-	n	-	-						
										-	n	-	-						
LD SP, HL	SP ← HL	.	.	X	.	X	.	.	.	11	111	001	F9	1	1	6			
LD SP, IX	SP ← IX	.	.	X	.	X	.	.	.	11	011	101	DD	2	2	10			
										11	111	001	F9						
LD SP, IY	SP ← IY	.	.	X	.	X	.	.	.	11	111	101	FD	2	2	10			
										11	111	001	F9						
PUSH qq	(SP - 2) ← qq _L (SP - 1) ← qq _H	.	.	X	.	X	.	.	.	11	qq0	101		1	3	11	qq	Pair	
	SP ← SP - 2									00							00	BC	
										01							01	DE	
										10							10	HL	
										11							11	AF	
PUSH IX	(SP - 2) ← IX _L (SP - 1) ← IX _H	.	.	X	.	X	.	.	.	11	011	101	DD	2	4	15			
	SP ← SP - 2									11	100	101	E5						
PUSH IY	(SP - 2) ← IY _L (SP - 1) ← IY _H	.	.	X	.	X	.	.	.	11	111	101	FD	2	4	15			
	SP ← SP - 2									11	100	101	E5						
POP qq	qq _H ← (SP + 1) qq _L ← (SP)	.	.	X	.	X	.	.	.	11	qq0	001		1	3	10			
	SP ← SP + 2																		
POP IX	IX _H ← (SP + 1) IX _L ← (SP)	.	.	X	.	X	.	.	.	11	011	101	DD	2	4	14			
	SP ← SP + 2									11	100	001	E1						
POP IY	IY _H ← (SP + 1) IY _L ← (SP)	.	.	X	.	X	.	.	.	11	111	101	FD	2	4	14			
	SP ← SP + 2									11	100	001	E1						

NOTES: qq is any of the register pairs BC DE HL SP
 qq is any of the register pairs AF BC DE HL
 (PAIR_H, PAIR_L) refer to high order and low order eight bits of the register pair respectively.
 e.g. BC_L = C AF_H = A

Flag Notation: . = flag not affected 0 = flag reset 1 = flag set X = flag is unknown
 ! = flag is affected according to the result of the operation

Exchange, Block Transfer, and Search Groups

Exchange Group

		IMPLIED ADDRESSING				
		AF'	BC', DE' & HL'	HL	IX	IY
IMPLIED	AF	D8				
	BC, DE & HL		D8			
	DE			E8		
REGISTER INDIRECT	(SP)			E3	DD E3	FD E3

Block Transfer Group

		SOURCE	
		REG. INDIR.	(HL)
DESTINATION	REG. INDIR. (DE)	ED	'LDI'—Load (DE) — (HL) Inc HL & DE, Dec BC
		B0	'LDIR'—Load (DE) — (HL) Inc HL & DE, Dec BC, Repeat until BC=0
		A8	'LDD'—Load (DE) — (HL) Dec HL & DE, Dec BC
		B8	'LDDR'—Load (DE) — (HL) Dec HL & DE, Dec BC, Repeat until BC=0

HL points to source
DE points to destination
BC is byte counter

Block Search Group

		SEARCH LOCATION	
		REG. INDIR.	(HL)
	ED	A1	'CPI'—Inc HL, Dec BC
		B1	'CPIR'—Inc HL, Dec BC repeat until BC=0 or find match
		A9	'CPD'—Dec HL & BC
		B9	'CPDR'—Dec HL & BC Repeat until BC=0 or find match

HL points to location in memory
to be compared with accumulator
contents
BC is byte counter

Exchange, Block Transfer, and Search Groups

Mnemonic	Symbolic Operation	Flags			Opcode			Hex	No. of Bytes	No. of Cycles	No. of States	T	Comments		
		S	Z	H	P/V	N	C							76	543
EX DI HL	DI ← HL	•	•	X	•	X	•	•	•	11 101 011	EB	1	1	4	Register bank and auxiliary register bank exchange
EX AI AF	AI ← AF	•	•	X	•	X	•	•	•	00 001 000	08	1	1	4	
EX X	BC ← BC DL ← DL HL ← HL	•	•	X	•	X	•	•	•	11 011 001	09	1	1	4	
EX (SP) HL	H ← (SP + 1) L ← (SP)	•	•	X	•	X	•	•	•	11 100 011	E3	1	5	19	
EX (SP) IX	IX _H ← (SP + 1) IX _L ← (SP)	•	•	X	•	X	•	•	•	11 011 101	DD	2	6	23	
EX (SP) IY	IY _H ← (SP + 1) IY _L ← (SP)	•	•	X	•	X	•	•	•	11 111 101	FD	2	6	23	
										11 100 011	E3				
LDI	(DE) ← (HL) DE ← DE + 1 HL ← HL + 1 BC ← BC - 1	•	•	X	0	X	1	0	•	11 101 101 10 100 000	ED A0	2	4	16	Load (HL) into (DE), increment the pointers and decrement the byte counter (BC)
LDIR	(DE) ← (HL) DE ← DE + 1 HL ← HL + 1 BC ← BC - 1 Repeat until BC = 0	•	•	X	0	X	0	0	•	11 101 101 10 110 000	ED B0	2	5	21	BC ≠ 0 BC = 0
LDD	(DE) ← (HL) DE ← DE - 1 HL ← HL - 1 BC ← BC - 1	•	•	X	0	X	1	0	•	11 101 101 10 101 000	ED A8	2	4	16	
LDDR	(DE) ← (HL) DE ← DE - 1 HL ← HL - 1 BC ← BC - 1 Repeat until BC = 0	•	•	X	0	X	0	0	•	11 101 101 10 111 000	ED B8	2	5	21	BC ≠ 0 BC = 0
CPI	A ← (HL) HL ← HL + 1 BC ← BC - 1	1	1	X	1	X	1	1	•	11 101 101 10 100 001	ED A1	2	4	16	
CPIR	A ← (HL) HL ← HL + 1 BC ← BC - 1 Repeat until A = (HL) or BC = 0	1	1	X	1	X	1	1	•	11 101 101 10 110 001	ED B1	2	5	21	BC ≠ 0 and A ≠ (HL) BC = 0 or A = (HL)
CPD	A ← (HL) HL ← HL - 1 BC ← BC - 1	1	1	X	1	X	1	1	•	11 101 101 10 101 001	ED A9	2	4	16	
CPDR	A ← (HL) HL ← HL - 1 BC ← BC - 1 Repeat until A = (HL) or BC = 0	1	1	X	1	X	1	1	•	11 101 101 10 111 001	ED B9	2	5	21	BC ≠ 0 and A ≠ (HL) BC = 0 or A = (HL)

NOTES (1) P/V flag is 0 if the result of BC - 1 = 0 otherwise P/V = 1

(2) Z flag is 1 if A = (HL) otherwise Z = 0

Flag Notation • = flag not affected 0 = flag reset 1 = flag set X = flag is unknown
1 = flag is affected according to the result of the operation

8-Bit Arithmetic and Logical Group

SOURCE

	REGISTER ADDRESSING							REG. INDIR.	INDEXED		IMMED.
	A	B	C	D	E	H	L	(HL)	(IX + d)	(IY + d)	n
'ADD'	87	80	81	82	83	84	85	86	DD 86 d	FD 86 d	C6 n
ADD w CARRY 'ADC'	8F	88	89	8A	8B	8C	8D	8E	DD 8E d	FD 8E d	CE n
SUBTRACT 'SUB'	97	90	91	92	93	94	95	96	DD 96 d	FD 96 d	D6 n
SUB w CARRY 'SBC'	9F	98	99	9A	9B	9C	9D	9E	DD 9E d	FD 9E d	DE n
'AND'	A7	A0	A1	A2	A3	A4	A5	A6	DD A6 d	FD A6 d	E6 n
'XOR'	AF	A8	A9	AA	AB	AC	AD	AE	DD AE d	FD AE d	EE n
'OR'	B7	B0	B1	B2	B3	B4	B5	B6	DD B6 d	FD B6 d	F6 n
COMPARE 'CP'	BF	B8	B9	BA	BB	BC	BD	BE	DD BE d	FD BE d	FE n
INCREMENT 'INC'	3C	04	0C	14	1C	24	2C	34	DD 34 d	FD 34 d	
DECREMENT 'DEC'	3D	05	0D	15	1D	25	2D	35	DD 35 d	FD 35 d	

Mnemonic	Symbolic Operation	S		Z		Flags			Opcode				Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
		S	Z	H	P/V	N	C	75	543	210							
ADD A, r	A - A + r	1	1	X	1	X	V	0	1	10	000	r		1	1	4	r Reg
ADD A, n	A - A + n	1	1	X	1	X	V	0	1	11	000	110		2	2	7	000 B 001 C 010 D 011 E
												n					100 H 101 L 111 A
ADD A, (HL)	A - A + (HL)	1	1	X	1	X	V	0	1	10	000	110		1	2	7	
ADD A, (IX + d)	A - A + (IX + d)	1	1	X	1	X	V	0	1	11	011	101	DD	3	5	19	
ADD A, (IY + d)	A - A + (IY + d)	1	1	X	1	X	V	0	1	11	111	101	FD	3	5	19	
ADC A, s	A - A + s + CY	1	1	X	1	X	V	0	1		001						s is any of r, n, (HL), (IX + d), (IY + d) as shown for ADD instruction The indicated bits replace the 000 in the ADD set above
SUB s	A - A - s	1	1	X	1	X	V	1	1		010						
SBC A, s	A - A - s - CY	1	1	X	1	X	V	1	1		011						
AND s	A - A s	1	1	X	1	X	P	0	0		100						
OR s	A - A s	1	1	X	0	X	P	0	0		110						
XOR s	A - A s	1	1	X	0	X	P	0	0		101						
CP s	A - s	1	1	X	1	X	V	1	1		111						
INC r	r - r + 1	1	1	X	1	X	V	0	*	00	r	100		1	1	4	
INC (HL)	(HL) - (HL) + 1	1	1	X	1	X	V	0	*	00	110	100		1	3	11	
INC (IX + d)	(IX + d) - (IX + d) + 1	1	1	X	1	X	V	0	*	11	011	101	DD	3	6	23	
INC (IY + d)	(IY + d) - (IY + d) + 1	1	1	X	1	X	V	0	*	11	111	101	FD	3	6	23	m is any of r, (HL), (IX + d), (IY + d) as shown for INC DEC same format and states as INC Replace 100 with 101 in opcode
DEC m	m - m - 1	1	1	X	1	X	V	1	*			101					

NOTES The V symbol in the P/V flag column indicates that the P/V flag contains the overflow of the result of the operation. Similarly the P symbol indicates parity. V = 1 means overflow, V = 0 means not overflow. P = 1 means parity of the result is even, P = 0 means parity of the result is odd.

Flag Notation * = flag not affected, 0 = flag reset, 1 = flag set, X = flag is unknown, 1 = flag is affected according to the result of the operation.

General-Purpose Arithmetic and CPU Control Groups

General-Purpose Arithmetic

Decimal Adjust Acc. 'DAA'	27
Complement Acc. 'CPL'	2F
Negate Acc. 'NEG' (2's complement)	ED 44
Complement Carry Flag, 'CCF'	3F
Set Carry Flag, 'SCF'	37

Miscellaneous CPU Control

'NOP'	00
'HALT'	76
DISABLE INT '(DI)'	F3
ENABLE INT '(EI)'	FB
SET INT MODE 0 'IM 0'	ED 46
SET INT MODE 1 'IM 1'	ED 56
SET INT MODE 2 'IM 2'	ED 5E

8080A MODE

RESTART TO LOCATION 0038H

INDIRECT CALL USING REGISTER
1 AND 8 BITS FROM INTERRUPTING
DEVICE AS A POINTER.

Mnemonic	Symbolic Operation	S		Z		Flags		P/V		N		C		Opcode			Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
		1	0	1	0	H	1	0	1	0	1	0	76	543	210						
DAA	Converts acc content into packed BCD following add or subtract with packed BCD operands	1	1	X	1	X	P	*	1	00	100	111	27	1	1	4				Decimal adjust accumulator	
CPL	A - A	.	.	X	1	X	.	1	.	00	101	111	2F	1	1	4				Complement accumulator (one's complement)	
NEG	A - 0 - A	1	1	X	1	X	V	1	1	11	101	101	ED	2	2	8				Negate acc (two's complement)	
CCF	CY - CY	.	.	X	X	X	.	0	1	00	111	111	3F	1	1	4				Complement carry flag	
SCF	CY - 1	.	.	X	0	X	.	0	1	00	110	111	37	1	1	4				Set carry flag	
NOP	No operation	.	.	X	.	X	.	.	.	00	000	000	00	1	1	4					
HALT	CPU halted	.	.	X	.	X	.	.	.	01	110	110	76	1	1	4					
DI	IFF - 0	.	.	X	.	X	.	.	.	11	110	011	F3	1	1	4					
EI	IFF - 1	.	.	X	.	X	.	.	.	11	111	011	FB	1	1	4					
IM 0	Set interrupt mode 0	.	.	X	.	X	.	.	.	11	101	101	ED	2	2	8					
IM 1	Set interrupt mode 1	.	.	X	.	X	.	.	.	01	010	110	56								
IM 2	Set interrupt mode 2	.	.	X	.	X	.	.	.	11	101	101	ED	2	2	8					
										01	011	110	5E								

NOTES: IFF indicates the interrupt enable flip flop.
CY indicates the carry flip flop.
* indicates interrupts are not sampled at the end of EI or DI.

Flag Notation: . = flag not affected; 0 = flag reset; 1 = flag set; X = flag is unknown; 1 = flag is affected according to the result of the operation.

16-Bit Arithmetic Group

		SOURCE					
		BC	DE	HL	SP	IX	IY
'ADD'	HL	00	10	20	30		
	IX	DD 00	DD 10		DD 30	DD 20	
	IY	FD 00	FD 10		FD 30		FD 20
DESTINATION	ADD WITH CARRY AND SET FLAGS 'ADC'	HL	ED 4A	ED 5A	ED 6A	ED 7A	
	SUB WITH CARRY AND SET FLAGS 'SBC'	HL	ED 42	ED 52	ED 62	ED 72	
INCREMENT 'INC'			03	13	23	33	DD 23 FD 23
DECREMENT 'DEC'			0E	1E	2E	3E	DD 2E FD 2E

Mnemonic	Symbolic Operation	S	Z	Flags			P/V	N	C	Opcode			No. of Hex Bytes	No. of M Cycles	No. of T States	Comments	
				H	X	X				76	543	210					
ADD HL, ss	HL - HL + ss	.	.	X	X	X	.	0	1	00	ss1	001	1	3	11	ss Reg 00 BC	
ADC HL, ss	HL - HL + ss + CY	1	1	X	X	X	.	V	0	1	11	101 101 01 ss1 010	ED	2	4	15	01 DE 10 HL 11 SP
SBC HL, ss	HL - HL - ss - CY	1	1	X	X	X	.	V	1	1	11	101 101 01 ss0 010	ED	2	4	15	
ADD IX, pp	IX - IX + pp	.	.	X	X	X	.	0	1	11	011 101 01 pp1 001	DD	2	4	15	pp Reg 00 BC 01 DE 10 IX 11 SP	
ADD IY, rr	IY - IY + rr	.	.	X	X	X	.	0	1	11	111 101 00 rr1 001	FD	2	4	15	rr Reg 00 BC 01 DE 10 IY 11 SP	
INC ss	ss - ss + 1	.	.	X	.	X	.	.	.	00	ss0	011	1	1	6		
INC IX	IX - IX + 1	.	.	X	.	X	.	.	.	11	011 101 00 100 011	DD	2	2	10		
INC IY	IY - IY + 1	.	.	X	.	X	.	.	.	11	111 101 00 100 011	FD	2	2	10		
DEC ss	ss - ss - 1	.	.	X	.	X	.	.	.	00	ss1	011	1	1	6		
DEC IX	IX - IX - 1	.	.	X	.	X	.	.	.	11	011 101 00 101 011	DD	2	2	10		
DEC IY	IY - IY - 1	.	.	X	.	X	.	.	.	11	111 101 00 101 011	FD	2	2	10		

NOTES ss is any of the register pairs BC, DE, HL, SP
pp is any of the register pairs BC, DE, IX, SP
rr is any of the register pairs BC, DE, IY, SP

Flag Notation . = flag not affected, 0 = flag reset, 1 = flag set, X = flag is unknown,
1 = flag is affected according to the result of the operation

Jump Group

CONDITION

			UN COND	CARRY	NON CARRY	ZERO	NON ZERO	PARITY EVEN	PARITY ODD	SIGN NEG	SIGN POS	REG B / 0
JUMP 'JP'	IMMEDIATE EXTENSION	nn	C3 n n	DA n n	D2 n n	CA n n	C2 n n	EA n n	E2 n n	FA n n	F2 n n	
JUMP 'JP'	RELATIVE	PC + e	18 e-2	38 e-2	30 e-2	28 e-2	20 e-2					
JUMP 'JP'	REGISTER INDIRECT	(HL)	E9									
JUMP 'JR'		(IX)	DD E9									
JUMP 'JP'		(IY)	FD E9									
DECREMENT B, JUMP IF NON ZERO 'DJNZ'	RELATIVE	PC-e										10 e-2

Mnemonic	Symbolic Operation	Flags		Opcode				Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments						
		S	Z	H	P/V	N	C						76	543	210			
JP nn	PC - nn	.	.	X	.	X	11 000 011 - n - - n -	C3	3	3	10	
JP cc, nn	If condition cc is true PC - nn, otherwise continue	.	.	X	.	X	11 cc 010 - n - - n -		3	3	10	cc - Condition 000 NZ non-zero 001 Z zero 010 NC non-carry 011 C carry 100 PO parity odd 101 PE parity even 110 P sign positive 111 M sign negative
JR e	PC - PC + e	.	.	X	.	X	00 011 000 + e-2 - - e-2 -	18	2	3	12	
JR C, e	If C = 0, continue If C = 1, PC - PC + e	.	.	X	.	X	00 111 000 - e-2 -	38	2	2	7	If condition not met
JR NC, e	If C = 1, continue If C = 0, PC - PC + e	.	.	X	.	X	00 110 000 - e-2 -	30	2	2	7	If condition not met
JP Z, e	If Z = 0 continue If Z = 1, PC - PC + e	.	.	X	.	X	00 101 000 - e-2 -	28	2	2	7	If condition not met
JR NZ, e	If Z = 1, continue If Z = 0, PC - PC + e	.	.	X	.	X	00 100 000 - e-2 -	20	2	2	7	If condition not met
JP (HL)	PC - HL	.	.	X	.	X	11 101 001	E9	1	1	4	
JP (IX)	PC - IX	.	.	X	.	X	11 011 101 11 101 001	DD E9	2	2	8	
JP (IY)	PC - IY	.	.	X	.	X	11 111 101 11 101 001	FD E9	2	2	8	
DJNZ, e	B - B - 1 If B = 0, continue If B ≠ 0, PC - PC + e	.	.	X	.	X	00 010 000 - e-2 -	10	2	2	8	If B = 0
														2	3	13	If B ≠ 0	

NOTES e represents the extension in the relative addressing mode
 e is a signed two's complement number in the range -126 to 129
 e - 2 in the opcode provides an effective address of pc + e as PC is incremented
 by 2 prior to the addition of e

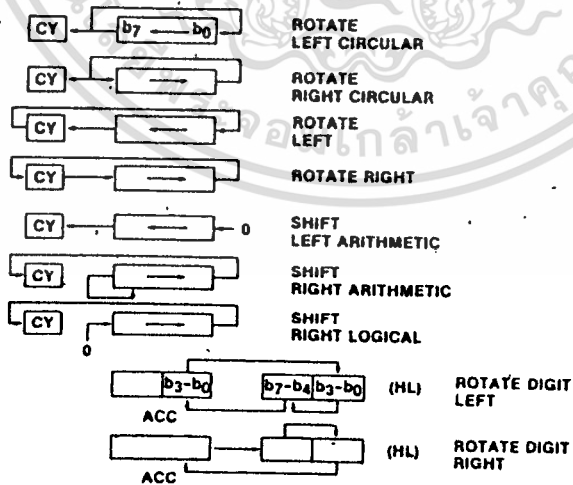
Flag Notation . = flag not affected 0 = flag reset 1 = flag set X = flag is unknown
 ! = flag is affected according to the result of the operation

Rotate and Shift Group

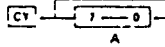
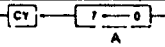
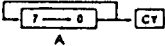

SOURCE AND DESTINATION

TYPE OF ROTATE OR SHIFT	A	B	C	D	E	H	L	(HL)	(1X + d)	(1Y + d)
	'RLC'	CB 07	CB 00	CB 01	CB 02	CB 03	CB 04	CB 05	CB 06	DD CB d 06
'RRC'	CB 0F	CB 08	CB 09	CB 0A	CB 0B	CB 0C	CB 0D	CB 0E	DD CB d 0E	FD CB d 0E
'RL'	CB 17	CB 10	CB 11	CB 12	CB 13	CB 14	CB 15	CB 16	DD CB d 16	FD CB d 16
'RR'	CB 1F	CB 18	CB 19	CB 1A	CB 1B	CB 1C	CB 1D	CB 1E	DD CB d 1E	FD CB d 1E
'SLA'	CB 27	CB 20	CB 21	CB 22	CB 23	CB 24	CB 25	CB 26	DD CB d 26	FD CB d 26
'SRA'	CB 2F	CB 28	CB 29	CB 2A	CB 2B	CB 2C	CB 2D	CB 2E	DD CB d 2E	FD CB d 2E
'SRL'	CB 3F	CB 38	CB 39	CB 3A	CB 3B	CB 3C	CB 3D	CB 3E	DD CB d 3E	FD CB d 3E
'RLD'								ED 6F		
'RRD'								ED 67		

	A
'RLCA'	07
'RRC A'	0F
'RLA'	17
'RRA'	1F



Rotate and Shift Group

Mnemonic	Symbolic Operation	S	Z	Flags				Opcode			Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments		
				H	P/V	N	C	76	543	210							
RLCA		*	*	X	0	X	*	0	1	00	00X	111	07	1	1	4	Rotate left circular accumulator
RLA		*	*	X	0	X	*	0	1	00	010	111	17	1	1	4	Rotate left accumulator
RRCA		*	*	X	0	X	*	0	1	00	001	111	0F	1	1	4	Rotate right circular accumulator
RRA		*	*	X	0	X	*	0	1	00	011	111	1F	1	1	4	Rotate right accumulator
RLC r		1	1	X	0	X	P	0	1	11	001	011	CB	2	2	8	Rotate left circular register r.
RLC (HL)		1	1	X	0	X	P	0	1	11	001	011	CB	2	4	15	r Reg
RLC (IX + d)		1	1	X	0	X	P	0	1	11	001	011	CB	4	6	23	000 B 001 C 010 D 011 E 100 H 101 L 111 A
RLC (IY + d)		1	1	X	0	X	P	0	1	11	111	101	FD	4	6	23	
RL m		1	1	X	0	X	P	0	1	11	001	011	CB				
		1	1	X	0	X	P	0	1	11	001	110					
RRC m		1	1	X	0	X	P	0	1	11	011	101	DD	4	6	23	
RR m		1	1	X	0	X	P	0	1	11	011	101	DD	4	6	23	
SLA, m		1	1	X	0	X	P	0	1	11	011	101	DD	4	6	23	
SRA, m		1	1	X	0	X	P	0	1	11	011	101	DD	4	6	23	
SRL m		1	1	X	0	X	P	0	1	11	011	101	DD	4	6	23	
RLD		1	1	X	0	X	P	0	*	11	101	101	ED	2	5	15	Rotate digit left and right between the accumulator and location (HL)
RRD		1	1	X	0	X	P	0	*	11	101	101	ED	2	5	15	The content of the upper half of the accumulator is unaffected
		1	1	X	0	X	P	0	*	11	100	111	6F				

NOTES e represents the extension in the relative addressing mode
e is a signed two's complement number in the range <-126, 129>
e-2 in the opcode provides an effective address of pc + e as PC is incremented by 2 prior to the addition

Flag Notation * = flag not affected, 0 = flag reset, 1 = flag set, X = flag is unknown
1 = flag is affected according to the result of the operation

Instruction format and states are as shown for RLC's
To form new opcode replace 000 or RLC's with shown code.

Bit Manipulation Group

BIT	REGISTER ADDRESSING								REG. INDIR.	INDEXED	
	A	B	C	D	E	H	L	(HL)	(1X + d)	(1Y + d)	
TEST 'BIT'	0	CB 47	CB 48	CB 49	CB 4A	CB 4B	CB 4C	CB 4D	CB 4E	DD CB d 48	FD CB d 48
	1	CB 4F	CB 4B	CB 49	CB 4A	CB 4B	CB 4C	CB 4D	CB 4E	DD CB d 4E	FD CB d 4E
	2	CB 57	CB 50	CB 51	CB 52	CB 53	CB 54	CB 55	CB 56	DD CB d 56	FD CB d 56
	3	CB 5F	CB 58	CB 59	CB 5A	CB 5B	CB 5C	CB 5D	CB 5E	DD CB d 5E	FD CB d 5E
	4	CB 67	CB 60	CB 61	CB 62	CB 63	CB 64	CB 65	CB 66	DD CB d 66	FD CB d 66
	5	CB 6F	CB 68	CB 69	CB 6A	CB 6B	CB 6C	CB 6D	CB 6E	DD CB d 6E	FD CB d 6E
	6	CB 77	CB 70	CB 71	CB 72	CB 73	CB 74	CB 75	CB 76	DD CB d 76	FD CB d 76
	7	CB 7F	CB 78	CB 79	CB 7A	CB 7B	CB 7C	CB 7D	CB 7E	DD CB d 7E	FD CB d 7E
RESET BIT 'RES'	0	CB 87	CB 80	CB 81	CB 82	CB 83	CB 84	CB 85	CB 86	DD CB d 86	FD CB d 86
	1	CB 8F	CB 88	CB 89	CB 8A	CB 8B	CB 8C	CB 8D	CB 8E	DD CB d 8E	FD CB d 8E
	2	CB 97	CB 90	CB 91	CB 92	CB 93	CB 94	CB 95	CB 96	DD CB d 96	FD CB d 96
	3	CB 9F	CB 98	CB 99	CB 9A	CB 9B	CB 9C	CB 9D	CB 9E	DD CB d 9E	FD CB d 9E
	4	CB A7	CB A0	CB A1	CB A2	CB A3	CB A4	CB A5	CB A6	DD CB d A6	FD CB d A6
	5	CB AF	CB A8	CB A9	CB AA	CB AB	CB AC	CB AD	CB AE	DD CB d AE	FD CB d AE
	6	CB B7	CB B0	CB B1	CB B2	CB B3	CB B4	CB B5	CB B6	DD CB d B6	FD CB d B6
	7	CB BF	CB B8	CB B9	CB BA	CB BB	CB BC	CB BD	CB BE	DD CB d BE	FD CB d BE
SET BIT 'SET'	0	CB C7	CB C0	CB C1	CB C2	CB C3	CB C4	CB C5	CB C6	DD CB d C6	FD CB d C6
	1	CB CF	CB C8	CB C9	CB CA	CB CB	CB CC	CB CD	CB CE	DD CB d CE	FD CB d CE
	2	CB D7	CB D0	CB D1	CB D2	CB D3	CB D4	CB D5	CB D6	DD CB d D6	FD CB d D6
	3	CB DF	CB D8	CB D9	CB DA	CB DB	CB DC	CB DD	CB DE	DD CB d DE	FD CB d DE
	4	CB E7	CB E0	CB E1	CB E2	CB E3	CB E4	CB E5	CB E6	DD CB d E6	FD CB d E6
	5	CB EF	CB E8	CB E9	CB EA	CB EB	CB EC	CB ED	CB EE	DD CB d EE	FD CB d EE
	6	CB F7	CB F0	CB F1	CB F2	CB F3	CB F4	CB F5	CB F6	DD CB d F6	FD CB d F6
	7	CB FF	CB F8	CB F9	CB FA	CB FB	CB FC	CB FD	CB FE	DD CB d FE	FD CB d FE

Bit Manipulation Group

Mnemonic	Symbolic Operation	Flags							Opcode			No. of Hex Bytes	No. of M Cycles	No. of T States	Comments	
		S	Z	H	P/V	N	C	76	543	210						
BIT b r	$Z - r_b$	X	1	X	1	X	X	0	•	11 001 011	CB	2	2	6	r	Bit Testied
										01 b r					000	E
BIT b (HL)	$Z - (HL)_b$	X	1	X	1	X	X	0	•	11 001 011	CB	2	3	12	001	C
										01 b 110					010	D
BIT b ((X + d) _b)	$Z - ((X + d)_b)$	X	1	X	1	X	X	0	•	11 011 101	DD	4	5	20	011	E
										11 001 011	CB				100	H
										- d -					101	L
										01 b 110					111	A
															b	Bit Testied
BIT b ((Y + d) _b)	$Z - ((Y + d)_b)$	X	1	X	1	X	X	0	•	11 111 101	FD	4	5	20	000	0
										11 001 011	CB				001	1
										- d -					010	2
										01 b 110					011	3
															100	4
															101	5
															110	6
															111	7
SET b r	$r_b - 1$	•	•	X	•	X	•	•	•	11 001 011	CB	2	2	8		
										11 b r						
SET b (HL)	$(HL)_b - 1$	•	•	X	•	X	•	•	•	11 001 011	CB	2	4	15		
										11 b 110						
SET b ((X + d) _b)	$((X + d)_b) - 1$	•	•	X	•	X	•	•	•	11 011 101	DD	4	6	23		
										11 001 011	CB					
										- d -						
										11 b 110						
SET b ((Y + d) _b)	$((Y + d)_b) - 1$	•	•	X	•	X	•	•	•	11 111 101	FD	4	6	23		
										11 001 011	CB					
										- d -						
										11 b 110						
RES b, m	$m_b - 0$ $m = r, (HL),$ $(IX + d),$ $(Y + d)$	•	•	X	•	X	•	•	•	11						
										10						

To form new opcode replace 11 of SET b r with 10 Flags and (m) states to SET instruction

NOTES The notation m_b indicates bit b (0 to 7) or location m
 Flag Notation: • = flag not affected 0 = flag reset 1 = flag set X = flag is unknown
 1 = flag is affected according to the result of the operation

Input and Output Groups

Input Group

		PORT ADDRESS	
		IMMED.	REG. INDIR.
		n	(C)
INPUT 'IN'	REGISTER ADDRESSING	A	ED 78
		B	ED 40
		C	ED 48
		D	ED 50
		E	ED 58
		H	ED 60
		L	ED 68
INPUT DESTINATION	REGISTER INDIRECT	(HL)	ED A2
		(HL)	ED B2
		(HL)	ED AA
		(HL)	ED BA

Block Input Commands: 'INI'-INPUT & Inc HL, Dec B; 'INIR'-INP, Inc HL, Dec B, REPEAT IF B ≠ 0; 'IND'-INPUT & Dec HL, Dec B; 'INDR'-INPUT, Dec HL, Dec B, REPEAT IF B ≠ 0.

Output Group

		SOURCE							
		REGISTER							
		A	B	C	D	E	H	L	(HL)
'OUT'	IMMED.	n	D3 n						
	REG. IND.	(C)	ED 79	ED 41	ED 49	ED 51	ED 59	ED 61	ED 69
'OUTI'-OUTPUT Inc HL Dec b	REG. IND.	(C)							ED A3
'OTIR'-OUTPUT, Inc HL, Dec B, REPEAT IF B ≠ 0	REG. IND.	(C)							ED B3
'OUTD'-OUTPUT Dec HL Dec B	REG. IND.	(C)							ED AB
'OTDR'-OUTPUT, Dec HL Dec B, REPEAT IF B ≠ 0	REG. IND.	(C)							ED BB

Block Output Commands: 'OUTI'-OUTPUT Inc HL Dec b; 'OTIR'-OUTPUT, Inc HL, Dec B, REPEAT IF B ≠ 0; 'OUTD'-OUTPUT Dec HL Dec B; 'OTDR'-OUTPUT, Dec HL Dec B, REPEAT IF B ≠ 0.

PORT DESTINATION ADDRESS

Input and Output Groups

Mnemonic	Symbolic Operation	S Z		Flags H P/V N C			Opcode 78 543 210			No. of Hex Bytes	No. of M Cycles	No. of T States	Comments			
IN A (n)	A ← (n)	•	•	X	•	X	•	•	•	11 011 011	DB	2	3	11	n to A ₀ - A ₇ Acc to A ₈ - A ₁₅	
IN r (C)	r ← (C) if r = 110 only the flags will be affected	1	1	X	1	X	P	0	•	11 101 101 01 r 000	ED	2	3	12	C to A ₀ - A ₇ B to A ₈ - A ₁₅	
INI	(HL) ← (C) B ← B - 1	X	1	X	X	X	X	X	1	•	11 101 101 10 100 010	ED A2	2	4	16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
INIR	HL ← HL + 1 (HL) ← (C) B ← B - 1 HL ← HL + 1 Repeat until B = 0	X	1	X	X	X	X	X	1	•	11 101 101 10 110 010	ED B2	2	5 (if B ≠ 0) 4 (if B = 0)	21 16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
IND	(HL) ← (C) B ← B - 1 HL ← HL - 1	X	1	X	X	X	X	X	1	•	11 101 101 10 101 010	ED AA	2	4	16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
INDR	(HL) ← (C) B ← B - 1 HL ← HL - 1 Repeat until B = 0	X	1	X	X	X	X	X	1	•	11 101 101 10 111 010	ED BA	2	5 (if B ≠ 0) 4 (if B = 0)	21 16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
OUT (n), A	(n) ← A	•	•	X	•	X	•	•	•	11 010 011 - n -	D3	2	3	11	n to A ₀ - A ₇ Acc to A ₈ - A ₁₅	
OUT (C), r	(C) ← r	•	•	X	•	X	•	•	•	11 101 101 01 r 001	ED	2	3	12	C to A ₀ - A ₇ B to A ₈ - A ₁₅	
OUTI	(C) ← (HL) B ← B - 1 HL ← HL + 1	X	1	X	X	X	X	X	1	•	11 101 101 10 100 011	ED A3	2	4	16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
OTIR	(C) ← (HL) B ← B - 1 HL ← HL + 1 Repeat until B = 0	X	1	X	X	X	X	X	1	•	11 101 101 10 110 011	ED B3	2	5 (if B ≠ 0) 4 (if B = 0)	21 16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
OUTD	(C) ← (HL) B ← B - 1 HL ← HL - 1	X	1	X	X	X	X	X	1	•	11 101 101 10 101 011	ED AB	2	4	16	C to A ₀ - A ₇ B to A ₈ - A ₁₅
OTDR	(C) ← (HL) B ← B - 1 HL ← HL - 1 Repeat until B = 0	X	1	X	X	X	X	X	1	•	11 101 101 10 111 011	ED	2	5 (if B ≠ 0) 4 (if B = 0)	21 16	C to A ₀ - A ₇ B to A ₈ - A ₁₅

NOTE ① If the result of B - 1 is zero the Z flag is set otherwise it is reset

Flag Notation
 • = flag not affected, 0 = flag reset, 1 = flag set, X = flag is unknown
 1 = flag is affected according to the result of the operation

Call and Return Groups and Restart

Call and Return Group

CONDITION

			UN COND.	CARRY	NON CARRY	ZERO	NON ZERO	PARITY EVEN	PARITY ODD	SIGN NEG.	SIGN POS.	REG. B ≠ 0
'CALL'	IMMEDIATE EXTENSION	nn	CD n n	DC n n	D4 n n	CC n n	C4 n n	EC n n	E4 n n	FC n n	F4 n n	
RETURN 'RET'	REGISTER INDIRECT	(SP) (SP + 1)	C9	D8	D0	C8	C0	E8	E0	F8	F0	
RETURN FROM INT 'RET'	REGISTER INDIRECT	(SP) (SP + 1)	ED 4D									
RETURN FROM NON MASKABLE INT 'RETN'	REGISTER INDIRECT	(SP) (SP + 1)	ED 45									

Note: Certain flags have more than one purpose.
Refer to the Z80 CPU Technical Manual for details.

Restart Group

CALL ADDRESS	OP CODE	
0000H	C7	'RST 0'
0008H	CF	'RST 8'
0010H	D7	'RST 16'
0018H	DF	'RST 24'
0020H	E7	'RST 32'
0028H	EF	'RST 40'
0030H	F7	'RST 48'
0038H	FF	'RST 56'

Mnemonic	Symbolic Operation	Flags							Opcode				No. of Hex Bytes	No. of M Cycles	No. of T States	Comments		
		S	Z	H	P/V	N	C	76	543	210								
CALL nn	(SP - 1) - PC _H (SP - 2) - PC _L PC - nn	.	.	X	.	X	11	001	101	CD	3	5	17	
CALL cc, nn	If condition cc is false continue, otherwise same as CALL nn	.	.	X	.	X	11	cc	100		3	3	10	If cc is false
															3	5	17	If cc is true
RET	PC _L - (SP) PC _H - (SP + 1)	.	.	X	.	X	11	001	001	C9	1	3	10	
RET cc	If condition cc is false continue, otherwise same as RET	.	.	X	.	X	11	cc	000		1	1	5	If cc is false
															1	3	11	If cc is true
RETI	Return from interrupt	.	.	X	.	X	11	101	101	ED	2	4	14	
RETN ¹	Return from non-maskable interrupt	.	.	X	.	X	01	001	101	4D				
											11	101	101	ED	2	4	14	101 PE parity even
											01	000	101	45				110 P sign positive
																		111 M sign negative
RST p	(SP - 1) - PC _H (SP - 2) - PC _L PC _H - 0 PC _L - p	.	.	X	.	X	11	1	111		1	3	11	
																		1 p
																		000 00H
																		001 08H
																		010 10H
																		011 18H
																		100 20H
																		101 28H
																		110 30H
																		111 38H

NOTE: ¹RETN loads IFF₂ - IFF₁

Flag Notation: . = flag not affected 0 = flag reset 1 = flag set X = flag is unknown
1 = flag is affected according to the result of the operation

Z80 CPU Interrupt Structure

**MASKABLE ($\overline{\text{INT}}$)
MODE 0**

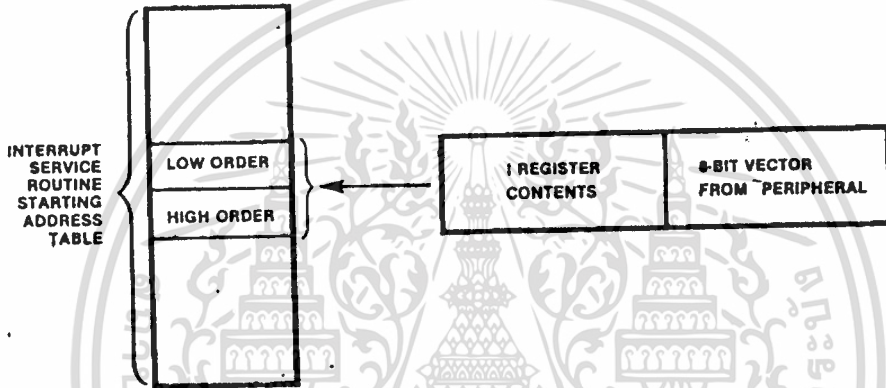
PLACE INSTRUCTION ONTO DATA BUS DURING $\overline{\text{INTA}} = \overline{\text{MI}} \cdot \overline{\text{IORQ}}$ LIKE 8080A

MODE 1

RESTART TO 38_{H} OR 56_{10} ('RST 56')

MODE 2

USED BY Z80 PERIPHERALS



NON MASKABLE ($\overline{\text{NMI}}$)

RESTART TO 66_{H} OR 102_{10}

INTERRUPT ENABLE / DISABLE FLIP-FLOPS

ACTION	IFF ₁	IFF ₂	
CPU RESET	0	0	
DI	0	0	
EI	1	1	
LD A, I	•	•	IFF ₂ - PARITY FLAG
LD A, R	•	•	IFF ₂ - PARITY FLAG
ACCEPT $\overline{\text{NMI}}$	0	•	
RETN	IFF ₂	•	IFF ₂ - IFF ₁
ACCEPT $\overline{\text{INT}}$	0	0	
RETI	•	•	

"•" INDICATES NO CHANGE

โครงสร้างของระบบ DISPLAY / MONITOR

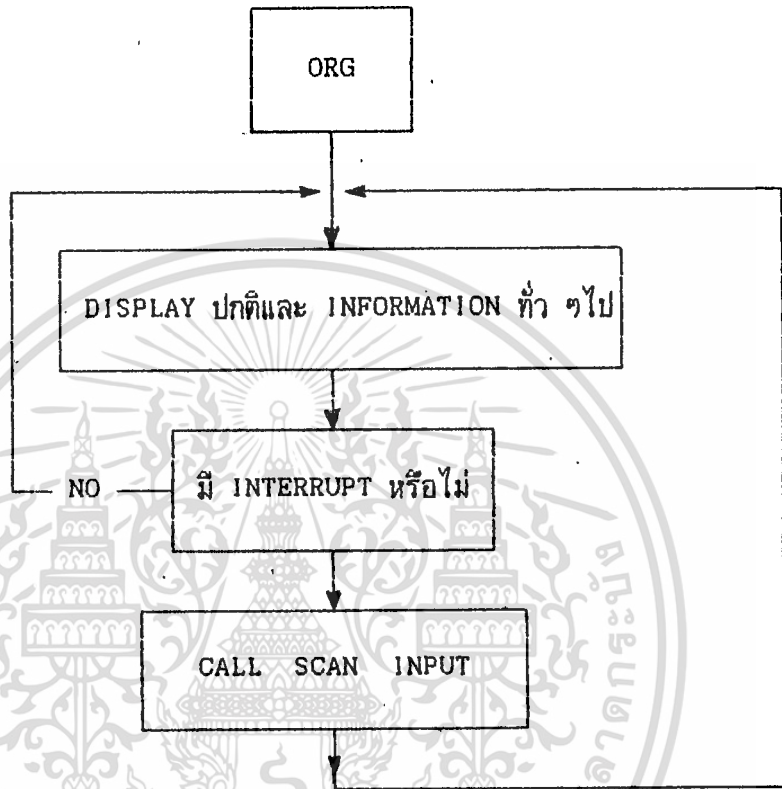


FIG. 1

จาก FIG.1 ในสภาวะปกติโปรแกรมจะ DISPLAY INFORMATION ทั่ว ๆ ไป เช่น ชื่อเครื่องจักร " THAI CAN DO ", นโยบายของบริษัท 4 ข้อ " SIG-THAI MISSION ", " 1 LOW COST ", " 2 WORLD CLASS ", " 3 SATISFACTION ", " 4 RELIABILITY และทุก ๆ หนึ่งคำสั่งของโปรแกรม CPU จะ CHECK ว่าเป็น INTERRUPT NMI ว่ามี INTERRUPT หรือ ไม่มีจะ DISPLAY ปกติทั่ว ๆ ไป ถ้ามีการ INT เกิดขึ้นโปรแกรมจะ JUMP ไปที่ ADDRESS 66H ในส่วนนี้จะมีโปรแกรม SUPPORT ROUTINE INTERRUPT ให้ CALL SCAN INPUT เข้ามา CHECK ในส่วนของ SCAN INPUT ว่ามี SENSOR ตัวใดผิดปกติหรือไม่ โดยการ IN PORT เข้ามา ถ้าพบจะ DISPLAY อาการเสียหรือผิดปกติจาก SENSOR เหล่านั้นออกมา โดยที่โปรแกรม DISPLAY SUPPORT ROUTINE ที่โปรแกรม CALL ไปซึ่งจะได้อธิบายในบทต่อไปเกี่ยวกับการ SCAN INPUT

การ DESIGN วงจร INTERFACING

สิ่งที่ต้องคำนึงถึงในการ INTERFACE INPUT กับ MICRO PROCESSOR นั้น

1. กระแส SINK CURRENT, SOURCE CURRENT
2. แรงดัน เช่น TTL DRIVE CMOS จะไม่ค่อยเกิดปัญหามากนัก ถ้า CMOS DRIVE TTL ต้องคำนึงอย่างมาก
3. ความเร็วและการทำงานของอุปกรณ์ที่นำมาต่อกับ MICRO PROCESSOR SYSTEM

ซึ่งจากทั้งสามข้อนี้มีการออกแบบ DRIVER หรือ BUFFER ที่ MICRO PROCESSOR ติดต่อกับ OUTPUT หรือ INPUT ติดต่อกับ MICRO PROCESSOR เราสามารถเลือกอุปกรณ์ที่มาใช้เป็น BUFFER ในการ INTERFACING จาก DATA BOOK หรือ DATA SHEET ของอุปกรณ์นั้น ๆ

การออกแบบ วงจร INTERFACING ทาง INPUT

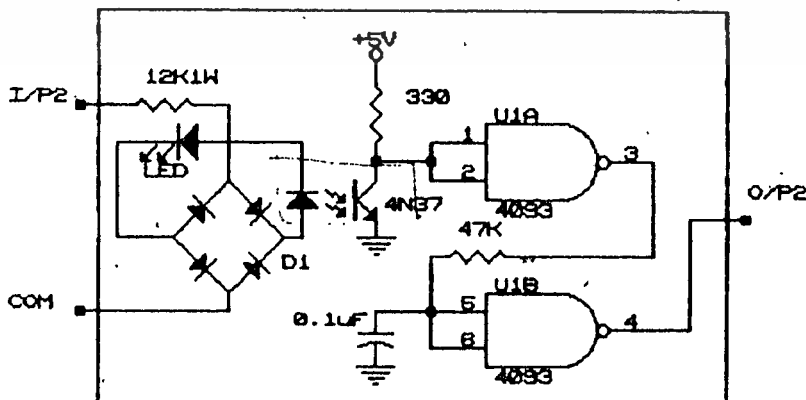
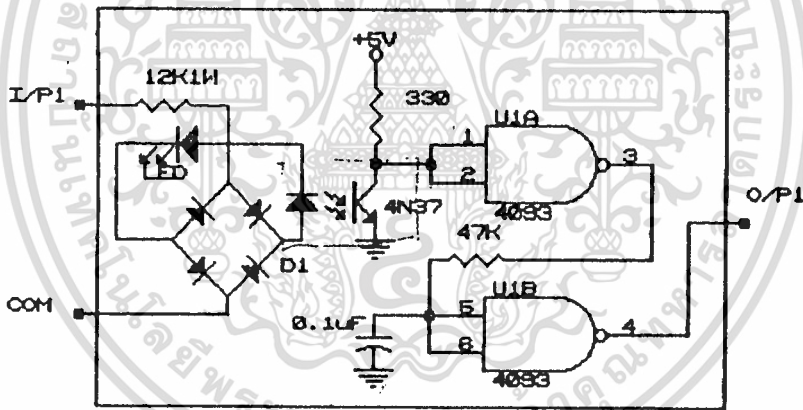


FIG. 2 (INTERFACING INPUT)

การคำนวณ วงจร INFACING INPUT

$$R_i = \frac{V_{ac \text{ or } VDC}}{i_i} \quad \text{-----} \quad 1$$

i_i

i_i : INPUT LED ON STATE ~ 12 MA (จาก DATA SHEET)

R_i : INPUT RESISTANCE แปรผันตาม VOLTAGE INPUT

VDC, VAC : VOLTAGE INPUT

$$P = E \cdot I \quad \text{-----} \quad 2$$

P : POWER RESISTANCE

I : INPUT CURRENT

E : VOLTAGE INPUT

จากสูตรที่ 1 เราสามารถคำนวณหา R_i โดยเพียงแต่ทราบค่า V-INPUT คือไม่ว่าจะเป็น VOLTAGE ac หรือ dc กล่าวคือ เราสามารถใช้ VOLTAGE 5 \sim 220 ซึ่งมีย่านที่กว้างมาก ซึ่งเป็นข้อดีอันหนึ่ง การคำนวณหา POWER WATT ของ R_i สามารถหาได้จาก สูตรที่ 2 ซึ่งเป็นสูตรของโอมพื้นฐานทั่ว ๆ ไป

การทำงานของวงจร INTERFACING INPUT

R_i เป็น R INPUT ซึ่งเป็นตัว LIMIT CURRENT ที่ป้อนให้แก่ OP-TO BIND 1 เป็นตัว RECTIFIER DC \rightarrow AC และถ้า INPUT เป็น DC ก็จะได้ VOLTAGE DC ให้ OP-TO ON STATE ข้อดีของ OP-TO คือจะเป็นตัวแยก INPUT กับ MICRO PROCESS SYSTEM มีการสัมผัสกันทางแสงเท่านั้น ซึ่งแยกจากกันโดยสิ้นเชิง

U1, U2 เป็น NAND GATE SCHMITT TRIGGER โดยที่ U2 เป็น BUFFER และ R1, C1 เป็นวงจร MONO STABLE ซึ่งทำหน้าที่แก้ DEBOUND

ORA

SCAN

SET PORT

INPUT, X OR A

SC1

IN A1

LOOP

DEBOUND

CPL

INVERT A

SCAN 2

A=B ?

KEEP A --> C

AND A, OF

A=B ?

CHECK AL

BIT 0, A

JR 2, P201

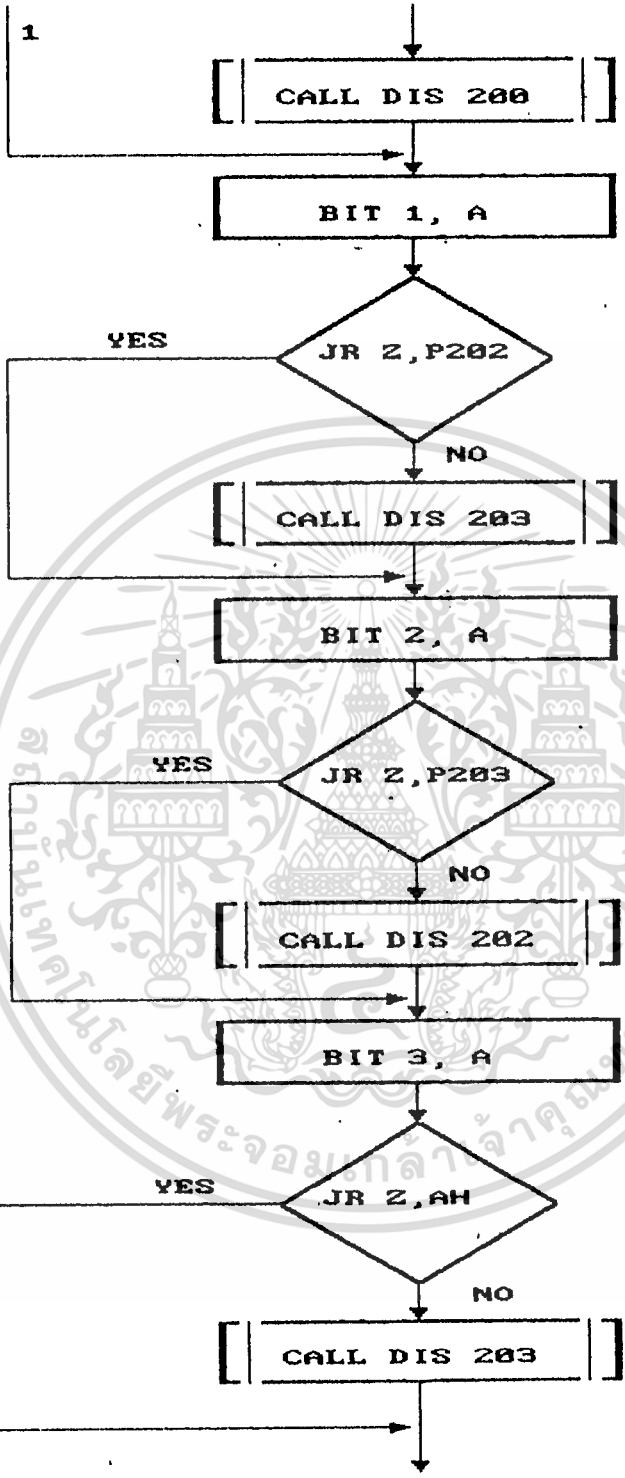
2

1

NO

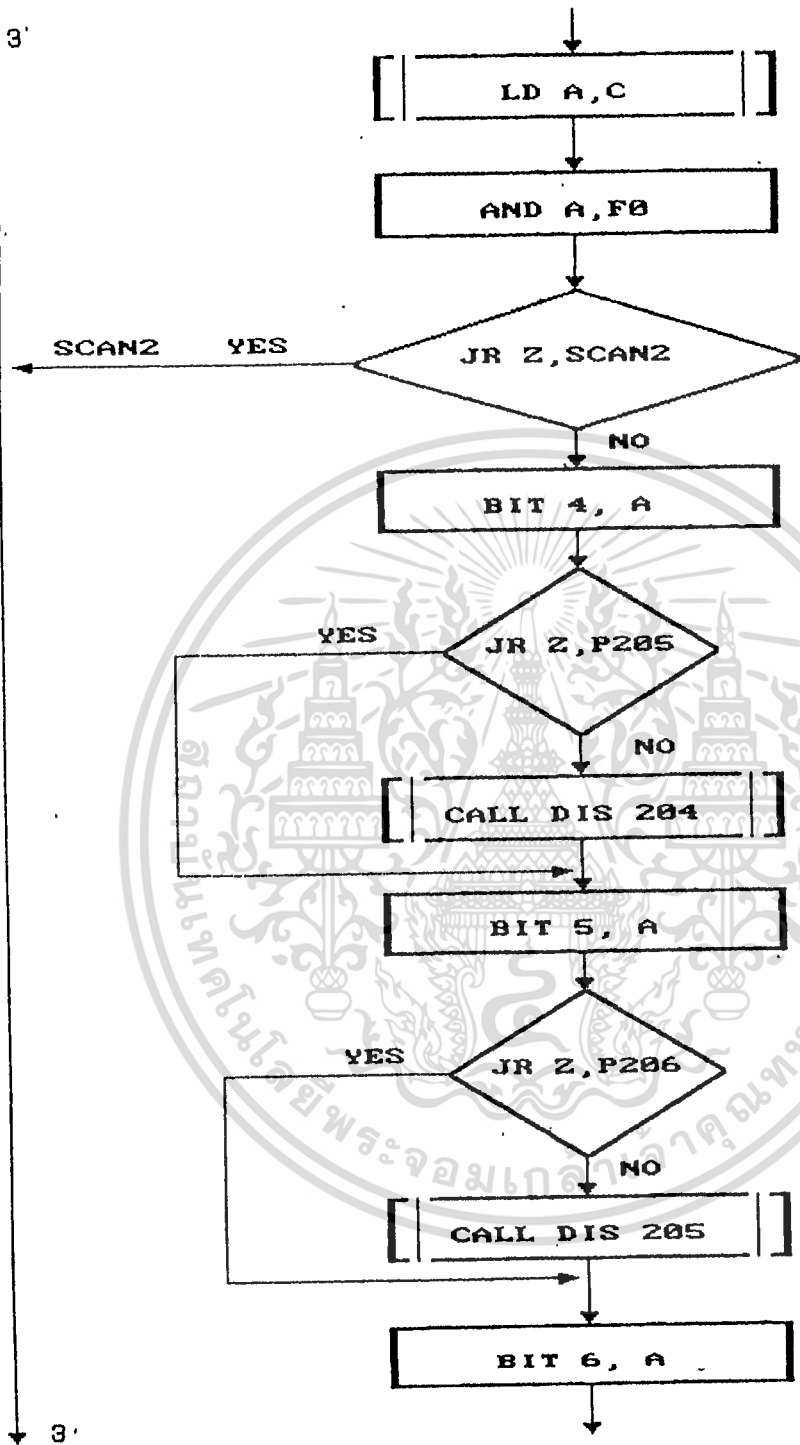
3

2

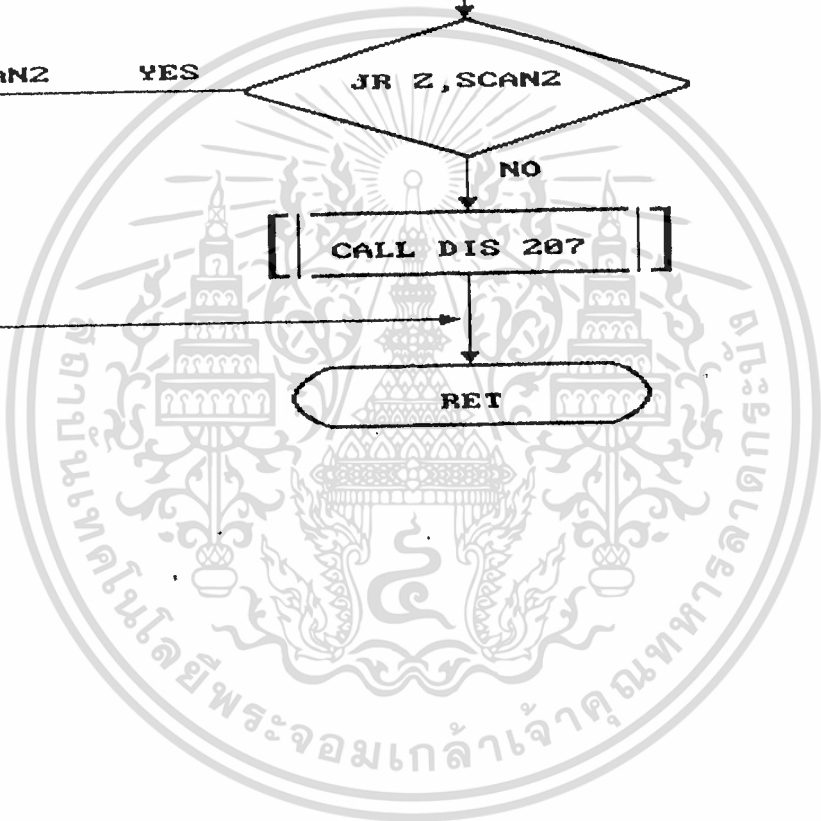
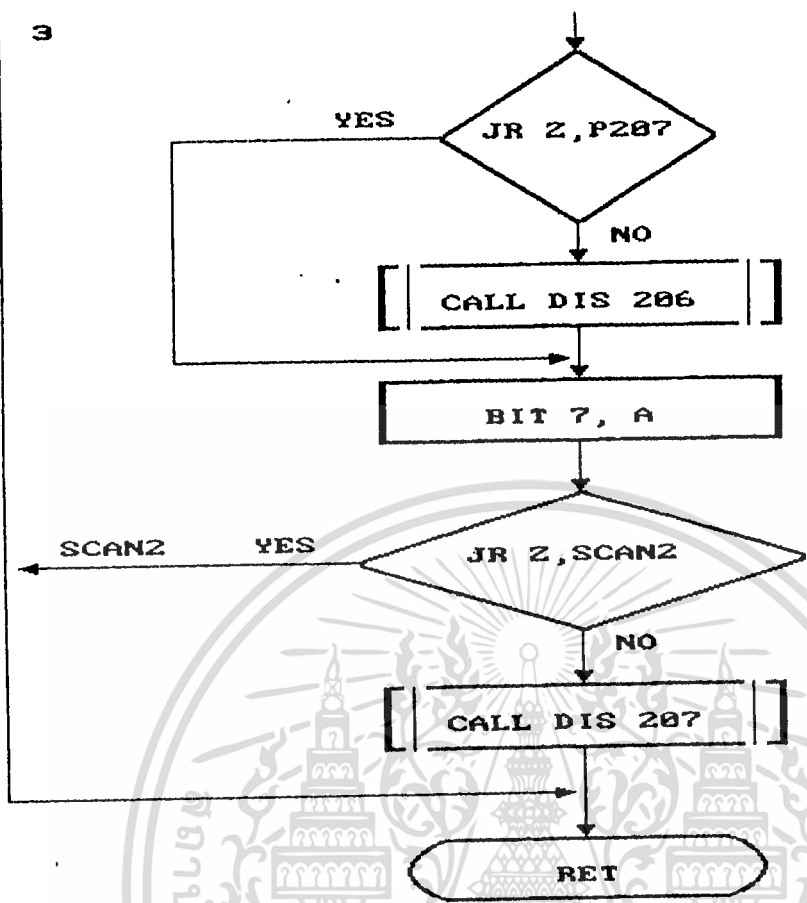


3

3'



3'



บทที่ 3

การทำงานของเครื่องชุบตะกั่วของตัว I.C.

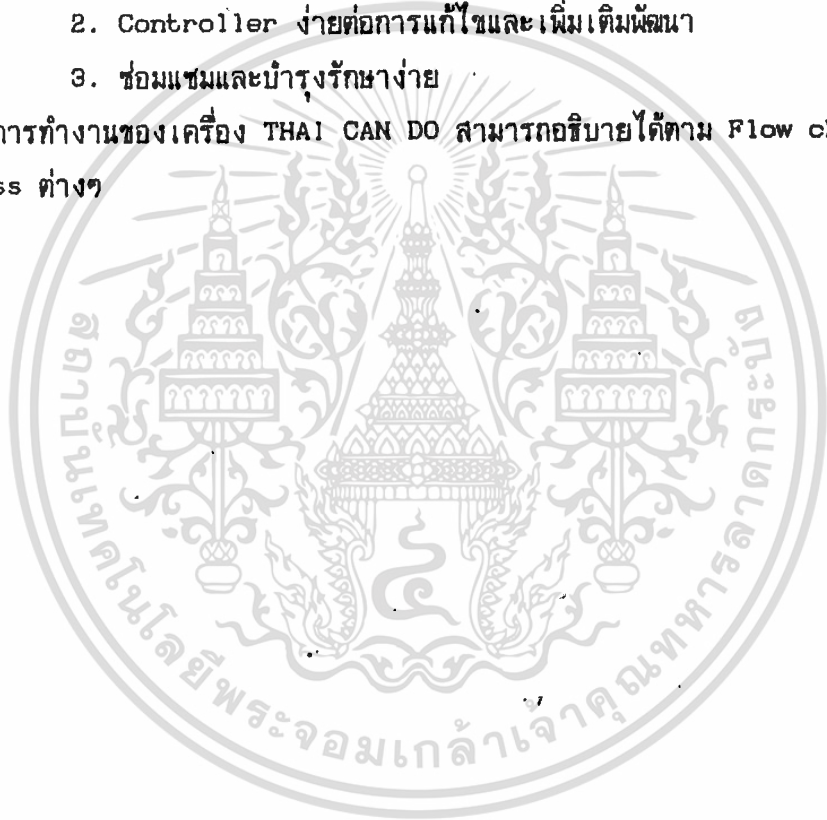
Operating of solder coat machine

เครื่อง Solder coat automatical ภายในจะประกอบด้วย Process การล้างงานก่อนชุบตะกั่ว, ชุบตะกั่ว, และทำให้ตัวงานสะอาดและแห้งก่อนที่จะจบ Process.

Concept ของการ Solder ของเครื่องชุบตะกั่วชื่อ THAI CAN DO นี้พัฒนามาจากเครื่องจักรที่ใช้อยู่ในปัจจุบันและเสริมกับความคิดใหม่ๆ เช่น

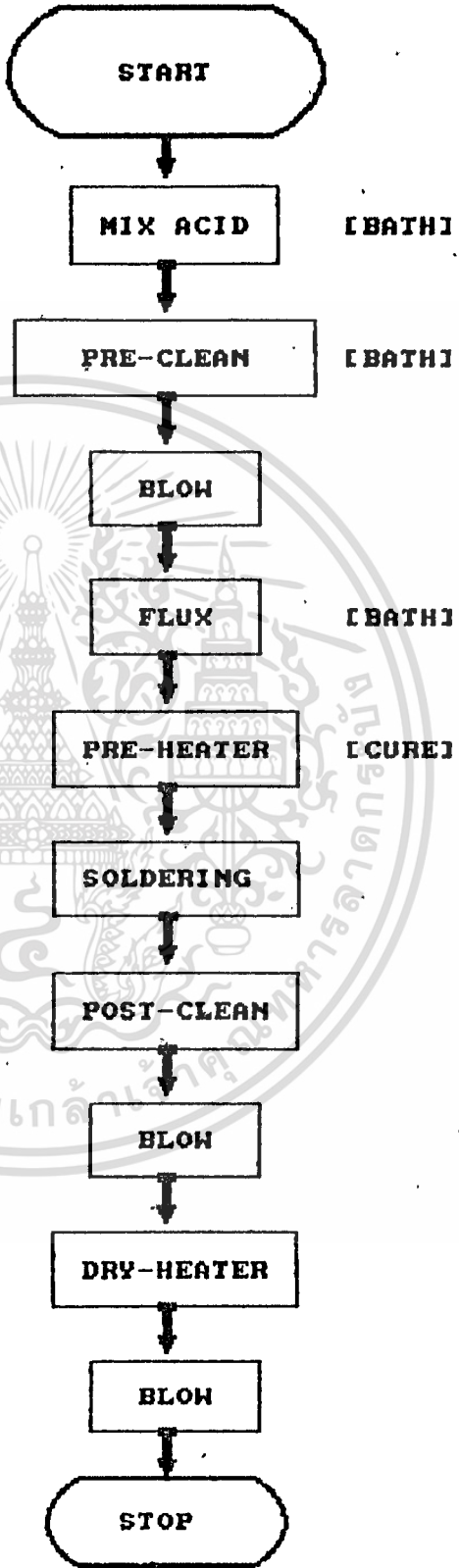
1. ต้นทุนถูกกว่าซื้อเครื่องใหม่
2. Controller ง่ายต่อการแก้ไขและเพิ่มเติมพัฒนา
3. ซ่อมแซมและบำรุงรักษาง่าย

การทำงานของเครื่อง THAI CAN DO สามารถอธิบายได้ตาม Flow chart ซึ่งประกอบด้วย Process ต่างๆ



Flowchart

SOLDER JOINT OPERATION



ตาม Flow chart สามารถอธิบายได้ดังต่อไปนี้

1. ตัว I.C. จะถูกจุ่มในบ่อกรด MIX ACID เพื่อล้างคราบสิ่งสกปรก Oxide ออกให้หมดก่อนที่จะทำ Process ต่อไป

2. จากนั้นก็จะล้างกรดที่ค้างออกด้วยน้ำสะอาด (Pre-cleaning)

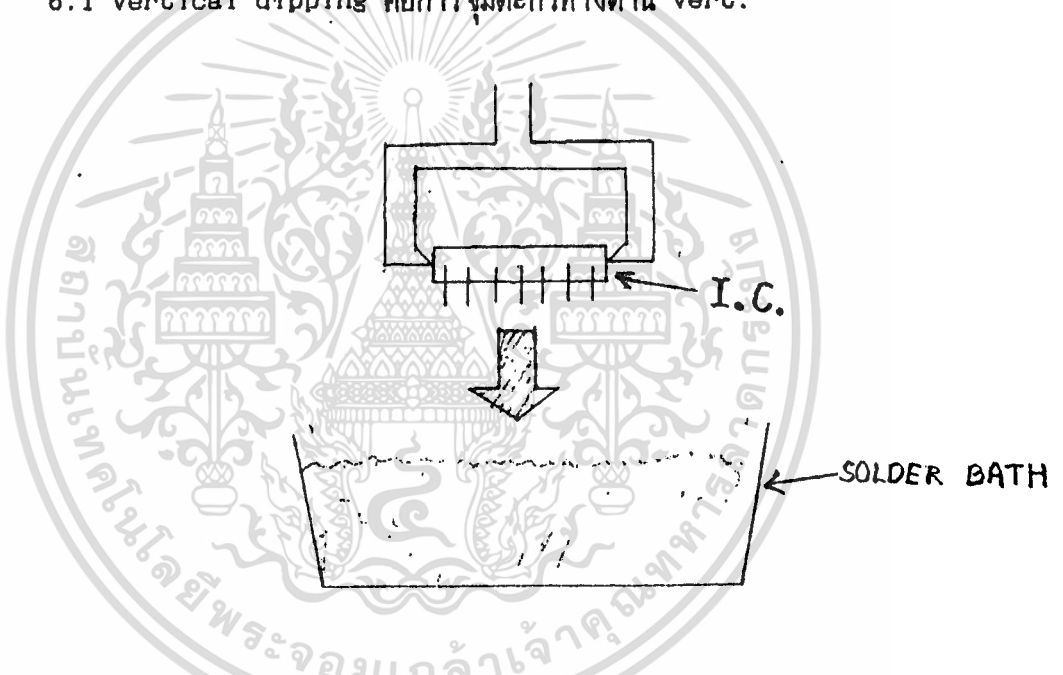
3. Convayer จะพาตัว I.C. ไปเป่าด้วยลมให้พอแห้ง (Blow)

4. และลงบ่อ Flux (Flux bath) เพื่อให้การ Soldering ได้ดี

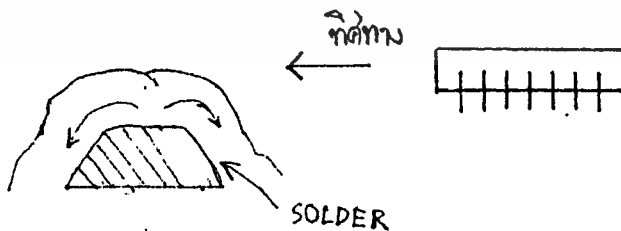
5. Pre-heater (cure) เป็นขบวนการอบ Flux ให้หมาดๆ ไม่ถึงกับแห้งสนิท

6. และที่สำคัญคือชุบตะกั่ว (Solder coat) ขบวนการในการชุบตะกั่วมี 2 วิธี

6.1 Vertical dipping คือการจุ่มตะกั่วทางด้าน Vert.



6.2 Horizontal dipping คือการจุ่มตะกั่วทางด้าน Hor.



7. Post-clean คือขบวนการล้างตัว I.C. หลังจากจุ่มตะกั่วเสร็จเช่นพวกคราบ Flux และ
สิ่งสกปรกต่างๆที่ติดมา

8. Blow เป็นขบวนการเป่าน้ำออกจากตัว I.C.

9. Dry-heater เป็นขบวนการอบตัว I.C. ให้แห้ง

10. Blow เป็นขบวนการเป่าตัว I.C. ให้เย็นหลังจากอบให้แห้งเป็นการสิ้นสุดขบวนการจุ่มตะกั่ว



รูปแบบการ Display

รูปแบบการ Display มีทั้งหมด 14 Function

1. Fixed display เป็นการแสดงผลแบบอยู่กับที่ซึ่งสามารถแสดงให้เห็นบนหน้าจอแสดงตัวอักษรและตัวว่าง(Blank) ได้ถึง 12 ตัวอักษร



วิธีการเรียกใช้โปรแกรมนี้

1.1 เขียน Data ที่ต้องการ Display ไว้ใน Memory พร้อมทั้ง Load address เริ่มต้นของโปรแกรม(ข้อมูล)ไว้ใน Reg. HL

```
LD HL,(Address start data)
```

1.2 เราต้อง Loop หรือหน่วงเวลาในการแสดงผลเข้าไปใน Reg. B สมมติเราให้ Display 8 ครั้ง

```
LD B,08H
```

1.3 จากทั้งหมดเรา Pass ค่า Parameter เข้าไปใน Function fixed display

```
CALL FIXED
```

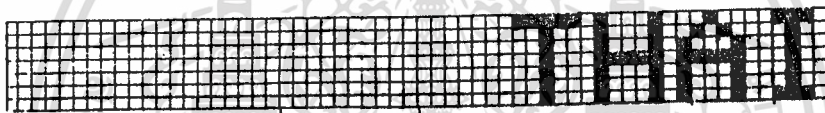
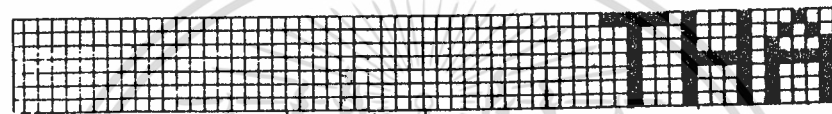
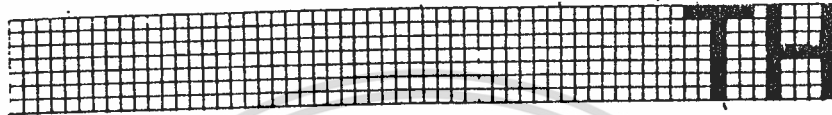
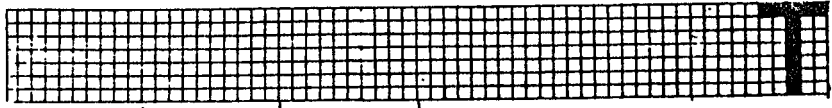
ตัวอย่างการเรียกใช้โปรแกรม Fixed display

```
LD HL,(Address start data)
```

```
LD B,08H
```

```
CALL FIXED
```

2. Shift character right to left เป็น Display แบบเลื่อนข้อมูลจากซ้ายไปขวา กล่าวคือโปรแกรมบางครั้งเราต้องการ Show ข้อมูลที่มากกว่า 12 ตัวอักษร เช่นประโยคที่มีข้อความมากพอสามารถเรียกใช้ลักษณะการ Display เสมือนกับการติกรอบแสดงข้อมูล จากนั้นติกรอบแสดงข้อมูลโดยการ Shift or increment address ขึ้นทีละ 1 เช่น Thai



วิธีการเรียกใช้โปรแกรมนี้

2.1 เขียน data ที่ต้องการ display ไว้ใน Memory พร้อมทั้ง Load address เริ่มต้นของข้อมูลที่ต้องการให้ Display ไว้ใน Reg. HL

```
LD HL,(Address start data)
```

2.2 บอกขนาดความยาวของข้อมูลในการแสดงผลไว้ใน register B สมมุติความยาว 01EH บรรทัด

```
LD B,01EH
```

2.3 จากนั้นเรียกโปรแกรม ROTE DISPLAY

```
CALL ROTE
```

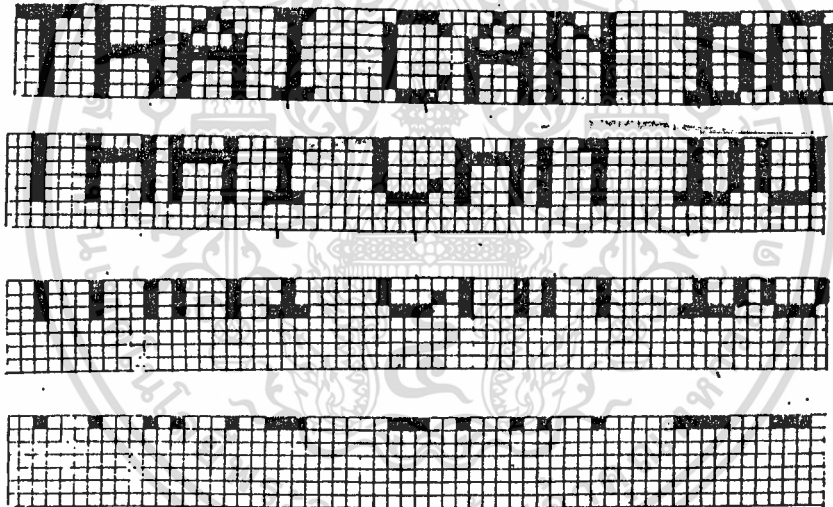
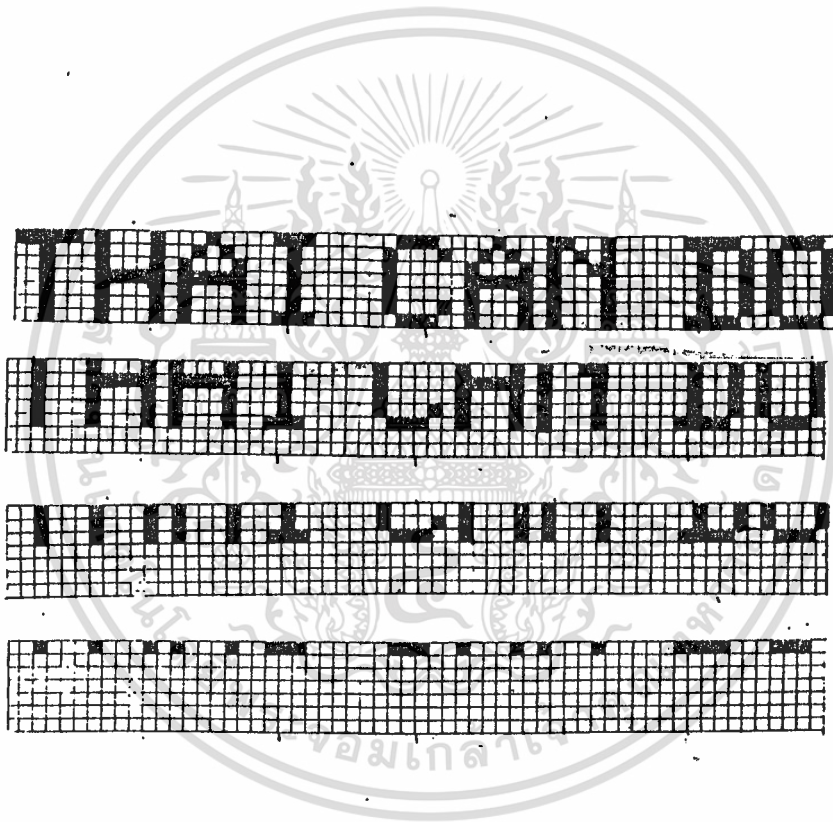
ตัวอย่างการเรียกโปรแกรม ROTE DISPLAY

```
LD HL,(address, start data)
```

```
LD B, (จำนวนขนาดความยาวของข้อมูล)
```

```
CALL ROTE
```

3. shift top display เป็นโปรแกรมที่เลื่อนข้อมูลจากที่เดิมขึ้นไปทางด้านบนในแนว vertical โดยหน้าจอเป็นคำเดิมแล้วเลื่อนขึ้นไป



การเรียกใช้โปรแกรมนี้

3.1 เขียน data ที่ต้องการ display และ load ไว้ใน register HL

LD HL,(address data)

CALL SHT

โดยคำเติมที่หน้าจอแล้วเลื่อนคำนั้นลงมา ลักษณะการทำงานจะตรงกันข้าม shift top display

THAI-DAN-TH

THAI-DAN-TH

THAI-DAN-TH

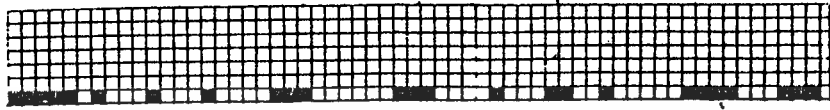
THAI-DAN-TH

การเรียกใช้โปรแกรมนี้

LD HL,(addr data)

CALL SHD.

5. RTOP DISPLAY เป็นการเลื่อนข้อมูลจากล่างขึ้นไปข้างบนโดยหน้าจอในตอนแรกว่าง



การเรียกใช้โปรแกรมนี้

LD HL, (address data)

CALL RTOP

7. ERASE LEFT TO RIGHT DISPLAY เป็นการลบตัวอักษรจากซ้ายไปขวา

THAI DAN MO

MO DAN MO

DAN MO

MO

วิธีการเรียกใช้โปรแกรม

LD HL, (address data)

call ERLR

8. ERASE RIGHT TO LEFT DISPLAY เป็นการลบตัวอักษรจากขวาไปซ้าย

THAI DAN

THAI DAN

THAI DA

THAI

THA

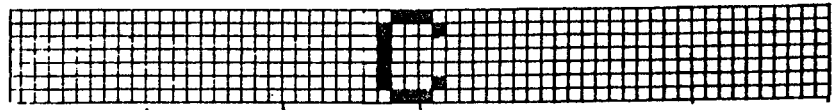
T

วิธีการเรียกใช้โปรแกรมนี้

LD HL,(address data)

call ERRL

๑. MIDDLE TO LEFT RIGHT DISPLAY เป็นการแสดงผลจากตรงกลางออกไปทางซ้ายและขวาพร้อมๆ กัน

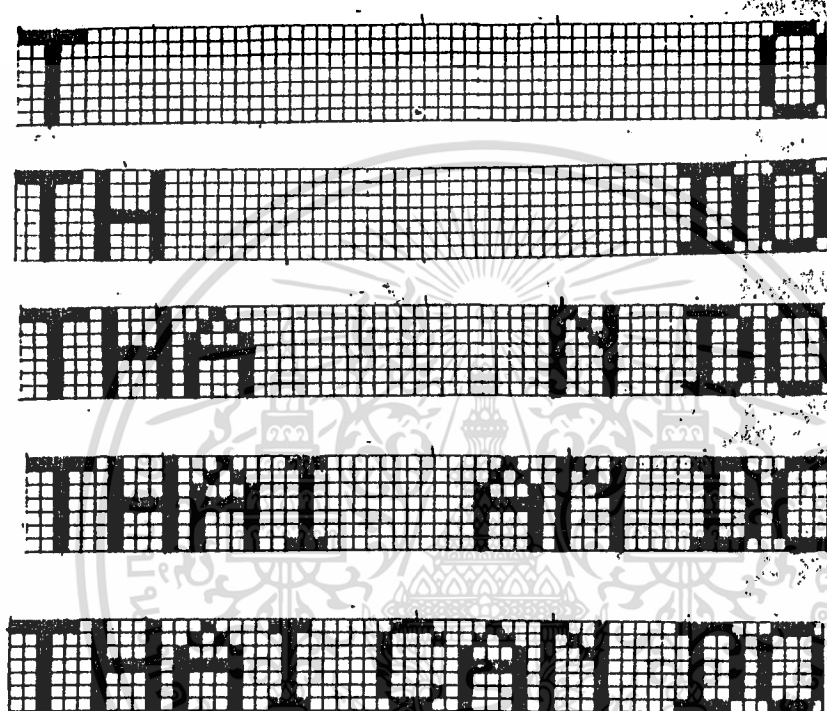


วิธีการเรียกใช้โปรแกรมนี้

LD HL, (address data)

call MDLR.

10. Left right to middle เป็นการแสดงผลจากซ้ายขวาเข้ามาตรงกลางการ Display แบบนี้ตรงกันข้ามกับ Middle to left right display.



วิธีการเรียกใช้โปรแกรมนี้

LD HL, (address data)

call LRMD.

11. MIDDLE TO RIGHT LEFT ERASE DISPLAY เป็นกา DISPLAY หน้าจอโดยมีการลบข้อความที่ DISPLAY บนหน้าจอจากซ้ายขวาเข้าสู่จุดศูนย์กลาง ซึ่งจะตรงข้ามกันกับ LEFT RIGHT TO MIDDLE

THAI DANU

HAU DANU

ANU DANU

UNU DANU

UDU DANU

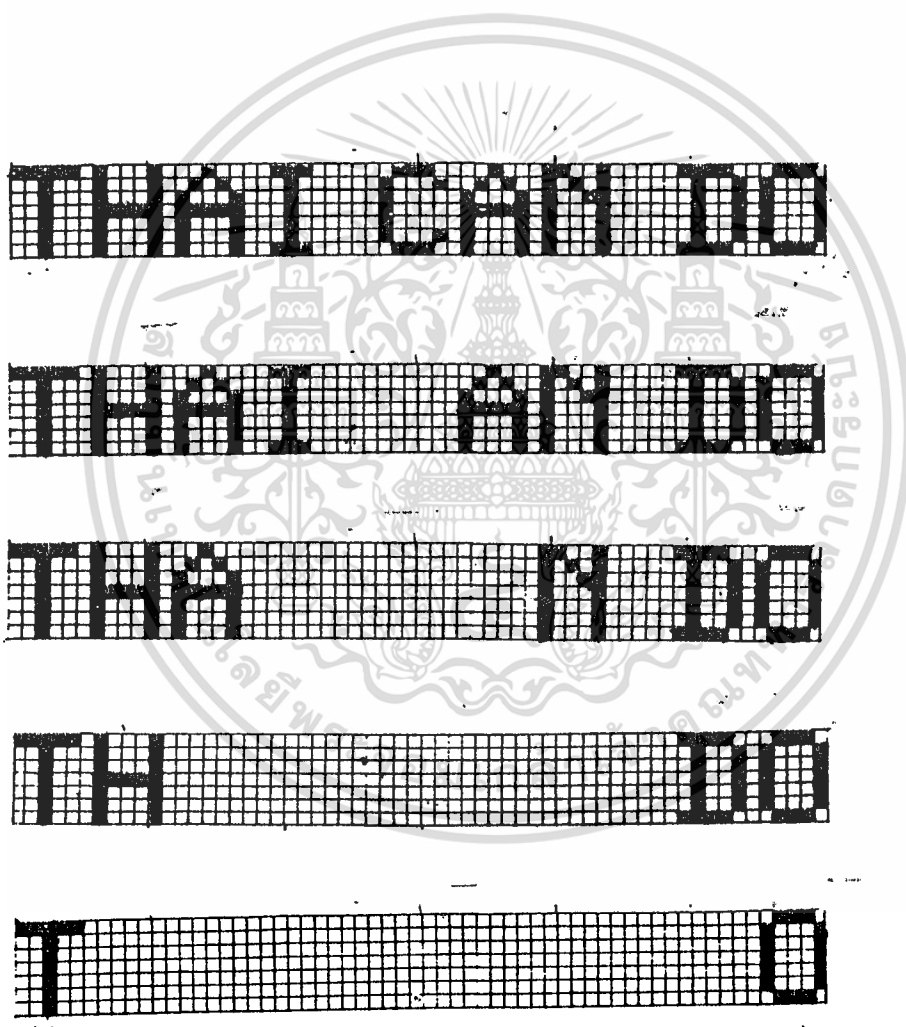
UDU

วิธีการเรียกใช้โปรแกรมนี้

LD HL, (address data)

call MDRL

12. RIGHT LEFT TO MIDDLE ERASE DISPLAY เป็นการ DISPLAY โดยการลบข้อความที่ DISPLAY บนหน้าจอจากตรงกลางไปสู่ด้านซ้ายขวาพร้อมๆ กัน



THAILAND

THAILAND

THAILAND

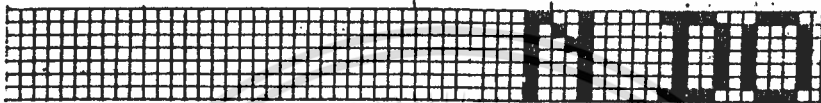
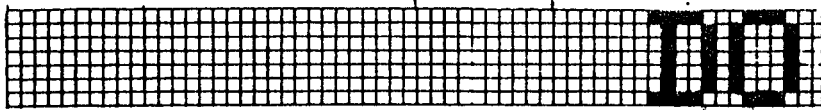
THAILAND

THAILAND

การใช้โปรแกรมนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้ LD HL, (address start data) นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมี call ERMD ลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

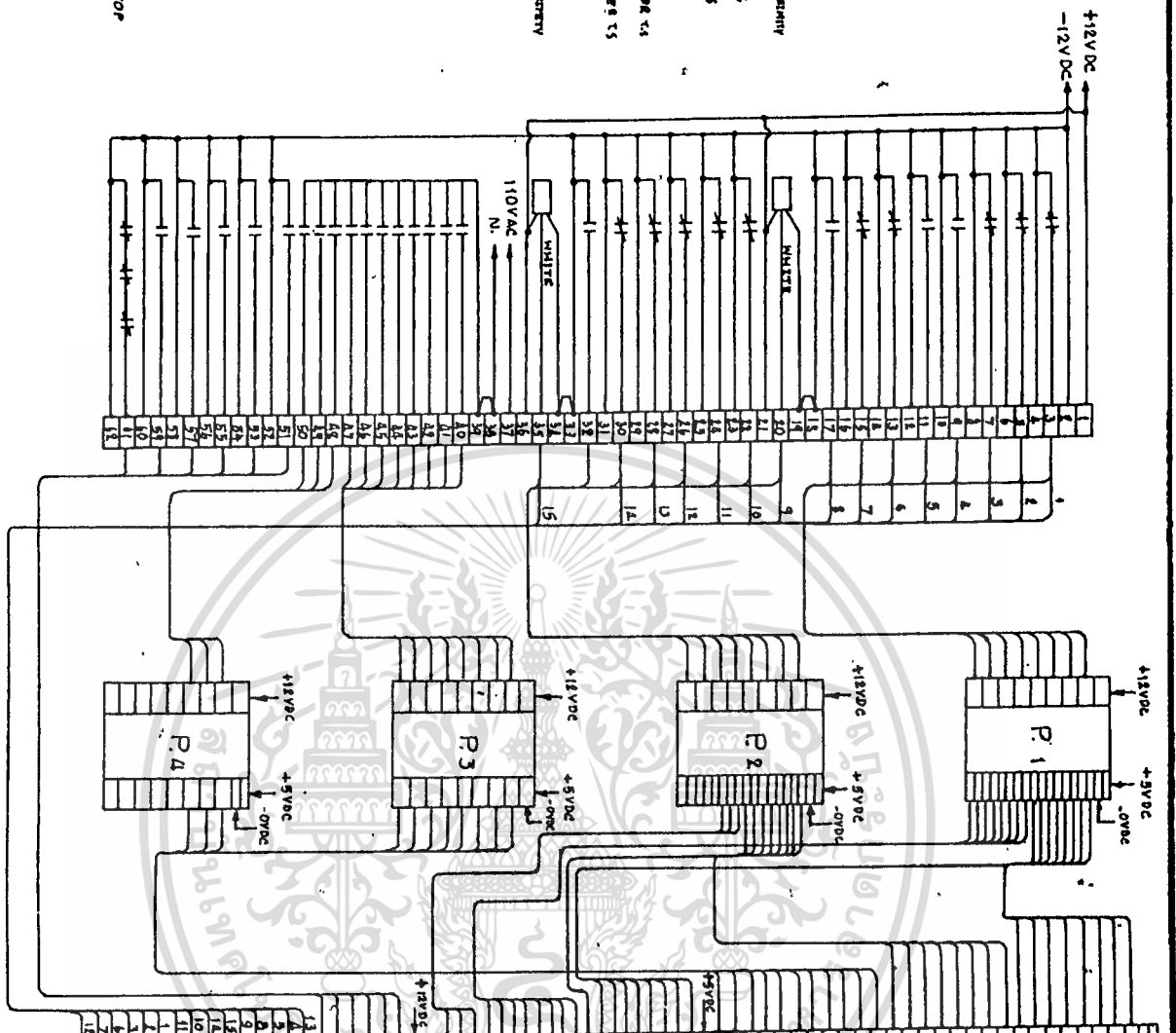
14. DISPLAY R->L DISPLAY แบบนี้เป็นกาาร DISPLAY ข้อความจากขวาไปซ้ายให้เห็นบนหน้า
ซึ่งตรงกันข้ามกับ DISPLAY L->R



การเรียกใช้โปรแกรมนี้

LD 'DL,(address start data)

call DPLRรูปแบบการ Display



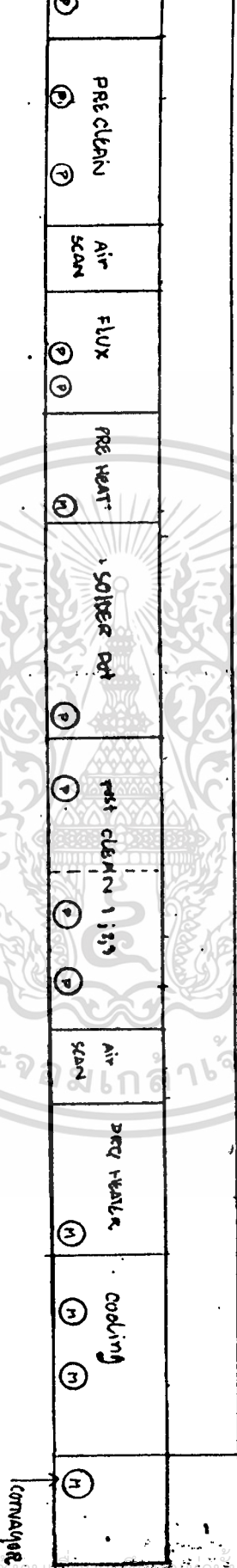
1	+5VDC	RELAY P1	COM	RELAY P1	COM
2	0VDC	RELAY P1	NO	RELAY P1	NO
3	RELAY P1	RELAY P1	NC	RELAY P1	NC
4	RELAY P2	RELAY P2	COM	RELAY P2	COM
5	RELAY P2	RELAY P2	NO	RELAY P2	NO
6	RELAY P2	RELAY P2	NC	RELAY P2	NC
7	RELAY P3	RELAY P3	COM	RELAY P3	COM
8	RELAY P3	RELAY P3	NO	RELAY P3	NO
9	RELAY P3	RELAY P3	NC	RELAY P3	NC
10	RELAY P4	RELAY P4	COM	RELAY P4	COM
11	RELAY P4	RELAY P4	NO	RELAY P4	NO
12	RELAY P4	RELAY P4	NC	RELAY P4	NC
13	RELAY P4	RELAY P4	COM	RELAY P4	COM
14	RELAY P4	RELAY P4	NO	RELAY P4	NO
15	RELAY P4	RELAY P4	NC	RELAY P4	NC
16	RELAY P4	RELAY P4	COM	RELAY P4	COM
17	RELAY P4	RELAY P4	NO	RELAY P4	NO
18	RELAY P4	RELAY P4	NC	RELAY P4	NC
19	RELAY P4	RELAY P4	COM	RELAY P4	COM
20	RELAY P4	RELAY P4	NO	RELAY P4	NO
21	RELAY P4	RELAY P4	NC	RELAY P4	NC
22	RELAY P4	RELAY P4	COM	RELAY P4	COM
23	RELAY P4	RELAY P4	NO	RELAY P4	NO
24	RELAY P4	RELAY P4	NC	RELAY P4	NC
25	RELAY P4	RELAY P4	COM	RELAY P4	COM
26	RELAY P4	RELAY P4	NO	RELAY P4	NO
27	RELAY P4	RELAY P4	NC	RELAY P4	NC
28	RELAY P4	RELAY P4	COM	RELAY P4	COM
29	RELAY P4	RELAY P4	NO	RELAY P4	NO
30	RELAY P4	RELAY P4	NC	RELAY P4	NC
31	RELAY P4	RELAY P4	COM	RELAY P4	COM
32	RELAY P4	RELAY P4	NO	RELAY P4	NO
33	RELAY P4	RELAY P4	NC	RELAY P4	NC
34	RELAY P4	RELAY P4	COM	RELAY P4	COM
35	RELAY P4	RELAY P4	NO	RELAY P4	NO
36	RELAY P4	RELAY P4	NC	RELAY P4	NC
37	RELAY P4	RELAY P4	COM	RELAY P4	COM
38	RELAY P4	RELAY P4	NO	RELAY P4	NO
39	RELAY P4	RELAY P4	NC	RELAY P4	NC
40	RELAY P4	RELAY P4	COM	RELAY P4	COM
41	RELAY P4	RELAY P4	NO	RELAY P4	NO
42	RELAY P4	RELAY P4	NC	RELAY P4	NC
43	RELAY P4	RELAY P4	COM	RELAY P4	COM
44	RELAY P4	RELAY P4	NO	RELAY P4	NO
45	RELAY P4	RELAY P4	NC	RELAY P4	NC
46	RELAY P4	RELAY P4	COM	RELAY P4	COM
47	RELAY P4	RELAY P4	NO	RELAY P4	NO
48	RELAY P4	RELAY P4	NC	RELAY P4	NC
49	RELAY P4	RELAY P4	COM	RELAY P4	COM
50	RELAY P4	RELAY P4	NO	RELAY P4	NO
51	RELAY P4	RELAY P4	NC	RELAY P4	NC
52	RELAY P4	RELAY P4	COM	RELAY P4	COM
53	RELAY P4	RELAY P4	NO	RELAY P4	NO
54	RELAY P4	RELAY P4	NC	RELAY P4	NC
55	RELAY P4	RELAY P4	COM	RELAY P4	COM
56	RELAY P4	RELAY P4	NO	RELAY P4	NO
57	RELAY P4	RELAY P4	NC	RELAY P4	NC
58	RELAY P4	RELAY P4	COM	RELAY P4	COM
59	RELAY P4	RELAY P4	NO	RELAY P4	NO
60	RELAY P4	RELAY P4	NC	RELAY P4	NC
61	RELAY P4	RELAY P4	COM	RELAY P4	COM
62	RELAY P4	RELAY P4	NO	RELAY P4	NO
63	RELAY P4	RELAY P4	NC	RELAY P4	NC
64	RELAY P4	RELAY P4	COM	RELAY P4	COM
65	RELAY P4	RELAY P4	NO	RELAY P4	NO
66	RELAY P4	RELAY P4	NC	RELAY P4	NC
67	RELAY P4	RELAY P4	COM	RELAY P4	COM
68	RELAY P4	RELAY P4	NO	RELAY P4	NO
69	RELAY P4	RELAY P4	NC	RELAY P4	NC
70	RELAY P4	RELAY P4	COM	RELAY P4	COM
71	RELAY P4	RELAY P4	NO	RELAY P4	NO
72	RELAY P4	RELAY P4	NC	RELAY P4	NC
73	RELAY P4	RELAY P4	COM	RELAY P4	COM
74	RELAY P4	RELAY P4	NO	RELAY P4	NO
75	RELAY P4	RELAY P4	NC	RELAY P4	NC
76	RELAY P4	RELAY P4	COM	RELAY P4	COM
77	RELAY P4	RELAY P4	NO	RELAY P4	NO
78	RELAY P4	RELAY P4	NC	RELAY P4	NC
79	RELAY P4	RELAY P4	COM	RELAY P4	COM
80	RELAY P4	RELAY P4	NO	RELAY P4	NO
81	RELAY P4	RELAY P4	NC	RELAY P4	NC
82	RELAY P4	RELAY P4	COM	RELAY P4	COM
83	RELAY P4	RELAY P4	NO	RELAY P4	NO
84	RELAY P4	RELAY P4	NC	RELAY P4	NC
85	RELAY P4	RELAY P4	COM	RELAY P4	COM
86	RELAY P4	RELAY P4	NO	RELAY P4	NO
87	RELAY P4	RELAY P4	NC	RELAY P4	NC
88	RELAY P4	RELAY P4	COM	RELAY P4	COM
89	RELAY P4	RELAY P4	NO	RELAY P4	NO
90	RELAY P4	RELAY P4	NC	RELAY P4	NC
91	RELAY P4	RELAY P4	COM	RELAY P4	COM
92	RELAY P4	RELAY P4	NO	RELAY P4	NO
93	RELAY P4	RELAY P4	NC	RELAY P4	NC
94	RELAY P4	RELAY P4	COM	RELAY P4	COM
95	RELAY P4	RELAY P4	NO	RELAY P4	NO
96	RELAY P4	RELAY P4	NC	RELAY P4	NC
97	RELAY P4	RELAY P4	COM	RELAY P4	COM
98	RELAY P4	RELAY P4	NO	RELAY P4	NO
99	RELAY P4	RELAY P4	NC	RELAY P4	NC
100	RELAY P4	RELAY P4	COM	RELAY P4	COM

Signetics

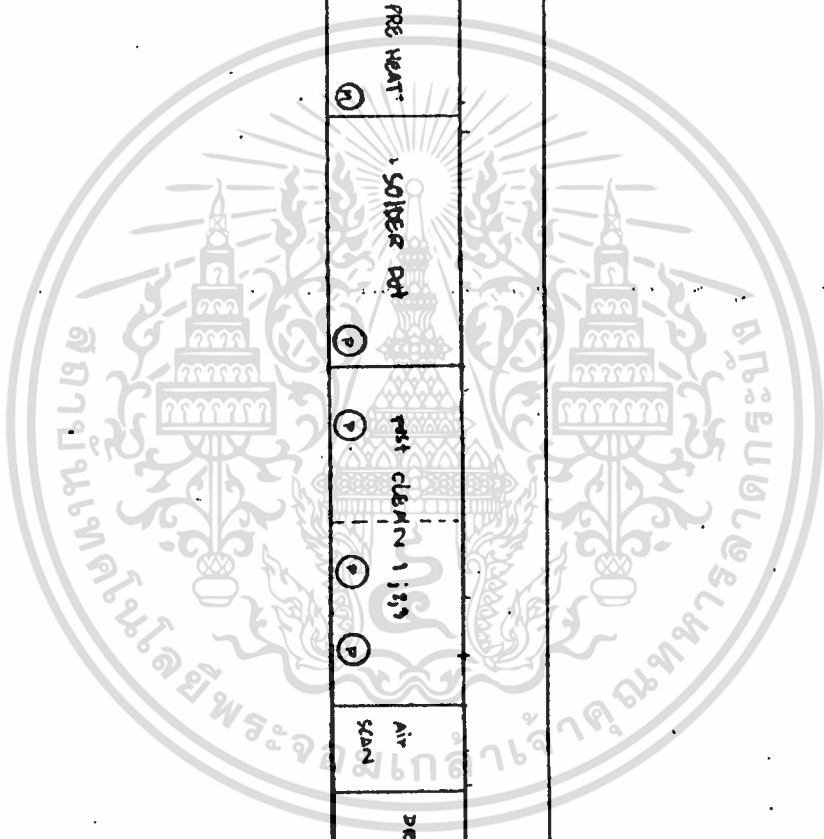
SCHEMATIC DRAWING NO. 100
 300 COLLEGE AVENUE, BOSTON, MASS. 02114
 TEL. 617-552-1111

DATE: 11/11/78
 DRAWN BY: [Signature]
 CHECKED BY: [Signature]
 APPROVED BY: [Signature]

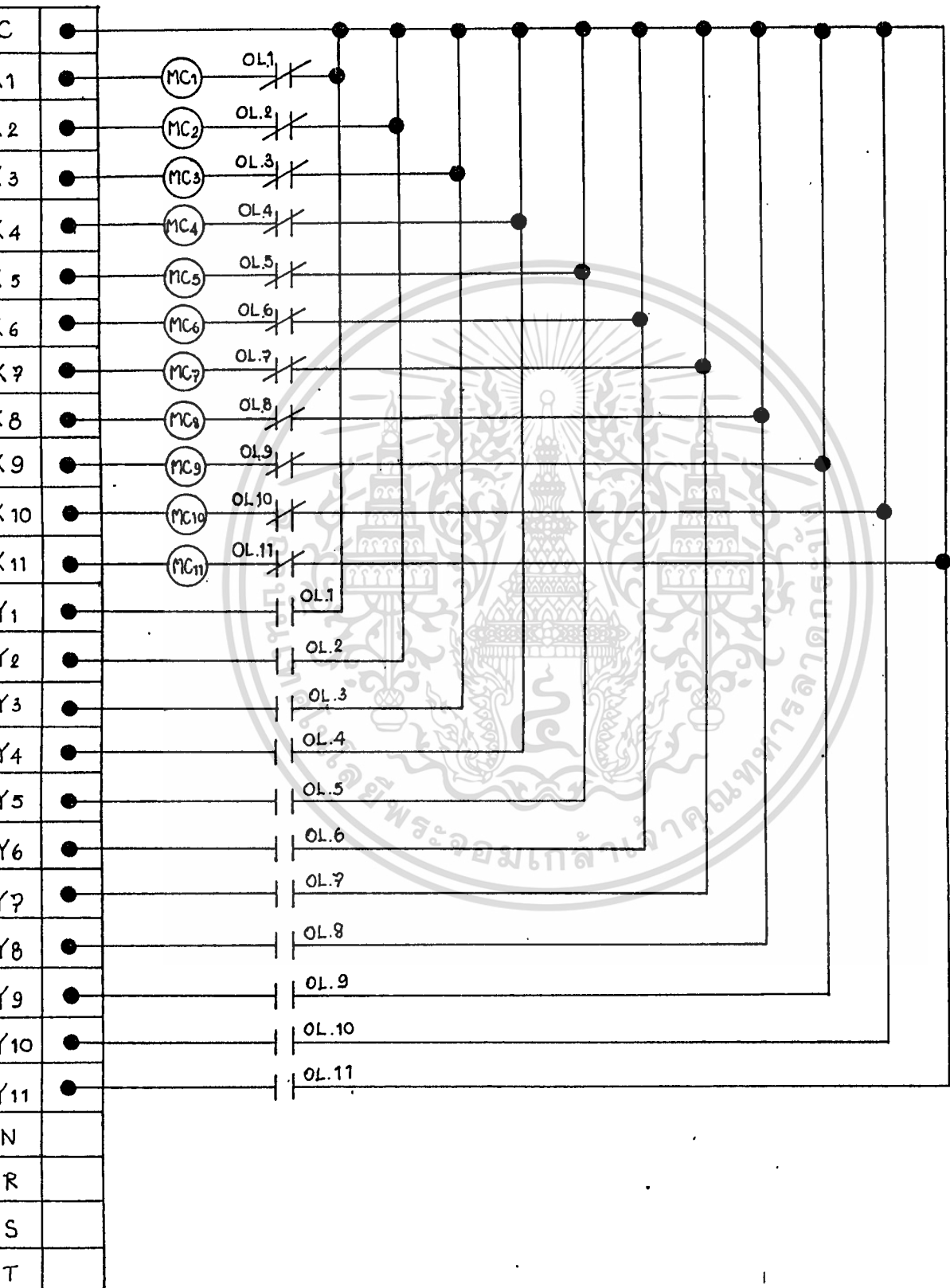
THAI CANPO I



P = PUMP
M = MOTOR

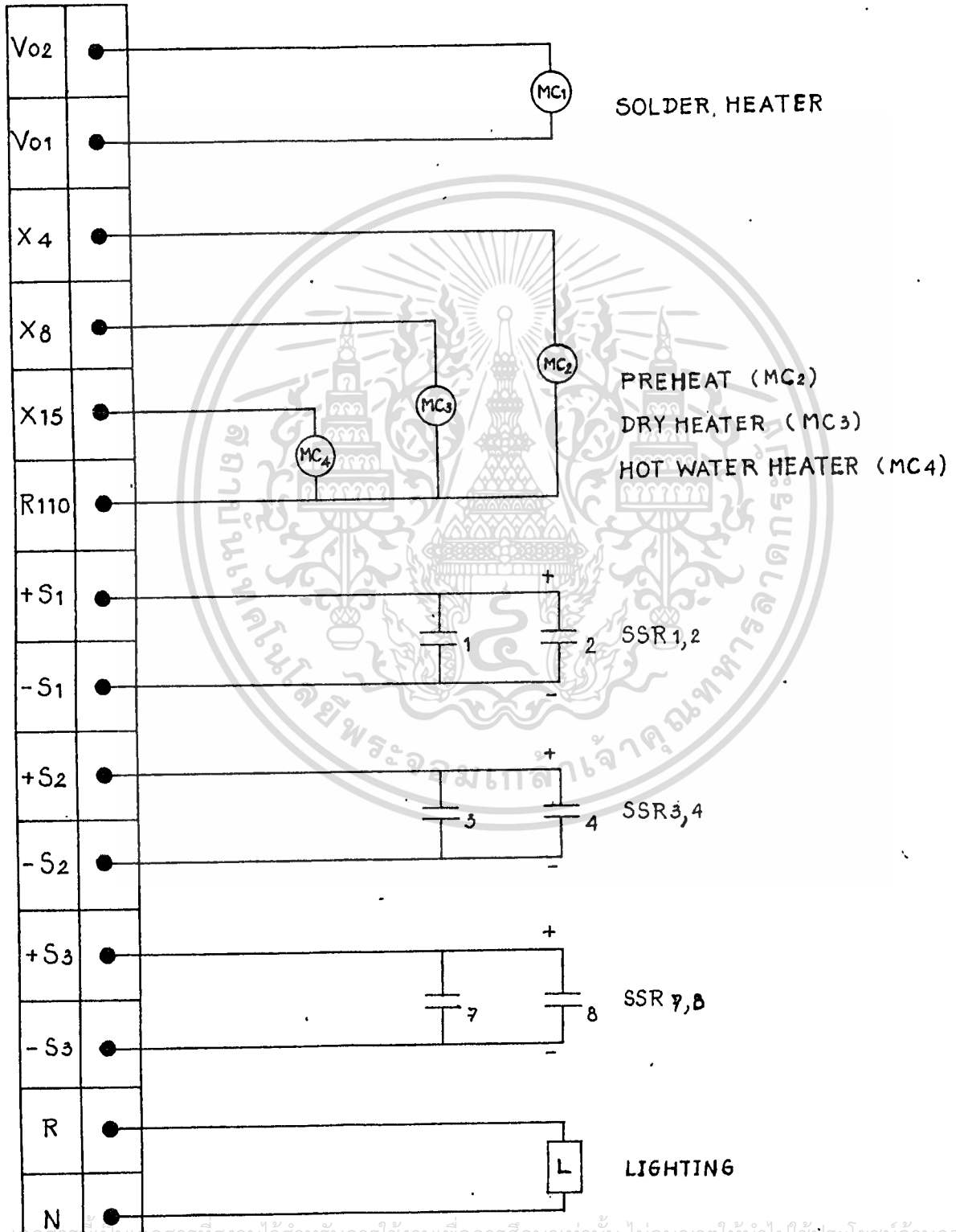


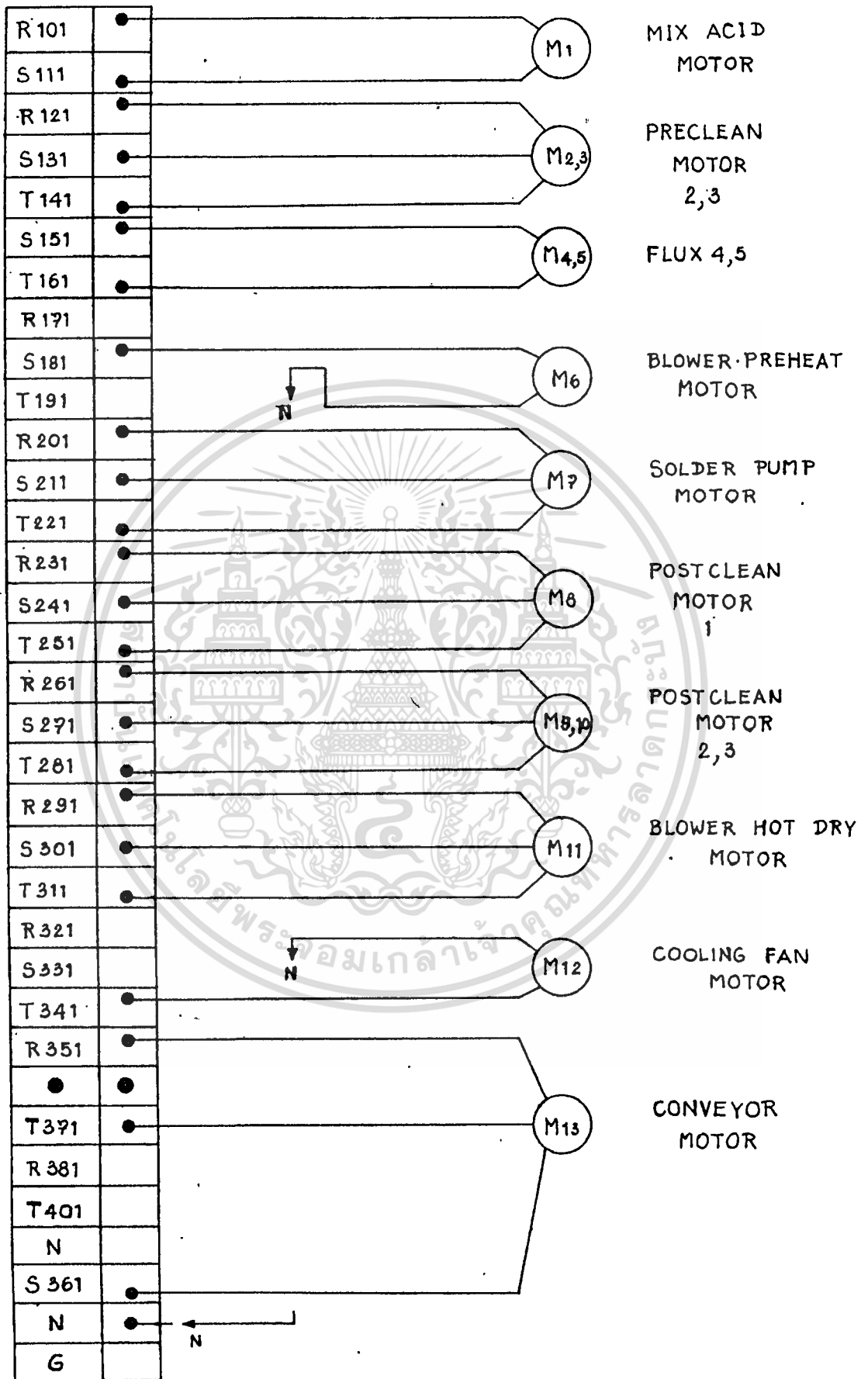
[SMALL BOX] 208 V. 3Ø 4W.



IN PUT TERMINAL OF POWER CIRCUIT

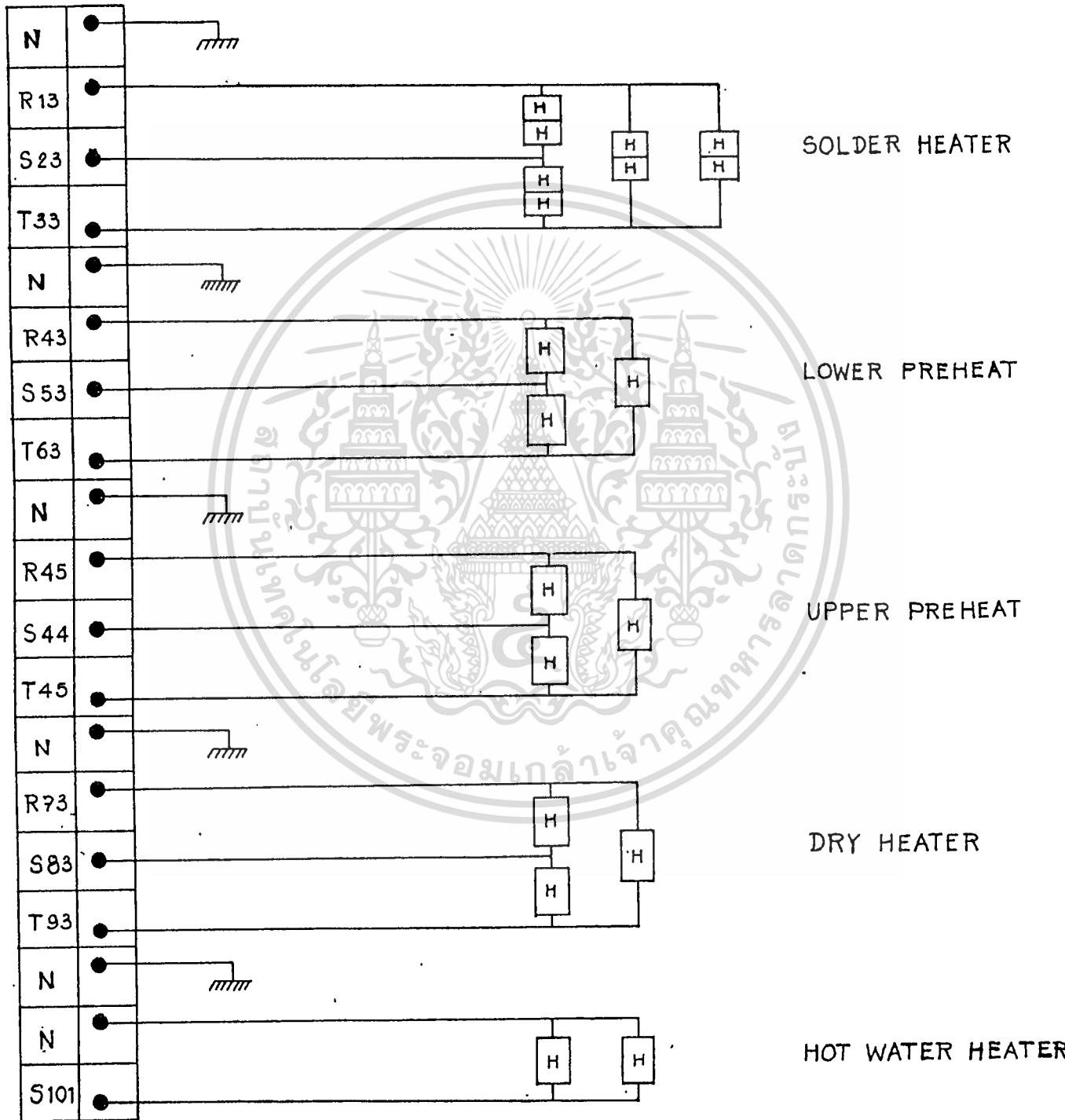
[BIG BOX] 380 V. 3 ϕ 4 W.



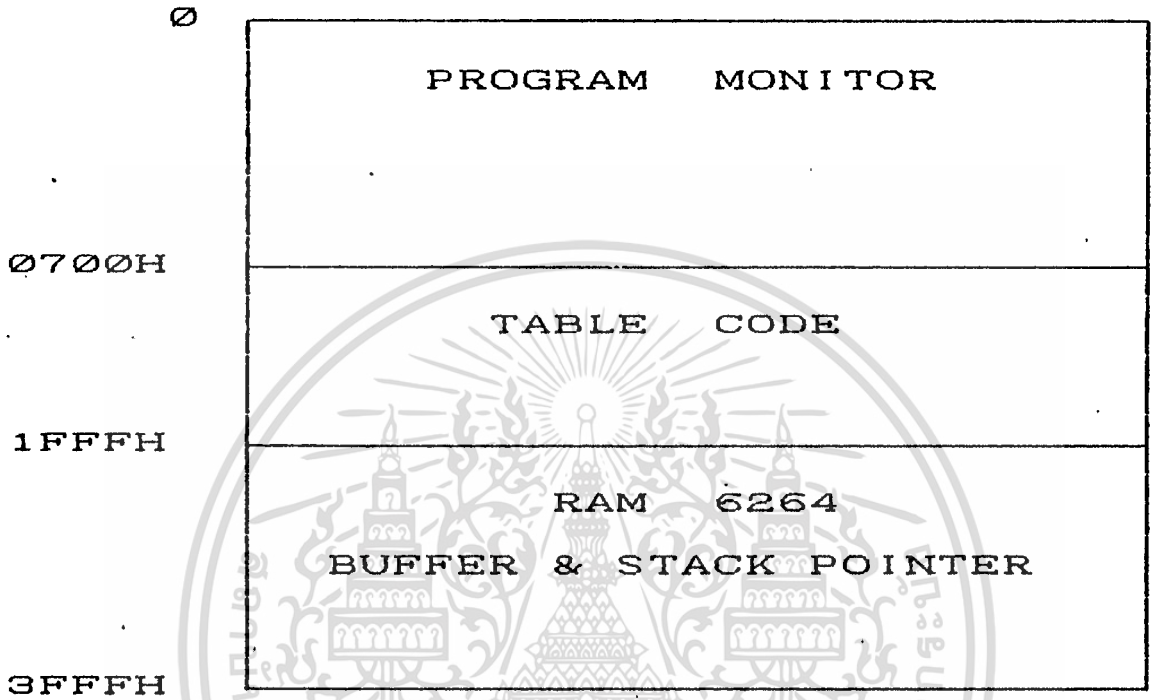


OUT PUT TERMINAL OF POWER CIRCUIT

[BIG BOX] 380V. 3 ϕ 4W.

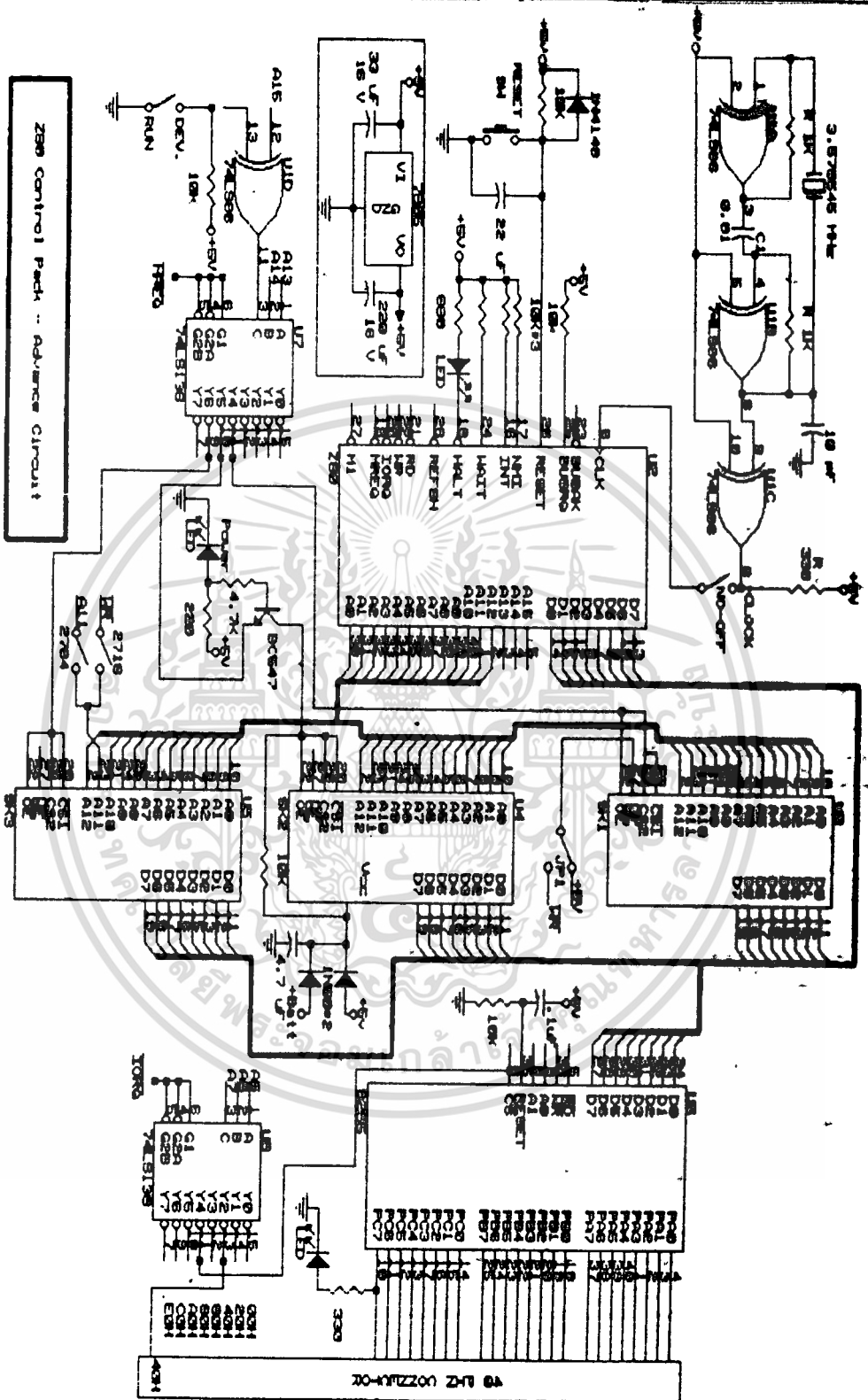


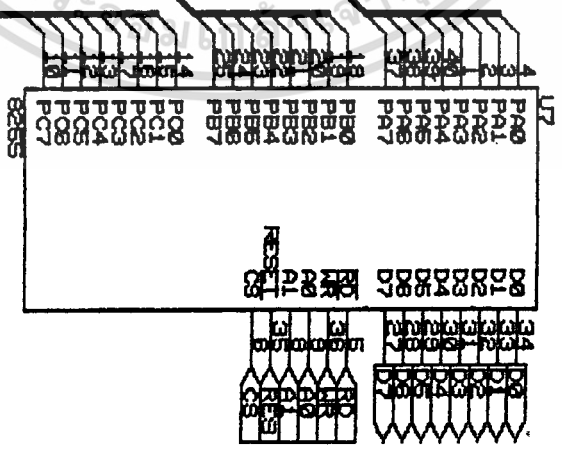
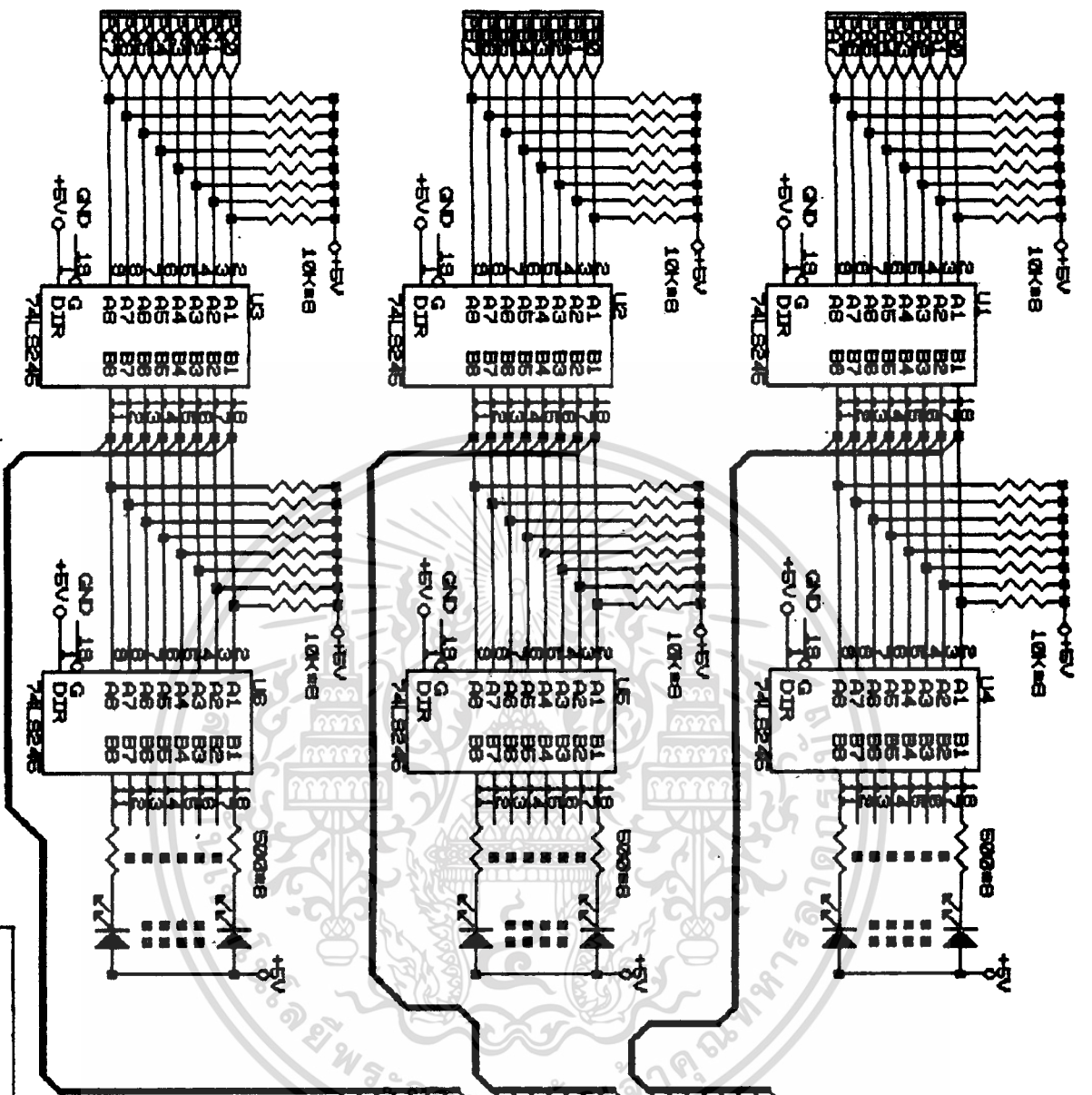
MEMMORY MAP



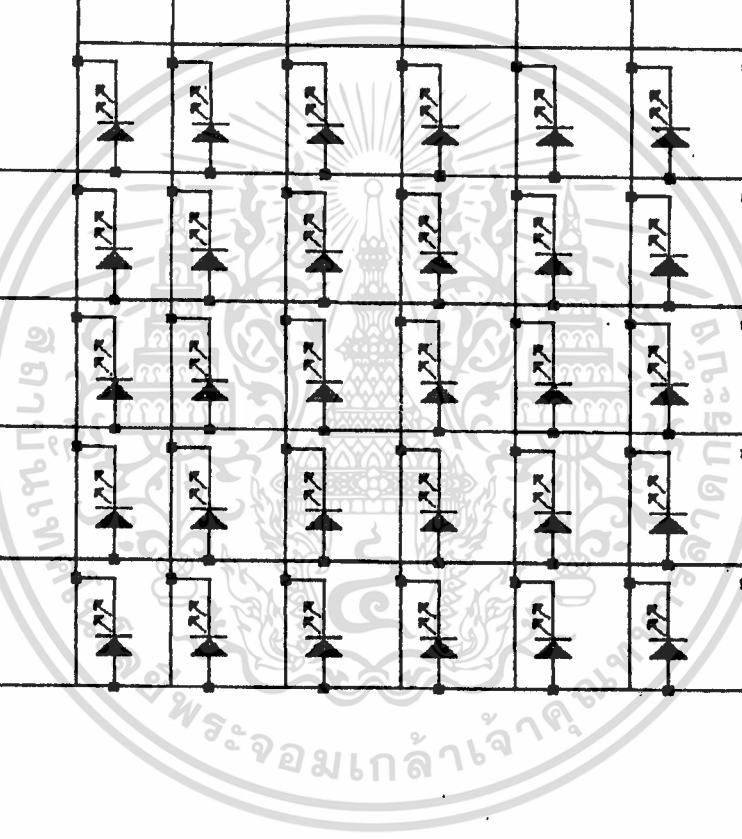
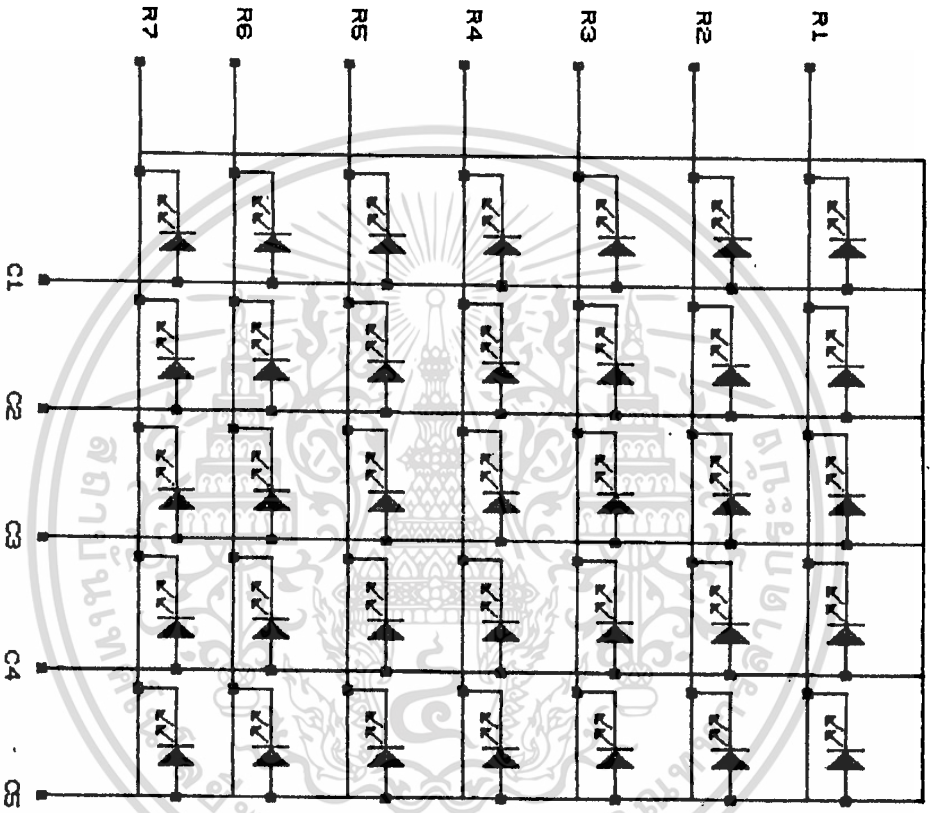
<u>INPUT NUMBER</u>		<u>DISPLAY</u>
1.	THERMOSTAT PUMP SOLDER 400	PUMP NO OPERATE
2.	THERMOSTAT HEATER SOLDER 401	HEATER SOLDER ABNORMAL
3.	TEMP PREHEAT 402	TEMP PREHEAT OUT OF LIMIT
4.	TEMP SOLDER 403	TEMP SOLDER OUT OF LIMIT
5.	TEMP DRYHEATER 404	TEMP DRYHEAT OUT OF LIMIT
6.	TEMP HOT WATER 405	TEMP HOT WATER OUT OF LIMIT
7.	MANUAL 406	MANUAL
8.	EMERGENCY STOP 407	EMERGENCY STOP
9.	FS1 MIX AUTOREFILL 410	MIX LOW LEVEL
10.	FS2 PRECLEAN 411	PRECLEAN LOW LEVEL
11.	FS4 FLUX2 AUTOREFILL 412	FLUX LOW LEVEL
12.	FS5 POSTCLEAN 1 SOFT 413	POSTCLEAN 1 SOFT LOW LEVEL
13.	FS6 POSTCLEAN 2 SOFT 414	POSTCLEAN 2 SORT LOW LEVEL
14.	FS7 POSTCLEAN 3 DI 415	POSTCLEAN 3 DI LOW LEVEL
15.	SWITCH AIR 416	NO PRESSURE AIR
16.	MANETIC TRIP 417	MAGNETIC TRIP

2301 MAIN CIRCUIT (CONTROL PACK Z-80)





BEBS INPUT BOARD
 Size Document Number: A
 Date: JULY 12, 1980
 of REV



L.E.D. DOT MATRIX 8*7

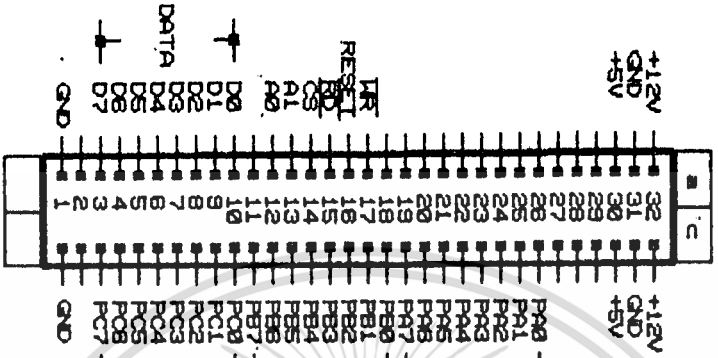
Size Document Number

A

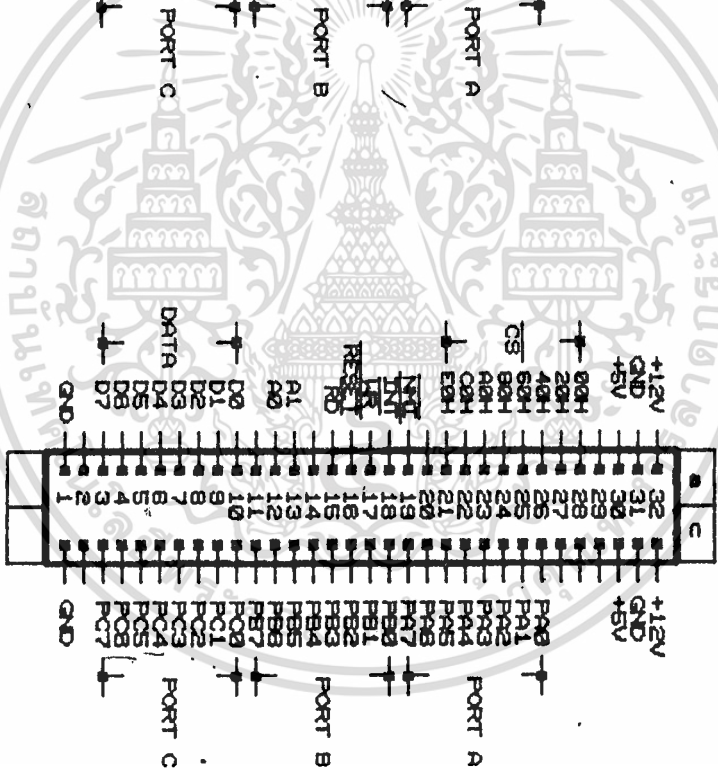
REV

Date: JULY 11, 1988 Sheet of

8255 BOARD



Z-88 BOARD



CONNECTOR I/O, CPU, BOARD

Slave Document Number

A

REV

Date: JULY 2, 1990 Sheet of

0039--	C5	0059	PUSH BC
003A--	D5	0059	PUSH DE
003B--	E5	0060	PUSH HL
003C--	DD E5	0061	PUSH IX
003E--	FD E5	0062	PUSH IY
0040--	CD CE 04	0063	CALL INPUT
0043--	FD E1	0064	POP IY
0045--	DD E1	0065	POP IX
0047--	E1	0066	POP HL
0048--	D1	0067	POP DE
0049--	C1	0068	POP BC
004A--	F1	0069	POP AF
004B--	FB	0070	EI
004C--	ED 4D	0071	RETI
004E--	06 FF	0072 MAIN	LD B,OFFH
0050--	C5	0073 KET1	PUSH BC
0051--	11 2A 07	0074	LD DE,TT
0054--	CD 33 01	0075	CALL FIXED
0057--	C1	0076	POP BC
0058--	10 F6	0077	DJNZ KET1
005A--	C3 4E 00	0078	JP MAIN
005D--	21 2A 07	0079	LD HL,TT
0060--	CD 74 01	0080	CALL SHD
0063--	21 2A 07	0081	LD HL,TT
0066--	CD 5B 01	0082	CALL SMT
0069--	21 2A 07	0083	LD HL,TT
006C--	CD BB 01	0084	CALL RTOP
006F--	21 2A 07	0085	LD HL,TT
0072--	CD A1 02	0086	CALL RDOH
0075--	DD 21 2A		
0078--	07	0087	LD IX,TT
0079--	06 90	0088	LD B,090H
007B--	CD AB 00	0089	CALL ROTE
007E--	21 2A 07	0090	LD HL,TT
0081--	CD 7D 03	0091	CALL ERLR
0084--	21 2A 07	0092	LD HL,TT
0087--	CD 9C 03	0093	CALL ERRL
008A--	21 2A 07	0094	LD HL,TT
008D--	CD C6 03	0095	CALL MDLR
0090--	21 2A 07	0096	LD HL,TT
0093--	CD FE 03	0097	CALL LRMD
0096--	21 2A 07	0098	LD HL,TT
0099--	CD 36 04	0099	CALL MDER
009C--	21 2A 07	0100	LD HL,TT
009F--	CD 5C 04	0101	CALL ERMD
00A2--	21 2A 07	0102	LD HL,TT
00A5--	CD 82 04	0103	CALL DFRL
00AB--	C3 4E 00	0104	JP MAIN
		0105 *	
		0106 *-----*	
		0107 * * * * *	
		0108 * ROTATE CHARACTER * * * *	
		0109 * * * * *	
		0110 *-----*	
		0111 * * * * *	
00AB--	C5	0112 ROTE	PUSH BC

00AE--	FD E1	0114	POP IY	
00B0--	06 04	0115	LD B,04H	; SPEED
00B2--	C5	0116	PUSH BC	
00B3--	FD E5	0117	PUSH IY	
		0118	*	
00B5--	D1	0119	STR POP DE	
00B6--	06 05	0120	LD B,05H	
00B8--	D5	0121	W2 PUSH DE	
00B9--	E1	0122	POP HL	
00BA--	0E 0C	0123	LD C,0CH	
00BC--	7E	0124	XX LD A,(HL)	
00BD--	D3 20	0125	OUT (20H),A	
00BF--	79	0126	LD A,C	
00C0--	D3 22	0127	SC OUT (22H),A	
00C2--	23	0128	INC HL	
00C3--	23	0129	INC HL	
00C4--	23	0130	INC HL	
00C5--	23	0131	INC HL	
00C6--	23	0132	INC HL	
00C7--	3E 00	0133	LD A,00H	
00C9--	D3 22	0134	OUT (22H),A	
00CB--	0D	0135	DEC C	
00CC--	79	0136	LD A,C	
00CD--	20 ED	0137	JR NZ,XX	
00CF--	13	0138	INC DE	
00D0--	78	0139	LD A,B	
00D1--	D3 21	0140	OUT (21H),A	
00D3--	3E FF	0141	LD A,OFFH	
00D5--	CD E5 00	0142	CALL DELAY	
00D8--	D3 21	0143	OUT (21H),A	
00DA--	10 DC	0144	DJNZ W2	
00DC--	C1	0145	POP BC	
00DD--	10 D3	0146	DJNZ COM	
00DF--	DD 23	0147	INC IX	
00E1--	C1	0148	POP BC	
00E2--	10 C7	0149	DJNZ ROTE	
00E4--	C9	0150	RET	
		0151	*	
		0152	*-----*	
		0153	*	*
		0154	* DELAY FUNCTION	*
		0155	*	*
		0156	*-----*	
		0157	*	
00E5--	D9	0158	DELAY EXX	
00E6--	08	0159	EX AF,AF'	
00E7--	21 FF FF	0160	LD HL,OFFFH	
00EA--	2B	0161	DEL1 DEC HL	
00EB--	7C	0162	LD A,H	
00EC--	B5	0163	ADD A,L	
00ED--	20 FB	0164	JR NZ,DEL1	
00EF--	D9	0165	EXX	
00F0--	08	0166	EX AF,AF'	
00F1--	D9	0167	RET	
		0168	*	
		0169	*-----*	

		0171	*	FLASH (BLINK)	*
		0172	*		*
		0173	*	-----	*
		0174	*		
00F2--	F5	0175	STR2	PUSH AF	
00F3--	C5	0176		PUSH BC	
00F4--	D5	0177		PUSH DE	
00F5--	E5	0178		PUSH HL	
00F6--	DD E5	0179		PUSH IX	
00F8--	FD E5	0180		PUSH IY	
00FA--	01 00 FF	0181		LD BC,OFF00H	
00FD--	C5	0182	LOF	PUSH BC	
00FE--	11 00 30	0183	STR1	LD DE,DARK	
0101--	06 05	0184		LD B,05H	
0103--	D5	0185	W21	PUSH DE	
0104--	E1	0186		POP HL	
0105--	0E 0C	0187		LD C,0CH	
0107--	7E	0188	XX1	LD A,(HL)	
0108--	D3 20	0189		OUT (20H),A	
010A--	79	0190		LD A,C	
010B--	D3 22	0191	SC1	OUT (22H),A	
010D--	23	0192		INC HL	
010E--	23	0193		INC HL	
010F--	23	0194		INC HL	
0110--	23	0195		INC HL	
0111--	23	0196		INC HL	
0112--	3E 00	0197		LD A,00H	
0114--	D3 22	0198		OUT (22H),A	
0116--	0D	0199		DEC C	
0117--	79	0200		LD A,C	
0118--	20 ED	0201		JR NZ,XX1	
011A--	13	0202		INC DE	
011B--	7B	0203		LD A,B	
011C--	D3 21	0204		OUT (21H),A	
011E--	3E FF	0205		LD A,OFFH	
0120--	CD E5 00	0206		CALL DELAY	
0123--	D3 21	0207		OUT (21H),A	
0125--	10 DC	0208		DJNZ W21	
0127--	C1	0209		POP BC	
0128--	10 D3	0210		DJNZ LOF	
012A--	FD E1	0211		POP IY	
012C--	DD E1	0212		POP IX	
012E--	E1	0213		POP HL	
012F--	D1	0214		POP DE	
0130--	C1	0215		POP BC	
0131--	F1	0216		POP AF	
0132--	C9	0217		RET	
		0218	*		
		0219	*	-----	*
		0220	*		*
		0221	*	FIXED CHARACTER	*
		0222	*		*
		0223	*	-----	*
		0224	*		
0133--	AF	0225	FIXED	XOR A	
0134--	06 05	0226		LD B,05H	

0137-	E1		0228	POP	HL
0138-	0E	0C	0229	LD	C, OCH
013A-	7E		0230	LD	A, (HL)
013B-	D3	20	0231	OUT	(20H), A
013D-	79		0232	LD	A, C
013E-	D3	22	0233	OUT	(22H), A
0140-	23		0234	INC	HL
0141-	23		0235	INC	HL
0142-	23		0236	INC	HL
0143-	23		0237	INC	HL
0144-	23		0238	INC	HL
0145-	3E	00	0239	LD	A, 00H
0147-	D3	22	0240	OUT	(22H), A
0149-	0D		0241	DEC	C
014A-	79		0242	LD	A, C
014B-	20	ED	0243	JR	NZ, XXX
014D-	13		0244	INC	DE
014E-	78		0245	LD	A, B
014F-	D3	21	0246	OUT	(21H), A
0151-	3E	FF	0247	LD	A, OFFH
0153-	CD	E5 00	0248	CALL	DELAY
0156-	D3	21	0249	OUT	(21H), A
0158-	10	DC	0250	DJNZ	W2W
015A-	C9		0251	RET	
			0252	*	
			0253	*-----*	
			0254	*	
			0255	* SHIFT TOP	*
			0256	*	*
			0257	*-----*	*
015B-	CD	9E 01	0258	SHT	CALL LDBK
015E-	06	08	0259	LD	B, 08H
0160-	C5		0260	TP2	PUSH BC
0161-	06	0F	0261	LD	B, 0FH
0163-	C5		0262	TP1	PUSH BC
0164-	11	00 20	0263	LD	DE, DEST
0167-	CD	33 01	0264	CALL	FIXED
016A-	C1		0265	POP	BC
016B-	10	F6	0266	DJNZ	TP1
016D-	CD	A7 01	0267	CALL	SHIR
0170-	C1		0268	POP	BC
0171-	10	ED	0269	DJNZ	TP2
0173-	C9		0270	RET	
			0271	*	
			0272	*-----*	*
			0273	*	*
			0274	* SHIFT DOWN	*
			0275	*	*
			0276	*-----*	*
			0277	*	
0174-	CD	9E 01	0278	SHD	CALL LDBK
0177-	06	08	0279	LD	B, 08H
0179-	C5		0280	TC2	PUSH BC
017A-	06	0F	0281	LD	B, 0FH
017C-	C5		0282	TC1	PUSH BC
017D-	11	00 20	0283	LD	DE, DEST

0183--	C1		0285	POP	BC	
0184--	10	F6	0286	DJNZ	TC1	
0186--	CD	BD 01	0287	CALL	SHIL	
0189--	C1		0288	POP	BC	
018A--	10	ED	0289	DJNZ	TC2	
018C--	C9		0290	RET		
			0291	*		
			0292	*		
			0293	*-----*		
			0294	* SHIFT LEFT DATA	*	
			0295	*-----*		
			0296	*		
018D--	11	00 20	0297	SHIL	LD DE, DEST	
0190--	21	00 20	0298		LD HL, DEST	
0193--	06	FF	0299		LD B, OFFH	; RANGE
0195--	1A		0300	SH1	LD A, (DE)	
0196--	CB	27	0301		SLA A	
0198--	77		0302		LD (HL), A	
0199--	23		0303		INC HL	
019A--	13		0304		INC DE	
019E--	10	FB	0305	DJNZ	SH1	
019D--	C9		0306		RET	
			0307	*		
			0308	*-----*		
			0309	* LOAD BLOCK	*	
			0310	*-----*		
			0311	*		
019E--	01	FF 00	0312	LDBK	LD BC, OFFH	
01A1--	11	00 20	0313	LIST	LD DE, DEST	
01A4--	ED	EO	0314		LDIR	
01A6--	C9		0315		RET	
			0316	*		
			0317	*-----*		
			0318	*		*
			0319	* SHIFT RIGHT DATA	*	
			0320	*		*
			0321	*-----*		
			0322	*		
01A7--	11	00 20	0323	SHIR	LD DE, DEST	
01AA--	21	00 20	0324		LD HL, DEST	
01AD--	06	FF	0325		LD B, OFFH	
01AF--	1A		0326	SHR	LD A, (DE)	
01B0--	CB	2F	0327		SRA A	
01B2--	77		0328		LD (HL), A	
01B3--	23		0329		INC HL	
01B4--	13		0330		INC DE	
01B5--	10	FB	0331	DJNZ	SHR	
01B7--	C9		0332		RET	
			0333	*		
			0334	*-----*		
			0335	* TOP	*	
			0336	*-----*		
01B8--	CD	9E 01	0337	RTOP	CALL LDBK	
01BB--	21	00 20	0338		LD HL, DEST	
01BE--	11	00 21	0339		LD DE, SRCE	
01C1--	06	64	0340		LD B, 64H	

01C4-	17		0342	RLA	
01C5-	E6	01	0343	AND	01H
01C7-	12		0344	LD	(DE),A
01C8-	23		0345	INC	HL
01C9-	13		0346	INC	DE
01CA-	10	F7	0347	DJNZ	ROT1
01CC-	CD	94 02	0348	CALL	DPLY
01CF-	21	00 20	0349	LD	HL,DEST
01D2-	11	00 21	0350	LD	DE,SRCE
01D5-	06	64	0351	LD	B,64H
01D7-	7E		0352 ROT2	LD	A,(HL)
01D8-	17		0353	RLA	
01D9-	17		0354	RLA	
01DA-	E6	03	0355	AND	03H
01DC-	12		0356	LD	(DE),A
01DD-	23		0357	INC	HL
01DE-	13		0358	INC	DE
01DF-	10	F6	0359	DJNZ	ROT2
01E1-	CD	94 02	0360	CALL	DPLY
01E4-	21	00 20	0361	LD	HL,DEST
01E7-	11	00 21	0362	LD	DE,SRCE
01EA-	06	64	0363	LD	B,64H
01EC-	7E		0364 ROT3	LD	A,(HL)
01ED-	17		0365	RLA	
01EE-	17		0366	RLA	
01EF-	17		0367	RLA	
01F0-	E6	07	0368	AND	07H
01F2-	12		0369	LD	(DE),A
01F3-	23		0370	INC	HL
01F4-	13		0371	INC	DE
01F5-	10	F5	0372	DJNZ	ROT3
01F7-	CD	94 02	0373	CALL	DPLY
01FA-	21	00 20	0374	LD	HL,DEST
01FD-	11	00 21	0375	LD	DE,SRCE
0200-	06	64	0376	LD	B,64H
0202-	7E		0377 ROT4	LD	A,(HL)
0203-	17		0378	RLA	
0204-	17		0379	RLA	
0205-	17		0380	RLA	
0206-	17		0381	RLA	
0207-	E6	0F	0382	AND	0FH
0209-	12		0383	LD	(DE),A
020A-	23		0384	INC	HL
020B-	13		0385	INC	DE
020C-	10	F4	0386	DJNZ	ROT4
020E-	CD	94 02	0387	CALL	DPLY
0211-	21	00 20	0388	LD	HL,DEST
0214-	11	00 21	0389	LD	DE,SRCE
0217-	06	64	0390	LD	B,64H
0219-	7E		0391 ROT5	LD	A,(HL)
021A-	17		0392	RLA	
021B-	17		0393	RLA	
021C-	17		0394	RLA	
021D-	17		0395	RLA	
021E-	17		0396	RLA	
021F-	E6	1F	0397	AND	01FH

0222--	23		0399	INC	HL
0223--	13		0400	INC	DE
0224--	10	F3	0401	DJNZ	ROT5
0226--	CD	94 02	0402	CALL	DPLY
0229--	21	00 20	0403	LD	HL, DEST
022C--	11	00 21	0404	LD	DE, SRCE
022F--	06	64	0405	LD	B, 64H
0231--	7E		0406 ROT6	LD	A, (HL)
0232--	17		0407	RLA	
0233--	17		0408	RLA	
0234--	17		0409	RLA	
0235--	17		0410	RLA	
0236--	17		0411	RLA	
0237--	17		0412	RLA	
0238--	E6	3F	0413	AND	03FH
023A--	12		0414	LD	(DE), A
023B--	23		0415	INC	HL
023C--	13		0416	INC	DE
023D--	10	F2	0417	DJNZ	ROT6
023F--	CD	94 02	0418	CALL	DPLY
0242--	21	00 20	0419	LD	HL, DEST
0245--	11	00 21	0420	LD	DE, SRCE
0248--	06	64	0421	LD	B, 64H
024A--	7E		0422 ROT7	LD	A, (HL)
024B--	17		0423	RLA	
024C--	17		0424	RLA	
024D--	17		0425	RLA	
024E--	17		0426	RLA	
024F--	17		0427	RLA	
0250--	17		0428	RLA	
0251--	17		0429	RLA	
0252--	E6	7F	0430	AND	07FH
0254--	12		0431	LD	(DE), A
0255--	23		0432	INC	HL
0256--	13		0433	INC	DE
0257--	10	F1	0434	DJNZ	ROT7
0259--	CD	94 02	0435	CALL	DPLY
025C--	21	00 20	0436	LD	HL, DEST
025F--	11	00 21	0437	LD	DE, SRCE
0262--	06	64	0438	LD	B, 64H
0264--	7E		0439 ROT8	LD	A, (HL)
0265--	17		0440	RLA	
0266--	17		0441	RLA	
0267--	17		0442	RLA	
0268--	17		0443	RLA	
0269--	17		0444	RLA	
026A--	17		0445	RLA	
026B--	17		0446	RLA	
026C--	17		0447	RLA	
026D--	E6	FF	0448	AND	OFFH
026F--	12		0449	LD	(DE), A
0270--	23		0450	INC	HL
0271--	13		0451	INC	DE
0272--	10	F0	0452	DJNZ	ROT8
0274--	CD	94 02	0453	CALL	DPLY
0277--	21	00 20	0454	LD	HL, DEST

027D-	06 64	0456		LD	B, 64H
027F-	7E	0457	ROT9	LD	A, (HL)
0280-	17	0458		RLA	
0281-	17	0459		RLA	
0282-	17	0460		RLA	
0283-	17	0461		RLA	
0284-	17	0462		RLA	
0285-	17	0463		RLA	
0286-	17	0464		RLA	
0287-	17	0465		RLA	
0288-	17	0466		RLA	
0289-	E6 FF	0467		AND	OFFH
028B-	12	0468		LD	(DE), A
028C-	23	0469		INC	HL
028D-	13	0470	B	INC	DE
028E-	10 EF	0471		DJNZ	ROT9
0290-	CD 94 02	0472		CALL	DPLY
0293-	C9	0473		RET	
		0474	*	-----*	*
		0475	*	DISPLAY	*
		0476	*	-----*	*
0294-	06 0F	0477	DPLY	LD	B, 0FH
0296-	C5	0478	PLY	PUSH	BC
0297-	11 00 21	0479		LD	DE, SRCE
029A-	CD 33 01	0480		CALL	FIXED
029D-	C1	0481		POP	BC
029E-	10 F6	0482		DJNZ	PLY
02A0-	C9	0483		RET	
		0484	*	-----*	*
		0485	*	DOWN	*
		0486	*	-----*	*
02A1-	CD 9E 01	0487	RDOW	CALL	LDBK
02A4-	21 00 20	0488		LD	HL, DEST
02A7-	11 00 21	0489		LD	DE, SRCE
02AA-	06 64	0490		LD	B, 64H
02AC-	7E	0491	RDW1	LD	A, (HL)
02AD-	1F	0492		RRA	
02AE-	E6 80	0493		AND	80H
02B0-	12	0494		LD	(DE), A
02B1-	23	0495		INC	HL
02B2-	13	0496		INC	DE
02B3-	10 F7	0497		DJNZ	RDW1
02B5-	CD 94 02	0498		CALL	DPLY
02B8-	21 00 20	0499		LD	HL, DEST
02BB-	11 00 21	0500		LD	DE, SRCE
02BE-	06 64	0501		LD	B, 64H
02C0-	7E	0502	RDW2	LD	A, (HL)
02C1-	1F	0503		RRA	
02C2-	1F	0504		RRA	
02C3-	E6 C0	0505		AND	0C0H
02C5-	12	0506		LD	(DE), A
02C6-	23	0507		INC	HL
02C7-	13	0508		INC	DE
02C8-	10 F6	0509		DJNZ	RDW2
02CA-	CD 94 02	0510		CALL	DPLY
02CD-	21 00 20	0511		LD	HL, DEST

02D3-	06 64	0513	LD	B, 64H
02D5-	7E	0514	RDW3 LD	A, (HL)
02D6-	1F	0515	RRA	
02D7-	1F	0516	RRA	
02D8-	1F	0517	RRA	
02D9-	E6 E0	0518	AND	OEOH
02DB-	12	0519	LD	(DE), A
02DC-	23	0520	INC	HL
02DD-	13	0521	INC	DE
02DE-	10 F5	0522	DJNZ	RDW3
02E0-	CD 94 02	0523	CALL	DPLY
02E3-	21 00 20	0524	LD	HL, DEST
02E6-	11 00 21	0525	LD	DE, SRCE
02E9-	06 64	0526	LD	B, 64H
02EB-	7E	0527	RDW4 LD	A, (HL)
02EC-	1F	0528	RRA	
02ED-	1F	0529	RRA	
02EE-	1F	0530	RRA	
02EF-	1F	0531	RRA	
02F0-	E6 F0	0532	AND	OFOH
02F2-	12	0533	LD	(DE), A
02F3-	23	0534	INC	HL
02F4-	13	0535	INC	DE
02F5-	10 F4	0536	DJNZ	RDW4
02F7-	CD 94 02	0537	CALL	DPLY
02FA-	21 00 20	0538	LD	HL, DEST
02FD-	11 00 21	0539	LD	DE, SRCE
0300-	06 64	0540	LD	B, 64H
0302-	7E	0541	RDW5 LD	A, (HL)
0303-	1F	0542	RRA	
0304-	1F	0543	RRA	
0305-	1F	0544	RRA	
0306-	1F	0545	RRA	
0307-	1F	0546	RRA	
0308-	E6 FB	0547	AND	OFBH
030A-	12	0548	LD	(DE), A
030B-	23	0549	INC	HL
030C-	13	0550	INC	DE
030D-	10 F3	0551	DJNZ	RDW5
030F-	CD 94 02	0552	CALL	DPLY
0312-	21 00 20	0553	LD	HL, DEST
0315-	11 00 21	0554	LD	DE, SRCE
0318-	06 64	0555	LD	B, 64H
031A-	7E	0556	RDW6 LD	A, (HL)
031B-	1F	0557	RRA	
031C-	1F	0558	RRA	
031D-	1F	0559	RRA	
031E-	1F	0560	RRA	
031F-	1F	0561	RRA	
0320-	1F	0562	RRA	
0321-	E6 FC	0563	AND	OFCH
0323-	12	0564	LD	(DE), A
0324-	23	0565	INC	HL
0325-	13	0566	INC	DE
0326-	10 F2	0567	DJNZ	RDW6
0328-	CD 94 02	0568	CALL	DPLY

032E--	11 00 21	0570	LD	DE, SRCE
0331--	06 64	0571	LD	B, 64H
0333--	7E	0572	LD	A, (HL)
0334--	1F	0573	RRA	
0335--	1F	0574	RRA	
0336--	1F	0575	RRA	
0337--	1F	0576	RRA	
0338--	1F	0577	RRA	
0339--	1F	0578	RRA	
033A--	1F	0579	RRA	
033B--	E6 FE	0580	AND	OFFH
033D--	12	0581	LD	(DE), A
033E--	23	0582	INC	HL
033F--	13	0583	INC	DE
0340--	10 F1	0584	DJNZ	RDW7
0342--	CD 94 02	0585	CALL	DPLY
0345--	21 00 20	0586	LD	HL, DEST
0348--	11 00 21	0587	LD	DE, SRCE
034B--	06 64	0588	LD	B, 64H
034D--	7E	0589	LD	A, (HL)
034E--	1F	0590	RRA	
034F--	1F	0591	RRA	
0350--	1F	0592	RRA	
0351--	1F	0593	RRA	
0352--	1F	0594	RRA	
0353--	1F	0595	RRA	
0354--	1F	0596	RRA	
0355--	1F	0597	RRA	
0356--	E6 FF	0598	AND	OFFH
0358--	12	0599	LD	(DE), A
0359--	23	0600	INC	HL
035A--	13	0601	INC	DE
035B--	10 F0	0602	DJNZ	RDW8
035D--	CD 94 02	0603	CALL	DPLY
0360--	21 00 20	0604	LD	HL, DEST
0363--	11 00 21	0605	LD	DE, SRCE
0366--	06 64	0606	LD	B, 64H
0368--	7E	0607	LD	A, (HL)
0369--	1F	0608	RRA	
036A--	1F	0609	RRA	
036B--	1F	0610	RRA	
036C--	1F	0611	RRA	
036D--	1F	0612	RRA	
036E--	1F	0613	RRA	
036F--	1F	0614	RRA	
0370--	1F	0615	RRA	
0371--	1F	0616	RRA	
0372--	E6 FF	0617	AND	OFFH
0374--	12	0618	LD	(DE), A
0375--	23	0619	INC	HL
0376--	13	0620	INC	DE
0377--	10 EF	0621	DJNZ	RDW9
0379--	CD 94 02	0622	CALL	DPLY
037C--	C9	0623	RET	

0624 *-----*

0625 * ERASE LEFT*TO*RIGHT *

037D-	CD	9E	01	0628	ERLR	CALL	LDBK
0380-	11	00	20	0629		LD	DE, DEST
0383-	06	64		0630		LD	B, 64H
0385-	C5			0631	ERAS1	PUSH	BC
0386-	3E	00		0632		LD	A, 00H
0388-	12			0633		LD	(DE), A
0389-	D5			0634		PUSH	DE
038A-	06	02		0635		LD	B, 02H
038C-	C5			0636	ERAS2	PUSH	BC
038D-	11	00	20	0637		LD	DE, DEST
0390-	CD	33	01	0638		CALL	FIXED
0393-	C1			0639		POP	BC
0394-	10	F6		0640		DJNZ	ERAS2
0396-	D1			0641		POP	DE
0397-	13			0642		INC	DE
0398-	C1			0643		POP	BC
0399-	10	EA		0644		DJNZ	ERAS1
039B-	C9			0645		RET	
				0646	*		
				0647	*-----*		
				0648	* ERASE RIGHT TO LEFT *		
				0649	*-----*		
				0650	*		
039C-	CD	9E	01	0651	ERRL	CALL	LDBK
039F-	11	40	20	0652		LD	DE, BUF1
03A2-	06	64		0653		LD	B, 64H
03A4-	C5			0654	ERAS3	PUSH	BC
03A5-	3E	00		0655		LD	A, 00H
03A7-	12			0656		LD	(DE), A
03A8-	D5			0657		PUSH	DE
03A9-	06	02		0658		LD	B, 02H
03AB-	C5			0659	ERAS4	PUSH	BC
03AC-	11	00	20	0660		LD	DE, DEST
03AF-	CD	33	01	0661		CALL	FIXED
03B2-	C1			0662		POP	BC
03B3-	10	F6		0663		DJNZ	ERAS4
03B5-	D1			0664		POP	DE
03B6-	1B			0665		DEC	DE
03B7-	C1			0666		POP	BC
03B8-	10	EA		0667		DJNZ	ERAS3
03BA-	C9			0668		RET	
				0669	*		
				0670	*-----*		
				0671	* LOAD 00 TO SOURCE *		
				0672	*-----*		
				0673	*		
03BB-	06	40		0674	LDDS	LD	B, 40H
03BD-	21	00	21	0675		LD	HL, SRCE
03C0-	36	00		0676	LDDS1	LD	(HL), 00H
03C2-	23			0677		INC	HL
03C3-	10	FB		0678		DJNZ	LDDS1
03C5-	C9			0679		RET	
				0680	*-----*		
				0681	* MIDDLE TO LEFT LIGHT *		
				0682	*-----*		

03C9-	CD	BB	03	0684	CALL	LDDS
03CC-	11	1F	20	0685	LD	DE, HS2
03CF-	DD	21	1F			
03D2-	21			0686	LD	IX, HS1
03D3-	21	1E	20	0687	LD	HL, HD2
03D6-	FD	21	1E			
03D9-	21			0688	LD	IY, HD1
03DA-	06	1E		0689	LD	B, 01EH
03DC-	1A			0690	MDLR1 LD	A, (DE)
03DD-	DD	77	00	0691	LD	(IX+0), A
03E0-	7E			0692	LD	A, (HL)
03E1-	FD	77	00	0693	LD	(IY+0), A
03E4-	C5			0694	PUSH	BC
03E5-	DD	E5		0695	PUSH	IX
03E7-	FD	E5		0696	PUSH	IY
03E9-	D5			0697	PUSH	DE
03EA-	E5			0698	PUSH	HL
03EB-	CD	94	02	0699	CALL	DPLY
03EE-	E1			0700	POP	HL
03EF-	D1			0701	POP	DE
03F0-	FD	E1		0702	POP	IY
03F2-	DD	E1		0703	POP	IX
03F4-	C1			0704	POP	BC
03F5-	13			0705	INC	DE
03F6-	DD	23		0706	INC	IX
03F8-	2B			0707	DEC	HL
03F9-	FD	2B		0708	DEC	IY
03FB-	10	DF		0709	DJNZ	MDLR1
03FD-	C9			0710	RET	
				0711	*-----*	
				0712	* LEFT RIGHT TO MIDDLE *	
				0713	*-----*	
03FE-	CD	9E	01	0714	LRMD CALL	LDBK
0401-	CD	BB	03	0715	CALL	LDDS
0404-	11	3C	20	0716	LD	DE, HS4
0407-	DD	21	3C			
040A-	21			0717	LD	IX, HS3
040B-	21	00	20	0718	LD	HL, HD4
040E-	FD	21	00			
0411-	21			0719	LD	IY, HD3
0412-	06	1E		0720	LD	B, 01EH
0414-	1A			0721	LRMD1 LD	A, (DE)
0415-	DD	77	00	0722	LD	(IX+0), A
0418-	7E			0723	LD	A, (HL)
0419-	FD	77	00	0724	LD	(IY+0), A
041C-	C5			0725	PUSH	BC
041D-	DD	E5		0726	PUSH	IX
041F-	FD	E5		0727	PUSH	IY
0421-	D5			0728	PUSH	DE
0422-	E5			0729	PUSH	HL
0423-	CD	94	02	0730	CALL	DPLY
0426-	E1			0731	POP	HL
0427-	D1			0732	POP	DE
0428-	FD	E1		0733	POP	IY
042A-	DD	E1		0734	POP	IX
042C-	C1			0735	POP	BC

042E--	DD	2B	0737	DEC	IX
0430--	23		0738	INC	HL
0431--	FD	23	0739	INC	IY
0433--	10	DF	0740	DJNZ	LRMD1
0435--	C9		0741	RET	
			0742	*	
			0743	*-----*	
			0744	* MIDDLE TO RIGHT LEFT *	
			0745	*-----*	
0436--	CD	9E 01	0746	MDER	CALL LDBK
0439--	21	1F 20	0747	LD	HL,HS2
043C--	11	1E 20	0748	LD	DE,HD2
043F--	06	1E	0749	LD	B,01EH
0441--	3E	00	0750	MDER1	LD A,OOH
0443--	12		0751	LD	(DE),A
0444--	77		0752	LD	(HL),A
0445--	C5		0753	PUSH	BC
0446--	E5		0754	PUSH	HL
0447--	D5		0755	PUSH	DE
0448--	06	04	0756	LD	B,04H
044A--	C5		0757	MDER2	PUSH BC
044B--	11	00 20	0758	LD	DE,DEST
044E--	CD	33 01	0759	CALL	FIXED
0451--	C1		0760	POP	BC
0452--	10	F6	0761	DJNZ	MDER2
0454--	D1		0762	POP	DE
0455--	E1		0763	POP	HL
0456--	C1		0764	POP	BC
0457--	23		0765	INC	HL
0458--	1B		0766	DEC	DE
0459--	10	E6	0767	DJNZ	MDER1
045B--	C9		0768	RET	
			0769	*-----*	
			0770	* RIGHT LEFT TO MIDDLE *	
			0771	* ERASE *	
			0772	*-----*	
045C--	CD	9E 01	0773	ERMD	CALL LDBK
045F--	21	00 20	0774	LD	HL,HD4
0462--	11	3C 20	0775	LD	DE,HS4
0465--	06	1E	0776	LD	B,01EH
0467--	3E	00	0777	ERMD1	LD A,OOH
0469--	77		0778	LD	(HL),A
046A--	12		0779	LD	(DE),A
046B--	C5		0780	PUSH	BC
046C--	E5		0781	PUSH	HL
046D--	D5		0782	PUSH	DE
046E--	06	04	0783	LD	B,04H
0470--	C5		0784	ERMD2	PUSH BC
0471--	11	00 20	0785	LD	DE,DEST
0474--	CD	33 01	0786	CALL	FIXED
0477--	C1		0787	POP	BC
0478--	10	F6	0788	DJNZ	ERMD2
047A--	D1		0789	POP	DE
047B--	E1		0790	POP	HL
047C--	C1		0791	POP	BC
047D--	23		0792	INC	HL

```

047F-- 10 E6      0794      DJNZ      ERMD1
0481-- C9         0795      RET
                                0796 *
                                0797 *-----*
                                0798 * DISPLAY R -> L *
                                0799 *-----*

0482-- CD 9E 01 0800 DPRL      CALL      LDBK
0485-- CD BB 03 0801          CALL      LDDS
0488-- 21 00 20 0802          LD        HL,DEST
048B-- 11 00 21 0803          LD        DE,SRCE
048E-- 06 3C          0804          LD        B,03CH
0490-- 7E          0805 DPRL1    LD        A,(HL)
0491-- 12          0806          LD        (DE),A
0492-- C5          0807          PUSH     EC
0493-- D5          0808          PUSH     DE
0494-- E5          0809          PUSH     HL
0495-- 06 0A          0810          LD        B,0AH
0497-- C5          0811 DFRL2    PUSH     BC
0498-- 11 00 21 0812          LD        DE,SRCE
049B-- CD 33 01 0813          CALL     FIXED
049E-- C1          0814          POP      BC
049F-- 10 F6          0815          DJNZ    DFRL2
04A1-- E1          0816          POP      HL
04A2-- D1          0817          POP      DE
04A3-- C1          0818          POP      BC
04A4-- 23          0819          INC     HL
04A5-- 13          0820          INC     DE
04A6-- 10 EB          0821          DJNZ    DFRL1
04AB-- C9          0822          RET
                                0823 *-----*
                                0824 * DISPLAY L -> R *
                                0825 *-----*

04A9-- CD 9E 01 0826 DPLR      CALL      LDBK
04AC-- CD BB 03 0827          CALL      LDDS
04AF-- 21 3C 20 0828          LD        HL,HS4
04B2-- 11 3C 21 0829          LD        DE,HS3
04B5-- 06 3C          0830          LD        B,03CH
04B7-- 7E          0831 DPLR1    LD        A,(HL)
04BB-- 12          0832          LD        (DE),A
04B9-- C5          0833          PUSH     BC
04BA-- D5          0834          PUSH     DE
04BB-- E5          0835          PUSH     HL
04BC-- 06 0A          0836          LD        B,0AH
04BE-- 11 00 21 0837 DPLR2    LD        DE,SRCE
04C1-- CD 33 01 0838          CALL     FIXED
04C4-- 10 F8          0839          DJNZ    DPLR2
04C6-- E1          0840          POP      HL
04C7-- D1          0841          POP      DE
04C8-- C1          0842          POP      BC
04C9-- 2B          0843          DEC     HL
04CA-- 1B          0844          DEC     DE
04CB-- 10 EA          0845          DJNZ    DPLR1
04CD-- C9          0846          RET
                                0847 *
                                0848 *////////////////////*
                                0849 *

```

```

0851 * *
0852 *////////////////////////// *
0853 *
0854 *
0855 *-----*
0856 * *
0857 * INPUT PORT A (40) *
0858 * *
0859 *-----*
0860 *
04CE- 97 0861 INPUT SUB A
04CF-- 06 20 0862 SCAN4 LD B,20H
04D1- DB 40 0863 SC4 IN A,(40H)
04D3-- 2F 0864 CPL
04D4- 10 FB 0865 DJNZ SC4
04D6- CB 47 0866 BIT 0,A
04D8- CA E0 04 0867 JP Z,P401
04DB- F5 0868 PUSH AF
04DC- CD 7F 05 0869 CALL DIS400
04DF-- F1 0870 POP AF
04E0- CB 4F 0871 P401 BIT 1,A
04E2-- CA EA 04 0872 JP Z,P402
04E5- F5 0873 PUSH AF
04E6- CD BF 05 0874 CALL DIS401
04E9- F1 0875 POP AF
04EA- CB 57 0876 P402 BIT 2,A
04EC- CA F4 04 0877 JP Z,P403
04EF-- F5 0878 PUSH AF
04F0- CD 9F 05 0879 CALL DIS402
04F3-- F1 0880 POP AF
04F4- CB 5F 0881 P403 BIT 3,A
04F6- CA FE 04 0882 JP Z,HALF4
04F9- F5 0883 PUSH AF
04FA- CD AF 05 0884 CALL DIS403
04FD- F1 0885 POP AF
04FE-- CB 67 0886 HALF4 BIT 4,A
0500- CA 08 05 0887 JP Z,P405
0503- F5 0888 PUSH AF
0504- CD BF 05 0889 CALL DIS404
0507-- F1 0890 POP AF
0508- CB 6F 0891 P405 BIT 5,A
050A- CA 12 05 0892 JP Z,P406
050D- F5 0893 PUSH AF
050E- CD CF 05 0894 CALL DIS405
0511- F1 0895 POP AF
0512- CB 77 0896 P406 BIT 6,A
0514- CA 1C 05 0897 JP Z,P407
0517- F5 0898 PUSH AF
0518- CD DF 05 0899 CALL DIS406
051B-- F1 0900 POP AF
051C- CB 7F 0901 P407 BIT 7,A
051E-- CA 29 05 0902 JP Z,SCAN5
0521- F5 0903 PUSH AF
0522- CD EC 05 0904 CALL DIS407
0525- F1 0905 POP AF
0526- C3 29 05 0906 JP SCAN5

```

```

0908 *-----*
0909 * *
0910 * INPUT PORT B(41) *
0911 * *
0912 *-----*
0529-- 06 20 0913 SCANS LD B,20H
052B-- DB 41 0914 SC5. IN A,(41H)
052D-- 2F 0915 CPL
052E-- 10 FB 0916 DJNZ SC5
0530-- CB 47 0917 BIT 0,A
0532-- CA 3A 05 0918 JP Z,P411
0535-- F5 0919 PUSH AF
0536-- CD FC 05 0920 CALL DIS410
0539-- F1 0921 POP AF
053A-- CB 4F 0922 P411 BIT 1,A
053C-- CA 44 05 0923 JP Z,P412
053F-- F5 0924 PUSH AF
0540-- CD 0C 06 0925 CALL DIS411
0543-- F1 0926 POP AF
0544-- CB 57 0927 P412 BIT 2,A
0546-- CA 4E 05 0928 JP Z,P413
0549-- F5 0929 PUSH AF
054A-- CD 1C 06 0930 CALL DIS412
054D-- F1 0931 POP AF
054E-- CB 5F 0932 P413 BIT 3,A
0550-- CA 5B 05 0933 JP Z,P414
0553-- F5 0934 PUSH AF
0554-- CD 2C 06 0935 CALL DIS413
0557-- F1 0936 POP AF
055B-- CB 67 0937 P414 BIT 4,A
055A-- CA 62 05 0938 JP Z,P415
055D-- F5 0939 PUSH AF
055E-- CD 3C 06 0940 CALL DIS414
0561-- F1 0941 POP AF
0562-- CB 6F 0942 P415 BIT 5,A
0564-- CA 6C 05 0943 JP Z,P416
0567-- F5 0944 PUSH AF
056B-- CD 4C 06 0945 CALL DIS415
056E-- F1 0946 POP AF
056C-- CB 77 0947 P416 BIT 6,A
056E-- CA 76 05 0948 JP Z,P417
0571-- F5 0949 PUSH AF
0572-- CD 5C 06 0950 CALL DIS416
0575-- F1 0951 POP AF
0576-- CB 7F 0952 P417 BIT 7,A
057B-- CA 7E 05 0953 JP Z,SCAN6
057B-- CD 6C 06 0954 CALL DIS417
057E-- C9 0955 SCAN6 RET
0956 *//////////////////////*
0957 * DISPLAY INPUT *
0958 *//////////////////////*
0959 *
057F-- 06 01 0960 DIS400 LD B,01H
0581-- C5 0961 DS400 PUSH BC
0582-- DD 21 42
0585-- OD 0962 LD IX,PNO

```

0588-	CD	AB	00	0964	CALL	ROTE
058B-	C1			0965	POP	BC
058C-	10	F3		0966	DJNZ	DS400
058E-	C9			0967	RET	
058F-	06	01		0968	LD	B,01H
0591-	C5			0969	PUSH	BC
0592-	DD	21	EA			
0595-	OD			0970	LD	IX,HSA
0596-	06	C9		0971	LD	B,0C9H
0598-	CD	AB	00	0972	CALL	ROTE
059B-	C1			0973	POP	BC
059C-	10	F3		0974	DJNZ	DS401
059E-	C9			0975	RET	
059F-	06	01		0976	LD	B,01H
05A1-	C5			0977	PUSH	BC
05A2-	DD	21	BA			
05A5-	OA			0978	LD	IX,PREDL
05A6-	06	CO		0979	LD	B,0COH
05A8-	CD	AB	00	0980	CALL	ROTE
05AB-	C1			0981	POP	BC
05AC-	10	F3		0982	DJNZ	DS402
05AE-	C9			0983	RET	
05AF-	06	01		0984	LD	B,01H
05B1-	C5			0985	PUSH	BC
05B2-	DD	21	3A			
05B5-	OC			0986	LD	IX,SOL0L
05B6-	06	DO		0987	LD	B,0DOH
05B8-	CD	AB	00	0988	CALL	ROTE
05BB-	C1			0989	POP	BC
05BC-	10	F3		0990	DJNZ	DS403
05BE-	C9			0991	RET	
05BF-	06	01		0992	LD	B,01H
05C1-	C5			0993	PUSH	BC
05C2-	DD	21	7A			
05C5-	OB			0994	LD	IX,DRY0L
05C6-	06	C3		0995	LD	B,0C3H
05C8-	CD	AB	00	0996	CALL	ROTE
05CB-	C1			0997	POP	BC
05CC-	10	F3		0998	DJNZ	DS404
05CE-	C9			0999	RET	
05CF-	06	01		1000	LD	B,01H
05D1-	C5			1001	PUSH	BC
05D2-	DD	21	B4			
05D5-	OE			1002	LD	IX,THW0L
05D6-	06	F4		1003	LD	B,0F4H
05D8-	CD	AB	00	1004	CALL	ROTE
05DB-	C1			1005	POP	BC
05DC-	10	F3		1006	DJNZ	DS405
05DE-	C9			1007	RET	
05DF-	06	0F		1008	LD	B,0FH
05E1-	C5			1009	PUSH	BC
05E2-	11	D6	0F	1010	LD	DE,MAN
05E5-	CD	33	01	1011	CALL	FIXED
05E8-	C1			1012	POP	BC
05E9-	10	F6		1013	DJNZ	DS406
05EB-	C9			1014	RET	

05EE-	C5		1016 DS407	PUSH BC
05EF-	DD	21	AE	
05F2-	07		1017	LD IX,EMER
05F3-	06	A0	1018	LD B,0A0H
05F5-	CD	AB	00 1019	CALL ROTE
05F8-	C1		1020	POP BC
05F9-	10	F3	1021	DJNZ DS407
05FB-	C9		1022	RET
05FC-	06	01	1023 DIS410	LD B,01H
05FE-	C5		1024 DS410	PUSH BC
05FF-	DD	21	56	
0602-	08		1025	LD IX,MIX
0603-	06	BF	1026	LD B,0BFH
0605-	CD	AB	00 1027	CALL ROTE
0608-	C1		1028	POP BC
0609-	10	F3	1029	DJNZ DS410
060B-	C9		1030	RET
060C-	06	01	1031 DIS411	LD B,01H
060E-	C5		1032 DS411	PUSH BC
060F-	DD	21	FO	
0612-	13		1033	LD IX,PLL
0613-	06	DB	1034	LD B,0DBH
0615-	CD	AB	00 1035	CALL ROTE
0618-	C1		1036	POP BC
0619-	10	F3	1037	DJNZ DS411
061B-	C9		1038	RET
061C-	06	01	1039 DIS412	LD B,01H
061E-	C5		1040 DS412	PUSH BC
061F-	DD	21	E6	
0622-	08		1041	LD IX,FLUX
0623-	06	91	1042	LD B,091H
0625-	CD	AB	00 1043	CALL ROTE
0628-	C1		1044	POP BC
0629-	10	F3	1045	DJNZ DS412
062B-	C9		1046	RET
062E-	C5		1048 DS413	PUSH BC
062F-	DD	21	24	
0632-	10		1049	LD IX,PC1SLL
0633-	06	E5	1050	LD B,0E5H
0635-	CD	AB	00 1051	CALL ROTE
0638-	C1		1052	POP BC
0639-	10	F3	1053	DJNZ DS413
063B-	C9		1054	RET
063C-	06	01	1055 DIS414	LD B,01H
063E-	C5		1056 DS414	PUSH BC
063F-	DD	21	08	
0642-	11		1057	LD IX,PC2SLL
0643-	06	E5	1058	LD B,0E5H
0645-	CD	AB	00 1059	CALL ROTE
0648-	C1		1060	POP BC
0649-	10	F3	1061	DJNZ DS414
064B-	C9		1062	RET
064C-	06	01	1063 DIS415	LD B,01H
064E-	C5		1064 DS415	PUSH BC
064F-	DD	21	EC	

0653--	06 DB	1066	LD	B, 06BH
0655--	CD AB 00	1067	CALL	ROTE
0658--	C1	1068	POP	BC
0659--	10 F3	1069	DJNZ	DS415
065B--	C9	1070	RET	
065C--	06 01	1071 DIS416	LD	B, 01H
065E--	C5	1072 DS416	PUSH	BC
065F--	DD 21 C4			
0662--	12	1073	LD	IX, NFA
0663--	06 9E	1074	LD	B, 09EH
0665--	CD AB 00	1075	CALL	ROTE
0668--	C1	1076	POP	BC
0669--	10 F3	1077	DJNZ	DS416
066B--	C9	1078	RET	
066C--	06 01	1079 DIS417	LD	B, 01H
066E--	C5	1080 DS417	PUSH	BC
066F--	DD 21 60			
0672--	13	1081	LD	IX, MAGT
0673--	06 90	1082	LD	B, 090H
0675--	CD AB 00	1083	CALL	ROTE
0678--	C1	1084	POP	BC
0679--	10 F3	1085	DJNZ	DS417
067B--	C9	1086	RET	

SYMBOL TABLE

2040--	BUF1
00B2--	COM
3000--	DARK
00EA--	DEL1
00E5--	DELAY
2000--	DEST
057F--	DIS400
058F--	DIS401
059F--	DIS402
05AF--	DIS403
05BF--	DIS404
05CF--	DIS405
05DF--	DIS406
05EC--	DIS407
05FC--	DIS410
060C--	DIS411
061C--	DIS412
062C--	DIS413
063C--	DIS414
064C--	DIS415
065C--	DIS416
066C--	DIS417
04A9--	DPLR
04B7--	DPLR1
04BE--	DPLR2
0294--	DFLY
04B2--	DFRL
0490--	DFRL1
0497--	DFRL2
0B7A--	DRYOL

051C- P407
053A- P411
0544- P412
054E- P413
055B- P414
0562- P415
056C- P416
0576- P417
1024- PC1SLL
1108- PC2SLL
11EC- PC3SLL
13F0- PLL
0296- PLY
0D42- PNO
0ABA- PREOL
02A1- RDOW
02AC- RDW1
02C0- RDW2
02D5- RDW3
02EB- RDW4
0302- RDW5
031A- RDW6
0333- RDW7
034D- RDW8
0368- RDW9
01C3- ROT1
01D7- ROT2
01EC- ROT3
0202- ROT4
0219- ROT5
0231- ROT6
024A- ROT7
0264- ROT8
027F- ROT9
00AB- ROTE
01B8- RTOP
00C0- SC
010B- SC1
04D1- SC4
052B- SC5
04CF- SCAN4
0529- SCAN5
057E- SCAN6
013E- SCS
0195- SH1
0174- SHD
018D- SHIL
01A7- SHIR
01AF- SHR
015B- SHT
0C3A- SOLDL
2100- SRCE
3FFF- STACK
00B5- STR
00FE- STR1
00F2- STR2



0179-- TC2
0EB4-- THWOOL
0163-- TP1
0160-- TP2
072A-- TT
00B8-- W2
0103-- W21
0136-- W2W
00BC-- XX
0107-- XX1
013A-- XXX

0000 ERRORS IN ASSEMBLY



077B--	00	00	00			
077E--	00	00	00	0038	.HS	000000000000
0781--	00	00	00			
0784--	00	00	00	0039	.HS	000000000000
0787--	00	00	00			
078A--	00	00	00	0040	.HS	000000000000
078D--	00	00	00			
0790--	00	00	00	0041	.HS	000000000000
0793--	00	00	00			
0796--	00	00	00	0042	.HS	000000000000
0799--	00	00	00			
079C--	00	00	00	0043	.HS	000000000000
079F--	08	1C	2A			
07A2--	49	08	08	0044	.HS	081C2A490808
07A5--	08	08	08			
07A8--	00	00	00	0045	.HS	080808000000
	0046	*	-----	*		
	0047	*		*		
	0048	*	EMERGENCY STOP	*		
	0049	*		*		
	0050	*	-----	*		
	0051	*		*		
07AB--	00	00	00			
07AE--	00	00	00	0052 EMER	.HS	000000000000
07B1--	00	00	00			
07B4--	00	00	00	0053	.HS	000000000000
07B7--	00	00	00			
07BA--	00	00	00	0054	.HS	000000000000
07BD--	00	00	00			
07C0--	00	00	00	0055	.HS	000000000000
07C3--	00	00	00			
07C6--	00	00	00	0056	.HS	000000000000
07C9--	00	00	00			
07CC--	00	00	00	0057	.HS	000000000000
07CF--	00	00	00			
07D2--	00	00	00	0058	.HS	000000000000
07D5--	00	00	00			
07D8--	00	00	00	0059	.HS	000000000000
07DB--	00	00	00			
07DE--	00	00	00	0060	.HS	000000000000
07E1--	00	00	00			
07E4--	00	00	00	0061	.HS	000000000000
07E7--	00	00	00			
07EA--	00	00	00	0062	.HS	000000000000
07ED--	7E	7E	7E			
07F0--	7E	00	00	0063	.HS	7E7E7E7E0000
07F3--	7F	49	49			
07F6--	49	41	00	0064	.HS	7F4949494100
07F9--	7F	20	18			
07FC--	20	7F	00	0065	.HS	7F2018207F00
07FF--	7F	49	49			
0802--	49	41	00	0066	.HS	7F4949494100
0805--	7F	48	4C			
0808--	4A	31	00	0067	.HS	7F484C4A3100
080B--	3E	41	41			
080E--	49	4F	00	0068	.HS	3E4141494F00

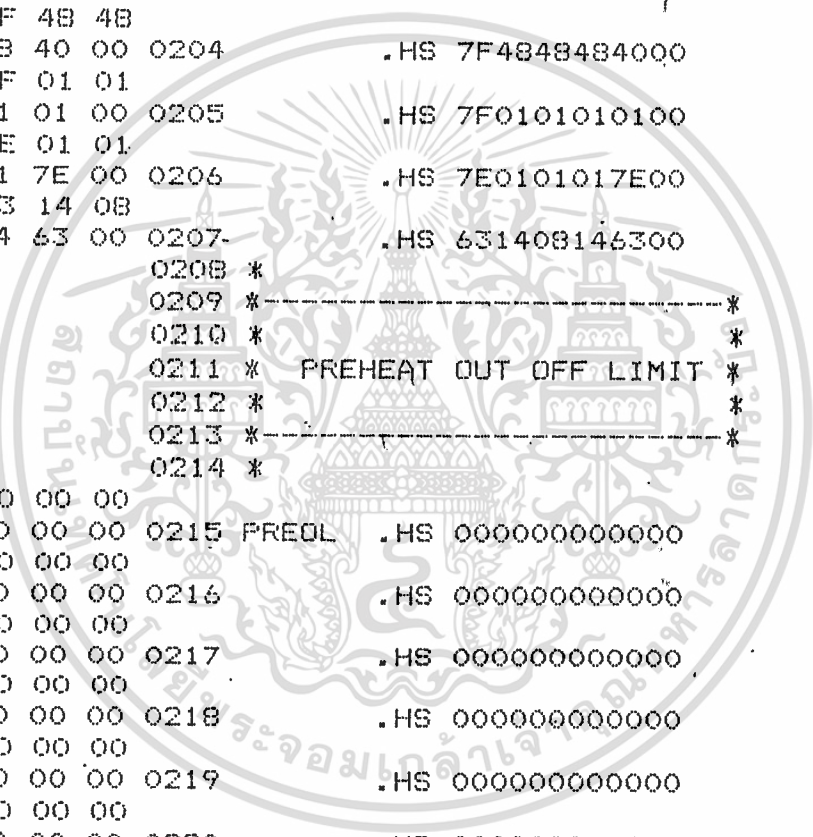
0814-	49	41	00	0069	.HS	7F4949494100
0817-	7F	20	10			
081A-	08	7F	00	0070	.HS	7F2010087F00
081D-	3E	41	41			
0820-	41	22	00	0071	.HS	3E4141412200
0823-	70	08	07			
0826-	08	70	00	0072	.HS	700807087000
0829-	00	00	00			
082C-	00	00	00	0073	.HS	000000000000
082F-	32	49	49			
0832-	49	26	00	0074	.HS	324949492600
0835-	40	40	7F			
0838-	40	40	00	0075	.HS	40407F404000
083B-	3E	41	41			
083E-	41	3E	00	0076	.HS	3E4141413E00
0841-	7F	4B	4B			
0844-	4B	30	00	0077	.HS	7F4B4B4B3000
0847-	00	00	00			
084A-	00	00	00	0078	.HS	000000000000
084D-	00	00	00			
0850-	00	00	00	0079	.HS	000000000000
	0080	*	-----	*		
	0081	*		*		
	0082	*	MIX LOW LEVEL	*		
	0083	*		*		
	0084	*	-----	*		
	0085	*		*		
0853-	00	00	00			
0856-	00	00	00	0086 MIX	.HS	000000000000
0859-	00	00	00			
085C-	00	00	00	0087	.HS	000000000000
085F-	00	00	00			
0862-	00	00	00	0088	.HS	000000000000
0865-	00	00	00			
0868-	00	00	00	0089	.HS	000000000000
086B-	00	00	00			
086E-	00	00	00	0090	.HS	000000000000
0871-	00	00	00			
0874-	00	00	00	0091	.HS	000000000000
0877-	00	00	00			
087A-	00	00	00	0092	.HS	000000000000
087D-	00	00	00			
0880-	00	00	00	0093	.HS	000000000000
0883-	00	00	00			
0886-	00	00	00	0094	.HS	000000000000
0889-	00	00	00			
088C-	00	00	00	0095	.HS	000000000000
088F-	00	00	00			
0892-	00	00	00	0096	.HS	000000000000
0895-	7F	20	18			
0898-	20	7F	00	0097	.HS	7F2018207F00
089B-	00	41	7F			
089E-	41	00	00	0098	.HS	00417F410000
08A1-	63	14	0B			
08A4-	14	63	00	0099	.HS	63140B146300
08A7-	00	00	00			

08AD-	7F	01	01				
08B0-	01	01	00	0101	.HS	7F0101010100	
08B3-	3E	41	41				
08B6-	41	3E	00	0102	.HS	3E4141413E00	
08B9-	7F	02	0C				
08BC-	02	7F	00	0103	.HS	7F020C027F00	
08BF-	00	00	00				
08C2-	00	00	00	0104	.HS	000000000000	
08C5-	7F	01	01				
08C8-	01	01	00	0105	.HS	7F0101010100	
08CB-	3E	49	49				
08CE-	49	41	00	0106	.HS	3E4949494100	
08D1-	7C	02	01				
08D4-	02	7C	00	0107	.HS	7C0201027C00	
08D7-	7F	49	49				
08DA-	49	41	00	0108	.HS	7F4949494100	
08DD-	7F	01	01				
08E0-	01	01	00	0109	.HS	7F0101010100	
	0110	*					*
	0111	*					*
	0112	*		FLUX LOW LEVEL			*
	0113	*					*
	0114	*					*
	0115	*					*
08E3-	00	00	00				
08E6-	00	00	00	0116	FLUX	.HS	000000000000
08E9-	00	00	00				
08EC-	00	00	00	0117		.HS	000000000000
08EF-	00	00	00				
08F2-	00	00	00	0118		.HS	000000000000
08F5-	00	00	00				
08F8-	00	00	00	0119		.HS	000000000000
08FB-	00	00	00				
08FE-	00	00	00	0120		.HS	000000000000
0901-	00	00	00				
0904-	00	00	00	0121		.HS	000000000000
0907-	00	00	00				
090A-	00	00	00	0122		.HS	000000000000
090D-	00	00	00				
0910-	00	00	00	0123		.HS	000000000000
0913-	00	00	00				
0916-	00	00	00	0124		.HS	000000000000
0919-	00	00	00				
091C-	00	00	00	0125		.HS	000000000000
091F-	00	00	00				
0922-	00	00	00	0126		.HS	000000000000
0925-	7F	48	48				
0928-	48	40	00	0127	.HS	7F4848484000	
092B-	7F	01	01				
092E-	01	01	00	0128	.HS	7F0101010100	
0931-	7E	01	01				
0934-	01	7E	00	0129	.HS	7E0101017E00	
0937-	63	14	08				
093A-	14	63	00	0130	.HS	631408146300	
093D-	00	00	00				
0940-	00	00	00	0131	.HS	000000000000	

0946--	01	01	00	0132	.HS	7F0101010100
0949--	3E	41	41			
094C--	41	3E	00	0133	.HS	3E4141413E00
094F--	7F	02	0C			
0952--	02	7F	00	0134	.HS	7F020C027F00
0955--	00	00	00			
0958--	00	00	00	0135	.HS	000000000000
095B--	7F	01	01			
095E--	01	01	00	0136	.HS	7F0101010100
0961--	7F	49	49			
0964--	49	41	00	0137	.HS	7F4949494100
0967--	7C	02	01			
096A--	02	7C	00	0138	.HS	7C0201027C00
096D--	3E	49	49			
0970--	49	41	00	0139	.HS	3E4949494100
0973--	7F	01	01			
0976--	01	01	00	0140	.HS	7F0101010100
	0141	*				
	0142	*				*
	0143	*				*
	0144	*		AUTO REFILL MIX		*
	0145	*				*
	0146	*				*
	0147	*				
0979--	00	00	00			
097C--	00	00	00	0148	AUTM	.HS 000000000000
097F--	00	00	00			
0982--	00	00	00	0149		.HS 000000000000
0985--	00	00	00			
0988--	00	00	00	0150		.HS 000000000000
098B--	00	00	00			
098E--	00	00	00	0151		.HS 000000000000
0991--	00	00	00			
0994--	00	00	00	0152		.HS 000000000000
0997--	00	00	00			
099A--	00	00	00	0153		.HS 000000000000
099D--	00	00	00			
09A0--	00	00	00	0154		.HS 000000000000
09A3--	00	00	00			
09A6--	00	00	00	0155		.HS 000000000000
09A9--	00	00	00			
09AC--	00	00	00	0156		.HS 000000000000
09AF--	00	00	00			
09B2--	00	00	00	0157		.HS 000000000000
09B5--	00	00	00			
09B8--	00	00	00	0158		.HS 000000000000
09BB--	1F	24	44			
09BE--	24	1F	00	0159		.HS 1F2444241F00
09C1--	7E	01	01			
09C4--	01	7E	00	0160		.HS 7E0101017E00
09C7--	40	40	7F			
09CA--	40	40	00	0161		.HS 40407F404000
09CD--	3E	41	41			
09D0--	41	3E	00	0162		.HS 3E4141413E00
09D3--	00	00	00			
09D6--	00	00	00	0163		.HS 000000000000

09D9--	7F	48	4C		.HS	7F484C4A3100
09DF--	7F	49	49			
09E2--	49	41	00	0165	.HS	7F4949494100
09E5--	7F	48	48			
09E8--	48	40	00	0166	.HS	7F4848484000
09EB--	00	41	7F			
09EE--	41	00	00	0167	.HS	00417F410000
09F1--	7F	01	01			
09F4--	01	01	00	0168	.HS	7F0101010100
09F7--	7F	01	01			
09FA--	01	01	00	0169	.HS	7F0101010100
09FD--	00	00	00			
0A00--	00	00	00	0170	.HS	000000000000
0A03--	7F	20	1B			
0A06--	20	7F	00	0171	.HS	7F2018207F00
0A09--	00	41	7F			
0A0C--	41	00	00	0172	.HS	00417F410000
0A0F--	63	14	0B			
0A12--	14	63	00	0173	.HS	631408146300
				0174 *		
				0175 *-----*		
				0176 *		*
				0177 * AUTO REFILL FLUX		*
				0178 *		*
				0179 *-----*		*
				0180 *		
0A15--	00	00	00			
0A18--	00	00	00	0181 AUTF	.HS	000000000000
0A1B--	00	00	00			
0A1E--	00	00	00	0182	.HS	000000000000
0A21--	00	00	00			
0A24--	00	00	00	0183	.HS	000000000000
0A27--	00	00	00			
0A2A--	00	00	00	0184	.HS	000000000000
0A2D--	00	00	00			
0A30--	00	00	00	0185	.HS	000000000000
0A33--	00	00	00			
0A36--	00	00	00	0186	.HS	000000000000
0A39--	00	00	00			
0A3C--	00	00	00	0187	.HS	000000000000
0A3F--	00	00	00			
0A42--	00	00	00	0188	.HS	000000000000
0A45--	00	00	00			
0A48--	00	00	00	0189	.HS	000000000000
0A4B--	00	00	00			
0A4E--	00	00	00	0190	.HS	000000000000
0A51--	00	00	00			
0A54--	00	00	00	0191	.HS	000000000000
0A57--	1F	24	44			
0A5A--	24	1F	00	0192	.HS	1F2444241F00
0A5D--	7E	01	01			
0A60--	01	7E	00	0193	.HS	7E0101017E00
0A63--	40	40	7F			
0A66--	40	40	00	0194	.HS	40407F404000
0A69--	3E	41	41			
0A6C--	41	3E	00	0195	.HS	3E4141413E00

0A72-	00	00	00	0196	.HS	000000000000
0A75-	7F	4B	4C			
0A78-	4A	31	00	0197	.HS	7F484C4A3100
0A7B-	7F	49	49			
0A7E-	49	41	00	0198	.HS	7F4949494100
0AB1-	7F	4B	4B			
0AB4-	4B	40	00	0199	.HS	7F484B484000
0AB7-	00	41	7F			
0ABA-	41	00	00	0200	.HS	00417F410000
0ABD-	7F	01	01			
0A90-	01	01	00	0201	.HS	7F0101010100
0A93-	7F	01	01			
0A96-	01	01	00	0202	.HS	7F0101010100
0A99-	00	00	00			
0A9C-	00	00	00	0203	.HS	000000000000
0A9F-	7F	4B	4B			
0AA2-	4B	40	00	0204	.HS	7F484B484000
0AA5-	7F	01	01			
0AA8-	01	01	00	0205	.HS	7F0101010100
0AAB-	7E	01	01			
0AAE-	01	7E	00	0206	.HS	7E0101017E00
0AB1-	63	14	0B			
0AB4-	14	63	00	0207-	.HS	63140B146300
				0208 *		
				0209 *-----*		
				0210 *		*
				0211 * PREHEAT OUT OFF LIMIT *		*
				0212 *		*
				0213 *-----*		*
				0214 *		
0AB7-	00	00	00			
0ABA-	00	00	00	0215 FREQ	.HS	000000000000
0ABD-	00	00	00			
0AC0-	00	00	00	0216	.HS	000000000000
0AC3-	00	00	00			
0AC6-	00	00	00	0217	.HS	000000000000
0AC9-	00	00	00			
0ACC-	00	00	00	0218	.HS	000000000000
0ACF-	00	00	00			
0AD2-	00	00	00	0219	.HS	000000000000
0AD5-	00	00	00			
0AD8-	00	00	00	0220	.HS	000000000000
0ADB-	00	00	00			
0ADE-	00	00	00	0221	.HS	000000000000
0AE1-	00	00	00			
0AE4-	00	00	00	0222	.HS	000000000000
0AE7-	00	00	00			
0AEA-	00	00	00	0223	.HS	000000000000
0AED-	00	00	00			
0AF0-	00	00	00	0224	.HS	000000000000
0AF3-	00	00	00			
0AF6-	00	00	00	0225	.HS	000000000000
0AF9-	7F	4B	4B			
0AFC-	4B	30	00	0226	.HS	7F484B4B3000
0AFF-	7F	4B	4C			
0B02-	4A	31	00	0227	.HS	7F484C4A3100



0E08-	49	41	00	0228	.HS	7F4949494100
0E0E-	7F	08	08			
0E0E-	08	7F	00	0229	.HS	7F0808087F00
0E11-	7F	49	49			
0E14-	49	41	00	0230	.HS	7F4949494100
0E17-	1F	24	44			
0E1A-	24	1F	00	0231	.HS	1F2444241F00
0E1D-	40	40	7F			
0E20-	40	40	00	0232	.HS	40407F404000
0E23-	00	00	00			
0E26-	00	00	00	0233	.HS	000000000000
0E29-	3E	41	41			
0E2C-	41	3E	00	0234	.HS	3E4141413E00
0E2F-	7E	01	01			
0E32-	01	7E	00	0235	.HS	7E0101017E00
0E35-	40	40	7F			
0E38-	40	40	00	0236	.HS	40407F404000
0E3B-	00	00	00			
0E3E-	00	00	00	0237	.HS	000000000000
0E41-	3E	41	41			
0E44-	41	3E	00	0238	.HS	3E4141413E00
0E47-	7F	48	48			
0E4A-	48	40	00	0239	.HS	7F4848484000
0E4D-	7F	48	48			
0E50-	48	40	00	0240	.HS	7F4848484000
0E53-	00	00	00			
0E56-	00	00	00	0241	.HS	000000000000
0E59-	7F	01	01			
0E5C-	01	01	00	0242	.HS	7F0101010100
0E5F-	00	41	7F			
0E62-	41	00	00	0243	.HS	00417F410000
0E65-	7F	20	18			
0E68-	20	7F	00	0244	.HS	7F2018207F00
0E6B-	00	41	7F			
0E6E-	41	00	00	0245	.HS	00417F410000
0E71-	40	40	7F			
0E74-	40	40	00	0246	.HS	40407F404000
				0247	*	
				0248	*-----*	
				0249	*	*
				0250	* DRYHEAT OUT OFF LIMIT	*
				0251	*	*
				0252	*-----*	
				0253	*	
0E77-	00	00	00			
0E7A-	00	00	00	0254	DRYDL .HS	000000000000
0E7D-	00	00	00			
0E80-	00	00	00	0255	.HS	000000000000
0E83-	00	00	00			
0E86-	00	00	00	0256	.HS	000000000000
0E89-	00	00	00			
0E8C-	00	00	00	0257	.HS	000000000000
0E8F-	00	00	00			
0E92-	00	00	00	0258	.HS	000000000000
0E95-	00	00	00			
0E98-	00	00	00	0259	.HS	000000000000

OB9E-	00	00	00	0260	.HS	000000000000
OBA1-	00	00	00			
OBA4-	00	00	00	0261	.HS	000000000000
OBA7-	00	00	00			
OBAA-	00	00	00	0262	.HS	000000000000
OBAD-	00	00	00			
OBBO-	00	00	00	0263	.HS	000000000000
OBB3-	00	00	00			
OBB6-	00	00	00	0264	.HS	000000000000
OBB9-	41	7F	41			
OBBC-	41	3E	00	0265	.HS	417F41413E00
OBBF-	7F	4B	4C			
OBC2-	4A	31	00	0266	.HS	7F4B4C4A3100
OBC5-	70	0B	07			
OBC8-	08	70	00	0267	.HS	700807087000
OBCB-	7F	0B	0B			
OBCE-	08	7F	00	0268	.HS	7F0808087F00
OBD1-	7F	49	49			
OBD4-	49	41	00	0269	.HS	7F4949494100
OBD7-	1F	24	44			
OBDA-	24	1F	00	0270	.HS	1F2444241F00
OBDD-	40	40	7F			
OBE0-	40	40	00	0271	.HS	40407F404000
OBE3-	00	00	00			
ODE6-	00	00	00	0272	.HS	000000000000
OBE9-	3E	41	41			
OBEC-	41	3E	00	0273	.HS	3E4141413E00
OBEF-	7E	01	01			
OBF2-	01	7E	00	0274	.HS	7E0101017E00
OBF5-	40	40	7F			
OBF8-	40	40	00	0275	.HS	40407F404000
OBFB-	00	00	00			
OBFE-	00	00	00	0276	.HS	000000000000
OC01-	3E	41	41			
OC04-	41	3E	00	0277	.HS	3E4141413E00
OC07-	7F	4B	4B			
OC0A-	4B	40	00	0278	.HS	7F4B4B4B4000
OC0D-	7F	4B	4B			
OC10-	4B	40	00	0279	.HS	7F4B4B4B4000
OC13-	00	00	00			
OC16-	00	00	00	0280	.HS	000000000000
OC19-	7F	01	01			
OC1C-	01	01	00	0281	.HS	7F0101010100
OC1F-	00	41	7F			
OC22-	41	00	00	0282	.HS	00417F410000
OC25-	7F	20	1B			
OC28-	20	7F	00	0283	.HS	7F201B207F00
OC2B-	00	41	7F			
OC2E-	41	00	00	0284	.HS	00417F410000
OC31-	40	40	7F			
OC34-	40	40	00	0285	.HS	40407F404000

0286 *
0287 *-----*
0288 * *
0289 * SOLDER OUT OFF LIMIT *
0290 * *

0C37--	00	00	00				
0C3A--	00	00	00	0293	SQLOL	.HS	000000000000
0C3D--	00	00	00				
0C40--	00	00	00	0294		.HS	000000000000
0C43--	00	00	00				
0C46--	00	00	00	0295		.HS	000000000000
0C49--	00	00	00				
0C4C--	00	00	00	0296		.HS	000000000000
0C4F--	00	00	00				
0C52--	00	00	00	0297		.HS	000000000000
0C55--	00	00	00				
0C58--	00	00	00	0298		.HS	000000000000
0C5B--	00	00	00				
0C5E--	00	00	00	0299		.HS	000000000000
0C61--	00	00	00				
0C64--	00	00	00	0300		.HS	000000000000
0C67--	00	00	00				
0C6A--	00	00	00	0301		.HS	000000000000
0C6D--	00	00	00				
0C70--	00	00	00	0302		.HS	000000000000
0C73--	00	00	00				
0C76--	00	00	00	0303		.HS	000000000000
0C79--	32	49	49				
0C7C--	49	26	00	0304		.HS	324949492600
0C7F--	3E	41	41				
0C82--	41	3E	00	0305		.HS	3E4141413E00
0C85--	7F	01	01				
0C88--	01	01	00	0306		.HS	7F0101010100
0C8B--	41	7F	41				
0C8E--	41	3E	00	0307		.HS	417F41413E00
0C91--	7F	49	49				
0C94--	49	41	00	0308		.HS	7F4949494100
0C97--	7F	4B	4C				
0C9A--	4A	31	00	0309		.HS	7F4B4C4A3100
0C9D--	00	00	00				
0CA0--	00	00	00	0310		.HS	000000000000
0CA3--	3E	41	41				
0CA6--	41	3E	00	0311		.HS	3E4141413E00
0CA9--	7E	01	01				
0CAC--	01	7E	00	0312		.HS	7E0101017E00
0CAF--	40	40	7F				
0CB2--	40	40	00	0313		.HS	40407F404000
0CB5--	00	00	00				
0CB8--	00	00	00	0314		.HS	000000000000
0CBB--	3E	41	41				
0CBE--	41	3E	00	0315		.HS	3E4141413E00
0CC1--	7F	4B	4B				
0CC4--	4B	40	00	0316		.HS	7F4B4B4B4000
0CC7--	7F	4B	4B				
0CCA--	4B	40	00	0317		.HS	7F4B4B4B4000
0CCD--	00	00	00				
0CD0--	00	00	00	0318		.HS	000000000000
0CD3--	7F	01	01				
0CD6--	01	01	00	0319		.HS	7F0101010100
0CD9--	00	41	7F				

OCDF--	7F	20	1B		
OCE2--	20	7F	00	0321	.HS 7F2018207F00
OCE5--	00	41	7F		
OCE8--	41	00	00	0322	.HS 00417F410000
OCEB--	40	40	7F		
OCEE--	40	40	00	0323	.HS 40407F404000
OCF1--	00	00	00		
OCF4--	00	00	00	0324	DARK .HS 000000000000
OCF7--	00	00	00		
OCFA--	00	00	00	0325	.HS 000000000000
OCFD--	00	00	00		
OD00--	00	00	00	0326	.HS 000000000000
OD03--	00	00	00		
OD06--	00	00	00	0327	.HS 000000000000
OD09--	00	00	00		
OD0C--	00	00	00	0328	.HS 000000000000
OD0F--	00	00	00		
OD12--	00	00	00	0329	.HS 000000000000
OD15--	00	00	00		
OD18--	00	00	00	0330	.HS 000000000000
OD1B--	00	00	00		
OD1E--	00	00	00	0331	.HS 000000000000
OD21--	00	00	00		
OD24--	00	00	00	0332	.HS 000000000000
OD27--	00	00	00		
OD2A--	00	00	00	0333	.HS 000000000000
OD2D--	00	00	00		
OD30--	00	00	00	0334	.HS 000000000000
OD33--	00	00	00		
OD36--	00	00	00	0335	.HS 000000000000
OD39--	00	00	00		
OD3C--	00	00	00	0336	ZZ .HS 000000000000
				0337	*-----*
				0338	* PUMP NO OPERATE *
				0339	*-----*
OD3F--	00	00	00		
OD42--	00	00	00	0340	PNO .HS 000000000000
OD45--	00	00	00		
OD48--	00	00	00	0341	.HS 000000000000
OD4B--	00	00	00		
OD4E--	00	00	00	0342	.HS 000000000000
OD51--	00	00	00		
OD54--	00	00	00	0343	.HS 000000000000
OD57--	00	00	00		
OD5A--	00	00	00	0344	.HS 000000000000
OD5D--	00	00	00		
OD60--	00	00	00	0345	.HS 000000000000
OD63--	00	00	00		
OD66--	00	00	00	0346	.HS 000000000000
OD69--	00	00	00		
OD6C--	00	00	00	0347	.HS 000000000000
OD6F--	00	00	00		
OD72--	00	00	00	0348	.HS 000000000000
OD75--	00	00	00		
OD78--	00	00	00	0349	.HS 000000000000
OD7B--	00	00	00		

OD7E- 00 00 00 0350 .HS 000000000000
 OD81- 7F 48 48
 OD84- 48 30 00 0351 .HS 7F4848483000
 OD87- 7E 01 01
 OD8A- 01 7E 00 0352 .HS 7E0101017E00
 OD8D- 7F 20 18
 OD90- 20 7F 00 0353 .HS 7F2018207F00
 OD93- 7F 48 48
 OD96- 48 30 00 0354 .HS 7F4848483000
 OD99- 00 00 00
 OD9C- 00 00 00 0355 .HS 000000000000
 OD9F- 7F 20 10
 ODA2- 08 7F 00 0356 .HS 7F2010087F00
 ODA5- 3E 41 41
 ODA8- 41 3E 00 0357 .HS 3E4141413E00
 ODAB- 00 00 00
 ODAE- 00 00 00 0358 .HS 000000000000
 ODB1- 3E 41 41
 ODB4- 41 3E 00 0359 .HS 3E4141413E00
 ODB7- 7F 48 48
 ODBA- 48 30 00 0360 .HS 7F4848483000
 ODBD- 7F 49 49
 ODC0- 49 41 00 0361 .HS 7F4949494100
 ODC3- 7F 48 4C
 ODC6- 4A 31 00 0362 .HS 7F484C4A3100
 ODC9- 1F 24 44
 ODCC- 24 1F 00 0363 .HS 1F2444241F00
 ODCF- 40 40 7F
 ODD2- 40 40 00 0364 .HS 40407F404000
 ODD5- 7F 49 49
 ODD8- 49 41 00 0365 .HS 7F4949494100
 ODDB- 00 00 00
 ODDE- 00 00 00 0366 .HS 000000000000
 ODE1- 00 00 00
 ODE4- 00 00 00 0367 .HS 000000000000

0368 *
 0369 *
 0370 *-----*
 0371 * HEATER SOLDER ABNORMAL *
 0372 *-----*
 0373 *

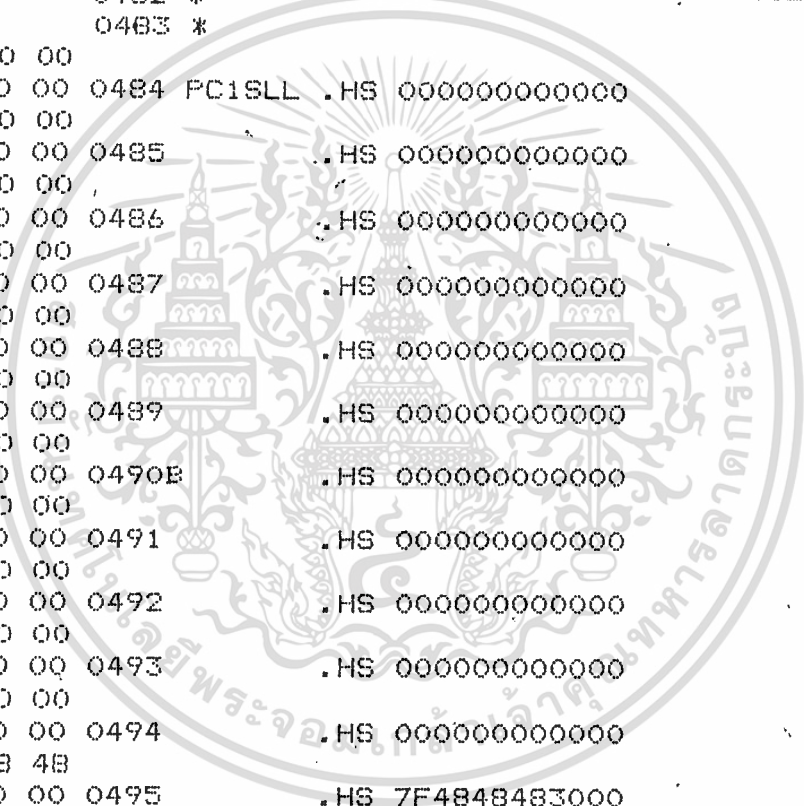
ODE7- 00 00 00
 ODEA- 00 00 00 0374 HSA .HS 000000000000
 ODED- 00 00 00
 ODF0- 00 00 00 0375 .HS 000000000000
 ODF3- 00 00 00
 ODF6- 00 00 00 0376 .HS 000000000000
 ODF9- 00 00 00
 ODFC- 00 00 00 0377 .HS 000000000000
 ODFE- 00 00 00
 OE02- 00 00 00 0378 .HS 000000000000
 OE05- 00 00 00
 OE08- 00 00 00 0379 .HS 000000000000
 OE0B- 00 00 00
 OE0E- 00 00 00 0380 .HS 000000000000
 OE11- 00 00 00
 OE14- 00 00 00 0381 .HS 000000000000

0E17-	00	00	00	0382	.HS	000000000000
0E1D-	00	00	00			
0E20-	00	00	00	0383	.HS	000000000000
0E23-	00	00	00			
0E26-	00	00	00	0384	.HS	000000000000
0E29-	7F	08	08			
0E2C-	08	7F	00	0385	.HS	7F0808087F00
0E2F-	7F	49	49			
0E32-	49	41	00	0386	.HS	7F4949494100
0E35-	1F	24	44			
0E38-	24	1F	00	0387	.HS	1F2444241F00
0E3B-	40	40	7F			
0E3E-	40	40	00	0388	.HS	40407F404000
0E41-	7F	49	49			
0E44-	49	41	00	0389	.HS	7F4949494100
0E47-	7F	48	4C			
0E4A-	4A	31	00	0390	.HS	7F484C4A3100
0E4D-	00	00	00			
0E50-	00	00	00	0391	.HS	000000000000
0E53-	32	49	49			
0E56-	49	26	00	0392	.HS	324949492600
0E59-	3E	41	41			
0E5C-	41	3E	00	0393	.HS	3E4141413E00
0E5F-	7F	01	01			
0E62-	01	01	00	0394	.HS	7F0101010100
0E65-	41	7F	41			
0E68-	41	3E	00	0395	.HS	417F41413E00
0E6B-	7F	49	49			
0E6E-	49	41	00	0396	.HS	7F4949494100
0E71-	7F	48	4C			
0E74-	4A	31	00	0397	.HS	7F484C4A3100
0E77-	00	00	00			
0E7A-	00	00	00	0398	.HS	000000000000
0E7D-	1F	24	44			
0E80-	24	1F	00	0399	.HS	1F2444241F00
0E83-	41	7F	49			
0E86-	49	36	00	0400	.HS	417F49493600
0E89-	7F	20	10			
0E8C-	08	7F	00	0401	.HS	7F2010087F00
0E8F-	3E	41	41			
0E92-	41	3E	00	0402	.HS	3E4141413E00
0E95-	7F	48	4C			
0E98-	4A	31	00	0403	.HS	7F484C4A3100
0E9B-	7F	20	18			
0E9E-	20	7F	00	0404	.HS	7F2018207F00
0EA1-	1F	24	44			
0EA4-	24	1F	00	0405	.HS	1F2444241F00
0EA7-	7F	01	01			
0EAA-	01	01	00	0406	.HS	7F0101010100
				0407	*	
				0408	*-----*	
				0409	* TEMP HOT WATER OUT OFF LIMITS *	
				0410	*-----*	
				0411	*	
0EAD-	00	00	00			
0EB0-	00	00	00	0412 THW00L	.HS	000000000000

0EB6-- 00 00 00 0413	.HS 000000000000
0EB9-- 00 00 00	
0EEC-- 00 00 00 0414	.HS 000000000000
0EEF-- 00 00 00	
0EC2-- 00 00 00 0415	.HS 000000000000
0EC5-- 00 00 00	
0EC8-- 00 00 00 0416	.HS 000000000000
0ECB-- 00 00 00	
0ECE-- 00 00 00 0417	.HS 000000000000
0ED1-- 00 00 00	
0ED4-- 00 00 00 0418	.HS 000000000000
0ED7-- 00 00 00	
0EDA-- 00 00 00 0419	.HS 000000000000
0EDD-- 00 00 00	
0EE0-- 00 00 00 0420	.HS 000000000000
0EE3-- 00 00 00	
0EE6-- 00 00 00 0421	.HS 000000000000
0EE9-- 00 00 00	
0EEC-- 00 00 00 0422	.HS 000000000000
0EEF-- 40 40 7F	
0EF2-- 40 40 00 0423	.HS 40407F404000
0EF5-- 7F 49 49	
0EF8-- 49 41 00 0424	.HS 7F4949494100
0EFB-- 7F 20 4B	
0EFE-- 20 7F 00 0425	.HS 7F2018207F00
0F01-- 7F 4B 4B	
0F04-- 4B 30 00 0426	.HS 7F4B4B4B3000
0F07-- 00 00 00	
0F0A-- 00 00 00 0427	.HS 000000000000
0F0D-- 7F 0B 0B	
0F10-- 0B 7F 00 0428	.HS 7F0B0B0B7F00
0F13-- 3E 41 41	
0F16-- 41 3E 00 0429	.HS 3E4141413E00
0F19-- 40 40 7F	
0F1C-- 40 40 00 0430	.HS 40407F404000
0F1F-- 00 00 00	
0F22-- 00 00 00 0431	.HS 000000000000
0F25-- 7F 02 0C	
0F28-- 02 7F 00 0432	.HS 7F020C027F00
0F2B-- 1F 24 44	
0F2E-- 24 1F 00 0433	.HS 1F2444241F00
0F31-- 40 40 7F	
0F34-- 40 40 00 0434	.HS 40407F404000
0F37-- 7F 49 49	
0F3A-- 49 41 00 0435	.HS 7F4949494100
0F3D-- 7F 4B 4C	
0F40-- 4A 31 00 0436	.HS 7F4B4C4A3100
0F43-- 00 00 00	
0F46-- 00 00 00 0437	.HS 000000000000
0F49-- 3E 41 41	
0F4C-- 41 3E 00 0438	.HS 3E4141413E00
0F4F-- 7E 01 01	
0F52-- 01 7E 00 0439	.HS 7E0101017E00
0F55-- 40 40 7F	
0F58-- 40 40 00 0440	.HS 40407F404000
0F5B-- 00 00 00	

OF61--	3E	41	41		
OF64--	41	3E	00	0442	.HS 3E4141413E00
OF67--	7F	4B	4B		
OF6A--	4B	40	00	0443	.HS 7F4B4B4B4000
OF6D--	7F	4B	4B		
OF70--	4B	40	00	0444	.HS 7F4B4B4B4000
OF73--	00	00	00		
OF76--	00	00	00	0445	.HS 000000000000
OF79--	7F	01	01		
OF7C--	01	01	00	0446	.HS 7F0101010100
OF7F--	00	41	7F		
OF82--	41	00	00	0447	.HS 00417F410000
OF85--	7F	20	1B		
OF88--	20	7F	00	0448	.HS 7F201B207F00
OF8B--	00	41	7F		
OF8E--	41	00	00	0449	.HS 00417F410000
OF91--	40	40	7F		
OF94--	40	40	00	0450	.HS 40407F404000
OF97--	32	49	49		
OF9A--	49	26	00	0451	.HS 324949492600
OF9D--	00	00	00		
OFA0--	00	00	00	0452	.HS 000000000000
OFA3--	00	00	00		
OFA6--	00	00	00	0453	.HS 000000000000
OFA9--	00	00	00		
OFAc--	00	00	00	0454	.HS 000000000000
OFAF--	00	00	00		
OFB2--	00	00	00	0455	.HS 000000000000
OFB5--	00	00	00		
OFB8--	00	00	00	0456	.HS 000000000000
OFBB--	00	00	00		
OFBE--	00	00	00	0457	.HS 000000000000
OFC1--	00	00	00		
OFC4--	00	00	00	0458	.HS 000000000000
OFC7--	00	00	00		
OFCa--	00	00	00	0459	.HS 000000000000
OFCD--	00	00	00		
OFD0--	00	00	00	0460	.HS 000000000000
	0461	*			
	0462	*	-----	*	
	0463	*	MANUAL	*	
	0464	*	-----	*	
	0465	*			
OFD3--	00	00	00		
OFD6--	00	00	00	0466	MAN .HS 000000000000
OFD9--	00	00	00		
OFDC--	00	00	00	0467	.HS 000000000000
OFDF--	00	00	00		
OFE2--	00	00	00	0468	.HS 000000000000
OFE5--	7F	20	1B		
OFE8--	20	7F	00	0469	.HS 7F201B207F00
OFEb--	1F	24	44		
OFEE--	24	1F	00	0470	.HS 1F2444241F00
OFF1--	7F	20	10		
OFF4--	0B	7F	00	0471	.HS 7F20100B7F00
OFF7--	7E	01	01		

0777-- 01 7E 00	0472		.HS 7E0101017E00
0FFD-- 1F 24 44			
1000-- 24 1F 00	0473		.HS 1F2444241F00
1003-- 7F 01 01			
1006-- 01 01 00	0474		.HS 7F0101010100
1009-- 00 00 00			
100C-- 00 00 00	0475		.HS 000000000000
100F-- 00 00 00			
1012-- 00 00 00	0476		.HS 000000000000
1015-- 00 00 00			
1018-- 00 00 00	0477		.HS 000000000000
101B-- 00 00 00			
101E-- 00 00 00	0478		.HS 000000000000
	0479	*	
	0480	*-----*	
	0481	* POST CLEAN 1 SOFT LOW LEVEL	*
	0482	*-----*	
	0483	*	
1021-- 00 00 00			
1024-- 00 00 00	0484	PC1SLL	.HS 000000000000
1027-- 00 00 00			
102A-- 00 00 00	0485		.HS 000000000000
102D-- 00 00 00			
1030-- 00 00 00	0486		.HS 000000000000
1033-- 00 00 00			
1036-- 00 00 00	0487		.HS 000000000000
1039-- 00 00 00			
103C-- 00 00 00	0488		.HS 000000000000
103F-- 00 00 00			
1042-- 00 00 00	0489		.HS 000000000000
1045-- 00 00 00			
1048-- 00 00 00	0490E		.HS 000000000000
104B-- 00 00 00			
104E-- 00 00 00	0491		.HS 000000000000
1051-- 00 00 00			
1054-- 00 00 00	0492		.HS 000000000000
1057-- 00 00 00			
105A-- 00 00 00	0493		.HS 000000000000
105D-- 00 00 00			
1060-- 00 00 00	0494		.HS 000000000000
1063-- 7F 4B 4B			
1066-- 4B 30 00	0495		.HS 7F4B4B4B3000
1069-- 3E 41 41			
106C-- 41 3E 00	0496		.HS 3E4141413E00
106F-- 32 49 49			
1072-- 49 26 00	0497		.HS 324949492600
1075-- 40 40 7F			
1078-- 40 40 00	0498		.HS 40407F404000
107B-- 00 00 00			
107E-- 00 00 00	0499		.HS 000000000000
1081-- 3E 41 41			
1084-- 41 22 00	0500		.HS 3E4141412200
1087-- 7F 01 01			
108A-- 01 01 00	0501		.HS 7F0101010100
108D-- 7F 49 49			
1090-- 49 41 00	0502		.HS 7F4949494100
1093-- 1F 24 44			



1070--	24	1F	00	0503		.HS	1F2444241F00
1099--	7F	20	10				
109C--	08	7F	00	0504		.HS	7F2010087F00
109F--	00	00	00				
10A2--	00	00	00	0505		.HS	000000000000
10A5--	00	21	7F				
10A8--	01	00	00	0506		.HS	00217F010000
10AB--	00	00	00				
10AE--	00	00	00	0507		.HS	000000000000
10B1--	32	49	49				
10B4--	49	26	00	0508		.HS	324949492600
10B7--	3E	41	41				
10BA--	41	3E	00	0509		.HS	3E4141413E00
10BD--	7F	48	48				
10C0--	48	40	00	0510		.HS	7F4848484000
10C3--	40	40	7F				
10C6--	40	40	00	0511		.HS	40407F404000
10C9--	00	00	00				
10CC--	00	00	00	0512		.HS	000000000000
10CF--	7F	01	01				
10D2--	01	01	00	0513		.HS	7F0101010100
10D5--	3E	41	41				
10D8--	41	3E	00	0514		.HS	3E4141413E00
10DB--	7F	02	0C				
10DE--	02	7F	00	0515		.HS	7F020C027F00
10E1--	00	00	00				
10E4--	00	00	00	0516		.HS	000000000000
10E7--	7F	01	01				
10EA--	01	01	00	0517		.HS	7F0101010100
10ED--	7F	49	49				
10F0--	49	41	00	0518		.HS	7F4949494100
10F3--	7C	02	01				
10F6--	0E	7D	00	0519		.HS	7C0201027C00
10FC--	49	41	00	0520		.HS	7F4949494100
10FF--	7F	01	01				
1102--	01	01	00	0521		.HS	7F0101010100
				0522	*		
				0523	*-----*		
				0524	* POST CLEAN 2 SOFT LOW LEVEL *		
				0525	*-----*		
				0526	*		
1105--	00	00	00				
1108--	00	00	00	0527	PC2SLL	.HS	000000000000
110B--	00	00	00				
110E--	00	00	00	0528		.HS	000000000000
1111--	00	00	00				
1114--	00	00	00	0529		.HS	000000000000
1117--	00	00	00				
111A--	00	00	00	0530		.HS	000000000000
111D--	00	00	00				
1120--	00	00	00	0531		.HS	000000000000
1123--	00	00	00				
1126--	00	00	00	0532		.HS	000000000000
1129--	00	00	00				
112C--	00	00	00	0533		.HS	000000000000
112F--	00	00	00				

1132-	00	00	00	0534	.HS	000000000000
1135-	00	00	00			
1138-	00	00	00	0535	.HS	000000000000
113B-	00	00	00			
113E-	00	00	00	0536	.HS	000000000000
1141-	00	00	00			
1144-	00	00	00	0537	.HS	000000000000
1147-	7F	48	48			
114A-	48	30	00	0538	.HS	7F4848483000
114D-	3E	41	41			
1150-	41	3E	00	0539	.HS	3E4141413E00
1153-	32	49	49			
1156-	49	26	00	0540	.HS	324949492600
1159-	40	40	7F			
115C-	40	40	00	0541	.HS	40407F404000
115F-	00	00	00			
1162-	00	00	00	0542	.HS	000000000000
1165-	3E	41	41			
1168-	41	22	00	0543	.HS	3E4141412200
116B-	7F	01	01			
116E-	01	01	00	0544	.HS	7F0101010100
1171-	7F	49	49			
1174-	49	41	00	0545	.HS	7F4949494100
1177-	1F	24	44			
117A-	24	1F	00	0546	.HS	1F2444241F00
117D-	7F	20	10			
1180-	08	7F	00	0547	.HS	7F2010087F00
1183-	00	00	00			
1186-	00	00	00	0548	.HS	000000000000
1189-	33	45	49			
118C-	49	31	00	0549	.HS	334549493100
118F-	00	00	00			
1192-	00	00	00	0550	.HS	000000000000
1195-	32	49	49			
1198-	49	26	00	0551	.HS	324949492600
119B-	3E	41	41			
119E-	41	3E	00	0552	.HS	3E4141413E00
11A1-	7F	48	48			
11A4-	48	40	00	0553	.HS	7F4848484000
11A7-	40	40	7F			
11AA-	40	40	00	0554	.HS	40407F404000
11AD-	00	00	00			
11B0-	00	00	00	0555	.HS	000000000000
11B3-	7F	01	01			
11B6-	01	01	00	0556	.HS	7F0101010100
11B9-	3E	41	41			
11BC-	41	3E	00	0557	.HS	3E4141413E00
11BF-	7F	02	0C			
11C2-	02	7F	00	0558	.HS	7F020C027F00
11C5-	00	00	00			
11C8-	00	00	00	0559	.HS	000000000000
11CB-	7F	01	01			
11CE-	01	01	00	0560	.HS	7F0101010100
11D1-	7F	49	49			
11D4-	49	41	00	0561	.HS	7F4949494100
11D7-	7C	02	01			
11DA-	02	7C	00	0562	.HS	7C0201027C00

```

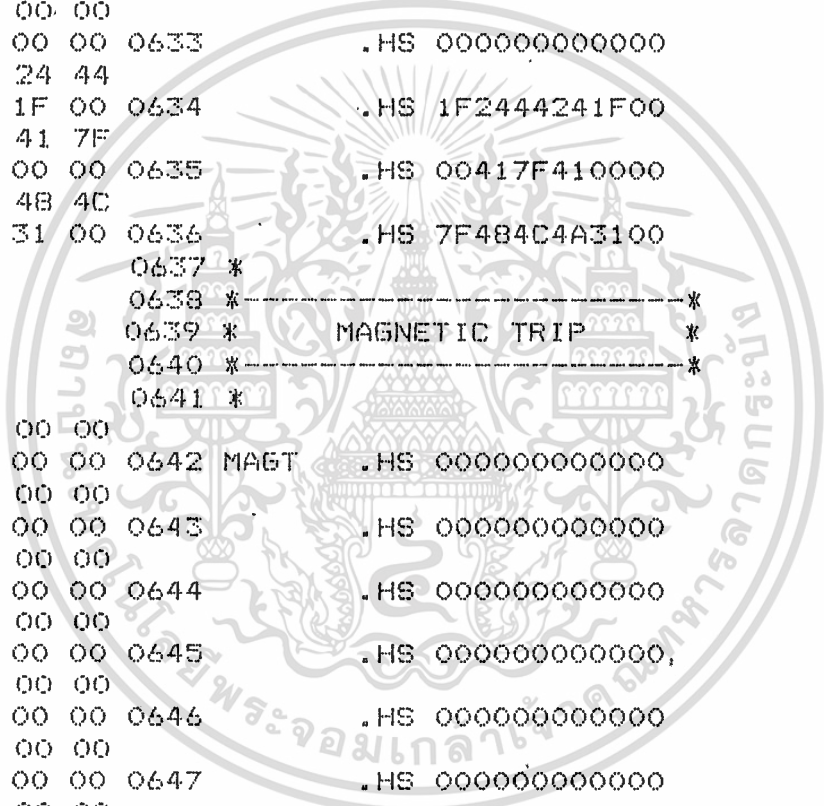
11E0- 49 41 00 0563      .HS 7F4949494100
11E3- 7F 01 01
11E6- 01 01 00 0564      .HS 7F0101010100
      0565 *
      0566 *-----*
      0567 * POST CLEAN 3 SOFT LOW LEVEL *
      0568 *-----*
      0569 *

11E9- 00 00 00
11EC- 00 00 00 0570 PC3SLL .HS 000000000000
11EF- 00 00 00
11F2- 00 00 00 0571      .HS 000000000000
11F5- 00 00 00
11F8- 00 00 00 0572      .HS 000000000000
11FB- 00 00 00
11FE- 00 00 00 0573      .HS 000000000000
1201- 00 00 00
1204- 00 00 00 0574      .HS 000000000000
1207- 00 00 00
120A- 00 00 00 0575      .HS 000000000000
120D- 00 00 00
1210- 00 00 00 0576      .HS 000000000000
1213- 00 00 00
1216- 00 00 00 0577      .HS 000000000000
1219- 00 00 00
121C- 00 00 00 0578      .HS 000000000000
121F- 00 00 00
1222- 00 00 00 0579      .HS 000000000000
1225- 00 00 00
1228- 00 00 00 0580      .HS 000000000000
122B- 7F 4B 4B
122E- 48 30 00 0581      .HS 7F4B4B483000
1231- 3E 41 41
1234- 41 3E 00 0582      .HS 3E4141413E00
1237- 32 49 49
123A- 49 26 00 0583      .HS 324949492600
123D- 40 40 7F
1240- 40 40 00 0584      .HS 40407F404000
1243- 00 00 00
1246- 00 00 00 0585      .HS 000000000000
1249- 3E 41 41
124C- 41 22 00 0586      .HS 3E4141412200
124F- 7F 01 01
1252- 01 01 00 0587      .HS 7F0101010100
1255- 7F 49 49
1258- 49 41 00 0588      .HS 7F4949494100
125B- 1F 24 44
125E- 24 1F 00 0589      .HS 1F2444241F00
1261- 7F 20 10
1264- 08 7F 00 0590      .HS 7F2010087F00
1267- 00 00 00
126A- 00 00 00 0591      .HS 000000000000
126D- 22 41 49
1270- 49 36 00 0592      .HS 224149493600
1273- 00 00 00
1276- 00 00 00 0593      .HS 000000000000

```

127C-	41	3E	00	0594	.HS	417F41413E00
127F-	00	41	7F			
1282-	41	00	00	0595	.HS	00417F410000
1285-	00	00	00			
1288-	00	00	00	0596	.HS	000000000000
128B-	7F	01	01			
128E-	01	01	00	0597	.HS	7F0101010100
1291-	3E	41	41			
1294-	41	3E	00	0598	.HS	3E4141413E00
1297-	7F	02	0C			
129A-	02	7F	00	0599	.HS	7F020C027F00
129D-	00	00	00			
12A0-	00	00	00	0600	.HS	000000000000
12A3-	7F	01	01			
12A6-	01	01	00	0601	.HS	7F0101010100
12A9-	7F	49	49			
12AC-	49	41	00	0602	.HS	7F4949494100
12AF-	7C	02	01			
12B2-	02	7C	00	0603	.HS	7C0201027C00
12B5-	7F	49	49			
12B8-	49	41	00	0604	.HS	7F4949494100
12BB-	7F	01	01			
12BE-	01	01	00	0605	.HS	7F0101010100
				0606 *		
				0607 *		*
				0608 *	NO PRESSURE AIR	*
				0609 *		*
				0610 *		
12C1-	00	00	00			
12C4-	00	00	00	0611 NFA	.HS	000000000000
12C7-	00	00	00			
12CA-	00	00	00	0612	.HS	000000000000
12CD-	00	00	00			
12D0-	00	00	00	0613	.HS	000000000000
12D3-	00	00	00			
12D6-	00	00	00	0614	.HS	000000000000
12D9-	00	00	00			
12DC-	00	00	00	0615	.HS	000000000000
12DF-	00	00	00			
12E2-	00	00	00	0616	.HS	000000000000
12E5-	00	00	00			
12E8-	00	00	00	0617	.HS	000000000000
12EB-	00	00	00			
12EE-	00	00	00	0618	.HS	000000000000
12F1-	00	00	00			
12F4-	00	00	00	0619	.HS	000000000000
12F7-	00	00	00			
12FA-	00	00	00	0620	.HS	000000000000
12FD-	00	00	00			
1300-	00	00	00	0621	.HS	000000000000
1303-	7F	20	10			
1306-	08	7F	00	0622	.HS	7F2010087F00
1309-	3E	41	41			
130C-	41	3E	00	0623	.HS	3E4141413E00
130F-	00	00	00			
1312-	00	00	00	0624	.HS	000000000000

1313-	7F	48	48			.HS	7F4848483000
1318-	4B	30	00	0625			
131B-	7F	4B	4C				
131E-	4A	31	00	0626		.HS	7F484C4A3100
1321-	7F	49	49				
1324-	49	41	00	0627		.HS	7F4949494100
1327-	32	49	49				
132A-	49	26	00	0628		.HS	324949492600
132D-	32	49	49				
1330-	49	26	00	0629		.HS	324949492600
1333-	7E	01	01				
1336-	01	7E	00	0630		.HS	7E0101017E00
1339-	7F	4B	4C				
133C-	4A	31	00	0631		.HS	7F484C4A3100
133F-	7F	49	49				
1342-	49	41	00	0632		.HS	7F4949494100
1345-	00	00	00				
1348-	00	00	00	0633		.HS	000000000000
134B-	1F	24	44				
134E-	24	1F	00	0634		.HS	1F2444241F00
1351-	00	41	7F				
1354-	41	00	00	0635		.HS	00417F410000
1357-	7F	4B	4C				
135A-	4A	31	00	0636		.HS	7F484C4A3100
				0637 *			
				0638 *	-----*		
				0639 *	MAGNETIC TRIP	*	
				0640 *	-----*		
				0641 *			
135D-	00	00	00				
1360-	00	00	00	0642	MAGT	.HS	000000000000
1363-	00	00	00				
1366-	00	00	00	0643		.HS	000000000000
1369-	00	00	00				
136C-	00	00	00	0644		.HS	000000000000
136F-	00	00	00				
1372-	00	00	00	0645		.HS	000000000000
1375-	00	00	00				
1378-	00	00	00	0646		.HS	000000000000
137B-	00	00	00				
137E-	00	00	00	0647		.HS	000000000000
1381-	00	00	00				
1384-	00	00	00	0648		.HS	000000000000
1387-	00	00	00				
138A-	00	00	00	0649		.HS	000000000000
138D-	00	00	00				
1390-	00	00	00	0650		.HS	000000000000
1393-	00	00	00				
1396-	00	00	00	0651		.HS	000000000000
1399-	00	00	00				
139C-	00	00	00	0652		.HS	000000000000
139F-	7F	20	1B				
13A2-	20	7F	00	0653		.HS	7F2018207F00
13A5-	1F	24	44				
13A8-	24	1F	00	0654		.HS	1F2444241F00
13AB-	3E	41	49				
13AE-	49	4F	00	0655		.HS	3E4149494F00



13B4-	08	7F	00	0656	.HS	7F2010087F00
13B7-	7F	49	49			
13BA-	49	41	00	0657	.HS	7F4949494100
13BD-	40	40	7F			
13C0-	40	40	00	0658	.HS	40407F404000
13C3-	00	41	7F			
13C6-	41	00	00	0659	.HS	00417F410000
13C9-	3E	41	41			
13CC-	41	22	00	0660	.HS	3E4141412200
13CF-	00	00	00			
13D2-	00	00	00	0661	.HS	000000000000
13D5-	40	40	7F			
13D8-	40	40	00	0662	.HS	40407F404000
13DB-	7F	48	4C			
13DE-	4A	31	00	0663	.HS	7F484C4A3100
13E1-	00	41	7F			
13E4-	41	00	00	0664	.HS	00417F410000
13E7-	7F	48	4B			
13EA-	48	30	00	0665	.HS	7F4848483000
				0666	*-----*	
				0667	* PRECLEAN LOW LEVEL *	
				0668	*-----*	
13ED-	00	00	00			
13F0-	00	00	00	0669	PLL	.HS 000000000000
13F3-	00	00	00			
13F6-	00	00	00	0670		.HS 000000000000
13F9-	00	00	00			
13FC-	00	00	00	0671		.HS 000000000000
13FF-	00	00	00			
1402-	00	00	00	0672		.HS 000000000000
1405-	00	00	00			
1408-	00	00	00	0673		.HS 000000000000
140B-	00	00	00			
140E-	00	00	00	0674		.HS 000000000000
1411-	00	00	00			
1414-	00	00	00	0675		.HS 000000000000
1417-	00	00	00			
141A-	00	00	00	0676		.HS 000000000000
141D-	00	00	00			
1420-	00	00	00	0677		.HS 000000000000
1423-	00	00	00			
1426-	00	00	00	0678		.HS 000000000000
1429-	00	00	00			
142C-	00	00	00	0679		.HS 000000000000
142F-	7F	48	48			
1432-	48	30	00	0680	.HS	7F4848483000
1435-	7F	48	4C			
1438-	4A	31	00	0681	.HS	7F484C4A3100
143B-	7F	49	49			
143E-	49	41	00	0682	.HS	7F4949494100
1441-	3E	41	41			
1444-	41	22	00	0683	.HS	3E4141412200
1447-	7F	01	01			
144A-	01	01	00	0684	.HS	7F0101010100
144D-	7F	49	49			
1450-	49	41	00	0685	.HS	7F4949494100

1456-	24	1F	00	0686	.HS	1F2444241F00
1459-	7F	20	10			
145C-	08	7F	00	0687	.HS	7F2010087F00
145F-	00	00	00			
1462-	00	00	00	0688	.HS	000000000000
1465-	7F	01	01			
1468-	01	01	00	0689	.HS	7F0101010100
146B-	3E	41	41			
146E-	41	3E	00	0690	.HS	3E4141413E00
1471-	7F	02	0C			
1474-	02	7F	00	0691	.HS	7F020C027F00
1477-	00	00	00			
147A-	00	00	00	0692	.HS	000000000000
147D-	7F	01	01			
1480-	01	01	00	0693	.HS	7F0101010100
1483-	3E	49	49			
1486-	49	41	00	0694	.HS	3E4949494100
1489-	7C	02	01			
148C-	02	7C	00	0695	.HS	7C0201027C00
148F-	7F	49	49			
1492-	49	41	00	0696	.HS	7F4949494100
1495-	7F	01	01			
1498-	01	01	00	0697	.HS	7F0101010100
149B-	00	00	00			
149E-	00	00	00	0698	.HS	000000000000
14A1-	00	00	00			
14A4-	00	00	00	0699	.HS	000000000000
14A7-	00	00	00			
14AA-	00	00	00	0700	.HS	000000000000
14AD-	00	00	00			
14B0-	00	00	00	0701	.HS	000000000000
14B3-	00	00	00			
14B6-	00	00	00	0702	.HS	000000000000
14B9-	00	00	00			
14BC-	00	00	00	0703	.HS	000000000000
14BF-	00	00	00			
14C2-	00	00	00	0704	.HS	000000000000
14C5-	00	00	00			
14C8-	00	00	00	0705	.HS	000000000000
14CB-	00	00	00			
14CE-	00	00	00	0706	.HS	000000000000
14D1-	00	00	00			
14D4-	00	00	00	0707	.HS	000000000000
14D7-	00	00	00			
14DA-	00	00	00	0708	.HS	000000000000
14DD-	00	00	00			
14E0-	00	00	00	0709	.HS	000000000000

SYMBOL TABLE

0739- AA
074B- AAA
0A15- AUTF
0979- AUTM
0745- CC

0CE1- DARK

0733-- HH
0DE7-- HSA
073F-- II
135D-- MAST
OFD3-- MAN
0B53-- MIX
0751-- NN
12C1-- NPA
075D-- OO
1021-- PC1SLL
1105-- PC2SLL
11E9-- PC3SLL
13ED-- PLL
0D3F-- PND
0AB7-- PREOL
0C37-- SOLDL
0EAD-- THWOL
0727-- TT
0D39-- ZZ

0000 ERRORS IN ASSEMBLY



กิตติกรรมประกาศ

ขอขอบพระคุณ ผศ. ดร. กนก เจนจิรวงศ์เวช และ อ. กฤษดากร กล่อมการ ที่ว่า
กรุณาให้คำปรึกษาทางด้านเทคนิคต่างๆ จนโครงการนี้สำเร็จลุล่วงไปด้วยดี



หนังสืออ้างอิง

1. THE APPLE CONNECTION
JAMES W. COFFRON
2. PROGRAMING THE Z-80 (THIRD EDITION)
RODNAY ZAKS
3. ไมโครโปรเซสเซอร์
วิบูลย์ ชื่นแขก
4. การใช้งาน Z-80

