



ปีการศึกษา 2534

การสื่อสารข้อมูลแบบจุดต่อจุด
Point-to-Point Data Communication

โดย

นายเจษฎา ศิวรักษ์	301044
นายรุ่งแสง เครือไวยศวรรณ	301229

อาจารย์ที่ปรึกษา

รศ.ดร.วิวัฒน์	กิรานนท์
อาจารย์ปราโมทย์	วาดเขียน



ปริญญานิพนธ์ปีการศึกษา 2533

ภาควิชา วิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การสื่อสารข้อมูลแบบจุดต่อจุด

ผู้จัดทำ

1. นายเจษฎา ศิจรักษ์ 301044

2. นายรุ่งแสง เครือไวยสารภณ 301229

(Handwritten signature)

(รศ.ดร. วิวัฒน์ กิรานนท์)

อาจารย์ที่ปรึกษา

(Handwritten signature)

(อาจารย์ปราโมทย์ วาดเขียน)

อาจารย์ที่ปรึกษา

เลขที่ T33016 ๖5
เลขทะเบียน 024849
วัน, เดือน, ปี 12 ก.ค. 34

การสื่อสารข้อมูลแบบจุดต่อจุด

นายเจษฎา ศิวรักษ์

นายรุ่งแสง เครือไวยสุวรรณ

รศ. ดร. วิวัฒน์ กิรานนท์ อาจารย์ที่ปรึกษา

อาจารย์ปราโมทย์ วาดเขียน

ปีการศึกษา 2533

บทคัดย่อ

มีผู้กล่าวว่าโลกทุกวันนี้เป็นยุคของข่าวสาร วิชาการทางการสื่อสาร, อิเลคทรอนิกส์และคอมพิวเตอร์เป็นผลให้การเสนอข่าวสารเป็นไปอย่างรวดเร็วโดยเฉพาะการสื่อสารระหว่างคอมพิวเตอร์ กับคอมพิวเตอร์ด้วยกันโดยผ่านโมเด็ม (Modem) ทำให้สามารถส่งและรับข้อมูลได้ระยะทางไกลขึ้น

โมเด็ม (Modem) คืออุปกรณ์ที่ทำหน้าที่มอดูเลต (Modulate) และดีมอดูเลต (Demodulate) สัญญาณโดยผ่านตัวกลางซึ่งส่วนใหญ่เป็นสายโทรศัพท์ เนื่องจากเครื่องข่ายสายโทรศัพท์ที่มีอยู่ทั่วประเทศ ทำให้การติดต่อสื่อสารระหว่างกันได้สะดวกขึ้น โดยในโครงการนี้ได้เสนอการสร้างโมเด็มเพื่อนำมาใช้ในระบบจุดต่อจุด (Point-to-Point) โดยอาศัยมาตรฐาน Bell 103, มีการมอดูเลตแบบ FSK (Frequency Shift Keying) ส่งและรับข้อมูลแบบอนุกรม (Asynchronous) ด้วยความเร็ว 300 bps ได้ทั้งแบบฟูลดูเพล็กซ์ (Full Duplex) และฮาล์ฟดูเพล็กซ์ (Half-Duplex) โดยมีซอฟต์แวร์ที่สามารถใช้ส่งหรือรับข้อมูลได้ทีละตัวอักษรจากคีย์บอร์ดโดยตรง และแบบไฟล์ข้อความ (Text File)

Point-to-Point Data Communication

Jesada Sivaraks

Rungsang Kruawaisayawan

Prof.Asst.Wiwat Kiranon Advisor

Pramote Wadkean

1990

Abstract

Someone said "This period is the era of Information". The evolution of the Telecommunication, Electronics and Computer is the cause of progressive communication. Especially, the computer in communication is able to send and receive information in the long distance by Modem.

Modem is an equipment which modulated and demodulated signal through telephone line. Because of Network of telephone is all over, the communication through telephone line is convenience. In this project, the design of modem for point to point data communication use BELL 103 Standard, Asynchronous communication with 300 bps for both full duplex and half duplex. Software is able to transmitting and receiving data both each character from keyboard and text file.

สารบัญ

		หน้า
บทที่ 1	บทนำ	1-1
บทที่ 2	ทฤษฎีและหลักการ	
2.1	<u>การสื่อสารข้อมูล</u>	
2.1.1	วิธีการถ่ายโอนข้อมูล	2-1
2.1.2	รูปแบบของการสื่อสารแบบอนุกรม	2-3
2.1.3	ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม	2-4
2.1.4	การส่งแบบซิงโครนัส	2-5
2.1.5	การสื่อสารแบบอะซิงโครนัส	2-9
2.1.6	การควบคุมในการส่งเมื่อความเร็วในการทำงานของฝ่ายส่ง และฝ่ายรับทำงานไม่เท่ากัน	2-11
2.1.7	ประสิทธิภาพของการส่งผ่านข้อมูล	2-15
2.1.8	รหัสที่ใช้ในการส่งสัญญาณ	2-17
2.2	<u>หลักการของโมเด็ม</u>	
2.2.1	โมเด็มและความถี่เสียง	2-26
2.2.2	ชนิดของโมเด็ม	2-27
2.2.3	เทคนิคการผสมสัญญาณ	2-32
2.2.4	หลักการในการมอดูเลตสัญญาณ	2-41
2.2.5	เทคนิคการแยกสัญญาณ	2-42
2.2.6	ลักษณะของตัวกรองสัญญาณที่ต้องการ	2-45
2.2.7	การกำจัดสัญญาณสะท้อน	2-45
2.2.8	การบิดเบือนของสัญญาณ	2-46
2.2.9	สัญญาณรบกวน	2-49
2.2.10	การเชื่อมต่อเข้ากับสายโทรศัพท์	2-50
2.3	<u>Interface EIA RS-232C</u>	
2.3.1	การอินเทอร์เฟซไมโครโปลาเซลเซอร์	2-51
2.3.2	IBM Asynchronous Communications Adapter	2-52
2.3.3	การกำหนดจุดต่อของ RS-232C	2-56

2.3.4	ระดับสัญญาณของ RS-232C	2-64
2.4	<u>การใช้โปรแกรมในการสื่อสารข้อมูล</u>	2-65
บทที่ 3	การออกแบบแผนการสร้าง	
3.1	<u>บล็อกไดอะแกรมของโมเด็ม</u>	
3.1.1	ภาคแปลงระดับสัญญาณสำหรับติดต่อกับ RS-232C พอร์ต	3-2
3.1.2	ภาค Modulate และ ภาค Demodulate	3-3
3.1.3	คูเพิลเลอร์	3-10
3.1.4	วงจรกรองสัญญาณ	3-11
3.1.5	ภาค Carrier Detect	3-17
3.1.6	ภาควงจรขยาย	3-18
3.1.7	ภาควงจรลิมิตเตอร์	3-19
3.2	<u>การทำงานของโปรแกรมการสื่อสารข้อมูล</u>	
3.2.1	โปรแกรมการรับส่งข้อมูลที่ละตัวอักษร	3-21
3.2.2	โปรแกรมการรับส่งไฟล์ข้อมูล	3-21
บทที่ 4	การทดลองและผลการทดลอง	
4.1	การทดลองผลตอบสนองความถี่ของแบนด์พาสฟิลเตอร์	4-1
4.2	การทดลองวัดลักษณะสัญญาณที่ภาคต่าง ๆ ของวงจรโมเด็ม	4-5
4.3	ผลการทดลองการส่งข้อมูลระหว่างคอมพิวเตอร์	4-13
บทที่ 5	สรุปผลการทดลองและวิจารณ์	
5.1	ส่วนของวงจรโมเด็ม	5-1
5.2	ส่วนโปรแกรมที่ใช้ในการสื่อสารข้อมูล	5-2
5.3	แนวทางในการทำการศึกษาค้นคว้า	5-3
ภาคผนวก ก.	โมเด็มมาตรฐาน Bell 103	
ภาคผนวก ข.	วงจร Filter แบบต่าง ๆ	
ภาคผนวก ค.	การใช้โปรแกรมการสื่อสารข้อมูล Procomm	
ภาคผนวก ง.	ไอซีโมเด็มแบบต่างๆ	
ภาคผนวก จ.	Data ของไอซีที่ใช้ในโครงงาน	

กิตติกรรมประกาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 หนึ่งสิ่งอย่างอื่น
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันคอมพิวเตอร์ (computer) ได้เข้ามาเป็นส่วนหนึ่งในชีวิตประจำวันโดยได้นำไปใช้ในงานในด้านต่าง ๆ หลายแขนง คอมพิวเตอร์มีบทบาทสำคัญเป็นอย่างมาก เนื่องจากมีการใช้งานคอมพิวเตอร์กันอย่างแพร่หลาย ทั้งทางด้านธุรกิจการค้าการติดต่อข่าวสารระหว่างประเทศรวมทั้งการติดต่อสื่อสารในชีวิตประจำวัน และในปัจจุบันคอมพิวเตอร์เข้ามามีบทบาทต่อการทำงานและชีวิตประจำวันของคนเรามากขึ้น โดยเฉพาะไมโครคอมพิวเตอร์ซึ่งนับวันก็มีราคาถูกลงเรื่อย ๆ ซึ่งเป็นสัดส่วนกลับกันกับประสิทธิภาพ ฉะนั้นถ้าเราสามารถติดต่อสื่อสารหรือเชื่อมโยงข้อมูลระหว่างคอมพิวเตอร์หรืออุปกรณ์สื่อสารอื่น ๆ เพื่อการให้ข่าวสารการแลกเปลี่ยนข้อมูลซึ่งกันและกันได้ก็จะเป็นการเพิ่มประสิทธิภาพของการสื่อสาร และเป็นการประหยัดเพราะเครื่องไมโครคอมพิวเตอร์เรามีอยู่แล้วเพียง แต่เป็นการใช้ประโยชน์ของเครื่องให้มากขึ้น ซึ่งการส่งข้อมูลนี้เราเรียกกันโดยทั่วไปว่า DATA COMMUNICATION และยังมีมีการปรับปรุงการติดต่อให้เป็นเครือข่ายอีกเพื่อการใช้งานของอุปกรณ์ที่มีราคาแพง และพยายามให้เต็มประสิทธิภาพ หรือให้มีประโยชน์สูงสุดซึ่งระบบนี้เรียกกันว่าระบบโครงข่ายคอมพิวเตอร์ (COMPUTER NETWORK) ซึ่งสามารถแบ่งลักษณะของโครงข่ายคอมพิวเตอร์ได้เป็น 2 ลักษณะใหญ่ ๆ คือ

1) Local Area Network ระบบนี้เป็นการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ในระยะทางไม่เกิน 2 กิโลเมตร โดยใช้สายซึ่งทนสนองความถี่ได้สูงอย่างเช่นสาย Coaxial Cable ต่อระหว่างคอมพิวเตอร์เข้าด้วยกัน และจะได้โครงข่ายคอมพิวเตอร์ที่มีรูปแบบการวางตัว (TOPOLOGY) แตกต่างกันเป็น Star, Bus หรือ Tree Topology เป็นต้น

2) Wide Area Network ระบบนี้จะใช้ในการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ที่อยู่ห่างกันมากกว่า 2 กิโลเมตรเป็นต้นไป โดยจะอาศัยโครงข่ายโทรศัพท์ที่ซึ่งวางอยู่โดยทั่วไปอยู่แล้วในการส่งข้อมูลไปยังปลายทาง

การติดต่อสื่อสารข้อมูลระหว่างคอมพิวเตอร์สามารถติดต่อ (link) กันได้ใน 2 ลักษณะคือ

- การสื่อสารข้อมูลระหว่างกันโดยใช้สายเชื่อมต่อระหว่างกันซึ่งความสามารถใน

การส่งข้อมูลขึ้นอยู่กับคุณสมบัติของสายส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-การสื่อสารข้อมูลโดยผ่านคลื่นวิทยุ ซึ่งสามารถทำการติดต่อกันได้ในระยะทางไกลหรือที่ๆ ไม่สามารถเดินสายส่งเข้าไปถึงที่ได้ ทำให้ไม่มีปัญหาในเรื่องของสายส่ง แต่จะต้องเป็นการสิ้นเปลืองถ้ามีสายส่งอยู่แล้ว

ในการติดต่อสื่อสารข้อมูลโดยปกติแล้ว เราจะสามารถกระทำได้โดยวิธีการเชื่อมโยงสายเข้าด้วยกันโดยตรง ดังนั้นเราสามารถที่จะแบ่งวิธีการส่งตามลักษณะการเดินทางของข้อมูลได้ 2 วิธีคือ

1) การส่งข้อมูลแบบขนาน ข้อมูลจะถูกส่งออกไปทีละบิต (BYTE) โดยบิต (BIT) ทุกบิตที่อยู่ใน 1 ไบท์จะถูกส่งออกไปพร้อม ๆ กัน ซึ่งจำเป็นที่จะต้องใช้องค์สัญญาณ (CHANNEL) ในการส่งอย่างน้อยเท่ากับจำนวนบิตใน 1 ไบท์

2) การส่งข้อมูลแบบอนุกรม ข้อมูลจะถูกส่งออกไปทีละ 1 บิต ใช้องค์สัญญาณในการส่งอาจจะใช้เพียง 1 ช่องสัญญาณเท่านั้น

ข้อมูลที่ใช้ในเครื่องคอมพิวเตอร์นั้นเป็นสัญญาณดิจิทัล ซึ่งการติดต่อซึ่งกันและกันในระยะทางไกล ๆ นั้นอาจจะทำได้ 2 วิธีด้วยกันคือ วิธีการแรกจะทำการส่งสัญญาณดิจิทัลเลยซึ่งการส่งสัญญาณโดยวิธีนี้จะต้องมีสายส่งที่มีลักษณะพิเศษ จะทำการส่งโดยใช้สายธรรมดา เช่นสายโทรศัพท์ไม่ได้ เพราะเมื่อมีระยะทางไกลขึ้นสภาพความเป็นตัวเก็บประจุที่เกิดขึ้นในสาย (STRAY CAPACITOR) จะทำให้เมื่อนำมาใช้ในการส่งข้อมูลที่มีความเร็วสูง อาจจะทำให้เกิดการผิดพลาดของข้อมูลนั้นขึ้นได้เมื่อได้มาถึงปลายทาง วิธีการที่สองการส่งสัญญาณโดยการแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อกก่อน การส่งวิธีนี้จะทำได้ง่ายขึ้นและประหยัดขึ้นเพราะสายส่งสัญญาณไม่จำเป็นต้องมี Bandwidth กว้างมากนักเหมือนกับการส่งสัญญาณดิจิทัล และการส่งสัญญาณโดยวิธีนี้จะทำการส่งโดยใช้สายโทรศัพท์เป็นสายส่งได้ เพราะระบบโทรศัพท์มีเครือข่ายอยู่แล้วอย่างกว้างขวางทำให้ลดค่าใช้จ่ายด้านสายส่งข้อมูล และการติดตั้งสายส่ง ตัวอย่างความพยายามในการนำเอาระบบนี้มาใช้งานก็เช่น การที่ธนาคารพาณิชย์หลายแห่งได้เริ่มนำเอาระบบการฝากถอนเงินต่างสาขาระบบเงินด่วนมาใช้บริการแก่ลูกค้าเพื่อความคล่องตัวและสะดวกรวดเร็ว

การเพี้ยนของสัญญาณดิจิทัล เมื่อส่งผ่านสายโทรศัพท์

ระบบโทรศัพท์โดยทั่วไปนี้จะมีข้อจำกัดสำคัญ คือ สายโทรศัพท์จะถูกออกแบบขึ้นมาใช้สำหรับช่วงความถี่เสียง สำหรับสายโทรศัพท์จะมีช่วงความถี่ระหว่าง 300-3000 Hz คือ จะไม่สามารถตอบสนองต่อสัญญาณ ความถี่สูงและความถี่ต่ำมากๆ ได้

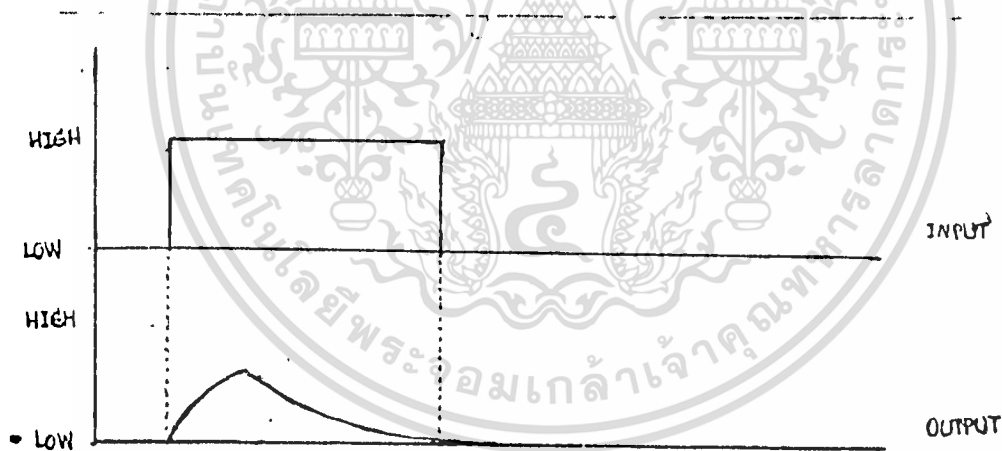
ผลทางด้านความถี่สูง

เมื่อมีการเปลี่ยนแปลงสัญญาณดิจิทัล จากศูนย์ไปหนึ่ง หรือ หนึ่งไปศูนย์ก็ตาม เนื่องจากการเปลี่ยนแปลงอย่างรวดเร็ว ทำให้ตอบสนองไม่ทันดังนั้นผลที่เกิดขึ้นดังรูป 1.1

ผลทางด้านความถี่ต่ำ

เมื่อข้อมูลมีการคงสภาวะนาน ๆ โดยเฉพาะอย่างยิ่งเมื่อเป็น "HIGH" ดังนั้น กล่าวได้ว่า สัญญาณขณะนี้มีค่าเท่ากับศูนย์ แต่สายโทรศัพท์ที่ใช้กันทั่วไป จะไม่สามารถตอบสนองต่อสัญญาณไปตรงได้ ผลที่เกิดขึ้นจะเป็นดังรูป 1.1 ทำให้เกิดการผิดพลาดในการรับส่งได้

ในทางคณิตศาสตร์สัญญาณรูปสี่เหลี่ยมมาพิจารณาได้ว่าเป็นสัญญาณ Sinusoidal ความถี่เท่ากันและรวมด้วยสัญญาณ Sinusoidal ที่มีขนาดต่างกันใน Harmonic ต่าง ๆ กัน และเพราะด้วย Bandwidth ของสายโทรศัพท์นั่นเองที่ตัดเอา Harmonic ออกไปจึงทำให้สัญญาณรูปสี่เหลี่ยมไม่เป็นรูปสี่เหลี่ยมเหมือนเดิม



รูปที่ 1.1 แสดงลักษณะสัญญาณที่เพี้ยนไป เมื่อผ่านสายโทรศัพท์

จากสาเหตุที่นำสัญญาณดิจิทัลต้นแบบส่งเข้าสู่เครือข่ายสื่อสารโทรศัพท์โดยตรง จะทำให้เกิดการเสียรูปทรงขึ้นจึงจำเป็นที่จะต้องเปลี่ยนสัญญาณดิจิทัลให้อยู่ในรูปแบบที่เหมาะสมที่จะส่งผ่านไปตามสายโทรศัพท์ได้โดยการนำไปแฝงไว้ในสัญญาณพาหะ วิธีการเช่นนี้เรียกว่า การมอดคูลเลท (Modulate) สำหรับสัญญาณที่จะเป็นพาหะได้ดีในการสื่อสารด้วยสายโทรศัพท์ ก็คือ สัญญาณรูปคลื่น Sinusoidal กระบวนการที่นำสัญญาณที่จะส่ง (Digital Signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แฝงเข้าไปในสัญญาณพาหะ (Carrier signal) เรียกว่า "MODULATION" เมื่อส่งไปตามสายส่งจนถึงผู้รับแล้ว ที่ผู้รับจะมีกระบวนการในการที่จะทำการถอดสัญญาณดิจิทัลที่ส่งมาให้แยกออกจากสัญญาณพาหะ ซึ่งกระบวนการนี้จะเรียกว่า "DEMODULATION"

ในการสื่อสารข้อมูลนั้นจะต้องมีการรับส่งข้อมูล ดังนั้นจึงมีการ Modulation เพื่อสำหรับส่งข้อมูลออกไป และจะต้องมีการ Demodulation เพื่อที่จะรับข้อมูลเข้ามา ซึ่งมีอุปกรณ์ชิ้นหนึ่งซึ่งใช้กระบวนการทั้ง 2 แบบนี้คือ MODEM โดยที่คำว่า MODEM เป็นคำที่นำส่วนหนึ่งของคำสองคำมาประกอบกันคือคำว่า MODULATOR กับคำว่า DEMODULATOR ในบางครั้งอาจพบว่าผู้เรียก MODEM ว่าเป็น DATA SET ก็ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีพื้นฐาน

2.1 การสื่อสารข้อมูล

การสื่อสารข้อมูล เป็นการส่งข่าวสารดิจิทัล (DIGITAL INFORMATION) ซึ่งโดยมากอยู่ในรูปของเลขฐานสอง จากแหล่งกำเนิดไปยังจุดหมายปลายทาง ข้อมูลจากแหล่งกำเนิดจะอยู่ในลักษณะสัญญาณดิจิทัล และข้อมูลที่รับได้ก็จะอยู่ในลักษณะสัญญาณดิจิทัลเช่นเดียวกันถึงแม้ว่าข้อมูลจะสามารถส่งได้ในลักษณะสัญญาณอนาล็อกหรือสัญญาณดิจิทัลก็ตาม ข่าวสารจากแหล่งกำเนิด อาจจะเป็นรหัสของตัวอักษร ตัวเลขหรือเครื่องหมายที่อยู่ในรูปของเลขฐานสอง เช่นรหัส ASCII หรือรหัส EBCDIC รหัสของไมโครโปรเซสเซอร์ (MICROPROCESSOR OP-CODES) , รหัสควบคุม , รหัสที่อยู่ของผู้ใช้ (USER ADDRESS) , โปรแกรมคอมพิวเตอร์ , ข่าวสารฐานข้อมูล (DATA BASE INFORMATION)

โครงข่ายการสื่อสารข้อมูล (DATA COMMUNICATION NETWORK) แบบง่าย ๆ ก็เช่นการเชื่อมโยงคอมพิวเตอร์ส่วนบุคคล หรือไมโครคอมพิวเตอร์สองเครื่องในระยะทางใกล้ด้วยสายธรรมดาเข้าด้วยกันโดยตรง แต่ถ้าเป็นระยะทางไกลอาจจะต้องใช้สายโทรศัพท์แทน หรือถ้าจะให้ เป็นโครงข่ายการสื่อสารข้อมูลที่ยุ่งยาก อาจจะใช้ประกอบด้วยคอมพิวเตอร์เมนเฟรม (MAINFRAME COMPUTER) หนึ่งเครื่องหรือมากกว่า กับอุปกรณ์ปลายทางข้อมูลเป็นจำนวนร้อย ๆ เครื่อง

2.1.1 วิธีการถ่ายโอนข้อมูล

มีอยู่ 2 ประเภท

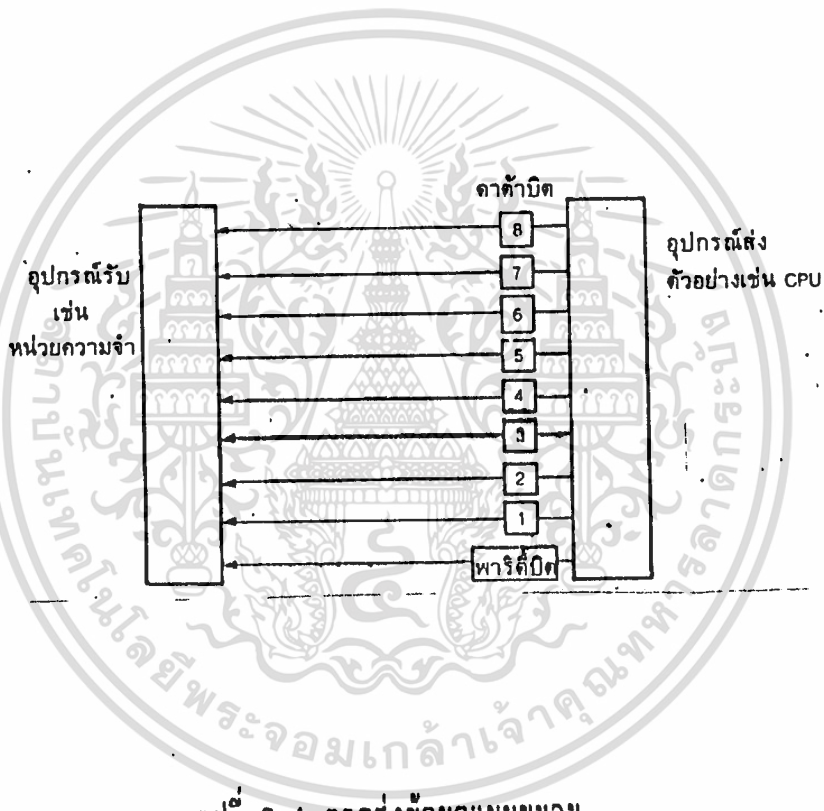
การถ่ายโอนข้อมูลแบบขนาน ลักษณะการส่งข้อมูลแบบขนาน ทำได้โดยการส่งข้อมูลออกมาทีละ 1 Byte จากอุปกรณ์ส่งไปยังอุปกรณ์รับ ตัวกลางระหว่าง 2 เครื่องจะต้องมีช่องทางให้ข้อมูลเดินทางอย่างน้อย 8 ช่องทาง โดยมากจะเป็นสายขนานให้กระแสไฟฟ้าวิ่งมากกว่าจะเป็นตัวกลางชนิดอื่น เนื่องจากมีการลดทอนของสัญญาณเนื่องมาจากความต้านทานของสาย ระยะทางระหว่าง 2 เครื่องจึงไม่ควรจะเกิน 100 ฟุต ปัญหาที่เกิดขึ้นหากระยะทางของสายมากกว่านี้ก็คือ ระดับของกราวด์ในทางไฟฟ้าที่จุดรับผิดไปจากจุดส่ง ทำให้เกิดการผิดพลาดในการรับสัญญาณลอจิกทางฝ่ายรับ

นอกจากสายที่เป็นทางเดินของข้อมูลแล้วอาจจะมีทางเดินของสัญญาณควบคุมอื่น ๆ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์ หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

อีก เป็นต้นว่า bit ที่บอก Parity ของสัญญาณ เพื่อเป็นการตรวจสอบความผิดพลาดของการรับสัญญาณที่ปลายทาง หรือสายที่ควบคุมการโต้ตอบ (Hand-Shake) ตัวที่กล่าวมาแล้ว

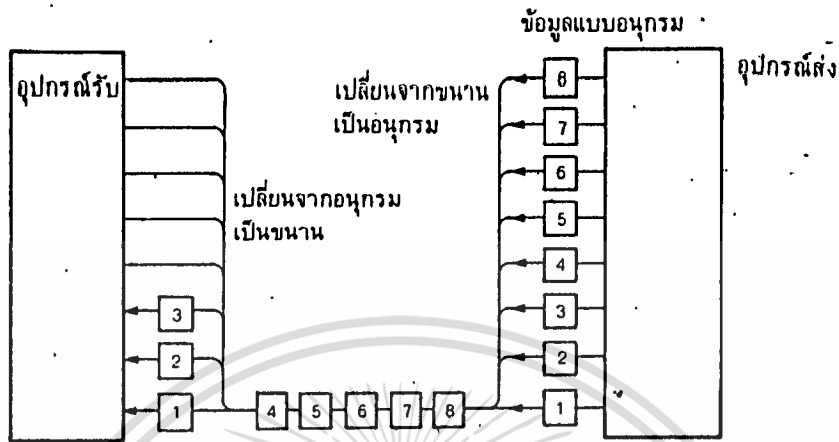
จะเห็นว่าการส่งแบบขนานส่วนมากจะทำในระยะใกล้ ๆ เนื่องจากจะต้องมีช่องทางเดินของสัญญาณมากกว่า 8 สาย และอุปกรณ์ที่ติดต่อกับแบบขนานกับคอมพิวเตอร์ที่เห็นจะได้อ่างเครื่องพิมพ์ตั้งได้กล่าวมาแล้ว



รูปที่ 2-1 การส่งข้อมูลแบบขนาน

การถ่ายโอนข้อมูลแบบอนุกรม ในการถ่ายโอนข้อมูลแบบอนุกรม ข้อมูลถูกส่งออกมาทีละบิต ระหว่างจุดส่งและจุดรับ จะเห็นว่าการส่งข้อมูลแบบนี้จะช้ากว่าแบบขนานที่กล่าวมาแล้วอย่างแน่นอน แต่สาเหตุที่มีการนิยมใช้การส่งแบบนี้ก็เพราะตัวกลางที่ใช้ในการสื่อสารแบบนี้ต้องการเพียงช่องทางเดียวหรือสายเพียงคู่เดียว ทำให้ค่าใช้จ่ายในเรื่องของสื่อกลางถูกกว่าแบบขนาน สำหรับการส่งระยะทางไกล ๆ โดยเฉพาะเมื่อเรามีระบบการสื่อสารทางโทรศัพท์ไว้ใช้งานอยู่แล้วย่อมจะเป็นการสะดวกที่จะนำมาใช้ถ่ายโอนข้อมูลแบบอนุกรมได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-2 การส่งข้อมูลแบบอนุกรม

จากรูปแสดงให้เห็นการส่งข้อมูลแบบอนุกรม ข้อมูลจากจุดส่งจะถูกเปลี่ยนให้เป็นอนุกรมเสียก่อนแล้วค่อยทยอยส่งออกทีละบิตไปยังจุดรับ ณ ที่จุดรับจะต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งมาทีละบิต ให้เป็นสัญญาณแบบขนานซึ่งลงตัวพอดีนั่นคือ Bit 1 ลงที่ Data Bus เส้นที่ 1 พอดีการที่จะทำให้การแปลงสัญญาณจากอนุกรมทีละบิตให้ลงพอดีนั้นจำเป็นจะต้องมีกลไกที่เหมาะสม เพื่อป้องกันการผิดพลาดในการรับ กลไกที่ว่านี้แบ่งออกเป็น 2 แบบ คือ

1. การสื่อสารแบบ Synchronous
2. การสื่อสารแบบ Asynchronous

2.1.2 รูปแบบของการสื่อสารแบบอนุกรม

การติดต่อแบบอนุกรมอาจจะแบ่งตามรูปลักษณะได้ 3 แบบ

1. แบบซิมเพล็กซ์ (SIMPLEX) ข้อมูลที่ส่งได้ในทางเดียวเท่านั้นบางครั้งก็เรียกว่าการส่งทิศทางเดียว (Unidirectional Data Bus) ในการสื่อสารแบบนี้อุปกรณ์สื่อสารด้านหนึ่ง จะส่งข้อมูลไปในช่องสัญญาณได้เท่านั้น แต่จะรับข้อมูลจากช่องสัญญาณไม่ได้และอุปกรณ์สื่อสารอีกด้านหนึ่งจะรับข้อมูลจากช่องสัญญาณได้เท่านั้น และจะส่งข้อมูลเข้าไปในช่องสัญญาณไม่ได้

2. แบบฮาล์ฟดูเพล็กซ์ (HALF DUPLEX) หมายถึงการสื่อสารข้อมูลใน 2 ทิศทาง แต่ในช่วงเวลาหนึ่งได้เพียงทิศทางเดียวเท่านั้น อุปกรณ์สื่อสารทั้ง 2 ด้านจะผลัดกันรับผลัดกันส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสื่อสารแบบนี้ส่วนใหญ่แล้วจะใช้ระบบสาย 2 เส้น (2 wire)

3. แบบฟูลดูเพล็กซ์ (FULL DUPLEX) หมายถึงการสื่อสารข้อมูลใน 2 ทิศทางพร้อมกัน การสื่อสารแบบนี้ใช้ได้ทั้งระบบสาย 2 เส้นและสาย 4 เส้น (4 wire) แต่ในระบบสาย 2 เส้น จะต้องอาศัยเทคนิคการแบ่งความถี่เข้าช่วย คือจะส่งในความถี่ช่วงหนึ่ง และจะรับในความถี่อีกช่วงหนึ่ง



รูปที่ 2-3 รูปแบบการสื่อสารข้อมูลอนุกรม

2.1.3 ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรม หน่วยวัดเป็นบิตต่อวินาที (bps) หน่วยที่บรรยายถึงการเปลี่ยนแปลงของสัญญาณใน 1 วินาที เรียกว่าอัตรา (baud rate) หรืออัตราบอด หลายคนยังเข้าใจสับสนระหว่างอัตราบอดแสดงถึงการส่งของข้อมูลแบบอนุกรมมากกว่า 1 บิต ถ้าเขียนในรูปของสมการทางคณิตศาสตร์เราก็จะได้

$$\text{อัตราบิต (Bit rate)} = \text{อัตราบอด (Baud rate)} \times \text{บิตใน 1 บอด}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 การส่งแบบซิงโครนัส (SYNCHRONOUS TRANSMISSION)

ในการส่งแบบซิงโครนัส (SYNCHRONOUS TRANSMISSION) ในการส่งแบบซิงโครนัส ข้อมูลจะถูกจัดเป็นกลุ่มๆ และทำการส่งข้อมูลทั้งกลุ่มไปพร้อมกันในทีเดียว เราเรียกกลุ่มของข้อมูลนี้ว่า 'Block of Data' และในการส่งผ่านข้อมูลแบบซิงโครนัสนี้ช่วงระยะเวลาของแต่ละบิตที่ทำการส่งจะใช้เวลาเดียวกัน และในการส่งผ่านทั้งตัวอักษร ตัวอักษรตัวแรกและตัวถัดไปจะไม่มีย่อไรมาคั่น (ภายในบล็อกเดียวกัน) ดังนั้นช่วงเวลาระหว่างบิตสุดท้ายของตัวส่งผ่านจะต้องคิดในรูปแบบของระบบส่งผ่านข้อมูลนี้มีแนวโน้มที่จะยึดหลักการส่งผ่านข้อมูลที่อยู่ในรูปของรหัส 1, 0 หรือเลขฐาน 2 นั้นเอง โดยที่ข้อความที่ต้องการส่งนั้นจะอยู่ในรูปของบิตที่แน่นอน



รูปที่ 2-4 แสดงการต่อเนื่องของข้อความที่ถูกส่งผ่านแบบซิงโครนัส

จากรูปแสดงให้เห็นการเอากลุ่มตัวอักษร (ข้อความที่ต้องการส่งผ่าน) มาเรียงต่อกันเพื่อเตรียมส่งผ่านข้อมูลแบบซิงโครนัส เราจะเห็นได้ว่าตัวอักษรที่นำมาต่อกันเรียงชิดกันโดยไม่มีที่ว่างระหว่างตัวอักษรเลย หรือตามที่กล่าวมาแล้วว่าช่วงเวลาระหว่างบิตสุดท้ายของตัวอักษรตัวแรกกับบิตแรกของตัวอักษรถัดไปเท่ากับศูนย์นั่นเอง ในเมื่อรูปแบบการส่งผ่านข้อมูลเป็นเช่นนี้อุปกรณ์รับข้อมูลจะต้องทราบอะไรบ้าง จึงจะระบุลงไปว่าส่วนนั้นๆ เป็นกลุ่มบิตของตัวอักษรที่ถูกเข้ารหัสกันมา สิ่งทีอุปกรณ์รับข้อมูลจะต้องทราบก็คือ บิตใดเป็นบิตแรกของตัวอักษรตัวแรก ขนาดของตัวอักษร (จำนวนบิตที่ใช้แทนหนึ่งตัวอักษร) และอีกประการหนึ่งก็คือ ความเร็วในการส่งผ่านข้อมูลอุปกรณ์รับข้อมูลจึงจะจัดกลุ่มของบิตออกเป็นกลุ่ม ๆ เพื่อแทนค่ากลับเป็นตัวอักษรต่าง ๆ ที่รับเข้ามา อย่างเช่นกรณีทีข้อมูลทีส่งผ่านมาอยู่ในรูปของ

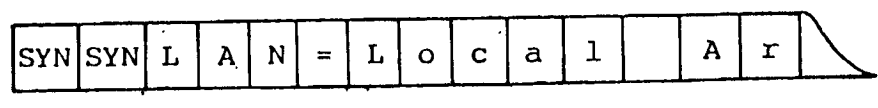


รหัสแอสกี (ASCII) ตัวอักษรแต่ละตัวจะเข้ารหัสในรูป 8 บิตแทนหนึ่งตัวอักษร โดยมีบิตแรกเป็นบิตตรวจสอบ ดังนั้น อุปกรณ์รับข้อมูลจะตัดบิตออกเป็นกลุ่มละ 8 บิตเพื่อนำมาตีความเป็นตัวอักษรแต่ละตัวนั่นเอง

สำหรับวิธีการที่จะระบุลงไปได้ว่า บิตใดเป็นบิตแรกของตัวอักษรตัวแรกนั้นมียุติการดังนี้ ตามที่ได้กล่าวมาแล้วว่าข้อมูลที่ถูกล่องผ่านโดยวิธีการเชิงโครนัสจะถูกจับมารวมกันเป็นกลุ่มของข้อมูล (Block of data) และที่ส่วนต้นของบล็อกเราใส่ตัวอักษร SYN ซึ่งเป็นอักขระพิเศษที่ใช้ในการควบคุมการส่งผ่านข้อมูล โดยที่อักขระเชิง (SYN Character) มีรูปแบบของบิตคือ 00010110 (มีบิตตรวจสอบแบบเลขคี่ Odd parity) และอุปกรณ์รับข้อมูลจะคอยตรวจสอบขบวนบิตที่วิ่งมาว่ามีส่วนใดตรงกับอักขระ SYN บ้าง เมื่อพบอักขระ SYN แล้วอุปกรณ์รับข้อมูลจะทราบได้ทันทีว่าถึงจุดเริ่มต้นที่จะตัดกลุ่มของบิตกลุ่มละ 8 บิต เพื่อแทนตัวอักษรได้ และตัวอักษรหลายๆ ตัวที่ตีความได้ก็คือ ข้อความที่ถูกส่งมาในแต่ละบล็อก แต่การใช้ตัวอักษร SYN เพียงตัวเดียวใส่ไว้ที่ส่วนต้นของบล็อกยังเป็นวิธีการที่ไม่ถูกต้อง เพราะในบางกรณีขบวนของบิตที่แทนตัวอักษรมีบางช่วงที่ไปตรงกับรูปแบบของบิตของอักขระ SYN ได้



(a) กลุ่มบิตที่เกิดขึ้นแล้วมีรูปแบบตรงกับอักขระเชิง

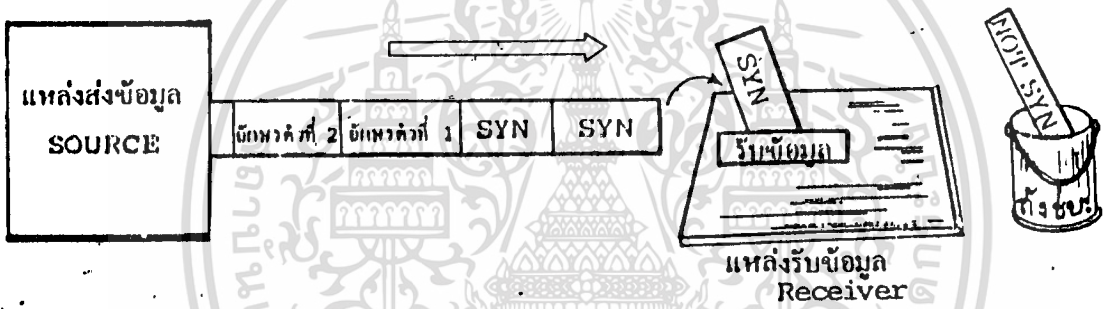


(b) การใช้อักขระเชิง 2 ตัวนำหน้าบล็อกของข้อมูลที่ส่งผ่านในระบบเชิงโครนัส

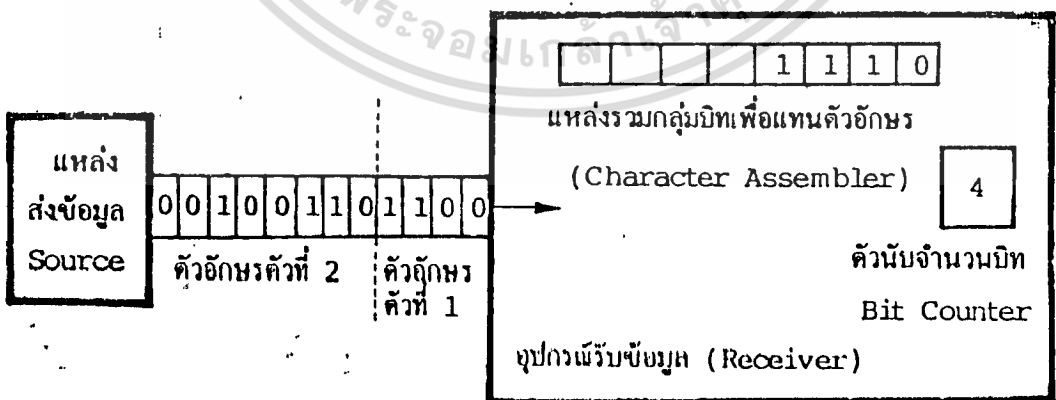
รูป 2-5 แสดงรูปแบบการใช้อักขระ SYN นำหน้ากลุ่มตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 2-5a จะเห็นว่าถ้าส่งข้อความที่มีตัวอักษร b และ a ติดกัน 4 บิตท้ายของตัวอักษร b ต่อกัน 4 บิตแรกของตัวอักษร a ตรงกับอักขระ SYN พอดีจะทำให้อุปกรณ์รับข้อมูลตีความผิดได้ ดังนั้น วิธีการแก้ไขข้อผิดพลาดที่จะเกิดได้จากกรณีเช่นว่านี้โดยการใช้อักขระ SYN 2 ตัวใส่ไว้ที่ส่วนต้นของบล็อกดังแสดงในรูป 2-5b และอุปกรณ์รับข้อมูลก็ต้องทราบข้อตกลงนี้เป็นอย่างดี โดยที่ทันทีที่ตรวจพบอักขระ SYN จะคลุกอีก 8 บิตถัดไปว่าเป็นอักขระ SYN ด้วยหรือไม่ ถ้าใช่จะเริ่มนับรับว่าทุกๆ บิตที่ตามมาคือ ตัวอักษรแต่ละตัว กรณีไม่ใช่ก็จะเริ่มตรวจหาอักขระ SYN ต่อไป หรือกล่าวได้ว่าเครื่องจะปรับตัวเข้าสู่ภาคการค้นหาอักขระ SYN (Look for Sync mode) และเมื่อพบอักขระ SYN อย่างน้อย 2 ตัวก็จะเริ่มเข้าสู่ขบวนการจัดกลุ่มบิตกลุ่มละ 8 บิตแทนตัวอักษรหรือข้อมูลที่ได้รับ



รูป 2-6 แสดงเปรียบเทียบอุปกรณ์รับข้อมูลตรวจหาอักขระซิงในระบบซิงโครนัส



รูป 2-7 แสดงการตัดแฉวของบิตออกกลุ่มละ 8 บิตเพื่อแทนตัวอักษรของอุปกรณ์รับข้อมูลในระบบการส่งผ่านข้อมูลแบบซิงโครนัส

เอกสารนี้เป็นเอกสารที่เผยแพร่โดยสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 2-6 และ 2-7 คือขบวนการรับข้อมูลที่ส่งผ่านมาในระบบ Synchronous ในบางระบบการใช้อักษร SYN นำหน้ากลุ่มข้อมูลอาจใช้อักษร SYN ถึง 3-4ตัวก็ได้ เพื่อความแน่นอนในการส่งผ่านข้อมูลแบบ Synchronous ที่สมบูรณ์แบบยิ่งขึ้น

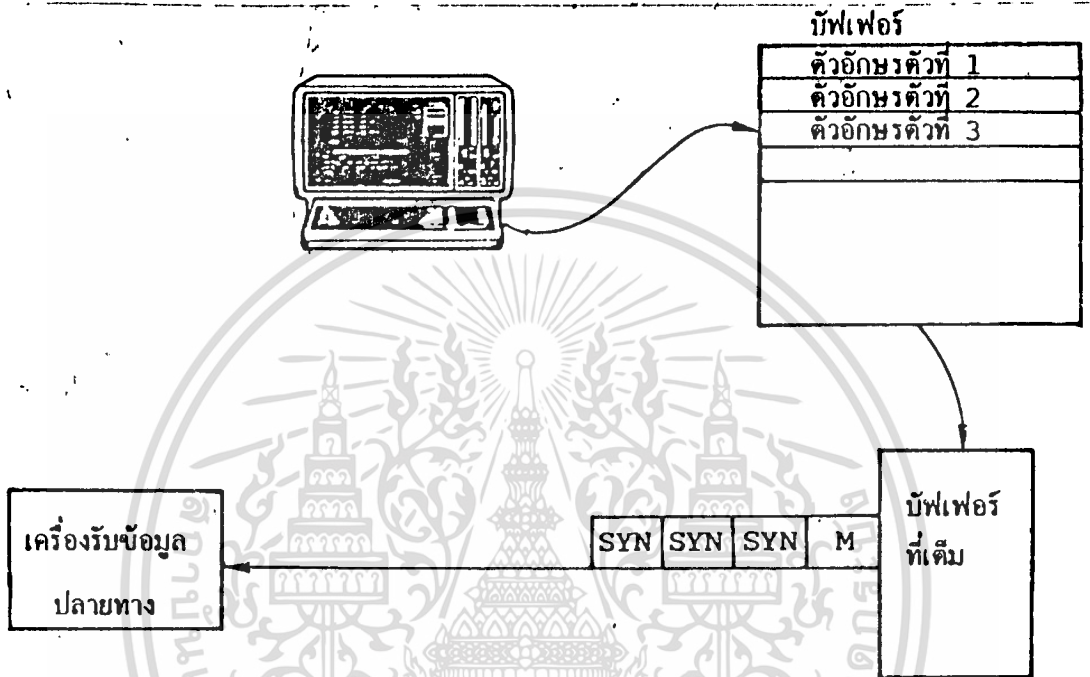
ถ้าจะกล่าวถึง การส่งผ่านข้อมูลแบบ Synchronous นั้นมีอยู่ด้วยกันหลายหัวเรื่องที่จะต้องกล่าวถึงในบางกรณีจะใช้ตัวอักษรที่แตกต่างกัน 2 ตัวเป็นรูปแบบการส่งแบบซิงโครนัส ดังนั้น เครื่องรับข้อมูลจะต้องจำลักษณะของตัวอักษรตัวแรก ซึ่งมีลักษณะเป็นเอกลักษณ์ไว้หนึ่งตัวก่อน จากนั้นจะต้องเตรียมตรวจดูกลุ่มบิตกลุ่มต่อไป เพื่อให้รู้ว่าเป็นตัวอักษรอะไร ในระบบการส่งผ่านข้อมูลที่เป็บบิตล้วนๆ (คือเราไม่สนใจว่ากระแสของบิตเหล่านั้นจะเป็นตัวอักษรหรือไม่) รูปแบบของ Synchronous จะถูกเรียกว่า แฟล็ก (Flag) ความหมายก็คือ มีสัญญาณหรือไม่มีสัญญาณ เช่นเดียวกับการใช้สัญญาณการบอกธง แต่ในทุกกรณีจะเห็นได้ว่า หลักของการส่งสัญญาณแบบซิงโครนัสนั้น จะต้องให้เครื่องรับข้อมูลที่ปลายทางเข้าใจถึงลักษณะของบิตพิเศษที่ส่งมา เพื่อให้รู้ว่าเป็นจุดเริ่มต้นของกลุ่มตัวอักษร (Block) ที่กำลังส่งเรียงกันเข้ามา

บัฟเฟอร์เทอร์มินอล (Buffer Terminals) เมื่อเราทำการส่งผ่านตัวอักษรหลายๆ ตัวโดยระบบจัดกลุ่มเข้าเป็นบล็อกตามระบบของการซิงโครนัส ดังนั้น สภาพของการส่งข้อมูลจึงเป็นเรื่องที่ต้องคำนึงถึงอย่างมาก เราทราบแล้วว่า ผู้ป้อนข้อมูลจะต้องพิมพ์ข้อมูลเข้าทางแป้นพิมพ์จากนั้นข้อมูลจะถูกส่งไปตามสายส่ง เพื่อไปยังสถานีปลายทางด้วยเหตุนี้จึงมีข้อที่ควรพิจารณา 2 ข้อคือ

1. ผู้พิมพ์ข้อมูลป้อนเข้าเครื่องไม่สามารถรักษาระดับความห่างระหว่างตัวอักษรได้
2. ความเร็วในการส่งข้อมูลตามสายส่ง จะมีความเร็วสูงกว่าที่ผู้ป้อนข้อมูลจะพิมพ์เข้าเครื่องมากนัก

ด้วยเหตุผลทั้ง 2 ข้อนี้ จึงต้องสร้างบัฟเฟอร์เทอร์มินอลขึ้น ซึ่งหมายถึงเครื่องเทอร์มินอลจะต้องมีหน่วยความจำ เพื่อเป็นที่รวบรวมตัวอักษรขึ้น ดังรูป 2-8 ซึ่งแสดงให้เห็นถึงเทอร์มินอลที่มีหน่วยความจำอยู่ด้วย หน่วยความจำประเภทนี้จะมีชื่อพิเศษเรียกว่า บัฟเฟอร์ (Buffer) เมื่อเป็นเช่นนี้ผู้ป้อนข้อมูลก็จะพิมพ์ตัวอักษรเข้าเครื่องเทอร์มินอลได้ตามสบาย เมื่อพิมพ์ข้อความที่ต้องการส่งเสร็จแล้วจึงกดปุ่มบังคับการส่งข้อมูล ข้อมูลทั้งหมดก็จะถูกบรรจุเข้าสู่สายส่งไปยังสถานีปลายทางโดยทันทีหรือในบางกรณีเมื่อบัฟเฟอร์เต็ม ก็จะมีการส่งไปโดยอัตโนมัติเสียทีหนึ่งก่อน แล้วล้างบัฟเฟอร์เพื่อรอรับข้อมูลใหม่ต่อไป การสร้างระบบบัฟเฟอร์เทอร์มินอลนี้จะต้องมีการออกแบบทั้งตัวเครื่อง (Hardware) และตัวโปรแกรมควบคุมระบบเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่ง (software) เช่น เป็นตัวสร้างอักขระ SYN หน้ากลุ่มข้อมูลว่าจะใช้อักขระ SYN ก็ตัวก่อนที่จะส่งลงไปยังสายส่งสัญญาณและที่ปลายทางของสายส่ง (เครื่องรับข้อมูล) ก็ยังต้องมีบัฟเฟอร์ช่วยในการรับข้อมูลที่มาตามสายส่ง



รูป 2-8 การใช้บัฟเฟอร์ช่วยในระบบการส่งสัญญาณแบบซิงโครนัส

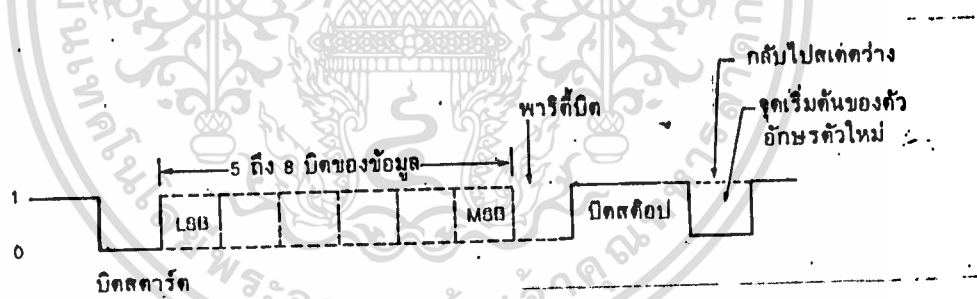
การส่งผ่านข้อมูลแบบซิงโครนัสจะใช้ได้ดีในกรณีที่มีการส่งข้อมูลคราวละมากๆ และมีความเร็วในการส่งข้อมูลสูง

2.1.5 การสื่อสารแบบอะซิงโครนัส (ASYNCHRONOUS TRANSMISSION)

การส่งแบบ Asynchronous นี้ พัฒนามาจากการส่งโทรพิมพ์ในสมัยก่อน ลักษณะของสัญญาณแสดงไว้ในรูป 2-9 เพื่อเพิ่มกลไกในการรับส่งอย่างถูกต้อง สัญญาณ Asynchronous จะประกอบด้วยบิตเริ่มต้นหรือบิตสตาร์ท (Start bit) และบิตสิ้นสุดหรือบิตสตอป (Stop bit) ขณะที่สถานะของการส่งเป็นแบบว่าง (Idle) คือยังไม่มีสัญญาณส่งออกมาจะมีสัญญาณหรือมีแรงดัน (หรือกระแส) ตลอดเวลา เพื่อความแน่ใจว่าฝ่ายรับยังติดต่อกับฝ่ายส่ง เมื่อเริ่มจะส่งข้อมูล สัญญาณของ Asynchronous จะเป็น "0" หนึ่งช่วงสัญญาณนาฬิกา บิตนี้เรียกว่า start bit ตามหลังของ start bit ก็จะเป็นข้อมูลสำหรับ 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อักษร ซึ่งอาจจะมียาวตั้งแต่ 5 บิต จนถึง 8 บิต โดยบิตที่มีค่าน้อยที่สุด (LSB) จะถูกส่งออกมาก่อนไล่ไปจนถึงบิตที่มีค่ามากที่สุด (MSB) การเข้ารหัสอักษรนี้ส่วนมากจะนิยมใช้รหัส ASCII แรกเริ่มทีเดียวในงานของโทรพิมพ์เขาใช้รหัส Baudot ซึ่งใช้ 5 บิต ในการแทนอักษร 1 ตัว ตามหลังข้อมูลก็จะเป็นพาริตีบิต ซึ่งอาจจะใช้หรือไม่ใช้ก็ได้ พาริตีบิตทำหน้าที่เป็นตัวตรวจสอบความถูกต้องของสัญญาณที่ได้รับ พาริตีบิตอาจจะเป็นแบบ คู่ (even) หรือเป็นแบบคี่ (odd) หมายความว่าถ้าหากเป็นพาริตีคี่ จำนวนบิตที่เป็น 1 ในช่วงบิตข้อมูลกับบิตพาริตีรวมแล้วจะต้องเป็นจำนวนคู่ ผู้ส่งจะต้องทำหน้าที่ตรวจสอบข้อมูลแล้วใส่พาริตีเอง ฝ่ายรับเมื่อรับแล้วก็จะต้องตรวจสอบว่าเป็นจริงดังสถานการณ์ที่ตั้งเอาไว้หรือไม่ หากผิดพลาดก็หมายความว่าสัญญาณที่รับนั้นผิดพลาดไปจากสถานที่ส่งออกมา ทั้งนี้ทั้งนั้นจะต้องผิดเป็นจำนวนคี่เท่านั้น คือผิดไป 1 บิต 3 บิต หรือ 5 บิต พร้อมกันจึงจะตรวจสอบได้ว่าผิด มองเห็นง่าย ๆ ว่าถ้าผิดเป็นจำนวนคู่ ผลรวมของจำนวนหนึ่งก็ยังเป็นคู่อยู่ดีทั้งนี้ทั้งนั้นไม่ได้หมายความว่าพาริตีคี่ (Odd Parity) จะตรวจสอบการผิดพลาดเป็นจำนวนคี่ความจริงแล้วตรวจสอบว่าสัญญาณที่รับเข้ามามีจำนวนคี่หรือเปล่านั้นอย่างไรก็ตามโอกาสที่จะผิดพลาด 2 บิตพร้อมกันมีน้อยมาก



รูปที่ 2-9 แสดงการเรียงบิตในแต่ละเฟรมของ Asynchronous

ย้อนกลับมาที่สัญญาณ Asynchronous ใหม่ หลังจากบิตพาริตีแล้วก็จะต้องมี stop bit ซึ่งในความกว้างของ stop bit อาจจะ เป็น 1, 1.5 หรือ 2 บิตแล้วแต่ผู้รับและผู้ส่งจะตกลงกัน การเริ่มใช้ฟอร์ตอนุกรม จึงจำเป็นจะต้องตั้งค่าต่าง ๆ สำหรับเป็นการส่งแบบอนุกรมอันได้แก่

1. ความเร็วในการส่ง
2. ความยาวรหัส 1 อักษร
3. บิตตรวจสอบ

4. จำนวน Stop bit

ในการส่งโทรพิมพ์หรือโทรเลขเมื่อก่อนนี้ใช้ความเร็วแค่ 70 บอด และ 110 บอด สำหรับคอมพิวเตอร์ความเร็วในการส่งมีให้เลือกตั้งแต่ 110, 200, 300, 1200, 2400, 4800, 9600 บอด และสูงไปกว่านั้น เนื่องจากมี IC หลายเบอร์ทำหน้าที่รับส่งแบบ Asynchronous ให้ใช้ การส่งแบบอนุกรมจึงสะดวกสบายสำหรับคนออกแบบพอร์ตอนุกรม

จะเห็นว่ากลไกในการ Synchronous ของการสื่อสาร Asynchronous มีลักษณะเป็นไปทีละตัวอักษร จำนวนพัลส์ของสัญญาณที่ส่งออกยังมีบางส่วนใช้ในการควบคุม การส่งอยู่อันได้แก่ Bit start, Bit stop และ Bit parity ทำให้ความเร็วการส่ง อักษรต่อวินาทีน้อยลงไป การส่งสัญญาณด้วยความเร็ว 300 บอด สำหรับการเข้ารหัส 7 บิต ไม่ได้หมายความว่าส่งได้ 300 อักษรด้วย 7 อักษรต่อวินาที

2.1.6 การควบคุมการส่งเมื่อความเร็วในการทำงานของฝ่ายรับและฝ่ายส่งไม่เท่ากัน

เนื่องจากการถ่ายโอนข้อมูลจากแบบอนุกรมจากเครื่องหนึ่งไปยังอีกเครื่องหนึ่งในบางครั้ง ความเร็วทางฝ่ายรับไม่เพียงพอที่จะทำงานหลายอย่างให้กับฝ่ายส่ง (เช่น รับ, แสดงผล, เก็บ, พิมพ์ ฯลฯ) จึงจำเป็นต้องใช้กลไกการควบคุมการถ่ายโอน ซึ่งมีเทคนิคในการควบคุมความเร็ว ในการส่งแบ่งเป็น 3 ลักษณะ คือ

1. การเก็บข้อมูลชั่วคราว หรือสับฟเฟออร์ (Temporary data storage mechanism)
2. การส่งของข้อมูลนอกการออนออฟการทำงาน (on-off data flow toggle)
3. การใช้โปรโตคอล

การมีบัฟเฟออร์ในการสื่อสารข้อมูล

ในระบบควบคุมการทำงานของไมโครคอมพิวเตอร์ เช่น IBM PC มีกลไกบัฟเฟออร์ รับส่งนี้อยู่แล้ว โปรแกรมในระดับสูงจึงเพียงแต่ทำหน้าที่ดึงข้อมูลจากบัฟเฟออร์นี้ไปใช้ ถ้า ความเร็วในการส่งสูงเกินกว่า 600 Baud ภาษาในระดับสูง เช่น ภาษาเบสิก ฯลฯ นั้นไม่สามารถ ที่จะรับข้อมูลจากพอร์ตอนุกรมได้ทัน จึงจะต้องใช้อินเตอร์รัทท์เข้าช่วยเมื่อมีข้อมูลเข้ามาที่พอร์ต อนุกรมเมื่อไร ระบบควบคุมจะอินเตอร์รัทท์การทำงาน เพื่อดึงข้อมูลไปใส่บัฟเฟออร์รับทันที เพื่อไม่ให้ข้อมูลที่รับหายไปก่อนเมื่อมีตัวใหม่ส่งมาที่พอร์ตอนุกรม

การควบคุมโดยใช้ XON/XOFF

ถึงแม้ว่าเราจะมิบัฟเฟออร์สำหรับการสื่อสารแล้วก็ตาม ในบางครั้งการถ่ายโอน

ข้อมูลด้วยความเร็วสูง และด้วยขนาดของแฟ้มที่จะทำการถ่ายโอนมีขนาดใหญ่กว่าบัฟเฟออร์สื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โอกาสที่ข้อมูลจะหายไปมีอยู่มาก ลองมาคำนวณง่าย ๆ สมมติว่าเราใช้ความเร็วในการถ่ายโอนข้อมูล 9600 บิตต่อวินาที stop bit เป็น 1 บิต ข้อมูล 7 บิต และพาริตีเป็นคู่ ใน 1 ตัวอักษร จะต้องใช้ 11 บิต

เพราะฉะนั้นฝ่ายรับจะต้องอ่านข้อมูลจากพอร์ตอนุกรมทุก 110/9600 ได้ผลประมาณ .001 วินาที หรือ 1 วินาที ถ้าเปรียบเทียบเป็นพัลส์ ได้ประมาณ 5000 พัลส์นาฬิกา (ความเร็วนาฬิกาของ IBM PC = 4.77 MHz หรือประมาณ .2 ไมโครวินาทีต่อหนึ่งพัลส์ $1000/.2 = 5000$) ในเมื่อขั้วเฟืองไม่เพียงพอ เราก็จำเป็นจะต้องควบคุมการรับส่ง โดยการบอกให้ฝ่ายส่งหยุดส่งชั่วคราว (XOFF) จนกว่าฝ่ายรับจะจัดการ เอาข้อมูลออกจากขั้วเฟืองสื่อสารหมดเสียก่อน จึงบอกให้ฝ่ายส่งจัดการส่งต่อไป (XON) ในรหัส ASCII XON มีค่าเท่ากับ 17 XOFF มีค่าเท่ากับ 19 เป็นหน้าที่ของนักเขียนโปรแกรมที่จะต้องจัดการส่ง XOFF ออกไปให้ฝ่ายส่งให้ไต่กรู้ออกที่ขั้วเฟืองสื่อสารจะเต็มเสียก่อน

คอมพิวเตอร์เมนเฟรมส่วนมากจะมีระบบ XON/XOFF ให้ สำหรับการเชื่อมต่อทางด้านความเร็ว (Speed Matching) แต่โปรแกรมสื่อสารที่มีขายสำหรับ IBM PC ไม่มี XON/XOFF ทุกตัว โดยมากโปรแกรมที่เขียนโดยภาษาแอสแซมบลีจะมีโปรแกรม XON/XOFF ให้ แต่โปรแกรมที่เขียนโดยภาษาเบสิกจะมีเพียงบางโปรแกรมเท่านั้น โปรแกรมที่เขียนโดยภาษาแอสแซมบลีมีความเร็วพอที่จะคอยตรวจสอบ XOFF ที่ส่งมาจากฝ่ายรับ แต่ถ้าเป็นภาษาเบสิก ความเร็วอาจจะไม่เพียงพอต่อการตรวจสอบ XOFF ที่ฝ่ายส่ง

การใช้โปรโตคอล

อีกเทคนิคหนึ่งในการควบคุมการรับส่งก็คือ การส่งโปรโตคอล (Protocol Transfer) เทคนิคนี้จำเป็นจะต้องมีเหมือนกันทั้งฝ่ายรับและฝ่ายส่ง โดยการให้อักขระควบคุมในตารางของ ASCII สำหรับควบคุมการส่งข้อมูลออกมาเป็นกลุ่มที่มีขนาดคงที่

การใช้โปรโตคอลอาจจะใช้อักขระต่อไปนี้ ในการควบคุมการส่งข้อมูลเป็นกลุ่ม ๆ

ETB End of Transmission block

ETB มีค่าเท่ากับ 23 ในตาราง ASCII เป็นการบอกฝ่ายรับว่าขณะนี้สิ้นสุดการส่งข้อมูลกลุ่มหนึ่งแล้ว

ETX End of Text

ETX มีค่าเท่ากับ 03 ในตาราง ASCII เป็นการบอกฝ่ายรับว่าขณะนี้สิ้นสุดการส่งแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ENQ Enquiry

ENQ มีค่าเท่ากับ 05 ในตาราง ASCII เป็นอักขระที่ส่งมาจากฝ่ายรับ ขอให้ฝ่ายส่งส่งข้อมูลมา

NAK Negative Acknowledge

NAK มีค่าเท่ากับ 021 ในตาราง ASCII เป็นการบอกฝ่ายส่งว่าข้อมูลที่ได้นั้นผิดพลาด

ACK Acknowledge

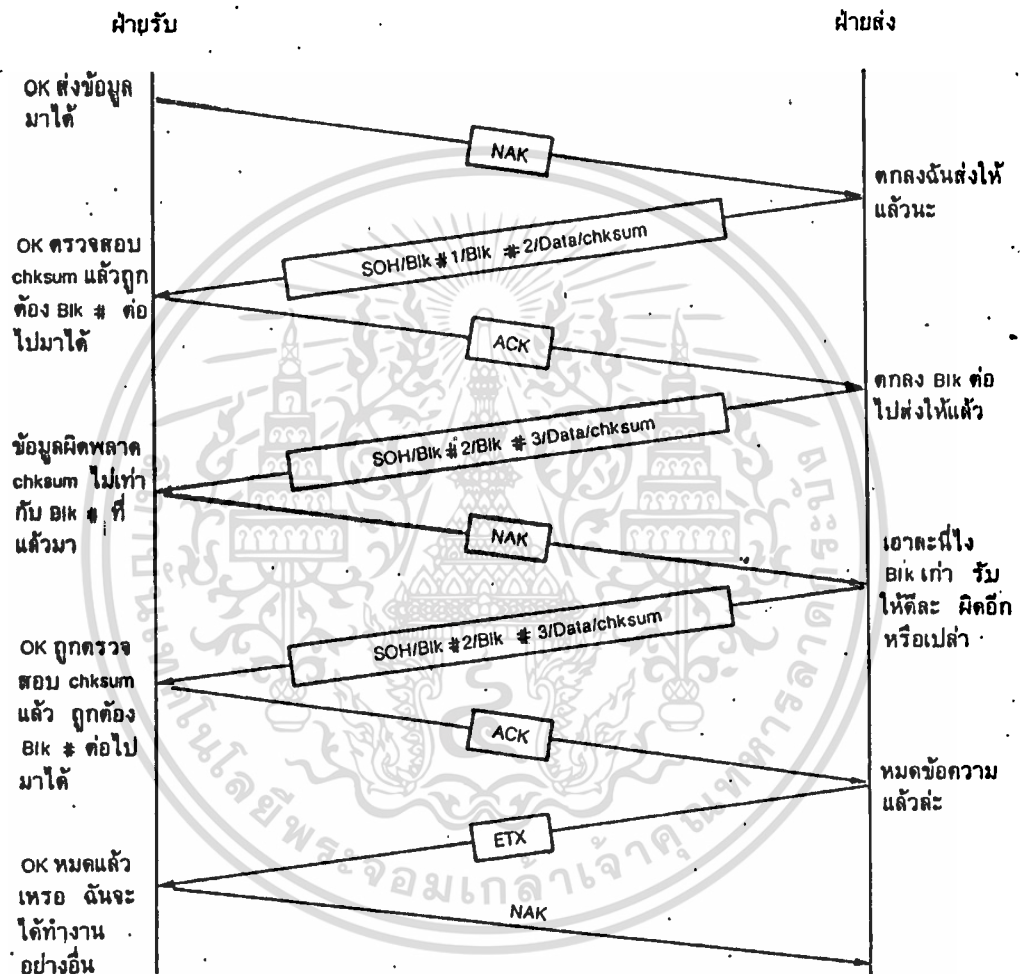
เป็นการบอกฝ่ายส่งว่าข้อมูลที่ได้นั้นถูกต้องแล้ว มีค่าเท่ากับ 06 ในตาราง ASCII

โปรโตคอลที่ใช้ใน IBM PC ส่วนมากจะเป็นโปรโตคอลที่มีชื่อว่า XMODEM ซึ่งลักษณะการทำงานแสดงไว้ในรูป 2-10

ฝ่ายส่งจะยังไม่ส่งข้อมูลจนกว่าจะได้รับ ACK จากฝ่ายรับ ฝ่ายส่งจะส่งข้อมูลออกไปโดยมีรูปแบบเริ่มด้วย SOH ตามด้วยอักขระ 2 ตัวสำหรับบอกกลุ่มของข้อมูลที่ส่งและตามด้วยส่วนเติมเต็ม 1 (1's complement) ของกลุ่มต่อไปที่จะส่ง ต่อจากนั้นจะเป็นข้อมูล 128 ไบต์ ตามหลังด้วยการตรวจสอบข้อผิดพลาดโดยวิธีตรวจสอบผลบวก (checksum) การ checksum คำนวณมาจากการบวกค่า ASCII ของข้อมูลที่ส่งออกไปทั้งหมด 128 ไบต์แล้วหารด้วย 255 เศษที่เหลือก็คือค่า checksum ข้างฝ่ายรับเมื่อแยกเอา SOH และหมายเลขบล็อก (Block Number) ทั้งสองออกไปแล้วก็จะเอาข้อมูลทั้ง 128 ไบต์มารวมกันเพื่อหาค่า checksum เอา checksum ที่หาได้เปรียบเทียบกับค่าที่ได้รับ หากตรงกันก็ถือว่าข้อมูลที่ได้นั้นถูกต้องจึงส่งสัญญาณ ACK ไปให้ฝ่ายส่งได้รู้ว่าขณะนี้ได้รับข้อมูลไว้ถูกต้องแล้วส่งกลุ่มของข้อมูลต่อไปมาได้ ถ้าหากค่า checksum ไม่ถูกต้อง ฝ่ายรับก็จะส่ง NAK ให้ฝ่ายส่งเพื่อเป็นการบอกให้รู้ว่าข้อมูลที่ได้นั้นผิดพลาด ช่วยส่งกลุ่มของข้อมูลอันเก่ามาให้อีกครั้งหนึ่ง ฝ่ายส่งก็จะส่งข้อมูลกลุ่มเก่ามาให้ใหม่ การส่งใหม่จะดำเนินไป 9 ครั้ง หากยังคงได้รับแต่สัญญาณ NAK ฝ่ายส่งจะหยุดทำงานแสดงว่าตัวกลางการสื่อสารแย่มาก

การที่ XMODEM ใช้เลขบอกกลุ่ม (Block Number) 2 ตัว (ตัวหนึ่งบอกกลุ่มที่ส่งขณะนี้ อีกตัวหนึ่งเป็นส่วนเติมเต็ม 1 ของกลุ่มต่อไป) เพื่อความแน่นอนว่ากลุ่มเดียวกันไม่ถูกส่งออกไปสองครั้ง ถ้าหากอักขระควบคุมการส่งเกิดสูญหายไประหว่างการส่ง ฝ่ายรับจะตรวจสอบว่ากลุ่มของข้อมูลที่ส่งมาเป็นกลุ่มที่ฝ่ายรับต้องการหรือไม่ ถ้าหากกลุ่มเก่าเกิดส่งมา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใหม่อีกด้วยความผิดพลาด จาก ACK เป็น NACK ของฝ่ายส่ง ฝ่ายรับก็จะจับข้อมูลที่รับมาโยนทิ้งไป เมื่อทุกอย่างดำเนินไปอย่างเรียบร้อยจนสิ้นสุดแฟ้มที่จะส่ง ฝ่ายส่งก็จะส่ง ETX เป็นการบอกฝ่ายรับว่าหมดข้อความที่จะส่งแล้ว



รูปที่ 2-10 โพรโทคอล XMODEM

XMODEM เหมาะสำหรับ IBM PC เหนือโปรโตคอลชนิดอื่น 3 ข้อ คือ

1. ใช้อักขระควบคุมที่มีอยู่แล้วใน ASCII
2. สามารถจะใช้ภาษาในระดับสูงควบคุมได้ เช่น ภาษาเบสิก ภาษาปาสคาล
3. ต้องการบัพเฟอร์สื่อสารแค่ 256 ไบต์

ระบบบริการข่าวสารด้วยคอมพิวเตอร์ โดยทั่วไปใช้โปรโตคอล XMODEM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของระบบการควบคุมการรับส่งข้อมูลแบบอนุกรมโดยการใช้ระบบการใช้โปร

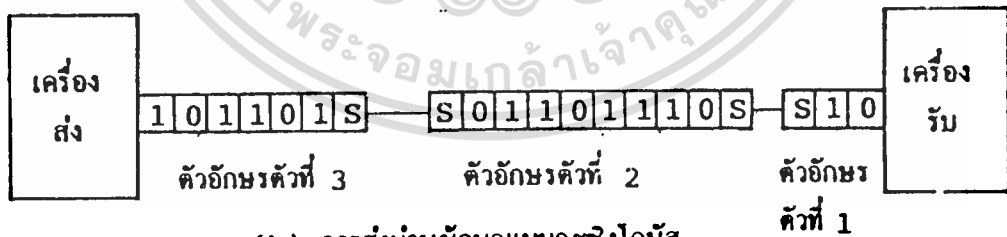
โทคอลก็คือ

1. โปรโทคอลบางชนิดสามารถเลือกขนาดของกลุ่มข้อมูลได้
2. สามารถส่งข้อมูลที่ไม่ใช่ ASCII ได้ โดยไม่ต้องกลัวว่ารหัสนั้นจะไปทับกับรหัสควบคุมของ ASCII
3. การตรวจสอบโดยวิธี checksum มีความสามารถตรวจสอบความผิดพลาดได้ดีกว่า ใช้บิตพาริตีในอะซิงโครนัส ในขณะที่บิตพาริตีสามารถให้ประสิทธิภาพได้ 95 เปอร์เซ็นต์ แต่ checksum สามารถให้ประสิทธิภาพได้ถึง 99.5 เปอร์เซ็นต์ หากพบการผิดพลาดด้วยบิตพาริตี ไม่ทำให้เกิดการส่งใหม่เกิดขึ้นแต่ข้อมผิดพลาดจาก checksum ทำให้เกิดการส่งข้อมูลมาใหม่

2.1.7 ประสิทธิภาพของการส่งผ่านข้อมูล (Efficiency of Transmission)



(a) การส่งผ่านข้อมูลแบบซิงโครนัส



(b) การส่งผ่านข้อมูลแบบอะซิงโครนัส

จากรูป 2-11 การเปรียบเทียบการส่งผ่านข้อมูลแบบซิงโครนัสกับอะซิงโครนัส

จากรูป 2-11 เป็นการเปรียบเทียบประสิทธิภาพการส่งผ่านข้อมูลแบบซิงโครนัสกับอะซิงโครนัส โดยรูป 2-11(a) แสดงให้เห็นว่าการส่งผ่านข้อมูลแบบซิงโครนัสนั้นส่วนมากแล้วตลอดทางของสายส่งจะใช้ส่งผ่านข้อมูลเต็มตลอดทั้งสาย ส่วนรูป 2-11(b) แสดงให้เห็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ละส่วนของการส่งผ่านตัวอักษรแต่ละตัวและระหว่างตัวอักษรที่ส่งผ่านไปก็ จะเสียช่องว่างระหว่างตัวอักษรไปด้วยในกรณีที่ส่งผ่านข้อมูลที่อยู่ในรหัสของแอสกี องค์ประกอบของตัวอักษรก็คือ 8 บิต ถ้ารวมสัญญาณเริ่มและสัญญาณหยุดไปด้วยก็จะรวมเป็น 10 บิต และสมมติว่าไม่มีช่องว่างระหว่างการส่งตัวอักษรแต่ละตัวเลย (ถือว่าระยะเวลาสิ้นสุดตัวอักษรตัวแรกกับจุดเริ่มต้นตัวอักษรตัวที่ 2 อยู่ติดกันหรือเวลาเสียไป = 0) ประสิทธิภาพในการส่งผ่านข้อมูลแบบอะซิงโครนัสก็จะได้สูงสุดเพียง 80% ข้อเปรียบเทียบนี้ไม่รวมถึงการส่งผ่านข้อมูลแบบซิงโครนัส

ถ้าเราจะใช้วิธีการเปรียบเทียบอย่างคร่าว ๆ เพื่อความรวดเร็ว เพื่อดูประสิทธิภาพการส่งผ่านข้อมูลของระบบซิงโครนัสกับอะซิงโครนัส โดยการตั้งสมมติฐานว่ามีการส่งกลุ่มของข้อมูล 240 ตัวอักษร ด้วยการใช้รหัสแอสกี ในกรณีของการส่งผ่านแบบซิงโครนัสโดยถือว่าตัวอักษรนี้จัดเข้าเป็นขบวนหรือกลุ่มเดียวกัน (Block) และหน้าขบวนมีรหัส SYN สามตัวอักษรเป็นตัวนำ ดังนั้น องค์ประกอบของขบวนข้อมูลนี้ทั้งขบวนจะประกอบด้วย

$$\begin{aligned}
 240 \text{ ตัวอักษร} \times 8 \text{ บิต/ตัวอักษร} &= 1920 \text{ บิต} \\
 \text{SYN } 3 \text{ ตัว เท่ากับ } 3 \times 8 \text{ บิต} &= 24 \text{ บิต} \\
 \text{ผลรวมของบิตที่ต้องส่งทั้งหมด} &= 1944 \text{ บิต}
 \end{aligned}$$

ดังนั้นอัตราส่วนระหว่างการส่งข้อมูลที่ต้องการส่งจริงเท่ากับจำนวนบิตทั้งหมดที่

จำเป็นต้องส่งคือ

$$1920/1944 \text{ เท่ากับประมาณ } 99\%$$

จากที่ทราบแล้วว่า ค่าประสิทธิภาพสูงสุดของการส่งผ่านข้อมูลแบบอะซิงโครนัสก็คือ 80% ฉะนั้น ในกรณีนี้การส่งผ่านข้อมูลแบบซิงโครนัสอยู่ 19 % (และในทางปฏิบัติและจะมากกว่า 19 % อีกเพราะการส่งแบบอะซิงโครนัส ยังมีช่องว่างระหว่างการส่งผ่านตัวอักษรแต่ละตัวรวมอยู่ด้วย) ในกรณีที่ใช้สัญญาณหยุด (stop pulse) ถึงสองบิต ประสิทธิภาพของการส่งผ่านข้อมูลแบบอะซิงโครนัสก็ย่อมจะลดลงไปกว่าเดิมอีก

โดยทั่วไปแล้วการส่งผ่านข้อมูลแบบซิงโครนัสจะใช้ช่องทางการสื่อสาร

(Communication Channel) ได้อย่างมีประสิทธิภาพสูงกว่าการใช้ช่องทางการสื่อสารของการส่งผ่านข้อมูลแบบอะซิงโครนัส สมมติว่าช่องทางการสื่อสารที่ใช้อยู่สามารถส่งผ่านข้อมูลได้ 4800 บิต/วินาที ซึ่งจะทำให้การส่งผ่านข้อมูลแบบซิงโครนัสส่งผ่านตัวอักษรในรูปแบบของแอสกีได้ 600 ตัวอักษร/วินาที ในระบบซิงโครนัส แต่จะส่งผ่านตัวอักษรในรูปแบบของแอสกีได้เพียง 480 ตัวอักษร/วินาที ในระบบอะซิงโครนัส (โดยสมมติว่าใช้ stop pulse เพียง 1 บิต)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนข้อดีของระบบอะซิงโครนัสก็คือ เสียค่าใช้จ่ายน้อยและอุปกรณ์ที่ใช้ก็ไม่จำเป็นต้องใช้อุปกรณ์ที่มีความละเอียดอ่อนสูงนัก สามารถใช้ได้กับการส่งผ่านด้วยความเร็วต่ำ ตัวอย่างเช่น ใช้ในกรณีที่ User หรือ Operator พิมพ์ข้อความส่งผ่านไปตามสายส่งข้อมูลเพราะอัตราการส่งผ่านข้อมูลจะขึ้นอยู่กับความเร็วในการพิมพ์ของผู้ใช้ด้วย และช่องว่างระหว่างตัวอักษรก็ไม่แน่นอนอีก เนื่องจากคนเป็นผู้พิมพ์ แต่ในหลาย ๆ กรณีบางระบบมีการกำหนดเวลาห่างระหว่างการส่งตัวอักษรแต่ละตัวไว้ว่าจะมีเวลาห่างได้สูงสุดเท่าใด โดยทั่ว ๆ ไปแล้ว ถ้าสร้างอุปกรณ์รับส่งข้อมูลแบบอะซิงโครนัส ย่อมจะเสียค่าใช้จ่ายน้อยกว่าอุปกรณ์รับส่งข้อมูลแบบซิงโครนัส เพราะอย่างน้อยอุปกรณ์ในประเภทหลังนี้ต้องใช้หน่วยความจำเพื่อรวมข้อมูลให้ได้เป็นกลุ่มมากพอสมควร แล้วจึงส่งผ่านข้อมูลแบบซิงโครนัส หน่วยความจำประเภทนี้เรียกว่า Buffer แต่ความแตกต่างในด้านค่าใช้จ่ายจะลดลงเมื่อความเจริญทางเทคโนโลยีสูงขึ้น (เช่น ทำให้ราคาของหน่วยความจำที่นำมาทำฟลอปปีดิสก์แต่ประสิทธิภาพสูงขึ้น) ในไม่ช้าทั้ง 2 แบบอาจมีราคาเท่ากันก็ได้

ดังนั้นแนวโน้มในการผลิตจึงมีเป้าหมายไปยังการส่งผ่านข้อมูลแบบซิงโครนัส ด้วยเหตุที่ว่ามิมิพีเฟอร์เพื่อสะสมข้อมูล เพื่อใช้ในการสื่อสารข้อมูลต่อไปได้ แต่อย่างไรก็ตามก็จะยังหยุดผลิตแบบอะซิงโครนัสเสียทันทีไม่ได้ เนื่องจากมีอุปกรณ์รับส่งข้อมูล แบบอะซิงโครนัส เป็นจำนวนหลายล้านเครื่องที่ใช้อยู่ขณะนี้ เพราะอย่างน้อยก็ต้องผลิตต่อไหลมาใช้ในการซ่อมแซมบำรุงรักษาไปจนกว่าจะหมดอายุการใช้งาน

2.1.8 รหัสที่ใช้ในการส่งสัญญาณ (Transmission Codes)

ในปัจจุบันนี้เราอาจแบ่งการส่งสัญญาณในการสื่อสารออกได้เป็น 2 ประเภทได้แก่

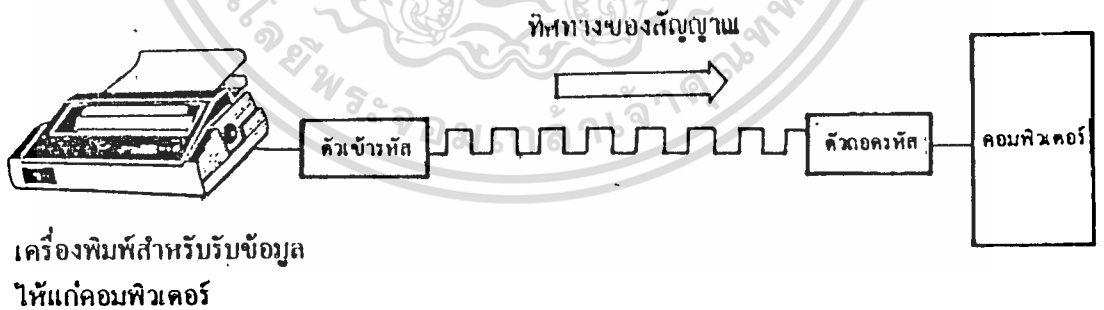
1. ข่าวสารหรือสัญญาณที่เป็นแบบอนาล็อก (Analog Information) เช่น การพูดกันทางโทรศัพท์, การส่งสัญญาณวิทยุ-โทรทัศน์ เป็นต้น
2. ข่าวสารหรือสัญญาณดิจิตอล (Digital Information) ซึ่งเป็นข่าวสารที่ได้กำหนดรหัสไว้เป็นที่แน่นอนอย่างหนึ่ง

การติดต่อส่งข่าวสารกันโดยใช้สัญญาณที่เป็นอนาล็อกนั้น ส่วนใหญ่เป็นการติดต่อระหว่างคนกับคนด้วยกัน (Man to Man Communications) ได้แก่ การได้ยิน, การมองเห็น ซึ่งสามารถเข้าใจเรื่องราวต่าง ๆ ได้โดยทันที ส่วนการติดต่อสื่อสารแบบใช้สัญญาณที่เป็นดิจิตอลนั้น ส่วนใหญ่เป็นการติดต่อระหว่างเครื่องจักรด้วยกัน (Machine to Machine Communications) เพื่อให้ถ่ายทอดข้อมูลบางอย่างซึ่งกันและกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบการสื่อสารข้อมุลนั้นเราจะพบว่า จะต้องเกิดการส่งข้อมุลไม่ว่าจะเป็น ตัวอักษร, ตัวเลข, หรือสัญลักษณ์พิเศษ จากจุดหนึ่งไปยังอีกจุดหนึ่ง และพบว่า การสื่อสารทั้งหมดนั้นกำลังมีแนวโน้มที่จะเกิดการสื่อสารของข้อมุล ซึ่งอยู่ในรูปของรหัสไบนารีมากขึ้นทุกที โดยทั่วไปแล้วข่าวสารที่เครื่องคอมพิวเตอร์จัดเก็บไว้ได้ รูปแบบนี้ก็คือ การเปลี่ยนจากข่าวสารอนาลอกไปสู่ข่าวสารดิจิทัลนั่นเอง จากตัวอักษรใดๆ หนึ่งตัวอักษรที่เรามองเห็นได้นี้จะไม่สามารถส่งผ่านตามวิธีการสื่อสารได้ เมื่อยังคงรูปแบบที่เรามองเห็นอยู่ ดังรูปที่ 2-12 เมื่อเราต้องการป้อนข้อมุลให้แก่เครื่องคอมพิวเตอร์ โดยนิมน์ข้อมุลนั้นผ่านทางแป้นนิมน์ของเครื่องนิมน์ ตัวอักษรที่เรานิมน์เข้าไปจะต้องมีการเข้ารหัส ด้วยตัวเข้ารหัส (Encoder) จากรูปแบบที่เราเคยมองเห็นแล้วเข้าใจ ให้อยู่ในรูปที่สามารถส่งไปตามสายส่งสัญญาณได้ และไปยังเครื่องรับซึ่งเครื่องรับจะตีความหมายของสัญญาณที่เข้ามาได้เช่นกัน จากนั้นเครื่องรับก็จะทำการถอดรหัสด้วยเครื่องถอดรหัส (Decoder) ให้อกลับมามีอยู่ในรูปแบบที่เราเห็นแล้วอ่านเข้าใจได้ โดยทันทีว่าเป็นอักษรตัวเดิม แต่บางทีก็ไม่ได้ถอดรหัสให้อยู่ในรูปแบบที่เราเข้าใจแต่ถอดรหัสไปกลายเป็นรูปแบบที่สามารถจัดเก็บได้ด้วยเครื่องคอมพิวเตอร์ดังรูป 2-12 นั้นเป็นการถอดรหัสให้อยู่ในรูปแบบที่เครื่องคอมพิวเตอร์จัดเก็บได้



รูปที่ 2-12 การส่งผ่านสัญญาณด้วยการเข้ารหัสและถอดรหัส

รหัสที่ใช้ในการสื่อสารข้อมุลทั้งหมดจะอยู่ในรูปแบบของระบบไบนารี โดยที่ไบนารี

(Binary) มีความหมายว่าสอง และในการสื่อสารข้อมุลก็ใช้เงื่อนไขของความแตกต่างกันของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญา 2 ระดับในการเข้ารหัส ตัวอย่างเช่น เรามีหลอดไฟฟ้าอยู่หนึ่งดวง ถ้าเราเปิดไฟ แล้วถือว่ามีสัญญาเป็น 1 และถ้าปิดไฟแล้วถือว่ามีสัญญาเป็น 0 ดังนั้น การเข้ารหัสก็คือ การเปลี่ยนรูปแบบตัวอักษรต่างๆ ให้อยู่ในรูปของขบวนตัวเลข 1 และ 0 ส่วนขบวนที่ใช้แทนหนึ่งตัวอักษรจะยาวเท่าไร (ยาวกี่หลัก) ขึ้นอยู่กับระบบซึ่งจะเป็นข้อตกลงที่มนุษย์ได้ตกลงกันไว้ว่า ระบบของเราจะใช้ขบวนตัวเลข 1 และ 0 ยาวกี่หลักเช่นยาว 7 หลัก ถ้ากำหนดอย่างนี้ลองพิจารณาว่าเราจะสร้างขบวนตัวเลข 1 และ 0 ได้กี่ลักษณะที่ไม่ซ้ำกันเลย คำตอบก็คือ จะสร้างได้เท่ากับ 2 ยกกำลัง 7 ขบวนหรือเท่ากับ 128 ขบวนแต่ละขบวนนำไปแทนตัวอักษรได้ 1 ตัว ดังนั้น ระบบที่เราสร้างขึ้นมานี้จะต้องเป็นที่เข้าใจกันทั้งสองฝ่ายทั้งผู้ส่งและผู้รับ เช่น จะนำขบวนใดมาแทนตัวอักษร A เป็นต้น จากกรณีตัวอย่างที่เราสมมุติขึ้นมาตั้งแต่ขบวนของเรายาว 7 หลัก ในทางคอมพิวเตอร์เรียกหลักว่า บิต ซึ่งเป็นคำย่อของคำรวมกันคือ binary digit หรือเลขฐาน 2 นั่นเอง และเราถือว่า บิต คือ หน่วยที่เล็กที่สุดของข้อมูล

ลองพิจารณาอีกครั้ง ถ้าเรามี 1 บิต เราใช้แทนตัวอักษรจะได้เพียง 2 ตัว เช่นให้สภาวะ 1 แทนตัว A และสภาวะ 0 แทนตัว B แต่ถ้าเราเพิ่มเป็น 2 บิต เราจะแทนได้ 4 ตัวอักษร เช่นให้ 00 = A, 01 = B, 10 = C, 11 = D จะเห็นว่าไม่มีชุดไหนซ้ำกันเลย ซึ่งเข้าหลักที่ว่าถ้าเราใช้ชุดของตัวเลข 1,0 ยาว n หลักแล้ว เราจะแทนตัวอักษรได้เท่ากับจำนวน $(2$ ยกกำลัง $n)$ ตัวอักษรนั่นเอง

เป็นที่ทราบกันดีว่า ภาษาอังกฤษเป็นภาษาที่ใช้กันทั่วโลก ดังนั้น ถ้าเขาใช้ตัวอักษรภาษาอังกฤษ ในการสื่อสารก็ย่อมจะใช้ได้ทั่วโลกเช่นกัน มีรหัสมาตรฐานที่ใช้ในการสื่อสารข้อมูลอยู่หลายรูปแบบ (คำว่ารหัสมาตรฐานนี้ก็คือ ข้อตกลงที่มนุษย์ได้ตกลงกันไว้นั่นเอง) และมีอยู่ 2 รูปแบบที่เราพบมากที่สุดก็คือ รหัสบอด (Baudot Code) และรหัสแอสกี (ASCII Code) ซึ่งจะได้อีกถึงรายละเอียดของรหัสมาตรฐานทั้ง 2 นี้ต่อไป

รหัสบอด (Baudot Code)
คำว่าบอดเป็นชื่อของวิศวกรไปรษณีย์ของฝรั่งเศส ซึ่งเขาทำงานที่ไปรษณีย์โทรเลขของฝรั่งเศสราวปีค.ศ. 1874 และมีชื่อแบบอเมริกันว่า มูเร่ ดังนั้น จึงมีคนบางกลุ่มเรียกรหัสบอดนี้ว่ารหัสมูเร่ก็มี สำหรับการสื่อสารสากลมีคณะกรรมการอยู่ชุดหนึ่ง มีชื่อว่า "The Consultative Committee on International Telephones and Telegraphs" หรือมีชื่อย่อว่า CCITT ซึ่งคณะกรรมการชุดนี้ได้ประชุมตกลงกันถึงมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา 2-19 อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของการส่งโทรเลขและโทรศัพท์ และในขณะเดียวกันก็ทำการกำหนดมาตรฐานของรหัสสื่อสารข้อมูลไปด้วย และถ้ารหัสแบบใดได้รับการรับรองจาก CCITT แล้วเราจะถือมาตรฐานของ CCITT ไปด้วย สำหรับรหัสบอโค้นั้นถือว่าเป็นมาตรฐานของ CCITT หมายเลข 2 (CCITT Alphabet No.2) และรหัสนี้ได้ถูกนำมาใช้ในระบบเทเล็กซ์ทั่วโลก จะมีบางคนเรียกว่า รหัสเทเล็กซ์

รหัสบอโค้นประกอบด้วย รหัสขนาด 5 บิต (5 หลัก) ดังนั้น จึงใช้แทนตัวอักษรได้ 32 รูปแบบ ซึ่งจะเห็นได้ว่าไม่เพียงพอที่จะใช้ส่งตัวอักษรได้ทั้งหมด ดังนั้น เขาจึงเพิ่มตัวอักษรพิเศษขึ้นมา 2 ตัว เพื่อเป็นตัวบอกเครื่องรับว่า กำลังใช้กลุ่มตัวอักษรกลุ่มใด (จากรูป 2-13 ประกอบ) จากรูป 2-13 แถวซ้ายมือสุด เป็นกลุ่มเลขฐาน 2 ขนาด 5 บิต (5 หลัก) เพื่อแสดงการนำไปแทนตัวอักษรอื่นๆ ในบรรทัดที่ตรงกัน ส่วนแถวที่ 2 เป็นกลุ่มของอักษรที่อยู่ในรูปของตัวอักษร (Letters Characters) ส่วนแถวที่ 3 เป็นกลุ่มของอักษรพิเศษ ซึ่งอาจอยู่ในลักษณะของรูปภาพก็มีจึงได้รับชื่อ อักษรรูปภาพ (Figure Characters) จากที่กล่าวมาแล้วตอนต้นว่าเราได้สร้างอักษรพิเศษ 2 ตัว เพื่อบอกให้เครื่องรับทราบว่ากำลังใช้รหัสของตัวอักษรกลุ่มใด (คือบอกว่ากำลังใช้ แถวที่ 2 หรือแถวที่ 3 นั้นเอง) ตัวอักษรพิเศษที่กล่าวถึงนี้คือ "ตัวเลื่อนเข้าสู่กลุ่มตัวอักษร" หรือ Letter shift character เขียนโดยย่อว่า LTRS หรือ LS ส่วนอีกตัวหนึ่งคือ "ตัวเลื่อนเข้าสู่กลุ่มรูปภาพ" หรือ Figure shift character เขียนโดยย่อว่า FIGS หรือ FS โดยที่ LS มีรหัสคือ 11111 ส่วน FS มีรหัส 11011 และอาจแทน FS ด้วยรูปของลูกศรชี้ขึ้น ส่วน LS แทนด้วยรูปของลูกศรชี้ลง

สำหรับผู้ที่เคยใช้เครื่องพิมพ์ดีดพอจะนึกภาพออกกว่าขณะที่เรากดปุ่ม "shift lock" ไว้แล้วพิมพ์ตัวอักษรจะกลายเป็นตัวอักษรใหญ่ทั้งหมด ในทำนองเดียวกันนี้เป็นพิมพ์ที่ใช้ในการสื่อสารก็จะมีการทำงานคล้ายคลึงกัน เช่น ปุ่มที่มีตัวอักษร "Z" และเครื่องหมาย "+" อยู่ถ้าเรากด LS ก่อนแล้วพิมพ์เครื่องจะตีความว่าเป็น "Z" แต่ถ้าเรากด FS ก่อนแล้วพิมพ์เครื่องจะตีความหมายว่าเป็น "+"

ตัวอย่าง

เมื่อเราต้องการส่งข้อความข้างล่างนี้ไปยังจุดหมายปลายทาง

444/55 SILOM RD. BANGRAK BANGKOK 10500

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รหัสเลขฐานสอง (Binary)	กลุ่มตัวอักษร Letters Characters	กลุ่มรูปภาพ Figures Characters
00000	ว่าง (Blank)	ว่าง (Blank)
00001	E	3
00010	≡	≡ เลื่อนบรรทัด (Line feed)
00011	A	-
00100	SP	SP ช่องว่าง (Space)
00101	S	,
00110	I	8
00111	U	7
01000	<	< ป้อนคืน (Carriage Return)
01001	D	Who are you?
01010	R	4
01011	J	เสียงกริ่ง (Bell)
01100	N	,
01101	F	8
01110	C	:
01111	K	(
10000	T	5
10001	Z	+
10010	L)
10011	"	2
10100	H	6
10101	Y	6
10110	P	0
10111	Q	1
11000	O	9
11001	B	?
11010	G	\$
11011	†	† (FS)
11100	M	.
11101	X	/
11110	V	=
11111	‡	‡ (LS)

รูปที่ 2-13 การเข้ารหัสมาตรฐานเบอโด (Baudot Code)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา หรืออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะต้องกดแป้นพิมพ์ดังนี้

(FS)444/55 (LS)SILOM RD(FS). (LS)BANGRAK BANGKOK

(FS)10500

เราจึงจะสามารถส่งข้อความไปได้ถูกต้องตามความประสงค์ของเรา เราจะเห็นว่าก่อนที่จะพิมพ์ตัวเลขจะต้องกดปุ่ม FS เสียก่อน หรือสรุปได้ว่าเมื่อต้องการพิมพ์กลุ่มตัวอักษรหรือรูปภาพ ซึ่งอยู่ในกลุ่มขवासุดของรูป 2-13 จะต้องกด FS และกรณีต้องการพิมพ์กลุ่มตัวอักษรซึ่งอยู่แถวกลางของรูป 2-13 จะต้องกด LS

เนื่องจากรหัสบอโคใช้เพียง 5 บิตแทนหนึ่งตัวอักษรนี้เอง ทำให้ไม่สามารถตรวจสอบความถูกต้องและครบถ้วนของข้อมูลที่ทำการส่งผ่านได้ จึงไม่เป็นที่นิยมที่จะนำมาใช้ในการสื่อสารข้อมูลของคอมพิวเตอร์ เพราะในเครือข่ายการสื่อสารของคอมพิวเตอร์ต้องการข้อมูลที่มีความถูกต้องสูง แต่อย่างไรก็ตามรหัสบอโคถูกนำมาใช้ในการส่งโทรนิมพ์ (Telex) และโทรเลข (Telegraph) กันอย่างกว้างขวาง สำหรับรหัสบอโคที่ใช้ในกิจการสื่อสารของประเทศไทยได้มีการพัฒนาให้เป็นรหัส 6 บิต เพื่อให้เข้ารหัสตัวอักษรได้มากพอที่จะส่งข้อความได้ทั้งภาษาไทยและภาษาอังกฤษนั่นเอง

อาจจะมึหลายคนสงสัยว่า ทำไมจึงใช้การเข้ารหัสเพียง 5 บิต เพื่อแทน 1 ตัวอักษร ทำไมไม่เข้ารหัสเป็น 6 บิตแทน 1 ตัวอักษรเสียเลย ซึ่งจะทำให้ไม่ต้องคอยกดปุ่ม FS และ LS ขณะทำการส่ง เหตุผลซึ่งเป็นคำตอบในข้อนี้ก็คือ รหัสบอโคได้พัฒนาขึ้นมาให้มีความเร็วในการส่งอยู่ในช่วง 20-30 บิตต่อวินาที (20-30 bps) และข่าวสารที่ถูกนำมาส่งด้วยรหัสบอโคนี้ ก็จะเป็นภาษาธรรมชาติ (Natural Language) จากการทดสอบพบว่า อัตราการส่งข้อความที่อยู่ในเชิงปฏิบัติคือ 5.05 บิตต่อตัวอักษร (คิดรวมทั้งการกดปุ่ม FS และ LS ด้วย) เมื่อคิดว้ารรวมทั้งความเร็วและอัตราการส่ง แล้วจึงทำให้การส่งข่าวสารโดยใช้การส่งข่าวสารโดยใช้รหัส 5 บิตเร็วกว่าที่จะใช้รหัส 6 บิต

รหัสแอสกี (ASCII Code)

คำว่า ASCII ย่อมาจากคำเต็มว่า American Standard Code for Information Interchange หรือกล่าวอีกนัยหนึ่งก็คือ รหัสมาตรฐานอเมริกันที่ใช้ในการส่งข่าวสาร ซึ่งเป็นรหัสขนาด 8 บิต โดยใช้ 7 บิตเข้ารหัสแทนตัวอักษรและอีก 1 บิตเป็นบิตตรวจสอบ (Parity bit Check) และถือเป็นรหัสแบบหนึ่งที่ใช้ในการสื่อสารข้อมูลกันเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างกว้างขวางและได้รับการรับรองมาตรฐานจาก CCITT โดยถือว่าเป็นมาตรฐานของ CCITT หมายเลข 5 (CCITT Alphabet No.5) ในบางครั้งก็เรียกว่า International Alphabet No.5 และในองค์กรสื่อสารระหว่างประเทศบางแห่งก็เรียกว่า 'International Standards Organization หรือ ISO' ก็มี และกลุ่มตัวอักษรที่สร้างขึ้นด้วยรหัสแอสกีมีชื่อเต็มเรียกว่า "ISO Seven-Bit Coded Character Set for Information Processing Interchange" นอกจากนี้ยังมีส่วนที่ให้แต่ละประเทศเลือกกำหนดใช้รหัสบางส่วนได้ด้วยตามความเหมาะสมของประเทศนั้น ๆ ตัวอย่างเช่น ในประเทศอังกฤษก็จะกำหนดรหัสที่เป็นอักษรพิเศษ ซึ่งอังกฤษไม่ใช่แล้วเอาเครื่องหมายเงินปอนด์ไปใส่แทนก็ได้

เนื่องจากรหัสแอสกีเป็นรหัส 7 บิตแทน 1 ตัวอักษรจึงสามารถสร้างตัวอักษรได้ถึง 128 ตัวอักษร (เท่ากับ 2 ยกกำลัง 7) ดังนั้น จึงช่วยให้เข้ารหัสได้ทั้งตัวอักษรตัวใหญ่และตัวเล็กได้เพียงพอและยังใส่ลักษณะของกราฟฟิก และตัวอักษรพิเศษที่ใช้ในการควบคุม (Control Characters) เข้าไปด้วย ตัวอย่างของการเข้ารหัสแอสกี ตามแบบอเมริกา ดังแสดงในรูป 2-14 ซึ่งประกอบด้วยกลุ่มตัวอักษร ซึ่งมี 8 แถวตามแนวดิ่ง และ 16 บรรทัดตามแนวนอน โดยบิตที่ 1 ถึง 4 อยู่ทางด้านซ้ายส่วนค่าของบิตที่ 5 ถึง 7 อยู่ด้านบน ดังนั้น การดูจะต้องดูประกอบกันทั้งด้านซ้ายและด้านบน ตัวอย่างเช่น เราต้องการคำว่า P มีรหัสแอสกีเป็นเช่นไร จะดูจากบิตที่ 4 ถึง 1 จะเห็นว่าประกอบด้วย 0111 จากนั้นดูค่าบิตที่ 7 ถึง 5 จากส่วนบนซึ่งประกอบด้วย 101 ดังนั้น P จะมียุทธศาสตร์เป็น 1010111 จะสังเกตได้ว่าจะเรียงจากบิตสูงมาหาบิตต่ำ

สำหรับการอ้างอิงอักษรแต่ละตัวด้วยตารางนี้ สามารถทำได้ดังนี้ เช่น เราต้องการอ้างอิง ตัวอักษร R ซึ่งมีรหัสแอสกีเป็นเลขฐานสองคือ 1010010 สามารถเขียนแทนด้วยการอ้างอิงตารางว่า 5/02 ซึ่งหมายถึง แถว (Column) ที่ 5 บรรทัด (Row) ที่ 2 เป็นต้น

จากรูป 2-14 จะเห็นได้ว่าส่วนที่อยู่ในแถว 0 และแถว 1 (Column 0 and 1) เป็นส่วนของตัวอักษรพิเศษที่ใช้ในการควบคุมเสียเป็นส่วนใหญ่ ซึ่งตัวอักษรพิเศษเหล่านี้ใช้ในการควบคุมการส่งผ่านข้อมูล (Control the transmission of data), ควบคุมรูปแบบของข้อมูล (Control the format of data), ควบคุมความสัมพันธ์ทางตรรกะของข้อมูล และควบคุมความสัมพันธ์ทางกายภาพของเครื่องรับปลายทาง และตั้งแต่แถวที่ 6 เป็นต้นไปเป็นส่วนที่เราจะนำตัวอักษรที่เราจำเป็นต้องใช้ในกิจการของเรา หรือของท้องถิ่น เอกสารเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้ารหัสแทนเข้าไปในตารางได้ ยกเว้นรหัสของ DEL ซึ่งย่อมาจาก DELETE หรือ Rubout ซึ่งใช้ในการลบตัวอักษร ซึ่งมีตำแหน่งในตารางคือ 7/15 ถือเป็นตัวอักษรพิเศษในการควบคุม ซึ่งเข้าเป็นรหัสมาตรฐานมาแล้ว

bit		b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀	Column															
		0	0	0	0	1	1	1	1	0	0	1	1	0	0	1	0	1	0	1	0	1	0	1	
		0	0	1	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
0	0	0	0	0	0	NUL	(TC ₇)DLE	SP	0	@	P	.	p												
0	0	0	1	1	(TC ₁)SOH	DC ₁		1	A	Q	a	q													
0	0	1	0	2	(TC ₂)STX	DC ₂	"	2	B	R	b	r													
0	0	1	1	3	(TC ₃)ETX	DC ₃	#	3	C	S	c	s													
0	1	0	0	4	(TC ₄)EOT	DC ₄	\$	4	D	T	d	t													
0	1	0	1	5	(TC ₅)ENO	(TC ₈)NAK	%	5	E	U	e	u													
0	1	1	0	6	(TC ₆)ACK	(TC ₉)SYN	&	6	F	V	f	v													
0	1	1	1	7	BEL	(TC ₁₀)ETB	.	7	G	W	g	w													
1	0	0	0	8	FE ₀ (BS)	CAN	(8	H	X	h	x													
1	0	0	1	9	FE ₁ (HT)	EM)	9	I	Y	i	y													
1	0	1	0	10	FE ₂ (LF)	SUB	:	10	J	Z	j	z													
1	0	1	1	11	FE ₃ (VT)	ESC	+	11	K	[k	[
1	1	0	0	12	FE ₄ (FF)	IS ₄ (FS)	.	12	L	\	l	:													
1	1	0	1	13	FE ₅ (CR)	IS ₅ (GS)	-	13	M]	m]													
1	1	1	0	14	SO	IS ₂ (RS)	>	14	N	^	n	~													
1	1	1	1	15	SI	IS ₁ (GS)	/	15	O	_	o	DEL													

รูปที่ 2-14 ตารางแสดงรหัส ASCII

อักขระพิเศษที่ใช้ในการควบคุม (Control Characters) จากรูป 2-14 เราพบว่ามื่ออักขระพิเศษนี้อยู่ 32 ตัว โดยที่อักขระ 32 ตัวนี้ถูกแบ่งตามหน้าที่การทำงานออกเป็น 4 กลุ่ม โดยที่แต่ละกลุ่มมีหน้าที่ดังต่อไปนี้

-Transmission Controls มีหน้าที่ควบคุมการเดินทางของข้อมูลขณะเดินทางไปตามสายส่งสัญญาณ

-Format effectors มีหน้าที่ควบคุมรูปแบบทางกายภาพของข้อมูล

-Device controls มีหน้าที่เป็นส่วนเริ่มต้นอุปกรณ์ช่วยของเครื่องรับส่ง

ข้อมูลปลายทาง

-Information Separators มีหน้าที่กำหนดส่วนต่างๆ ของข้อมูล เช่น ข้อมูลที่ส่งมีตั้งแต่จุดไหนถึงไหนเป็นต้น

รหัส BCD

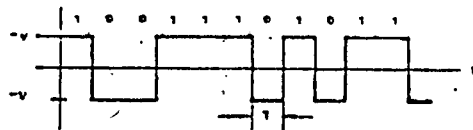
เป็นคำย่อมาจาก Binary Code Decimal เป็นรหัสแบบที่ใช้การเข้ารหัสแบบ 6 บิต แทน 1 ตัวอักษร จึงสามารถมีอักษรได้ถึง 64 ตัว และจำเป็นจะต้องส่งผ่านข้อมูลภายใต้ระบบการสื่อสารมักจะเพิ่มบิตตรวจสอบอีก 1 บิต

รหัส EBCDIC

ใช้เข้ารหัส 8 บิตแทน 1 ตัวอักษร ทำให้สามารถเข้ารหัสได้ถึง 256 รูปแบบ ถ้าต้องการสื่อสารต้องเพิ่มบิตตรวจสอบอีก 1 บิต รวมเป็น 9 บิต

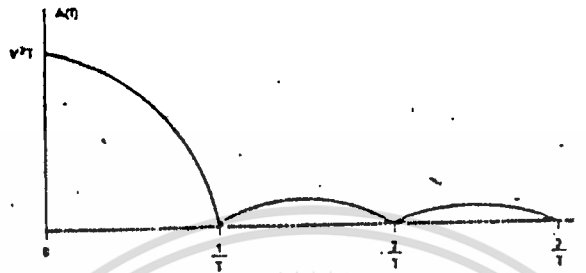
2.2 หลักการของโมเด็ม

โมเด็มเป็นคำย่อที่มาจาก Modulate/Demodulate ซึ่งการ Modulate จะเป็นการแปลงข้อมูล Digital ซึ่งอยู่ในรูปแบบการสื่อสารแบบอนุกรม ไปเป็นสัญญาณพาหะความถี่ analog เพื่อส่งไปในสายโทรศัพท์ ส่วน Demodulate จะรับสัญญาณที่ Modulate เป็นพาหะความถี่ analog แล้วเข้ามาเพื่อแปลงสัญญาณ analog ให้เป็นข้อมูล Digital ซึ่งลักษณะที่เป็นตัวแทนของสัญญาณข้อมูล Digital (รูปที่ 2-15) จะเป็นลำดับการสุมของ pulse และมีความต่อเนื่องของ power spectrum (รูปที่ 2-16) และ Spectrum เหล่านี้ ก็ถูกขยายเวลาออกไปจนมีความถี่ที่ศูนย์ ดังนั้นเองจึงเป็นสาเหตุให้เราไม่สามารถส่งข้อมูล digital ผ่านไปทางสายโทรศัพท์ได้เพราะความถี่ที่ใช้ในการสื่อสารผ่านเครือข่ายสายโทรศัพท์จะต้องมีความถี่ที่ใช้ในการสื่อสารผ่านเครือข่ายสายโทรศัพท์จะต้องมีความถี่อยู่ระหว่าง 300 ถึง 3400 Hz



รูปที่ 2-15 Digital Input Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-16 Power Spectrum of digital data

2.2.1 โมเด็มแถบความถี่เสียง (Voiceband Modems)

ทั่วไปแล้วเราสามารถแยกประเภทของโมเด็มโดย แบ่งตามความเร็ว และตามวิธีการ Modulate โดยโมเด็มความเร็วต่ำ (ไม่เกิน 1200 bps) จะอาศัยเทคนิคการ modulate แบบ FSK โมเด็มความเร็วกลาง (1200 ถึง 2400 bps) อาศัยเทคนิคการ modulate แบบ PSK หรือบางทีอาจใช้แบบ QAM ส่วนโมเด็มความเร็วสูงจะทำการ Modulate แบบ QAM วิธีการ modulate แต่ละแบบจะแตกต่างที่ การเข้ารหัสข้อมูลเพื่อเปลี่ยนเป็นสัญญาณ analog (FSK, PSK, ASK), ประสิทธิภาพของการส่ง, ขอบเขตของความถี่ที่ใช้, ความสลับซับซ้อนของวงจร ซึ่งทั้งหมดนี้ขึ้นอยู่กับความต้องการเพื่อให้เกิดความสมบูรณ์ยิ่งขึ้น ความกว้างของแถบความถี่จะขึ้นอยู่กับ การเข้ารหัสข้อมูลและอัตราที่สัญญาณพาหะที่ถูก Modulate เปลี่ยนแปลง ซึ่งอัตราการเปลี่ยนแปลงนี้คือ การเปลี่ยนแปลงแต่ละช่วงของตัวอักษร (Symbol interval) หรือ baud rate สำหรับความหมายของตัวอักษรอาจจะเป็นหนึ่งหรือหลาย ๆ บิตก็ได้

ตัวอย่างง่ายๆ ประกอบไปด้วยขบวนการที่มีคนนั่งวิ่งไปตามทาง ทางที่วิ่งไปนั้นเปรียบได้กับสายโทรศัพท์ ส่วนรถแสดงถึงอัตราบอด (Baud) และคนแสดงถึงบิต ดังนั้น อัตราบิต (bit rate) จะหมายถึงการคูณกันระหว่าง อัตราบอด (จำนวนรถต่อวินาที) กับ จำนวนของบิตในหนึ่งบอด (คนที่นั่งในรถหนึ่งคัน)

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

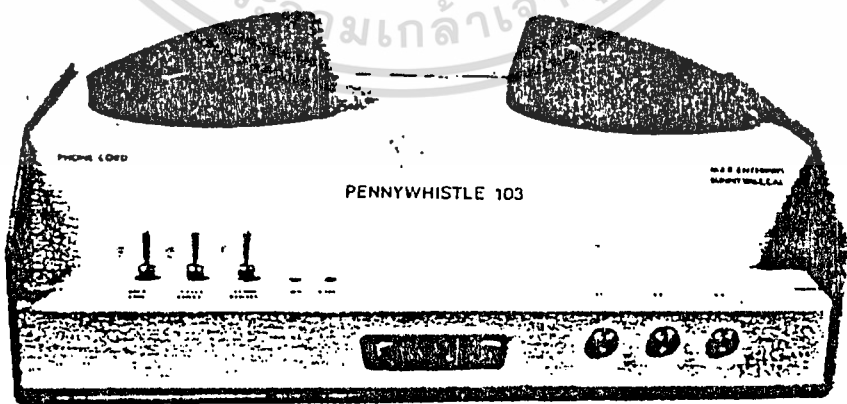
2.2.2 ชนิดของโมเด็ม แบ่งออกได้ดังนี้ แบ่งตามการต่อเข้ากับสายโทรศัพท์

-โมเด็มแบบคัปปลิงทางเสียง (Acoustic Coupled)

โมเด็มชนิดนี้จะต่อเข้ากับเครื่องโทรศัพท์โดยการคัปปลิงทางเสียง สามารถตอบรับต่อเรียกและทำการเรียกอัตโนมัติ (Auto Dial/Auto answer) ได้ในรูปที่ 2-17 และรูปที่ 2-18 จะเห็นได้ว่ามีลูกถ้วยที่ทำด้วยยาง (foam cup) ส่วนนี้จะเป็นช่องทางรับเสียงเข้ามาและทำหน้าที่กั้นสัญญาณรบกวนที่มากับสัญญาณเสียงด้วย

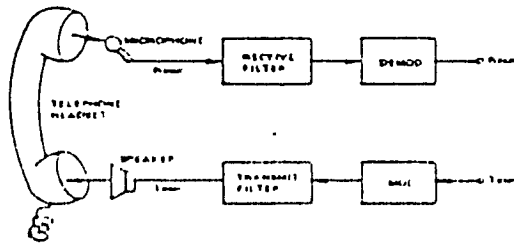
ข้อดีของโมเด็มแบบนี้คือ มีราคาถูก และสามารถต่อเข้ากับสายโทรศัพท์ในกรณีที่ไม่สามารถต่อสายโทรศัพท์เข้ากับโมเด็มแบบต่อโดยตรง (Direct Connect) ได้ ระบบที่ใช้งานโมเด็มแบบนี้ส่วนใหญ่จะเป็นระบบที่เรียกว่า Tele-Conferencing หรือการประชุมในลักษณะที่องค์ประชุมแต่ละคนอยู่ต่างสถานที่กัน เช่น อยู่คนละประเทศหรือคนละจังหวัดเป็นต้น หรือบางทีอาจจะใช้กับงานทางด้านใช้ข้อมูลในฐานข้อมูล เมื่อคอมพิวเตอร์หลักกับเทอร์มินัลอยู่ห่างกัน สำหรับระบบที่มีการแลกเปลี่ยนข้อมูลกันอยู่ตลอดเวลาและมีการสั่งงานโปรแกรมอยู่บ่อย ๆ มักจะไม่นิยมใช้โมเด็มแบบนี้

ในการเชื่อมต่อแบบนี้ชุดมือถือโทรศัพท์เองจะทำหน้าที่เป็น Duplexor หรือตัวแปลงจากสาย 4 เส้น เป็น 2 เส้น จะใช้ได้กับโมเด็มแบบ FSK เท่านั้น ด้วยอัตราการส่งไม่เกิน 1200 bps ที่เป็นดังนี้เพราะ คาร์บอนไมโครโฟนในโทรศัพท์มีคุณภาพต่ำ



รูปที่ 2-17 Acoustic Coupled Modem

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-18 แสดงการเชื่อมต่อแบบ Acoustical Coupling

-โมเด็มแบบต่อโดยตรง (Direct Connect)

โมเด็มชนิดนี้ยังถูกแบ่งออกเป็น 2 แบบคือ Internal และ External ซึ่ง Internal จะเป็นลักษณะของการ์ดเสียบเข้าไปใน Slot ภายในเครื่อง ส่วน External จะต่อออกจาก Serial Port ภายนอก

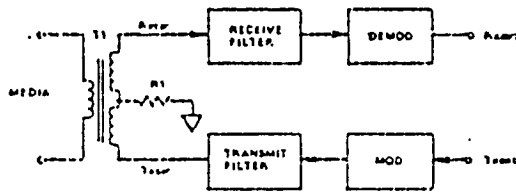
โมเด็มทั้งสองแบบนี้ต่อเข้ากับสายโทรศัพท์โดยตรงด้วยการออกแบบวงจร DATA ACCESS ARRANGEMENTS (DAA)

วงจร DAA นี้จะให้บริการเกี่ยวกับหัวข้อดังนี้

1. ให้ DC Isolation ระหว่างโมเด็มกับโทรศัพท์ (T_x)
2. ให้วงจรตรวจจับสัญญาณเรียก เพื่อทำการควบคุมการ ON/OFF สวิตช์ฮุค (Hook Switch) ซึ่งอาจจะเป็นแบบ Manual ก็ได้
3. กำหนดให้ไฟกระพริบตรงไหลผ่านขณะ Off Hook เพื่อ HOLD สายด้วย L_x กระแสนี้จะถูกรับรู้โดยทางองค์การโทรศัพท์เพื่อรับทราบว่ามีใครคนหนึ่งต่อโทรศัพท์เข้ากับสายแล้ว โดยไม่ต้องยกหูโทรศัพท์จริง ๆ
4. กำหนดให้มีการป้องกัน Transient ด้วย ซีเนอร์ไดโอด

ส่วนวงจรอ้อมแอมป์ที่ทำหน้าที่คูล์เพิลเลอร์ บ่อยครั้งที่จะถูกใช้แทนด้วยหม้อแปลง Hybrid ดังรูป 2-19 หม้อแปลง Hybrid (T_x) จะให้การลดทอนสัญญาณ Transmitter Carrier ที่ดีกว่า (ปกติ 20 dB) แต่ราคาจะสูงกว่าการใช้หม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-19 หม้อแปลง Hybrid

แบ่งตามวิธีการส่งผ่านข้อมูล

ในกรณีนี้เราจะกล่าวถึงโครงสร้างของระบบ ที่จะนำเอาโมเด็มไปต่อเข้ากับตัวกลางการส่งผ่านข้อมูล (Communication Limer) แบ่งออกได้ดังนี้

1. แบบซิมเพล็กซ์ (Simplex)
2. แบบฮาล์ฟเพล็กซ์ (Halfduplex)
3. แบบฟูลเพล็กซ์ (Fullduplex)

แบ่งชนิดของอัตราการส่งข้อมูล

- อัตราการส่งข้อมูลต่ำ (Low Speed) มีอัตราการส่งข้อมูลไม่เกิน 600 bps
- อัตราการส่งข้อมูลปานกลาง (Medium Speed) มีอัตราการส่งข้อมูลระหว่าง 1200 ถึง 9600 bps
- อัตราการส่งข้อมูลสูง (High Speed) มีอัตราการส่งข้อมูลมากกว่า 9600 bps

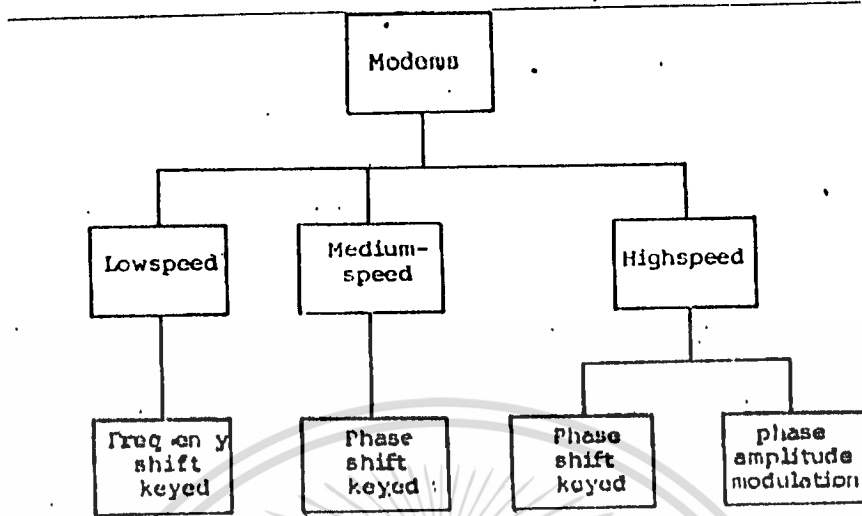
แบ่งตามเทคนิคการ Modulate

1. Phase Shift Keying : PSK
2. Frequency Shift Keying : FSK
3. Phase Amplitude Modulation : PAM

สำหรับวิธีการ Modulate ยังมีเทคนิคอื่นๆ อีกหลายแบบ แต่ก็ค่อนข้างจะใช้กัน

น้อยสามารถจะแบ่งตามลักษณะต่างๆ เป็นไดอะแกรมได้ดังรูป 2-20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-20 การแบ่งชนิดของโมเด็ม

แบ่งเป็นโมเด็มชนิด 2 สาย และ 4 สาย

หัวข้อนี้เป็นวิธีหนึ่งในการแบ่งชนิดของโมเด็มนอกเหนือจากหัวข้ออื่นๆ ที่ได้กล่าวมาแล้ว วิธีการที่จะใช้ในการเลือกว่าควรจะใช้ชนิด 2 สายและ 4 สาย นั้นขึ้นกับว่าในการปฏิบัติงานต้องการจะใช้กับการส่งแบบพุลดูเพล็กซ์หรือฮาล์ฟเพล็กซ์ ในโมเด็มชนิดความเร็วต่ำแถบความถี่ของสัญญาณซึ่งอยู่ในช่วงแคบๆ ไม่เกิน 3000 Hz สามารถใช้ได้กับ PSTN (Public Switch Telephone Network) หรือเครือข่ายสายโทรศัพท์สาธารณะได้ แต่ในกรณีของโมเด็มชนิดเร็วปานกลาง และความเร็วสูง ซึ่งใช้เทคนิคการ Modulate แบบอื่นๆ นั้นต้องการแถบความถี่ขนาด 3000 Hz เพิ่มขึ้นเพื่อที่จะทำให้การส่งผ่านข้อมูลทำได้เร็วขึ้น ดังนั้น ในการใช้งานส่วนใหญ่ถ้าต้องการความรวดเร็วและเป็นการส่งผ่านข้อมูลในลักษณะของพุลดูเพล็กซ์ แล้วมักจะใช้โมเด็มความเร็วสูงแบบ 4 สาย

การทำงานของโมเด็มชนิด 2 สาย นั้นโครงสร้างของแกนแนลการส่งผ่านข้อมูลจะแบ่งออกเป็น 2 แกนแนล คือในแกนแนลที่ 1 จะถูกใช้เป็นแกนแนลในการส่งผ่านข้อมูลในทิศทางใดทิศทางหนึ่งในขณะหนึ่งๆ ส่วนแกนแนลที่ 2 จะถูกใช้เป็นแกนแนลที่มีไว้สำหรับส่งสัญญาณควบคุมหรือสัญญาณแอนด์เซค (Hand - Shaking) ซึ่งจะส่งสัญญาณมาให้ทางด้านส่งทราบว่า ทางด้านรับได้รับข้อมูลที่ส่งมาเรียบร้อยแล้ว บางครั้งอาจจะเรียกแกนแนลที่

2 นี้ว่า Reverse Channel ส่วนใหญ่โมเด็มชนิด 2 สายนี้ จะใช้ในงานที่การส่ง

เอกสารนี้เป็นเอกสารหนึ่งฉบับสำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลออกไปในทิศทางเดียวกันในขณะหนึ่ง ๆ สลับกันหรืออาจจะเรียกว่าใช้ในการส่งแบบ
ฮาล์ฟดูเพล็กซ์ก็ได้

สำหรับในการใช้งานที่การส่งผ่านข้อมูลต้องกระทำในลักษณะเป็นฟูลดูเพล็กซ์ แล้ว
ควรจะเลือกใช้โมเด็มชนิด 4 สาย จึงจะเกิดประสิทธิภาพสูงสุด โดยปกติเครือข่ายการต่อ
โมเด็มชนิดนี้อาจจะต้องต่อเข้ากับสายเช่า (Private line) ซึ่งเป็นการติดต่อเป็นเอกเทศ
โดยไม่ต้องผ่านสวิตซ์ซึ่งที่ชุมสายโทรศัพท์ แต่บางโอกาสก็ไม่จำเป็นต้องต่อโครงข่ายในลักษณะ
ดังกล่าวก็ได้ ถ้าพิจารณาถึงสายเช่านั้น คุณสมบัติพิเศษอย่างหนึ่งที่ไม่มีในสายโทรศัพท์สาธารณะ
ทั่วๆ ไปก็คือ สามารถที่จะป้องกันสัญญาณรบกวนได้ดี

โมเด็มสำหรับระยะใกล้ (Short Haul Modem)

โมเด็มชนิดต่างๆ ที่ได้กล่าวถึงในหัวข้อที่ผ่านมา นั้น เป็นโมเด็มชนิดที่ลักษณะการ
อินเตอร์เฟส จะต้องต่อผ่านสายโทรศัพท์และชุมสายโทรศัพท์ ซึ่งเป็นโครงข่ายที่ใช้ติดต่อได้ใน
ระยะไกลเรียกว่าเป็นโมเด็มใช้สำหรับระยะไกล (Longhaul Modem) แต่ในการใช้ของโมเด็ม
ใช้สำหรับระยะใกล้นี้มีลักษณะการอินเตอร์เฟสของโมเด็มจะเป็นการติดต่อกันโดยส่งข้อมูล
ผ่านสายเคเบิลโดยตรง ซึ่งมีข้อจำกัดอยู่ที่ระยะการติดต่อจะกระทำได้ไม่เกิน 10 ไมล์หรือ
16 กิโลเมตร โครงข่ายการติดต่อที่จะใช้งานโมเด็มชนิดนี้ส่วนใหญ่จะเป็นการติดต่อแบบจุดต่อ
จุด (Point to Point) ซึ่งอัตราการส่งผ่านข้อมูลในลักษณะเช่นนี้จะแปรเป็นสัดส่วนผกผัน
กับระยะทางระหว่างจุดส่งกับจุดรับ แต่ถ้าในระยะทางติดต่อที่ใกล้กันอัตราการส่งผ่านข้อมูล
อาจจะสูงถึง 1 เมกะบิตต่อวินาที

เทคนิคการ modulate ที่ใช้ในโมเด็มระยะใกล้นี้จะใช้วิธีต่างๆ กันอาจจะใช้
การ modulate แบบที่กล่าวถึงข้างต้น หรืออาจจะใช้วิธีการส่งสัญญาณดิจิทัลโดยตรงโดย
ไม่ต้องผ่าน D/A ซึ่งจะเห็นว่ามีความสะดวกมากขึ้น โดยขบวนการดังกล่าวนี้จะนำเอา Diff-
Amp มาใช้ ในทางปฏิบัติจะพบว่าโมเด็มใช้งานระยะใกล้นี้จะใช้ในระบอบควบคุมการปฏิบัติงาน
ของเครื่องจักรในโรงงานอุตสาหกรรม และการอินเตอร์เฟสเข้าด้วยกันเพื่อสร้างโครง
ข่ายคอมพิวเตอร์ เป็นต้น โดยมีระยะทางการติดต่อระหว่างเทอร์มินัลหรือจุด (node) ไม่เกิน
100 ฟุต ซึ่งทำให้การส่งผ่านข้อมูลกระทำด้วยความเร็วเต็มที่

โมเด็มแบบบัสคอมพิวเตอร์เบิล (Bus Computer Modem)

โมเด็มชนิดนี้จะมีลักษณะที่แตกต่างไปจากโมเด็มชนิดที่กล่าวผ่านมา เพราะมี
ลักษณะเป็นซิงเกิลบอร์ด บัสคอมพิวเตอร์เบิลการใช้งานโมเด็มแบบซิงเกิลบอร์ดนี้ส่วนใหญ่จะพบใน
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

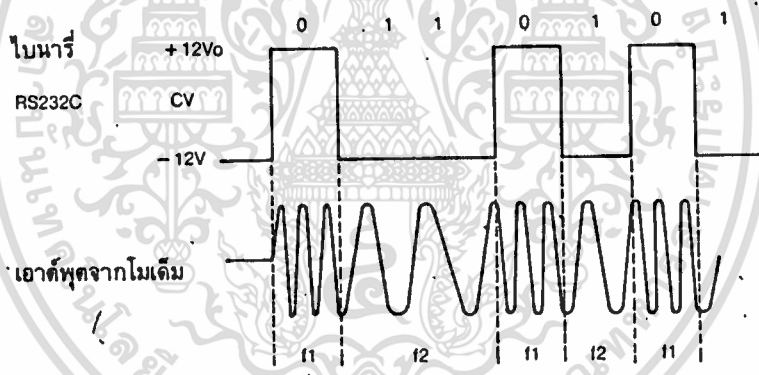
เครื่องไมโครคอมพิวเตอร์ และการอินเทอร์เน็ตเพื่อใช้งานร่วมกับระบบบัสชนิด S-100 เพื่อ
 ต่อร่วมกับระบบโครงข่ายโทรศัพท์ให้สามารถตอบโทรศัพท์โดยอัตโนมัติ (Autoanswer),
 เรียกโทรศัพท์โดยอัตโนมัติ (Auto dial) ได้

2.2.3 เทคนิคการผสมสัญญาณ (Modulation)

Frequency shift Keying (FSK)

แรกเริ่มที่เดียวการแปลงสัญญาณ Logic ให้เหมาะสมกับการส่งผ่านไปใสาย
 โทรศัพท์ใช้วิธีการ FSK นี้ คือใช้ความถี่ของเสียงสองความถี่สำหรับแทนสัญญาณ Logic "1"
 และ Logic "0" ฝ่ายรับก็พยายามจับเอาสองความถี่ที่ว่านี้มาแปลงเป็นสัญญาณ Logic กลับคืน
 ความถี่ของเสียงทั้งสองเสียงต้องห่างกันพอที่จะแยกออกจากกันได้โดยวงจรอิเล็กทรอนิกส์ และ
 ก็จะต้องไม่ห่างเกินจนตกขอบของความสามารถของสายโทรศัพท์ที่จะนำไปได้ รูปที่ 2-

รูปที่ 2-21 แสดงหลักการทำงานของ FSK



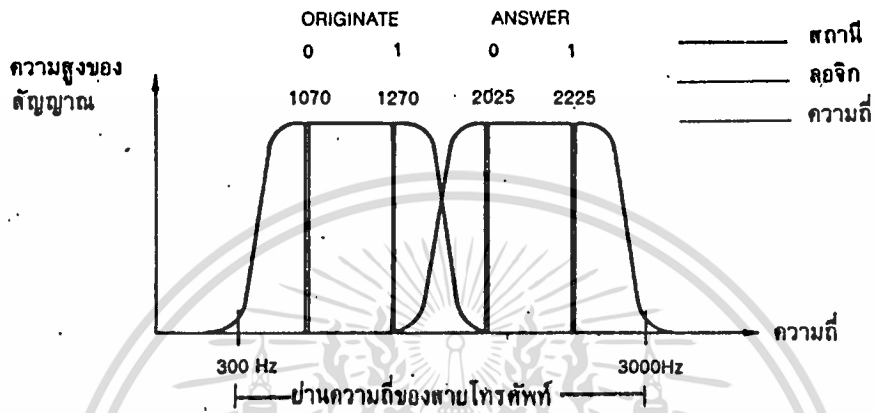
รูปที่ 2-21 การแปลงสัญญาณของโมเด็ม

เนื่องจากแถบความถี่คลื่นที่สายโทรศัพท์ยอมให้ผ่านไปได้อยู่ในช่วง 300 Hz ถึง
 3400 Hz เราสามารถแบ่งความถี่ในย่านนั้นออกเป็น 4 คลื่นเสียงที่สำคัญ สำหรับสถานี
 ส่งสองเสียงสถานีรับสองเสียง เนื่องจากเราต้องการให้การติดต่อเป็นแบบ Full Duplex
 คือทั้งรับและส่งได้ในเวลาเดียวกันจำเป็นจะต้องแยกสถานีออกเป็นสองฝ่าย ฝ่ายหนึ่งเรียกว่า
 Originate หรือฝ่ายเริ่มการติดต่อ และอีกฝ่ายเรียกว่า Answer หรือฝ่ายรอรับ ฝ่าย
 Originate จะให้ความถี่ส่งสองความถี่สำหรับสัญญาณ Logic "0" และ "1" ฝ่าย
 Answer จะต้องใช้ความถี่อีกสองความถี่ที่แตกต่างไปจากฝ่ายส่ง (เพื่อป้องกันการรบกวนกัน
 เอง) สำหรับแทนสัญญาณ Logic "0" และ "1" เช่นเดียวกันจะด้รับและส่งในเวลา

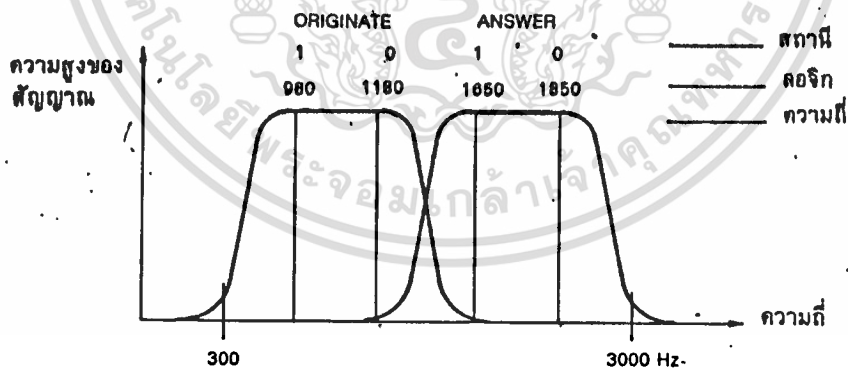
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดียวกันเป็น Full Duplex ได้

มาตรฐานความถี่ที่ใช้กันอยู่กรณีความเร็วไม่เกิน 300 Baud ของ BELL 103 ส่วน CCITT V.21 แสดงในรูป 2-22 และ 2-23



รูปที่ 2-22 ความถี่มาตรฐานของ BELL 103 Full Duplex

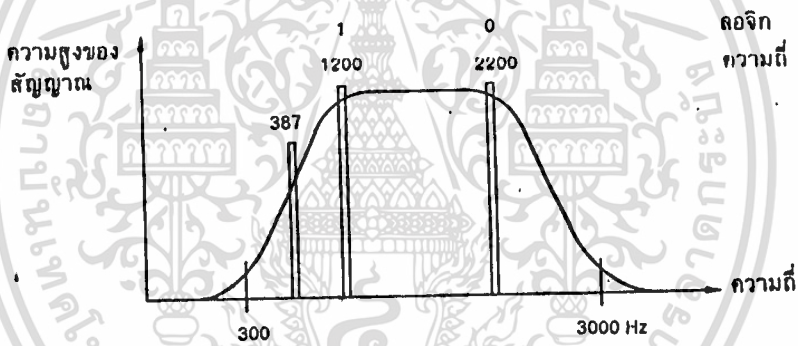


รูปที่ 2-23 ความถี่มาตรฐานของ CCITT V.21

จากรูป 2-22 และ 2-23 จะพบว่า สถานีรับและสถานีส่งใช้ความถี่ต่างกันในการ modulate สัญญาณ Logic "0" และ "1" การ Demodulate แบบ FSK ย่อมทำให้การถ่ายโอนข้อมูลเร็วกว่าความถี่นั้นไม่ได้แน่นอน เนื่องจากวงจรรับจะต้องตีเทกให้ได้ว่ามีความถี่เปลี่ยนแปลงเกิดขึ้น อย่างน้อยความถี่จะต้องปรากฏให้เป็น 2 ถึง 3 ไซเคิล ลง

เอกสารนี้เป็นเอกสารของบริษัทฯ สำหรับใช้ภายในเท่านั้น ไม่สามารถนำออกจำหน่ายหรือใช้เพื่อวัตถุประสงค์อื่นใดได้โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนวณคร่าว ๆ ความถี่ต่ำสุดที่ใช้ในโมเด็มชนิด 103 คือ 1070 Hz ต้องใช้อย่างน้อย 2 ไชเกิล ต่อการ modulate 1 บิต จะเห็นว่าการถ่ายโอนข้อมูลจะเร็วกว่า 600 bps ได้ยาก ถ้าเราใช้เทคนิค FSK เหมือนเดิมแต่แยกความถี่ของสองเสียงที่ใช้แทน "0" และ "1" ให้ห่างกัน จำนวนไชเกิลที่ใช้ Modulate ก็จะน้อยลง เราจะแยกความถี่ให้ห่างกันได้ก็ต่อส่งได้ทีละข้างหรือเป็น Half Duplex ระบบ BELL 202 ใช้เทคนิคอันนี้ในการส่งข้อมูลด้วยความเร็ว 1200 Baud โดยใช้ความถี่ 1200 Hz แทน Mark และ 2200 Hz แทน Space และเพื่อเป็นการประกันว่าฝ่ายรับยังรับอยู่ ฝ่ายรับจะส่งความถี่ 387 Hz ความถี่นี้ให้รู้ว่า "ขณะนี้กำลังฟังอยู่" บางครั้งความถี่ 387 Hz นี้อาจใช้ในการบอกฝ่ายส่งว่า ข้อมูลที่ส่งมามีข้อผิดพลาดอยู่กรุณาส่งมาใหม่ รูป 2-24 แสดงสเปกตรัมของ โมเด็ม 202



รูปที่ 2-24 ความถี่มาตรฐานของ Bell 202 Half Duplex

กรณี CCITT ที่ตรงกับ BELL 202 จะเป็น V.23 ต่างกันที่มี mode ให้เลือก 2 mode คือ 600 Baud และ 1200 Baud โดยทั้งสอง mode ใช้ความถี่ต่างกันคือ

mode 1 (600 baud) 1300 Hz (mark) 1700 Hz (space)

mode 2 (600 baud) 1300 Hz (mark) 2100 Hz (space)

นอกเหนือไปจากนั้น V.23 ยังสามารถให้ฝ่ายรับทำการส่งข้อมูลกลับมาได้ ด้วยความเร็ว 75 Baud โดยใช้ FSK 390 Hz แทน mark 450 Hz แทน space ในกรณีเช่นนี้เหมาะสำหรับการติดต่อกับ terminal ที่ผู้ใช้ป้อนข้อมูลทาง Keyboard

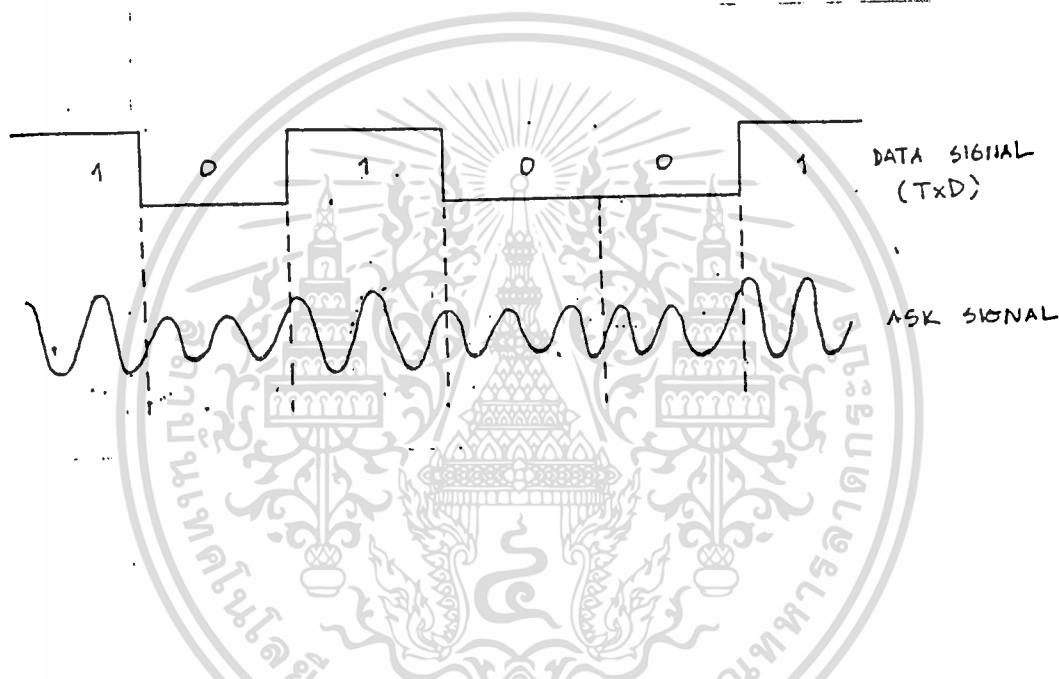
เนื่องจากความเร็วของการพิมพ์ของมนุษย์คงไม่มีใครทำได้เกิน 100 คำก่อนาทีเป็นแน่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ค่าเฉลี่ย 1 คำมี 4 ตัวอักษร และ 1 ตัวอักษรใช้ 8 บิตบวก start bit อีก 2 บิต)

Amplitude Shift Keying (ASK)

เป็นเทคนิคอีกอย่างหนึ่งของการ modulate สัญญาณเสียงเข้ากับสัญญาณพาหะ ซึ่งเป็นสัญญาณรูป sine ที่มีความถี่สูงทำให้สัญญาณที่ผ่านการ modulate แล้วมีลักษณะการเปลี่ยนแปลงของสัญญาณพาหะตามแอมพลิจูด (ความสูงของคลื่น) ของสัญญาณเสียงแต่ความถี่ของสัญญาณพาหะยังคงที่ดังรูป 2-25



รูปที่ 2-25 แสดง Amplitude Modulation

จุดสำคัญของการ modulate แบบนี้ก็อยู่ที่ "แอมพลิจูดเปลี่ยนแปลง แต่ความถี่คงที่" ในกรณีนี้จะไม่กล่าวถึงสมการคณิตศาสตร์

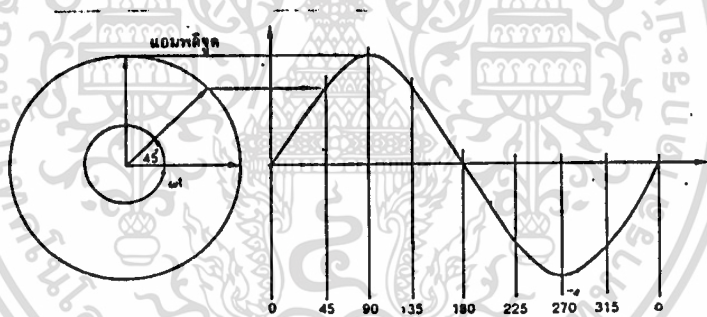
นอกจากนี้รายละเอียดอื่นๆ ของ Amplitude Modulate ยังมีอีกมากมายซึ่งไม่อาจจะกล่าวได้หมดในที่นี้ เช่น การใช้เทคนิคของการตัดสัญญาณพาหะออกไปที่เรียกว่า Suppress Carrier เช่นในการส่งกระจายคลื่นแบบ Double Sideband Suppress Carrier (DSB-SC) และ Single Sideband Suppress Carrier (SSB-SC)

สำหรับหลักการทำงานของโมเด็มที่ใช้เทคนิคการ modulate แบบ ASK นั้น ในส่วนของวงจรทางด้านล่างจะต้องทำการแปลงสัญญาณ Digital ไปเป็นสัญญาณ Analog ก่อนโดยใช้ D/A Converter แล้วผ่านขบวนการ modulate ส่งออกไป ส่วนในโมเด็มเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางด้านรับเมื่อรับสัญญาณเข้ามาก็จะผ่านขบวนการ Demodulate แยกเอาสัญญาณพาหะออก แล้วจึงส่งผ่านวงจร A/D Converter เพื่อแปลงสัญญาณ Analog ไปเป็นสัญญาณ Digital แล้วส่งเข้า Terminal ใช้งานต่อไป

Phase Shift Keying (PSK)

ในการถ่ายโอนข้อมูลที่ต้องใช้ความเร็วสูง การ Modulate โดย FSK เห็นจะไปไม่ไหวเลยเปลี่ยนมาใช้วิธีการที่เรียกว่า PSK แทนที่จะใช้ความถี่ในการแทนสัญญาณ Logic กลับใช้สัญญาณเสียงความถี่เดียว แต่ใช้เฟสที่ต่างกันออกไปสำหรับแทนสัญญาณ Logic การใช้เฟสในการ modulate เป็นอย่างไร มาลองดูรูปร่างของสัญญาณอย่างง่าย ๆ ตามรูปที่ 2-26

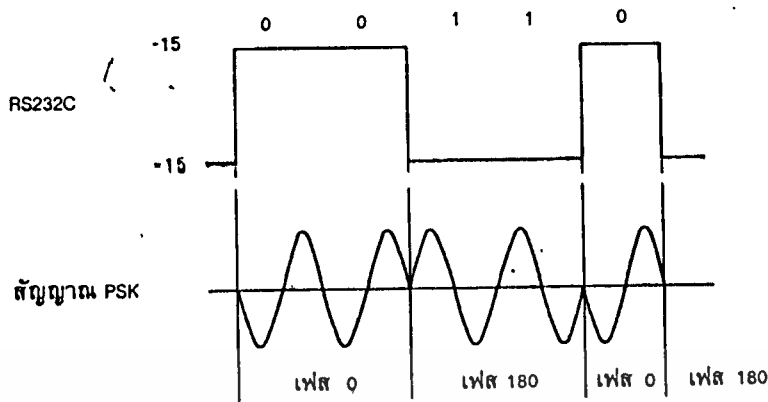


รูปที่ 2-26 การกำหนดคลื่นรูปไซน์และเฟสต่างๆ

การกำเนิดคลื่นรูปไซน์ก็เหมือนกับการหมุนของเข็มนาฬิกาไปเป็นเส้นรอบวง ถ้าเราวัดความสูงของเข็มนาฬิกาเทียบกับแนวนอนขณะใดขณะหนึ่ง แล้วนำมา Plot เทียบกับแกนเวลา เราจะได้รูปร่างของคลื่นรูปไซน์ เข็มที่เราใช้หมุนเรียกว่าเวกเตอร์ มุมที่หมุนไปเรียกว่า เฟส ฉะนั้นเฟสของสัญญาณรูปคลื่นไซน์จะมีตั้งแต่ 0 ถึง 360 องศา ถ้าหากเราเลือกใช้เฟสในการ Modulate สัญญาณ Logic เราก็แบ่งเฟสที่เราจะใช้ออกเป็น 2 เฟส ในการ modulate สัญญาณ Logic "0" และ "1" คือใช้เฟส 0 แทน "0" และเฟส 180 แทน "1" ลักษณะของสัญญาณจากโมเด็มก็จะเป็นอย่างรูปที่ 2-27

เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของบริษัทฯ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-27 สัญญาณ PSK

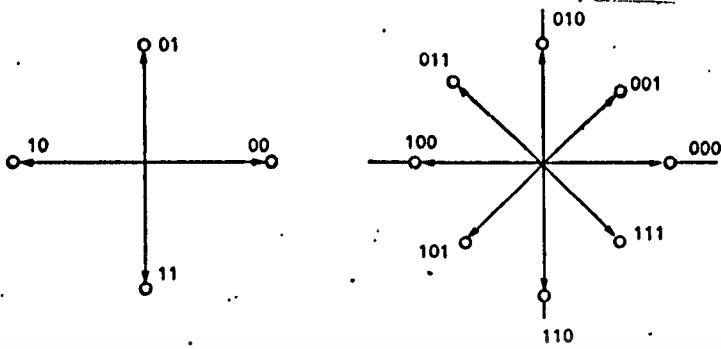
ถ้าหากเราแปลงสัญญาณ PSK ออกเป็น 4 เฟส คือ 0, 90, 180, 270 องศาโดยเราแทนเฟสทั้ง 4 ด้วยเลขฐานสอง 2- หลักหรือ 2 บิต ในกรณีเช่นนี้การเปลี่ยนเฟสครั้งหนึ่งเท่ากับเราได้ข้อมูล 2 บิตเข้าไปแล้ว ในลักษณะเช่นนี้อัตราบิตจะเป็นสองเท่าของอัตรา Baud เพราะอัตรา Baud คืออัตราการเปลี่ยนแปลงสัญญาณใน 1 วินาที แต่การเปลี่ยนแปลงสัญญาณ 1 ครั้ง ข้อมูลเปลี่ยนแปลง 2 บิต ความเร็วในการโอนถ่ายข้อมูลจึงเป็นสองเท่าของอัตรา Baud

โมเด็มชนิด 210 B ของ Bell ใช้ PSK โดยการแบ่งเฟสเป็น 4 เฟส ดังกล่าวอัตราในการส่ง 1200 Baud เท่ากับได้ความเร็วในการถ่ายโอนข้อมูล 2400 bps

ถ้าเราแบ่งสัญญาณออกเป็น 8 เฟส คือ 0, 45, 90, 125, 180, 225, 270 และ 315 องศา โดยแต่ละเฟสแทนด้วยข้อมูล 3 บิต จะเห็นว่าความเร็วในการถ่ายโอนข้อมูล 4800 Baud/sec โมเด็มชนิด 210C ของ BELL ใช้เทคนิคทำการถ่ายโอนข้อมูลทำได้เร็วถึง 4800 bps

คิดดูง่ายๆ ก็จะทำให้เห็นว่าถ้าเราแบ่งเฟสของสัญญาณออกเป็น 2ⁿ เฟส เราจะได้ความเร็วในการถ่ายโอนข้อมูลเป็น N เท่าของอัตรา Baud ความจริงไม่ง่ายอย่างนั้นเนื่องจากถ้าเฟสเข้ามาใกล้กันมาก การแยกสัญญาณออกจะทำได้ยากมาก กรณี N=8 หรือ 8 เฟส ก็นับว่ายากแล้ว ถ้า N=4 ก็จะเป็น 16 เฟส โอกาสที่จะแยกสัญญาณผิดพลาดคงจะมีแน่ๆ

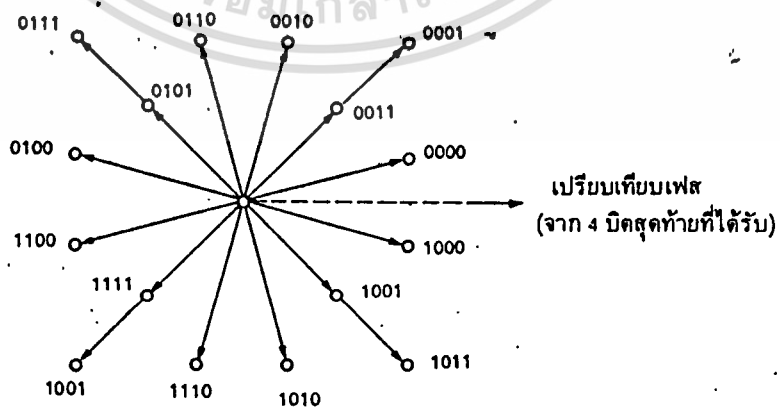
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-28 การ modulate โดยวิธี PSK ของ Bell 201

Phase Amplitude Modulation (PAM)

วิธีการที่เพิ่มความเร็วในการถ่ายโอนข้อมูลให้สูงขึ้นโดยการเอาความสูงหรือ Amplitude ของสัญญาณเข้ามา Modulate ด้วยกันเรียกว่า Phase Amplitude Modulation หรือบางที่เรียกว่า Quadrature Modulation โมเด็มที่ส่งด้วยความเร็ว 9600 bps เขาแบ่งเฟสออกเป็น 12 เฟส มีอยู่ 4 เฟส ที่มีโอกาสมี amplitude ได้สองค่ารวมแล้วทั้งหมดสามารถใช้เลขฐานสอง 4 บิตแทนเฟสและ Amplitude ทั้ง 16 สถานภาพสัญญาณในสายใช้ความเร็ว 2400 Baud ก็จะสามารถให้ความเร็วในการถ่ายโอนได้ถึง 9600 bps รูปที่ 2-29 แสดงไดอะแกรมของสัญญาณ



รูปที่ 2-29 เฟสของสัญญาณในการส่งสัญญาณด้วยความเร็ว 9600 บิตต่อวินาที

เอกสารนี้เป็นเอกสารทสวงนโวสาหรับที่รชงงานเพอการรชษาแทนน เอนนญชทาเนาไปชประเยชนดานการค้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากมาตรฐานของโมเด็มดังที่กล่าวมายังมีมาตรฐานออกมา ใหม่ๆ อีกหลายอย่าง หากท่านต้องการจะซื้อโมเด็มใช้ อย่าลืมถามฝ่ายตรงข้ามที่ท่านจะติดต่อสื่อสารข้อมูลก่อนว่าเขาใช้โมเด็มชนิดใด ท่านจะไม่สามารถติดต่อกับเขาได้อย่างแน่นอน ถ้าหากว่าเป็นโมเด็มต่างชนิดกัน

ตารางที่จะบอกถึงแบบการ Modulate ตามมาตรฐาน BELL และ CCITT

ชนิด	ความเร็ว	วิธีการมอดูเลต	อัตราบอด	คูเพิล็กซ์
103	300 bps	FSK	300 baud	Full/FDM
202	1200 bps	FSK	300 baud	HALF
212	1200 bps	DPSK	600 baud	Full/FDM
V.22	1200 bps	DPSK	600 baud	Full/FDM
201	2400 bps	DPSK	1200 baud	Half
V.22bis	2400 bps	QAM	600 baud	Full/FDM
V.26ter	2400 bps	DPSK	1200 baud	Full/ECT
208	4800 bps	DPM	1600 baud	Half
209	9600 bps	QAM	2400 baud	Half
V.29	9600 bps	MQAM	2400 baud	Half
V.32	4800 bps	QAM	2400 baud	Full/ECT
V.32	9600 bps	MQAM	2400 baud	Full/ECT

DPM = Differential Phase Modulation

FSK = Frequency Shift Keying

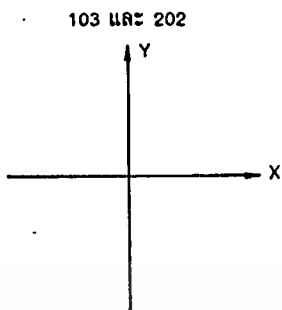
FDM = Frequency Division Multiplex

DPSK = Different Phase Shift Keying

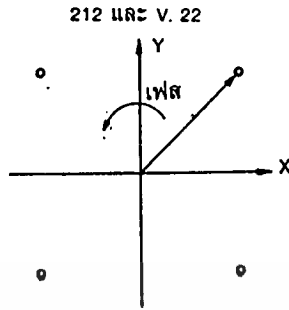
QAM = Quadrature Amplitude Modulation

ECT = Echo Cancellation Technique

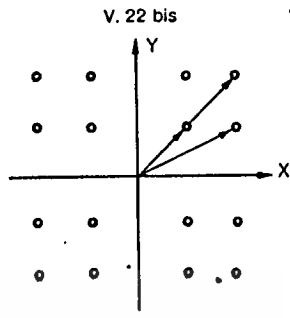
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



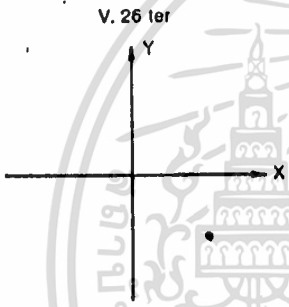
ใช้ความถี่ที่แตกต่างกันโดยไม่มีเฟสเปลี่ยนแปลง



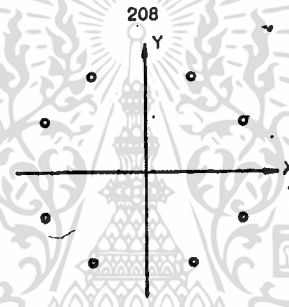
ใช้เฟสที่เปลี่ยนแปลง 4 เฟส



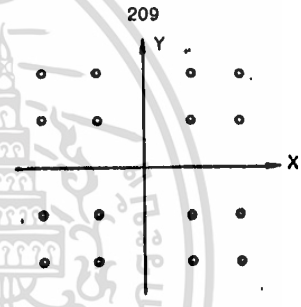
ใช้ 3 แอมพลิจูด และ 12 เฟส



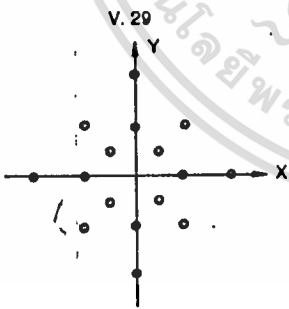
ใช้เฟส 4 เฟส



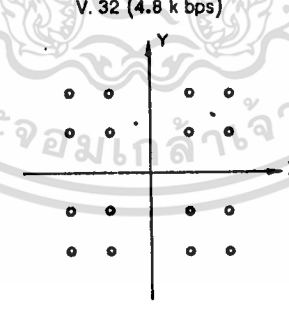
ใช้เฟส 8 เฟส



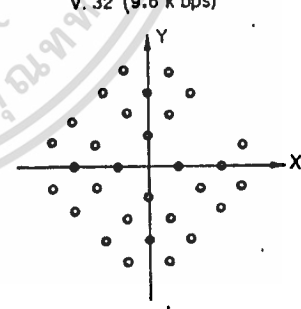
เหมือนกับ V. 22 bis



8 แอมพลิจูด และ 14 เฟส



เหมือนกับ V. 22 bis



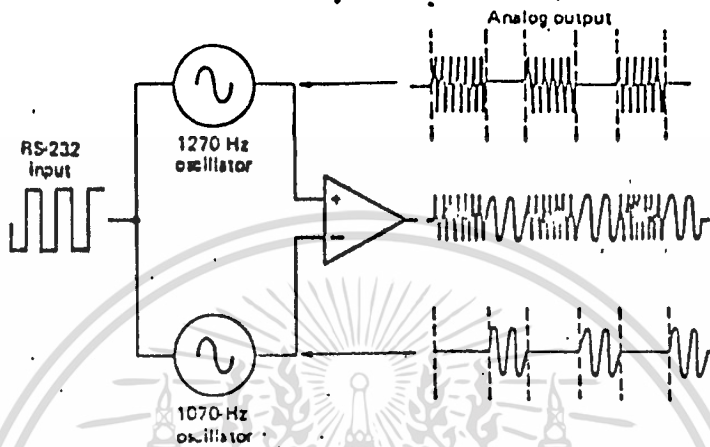
ใช้วิธีการที่เรียกว่า Trellis code

รูปที่ 2-30 วิธีการมอดูเลตแบบต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 หลักการในการ Modulate สัญญาณ

เมื่อเราได้ทราบเทคนิคการทำงานและลักษณะอย่างคร่าวๆของวิธีการ Modulate แบบต่าง ๆ แล้ว ต่อไปเราจะกล่าวถึงหลักการในการสร้างสัญญาณเหล่านี้โดยจะกล่าวถึงแต่เฉพาะวิธีการของ FSK เท่านั้นว่าโมเด็มสร้างสัญญาณเหล่านี้ขึ้นมาได้อย่างไร



รูปที่ 2-31 โครงสร้างในการกำเนิดสัญญาณ FSK

จากรูปจะเห็นว่าในโมเด็มจะประกอบไปด้วยออสซิลเลเตอร์ที่กำเนิดสัญญาณพาหะ (Carrier) ด้วยความถี่ 1270 Hz และ 1070 Hz โดยที่ ออสซิลเลเตอร์ตัวบนจะทำงานเมื่อสัญญาณที่เข้ามามีระดับโวลเตจเกิน 5 โวลต์ ส่วนออสซิลเลเตอร์ตัวล่างจะทำงาน และตัวบนจะหยุดทำงานเมื่อระดับโวลเตจของสัญญาณที่เข้ามาเกินกว่า +5 โวลต์ เมื่อรับเอาที่พู่ที่ออกจากพอร์ต RS-232-C เข้ามายังอินพุทของออสซิลเลเตอร์ ก็จะสามารถทำให้ออสซิลเลเตอร์ทั้งสองทำงานได้ดังนี้

เมื่อสัญญาณที่ผ่านพอร์ต RS-232-C เข้ามา มีระดับโวลเตจเท่ากับ -12 โวลต์ ออสซิลเลเตอร์ที่ผลิตสัญญาณพาหะความถี่ 1270 Hz ก็จะทำงาน แต่ออสซิลเลเตอร์ที่ผลิตสัญญาณพาหะความถี่ 1070 Hz หยุดทำงาน เราทราบแล้วว่าระดับโวลเตจ -12 โวลต์จะแทน Logic "1" และเมื่อผ่านการ Modulate แล้วความถี่ 1270 Hz ทางด้านโมเด็มทรานสมิตเตอร์ ก็จะแทน Logic "1" นั่นเอง ดังนั้นจากรูป 2-31 จะแสดงถึงการแปลงสัญญาณจากพอร์ต RS-232-c ที่แทน Logic "1" ไปเป็นสัญญาณข้อมูลที่แทน Logic "1" เช่นกัน

สำหรับในการที่สัญญาณข้อมูลที่ส่งมีระดับโวลเตจเป็น +12 โวลต์ ออสซิลเลเตอร์ที่ผลิตความถี่ 1070 Hz ก็จะทำงานแทน และทำการผลิตสัญญาณที่แทน Logic "0" ออกมา

หลังจากนั้นจึงทำการรวมสัญญาณ Output จาก Oscillator ทั้งสองตัวเข้าด้วยกันโดยผ่าน

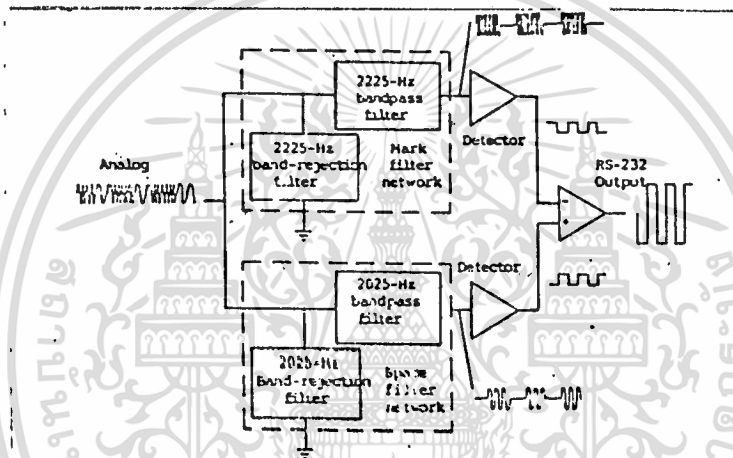
เอกสารนี้เป็นเอกสารหลวงวิเศษที่ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าไปยัง Input ออมแอมป์ ก็จะทำให้ได้สัญญาณที่ Output เป็นสัญญาณ Modulate ทั้งนี้ จากรูปจะเห็นว่าสัญญาณข้อมูลก็ยังมี Logic เป็น "1" หรือ "0" เช่นเดิมแต่เปลี่ยนรูปแบบจากระดับโวลเตจไปอยู่ในรูปของความถี่แทน คือถ้าเป็น Logic "1" ก็จะมีความถี่ของสัญญาณเป็น 1270 Hz และถ้าเป็น Logic "0" จะมีความถี่เป็น 1070 Hz

2.2.5 เทคนิคการแยกสัญญาณ (Demodulation)

เมื่อสัญญาณที่ส่งออกมาจากโมเด็มทางด้านส่งผ่านขบวนการ Modulate แล้ว เมื่อมาถึงโมเด็มทางด้านรับ สัญญาณเหล่านี้ก็จะผ่านขบวนการดีโมดูเลทแยกเอาสัญญาณพาหะออกจากสัญญาณข้อมูลแล้วผ่านสัญญาณข้อมูลไปใช้งานต่อไป



รูปที่ 2-32 โครงสร้างการทำงานของวงจร Demodulate

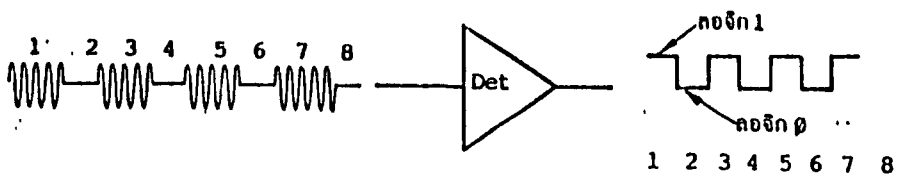
จากรูปจะแสดงถึงวิธีการในการแปลงสัญญาณอนาล็อก (ที่ส่งผ่านสายโทรศัพท์เข้ามา) กลับไปเป็นสัญญาณที่จะส่งต่อผ่านเข้าไปยังพอร์ต RS-232-C ต่อไป เราทราบแล้วว่า โมเด็มทางด้านรับจะแทนสัญญาณ Logic "1" ด้วยความถี่ 2225 Hz และแทนสัญญาณ Logic "0" ด้วยความถี่ 2025 Hz ดังนั้นในรูป 2-32 ข้างต้น จึงได้แสดงถึงบล็อกไดอะแกรมของวงจรในโมเด็มทางด้านรับจะเห็นว่าสัญญาณที่ส่งผ่านสายโทรศัพท์แล้วต่อเข้าที่อินพุทของโมเด็มนั้น เป็นสัญญาณที่ประกอบด้วยความถี่ต่างกัน ดังนั้นจึงต้องทำการแยกความถี่ของสัญญาณนี้ออกจากกันก่อน โดยผ่านวงจรฟิลเตอร์ (Filter) สองวงจร ซึ่งหน้าที่ของวงจรฟิลเตอร์หรือวงจรกรองความถี่นี้ก็คือ ทำการแยกสัญญาณที่ประกอบด้วยความถี่หลายๆ ค่าออกจากกัน แล้วส่งต่อไปยังส่วนของวงจรที่ทำงานตอบสนองต่อสัญญาณความถี่นั้นเพียงค่าเดียวต่อไป

จากรูป 2-32 วงจรส่วนบนประกอบด้วยวงจรฟิลเตอร์สองวงจรแยกกัน โดยทำการกรองเอาความถี่ค่าอื่นๆ ออกไป ยกเว้นสัญญาณความถี่ 2225 Hz และแถบความถี่แคบๆ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ใกล้เคียงกับ 2225 Hz ซึ่งหมายความว่าสัญญาณที่รับเข้ามานั้นถ้ามีความถี่เป็นค่าอื่นๆ นอก จาก 2225 Hz แล้ว ก็จะต้องผ่านฟิลเตอร์ส่วนนี้แล้วไหลลงจุดกราวด์ไป (เอาที่พุกของแบนด์ รีเจกชันฟิลเตอร์ จะต่อลงจุดกราวด์ บางทีจึงเรียกว่า Notch Filter) ส่วนสัญญาณความถี่ 2225 Hz ซึ่งผ่านฟิลเตอร์ส่วนนี้ไม่ได้ ก็จะผ่านเข้าไปยังแบนด์พาสฟิลเตอร์ (Band Pass Filter)ต่อไป ซึ่งการทำงานของแบนด์พาสฟิลเตอร์นี้ก็คือ จะยอมให้สัญญาณที่มีความถี่ 2225 Hz เท่านั้นที่ผ่านไปได้ ส่วนสัญญาณความถี่อื่นก็จะถูกกรองเอาไว้ ดังนั้นวงจรฟิลเตอร์ส่วนนี้ก็ มีการทำงานเพื่อต้องการกรองเอาสัญญาณความถี่ 2225 Hz ไปผ่านออกที่เอาที่พุกของแบนด์ พาสฟิลเตอร์นั่นเอง

ส่วนในกลุ่มวงจรฟิลเตอร์ส่วนล่างนั้นก็มีการทำงานในลักษณะที่คล้ายคลึงกัน แต่ ต่างกันที่การทำงานตอบสนองต่อสัญญาณความถี่เป็น 2025 Hz คือการทำงานของผล สุกท้ายก็เพื่อต้องการกรองเอาความถี่อื่นๆ ที่ไม่ใช่ 2025 Hz ไว้แล้วปล่อยให้สัญญาณความถี่ 2025 Hz ไปผ่านออกที่เอาที่พุกของแบนด์พาสฟิลเตอร์

เมื่อได้กรองเอาความถี่ที่ต้องการคือ ความถี่ 2225 Hz (ซึ่งแทน Logic "1") และความถี่ 2025 Hz (แทน Logic "0") ได้แล้ว ก็จะต่อเอาที่พุกของฟิลเตอร์แบนด์พาส แต่ละตัวเข้ากับวงจรอีกส่วนหนึ่งซึ่งเรียกว่า ดีเทคเตอร์ (Detector) หน้าที่ของวงจร ดีเทคเตอร์ ก็คือการทำ Demodulate สัญญาณ เพื่อแยกเอาสัญญาณพาหะและสัญญาณข้อมูล ออกจากกัน แล้วจึงผ่านเอาสัญญาณข้อมูลไปใช้ จากในวงจรรูป 2-33 เมื่อมีสัญญาณรูปไซน์ (Sine Wave) ผ่านเข้าไปยังวงจรดีเทคเตอร์ ก็จะสร้างระดับแรงดันเอาที่พุกเป็นขบวออกมา แต่ในขณะที่ไม่มีสัญญาณไซน์ป้อนเข้ามา ระดับแรงดันเอาที่พุกของดีเทคเตอร์ก็จะมีค่าเป็น ศูนย์ นั่นคือการทำงานดังในรูป



รูปที่ 2-33 การทำงานของดีเทคเตอร์

ซึ่งจะหมายความว่าในช่วงสัญญาณ 1, 3, 5 และ 7 ซึ่งมีความถี่ของสัญญาณไซน์ เป็น 2225 Hz เมื่อผ่านวงจรดีเทคเตอร์ออกมาก็จะมีระดับ Logic "1" ส่วนในช่วงสัญญาณ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

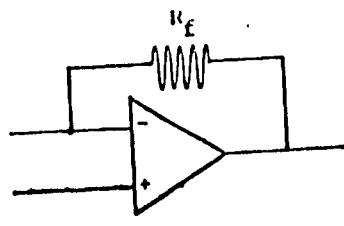
2, 4, 6 และ 8 เมื่อผ่านดีเทคเตอร์ออกมาจะมีระดับ Logic เป็น "0" จากรูปที่ 2-32 เรา จะสังเกตเห็นว่าดีเทคเตอร์แต่ละตัวมีการทำงาน เพื่อสร้างสัญญาณดิจิทัลโดยมีเฟสของสัญญาณ ต่างกันคือวงจรถีเทคเตอร์ ตัวบนจะสร้างสัญญาณ Logic "1" ออกมาก็เมื่อสัญญาณไซน์ที่อิน พุทแทนสถานะ Mark หรือ Logic "1" ออกมาก็ต่อเมื่อสัญญาณไซน์ที่อินพุทแทนสถานะ SPACE หรือ Logic "0" หรือความถี่ 2025 Hz เป็นต้น

ในส่วนของวงจรถักต่อไปก็จะเป็นการรวมเอาสัญญาณดิจิทัลจากเอาต์พุท ของ ดีเทคเตอร์เข้าด้วยกันโดยใช้ออมแอมป์ (Operational Amplifier) ซึ่งหน้าที่ของ ออมแอมป์นี้ก็คือทำการรวมสัญญาณดิจิทัลจากสองแหล่งเข้าด้วยกัน แล้วเปลี่ยนสัญญาณให้อยู่ ในรูปของสัญญาณมาตรฐานที่สามารถส่งผ่านพอร์ต RS-232-C (+12 V) ซึ่งวิธีการในการ เปลี่ยนสัญญาณดังกล่าวนี้ก็โดยการต่อเอาต์พุทของสเปส (Space) ดีเทคเตอร์ (หรือดีเทคเตอร์ ตัวล่าง) เข้ากับขา + หรือขาอินอินเวติง (Non inverting) ของ Op-Amp และต่อ เอาต์พุทของ mark ดีเทคเตอร์ (ดีเทคเตอร์ตัวบน) เข้ากับขาอินเวอร์ทติ้ง หรือขาลบของ Op-Amp ซึ่ง Op-Amp จะสร้างสัญญาณเอาต์พุทขึ้นมาโดย

เมื่อเอาต์พุทของสเปสดีเทคเตอร์ แอคทีฟ Op-Amp จะสร้างระดับแรงดันค่า (+) ขึ้นที่เอาต์พุท

เมื่อเอาต์พุทของมาร์กดีเทคเตอร์ แอคทีฟ Op-Amp จะสร้างระดับแรงดันค่า (-) ขึ้นที่เอาต์พุท

นอกจากนี้อาจจะมีการใช้เทคนิคการฟีดแบ็ค (Feedback) โดยต่อตัวต้านทาน ฟีดแบ็คเข้าขาอินอินเวอร์ทติ้งของ Op-Amp เพื่อทำให้การปรับเกน (Gain) ของระบบดีขึ้น สามารถสร้างสัญญาณระดับแรงดันจากยอดถึงยอด (peak to peak) เท่ากับ 24 Volt (จาก -12 ถึง 12 Volt) ได้ดังรูป 2-34



รูปที่ 2-34 การต่อตัวต้านทาน Feed Back

ซึ่งมีผลถึงการต่อสัญญาณข้อมูลไปใช้ส่งผ่านพอร์ต RS-232-C ได้ดีขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหัวข้อต่างๆ ที่ได้กล่าวมาแล้วคงพอจะทำให้ผู้อ่านได้เข้าใจถึงหลักการทำงานของโมเด็มชนิด Bell 103 ได้ดีพอควร และในหัวข้อต่อไปจะได้อธิบายถึงหลักการทำงานของโมเด็มชนิดความเร็วปานกลางและความเร็วสูงต่อไป

2.2.6 ลักษณะของตัวกรองสัญญาณที่ต้องการ (filter requirement)

ตัวกรองในโมเด็มให้บริการ 2 หน้าที คือ

1. ทำการกรองความถี่ของ Output ที่ Modulate แล้วให้อยู่ในย่านจำกัด
2. ทำการกรองความถี่ของคลื่นพาหะที่เข้ามาก่อนที่จะทำการแยกสัญญาณ

ตัวกรองทางด้านส่งจะใช้กำจัดความถี่ในการ Modulate ในแบบอันดับต่ำ ๆ

ฉะนั้นตัวกรองทางด้านส่งจะเป็นแบบ Low Pass หรือ Band Pass

ส่วนตัวกรองทางด้านรับมีหน้าที่บริการสองหน้าที่คือ กำจัด Noise จากสัญญาณที่รับและอีกหน้าที่หนึ่งที่สำคัญมากคือ การกำจัดการผสมสัญญาณระยะไกลซึ่งเข้ามาผสมกับสัญญาณพาหะด้านรับ

2.2.7 การกำจัดสัญญาณสะท้อน (Echo Suppressor)

ในการส่งข้อมูลเป็นสัญญาณ Analog ไปตามสายโทรศัพท์ย่อมเป็นการแน่นอนว่าจะต้องเกิดสัญญาณสะท้อน (Echo) ขึ้นอย่างแน่นอน แต่จะเกิดมาหรือน้อยนั้นขึ้นอยู่กับประสิทธิภาพของระบบว่าดีเพียงใด ดังนั้นเมื่อเกิดสัญญาณชนิดนี้ขึ้นมา ประสิทธิภาพการรับฟัง ความถูกต้องของข้อมูลจะต้องลดลงอย่างแน่นอน ฉะนั้นจึงจะต้องเพิ่มระบบที่สามารถกำจัดสัญญาณสะท้อนนี้ให้หมดไป หลักการของอุปกรณ์กำจัดสัญญาณสะท้อนนี้ก็คือ " เป็นระบบที่ยอมให้สัญญาณเดิมผ่านไปทิศทางใดทิศทางหนึ่งเพียงอย่างเดียวในขณะหนึ่ง ๆ เท่านั้น" เช่น A ส่งสัญญาณเรียกไปยัง B วงจรกำจัดสัญญาณสะท้อนก็จะยอมให้สัญญาณจาก A ส่งผ่านไปยัง B จนกระทั่ง A หยุดพูดแล้วหลังจากนั้น B ก็เริ่มพูดตอบ ในขณะนั้นวงจรกำจัดสัญญาณสะท้อนก็จะเปลี่ยนทิศทางการทำงานโดยอัตโนมัติ โดยยอมให้สัญญาณ B ผ่านไปได้แต่สัญญาณ A ผ่านไม่ได้ เป็นต้น ซึ่งเวลาที่วงจรกำจัดสัญญาณสะท้อนนี้จะเปลี่ยนทิศทางการยอมให้สัญญาณผ่านได้ จะใช้เวลาประมาณ 300 ms ซึ่งช่วงเวลานี้จะมีความสำคัญมากในระบบ Half Duplex สำหรับในระบบ Full Duplex นั้น การใช้งานอุปกรณ์กำจัดสัญญาณเสียงสะท้อนจะใช้ในช่วงเวลาสั้นๆ เพราะการสื่อสารเป็นการสื่อสารแบบสองทาง ดังนั้นสัญญาณจากทางด้านเรียกและด้านตอบรับจะต้องผ่านได้ตลอดเวลา นั่นคือถ้าไม่ต้องการใช้งานอุปกรณ์กำจัดสัญญาณเสียงสะท้อนก็ทำได้โดยการป้อนสัญญาณความถี่ 2100 Hz เป็นเวลา 400 ms เข้าไปในวงจรในขณะที่มีการติดต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อยู่จนกระทั่งสัญญาณข่าวสารที่ส่งมาสิ้นสุดลง อุปกรณ์กำจัดเสียงสะท้อนก็จะเริ่มทำงานทันที ดังนั้นวิธีการอย่างหนึ่งที่จะเสียงเพื่อไม่ให้อุปกรณ์ดังกล่าวนี้ก็สามารถทำได้โดยออกแบบระบบให้เป็นการสื่อสารแบบ Full Duplex 4 Wire

2.2.8 การบิดเบือนของสัญญาณ

ในการสื่อสารเราไม่สามารถที่จะส่งพลังงานข้อมูลจากจุดหนึ่งไปยังอีกจุดหนึ่งได้เต็ม 100% เนื่องจากพลังงานของสัญญาณจะต้องถูกลดทอน ถูกบิดเบือนไป และถูกรบกวนจากสัญญาณรบกวนจากสภาพแวดล้อมทางเทคนิค ดังนั้นสัญญาณที่จะรับได้ทางด้านรับจึงอาจผิดเพี้ยนไปหรือรับได้ไม่ชัดเจน เป็นต้น ยิ่งถ้าเป็นการสื่อสารในระยะทางไกลๆ การสูญเสียก็จะมีเกิดขึ้นมากตามลำดับ

หน่วยที่ใช้ในการวัดการบิดเบือนของสัญญาณ

เดซิเบล (dB : Decible)

หน่วยเดซิเบลนี้เป็นหน่วยการวัดที่ใช้กันมากในงานด้านสื่อสารทุกประเภท โดยลักษณะของหน่วยเดซิเบลจะแสดงถึงระดับของสัญญาณ การหาความแรงของสัญญาณจะหาได้จาก $10 \log_{10}$ (อัตราส่วนของพลังงานทางด้าน Output ต่อพลังงานด้าน Input)

$$\text{ระดับสัญญาณ (dB)} = 10 \log_{10} \left(\frac{P_{\text{output}}}{P_{\text{input}}} \right)$$

สมการนี้แสดงถึงอัตราขยาย (gain) หรืออัตรการสูญเสียของวงจรนั้นๆ เช่นถ้าป้อนสัญญาณขนาด 0.1 Watt เข้าไปในวงจรใดๆ แล้ววัดสัญญาณทางด้าน Output ของวงจรปรากฏว่าได้สัญญาณขนาด 1 Watt เพราะฉะนั้นจะคำนวณได้ว่า

$$10 \log_{10} \left(\frac{1}{0.1} \right) = 10 \text{ dB}$$

วงจรนี้มีอัตราขยายพลังงาน (Power gain) = 10 dB

แต่ถ้าในกรณีที่วัดพลังงานของสัญญาณทางด้านออกได้ 0.01 Watt ในกรณีนี้จะคำนวณได้ว่าพลังงานเกิดการสูญเสียในวงจรเท่ากับ

$$10 \log_{10} \left(\frac{0.01}{0.1} \right) = -10 \text{ dB}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั่นคือถ้าอัตราขยายของวงจรมีค่าติดลบ ก็แสดงว่าเมื่อสัญญาณผ่านวงจรนี้ จะ ถูกลดทอนพลังงานไป 10 dB หน่วยเดซิเบลบางครั้งจะเห็นการเขียนในรูปของ dBm dBW ซึ่ง dBm หมายถึงการวัดพลังงานอันเดียวกันโดยเทียบระดับพลังงานอ้างอิงที่ 1 มิลลิวัตต์ ดัง สมการ

$$\text{ระดับสัญญาณ dBm} = 10 \log_{10} x (\text{Power}/1\text{mW})$$

จากสูตรที่ผ่านมามีทำให้เราทราบได้ว่า พลังงานจะเพิ่มเป็นสองเท่าทุกๆ +3dB และพลังงานจะลดลงเป็นสองเท่าทุกๆ -3dB โดยคำนวณได้จาก

$$\begin{aligned} \text{ระดับพลังงาน (dB)} &= 10 \log_{10} x (2/1) \\ &= 10(0.3010) \\ &= 3.01 \text{ dB} \end{aligned}$$

นอกจากนี้ในการวัดอัตราขยาย (gain) หรือการลดทอนพลังงานของวงจรโดย เกิดจากระดับ Voltage หรือระดับกระแส สูตรคำนวณ gain หรือการลดทอนจะหาได้จาก

$$\begin{aligned} \text{ระดับ Voltage (dB)} &= 20 \log_{10} x (V_{\text{output}} / V_{\text{input}}) \\ &= 20 \log_{10} x (I_{\text{output}} / I_{\text{input}}) \end{aligned}$$

ในกรณีระดับ Voltage หรือกระแสของวงจรจะเพิ่มเป็นสองเท่าทุกๆ 6 dB โดยคิดจาก

$$\begin{aligned} \text{ระดับ Voltage หรือ กระแส} &= 20 \log_{10} x (2/1) \\ &= 6.0 \text{ dB} \end{aligned}$$

สัญญาณที่ส่งผ่านไป ในสายส่งของเครือข่ายโทรศัพที่นั้นจะถูกลดทอนอย่างแน่นอน และเป็นผลทำให้เกิดการบิดเบือนของสัญญาณตามมานั้นคือ รูปร่างของสัญญาณที่ส่งมาจะผิดเพี้ยน ไปจากสัญญาณต้นทาง ซึ่งเป็นผลทำให้ข่าวสารที่รับได้ขาดความถูกต้องไป การบิดเบือนของ สัญญาณจะเกิดได้สองลักษณะคือ

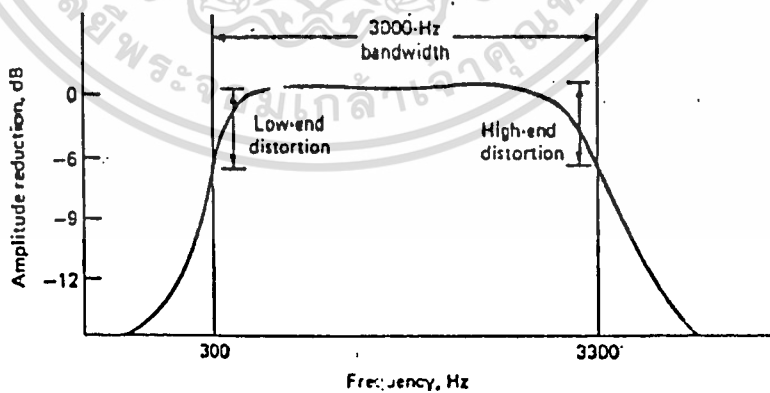
1. การบิดเบือนของ Amplitude (Amplitude Distortion หรือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การลดทอน (Attenuation)

2. การบิดเบือนเนื่องจากสัญญาณถูกหน่วงเวลา (Envelope delay Distortion)

ในกรณีแรก Amplitude หรือขนาดของสัญญาณจะต่ำกว่าสัญญาณจากต้นทาง ซึ่งแสดงว่าสัญญาณถูกลดทอนลงไป กรณีที่สอง การบิดเบือนของสัญญาณเกิดขึ้นเนื่องจาก เกิดการหน่วงเวลาของการเดินทางของคลื่นจากจุดส่งไปยังจุดรับ นั่นคือในช่วงความถี่หนึ่งๆ ความเร็วของสัญญาณที่เดินทางจะมีค่าไม่คงที่ ช้าบ้าง เร็วบ้าง ซึ่งก็มีผลทำให้ข้อมูลที่ได้รับผิดพลาดไปได้

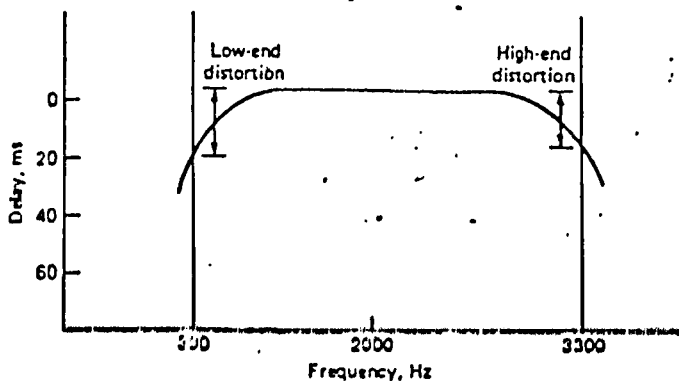
ในการสื่อสารที่มีการใช้โครงข่ายโทรศัพท์ร่วมกับระบบการสื่อสารไมโครเวฟเพื่อสื่อสารในระยะทางไกลๆ การผิดพลาดทั้งสองกรณีข้างต้นจะเกิดขึ้นอย่างแน่นอน สำหรับวิธีการส่งสัญญาณในระบบไมโครเวฟจะส่งในลักษณะของแนวเส้นสายตา หรือแนวเส้นตรง เพราะมีฉะนั้นจะเกิดการสูญเสียเนื่องจากถูกส่วนโค้งของผิวโลกบดบัง ดังนั้นการติดตั้งสถานีรับและส่งจึงต้องหาตำแหน่งของจุดส่งและจุดรับให้อยู่ในแนวเส้นตรงให้ได้ และจะต้องอาศัยสถานีทวนสัญญาณ (Repeater) เป็นตัวขยายระดับของสัญญาณเพื่อไม่ให้พลังงานของสัญญาณอ่อนลงมากเกินไป แต่ข้อเสียของระบบดังกล่าวก็คือ ทำให้แถบความถี่แต่ละแชนแนลลดลงไปเล็กน้อย เนื่องจากการทำงานของอุปกรณ์ต่างๆ บางครั้งแถบความถี่ที่ใช้จะอยู่ระหว่าง 500 Hz ถึง 2900 Hz เท่านั้น เหตุผลที่ต้องลดแถบความถี่ลงก็เพื่อเป็นการจำกัดการเกิดการบิดเบือนของ Amplitude ให้น้อยลง ซึ่งแสดงดังรูป 2-35



รูปที่ 2-35 การบิดเบือนของสัญญาณในแถบความถี่

นอกเหนือจากการบิดเบือนของ Amplitude แล้ว การบิดเบือนด้านความถี่ต่ำและความถี่สูงก็ยังสามารถเกิดขึ้นได้เช่นกัน ดังรูปที่ 2-36 แสดงถึงการบิดเบือนของสัญญาณในแถบความถี่ 300 Hz ถึง 3300 Hz ซึ่งเป็นความถี่ที่ใช้ในระบบโทรศัพท์

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้ในพิธีการพิเศษเท่านั้น เมื่อผู้ใดเห็นหน้าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-36 การหน่วงเวลาของสัญญาณ

ผลเสียที่เกิดจากการบิดเบือนของสัญญาณทั้งสองกรณีต่างก็มีผลทำให้แถบความถี่ที่ใช้ งานลดลง ซึ่งทำให้จำนวนแชนแนลใช้งานลดลงตามไปด้วย แต่ข้อบกพร่องดังกล่าวก็สามารถแก้ไขได้โดยใช้เทคนิคของ Equalization โดยวิธีการดังกล่าวนี้คือการทำการขยาย Amplitude ของสัญญาณให้มีขนาดสูงขึ้นมากกว่าปกติก่อนที่จะส่งผ่านสายส่งออกไป ดังนั้นขนาดของ amplitude ที่จะขยาย ถ้าเลือกให้เหมาะสมแล้ว amplitude ของสัญญาณทางด้านรับหลังจากถูกบิดเบือนแล้วก็จะมีความเท่ากันกับทางด้านส่งพอดี ทำให้คุณภาพของข่าวสารยังใช้ได้ นอกจากนี้เทคนิคของ Equalization ยังสามารถทำได้โดยใช้วิธีการลดขนาดของ Amplitude ของสัญญาณที่ความถี่ศูนย์กลางของแถบความถี่ที่ใช้งานลงก่อนที่จะส่งผ่านสายส่งออกไป นอกจากนี้ยังสามารถช่วยปรับให้สัญญาณที่ถูกหน่วงเวลามีค่าหน่วงเวลาที่คงที่ตลอดตามคุณสมบัติของ BELL สายโทรศัพท์ที่สื่อกลางจะมีอยู่ 5 ชนิด แต่ละชนิดจะยอมให้มีการบิดเบือนของสัญญาณอยู่ในช่วงที่แตกต่างกัน

2.2.9 สัญญาณรบกวน (NOISE)

ปัญหาใหญ่อีกอย่างที่เกิดขึ้นในการสื่อสารก็คือ สัญญาณข้อมูลถูกรบกวนจากสัญญาณรบกวนต่างๆ ซึ่งอาจจะแบ่งออกได้เป็น 2 พวกคือ Random noise และ Impulse noise โดย Random noise จะมีค่าสูงขึ้นถ้าระยะทางของสายส่งเพิ่มมากขึ้น แต่ Impulse noise เกิดขึ้นจากอุปกรณ์ควบคุม line switching ที่ใช้ในระบบโทรศัพท์ ซึ่งในทางปฏิบัติการที่จะกำจัดสัญญาณรบกวนให้หมดไปเลยนั้นไม่สามารถทำได้ เพียงแต่อาจจะลดให้มีขนาดน้อยลงเท่านั้นเอง นอกจากนี้ปัจจัยอื่นๆ ที่มีผลต่อการทำงานของโมเด็มก็คือ Phase Jitter, Harmonic distortion และ Crosstalk เป็นต้น

Phase jitter คือการที่เฟสหรือสัญญาณเกิดการเปลี่ยนแปลงไปเรื่อยๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างต่อเนื่องโดยจะเกิดการเลื่อนเฟสไปเป็นค่าอื่นๆ อย่างต่อเนื่อง

Harmonic Distortion หรือการบิดเบือนฮาร์โมนิค จะเกิดขึ้นหลังจากที่สัญญาณผ่านส่วนของวงจรขยายออกมาแล้ว โดยฮาร์โมนิคอื่นที่เป็นจำนวนเท่าของความถี่พื้นฐาน (fundamental frequency) เช่น ฮาร์โมนิคที่ 2 ที่ 3 และอื่นๆ มีรูปร่างของสัญญาณเปลี่ยนไป ทำให้สัญญาณข้อมูลที่รับได้ผิดพลาดไป

Crosstalk เป็นปรากฏการณ์ที่เกิดขึ้นเนื่องจากเกิดการเหนี่ยวนำของสนามแม่เหล็กไฟฟ้าเข้าไปรบกวนสัญญาณข้อมูลที่ส่งผ่านเข้าไปในสายส่ง เช่น จะสังเกตได้จากการพูดโทรศัพท์สาธารณะ ผู้พูดมักจะได้ยินเสียงเพลงที่ส่งกระจายเสียงมาจากสถานีวิทยุ หรืออาจจะได้ยินเสียงของวิทยุตำรวจ เป็นต้น ซึ่งสนามแม่เหล็กไฟฟ้าที่เหนี่ยวนำเข้ามานี้จะส่งผลทำให้ประสิทธิภาพการรับฟังเสียงด้อยลงไป สำหรับวิธีการแก้ปัญหาข้อบกพร่องนี้ สามารถทำได้โดยใช้อุปกรณ์ switching ที่เป็นอิเล็กทรอนิกส์ หรือใช้เส้นใยนำแสง (Fiber Optics) ซึ่งสามารถจะลดผลของการรบกวนเหล่านี้ลงได้อย่างมาก

2.2.10 การเชื่อมต่อเข้ากับสายโทรศัพท์

การออกแบบระบบและการใช้ระบบสื่อสารข้อมูลที่จะต้องใช้โมเด็มเป็นส่วนประกอบของระบบ ข้อสำคัญที่จะต้องทำให้ถูกต้องก็คือ ในระบบที่มีการต่อพ่วงเข้ากับเครือข่ายสายโทรศัพท์ผู้ใช้และผู้ออกแบบจะต้องปฏิบัติตามกฎข้อบังคับของ FCC (Federal Communication Commission) ที่ได้วางไว้เป็นมาตรฐาน นอกจากนี้ยังรวมถึงรายละเอียดเกี่ยวกับว่าในการเชื่อมต่อโมเด็มเข้ากับเครือข่ายโทรศัพท์ ระดับของสัญญาณที่จะเหนี่ยวนำเข้าไปรบกวนสัญญาณในสายโทรศัพท์จะต้องมีระดับที่อยู่ในมาตรฐานที่กำหนดโดย FCC ด้วยเช่นกัน

ตามข้อกำหนดของ FCC ได้มีการกำหนดระดับกำลังงานในย่านความถี่ที่สูงกว่าช่วง 300 Hz ถึง 3300 Hz ไว้ดังรูปข้างล่างนี้

Frequency (KHz)	3.995 to 4.000	4.000 to 10.00	10.00 to 25.00	25.00 to 40.00	Above 50
Maximum Power level (dBm)	-18	-16	-24	-36	-50

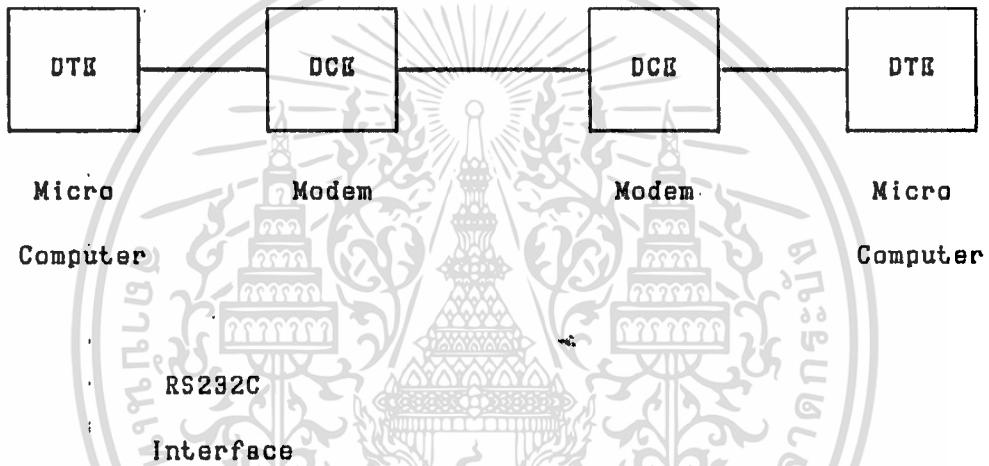
รูปที่ 2-37 FCC Phone line Restrictions

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 Interface EIA RS-232C

จุดประสงค์ของมาตรฐานตัวนี้ คือเพื่อบรรยายคุณลักษณะการเชื่อมต่ออุปกรณ์รับส่งข้อมูลปลายทาง (Data Terminal Equipment DTE) กับอุปกรณ์สื่อสารข้อมูล (Data Communication Equipment DCE) ซึ่งพัฒนาขึ้นมาโดย Electronic Industrial Association (EIA) โดยที่ RS ย่อมาจาก Recommended Standard 232 เป็นหมายเลขบ่งบอกของมาตรฐานตัวนี้ C เป็นหมายเลขของฉบับท้ายสุดของมาตรฐานตัวนี้

สำหรับผู้ที่ไม่โครคอมพิวเตอร์ DTE ก็หมายถึงตัวไมโครคอมพิวเตอร์และ DCE ก็หมายถึง โมเด็ม



รูปที่ 2-38 การใช้ RS-232c เชื่อมต่ออุปกรณ์

RS-232C สามารถถ่ายทอกข้อมูลได้ตั้งแต่ 0-20,000 บิต ซึ่งเพียงพอกับความเร็วในการส่ง 110-9600 บิต/วินาที โดยใช้สายเชื่อมต่อยาวประมาณ 50 ฟุต

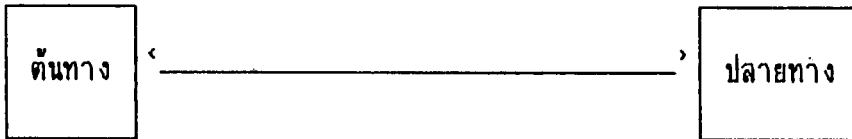
2.3.1 การอินเทอร์เฟสไมโครโปรเซสเซอร์

การ Interface MicroProcessor คือการทำงานร่วมกันระหว่าง CPU กับอุปกรณ์อื่นๆ ในการโอนย้ายข้อมูลระหว่างอุปกรณ์ต่างๆ บนแผ่นวงจรนั่นเอง

นอกจาก CPU จะต้องทำงานสอดคล้องกับ ROM, RAM แล้วยังต้อง Interface เข้ากับอุปกรณ์อื่นๆ อีกด้วย เพื่อเพิ่มประสิทธิภาพการทำงานให้สมบูรณ์ยิ่งขึ้น ในขบวนการต่างๆ ของการทำงานร่วมกันของอุปกรณ์อิเล็กทรอนิกส์ จะต่อเนื่องกันเป็นลูกโซ่ เช่น ในการส่งข้อมูลจาก CPU ไปยังอุปกรณ์อื่น เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอดเดรส



- CPU
- หน่วยความจำ
- อุปกรณ์รอบข้าง
- คำสั่ง
- DATA
- CPU
- หน่วยความจำ
- อุปกรณ์รอบข้าง

รูปที่ 2-๑๑ การอินเตอร์เฟส Microprocessor

2.3.2 IBM Asynchronous Communications Adapter

Adapter สื่อสารข้อมูลแบบ Asynchronous จะมีหน้าที่ในการควบคุมสัญญาณและ Voltage ตามความต้องการ ใน Adapter จะมี Jumper Modules อยู่ 2 ตัว โดยตัว Jumper Modules จะทำหน้าที่ในการเลือก การอินเตอร์เฟสแบบ RS-232C หรือ Current-loop ส่วน Jumper Modules อีกตัวหนึ่งจะทำหน้าที่เลือก addresses สำหรับ Adapter หนึ่งในสอง Address ที่มีอยู่

Adapter นี้จะทำหน้าที่ Support สำหรับการสื่อสารข้อมูลแบบ Asynchronous เท่านั้นซึ่งจะสามารถเพิ่มหรือเปลี่ยนแปลง Start bits, stop bits และ Parity bits จะสามารถโปรแกรมการควบคุม Baud rate ได้ตั้งแต่ 50 ถึง 9600 Baud ใน Characters ตัวหนึ่งจะกำหนดให้มี 5, 6, 7 หรือ 8 บิตและ 1, 1+1/2 หรือ 2 บิตสำหรับ Stop bits ในการ Interrupt จะทำการควบคุม การส่ง, การรับ, ความผิดพลาด, สถานะของสายและข้อมูล แต่จะทำการให้ฟังก์ชันของสัญญาณในการ รับ-ส่ง และ การ input-output ซึ่งในที่นี้ได้ทำการทดลองติดต่อสื่อสารข้อมูลด้วยการอินเตอร์เฟสด้วย RS-232C ดังนั้น จะขอกล่าวถึงเกี่ยวกับการอินเตอร์เฟสด้วย RS-232C

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการอินเทอร์รัทท์นี้จะใช้สัญญาณจาก 8250 คือขาสัญญาณ Inrpt ,out1, out2 ไปทำการเลือกการส่งสัญญาณ ให้ 8259 ซึ่งมีหน้าที่ในการทำ Interrupt ซึ่งถ้าเป็นสาย IRQ4 จะเป็นการอินเทอร์รัทท์การสื่อสารข้อมูลแบบอนุกรมโดยใช้ COM1 ถ้าเป็น IRQ3 จะเป็นการอินเทอร์รัทท์การสื่อสารข้อมูลแบบอนุกรมโดยใช้ COM2 การที่พอร์ตการสื่อสารจะทำการอินเทอร์รัทท์ได้จะต้องให้ บิตที่3ของ modem control register ถูกเซ็ทให้มีค่าเป็น 1 และลำดับของการอินเทอร์รัทท์จะเป็นผลของ interrupt enable register

หัวใจในการทำงานของอะแดปเตอร์นี้คือ ไอซี INS8250 LSI การทำงานของอะแดปเตอร์โดยการโปรแกรมข้อมูลผ่านคอมพิวเตอร์ทาง I/O ตำแหน่งที่ H&5F0 ถึง H&5F4 สำหรับอะแดปเตอร์ตัวที่ 1 และทาง I/O ตำแหน่งที่ H&2F8 ถึง H&2FF สำหรับอะแดปเตอร์ตัวที่ 2 เพื่อไปควบคุมการทำงานของ 8250 บิต A0 A1 และ A2 บนตำแหน่ง I/O ใช้สำหรับเลือกรีจิสเตอร์ (Register) ต่าง ๆ บน 8250 เพื่อเลือกรูปแบบการทำงานของ 8250 และบิตสำหรับเลือกการหาร (Divisor Latch Access Bit (DLAB)) ซึ่งเป็นบิต 7 บนรีจิสเตอร์ควบคุมสาย(Line Control Register) ก็ใช้สำหรับเลือกรีจิสเตอร์ด้วย ลักษณะการเลือกรีจิสเตอร์บน 8250 ทาง I/O ตำแหน่งต่าง ๆ สามารถได้จากตาราง 2.1 และสถานะของบิตต่างๆ ในรีจิสเตอร์เมื่อกำลังมาสเตอร์รีเซท (Master Reset) ของ 8250 ถูกเปลี่ยนเป็นลอจิก "1" สามารถได้จากตารางที่ 2.2

ตารางที่ 2.1 แสดงการเลือกรีจิสเตอร์บน 8250 ทาง I/O ตำแหน่งต่างๆ

I/O ตำแหน่งที่ H&3F8 ถึง H&3FF และตำแหน่งที่ H&2F8 ถึง H&2FF

A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	DLAB	REGISTER
1	1/0	1	1	1	1	1	X	X	X		
							0	0	0	0	RECEIVE BUFFER (READ), TRANSMIT HOLDING REG. (WRITE)
							0	0	1	0	INTERRUPT ENABLE
							0	1	0	X	INTERRUPT IDENTIFICATION
							0	1	1	X	LINE CONTROL
							1	0	0	X	MODEM CONTROL
							1	0	1	X	LINE STATUS
							1	1	0	X	MODEM STATUS
							1	1	1	X	NONE
							0	0	0	1	DIVISOR LATCH (LSB)
							0	0	1	1	DIVISOR LATCH (MSB)

หมายเหตุ บิต 8 ถ้าเป็นลอจิก "1" หมายถึงการเลือกอะแดปเตอร์ตัวที่ 1 แต่ถ้าเป็นลอจิก "0" หมายถึงการเลือกอะแดปเตอร์ตัวที่ 2

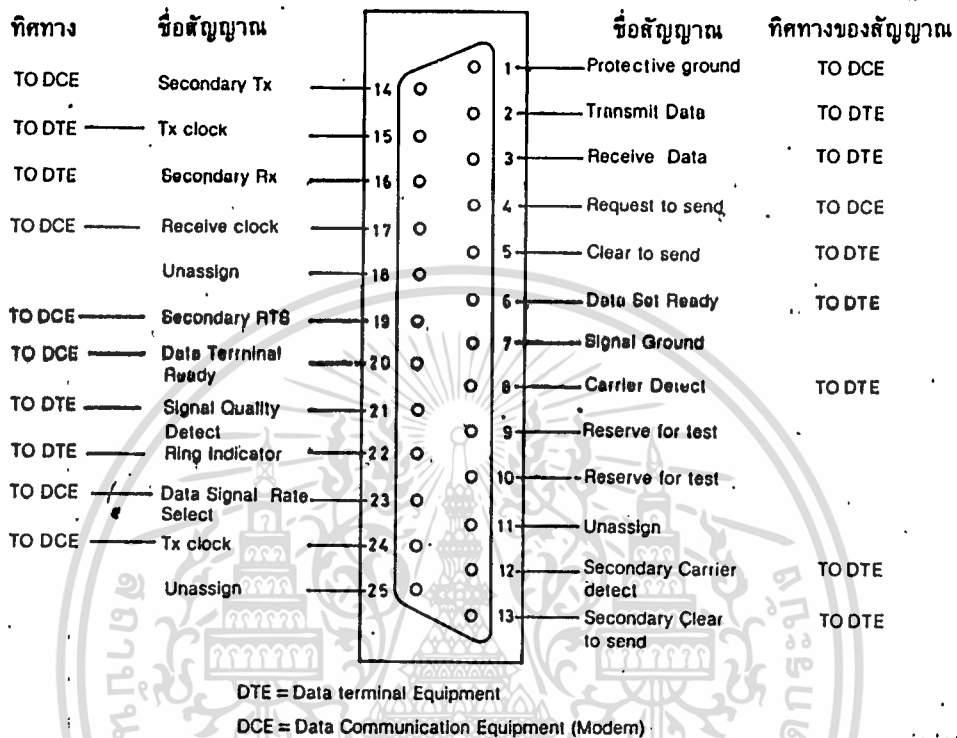
ตารางที่ 2.2 สถานะของบิตต่างๆ ในรีจิสเตอร์บน 8250 เมื่อขามาสเตอร์รีเซตถูกรีเซต

REGISTER	สถานะ
RECEIVE BUFFER (READ)	คงเดิม
TRANSMIT HOLDING REG.(WRITE)	คงเดิม
INTERRUPT ENABLE	ทุกบิตเป็น "0" (บิต 0-3 ถูกรีเซต, บิต 4-7 เป็น "0" ตลอด)
INTERRUPT IDENTIFICATION	บิต 0 เป็น "1", บิต 1-2 เป็น "0", บิต 3-7 เป็น "0" ตลอด
LINE CONTROL	ทุกบิตเป็น "0"
MODEM CONTROL	ทุกบิตเป็น "0"
LINE STATUS	บิต 0-4, 7 เป็น "0", บิต 5-6 เป็น "1"
MODEM STATUS	บิต 0-3 เป็น "0", บิต 4-7 ขึ้นอยู่กับสัญญาณอินพุต
DIVISOR LATCH	คงเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 การกำหนดจุดต่อของ RS 232C

ในทางกายภาพแล้วมาตรฐานของ RS 232C กำหนดขั้วต่อแบบ DB-25 แต่ละขาของขั้วต่อกำหนดไว้ดังนี้



รูปที่ 2-40 การกำหนดขั้วต่อ RS232-C

สัญญาณต่างๆ ถูกมอบหมายให้ทำหน้าที่ดังนี้

PROTECTIVE GROUND (PG ขาที่ 1)

เป็นขาที่ต่อกับตัวถัง (FRAME) ของอุปกรณ์ ซึ่งโดยปกติแล้วจะต่อกับกราวด์ภายนอก (External Ground) และต่ออยู่กับขั้วของสายเคเบิลเชื่อมต่อระหว่าง DTE กับ DCE เพื่อป้องกันไม่ให้อิทธิพลของไฟฟ้าสถิตย์และสนามแม่เหล็กใดๆ ที่เกิดขึ้น มีผลกระทบต่อสายสัญญาณต่างๆ แต่การต่อกับตัวถังนั้นควรจะต้องกับตัวถังเพียงด้านใดด้านหนึ่งเท่านั้น

TRANSMIT DATA (TD ขาที่ 2)

เป็นสัญญาณที่ส่งออกจาก DTE ไปยังโมเด็มหรือต่อเข้าโดยตรงกับไมโครคอมพิวเตอร์ตัวอื่น หรือ เครื่องพิมพ์ เมื่อไม่มีสัญญาณส่งออกสถานะของลอจิกที่ขานี้จะมามีค่าเท่ากับ "1" หรือเทียบเท่ากับ Stop Bit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECEIVE DATA (RD ขาที่ 3)

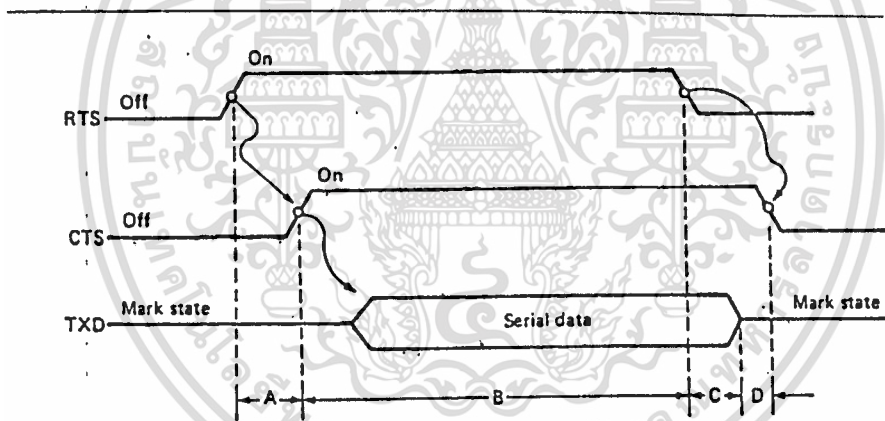
เป็นทางของสัญญาณเข้ายัง DTE หรือไมโครคอมพิวเตอร์ เมื่อไม่มีสัญญาณรับเข้ามา ขานี้จะมีสถานะทางลอจิกเป็น "1"

REQUEST TO SEND (RTS ขาที่ 4)

ใช้สำหรับส่งสัญญาณไปยังโมเด็มหรือเครื่องพิมพ์ เป็นการเรียกร้องที่จะส่งสัญญาณมาทางขา 2 สัญญาณนี้ใช้คู่กับ CTS หรือ Clear to send อุปกรณ์รับหากได้รับสัญญาณ RTS จะตรวจสอบตัวเองว่าพร้อมจะรับสัญญาณได้หรือยัง หากพร้อมที่จะรับก็ส่งสัญญาณออกไปที่สาย CTS

CLEAR TO SEND (CTS ขาที่ 5)

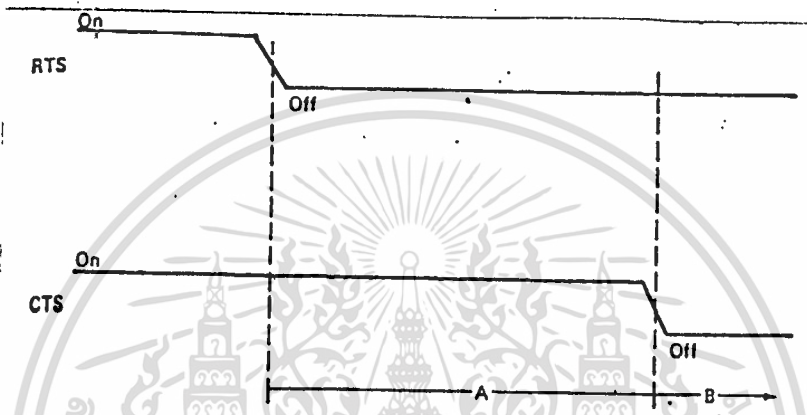
ตั้งอธิบายไว้ใน RTS เมื่อสัญญาณอยู่ในสถานะขอฟ (negative voltage หรือ ลอจิก "1") หมายความว่า อุปกรณ์รับกำลังบอกว่าพร้อมที่จะรับข้อมูลแล้ว



รูปที่ 2-41 Timing Diagram ของการส่งข้อมูลของขา CTS, RTS และ TXD

จากรูปจะเห็นว่า การทำ Handshake ของสัญญาณ RTS และ CTS ในช่วง A DTE จะป้อนสัญญาณ RTS แสดงให้ DCE ทราบว่า DTE ต้องการส่งข้อมูลซึ่งจะเกิดขึ้นตอน เหล่านี้คือ DCE จะจัดตั้งช่องทางการสื่อสารและป้อนสัญญาณ CTS (เป็น ON) ซึ่งแสดงให้ DTE ทราบว่า DTE สามารถเริ่มต้นส่งข้อมูลได้แล้ว แต่ TXD จะยังอยู่ในสถานะ MARK อยู่ ในช่วง B ข้อมูลจะถูกส่งผ่านทางเซอริกิต Transmitted data เมื่อข้อมูลถูกส่ง ออกไปจนหมดแล้ว แต่ TXD จะยังอยู่ในสถานะ MARK อยู่ ในช่วง B ข้อมูลจะแทนส่งผ่านทาง เซอริกิต Transmitted Data เมื่อข้อมูลถูกส่งออกไปจนหมดแล้ว DTE จะ OFF สัญญาณ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RTS เพื่อบอกให้ DCE ทราบว่า DTE ไม่ต้องการส่งข้อมูลอีกต่อไป ในช่วง C เมื่อ DCE ส่งข้อมูลทั้งหมดออกไปยัง Communication Link เสร็จแล้ว เซอร์กิต TXD จะกลับเข้าสู่สถานะ MARK ในช่วง D DCE แจ้งให้ DTE ทราบว่า DCE พร้อมแล้วที่รับข้อมูลชุดใหม่เพื่อส่งออกไปโดยการ OFF สัญญาณ CTS



รูปที่ 2-42 Timing Diagram ที่แสดงความสัมพันธ์ของ RTS และ CTS

จากรูปจะเห็นว่า ในช่วง A DTE ไม่สามารถ ON สัญญาณ RTS ใหม่อีกครั้งหนึ่งได้ DTE ต้องรอจนกระทั่ง DCE ส่งข้อมูลที่เหลือออกไปจนหมด โดย DCE จะปิดสัญญาณ CTS เพื่อแสดงให้ DTE ทราบว่ามันพร้อมที่จะรับข้อมูลชุดใหม่แล้วในช่วง B DTE สามารถ ON สัญญาณ RTS ใหม่เมื่อใดก็ได้เนื่องจาก CTS มีสถานะ เป็น OFF การทำเช่นนี้เป็นการป้องกันไม่ให้เกิด OVERRUN ERROR ขึ้น ซึ่งก็คือ DTE ทำการส่งข้อมูลชุดใหม่มาอีก ในขณะที่ DCE ยังส่งข้อมูลชุดเก่าไม่เรียบร้อย

DATA SET READY (DSR ชาติ 6)

เมื่อสัญญาณสายนี้อยู่ในสถานะออน (หรือลอจิก "0") เป็นการบอกไมโครคอมพิวเตอร์หรือฝ่ายส่งว่า โมเด็มต่อเข้ากับสายโทรศัพท์เรียบร้อยแล้วและพร้อมที่จะส่งได้แล้ว โมเด็มที่มีการหมุนหมายเลขอัตโนมัติจะส่งสัญญาณสายนี้ไปบอกให้คอมพิวเตอร์รู้ว่าต่อโทรศัพท์ได้สำเร็จแล้ว

SIGNAL GROUND (SG ชาติ 7)

SG ทำหน้าที่เป็นระดับแรงดันอ้างอิง สำหรับทุก ๆ สายของสัญญาณ จะมีแรงดันเป็น "0" เมื่อเทียบกับสัญญาณตัวอื่น

เอกสารนี้เป็นเอกสารทวงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

CARRIER DETECT (CD ขาที่ 8)

โมเด็มจะส่งสัญญาณที่อยู่ในสถานะขออน (ลอจิก "0") ไปบอกไมโครคอมพิวเตอร์ เมื่อได้รับสัญญาณจากโมเด็มของอีกฝ่ายหนึ่ง สัญญาณนี้จะนำไปจุด LED บอกว่าได้รับสัญญาณจากโมเด็มอีกฝ่ายหนึ่งแล้ว ไฟ LED จะอยู่บนหน้าปัดของโมเด็มเอง

DATA TERMINAL READY (DTR ขาที่ 20)

คอมพิวเตอร์เปิดสัญญาณสายนี้ให้ออน(ลอจิก "0") เมื่อพร้อมที่จะติดต่อกับโมเด็ม โมเด็มส่วนมากจะไม่รายงานสถานภาพของตัวเอง (CD, DSR และ CTS) ให้คอมพิวเตอร์รู้ หากคอมพิวเตอร์ไม่เปิดสัญญาณ DTR

RING INDICATOR (RI ขาที่ 22)

สัญญาณนี้ในโมเด็มที่เป็นระบบตอบรับอัตโนมัติ (Auto-answer) สัญญาณนี้จะขออนเมื่อมีสัญญาณกระดิ่งเข้ามา และออฟระหว่างเสียงดิ่งของกระดิ่ง

RECEIVED LINE SIGNAL DETECTOR (RLSD หรือ CD ขาที่ 8)

สัญญาณนี้ส่งจาก DCE ไปยัง DTE เมื่อ DCE ได้รับสัญญาณ carrier (ซึ่งต้องเป็นไปตามข้อกำหนดของ DCE ด้วย) ที่ส่งมาจาก DCE อีกด้านหนึ่ง (remote side) สัญญาณ Received Line Signal Detector จะมีสถานะเป็น ON แสดงว่า DCE จับสัญญาณใน Communication Channel ซึ่งจะถูกนำไป Demodulate ได้แล้ว ในโมเด็มแบบต่าง ๆ สายเส้นนี้จะถูกต่อกับ LED เพื่อแสดงให้เห็นว่ามีสัญญาณ carrier เข้ามาหรือไม่

สัญญาณนี้มีชื่ออีกชื่อหนึ่งว่า Data Carrier Detector (DCD)

สำหรับขาที่จะกล่าวถึงต่อไปนี้ ในการใช้งาน RS-232C ร่วมกับระบบไมโครคอมพิวเตอร์ เราไม่จำเป็นจะต้องใช้ Circuit ของขาเหล่านี้ได้

SIGNAL QUALITY DETECTOR (SQ ขาที่ 21)

สัญญาณที่ขานี้เป็นขาที่ DCE ใช้แสดงว่า สัญญาณข้อมูลที่ได้รับมีโอกาสเกิดการผิดพลาดสูงหรือไม่ ถ้าเป็นสถานะ "on" แสดงว่าโอกาสเกิดการผิดพลาดจะต่ำ แต่ถ้ามีสถานะ "off" แสดงว่ามีโอกาสสูงที่จะรับข้อมูลผิดพลาด เพราะ DCE จะตรวจสอบกับสัญญาณคลื่นพาห์ว่ามีคุณภาพดีหรือไม่ มีสัญญาณรบกวนมากหรือเปล่า

DATA SIGNAL RATE SELECTOR (ขาที่ 23)

เป็นขาสัญญาณที่ใช้ควบคุมอัตราเร็วในการส่งข้อมูล ทำให้สามารถส่งข้อมูลด้วยอัตราเร็ว 2 อัตราได้ เมื่ออยู่ในสถานะ "on" อัตราเร็วในการส่งข้อมูลที่ส่งกว่าจะถูกเลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ ขาสัญญาณนี้สามารถควบคุมได้จาก DTE หรือ DCE ขึ้นอยู่กับการนำมาใช้งาน

TRANSMITTER SIGNAL ELEMENT TIMING (TSET ขาที่ 24)

เป็นขาที่ DTE ใช้ในการส่งสัญญาณ เพื่อไปควบคุมจังหวะการทำงาน (Clocking Signal) ของ DCE ในการส่งข้อมูล

TRANSMITTER SIGNAL ELEMENT TIMING (TSET ขาที่ 15)

เป็นขาที่ DCE ใช้ในการส่งสัญญาณเพื่อไปควบคุมจังหวะการทำงานของ DTE ในการส่งข้อมูลสัญญาณควบคุมจังหวะการทำงานนี้จะมีใช้เฉพาะใน Synchronous Modem เท่านั้น

RECEIVER SIGNAL ELEMENT TIMING (RSET ขาที่ 17)

เป็นขาที่ DCE ใช้ส่งสัญญาณ เพื่อไปควบคุมจังหวะการทำงานของ DTE ในการรับข้อมูล

SECONDARY TRANSMITTED DATA (STD ขาที่ 14)

SECONDARY RECEIVED DATA (SRD ขาที่ 16)

SECONDARY REQUEST TO SEND (SRTS ขาที่ 19)

SECONDARY CLEAR TO SEND (SCTS ขาที่ 13)

SECONDARY RECEIVED LINE SIGNAL DETECTOR (SRLD ขาที่ 12)

ขาสัญญาณ Secondary ทั้ง 5 ขานี้ จะใช้สำหรับช่องสัญญาณช่องที่ 2 (Secondary Channel) ในลักษณะเช่นเดียวกับช่องสัญญาณที่ 1 แต่ช่องสัญญาณที่ 2 นี้จะมีทิศทางตรงกันข้ามกับช่องสัญญาณที่ 1 และช่องสัญญาณที่ 2 นี้จะอยู่ภายใต้การควบคุมของขาสัญญาณ DTR และ DSR ด้วย

ตาราง 2.3 แสดงการทำงานของขั้วต่อต่างๆ ของ RS-232C

pin	Description	GND	DATA		CONTROL		TIMING	
			From DCE	To DCE	From DCE	To DCE	From DCE	To DCE
1	PG	x						
7	SG	x						
2	TD			x				
3	RD		x					
4	RTS					x		
5	CTS				x			
6	DSR				x			
20	DTR					x		
22	RI				x			
23	DSRS (DTE)				x			
23	DSRS (DCE)					x		
8	RLSD				x			
21	SQ				x			
24	TSET(DTE)							x
15	TSET(DCE)						x	
17	RSET(DCE)						x	
14	STD			x				
16	SRD		x					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

pin	Description	GND	DATA		CONTROL		TIMING	
			From DCE	To DCE	From DCE	To DCE	From DCE	To DCE
19	BRTS					x		
13	SCTS				x			
12	SRLSD				x			



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 2.4 แสดงคีย์พารามิเตอร์ (Key Parameters) ตามข้อกำหนดของ EIA RS-232C

CHARACTERISTICS	EIA RS-232C
FORM OF OPERATION	SINGLE-ENDED
MAX. CABLE LENGTH	15 m
MAX. DATA RATE	20 kbps
DRIVER OUTPUT VOLTAGE, OPEN CIRCUIT	± 25 V (max.)
DRIVER OUTPUT VOLTAGE, LOADED CIRCUIT	± 15 TO ± 15 V (min.)
DRIVER OUTPUT RESISTANCE, POWER OFF	$R_o = 300$ ohm (min.)
DRIVER OUTPUT SHORT CIRCUIT CURRENT I_{sc}	± 500 mA (max.)
DRIVER OUTPUT SLEW RATE	30 V/microsec (max.)
RECEIVER INPUT RESISTANCE R_{in}	3 TO 7 kohm
RECEIVER INPUT THRESHOLDS	-3 TO +3 V (max.)
RECEIVER INPUT VOLTAGE	-25 TO +25 V (max.)
INTERCONNECTING CABLE TYPE	TWISTED-PAIR WIRE OR FLAT CABLE CONDUCTOR PAIR
CONDUCTOR SIZE:	
COPPER WIRE (SOLID OR STRANDED)	24 AWG OR LARGER
OTHER (RESISTANCE PER CONDUCTOR)	$R \leq 10$ ohm/100 m
CAPACITANCE:	
MUTUAL PAIR	$C \leq 66$ pF/m
STRAY	$C \leq 130$ pF/m
PAIR-TO-PAIR CROSSTALK (BALANCED)	$A \geq 40$ dB
ATTENUATION AT 150 kHz	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 ระดับสัญญาณของ RS-232C

สัญญาณที่ขาทุกขาที่คอนเนคเตอร์ของ RS-232C จะเป็นสภาวะใดสภาวะหนึ่งแต่ละคู่ของคู่ต่อไปนี้

Mark/Space

ON/OFF

logic 0/logic 1

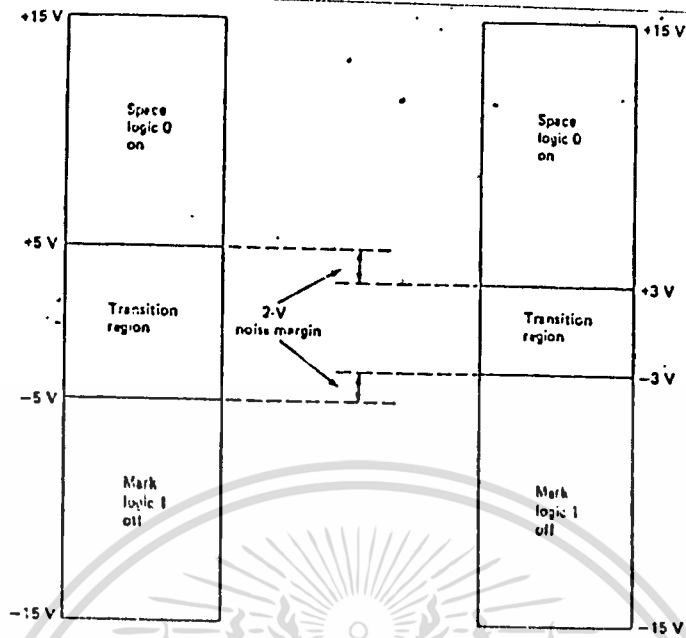
ความสัมพันธ์ระหว่างสถานะสัญญาณคู่ต่างๆ กับระดับแรงดันได้แสดงไว้ในตาราง RS-232C ใช้ Negative logic แทนระดับแรงดันต่างๆ โดยแรงดันของระดับสัญญาณต่างๆจะ ถูกวัดเทียบกับ Signal Ground นอกจากนี้ช่วงระดับแรงดันระหว่าง -3 ถึง +3 โวลต์ จะเป็นช่วงของการเปลี่ยนแปลงลอจิก ดังนั้นจึงไม่มีการระบุสถานะของสัญญาณช่วงนี้

มาตรฐานของการใช้แรงดันไฟฟ้า

แรงดันไฟฟ้า	สถานะลอจิก	สถานะของสัญญาณ	ฟังก์ชันในการควบคุม
บวก	0	Space	ON
ลบ	1	Mark	OFF

ในการแทนลอจิก 1 หรือสถานะ MARK Driver ต้องจ่ายแรงดันระหว่าง -5 ถึง -15 Volt ส่วนในการแทนลอจิก 0 หรือ SPACE Driver ต้องจ่ายสัญญาณแรงดันระหว่าง 5 ถึง 15 VOLT

จะเห็นได้ว่า RS-232C ยอมให้มี noise margin ได้ไม่เกิน 2 Volt สำหรับความสัมพันธ์ระหว่างแรงดันและสถานะของสัญญาณได้แสดงไว้ดังรูป



รูปที่ 2-43 ความสัมพันธ์ระหว่างสถานะและแรงดันไฟฟ้า

2.4 การใช้โปรแกรมในการสื่อสารข้อมูล

ในการใช้โปรแกรมมาควบคุมการทำงานของ การสื่อสารข้อมูลอาจทำได้ 2 วิธี

- ใช้ฟังก์ชันที่มีให้ใช้อยู่แล้วในระบบจัดระบบงาน
- โดยการเขียนโปรแกรมไปควบคุมฮาร์ดแวร์โดยตรง

การใช้โปรแกรมที่มีฟังก์ชันใช้งานอยู่แล้วในระบบจัดระบบงานในการสื่อสารข้อมูล

ในที่นี้จะกล่าวถึงอยู่ 3 อย่างคือ Bios, Dos และ BASICA

Dos มีฟังก์ชันเกี่ยวกับการสื่อสาร คือฟังก์ชันที่ 3 และที่ 4 วิธีการเรียกใช้ฟังก์ชันของ Dos ก็คือการใช้คำสั่ง INT 21H ให้รีจิสเตอร์ AH มีค่าเท่ากับฟังก์ชันที่เรียก

ฟังก์ชันที่ 3 ทำหน้าที่ รับอักขระจาก Port Asynchronous Port ค่าที่รับมาจะอยู่ในรีจิสเตอร์ AL

ฟังก์ชันที่ 4 ทำหน้าที่ส่งอักขระในรีจิสเตอร์ DL ไปยัง Port Asynchronous

ทั้งฟังก์ชันที่ 3 และที่ 4 ของ DOS เป็นแบบที่ไม่ได้ใช้การขัดจังหวะDOS (interrupt)

อีกทั้งไม่ได้มีค่าสถานะภาพข้อผิดพลาดที่เกิดขึ้นรายงานกลับมาสถานะภาพของข้อมูลโดย

Function 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bit

15	Timeout	รอจนหมดเวลา
14	Transmit shift register empty	เมื่อรีจิสเตอร์ข้อมูลส่งว่างลง จะกลายเป็น "1" จะกลายเป็น "0" เมื่อมีการถ่ายข้อมูลจากรีจิสเตอร์รักษาข้อมูลส่งไปยังรีจิสเตอร์ข้อมูลส่ง
13	Transmit holding register empty	เมื่อรีจิสเตอร์รักษาข้อมูลส่งว่างลงจะมีค่าเป็น "1"
12	Break Detect	เป็นบิตที่บอกว่าสายข้อมูลรับมีสถานะเป็น "0" นานเกินไปกว่าข้อมูลหนึ่งตัว
11	Framing Error	เป็นบิตที่บอกว่า บิตสิ้นสุดของข้อมูลที่รับเข้ามาไม่ถูกต้องจากการที่บิตสิ้นสุดเป็น "0"
10	Parity Error	เป็นบิตที่บอกการผิดพลาดของบิตพาริตี
9	Overrun Error	เป็นบิตที่บอกว่าคอมพิวเตอร์ไม่ได้อ่านข้อมูลตัวที่แฉ่วไปจากรีจิสเตอร์บัฟเฟอร์
8	Data Ready	เป็นบิตที่บอกถึงความพร้อมของข้อมูลที่รับเข้ามา
7	Receive Line Signal Detect	บิตนี้จะมีสถานะตรงข้ามกับขาRLSD
6	Ring Indicator	บิตนี้จะมีสถานะตรงข้ามกับขาRI
5	Data Set Ready	บิตนี้จะมีสถานะตรงข้ามกับขาDSR
4	Clear to send	บิตนี้จะมีสถานะตรงข้ามกับขาCTS
3	Delta Receive Line Signal Detect	บิตที่บอกว่า RLSD เปลี่ยนสถานะแล้ว
2	Trailing Edge Ring Indicator	บิตที่บอกว่า RI เปลี่ยนสถานะแล้ว
1	Delta Data Set Ready	บิตที่บอกว่า DSR เปลี่ยนสถานะแล้ว
0	Delta Clear to Send	บิตที่บอกว่า CTS เปลี่ยนสถานะแล้ว

Dos มีฟังก์ชันให้เลือกใช้สำหรับการสื่อสารอนุกรมแค่ 2 ฟังก์ชัน แต่ BIOS มี

ฟังก์ชันให้เลือกใช้มากกว่านี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชัน BIOS มีให้เลือกใช้ คือ Interrupt 14 โดยการใช้คำสั่ง Int 14H โดยมีความหมายแตกต่างกันตามค่าที่อยู่ในรีจิสเตอร์ AH

AH = 0 จะเป็นการตั้งค่าพารามิเตอร์สำหรับการสื่อสาร โดยที่รีจิสเตอร์ AI มีค่าพารามิเตอร์ที่จะตั้งดังนี้

bit 0,1 Wordlength

bit 2 Stopbit

bit 3 Enable Parity

bit 4,5 Select Even Parity

bit 5,6,7 Baud Rate

หลังการขั้ดจ้งหวะแล้ว AX จะมีการบอกถึงสถานะภาพของสายการสื่อสารและโมเด็ม เหมือนฟังก์ชัน 9 ของ DOS

AH = 1 เป็นการส่งอักขระในรีจิสเตอร์ AL ไปในสายสื่อสารหลังจากออกจากขั้ดจ้งหวะแล้ว AH จะบอกสถานะภาพของข้อผิดพลาดที่เกิดขึ้น บิตที่ 7 ของรีจิสเตอร์ AH จะเป็น "1" ถ้าหากการส่งทำได้สมบูรณ์ บิตที่เหลือของ AH บอกถึงสถานะภาพของสายสื่อสาร

AH = 2 เป็นการรับอักขระข้อมูลมาไว้ใน AL หลังจากที้ออกจากการขั้ดจ้งหวะ AH จะบอกสถานะภาพของข้อผิดพลาดที่เกิดขึ้น

AH = 3 เป็นการตรวจสอบสถานะภาพของการสื่อสารแบบอนุกรม เมื่อออกจากการขั้ดจ้งหวะค่าในรีจิสเตอร์ AH จะเป็นสถานะของสายสื่อสารโดยที่

Bit 7 = timeout (รอจนหมดเวลา)

Bit 6 = Transfer Shift Register Empty

Bit 5 = Transfer Register Empty

Bit 4 = Break Detect

Bit 3 = Framing Error

Bit 2 = Parity Error

Bit 1 = Overrun Error

Bit 0 = Data Ready

ค่าในรีจิสเตอร์ AL จะมีสถานะภาพของโมเด็มดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Bit 7 = Receive Line Signal Detect
- Bit 6 = Ring Indicate
- Bit 5 = Data Set Ready
- Bit 4 = Clear to Send
- Bit 3 = Delta Receive Line Signal Detect
- Bit 2 = Tailing Edge Ring Indicator
- Bit 1 = Delta Data Set Ready
- Bit 0 = Delta Clear to Send

รีจิสเตอร์ DX จะเป็นค่าที่คอยบอกว่าจะใช้อะซิงโครนัส Adapter ตัวไหน

ภาษา BASICA ของ IBM ที่เขียนขึ้นบนคอมพิวเตอร์ส่วนบุคคล IBM สามารถควบคุมให้คอมพิวเตอร์ส่วนบุคคล IBM ทำการสื่อสารข้อมูลผ่านทางอินเตอร์เฟส RS-232C ได้โดยภาษา BASICA จะมีคำสั่งที่ใช้ควบคุมอะแดปเตอร์สื่อสารข้อมูลแบบอะซิงโครนัสอยู่ได้โดยที่สามารถควบคุมอัตราเร็วในการส่งข้อมูล สร้างและทำการตรวจสอบบิตพาริตี จำนวนบิตข้อมูลแต่ละไบต์ ความยาวของบิตสิ้นสุด ปัญหาควบคุมต่างๆ

ลักษณะโปรแกรมการสื่อสารข้อมูลของภาษา BASICA เป็นการเขียนและอ่านข้อมูลจากบัฟเฟอร์การสื่อสาร โดยที่ภาษา BASICA จะมองบัฟเฟอร์นี้เสมือนเป็นแฟ้มข้อมูลแฟ้มหนึ่ง ดังนั้นคำสั่งต่างๆ ที่เกี่ยวกับข้อมูล จะนำมาใช้กับแฟ้มสื่อสารได้ คำสั่งที่ BASICA เข้าไปควบคุมอะแดปเตอร์สื่อสารข้อมูลแบบอะซิงโครนัสโดยตรงคือ

```
OPEN"COM n:[speed][, parity][, data][, stop][, RS][, CSCn][, DS
[,n][,LF]" ASC#]filenum [LEN = number]
```

COMn nจะมีค่าเป็น 1 หรือ 2 เพื่อบอกว่าจะใช้อะแดปเตอร์สื่อสารข้อมูลแบบอะซิงโครนัสตัวที่ 1 หรือตัวที่ 2

ความเร็ว เป็นค่าที่ใช้บอกถึงอัตราเร็วที่ต้องการในการรับส่งข้อมูล

Parity บอกชนิดการสร้างหรือตรวจสอบบิตพาริตีของข้อมูล

DATA ใช้บอกความยาวของบิตข้อมูล

stop เป็นตัวเลขที่ใช้บอกความยาวบิตสิ้นสุด

filenumber เป็นตัวเลขบอกชื่อแฟ้ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

number	เป็นตัวเลขที่บอกจำนวนไบต์สูงสุดที่สามารถอ่านจากบัฟเฟอร์สื่อสารถ้าไม่มีการใส่ถือว่าเท่ากับ 128 ไบต์
RS	ถ้ามีการใส่ในส่วนนี้ จะไม่มีสัญญาณ RTS ส่งออกทางอะแดปเตอร์สื่อสารข้อมูล
CS[n]	n มีค่าตั้งแต่ 0 ถึง 65595 ให้คอมพิวเตอร์รอสัญญาณ CTS เป็นเวลา n มิลลิวินาที ถ้า n มีค่าเท่ากับ 0 จะไม่มีการตรวจเช็คสัญญาณ CTS ถ้าไม่มีการใส่ในส่วนนี้ถือว่า n มีค่าเท่ากับ 1000 แต่ถ้ามีการใส่ RS n จะมีค่าเท่ากับ 0
DS[n]	เช่นเดียวกับ CS[n] แต่สัญญาณที่ตรวจเช็คเป็นสัญญาณ DSR
CD[n]	เช่นเดียวกับ CS[n] แต่สัญญาณที่ตรวจเช็คเป็นสัญญาณ RLSO
LF	เป็นสัญญาณที่บอกให้มีการขึ้นบรรทัดใหม่ (Line Feed) ทุกครั้งที่มีการส่งสัญญาณเลื่อนกลับของแคร่
BIN	เป็นการบอกว่าข้อมูลที่ส่งไม่มีความหมายในตัวเอง มีแต่ลักษณะการส่งบิต "1" และบิต "0" เท่านั้น
ASC	เป็นการบอกว่าข้อมูลที่ส่งมีความหมายในตัวเองด้วย
PE	ถ้าไม่มีการใส่ในส่วนนี้ แสดงว่าไม่มีการตรวจสอบบิตพาริตีที่ทางด้านรับ
FOR mode	เป็นการกำหนดว่า แฟ้มสื่อสารนี้เป็นแฟ้มแบบส่งหรือแบบรับ หรือเป็นทั้งแบบส่งและแบบรับ

การเขียนโปรแกรมไปควบคุม Hardware โดยตรง

ในกรณีที่ต้องการจะควบคุมการทำงานของ Asynchronous Adapter โดยตรงสิ่งที่เราจำเป็นต้องรู้คือ การทำงานของ 8250 และตำแหน่งที่อยู่ของรีจิสเตอร์ต่าง ๆ ของ 8250

ตำแหน่งที่อยู่ของ รีจิสเตอร์ใน 8250 และการควบคุมดังนี้

3F8 Tx Buffer	DIab = 0 (write)
3F8 Rx Buffer	DIab = 0 (read)
3F8 Divisor Latch LSB	DIab = 1
3F9 Divisor Latch MSB	DIab = 1
3F9 Interrupt Enable Register	DIab = 0
3FA Interrupt Identification Register	
3FB Line Control Register	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3FC Modem Control Register

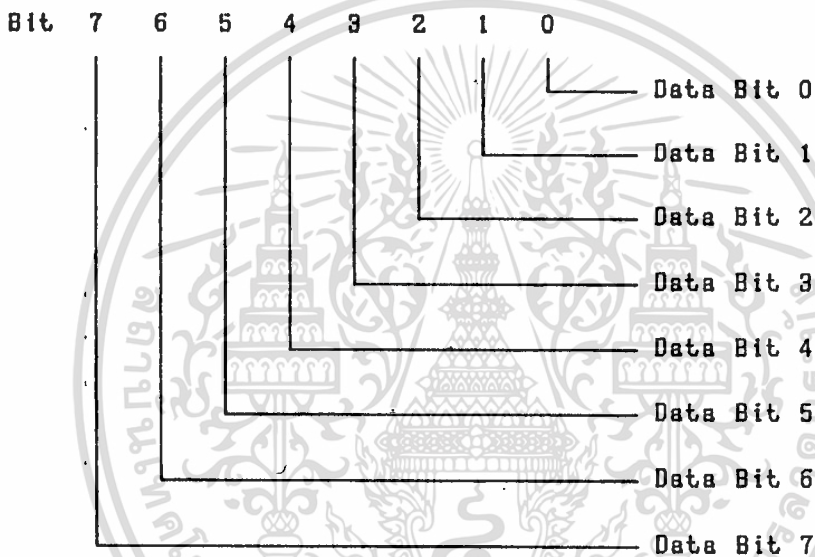
3FD Line Status Register

3FE Modem Status Register

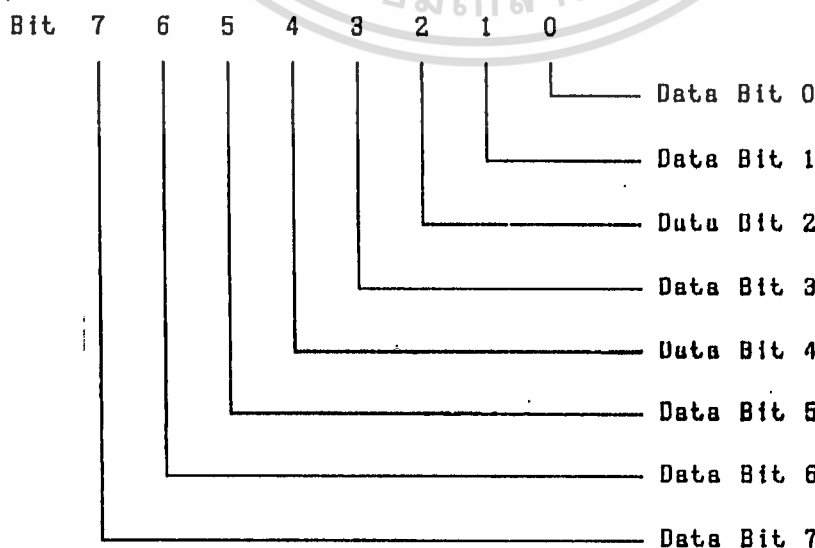
ตำแหน่งที่อยู่บางตัวใช้หลายหน้าที่ ซึ่งควบคุมโดยสถานะภาพของ Flip-Flop ตัวหนึ่งซึ่งมีชื่อว่า DLAB (Divisor Latch Access Bit) ซึ่งอยู่ในการควบคุมของ Line Control Register ซึ่งสามารถสรุปหน้าที่ควบคุมรีจิสเตอร์ต่างๆ ของ 0250 ได้ดังนี้

Receiver Buffer Register & Transmitter Holding Register

เป็นรีจิสเตอร์ที่บรรจุอักขระที่รับมา อยู่ที่ Address 3F8 DLAB = 0 Read only



Bit 0 เป็นบิตที่มีความสำคัญน้อยที่สุดและเป็น Bit เริ่มต้นของไบท์ที่ส่งแบบ Serial รีจิสเตอร์ที่บรรจุอักขระที่จะส่งไป อยู่ที่ Address 3F8 DLAB = 0 Write only

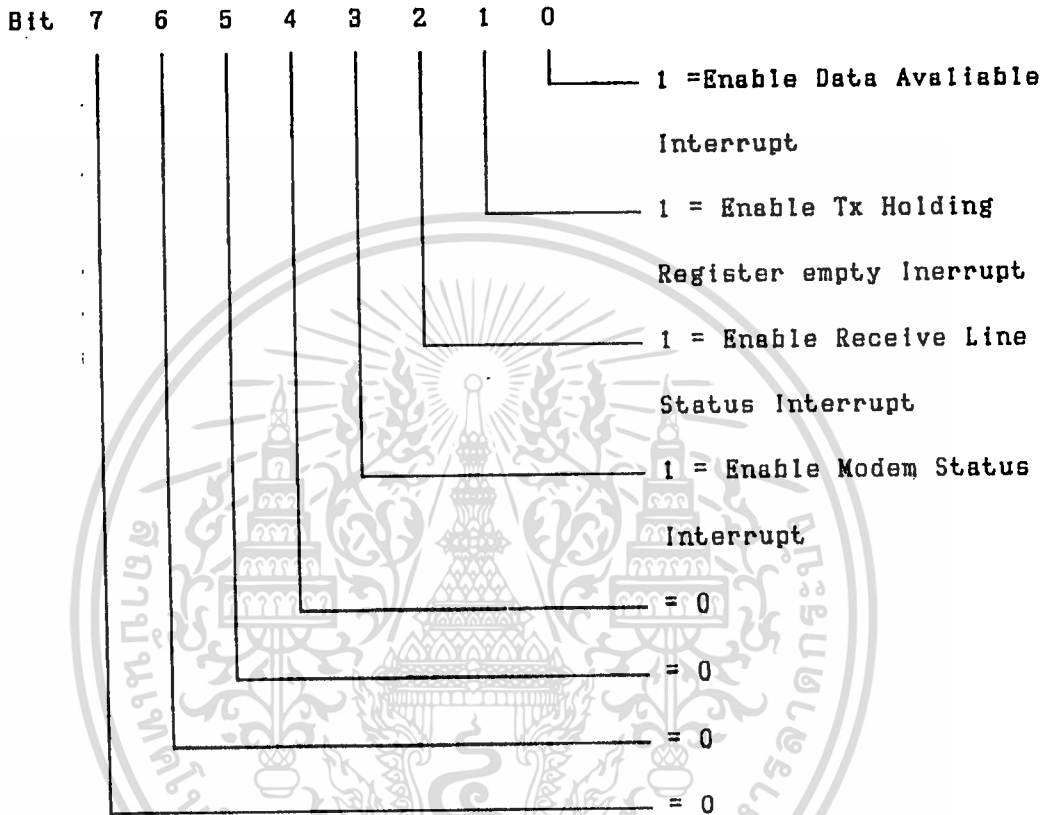


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bit 0 เป็นบิตที่มีความสำคัญน้อยที่สุดและเป็น Bit เริ่มต้นของไบท์ที่ส่งแบบ Serial

Interrupt Enable Register

เป็น Register ที่ใช้ควบคุมการอินเทอร์รัพท์ต่างๆว่าจะให้มีการทำงานหรือไม่ ประกอบไปด้วยบิตต่างๆ ดังนี้ โดยอยู่ที่ Address 3F9 DLAB = 0



Bit 0 บิตนี้ควบคุมให้มีการ Interrupt จาก ความพร้อมของข้อมูลฝ่ายรับ เมื่อ บิต 0 มีค่าเป็น "1"

Bit 1 บิตนี้ควบคุมให้มีการ Interrupt จากกรณีที่ Transmitter holding Register ว่างลง เมื่อบิต 1 มีค่าเป็น "1"

Bit 2 บิตนี้ควบคุมให้มีการอินเทอร์รัพท์จากสถานะสายรับ เมื่อบิต 2 เป็น "1"

Bit 3 บิตนี้ควบคุมให้มีการ Interrupt จาก Modem Status เมื่อบิต 3 เป็น "1"

Programmable Baud Rate Generator

ใน 8250 จะมีตัวกำหนดอัตราเร็วในการรับส่งอยู่ซึ่งสามารถโปรแกรมได้โดยตัว กำหนดอัตราเร็ว จะนำเอาสัญญาณนาฬิกา 1.8432 MHz มาหารด้วยตัวหารที่มีค่าจาก 1 ถึง $(2^{16} - 1)$ ความถี่ที่ออกจากตัวกำหนดอัตราเร็วจะมีค่าเป็น 16 เท่าของอัตราเร็วในการ

รับส่งข้อมูล [Divisor# = (Frequency input)/(Baud rate x 16)] จะมีรีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่เสียค่าใช้จ่าย
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

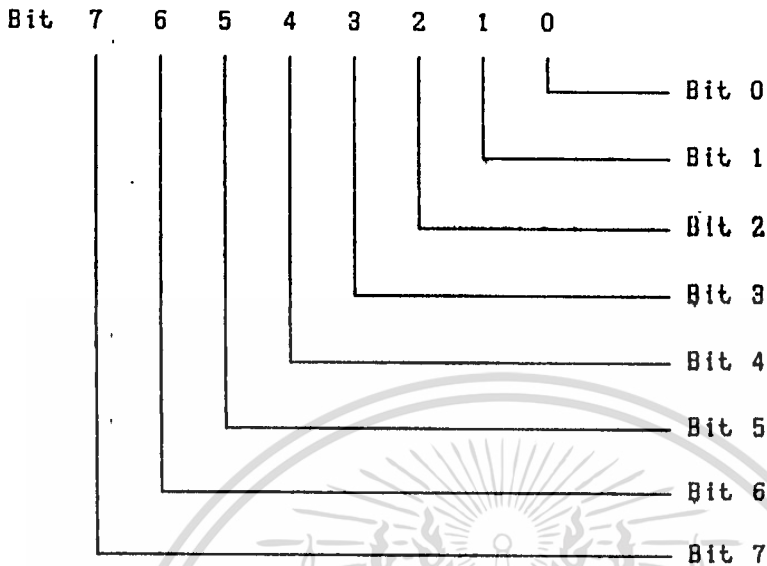
ตัวหารขนาด ๒ บิต 2 ตัวต่อกันเป็นเลขฐานสอง 16 บิต ค่าของตัวหารนี้ควรจะถูกป้อนเข้าไป
 ในรีจิสเตอร์ตัวหารตอนเริ่มแรกของการทำงาน เพื่อให้แน่ใจว่าอัตราเร็วในการรับส่งข้อมูล
 ถูกต้องเป็นไปตามที่ต้องการ

Baud Rate	ค่าตัวหาร		% Error
	DEC	HEX	
50	2304	900	-
75	1536	600	-
110	1047	417	0.026
134.5	857	359	0.058
150	768	300	-
300	384	180	-
600	192	0C0	-
1200	96	060	-
1800	64	040	-
2000	60	03A	-
2400	48	030	-
3600	32	020	-
4800	24	018	-
7200	16	010	-
9600	12	00C	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

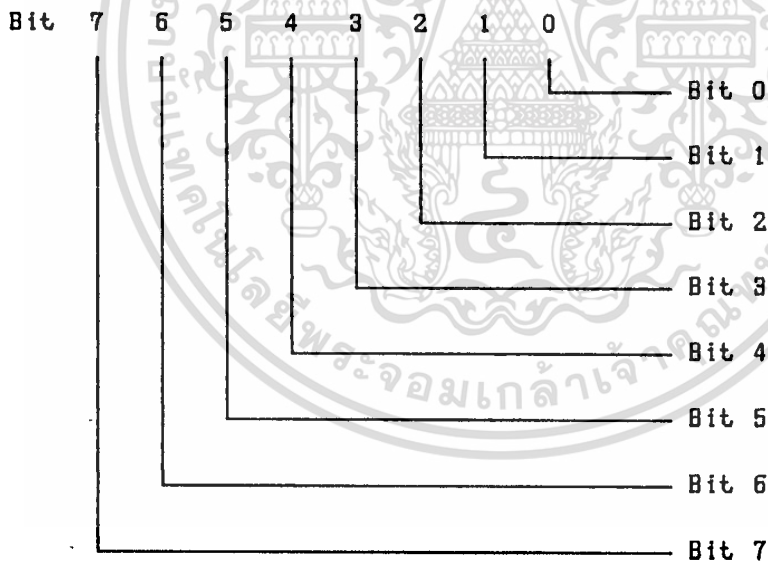
Divisor Latch Least Significant Bit

Address 3F8 DLAB = 1



Divisor Latch Most Significant Bit

Address 3F9 DLAB = 1

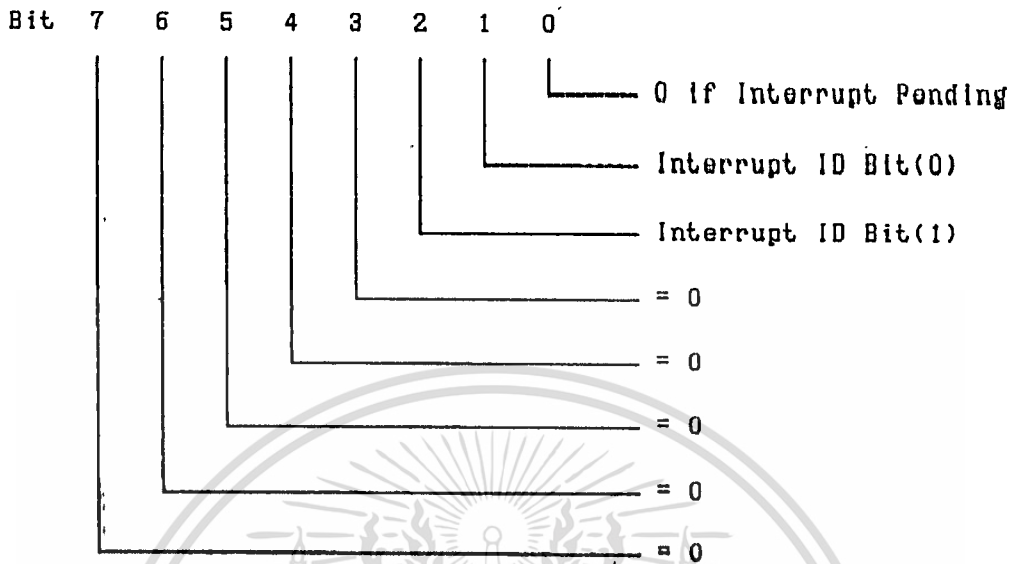


Interrupt Identification Register

การ Interrupt ของ 8250 ทำให้สามารถเชื่อมโยง 8250 เข้ากับไมโครโปรเซสเซอร์ที่อยู่โดยทั่วไปได้ซึ่งระดับการ Interrupt ของ 8250 ถูกจัดเป็น 4 ระดับตามความสำคัญจากสาเหตุต่าง ๆ คือ ระดับที่ 1 จากสถานะสายตัวรับ ระดับที่ 2 จากความพร้อมของข้อมูลรับ ระดับที่ 3 จากรีจิสเตอร์รักษาข้อมูลส่งว่างลง ระดับที่ 4 จากสถานะโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์แสดงการ Interrupt บอกให้ทราบว่ามีการ Interrupt รออยู่ และ
จะบอกชนิดของการ Interrupt สูงสุดด้วย ซึ่งประกอบด้วย



Bit 0 ถ้ามีการ Interrupt รออยู่ที่ 0 นี้จะเป็น "0"

Bit 1 และ Bit 2 จะบอกถึงชนิดของการ Interrupt ระดับสูงสุดซึ่ง
สามารถดูชนิดของการ Interrupt ได้จากตาราง

Bit 3 ถึง Bit 7 จะเป็น "0" ตลอด

ตารางแสดงชนิดของการ Interrupt

Bit2	Bit1	Bit0	Level	ชนิด	สาเหตุ	การ Reset
0	0	1		-	-	
1	1	0	สูงสุด	สถานะสายตัวรับ	ข้อมูลฝ่ายรับหายไป Parity bit ผิดพลาด บิตสิ้นสุดผิดพลาด สายข้อมูลรับเป็น "0" ตลอด	อ่านข้อมูลจาก line status Register
1	0	0	2	ข้อมูลตัวรับพร้อม	ข้อมูลตัวรับพร้อม	อ่านข้อมูลจาก Receiver

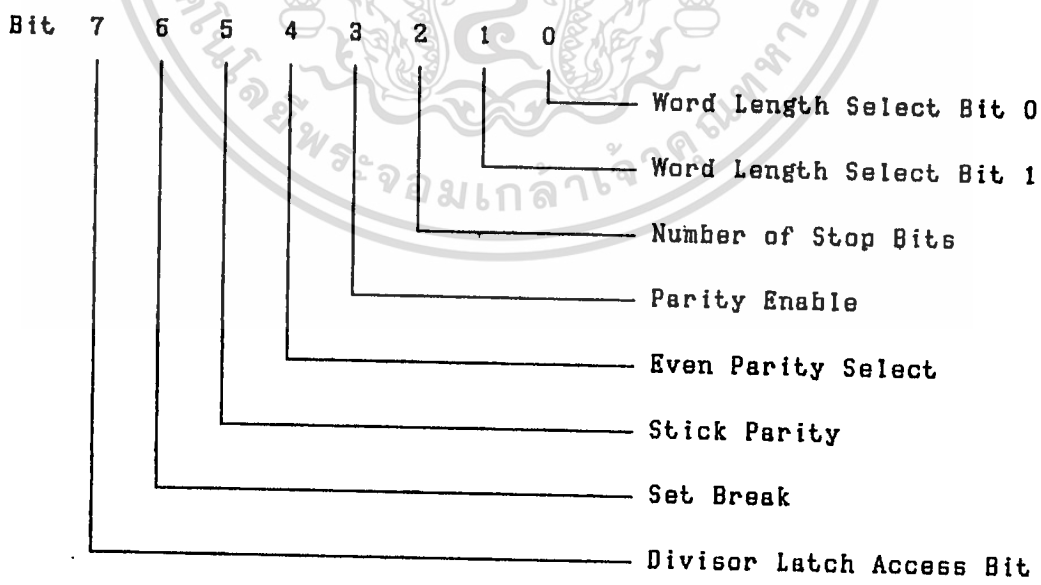
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0	1	0	3	Transmitter Holding Register Empty	Transmitter Holding Register Empty	อ่านข้อมูลจาก Reg. แสดงการ Intr. หรือ เขียนข้อมูลที่ Transmitting Holding Reg.
0	0	0	4	Modem Status	CTS DSR RI	อ่านข้อมูลจาก Modem Status Reg.

RLSD

Line Control Register /

การจัดรูปแบบบิตของข้อมูลในการรับส่งแบบ Asynchronous กระทำได้โดยการโปรแกรมไปบน Line Control Register ซึ่งอาจจะต้องเรียกข้อมูลจาก Line Control Register มาตรวจสอบก่อน เพื่อที่จะได้จัดรูปแบบของข้อมูลในการส่งรับได้ถูกต้อง Line Control Register ประกอบด้วยบิตต่าง ๆ ดังนี้ ซึ่งจะอยู่ที่ Address #3FB



Bit 0 และ Bit 1 ซึ่งบิตทั้งคู่ใช้ในการกำหนดจำนวนบิตในแต่ละ Serial Characters ในการรับส่ง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bit1	Bit0	WordLength
0	0	5 Bit
0	1	6 Bit
1	0	7 Bit
1	1	8 Bit

Bit2 บิตนี้ใช้กำหนดจำนวนบิตสิ้นสุดของข้อมูลในการรับส่ง ถ้า Bit 2 นี้เป็น "0" บิตสิ้นสุดจะเป็น 1 บิต ทั้งในการส่งและการตรวจสอบในการรับ และถ้า Bit 2 นี้เป็น "1" บิตสิ้นสุดจะเป็น 1.5 บิต สำหรับข้อมูลความยาว 5 บิต และจะเป็น 2 บิตสำหรับข้อมูลที่ ยาว 6, 7 และ 8 บิต

Bit 3 บิตนี้ใช้กำหนดการมี Parity Bit หรือไม่ ถ้าบิตนี้เป็น "1" จะมีการสร้าง Parity Bit ที่ทางด้านส่งและจะมีการตรวจสอบ Parity Bit ที่ฝ่ายรับ โดย Parity Bit จะอยู่ระหว่างบิตสุดท้ายของข้อมูลกับบิตสิ้นสุด

Bit 4 เป็นบิตที่ใช้กำหนดชนิดของ Parity bit ถ้าบิตนี้เป็น "0" Parity bit จะเป็น พาริตีคี่ (odd parity) และถ้าเป็น "1" Parity bit จะเป็น พาริตีคู่ (Even parity)

Bit 5 ถ้า Bit 3 เป็น "1" และ Bit 5 เป็น "1" ด้วย Parity Bit จะเป็น "0" กรณี Bit 4 เป็น "1" และ Parity Bit จะเป็น "1" กรณี Bit 4 เป็น "0"

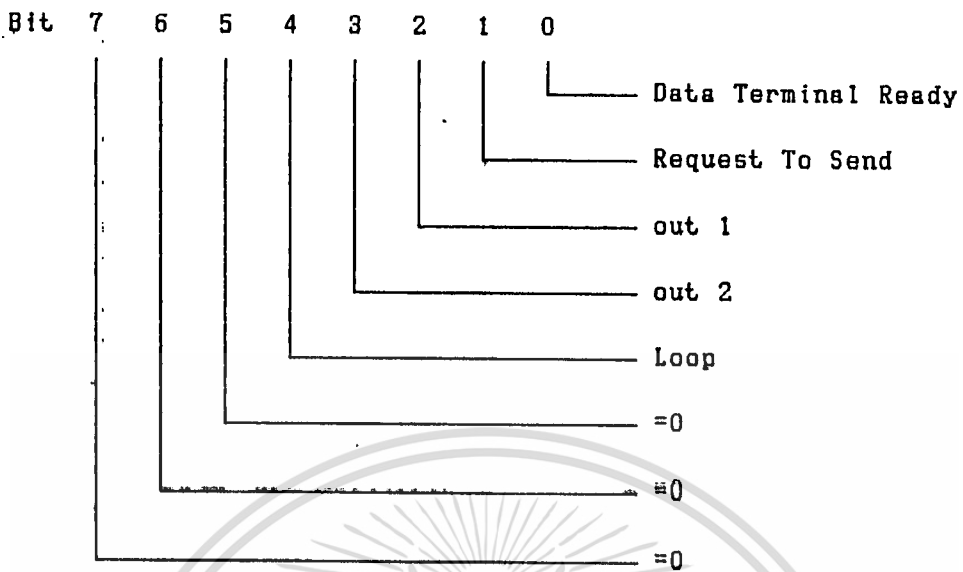
Bit 6 ถ้า Bit 6 เป็น "1" สัญญาณข้อมูลอนุกรมที่ส่งออกจะเป็น "0" ตลอดเวลา โดยไม่สนใจการกระทำของฝ่ายตรงข้ามที่กำลังทำการส่งข้อมูลหรือไม่ และสามารถล้มเลิก สถานะนี้ได้เมื่อให้ Bit 6 กลับเป็น "0"

Bit 7 เป็นบิตสำหรับการเลือกการหาร ถ้า Bit 7 เป็น "1" จะสามารถโปรแกรมให้เขียนและอ่านจาก Divisor Latches Register (DLAB) ได้ แต่ถ้า Bit 7 เป็น "0" จึงจะสามารถโปรแกรมให้ติดต่อกับ Receiver Buffer Register หรือ Transmitter Holding Register และ Interrupt Enable Register

Modem Control Register

เป็นรีจิสเตอร์ในการใช้ควบคุมการ Interface กับโมเด็มหรืออุปกรณ์ข้อมูลอื่นๆ

อยู่ที่ Address #3FC



Bit 0 ถ้าบิตนี้เป็น "1" ขาสัญญาณ DTR จะเป็น "0" และถ้าเป็น "0" ขาสัญญาณ DTR จะเป็น "1"

Bit 1 บิตนี้ใช้ควบคุมขาสัญญาณ RTS ในลักษณะเช่นเดียวกับที่ได้อธิบายในกรณี Bit 0

Bit 2 บิตนี้ใช้ควบคุมขาสัญญาณ out 1 ในลักษณะเช่นเดียวกับกรณีที่ได้อธิบายในกรณี Bit 0 ซึ่งเป็นขาสัญญาณที่มีเพื่อให้ผู้ใช้งานได้ตามต้องการ

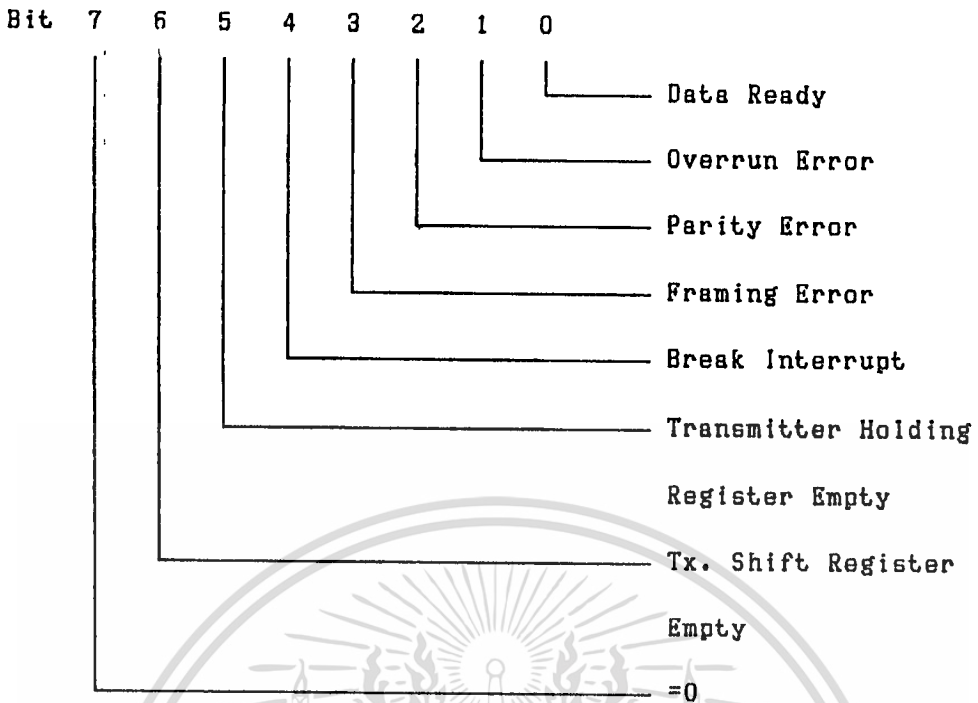
Bit 3 บิตนี้ใช้ควบคุมขาสัญญาณ out 1 ในลักษณะเช่นเดียวกับกรณีที่ได้อธิบายในกรณี Bit 0 ซึ่งเป็นขาสัญญาณที่มีเพื่อให้ผู้ใช้งานได้ตามต้องการ

Bit 4 บิตนี้ใช้ควบคุมการป้อนกลับของข้อมูลเพื่อใช้ในการทดสอบ 8250 เมื่อบิตนี้เป็น "1" ขาสัญญาณส่งข้อมูลอนุกรมจะเป็น "1" ขาสัญญาณรับข้อมูลอนุกรมจะถูกเปิดวงจร ข้อมูลจากรีจิสเตอร์ข้อมูลส่งจะถูกป้อนกลับให้รีจิสเตอร์ข้อมูลรับ (Receive Shift Register) ขาสัญญาณความคุมโมเด็มภายนอก (DTR, RTS, out1, out2) จะต่อเข้ากับอินพุตสัญญาณความคุมโมเด็มเป็นการภายใน การกระทำแบบนี้ ข้อมูลที่ส่งจะถูกรับทันที ทำให้สามารถตรวจสอบการส่งและการรับข้อมูลของ 8250 ได้

Line Status Register ✓

เป็นรีจิสเตอร์ที่ใช้สำหรับบอกสถานะสายของการรับส่งข้อมูล อยู่ที่ Address #3FD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Bit 0 เป็นบิตที่บิตถึงความพร้อมของข้อมูลที่ได้รับเข้ามา Bit 0 จะเป็น "1" เมื่อข้อมูลที่ได้รับเข้ามาถูกเก็บเข้าไปใน Receiver Buffer Register เรียบร้อยแล้ว และ Bit 0 อาจจะถูกรีเซ็ตเป็น "0" เมื่อคอมพิวเตอร์ได้อ่านข้อมูลจากรีจิสเตอร์ Receiver Buffer แล้ว หรืออาจจะถูกรีเซ็ตโดยคอมพิวเตอร์เองก็ได้

Bit 1 เป็นบิตที่บอกว่า คอมพิวเตอร์ไม่ได้อ่านข้อมูลตัวที่แล้วไปจาก Receiver Buffer Register ก่อนที่ข้อมูลตัวถัดมาถูกเก็บเข้าไปใน Receiver Buffer Register นั้นหมายถึงข้อมูลตัวที่แล้วได้หายไป ซึ่ง Bit 1 จะถูกรีเซ็ตเมื่อคอมพิวเตอร์ได้อ่านข้อมูลจากรีจิสเตอร์บอกสถานะสายแล้ว

Bit 2 เป็นบิตที่บอก การผิดพลาดของบิตพาริตีของข้อมูลที่ได้รับเข้ามาบิต 2 จะเป็น "1" เมื่อตรวจพบการผิดพลาดของ บิตพาริตี และจะเป็น "0" เมื่อคอมพิวเตอร์ได้อ่านข้อมูลจากรีจิสเตอร์บอกสถานะสายแล้ว

Bit 3 เป็นบิตที่บอกว่า บิตสิ้นสุดของข้อมูลที่ได้รับเข้ามาไม่ถูกต้องจากการตรวจพบว่าบิตสิ้นสุดเป็น "0"

Bit 4 เป็นบิตที่บอกว่าสายข้อมูลรับมีสถานะเป็น "0" ยาวนานเกินกว่าเวลาของข้อมูลหนึ่งตัว (บิตเริ่มต้น+บิตข้อมูล+พาริตีบิต+บิตสิ้นสุด)

Bit 5 เมื่อรีจิสเตอร์รักษาข้อมูลส่งว่างลง แสดงว่า 8250 พร้อมทั้งจะรับข้อมูลตัวใหม่

เอกสารนี้เป็นเอกสารทสวจนวสสาหรับการเข้านเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้หรือเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

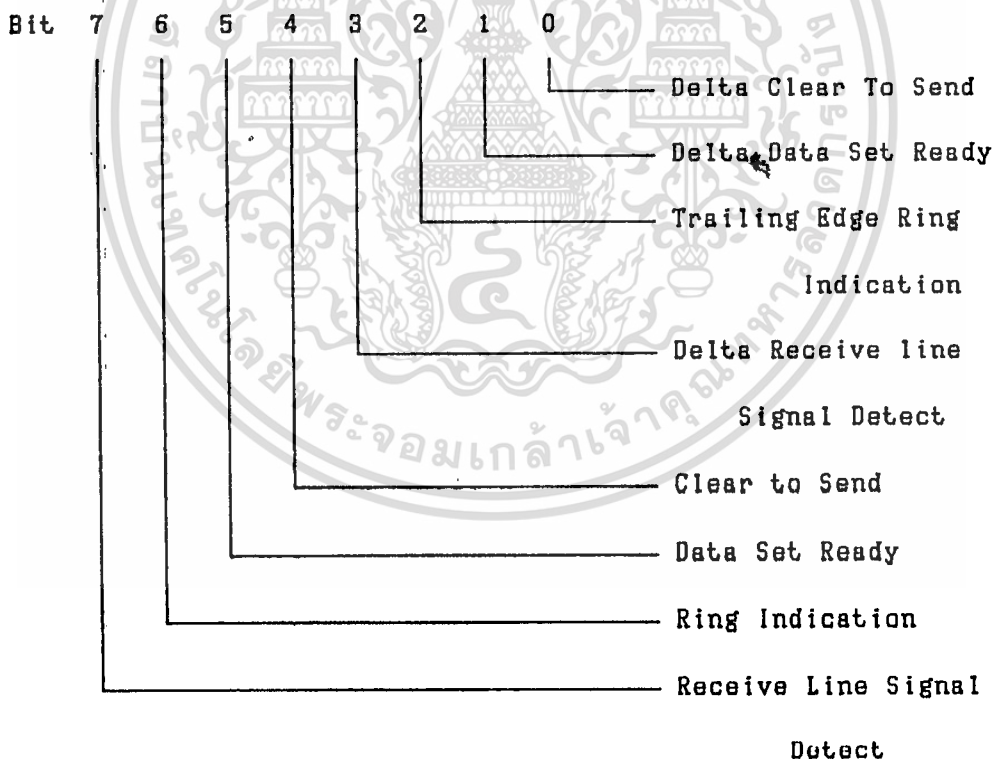
สำหรับการส่งแล้ว ทำให้บิต 5 มีสถานะเป็น "1" แต่จะถูกรีเซ็ตเป็น "0" เมื่อคอมพิวเตอร์ได้ส่งข้อมูลไปยังรีจิสเตอร์รักษาข้อมูลส่งแล้ว

Bit 6 Transmitter Shift Register วางลง Bit 6 จะกลายเป็น "1" ซึ่งจะถูกรีเซ็ตเป็น "0" เมื่อมีการถ่ายข้อมูลจากรีจิสเตอร์รักษาข้อมูลส่งไปยังรีจิสเตอร์ข้อมูลส่ง Bit 6 นี้จะเป็นบิตสำหรับอ่านเท่านั้น

Bit 7 เป็น "0" ตลอด

Modem Status Register

จะบอกถึงสถานะปัจจุบันของสัญญาณควบคุมจากโมเด็ม โดยที่ 4 บิตบนรีจิสเตอร์บอกสถานะโมเด็ม จะบอกถึงการเปลี่ยนแปลงของสัญญาณควบคุมจากโมเด็ม ซึ่งจะทำให้ 4 บิตนี้เป็น "1" และจะถูกรีเซ็ตเป็น "0" เมื่อคอมพิวเตอร์อ่านข้อมูลจากรีจิสเตอร์บอกสถานะโมเด็ม Modem Status Register ประกอบด้วยบิตต่าง ๆ ดังนี้ อยู่ที่ Address #3FE



Bit 0 เป็นบิตที่บอกว่าขาสัญญาณ CTS ได้เปลี่ยนสถานะแล้วหลังจากครั้งสุดท้ายที่คอมพิวเตอร์ได้อ่านข้อมูลจากรีจิสเตอร์บอกสถานะโมเด็มไป

Bit 1 เป็นบิตที่บอกว่าขาสัญญาณ DSR ได้เปลี่ยนสถานะแล้วหลังจากครั้งสุดท้ายที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการแข่งขันเพื่อการศึกษาเท่านั้น เมื่อนุญาตเห็นาไปเซประเบียบงานด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอมพิวเตอร์ได้อ่านข้อมูลจากรีจิสเตอร์บอกสถานะโมเด็มไป

Bit 2 เป็นบิตที่บอกว่าสัญญาณ RI ได้เปลี่ยนจาก "1" ไปเป็น "0"

Bit 3 เป็นบิตที่บอกว่าขาสัญญาณ RLSD ได้เปลี่ยนสถานะแล้ว

Bit 4 บิตนี้จะมีสถานะตรงข้ามกับขาสัญญาณ CTS

Bit 5 บิตนี้จะมีสถานะตรงข้ามกับขาสัญญาณ DSR

Bit 6 บิตนี้จะมีสถานะตรงข้ามกับขาสัญญาณ RI

Bit 7 บิตนี้จะมีสถานะตรงข้ามกับขาสัญญาณ RLSD



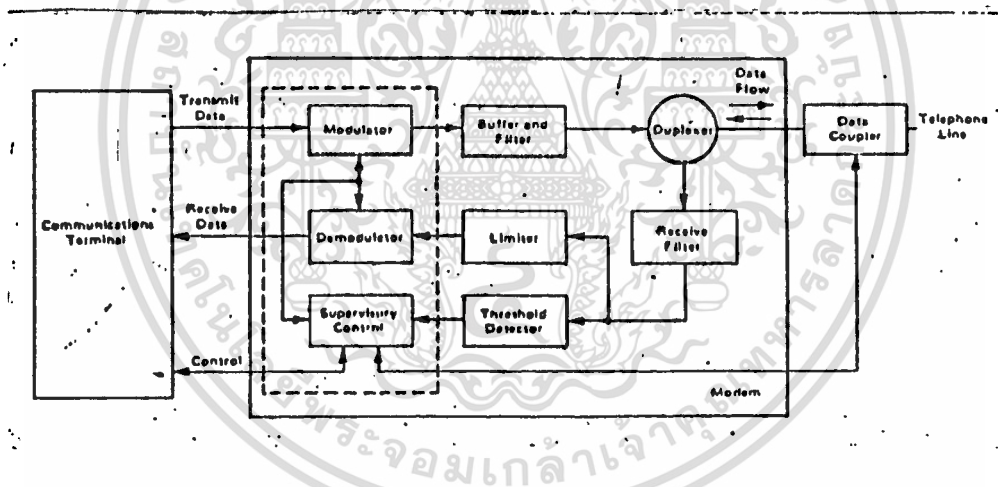
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้าง

3.1 บล็อกโคออดิเนตของโมเด็ม

เนื่องจาก Modem มีส่วนสำคัญที่ทำหน้าที่ในการแปลงสัญญาณ Digital ให้เป็นสัญญาณ Analog ส่งผ่านตัวกลางคือสายโทรศัพท์ และรับสัญญาณ Analog จากตัวกลางแปลงกลับให้เป็นสัญญาณ Digital ให้มีลักษณะของข้อมูลเหมือนกับอนิเมต ซึ่งส่วนนี้ก็คือ A/D และ D/A ในโครงงานนี้ได้เลือก Chip IC Modem เบอร์ MC 14412 VP ใช้เทคนิคการ modulate แบบ FSK อัตราบอดเท่ากับ 900 และยังมี function ควบคุมทางการสื่อสารอีกด้วย รายละเอียดของโมเด็มในหัวข้อต่อไป Block Diagram ของวงจร Modem MC14412 แสดงได้ดังรูป 3.1 ส่วนของวงจรในเส้นประคือ IC MODEM MC14412



รูปที่ 3.1 แสดง Block Diagram ของ Modem ที่ทดลอง

การทำงานของด้านส่ง

จาก Block Diagram ประกอบด้วยส่วน Modulator ทำหน้าที่แปลงสัญญาณดิจิทัลแบบอนุกรมที่ส่งออกจาก Communication Terminal ให้เป็นสัญญาณ Sine Wave ตามความถี่มาตรฐานที่ได้เลือกไว้ ในการทดลองนี้เลือกเอามาตรฐานของ Dell 103 Output ที่ได้จากส่วน Modulator จะส่งผ่านวงจร Buffer และ Filter เพื่อให้มีการ Matching Impedance กับภาค Duplexer และสายโทรศัพท์ วงจร Buffer นี้้อาจออกแบบให้เป็นวงจร Filter อยู่ในตัวก็ได้ เพื่อกรองสัญญาณพาหะให้ดีขึ้น จากนั้นสัญญาณพาหะ-
เอกลักษณะเป็นอนุกรมที่ส่งวนซ้ำหรือเป็นสัญญาณพาหะ เมื่อผู้รับได้รับสัญญาณพาหะ-
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะส่งเข้าภาค Duplexer ซึ่งจะทำให้สัญญาณเดินได้ทางเดียว กล่าวคือสัญญาณที่ส่งออกไปยังสายโทรศัพท์นั้นจะไม่เข้ามารบกวนโดยไม่สามารผ่านเข้าไปยังส่วน Receiver filter ได้ และสัญญาณที่ต้องการรับเข้ามาโดยที่ผ่านมาจากสายโทรศัพท์ โดยที่เมื่อผ่านวงจร Duplexer จะเข้าไปยังส่วน Receiver filter เท่านั้น

การทำงานของค่านรับ

สัญญาณที่รับเข้ามาจากสายโทรศัพท์นั้น จะไปเข้า Receiver filter เพื่อกรองเอาเฉพาะสัญญาณพาหะที่ต้องการรับเท่านั้นและจะส่งสัญญาณเข้าสู่ส่วน Amplifier และภาค Carrier Detect ในส่วนวงจร Carrier detect เพื่อเป็นตัวตรวจจับสัญญาณที่รับเข้ามา และส่วน Amplifier จะทำการขยายสัญญาณเพื่อเพิ่มความ Sensitive และจะส่งต่อไปยังวงจร Limiter เพื่อทำหน้าที่แปลงสัญญาณพาหะ Sine ให้เป็นสัญญาณ Square Wave ที่มีความถี่เท่ากันเพื่อทำการป้อนให้วงจรภาค Demodulator ต่อไป

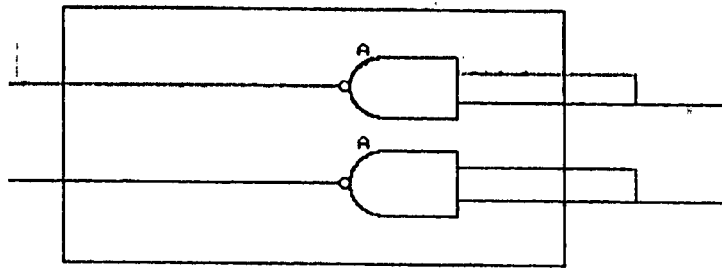
เนื่องจาก Originate Mode จะส่ง Low frequency channel (Mark-1270 Hz และ Space 1070 Hz) และรับ High Frequency Channel (Mark 2225 Hz และ Space 2025 Hz) Answer Mode จะส่ง High Frequency Channel และจะรับ Low Frequency Channel ดังนั้นจากรูปที่ 3.1 จึงต้องมี Band Pass Filter เพื่อที่จะเลือกเอาเฉพาะความถี่ที่ต้องการเข้าสู่ส่วน Limiter และ Demodulator ต่อไป ในส่วนของรายละเอียดของแต่ละภาคจะได้อธิบายต่อไป

3.1.1 ภาคแปลงระดับสัญญาณสำหรับติดต่อกับ RS-232C Port

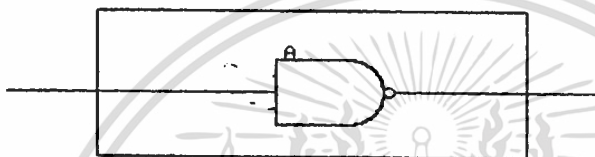
การเปลี่ยนระดับสัญญาณ RS-232C เป็นระดับสัญญาณ TTL นำเอาไอซี MC 1489 มาใช้งาน ซึ่ง MC 1489 เป็นไอซีที่ผลิตขึ้นมาเพื่อทำหน้าที่เป็น RS-232C Line Receiver การนำไปใช้งาน MC 1489 ต้องการแหล่งจ่ายไฟ +5 โวลต์

การเปลี่ยนระดับสัญญาณ TTL เป็นระดับสัญญาณ RS-232C นำเอาไอซี MC1488 มาใช้งาน ซึ่งเป็น ไอซีที่ผลิตขึ้นมาเพื่อทำหน้าที่เป็น RS-232C Line Driver MC 1488 ต้องการแหล่งจ่ายไฟ +12 โวลต์ และ -12 โวลต์ การนำไอซี 1488 และ 1489 มาแปลงระดับสัญญาณสำหรับติดต่อกับพอร์ต RS-232C จะแสดงได้ดังรูปต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC1488



MC1489

รูปที่ 3-2 แสดงการติดต่อกับ RS-232C Port

3.1.2 ภาค Modulate และภาค Demodulate

ส่วนนี้ถือว่าเป็นหัวใจสำคัญของโมเด็ม สำหรับโครงงานนี้ใช้ไอซีเบอร์ MC 14412 ทำการมอดูเลตแบบ FSK (Frequency Shift Keying) โดยการแปลงสัญญาณข้อมูลให้เป็นสัญญาณ Sinusoidal โดยการเข้ารหัสแบบความถี่ อัตราเร็วในการส่งข้อมูลเท่ากับ 300 บิตต่อวินาทีและยังทำหน้าที่เป็นวงจร Demodulator โดยจะทำหน้าที่แปลงสัญญาณสแควร์ (Square Wave) ที่มีความถี่เท่ากับสัญญาณ Sinusoidal ที่รับได้ให้เป็นสัญญาณข้อมูลอีกครั้ง เหตุที่ต้องใช้สัญญาณสแควร์ เพราะภาคดีโมดูลจะทำงานได้ก็เมื่ออินพุตเป็นสัญญาณสแควร์เท่านั้น ลักษณะทั่วไป

-มีออสซิลเลเตอร์ภายใน ซึ่งจะต่อกับ Crystal 1 MHz ภายนอก

-ทำงานได้ทั้งแบบฝ่ายเริ่มติดต่อ และฝ่ายตอบรับ

-มีตัวกำเนิดความถี่สัญญาณภายใน

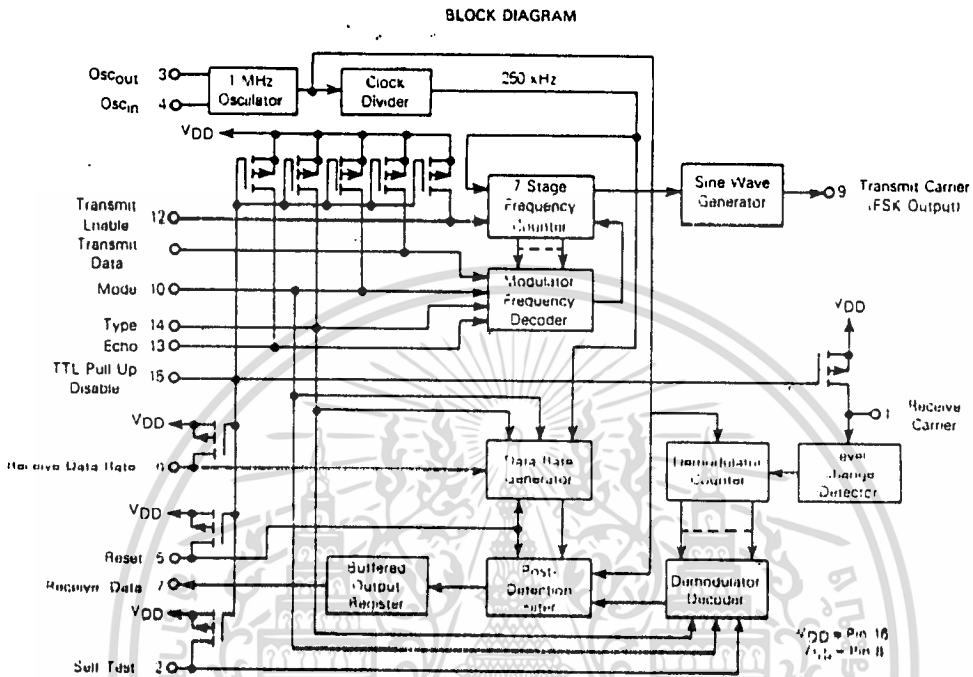
-มีระบบ Self Test

-สามารถรับส่งข้อมูลได้ทั้งแบบ Simplex, Half Duplex และ Full Duplex

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เลือกอัตราเร็วของการส่งได้ 0-300 bps และ 0-600 bps
- ใช้ได้กับทั้งไอซีแบบ TTL และ CMOS



รูปที่ 3.3 บล็อกไดอะแกรมของส่วนประกอบภายใน MC 14412

ลักษณะของขาไอซี MC 14412

PIN ASSIGNMENT

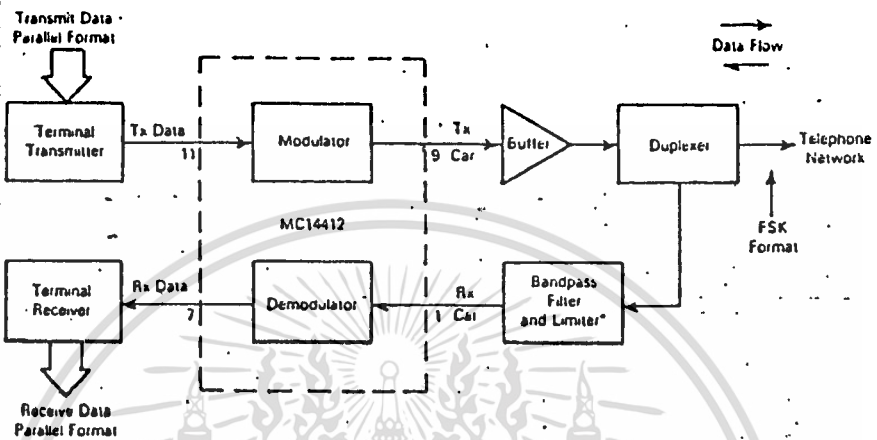
Rx Car	1	16	VDD
ST	2	15	TTLD
Oscout	3	14	Type
Oscin	4	13	Echo
Reset	5	12	Tx Enable
Rx Rate	6	11	Tx Data
Rx Data	7	10	Mode
VSS	8	9	Tx Car

รูปที่ 3.4 ลักษณะของขา

การทำงานของ MC 14412

จากรูป 3.5 แสดงการใช้งานไอซีโมเด็มเบอร์นี้ ข้อมูลจะถูกล่องแบบอนกรมไปยังเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ขออนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรโมดูลเตอร์ เพื่อเปลี่ยนเป็นสัญญาณชายที่มีความถี่สำหรับที่จะส่งไปตามสายโทรศัพท์ได้
 ที่เอาท์พุทของตัวมอดคูเลเตอร์จะมีบัฟเฟอร์และวงจรรขยาย ก่อนที่จะส่งไปยังสายโทรศัพท์ซึ่งมี
 อิมพีแดนซ์ 600 โอห์ม

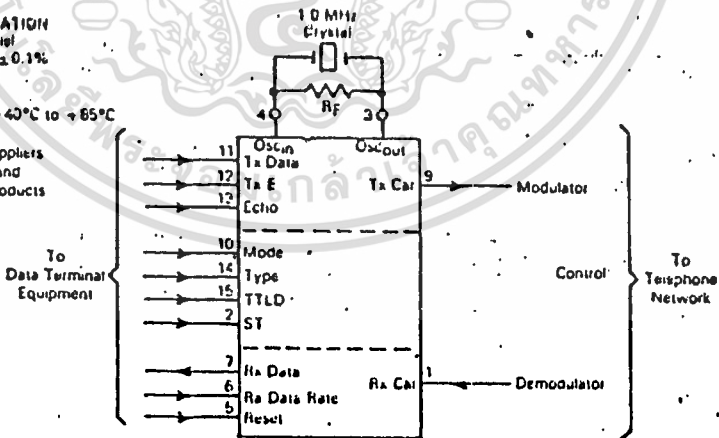


รูปที่ 3.5 ลักษณะการใช้งาน

Input/Output Function

CRYSTAL SPECIFICATION
 Crystal Mode - Parallel
 Frequency - 1 MHz $\pm 0.1\%$
 $R_5 = 540 \Omega$ typ
 $C_0 = 7$ pf typ
 Temperature Range - 40°C to $+85^\circ\text{C}$
 Test Level - 1 mW
 Suggested Crystal Suppliers
 Tyco, CTS Knight and
 Motorola Crystal Products

$R_f = 15$ m $\Omega \pm 20\%$



รูปที่ 3.6 สัญญาณอินพุท/เอาท์พุท

สัญญาณ TYPE (ขา 14)

เป็นสัญญาณที่ใช้ในการเลือกระบบ U.S.A (BELL) หรือ CCITT โดยเมื่อ
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกพันไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPE = "1" จะเลือกรบบ U.S.A

TYPE = "0" จะเลือกรบบ CCITT

สัญญาณ TRANSMIT DATA (Tx data ขา 11)

เป็นสัญญาณอินพุตแบบไบนารี (Binary) ซึ่งจะถูกส่งไปมอดคูลเพื่อเป็นสัญญาณ
ชาเยน (ที่มีอาโมนิกปนอยู่) ด้วยวิธี FSK

Tx = "1" แทน Mark

Tx = "0" แทน Space

สัญญาณ TRANSMIT CARRIER (Tx Car ขา 9)

คือสัญญาณ Tx data ที่ถูกมอดคูลเลขมีลักษณะเป็นสัญญาณชาเยน แบบดิจิตอลซินธิไซส์
(Digital Synthesized sine wave) จากออสซิลเลเตอร์ 1 MHz ที่ขานี้จะมีเอาท์พุท
อิมพีแดนซ์ 5 โอห์ม

ความถี่ของสัญญาณ Tx Car แสดงได้ดังนี้

TYPE = "0" (U.S.A)

ECHO = "0"

MODE		Tx data		Tx Car
ORIGINAL	"1"	Mark	"1"	1270 Hz
ORIGINAL	"1"	Space	"0"	1070 Hz
ANSWER	"0"	Mark	"1"	2225 Hz
ANSWER	"0"	Space	"0"	2025 Hz

ตารางที่ 3.1 ความถี่ของสัญญาณ Tx Car เมื่อใช้มาตรฐาน BELL 103

TYPE = "0" (CCITT)

ECHO = "0"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก๊อมนำไปใช้

MODE		Tx data		Tx Car
CHANNEL	"1"	Mark	"1"	980 Hz
No.1	"1"	Space	"0"	1180 Hz
CHANNEL	"0"	Mark	"1"	1550 Hz
No.2	"0"	Space	"0"	1850 Hz

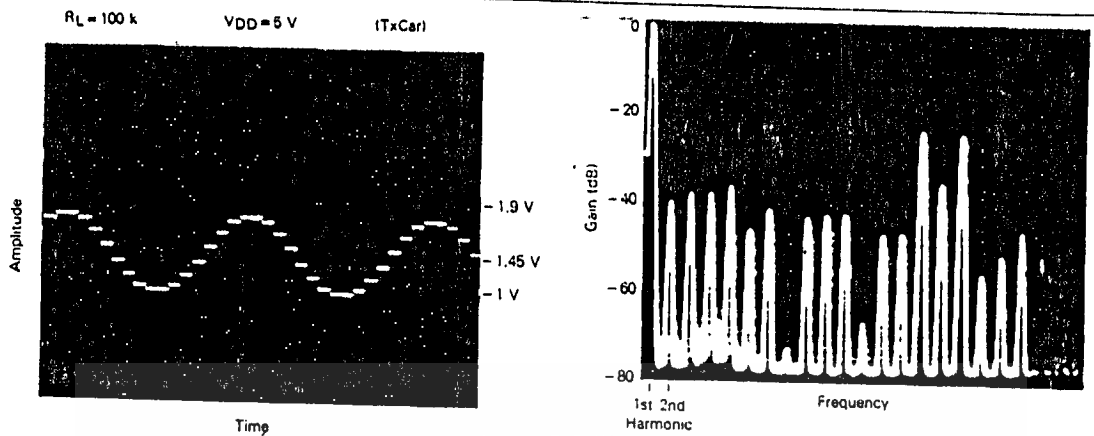
ตารางที่ 3.2 ความถี่ของสัญญาณ Tx Car เมื่อใช้มาตรฐาน CCITT V.21

MODE	Tx data	Tx Car
CHANNEL No.2	"0"	"1" 2100 Hz

ตารางที่ 3.3 ความถี่ของสัญญาณ Tx Car เมื่อมีการใช้สัญญาณ ECHO

Output ที่เป็นสัญญาณออกจากขาขึ้นในขณะที่ไม่มีสัญญาณข้อมูลเข้ามา จะเป็น Sine สัญญาณ ดังรูปที่ 3.7 ซึ่งความถี่ของสัญญาณขึ้นกับ Mode และ data ที่เป็น Digital ให้กับ MC 14412

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงถึง Output และ Spectrum ที่ได้จาก MC 14412

จากรูปความถี่ sine ที่ได้จากการสังเคราะห์ประกอบด้วยความถี่ที่เป็นพื้นฐาน (Fundamental) และความถี่ที่เป็นทวีคูณ (Harmonic) ความถี่ที่เป็น Harmonic จะไปรบกวนสัญญาณที่ต้องการรับ จึงเพิ่มวงจร Filter เลือกเอาเฉพาะความถี่ที่ใช้ส่งออกไป

สัญญาณ TRANSMIT ENABLE (Tx ENABLE ขา 12)

เป็นขาที่ใช้ควบคุมว่าจะให้มีสัญญาณ Tx Car ออกมาหรือไม่

Tx ENABLE = "1" จะมีสัญญาณ Tx Car ออกมา

Tx ENABLE = "0" จะไม่มีสัญญาณ Tx Car ออกมา

สัญญาณ MODE (ขา 10)

ใช้กำหนดการทำงานของโมเด็มว่าจะทำงานอยู่ในโหมดใด

MODE = "1" จะทำงานในโหมดเริ่มติดต่อ

MODE = "0" จะทำงานในโหมดเริ่มตอบรับ

สัญญาณ ECHO (ขา 13)

เมื่อเราให้ ECHO = "1" CTYPE = "0" , MODE = "0" ,

Tx data = "1" Modulator จะส่งสัญญาณความถี่ 2100 Hz ออกมา

ในการใช้งานปกติ เราให้ ECHO = "0"

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท อีเอสไอ จำกัด (มหาชน) ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ RECEIVE DATA (Rx Data, ขา 7)

เป็นสัญญาณดิจิทัลที่ทำการติ่มอดมาจากสัญญาณ Receive Carrier

สัญญาณ RECEIVE CARRIER (Rx Car ขา1)

เป็นสัญญาณอินพุตเข้าสู่ภาคติ่มอดเลเตอร์ สามารถใช้ได้ทั้งระดับสัญญาณจาก TTL และ CMOS จะต้องมิติวตี้ไซเคิล $50\% \pm 2\%$ มีลักษณะเป็นสัญญาณสี่เหลี่ยมได้มาจากวงจร Limiter

สัญญาณ RECEIVE DATA RATE (Rx rate ขา 6)

ใช้กำหนดอัตราเร็วในการรับส่ง

Data rate	Rx Rate
0-300 bps	"1"
0-600 bps	"0"

สัญญาณ SELF TEST (ST ขา2)

เมื่อ ST = "1" ติ่มอดเลเตอร์จะถูกสวิตซ์ความถี่ในการติ่มอด ไปเท่ากับความถี่ของการมอดคูลเลขของตัวเอง และทำการติ่มอดคูลเลขสัญญาณแบบ FSK

สัญญาณ RESET (ขา 5)

ถ้าสัญญาณขานี้เท่ากับ "1" โมเต็มจะไม่ทำการติ่มอดคูลเลขสัญญาณ

สัญญาณ CRYSTAL (OSCIn, OSCOut ขา4 และขา3 ตามลำดับ)

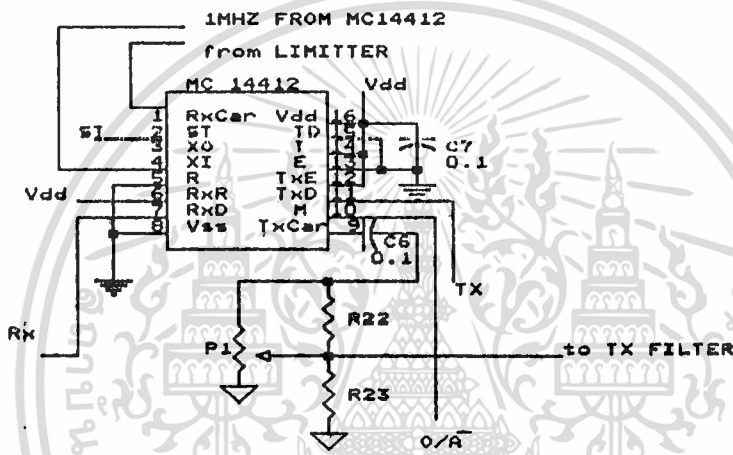
เราใช้ Crystal 1 MHz สำหรับออสซิลเลเตอร์ในไอซีตัวนี้ หรืออาจใช้สัญญาณนาฬิกาความถี่ 1 MHz จากภายนอกป้อนเข้ามา OSCIn โดยปล่อยขา OSCOut ลอยไว้ก็ได้

สัญญาณ TTL PULL-UP DISABLE (TTLD ขา 15)

เพื่อเพิ่มความสามารถในการต่อไอซี TTL จะต้องมีการ Pull-up แต่เมื่อเราต่อกับไอซีพวก CMOS ก็ไม่จำเป็นต้องมีการ Pull-Up เพื่อลดการสูญเสียของพลังงาน

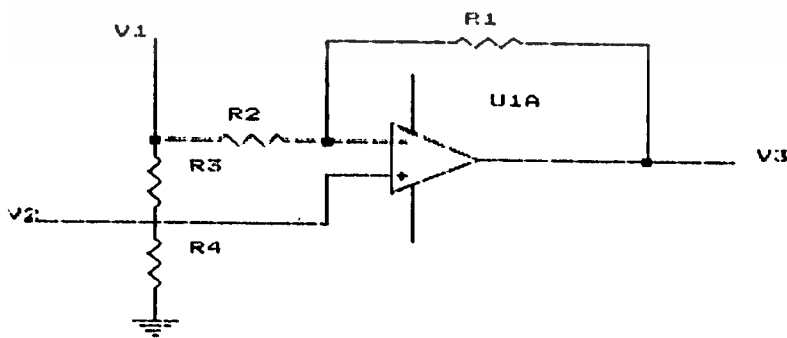
เมื่อ TTLD = "1" จะไม่มีการ Pull-Up

TTLD = "0" ตัวความต้านทาน Pull-Up จะถูกใส่เพื่อช่วยในการจ่ายกระแส



รูปที่ 3.8 วงจรที่นำ MC14412 มาใช้งานใน Modem

3.1.3 คูเพิลเลอร์ (Duplexer)



รูปที่ 3.9 วงจรคูเพิลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูช่างงานเพื่อใช้ในการสอนเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_1 = สัญญาณส่ง

V_2 = สัญญาณที่สายโทรศัพท์

V_3 = สัญญาณที่รับมาจากอีกฝ่าย ซึ่งจะไปเข้าวงจรกรองสัญญาณ

$$A_1 = V_2 / V_1$$

= อัตราขยายของสัญญาณเมอดคูลเลเตอร์ออกไปสายโทรศัพท์ จะได้

$$= R_4 / (R_3 + R_4)$$

$$A_2 = V_3 / V_2$$

= อัตราการขยายของสัญญาณจากสายโทรศัพท์ออกไป เข้าวงจรกรองสัญญาณ
จะได้

$$= 1 + (R_2 / R_1)$$

$$A_3 = V_3 / V_1$$

= อัตราการขยาย ของสัญญาณจากมอดคูลเลเตอร์ออกไป เข้าวงจรกรองสัญญาณ
จะได้

$$= -(R_1 / R_2) + (1 + R_2 / R_1) R_3 / (R_3 + R_4)$$

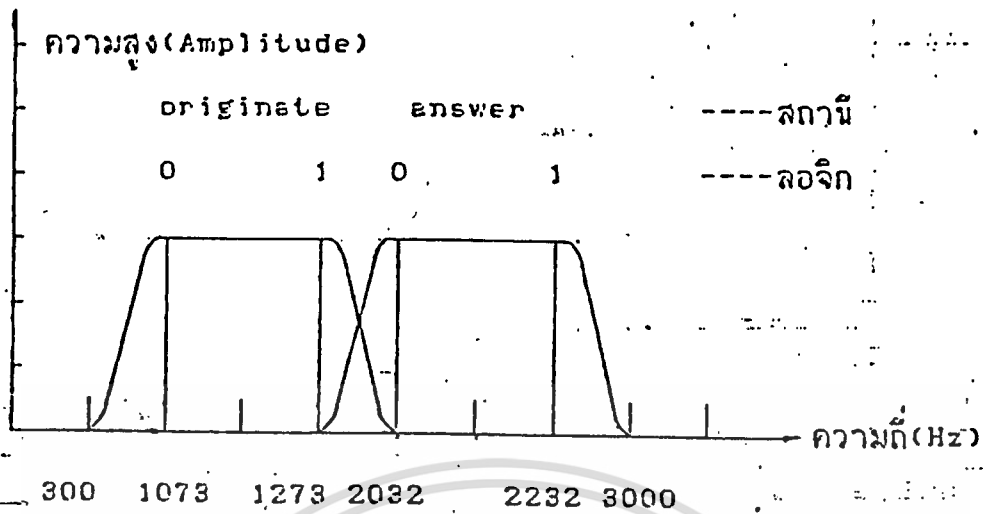
ในการใช้งาน เราไม่ต้องการให้สัญญาณจากมอดคูลเลเตอร์ ไปปนกับสัญญาณที่จะ
ไปเข้าวงจรกรองสัญญาณ ดังนั้นเราจะต้องออกแบบให้ A_3 มีค่าน้อยที่สุด โดยเราให้

$$\begin{aligned} R_1 &= R_2 \quad \text{และ} \quad R_3 = R_4 \\ \text{จะได้ } A_3 &= 0 \quad \text{และ} \quad A_1 = 1/2 \quad \text{และ} \quad A_2 = 2 \\ \text{เราให้ } R_1 &= R_2 = 10K, R_3 = 500 \text{ Ohms} \end{aligned}$$

3.1.4 วงจรกรองสัญญาณ (Filter)

เพื่อให้โมเด็มในโครงงานนี้สื่อสารกันได้แบบสองทาง (Full Duplex) จึงได้
ทำการแบ่งช่วงพาสแบนด์ของโทรศัพท์ออกเป็นสองแบนด์คือ ช่วงแบนด์ต่ำและช่องแบนด์สูง
ดังกราฟในรูปที่ 3.8 ฝ่ายเริ่มทำการติดต่อ จะส่งความถี่ 2 ความถี่ สำหรับแทนสัญญาณลอจิก
ที่เป็น "0" และที่เป็น "1" โดยจะอยู่ในช่วงแบนด์สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.10 แสดงการแบ่งช่วงความถี่ของการติดต่อ

การเลือกชนิดของวงจรกรองสัญญาณ

จากรูป 3.10 จะเห็นว่า ความถี่คutoffทางด้านสูง (High Frequency Cutoff) ของช่วงแบนด์ต่ำ กับความถี่คutoffทางด้านต่ำ (Low Frequency Cutoff) ของช่วงแบนด์สูงมีค่าใกล้เคียงกัน ทำให้ต้องเลือกใช้วงจรแบนด์พาสฟิลเตอร์ โดยชุดของช่วงแบนด์ต่ำต้องออกแบบให้มีค่าควอลิตี้แฟกเตอร์ (Quality Factor-Q) ด้านความถี่สูงมีค่าสูง ขณะที่ชุดของช่วงแบนด์สูง ต้องออกแบบให้ค่า ควอลิตี้แฟกเตอร์ด้านความถี่ต่ำมีค่าสูง

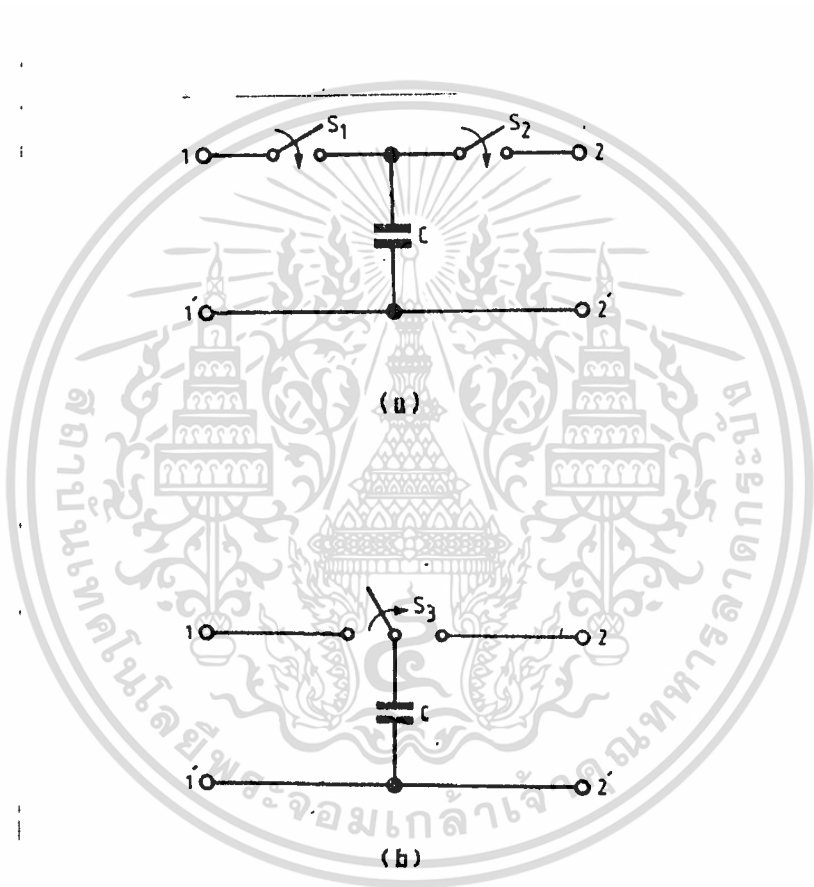
ในโครงการนี้ได้เลือกใช้ฟิลเตอร์ที่เป็น แอกทีฟฟิลเตอร์ (Active Filter) ซึ่งเป็นไอซีที่มีชื่อเรียกว่าสวิทช์คาปาซิเตอร์ฟิลเตอร์ (Switching Capacitor Filter) สำหรับแอกทีฟฟิลเตอร์คือวงจรกรองความถี่ประเภทหนึ่งที่ประกอบไปด้วย ตัวต้านทาน, ตัวเก็บประจุ และส่วนที่สำคัญอีกอย่างหนึ่งก็คือ ไอซีออปแอมป์ ค่าความถี่กลาง (Center Frequency) จะถูกกำหนดด้วยค่าของความต้านทานและตัวเก็บประจุ ถ้าค่าอุปกรณ์ทั้ง 2 ตัวนี้เปลี่ยนไป ความถี่กลางก็จะเปลี่ยนไปด้วย และในการประกอบเป็นวงจรความถี่ในแต่ละแบบมีข้อแตกต่างกันมาก ทำให้ยุ่งยากต่อการประกอบวงจร แต่ด้วยเทคโนโลยีที่ทันสมัย ปัจจุบันได้มีไอซีทำหน้าที่กรองความถี่โดยตรง เป็นการรวมเอาตัวต้านทาน, ตัวเก็บประจุ และออปแอมป์ เข้าไว้ในไอซีตัวเดียวกัน สามารถนำมาทำเป็นวงจรกรองความถี่ได้หลายแบบ รวมทั้งสามารถเปลี่ยนค่าความถี่กลางได้โดยไม่ต้องเปลี่ยนค่าอุปกรณ์ใด ๆ โดยที่ไอซีตัวนี้มีชื่อเรียกว่า สวิทช์คาปาซิเตอร์ฟิลเตอร์ (Switched capacitor filter)

พื้นฐานการพัฒนาไอซีกรองความถี่แบบสวิทช์-คาปาซิเตอร์นี้ มาจากการใช้

เอกสารนี้เป็นเอกสารหลวงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคโนโลยีของมอส (MOS มาจาก Metal Oxide Semiconductor) เทคโนโลยีนี้ใช้ความล้มพียงง่าย ๆ ของตัวเก็บประจุกับสวิตช์ และรวมไปถึงออปแอมป์ด้วยเนื่องจากการจะสร้างตัวต้านทานบรรจุไว้ในตัวไอซีให้มีค่าถูกต้องแน่นอนนั้นทำได้ยาก แต่เป็นที่ทราบกันว่าความต้านทานจะสามารถแทนด้วยการทำงานของมอสสวิตช์ (MOS Switch) ซึ่งทำงานร่วมกับตัวเก็บประจุ โดยอุปกรณ์ทั้งสองตัวนี้นับเป็นส่วนสำคัญของวงจรทั้งหมดและเป็นวงจรรองความถี่แบบใหม่ล่าสุดนับตั้งแต่มีการปรับปรุงพัฒนาของไอซี



รูปที่ 3.11 แสดงการทำงานของสวิตช์ซิงคราพัลารีเตอร์

(a) ใช้สวิตช์ทางเดียวแทนมอสแต่ละตัว

(b) ใช้สวิตช์สองทางแทนมอสทั้ง 2 ตัว

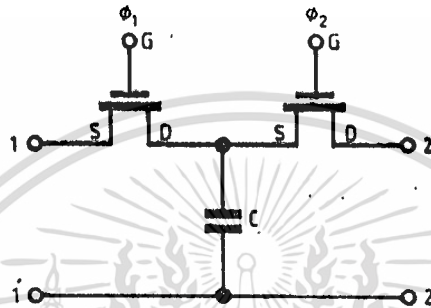
สำหรับรูปแบบเบื้องต้นของสวิตช์ซิงคราพัลารีเตอร์ ดังแสดงในรูปที่ 3-11 ที่อยู่ทางด้านซ้ายมือ ตัวเก็บประจุ C จะชาร์จแรงดัน V_1 หลังจากนั้นสวิตช์ไปตำแหน่งทางขวามือตัวเก็บประจุ C จะคายประจุออกไปสู่ V_2 จำนวนประจุที่วิ่งผ่าน C คือ

$$Q = C(V_2 - V_1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าหากจังหวะการสับสวิทช์ไปมาถูกควบคุมจากสัญญาณนาฬิกา (clock) ที่ความถี่ f_c ค่าเฉลี่ยของกระแสที่ไหลผ่านจาก v_1 ไป v_2 จะได้

$$i = Q/T_c = C(V_2 - V_1) / (1/f_c) = C(V_2 - V_1) f_c$$



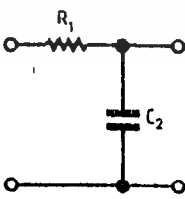
รูปที่ 3.12 การต่อมอสกับตัวเก็บประจุ

ค่าความต้านทานเทียบเท่า (equivalent) ซึ่งกระแสขนาดเดียวกันไหลผ่านคือ

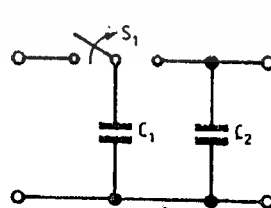
$$R = 1 / (C f_c)$$

ถ้าหากความถี่ของการสับสวิทช์ซึ่ง (f_c) มีค่ามากกว่าอัตราการล่ม เราจะไม่คิด

เวลาของการล่มในอันดับหนึ่ง (first order) ของการแก้ปัญหา



(a)



(b)

รูปที่ 3.13 (a) แสดงวงจรโลนอสฟิลเตอร์ (b) แทนด้วยสวิทช์เชิงคาปาซิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติให้นำไปใช้ประโยชน์ด้านการค้า

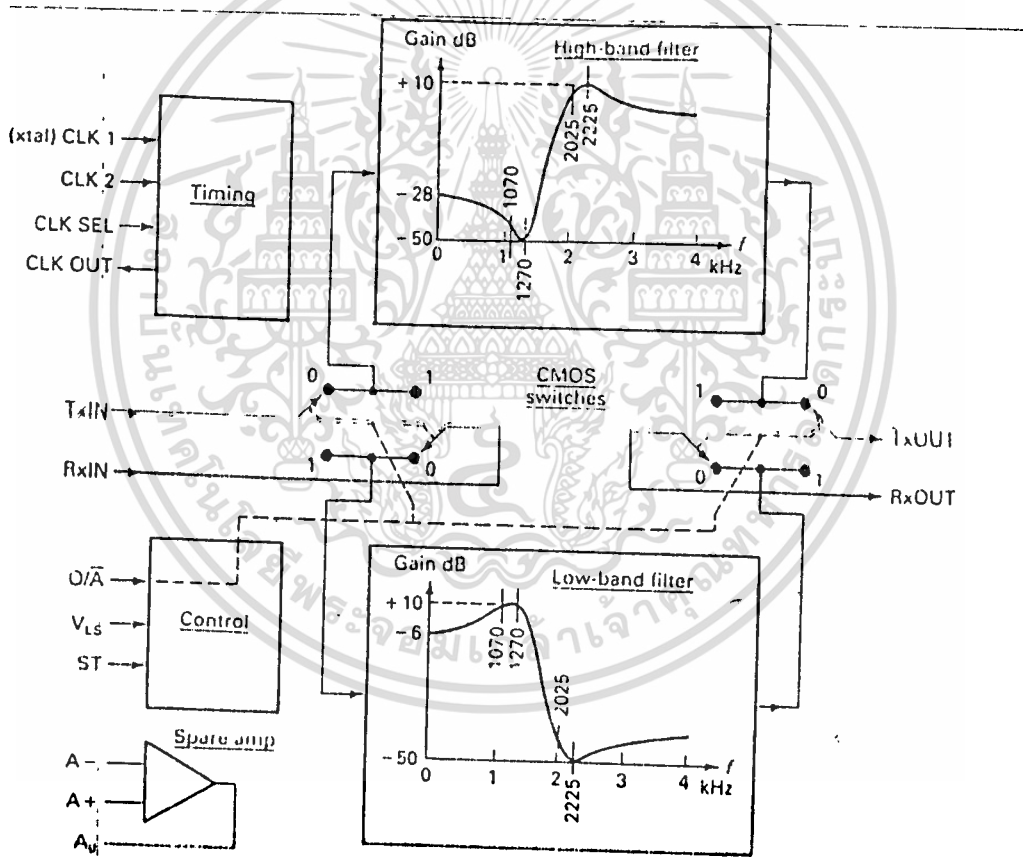
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.13 วงจรโพลฟิลเตอร์ซึ่งแทนด้วยวงจรวิธีซิงคาปาสีเตอร์ฟิลเตอร์
 ที่ให้แบนด์วิดธ์ของสัญญาณที่ -3 dB จะเท่ากับ

$$W_{-3dB} = 1/(R_1 C_2)$$

$$= (C_1 f_c) / C_2$$

ในโครงงานนี้ได้เลือกใช้ไอซีเบอร์ MC 145440 ซึ่งจะมีสวิทซิงคาปาสีเตอร์-
 ฟิลเตอร์ซึ่งมีทั้งช่วงแบนด์ความถี่สูงและแบนด์ความถี่ต่ำของมาตรฐาน BELL 103 อยู่ใน
 ไอซีแล้วรวมทั้งมี Extra Opamp สำหรับใช้ในวงจรร Duplexer และวงจรรความถี่นาฬิกา
 ให้ได้ความถี่ Clock 1 MHz ไว้สำหรับไอซี Modem เบอร์ 14412 อีกด้วย



รูปที่ 3.14 MC 145440 Switched Capacitor Filter

วงจรรฟิลเตอร์ที่ออกแบบจะต้องเป็นวงจรรที่สามารถที่จะเลือกโหมดของการฟิลเตอร์

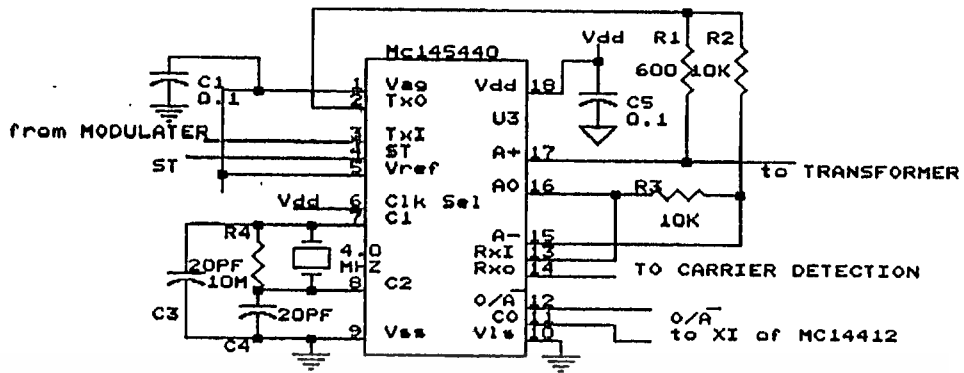
เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ฝอยผู้ยู่ให้พิมพ์เผยแพร่โดยไม่มีการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ออยู่ 2 โหมดด้วยกันคือ Originate และ Answer ซึ่งในแต่ละโหมดจะแบ่งออกเป็น 2 ช่วงความถี่ คือช่วงความถี่สูงกับช่วงความถี่ต่ำ วงจรฟิลเตอร์จะตอบสนองต่อแบนด์ในช่วงความถี่ดังกล่าว สำหรับในโหมดของ Originate วงจรกรองความถี่สูงจะถูกนำมาใช้ตัวรับสัญญาณแคร้เรียร์ และช่วงแบนด์ความถี่ต่ำจะถูกนำมาใช้กับตัวส่งสัญญาณ ซึ่งลักษณะของการกระทำดังกล่าวจะเกิดขึ้นในลักษณะตรงกันข้ามกับโหมดของ Answer ในรูปที่ 3.14 เป็นการแสดงคุณสมบัติของ MC 145440 ซึ่งเป็นชิพที่มีตอบสนองของความถี่ของทั้งสองแบนด์ (ความถี่สูงและความถี่ต่ำ) เส้นกราฟแสดงการตอบสนองของความถี่ซึ่งจะไม่เหมือนกับวงจรอื่นๆ ที่สร้างขึ้นมานิ่งสังเกตว่าอัตราขยายโวลเตจของแต่ละแบนด์ของวงจรฟิลเตอร์ที่ความถี่กลางจะมีค่า ประมาณเท่ากับ 10 dB ระดับของสัญญาณลอจิกของอินพุทของ Originate/Answer (O/A) จะควบคุมสวิตช์ภายในของสวิตช์ว่าจะเลือกโหมด Originate หรือ Answer

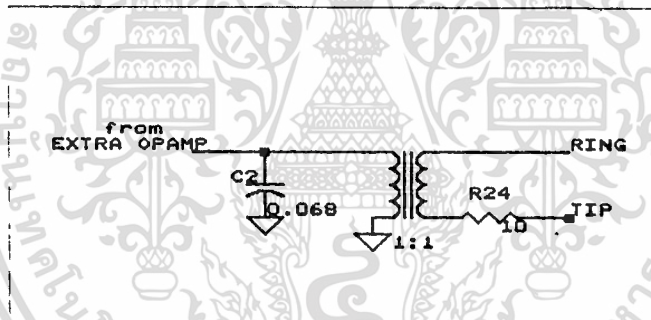
โหมด V_{OL} เป็นโหมดของการเลือกระดับของสัญญาณลอจิกว่าจะเป็น TTL หรือ CMOS โดยการควบคุมสัญญาณระดับสัญญาณที่ V_{OL} นี้ ถ้าหากว่าระดับสัญญาณ V_{OL} มีค่าต่ำก็จะเป็นระดับสัญญาณลอจิกเป็น TTL ถ้าระดับสัญญาณ V_{OL} สูงก็จะเป็นระดับสัญญาณของ CMOS

ST (Self test) เป็นการทดสอบการทำงานของชิพเบอร์นี้ เมื่อขานี้ได้รับลอจิก "1"

The CLK sel (clock select) สัญญาณเข้าขานี้จะเป็นตัวควบคุมตัวหารความถี่ภายในจะให้ใช้ 1 MHz หรือ 4 MHz โดยขานี้จะได้รับลอจิก "0" และ "1" ตามลำดับ วงจรคริสตอลจะถูกต่อเข้ากับขา clk1 และ clk2 สัญญาณ clock 1 MHz จะได้จากขา clock out เพื่อจะนำไปป้อนเป็นสัญญาณ CLOCK ให้กับไอซี MC 14412



รูปที่ 3.15 วงจรของ MC 145440 ในวงจรโมเด็ม

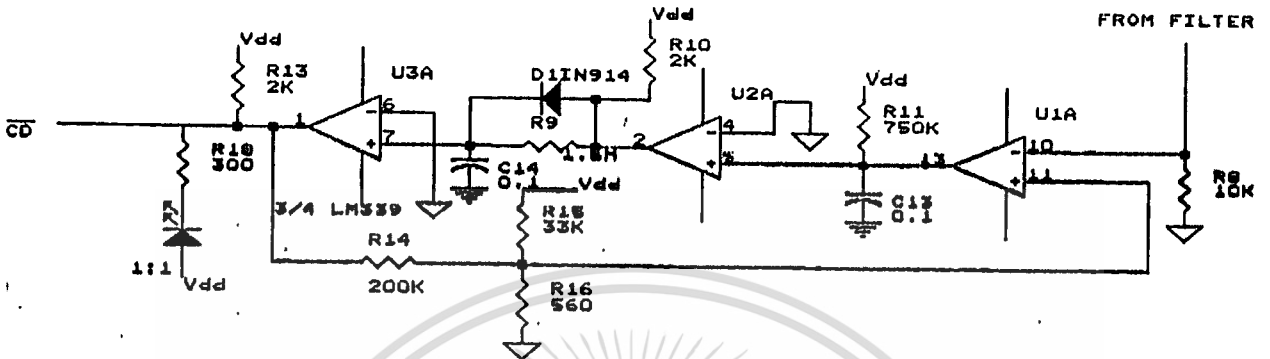


รูปที่ 3.16 วงจร matching Transformer ที่นำมาต่อกับ 145440 เพื่อใช้งานเป็นวงจร ดuplekซ์เซอร์เข้า line โทรศัพท์

3.1.5 ภาค Carrier Detect

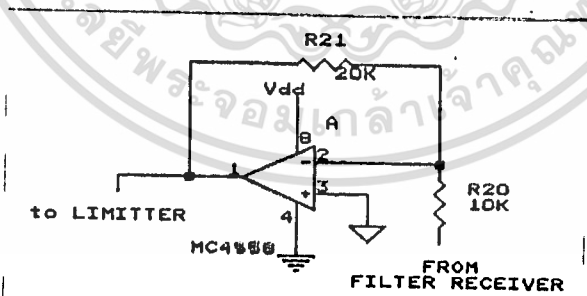
วงจรมีหน้าที่คอยตรวจสอบว่าโมเด็มได้รับสัญญาณส่งที่ส่งมาจากอีกฝ่ายหนึ่งหรือไม่ ถ้าตรวจจับได้จะส่งสัญญาณออกมาแล้วจะมีการนำเอาสัญญาณนี้เข้าไปในพอร์ต RS-232C เพื่อใช้ในการควบคุมการรับส่งของข้อมูล โดยการนำเอาแรงดันที่รับได้ไปเปรียบเทียบกับแรงดันอ้างอิงเพื่อให้ทำการส่งสัญญาณออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 วงจรแคร่เรย์รตีเทค

3.1.6 ภาควงจรมาย (Amplifier)

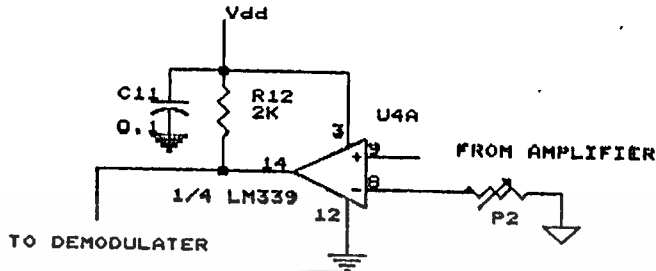


รูปที่ 3.18 วงจรมายแบบกลับเฟส

ในวงจรมายนี้เป็นวงจรมายแบบกลับเฟส โดยการใช่อิซิมิเค็มเบอร์ MC 4558 โดยมี อัตราการขยายเป็น 2 เท่า วงจรมายเป็นการเพิ่มความไวในการรับ (Receive Sensitivity)

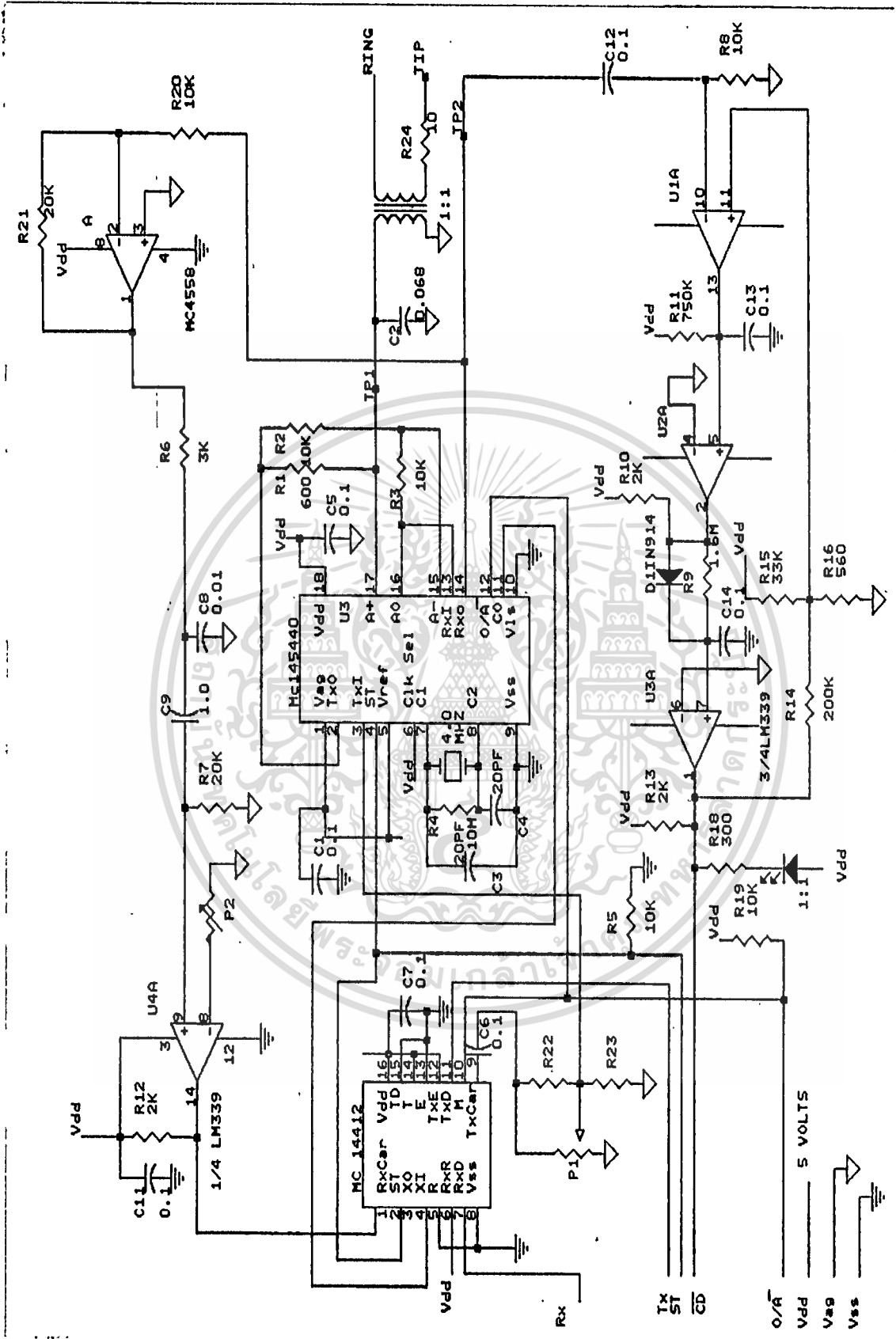
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.7 ภาควงจร Limiter



รูปที่ 3.19 วงจร Limiter

สัญญาณที่เข้ามาในวงจรนี้เป็นสัญญาณรูป Sine ผ่านเข้ามาและจะทำการเปรียบเทียบ กับระดับแรงดัน Ground เมื่อสัญญาณ Sine ผ่านจุดแรงดัน Ground ทำให้วงจร Limiter ซึ่งทำหน้าที่เป็นตัว Comparator ให้แรงดัน Output ที่ออกมาเป็นสัญญาณ Square Wave ที่มีความถี่เท่ากับสัญญาณ Sine wave ที่เข้าไป ซึ่งจะเป็รแบบของส่วน ตีมอดคูลเลท สามารถตีมอดออกมาเป็นสัญญาณทาง Digital ได้



3.20 วงจร Modem 300 Baud Bell 103

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทำงานของโปรแกรมการสื่อสารข้อมูล

ในการเขียนโปรแกรมการสื่อสารข้อมูลทางพอร์ตสื่อสารนี้ สามารถส่งข้อมูลไปได้ทั้งแบบส่งเป็นทีละตัวอักษร และส่งข้อมูลเป็นไฟล์โดยมีรายละเอียดดังนี้

3.2.1 โปรแกรมการส่งข้อมูลที่ละตัวอักษร

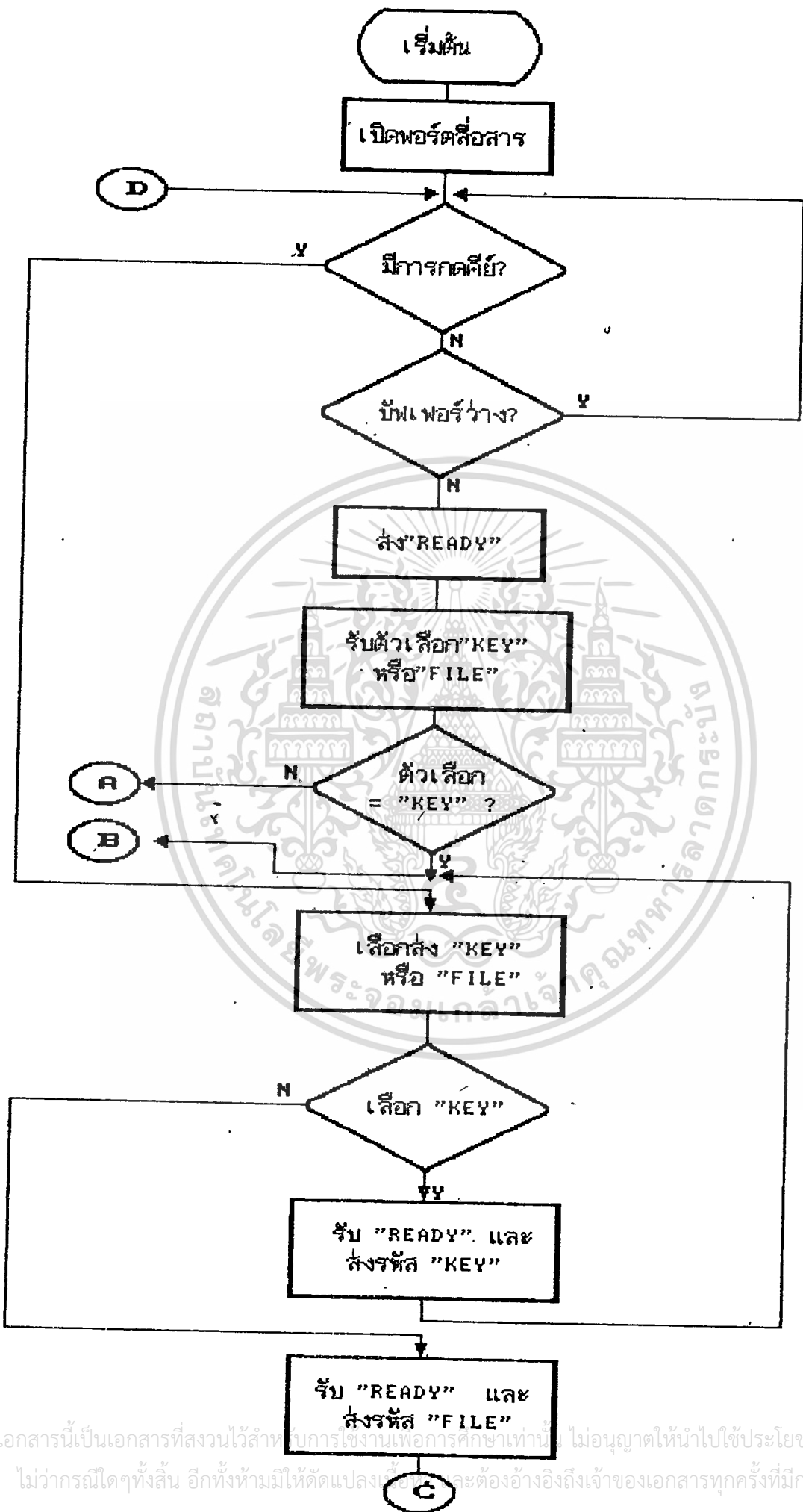
โปรแกรมนี้อาจจะเป็นการทำงานโดยการอ่านค่าจากคีย์บอร์ด ถ้ามีการกดคีย์บอร์ดก็จะส่งข้อมูลออกมาทาง RS-232C ถ้าไม่มีการกดก็จะมีการวนลูป ในขณะที่วนคู้ว่ามีข้อมูลจากพอร์ตสื่อสารได้ ถ้ามีก็เอามาตรวจสอบดู หากเป็นตัวอักษรที่ไม่ต้องการก็จะเปลี่ยนเป็นช่องว่าง แต่ถ้าเป็นตัวอักษรที่ต้องการก็จะส่งออกทางจอภาพ

ในการรับส่งข้อมูลจะมีการตรวจสอบ XON/XOFF โดยให้จำนวนตัวอักษรส่งสูงสุดไม่เกิน 255 ตัว เพราะบัฟเฟอร์การสื่อสารที่ตั้งโดย MS-DOS กำหนดค่าไว้ 255 ตัว เพื่อให้ไม่เกิดการโอเวอร์โฟลว์ของข้อมูลในการรับ

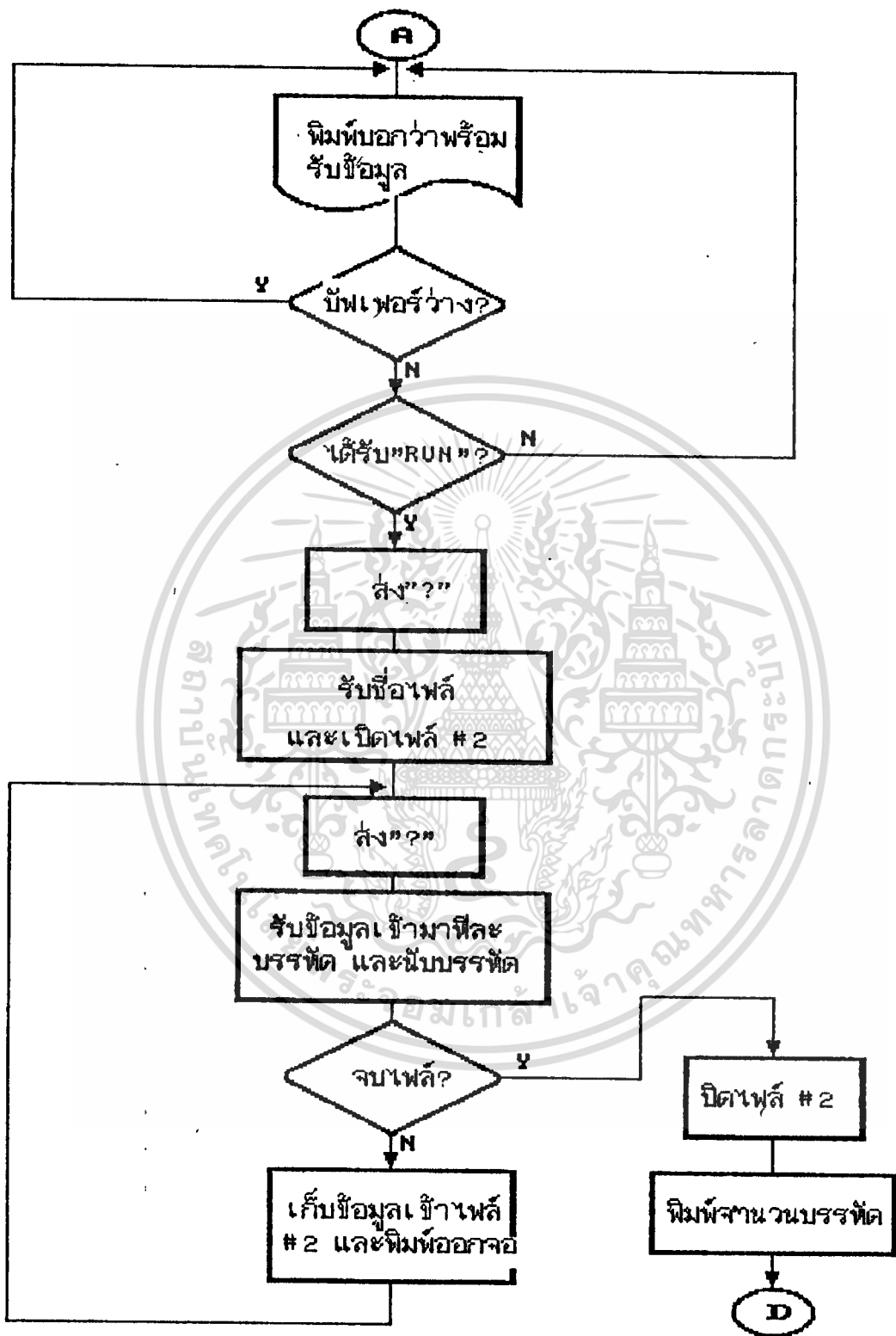
3.2.2 โปรแกรมการรับส่งไฟล์ข้อมูล

โปรแกรมการรับส่งไฟล์ข้อมูลนี้ เป็นการนำแฟ้มข้อมูลจาก ดิสต์ของเครื่องหนึ่งส่งถ่ายไปเก็บเป็นไฟล์ไว้ในดิสต์ของอีกเครื่องหนึ่งซึ่งอยู่ปลายทาง

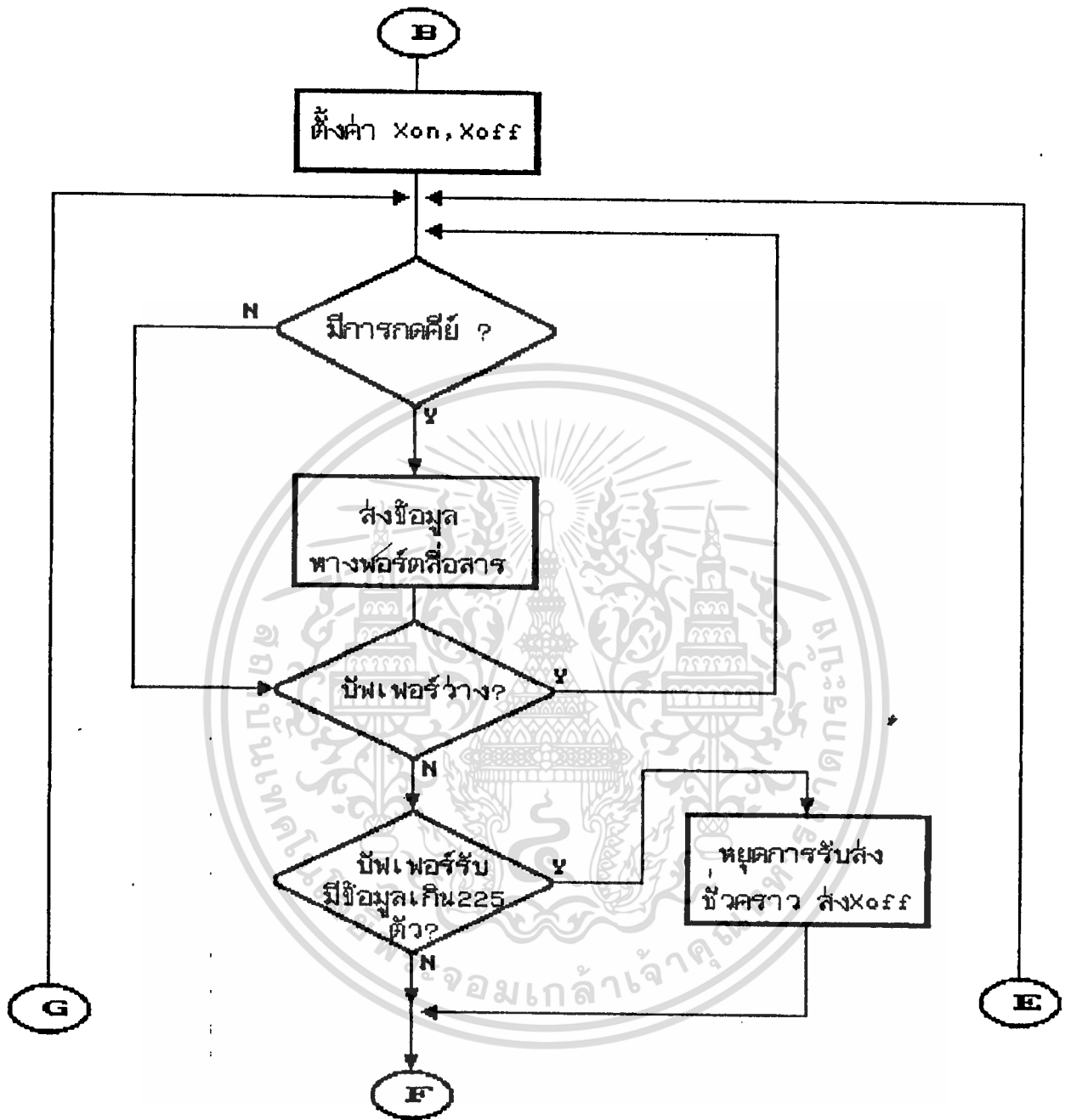
วิธีการส่งข้อมูล เราจะต้องให้คอมพิวเตอร์เครื่องหนึ่งเป็นตัวส่ง และอีกเครื่องหนึ่งเป็นตัวรับ โดยสามารถจะเลือกส่งหรือรับจากโปรแกรม ซึ่งจะมีการถามความต้องการของผู้ใช้แล้วคอมพิวเตอร์ที่เป็นตัวส่งก็จะรันโปรแกรมส่งข้อมูล และคอมพิวเตอร์ตัวรับก็จะรันโปรแกรมการรับข้อมูล ซึ่งในการตั้งพารามิเตอร์การสื่อสารข้อมูลของการส่งไฟล์ข้อมูลนี้ ต้องเหมือนกันทั้งด้านส่งและด้านรับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F

อ่านข้อมูลจาก
บัตรแฟลชที่ละตัว

แทนข้อมูลที่ไม่ต้องการ
ด้วย SPACE

พิมพ์ข้อมูลออกจอ

มีข้อมูลใน
บัตรแฟลช?

Y

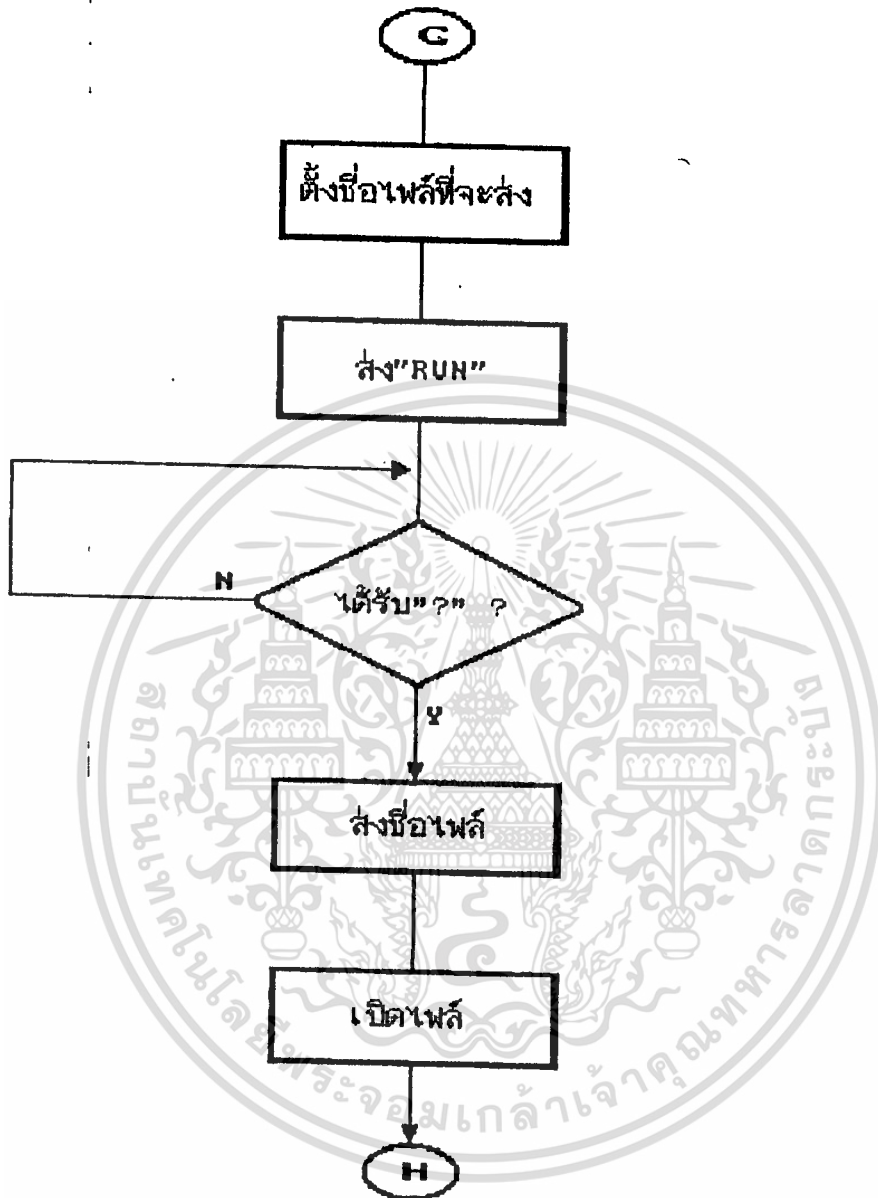
N

ให้ฝ่ายรับส่งข้อมูลได้
(ส่ง XON)

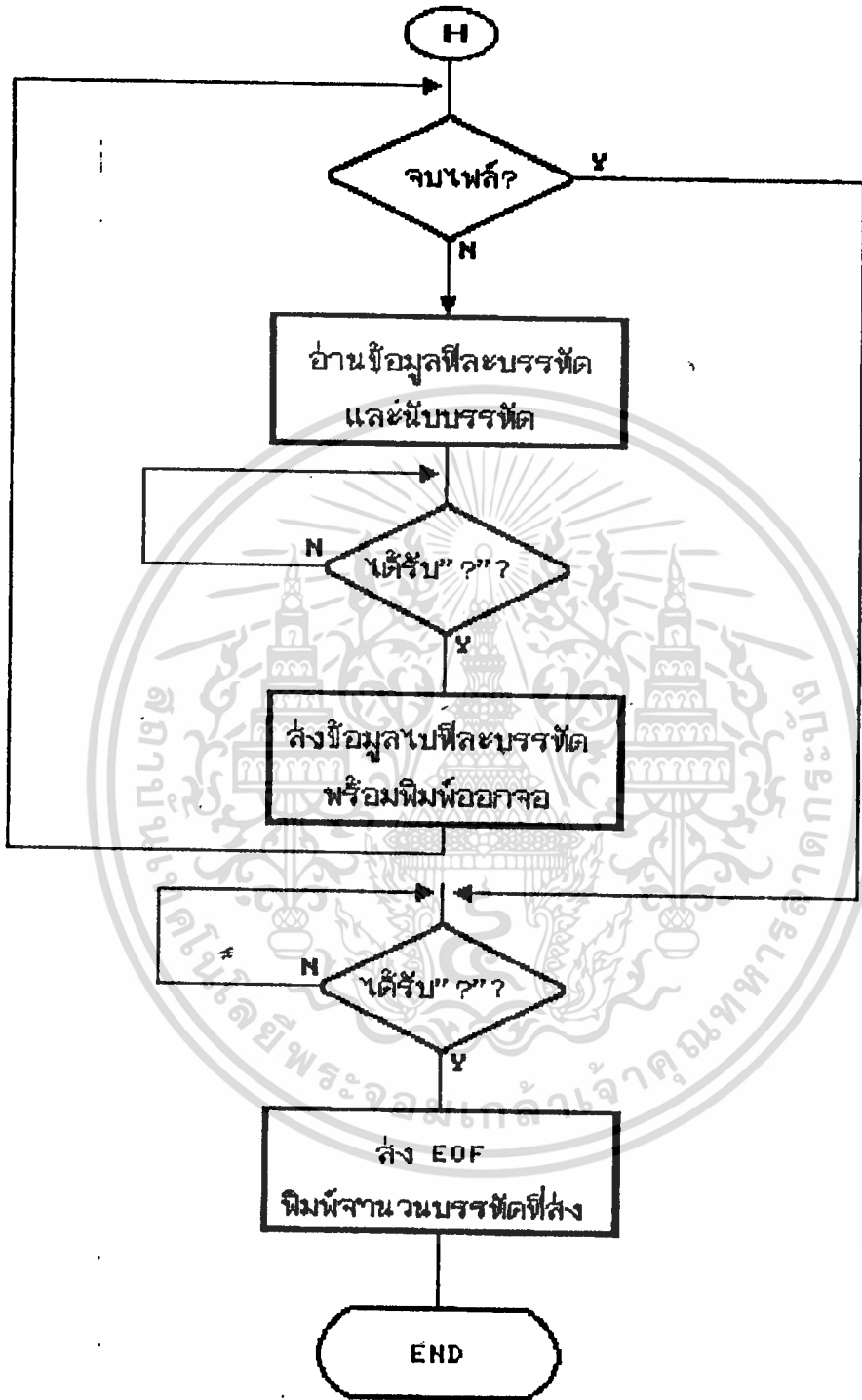
E

G

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่ลงเว็บไซต์ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองผลตอบสนองความถี่ของแบนด์พาสฟิลเตอร์

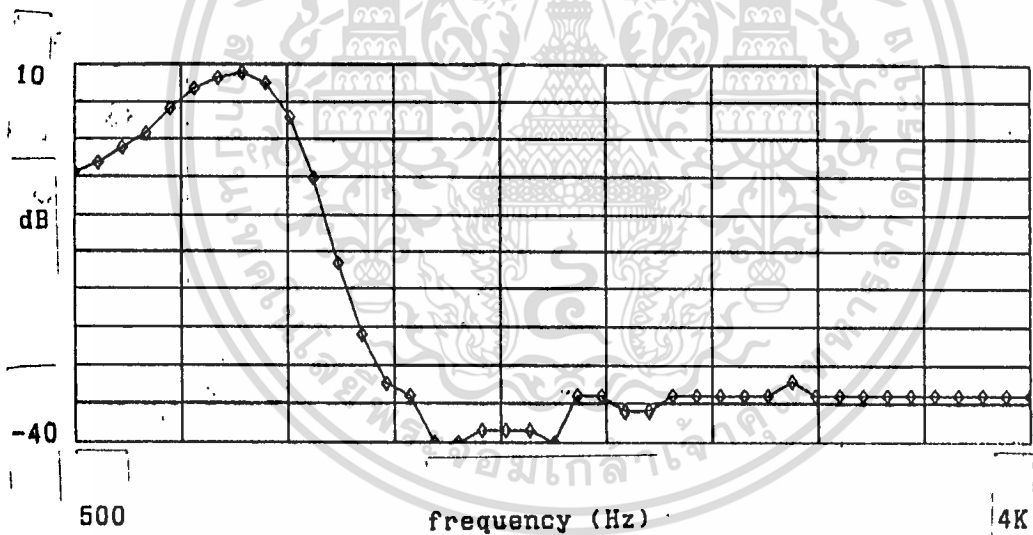
ทำการทดลองโดยการป้อนสัญญาณอินพุตเป็นสัญญาณ sine ที่มีขนาด 1 V_{rms} แล้วทำการเปลี่ยนค่าความถี่อินพุต บันทึกขนาดสัญญาณเอาต์พุต เพื่อนำมาหาค่า Gain (dB) ซึ่งในโครงงานนี้ใช้ไอซี MC 145440 สวิตซ์คาปาซิเตอร์ฟิลเตอร์ โดยการตั้งค่าให้อยู่ใน Originate mode ซึ่งจะได้ผลการทดลองดังนี้

ตาราง 4.1 แสดงผลของ Gain ของด้าน Transmitter Filter ซึ่งอยู่ใน Originate Mode

ความถี่ (Hz)	เกน (dB)	ความถี่ (Hz)	เกน (dB)
500	-4.43	2500	-40.00
600	-9.10	2600	-33.98
700	-1.10	2700	-33.98
800	0.80	2800	-33.92
900	4.14	2900	-33.92
1000	6.85	3000	-33.98
1100	8.30	3100	-33.98
1200	8.94	3200	-33.98
1300	7.80	3300	-33.98
1400	2.92	3400	-33.98
1500	-5.19	3500	-32.04
1600	-16.48	3600	-33.98
1700	-26.02	3700	-33.98
1800	-32.40	3800	-33.98
1900	-33.98	3900	-33.98

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	เกน (dB)	ความถี่ (Hz)	เกน (dB)
2000	-40.00	4000	-33.98
2100	-40.00	4100	-33.98
2200	-38.42	4200	-33.98
2300	-38.42	4300	-33.98
2400	-38.42	4400	-33.98
		4500	-33.98

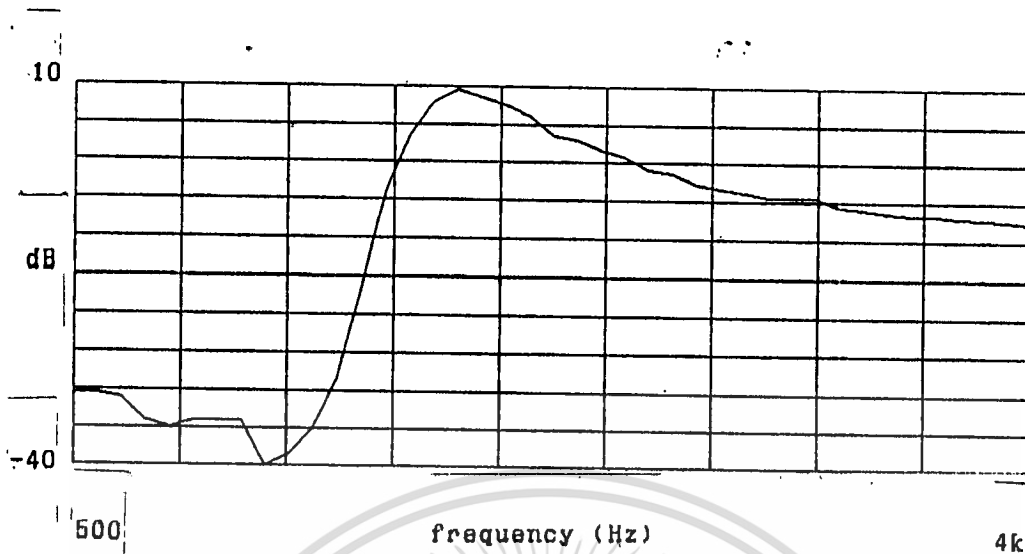


รูปที่ 4.1 กราฟแสดงผลการตอบสนองความถี่ของวงจร Transmitter Filter (dB)

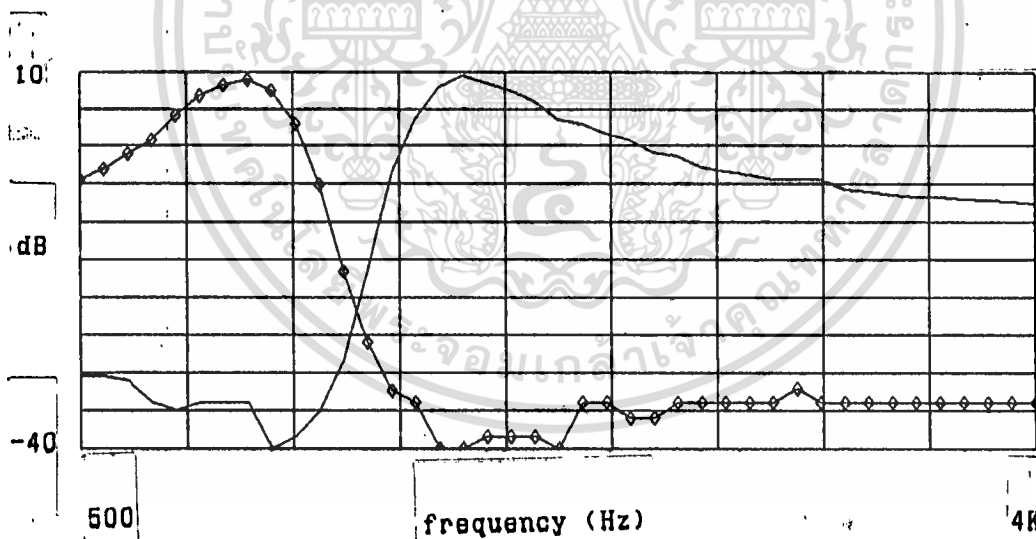
ตาราง 4.2 แสดงผลของ Gain ของด้าน Receiver Filter ซึ่งอยู่ใน Originate Mode

ความถี่ (Hz)	เกน (dB)	ความถี่ (Hz)	เกน (dB)
500	-30.46	2500	3.52
600	-30.46	2600	2.92
700	-31.06	2700	1.58
800	-33.98	2800	0.83
900	-34.89	2900	-0.92
1000	-33.98	3000	-1.41
1100	-33.98	3100	-2.86
1200	-33.98	3200	-3.36
1300	-40.00	3300	-3.88
1400	-38.42	3400	-4.44
1500	-34.89	3500	-4.44
1600	-28.40	3600	-4.44
1700	-16.48	3700	-5.70
1800	-3.88	3800	-6.02
1900	3.52	3900	-6.38
2000	7.96	4000	-6.74
2100	9.54	4100	-6.74
2200	8.63	4200	-6.94
2300	7.60	4300	-7.13
2400	6.07	4400	-7.33
		4500	-7.54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 กราฟแสดงผลการตอบสนองความถี่ของวงจร Receiver Filter (dB)



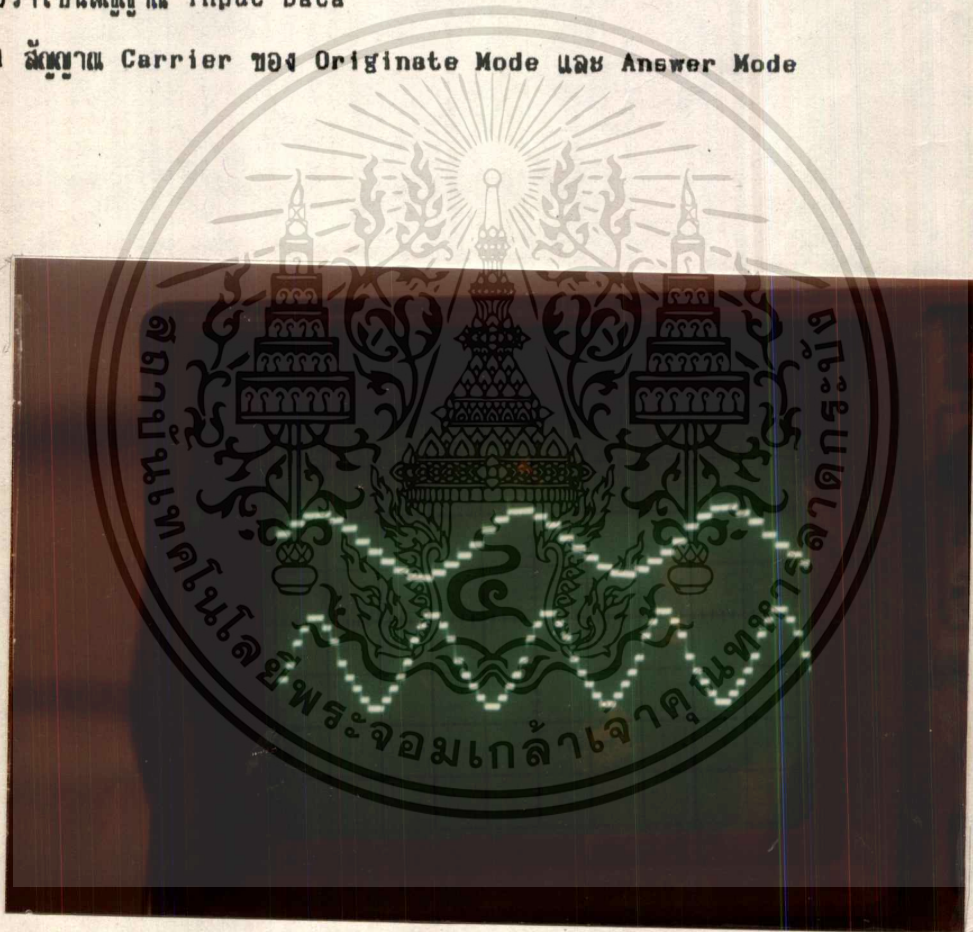
รูปที่ 4.3 กราฟแสดงผลการตอบสนองความถี่ของวงจร Transmitter filter & Receiver Filter (dB) เมื่อตั้งอยู่ใน Originate Mode

ถ้าหากว่าเราตั้งไอซี MC 145440 ไปอยู่ที่ Answer Mode ผล-
 การตอบสนองความถี่ของวงจร Transmitter Filter จะเหมือนกับ Receiver Filter
 ของ Originate Filter เช่นเดียวกับที่ Receiver Filter ของ Answer Mode จะมี
 ผลการตอบสนองความถี่เหมือนกับ Transmitter Filter ของ Originate Mode

4.2 การทดลองวัดลักษณะสัญญาณที่ภาคต่างๆ ของวงจร Modem

ทำการทดลองวัดสัญญาณที่ภาคต่างๆ ของ Modem ได้โดยทำการ simulate
 สัญญาณเป็นสัญญาณ Square Wave ที่ความถี่ 150 Hz ขนาด 20 V_{pp} เป็นสัญญาณอินพุท
 โดยถือว่าเป็นสัญญาณ Input Data

4.2.1 สัญญาณ Carrier ของ Originate Mode และ Answer Mode



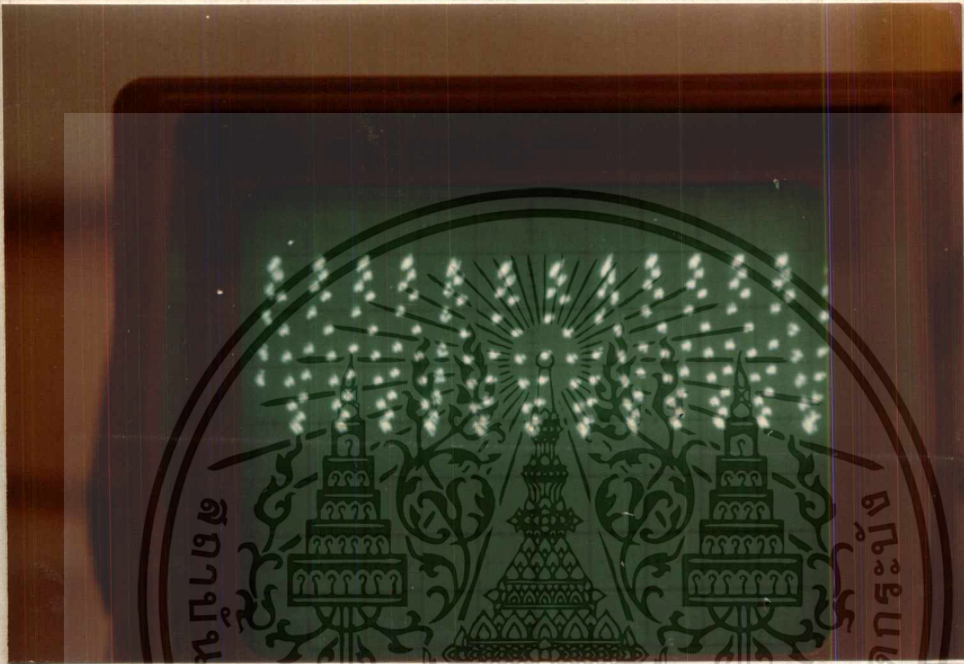
รูปที่ 4.4 ลักษณะของสัญญาณ Carrier ของ Originate & Answer Mode ที่วัดได้

จากรูป 4.4 สัญญาณ Carrier ของ Answer Mode มีขนาด 0.8 V_{pp}
 ความถี่ประมาณ 2272 Hz

สัญญาณ Carrier ของ Originate Mode มีขนาด 0.7 V_{pp}
 ความถี่ประมาณ 1315 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

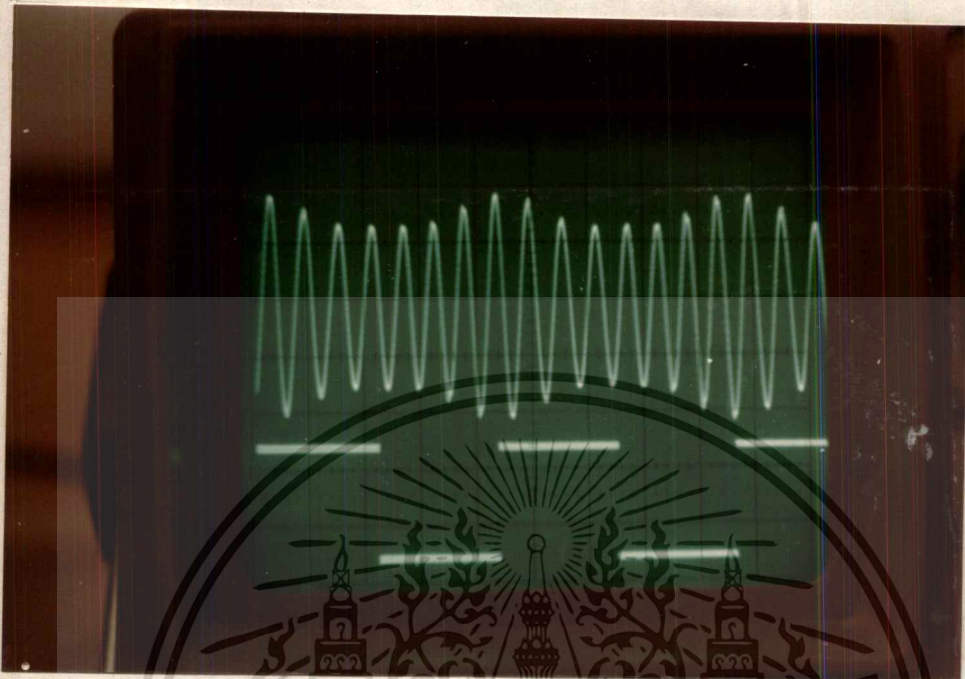
4.2.2 สัญญาณ Carrier ที่ได้ถูกทำการ Modulate



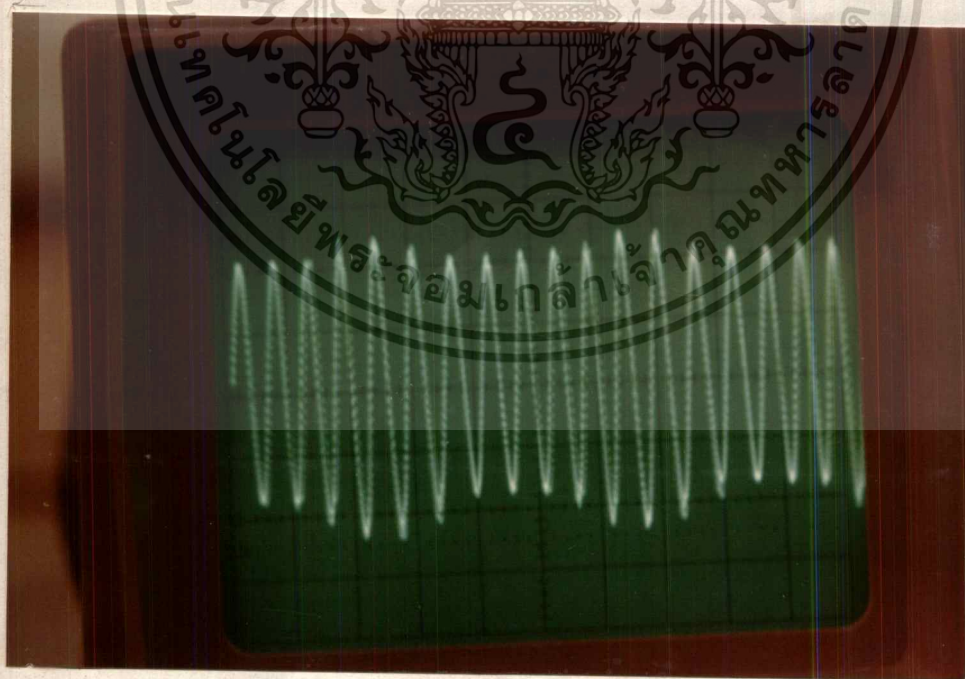
รูปที่ 4.5 แสดงสัญญาณ Carrier ที่ถูกทำการมอดคูลเลท

จากรูปสัญญาณ Carrier ได้ถูกทำการมอดคูลเลท ด้วยสัญญาณอินพุตคาล่า ซึ่งมีลักษณะเป็นสัญญาณ Square Wave โดยทำการป้อนสัญญาณอินพุตเข้าไปในโมเด็มที่เป็นด้าน Originate Mode ดังนั้นในขณะที่สัญญาณอินพุตเป็น "1" สัญญาณ Carrier จะมีความถี่ประมาณ 1270 Hz และในขณะที่สัญญาณอินพุตเป็น "0" สัญญาณ Carrier จะมีความถี่ประมาณ 1070 Hz โดยที่สัญญาณ Carrier ที่ได้ถูกทำการ Modulate แล้ว จะถูกนำไปเข้าวงจร Transmitter Filter ต่อไป

4.2.3 ลักษณะสัญญาณที่วงจร Transmitter Filter



รูปที่ 4.6 แสดงสัญญาณเอาต์พุตที่ออกจาก Transmitter Filter กับสัญญาณ Input Data



รูปที่ 4.7 แสดงลักษณะสัญญาณ Output ที่ออกจาก Transmitter Filter

จากรูปที่ 4.6 และ 4.7 สัญญาณที่ถูก Modulate แล้วจะส่งมาที่ส่วน- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

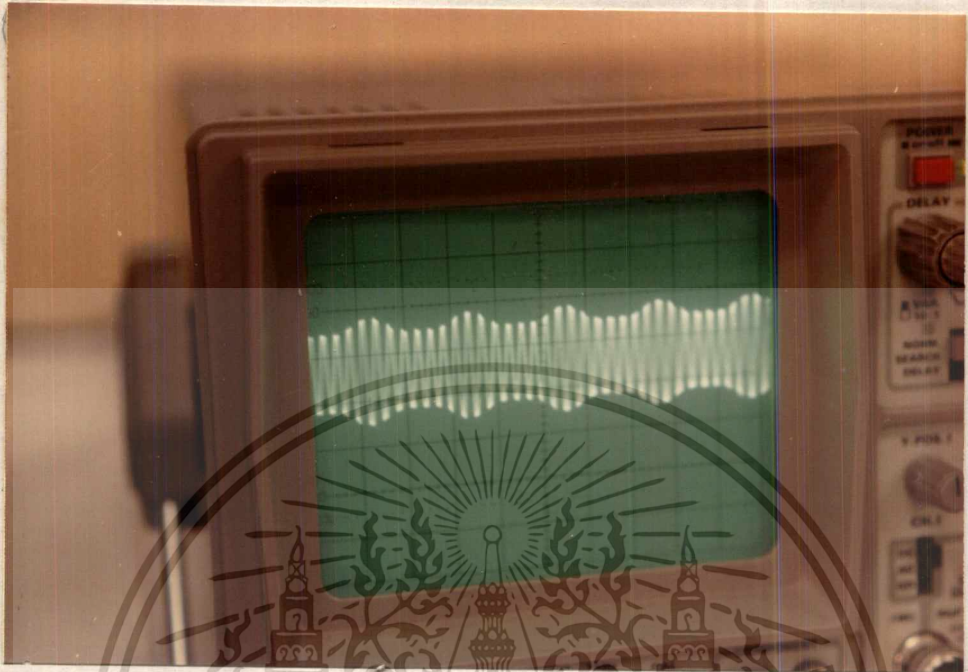
Transmitter Filter เพื่อที่จะทำการกรองสัญญาณให้เข้ามาตรฐาน BELL 103 เพื่อที่จะทำการส่งต่อไปในสายโทรศัพท์ได้

4.2.4 สัญญาณที่ออกจากเอาต์พุตของ Receiver Filter ของ Modem ด้านรับ

จากรูปที่ 4.8 และ 4.9 จะแสดงลักษณะของสัญญาณที่ได้ทำการกรองความถี่ออกโดยวงจร Receiver Filter ของ Modem ด้านรับ ซึ่งจะตั้งอยู่ใน Answer Mode ซึ่งมีแบนด์พาสเหมือนกับวงจร Transmitter Filter ของ Modem ด้านส่ง ซึ่งจะตั้งอยู่ใน Originate Mode ดังนั้น สัญญาณเอาต์พุตที่ออกจาก Receiver Filter ของ Modem ด้านรับ (Answer Mode) โดยการรับสัญญาณอินพุตที่เข้าวงจร Receiver Filter มาจากสายโทรศัพท์ จะคล้ายกับสัญญาณเอาต์พุตที่ออกจาก Transmitter Filter ของ Modem ด้านส่ง (Originate Mode)



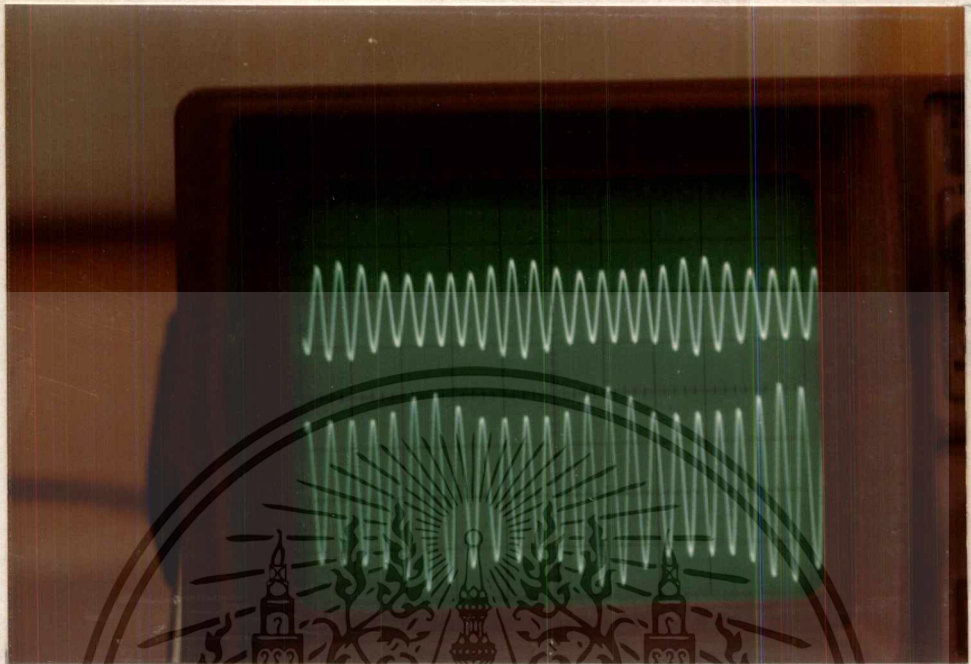
รูปที่ 4.8 แสดงสัญญาณที่ออกจาก Receiver Filter เปรียบเทียบกับสัญญาณ Input Data



รูปที่ 4.9 แสดงลักษณะสัญญาณที่ออกจากเอาต์พุตของ Receiver Filter ของ Modem ด้านรับ (Answer Mode)

4.2.5 สัญญาณที่ผ่านออกจาก Amplifier

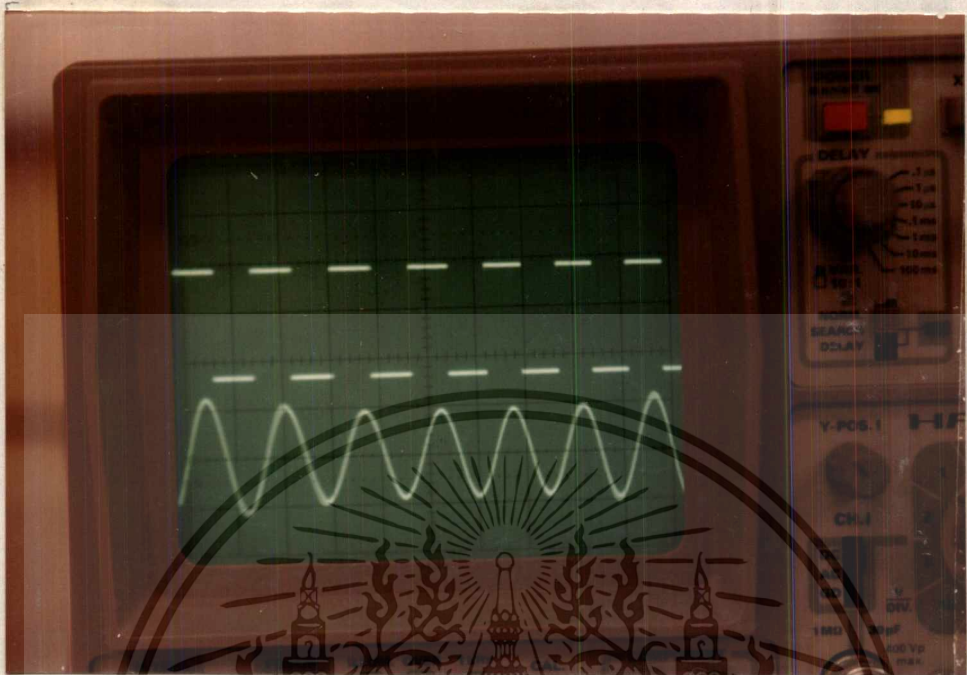
จากรูปที่ 4.10 จะแสดงลักษณะสัญญาณที่ออกจาก Amplifier โดยเอาต์พุตที่ออกมาจะทำการขยายขนาดสัญญาณขึ้นเป็น 2 เท่า โดยเป็น Gain 6 db โดยการที่มีการขยายสัญญาณนี้เพื่อเป็นการเพิ่ม Sensitivity ของด้านรับ และเอาต์พุตที่ออกจากวงจร Amplifier แล้วจะถูกส่งไปเป็นอินพุต ของวงจร Limiter



รูปที่ 4.10 แสดงลักษณะสัญญาณอินพุต และ สัญญาณเอาต์พุต ของวงจร Amplifier

4.2.6 สัญญาณของภาค Limiter

สัญญาณที่เข้ามาที่วงจร Limiter จะมีลักษณะเป็น Sine Wave และวงจร Limiter จะทำการ แปลงสัญญาณ ที่เป็น Sine Wave นั้นให้เป็นสัญญาณ Square Wave ที่มีความถี่เท่ากับสัญญาณ Sine Wave ที่เป็นอินพุตเข้ามา เพื่อจะได้นำไปตีโมดูลเลขได้ โดยลักษณะสัญญาณอินพุต และเอาต์พุตของวงจร Limiter จะแสดงได้ดังรูป 4.11

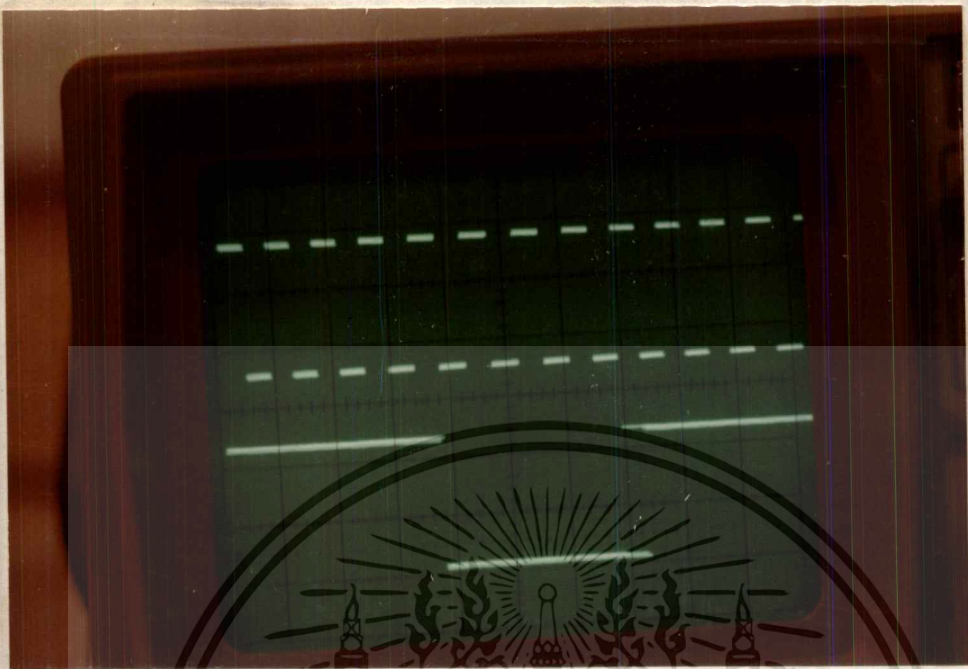


รูปที่ 4.11 แสดงลักษณะสัญญาณอินพุทและเอาต์พุทของวงจร Limiter

4.2.7 สัญญาณของส่วนดีโมดคูลเพื่อแปลงเป็นสัญญาณ Output Data

โดยสัญญาณที่ออกจากเอาต์พุทของวงจร Limiter จะมาเข้าส่วนดีโมดคูลเลขของไอซี MC 14412 เพื่อแปลงเป็นสัญญาณ Output Data ซึ่งลักษณะของสัญญาณอินพุทที่เข้าส่วนดีโมดคูลเลขกับสัญญาณที่ผ่านการดีโมดคูลแล้วเป็นสัญญาณ Output Data แสดงได้ดังรูป

4.12 และสัญญาณ Input Data ของ Modem ด้านส่ง กับสัญญาณ Output Data ของ Modem ด้านรับ โดยตามมาตรฐานสัญญาณที่ Output จะมี duty cycle $50\% \pm 2\%$ ซึ่งแสดงลักษณะได้ดังรูป 4.13



รูปที่ 4.12 แสดงลักษณะสัญญาณอินพุตและเอาต์พุตของสัญญาณที่เข้ามาที่ภาคดีโมคดูเลท



รูปที่ 4.13 เปรียบเทียบกันสัญญาณที่ส่งเข้าโมเด็มด้านส่ง กับสัญญาณที่รับมาจากโมเด็มด้านรับ

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ภายใต้การสงวนลิขสิทธิ์ของสถาบันวิจัยและพัฒนาเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลการทดลองการส่งข้อมูลระหว่างคอมพิวเตอร์

ในการทดลองนี้ได้ทำการทดลองส่งข้อมูลระหว่างคอมพิวเตอร์ผ่านสายส่งสัญญาณ โดยใช้ในลักษณะที่เป็นการต่อตรง

4.3.1 การส่งข้อมูลไปที่ละตัวอักษร

ใน Modem ที่อยู่ใน Originate Mode ได้ทำการส่งตัวอักษรดังนี้

ส่งตัวอักษร "A" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "W" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "B" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "X" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "C" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "Y" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "D" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "Z" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "E" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "1" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "F" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "2" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "G" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "3" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "H" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "4" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "I" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "5" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "J" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "6" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "K" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "7" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "L" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "8" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "M" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "9" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "N" ไปจำนวน 5 ตัวอักษร	ส่งตัวอักษร "0" ไปจำนวน 5 ตัวอักษร
ส่งตัวอักษร "O" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "P" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "Q" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "R" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "S" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "T" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "U" ไปจำนวน 5 ตัวอักษร	
ส่งตัวอักษร "V" ไปจำนวน 5 ตัวอักษร	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Modem ที่อยู่ในด้าน Answer Mode จะสามารถรับตัวอักษรได้ดังต่อไปนี้

รับตัวอักษร "A" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "2" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "B" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "3" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "C" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "4" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "D" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "5" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "E" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "6" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "F" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "7" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "G" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "8" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "H" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "9" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "I" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "0" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "J" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "K" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "L" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "M" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "N" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "O" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "P" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "Q" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "R" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "S" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "T" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "U" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "V" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "W" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "X" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "Y" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "Z" ได้จำนวน 5 ตัวอักษร

รับตัวอักษร "1" ได้จำนวน 5 ตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนที่ Answer Mode ส่งข้อมูลไปให้ทางด้าน Originate Mode ซึ่งก็ใช้วิธีการทดลองเช่นเดียวกับวิธีแรก และผลที่ออกมาที่เหมือนกัน จะเห็นว่าการส่งข้อมูลที่ละตัวอักษรนั้นไม่มีความผิดให้เห็นได้ในการทดลอง แต่อาจจะมีการผิดพลาดขึ้นได้เหมือนกัน

4.3.2 ทำการส่งข้อมูลเป็นไฟล์

ไฟล์ข้อมูลต้นส่ง

abcdefghijklmnopqrstuvwxyz abcdefghijklmnopqrstuvwxyz

ABCDEFGHIJKLMNOPQRSTUVWXYZ

ABCDEFGHIJKLMNOPQRSTUVWXYZ

"hello" "HELLO" "hello"

GOOD MORNING! GOOD AFTERNOON! GOOD EVENING! GOOD NIGHT!

SEE YOU AGAIN, GOOD BYE

GOOD LUCK !

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟล์ข้อมูลด้านรับ

abcdefghijklmnopqrstuvwxyz abcdefghijklmnopqrstuvwxyz

ABCDEFGHIJKLMNOPQRSTUVWXYZ

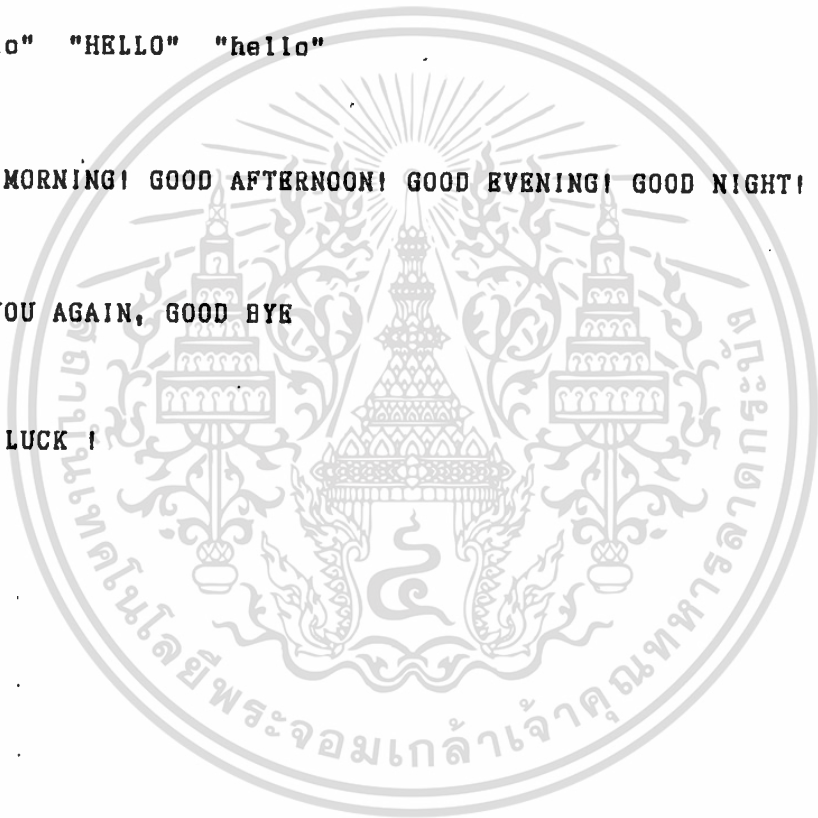
ABCDEFGHIJKLMNOPQRSTUVWXYZ

"hello" "HELLO" "hello"

GOOD MORNING! GOOD AFTERNOON! GOOD EVENING! GOOD NIGHT!

SEE YOU AGAIN, GOOD BYE

GOOD LUCK !



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองและวิจารณ์

โครงการนี้เป็นการศึกษาระบบการส่งรับข้อมูลระหว่างคอมพิวเตอร์ ผ่านสายส่งสัญญาณเส้นเดียวด้วยวิธี FSK (Frequency Shift Keying) โดยใช้ไอซีเบอร์ MC 14412 จากการทดลองใช้มาตรฐาน BELL 103 ซึ่งสามารถรับส่งข้อมูลได้ทั้งแบบอักษรจากคีย์บอร์ดซึ่งเป็นการส่งแบบ Full Duplex ได้ และสามารถรับส่งข้อมูลที่เป็นไฟล์ได้โดยเป็นแบบ Half Duplex

ซึ่งจะขอสรุปผลการทดลองและการวิจารณ์โดยแยกเป็นส่วน Hardware และ Software

5.1 ส่วนวงจรโมเด็ม

ในโครงการนี้ใช้ชิปไอซีเบอร์ MC14412 VP ซึ่งจะต้องมีส่วนของวงจร Driver เข้ามาช่วยเพื่อแปลงสัญญาณให้ใช้กับ RS-232C ได้ แต่ถ้าใช้ไอซีเบอร์ MC 14412 FP ซึ่งจะต้องมีการป้อนไฟเลี้ยงเป็น +12 Volt ดังนั้นทำให้ไม่ต้องมีส่วนแปลงสัญญาณ แต่ในตลาดอุปกรณ์เมืองไทยไม่มี โมเด็มที่สร้างขึ้นมานั้นสามารถรับส่งข้อมูลได้ด้วย อัตรา Baud เท่ากับ 300 bps ดังนั้นในการที่จะปรับปรุงให้มีความเร็วในการรับส่งสูงขึ้นดังนั้นควรจะใช้ไอซีที่มีอัตราเร็วกว่านี้ หรือจะเป็นไอซีที่มีการเข้ารหัสแบบอื่นๆ เช่น Phase Shift Keying ซึ่งได้แนะนำไว้บางตัวแล้วอยู่ในภาคผนวก นอกจากนี้ในโมเด็มที่สร้างขึ้นมานี้ยังไม่มีส่วน Auto Answer ซึ่งในการทำการติดต่อต้องใช้วิธีการ Manual ดังนั้นในการปรับปรุงควรมีส่วน Auto answer ด้วย นอกจากนี้เพื่อความสะดวกอาจจะทำการส่วนของวงจรหมนหมายเลขโทรศัพท์ ซึ่งจะใช้ในการที่จะเป็นฝ่ายเริ่มติดต่อโดยการทำการเปิด Dial Tone (DTMF) หรือ Dial pulse เพื่อติดต่อกับ ขุมสาย เพื่อให้ทำการต่อสายให้และให้มีการรับรู้สัญญาณ Answer Tone เพื่อที่จะได้ทำการปรับเข้าไปสู่สภาวะของการติดต่อส่งข้อมูลได้ โดยไอซีที่ใช้สร้างสัญญาณกำเนิด DialTone (DTMF) หรือ DIAL Pulse จะเป็นเบอร์ UM91210C นอกจากนี้ในส่วนของหม้อแปลงที่ใช้แมชชีงกับสัญญาณกับสายโทรศัพท์ จะต้องสั่งพันโดยมี Ratio 600 โอห์ม : 600 โอห์ม

ทางด้านของวงจรที่ทำโมเด็มเราได้ทำการแยกออกเป็นภาคๆ เพื่อให้ง่ายต่อการแก้ไขวงจร และสามารถตรวจสอบได้ว่าแต่ละส่วนจะมีผลเป็นอย่างไร ซึ่งจากการทดลองพบว่าผลในแต่ละส่วนออกมาถูกต้องดังแสดงไว้ที่บทผลการทดลองแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการที่จะพัฒนาขั้นสูงของโมเด็มขณะนี้ส่วนใหญ่อยู่บนพื้นฐานของ Digital Signal Processor ดังนั้นถ้าต้องการจะพัฒนาโมเด็มให้มีประสิทธิภาพสูงมากยิ่งขึ้นก็ควรจะมีความรู้ทางด้าน DSP

5.2 ส่วนโปรแกรมที่ใช้ในการสื่อสารข้อมูล

ในการเขียนโปรแกรมที่ใช้ในโครงงานนี้สามารถที่จะใช้ในการรับส่งข้อมูลได้ทั้งแบบ ไฟล์และแบบ ทีลษตัวอักษร แต่ถ้าจะทำการใช้งานจริงต้องมีการปรับปรุงพัฒนาต่อไปอีกโดยเมื่อนำไปเปรียบเทียบกับโปรแกรมสำเร็จรูปที่ใช้งานอยู่ในปัจจุบัน เช่นโปรแกรม Procomm จะได้ข้อสรุปว่าโปรแกรมที่ใช้งานจริงนั้นอย่างน้อยควรจะมีส่วนที่จัดการใช้งานสำหรับการติดต่อสื่อสารข้อมูลดังต่อไปนี้

1. ความสามารถในการเปลี่ยนแปลงพารามิเตอร์

ซึ่งพารามิเตอร์ซึ่งจะใช้ในการสื่อสารข้อมูลได้แก่

- จำนวนสล็อตบิต
- สตาร์ทบิต
- จำนวนบิตข้อมูล
- พาริตีบิต
- อัตราเร็วข้อมูล
- ฯลฯ

2. ความสามารถในการเลือกโหมดคดเพิ่มเติม

โปรแกรมควรให้ผู้ใช้สามารถเลือกโหมดคดเพิ่มเติมของการติดต่อรับส่งข้อมูลได้

3. ความสามารถในการเลือกกระพวงโหมดคำสั่งและโหมดสนทนา

ในการใช้งานผู้ใช้สามารถเลือกโหมดคำสั่ง (Command Mode) ได้ เพื่อจะทำการติดต่อระหว่างผู้ใช้กับคอมพิวเตอร์ เพื่อจะทำการตั้งค่าพารามิเตอร์ใหม่หรือจะขอดูไคเรกตอรีข้อมูล ส่วนในโหมดการสนทนา (Conversation Mode) จะเป็นการใช้ในโหมดการติดต่อระหว่างคอมพิวเตอร์กับคอมพิวเตอร์สื่อสารกัน

4. ความสามารถในการจัดการความผิดพลาดที่เกิดขึ้น

โปรแกรมที่ดีจะต้องมีการเตือนผู้ใช้เมื่อมีความผิดพลาดที่เกิดขึ้น ถ้าการผิดพลาดที่เกิดขึ้นไม่มากก็สามารถที่จะข้ามไปได้ แต่ถ้าเป็นความผิดพลาดที่มากควรที่จะมีการบอกผู้ใช้ให้หลีกเลี่ยงการใช้คำสั่งนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ความสามารถในการเก็บข้อมูล

โปรแกรมสื่อสารควรมีการ Down Load ข้อมูลลงในดิสก์ได้ด้วย อาจจะเก็บลงในแผ่นดิสก์เลย หรือเก็บไว้ที่บัฟเฟอร์ก่อนแล้วค่อยเก็บลงในดิสก์

6. ความสามารถการส่งข้อมูล

คือขบวนการที่จะส่งข้อมูลที่เก็บไว้ในดิสก์เพื่อส่งออกไปที่ปลายทางของการสื่อสาร

7. ความสามารถในการส่งพิมพ์ข้อมูล

8. ความสามารถในการใช้ XON/XOFF

9. ความสามารถในการเปลี่ยนโหมด Originate กับ Answer

10. ความสามารถในการส่งข้อมูลเป็นแบบไบนารี

ในบางครั้งในการติดต่อสื่อสารข้อมูลรหัสที่ใช้ในการติดต่อไม่ได้เป็นรหัส ASCII ดังนั้นโปรแกรมการสื่อสารจึงควรมีความสามารถในการส่งรับข้อมูลที่เป็นไบนารีได้ ซึ่งจะใช้ในพวกกราฟฟิก

11. ความสามารถในการกรองอักษร

อักษรที่ใช้เป็นส่วนควบคุมในการสื่อสารข้อมูลควรมีการกรองออกก่อนส่งออกแสดงผล ถ้าเป็นอักษรแสดงผลถึงจะให้นำออกแสดงผล

12. ความสามารถในการเปลี่ยนรหัส

ถ้าในการติดต่อสื่อสารต้องติดต่อกับคอมพิวเตอร์ที่ไม่ใช้รหัสเดียวกันเช่นอีกด้านใช้รหัส EBCDIC ในขณะที่ฝ่ายเราใช้ ASCII ดังนั้นโปรแกรมควรมีการแปลงรหัสได้ด้วย

5.3 แนวทางการทำการศึกษาต่อ

จากการที่ได้ศึกษาและทำการสร้างโมเด็มขึ้นมา อุปกรณ์บางอย่างไม่สามารถหาซื้อได้ทำให้ต้องเปลี่ยนอุปกรณ์บางอย่าง ฉะนั้นผู้ที่ทำการศึกษาต่อขอให้ศึกษาข้อมูลโดยละเอียดจากหนังสือที่เกี่ยวกับทางด้าน Data Communication แม้ว่าจะไม่ค่อยจะให้ความรู้ถึงกับสามารถที่จะออกแบบได้ แต่ก็จะทำให้มีความเข้าใจได้ตื้นที่จะกำหนด แบบที่เราต้องการจะทำ, คุณสมบัติของระบบ, และอื่นๆที่มีประโยชน์ต่อการออกแบบได้ดี หลังจากนั้นจึงค่อยทำการสั่งซื้ออุปกรณ์ที่ต้องการเพื่อจะได้ไม่เกิดความผิดพลาดขึ้น

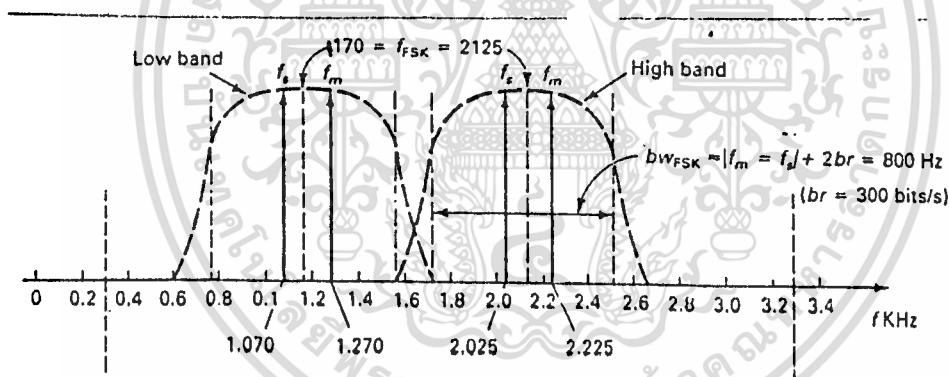
ดังนั้นจึงขอสรุปรายงานการสร้าง Modem และปัญหาต่างๆ ที่เกิดขึ้นไว้เพียงเท่านี้ โดยหวังว่ารายงานฉบับนี้จะ เป็นประโยชน์แก่ผู้ที่ทำการศึกษาโครงการนี้ต่อไป

ภาคผนวก ก.

โมเด็มมาตรฐาน BELL 103

มาตรฐานโมเด็ม BELL 103 ที่ซึ่งมีความเร็วในการรับส่งข้อมูล 300 บิตต่อวินาที ที่มีการส่งสัญญาณแบบฟลูคพลีกร์ผ่านสายโทรศัพท์ ซึ่งมีการมอดูเลทแบบความถี่ (FSK)

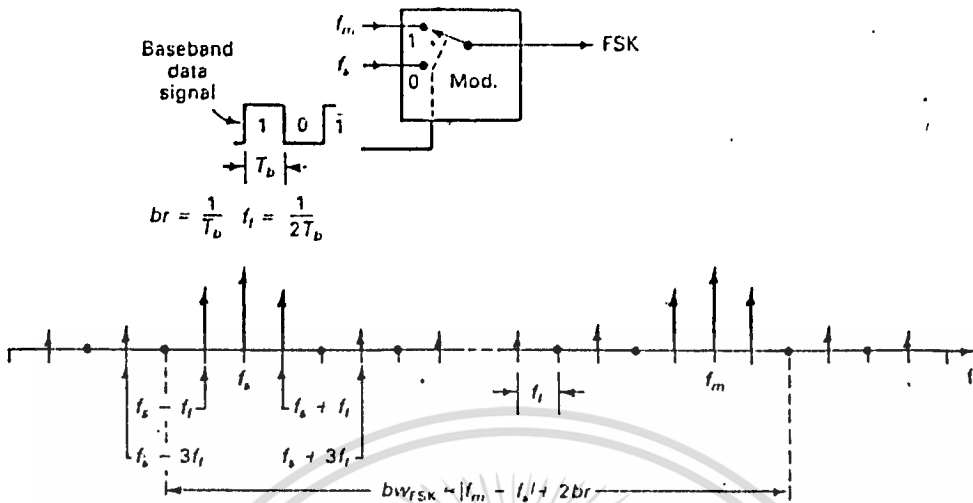
สมมติตัวรหัสแอสกี 7 บิตและ 4 บิตควบคุมต่อตัวอักษร (Character) [Start bit, Parity bit, Stop bit 2 บิต] ซึ่งมีความเร็ว 300 บิตต่อวินาที จะสามารถส่งข้อมูลได้ 27 ตัวอักษรต่อวินาที ซึ่งจะเร็วกว่าความเร็วของการพิมพ์ดีดโดยใช้คณินท์ แต่จความเร็วนี้จะช้ามาก ๆ ถ้าหากว่าเป็นการส่งข้อมูลเป็นไฟล์ขนาดใหญ่ หรือการใช้งานในโหมดกราฟิค FSK แบ่งออกเป็นแบนด์ความถี่สูงและแบนด์ความถี่ต่ำ ซึ่งแต่ละแบนด์ประกอบด้วยความถี่มาร์คและความถี่สเปส เพื่อที่จะให้มีการส่งสัญญาณพร้อมกันในสองทิศทางในสายสัญญาณเส้นเดียวกัน ซึ่งแสดงได้ด้วยสเปคตรัมดังรูปที่ ก-1



รูปที่ ก-1 สเปคตรัมของมาตรฐานโมเด็ม BELL 103

สำหรับความถี่มาร์คและความถี่สเปสของแบนด์ความถี่ต่ำ คือ 1270 Hz และ 1070 Hz ส่วนแบนด์ของความถี่สูงก็คือ 2225 Hz และ 2025 Hz ความถี่กลางคือ f_{FSK} 1170 Hz และ 2125 Hz ค่าผลต่างของความถี่มาร์คและความถี่สเปส คือ 200 Hz

แบบควิตซ์ของ FSK



รูปที่ ก-2 แบบควิตซ์ของ FSK โดยประมาณ

พิจารณาจากรูป อัตราบิตข้อมูลเท่ากับ b_r บิตต่อวินาที เวลาของบิตหนึ่งบิตเท่ากับ T_b ซึ่งจะมีความสัมพันธ์กันโดย $T_b = 1/b_r$ วินาที สัญญาณข้อมูลจะมีการเปลี่ยนสภาวะบ่อยๆ เนื่องจากมันประกอบด้วยสัญญาณลอจิก "0" และ "1" ซึ่งจะเป็นสัญญาณคลื่นสี่เหลี่ยม (Square Wave) ซึ่งมีความถี่หลัก $f_i = 1/(2T_b) = b_r/2$ Hertz ความถี่หลักของสัญญาณสูงสุดเท่ากับ 1.5 เท่าของอัตราบิต ถ้าเป็นสัญญาณข้อมูลสี่เหลี่ยมผืนผ้า จะมีส่วนประกอบของฮาร์โมนิคส์เข้าเกี่ยวข้องด้วย ซึ่งฮาร์โมนิคที่ 3 คือ $3f_i$ และฮาร์โมนิคที่ 5 คือ $5f_i$

ดังนั้นสัญญาณ FSK ที่ได้จะเขียนอยู่ในรูปของสมการคณิตศาสตร์ได้

$$V_{FSK} = v_m \sin(2\pi f_m t) + v_s \sin(2\pi f_s t)$$

เมื่อ v_m คือตัวแรกของบิตข้อมูลอาจจะเป็น "0" หรือ "1" เท่านั้น ซึ่งขึ้นอยู่กับสภาวะของสัญญาณข้อมูล (f_m | ความถี่มาร์ค f_m | ความถี่สเปส)

ค่าสเปคตรัมในแต่ละเทอมในสมการ V_{FSK} จะประกอบด้วยสัญญาณแคร้เรียร์ และแบนด์ข้างเคียง 1 คู่ ซึ่งจะมีคู่ของแบนด์ข้างเคียงสำหรับแต่ละฮาร์โมนิคในสัญญาณดิจิทัลดังแสดงในสมการในรูปที่ ก-2 สมมติ $f_m > f_s$ เพื่อจะได้ค่าแบนด์วิดแคบที่สุดเท่าที่สามารถส่งข้อมูลที่มอดคูละแบบ FSK ได้ ระยะห่างระหว่างความถี่ที่อยู่ด้านนอกสองความถี่ที่อยู่ระหว่างแบนด์ข้างเคียงฮาร์โมนิคที่ 1 กับฮาร์โมนิคที่ 3 มักจะถูกนำมาคำนวณซึ่งจะให้แบนด์วิดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$BW_{FSK} = (f_u + 2f_r) - (f_l - 2f_r)$$

$$= f_u - f_l + 4f_r \text{ Hz}$$

$$BW_{FSK} = |f_u - f_l| + 2b_r \text{ Hz}$$

สำหรับการออกแบบการติดมอดคูลเพื่อเป็นการลดต้นทุน แนวทางการเลือก FSK ความถี่กลาง (center frequency) และความแตกต่างของความถี่มาร์คและความถี่สเปส คือ

$$f_{FSK} = (f_u + f_l) / 2 > 3b_r$$

$$|f_u - f_l| > 2b_r / 3$$

การคำนวณหาค่าแบนด์วิทของ BELL 103

การหาค่าแบนด์วิทของ FSK ซึ่งมีความถี่มาร์คและความถี่สเปสดังนี้

	ความถี่ต่ำ (Originate)	ความถี่สูง (Answer)
Mark	1270	2225
Space	1070	2025

จะได้ความถี่กลาง f_{FSK} ระหว่าง f_u กับ f_l คือ

$$f_{FSK} = (1070 + 1270) / 2 = 1170 \text{ Hertz}$$

$$BW_{FSK} = |f_u - f_l| + 2b_r$$

$$= |1270 - 1070| + 2(800)$$

$$= 800 \text{ Hertz}$$

เพื่อเป็นการออกแบบให้เหมาะสมที่สุดและเป็นการลดต้นทุนให้น้อยที่สุด

พิจารณาเงื่อนไขแรก $f_{FSK} > 3b_r$ ซึ่งจากตัวอย่างจะได้

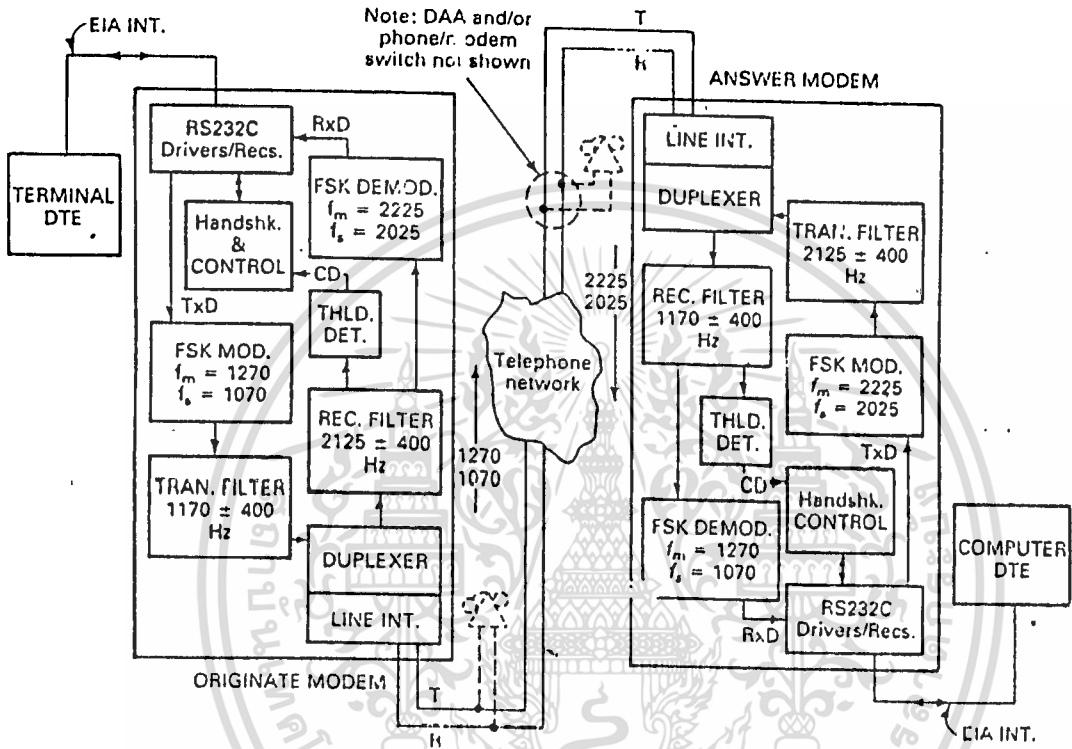
$$1170 > 900$$

และเงื่อนไขทั้งสองตั้งนั้นการออกแบบดังกล่าวจึงเป็นการออกแบบเพื่อการประหยัดค่าใช้จ่ายในวงจรการติดมอดคูล

ในรูปที่ ก-3 เป็นไดอะแกรมแสดงการทำงานของโหมดการเริ่มส่งสัญญาณและโหมดสนองการตอบรับในมาตรฐานโมเด็ม BELL 103 ซึ่งจะมีแต่ละส่วนมีหน้าที่การทำงานดังนี้

Line Interface เป็นการอินเทอร์เฟสสายเข้ากับวงจรของโมเด็มซึ่งจะต้องมีการแมชชิงอิมพีแดนซ์ ซึ่งโดยที่สายโทรศัพท์มีอิมพีแดนซ์ 600 โอห์ม ซึ่งตัวอุปกรณ์หลักที่ใช้ในการแมชชิงก็ คือ หม้อแปลงไฟฟ้าที่มีอัตราส่วน 1:1 แต่ถ้าหากว่าต่อหม้อแปลงเข้ากับวงจรโดยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญต์เห็นหน้าใบเซอร์เิชชันด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยตรงแล้วจะต้องใส่วงจรป้องกันสัญญาณออสซิลเลทด้วย



รูปที่ ก-3 Block Diagrams : originate and Answer Bell 103 Modem

Duplexer จะเป็นตัวทำหน้าที่การตัดต่อวงจรมอดคูลุส FSK วงจรคีมอดคูลุส และสายโทรศัพท์ สัญญาณที่ได้จากวงจรฟิลเตอร์ Tx คู่เพิลิกเซอร์จะต่อสัญญาณนี้ส่งไปยังสายโทรศัพท์ โดยจะไม่ผ่านเข้าไปสู่อินพุทวงจรฟิลเตอร์ Rx และในลักษณะเดียวกันสัญญาณที่รับมาได้จากสายโทรศัพท์คู่เพิลิกเซอร์จะส่งสัญญาณดังกล่าวไปให้อินพุทวงจรฟิลเตอร์ Rx และมีการขยายสัญญาณเล็กน้อย สำหรับส่วนสำคัญของคู่เพิลิกเซอร์ก็คือ ออปแอมป์ซึ่งเป็นวงจรคิฟเฟอเรนเชียลแอมพลิไฟร์ ขั้วสัญญาณที่รับได้จากสายโทรศัพท์ส่งไปยังวงจรฟิลเตอร์ Rx

Rx filter เป็นวงจรฟิลเตอร์ที่รับสัญญาณจากสายโทรศัพท์และทำการขยายสัญญาณแล้วส่งผ่านวงจรฟิลเตอร์แบบแบนด์พาส ซึ่งเอาท์พุทที่ได้จะเป็นไปตามรูปสเปคตรัมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของสัญญาณ ช่วงความถี่ที่จะผ่านวงจรนี้ได้จะต้องอยู่ในช่วงที่มากกว่าหรือน้อยกว่าความถี่กลาง-400 Hertz. วงจรกรองความถี่ Rx จะเป็นวงจรที่ใช้โอปแอมป์และวงจร RC 4-7 ตัว ซึ่ง เป็นวงจรในรูปแบบของ Chebyshev filter ซึ่งมีอัตราขยาย 20-30 dB

Demodulator วงจรนี้อาจจะสร้างโดยการลดรูปของวงจรเอฟเอ็มดีเทคเตอร์ โดยการใช้ความแตกต่างของความถี่หรือวงจรเฟสล็อกคูล เพื่อให้เกิดระดับโวลเตจเอาต์พุต เปลี่ยนแปลงไปตามสัญญาณความถี่อินพุต ซึ่งเอาต์พุตที่ได้ก็คือสัญญาณข้อมูลที่เป็นสัญญาณดิจิตอล

Threshold Detector วงจรนี้สร้างขึ้นได้จากวงจรเปรียบเทียบแรงดัน ซึ่ง เอาต์พุตที่ได้จะเป็นการเปลี่ยนแปลงตามสัญญาณเป็นสภาวะโลว์หรือไฮ (Low or High) ตามค่าของสัญญาณที่ได้รับ หากเกิดระดับสภาวะของสัญญาณมีค่าระดับต่ำมากๆ แล้วสำหรับการ มอดคูลเลขที่มีความเชื่อถือได้สูง สัญญาณ Rxd จะมีสภาวะไฮและแคร์เรียร์จะแสดงสภาวะ ผิดพลาด

Modulator สำหรับการมอดคูลเลขแบบ FSK โดยการใช้ในรูปแบบของโวลเตจ คอนโทรลลออสซิลเลเตอร์ (VCO) โดยการใช้เทคนิคของการควบคุมความถี่ของออสซิลเลเตอร์ ซึ่ง ความถี่มาร์คและความถี่สเปสที่เอาต์พุต จะต้องแปรผันสอดคล้องตามระดับของสัญญาณลอจิก ของสัญญาณอินพุตข้อมูล

Tx filter เป็นวงจรกรองสัญญาณซึ่งจำกัดแบนด์วิดธ์สำหรับช่วงการส่งสัญญาณ เพียงเท่านั้น ดังนั้นพวกฮาร์โมนิคต่างๆที่มีความถี่ไม่อยู่ในช่วงความถี่กลาง ± 400 Hertz จะถูกกำจัดทิ้งไป วงจรออกที่ฟิลเตอร์จะใช้เซ็นเซอร์ของสัญญาณที่จะส่งเพื่อควบคุมเอาต์พุต ให้มีค่าใกล้เคียงแต่ไม่เกิน -9 dBm การจำกัดแบนด์สำหรับการส่งสัญญาณซึ่งเป็นสิ่งจำเป็น- มากสำหรับมาตรฐานของ BELL 103 ที่ความถี่ของ Originate เพราะว่าที่ ฮาร์โมนิคที่ 2 ของความถี่มาร์คและสเปสจะเข้าไปในวงจร Rx จะเข้าไปรบกวนสัญญาณได้

ภาคผนวก ข.

วงจร Filter แบบต่างๆ

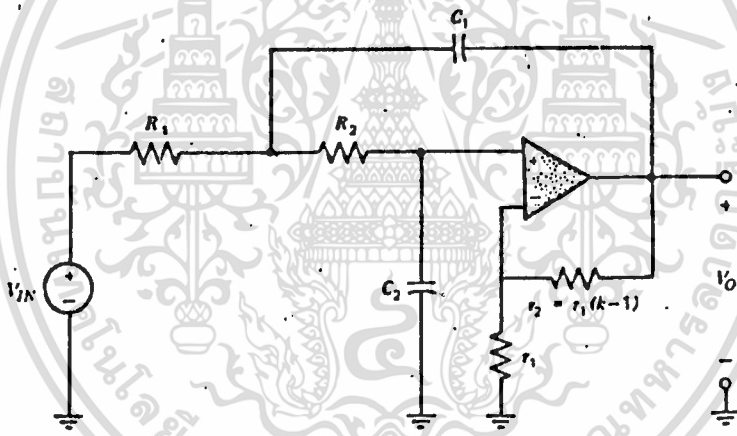
นอกจากวงจรฟิลเตอร์ที่ใช้อยู่ในโครงงานนี้แล้วยังสามารถใช้วงจรฟิลเตอร์แบบต่างๆ ได้อีกหลายแบบ ดังนั้นจึงจะแนะนำวงจรฟิลเตอร์แบบอื่นๆ ดังต่อไปนี้

วงจร Sallen and Key's ที่นำมาต่อ Cascade กัน

วงจรถาลเลนแอนคีย์ (Sallen and Key's) แบบโลว์พาส และไฮพาส ต่อกันแบบคาสเคด (Cascade) โดยมีช่วงตอบสนองทางความถี่ที่ซ้อนกัน ทำให้ได้วงจรแบนด์พาสฟิลเตอร์ที่มีผลตอบสนองทางความถี่อยู่ระหว่างช่วงที่เกิดการซ้อนกันของผลตอบสนองทางความถี่นั่นเอง

สูตรการคำนวณของวงจรถาลเลนแอนคีย์

1. วงจรถาลเลนแอนคีย์แบบโลว์พาส (Sallen and Key Low-pass Circuit)



รูปที่ ข-1 Low-pass Sallen and Key Circuit

ทรานเฟอร์ฟังก์ชันของวงจรโลว์พาสคือ

$$T_{LP}(s) = \frac{K}{s^2 + (\omega_0/Q_0)s + \omega_0^2} \quad \text{---(S-1)}$$

จากรูปที่ ข-1 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_{out}}{V_{in}} = \frac{k/R_1 R_2 C_1 C_2}{s^2 + s[1/R_1 R_2 + 1/R_2 C_1 + (1-k)/R_2 C_2] + 1/R_1 R_2 C_1 C_2} \quad \text{---(S-2)}$$

ดังนั้น $\omega_0 = [1/R_1 R_2 C_1 C_2]^{1/2} \quad \text{---(S-3)}$

$$Q_0 = \frac{\omega_0}{(bw)_0} = \frac{[1/R_1 R_2 C_1 C_2]^{1/2}}{1/R_1 R_2 + 1/R_2 C_1 + (1-k)/R_2 C_2} \quad \text{---(S-4)}$$

$$K = \frac{k/R_1 R_2 C_1 C_2}{1/R_1 R_2 + 1/R_2 C_1 + (1-k)/R_2 C_2} \quad \text{---(S-5)}$$

2. วงจรซาลเลนแอนคีย์ไฮพาส (Sallen and Key high Pass Circuit)

โดยการใ้การแปลง $RC \rightarrow CR$ เพื่อแปลงโลว์พาสฟังก์ชัน $T_{LP}(s)$ ที่มีขอบของช่วงพาสแบนด์อยู่ที่ $\omega = \omega_0$ ให้เป็นไฮพาสฟังก์ชัน $T_{HP}(s)$ ซึ่งมีขอบของพาสแบนด์อยู่ที่ $\omega = \omega_0$ เช่นเดียวกัน

จะได้ $T_{HP}(s) = T_{LP}(s) \Big|_{s = \omega_0 K \omega_0 / s} \quad \text{---(S-6)}$

จาก S-1 จะได้

$$T_{HP}(s) = \frac{s^2}{s^2 + (\omega_0/Q_0)s + \omega_0^2} \quad \text{---(S-7)}$$

และเนื่องจากวงจรทั้งสองมีค่าความถี่คัทออฟ เท่ากัน จากสมการ S-1 และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S-7 จะทำให้อัตราส่วนของทรานส์เซียนแบนด์ (Transition Band) เท่ากัน
นั่นคือ

$$\frac{W_{\text{TOP}}}{W_{\text{PASS}} \Big|_{LP}} = \frac{W_{\text{PASS}}}{W_{\text{TOP}} \Big|_{MF}} \quad \text{---(S-8)}$$

จาก S-1 เขียนใหม่ในรูป

$$T_{LP}(s) = \frac{1}{(1/W_0)^2 s^2 + (1/W_0 Q_0) s + 1} \quad \text{---(S-9)}$$

คำมิติของความถี่ (Dimension of Frequency) ของวงจร RC คือ

$$\dim(W) = [R]^{-1} [C]^{-1} \quad \text{---(S-10)}$$

$$\dim(W_0^2) = [R]^{-2} [C]^{-2} \quad \text{---(S-11)}$$

$$\dim(W_0 Q_0) = [R]^{-1} [C]^{-2} \quad \text{---(S-12)}$$

ดังนั้นสมการ S-9 เขียนใหม่ได้เป็น

$$T_{LP}(s) = \frac{1}{([R]^2 [C]^2) s^2 + ([R][C]) s + 1}$$

$$= \frac{1}{([R]^2 [C] s)^2 + [R]([C] s) + 1}$$

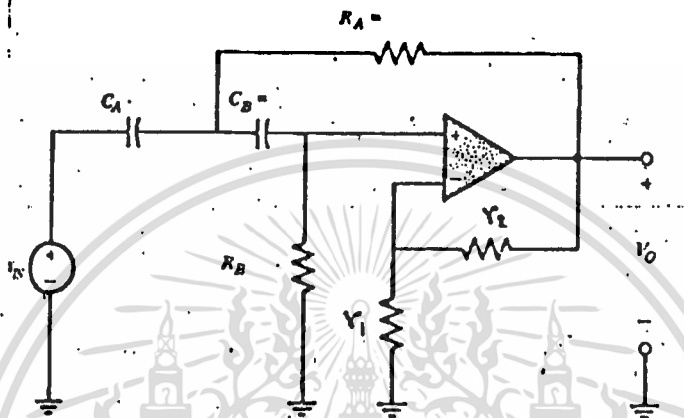
จากสมการ S-6 การแปลง LP--->HP ต้องแทน s ด้วย w_0/s จึงทำให้
สามารถแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R \quad \text{--->} \quad R_w / \beta \quad \text{---(S-14)}$$

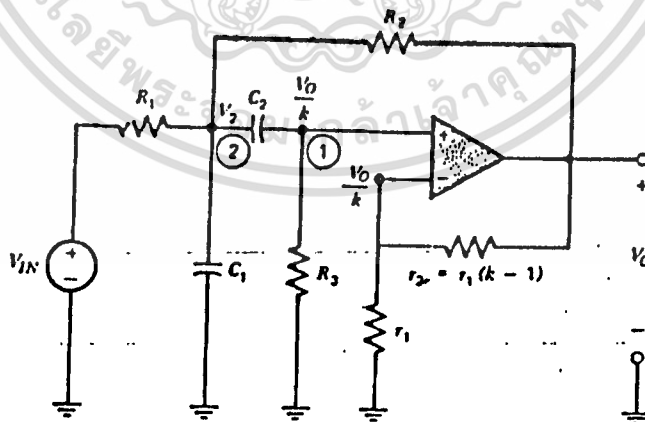
$$C \quad \text{--->} \quad C_w / \beta \quad \text{---(S-15)}$$

นั่นคือ ในวงจรโลว์พาสรูปที่ ข-1 สามารถทำให้เป็นวงจรไฮพาสได้ด้วยการแทนที่ความต้านทาน R ในวงจร ข-1 ด้วยตัวเก็บประจุค่า $1/R_w$ และแทนตัวเก็บประจุ C ด้วยตัวต้านทานค่า $1/C_w$ ซึ่งจะเป็นวงจรไฮพาสฟิลเตอร์ดังรูปที่ ข-2



รูปที่ ข-2 High-pass Sallen and Key Circuit

3. วงจรซาลเลนแอนคีย์แบนด์พาส (Sallen and Key Band-pass Circuit)



รูปที่ ข-3 Sallen and Key Band-pass Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานเฟอร์ฟังก์ชัน ของวงจรแบนด์พาสฟิลเตอร์ คือ

$$T_{sp} = \frac{s}{s^2 + (w_0/Q_0)s + w_0^2} \quad \text{---(S-16)}$$

จากรูปที่ ข-8 ได้

$$V_o/V_{in} = \frac{ks/R_1C_1}{s^2 + s(1/R_1C_1 + 1/R_2C_2 + 1/R_3C_3 + (1-k)/R_2C_1) + (R_1 + R_2)/R_1R_2R_3C_1C_2} \quad \text{---(S-17)}$$

ถ้าให้ $C_1 = C_2 = 1$, $R_1 = R_2 = R_3 = R$

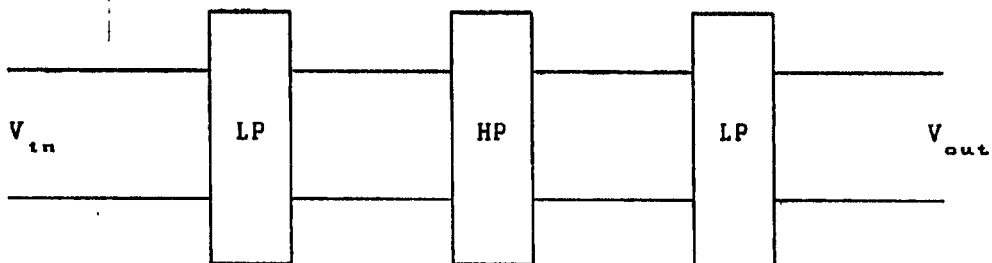
เปรียบเทียบสมการ S-15 กับสมการ S-17 ได้

$$R = R_1 = R_2 = R_3 = (2)^{1/2} / w_0 \quad \text{---(S-18)}$$

$$k = 1 + r_1/r_2 \quad \text{---(S-19)}$$

$$K = k/R_1C_1 = w_0 [2(2)^{1/2} - 1/Q_0] \quad \text{---(S-20)}$$

การนำวงจรกรองสัญญาณมาใช้สำหรับใช้งานในโครงงาน
วงจรกรองสัญญาณชุดช่วงแบนด์ต่ำ

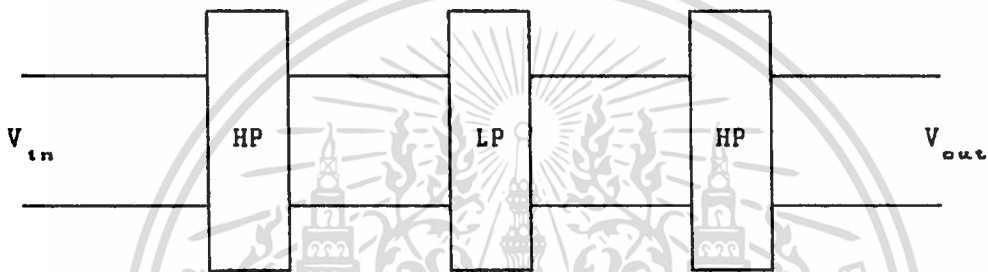


รูป ข-4 วงจรกรองสัญญาณของชุดช่วงแบนด์ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ ข-4 เป็นวงจรที่ต่อให้เป็นวงจรแบนด์พาสโดยการนำเอาวงจรโลว์พาสที่มีคัทออฟ เท่ากับไฮคัทออฟของวงจรแบนด์พาสมาต่อแบบคาสเคด (Cascade) กับวงจรไฮพาสที่มีคัทออฟเท่ากับโลว์คัทออฟของวงจรแบนด์พาส เพื่อให้ค่าควอลิตี้แฟกเตอร์ ของแต่ละตัวมีค่าสูงพอประมาณ และสามารถออกแบบโดยให้มีอิสระต่อกัน นอกจากนี้ยังเพิ่มวงจรโลว์พาสซึ่งมีคุณสมบัติเหมือนกันต่อแบบคาสเคดเข้าไปอีกชุดหนึ่ง เพื่อเพิ่มค่า Q ด้านไฮคัทออฟให้มีค่าสูงขึ้นไปอีก

วงจรกรองสัญญาณชุดช่วงแบนด์สูง



รูป ข-5 วงจรกรองสัญญาณของชุดช่วงแบนด์สูง

จากรูป ข-5 เป็นวงจรที่ต่อให้เป็นวงจรแบนด์พาส มีหลักการเหมือนชุดช่วงแบนด์ต่ำ แต่เพิ่มวงจรไฮพาสขึ้นอีกชุดเพื่อเพิ่มค่า Q ด้าน Low Cutoff ขึ้นอีก

ภาคผนวก ค.

การใช้โปรแกรมสื่อสารข้อมูล Procomm

โปรแกรมที่เรานำมาใช้งานกับการสื่อสารข้อมูลมีอยู่หลายโปรแกรมเช่น CROSSTALK, SMARTCOM II, PCTALK II แต่ในที่นี้เราจะขอแนะนำโปรแกรมที่ชื่อว่า PROCOMM มาใช้เพียงเท่านั้น

สิ่งที่เราต้องการในการใช้งานโปรแกรม PROCOMM

- เครื่องคอมพิวเตอร์ IBM PC XT/AT หน่วยความจำอย่างต่ำ 128K
- โมเด็มที่มีค่า Baud rate 300 bps ถึง 9600 bps
- ลักษณะของโมเด็มควรจะ compatible Hayes
- เครือข่ายสายโทรศัพท์เพื่อการเชื่อมต่อ

คำสั่งในการใช้งาน (Command)

เข้าสู่การทำงานของโปรแกรมด้วยการพิมพ์ A>PROCOMM แล้วกดคีย์ Enter หลังจากนั้นกดคีย์ใดๆ โปรแกรมจะเข้าสู่การทำงาน ให้กด Alt-F10 ซึ่งเป็นคำสั่ง HELP จากนั้นโปรแกรมจะเข้าสู่ Main Menu และจะแสดงคำสั่งต่างๆ เช่น คำสั่งในการโทรศัพท์อัตโนมัติ, คำสั่งในการส่งและรับ File, คำสั่งในการเซ็ค่าพารามิเตอร์ต่างๆ ซึ่งเราจะอธิบายคำสั่งที่สำคัญๆ ได้ดังนี้

Alt-P ใช้ในการตั้งอัตราความเร็วในการส่งข้อมูล 300, 1200, 2400, 9600 bps รวมทั้งการกำหนดจำนวนของ start bit, stop bit, data bit และค่าของ Parity bit

Alt-S ใช้ในการตั้งค่าพารามิเตอร์ต่างๆ สำหรับติดตั้งโมเด็มรวมทั้งเป็นการเซ็ค่าเวลาที่ใช้ในการติดต่อสื่อสาร

Alt-E ใช้สำหรับเลือกรูปแบบของการติดต่อสื่อสารเป็นแบบ full duplex หรือ Half duplex

Alt-D ใช้เกี่ยวกับการโทรศัพท์เช่น เก็บเบอร์โทรศัพท์และเลือกโทรเบอร์ที่ต้องการโดยเป็นการโทรแบบอัตโนมัติ เมื่อใช้คำสั่งนี้จะเป็นการแสดงรายชื่อ, เบอร์โทรศัพท์ที่เก็บไว้ออกมาด้วย

Alt-R เป็นคำสั่งที่ใช้งานเช่นเดียวกับ Alt-D แต่เมื่อโทรแล้วไม่มีสัญญาณจะทำการโทรอีกโดยอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Alt-O เป็นคำสั่ง Chat mode ใช้ในการสนทนาระหว่างกัน
- Alt-Q เป็นคำสั่ง Host mode ใช้ในกรณีที่เราเป็นฝ่ายรอรับการเรียก
- Alt-C ใช้สำหรับ Clear จอภาพ
- Alt-H เมื่อใช้คำสั่งนี้เป็นการเลิกติดต่อโดยตัดสัญญาณ และจะเห็นคำว่า DISCONNECT หรือว่า CONNECT เมื่อต้องการติดต่อ
- PgUp ใช้ในกรณีส่งข้อมูลเป็น file (Up Load)
- PgDn ใช้ในกรณีรับข้อมูลเป็น file (Down Load)
- Alt-X ใช้สำหรับออกจากโปรแกรมเข้าสู่ DOS



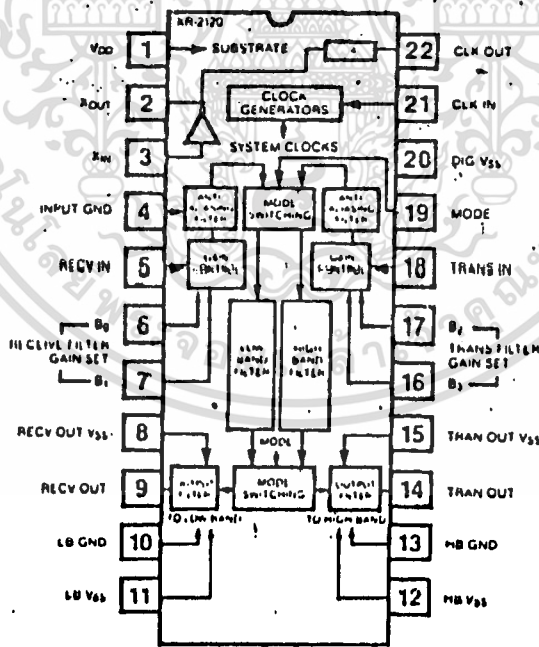
ภาคผนวก ง.

ไอซีโมเด็มแบบต่างๆ

ในการสร้างโมเด็มขึ้นมา นั้น อาจจะใช้ไอซีโมเด็มเบอร์ต่างๆ กันได้หลายแบบ
ดังนั้นในส่วนนี้จะขอแนะนำเบอร์ไอซีโมเด็มบางเบอร์ให้ได้รู้จัก

ไอซีเบอร์ XR-2121 XR-2122

ในการที่จะทำโมเด็มจากไอซีเบอร์นี้ได้จะประกอบด้วยอินทิเกรตเซอร์กิตชนิด 4 ตัว
คือ XR-2120 ทำหน้าที่เป็นฟิลเตอร์ XR-2121 ทำหน้าที่เป็นมอดคูลเลข XR-2122 ทำหน้าที่
เป็นดีมอดคูลเลข XR-2125 เป็นคาตาบัฟเฟอร์
XR-2120 PSK MODEM FILTER



รูปที่ ง-1 บล็อกไดอะแกรมของ XR-2120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะโดยทั่วไป XR-2120 ประกอบด้วยแบนด์พาสฟิลเตอร์ ถูกออกแบบสำหรับ 1200 bps ของระบบ BELL 212A XR-2120 นี้ใช้เทคโนโลยีของซิมอส และสวิทช์คาปาซิเตอร์ เพื่อจะลดอุปกรณ์ภายนอกเพื่อให้เหลือเพียงคริสตอล หรือแหล่งกำเนิดความถี่เท่านั้น ภายในประกอบด้วยแบนด์พาสฟิลเตอร์ สมบูรณ์แบบ 2 ตัว อยู่ที่ช่วงความถี่ 1200 Hz (ความถี่รับ) ตัวหนึ่งและที่ความถี่ 2400 Hz (ความถี่ส่ง) อีกตัวหนึ่ง ซึ่งเป็นความถี่มาตรฐานของ BELL อีกทั้งมีลักษณะสำคัญคือมีอัตราขยายด้านรับ (receive gain) และอัตราขยายด้านส่ง (Transmit Gain) ซึ่งสามารถตั้งได้โดยใช้ค่าดิจิทัล (Digital) และยังมี ANTI-ALIASING ด้านอินพุตและฟิลเตอร์ที่ทำให้เอาท์พุทเรียบออก เพื่อที่จะให้ลด CROSSTALK ให้น้อยที่สุดจึงมีการแยกขา V_{DD} ของด้านส่ง ด้านรับ และส่วนของดิจิทัลออกจากกัน XR-2120 มี Group Delay ที่มีความแน่นอนอยู่ในช่วง ± 100 microsecond

XR-2120 ประกอบด้วยบล็อกสัญญาณหลักๆ อยู่ 4 block คือ

1. อุปกรณ์ขยายสัญญาณตั้งอัตราขยายได้ด้วยสัญญาณดิจิทัล
2. Input Anti Aliasing switched capacitor filter
3. Output RC Active filter
4. สวิทช์คาปาซิเตอร์แบนด์พาสฟิลเตอร์ที่ความถี่ 1200 Hz และ 2400 Hz

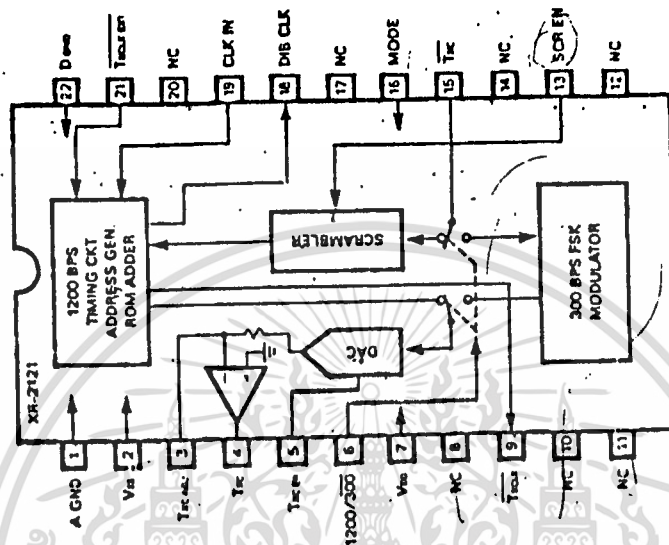
ทั้ง 4 บล็อกนี้มีไว้สำหรับขยายสัญญาณอินพุต กำจัดสัญญาณรบกวน ซึ่งเกิดจากปัญหา Aliasing ในส่วนแบนด์พาสฟิลเตอร์ ทำให้ส่วนแบนด์พาสเที่ยงตรงและมีการชดเชยเฟสด้วย XR-2121 Modulator

ลักษณะโดยทั่วไป XR-2121 เป็นตัวทำหน้าที่ Modulate โดยสมบูรณ์แบบสำหรับ ระบบ BELL 212A Modem วงจรจะรับข้อมูลเชิงไครนัลแบบอนุกรมและสร้างสัญญาณนำพาของ 300 bps FREQUENCY SHIFT KEYING (FSK) หรือ 1200 bps DIFFERENTIAL PHASE SHIFT KEYED (DPSK)

ส่วนตัวแปลงสัญญาณดิจิทัลเป็นอนาลอกจะให้สัญญาณรูปคลื่นที่ถูกประกอบขึ้นเป็น OUTPUT ซึ่งจะให้สัญญาณรูปคลื่นนี้กับสัญญาณพาหะส่งซึ่งเป็นการป้อนกลับจากตัวด้านทานเข้า วงจรขยายแบบ INVERTING (INVERTING AMPLIFIER) เพื่อทำให้เกิดการปรับขนาดของคลื่นพาหะ

XR-2121 ภายในนั้นประกอบด้วย 17 BIT SCRAMBLER ตัว SCRAMBLER นี้จะใช้ช่วงการทำงานแบบ DPSK ซึ่งมี DISABLE สัญญาณเข้าเพื่อการส่งคลื่นพาหะแบบ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NON-SCRAMBLER



รูปที่ ง-2 Block Diagram XR-2121

สัญญาณนาฬิกาส่ง 1200 Hz จะใช้ช่วง 1200 bps แม้ว่า XR-2121 จะรับ สัญญาณนาฬิกาส่งจากภายนอกแล้วก็ตาม แต่สำหรับการทดสอบหรือเพื่อจุดประสงค์อื่น สัญญาณ นาฬิกาส่งจะให้ความถี่ 600 Hz XR-2121 ถูกสร้างโดยใช้เทคนิคซิลิคอนชิมอสและสัญญาณ นาฬิกาหลักคือ 1.8432 MHz XR-2121 จะมี 22 ขาใช้งานในช่วงแหล่งจ่ายไฟ 5 โวลท์และ -5 โวลท์

XR-2121 ถูกออกแบบมาที่จะให้มีการทำงานที่สำคัญต่าง ๆ กันแล้วแต่มาตรฐาน สำหรับตัว Modulate ของระบบ BELL 212A และมันได้ถูกออกแบบมาเพื่อใช้กับ XR-2120 filter ,XR-2122 DEMODULATOR โดยเฉพาะเพื่อประกอบเป็น Modem ตามชนิด BELL 212A

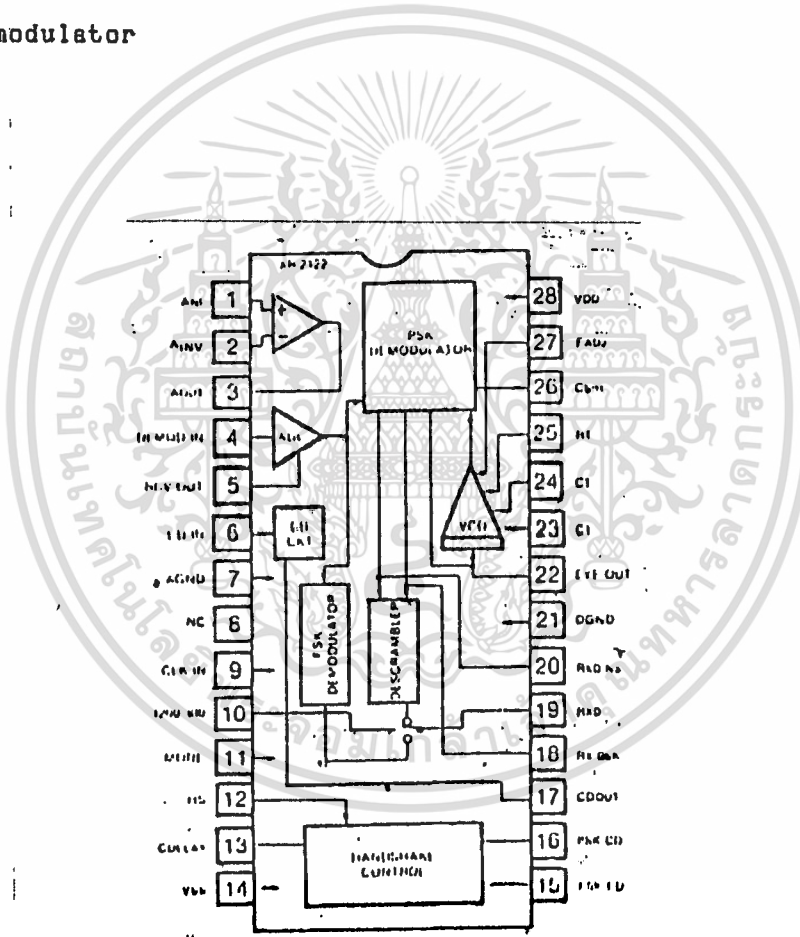
XR-2121 มีการทำงานพื้นฐาน 2 อย่างคือ 1200 bps DIFFERENTIAL PHASE SHIFTED KEY(DPSK) และแบบ 300 bps FREQUENCY SHIFT KEYED (FSK) MODULATOR สำหรับแบบ 1200 bps DPSK นั้น XR-2121 จะให้คลื่นพาหะ 1200 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ 2400 Hz ขึ้นอยู่กับโหมดที่เลือกกว่าเป็น Originate หรือ Answer โดยความถี่คลื่นพาหะ (จะถูกกำหนดด้วย PHASE SHIFT) ล็อกที่พาข้อมูลที่จะถูกส่งไปตามสายโทรศัพท์ ค่าการเลื่อนเฟส (Phase shift) จะสอดคล้องกับข้อมูลที่รับเข้ามาเป็นกลุ่มซึ่งเข้ามาเป็นกลุ่มซึ่งเข้ามาเป็นคูป (แบบ dibits และจะมีค่าเป็น 1 ใน 4 ค่าของค่า 0, 90, -90, 180)

ระหว่างการทำงานช่วง 800 bps FSK XR-2121 จะให้ความถี่ใดความถี่หนึ่งใน 2 คู่ความถี่ที่แทน T_{XD} คู่เหล่านี้คือ 1070 Hz / 1270 Hz หรือ 2025 Hz / 2225 Hz ซึ่งจะขึ้นอยู่กับ mode ที่เลือก

XR-2122 Demodulator



รูปที่ ง-3 Block Diagram ของ XR-2122

ลักษณะโดยทั่วไป XR-2122 ได้ถูกออกแบบมาทำงานในระบบ Bell 212A เพื่อทำหน้าที่ Demodulate XR-2122 นี้จะทำการ demod ทั้งแบบ 1200 bps DPSK และ 300 bps ใช้เทคนิค Phase Locked Loop สำหรับการทำงาน 1200 bps เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Descrambled 17 bit ภายใน IC จะให้สัญญาณออกเป็น Descrambled กับ Non-Descrambled

วงจร Handshake จะเป็นตัวเลือกความเร็วเองสัญญาณ Carrier Detect เอาท์พุทจะถูกป้อนสำหรับข้อมูลแบบ FSK , ข้อมูลแบบ PSK และ Conventional Energy Detection

XR-2122 ถูกสร้างขึ้นโดยใช้เทคโนโลยีของซิลิคอนเกตซีมอสแลงถูกออกแบบให้ทำงานกับ 1.8432 MHz Clock Input อยู่ในไอซี 28 ขา และใช้กับไฟป้อน +5, -5, Volt ลักษณะของระบบ XR-2122 มีระบบการทำงาน 2 ระบบ : DEMODULATION สำหรับทั้ง 1200 bps DPSK หรือ 300 bps FSK ENCODED CARRIER ที่เข้ามาสำหรับทั้ง 2 ความเร็ว คลื่นพาหะที่เข้ามาจะผ่านช่วงขยาย (gain stage : uncommitted op-amp) และวงจรควบคุมอัตราขยายอัตโนมัติ (AGC) เพื่อปรับสัญญาณสำหรับ 1200 bps จะใช้เทคนิค coherent demodulation ในการแปลงสัญญาณ

สำหรับ 300 bps เพื่อให้ไบอัสค่าและ Jitter Distortion โดยไม่ต้องปรับนั้นจะใช้วิธี Demodulation โดยใช้ดิฟเฟอเรนเชียลเฟส-ล็อก-ลูป

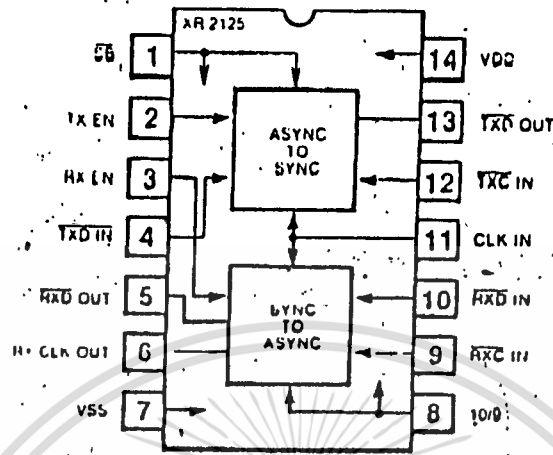
XR-2125 DATA BUFFER

ลักษณะทั่วไปของ XR-2125 เป็นไอซีที่ออกแบบมาเพื่อใช้เป็นคาตาบัฟเฟอร์ให้กับระบบ BELL 212A เป็นทั้งตัวเปลี่ยนข้อมูลจาก Asynchronous เป็น Synchronous และจาก Synchronous เป็น Asynchronous

ภาคคาตาบัฟเฟอร์ตัวรับจะรับสัญญาณเข้ามาแบบ Synchronous จากตัว Demodulate ที่ 1200 bps และเปลี่ยนรูปแบบข้อมูล 1210 bps Asynchronous ภาคคาตาบัฟเฟอร์ด้านส่งจะรับสัญญาณ เข้าแบบ Asynchronous เปลี่ยนเป็นแบบ Synchronous ด้วยข้อมูลที่มอดูเลต 1200 bps (คลาดเคลื่อนได้ 1% - 2.5%) และมันจะถูก Synchronize ถึง 1200 bps ซึ่งปกติจะถูกส่งไปตัว modulate

XR-2125 ถูกสร้างขึ้นโดยใช้เทคโนโลยีของ Silicon Gate CMOS การทำงานถูกออกแบบมาสำหรับความถี่นาฬิกาที่ 1.8432 MHz XR-2125 เป็นไอซี 14ขา และงานที่แหล่งจ่ายไฟ 5 Volts

ลักษณะของระบบ XR-2125 ใช้สำหรับการต่อระหว่างระบบข้อมูลแบบ Synchronous และ Asynchronous

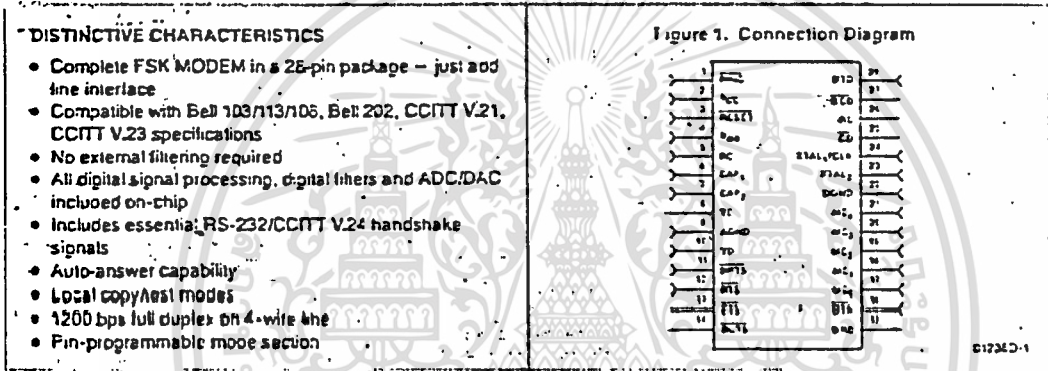


รูป ง-4 Block Diagram ของ XR-2125

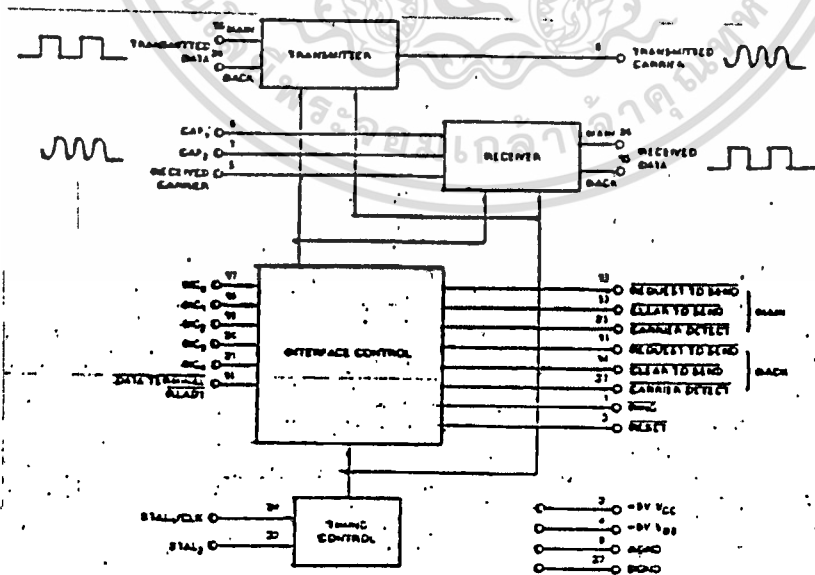
ส่วน Synchronous ประกอบด้วยขาข้อมูล 2 ขา คือ Txd และ Rxd และมีขาสัญญาณนาฬิกาของแต่ละส่วนคือ T_{xc} และ R_{xc} ส่วน Synchronous ถูกออกแบบสำหรับอัตราข้อมูล 1200 bps (คลาดเคลื่อน $\pm 0.1\%$) ส่วน Asynchronous มี start bit, stop bit เพื่ออัตราการส่งข้อมูลเป็น 1200 bps อย่างถูกต้อง

ไอซีเบอร์ Am 7910

Am 7910 เป็นชิพโมเด็มแถบความถี่เสียงโดยผสมคลื่นแบบ FSK ใช้มาตรฐานของ BELL และ CCITT สำหรับมาตรฐาน BELL ที่ใช้คือ 108, 202 ส่วน CCITT คือ V.21 กับ V.23 มีสายเลือก mode อยู่ 5 เส้นใช้ในการเลือกวิธีการส่งแบบต่างๆ ภายในชิพของ Am 7910 อาศัยเทคนิคของ DIGITAL SIGNAL PROCESSING ในการ Modulate Demodulate Filter รวมทั้ง Analog to Digital (ADC) และ Digital to Analog (DAC) ด้วย จึงทำให้ลดจำนวนอุปกรณ์ภายนอกไปได้มาก และก็ยังมีความเสถียรที่ใช้ในการเชื่อมต่อกับ RS-232-C/CCITT V.24 ด้วยในระดับ TTL ซึ่งคุณสมบัติและ block diagram แสดงได้ดังรูป ง-5 และ ง-6



รูปที่ ง-5 Am-7910 Characteristic



รูปที่ ง-6 Am 7910 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดก็ตาม หากมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Am 7910 Specifications

รายละเอียดคุณสมบัติของพิน Am 7910 จะสามารถอธิบายขาต่างๆได้ดังนี้

MC₀ - MC₄

มีขา 5 ขาสำหรับเลือก mode จากทั้งหมด 32 mode ซึ่งประกอบด้วย BELL หรือ CCITT ตามตาราง ง.1 แต่จะมีเพียง 19 mode เท่านั้นที่สามารถเลือกใช้งานได้ อธิบายได้ดังนี้

ตารางที่ ง.1

MC ₄	MC ₃	MC ₂	MC ₁	MC ₀		
0	0	0	0	0	Bell 103 Originate 300bps full duplex	
0	0	0	0	1	Bell 103 Answer 300bps full duplex	
0	0	0	1	0	Bell 202 1200bps half duplex	
0	0	0	1	1	Bell 202 with equalizer 1200bps half duplex	
0	0	1	0	0	CCITT V.21 Orig 300bps full duplex	
0	0	1	0	1	CCITT V.21 Ans 300bps full duplex	
0	0	1	1	0	CCITT V.23 Mode 2 1200bps half duplex	
0	0	1	1	1	CCITT V.23 Mode 2 with equalizer 1200bps half duplex	
0	1	0	0	0	CCITT V.23 Mode 1 600bps half duplex	
0	1	0	0	1	Reserved	
0	1	0	1	0		
0	1	0	1	1		
0	1	1	0	0		
0	1	1	0	1		
0	1	1	1	0		
0	1	1	1	1		
1	0	0	0	0		Bell 103 Orig loopback
1	0	0	0	1		Bell 103 Ans loopback
1	0	0	1	0		Bell 202 Main loopback
1	0	0	1	1	Bell 202 with equalizer loopback	
1	0	1	0	0	CCITT V.21 Orig loopback	
1	0	1	0	1	CCITT V.21 Ans loopback	
1	0	1	1	0	CCITT V.23 Mode 2 main loopback	
1	0	1	1	1	CCITT V.23 Mode 2 with equalizer loopback	
1	1	0	0	0	CCITT V.23 Mode 1 main loopback	
1	1	0	0	1	CCITT V.23 Back loopback	
1	1	0	1	0	Reserved	
1	1	0	1	1		
1	1	1	0	0		
1	1	1	0	1		
1	1	1	1	0		
1	1	1	1	1		
1	1	1	1	1		

Modes 0-8 เป็น mode ใช้งานปกติ สำหรับที่ 1200 Baud นั้นสามารถเลือกได้ว่าจะให้ได้ใช้หรือไม่ใช้ร่วมกับ equalizer

Modes 16-25 ยอมให้มีการ loopback ทั้งกรณีเป็นตัวส่งและตัวรับ ผู้ใช้ต้องทำการต่อใช้เองภายนอกโดยต่อขา TC เข้ากับขา RC เมื่อต้องการทำ Analog loopback และต่อขา RD กับ TD เข้าด้วยกันถ้าต้องการทำ Digital loopback

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อไรก็ตามที่ mode นี้ถูกเลือกใช้งานจะมีการปรับแถบความถี่ของ filter ทั้งตัวรับและตัวส่งให้อยู่ในแถบความถี่เดียวกัน

modes 9-15 และ 26-31 ถูกสงวนเอาไว้ไม่มีการนำมาใช้งาน

Data Terminal Ready (DTR)

ระดับ "low" ที่ป้อนให้กับขา DTR นี้ แสดงว่า Terminal ต้องการจะส่งข้อมูลหรือรับข้อมูลผ่านโมเด็ม จะเห็นว่าต้องใช้สัญญาณระดับ "low" เพื่อใช้ในการทำงาน

Request to Send (RTS)

ระดับ "low" ที่ป้อนให้กับขา RTS นี้ เป็นการแสดงว่าให้โมเด็มเริ่มทำการถ่ายถอดข้อมูล ขา นี้จะต้องมีระดับ "low" ตลอดช่วงระยะเวลาการรับส่งข้อมูล สัญญาณนี้จะไม่มีผล(disable) ถ้า DTR เป็น "high" และถ้าสัญญาณที่ขา RTS นี้เป็น "high" แสดงว่าเป็นการหยุดการรับส่งข้อมูล

Clear to Send (CTS)

เป็นขา Output ที่มีการทำงานที่ระดับ "low" และจะทำงานหลังจากที่ RTS เป็น "low" แล้วช่วงเวลาหนึ่ง (delay) การส่งข้อมูลจะสามารถเริ่มได้ก็ต่อเมื่อขา CTS เป็น "low" เสียก่อน

Carrier Detect (CD)

เป็นขา Output จะให้สัญญาณออกมาเพื่อแสดงว่ามีข้อมูลเข้ามาทาง RC ซึ่งสัญญาณนี้จะเกิดขึ้นหรือ $t_{cd(on)}$ ในเวลาสั้นๆ ขึ้นอยู่กับการเลือกใน ขาสัญญาณนี้จะทำงานที่ระดับ "low" แต่ถ้าเป็น "high" แสดงว่ามีการหายไปของสัญญาณ RC มีระยะเวลาจนถึง $t_{cd(off)}$ สัญญาณ CD นี้จะยังคงเป็น High ตลอดเมื่อ DTR เป็น High

Transmitted Data (TD)

ข้อมูลที่ส่งผ่านขา นี้จะเป็นแบบอนุกรม (สถานะ "High" (mark) คือ Logic "1" ส่วนสถานะ "low" (space) คือ Logic "0") และข้อมูลเหล่านี้จะถูกกำหนดเป็นความถี่ที่แน่นอนส่งออกไปยังขา TC แต่จะไม่มีสัญญาณออกที่ขา TC จนกว่า DTR และ RTS จะเป็น "low"

Received Data (RD)

ข้อมูลที่ได้จากขา นี้ได้รับมาจากขา RD ที่ผ่านการ modulation แล้ว เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามสภาวะที่ไม่มีการรับส่งข้อมูลขาขึ้นจะถูก Clamp อยู่ที่ระดับ logic "1" เพื่อป้องกันการเปลี่ยนแปลงของสัญญาณซึ่งจะทำให้เกิดการเข้าใจผิดว่าเป็นข้อมูลเข้ามา การเปลี่ยนแปลงที่เกิดขึ้นจะทำให้เกิดการเข้าใจผิดได้มีดังนี้

1. เมื่อ CD เป็น "high"

2. ในขณะที่เกิด squelch delay ระหว่างการกลับไปมาของการส่งแบบ Half duplex (เฉพาะกรณี BELL 202 กับ CCITT V.23)

3. เมื่อ DTR เป็น "High"

4. เมื่อ RTS on และ BRTS Off (เฉพาะกรณี BELL 202 กับ CCITT V.23)

5. ระหว่างอยู่ในระดับขั้นตอนการทำงานแบบ Auto answer

Back Request To Send (BRTS)

BELL 202 และ V.23 ยินยอมให้การส่งข้อมูลขนาด 1200 bps แบบ half duplex และการทำงานบน 2 สายเท่านั้นโดยการส่งข้อมูลอัตราต่ำๆ นี้ "backward" channel จะถูกจัดให้ถ่ายทอดจากตัวรับ (main channel receiver) กลับไปยังตัวส่ง (main channel transmitter) ขานี้จะคล้ายกับขา RTS ซึ่งใช้กับ main channel (ส่วน BRTS ใช้กับ back channel) ในขณะที่ Am-7910 อยู่ในลักษณะของการส่ง RTS กับ BRTS จะไม่เกิดขึ้นพร้อมกัน

ขาสัญญาณนี้จะถูกใช้ในกรณี BELL 202 หรือ V.23 เท่านั้น ซึ่ง mode นี้สามารถเลือกได้จาก MC₀-MC₄

Back Clear To Send (BCTS)

สายสัญญาณนี้คล้ายกันกับ CTS ซึ่งใช้กับ main channel ส่วน สัญญาณ BCTS จะถูกใช้ในกรณี Back Channel สัญญาณนี้จะถูกใช้เมื่อเลือก mode เป็น V.23 แต่จะไม่ถูกใช้เมื่อเลือกเป็น Bell 202

Back Carrier Detect (BCD)

ขาสัญญาณนี้คล้ายกับ CD ที่ใช้ใน main Channel แต่สัญญาณ BCD จะถูกใช้ในกรณี back Channel เท่านั้น และจะถูกใช้เมื่ออยู่ใน mode ของ BELL 202 และ V.23 เท่านั้น

กรณี V.23 back Channel mode BCD จะ TURN ON เมื่อมีความถี่สถานะ mark หรือ space ปรากฏที่ RC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Back Transmitted Data (BTD)

ขานี้คล้ายกับขา TD ที่ส่งใน Main Channel แต่ BTD จะส่งใน back channel จะใช้กับ V23 กับ Bell 202 เท่านั้น

Back Receiver Data (BRD)

ขานี้คล้ายกับขา RD ที่ใช้ใน main Channel แต่ BRD ใช้ในกรณี back channel ที่เป็น V.23 เท่านั้น และจะเป็น "high" เมื่อเกิดสภาพดังต่อไปนี้

1. เมื่อ BCD เป็น High
2. เมื่อ DTR เป็น High
3. เมื่ออยู่ใน mode Bell 103 หรือ V.21
4. อยู่ในช่วงระหว่างการทำ auto answer
5. เมื่อ BRTS "on" และ RTS "off" (กรณี V.23)

Transmitted Carrier (TC)

ขานี้จะให้สัญญาณข้อมูลที่ถูกรับ modulate ให้อยู่ในรูปของสัญญาณพาหะแล้ว เพื่อส่งไปบนสายโทรศัพท์

Received Carrier (RC)

ขานี้รับสัญญาณข้อมูลที่อยู่ในรูปของสัญญาณพาหะจากสายโทรศัพท์ และจะทำการ demodulate ก่อนที่จะส่งออกไปให้กับขา RD หรือ BRD

Ring (RI)

ขานี้เป็นขา Input ใช้ในกรณีการทำ auto answer ซึ่งขานี้จะตอบสนองต่อสัญญาณ ring ที่มาจาก DAA (Data Access Arrangement) ซึ่งจะทำให้ขา RI เป็น "low" DTR ก็จะเป็น "low" ด้วย โมเด็มจะเริ่มเข้าสู่ลำดับขั้นตอนการทำงาน และจะกำเนิด Answer Tone ออกไปทางขา TC

XTAL, XTAL₂

วงจรสัญญาณนาฬิกาหลักของชิปโมเด็มตัวนี้กำหนดโดยการต่อ crystal เข้ากับขา input ทั้ง 2 ขานี้ หรือจะใช้สัญญาณนาฬิกาจากภายนอกโดยต่อเข้ากับขา XTAL₂ ก็ได้ ค่าของ Crystal หรือสัญญาณนาฬิกาภายนอกควรมีค่า 2.4567 MHz (± .01%)

V_{cc}

+5 Volt Power Supply (+/- 5%)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_{DD}

-5 Volt Power Supply (+/- 5%)

DGND

ขากราว์ของสัญญาณ digital

AGND

ขากราว์ของสัญญาณ analog

CAP₁, CAP₂

เป็นจุดต่อ capacitor/resistor ภายนอก เพื่อให้เกิดความเหมาะสมในการทำงานของวงจร analog-to-digital ภายในชิพโมเด็ม

RESET

ขานี้ใช้ในการ reset ชิปโมเด็ม Am7910 โดยตัวเองขณะทำการเปิดเครื่อง





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1488

QUAD LINE DRIVER

The MC1488 is a monolithic quad line driver designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

Features:

- Current Limited Output
 ± 10 mA typ
- Power-Off Source Impedance
 300 Ohms min
- Simple Slew Rate Control with External Capacitor
- Flexible Operating Supply Range
- Compatible with All Motorola MDTL and MTTL Logic Families

QUAD MDTL LINE DRIVER
RS-232C
SILICON MONOLITHIC
INTEGRATED CIRCUIT



L SUFFIX
 CERAMIC PACKAGE
 CASE 632-08

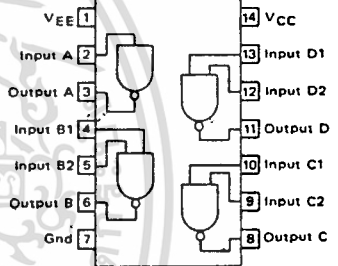


P SUFFIX
 PLASTIC PACKAGE
 CASE 646-06

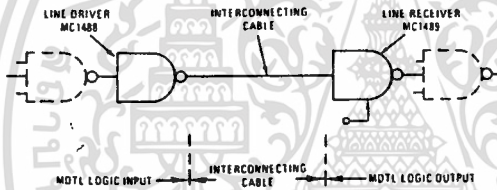
D SUFFIX
 PLASTIC PACKAGE
 CASE 751A-02 (SO-14)



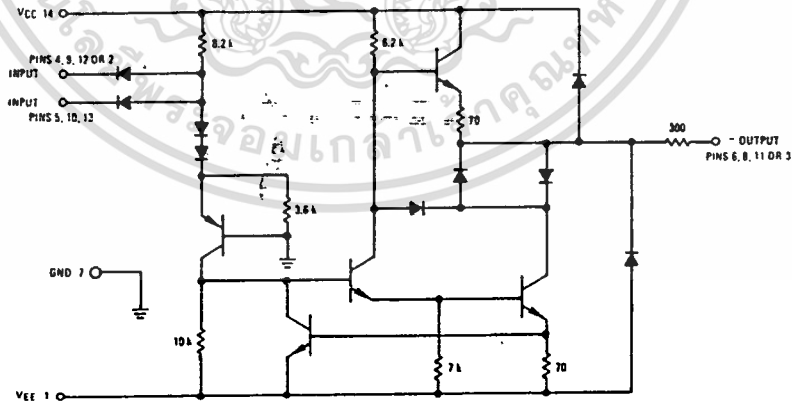
PIN CONNECTIONS



TYPICAL APPLICATION



CIRCUIT SCHEMATIC
 (1/4 OF CIRCUIT SHOWN)



MDTL and MTTL are trademarks of Motorola Inc.

MC1488

2

MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$ unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	VCC VEE	+15 -15	Vdc
Input Voltage Range	V _{IR}	$-15 \leq V_{IR} \leq 7.0$	Vdc
Output Signal Voltage	V _O	± 15	Vdc
Power Derating (Package Limitation, Ceramic and Plastic Dual-In-Line Package) Derate above $T_A = +25^\circ\text{C}$	P _D 1/R _{θJA}	1000 6.7	mW mW/°C
Operating Ambient Temperature Range	T _A	0 to +75	°C
Storage Temperature Range	T _{stg}	-65 to +175	°C

ELECTRICAL CHARACTERISTICS (VCC = +9.0 ± 1% Vdc, VEE = -9.0 ± 1% Vdc, T_A = 0 to 75°C unless otherwise noted.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Input Current — Low Logic State (V _{IL} = 0)	1	I _{IL}	—	1.0	1.6	mA
Input Current — High Logic State (V _{IH} = 5.0 V)	1	I _{IH}	—	—	10	μA
Output Voltage — High Logic State (V _{IL} = 0.8 Vdc, R _L = 3.0 kΩ, VCC = +9.0 Vdc, VEE = -9.0 Vdc) (V _{IL} = 0.8 Vdc, R _L = 3.0 kΩ, VCC = +13.2 Vdc, VEE = -13.2 Vdc)	2	V _{OH}	+6.0 +9.0	+7.0 +10.5	—	Vdc
Output Voltage — Low Logic State (V _{IH} = 1.9 Vdc, R _L = 3.0 kΩ, VCC = +9.0 Vdc, VEE = -9.0 Vdc) (V _{IH} = 1.9 Vdc, R _L = 3.0 kΩ, VCC = +13.2 Vdc, VEE = -13.2 Vdc)	2	V _{OL}	-6.0 -9.0	-7.0 -10.5	—	Vdc
Positive Output Short-Circuit Current (1)	3	I _{OS+}	+6.0	+10	+12	mA
Negative Output Short-Circuit Current (1)	3	I _{OS-}	-6.0	-10	-12	mA
Output Resistance (VCC = VEE = 0, V _O = ±2.0 V)	4	r _o	300	—	—	Ohms
Positive Supply Current (R _L = ∞) (V _{IH} = 1.9 Vdc, VCC = +9.0 Vdc) (V _{IL} = 0.8 Vdc, VCC = +9.0 Vdc) (V _{IH} = 1.9 Vdc, VCC = +12 Vdc) (V _{IL} = 0.8 Vdc, VCC = +12 Vdc) (V _{IH} = 1.9 Vdc, VCC = +15 Vdc) (V _{IL} = 0.8 Vdc, VCC = +15 Vdc)	5	I _{CC}	—	+15 +4.5 +19 +5.5 —	+20 +6.0 +25 +7.0 +34	mA
Negative Supply Current (R _L = ∞) (V _{IH} = 1.9 Vdc, VEE = -9.0 Vdc) (V _{IL} = 0.8 Vdc, VEE = -9.0 Vdc) (V _{IH} = 1.9 Vdc, VEE = -12 Vdc) (V _{IL} = 0.8 Vdc, VEE = -12 Vdc) (V _{IH} = 1.9 Vdc, VEE = -15 Vdc) (V _{IL} = 0.8 Vdc, VEE = -15 Vdc)	5	I _{EE}	—	-13 -18 — — —	-17 -500 -23 -500 -34 -2.5	mA μA mA μA mA mA
Power Consumption (VCC = 9.0 Vdc, VEE = -9.0 Vdc) (VCC = 12 Vdc, VEE = -12 Vdc)		P _C	—	—	333 576	mW

SWITCHING CHARACTERISTICS (VCC = +9.0 ± 1% Vdc, VEE = -9.0 ± 1% Vdc, T_A = +25°C.)

Parameter	z ₁	z ₂	Symbol	Min	Typ	Max	Unit
Propagation Delay Time	z ₁ = 3.0 k and 15 pF		t _{PLH}	—	275	350	ns
Fall Time	z ₁ = 3.0 k and 15 pF		t _{THL}	—	45	75	ns
Propagation Delay Time	z ₁ = 3.0 k and 15 pF		t _{PHL}	—	110	175	ns
Rise Time	z ₁ = 3.0 k and 15 pF		t _{TLH}	—	55	100	ns

(1) Maximum Package Power Dissipation may be exceeded if all outputs are shorted simultaneously.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTIC DEFINITIONS

FIGURE 1 - INPUT CURRENT

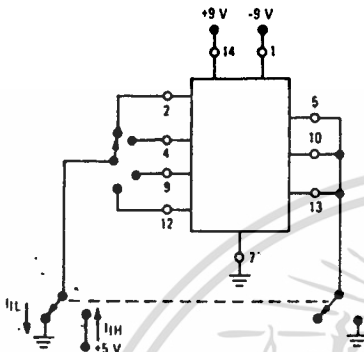


FIGURE 2 - OUTPUT VOLTAGE

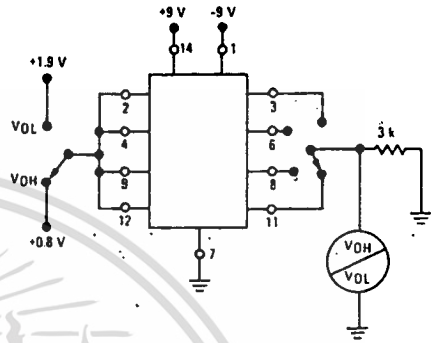


FIGURE 3 - OUTPUT SHORT-CIRCUIT CURRENT

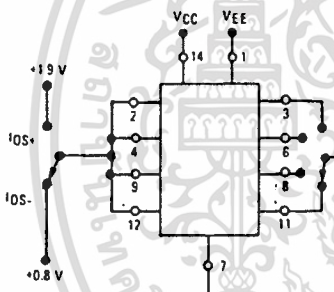


FIGURE 4 - OUTPUT RESISTANCE (POWER-OFF)

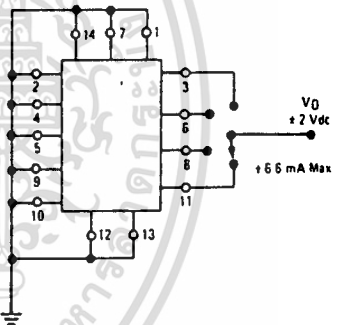


FIGURE 5 - POWER-SUPPLY CURRENTS

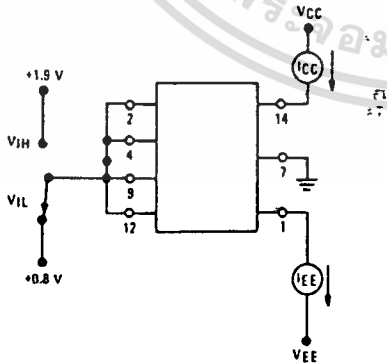
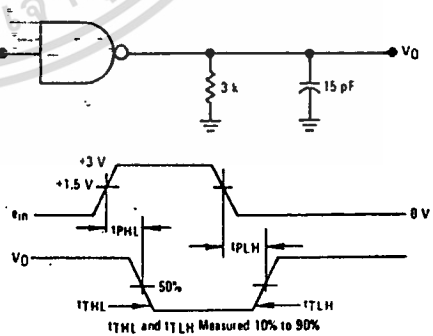


FIGURE 6 - SWITCHING RESPONSE



TYPICAL CHARACTERISTICS

($T_A = +25^\circ\text{C}$ unless otherwise noted.)

FIGURE 7 — TRANSFER CHARACTERISTICS versus POWER-SUPPLY VOLTAGE

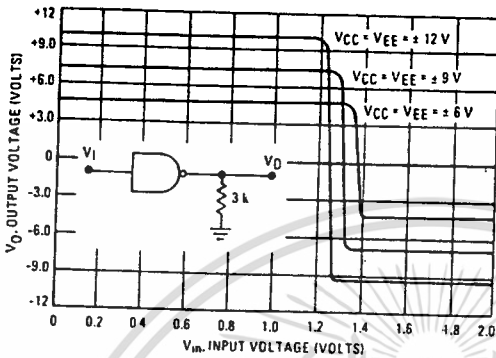


FIGURE 8 — SHORT-CIRCUIT OUTPUT CURRENT versus TEMPERATURE

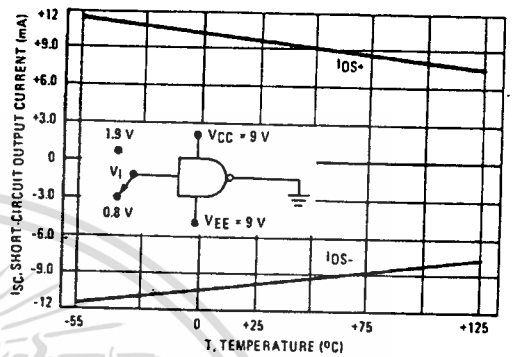


FIGURE 9 — OUTPUT SLEW RATE versus LOAD CAPACITANCE

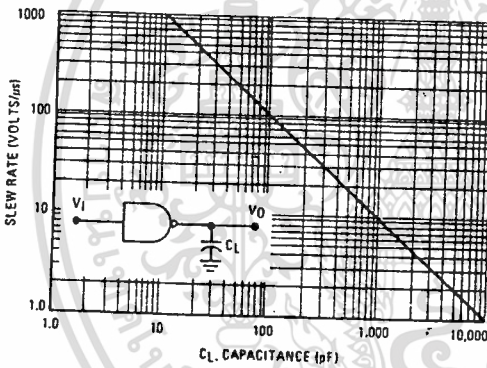


FIGURE 10 — OUTPUT VOLTAGE AND CURRENT-LIMITING CHARACTERISTICS

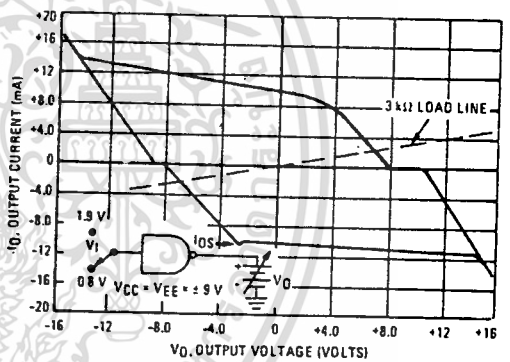
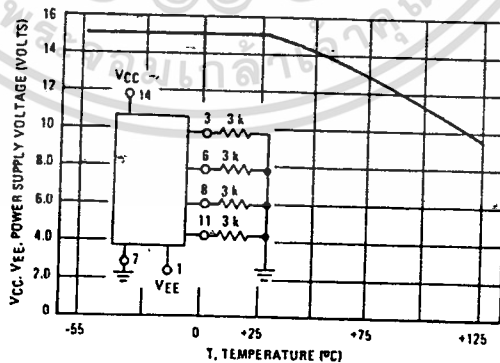


FIGURE 11 — MAXIMUM OPERATING TEMPERATURE versus POWER-SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

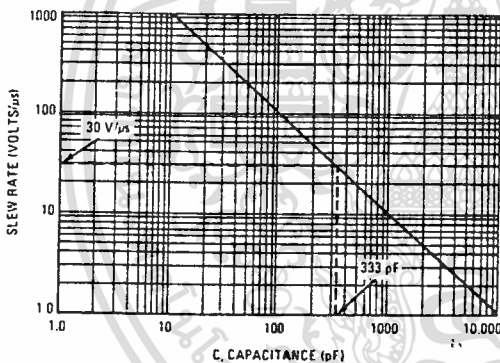
APPLICATIONS INFORMATION

The Electronic Industries Association (EIA) RS232C specification detail the requirements for the interface between data processing equipment and data communications equipment. This standard specifies not only the number and type of interface leads, but also the voltage levels to be used. The MC1488 quad driver and its companion circuit, the MC1489 quad receiver, provide a complete interface system between DTL or TTL logic levels and the RS232C defined levels. The RS232C requirements as applied to drivers are discussed herein.

The required driver voltages are defined as between 5 and 15-volts in magnitude and are positive for a logic "0" and negative for a logic "1". These voltages are so defined when the drivers are terminated with a 3000 to 7000-ohm resistor. The MC1488 meets this voltage requirement by converting a DTL/TTL logic level into RS232C levels with one stage of inversion.

The RS232C specification further requires that during transitions, the driver output slew rate must not exceed 30 volts per microsecond. The inherent slew rate of the MC1488 is much too

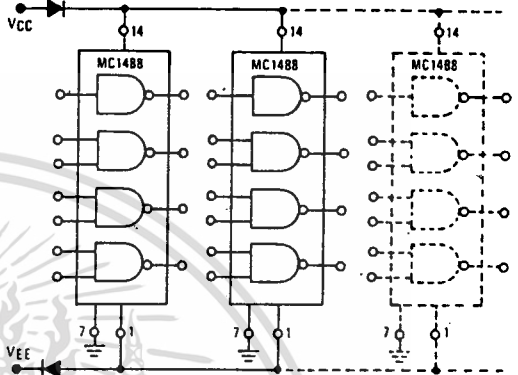
FIGURE 12 - SLEW RATE versus CAPACITANCE FOR $I_{SC} = 10 \text{ mA}$



fast for this requirement. The current limited output of the device can be used to control this slew rate by connecting a capacitor to each driver output. The required capacitor can be easily determined by using the relationship $C = I_{OS} \times \Delta T / \Delta V$ from which Figure 12 is derived. Accordingly, a 330-pF capacitor on each output will guarantee a worst case slew rate of 30 volts per microsecond.

The interface driver is also required to withstand an accidental short to any other conductor in an interconnecting cable. The worst possible signal on any conductor would be another driver using a plus or minus 15-volt, 500-mA source. The MC1488 is designed to indefinitely withstand such a short to all four outputs in a package as long as the power-supply voltages are greater than 9.0 volts (i.e., $V_{CC} \geq 9.0 \text{ V}$; $V_{EE} \leq -9.0 \text{ V}$). In some power-supply designs, a loss of system power causes a low impedance on the power-supply outputs. When this occurs, a low impedance to ground would exist at the power inputs to the MC1488 effectively shorting the 300-ohm output resistors to ground. If all four outputs were then shorted to plus or minus 15 volts, the power dissipation in these resistors

FIGURE 13 - POWER-SUPPLY PROTECTION TO MEET POWER-OFF FAULT CONDITIONS



would be excessive. Therefore, if the system is designed to permit low impedances to ground at the power-supplies of the drivers, a diode should be placed in each power-supply lead to prevent overheating in this fault condition. These two diodes, as shown in Figure 13, could be used to decouple all the driver packages in a system. (These same diodes will allow the MC1488 to withstand momentary shorts to the ± 25 -volt limits specified in the earlier Standard RS232B.) The addition of the diodes also permits the MC1488 to withstand faults with power-supplies of less than the 9.0 volts stated above.

The maximum short-circuit current allowable under fault conditions is more than guaranteed by the previously mentioned 10 mA output current limiting.

Other Applications

The MC1488 is an extremely versatile line driver with a myriad of possible applications. Several features of the drivers enhance this versatility:

1. Output Current Limiting - this enables the circuit designer to define the output voltage levels independent of power-supplies and can be accomplished by diode clamping of the output pins. Figure 14 shows the MC1488 used as a DTL to MOS translator where the high-level voltage output is clamped, one diode above ground. The resistor divider shown is used to reduce the output voltage below the 300 mV above ground MOS input level limit.

2. Power-Supply Range as can be seen from the schematic drawing of the drivers, the positive and negative driving elements of the device are essentially independent and do not require matching power-supplies. In fact, the positive supply can vary from a minimum seven volts (required for driving the negative pulldown section) to the maximum specified 15 volts. The negative supply can vary from approximately -2.5 volts to the minimum specified -15 volts. The MC1488 will drive the output to within 2 volts of the positive or negative supplies as long as the current output limits are not exceeded. The combination of the current-limiting and supply-voltage features allow a wide combination of possible outputs within the same quad package. Thus if only a portion of the four drivers are used for driving RS232C lines, the remainder could be used for DTL to MOS or even DTL to DTL translation. Figure 15 shows one such combination.

MC1488

2

FIGURE 14 - MDTL/MTTL-TO-MOS TRANSLATOR

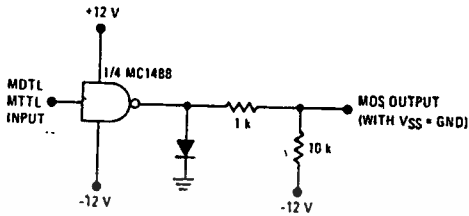
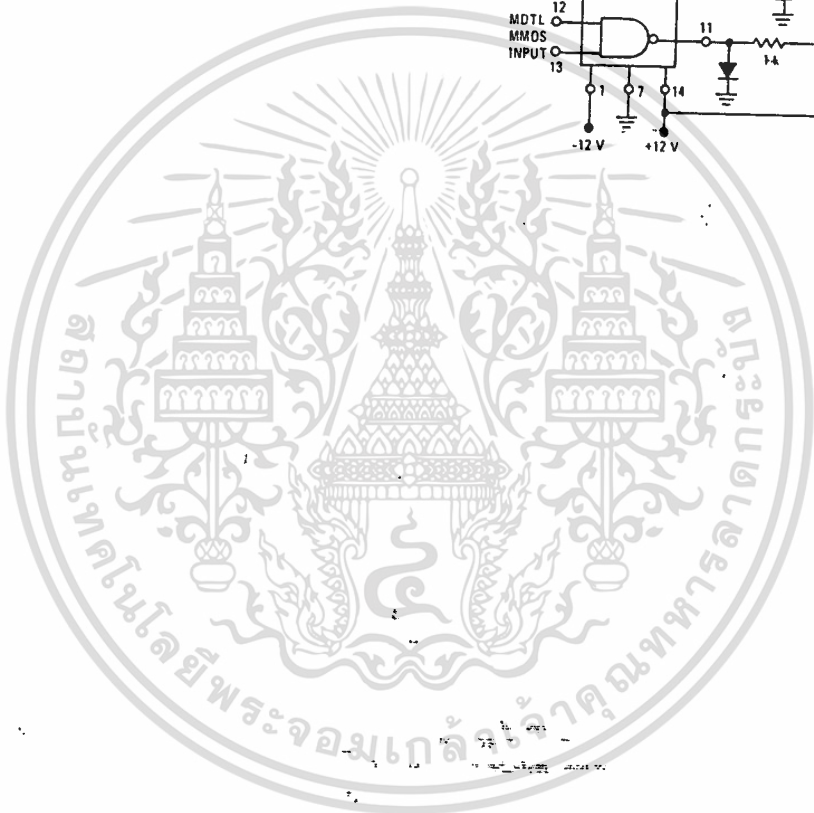
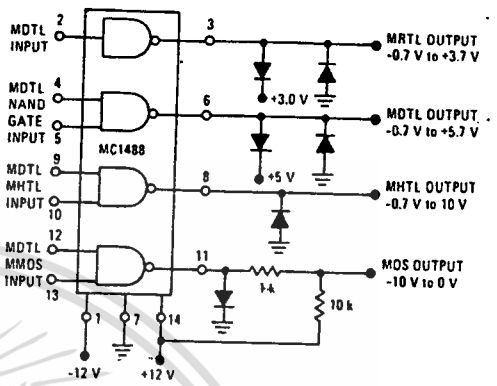


FIGURE 15 - LOGIC TRANSLATOR APPLICATIONS



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการอื่นซึ่งนอกเหนือจากนี้ ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC1489
MC1489A

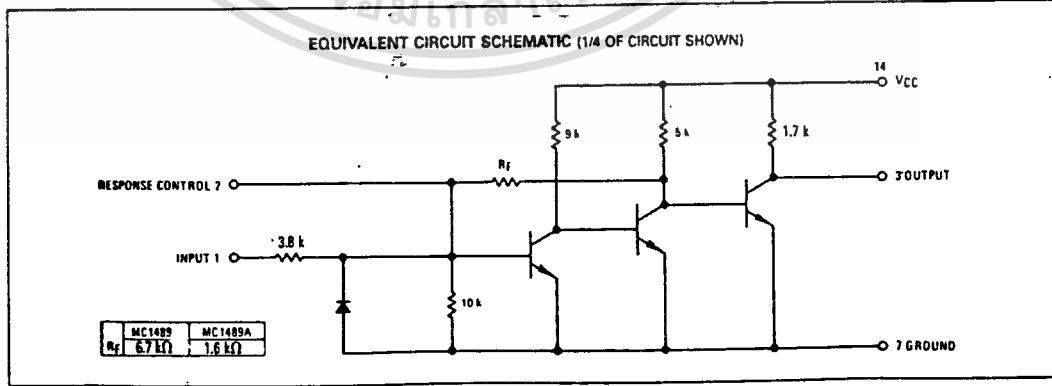
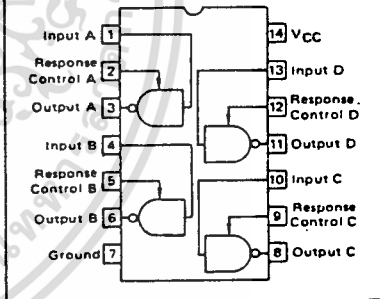
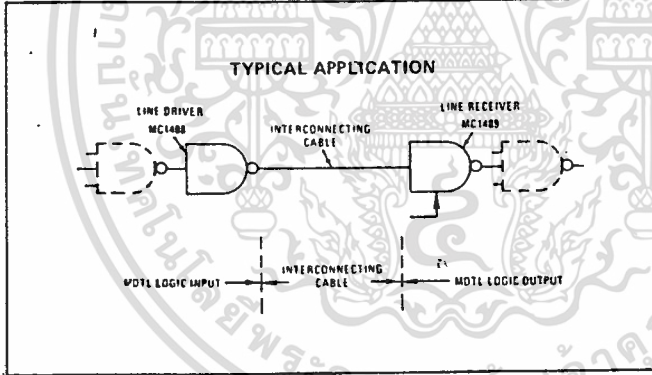
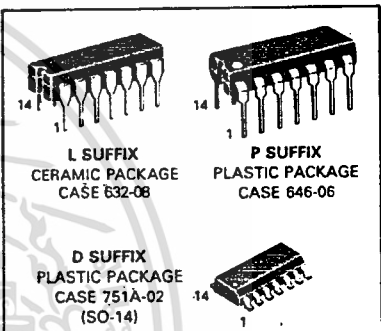
QUAD LINE RECEIVERS

The MC1489 monolithic quad line receivers are designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

- Input Resistance — 3.0 k to 7.0 kilohms
- Input Signal Range — ± 30 Volts
- Input Threshold Hysteresis Built In
- Response Control
 - a) Logic Threshold Shifting
 - b) Input Noise Filtering

**QUAD MDTL
 LINE RECEIVERS
 RS-232C**

**SILICON MONOLITHIC
 INTEGRATED CIRCUIT**



MDTL and MTL are trademarks of Motorola Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่การศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้พิมพ์หรือใช้ประโยชน์ทางการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1489, MC1489A

2

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC}	10	Vdc
Input Voltage Range	V _{IR}	± 30	Vdc
Output Load Current	I _L	20	mA
Power Dissipation (Package Limitation, Ceramic and Plastic Dual In-Line Package) Derate above T _A = +25°C	P _D 1/θ _{JA}	1000 6.7	mW mW/°C
Operating Ambient Temperature Range	T _A	0 to +75	°C
Storage Temperature Range	T _{stg}	-65 to +175	°C

ELECTRICAL CHARACTERISTICS (Response control pin is open.) (V_{CC} = +5.0 Vdc ± 10%, T_A = 0 to +75°C unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Positive Input Current (V _{IH} = +25 Vdc) (V _{IH} = +3.0 Vdc)	I _{IH}	3.6 0.43	—	8.3	mA
Negative Input Current (V _{IL} = -25 Vdc) (V _{IL} = -3.0 Vdc)	I _{IL}	-3.6 -0.43	—	-8.3	mA
Input Turn-On Threshold Voltage (T _A = +25°C, V _{OL} = 0.45 V)	V _{IH}	1.0 1.75	— 1.95	1.5 2.25	Vdc
Input Turn-Off Threshold Voltage (T _A = +25°C, V _{OH} ≥ 2.5 V, I _L = -0.5 mA)	V _{IL}	0.75 0.75	— 0.8	1.25 1.25	Vdc
Output Voltage High (V _{IH} = 0.75 V, I _L = -0.5 mA) (Input Open Circuit, I _L = -0.5 mA)	V _{OH}	2.5 2.5	4.0 4.0	5.0 5.0	Vdc
Output Voltage Low (V _{IL} = 3.0 V, I _L = 10 mA)	V _{OL}	—	0.2	0.45	Vdc
Output Short-Circuit Current	I _{OS}	—	-3.0	-4.0	mA
Power Supply Current (All Gates "on," I _{out} = 0 mA, V _{IH} = +5.0 Vdc)	I _{CC}	—	16	26	mA
Power Consumption (V _{IH} = +5.0 Vdc)	P _C	—	80	130	mW

SWITCHING CHARACTERISTICS (V_{CC} = 5.0 Vdc ± 1%, T_A = +25°C. See Figure 1.)

Characteristics	Symbol	Min	Typ	Max	Unit
Propagation Delay Time (R _L = 3.9 kΩ)	t _{PLH}	—	25	85	ns
Rise Time (R _L = 3.9 kΩ)	t _{TLH}	—	120	175	ns
Propagation Delay Time (R _L = 390 kΩ)	t _{PHL}	—	25	50	ns
Fall Time (R _L = 390 kΩ)	t _{THL}	—	10	20	ns

TEST CIRCUITS

FIGURE 1 — SWITCHING RESPONSE

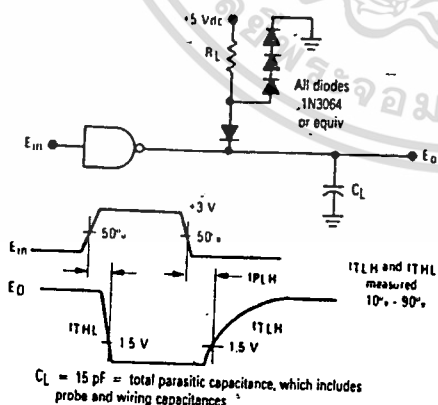
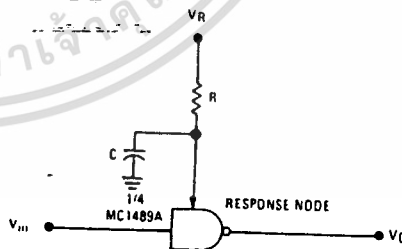


FIGURE 2 — RESPONSE CONTROL NODE



C, capacitor is for noise filtering
R, resistor is for threshold shifting

MC1489, MC1489A

TYPICAL CHARACTERISTICS

($V_{CC} = 5.0 \text{ Vdc}$, $T_A = +25^\circ\text{C}$ unless otherwise noted)

FIGURE 3 — INPUT CURRENT

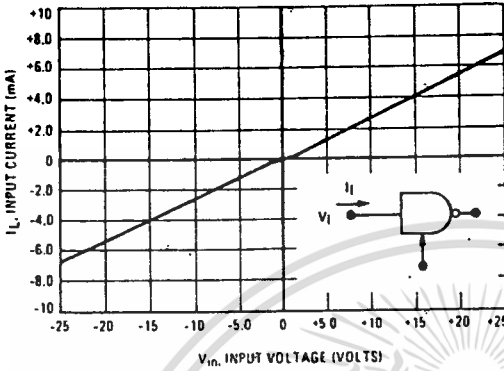


FIGURE 4 — MC1489 INPUT THRESHOLD VOLTAGE ADJUSTMENT

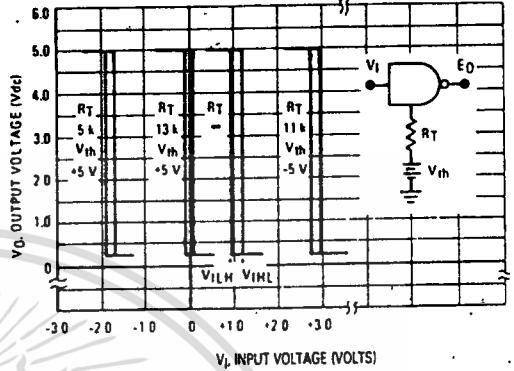


FIGURE 5 — MC1489A INPUT THRESHOLD VOLTAGE ADJUSTMENT

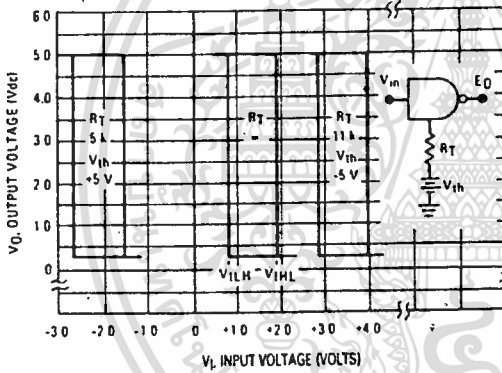


FIGURE 6 — INPUT THRESHOLD VOLTAGE versus TEMPERATURE

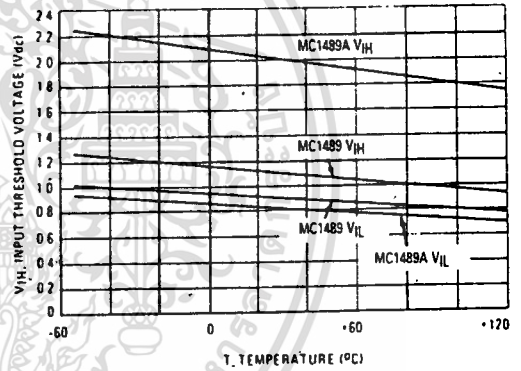
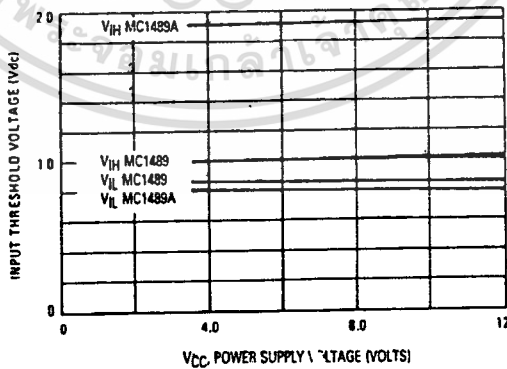


FIGURE 7 — INPUT THRESHOLD versus POWER-SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

2

General Information

The Electronic Industries Association (EIA) has released the RS-232C specification detailing the requirements for the interface between data processing equipment and data communications equipment. This standard specifies not only the number and type of interface leads, but also the voltage levels to be used. The MC1488 quad driver and its companion circuit, the MC1489 quad receiver, provide a complete interface system between DTL or TTL logic levels and the RS-232C defined levels. The RS-232C requirements as applied to receivers are discussed herein.

The required input impedance is defined as between 3000 ohms and 7000 ohms for input voltages between 3.0 and 25 volts in magnitude; and any voltage on the receiver input in an open circuit condition must be less than 2.0 volts in magnitude. The MC1489 circuits meet these requirements with a maximum open circuit voltage of one V_{BE} .

The receiver shall detect a voltage between -3.0 and -25 volts as a Logic "1" and inputs between +3.0 and +25 volts as a Logic "0." On some interchange leads, an open circuit of power "OFF" condition (300 ohms or more to ground) shall be decoded as an "OFF" condition or Logic "1." For this reason, the input hysteresis thresholds of the MC1489 circuits are all above ground. Thus an open or grounded input will cause the same output as a negative or Logic "1" input.

Device Characteristics

The MC1489 interface receivers have internal feedback from the second stage to the input stage providing input

hysteresis for noise rejection. The MC1489 input has typical turn-on voltage of 1.25 volts and turn-off of 1.0 volt for a typical hysteresis of 250 mV. The MC1489A has typical turn-on of 1.95 volts and turn-off of 0.8 volt for typically 1.15 volts of hysteresis.

Each receiver section has an external response control node in addition to the input and output pins, thereby allowing the designer to vary the input threshold voltage levels. A resistor can be connected between this node and an external power-supply. Figures 2, 4 and 5 illustrate the input threshold voltage shift possible through this technique.

This response node can also be used for the filtering of high-frequency, high-energy noise pulses. Figures 8 and 9 show typical noise-pulse rejection for external capacitors of various sizes.

These two operations on the response node can be combined or used individually for many combinations of interfacing applications. The MC1489 circuits are particularly useful for interfacing between MOS circuits and MDTL/MTTL logic systems. In this application, the input threshold voltages are adjusted (with the appropriate supply and resistor values) to fall in the center of the MOS voltage logic levels. (See Figure 10)

The response node may also be used as the receiver input as long as the designer realizes that he may not drive this node with a low impedance source to a voltage greater than one diode above ground or less than one diode below ground. This feature is demonstrated in Figure 11 where two receivers are slaved to the same line that must still meet the RS-232C impedance requirement.

FIGURE 8 — TYPICAL TURN-ON THRESHOLD versus CAPACITANCE FROM RESPONSE CONTROL PIN TO GND

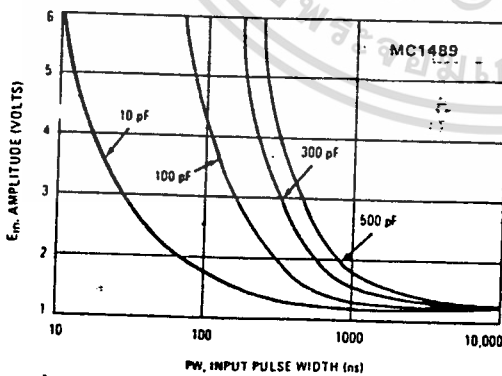
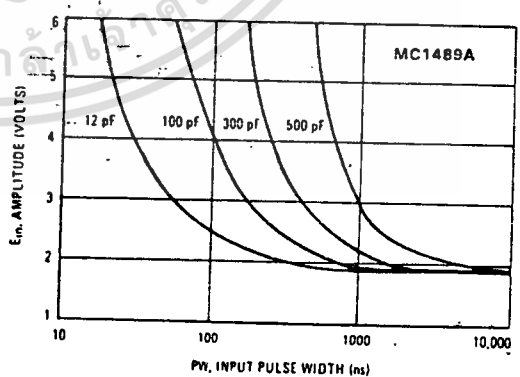


FIGURE 9 — TYPICAL TURN-ON THRESHOLD versus CAPACITANCE FROM RESPONSE CONTROL PIN TO GND



MC1489, MC1489A

APPLICATIONS INFORMATION (continued)

FIGURE 10 — TYPICAL TRANSLATOR APPLICATION — MOS TO DTL OR TTL

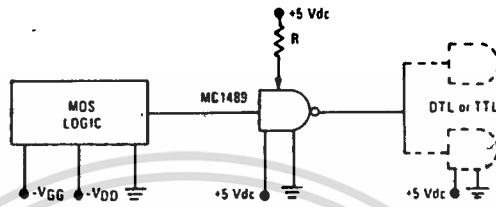
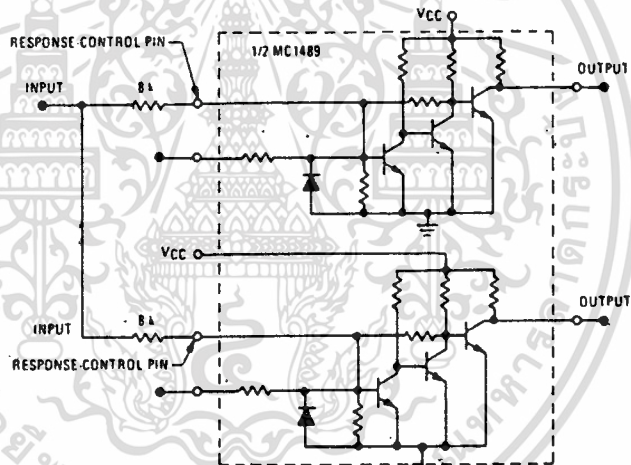
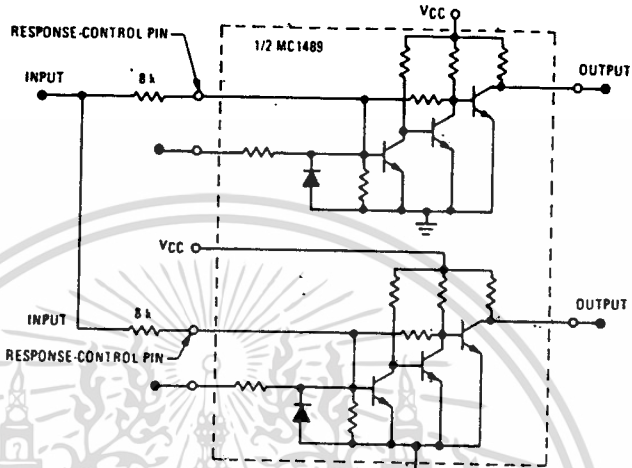


FIGURE 11 — TYPICAL PARALLELING OF TWO MC1489A RECEIVERS TO MEET RS-232C

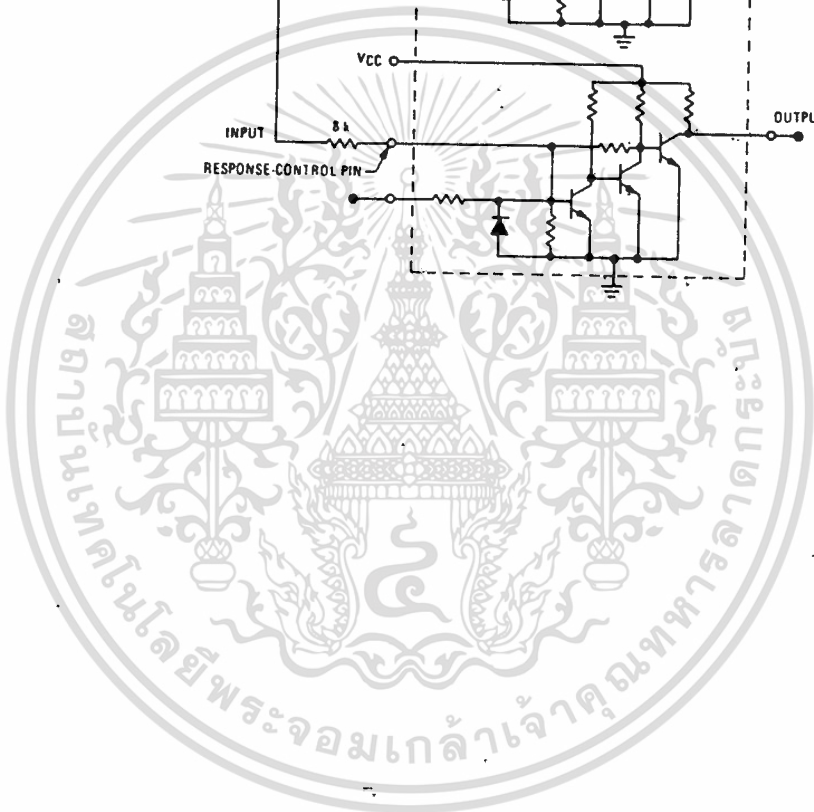


APPLICATIONS INFORMATION (continued)

FIGURE 11 — TYPICAL PARALLELING OF TWO MC1489,A RECEIVERS TO MEET RS-232C



2



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนสิทธิ์ในเนื้อหา ไม่อนุญาตให้นำไปใช้ประโยชน์ด้วยประการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14412

CMOS LSI

(LOW-POWER COMPLEMENTARY MOS)

**UNIVERSAL LOW SPEED
 (0-600 bps)
 MODEM**



L SUFFIX
 CERAMIC PACKAGE
 CASE 620



P SUFFIX
 PLASTIC PACKAGE
 CASE 648

ORDERING INFORMATION

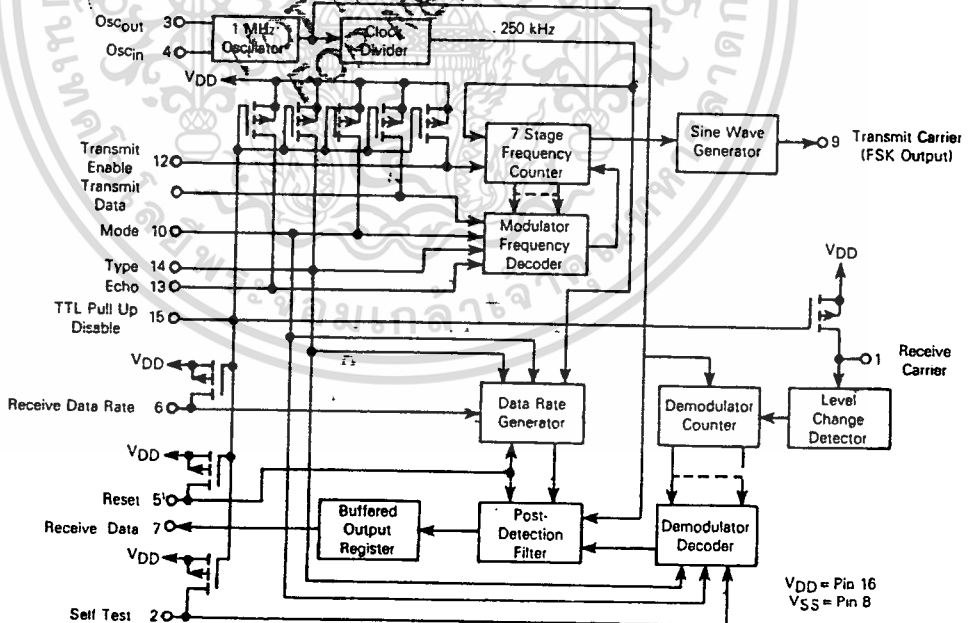
MC144XX	Suffix	Denotes
	L	Ceramic Package
	P	Plastic Package
	F	4.75 to 15 Vdc
	V	4.75 to 6.0 Vdc

UNIVERSAL LOW SPEED MODEM (0-600 bps)

The MC14412 contains a complete FSK (Frequency-Shift Keying) modulator and demodulator compatible with both foreign (C.C.I.T.T. standards) and U.S.A. low speed (0 to 600 (bps) communication networks.

- On-Chip Crystal Oscillator with External Crystal
- Echo Suppressor Disable Tone Generator
- Originate and Answer Modes
- Simplex, Half-Duplex, and Full-Duplex Operation
- On-Chip Sine Wave Generator
- Modem Self Test Mode
- Single Supply:
 $V_{DD} = 4.75$ to 15 Vdc MC14412FP, MC14412 FL
 $V_{DD} = 4.75$ to 6.0 Vdc MC14412VP, MC14412VL
- Selectable Data Rates: 0-300, 0-600 bps
- Post Detection Filter
- TTL or CMOS Compatible Inputs and Outputs

BLOCK DIAGRAM



ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD** Vdc	-40°C		+25°C			+85°C		Unit
			Min	Max	Min	Typ	Max	Min	Max	
Output Voltage Pin 7 Only "0" Level V _{in} = VDD or 0 "1" Level V _{in} = 0 or VDD	VOL	5.0	-	0.05	-	0	0.05	-	0.05	V
		10	-	0.05	-	0	0.05	-	0.05	
		15	-	0.05	-	0	0.05	-	0.05	
	VOH	5.0	4.95	-	4.95	5.0	-	4.95	-	V
		10	9.95	-	9.95	10	-	9.95	-	
		15	14.95	-	14.95	15	-	14.95	-	
Input Voltage* "0" Level (V _O = 4.5 or 0.5 V) (V _O = 9.0 or 1.0 V) (V _O = 13.5 or 1.5 V) "1" Level Pin 15 (V _O = 0.5 or 4.5 V) (V _O = 1.0 or 9.0 V) (V _O = 1.5 or 13.5 V)	VIL	5.0	-	1.5	-	2.25	1.5	-	1.5	V
		10	-	3.0	-	4.50	3.0	-	3.0	
		15	-	4.0	-	6.75	4.0	-	4.0	
	VIH	5 to 15	VDD - 0.75	-	VDD - 0.8	VDD - 2	-	VDD - 0.85	-	V
		5.0	3.5	-	3.5	2.75	-	3.5	-	
		10	7.0	-	7.0	5.50	-	7.0	-	
Output Drive Current Pin 7 Only (V _{OH} = 2.5) (V _{OH} = 9.5) (V _{OH} = 13.5) (V _{OL} = 0.4) (V _{OL} = 0.5) (V _{OL} = 1.5)	IOH	5	-0.62	-	-0.5	-1.5	-	-0.35	-	mA
		10	-0.62	-	-0.5	-1.0	-	-0.35	-	
		15	-1.8	-	-1.5	-3.6	-	-1.1	-	
	IOL	4.75	2.3	-	2.0	4.0	-	1.6	-	mA
		10	5.3	-	4.5	10	-	3.6	-	
		15	15	-	13	35	-	10	-	
Input Current (Pin 15 = VDD)	I _{in}	-	-	-	-	±0.00001	±0.1	-	μA	
Input Pull-Up Resistor Source Current (Pin 15 = V _{SS} , V _{in} = 2.4 Vdc) Pins 1, 2, 5, 6, 10, 11, 12, 13, 14	I _p	5	285	-	250	460	-	205	-	μA
Input Capacitance	C _{in}	-	-	-	-	5.0	-	-	-	pF
Total Supply Current (Pin 15 = VDD)	I _T	5	-	4.5	-	1.1	4.0	-	3.5	mA
		10	-	13	-	4.0	12	-	11	
		15	-	27	-	8.0	25	-	23	
Modulator/Demodulator Frequency Accuracy (Excluding Crystal)	ACC	5 to 15	-	-	-	0.5	-	-	-	%
Transmit Carrier Output 2nd Harmonic	V _{2H}	5	-	-	-20	-25	-	-	-	dB
		15	-	-	-25	-32	-	-	-	
			-	-	-	-	-	-	-	
Transmit Carrier Output Voltage (R _L = 100 kΩ) (Pin 9)	V _{out}	5	-	-	0.2	0.30	-	-	-	V _{RMS}
		10	-	-	0.5	0.85	-	-	-	
		15	-	-	1.0	1.5	-	-	-	
Maximum Receive Carrier Rise and Fall Times (Pin 1)	t _r , t _f	5	-	15	-	-	15	-	15	μs
		10	-	5.0	-	-	5.0	-	5.0	
		15	-	4.0	-	-	4.0	-	4.0	
Maximum Oscillator Frequency	f _{max}	5	-	-	1.2	5	-	-	-	MHz
Minimum Clock Pulse Width	t _w	5	-	-	-	50	350	-	-	ns

*DC Noise Immunity (V_{IL}, V_{IH}) is defined as the maximum voltage change from an ideal "0" or "1" input level, that the circuit will withstand before accepting an erroneous input.

**Note: Only 5-Volt specifications apply to MC14412VP devices.

MC14412

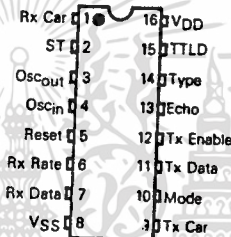
2

MAXIMUM RATINGS (Voltages referenced to VSS, Pin 8)

Rating	Symbol	Value	Unit
DC Supply Voltages MC14412FP, FL MC14412VP, VL	V _{DD}	-0.5 to 15 -0.5 to 6.0	V
Input Voltages, All Inputs	V _{in}	V _{DD} +0.5 to V _{SS} -0.5	V
DC Current Drain per Pin (except Pin 8, 7)	I	10	mA
DC Current Drain (Pin 8, 7)	I	35	mA
Operating Temperature Range	T _A	-40 to +85	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD}.
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

PIN ASSIGNMENT



DEVICE OPERATION

GENERAL

Figure 1 shows the modem in a system application. The data to be transmitted is presented in serial format to the modulator for conversion to FSK signals for transmission over the telephone network. The modulator output is buffered/amplified before driving the 600 ohm telephone line.

The FSK signal from the remote modem is received via the telephone line and filtered to remove extraneous signals such as the local Transmit Carrier. This filtering can be either a bandpass which passes only the desired band of frequencies or a notch which rejects the known interfering signal. The desired signal is then limited to preserve the axis crossings and fed to the demodulator where the data is recovered from the received FSK carrier.

INPUT/OUTPUT FUNCTIONS

Figure 2 shows the I/O interface for the MC14412 low-

speed modem. The following is a description of each individual signal.

TYPE (Pin 14)

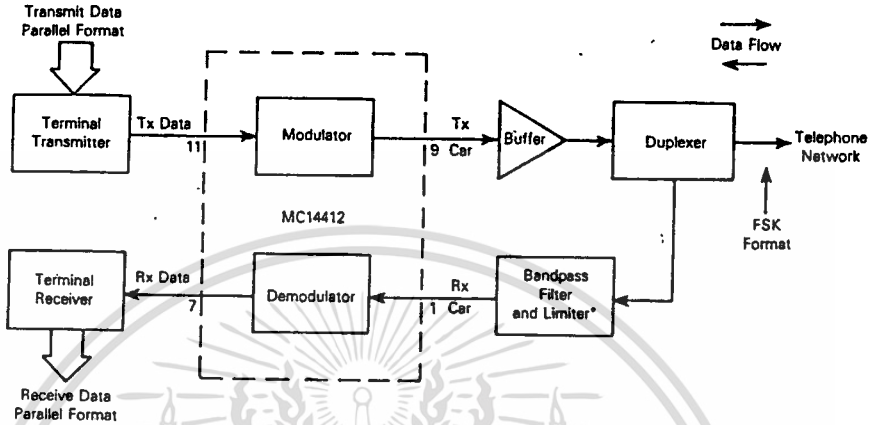
The Type input selects either the U.S. or C.C.I.T.T. operational frequencies for both transmitting and receiving data. When the Type input = "1", the U.S. standard is selected and when the Type input = "0", the C.C.I.T.T. standard is selected.

TRANSMIT DATA (Tx Data, Pin 11)

Transmit Data is the binary information input. Data entered for transmission is modulated using FSK techniques. When operating in the U.S. standard (Type = "1") a logic "1" input level represents a Mark or when operating in the CCITT standard (Type = "0") a logic "1" input level represents a Mark.

MC14412

FIGURE 1 - TYPICAL LOW-SPEED MODEM APPLICATION

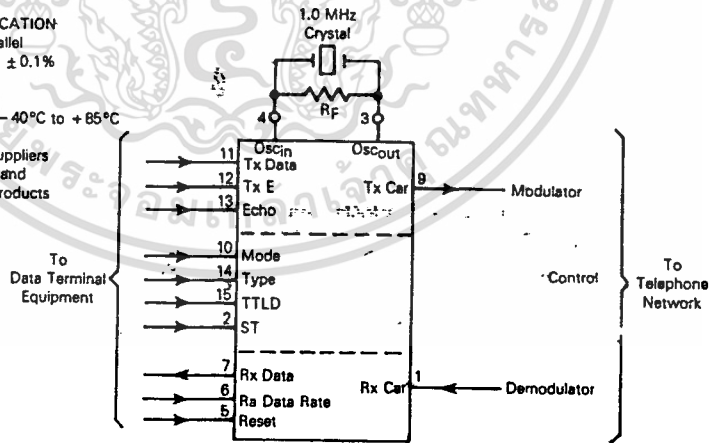


Since the modulator and demodulator sections of the MC14412 are functionally equivalent to those of the MC6860, additional application information can be obtained from the following Motorola publications:

- AN-731 Low-speed Modem Fundamentals
- AN-747 Low-speed Modem System Design Using the MC6860
- EB-49 Application Performance of the MC6860 MODEM.

FIGURE 2 - MC14412 INPUT/OUTPUT SIGNALS

*CRYSTAL SPECIFICATION
 Crystal Mode - Parallel
 Frequency - 1 MHz \pm 0.1%
 $R_g = 540 \Omega$ typ
 $C_0 = 7$ pF typ
 Temperature Range - 40°C to +85°C
 Test Level - 1 mW
 Suggested Crystal Suppliers
 Tyco, CTS Knight and
 Motorola Crystal Products
 $R_f = 15$ m Ω \pm 20%



MC14412

TRANSMIT CARRIER (Tx Car, Pin 9)

The Transmit Carrier is a digital-synthesized sine wave derived from a 1.0 MHz oscillator reference. The Tx CAR has an AC output impedance of 5 kΩ typical. The frequency characteristics are as follows:

United States Standard
Type = "1"
Echo = "0"

Mode		Tx Data		Tx Car
Originate	"1"	Mark	"1"	1270 Hz
Originate	"1"	Space	"0"	1070 Hz
Answer	"0"	Mark	"1"	2225 Hz
Answer	"0"	Space	"0"	2025 Hz

C.C.I.T.T. Standard
Type = "0"
Echo = "0"

Mode		Tx Data		Tx Car
Channel No. 1	"1"	Mark	"1"	980 Hz
Channel No. 1	"1"	Space	"0"	1180 Hz
Channel No. 2	"0"	Mark	"1"	1650 Hz
Channel No. 2	"0"	Space	"0"	1850 Hz

Echo Suppressor Disable Tone
Type = "0"
Echo = "1"

Mode	Tx Data	Tx Car
Chan. No. 2	"0"	"1"

TRANSMIT ENABLE (Tx Enable, Pin 12)

The Transmit Carrier output is enabled when the Tx Enable input = "1". No output tone can be transmitted when Tx Enable = "0".

MODE (Pin 10)

The Mode input selects the pair of transmitting and receive frequencies used during modulation and demodulation. When Mode = "1", the U.S. originate mode is selected (Type input = "1") or the C.C.I.T.T. Channel No. 1 (Type input = "0"). When mode = "0", the U.S. answer mode is selected (Type input = "1") or the C.C.I.T.T. Channel No. 2 (Type input = "0").

ECHO (Pin 13)

When the Echo input = "1" (Type = "0", Mode = "0", Tx Data = "1") the modulator will transmit a 2100 Hz tone for

disabling line echo suppressors. During normal data transmission, this input should be low = "0".

RECEIVE DATA (Rx Data, Pin 7)

The Receive Data output is the digital data resulting from demodulating the Receive Carrier.

RECEIVE CARRIER (Rx Car, Pin 1)

The Receive Carrier is the FSK input to the demodulator. This input must have either a CMOS or TTL compatible logic level input (see TTL pull-up disable) at a duty cycle of 50% ± 2%, that is a square wave resulting from a signal limiter.

RECEIVE DATA RATE (Rx Rate, Pin 6)

The demodulator has been optimized for signal to noise performance at 300, and 600 bps.

Data Rate	Rx Rate
0-300 bps	"1"
0-600 bps	"0"

SELF TEST (ST, Pin 2)

When a high level (ST = "1") is placed on this input, the demodulator is switched to the modulator frequency and demodulates the transmitted FSK signal.

RESET (Pin 5)

This input is provided to decrease the test time of the chip. In normal operation, this input may be used to disable the demodulator (Reset = "1") - otherwise it should be tied low = "0". The reset pin does not reset Rx data pin 7.

CRYSTAL (Osc_{in}, Osc_{out}, Pin 4, Pin 3, respectively)

A 1.0 MHz crystal is required to utilize the on chip oscillator. A 1.0 MHz square wave clock can also be applied to the Osc_{in} input to satisfy the clock requirement (see Figure 2).

When utilizing the 1.0 MHz crystal, external parasitic capacitance, including crystal shunt capacitance, must be < 9 pF at the crystal input (pin 4). Pin 3 is capable of driving only one CMOS input.

TTL PULL-UP DISABLE (TTLD, Pin 15)

To improve TTL interface compatibility, all of the inputs to the MODEM have controllable P-Channel devices which act as pull-up resistors when TTLD input is low ("0"). When the input is taken high ("1") the pull-up is disabled, thus reducing power dissipation when interfacing with CMOS. Pin 15 should be taken high ("1") with VDD greater than 6 volts.

FIGURE 3 - M6800 MICROCOMPUTER FAMILY BLOCK DIAGRAM

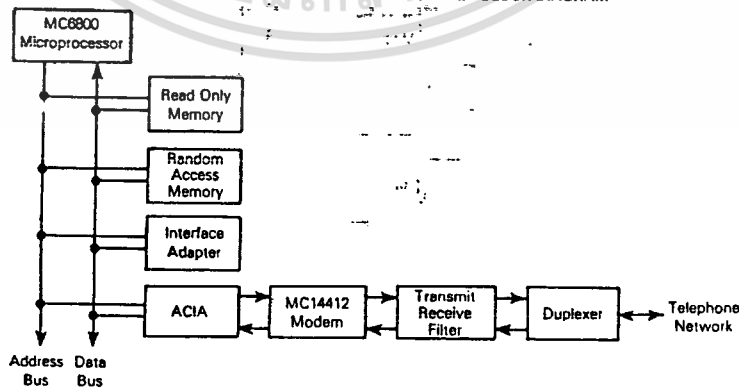


FIGURE 4 - TRANSMIT CARRIER SINEWAVE

$R_L = 100\text{ k}$ $V_{DD} = 5\text{ V}$ (TxCar)

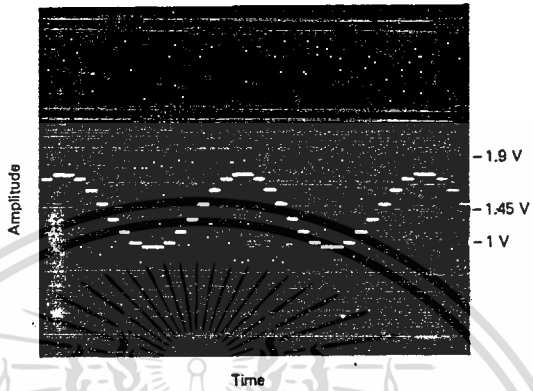
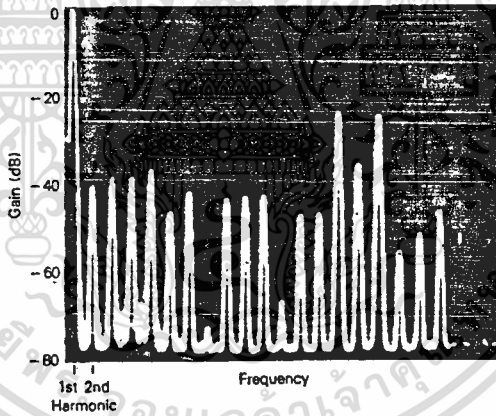


FIGURE 5 - TYPICAL TRANSMIT CARRIER FREQUENCY SPECTRUM



2

MC145440

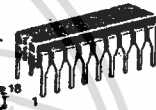
CMOS
 (LOW-POWER COMPLEMENTARY MOS)

**300 BAUD MODEM
 BAND-PASS SWITCHED
 CAPACITOR FILTER**

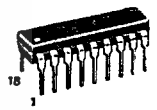
BELL 103 300 BAUD MODEM BAND-PASS FILTER

The MC145440 is a 300 baud modem filter designed to be used with the MC14412, MC145445, or MC6860 modems. These modem/filter combinations fulfill the major requirements of a complete Bell 103 300 baud modem system. The MC145441 is also available to fulfill the CCITT V.21 equivalent filtering function. Features of the MC145440 include:

- Low Band Band-pass Filter
- High Band Band-pass Filter
- Bell 103 Frequency Compatible
- Spare Operational Amplifier
- Answer or Originate Mode
- Self Test Loopback Configuration
- Single or Split Power Supply Operation
- 18-Pin Package



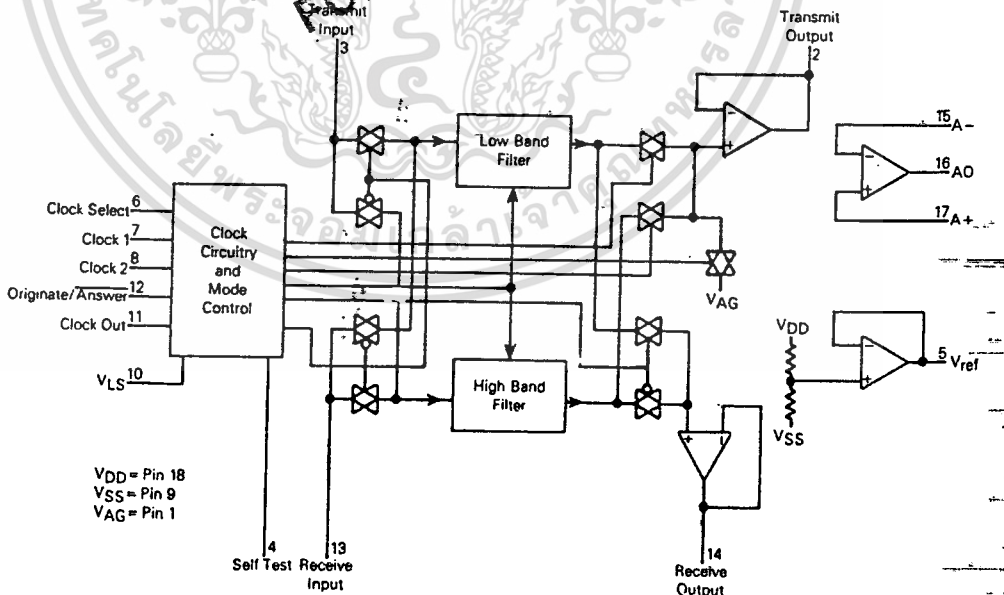
L SUFFIX
 CERAMIC PACKAGE
 CASE 726



P SUFFIX
 PLASTIC PACKAGE
 CASE 707

**NOT RECOMMENDED
 FOR NEW DESIGN**

BLOCK DIAGRAM



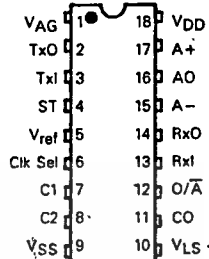
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของ Motorola Inc. ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการศึกษา
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145440

MAXIMUM RATINGS (V_{SS} = 0 V)

Rating	Symbol	Value	Unit
DC Supply Voltage	V _{DD}	-0.5 to 18	V
Input Voltage, all pins	V _{in}	-0.5 to V _{DD} + 0.5	V
DC Current Drain per pin (Not V _{DD} or V _{SS})	I	10	mA
Operating Temperature Range	T _A	-40 to 85	°C
Storage Temperature Range	T _{stg}	-65 to 150	°C

PIN ASSIGNMENT



RECOMMENDED OPERATING CONDITIONS

Parameter	Symbol	Min	Typ	Max	Unit
DC Supply Voltage	V _{DD} -V _{SS}	4.5	10	16	V

DIGITAL ELECTRICAL CHARACTERISTICS (T_A = -40 to 85°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Operating Current, V _{DD} = 10 V, V _{SS} = 0 V, 1 MHz Crystal	I _{DD}	-	-	10	mA
Input Capacitance	C _{in}	-	5.0	7.5	pF

Mode Control Logic Levels

VLS	TTL Mode	-	V _{SS}	-	V _{DD} - 4.0	V
	CMOS Mode	V _{IH}	V _{DD} - 0.5	-	V _{DD}	V
Clock Select (CS)	State 1, 4.0 MHz	V _{IH}	V _{DD} - 0.5	-	V _{DD}	V
	State 2, 3.684 MHz	V _{IM}	(V _{DD} - V _{SS}) / 2 - 0.5	-	(V _{DD} - V _{SS}) / 2 + 0.5	V
	State 3, 1.0 MHz	V _{IL}	V _{SS}	-	V _{SS} + 0.5	V

O/A TTL Logic Levels (V_{DD} = 5 V, V_{SS} = -5 V, VLS = 0 V)

Input Current	"1" level	I _{IH}	-	-	+0.3	μA
	"0" level	I _{IL}	-0.3	-	-	μA
Input Voltage	"1" level	V _{IH}	V _{LS} + 2.0	-	-	V
	"0" level	V _{IL}	-	-	V _{LS} + 0.8	V

ST, C1, O/A CMOS Logic Levels (V_{LS} = V_{DD}, V_{SS} = 0 V)

Input Current	"1" level	I _{IH}	-	-	+0.3	μA
	"0" level	I _{IL}	-0.3	-	-	μA
Input Voltage	"1" level, V _{DD} = 10 V	V _{IH}	7.5	5.75	-	V
	"0" level, V _{DD} = 10 V	V _{IL}	-	4.25	3.0	V

CO Output Characteristics (V_{DD} = 10, V_{SS} = 0 V)

TTL Output Voltage (TTL Model)	"1" level, I _O = 8 mA	V _{OH}	2.4	-	-	V
	"0" level, I _O = 2.5 mA	V _{OL}	-	-	0.8	V
CMOS Output Current	V _{DD} = 10 V, V _{OH} = 9.5 V	I _{OH}	-1.3	-2.25	-	mA
	V _{DD} = 10 V, V _{OL} = 0.5 V	I _{OL}	1.1	2.25	-	mA

ANALOG ELECTRICAL CHARACTERISTICS (V_{DD} = 10 V, V_{AG} = 5 V, V_{SS} = 0 V, T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
DC Input Current (V _{AG})	I _I	-50	-	+50	μA
DC Input Current (TxI, RxI)	I _I	-10	-	+10	μA
AC Input Impedance (TxI, RxI)	Z _{in}	0.2	1.0	-	MΩ
Input Voltage Range (TxI, RxI)	V _{in}	V _{SS} + 1.5	-	V _{DD} - 1.5	V

OP-AMP CHARACTERISTICS (V_{DD} = 5 to 10 V, V_{AG} = V_{DD}/2, V_{SS} = 0 V, T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Input Offset Voltage (AO)	I _{IO}	-50	-	+50	mV
Open Loop Gain (R _L = 10 kΩ)	A _{OL}	-	45	-	dB
Input Bias Current (A+, A-)	I _{IB}	-	±0.1	-	μA
Output Noise (1900 Ω)	P _N	-	-3	-	dBmC
Slew Rate	S _R	-	2	-	V/μs
Output Voltage Swing (R _L = 600 Ω to V _{AG})	-	1.5 V	-	V _{DD} - 1.5 V	V

MC145440

2

DIGITAL SWITCHING CHARACTERISTICS (V_{DD} = 5 V, V_{SS} = 0 V, T_A = 25°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Input Rise and Fall Times	C1, O/A, ST				
Input Pulse Width	t _r , t _f	—	—	4	μs
	(TTL Model) O/A				
	(CMOS Model) C1, O/A, ST	200	—	—	ns
Clock Frequency (Driven by External Clock) (C1 Pin)	t _w	125	—	—	
Crystal Frequency	f _c	—	1.0	4.0	MHz
	C1, C2	f _x	1.0	—	4.0
					MHz

LOW-BAND FILTER CHARACTERISTICS (V_{DD} = 10 V, V_{AG} = V_{DD}/2, V_{SS} = 0 V, T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Full Scale Input Voltage (+3 dBmO)	V _{FS}	2.13	—	—	V _{p-p}
Gain at 1170 Hz, 0 dBmO	A _r	9.0	10.0	11.0	dB
Idle Noise, Input = V _{AG} , 900 Ω load	P _N	—	20	26	dBmC
Dynamic Range (Full Scale Output/Idle Noise)	DR	72	78	—	dB
Total Harmonic Distortion	THD	—	1.0	—	%
Pass-Band Ripple					
	1070 Hz to 1270 Hz	—	—	—	
Pass-band Response, Ref. 1070 Hz, 0 dBmO					
	1270 Hz	—	—1.5	—	2
Rejection (Ref. 1170 Hz)					
	2025 Hz to 2225 Hz	—	—55	—	1.5
Differential Group Delay					
	1070 Hz to 1270 Hz	—	—	—	600
					μs

HIGH-BAND FILTER CHARACTERISTICS (V_{DD} = 10 V, V_{AG} = V_{DD}/2, V_{SS} = 0 V, T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Full Scale Input Voltage (+3 dBmO)	V _{FS}	2.13	—	—	V _{p-p}
Gain at 2125 Hz, 0 dBmO	A _r	9.0	10.0	11.0	dB
Idle Noise, Input = V _{AG} , 900 Ω load	P _N	—	20	26	dBmC
Dynamic Range (Full Scale Output/Idle Noise)	DR	72	78	—	dB
Total Harmonic Distortion	THD	—	1.0	—	%
Pass-Band Ripple					
	2025 Hz to 2225 Hz	—	—	—	
Pass-band Response, Ref. 2025 Hz, 0 dBmO					
	2225 Hz	—	—1.5	—	2
Rejection (Ref. 2125 Hz)					
	1070 Hz to 1270 Hz	—	—55	—	1.5
Differential Group Delay					
	2025 Hz to 2225 Hz	—	—	—	600
					μs

V_{ref} CHARACTERISTICS (V_{DD} = 5 to 15 V, V_{ref} = V_{DD}/2, V_{SS} = 0 V, T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
V _{ref} Output Voltage	V _{ref}	-250	±75	+250	mV

เอกสารนี้เป็นเอกสารทบทวนเวลาสำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์จากเอกสาร
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS

VDD (PIN 18) — Positive power supply.

VSS (PIN 9) — Negative power supply.

VAG (PIN 1) — Analog ground. In single supply applications, VAG is driven from Vref.

Vref (PIN 5) — This pin provides an output DC voltage at approximately $(V_{DD}-V_{SS})/2$ for use as an external analog ground in single supply applications. In symmetric dual power supply applications, Vref is not used.

VLS, LOGIC SHIFT VOLTAGE (PIN 10) — This pin determines the input/output logic level compatibility of O/A and CO. When the voltage on this pin is greater than $V_{DD}-0.5V$ and less than VDD, these digital inputs and outputs are CMOS compatible. When the voltage on this pin is less than $V_{DD}-4V$ and greater than VSS, these digital inputs and outputs are TTL compatible, and VLS is connected to digital ground.

C1, C2, CLOCK 1, CLOCK 2 (PIN 7, PIN 8) — These pins connect to an internal crystal oscillator. In operation, a parallel resonant crystal is connected from C1 to C2 as well as a 10 Ω resistor in parallel with the crystal and 20 pF capacitors from C1 and C2 to VSS. Crystal frequencies of 1.0, 3.6864, or 4.0 MHz may be used. Alternatively, an external CMOS level signal at the crystal frequency may be applied to C1 in lieu of the crystal, capacitors, and resistor. The inverted clock signal will appear at C2 and will be a CMOS output from VSS to VDD.

Clk Sel, CLOCK SELECT (PIN 6) — This pin is a three-state selector used to select one of the three crystal/clock options. When at VDD, VAG, or VSS, this pin selects the 4.0, 3.6864, or 1.0 MHz crystal/clock option, respectively, for C1 and C2.

Clock Select Pin 6	Clock Frequency *	Clock Output Pin 11
VDD	4.0 MHz	1.0 MHz
VAG	3.6864 MHz	N/A
VSS	1.0 MHz	1.0 MHz

* Use either an external clock to drive C1 Pin 7 or external crystal across C1 and C2 Pins 7 and 8.

CO, CLOCK OUT (PIN 11) — This provides a 1.0 MHz output clock signal when either the 1.0 or 4.0 MHz clock is

selected and is typically used to drive the clock input to a MC14412 or MC6860 modem. The clock output is not usable when the 3.6864 MHz option is used. The logic family compatibility (CMOS or TTL) of this output is determined by VLS.

O/A, ORIGINATE, ANSWER (PIN 12) — The mode of the device, originate or answer, is selected with this pin. In the originate mode, selected with a logic "1", the low band band-pass filter is switched into the transmit path and the high band band-pass filter is switched into the receive path. In the answer mode, the filters switch position. The input levels of this pin are determined by VLS.

Txl, TRANSMIT INPUT (PIN 3) — Txl is the input to the transmit band-pass filter which is the low band filter in the originate mode and the high band filter in the answer mode. In the self test mode, this input is routed to the appropriate band-pass filter input so as to pass the modulated data to the demodulator.

TxO, TRANSMIT OUTPUT (PIN 2) — This pin is the output of the Tx output amplifier and typically drives the modulated data into the duplexer or hybrid circuit (see ST pin).

Rxl, RECEIVE INPUT (PIN 13) — Rxl is the input to the receive band-pass filter which is the high band filter in the originate mode and the low band filter in the answer mode. In the self test mode, this input is disabled.

RxO, RECEIVE OUTPUT (PIN 14) — The output of the receive band-pass filter, whether low band or high band, is provided at RxO. Typically, this signal is capacitively coupled to the input of the external carrier detector and limiter. The AC coupling capacitor is required because of the variable DC offset of the receive filter.

ST, SELF TEST (PIN 4) — A "1" on ST puts the device into a self test mode which routes the modulated carrier from Txl, through the appropriate filter, and out RxO back to the receive carrier input of the modem. TxO remains at VAG during a self test operation. This pin is a standard CMOS input regardless of the state of VLS.

A+ (PIN 17) — This is the noninverting input to the spare operational amplifier.

A- (PIN 15) — This is the inverting input to the spare operational amplifier.

AO (PIN 16) — This is the output of the spare operational amplifier.

MC145440

FUNCTIONAL DESCRIPTION

This device is capable of four basic analog configurations determined by the state of O/A and ST. The normal (non-self test) and self test modes in both the answer and originate modes will be discussed.

In the normal originate mode, O/A is a "1" and self test, ST, is a "0". When in this mode, the Tx carrier from the modem is input on TxI and routed through the low band band-pass filter. The filter output is switched to the input of the Tx op-amp which typically drives the Tx carrier off chip into a duplexer circuit which could be implemented with the spare operational amplifier. The output of the duplexer drives RxI which is switched to the input of the high band band-pass filter. The filter output is available at RxO which is typically the input to a limiter and carrier detector.

The normal answer mode is established by a "0" on both O/A and ST. This mode is identical to the normal originate mode with one exception: the band-pass filters swap positions, i.e., the high band band-pass filter is switched into the transmit path, and the low band band-pass filter is switched into the receive path.

When used with the MC14412 in the self test mode, the device will function as follows. A "1" on the self test pin of both devices enables the self test mode. The modem switches its demodulator to its modulator frequency and demodulates its own modulated carrier. The modem filter switches the transmit carrier of the modem from TxI through the low band filter and out the RxO pin to the limiter when in the originate mode. When the system is in the answer mode, the modulated signal is instead routed through the high-band filter. TxO will remain at mid-supply (VAG) during self test operations.

2

FIGURE 1 — TEST CIRCUIT

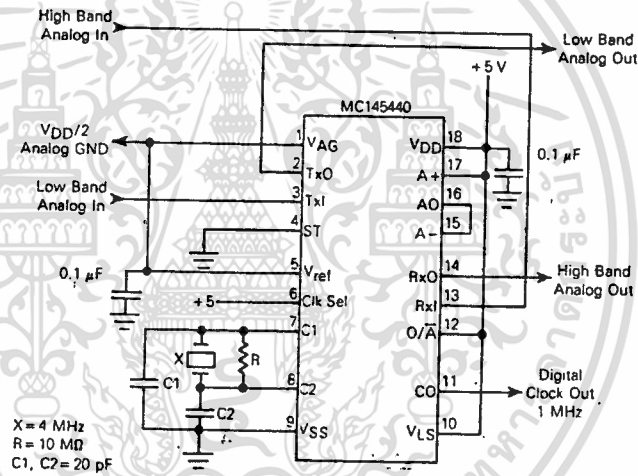
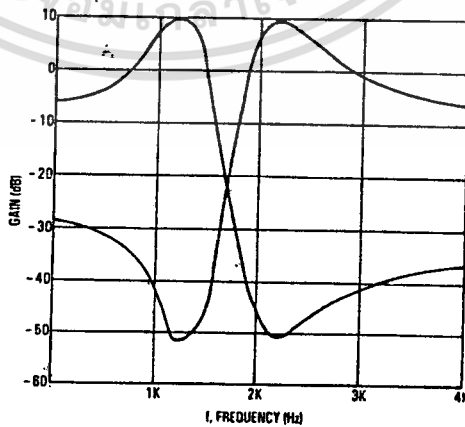
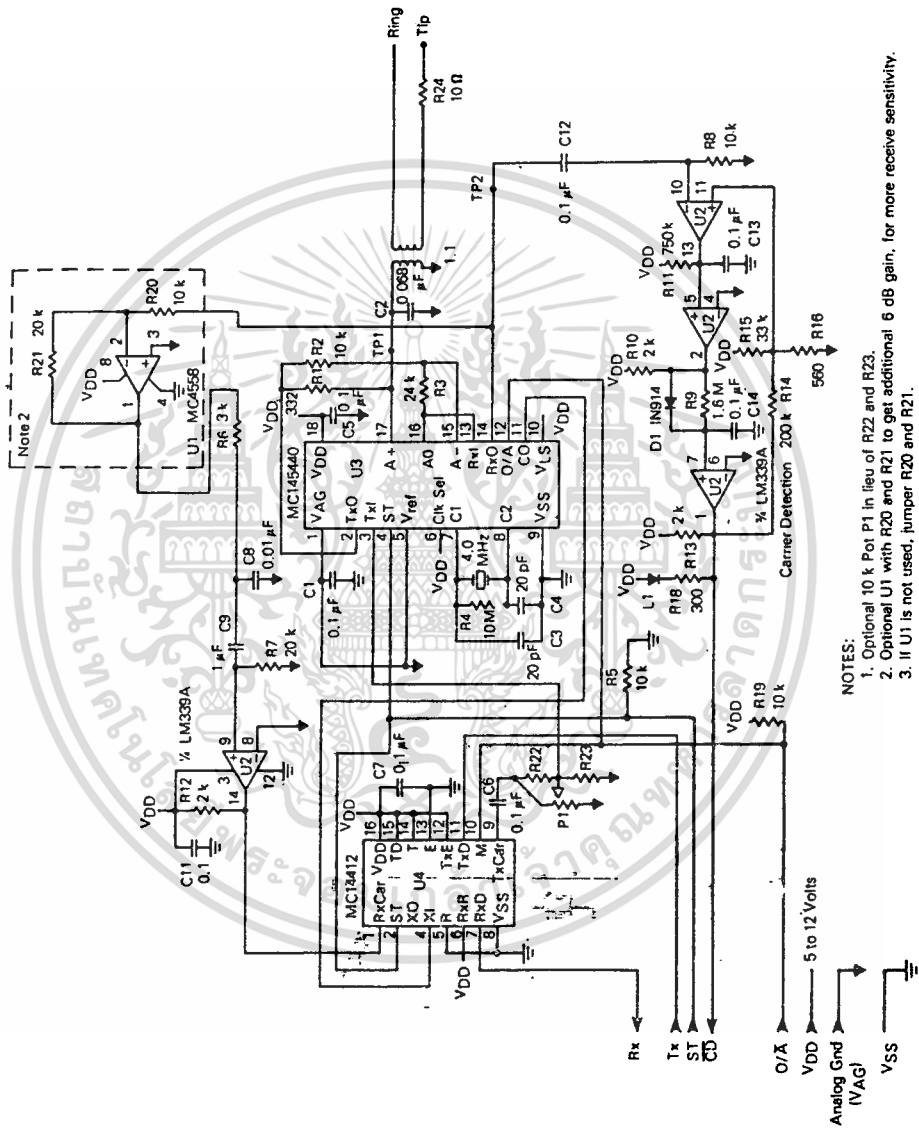


FIGURE 2 — MC145440 FREQUENCY RESPONSE



MC145440

FIGURE 3 -- TYPICAL MC145440 APPLICATION (+5 V SINGLE SUPPLY)



- NOTES:
1. Optional 10 k Pot P1 in lieu of R22 and R23.
 2. Optional U1 with R20 and R21 to get additional 6 dB gain, for more receive sensitivity.
 3. If U1 is not used, jumper R20 and R21.

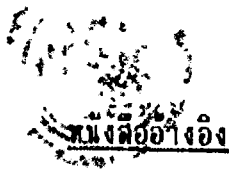
กิติกรรมประกาศ

โครงการและปฏิญานินนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยความสำเร็จช่วยเหลือจากอาจารย์ปราโมทย์ วาดเขียน ,รศ. ดร. วิวัฒน์ กิรานนท์ ที่ได้ให้คำปรึกษาตลอดจนข้อเสนอแนะในด้านต่าง ๆ อาจารย์กอบชัย เดชหาญ ที่เอื้อเฟื้อห้องทำโครงการห้องใหม่ รวมทั้งเพื่อน ๆ ทั้งหลายให้ทั้งกำลังกาย และกำลังใจ ตลอดจนเจ้าหน้าที่ฝ่ายธุรการภาคโทรคมนาคมทุกท่านด้วย

ส่วนดีของปฏิญานินนธ์ฉบับนี้ ขอมอบให้แก่ครูบาอาจารย์, บิถัมมารดา ตลอดจนผู้มีพระคุณทุกท่าน ถ้ามีข้อบกพร่องประการใด ๆ ที่เกิดขึ้นขณะผู้จัดทำจะขอรับผิดชอบไว้ ณ ที่นี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. เอกสารอ้างอิงที่เป็นภาษาไทย

1. น.ต. ดร.ไพศาล สงวนหม่ม และ รศ. ยืน ภู่วรรณ, "การสื่อสารข้อมูลและไมโครคอมพิวเตอร์เนตเวิร์ค", ซีเอ็ดยุคเคชั่น, 2531
2. สุริยัน ศรีสวัสดิ์กุล, "การสื่อสารข้อมูลคอมพิวเตอร์", พิสิทธ์เซ็นเตอร์การพิมพ์
3. ชานินทร์ ภาวศาสนวงศ์ และ ทินกร ดึก, "การอินเทอร์เฟส IBM PC", พิสิทธ์เซ็นเตอร์การพิมพ์
4. ชุชัย อนุสารตั้งเจริญ และ ทินกร ดึก, "การสื่อสารข้อมูล", พิสิทธ์เซ็นเตอร์การพิมพ์
5. วศิณ เพิ่มทรัพย์, "คู่มือ MS-DOS PC-DOS", ดวงกมลสมัย

ข. เอกสารอ้างอิงที่เป็นภาษาอังกฤษ

1. PAUL BATES, "PRACTICAL DIGITAL DATA COMMUNICATIONS WITH LSI APPLICATIONS", PRENTICE-HALL, Inc., 1987
2. TUGAL ANDTUGAL, "DATA TRANSMISSION ANALYSIS, DESIGN AND APPLICATIONS", MCGRAW-HILL
3. IBM CORPORATION, "TECHNICAL REFERENCE PERSONAL COMPUTER", IBM PERSONAL COMPUTER HARDWARE REFERENCE LIBRARY, P., 1983
4. MOTOROLA INC., "TELECOMMUNICATION DEVICE DATA", 1984