



เครื่องปรับแรงดันไฟฟ้าอัตโนมัติ

AUTOMATIC STEP TRANSFORMER VOLTAGE STABILIZER



ปริญญานพนธ์นี้เป็นส่วนหนึ่งของการศึกษาดตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสาร 009619 ไปใช้

ปริญญาโทปีการศึกษา 2534

ภาควิชา วิศวกรรมศาสตรมหากรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องปรับแรงดันไฟฟ้าอัตโนมัติ

(AUTOMATIC STEP TRANSFORMER VOLTAGE STABILIZER)

ผู้จัดทำ

1. นาย บุญชาย ชัยละมัย

2. นาย อาพล เพราะสาเนียง

3. นาย เมธี พรหมทอง

.....อาจารย์ที่ปรึกษา

.....อาจารย์ที่ปรึกษา

.....อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องปรับแรงดันไฟฟ้าอัตโนมัติ

บุญช่วย ยิ้มละมัย

อาพล เพราะสาเนียง

เมธี พรหมทอง

อาจารย์ กฤษดากร กล่อมการ อาจารย์ที่ปรึกษา

ปีการศึกษา 2534

บทคัดย่อ

ในปัจจุบันจะเห็นได้ว่าการพัฒนาทางด้านเทคโนโลยีและอุตสาหกรรมซึ่งเราจะพบว่าระบบไฟฟ้า ที่ใช้กันอยู่ในปัจจุบันมีเหตุขัดข้องอยู่เสมอ เป็นสาเหตุที่ทำให้เครื่องใช้ไฟฟ้าและ เครื่องจักรที่ใช้งานในอุตสาหกรรมเกิดเสียหายได้ อันเป็นสาเหตุที่ทำให้การผลิตงานน้อยลง หรือ หยุดชะงัก ในบริบทนี้พันธบัตรนี้ได้มีการ ออกแบบ สร้าง และ ทดลอง เครื่องปรับแรงดันไฟฟ้าอัตโนมัติ (Automatic Step Transformer Voltage Stabilizer) ซึ่งการทำงานทุกอย่างถูกควบคุมด้วยวงจรทางอิเล็กทรอนิกส์ ใช้งานฮอปแอนัมป์เป็น ตัว เปรียบเทียบสัญญาณแรงดันอินพุตกับค่าที่ตั้งไว้ แล้วนำสัญญาณเอาต์พุตควบคุมการต่อเก็บของสวิตช์ทรานส์ฟอร์มเมอร์ ภายทางด้านปฏิกิริยาของทรานส์ฟอร์มเมอร์จะมีจุดเก็บเพื่อให้ศักดาไฟฟ้าทางออกกลับสู่สภาพที่กำหนดไว้ในการทำงานจริง คือ 220 โวลต์ และสามารถจ่ายโหลดได้ประมาณ 2.5 KVA

(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AUTOMATIC STEP TRANSFORMER VOLTAGE STABILIZER

Boonchoy Yimlamai

Amphon Phroasamniang

Metee Promthong

Kitdakorn Klomkarn Advisor

1991

Abstract

In present is development technology and industry which electric system was used usually to have objections , it is cause electric equipment and machine engine which was used in industry working , was demaged , it is cause product is less or stop . In this thesis was showed that design , built and testing , automatic step transformer voltage stabilizer which all of working system was controlled by electronic circuit , by using op-amp for compare signal input voltage with reference voltage and take signal output voltage control connecting tap of step transformer . Primary coil of transformer have point of tap for output voltage out to siluation which stick can working equal 220 volts and can take load about 2.5 KVA .

(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	ก, ข
สารบัญตาราง	1
สารบัญรูป	2
บทที่ 1 บทนำ	5
1 ความเป็นมาของโครงการงาน	5
2 วัตถุประสงค์	6
3 ขอบเขตของงาน	6
4 ประโยชน์ที่คาดว่าจะได้รับ	6
บทที่ 2 ทฤษฎี	7
2.1 ไอซี	7
2.2 ลักษณะสมบัติทั่วไปและการจ่ายกระแสไฟเลี้ยง	8
2.3 EXCLUSIVE OR GATE	9
2.4 สัญญาณดิจิทัล วงจรตั้ง เวลา และนาฬิกาสเตเบิล	
ไอซี 555	10
2.5 การใช้งานไอซี 555	12
การใช้เป็นวงจรมานัสเตเบิล	12
วงจระสเตเบิล	14
การมอดูเลททางความกว้างของพัลส์	15
การมอดูเลททางคาบของพัลส์	17
2.6 ฟลิปฟลอป	18
การทงานของสัญญาณนาฬิกา กับฟลิปฟลอป	18

ลิขสิทธิ์ของงานชิ้นนี้ D
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.7 ออนเอมป์	20
วงจรถ่ายเทียบแรงดัน (Voltage Comparator)	20
การทำงานของวงจรถ่ายเทียบแรงดันแบบใช้งาน	20
ตัวอย่างการออกแบบ	22
วงจรถ่ายเทียบแรงดันกับฮิสเตอร์ิซิส (Comparator With Hysteresis)	25
ฮิสเตอร์ิซิส (Hysteresis)	27
การป้อนกลับแบบบวก (Positive Feedback)	29
2.8 วงจรพัลส์	40
2.9 Auto-transformer	42
บทที่ 3 การออกแบบและการทำงานของวงจร	51
3.1 การออกแบบวงจร	55
3.2 การทำงานของวงจร	63
บทที่ 4 การทดลองปรับแต่ง เครื่องและผลการทดสอบ	73
4.1 การปรับแต่ง เครื่อง	73
4.2 การทดสอบ	74
4.3 ผลการทดสอบ	74
4.4 ขั้นตอนการรายงาน	80
บทที่ 5 ข้อสรุปและบทวิจารณ์	81
5.1 สรุป	81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าการ 5.2 บทวิจารณ์ ทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสาร 81 ครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
ภาคผนวก	83
รายละเอียดอุปกรณ์ที่ใช้	83
กิตติกรรมประกาศ	111
บรรณานุกรม	112



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงค่ากระแสไฟเลี้ยงในไอซีโดยเฉลี่ย	9
ตารางที่ 3.1 ตารางความจริงของ EX-OR	61
ตารางที่ 4.1	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้นขณะ no load	74
ตารางที่ 4.2	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าลดลง no load	75
ตารางที่ 4.3	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้น on load	76
Load R (หลอดไฟ 100 W จำนวน 10 ดวง)	
ตารางที่ 4.4	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าลดลง on load	77
Load R (หลอดไฟ 100 W จำนวน 10 ดวง)	
ตารางที่ 4.5	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้น on load	78
Load L (Motor single phase 1/4 HP.)	
ตารางที่ 4.6	
แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าลดลง	79
Load L (Motor single phase 1/4 HP.)	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

		หน้า
รูปที่ 2.1	แสดงการทำงานและวงจรเกทของ EX-OR	10
รูปที่ 2.2	แสดงไอซีเบอร์ 7486	10
รูปที่ 2.3	วงจรภายใน IC 555	11
รูปที่ 2.4	วงจรมินสเตเบิล	12
รูปที่ 2.5	สัญญาณของมินสเตเบิลมีลทิว เบร เคอร์	13
รูปที่ 2.6	มินแกรมแสดงเวลา T	13
รูปที่ 2.7	วงจรอะสเตเบิลมีลทิว เบร เคอร์	14
รูปที่ 2.8	สัญญาณคลื่นวงจระอะสเตเบิล	15
รูปที่ 2.9	การหาความถี่จากกราฟ	15
รูปที่ 2.10	วงจรมอดูเลททางความกว้างของพัลส์	16
รูปที่ 2.11	รูปลักษณะสัญญาณ	16
รูปที่ 2.12	วงจรมอดูเลททางตำแหน่งของพัลส์	17
รูปที่ 2.13	ลักษณะสัญญาณ	17
รูปที่ 2.14	วงจรถอบหาค่าความผิดเพี้ยนชนิด D	19
รูปที่ 2.15	แสดงวงจรพื้นฐานของการนำปใช้งาน ของวงจร เปรียบเทียบแรงดัน	21
รูปที่ 2.16	คุณสมบัติของ VOLTAGE TRANSFER	22
รูปที่ 2.17	วงจรถอบค่าความผิดเพี้ยนของความต้านทาน	23
รูปที่ 2.18	แสดงวงจรแรงดันอ้างอิงด้วยค่า V_{LT} กับ V_{UT}	24
รูปที่ 2.19	เป็นวงจรภาคแสดงผลที่ตรงข้ามกับรูป 2.17	25
รูปที่ 2.20	แสดงสัญญาณชายนับริสท์ที่บ่อน เข้ากับวงจรชยาย ZERO-CROSSING พร้อมกับเอาท์พุทที่ได้	26
รูปที่ 2.21	วงจรชยาย ZERO-CROSSING ที่อินพุท มีสัญญาณรบกวนบนอยู่	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 2.22 กราฟคุณสมบัติของ VOLTAGE TRANSFER หรือ HYSTERESIS ของวงจรถายแบบ ZERO-CROSSING	28
รูปที่ 2.23 แสดงสัญญาณอินพุตกับเอาต์พุต จากการที่นำเอา ฮีสเตอร์ซิสมาประยุกต์เพื่อลดสัญญาณรบกวน	29
รูปที่ 2.24 วงจรการบ้อนกลับ	30
รูปที่ 2.25 การบ้อนกลับด้วยวงจรแบ่งแรงดันเพื่อทำให้เกิด แรงดันฮีสเตอร์ซิสกับอินพุต.	30
รูปที่ 2.26 วงจร NONZERO CROSSING DETECTOR	31
รูปที่ 2.27 a กราฟคุณสมบัติของ VOLTAGE TRANSFER หรือแรงดัน ฮีสเตอร์ซิสที่เลื่อนไปตามแกนอินพุต	33
รูปที่ 2.27 b รูปสัญญาณอินพุต - เอาต์พุตที่เทียบกันและ เกิดจากการ เลื่อนกราฟแรงดันฮีสเตอร์ซิส	33
รูปที่ 2.28 วงจรที่ทำให้กราฟแรงดันฮีสเตอร์ซิส เลื่อนไปตามรูป 2.27 a	34
รูปที่ 2.29 แสดงวิธีการคำนวณหาแรงดันที่อินพุต $V_i +$ ด้วยวิธี SUPERPOSITION	35
รูปที่ 2.30 เป็นฮีสเตอร์ซิสที่ได้จากตัวอย่างที่ 2	37
รูปที่ 2.31 กราฟฮีสเตอร์ซิสของตัวอย่างที่ 3	38
รูปที่ 2.32 แสดงวงจรการบ้อนกลับที่ทำให้เกิดรูปฮีสเตอร์ซิส กับวงจรถายนอนอินเวอร์ตติง	39
รูปที่ 2.33 แสดงการนำเอาไบเพนซีอิมิตเตอร์ (Ref) ไปต่อเข้ากับแหล่งจ่ายไฟเลี้ยงออนแอมป์ 15 V.	39
รูปที่ 2.34 ลักษณะการสวิตช์ของทรานซิสเตอร์	40
รูปที่ 2.35 แสดงคุณสมบัติของทรานซิสเตอร์	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 2.36 แสดงช่วงการอิ่มตัวและการคัทออฟ	41
รูปที่ 2.37 แสดงรูป ออโตรี ทรานส์ฟอร์มเมอร์	42
รูปที่ 2.38 แสดงความสัมพันธ์แรงเคลื่อนกับกระแส	48
รูปที่ 3.1 แสดงแผนผังการดำเนินงาน	54
รูปที่ 3.2 แสดงวงจรลวดระดับศึกษาไฟฟ้าและวงจรกำเนิดสัญญาณไฟฟ้า	56
รูปที่ 3.3 แสดงเวฟฟอร์มของวงจรกำเนิดสัญญาณไฟฟ้า	57
รูปที่ 3.4 แสดงวงจรศึกษาเปรียบเทียบและวงจรแบ่งระดับศึกษา	58
รูปที่ 3.5 แสดงวงจร NON-INVERTING	60
รูปที่ 3.6 แสดงวงจร POWER	67
รูปที่ 3.7 แสดงแผ่นลายปรีนท์ด้านบน	68
รูปที่ 3.8 แสดงแผ่นลายปรีนท์ด้านล่าง	69
รูปที่ 3.9 แสดงแผ่นลายปรีนท์ด้านล่างของวงจรรีเลย์	70
รูปที่ 3.10 แสดงตำแหน่งการวางอุปกรณ์บนแผ่นปรีนท์	71
รูปที่ 3.11 แสดงแผ่นลายปรีนท์และตำแหน่งการวางอุปกรณ์ภาคแหล่งจ่าย	72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ความเป็นมาของโครงการ

ในปัจจุบันจะเห็นได้ว่าความเจริญทางเทคโนโลยีได้พัฒนาสูงขึ้น อย่างรวดเร็ว ไม่ว่าจะเป็นทางด้านเครื่องมือ เครื่องใช้ อุปกรณ์ต่าง ๆ รวมทั้งระบบควบคุม การขยายตัวทางด้านอุตสาหกรรม ซึ่งทั้งหมดนี้ส่วนใหญ่ล้วนอาศัยพลังงานไฟฟ้าทั้งสิ้น ซึ่งปัญหาที่สำคัญของระบบไฟฟ้าของประเทศที่กำลังพัฒนาอยู่ได้แก่ ปัญหาสภาวะแรงดัน หรือคัทตาไฟฟ้า ซึ่งทั้งนี้เนื่องมาจากแหล่งไฟฟ้าไม่สามารถขยายกำลังตามความต้องการได้ จึงทำให้มีสภาวะของแรงดันไฟฟ้าเปลี่ยนแปลงตลอดเวลา ลักษณะของสภาวะ ผิดปกติที่เกิดขึ้นและพบเห็นอยู่บ่อย ๆ คือ

1.1 ลักษณะแรงดันไฟฟ้าสูงกว่าปกติ ซึ่งโดยมากจะเกิดขึ้นในส่วนของสายส่งอยู่ ต้นหม้อแปลง หม้อแปลงมีการใช้โหลดน้อยลงจึงทำให้คัทตาทางด้านของทุติยภูมิสูงขึ้น โดยทั่วไปคัทตาที่สูงกว่าปกตินี้จะอยู่ในช่วง 10 เปอร์เซ็นต์ ของสภาวะแรงดันของ ไฟฟ้าปกติ (ซึ่งโดยปกติแรงดันจะอยู่ในช่วงที่ระดับ 220 โวลท์) จากลักษณะ ดังกล่าวถ้าป้อนแรงดันเข้าสู่อุปกรณ์ไฟฟ้าต่าง ๆ ก็อาจจะก่อให้เกิดความเสียหายของ อุปกรณ์เหล่านี้ได้

1.2 ลักษณะแรงดันไฟฟ้าต่ำกว่าปกติ ซึ่งโดยมากจะเกิดขึ้นเมื่อมีความต้องการใช้ ไฟฟ้าพร้อม ๆ กัน ทำให้หม้อแปลงต้องจ่ายโหลดเพิ่มขึ้น ทำให้แรงดันลดลง สภาวะ ที่แรงดันไฟฟ้าต่ำกว่าปกตินี้จะอยู่ในช่วง 20 เปอร์เซ็นต์ ของสภาวะแรงดันไฟฟ้าปกติ (หรือลดต่ำลงถึง 180 โวลท์ จากสภาวะปกติ 220 โวลท์) สภาวะแรงดันไฟฟ้า ที่ต่ำกว่าปกตินี้จะก่อให้เกิดความเสียหายต่ออุปกรณ์ไฟฟ้าได้เช่นกัน

ดังนั้นอุปกรณ์ไฟฟ้าต่าง ๆ เพื่อป้องกันความเสียหายที่จะเกิดขึ้นได้ จึงจำเป็นต้องรักษาระดับแรงดันให้คงที่พอสมควรจากแหล่งจ่ายไฟฟ้าเปลี่ยนแปลงขึ้นลงมาก ๆ การควบคุมรักษาระดับแรงดันไฟฟ้าให้คงที่นี้มีอยู่หลายวิธีด้วยกัน ซึ่งอาจจะแตกต่างกัน หรือเหมือนกันในบางส่วน ตามโครงสร้างและอุปกรณ์ที่ใช้ สำหรับการออกแบบเครื่อง รักษาระดับแรงดันไฟฟ้าในโครงการนี้ เป็นการปรับปรุงและแก้ไขขนาดของแรงดัน

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 วัตถุประสงค์

- 2.1 เพื่อศึกษาถึงสถานะของระดับแรงดันไฟฟ้าที่ใช้จริง ในช่วงเวลาต่างๆ
- 2.2 หาแนวทางในการปรับปรุงขนาดของแรงดันไฟฟ้าให้มีขนาดคงที่ ที่ 220 v.
- 2.3 เพื่อศึกษาการทำงานของเครื่องปรับแรงดันไฟฟ้า
- 2.4 สร้างเครื่องปรับสภาพแรงดันไฟฟ้า ให้คงที่ ที่ 220 โวลท์
- 2.5 นำเครื่องนี้ไปใช้งานในลักษณะที่แรงดันไฟฟ้าผิดปกติ เช่น ไฟตก ไฟเกิน
- 2.6 เพื่อที่จะทำให้อุปกรณ์ไฟฟ้ามีอายุการใช้งานและมีประสิทธิภาพที่ดียิ่งขึ้น

3 ขอบเขตของงาน

- 3.1 เมื่อ Input Voltage มีค่าต่ำกว่า 220 v.คือในช่วง 180 v.- 215 v. จะทำให้ Output Voltage ของเครื่องมีค่าคงที่ที่ 220 v. \pm ไม่เกิน 5 v.
- 3.2 เมื่อ Input Voltage มีค่าสูงกว่า 220 v.คือในช่วง 221 v.- 230 v. จะทำให้ Output Voltage ของเครื่องมีค่าคงที่ที่ 220 v. \pm ไม่เกิน 5 v.
- 3.3 สามารถจ่ายโหลดได้ ประมาณ 2.5 KVA
- 3.4 รูปคลื่นของสัญญาณ Output ปรกติจากสัญญาณกระชาก เนื่องจากการทำงานของชุดตัดต่อรีเลย์ เพื่อปรับขนาดแรงดัน

4 ประโยชน์ที่คาดว่าจะได้รับ

- 4.1 เกิดทักษะในด้านเทคโนโลยีในการที่จะนำไปใช้เป็นแนวทางที่จะพัฒนาระบบควบคุมและป้องกันแบบอื่น
- 4.2 ป้องกันอันตรายแก่ อุปกรณ์ไฟฟ้าในกรณีที่มีแรงดันไฟฟ้าเปลี่ยนแปลง
- 4.3 ช่วยให้อายุการใช้งานของเครื่องใช้ไฟฟ้ามีอายุการทำงานที่นานขึ้น
- 4.4 สามารถนำเครื่องปรับแรงดันไฟฟ้า ไปประยุกต์ใช้กับโรงงานอุตสาหกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 ไอซี

ผลการพัฒนาเทคโนโลยีสารกึ่งตัวนำทำให้เกิดผลิตภัณฑ์ใหม่ที่เรียกว่า ไอซี (IC = integrate circuit) โดยลักษณะของไอซี เป็นวงจรที่ประกอบด้วยอุปกรณ์อิเล็กทรอนิกส์ ที่เชื่อมต่อกันเป็นวงจรโดยที่อุปกรณ์ทุกตัววางอยู่บนแผ่นสารกึ่งตัวนำเดียวกัน ข้อดีเด่นของไอซีเห็นจะได้แก่วงจรมีขนาดเล็กใช้งานง่ายกินไฟน้อย มีความเชื่อถือได้สูง และยังมีต้นทุนการผลิตต่ำกว่าวงจรแบบแยกส่วนอีกด้วย

เนื่องจากอุปกรณ์อิเล็กทรอนิกส์ทุกตัว ที่ประกอบอยู่บนสารกึ่งตัวนำแผ่นเดียวกันนี้ ทำให้เราสามารถสร้างมันขึ้นมาทีละมาก ๆ และแต่ละตัวจะมีคุณสมบัติคล้ายกัน ซึ่งมีผลทำให้วงจรมีประสิทธิภานสูง ราคาต่อวงจรต่ำ ซึ่งเป็นข้อดีของไอซีที่ทำให้มีผู้นิยมใช้กันมาก

มองในมุมกลับไอซีก็คืออุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งที่ทำมาจากสารกึ่งตัวนำ เช่นเดียวกับทรานซิสเตอร์ ไดโอด แต่สำหรับไอซีจะมีหน้าที่การทำงานที่แทนที่การทำงานของทรานซิสเตอร์ ไดโอด ตัวต้านทาน ตัวเก็บประจุได้จำนวนมาก ตัวไอซีตัวหนึ่งอาจจะมีขนาดเล็กมากซึ่งขนาดด้านละไม่ถึง .30/1000 นิ้ว

ในปัจจุบันเราจะพบเห็นไอซีในวงจรอิเล็กทรอนิกส์มากขึ้น และนับวันชิ้นส่วนทางอิเล็กทรอนิกส์อื่น ๆ เช่น ทรานซิสเตอร์ ไดโอด ก็จะลดน้อยลงไปมาก วงจรบางวงจรในปัจจุบันเกือบจะประกอบไปด้วยตัวไอซีล้วน ๆ

ถ้าหากว่าเราแบ่งดูจากการทำงานของไอซีในลักษณะที่ตัวไอซีให้ผลลัพธ์ออกมา ถ้าลมมติว่าแรงดันเอาท์พุทเป็นความหมายได้ตลอดช่วงค่าแรงดันของการทำงาน หรือตลอดช่วงค่าแรงดันไฟเลี้ยง เช่น เอาท์พุทของออปแอมป์ สามารถเป็นไปได้อะไรก็ตาม ตามที่เราต้องการในระดับขอบเขตของแรงดันไฟเลี้ยง+ หรือ ให้เอาท์พุทเป็นลักษณะสัญญาณที่ต่อเนื่อง เปลี่ยนแปลงกับเวลา ก็เรียกไอซีชนิดนี้ว่า *อานาล็อกไอซี* ไอซีจำพวกนี้ได้แก่ ไอซีจำพวกออป-แอมป์ ไอซีโวลเตจเรกูเลเตอร์ ไอซีวงจรขยาย ไอซีวงจรตั้งเวลา ไอซีวงจรเปรียบเทียบและไอซีจำพวกเฟลลลอคูป

จะเห็นได้ว่าไอซีประเภทนี้ยังมีความสำคัญอยู่อีกมากเช่นกัน และการดัดแปลงและประยุกต์ใช้ไม่ว่ายุคใดไปใช้งานของไอซีเหล่านี้ก็มีอย่างมากมาย อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ลักษณะสมบัติทั่วไปและการจ่ายกระแสไฟเลี้ยง

ไอซีที่ที่แอลที่รู้จักกันดีจะมีเบอร์อยู่ในกลุ่ม 54/74 นั่นคือเป็นเบอร์ที่ขึ้นต้นด้วยหมายเลข 74 หรือ 54 โดยทั่วไปไอซีในกลุ่มนี้จะมีลักษณะดังนี้

- 74 เป็นไอซีที่ทำงานได้เมื่ออุณหภูมิสิ่งแวดล้อมอยู่ระหว่าง 0 -70 c
- 54 เป็นไอซีที่ทำงานได้เมื่ออุณหภูมิสิ่งแวดล้อมอยู่ระหว่างถึง -25 ถึง +125 c
- 54/74 เป็นไอซีชนิดมาตรฐานใช้งานทั่วไป
- 54H/74H เป็นไอซีชนิดความเร็วสูง H ย่อมาจาก High speed
- 54L/74L เป็นไอซีชนิดมีกำลังงานสูญเสียในตัวต่ำหรือกินไฟน้อย L ย่อมาจาก Low power
- 54S/74S เป็นไอซีชนิดชอตกกี โดยใช้อุปกรณ์แอกติฟภายในเป็นชอตกกี S ย่อมาจากคำว่า Schottky
- 54LS/74LS เป็นไอซีชนิดมีกำลังงานสูญเสียในตัวต่ำและเป็นชนิดชอตกกีด้วย

ลักษณะทางไฟฟ้าทั่วไป

แรงดันไฟเลี้ยง 5.0 โวลต์

แรงดันเอาต์พุทเมื่อแสดงลอจิก "0" 0.2 - 0.4 โวลต์

แรงดันเอาต์พุทเมื่อแสดงลอจิก "1" 3.0 - 4.0 โวลต์

มีความสามารถแยกสัญญาณรบกวนได้ 1 โวลต์

การจ่ายไฟเลี้ยง

เป็นการยากมากที่จะคำนวณหาจำนวนกระแสทั้งหมด ที่จ่ายจากวงจรจ่ายไฟเลี้ยงให้กับวงจรที่แอล แต่ก็เป็นการโชคดีอยู่ประการหนึ่งที่ผู้ผลิตจะบอกไว้ให้ในส่วนของลเปคที่เขียนไว้ในช่อง I_{CC1} และ I_{CCL} คำว่า I_{CC1} ก็หมายถึงกระแสจากไฟเลี้ยงจ่ายให้กับวงจรขณะที่เอาต์พุทอยู่ในสภาวะ "1" ส่วน I_{CCL} หมายถึงกระแสจากไฟเลี้ยงจ่ายให้กับวงจรขณะที่เอาต์พุทอยู่ในสภาวะ "0" แต่ในการที่จะนำมาว่ากรณีใดๆ ทั้งสิ้น อีกที่ห้ามมิให้ตัดแรงจ่ายและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งไม่ว่ากรณีใดๆ เราจะต้องนำเอาเฉพาะ I_{CC1} หรือ I_{CCL} ค่าใดค่าหนึ่งมา



ใช้งาน ในการออกแบบแทนวงจรมัลติเพล็กซ์ทั้งหมดโดยปกติค่ากำลังงานไฟฟ้าที่จะใช้ในทิกิตแอลแต่ละตัวจะไม่ขึ้นกับความถี่ที่ใช้งาน นอกเสียจากว่าไอซีจำนวนขนาดปานกลางหรือไอซีชนิด MSI อาจจะใช้กระแสเพิ่มขึ้นในขณะที่สิ่งอื่นยังคงเดิมเพื่อช่วยในการออกแบบไฟเลี้ยงอย่างประมาณ เพื่อเป็นการประหยัดเวลาเราสรุปกระแสสำหรับไอซีแต่ละตัวดังนี้

ตารางที่ 2.1 แสดงค่ากระแสไฟเลี้ยงในไอซีโดยเฉลี่ย

กระแสไฟเลี้ยงในไอซีเกต ประมาณ	8 mA.
กระแสไฟเลี้ยงในไอซีอินเวอร์เตอร์ ประมาณ	12 mA.
กระแสไฟเลี้ยงในไอซีชนิดที่มีเกตซับซ้อน ประมาณ	18 mA.
กระแสไฟเลี้ยงในไอซีชนิดฟลิปฟลอป ประมาณ	25 mA.
กระแสไฟเลี้ยงในไอซี MSI ประมาณ	60 mA.
กระแสไฟเลี้ยงในไอซีชนิดขาคอลเลคเตอร์เปิดวงจรโดยมี R 2.2 K Ω เกต ต่ออยู่ ประมาณ	3 mA.

ในไอซีแต่ละตัวส่วนที่จะคำนึงถึงในการนำไอซีต่อเข้ากับวงจรมัลติเพล็กซ์ก็คือ แรงดันและกระแส สำหรับไอซีชนิดทิกิตแอลแล้วโอกาสที่จะเสียหายเกิดได้ทั้งสองกรณี ในกรณีแรงดัน ไอซีชนิดนี้จะทนได้ไม่เกิน 5.5 โวลท์ หรือถ้าให้นำเอาขา V_{cc} ต่อกับกราวด์แล้วนำเอากราวด์ต่อกับ V_{cc} ไอซีก็จะเสียหายทันที

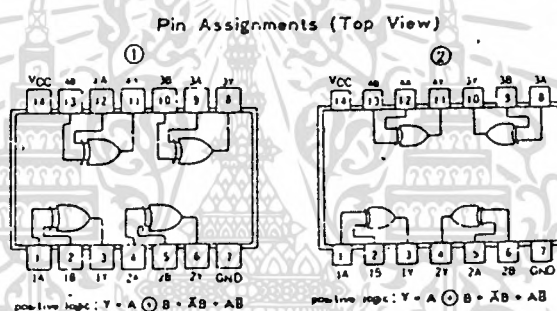
2.3 EXCLUSIVE OR GATE

EX - OR เป็นเกตที่มีความยุ่งยากซับซ้อนมากกว่า AND, NAND, OR และ NOR เกต เกตชนิดนี้เป็นเกตที่ควรแก่การสนใจ เพราะสามารถนำไปใช้งานได้มาก เอาท์พุทของเกตอยู่ในสภาวะ "1" เมื่ออินพุทอันใดอันหนึ่งเท่านั้นที่อยู่ในสภาวะ "1" และถ้าทำ 2 อินพุทให้อยู่ในสภาวะลอจิก "0" หรือ "1" ทั้งคู่ เอาท์พุทจะได้ "0" ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเทคนิคเปลี่ยนเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



รูปที่ 2.1 แสดงตารางการทำงาน และวงจรถูกของ EX - OR



รูปที่ 2.2 แสดง ไอซีเบอร์ 7486

ไอซีเบอร์ 7486 ประกอบด้วย EX - OR เกต 4 เกตที่สามารถแยกใช้งานได้โดยอิสระมีลักษณะพิเศษทางการหน่วงเวลาประมาณ 18 ns. ใช้กระแสจากวงจรจ่ายไฟเลี้ยงประมาณ 18 mA.

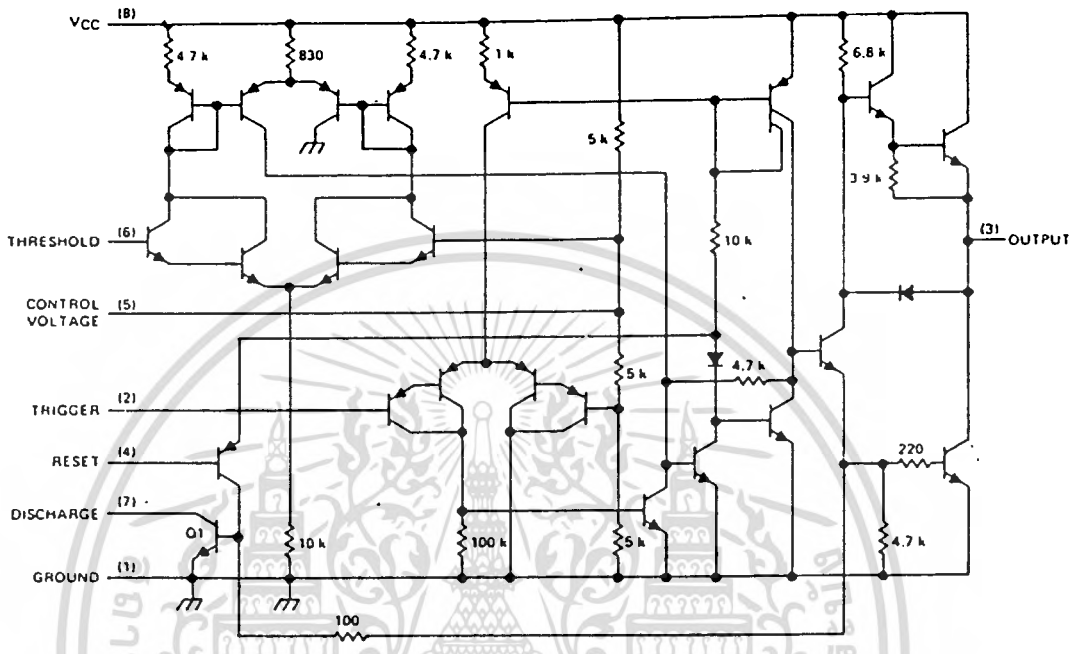
2.4 ลักษณะคิิตคอล วงจรตั้งเวลา และโมโนสเตเบิล

ไอซี 555

ไอซี 555 เป็นไอซีที่รู้จักกันแพร่หลาย และสามารถประยุกต์ใช้งานได้อย่างกว้างขวางวงจรไอซีที่เหมือนกับไอซีเบอร์ 555 แต่กำหนดในรูปเบอร์อื่น เช่น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์อื่นใดของบริษัทยุทโตะโรล่าใช้ชื่อเบอร์ MC 1455 และ MC 1555 สำหรับบริษัทซิกเนติกไมวากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต่ออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ผลิตไอซี 555 สองตัวอยู่ในตัวเดียวกันและให้ชื่อเบอร์ IC 556

วงจรภายใน

วงจรภายในของไอซี 555 แสดงให้เห็นรูปที่ 2.3



รูปที่ 2.3 วงจรภายใน IC 555

การทำงานกรณีเป็นตัวตั้งเวลา

ในกรณีที่เป็นตัวตั้งเวลาหมายถึงลักษณะลอจิกทางด้านเอาต์พุตเป็น "0" จนกระทั่งถึงเวลาที่ตั้งไว้ก็จะเปลี่ยนสถานะเป็นลอจิก "1" เพื่อทำการทำงานอย่างอื่น เช่น ทริกกริเลย์ วงจรกระดิ่ง ฯลฯ

การทำงานของวงจรนี้จะอธิบายได้เมื่อสัญญาณพัลส์ลบป้อนเข้าทางขา 2 ซึ่งมีหน้าที่เป็นสัญญาณ ทริกเกอร์ เพื่อทำการทริกให้วงจรเริ่มทำงาน แรงดันที่ขั้วบวกของอินพุตของตัวเปรียบเทียบ 2 จะมีค่าราว ๆ 1/3 ของแรงดันจ่ายไฟเลี้ยง (V_{CC}) และความต้านทานสามตัวที่ต่ออนุกรมกันในรูปมีค่าเท่ากันคือเท่ากับ R ดังนั้นขนาดของสัญญาณพัลส์ลบจะต้องมีค่าต่ำกว่าค่าของแรงดันอินพุตของตัวเปรียบเทียบ 2 หรือมีค่าน้อยกว่า 1/3 ของแรงดันจ่ายไฟเลี้ยง

เมื่อยังไม่มีสัญญาณพัลส์ลบทรานซิสเตอร์ Q1 จะนำไฟฟ้ากระแสไฟฟ้าทั้งหมดจากแรงดันจ่ายไฟเลี้ยงจะผ่าน RA ไปยังทรานซิสเตอร์ ดังนั้นตัวเก็บประจุ ที่อยู่ภายนอกจะยังไม่ได้รับการประจุแต่เมื่อป้อนสัญญาณทริกเกอร์เข้าที่ขา 2 ของไอซี

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่เสียค่า
ไม่ว่ากรณีใดๆ กรุณาแจ้งชื่อหน่วยงานที่เผยแพร่เอกสารนี้เพื่อขออนุญาตก่อน

ตัวเปรียบเทียบ 2 จะสวิตช์ต่อไปยังวงจรฟลิปฟลอป เมื่อฟลิปฟลอปทำงานจะยังผลให้ทรานซิสเตอร์ Q1 คัทออฟ ดังนั้นกระแสที่ไหลผ่าน RA จึงไหลผ่านทรานซิสเตอร์ Q1 ไม่ได้จึงจำเป็นต้องไหลต่อไปประจุให้กับตัวเก็บประจุ C เมื่อแรงดันที่ตัวเก็บประจุ C มีค่าสูงขึ้นเรื่อย ๆ จนมีค่าถึงประมาณ $2/3$ ของแรงดันไฟเลี้ยงวงจรวงจรถือเปรียบเทียบตัวที่ 1 ก็จะทำงานทันทีทำให้เกิดการกระตุ้นฟลิปฟลอปให้เปลี่ยนสถานะกลับมาอย่างเดิมอีกครั้งจะเห็นได้จากวงจรว่าแรงดันคร่อม C ที่จะเป็นตัวกระตุ้นให้ตัวเปรียบเทียบ 1 ทำงานได้นั้นขึ้นอยู่กับความควบคุมแรงดันเข้าขั้วลบของตัวเปรียบเทียบโดยขา 5 ของไอซี

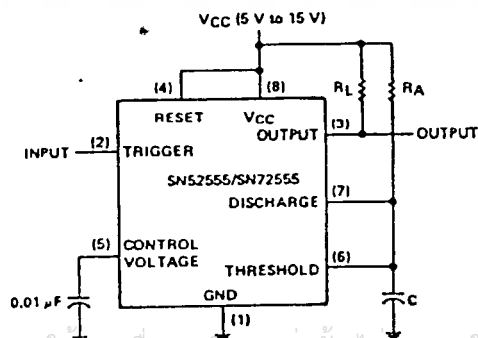
เมื่อฟลิปฟลอปถูกสวิตช์ให้กลับมายังสภาวะเดิมทรานซิสเตอร์ Q1 ก็นำไฟฟ้าอีกครั้ง C จะคายประจุและเตรียมพร้อมสำหรับการทำงานรอบต่อไป จึงพอสรุปได้ว่าการทำงานเป็นการตั้งเวลา 1 ครั้ง จะใช้เวลาประมาณ $1.1 RC$ และถ้าไม่มีการควบคุมแรงดันที่ขา 5 เวลาที่ใช้ในการประจุเป็นตัวตั้งเวลาจะมีค่าในการประจุ C ให้มีค่าถึง $2/3$ ของแรงดัน V_{CC}

เอาท์พุทที่ได้จะออกจากภาคสุดท้ายของไอซีจะมีค่ากระแสสูงสุดได้ถึง 200mA.

2.5 การใช้งานไอซี 555

การใช้เป็นวงจรโมโนสเตเบิล

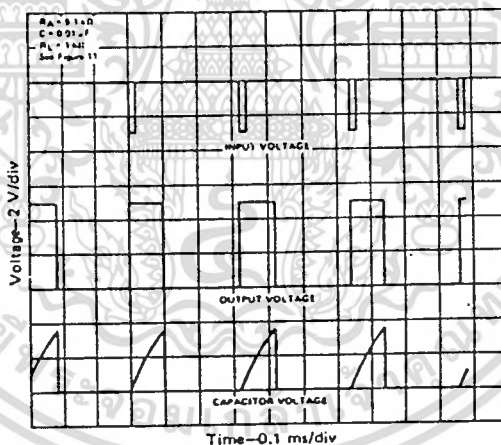
วงจรแบบง่ายของโมโนสเตเบิลมีลติไวเบรเตอร์เป็นดังรูปที่ 2.4 ซึ่งสามารถนำไปประยุกต์ใช้งานในวงจรเครื่องจับการเต้นของหัวใจ เครื่องหารความถี่ การมอดูเลตด้วยพัลส์ หรือในเครื่องจ่ายไฟตรงชนิดสวิตซ์ชิ่งเรกูเลเตอร์



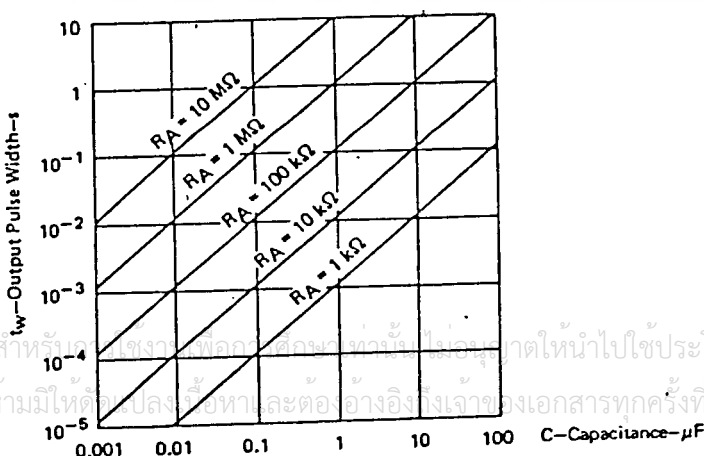
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 2.4 วงจรโมโนสเตเบิล

การทำงานของวงจรถ่วงโดยย่อได้ดังนี้ เมื่อให้วงจรทำงานในหน้าที่เป็น โมโนสเตเบิลเราจะต้องต่อตัวต้านทานหนึ่งตัวและตัวเก็บประจุ ในการกำหนดเวลาของพัลส์ที่เอาท์พุท

เมื่อพิจารณาจากรูปที่ 2.4 ตัวเก็บประจุ C ที่ต่อภายนอกจะคายประจุผ่านทรานซิสเตอร์ในขณะที่ตัวทรานซิสเตอร์อยู่ในสถานะอิ่มตัว เมื่อป้อนสัญญาณทริกเกอร์เข้าที่ขาทริกเกอร์ของไอซีจะทริกฟลิปฟลอป พัลส์ของสัญญาณทริกเกอร์จะต้องเป็นพัลส์ลบ โดยจะป้อนผ่านตัวเปรียบเทียบหลังจากทริกพัลส์ผ่านไปแล้วฟลิปฟลอปจะทำให้ทรานซิสเตอร์ลัดวงจรตัวเก็บประจุ C เอาท์พุทจะออกที่ขาเอาท์พุทของไอซี ในขณะที่ C คายประจุ แรงดันที่ลดลง เมื่อแรงดันลดลงถึงค่าหนึ่งคือลดค่าลงต่ำกว่า $1/3$ ของ V_{CC} ก็จะไปทริกฟลิปฟลอปทำให้เอาท์พุทเปลี่ยนเป็นพัลส์ได้ ดังนั้นเอาท์พุทพัลส์จะไม่ขึ้นอยู่กับการรูปร่างของอินพุท แต่จะถูกควบคุมโดยค่าคงตัวเวลา RC ซึ่งช่วงเวลาของพัลส์เอาท์พุท T จะมีค่าความกว้างพัลส์ประมาณ $T = 1.1 RC$



รูปที่ 2.5 สัญญาณของโมโนสเตเบิลพัลส์ดีไวเวอร์เตอร์

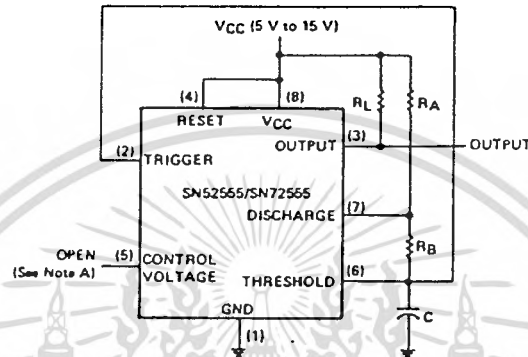


รูปที่ 2.6 โมโนแกรมแสดงเวลา T

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในวงการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต่ออ้างอิงในเอกสารทุกครั้งที่มีการนำไปใช้

วงจระอสเตเบิล

ในวงจระอสเตเบิลมีลิตไวเบเรเตอร์ แต่เมื่อใช้ไอซี 555 การสร้างวงจระย้อมสะดวกและง่ายต่อการใช้งานมากกว่า ดังนั้นจึงมีผู้นิยมใช้กันมาก



NOTE A: Decoupling the control voltage input (pin 5) to ground with a capacitor may improve operation. This should be evaluated for individual applications.

รูปที่ 2.7 วงจระอสเตเบิลมีลิตไวเบเรเตอร์

การทำงานของวงจระอธิบายได้จากวงจระรูปที่ 2.7 ตัวเก็บประจุภายนอก C จะรับประจุจนมีค่าแรงดันคร่อมตัวมัน $2/3 V_{CC}$ โดยการประจุผ่านตัวต้านทาน R_A และ R_B มันจะคายประจุทันทีจนกระทั่งมีแรงดันคร่อมตัว C เหลือเพียง $1/3 V_{CC}$ โดยการคายประจุผ่านตัวต้านทาน R_B นั่นคือแรงดันคร่อมตัวเก็บประจุจะออสซิลเลทอยู่ระหว่าง $1/3 V_{CC}$ และ $2/3 V_{CC}$ สัญญาณเอาท์พุทจะอยู่ในสภาวะ "1" ในขณะที่ตัวเก็บประจุ C ด้รับประจุและจะอยู่ในสภาวะ "0" เมื่อตัวเก็บประจุคายประจุ การคายและการรับประจุจะไม่ขึ้นกับค่าแรงดันจ่ายไฟเลี้ยงแต่จะขึ้นอยู่กับค่า R และ C เราอาจจะทำให้วงจระออสซิลเลทหรือหยุดออสซิลเลท ด้วยสวิทซ์ที่ต่อที่ขา 6 กับขา 14 ช่วงเวลาของการที่ตัวเก็บประจุรับประจุหรือเอาท์พุทอยู่ในสภาวะ "1" หาได้โดย

$$t_1 = 0.695(R_A + R_B)C$$

เอกสารนี้เป็นเอกสารที่สามารถนำข้อมูลมาใช้ในวงจระที่ตัวเก็บหรือเอาท์พุทอยู่ในสภาวะ "0" หาได้โดยไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$t_2 = 0.695 R_B C$$

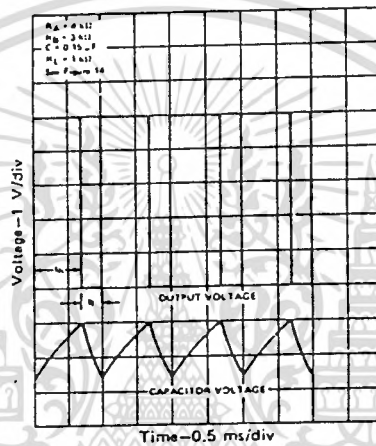
คาบเวลาหาได้โดย

$$T = t_1 + 0.695 (R_A + 2R_B) C$$

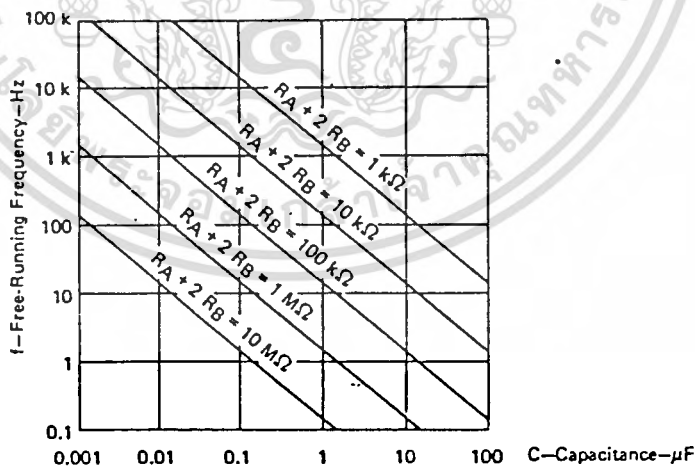
ความถี่ของการออสซิลเลทหาได้จาก

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

ในการหาความถี่นี้สามารถหาได้โดยตรงจากกราฟรูปที่ 2.9



รูปที่ 2.8 สัญญาณคลื่นวงจระยะสแตเบิ้ล



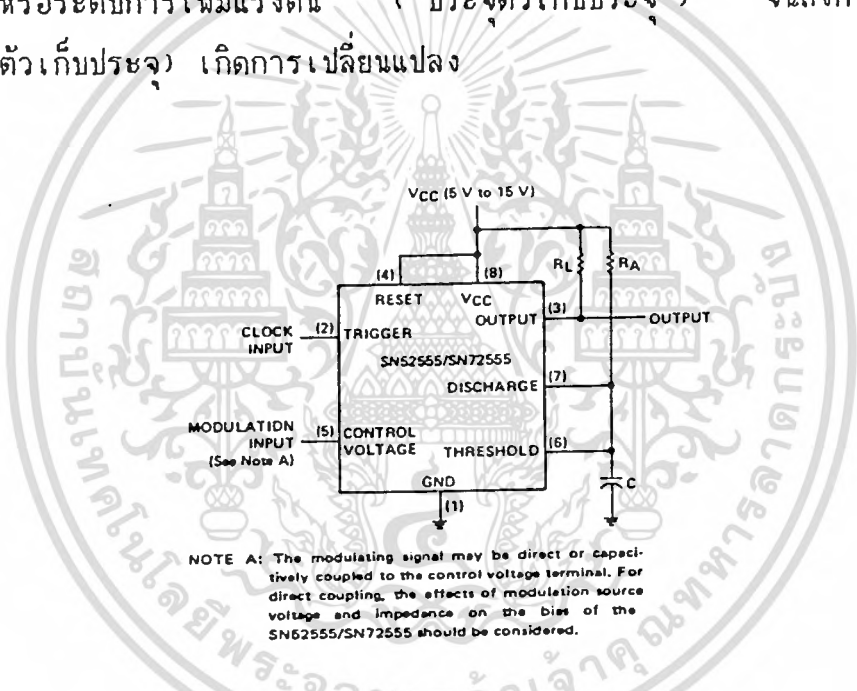
รูปที่ 2.9 การหาความถี่จากกราฟ

การมอดูเลททางความกว้างของพัลส์

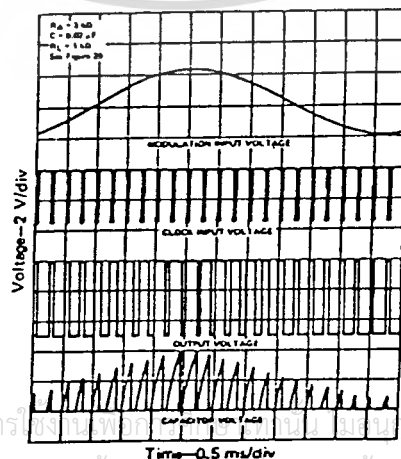
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ที่เมื่อตัวจ้งจรตั้งเวลาให้ทำหน้าที่เป็นวงจรมอนอสเตเบิลดังรูป 2.10 และถ้า
เราป้อนสัญญาณพัลส์ที่ต่อเนื่องกันเข้าที่ขาทริกเกอร์ของวงจรถึงเวลา ความกว้าง

ของพัลส์ที่เอาท์พุทจะขึ้นอยู่กับค่า R และ C ที่ประกอบอยู่ภายนอกหรือได้กล่าวได้ว่า ความกว้างของพัลส์จะเป็นช่วงเวลาของการประจุ ให้ตัวเก็บประจุจนมีค่าเพิ่มแรงดันคร่อมตัวมันจาก $1/3 V_{CC}$ ถึง $2/3 V_{CC}$ นั้นเอง ดังนั้นถ้าเราสามารถเปลี่ยนค่าเวลาของการประจุนี้ได้ ก็จะทำให้ความกว้างของพัลส์ที่เอาท์พุทเกิดการเปลี่ยนแปลงเช่นกัน

ความถี่ของสัญญาณที่เอาท์พุทจะยังคงมีค่าเท่ากับความถี่ของสัญญาณ ที่มาทริกที่อินพุทแต่ความกว้างของพัลส์จะเกิดการเปลี่ยนแปลง เนื่องจากการป้อนสัญญาณที่ต้องการนำมาอดูเลขไปยังขั้วแรงดันควบคุม (ขา 4 หรือขา 10) ซึ่งจะทำให้ช่วงเวลาหรือระดับการเพิ่มแรงดัน (ประจุตัวเก็บประจุ) จนถึงการลดแรงดัน (คายตัวเก็บประจุ) เกิดการเปลี่ยนแปลง



รูปที่ 2.10 วงจรมอดูเลขทางความกว้างของพัลส์



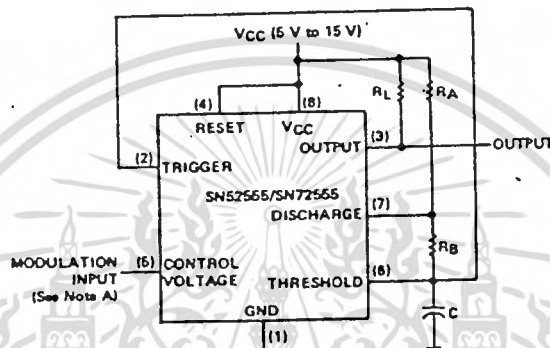
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.11 รูปรีเฟรชสัญญาณ

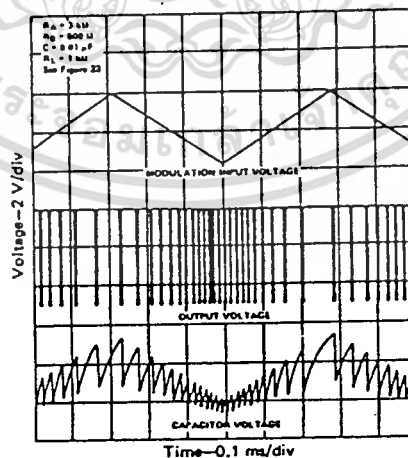
การมอดูเลททางตำแหน่งของพัลส์

เมื่อให้ไอซีทำงานเป็นวงจระะสเตรเบิล ช่วงคาบเวลาที่ขณะใดขณะหนึ่งของ สัญญาณเอาต์พุตสามารถเปลี่ยนแปลงได้ โดยการป้อนแรงดันที่ต้องการนำมอดูเลท เข้าที่ขั้วแรงดันควบคุมดังรูปที่ 2.12 ส่วนในรูปที่ 2.13 เป็นความสัมพันธ์ของ รูปคลื่นสัญญาณ



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SN52555/SN72555 should be considered.

รูปที่ 2.12 ลักษณะของวงจร



รูปที่ 2.13 ลักษณะสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 ฟลิปฟลอป

สัญญาณนาฬิกาเป็นสัญญาณที่เปลี่ยนสถานะ "1" และ "0" อยู่ตลอดเวลา โดยมีคาบการเปลี่ยนแปลงที่คงที่หรือถ้ากล่าวในแง่ความถี่ของสัญญาณ จะมีความถี่ที่คงที่ค่าใดค่าหนึ่ง สัญญาณนาฬิกาที่มีบทบาทต่อวงจรที่เรียกว่าวงจร **ซิงโครนัส** (Synchronous) หรือวงจรที่มีการทำงานขึ้นกับสัญญาณนาฬิกาโดยการทำงานเป็นจังหวะตามสัญญาณนาฬิกา วงจรที่เกี่ยวกับสัญญาณนาฬิกามากที่สุดเห็นจะได้แก่ วงจรฟลิปฟลอปที่จะมีบทบาทที่เดียวในวงจรในวงจรที่ใช้งานอยู่ทั่วไป

การทำงานของสัญญาณนาฬิกา กับ ฟลิปฟลอป

ในวงจรซิงโครนัสนั้นการทำงานของวงจร จะเป็นไปตามจังหวะของสัญญาณนาฬิกา คือ สัญญาณนาฬิกาผ่านเข้ามาหนึ่งคาบเวลาจะมีการทำงานหนึ่งครั้ง ดังนั้นสัญญาณนาฬิกาจึงเข้ามามีส่วนเกี่ยวข้องกับวงจรการทำงานของเครื่องมือ หรืออุปกรณ์ทางดิจิทัลโดยเฉพาะเครื่องมือหรืออุปกรณ์ที่มีความถูกต้องสูง และที่สำคัญมากอย่างหนึ่งที่เราจะต้องทราบ คือ ส่วนของสัญญาณนาฬิกาส่วนใดที่มาเป็นตัวทริกให้ วงจรฟลิปฟลอปทำงานมีลักษณะสำคัญได้สองอย่างคือ

1. ทางระดับ (level)
2. ทางขอบ (edge)

การทริกทางระดับ เป็นการนำเอาสถานะหนึ่งของสัญญาณนาฬิกาซึ่งอาจจะ เป็น "0" หรือ "1" ก็ได้ที่เป็นส่วนระดับที่คงสถานะ "0" หรือ "1" ชั่วขณะเป็นตัวกระตุ้นการทำงานของฟลิปฟลอป หรือให้การทำงานคงสถานะอยู่ ส่วน **การทริกที่ขอบ** นั้นสัญญาณนาฬิกาที่เป็นตัวทริกจะเกิดการเปลี่ยนระดับของสัญญาณจากระดับ "0" ไปเป็น "1" หรือจาก "1" ไปเป็น "0" กระตุ้นการทำงานของวงจรฟลิปฟลอป ดังนั้น ส่วนของการกระตุ้นโดยสัญญาณนาฬิกาจึงมีสองส่วนคือส่วนการเปลี่ยนแปลงสถานะจาก "0" ไปเป็น "1" เรียกว่า **ส่วนขอบขาขึ้น (leading edge)** และส่วนการเปลี่ยนแปลงสถานะจาก "1" ไปเป็น "0" เรียกว่า **ส่วนขอบขาลง (trailing edge)**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

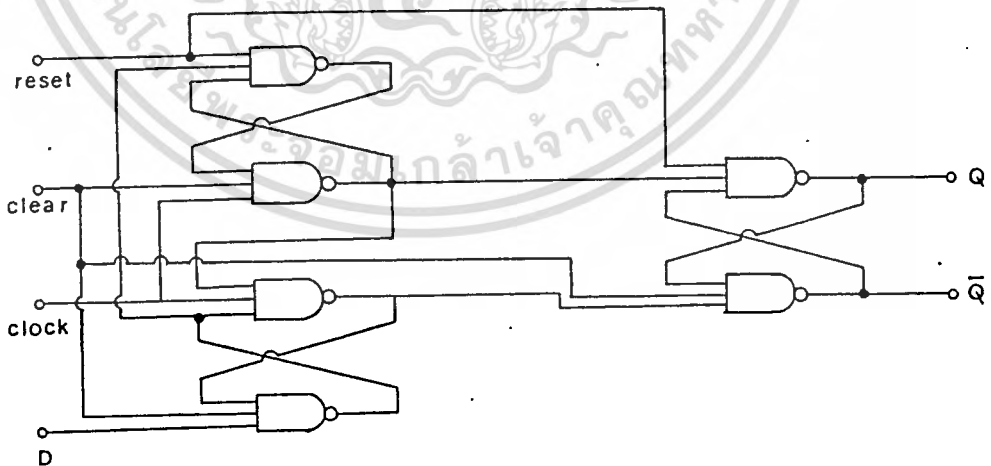
ฟลิปฟลอปชนิด D

ฟลิปฟลอปชนิด D พัฒนามาจาก RS ฟลิปฟลอปถ้าหากต่ออินเวอร์เตอร์เข้าขาอินพุต J หรือ K เพื่อให้อินพุตของ J และ K เป็นคอมพลิเมนต์ดังแสดงในรูปที่ 2.14 เราจะเรียกววงจรฟลิปฟลอปแบบนี้ว่า *ฟลิปฟลอปชนิด D*

ขาอินพุต D ที่ได้มานี้เป็นขาอินพุตสำหรับป้อนข้อมูล หรือให้ข้อมูลเข้าไปยังเอาต์พุตตามจังหวะของสัญญาณนาฬิกาเพราะจากตารางการทำงาน JK ฟลิปฟลอปจะเห็นว่าเอาต์พุต Q จะมีค่าเป็นอินพุต D ทุกครั้งที่มีสัญญาณนาฬิกาเปลี่ยนสถานะจาก "1" เป็น "0"

ดังนั้นเราจึงสามารถเชื่อมต่อฟลิปฟลอปกันหลาย ๆ ภาคเพื่อทำเป็นตัวเก็บข้อมูล เป็นตัวซีพรีจิสเตอร์นอกจากนี้หน้าที่หลักของตัวไอซีชนิดนี้ยังทำหน้าที่เป็นตัวที่เรียกว่า *แลทช์* ซึ่งจะเกิดการเก็บข้อมูลค้างไว้ที่เอาต์พุต Q ตลอดไปหลังจากที่มีสัญญาณนาฬิกาที่ขา CK

การต่อวงจรฟลิปฟลอปชนิด D นี้สามารถต่อวงจรเกตภายในได้โดยตรงโดยให้การทำงานของวงจรขึ้นกับสัญญาณนาฬิกาที่เปลี่ยนสถานะจาก "0" ไปเป็น "1" เรียกว่า *เปลี่ยนในสถานะ ขอบบวก (positive edge)* หรือขาขึ้นดังวงจรในรูปที่ 2.14



รูปที่ 2.14 วงจรฟลิปฟลอปชนิด D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
 ปัญหาอย่างหนึ่งมักจะเกิดขึ้นถ้าเราใช้ฟลิปฟลอปชนิด D ร่วมกับฟลิปฟลอปชนิด JK และใช้สัญญาณนาฬิกาตัวเดียวกัน ทั้งนี้เพราะตัวหนึ่งจะทำงานเมื่อมีการเปลี่ยน

สัญญาณนาฬิกาจาก "0" ไปเป็น "1" ส่วนอีกตัวจะทำงานขณะจาก "1" กลับเป็น "0" ดังนั้นจึงอาจต้องใช้อินเวอร์เตอร์เป็นตัวกลับสัญญาณนาฬิกาเสียก่อน

2.7 ออปแอมป์

วงจรเปรียบเทียบแรงดัน (Voltage Comparator)

การเปรียบเทียบแรงดันจะใช้ออปแอมป์มาเป็นตัวแสดงผล ด้วยวิธีการใช้แรงดันที่เปรียบเทียบนั้นมาป้อนเข้าที่อินพุต แล้วทำให้เกิดผลต่างขั้นที่ขั้วอินพุตทั้งสอง จากนั้นก็จะได้แรงดันเอาต์พุตเกิดขึ้นมา

ดังนั้น ถ้าเรามีแรงดันอ้างอิง (Voltage Reference) ป้อนเข้าที่ขั้วใดขั้วหนึ่งของอินพุตและอีกขั้วหนึ่งเป็นแรงดันที่ไม่ทราบค่า เพราะฉะนั้นแรงดันที่ปรากฏขึ้นที่ขั้วเอาต์พุตของออปแอมป์ ก็จะเป็นตัวแสดงให้เห็นว่าแรงดันอินพุตที่ไม่ทราบค่า นั้นจะมีค่ามากหรือน้อยกว่าแรงดันอ้างอิง (V_{ref})

วิธีที่ง่ายที่สุดสำหรับการป้อนค่าแรงดัน (V_{ref}) ก็คือการทำให้แรงดันค่านี้เป็นศูนย์หรือต่อลง ground วิธีนี้เรียกว่า Zero-Crossing-Detector เพราะฉะนั้นแรงดันที่ขั้วเอาต์พุตจะเปลี่ยนสถานะทุกครั้ง (จาก $+V_{sat}$ เป็น $-V_{sat}$ หรือ $-V_{sat}$ เป็น $+V_{sat}$) เมื่อให้แรงดันอินพุตที่ไม่ทราบค่าใดๆ นั้นมีการเปลี่ยนแปลงผ่านจุด 0 V.

ความจริงแรงดันอ้างอิง (V_{ref}) ไม่จำเป็นต้องมีค่าเท่ากับ 0 V. เสมอไป ทั้งนี้อาจจะมากหรือน้อยกว่าก็ได้ ดังนั้นแรงดันเอาต์พุตก็จะเปลี่ยนสถานะทุกครั้งเมื่อแรงดันที่ไม่ทราบค่าใดๆ นั้นมีการเปลี่ยนแปลงผ่านแรงดันอ้างอิงค่านี้

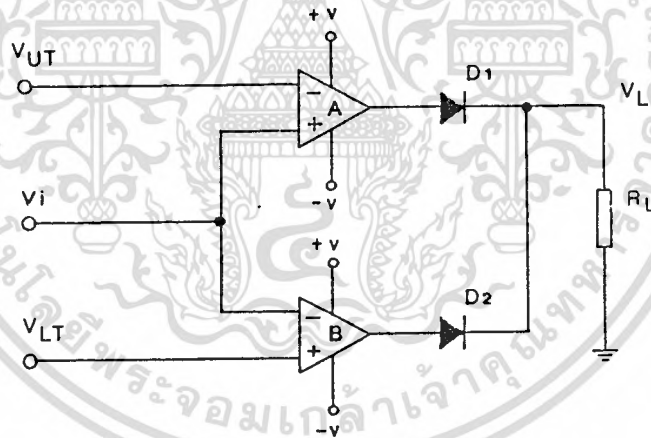
การนำวงจรเปรียบเทียบวงจรไปใช้งาน

โดยให้นำเอาออปแอมป์ 2 ตัวมาต่อเป็นวงจรเปรียบเทียบแรงดัน เพื่อเป็นการแสดงผล เมื่อแรงดันอินพุตที่ป้อนเข้ามานั้นไม่ได้อยู่ในระดับย่านที่ต้องการ เช่น มากไปหรือน้อยไป

ยกตัวอย่างเช่น แรงดันไฟเลี้ยงที่ป้อนเข้ากับวงจรลอจิก ซึ่งถือว่าไฟเลี้ยงจะต้องมีค่าอยู่ในย่านระหว่าง 4.5 - 5.5 โวลต์ คือถ้ามีน้อยกว่า 4.5 โวลต์แล้วไม่ว่ากรณีใดๆ ทั้งสิ้น ลอจิกทั้งหมดก็ไม่ได้ผล เนื่องจากแรงดันที่ป้อนเข้าไม่ถึงค่าที่กำหนดไว้ใช้การทำงาน of วงจรก็จะได้ผล หรือถ้ามากกว่า 5.5 โวลต์ อุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ ก็จะได้รับอันตราย ดังนั้นเพื่อความสมบูรณ์ของการทำงานวงจร

มีวงจรดังกล่าวนี้ เพื่อจะได้จ่ายไฟเลี้ยงให้กับวงจรในย่านความต้องการ โดยอาจจะมอด (Buzzer) เพื่อเป็นเครื่องเตือนว่าในขณะที่แรงดันจ่ายไฟเลี้ยงไม่ได้อยู่ในย่านปกติด้วยก็ได้ เป็นต้น

ดังรูปที่ 2.15 ซึ่งเป็นการแสดงวงจรพื้นฐานของการนำไปใช้งานของวงจรเปรียบเทียบแรงดันโดยที่อินพุต V_i จะป้อนเข้าตรงจุดที่อินพุต + ของออปแอมป์ A กับขั้วอินพุต - ของออปแอมป์ B ต่อกัน ส่วนอินพุต - ของออปแอมป์ A จะต่อเข้ากับค่าระดับแรงดันอ้างอิงสูงสุด (V_{UT}) และอินพุต + ของออปแอมป์ B ก็ต่อเข้ากับค่าระดับแรงดันอ้างอิงต่ำสุด (V_{LT}) และวงจรนี้บางทีจะมีชื่อ เรียกว่าวงจร WINDOW DETECTOR



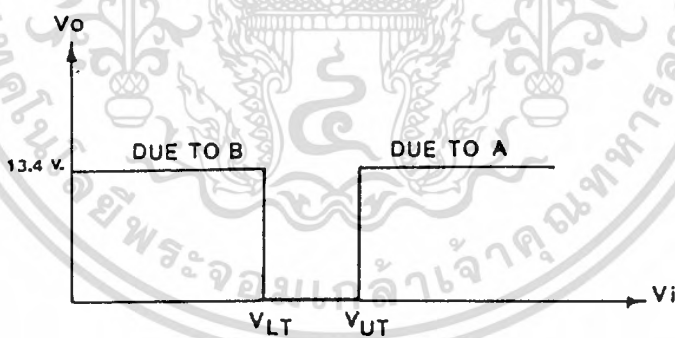
รูปที่ 2.15 แสดงวงจรพื้นฐานของการนำไปใช้งานของวงจรเปรียบเทียบแรงดัน

ถ้าหากว่าอินพุต $V_i < V_{LT}$ แล้วแรงดันเอาต์พุต V_o ของออปแอมป์ B ก็จะเป็น $+V_{sat}$ และทำให้ไดโอด D_2 นำกระแส ส่วนเอาต์พุต V_o ของออปแอมป์ A จะเท่ากับ $-V_{sat}$ ดังนั้นไดโอด D_1 ก็ไม่สามารถจะนำกระแสจากออปแอมป์ A ได้ แต่ในขณะที่ไดโอด D_2 นำกระแสอยู่นั้น ไดโอดก็จะเปรียบเสมือนทำหน้าที่เป็นสวิตช์เปิดวงจรให้กับโหลด ดังนั้นแรงดันคร่อมโหลดจึงเท่ากับ $+V_{sat} - 0.6 \text{ V.} < 0.6 \text{ V.}$

คือค่าแรงดันที่ตกคร่อมไดโอดในขณะที่ไบแอสตรง) ค่าแรงดัน + V_{sat} มีค่าเท่ากับ 14 V. ดังนั้น

$$\begin{aligned} V_L &= 14 \text{ V.} - 0.6 \text{ V.} \\ &= 13.4 \text{ V.} \end{aligned}$$

ถ้าหากแรงดันอินพุต $V_i > V_{UT}$ เพราะฉะนั้นแรงดันเอาต์พุตของออปแอมป์ A จะเท่ากับ + V_{sat} และเอาต์พุตของออปแอมป์ B เท่ากับ - V_{sat} ในขณะนี้ไดโอด D_2 จะหยุดนำกระแส แต่ไดโอด D_1 จะนำกระแสแทนและได้แรงดันตกคร่อมไหล $V_L = 13.4 \text{ V.}$ และถ้าหากแรงดันอินพุต V_i มีค่าอยู่ระหว่าง V_{LT} ถึง V_{UT} แรงดันที่เอาต์พุต V_o ของออปแอมป์ทั้ง 2 ตัว จะเท่ากับ - V_{sat} ดังนั้นไดโอดทั้งสองก็จะหยุดนำกระแส ดังนั้นกระแสจึงไม่สามารถไหลไปสู่โหลดได้และทำให้แรงดันตกคร่อม V_L เป็นศูนย์ ดังแสดงในรูป 2.16 ซึ่งเป็นกราฟคุณสมบัติของ Voltage Transfer ของวงจรเปรียบเทียบแรงดันดังกล่าว



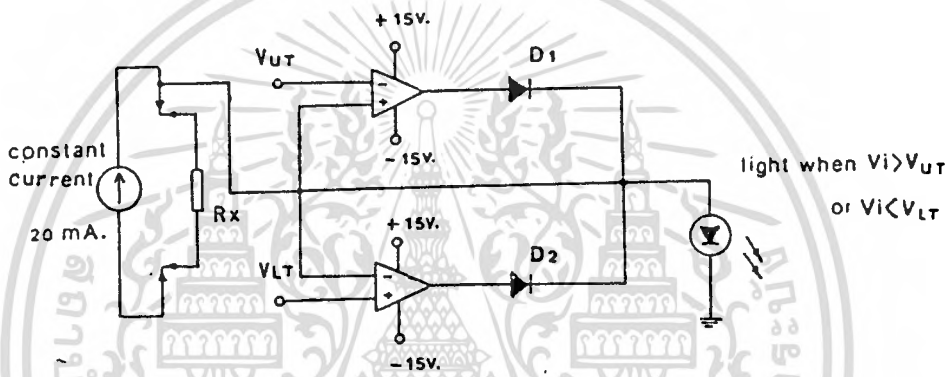
รูปที่ 2.16 คุณสมบัติของ Voltage Transfer

ตัวอย่างการออกแบบ

การนำเอาวงจรเปรียบเทียบแรงดันไปใช้งานนั้น สามารถที่จะแสดงได้ตามรูปที่ 2.17 ที่ส่งมา ซึ่งได้ออกแบบให้ใช้เป็นวงจรการทดสอบหาค่าความต้านทานที่ผิดพลาดจากการคำนวณค่าที่กำหนดไปหรือไม่ หักโดยระดับค่าความต้านทานผิดพลาดนั้น เราจะใช้แรงดันอ้างอิง V_{LT} กับ V_{UT} เป็นตัวร่วมของการแสดงผล เมื่อกำหนดให้แหล่งจ่ายกระแส

มีค่าคงที่ ดังนั้นแรงดันอินพุต V_i ที่ป้อนเข้ากับออปแอมป์จะแปรผันตรงกับค่าความต้านทาน R_x ที่ทำการทดสอบและถ้ากำหนดให้แรงดันอินพุต V_i มีค่าอยู่ระหว่าง V_{LT} ถึง V_{UT} แล้ว ดังนั้นเอาต์พุต V_o ของออปแอมป์ทั้งสองจะเท่ากับ $-V_{sat}$ และทำให้ LED ไม่นำกระแส

ถ้าแรงดันอินพุต V_i น้อยกว่าระดับแรงดัน V_{LT} หรือมากกว่าระดับแรงดัน V_{UT} แล้วเอาต์พุต V_o ของออปแอมป์ตัวใดตัวหนึ่งก็จะเท่ากับ $+V_{sat}$ และทำให้ LED สว่างปกติแรงดัน V_i , V_{LT} และ V_{UT} จะต้องกำหนดให้น้อยกว่าแรงดันของแหล่งจ่ายไฟเลี้ยง ± 15 V. เสมอ



รูปที่ 2.17 วงจรทดสอบค่าความผิดพลาดของความต้านทาน

เพื่อให้ง่ายแก่การเข้าใจเกี่ยวกับวงจร 2.17 เราจะสมมุติว่าค่าความต้านทาน R_x ที่ทำการทดสอบต้องการมีค่าเท่ากับ 100 Ω และผิดพลาดไม่เกิน $\pm 10\%$ และถ้านำค่าความต้านทานตัวนี้ ไปต่อเข้ากับแหล่งจ่ายกระแสคงที่ด้วยค่า 20 mA. แล้ว ดังนั้นค่าความต้านทานตัวนี้มีค่าเท่ากับ 100 Ω ตามต้องการพอดีเพราะฉะนั้นแรงดันที่ตกคร่อมค่าความต้านทานตัวนี้ซึ่งเป็นแรงดันอินพุตที่ป้อนเข้ากับออปแอมป์จะมีค่าเท่ากับ

$$\begin{aligned} V_i &= (0.10 \text{ k}\Omega) (20 \text{ mA.}) \\ &= 2.0 \text{ V.} \end{aligned}$$

และเมื่อกำหนดให้ค่าความผิดพลาดไม่เกิน $\pm 10\%$ เพราะฉะนั้นแรงดันที่ตกคร่อมค่าความต้านทานตัวนี้อันเนื่องจาก ค่าความต้านทานผิดพลาดก็จะเปลี่ยนไป

$\pm 10\%$ ด้วย และได้แรงดันตกคร่อมตัวมันเอง ด้วยค่า
 เอกสารนี้เป็นเอกสารที่เขียนและตีพิมพ์ขึ้นเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} V_i &= 2.0 \text{ V.} \pm 10\% \\ &= 2.0 \pm 0.2 \end{aligned}$$

และแรงดันนี้ก็จะใช้สำหรับเป็นแรงดันอ้างอิงได้ คือ ถ้าหากค่าความต้านทานตัวใด มีแรงดันคร่อมนอกเหนือจากแรงดันค่าดังกล่าวนี้ แสดงว่าค่าความผิดพลาดของตัวต้านทานมีค่าเกิน $\pm 10\%$ ก็ให้ตัดค่าความต้านทานตัวนั้นทิ้งไป โดย LED จะเป็นตัวแสดงผล และระดับแรงดันอ้างอิงดังกล่าวคือ V_{LT} กับ V_{UT} จึงถูกกำหนดได้ดังนี้

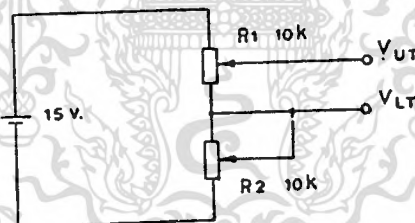
$$V_{LT} = 2.0 \text{ V.} - 0.2 \text{ V.}$$

$$= 1.8 \text{ V.}$$

$$V_{UT} = 2.0 \text{ V.} + 0.2 \text{ V.}$$

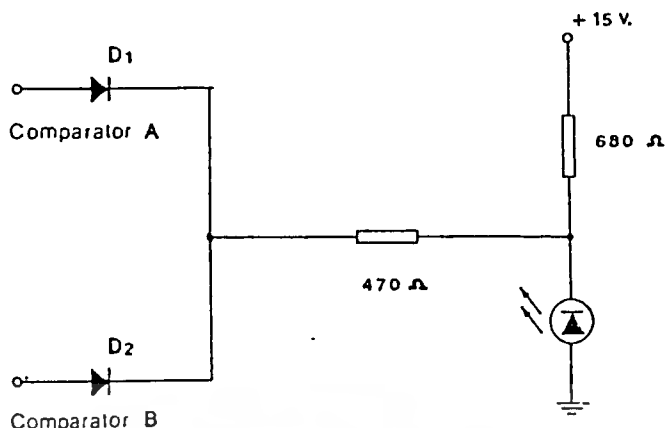
$$= 2.2 \text{ V.}$$

ระดับแรงดันอ้างอิง V_{LT} กับ V_{UT} สามารถจะต่อแสดงได้ตามวงจรรูปที่ 2.18 ด้วยค่าความต้านทาน R_1 และ R_2 ที่สามารถปรับค่าได้โดย R_1 จะใช้ปรับเพื่อให้ได้แรงดันที่ V_{LT} กับ R_2 ปรับเพื่อให้ได้แรงดันอยู่ในระดับ V_{UT} ตามต้องการ



รูปที่ 2.18 แสดงวงจรแรงดันอ้างอิงด้วยค่า V_{LT} กับ V_{UT}

เนื่องจากวงจรตามรูปที่ 2.17 LED จะสว่างเมื่อค่าความต้าน R_x ที่ทำการทดสอบมีค่าผิดพลาดไม่เกิน $\pm 10\%$ ตามที่กำหนด แต่ถ้าต้องให้ LED สว่างเมื่อค่าความต้านทาน R_x มีค่าผิดพลาดเกิน $\pm 10\%$ วงจรก็สามารถต่อได้ดังรูปที่ 2.19 คือถ้าแรงดัน $V_{LT} < V_i < V_{UT}$ แล้วไดโอด D_1 กับ D_2 ก็จะหยุดนำกระแสคล้ายเป็นสวิตช์เปิดวงจร จุด C เปรียบเสมือนต้นขาออกจากเอาต์พุตของออปแอมป์ ดังนั้นแหล่งจ่ายไฟเลี้ยง -15 V. ซึ่งต่อคร่อม LED และมีค่าความต้านทาน 680Ω ขึ้นอยู่กับจะจ่ายกระแสให้กับ LED แล้วจะทำให้ LED สว่างขึ้น



รูปที่ 2.19 เป็นวงจรภาคแสดงผลที่ตรงข้ามกับรูป 2.17

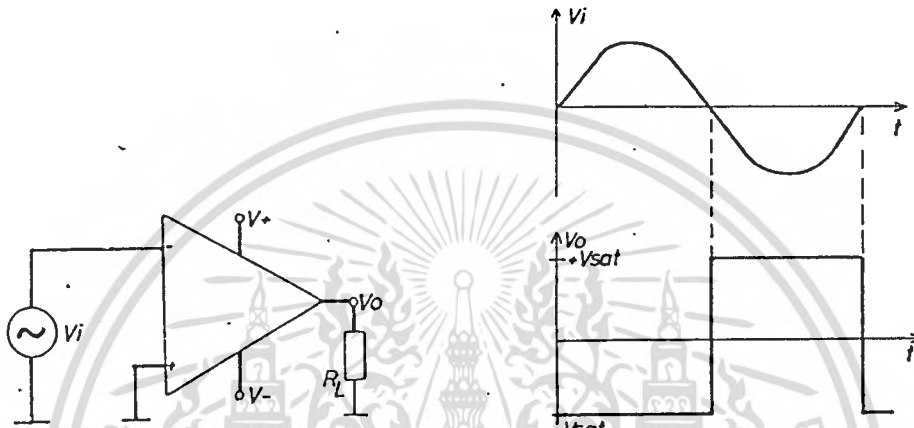
ถ้าแรงดันอินพุต V_i ที่เกิดขึ้นจากค่าความต้านทาน R_x มีค่าผิดพลาดมากกว่า $\pm 10\%$ เพราะฉะนั้นแรงดันนี้ก็จะมีย่านออกเหนือไปจากระดับแรงดันอ้างอิง V_{LT} กับ V_{UT} คือ จะน้อยกว่า V_{LT} ดังนั้นไดโอดตัวใดตัวหนึ่งก็จะนำกระแสและได้แรงดัน $V_L = 13.4\text{ V}$. เพราะฉะนั้นแรงดันที่จุด C จะมีค่าเป็นบวกเมื่อเทียบกับกราวด์ LED จะหยุดนำกระแส ความต้านทาน $470\ \Omega$ เป็นตัวป้องกันไม่ให้แรงดันไบแอสกลับตกคร่อมที่ LED มากเกินไป

วงจรเปรียบเทียบแรงดันกับฮิสเทอรีซิส (Comparator With Hysteresis)

ถ้าหากนำเอาวงจรเปรียบเทียบแรงดัน (Comparator) มาใช้งานในบริเวณที่มีสัญญาณรบกวนมากๆ ซึ่งจะพบเสมอว่าเอาท์พุทที่ออกมาจะไม่ได้ค่าที่ไม่สมบูรณ์ โดยไม่เหมือนกับวงจรตามรูปที่ 2.20 ซึ่งจะเป็นวงจรมายาแบบ ZERO CROSSING ที่ป้อนด้วยสัญญาณอินพุตรูปซายน์บริสุทธิ์ และไม่มีสัญญาณรบกวนปนอยู่จะสังเกตเห็นว่า ณ. จุดที่แรงดันรูปซายน์เคลื่อนที่ตัดกับแกนเวลา t หรือจุดที่อินพุต V_i รูปซายน์เปลี่ยนขั้ว (Polarity) แรงดันจะได้เพียงจุดเดียวเท่านั้น ดังนั้นแรงดันเอาท์พุทที่ปรากฏขึ้นเพื่อเปลี่ยนสถานะจึงมีได้แค่สถานะเดียวเช่นกันซึ่งแตกต่างกับวงจรที่แสดงตามรูปที่ 2.21 คือแทนอินพุต V_i จะเป็นรูปซายน์บริสุทธิ์ แต่กลับจะมีสัญญาณรูปเล็กลงๆ ซ้อนปน

กันอยู่บนรูปซายน์อีกทีหนึ่ง ดังนั้น ณ. จุดที่ตัดกับแกนเวลา t ของแรงดันอินพุต V_i จึงตัดได้หลายจุดและได้เอาท์พุท V_o ที่ออกมาเปลี่ยนสถานะเท่ากับจำนวนครั้งที่อินพุตตัดกับแกนเวลา t นั้นด้วย ถึงแม้ว่าการนำไปใช้งานตรงบริเวณจุดที่แรงดันอินพุต V_i ตัด

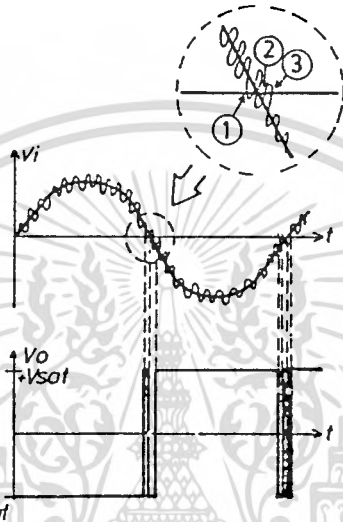
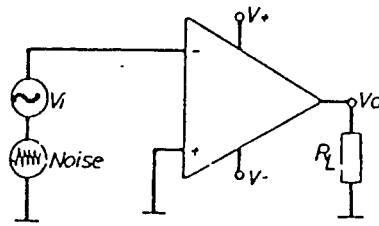
กับแกนเวลา t เราต้องการที่จะให้เอาต์พุต V_o เปลี่ยนสถานะเพียงครั้งเดียวเท่านั้น แต่ด้วยเหตุผลดังกล่าวได้อธิบายแล้วตามรูปวงจรที่ 2.21 จึงทำให้เกิดเป็นปัญหามาก โดยเฉพาะในเรื่องการควบคุม Load



รูปที่ 2.20 แสดงสัญญาณชาน์นบริสุทธิต่ที่ป้อนเข้ากับวงจรมายาย ZERO CROSSING พร้อมกับเอาต์พุตที่ได้

เมื่อลองพิจารณาคุณสมบัติที่รบกวนซึ่งจะเปรียบเสมือนว่าเกิดมาจากแหล่งกำเนิด ซึ่งต่ออนุกรมกับแหล่งกำเนิดสัญญาณอินพุต V_i รูปชาน์น ดังแสดงในรูปที่ 2.21 และ จะเป็นเรื่องยากมากที่จะลดหรือตัดเอาสัญญาณนี้ออกไป นอกจากจะต้องเลือกหาออปแอมป์ที่มีผลต่อการรบกวนของสัญญาณนี้น้อย แต่อย่างไรก็ตามยังมีอีกวิธีหนึ่งที่ประหยัดค่าใช้จ่าย คือการเพิ่มฮิสเทอรีซิสของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

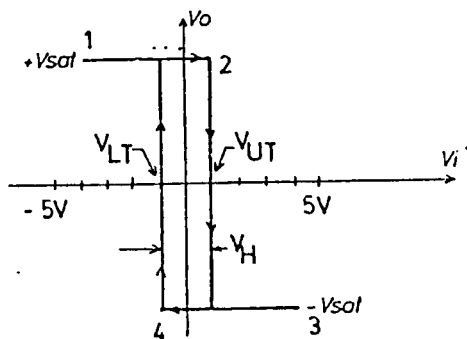


รูปที่ 2.21 วงจรขยาย zero - crossing ที่อินพุตมีสัญญาณรบกวนปนอยู่
ฮิสเตอร์รีซิส (Hysteresis)

จากการที่เอาท์พุท V_o ของวงจรเปรียบเทียบแรงดัน (Comparator) จะเปลี่ยนสถานะจาก $+V_{sat}$ เป็น $-V_{sat}$ ได้ก็ต่อเมื่อแรงดันอินพุท $V_i > V_o$ และก็จะกลับมาสู่สถานะเดิมคือ $+V_{sat}$ เมื่อแรงดันอินพุท $V_i < V_o$ ซึ่งพฤติกรรมดังกล่าวนี้เราจะเรียกว่า ฮิสเตอร์รีซิส (Hysteresis) ดังแสดงให้เห็นด้วยกราฟคุณสมบัติของ (Voltage Transfer) ตามรูปที่ 2.22

จะสังเกตได้ว่าในขณะที่แรงดันอินพุท V_i มีค่าเพิ่มขึ้น (จากจุด 1 ไปยังจุด 2) เอาท์พุท V_o ก็จะเปลี่ยนสถานะจาก $+V_{sat}$ เป็น $-V_{sat}$ ณ จุดที่แรงดันอินพุทมีค่าเท่ากับ 1 V . และเมื่อแรงดันอินพุท V_i ลดลง (จากจุด 3 ไปยังจุด 4) เอาท์พุท V_o ก็จะเปลี่ยนสถานะจาก $-V_{sat}$ เป็น $+V_{sat}$ ทันทัน ณ จุดที่แรงดันอินพุทมีค่าเท่ากับ -1.0 V .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ตามการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 กราฟคุณสมบัติของ VOLTAGE TRANSFER หรือ HYSTERESIS ของวงจรมายแบบ ZERO-CROSSING

ซึ่งย่านความกว้างของแรงดันอินพุตอ้างอิงจาก V_{LT} ถึง V_{UT} นั้น จะมีชื่อเรียกว่า แรงดันฮิสเตอร์รีซิส (V_H) ดังจะมีค่าตามสมการข้างล่างนี้

$$V_H = V_{UT} - V_{LT} \quad (1)$$

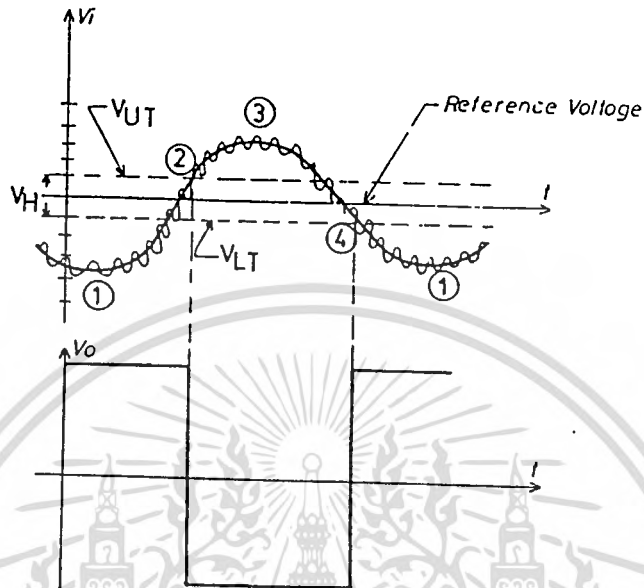
และจากวงจรตามรูปที่ 2.22 แรงดันฮิสเตอร์รีซิส (V_H) ก็จะมีค่าเท่ากับ

$$\begin{aligned} V_H &= 1.0 \text{ V.} - (-1.0 \text{ V.}) \\ &= 2.0 \text{ V.} \end{aligned}$$

ถ้าหากนำเอาวงจรเปรียบเทียบแรงดัน (Comparator) ตามรูปที่ 2.21 มาประยุกต์ใช้กับค่าอินพุตที่ได้ตามรูปที่ 2.22

ดังได้กล่าวมาแล้วว่าเอาท์พุท V_o จะเปลี่ยนสถานะเมื่อแรงดันอินพุต V_i มีค่าน้อยกว่า V_{LT} หรือมากกว่า V_{UT} (จุดที่แรงดันอินพุต V_i ตัดกับระดับแรงดัน V_{LT} กับ V_{UT}) และจุดดังกล่าวนี้เอง สัญญาณรบกวนที่เกาะปนกับสัญญาณอินพุตรูปชಾಯน์จะถูกดึงให้มีความชันลดลงหรือลาดมากขึ้น ดังแสดงตามรูปที่ 2.23 ณ จุด 2 กับ 4 ผลอันนี้จึงทำให้สัญญาณรบกวนไม่สามารถจะตัดกับแกนระดับแรงดันอ้างอิง V_{LT} กับ V_{UT} ได้ จึงทำให้เอาท์พุท V_o มีการเปลี่ยนสถานะได้เพียงครั้งเดียวเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

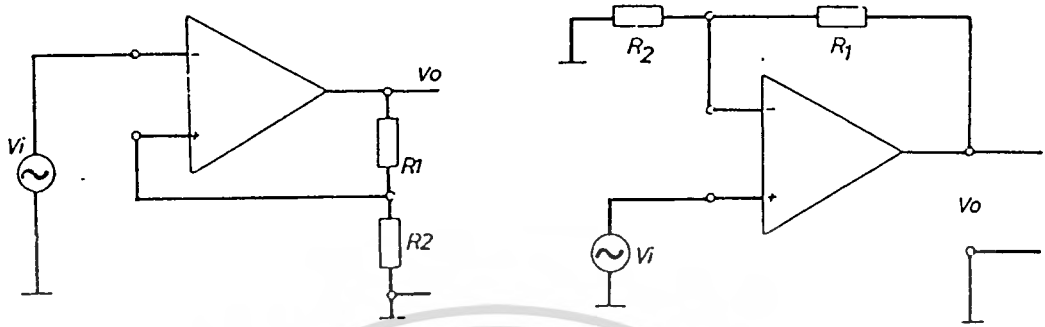


รูปที่ 2.23 แสดงสัญญาณอินพุตกับเอาต์พุต จากการที่นำเอา
ฮิสเตอร์รีซิสมาประยุกต์เพื่อลดสัญญาณรบกวน

ข้อสำคัญย่านความกว้างของแรงดันฮิสเตอร์รีซิส (V_H) นั้นจะต้องมีค่ามากกว่า
ค่า PEAK TO PEAK ของสัญญาณรบกวนที่โตที่สุด

การป้อนกลับแบบบวก (Positive Feedback)

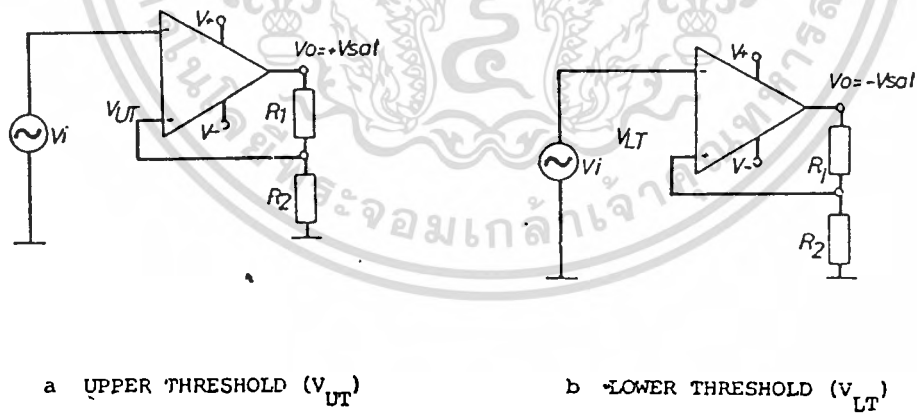
วิธีที่ง่ายที่สุดในการป้อนกลับให้แรงดันอินพุตเป็นแบบฮิสเตอร์รีซิส (Hysteresis) ก็วงจรเปรียบเทียบแรงดัน (Comparator) ก็คือ ด้วยการแบ่งแรงดันส่วนหนึ่งจากเอาต์พุตแล้วนำป้อนเข้ากับอินพุต โดยจะต่อแบบโดยตรงหรือผ่านค่าความต้านทานและตัวประจุก่อนก็ได้ ซึ่งถ้าหากนำเอาแรงดันที่ป้อนกลับนั้นไปต่อกับขั้วอินพุตบวกของออปแอมป์ ก็จะเรียกว่าการป้อนกลับแบบบวก (Positive Feedback) ดังแสดงในรูปที่ 2.24 a. หรือนำเอาแรงดันป้อนกลับไปต่อเข้ากับขั้วอินพุตลบก็จะเรียกว่าการป้อนกลับแบบลบ (Negative Feedback) ตามรูปที่ 2.24 b.



a. การป้อนกลับแบบบวก (Positive Feedback) b. การป้อนกลับแบบลบ (Negative Feedback)

รูปที่ 2.24 วงจรการป้อนกลับ

การป้อนกลับเพื่อให้เกิดแรงดันฮิสเทอรีซิสที่อินพุท

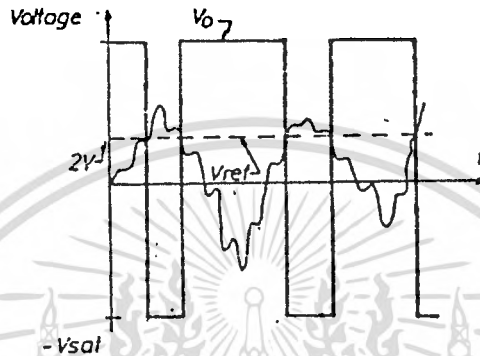
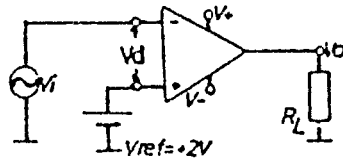


a UPPER THRESHOLD (V_{UT})

b LOWER THRESHOLD (V_{LT})

รูปที่ 2.25 การป้อนกลับด้วยวงจรแบ่งแรงดันเพื่อทำให้เกิดแรงดันฮิสเทอรีซิสกับอินพุท

ในตารางไคที่แรงดันอินพุท V_i ยังไม่มีค่าที่ตัดแกนระดับแรงดันอ้างอิง (V_{ref}) จะเป็นค่าเท่ากับ 0 V . V_{LT} หรือ V_{UT} ก็ตามแต่แรงดันเอาต์พุทก็จะยังคงสถานะเดิมอยู่ตลอดไป ดูวงจรตามรูปที่ 2.26 ซึ่งเป็นวงจรขยายอินเวอร์ตึง และไม่ว่ากรณีใดๆ ก็ยังมีให้ดูที่แบบลงบนหน้าและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้ มีแรงดันอ้างอิง $V_{ref} = 2\text{ V}$. ป้อนที่อินพุทบวก



รูปที่ 2.26 วงจร NONZERO CROSSING DETECTOR

ดังนั้นถ้าแรงดันอินพุต V_i มีค่าน้อยกว่าแรงดันอ้างอิง $V_{ref} = 2\text{ V}$. แล้วเอาท์พุท V_o ก็จะมีค่าเท่ากับ $+V_{sat}$ ตลอด ดังนั้นแรงดันเอาท์พุทก็จะไปตกคร่อมกับวงจรแบ่งแรงดันและได้แรงดันส่วนหนึ่งที่ตกคร่อมค่าความต้านทาน R_2 แล้วป้อนกลับเข้าขั้วอินพุต + ดังรูป 2.25 สามารถคำนวณได้จากสมการ

$$V_{UT} = \frac{R_2}{R_1 + R_2} (+V_{sat}) \quad (2)$$

ค่าแรงดันนี้ก็จะกลายเป็นแรงดันอ้างอิงค่าบวกที่เกิดจากเอาท์พุท $V_o = +V_{sat}$ และเรียกแรงดันนี้ว่า UPPER THRESHOLD VOLTAGE (V_{UT}) ซึ่งถ้าหากแรงดันอินพุต V_i มีค่าเพิ่มขึ้นและตัดกับเกณฑ์ระดับแรงดัน V_{UT} นี้เอาท์พุท V_o ก็เปลี่ยนสถานะมาเป็น $-V_{sat}$ (ตามรูปที่ 2.26) โดยจะคงค่านี้อยู่ตลอดเวลาที่อินพุต V_i ยังมีค่ามากกว่าแรงดัน V_{UT}

ดังนั้นในขณะที่เอาท์พุท $V_o = -V_{sat}$ สถานะภาพของการป้อนกลับก็จะดังรูป 2.25 b และค่าแรงดันป้อนกลับที่ต่อเข้ากับอินพุต + จะได้ตามสมการข้างล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานำเข้าไปอนุญาตให้นำไปใช้ประโยชน์ด้านวิชาการค่า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{LT} = \frac{R_2}{R_1 + R_2} (-V_{sat}) \quad (3)$$

แทนค่าแรงดัน V_{UT} และ V_{LT} จากสมการที่ 2 และ 3 ลงในสมการที่ 1

$$V_H = \frac{R_2 (V_{sat}) - R_1 (-V_{sat})}{R_1 + R_2}$$

$$V_H = \frac{2R_2 V_{sat}}{(R_1 + R_2)} \quad (4)$$

ดังนั้นค่าความล้มพันธ์ระหว่าง R_1 กับ R_2 สามารถจะทำให้แรงดันฮิสเตอร์รีซิส มีค่าเปลี่ยนแปลงได้เช่น หากค่าความต้านทาน R_2 ลดลงในขณะที่ R_1 คงที่แล้วผลที่ตามมาก็คือจะทำให้แรงดันฮิสเตอร์รีซิสลดลงตาม ซึ่งจากนั้นก็จะเป็นผลเสียต่อการลดสัญญาณรบกวนให้กับวงจรตั้งได้กล่าวมาแล้ว

ตัวอย่างที่ 1 วงจรขยายอินเวอร์ตที่มีการป้อนกลับและทำให้เกิดแรงดันฮิสเตอร์รีซิส V_H กว้างเท่ากับ 100 mV. เมื่อเอาท์พุท V_{sat} เท่ากับ 14 V.

วิธีทำ ถ้ากำหนดให้แรงดันฮิสเตอร์รีซิส V_H เท่ากับ 100 mV. ดังนั้นแรงดัน V_{UT} เท่ากับ 50 mV และ V_{LT} เท่ากับ -50 mV ส่วนวงจขยายสามารถออกแบบได้ตามรูปที่ 2.34 เพื่อให้ง่ายต่อการคำนวณ กำหนดใช้ค่าความต้านทาน R_2 มีค่า 200 โอห์ม

$$R_1 = \frac{R_2 (V_{sat} - V_{UT})}{V_{UT}}$$

$$= \frac{0.20 \text{ k}\Omega (14 \text{ V.} - 0.05 \text{ V.})}{0.05 \text{ V.}}$$

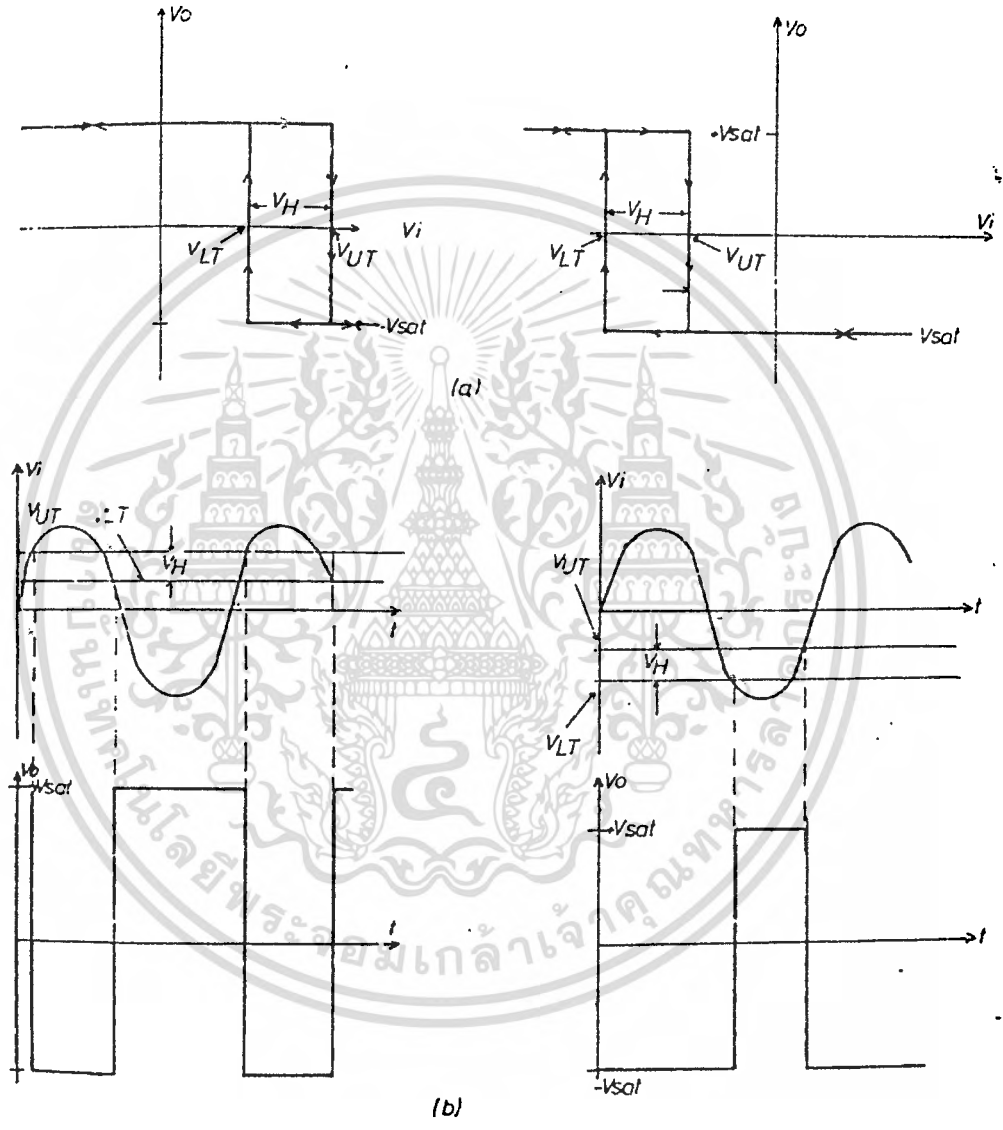
$$= 56 \text{ k}\Omega$$

ในทำนองเดียวกันแรงดัน V_{LT} เมื่อใช้คำนวณจากสมการที่ 3 ก็จะได้ค่าเท่ากับ 56000 โอห์ม

จากรูปที่ 2.25 ซึ่งเป็นกราฟแสดงแรงดันฮิสเตอร์รีซิส จะเห็นว่าระดับแรงดัน V_{UT} กับ V_{LT} จะมีค่าเท่ากันจะต่างกันเฉพาะเครื่องหมายบวกกับลบเท่านั้นหรือมีจุดศูนย์กลางของรูปอยู่ที่ตรงจุดแกนเอาท์พุท V_o กับแรงดันอินพุท V_i ตัดกัน

แต่จุดศูนย์กลางของกราฟแรงดันฮิสเตอร์รีซิส สามารถที่จะเลื่อนไปตามแกนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้นไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้าของแรงดันอินพุทได้ โดยจะให้ไปทางบวกหรือลบก็ได้ ตามรูปที่ 2.27 และวงจรไม่ว่ากรณีใดๆ ทั้งสิ้น อื่นๆ ห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ที่สมบูรณ์ตามรูปที่ 2.28 โดยแรงดันของวงจรมี จะได้รับมาจากมีการป้อนกลับของ

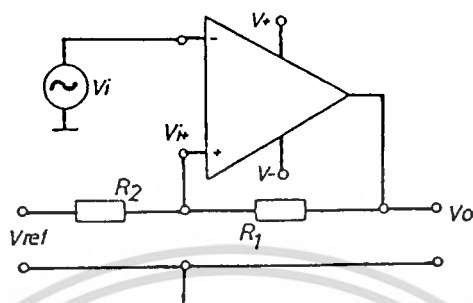
วงจรแบ่งแรงดันที่ต่อเข้ากับเอาต์พุต V_o แต่ข้อสำคัญแรงดันป้อนกลับจะต้องต่อเข้า ขั้วอินพุต + เลมอ ดังนั้นขั้ว (Polarity) ของเอาต์พุตก็จะตรงกันข้ามกับอินพุต V_i หรือเป็นวงจรขยายแบบอินเวอร์ตนั่นเอง



รูปที่ 2.27 a. กราฟคุณสมบัติของ VOLTAGE TRANSFER หรือแรงดัน อีสเตอร์รีซิสที่เลื่อนไปตามแกนอินพุต

รูปที่ 2.27 b. รูปสัญญาณอินพุต-เอาต์พุตที่เทียบกันและเกิดจากการ เลื่อนกราฟแรงดันอีสเตอร์รีซิส

เอกสารนี้เป็นเอกสารลิขสิทธิ์สำหรับโรงเรียนเพื่อใช้ในการเรียนการสอน เมื่อผู้จัดทำเห็นประโยชน์ด้านการศึกษา ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้นำเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 วงจรที่ทำให้กราฟแรงดันฮิสเตอร์รีซิสเลื่อนไปตามรูป 2.27a.

จากกราฟคุณสมบัติของ VOLTAGE TRANSFER ที่ทำให้เกิดแรงดันฮิสเตอร์รีซิส และได้มาจากวงจรของรูปที่ 2.28 นั้น ถ้าหากจะคำนวณหาค่าแรงดันอินพุต $V_i +$ เมื่อเทียบกับแรงดันอินพุต $-$ ก็สามารถจะกระทำได้โดยใช้หลักการของ SUPERPOSITION

ลำดับแรกจะลัดวงจรที่เอาท์พุท V_o ก่อน เพราะฉะนั้นทำให้แรงดันนี้มีค่าเท่ากับ 0 V . แล้วจึงทำการคำนวณหาค่าแรงดันอินพุต $V_i +$ ที่เกิดจากแรงดันอ้างอิง V_{ref} และถ้ากำหนดให้แรงดันที่คำนวณได้เป็นแรงดัน V_A ตามรูปที่ 2.29 a.

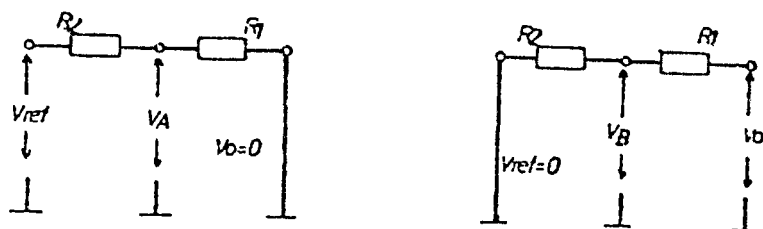
เพราะฉะนั้น

$$V_A = \frac{R_1}{R_1 + R_2} \cdot V_{ref} \quad (5)$$

ลำดับที่สองลัดวงจรที่แรงดันอ้างอิง V_{ref} และได้ค่าแรงดันนี้เท่ากับ 0 V .

แล้วทำการคำนวณหาค่าแรงดันอินพุต $V_i +$ ที่เกิดจากเอาท์พุท V_o และกำหนดให้เป็นแรงดันตามรูปที่ 2.29 b.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$V_A = \frac{R_1}{R_1 + R_2} V_{ref}$$

$$V_B = \frac{R_2}{R_1 + R_2} V_o$$

รูปที่ 2.29 แสดงวิธีการคำนวณหาแรงดันอินพุต V_i ด้วยวิธี

SUPPERPOSITION

เพราะฉะนั้น

$$V_A = \frac{R_1}{R_1 + R_2} V_{ref} \tag{6}$$

นั่นคือแรงดัน V_i ทั้งหมดจะมีค่าเท่ากับ

$$V_i = V_A + V_B \tag{7}$$

แทนค่าแรงดัน V_A และ V_B จากสมการที่ 5 และ 6 ลงใน 7

$$V_i = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_o \tag{8}$$

แรงดัน V_{ref} สามารถป้อนให้เป็นค่าบวกหรือลบก็ได้โดยเราจะได้แรงดันเอาต์พุต V_o เป็นบวก V_{sat} หรือลบ $-V_{sat}$ หรือได้ขั้วแรงดัน V_o เหมือนกับ V_{ref} ดังนั้นในขณะที่เอาต์พุต $V_o = +V_{sat}$ เพราะฉะนั้นแรงดันนี้ก็จะป้อนกลับและทำให้อินพุต V_i เกิดแรงดันค่าหนึ่งซึ่งเป็นแรงดัน V_{UT} ในทำนองเดียวกันถ้าเอาต์พุต $V_o = -V_{sat}$ ที่ขั้วอินพุทบวกจะ ก็เกิดแรงดันค่าหนึ่งซึ่งเป็นแรงดัน V_{LT} จากสมการที่ 8 จะได้

$$V_{UT} = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_{sat} \tag{9}$$

$$V_{LT} = \frac{R_1}{R_1 + R_2} V_{ref} - \frac{R_2}{R_1 + R_2} V_{sat} \tag{10}$$

ถ้าหากแรงดัน $V_{ref} = 0$ V_i แรงดัน V_{UT} จากสมการที่ 9 จะได้เหมือนสมการที่ 2 และแรงดัน V_{LT} จากสมการที่ 10 ก็จะได้เหมือนสมการที่ 3

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและตออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแรงดันฮิสเตอร์รีซิส

$$V_H = V_{UT} - V_{LT}$$

เพราะฉะนั้น

$$V_H = \frac{2R_2}{R_1 + R_2} V_{sat} \quad (11)$$

แรงดันฮิสเตอร์รีซิส V_H จะมีค่าเป็น 2 เท่าของค่าแรงดัน V_B ในสมการที่ 6 เอาท์พุท $V_o = + V_{sat}$

จะเห็นว่าแรงดัน V_H จากสมการที่ 11 จะเหมือนกับแรงดัน V_H ในสมการที่ 4 ที่เกิดจากวงจรขยายป้อนกลับและทำให้ฮิสเตอร์รีซิสมีจุดศูนย์กลางอยู่ที่ตรงจุดเส้นแกน V_o กับแกนแรงดันอินพุท V_i ตัดกัน

ตัวอย่างที่ 2 จากวงจรตามรูปที่ 2.28 ค่าความต้านทาน $R_1 = 10 \text{ k}\Omega$ และ $R_2 = 4 \text{ k}\Omega$ แรงดัน $V_{ref} = 7 \text{ V.}$ กับ $+ V_{sat} = 14 \text{ V.}$ จงคำนวณแรงดัน V_{UT} , V_{LT} และแรงดัน V_H

วิธีทำ แรงดัน V_{UT} สามารถคำนวณได้จากสมการที่ 9 คือ $V_o = + V_{sat}$

$$\begin{aligned} V_{UT} &= \frac{10 \text{ k}\Omega (7 \text{ V.})}{10 \text{ k}\Omega + 4 \text{ k}\Omega} + \frac{4 \text{ k}\Omega (14 \text{ V.})}{10 \text{ k}\Omega + 4 \text{ k}\Omega} \\ &= 5 \text{ V.} + 4 \text{ V.} \\ &= 9 \text{ V.} \end{aligned}$$

แรงดัน V_{LT} สามารถคำนวณได้จากสมการที่ 10 ด้วยเอาท์พุท $V_o = - V_{sat}$

$$\begin{aligned} V_{LT} &= 5 \text{ V.} - 4 \text{ V.} \\ &= 1 \text{ V.} \end{aligned}$$

$$\begin{aligned} V_H &= V_{UT} - V_{LT} \\ &= 9 \text{ V.} - 1 \text{ V.} \\ &= 8 \text{ V.} \end{aligned}$$

รูปฮิสเตอร์รีซิสได้จากการออกแบบตามวงจรของตัวอย่างที่ 2 และได้แสดงไว้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ในรูปที่ 2.30 จะเห็นว่าจุดศูนย์กลางสมมติกำหนดให้ v จะเลื่อนไปตามแนวแกน ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดึงแหล่งอนุภาและของอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำใบเซ แรงดัน v_i ไปทางค่าบวก โดยค่านี้จะมีค่าเท่ากับ v_u ในสมการที่ 6 ซึ่งเท่ากับ

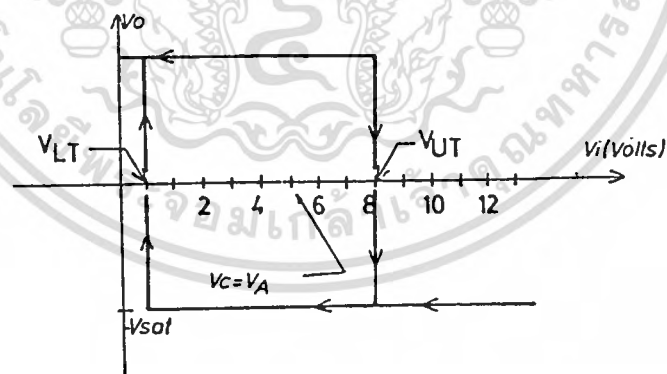
$$V_c = \frac{R_1}{R_1 + R_2} \cdot V_{ref}$$

เพราะฉะนั้นจากตัวอย่างที่ 2 ก็จะเท่ากับ

$$\begin{aligned} V_c &= \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega + 4 \text{ k}\Omega} \cdot 7 \text{ V} \\ &= 5 \text{ V} \end{aligned}$$

จากสมการที่ 12 จะเห็นว่าจุดศูนย์กลาง V_o ของฮิสเตอร์รีซิส จะแปรผันตรงกับแรงดันอ้างอิง V_{ref} โดยที่ค่าความกว้างของแรงดัน V_H นั้นยังคงเดิมอยู่หรือไม่ขึ้นกับแรงดันอ้างอิง V_{ref} นี้เลย ถ้าหากเราทราบค่าความกว้างแรงดัน V_H และจุดศูนย์กลาง V_o มีค่าเท่ากับเท่าใดแล้ว สมการที่ 11 กับ 12 ก็จะเป็นประโยชน์มากสำหรับการออกแบบวงจรนี้

ข้อสังเกตกราฟฮิสเตอร์รีซิสที่ได้นั้น สมการที่จะเลื่อนให้ไปทางค่าลบของแนวแกนแรงดัน V_i ได้โดยที่ความกว้างของแรงดัน V_H ยังคงเดิมอยู่ ด้วยการกลับขั้ว (Polarity) ของแรงดันอ้างอิง V_{ref} ให้เป็นค่าลบ



รูปที่ 2.30 เป็นฮิสเตอร์รีซิสที่ได้จากตัวอย่างที่ 2

ตัวอย่างที่ 3 จงออกแบบวงจรเปรียบเทียบแรงดันที่ทำให้เกิดฮิสเตอร์รีซิสมีความกว้าง V_H เท่ากับ 2 V. และจุดศูนย์กลาง V_c อยู่ที่ 9 V.

วิธีทำ วงจรจะได้เหมือนกับรูปที่ 2.28 โดยค่าแรงดัน V_{ref} , R_1 และ R_2 ที่ทำให้จุดศูนย์กลางของฮิสเตอร์รีซิส $= 9 \text{ V}$. และความกว้าง $V_H = 2 \text{ V}$. ไม่สามารถคำนวณได้จากสมการที่ 11 และ 12 โดยสมมติให้ $-V_{sat} = 14 \text{ V}$. ดังนั้นจากสมการที่ 11 จะได้

$$V_H = \frac{2R_2}{R_1 + R_2} (14 \text{ V.})$$

$$= 2 \text{ V.}$$

หรือ

$$\frac{R_2}{R_1 + R_2} = \frac{1}{14}$$

และจากสมการข้างบนนี้เราสามารถจะกำหนดค่าความต้านทานตัวใดตัวหนึ่งก่อน แล้วจึงนำค่าความต้านทานนี้ไปแทนลงในสมการ เนื่องจากค่าความกว้างของ V_H มีค่าน้อยมาก ดังนั้น R_2 จึงมีค่าน้อยกว่า R_1 ถ้ากำหนดให้ $R_2 = 1 \text{ k}\Omega$ จะได้ R_1

$$\frac{1 \text{ k}\Omega}{R_1 + 1 \text{ k}\Omega} = \frac{1}{14}$$

$$R_1 = 14 \text{ k}\Omega - 1 \text{ k}\Omega$$

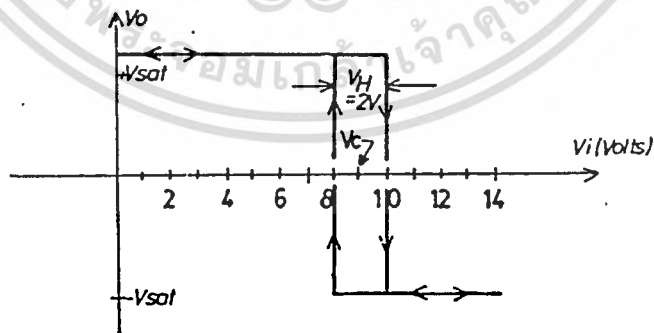
$$= 13 \text{ k}\Omega$$

แรงดัน V_{ref} ที่ป้อนกับวงจรนี้คำนวณได้จากสมการที่ 12

$$V_c = \frac{R_1}{R_1 + R_2} V_{ref}$$

$$= \frac{9 \text{ V.} (13 \text{ k}\Omega + 1 \text{ k}\Omega)}{13 \text{ k}\Omega}$$

$$= 9.7 \text{ V.}$$



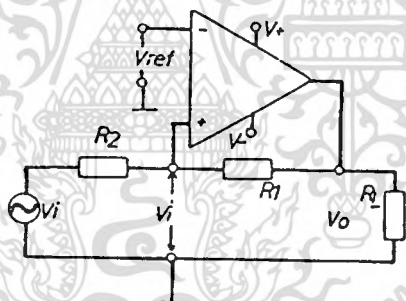
รูปที่ 2.31 กราฟฮิสเตอร์รีซิสของตัวอย่างที่ 3

วงจรการป้อนกลับเพื่อให้เกิดแรงดันอินพุท เป็นแบบฮิสเตอร์รีซิสให้กับวงจร

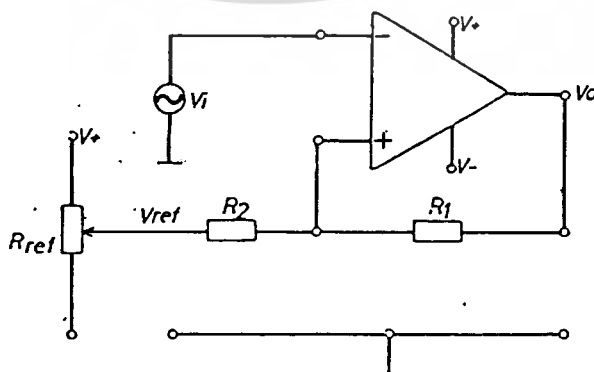
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
เปรียบเทียบแรงดันขั้วอินพุทอินเวอร์ต ด้วยการใช้การกลับขั้วอินพุทของออปแอมป์ คือ เรา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้คัดแปลงเนื้อหาและตนเองอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
จะนำเอาแรงดันอ้างอิง V_{ref} ไปต่อเข้ากับอินพุท - กับนำเอาสัญญาณอินพุท V_i ไปต่อ

จะนำเอาแรงดันอ้างอิง V_{ref} ไปต่อเข้ากับอินพุท - กับนำเอาสัญญาณอินพุท V_i ไปต่อเข้ากับ ค่าความต้านทานป้อนกลับ R_1 และ R_2 ที่ต่ออนุกรมกันดังแสดงในรูปที่ 2.31 โดยสมการการคำนวณหาค่าแรงดันที่อินพุท + คือ V_{UT} กับ V_{LT} และแรงดันจุดศูนย์กลางของฮิสเตอร์รีซิส V_c กับค่าความกว้างของแรงดัน V_H ก็จะใช้แบบวิธี SUPERPOSITION เหมือนรูปที่ 2.28 และ 2.29

ข้อสังเกตตามรูปที่ 2.32 สัญญาณอินพุท V_i จะเปรียบเสมือนต่อเข้ากับเอาท์พุทของออปแอมป์โดยมีค่าความต้านทาน R_1 กับ R_2 ที่ต่ออนุกรมกันอยู่ แต่ค่าอินพุทอิมพีแดนซ์ของวงจรนี้ จะมีค่าต่ำกว่าวงจรรอแอมป์ที่ต่อแบบอินเวอร์ตดังนั้นถ้าค่าความต้านทาน R_1 กับ R_2 มีค่ามาก ๆ เมื่อเทียบกับค่าความต้านทานภายในของแหล่งกำเนิดสัญญาณอินพุท V_i แล้ว ปัญหาต่าง ๆ ที่เกิดขึ้นตามมานอกจากเราจะต้องเพิ่มค่าความต้านทานภายในของวงจรนี้เท่านั้น เพราะฉะนั้นวงจรอินเวอร์ตตามรูปที่ 2.33 จึงเหมาะสมมากที่สุด ในเรื่องของการป้อนกลับที่ทำให้เกิดแรงดันอินพุทเป็นรูปฮิสเตอร์รีซิส



รูปที่ 2.32 แสดงวงจรการป้อนกลับที่ทำให้เกิดรูปฮิสเตอร์รีซิส กับวงจรมายานอนอินเวอร์ต



รูปที่ 2.33 แสดงการนำเอาไปเทนซีโอมิเตอร์ (R_{ref}) ไปต่อเข้ากับไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้เด็ดปลงมือหาและต่ออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ แหล่งจ่ายไฟเลี้ยงออปแอมป์ 15 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานับ ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

2.8 วงจรพัลส์

รูปคลื่นของสัญญาณพัลส์จะเป็นคลื่นที่ไม่ใช่ลักษณะของคลื่นไซน์ แต่จะเป็นลักษณะคลื่นที่กระชากขึ้นลงเป็นช่วง ๆ ระหว่างคลื่นรูปพัลส์เหล่านี้ คลื่นรูปสี่เหลี่ยม คลื่นรูปฟันเลื่อย และคลื่นรูปสามเหลี่ยมมักจะใช้งานเสมอ วงจรที่กำเนิดคลื่นรูปพัลส์เหล่านี้ เรียกว่า วงจรพัลส์ (pulse circuit)

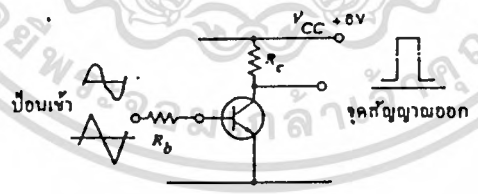
การทำงานของทรานซิสเตอร์ในรูปของพัลส์

วงจรพัลส์ของทรานซิสเตอร์ สามารถแบ่งออกได้เป็น 2 ลักษณะดังนี้

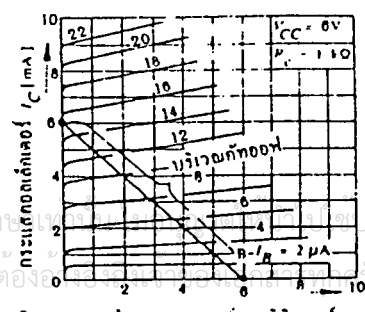
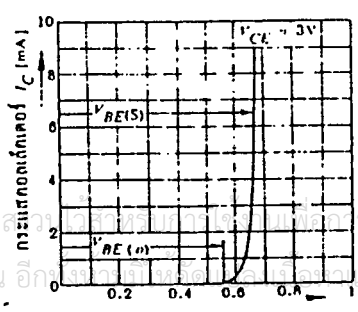
- 1) วงจรพัลส์แบบเชิงเส้น
- 2) วงจรพัลส์แบบไม่เชิงเส้น

วงจรพัลส์แบบเชิงเส้น มักจะทำงานที่ระดับสัญญาณมีขนาดต่ำ โดยมีผลที่ได้เหมือนกับคลื่นสัญญาณด้านสัญญาณเข้า อาศัยแนวความคิดของวงจรมายสัญญาณด้านกว้างเช่น วงจรมายสัญญาณวิดีโอ มาใช้งานโดยไม่ต้องดัดแปลงวงจรใด ๆ

วงจรพัลส์แบบไม่เชิงเส้น ทรานซิสเตอร์ที่ใช้จะเป็นแบบสวิทซ์ ดังรูปที่ 2.34 สัญญาณออกของวงจรเหล่านี้มักจะเป็นคลื่นรูปสี่เหลี่ยมไม่ว่าสัญญาณเข้าจะมีลักษณะเป็นแบบใดก็ตาม



รูปที่ 2.34 ลักษณะการสวิทซ์ของทรานซิสเตอร์

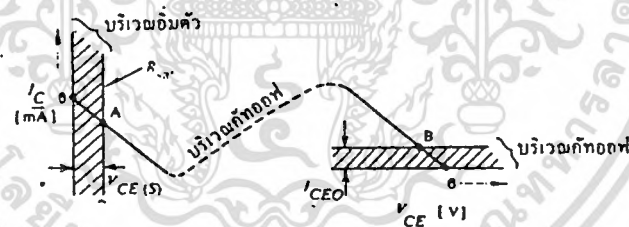


(ก) คุณสมบัติของ $I_C - V_{BE}$

(ข) คุณสมบัติของ $I_C - V_{CE}$

รูปที่ 2.35 แสดงคุณสมบัติของทรานซิสเตอร์

จากรูป (ก) จะเห็นว่า V_{BE} มีค่าเป็น 0.55 V. หรือน้อยกว่า กระแส I_C จะมีค่าประมาณ 0 สถานะนี้ทรานซิสเตอร์จะไม่ทำงาน ค่าคัทคาที่ I_C มีค่าประมาณ 0 นี้เรียกว่า ค่าคัทคาออฟของเบส $V_{BE(EO)}$ เมื่อกระแส I_C เริ่มอิมิตัวเมื่อ V_{BE} มีค่าประมาณ 0.68 V. ค่าคัทคานี้เรียกว่า ค่าคัทคาอิมิตัวของเบส $V_{BE(S)}$ นั่นคือ เมื่อคัทคาต้านสัญญาณเข้า V เพิ่มขึ้นและลดลงในช่วงประมาณ $V_{BE(EO)} - V_{BE(S)}$ ทรานซิสเตอร์จะทำงานเหมือนสวิตช์ปิดเปิด ทำให้ได้คลื่นรูปสี่เหลี่ยมออกมาทางด้านสัญญาณออก ในวงจรพัลส์ค่าคัทคาที่เป็นตัวกำหนดขอบข่ายในลักษณะนี้เรียกว่า คัทคาเทรโซลต์ (V_{th}) ในทรานซิสเตอร์แบบซิลิคอน V_{th} จะมีค่าประมาณ 0.7V. ในรูป(ข) เมื่อ $I_B = 0, I_C$ จะมีค่าประมาณ 0 สถานะนี้เป็นสถานะที่ทรานซิสเตอร์หยุดทำงาน(สวิตช์เปิด) ที่ $I_B = 16 \mu A$. หรือมากกว่าค่า I_C จะมีค่าเป็น $I_C = V_{CC} / R_C = 6V. / 1K = 6 mA$. สถานะนี้เป็นสถานะที่ทรานซิสเตอร์ทำงาน (สวิตช์ปิด) เมื่อนำส่วน A และ B ของรูป (ข) มาขยายออกจะได้ดังรูป



รูปที่ 2.36 แสดงช่วงการอิมิตัวและการคัทออฟ

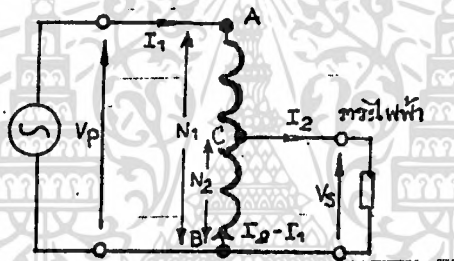
ช่วงระหว่าง A กับ B เรียกว่าพื้นที่ทำงาน (active area) ซึ่งจะเป็นย่านที่ใช้ขยายสัญญาณแบบธรรมดา ที่จุด A ซึ่งเป็นย่านคัทออฟค่าคัทคา $V_{CE(S)}$ ยิ่งมีค่าน้อยเท่าไร จะดีมากขึ้นเท่านั้น

ค่า I_{CE0} ในย่านคัทออฟเรียกว่า กระแสคัทออฟของอิมิตอร์ร่วม ซึ่งมีค่าสอดคล้องกับค่ากระแสรั่วไหลของวงจรสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 AUTO - TRANSFORMER

หม้อแปลงแบบนี้ เป็นแบบที่มีขดลวดชุดเดียวที่เป็นทั้ง ด้านรับไฟและด้านจ่ายไฟพันตัว ฉะนั้นจึงทำให้ประหยัดขดลวด และถูกกว่า ในทางทฤษฎีและการทำงานก็มีหลักการเช่นเดียวกับหม้อแปลงแบบธรรมดา Auto - transformer นี้มีขนาดใช้งานเกี่ยวกับการเปลี่ยนแรงเคลื่อนไฟฟ้าที่มี transformation ratio ผิดแปลกไปจากหนึ่งเพียงเล็กน้อย



รูป 2.37 Auto - transformer

ตามรูป AB เป็นจำนวนรอบของขดลวดทางด้านรับไฟ และ BC เป็นจำนวนรอบของขดลวดทางด้านจ่ายไฟ โดยที่ AB และ BC มีจำนวนขดลวดเป็น N_1 และ N_2 ตามลำดับ โดยการตัดตัวของ iron loss และไม่มี load จึงได้ $V_p/V_s = N_1/N_2 = a = \text{transformation ratio}$ กระแสที่ไหลใน BC นั้น ก็คือ ผลต่างของ vector I_1 และ I_2 ซึ่งในทางปฏิบัติแล้วกระแสทั้งสองมี phase ที่ตรงกันข้าม จึงได้ผลลัพธ์ออกมาเป็น $(I_2 - I_1)$ โดยที่ $I_2 > I_1$ หม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และลิขสิทธิ์ของหน่วยงานราชการและหน่วยงานอื่น ๆ ที่เรารู้จักกันทั่วไป ภายใต้นามว่า เช่น ราคา ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ "Variac" และ "Powerstat" เป็นต้น

$$= 1 + \frac{1}{a}$$

$$\therefore \text{น.น. Cu. ใน Auto } (W_a) = \frac{(1-1) \times \text{น.น. Cu ในหม้อแปลงธรรมดา } (W_o)}{a}$$

$$\begin{aligned} \therefore \text{จะประหยัด Cu ได้} &= W_o - W_a \\ &= W_o - \frac{W_o (1-1)}{a} \end{aligned}$$

$$= \frac{W_o}{a}$$

ดังนั้นการประหยัดจะเพิ่มมากขึ้นเมื่อ a มีค่าเข้าใกล้ 1

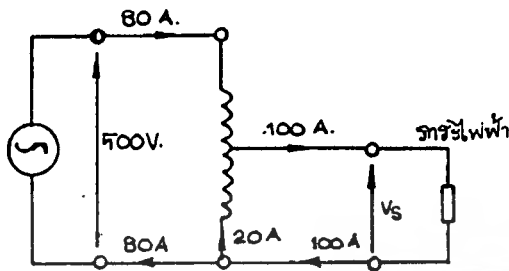
การใช้ Auto-transformer มักใช้เมื่อค่าของ a เกือบเท่ากับหนึ่ง ดังนี้

1. เพื่อชดเชย voltage drop ของสาย cable ที่จ่ายไปยังภาระ โดยการใช้ Auto transformer ต่อเสริมเข้าไปใน cable นั้น ๆ
2. ใช้เป็นตัว start ของ induction motor ในระหว่าง start โดยที่สามารถใช้ค่า voltage ของตัวมันเองได้สูงถึง 50% - 60% ของ full load ของ motor
3. ใช้เป็น furnace transformer เพื่อให้ได้ supply ที่เหมาะสม เพื่อจ่ายให้กับ furnace winding ได้โดยสะดวกโดยที่ได้จาก supply 230 V.

ตัวอย่างที่ 3.1 Auto-transformer มีพหุคูณรับไฟและค่านจ่ายไฟเท่ากับ 500 และ 400 โวลต์ ตามลำดับ จงแสดงให้เห็นว่ากระแสที่ไหลในหม้อแปลง ในส่วนต่าง ๆ นั้น มีค่าเท่าใด เมื่อหม้อแปลงนี้ต้องจ่ายภาระ 100 แอมป์ทางค่านจ่ายไฟ ให้เขียนรูปประกอบ

ในการหาค่าต่าง ๆ ของกระแสที่ไหล และให้คำนวณว่าประหยัด Cu ไปเท่าใดในกรณีนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$I_1 = \frac{V_s}{V_p} = \frac{400}{500} = 0.8$$

$$I_2 = \frac{V_p}{V_s} = \frac{500}{400} = 1.25$$

$$I_1 = \frac{400 \times 100}{500} = 80 \text{ แอมป์}$$

กระแสที่ไหลในส่วนต่าง ๆ ของ
ขดลวด แสดงไว้ดังรูป

$$\text{จะประหยัด Cu ไปได้} = \frac{W_0}{a} = 0.8 W_0$$

ตัวอย่างที่ 3.2 จงหาพื้นที่ของแกนเหล็ก จำนวนของรอบขดลวดและต

ห้องการจะแยก (tap) ขดลวดของ 1-φ Auto-transformer ที่มีพิกัด 500 KVA, 50 c/s, 6,600/5,000 V. ค่าที่กำหนดมาให้โดยประมาณ คือ e.m.f./turn = 8 V.

$$B_{max} = 1.3 \text{ Wb/m}^2$$

วิธีแก้ปัญห

$$E = 4.44 f \phi_{max} N \quad (\text{จูลท์})$$

$$\phi_m = \frac{E/N}{4.44f} = \frac{8}{4.44 \times 50} = 0.03604 \quad (\text{เวเบอร์})$$

$$\therefore \text{พื้นที่ของ core} = \frac{\phi_m}{B_{max}} \quad (\text{ตร. เมตร})$$

$$= \frac{0.03604}{1.3} \quad (\text{ตร. เมตร})$$

$$= 0.0277$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้วยการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

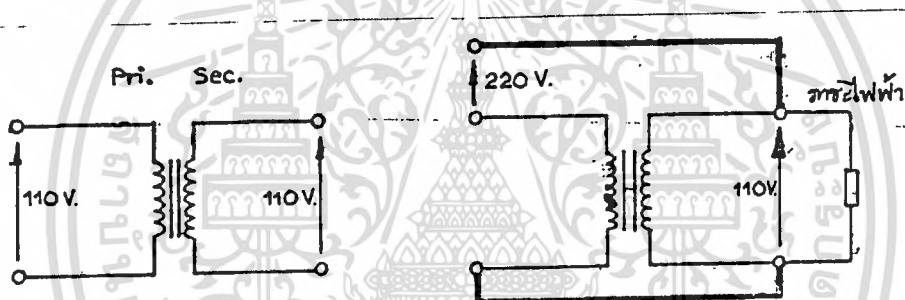
$$= 277 \quad (\text{ตร. ซม.})$$

$$\text{turn of pri.} = 6,600/8 = 825$$

$$\text{turn of sec.} = 5,000/8 = 625$$

. . . ตำแหน่งที่ tap คือที่ 625 turn จากปลายที่เข้าร่วมกัน (common terminal)

ตัวอย่างที่ 3.3 หม้อแปลง 1- ϕ แบบมีขดลวด 2 ชุด ตัวหนึ่งมีขนาด 5 KVA 50 c/s มีประสิทธิภาพ 95% โดยมีการสูญเสียที่แกนเหล็ก 50 วัตต์ หม้อแปลงนี้ นำมาต่อเป็น auto transformer โดยมีกำลังจ่ายภาระ 5 KW ที่ unity p.f. 110 โวลต์ จงคำนวณหาประสิทธิภาพและกระแสทางด้านแรงสูง ณ ขณะทำงานอยู่ที่ load นี้



2 - winding transformer

Auto-transformer

(a)

(b)

วิธีแก้ปัญห

รูป a แสดงการต่อแบบธรรมดาของ transformer แบบ 2-winding ส่วนรูป b ของตัวเดียวกันนี้ต่อแบบ Auto-transformer เนื่องจากว่าขดลวดทั้งสอง ต่ออนุกรมกัน ดังนั้นโวลต์ของแต่ละขดลวดคือ 110 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสูญเสียที่แกนเหล็กของหม้อแปลงตัวเดียวกันเท่ากับในกาต่อทั้ง 2 แบบ แต่เนื่องจากกระแสที่ไหลผ่านขดลวดแต่ละขดของ Auto-transformer นั้นจะไหลเพียงครึ่งหนึ่งของแบบ 2-winding transformer นั่นก็คือ Cu loss จะเป็นเพียง 1/4 ของค่าก่อน

และ 2-winding transformer มีประสิทธิภาพ (η) = 0.95

$$\eta = \frac{\text{out. put}}{\text{out put-losses}}$$

$$= \frac{\text{กำลังไฟที่ส่งออก}}{\text{กำลังไฟที่ส่งออก + กำลังไฟที่เสียไปทั้งหมด}}$$

$$0.95 = \frac{5000}{5000+50+\text{Cu loss}}$$

$$\text{Cu loss} = 212 \text{ watts}$$

$$\text{Auto-transformer มี Cu loss} = 1/4 \times 212 = 53 \text{ watts}$$

$$\text{และ Iron loss} = 50 \text{ watts}$$

$$\eta = \frac{5000}{5000+50+53}$$

$$= 0.9797$$

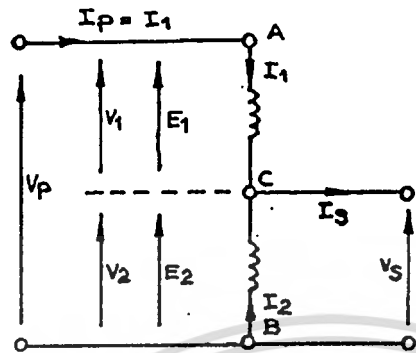
$$= 97.97\%$$

$$\text{กระแสทาง H.V.} = 5103/220$$

$$= 23.2 \text{ Amp. ทอบ}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 ความสัมพันธ์ของแรงเคลื่อนไฟฟ้ากับกระแส (Voltage and Current Relation)



รูป 2.38 แสดงความสัมพันธ์ของแรงเคลื่อนไฟฟ้ากับกระแส

จากรูป 2.38 ขดลวด ชุด 1 และ 2 ต่ออนุกรมกัน ชุด 1 เรียกว่า series winding ชุด 2 เรียกว่า common winding หม้อแปลงแบบนี้เปลี่ยนระดับแรงเคลื่อนไฟฟ้า จากสูงไปต่ำหรือต่ำไปสูงก็ได้ โดยที่กำลังไม่เปลี่ยนแปลง จากรูป 2.38 ได้เห็นความสัมพันธ์ ดังนี้

$$V_s = V_2 \dots\dots\dots(3.1)$$

$$V_p = V_1 + V_2 \dots\dots\dots(3.2)$$

V_1, V_2 มีค่าแตกต่างจาก E_1, E_2 อันเนื่องมาจาก impedance drop ใน winding ของแต่ละชุด แต่ induced e.m.f. E_1, E_2 อยู่ใน phase เดียวกัน (inphase) ส่วน V_1, V_2 นั้น มี phase ต่างกันเล็กน้อย (out of phase) ฉะนั้น $V_1 + V_2$ เมื่อรวมกันตาม vector จึงมีค่าเกือบเท่ากับเมื่อรวมกันโดยตัวเลข ในที่นี้เราก็จะพิจารณา induced e.m.f. ของขดลวด ทั้งสอง เพื่อหาความสัมพันธ์ต่าง ๆ และเพื่อความสะดวก นั่นคือ

$$\text{ให้ } E_s = E_2 \dots\dots\dots(3.3)$$

$$\text{และ } E_p = E_1 + E_2 \dots\dots\dots(3.4)$$

เอกสารนี้เป็นเอกสารที่สงวน แต่สำหรับ E_1 ซึ่งงานเพื่อ N_1 ศึกษาเท่านั้น ไม่อนุญาตให้แก้ไข (3.5)
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก (3.3), (3.4), (3.5) ได้

$$\begin{aligned} E_p &= \frac{E_2 (N_1 + 1)}{N_2} \\ &= \frac{(N_1 + N_2) E_s}{N_2} \dots\dots\dots(3.6) \end{aligned}$$

เมื่อ E_p, E_s เป็น induced e.m.f. ที่เกิดขึ้นทาง pri. และ sec.ตามลำดับ
ขนาดของตัวเลขที่เราเห็นว่า

$$V_p \approx E_p = N_1 + N_2 \dots\dots\dots(3.7)$$

$$V_s \approx E_s \approx N_2$$

จากรูป 2.38 ให้ความสัมพันธ์ของกระแสดังนี้

$$I_p = I_1 \dots\dots\dots(3.8)$$

$$I_s = I_1 + I_2 \dots\dots\dots(3.9)$$

เมื่อไม่เกิด exciting current ได้

$$N_1 I_1 = N_2 I_2 \dots\dots\dots(3.10)$$

จาก (3.8), (3.9), (3.10) ได้

$$\begin{aligned} I_s &= \frac{I_1 (1 + N_1)}{N_2} \\ &= \frac{(N_1 + N_2) I_p}{N_2} \dots\dots(3.11) \end{aligned}$$

$$\text{หรือ} \quad \frac{I_p}{I_s} = \frac{N_2}{N_1 + N_2} \dots\dots(3.12)$$

จากสมการต่าง ๆ ข้างบนจะเห็นได้ว่า ความสัมพันธ์ของแรงเคลื่อนไฟฟ้า

และกระแสก็มีหลักการ เช่นเดียวกับหม้อแปลงธรรมดานั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

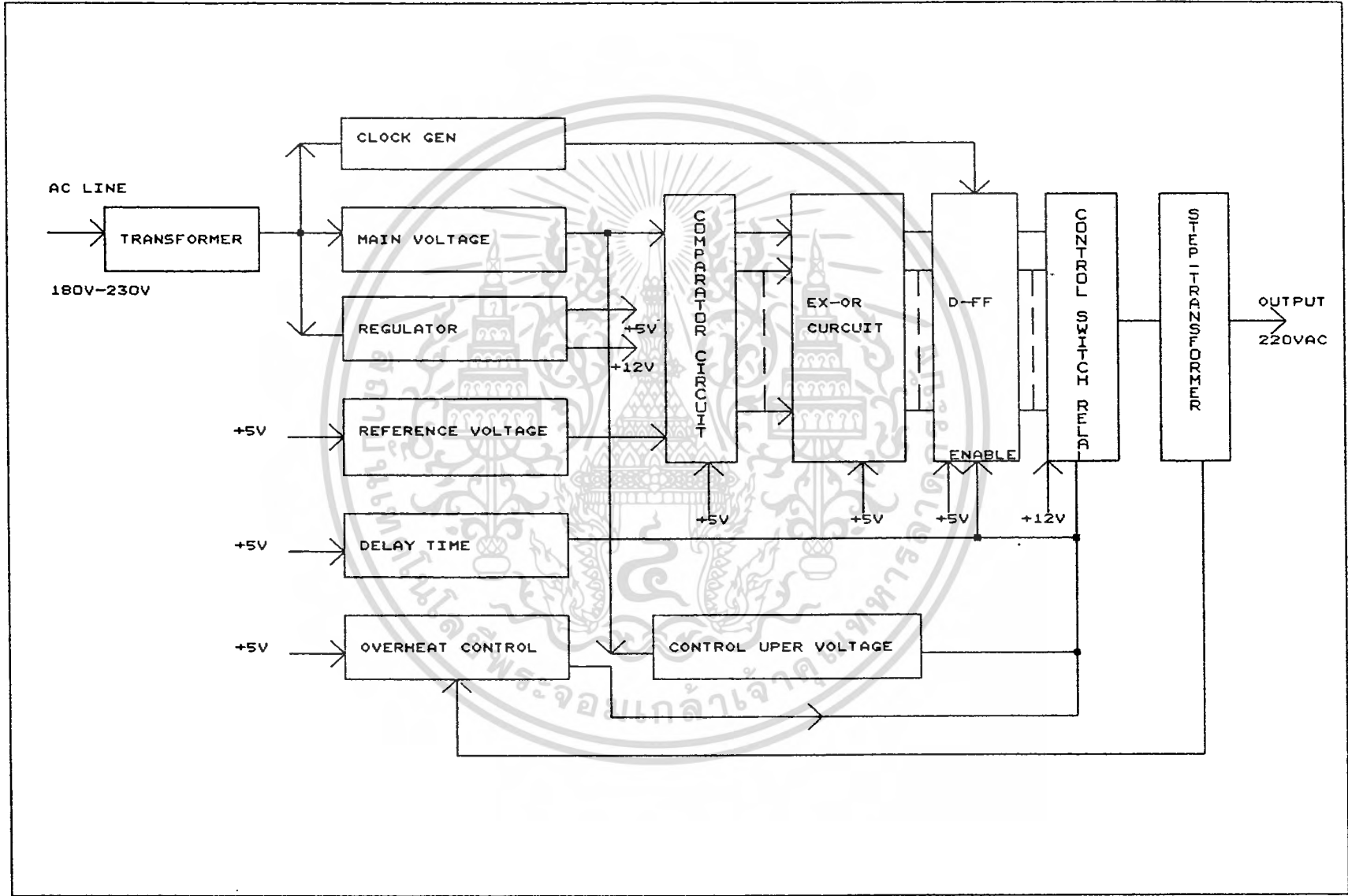
ฉะนั้น การที่นำหม้อแปลงแบบ 2-winding มาถือเป็นแบบ Auto นั้น
 ก็มีหลักการต่าง ๆ ในการคิดเช่นเดียวกับหม้อแปลงธรรมดา ไม่ว่าจะเป็น
 rating, efficiency หรือ loss ต่าง ๆ ก็ตาม

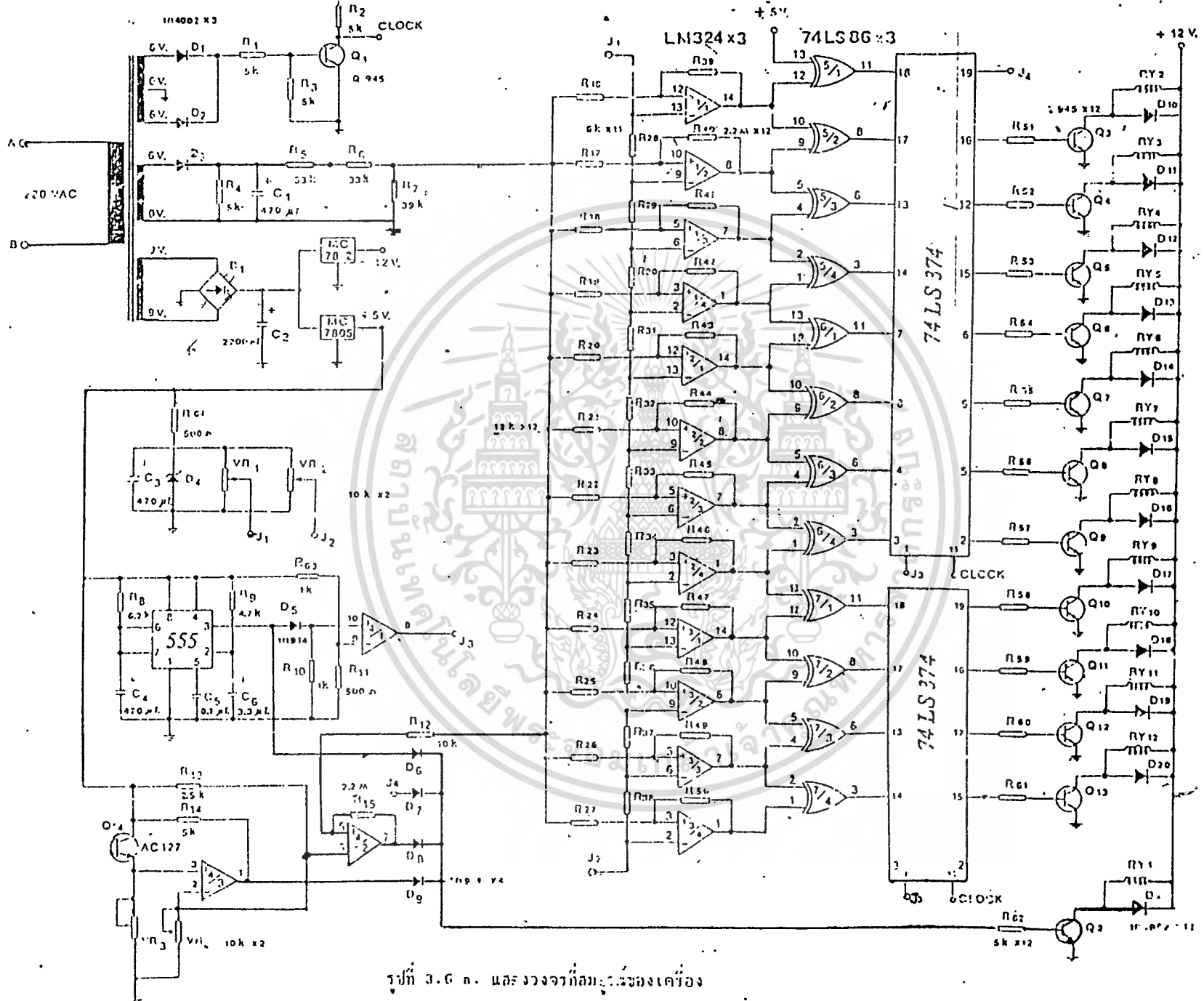


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

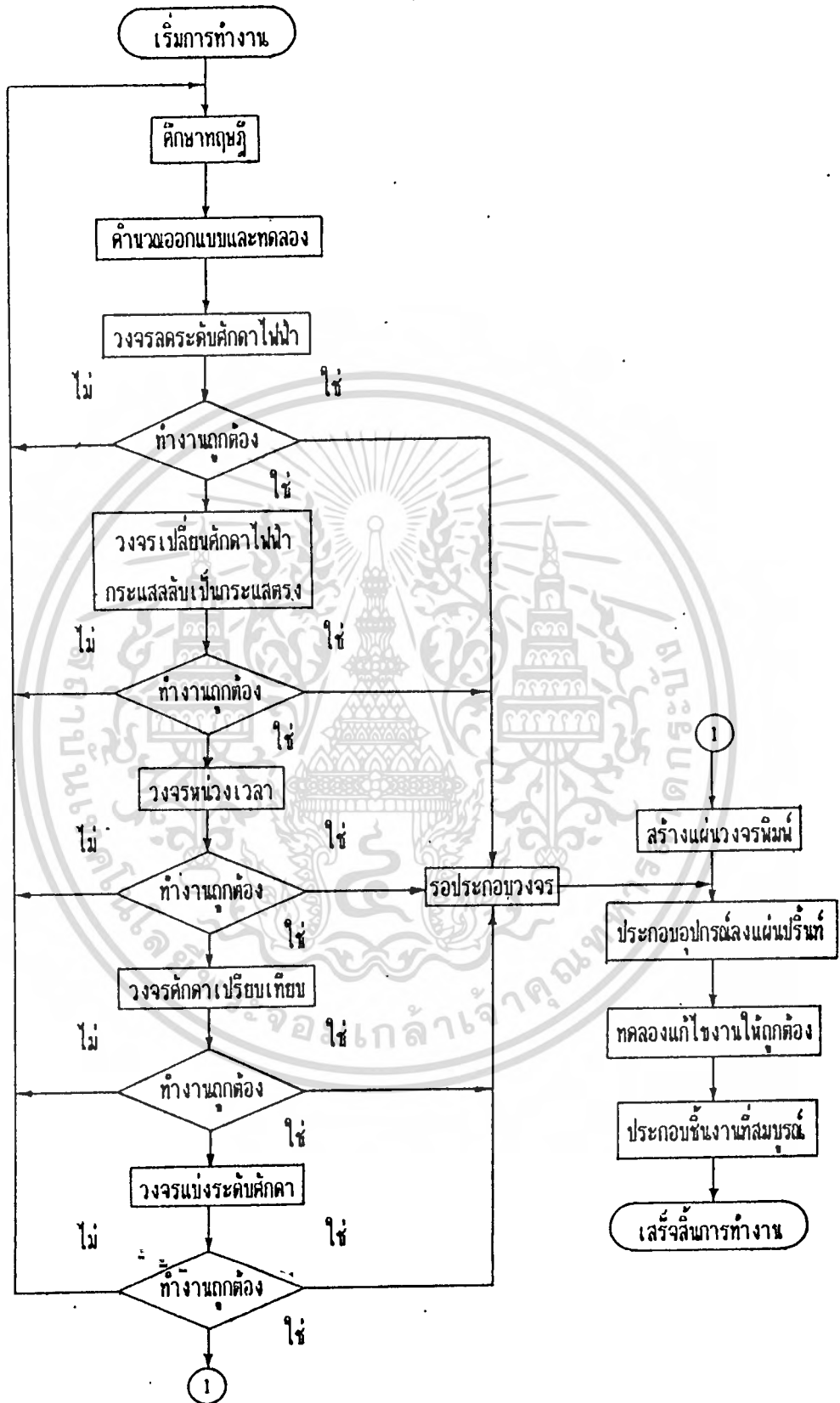


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ 3.6 ก. และ วงจรที่สมบูรณ์ของเครื่อง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีรูปที่ 3.1 แสดงแผนผังการดำเนินงานเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจร

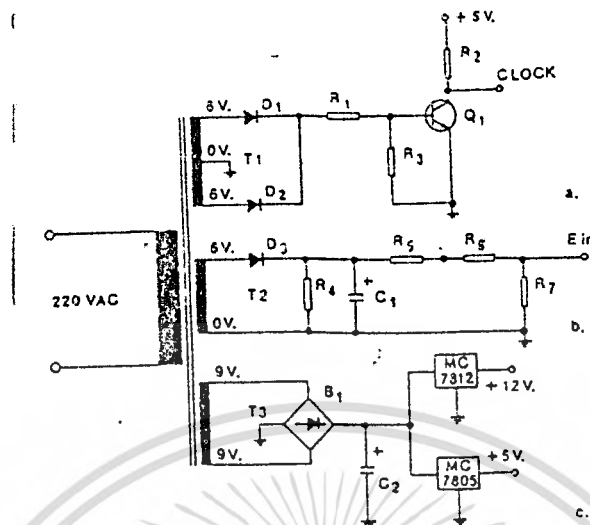
เครื่องปรับแรงดันไฟฟ้าอัตโนมัติ เป็นระบบการทำงานที่ทุกอย่างจะถูกควบคุมด้วย วงจรอิเล็กทรอนิกส์ อย่างไรก็ตามการทำงานของวงจรเครื่องปรับแรงดันไฟฟ้าอัตโนมัติที่สร้างขึ้นนี้จะอาศัยโครงสร้างหลักคือ สเต็ปทรานส์ฟอร์เมอร์โดยทางด้านปฐมภูมิของทรานส์ฟอร์เมอร์จะมีจุดเก็บเพื่อให้อัตราการไหลของไฟฟ้าทางออกกลับคืนสู่สภาพที่ทำงานจริง โดยระดับศักดาไฟฟ้าทางเข้าซึ่งรับมาจาก ไลน์ เอซี (S.C. line) จะถูกลดขนาดศักดาไฟฟ้าลงให้อยู่ในช่วงการทำงาน ของวงจรอิเล็กทรอนิกส์ภายในจากนั้นจะถูกแยกออกเป็น 2 ส่วน โดยส่วนหนึ่งจะผ่านการแปลงไฟฟ้ากระแสสลับให้เป็นไฟฟ้ากระแสตรง (Rectifier) แล้วป้อนเข้าสู่ส่วนแบ่งระดับแรงดันไฟฟ้าเพื่อให้อัตราการทำงานของวงจรสามารถกำหนดได้ว่าในขณะที่ระดับไฟฟ้าที่จ่ายเข้ามาอยู่ในช่วงใดซึ่งการทำงานในช่วงนี้สามารถทำได้โดยอาศัยการเปรียบเทียบสัญญาณ ซึ่งแปรผันตรงกับระดับศักดาไฟฟ้าที่จ่ายเข้ามาที่ระดับศักดาไฟฟ้าอ้างอิงซึ่งสร้างขึ้นภายในวงจร สำหรับศักดาไฟฟ้าอ้างอิงนี้ จะมีระดับศักดาไฟฟ้าคงที่ (เมื่อศักดาไฟฟ้าที่จ่ายเข้ามาเปลี่ยนแปลงอยู่ในช่วง 180 ถึง 230 โวลท์) วงจรแบ่งระดับศักดาไฟฟ้านี้ จะมีสัญญาณทางออกอยู่ในรูปลอจิก ซึ่งจะควบคุมวงจรสวิตช์ให้เลือก เปิดหรือปิด เพื่อตัดต่อจุดเก็บของสเต็ปทรานส์ฟอร์เมอร์ให้สัมพันธ์กับระดับศักดาไฟฟ้าที่จ่ายเข้ามา

อีกส่วนหนึ่ง เมื่อผ่านส่วนลดระดับศักดาไฟฟ้าแล้ว จะป้อนเข้าสู่วงจรหน่วงเวลา (Delay time) เพื่อนำไปควบคุมจังหวะการตัดต่อของวงจรสวิตช์ให้จังหวะที่วงจรสวิตช์ทำการตัดต่อทุกครั้งอยู่ที่จุดของ เฟสของศักดาไฟฟ้าที่เป็นศูนย์เสมอ เพื่อลดค่ากระแสช๊อตอันเกิดขึ้นได้ภายในวงจร

การทำงานของวงจร ซึ่งเราสามารถ ออกแบบในส่วนของวงจร ได้ดังนี้

- ส่วนลดระดับศักดาไฟฟ้า
- ส่วนแปลงระดับศักดาไฟฟ้ากระแสสลับเป็นกระแสตรง
- วงจรสวิตช์
- ส่วนแบ่งระดับแรงดันอ้างอิง
- วงจรกำเนิด CLOCK
- วงจรสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงวงจรลดระดับศักดาไฟฟ้าลงวงจรกำเนิด CLOCK

- วงจรระดับศักดาไฟฟ้า โดยทำหน้าที่ลดศักดาไฟฟ้า 220 โวลต์ ลงเหลือตามแสดงในรูปที่ 3.2 เพื่อใช้เป็นแหล่งจ่ายไฟเลี้ยงให้กับวงจรต่าง ๆ จะเห็นว่าวงจรนี้ประกอบด้วยทรานซิสเตอร์เมอร์ T₁, T₂, และ T₃
- วงจรเปลี่ยนศักดาไฟฟ้ากระแสสลับเป็นกระแสตรง ใช้ไดโอดทำหน้าที่เปลี่ยนศักดาไฟฟ้า AC เป็น DC หรือเรียกวงจรเรกติไฟเออร์ มีทั้งแบบ ฮาล์ฟเวฟ พูลเวฟ และบริดจ์ โดยจะนำมาใช้เป็นภาคจ่ายไฟสำหรับอินพุตของวงจรดังต่อไปนี้

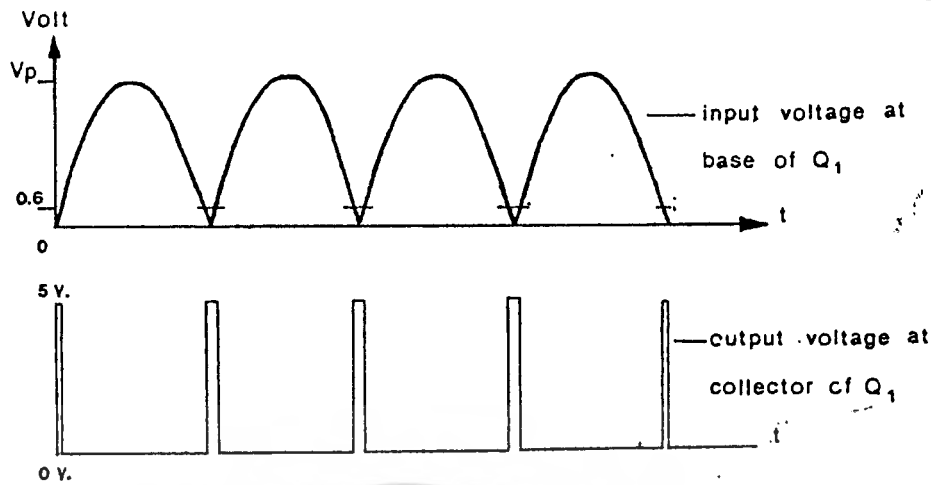
(1) วงจรท่วงเวลา ดังรูป 3.2 a

(2) วงจรศักดาเปรียบเทียบ ดังรูป 3.2 b

(3) วงจรสำหรับจ่ายไฟเลี้ยงวงจรขนาดแรงดันคงที่ +5 และ +12 ดังรูป 1c

- วงจรถ่ายกำเนิด CLOCK ดังรูปที่ 3.2 a โดยรับสัญญาณเอาพุทของวงจรพูลเวฟเรกติไฟเออร์มาเป็นสัญญาณอินพุทของวงจร โดยป้อนสัญญาณเข้าขาเบสของทรานซิสเตอร์ Q₁ และสัญญาณออกของวงจรอยู่ที่ขา C ของ Q₁ การทำงานของวงจรเมื่อศักดาไฟฟ้าที่ขาควบคุมของไดโอด 0 โวลต์ จึงทำให้ศักดาไฟฟ้าที่ขา C ของ Q₁ มีค่าประมาณ 5 โวลต์ เนื่องจากทรานซิสเตอร์มีกระแสเมื่อสัญญาณอินพุทค่อย ๆ เพิ่มขึ้น จนมีระดับศักดาตั้งแต่ 0.6 โวลต์ขึ้นไปมาปรากฏที่ขาเบสก็จะทำให้ทรานซิสเตอร์เริ่มนำกระแสทำให้เกิดศักดาตกคร่อม

ความต้านทาน 5 กิโลโห์ม ที่ต่ออยู่กับขาคอลเลคเตอร์น้อยมากประมาณ 0 โวลต์ ซึ่งจะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 1. ได้สัญญาณออก เป็นพัลส์เวฟดังรูปที่ 3.3
 2. ไม่วากรณ์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงเวฟฟอร์มของวงจรกำเนิด CLOCK

ประโยชน์ที่ได้จากวงจรนี้ คือสัญญาณเอาต์พุตของวงจรจะนำไปควบคุมการเปิดหรือปิดสวิทช์ ของวงจรสวิทช์เพื่อให้จังหวะที่วงจรสวิทช์ทำงานทุกครั้งจะอยู่ที่จุดของเฟสเป็นศูนย์เสมอ เป็นการลดกระแสกระชากที่จะเกิดขึ้นในวงจร

- อินพุตของวงจร ต่อกับ เปรียบเทียบ วงจรนี้มีไดโอดทำหน้าที่เป็นฮาล์ฟเวฟเรกติไฟเออร์ ซึ่งรับสัญญาณอินพุตมาจากทรานส์ฟอร์มเมอร์ T_x เพื่อลดขนาดคิกคาไปฟ้าจาก 220 โวลต์ลงเหลือ 6 โวลต์โดยมี R 5kΩ ต่ออนุกรมและมี C 470 μF ต่อขนานกับ R ทำหน้าที่กรองกระแสที่ผ่านไดโอดให้เรียบขึ้นสำหรับ R 5kΩ และ C 470 μF นี้สามารถหาค่าได้ดังนี้

$$C_{\text{เลือก}} = 1/2\sqrt{2} * K_r * R_L * \text{frizzle}$$

กำหนดให้ : $K_r = 0.3\%$

$$I_L = 1.0 \text{ mA}, \quad V_L = 6/0.707 = 9 \text{ V.}$$

$$R_L = V_L / I_L = 9 / 1.0 * 10^{-3} = 5,000 \Omega$$

เลือกใช้ $R_L = 5 \text{ k}\Omega$

แทนค่า

$$\begin{aligned} C_{\text{เลือก}} &= 1/2\sqrt{2} * 0.003 * 5 * 10^3 * 50 \\ &= 471 * 10^{-6} \text{ F} \end{aligned}$$

เอกสารเลือกใช้เอกสารที่ส่ง 470 μF ได้รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับที่นี้ R 33 kΩ 2 ตัวเลข 39 kΩ ต่ออนุกรมหวังวงจรกรองกระแสก็เพื่อป้องกันการให้ศักดาไฟฟ้าตกคร่อมที่ R 39 kΩ ประมาณไม่เกิน 5 โวลต์

กำหนดให้ตกจาไฟฟ้าตกคร่อม R 39 kΩ เท่ากับ ๖ โวลต์ สักลาอินพุท 10 โวลต์ กระแส 100 μA

$$R_s + R_g = (10-4)/100 \times 10^{-6} \\ = 60 \text{ k}\Omega$$

เลือกใช้ R 33 kΩ สองตัวต่ออนุกรมกัน

$$R_L = 4/100 \times 10^{-6} \\ = 40 \text{ k}\Omega$$

เลือกใช้ R 39 kΩ

- ภาคจ่ายไฟเลี้ยงวงจรขนาดแรงดันคงที่ +5V และ +12V จะใช้ไอซีเรกกูเลเตอร์ 3 ขา เบอร์ MC 7805 และเบอร์ MC 7812 ทำหน้าที่รักษาระดับแรงดันไฟฟ้าให้คงที่ที่ +5 และ +12 โวลต์ โดยสามารถจ่ายกระแสได้ 1.5 แอมป์

หาค่าคาปาซิเตอร์ที่ต่อขนานกับขั้วรีดจ์ เพื่อกรองกระแสไฟให้เรียบขึ้น เนื่องจากที่จุดนี้มีศักดาไฟฟ้าประมาณ 25 โวลต์ ดังนั้นคาปาซิเตอร์ต้องทนแรงดันขั้วนี้ได้ เราเลือกใช้ 35 โวลต์ โดยค่าคาปาซิเตอร์สามารถคำนวณได้จากสมการข้างล่างนี้

$$C_{ripp} = 1/2 \times 2 \times K_r \times R_L \times \text{ripple}$$

กำหนดให้ : $K_r = 10\%$

$$R_L = 25/1.5 = 16 \Omega$$

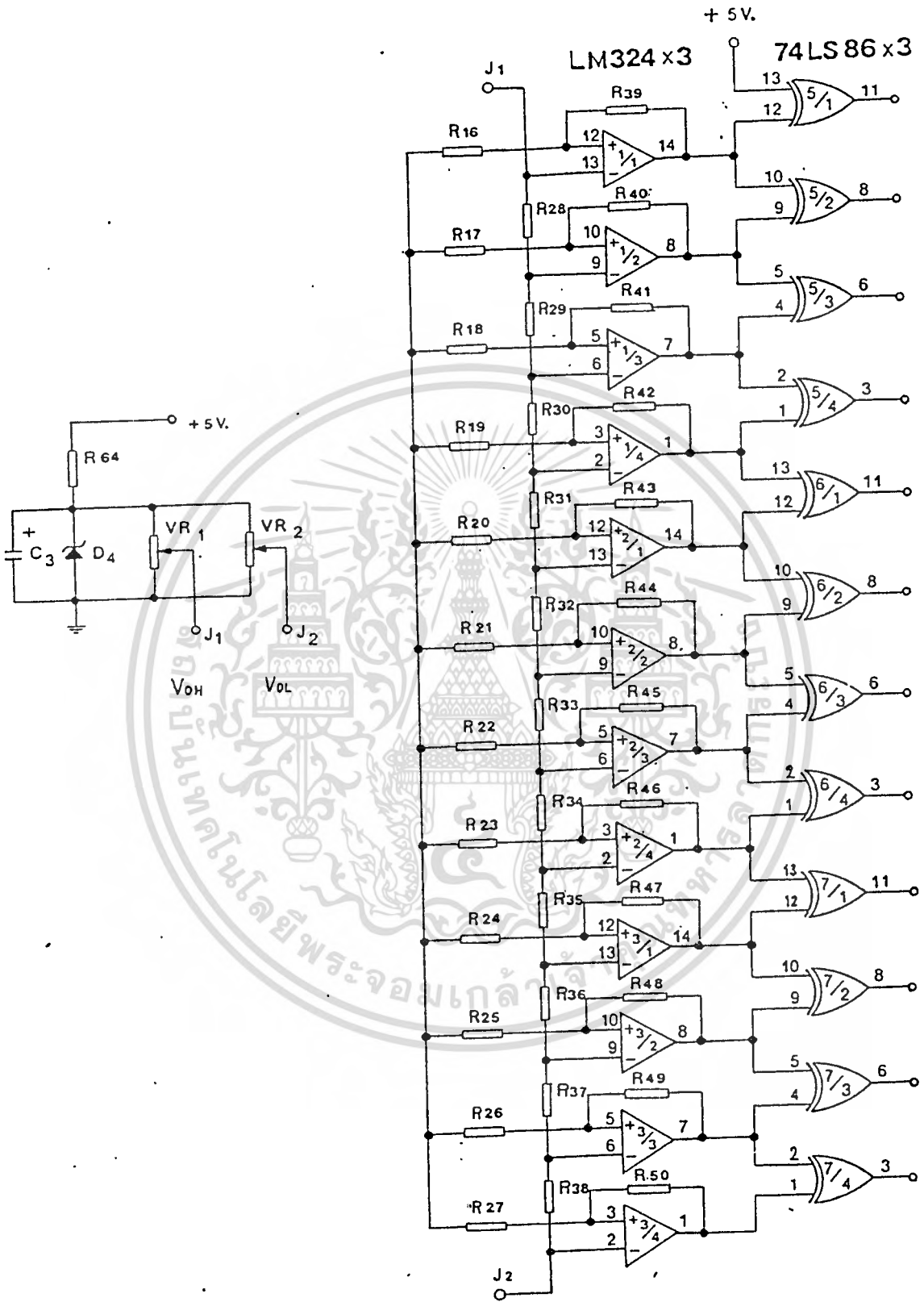
แทนค่า

$$C_{ripp} = 1/2 \times 2 \times 0.1 \times 16 \times 100 \\ = 2.2 \times 10^{-3} \text{ F}$$

เลือกใช้ C = 2200 μF 35V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรคิกตาเปรียบเทียบ

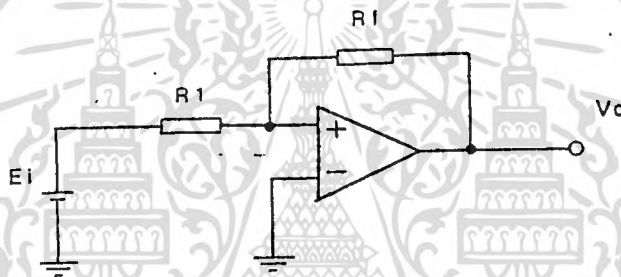


รูปที่ 3.4 แสดงวงจรคิกตาเปรียบเทียบและวงจรแบ่งระดับคิกตา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของออปแอมป์ เป็นการต่อในลักษณะของวงจรนอนอินเวอร์ต (noninvert with hysteresis) โดยมีจุดสัญญาณเข้าขาลบต่ออยู่กับระดับศักดาเปรียบ เทียบ จุดสัญญาณเข้าขาบวกจะต่ออยู่กับสัญญาณซึ่งเราต้องการจะเปรียบเทียบศักดา และใช้ หลักการป้อนสัญญาณกลับแบบเพิ่มกำลัง (Positive feedback) ซึ่งจะมีประโยชน์ในการ ป้องกันไม่ให้สัญญาณออกเปลี่ยนระดับไปตามสัญญาณรบกวนบริเวณใกล้เคียงกับจุดที่สัญญาณจะ ข้ามระดับเฟสศูนย์

การทำงานของวงจร เมื่อมีศักดาไฟฟ้าปรากฏที่อินพุตบวกมากกว่าอินพุตลบ จะทำ ให้ศักดาที่เอาต์พุตประมาณ +5 โวลต์ ซึ่งเรามีวิธีคำนวณหาค่าความต้านทานที่เหมาะสมที่ต่อ ร่วมกับออปแอมป์ได้ ดังรูปที่ 3.5



รูปที่ 3.5 แสดงวงจร non-inverting

กำหนดให้ : $E_i = 20.7 \text{ mV}$, $I = 1.72 \text{ } \mu\text{A}$, $V_o = 3.8 \text{ V}$.

คำนวณหาค่า R_i และ R_f

$$I = E_i / R_i$$

แทนค่า

$$R_i = (20.7 * 10^{-3}) / (1.72 * 10^{-6}) \\ = 12.03 * 10^3$$

เลือกใช้ $R_i = 12 \text{ k}\Omega$

$$V_o = R_f * E_i / R_i$$

แทนค่า

$$R_f = (3.8 * 12 * 10^3) / (20.7 * 10^{-3}) \\ = 2.203 * 10^6 \text{ } \Omega$$

เลือกใช้ R_f เท่ากับ $2.2 \text{ M}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ขาอินพุทของออปแอมป์ จะมีความต้านทานต่ออนุกรมกัน 11 ตัวเป็นลักษณะของวงจรโวลต์เตจดีไวเดอร์ (Voltage Divider) ที่ปลายทั้งสองจะมีศักย์ไฟฟ้าคงที่ป้อนไว้ โดยมีตัวปรับเป็นความต้านทานแบบเกอิกซ์ สักคาไฟฟ้าที่ป้อนให้อินพุทของออปแอมป์นี้ ใช้เป็นศักย์ไฟฟ้าอ้างอิงกับสัญญาณเข้าที่ขาบวก ซึ่งเป็นศักย์ไฟฟ้าที่ตกคร่อม R 39 k Ω ซึ่งเราต้องการจะเปรียบเทียบศักย์ เราจะหาความแตกต่างระหว่าง V_{OL} (แรงดันอ้างอิงต่ำสุด) กับ V_{OH} (แรงดันอ้างอิงสูงสุด) ได้เท่ากับ 3.3 - 2.1 = 1.2 volt นั่นคือศักย์ไฟฟ้า 1.2 volt ต้องการให้ตกคร่อมความต้านทาน 11 ตัวเท่าๆกัน จะได้ 1.2 / 11 = 0.109 volt

กำหนดให้ : กระแสไหลผ่านความต้านทาน = 17.8 μ A

$$R \text{ แต่ละตัวมีค่า} = 0.109 / 17.8 * 10^{-6}$$

$$= 6.12 * 10^3$$

เลือกใช้ R = 6 k Ω

- วงจรแบ่งระดับศักย์ ประกอบด้วย Exclusive-or (EX-OR) ซึ่งจะรับสัญญาณมาจากเอาต์พุทของวงจรเปรียบเทียบ จากคุณสมบัติของ EX-OR สามารถอธิบายการทำงานได้โดยตารางความจริง (Truth table) ดังแสดงในตารางที่ 1.

A	B	A \oplus B
0	0	0
0	1	1
1	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอ้างอิงในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3-1 ตารางความจริงของ EX-OR

โดยที่ EX-OR เกทจะทำการแปลงสัญญาณที่ได้จากวงจรเปรียบเทียบแรงดันให้มีสัญญาณ เอ้าท์เป็น 1 เพียงช่วงเดียวใน 12 ช่วง โดยเมื่อสัญญาณ Input เข้ามาที่ขา Input ทั้งสองของ EX-OR มีค่าเป็น 0 ทั้งคู่หรือ 1 ทั้งคู่ สัญญาณทางเอ้าท์จะเป็น 0 แต่ถ้าสัญญาณ Input มีค่าต่างกันคือ 0 กับ 1 จะทำให้ Output ของ EX-OR มีค่าเป็น 1 ของ EX-OR ทุกตัวในวงจร

ซึ่งจะเห็นได้จากวงจร ที่ EX-OR 5/1 จะมีไฟเลี้ยงให้ขา Input อยู่ 1 ขา (จึงเท่ากับว่าเป็นการป้อนสัญญาณ 1 ให้กับ EX-OR 5/1 อยู่ 1 ขาก่อน) เมื่อตัวเปรียบเทียบ 1/1 มีสัญญาณเป็น 1 จะทำให้ EX-OR 5/1 มี Input เป็น 1 ทั้งสองขา จึงทำให้ Output เป็น 0 แต่จะทำให้ EX-OR 5/2 มี Output เป็น 1 ต่อมาเมื่อตัวเปรียบเทียบ 1/2 ทำงานมีสัญญาณ 1 ส่งให้ EX-OR 5/2 ก็จะทำให้ EX-OR 5/2 มี Output เป็น 0 และ EX-OR 5/3 มี Output เป็น 1 ซึ่งการทำงานจะเป็นลักษณะนี้เรื่อยไปจนถึง EX-OR 7/4 ซึ่งเป็น EX-OR ตัวสุดท้ายและสัญญาณ Output จาก EX-OR ทุกตัวจะถูกส่งต่อไปยัง IC 74LS374

- วงจรสวิตช์ จะประกอบด้วย IC 74LS374 2ตัวรวมทั้งทรานซิสเตอร์ $Q_1 - Q_2$ และรีเลย์ RY 1- RY 12 โดยที่ IC 74LS374 เป็นวงจรฟลิปฟลอปแบบ D (D-flipflop) ซึ่งการทำงานของฟลิปฟลอปแบบ D สามารถอธิบายโดยตารางความจริง (Truth table) ดังแสดงในตารางที่ 2

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	^	H	H
L	^	L	L
L	L	X	Q_0
H	X	X	Z

โดยที่ IC 74LS374 จะรับสัญญาณ Input มาจาก EX-OR เนื่องจากภายใน IC เบอร์นี้ เป็นฟลิปฟลอปแบบ D ทำให้สัญญาณ Output จะเป็นไปตามสัญญาณ Input ที่มาจาก EX-OR คือจะมี Output ที่เป็น High (มีศักดาประมาณ 3.8 โวลท์) เพียงอันเดียวเมื่อมีสัญญาณ Input ป้อนเข้ามาและสัญญาณ Output ของฟลิปฟลอปแบบ D จะออกไปได้เมื่อมีสัญญาณนาฬิกา (Clock) จากขดลวดเลขที่ 9 ของ IC มาปรากฏที่ขา 11 ของ IC 74LS374 นั่นเอง ซึ่งสัญญาณ Output อันนี้จะไปควบคุมให้ทรานซิสเตอร์ทำงานทีละตัว เพื่อทำการตัดต่อจุดที่ขดของ Step-Transformer ให้สัมพันธ์กับระดับศักดาไฟฟ้าที่จ่ายเข้ามาจะ ได้ระดับศักดาไฟฟ้าทางออกคงที่ที่ 220 โวลท์นั่นเอง

การทำงานของวงจร

จากรูปที่ 5 แสดงวงจรสมรรถนะของเครื่องรักษาระดับแรงดันไฟฟ้าให้คงที่ซึ่งมีระบบการทำงานดังนี้

เมื่อ "ON-SW" จ่ายไฟเลี้ยงวงจรตามส่วนต่างๆช่วงแรกจะไม่มีสัญญาณไฟฟ้ากระแสสลับ 220 โวลท์ออกไปทาง Output ทั้งนี้เพื่อต้องการให้วงจรเปรียบเทียบกับศักดาและวงจรแบ่งระดับศักดาเข้าตัวเองให้ทำงานได้ถูกต้องและได้รับการอุ่นเครื่องในระยะเวลาพอสมควรเสียก่อน ตัวกำหนดระยะเวลาดังกล่าวคือ วงจรโมโนสเตเบิล (Monostable multivibrator) ประกอบด้วย IC เบอร์ 555 เป็นหัวใจหลักในการทำงาน โดยมีความต้านทาน $6.2 \text{ k}\Omega$ และคาปาซิเตอร์ $470 \text{ }\mu\text{F}$ เป็นตัวกำหนดระยะเวลาช่วงแรก Output ที่ขา 3 ของ IC #555 มีศักดาไฟฟ้าประมาณ $2/3$ ของ 5 โวลท์ จะต่ออยู่กับขาขาของออปแอมป์ $4/1$ ขณะที่ขาขาที่มีศักดาประมาณ $1/3$ ของ 5 โวลท์ ทำให้สัญญาณออกที่ขา 8 ของออปแอมป์มีศักดาไฟฟ้าประมาณ 3.8 โวลท์ และไปปรากฏที่ 1 ของ IC 74LS374 ซึ่งเป็นขาอินพุตส่งผลให้ Output ของ IC นี้มีค่าอิมพีแดนซ์สูง แสดงว่า IC ตัวนี้ยังไม่ทำงาน (พิจารณาการทำงานของ IC 74LS374 ได้ในภาคผนวก)

สัญญาณที่ออกขา 3 ของ IC #555 อีกส่วนหนึ่งจะไปปรากฏที่ขาเบสของ Q_2 ทำให้ Q_2 นำกระแสและไปขับรีเลย์ RY 1 ทำให้คอนแทกของรีเลย์เปลี่ยนตำแหน่งจากปรกติปิด (Normally close, N.C.) ไปยังตำแหน่งปรกติเปิด (Normally open, N.O.)

เมื่อตัดศักดาไฟฟ้าทางเข้าจาก Line AC ออกจากรถยนต์สฟอรีเมอร์มาใช้ ดังนั้นที่ขดที่ขั้วการค้ำไม่วงกุ่มของ T₁ จึงไม่มีสัญญาณออกคือมีศักดาไฟฟ้าทางออกเป็น 0 โวลท์ เอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเวลาผ่านไปเท่ากับ $1.1 \times 6.2 \times 10^{-3} \times 470 \times 10^{-4}$ sec คือประมาณ 3 วินาทีจะทำให้ศักดาไฟฟ้าที่ขา 4 ของ IC #555 ลดลงเหลือประมาณ 0 โวลต์ส่งผลให้สัญญาณออกที่ขา 3 ซึ่งไปป้อนให้ขาบวกของออปแอมป์ 4/1 มีค่าประมาณ 0 โวลต์เช่นกันจึงทำให้ขาอินพุตของ IC 74LS374 มีศักดาประมาณ 0 โวลต์พร้อมที่จะทำงานตามศักดาไฟฟ้าทางเข้าและสัญญาณนาฬิกาอีกส่วนหนึ่งคือรีเลย์ RY 1 เมื่อไม่มีสัญญาณมาป้อนที่ขาเบสของ Q_2 ก็จะเปลี่ยนหน้าคอลแทนจาก N.O. มาเป็น N.C. มีศักดาไฟฟ้าปรากฏที่ขั้วประมุขของทรานส์ฟอร์มเมอร์ T_1 ทำให้มีศักดาไฟฟ้าทางออกเป็น 230 โวลต์คงที่

การทำงานของวงจรเมื่อไฟตกและไฟเกิน คือจากวงจรสมบูรณ์ในรูปที่ 5 วงจรจะทำงานได้เมื่อระดับแรงดันไฟฟ้าทางเข้าอยู่ในช่วง 180 - 230 โวลต์ ถ้านักกว่าไฟตกต่ำกว่า 180 โวลต์หรือสูงกว่า 230 โวลต์วงจรจะตัดการทำงานออกไปทำให้ไม่มีแรงดันไฟฟ้าทางออกปรากฏอยู่ เราสามารถดูการทำงานของวงจรอย่างละเอียดโดยพิจารณาตามรูปที่ 5

เมื่อศักดาไฟฟ้าที่จ่ายเข้ามาต่ำกว่า 180 โวลต์คือประมาณ 175 โวลต์จะทำให้ศักดาที่ขั้วขั้วขั้วของทรานส์ฟอร์มเมอร์ T_1 ลดลงตามไปด้วยเมื่อผ่านวงจรเรกติไฟเออร์และกรองกระแสแล้ว ทำให้ศักดาไฟฟ้าที่ E_{in} ปรากฏที่ขาบวกของออปแอมป์ 1/1 มีค่าน้อยกว่าที่จุดสัญญาณเข้าขาลบ ซึ่งมีศักดาเท่ากับ 2.1 โวลต์ ดังนั้นจึงทำให้สัญญาณออกที่ขา 14 มีศักดาเป็น 0 โวลต์ป้อนให้กับ EX-OR 5/2 เป็น Low ("0") ส่วน EX-OR 5/1 นั้นมีสัญญาณออกเป็น High ("1") ปรากฏที่ขา 11 ซึ่งมีศักดาประมาณ 3.8 โวลต์แล้วป้อนเข้าขา 3 ของ IC 74LS374 ซึ่งเป็นวงจรฟลิปฟล็อปแบบ 0 รอจังหวะอยู่แล้ว เพื่อสัญญาณนาฬิกาจากคอลเลคเตอร์ของ Q_2 มาปรากฏที่ 11 ก็จะทำให้สัญญาณออกของวงจรฟลิปฟล็อปแบบ 0 คือขา 3 ของไอซีดังกล่าว มีสัญญาณออกเป็น High มีศักดาประมาณ 3.3 โวลต์เช่นกัน มาปรากฏที่ขาเบสของ Q_2 ทำให้ Q_2 นำกระแสขั้วรีเลย์ RY 1 ให้เปลี่ยนหน้าสัมผัสจาก N.C. มาเป็น N.O. เมื่อทำการตัดไฟ AC ออกจากขดลวดปฐมภูมิของทรานส์ฟอร์มเมอร์ T_1 จึงไม่มีศักดาไฟฟ้าทางออกเลย

เมื่อศักดาไฟฟ้าที่จ่ายเข้ามาเพิ่มขึ้นเป็น 180 โวลต์จะทำให้ E_{in} มีค่าน้อยกว่า 2.1 โวลต์ เนื่องสัญญาณทางเข้าของออปแอมป์ 1/1 มีค่าน้อยกว่าขาลบทำให้เกิดการขยายขึ้น ได้สัญญาณออกที่ขา 14 ของออปแอมป์ดังกล่าวมีศักดาประมาณ 3.3 โวลต์ป้อนให้ EX-OR 5/1 และ 5/2 จะได้สัญญาณออกของ EX-OR 5/1 เป็น Low เมื่อมีสัญญาณ Clock เข้ามาจะทำให้ Q_2 หยุดนำกระแสหน้าสัมผัสของรีเลย์ RY 1 ที่กลับมาที่ตำแหน่ง N.C. เช่นเดิม แต่สัญญาณออกของ EX-OR 5/2 เป็น High ปรากฏที่สัญญาณเข้าของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่โดยไม่ได้รับอนุญาต

ตั้งลิฟต์ลอบที่ขา 17 และใต้สัญญาออกที่ขา 16 เมื่อได้รับสัญญาณนาฬิกาซึ่งมีศักดาออกประมาณ 3.8 โวลต์ ทำให้ทรานซิสเตอร์ Q_2 และขั้ว RY 2 ทำให้หม้อลัมพ์สของรีเลย์ย้ายจาก N.C. มายัง N.O. ซึ่งตำแหน่ง N.O. ของรีเลย์ต่ออยู่กับแท็ป 180 โวลต์ของทรานสฟอร์มเมอร์ T_1 ดังนั้นศักดาไฟฟ้าทางออกของ T_1 จึงเป็น 220 โวลต์คงที่

ถ้าหากศักดาไฟฟ้าทางเข้าจาก Line AC เพิ่มขึ้นเป็น 185 โวลต์ก็จะทำให้ออปแอมป์ 1/1 และ 1/2 เกิดการขยายขึ้น สัญญาณออกของออปแอมป์ทั้งสองจะมีศักดาประมาณ 3.8 โวลต์ ปรากฏที่ขา 14 และขา 8 ทำให้สัญญาณออกของ EX-OR 5/3 เป็น High เมื่อสัญญาณนาฬิกาเข้ามารีเลย์ RY 2 ก็จะย้ายหน้าลัมพ์สจาก N.O. มายัง N.C. เช่นเดิม ส่วนรีเลย์ RY 3 ก็จะทำงานแทนซึ่งหน้าลัมพ์สย้ายจาก N.C. มายัง N.O. โดยคอลแทค N.O. จะต่ออยู่กับ 185 โวลต์ของ T_1 ดังนั้นศักดาไฟฟ้าทางออกของ T_1 จึงเป็น 220 โวลต์คงที่

หากศักดาไฟฟ้าทางเข้าจาก AC Line เพิ่มขึ้นเป็น 190 โวลต์ จะทำให้ออปแอมป์ 1/1 , 1/2 และ 1/3 เกิดการขยายขึ้น สัญญาณออกของออปแอมป์ทั้งสามจะป้อนไปที่ขา 14 ขา 8 และขา 7 ทำให้สัญญาณออกของ EX-OR 5/4 เป็น High เมื่อสัญญาณนาฬิกาเข้ามารีเลย์ RY 3 จะย้ายหน้าลัมพ์สจาก N.O. มายัง N.C. เช่นเดิม ส่วนรีเลย์ RY 4 จะทำงานแทนซึ่งหน้าลัมพ์สของรีเลย์ RY 4 จะต่ออยู่กับแท็ป 190 โวลต์ของ T_1 จึงมีศักดาไฟฟ้าทางออก T_1 เป็น 220 โวลต์คงที่

ในทำนองเดียวกันถ้าศักดาที่จ่ายเข้ามาให้ Line AC เพิ่มขึ้นที่ลช 5 โวลต์ตั้งแต่ 175 - 230 โวลต์ จำนวนออปแอมป์ที่มีการขยายก็จะเพิ่มตามอัตราการเพิ่มของศักดาไฟฟ้าด้วย โดยเริ่มจากออปแอมป์ 1/1- 3/4 ตามลำดับ แต่สัญญาณออกของ EX-OR จะมีสัญญาณ High เพียงตัวเดียวเท่านั้นส่งผลให้การหักคอหน้าคอลแทคของรีเลย์กับแท็ปของ T_1 มีเพียงแท็ปเดียว โดยจะสัมพันธ์กับศักดาไฟฟ้าที่จ่ายเข้ามาให้ศักดาไฟฟ้าทางออกเป็น 220 v AC คงที่ตลอดเวลา

ส่วนออปแอมป์ 4/2 จะทำงานเมื่อศักดาไฟฟ้าที่จ่ายเข้ามามีค่ามากกว่า 230 โวลต์คือเมื่อศักดาที่ Line AC มีค่าประมาณ 235 v. จะทำให้สัญญาณที่ขาบวกของออปแอมป์มากกว่าที่ขาลบ ทำให้รีเลย์ RY 5 ตัดไฟจาก Line AC ที่จ่ายเข้ามาจึงไม่มีศักดาไฟฟ้าทางออกที่ T_1

ออปแอมป์ 4/3 ทำหน้าที่จำกัดอุณหภูมิ โดยทรานซิสเตอร์จะยึดติดกับแผ่นระบายความร้อนแล้วนำไปติดกับทรานสฟอร์มเมอร์ T_1 เมื่อ T_1 จ่ายกระแสให้กับโหลดไปใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารนี้เป็นการค้า
หากเกินไปจะทำให้ทรานสฟอร์มเมอร์ร้อนและส่งผ่านความร้อนมายังทรานซิสเตอร์ Q_2 มากขึ้น

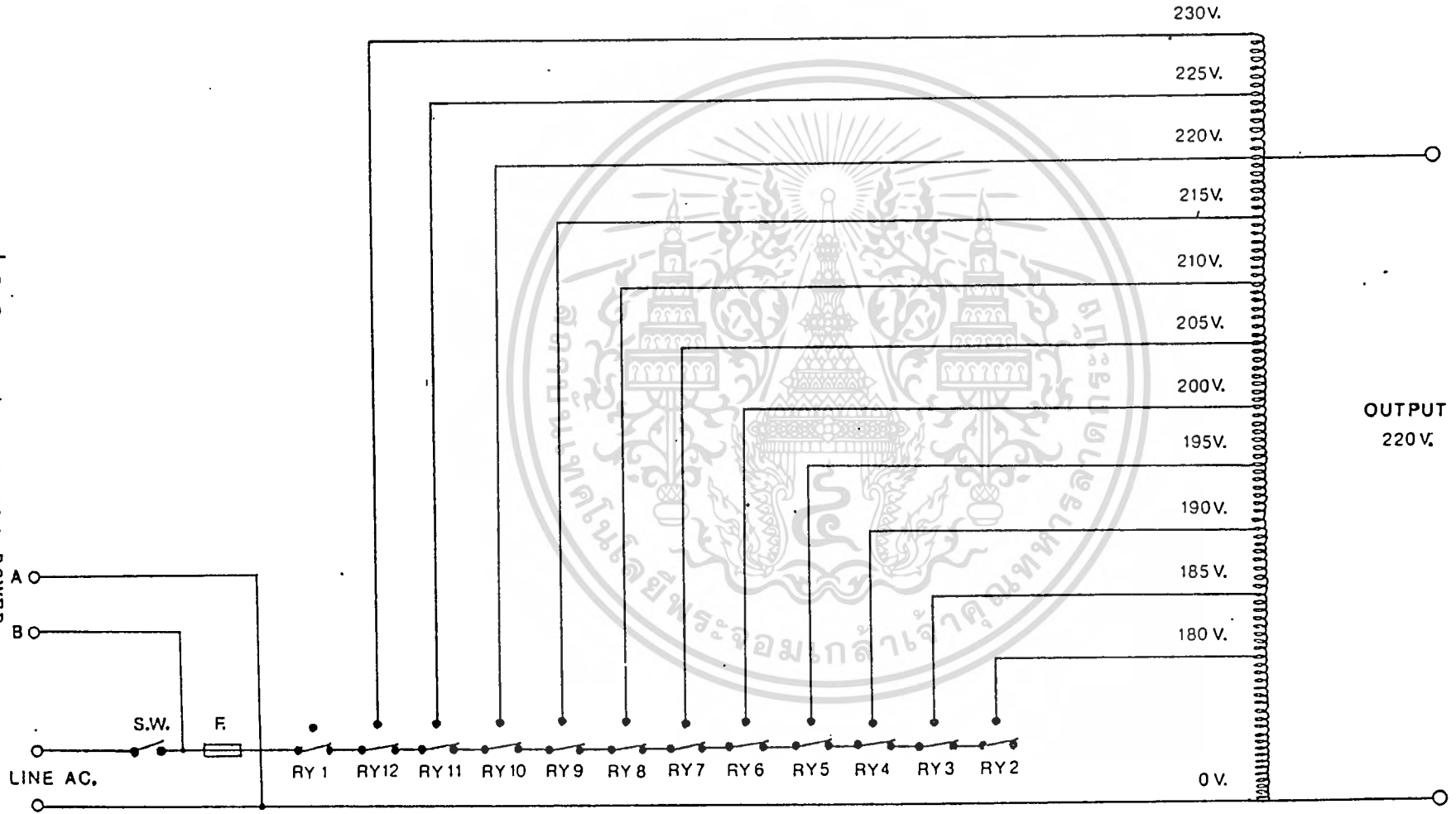
ความร้อนนี้จะถูกสะสมไว้จนเพิ่มขึ้นเรื่อยๆ จะทำให้ความต้านทานตรงรอยต่อระหว่างคอล
 เลคเตอร์กับอิมิตเตอร์ลดลง มีผลให้กระแสไหลผ่าน Q_2 เพิ่มขึ้น เกิดสัค
 คาคกร่อมความต้านทานเกือกม้า VR 3 เพิ่มขึ้นเรื่อยๆ และถ้าหากศักดาไฟฟ้าที่
 ตกคร่อม VR 3 มีค่ามากกว่าศักดาไฟฟ้าที่สัญญาณเข้าขาของออปแอมป์ 4/3 เมื่อไหร่ ก็จ
 ะทำให้ออปแอมป์เกิดการขยายมีศักดาออกมาประมาณ 3.8 V. ไปไบอัสให้กับทรานซิสเตอร์
 Q_2 เพื่อขับให้รีเลย์ RY 1 คัดไฟจาก Line AC ใต้นั้นเอง

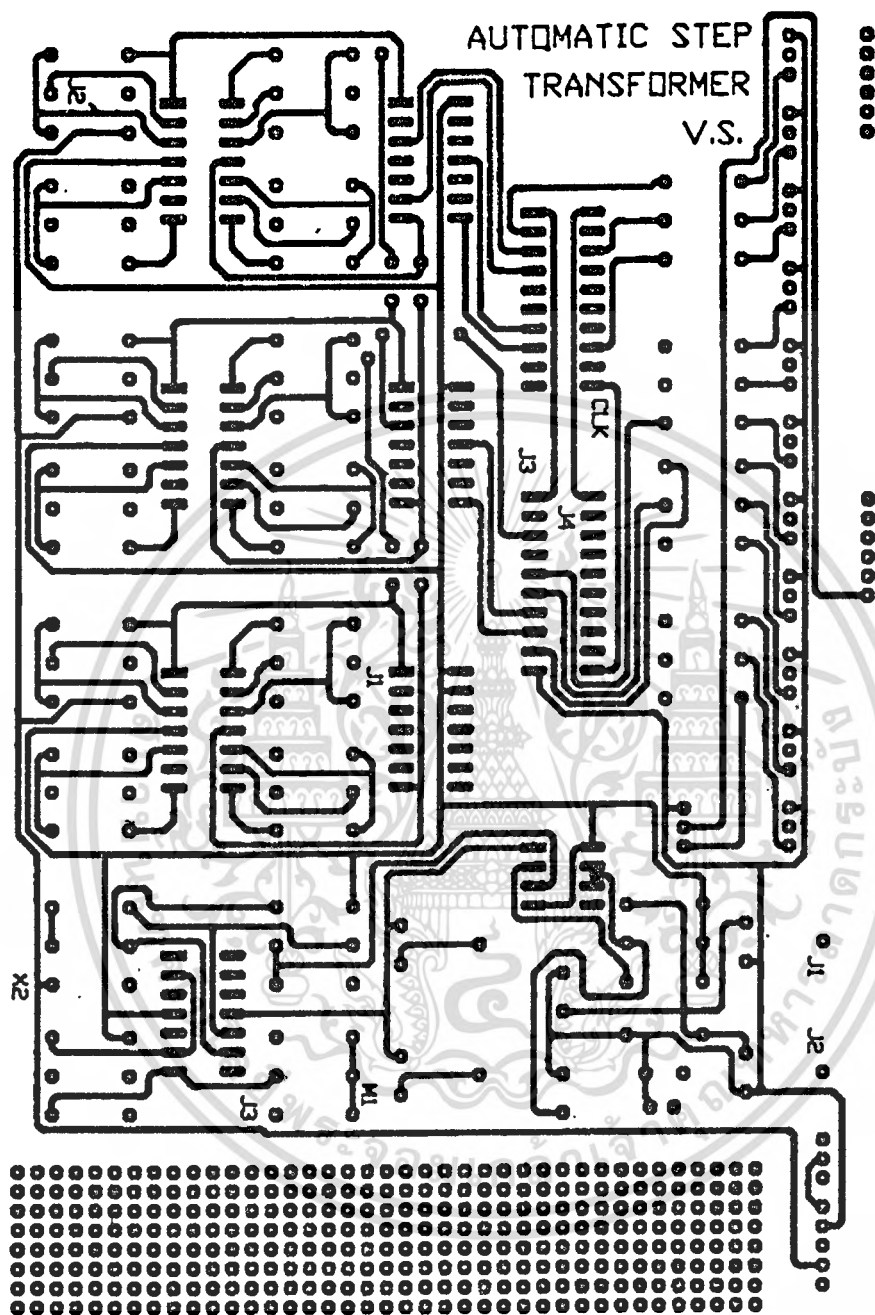


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 3.6

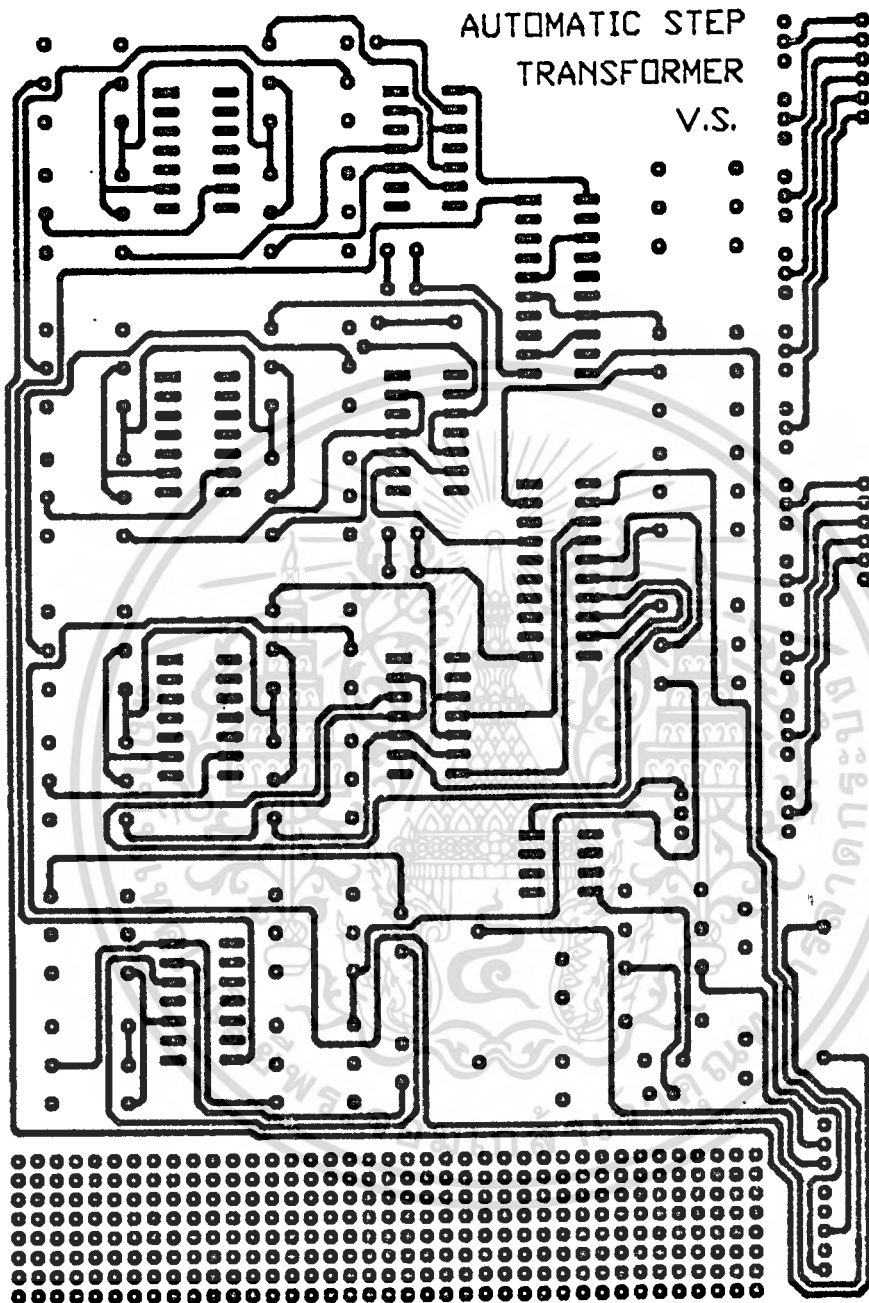
แสดงวงจรสวิตช์ POWER





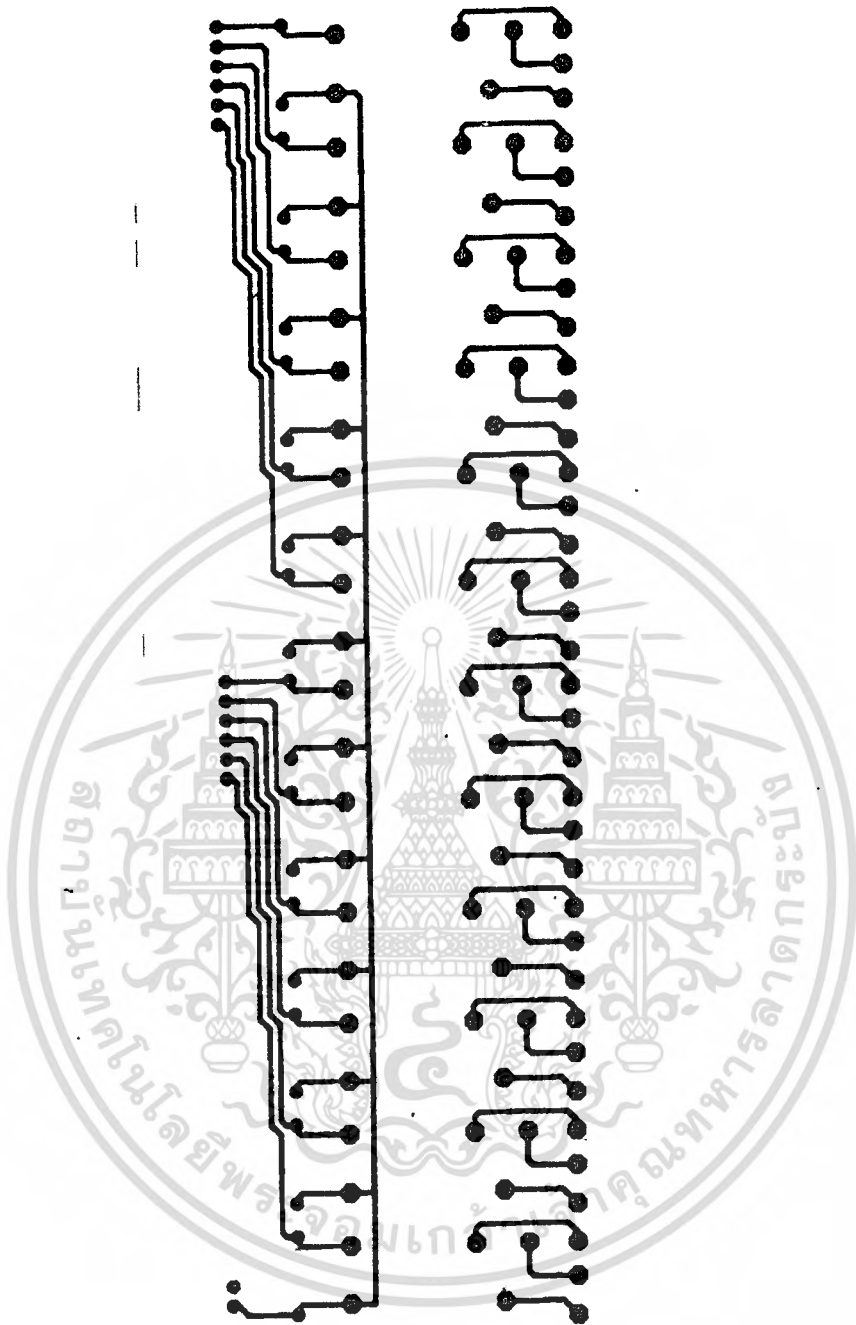
รูปที่ 3.7 แสดงแผ่นลายปรินท์ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



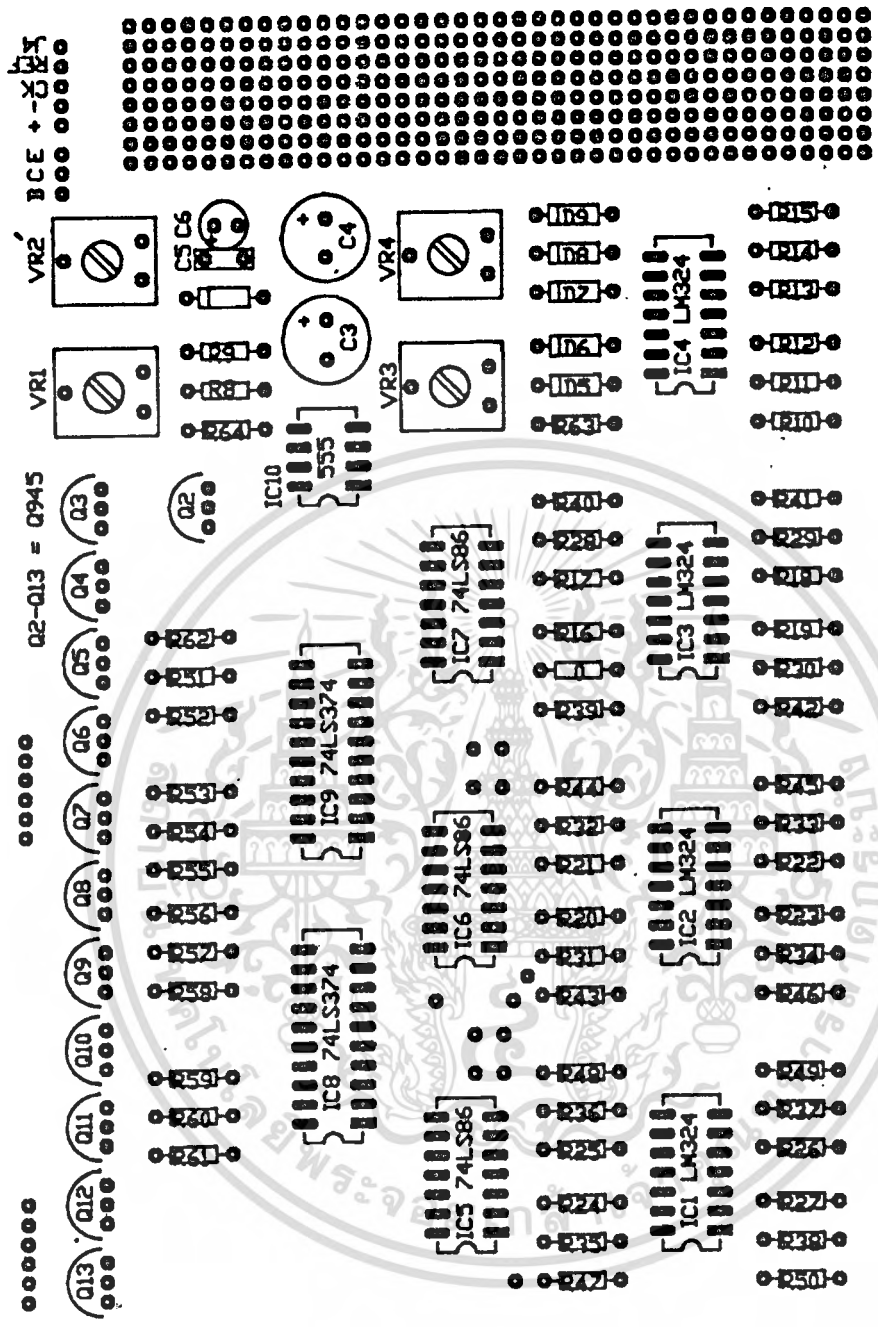
รูปที่ 3.8 แสดงแผ่นลายบรีนที่ด้านล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



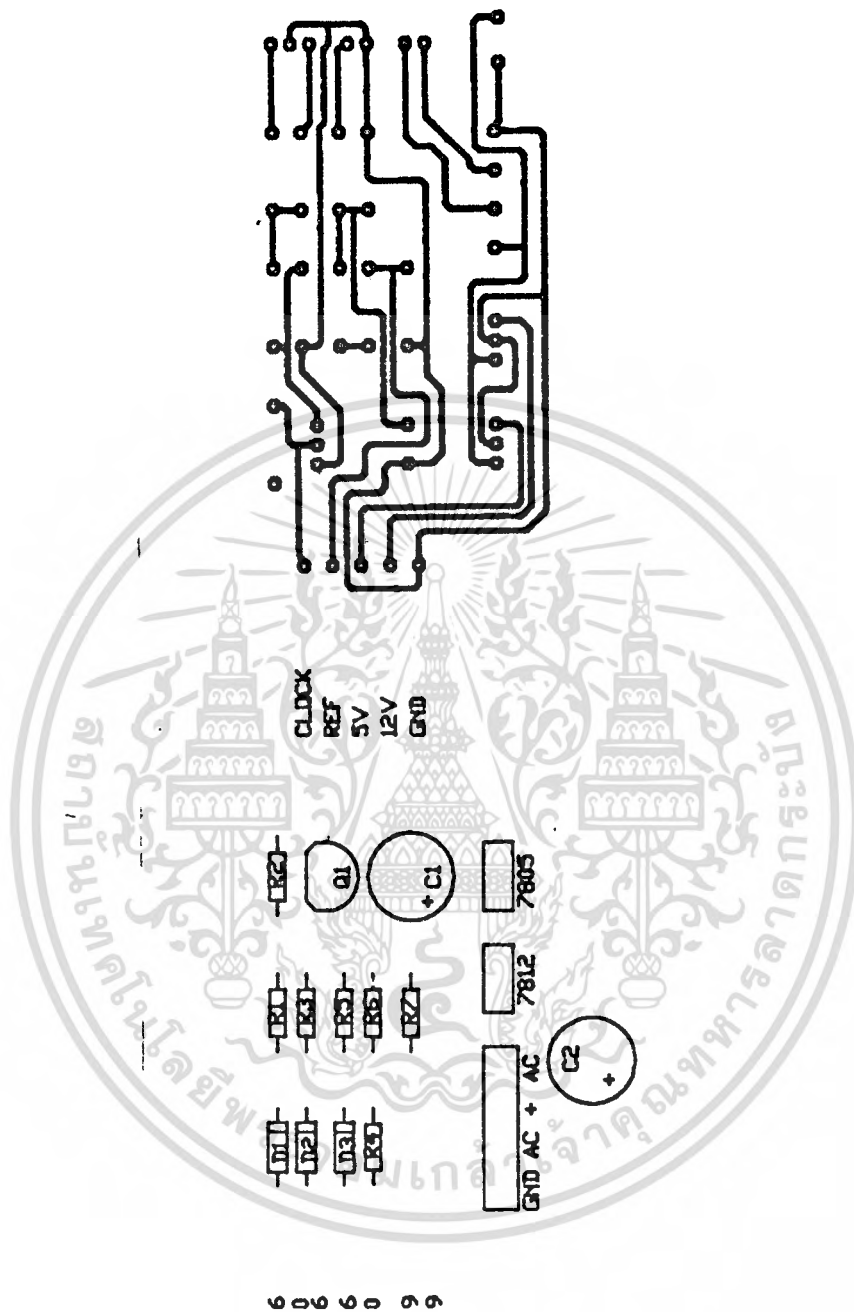
รูปที่ 3.9 แสดงแผนลายปรินท์ด้านล่างของวงจรีเสย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงตำแหน่งการวางอุปกรณ์บนแผ่นปริ้นท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 แสดงแผ่นลายปริ้นท์และตำแหน่งการวางอุปกรณ์ภาคแหล่งจ่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลของโครงการ

การปรับแต่งเครื่อง

เมื่อประกอบวงจรและต่อสายต่างๆ ทำการทดลองวงจรว่าทำงานถูกต้องหรือไม่ โดยตอนแรกไม่ต้องต่อทรานสเฟอร์เมอร์ T4 เข้าไป ซึ่งมีลำดับขั้นตอนการทดลอง ดังนี้

- ไขแหล่งจ่ายไฟเอซีปรับค่าได้ตั้งแต่ 0 - 230 โวลต์ ต่อเข้ากับอินพุต A, B และปรับให้คัทตาไฟเท่ากับ 220 โวลต์ก่อน จากนั้นใช้ไขควงปรับความต้านทานเกือกม้า VOL ให้ได้ 2.1 โวลต์ และปรับ VOH ให้ได้ 3.3 โวลต์

- ปรับแหล่งจ่ายไฟเอซีให้เหลือประมาณ 175 โวลต์ ใช้โวลต์มิเตอร์วัดที่เอาต์พุตของออปแอมป์ทุกตัว จะได้คัทตาไฟเป็น 0 โวลต์ แต่เมื่อวัดเอาต์พุตของ EX-OR ที่ 1 และ IC 74LS374 จะต้องมิกัดตาประมาณ 5 โวลต์

- ปรับแหล่งจ่ายไฟเอซีเพิ่มขึ้นเป็น 180 โวลต์ ใช้โวลต์มิเตอร์วัดที่ขา 14 ของออปแอมป์ที่ 1/1 ต้องได้ประมาณ 3.8 โวลต์ ส่วนเอาต์พุตของออปแอมป์ที่เหลือมีคัทตาประมาณ 0 โวลต์ จากนั้นก็วัดเอาต์พุตของ EX-OR ที่ 2 คือ ขา 8 จะได้คัทตาประมาณ 5 โวลต์ นอกนั้นเป็น 0 โวลต์หมด และเอาต์พุตของ 74LS374 ที่ขา 16 จะได้ประมาณ 5 โวลต์ เช่นกัน

- ปรับแหล่งจ่ายไฟเพิ่มขึ้นเป็น 185 โวลต์ วัดเอาต์พุตของออปแอมป์ที่ 1 และ 2 คือ ขาที่ 14 และขา 8 จะได้คัทตาประมาณ 3.8 โวลต์ นอกนั้นก็เป็น 0 โวลต์หมดทุกตัว แล้วมาวัดที่เอาต์พุตของ EX-OR ที่ 3 และ 74LS374 ที่ขา 6 และขา 12 ตามลำดับ จะต้องมิกัดตาประมาณ 5 โวลต์ ที่เหลือเป็น 0 โวลต์หมดทุกตัว

- ปรับแหล่งจ่ายไฟเป็น 190 โวลต์ แล้วรวบรัดโดยมาวัดคัทตาที่ขา 14 และ 15 ของ 74LS374 จะมีค่าประมาณ 5 โวลต์ ปรับแหล่งจ่ายไฟเพิ่มขึ้นสลับละ 5 โวลต์ จนถึง 230 โวลต์ จะเห็นว่าทุก ๆ สลับจะมีเอาต์พุตของ 74LS374 มีคัทตาไฟประมาณ 5 โวลต์เพียงเอาต์พุตเดียว เมื่อเห็นว่าวงจรส่วนต่าง ๆ ทำงานถูกต้องแล้วก็ต่อทรานสเฟอร์เมอร์ T4 เข้าไปในวงจรนั้น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของศูนย์คอมพิวเตอร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลอง

- ปรับคักตาไฟฟ้าทางเข้าตั้งแต่ 175 ถึง 230 โวลต์ โดยเพิ่มสเต็มปลยะ 5 โวลต์ แล้ววัดคักตาไฟฟ้าทางออกของทรานสเฟอร์เมอร์ T4 นำผลที่ได้บันทึกลงในตารางที่ 4

- แล้วปรับคักตาไฟฟ้าทางเข้าลดลงตั้งแต่ 230 ถึง 175 โวลต์ โดยลดสเต็มปลยะ 5 โวลต์ เช่นกัน แล้ววัดคักตาไฟฟ้าทางออกของทรานสเฟอร์เมอร์ T4 นำผลที่ได้บันทึกลงในตารางที่ 4

ผลการทดลอง

ตารางที่ 4.1 แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้น

ขณะ no load

คักตาไฟฟ้าทางเข้า (input V.)	คักตาไฟฟ้าทางออก (output V.)
175	0
180	220
185	220
190	220
195	220
200	220
205	220
210	220
215	220
220	220
225	220
230	220
235	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 แสดงศักดาไฟฟ้าทางออกเมื่อศักดาไฟฟ้าทางเข้าลดลง
ขณะ no load

ศักดาไฟฟ้าทางเข้า (input V.)	ศักดาไฟฟ้าทางออก (output V.)
235	0
230	220
225	220
220	220
215	220
210	220
205	220
200	220
195	220
190	220
185	220
180	220
175	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้น
ขณะ on load

load R (หลอดไฟ 100 W. จำนวน 10 ดวง)
กระแสขณะทดลองประมาณ 4.4 แอมป์แปร์

คักตาไฟฟ้าทางเข้า (input V.)	คักตาไฟฟ้าทางออก (output V.)
175	0
180	219.4
185	220.5
190	219.9
195	220.7
200	220.7
205	220.8
210	220.7
215	221
220	221.7
225	222
230	222.5
235	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 แสดงศักดาไฟฟ้าทางออกเมื่อศักดาไฟฟ้าทางเข้าลดลง
ขณะ on load

load R (หลอดไฟ 100 W. จำนวน 10 ดวง)
กระแสขณะทดลองประมาณ 4.4 แอมป์แปร์

ศักดาไฟฟ้าทางเข้า (input V.)	ศักดาไฟฟ้าทางออก (output V.)
235	0
230	222.5
225	221.6
220	222.5
215	220
210	220.1
205	220.3
200	221.8
195	219.6
190	219.5
185	219.9
180	221.8
175	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าเพิ่มขึ้น
ขณะ on load

load L (Motor single phase 1/4 HP.)

กระแสขณะทดลองประมาณ 3.5 แอมป์แปร์

คักตาไฟฟ้าทางเข้า (input V.)	คักตาไฟฟ้าทางออก (output V.)
175	0
180	225.6
185	225.4
190	224.2
195	223.3
200	223.4
205	224
210	224.4
215	225.1
220	224.1
225	225.3
230	225.5
235	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.6 แสดงคักตาไฟฟ้าทางออกเมื่อคักตาไฟฟ้าทางเข้าลดลง
ขณะ on load

load L (Motor single phase 1/4 HP.)
กระแสขณะทดลองประมาณ 3.5 แอมป์แปร์

คักตาไฟฟ้าทางเข้า (input V.)	คักตาไฟฟ้าทางออก (output V.)
235	0
230	225.6
225	225.3
220	224.2
215	223.1
210	223.2
205	222.4
200	221.2
195	220.4
190	220.6
185	224.2
180	219.4
175	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการใช้งาน

- ป้อนแหล่งจ่ายไฟกระแสสลับ และเปิดสวิตช์บนหน้าปัทม์ของเครื่อง
- ช่วงนี้เครื่องจะทำการเช็คตัวเอง เพื่อให้มีหน้าที่การทำงานที่ถูกต้อง ซึ่งใช้เวลาประมาณ 3 วินาที
- ต่อโหนดเข้ากับตัวเครื่อง
- โหนดที่ใช้งานจะได้ขนาดแรงดันคงที่ประมาณ 220 โวลต์ โดยที่เครื่องจะเป็นตัวจ่าย SUPPLY ให้กับโหนดเอง
- สำหรับหน้าปัทม์เครื่องจะมี AC VOLT METER แสดงให้เห็นถึงความแตกต่างระหว่าง VOLTAGE ที่รับจากการไฟฟ้า ซึ่งอาจมีขนาดแรงดันไฟฟ้าเกินข้างหรือขาดข้างเทียบกับแรงดันไฟฟ้าของเครื่องที่ปรับให้มีขนาด 220 โวลต์ แล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ข้อสรุปและบทวิจารณ์

5.1 สรุป

- รูปคลื่นของแรงดันไฟฟ้าทาง เอาท์พุท ไม่มีอิมพัลส์วอลท์ที่เกิดจากการตัดคัตของรีเลย์ เนื่องจากมีวงจรตรวจจับขณะสัญญาณอินพุทเป็นศูนย์ จึงสั่งงานให้รีเลย์ทำงาน
- ช่วงกว้างงานการทำงาน สำหรับแรงดันไฟฟ้ากระแสสลับที่จ่ายเข้ามา ค่ามีตั้งแต่ 180 โวลท์ ถึง 230 โวลท์
- สำหรับเครื่องปรับแรงดันไฟฟ้าอัตโนมัติ ในภาคคอนโทรลใช้กระแสประมาณ 147 mA. (DC)
- ค่าความผิดพลาดของ เครื่องที่โหลด R เป็น 1.13%
- ค่าความผิดพลาดของ เครื่องที่โหลด L เป็น 2.54%

5.2 บทวิจารณ์

จากการทดลองจะเห็นว่า เครื่องปรับแรงดันไฟฟ้านี้ ยังมีส่วนที่สามารถจะนำแบบปรับปรุง แก้ไข เพื่อให้เครื่องนี้มีประสิทธิภาพที่ดียิ่งขึ้นสามารถอธิบายได้ดังนี้

- จะสังเกตเห็นว่า ในเครื่องปรับแรงดันนี้ ในช่วงอินพุท ยังมีค่ากว้างอยู่ เช่น 180 - 185 - 190 ... 230 โวลท์ ซึ่งช่วงกว้างอยู่ในระดับ 5 โวลท์ ซึ่งอาจจะหาทางลดค่าความกว้างลงโดยศึกษาดูในส่วนของวงจรแรงดัน เปรียบเทียบ
- เครื่องปรับแรงดันไฟฟ้านี้ ยังสามารถขยายขนาดในส่วนของกำลังทาง เอาท์พุท ที่มี

ขนาดประมาณ 2.5 KVA. โดยการ เปลี่ยนขนาดของหม้อแปลงไฟฟ้าในภาค Power เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ห้ามขยายขนาดกระแสสูงกว่าเดิม เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ในการสร้างเครื่องปรับแรงดันนี้ ได้พบอุปสรรคในส่วนของ การสร้างแทนเครื่อง เนื่องจาก ынต้องตลาดไม่มีขนาดแทนเครื่องตามที่ต้องการ อีกทั้งยังมีราคาแพง ดังนั้น จึงทำการออกแบบสร้างเอง ซึ่งก็ช่วยประหยัดค่าใช้จ่ายลงได้มาก ปัญหาที่พบอีกอย่างหนึ่ง ก็คือ ынส่วนของ ส่วนลกระกับแรงดันไฟฟ้า คือ หม้อแปลงที่มีขนาด 220 VAC / 6 VAC ตามที่คักจริง แต่เมื่อ วัดทางเอาท์พุทแล้วจะได้อ่าเกินกว่า 6 โวลท์ ซึ่งทำให้เกิดความผิดปกติขึ้น ในส่วนของวงจร แรงดันเบรียบเทียบ ซึ่งสามารถแก้ไขได้โดยแยกหม้อแปลง ตรงส่วนที่เข้าร่วมกับวงจรแรงดันเบรียบเทียบให้มีขนาดเล็กลง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTIONAL INDEX/SELECTION GUIDE

MSI/LSI FUNCTIONS OF TEXAS INSTRUMENTS

01 ADDERS

DESCRIPTION	TYPICAL CARRY TIME	TYPICAL ADD TIME	TYP. POWER DISSIPATION PER BIT	DEVICE TYPE AND PACKAGE				PAGE
				-55°C to 125°C		0°C to 70°C		
				Part No.	Package	Part No.	Package	
SINGLE 1-BIT GATED FULL ADDERS	10.5 ns	52 ns	105 mW	SN5480	J, W	SN7480	J, M	106
SINGLE 2-BIT FULL ADDERS	14.5 ns	25 ns	87 mW	SN5482	J, W	SN7482	J, M	108
SINGLE 4-BIT FULL ADDERS	10 ns	15 ns	24 mW	SN54LS83A	J, W	SN74LS83A	J, M	110
	10 ns	16 ns	26 mW	SN5483A	J, W	SN7483A	J, M	
	10 ns	15 ns	24 mW	SN54LS283	J, W	SN74LS283	J, M	110
	10 ns	16 ns	26 mW	SN54283	J, W	SN74283	J, M	
DUAL 1-BIT CARRY-SAVE FULL ADDERS	11 ns	11 ns	110 mW	SN54H183	J, W	SN74H183	J, M	
QUAD SERIAL ADDERS/SUBTRACTORS	15 ns	15 ns	23 mW	SN54LS183	J, W	SN74LS183	J, M	
		16 ns	240 mW	SN54LS285	J	SN74LS285	J, M	114

02 ACCUMULATORS, ARITHMETIC LOGIC UNITS, LOOK-AHEAD CARRY GENERATORS

DESCRIPTION	TYPICAL CARRY TIME	TYPICAL ADD TIME	TYP. TOTAL POWER DISSIPATION	DEVICE TYPE AND PACKAGE				PAGE
				-55°C to 125°C		0°C to 70°C		
				Part No.	Package	Part No.	Package	
4-BIT ARITHMETIC LOGIC UNITS/ FUNCTION GENERATORS	7 ns	11 ns	600 mW	SN54S181	J, W	SN74S181	J, M	210
	16 ns	24 ns	102 mW	SN54LS181	J, W	SN74LS181	J, M	
	12.5 ns	24 ns	455 mW	SN54181	J, W	SN74181	J, M	
LOOK-AHEAD CARRY GENERATORS	7 ns		260 mW	SN54S182	J, W	SN74S182	J, M	212
	13 ns		180 mW	SN54182	J, W	SN74182	J, M	
4-BIT PARALLEL BINARY ACCUMULATORS	10 ns	20 ns	720 mW	SN54S281	J, W	SN74S281	J, M	270

03 MULTIPLIERS

DESCRIPTION	DEVICE TYPE AND PACKAGE				PAGE
	-55°C to 125°C		0°C to 70°C		
	Part No.	Package	Part No.	Package	
25-MHz 0-BIT-BINARY RATE MULTIPLIERS	SN5497	J, W	SN7497	J, M	177
25-MHz DECADE RATE MULTIPLIERS	SN54167	J, W	SN74167	J, M	192
2-BIT-BY-4-BIT PARALLEL BINARY MULTIPLIERS	SN54S261	J, W	SN74LS261	J, M	258
	SN54S274	J	SN74S274	J, M	
4-BIT-BY-4-BIT PARALLEL BINARY MULTIPLIERS	SN54284	J, W	SN74284	J, M	272
	SN54285	J, W	SN74285	J, M	273
	SN54S275	J	SN74S275	J, M	265
7-BIT-SLICE WALLACE TREE	SN54LS275	J	SN74LS275	J, M	

04 COMPARATORS

DESCRIPTION	TYPICAL COMPARE TIME	TYP. TOTAL POWER DISSIPATION	DEVICE TYPE AND PACKAGE				PAGE
			-55°C to 125°C		0°C to 70°C		
			Part No.	Package	Part No.	Package	
4-BIT MAGNITUDE COMPARATORS	11.5 ns	365 mW	SN54S85	J, W	SN74S85	J, M	118
	23.5 ns	52 mW	SN54LS85	J, W	SN74LS85	J, M	
	21 ns	275 mW	SN5485	J, W	SN7485	J, M	
	82 ns	20 mW	SN54LS85	J	SN74LS85	J, M	

05 PARITY GENERATORS/CHECKERS

DESCRIPTION	TYPICAL DELAY TIME	TYP. TOTAL POWER DISSIPATION	DEVICE TYPE AND PACKAGE				PAGE
			-55°C to 125°C		0°C to 70°C		
			Part No.	Package	Part No.	Package	
8-BIT ODD/EVEN PARITY GENERATORS/CHECKERS	35 ns	170 mW	SN54180	J, W	SN74180	J, M	209
9-BIT ODD/EVEN PARITY GENERATORS/CHECKERS	13 ns	335 mW	SN54S280	J, W	SN74S280	J, M	269-
	31 ns	80 mW	SN54LS280	J, W	SN74LS280	J, M	

06 OTHER ARITHMETIC OPERATORS

DESCRIPTION	TYPICAL DELAY TIME	TYP. TOTAL POWER DISSIPATION	DEVICE TYPE AND PACKAGE				PAGE
			-55°C to 125°C		0°C to 70°C		
			Part No.	Package	Part No.	Package	
QUADRUPLE 2-INPUT EXCLUSIVE-OR GATES WITH TOTEM-POLE OUTPUTS	7 ns	250 mW	SN54S86	J, W	SN74S86	J, M	110
	10 ns	30 mW	SN54LS86	J, W	SN74LS86	J, M	
	14 ns	150 mW	SN5486	J, W	SN7486	J, M	
	55 ns	15 mW	SN54LS86	J, N, T	SN74LS86	J, N, T	
4-BIT TRUE-COMPLEMENT, ZERO/DNE ELEMENT	10 ns	30 mW	SN54LS384	J, W	SN74LS384	J, M	324
4-BIT TRUE-COMPLEMENT, ZERO/DNE ELEMENT	14 ns	270 mW	SN54H87	J, W	SN74H87	J, M	117
QUADRUPLE EXCLUSIVE OR/NOR GATES	8 ns	325 mW	SN54S135	J, W	SN74S135	J, M	155
QUADRUPLE 2-INPUT EXCLUSIVE-OR GATES WITH OPEN-COLLECTOR OUTPUTS	18 ns	30 mW	SN54LS136	J, W	SN74LS136	J, M	156
	27 ns	150 mW	SN54136	J, W	SN74136	J, M	
QUADRUPLE 2-INPUT EXCLUSIVE-NOR GATES	18 ns	40 mW	SN54LS286	J, W	SN74LS286	J, M	260
8-BIT BY 1-BIT TWO'S COMPLEMENT/MULTIPLIERS			SN54LS384	J, W	SN74LS384	J, M	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTIONAL INDEX/SELECTION GUIDE SSI FUNCTIONS OF TEXAS INSTRUMENTS

49 FLIP-FLOPS (CONTINUED)

DESCRIPTION	TYPICAL CHARACTERISTICS		DATA TIMES		DEVICE TYPE AND PACKAGE				PAGE
	I _{max} (mA)	P _{tot} /F.F. (mW)	SETUP (ns)	HOLD (ns)	-55°C to 125°C		0°C to 70°C		
					Part No.	Package	Part No.	Package	
SINGLE PULSE-TRIGGERED	30	80	0†	0†	SN54H71	J, W	SN74H71	J, N	98
	3	3.8	0†	0†	SN54L71	J, N, T	SN74L71	J, N, T	
	30	80	0†	0†	SN54H72	J, W	SN74H72	J, N	
	3	3.8	0†	0†	SN54L72	J, N, T	SN74L72	J, N, T	
DUAL PULSE-TRIGGERED	30	80	0†	0†	SN54H73	J, W	SN74H73	J, N	100
	3	3.8	0†	0†	SN54L73	J, N, T	SN74L73	J, N, T	
	30	80	0†	0†	SN54H76	J, W	SN74H76	J, N	
	3	3.8	0†	0†	SN54L76	J, N, T	SN74L76	J, N, T	
	30	80	0†	0†	SN54H78	J, W	SN74H78	J, N	105
	3	3.8	0†	0†	SN54L78	J, N, T	SN74L78	J, N, T	
	30	80	0†	0†	SN54H77	J, W	SN74H77	J, N	
	3	3.8	0†	0†	SN54L77	J, N, T	SN74L77	J, N, T	
DUAL D-TYPE	110	75	3†	2†	SN54S74	J, W	SN74S74	J, N	101
	43	75	15†	5†	SN54H74	J, W	SN74H74	J, N	
	33	18	25†	4†	SN54L74	J, W	SN74L74	J, N	
	75	43	20†	5†	SN54S78	J, W	SN74S78	J, N	
	3	4	50†	15†	SN54L74	J, N, T	SN74L74	J, N, T	
SINGLE J-K WITH DATA LOCKOUT	25	100	20†	5†	SN54J10	J, W	SN74J10	J, N	138
DUAL J-K WITH DATA LOCKOUT	25	78	0†	20†	SN54J11	J, W	SN74J11	J, N	139

† The arrow indicates the edge of the clock pulse used for reference: ↑ for the rising edge, ↓ for the falling edge.

50 QUAD, HEX, AND OCTAL FLIP-FLOPS (CONTINUED)

DESCRIPTION	F-F PER PKG	FREQ	POWER PER FLIP-FLOP	DATA TIMES		DEVICE TYPE AND PACKAGE				PAGE
				SETUP (ns)	HOLD (ns)	-55°C to 125°C		0°C to 70°C		
						Part No.	Package	Part No.	Package	
D-TYPE 3-STATE WITH ENABLE	8	50 MHz	26 mW	20†	0†	SN54LS364	J	SN74LS364	J, N	305
			17 mW	20†	0†	SN54S374	J	SN74S374	J, N	
			56 mW	5†	2†	SN54S374	J	SN74S374	J, N	
D-TYPE WITH ENABLE	8	40 MHz	10.6 mW	20†	5†	SN54LS377	J	SN74LS377	J, N	315
			10.6 mW	20†	5†	SN54S378	J	SN74S378	J, N	
			10.6 mW	20†	5†	SN54L379	J	SN74L379	J, N	
D-TYPE WITH CLEAR	8	40 MHz	23 mW	20†	5†	SN54S373	J	SN74S373	J, N	263
			10.8 mW	20†	5†	SN54L373	J	SN74L373	J, N	
	6	40 MHz	38 mW	20†	5†	SN54S174	J, W	SN74S174	J, N	202
			10.8 mW	20†	5†	SN54L174	J, W	SN74L174	J, N	
			75 mW	5†	3†	SN54S174	J, W	SN74S174	J, N	
			38 mW	20†	5†	SN54S175	J, W	SN74S175	J, N	
4	40 MHz	10.8 mW	20†	5†	SN54S175	J, W	SN74S175	J, N	203	
		75 mW	5†	3†	SN54S175	J, W	SN74S175	J, N		
		75 mW	5†	3†	SN54S175	J, W	SN74S175	J, N		
J-K TYPE WITH SEPARATE CLOCK	8	50 MHz	75 mW	3†	10†	SN54S276	J	SN74S276	J, N	256
J-K TYPE WITH COMMON CLOCK	8	45 MHz	65 mW	0†	20†	SN54S376	J, W	SN74S376	J, N	256

51 MONOSTABLE MULTIVIBRATORS WITH SCHMITT TRIGGER INPUTS

DESCRIPTION	NO OF INPUTS		OUTPUT PULSE RANGE	TYP TOTAL POWER DISSIPATION	DEVICE TYPE AND PACKAGE				PAGE
	POSITIVE	NEGATIVE			-55°C to 125°C		0°C to 70°C		
					Part No.	Package	Part No.	Package	
SINGLE	1	2	40 ns-28 s	30 mW	SN54121	J, W	SN74121	J, N	145
	1	2	40 ns-28 s	48 mW	SN54L121	J, N, T	SN74L121	J, N, T	
DUAL	1	1	20 ns-70 s	23 mW	SN54S221	J, W	SN74S221	J, N	240
	1	1	20 ns-45 s	23 mW					
	1	1	20 ns-28 s	130 mW					
	1	1	20 ns-21 s	130 mW					

52 RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

DESCRIPTION	NO OF INPUTS		DIRECT CLEAR	OUTPUT PULSE RANGE	TYP TOTAL POWER	DEVICE TYPE AND PACKAGE				PAGE
	POSITIVE	NEGATIVE				-55°C to 125°C		0°C to 70°C		
						Part No.	Package	Part No.	Package	
SINGLE	2	2	Yes	45 ns-∞	38 mW	SN54S122	J, W	SN74S122	J, N	146
	2	2	Yes	45 ns-∞	115 mW	SN54122	J, W	SN74122	J, N	
	2	2	Yes	90 ns-∞	55 mW	SN54L122	J, N, T	SN74L122	J, N, T	
	2	2	Yes	45 ns-∞	60 mW	SN54S123	J, W	SN74S123	J, N	
DUAL	1	1	Yes	45 ns-∞	230 mW	SN54123	J, W	SN74123	J, N	147
	1	1	Yes	90 ns-∞	115 mW	SN54L123	J	SN74L123	J, N	
	1	1	Yes	90 ns-∞	115 mW	SN54L123	J	SN74L123	J, N	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5486/7486 Quadruple 2-Input Exclusive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL								
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package							
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF					
T.I.	SN54LS86	J	Q		W	J					SN54LS86	J	Q		W	SN5486	J	Q		W	SN54L86	J	Q		W
FAIRCHILD	SN74S86	J	Q		W	SN74LS86	J	Q		W	SN7486	J	Q		W	FMS486/FMS496	D	Q		W	SN74L86	J	Q		W
MOTOROLA											SN74LS86	P	J			MC7486									
N.S.C.	DM74S86										DM54LS86					DM5486					DM54L86				
PHILIPS	N74S86										N74LS86					FJ4727/7486									
SIGNETICS	S5486										N74LS86	A	J			S5486					W5486				
SIEMENS																FLM341									
FUJITSU											74LS86					MB445									
HTACHI	HD74S86										HD74LS86					HD7486/HD2526									
MSUBISHI											N74LS86					MS2786									
NEC											74LS86					-PB2086									
TOSHIBA																TD7486									

Electrical Characteristics SN54LS86/SN74LS86

absolute maximum ratings over operating free-air temperature range

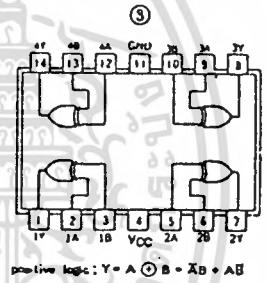
Supply voltage, V _{CC}	V	Operating free-air temperature range	SN54LS86	-55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS86	0°C to 70°C
				-65°C to 150°C

recommended operating conditions

	SN54LS86			SN74LS86			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-800			-800	μA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS †	SN74LS86			UNIT
		MIN	TYP ‡	MAX	
V _{IH} High-level input voltage			2		V
V _{IL} Low-level input voltage				0.8	V
V _I Input clamp voltage	V _{CC} =MIN, I _I =-10mA			-2.5	V
V _{OH} High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OH} =-400μA	2.7	3.0		V
V _{OL} Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OL} =8mA		0.25	0.4	V
I _I Input current at maximum input voltage	V _{IL} =V _{IL} max, I _{OL} =8mA		0.35	0.5	μA
I _{IH} High-level input current	V _{CC} =MAX, V _I =7V			0.2	mA
I _{IL} Low-level input current	V _{CC} =MAX, V _I =2.7V			40	μA
I _{OS} Short-circuit output current †	V _{CC} =MAX, V _I =0.4V			-0.8	mA
I _{CC} Supply current	V _{CC} =MAX, See Note 2		6.1	10	mA
t _{pLH} Propagation delay time, low-to-high-level output	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ		12	23	ns
t _{pHL} Propagation delay time, high-to-low-level output			10	17	ns
t _{pLH} Propagation delay time, low-to-high-level output			20	30	ns
t _{pHL} Propagation delay time, high-to-low-level output			13	22	ns

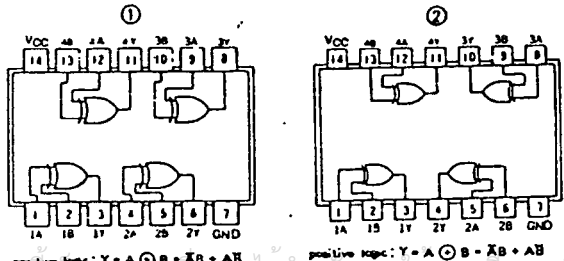


Function Table

INPUTS		OUTPUT
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

H = High-level L = Low-level

Pin Assignments (Top View)



NOTE: I_{CC} is measured with the inputs grounded and the outputs open.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡ All typical values are at V_{CC}=5V, T_A=25°C.
 * Not more than one output should be shorted at a time.
 † I_{pLH} Propagation delay time, low-to-high-level output
 ‡ I_{pHL} Propagation delay time, high-to-low-level output

54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.	SN54LS374	J									SN54LS374	J									
	SN74LS374	J	M								SN74LS374	J	M								
FAIRCHILD																					
MOTOROLA																					
N.S.C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS	0°C to 70°C
				-65°C to 150°C

recommended operating conditions

	SN54LS374			SN74LS374			UNIT	
	MIN	NOM	MAX	MIN	NOM	MAX		
Supply voltage, V _{CC}	4.5	5	5.25	4.75	5	5.25	V	
High-level output voltage, V _{OH}	-400						μA	
High-level output current, I _{OH}	16						mA	
Width of clock enabling pulse, t _w	High	15					ns	
	Low	15					ns	
Data hold time, t _{hold}	0						ns	
Setup time, t _{setup}	20						ns	
Operating free-air temperature, T _A	-55 to 125						0 to 70	°C

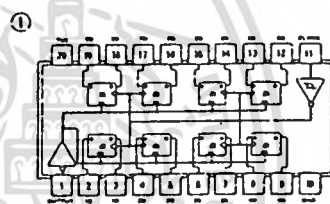
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage	2			V	
V _{IL}	Low-level input voltage	0.8			V	
V _{IK}	Input clamp voltage	V _{CC} - MIN, I _I = -18mA			-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MAX, V _{IH} = 2V, V _{IL} = V _{IL} max, I _{OH} = MAX			2.4 - 3.1	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = V _{IL} max, I _{OL} = 24mA			0.35 - 0.5	V
I _{OZH}	Off-state output current, high-level voltage applied	V _{CC} = MAX, V _{IH} = 2V, V _O = 2.7V			20	μA
I _{OZL}	Off-state output current, low-level voltage applied	V _{CC} = MAX, V _{IH} = 2V, V _O = 0.4V			-20	μA
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V			0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V			20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V			-0.4	mA
I _{OS}	Short-circuit output current ‡	V _{CC} = MAX			-30	mA
I _{CC}	Supply current	V _{CC} = MAX, Output control at 1.5V			27 - 40	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{max}				35	50		MHz
t _{PLH}	Data	Any 0	C _L = 45pF, R _L = 647Ω, See Notes 2 and 3				
t _{PHL}							
t _{PLZ}	Clock or enable	Any 0		15	28		ns
t _{PZH}	Output Control	Any 0		19	28		ns
t _{PZL}	Output Control	Any 0		20	28		ns
t _{PZH}	Output Control	Any 0	C _L = 50pF, R _L = 647Ω, See Note 3	21	28		ns
t _{PZL}	Output Control	Any 0		12	20		ns
t _{PZL}	Output Control	Any 0		14	23		ns

Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)
SN54S374 (J) SN74S374 (J, N)

LS374, 7374
FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q ₀
H	X	X	Z

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

NOTES: 1. Maximum clock frequency is listed with all outputs loaded.
2. Maximum clock frequency is listed with all outputs loaded.
3. See load circuits and waveforms on page 3-11.
f_{max} = Maximum clock frequency.
t_{PLH} = Propagation delay time, low-to-high-level output.
t_{PHL} = Propagation delay time, high-to-low-level output.
t_{PLZ} = Output enable time to high level.
t_{PZH} = Output enable time to low level.
t_{PZL} = Output disable time from high level.
t_{PZL} = Output enable time from low level.

absolute maximum ratings

	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902
Supply Voltage, V^+	32 VDC or ±16 VDC	36 VDC or ±18 VDC	50 mA	-40°C to +85°C
Differential Input Voltage	32 VDC	26 VDC	Operating Temperature Range	
Input Voltage	-0.3 VDC to +32 VDC	-0.3 VDC to +32 V(DI)	LM324/LM324A	0°C to +70°C
Power Dissipation (Note 1)			LM224/LM224A	-25°C to +85°C
Molded DIP	570 mW	570 mW	LM124/LM124A	-65°C to +125°C
Cavity DIP	900 mW		Storage Temperature Range	-65°C to +150°C
Flat Pack	800 mW		Lead Temperature (Soldering, 10 seconds)	300°C
Output Short-Circuit to GND (One Amplifier) (Note 2)	Continuous	Continuous		
$V^+ \leq 15$ VDC and $T_A = 25^\circ\text{C}$				

electrical characteristics ($V^+ = +5.0$ VDC, Note 4)

PARAMETER	CONDITIONS	LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
Input Offset Voltage	$T_A = 25^\circ\text{C}$, (Note 5)	1	2		1	3		2	3		±2	±5		±2	±7		±2	±7		mVDC	
Input Bias Current (Note 6)	$I_{IN(+)} \text{ or } I_{IN(-)}$, $T_A = 25^\circ\text{C}$	20	50		40	80		45	100		45	150		45	250		45	250		nADC	
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $T_A = 25^\circ\text{C}$	2	10		2	15		5	30		±3	±30		±5	±50		±5	±50		nADC	
Input Common-Mode Voltage Range (Note 7)	$V^+ = 30$ VDC, $T_A = 25^\circ\text{C}$	0	$-V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		VDC	
Supply Current	$R_L = \infty$, $V_{CC} = 30$ V, (LM2902 $V_{CC} = 26$ V)	1.5	3		1.5	3		1.5	3		1.5	3		1.5	3		1.5	3		mADC	
	$R_L = \infty$ On All Op Amps Over Full Temperature Range $T_A = 25^\circ\text{C}$	0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		mADC	
Large Signal Voltage Gain	$V^+ = 15$ VDC (For Large V_O Swing) $R_L \geq 2$ k Ω , $T_A = 25^\circ\text{C}$	50	100		50	100		25	100		50	100		25	100		100			V/mV	
Output Voltage Swing	$R_L = 2$ k Ω , $T_A = 25^\circ\text{C}$ (LM2902 $R_L \geq 10$ k Ω)										0	$V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		VDC	
Common-Mode Rejection Ratio	DC, $T_A = 25^\circ\text{C}$	70	85		70	85		65	85		70	85		65	70		50	70		dB	
Power Supply Rejection Ratio	DC, $T_A = 25^\circ\text{C}$	65	100		65	100		65	100		65	100		65	100		50	100		dB	
Amplifier-to-Amplifier Coupling (Note 8)	$f = 1$ kHz to 20 kHz, $T_A = 25^\circ\text{C}$ (Input Referred)		-120			-120			-120			-120			-120			-120		dB	
Output Current	Source	$V_{IN}^+ = 1$ VDC, $V_{IN}^- = 0$ VDC, $V^+ = 15$ VDC, $T_A = 25^\circ\text{C}$	20	40		20	40		20	40		20	40		20	40		20	40		mADC
	Sink	$V_{IN}^- = 1$ VDC, $V_{IN}^+ = 0$ VDC, $V^+ = 15$ VDC, $T_A = 25^\circ\text{C}$	10	20		10	20		10	20		10	20		10	20		10	20		mADC
		$V_{IN}^- = 1$ VDC, $V_{IN}^+ = 0$ VDC, $T_A = 25^\circ\text{C}$, $V_O = 200$ mVDC	12	50		12	50		12	50		12	50		12	50		12	50		μ ADC
Short Circuit to Ground	$T_A = 25^\circ\text{C}$, (Note 2)	40	50		40	50		40	50		40	50		40	50		40	50		mADC	

electrical characteristics (con't)

PARAMETER	CONDITIONS	LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	(Note 5)		4		4		5		±7		±9		±10						mV _{DC}	
Input Offset Voltage Drift	R _S = 0Ω		7	20	7	20	7	30		7		7		7					μV/°C	
Input Offset Current	I _{IN(+)} - I _{IN(-)}		30		30		75		±100		±150		45	±200					nA _{DC}	
Input Offset Current Drift			10	200	10	200	10	300		10		10		10					pA _{DC} /°C	
Input Bias Current	I _{IN(+)} or I _{IN(-)}		40	100	40	100	40	200		40	300		40	500					nA _{DC}	
Input Common-Mode Voltage Range (Note 7)	V ⁺ ± 30 V _{DC}	0		V ⁺ -2	0		V ⁺ -2	0		V ⁺ -2	0		V ⁺ -2	0		V ⁺ -2	0		V _{DC}	
Large Signal Voltage Gain	V ⁺ = +15 V _{DC} (For Large V _O Swing) R _L ≥ 2 kΩ	25			26			15			25			15					V/mV	
Output Voltage Swing																				
V _{OH}	V ⁺ = +30 V _{DC} , R _L = 2 kΩ R _L ≥ 10 kΩ	26			26			26			26			26			22	24	V _{DC}	
V _{OL}	V ⁺ = 5 V _{DC} , R _L ≤ 10 kΩ	5		20	5		20	5		20	5		20	6		20	6	100	mV _{DC}	
Output Current Source	V _{IN(+)} = +1 V _{DC} , V _{IN(-)} = 0 V _{DC} , V ⁺ = 15 V _{DC}	10		20	10		20	10		20	10		20	10		20	10	20	mA	
Sink	V _{IN(-)} = +1 V _{DC} , V _{IN(+)} = 0 V _{DC} , V ⁺ = 15 V _{DC}	10		15	5		8	5		8	5		8	5		8	5	8	mA	
Differential Input Voltage	(Note 7)			V ⁺			V ⁺			V ⁺			V ⁺			V ⁺			V _{DC}	

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a +125°C maximum junction temperature and a thermal resistance of 175°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a +150°C maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V⁺ can cause excessive heating and eventual destruction. The maximum output current is approximately 40 mA independent of the magnitude of V⁺. At values of supply voltage in excess of +15 V_{DC}, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the V⁺ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than -0.3 V_{DC}.

Note 4: These specifications apply for V⁺ = +5 V_{DC} and -55°C ≤ T_A ≤ +125°C, unless otherwise stated. With the LM224/LM224A, all temperature specifications are limited to -25°C ≤ T_A ≤ +85°C, the LM324/LM324A temperature specifications are limited to 0°C ≤ T_A ≤ +70°C, and the LM2902 specifications are limited to -40°C ≤ T_A ≤ +85°C.

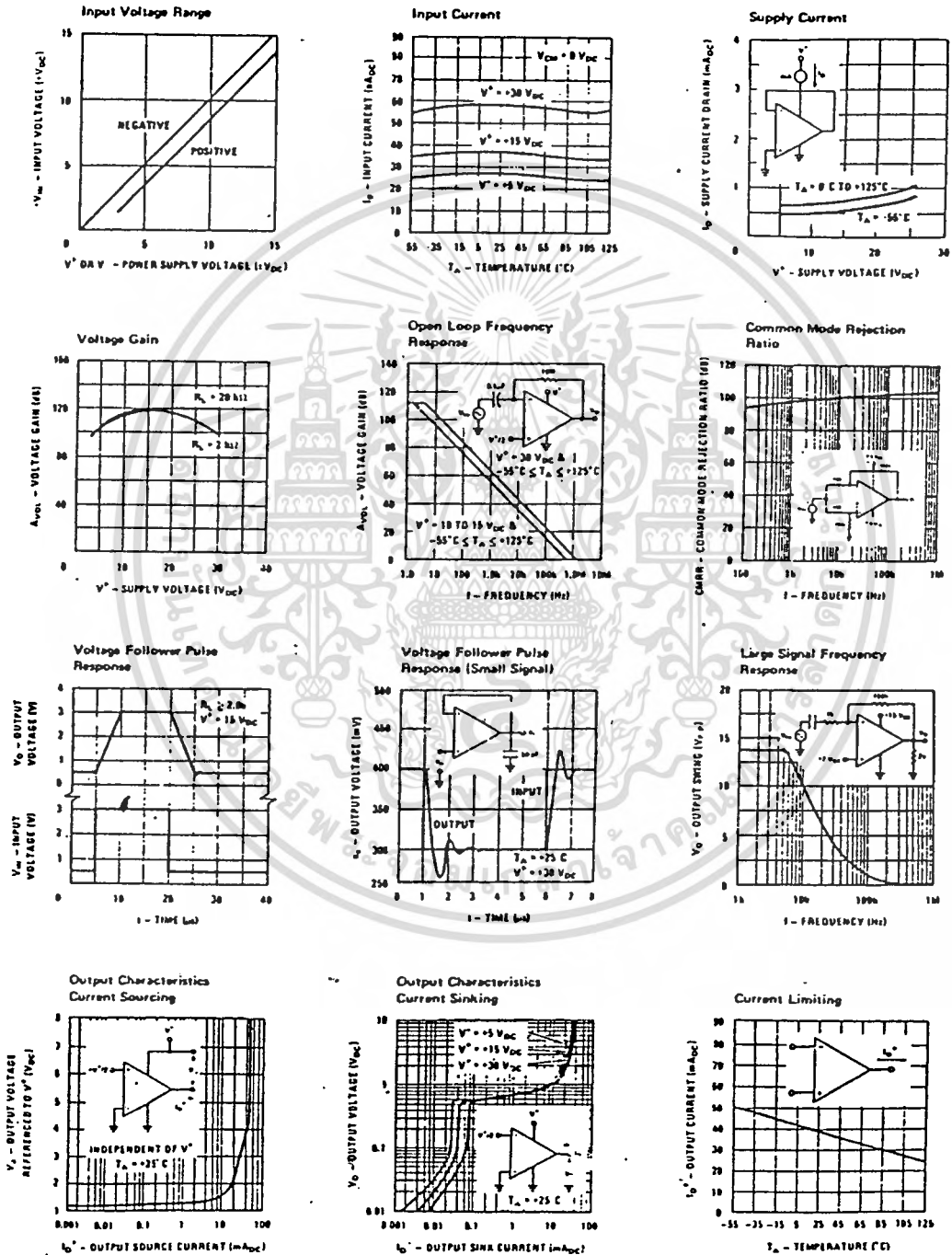
Note 5: V_O ≥ 1.4 V_{DC}, R_S = 0Ω with V⁺ from 5 V_{DC} to 30 V_{DC}; and over the full input common-mode range (0 V_{DC} to V⁺ - 1.5 V_{DC}).

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

Note 7: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is V⁺ - 1.5V, but either or both inputs can go to +32 V_{DC} without damage (+26 V_{DC} for LM2902).

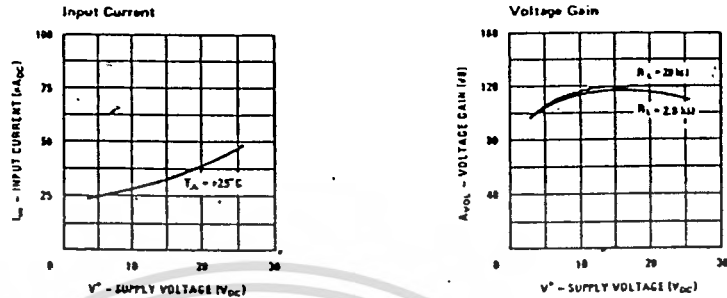
Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases as

typical performance characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical performance characteristics (LM2902 only)



application hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{DC} . These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{DC} .

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14).

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than $-0.3 V_{DC}$ (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply current drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should

be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion. Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

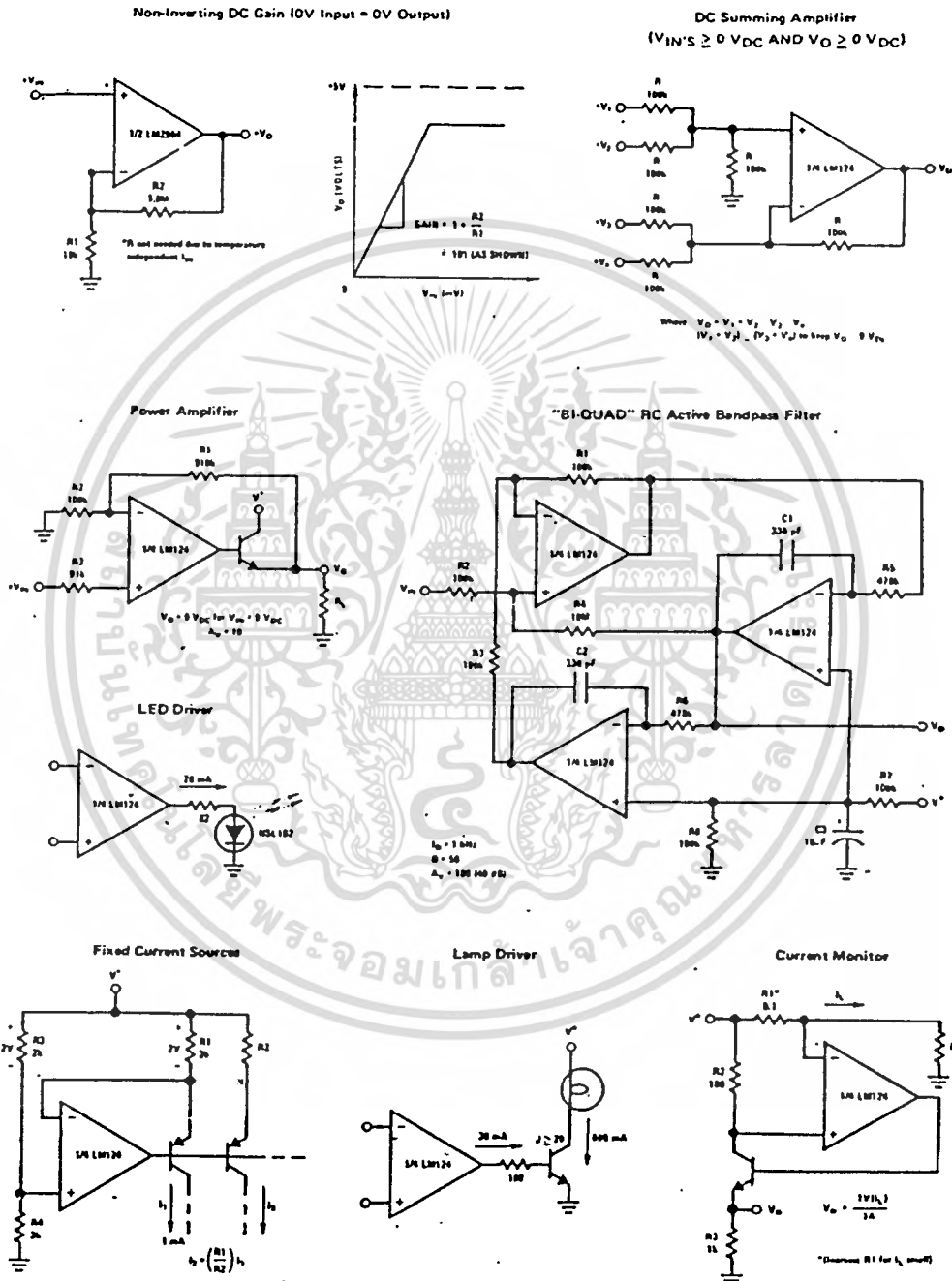
The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3 V_{DC} to 30 V_{DC} .

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of $V^+/2$) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

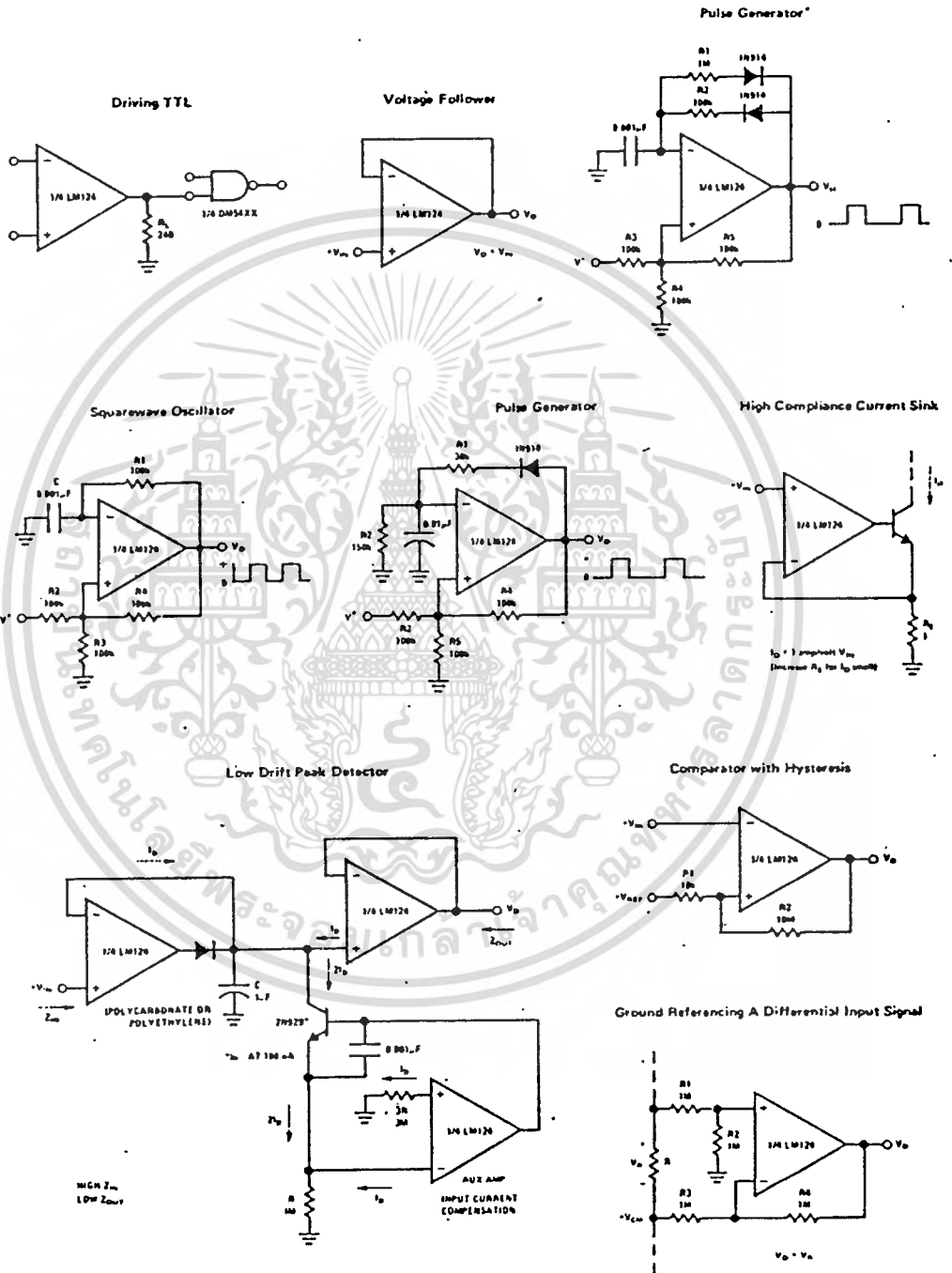
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical single-supply applications ($V^+ = 5.0 V_{DC}$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical single-supply applications (con't) ($V^+ = 5.0 V_{OC}$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical single-supply applications (con't) ($V^+ = 5.0 V_{DC}$)

Voltage Controlled Oscillator Circuit

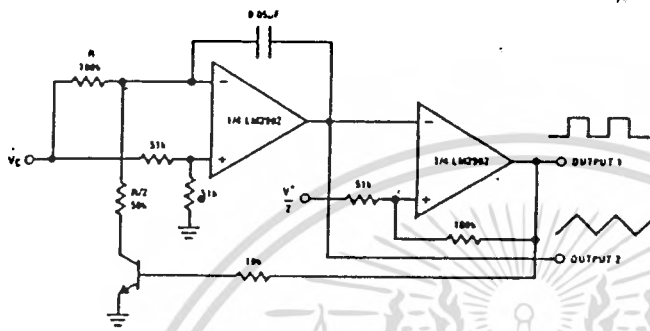
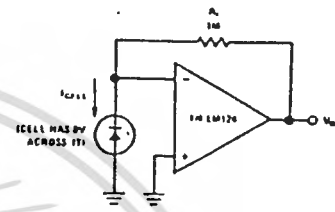
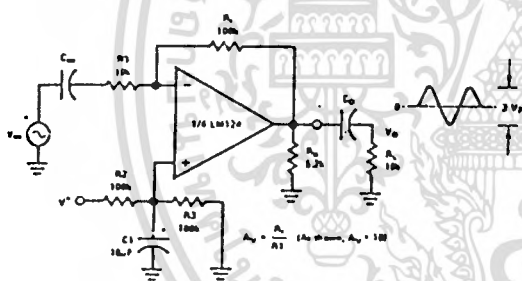


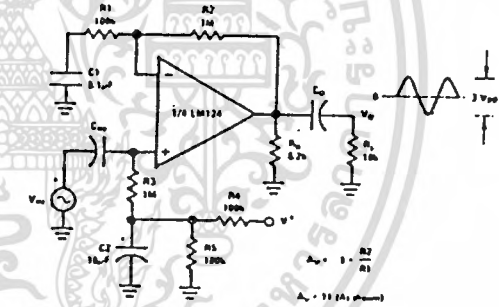
Photo Voltaic-Cell Amplifier



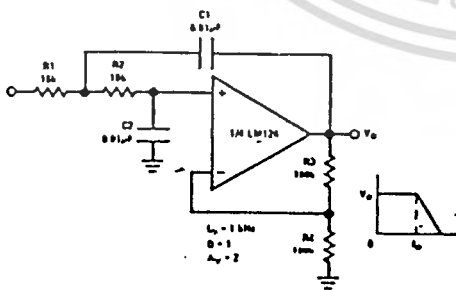
AC Coupled Inverting Amplifier



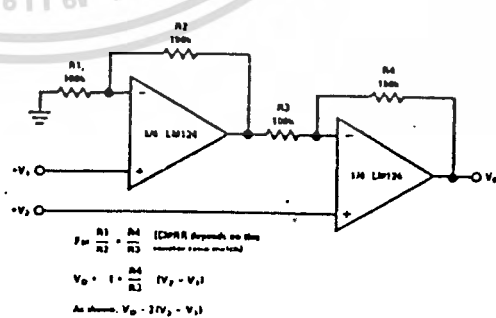
AC Coupled Non-Inverting Amplifier



DC Coupled Low-Pass RC Active Filter

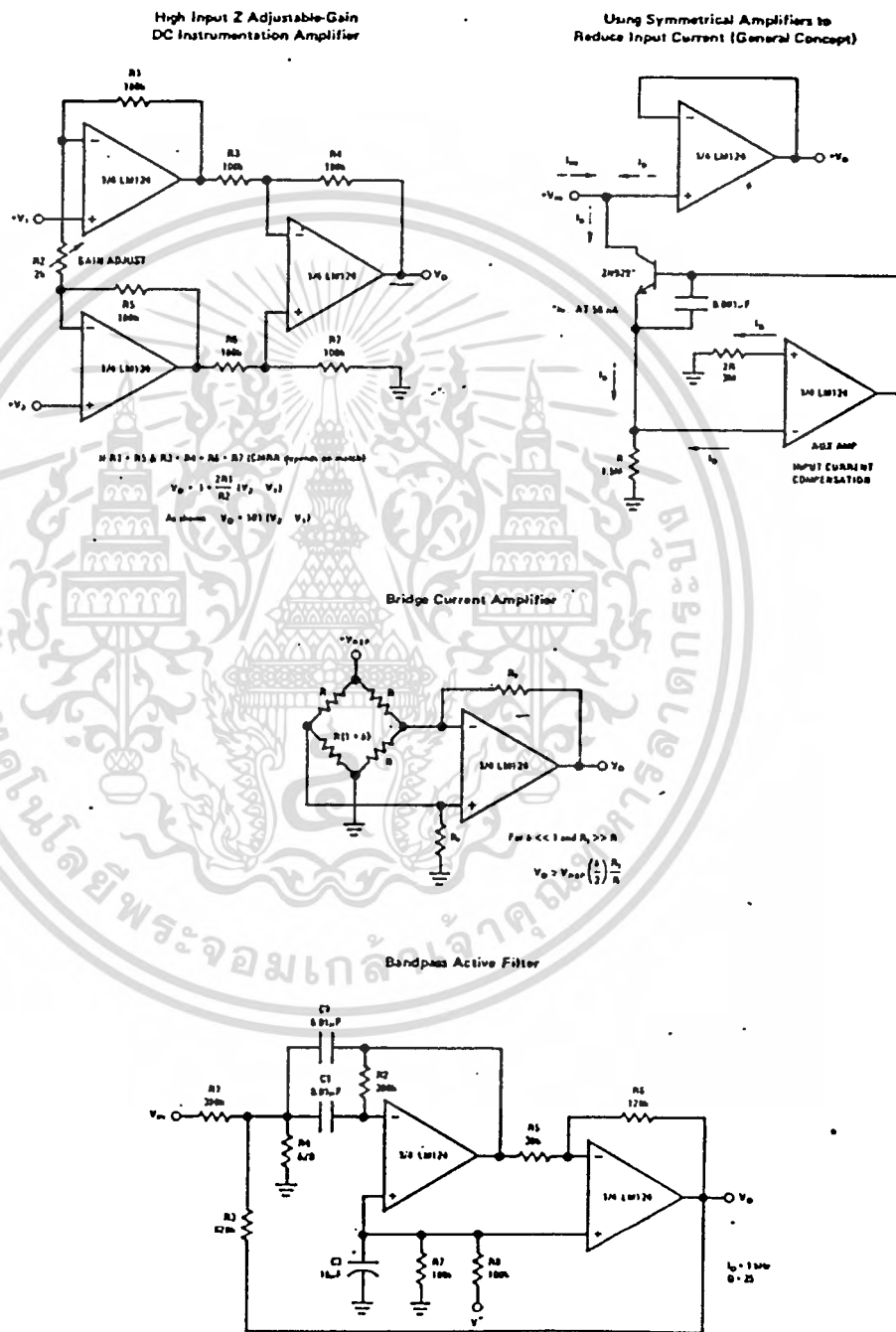


High Input Z, DC Differential Amplifier



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical single-supply applications (con't) ($V^+ = 5.0 V_{DC}$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**LINEAR
INTEGRATED CIRCUITS**

**TYPES SN52555, SN72555
PRECISION TIMERS**

BULLETIN NO. DL-S 731205J, SEPTEMBER 1973

- Timing from Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- Up to 200-mA Sink or Source Output Current
- TTL Compatible Output
- Designed to be Interchangeable with Signetics SE555/NE555

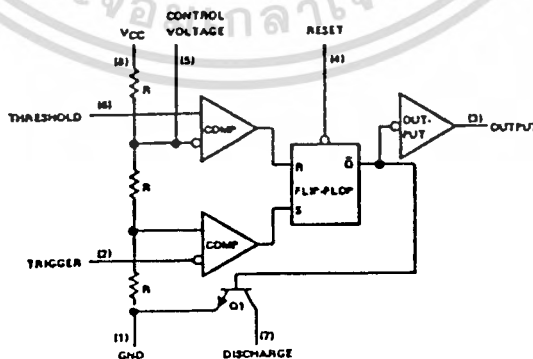
description

The SN52555 and SN72555 are monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

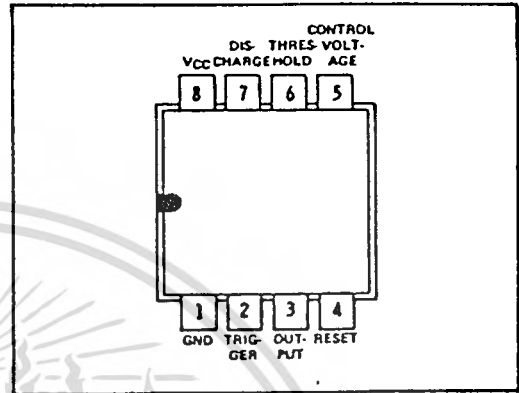
The threshold and trigger levels are normally two-thirds and one-third, respectively, of V_{CC} . These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. When the threshold input rises above the threshold level, the flip-flop is reset and the output goes low. The reset input can override all other inputs and can be used to initiate a new timing cycle. When the reset input goes low, the flip-flop is reset and the output goes low. When the output is low, a low-impedance path is provided between the discharge terminal and ground.

The output circuit is capable of sinking or sourcing current up to 200 milliamperes. Operation is specified for supplies of 5 to 15 volts. With a 5-volt supply, output levels are compatible with TTL inputs.

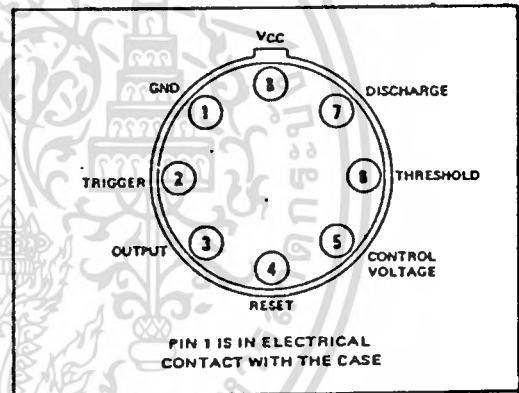
functional block diagram



**JP OR P DUAL-IN-LINE PACKAGE
(TOP VIEW)**

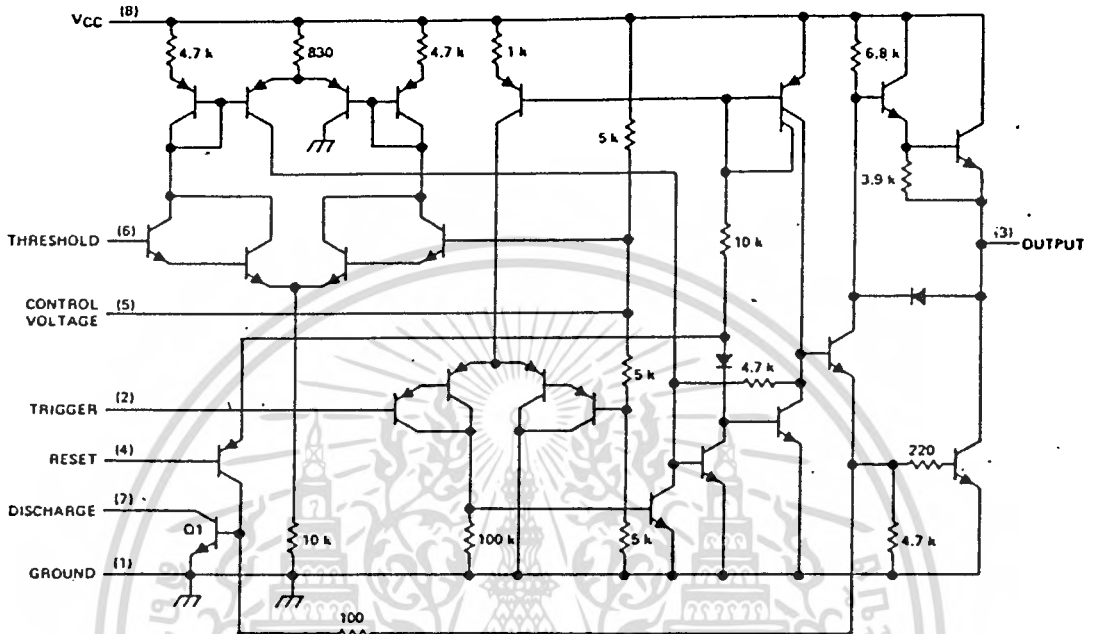


**L PLUG-IN PACKAGE
(TOP VIEW)**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

schematic



Resistor values shown are nominal and in ohms.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	18 V
Input voltage (control voltage, reset, threshold, trigger)	V_{CC}
Output current	± 225 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2)	600 mW
Operating free-air temperature range: SN52555	-55°C to 125°C
SN72555	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature 1/16 inch from case for 60 seconds: JP or L package	300°C
Lead temperature 1/16 inch from case for 10 seconds: P package	260°C

- NOTES: 1. All voltage values are with respect to network ground terminal.
 2. For operation above 25°C free-air temperature, refer to Dissipation Derating Curve, Figure 1.

recommended operating conditions

	SN52555			SN72555			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5		18	4.5		16	V
Input voltage, V_I (control voltage, reset, threshold, trigger)			V_{CC}			V_{CC}	V
Output Current, I_O			± 200			± 200	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at 25°C free-air temperature, V_{CC} = 5 V to 15 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN52555			SN72555			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Threshold voltage level as a percentage of supply voltage		66.7			66.7			%
Threshold current (see Note 3)		0.1 0.25			0.1 0.25			µA
Trigger voltage level	V _{CC} = 15 V	4.8	5	5.2	5			V
	V _{CC} = 5 V	1.45	1.67	1.9	1.67			V
Trigger current		0.5			0.5			µA
Reset voltage level		0.4	0.7	1	0.4	0.7	1	V
Reset current		0.1			0.1			mA
Control voltage (open-circuit)	V _{CC} = 15 V	9.6	10	10.4	9	10	11	V
	V _{CC} = 5 V	2.9	3.3	3.8	2.6	3.3	4	V
Low-level output voltage	V _{CC} = 15 V	I _{OL} = 10 mA	0.1 0.15		0.1 0.25		V	
		I _{OL} = 50 mA	0.4 0.5		0.4 0.75			
		I _{OL} = 100 mA	2 2.2		2 2.5			
	V _{CC} = 5 V	I _{OL} = 200 mA	2.5		2.5			
		I _{OL} = 5 mA	0.1 0.25					
		I _{OL} = 8 mA			0.16 0.35			
High-level output voltage	V _{CC} = 15 V	I _{OH} = -100 mA	13	13.3	12.75	13.3	V	
		I _{OH} = -200 mA	12.5					
	V _{CC} = 5 V	I _{OH} = -100 mA	3	3.3	2.75	3.3		
Supply current	Output low, V _{CC} = 15 V	10 12			10 15			mA
	No load, V _{CC} = 5 V	3 5			3 6			
	Output high, V _{CC} = 15 V	9 11			9 14			
	No load, V _{CC} = 5 V	2 4			2 5			

NOTE 3: This parameter influences the maximum value of the timing resistors R_A and R_B. For example when V_{CC} = 5 V the maximum value is R = R_A + R_B = 20 MΩ.

operating characteristics, V_{CC} = 5 V and 15 V

PARAMETER	TEST CONDITIONS [†]	SN52555			SN72555			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Initial accuracy of timing interval	R _A = 1 kΩ to 100 kΩ, T _A = 25°C	0.5 2			1			%
Temperature coefficient of timing interval	R _B = 0 to 100 kΩ, T _A = MIN to MAX	30			50			ppm/°C
Supply voltage sensitivity of timing interval	C = 0.1 µF, T _A = 25°C	0.005 0.02			0.01			%/V
Output pulse rise time	C _L = 15 pF, T _A = 25°C	100			100			ns
Output pulse fall time		100			100			ns

[†]For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

THERMAL INFORMATION
DISSIPATION DERATING CURVE

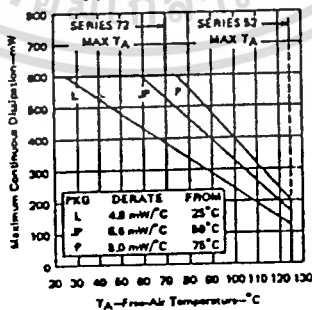


FIGURE 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS†

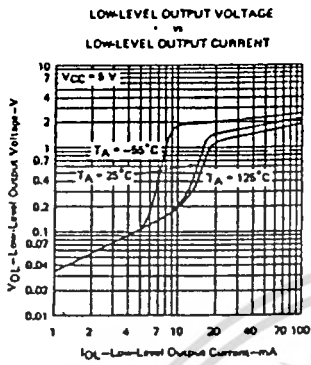


FIGURE 2

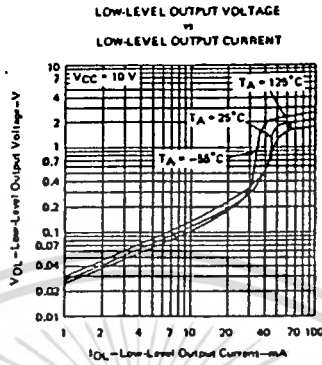


FIGURE 3

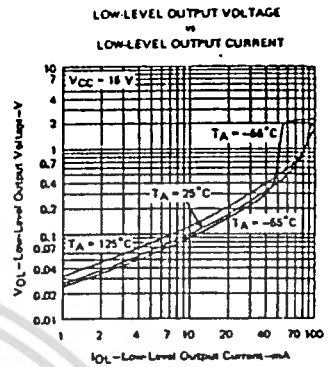


FIGURE 4

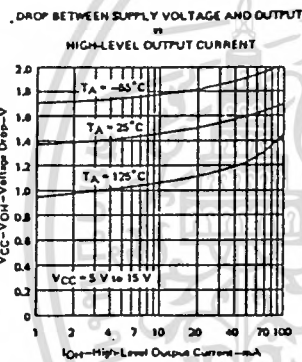


FIGURE 5

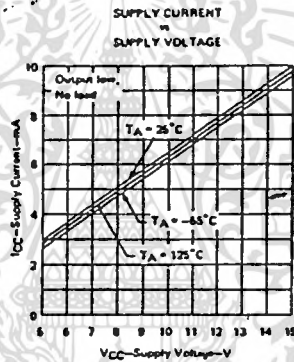


FIGURE 6

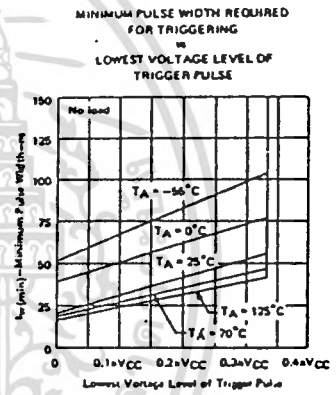


FIGURE 7

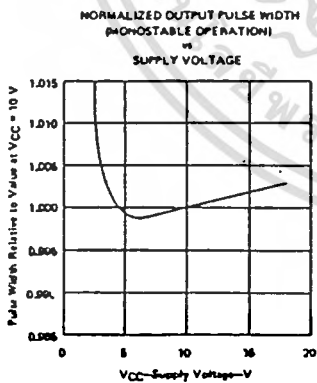


FIGURE 8

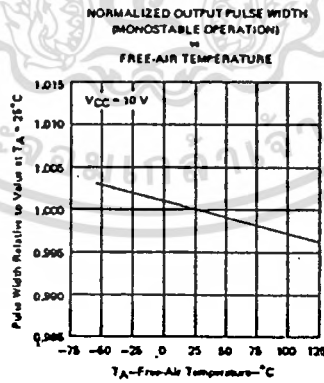


FIGURE 9

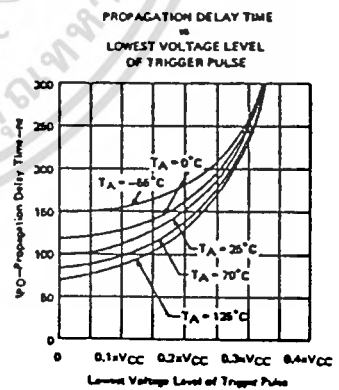


FIGURE 10

†Data for temperatures below 0°C and above 70°C are applicable for SN52555 circuits only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

monostable operation

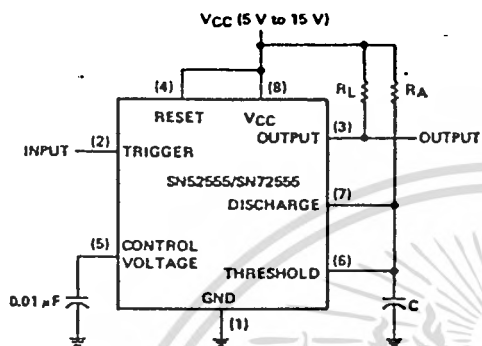


FIGURE 11—CIRCUIT FOR MONOSTABLE OPERATION

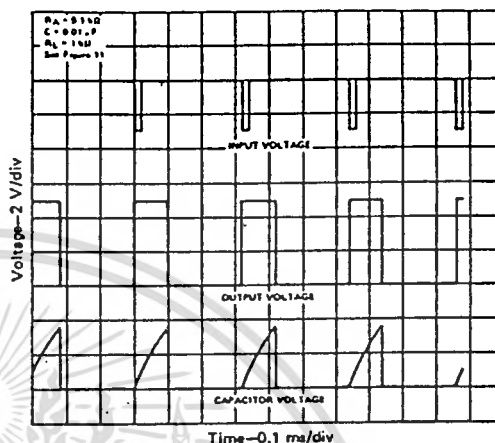


FIGURE 12—TYPICAL MONOSTABLE WAVEFORMS

The SN52555 and SN72555 may be connected as shown in Figure 11 for monostable operation producing an output pulse width independent of the input waveform and controlled by the $R_A \cdot C$ time constant. Prior to the negative-going input pulse, capacitor C is held discharged by transistor Q1 (see schematic). Application of a negative-going input-trigger-pulse sets the flip-flop, turns off Q1, and drives the output high. Capacitor C is now charged through R_A with a time constant $\tau = R_A C$. When the voltage across capacitor C reaches the threshold voltage of the comparator, the flip-flop is reset, energizing Q1 and discharging C; therefore driving the output back to the low level. Figure 12 shows the actual resultant waveforms.

Monostable operation is initiated when the negative-going input pulse reaches the trigger level. Once initiated, the timing interval will complete even if retriggering occurs during the timing interval. Because of the threshold level and saturation voltage of Q1, the output pulse width is approximately $t_w = 1.1 R_A C$. Figure 13 is a plot of the time constant for various values of R_A and C. The threshold levels and charge rates are both directly proportional to the supply voltage, VCC. The timing interval is therefore independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to the reset and trigger terminals during the timing interval will discharge C and re-initiate the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. When the reset input is not used, it should be connected to VCC to prevent false triggering.

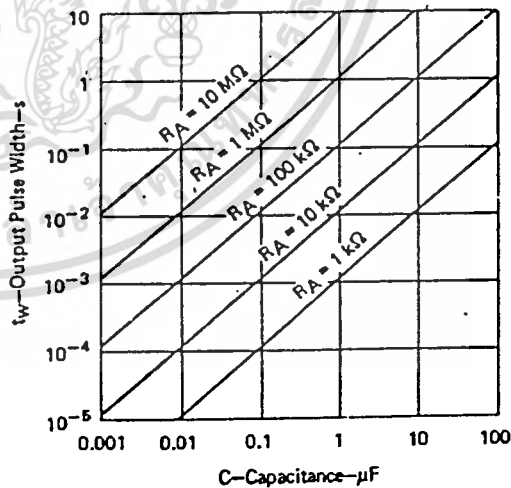
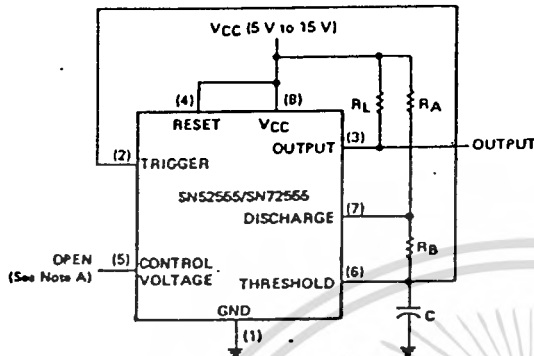


FIGURE 13—OUTPUT PULSE WIDTH vs CAPACITANCE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

astable operation



NOTE A: Decoupling the control voltage input (pin 5) to ground with a capacitor may improve operation. This should be evaluated for individual applications.
 FIGURE 14—CIRCUIT FOR ASTABLE OPERATION

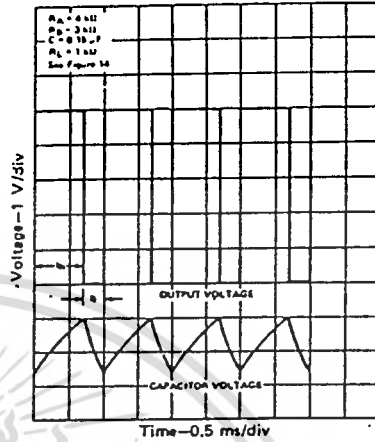


FIGURE 15—TYPICAL ASTABLE WAVEFORMS

Addition of a second resistor, R_B , to the circuit of Figure 11; as shown in Figure 14, and connection of the trigger input to the threshold input will cause the SN52555/SN72555 to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and therefore the frequency and duty cycle) are independent of the supply voltage.

Figure 15 shows typical waveforms generated during astable operation. The output high-level duration, t_h , is calculated as:

$$t_h = 0.693 (R_A + R_B)C,$$

output low-level duration, t_l , as:

$$t_l = 0.693 (R_B)C.$$

The total period is $T = t_h + t_l$ and frequency is

$$f = \frac{1}{T}, \text{ or } f = \frac{1.44}{(R_A + 2R_B)C}.$$

The frequency of oscillation may be determined by referring to the chart shown in Figure 16, which relates free-running frequency, f , to the external resistors R_A and R_B and the external capacitor C . Duty cycle, D , is determined by the values selected for R_A and R_B and may be calculated as:

$$D = \frac{R_B}{R_A + R_B}.$$

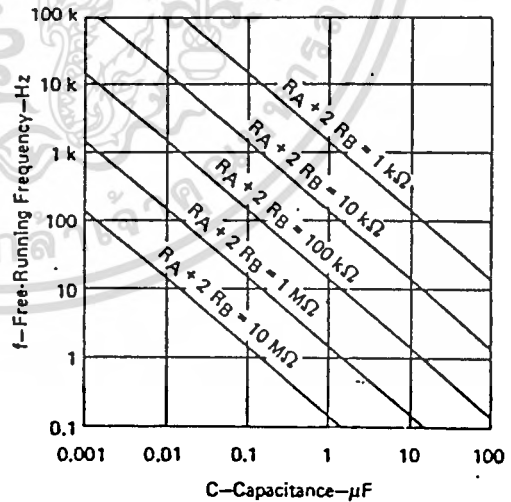


FIGURE 16—FREE-RUNNING FREQUENCY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

missing-pulse detector

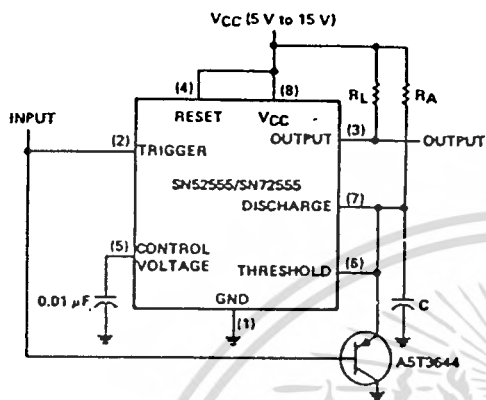


FIGURE 17—CIRCUIT FOR MISSING-PULSE DETECTOR

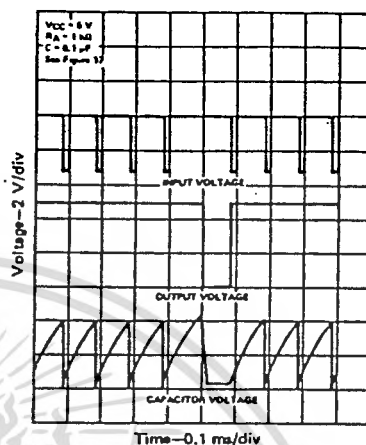


FIGURE 18—MISSING-PULSE-DETECTOR WAVEFORMS

The circuit shown in Figure 17 may be utilized to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is continuously retriggered by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train will permit the timing interval to be completed, thereby generating an output pulse as illustrated in Figure 18.

frequency divider

By adjusting the length of the timing cycle, the basic circuit of Figure 11 can be made to operate as a frequency divider. Figure 19 illustrates a divide-by-3 circuit that makes use of the fact that retriggering cannot occur during the timing cycle.

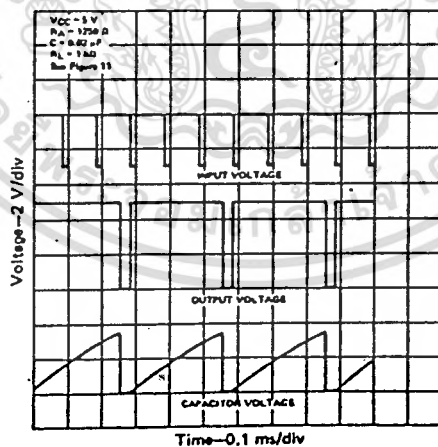
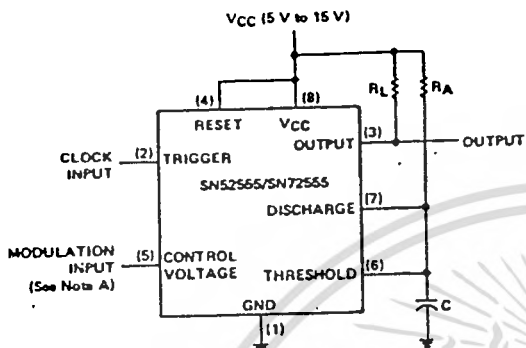


FIGURE 19—DIVIDE-BY-THREE CIRCUIT WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

pulse-width modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SN52555/SN72555 should be considered.

FIGURE 20—CIRCUIT FOR PULSE-WIDTH MODULATION

The operation of the timer may be modified by modulating the internal threshold and trigger voltages. This is accomplished by applying an external voltage (or current) to the control voltage pin. Figure 20 is a circuit for pulse-width modulation. The monostable circuit is triggered by a continuous input pulse train and the threshold voltage is modulated by a control signal. The resultant effect is a modulation of the output pulse width, as shown in Figure 21. A sine-wave modulation signal is illustrated, but any wave-shape could be used.

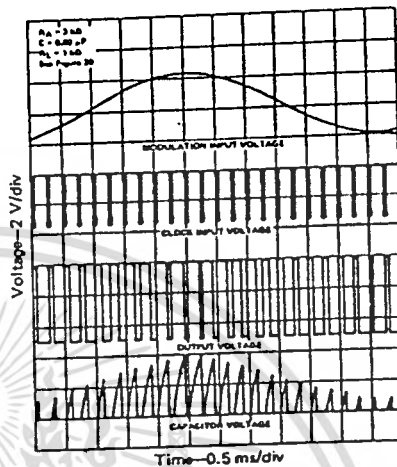
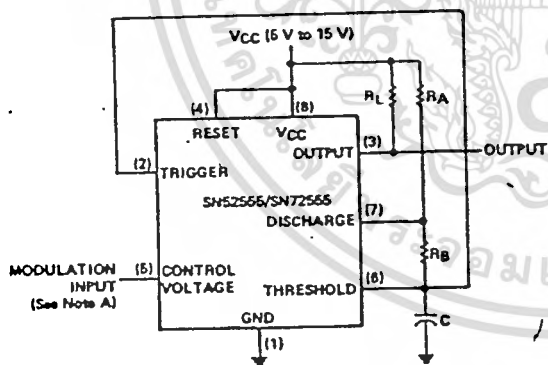


FIGURE 21—PULSE-WIDTH-MODULATION WAVEFORMS

pulse-position modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SN52555/SN72555 should be considered.

FIGURE 22—CIRCUIT FOR PULSE-POSITION MODULATION

The SN52555/SN72555 may be used as a pulse-position modulator as shown in Figure 22. In this application, the threshold voltage, and thereby the time delay, of a free-running oscillator is modulated. Figure 23 shows such a circuit, with a triangular-wave modulation signal, however, any modulating wave-shape could be used.

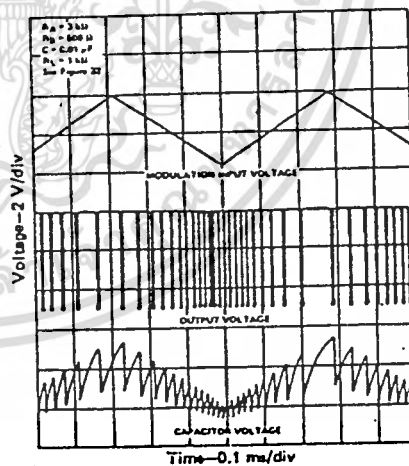


FIGURE 23—PULSE POSITION-MODULATION WAVEFORMS

sequential timer

TYPICAL APPLICATION DATA

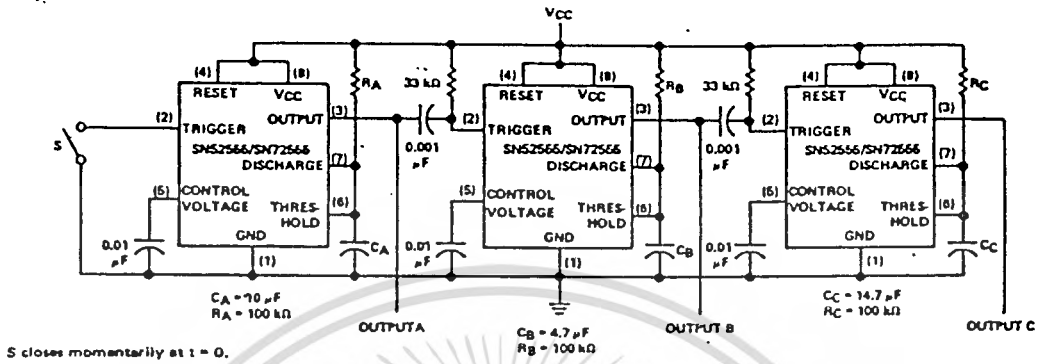


FIGURE 24—SEQUENTIAL TIMER CIRCUIT

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications such as test equipment require activation of test signals in sequence. SN52555/SN72555 circuits may be connected to provide such sequential control. The timers may be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. Figure 24 illustrates a sequencer circuit with possible applications in many systems and Figure 25 shows the output waveforms.

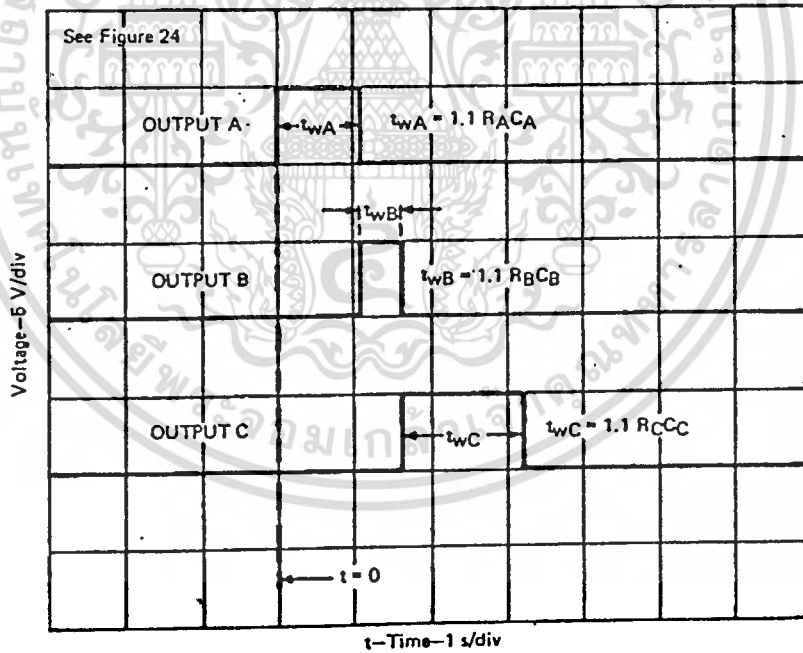


FIGURE 25—SEQUENTIAL TIMER WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC THREE TERMINAL REGULATORS

absolute maximum ratings

Input Voltage	$V_O = 5V$ to $8V$	30V	Maximum Junction Temperature	150°C
	$V_O = 12V$ to $18V$	35V	Storage Temperature Range	
	$V_O = 24V$	40V	Metal Can (H Package)	-65°C to +150°C
Internal Power Dissipation (Note 1)	Internally Limited		Molded TO-92	-65°C to +150°C
Operating Temperature Range	0°C to +70°C		Lead Temperature (Soldering, 10 seconds)	300°C

electrical characteristics (Note 2) $T_J = 0^\circ\text{C}$ to $+125^\circ\text{C}$, $I_O = 40\text{ mA}$, $C_{IN} = 0.33\mu\text{F}$, $C_O = 0.1\mu\text{F}$ (unless noted)

LM78LXXAC OUTPUT VOLTAGE		5V			8V			10V			12V			15V			18V			24V			UNITS				
INPUT VOLTAGE (unless otherwise noted)		10V			11V			14V			17V			19V			23V			33V							
PARAMETER	CONDITIONS	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX					
V_O Output Voltage (Note 4)	$T_J = 25^\circ\text{C}$	4.8	5	6.2	6.75	8	8.25	7.7	8	8.3	8.8	10	10.4	11.5	12	12.5	14.4	15	15.6	17.3	18	18.7	23	24	25	V	
	$1\text{ mA} \leq I_O \leq 70\text{ mA}$	4.75	5.25	6.7	6.3	7.8	8.4	8.5	10.5	11.4	12.6	14.25	15.75	17.2	18.9	22.8	25.2										V
	$1\text{ mA} \leq I_O \leq 40\text{ mA}$ and $V_{MIN} \leq V_{IN} \leq V_{MAX}$	4.75	5.25	6.7	6.3	7.8	8.4	8.5	10.5	11.4	12.6	14.25	15.75	17.2	18.9	22.8	25.2										V
ΔV_O Line Regulation	$T_J = 25^\circ\text{C}$	$10 \leq I_O \leq 20$	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	mV
		$10 \leq I_O \leq 20$	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	V
		$10 \leq I_O \leq 20$	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	mV
		$10 \leq I_O \leq 20$	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	10	V
ΔV_O Load Regulation	$T_J = 25^\circ\text{C}$, $1\text{ mA} \leq I_O \leq 40\text{ mA}$	$10 \leq I_O \leq 20$	5	30	8	35	8	40	8	45	10	50	12	75	15	85	20	100	20	100	20	100	20	100	20	100	mV
		$10 \leq I_O \leq 20$	20	60	22	70	25	80	27	90	30	100	35	150	40	170	50	200	50	200	50	200	50	200	50	200	mV
ΔV_O Long Term Stability		12		15		20		22		24		30		45		55		65		75		85		100		100	mV/1000 hrs
I_Q Quiescent Current	$T_J = 25^\circ\text{C}$	$10 \leq I_O \leq 20$	3	5	3	5	3	5	3	5	3	5	3	5	3	5	3	5	3	5	3	5	3	5	3	5	mA
		$10 \leq I_O \leq 20$	4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7		4.7
ΔI_Q Quiescent Current Change	$1\text{ mA} \leq I_O \leq 40\text{ mA}$	$V_{MIN} \leq V_{IN} \leq V_{MAX}$	0.1		0.1		0.1		0.1		0.1		0.1		0.1		0.1		0.1		0.1		0.1		0.1		mA
		$10 \leq I_O \leq 20$	1.0		1.0		1.0		1.0		1.0		1.0		1.0		1.0		1.0		1.0		1.0		1.0		mA
V_N Output Noise Voltage	$T_J = 25^\circ\text{C}$, (Note 3) $f = 10\text{ Hz} - 10\text{ kHz}$	$10 \leq I_O \leq 20$	40		50		60		70		80		90		100		150		200		250		300		350		μV
		$10 \leq I_O \leq 20$	47	62	45	60	43	57	41	55	40	54	37	51	35	48	34	45	34	45	34	45	34	45	34	45	dB
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$ Ripple Rejection	$f = 120\text{ Hz}$	18		18		17		16		15		14		13		12		11		10		9		8		7	V
Input Voltage Required to Maintain Line Regulation	$T_J = 25^\circ\text{C}$	7		8.3		10.5		12.5		14.5		17.5		20.7		27											V

Note 1: Thermal resistance of the Metal Can Package (H) without a heat sink is 40°C/W junction to case and 140°C/W junction to ambient. Thermal resistance of the TO-92 package is 180°C/W junction to ambient with 0.4" leads from a PC board and 160°C/W junction to ambient with 0.125" lead length to a PC board.

Note 2: The maximum steady state usable output current and input voltage are very dependent on the heat sinking and/or lead length of the package. The data above represent pulse test conditions with junction temperatures as indicated at the initiation of test.

Note 3: Recommended minimum load capacitance of $0.01\mu\text{F}$ to limit high frequency noise bandwidth.

Note 4: The temperature coefficient of V_{OUT} is typically within $\pm 0.01\% V_O/^\circ\text{C}$.

IC THREE TERMINAL REGULATORS

absolute maximum ratings

Input Voltage	$V_O = 5V$ to $8V$	30V	Maximum Junction Temperature	150°C
	$V_O = 12V$ to $18V$	35V	Storage Temperature Range	
	$V_O = 24V$	40V	Metal Can (H Package)	-65°C to +150°C
Internal Power Dissipation (Note 1)		Internally Limited	Molded TO-92	-55°C to +150°C
Operating Temperature Range		0°C to +70°C	Lead Temperature (Soldering, 10 seconds)	300°C

electrical characteristics (Note 2) $T_J = 0^\circ\text{C}$ to $+125^\circ\text{C}$, $I_O = 40\text{ mA}$, $C_{IN} = 0.33\mu\text{F}$, $C_O = 0.1\mu\text{F}$ (unless noted)

LM78LXXC OUTPUT VOLTAGE		6V			8V			10V			12V			15V			18V			24V			UNITS				
INPUT VOLTAGE (unless otherwise noted)		10V			11V			14V			17V			19V			23V			33V							
PARAMETER	CONDITIONS	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX					
V_O Output Voltage (Note 4)	$T_J = 25^\circ\text{C}$	4.8	5	5.4	5.5	6	6.5	7.38	8	8.64	9.2	10	10.8	11.1	12	12.9	13.8	15	16.2	16.8	18	19.4	22.1	24	25.9	V	
	$1\text{ mA} \leq I_O \leq 70\text{ mA}$ or	4.5	5.5	5.4	5.4	6.8	7.2	8.8	9.0	11	10.8	13.3	13.5	16.5	16.2	19.8	21.4	28.4								V	
	$1\text{ mA} \leq I_O \leq 40\text{ mA}$ and ΔV_{IN}	(17 $\leq V_{IN} \leq 20$)	(8.5 $\leq V_{IN} \leq 21$)	(10.8 $\leq V_{IN} \leq 23$)	(13 $\leq V_{IN} \leq 26$)	(14.5 $\leq V_{IN} \leq 27$)	(18 $\leq V_{IN} \leq 30$)	(21.4 $\leq V_{IN} \leq 33$)	(28 $\leq V_{IN} \leq 38$)																		V
ΔV_O Line Regulation	$T_J = 25^\circ\text{C}$	10	150		12	150		16	175		20	200		25	250		27	275		30	300					mV	
		(8 $\leq V_{IN} \leq 20$)	(10 $\leq V_{IN} \leq 21$)	(11 $\leq V_{IN} \leq 23$)	(14 $\leq V_{IN} \leq 25$)	(16 $\leq V_{IN} \leq 27$)	(20 $\leq V_{IN} \leq 30$)	(22 $\leq V_{IN} \leq 33$)	(28 $\leq V_{IN} \leq 38$)																		V
		18	200		20	200		25	225		30	250		30	300		32	325		35	350					mV	
ΔV_O Load Regulation	$T_J = 25^\circ\text{C}$, $1\text{ mA} \leq I_O \leq 40\text{ mA}$	5	30		6	35		8	40		10	50		12	75		15	85		20	100					mV	
		$T_J = 25^\circ\text{C}$, $1\text{ mA} \leq I_O \leq 100\text{ mA}$	20	80		22	70		25	80		27	90		30	100		35	150		40	200					mV
ΔV_O Long Term Stability		12		15	20		22		24		30		45		55											mV/1000 hrs	
I_O Quiescent Current	$T_J = 25^\circ\text{C}$	3	6		3	6		3	6		3	6.5		3.1	6.5		3.1	6.5		3.1	6.5					mA	
		$T_J = 125^\circ\text{C}$	5.5		5.5	5.5		5.5		5.5		6		6		6		6		6						mA	
ΔI_O Quiescent Current Change	$T_J = 25^\circ\text{C}$, $1\text{ mA} \leq I_O \leq 40\text{ mA}$	0.2		0.2	0.2		0.2		0.2		0.2		0.2		0.2		0.2		0.2		0.2					mA	
		1.5		1.5	1.5		1.5		1.5		1.5		1.5		1.5		1.5		1.5		1.5					mA	
V_n Output Noise Voltage	$T_J = 25^\circ\text{C}$, (Note 3) $f = 10\text{ Hz} - 10\text{ kHz}$	40		50	60		70		80		90		150		200											μV	
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$ Ripple Rejection	$f = 125\text{ Hz}$	40	80		38	58		36	55		36	53		36	52		33	49		32	45		30	43		dB	
		(18 $\leq V_{IN} \leq 18$)	(9 $\leq V_{IN} \leq 19$)	(12 $\leq V_{IN} \leq 23$)	(14 $\leq V_{IN} \leq 25$)	(15 $\leq V_{IN} \leq 25$)	(18.5 $\leq V_{IN} \leq 28.5$)	(23 $\leq V_{IN} \leq 33$)	(29 $\leq V_{IN} \leq 35$)																		V
Input Voltage Required to Maintain Line Regulation	$T_J = 25^\circ\text{C}$	7		8.3	10.5		13		14.5		18		21.4		27.5											V	

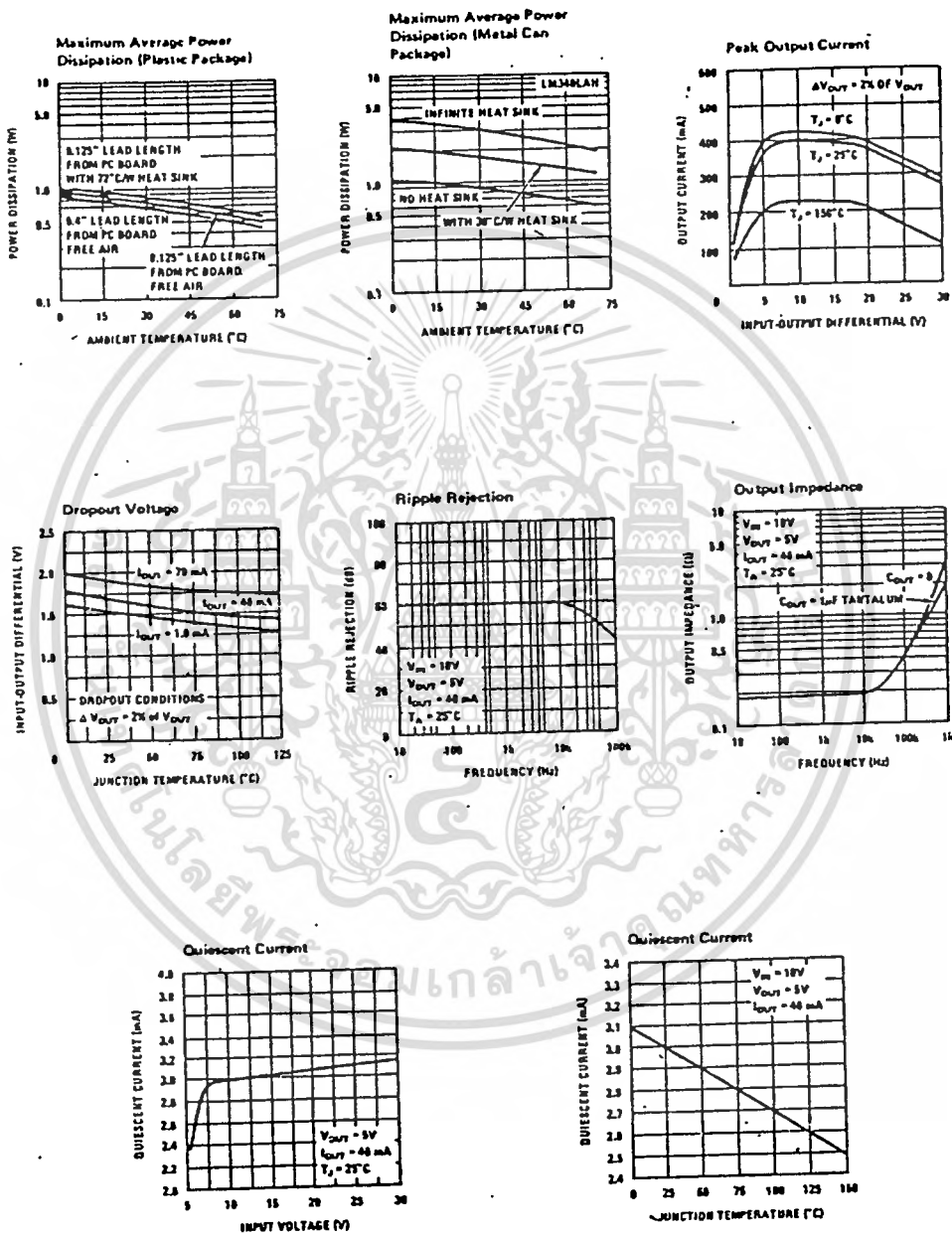
Note 1: Thermal resistance of the Metal Can Package (H) without a heat sink is 40°C/W junction to case and 140°C/W junction to ambient. Thermal resistance of the TO-92 package is 180°C/W junction to ambient with 0.4" leads from a PC board and 160°C/W junction to ambient with 0.125" lead length to a PC board.

Note 2: The maximum steady state usable output current and input voltage are very dependent on the heat sinking and/or lead length of the package. The data above represent pulse test conditions with junction temperatures as indicated at the initiation of test.

Note 3: Recommended minimum load capacitance of 0.01μF to limit high frequency noise bandwidth.

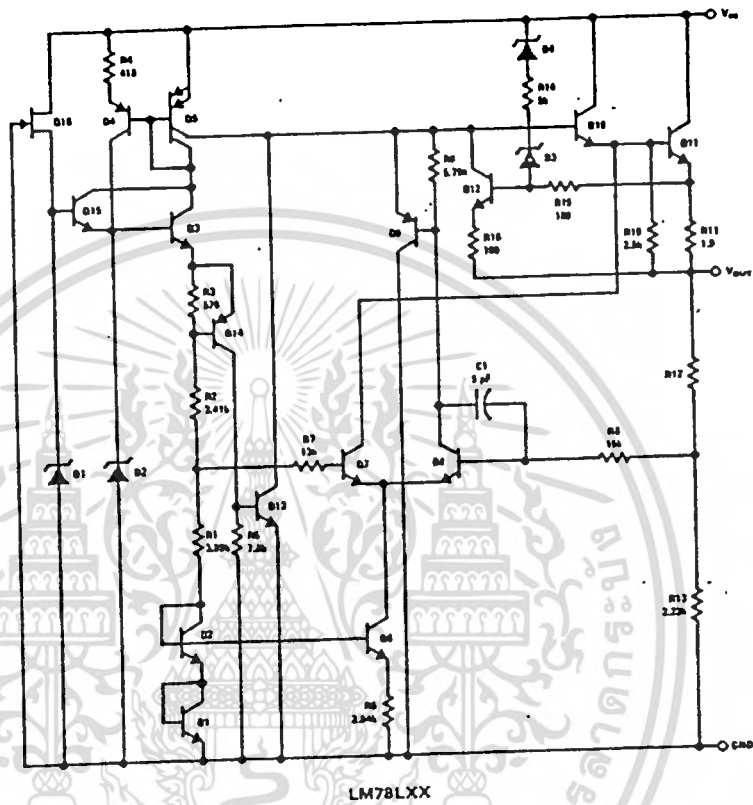
Note 4: The temperature coefficient of V_{OUT} is typically within $\pm 0.01\% V_O/^\circ\text{C}$.

typical performance characteristics

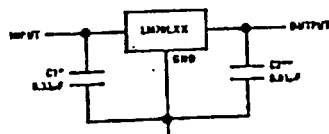


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

equivalent circuit

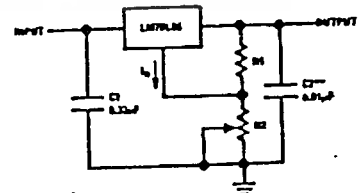


typical applications



*Required if the regulator is located far from the power supply line.
 †See Note 3 in the electrical characteristics table.

Fixed Output Regulator



$$V_{out} = 5V + (V_{in} - 1V) \frac{R2}{R1 + R2}$$

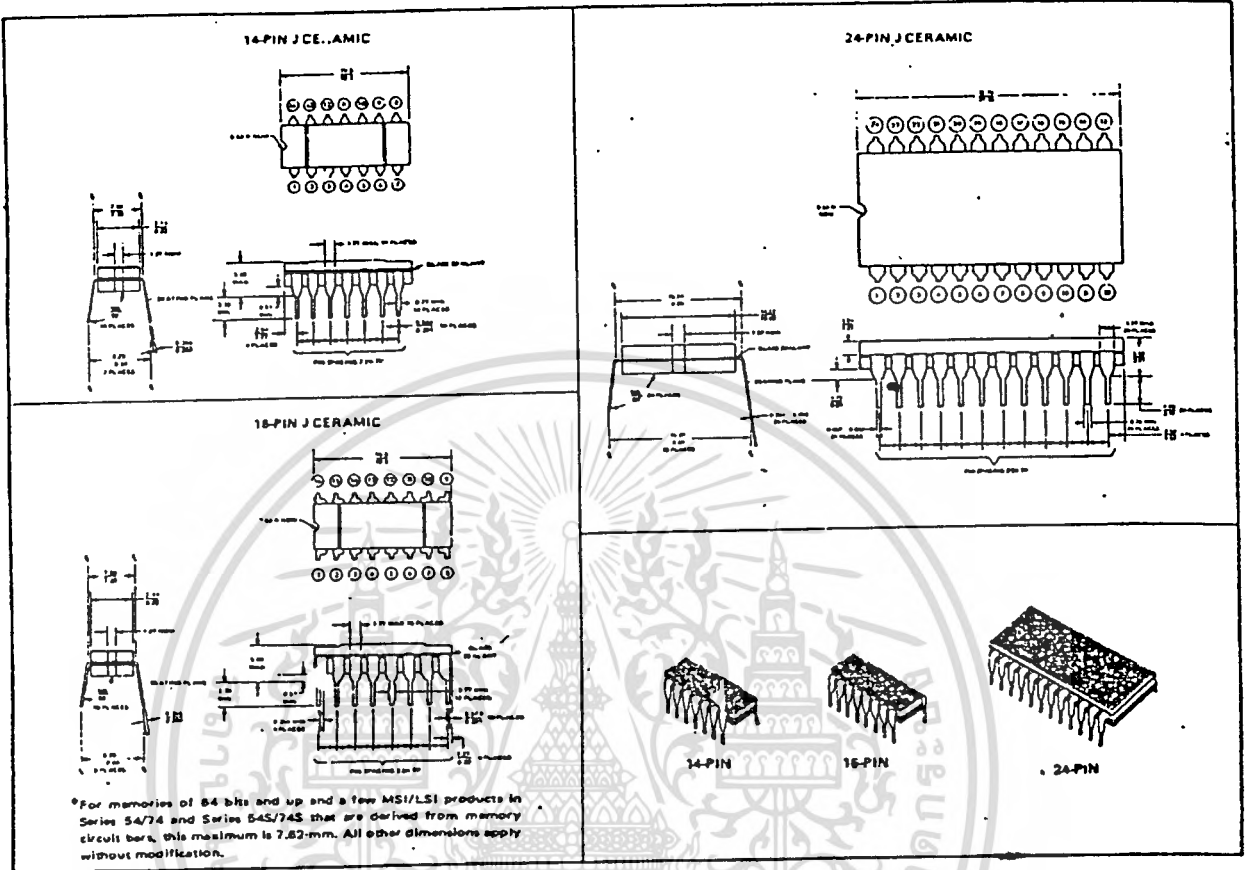
$V_{in}/V_{out} > 2$ for load regulation $R_2 = (R_1 + R_2) \frac{V_{in}}{V_{out} - 5V}$ at LM78LXX

Adjustable Output Regulator

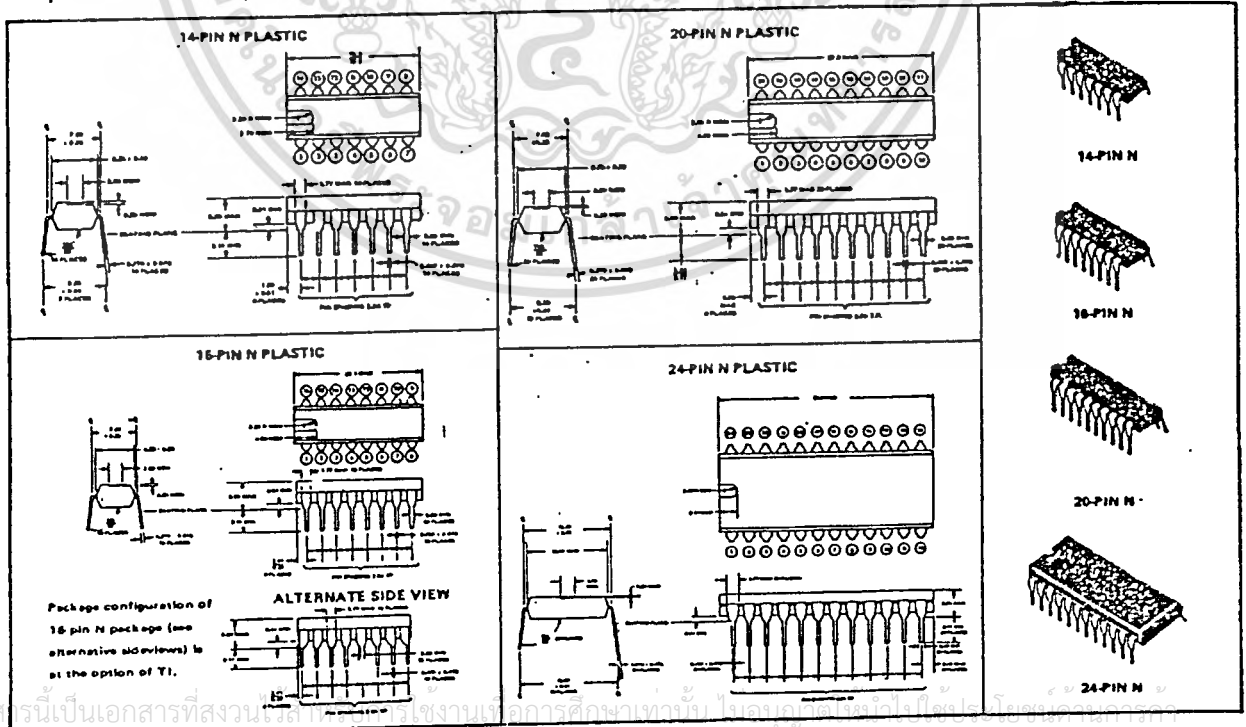
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TTL INTEGRATED CIRCUITS MECHANICAL DATA

J ceramic dual-in-line packages (metric dimensions)



N plastic dual-in-line packages (metric dimensions)



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษานานับ ไม่นานกว่านี้เพื่อไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การทำปฏิญานีพนธ์นี้ สามารถหาสำเร็จ ก็เนื่องจากคำแนะนำของท่าน อาจารย์ กฤตากร ก่อมการ ซึ่งเป็นผู้ชี้ทางให้แก้ไขส่วนต่าง ๆ ที่บกพร่อง ในการ สร้างชิ้นงาน และ การจัดหาหนังสือปฏิญานีพนธ์นี้ สำหรับตัวงานในภาควงจร POWER ขอขอบคุณ บริษัท พีระ จำกัด วิทย คุณ สารานุกองวัฒนา ซึ่งให้ความช่วยเหลือทางค่า STEP - TRANSFORMER

ในการจัดหาหนังสือปฏิญานีพนธ์นี้ สำเร็จบริบูรณ์ขึ้นได้ด้วยความร่วมมือ และ ช่วยเหลือจากเพื่อน ๆ ในการจัดพิมพ์หนังสือด้วยดีตลอดมา และต้องขอขอบคุณอาจารย์ทุกท่านที่คอยให้คำแนะนำในด้านการแก้ไขปัญหาต่าง ๆ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- David j.Comer . Application of the op Amp
Addison-Wesley Published, 1981
- Jacob Millman . Rectifiers and Power Supplies
Megraw-Hill, Inc.1967
- G.K. Mithat, and A.K. Vanvasi . Voltage Comparator
Khanna Pub, 1978
- Jame J.Brophy . Rectifiers Circuit
Megraw-Hill, Inc.1972
- B.L. Theraja . A. Text Book of Electrical Technology
Niraj Prakashan, Ram Nagar, New Delhi.
1968

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้