การควบคุมระยะไกลด้วยสัญญาณโทรศัพท์

REMOTE CONTROL BY DTMF

โดย

นายกวิสุน์ ตั้งสุนันท์ธรรม

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

009618

ปริญญานิพนธ์ปีการศึกษา 2534

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมระยะไกลด้วยสัญญาณโทรศัพท์

REMOTE CONTROL BY DTMF

ผู้จัดทำ

นาย กริสน์ ตั้งสุนันท์ธรรม 323602

..... อาจารย์ที่ปรึกษา
(อาจารย์ อนันต์ ชัยเลิศวณิชกุล)

..... คณะกรรมการ
(อาจารย์ อนันต์ ชัยเลิศวณิชกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2534

ปริญญานิพนธ์

เรื่อง

การควบคุมระยะไกลด้วยสัญญาณโทรศัพท์

REMOTE CONTROL BY DTMF

โดย

นาย กริสน์ ตั้งสุนันท์ธรรม 323602

อาจารย์ที่ปรึกษา

อาจารย์ อนันต์ ชัยเลิศวณิชกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REMOTE CONTROL BY DTMF

MR. KRIT TUNGSUNUNTHAM

ABSTACT

THIS PROJECT IS AN INTERESTING PROJECT BECAUSE IT IS DEVELOPED FROM THE PARTS AS BELOW:-

1) CAN BE USE TO CONTROL ELECTRICAL EQUIPMENT BY REMOTE CONTROL AT 6-8 CHANNEL.

2) SINGLE USER WHEN YOU ADD OTHER CIRCUIT.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมระยะ ไกลด้วยสัญญาณโทรศัพท์

นาย กริสน์ ตั้งสุนันท์ธรรม

อาจารย์ที่ปรึกษา

อาจารย์ อนันต์ ชัยเลิศวณิชกุล

บทคัดย่อ

โครงงานนี้เป็นโครงงานที่น่าสนใจโครงงานหนึ่ง โดยได้พัฒนาส่วนต่าง ๆ ดังนี้

1) สามารถนำไปประยุกต์ใช้ในการควบคุมอุปกรณ์ไฟฟ้าต่าง ๆ ภายในบ้านได้ 6-8 ชนิด

2) สามารถนำไปประยุกต์ใช้ในงานที่ต้องการใช้เพียงบุคคลเดียว หรืองานที่เป็นความลับ โดยเพิ่มอุปกรณ์บางตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะของรหัส DTMF ถูกสร้างขึ้นมาเป็นชนิดมาตรฐาน 12 ปุ่ม หรือมาตรฐาน 16 ปุ่ม ชนิด 12 ปุ่ม ประกอบด้วยเลข 0–9 และสัญญลักษณ์ * กับ # ชนิด 16 ปุ่ม เหมือนกับชนิด 12 ปุ่ม แต่จะเพิ่มตัวอักษรอื่น ๆ อีก 4 ปุ่ม เช่น A,B,C,D ซึ่งจะเน้นในเครื่องพวก ICOM IC-02 N หรือรุ่นอื่น ๆ รหัสจะมีความถี่ทั้งหมด 8 ความถี่ (ตารางที่ 1A) แต่ละตัวจะประกอบด้วยความถี่ 2 ความถี่ ซึ่งดึงออกมาจาก 8 ความถี่ นั่นคือดึงมาจากความถี่กลุ่มสูง 1 ความถี่ และความถี่ต่ำอีก 1 ความถี่ เช่น DTMF หมายเลข 1 ประกอบด้วยความถี่กลุ่มต่ำ 690 Hz และกลุ่มสูง 1209Hz (ดูตารางที่ 1B)

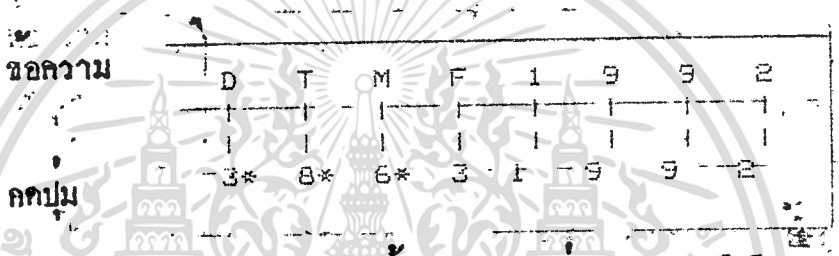
TOTAL FREQUENCY (Hz).		NUMBER	MAX. GROUP (Hz)	MIN. GROUP (Hz)
MIN. GROUP		1	1209	697
		2	1336	697
697		3	1447	697
770		4	1209	770
852		5	1336	770
941		6	1477	770
		7	1209	852
MAX. GROUP		8	1336	852
		9	1477	852
1209		*	1209	941
1336		0	1336	941
1477		#	1477	941
1633		A	1633	697
		B	1633	770
		C	1633	852
		D	1633	941

ตารางที่ 1A ตารางที่ 1B

ตารางที่ 1 แสดงความถี่ DTMF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเกตจากรูป ปุ่มกด DTMF อาจจะมีผู้สงสัยว่าตัวอักษรภาษาอังกฤษ ABC, DEF ฯลฯ มีความหมายอย่างไร มีประโยชน์อย่างไร ซึ่งตัวอักษรเหล่านี้จะมีประโยชน์มากในการเข้ารหัส DTMF ส่งไปยังผู้รับได้ ทำให้สามารถส่งข่าวสารเป็นข้อความภาษาอังกฤษ แต่ต้องขึ้นอยู่กับเครื่องรับด้วยว่ามีตัวถอดรหัส (DECODER) และตัวแสดงอักษร (DESPLAY) หรือไม่ การส่งรหัสตัวอักษรนี้ก็ทำได้ไม่ยาก สามารถใช้ได้โดยการกดปุ่ม * และ ø รวมกับปุ่มอื่น ๆ ที่มีตัวอักษรภาษาอังกฤษบรรจุอยู่ เช่น ต้องการส่งตัว A ให้กด 2 กับ * ส่งตัว B ให้กด 2 กับ ø หรือถ้าต้องการส่งตัว C ให้กดหมายเลข 2 กับ # สรุปคืออักษรตัวแรกใช้เครื่องหมาย * ตัวที่ 2 ใช้ ø ตัวที่สามใช้ # ตัวอย่างจะทดลองส่งข้อความว่า "DTMF1992" ให้กดปุ่มต่าง ๆ ดังนี้



สัญญาณ DTMF นั้น อาจจะเข้ารหัสโดยกดปุ่มธรรมดาหรือโดยอัตโนมัติก็ได้ สำหรับวิธีการแรก ความไวและช่วงห่างระหว่างโทนต่าง ๆ ในการส่งจะขึ้นอยู่กับว่าเรากดปุ่มรหัสได้เร็วเท่าไร แต่เรื่องนี้ยังไม่สำคัญเท่าใดนักในภาครับ ซึ่งจะต้องมีตัวถอดรหัส (DECODER) ตัวถอดรหัสนี้จำเป็นต้องมีเวลาเพียงพอที่จะสัมผัสโทนต่าง ๆ ได้อย่างถูกต้องโดยทั่ว ๆ ไปแล้วเวลาต่ำสุดที่จะทำการถอดรหัสโทนแต่ละตัวควรจะเป็น 30–40 ms. และเวลาของช่วงห่างระหว่างโทนแต่ละตัวต้องไม่ต่ำกว่า 10 ms. (ms=MILLISECOND) สมมติว่าวงจร DECODER ตัวหนึ่งถูกออกแบบให้มีเวลาต่ำสุดในการถอดรหัสโทนแต่ละตัว 35 ms. และเวลาของช่วงระหว่างโทนแต่ละตัว 15 ms. ดังนั้น DECODER ตัวนี้จะถอดรหัสโทนได้ 20 ตัว ในเวลา 1 SEC. หรือวินาที คือ รหัสโทน 1 ตัว ใช้เวลาเท่ากับ 35 + 15 ms. = 50 ms. ถ้า 20 ตัว เท่ากับ 50 ms. × 20 ms. จะเท่ากับ 1000 ms หรือ 1 SEC พอดี

รูปแบบของการใช้งาน

จุดประสงค์แรกที่มีการคิดค้นรหัส DTMF ขึ้นมาก็เพื่อใช้ในกิจการโทรศัพท์ ต่อมาก็มีการพัฒนาการใช้งานเรื่อย ๆ เป็นวิทยุเพจจิ้ง (RADIO PAGING SYSTEM) ระบบวิทยุโทรศัพท์ (RADIO TELEPHONE) ระบบซีเลกทีฟคอลลิ่ง (SELECTIVE CALLING)

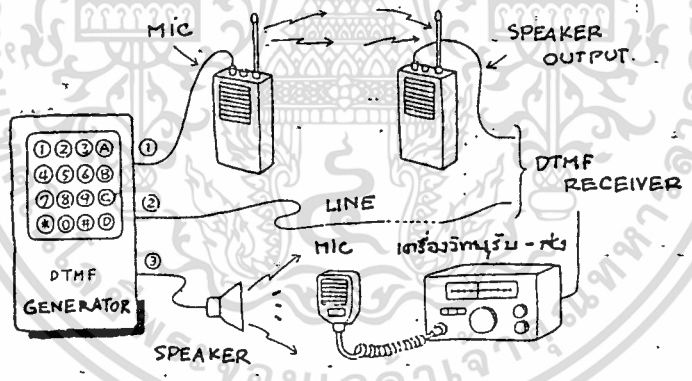
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบที่สำคัญของระบบเหล่านี้คือ จะต้องมีตัวเข้ารหัส (ENCODER) และตัวถอดรหัส (DECODER)

โดยการส่งผ่านรหัส DTMF นั้น สามารถทำได้หลายทาง ดังนี้

1) ต่อเข้ากับเครื่องรับ-ส่ง เพื่อส่งคำสั่งผ่านคลื่นวิทยุโดยตรง (ผู้ประเปียบนักวิทยุสมัครเล่น)
2) ใช้สายต่อไปยังอุปกรณ์ที่ต้องการควบคุม เช่น สวิทช์เครื่องปรับอากาศ
3) ให้สัญญาณออกลำโพงไปเข้าไมโครโฟนวิทยุรับส่ง เพื่อส่งคำสั่งผ่านคลื่นวิทยุ

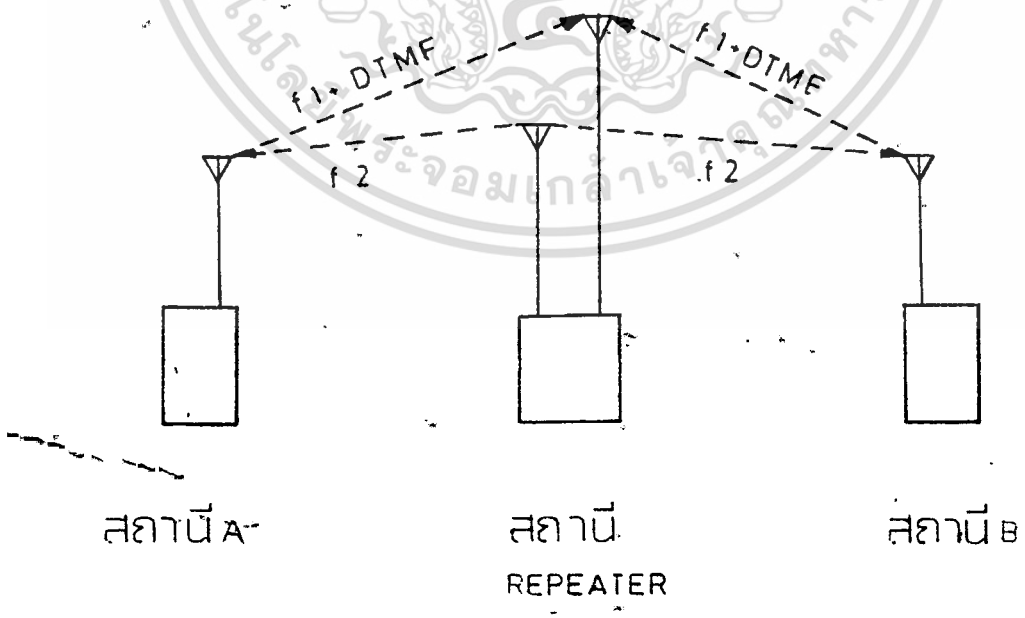
ภาพที่ 3. การใช้เครื่อง DTMF GENERATOR กับอุปกรณ์อื่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับรีพีทเตอร์

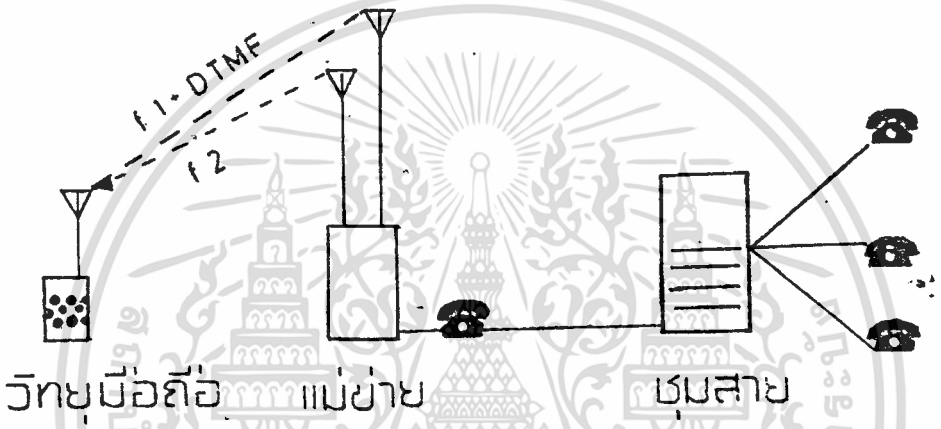
รีพีทเตอร์ (REPEATER) หรือสถานีทวนสัญญาณ เป็นตัวช่วยทำให้สามารถติดต่อสื่อสารทางวิทยุได้ไกลขึ้น รีพีทเตอร์นี้มักจะติดตั้งอยู่ในที่สูง ๆ หรืออยู่กึ่งกลางระหว่างสถานี 2 สถานี เพื่อถ่ายทอดสัญญาณให้ถึงกันได้อย่างชัดเจน เมื่อสถานีใดทำการส่งสัญญาณ รีพีทเตอร์จะรับสัญญาณเข้ามาแล้วดีเทคเอาสัญญาณเสียงเข้าไปในภาคส่ง เพื่อส่งออกอากาศต่อไป ดังนั้นความถี่ทางภาครับและภาคส่งจึงเป็นชนิดต่างความถี่กัน เพราะจะต้องรับและส่งในเวลาเดียวกัน จะเห็นได้ว่า REPEATER มีความจำเป็นมากสำหรับการติดต่อสื่อสารในระยะทางไกล ๆ แต่บางครั้งก็เป็นการสิ้นเปลือง เมื่อทำการติดต่อสื่อสารกันภายในพื้นที่หรือระยะทางใกล้ ๆ เพราะเหตุว่ารีพีทเตอร์จะทำงานทุกครั้งเมื่อมีการส่งสัญญาณ จึงมีการนำเอาสัญญาณ DTMF เข้าไปใช้ในระบบรีพีทเตอร์ โดยให้ผู้ที่ทราบรหัส DTMF เท่านั้นที่สามารถใช้รีพีทเตอร์ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

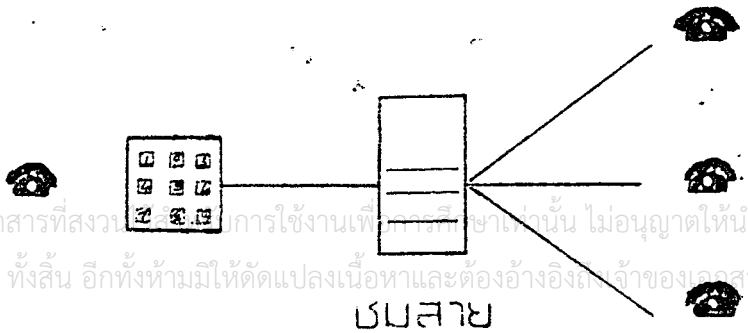
DTMF กับวิทยุมือถือ

วิทยุมือถือรุ่นใหม่ ๆ มักจะมี DTMF ประกอบอยู่ด้วย เป็นจุดที่ทำให้นักวิทยุสนใจกันมากและก็มีข้อสงสัยว่าใช้เป็นโทรศัพท์ได้หรือเปล่า อยากจะเรียนให้ทราบว่าถ้าเป็นวิทยุมือถือตัวเดียวโดด ๆ มักใช้ไม่ได้ต้องมีแม่ข่ายรับสัญญาณวิทยุซึ่งผสมไปกับสัญญาณ DTMF แล้วไปแปลงเข้ากับระบบโทรศัพท์ ส่งไปตามสายโทรศัพท์อีกทีหนึ่ง



DTMF กับระบบโทรศัพท์

ระบบโทรศัพท์โดยทั่ว ๆ ไป จะส่งสัญญาณ DTMF ไปตามสายโทรศัพท์ซึ่งจะต้องต่อเข้าไปยังชุมสายโทรศัพท์ ที่ชุมสายฯ จะมีวงจรถอดรหัส (DECODER) และจะต่อสายตามหมายเลขโดยอัตโนมัติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROJECT มีความก้าวหน้า ดังนี้

1. ได้ทำการทดลองวิทยุรับส่ง ย่าน CB
2. ได้จัดหาชุด DTMF DECODER แล้ว ส่วนทางด้าน ENCODER ยังหาไม่ได้

ผลการทดลอง

ได้ทำการทดลองวิทยุรับส่ง ย่าน 27 MHZ ซึ่งผลเป็นที่น่าพอใจ แต่ยังไม่ได้ทำการ MOD DTMF ลงไป เนื่องจากทาง ENCODE ยังหาซื้ออุปกรณ์ไม่ได้ ฉะนั้นทางด้าน DECODE ที่เตรียมอุปกรณ์ไว้จึงไม่สามารถรับได้

PROJECT II ที่จะทำต่อไป

1. นำสัญญาณ DTMF MOD เข้าวิทยุรับส่ง
2. จะทำการเปลี่ยน #IC ทางด้าน DECODE เพื่อความกระทัดรัด โดยใช้ IC เบอร์ใหม่กว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROJECT 2

ขั้นตอนการเปลี่ยนแปลงจาก PROJECT 1

1) สัญญาณ DTMF ที่จะนำมา MODULATION กับ CARIER นั้น ได้ทำการเปลี่ยนจากคลื่นความถี่ย่าน CB.27 MHZ เป็นสัญญาณ FM เนื่องจากสัญญาณความถี่ 27 MHZเป็นการ MOD แบบ AM ซึ่งยากต่อการ DECODE เป็นอย่างมาก จึงได้ทำการเปลี่ยนสัญญาณการ MOD เป็นแบบ FM

2) อุปกรณ์ทางด้าน DECODE ได้ทำการเปลี่ยนจาก IC เบอร์ 567 ซึ่งเป็น PHASE LOCK LOOP เป็น IC เบอร์ MT8870 ซึ่งง่ายต่อการปฏิบัติเป็นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

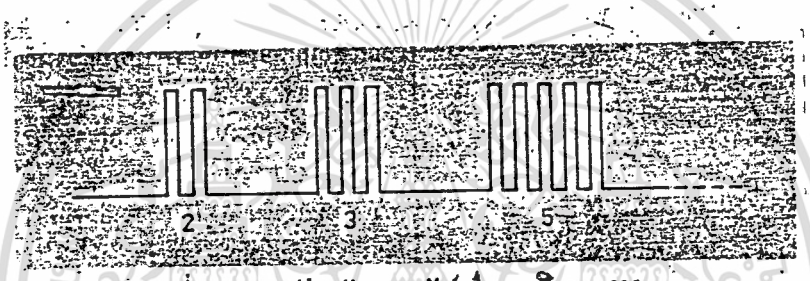
009618

BLOCK DIAGRAM

แสดงการทำงาน
โดย LED

ความรู้เบื้องต้นเกี่ยวกับสัญญาณโทรศัพท์

เมื่อก่อนเราจะคุ้นเคยกับโทรศัพท์ที่มีไดอัล (จาน) หมุนหมายเลข ซึ่งใช้วิธีการตัดไฟให้ออกมาเป็นห้วง หรือที่เรียกว่า ระบบส่งสัญญาณพัลส์ (Pulse) จะไม่มีการขยายคู่สายเพิ่มอีกแล้ว แต่จะเพิ่มคู่สายระบบใหม่ที่มีการส่งออกไปเป็นความถี่ (touch tone) และในปัจจุบันโทรศัพท์แบบกดปุ่ม ได้เป็นที่นิยมใช้กันอย่างกว้างขวาง แม้แต่เครื่องระบบเก่าก็ต้องหันมาใช้ปุ่มกดแทนจานหมุน ซึ่งเรารู้จักกันในนามโทรศัพท์แบบทัชพัลส์ (touch pulse) โดยแบบทัชพัลส์นี้จะให้ความเร็วในการติดต่อมากกว่าแบบไดอัลหมุนถึง 3 เท่าเป็นอย่างน้อย



รูปที่ 1 แสดงรูปร่างสัญญาณพัลส์เมื่อกดหมายเลข 235....

ทัชพัลส์ แม้รูปร่างหน้าตามันจะเหมือนกับระบบใหม่ที่เราเรียกว่า "ทัช โทน" แต่ทั้ง 2 อย่างนี้จะนำมาใช้แทนกันไม่ได้ เพราะแบบทัชพัลส์ทำงานด้วยหลักการสร้างพัลส์ตามหมายเลขเหมือนอย่างการทำงานของระบบหมุนเมื่อก่อน แต่ระบบทัชโทนทำงานด้วยการผลิตความถี่

หลักการของโทรศัพท์แบบทัชพัลส์คือ ใช้วิธีเข้ารหัสหมายเลข (encoder) โดยรับข้อมูลมาจากแป้นกดหรือคีย์บอร์ดวงจรภายในไอซีทำหน้าที่เข้ารหัสหมายเลข จะทำหน้าที่จำหมายเลขข้อมูลแต่ละครั้งที่เรากดแล้วส่งไปให้วงจรออสซิลเลเตอร์สร้างพัลส์ส่งออกไป อย่างเช่นเรากดหมายเลข 235 ... เมื่อผ่านการเข้ารหัสและออสซิลเลเตอร์ส่งออกมาทางเอาต์พุตแล้วก็จะได้สัญญาณดังรูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แป้นกดโทรศัพท์

แต่จานบินที่กำลังพูดต่อไปนี้เป็นเครื่องรับโทรศัพท์ระบบทัชโทน ซึ่งระบบนี้จะส่งรหัสออกไปเป็นความถี่หรือที่คำเต็มตามภาษาวิชาการเขาเรียกว่า Dual Tone Multi Frequency Dialing หรือ DTMF โดยการส่งหมายเลขหนึ่งหมายเลขใด จะประกอบไปด้วยโทนเสียง 2 ความถี่ด้วยกัน คือ ความถี่สูงและความถี่ต่ำ ถ้าเราสังเกตแผงกดปุ่ม (คีย์บอร์ด) เราจะพบว่าหมายเลข 1,4,7 และอยู่คอลัมน์ที่ 1 โดยมีหมายเลข 1,2 และ 3 เป็นโรว์ที่ 1 ดังแสดงคอลัมน์และโรว์ต่าง ๆ ไว้ในรูปที่ 2 ตัวเลขแต่ละตัวเป็นการพบกันของความถี่ทางโรว์ (ความถี่ต่ำ) กับความถี่ทางคอลัมน์ (ความถี่สูง) ตามตารางที่ 1

ตารางที่ 1 แสดงการแบ่งกลุ่มความถี่เรียงเหมือนคีย์บอร์ด

ความถี่สูง / ความถี่ต่ำ	คอลัมน์ 1 1209 Hz	คอลัมน์ 2 1336 Hz	คอลัมน์ 3 1477 Hz	คอลัมน์ 4 1633 Hz
โรว์ 1/679 Hz	1	2	3	สำรอง A
โรว์ 2/770 Hz	4	5	6	สำรอง B
โรว์ 3/852 Hz	7	8	9	สำรอง C
โรว์ 4/941 Hz	*	0	#	สำรอง D

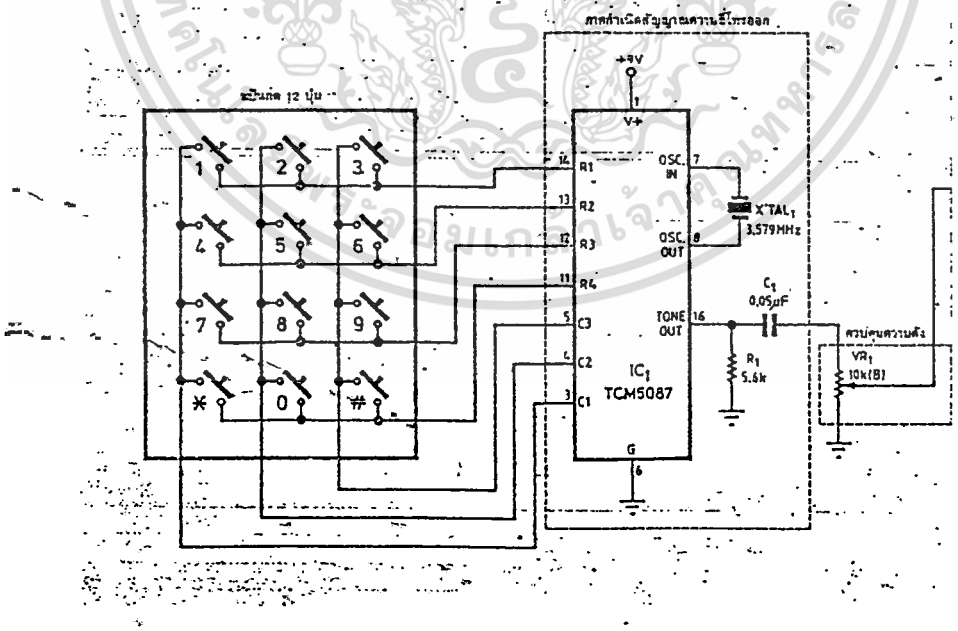
จากตารางที่ 1 กลุ่มความถี่ที่มีความถี่ 4 โรว์และ 4 คอลัมน์ ทำให้พบว่าจริง ๆ แล้วหน้าปัดหรือปุ่มกดสามารถมีได้ถึง 16 ปุ่ม ไม่ใช่มีแค่ 12 ปุ่ม อย่างที่เราใช้ ๆ กัน เพียงแต่ความถี่ในคอลัมน์ที่ 4 นั้น เรายังสำรองไว้เพื่อการขยายไปใช้อย่างอื่นในโอกาสต่อไป (ปัจจุบันหลายประเทศเริ่มใช้กันแล้ว) อย่างเช่น หมายเลข 1 ประกอบไปด้วยความถี่ 697 Hz กับ 1209 Hz หรือหมายเลข 0 ประกอบด้วยความถี่ 941 Hz กับความถี่ 1336 Hz เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และไม่อนุญาตให้ดัดแปลงเนื้อหา รวมทั้งไม่อนุญาตให้นำไปใช้

การทำงานของวงจร

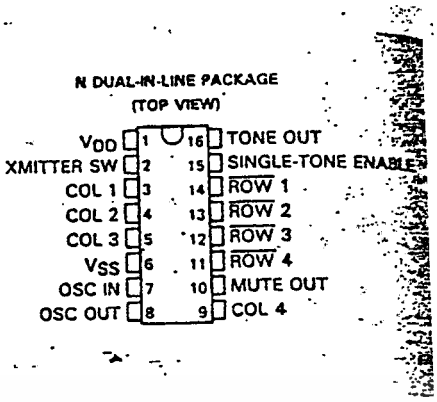
ลองมาดูวงจรจริง จากในรูปที่ 2 จะเห็นเส้นประล้อมรอบแต่ละส่วนของวงจรอยู่เพื่อให้แยกภาคของการทำงานได้ง่ายขึ้น และสะดวกต่อการแก้ไขดัดแปลงด้วย ส่วนแรกที่เป็นหัวใจของวงจรนี้เลยก็คือ ภาคกำเนิดสัญญาณความถี่โทรออก ซึ่งก็ทำหน้าที่โดย IC1 เบอร์ TCM5087 ตามที่ได้กล่าวไว้ในตอนต้น IC1 จะทำหน้าที่ผลิตความถี่ออกมา ครั้งละ 2 ความถี่พร้อมกัน ตามแต่ตำแหน่งการกดของปุ่มที่แป้นโทรศัพท์

จากรูป จะเห็นว่า แต่ละขาของแป้นโทรศัพท์จะถูกต่ออยู่กับ IC1 ตรงตามตำแหน่ง R1-R4(R มาจาก ROW แปลว่าแถวแนวนอนไม่ใช่ตัวต้านทาน) และ C1-C3(C มาจาก COLUMN แปลว่าแถวในแนวตั้งไม่ใช่ตัวเก็บประจุ) ที่แต่ละจุดก็จะมีความถี่ประจำอยู่ เมื่อกดปุ่มใดปุ่มหนึ่งก็จะสังเกตเห็นว่าเป็นการลัดวงจร R ใด R หนึ่งเข้ากับ C ใด C หนึ่งนั่นเอง ความถี่ที่ได้ออกทางเอาต์พุตก็จะเป็นความถี่ของทั้ง 2 จุดนั้น โดยที่ความถี่ประจำจุดกำหนดไว้เป็นมาตรฐานดังนี้ (หน่วยเป็นเฮิรตซ์)



วงจร DTMF DECODER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



TCM 5087

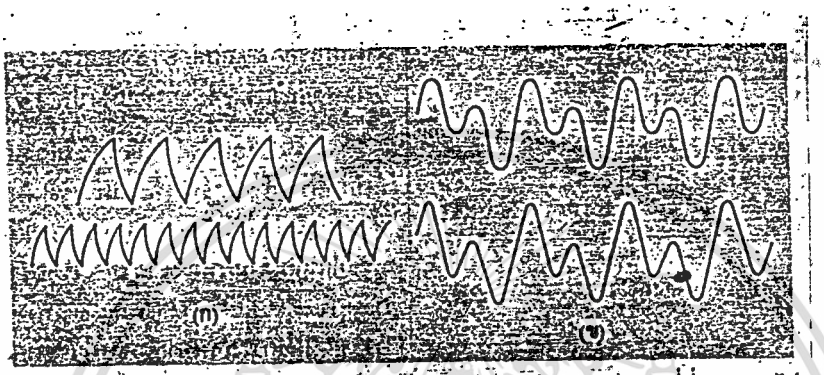
R1	= 697	C1	= 1209
R2	= 770	C2	= 1336
R3	= 852	C3	= 1477
R4	= 941	C4	= 1633

จะเห็นได้ว่ามี C4 เพิ่มขึ้นมาอีกด้วย ความจริงไม่ได้เพิ่ม ขานี้มีอยู่แล้วในไอซี แต่เพราะวงจรนี้ไม่ได้ใช้ขานี้ก็เลยต้องพักเอาไว้เฉย ๆ (ขา 9) จากความถี่ที่กำหนดไว้นี้ เป็นมาตรฐานที่ควรจะต้องเป็น แต่เนื่องจากต้องการให้การจัดหาอุปกรณ์ในวงจรนี้ทำได้ง่าย จึงต้องยอมให้ความถี่ที่กำเนิดจากไอซีมีความผิดพลาดบ้าง เพราะความถี่ที่ได้จากไอซีไม่ว่าจะเป็นความถี่ใดก็ตาม จะต้องได้มาจากความถี่หลักจากคริสตอล X'tall ทั้งสิ้น และคริสตอลความถี่ที่หาได้ง่ายก็คือความถี่ 3.579545 เมกะเฮิรตซ์ ซึ่งเมื่อใส่เข้าไปแล้วก็จะได้ความถี่ที่เกือบตรงกับความถี่มาตรฐาน ความถี่ที่ได้ก็จะเป็นดังนี้ (หน่วยเป็นเฮิรตซ์)

R1	= 701.3	C1	= 1215.9
R2	= 771.4	C2	= 1331.7
R3	= 857.2	C3	= 1471.9
R4	= 935.1	C4	= 1645

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ที่ว่านี้จะถูกส่งไปกับคู่สายทั้งสองเส้นขององค์การโทรศัพท์ซึ่งถ้าใช้ออสซิลโลสโคปจับรูปร่าง ของสัญญาโทนเสียงที่ออกไปเราจะได้รูปคลื่นทางจอภาพดังรูปที่ 3

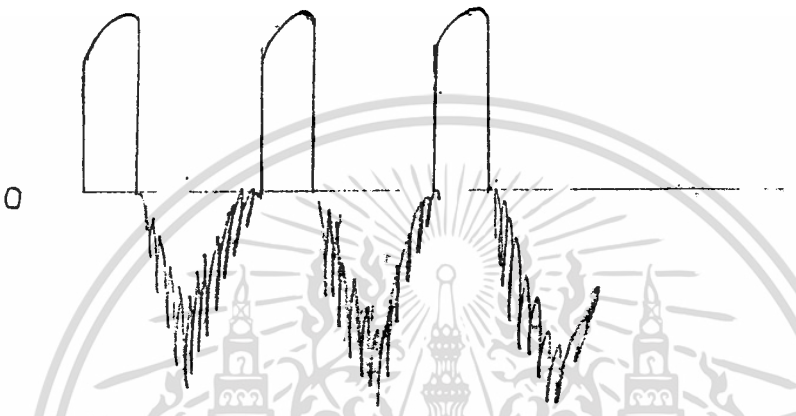


รูปที่ 3 ก. แสดงรูปคลื่นสัญญาณทางโรว์และคอลัมน์และรูป ข. แสดงความถี่ที่ผสมออกไป

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



รูปสัญญาณที่วัดได้จาก input ของตัว Decoder

สัญญาณที่ออกจาก Decoder ที่ขา Q1-Q4 มีค่า 0.1 Vp-pในกรณีที่อยู่สภาวะ Hight

สัญญาณที่ออกจาก IC TTL ก่อนเข้า LED มีค่า = 2.2 Vp-p ในขณะที่อยู่สภาวะ Hight

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MITEL®

ISO²-CMOS MT8870 Integrated DTMF Receiver

9161-002-031-NA ISSUE 2 January 1985

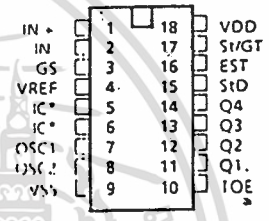
Features

- Complete DTMF receiver
- Low power consumption
- Internal gain setting amplifer
- Adjustable guard time
- Central Office Quality

Applications

- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote Control
- Personal Computers

Pin Connections



*Connect to VSS

Ordering Information

MT8870E 18 PIN PLASTIC
MT8870C 18 PIN CERDIP

Description

The MT8870 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions, fabricated in Mitel's double poly ISO²-CMOS technology. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched 3-state bus interface.

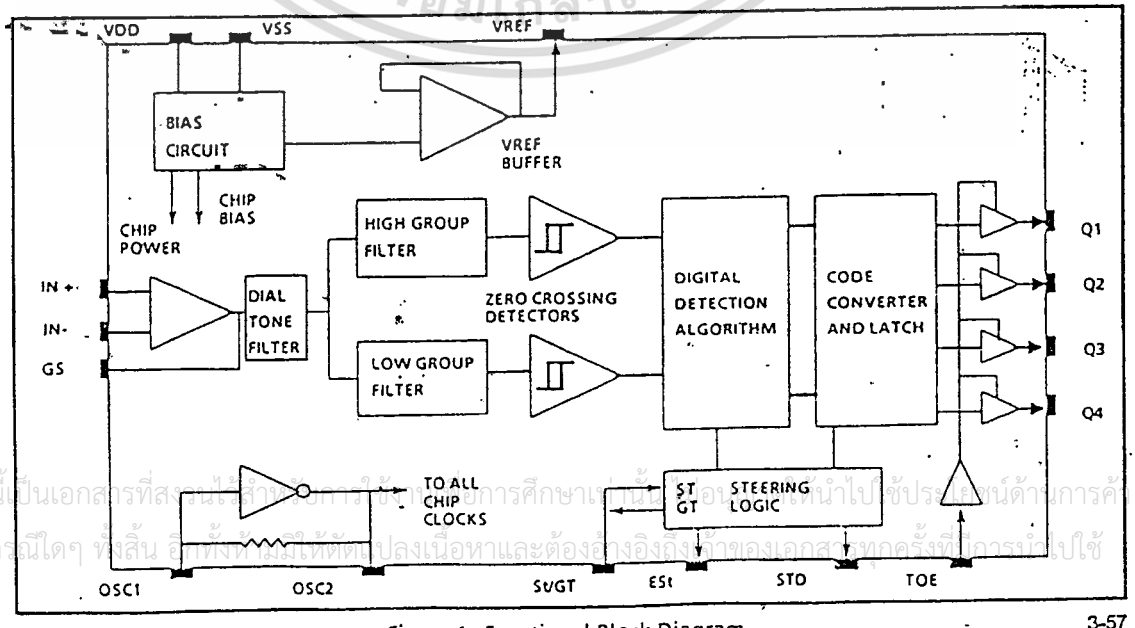


Figure 1. Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics† - Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms	see Figure 3
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	see Figure 3
3		Tone duration accept	t_{REC}			40	ms	User-adjustable
4		Tone duration reject	t_{REC}	20			ms	User adjustable
5		Interdigit pause accept	t_{ID}			40	ms	User adjustable
6		Interdigit pause reject	t_{DO}	20			ms	User adjustable
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	µs	TOE = V_{DD}
8		Propagation delay (St to StD)	t_{PStD}		12		µs	TOE = V_{DD}
9		Output data set up (Q to StD)	t_{QStD}		3.4		µs	TOE = V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	RL = 10KΩ CL = 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	RL = 10KΩ CL = 50 pF
26	CLOCK	Crystal /clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
27		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
28		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
29		Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
30		Capacitive load (OSC2)	C_{LO}			30	pF	

†V_{DD} = 5V, V_{SS} = 0V T_A = 25°C and f_C = 3.579545 MHz, using test circuit in Figure 2.
‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

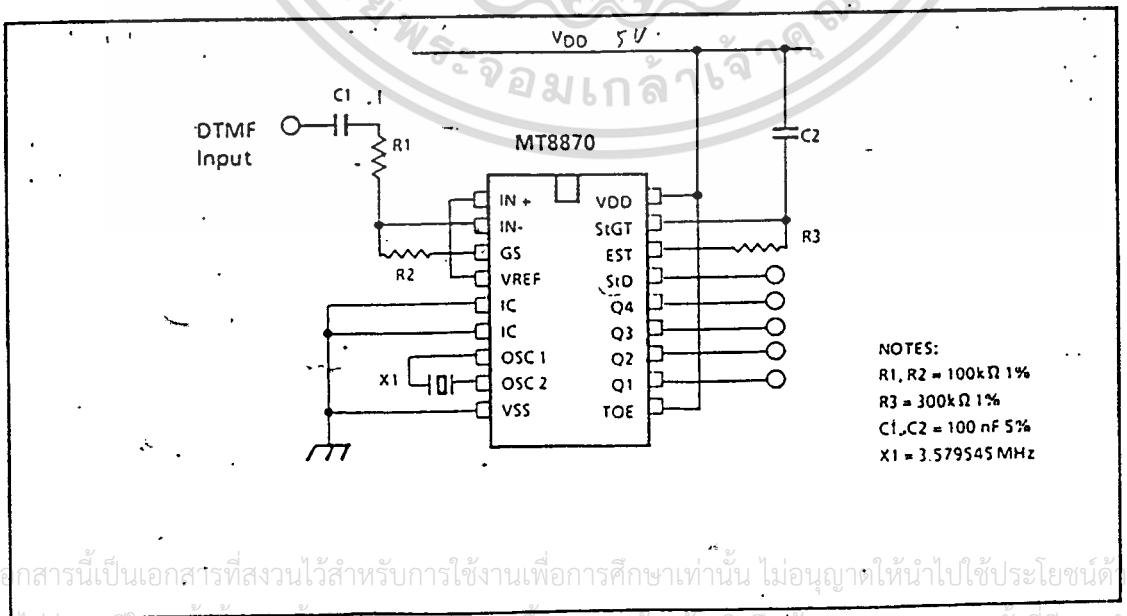


Figure 2. Single Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

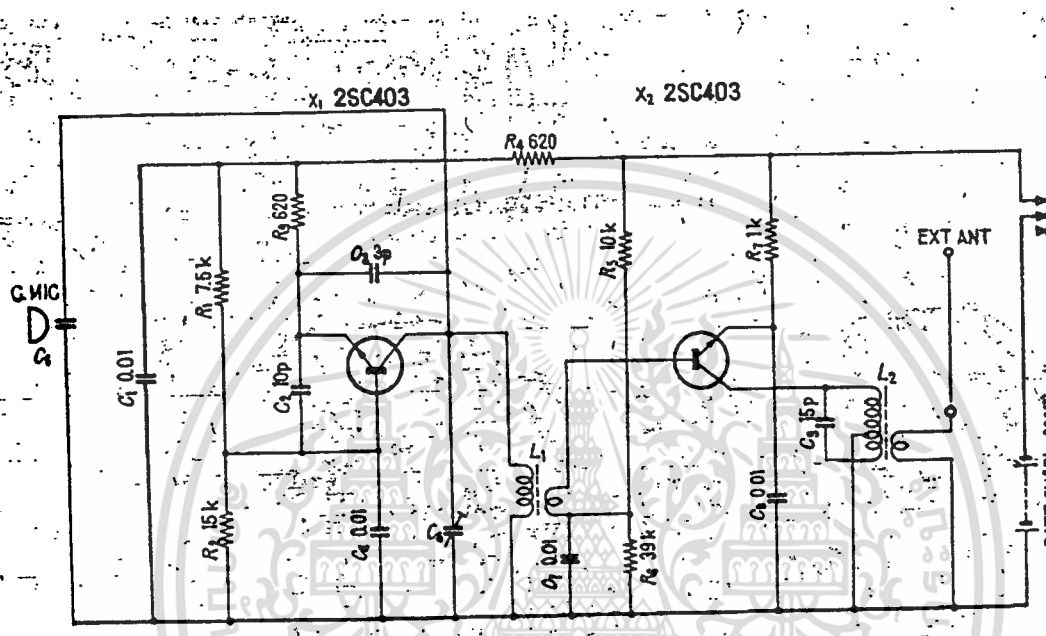
F_{LOW}	F_{HIGH}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

L = LOGIC LOW, H = LOGIC HIGH, Z = HIGH IMEDANCE

Figure 5. Functional Decode Table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเครื่องส่ง



F.M. Wireless mic.

88-108 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5-6

5416/7416 Hex Inverter Buffer/Driver with Open-Collector High-Voltage Output

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL		
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Pac C	P
T.I.																SN5416	J①			W①			
																SN7416	J①	N①					
FAIRCHILD																FM5416/FM9N16	D①			F①			
																FC7416/FC9N16	D①	P①					
MOTOROLA																SN7416		P①					
N.S.C.																DM5416	J①	N①		W①			
																DM7416	J①	N①					
PHILIPS																FJH321/7405-S1		①					
SIGNETICS																S5416	F①	A①		W①			
																N7416	F①	A①					
SIEMENS																FLH481T		①					
FUJITSU																							
HITACHI																HD7416	①	P①					
MITSUBISHI																M7416		P①					
NEC																							
TOSHIBA																TD7416		P①					

Electrical Characteristics SN5416/SN7416

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54'	−55°C to 125°C
Input voltage	5.5V		SN74'	0°C to 70°C
Off-state (high-level) voltage applied to open-collector outputs	15V	Storage temperature range		−65°C to 150°C

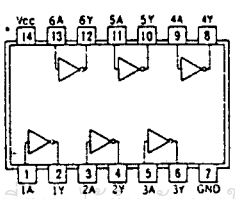
recommended operating conditions

	SN5416 MIN	NOM	MAX	SN7416 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V_{OH}			15			15	V
Low-level output current, I_{OL}			30			40	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

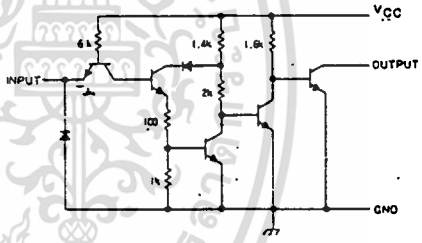
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−12mA				−1.5	V
I_{OH}	High-level output current	V_{CC}=MIN, V_{IL}=V_{IL} max, V_{OH}=MAX				250	μA
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=16mA				0.4	V
		V_{CC}=MIN, V_{IH}=2V, I_{OL}=MAX				0.7	
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=5.5V				1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.4V				40	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−1.6	mA
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		30	48	mA
I_{CCL}	Supply current		Total, outputs low		32	51	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		5.17		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C,			10	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L=15pF, R_L=110Ω			15	23	ns

Pin Assignment (Top View)



positive logic:
$Y = \overline{A}$

Schematic (each gate)



'16 CIRCUIT

Resistor values shown are nominal and in ohms.

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC}=5V, T_A=25°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

59

5421/7421 Dual 4-Input Positive-AND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.						SN54H21	J①		-	W②	SN54LS21	J①			W①									
						SN74H21	J①	N①			SN74LS21	J①	N①											
FAIRCHILD						MF54H21/FM9H21	D①			F②	FN54LS21/FW9LS21	D①			F①									
						FC74H21/FC9H21	D②	P②			FC74LS21/FC9LS21	D②	P②		F①									
MOTOROLA						MC3111	L①			F②														
						MC3011	L①	P①		F①	SN74LS21		P①											
N.S.C.						DM54H21	J①	N①			DM54LS21		①											
						DM74H21	J①	N①			DM74LS21		①											
PHILIPS						N74H21		①			N74LS21		①			N7421		①						
SIGNETICS						S54H21	F①	A①		W②														
						S74H21	F①	A①			N74LS21		A①			N7421		A①						
SIEMENS																								
FUJITSU						MB614		①	M①		74LS21		M①											
HITACHI											HD74LS21		P①											
MITSUBISHI											M53LS21		P①											
NEC						μPB216	D①	C①																
TOSHIBA																TD3421A		P①						

Electrical Characteristics SN54LS21/SN74LS21

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54H'	−55°C to 125°C
Input voltage	7V		SN74H'	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

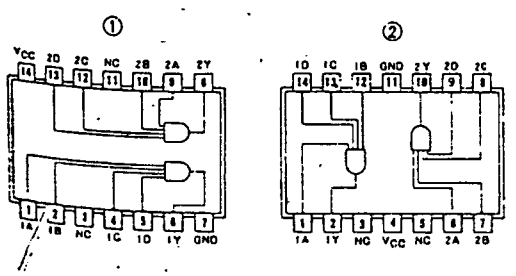
recommended operating conditions

	SN54LS21 MIN	NOM	MAX	SN74LS21 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

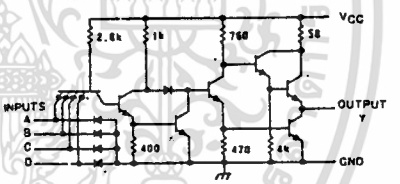
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN,	I_I=−18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, I_{OH}=MAX	V_{IH}=2V,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, I_{OL}=4mA	V_{IL}=V_{IL} max,		0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX,	V_I=7V			0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX,	V_{IH}=2.7V			20	μA
I_{IL}	Low-level input current	V_{CC}=MAX,	V_{IL}=0.4V			−0.4	mA
I_{OS}	Short circuit output current ◆	V_{CC}=MAX,		−20		−100	mA
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		1.2	2.4	mA
I_{CCL}	Supply current		Total, outputs low		2.2	4.4	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50%duty cycle)		0.85		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, C_L=15PE,	T_A=25°C, R_L=2kΩ		8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	20	ns

Pin Assignments (Top View)

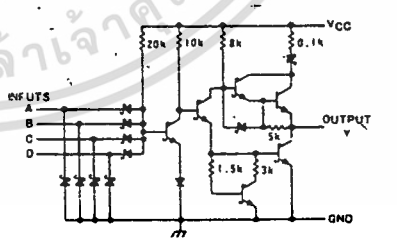


positive logic :
Y=ABCD NC=No internal connection

Schematics (each gate)



'H21 CIRCUIT



'LS21 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time, and for SN54H' and SN74H' duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่จัดทำไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
และห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. เครื่องรับส่ง เล่ม 1, บรรเจิด ตันติกัลยาภรณ์ หน้า 16-17
2. คู่มือ IC TTL , บริษัท ซีเอ็ดยูเคชั่น จำกัด, หน้า 56 และ 59
3. เซมิคอนดัคเตอร์ อิเลคทรอนิคส์ บริษัท ซีเอ็ยูเคชั่น จำกัด ฉบับที่ 81, หน้า
4. 100 วัตต์, รีโมทคอนโทรล ฉบับที่ 13 หน้า 31-32
5. 100 วัตต์, รีโมทคอนโทรล ฉบับที่ 14 หน้า 39-40
6. 100 วัตต์, รีโมทคอนโทรล ฉบับที่ 15 หน้า 62-64
7. 100 วัตต์, รีโมทคอนโทรล ฉบับที่ 16 หน้า 41-43

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MITEL®

ISO2-CMOS MT8870
Integrated DTMF Receiver

9161-002-031-NA ISSUE 2 January 1985

Features

- Complete DTMF receiver
- Low power consumption
- Internal gain setting amplifer
- Adjustable guard time
- Central Office Quality

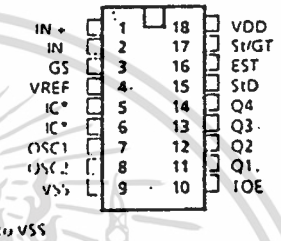
Applications

- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote Control
- Personal Computers

Description

The MT8870 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions, fabricated in Mitel's double poly ISO²-CMOS technology. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched 3-state bus interface.

Pin Connections



*connect to VSS

Ordering Information

MT8870BE 18 PIN PLASTIC
MT8870BC 18 PIN CERDIP

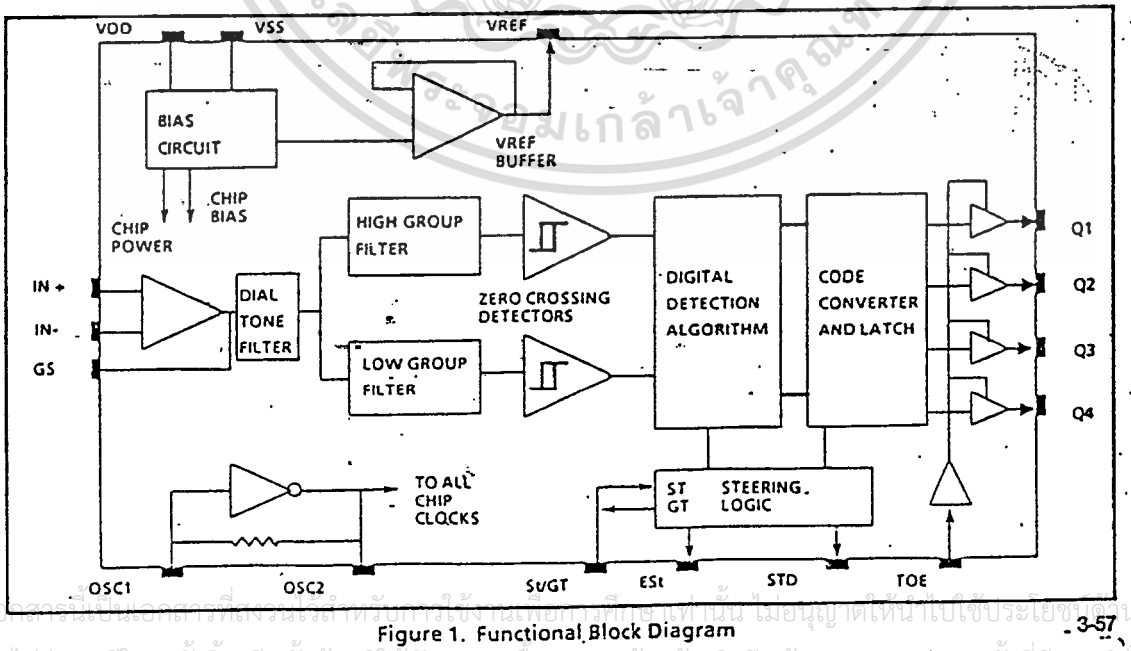


Figure 1. Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings†

	Parameter	Symbol	Min	Max	Units
1	Power supply voltage V_{DD}-V_{SS}			6	V
2	Voltage on any pin		V_{SS}-0.3	V_{DD} + 0.3	V
3	Current at any pin			10	mA
4	Operating temperature		-40	+ 85	°C
5	Storage temperature		-65	+ 150	°C
6	Package power dissipation			1000	mW

† Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.
Derate above 75 °C at 16 mW / °C All leads soldered to board.

DC Electrical Characteristics

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions†
1	SUPPLY	Operating supply voltage		4.75	5.0	5.25	V	
2		Operating supply current	I_{DD}		3.0	9.0	mA	
3		Power consumption	P_D		15	45	mW	f = 3.58MHz; V_{DD} = 5V
4	INPUTS	High level input	V_{IH}	3.5			V	
5		Low level input voltage	V_{IL}			1.5	V	
6		Input leakage current	I_{IH}/I_{IL}		0.1		μA	V_{IN} = V_{SS} or V_{DD}
7		Pull up (source) current	I_{SO}		7.5	15	μA	TOE (pin 10) = 0V
8		Input impedance (IN+, IN-)	R_{IN}		10		MΩ	@ 1kHz
9		Steering threshold voltage	V_{T-t}	2.2		2.5	V	
10	OUTPUTS	Low level output voltage	V_{OL}			0.03	V	No load
11		High level output voltage	V_{OH}	4.97			V	No load
12		Output low (sink) current	I_{OL}	1	2.5		mA	V_{OUT} = 0.4V
13		Output high (source) current	I_{OH}	0.4	0.8		mA	V_{OUT} = 4.6V
14		V_{Ref} output voltage	V_{Ref}	2.4		2.8	V	No load
15		V_{Ref} output resistance	R_{OR}		10		KΩ	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.
V_{DD} = 5V ± 5%; V_{SS} = 0V. Voltages are with respect to ground (V_{SS}) unless otherwise stated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operating Characteristics† - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

Gain Setting Amplifier

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Input leakage current	I_{IN}		100		nA	$V_{SS} \le V_{IN} \le V_{DD}$
2	Input resistance	R_{IN}		10		MΩ	
3	Input offset voltage	V_{OS}		25		mV	
4	Power suply rejection	PSRR		60		dB	1 KHz
5	Common mode rejection	CMRR		60		dB	-3.0V ≤ V_{IN} ≤ 3.0V
6	DC open loop voltage gain	A_{VOL}		65		dB	
7	Open loop unity gain bandwidth	f_C		1.5		MHz	
8	Output voltage swing	V_O		4.5		V_{pp}	$R_L \ge 100K\Omega$ to V_{SS}
9	Maximum capacitive load (GS)	C_L		100		pF	
10	Maximum resistive load (GS)	R_L		50		KΩ	
11	Common mode range	V_{CM}		3.0		V_{pp}	No Load

† V_{DD} = 5 V, V_{SS} = 0 V, T_A = 25° C

Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

AC Electrical Characteristics† - Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ†	Max	Units	Notes
1	SIGNAL CONDITIONS	Valid input signal levels (each tone of composite signal)		-29			dBm	1,2,3,5,6,9
				27.5			mV_{RMS}	1,2,3,5,6,9
						+1	dBm	1,2,3,5,6,9
						883	mV_{RMS}	1,2,3,5,6,9
2		Positive twist accept			10		dB	2,3,6,9
3		Negative twist accept			10		dB	2,3,6,9
4		Freq. deviation accept		± 1.5% ± 2Hz			Nom.	2,3,5,9
5		Freq. deviation reject		± 3.5%			Nom.	2,3,5,9
6		Third tone tolerance			-16		dB	2,3,4,5,9,10
7		Noise tolerance			-12		dB	2,3,4,5,7,9,10
8		Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

† V_{DD} = 5 V, V_{SS} = 0, T_A = 25°C and f_C = 3.579545 MHz using test circuit shown in Figure 2

NOTES

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ± 1.5% ± 2Hz.
7. Bandwidth limited (3KHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal
11. Referenced to the minimum valid accept level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics† -Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms	see Figure 3
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	see Figure 3
3		Tone duration accept	t_{REC}			40	ms	User-adjustable
4		Tone duration reject	t_{REC}	20			ms	User adjustable
5		Interdigit pause accept	t_{ID}			40	ms	User adjustable
6		Interdigit pause reject	t_{DO}	20			ms	User adjustable
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	µs	TOE = V_{DD}
8		Propagation delay (St to StD)	t_{PStD}		12		µs	TOE = V_{DD}
9		Output data set up (Q to StD)	t_{QStD}		3.4		µs	TOE = V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	RL = 10KΩ CL = 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	RL = 10KΩ CL = 50 pF
26	CLOCK	Crystal /clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
27		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
28		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
29		Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
30		Capacitive load (OSC2)	C_{LO}			30	pF	

†V_{DD} = 5V, V_{SS} = 0V, T_A = 25°C and f_C = 3.579545 MHz, using test circuit in Figure 2.
‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

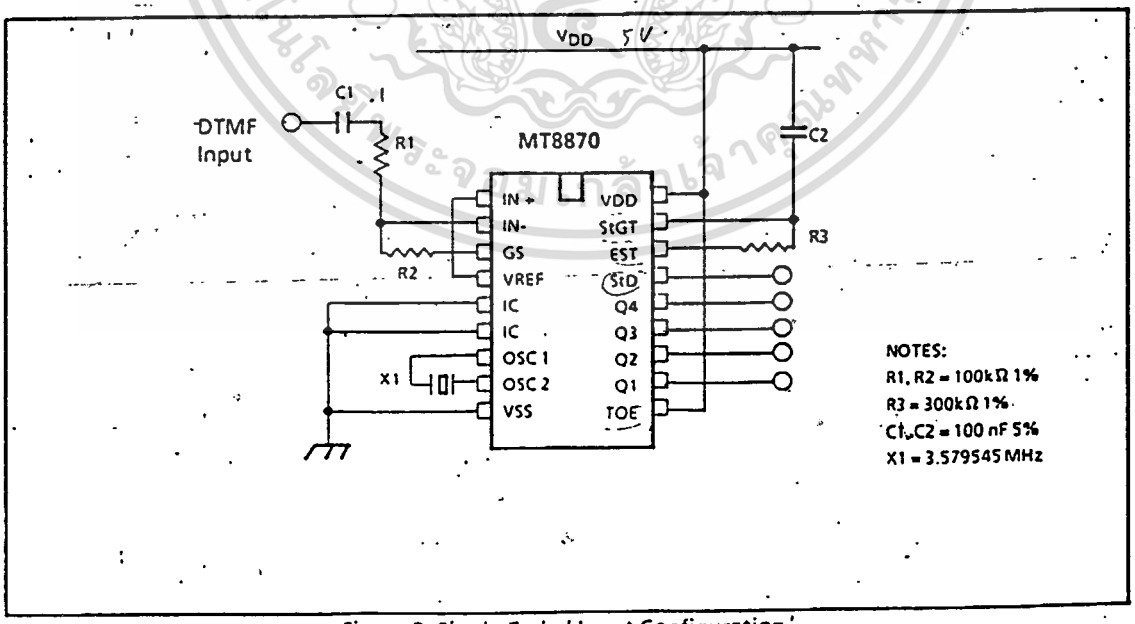


Figure 2. Single Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

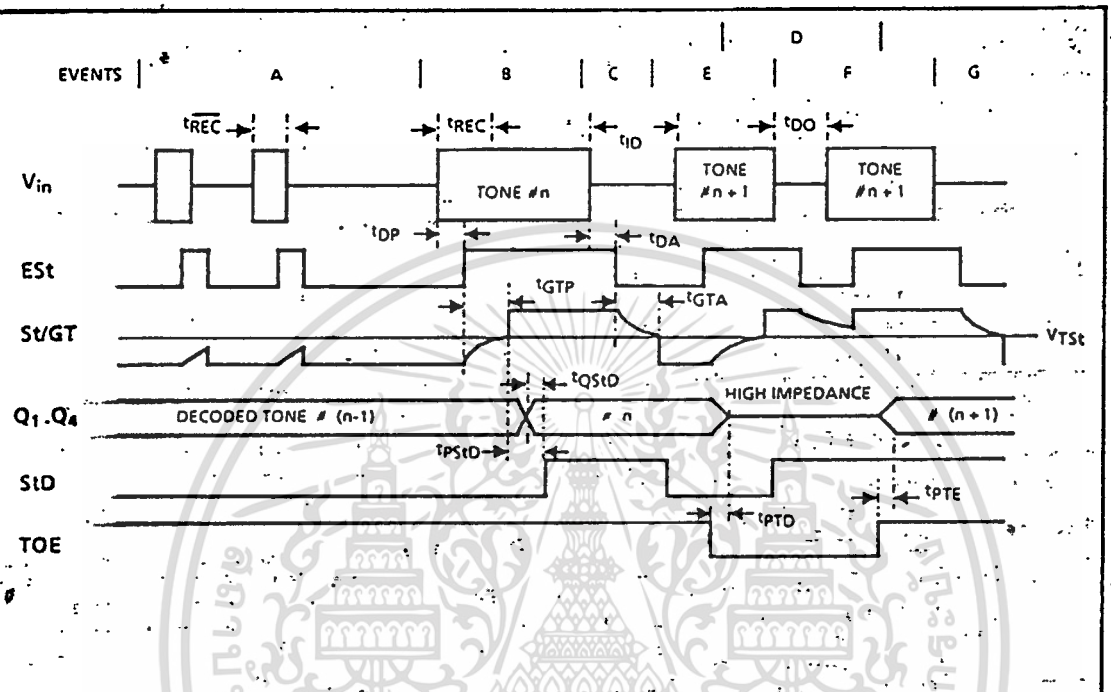
Pin #	Name	Description
1	IN +	Non-inverting op-amp input.
2	IN-	Inverting op-amp input.
3	GS	Gain select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V_{REF}	Reference voltage output, nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig.2).
5	IC	Internal connection. Must be tied to V_{SS}.
6	IC	Internal connection. Must be tied to V_{SS}.
7	OSC1	Clock input.
8	OSC2	Clock output. A 3.5795 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit.
9	V_{SS}	Negative power supply input.
10	TOE	3- state output enable (input). Logic high enables the outputs Q1-Q4. Internal pull up.
11-14	Q1-Q4	3-state data outputs. When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Fig. 5).
15	StD	Delayed steering output. Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/Gt falls below V_{TSt} 2.5 V.
16	ESt	Early steering output. Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
19	St/GT	Steering input/guard time output (bi-directional). A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	V_{DD}	Positive power supply input.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

Pin #	Name	Description
1	IN +	Non-inverting op-amp input.
2	IN-	Inverting op-amp input.
3	GS	Gain select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V_{REF}	Reference voltage output, nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig.2).
5	IC	Internal connection. Must be tied to V_{SS}.
6	IC	Internal connection. Must be tied to V_{SS}.
7	OSC1	Clock input.
8	OSC2	Clock output. A 3.5795 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit.
9	V_{SS}	Negative power supply input.
10	TOE	3- state output enable (input). Logic high enables the outputs Q1-Q4. Internal pull up.
11-14	Q1-Q4	3-state data outputs. When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Fig. 5).
15	StD	Delayed steering output. Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/Gt falls below V_{TSt} 2.5 V.
16	ESt	Early steering output. Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
19	St/GT	Steering input/guard time output (bi-directional). A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	V_{DD}	Positive power supply input.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



EXPLANATION OF EVENTS

A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED
B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE
D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE
E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE)
F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCED
G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE

EXPLANATION OF SYMBOLS

V_{in}	DTMF COMPOSITE INPUT SIGNAL.
ESt	EARLY STEERING OUTPUT. INDICATES DECTECTION OF VALID TONE FREQUENCIES.
St/GT	STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
Q_1-Q_4	4-BIT DECODED TONE OUTPUT
StD	DELAYED STEERING OUTPUT. INDICTES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSISTUTING A VALID SIGNAL.
TOE	TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
$t_{\overline{REC}}$	MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
t_{REC}	MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
t_{ID}	MINIMUM TIME BETWEEN VALID DTMF SIGNALS.
t_{DO}	MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
t_{DP}	TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS
t_{DA}	TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS
t_{GTP}	GUARD TIME, TONE PRESENT
t_{GTA}	GUARD TIME, TONE ABSENT

Figure 3. Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The MT8870 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which seperates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Seperation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor band pass filters, the band-widths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Fig. 4). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ESt) output will go to an active state. Any subsequent loss of signal condition will cause ESt to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v_c (see Fig. 6) to rise as the capacitor discharges.

Provided signal condition is maintained (ESt remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponing 4-bit code (see Fig. 5) into the output latch. At this point the GT output is activated and drives v_c to VDD. GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to

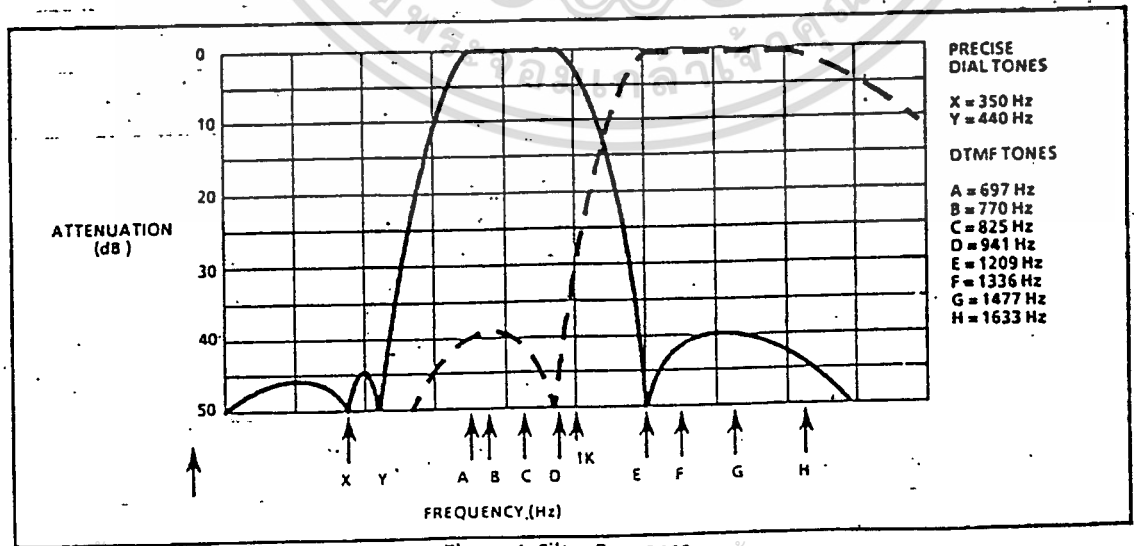


Figure 4. Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F_{LOW}	F_{HIGH}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

L = LOGIC LOW, H = LOGIC HIGH, Z = HIGH-IMEDANCE

Figure 5. Functional Decode Table

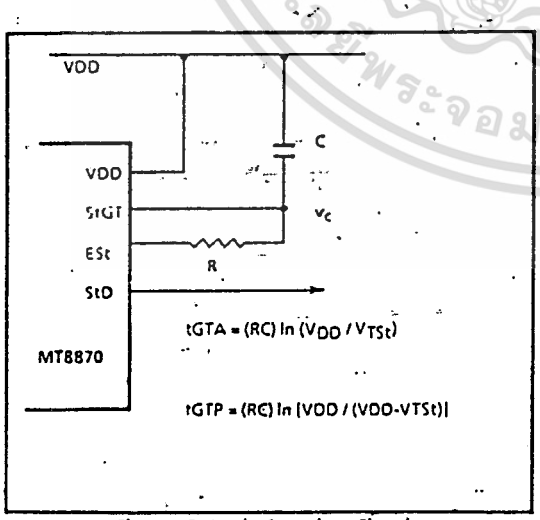


Figure 6. Basic Steering Circuit

validate the interdigit pause between signals. Thus, as well as rejecting signals too short too be considered valid, the receiver will tolerate signal interruptions (drop out) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Fig. 6 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$
$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see table) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independantly the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast aquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 7

Differential Input Configuration

The input arrangement of the MT8870 provides a differential-input operational amplifier as well as a bias source(V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Fig. 2 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Fig. 8 shows the differential configuration, which permits the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

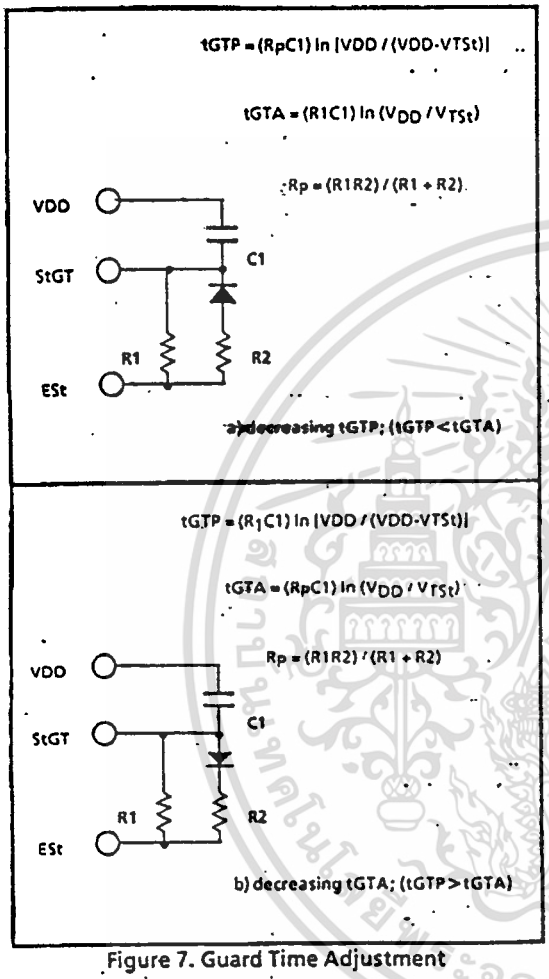


Figure 7. Guard Time Adjustment

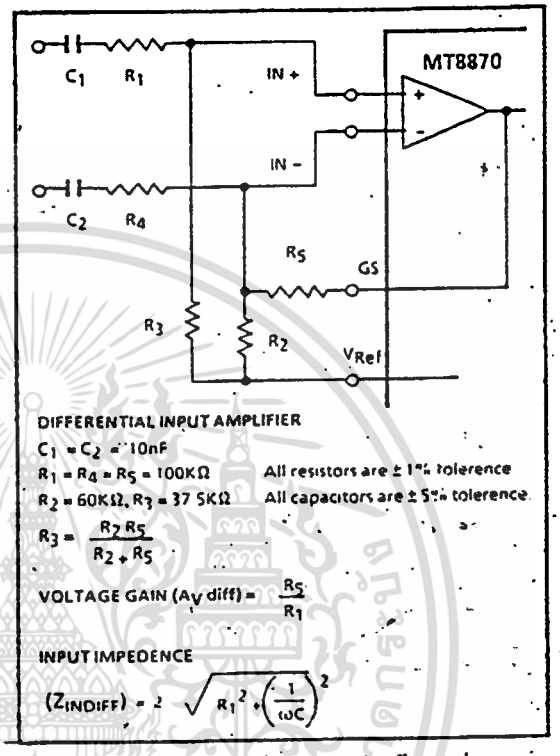


Figure 8. Differential Input Configuration

adjustment of gain with the feedback resistor R_S.

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.58 MHz crystal and is normally connected as shown in Figure 2 (Single Ended Input Configuration). However, it is possible to configure several MT8870 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Fig. 9 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, ie; precision balancing capacitors are not required.

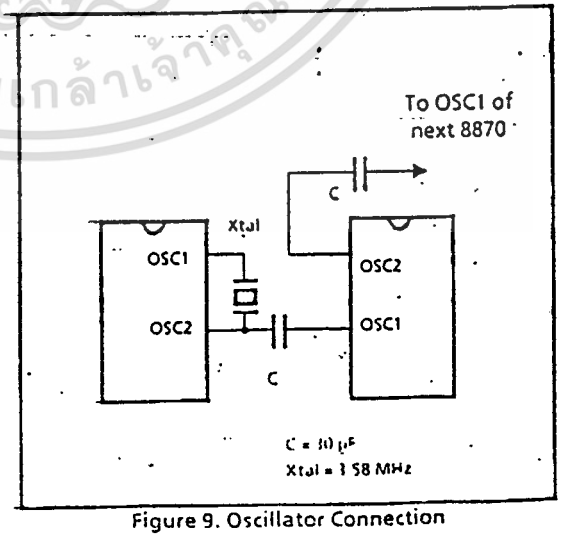


Figure 9. Oscillator Connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้