ปริ้นท์เตอร์บัฟเฟอร์
PRINTER BUFFER

โดย

นายเกียรติ อินทรสุริยวงษ์

นายคงศักดิ์ คำเสงี่ยม

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

009596

หัวข้อปริญญานิพนธ์ ปริ้นเตอร์ บัฟเฟอร์

โดย นาย เกียรติ อินทรสุริยวงษ์
นาย คงศักดิ์ คำเสงี่ยม

ภาควิชา เทคนิคอุตสาหกรรม

อาจารย์ที่ปรึกษา อาจารย์ ชวลิต เบญจางคประเสริฐ

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

..... อาจารย์ที่ปรึกษา
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริ้นท์เตอร์บัฟเฟอร์

นาย เกียรติ อินทรสุริยวงษ์ รหัส 33.131202

นาย คงศักดิ์ คำเสงี่ยม รหัส 33.131203

อาจารย์ ชวลิต เบญจางคประเสริฐ อาจารย์ที่ปรึกษา

ปีการศึกษา 2534

บทคัดย่อ

ในปัจจุบันมีการใช้ computer ในการปฏิบัติงานมากขึ้น ซึ่งต้องการความรวดเร็ว ดังนั้นอุปกรณ์ที่ใช้กับ computer จึงมีบทบาทสำคัญไปด้วยอย่างเช่น printer เป็นต้น และเพื่อความรวดเร็วในการส่งข้อมูลจาก computer ไปพิมพ์ยัง printer และบางครั้งมี computer หลายตัว แต่มี printer น้อยกว่า computer ทำให้เสียเวลาในการสลับสายระหว่าง printer กับ computer จึงมีอุปกรณ์ที่อำนวยความสะดวกในการทำงานในเรื่องนี้ ซึ่งมีชื่อว่า "printer buffer"

โดย printer buffer จะจัดการเกี่ยวกับการรับข้อมูลที่ส่งมาจาก computer หลาย ๆ ตัวเข้ามาเก็บใน buffer memory ซึ่งเป็นหน่วยความจำขนาดใหญ่ จากนั้นในเวลาเดียวกัน printer buffer ก็จะทำการส่งข้อมูลที่เก็บใน buffer memory นั้นไปยัง printer ที่ต้องการจะส่งไป โดยที่หน้าปัทม์ของ printer buffer นี้จะมี key เลือกว่าข้อมูลจาก computer ตัวนั้นจะส่งข้อมูลไปพิมพ์ที่ printer ตัวใด และถ้า computer หลายตัวมีการเลือก printer ที่จะส่งข้อมูลไปพิมพ์ร่วมกัน จะมีการพักข้อมูลเพื่อรอการส่ง

จากปริญญานิพนธ์ที่สร้างขึ้นประกอบด้วยส่วนคุณลักษณะดังต่อไปนี้

1. สามารถส่งข้อมูลจาก computer ได้ 4 เครื่อง และสามารถต่อกับ printer ได้ 2 เครื่อง โดยสามารถรับส่งข้อมูลได้ในเวลาเดียวกัน

2. computer ทั้ง 4 เครื่องสามารถที่จะเลือกส่งข้อมูลไปยัง printer เครื่องใดเครื่องหนึ่งได้โดยการเลือกที่ key [PRINTER SELECT] ซึ่งทำให้ไม่ต้องสลับสายระหว่าง printer กับ computer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. buffer memory ภายในมีขนาด 256 kbyte และสามารถเพิ่มได้ถึง 1 Mbyte โดยการเพิ่มชุดของ dynamic RAM

4. ใช้ centronic parallel port ซึ่งเป็น parallel port ซึ่งเป็น มาตรฐานที่ใช้ในระบบ computer ที่มีความเร็วสูงในการส่งถ่ายข้อมูล สามารถต่อกับ printer ได้ทุกรุ่นทุกแบบที่ใช้การติดต่อแบบนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRINTER BUFFER

Mr. KIAT INTARASURIYAWONG

Mr. KONGSAK KOMESANGEAM

Mr. CHAWALIT BANJANGKAPRASERT (ADVISOR)

1991

ABSTRACT

In present the computer used in any work rise up. Because want fasten to work. Thus equipment use with the computer will be importance follow. Such as printer etc. For fasten to send data from the computer to the printer , and any time has many computer,but the printer less than the computer.In this case it is west time in alternate printer cable between printer with computer.The equipment convinient in this work is "printer buffer".

The printer buffer organize data sented many computer and store data in buffer memory.Then in the same time it send data from buffer memory to any printer follow select in panel. If the printer selected many computer ,the printer buffer can store and wait for send data to any printer.

In this project have charecteristic follow.

1. Connectable 4 computer,2 printer and ricive and send data in the same time.

2. 4 computer can selectable any printer by press PRINTER SELECT key in panel only.

3. Have buffer memory 256kbyte.Expand to 1 Mbyte by add dynamic RAM only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Use centronic parallel port.It is standard parallel port to use in computer.It fasten to send data and connectable printer any type.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่	หน้าที่
1. บทนำ	1
2. ทฤษฎีของ PRINTER BUFFER และ BLOCK DIAGRAME	2
2.1 ทฤษฎีของ PRINTER BUFFER	2
2.2 BLOCK DIAGRAME	3
3. ทฤษฎีการทำงาน	20
3.1 ส่วนควบคุมการทำงานของระบบ	20
3.2 ส่วนสัญญาณควบคุม	22
3.3 ส่วนอินเทอร์รัพท์	24
3.4 ส่วนแสดงผลและ KEY	26
3.5 ส่วน CENTRONIC PARALLEL PORT	28
3.6 ส่วน DYNAMIC RAM	30
4. FLOW CHART	32
5. PROGRAME	41
6. การใช้เครื่อง	107
6.1 รายละเอียดของ PANEL	107
6.2 การใช้งาน	108
7. Z80 CPU	109
8. การใช้ ROM กับ Z80	116
8.1 ROM คืออะไร	116
8.2 คุณสมบัติที่สำคัญในการใช้งาน ROM	117
8.3 ขั้นตอนการอ่านข้อมูล	118
8.4 การต่อ ROM กับ Z80 บัส	120
8.5 ผังแอสเดรส (ADDRESS MAPPING)	121
8.6 การสร้างสัญญาณ CHIP SELECT	122

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น พร้อมทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.7 การสร้างสัญญาณอ่านหน่วยความจำ 124
8.8 การต่อ CHIP SELECT กับ Z80 125
9. การใช้งาน STATIC RAM กับ Z80 127
9.1 ลักษณะการทำงานของ STATIC RAM 127
9.2 ขั้นตอนการอ่าน RAM 128
9.3 ขั้นตอนการเขียน RAM 130
9.4 การต่อ ADDRESS LINE เข้ากับ Z80 131
9.5 การต่อบัสข้อมูลโดยไม่ใช้บัฟเฟอร์ 134
9.6 การสร้าง CONTROL LINE 135
9.7 การต่อบัสข้อมูลโดยใช้บัฟเฟอร์ 136
10. Z80 กับการอินเทอร์รัพท์ 138
10.1 การอินเทอร์รัพท์ของ Z80 138
10.2 การอินเทอร์รัพท์แบบไม่มีเงื่อนไข 139
10.3 การสร้างสัญญาณ NMI 143
10.4 สรุปขั้นตอนการอินเทอร์รัพท์ 145
10.5 มาสเคเบิ้ลอินเทอร์รัพท์ 146
10.6 การอินเทอร์รัพท์โหมด 1 147
11. การใช้ 8255 PIA กับ Z80 151
11.1 รายละเอียดเกี่ยวกับ 8255 151
11.2 รายละเอียดการจัดเรียงขา 8255 152
11.3 การต่อ 8255 กับ Z80 153
11.4 8255 READ และ WRITE REGISTER 155
11.5 การใช้งาน 8255 โหมด 0 157
11.6 การใช้งาน 8255 โหมด 1 160
11.7 การใช้งาน 8255 โหมด 2 165
12. หน่วยความจำแบบไดนามิคแรม (DRAM) 167
12.1 พื้นฐาน DRAM 167

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ หน้าที่

12.2 การสร้างสัญญาณควบคุมการอ่าน DRAM 174

12.3 การเขียนข้อมูลเข้าสู่ DRAM 176

12.4 การอ่านข้อมูลจากหน่วยความจำ DRAM 179

12.5 การรีเฟรชหน่วยความจำ 180

13. การทดลองและผลการทดลอง 182

14. สรุปผลและวิจารณ์ผลการทดลอง 184

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เนื่องจากปัจจุบันนี้ได้นำเอา COMPUTER มาใช้ในการทำงานมากขึ้นในหลายด้าน ฉะนั้นอุปกรณ์ที่ใช้กับ COMPUTER บางอย่างมีความเร็วในการทำงานช้ากว่า COMPUTER มาก เช่น PRINTER, PLOTER ซึ่งทำให้ COMPUTER ต้องรอคอยเวลาที่จะทำให้อุปกรณ์ดังกล่าวนั้นทำงานเสร็จ ถ้าหากเรามีอุปกรณ์ที่สามารถรับข้อมูลจาก COMPUTER และให้อุปกรณ์ชนิดนี้นำข้อมูลไปยัง PRINTER แทน COMPUTER เพื่อที่ COMPUTER นั้นสามารถทำงานอื่น ๆ อีก ก็จะเกิดผลดีอย่างมาก คือ ทำให้งานต่าง ๆ นั้นดำเนินไปอย่างเร็ว ซึ่งจะมีผลหลาย ๆ อย่างต่อการปฏิบัติงาน

ดังนั้นจึงได้เล็งเห็นถึงประโยชน์อันนี้ จึงคิดที่จะสร้าง BUFFER PRINTER ขึ้นมา และได้ปรับปรุงรวบรวมเอาสิ่งจำเป็นต่อการใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีของ PRINTER BUFFER และ BLOCK DIAGRAME

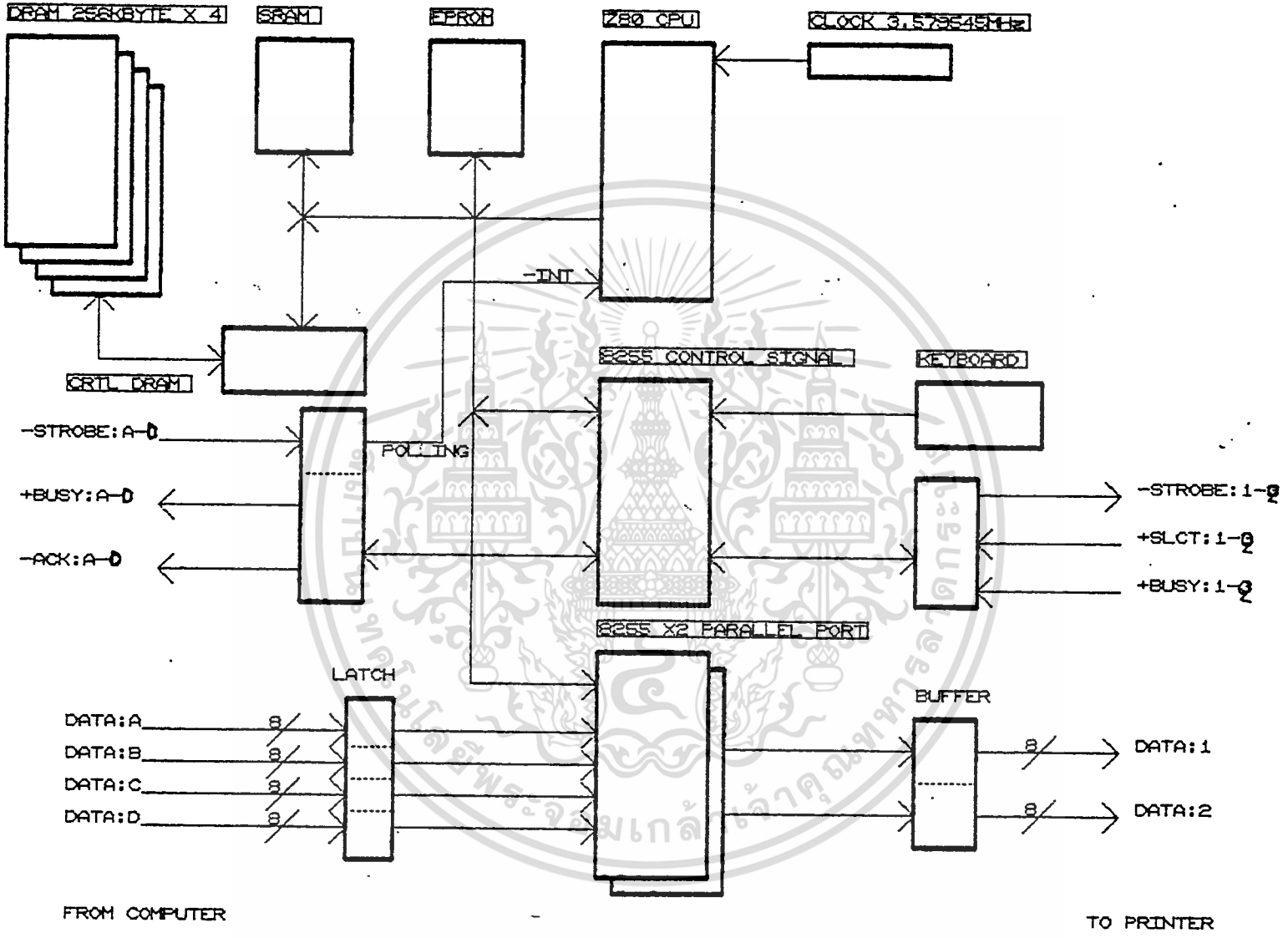
2.1 ทฤษฎีของ printer buffer

printer buffer คืออุปกรณ์ที่ใช้เชื่อมต่อระหว่าง computer กับ printer โดยการเชื่อมต่อนั้นจะผ่านทาง serial port หรือ parallel port ก็แล้วแต่ความจำเป็นที่ต้องการจะใช้งาน แต่โดยทั่วๆ ไปแล้วนั้น printer จะมี port แบบ parallel port มาให้เป็นมาตรฐาน ส่วน serial port นั้นบางรุ่นอาจจะมีพร้อมกัน และอาจจะเป็น option ให้เพิ่มเติมที่หลังได้ แต่แบบ parallel port มีข้อดีคือการติดต่อระหว่าง computer กับ printer มีขบวนการที่ไม่ยุ่งยากมากกว่าแบบ serial port และมีความเร็วในการส่งข้อมูลที่สูงกว่า และโดยทั่วไปแล้วการต่อระหว่าง computer กับ printer นั้นอยู่ไม่ห่างกันเกินความสามารถของการการติดต่อแบบ parallel port จึงเป็นที่นิยมใช้กันทั่วไปในปัจจุบัน

จุดประสงค์หลักของ printer buffer ก็คือช่วยจัดการเกี่ยวกับการรับข้อมูลจาก computer ที่ส่งมาเก็บลง buffer memory ของ printer buffer จากนั้นจะทยอยส่งข้อมูลไปพิมพ์ยัง printer ซึ่งเวลาในการรับข้อมูลจาก computer มานั้นจะต้องมีความเร็วมากกว่าการส่งข้อมูลจาก computer ไปยัง printer โดยตรง ซึ่งถ้าไม่เป็นเช่นนี้แล้วก็ไม่มีความจำเป็นต้องใช้ printer buffer เลย

ส่วนหน้าที่รองมาจากการเก็บพักข้อมูลจาก computer แล้วคือต้องสามารถต่อรับข้อมูลจาก computer ได้หลายตัว และต่อกับ printer ได้ตามจำนวนที่ต้องการ ซึ่งโดยส่วนมากแล้วจำนวนของ printer จะน้อยกว่า computer โดยมี key สามารถเลือกว่าข้อมูลที่ส่งจาก computer ตัวใดตัวหนึ่งไปยัง printer ที่ต้องการได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PRINTER BUFFER BLOCK DIAGRAME		
Size A	Document Number	REV
Date: March 17, 1992	Sheet of	

2.2 ทฤษฎีและบล็อคไดอะแกรม

จาก BLOCK DIAGRAM ของ BUFFER PRINTER ในส่วนของการควบคุมการทำงานทั้งหมดของ BLOCK DIAGRAM นั้นจะใช้ MICROPROCESSOR เบอร์ Z80 A เป็นตัวควบคุมโดยจะใช้ CLOCK ความถี่ 3.57 MHz และจะมี MEMORY อยู่ 3 ชุด ด้วยกันคือ

EPROM

เป็นที่ย้ายโปรแกรม MONITOR ที่สั่งให้ Z80 CPU ทำงาน ซึ่งเป็นไปตามที่กำหนดไว้

RAM

เป็นที่เก็บค่าตัวแปรต่าง ๆ ที่ใช้ในการสั่งงานเช่นขนาดของ MEMORY BUFFER ของตำแหน่ง ADDRESS ของข้อมูลที่รับเข้ามาจาก COMPUTER หรือตำแหน่ง ADDRESS ของการพิมพ์ จากทั้ง 4 ตัว ว่าพิมพ์หมดข้อมูลที่ส่งมาจาก COMPUTER หรือไม่

DYNAMIC RAM

256 Kbyte x 4 เป็นที่เก็บข้อมูลหรือเป็น MEMORY BUFFER ที่ส่งมาจาก COMPUTER ทั้ง 4 ตัว โดยขนาดของ MEMORY สามารถเลือกขนาดได้ตั้งแต่ 1-4 PAGE โดยแต่ละ PAGE นั้น มีขนาด 256 Kbyte ซึ่งแต่ละ PAGE นั้นจะแยกกันเป็นชุด ๆ สำหรับการจัดเงื่อนไขตายตัว คือถ้ามี MEMORY BUFFER ขนาด 1 PAGE ก็จะกำหนดให้ MEMORY BUFFER สำหรับ COMPUTER A,B,C นั้น คงที่โดย COMPUTER แต่ละตัวนั้นอาจจะมี BUFFER ไม่ทำกันโดยใช้ความสะดวกในการจัดแบ่งเป็นหลักและถ้ามีเพิ่มขนาดของ MEMORY BUFFER ก็จะปรับขนาดของ MEMORY BUFFER สำหรับเก็บข้อมูลของ COMPUTER แต่ละตัวนั้นเปลี่ยนไป ซึ่งขั้นตอนต่าง ๆ นี้จะมีการกำหนดไว้ล่วงหน้าก่อนในโปรแกรม MONITOR โดยขั้นตอนการจัดแบ่งนี้ จะใช้วิธีการตรวจสอบว่ามี MEMORY BUFFER ที่ใส่ในระบบนั้นกี่ PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการติดต่อระหว่าง COMPUTER กับ PRINTER นั้นจะใช้การติดต่อระบบ CONTRONICS PARALLEL PORT ซึ่งรายละเอียดของขาสัญญาณต่าง ๆ แสดงดังรูปที่ 1 โดยขาสัญญาณต่าง ๆ ที่มาตราฐานมีดังนี้

1. $\overline{\text{STROBE}}$ ตัวย่อ STB สัญญาณ $\overline{\text{STROBE}}$ นี้ COMPUTER จะสัญญาณนี้เพื่อแจ้งให้ PRINTER ทราบว่าขณะนี้ได้ส่งข้อมูลที่จะทำพิมพ์มาแล้ว สัญญาณนี้จะเป็น PULSE LOW โดยจะต้องมีความกว้างของ PULSE นี้ไม่น้อยกว่า 0.5 μs ซึ่งในช่วงเวลานี้สัญญาณ $\overline{\text{STROBE}}$ ตกเป็นศูนย์ในขอบขาลงของสัญญาณ PRINTER รับข้อมูลในช่วงเวลานี้

2. DATA1-DATA8 สัญญาณนี้มี 8 ชนิดด้วยกันเป็น BUS ข้อมูลมี COMPUTER ส่งมาให้กับ PRINTER โดยถ้าสัญญาณมีค่าเป็น HIGH LEVEL หมายถึง LOGIC "1" และถ้าสัญญาณมีค่าเป็น LOW LEVEL หมายถึง LOGIC "0"

3. $\overline{\text{ACKNOWLEDGE}}$ ตัวย่อ $\overline{\text{ACK}}$ เป็นสัญญาณตอบรับข้อมูลที่ PRINTER ส่งกลับไปยัง COMPUTER ว่าข้อมูลส่งมานั้นได้รับเรียบร้อยแล้ว สัญญาณนี้จะเป็น PULSE LOW มีความกว้างของ PULSE ประมาณ 3-12 μs

4. BUSY เป็นสัญญาณที่ PRINTER ส่งไปยัง COMPUTER ว่าตอนนี้ PRINTER ยังไม่ว่างที่จะรับข้อมูลในชุดต่อไป ซึ่งเวลานี้ PRINTER จะใช้ในการพิมพ์ข้อมูล เพื่อให้ MEMORY BUFFER ภายในว่างพอที่รับข้อมูลใหม่เข้ามาได้ สัญญาณนี้จะ ACTIVE มี LOGIC "1"

5. $\overline{\text{ERROR}}$ เป็นสัญญาณที่ PRINTER ส่งไปยัง COMPUTER ที่แสดงให้ COMPUTER ทราบว่าเกิดข้อผิดพลาดที่เครื่องพิมพ์ ซึ่งมีดังนี้

- กระดาษที่ PRINTER ไม่มีหรือหมด
- PRINTER ไม่พร้อมที่จะทำงาน
- เกิดการผิดพลาดที่ PRINTER

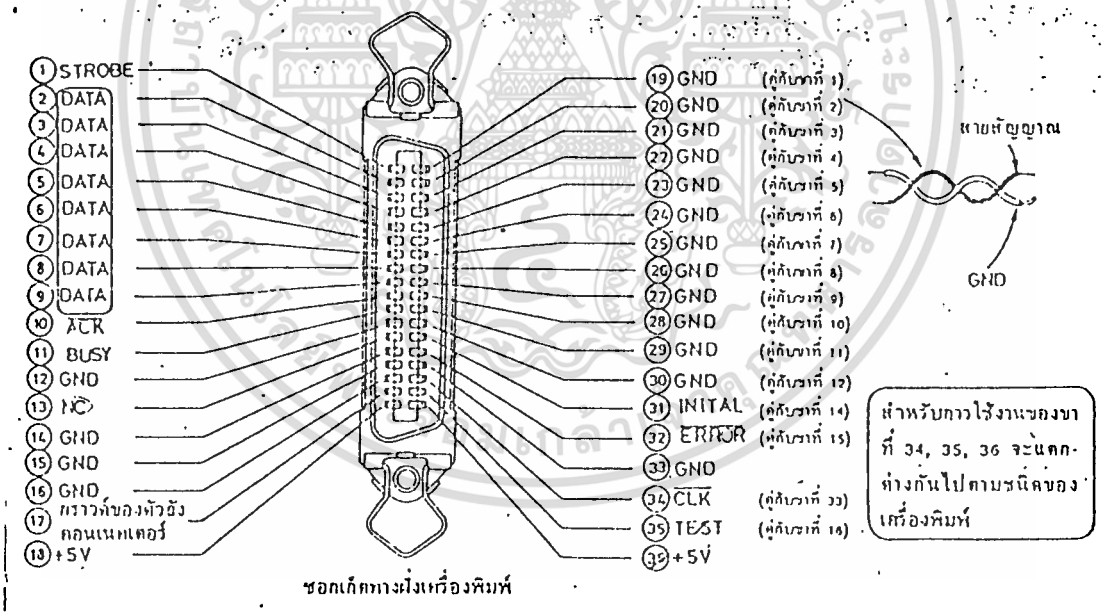
6. $\overline{\text{INITIAL}}$ ตัวย่อ $\overline{\text{INTI}}$ เป็นสัญญาณที่ COMPUTER ส่งไปยัง PRINTER ที่จะทำให้ PRINTER CLEAR ข้อมูลที่อยู่ใน MEMORY BUFFER ภายในสัญญาณนี้จะ PULSE LOW โดยจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ $\overline{ACK}$:A - $\overline{ACK}$:B ในการที่จะรับข้อมูลเข้ามานั้นจะให้ COMPUTER INTERUPT เข้ามาเพื่อทำให้การทำงานของ PRINTER BUFFER มีความรวดเร็วและมีประสิทธิภาพมากขึ้นโดยจะใช้การจัดลำดับการ INTERUPT ~~หรือ~~ POLLING เพื่อจะตรวจสอบว่า COMPUTER ตัวใดส่งข้อมูลเข้ามา

ส่วนสัญญาณที่จะใช้ติดต่อกับ PRINTER ก็จะมีสัญญาณ $\overline{STROBE1}$ - $\overline{STROBE2}$ BUSY1 - BUSY2 การส่งข้อมูลจาก PRINTER BUFFER ไปยัง PRINTER นั้นจะกระทำอยู่ตลอดเวลาซึ่งการทำงานในส่วนนี้จะทำงานกันไป คือ ถ้ามีการพิมพ์ข้อมูลที่ PRINTER ทั้ง 2 ตัวพร้อมกันก็จะทำการส่งข้อมูลไปยัง PRINTER 1 และ 2 ตามลำดับ โดยการทำงานในส่วนนี้จะอยู่ใน MAINPROGRAM ของ Z80 CPU

CENTRONICS DARALLEL PORT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน 1 PAGE ของ MEMORY BUFFER นั้นจะแบ่งขนาดเป็น 32 byte จำนวน 8 BLANK ซึ่งแต่ละ BLANK นั้นจะมี ADDRESS ตั้งแต่ 8000H-0FFFFH การเลือกแต่ละ BLANK นั้นจะใช้ OUTPUT PORT สร้างเป็นขา ADDRESS A15,A16,A17 ขึ้นมาเพื่อให้สามารถอ้าง MEMORY BUFFER ได้ครบ 256 Kbyte และในแต่ละ PAGE ของ MEMORY BUFFER นั้นจะใช้ OUT PUT เช่นกัน ในการเลือก PAGE ซึ่งวงจรควบคุมต่าง ๆ ของ DYNAMIC RAM นี้อยู่ใน BLOCK CTRL DRAM

KEYBOARD & DISPLAY

เป็นส่วนที่ผู้ใช้เลือกให้ COMPUTER A,B,C หรือ D เลือก PRINTER 1 หรือ 2 ก็ได้โดยวงจรในส่วนจะใช้ FLIPFLOP โดยการทำงานจะไม่ใช้ Z80 CPU ในการทำงานเพราะต้องการให้การรับข้อมูลจาก COMPUTER มาเก็บลง MEMORY BUFFER และการส่งข้อมูลจาก MEMORY BUFFER ไปยัง PRINTER เป็นไปด้วยความเร็ว ฉะนั้นจึงไม่ต้องการให้เสียเวลาในการ SCAN KEYBOARD

ในส่วนของ DISPLAY นั้นจะเป็น LED ซึ่งจะแสดงการเลือก PRINTER ของ COMPUTER และแสดงลักษณะสถานะของ PRINTER

PARALLEL PORT

เป็น PORT ที่ใช้ติดต่อกับ COMPUTER และ PRINTER จะใช้ 8255 จำนวน 2 ตัว โดยตัวหนึ่งจะโปรแกรมเป็น INPUT ทั้งหมด 3 PORT ใช้ในการรับข้อมูลขนาด 8bit ที่ส่งมาจาก COMPUTER A-D และ 8255 อีกตัวหนึ่งจะโปรแกรมให้เป็น OUTPUT ทั้งหมด 3 PORT เพื่อใช้ในการข้อมูล 8 bit ไปยัง PRINTER 1-3

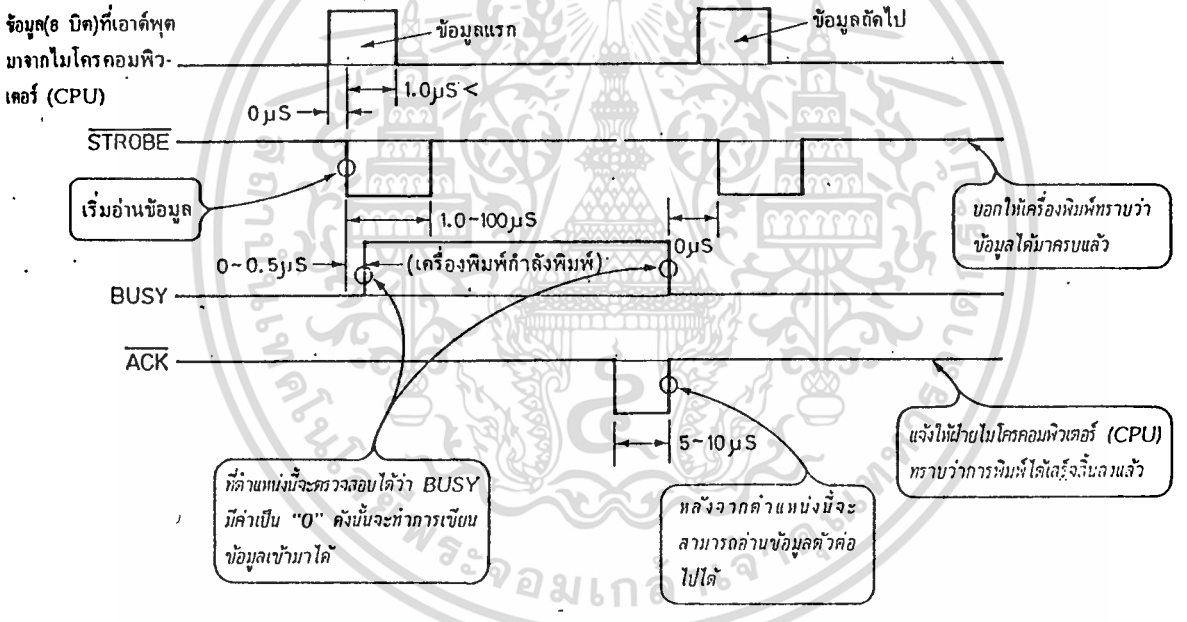
CONTROL SIGNAL

ทำหน้าที่ในการสร้างสัญญาณต่าง ๆ ที่จะใช้ติดต่อกับ COMPUTER ในการรับข้อมูลเข้ามาซึ่งจะสัญญาณในการโต้ตอบในการติดต่อกัน คือ สัญญาณ $\overline{\text{STROBE}}$:A-$\overline{\text{STROBE}}$:D, BUSY:A-D ACK:A-D

เอกสารนี้ถูกจัดทำขึ้นเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ดัดแปลง เผยแพร่ หรือแสวงหาผลประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องมีความกว้างของ PULSE ไม่น้อยกว่า 50 μs สัญญาณอื่น ๆ ของ CENTRONICS PARALLEL PORT นั้น PRINTER แต่ละตัวนั้นจะมีข้อที่แตกต่างกันไปแล้วแต่บริษัทผลิตโดยสัญญาณหลัก ๆ ที่ใช้ในการติดต่อก็จะมีสัญญาณ $\overline{\text{STROBE}}$, DATA1-8, $\overline{\text{ACKNOWLEDGE}}$ และ BUSY สัญญาณบางสัญญาณก็จะมีความแตกต่างในเรื่องของความกว้างของ PULSE

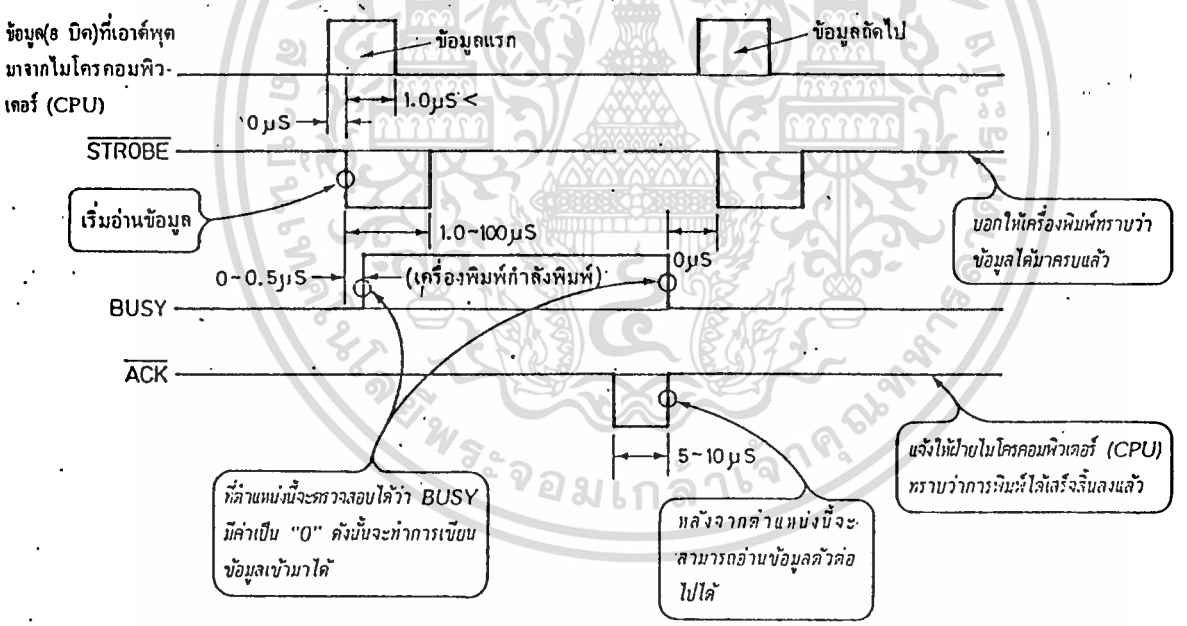
การรับและส่งข้อมูลระหว่าง COMPUTER กับ PRINTER นั้นจะใช้ระบบ CENTRONICES PARALLEL PORT ซึ่งสัญญาณที่ใช้ในการรับ-ส่งข้อมูลนั้นแสดงดังรูปที่ 2



จาก TIMING DIAGRAM การส่งข้อมูลจาก COMPUTER ไปยัง PRINTER 1 byte ในตอนแรก COMPUTER จะตรวจสอบดูค่าขา BUSY จาก PRINTER นั้นเท่ากับ LOGIC "0" ถ้าเป็น LOGIC "0" แสดงว่า PRINTER พร้อมที่จะรับข้อมูลจากนั้น COMPUTER จะส่งข้อมูลมาพร้อมในเวลาที่ไม่น้อยกว่า 0.5 μs จะส่งสัญญาณ STROBE เป็น PULSE "0" ด้วยคาบเวลาไม่น้อยกว่า 0.5 μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

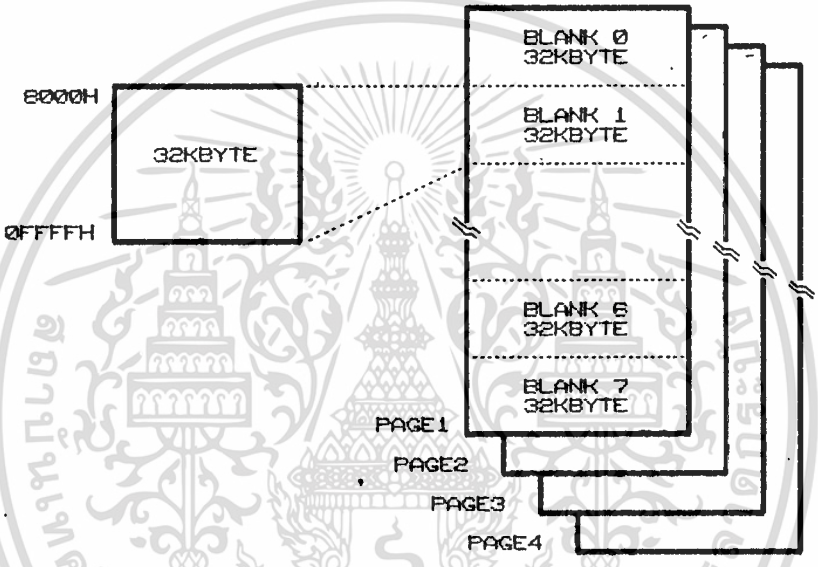
ในช่วงเวลาไม่น้อยกว่า 0.5 μs ในช่วงเวลาขอบขาขอสัญญาณ STROBE PRINTER จะส่งสัญญาณ BUSY ให้มี LOGIC เป็น "1" เพื่อแสดงว่า PRINTER ไม่พร้อมที่จะรับข้อมูลต่อในช่วงเวลานี้ PRINTER จะรับเอาข้อมูลจาก COMPUTER ที่ส่งมาในช่วงของขาลงของสัญญาณ STROBE เก็บส่ง MEMORY BUFFER ภายใน PRINTER เองหรือใช้เวลาในพิมพ์ข้อมูลนี้สัญญาณ STROBE กลับเป็น Logic "1" อีกครั้งหนึ่งนี้จะต้องรอเวลาไม่น้อยกว่า 0.5 μs จึงจะมีการเปลี่ยนแปลงข้อมูลที่ส่งมายัง PRINTER เพื่อให้ PRINTER รับข้อมูลที่ส่งมาอย่างถูกต้องและเมื่อ PRINTER รับข้อมูลเรียบร้อยแล้วและมี MEMORY BUFFER ระหว่างก็จะส่งสัญญาณ BUSY เป็น "0" และส่งสัญญาณการตอบรับข้อมูลที่ส่งมีที่ขา (ACKNOWLEDGE) มี PULSE "0" ด้วยคาบเวลาประมาณ 3-12 μs ดังรูปที่ 23



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

009596

DRAM ขนาด 256 Kbyte 4 PAGE ที่ใช้ใน PRINTER BUFFER นี้ใน 1 PAGE หรือเท่ากับ 256 Kbyte นั้นจะถูกแบ่งเป็นขนาด 32 Kbyte จำนวน 5 BLANK ซึ่งในการเลือกใช้งานแต่ละ BLANK จะใช้การควบคุมเลือก PAGE อีก 4 PAGE ถ้าเราใส่ MEMORY ครบทั้ง 4 PAGE ก็จะมีขนาดของ MEMORY รวมเป็น 1 Mbyte

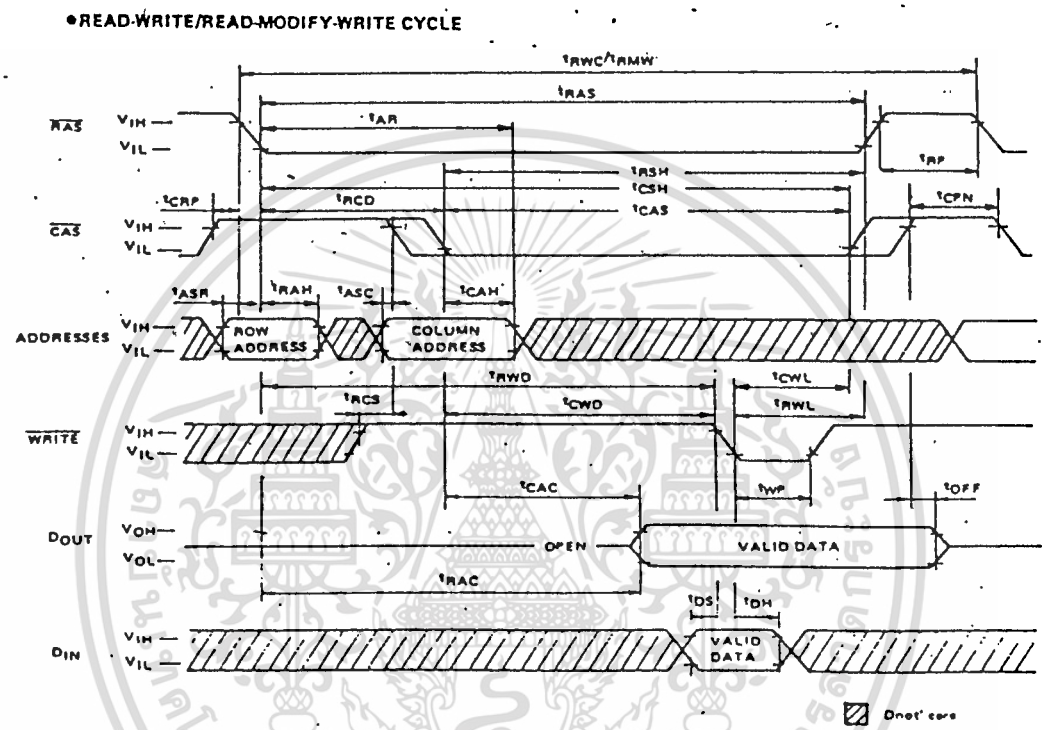


รูปที่ 4 MEMORY MAPPING

เนื่องจากว่า DRAM มีขั้นตอนในการเขียนและอ่านข้อมูลจาก DRAM นั้นแตกต่างจาก SRAM เพราะจะต้องส่ง ADDRESS ROW ไปก่อนและส่ง ADDRESS COLUMN ไปอีกที่ จึงจะเข้าถึง ADDRESS ที่ต้องการที่เขียนหรืออ่านได้ และข้อแตกต่างอีกสิ่งหนึ่งก็คือจะต้องมีการ refresh

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อไม่ให้ข้อมูลภายใน DRAM สูญเสียเพราะการเก็บข้อมูลของ DRAM นั้นจะใช้การเก็บประจุ ดังนั้นเพื่อไม่ให้ประจุนั้นถูกคายจำต้องประจุอยู่เรื่อย ๆ ซึ่งขบวนการนี้ก็คือการ Refrsh Timing ของการเข้าถึง DRAM มีขั้นตอนดังแสดงในรูป



รูปที่ 5 READ MODIEY WRITE CYCLE TIMING

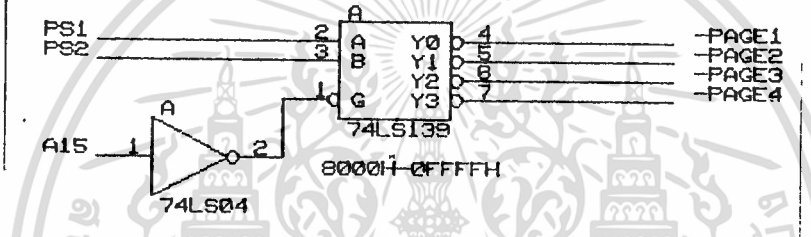
ในการออกแบบ DRAM สัญญาณที่จะต้องคำนึงมีอยู่ 3 สัญญาณ คือ

1. ACCESSTIME จะต้องอยู่ในช่วยที่ทันต่อการเขียนการอ่านของ Z80 CPU อย่างในวงจรนี้ใช้ DRAM เบอร์ 41256 มีช่วงเวลา ACCESSTIME เท่ากับ 100 ns และ Z80 CPU ใช้ CLOCK ความถี่ 3.5795 MHz และช่วงเวลาของเขียนอ่านนั้นใช้เวลาเท่ากับ 3t ซึ่งมีค่าเท่ากับ 838.09 ns ซึ่งมีค่ามากกว่า ACCESSTIME ของ DRAM แสดงว่าใช้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAGE SELECTOR

เป็นส่วนที่กำหนดให้ PAGE ใดของ DRAM ทั้ง 4 PAGE ทำงานโดยจะรับสัญญาณมาจากวงจร DECODER และ OUTPUT PORT ที่ใช้สำหรับการเลือก ฉะนั้นจะได้วงจรดังรูป

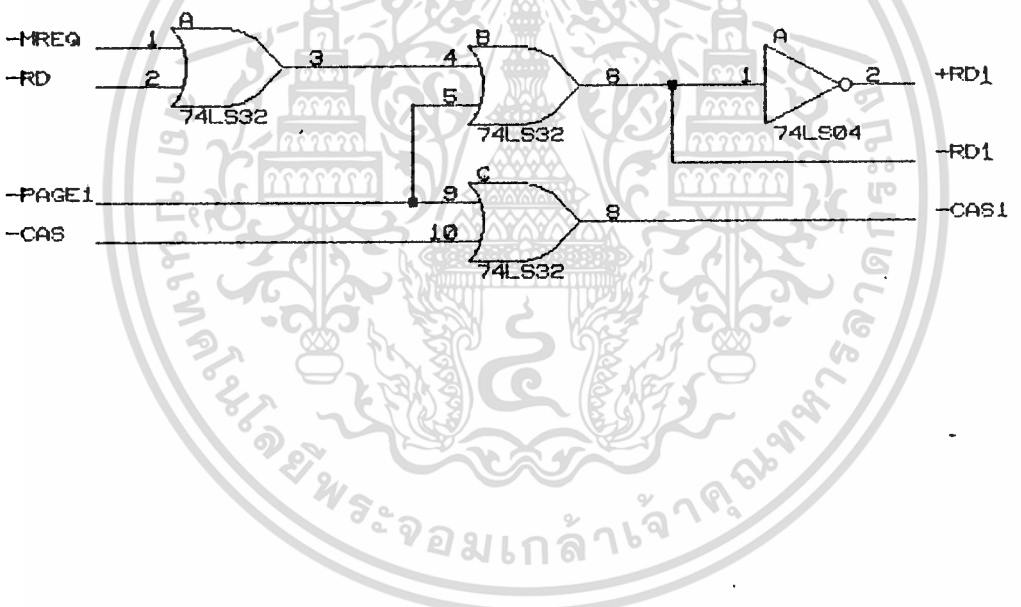


วงจร PAGE SELECTION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAGE ENABLE

วงจรที่จะควบคุมการเขียนอ่าน DRAM ที่เลือกจากวงจร PAGE SELECTOR นั้น ทำงานได้ โดยสัญญาณที่ออกจากวงจรในส่วนของ PAGE : ENABLE จะแยกไปยัง DRAM แต่ละ PAGE แยกจากกัน ฉะนั้นถ้าจะใช้ DRAM ครบ 4 PAGE ก็จะต้องมีวงจรนี้ 4 ชุดด้วยกัน จากรูปของวงจร PAGE ENABLE นี้จะใช้ต่อกัน DRAM PAGE 1 ซึ่งถ้าเป็น DRAM PAGE อื่นก็เพียงแต่สัญญาณ PAGE 1 ที่มาจากวงจร PAGE SELECTOR เป็น PAGE ที่ต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ช่วงเวลา Refresh เนื่องจากที่กล่าวแล้วข้างต้นว่า DARM นั้นการ Refresh โดยเวลาที่ต้อง Refresh ให้กับ DRAM ให้ครบจำนวน ROW ADDRESS ที่กำหนด ตัวอย่างเบอร์ 41256 นี้ มี 256 row และต้อง Refresh ให้ครบภายในเวลา 4 ms นั้น หมายความว่า 1 row ต้องใช้เวลาอย่างมากที่สุดเท่ากับ $\frac{4ms}{256}$ = 15.625 μs และคำสั่งของ Z80 CPU ที่ใช้เวลามากที่สุดที่จะทำการ Refresh นั้นใช้เวลา 23t ฉะนั้นจะใช้เวลาเท่ากับ 6.425 μs ซึ่งมีค่าน้อยกว่า 15.625 μs แสดงว่า Z80 CPU ใช้ความถี่ CROCK 3.5795 MHz นั้นใช้ได้โดยที่ไม่ทำให้ข้อมูลภายใน DRAM เสียหายได้

3. ช่วงเวลา tRCD คือช่วงเวลาที่สัญญาณ $\overline{RAS}$ ของ DRAM ACTION จนถึงช่วงเวลาที่สัญญาณ $\overline{CAS}$ Active จะต้องมีมากกว่าค่า Maximun นี่ DRAM เบอร์นั้นกำหนดไว้ตัวอย่างเบอร์ 41256 ACCESSTIME 120 nS tRCD max = 60 ns และถ้าค่า ACCESSTIME มีค่ามากกว่า tRCD max ก็จะมากตามดังนั้นในการออกแบบโดยใช้ DRAM เบอร์ 41256 ACCESSTIME เท่ากับ 100 ns จะต้องมีค่า tRACD max มากกว่าหรือเท่ากับ 60 nS

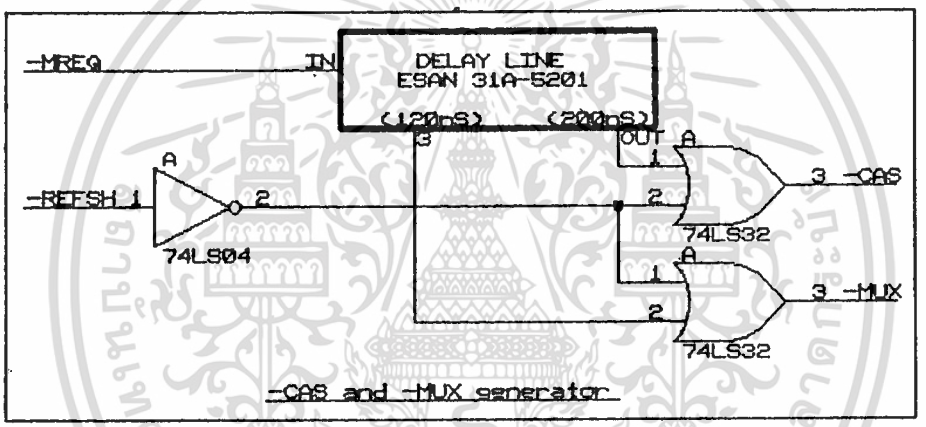
ขั้นต่อไปจะกล่าวถึงการออกแบบ DRAM ขนาด 256 Kbyte x 4 ตามที่ใช้ในโครงการงานนี้ BLOCK DIAGRAM แสดงให้เห็นถึงส่วนต่าง ๆ ที่ใช้ ซึ่งจะได้กล่าวเป็นส่วน ๆ ไปดังนี้

1. Decoder เป็นส่วนที่กำหนด Address ให้กับ DRAM ที่ออกแบบนี้ว่าจะให้ติดต่อมี ADDRESS ได้ เนื่องจากว่า Z80 CPU นั้นสามารถอ้าง ADDRESS ถึง MEMORY ได้ทั้งหมด 64 Kbyte เราจะใช้ ADDRESS ที่ Z80 สามารถอ้างได้โดยตรงขนาด 32 Kbute โดยจะใช้ในส่วน 32 Kbyte หลังจะได้วงจร decode ดังรูปที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CAS AND MUX GENERATOR

เป็นวงจรที่สัญญาณ $\overline{CAS}$ และ $\overline{MUX}$ โดยสัญญาณ $\overline{CAS}$ นั้นจะต้อง Active ช้ากว่าสัญญาณ $\overline{RAS}$ ด้วยเวลาที่ไม่ต่ำกว่าค่าของ tRCD max ที่ได้กล่าวแล้วและสัญญาณ $\overline{MUX}$ นั้นเป็นสัญญาณที่ใช้ควบคุมให้ ADDRESS ทางด้าน ROW และ COLUMN เข้าสู่ DRAM ตามสัญญาณ $\overline{RAS}$ และ $\overline{CAS}$ โดยสัญญาณ $\overline{RAS}$ นั้นจะต่อโดยตรงกับขา $\overline{MREQ}$ ดังแสดงในรูป

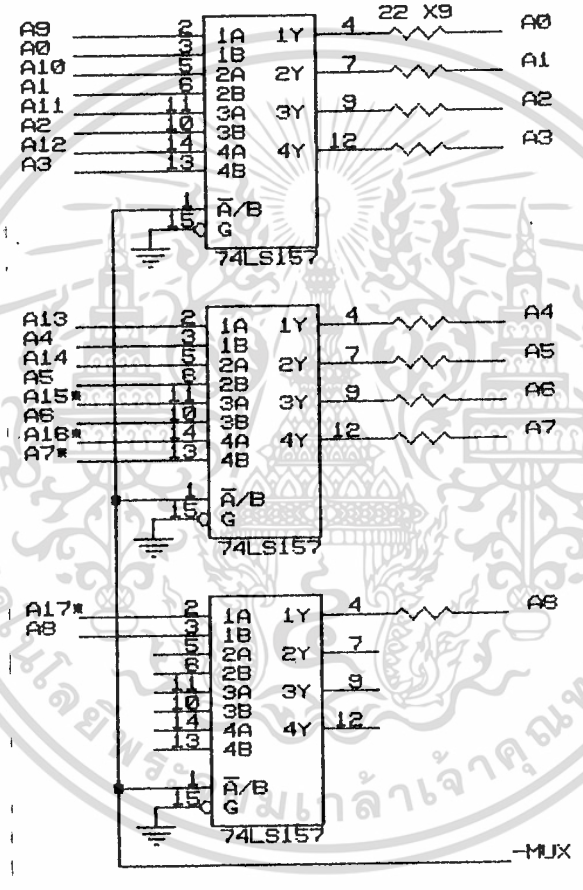


-CAS and -MUX generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MULTIPLEX

เป็นวงจรที่เลือก ADDRESS จาก Z80 A0-A14 และ A15*-A17* ซึ่งเป็น ADDRESS ที่ได้มาจาก OUTPUT PORT ขนาด 3 bit เพื่อใช้เลือก BLANK & BLANK ใน 1 PAGE ได้

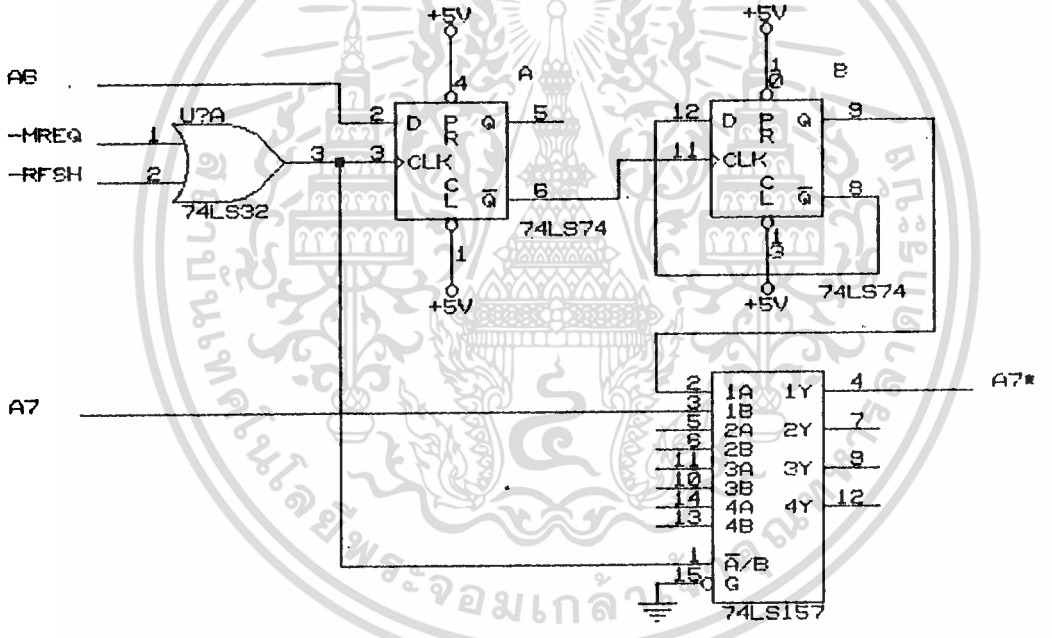


MULTIPLEX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A7 REFRESH GENERATOR

เป็นวงจรที่สร้าง ADDRESS ของการ REFRESH A7 ขึ้นมาเนื่องจากกว่า Z80 CPU จะส่ง ADDRESS ในการ REFRESH เพียง 7 เส้น คือ A0-A6 แต่ DRAM เบอร์ 41256 นี้ต้องการ 8 เส้น คือ A0-A7 ในวงจรนี้จะใช้ ADDRESS ของการ REFRESH A6 ก็จะได้ A7 ซึ่ง ADDRESS ของการ REFRESH นี้จะปรากฏขึ้นที่ A0-A6 เมื่อขา REFRESH ของ Z80 ACTION พร้อมกับขา MREQ

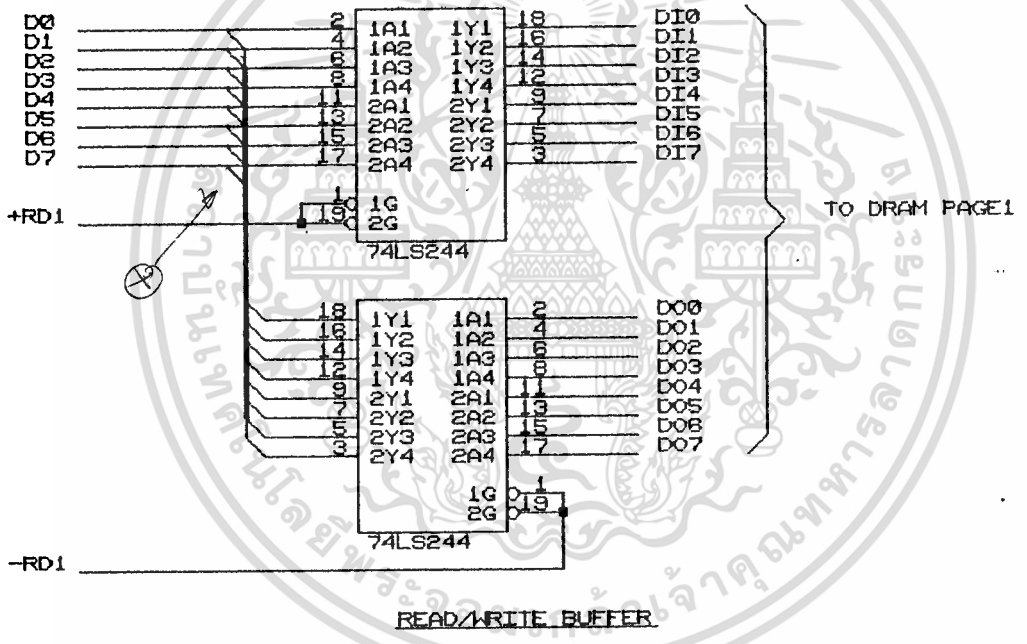


A7* REFH ADDR GENERRATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ/WRITE BUFFER

เป็น BUFFER เชื่อมขา DATA BUS ของ Z80 CPU กับ DUNAMIC RAM โดยจะถูกควบคุมให้ทำงานสัมพันธ์การอ่านหรือเขียนข้อมูล DRAM ใน PAGE นั้น เพราะว่าขา DI และ DO ของ DRAM นั้นจะต้องแยกจากกันเนื่องจากเราใช้ใน MODE READ MODIFY WRITE CYCLE และเพื่อไม่ให้ข้อมูลที่ DATA BUS เกิดผิดพลาดเนื่องจรากการ LOAD ของอุปกรณ์ที่ต่อวงจรที่แสดงนี้ DRAM 1PAGE จะใช้วงจรนี้ 1 ชุด

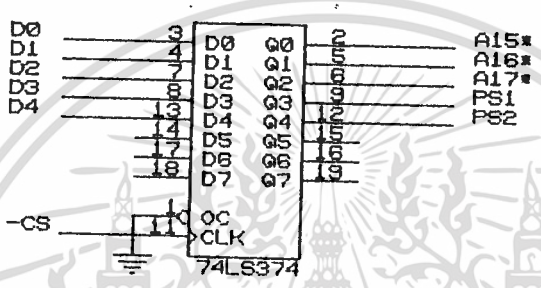


READ/WRITE BUFFER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTPUT PORT

ในวงจรนี้ใช้ 74LS374 เป็น OUTPUT ที่จะใช้สำหรับ PAGE 1-4 และเลือก BLANK 1-8



OUTPUT PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

จากวงจรทั้งหมดสามารถแบ่งการทำงานได้ 6 ส่วนด้วยกัน คือ

1. ส่วนควบคุมการทำงานของระบบ
2. ส่วนสัญญาณควบคุม
3. ส่วน INTERUPT
4. ส่วนการแสดงผลและ Key
5. ส่วน CENTRONIC PARALLEL PORT
6. ส่วน DYNAMIC RAM

3.1 ส่วนควบคุมการทำงานของระบบ

ในส่วนแรกเป็นส่วนควบคุมการทำงานของระบบนั้น จะใช้ไมโครโปรเซสเซอร์เบอร์ Z80 เป็นตัวควบคุมการทำงานในส่วนต่าง ๆ ทั้งหมดของระบบ ซึ่งในส่วนนี้จะประกอบด้วยส่วนสร้างสัญญาณ CLOCK ความถี่ 3.5795 MHz เพื่อจ่ายให้กับ Z80 ส่วนของหน่วยความจำจะใช้ EPROM เบอร์ 2764 ขนาดความจุ 8kbyte เป็นที่เก็บโปรแกรมที่จะส่งให้ Z80 CPU ทำงานตามจุดประสงค์และส่วน RAM จะใช้ เบอร์ 9116 วงจรความจุ 2kbyte จะเป็นที่เก็บค่า Parameter ต่าง ๆ ที่ในกระบวนการทำงานของโปรแกรมและเป็น Stack Pointer ส่วน Memoty Decoder จะใช้เบอร์ 74LS138 ทำหน้าที่ DECODE Address ของ Memory ที่ใช้กับ Z80 คือ EPROM และ RAM นั่นเอง ซึ่งส่วนย่อยต่าง ๆ ที่ประกอบขึ้นเป็นส่วนควบคุมการทำงานของระบบนั้นจะร่วมกันใน PCB ชุดเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT NUMBER	SECTION	IC NUMBER
20H-23H	CONTROL SIGNAL	8255
40H	INTERUPT AND CLEAR BUFFER KEY INPUT PORT	74LS244
60H-63H	PARALLEL PORT	8255
80H-83H	PARALLEL PORT	8255
0A0H	DYNAMIC RAM	74LS374

ตารางแสดง PORT NUMBER ที่ใช้ในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ส่วนสัญญาณควบคุม

ในส่วนนี้จะเป็นส่วนที่ตรวจสอบสัญญาณและส่งสัญญาณเพื่อการติดต่อระหว่าง COMPUTER ทั้ง 4 ตัว คือ COM:A-COM:D ซึ่งประกอบด้วยสัญญาณ BUSY:A-BUSY:D ซึ่งสัญญาณนี้ได้จาก OUTPUT ของ IC 10, 74LS32 โดยจะส่งไปยัง PORT ที่ใช้ต่อกับ COMPUTER ทาง CENTRONIC PARALLEL PORT เพื่อแจ้งให้ COMPUTER ต่ออยู่กับ CEMTRONIC PARALLEL PORT นั้นทราบว่า ขณะนี้พร้อมที่จะรับข้อมูลหรือไม่พร้อม โดยถ้าพร้อมที่จะรับข้อมูลสัญญาณ BUSY นี้จะมี Logic เป็น "C" โดยสัญญาณจะถูกควบคุมจากสัญญาณ 2 จุดคือจุดแนกสัญญาณ BUSY จะเป็น "1" ได้ถ้าสัญญาณ +INT:A-D มี LOGIC เป็น "1" นั้นหมายความว่าสัญญาณ +INT:A-D จะเป็น "1" ได้ก็ต่อเมื่อ COMPUTER มีการส่งข้อมูลเข้ามาซึ่งจะทำให้สัญญาณ +INT นี้มี LOGIC "1" จุดประสงค์ก็เพื่อจะให้ COMPUTER ตัวที่ส่งข้อมูลเข้ามานั้นได้รอจนกว่า Z80 นั้นจะรับข้อมูลเก็บลง BUFFER MEMORY เรียบร้อยแล้ว ซึ่งเมื่อรับข้อมูลเรียบร้อยแล้ว Z80 จะส่งสัญญาณมา RESET สัญญาณ +INT:A-D โดยจะส่งสัญญาณผ่านทาง IC 8255 ขา-CLR-INT:1-4 โดยสัญญาณนี้จะส่งไปยังส่วนของ TN+ERVPT เพื่อทำการ CLRINTERUPT FLIPFLOP และในการตอบรับข้อมูลนั้นก็จะส่งสัญญาณ -ACK:A-D โดยได้จาก OUTPUT ของ IC9 7LLS138 โดยสัญญาณนี้ก็จะส่งโดย Z80 ผ่านทาง 8255

สัญญาณ +BUSY:2 สัญญาณนี้รับมาจาก CENTRONIC PARALLEL PORT ซึ่งเป็นสัญญาณ PRINTER เพื่อใช้ตรวจสอบว่า PRINTER ว่าที่จะรับข้อมูลหรือไม่ โดยถ้ามี LOGIC เป็น "1" แสดงว่า PRINTER ไม่ว่างที่จะรับข้อมูลโดย Z80 จะเป็นตัวตรวจสอบผ่านทาง 8255

สัญญาณ -STB:1-STB:2 เป็นสัญญาณที่จะส่งไปยัง PRINTER เพื่อบอกว่าได้ส่งข้อมูลไปแล้ว ซึ่งได้จาก IC974LS138 สัญญาณก็ถูกควบคุมโดย Z80 ผ่านทาง 8255

สัญญาณ KET:AT KEY:D เป็นสัญญาณที่ได้จากส่วนของ KEYBOARD ใช้ตรวจสอบว่า KEY ที่ SET ของ COM:A-D นั้นเลือก PRINTER ที่จะส่งข้อมูลไปพิมพ์ที่ PRINTER ใดเพื่อที่จะได้ส่งข้อมูลที่รับเข้ามานั้นส่งไปยัง PRINTER ตัวเลือกได้ถูกต้อง

สัญญาณ +KEY-EN:A-D เป็นสัญญาณที่ใช้ควบคุมที่ KEY การเลือก PRINTER ว่าถ้ามีข้อมูลจาก COM นั้น ๆ เข้ามาแล้ว Z80 จะส่งสัญญาณ +KEY-EN นี้เป็น "0" เมื่อ LOCKKEY ไม่ให้มีการเปลี่ยนแปลงเพื่อกด KEY ขณะที่ยังพิมพ์ข้อมูลยังไม่เสร็จสิ้น

สัญญาณ PLR-BUFF:A-D เป็นสัญญาณที่ได้จากส่วนของ KEY เพื่อใช้เป็น INPUT ของ Z80 ในการที่จะยกเลิกการพิมพ์ข้อมูลไปยัง PRINTER หรือทำการ CLEAR ข้อมูลใน BUFFER MEMORY ของ COM นั้น ๆ ซึ่งการติดต่อกับ Z80 นั้นจะผ่านทาง INPUT PORT IC7 74LS44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT NUMBER 20H

PA0-PA3 (KEY:A-D) เป็น input port ใช้อ่านข้อมูลการเลือก printer จากการเลือกที่ SW:A-D ในส่วนวงจรของ keyboard & display ถ้าสัญญาณนี้มี logic เป็น "0" หมายถึงการเลือก printer ตัวที่ 1 (PRN:1) และถ้ามี logic เป็น "1" หมายถึงการเลือก printer ตัวที่ 2 (PRN:2)

PA4-PA5 (BUSY:1-2) เป็น input port อ่านข้อมูลความพร้อมของการรับข้อมูลจาก printer ถ้าสัญญาณนี้มี logic เป็น "0" หมายถึง printer ตัวนั้นพร้อมที่จะรับข้อมูล และถ้ามี logic เป็น "1" แสดงว่า printer ตัวนั้นไม่ยังพร้อมที่จะรับข้อมูล

PA6-PA7 เป็น input port อ่านข้อมูลจาก switch TX.FF:1 และ TX.FF:2 ตามลำดับ โดยถ้าสัญญาณนี้มี logic เป็น "0" แสดงว่าถ้าหมดข้อมูลที่จะพิมพ์ จะมีการส่ง formfeed code ไปยัง printer ตัวนั้นๆ

PORT NUMBER 21H

PB0-PB2 เป็น output port เพื่อส่งสัญญาณ acknowlage (ACK:A-D) ไปยัง computer (COM:A-D) เพื่อว่าได้รับข้อมูลเรียบร้อยแล้ว ส่วนสัญญาณ strobe (STB:1-2) จะส่งไปยัง printer เพื่อแจ้งว่าได้ส่งข้อมูลไปแล้ว โดยสัญญาณทั้งสองที่กล่าวมานี้เป็นสัญญาณ pluse logic "0" ซึ่งรายละเอียดได้กล่าวไว้แล้วในเรื่องของ CENTRONIC PARALLEL PORT

PB4-PB7 เป็น output port เพื่องส่งสัญญาณ busy (BUSY:A-D) ผ่าน OR gate 74LS32 ไปยัง computer โดยถ้าขา PB4-PB7 มี logic เป็น "0" จะหมายถึงว่า printer buffer พร้อมที่จะรับข้อมูลและถ้ามี logic เป็น "1" หมายถึงไม่พร้อมที่จะรับข้อมูล

PORT NUMBER 22H

PC0-PC3 เป็น output port โดยจะส่งสัญญาณนี้ไปยังส่วนของวงจร interupt โดยสัญญาณนี้จะส่งไป clear interupt filp-flop (CLR INT1-4) ที่เก็บสถานะการส่งข้อมูลจาก computer ซึ่งสัญญาณนี้จะเป็น pulse logic "0"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PC4-PC7 เป็น output port โดยส่งสัญญาณนี้ไปยังวงจรส่วน keyboard & display เพื่อควบคุมการ lock key เลือก printer (SW:A-D) และแสดงการส่งข้อมูลไปพิมพ์ที่ LED PRINTING:A-D โดย key (SW:A-D) จะถูก lock และ LED PRINTING:A-D จะติดเมื่อขา PC4-PC7 มี logic เป็น "0" และ key (SW:A-D) จะไม่ lock LED PRINTING:A-D จะดับเมื่อขา PC4-PC7 มี logic เป็น "1"

PORT NUMBER 23H

port นี้เป็น control port ที่ใช้ควบคุมว่าจะให้ port ต่างๆ ของ 8255 ทำงานใน mode ใด และเป็น input หรือ output port โดย port นี้จะ programe ให้ทำงานใน mode 0 โดยกำหนดให้ PA port เป็น input port และ PB และ PC port เป็น output port ซึ่งได้ control word = 90H

PORT NUMBER 40H

เป็น input port ขา 1A1-1A4 ใช้อ่านสถานะการส่งข้อมูลจาก computer จากวงจรส่วนของการ interupt (+INT:A-D) ถ้าสัญญาณนี้มี logic เป็น "1" หมายถึงมีการส่งข้อมูลจาก computer เข้ามา

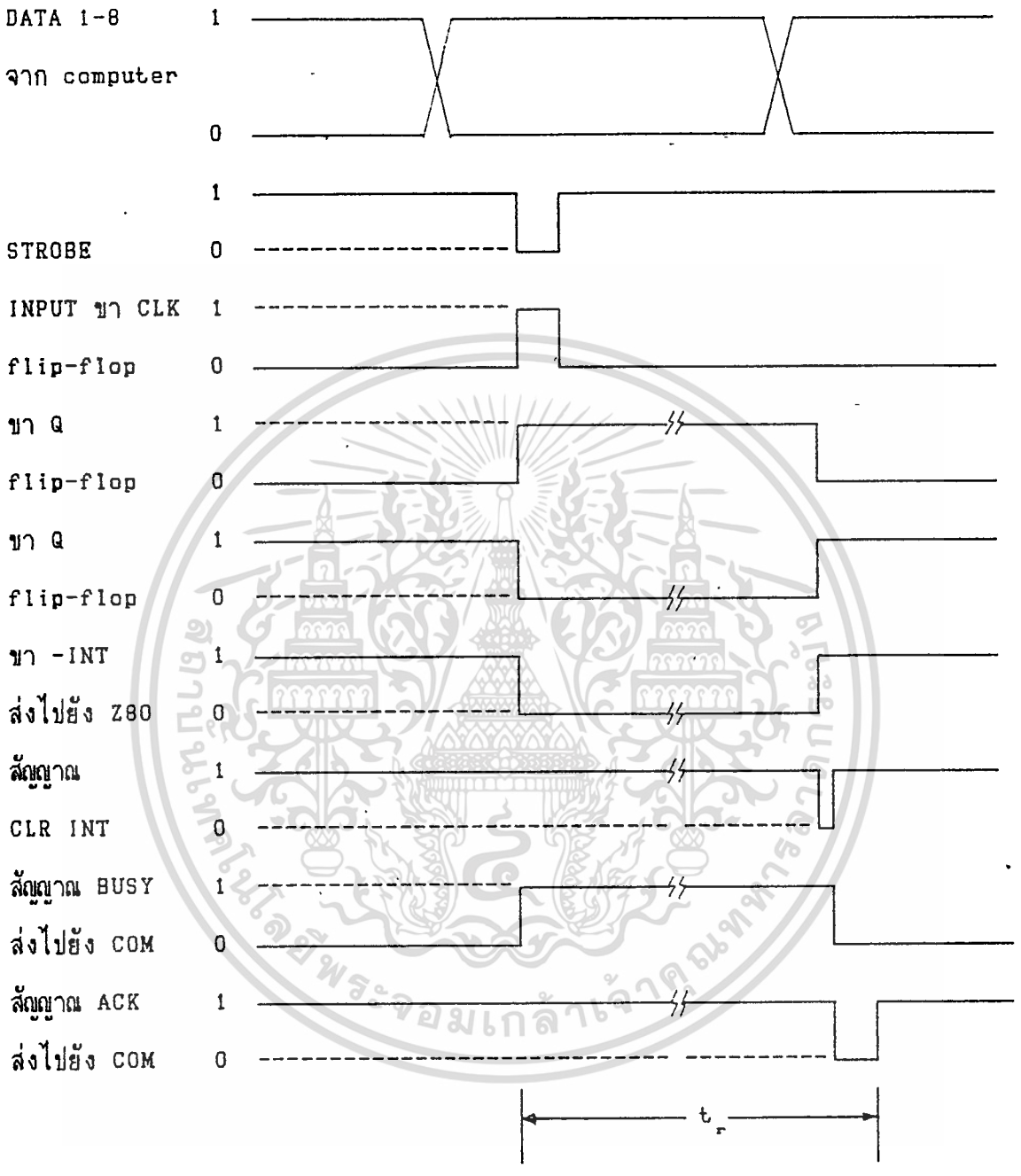
ขา 2A1-2A4 ใช้อ่านข้อมูลจาก key CLR_BUFF:A-D จากวงจรส่วนของ keyboard & display โดยถ้าขานี้มี logic เป็น "0" หมายถึงให้ clear buffer memory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ส่วน INTERUPT

จะประกอบด้วย IC11, IC12 74LS14 และ 74LS14 โดยสัญญาณ STORBE จาก COMPUTER (COM:A-MON:D) คือสัญญาณ -STB:A-STB:D จะส่งผ่าน INVERTER IC13 74LS14 เพื่อจะ INVERT สัญญาณ -STB:A-STB:D ซึ่งเดิมสัญญาณนี้จะเป็น PULSE "0" เป็น PULSE "1" เพื่อให้ FLIPFLOP IC11, IC13 74LS74 ทำงานในช่วงเวลาของขาลงของสัญญาณ PULSE-STB:A-STB:D ซึ่งเมื่อ COMPUTER ส่งสัญญาณ -STB:A-STB:D มาจะทำให้ IC11,IC12 มี OUTPUT ขา Q มี LOGIC เป็น "1" และสัญญาณที่ขา Q ของ IC11,IC12 จะส่งไปยังส่วนสัญญาณควบคุมเพื่อให้ Z80 ตรวจสอบว่ามีการส่งข้อมูลเข้ามาหรือ ไม่ ส่วนขา Q ของ IC11,IC12 นั้นจะต่อที่ INPUT ของ HAND GATE DIODE โดย OUTPUT ที่ขา ANODE ของ AND FATE DIODE นี้จะต่อกับขา -INT ของ Z80 โดยเมื่อมีการส่งข้อมูลจาก COMPUTER เข้ามาจะทำให้ขา Q นี้มี LOGIC เป็น "0" ซึ่งจะทำให้ขา -INT ที่ต่อกับ Z80 นั้นมี LOGIC เป็นศูนย์ด้วยทำให้ Z80 ได้รับสัญญาณ INTERUPT นี้โดยจุดประสงค์ก็จะใช้เพื่อแจ้งให้ Z80 รับข้อมูลที่ COMPUTER จะวิ่งไปบริการ INTERUPT โดยการรับข้อมูลจากที่ COMPUTER ส่งมาที่ ADDRESS 0038H เมื่อเสร็จสิ้นขบวนการรับข้อมูลที COMPUTER ส่งมาเรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



t_r : ช่วงเวลาที่ printer buffer อ่านข้อมูลที่ส่งมาจาก computer เก็บลง buffer memory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ส่วนการแสดงผลและ KEY

ในส่วนนี้ LED:BUSY,PE และ ERROR จะแสดงผลสถานนะของ PRINTER ทั้ง 2 ตัว คือตัวที่ 1 และ 2 และ LED PRINT:A-D จะแสดงผลกรณีที่ส่งข้อมูลเข้ามาและสัญญาณนี้ก็ได้จากส่วนของสัญญาณควบคุมคือสัญญาณ +KEY_EN:A-D LED ที่แสดงผลนี้จะติดพร้อมกับการ LOCK KEY ที่เลือก PRINTER ซึ่งหมายความว่าถ้า PRINTER ตัวที่ COMPUTER นั้น เลือกว่าแล้ว LED PRINTING จะติดพร้อมกับการ LOCK KEY เลือก PRINTER

ในชุดของ SW:A-SW:D เป็น KEY ที่ใช้เลือก PRINTER ที่จะส่งข้อมูลที่รับมาได้ไปพิมพ์ ซึ่งเลือก PRINTER ได้ 2 ตัว โดยเมื่อกด KEY ตัวนี้ LED ที่แสดงผล PRN:1,PRN:2 จะติดสลับกันไปมาเป็นลักษณะ TOGGLE เมื่อกด KEY SW:A-D นี้ในชุดของการเลือก PRINTER นี้ จะประกอบด้วย IC 74LS08 และ 74LS74 โดย IC 74LS08 จะมีขาหนึ่งซึ่งต่อกับสัญญาณ +KEY EN:A-D ซึ่งเป็นสัญญาณที่ใช้ควบคุมการกดของ KEY สัญญาณนี้ได้จากส่วนสัญญาณควบคุม

KRY CLR-BUFF:A-D เป็น KEY ที่ส่งไปยังส่วนสัญญาณควบคุมเพื่อแจ้งให้ Z80 รับทราบการ CLEAR ข้อมูลใน BUFFER MEMORY ในกรณีที่ต้องการยกเลิกการพิมพ์ข้อมูลที่หมดที่รับมา โดยเมื่อกด KEY นี้แล้วการ LOCK KEY เลือก PRINTER คือ SW:A-D จะถูกยกเลิกและ LED PRINTING:A-D ก็จะดับด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTION KEY	หน้าที่
SW:A	เลือก printer ที่ computer COM:A จะส่งไปพิมพ์
SW:B	"————————————" COM:B "————"
SW:C	"————————————" COM:C "————"
SW:D	"————————————" COM:D "————"
CLR_BUFF:A	clear ข้อมูลใน buffer memory ของ COM:A
CLR_BUFF:A	"————————————" COM:B
CLR_BUFF:B	"————————————" COM:B
CLR_BUFF:C	"————————————" COM:C
CLR_BUFF:D	"————————————" COM:D

DISPLAY LED	หน้าที่
BUSY:1	ใช้แสดงว่า printer ตัวที่ 1 (PRN:1) ว่างหรือไม่
BUSY:2	"————————————" 2 (PRN:2) "————"
PE:1	ใช้แสดงว่า printer ตัวที่ 1 (PRN:1) กระดาษหมดหรือไม่
PE:2	"————————————"2 (PRN:2) "————"
ERROR:1	ใช้แสดงว่า printer ตัวที่ 1 (PRN:1) error หรือไม่
ERROR:2	"————————————"2 (PRN:2) "————"
PRINTING:A	ใช้แสดงว่ากำลังข้อมูลจาก buffer memory ของ COM:A สู่ printer ที่ SW:A เลือก
PRINTING:B	ใช้แสดงว่ากำลังข้อมูลจาก buffer memory ของ COM:B สู่ printer ที่ SW:B เลือก
PRINTING:C	ใช้แสดงว่ากำลังข้อมูลจาก buffer memory ของ COM:C สู่ printer ที่ SW:C เลือก
PRINTING:D	ใช้แสดงว่ากำลังข้อมูลจาก buffer memory ของ COM:D สู่ printer ที่ SW:D เลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ส่วน CENTRONIC PARALLEL PORT

เป็น PORT ที่ใช้ติดต่อกับ COMPUTER ทั้ง 4 ตัวคือ PORT COM:A-D และ PORT ที่ใช้ส่งข้อมูล จากระบบไปยัง PRINTER ทั้ง 2 ตัว โดยจะใช้ PORT 8255 จำนวน 2 ตัว โปรแกรมให้เป็น INPUT และ OUTPUT PORT ส่วนของการรับข้อมูลเข้ามานั้นจะผ่าน IC 74LS374 ซึ่งเป็น LATCH ข้อมูลขนาด 8 bit เพื่อที่จะ Latch ข้อมูลที่ COMPUTER ส่งมาเพื่อไม่ให้ข้อมูลสูญหายขณะที่ Z80 ในระบบยังไม่ได้รับข้อมูลไปเก็บใน BUFFER MEMORY และสัญญาณที่ใช้ควบคุมให้ LATCH ข้อมูลที่ได้จากสัญญาณ +INT:A-D คือเมื่อ PULSE ของสัญญาณ -STB:A-D ในส่วนของ INTERUPT มีขาสัญญาณขาลงก็จะทำให้สัญญาณ +INT:A-D นี้มีสภาวะ LOGIC เป็น "1" ทันทีและในช่วงเวลาที่สัญญาณ +INT:A-D นี้เป็น "1" ข้อมูลที่ส่งมารอที่ขา D0-D7 ของ IC74LS374 ในส่วน CENTRONIC PARALLELPORT ก็จะถูก LOAD เข้า LATCH สู่ IC 74LS374 ทันที เมื่อ Z80 เข้าสู่โปรแกรมส่วนของการบริการ INTERUPT แล้วก็จะมาอ่านข้อมูลของ COMPUTER แต่ละตัวที่ส่งมาเก็บสู่ BUFFER MEMORY ทันที ส่วน PORT ที่ส่งข้อมูลจากระบบไปสู่ PRINTER นั้น จะผ่านมาทาง PORT 8255 เช่นกันโดยจะผ่าน IC74LS244 ซึ่งทำหน้าที่เป็น BUFFER เพื่อให้ข้อมูลที่ส่งจาก 8255 สามารถที่จะจ่ายกระแสให้ PRINTER ที่ต่อได้โดยที่ระดับ LOGIC ไม่ตกหรืออยู่ในระดับ LOGIC ที่ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT NUMBER 60H

เป็น input port ใช้รับข้อมูลที่ส่งมาจาก computer ทาง COM:A

PORT NUMBER 61H

เป็น input port ใช้รับข้อมูลที่ส่งมาจาก computer ทาง COM:B

PORT NUMBER 62H

เป็น input port ใช้รับข้อมูลที่ส่งมาจาก computer ทาง COM:C

PORT NUMBER 63H

เป็น control port เพื่อควบคุมให้ port ต่างๆ ของ 8255 ทำงานใน mode ใด และเป็น input หรือ output port โดยมี control word = 9BH ซึ่งจะกำหนดให้ PA,PB และ PC เป็น input port

PORT NUMBER 80H

เป็น input port ใช้รับข้อมูลที่ส่งมาจาก computer ทาง COM:D

PORT NUMBER 81H

เป็น output port ใช้ส่งข้อมูลจาก buffer memory ของ computer ที่เลือก printer ตัวที่ 1 (PRN:1)

PORT NUMBER 82H

เป็น output port ใช้ส่งข้อมูลจาก buffer memory ของ computer ที่เลือก printer ตัวที่ 2 (PRN:2)

PORT NUMBER 83H

เป็น control port เพื่อควบคุมให้ port ต่างๆ ของ 8255 ทำงานใน mode ใด และเป็น input หรือ output port โดยมี control word = 90H ซึ่งจะกำหนดให้ PA เป็น input port PB,PC เป็น output port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 DYNAMIC RAM

เป็น RAM ที่ทำหน้าที่เป็น BUFFER MENORY เพื่อเก็บข้อมูล ที่ส่งมาจาก COMPUTER COM:A-D โดยชุดของ BUFFER MEMORY นี้สามารถเลือกได้สูงสุดเท่ากับ 1 Mbyte และใช้ IC41256 ซึ่งเป็น DYNAMIC RAM 41256 โดยจะช่วงจะส่ง Address Column A9-A17 การควบคุมการเลือกส่ง Address นี้จะควบคุมโดยสัญญาณ MUX ซึ่งสัญญาณนี้ได้จาก DELAY LINE ซึ่งมีการ DELAY สัญญาณจากสัญญาณ MREQ ของ Z80 เท่ากับ 120ns IC14 ทำหน้าที่ MULTIPLEX ขา A7 กับ RFSH A7 ซึ่งสัญญาณ RFSH A7 นี้จะ Address ในการ Refresh DYNAMIC RAM ก็จะทำให้ Address RESH A7 ที่สร้างโดย IC16 74LS74 ที่หาร 2 ขา A6 Address ที่ใช้ Refresh DYNAMIC RAM ส่งไปยัง DYNAMIC RAM IC17 74LS374 เป็น OUTPUT PORT สร้าง Address AIS*,A16*,A17* และ PS1,PS2 ที่ใช้ในการเลือก BLANK และ PAGE ของ DYNAMIC RAM สัญญาณที่ใช้ในการเลือก BLANK นั้นคือขา A15*-A17* ส่วนสัญญาณที่ใช้ในการเลือก PAGE ของ DYNAMIC RAM สัญญาณที่ใช้ในการเลือก BLANK นั่นคือ ขา A15*-A17* ส่วนสัญญาณที่ใช้ในการเลือก PAGE คือ PS1-PS2 ซึ่งเลือก PAGE ได้สูงสุดเท่ากับ 4 PAGE ก็คือ 1 Mbyte พอดีโดยสัญญาณเลือก PAGE นี่จะส่งไปยัง IC20A 74LS139 DELYLINE ทำหน้าที่สร้างสัญญาณ MUX และสัญญาณ CAS จากสัญญาณ MREQ จาก Z80 โดยจะ DELAY สัญญาณจากสัญญาณ MREQ นี้ไป 120ns และ 200ns เพื่อเป็นสัญญาณ MUX และ CAS ตามลำดับ โดยสัญญาณ REFSH จาก Z80 จะถูก INVERT โดย IC19C 74LS04 เพื่อส่งไปยัง IC 15B,C 74LS32 เพื่อควบคุมไม่ให้เกิดสัญญาณ MUX และ CAS ขณะที่เกิดการ Refresh DYNAMIC RAM สำหรับ IC 19A-B IC18B ทำหน้าที่สร้างสัญญาณ CAS ของแต่ PAGE ของแต่ PAGE ของ DYNAMIC RAM และสัญญาณควบคุมการเขียนอ่าน RD,RD ของแต่ละ PAGE ถ้าจำนวนของ PAGE มากขึ้นในส่วนนี้จะต้องเพิ่มขึ้นตามจำนวน PAGE ที่ต้องการ ซึ่งรายละเอียดการทำงานสองส่วนต่าง ๆ ของ DYNAMIC RAM นี้ได้กล่าวไว้แล้วในส่วนของ DYNAMIC RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

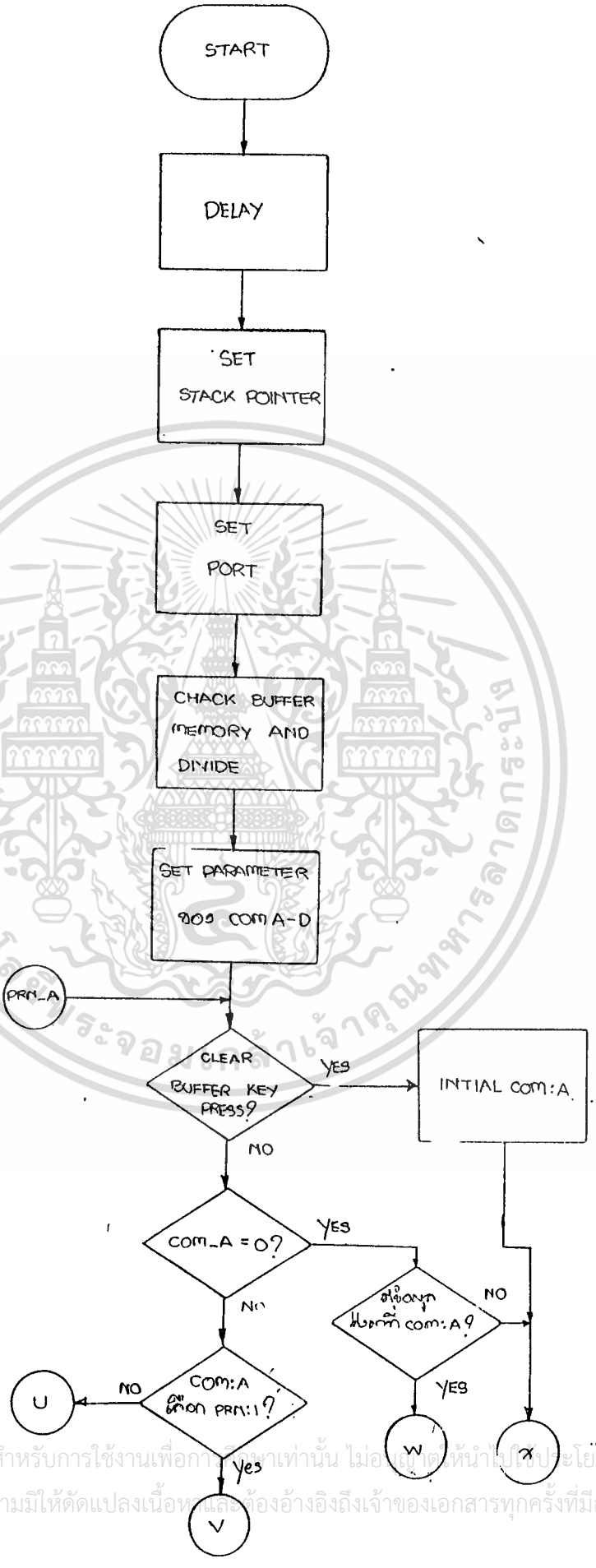
PORT NUMBER 0A0H

เป็น output port โดยแยกการทำงานเป็น 2 ส่วนคือ

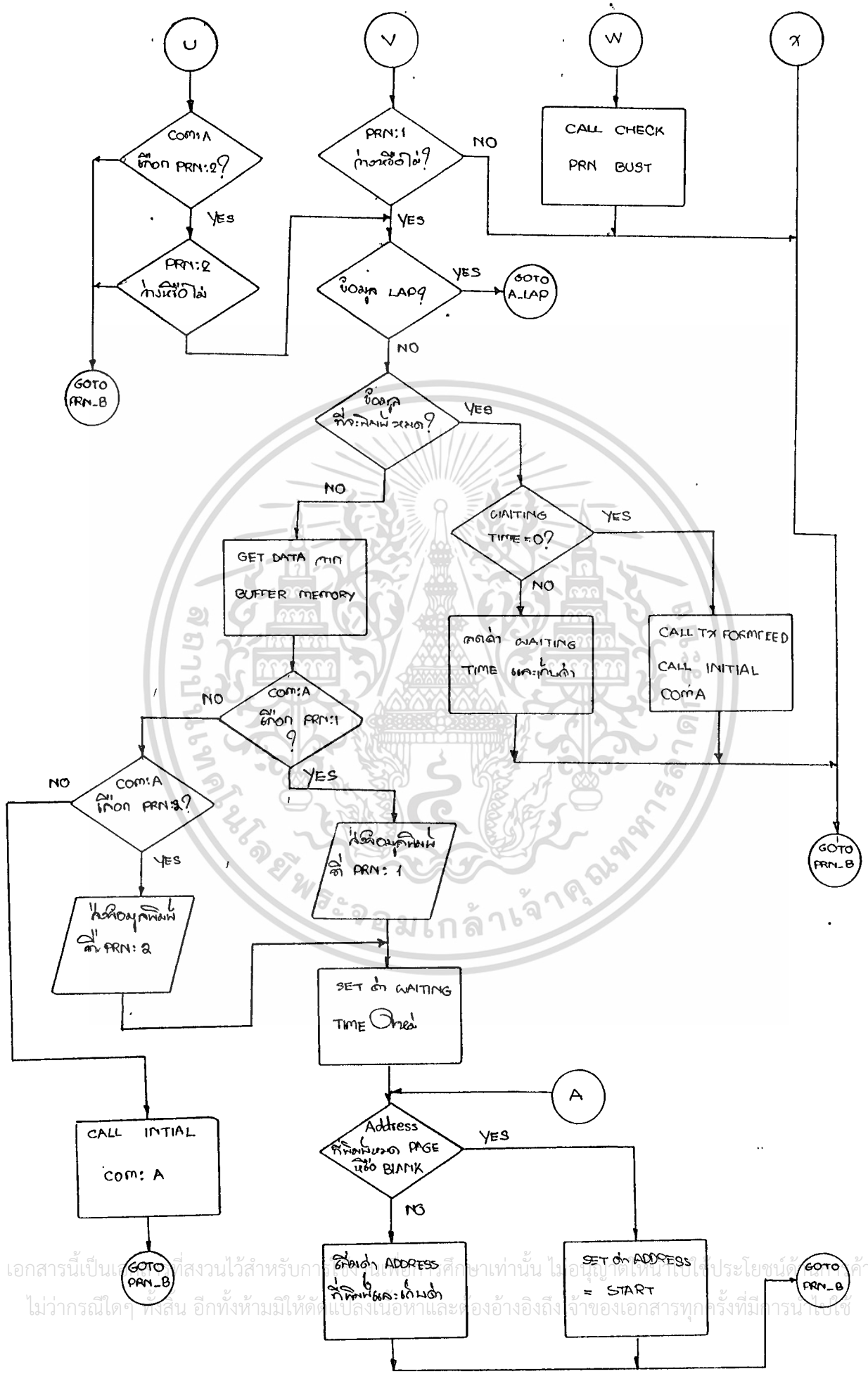
ขา Q0-Q2 เป็น output สร้างสัญญาณ A15*,A16* และ A17* เพื่อใช้เลือก blank ของ buffer memory คือ blank0-blank7

ขา Q3,Q4 เป็น output ใช้เลือก page ของ buffer memory คือเลือก page1 -page4

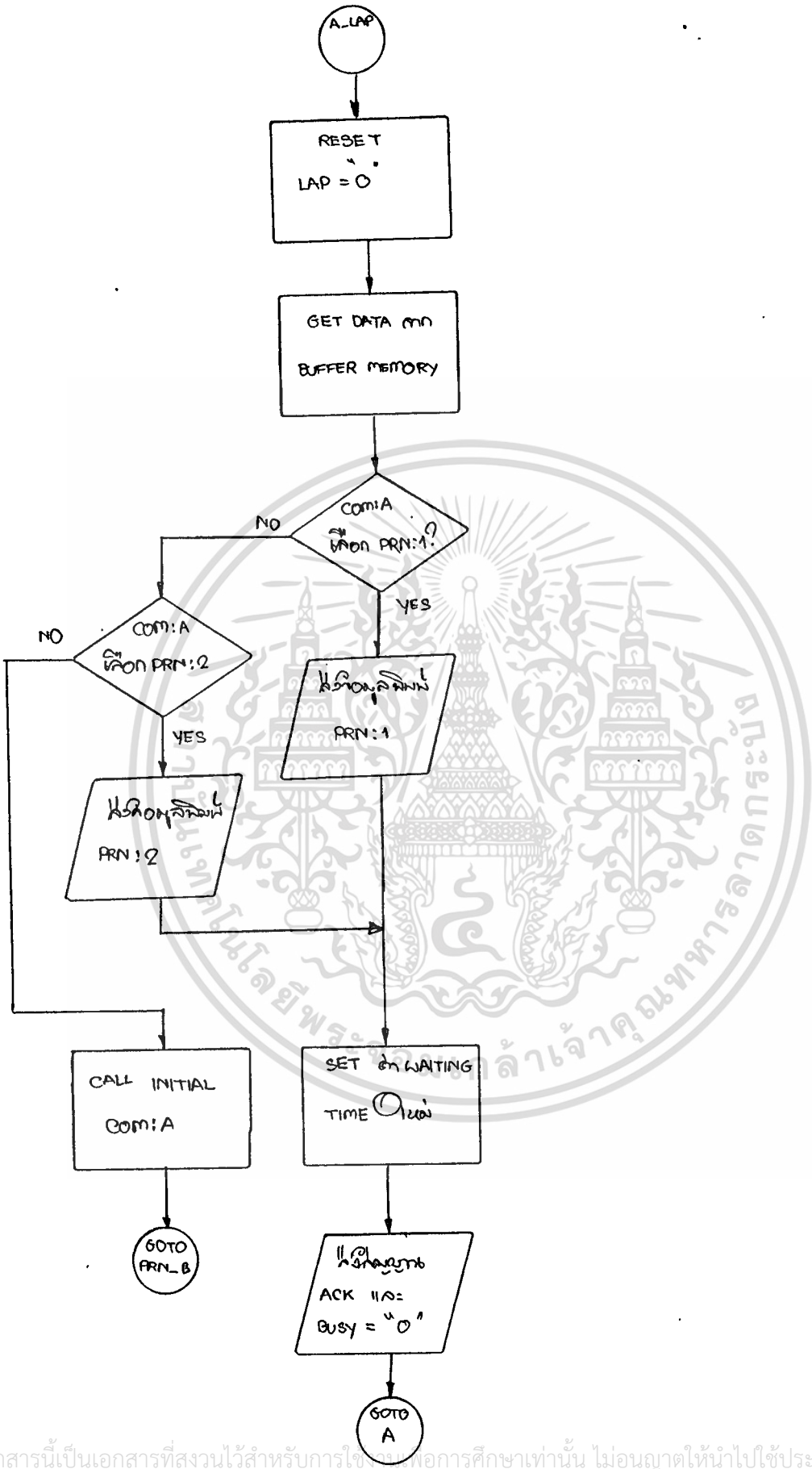
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



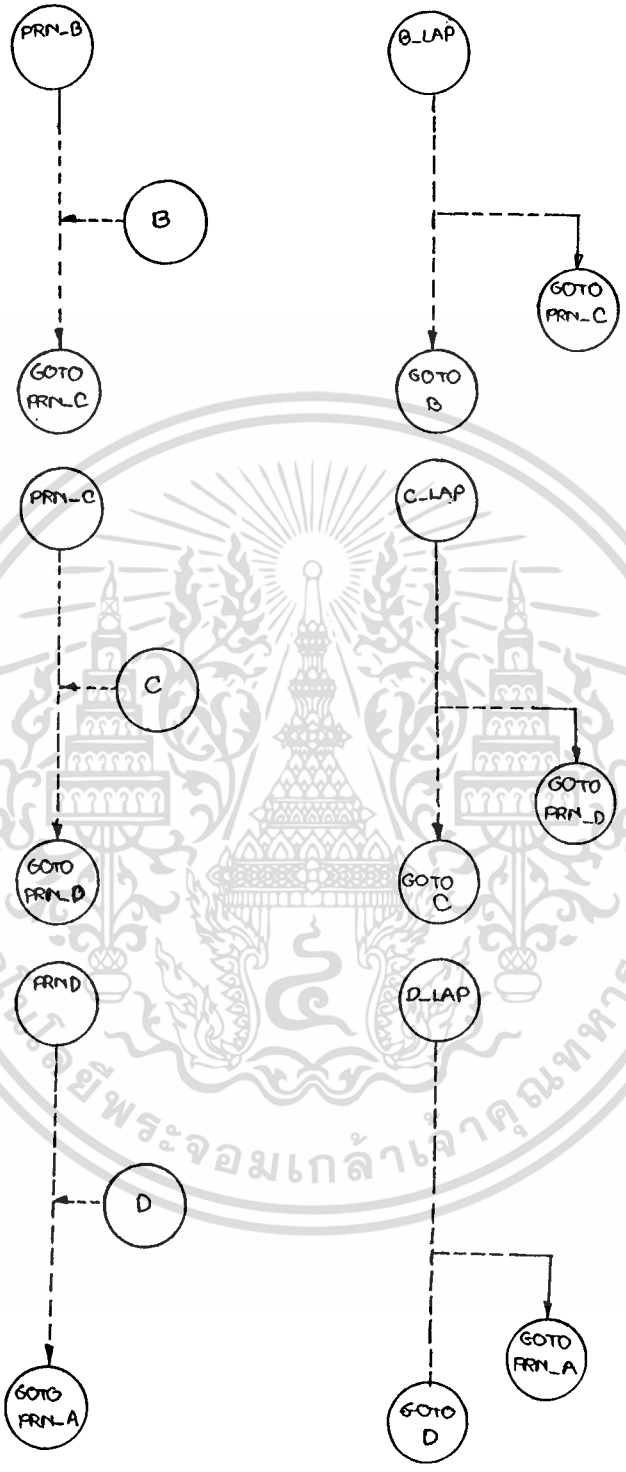
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



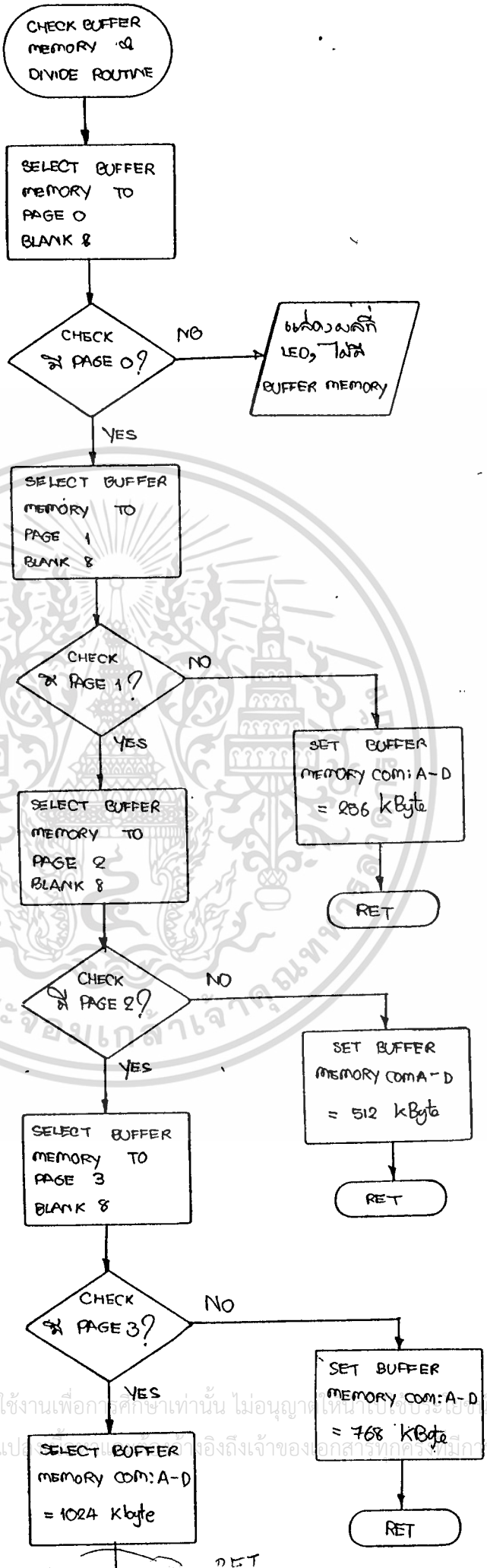
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



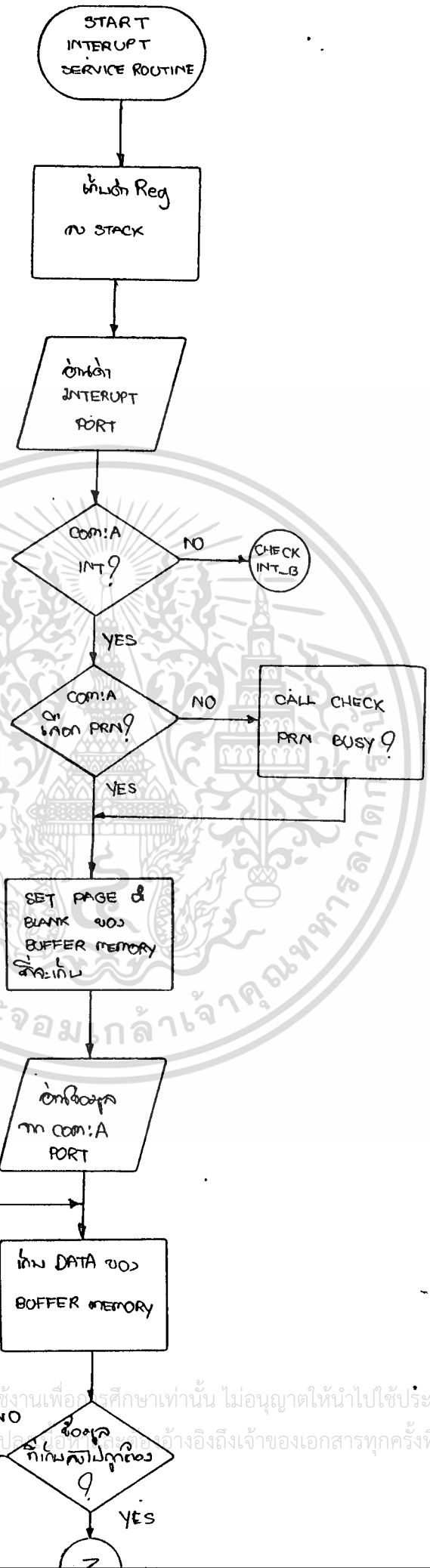
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



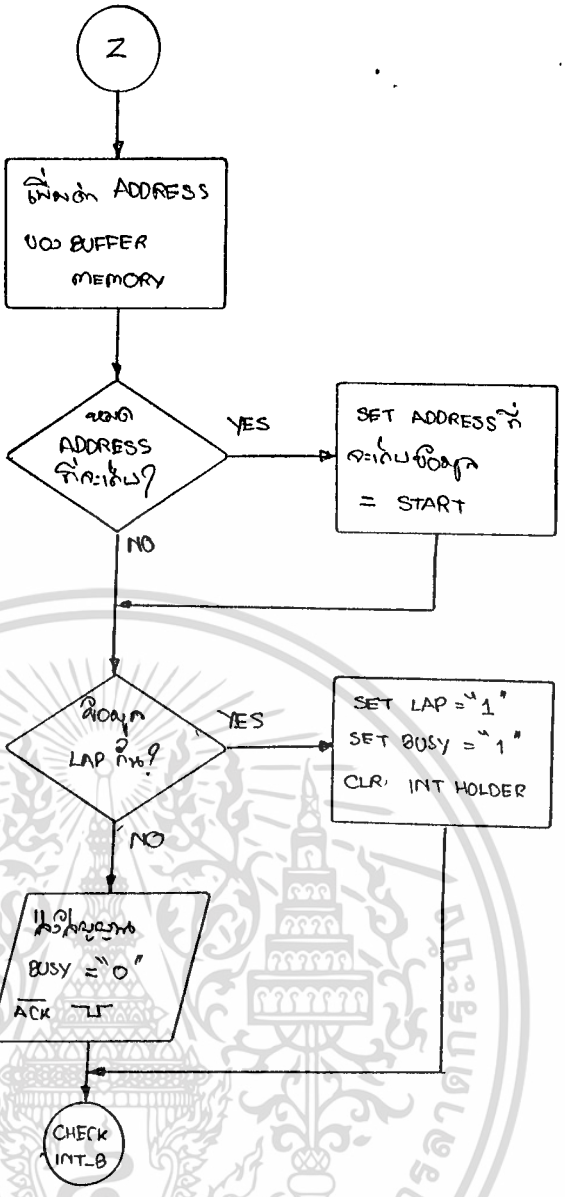
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

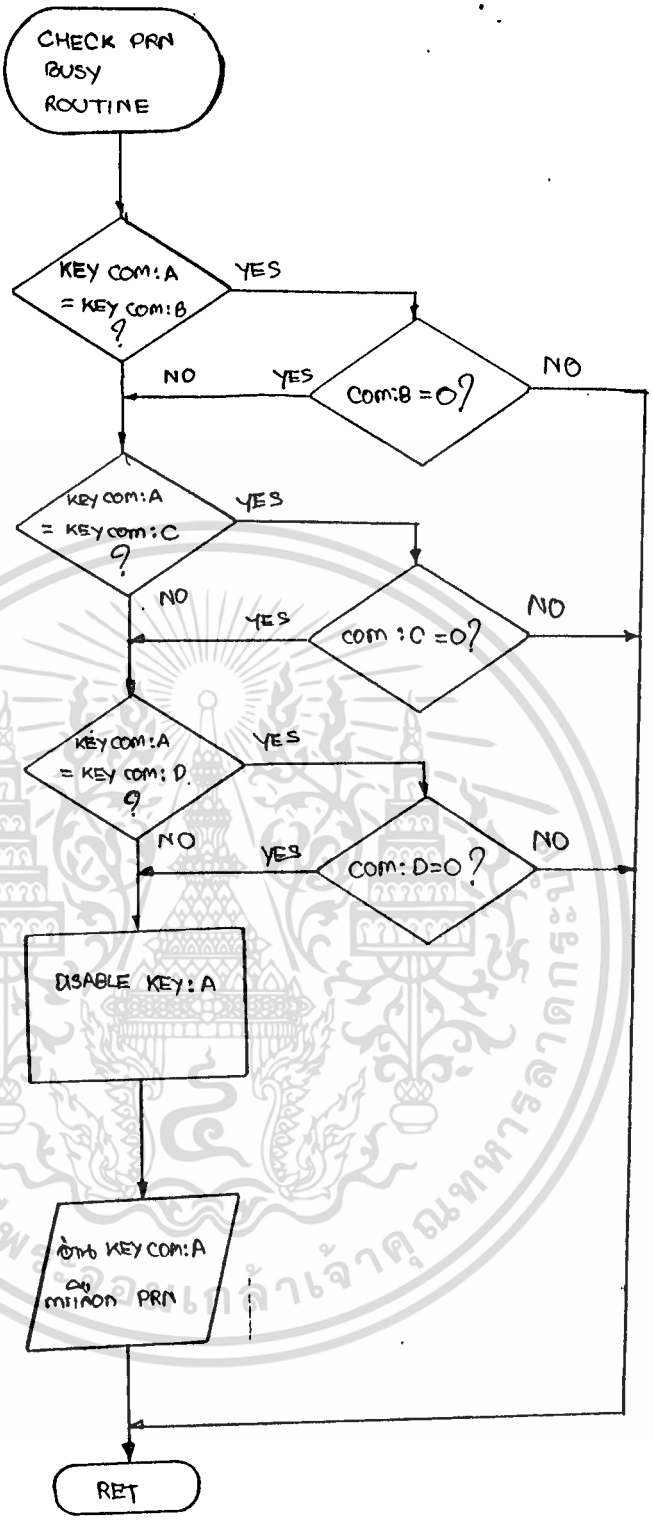


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MICROTEC ASMZ80 V4.3D

                        ;*******************************************************
                        ;    PRINTER BUFFER PROGRAME
                        ;    FOR Z80 CPU
                        ;*******************************************************
0000
0060                    COMA:       EQU 60H
0061                    COMB:       EQU 61H
0062                    COMC:       EQU 62H
0080                    COMD:       EQU 80H
0081                    PRN1:       EQU 81H
0082                    PRN2:       EQU 82H
0000                    KEYBIT_A:   EQU 0
0001                    KEYBIT_B:   EQU 1
0002                    KEYBIT_C:   EQU 2
0003                    KEYBIT_D:   EQU 3
0004                    ENKEYBIT_A: EQU 4
0005                    ENKEYBIT_B: EQU 5
0006                    ENKEYBIT_C: EQU 6
0007                    ENKEYBIT_D: EQU 7
0000                    INTBIT_A:   EQU 0
0001                    INTBIT_B:   EQU 1
0002                    INTBIT_C:   EQU 2
0003                    INTBIT_D:   EQU 3
0004                    BUSYBIT_A:  EQU 4
0005                    BUSYBIT_B:  EQU 5
0006                    BUSYBIT_C:  EQU 6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
27  0007                    BUSYBIT_D:   EQU 7
28                          ;ACK_A:      EQU 0  ,normal is "0"
29  0001                    ACK_B:       EQU 1
30  0002                    ACK_C:       EQU 2
31  0003                    ACK_D:       EQU 3
32  0000                    CINTBIT_A:   EQU 0
33  0001                    CINTBIT_B:   EQU 1
34  0002                    CINTBIT_C:   EQU 2
35  0003                    CINTBIT_D:   EQU 3
36  0004                    STB_1:       EQU 4
37  0005                    STB_2:       EQU 5
38  0006                    ENTXFF1BIT:  EQU 6
39  0007                    ENTXFF2BIT:  EQU 7
40  FFFF                    TW_CONST:    EQU 0FFFFH
41  000C                    FFCODE:      EQU 0CH
42  00A0                    DRAM:        EQU 0A0H
43  47FF                    STACK_AREA:  EQU 47FFH
44  0000
45                      ;*****************************************************
46                      ;    START OF PROGRAME
47                      ;*****************************************************
48  0000
49                                       ORG 0000H
50  0000
51  0000  06 00                          LD B,0
52  0002  10 FE             DELAY:       DJNZ DELAY
53  0004  31 FF 47                       LD SP,STACK_AREA
54  0007  CD BD 06                       CALL INIT_PORT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 55  000A  CD 7D 0A          CALL CHECK_MEM
 56  000D  3E FF             LD A,0FFH
 57  000F  32 0E 40          LD (INTKEY),A
 58  0012  AF                XOR A
 59  0013  32 0D 40          LD (CTRL),A
 60  0016  CD E7 08          CALL INIT_A
 61  0019  CD 20 09          CALL INIT_B
 62  001C  CD 5B 09          CALL INIT_C
 63  001F  CD 96 09          CALL INIT_D
 64  0022  ED 56             IM 1
 65  0024  FB                EI
 66  0025  C3 6F 02          JP PRN_A
 67  0028
 68                  ;*****************************************************
 69                  ;    INTERUPT SERVICE ROUTINE
 70                  ;*****************************************************
 71                          ORG 0038H
 72  0038
 73  0038  F5                PUSH AF
 74  0039  C5                PUSH BC
 75  003A  D5                PUSH DE
 76  003B  E5                PUSH HL
 77  003C
 78                  ;*****************************************************
 79                  ;INTERUPT SERVICE ROUTINE COM:A
 80                  ;*****************************************************
 81  003C
 82  003C  DB 40             IN A,40H    int  port
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 83  003E  CB 47                 BIT INTBIT_A,A
 84  0040  CA C4 00              JP Z,CHKINTB
 85  0043  3E 01                 LD A,1
 86  0045  32 0C 40              LD (INTR_A),A ;INTERUPTED
 87  0048  3A 08 40              LD A,(COM_A)
 88  004B  FE 00                 CP 0
 89  004D  CC DF 06              CALL Z,CHKPRNB_A
 90  0050  3A 02 40              LD A,(PBD_A)
 91  0053  D3 A0                 OUT (DRAM),A
 92  0055  2A 04 40              LD HL,(DADDR_A)
 93  0058  DB 60                 IN A,COMA
 94  005A  77          REWR_A:   LD (HL),A
 95  005B  BE                    CP (HL)
 96  005C  20 FC                 JR NZ,REWR_A
 97  005E  EB                    EX DE,HL
 98  005F  13                    INC DE
 99  0060  21 00 00              LD HL,0FFFFH+1
100  0063  AF                    XOR A
101  0064  ED 52                 SBC HL,DE
102  0066  20 16                 JR NZ,JNA1
103  0068  21 01 40              LD HL,STPPB_A
104  006B  3A 02 40              LD A,(PBD_A)
105  006E  BE                    CP (HL)
106  006F  20 13                 JR NZ,JNA2
107  0071  11 00 80              LD DE,8000H
108  0074  ED 53 04 40           LD (DADDR_A),DE
109  0078  AF                    XOR A
110  0079  32 02 40              LD (PBD_A),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
111  007C  18 11                    JR JNA3
112  007E  ED 53 04 40     JNA1:    LD (DADDR_A),DE
113  0082  18 0B                    JR JNA3
114  0084  3C              JNA2:    INC A
115  0085  32 02 40                 LD (PBD_A),A
116  0088  11 00 80                 LD DE,8000H
117  008B  ED 53 04 40              LD (DADDR_A),DE
118  008F  21 02 40        JNA3:    LD HL,PBD_A
119  0092  3A 03 40                 LD A,(PBP_A)
120  0095  BE                       CP (HL)
121  0096  20 1C                    JR NZ,JNA4
122  0098  2A 06 40                 LD HL,(PADDR_A)
123  009B  AF                       XOR A
124  009C  ED 52                    SBC HL,DE
125  009E  20 14                    JR NZ,JNA4
126  00A0  3E 01                    LD A,1      ;SET BUSY:A
127  00A2  32 09 40                 LD (LAP_A),A
128  00A5  3A 0D 40                 LD A,(CTRL)
129  00A8  CB E7                    SET BUSYBIT_A,A
130  00AA  32 0D 40                 LD (CTRL),A
131  00AD  D3 21                    OUT (21H),A
132  00AF  CD 87 08                 CALL CLR_INT_A
133  00B2  18 10                    JR CHKINTB
134  00B4  CD 87 08        JNA4:    CALL CLR_INT_A
135  00B7  3A 0D 40                 LD A,(CTRL) ;TX ACK:A & BUSY:A
136  00BA  E6 F0                    AND 0F0H
137  00BC  D3 21                    OUT (21H),A
138  00BE  00                       NOP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
139  00BF  00                              NOP
140  00C0  F6 0F                           OR 0FH
141  00C2  D3 21                           OUT (21H),A
142  00C4
143                        ;**** END OF INTERUPT SERVICE ROUTINE OF COM:A ****
144  00C4
145                        ;*****************************************************
146                        ;   INTERUPT SERVICE ROUTINE COM:B
147                        ;*****************************************************
148  00C4
149  00C4  DB 40                 CHKINTB:  IN A,40H
150  00C6  CB 4F                           BIT INTBIT_B,A
151  00C8  CA 50 01                        JP Z,CHKINTC
152  00CB  3E 01                           LD A,1
153  00CD  32 1B 40                        LD (INTR_B),A ;INTERUPTED
154  00D0  3A 17 40                        LD A,(COM_B)
155  00D3  FE 00                           CP 0
156  00D5  CC 49 07                        CALL Z,CHKPRNB_B
157  00D8  3A 11 40                        LD A,(PBD_B)
158  00DB  D3 A0                           OUT (DRAM),A
159  00DD  2A 13 40                        LD HL,(DADDR_B)
160  00E0  DB 61                           IN A,COMB
161  00E2  77                    REWR_B:   LD (HL),A
162  00E3  BE                              CP (HL)
163  00E4  20 FC                           JR NZ,REWR_B
164  00E6  EB                              EX DE,HL
165  00E7  13                              INC DE
166  00E8  21 00 00                        LD HL,0FFFFH+1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
167  00EB  AF                        XOR A
168  00EC  ED 52                     SBC HL,DE
169  00EE  20 18                     JR NZ,JNB1
170  00F0  21 10 40                  LD HL,STPPB_B
171  00F3  3A 11 40                  LD A,(PBD_B)
172  00F6  BE                        CP (HL)
173  00F7  20 15                     JR NZ,JNB2
174  00F9  11 00 80                  LD DE,8000H
175  00FC  ED 53 13 40               LD (DADDR_B),DE
176  0100  3A 0F 40                  LD A,(STTPB_B)
177  0103  32 11 40                  LD (PBD_B),A
178  0106  18 11                     JR JNB3
179  0108  ED 53 13 40     JNB1:     LD (DADDR_B),DE
180  010C  18 0B                     JR JNB3
181  010E  3C              JNB2:     INC A
182  010F  32 11 40                  LD (PBD_B),A
183  0112  11 00 80                  LD DE,8000H
184  0115  ED 53 13 40               LD (DADDR_B),DE
185  0119  21 11 40        JNB3:     LD HL,PBD_B
186  011C  3A 12 40                  LD A,(PBP_B)
187  011F  BE                        CP (HL)
188  0120  20 1C                     JR NZ,JNB4
189  0122  2A 15 40                  LD HL,(PADDR_B)
190  0125  AF                        XOR A
191  0126  ED 52                     SBC HL,DE
192  0128  20 14                     JR NZ,JNB4
193  012A  3E 01                     LD A,1          ;SET BUSY:B
194  012C  32 18 40                  LD (LAP_B),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
195  012F  3A 0D 40                    LD A,(CTRL)
196  0132  CB EF                       SET BUSYBIT_B,A
197  0134  32 0D 40                    LD (CTRL),A
198  0137  D3 21                       OUT (21H),A
199  0139  CD 93 08                    CALL CLR_INT_B
200  013C  18 12                       JR CHKINTC
201  013E  CD 93 08          JNB4:     CALL CLR_INT_B
202  0141  3A 0D 40                    LD A,(CTRL) ;TX ACK:B & BUSY:B
203  0144  E6 F0                       AND 0F0H
204  0146  F6 01                       OR ACK_B
205  0148  D3 21                       OUT (21H),A
206  014A  00                          NOP
207  014B  00                          NOP
208  014C  F6 0F                       OR 0FH
209  014E  D3 21                       OUT (21H),A
210  0150
211                        ;**** END OF INTERUPT SERVICE ROUTINE OF COM:B ****
212  0150
213                        ;*****************************************************
214                        ;    INTERRUPT SERVICE ROUTINE COM:C
215                        ;*****************************************************
216  0150
217  0150  DB 40             CHKINTC:  IN A,40H
218  0152  CB 57                       BIT INTBIT_C,A
219  0154  CA DC 01                    JP Z,CHKINTD
220  0157  3E 01                       LD A,1
221  0159  32 28 40                    LD (INTR_C),A ;INTERUPTED
222  015C  3A 24 40                    LD A,(COM_C)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
223  015F  FE 00                        CP 0
224  0161  CC B3 07                     CALL Z,CHKPRNB_C
225  0164  3A 1E 40                     LD A,(PBD_C)
226  0167  D3 A0                        OUT (DRAM),A
227  0169  2A 20 40                     LD HL,(DADDR_C)
228  016C  DB 62                        IN A,COMC
229  016E  77              REWR_C:      LD (HL),A
230  016F  BE                           CP (HL)
231  0170  20 FC                        JR NZ,REWR_C
232  0172  EB                           EX DE,HL
233  0173  13                           INC DE
234  0174  21 00 00                     LD HL,0FFFFH+1
235  0177  AF                           XOR A
236  0178  ED 52                        SBC HL,DE
237  017A  20 18                        JR NZ,JNC1
238  017C  21 1D 40                     LD HL,STPPB_C
239  017F  3A 1E 40                     LD A,(PBD_C)
240  0182  BE                           CP (HL)
241  0183  20 15                        JR NZ,JNC2
242  0185  11 00 80                     LD DE,8000H
243  0188  ED 53 20 40                  LD (DADDR_C),DE
244  018C  3A 1C 40                     LD A,(STTPB_C)
245  018F  32 1E 40                     LD (PBD_C),A
246  0192  18 11                        JR JNC3
247  0194  ED 53 20 40        JNC1:     LD (DADDR_C),DE
248  0198  18 0B                        JR JNC3
249  019A  3C                 JNC2:     INC A
250  019B  32 1E 40                     LD (PBD_C),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
251  019E  11 00 80                    LD DE,8000H
252  01A1  ED 53 20 40                 LD (DADDR_C),DE
253  01A5  21 1E 40          JNC3:     LD HL,PBD_C
254  01A8  3A 1F 40                    LD A,(PBP_C)
255  01AB  BE                          CP (HL)
256  01AC  20 1C                       JR NZ,JNC4
257  01AE  2A 22 40                    LD HL,(PADDR_C)
258  01B1  AF                          XOR A
259  01B2  ED 52                       SBC HL,DE
260  01B4  20 14                       JR NZ,JNC4
261  01B6  3E 01                       LD A,1      ;SET BUSY:C
262  01B8  32 25 40                    LD (LAP_C),A
263  01BB  3A 0D 40                    LD A,(CTRL)
264  01BE  CB F7                       SET BUSYBIT_C,A
265  01C0  32 0D 40                    LD (CTRL),A
266  01C3  D3 21                       OUT (21H),A
267  01C5  CD 9F 08                    CALL CLR_INT_C
268  01C8  18 12                       JR CHKINTD
269  01CA  CD 9F 08          JNC4:     CALL CLR_INT_C ;TX ACK:C & BUSY:C
270  01CD  3A 0D 40                    LD A,(CTRL)
271  01D0  E6 F0                       AND 0F0H
272  01D2  F6 02                       OR ACK_C
273  01D4  D3 21                       OUT (21H),A
274  01D6  00                          NOP
275  01D7  00                          NOP
276  01D8  F6 0F                       OR 0FH
277  01DA  D3 21                       OUT (21H),A
278  01DC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
279                     ;**** END OF INTERUPT SERVICE ROUTINE OF COM:C ****
280  01DC
281                     ;*********************************************************
282                     ;     INTERUPT SERVICE ROUTINE COM:D
283                     ;*********************************************************
284  01DC
285  01DC  DB 40            CHKINTD:    IN A,40H
286  01DE  CB 5F                        BIT INTBIT_D,A
287  01E0  CA 68 02                     JP Z,QUIT_INT
288  01E3  3E 01                        LD A,1
289  01E5  32 35 40                     LD (INTR_D),A ;INTERUPTED
290  01E8  3A 31 40                     LD A,(COM_D)
291  01EB  FE 00                        CP 0
292  01ED  CC 1D 08                     CALL Z,CHKPRNB_D
293  01F0  3A 2B 40                     LD A,(PBD_D)
294  01F3  D3 A0                        OUT (DRAM),A
295  01F5  2A 2D 40                     LD HL,(DADDR_D)
296  01F8  DB 80                        IN A,COMD
297  01FA  77               REWR_D:     LD (HL),A
298  01FB  BE                           CP (HL)
299  01FC  20 FC                        JR NZ,REWR_D
300  01FE  EB                           EX DE,HL
301  01FF  13                           INC DE
302  0200  21 00 00                     LD HL,OFFFFH+1
303  0203  AF                           XOR A
304  0204  ED 52                        SBC HL,DE
305  0206  20 18                        JR NZ,JND1
306  0208  21 2A 40                     LD HL,STPPB_D
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
307  020B  3A 2B 40                    LD A,(PBD_D)
308  020E  BE                          CP (HL)
309  020F  20 15                       JR NZ,JND2
310  0211  11 00 80                    LD DE,8000H
311  0214  ED 53 2D 40                 LD (DADDR_D),DE
312  0218  3A 29 40                    LD A,(STTPB_D)
313  021B  32 2B 40                    LD (PBD_D),A
314  021E  18 11                       JR JND3
315  0220  ED 53 2D 40       JND1:     LD (DADDR_D),DE
316  0224  18 0B                       JR JND3
317  0226  3C                JND2:     INC A
318  0227  32 2B 40                    LD (PBD_D),A
319  022A  11 00 80                    LD DE,8000H
320  022D  ED 53 2D 40                 LD (DADDR_D),DE
321  0231  21 2B 40          JND3:     LD HL,PBD_D
322  0234  3A 2C 40                    LD A,(PBP_D)
323  0237  BE                          CP (HL)
324  0238  20 1C                       JR NZ,JND4
325  023A  2A 2F 40                    LD HL,(PADDR_D)
326  023D  AF                          XOR A
327  023E  ED 52                       SBC HL,DE
328  0240  20 14                       JR NZ,JND4
329  0242  3E 01                       LD A,1      ;SET BUSY:D
330  0244  32 32 40                    LD (LAP_D),A
331  0247  3A 0D 40                    LD A,(CTRL)
332  024A  CB FF                       SET BUSYBIT_D,A
333  024C  32 0D 40                    LD (CTRL),A
334  024F  D3 21                       OUT (21H),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
335  0251  CD AB 08                        CALL CLR_INT_D
336  0254  18 12                           JR QUIT_INT
337  0256  CD AB 08          JND4:         CALL CLR_INT_D
338  0259  3A 0D 40                        LD A,(CTRL) ;TX ACK:D & BUSY:D
339  025C  E6 F0                           AND 0F0H
340  025E  F6 03                           OR ACK_D
341  0260  D3 21                           OUT (21H),A
342  0262  00                              NOP
343  0263  00                              NOP
344  0264  F6 0F                           OR 0FH
345  0266  D3 21                           OUT (21H),A
346  0268
347                ;**** END OF INTERUPT SERVICE ROUTINE OF COM:D ****
348  0268
349  0268  E1                 QUIT_INT:    POP HL
350  0269  D1                              POP DE
351  026A  C1                              POP BC
352  026B  F1                              POP AF
353  026C  FB                              EI
354  026D  ED 4D                           RETI
355  026F
356                ;********** END OF INTERUPT SERVICE ROUTINE **********
357  026F
358                ;*****************************************************
359                ;    PRINT DATA OF COM:A
360                ;*****************************************************
361  026F
362  026F  DB 40                PRN_A:     IN A,40H  ;KEY CLR_BUFF PRESS ?
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
363  0271  E6 10          AND 10H     บิต 4 เท่า
364  0273  28 12          JR Z,LA1
365  0275  3A 08 40       LD A,(COM_A) ;PRN FOR COM:A BUSY
366  0278  FE 00          CP 0
367  027A  20 11          JR NZ,LA2
368  027C  3A 0C 40       LD A,(INTR_A) ;IN FIRST TIME PRN IS BUSY
369  027F  FE 01          CP 1          ;BUT NOW READY ?
370  0281  CC DF 06       CALL Z,CHKPRNB_A
371  0284  C3 81 03       JP PRN_B
372  0287  CD E7 08  LA1:  CALL INIT_A
373  028A  C3 81 03       JP PRN_B
374  028D  FE 01     LA2:  CP 1
375  028F  20 08          JR NZ,LA3
376  0291  CD B7 08       CALL BUSY1  ;CHECK PRN:1 UNBUSY ?
377  0294  C2 81 03       JP NZ,PRN_B
378  0297  18 0A          JR LA4
379  0299  FE 02     LA3:  CP 2
380  029B  20 EA          JR NZ,LA1
381  029D  CD BC 08       CALL BUSY2  ;CHECK PRN:2 UNBUSY ?
382  02A0  C2 81 03       JP NZ,PRN_B
383  02A3  F3        LA4:  DI
384  02A4  3A 09 40       LD A,(LAP_A)
385  02A7  FE 01          CP 1
386  02A9  CA 39 03       JP Z,A_LAP
387  02AC  21 02 40       LD HL,PBD_A ;PAGE & BLANK D == P ?
388  02AF  3A 03 40       LD A,(PBP_A)
389  02B2  BE             CP (HL)
390  02B3  20 25          JR NZ,TX_A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
391  02B5  ED 5B 04 40                LD DE,(DADDR_A) ;PADDR == DADDR ?
392  02B9  2A 06 40                   LD HL,(PADDR_A)
393  02BC  AF                         XOR A
394  02BD  ED 52                      SBC HL,DE
395  02BF  20 19                      JR NZ,TX_A
396  02C1  2A 0A 40                   LD HL,(TW_A) ;WAIT TIME == 0 ?
397  02C4  2B                         DEC HL
398  02C5  7C                         LD A,H
399  02C6  B5                         OR L
400  02C7  22 0A 40                   LD (TW_A),HL
401  02CA  28 04                      JR Z,END_A
402  02CC  FB                         EI
403  02CD  C3 81 03                   JP PRN_B
404  02D0  CD D1 09          END_A:   CALL TXFF_A
405  02D3  CD E7 08                   CALL INIT_A
406  02D6  FB                         EI
407  02D7  C3 81 03                   JP PRN_B
408  02DA
409  02DA  3A 03 40          TX_A:    LD A,(PBP_A) ;SELECT PAGE & BLANK OF DRAM
410  02DD  D3 A0                      OUT (DRAM),A
411  02DF  2A 06 40                   LD HL,(PADDR_A)
412  02E2  3A 08 40                   LD A,(COM_A) ;CHECK COM:A SELECT PRN ?
413  02E5  FE 01                      CP 1
414  02E7  20 0F                      JR NZ,P2
415  02E9  7E                         LD A,(HL)
416  02EA  D3 81                      OUT (PRN1),A
417  02EC  CD C1 08                   CALL STB1
418  02EF  01 FF FF                   LD BC,TW_CONST ;SET TW_A PARAMETER
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
419  02F2  ED 43 0A 40                    LD (TW_A),BC
420  02F6  18 11                           JR LA5
421  02F8  FE 02                P2:        CP 2
422  02FA  20 8B                           JR NZ,LA1
423  02FC  7E                              LD A,(HL)
424  02FD  D3 82                           OUT (PRN2),A
425  02FF  CD D4 08                        CALL STB2
426  0302  01 FF FF                        LD BC,TW_CONST
427  0305  ED 43 0A 40                     LD (TW_A),BC
428  0309  23                   LA5:       INC HL
429  030A  01 00 00                        LD BC,0FFFFH+1
430  030D  E5                              PUSH HL
431  030E  AF                              XOR A
432  030F  ED 42                           SBC HL,BC
433  0311  E1                              POP HL
434  0312  20 12                           JR NZ,LA6
435  0314  21 01 40                        LD HL,STPPB_A ;PAGE & BLANK == END ?
436  0317  3A 03 40                        LD A,(PBP_A)
437  031A  BE                              CP (HL)
438  031B  20 0E                           JR NZ,LA7
439  031D  3A 00 40                        LD A,(STTPB_A) ;SET PRINT ADDRESS TO STAR
440  0320  32 03 40                        LD (PBP_A),A
441  0323  21 00 80                        LD HL,8000H
442  0326  22 06 40             LA6:       LD (PADDR_A),HL
443  0329  18 0A                           JR LA8
444  032B  3C                   LA7:       INC A
445  032C  32 03 40                        LD (PBP_A),A
446  032F  21 00 80                        LD HL,8000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
447  0332  22 06 40                        LD (PADDR_A),HL
448  0335  FB                    LA8:       EI
449  0336  C3 81 03                        JP PRN_B
450  0339
451  0339  AF                    A_LAP:     XOR A
452  033A  32 09 40                        LD (LAP_A),A
453  033D  3A 03 40                        LD A,(PBP_A)
454  0340  D3 A0                           OUT (DRAM),A
455  0342  2A 06 40                        LD HL,(PADDR_A)
456  0345  3A 08 40                        LD A,(COM_A)
457  0348  FE 01                           CP 1
458  034A  20 0F                           JR NZ,CHK_P21
459  034C  7E                              LD A,(HL)
460  034D  D3 81                           OUT (PRN1),A
461  034F  CD C1 08                        CALL STB1
462  0352  01 FF FF                        LD BC,TW_CONST
463  0355  ED 43 0A 40                     LD (TW_A),BC
464  0359  18 12                           JR LA9
465  035B  FE 02                 CHK_P21:  CP 2
466  035D  C2 87 02                        JP NZ,LA1
467  0360  7E                              LD A,(HL)
468  0361  D3 82                           OUT (PRN2),A
469  0363  CD D4 08                        CALL STB2
470  0366  01 FF FF                        LD BC,TW_CONST
471  0369  ED 43 0A 40                     LD (TW_A),BC
472  036D  3A 0D 40              LA9:      LD A,(CTRL)
473  0370  E6 F0                           AND 0F0H
474  0372  CB A7                           RES BUSYBIT_A,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
475  0374  D3 21                    OUT (21H),A
476  0376  00                       NOP
477  0377  00                       NOP
478  0378  F6 0F                    OR 0FH
479  037A  32 0D 40                 LD (CTRL),A
480  037D  D3 21                    OUT (21H),A
481  037F  18 88                    JR LA5
482  0381
483                    ;*****************************************************
484                    ;    PRINT DATA COM:B
485                    ;*****************************************************
486  0381
487  0381  DB 40          PRN_B:    IN A,40H  ;KEY CLR_BUFF PRESS ?
488  0383  E6 20                    AND 20H
489  0385  28 12                    JR Z,LB1
490  0387  3A 17 40                 LD A,(COM_B) ;PRN FOR COM:B BUSY
491  038A  FE 00                    CP 0
492  038C  20 11                    JR NZ,LB2
493  038E  3A 1B 40                 LD A,(INTR_B) ;IN FIRST TIME PRN IS BUSY
494  0391  FE 01                    CP 1          ;BUT NOW READY ?
495  0393  CC 49 07                 CALL Z,CHKPRNB_B
496  0396  C3 95 04                 JP PRN_C
497  0399  CD 20 09          LB1:   CALL INIT_B
498  039C  C3 95 04                 JP PRN_C
499  039F  FE 01             LB2:   CP 1
500  03A1  20 08                    JR NZ,LB3
501  03A3  CD B7 08                 CALL BUSY1  ;CHECK PRN:1 UNBUSY ?
502  03A6  C2 95 04                 JP NZ,PRN_C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้