ปีการศึกษา 2534

การส่งภาพผ่านสายโทรศัพท์

โดย

1. นายกิตติวุฒิ ชัยรัตน์ 311009
2. นายเกรียงศักดิ์ อัศวรัตน์ 311013
3. นายโชติพัชร์ ภรณวลัย 311070

อาจารย์ที่ปรึกษา

อ.ประภากร สุวรรณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

008507

ปริญญานิพนธ์ปีการศึกษา 2534

ภาควิชา อิเลคทรอนิคส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โทรศัพท์ภาพ

ผู้จัดทำ

1. นายกิตติวุฒิ ชัยรัตน์ 4C 31.1009
2. นายเกรียงศักดิ์ อัศวรัตน์ 4C 31.1013
3. นายโชติพัชร์ ภรณวลัย 4C 31.1070

.....อาจารย์ที่ปรึกษา

(อาจารย์ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งภาพผ่านสายโทรศัพท์

กิตติวุฒิ ชัยรัตน์ 31.1009
เกรียงศักดิ์ อัศวรัตน์ 31.1013
โชติพัชร์ ภรณวลัย 31.1070
อาจารย์ที่ปรึกษา
อ.ประภากร สุวรรณะ
ปีการศึกษา 2534

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ เป็นการนำเสนอการส่งสัญญาณภาพไปตามสายส่ง โดยใช้สัญญาณวีดีโอ (video) จากกล้องวีดีโอ มาทำการแยกสัญญาณซิงค์ (sync) แล้วนำสัญญาณวีดีโอ ซึ่งเป็นสัญญาณอนาลอค (analog signal)มาแปลงให้เป็นสัญญาณดิจิตอล (digital signal) โดยใช้อนาลอคทูดิจิตอลคอนเวอร์เตอร์ (analog to digital converter) ที่มีความเร็วสูงขนาด 6 บิท (bit) ซึ่งจะทำให้ระดับความเข้มของภาพมีถึง64 ระดับ แล้วเก็บเข้าหน่วยความจำซึ่งใช้ สแตติกแรม (static RAM)ขนาด 16 กิโลไบท์ (kilobyte) โดยมีวงจรส่วนควบคุมการอ้างแอดเดรส ซึ่งควบคุมโดยสัญญาณซิงค์ที่แยกออกมา เมื่อได้ข้อมูลหรือสัญญาณดิจิตอลเก็บไว้ในหน่วยความจำแล้ว สามารถส่งข้อมูลนั้นโดยการแปลงข้อมูลจากขนานเป็นอนุกรม แล้วส่งผ่านไปตามสายส่งด้วยความเร็ว 2400 บิทต่อวินาที (bit per second) ในส่วนภาครับนั้น สัญญาณที่ได้จากสายส่งจะถูกแปลงข้อมูลจากอนุกรมเป็นขนาน แล้วนำสัญญาณดิจิตอลที่ได้ไปเก็บไว้ในหน่วยความจำ พร้อมที่จะแปลงสัญญาณดิจิตอลเป็นอนาลอค แล้วนำไปรวมกับสัญญาณซิงค์ที่สร้างขึ้นใหม่ จะได้สัญญาณวีดีโอ ส่งต่อไปให้จอมอนิเตอร์ ซึ่งจะทำให้เกิดภาพที่มีรายละเอียด 128*128 จุดและมีระดับความเข้ม 64 ระดับ

ในโครงงานนี้ สามารถส่งภาพในระยะทางที่ไม่ไกลนัก แต่ก็สามารถปรับปรุงให้ส่งได้ระยะไกลๆ โดยการเชื่อมโมเดม (modem) เข้ากับภาคส่ง และภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VIDEO TRANSMITTER VIA TELEPHONE

Kittivut Chairat 31.1009

Kriengsak Asavarat 31.1013

Chotipat Pornavarai 31.1070

Prapakorn Suwanna Advisor

1991

Abstract

This project is represented the image transmission through the transmission line. From video camera, video signal is seperated to vertical sync and horizontal sync. Subsequently video signal, analog signal, is converted to digital signal by 6 bits Flash Analog to Digital Converter therefore the image is showed in 64 color levels, from white to black. Digital signal is stored in memory unit,16 kilobytes static RAM, by controlling addresses from hardware that is controlled by vertical sync and horizontal sync. When digital signal is already stored in memory unit, it is sent through transmission line with 2400 bits per second by converting parallel data to serial data. In the receiver part, when serial data is received, it is converted to parallel data, digital signal, and stored in memory unit. Digital signal in memory unit is converted to analog signal and sumed with sync, vertical sync and horizontal sync. Video signal, composed of sync and analog signal, is applied to monitor then it shows an image with 128*128 pixels and 64 color levels.

This project can send an image in restricted distance but it can connect to modem at the transmission part and the receiver part for long distance transmission.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่1...บทนำ		1
บทที่2...2.1	ทฤษฎีเบื้องต้นเกี่ยวกับสัญญาณภาพ	2
2.2	สัญญาณซิงค์ในแนวนอนและแนวตั้ง	4
2.3	สัญญาณแบล็งค์ในแนวนอนและแนวตั้ง	4
2.4	สัญญาณภาพ	5
2.5	วิธีการถ่ายโอนข้อมูล	5
2.51	การถ่ายโอนข้อมูลแบบขนาน	5
2.52	การถ่ายโอนข้อมูลแบบอนุกรม	6
2.6	รูปแบบการติดต่อสื่อสารแบบอนุกรม	7
2.7	วงจรภาคส่ง	8
2.71	วงจรเลื่อนข้อมูล	9
2.72	วงจรสร้างบิทเริ่มต้น	10
2.8	วงจรภาครับ	12
2.81	วงจรหาบิทเริ่มต้น	12
2.82	วงจรเลื่อนข้อมูล	13
2.9	ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม	13
บทที่3...3.1	บล็อคไดอะแกรมของวงจรรวม	14
3.2	วงจรแยกสัญญาณซิงค์	14
3.3	วงจรสร้างสัญญาณclock	14
3.4	วงจรควบคุมแอดเดรสแนวคอลัมน์	18
3.5	วงจรควบคุมแอดเดรสแนวโรว์	18
3.6	วงจรแปลงสัญญาณจากอนาลอกเป็นดิจิตอล	21
3.7	วงจรแปลงสัญญาณจากดิจิตอลเป็นอนาลอก	21
3.8	วงจรภาคส่ง	24
3.9	วงจรภาครับ	24
3.10	วงจรหน่วยความจำ	28
3.11	วงจรสร้างสัญญาณซิงค์	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.12 วงจรรวมสัญญาณภาพและสัญญาณซิงค์ 28
บทที่4...การทดลองและผลการทดลอง 32
บทที่5...วิจารณ์และสรุป 33

กิตติกรรมประกาศ 34
หนังสืออ้างอิง 35

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

		หน้า
บทที่2...	2.1 การสแกนในแนวนอน	2
	2.2 การสแกนในแนวสลับ	3
	2.3 ลักษณะของสัญญาณภาพ	5
	2.4 การส่งข้อมูลแบบขนาน	6
	2.5 การส่งข้อมูลแบบอนุกรม	7
	2.6 รูปแบบการติดต่อสื่อสารข้อมูลแบบอนุกรม	8
	2.7 การแปลงข้อมูลแบบขนานให้เป็นแบบอนุกรม	8
	2.8 การจัดขาของไอซีเบอร์74166	9
	2.9 วงจรเลื่อนข้อมูลแบบอนุกรมขนาด 8 บิทโดยใช้ไอซีเบอร์74166	10
	2.10 ไดอะแกรมเวลาการทำงานของวงจรสร้างบิทเริ่มต้น	11
	2.11 วงจรสมบูรณ์ของวงจรส่งข้อมูลแบบอนุกรม	11
	2.12 ไดอะแกรมเวลาของวงจรหาบิทเริ่มต้น	12
	2.13 วงจรหาบิทเริ่มต้นของวงจรรับข้อมูล	13
บทที่3...	3.1 BLOCK DIAGRAM	15
	3.2 SYNC SEPARATOR	16
	3.3 CLOCK GENERATOR	17
	3.4 CONTROL COLUMN ADDRESS	19
	3.5 CONTROL ROW ADDRESS	20
	3.6 ANALOG TO DIGITAL CONVERTER	22
	3.7 DIGITAL TO ANALOG CONVERTER	23
	3.8 CLOCK 2400 Hz	25
	3.9 TRANSMITTER	26
	3.10 RECEIVER	27
	3.11 MEMORY	29
	3.12 SYNC GENERATOR	30
	3.13 SUMMING	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

บทที่2...2.1 การทำงานของไอซี 74166 9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการสื่อสารคมนาคมในรูปแบบต่างๆ ได้มีการพัฒนาไปอย่างมากมาย และมีส่วนร่วมในชีวิตของพวกเราตลอดเวลา การสื่อสารทางโทรศัพท์ก็เป็นส่วนหนึ่งที่มีความสำคัญ และมีบทบาทมากอย่างหนึ่ง แต่การสื่อสารทางโทรศัพท์ก็ตอบสนองความต้องการแก่ผู้ใช้เพียงการได้ยิน จนกระทั่งมีการตอบสนองแก่ผู้ใช้ทั้งการได้ยินและการเห็นภาพของคู่สนทนา โครงงานนี้เป็นการทดลองการส่งสัญญาณภาพไปตามสายโทรศัพท์ เพื่อต้องการให้คู่สนทนาสามารถเห็นกันได้ แต่ภาพที่ได้ยังคงเป็นภาพนิ่งอยู่ เนื่องจากข้อจำกัดของสายโทรศัพท์ แต่ก็พอจะเป็นแนวทางในการพัฒนาต่อไป ข้าพเจ้าหวังว่าโครงงานนี้จะเป็นประโยชน์ต่อผู้ที่สนใจ และผู้อ่านไม่มากก็น้อย

ผู้จัดทำ

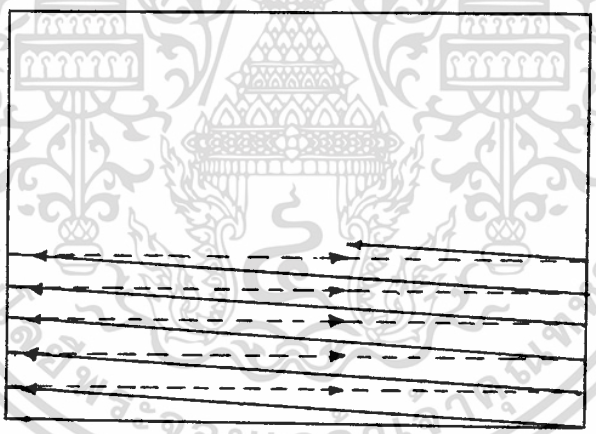
1. กิตติวุฒิ ชัยรัตน์ 4C 31.1009
2. เกรียงศักดิ์ อัศวรัตน์ 4C 31.1013
3. โชติพัชร์ ภรณวลัย 4C 31.1070

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี

2.1 ทฤษฎีเบื้องต้นเกี่ยวกับสัญญาณภาพ

ภาพที่ฉายตามโรงภาพยนตร์เป็นภาพวิ่ง (continuous motion picture) ซึ่งเกิดขึ้นโดยการฉายภาพนิ่งต่อเนื่องบนจอภาพ โดยคนเราไม่สามารถแยกภาพแต่ละภาพออกจากกันได้ นั่นคือ คนเราเห็นภาพต่อเนื่องกันไป ซึ่งจะเกิดเมื่อฉายภาพด้วยความเร็ว 24 ภาพ(frame) ต่อวินาที แต่ระบบในการส่งแบบโทรทัศน์นั้นสัญญาณที่ส่งมาเป็นสัญญาณอิเลคทรอนิกส์ ซึ่งในการส่งแต่ละภาพประกอบไปด้วยจุดจำนวนมากมายเรียงต่อเนื่องกัน โดยแต่ละจุดจะมีความสว่างมืดหรืออาจเป็นระดับความเข้มของสีต่างๆ ภาพในเครื่องรับโทรทัศน์จะถูกสแกนต่อเนื่องกันไปทีละเส้นดังในรูปที่ 2.1



รูปที่ 2.1 การสแกนในแนวนอน

: เส้นทึบแทนการลากจากขวามาซ้าย

: เส้นประแทนการลากจากซ้ายมาขวา

ภาพในโทรทัศน์ก็เกิดจากการเรียงกันออกมาเป็นเส้นจากภาพหนึ่งไปอีกภาพหนึ่งคือเริ่มต้นจากจุดบนซ้ายสแกนจากซ้ายไปขวาจากบนลงล่างวิธีการนี้เรียกว่าการสแกนเชิงเส้นในแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับของการสแกนเป็นดังนี้

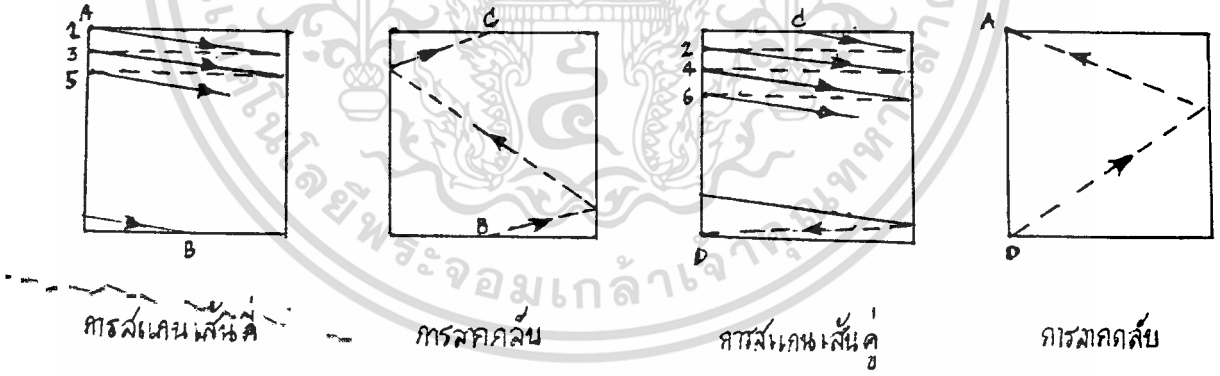
1 ลำแสงอิเลคตรอนจะถูกส่งออกมาตามแนวนอน

2 ที่จุดปลายของเส้นลำแสงจะถูกลากกลับอย่างรวดเร็วมาทางซ้ายเพื่อเริ่มการสแกน

ใหม่ ช่วงเวลาลากกลับนี้เรียกว่า retrace หรือ flyback ในช่วงนี้จะไม่มีข้อมูลในหลอดภาพดังนั้นช่วงเวลานี้จึงควรเร็วมาก

3 เมื่อลำแสงเลื่อนกลับมาทางซ้าย ตำแหน่งในแนวดิ่งจะเลื่อนต่ำลงมาเกิดการสแกนเส้นใหม่จนในที่สุดถึงขอบล่างขวาจะมีการสแกนในแนวตั้ง เพื่อไปยังขอบบนซ้ายเพื่อสแกนภาพในแนวนอนเฟรมใหม่

ความถี่ของการสแกนภาพของโทรทัศน์จะใช้อัตราการส่งภาพ 30 ภาพต่อวินาที แต่อย่างไรก็ตามยังไม่เร็วพอในการแก้ปัญหาการสั่นกระพริบของภาพ ดังนั้นจึงใช้วิธีสแกนภาพโดยการสลับ(interlacing) กล่าวคือจะมีการสแกน 2 ครั้ง(field) ใน 1 ภาพ(frame) ครั้งแรกสแกนเส้นเลขคี่ 1, 3, 5, 7,... จนถึงเส้นคี่สุดท้ายของภาพแล้วจึงกลับมาสแกนเส้นคู่ 2, 4, 6, 8,... จนครบ ในการสแกนด้วยอัตราเร็ว 25 ภาพต่อวินาที จะมีการสแกนในแนวตั้งด้วยความเร็ว 50 Hz แต่ในระบบ 25 ภาพต่อวินาทีจะมีการสแกนในแนวตั้งด้วยความเร็ว 60 Hz รูปแสดงการสแกนภาพในแนวสลับแสดงในรูปที่ 2.2



รูปที่ 2.2 การสแกนภาพในแนวสลับ

ในการสแกนในแนวตั้งด้วยอัตราเร็ว60Hz ช่วงเวลาในการสแกนในแนวตั้งเท่ากับ 1/60 วินาที ซึ่งจะประกอบไปด้วยการสแกนในแนวตั้งในแต่ละครั้งเป็นครึ่งหนึ่งของการสแกนในระบบ 525 เส้น นั่นคือ 262.5 เส้น จำนวนของเส้นสแกนใน 1 วินาทีจะเท่ากับ 262.5 x 60 = 15750 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นความเร็วการสแกนในแนวนอนเท่ากับ 15750 เส้นต่อวินาทีจะได้ช่วงเวลาในการสแกนในแนวนอนคือ 1/15750 = 63.5 ไมโครวินาที สำหรับในประเทศไทยใช้

ระบบแบบ 625 เส้นซึ่งความถี่ในการสแกนภาพคือ 25 ภาพต่อวินาทีจะได้ความเร็วในการสแกนในแนวนอนเท่ากับ 25 x 625 = 15625 Hz และเวลาในการสแกนแนวนอนเท่ากับ 64 µs การสแกนในแต่ละภาพจะใช้เวลา 1/50 = 20 ms แต่ในระบบ 625 เส้นจะใช้เวลา 1/60 = 16.67 ms

2.2 สัญญาณซิงค์ในแนวนอนและแนวตั้ง

ในการสแกนภาพนั้น การสแกนจะต้องเริ่มด้วยเวลาที่แน่นอนตรงกับเครื่องส่ง เพื่อให้ข้อมูลของภาพแสดงตรงตำแหน่งที่ถูกต้อง ในการที่จะให้เครื่องส่งและเครื่องรับมีการส่งและรับภาพที่สัมพันธ์กัน จำเป็นต้องมีสัญญาณซิงค์ส่งมากับสัญญาณภาพด้วย สัญญาณซิงค์นี้จะเป็นพัลซ์รูปสี่เหลี่ยม ซึ่งใช้ในการควบคุมการสแกนทั้งทางเครื่องรับและเครื่องส่ง

สัญญาณซิงค์นี้จะถูกส่งรวมมากับสัญญาณภาพ เพื่อประกอบเป็นสัญญาณรวมสำหรับเครื่องรับ สัญญาณนี้จะเกิดในระหว่างช่วงของการแบล๊งค์ ซึ่งไม่มีข้อมูลของภาพในการส่ง ช่วงที่ข้อมูลของภาพแบล๊งค์จะตรงกับช่วงที่ลำอิเลคตรอนลากกลับจากขวามาซ้าย สัญญาณซิงค์แนวนอนจะเกิดขึ้นในช่วงสุดท้ายของการสแกนเส้นตามแนวนอน ซึ่งเป็นการเริ่มลากกลับตามแนวนอน สัญญาณซิงค์ตามแนวตั้งจะเกิดตอนที่ภาพสแกนถึงตำแหน่งล่างสุดของจอภาพ เพื่อเป็นการลากกลับของลำอิเลคตรอนตามแนวตั้ง

ในการสแกนเส้นสแกนตามแนวนอนด้วยความถี่ 15625 เฮิร์ท ความถี่ของสัญญาณซิงค์ในแนวนอนจะเท่ากับ 15625 เฮิร์ทด้วย ส่วนการสแกนภาพตามแนวตั้งสแกนด้วยความถี่ 50 เฮิร์ท สัญญาณซิงค์ในแนวตั้งจะเท่ากับ 50 เฮิร์ท

2.3 สัญญาณแบล๊งค์ในแนวนอนและแนวตั้ง

ในระบบโทรทัศน์สัญญาณแบล๊งค์คือ สัญญาณที่ทำให้เป็นสีดำ ในส่วนของสัญญาณวีดีโอ โวลเตจของสัญญาณแบล๊งค์จะอยู่ที่ระดับของสีดำ ระดับโวลเตจของสีดำนี้จะไปทำให้กระแสที่ใช้ในการยิงลำอิเลคตรอนหยุดไหล ทำให้ไม่มีแสงออกมาที่จอภาพ จุดประสงค์ของสัญญาณแบล๊งค์ ก็เพื่อไม่ให้มองเห็นภาพเส้นที่ลากกลับในช่วงของการสแกน

สัญญาณแบล๊งค์ในแนวนอนมีความถี่ 15625 เฮิร์ท ทำให้เกิดการแบล๊งค์ในช่วงของเส้นที่ลากกลับมาจากทางขวามาทางซ้าย สัญญาณแบล๊งค์ในแนวตั้งมีความถี่ 60 เฮิร์ท ทำให้เกิดการแบล๊งค์ ในส่วนลากกลับจากส่วนล่างขึ้นส่วนบน ช่วงเวลาของสัญญาณแบล๊งค์ในแนวนอนมีค่าประมาณ 20% ของสัญญาณเส้นตามแนวนอนที่มีค่า 64 ไมโครวินาที ดังนั้นสัญญาณแบล๊งค์ตามแนวนอนมีค่าเท่ากับ 64x0.2 = 12.8 ไมโคร

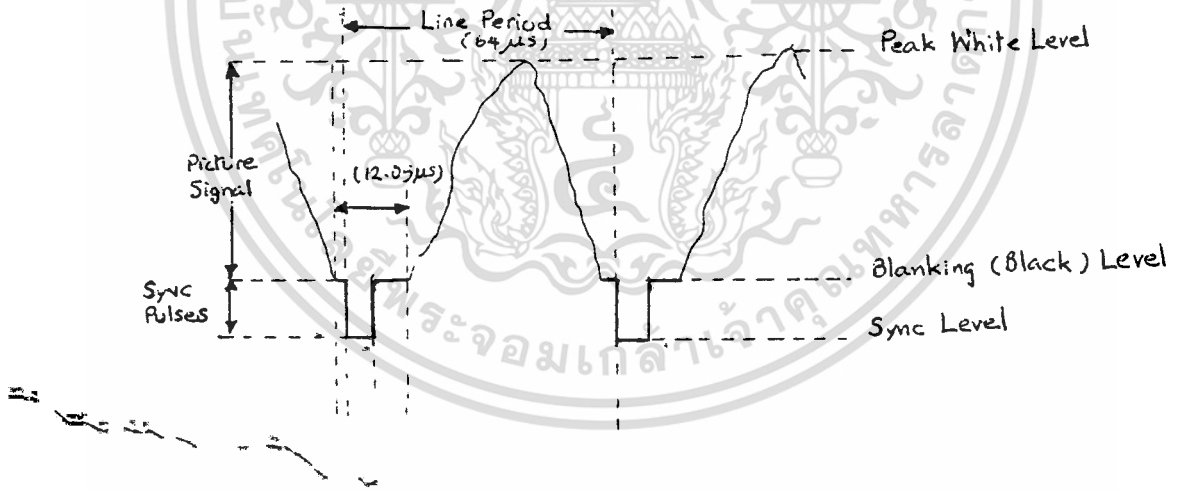
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วินาที ซึ่งแสดงให้รู้ว่าช่วงเวลาของการลากเส้นกลับจะต้องสิ้นสุดภายใน 12.8 ไมโครวินาที

สำหรับช่วงเวลาของสัญญาณแบล๊งค์ตามแนวตั้ง มีค่าประมาณ 8% ของสัญญาณตามแนวตั้งที่มีช่วงเวลาใน 1 ภาพเท่ากับ 20 มิลลิวินาที ดังนั้นสัญญาณแบล๊งค์ตามแนวตั้งจะมีค่าเท่ากับ 20x0.08 = 1.6 มิลลิวินาที ซึ่งแสดงให้เห็นว่าการลากกลับของภาพจากจุดล่างสุดไปจุดบนสุดต้องเสร็จสิ้นภายในเวลา 1.6 มิลลิวินาที

2.4 สัญญาณภาพ

สัญญาณภาพรวม (composite video signal) จะประกอบไปด้วย สัญญาณข้อมูลภาพ สัญญาณแบล๊งค์ และสัญญาณซิงค์ ในส่วนของสัญญาณแบล๊งค์และซิงค์ ยังแบ่งออกเป็นสัญญาณซิงค์และแบล๊งค์ในแนวนอน และสัญญาณซิงค์และแบล๊งค์ในแนวตั้ง ความสว่างหรือระดับความเข้มของแต่ละจุดในภาพของสัญญาณโทรทัศน์ ขึ้นอยู่กับระดับโวลเตจของสัญญาณภาพ ลักษณะของสัญญาณภาพแสดงดังรูปที่ 2.3



รูปที่ 2.3 แสดงลักษณะของสัญญาณภาพ

2.5 วิธีการถ่ายโอนข้อมูล

การถ่ายโอนข้อมูลแบ่งออกเป็น 2 แบบคือ การถ่ายโอนข้อมูลแบบขนาน และการถ่ายโอนข้อมูลแบบอนุกรม ซึ่งจะมีลักษณะการส่งและประโยชน์ในการใช้งานต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

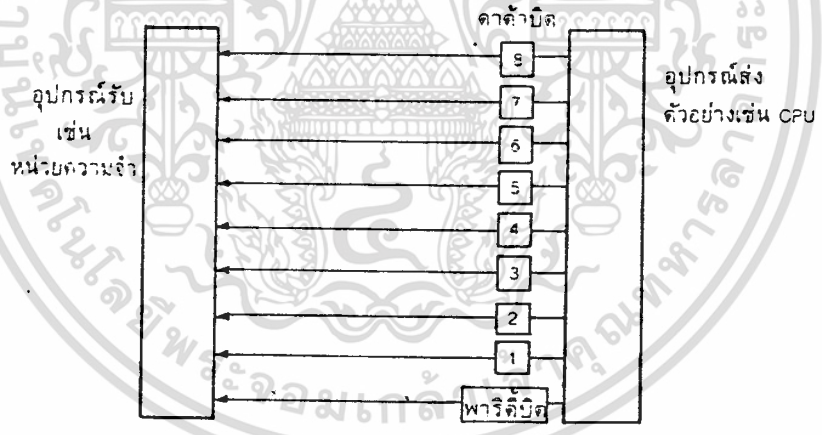
2.51 การถ่ายโอนข้อมูลแบบขนาน

ลักษณะการส่งข้อมูลแบบขนาน ทำได้โดยการส่งข้อมูลทีละ 1 ไบท์ คือ 8 บิท จากอุปกรณ์ส่งไปยังอุปกรณ์รับ ตัวกลางระหว่าง 2 เครื่องจะต้องมีช่องทาง

ให้ข้อมูลอย่างน้อย 8 ช่องทาง โดยมากจะเป็นสายขนานให้กระแสไฟฟ้าวิ่งมากกว่าจะเป็นตัวกลางชนิดอื่น แต่เนื่องจากมีสัญญาณสูญหายไปกับความต้านทานของสาย ดังนั้นระยะทางระหว่าง 2 เครื่อง ไม่ควรจะเกิน 100 ฟุต ปัญหาที่เกิดขึ้นหากระยะทางของสายมากกว่านี้คือ ระดับของกราวน์ในทางไฟฟ้าที่จุดรับผิดไปจากจุดส่ง ทำให้เกิดการผิดพลาดในการรับสัญญาณลอจิกทางฝ่ายรับ

นอกจากสายทีเป็นทางเดินของข้อมูลแล้ว อาจจะมีทางเดินของขาสัญญาณควบคุมอื่นๆ อีก เป็นต้นว่า บิทที่บอกพาริตี้ของสัญญาณ เพื่อเป็นการตรวจสอบความผิดพลาดของการรับสัญญาณที่ปลายทาง หรือสายที่ควบคุมการโต้ตอบ (Hand-shake)

จะเห็นว่าการส่งข้อมูลแบบขนานจะทำในระยะใกล้ๆ เนื่องจากต้องมีช่องทางเดินสัญญาณมากกว่า 8 สาย ตัวอย่างเช่น อุปกรณ์ที่ติดต่อแบบขนานกับคอมพิวเตอร์ ก็เห็นจะได้แก่เครื่องพิมพ์

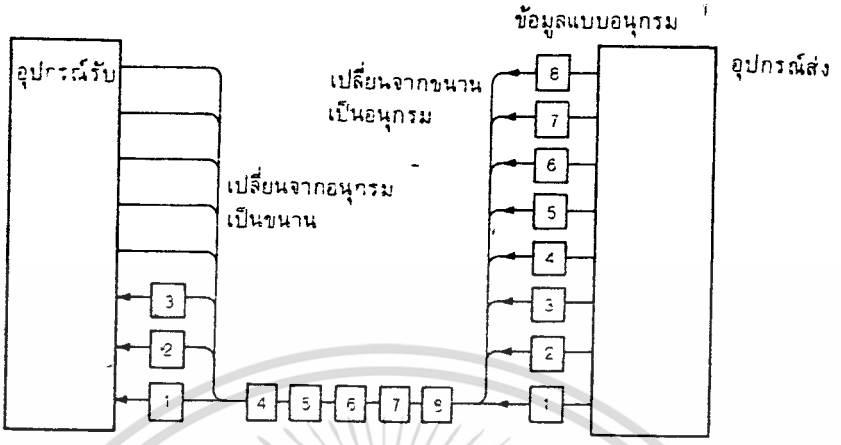


รูปที่ 2.4 การส่งข้อมูลแบบขนาน

2.52 การถ่ายโอนข้อมูลแบบอนุกรม

ในการถ่ายโอนข้อมูลแบบอนุกรม ข้อมูลจะถูกส่งออกมาทีละบิท ระหว่างจุดส่งกับจุดรับ จะเห็นว่าการส่งข้อมูลแบบนี้จะช้ากว่าการส่งข้อมูลแบบขนาน แต่เหตุผลประการสำคัญที่ต้องมีการใช้การส่งข้อมูลแบบอนุกรมก็คือ ตัวกลางการสื่อสารต้องการเพียงช่องเดียว หรือสายเพียงคู่เดียว ค่าใช้จ่ายในการสื่อสารจะต้องถูกกว่าแบบขนานอย่างแน่นอน สำหรับการส่งระยะทางไกลๆ โดยเฉพาะเมื่อเรามีระบบการสื่อสารทางโทรศัพท์ไว้ใช้งานอยู่แล้ว ย่อมจะเป็นการประหยัดกว่าที่จะทำการติดต่อที่ละ 8 ช่อง เพื่อการถ่ายข้อมูลแบบขนานอย่างแน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 การส่งข้อมูลแบบอนุกรม

รูปที่ 2.5 แสดงให้เห็นการส่งข้อมูลแบบอนุกรม ข้อมูลจากจุดส่งจะถูกเปลี่ยนให้เป็นอนุกรมเสียก่อน แล้วค่อยทยอยส่งออกมาทีละบิทไปยังจุดรับ ณ ที่จุดรับจะต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งมาทีละบิท ให้เป็นสัญญาณแบบขนานซึ่งลงตัวพอดี นั่นคือ บิท1 ลงที่บัสข้อมูลเส้นที่ 1 พอดี การที่จะทำให้การแปลงสัญญาณจากอนุกรมทีละบิทให้พอดีนั้น จำเป็นต้องมีกลไกที่เหมาะสม เพื่อป้องกันความผิดพลาดในการรับ กลไกที่ว่าแบ่งออกเป็น 2 แบบคือ

1. การสื่อสารแบบซิงโครนัส
2. การสื่อสารแบบอะซิงโครนัส

2.6 รูปแบบการติดต่อสื่อสารแบบอนุกรม

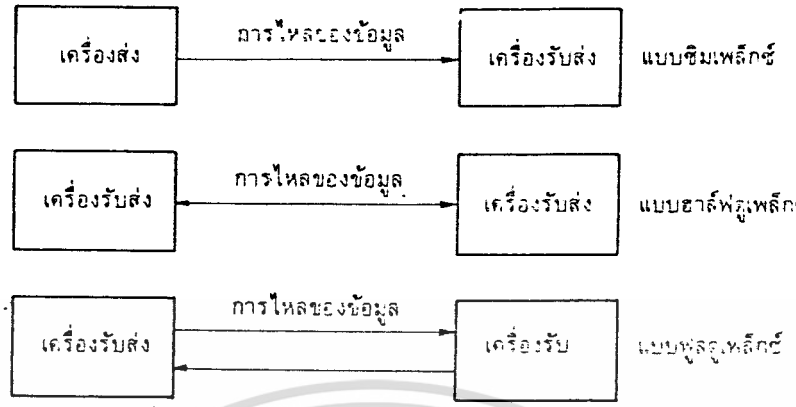
การติดต่อสื่อสารแบบอนุกรมอาจแบ่งออกตามรูปลักษณะได้ 3 แบบ คือ

2.61 แบบซิมเพล็กซ์(simplex) ข้อมูลส่งได้ในทางเดียวเท่านั้น บางครั้งก็เรียกว่าการส่งที่ศทางเดียว (Unidirectional data bus)

2.62 แบบอาล์ฟดูเพล็กซ์(half duplex) ข้อมูลสามารถส่งได้ทั้งสองสถานี แต่จะต้องผลัดกันส่งและผลัดกันรับ จะส่งและรับพร้อมกันไม่ได้

2.63 แบบฟูลดูเพล็กซ์(full duplex) ทั้งสองสถานีสามารถรับและส่งได้ในเวลาเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

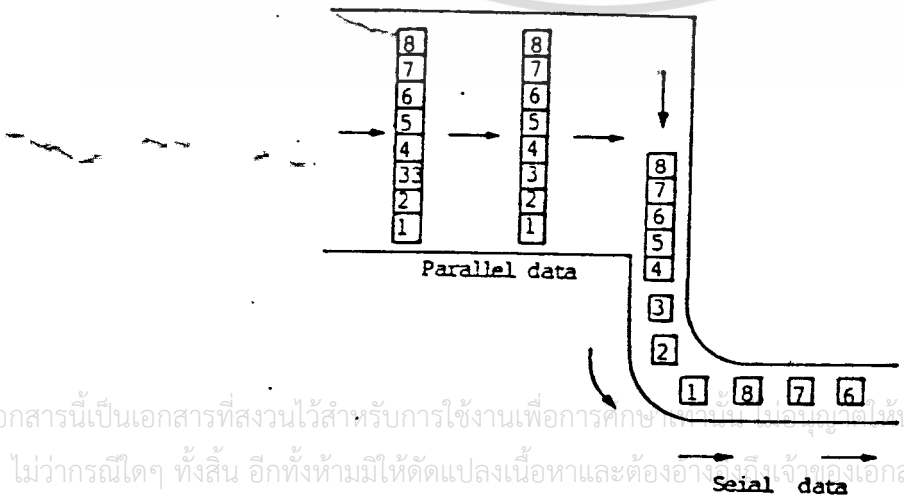


รูปที่ 2.6 รูปแบบการติดต่อสื่อสารข้อมูลแบบอนุกรม

การส่งแบบฟูลดูเพล็กซ์และฮาร์ฟดูเพล็กซ์ ไม่ขึ้นอยู่กับจำนวนของสายในการติดต่อ บางครั้งคำว่า ทูไวร์(twowire)หรือสองเส้น และโฟร์ไวร์(four wire)หรือสี่เส้น ใช้ในการบรรยายถึงลักษณะการสื่อสารข้อมูลซึ่งอาจจะให้เข้าใจ และฮาร์ฟดูเพล็กซ์ สายโทรศัพท์ทั่วไปเป็นแบบ 2 เส้น ส่วนในสายที่เป็นแบบสายเช่า (lease line) ส่วนมากจะเป็น 4 เส้น

2.7 วงจรภาคส่ง

หลักการทำงานของวงจรภาคส่งเริ่มจาก การแปลงรูปแบบข้อมูลโดยอาศัยชิฟท์รีจีสเตอร์ (shift register) คือข้อมูลทุกบิทจะเข้ามาเก็บไว้ในรีจีสเตอร์แล้วส่งออกไปทีละบิท บิทที่สำคัญน้อยที่สุด(least significant bit) ออกไปก่อนแล้วเรียงกันออกจนถึงบิทที่มีความสำคัญมากที่สุด (most significant bit) และอาจมีวงจรสร้างบิทเริ่มต้น เพื่อเพิ่มประสิทธิภาพในการส่ง

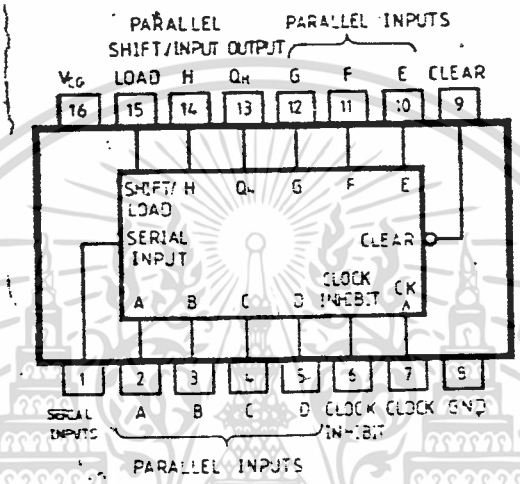


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.7 การแปลงข้อมูลแบบขนานให้เป็นแบบอนุกรม

2.71 วงจรเลื่อนข้อมูล

วงจรนี้มีหน้าที่ในการเลื่อนข้อมูล ดังนั้นเราต้องหาไอซีเลื่อนข้อมูลที่เหมาะสม ก่อนอื่นต้องดูคุณสมบัติของวงจรก่อน แล้วจึงนำไอซีที่มีคุณสมบัติตรงมาใช้ คุณสมบัติของวงจรนี้คือ มีอินพุท 8 อินพุทเข้าแบบขนาน และมีเอาท์พุท 1 เอาท์พุทแบบอนุกรม เมื่อเปิดคู่มือไอซีทีทีแอล จะได้เบอร์ 74166 เป็นไอซีชิฟรีจิสเตอร์แบบขนาน 8 บิท รูปแบบการจัดขาแสดงดังรูปที่ 2.8 และมีการทำงานดังตารางที่ 2.1



รูปที่ 2.8 การจัดขาของไอซีเบอร์ 74166

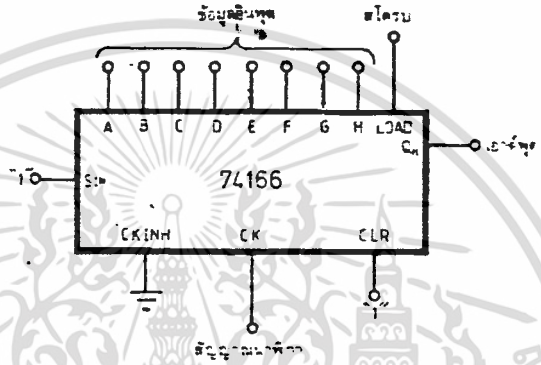
อินพุต						เอาต์พุตภายใน		เอาต์พุต
เคลียร์	ชิฟต์/โหลด	ยับยั้งคล็อก	คล็อก	อนุกรม	ขนาน A...H	Q_A	Q_B	Q_H
L	X	X	X	X	X	L	L	L
H	X	L	L	X	X	Q_{AO}	Q_{BO}	Q_{HO}
H	L	L	↑	X	a...h	a	b	h
H	H	L	↑	H	X	H	Q_{An}	Q_{Gn}
H	H	L	↑	L	X	L	Q_{An}	Q_{Gn}
H	X	H	↑	X	X	Q_{AO}	Q_{BO}	Q_{HO}

ตารางที่ 2.1 การทำงานของไอซี 74166

จากตารางที่ 2.1 ขาเคลียร์ (clear) ต้องต่อเข้ากับลอจิก"1" ตลอดเพราะในวงจรนี้ไม่ได้ใช้ และขายับยั้งสัญญาณนาฬิกา (clock inhibit) ก็ไม่ได้ใช้อีกเหมือนกัน ให้ต่อเข้ากับลอจิก "0" หรือกราวน์ ที่ขาเข้าอนุกรม(serial input) ต่อเข้ากับวงจรสร้างบิทสิ้นสุด ซึ่งเรากำหนดให้เป็นลอจิก "0" ดังนั้นเราจึงต้องต่อขานี้เข้ากับลอจิก "0" แทนวงจรสร้างบิทสิ้นสุด ที่ขาเข้าขนาน(parallel input) ทั้ง 8 ขาต่อเข้ากับข้อมูลที่ต้องการส่ง ส่วนขาเลื่อน/โหลด(shift/load) เป็นขากำหนดโหมดการเลื่อนข้อมูลหรือโหมดการโหลดข้อมูล ในตารางที่ 2.1 แถวที่ 3

008507

จะเป็นโหมดการโหลดข้อมูลเข้าไปเก็บในตัวเลื่อนข้อมูล (ปรกติขานี้จะเป็น 0) ส่วนแถวที่ 4 และ5 จะเป็นโหมดการเลื่อนข้อมูล ดังนั้นเราจะต่อขานี้เข้ากับสัญญาณสโตรบ เมื่อมีสัญญาณสโตรบเข้ามา (⊔) ไอซี 74166 ก็จะโหลดข้อมูลเข้าไป หลังจากนั้นก็ให้ข้อมูลเลื่อนออกไปได้ทันที สำหรับเอาท์พุทภายใน ในตารางที่ 2.1 เขียนไว้เพื่อบอกสถานะการทำงานของเอาท์พุท Q_A และQ_B ภายในไอซี เพื่อให้ไล่การทำงานในไอซีได้ง่ายขึ้น ขาที่เหลือคือ ขาสัญญาณนาฬิกา(clock) ให้ต่อเข้ากับสัญญาณนาฬิกาของระบบ ส่วนขาเอาท์พุท(Q_H) ก็ต่อออกเป็นเอาท์พุทของวงจร วงจรนี้แสดงได้ดังรูปที่ 8



รูปที่ 2.9 วงจรเลื่อนข้อมูลแบบอนุกรมขนาด 8 บิทโดยใช้ไอซีเบอร์ 74166

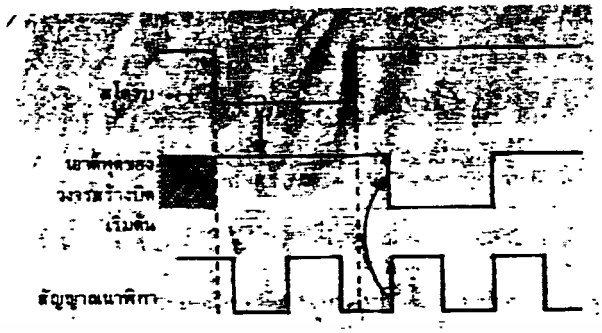
2.72 วงจรสร้างบิทเริ่มต้น

วงจรนี้จะทำหน้าที่กำหนดบิทเริ่มต้น (สร้างพัลส์ที่มีระดับลอจิก"1") เมื่อมีสัญญาณสโตรบเข้ามา โดยพัลส์ที่สร้างขึ้นต้องมีช่วงความกว้างของพัลส์เท่ากับสัญญาณนาฬิกา 1 ลูกพอดี ดังนั้นเราไม่สามารถใช้วงจรโมโนสเตเบิลทั่วไปได้ เนื่องจากวงจรดังกล่าวใช้ค่าความต้านทาน และตัวเก็บประจุกำหนดค่าความกว้างของพัลส์ หากสัญญาณนาฬิกามีความถี่สูง หรือมีการเปลี่ยนความถี่ของสัญญาณนาฬิกาแต่ละครั้งก็ต้องเปลี่ยนค่าอุปกรณ์ดังกล่าวด้วย จึงเกิดความยุ่งยากมาก

วงจรที่ทำงานตามสถานะของสัญญาณนาฬิกาจึงเป็นวงจรที่ใช้ฟลิปฟลอปเป็นส่วนประกอบ เนื่องจากสัญญาณสโตรบนี้เราไม่รู้ว่ามีช่วงความกว้างเท่าไร ซึ่งอาจได้มาจากการดีโค้ดพอร์ทของไมโครโปรเซสเซอร์ หรือจากวงจรดิจิตอลอื่นๆ ที่นำไปประยุกต์ใช้งาน ดังนั้นจะต้องให้วงจรสร้างบิทเริ่มต้นทำงานหลังจากสัญญาณสโตรบสิ้นสุดลง ดูจากไดอะแกรมในรูปที่ 2.10

เราจะใช้ดี-ฟลิปฟลอปเบอร์7474 ต่อกันในลักษณะชิฟรีจิสเตอร์เพื่อให้ข้อมูลผ่านออกมาได้ แต่จะใช้กี่ตัวก็ต้องมาพิจารณาอีกที แต่ก่อนอื่นต้องมาดูว่าเราจะสร้างบิทเริ่มต้นอย่างไร การจะทำให้เอาท์พุท Q เป็นลอจิก"1" ได้นั้นทำได้ 2 วิธีคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

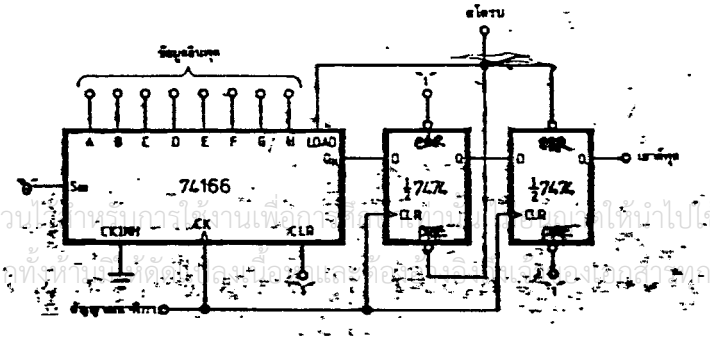


รูปที่ 2.10 ไดอะแกรมเวลาการทำงานของวงจรสร้างบิทเริ่มต้น

ให้สัญญาณเข้าไปที่ขาพรีเซ็ท และอีกวิธีหนึ่งคือให้ขา D เป็นลอจิก"1" แล้วให้สัญญาณนาฬิกาเข้า 1 ลูก แต่วิธีแรกเป็นวิธีที่ทำง่ายที่สุด แต่หากเราให้สัญญาณเข้าขาพรีเซ็ทโดยตรง เอาท์พุท Q จะเป็นลอจิก "1"นานเกินไป(ในกรณีที่สัญญาณเข้าขาพรีเซ็ท มีช่วงนานเกินกว่าสัญญาณนาฬิกา) ทำให้บิทเริ่มต้นผิดพลาดไป ทางที่ถูกต้องคือให้ลอจิก"1" ออกมาหลังจากการพรีเซ็ทแล้ว หากต่อวงจรเพียงแค่นี้คงเป็นไปไม่ได้ ดังนั้นจึงต้องเพิ่มอุปกรณ์ที่จะมากั้นไม่ให้ลอจิก"1" ออกไประหว่างการพรีเซ็ท ดังนั้นจึงต้องใช้ไอซี 7474 อีกหนึ่งตัวมาเป็นตัวกั้น เพื่อให้ข้อมูลที่ส่งออกไปผ่านไปได้ จึงต้องต่อวงจรในลักษณะชิฟรีจิสเตอร์

ส่วนการบังคับให้เอาท์พุทของฟลิปฟลอปตัวหลังนี้เป็นลอจิก"0" ในขณะที่เอาท์พุทของฟลิปฟลอปตัวแรกถูกพรีเซ็ทเป็นลอจิก"1" ทำได้โดยการให้สัญญาณเข้าที่ขาเคลียร์ ก็จะทำให้เอาท์พุท Q ของฟลิปฟลอปเป็นลอจิก"0"ได้ ดังนั้นต้องนำเอาสัญญาณที่ต่อเข้ากับขาพรีเซ็ทของฟลิปฟลอปตัวแรก มาต่อกับขาเคลียร์ของฟลิปฟลอปตัวที่สอง สัญญาณที่ต่อเข้ากับทั้งสองขา สามารถใช้สัญญาณสโตรบได้โดยตรง

เมื่อนำเอาวงจรเลื่อนข้อมูลมาต่อกับวงจรสร้างบิทเริ่มต้น จะได้วงจรของภาคส่งที่สมบูรณ์ ดังรูปที่ 2.11



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

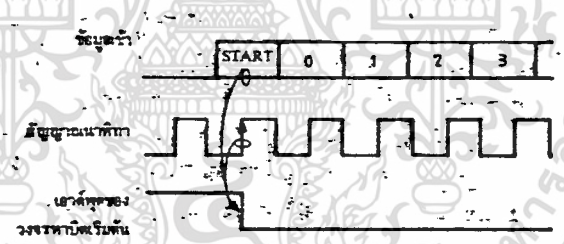
รูปที่ 2.11 วงจรสมบูรณ์ของวงจรส่งข้อมูลแบบอนุกรม

2.8 วงจรภาครับ

เมื่อออกแบบวงจรส่งข้อมูลแล้วหากไม่ออกแบบวงจรรับข้อมูล วงจรส่งข้อมูลก็ใช้ประโยชน์ไม่ได้ จึงต้องออกแบบวงจรรับข้อมูลด้วย วงจรรับนี้จะมีความซับซ้อนน้อยกว่าวงจรส่งเล็กน้อย คือ เมื่อพบลอจิก"1" ซึ่งเป็นบิทเริ่มต้นแล้ว จะให้เอาท์พุทไปเปิดเกทเพื่อให้สัญญาณนาฬิกาผ่านเกทไปสู่วงจรเลื่อนข้อมูล วงจรเลื่อนข้อมูลก็จะเลื่อนข้อมูลที่ได้จากอินพุทเข้ามาเก็บที่ละบิท จนครบ 8 บิทก็จะให้เอาท์พุทออกพร้อมกันทั้ง 8 บิท

2.81 วงจรหาบิทเริ่มต้น

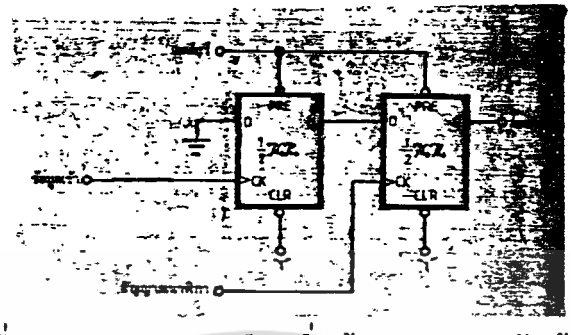
ปรกติสายสัญญาณที่รับข้อมูลเข้ามา หากยังไม่มีการส่งข้อมูลจะมีลอจิกเป็น"0" และหากมีการส่งข้อมูลเข้ามาจะเริ่มด้วยบิทเริ่มต้นที่มีระดับลอจิกเป็น"1" ดังนั้นวงจรหาบิทเริ่มต้นคือ วงจรที่ตรวจจับลอจิก"1" แต่เมื่อตรวจจับลอจิก"1" ได้แล้วจะส่งเอาท์พุทออกไปเลยไม่ได้ จะต้องทำงานตามสัญญาณนาฬิกาของระบบ เพื่อให้เข้าใจดูรูปที่ 2.12



รูปที่ 2.12 ไดอะแกรมเวลาของวงจรหาบิทเริ่มต้น

จากรูปจะเห็นว่าข้อมูลที่เข้ามา และสัญญาณนาฬิกาของระบบ จะมีเฟสไม่ตรงกัน ซึ่งเป็นเรื่องปรกติ เนื่องจากใช้วงจรกำเนิกสัญญาณนาฬิกาคนละตัวกัน แต่ความถี่ของทั้งสองจะต้องเท่ากัน จะสังเกตุได้ว่าเมื่อมีสัญญาณที่เป็นลอจิก"1" เข้ามาแล้ว หากสัญญาณนาฬิกาที่มีพัลส์ที่ขอบขาขึ้นในลูกต่อไป ที่เอาท์พุทของวงจรหาบิทเริ่มต้นจึงจะเริ่มทำงาน วงจรที่ทำงานตามสถานะของสัญญาณนาฬิกาอย่างนี้ เราเคาได้เลยว่าต้องมีส่วนประกอบของฟลิปฟลอปเสมอ จะเห็นว่าเมื่อมีบิทเริ่มต้นเข้ามาวงจรจะรอให้สัญญาณนาฬิกาทำงานที่ขอบขาขึ้นก่อนมันจึงจะทำงาน หากใช้วงจรชิฟรีจิสเตอร์ โดยต่อให้สัญญาณข้อมูลเข้ามาเป็นสัญญาณนาฬิกาของฟลิปฟลอปตัวแรก แล้วต่อขา D ลงลอจิก"0" หากมีข้อมูลที่เป็นลอจิก"1" เข้ามาก็จะทำให้เอาท์พุท Q ออก"0" ได้และเมื่อต่อวงจรซ้อนกันอีกชั้นเพื่อนำลอจิก"0" นี้ออกไปเป็นเอาท์พุทของวงจรหาบิทเริ่มต้น ก็จะทำ

ให้เอาท์พุทที่เป็นลอจิก"0" ได้ก็ต่อเมื่อมีสัญญาณนาฬิกาขอบขาขึ้นเข้ามาก่อน ซึ่งตรงกับไดอะแกรมเวลาในรูปที่ 2.12 พอดี วงจรที่ออกแบบแล้วแสดงดังรูปที่ 2.13



รูปที่ 2.13 วงจรหาบิทเริ่มต้นของวงจรรับข้อมูล

เราใช้ไอซีเบอร์ 7474 เป็นดี-ฟลิปฟลอป ขาสัญญาณนาฬิกาของไอซีเบอร์นี้ทำงานที่ขอบขาขึ้น ฟลิปฟลอปตัวที่2 จะใช้สัญญาณนาฬิกาของระบบมาต่อ เพื่อให้ทำงานพร้อมกับสัญญาณนาฬิกาของระบบ การทำงานจะเริ่มมีสัญญาณเข้ามาเคลียร์ที่ขาพรีเซ็ทของทั้งสองตัว ทำให้ขา Q ของมันเป็นลอจิก"1" ถ้าหากมีข้อมูลเข้ามา ที่เอาท์พุทของมันจะเปลี่ยนจากลอจิก"1" เป็นลอจิก"0" และหากมีสัญญาณนาฬิกาขอบขาขึ้นเข้ามาลอจิก"0" ก็จะไปปรากฏที่เอาท์พุทของตัวที่ 2

2.82 วงจรเลื่อนข้อมูล

วงจรที่ทำหน้าที่เลื่อนข้อมูลเข้าแบบอนุกรม แล้วให้เอาท์พุทออกมาแบบขนาน เราสามารถใช้ไอซีชิฟรีจิสเตอร์แทนวงจรนี้ได้ โดยเปิดคู่มือไอซีทีทีแอล ได้ไอซีเบอร์ 74164 ซึ่งมีคุณสมบัติตามความต้องการ ไอซีตัวนี้มีขาที่ต้องควบคุมเพียงขาเดียวคือ ขาเคลียร์ ใช้สำหรับเคลียร์เอาท์พุททั้ง 8 ขา เราไม่ได้ใช้จิงต่อกับลอจิก"1"

2.9 ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรม หน่วยวัดเป็นบิทต่อวินาที(bps) หน่วยที่แสดงการเปลี่ยนแปลงของสัญญาณใน 1 วินาที เราเรียกว่าบอดเรต (baud rate) หรืออัตราบอด หลายคนยังเข้าใจสับสนระหว่าง อัตราบอด และอัตราบิท(bit rate) การเปลี่ยนแปลงของสัญญาณ 1 ครั้ง อาจจะแสดงถึงการส่งข้อมูลแบบอนุกรมมากกว่า 1 บิท ถ้าเขียนในรูปของสมการทางคณิตศาสตร์เราก็จะได้

อัตราบิท(bit rate) = อัตราบอด(baud rate) x บิทใน 1 บอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
วงจรและการทำงาน

3.1 บล็อคไดอะแกรมของวงจรรวม

บล็อคไดอะแกรมที่แสดงดังรูปที่ 3.1 แสดงถึงลำดับขั้นตอนของการทำงาน และการต่อวงจร ซึ่งจะแยกออกเป็นส่วนย่อยๆ เพื่อจะแจงรายละเอียดในหัวข้อต่อๆ ไป

3.2 วงจรแยกสัญญาณซิงค์

ในส่วนนี้สัญญาณ VIDEO IN ที่เข้ามานี้จะถูกแยกออกโดยการใช้ความต้านทานที่สามารถปรับค่าได้ โดยจะเป็นตัวที่ปรับระดับให้โวลต์เตจโดยจะปรับให้สัญญาณซิงค์ออกมาเพียงอย่างเดียว ซึ่งจะได้สัญญาณTVSYNC ดังรูปผ่านออกมา จากนั้นในส่วนของวงจรหลังสัญญาณ TV SYNC จะทำการแยกสัญญาณออกมาเป็นสัญญาณซิงค์แนวตั้ง (VerticalSync) และสัญญาณซิงค์แนวนอน (HorizontalSync) โดยอาศัยเรื่องความถี่ของสัญญาณทั้งสองมีความถี่ที่แตกต่างกันมาก โดยจะนำเอาสัญญาณ TV SYNC มาผ่านวงจร INTEGRATOR และวงจร DIFEERENTIATOR โดยสัญญาณซิงค์แนวนอนซึ่งมีความถี่ที่สูงกว่าจะถูกแยกออกมาทางเอาท์พุทของวงจร DIFFERENTIATOR ส่วนของสัญญาณซิงค์แนวตั้งที่มีความถี่ที่ต่ำกว่าจะถูกแยกออกมาทางเอาท์ของวงจร INTEGRATOR วงจรแยกสัญญาณซิงค์แสดงดังรูป 3.2

3.3 วงจรสร้างสัญญาณ clock

ในโครงงานอันนี้ต้องการที่จะเก็บภาพที่มีจำนวน 128 จุด/เส้น และมีจำนวน PIXEL เท่ากับ 128 * 128 ซึ่งสามารถคำนวณหาความถี่ของคล็อคที่ใช้ได้ดังนี้

เวลาที่ใช้ในการสแกน 1 เส้นจะประมาณ 64 ไมโครวินาที และในเวลานี้จะประกอบด้วยสัญญาณซิงค์และสัญญาณแบล๊งค์กิ้งเป็นเวลา 12.8 ไมโครวินาที (ประมาณ 20 % ของเวลาที่ใช้ในการสแกน 1 เส้น) ดังนั้นเวลาที่ใช้ในการแปลงสัญญาณภาพ 1 เส้นจะเท่ากับ 64 - 12.8 = 51.2 ไมโครวินาที แต่ในโครงงานนี้ต้องการเก็บภาพ 128 จุด/เส้น ซึ่งก็หมายความว่าต้องการใช้สัญญาณคล็อกที่ใช้เวลาในการแปลงสัญญาณแต่ละจุดเท่ากับ 400 นาโนวินาที หรือต้องใช้สัญญาณคล็อกที่มีความถี่ 2.5 เมกกะเฮิร์ท ซึ่งวงจรในการสร้างสัญญาณคล็อก 5 เมกกะเฮิร์ทแสดงได้ดังรูป 3.3 จากนั้นจะนำเอาความถี่ที่ได้มาหาร 2 เพื่อป้อนให้วงจรอื่นต่อไป

เอกสารนี้ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

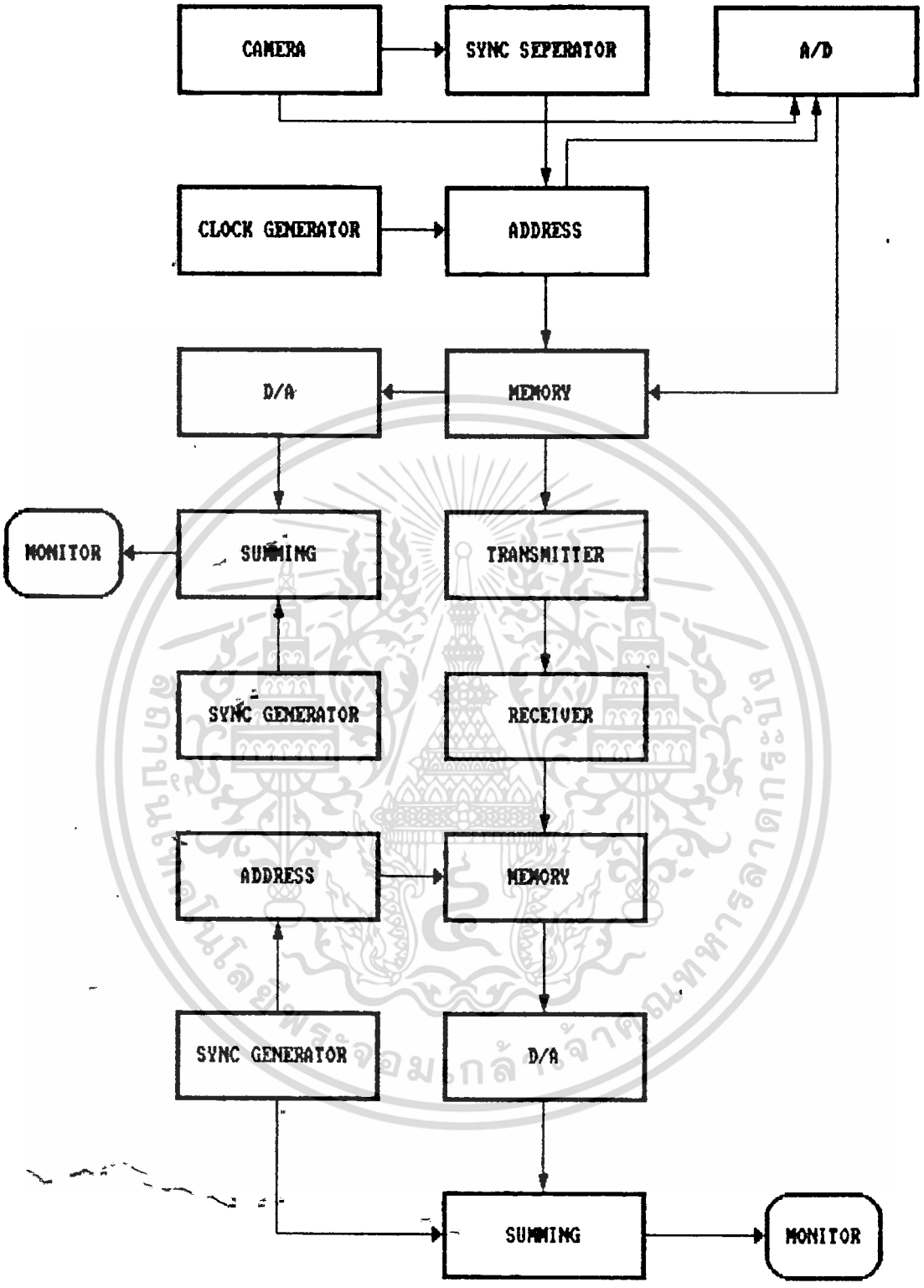


FIG 3.1 BLOCK DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

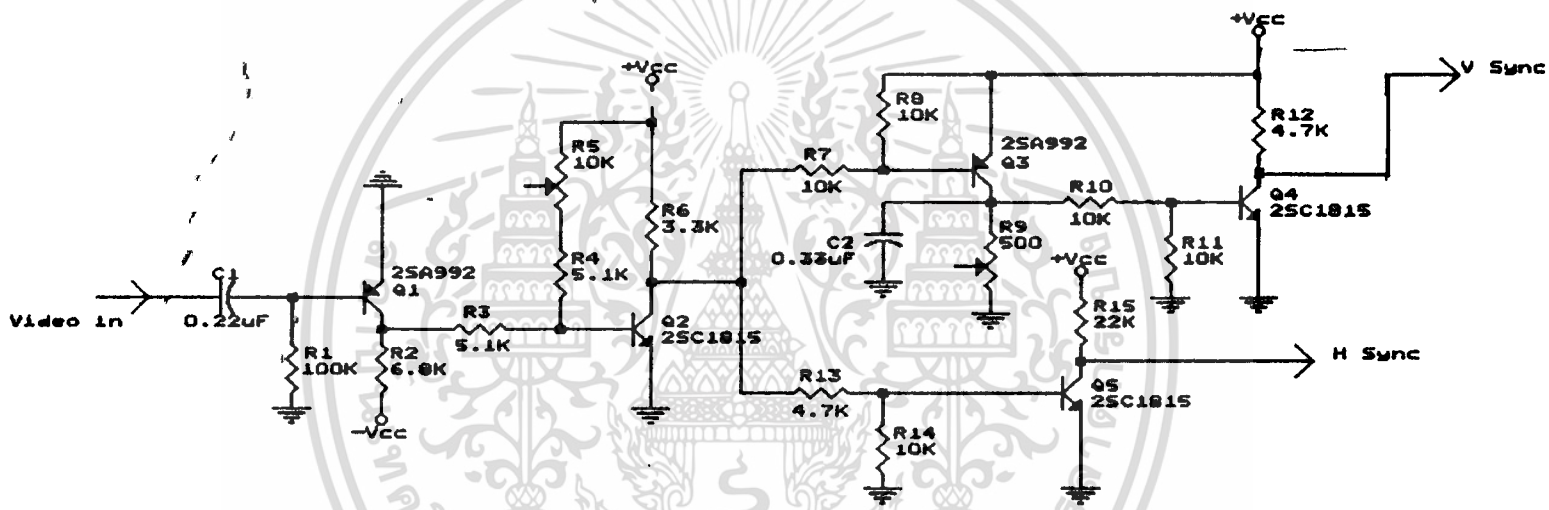


FIG. 3.2 SYNC SEPERATOR

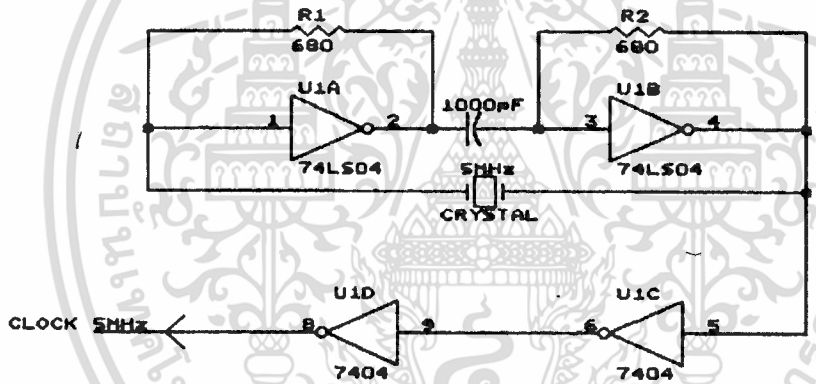


FIG. 3.3 CLOCK GENERATOR

3.4 วงจรควบคุมแอดเดรสแนวคอลัมน์ (CONTROL COLUMN ADDRESS)

หลักการทำงานวงจรนี้ก็คล้ายกับวงจรควบคุมการสร้างแอดเดรสแนวโรว์ แต่จะมีการเปลี่ยนตรงสัญญาณอินพุทที่จะเข้าเคาน์เตอร์และสัญญาณที่นำไปเข้าขา preset ของ D-F/F โดยสัญญาณอินพุทนั้นจะประกอบด้วยสัญญาณ Q1 , Hsync และสัญญาณคคล็อกที่มีความถี่ 2.5 MHz โดยนำมาตัดสัญญาณช่วงแรกๆออกเพื่อตัดสัญญาณเบิร์ส (BURST) ออกเนื่องจากไม่จำเป็นต้องใช้สัญญาณเบิร์สเพราะเป็นสัญญาณควบคุมสี การตัดสัญญาณเบิร์สทำได้โดยใช้วงจรนับ 16 เช่นเดียวกับวงจรที่ผ่านมา จากนั้นก็นำมาต่อเหมือนวงจรที่แล้ว โดยเมื่อนับสัญญาณคล็อกถึง 128 ลูก แล้วจะไปทริกให้เกิดสัญญาณ clear ให้แก่ 74193 จากนั้นเมื่อมีสัญญาณ Hsync เป็น low แล้วจะทำการนับใหม่ เอาท์พุทที่ได้จากเคาน์เตอร์ทั้ง 7 เส้นจะเป็นแอดเดรสในการอ้างถึงหน่วยความจำ วงจรควบคุมแอดเดรสแนวคอลัมน์แสดงดังรูป 3.4

3.5 วงจรควบคุมการสร้างแอดเดรสแนวโรว์ (CONTROL ROW ADDRESS)

นำสัญญาณซิงค์แนวนอน (Hsync) และสัญญาณซิงค์แนวตั้ง (Vsync) ที่ได้จากวงจรแยกซิงค์ที่กล่าวไว้ในแล้วในตอนต้นมาเป็นสัญญาณควบคุมการอ้างแอดเดรสในหน่วยความจำเนื่องจากช่วงแรกของสัญญาณภาพเป็นช่วงที่ไม่จำเป็นต้องใช้ ดังนั้นเพื่อที่จะทำให้สัญญาณเป็นสัญญาณที่เป็นสัญญาณภาพจริงๆนั้น จึงทำการตัด 16เส้นแรกของการสแกนในแนวนอนออกไป โดยการใช้ 74193 ทำการนับสัญญาณ Hsync ไป 16 ลูกแล้วจะให้สัญญาณแครี่ (carry) ออกมาซึ่งสัญญาณแครี่นี้จะเป็นคล็อกให้กับ D-F/F โดยที่ขา D1 นั้นจะถูกต่อลงกราวด์ไว้ ดังนั้นเมื่อมีสัญญาณคล็อกเข้ามานั้น โดยที่ขา preset และขา clear เป็น high ทั้งคู่จะทำให้ได้เอาท์พุทที่ขา Q1 เป็น low และสัญญาณเอาท์พุทที่ขา Q1เป็น high จากนั้นนำเอาสัญญาณ Q1 มา AND กับสัญญาณ Hsync ซึ่งจะนำไปเป็นอินพุทของ 74193 2 ตัวซึ่งเป็นเคาน์เตอร์โดยจะนับ 128 และมีเอาท์พุททั้งหมดมา AND กัน โดยจะเริ่มนับสัญญาณเมื่อผ่านไปแล้ว 16 ลูก และเมื่อนับถึง 128 แล้วจะได้สัญญาณคล็อกให้กับ D2 ซึ่งจะได้เอาท์พุทไปเป็นสัญญาณ clear ให้กับ 74193 ทั้ง 3 ตัว แสดงว่าจบ 1 ภาพแล้ว จากนั้นเมื่อมีสัญญาณ Vsync เข้ามาจะทำให้ขา preset ของ D-F/F ทั้ง 2 ตัวเป็น low ซึ่งจะทำให้ได้เอาท์พุท Q1 และ Q2 เป็น low ทั้งคู่แล้วจะเริ่มทำการนับใหม่ สัญญาณเอาท์พุทของเคาน์เตอร์ทั้ง 7 เส้นนั้นจะเป็นค่าแอดเดรสของหน่วยความจำ วงจรควบคุมแอดเดรสแนวโรว์แสดงดังรูป 3.5

ไม่อนุญาตให้ลอกเลียนไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นจะได้รับอนุญาตจากผู้เขียนเท่านั้น ทางสถาบันฯ ขอสงวนสิทธิ์ในการดำเนินคดีกับผู้ที่ละเมิดลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

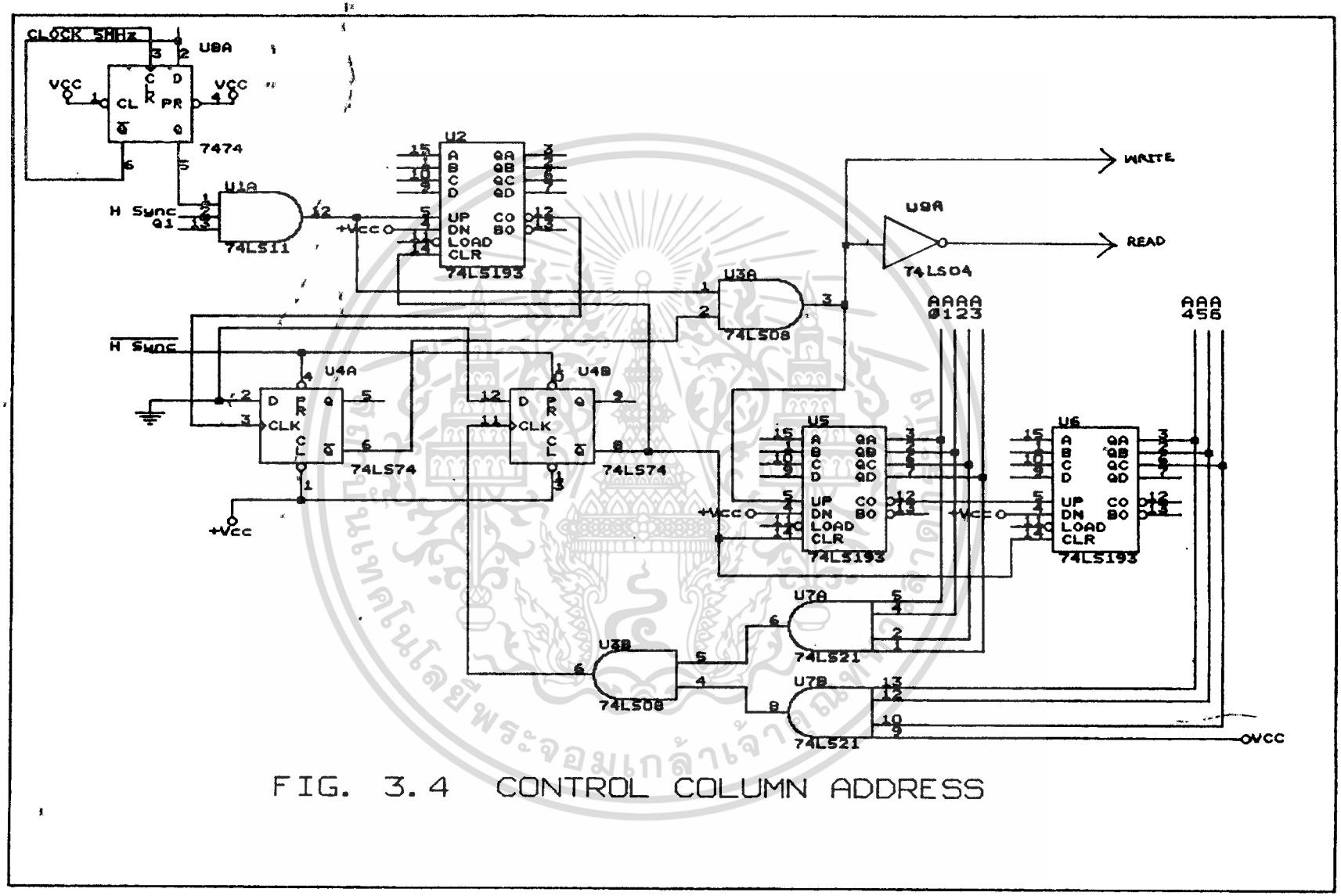


FIG. 3.4 CONTROL COLUMN ADDRESS

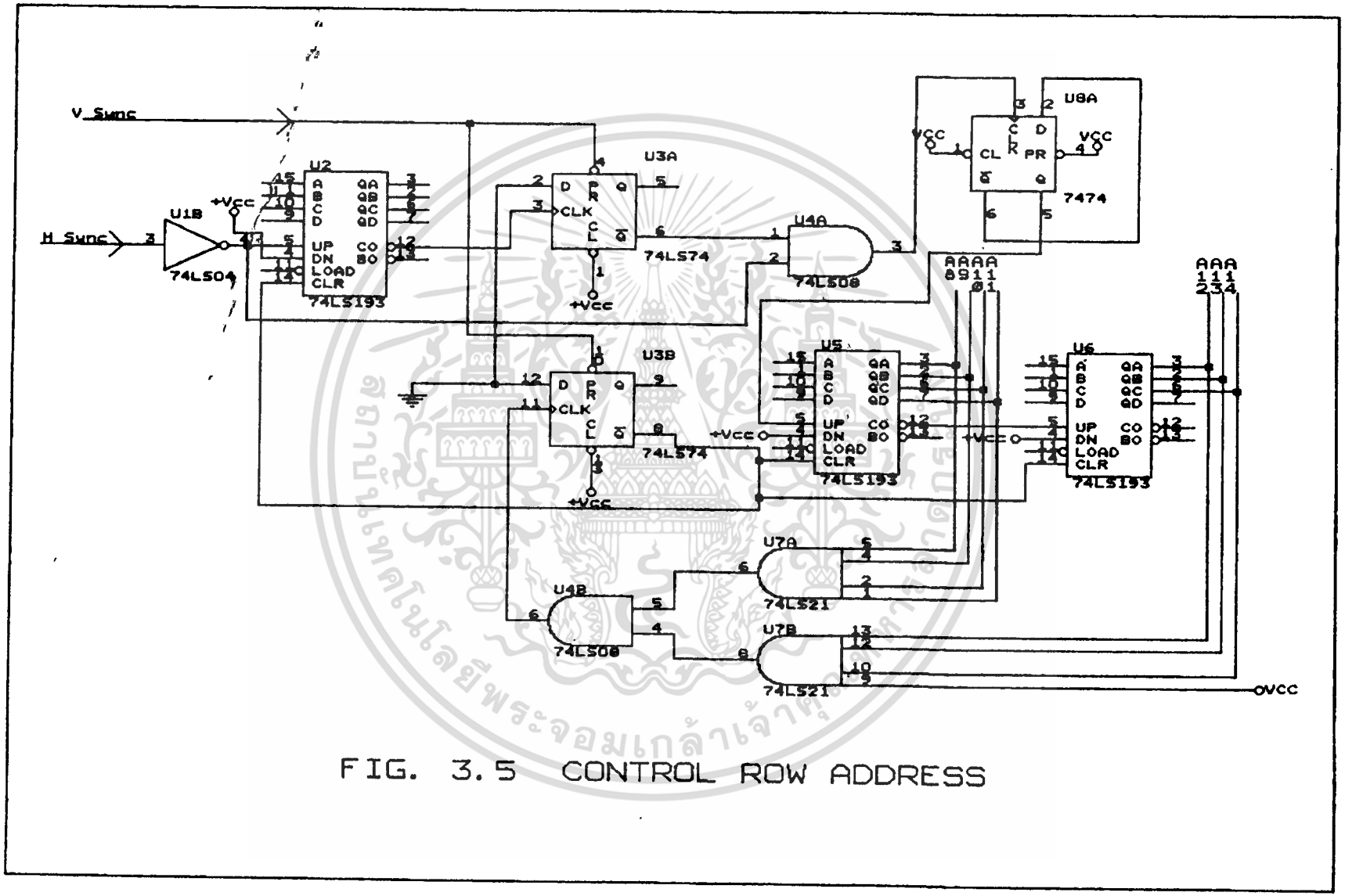


FIG. 3.5 CONTROL ROW ADDRESS

3.6 วงจรแปลงสัญญาณจากอนาลอกเป็นดิจิตอล (A/D)

A/D เป็นส่วนของการแปลงสัญญาณอนาลอก (มีทั้งค่าศักดา , กระแส ความถี่ ฯลฯ) ให้เป็นสัญญาณทางดิจิตอล เพื่อสะดวกในการจัดเก็บข้อมูลลงใน RAM ในโครงงานต้องการข้อมูลจำนวน 6 บิทซึ่งสามารถแยกความแตกต่างของภาพได้ 64 ระดับสี จึงต้องใช้ไอซีเบอร์ CA3306 ซึ่งมีการทำงานแบบ 6 บิท มีความละเอียด $\pm$ 1/2 LSB ใช้เพาเวอร์ต่ำ และมีความเร็วในการทำงานสูง แสดงดังรูปที่ 3.6

3.7 วงจรแปลงสัญญาณจากดิจิตอลเป็นอนาลอก (D/A)

D/A ใช้แปลงสัญญาณจากดิจิตอลไปเป็นอนาลอค เพื่อสะดวกในการ summing กับสัญญาณซิงค์ โครงงานนี้จะใช้วงจร R-2R summing (Binary Weighted DAC) โดยมี 74LS245 เป็นbuffer นั้น อยู่ระหว่างส่วนดิจิตอลกับส่วนอนาลอคที่ทำงานด้วยความเร็วสูง และยังสามารถขับกระแสเอาท์พุทได้สูงอีกด้วย แสดงดังรูปที่ 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

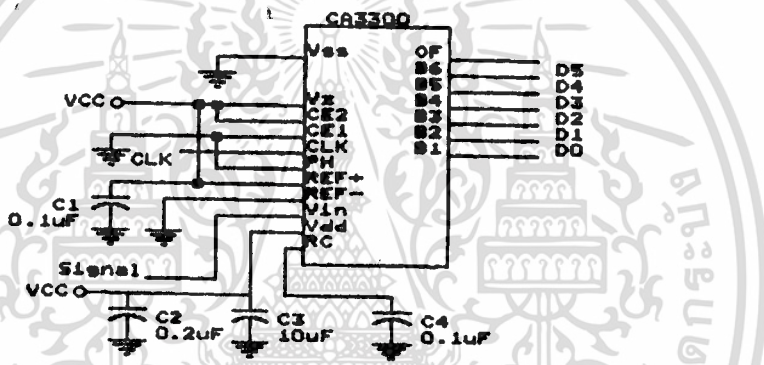


FIG. 3.6 ANALOG TO DIGITAL CONVERTER

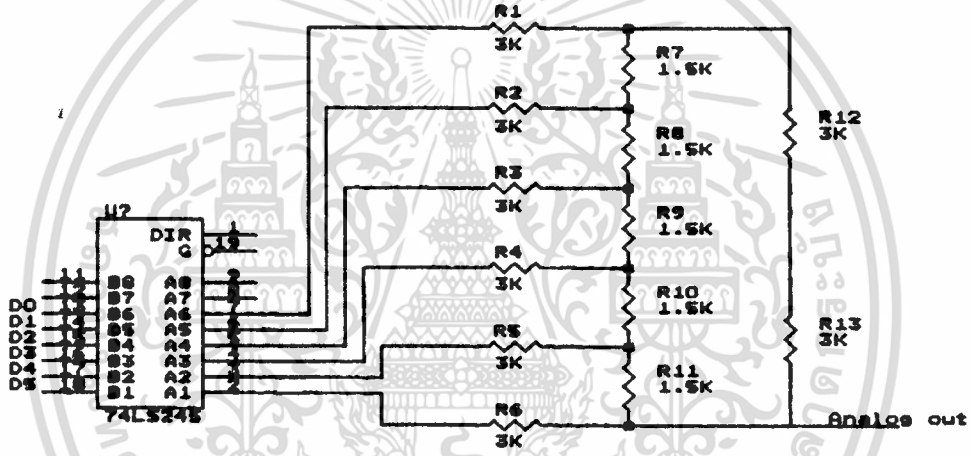


FIG. 3.7 DIGITAL TO ANALOG CONVERTER

3.8 วงจรภาคส่ง

เมื่อมีการกด switch จะทำให้ U12A (Q) เป็น high ไป AND กับ clock 2400 Hz เพื่อไปเข้า 74LS193 ส่วนขา (Q) U12A ต่อไปยังขา clr ของ 74LS193 ทุกตัว 74LS193 จะทำการนับจะได้ address bit ต่ำสุด (A0) เป็น QD พร้อมกับส่งสัญญาณ carry ไปยัง 74LS19 3 ตัวถัดไปเรื่อยๆ จนได้สัญญาณครบทุก address ซึ่งจะใช้เป็น address ของวงจรภาคส่งใช้อ่านภาพที่เก็บไว้จาก RAM นำ address ทั้งหมดมา AND กันโดยจะ AND กับขา3 (QA) ของ U2 ด้วย เพื่อให้อ่านครบข้อมูล bit สุดท้าย เมื่ออ่านครบแล้วจะได้สัญญาณไป preset U12A, U9B เพื่อหยุดนับข้อมูล ส่วน QD , QA ของ U2 จะนำไปสร้างสัญญาณ shift/load จาก U10B และ U14A ซึ่งเป็นสัญญาณ pulse low ในตอนขาขึ้นและลงของแต่ละ address bit ต่ำสุด (A0) เพื่อใช้ในการload ข้อมูลจาก RAM เพื่อแปลงเป็น serial ข้อมูล serial ที่ได้จะถูกต่อกับ U15A,U15B ซึ่งเป็นส่วนสร้าง start bit เมื่อตอนกดปุ่มส่งก็จะได้สัญญาณ serial out ออกไปเข้าวงจรภาครับ ส่วน U10B เอาไว้ reset U12A ตอนเปิดเครื่อง วงจรทั้งหมดแสดงดังรูปที่ 3.9

3.9 วงจรภาครับ

U1A และ U2B เป็นตัว detect start bit ซึ่งจะมาก่อนหน้าข้อมูล เมื่อ detect start bit ได้แล้วจะได้ทำการสร้าง สัญญาณ enable (Q) เป็น low ใช้ไป enable buffer ของ สัญญาณ address , data , read, write ของวงจรในส่วนภาครับให้เข้าไปใน RAM ได้ ส่วนขา $\overline{Q}$ ของ U1B จะนำไป AND กับ clock 2400 Hz ก็จะได้สัญญาณ clock ไปเข้าขา clk ของ 74LS164 เพื่อทำการแปลงสัญญาณ serial เป็น parallel เป็นสัญญาณ data 6 bit พร้อมกับนำ clock ไปเข้า U5 (74LS193)แล้วทำการนับจะได้ address bit ต่ำสุด (A0) เป็น QD พร้อมกับส่งสัญญาณ carry ไปยัง 74LS193 ตัวถัดไปเรื่อยๆ จนได้สัญญาณครบทุก address ซึ่งจะใช้เป็น address ของวงจรภาครับใช้เก็บภาพที่รับได้เข้า RAM นำ address ทั้งหมดมา AND กันเพื่อทำการนับข้อมูลซึ่งจะได้สัญญาณ low ถ้านับครบ นำสัญญาณที่ได้นี้ไป AND กับ สัญญาณ pulse low ตอนเปิดเครื่องของ 74LS123เพื่อ reset ระบบ สัญญาณที่ AND ได้เอาไปเข้า74LS123 อีกตัวเพื่อสร้าง pulse ไป clear 74LS193 ทั้งหมด พร้อมกับ preset U1A, U1B ด้วย วงจรทั้งหมดแสดงดังรูปที่ 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

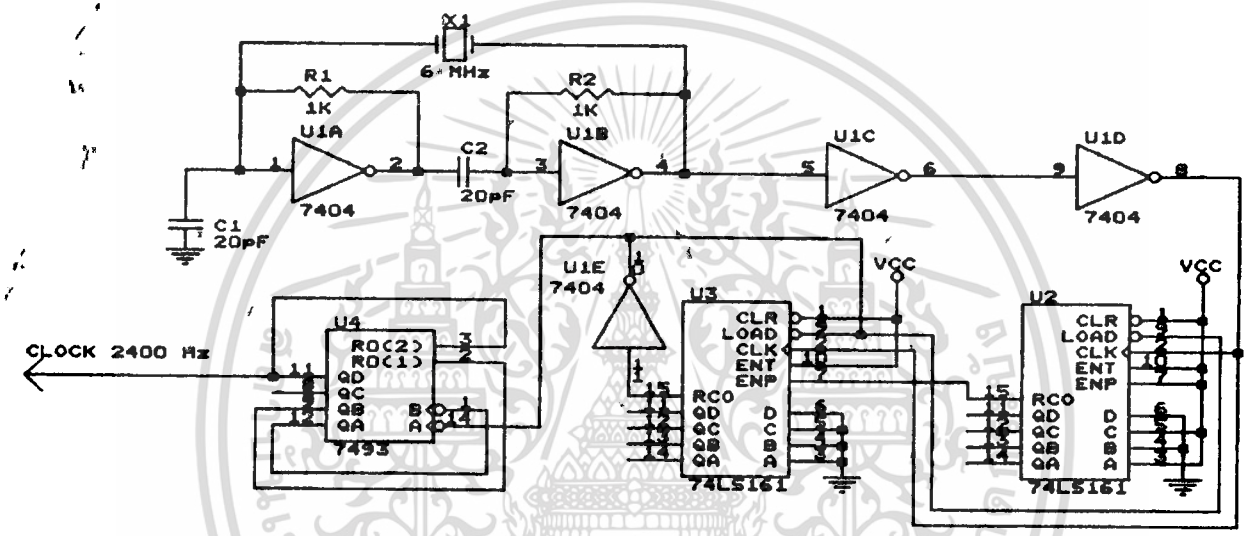


FIG 3.8 CLOCK 2400 Hz

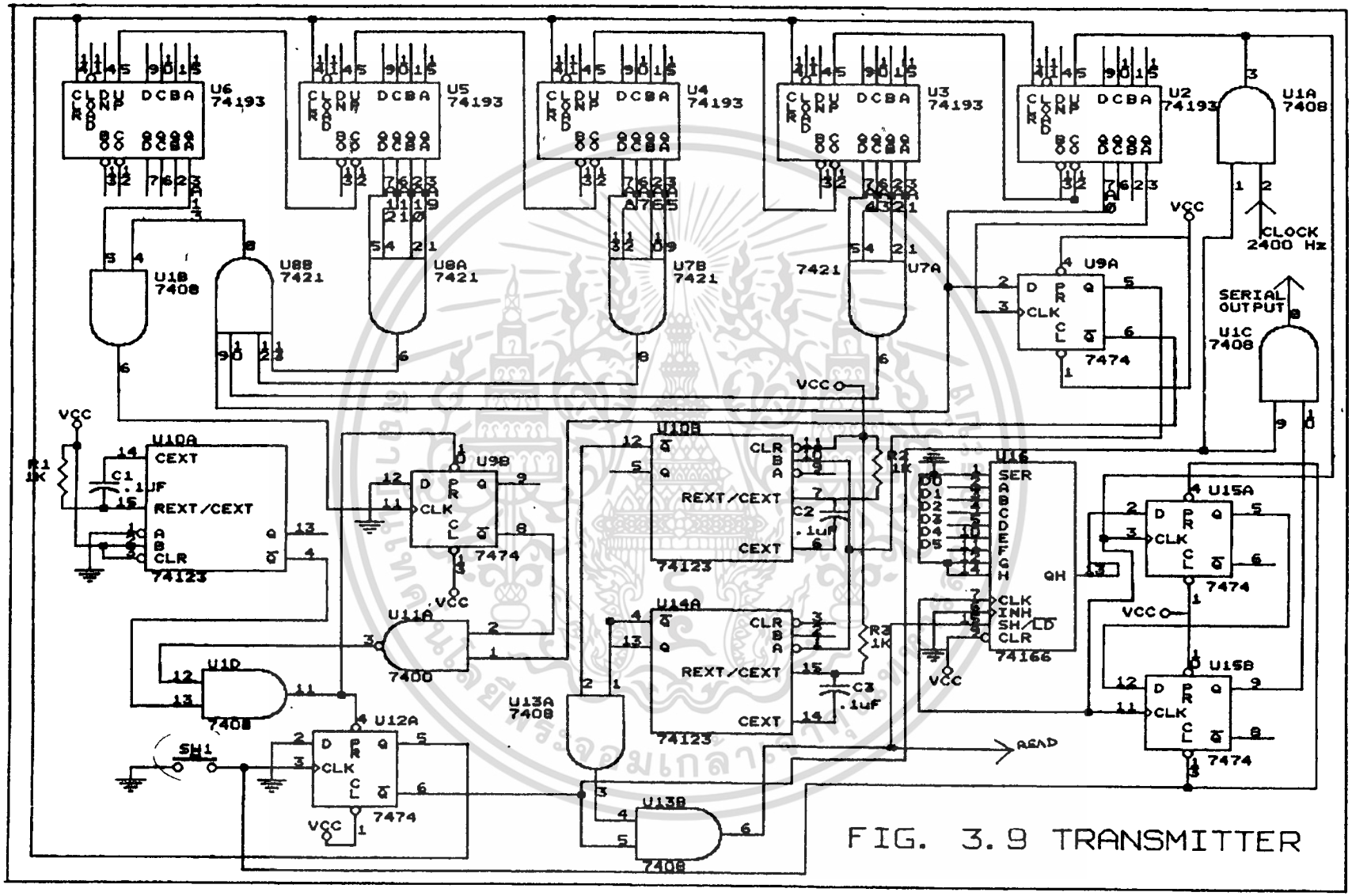


FIG. 3.9 TRANSMITTER

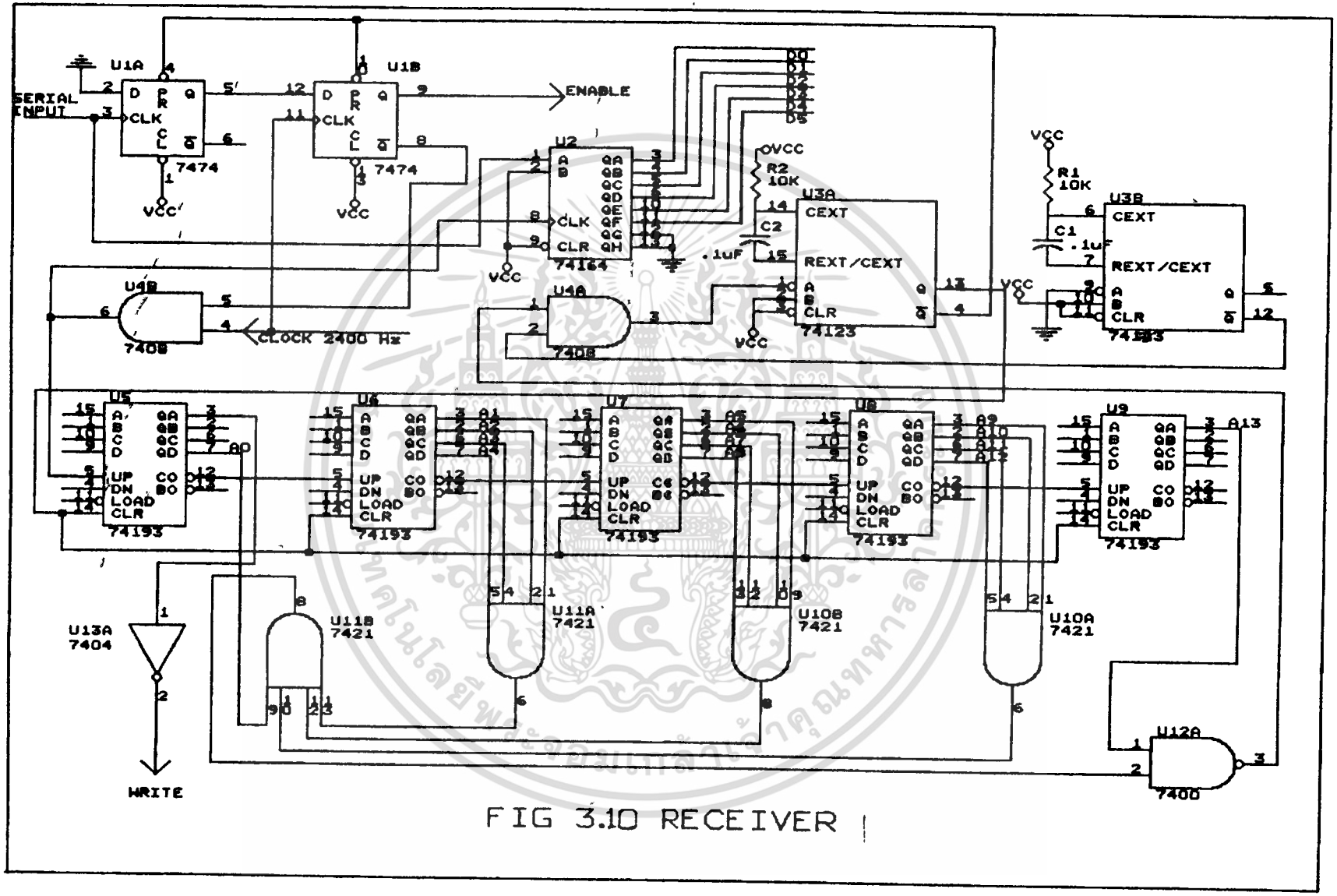


FIG 3.10 RECEIVER

3.10 วงจรหน่วยความจำ

ไอซี U1เบอร์ 58256 เป็น RAM ขนาด 32 กิโลไบท์ ไอซี U2,U3, U14 เป็นบัฟเฟอร์ให้วงจรส่งข้อมูล เพื่อส่ง address , data , read , write ให้กับ RAM โดยจะถูก enable ก็ต่อเมื่อมีการกดสวิทที่วงจรส่งข้อมูล ไอซี U4,U5,U6 เป็นบัฟเฟอร์ให้กับวงจรที่รับข้อมูล เพื่อทำการส่ง address , data , read , write ไปให้ RAM โดยจะถูก enable ก็ต่อเมื่อมีการตรวจจับบิทเริ่มต้นได้ ไอซี U7,U8 เป็นบัฟเฟอร์ของวงจรสร้าง column address และ row address ทำหน้าที่ส่ง address , read , write ไปให้ RAM โดยจะทำงานก็ต่อเมื่อไม่มีการกดสวิทของวงจรส่ง และไม่มีการตรวจจับบิทเริ่มต้น ไอซี U12 เป็นบัฟเฟอร์ของวงจรเก็บภาพเข้าสู่ RAM โดยจะถูก enable ก็ต่อเมื่อมีการกดสวิทเพื่อเก็บภาพเข้า RAM ไอซี U13 เป็นบัฟเฟอร์ของวงจรนำภาพออกแสดงสู่จอมอนิเตอร์ จะถูก enable ตลอดเวลา วงจรทั้งหมดดูที่รูป 3.11

3.11 วงจรสร้างสัญญาณซิงค์

เราต้องสร้างสัญญาณ Hsync ที่มีความถี่ 15625 Hz คือทุกๆ 64 ไมโครวินาที มีความกว้างของพัลส์ 5 ไมโครวินาที นำมาหาร 8 เป็นสัญญาณขนาด 750 KHz หรือคาบเวลา 1.33 ไมโครวินาที เพื่อให้ได้สัญญาณ Hsync ต้องนำเอาสัญญาณที่ขา C5 และ C6 ของไอซี U3 มา and กันและเป็นสัญญาณเคลียร์ให้74193 (ไอซี U2) ที่ต้องการลอจิก 1 ในการเคลียร์ ในวงจรสร้าง Hsync ใช้ 4clock ตามพีชคณิตบูลลีน Hsync = C3.C4.C6 และใช้ C6 เป็น clock ให้กับ 4040 (ไอซี U4)

สำหรับ Vsync ที่มีความถี่ 50 Hz คาบเวลาเท่ากับ 20 มิลลิวินาที โดยการนำ clock 15625 Hz มาหารด้วย 312 จะได้ความถี่ประมาณ 50.08 Hz ซึ่งใกล้เคียงกับค่าจริงสามารถนำไปใช้ได้ จะได้พีชคณิตบูลลีนเป็น Vsync = L5.L6.L9 วงจรส่วนนี้อยู่ในรูปที่ 3.12

3.12 วงจรรวมสัญญาณภาพและสัญญาณซิงค์

สัญญาณภาพที่จะสแกนออกทางจอมอนิเตอร์ ต้องประกอบด้วยสัญญาณภาพ และสัญญาณซิงค์ เนื่องจากส่วนของสัญญาณที่ได้รับจากส่วนของ D/A จะเป็นสัญญาณภาพล้วนๆ ดังนั้นก่อนที่จะนำเอาสัญญาณนี้ออกทางจอมอนิเตอร์ต้องมีส่วนของการรวมสัญญาณภาพ กับสัญญาณซิงค์เข้าด้วยกัน วงจรการรวมสัญญาณแสดงดังรูปที่ 3.8

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

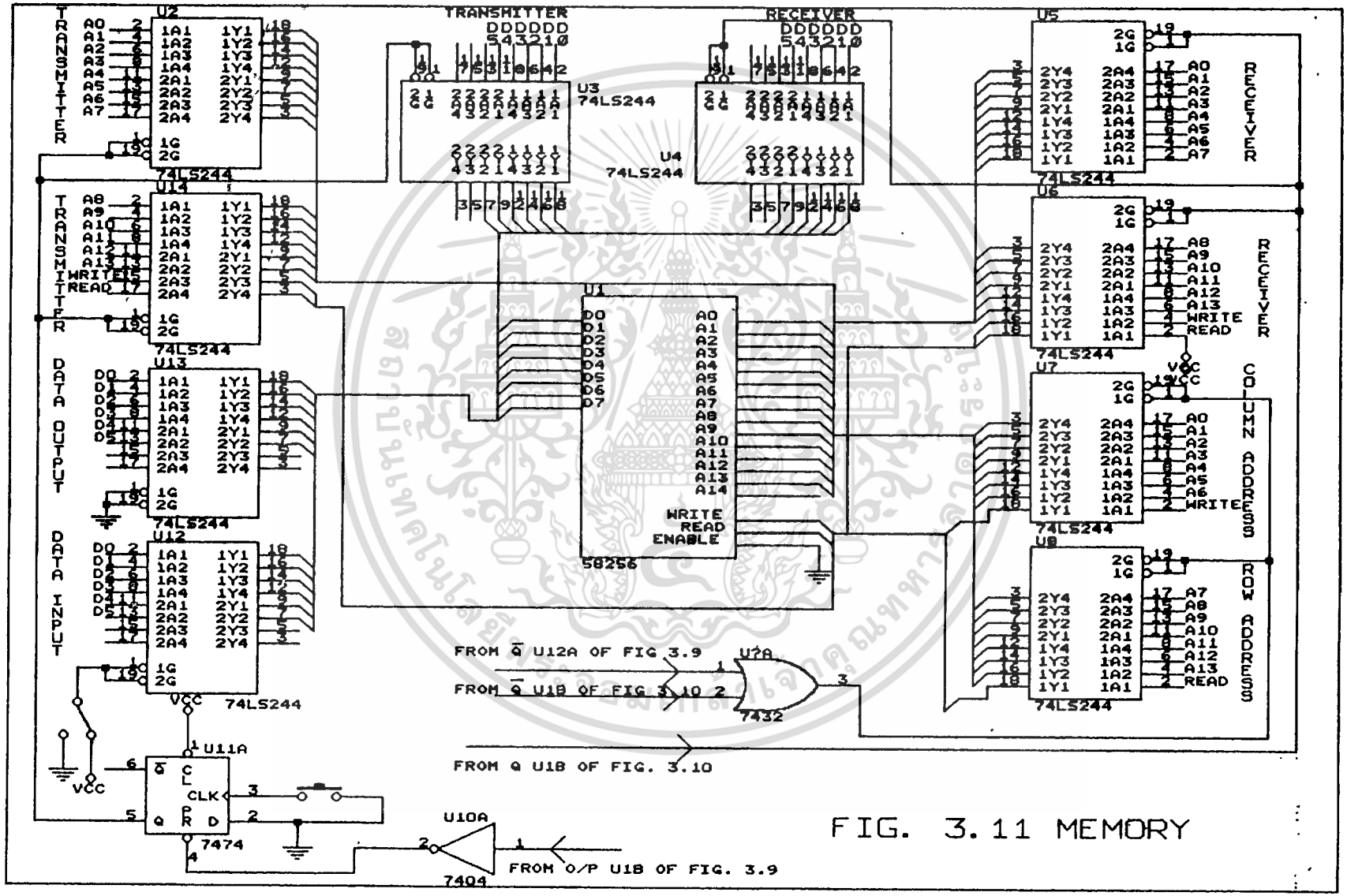


FIG. 3.11 MEMORY

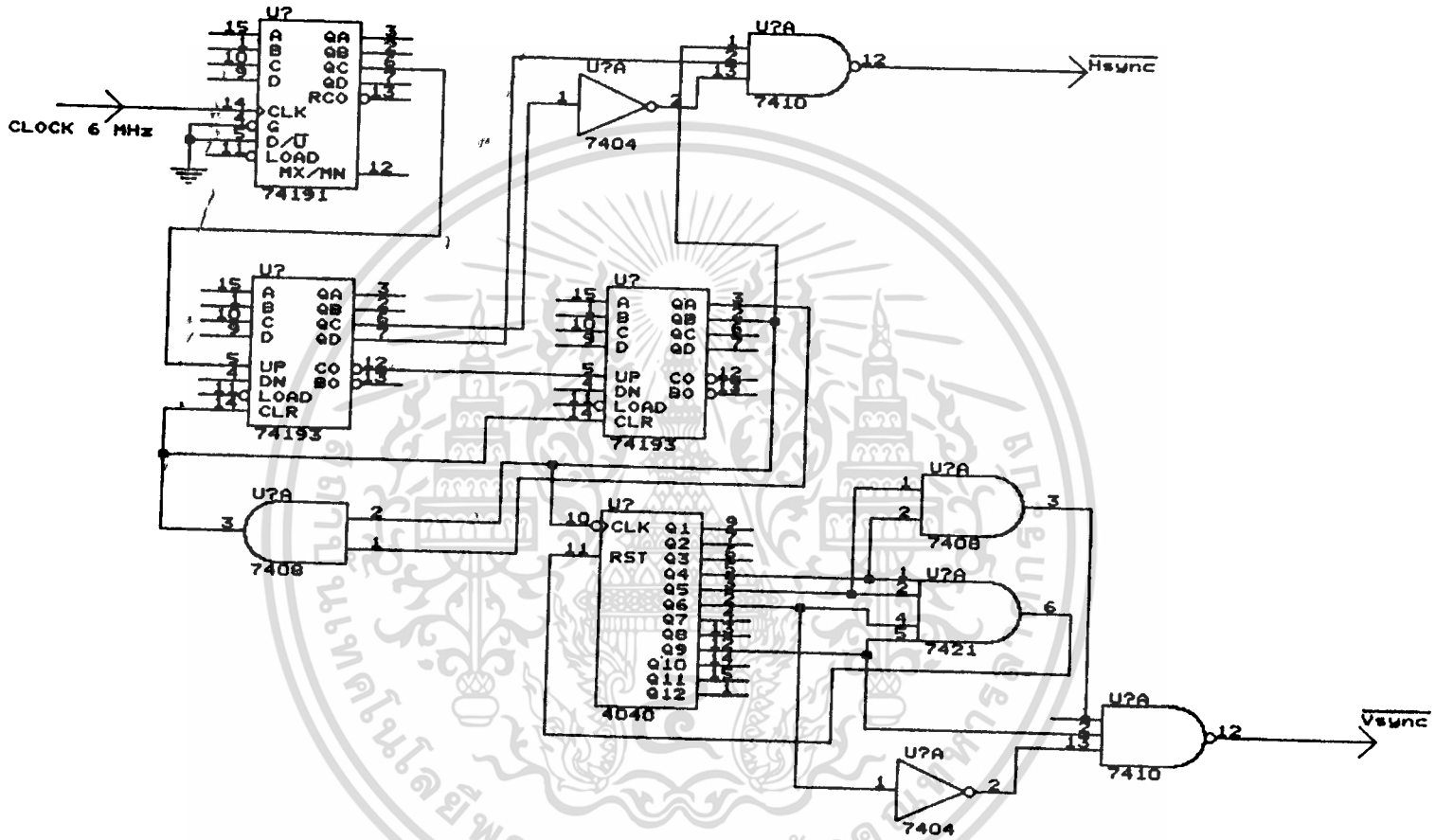


FIG. 3.12 SYNC GENERATOR

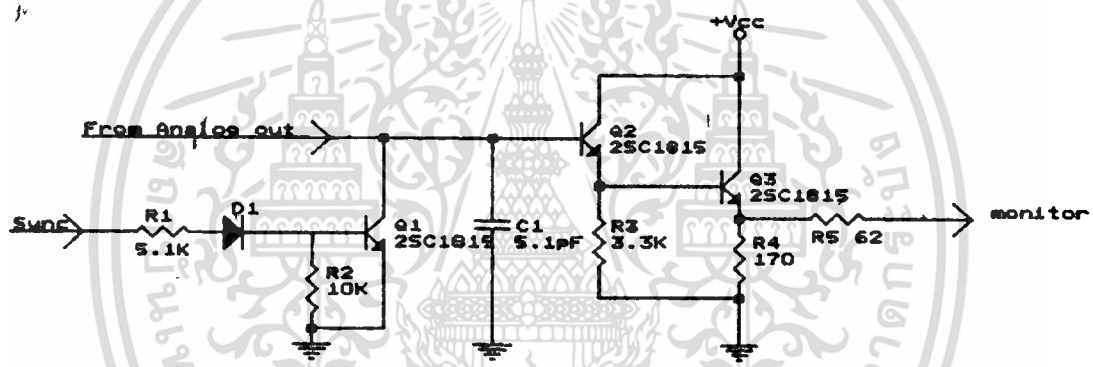


FIG. 3.13 SUMMING

บทที่ 4
การทดลองและผลการทดลอง

4.1 การทดลอง

เมื่อทำการเชื่อมต่อวงจรส่วนต่างๆ เป็นที่เรียบร้อยแล้ว เราจะได้วงจรที่เหมือนกัน 2 วงจร โดยในแต่ละวงจรจะมีทั้งภาครับและภาคส่ง ในการทดลองส่งภาพไปตามสาย เราต้องกำหนดให้ข้างใดข้างหนึ่งเป็นภาคส่ง และอีกข้างหนึ่งเป็นข้างรับ เมื่อกำหนดเรียบร้อยแล้ว จึงเริ่มปฏิบัติการส่งโดย ทำการเก็บภาพที่ต้องการจะส่งเข้าในส่วนของหน่วยความจำ โดยใช้สวิทต์ ต่อจากนั้นก็กดสวิทต์อีกตัวหนึ่งเพื่อส่งภาพ หลังจากนั้นต้องรอให้ภาพที่ส่งไปปรากฏ ที่ทางด้านรับ

4.2 ผลการทดลอง

เมื่อเราเก็บภาพที่จะส่งลงในส่วนของหน่วยความจำ จะได้ภาพที่ค่อนข้างจะชัด คือจะเห็นภาพเป็นเหลี่ยมๆ และมีความสว่างน้อยลงกว่าตอนที่แสดงภาพออกมาโดยยังไม่เก็บลงในส่วนของหน่วยความจำ เมื่อส่งภาพไปแล้วจะต้องรอให้ภาพที่ส่งไปปรากฏทางด้านรับ ซึ่งเมื่อจับเวลาแล้วจะใช้เวลาประมาณ 50 วินาที ภาพที่ปรากฏทางด้านรับจะมีความชัดน้อยกว่าภาพที่เก็บลงในหน่วยความจำก่อนที่จะส่งออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
วิจารณ์และสรุปผล

ภาพที่ปรากฏทางจอภาพจะมีลักษณะเป็นเหลี่ยมๆ ก็เนื่องมาจากภาพที่ได้ประกอบด้วยจุดตามแนวนอน 128 จุดและจุดตามแนวตั้ง 128 จุด ซึ่งน้อยกว่าภาพที่แสดงจากกล้องวีดีโอโดยตรงมาก ที่ต้องการให้ความละเอียดของภาพมีค่าน้อยก็เพื่อต้องการส่งภาพโดยใช้เวลาน้อยให้ที่สุด ซึ่งถ้าใช้ภาพที่มีความละเอียดสูงในการส่งจะต้องเสียเวลามาก

ภาพที่ไปปรากฏทางด้านรับจะมีความคมชัดน้อยลง ทั้งนี้อาจเป็นเพราะการส่งข้อมูลที่คลาดเคลื่อน เนื่องจากการส่งระยะไกลเกินไป หรืออาจเกิดจากการสูญเสียระหว่างส่งข้อมูล แต่ภาพที่รับได้ก็ดูรู้ว่าเป็นภาพอะไร

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ประภากร สุวรรณะ ที่ให้คำสอน และคำแนะนำอย่างเต็มที่ ขอขอบคุณเพื่อนๆทุกคนที่ช่วยซื้ออุปกรณ์ให้ และขอขอบคุณพ่อแม่ที่ให้กำลังใจและเงินสนับสนุนตลอดมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. รศ. ธีน ภู่วรวรรณ และ น.ต. ดร.ไพศาล สงวนหมู่,"การสื่อสารข้อมูล และไมโครคอมพิวเตอร์เนทเวอร์ค",บริษัท ซีเอ็ดยูเคชั่น จำกัด,231 หน้า,2531

2. ทรงชัย วีระทรีมาศ,"วงจรรับ-ส่งข้อมูลแบบอนุกรม", วารสาร อิเลคทรอนิคส์, ฉบับที่111,2534,หน้า 118-126

3. DON LANCASTER,"TTL COOKBOOK",HOWARD W. SAMS & CO.,INC. ,335 PAGES,1977

4. FORREST M.MINS III,"ENGINEER'S NOTEBOOK",MCGRAW-HILL BOOK COMPANY,152 PAGES,1986

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Product Preview

CA3306, CA3306A, CA3306C

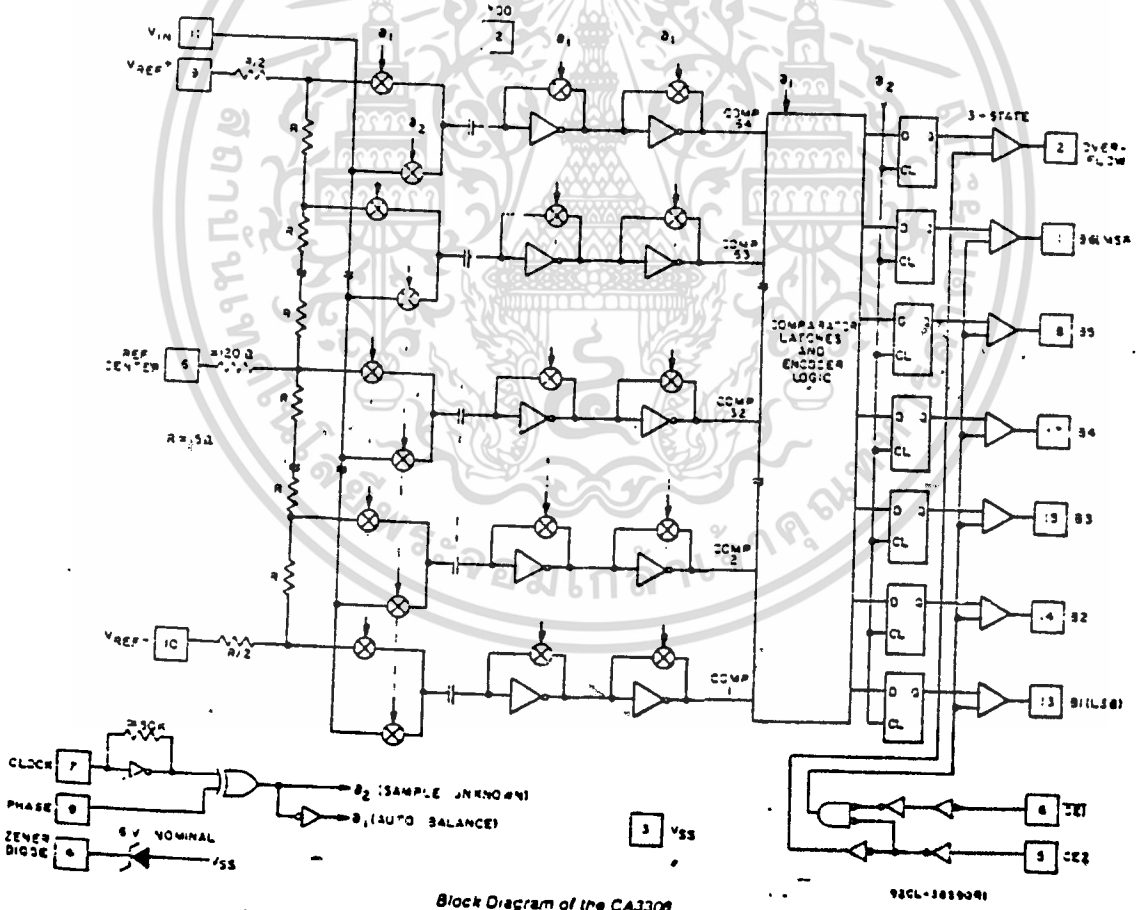
CMOS High-Speed 6-Bit Flash A/D Converter

Features:

- *Improved pin-for-pin retrofits for CA3300*
- *CMOS SOS low power*
- *Flash (Parallel) conversion technique*
- *15 MSPS conversion rate at 5 V*
- *1/4 LSB accuracy*
- *Single 3 to 6 V supply*
- *6 latched-bit outputs plus overflow*
- *May be stacked for higher resolution*
- *May be paralleled for double speed*

The CA3306 family members are pin-for-pin retrofits for the CA3300 (File 1316), but offering improved speed and linearity. All functions of the CA3300 are carried over: the ability to stack devices for higher resolution parallel devices for doubled speed, and the availability of a built-in zener reference. Accurate digitizing at video speeds is now possible with only a single 5 volt supply (8 volts required for CA3300), and a tighter linearity is guaranteed at a lower reference (full scale) range.

The CA3306-series devices are supplied in 18-lead dual-in-line plastic packages (E suffix) and in 18-lead dual-in-line ceramic packages (D suffix).



Block Diagram of the CA3306

Preview Data only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

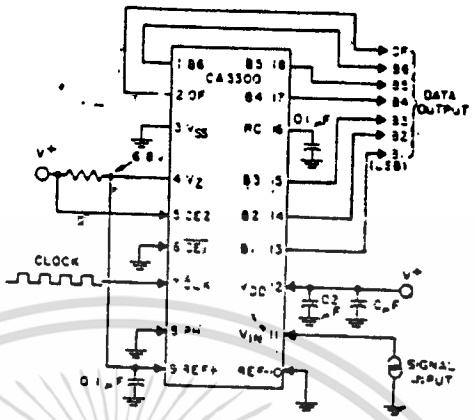


Fig. 12 - Typical CA3300 6-bit configuration 15-MHz sampling rate.

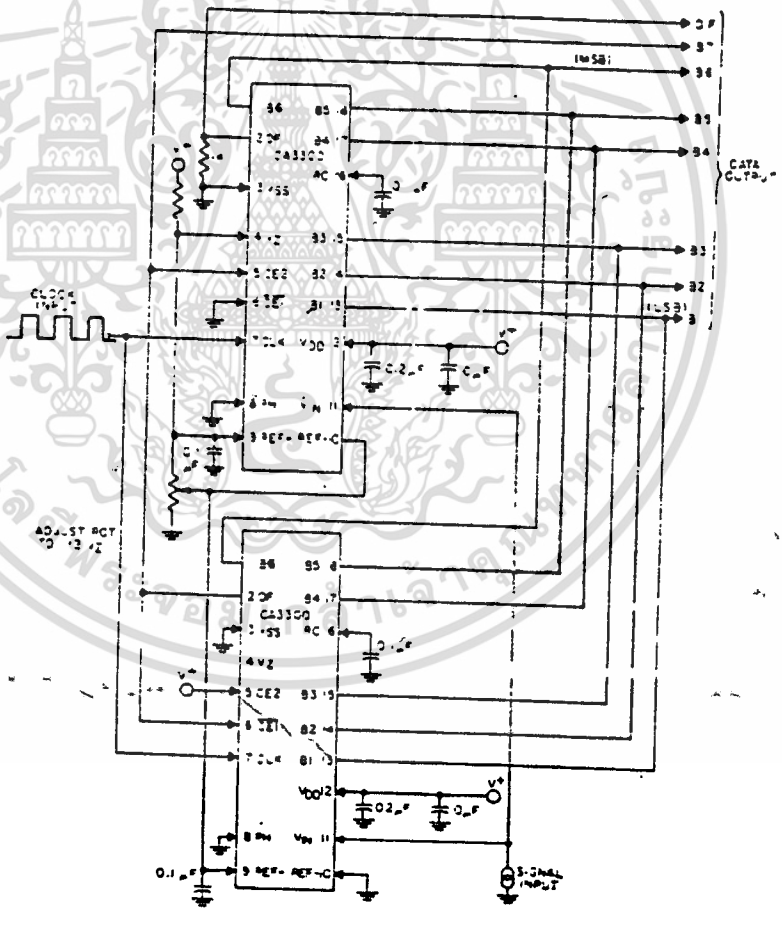


Fig. 13 - Typical CA3300 7-bit resolution configuration 15-MHz sampling rate.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้