



เทเลเท็กซ์ ดีโค๊ดเดอร์
TELETEXT DECODER



โดย
นายวิชา ภูติโยธิน
นายวิชิต สีนพระยาภล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต
ภาควิชาเทคนิคอุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2534

ชื่อเรื่อง โทรเท็กซ์ ดีโค๊ดเดอร์ (TELETEXT DECODER)

ผู้ทำ นายวิชา ภูติโยธิน เลขประจำตัว 323619

นายวิจิต สินพระยากุล เลขประจำตัว 323620

ได้รับการพิจารณาอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
ปริญญาอุตสาหกรรมศาสตรบัณฑิต สาขา เทคโนโลยีโทรคมนาคม

คณะกรรมการตรวจสอบปริญญานิพนธ์

..... ประธานกรรมการ
()

..... กรรมการ
()

..... กรรมการ
()

..... กรรมการ
()

.....

()

หัวหน้าภาควิชา เทคโนโลยีอุตสาหกรรม

วันที่

เดือน

พ.ศ. 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการปริญญาณิพนธ์ เรื่องนี้สำเร็จขึ้นได้
จากการได้รับความช่วยเหลือและคำแนะนำ

จาก

ดร.ไพศาล นาคพิพัฒน์ (อาจารย์ที่ปรึกษา)

และ

คุณสมชาย ไตรยศิลป์

(Technical Manager, Technical Support-CS)

Philips Electrical Co., of Thailand Ltd.

พร้อมอีกหลายท่านที่กรุณาแนะนำทั้งให้ความร่วมมือด้านต่างๆ

จึงขอขอบพระคุณมาไว้ ณ โอกาสนี้

วิชา ภูติโยธิน (323619)

วิจิต สิ้นพระยากุล (323620)

ภาควิชาเทคนิคอุตสาหกรรม สาขาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์ พระจอมเกล้าฯลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ		หน้า
บทคัดย่อภาษาไทย		ก
บทคัดย่อภาษาอังกฤษ		ข
คำนำ		ค
บทที่ 1	บทนำ	1
	เทเลเท็กซ์คืออะไร	1-1
	ประวัติของเทเลเท็กซ์	1-2
	ชื่อต่างๆของเทเลเท็กซ์	1-3
	เทเลเท็กซ์และวีวคิต้า	1-4
บทที่ 2	ระบบเทเลเท็กซ์	2-1
	แหล่งรวมและผลิตข้อมูล	2-2
	เครื่องรับสัญญาณ	2-3
บทที่ 3	พื้นฐานเทเลเท็กซ์ ดีโค็ดเคอร์	3-1
	สัญญาณโทรทัศน์	3-7
	ข้อกำหนดพื้นฐาน	3-10
บทที่ 4	บล็อกไดอะแกรม	4-1
	ไอซี SAA 5231	4-2
	ไอซี SAA 5243	4-3
บทที่ 5	ฮาร์ดแวร์และซอฟต์แวร์วงจรระบบเทเลเท็กซ์	5-1
บทที่ 6	แชนมิ่ง ีค็อด (HAMMING CODE)	6-1
	การพันคอยล์	6-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7	รีโมทคอนโทรล (REMOTE CONTROL)	7-1
	- ตัวส่งสัญญาณ (Transmitter)	7-3
	- ตัวรับสัญญาณ (Receiver)	7-7
บทที่ 8	ไอซีบัสหรือไอสแควร์บัส (I2C BUS)	8-1
	- ชื่อและความหมายที่ใช้ใน I2C BUS	8-2
	- การต่อบัส	8-2
	- การรับส่งข้อมูล	8-4
	- การจัดเวลาของสัญญาณ	8-4
	- ข้อกำหนดในการเริ่มต้นและหยุดหรือสิ้นสุด	8-5
	- การแจ้งรับทราบ	8-6
	- เงื่อนไขการรอ	8-7
บทที่ 9	- วงจรและผลการทดลอง	
	- สรุปและวิจารณ์	
ภาคผนวก	รายการข้อมูลที่เสนอในระบบ TELETEXT	
	ความหมายของคำย่อ	
	คู่มือ IC	

บทคัดย่อ

ระบบเทเลเท็กซ์มีต้นกำเนิดจากการทดลองการกระจายข่าวสารข้อมูล ขององค์การสื่อสารในประเทศอังกฤษ ประมาณปี ค.ศ. 1974 เป็นต้นมาทำให้เกิดเป็นระบบเรียกชื่อว่า เทเลเท็กซ์ โดยการใส่ข้อมูลที่เป็นรหัสเลขไบนารีฝากส่งร่วมกับสัญญาณภาพรวมของโทรทัศน์ส่งออกอากาศพร้อมกับรายการปกติ

โปรเจกนี้เป็นกรนำเสนอหลักการของระบบเทเลเท็กซ์ และเทเลเท็กซ์ ติโก้เตอร์ ระบบการถอดรหัสด้วยการใช้ชิพ #SAA5243 (VIP2), #SAA5231 รวมทั้งอุปกรณ์ร่วมอื่นๆ ในการรับข้อมูล จากสถานีที่แพร่สัญญาณเทเลเท็กซ์



คำนำ

เทเลเท็กซ์ เป็นระบบการให้บริการข่าวสารข้อมูลที่นับเป็นเทคโนโลยี สื่อสารยุคใหม่อย่างหนึ่งโดยอาศัยการฝากไปกับคลื่นสัญญาณโทรทัศน์ พร้อมกับ รายการปกติ แต่จะไม่รบกวนรายการต่างๆที่มีอยู่เดิม เนื่องจากข้อมูลที่ส่งมา อาศัยสัญญาณโทรทัศน์ในช่วงเวลาว่างสัญญาณภาพซึ่งเป็นช่วงเส้นสะแกนที่มองไม่เห็นในจอโทรทัศน์ในการที่จะรับเอาข้อมูลข่าวสารที่ฝากมากับสัญญาณโทรทัศน์นี้ ต้องอาศัยตัวถอดรหัส (เทเลเท็กซ์ ดีโคดีเคอร์) ที่ใช้ การควบคุมการทำงานด้วยไมโครคอมพิวเตอร์ หนึ่งเส้นสะแกนจะบรรจุข้อมูลได้หนึ่งบรรทัดแต่ละ หน้าจะประกอบด้วย 24 บรรทัด หนึ่งบรรทัดจะมี 40 ตัวอักษร ใช้เวลาในการส่งข้อมูลขนาดหนึ่งหน้าเต็มประมาณ 0.25 วินาที ผู้รับจะเลือกรับข้อมูล ตามแต่ละรายการโดยเลือกได้จากหัวข้อที่มีให้จากแหล่งรวมและผลิตข้อมูล โดย จะสามารถเลือกหน้าที่ต้องการ เหมือนกับการเปิดคู่มือเอกสาร จะดูข้อมูล พร้อมกับรายการที่วิพากติหรือรับเฉพาะ ข้อมูลที่สนใจให้ปรากฏเต็มจอภาพก็ได้ โครงการนี้จะ เป็นการนำเสนอหลักการทางานของระบบเทเลเท็กซ์ ดีโคดีเคอร์ (TELETEXT-DECODER) เพื่อประโยชน์ต่อการศึกษารวมทั้งเป็นแนวทางปฏิบัติที่ จะช่วยให้เครื่องรับโทรทัศน์รุ่นเก่าที่มีอยู่ประมาณ 10 ล้านเครื่อง มีโอกาสเลือก ที่จะเพิ่มขีดความสามารถของ เครื่องรับในการรับรู้ข้อมูลและ เทคโนโลยีที่เปลี่ยนแปลงตลอดเวลาเผยแพร่ออกไป เมื่อมีความต้องการติดตั้งเครื่องถอดรหัสสัญญาณ เทเลเท็กซ์มากขึ้น ราคาต่อหน่วยก็จะลดลงก็นับว่าบรรลุวัตถุประสงค์ของ โครงการนี้ที่จัดทำส่วนหนึ่งก็ เพื่อเป็น การส่งเสริมให้มีโอกาสรับข้อมูลข่าวสารที่เป็น ปัจจุบันของสื่อที่มีบริการฟรีอีกรูปแบบหนึ่ง

ชื่อเรื่อง เทเลเท็กซ์ ดีโค๊ดเตอร์ (TELETEXT DECODER)

ผู้ทำ นายวิชา ภูติโยธิน เลขประจำตัว 323619

นายวิชิต สินพระยากุล เลขประจำตัว 323620

ได้รับการพิจารณาอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
ปริญญาอุตสาหกรรมศาสตรบัณฑิต สาขา เทคโนโลยีโทรคมนาคม

คณะกรรมการตรวจสอบปริญญาบัตร

..... ประธานกรรมการ

()

..... กรรมการ

()

..... กรรมการ

()

..... กรรมการ

()

..... กรรมการ

()

.....

()

หัวหน้าภาควิชา เทคโนโลยีอุตสาหกรรม

วันที่ เดือน พ.ศ. 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ (INTRODUCTION)

เทเลเท็กซ์คืออะไร

เทเลเท็กซ์คือ ชื่อเรียกของระบบที่ใช้ในการส่งข้อมูล-ข่าวสาร โดยลักษณะ จะเป็นการส่งให้ทางเดียวจัดส่งข้อมูลในรูปของดิจิทัลเข้าไว้ก็มีรูปแบบเฉพาะในการผสมสัญญาณสามารถส่งข่าวสารที่เป็นข้อมูล คอมพิวเตอร์กราฟิก, ข่าวของหุ้น ข้อมูลการท่องเที่ยว, ข่าวด่วน, พยากรณ์อากาศ, เวลาของรถโดยสารทุกชนิด เที่ยวบิน หรือแม้แต่การตรวจเลือดเตอร์ เป็นต้นโดยการส่งสัญญาณฝากมาพร้อมกับสัญญาณโทรทัศน์ในขณะที่เกี่ยวกับการแพร่ภาพปกติของสถานีโทรทัศน์ ทำให้สามารถรับข้อมูลได้ตลอดเวลาที่สถานีเปิด ไม่จำเป็นต้องรอในช่วงที่ไม่มีรายการรวมทั้งสามารถเลือกรับข้อมูลในหน้าที่ต้องการจะทราบของข้อมูลในแต่ละหน้าได้เพราะมีการแยกแยะประเภทเป็นเมนูรายการให้ทางสถานี จะเป็นผู้ผลิตและรวบรวมข้อมูลเก็บไว้ในเครื่องคอมพิวเตอร์ส่วนกลางของระบบเทเลเท็กซ์ให้ข้อมูลทันต่อเหตุการณ์ปัจจุบัน ส่งมาทำให้ข้อมูลไม่คลาดเคลื่อน เช่นกรณีของสมุดหน้าเหลืองขององค์การโทรศัพท์ เป็นต้น จุดที่สำคัญคือ เป็นการให้บริการฟรี เพียงแต่ว่าผู้รับที่มีเครื่องทีวี จะต้องซื้อเครื่องถอดรหัส (TELETEXT DECODER) ที่ติดตั้งชนิดภายในหรือภายนอก จึงจะสามารถรับและเลือกเฉพาะข้อมูลที่ต้องการดูข่าวสาร อาจจะให้เห็นสดข้อมูลข่าวสารออกมาโดยลำพัง หรือ ช้อนอยู่บนภาพของรายการปกติได้และยังสามารถแสดงออกมาเป็น 6 สี คือ แดง น้ำเงิน เขียว เหลือง ม่วง หรือ สีขาว ทั้งนี้ก็ใช้สีค่าแต่ที่ใช้กันจริงๆ ตัวอักษรนิยมใช้ สีขาว เหลือง เขียว หรือฟ้า ทั้งนี้เพราะอ่านง่ายกว่า ส่วนสีอื่นจะใช้ประกอบเป็นฉากหลัง

ประวัติของระบบ เทเลเท็กซ์

ระบบเทเลเท็กซ์ได้มีขึ้นครั้งแรกในประเทศอังกฤษ เมื่อปี ค.ศ. 1970 โดย มร.แซม เพรียด้า ซึ่งทำงานอยู่ในห้องปฏิบัติการค้นคว้าของการสื่อสารแห่งประเทศไทย อังกฤษได้เสนอโครงการและการศึกษาค้นคว้าจนกระทั่งมีการทดลองส่งออกอากาศ โดยสถานีวิทยุ โทรทัศน์ บีบีซีและไอบีเอ ในปี ค.ศ. 1974 ระบบเทเลเท็กซ์ได้ถูก พัฒนาต่อไป จนสามารถเป็นระบบสื่อสารในเชิงการค้าได้ในประเทศอังกฤษ เมื่อ ปี ค.ศ. 1976 โดย BBC เรียกชื่อระบบเทเลเท็กซ์ว่า CEEFAX

IBA เรียกชื่อระบบเทเลเท็กซ์ว่า ORACLE

ปี ค.ศ. 1984 เทเลเท็กซ์ได้แพร่หลายออกไปหลายประเทศ ต่างก็มีชื่อ เรียกแตกต่างกันออกไป เช่น แนบลิปส (NAPLPS) ของอเมริกาเหนือโดยการใช้ มาตรฐานส่วนของ ANSI (AMERICAN NATIONAL STANDARDS INSTUTUTE) และของ CSA (CANADIAN STANDARDS ASSOCIATION) ที่พัฒนาออกแบบ มาตรฐานมาจาก BELL AT&T วิดีโอเท็กซ์และของ เคเนเดียน เทลิดอล วิดีโอ เท็กซ์ (CANADIAN TELIDON VIDIOTEX) จนกระทั่งมีการรวมคุณสมบัติของ วิวดาค้า และเทเลเท็กซ์เข้าด้วยกัน ปัจจุบันวิดีโอเท็กซ์ที่ใช้มาตรฐานของ TELIDON หรือ BELL ต่างเปลี่ยนมาใช้มาตรฐานของ NAPLPS ในญี่ปุ่นเรียก ระบบเทเลเท็กซ์ว่า CAPTAIN (CHARACTER AND PATTEM TELEPHONE ACCESS INFORMATION NETWORK) ฝรั่งเศส เรียก ระบบเทเลเท็กซ์ว่า ANTIOPE - DIDON และเรียกวิวดาค้าเป็นเทเลเทล ส่วนของไทยที่บริษัท เทเลอินฟอร์เมชันจำกัด ร่วมกับทางสถานีวิทยุโทรทัศน์กองทัพบกช่อง 5 (ททบ.5) เริ่มทดลองออกอากาศประมาณมีนาคม 2533 ภาควิชาชื่อ "อาร์มเท็กซ์" (ARMTEXT)

ปัจจุบันนี้กว่า 35 ประเทศ นับรวมจำนวนเครื่องกว่า 40 ล้านเครื่อง ที่ติดตั้งภาครับที่สามารถถอดรหัสเทเลเท็กซ์ ในการรับบริการ ข้อมูลข่าวสาร ทำให้

ชื่อเรียกต่างๆ ของระบบ เทเลเท็กซ์

นอร์เวย์	เรียกชื่อระบบว่า	เทลดาต้า	(TELEDATD)
ฟินแลนด์	"-----"	เทลเซ็ท	(TELSET)
สวีเดน	"-----"	ดาต้าวิชั่น	(DATA VISION)
เดนมาร์ก	"-----"	เทลดาต้า	(TELEDATA)
อังกฤษ	"-----"	เพสเทล	(PRESTEL)
ฮอลแลนด์	"-----"	วิทิตเทล	(VIDITEL)
เยอรมันนีและออสเตรเลีย	"-----"	บิวชลเท็กซ์ (BILDSCHIRMTEXT)	
ฝรั่งเศส	"-----"	เทลเทล, แอนโทปี (TELETEL, ANTI OPE)	
สเปน	"-----"	วิดีโอเทล	(VIDEOTEL)
อิตาลี	"-----"	วิดีโอเท็กซ์	(VIDEOTEX)
อเมริกาเหนือ	"-----"	แนปลิป	(NAPLPS)
ญี่ปุ่น	"-----"	กัปตัน	(CAPTAIN)
ไทย	"-----"	อาร์มเท็กซ์	(ARMTEXT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทเลเท็กซ์และวีวาค้า

เทเลเท็กซ์และวีวาค้าเป็นชื่อเรียกระบบการฝากข้อมูลรวมกับสัญญาณภาพของทีวีส่งออกอากาศไปยังเครื่องรับ ข้อมูลที่ได้จะแสดงเป็นสีต่างๆ รวมทั้งใช้สีพื้นเป็นสีคำเพื่อช่วยให้ตัวอักษรดูเด่นขึ้นแต่กระนั้นการส่งข้อมูลออกไปของเทเลเท็กซ์และวีวาค้ายังมีข้อแตกต่างตรงที่โครงสร้างของการใส่โค้ดที่มีการจัดการแตกต่างกัน เปรียบเทียบได้ดังนี้

เทเลเท็กซ์

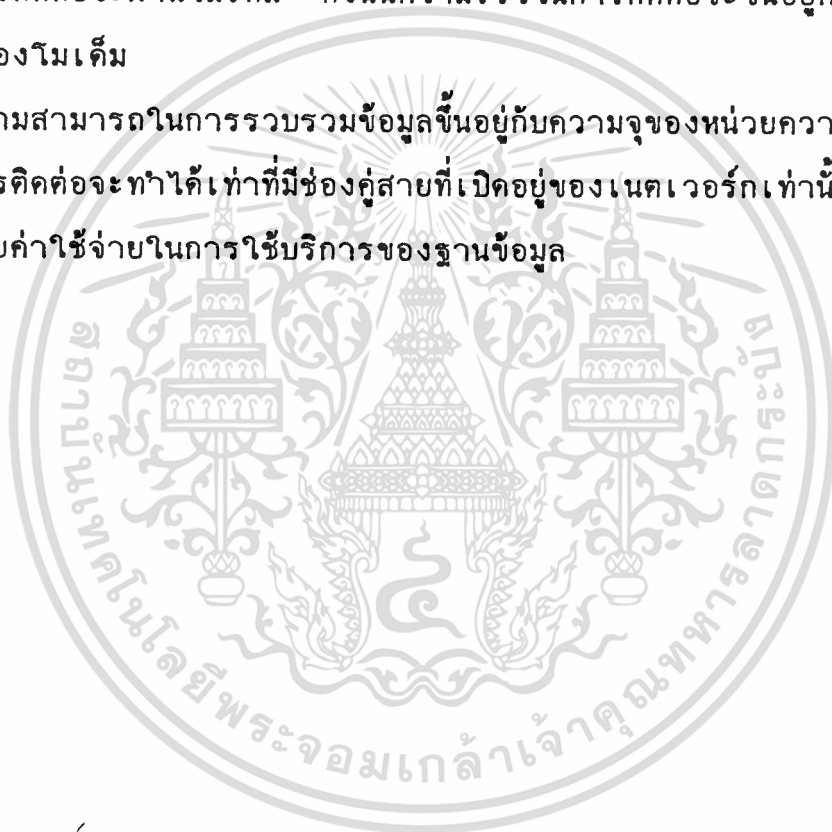
ในระบบเทเลเท็กซ์ ข้อมูลที่ส่งออกไปจะใช้ร่วมกับสัญญาณภาพรวมของทีวีช่องของเส้นสะแกนสลับกลับที่ไม่ได้ใช้งานมาทำ การส่งโค้ดข้อมูลของเทเลเท็กซ์และขบวนการต่างๆ จะมีขั้นตอนดังนี้

- 1) ข้อมูลจะติดต่อกันทางเคเบิลโดยสถานีจะเป็นแหล่งผลิตและรวบรวมข้อมูลส่งออกไปให้บริการแก่ผู้ที่มีเครื่องตีโค้ดสัญญาณในเครื่องรับรวมทั้งการส่งออกจะเป็นแบบต่อเนื่องส่งทีละหน้าหมุนเวียนตลอดเวลา
- 2) การส่งข้อมูลจะถูกกำหนดด้วยระบบการส่งของสัญญาณโทรทัศน์เท่านั้นการเกิดผิดพลาดในระบบการส่งสัญญาณทีวีก็จะส่งผลต่อข้อมูลเทเลเท็กซ์ด้วยเช่นกัน
- 3) จำนวนเส้นสะแกนมีจำกัดและการความเร็วในการติดต่อ จะขึ้นกับแบนด์วิทของสัญญาณทีวี
- 4) ข้อมูลในการกระจายข่าวสาร จะมีการปรับเปลี่ยนให้สด ใหม่เสมอทันต่อเหตุการณ์
- 5) เป็นการให้บริการฟรี

วิวาท้า

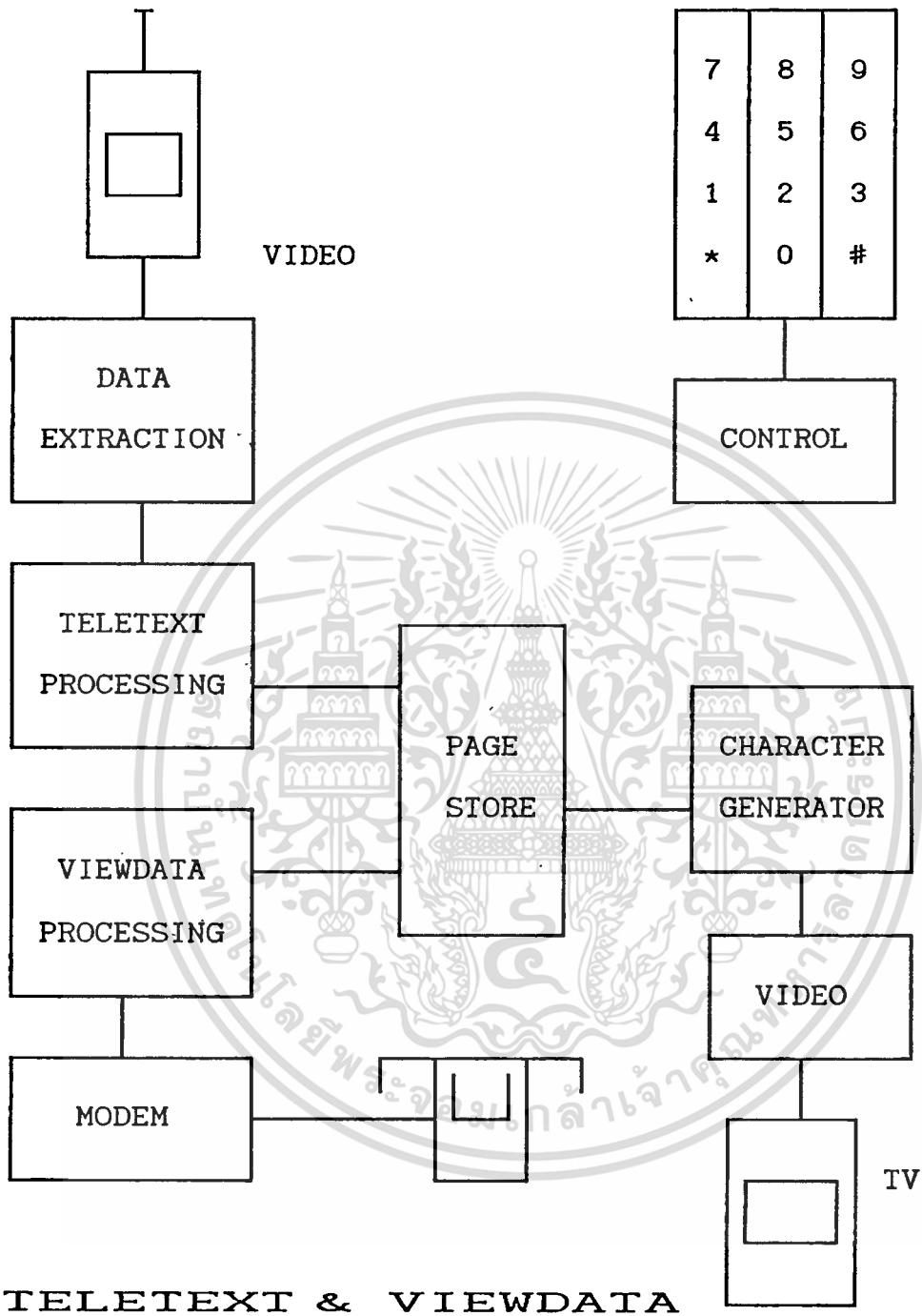
ในระบบวิวาท้า การได้ค้ข้อมูลจะอาศัยการติดต่อผ่านชุมสายโทรศัพท์หรือเน็ตเวอร์กต่าง ๆ ข้อมูลที่ได้รับมามีการจัดหมวดหมู่รวบรวมเป็นฐานข้อมูลโดยศูนย์กลางคอมพิวเตอร์ มีข้อแตกต่างจากระบบเทเลเท็กซ์คือ

- 1) การติดต่อเป็นแบบสองทาง ระหว่างผู้ใช้กับฐานข้อมูล
- 2) การติดต่อจะผ่านโมเด็ม ดังนั้นความเร็วในการติดต่อจะขึ้นอยู่กับขีดความสามารถของโมเด็ม
- 3) ความสามารถในการรวบรวมข้อมูลขึ้นอยู่กับความจุของหน่วยความจำ
- 4) การติดต่อจะทำให้เท่าที่มีช่องคู่สายที่เปิดอยู่ของเน็ตเวอร์กเท่านั้น
- 5) เสียค่าใช้จ่ายในการใช้บริการของฐานข้อมูล



เป็นจุดขายที่วีของแต่ละบริษัทที่สายการผลิตต้องเปลี่ยนขบวนการผลิตใหม่เพื่อเพิ่มยอดขายด้วยการใส่บอร์ดเทเลเท็กซ์ ซีโด้คเคอร์ เพิ่มเข้าไปในเครื่องรับ ตามความต้องการ ของผู้บริโภคทำให้การพัฒนาการของระบบเทเลเท็กซ์รุดหน้าขึ้น มีการผลิตชิพไอซี ที่นับวันยิ่งก้าวเร็วจาการตกลงผู้ผลิตที่สำคัญคือ บริษัทฟิลิปส์ ด้วยการสร้างไอซีในการผลิตอักษร และ การดีเทคสัญญาณ ขนาดของบอร์ดเล็กลง นับว่าเป็นการพัฒนาของระบบเทเลเท็กซ์อย่างหนึ่ง

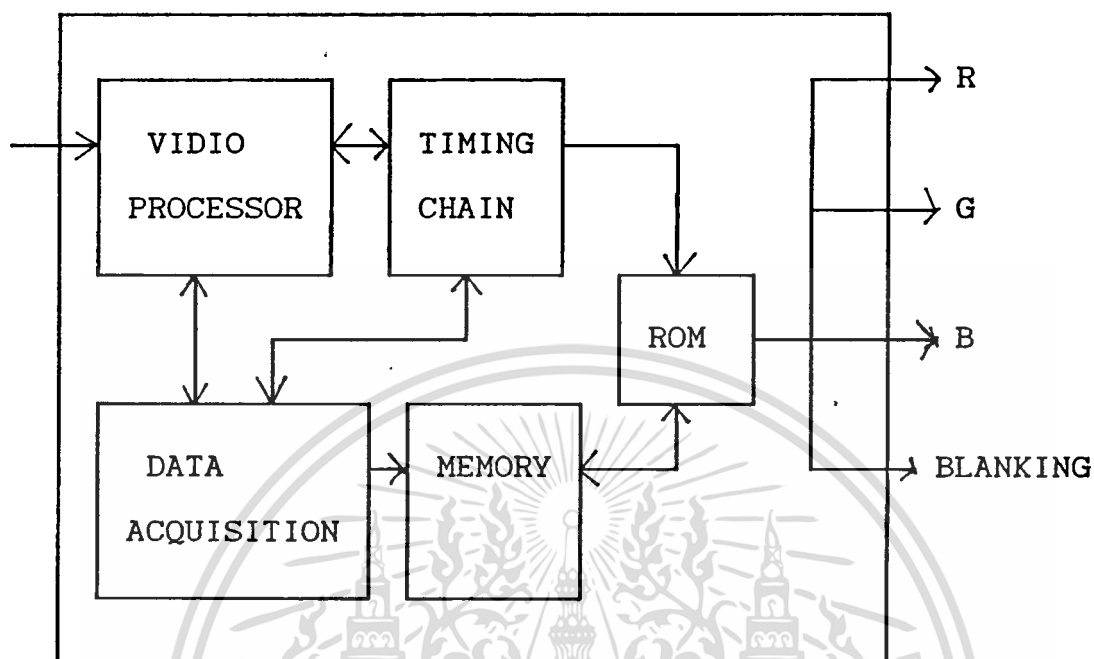
เทเลเท็กซ์มีความแตกต่างจากข้อมูลอิเล็กทรอนิกส์ (VIEW DATA) ดังนี้คือ เทเลเท็กซ์ส่งมาจากสถานีโทรทัศน์ ซึ่งทำการออกอากาศถ่ายทอดมา แต่วิวคิต้า ได้มาจากคลังเก็บข้อมูล (PRESTEL COMPUTER) เป็นชื่อเรียกระบบเฉพาะของการสื่อสารกลางของอังกฤษวิวคิต้าเป็นการติดต่อสื่อสารคมนาคมระหว่างสองฝ่าย (TWO WAY LINK) โดยอาศัยคอมพิวเตอร์มาช่วยให้การเก็บจ่ายข้อมูลของแต่ละบุคคล การติดต่ออาศัยการส่งข้อมูลผ่าน โมเด็ม (MODEM) เทเลเท็กซ์เป็นการให้บริการฟรีแต่สาธารณะชนแต่วิวคิต้า ผู้ใช้จะต้องจ่ายค่าบริการตามอัตราเวลาของข้อมูล ดังรูปบล็อกไดอะแกรมเปรียบเทียบ ระหว่างเทเลเท็กซ์กับวิวคิต้า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



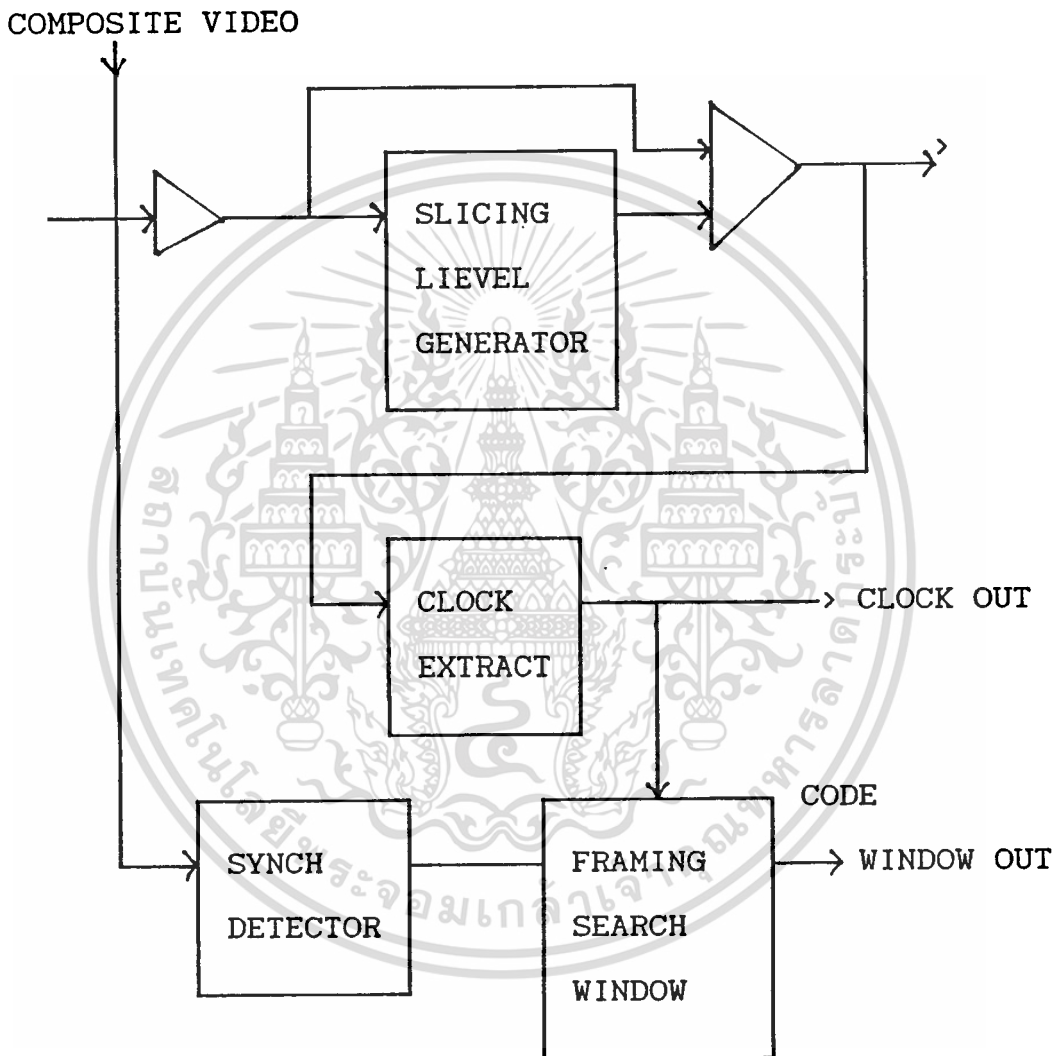
เทเลเท็กซ์ ตีโค้ดเดอร์



เมื่อ เทเลเท็กซ์ตีโค้ดเดอร์รับสัญญาณควบคุม (I2 C BUS) จากรีโมทคอนโทรลจะทำการแยกข้อมูลเทเลเท็กซ์ที่รวมกับสัญญาณภาพรวม แยกออกเป็นสัญญาณ R , G , B ที่ สัญญาณจะซิงค์โครไนซ์กับสัญญาณภาพทีวี รวมทั้งจะผลิตสัญญาณแบลลค์กลิ้งเอามาด้วย รูปที่ 1 จะแสดงให้เห็นถึงการตีเทคสัญญาณแยกออกเป็น R , G , B และแบลลค์กลิ้งจนถึงรวมส่งไปให้แคโรตของหลอดภาพ

คาค้า สไลด์ เซอร์ (DATA SLICER)

คุณภาพในการแสดงผลข้อมูลออกมาได้ถูกต้องจะขึ้นอยู่กับวงจร คาค้า สไลด์ เซอร์ ส่วนใหญ่วงจรนี้จะรวมอยู่ในชิพไอซีอยู่แล้ว

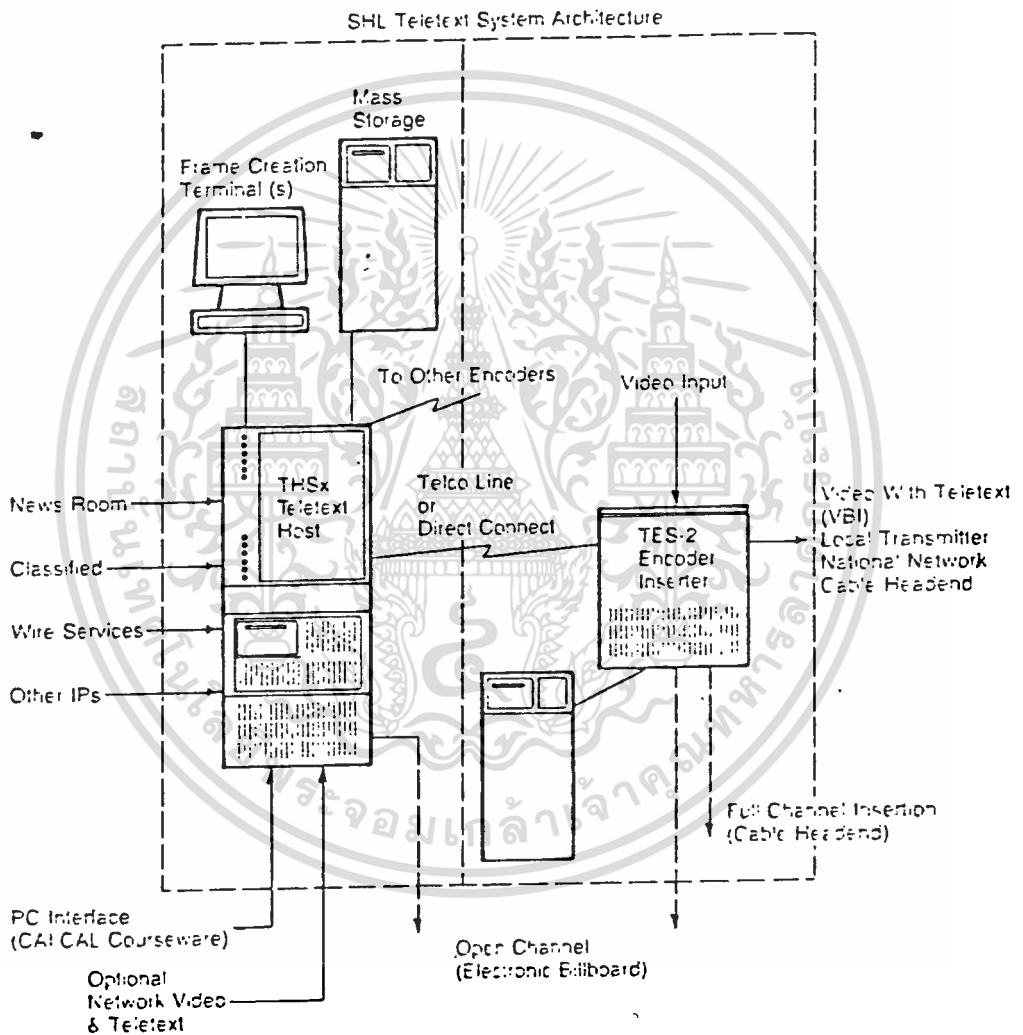


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ระบบ เทเลเท็กซ์

เทเลเท็กซ์เป็นการสื่อสารทางเดียว โดยจะมีชุมสาย หรือคลังเก็บข้อมูลทำ การผลิตข้อมูลส่งฝากรวมกับสัญญาณโทรทัศน์ไปยังเครื่องรับทีวีที่มีเครื่องดีโคดเดอร์ เทเลเท็กซ์อยู่ โดยจะสามารถเลือกรับข้อมูลตามที่ต้องการ



Systemhouse (Canada) teletext system architecture.

- Obtaining content from other systems.
- Transmitting the output data in appropriate form and at the right speed.

ระบบ เทเลเท็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งผ่านดาวเทียมไปยังเครื่องรับ

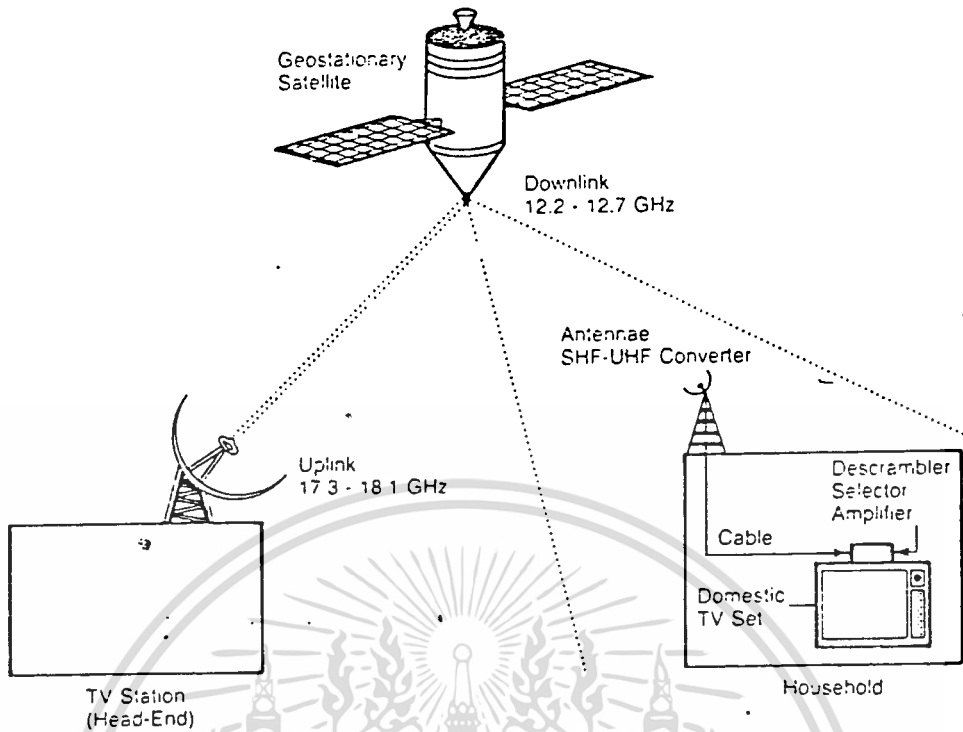
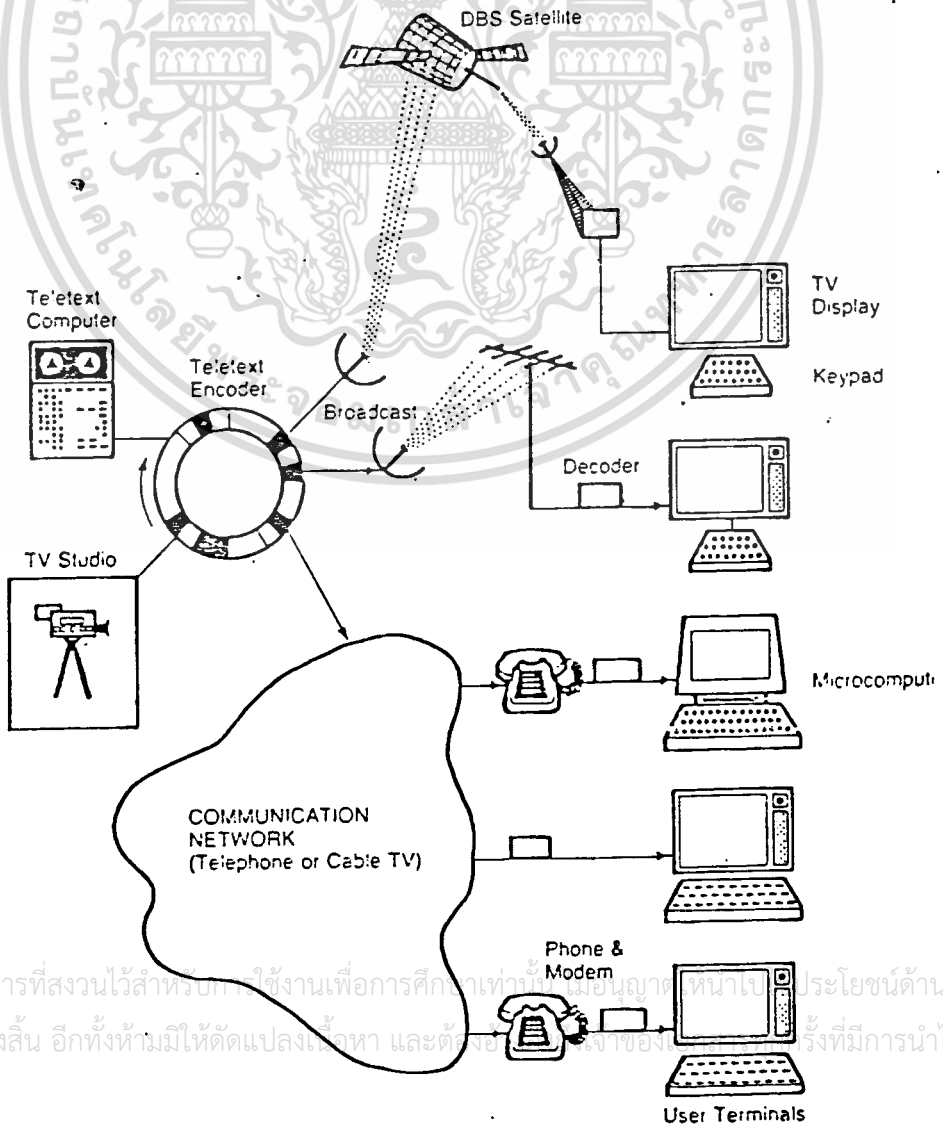


Figure 9.20 Basic components in a direct broadcast satellite TV/teletext system.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการศึกษาเท่านั้น มิใช่อนุญาตให้เผยแพร่ไปภายนอก
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และตัดสิทธิ์ใดๆของเจ้าของลิขสิทธิ์ที่มีการนำไปใช้

อุปกรณ์การรับสัญญาณเทเลเท็กซ์และบล็อกโคอะแกรม

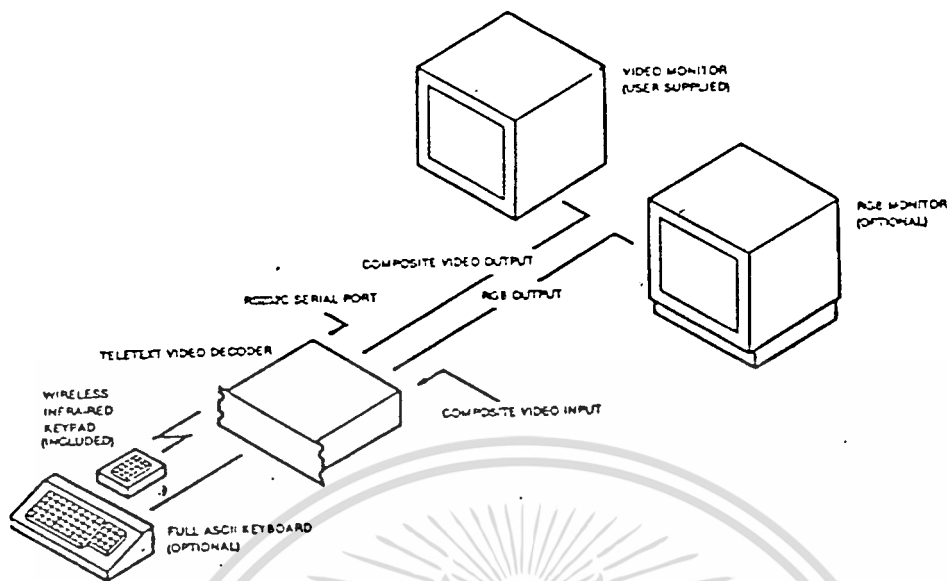


Figure 9.18 Schematic layout of a Norpak teletext video decoder.

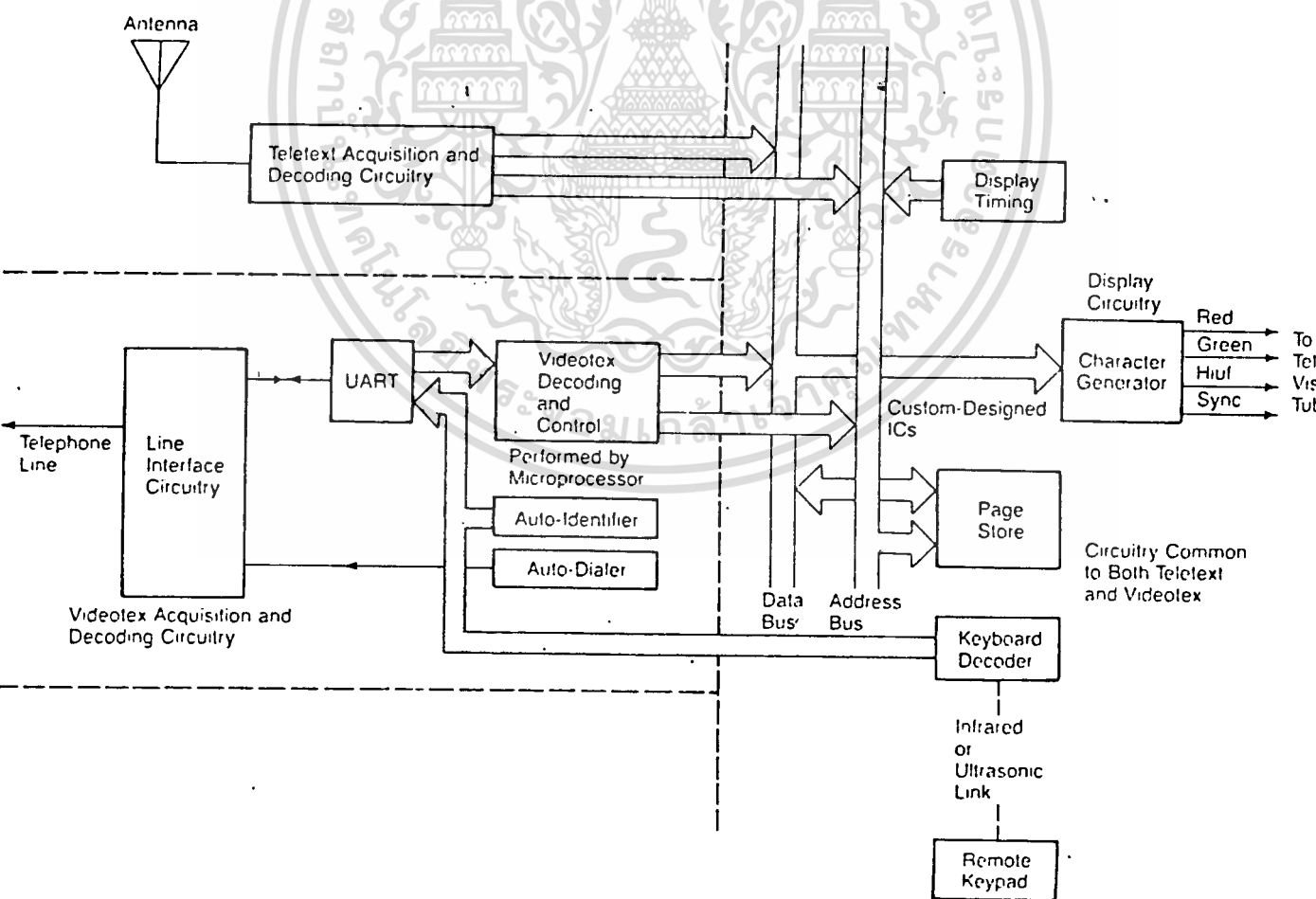


Figure 9.19 Schematic layout of an integrated Ceefax/Prestel terminal. Source: Byte, July 1983.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งผ่านดาว เทียมไปยัง เครื่องรับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์การรับสัญญาณ เท เล เกิร์ช และบลีกโคอะ แกรม

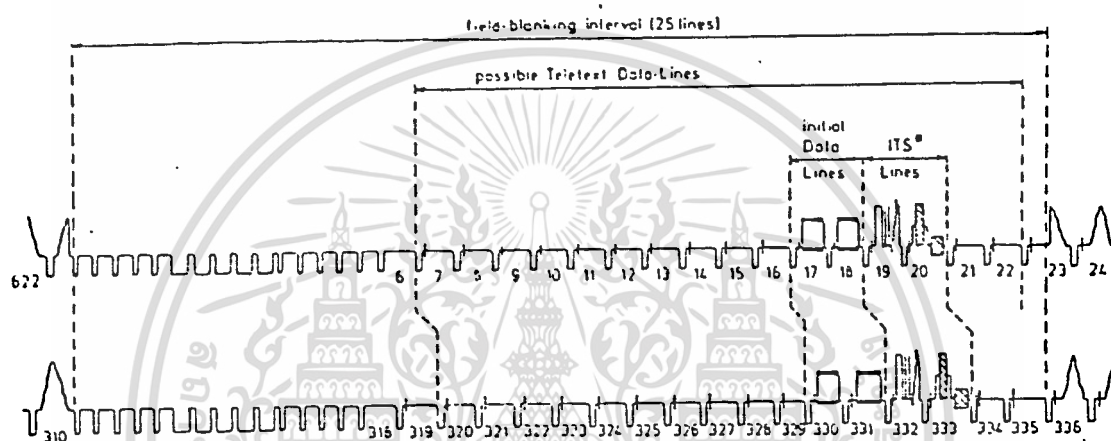


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พื้นฐานเทเลเท็กซ์ ศีโคเคอร์

สัญญาณโทรทัศน์กับการฝากข้อมูล เทเลเท็กซ์

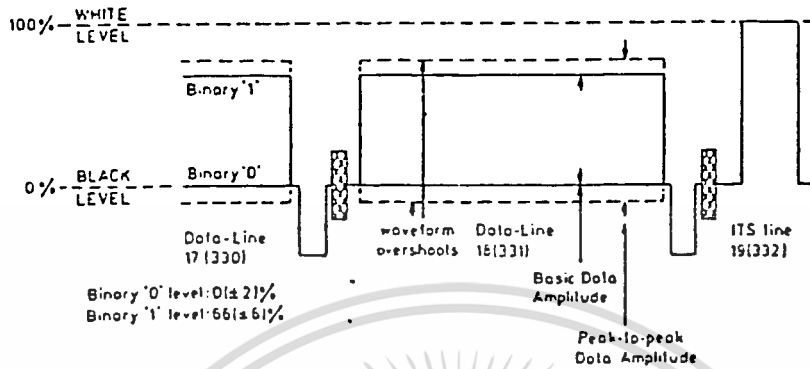
สัญญาณโทรทัศน์ปกติจะประกอบด้วยจำนวนเส้น 625 เส้น แบ่งออกเป็น 2 ฟิล์ม ดังรูปที่ 1



รูปที่ 2

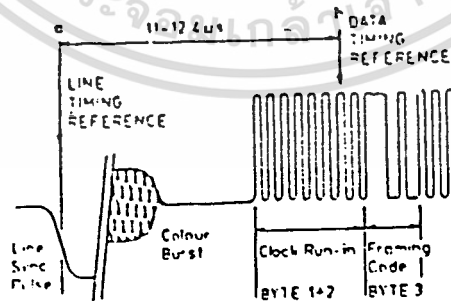
เส้นที่จะส่งข้อมูลคือ เส้นระหว่างช่วงของการลบเส้นสะบัดกลับ สามารถใช้ในการบรรจุข้อมูลได้มากถึง 1 เส้น ในช่วงว่างเปล่าของแต่ละฟิล์ม (FIELD BLANKING) การเริ่มต้นส่งข้อมูลจะใช้ 2 เส้นต่อ 1 ฟิล์ม ดังรูปจะเริ่มต้นที่เส้น 17, 18 และ 330, 331 เพื่อเป็นตัวบอกการเริ่มต้นของข้อมูลเทเลเท็กซ์ ส่วนเส้นที่ 19, 20 และ 332, 333 จะใช้เป็นประโยชน์ทางการทดสอบไลน์ของการส่งข้อมูล การส่งข้อมูลเทเลเท็กซ์ในแต่ละฟิล์มจะประกอบด้วยสัญญาณดิจิทัลที่เข้าโค้ดจำนวน 45 ไบต์ (BYTE) = 360 BITS สัญญาณดิจิทัลนี้จะมีบิตเรท (bit-rate) = 6.9375 MBITS/SEC เท่ากับ 444 ครั้ง ในอัตราความถี่ 1 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3

รูปที่ 3 แสดงสถานะของสัญญาณของหนึ่งฟิล์ม ในทางปฏิบัติจะพบว่าจะมีช่วงที่สัญญาณผิดปกติเกิดขึ้นในการส่งข้อมูลอย่างไรก็ตามสัญญาณที่ต่ำกว่าระดับนี้ยังคงยอมรับได้เมื่อผ่านเข้ายังภาคการขยายสัญญาณภาพสี

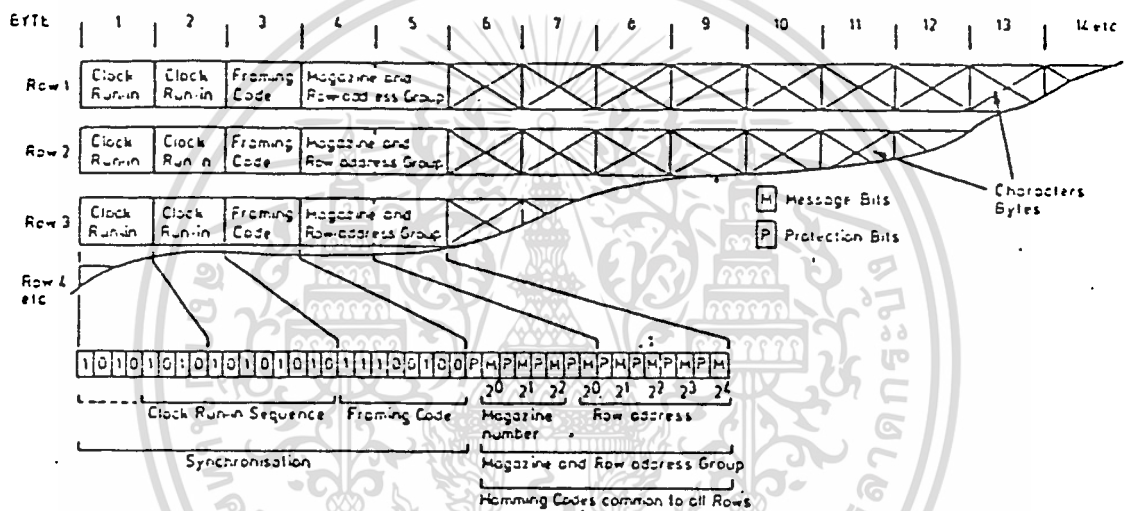


รูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4 2 ไบต์แรกของแต่ละฟิลด์ จะประกอบด้วย ส่วนที่เรียกว่า CLOCK-RUN-IN ประกอบด้วยบิต 10101010_____ และแบ่งเป็นตัวชี้เกี่ยวกับการแสดงค่าเริ่มต้นของเส้นข้อมูล สำหรับสัญญาณนี้ เริ่มในช่วงจุด a จะประกอบไปด้วย สัญญาณสี่, คล็อก-รัน-อิน และช่วงเวลาของข้อมูลที่จุด b ในเวลาระหว่าง 11-12.4 us

โครงสร้างของ เส้นข้อมูล



รูปที่ 4 แสดงโครงสร้างของเส้นข้อมูล

แต่ละเส้นข้อมูลประกอบด้วยข้อมูล 8 บิต จำนวน 45 ไบต์ 2 ไบต์แรกเป็น CLOCK-RUN-IN สัญญาณซิงค์โครงข่ายกับความถี่ 6.938 MHz ให้กับ เทเลเท็กซ์ดีโค๊ดเดอร์ ในเครื่องรับทีวีไบท์ที่ 3 เรียกว่า เฟรมมิ่งโค๊ด (FRAMING CODE) ประกอบด้วยสัญญาณบิต 11100100 โค๊ดนี้จะเป็นไบท์ซิงค์โครงข่ายเซชั่นในเทเลเท็กซ์ดีโค๊ดเดอร์ไบท์ที่ 4 และไบท์ที่ 5 ของแต่ละฟิลด์ ข้อมูลจะประกอบด้วยจำนวนหมายเลขเมกกะซีนและตำแหน่งของแอกเคอร์รวมทั้งสัญญาณที่เรียกว่าแฮมมิ่งโค๊ดที่ใช้สำหรับการควบคุมการเกิดผิดพลาดของสัญญาณข้อมูลที่ส่งมา ที่อาจจะมึขึ้นจากคลื่นรบกวนต่างๆ จากรูปที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Hamming-code Byte M = Message Bit P = Protection Bit	M4	P4	M3	P3	M2	P2	M1	P1
The transmitted M-Bits	1		0		0		1	
Test A After test A	• 1		• 0				• 1	• 1
Test B After test B	• 1				• 0	• 1	• 1	
Test C After test C			• 0	• 0	• 0		• 1	
Test D After test D The transmitted Byte	• 1	• 1	• 0	• 0	• 0	• 1	• 1	• 1

รูปที่ 5

ข้อมูล 1 ไบท์จะประกอบด้วยข้อมูล 4 บิต (M) และตัวควบคุม 4 บิต (P) สมมุติว่าส่งข้อมูล 1001 ออกไปตามขั้นตอนต่างๆ จะรวมเอา สัญญาณควบคุมด้วย 4 บิต สำหรับ ทดสอบว่าเป็นคี่หรือเปล่า โดยทดสอบแบ่งตามขั้นตอน ออกเป็น A, B, C, D ถ้าถูกต้องจึงจะส่งข้อมูลออกไป

โดยรูปแบบการทดสอบในเทเลเท็กซ์ คีโค้คเคอร์

แสดงในรูปที่ 6

Results of protection bits tests		Inference	Action
A, B, C,	D		
All correct	Correct	No errors	Accept M-Bits
All correct	Not correct	Error in P4	Accept M-Bits
Not all correct	Correct	Multiple errors	Reject M-Bits
Not all correct	Not correct	Single error	Identify error and correct error if in M-Bit

รูปที่ 6

สำหรับไบท์ที่เหลือ(จากรูปที่ 4) จะประกอบไปด้วยโค้ดของตัวอักษร, การบอกถึง เพจ เฮดเดอร์ (page header)

ส่วนประกอบของหน้าและแถว

แต่ละหน้าถูกแบ่งออกเป็น 24 แถว แต่ละแถวจะประกอบด้วย 40 ตัวอักษร สำหรับตำแหน่งของทั้ง 24 แถว ต้องมีบิตจำนวน 5 บิต อย่างต่ำแสดงดังรูป 111-1 และรูปที่ 111-3 จะเห็นชัดว่าไบท์ที่ 4 และ 5 ของแต่ละคาตาไลน์ (data line) ประกอบไปด้วย 5 บิต แสดงตำแหน่งแถวและ 3 บิต เป็นหมายเลขแมกกะซีน ดังนั้น 8 แมกกะซีน สามารถจะเลือกโดยดูจาก ความหมายของ 3 บิตของหมายเลขแมกกะซีน แอดเดรส 0000 บรรจุ ด้วยเพจเฮดเดอร์ (PAGE HEADER) ในแต่ละเพจเฮดเดอร์จะมีแชนมิ่งโค้ดรวมอยู่ด้วย (ไบท์ 4 และ 5) ดังนั้น ตั้งแต่ไบท์ที่ 6 ถึง 13 จะรวมเอาแชนมิ่งโค้ดอยู่ด้วยซึ่งข้อมูลเหล่านี้จะประกอบด้วย

1. หมายเลขบอกหน้า
2. เวลาในการควบคุมแต่ละหน้า
3. จำนวนของการแสดงของฟังก์ชันการควบคุม

ไบท์ที่ 6 จะเป็นส่วนที่บอกจำนวนหน้าในหลักหน่วย

ไบท์ที่ 7 จะเป็นส่วนที่บอกจำนวนหน้าในหลักสิบ

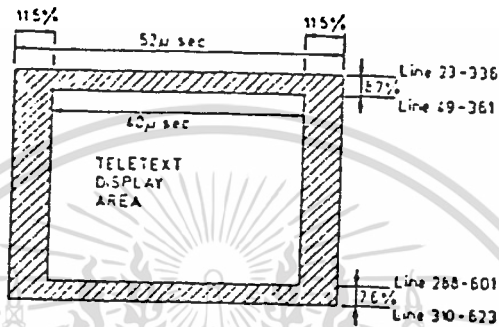
ไบท์ที่ 8,9,10 และ 11 จะเป็นส่วนแสดงเวลาวินาที, นาที, ชั่วโมง และวัน

โค้ดเหล่านี้อาจจะใช้เลือก หนึ่งเดียวเท่านั้นของทั้งหมดแต่ลักษณะการส่งจะเป็น

แบบต่อเนื่อง

เพจ คีสเพลย์ (PAGE DISPLAY)

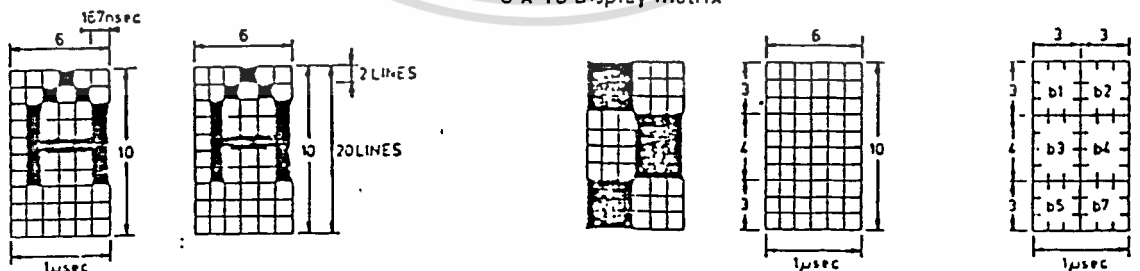
ที่วีไปจะประกอบด้วย 2 เฟรม 625 เส้น ในเวลาในการสะแกน 52 uSEC
 ต่อ เฟรม ในขณะที่แสดงแต่ละฟิลด์จะประกอบด้วย 287 1/2 เส้นสะแกน จากรูป



แสดงถึงพื้นที่ในการแสดงผลของเทเลเท็กซ์ ในเวลา 40 uSEC และมีความสูงของเฟรม = 240 เส้นที่เป็นเส้นนี้มาจากคุณสมบัติของหลอดภาพที่แบ่งเป็น 24 แถว แถวละ 40 ตัว อักษรคิดเป็นผลลัพธ์ในแมทริกซ์ของ 960 ตัวอักษร (24x40 = 960) แต่ละตัวอักษรจะมีความสูงของเส้นสะแกน 20 เส้นและมีความยาวใน 1uSEC คิดเป็นสัดส่วนของตัวอักษรได้เป็น 6x10 ในแมทริกซ์ รูป 2, 3

DISPLAY OF GRAPHICS

6 x 10 display matrix



รูปที่ 2

รูปที่ 3

รูปที่ 2 แสดงถึงตำแหน่งของตัวอักษร

รูปที่ 3 จะแสดงถึงตำแหน่งของสัญญาณของ กราฟฟิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณโทรทัศน์

สัญญาณโทรทัศน์ เป็นสัญญาณรวม ประกอบด้วย

- เส้นสะแกนทางแนวนอน (Horizontal Scanning)
- เส้นสะแกนทางแนวตั้ง (Vertical scanning)
- สัญญาณภาพ (Picture)
- คลื่นพาหส์สี (Color subcarrier)
- คลื่นพาหส์เสียง (aural subcarrier)

สัญญาณเหล่านี้เมื่อถูกละดับสัญญาณ RF เมื่อผ่านเข้ามาจะถูกบีบด้วยสัญญาณออสซิลเลเตอร์ได้สัญญาณ IF ต่างๆคือ

- สัญญาณลูเมนซ์ IF (38.9 MHz)
- สัญญาณโครมิแนนซ์ IF (34.47 MHz)
- สัญญาณ IF เสียง (33.4 MHz)

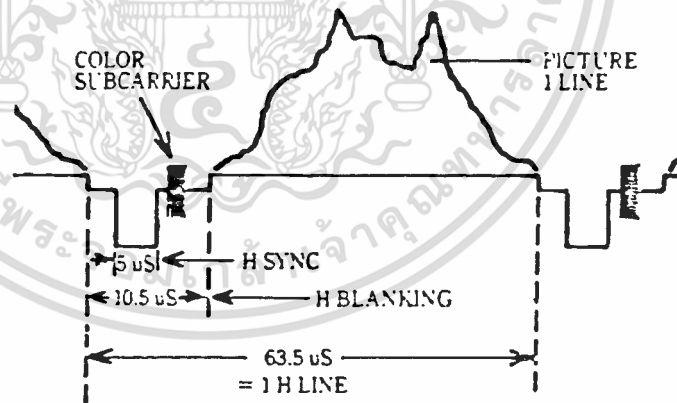


Figure 24.1 Horizontal Scanning
Source: Texscan Corp.

รูปที่ 1

แสดงรูปแบบสัญญาณทางแนวนอน เป็นสัญญาณที่นำไปใช้ประโยชน์ในการควบคุมแก้ไขให้ความถี่ และเฟสของซิงค์ทางแนวนอนที่ส่งมาจากสถานี ให้ตรงกัน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงสัญญาณทางแนวนอน

Chapter 24 The Television Signal

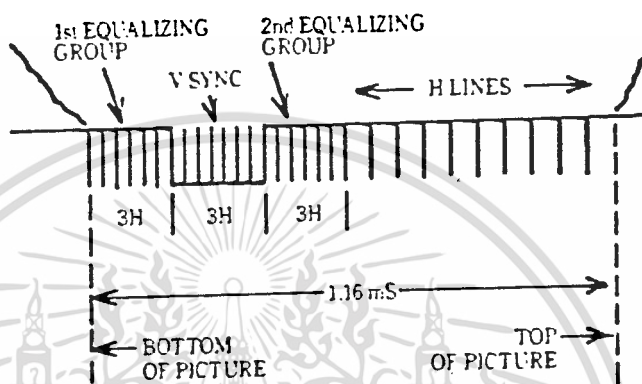


Figure 24.2 Vertical Scanning
Source: Texscan Corp.

รูปที่ 2

แสดงสัญญาณภาพรวม

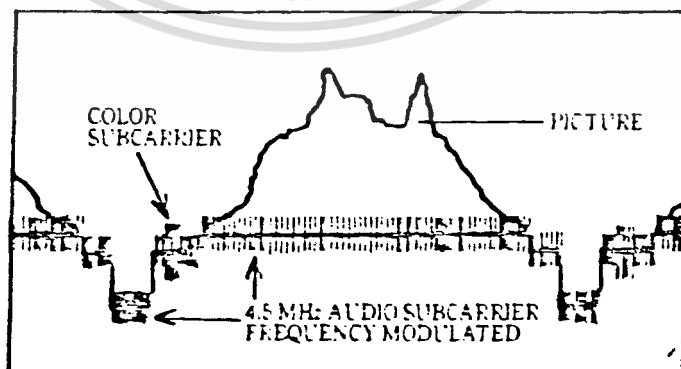


Figure 24.5 Video signal with Audio Subcarrier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

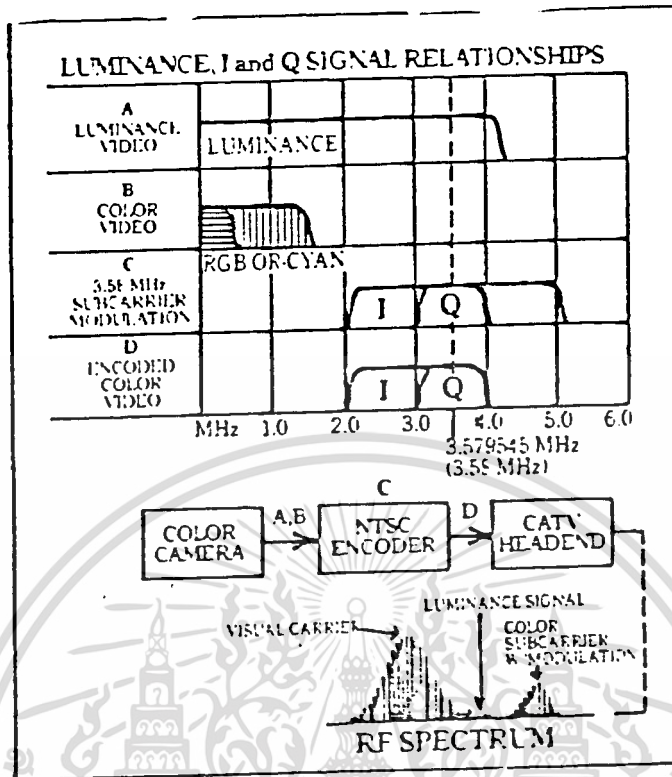


Figure 24.4 Luminance Signal Relationships
Source: Texscan Corp.

รูปที่ 3

ข้อกำหนดคุณสมบัติเฉพาะของระบบโทรเลขที่กึ่งรวมทั้งพื้นฐานทางเทคนิค

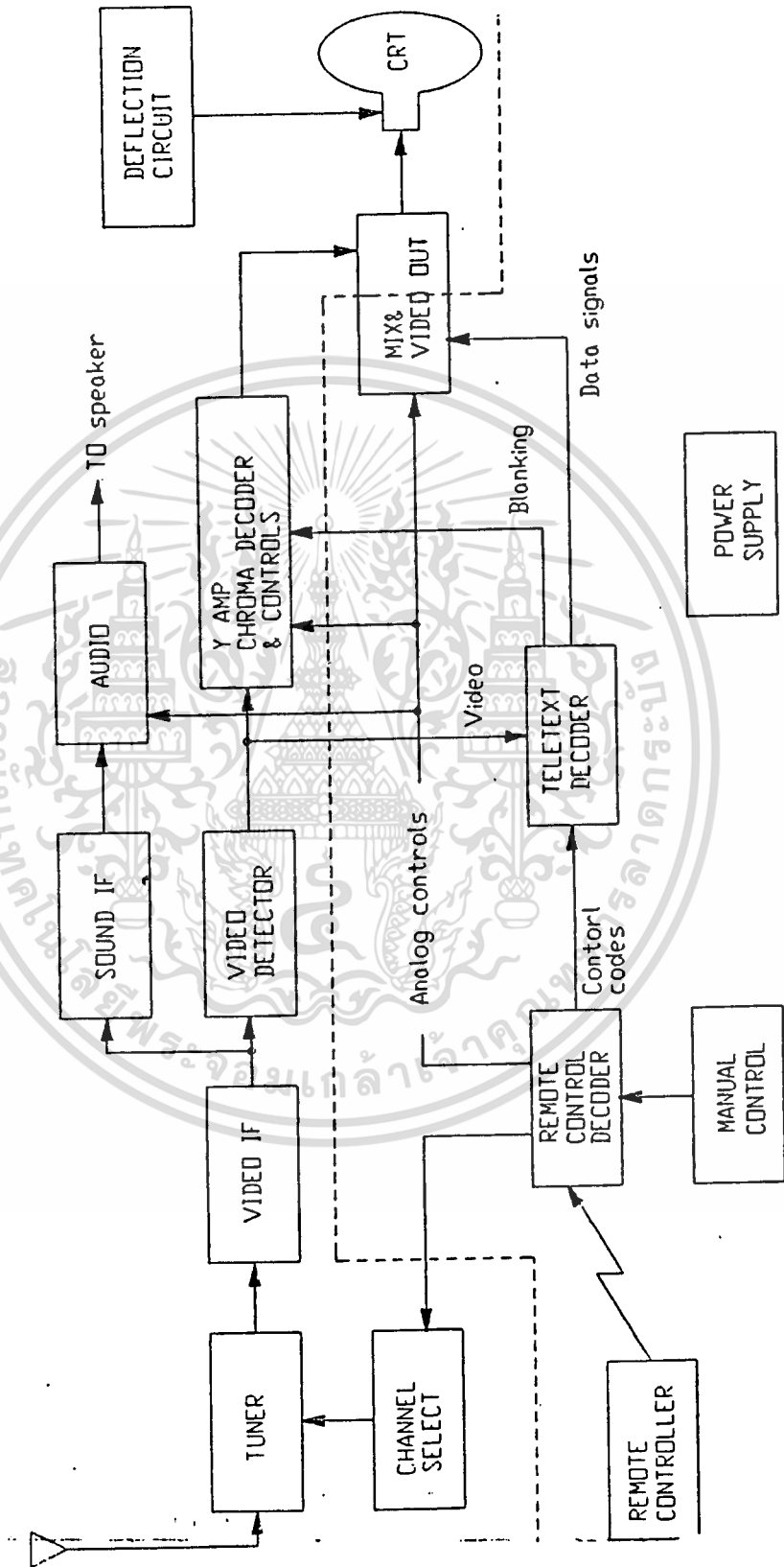
1. ระบบโทรเลขที่กึ่งคือ ระบบการส่งข้อมูลข่าวสาร กราฟ ภาพ หรือสัญลักษณ์ ทำการแปลงเป็น ใค้ดฝากส่งรวมไปกับสัญญาณภาพรวมของโทรทัศน์โดยอาศัย ช่วงเส้นสะบักกลับที่ไม่ได้ใช้งานของสัญญาณภาพ
2. การแสดงผลออกที่หน้าจอจะมีทั้งแทนที่, แสดงผลรวมกับสัญญาณภาพ หรือเป็น ใค้ดเคลื่อนย้าย
3. ข้อมูลเป็นรหัสเลขไบนารี ส่งที่ความเร็ว 6.9375 Mbits/s ต่อการสะแกน หนึ่งครั้งของระบบโทรทัศน์ 625 เส้น แบนด์วิทตั้งแต่ 5 MHz ขึ้นไป
4. หนึ่งเส้นสะแกน ที่ถูกส่งประกอบด้วย ข้อมูล สัญญาณซิงค์ แอดเดรส และใน แต่ละแถวจะมี 40 ตัวอักษร
5. หนึ่งหน้าจอประกอบด้วย 24 แถวละ 40 ตัวอักษร นับรวมแถวบนสุดที่เป็น ข้อมูลเฉพาะเรียกชื่อว่า เพจ เฮดเดอร์ (PAGE HEADER)
6. เพจ เฮดเดอร์ ประกอบด้วยแอดเดรสและสัญญาณควบคุมข้อมูล 8 ตัวอักษร แรกในการบอกถึงหมายเลขหน้ารวมทั้งชนิดของข้อมูลในการนำเสนอ ส่วนอีก 32 ตัวอักษรที่เหลือจะเป็นการแสดงผลของสัญญาณ CLOCK-TIME.
7. แอดเดรสและสัญญาณควบคุมอาศัยการตรวจสอบจากหลักการของ แฮมมิงใค้ด (HAMMING CODE) เพื่อป้องกันความผิดพลาดในการส่งและรับข้อมูล
8. ในหนึ่งฟิล์มใช้ส่งข้อมูล 2 เส้นสะแกน โดยหนึ่งนาที่จะจัดส่งข้อมูลใค้ด 4 เพจ
9. แถวว่างที่ไม่มีข้อมูลจะไม่มี การส่งออกอากาศ
10. จัดส่งข้อมูลใค้ดสูงสุดถึง 8 เมกกะซีน แต่ละเมกกะซีนมีตั้งแต่ 100 หน้าขึ้นไป
11. หนึ่งเพจมีรูปแบบถึง 3200 แบบ จะส่ง 4 หลักแรกของใค้ด (TIME CODE) ซึ่งไม่มีความจำเป็น เกี่ยวข้องกับ CLOCK-TIME

12. อักขระในการควบคุมจะทำหน้าที่ดังนี้

- เลือกหนึ่งในเจ็ดสีสำหรับแสดงผลข้อมูล
- เลือกสีพื้นหนึ่งในเจ็ดสี
- แสดงผลตัวอักขระสูงเป็นสองเท่า
- เลือกแสดงผลข้อมูลให้กระพริบ
- เลือกข้อมูลที่จะแสดงผลหรือรอแสดงจนกว่าจะถูกเลือกจากผู้ใช้งาน



บล็อกไดอะแกรมของ เทเลเท็กซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VIDEO PROCESSOR (VIP2) : SAA 5231

IC SAA 5231 เป็นไบโพลาร์ ลินีเยอร์ ไอซี 28 ขา (รูปที่ 7) ทำหน้าที่เป็นส่วนรับข้อมูลเทเลเท็กซ์มาจากสัญญาณวิดีโอ ผลิตสัญญาณคล็อก (CLOCK) และซิงค์โครไนซ์ (SYNCHRONIZES) กับสัญญาณแสดงข้อมูลของซิงค์ทีวี

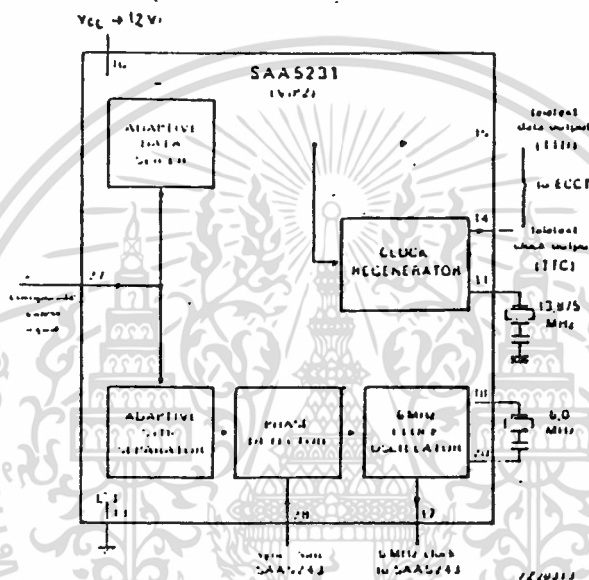


Fig.7 Video input processor SAA5231 (VIP2).
Only the main functions are shown.

การตีเทคข้อมูลของ VIP 2 หาโดยการสไลด์ สัญญาณ (SLICING LEVEL) สำหรับข้อความของเทเลเท็กซ์และ เปรียบเทียบข้อมูลกับสัญญาณภาพ ระดับสัญญาณสไลด์ เป็นไปโดยอัตโนมัติ เพื่อความเหมาะสมสำหรับการเปลี่ยนแปลงใน แอมพลิจูด และสัญญาณรบกวนจากคลื่นความถี่ต่ำ ดังนั้นการอินเตอร์เฟอเรนซ์ (INTERFERENCE) ระหว่างช่องสัญญาณหรือแม้กระทั่งการรบกวนจากสัญญาณแอกโค้ ข้อมูลผิดพลาดและนอยส์ (NOISE) สัญญาณความถี่สูงสุดสูญหายในสัญญาณที่เกิดการคอมเพนเสต (COMPENSATED) ส่วนของสัญญาณคล็อกของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทเลเท็กซ์ ในการสไลด์ข้อมูลและกำเนิดสัญญาณซิงค์โครไนซ์ ที่ได้มาจาก คริสตอลผลิตออกมาที่อาจจะมีการเลื่อนของมุม (phase shifted) ในการ ลูปกลับกระทั้งจะมีจุดที่ยอมรับได้สำหรับการคลาดเคลื่อนของข้อมูล PLL (PHASE LOCK LOOP) ไม่มีความจำเป็นที่ใช้งานทำให้การเลือกข้อมูล โดยวงจรที่ใช้ นี้สามารถหาจุดที่ถูกต้องของสัญญาณนาฬิกาที่ก่อนจบของช่วงเวลา CLOCK-RUN-IN การกำเนิดสัญญาณชนิดนี้ เป็นการผลิตแบบใหม่ ทำให้ลด การผิดพลาดคือเกิด วงจรทั่วไปและการปรับไม่มีการมีจุดวิกฤต (CRITICALLY) ของอุปกรณ์ ในส่วนที่ การผิดพลาดของการคลาดเคลื่อนของวงจรซิงค์ (SYNC) จะไม่มีขึ้นและไม่เป็น ผลต่อการทำให้ข้อมูลสูญหายของบิทที่ซิงค์โครไนซ์สัญญาณความถี่ 6 MHz ได้มา จากคาร์ออสซิเลต ของคริสตอล ซึ่งความถี่สัญญาณนี้ในส่วนของ PLL มีความต้อง การที่จะซิงค์กับสัญญาณของเทเลเท็กซ์กับสัญญาณภาพ

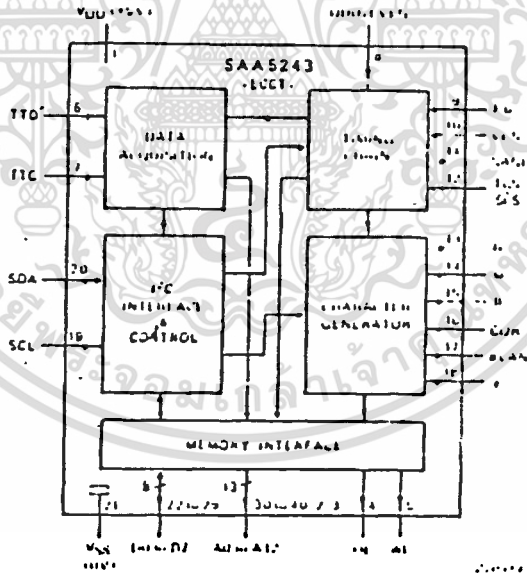
ENHANCED COMPUTER-CONTROLLED TELETXT (ECCT) SAA 5243 SAA 5243 ดูจากรูป FIG 8 เป็นไอซี ชนิด N MOS 40 ขา จะเป็นการ เปลี่ยนรูปแบบของดิจิทัลลอจิกฟังก์ชัน 625 เส้น ทำหน้าที่แปลงเป็นข้อมูล เทเลเท็กซ์คือโค้ดเคอร์ ข้อมูลอนุกรมที่ส่งมาจาก VIP 2 (VIDIO PROCESSOR) ส่วนที่ขา TTD และ TTC จากนั้นข้อมูลจะถูกใส่เข้าไปเก็บที่หน่วยความจำ ตั้ง นั้นการใ้ใช้งานจะรับข้อมูลโดยตรงมาจาก RAM ตามแต่ตัวอักษรที่ต้องการจากหน่วย ของผลิตอักษร จะจัดส่งไปยังภาค R G B ขยายส่งออกจอภาพสำหรับสัญญาณภาพ ของทีวีหรือมอนิเตอร์เอาท์พุทจะเป็นการกำหนดสำหรับ แบลงค์กิ้ง (BLANKING) คอนทราสต์ (contrast) ลดลงของสัญญาณภาพ (BLAN COR) ทั้งหมดนี้จะใช้ กับโมโนโครมเท็กซ์ ซิกเนล (y) สำหรับการส่งออกไปยังพริ้นเตอร์

ช่วงเวลาที่ใช้งาน

สัญญาณนาฬิกาสำหรับ ECCT จะกำหนดโดยวงจรไทม์มิงเชน (TIMING CHAIN)

ซึ่งจะทำการผลิตสัญญาณพาหุ 6 MHz (F6) จาก VIP2 เส้นซิงค์โครไนซ์เซชั่น (SYNCHRONIZATION) จะเข้ามาพร้อมกับสัญญาณพาหุ อาศัยคุณสมบัติของ PLL ของ VIP2 ใช้เป็นตัวเปรียบเทียบสัญญาณ SAND จาก ECCT, สัญญาณภาพรวม, VCS จาก VIP2 จะกำหนดฟิลค์ของซิงค์โครไนซ์เซชั่น (FIELD SYNCHRONIZATION) สำหรับการได้รับมาของ แต่ละเวลาดังนั้นสำหรับการแสดงสัญญาณภาพก็ต่อเมื่อมีการเลือกให้แสดงสัญญาณภาพเท่านั้น ส่วนการผลิตตัวอักษร (CHARACTER GENERATOR) รม (ROM) ของ ECCT จะประกอบไปด้วยจำนวนตัวอักษรทั้งหมด 192 ตัวดังรูปที่ 9 จะเก็บในรูปของแมตริกซ์ 12 จุด (DOTS) แนวนอนและ 10 จุด (DOTS) ทางแนวตั้ง

การเลือกตัวอักษรเลือกตามตำแหน่งของ RAM ที่สามารถอ่านและ เขียนโดยโปรแกรมหน่วยความจำทั้งหมดจะสามารถเขียนได้เท่านั้น



Enhanced Computer Controlled Teletext (ECCT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ฮาร์ดแวร์ของระบบเทเลเท็กซ์ คีบอร์ด

อุปกรณ์ที่ใช้ในระบบคีบอร์ด แยกออกเป็นส่วนๆดังนี้

- เทเลเท็กซ์ วิดีโอ อินพุท โปรเซสเซอร์ #SAA 5231 (VIP2)
- เอนชานจ์ คอมพิวเตอร์ คอนโทรล เทเลเท็กซ์ #SAA 5243 P/E (ECCT)
- ไมโคร คอนโทรล MAB 8461 P/WXXX หรือ PCF 84C81/XXX
- หน่วยความจำ ชนิดสแตติก แรม #6264
- ส่วนควบคุมการติดต่อ I2C BUS

ซอฟต์แวร์ ของระบบเทเลเท็กซ์

คำสั่งที่ใช้ในการติดต่อผ่าน I2C BUS เพื่อทำหน้าที่เลือกหน้า หรือการทำงานในรูปแบบอื่น ๆ ให้มีผลตามความต้องการ รูปแบบตำแหน่งของแอดเดรสเรียกลำดับดังนี้

0	1	1	0	0	0	0	R/W		= 60 (hex)
---	---	---	---	---	---	---	-----	--	------------

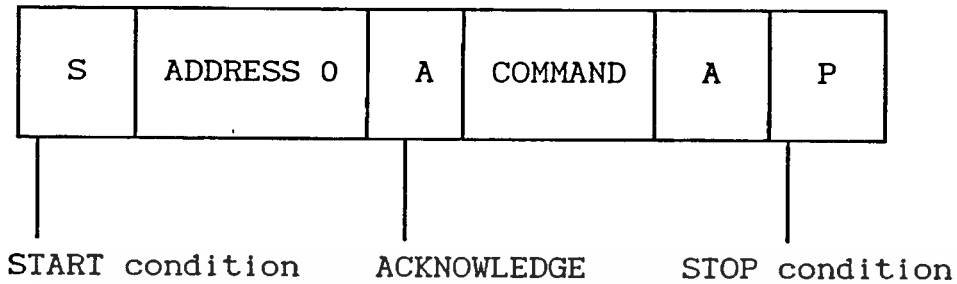
BIT 7 6 5 4 3 2 1 0

โปรโตคอลในการส่งของ I2 C BUS มี 3 รูปแบบคือ

- 1) มาสเตอร์ส่งคำสั่งขนาด หนึ่งไบต์ไปคีบอร์ด (SINGLE COMMAND)
- 2) มาสเตอร์ส่งขนาดสองไบต์ไปคีบอร์ด (COMPLEX COMMAND)
- 3) มาสเตอร์อ่านข้อมูลจากคีบอร์ด (READS STATUS)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

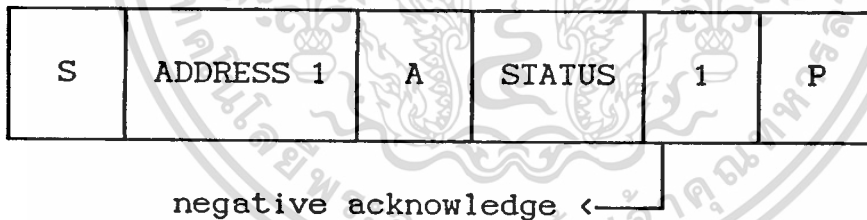
ฟอร์มมของคำสั่งขนาดหนึ่งไบต์ (SINGLE COMMAND)



ฟอร์มมของคำสั่งขนาด 2 ไบต์ (COMPLEX COMMAND)



ฟอร์มมการอ่านข้อมูลจากทีโค็ดเคอร์ (READS DECODER STATUS)



ฟอร์มมของคำสั่ง

คำสั่งจะมีความหมายแต่ละแอดแครสดังนี้ และการทำงานจะรับ เมื่อมีสถานะเป็น " high "

bit

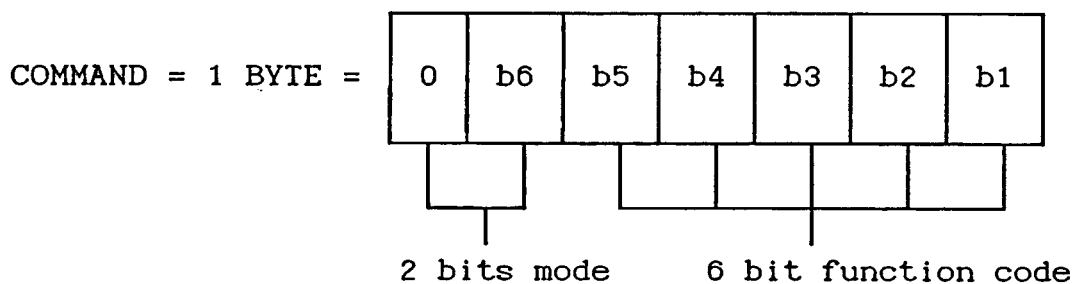
0	= TEXT / MIX MODE
1	= PON (PICTURE-ON)
2	= GOOD SIGNAL PRESENT I.E. TEXT/VIDEO IN SYNC
3	= READY TO RECEIVE COMMAND
4	= NOT USED (RESERVED)
5	= NOT USED (RESERVED)
6	= NOT USED (RESERVED)
7	= POR (POWER-ON RESET) RECEIVED

บิต 7 จะเป็นเพาเวอร์รีเซ็ต เมื่อเปิดเครื่องครั้งแรกบิต 1 และ 2 เป็นซอร์พแวร์ เซอร์ชันของฮาร์ดแวร์ที่ส่งสัญญาณ PON และ PL

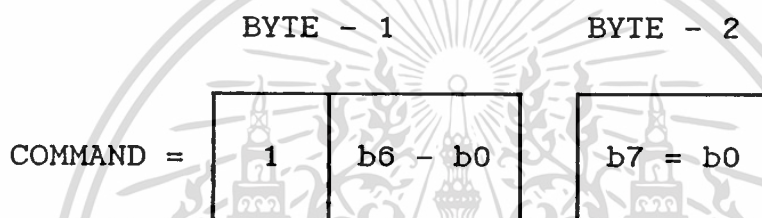
ฟอร์มแมตของคำสั่งใน I2 C

คำสั่งทั้งหมดนี้จำเป็นต้องส่งอย่างไร้การท่างานมีรูปแบบ คือ

- 1) คำสั่ง 1 ไบท์ (USER)



2) คำสั่ง 2 ไบท์ (SYSTEM)



แบ่งกรุปของคำสั่ง ตามตารางต่อไปนี้

b76543210	FUNCTION
00XXXXXX	USER COMMAND
01XXXXXX	RESERVED
10XXXXXX	SYSTEM COMMAND
11XXXXXX	RESERVED

ลักษณะของคำสั่งผู้ใช้นี้ (USER COMMAND CODES)

b7 = 0 b6 = 0

b43210	b5 = 0 TV MODE	b5 = 1 TEXT MODE
00000		RED
00001		GREEN
00010		YELLOW
00011	PICTURE	
00100	STATUS	STATUS
00101		HOLD TOGGLE
00110		REVEAL
00111	TIME	CANCEL TOGGLE
01000		INDEX
01001		MODE TOGGLE
01010		BROWSE
01011		REVEAL_SET TOGGLE
01100		STORE
01101		
01111		SUBCODE TOGGLE
10000	\ 1	1
10001	P 2	2
10010	R 3	3
10011	O 4	4
10100	G 5	5
10101	R 6	6
10110	A 7	7

b43210	b5 = 0 TV MODE	b5 = 1 TEXT MODE
10111	M 8	8
11000	M 9	9
11001	E 10	0
11010	S 11	SIZE
11011	12	UP
11100	13	DOWN
11101	14	CYAN
11110	15	MIX
11111	/ 16	TEXT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งของ SYSTEM มี ลักษณะดังนี้

b1 = 1 b6 = 0 (for BYTE - 1)

BYTE - 1	COMMAND FUNCTION	SOFTWARE PACKAGE		
		970	971	972
b543210				
000000	DAC bar (black)	x	x	x
000001	DAC bar (red)	x	x	x
000010	DAC bar (green)	x	x	x
000011	DAC bar (yellow)	x	x	x
000100	DAC bar (blue)	x	x	x
000101	DAC bar (magenta)	x	x	x
000110	DAC bar (cyan)	x	x	x
000111	DAC bar (white)	x	x	x
001000	SET DISPLAY PROMPT	X	X	X
001001	SELECT LIST	X	X	X
001010	DISPLAY PROMPT	X	X	X
001011	SET ' Pr ' PROMPT		X	X
001100	SET ' Cn ' PROMRT		X	X
001101	SET ' Ci ' PROMRT		X	X
010000	FORCE OSD SYNC.		X	X

X = INDICATES THAT FUNCTION IS AVAILABLE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. <PICTURE>

```
begin
  SET display mode to PICTURE
  ABORT any running DIGIT ENTRY sequences
  SET REVEAL to OFF
  SET CANCEL to OFF
  if in FASTEXT mode then
    SET HOLD to OFF
  if TEXT display is LARGE BOTTOM then
    SET to LARGE TOP
  INITIALIZE 6 second on-screen timeout
  if PACKET 8/30 PROMPT LINK enabled and 8/30 received then
    DISPLAY 8/30 PROGRAMME IDENT STRING in row 24
  DISPLAY PROGRAMME NUMBER boxed in header row
end
```

2. <STATUS>

```
begin
  INITIALIZE 6 second on-screen timeout
  if PACKET 8/30 PROMPT LINK enabled and 8/30 received then
    DISPLAY 8/30 PROGRAMME IDENT STRING in row 24
  DISPLAY PROGRAMME NUMBER boxed in header row
  DISPLAY TIME boxed in header row
end
```

3. <TIME>

```
begin
  INITIALIZE 6 second on-screen timeout
  DISPLAY TIME boxed in header row
end
```

4. <PROGRAMME> (0 - 15/1 - 16)

The interpretation of the programme number as sent by the controlling system is dependant on the mode (UK or GERMAN MIBUS) currently selected. Note that at power-up CTV97xS will default internally to PICTURE mode and either programme 0 for GERMAN mode or programme 1 for UK mode. If the decoder is therefore fitted to equipment that can power-up on different numbers, it is the responsibility of the controlling system to send a <PROGRAMME> command first so that the internal number maintained by the software is initialised so that all on-screen information is displayed correctly.

When applicable, this command will also set the LIST number as used to determine which LIST of preferred page numbers to use.

```
begin
  if FASTEXT mode then
    PROCESS 8/30 and request INITIAL PAGE
  else { in LIST mode } begin
    if NVRAM PRESENT LINK enabled then
      READ LIST from NVRAM for CURRENT PROGRAMME
    else { no NVRAM }
      SET LIST PAGES 100, 101, 102, 103
    endif
    if 8K PAGE MEMORY LINK enabled then
      REQUEST all 4 pages in different chapters
    else { only 1 page memory }
      REQUEST RED PAGE
    endif
  endif
  INITIALIZE 6 second on-screen timeout
  if PROGRAMME PROMPT LINK enabled then
    DISPLAY PROGRAMME NUMBER boxed in header row
  if PACKET 8/30 PROMPT LINK enabled and 8/30 received then
    DISPLAY 8/30 PROGRAMME IDENT STRING in row 24
  endif
end
```

TEXT Mode Commands

1. <TEXT>

```
begin
  if in TEXT mode then
    SET HOLD to OFF
  if display mode is TEXT and LARGE BOTTOM then
    SET to LARGE TOP
  SET display mode to TEXT
  ABORT any running DIGIT ENTRY sequences
  SET CANCEL to OFF
end
```

2. <MIX>

The function of the MIX command is essentially the same as the TEXT command except that the resultant display is mixed PICTURE and TEXT.

```
begin
  if in TEXT mode then
    SET HOLD to OFF
  if display mode is MIX and LARGE BOTTOM then
    SET to LARGE TOP
  SET display mode to MIX
  ABORT any running DIGIT ENTRY sequences
  SET CANCEL to OFF
end
```

3. <STATUS>

```
begin
  if display size is LARGE BOTTOM then
    SET to LARGE TOP
  INITIALIZE 6 second on-screen timeout
  if display is MIX or CANCEL mode
    DISPLAY boxed header row
end
```

4. <MODE TOGGLE>

The function of this command is to toggle the TEXT mode between LIST and FASTEXT modes of operation. The mode that is entered at power-up is determined by an external option link (see Chapter 2).

```
begin
  SET display to NORMAL size
  SET REVEAL to OFF
  SET CANCEL to OFF
  if TEXT mode is FASTEXT then
    SET TEXT mode to LIST
    if NVRAM PRESENT LINK enabled then
      READ LIST from NVRAM for CURRENT PROGRAMME
      if 8K PAGE MEMORY LINK enabled then
        REQUEST all 4 pages in different chapters
        DISPLAY RED chapter
      else ( only 1 page memory )
        REQUEST only RED PAGE
      endif
    else ( no NVRAM )
      if PACKET 8/30 received then
        REQUEST 8/30 INITIAL PAGE for whole list
      else
        REQUEST PAGE 100 for whole list
      endif
    endif
  else ( already in LIST mode )
    SET TEXT mode to FASTEXT
    SET HOLD to OFF for all available chapters
    DISPLAY PACKET 24 related to displayed page
    PROCESS LINKS in PACKET 27 and store internally
  endif
end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. <RED>

```
begin
  SET display to NORMAL size
  SET REVEAL to OFF
  SET CANCEL to OFF
  if TEXT mode is LIST then
    SET CURRENT CHAPTER to RED
    SET highlight on RED position in status row
  else ( in FASTEXT mode )
    SET HOLD on CURRENT CHAPTER to OFF
    REQUEST PAGE given by PACKET 27 link
    DISPLAY PACKET 24 in status row
    PROCESS LINKS in PACKET 27 and store internally
  endif
end
```

6. <GREEN>|<YELLOW>|CYAN>

```
begin
  SET display to NORMAL size
  SET REVEAL to OFF
  SET CANCEL to OFF
  if TEXT mode is LIST then
    SET CURRENT CHAPTER to appropriate colour
    SET highlight on associated position in status row
  else ( in FASTEXT mode )
    SET HOLD on CURRENT CHAPTER to OFF
    if transmission is 'TRUE FASTEXT' then
      if hardware link USE LCB LINK enabled then
        if LCB bit for this colour is VALID
          REQUEST PAGE given by PACKET 27 link
          DISPLAY PACKET 24 in status row
          PROCESS LINKS in PACKET 27 and store internally
        else
          DO NOTHING ( link not valid )
        endif
      else
        REQUEST PAGE given by PACKET 27 link
        DISPLAY PACKET 24 in status row
        PROCESS LINKS in PACKET 27 and store internally
      endif
    else ( not genuine FASTEXT )
      DEFAULT to n-1, n+1, n+2 mode
    endif
  endif
end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. <INDEX>

The INDEX command basically performs the function of a TEXT RESET command in FASTEXT and LIST modes to take the decoder 'back one step' in the hierarchy of operation. In FASTEXT mode it requests the index pertaining to the current page, whilst in LIST mode it refreshes (re-reads) the list from NVMemory, if fitted.

```
begin
  SET display to NORMAL size
  SET REVEAL to OFF
  SET CANCEL to OFF
  if TEXT mode is LIST then
    SET HOLD on all available chapters to OFF
    if NVRAM PRESENT LINK enabled then
      READ LIST from NVRAM for CURRENT PROGRAMME
      if 8K PAGE MEMORY LINK enabled then
        REQUEST all 4 pages in different chapters
        DISPLAY RED chapter
      else ( only 1 page memory )
        REQUEST only RED PAGE
      endif
    else ( no NVRAM )
      if PACKET 8/30 received then
        REQUEST 8/30 INITIAL PAGE for whole list
      else
        REQUEST PAGE 100 for whole list
      endif
    endif
  else ( in FASTEXT mode )
    SET HOLD on CURRENT CHAPTER to OFF
    if INDEX LINK in PACKET 27 valid then
      REQUEST INDEX PAGE in CURRENT CHAPTER
      DISPLAY PACKET 24 for CURRENT CHAPTER
      PROCESS PACKET 27 and store links internally
    else ( INDEX link not present/valid )
      if PACKET 8/30 received with valid INITIAL PAGE
        SET CURRENT PAGE to INITIAL PAGE
      else ( no INDEX or INITIAL PAGE )
        DEFAULT CURRENT PAGE TO 100
      endif
      REQUEST CURRENT PAGE in CURRENT CHAPTER
      DISPLAY PACKET 24 for CURRENT CHAPTER
      PROCESS PACKET 27 and store links internally
    endif
  endif
end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. <STORE LIST>

This command must be received continuously uninterrupted for a minimum period of 1 second before the actual store operation is executed. This is to avoid accidental overwriting of NVRam contents by inadvertent button pushing. As mentioned before, the controlling system sending the commands to CTV97XS may opt to remove this level of protection. If a power-down imminent input is supplied during this period, the execution is aborted and the one second timer re-started. After the store operation, further STORE LIST commands are only accepted as valid after a non-store command has been successfully received in the interim. It should be noted that whilst subcodes are accepted and maintained in volatile memory in LIST mode, they are not stored due to memory space requirements.

9. <DIGIT ENTRY> (0-9)

Digit commands may be received in a number of modes and must be valid for the type of digit and its associated position in a sequence. When an out of range digit is entered, the only action taken by the software will be to restart the appropriate timeout. Upon reception of the first digit in a new sequence, the appropriate area of the display (see Chapter 6) will be cleared and digits will be displayed as entered from left to right. Each new valid digit will be added to an internal buffer and final execution of the commands below will only be initiated when the buffer is full to the appropriate level. If the input sequence is incomplete and times out, the previous digit display will be restored and no action will take place.

9.1. Page Entry (3 Digits)

```
begin { on first digit received }
  if display size is LARGE BOTTOM then
    SET to LARGE TOP
  WAIT for complete valid digit sequence or abort
  SET REVEAL to OFF
  SET CANCEL to OFF
  SET HOLD to OFF on CURRENT CHAPTER
  SET SUBCODE on CURRENT CHAPTER to DON'T CARE
  REQUEST PAGE entered
end
```

10. <UP>|<DOWN>

These two commands are simply another way of making a page request using only one command. They will either respectively increment or decrement the digits displayed at the current digit entry point. Operation is confined to the current magazine only and wraparound will occur at the limits i.e. if current number is 199 and <UP> is received, the request made is 100. Similarly <DOWN> from 200 is 299. Command action is then identical to page entry digits as outlined above. If this command is received constantly, it repeats at approximately one second intervals.

11. <SUBCODE>

```
begin
  if already in SUBCODE mode
    SET CURRENT SUBCODE to DON'T CARE
    DISPLAY SUBCODE entry prompt
    INITIALIZE 1 second subcode display timer
  else
    if CURRENT CHAPTER has valid SUBCODE then
      DISPLAY CURRENT SUBCODE VALUE
    else
      DISPLAY SUBCODE ENTRY prompt in header
endif
  INITIALIZE 6 second entry timeout
  SET MODE to SUBCODE
  SET CANCEL to OFF
  SET HOLD to OFF
  if display size is LARGE BOTTOM then
    SET to LARGE TOP
  endif
end
```

12. <HOLD>

```
begin
  if HOLD is ON then
    SET HOLD to OFF on CURRENT CHAPTER
    if display size is LARGE BOTTOM then
      SET to LARGE TOP
    else
      SET CANCEL to OFF
      SET HOLD to ON
      DISPLAY HOLD STATUS symbol in header row
    endif
  endif
end
```

<REVEAL>

This command is a timed reveal which, when received will display any hidden characters on the display for a period of 6 seconds after which the reveal is removed.

14. <REVEAL SET>

This command has a toggle action which either sets or clears the reveal status of the current chapter. It is also cleared by various other commands as described above, principally those involving new page requests.

15. <SIZE>

```
begin
  case display size of
    NORMAL      : SET LARGE TOP
    LARGE TOP   : SET LARGE BOTTOM
    LARGE BOTTOM : SET NORMAL
  esac
end
```

16. <SMALL>

```
begin
  SET display size to NORMAL
end
```

17. <TOP>

```
begin
  SET display size to LARGE TOP
end
```

18. <BOTTOM>

```
begin
  SET display size to LARGE BOTTOM
end
```

19. <TOP/BOTTOM>

```
begin
  case display size of
    LARGE TOP      : SET LARGE BOTTOM
    LARGE BOTTOM   : SET LARGE TOP
  esac
end
```

20. <CANCEL>

```
begin
  SET CANCEL to ON
  if display size is LARGE BOTTOM then
    SET LARGE TOP
  SET HOLD to OFF
  SET REVEAL to OFF
  DISPLAY picture with CANCEL STATUS
end
```

21. <BROWSE>

The BROWSE command has been referred to previously as a single command to make a random page request. Whilst this is true, the actual operation is quite lengthy and complicated. However, the following small piece of pseudo-code should suffice to describe the observed effect. Note that BROWSE only operates in LIST mode.

```
begin
  SET HOLD to OFF
  SET CANCEL to OFF
  SET REVEAL to OFF
  SET display size to NORMAL
  INITIALIZE 6 second timer
  repeat
    REQUEST the page that is current header+4
    WAIT for 1 second
  until page received or timer finished
  if timer finished then request INITIAL PAGE
end
```

System Commands

The following commands detailed in Chapter 3 are shown here with more information regarding their interpretation.

1. <SET DISPLAY PROMPT>

```
begin
  CLEAR out the status row
  MARK PACKET 8/30 as unusable
  UNBOX header row
  UNBOX status row
end
```

2. <SELECT LIST>

```
begin
  CLEAR unheld chapters
  MARK PACKET 8/30 as unusable
  UNBOX header row
  UNBOX status row
  if NVRAM fitted then read page numbers from NVRAM
  INITIALIZE page requests in all chapters
end
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Description of Screen Displays

1. Introduction

This chapter describes in words and pictures the various kind of screen display that CTV97xS can generate. The bulk of these will naturally occur only in one of the text modes. However, use is made of the SAA5243 as a general purpose screen-display device in order to portray other information on the screen mixed with normal video. This type of information is essentially status-orientated and is therefore not required to be displayed permanently on-screen but to time-out after a pre-determined period. CTV97xS utilizes a timeout period of 5 seconds.

2. General Text Format

The format of the display generated by the SAA5243 (for further information see ref. 18) is 25 rows of 40 characters each in single height mode. The rows are numbered from 0 to 24 with row 0 being the topmost one. In general, the information displayed in rows 0 to 23 is essentially transmitted information received off-air with no interference of the data by the microcontroller. The entire contents of row 24 and the first 7 characters in row 0 together with other parts of row 0 are, however, explicitly 'written' to the screen under software control, the format being dependent on the current mode of the decoder. Row 24 is used to display status information whilst in TEXT mode.

3. TV Mode Displays

3.1. Types of On-Screen Information

CTV97xS can provide four different types of on-screen information mixed with normal video in ordinary TV mode, depending on the command currently being executed. These are the programme number/general on-screen prompt, the programme ident string, the analogue bars, and the time.

3.1.1. Programme Number

The programme number appears as a 1 or 2 digit single height white number boxed on a black background in the top left hand corner of the screen. In terms of actual characters displayed, the programme number occupies the first 7 characters of row 0 and is made up as follows:

<START BOX><START BOX><SPACE><SPACE><DIGIT><SPACE><END BOX>

for 1 digit programme numbers 0/1 - 9 and

<START BOX><START BOX><SPACE><SPACE><DIGIT><DIGIT><END BOX>

for programme numbers 10 - 15/16

3.1.2. General On-Screen Prompt

The general on-screen prompt appears as a 1 or 2 digit single height white number preceded by 1 or 2 other characters all boxed on a black background in the top left hand corner of the screen. In terms of actual characters displayed, the whole prompt string occupies the first 7 characters of row 0 and is made up as follows:

<START BOX><START BOX><CHAR1><CHAR2><CHAR3><SPACE><END BOX>

where CHAR1, CHAR2, CHAR3, and CHAR4 can be any character depending upon the version of software used, and the system command available (see Chapter 3).

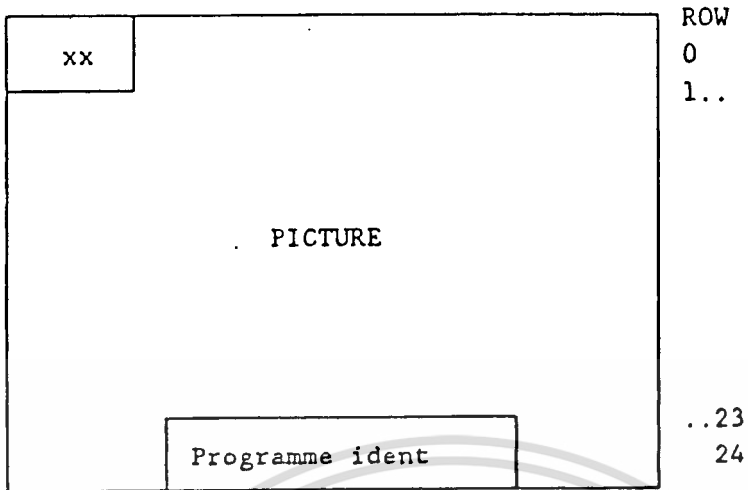
3.1.3. Programme Ident String

This is a string of 20 characters transmitted over air in extension packet 8/30. The intended use is for the broadcasters to show which programme is being watched and any other status information they wish.

The software, however has absolutely no way of knowing what the contents of this string are, so it simply copies the data from the receiving buffer to the screen. The string appears in row 24 and is boxed on a black background. Obviously the string can only be sensibly displayed if the decoder has received an extension packet 8/30. CTV97xS will therefore only display it if a packet 8/30 has been received within 2 seconds of the command initiating its display (see below). Display of the programme ident string can also be

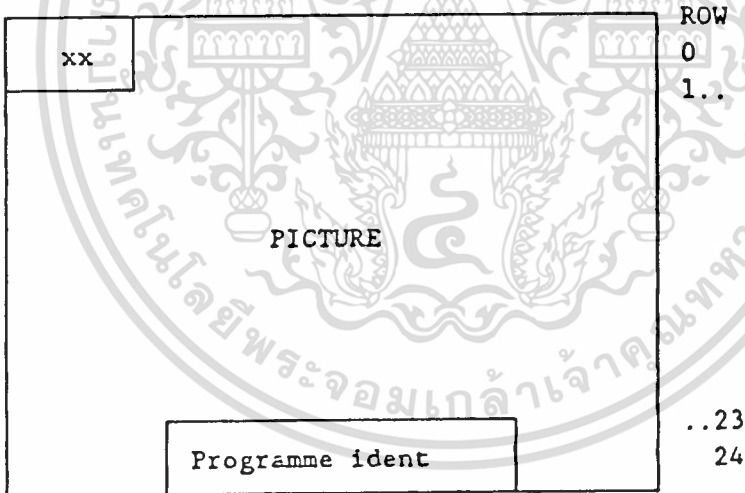
3.2.1. Programme Change Command

Figure 1. On-Screen Programme Number



3.2.2. Picture Command (TV Mode)

Figure 2. Display After A TV Command



inhibited or enabled by an external link connected to the microcontroller (see Chapter 2).

3.1.4. Analogue Bars

CTV97xS provides a feature whereby on-screen colour bars can be displayed to provide visual feedback of an analogue value. This feature is controlled totally by the driving system, CTV97xS only displays the information which is sent. The feature can be used to show for example tuning action, or levels of control analogues such as contrast or brightness etc.

The analogue bar occupies some 70-80% of the screen width and is the same height as a row of single-height Teletext characters. The bar is actually constructed using the 25th row of CCT. It will appear on the screen (in PICTURE mode only) upon reception of the appropriate command and will timeout after six seconds. The format is that of a solid horizontal bar of colour with a thin black marker superimposed at one position along its length to indicate a value in the range 0-63 i.e. 6 bits. The value as portrayed must be transmitted to CTV97xS as part of the DAC bar command. There are seven different colours available for display and it is also possible to display a black bar, though in this case the value will be ignored as no marker can be displayed.

NOTE: this feature is only available when CTV97xS is driven via I²C since a multi-byte command is necessary.

3.1.5. Time

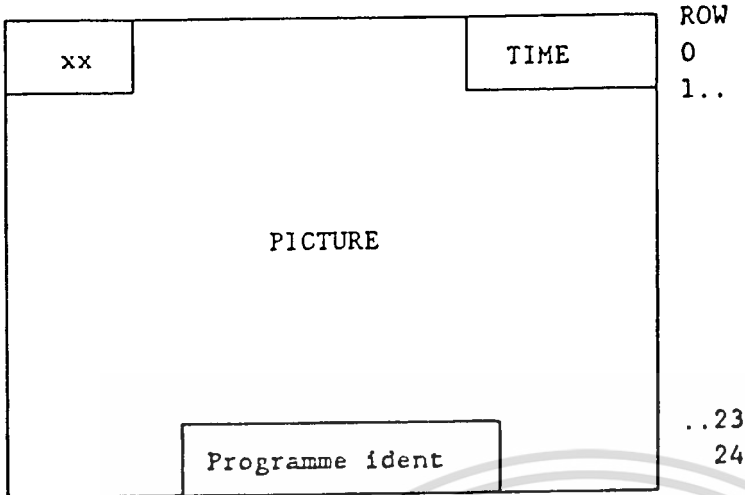
The time information is already present in row 0 of the transmitted data. In order to display it on-screen in a black box at the top right hand corner of the display, the software simply writes the appropriate START BOX and END BOX characters into row 0.

3.2. Commands Resulting In On-Screen Displays

There are basically three user command categories which result in on-screen displays in normal TV or PICTURE mode. These are described below to show the resultant screen display.

3.2.3. Status

Figure 3. Display After A STATUS Command



Note that the format of the time display is under the control of the broadcasters and may vary from one programme to another.

4. Text Mode Displays

As described in the last chapter, CTV97xS text operates in either one of two modes, FASTEXT or LIST. The DISPLAY CANCEL mode can be considered as a submode of either of these. Except when in DISPLAY CANCEL or under exceptional circumstances as detailed below, the extra status row (row 24) will always be displayed in TEXT mode.

The following diagrams all show page prompts as "Pxxx" and subcode prompts as "Sxxxx". This is only true when U.K. operation is selected. When the decoder is configured for EUROPEAN operation via the external link option (see Chapter 2) the "P" page prompts become "S" and the "S" subcode prompts become "Z". This is true for all operating modes.

The HOLD string < XXXX> is constructed as follows:

<START BOX><START BOX><ALPHA GRN><H><O><L><D>

if the decoder is set for U.K. operation or

<START BOX><START BOX><ALPHA GRN><H><A><L><T>

i.e. either the word "HOLD" or "HALT" appears in the top left hand corner of the display.

6.4.2. LIST Mode

6.4.2.1. List Mode Status Line

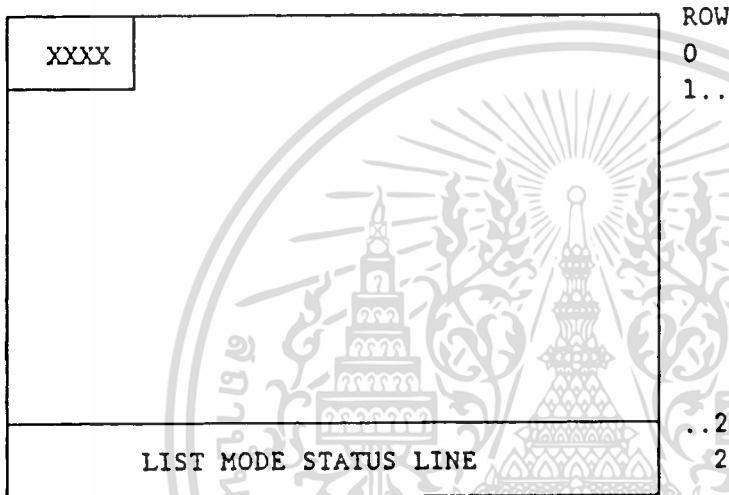
In LIST mode, all four page acquisition circuits are under the direct control of the user as outlined in the previous chapter. The status row (row 24) in this mode is used to permanently display the current status of each of these four circuits. Row 24 is generated entirely under software control and consists principally of the four page numbers presently requested in each acquisition circuit. In order to make the CTV97xS decoder as easy to operate as possible at the user interface level, the page numbers are shown in the same colour order as is used for the FASTEXT mode. i.e. RED, GREEN, YELLOW and CYAN. The number of the page/acquisition circuit that is currently being displayed is indicated in the status row as a black number on an appropriately coloured background, with the other page numbers displayed as coloured numbers on a black background. A page that has been requested but not yet received is portrayed with its associated number flashing in the appropriate place in the status row.

the user, then this will appear in the prompt string e.g. S1234. If on the other hand there is no currently selected subcode, the prompt string will show S**** reflecting that the subcode digits are currently set to "don't care"

Once the currently selected page has an associated subcode, then this is flagged in the status row by a "+" symbol appended to the end of the page number after input of a valid digit sequence. This is true for all four LIST pages - they can all be assigned individual subcodes, but the subcodes are not retained in non-volatile memory after a STORE LIST command.

6.4.2.4. HOLD

Figure 9. Display For HELD Page In LIST



The HOLD string < XXXX > is constructed as follows:

<START BOX><START BOX><ALPHA GRN><H><O><L><D>

if the decoder is set for U.K. operation or

<START BOX><START BOX><ALPHA GRN><H><A><L><T>

i.e. either the word "HOLD" or "HALT" appears in the top left hand corner of the display.

Any or all of the pages in the list can be independently held.

6.4.2.5. Format of the LIST Mode Status Line

The forty characters in row 24 are comprised as follows:

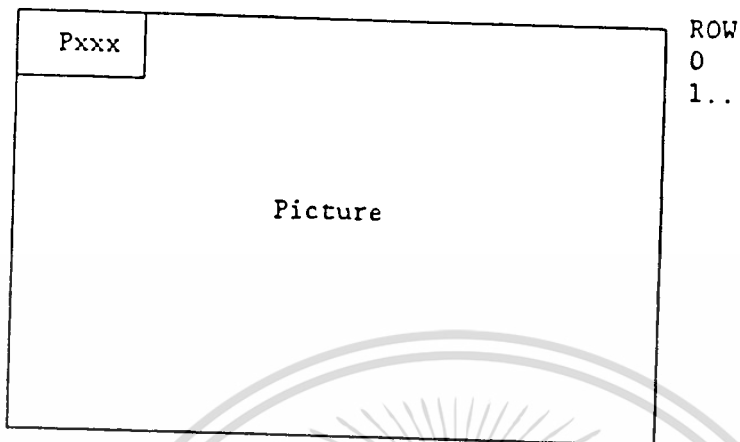
Column

<00>	<START BOX>
<01>	<START BOX>
<02>	<L>
<03>	<FLASH> / <STEADY>
<04>	<ALPHA RED>
<05>	<NEW BACKGROUND> / <SPACE>
<06>	<ALPHA BLACK> / <SPACE>
<07>	<DIGIT>
<08>	<DIGIT>
<09>	<DIGIT>
<10>	<TIME CODE PROMPT> / <SPACE>
<11>	<ALPHA GREEN>
<12>	<BLACK BACKGROUND>
<13>	<FLASH> / <STEADY>
<14>	<NEW BACKGROUND> / <SPACE>
<15>	<ALPHA BLACK> / <SPACE>
<16>	<DIGIT>
<17>	<DIGIT>
<18>	<DIGIT>
<19>	<TIME CODE PROMPT> / <SPACE>
<20>	<ALPHA YELLOW>
<21>	<BLACK BACKGROUND>
<22>	<FLASH> / <STEADY>
<23>	<NEW BACKGROUND> / <SPACE>
<24>	<ALPHA BLACK> / <SPACE>
<25>	<DIGIT>
<26>	<DIGIT>
<27>	<DIGIT>
<28>	<TIME CODE PROMPT> / <SPACE>
<29>	<ALPHA CYAN>
<30>	<BLACK BACKGROUND>
<31>	<FLASH> / <STEADY>
<32>	<NEW BACKGROUND> / <SPACE>
<33>	<ALPHA BLACK> / <SPACE>
<34>	<DIGIT>
<35>	<DIGIT>
<36>	<DIGIT>
<37>	<TIME CODE PROMPT> / <SPACE>
<38>	<SPACE>
<39>	<BLACK BACKGROUND>

6.4.3. Displays Common to FASTEXT and LIST Modes

6.4.3.1. Display Cancel Mode: FOUND/UPDATE

Figure 10. Display When In CANCEL

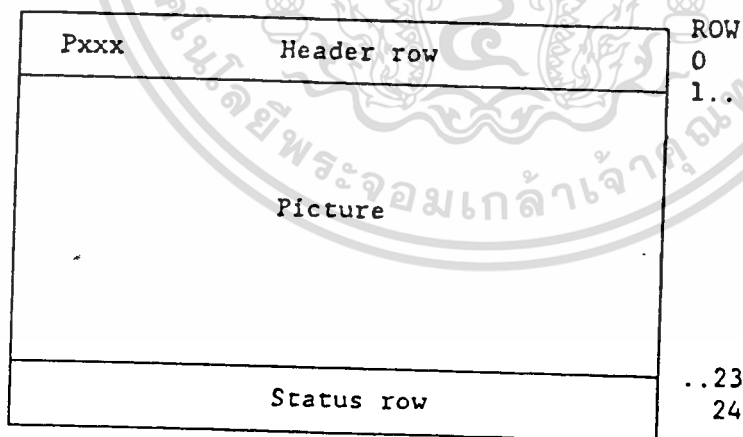


The page number prompt < Pxxx > is constructed as follows:

<START BOX><START BOX><P><DIGIT><DIGIT><DIGIT><SPACE>

6.4.3.2. Page Digit Entry in Display Cancel Mode

Figure 11. Display When Page Entry Made In CANCEL



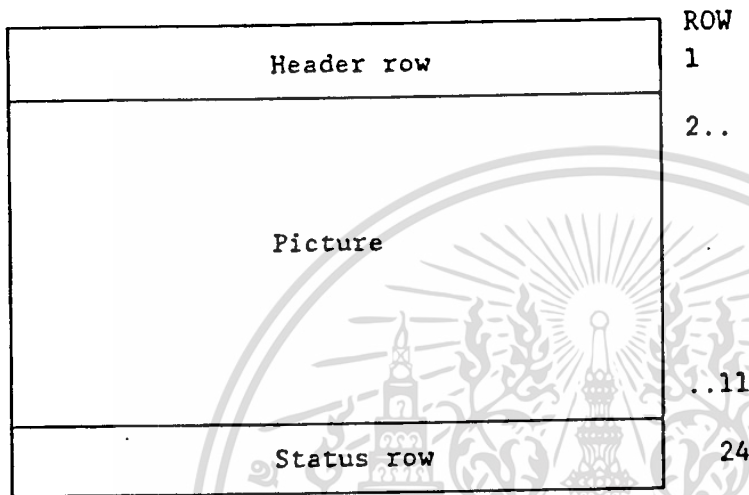
The page number prompt < Pxxx > is constructed as follows:

<START BOX><START BOX><P><DIGIT><DIGIT><DIGIT><SPACE>

During a digit entry timeout period the header and status rows are displayed if the decoder is operating in LIST mode. If, however FASTEXT mode is active, then only the header row is displayed. All displays will timeout after 5 seconds.

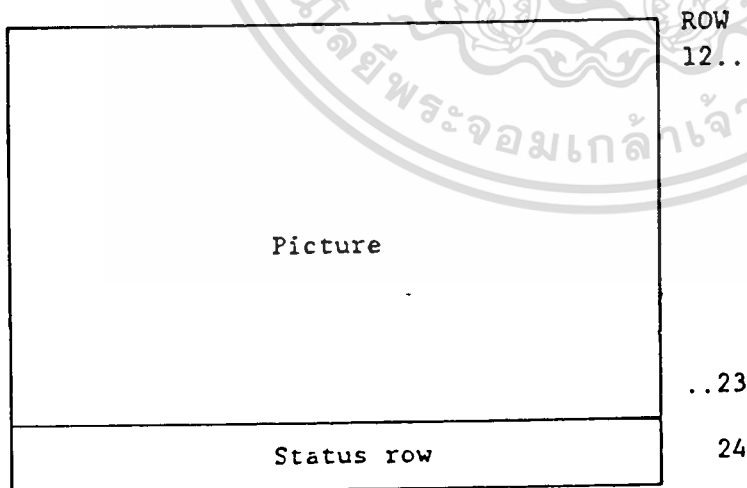
6.4.3.3. Double Height-Top

Figure 12. Display Format For Double Height Top



6.4.3.4. Double Height-Bottom

Figure 13. Display Format For Double Height Bottom



CHAPTER 7. Testing

7.1. Automated Test and Set-Up

In these days of highly automated mass production and testing, it is most desirable to have a system designed with facilities incorporated that assist such processes to be performed speedily, economically, and adequately. Television manufacturing itself is especially relevant to these requirements.

The I²C bus system lends itself admirably to exploitation along these lines. When testing boards containing microcontrollers with on-chip I²C hardware, a testing system can simply hold the processor reset line and take control of the bus, enabling it to access any slave device connected to it. Alternatively, extra software can be incorporated into the target microcontroller itself that can further enhance testing and set-up facilities. To this end, the CTV97xS concept was designed with provision to connect an external controller onto the I²C lines that can take control of the bus at power-up by a pre-defined bus protocol. Whilst at the simplest level this merely relinquishes bus control, it is hoped that in future releases of CTV97xS there will be additional functions built in to the software to perform specific internal testing, the execution and results of which can be controlled by the external processor.

Note that the external device can be any system capable of working with I²C, not necessarily a microcontroller with on-chip I²C hardware. In fact, an ideal device in this particular context is the widely available PC (Personal Computer) which provides an elegant and cost-effective solution.

7.2. Detection of an External Controller

At power-up only (not STANDBY to on), the CTV97xS software will interrogate the I²C bus to test for the presence of another I²C device (which is in slave receiver mode) which has the reserved address of 62 hex (98 decimal). It does this by attempting to write a specific string of data bytes to this reserved address. In the current version of the software the precise string is as follows:

1. start condition + test-processor address (62H)
2. version number (02H)
3. (spare byte) (xx)
4. (spare byte) (xx)
5. stop condition

The spare bytes are present for internal reasons only and in this context are totally unimportant. Test-mode will be entered if this transmission succeeds (the bytes are acknowledged). The CTV97xS processor will surmise that the receiving device is indeed an intelligent master, will cease normal operation and leave the I²C bus free. Any slave devices (CCT, NVMemory, plus any other, e.g. tuning system) may now be accessed directly by the factory test processor. This will allow functional testing plus for example programming of default favourite LIST pages etc. to be performed in software very quickly. Test mode may be left by switching off the mains supply, and restoring it after removing the test processor or disabling its address recognition.

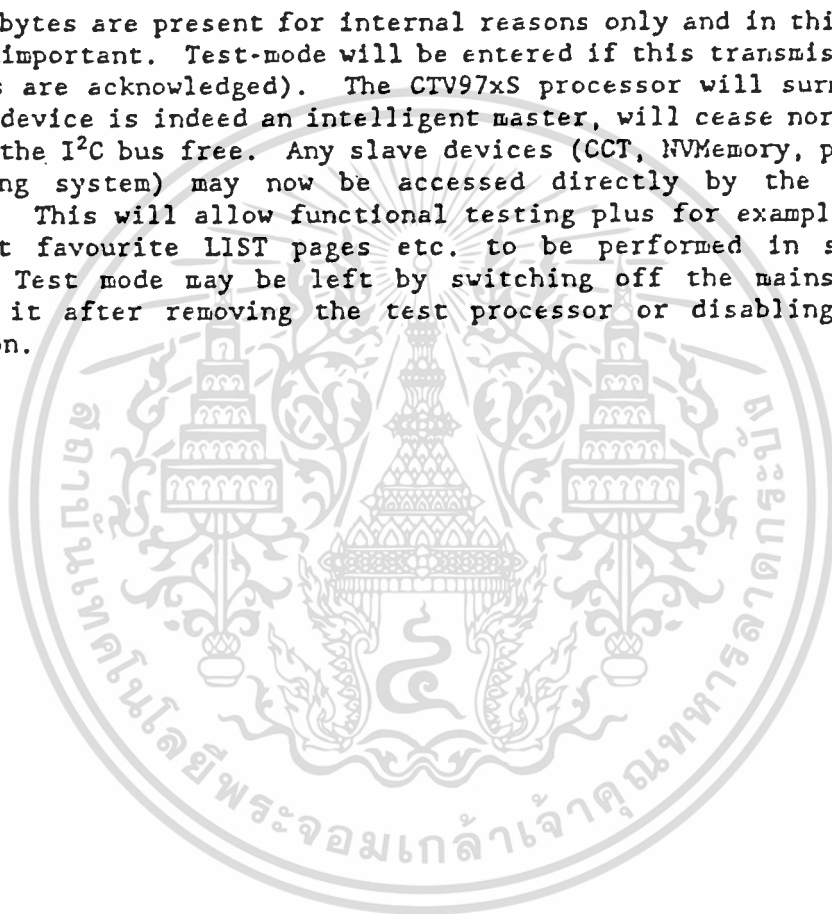
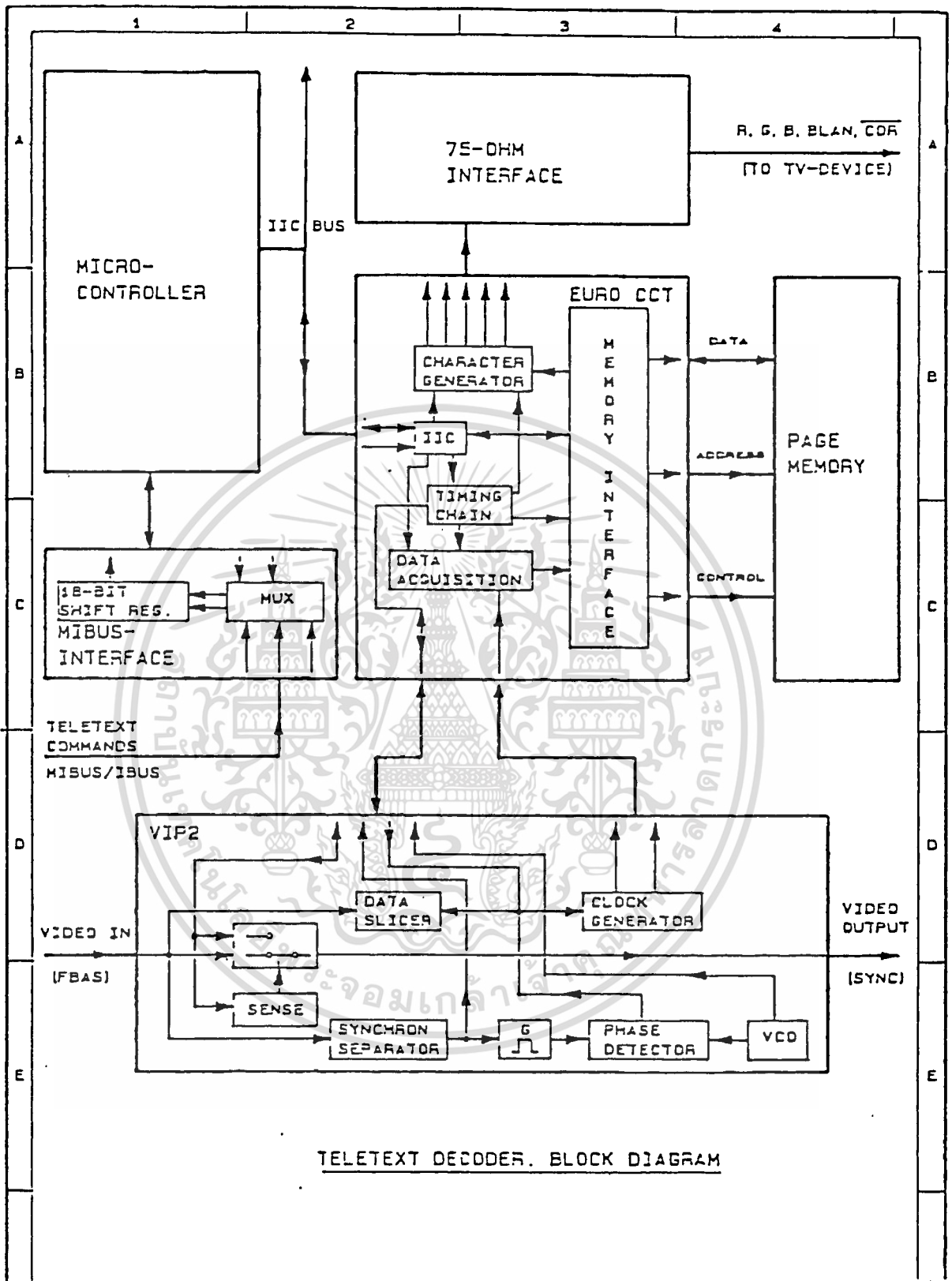
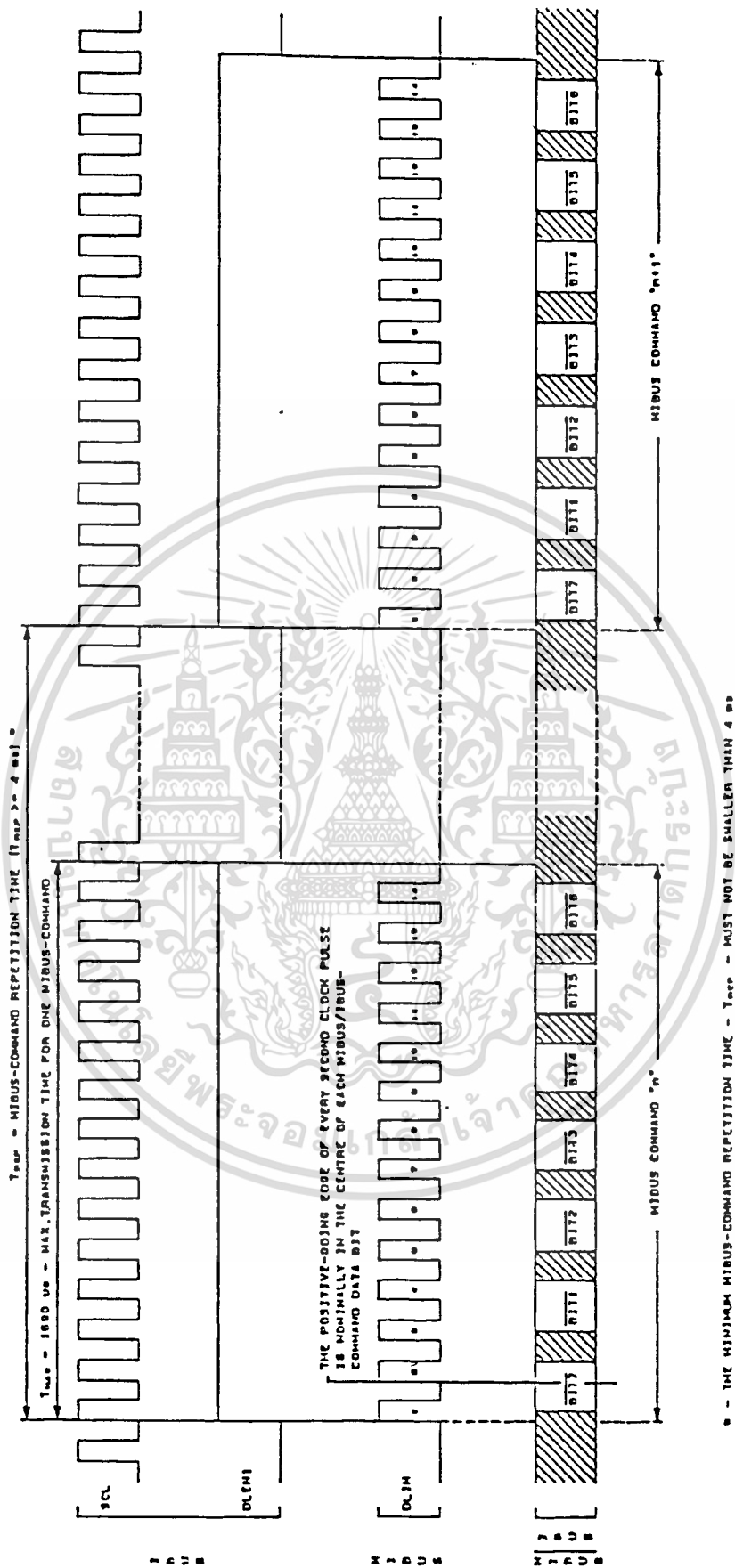


Figure 14. Overall Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

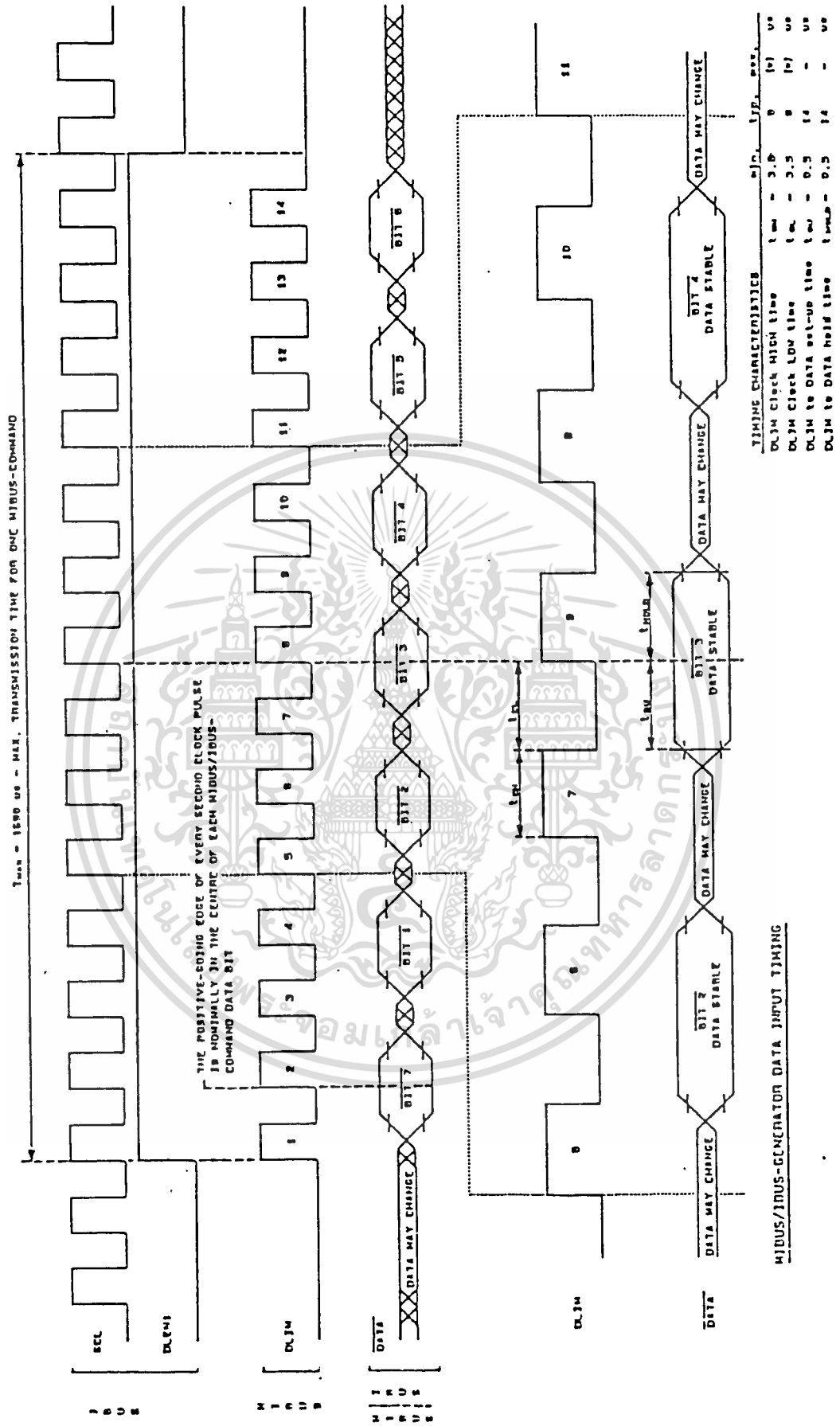
Figure 17. MIBUS Command Repetition



* - THE MINIMUM MIBUS-COMMAND REPETITION TIME - T_{rep} - MUST NOT BE SMALLER THAN 4 ms

MIBUS/IBUS-COMMAND TIMING

Figure 16. MIBUS Timing Diagram



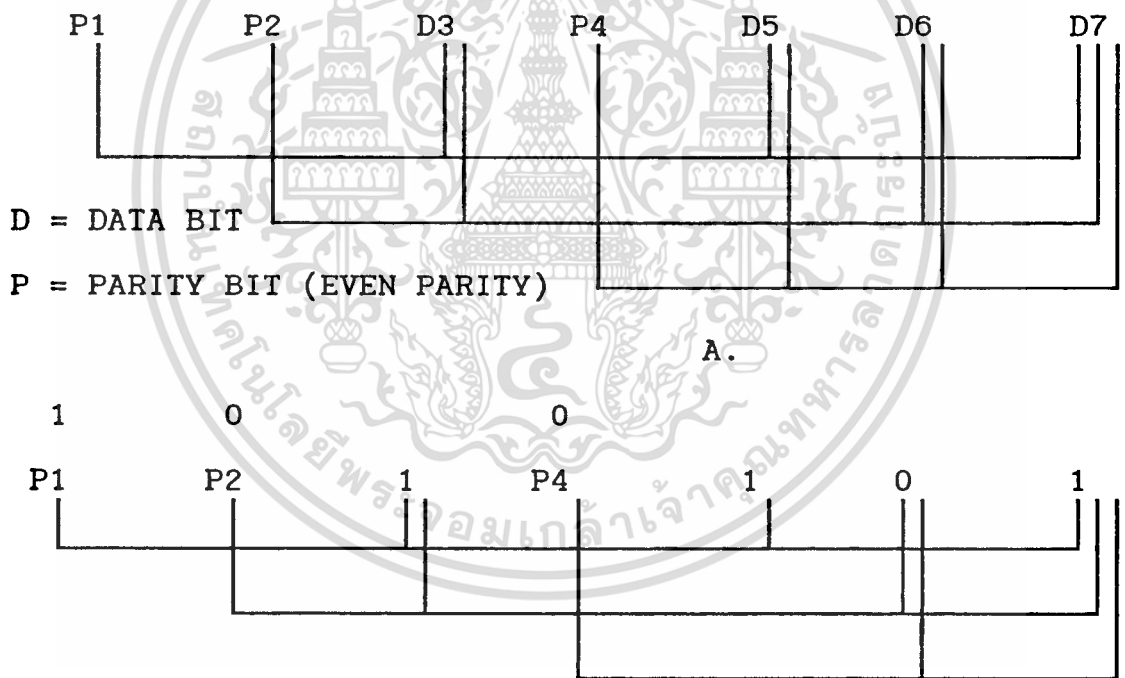
(*) - THERE IS NO MAXIMUM DLJM CYCLE TIME PROVIDED THE MAXIMUM TRANSMISSION TIME OF ONE MIBUS/IDUS COMMAND IS NOT GREATER THAN 1800 us. THIS IS THE MAXIMUM VALUE FOR THE DURATION OF ONE COMMAND TRANSFER.

แฮมมิงโค้ด (HAMMING CODE)

เทคนิคอย่างหนึ่งของการตรวจสอบความผิดพลาด และแก้ไขให้ถูกต้อง เรียกว่า แฮมมิงโค้ด (HAMMING CODE) เรียกตามชื่อของ ริชาร์ด คัมบลิว แฮมมิง (RICHARD W. HAMMING) ที่ทำการคิดค้นขึ้นมาเพื่อเป็นเครื่องมือที่จะเพิ่มความมั่นใจในการส่งข้อมูลจากต้นทางไปแต่ละบล็อกของเลขไบนารี จะไม่มีความผิดพลาดเกิดขึ้นเมื่อรับข้อมูลที่ปลายทาง

รูปแบบของแฮมมิงโค้ด

แฮมมิงโค้ดใช้ข้อมูล 4 บิตและ 3 พาริตีบิตใส่เข้าไปในคาตาคาแรคเตอร์ (data character) ดังรูป



พาริตีบิต P1, P2 และ P4 จะเป็นตัวควบคุมตรวจสอบความผิดพลาดที่อาจเกิดขึ้นของคาตาค้า D3, D5, D6 และ D7

โดย P1 จะตรวจสอบตำแหน่งของ D3, D5 และ D7 เป็นพาริตีคู่

P2 จะตรวจสอบตำแหน่งของ D3, D6 และ D7 เป็นพาริตีคู่

P4 จะตรวจสอบตำแหน่งของ D5, D6 และ D7 เป็นพาริตีคู่

ยกตัวอย่างในตาราง 5-22 ซึ่งในข้อมูล D3,D5,D6 และ D7 จะถูกตรวจสอบโดยพาริตีบิตคู่ P1,P2 และ P3 แฮมมิงโค้ด (HAMMING CODE) มีผลลัพธ์เท่ากับ 101010 (ซึ่งพาริตีบิตจะถูกกำหนดให้เป็นพาริตีคู่ทั้งหมด)

ไบนารี โค้ด

22	21	20		22	21	20	DATA VALUES	
0	0	1	<-- P 1	P1	0	0	1	-- 1
0	1	0	<-- P 2	P2	0	1	0	-- 1
0	1	1	<-- P 3	D3	0	1	1	<-- 1
1	0	0	<-- P 4	P4	1	0	0	-- 0
1	0	1	<-- D 5	D5	1	0	1	-- 0
1	1	0	<-- D 6	D6	1	1	0	-- 0
1	1	1	<-- D 7	D7	1	1	1	-- 0

A.

B.

FIGURE 1 HAMMING CODE

จากรูป 1 เป็นการอธิบายการคำนวณค่าของพาริตีบิต สำหรับค่าตำแหน่งเป็นเลขฐานสอง จากตารางไบนารีโค้ดจะมีค่า 1-7 ในเลขฐานสิบ โดยมีพาริตีประจำตามตำแหน่งตามตารางแต่ละครั้งที่ค่าตำแหน่งมีค่าเป็น 1 จะส่งผลให้พาริตีบิตปรับค่าเป็น 1 ด้วย (ถ้าตรงกับตำแหน่งของพาริตีบิตอยู่) จากตัวอย่าง สมมุติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าคาตัวไค้คมีค่าเป็น 1000 ค่า ของคาตัวบิท $D3 = 1$ ดังนั้น $D5, D6$ และ $D7$ จะมีค่าเท่ากับ 0 คาตัวบิท 3 เปลี่ยนเป็นไบนารีได้ = 011 คิคจากเลขฐานสอง 22, 21 ของแต่ละค่าแห่ง ดังนั้น $P1, P2$ ก็จะมีค่า = 1 ส่วน $P4$ จะมีค่า = 0 เป็นการส่งข้อมูล 1110000 ออกไป

ถ้าเกิดมีข้อมูลผิดพลาดขึ้น 1 บิต ระหว่างการส่งข้อมูล ค่าของพาริตีจะมีค่า เป็นคี่ รูปตารางที่ 2 แสดงถึงตำแหน่งที่แสดงผล เพื่อส่งข้อมูล 1110000 และรับ ได้ 1110100 คาตัวบิท 5 เกิดผิดพลาดขึ้นมาพาริตี $P1$ และ $P4$ จะแสดงให้รู้ว่า มีการผิดพลาดเกิดขึ้นด้วยเป็นเลขคี่ เมื่อพาริตีบิตตรวจเช็คค่าจากตำแหน่งของเลข ฐานสอง พบว่าเกิดการผิดพลาดจากบิต 5 เมื่อรับมาไม่ถูกต้องจะทำการแก้ไขด้วย การเปลี่ยนค่าเป็น 0 เข้าไปแทนที่ 1

แฮมมิงไค้ค (HAMMING CODE)

รับได้ : 1110100

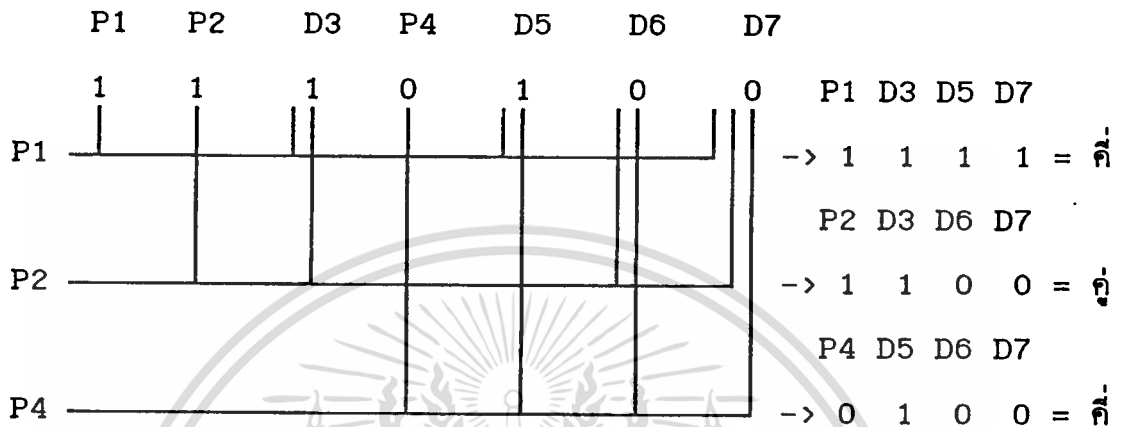
พาริตี $P1$ และ พาริตี $P4$ จะเป็นคี่

P1	0	0	1	odd
P2	0	1	0	
p4	1	0	0	odd
	1	0	0	= bit 5 is bad.

รูปที่ 2 แสดงการตรวจสอบตำแหน่งผิดพลาดของข้อมูลด้วยแฮมมิงไค้ค แฮมมิงไค้ค สามารถป้องกันและตรวจสอบแก้ไขข้อผิดพลาดโดยดูจาก 2 ประการ คือ ดูจากบิตที่รับมาเกิดมีค่าเป็นเลขคี่แสดงให้เห็นว่าการรับมีความผิดพลาดขึ้นและจะทำการป้องกันให้และพาริตีคี่ จะชี้ให้เห็นว่าเกิดผิดพลาดขึ้นจาก ตำแหน่งบิตไหน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง การตรวจสอบข้อมูลที่มีการผิดพลาด



พาริตี P1, P4 เป็นชี้แสดงว่าเกิดมีบิตที่ผิดเกิดขึ้น

การพันคอยล์ (COIL)

1. การพันขดลวดให้ได้ค่า INDUCTANCE ตามที่ต้องการโดยการคำนวณ จากสูตร COIL เป็นอุปกรณ์อิเล็กทรอนิกส์ที่เราสามารถสร้างมันขึ้นมาใช้ได้เอง โดยพันบนแกนอากาศหรือแกนฉนวนซึ่งไม่เป็นสารแม่เหล็ก และบนแกนที่เป็นสารแม่เหล็ก การพันเราทำได้โดยอาศัยสูตร การคำนวณเพื่อให้ค่า L ตามที่ต้องการ การพันบนแกนที่เป็นสารแม่เหล็ก

เราสามารถออกแบบ คำนวณได้โดยอาศัยสูตร

$$L = 0.4 \pi M n^2 A \times 10^{-8}$$

เมื่อ L = ค่า inductance COIL henry
 A = พท. หน้าตัดของแกน Cm²
 l = ความยาวของ COIL Cm
 M = ค่าสัมประสิทธิ์ของแกน
 n = จำนวนรอบของขดลวด

จากสูตรจะเห็นว่า ค่า L ขึ้นอยู่กับ - จำนวนรอบ
 - ความโตของแกน
 - ความยาวของแกน
 - ค่าสัมประสิทธิ์ของแกน

ซึ่งสามารถที่จะพันกี่ชั้นก็ได้เพื่อให้ได้ค่าที่ต้องการ อีกประการหนึ่ง การใช้ แกนแบบสารแม่เหล็กจะสามารถปรับค่า L ได้โดยการ tune แกน

สำหรับค่าสัมประสิทธิ์ของแกน (M) มีค่ามาก จะทำให้ L มีค่ามากตาม แกนเฟอร์ไรท์ มีค่า M ประมาณ 4 - 6,000

แกนเหล็ก มีค่า M ประมาณ 50,000

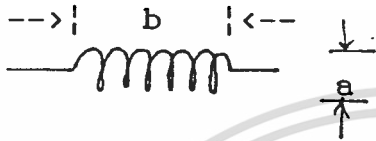
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การพัน COIL แกนอากาศหรือฉนวน การพันแบ่งออกเป็น 2 แบบ คือ

1. การพันแบบชั้นเดียว
2. การพันแบบหลายชั้น

1. การพัน coil แบบชั้นเดียว

การพันเราใช้สูตรคำนวณดังนี้ คือ



$$L = \frac{0.2a^2 n^2}{3a + 9b}$$

เมื่อ L = ค่า inductance มีหน่วยเป็น μH

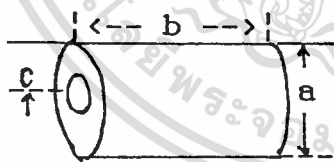
a = ค่าเฉลี่ยของเส้นผ่าศูนย์กลาง มีหน่วยเป็น นิ้ว

b = ค่าความยาวของ COIL มีหน่วยเป็น นิ้ว

n = จำนวนรอบ

2. การพัน COIL แบบหลายชั้น

การพันเราคำนวณได้จากสูตร



$$L = \frac{0.2a^2 b^2}{3a + 9b + 10c}$$

เมื่อ a = ค่าเฉลี่ยของเส้นผ่าศูนย์กลาง มีหน่วยเป็น นิ้ว

b = ค่าความยาวของ COIL มีหน่วยเป็น นิ้ว

c = ความหนาของชั้น COIL

n = จำนวนรอบ

การพัน COIL ให้ได้ค่าที่ต้องการอีกแบบหนึ่งซึ่งคล้ายกัน ต่างกันตรง $a =$

รัศมีส่วนแบบแรก $a =$ เส้นผ่าศูนย์กลาง คำนวณออกมาแล้วจะได้ค่าใกล้เคียงกัน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การพันแบบชั้นเดียว $L = \frac{\mu^2 n^2}{9a + 10b}$

L = ค่า inductance มีหน่วยเป็น uH
 a = รัศมีของแกน มีหน่วยเป็น นิ้ว
 b = ความยาวของแกน มีหน่วยเป็น นิ้ว
 n = จำนวนรอบ

สูตรหาจำนวนรอบ $n = \sqrt{\frac{L(9a + 10b)}{a^2}}$

การพันทับกันหลายชั้น $L = \frac{0.8a^2 n^2}{6a + 9b + 10c}$

L = ค่า inductance
 b = รัศมี
 c = ความหนาของชั้น COIL
 n = จำนวนรอบ

สูตรหาจำนวนรอบ $n = \sqrt{\frac{L(6a + 9b + 10c)}{0.8a^2}}$

เมื่อคำนวณได้จากสูตรแล้วก็เอาค่าไปเทียบในตารางที่ 1 ว่าจะใช้ลวดเบอร์อะไรพัน

2. พัน COIL ให้ได้ค่าที่ต้องการโดยใช้เครื่องวัดค่า inductance ข้อนี้อาจต้องพันตามข้อ 1 ก่อนแล้วมาวัดค่าว่าได้ตามที่คำนวณหรือไม่ จึงจะเป็นการดี แต่ถ้าพันโดยไม่มีการวัดแล้ว นามาวัดเลยจะมีปัญหา ในเรื่องค่าผิดพลาดมาก หรืออาจจะผิดพลาดน้อยไปหรือมากไปกว่าจะได้ก็ลำบากและเสียเวลามาก การพันตามที่ได้คำนวณได้อาจจะผิดพลาดไปบ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉะนั้นค่า L จึงเป็นสิ่งสำคัญอีกอย่างหนึ่งในวงจร หากเราพันไปแล้วได้ค่า L ใกล้เคียง สิ่งที่จะพิจารณาคือ C ซึ่งจะเป็นการง่าย เพราะความถี่ resonance $1/2 \pi \sqrt{LC}$ ซึ่งแปรค่าเป็นอัตราส่วนตรงต่อกัน

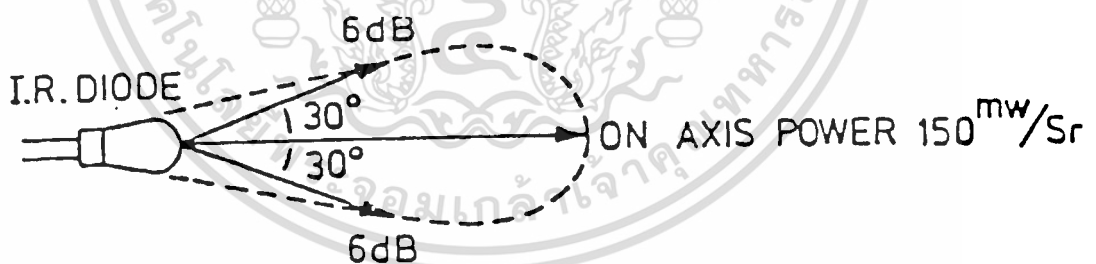
3. การพัน COIL โดยอาศัย dipmeter

เป็นการพัน COIL แบบลุ่ม หรืออาศัยความชำนาญหรือประสบการณ์ โดยพันแล้วนำมาประกอบเป็นวงจร tank แล้วเอา dipmeter วัดว่า resonance กับความถี่ที่เราต้องการหรือไม่ การ dip อาจจะมี dip ในวงจรหรือนอกวงจรก็ได้แล้วแต่ความถนัดหรือความสะดวก การที่ให้ค่าที่ต้องการก็จะต้องพันไป dip ไปจนกว่าจะได้ค่าที่พอใจสำหรับมือใหม่ ยังไม่ชำนาญอาจจะมีปัญหา ส่วนมืออาชีพก็ไม่ยาก เพราะการมีประสบการณ์จะเป็น ตัวบอกว่าพันเท่านี้จะได้ค่าเท่านั้นเท่านี้โดยประมาณเป็นต้นแต่การพัน COIL ใช้งานในวงจร tank หรือ วงจร resonance ใช้วิธีนี้จะได้ผลมากที่สุดเพราะเราทราบว่า resonance กับความถี่ที่เราต้องการหรือไม่ซึ่งเป็นการง่ายกว่าเพราะส่วนมากจะไม่บอกค่า L มา จะบอกเฉพาะ resonance freq. เท่านั้น ฉะนั้นการพันแบบใช้สูตรหรือเครื่องวัดค่า L จึงไม่มีความหมายอะไร การพันแบบใช้ dip นี้เราอาจใช้สูตร $f = 1/2 \pi \sqrt{LC}$ ช่วยโดยเราหาค่า C ก่อนว่าจะใช้ค่าเท่าไร อาจจะอยู่ในระดับกลางของที่ปรับค่าไปเพื่อจะได้มีโอกาสปรับไปทางบวกหรือลบได้ โดยคำนวณหาค่า L ออกมาแล้วจึงทำการใช้สูตรมาคำนวณแล้วพันตามค่าที่หาได้ แล้วก็ใช้ dipmeter ทดสอบอีก

ภาคควบคุม เครื่องรับโทรทัศน์สีจากระยะไกลแบบไร้สาย (รีโมทคอนโทรล)

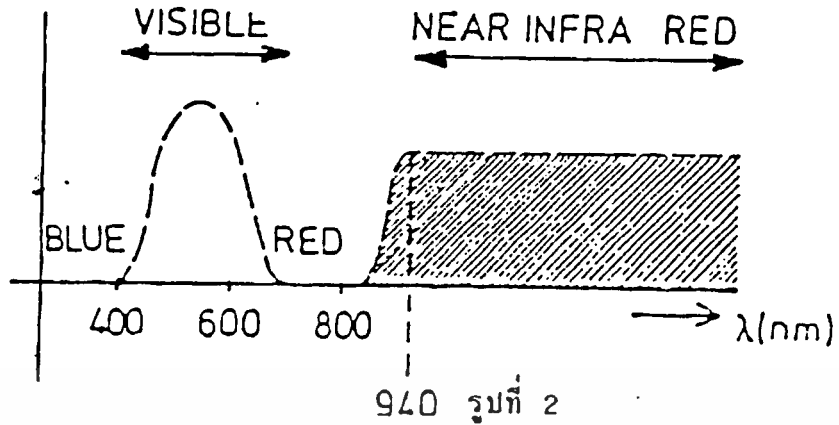
การควบคุมแบบรีโมท (Remote Control) จะประกอบด้วยตัวส่งสัญญาณ หรือเรียกว่าตัวทรานสมิตเตอร์ (Transmitter) จะส่งสัญญาณแบบแสงอินฟรา-เรด เป็นแสงที่ตาเรามองไม่เห็นและได้เข้ารหัส (Encoded) เป็นรหัสแบบ RC-5 ซึ่งเป็นรหัสเดียวกับระบบรีโมทคอนโทรลที่ใช้ในเครื่องรับโทรทัศน์สี

โดยหลักการแล้ว การส่งสัญญาณแบบนี้จะส่งสัญญาณครั้งละมาก ๆ โดยใช้ เวลาอันรวดเร็วที่ตัวเครื่องส่งประกอบด้วยไดโอดแบบอินฟราเรด 2 ตัว ต่อ อนุกรมกันทำด้วย แกลเลียมอาร์เซไนด์ (GA - AS) สัญญาณที่ส่งไปยังภาครับ (RECEIVER) ซึ่งมีไดโอดตัวรับสัญญาณเป็นแบบพินโฟโตไดโอดสัญญาณจะส่งได้ไกลประมาณ 12 เมตร ไปยังภาครับ หากมีสิ่งกีดขวางบังหรือรับสัญญาณแบบ สะท้อน จะทำให้ความไวตกลงไปรูปแบบของการส่งสัญญาณแบบอินฟราเรดไดโอด แสดงรูปที่ 1 สัญญาณจะส่งแบบกรวยรัศมี 30 องศาจากแกนกลางซึ่งจะมีกำลังที่จุด แกนกลางนี้ประมาณ 150 mw/Sr

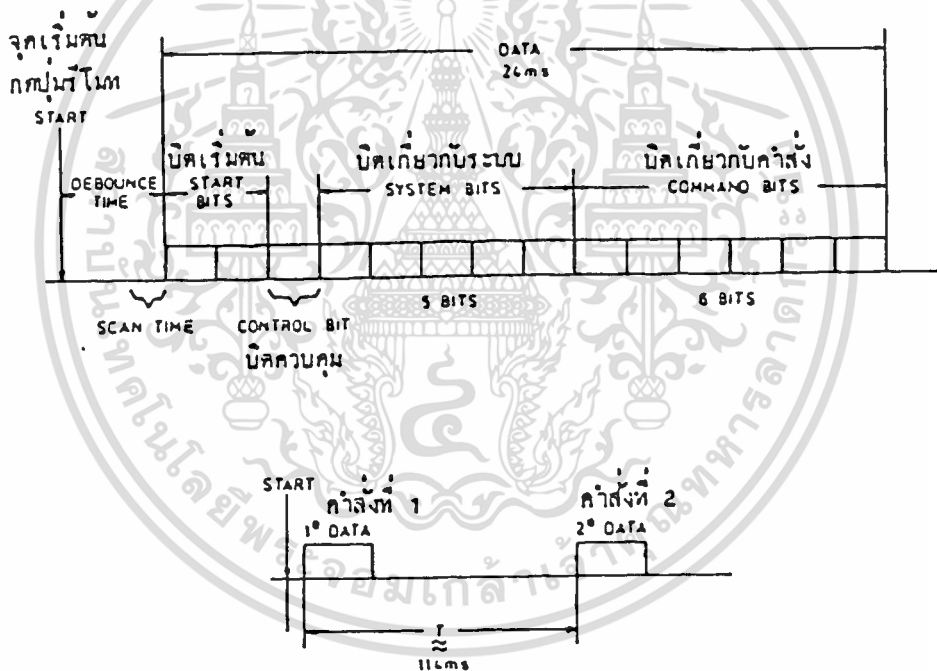


รูปที่ 1

ตัวอินฟราเรดไดโอดเป็นสารกึ่งตัวนำ ซึ่งจะปล่อยคลื่นแม่เหล็กไฟฟ้ากระแส ที่ไหลผ่านไดโอดนี้เป็น ไปในทิศทางแบบพอร์เวิร์ดความยาวคลื่นการแผ่รังสีมีค่า ประมาณ 940 นาโนมิเตอร์ (Nanometer) หรือ 9400 อังสตรอม ให้ดูรูปที่ 2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เพื่อหลีกเลี่ยงจากคลื่นรบกวนต่าง ๆ ระบบการส่งระหว่างตัวส่งและตัวรับ จะส่งเป็นแบบเข้ารหัสในรูปของคลื่นต่อเรียงกันแบบอนุกรม ดังรูปที่ 3



รูปที่ 3

รูปแบบของสัญญาณพัลส์แบ่งออกเป็น 4 แบบคือ

1. ส่วนเริ่มต้นสัญญาณ (STARTING) จะมี 2 บิต
2. ส่วนควบคุม (CONTROL) จะมี 2 บิต
3. ส่วนระบบ (SYSTEM) จะมี 5 บิต
4. ส่วนคำสั่ง (COMMAND) จะมี 6 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความยาวของคำสั่งหนึ่งจะใช้เวลาประมาณ 24 มิลลิเซคัน ซึ่งสามารถจะส่งเข้าได้หลังจากเวลา 114 mSecs แล้ว ระบบการส่งสัญญาณเข้าส่งแบบ RC-5 ตัวอย่างคลื่นรบกวนที่มีต่อแสงอินฟราเรดนั้น เช่น แสงอาทิตย์ , แสงจากหลอดไฟ แสงจากไฟแบบอินฟราเรด

คุณลักษณะของระบบรีโมทตัวส่ง (TRANSMITTER)

- มีคำสั่งสูงสุด : 32 x 64
- จำนวนไดโอดอินฟราเรดที่เครื่องส่ง : 2 ตัว
- ระยะทางที่สามารถควบคุมได้ประมาณ : 12 เมตร
- ควบคุมได้มุมกว้างที่สุด 45 ที่ระยะประมาณ : 8 เมตร
- ใช้ถ่านไฟฉาย UM 4-3 ก้อน : 3 x 1.5 โวลท์
- ขณะไม่กดใช้งานเลย จะกินกระแสเพียง : 10 ไมโครแอมป์ (๕ A)
- ขณะกดใช้งาน จะกินกระแสไฟ : 10 มิลลิแอมป์ (mA)
- ความถี่ที่ใช้ผสม : 72 กิโลเฮิร์ตซ์ (KHz)
- กำลังที่ใช้ส่งแสงอินฟราเรด : 150 MW SR ON AXIS

ตัวส่งรีโมทคอนโทรล (REMOTE CONTROL TRANSMITTER)

ตราบดที่เรากดปุ่มบนแป้นกดบนเครื่องส่ง มันก็จะผลิตคลื่นคำสั่งออกมาทันที สำหรับตัวเครื่องส่งนี้ ประกอบด้วย

- แป้นกด (KEY BOARD)
- วงจรผสมคลื่น (MATRIX CIRCUIT)
- หน่วยทำหรือเข้ารหัส (ENCODER)
- หน่วยส่งออก (OUTPUT STAGE)

ต่อไปจะเป็นทฤษฎีการทำงานทั้ง 4 ภาค ตามลำดับ

1. แป้นกด (KEYBOARD) ส่วนประกอบของแป้นกดมีชุดสวิทช์เดี่ยว

(SINGLE POLE SWITCH) ข้อดีของมันคือไม่จำเป็นต้องมีชิ้นส่วนพิเศษใด ๆ ทั้ง

นี้เพราะว่า ระบบ RC5 นี้ไม่ยอมรับคำสั่งผิดพลาดอันเกิดจากการกดปุ่มผิด เช่น

กดกระโดดข้ามไปอีกปุ่มพร้อมๆ กัน เนื่องจากคำสั่งของแต่ละ ชุดคำสั่ง (Func-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

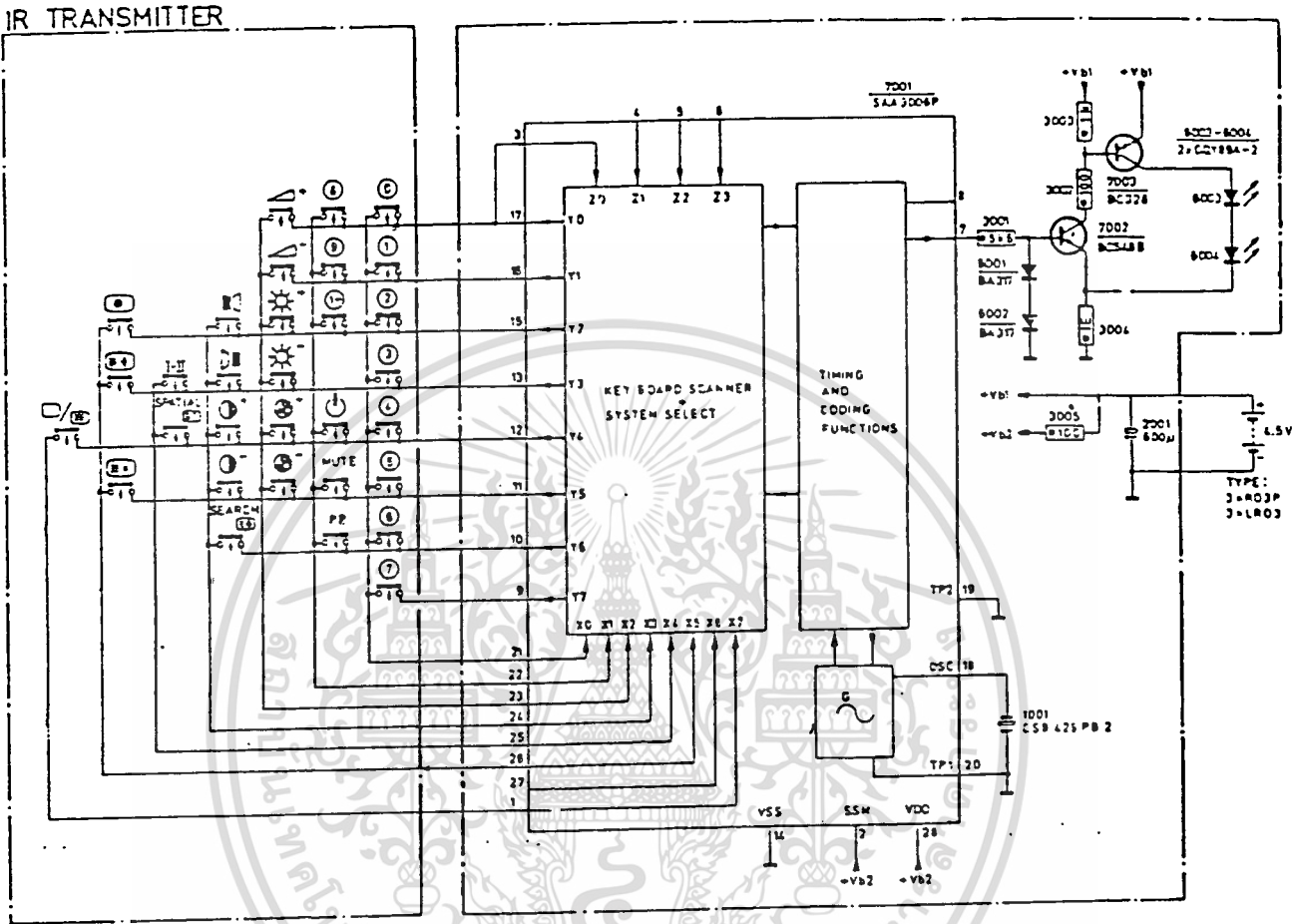
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

tion Command) เพียงแค่ส่งสัญญาณส่งเข้าทางสายทางด้าน X หนึ่งอันของ IC7001 ได้ต่อถึงกันกับสัญญาณอีกหนึ่งอัน ที่ส่งมาทางสายทางด้าน Y และแต่ละระบบของคำสั่ง (System Command) จะประกอบด้วยสัญญาณหนึ่งอันที่เข้ามาทางด้าน Z และหนึ่งอันทางด้านสายทาง Y ถ้าเรากดที่เคียบสองปุ่มพร้อมกัน ตัวไอซีจะกำเนิดรีเซ็ทพัลส์เพื่อลบไม่ให้มีคำสั่งส่งออกไป

2. วงจรผสม (Matrix Circuit)

วงจรผสมมีอยู่สองกลุ่ม คือกลุ่มแมทริก X-Y และกลุ่มแมทริก Z-Y สำหรับกลุ่มแรกประกอบด้วยสายสัญญาณ 8 เส้นทางด้าน X และสัญญาณ 8 เส้นทางด้าน Y ส่วน กลุ่มที่สองมีสายสัญญาณ 4 เส้นทางด้าน X และสายสัญญาณ 8 เส้นทางด้าน Y สัญญาณแกนพัลส์จากสองกลุ่มใหญ่สามารถเชื่อมโยงถึงกันได้ด้วยสวิทช์เดี่ยวขั้วเดี่ยวบนแป้นกด แต่ละชุดของ X-Y แทนด้วย 6 บิตไบนารีโค้ด ซึ่งกำเนิดภายในตัวไอซี กลุ่ม X-Y สามารถผสมก่อให้เกิดคำสั่งต่างๆ ทั้งหมดได้ถึง 64 คำสั่งฟังก์ชัน Function Command หรือ Command Bit แต่ละชุดของ Z-Y แทนด้วย 5 บิตไบนารีโค้ด สามารถให้คำสั่งระบบได้ถึง 32 คำสั่งทางระบบเครื่อง (System Command)

รูปที่ 4 แสดงถึงข้อมูลรหัสไบนารีแต่ละ (COMBINATION) มีต่อความสัมพันธ์ของ X-Y และ Z-X



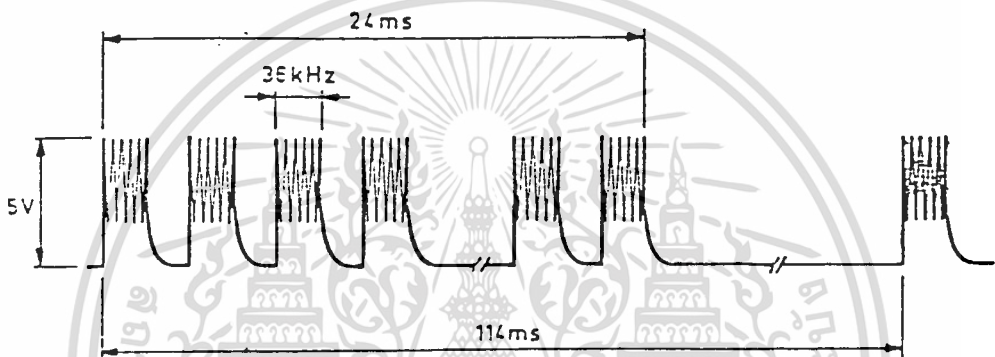
รูปที่ 5

BIPHASE LOGIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

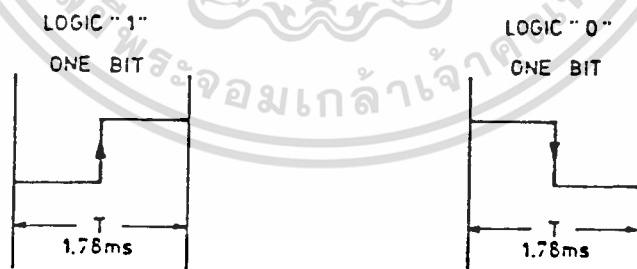
3. หน่วยทำหรือเข้ารหัส (ENCODER)

หน้าที่การทำงานของหน่วยทำรหัส คือ กลับเปลี่ยนจากผลการผสมของ X-Y หรือ Z-X แมทริกให้เป็นคลื่นขบวนรหัสปรากฏที่ขา 8 ของ IC7001 ดังแสดงในรูปที่ 7 และรูปขบวนพัลส์ (Pulse Pattern) นี้ได้จากหน่วยออสซิลเลเตอร์ภายใน โดยมีความถี่ 72 KHZ ($t=13.8\mu\text{secs}$) ความถี่จูนนิ่งขึ้นอยู่กับ X-TAL 1001



รูปที่ 7

ค่าของข้อมูล (Data Word) ถูกส่งไปในรูป "Biphase Logic" ดังแสดงในรูป 6



รูปที่ 6

การเปลี่ยนแปลงระดับครึ่งหนึ่งเท่ากับหนึ่งบิต เช่น จากต่ำไปสูงคือ Logic "1" หรือในทางตรงข้ามจากสูงลงต่ำคือ LOGIC "0" คาบเวลาของหนึ่งบิตคือ $27 T_{osx} = 1.78 \text{ ms}$ ขณะกดปุ่มลงไปเมื่อไร หน่วยออสซิลเลเตอร์เริ่มงาน ดังนั้นค่าของข้อมูลจะติดตามออกมาพร้อมกับช่วงเวลาที่ใช้ในการกดปุ่มบังคับ (Debounce) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

cing Time 2 Bits) ถ้าเรากดทั้งสองปุ่มพร้อมกัน การออสซิลเลทก็จะหยุดเอง และเกิดซ้ำกันอีกที่จนกว่าเราจะกดถูกต้องจนกว่าครึ่งบิตสุดท้ายของ Debouncing Time จึงมีสแกนพัลส์ส่งออกตั้งแต่ Y0 ถึง Y7 ON และ OFF ตามลำดับ และจะมีผลเกิดขึ้นสองครั้ง เช่น ครั้งแรกเป็นของ Z-Y แมทริกและครั้งที่สองเป็นของ X-Y แมทริก

ระหว่างครึ่งรอบแรกของการสแกน X- อินพุทไม่มีความต้อกัน (Disable) แต่ Z อินพุทมีความสามารถต้อกัน (Enable) ขณะนี้การเชื่อมโยงที่มีต่อ Z-Y แมทริกนั้น ถูกแปรเปลี่ยนเป็นเลขของระบบ (System Number) ซึ่งจะถูเก็บไว้ใน Data Latch รูป 5

รอบของการสแกนนี้ (Scanning Cycle) จะมีการซ้ำกันต่อการส่งออกของแต่ละข้อมูลข้อมูลทั้งหมดใน Data Latch เป็นลักษณะขนานกัน ฉะนั้นก่อนจะถูกส่งออกจะต้องผ่านหน่วยกลับเปลี่ยนรหัสไปในลักษณะอนุกรมจากหน่วย Parallel/Series Converter

สัญญาณข้อมูลปรากฏที่ขา 8-IC 7001 และขา 7-IC 7001 แต่ขณะนี้ได้โมดูลเพียงครึ่งอัตราความถี่ของออสซิลเลเตอร์เท่านั้น (36 KHz) ทั้งนี้เพื่อประหยัดความสิ้นเปลืองพลังงานของแบคเตอร์ ดังแสดงในรูป 7

- จากเริ่มต้นสองบิตแรก (Start Portion) จะเป็น Logic "1" เสมอ ใช้สำหรับการซิงค์ระหว่าง IR Transmitter และ IR Receiver
- ส่วนบิตควบคุม (Control Bit) จะมีการเปลี่ยนระดับ Logic อีกครั้งหนึ่งก็ต่อ เมื่อเรากดสวิตช์คอนแทคครั้งใหม่ในวงจร Z-Y และ X-Y เพื่อแสดงปุ่มกดถูกกดใหม่หรือค้างอยู่นี้เป็นสิ่งสำคัญแก่การใช้คำสั่งซ้ำกัน อาทิเช่น แชลแนลเบอร์ 11 หรือหน้า 8 ของเทเลเท็กซ์ ประกอบด้วยคิจิตเหมือนกัน เช่นหน้า 111
- โดยการใช้ System Bit (5 Bits) สามารถเลือกได้ถึง 32 ระบบ เช่นระบบต่างๆของ Television, VCR และ AUDIO เป็นต้น
- ข้อมูลคำสั่ง 6 บิต ใช้ได้ถึง 64 คำสั่ง ในกรณีใช้ระบบเดี่ยว (Single System) ที่วิโหมคอย่างเดี่ยวจะสะดวกกว่าที่มีการเลือกที่วิโหมคอย่างถาวร ขา

2 ของ IC7001 ต่ออยู่กับ HIGH และมีสายต่อไว้ถาวรระหว่าง Z-Y แมทริก ระบบควบคุมขณะนี้จะทำงานอยู่ในสภาพ Single Mode (SSM) ถ้าขา 2-ic 7001 เป็น " LOW " มันจะกลายเป็น Combination System Mode(CSM) ในกรณีเช่นนี้แต่ละคำสั่งต้องมีระบบคำสั่ง (System Command)

อินพุทขา 19 - IC7001 (TP-TEST PIN) มีจุดประสงค์ใช้สำหรับในการ ทดสอบ. เมื่อมันถูกต่ออยู่กับดินก็จะทำงานปกติตามที่กล่าวมา ถ้าขา 19 - IC7001 อยู่ในสถานะสูงอินพุท Y แมทริกทั้งหมดจะไม่มีความสามารถตอบรับใด ๆ และคอนโทรลปิดจะดำเนินไปทางต่ำจึงสามารถทดสอบตัวไอซีได้อย่างรวดเร็วจากโรงงานผลิต หน่วย MASTER RESET GENERATOR ทุกรูป 5 จะสั่งให้ทั้งระบบหยุดชะงัก ส่วนหน่วย Control Unit ใช้สำหรับการสแกนต่อ Y-อินพุท

4. ภาคส่งออก

ภาคส่งออกประกอบด้วย IS 7002 และ IS 7003 ซึ่งทำการขยายสัญญาณ ข้อมูลจากขา 7IC 7001 กระแสขับจากคอลเลกเตอร์ของ IS 7003 ไหลผ่าน ไดโอดอินฟราเรด D6003 และ D6004 จากรูปที่ 7 แสดงถึงสัญญาณรหัสที่ส่งออกไปในรูปของแสงอินฟราเรดจากไดโอดอินฟราเรดทั้งสอง

1:2 เครื่องรับรีโมทคอนโทรลและส่วนควบคุมตัวเครื่องรับ

1. หน่วย เครื่องรับรีโมทคอนโทรล หน้าที่การทำงานของภาครับรีโมทคอนโทรลมีดังนี้

- 1) การตีเทคแสงอินฟราเรด (INFRA-RED DETECTION)
- 2) การรับที่มีแถบความถี่แคบ (NARROWBAND RECEPTION)
- 3) การขยายแบบเลือกความถี่ (SELECTIVE AMPLIFICATION)
- 4) วงจรจูนนิ่งและวงจรปรับแต่งรูปสัญญาณ (PULSE SHAPING)

1) การตีเทคแสงอินฟราเรด (Infra-Red Detection)

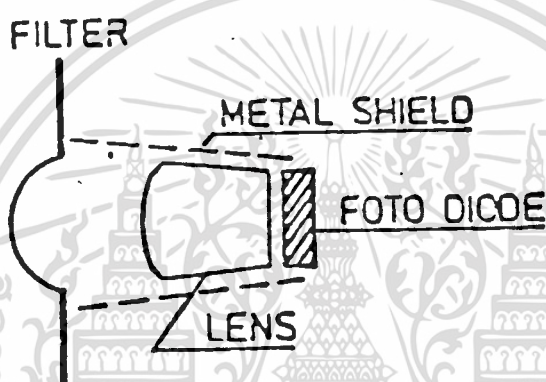
เป็นหน่วยตีเทคสัญญาณอินฟราเรดและกลับเปลี่ยนมันให้เป็นสัญญาณรหัสไฟฟ้า ตัวสำคัญที่ทำการตีเทคแสงอินฟราเรดนี้เป็น ตัวไดโอดที่มีความไวสูงต่อแสงอิน

ฟราเรด เรียกว่า โฟโตไดโอด (Photo Diode) มีกระจกกรองแสงอยู่ข้างหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อบั่นทอนแสงที่ตาเรามอง เห็นได้ (Visible Light) ซึ่งต่ำกว่า 800 นาโนเมตรให้อ่อนลง โดยเฉพาะอย่างยิ่งยังมีเลนส์พิเศษตั้งอยู่ข้างหน้าโพโต้ไดโอดช่วยความไวสูงขึ้นอีก ดังแสดงในรูป 8



รูปที่ 8

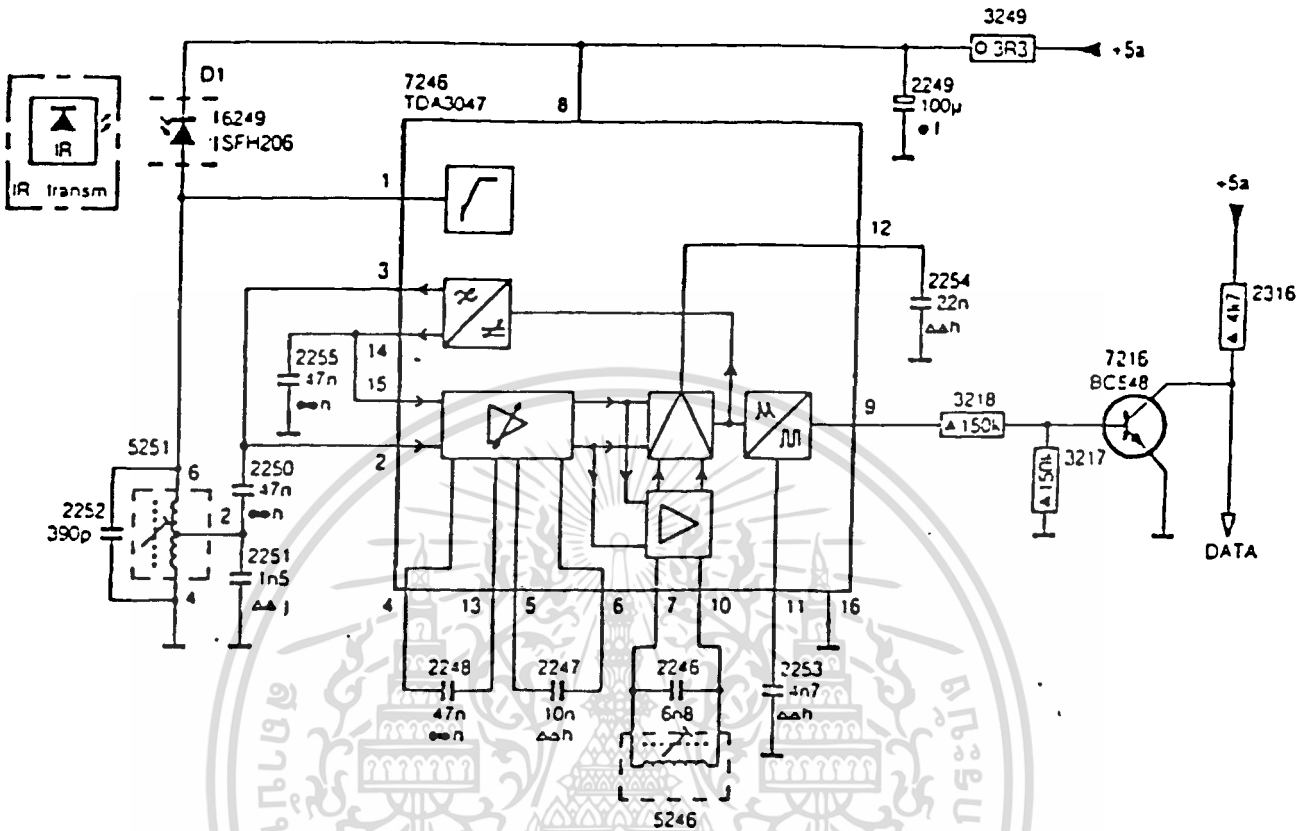
2) การรับที่มีแถบความถี่แคบ (Narrow Band Reception)

โดยการต่อวงจร L-C เป็นอนุกรมกับหลอดโพโต้ 6001 ซึ่งเป็นวงจรจูนตอบสนองต่อแถบความถี่แคบ (Narrow Band) ดังนั้นวงจรนี้มีความสำคัญอยู่สองอย่างคือ

2.1 จะถูกกำหนดให้รับจำเพาะความถี่ที่ต้องการเท่านั้น

2.2 จะกดหรือลัดวงจรต่อระดับไฟ DC จากโพโต้ไดโอด ซึ่งสาเหตุเกิดจากสิ่งรบกวนแสงอินฟราเรดทางด้านสถิต (Static) เช่น แสงอาทิตย์ คลื่นความร้อนหรือแสงไฟ เป็นต้น รูป 9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9

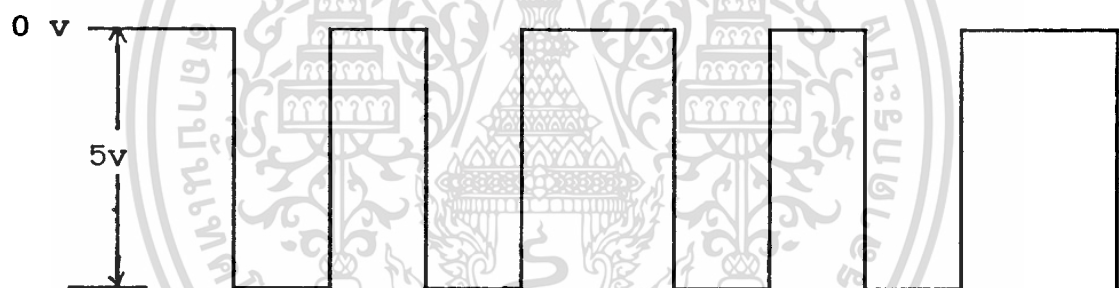
3) การขยายแบบเลือกความถี่ (Selective Amplification)

เพื่อกำจัดคลื่นรบกวนต่อความถี่ในโมดูลเลชันให้น้อยลงหรือหมดไป จึงมีการคัดเลือกความถี่ที่แท้จริงก่อนที่จะถูกทำการขยายต้องผ่านวงจร L-C เสียก่อนสัญญาณป้อนเข้าระหว่างขา 2 และขา 15 และผ่านการขยายจาก Cascade Operation Amplifier ภายใน IC 7246 (TDA 3047) ด้วยสัญญาณขนาดแรง ค่า Q ของวงจรอินพุทจะลดลงผ่านขา 3 และขา 14 ของ IC 7246 เพื่อป้องกันไม่ให้อุปกรณ์ของสัญญาณพัลส์ที่รับเข้ามาหน่วยยาวขึ้นอันจะทำให้วงจรเกิดการออสซิลเลทแบบริงกิง (Ringing) ได้ ขา 1 ใช้สำหรับ Clipping ในกรณีที่สัญญาณแรงเกินควร หลังจากสัญญาณถูกขยายให้แรงขึ้น สัญญาณพัลส์นั้น จะถูกแก้คือ (Demodulated) ในหน่วยดีเทคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) วงจรจูนนิ่งและวงจรปรับแต่งรูปสัญญาณ (Pulse Shaping)

วงจรจูนนิ่งของภาคดีเทคเตอร์ประกอบด้วย C2246 และ S5246 เพื่อจูนเฉพาะความถี่ที่ตัวส่ง (Transmitter) ส่งมาจากนั้นจะป้อนเข้ายังบล็อกวงจรปรับแต่งรูปสัญญาณให้เป็นรูปสแควร์มีจั่วเป็นบวก ออกที่ 9 ของไอซี 7246 ส่งผ่าน R 3218 มายังขา B ของ IS 7216 ออกที่ขา C รูปของสัญญาณจะเป็นรูปสี่เหลี่ยมมีจั่วเป็นลบ ความสูงของสัญญาณประมาณ 5 V. ป้อนไปยังขา B ของ IS 7216 ออกที่ขา C รูปของสัญญาณจะเป็นรูปสี่เหลี่ยมมีจั่วเป็นลบ ความสูงของสัญญาณประมาณ 5 V. ป้อนไปยังขา 12 ของไอซี 7210 MAB 8461 ไอซีคอมพิวเตอรืเพื่อดำเนินการต่อไป

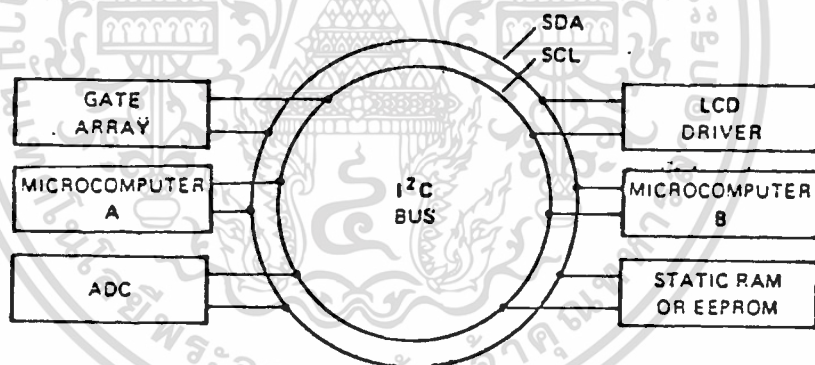


รูปที่ 10

ไอส์แควร์ซีบีเอส (I2 C BUS)

ไอส์แควร์ซีบีเอสนี้ในภาคคำบรรยายจะใช้คำพูดสั้นๆคือใช้ เป็น "ไอซีบีเอส" เพื่อให้ ง่ายและกะทัดรัดต่อการเขียน I2c หรือจะเขียนเป็น IIC ซึ่งย่อมาจาก Inter IC ส่วนมากจะเขียนเป็น I2C สำหรับ I2 C BUS นั้นคือเป็นการต่อบัส (BUS) แบบหนึ่งเป็นมาตรฐาน สำหรับส่งข้อมูลระหว่างไอซี 2 ชุดหรือมากกว่านี้ใน บัสประกอบด้วยข้อมูล (DATA) และ สัญญาณนาฬิกา (Clock) เป็นแบบ SDA (Serial Data) และ SCL (Serial Clock) หมายความว่า การรับส่งข้อมูล และสัญญาณนาฬิกาในบัสจะเป็นแบบอนุกรมและจะแบ่งเป็นคนละเส้น

จากรูปที่ 1 การทำงานของไอซี (IC) บางครั้งทำหน้าที่เป็นตัวส่ง (Transmitter) และบางครั้งทำหน้าที่เป็นตัวรับ (Receiver) ภาคแสดงผล (Display) ทำหน้าที่คล้ายเป็นตัวรับหน่วยความจำ (Memory) อาจจะทำหน้าที่ เป็นทั้งตัวรับและตัวส่ง



รูปที่ 1

นอกจากจะเป็นตัวรับและตัวส่งแล้ว I2C ยังต่อเป็นตัวแม่ (Master) หรือ ตัวลูก (Slave) ได้ตัวแม่จะเริ่มส่งข้อมูลในบัสและให้กำเนิดสัญญาณนาฬิกา สำหรับรับส่งข้อมูลดังนั้นในไอซีจะมีแอดเดรส (Address) * เป็นตัวลูกอยู่เสมอ ในไอซีทั้งหมดประกอบด้วยข้อมูลต่างๆ อยู่ในบัส

(* Address = เลขที่อยู่หมายเลขบอกตำแหน่งของหน่วยความจำที่ใช้เก็บข้อมูล)

เพราะว่าในบางครั้ง อาจจะมีไอซีหลายตัวใช้บัสร่วมกัน จึงมีการจัดการตัดสินใจหรือทำการบ่งชี้ (Arbitration) เกิดขึ้นในบัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรรมวิธีการต่อไอซีหลักการต่อแบบแอนด์ (AND หรือ WIRED AND) ต่อเข้ากับไอซีทุกๆ ตัวเข้ากับบัส (I2C BUS) การจัดการ (Arbitration) จะพิจารณาจากสายของข้อมูล (SDA line) ในกรณีที่ที่มีตัวแม่ (Master) มากกว่า 2 ตัวส่งข้อมูลเข้าไปในบัสพร้อมๆ กันการจัดการตัดสินใจเกิดความผิดพลาดขึ้น ซึ่งตัวแม่จะใส่ " 1 " หรือศักย์ไฟระดับสูง (High Level) ไปในบัสในขณะที่ตัวรับจะมองว่าเป็นสัญญาณ " 0 " ศักย์ไฟระดับต่ำ (Low Level) หมายความว่าในขณะที่นั้นไม่มีการส่งข้อมูลในบัส

2 ชื่อและความหมายที่ใช้ใน I2 c BUS

ตัวแม่ (Master) หมายถึง ไอซีที่ส่งข้อมูลเริ่มต้นผลิตสัญญาณนาฬิกาตั้งแต่เริ่มต้นและสิ้นสุดในการรับหรือการส่ง ตัวแม่เป็นได้ทั้งรับและส่งข้อมูล

ตัวลูก (Slave) หมายถึง ไอซีที่ถูกกำหนดที่อยู่ (Addressed) โดยตัวแม่ซึ่งตัวลูกทำได้ทั้งรับและส่งข้อมูล

ตัวรับ (Receiver) หมายถึง ไอซีจะรับข้อมูลผ่านทางบัส

ตัวแม่หลายๆ ตัว (Multi-Master) หมายถึง ตัวแม่หลาย ๆ ตัวที่ร่วมใช้บัสเดียวกัน

การจัดการหรือการบ่งชี้, การตัดสินใจ (Arbitration) หมายถึง วิธีการที่จะให้แน่ใจว่าเมื่อมีตัวแม่หลาย ๆ ตัวใช้บัสร่วมกันเริ่มใช้บัสในเวลาเดียวกัน จะมีเพียงตัวแม่ตัวเดียวเท่านั้น ที่สามารถใช้บัสได้โดยข้อมูลไม่มีการผิดพลาด

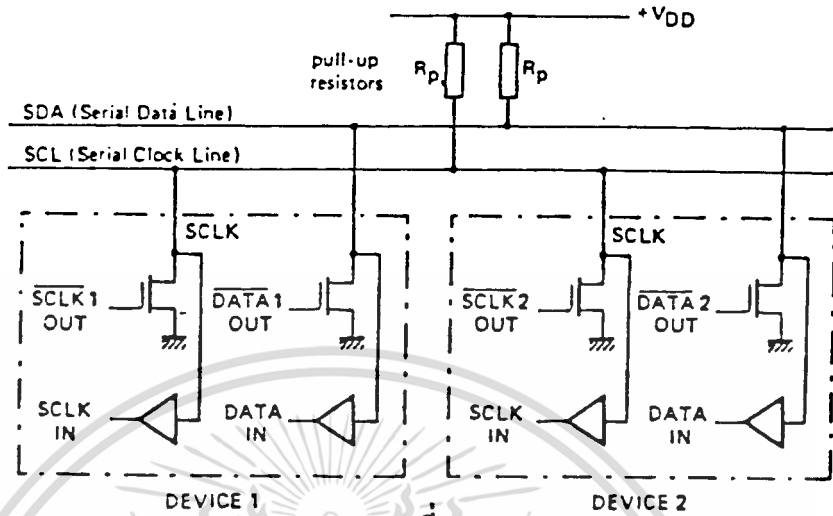
การซิงค์โครไนซ์ เซ็น (Synchronization) หมายถึง ไอซี 2 ชุดหรือมากกว่านี้ จะผลิตสัญญาณนาฬิกาซึ่งจะซิงค์ต่อกัน

การรับรู้ (Acknowledge) หมายถึง ข้อมูลที่ตัวรับส่งกลับไปให้ยังตัวส่งว่าได้รับข้อมูลเรียบร้อยแล้วโดยข้อมูลที่ส่งกลับไปให้ตัวส่งมีขนาด 1 บิต (Bit) หรืออาจจะมีขนาด 8 บิต [=1 ไบท์ (Byte)] ขึ้นแต่สถานะของการรับ-ส่ง.

3. การต่อบัส (Bus Connection)

ทั้งเส้น SDA และ SCL การติดต่อบัสข้อมูลแบบ 2 ทิศทาง สายทั้งสองจะต่อไปยังไฟบวกโดย ผ่านความต้านทาน Rp (Pull-Up-Resistor) เพื่อให้ระดับบัสเป็น "1" ให้ ดูรูป 2 เมื่อบัสว่างทั้ง 2 เส้นจะมีระดับศักย์ไฟเป็น "1" (High) สถานะทางเอาต์พุตของไอซีทั้งหมดเมื่อต่อเข้าบัสเป็นแบบโอเพ่นเดรน

(Open Drain)หรือโอเพ่นคอลเล็คเตอร์ (Open Collector)

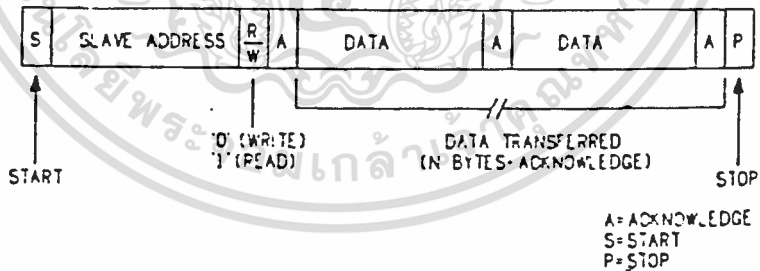


รูปที่ 2

จำนวนไอซีที่ต่อเข้ากับบัส ถูกกำหนดให้มีค่าความจุสูงสุด = 400 PF ข้อมูลใน I2C บัสสามารถรับส่งได้ด้วยความเร็ว 100 กิโลบิตต่อวินาที

4. การรับส่งข้อมูล (Data Transmission)

รูปแบบการรับส่งข้อมูลได้จากรูปที่ 3



รูปที่ 3

ภายหลังจากการเริ่มต้น (Start Conditon) ได้เกิดขึ้นแธ็คเครซของตัวลูกจะถูกส่งใน 7 บิตและจะเป็นแธ็คเครซของตัวลูกและบิตที่ 8*(LSB)จะเป็นตัวบ่งบอกถึงทิศทางของข้อมูลเช่น ถ้าเป็น " 0 " หมายถึงให้ตัวแม่เขียนข้อมูลข่าวสาร ลงในตัวลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเป็น "1" หมายถึงตัวแม่จะอ่านข้อมูลข่าวสาร จากตัวลูก

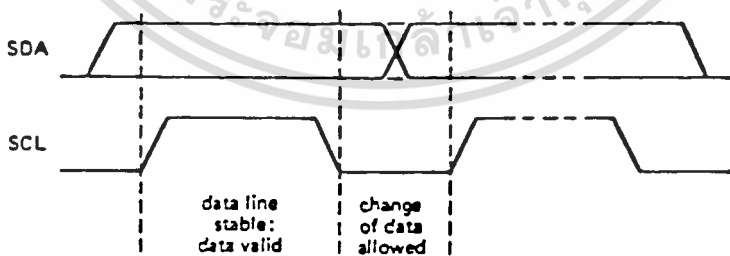
แต่ละไบต์จะส่งผ่านทางเส้น SDA บั๊ส แบบ 8 บิต จำนวนของไบต์(Byte) ที่จะรับส่งกันจะไม่กำหนดมีเท่าไรก็ได้ แต่ละไบต์จะปิดท้ายด้วยบิตบ่งชี้(Acknowledge bit) ข้อมูลที่จะกำหนดได้ด้วย *MSB เป็น ข้อมูลตัวที่หนึ่ง

*LSB=Least Significant Bit บิตตำแหน่งต่ำสุดหรือเริ่มต้นของจำนวนไบนารี

*MSB=Most Significant Bit บิตตำแหน่งสูงสุดหรือตัวสุดท้ายของจำนวนไบนารี

5. การจัดเวลาของสัญญาณ (Timing)

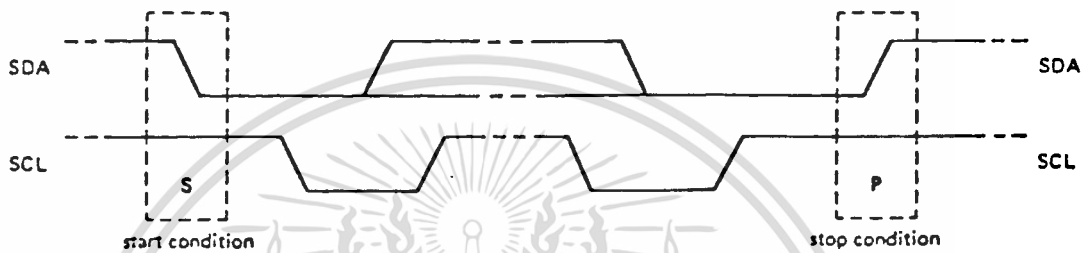
สัญญาณนาฬิกาจะกำเนิดตลอดเวลาขณะที่ค่าตัวบิต (Data bit) ทำการรับหรือส่งข้อมูล(ดูรูปที่ 4) ข้อมูลในเส้น SDA จะต้องคงที่หรือถูกต้อง(เป็น " 0 " หรือ " 1 ") ในช่วงที่ สัญญาณนาฬิกาไฟระดับสูง (High) หรือเท่ากับ "1" สภาวะสูงหรือต่ำของข้อมูล จะเปลี่ยนแปลงไปเมื่อสัญญาณนาฬิกาของสาย SCL เป็นระดับสูง (High) หรือเท่ากับ "1" สภาวะสูงหรือต่ำของข้อมูลจะเปลี่ยนแปลงไปเมื่อสัญญาณนาฬิกาของสาย SCL เป็นระดับต่ำ(Low) หรือเท่ากับ "0"



รูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

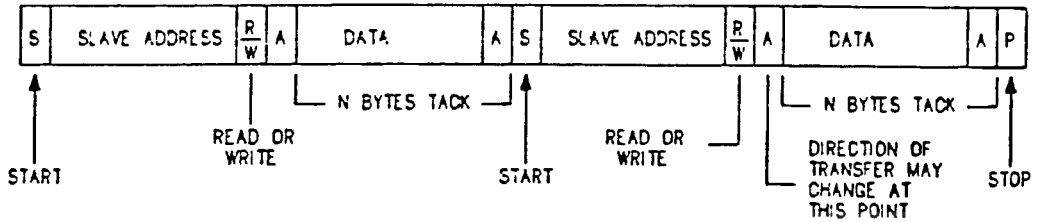
6. ข้อกำหนดในการ เริ่มต้น (Start) และการหยุดหรือสิ้นสุด (Stop)
 การเริ่มต้นและสิ้นสุดของการส่งข้อมูล จะถูกสร้างโดยตัวแม่ (ดูรูป 5)
 เมื่อับสัญญาณใช้งานหลังจากได้รับคำสั่งให้เริ่มต้น (Start) และจะเป็นอิสระหรือ
 ว่าง(Free)หลังจากได้รับคำสั่งให้หยุดหรือสิ้นสุด



รูปที่ 5

- ข้อกำหนดการเริ่มต้นของการส่งข้อมูล ตัวแม่จะเปลี่ยนแปลงสถานะของ SDA จาก "1" ไปเป็น "0" ในช่วงที่ SCL เป็น "1" อยู่
- ข้อกำหนดของการหยุดส่งข้อมูล คือ สถานะของ SDA จะเปลี่ยนจาก "0"ไปเป็น "1" ในช่วงที่ SCL เป็น "1"

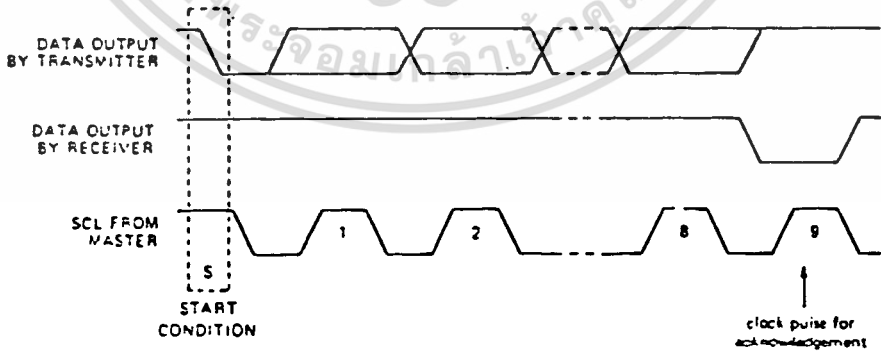
การรับ-ส่งข้อมูลข่าวสารจะสิ้นสุดหรือหยุดได้ด้วยตัวแม่ ถ้าตัวแม่ต้องการส่งข้อมูลผ่านบัสแบบต่อเนื่องมันอาจจะสร้างข้อกำหนดการเริ่มต้นและแอดเดรสตัวอื่น ๆ โดยไม่จำเป็นต้องสร้างข้อกำหนดการหยุดส่งข้อมูลของตัวแรก (ให้ดูรูป 6 ประกอบ)ซึ่งรูปแบบของการอ่านและ การบันทึกข้อมูลจะเปลี่ยนแปลงไปได้สำหรับการรับ-ส่งนี้



รูปที่ 6

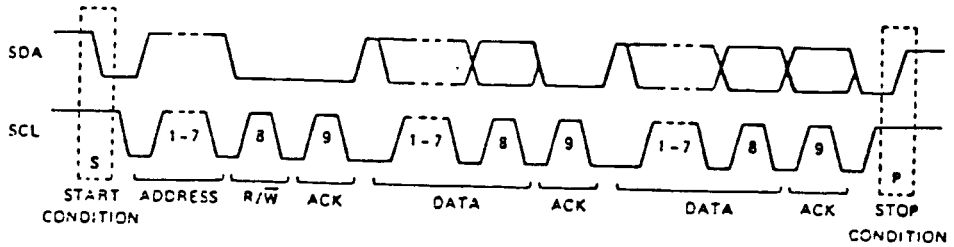
7. การแจ้งรับทราบ (Acknowledge)

ข้อบังคับในการส่งข้อมูลในสาย SCL โดยทั่วไป จะต้องมีการแจ้งว่า "รับทราบ" (Acknowledge) หรือรับรู้ว่าข้อมูลได้รับแล้วและต้องถูกต้อง ซึ่งสัญญาณนาฬิกาของตัวแม่จะถูกส่งออกมาในขณะที่จะปล่อยให้เส้น SDA เป็นอิสระ หรือมีระดับ "สูง" (High) ใน 1 ช่วงของสัญญาณนาฬิกา (ให้ดูรูปที่7ประกอบ) ซึ่งในสภาวะนี้ตัวรับจะต้องส่งสัญญาณ "0" (Low) ออกมาพอดีกับสัญญาณนาฬิกา เป็นระดับ "สูง" (High ตัวส่งจะปล่อยให้เส้น SDA วางตัวรองรับจะต้องปล่อย "0" และสัญญาณ SCL เปลี่ยนจาก "0" เป็น "1"



รูปที่ 7

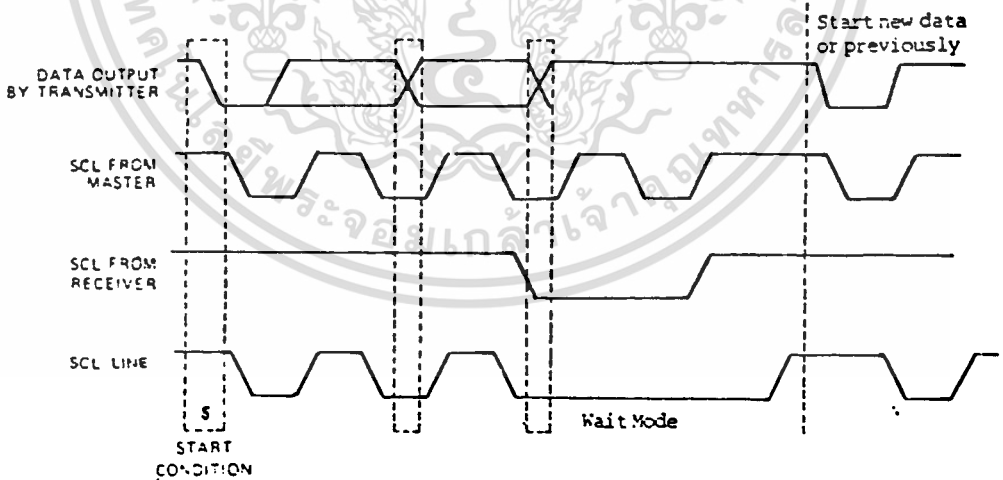
ถ้าตัวส่งไม่ได้รับการตอบ "รับทราบ" จากตัวรับ ในสภาวะนี้เส้น SDA ยังเป็น "1" (High) อยู่ตัวแม่อาจหยุดส่งหรือยกเลิกการติดต่อก็ได้ การรับส่งข้อมูลทั้งหมดอยู่ในรูปที่ 8



รูปที่ 8

3. เงื่อนไขการรอคอย (Wait Condition)

ถ้าระหว่างการส่งข้อมูล ตัวรับจะหยุดรับข้อมูลใหม่ชั่วคราว เพื่อทำสิ่งหนึ่งสิ่งใดบางประการตัวรับจะให้ตัวส่งอยู่ในสภาวะรอคอย (Wait Condition) ได้ โดยปล่อยสัญญาณ "0" ไปในเส้น SCL ค้างไว้และถ้าทำงานต่อหรือเริ่มการส่งข้อมูลให้ส่งต่อไปโดยตัวรับจะปล่อยสัญญาณ "1" ในเส้น SCL ดังแสดงในรูปที่ 9



รูปที่ 9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหมายของคำย่อ

RAM	Random Accrss Memory : หน่วยเก็บความจำ
RGB	Red,green,Blue; สัญญาณสีของทีวี
ROW	text row; หนึ่งแถวจะประกอบด้วย 40 ตัวอักษร
SAND	Sandcastle; สัญญาณรูปปราสาท ใช้สำหรับล็อกเฟสของ F6 คล็อกบนสัญญาณทีวีและทำหน้าที่เลือกปิดคาต้าสไลเซอร์ (Data slicer) ใน VIP2
SCL	Serial clock; สัญญาณคล็อกที่จ่ายสำหรับ IIC bus
SCS	Scan composite Sync; สัญญาณภาพรวมที่ส่งให้ VIP2 และ CCT IC จากแหล่งจ่าย
STTV	Sync to TV; คอมโพสิต ชิงค์จาก VIP2 สำหรับ ชิงค์โครไนซ์ กับทีวีเมื่อแสดงผลข้อมูลเทเลเท็กซ์
TAC	Teletext data Acquistion and control
TCS	Text composite sync; สัญญาณคอมโพสิต ชิงค์จาก CCT IC สำหรับชิงค์โครไนซ์ของ TV เมื่อแสดงข้อมูลเทเลเท็กซ์
TIC	Timing chain;
TIC TAC TROM decoder	เทเลเท็กซ์ ติโค้ดเคอร์ ที่มีอยู่ใน IC VIP1
TROM	Teletext Read only memory: แหล่งผลิตตัวอักษรในการ ติโค้ดข้อมูล เทเลเท็กซ์ เช่น IC SAA 5243
TTD	Teletext Data; ข้อมูลแบบอนุกรมจาก IC VIP2 ซึ่งจะประกอบ อยู่ด้วย ข้อมูลเทเลเท็กซ์ที่ IC VIP2 แยกออกจากสัญญาณทีวี
TXT	Teletext
TXT mode	โหมดการรับข้อมูลเทเลเท็กซ์ และการทำแสดงผลออกหน้าจอ
VIP1	Video Input Processor; ไอซี#SAA5231 ซึ่งประกอบด้วยวงจร TIC TAC TROM ติโค้ดเคอร์ใช้ในการแยกเอาข้อมูลเทเลเท็กซ์ออก จาก สัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VIP2	Video Input Processor Version 2; ไอซี #SAA 5243 ทำหน้าที่ คัดเลือกข้อมูลที่รวมมากับสัญญาณภาพ
VCR	Video Cassette Recorder: อินพุทของวงจร CCT IC ใช้ ในการเลือกรับเมื่อสัญญาณเทเลเท็กซ์ถูกรับเข้ามา
VCS	Video Composite sync; สัญญาณคอมโพสิต ชิงค์ ซึ่ง VIP2 รับจาก สัญญาณ CVBS
Y	สัญญาณลูมิแนนซ์ (Luminance สำหรับสัญญาณภาพขาวดำ)
CLOCK-RUN-IN	สัญญาณจุดเริ่มต้นของคาตาไลน์เพื่อชิงค์โครโมอินซ์เริ่มต้น ของเครื่องรับ
CONCEAL	โหมดการแสดงผลซึ่งอักษรทั้งหมดจะ เก็บในเครื่องรับและจะแสดง ผลเป็นภาพว่างจนจนถูกเลือกข้อมูล
FLASH	โหมดแสดงผลซึ่งอักษรจะ แสดงผลสลับกันไป
REVEAL	สำหรับในบางหน้าจะมีบางส่วนของหน้าถูกบังไว้ เมื่อกดปุ่มนี้ก็จะ ปรากฏขึ้นในขณะที่กดปุ่มนี้เท่านั้น
CCT	COMPUTER CONTROL TELETEXT: การรับข้อมูลของเทเลเท็กซ์ ภายใต้การควบคุมระบบของไมโครคอมพิวเตอร์
CCT-IC	วงจรอินทิเกรตที่ใช้ในการรับข้อมูล
DLIM	DATA LIMITER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุป

เทเลเท็กซ์ เป็นระบบส่งข่าวสารทางเคเบิล โดยสถานีส่งไปให้โดยการนำข้อมูลที่เป็นดิจิทัล เข้าโศก ฝากมากับคลื่นสัญญาณโทรทัศน์อาศัยช่วงการที่เส้นสะบัดกลับของเส้นสะแกนเส้นที่ 17 , 18 และ 330 , 331 เป็นจุดเริ่มต้นของข้อมูล ผู้รับชมจะต้องมีอุปกรณ์ที่เรียกว่าเทเลเท็กซ์ดีโคเดอ์ในการจะรับเอาข่าวสารนั้นๆ ซึ่งตัวดีโคเดอ์นี้ประกอบด้วย

- ส่วนรับและควบคุมข้อมูล
- วิดีโออินพุทโปรเซสเซอร์
- ส่วนกำเนิดสัญญาณเวลา
- หน่วยความจำ
- ส่วนของการแปลโค้ดตัวอักษร
- ไอส์แควร์ซีบีเอส
- รีโมทคอนโทรล
- เพาเวอร์ ซัพพลาย

รายละเอียดที่ได้กล่าวมาแล้ว

ในส่วนของปัญหาจะ เกิดจากการคืนข้อมูลที่ยังมีน้อยและ อุปกรณ์ยังหายาก โดยเฉพาะคริสตอล 13.985 MHz ที่จะมาแปลงเป็น 6.9375 MHz ที่เป็นตัวซิงค์โครไนซ์ของข้อมูลดิจิทัลตัวสำคัญ แต่ก็ เป็นแนวทางในการจะพัฒนาโครงการให้สมบูรณ์ในการใช้งานกว้างขึ้น การพัฒนาซอฟต์แวร์ด้านตัวอักษรภาษาไทย ที่ตอนนี้บริษัทฟิลิปป์กำลังพัฒนาอยู่เพื่อผลประโยชน์ ของผู้ใช้งานได้เต็มที่ และราคาไม่แพงเกินไปนักต่อหน่วยของดีโคเดอ์ 1 เครื่อง

วงจรและการทดลอง

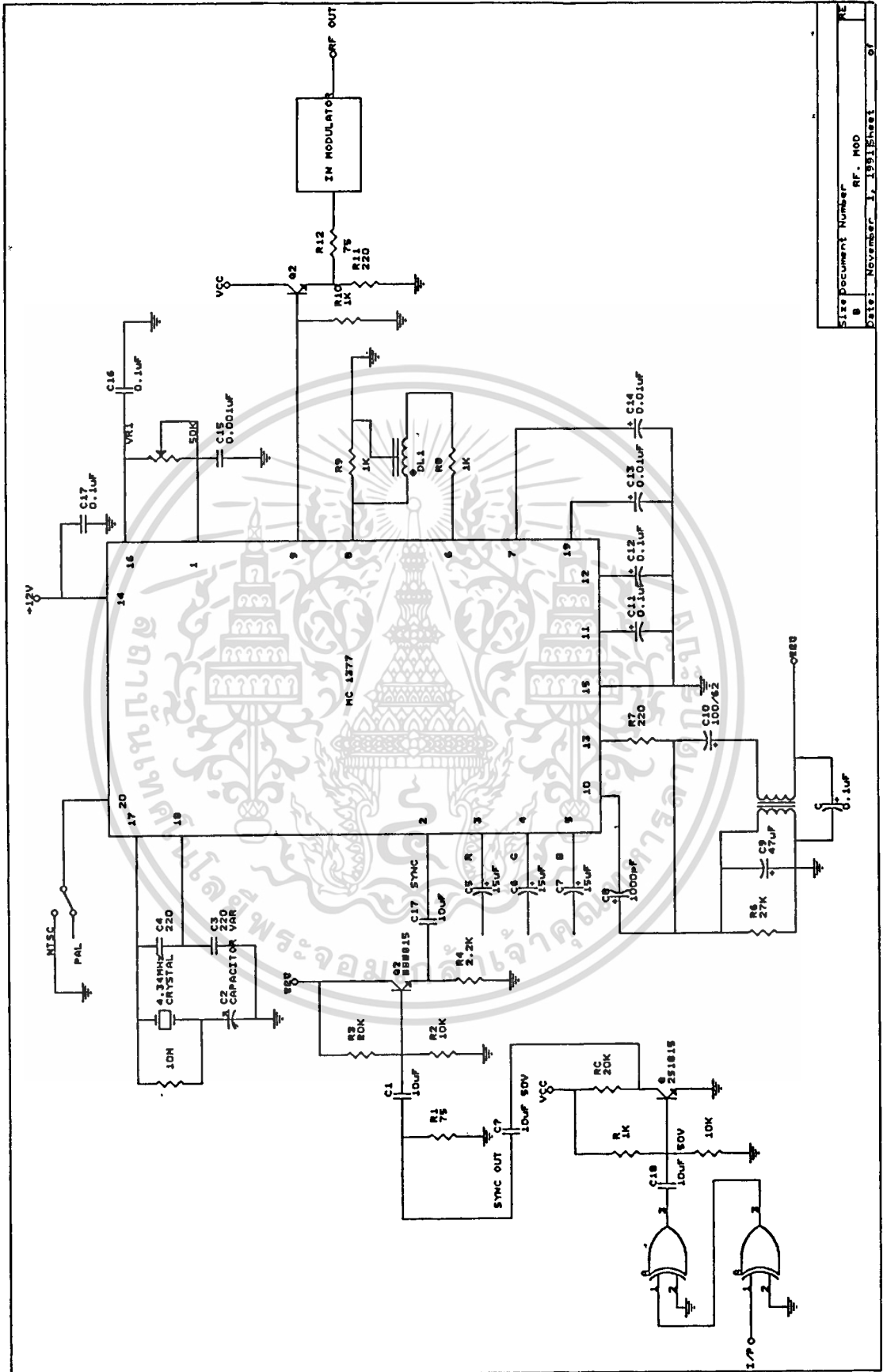
วงจรประกอบด้วยภาคต่างๆดังนี้

1. ภาครับสัญญาณ (TUNER)
2. ภาครับสัญญาณควบคุมด้วยรีโมต (REMOTE CONTROLER)
3. ภาคเทเลเท็กซ์ ดีโค๊ดเคอร์ (TELETEXT DECODER)
4. ภาคแปลงสัญญาณ อาร์เอฟ ส่งออก (RF MOD. OUT)
5. แหล่งจ่ายไฟ (POWER SUPPLY)

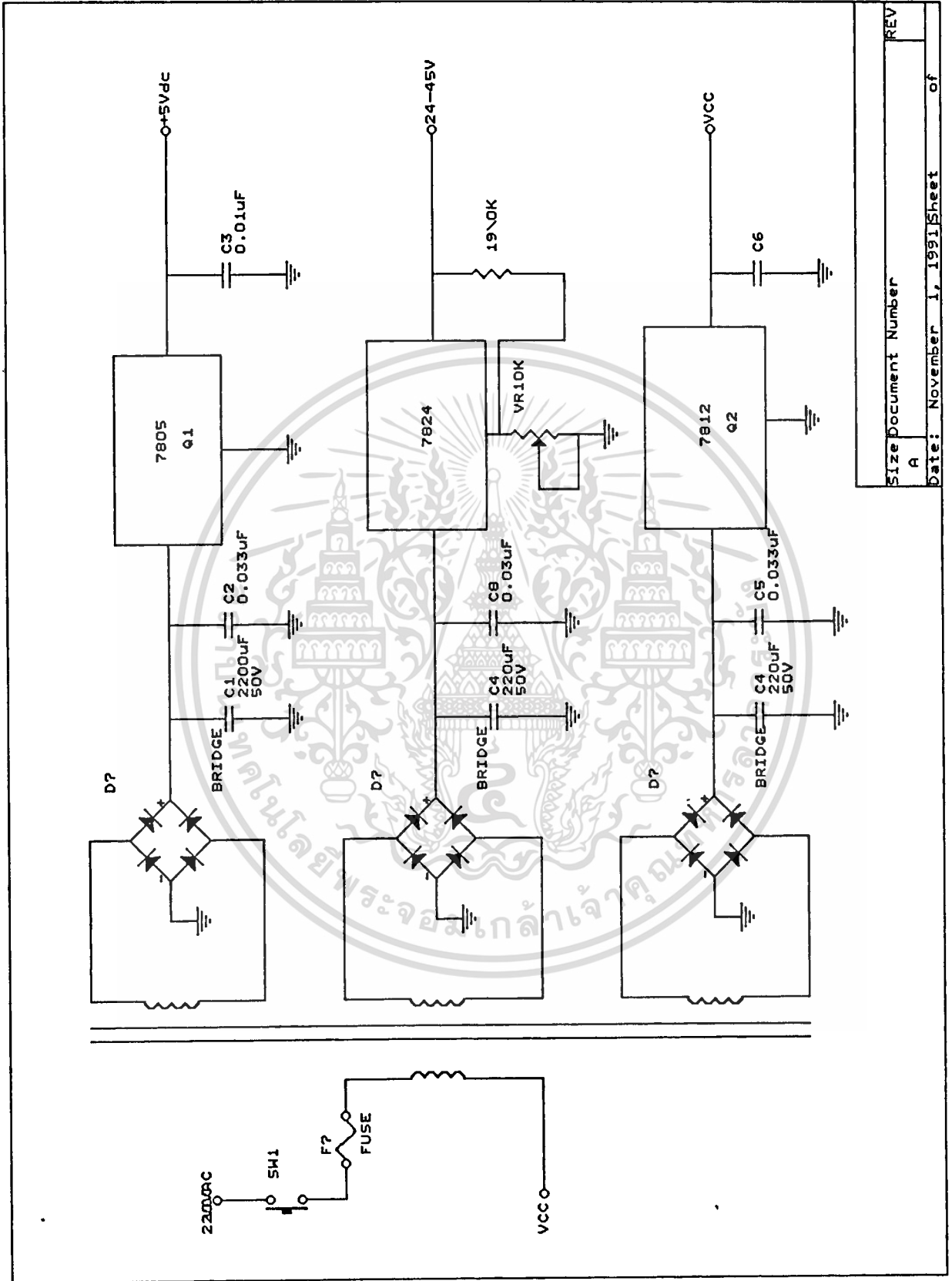
วงจรและแบบปรินท์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

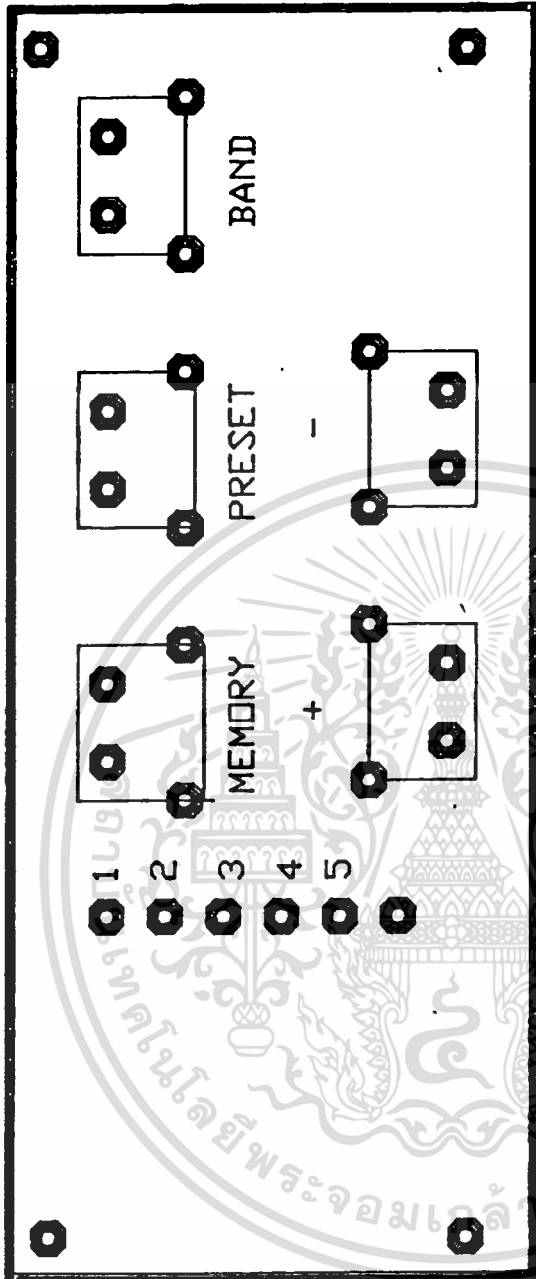


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Size Document Number	REV
A	
Date: November 1, 1991	Sheet of

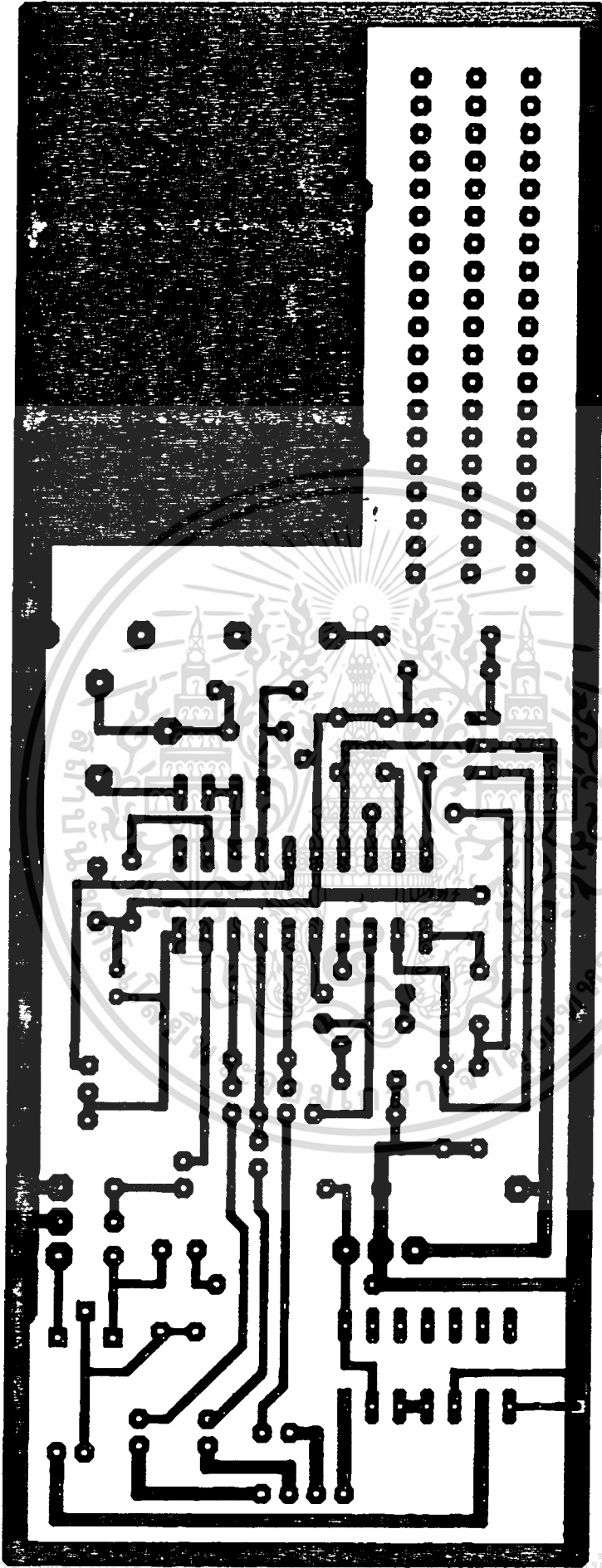
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

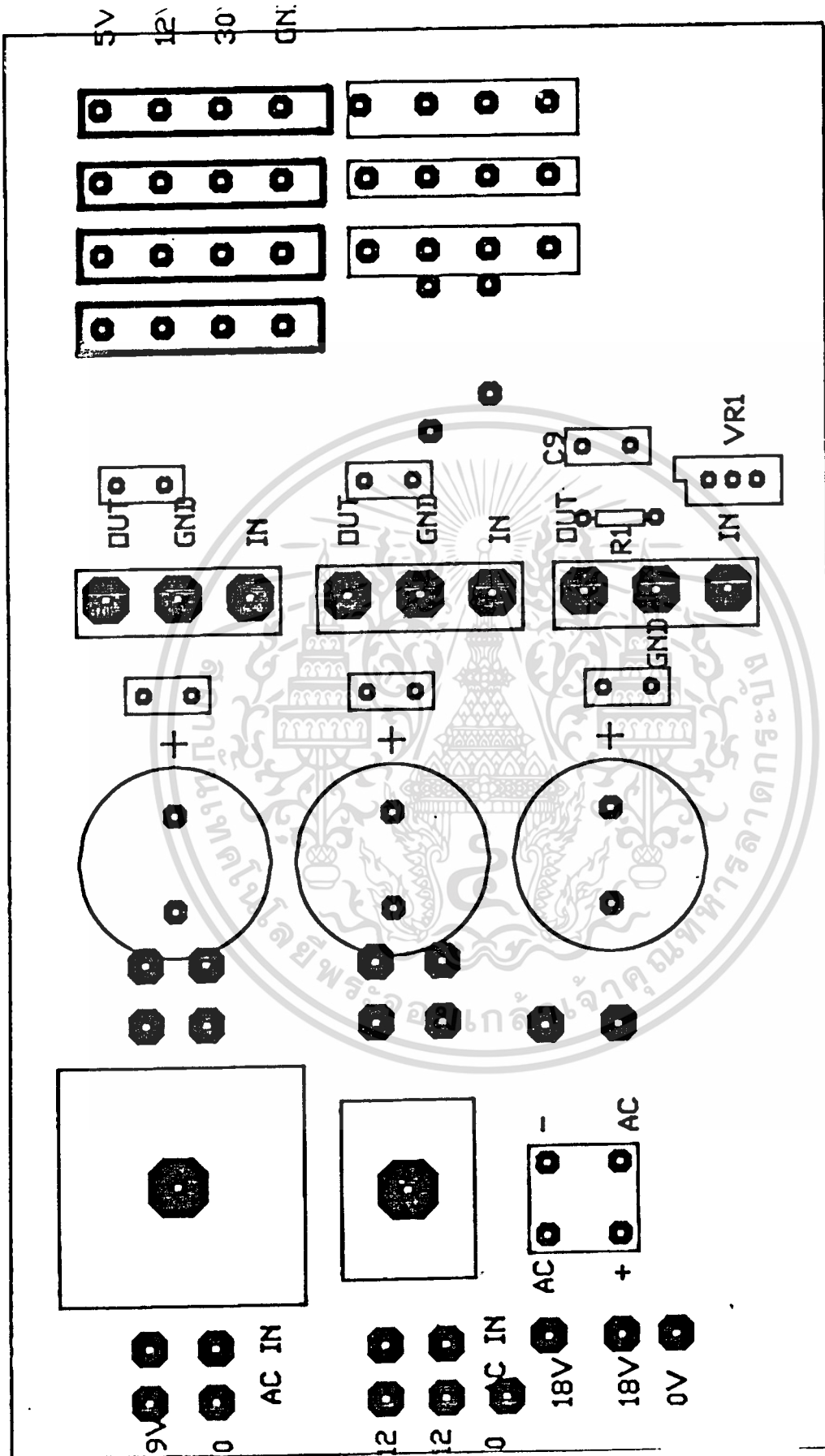


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CB 1931 28-DCT-1991 Holes + 198 Solder Side Plot SIZE • 5.750 x 2.150 Inch

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งในการนำไปใช้

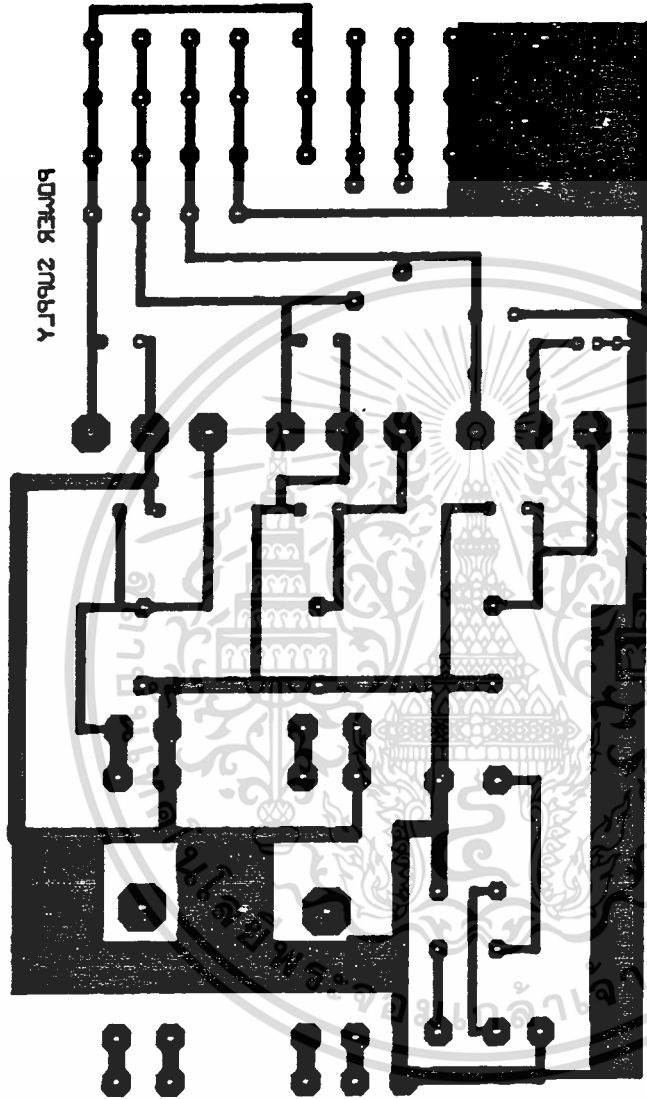


SIZE : 6.103 x 3.400 Inch

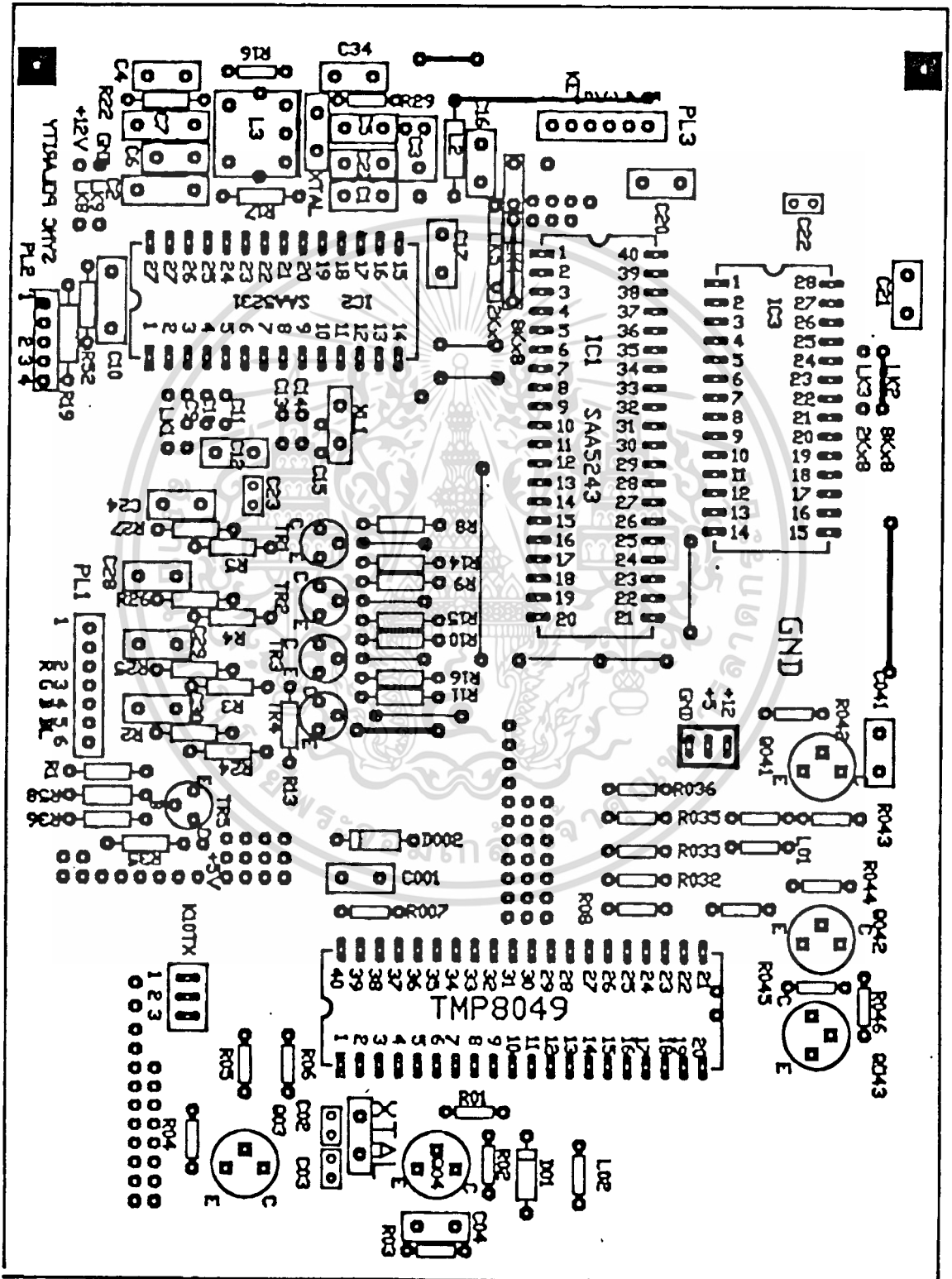
Holes : 92 Overlaid Plot

PLY2.PCB 1951 31-OCT-1991

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



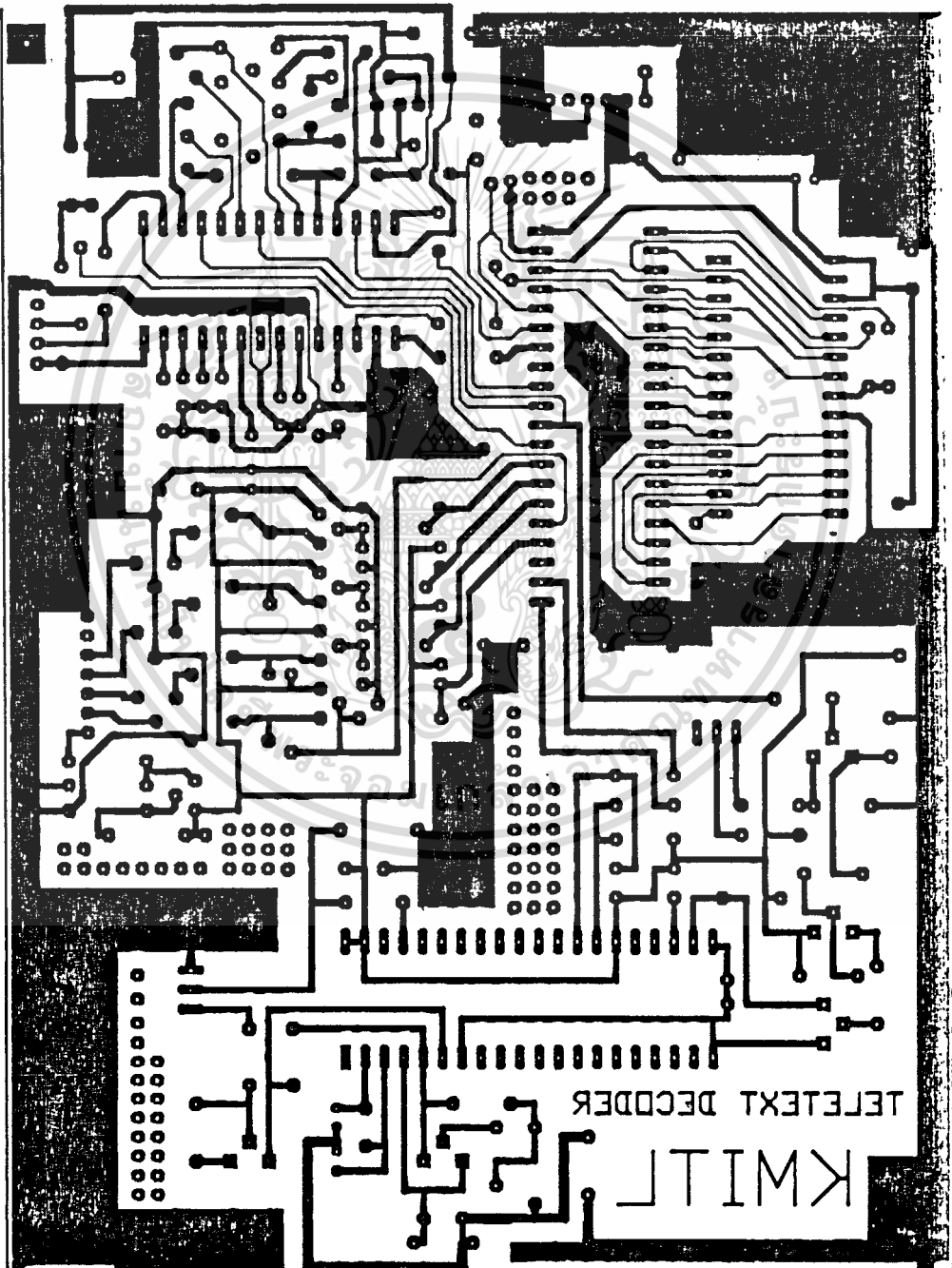
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



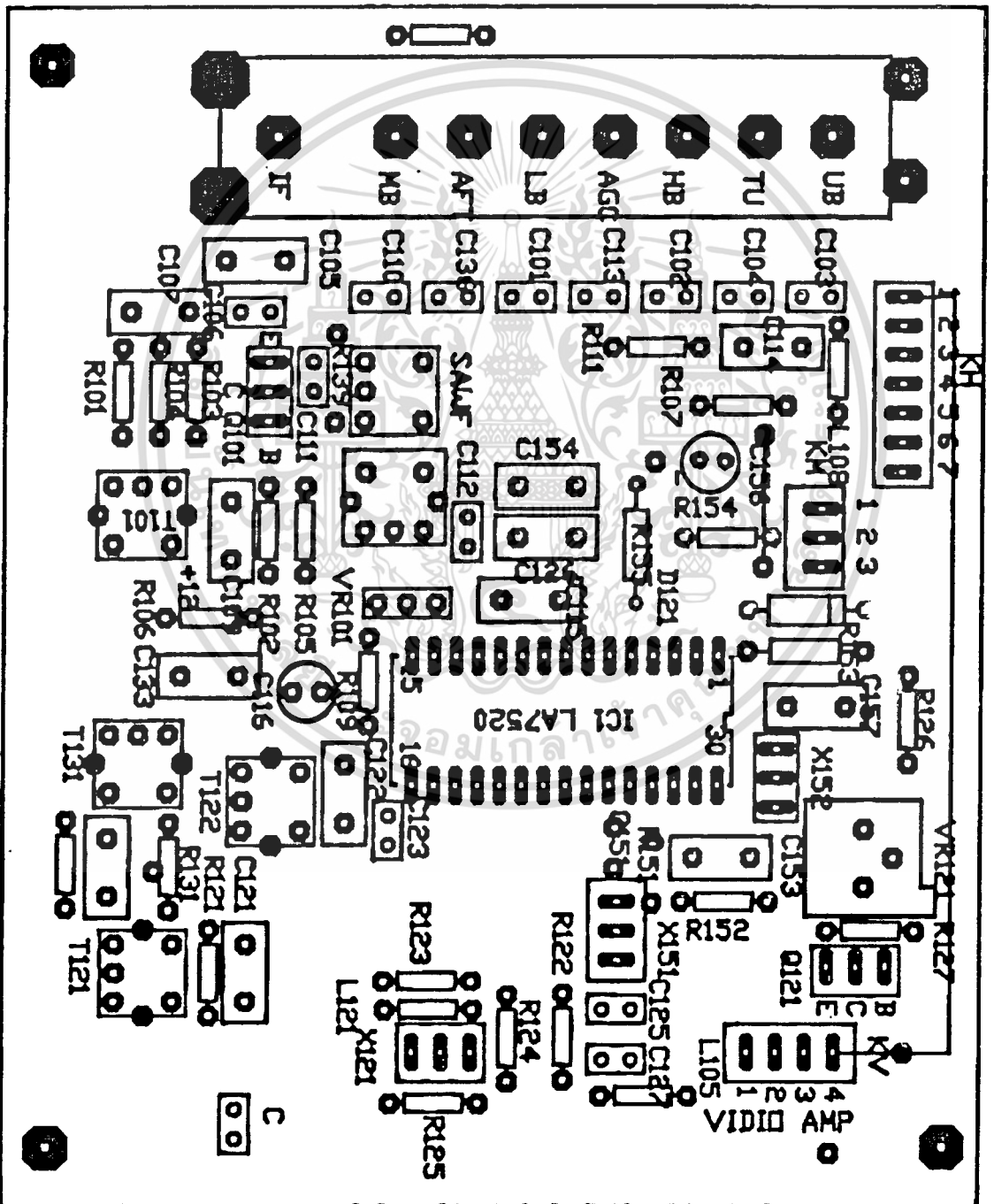
A/TEXT3PCB 18/43 28-DCT-1991 Holes : 495 Overlau Plot SIZE : 6.675 x 4.900 Inch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ATEXT3.PCB 2019 28-DCT-1991 Holes : 495 Solder Side Plot SIZE : 6.675 x 4.900 Inch



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



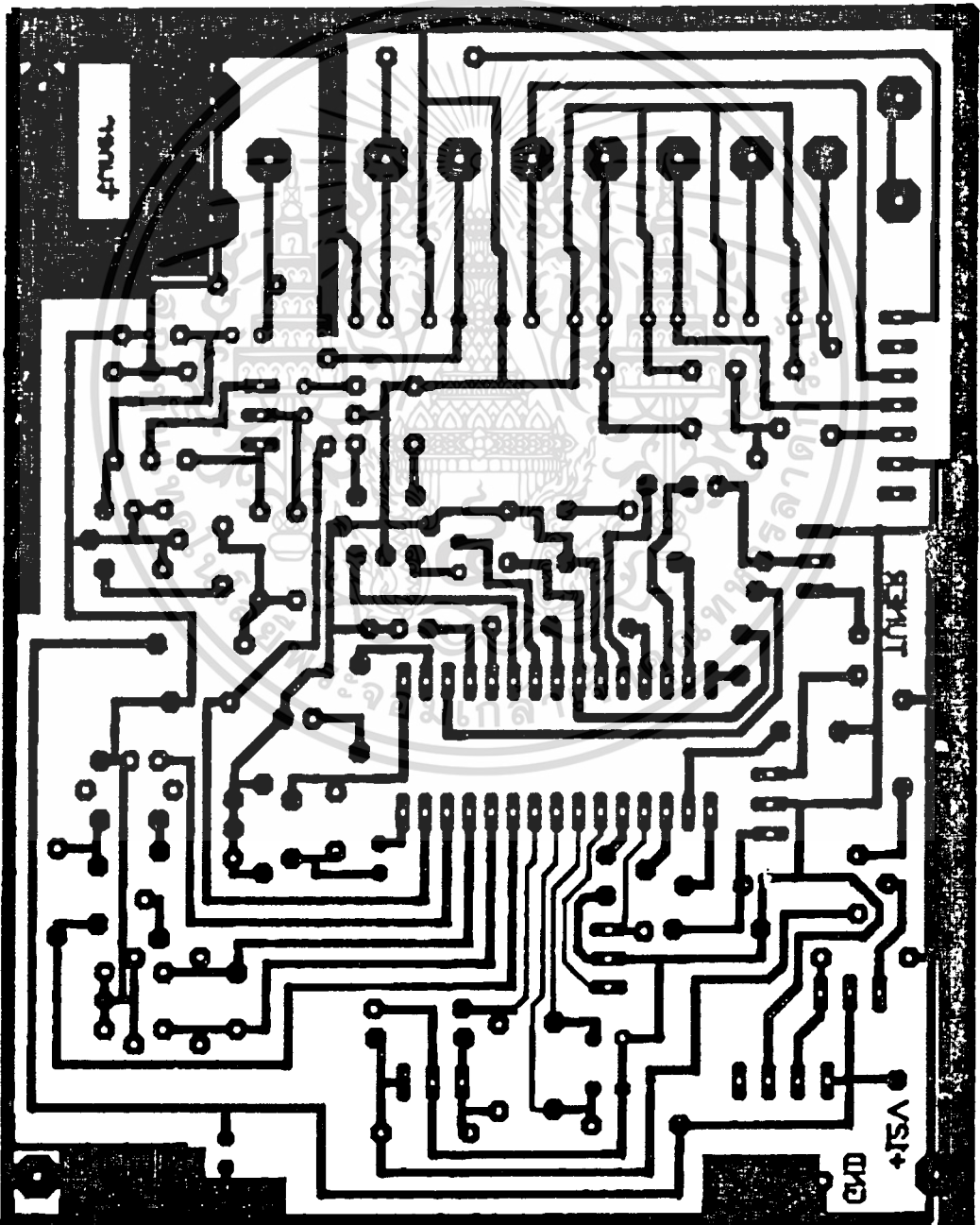
A/TUNER.PCB 22106 28-DCT-1991

Holes : 244 Overlaid Plot

SIZE : 4

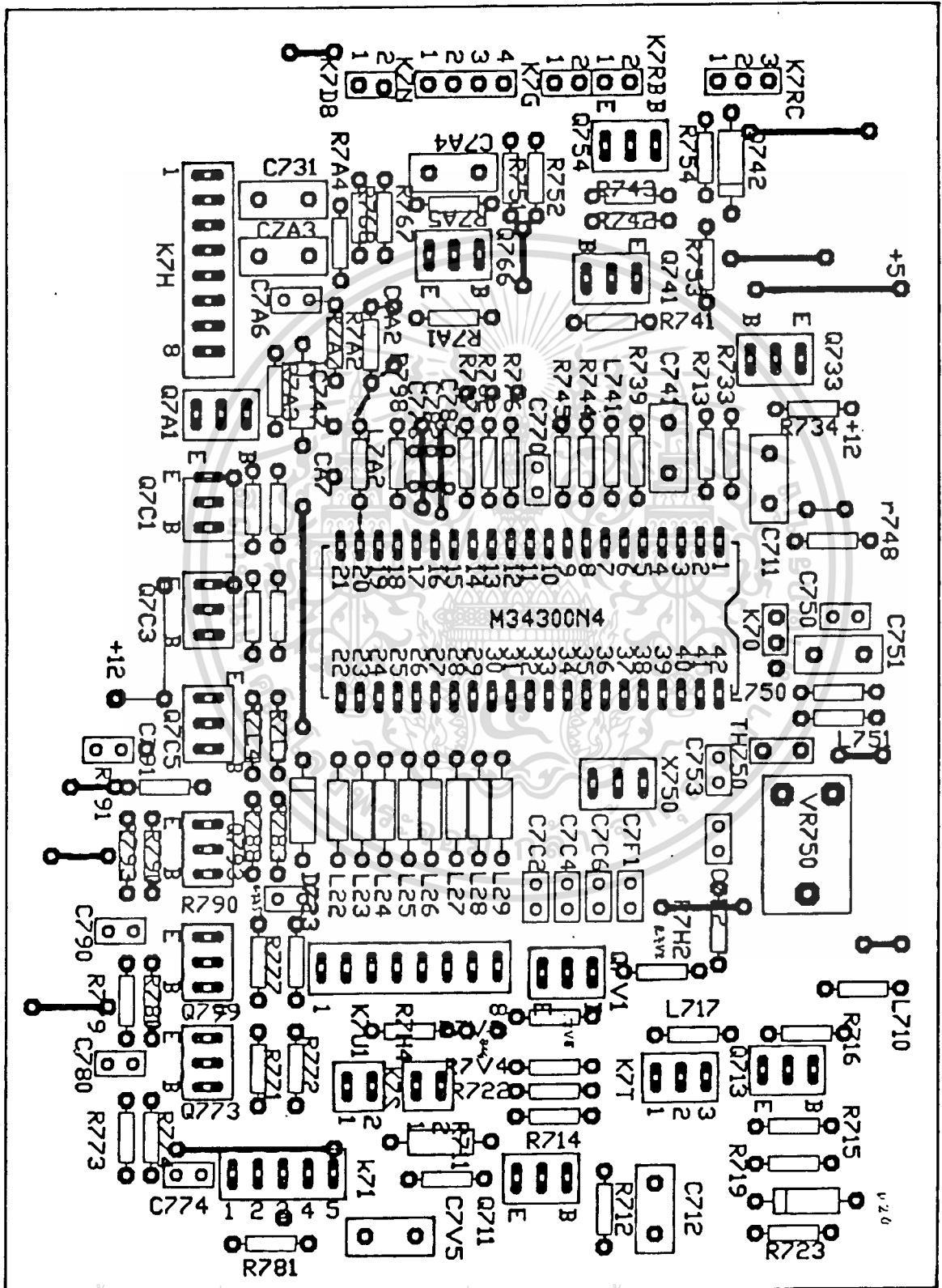
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ATUNER.PCB 21/18 28-DCT-1991 Holes : 244 Solder Side Plot



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

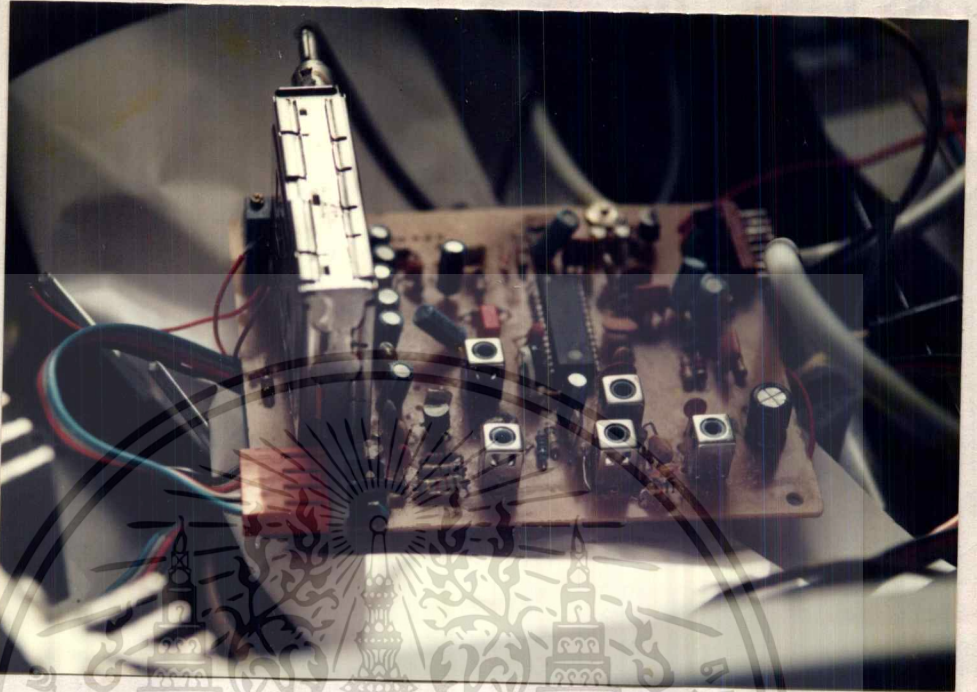
SIZE : 4



เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป แสดงอุปกรณ์ที่ติดตั้งในกล่อง



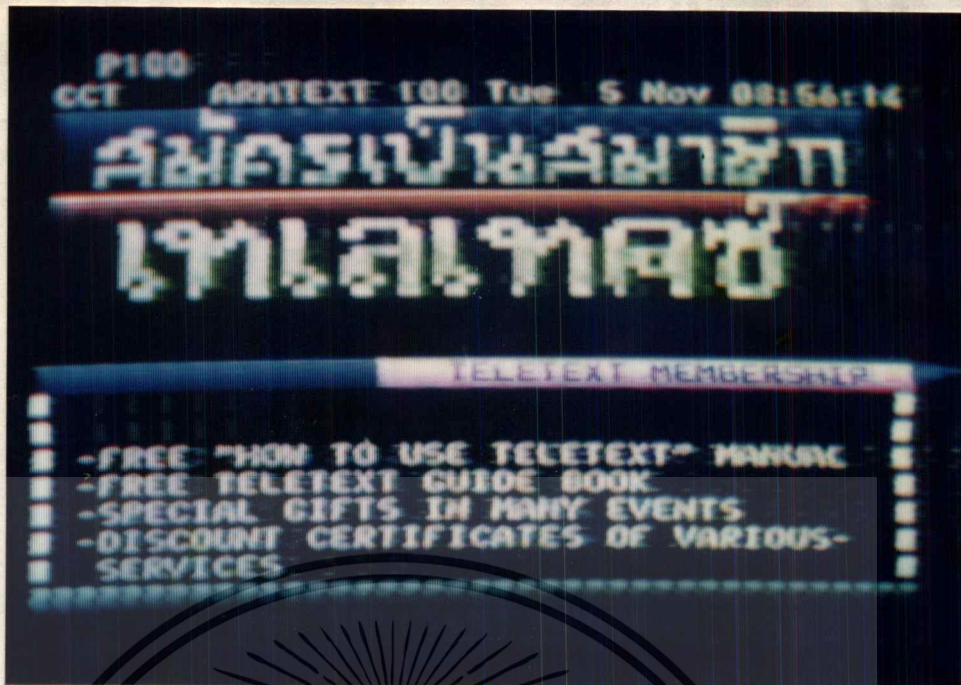
รูปที่ 1 TUNER

รูปแสดงการรับเทเลเท็กซ์ดีโคดเคอร์



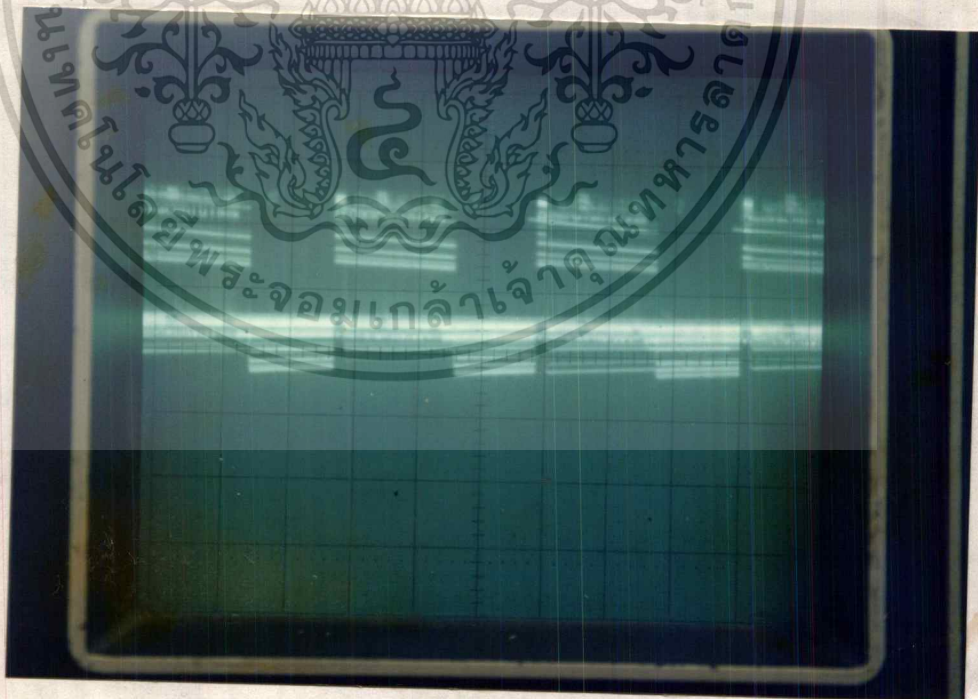
รูปที่ 1 ก่อนใส่ดีเลย์ไลน์ 400 nS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



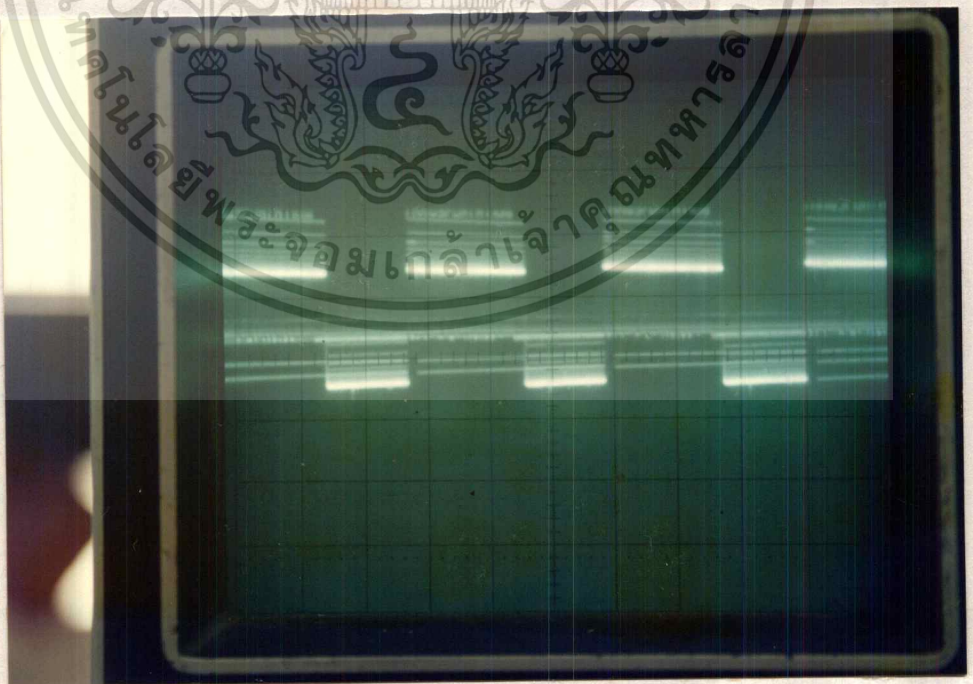
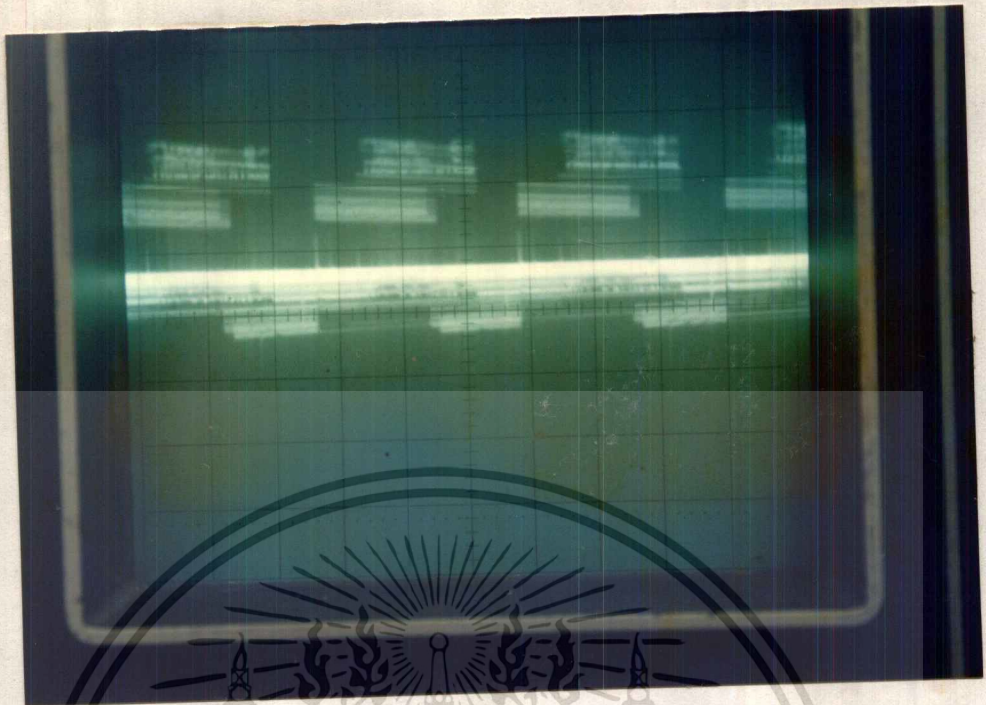
รูปที่ 2 หลังใส่ซีดีออนไลน์

รูปแสดงสัญญาณ R , G , B



สัญญาณ G

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

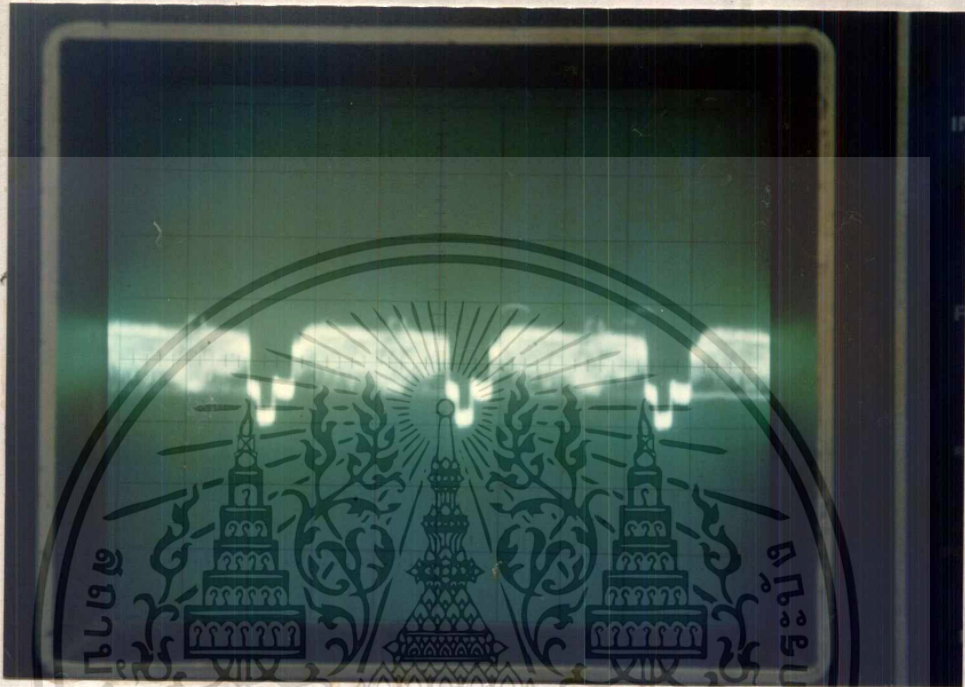


สัญญา B

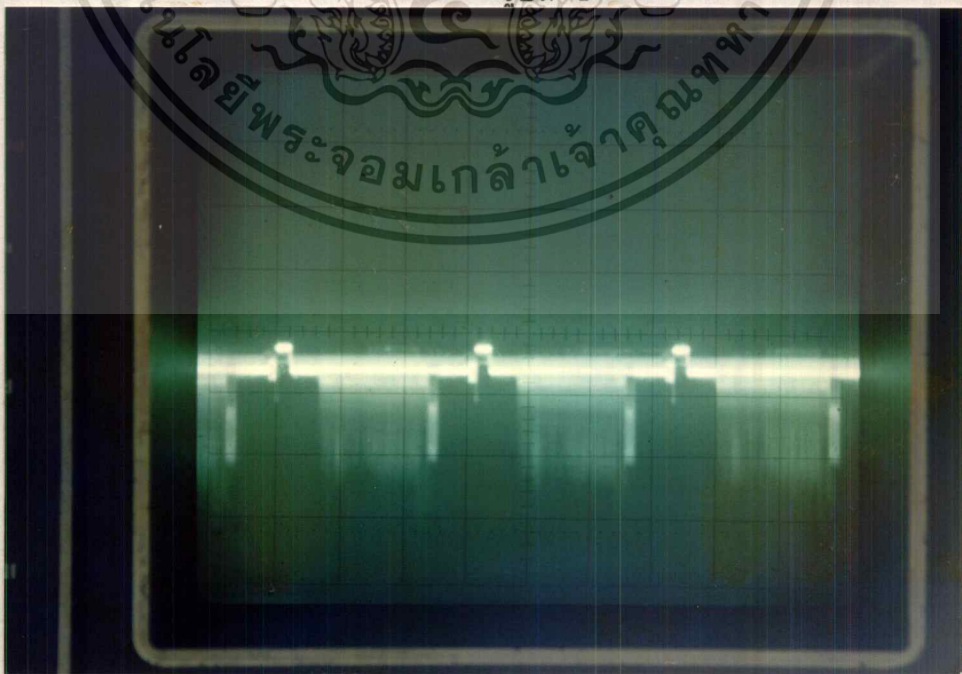
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

รูปแสดงสัญญาณภาพรวม

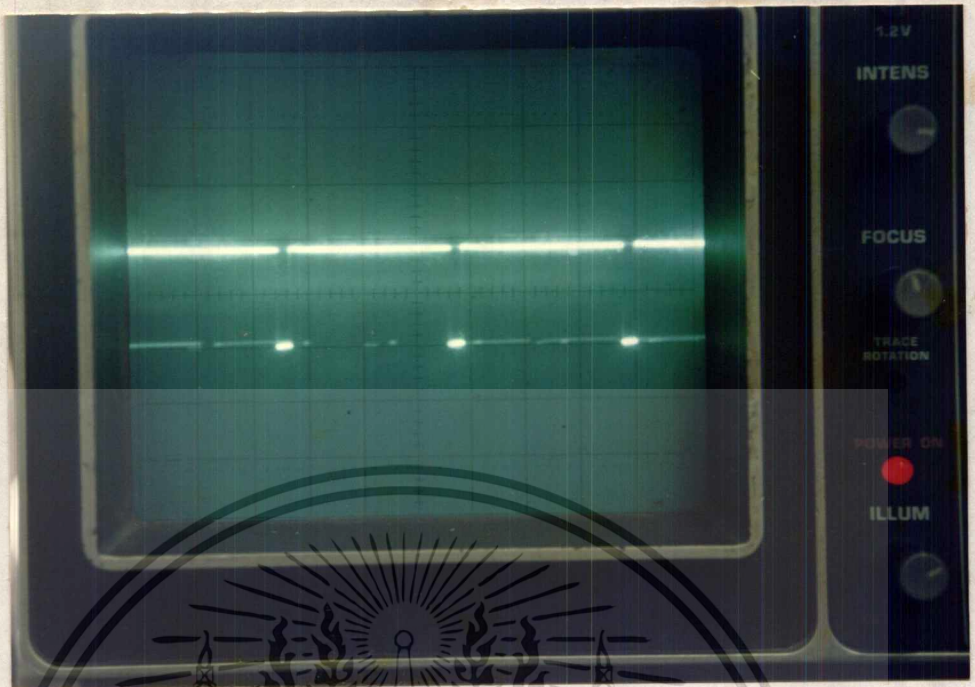


รูปที่ 1

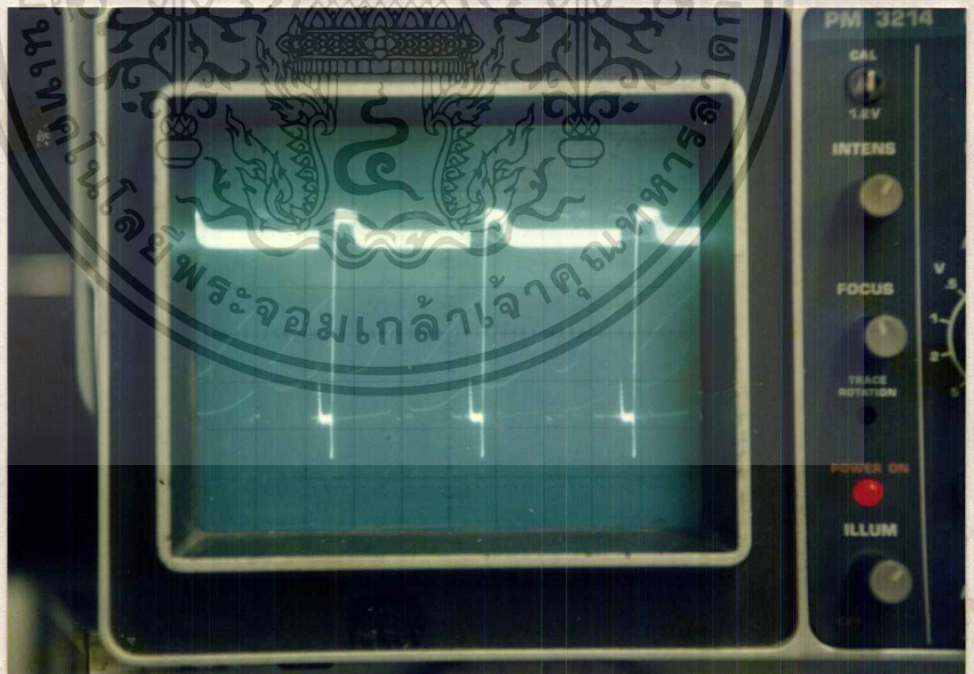


รูปที่ 2 รูปของสัญญาณ SYNC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1 SYNC OUT จาก SAA 5231 ขาที่ 12



รูปที่ 2 SYNC INPUT จาก IC 1377 ขาที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กล่องอุปกรณ์ เท เล เท็กซ์ดีโค๊ด เคอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

วงจรเทเลเท็กซ์ ชุดนี้เป็นการต่อแบบภายนอกด้วยการดีโค๊ดสัญญาณเทเลเท็กซ์ที่แผงรวมมากับสัญญาณภาพรวมของทีวีแล้วทำการแปลงสัญญาณเปลี่ยนกลับเป็น อาร์เอฟ มอดคูล์ส่งออกไปเข้าทีวีอีกครั้ง ปัญหาที่สำคัญก็คือการจัดเชิงที่ส่งออกไปให้ซิงค์โครไนซ์กับเครื่องรับทีวีเพื่อให้ภาพที่ออกมาดี ไม่ล้มนหรือเลื่อน วงจรที่ออกแบบไว้ใช้งานโดยนาไอซีเบอร์ MC1377 COLOR TELEVISION RGB to PAL/NTSC ENCODER จะให้สัญญาณที่เอาท์พุท เป็น composite video output ส่งไปเข้ากล่อง RF MOD

ปัญหาจุดแรกเกิดจาก แผ่นปริ้นท์ที่ออกแบบก้นๆมาเอง และหน้าเดียวเพื่อสะดวกในการกัดปริ้นท์ ยังทำได้ไม่ดีพอทำให้เกิด noise รบกวนง่ายใช้เวลาในการหาสาเหตุมากขึ้น เนื่องจากออกแบบวางอุปกรณ์ผิดไปเพื่อลดขนาดของแผ่น ในการออกแบบถ้าทำปริ้นท์สองหน้าจะง่ายกว่า แต่ค่าใช้จ่ายก็สูงตามด้วย ถ้าคิดต่อแผ่น จุดต่อมาเกิดจากตัวอุปกรณ์เอง บางตัวหาซื้อยาก เช่น คริสตอล 13.875 MHZ ค่าคอปัล และ DELAY LINE 400 nS ยังหาได้ยาก พอดีก็ได้รับความช่วยเหลือและแนะนำ ด้านดังกล่าวจากคุณ สมชาย ไตรยศิลป์ จาก PHILIPS ทำให้ความยุ่งยากน้อยลง

จุดที่ก่อปัญหาที่สุดอีกจุด เป็นภาค RF MOD. OUT การควบคุมเชิงก็ให้มีคุณภาพให้ดี มีความลำบากมาก สาเหตุมาจาก อุปกรณ์การทดลอง เครื่องมือวัด และ การวางอุปกรณ์ เพื่อตัดการรบกวนยังไม่ดีพอ แต่ก็นับว่าเป็นข้อมูลตัวหนึ่ง ที่จะนำไปศึกษาพัฒนาต่อเนืองไป เพื่อผลงานที่ดีกว่าเดิม

สารบัญหน้าข้อมูลในเทเลเท็กซ์

(LIST OF INFORMATION IN TELETEXT)

หน้า (PAGE)	ข้อมูล (INFORMATION)	หมายเหตุ (REMARK)
100.	สารบัญหลัก (MAIN INDEX)	
101.....	สารบัญหุ้น (STOCK MARKET INDEX)	
102.....	รายชื่อหุ้นที่มีการซื้อขาย 10 อันดับแรก (TOP TEN STOCKS)	
104.....	สรุปดัชนีหลักทรัพย์ของในประเทศและต่างประเทศ (STOCK INDEXES)	
105.....	ข้อมูลซื้อขายหุ้นนาทิต/นาที (STOCK TRADING INFORMATION MIN./MIN.)	
**150.....	ข้อมูลหุ้นรวม (GENERAL STOCK INFORMATION)	
153.....	รายละเอียดดัชนีหลักทรัพย์ของประเทศไทย (SET INDEX)	
154.....	ข้อมูลหุ้นส่วนต่างประเทศ (FOREIGN STOCK)	
200.....	สารบัญบ้านและที่ดิน (LAND & HOUSE INDEX)	
201-205...	ข่าวที่ดินและสิ่งปลูกสร้าง (PROPERTY NEWS)	
206-210...	สำนักงานที่ดิน (ESTATE AUTHORITY OFFICE)	
211-225...	ซื้อขายที่ดิน (LAND CLASSIFIED)	
226-249...	ซื้อขายให้เช่าบ้าน อพาร์ทเมนต์ คอนโดมิเนียม (HOUSE/APARTMENT/CONDOMINIUM ADS.)	
250.....	สารบัญข้อมูลธุรกิจ (BUSINESS DATA INDEX)	
251.....	อัตราแลกเปลี่ยนเงินตราต่างประเทศ (EXCHANGE RATE)	
252.....	อัตราดอกเบี้ย (INTEREST RATE)	
253.....	อัตราการเติบโตทางเศรษฐกิจ (ECONOMIC GROWTH)	
254.....	ราคาทองและเงิน (GOLD/SILVER PRICE)	
255.....	(FOREX)	
256.....	(INCOMETAX)	
257.....	(TECH. MART)	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า (PAGE)	ข้อมูล (INFORMATION)	หมายเหตุ (REMARK)
258.....	ราคาสินค้าเกษตรกรรมขายส่ง (COMMODITIES WHOLESALE PRICE)	
259.....	ราคาสินค้าบริโภคนายส่ง (CONSUMER WHOLESALE PRICE)	
260.....	ราคาน้ำมันหน้าโรงกลั่น (ลูกค้ารายย่อย) (PETROL OIL PRICE)	
270.....	ราคาน้ำมันดิบ (CRUDE OIL PRICE)	
271-299...	ข่าวธุรกิจ (BUSINESS NEWS)	
300.....	สารบัญข่าว (NEWS INDEX)	
301-303...	ข่าวด่วน (HOT NEWS)	
310-319...	ข่าวในประเทศ (LOCAL NEWS)	
320.....	กำหนดการทั่วโลก (WORLD DIARY)	
321-339...	ข่าวต่างประเทศ (INTERNATIONAL NEWS)	
340.....	กำหนดการกีฬาต่างประเทศ (WORLD SPORT DIARY)	
341-345...	ข่าวกีฬาต่างประเทศ (SPORT NEWS)	
346-347...	ข่าวอวกาศ (WEATHER NEWS)	
348.....	สภาวะอากาศทั่วโลก (WORLD WEATHER)	
349.....	อุณหภูมิทั่วโลก (WORLD TEMPERATURE)	
350.....	สารบัญข้อมูลการท่องเที่ยว (TOURIST INFORMATION INDEX)	
**351.....	สารบัญโรงแรมและที่พัก (ACCOMMODATION)	
352.....	รายชื่อโรงแรมและที่พักภาคกลาง (ACCOMMODATION-CENTRAL)	
353.....	รายชื่อโรงแรมและที่พักภาคเหนือ (ACCOMMODATION-N.EAST)	
354.....	รายชื่อโรงแรมและที่พักภาคอีสาน (ACCOMMODATION-N.EAST)	
355.....	รายชื่อโรงแรมและที่พักภาคฝั่งตะวันออก (ACCOMMODATION-EASTERN)	
356.....	รายชื่อโรงแรมและที่พักภาคใต้ (ACCOMMODATION SOUTH)	
357.....	สารบัญหมายเลขโทรศัพท์ที่สำคัญ (IMPORTANT TELEPHONE NO.9)	
**358.....	รหัสโทรศัพท์ทางไกลในประเทศ (THAI AREA CODE)	
360.....	ค่าโทรศัพท์ไปต่างประเทศ-ISD	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
(INTER TELEPHONE CALLING RATE-ISD)
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า	ข้อมูล	หมายเหตุ
(PAGE)	(INFORMATION)	(REMARK)
361.....	ค่าโทรศัพท์ไปต่างประเทศ-OAC(INTER TELEPHONE CALLING RATE -OAC)	
362.....	สถานทูตและกงสุล (ENBASSY & COMSULATE)	
363.....	สายการบิน (AIRLINE)	
364.....	สถานีตำรวจ (POLICE STATION)	
365.....	โรงพยาบาล (HOSPITAL)	
366.....	ธนาคาร (BANK)	
367.....	โบสถ์ (CHURCHES IN BANGKOK)	
369.....	หมายเลขโทรศัพท์ฉุกเฉินและบริการรับแจ้งเครดิตการ์ดหาย (EMERGENCY AND LOST CARD SERVICE NUMBERS)	
370.....	สารบัญประเทศไทย (THAILAND INDEX)	
371.....	แนะนำประเทศไทยโดยย่อ (THAILAND IN BRIEF)	
372.....	เที่ยวกรุงเทพฯ (VISIT BANGKOK)	
373.....	วัฒนธรรมและการฝีมือ (THAI CRAFT & CULTURE)	
374.....	เครื่องแต่งกายประจำชาติ (THAI NATIONAL CUSTUME)	
375.....	ผ้าไหมไทย (THAI SILK)	
376.....	บ้านแบบไทย (THAI SPIRIT HOUSE)	
380.....	เรียนพูดภาษาไทยอย่างง่าย ๆ (EASY SPOKEN THAI)	
382.....	เทศกาลต่างๆ ในปี 1991 (THAILAND FESTIVAL 1991)	
383.....	สิ่งที่น่ารู้สำหรับนักท่องเที่ยวต่างชาติ (TOURIST TIPS)	
384.....	แนะนำที่ซื้อสินค้าสำหรับนักท่องเที่ยว (SHOPPING GUIDE)	
385.....	สารบัญข้อมูลของจังหวัดเชียงใหม่ (CHIENGMAI TIPS)	
386.....	การเดินทางไปเชียงใหม่ (CHIENGMAI TRANSPORTATION)	
387.....	โรงแรมและที่พักในเชียงใหม่ (CHIENGMAI ENTERTAINMENT)	
388.....	สถานที่ที่น่าสนใจของเชียงใหม่ (CHIENGMAI INTERESTING PLACE)	
389.....	แนะนำที่ซื้อสินค้าในเชียงใหม่ (CHIENGMAI SHOPPING GUIDE)	

- 390.....ร้านอาหารในเชียงใหม่ (CHIENGMAI RESTAURANT)
 391.....สถานบันเทิงในเชียงใหม่ (CHIENGMAI ENTERTAINMENT)
 392.....กีฬาและกอล์ฟในเชียงใหม่ (CHIENGMAI SPORT & GOLF)
 393.....หมายเลขโทรศัพท์ที่สำคัญ (CHIENGMAI IMPORTANT PHONE NO.)
 394.....ข้อมูลอื่น ๆ ของเชียงใหม่ (CHIENGMAI MISCELLANEOUS)

หน้า (PAGE)	ข้อมูล (INFORMATION)	หมายเหตุ (REMARK)
400.....	สารบัญญการคมนาคม (TRANSPORTATION INDEX)	
401.....	ตารางเปรียบเทียบเวลาโลก (WORLD TIME)	
408.....	กำหนดการเข้าออกของเรือสินค้า (MARINE TIME TABLE)	
409.....	ตารางการเดินรถไฟ (RAIL TIME TABLE & FARE INDEX)	
410.....	สารบัญญรถไฟสายเหนือ (THE NORTHERN LINE INDEX)	
411-412...	ตารางรถไฟสายเหนือ (THE NORTHERN LINE TIME TABLE)	
413.....	ราคาค่าโดยสาร (THE NORTHETN LINE FARE)	
414.....	ค่าธรรมเนียมอื่นๆ (SUPPLEMNTARY CHARGE)	
415.....	สารบัญญรถไฟสายตะวันออกเฉียงเหนือ (THE NORTHEASTERN LINE INDEX)	
416-417...	ตารางรถไฟสายตะวันออกเฉียงเหนือ (THE NORTHEASTERN LINE TIME TABLE)	
418.....	ราคาค่าโดยสารสายตะวันออกเฉียงเหนือ (THE NORTHEASTERN LIME INDEX)	
419.....	ค่าธรรมเนียมอื่นๆ (SUPPLEMENTARY CHARGE)	
420.....	สารบัญญรถไฟสายใต้ (THE SOUTHERN LINE INDEX)	
421-424...	ตารางรถไฟสายใต้ (THE SOUTHERN LINE TIME TABLE)	
425.....	ราคาค่าโดยสารรถไฟสายใต้ (THE SOUTHERN LIME FARE)	
426.....	ค่าธรรมเนียมอื่นๆ (SUPPLEMENTARY CHARGE)	
429.....	สารบัญญเที่ยวบินไปต่างประเทศ (FLIGHT SCHEDULE INDEX)	
430.....	ตารางเที่ยวบินวันอาทิตย์ (SUNDAY TIME TABLE)	

- 431.....ตารางเที่ยวบินวันจันทร์ (MONDAY TIME TABLE)
 432.....ตารางเที่ยวบินวันอังคาร (TUESDAY TIME TABLE)
 433.....ตารางเที่ยวบินวันพุธ (WEDNESDAY TIME TABLE)
 434.....ตารางเที่ยวบินวันพฤหัสบดี (THURSDAY TIME TABLE)
 435.....ตารางเที่ยวบินวันศุกร์ (FRIDAY TIME TABLE)
 436.....ตารางเที่ยวบินวันเสาร์ (SATURDAY TIME TABLE)
 437.....เที่ยวบินภายในประเทศ (DOMESTIC FLIGHT SCHEDULE)
 438.....เที่ยวบินวันอาทิตย์ (SUNDAY DOMESTIC TIME TABLE)
 439.....เที่ยวบินวันจันทร์ (MONDAY DOMESTIC TIME TABLE)

หน้า (PAGE)	ข้อมูล (INFORMATION)	หมายเหตุ (REMARK)
440.....	เที่ยวบินวันอังคาร (TUESDAY DOMESTIC TIME TABLE)	
441.....	เที่ยวบินวันพุธ (WEDNESDAY DOMESTIC TIME TABLE)	
442.....	เที่ยวบินวันพฤหัสบดี (THURSDAY DOMESTIC TIME TABLE)	
445.....	สถานีรถโดยสาร (BUS TERMINAL)	
500.....	สารบัญหน้าบันเทิง (ENTERTAINMENT INDEX)	
501.....	โปรแกรมหนังตามโรงภาพยนตร์ (CINEMA IN TOWN)	
502.....	โปรแกรมรายการทีวีช่อง 3 (TV PROGRAM CH.3)	
503.....	โปรแกรมรายการทีวีช่อง 5 (TV PROGRAM CH.5)	
504.....	โปรแกรมรายการทีวีช่อง 7 (TV PROGAM CH.7)	
505.....	โปรแกรมรายการทีวีช่อง 9 (TV PROGAM CH.9)	
506.....	โปรแกรมรายการทีวีช่อง 11 (TV PROGAM CH.11)	
520.....	แนะนำศูนย์การค้า (SHOPPING CENTRE)	
521.....	ห้างเซ็นทรัล (CENTRAL SHOPPING CENTRE)	
523.....	ห้างโรบินสัน (ROBINSON SHOPPING CENTRE)	
525.....	ห้างโซโก้ (SOGO SHOPPING CENTRE)	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 527.....ห้างเดอะมอลล์ (THE MALL SHOPPING CENTRE)
 600.....สารบัญการศึกษา (EDUCATION INDEX)
 601.....เรียนศัพท์ภาษาอังกฤษ (ENGLISH STUDY-VOCABULARY&IDIOMS)
 606.....ทดสอบภาษาอังกฤษด้วยตนเอง (SELF ENGLISH THST)
 611.....เรียนคอมพิวเตอร์ (COMPUTER STUDY)
 616.....ที่สุดในโลก (THE MOST ONE OF THE WORLD)
 621.....วันนี้ในอดีต (THE MOST ONE OF THE PAST)
 626.....มหาวิทยาลัยสุโขทัยธรรมมาธิราช (STOU)

-3X หน้า	ข้อมูล	หมายเหตุ
(PAGE)	(INFORMATION)	(REMARK)

- 700.....สารบัญโชคชะตา สุขภาพ และ ความงาม
 (FORTUNE & HEALTH & BEAUTY INDEX)
 701-710...โชคชะตา-ราศี (FORTUNE)
 711-720...สุขภาพ (HEALTH)
 บริการสุขภาพ (HEALTH SERVICES)
 ผู้เชี่ยวชาญเฉพาะด้าน
 (HEALTH PROFESSIONALS & SPECIALISTS)
 721-730...ความงาม (BEAUTY)
 ร้านตัดผม และ เสริมสวย (BARBERS & BEAUTY SALONS)
 ร้านตัดเสื้อ (TAILORS-MEN & LADIES)
 780.....สารบัญข้อมูลทั่วไป (MISCELLANEOUS INDEX)
 781.....งานต่าง ๆ (WHAT 'S GOING ON)
 782.....วันหยุดธนาคารและวันหยุดประจำปี (BANK & PUBLIC HOLIDAYS)
 783.....มาตราเปรียบเทียบซึ่งดวงวัด (MEASUREMENT STANDARD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 784.....สารบัญสลากกินแบ่ง (LOTTERY INDEX)
- 785.....ผลสลากออมสิน การกุศล (CHARITY PREMIUM BOND)
- 786.....ผลสลากออมสินพิเศษ (SPECIAL PREMIUM BOND)
- ผลสลากย้อนหลัง (STATISTICS OF LOTTERLY)
- 787.....รางวัลที่ 1 (FIRST PRIZE)
- 789.....เลขท้าย 3 ตัว (THREE DIGIT NUMBERS)
- 790.....ออกรางวัลสด (LIVE LOTTERY RESULT)
- ผลสลากล่าสุด (UPDATED LOTTERY RESULT)
- 791.....รางวัลที่ 1 และ เลขท้าย 2,3 ตัว
(FIRST & DIGIT NUMBERS PRIZE)
- 792.....รางวัลที่ 2 และ 3 (SECOND & THIRD PRIZE)
- 793.....รางวัลที่ 4 และ 5 (FOURTH & FIFTH PRIZE)

ความหมายของคำย่อ

RAM	Random Accrss Memory : หน่วยเก็บความจำ
RGB	Red,gvrnrn,Blue; สัญญาณสีของทีวี
ROW	text row; หนึ่งแถวจะประกอบด้วย 40 ตัวอักษร
SAND	Sandcastle; สัญญาณรูปปราสาท ใช้สำหรับล็อกเฟสของ F6 คล็อกบนสัญญาณทีวีและทำหน้าที่เลือกปิดคัตต้าสไลเซอร์ (Data slicer) ใน VIP2
SCL	Serial clock; สัญญาณคล็อกที่จ่ายสำหรับ IIC bus
SCS	Scan composite Sync; สัญญาณภาพรวมที่ส่งให้ VIP2 และ CCT IC จากแหล่งจ่าย
STTV	Sync to TV; คอมโพสิต ซิงค์จาก VIP2 สำหรับ ซิงค์โครไนซ์ กับทีวีเมื่อแสดงผลข้อมูลเทเลเท็กซ์
TAC	Teletext data Acquistion and control
TCS	Text composite sync; สัญญาณคอมโพสิต ซิงค์จาก CCT IC สำหรับซิงค์โครไนซ์ของ TV เมื่อแสดงข้อมูลเทเลเท็กซ์
TIC	Timing chain;
TIC TAC TROM decoder	เทเลเท็กซ์ ดีโค๊ดเดอร์ ที่มีอยู่ใน IC VIP1
TROM	Teletext Read only memory: แหล่งผลิตตัวอักษรในการ ดีโค๊ดข้อมูล เทเลเท็กซ์ เช่น IC SAA 5243
ITD	Teletext Data; ข้อมูลแบบอนุกรมจาก IC VIP2 ซึ่งจะประกอบ อยู่ด้วย ข้อมูลเทเลเท็กซ์ที่ IC VIP2 แยกออกจากสัญญาณทีวี
TXT	Teletext
TXT mode	โหมดการรับข้อมูลเทเลเท็กซ์ และการทำแสดงผลออกหน้าจอ
VIP1	Video Input Processor; ไอซี#SAA5231 ซึ่งประกอบด้วยวงจร TIC TAC TROM ดีโค๊ดเดอร์ใช้ในการแยกเอาข้อมูลเทเลเท็กซ์ออก จาก สัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหมายของคำย่อ

RAM	Random Access Memory : หน่วยเก็บความจำ
RGB	Red, Green, Blue; สัญญาณสีของทีวี
ROW	text row; หนึ่งแถวจะประกอบด้วย 40 ตัวอักษร
SAND	Sandcastle; สัญญาณรูปปราสาท ใช้สำหรับล็อกเฟสของ F6 คล็อกบนสัญญาณทีวีและทำหน้าที่เลือกปิดคาต้าสไลเซอร์ (Data slicer) ใน VIP2
SCL	Serial clock; สัญญาณคล็อกที่จ่ายสำหรับ IIC bus
SCS	Scan composite Sync; สัญญาณภาพรวมที่ส่งให้ VIP2 และ CCT IC จากแหล่งจ่าย
STTV	Sync to TV; คอมโพสิต ซิงค์จาก VIP2 สำหรับ ซิงค์โครไนซ์ กับทีวีเมื่อแสดงผลข้อมูลเทเลเท็กซ์
TAC	Teletext data Acquisition and control
TCS	Text composite sync; สัญญาณคอมโพสิต ซิงค์จาก CCT IC สำหรับซิงค์โครไนซ์ของ TV เมื่อแสดงข้อมูลเทเลเท็กซ์
TIC	Timing chain;
TIC TAC TROM decoder	เทเลเท็กซ์ ดีโค๊ดเดอร์ ที่มีอยู่ใน IC VIP1
TROM	Teletext Read only memory: แหล่งผลิตตัวอักษรในการ ดีโค๊ดข้อมูล เทเลเท็กซ์ เช่น IC SAA 5243
TTD	Teletext Data; ข้อมูลแบบอนุกรมจาก IC VIP2 ซึ่งจะประกอบ อยู่ด้วย ข้อมูลเทเลเท็กซ์ที่ IC VIP2 แยกออกจากสัญญาณทีวี
TXT	Teletext
TXT mode	โหมดการรับข้อมูลเทเลเท็กซ์ และการทำแสดงผลออกหน้าจอ
VIP1	Video Input Processor; ไอซี#SAA5231 ซึ่งประกอบด้วยวงจร TIC TAC TROM ดีโค๊ดเดอร์ใช้ในการแยกเอาข้อมูลเทเลเท็กซ์ออก จาก สัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. IEEE Transactions on Consumer Electronics, VOL.CE-25, NO.3
July 1979, p-p 269-429
2. IEEE Transaction on Consumer Electronics, Vol.CE-31, No.3
August 1985, p-p 283-310
3. TELEVISION Vol.27, No.4, Issue 316, February 1977, p-p 173
4. TELEVISION Vol.35, No.7, Issue 415, May 1985, p-p 370-373
5. Enhanced Computer Controlled Teletext (SAA 5243 Series)
Author: J.R. Kinghorn Report No.MTV89008, PHILIPS
6. The Videotex And Teletex Handbook
PAUL HURLY, MATTHIAS LAUCHT, DENIS HLYNKA; Chapter 9.4 p-p2
7. Byte 8(7), July 1983.
- Vidotex: Science Fiction or Reality?
by Darby Miller, P-P 42-59
- Prestel: The Basic of an Evolving System
by Graham Hudson, p-p 60-81
8. Digital And Analog Communication System
Leon W. Couch II p-p 702-720
9. Electronic Communications System
Wayne Tomsai p-p 425-475
10. FUNDAMENTALS OF DIGITAL IMAGE PROCESSING
ANIL K. JAIN p-p 476-553
11. การสื่อสารข้อมูล
ชูชัย ธนสารตั้งเจริญ, ทินกร คึก หน้า 3-4

12. หลักการระบบสื่อสาร
 คร. ประสิทธิ์ ประพัฒน์มงคลการ หน้า 250-277
13. ทฤษฎีและปฏิบัติโทรทัศน์สีระบบ PAL
 สมศักดิ์ เศรษฐ์ธนะ (อ.เทียบ)
14. เซมิคอนดักเตอร์ เล่มที่ 75
 สมศักดิ์ เศรษฐ์ธนะ (อ.เทียบ) หน้า 164
15. SAA 5243 SERIES DATA SHEET. PHILIPS COMPONENTS
16. SAA 5231 DATA SHEET. PHILIPS COMPONENTS.
17. I2C BUS SPECIFICATION. PHILIPS COMPONENTS
18. USING EXTENSIONS TO WORLD SYSTEM TELETEXT
 KINGHORN, IEEE TRANSACTIONS ON CONSUMER ELECTRONICS
 VOL CE-31, NO. 4, NOVEMBER 1985
19. COMPUTER CONTROLLED TELETEX (USER MANUAL)
 ISSUE 1 (PROVISIONAL) PHILIPS COMPONENTS/PHILIPS ELCOMA
 1 JUNE 1984

TELETEXT VIDEO PROCESSOR

GENERAL DESCRIPTION

The SAA5231 is a bipolar integrated circuit intended as a successor to the SAA5030. It extracts Teletext Data from the video signal, regenerates Teletext Clock and synchronizes the text display to the television syncs. The integrated circuit is intended to work in conjunction with CCT (Computer Controlled Teletext), EUROM or other compatible devices.

Features

- Adaptive data slicer
- Data clock regenerator
- Adaptive sync separator, horizontal phase detector and 6 MHz VCO forming display phase locked loop (PLL)

QUICK REFERENCE DATA

Supply voltage (pin 16)	V _{CC}	typ.	12 V
Supply current (pin 16)	I _{CC}	typ.	70 mA
Video input amplitude (pin 27) (peak-to-peak value)			
pin 2 LOW	V _{27-13(p-p)}	typ.	1 V
pin 2 HIGH	V _{27-13(p-p)}	typ.	2.5 V
Storage temperature range	T _{stg}		-20 to +125 °C
Operating ambient temperature range	T _{amb}		0 to +70 °C

PACKAGE OUTLINE

28 lead dual in-line; plastic (SOT117).

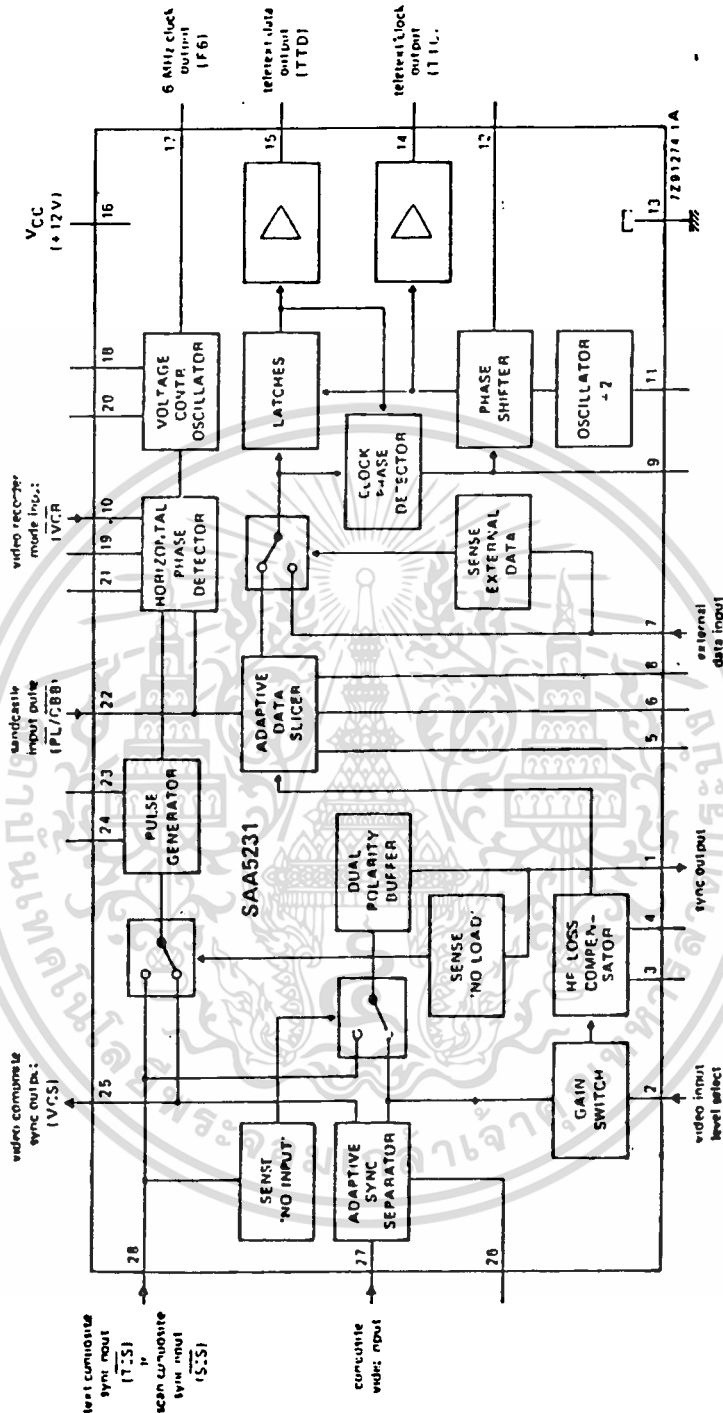


Fig. 1 Block diagram.

PINNING

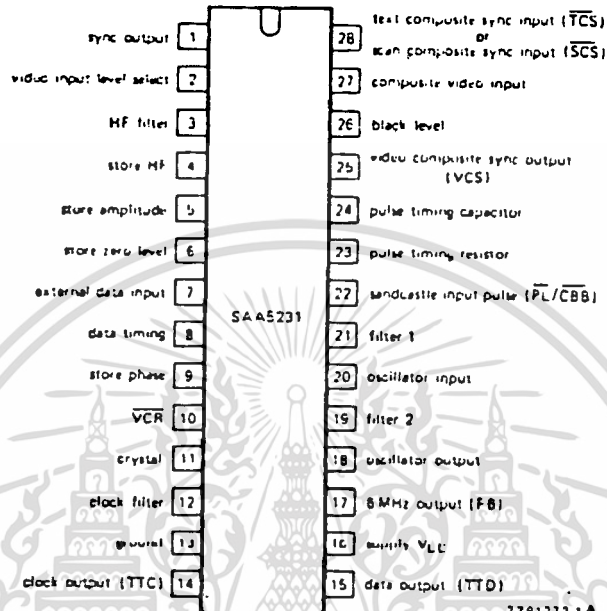


Fig 2 Pinning diagram.

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage (pin 16)

VCC max. 13,2 V

Storage temperature range

T_{stg} -20 to + 125 °C

Operating ambient temperature

T_{amb} 0 to + 70 °C

SAA5231

CHARACTERISTICS

$V_{CC} = 12\text{ V}$; $T_{amb} = 25\text{ }^{\circ}\text{C}$ with external components as shown in application circuits unless otherwise stated.

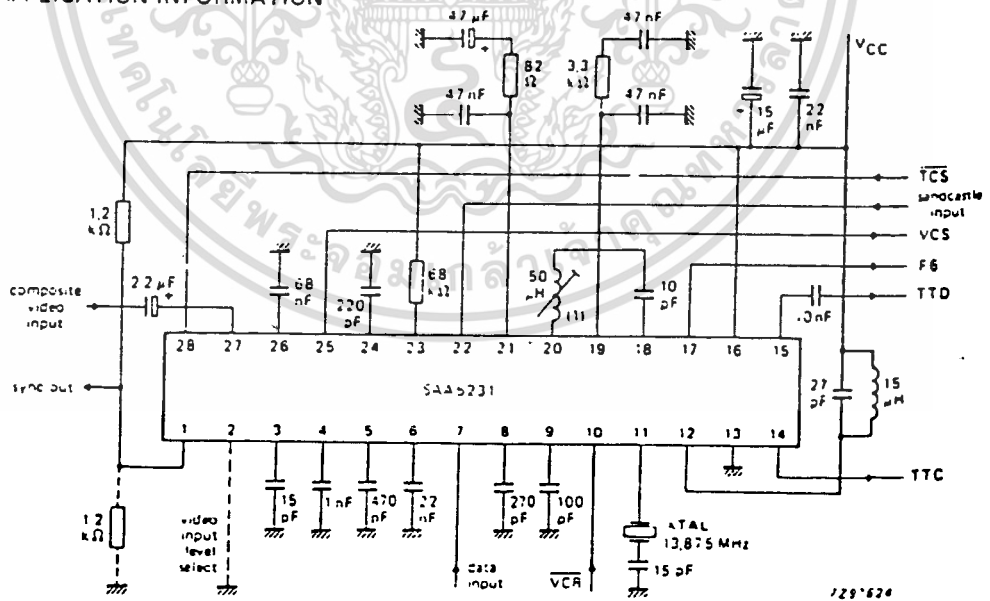
parameter	symbol	min.	typ.	max.	unit
Supply (pin 16)					
Supply voltage	V_{CC}	10,8	12,0	13,2	V
Supply current	I_{CC}	50	70	105	mA
Video input and sync separator					
Video input amplitude (sync to white) (peak-to-peak value)					
video input select level LOW (pin 2)	$V_{27-13(p-p)}$	0,7	1	1,4	V
video input select level HIGH (pin 2)	$V_{27-13(p-p)}$	1,75	2,5	3,5	V
Source impedance	$ Z_s $	—	—	250	Ω
Sync amplitude (peak to peak value)	$V_{27-13(p-p)}$	0,1	—	1	V
Video input level select					
Input voltage LOW	V_{2-13}	0	—	0,8	V
Input voltage HIGH	V_{2-13}	2,0	—	5,5	V
Input current LOW	I_2	0	—	-150	μA
Input current HIGH	I_2	0	—	1	mA
Text composite sync input (TCS)					
Input voltage LOW	V_{28-13}	0	—	0,8	V
Input voltage HIGH	V_{28-13}	2,0	—	7,0	V
Scan composite sync input (SCS)					
Input voltage LOW	V_{28-13}	0	—	1,5	V
Input voltage HIGH	V_{28-13}	3,5	—	7,0	V
Select video sync from pin 1					
Input current (pin 28)					
at $V_{28} = 0$ to 7 V	I_{28}	-40	-70	-100	μA
at $V_{28} = 10\text{ V}$ to V_{CC}	I_{28}	-5	—	+5	μA
Video composite sync output (VCS)					
Output voltage LOW	V_{25-13}	0	—	0,4	V
Output voltage HIGH	V_{25-13}	2,4	—	5,5	V
D.C. output current LOW	I_{25}	—	—	0,5	mA
D.C. output current HIGH	I_{25}	—	—	-1,5	mA
Sync separator delay time	t_d	0,25	0,35	0,40	μs

parameter	symbol	min.	typ.	max.	unit
Dual polarity buffer output					
TCS amplitude (peak-to-peak value)	V _{1-13(p-p)}	0,20	0,45	0,65	V
Video sync amplitude (peak-to-peak value)	V _{1-13(p-p)}	—	—	1	V
Output current	I ₁	-3	—	+3	mA
D.C. output voltage					
R _L to ground (0 V)	V ₁₋₁₃	1,0	1,4	2,0	V
R _L to V _{CC} (12 V)	V ₁₋₁₃	9,0	10,1	11,0	V
Sandcastle input pulse (PL/CBB)					
Phase lock pulse (PL)					
PL on (LOW)	V ₂₂₋₁₃	0	—	3	V
PL off (HIGH)	V ₂₂₋₁₃	3,9	—	5,5	V
Blanking pulse (CBB)					
CBB on (LOW)	V ₂₂₋₁₃	0	—	0,5	V
CBB off (HIGH)	V ₂₂₋₁₃	1,0	—	5,5	V
Input current	I ₂₂	-10	—	+10	μA
Phase locked loop (PLL)					
Phase detector timing					
Pulse duration					
using composite video	t _p	2,0	2,4	2,8	μs
using scan composite sync	t _p	3,0	3,5	4,0	μs
time PL must be LOW to make VCO run-free	t _L	100	—	—	μs
6 MHz clock output (F6)					
A.C. output voltage (peak-to-peak value)	V _{17-13(p-p)}	1	2	3	V
A.C. and d.c. output voltage range	V _{17-13(max)}	4	—	8,5	V
Rise and fall time	t _r , t _f	20	—	40	ns
Load capacitance	C ₁₇₋₁₃	—	—	40	pF
Video recorder mode input (VCR)					
VCR-mode on (LOW)	V ₁₀₋₁₃	0	—	0,8	V
VCR-mode off (HIGH)	V ₁₀₋₁₃	2,0	—	V _{CC}	V
Input current	I ₁₀	-10	—	+10	μA

SAA5231

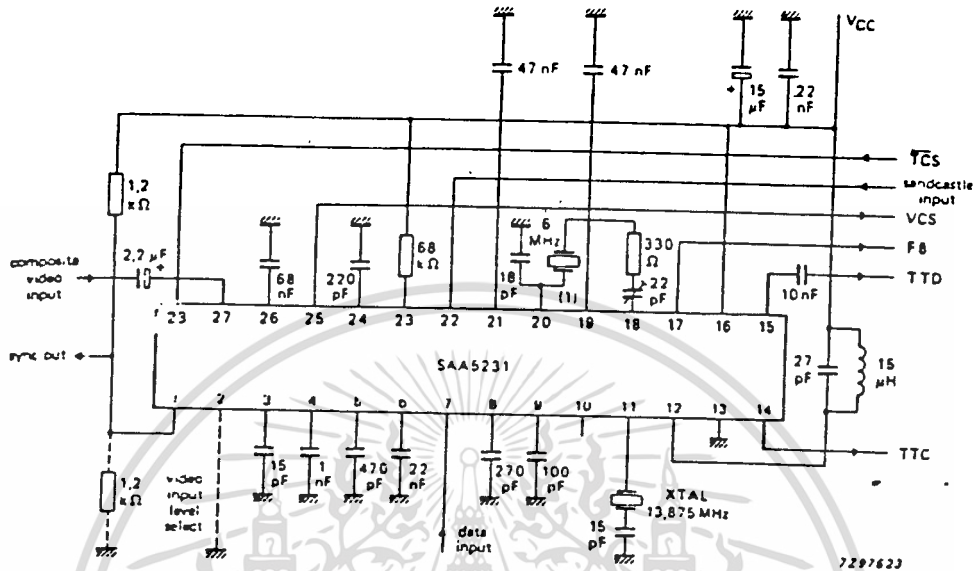
parameter	symbol	min.	typ.	max.	unit
Data slicer					
Data amplitude of video input (pin 27)					
video input level select LOW (pin 2)	V ₂₇₋₁₃	0,30	0,46	0,70	V
video input level select HIGH (pin 2)	V ₂₇₋₁₃	0,70	1,15	1,75	V
Teletext clock output					
A.C. output voltage (peak-to-peak value)	V _{14-13(p-p)}	2,5	3,5	4,5	V
D.C. output voltage (centre)	V ₁₄₋₁₃	3,0	4,0	5,0	V
Load capacitance	C _L	-	-	40	pF
Rise and fall times	t _r : t _f	20	30	45	ns
Delay of falling edge relative to other edges of TTD	t _d	-20	0	+20	ns
Teletext data output					
A.C. output voltage (peak-to-peak value)	V _{15-13(p-p)}	2,5	3,5	4,5	V
D.C. output voltage (centre)	V ₁₅₋₁₃	3,0	4,0	5,0	V
Load capacitance	C _L	-	-	40	pF
Rise and fall times	t _r : t _f	20	30	45	ns

APPLICATION INFORMATION



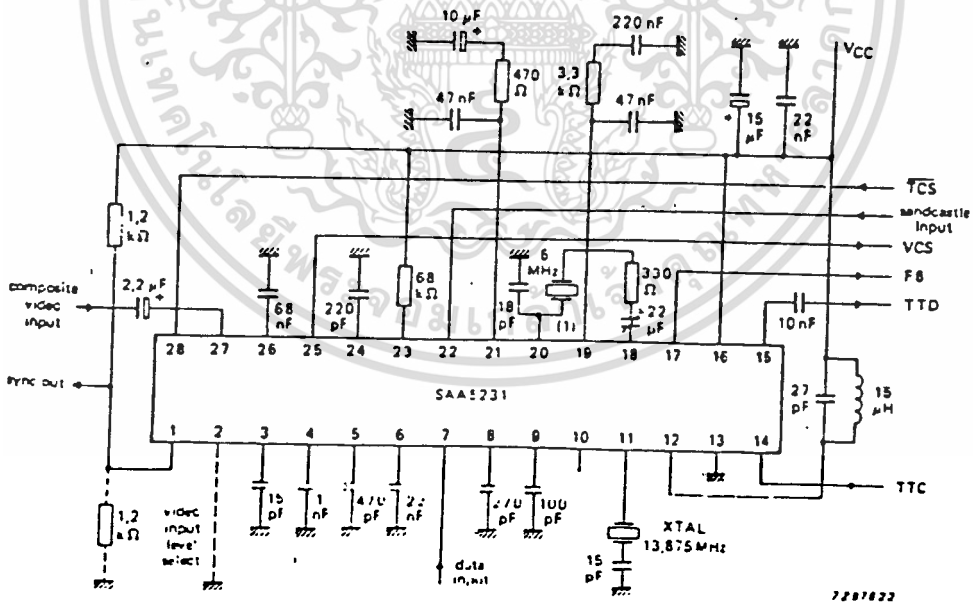
(1) Coil: 50 μH at 1 kHz, C₀ = 4 pF. Adjust the free-running frequency to 6000 kHz ± 30 kHz.

Fig 3a Application circuit using L:C circuit in PLL.



(1) Quartz crystal e.g catalogue number 4322 143 04101. Adjust the free-running frequency to 6000,2 kHz \pm 0,2 kHz.

Fig 3b Application circuit using quartz crystal in PLL.



(1) Ceramic resonator e.g. Kyocera KBR 6.0 M. Adjust the free-running frequency to 6010 kHz \pm 5 kHz.

Fig 3c Application circuit using ceramic resonator in PLL.

SAA5231

Component specifications

Specifications of some external components in Figs 3a, 3b and 3c.

Quartz crystal 13,875 MHz; Figs 3a, 3b and 3c

Load resonance frequency (f) 13,875 MHz, adjustment tolerance $\pm 40 \cdot 10^{-6}$

Load capacitance (C_L) 20 pF

Temperature range (T) -20 to $+70$ °C; frequency tolerance maximum $\pm 30 \cdot 10^{-6}$

Resonance resistance (R_r) typical 10 Ω maximum 60 Ω

Motional capacitance (C_1) typical 19 fF

Static parallel capacitance (C_0) typical 5 pF

Fixed inductance Figs 3a, 3b and 3c

Inductance (L) 15 μ H $\pm 20\%$

Quality factor (Q) minimum 20

Variable inductance Fig. 3a

Inductance (L) 50 μ H at 1 kHz

Static parallel capacitance (C_0) typical 4 pF

Quartz crystal Fig. 3b

Preferred type 4322 143 04101

Load resonance frequency (f) 6 MHz; adjustment tolerance $\pm 40 \cdot 10^{-6}$

Load capacitance (C_L) 20 pF

Temperature range (T) -20 to $+70$ °C; frequency tolerance $\pm 30 \cdot 10^{-6}$

Resonance resistance (R_r) 60 Ω

Motional capacitance (C_1) typical 28 fF

Static parallel capacitance (C_0) typical 7 pF

Ceramic resonator; Fig. 3c

Preferred type KBR 6,0 M, Kyocera

Load resonance frequency (f) 6 MHz; adjustment tolerance $\pm 0,5\%$

Load capacitance (C_L) 20 pF

Temperature range (T) -20 to $+70$ °C; frequency tolerance maximum $\pm 0,3\%$

Resonance resistance (R_r) typical 6 Ω

Motional capacitance (C_1) typical 9 pF

Static parallel capacitance (C_0) typical 60 pF

Ageing (10 years) f maximum $\pm 0,3\%$

The function is quoted against the corresponding pin number.

1. **Synch output to TV**
Output with dual polarity buffer, a load resistor to 0 V or + 12 V selects positive-going or negative-going syncs.
2. **Video input level select**
When this pin is LOW a 1 V video input level is selected. When the pin is not connected it floats HIGH selecting a 2,5 V video input level.
3. **HF filter**
The video signal for the h.f.-loss compensator is filtered by a 15 pF capacitor connected to this pin.
4. **Store h.f.**
The h.f. amplitude is stored by a 1 nF capacitor connected to this pin.
5. **Store amplitude**
The amplitude for the adaptive data slicer is stored by a 470 pF capacitor connected to this pin.
6. **Store zero level**
The zero level for the adaptive data slicer is stored by a 22 nF capacitor connected to this pin.
7. **External data input**
Current input for sliced teletext data from external device.
Active HIGH level (current), low impedance input.
8. **Data timing**
A 270 pF capacitor is connected to this pin for timing of the adaptive data slicer.
9. **Store phase**
The output signal from the clock phase detector is stored by a 100 pF capacitor connected to this pin.
10. **Video tape recorder mode (VCR)**
Signal input to command PLL into short time constant mode. Not used in application circuit Fig. 3b or Fig. 3c.
11. **Crystal**
(A 13,875 MHz crystal, 2 x data rate) connected in series with a 15 pF capacitor is applied via this pin to the oscillator and divide-by-two to provide the 6,9375 MHz clock signal.
12. **Clock filter**
A filter for the 6,9375 MHz clock signal is connected to this pin.
13. **Ground (0 V)**
14. **Teletext clock output (TTC)**
Clock output for CCT (Computer Controlled Teletext).

SAA5231

APPLICATION INFORMATION (continued)

15. Teletext data output (TTD)

Data output for CCT.

16. Supply voltage V_{CC} (+12V typ.)

17. Clock output (F6)

6 MHz clock output for timing and sandcastle generation in CCT.

18. Oscillator output (6 MHz)

A series resonant circuit is connected between this pin and pin 20 to control the nominal frequency of the VCO.

19. Filter 2

A filter with a short time constant is connected to this pin for the horizontal phase detector. It is used in the video recorder mode and while the loop is locking up.

20. Oscillator input (6 MHz)

See pin 18.

21. Filter 1

A filter with a long time constant is connected to this pin for the horizontal phase detector.

22. Sandcastle input pulse (PL/CBB)

(This input accepts a sandcastle waveform, which is formed from PL and CBB from the CCT.)
Signal timing is shown in Fig. 4.

23. Pulse timing resistor

The current for the pulse generator is defined by a 68 k Ω resistor connected to this pin.

24. Pulse timing capacitor

The timing of the pulse generator is determined by a 220 pF capacitor connected to this pin.

25. Video composite sync output (VCS)

This output signal is for CCT.

26. Black level

The black level for the adaptive sync separator is stored by a 68 nF capacitor connected to this pin.

27. Composite video input (CVS)

The composite video signal is input via a $2,2 \mu\text{F}$ clamping capacitor to the adaptive sync separator.

28. Text composite sync input ($\overline{\text{TCS}}$)/Scan composite sync input ($\overline{\text{SCS}}$)

$\overline{\text{TCS}}$ is input from CCT or $\overline{\text{SCS}}$ from external sync circuit. $\overline{\text{SCS}}$ is expected when there is no load resistor at pin 1. If pin 28 is not connected the sync output on pin 1 will be the composite video input at pin 27, internally buffered.

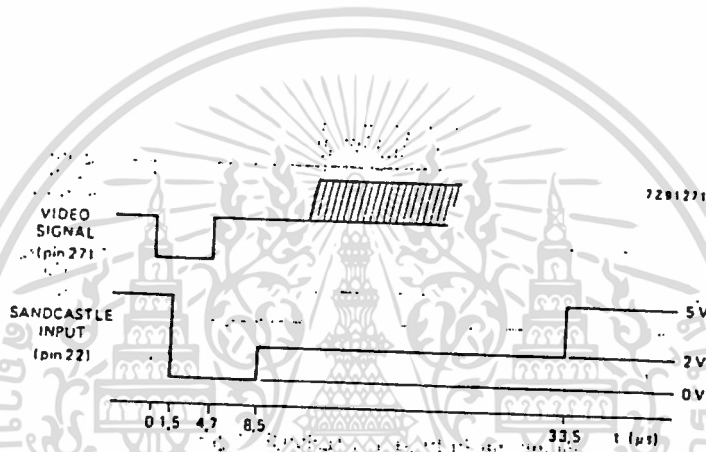


Fig. 4 Sandcastle waveform and timing.

ENHANCED COMPUTER CONTROLLED TELETXT CIRCUITS (ECCT)

GENERAL DESCRIPTION

The SAA5243 series are MOS N-channel integrated circuits which perform all the digital logic functions of a 625-line World System Teletext decoder. The SAA5243 series operate in conjunction with the teletext video processor SAA5231, standard static RAMs and are controlled via the 2-wire I²C-bus. The devices can be used to provide videotex display conforming to a serial character attribute protocol.

Features

- Microcomputer controlled for flexibility
- High quality flicker-free display using a 12 x 10 character matrix
- Field flyback (lines 2 to 22), or full channel (all lines) data acquisition
- Up to four simultaneous page requests enabling acquisition during one magazine cycle
- Direct interface up to 8 K bytes static RAM
- Automatic language section of up to several different languages
- 25th display row for software generated status messages
- Cursor control for videotex/teletext software
- 7-bit parity or 8-bit data acquisition
- Extension packet reception option
- Standard I²C-bus slave transceiver (slave address 00100011)
- Single 5 volt power supply
- Mask programmable character sets
- Slave sync mode operation
- Odd/even field output for de-interlaced displays

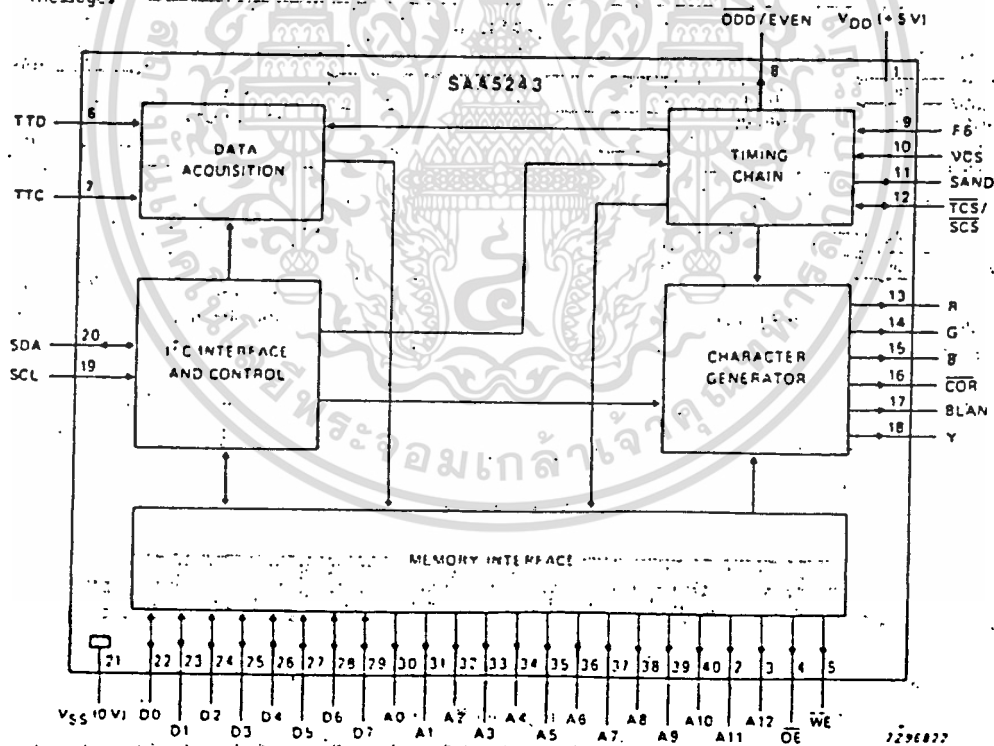


Fig.1 Block diagram.

PACKAGE OUTLINE 40 lead DIL; plastic (SOT129).

SAA5243 SERIES

ORDERING INFORMATION

type number	version
SAA5243P/E/M2	West European languages
SAA5243P/H	East European languages
SAA5243P/K	Arabic and English languages
SAA5243P/L	Arabic and Hebrew languages

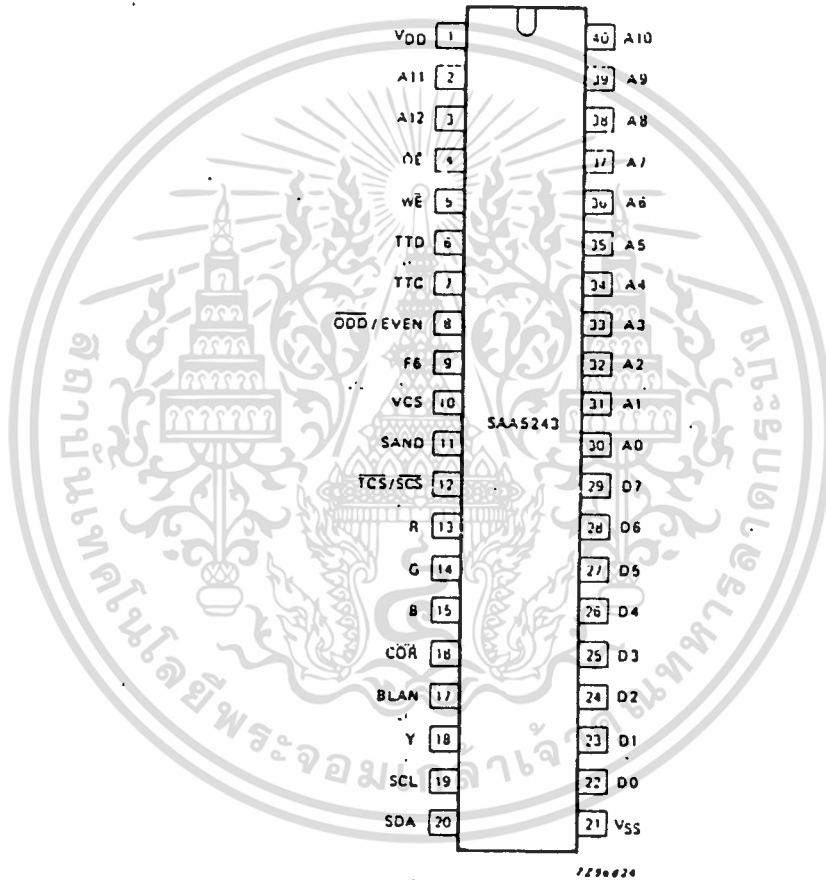


Fig.2 Pinning diagram.

PINNING

1	VDD
2, 3, 40	A11, A12, A10
4	\overline{OE}

Power supply: + 5 V power supply pin.

Chapter Address: three outputs that select which 1 K byte chapter of external RAM is being accessed for any read or write cycle.

Output Enable: active low output signal used to control the reading of the external RAM. It occurs continuously at a 1 MHz rate.

5	\overline{WE}	Write Enable: active low output signal used to control the writing of data to the external RAM. It occurs for a valid write cycle only and is interleaved with the read cycles.
6	TTD	Teletext Data: input from the SAA5231 Video Input Processor (VIP2). It is clamped to V_{SS} for 4 to 8 μs of each television line to maintain the correct DC level following the external AC coupling.
7	TTC	Teletext Clock: 6.9375 MHz clock input from the SAA5231. It is internally AC coupled to an active clamp input buffer.
8	$\overline{ODD/EVEN}$	Odd/Even: for interlaced mode, the output changes once per field at 2 μs before the end of line 311 (624). The output is high for even fields and low for odd fields.
9	F6	Character display clock: 6 MHz clock input from the SAA5231. It is internally AC coupled to an active clamp input buffer.
10	VCS	Video Composite Sync: input from the SAA5231 derived from the incoming video signal. Sync pulses are active high.
11	SAND	Sandcastle: 3 level sandcastle output to the SAA5231 containing the phase locking and colour burst blanking information.
12	$\overline{TCS/SCS}$	Text Composite Sync/Scan Composite Sync: as an output an active low composite sync waveform (TCS) with interlaced or non-interlaced format (see Fig.6) which is fed to the SAA5231 to drive the display timebases. Alternatively this pin can act as an input for an active low composite sync waveform (SCS) to 'slave' the display timing circuits.
13, 14, 15	R, G, B	Red, Green, Blue: these 3 open drain outputs are the character video signals to the television display circuits. They are active high and contain character and background information.
16	\overline{COR}	Contrast Reduction: open drain, active low output which allows selective contrast reduction of the television picture to enhance a mixed mode display.
17	BLAN	Blanking: open drain, active high output which controls the blanking of the television picture for a normal text display and for a mixed display.
18	Y	Character foreground: open drain, active high video output signal containing all the foreground information displayed on the television screen (e.g. for driving a display printer).
19	SCL	Serial Clock: input signal which is the I ² C bus clock from the microcontroller.
20	SDA	Serial Data: is the I ² C bus data line. It is an input/output function with an open drain output.
21	VSS	Ground: 0 volts.
22-29	DO-D7	8 RAM data lines: 3-state input/output pins which carry the data bytes to and from the external RAM.
30-39	A0-A9	RAM address: 10 output signals that determine which byte location within a 1 K byte chapter of external RAM is accessed for any read or write cycle.

SAA5243 SERIES

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

parameter	conditions	symbol	min.	max.	unit
Supply voltage range	pin 1	V _{DD}	-0.3	7.5	V
Input voltage range					
VCS, SDA, SCL, D0-D7		V _I	-0.3	7.5	V
TTC, TTD, F6, $\overline{\text{TCS/SCS}}$		V _I	-0.3	10.0	V
Output voltage range					
SAND, A0-A12, OE, WE,					
D0-D7, SDA, $\overline{\text{OPO/PCEN}}$,					
R, G, B, BLAN, $\overline{\text{COR}}$, Y		V _O	-0.3	7.5	V
$\overline{\text{TCS/SCS}}$		V _O	-0.3	10.0	V
Storage temperature range		T _{stg}	-20	+125	°C
Operating ambient temperature range		T _{amb}	-20	+70	°C

CHARACTERISTICS

$V_{DD} = 5 \text{ V} \pm 10\%$; $V_{SS} = 0 \text{ V}$; $T_{amb} = -20 \text{ to } +70 \text{ }^\circ\text{C}$ unless otherwise specified

parameter	symbol	min.	typ.	max.	unit
SUPPLY					
Supply voltage (pin 1)	V_{DD}	4.5	5.0	5.5	V
Supply current (pin 1)	I_{DD}	—	160	270	mA
INPUTS (note 1)					
TTD (note 2)					
External coupling capacitor	C_{ext}	—	—	50	nF
Input voltage (peak-to-peak value)	$V_I(p-p)$	2.0	—	7.0	V
Input data rise and fall times (note 3)	t_r, t_f	10	—	80	ns
Input data set-up time (note 4)	t_{DS}	40	—	—	ns
Input data hold time (note 4)	t_{DH}	40	—	—	ns
Input leakage current at $V_I = 0 \text{ to } 10 \text{ V}$	I_{LI}	—	—	20	μA
Input capacitance	C_i	—	—	7	pF
TTC; F6 (note 5)					
DC input voltage range	V_I	-0.3	—	+10.0	V
AC input voltage (peak-to-peak value) F6	$V_I(p-p)$	1.0	—	7.0	V
AC input voltage (peak-to-peak value) TTC	$V_I(p-p)$	1.5	—	7.0	V
Input peaks relative to 50% duty cycle	$\pm V_p$	0.2	—	3.5	V
TTC clock frequency	f_{TTC}	—	6.9375	—	MHz
F6 clock frequency	f_{F6}	—	8.0	—	MHz
Clock rise and fall times (note 3)	t_r, t_f	10	—	80	ns
Input leakage current at $V_I = 0 \text{ to } 10 \text{ V}$	I_{LI}	—	—	20	μA
Input capacitance	C_i	—	—	7	pF
VCS					
Input voltage LOW	V_{IL}	0	—	0.8	V
Input voltage HIGH	V_{IH}	2.0	—	V_{DD}	V
Input rise and fall times (note 3)	t_r, t_f	—	—	500	ns
Input leakage current at $V_I = 5.5 \text{ V}$	I_{LI}	—	—	10	μA
Input capacitance	C_i	—	—	7	pF

SAA5243 SERIES

CHARACTERISTICS (continued)

parameter	symbol	min.	typ.	max.	unit
SCL					
Input voltage LOW	V_{IL}	0	-	1.5	V
Input voltage HIGH	V_{IH}	3.0	-	V_{DD}	V
SCL clock frequency	f_{SCL}	0	-	100	kHz
Input rise and fall times (note 3)	t_r, t_f	-	-	2	μs
Input leakage current at $V_I = 5.5$ V	I_{LI}	-	-	10	μA
Input capacitance	C_I	-	-	7	pF
INPUT/OUTPUTS (note 6)					
\overline{TCS} (output)/\overline{SCS} (input)					
Input voltage LOW	V_{IL}	0	-	1.5	V
Input voltage HIGH	V_{IH}	3.5	-	10.0	V
Input rise and fall times (note 3)	t_r, t_f	-	-	500	ns
Input leakage current at $V_I = 0$ to 10 V and output in high impedance state	$\pm I_{LI}$	-	-	10	μA
Input capacitance	C_I	-	-	7	pF
Output voltage LOW at $I_{OL} = 0.4$ mA	V_{OL}	0	-	0.4	V
Output voltage HIGH at $-I_{OH} = 0.2$ mA at $I_{OH} = 0.1$ mA	V_{OH} V_{OH}	2.4 2.4	-	V_{DD} 6.0	V V
Output rise and fall times between 0.6 V and 2.2 V levels	t_r, t_f	-	-	100	ns
Load capacitance	C_L	-	-	50	pF
SDA (note 7)					
Input voltage LOW	V_{IL}	0	-	1.5	V
Input voltage HIGH	V_{IH}	3.0	-	V_{DD}	V
Input rise and fall times (note 3)	t_r, t_f	-	-	2	μs
Input leakage current at $V_I = 5.5$ V with output off	I_{LI}	-	-	10	μA
Input capacitance	C_I	-	-	7	pF
Output voltage LOW at $I_{OL} = 3$ mA	V_{OL}	0	-	0.5	V
Output fall time between 3.0 V and 1.0 V levels	t_f	-	-	200	ns
Load capacitance	C_L	-	-	400	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

parameter	symbol	min.	typ.	max.	unit
INPUT/OUTPUTS (continued)					
D0-D7 (note 8)					
Input voltage LOW	V_{IL}	0	—	0.8	V
Input voltage HIGH	V_{IH}	2.0	—	V_{DD}	V
Input leakage current at $V_I = 0$ V to 5.5 V and output in high impedance state	$\pm I_{LI}$	—	—	10	μ A
Input capacitance	C_I	—	—	7	pF
Output voltage LOW at $I_{OL} = 1.6$ mA	V_{OL}	0	—	0.4	V
Output voltage HIGH at $-I_{OH} = 0.2$ mA	V_{OH}	2.4	—	V_{DD}	V
Output rise and fall times between 0.6 V and 2.2 V levels	t_r, t_f	—	—	50	ns
Load capacitance	C_L	—	—	120	pF
OUTPUTS (note 6)					
A0-A12; \overline{OE}; \overline{WE} (note 8)					
Output voltage LOW at $I_{OL} = 1.6$ mA	V_{OL}	0	—	0.4	V
Output voltage HIGH at $-I_{OH} = 0.2$ mA	V_{OH}	2.4	—	V_{DD}	V
Output rise and fall times between 0.6 V and 2.2 V levels	t_r, t_f	—	—	50	ns
Load capacitance	C_L	—	—	120	pF
\overline{ODD}/EVEN					
Output voltage LOW at $I_{OL} = 0.4$ mA	V_{OL}	0	—	0.4	V
Output voltage HIGH at $-I_{OH} = 0.2$ mA	V_{OH}	2.4	—	V_{DD}	V
Output rise and fall times between 0.6 V and 2.2 V levels	t_r, t_f	—	—	100	ns
Load capacitance	C_L	—	—	50	pF
SAND (note 9)					
Output voltage LOW at $I_{OL} = 0.2$ mA	V_{OL}	0	—	0.25	V
Output voltage INTERMEDIATE at $I_{OL} = \pm 10$ μ A	V_{OI}	1.1	—	3.1	V

SAA5243 SERIES

CHARACTERISTICS (continued)

parameter	symbol	min.	typ.	max.	unit
SAND (continued)					
Output voltage HIGH at $I_{OH} = 0$ to $-10 \mu A$	V_{OH}	4.0	—	V_{DD}	V
Output rise time V_{OL} to V_{OH} between 0.4 V and 0.9 V levels	t_{r1}	—	—	400	ns
Output rise time V_{OI} to V_{OH} between 3.3 V and 3.8 V levels	t_{r2}	—	—	200	ns
Output fall time V_{OH} to V_{OL} between 3.8 V and 0.4 V levels	t_f	—	—	50	ns
Load capacitance	C_L	—	—	30	pF
R; G; B; COR; BLAN; Y (note 10)					
Output voltage LOW at $I_{OL} = 2$ mA	V_{OL}	0	—	0.4	V
Output voltage LOW at $I_{OL} = 5$ mA	V_{OL}	0	—	1.0	V
Pull-up voltage as seen at pin	V_{PU}	—	—	6.0	V
Output fall time with a load resistor of 1.2 k Ω to 6 V and measured between 5.5 V and 1.5 V	t_f	—	—	20	ns
Skew delay between outputs with a load resistor of 1.2 k Ω to 6 V and measured on the falling edges at 3.5 V	t_{SK}	—	—	20	ns
Load capacitance	C_L	—	—	25	pF
Output leakage current at $V_{PU} = 0$ to 6 V with output off	I_{LO}	—	—	10	μA
TIMING					
I²C bus (note 11)					
Clock low period	t_{LOW}	4	—	—	μs
Clock high period	t_{HIGH}	4	—	—	μs
Data set-up time	$t_{SU, DAT}$	250	—	—	ns
Data hold time	$t_{HD, DAT}$	170	—	—	ns
Stop set-up time from clock high	$t_{SU, STO}$	4	—	—	μs
Start set-up time following a stop	t_{BUF}	4	—	—	μs
Start hold time	$t_{HD, STA}$	4	—	—	μs
Start set-up time following clock low-to-high transition	$t_{SU, STA}$	4	—	—	μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

parameter	symbol	min.	typ.	max.	unit
TIMING (continued)					
Memory interface (note 12)					
Cycle time	t_{CY}	—	500	—	ns
Address change to \overline{OE} LOW	t_{OE}	60	—	—	ns
Address active time	t_{ADDR}	450	500	—	ns
\overline{OE} pulse duration	t_{OEW}	320	—	—	ns
Access time from \overline{OE} to data valid	t_{ACC}	—	—	200	ns
Data hold time from \overline{OE} HIGH or address change	t_{DH}	0	—	—	ns
Address change to \overline{WE} LOW	t_{WE}	40	—	—	ns
\overline{WE} pulse duration	t_{WEW}	200	—	—	ns
Data set-up time to \overline{WE} HIGH	t_{DS}	100	—	—	ns
Data hold time from \overline{WE} HIGH	t_{DHWE}	20	—	—	ns
Write recovery time	t_{WR}	25	—	—	ns

Notes to the characteristics

- All inputs are protected against static charge under normal handling.
- The TTD input incorporates an internal clamping diode in addition to the active clamping transistor (see Fig.3).
- Rise and fall times between 10% and 90% levels.
- Teletext input data set-up and hold times are with respect to a 50% duty cycle level of the rising edge of the teletext clock input (TTC). Data stable $1 \geq 2.0$ V; data stable $0 \leq 0.8$ V (see Fig.4).
- The TTC and F6 inputs have internal clamping diodes and are AC coupled (see Fig.3).
- All outputs and input/outputs are protected against static charge under normal handling and connection to V_{DD} and V_{SS} .
- For details of I²C-bus timing see Fig.8.
- For details of RAM timing see Fig.9.
- For details of synchronization timing see Fig.5.
- For details of display output timing see Fig.7.
- The I²C-bus timings are referred to $V_{IH} = 3$ V and $V_{IL} = 1.5$ V. For waveforms see Fig.8.
- The memory interface timings are referred to $V_{IL} = 1.5$ V. For waveforms see Fig.9.

SAAS243 SERIES

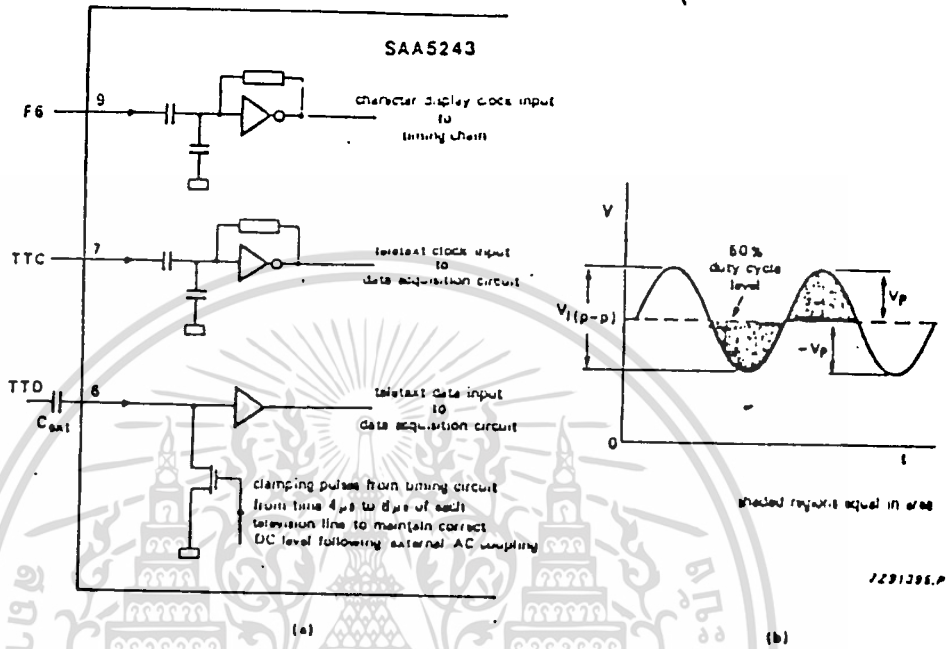


Fig.3 (a) F8, TTC and TTD input circuitry (b) input waveform parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

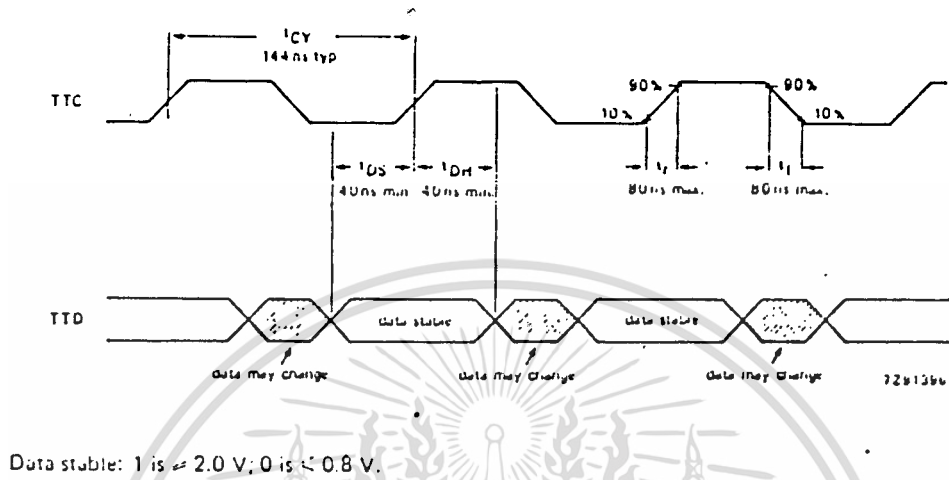


Fig.4 Teletext data input timing.

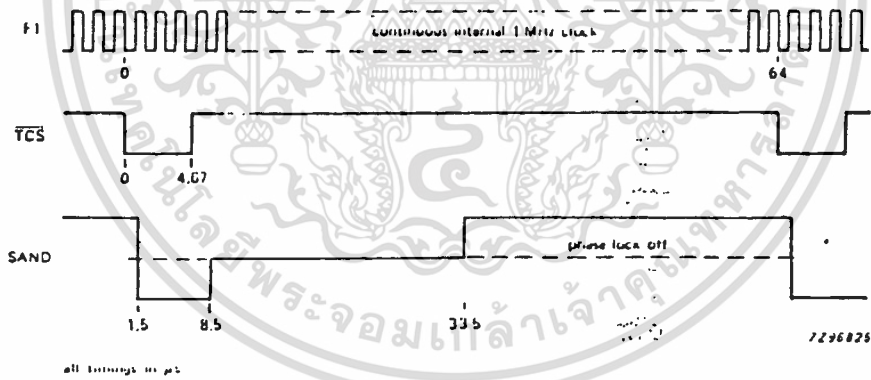


Fig.5 Synchronization timing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

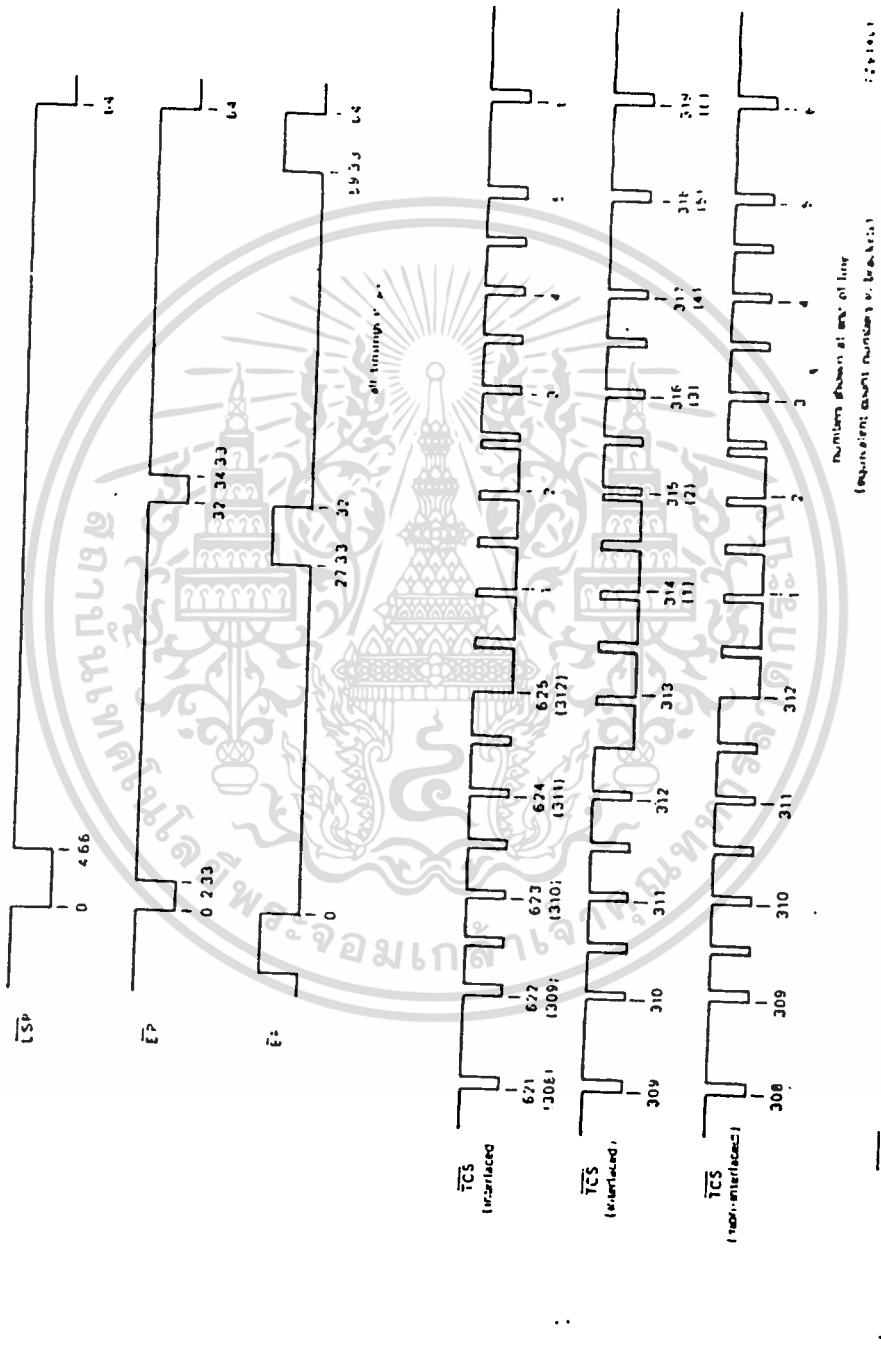


Fig.6 Composite sync waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

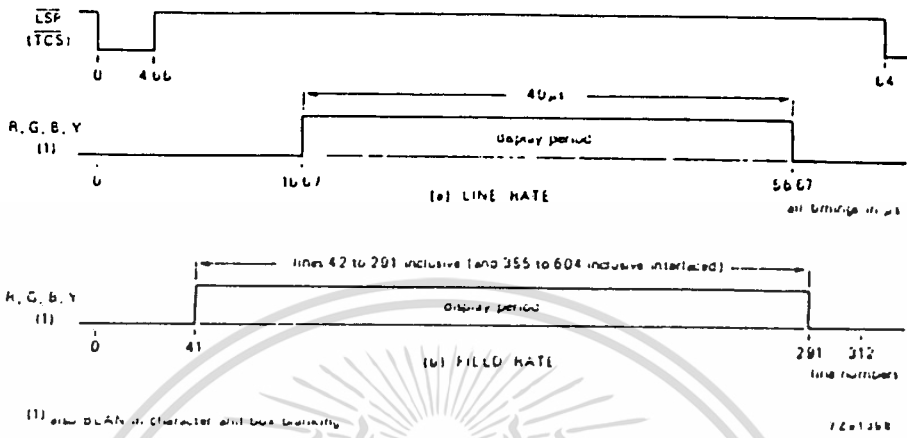


Fig.7 Display output timing (a) line rate (b) field rate.

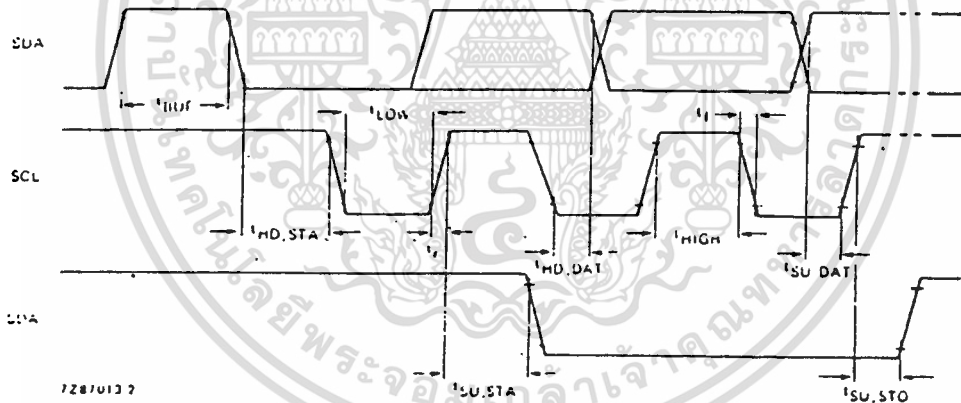


Fig.8 I²C-bus timing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAA5243 SERIES

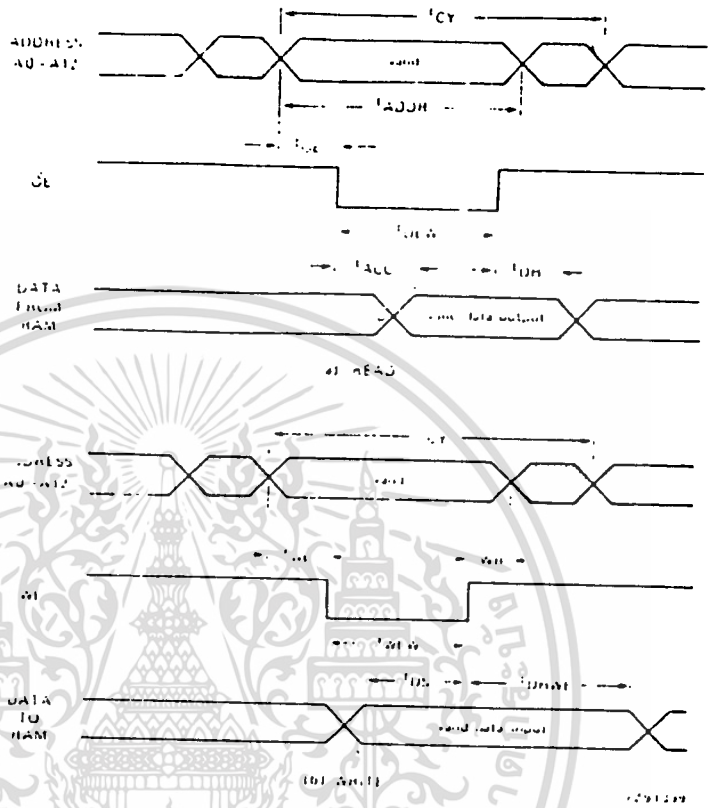


Fig 9 memory interface (a) read (b) write

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAA5243 SERIES

APPLICATION INFORMATION (continued)

ECCT page memory organization

The organization of a page memory is shown in Fig. 11. The ECCT provides an additional row compared with first generation decoders bringing the display format up to 40 characters by 25 rows. Rows 0 to 23 form the teletext page as broadcast and row 24 is the extra row available for user generated status messages.

A MORE DETAILED DESCRIPTION OF ECCT OPERATION AND APPLICATION IS AVAILABLE ON REQUEST

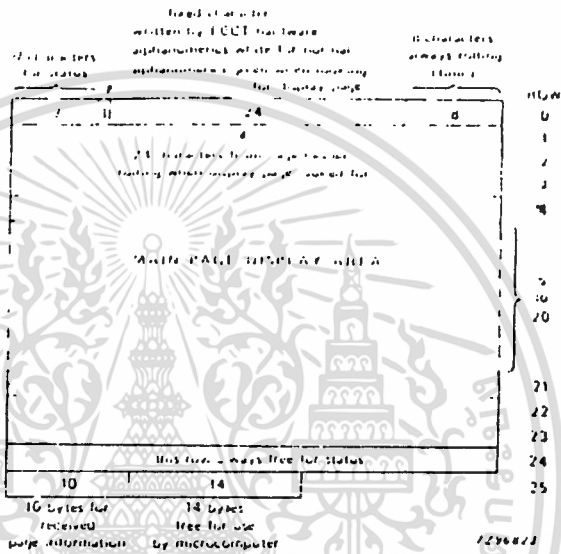


Fig. 11 Page memory organization.

Table 1 Row 25 received control data format

D0	PU0	PT0	MU0	MT0	HU0	HT0	C7	C11	MAG0	0
D1	PU1	PT1	MU1	MT1	HU1	HT1	C8	C12	MAG1	0
D2	PU2	PT2	MU2	MT2	HU2	C5	C9	C13	MAG2	0
D3	PU3	PT3	MU3	C4	HU3	C6	C10	C14	0	0
D4	HAM.ER	HAM.ER	HAM.ER	HAM.ER	HAM.ER	HAM.ER	HAM.ER	HAM.ER	FOUND	0
D5	0	0	0	0	0	0	0	0	0	PBLF
D6	0	0	0	0	0	0	0	0	0	0
D7	0	0	0	0	0	0	0	0	0	0
Column	0	1	2	3	4	5	6	7	8	9

Where:

MAG	magzmm	} page number	MU	minutes units	} page sub-code
PU	page units		MT	minutes tens	
PT	page tens		HU	hours units	
PBLF	page being looked for	HT	hours tens		
FOUND	LOW for page has been found		C4-C14	transmitted control bits	
HAM.ER	Hamming error in corresponding byte				

Row 0

Row 0 is for the page header. The first seven columns (0 to 6) are free for status messages. The eighth is an alphanumeric white or green control character, written automatically by ECCT to give a green rolling header when a page is being looked for. The last eight characters are for rolling time.

Row 25

The first 10 bytes of row 25 contain control data relating to the received page. Seven digits are used to identify a page as shown in Table 1. The remaining 14 bytes are free for use by the microcomputer.

Register maps

ECCT mode registers R1 to R11 are shown in Table 2. R1 to R10 are WRITE only; R11 is READ/WRITE.

Register map (R3), for page requests, is shown in detail in Table 3.

Table 2 ECCT register map

D7	D6	D5	D4	D3	D2	D1	D0	
TA	Z-P/8 BIT	ACQ ON/OFF	EXTENSION PACK/ENABLE	DEW/FULL FIELD	TCS ON	T1	T0	R1 Mode
—	BANK SELECT A2	ACQ CCT A1	ACQ CCT A0	TB	START COLUMN SC2	START COLUMN SC1	START COLUMN SC0	R2 Page request address
—	—	—	PRD4	PRD3	PRD2	PRD1	PRD0	R3 Page request data
—	—	—	—	—	A2	A1	A0	R4 Display chapter
BKND OUT	BKND IN	COR OUT	COR IN	TEXT OUT	TEXT IN	PON OUT	PON IN	R5 Display control (normal)
BKND OUT	BKND IN	CUR OUT	CUR IN	TEXT OUT	TEXT IN	PON OUT	PON IN	R6 Display control (newflash/subtitle)
STATUS HOW BTM TOP	CURSOR ON	CONCEAL REVLAL	TOP BOTTOM	SINGLE/DOUBLE HEIGHT	BOX ON 24	BOX ON 123	BOX ON 0	R7 Display mode
—	—	—	—	CLLAK MEM.	A2	A1	A0	R8 Active chapter
—	—	—	R4	R3	R2	R1	R0	R9 Active row
—	—	C5	C4	C3	C2	C1	C0	R10 Active column
D7 (R/W)	D6 (R/W)	D5 (R/W)	D4 (R/W)	D3 (R/W)	D2 (R/W)	D1 (R/W)	D0 (R/W)	R11 Active data

— bit does not exist

Notes to Table 2

The arrows shown on the right of the register map indicate that the register auto-increments to the next one on the following I²C transmission byte. TA and TB must be logic 0 for normal operation.

All bits in registers R1 to R10 are cleared to logic 0 on power-up except bits D0 and D1 of registers R5 and R6 which are set to logic 1.

All memory is cleared to '0' (00100000) on power-up, except row 0 column 7 chapter 0, which is 'alpha white' (00000111) as the acquisition circuit is enabled but all pages are on hold.

SAA5243 SERIES

APPLICATION INFORMATION (continued)

Table 2 (continued)

Where:

R1 Mode

T0, T1

TCS ON

DEW/FULL FIELD

7 + P/8 BIT

TA, TB

R2 Page request address

START COLUMN

ACQ CCT

BANK SELECT

R3 Page request data

R4 Display chapter

R5, R6 Display control

PON

TEXT

COR

BKGD

These functions have IN and OUT referring to inside and outside the boxing function respectively.

R7 Display mode

BOX ON 0 (1-23, 24)

STATUS ROW BTM/TOP

R8 to R11

interface/non-interface 312, 313 line control

text composite sync or direct sync select

field-flyback or full channel mode

7 bits with parity checking or 8-bit mode

test bits; 0 for normal operation

start column for page request data

selects one of four acquisition circuits

selects bank of four pages being addressed for acquisition

see Table 3

determines which of the 8 pages is displayed

for normal and newflash/subtitle

picture on

text on

contrast reduction on

background colour on

boxing function allowed on row 0 (row 1-23, 24)

row 25 displayed above or below the main text

active chapter, row, column and data information written to or read from page memory via the I²C bus

Table 3 Register map for page requests (R3)

Start Column	PRD4	PRD3	PRD2	PRD1	PRD0
0	Do care Magazine	$\overline{\text{HOLD}}$	MAG2	MAG1	MAG0
1	Do care Page tens	PT3	PT2	PT1	PT0
2	Do care Page units	PU3	PU2	PU1	PU0
3	Do care Hours tens	X	X	HT1	HT0
4	Do care Hours units	HU3	HU2	HU1	HU0
5	Do care Minutes tens	X	MT2	MT1	MT0
6	Do care Minutes units	MU3	MU2	MU1	MU0

Notes to Table 3

Abbreviations are as for Table 1 except for DO CARE bits.

When the DO CARE bit is set to logic 1 this means the corresponding digit is to be taken into account for page requests. If the DO CARE bit is set to logic 0 the digit is ignored. This allows, for example, 'normal' or 'timed page' selection.

If HOLD is set LOW, the page is held and not updated.

There are four groups of data shown in Table 3, one for each acquisition circuit (four simultaneous page requests).

Columns auto-increment on successive I²C transmission bytes.

APPLICATION INFORMATION (continued)

CHARACTER SETS

Several versions of the ECCT are available, offering a variety of character sets. The full character sets are shown in Tables 4A to 4J.

The world system teletext specification allows the selection of national character sets via the page header transmission bits, C12 to C14. These bits are automatically decoded by the ECCT, the resulting character sets are shown in Tables 6A to 6D. For certain languages, control software processing of the extension packet data may be required for optimum useage of the range of available characters. See Fig. 12 for alphanumeric and graphic options.

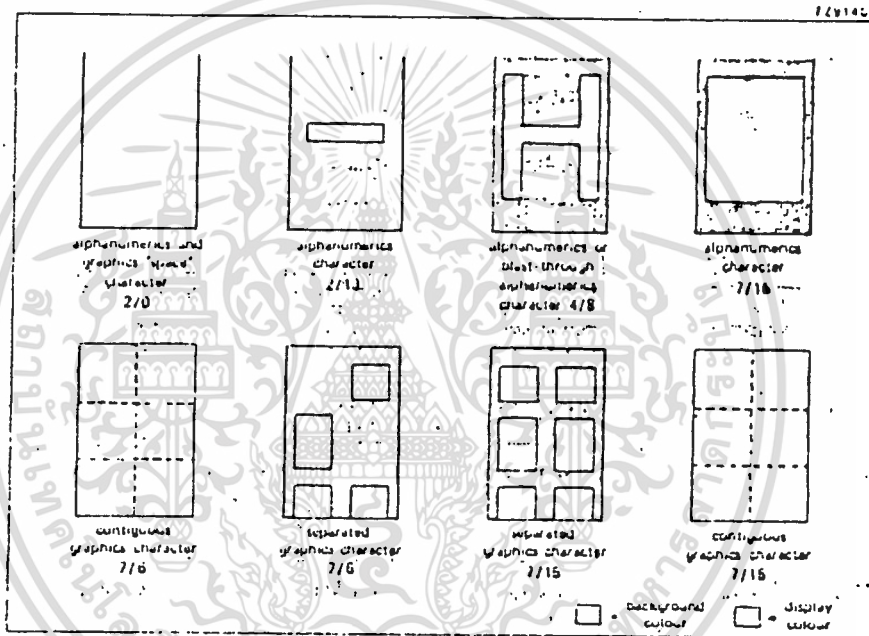


Fig.12 Alphanumeric and graphic options.

Table 4a Character data input decoding, West European languages (SAA5243P/E/M2)

b ₇ b ₆ b ₅ b ₄	column																	
	0	1	2	2*	3	3*	4	5	6	6*	7	7*	8	8	12	13	14	15
0 0 0 0	alpha- numeric black	graphics black	□	□	0	□	S	P	°	□	p	□	@	É	é	à	i	À
0 0 0 1	alpha- numeric red	graphics red	!	□	1	□	A	Q	a	□	q	□	□	é	ü	é	ü	À
0 0 1 0	alpha- numeric green	graphics green	”	□	2	□	B	R	b	□	r	□	¿	ä	ä	ä	ü	É
0 0 1 1	alpha- numeric yellow	graphics yellow	#	□	3	□	C	S	c	□	s	□	£	#	£	é	c	£
0 1 0 0	alpha- numeric blue	graphics blue	\$	□	4	□	D	T	d	□	t	□	\$	£	\$	i	\$	£
0 1 0 1	alpha- numeric magenta	graphics magenta	%	□	5	□	E	U	e	□	u	□	£	£	ä	À	£	Ö
0 1 1 0	alpha- numeric cyan	graphics cyan	&	□	6	□	F	V	f	□	v	□	£	Ö	ö	ö	ö	ö
0 1 1 1	alpha- numeric white	graphics white	'	□	7	□	G	W	g	□	w	□	?	£	£	£	£	£
1 0 0 0	blank	control display	(□	8	□	H	X	h	□	x	□		ö	ö	ö	ö	£
1 0 0 1	steady	control- display graphics)	□	9	□	I	Y	i	□	y	□	£	ä	é	ü	é	£
1 0 1 0	end line	interlaced graphics	*	□	:	□	J	Z	j	□	z	□	£	ü	i	ç	ä	ä
1 0 1 1	start line	ESC	+	□	:	□	K	A	k	□	a	□	£	£	£	£	£	£
1 1 0 0	normal height	black back- ground	□	□	<	□	L	O	l	□	ö	□	£	£	£	£	£	£
1 1 0 1	double height	non- black- ground	-	□	=	□	M	U	m	□	ü	□	£	£	£	£	£	£
1 1 1 0	SU	hard graphics	□	□	>	□	N	^	n	□	ß	□	£	£	£	£	£	£
1 1 1 1	SI	release graphics	/	□	?	□	O	□	o	□	£	£	£	£	£	£	£	£

* These control characters are reserved for compatibility with other data codes
** These control characters are prefixed before each line begins

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION (continued)

Table 4b Character data input decoding, East European languages (SAA5243P/H)

Hex	Binary	Control	Graphics	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0000	0000	0	alph- numerals black	graphics black	0	1	2	3	4	5	6	7	8	9	0	1	2	3	4
0001	0001	1	alph- numerals red	graphics red	!	1	A	Q	a	q	°	é	é	é	č	đ			
0010	0010	2	alph- numerals green	graphics green	"	2	B	R	b	r	ä	ä	ä	z	č	đ			
0011	0011	3	alph- numerals yellow	graphics yellow	#	3	C	S	c	s	ó	ú	E	A	Z	I			
0100	0100	4	alph- numerals blue	graphics blue	¤	4	D	T	d	t	š	x	č	ň	ı	ł			
0101	0101	5	alph- numerals magenta	graphics magenta	%	5	E	U	e	u	Ł	Ł	Ł	Ł	Ł	Ł	Ł	Ł	Ł
0110	0110	6	alph- numerals cyan	graphics cyan	&	6	F	V	f	v	ø	ø	ø	ø	ø	ø	ø	ø	ø
1111	1111	7	alph- numerals white	graphics white	?	7	G	W	g	w	?	?	?	?	?	?	?	?	?
1000	1000	8	flash	conceal display	(8	H	X	h	x	ö	ö	ö	ö	ö	ö	ö	ö	ö
1001	1001	9	steady	conspicuous graphics)	9	I	Y	i	y	ü	ä	ü	ä	ü	ä	ü	ä	ü
1010	1010	10	wide base	isolated graphics	*	10	J	Z	j	z	ß	ü	š	z	š	ř			
1011	1011	11	start bus	ESC	+	11	K	Ä	k	ä	Ä	Ä	Ä	Ä	Ä	Ä	Ä	Ä	Ä
1100	1100	12	normal height	black back- ground	,	12	L	S	l	s	o	o	z	s	z	ř			
1101	1101	13	double height	new back- ground	=	13	M	Ä	m	ä	U	A	Y	Ł	Ł	Ł	Ł	Ł	Ł
1110	1110	14	SO	hold graphics	.	14	N	İ	n	ı	ı	ı	ı	ı	ı	ı	ı	ı	ı
1111	1111	15	SI	release graphics	/	15	O	İ	o	ı	ı	ı	ı	ı	ı	ı	ı	ı	ı

* These control characters are reserved for compatibility with other data codes
 ** These control characters are assumed before each new page

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4c Character data input decoding, Arabic and English languages (SAA5243P/K)

S T S	L ₂ L ₁ L ₀	O ₂ O ₁ O ₀	Column															
			0	1	2	2*	3	3*	4	5	6	6*	7	7*	8	8	12	12
0 0 0 0		numeric data	graphics data			0		@	P		p		8	.	a	Y		
0 0 0 1	1	numeric data	graphics data	!		1		A	Q	a		q		£		£		
0 0 1 0	2	numeric data	graphics data	"		2		B	R	b		r		£	£	£		
0 0 1 1	3	numeric data	graphics data	£		3		C	S	c		s		£	£	£		
0 1 0 0	4	numeric data	graphics data	\$		4		D	T	d		t		£	£	£		
0 1 0 1	5	numeric data	graphics data	%		5		E	U	e		u		£	£	£		
0 1 1 0	6	numeric data	graphics data	&		6		F	V	f		v		£	£	£		
0 1 1 1	7	numeric data	graphics data	'		7		G	W	g		w		£	£	£		
1 1 1 0	8	ligature	... and digits	(8		H	X	h		x)	^	£		
1 1 1 1	9	control	... and digits)		9		I	Y	i		y		(9	£		
1 0 1 0	10	and data	numeric data	*		:		U	Z	u		z		£	£	£		
1 0 1 1	11	start data	TWIST	+		:		K	k			£	£	£	£	£		
1 1 0 0	12	normal height	black back-ground	<		<		L	l			£	£	£	£	£		
1 1 0 1	13	short height	black back-ground	-		=		M	m			£	£	£	£	£		
1 1 1 0	14	SO	black graphics	.		>		N	n			£	£	£	£	£		
1 1 1 1	15	SI	reverse graphics	/		?		O	#	o		#		?	o	£		

* These control characters are reserved for compatibility with other data codes
 ** These control characters are prohibited before each row begins

222660 2

APPLICATION INFORMATION (continued)

Table 4d Character data input decoding, Arabic and Hebrew languages (SAA5243P/L)

8 7 6 5 4 3 2 1 0 0 0 0 0		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0 0 0 0	0	alpha-numeric blank	graphic blank	0	@	P	N]]	8	0	α	Δ]]]]
0 0 0 1	1	alpha-numeric red	graphic red	!	1	A	Q]]]]]]]]]]
0 0 1 0	2	alpha-numeric green	graphic green	"	2	B	R]]]]]]]]]]
0 0 1 1	3	alpha-numeric yellow	graphic yellow	£	3	C	S	T]]]]]]]]]
0 1 0 0	4	alpha-numeric blue	graphic blue	\$	4	D	T]]]]]]]]]]
0 1 0 1	5	alpha-numeric magenta	graphic magenta	%	5	E	U]]]]]]]]]]
0 1 1 0	6	alpha-numeric cyan	graphic cyan	&	6	F	V]]]]]]]]]]
0 1 1 1	7	alpha-numeric white	graphic white	'	7	G	W]]]]]]]]]]
1 0 0 0	8	Flash	control double	(8	H	X]]]]]]]]]]
1 0 0 1	9	steady	contiguous graphics)	9	I	Y]]]]]]]]]]
1 0 1 0	10	end doc	extended graphics	*	:	J	Z]]]]]]]]]]
1 0 1 1	11	start doc	TWIST	+	;	K	←]]]]]]]]]]
1 1 0 0	12	normal height	black back-ground	^	<	L]]]]]]]]]]]
1 1 0 1	13	double height	non black-ground	~	=	M	→]]]]]]]]]]
1 1 1 0	14	SO	non graphics]	>	N	↑]]]]]]]]]]
1 1 1 1	15	SI	reverse graphics	/	?	O	#]]]]]]]]]]

* These control characters are reserved for compatibility with off-page scans.
 ** These control characters are reserved before next run begins.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes to Table 4

1. Control characters shown in columns 0 and 1 are normally displayed as spaces.
2. Codes may be referred to by column and row. For example 2/5 refers to %.
3. Black represents displayed colour. White represents background.
4. Character rectangle shown as follows: □
5. National option characters are shown in Table 6.
6. Characters 8/6, 8/7, 9/5, 9/6 and 9/7 are special characters (for /E and /H character tables only) to combine with character 8/5.
7. With bit 8 = 0 national option character will be decoded according to the setting of control bits C12 to C14 (see Table 6).



Purchase of Philips' I²C components conveys a license under the Philips' I²C patent to use the components in the I²C-system provided the system conforms to the I²C specifications defined by Philips.

SAA5243 SERIES

APPLICATION INFORMATION (continued)

Table 5 SAA5243 basic character matrix

2/0	2/1	2/2	2/3	2/4	2/5	2/6	2/7	2/8	2/9	2/10	2/11	2/12	2/13	2/14	2/15
3/0	3/1	3/2	3/3	3/4	3/5	3/6	3/7	3/8	3/9	3/10	3/11	3/12	3/13	3/14	3/15
4/0	4/1	4/2	4/3	4/4	4/5	4/6	4/7	4/8	4/9	4/10	4/11	4/12	4/13	4/14	4/15
5/0	5/1	5/2	5/3	5/4	5/5	5/6	5/7	5/8	5/9	5/10	5/11	5/12	5/13	5/14	5/15
6/0	6/1	6/2	6/3	6/4	6/5	6/6	6/7	6/8	6/9	6/10	6/11	6/12	6/13	6/14	6/15
7/0	7/1	7/2	7/3	7/4	7/5	7/6	7/7	7/8	7/9	7/10	7/11	7/12	7/13	7/14	7/15
NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC

Where: NC national option character position.

2281405

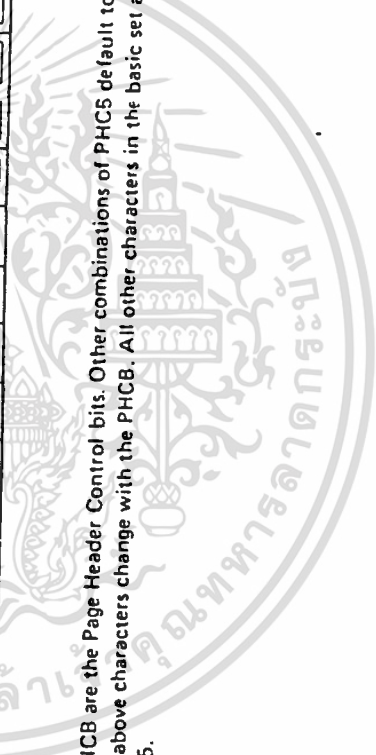
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 6a SAA5243P/E/M2 national option character set

LANGUAGE	PHCB (1)		CHARACTER POSITION (COLUMN/RC/M)													
	C12	C14	2/3	2/4	4/0	5/11	5/12	5/13	5/14	5/15	6/0	7/11	7/12	7/13	7/14	
ENGLISH	0	0	£	¤	©	†	‡	↑	↑	#	—	¼		¾	÷	
GERMAN	0	0	#	¤	¤	¤	¤	¤	¤	¤	°	ä	ö	ü	ß	
SWEDISH	0	1	#	¤	¤	¤	¤	¤	¤	¤	¤	ä	ö	ø	ü	
ITALIAN	0	1	£	¤	¤	¤	¤	¤	¤	#	¤	¤	¤	¤	ı	
FRENCH	1	0	é	ı	ä	é	é	é	ı	#	é	é	ö	ü	ç	
SPANISH	1	0	ç	ı	ı	é	é	ı	ı	ü	ı	ü	ı	é	á	

22226597

(1) Where PHCB are the Page Header Control bits. Other combinations of PHCS default to English. Only the above characters change with the PHCB. All other characters in the basic set are shown in Table 5.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION (continued)

Table 6b SAA5243P/H national option character set

LANGUAGE	PHCB (1)		CHARACTER POSITION (COLUMN/ROW)													
	C1	C14	2/3	2/4	4/6	5/11	5/12	5/13	5/14	5/15	6/6	7/11	7/12	7/13	7/14	
POLISH	0	0	#	ń	ą	z	z	z	ć	ó	ó	z	z	z	z	z
GERMAN	0	0	#	ß	ä	ä	ä	ü	ü	ü	ö	ö	ö	ü	ü	ü
SWEDISH	0	1	#	å	ä	ä	ä	ö	ö	ö	ö	ö	ö	ö	ö	ö
SERBO-CROAT	1	0	#	š	č	č	č	š	š	š	š	š	š	š	š	š
CZECHOSLOVAK	1	1	#	č	č	č	č	š	š	š	š	š	š	š	š	š
RUMANIAN	1	1	#	ș	ț	ț	ț	ș	ș	ș	ș	ș	ș	ș	ș	ș

7222658 1

(1) Where PHCB are the Page Header Control bits. Other combinations of PHCB default to German. Only the above characters change with the PHCB. All other characters in the basic set are shown in Table 5.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 6c SAA5243P/K national option character set

	2	3	4	5	6	7		2	3	4	5	6	7
0	□	0	@	P	—	p	0	□	0	أ	ب	—	ل
1	!	1	A	Q	a	q	1	!	1	ع	ف	ق	ك
2	”	2	B	R	b	r	2	”	2	ج	ح	ط	ظ
3	£	3	C	S	c	s	3	£	3	ب	م	ن	ه
4	\$	4	D	T	d	t	4	\$	4	ك	م	ن	ه
5	%	5	E	U	e	u	5	%	5	ت	ث	د	ذ
6	&	6	F	V	f	v	6	ج	6	ل	م	ن	ه
7	'	7	G	W	g	w	7	ز	7	ا	ب	ح	د
8	(8	H	X	h	x	8)	8	ج	ح	ط	ظ
9)	9	I	Y	i	y	9	(9	و	ز	ح	ط
10	*	:	J	Z	j	z	10	*	:	ك	م	ن	ه
11	+	;	K	+	k	¼	11	+	;	ن	ه	ح	ط
12	,	<	L	½	l		12	,	>	ب	ح	ط	ظ
13	-	=	M	+	m	¾	13	-	=	ب	ح	ط	ظ
14	.	>	N	↑	n	÷	14	.	<	ب	ح	ط	ظ
15	/	?	O	#	o	☒	15	/	?	ب	ح	ط	ظ
LANGUAGE	ENGLISH						ARABIC						
PHCB ⁽¹⁾ C12 C13 C14	0 0 0						1 1 1						

222290

(1) Where PHCB are the Page Header Control bits. Other combinations of PHCB default to English.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAA5243 SERIES

APPLICATION INFORMATION (continued)

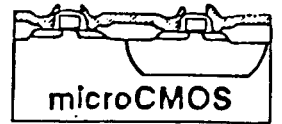
Table 6d SAA5243P/L national option character set

	2	3	4	5	6	7		2	3	4	5	6	7
0	□	0	@	P	N	I	0	□	0	ا	ب	ج	د
1	!	1	A	Q	U	□	1	!	1	هـ	و	ز	ح
2	"	2	B	R	ا	U	2	"	2	ط	ي	ك	ل
3	£	3	C	S	T	□	3	£	3	م	ن	هـ	و
4	\$	4	D	T	□	□	4	\$	4	ز	ح	ط	ي
5	%	5	E	U	I	□	5	%	5	ك	ل	م	ن
6	&	6	F	V	I	□	6	&	6	و	ز	ح	ط
7	'	7	G	W	□	□	7	'	7	ي	ك	ل	م
8	(8	H	X	□	□	8	(8	ن	هـ	و	ز
9)	9	I	Y	'	□	9)	9	ح	ط	ي	ك
10	*	:	J	Z	□	□	10	*	:	ك	ل	م	ن
11	+	:	K	↑	□	□	11	+	:	و	ز	ح	ط
12	,	<	L	↓	□	□	12	,	<	ي	ك	ل	م
13	-	=	M	→	□	□	13	-	=	ن	هـ	و	ز
14	.	>	N	↑	□	□	14	.	>	ح	ط	ي	ك
15	/	?	O	#	□	□	15	/	?	ا	ب	ج	د
LANGUAGE	HEBREW/ENGLISH						ARABIC						
PHCB (1) (C12, C13, C14)	1 0 1						1 1 1						

1222/89

(1) Where PHCB are the Page Header Control bits. Other combinations of PHCB default to English.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NMC6164AN/6164AN-L 8192 x 8-Bit Static RAM

March 1987

General Description

The NMC6164A/6164AN-L is an 8192 by 8-bit, new generation, static RAM. It is fabricated with National's proprietary microCMOS double-polysilicon technology which combines high performance and high density with low power consumption and excellent reliability.

The NMC6164A/6164AN-L operates with a single 5V power supply with $\pm 10\%$ tolerance. Additional battery back-up operation is available (L version) for data retention down to 2V, with low standby current.

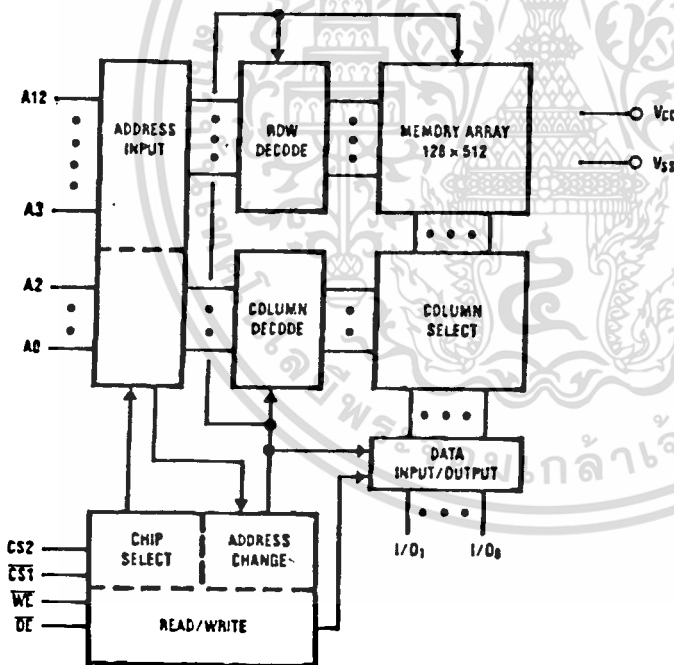
Packaging is available in standard 28-pin plastic DIP.

In addition to the inputs and outputs being TTL compatible, the outputs are also CMOS compatible, in that capacitive loads are driven to V_{CC} or V_{SS} .

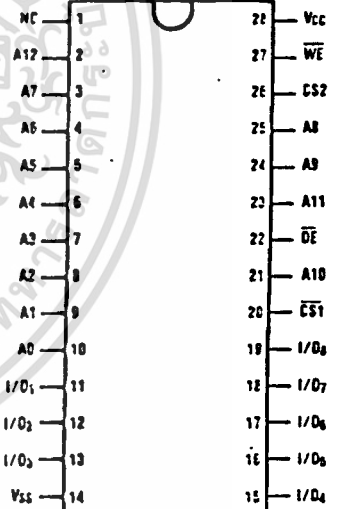
Features

- Single power supply: 5V $\pm 10\%$
- Fast access time 45 ns/55 ns/70 ns max
- Equal access and cycle times
- Completely static RAM: no clock or timing strobe required
- Low standby power and low power operation
Standby: 10 μ W, typical
Operation: 10 mW/MHz, typical
- Battery back-up operation available (L version) with data retention supply voltage: 2V-5.5V
- Common data input and output, TRI-STATE[®] output
- TTL compatible: all inputs and outputs
- CMOS compatible: outputs drive capacitive loads to V_{CC} or V_{SS}
- Standard 28-pin package configuration

Block and Connection Diagrams



Dual-In-Line Package



Top View

TL/D/8808-2

Order Number NMC6164AN
or NMC6164AN-L
See NS Package Number N28B

TL/D/8808-1

Order Number	NMC6164AN-45L	NMC6164AN-45	NMC6164AN-55L	NMC6164AN-55	NMC6164AN-70L	NMC6164AN-70
Parameter						
Access Time (ns)	45	45	55	55	70	70
I _{CC} Standby, CMOS	100 μ A	2 mA	100 μ A	2 mA	100 μ A	2 mA

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Voltage on Any Pin Relative to V_{SS}	-0.6V to +7V
Storage Temperature, T_{STG}	-55°C to +125°C
Temperature Under Bias, T_{BIAS}	-10°C to +85°C
Power Dissipation, P_D	1.0W
Current Through Any Pin	100 mA

ESD rating to be determined.

Recommended DC Operating Conditions

	Min	Max	Units
V_{CC} Supply Voltage	4.5	5.5	V
V_{SS} Supply Voltage	0	0	V
V_{IH} , Input High Voltage (Logic 1)			
TTL	2.2	6.0	V
CMOS	$V_{CC} - 0.2$	$V_{CC} + 0.2$	V
V_{IL} , Input Low Voltage (Logic 0)			
TTL	-0.3	0.8	V
CMOS	-0.3	0.2	V
T_{OPR} , Operating Temp	0	70	°C

DC Electrical Characteristics at recommended operating conditions

Symbol	Parameter	Conditions	Min	Max	Units
I_{LI}	Input Leakage Current	$V_{IN} = V_{SS}$ to V_{CC}	-2	2	μA
I_{LO}	Output Leakage Current	$\overline{CS1} = V_{IH}$ or $CS2 = V_{IL}$ or $\overline{OE} = V_{IH}$ $V_{I/O} = V_{SS}$ to V_{CC}	-2	2	μA
I_{CC}	Active Quiescent Current, TTL	All Inputs at TTL Levels		25	mA
I_{CC}	Active Quiescent Current, CMOS	All Inputs at CMOS Levels		2	mA
				100	μA
I_{CC1}	Average Operating Current, TTL	$I_{RC} = I_{RC} \text{ Min}$ $\overline{CS1} = V_{IL}$ TTL and $CS2 = V_{IH}$ TTL $I_{I/O} = 0 \text{ mA}$ All Inputs at TTL Levels		50	mA
	Average Operating Current, CMOS	$I_{RC} = I_{RC} \text{ Min}$ $\overline{CS1} = V_{IL}$ CMOS and $CS2 = V_{IH}$ CMOS $I_{I/O} = 0 \text{ mA}$ All Inputs at CMOS Levels		30	mA
I_{SB}	Standby Power Supply Current	$\overline{CS1} = V_{IH}$ TTL or $CS2 = V_{IL}$ TTL		4	mA
				2	mA
I_{SB1}	Standby Power Supply Current	$\overline{CS1} = V_{IH}$ CMOS or $CS2 = V_{IL}$ CMOS		2	mA
				100	μA
V_{OL}	Output Low Voltage, TTL	$I_{OL} = 8 \text{ mA}$		0.4	V
	Output Low Voltage, CMOS	$I_{OL} = \pm 10 \mu A$	-0.2	0.2	V
V_{OH}	Output High Voltage, TTL	$I_{OH} = -4.0 \text{ mA}$	2.4		V
	Output High Voltage, CMOS	$I_{OH} = \pm 10 \mu A$	$V_{CC} - 0.2$	$V_{CC} + 0.2$	V

Capacitance

Symbol	Parameter	Conditions	Max	Units
C_{IN}	Input Capacitance	$V_{IN} = 0V$ (Note 5)	8	pF
$C_{I/O}$	Input/Output Capacitance	$V_{I/O} = 0V$ (Note 5)	10	pF

Truth Table

Mode	\overline{WE}	$\overline{CS1}$	$CS2$	\overline{OE}	I/O	Current
Not Selected (Power Down)	•	H	•	•	Hi-Z	I_{SB}, I_{SB1}
	•	•	L	•	Hi-Z	I_{SB}, I_{SB1}
Output Disabled	H	L	H	H	Hi-Z	I_{CC}, I_{CC1}
Read	H	L	H	L	D_{OUT}	I_{CC}, I_{CC1}
Write	L	L	H	•	D_{IN}	I_{CC}, I_{CC1}

*Don't Care (H or L) H = Logic HIGH Level L = Logic LOW Level

AC Electrical Characteristics* (Note 1)

Symbol	Parameter	NMC6164AN/6164AN-L						Units
		-45		-55		-70		
		Min	Max	Min	Max	Min	Max	
READ CYCLE (Note 4)								
t _{RC}	Read Cycle Time	45		55		70		ns
t _{AA}	Address Access Time		45		55		70	ns
t _{CO1}	Chip Selection ($\overline{CS1}$) to Output Valid		45		55		70	ns
t _{CO2}	Chip Selection (CS2) to Output Valid		45		55		70	ns
t _{OE}	Output Enable (\overline{OE}) to Output Valid		20		25		30	ns
t _{LZ1}	Chip Selection ($\overline{CS1}$) to Output Active (Note 12)	15		15		15		ns
t _{LZ2}	Chip Selection (CS2) to Output Active (Note 12)	15		15		15		ns
t _{OLZ}	Output Enable (\overline{OE}) to Output Active (Note 12)	5		5		5		ns
t _{HZ1}	Chip Deselection ($\overline{CS1}$) to Output in Hi-Z (Notes 2 and 3)	0	20	0	25	0	30	ns
t _{HZ2}	Chip Deselection (CS2) to Output in Hi-Z (Notes 2 and 3)	0	20	0	25	0	30	ns
t _{OZH}	Output Disable (\overline{OE}) to Output in Hi-Z (Notes 2 and 3)	0	15	0	20	0	25	ns
t _{OHA}	Output Hold from Address Change	5		5		5		ns
WRITE CYCLE								
t _{WC}	Write Cycle Time	45		55		70		ns
t _{CW1}	Chip Selection ($\overline{CS1}$) to End of Write (Note 10)	40		50		60		ns
t _{CW2}	Chip Selection (CS2) to End of Write	40		50		60		ns
t _{AS}	Address Setup Time (Note 7)	0		0		0		ns
t _{AW}	Address Valid to End of Write	40		50		60		ns
t _{WP}	Write Pulse Width (Note 6)	35		40		50		ns
t _{WR1}	Write Recovery Time from $\overline{CS1}$ (Note 8)	0		0		0		ns
t _{WR2}	Write Recovery Time from CS2 (Note 8)	0		0		0		ns
t _{WHZ}	Beginning of Write to Output in Hi-Z (Note 9)	0	15	0	20	0	25	ns
t _{DW}	Data Valid to Write Time Overlap	20		25		35		ns
t _{DH}	Data Hold from End of Write	0		0		0		ns
t _{OZH}	Output Disable (\overline{OE}) to Output in Hi-Z	0	15	0	20	0	25	ns
t _{OW}	Output Active from End of Write	0		0		0		ns

*Applies to Standard and L Versions.

Note 1: AC test conditions T_A = 0°C to +70°C, V_{CC} = 5V ± 10%.

Note 2: t_{LZ} and t_{OZH} are defined as the time at which the outputs achieve the open circuit condition and are determined as:
 High to TRI-STATE, measured V_{OH} (DC) - 0.10V
 Low to TRI-STATE, measured V_{OL} (DC) + 0.10V

Note 3: At any given temperature and voltage condition, t_{LZ} MAX is less than t_{LZ} MIN, both for a given device and from device to device (guaranteed, not tested).

Note 4: \overline{WE} is high for read cycle.

Note 5: T_A = 25°C, f = 1.0 MHz. This parameter is sampled and not 100% tested.

Note 6: A write occurs during the overlap (t_{WP}) of a low $\overline{CS1}$ and a high CS2 and a low \overline{WE} .

Note 7: t_{AS} is measured from the address changes to the beginning of the write.

Note 8: t_{WR} is measured from the earliest of $\overline{CS1}$ or \overline{WE} going high or CS2 going low to the end of the write cycle.

Note 9: If $\overline{CS1}$ is low and CS2 is high during this period, I/O pins are in the output state. At this time, the data input signals of opposite phase to the outputs must not be applied.

Note 10: If the $\overline{CS1}$ low transition occurs simultaneously with the \overline{WE} low transition or after the \overline{WE} transition, the outputs will remain in a Hi-Z state.

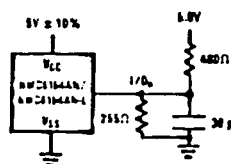
Note 11: CS2 controls the address buffers, \overline{WE} buffer, $\overline{CS1}$ buffer, D_{IN} buffer, and \overline{OE} buffer. When CS2 controls the data retention mode, all inputs (address, I/O, $\overline{CS1}$, \overline{OE}) can be in the high impedance state. When $\overline{CS1}$ controls the data retention mode, CS2 must be at V_{IN}, CMOS. All other input levels (address, \overline{OE} , \overline{WE} , I/O) can be in the high impedance state.

Note 12: Output active level is defined as steady state TRI-STATE level ± 0.1V.

AC Test Conditions

Input pulse levels	V _{IH} = 3.0V, V _{IL} = 0.0V
Input rise and fall times	5 ns
All Input timing reference levels	1.5V
Output timing reference levels	V _{OH} = 2.0V, V _{OL} = 0.8V

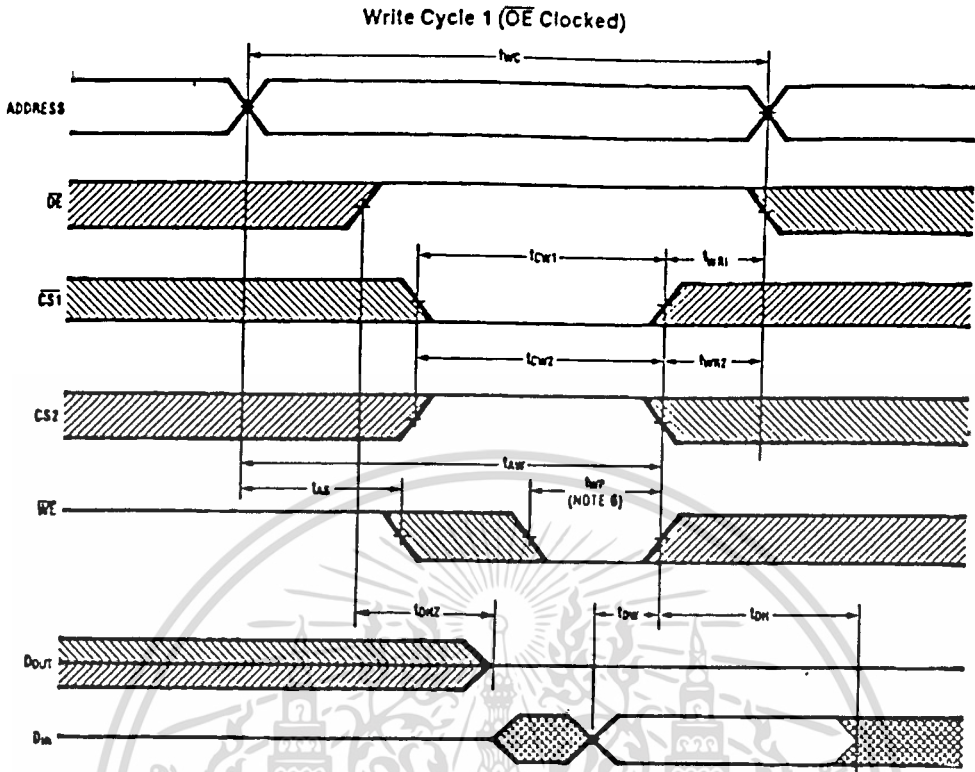
AC Test Load



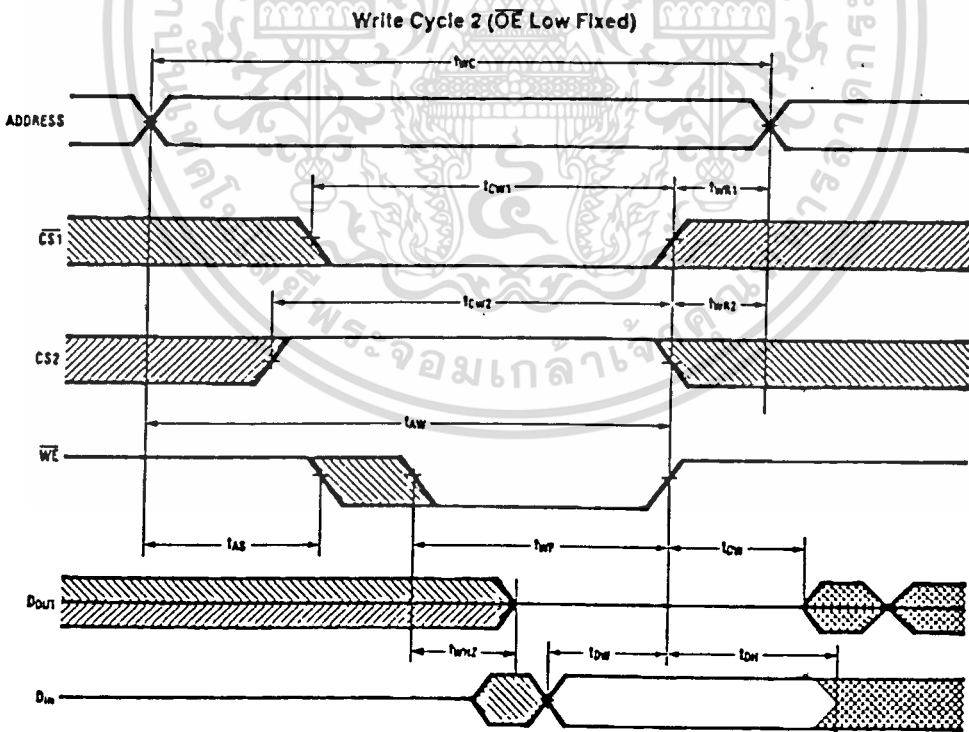
(Including Jig & Probe Capacitance)

TL/E:860E-3

Timing Waveforms



TL/D/8806-4



TL/D/8806-5

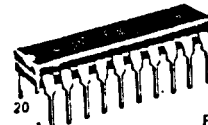
Advance Information

COLOR TELEVISION
RGB to PAL/NTSC ENCODER

COLOR TELEVISION RGB to PAL/NTSC ENCODER

... an integrated circuit used to generate a composite TV signal from baseband red, blue, green and sync inputs. The MC1377 has color subcarrier oscillator, voltage controlled 90° phase shifter, two DSB suppressed carrier chroma modulators, RGB input matrices and blanking level clamps. It can be operated with very few external parts, but has the pinouts for a fully implemented, top-quality composite signal. It is ideal for encoding signals from color cameras and graphics generators.

- Reference Oscillator Self-Contained Or Externally Driven
- Nominal 90° ±3.0° Axes Are Optionally Trimmable
- Simple PAL/NTSC Switch
- Luminance And Chroma Channels Can Accept Delay Line/Bandpass Elements Or Direct Connection
- Provides DC Reference To Permit Direct Drive To RF Modulator



P SUFFIX
PLASTIC PACKAGE
CASE 738

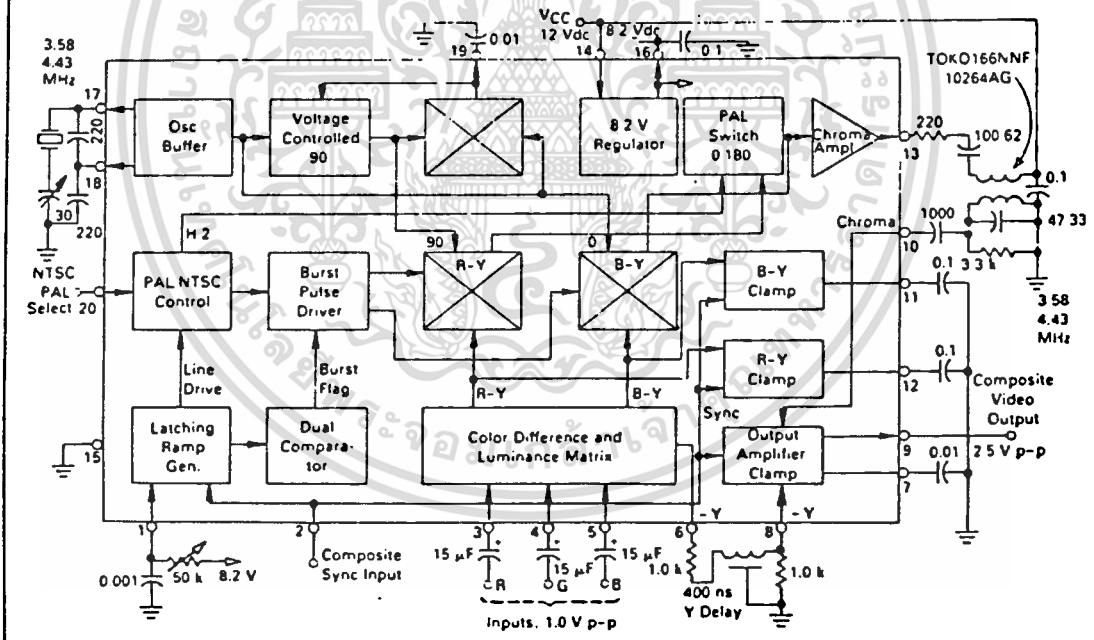
DW SUFFIX
PLASTIC PACKAGE
CASE 751D
(SO-20L)



ORDERING INFORMATION

Device	Temperature Range	Package
MC1377DW	0-70°C	SO-20L
MC1377P		Plastic DIP

FIGURE 1 — BLOCK DIAGRAM AND APPLICATION CIRCUIT



This document contains information on a new product. Specifications and information herein are subject to change without notice.

MC1377

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V _{CC}	15	Vdc
8.2 Vdc Regulator Output Current	I _{REG}	10	mAdc
Operating Temperature	T _A	0 to +70	°C
Storage Temperature	T _{stg}	-65 to +150	°C
Junction Temperature	T _{J(max)}	150	°C
Power Dissipation, package Derate above 25°C	P _D	1.25 10	W mW/°C

RECOMMENDED OPERATING CONDITIONS

Supply Voltage	12 ± 1.2	Vdc
Sync Tip Level	-0.5 to +1.0	Vdc
Sync, Blanking Level	+1.7 to +8.2	
Red, Green, Blue Inputs (Saturated)	1.0	V _{p-p}

ELECTRICAL CHARACTERISTICS (V_{CC} = 12 Vdc, T_A = 25°C, Circuit Of Figure 1 Unless Otherwise Noted.)

Characteristic	Pin No.	Min	Typ	Max	Unit
Supply Current	14	20	32	40	mAdc
Oscillator Amplitude	18	—	0.5	—	V _(p-p)
External Subcarrier Input (Oscillator Components Removed)	17	—	0.25	—	V _{RMS}
Subcarrier Input: Resistance	17	—	5.0	—	kΩ
Capacitance		—	2.0	—	pF
Modulation Angle (R-Y) to (B-Y)	—	85	90	95	Degrees
(R-Y) Angle Adjustment	19	—	0.25	—	Deg/μA
R, G, B Input For 100% Color Saturation	3, 4, 5	—	1.0	—	V _(p-p)
R, G, B Input: Resistance	3, 4, 5	—	10	—	kΩ
Capacitance		—	2.0	—	pF
Sync Threshold (See Figure 2e)	2	—	1.7	—	V
Sync Input Resistance (Input > 1.7 V)	2	—	10	—	kΩ
Chroma Output Level At 100% Saturation	13	—	1.0	—	V _(p-p)
Chroma Output Resistance	13	—	50	—	Ω
Chroma Input Level For 100% Saturation	10	—	0.7	—	V _(p-p)
Chroma Input: Resistance	10	—	10	—	kΩ
Capacitance		—	2.0	—	pF
Composite Output, 100% Saturation (See Figure 2d)	9	—	0.6	—	V _(p-p)
Sync Luminance		—	1.4	—	
Chroma Burst		—	1.7	—	
Output Impedance (See Note 1)	9	—	50	—	Ω
Luminance Bandwidth (3 dB, Less Delay Line)	9	—	8.0	—	MHz
Subcarrier Leakage In Output	9	—	20	—	mV _(p-p)

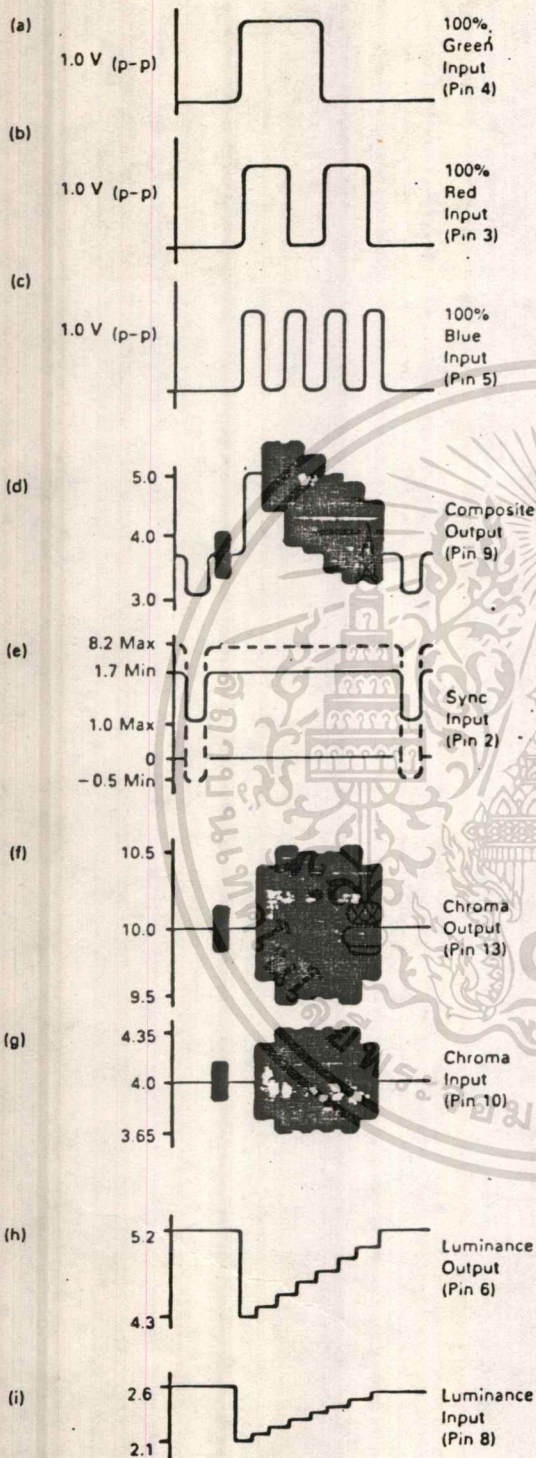
Note 1: Output Impedance can be reduced to less than 10Ω by using a 150Ω output load from Pin 9 to ground. Power supply current will increase to about 60 mA.

See Application Note AN932 for further information.

MOTOROLA LINEAR/INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 2 — SIGNAL VOLTAGES
(CIRCUIT VALUES OF FIGURE 1)



APPLICATION NOTES

R.G.B. Inputs should be set up to be 1.0 V p-p for fully saturated levels. This is not arbitrary, since sync and burst levels are internally fixed. The large (15 μ F) input capacitors of Figure 1 are needed for the 50 60 Hz vertical component.

Subcarrier Oscillator. The internal common-collector Colpitts can be free run or it can easily be pulled in by a lightly coupled signal from a "master" into Pin 17. Also, it can be disabled entirely and a 0.25 V_{RMS} signal driven into Pin 17.

Modulator Phase Angles are quite accurately established internally. Taking (B-Y) as 0°, burst is at 180°, and the angle of (R-Y) is 90° \pm 3.0°. The (R-Y) angle can be "tweaked." For example, 470 k Ω from Pin 19 to ground will increase the (R-Y) to (B-Y) angle about 3.0°. Pulling Pin 19 up will decrease the angle.

Composite Output is dc referenced and can be direct coupled to an RF modulator as shown in Figure 3. In this case, the 8.2 V regulator output of the MC1377 is divided down to 5.8 V to provide the zero carrier reference to Pin 1 of the MC1374.

Burst Generation is provided by a sync triggered ramp on Pin 1 and two internal level sensors. Since the early part of this ramp is used, it is quite accurate. Fixed R-C values are feasible, as shown in Figure 3.

Sync Input can be varied over a wide latitude but nevertheless must be applied correctly. The typical ac coupled sync signal has very little positive value and will require a pull-up resistor to 8.2 Vdc at the input. The sync input is a 10 k Ω /10 k Ω divider in the base of a common emitter stage. For PAL operation, the correctly serrated vertical sync interval must be used, in order to continuously trigger the PAL flip-flop. "Block" vertical sync can be used for NTSC.

(R-Y)(B-Y)(-Y) signals are generated to NTSC values (\pm 5.0%) in the input matrices. They are dc clamped at black level by a sync driven clamp. Burst amplitude is internally fixed to correspond to sync level, allowing for 3.0 dB loss in the chroma bandpass filter. If the filter is not used, as shown in Figure 3, a resistor divider should be inserted between Pin 13 and Pin 10 to provide the proper chroma level. When the chroma bandpass is not used, the (-Y) delay line should also be removed, but the 1.0 k/1.0 k divider from Pin 6 to Pin 8 should be retained.

MC1377

FIGURE 3 — COUPLING THE MC1377 TO THE MC1374 RF MODULATOR

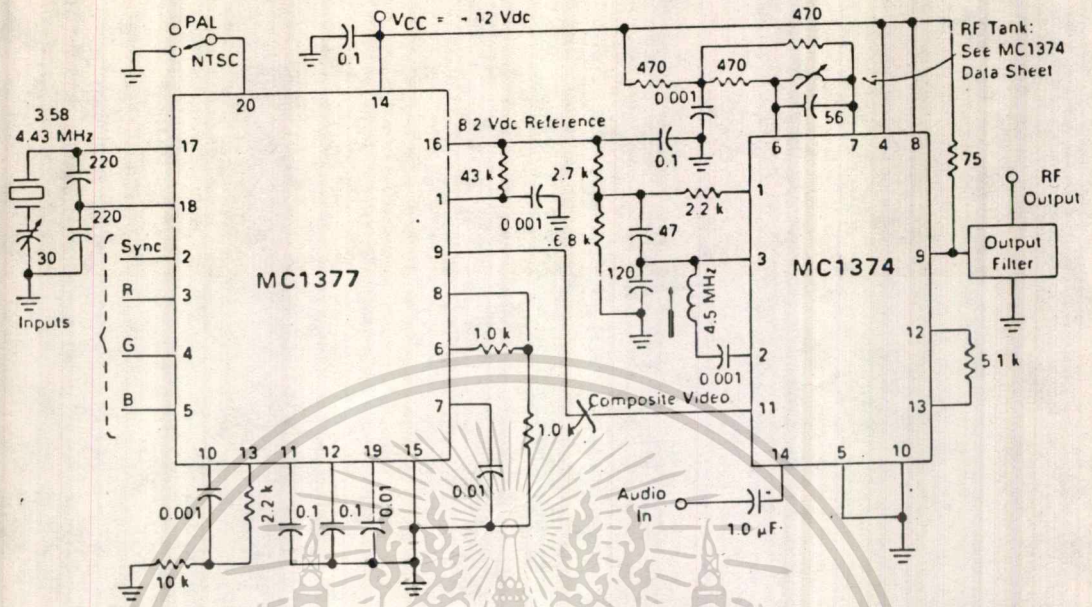


FIGURE 4 — VECTORSCOPE DISPLAY OF 100% SATURATED NTSC COLOR BARS

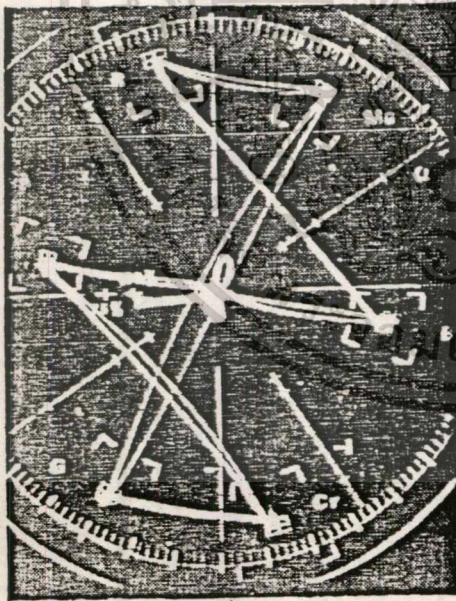
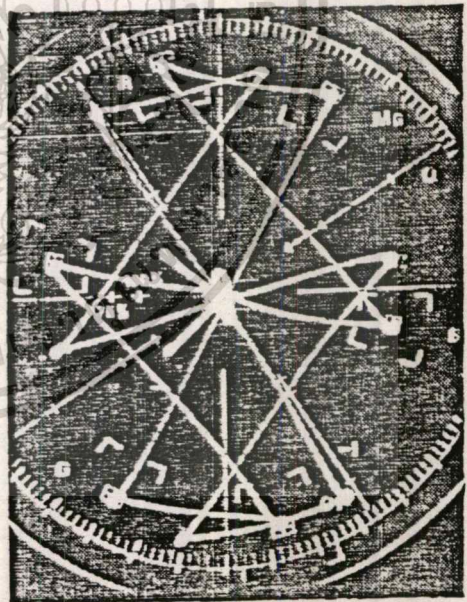


FIGURE 5 — 100% SATURATED PAL COLOR BARS ON NTSC VECTORSCOPE



MOTOROLA LINEAR/INTERFACE DEVICES

8048AH/8035AHL/8049AH 8039AHL/8050AH/8040AHL HMOS SINGLE-COMPONENT 8-BIT MICROCOMPUTER

- High Performance HMOS II :
- Reduced Power Consumption
- Interval Timer/Event Counter
- Compatible with 8080/8085 Peripherals
- Two Single Level Interrupts
- Easily Expandable Memory and I/O
- Single 5-Volt Supply
- Up to 1.36 μ Sec Instruction Cycle
- Over 96 Instructions; 90% Single Byte
- All Instructions 1 or 2 cycles

The Intel MCS[®]-48 family are totally self-sufficient, 8-bit parallel computers fabricated on single silicon chips using Intel's advanced N-channel silicon gate HMOS process.

The family contains 27 I/O lines, an 8-bit timer/counter, and on-board oscillator/clock circuits. For systems that require extra capability, the family can be expanded using MCS[®]-80/MCS[®]-85 peripherals.

To minimize development problems and provide maximum flexibility, a logically and functionally pin-compatible version of the ROM devices with UV-erasable user-programmable EPROM program memory is available with minor differences.

These microcomputers are designed to be efficient controllers as well as arithmetic processors. They have extensive bit handling capability as well as facilities for both binary and BCD arithmetic. Efficient use of program memory results from an instruction set consisting mostly of single byte instructions and no instructions over 2 bytes in length.

Device	Internal Memory		RAM Standby
8050AH	4K \times 8 ROM	256 \times 8 RAM	yes
8049AH	2K \times 8 ROM	128 \times 8 RAM	yes
8048AH	1K \times 8 ROM	64 \times 8 RAM	yes
8040AHL	none	256 \times 8 RAM	yes
8039AHL	none	128 \times 8 RAM	yes
8035AHL	none	64 \times 8 RAM	yes

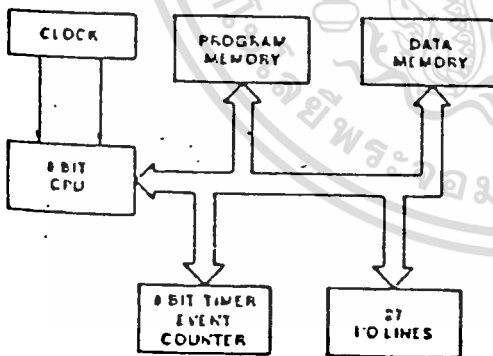


Figure 1.
Block Diagram

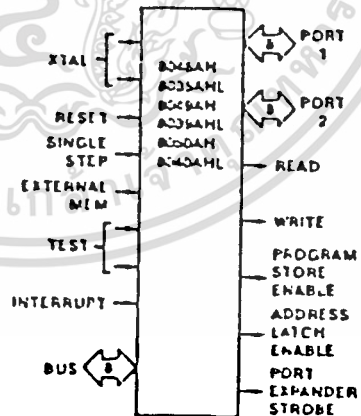


Figure 2.
Logic Symbol

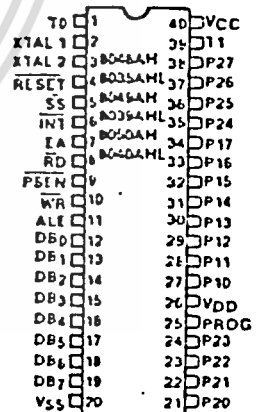


Figure 3.
Pin Configuration

Table 1. Pin Description

Symbol	Pin No.	Function	Symbol	Pin No.	Function
VSS	20	Circuit GND potential	RD	8	Output strobe activated during a BUS read. Can be used to enable data onto the bus from an external device.
VDD	26	+5V during normal operation. Low power standby pin.			Used as a read strobe to external data memory. (Active low)
VCC	40	Main power supply; +5V during operation.	RESET	4	Input which is used to initialize the processor. (Active low) (Non TTL V _{IH})
PROG	25	Output strobe for 8243 I/O expander.			Used during power down.
P10-P17 Port 1	27-34	8-bit quasi-bidirectional port.			Used during ROM verification.
P20-P23 Port 2	21-24 35-38	8-bit quasi-bidirectional port. P20-P23 contain the four high order program counter bits during an external program memory fetch and serve as a 4-bit I/O expander bus for 8243.	WR	10	Output strobe during a bus write. (Active low)
DB0-DB7 BUS	12-19	True bidirectional port which can be written or read synchronously using the RD, WR strobes. The port can also be statically latched.			Used as write strobe to external data memory.
		Contains the 8 low order program counter bits during an external program memory fetch, and receives the addressed instruction under the control of PSEN. Also contains the address and data during an external RAM data store instruction, under control of ALE, RD, and WR.	ALE	11	Address latch enable. This signal occurs once during each cycle and is useful as a clock output.
T0	1	Input pin testable using the conditional transfer instructions JTO and JNT0. T0 can be designated as a clock output using ENT0 CLK instruction			The negative edge of ALE strobes address into external data and program memory.
T1	39	Input pin testable using the JT1, and JNT1 instructions. Can be designated the timer/counter input using the STRT CNT instruction.	PSEN	9	Program store enable. This output occurs only during a fetch to external program memory. (Active low)
INT	6	Interrupt input. Initiates an interrupt if interrupt is enabled. Interrupt is disabled after a reset. Also testable with conditional jump instruction. (Active low) interrupt must remain low for at least 3 machine cycles for proper operation.	SS	5	Single step input can be used in conjunction with ALE to "single step" the processor through each instruction. (Active Low)
					Used in sync mode
			EA	7	External access input which forces all program memory fetches to reference external memory. Useful for emulation and debug. (Active high)
					Used during ROM verification (12V)
			XTAL1	2	One side of crystal input for internal oscillator. Also input for external source. (Non TTL V _{IH})
			XTAL2	3	Other side of crystal input.

Table 2. Instruction Set

Accumulator			
Mnemonic	Description	Bytes	Cycles
ADD A, R	Add register to A	1	1
ADD A, @R	Add data memory to A	1	1
ADD A, # data	Add immediate to A	2	2
ADDC A, R	Add register with carry	1	1
ADDC A, @R	Add data memory with carry	1	1
ADDC A, # data	Add immediate with carry	2	2
ANL A, R	And register to A	1	1
ANL A, @R	And data memory to A	1	1
ANL A, # data	And immediate to A	2	2
ORL A, R	Or register to A	1	1
ORL A, @R	Or data memory to A	1	1
ORL A, # data	Or immediate to A	2	2
XRL A, R	Exclusive or register to A	1	1
XRL A, @R	Exclusive or data memory to A	1	1
XRL A, # data	Exclusive or immediate to A	2	2
INC A	Increment A	1	1
DEC A	Decrement A	1	1
CLR A	Clear A	1	1
CPL A	Complement A	1	1
DA A	Decimal adjust A	1	1
SWAP A	Swap nibbles of A	1	1
RL A	Rotate A left	1	1
RLC A	Rotate A left through carry	1	1
RR A	Rotate A right	1	1
RRC A	Rotate A right through carry	1	1

Input/Output			
Mnemonic	Description	Bytes	Cycles
IN A, P	Input port to A	1	2
OUT P, A	Output A to port	1	2
ANL P, # data	And immediate to port	2	2
ORL P, # data	Or immediate to port	2	2
INS A, BUS	Input BUS to A	1	2
OUTL BUS, A	Output A to BUS	1	2
ANL BUS, # data	And immediate to BUS	2	2
ORL BUS, # data	Or immediate to BUS	2	2
MOVD A, P	Input expander port to A	1	2
MOVD P, A	Output A to expander port	1	2
ANLD P, A	And A to expander port	1	2
ORLD P, A	Or A to expander port	1	2

Registers			
Mnemonic	Description	Bytes	Cycles
INC R	Increment register	1	1
INC @R	Increment data memory	1	1
DEC R	Decrement register	1	1

Branch			
Mnemonic	Description	Bytes	Cycles
JMP addr	Jump unconditional	2	2
JMPP @A	Jump indirect	1	2
DJNZ R, addr	Decrement register and skip	2	2
JC addr	Jump on carry = 1	2	2
JNC addr	Jump on carry = 0	2	2
JZ addr	Jump on A zero	2	2
JNZ addr	Jump on A not zero	2	2
JTD addr	Jump on T0 = 1	2	2
JNT0 addr	Jump on T0 = 0	2	2
JT1 addr	Jump on T1 = 1	2	2
JNT1 addr	Jump on T1 = 0	2	2
JFO addr	Jump on F0 = 1	2	2
JF1 addr	Jump on F1 = 1	2	2
JTF addr	Jump on timer flag	2	2
JNI addr	Jump on INT = 0	2	2
JBb addr	Jump on accumulator bit	2	2

Subroutine			
Mnemonic	Description	Bytes	Cycles
CALL addr	Jump to subroutine	2	2
RET	Return	1	2
RETR	Return and restore status	1	2

Flags			
Mnemonic	Description	Bytes	Cycles
CLRC	Clear carry	1	1
CP# C	Complement carry	1	1
CLR F0	Clear flag 0	1	1
CP# F0	Complement flag 0	1	1
CLR F1	Clear flag 1	1	1
CP# F1	Complement flag 1	1	1

Table 2. Instruction Set (Continued)

Data Moves			
Mnemonic	Description	Bytes	Cycles
MOV A, R	Move register to A	1	1
MOV A, @R	Move data memory to A	1	1
MOV A, # data	Move immediate to A	2	2
MOV R, A	Move A to register	1	1
MOV @R, A	Move A to data memory	1	1
MOV R, # data	Move immediate to register	2	2
MOV @R, # data	Move immediate to data memory	2	2
MOV A, PSW	Move PSW to A	1	1
MOV PSW, A	Move A to PSW	1	1
XCH A, R	Exchange A and register	1	1
XCH A, @R	Exchange A and data memory	1	1
XCHD A, @R	Exchange nibble of A and register	1	1
MOVX A, @R	Move external data memory to A	1	2
MOVX @R, A	Move A to external data memory	1	2
MOVP A, @A	Move to A from current page	1	2
MOVP3 A, @	Move to A from page 3	1	2

Timer Counter			
Mnemonic	Description	Bytes	Cycles
MOV A, T	Read timer/counter	1	1
MOV T, A	Load timer/counter	1	1
STAT T	Start timer	1	1
STAT CNT	Start timer	1	1
STOP TCNT	Stop timer/counter	1	1
EN TCNTI	Enable timer/counter interrupt	1	1
DIS TCNTI	Disable timer/counter interrupt	1	1

Control			
Mnemonic	Description	Bytes	Cycles
ENI	Enable external interrupt	1	1
DISI	Disable external interrupt	1	1
SEL RB0	Select register bank 0	1	1
SEL RB1	Select register bank 1	1	1
SEL MB0	Select memory bank 0	1	1
SEL MB1	Select memory bank 1	1	1
ENTD CLK	Enable clock output on T0	1	1

Mnemonic	Description	Bytes	Cycles
NOP	No operation	1	1
IDL	Select Idle Operation	1	1

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias ... 0°C to 70°C
 Storage Temperature -65°C to +150°C
 Voltage On Any Pin With Respect
 to Ground -0.5V to +7V
 Power Dissipation 1.5 Watt

*NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

D.C. CHARACTERISTICS: ($T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = V_{DD} = 5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

Symbol	Parameter	Limits			Unit	Test Conditions	Device
		Min	Typ	Max			
V _{IL}	Input Low Voltage (All Except RESET, X1, X2)	-5		.8	V		All
V _{IL1}	Input Low Voltage (RESET, X1, X2)	-5		.6	V		All
V _{IH}	Input High Voltage (All Except XTAL1, XTAL2, RESET)	2.0		V _{CC}	V		All
V _{IH1}	Input High Voltage (X1, X2, RESET)	3.8		V _{CC}	V		All
V _{OL}	Output Low Voltage (BUS)			.45	V	I _{OL} = 2.0 mA	All
V _{OL1}	Output Low Voltage (RD, WR, PSEN, ALE)			.45	V	I _{OL} = 1.8 mA	All
V _{OL2}	Output Low Voltage (FROG)			.45	V	I _{OL} = 1.0 mA	All
V _{OL3}	Output Low Voltage (All Other Outputs)			.45	V	I _{OL} = 1.6 mA	All
V _{OH}	Output High Voltage (BUS)	2.4			V	I _{OH} = -400 μ A	All
V _{OH1}	Output High Voltage (RD, WR, PSEN, ALE)	2.4			V	I _{OH} = -100 μ A	All
V _{OH2}	Output High Voltage (All Other Outputs)	2.4			V	I _{OH} = -40 μ A	All

D.C. CHARACTERISTICS: ($T_A = 0^\circ\text{C}$ to 70°C ; $V_{CC} = V_{DD} = 5\text{V} \pm 10\%$; $V_{SS} = 0\text{V}$) (Continued)

Symbol	Parameter	Limits			Unit	Test Conditions	Device
		Min	Typ	Max			
I_{L1}	Leakage Current (T1, INT)			≤ 10	μA	$V_{SS} \leq V_{IN} \leq V_{CC}$	All
I_{LI1}	Input Leakage Current (P10-P17, P20-P27, EA, \overline{SS})			-500	μA	$V_{SS} + .45 \leq V_{IN} \leq V_{CC}$	All
I_{LI2}	Input Leakage Current \overline{RESET}	20		300	μA	$V_{SS} \leq V_{IN} \leq 3.8\text{V}$	All
I_{LO}	Leakage Current (BUS, T0) (High Impedance State)			≤ 10	μA	$V_{SS} \leq V_{IN} \leq V_{CC}$	All
I_{DD}	V_{DD} Supply Current (RAM Standby)		3	5	mA		8048AH 8035AHL
			4	7	mA		8049AH 8039AHL
			5	10	mA		8050AH 8040AHL
$I_{DD} + I_{CC}$	Total Supply Current*		30	65	mA		8048AH 8035AHL
			35	70	mA		8049AH 8039AHL
			40	80	mA		8050AH 8040AHL
V_{DD}	RAM Standby Voltage	2.2		5.5	V	Standby Mode Reset $\leq V_{IL1}$	All

* $I_{CC} + I_{DD}$ is measured with all outputs disconnected; \overline{SS} , \overline{RESET} , and \overline{INT} equal to V_{CC} ; EA equal to V_{SS} .

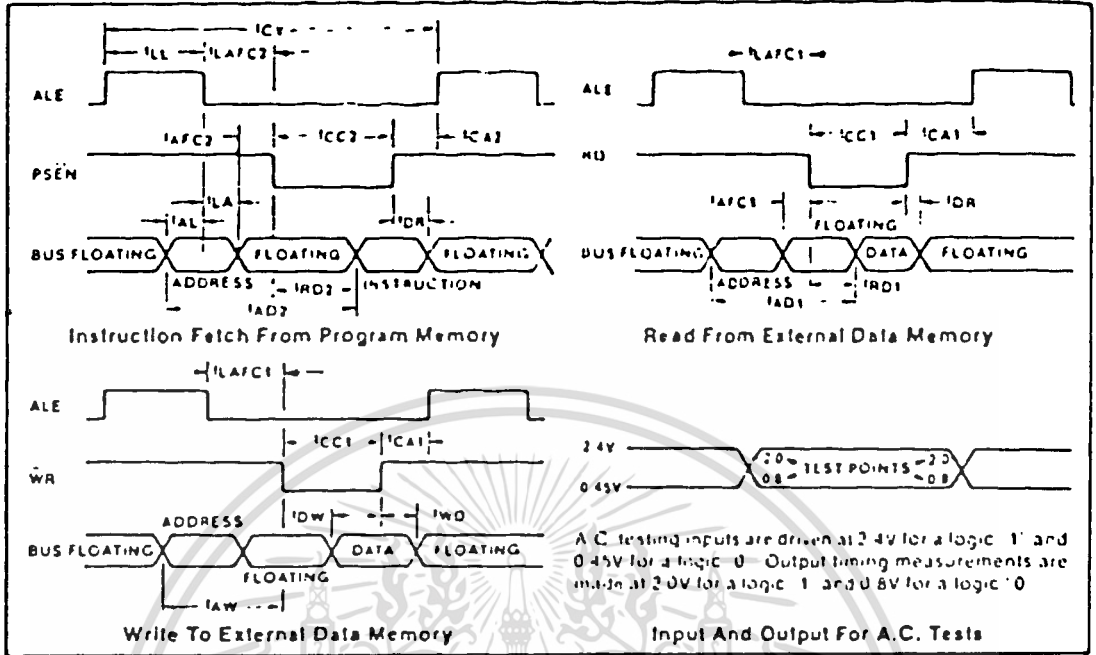
A.C. CHARACTERISTICS: ($T_A = 0^\circ\text{C}$ to 70°C ; $V_{CC} = V_{DD} = 5\text{V} \pm 10\%$; $V_{SS} = 0\text{V}$)

Symbol	Parameter	f (f) (Note 3)	11 MHz		Unit	Conditions (Note 1)
			Min	Max		
t	Clock Period	1/xlat freq	90.9	1000	ns	(Note 3)
t _{LL}	ALE Pulse Width	3.5t-170	150		ns	
t _{AL}	Addr Setup to ALE	2t-110	70		ns	(Note 2)
t _{LA}	Addr Hold from ALE	t-40	50		ns	
t _{CC1}	Control Pulse Width ($\overline{\text{RD}}$, $\overline{\text{WR}}$)	7.5t-200	480		ns	
t _{CC2}	Control Pulse Width ($\overline{\text{PSEN}}$)	6t-200	350		ns	
t _{DW}	Data Setup before $\overline{\text{WR}}$	6.5t-200	390		ns	
t _{WD}	Data Hold after $\overline{\text{WR}}$	t-50	40		ns	
t _{DR}	Data Hold ($\overline{\text{RD}}$, $\overline{\text{PSEN}}$)	1.5t-30	0	110	ns	
t _{RD1}	$\overline{\text{RD}}$ to Data in	6t-170		375	ns	
t _{RD2}	$\overline{\text{PSEN}}$ to Data in	4.5t-170		240	ns	
t _{AW}	Addr Setup to $\overline{\text{WR}}$	5t-150	300		ns	
t _{AD1}	Addr Setup to Data ($\overline{\text{RD}}$)	10.5t-220		730	ns	
t _{AD2}	Addr Setup to Data ($\overline{\text{PSEN}}$)	7.5t-200		460	ns	
t _{AFC1}	Addr Float to $\overline{\text{RD}}$, $\overline{\text{WR}}$	2t-40	140		ns	(Note 2)
t _{AFC2}	Addr Float to $\overline{\text{PSEN}}$	5t-40	10		ns	(Note 2)
t _{LAFC1}	ALE to Control ($\overline{\text{RD}}$, $\overline{\text{WR}}$)	3t-75	200		ns	
t _{LAFC2}	ALE to Control ($\overline{\text{PSEN}}$)	1.5t-75	60		ns	
t _{CA1}	Control to ALE ($\overline{\text{RD}}$, $\overline{\text{WR}}$, $\overline{\text{PROG}}$)	t-65	25		ns	
t _{CA2}	Control to ALE ($\overline{\text{PSEN}}$)	4t-70	290		ns	
t _{CP}	Port Control Setup to $\overline{\text{PROG}}$	1.5t-60	50		ns	
t _{PC}	Port Control Hold to $\overline{\text{PROG}}$	4t-210	100		ns	
t _{FR}	$\overline{\text{PROG}}$ to P2 Input Valid	6.5t-170		650	ns	
t _{PF}	Input Data Hold from $\overline{\text{PROG}}$	t-50	0	140	ns	
t _{DP}	Output Data Setup	6t-190	250		ns	
t _{PD}	Output Data Hold	1.5t-90	40		ns	
t _{PP}	$\overline{\text{PROG}}$ Pulse Width	10.5t-250	200		ns	
t _{PL}	Port 2 I/O Setup to ALE	4t-200	110		ns	
t _{LP}	Port 2 I/O Hold to ALE	5t-50	15		ns	
t _{PV}	Port Output from ALE	4.5t-100		510	ns	
t _{OPRR}	TD Rep Rate	2t	270		ns	
t _{CY}	Cycle Time	15t	135	15.0	μs	

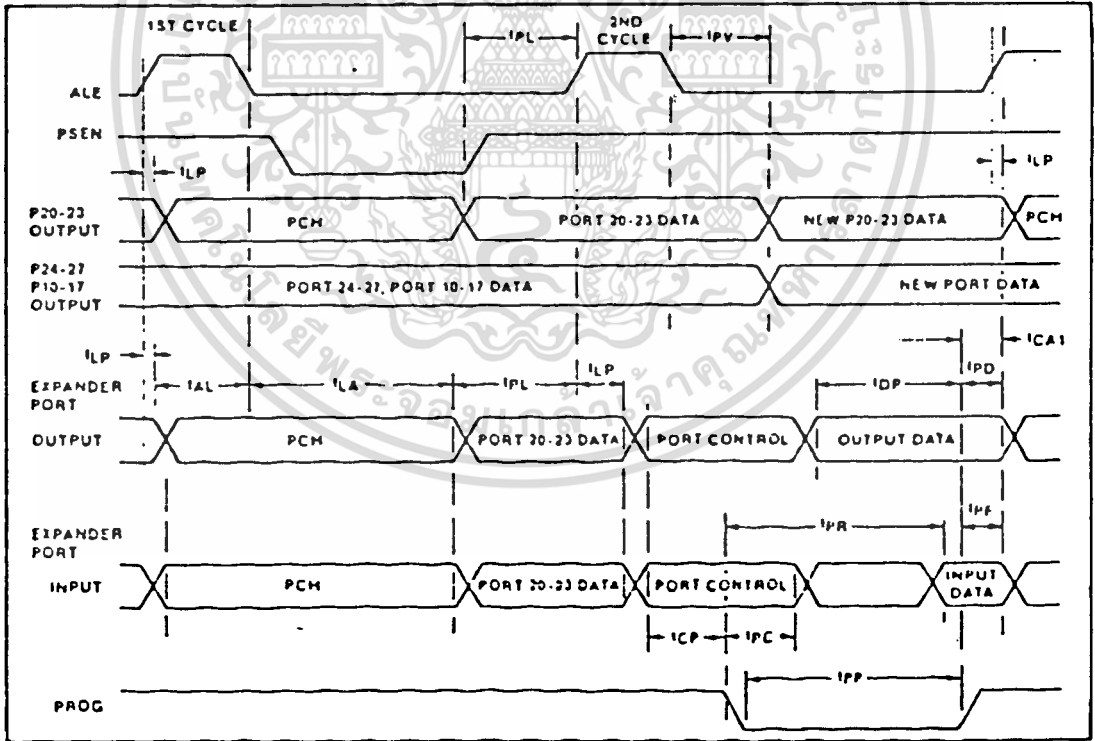
Notes

1. Control Outputs CL = 50pF
BUS Outputs CL = 150pF2. BUS High Impedance
Load 20 Ω 3. t_{PL} assumes 50% duty cycle on X1, X2. Max
clock period is for a 11MHz crystal input

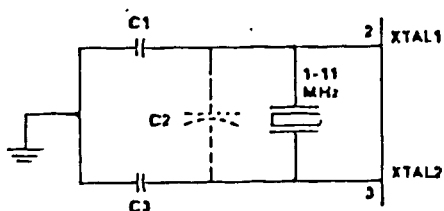
WAVEFORMS



PORT 1/PORT 2 TIMING



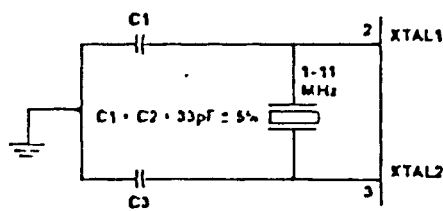
CRYSTAL OSCILLATOR MODE



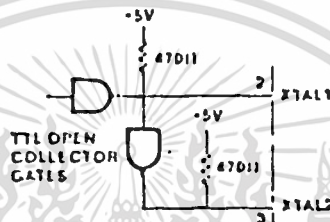
$C1 = 5\text{pF} \pm 1/2\text{pF} \cdot (\text{STRAY} < 5\text{pF})$
 $C2 = (\text{CRYSTAL} \cdot \text{STRAY}) < 8\text{pF}$
 $C3 = 20\text{pF} \pm 1\text{pF} \cdot (\text{STRAY} < 5\text{pF})$

Crystal series resistance should be less than 30Ω at 11 MHz,
less than 75Ω at 6 MHz; less than 180Ω at 3.6 MHz.

CERAMIC RESONATOR MODE



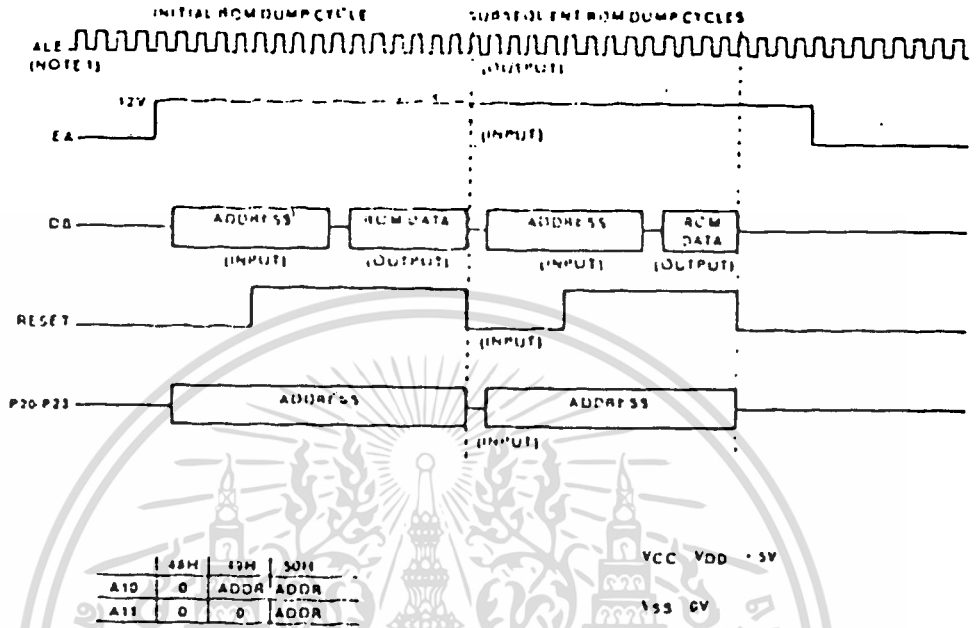
DRIVING FROM EXTERNAL SOURCE



For XTAL1 and XTAL2 define "high" as voltages above 1.6V and "low" as voltages below 1.6V. The duty cycle requirements for externally driving XTAL1 and XTAL2 using the

circuit shown above are as follows: XTAL1 must be high 35-65% of the period and XTAL2 must be high 36-65% of the period. Rise and fall times must be faster than 20 nS

SUGGESTED ROM VERIFICATION ALGORITHM FOR H-MOS DEVICE ONLY



	48H	49H	50H
A10	0	ADDR	ADDR
A11	0	0	ADDR

NOTE: ALE is function of X1, X2 inputs