



ชมสาย โทรศัพท์ระบบอัตโนมัติแบบตู้สาขา



นายนิเวศ พรวรรณะศิริเวช 293311

นายอดิศร อุ่นอ่อน 293329

ปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

พ.ศ. 2534

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

หัวข้อปริญญานิพนธ์
โดย

ชมุ่สายโทรศัพที่ระบบอัตโนมัติแบบตู้สาขา

นายนิเวศ พรวรระณะศิริเวช

นายอดิศร อุ่นอ่อน

ภาควิชา

เทคนิคอุตสาหกรรม

อาจารย์ที่ปรึกษา

อ.อุทัย ศรีธีระวิโรจน์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้นับปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร
บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ

.....กรรมการ

.....กรรมการ

.....กรรมการ

หัวข้อปริญญานิพนธ์

ชื่อนักศึกษา

อาจารย์ที่ปรึกษา

ภาควิชา

ปีการศึกษา

ชุมสายโทรศัพท์ระบบอัตโนมัติแบบตู้สาขา

นายนิเวศ พรวรรณศิริเวช

นายอดิสร อุอ่อน

อาจารย์อุทัย ศรีธีระวิโรจน์

เทคนิคอุตสาหกรรม

2534

บทคัดย่อ

ชุมสายโทรศัพท์ระบบอัตโนมัติแบบตู้สาขา เป็นระบบชุมสายที่นิยมใช้อย่างแพร่หลายในสำนักงาน บริษัท โรงแรม หรืออาคารสถานที่ที่มีการใช้งานคู่สายโทรศัพท์ภายในเป็นจำนวนมาก โดยมีคู่สายสำหรับติดต่อกับคู่สายภายนอกอยู่จำนวนหนึ่ง เพื่อให้สมาชิกภายในสำนักงานได้ใช้บริการสำหรับติดต่อโทรศัพท์คู่สายภายใน และติดต่อกับคู่สายภายนอกได้ ทำให้การติดต่อทั้งภายในและภายนอกสำนักงาน มีความสะดวก รวดเร็ว และมีประสิทธิภาพยิ่งขึ้น

ปริญญานิพนธ์ เป็นการออกแบบทดลองสร้างชุมสายโทรศัพท์ระบบอัตโนมัติแบบตู้สาขา ซึ่งเป็นตู้สาขาที่ถูกควบคุมการทำงาน โดยใช้ไมโครโปรเซสเซอร์ เบอร์ Z-80 เพื่อให้สามารถบริการคู่สายภายในซึ่งมีสมาชิก 8 คู่สาย สามารถติดต่อกับคู่สายภายในตู้สาขา พร้อมทั้งสามารถติดต่อกับคู่สายภายนอกได้ 2 หมายเลขคู่สาย โดยใช้กับโทรศัพท์ที่เป็นแบบกดหมายเลข

Senior Project	Private Automatic Branch Exchange
Name	Mr. Nivet Ponvannasirivetch Mr. Adisorn Aun-on
Senior Project Advisor	Mr. Authai Sriteeraviroj
Department	Industrial Technical
Academic Year	1991

Abstract

Private Automatic Branch Exchange (PABX) is the popular system install in office, companies, hotel, or any building which use many internal and external telephone lines. PABX can service telephone user in using internal telephone and external telephone lines. PABX help the telephone user more convenience faster and more high efficiency.

The purpose Senior Project is to design and build a PABX. The PABX is control by CPU Z-80 micro-processor This PABX can handle 8 internal lines and 2 external lines telephone set is push botton .

กิติกรรมประกาศ

ปริญญาโทฉบับนี้ได้แนวความคิดและการสนับสนุนมาโดยตลอด จากอาจารย์อุทัย ศิริธีระวิโรจน์ ซึ่งเป็นอาจารย์ที่ปรึกษา ผู้จัดทำจึงขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ ที่นี้ ขอขอบคุณ พันตรีอนุรักษ์ เกื่อนศิริ ที่ช่วยให้คำปรึกษาเกี่ยวกับฮาร์ดแวร์ ตลอดจนแก้ปัญหาให้สำเร็จลุล่วงด้วยดี

สุดท้าย ขอขอบคุณ ร้อยโทเชิดศักดิ์ โชครวมชัย และเพื่อน ๆ ที่ให้ความช่วยเหลือสนับสนุนมาด้วยดีตลอด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
บทคัดย่อ	ก
ABSTRACT	ข
กิตติกรรมประกาศ	ค
บทที่ 1 บทนำ	1
1.1 ประวัติความเป็นมา	1
บทที่ 2 ความรู้ทั่วไปเกี่ยวกับโทรศัพท์	5
2.1 หลักการเบื้องต้นของเครื่องโทรศัพท์	5
2.2 ประเภทของชุมสายโทรศัพท์	13
2.3 ข่ายท้องถิ่น	14
2.4 แผนกำหนดหมายเลขโทรศัพท์	18
2.5 การคิดค่าบริการ	22
2.6 สหภาพโทรคมนาคมระหว่างประเทศ	22
บทที่ 3 ระบบชุมสายโทรศัพท์	24
3.1 โทรศัพท์แบบใช้พนักงานต่อ	24
3.2 โทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง	24
3.3 โทรศัพท์ระบบแบตเตอรี่ร่วม	28
3.4 ชุมสายโทรศัพท์อัตโนมัติ	30
3.5 ชุมสายโทรศัพท์ระบบ Cross bar	37
3.6 ตู้สาขาระบบ Digital SPC	37
บทที่ 4 ระบบชุมสายโทรศัพท์อัตโนมัติแบบตู้สาขา	40
4.1 บทนำ	40
4.2 โครงสร้างระบบชุมสายโทรศัพท์อัตโนมัติแบบตู้สาขา	41
บทที่ 5 ส่วนเชื่อมต่อตู้สาย โทรศัพท์ภายในกับระบบ	46
5.1 บทนำ	46
5.2 ส่วนรับสถานะของคู่สายโทรศัพท์	46
5.3 ส่วนส่งสัญญาณกระดิ่ง ไปยังคู่สายภายใน	49
5.4 ส่วนที่เป็นคาน เชื่อมสัญญาณโทรศัพท์	51
บทที่ 6 ส่วนติดต่อระบบสัญญาณ โทรศัพท์ในตู้สาขา	52
6.1 บทนำ	52
6.2 โครงสร้างภายในของ M093	52
6.3 กวาลจัดตำแหน่งใช้งานของ M093 ในตู้สาขา	54

	6.4	การเชื่อมต่อ M093 เข้ากับส่วนควบคุมของชุดสาย	55
	6.5	การเชื่อมต่อ IC M093 เข้ากับระบบภายใน	56
บทที่ 7		ส่วนควบคุมระบบอัตโนมัติ	57
	7.1	บทนำ	57
	7.2	CPU เบอร์ Z-80 กับส่วนควบคุมอัตโนมัติ	59
	7.2	ระบบสัญญาณนาฬิกาและสัญญาณ RESET ให้กับ CPU Z-80	59
	7.3	การจัดแบ่งหน่วยความจำของส่วนควบคุมอัตโนมัติ	60
	7.4	EPROM 2764 ส่วนเก็บโปรแกรมหลัก (MONITOR PROGRAM)	66
	7.5	การนำ STATIC RAM เบอร์ 6264 เพื่อเป็นหน่วยความจำระบบ	
	7.6	ส่วนติดต่อ INPUT OUTPUT ของระบบควบคุม	
บทที่ 8		ส่วนเชื่อมต่อกับสายโทรศัพท์ภายนอกเข้าสู่ระบบ	68
	8.1	บทนำ	68
	8.2	การเชื่อมส่วน Speed Path ระหว่างผู้เรียกไปยังชุดสาย	72
	8.3	ส่วนตรวจรับสถานะสัญญาณเรียกจากชุดสายภายนอก	73
	8.4	ส่วนเชื่อมต่อกับ SPEECH PATH ระหว่างคู่สายภายนอกกับคู่สายใน	74
	8.5	ส่วนควบคุมส่วนติดต่อคู่สายภายนอกกับระบบควบคุม	75
บทที่ 9		ส่วนถอดรหัสสัญญาณโทรศัพท์แบบ DTMF	76
	9.1	บทนำ	76
	9.2	DTMF DECODER MT 8870	76
	9.3	การใช้งาน DTMF DECODER เชื่อมกับระบบ	77
	9.4	วงจร COUNTER สำหรับ DTMF 8870	78
บทที่ 10		ส่วนสร้างสัญญาณโทรศัพท์ให้กับคู่สาย	79
	10.1	บทนำ	79
	10.2	NE 555 IC TIMER	80
	10.3	สัญญาณโทรศัพท์ที่สร้างจาก NE 555	82
	10.4	การส่งสัญญาณกระตุ้นไปยังคู่สายภายใน	82
บทที่ 11		ส่วนจ่ายกำลังไฟของระบบ	83
	11.1	บทนำ	83
	11.2	การส่งจ่ายกำลังให้กับระบบชุดสาย(ภายใน)	83
บทที่ 12		โปรแกรมควบคุมระบบชุดสายโทรศัพท์อัตโนมัติ	84
บทที่ 13		บทสรุป	117

เอกสารอ้างอิง

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ประวัติความเป็นมาของโทรศัพท์

โทรคมนาคม (Telecommunication) หมายถึง การติดต่อสื่อสารทางไกล สามารถแบ่งออกเป็น 2 ประเภทใหญ่ ๆ คือ แบบการสื่อสารในทิศทางเดียว (Unidirectional) เช่น วิทยุ โทรทัศน์ ฯลฯ และแบบการสื่อสารสองทิศทาง (Bidirectional) เช่น โทรเลข โทรศัพท์ ฯลฯ ในการส่งข่าวสารนั้น จะต้องมียอดประกอบสองอย่าง คือ สัญญาณ (Signal) และตัวกลาง (Medium) สำหรับการสื่อสารทางโทรศัพท์เราใช้สาย (Transmission Line) เป็นตัวกลางในการส่งสัญญาณ

การเรียกติดต่อกันทางโทรศัพท์ (Telephone Call) หมายถึง การติดต่อสนทนากันระหว่างบุคคลสองคนที่อยู่ห่างไกลกัน โทรศัพท์ได้ถูกประดิษฐ์คิดค้นขึ้นเป็นครั้งแรกในประเทศสหรัฐอเมริกาโดย Alexander Graham Bell เมื่อปี พ.ศ. 2419 ชุมสายโทรศัพท์ได้ถูกเปิดให้บริการให้กับผู้เช่าเป็นครั้งแรกในเมือง New Haven เป็นระบบที่ใช้พนักงานต่อ (Manual Telephone System) และมีเพียง 21 เลขหมายเท่านั้น ตัวเครื่องโทรศัพท์ที่ใช้เป็นแบบ Magneto และมีแบตเตอรี่ติดอยู่ที่ตัวเครื่องโทรศัพท์ทุกเครื่อง เราจึงเรียกโทรศัพท์ระบบนี้ว่าเป็นระบบแบตเตอรี่ประจำเครื่อง (Local Battery Telephone System) ต่อมาได้มีการพัฒนาระบบโทรศัพท์เป็นระบบแบตเตอรี่ร่วม (Common Battery Telephone System)

ในปี พ.ศ. 2433 Almon B. Strowger ได้พัฒนาโทรศัพท์ระบบที่ใช้พนักงานต่อ มาเป็นระบบอัตโนมัติ เราเรียกชุมสายระบบนี้ว่า Step by Step ประเทศไทยนำเข้ามาใช้เป็นครั้งแรกเมื่อปี พ.ศ. 2480

ชุมสายโทรศัพท์อัตโนมัติระบบ Step by Step อุปกรณ์สวิตซ์ที่ใช้เป็นแบบกลไฟฟ้า (Electro-Mechanical) ถึงแม้ว่าจะมีขนาดใหญ่โตแต่ก็ให้ความสะดวกในการใช้งานเป็นอย่างมาก ต่อมาได้มีการพัฒนาระบบของชุมสายโทรศัพท์มาเป็นระบบ Crossbar ซึ่งมีการควบคุมการทำงานของระบบเป็นแบบ Common Control ถึงแม้ว่าอุปกรณ์สวิตซ์ที่ใช้จะเป็นแบบกลไฟฟ้า แต่ก็ให้ขีดความสามารถและความรวดเร็วในการต่อของอุปกรณ์สวิตซ์ได้สูงกว่าระบบ Step by Step

ระบบโทรศัพท์ได้ถูกวิวัฒนาการและเปลี่ยนแปลงตามลำดับอย่างต่อเนื่อง ทั้งนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้ทันกับความต้องการของผู้เช่า ในปี พ.ศ. 2503 Semi Conductor ได้เข้ามามีบทบาทอย่างมาก บริษัทผู้ผลิตเครื่องชุมสายโทรศัพท์ต่าง ๆ ได้นำเอา Semi Conductor มาใช้ในการผลิต แต่ระบบควบคุมยังคงเป็นแบบ Common Control จนกระทั่งในปี พ.ศ. 2513 เทคโนโลยีทางด้านคอมพิวเตอร์ได้เจริญขึ้นมาอย่างรวดเร็ว จึงได้มีการพัฒนาระบบโทรศัพท์ที่มีการควบคุมการทำงานของระบบด้วย Software เรียกว่าระบบ Stored Program Control (SPC) ในระยะเริ่มแรกของชุมสายโทรศัพท์ระบบนี้ สัญญาณที่ผ่านภาค Switching ยังคงเป็นสัญญาณ Analog จนกระทั่งได้มีการนำเอาเทคนิคของ Time Division Multiplex - Pulse Code Modulation (TDM - PCM) เข้ามาใช้ในชุมสายโทรศัพท์ ภาค Switching ของระบบนี้เป็น Time Switch ซึ่งสัญญาณที่ผ่านก็จะ เป็นสัญญาณแบบ Digital ชุมสายโทรศัพท์ระบบ SPC ระบบนี้จึงเรียกว่าเป็น Digital Stored Program Control แต่ก็เรียกกันอย่างสั้น ๆ ว่า ชุมสาย SPC การพัฒนาระบบของโทรศัพท์เริ่มตั้งแต่ Alexander Graham Bell ได้ประดิษฐ์โทรศัพท์ขึ้นเป็นครั้งแรกจนถึงปัจจุบัน แสดงตามรูปที่ 1.1

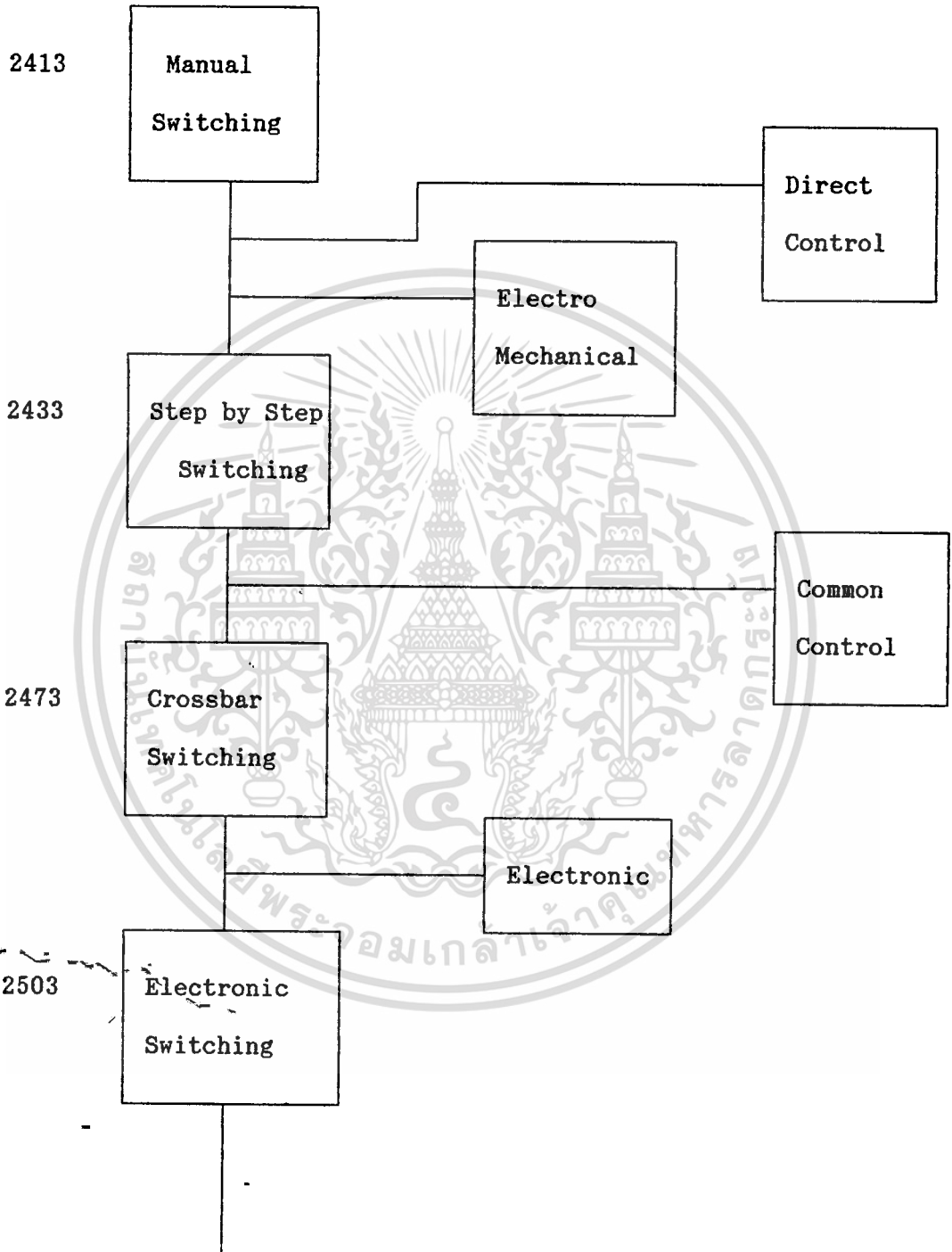


ปี พ.ศ.

ระบบของชุมสาย

อุปกรณ์ที่ใช้

ระบบควบคุม



รูปที่ 1.1 การพัฒนาระบบของชุมสายโทรศัพท์

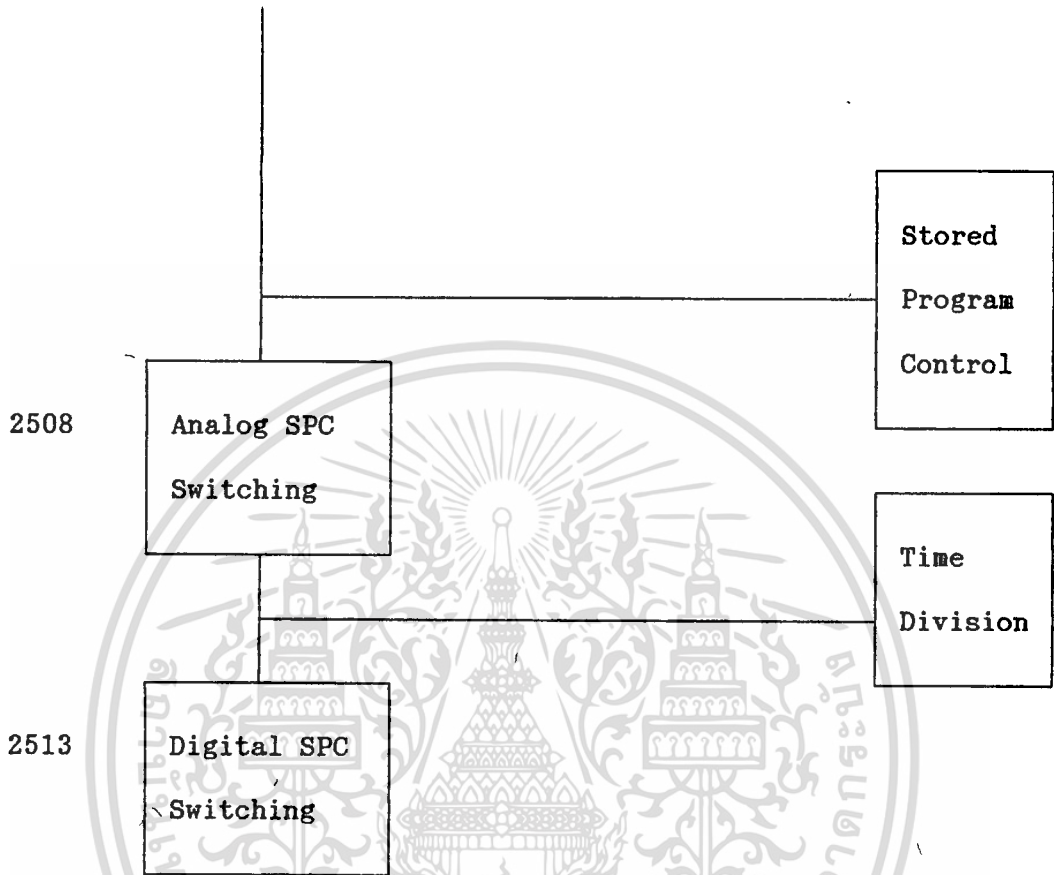
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปี พ.ศ.

ระบบของชุมสาย

อุปกรณ์ที่ใช้

ระบบควบคุม



รูปที่ 1.1 การพัฒนาระบบของชุมสายโทรศัพท์ (ต่อ)

บทที่ 2

ความรู้เบื้องต้นเกี่ยวกับโทรศัพท์

2.1 หลักการเบื้องต้นของเครื่องโทรศัพท์

เครื่องโทรศัพท์ (Telephone set) ประกอบด้วยส่วนต่าง ๆ ที่สำคัญคือ เครื่องส่ง (Transmitter) เครื่องรับ (Receiver) กระดิ่ง (Ringer) Hook Switch และหน้าปัดสำหรับหมุน/กดเลขหมาย (Dial) สำหรับเครื่องส่งและเครื่องรับรวมกันเรียกว่าปากพูดหูฟัง (Handset) ซึ่งเป็นอุปกรณ์ที่ใช้สำหรับเปลี่ยนพลังงานเสียงที่เกิดจากการพูดให้เป็นพลังงานไฟฟ้า และเปลี่ยนพลังงานไฟฟ้าที่ได้รับให้กลับเป็นพลังงานเสียงอีกครั้งหนึ่ง โดยเราจะใช้ Transmitter เป็นตัวเปลี่ยนพลังงานเสียงให้เป็นพลังงานไฟฟ้า และ Receiver เป็นตัวเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานเสียง สัญลักษณ์ที่ใช้สำหรับ Transmitter และ Receiver ดังแสดงตามรูปที่ 2.1

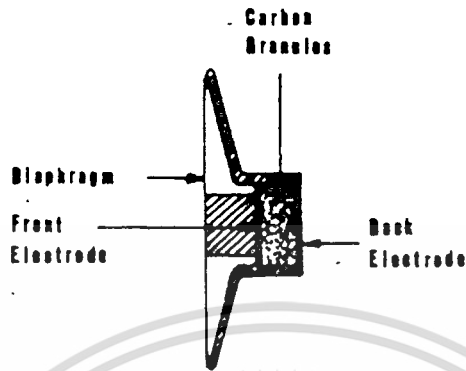


(ก) สัญลักษณ์ของ Transmitter

(ข) สัญลักษณ์ของ Receiver

รูปที่ 2.1 สัญลักษณ์ของ Transmitter และ Receiver

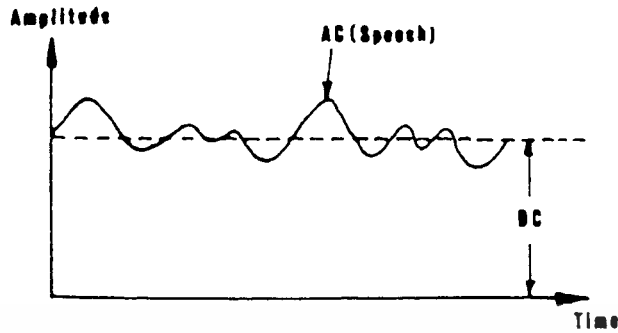
เครื่องโทรศัพท์นั้นจำเป็นที่จะต้องใช้ Transmitter ที่มีประสิทธิภาพและความไวสูง เราจึงใช้ Transmitter แบบ Carbon Transmitter ซึ่งประกอบด้วยชิ้นส่วนเล็ก ๆ ของ Carbon (เรียกว่า Carbon Granule) แผ่น Carbon Electrode 2 แผ่น และ Diaphragm ดังแสดงตามรูปที่ 2.2



รูปที่ 2.2 Carbon Transmitter

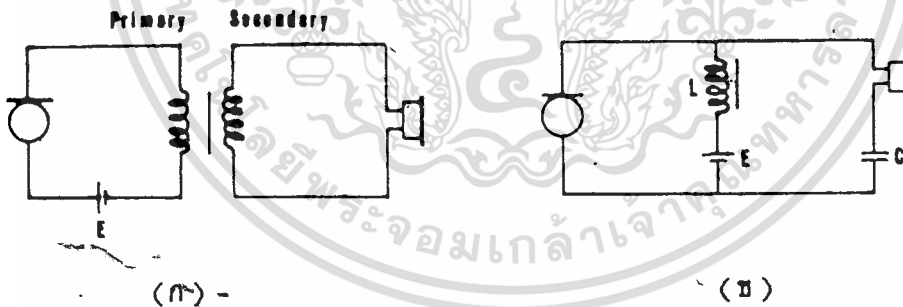
หลักการทำงานของ Carbon Transmitter อธิบายได้คือ เมื่อคลื่นเสียงกระทบกับแผ่น Diaphragm จะทำให้แผ่น Diaphragm สั่นไปมา พลังงานเสียงก็จะเปลี่ยนเป็นพลังงานกล ในตำแหน่งที่แผ่น Diaphragm ถูกกดจะทำให้ Electrode แผ่นหน้าเคลื่อนที่เข้า เป็นผลทำให้ผงถ่าน (Carbon Granule) ถูกอัดติดกันมากยิ่งขึ้น การอัดตัวของผงถ่านนี้จะทำให้ความต้านทานระหว่างแผ่น Electrode ทั้งสองมีค่าลดลง ในทางตรงกันข้ามเมื่อแผ่น Diaphragm เคลื่อนที่ออก ก็จะเป็นผลทำให้ Electrode แผ่นหน้าเคลื่อนที่ออกด้วย จึงทำให้ความต้านทานของ Transmitter เพิ่มขึ้น

เมื่อเอาแบตเตอรี่ต่อเข้าระหว่างแผ่น Electrode ทั้งสอง กระแสไฟตรงจะไหลผ่านผงถ่าน และเนื่องจากความต้านทานของ Transmitter มีการเปลี่ยนแปลงเมื่อได้รับสัญญาณเสียง ดังนั้น กระแสที่ไหลผ่าน Transmitter จะเปลี่ยนแปลงไปด้วย นั่นคือ พลังงานเสียงสามารถเปลี่ยนเป็นพลังงานไฟฟ้าได้



รูปที่ 2.3 ส่วนประกอบของกระแสไฟสลับและไฟตรง

จากรูปที่ 2.3 จะเห็นว่ากระแสไฟสลับที่เกิดจากสัญญาณเสียง จะเกิดการซ้อนทับกับกระแสไฟตรง ส่วนประกอบของกระแสไฟสลับนี้จะถูกแยกออกจากกระแสไฟตรง โดยใช้ Transformer หรือ Capacitor เป็นตัวแยก และถูกส่งไปยัง Receiver ดังแสดงตามรูปที่ 2.4

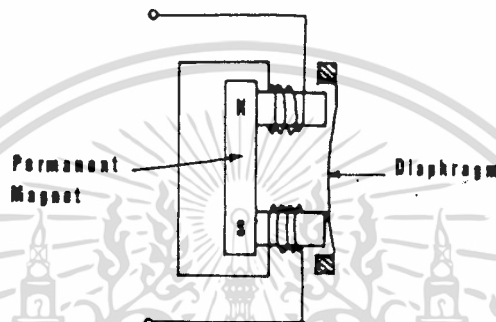


รูปที่ 2.4 การแยกส่วนประกอบของกระแสไฟสลับกับกระแสไฟตรง

รูปที่ 2.4 (ก) กระแสไฟสลับในขด Primary ของ Transformer จะทำให้เกิดเส้นแรงแม่เหล็กเปลี่ยนแปลงไปด้วย ซึ่งจะเหนี่ยวนำให้เกิดมีกระแสไหลในขด Secondary จึงทำให้มีกระแสไฟสลับไหลผ่าน Receiver ส่วนกระแสไฟตรงจะไหลอยู่เฉพาะในขด Primary เท่านั้น

รูปที่ 2.4 (ข) กระแสไฟตรงจะไหลผ่าน Inductor (L) ซึ่งมีค่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานต่ำและไหลผ่าน Transmitter ได้แต่จะไม่ไหลผ่าน Receiver เนื่องจาก
 จากมี Capacitor (C) กั้นไว้ ส่วนกระแสไฟสลับจะไหลผ่าน Receiver โดยผ่าน
 Transmitter และ Capacitor ได้ แต่จะไม่ไหลผ่าน Inductor เนื่องจากมันมี
 ความต้านทานสูง ในขณะที่สัญญาณเสียงที่รับได้จากสายโทรศัพท์ที่มีค่าน้อยมาก ดังนั้น
 Receiver ที่ใช้จึงควรออกแบบให้มีประสิทธิภาพที่จะ เปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงาน
 เสียงให้มากที่สุด



รูปที่ 2.5 Receiver

หลักการของ Receiver ดังแสดงตามรูปที่ 2.5 อธิบายได้คือมีขดลวดพันอยู่ที่
 ที่ขั้วทั้งสองของแม่เหล็กถาวรที่ตัดกันแบบอนุกรม แต่ขดลวดจะพันกลับทิศทางกัน แม่เหล็ก
 ถาวรนี้จะมีอำนาจแม่เหล็กดึงดูดแผ่น Diaphragm เข้ามา เมื่อมีกระแสไฟสลับ (Speech
 Current) ไหลผ่านขดลวด ก็จะมีผลทำให้เกิดเส้นแรงแม่เหล็กขึ้น ทิศทางของเส้นแรงแม่
 เหล็กจะมีทิศทางตรงกันข้ามกับทิศทางของกระแสไฟฟ้าที่ไหลในวงจร ซึ่งอาจจะไป เสริมหรือ
 ต้านเส้นแรงแม่เหล็กของแม่เหล็กถาวร แผ่น Diaphragm ก็จะเคลื่อนที่เข้าหรือ
 ออกตามขนาดและความถี่ของ Speech Current ซึ่งจะมีผลทำให้เกิดคลื่นเสียงที่มีขนาด
 และความถี่ของ Speech Current ซึ่งจะมีผลทำให้เกิดคลื่นเสียงที่มีขนาดและความถี่ของ
 Speech Current ที่ไหลเข้ามาในวงจร คลื่นเสียงที่เกิดขึ้นนั้น ย่อมจะมีการสูญเสียไป
 บ้าง เนื่องจากมีการเปลี่ยนรูปพลังงาน ดังนั้น Output ของคลื่นเสียงจะน้อยกว่า Input
 ของพลังงานไฟฟ้าที่ได้รับที่ Receiver

- กระดิ่งของเครื่องโทรศัพท์ (Ringer)

เมื่อมีการเรียก กระดิ่งที่เครื่องโทรศัพท์ของผู้ถูกเรียกจะดังขึ้น ซึ่งจะหมายถึง

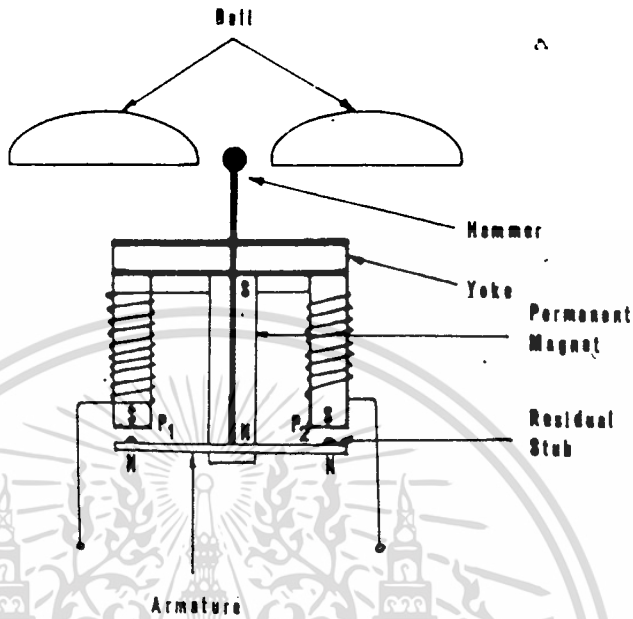
ชุมสายโทรศัพท์ได้ทำการส่งกระแสไฟสลับ (Ringing Current) มาบ่อนที่กระดิ่งของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เครื่องโทรศัพท์ โดยทั่วไปแล้ว Ringing Current จะมีค่าประมาณ 75-90 โวลท์ 18-25 Hz ลักษณะของกระดิ่งเครื่องโทรศัพท์ แสดงตามรูปที่ 2.6



รูปที่ 2.6 กระดิ่งของเครื่องโทรศัพท์

รูปที่ 2.6 เป็นกระดิ่งของเครื่องโทรศัพท์ ประกอบด้วยขดลวด 2 ขดต่อกันแบบอนุกรม พันอยู่บนแกนเหล็ก ซึ่งติดอยู่กับ Yoke และมีแท่งแม่เหล็กถาวรติดอยู่ตรงกึ่งกลางของ Yoke ส่วน Armature จะวางอยู่ในลักษณะที่ตรงจุดกึ่งกลางของมันติดอยู่กับแกนของแม่เหล็กถาวร โดยมีสารที่ไม่ใช่เป็นแม่เหล็กยึดอยู่ปลายของ Armature ทั้งสองข้างจะมี Residual Stub ติดอยู่ ซึ่งอยู่ตรงข้ามกับขั้ว P₁ และ P₂

หลักการทำงานของกระดิ่งเครื่องโทรศัพท์อธิบายได้คือ เส้นแรงแม่เหล็กจากแม่เหล็กถาวรจะทำให้เกิดขั้ว S ขึ้นที่ขั้ว P₁ และ P₂ และจะทำให้เกิดขั้ว N ที่ปลายทั้งสองของ Armature ในสภาวะปกติหรือไม่มีการเรียกจะไม่มีกระแสไหลผ่านขดลวด จึงทำให้ Armature ถูกดูดด้วยแรงเท่ากัน หรือมันอาจจะถูกดูดไปที่ข้างใดข้างหนึ่ง คือที่ขั้ว P₁ หรือ P₂ ก็ได้

เมื่อมีการเรียกจะมีกระแสไหลผ่านขดลวดทั้งสอง ก็จะทำให้เกิดอำนาจแม่เหล็ก N และ S ขึ้นที่ขั้ว P₁ และ P₂ ซึ่งจะทำให้เกิดมีอำนาจแม่เหล็กมากที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ปลายขั้ว S_1 (P_2) และที่ปลายขั้วอีกข้างหนึ่ง (P_1) หมุดอำนาจแม่เหล็กของ Armature ก็จะถูกดูดมาทางขั้วที่มีอำนาจแม่เหล็กแรงกว่า แต่เนื่องจากกระแสที่ป้อนให้กับขดลวดเป็นกระแสไฟสลับ ดังนั้น Armature จึงถูกดูดสลับข้างกันไปตามอำนาจของแม่เหล็ก ก้านตี (Hammer) ก็จะไปตีกระดิ่งทั้งสองสลับกัน ทำให้กระดิ่งดัง

- หน้าปัดของเครื่องโทรศัพท์

หน้าปัดของเครื่องโทรศัพท์ที่ใช้กับชุมสายโทรศัพท์อัตโนมัติ ปัจจุบันมีอยู่ 2 แบบ คือ แบบหมุน (Rotary Dial) ซึ่งการหมุนจะทำให้เกิด Pulse ขึ้นเป็นจำนวนเท่ากับเลขหมายที่หมุน และแบบกดปุ่ม (Push Button) ซึ่งใช้กรรมวิธีของ Dual Tone Multifrequency (DTMF) ในการส่งเลขหมายโทรศัพท์

หน้าปัดแบบหมุน เมื่อผู้เรียกยกปากพูดหูฟัง (Handset) ขึ้นจากที่รองรับ (Cradle) ทำให้ Hook Switch (S_1 และ S_2 ตามรูปที่ 2.7) ปิดวงจรของสายเส้น Tip (T) และ Ring (R) ซึ่งเป็นผลทำให้ครบวงจรของ Relay Coil ในชุมสายโทรศัพท์ก็จะส่งสัญญาณ Dial Tone มายังเครื่องโทรศัพท์ของผู้เรียก เพื่อเป็นสัญญาณแสดงให้ผู้เรียกทราบว่าเริ่มหมุนเลขหมายได้แล้ว และชุมสายโทรศัพท์ก็พร้อมที่จะรับเลขหมายที่ผู้เรียกหมุน เมื่อผู้เรียกหมุนเลขหมายใดหมายหนึ่ง เมื่อหมุนเสร็จแล้วและปล่อยมือ หน้าปัดของเครื่องโทรศัพท์จะหมุนกลับที่เดิม ในขณะที่หน้าปัดหมุนกลับที่เดิมจะมีผลคือทำให้ลูกเบี้ยว (Cam) หมุนตาม การหมุนของลูกเบี้ยวนี้จะทำให้ Contact S_3 เปิดและปิดวงจรเป็นจำนวนครั้งเท่ากับเลขหมายที่หมุน การที่ Contact S_3 ปิดวงจร จะทำให้กระแสไหลได้ซึ่งเรียกว่ากระแส Impulse และเมื่อ Contact S_3 เปิดวงจร กระแสก็จะหยุดไหล การที่กระแสไหลและหยุดไหลนี้มีผลทำให้เกิด Pulse ขึ้น และจำนวน Pulse ที่เกิดขึ้นก็จะมีจำนวนเท่ากับเลขหมายที่หมุน เช่น หมุนเลข 1 จะเกิด 1 Pulse หมุนเลข 5 จะเกิด 5 Pulse และหมุนเลข 0 จะเกิด 10 Pulses เป็นต้น

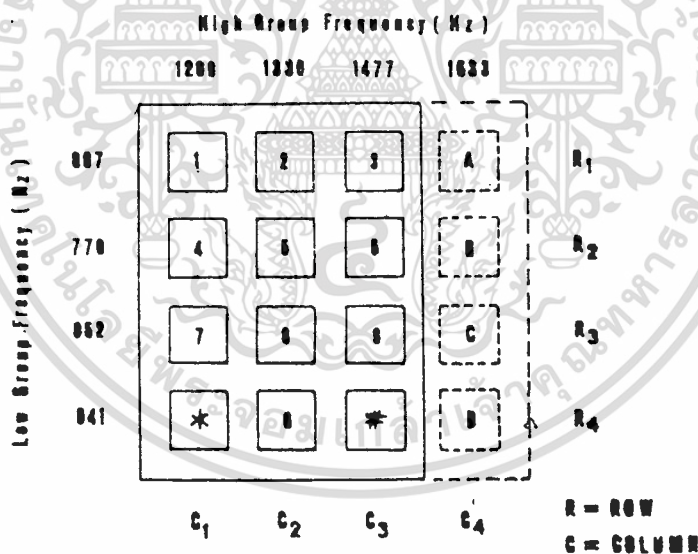
ในกรณีที่ความเร็วของ Impulse เป็น 10 IPS ก็จะทำให้ได้ค่าของ Pulse Period เป็น 100 mS นั่นคือ

$$\text{ช่วงเวลาของการตัดวงจร (Break)} = 100 \text{ mS} \times 2/3 = 66.6 \text{ mS}$$

$$\text{ช่วงเวลาของการต่อวงจร (Make)} = 100 \text{ mS} \times 1/3 = 33.3 \text{ mS}$$

ส่วนช่วงเวลาหยุดระหว่างเลขหมาย โดยทั่วไปมีค่าเป็น 700 mS แต่ก็อาจใช้ได้ในช่วงตั้งแต่ 600 mS ถึง 900 mS

หน้าปัดแบบกดปุ่ม เครื่องโทรศัพท์ที่มีหน้าปัดเป็นแบบกดปุ่มและใช้กรรมวิธีของ Dual Tone Multifrequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น โดยทั่วไปหน้าปัดจะมี 12 ปุ่ม แบ่งเป็น 4 Rows และ 3 Columns และในเครื่องโทรศัพท์บางแบบอาจจะมีถึง 16 ปุ่ม โดยเพิ่ม Column ที่ 4 ขึ้นมาอีกดังแสดงตามรูปที่ 2.9



รูปที่ 2.9 แสดงหน้าปัดของเครื่องโทรศัพท์แบบกดปุ่มและความถี่ที่ใช้

ความถี่ที่ใช้ในแต่ละ Row และ Column จะมีความถี่ต่างกัน ความถี่ของทั้ง 4 Rows เรียกว่าเป็นกลุ่มความถี่ต่ำ (Low Group Frequency) และความถี่ของทั้ง 3 หรือ 4 Column เรียกว่าเป็นกลุ่มความถี่สูง (High Group Frequency) การกดปุ่มที่เลขหมายใด ๆ จะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้บนเว็บไซต์อื่นโดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ-12-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ เช่น เมื่อกดเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1336 Hz เป็นต้น

มาตรฐานของความถี่ที่ใช้และตำแหน่งของเลขหมายต่าง ๆ จะถูกจัดให้มีลักษณะดังแสดงตามรูปที่ 2.9 สำหรับความผิดพลาดที่ยอมให้เกิดขึ้นได้จะเป็น 1.5 % สำหรับการผลิตความถี่ และ 2 % สำหรับการรับเลขหมาย

ข้อดีของการใช้โทรศัพท์แบบกดปุ่ม (DTMF Dialing) คือ

- สามารถลดเวลาในการหมุนเลขหมายลงได้ ทำให้มีผลคือ เวลาเฉลี่ยที่ใช้โทรศัพท์แต่ละครั้ง (Holding Time) ลดลง ซึ่งทำให้ชุมสายโทรศัพท์สามารถรับ Traffic ได้มากขึ้น
- สามารถใช้วงจรทาง Solid-State Electronic แทนอุปกรณ์ทางด้าน Mechanic จึงทำให้ความรวดเร็วและแม่นยำในการส่งเลขหมาย
- สามารถเพิ่มปุ่มกดขึ้นได้อีก 4 ปุ่ม (Column ที่ 4) เพื่อใช้ในการส่งสัญญาณการบริการประเภทอื่น ๆ
- มีความเหมาะสมที่จะใช้กับชุมสายระบบ Stored Program Control

2.2 ประเภทของชุมสายโทรศัพท์

ชุมสายโทรศัพท์แบ่งออกเป็น 2 ประเภทใหญ่ ๆ คือ ประเภทเป็นชุมสายโทรศัพท์ที่มีเครื่องโทรศัพท์ของผู้เข้าต่อเข้าโดยตรงได้แก่ ชุมสายโทรศัพท์ท้องถิ่น (Local Exchange) และตู้สาขา (Private Automatic Branch Exchange เขียนย่อว่า PABX) ประเภทที่สอง เป็นชุมสายโทรศัพท์ที่ไม่มีเครื่องโทรศัพท์ของผู้เข้าต่อเข้าโดยตรงได้แก่ ชุมสายโทรศัพท์ต่อผ่านท้องถิ่น (Tandem Exchange) และชุมสายโทรศัพท์ต่อผ่านทางไกล (Transit Exchange)

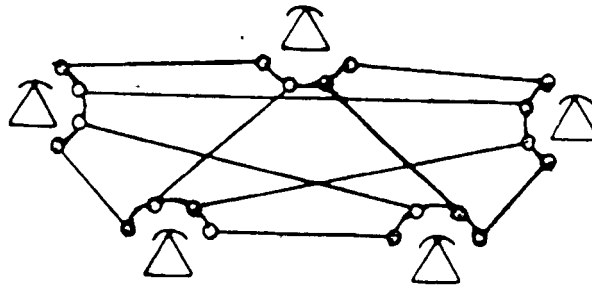
- - - ชุมสายโทรศัพท์ท้องถิ่น (Local Exchange) หมายถึงชุมสายโทรศัพท์ที่มีเครื่องโทรศัพท์ของผู้เข้าต่อเข้าโดยตรง ชุมสายโทรศัพท์แบบนี้มีขนาดตั้งแต่เป็นร้อย ๆ เลขหมาย จนถึงหมื่นเลขหมายหรือมากกว่า

- **ตู้สาขา (PABX)** เป็นชุมสายโทรศัพท์ที่มีลักษณะคล้ายกันกับชุมสายโทรศัพท์ท้องถิ่น แต่จะใช้ติดต่อกันภายในสำนักงาน โดยไม่ต้องผ่านชุมสายท้องถิ่น ตู้สาขาจะเป็นชุมสายโทรศัพท์ที่มีการบริการพิเศษ (Facilities) แก่เลขหมายภายใน (Extension) ได้หลายอย่าง ซึ่งก็ขึ้นอยู่กับว่าตู้สาขานั้น ๆ มีขีดความสามารถเป็นอย่างไร การบริการพิเศษดังกล่าวได้แก่ การย่อเลขหมาย (Abbreviated Dialling) การเรียกกลับอัตโนมัติ (Automatic Callback) การประชุมกันทางโทรศัพท์ (Conference Call) การโอนการเรียก (Transfer of Call) การโอนโทรศัพท์ติดตามตัว (Follow Me) ฯลฯ นอกจากนี้ในกรณีที่ตู้สาขาได้ทำการต่อเชื่อมกับชุมสายโทรศัพท์ท้องถิ่น ก็จะทำให้โทรศัพท์เลขหมายภายในสามารถติดต่อไปยังเลขหมายภายนอกได้ โดยผ่านชุมสายโทรศัพท์ท้องถิ่นและในทำนองเดียวกัน โทรศัพท์จากเลขหมายภายนอกก็สามารถเรียกเข้าไปยังเลขหมายภายในโดยผ่านตู้สาขาได้ ตู้สาขาจะมีขนาดตั้งแต่ไม่ถึงสิบเลขหมายจนถึงหนึ่ง เลขหมาย หรือมากกว่า

- **ชุมสายโทรศัพท์ต่อผ่าน** หมายถึง ชุมสายโทรศัพท์ที่ไม่มีเลขหมายโทรศัพท์ของผู้เข้าต่อเข้ามาโดยตรง แต่จะบริการเรียกระหว่างชุมสายท้องถิ่นกับชุมสายท้องถิ่นด้วยกัน การเรียกระหว่างโทรศัพท์ 2 เลขหมาย อาจเรียกผ่านไปยังชุมสายต่อผ่านหลาย ๆ ชุมสายก็ได้ ชุมสายต่อผ่านยังแบ่งออกได้เป็น 2 แบบคือ ชุมสายต่อผ่านท้องถิ่น (Tandem Exchange) ซึ่งเป็นชุมสายโทรศัพท์ที่ใช้สำหรับต่อผ่านภายใน Local Network หนึ่ง ๆ เท่านั้น เช่น การเรียกภายในกรุงเทพฯ เป็นต้น และชุมสายต่อผ่านทางไกล (Transit Exchange) ซึ่งเป็นชุมสายโทรศัพท์ที่ใช้สำหรับต่อผ่านไปยัง Local Network อื่น ๆ เช่น การเรียกจากชลบุรีมายังกรุงเทพฯ เป็นต้น

2.3 ข่ายสายท้องถิ่น (Local Network)

โทรศัพท์ที่มีใช้ในระยะเวลาเริ่มแรกคือ โทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง (Local Battery Telephone System เรียกว่าโทรศัพท์ระบบ LB.) ได้ถูกออกแบบให้แต่ละเลขหมายสามารถติดต่อไปยังเลขหมายอื่น ๆ ได้ โดยใช้ข่ายสายแบบ Mesh Shaped Network ดังแสดงตามรูปที่ 2.10



รูปที่ 2.10 Mesh Shaped Network

Mesh Shaped Network เป็นข่ายสายที่มีลักษณะที่ทุก ๆ Station จะต่อถึงกันทั้งหมด ตามรูปที่ 2.10 เมื่อโทรศัพท์ของผู้เข้าเลขหมายที่ต้องการเรียกไปยังโทรศัพท์เลขหมายอื่น ก็สามารถทำได้โดยการเลือกสวิตช์เรียกไปยังเลขหมายนั้น ข่ายสายแบบนี้เหมาะที่จะใช้ในหน่วยงานเล็ก ๆ ซึ่งมีจำนวนโทรศัพท์ไม่มากนัก จำนวนคู่สายที่ใช้สามารถคำนวณได้โดยใช้สูตร

$$\text{จำนวนคู่สายทั้งหมด} = \frac{n(n-1)}{2}$$

เมื่อ n = จำนวนเครื่องโทรศัพท์

จำนวนเครื่องโทรศัพท์	จำนวนคู่สายทั้งหมด	ประโยชน์การใช้งานสูงสุด
n	$\frac{n(n-1)}{2}$	%
2	1	100
5	10	20
10	45	11.1
50	1125	2.22

ตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

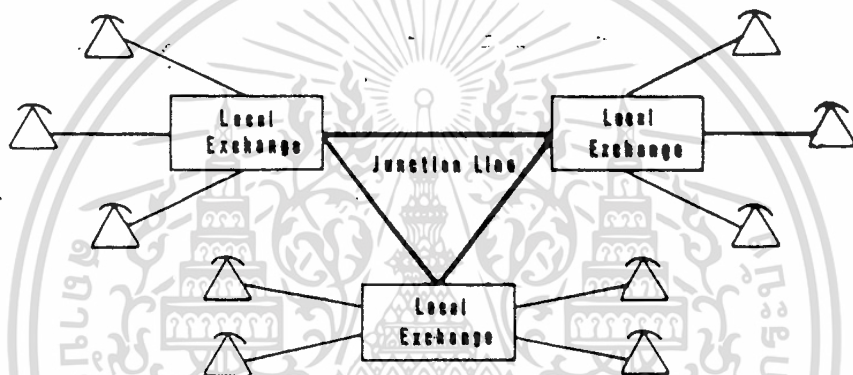
จากตารางที่ 2.1 จะเห็นว่าถ้าจำนวนเครื่องโทรศัพท์เพิ่มขึ้น จำนวนคู่สายที่ถูกใช้ทั้งหมดใน Mesh Shaped Network ก็จะมีมากขึ้นอย่างมากภายใต้ประโยชน์การใช้งานของคู่สายที่ถูกใช้ในเวลาเดียวกันจะน้อยลง เช่น ถ้ามีจำนวนเครื่องโทรศัพท์ 10 เครื่อง ต่อกันแบบ Mesh Shaped Network จำนวนคู่สายที่ใช้ทั้งหมด = $10(10-1)/2 = 45$ คู่สาย ส่วนประโยชน์การใช้งานสูงสุดของคู่สายที่ถูกใช้ในเวลาดังกล่าวจะมีเพียง 5 คู่สายเท่านั้น ซึ่งเมื่อคิดเป็นเปอร์เซ็นต์แล้วจะได้ = $(5/45) \times 100 = 11.1\%$ เท่านั้น จึงเป็นการลงทุนที่ไม่คุ้มค่า ในการแก้ไขปัญหานี้จึงได้มีผู้คิดค้นเครื่องชุมสายโทรศัพท์ โดยที่โทรศัพท์ของผู้เข้าแต่ละเลขหมายจะใช้คู่สาย 1 คู่และต่อเข้าไปยังเครื่องชุมสายโทรศัพท์ เราเรียกข่ายสายแบบนี้ว่า Star Shaped Network



รูปที่ 2.11 Star Shaped Network

Star Shaped Network เป็นข่ายสายที่มีลักษณะที่ทุก ๆ Station จะต่อผ่านเข้ามาด้วยศูนย์กลาง (ชุมสายโทรศัพท์) ตามรูปที่ 2.11 เมื่อโทรศัพท์ของผู้เข้าเลขหมายหนึ่งต้องการติดต่อไปยังเลขหมายอื่น ก็สามารถติดต่อได้โดยให้พนักงานโทรศัพท์กลาง (Operator) เป็นผู้ต่อการเรียกให้ หรือโดยใช่วิธีหมุนหน้าปัดที่เครื่องโทรศัพท์ตามเลขหมายที่ต้องการติดต่อด้วย ซึ่งจะขึ้นอยู่กับระบบของชุมสายโทรศัพท์นั้น ๆ ว่าเป็นระบบใด จำนวนคู่สายที่ใช้ใน Star Shaped Network จะมีจำนวนเท่ากับจำนวนของเครื่องโทรศัพท์ สำหรับประโยชน์การใช้งานสูงสุดของคู่สายโทรศัพท์ที่ใช้ในเวลาเดียวกัน ก็ขึ้นอยู่กับว่าชุมสายโทรศัพท์ที่ใช้นั้นมีขีดความสามารถในการรับ Traffic ได้มากน้อยเพียงใด

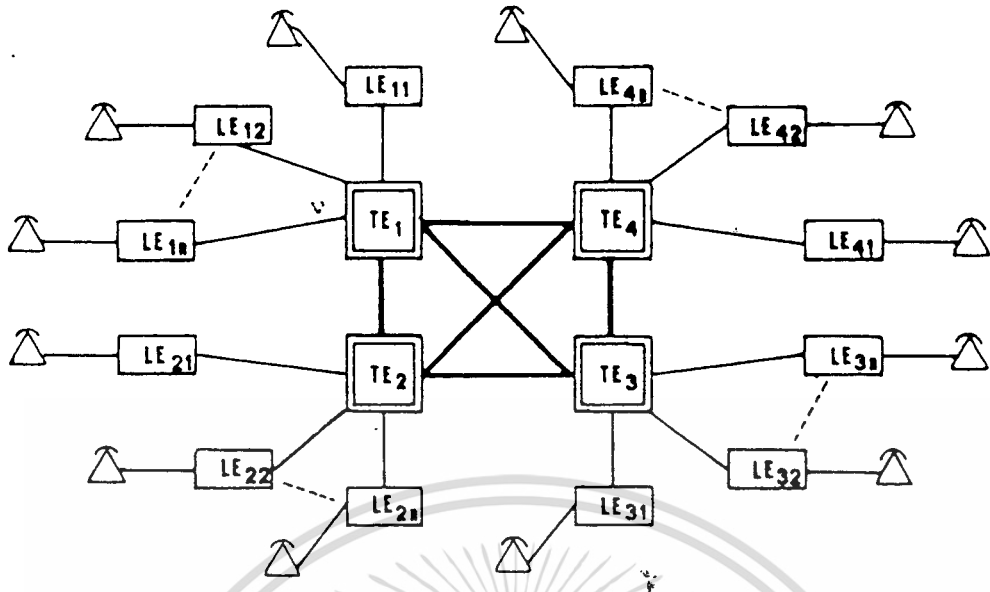
ชุมสายโทรศัพท์แห่งใดแห่งหนึ่งสามารถให้บริการแก่ผู้เข้าโทรศัพท์ได้ในบริเวณพื้นที่จำกัด ทั้งนี้ขึ้นอยู่กับราคาของสายเคเบิลโทรศัพท์ การกำหนดพื้นที่บริการของแต่ละชุมสาย ก็จะเป็นการดีกว่าที่จะมีชุมสายโทรศัพท์ขนาดใหญ่เพียงชุมสายเดียว ซึ่งจะทำให้ต้องใช้สายโทรศัพท์ที่ต่อจากชุมสายไปยังบ้านผู้เข้าที่นั้นยาวมาก และไม่เป็นผลดีต่อผู้เข้าโทรศัพท์ที่อยู่ห่างไกล ในเมืองที่มีขนาดพื้นที่ไม่ใหญ่มาก ก็อาจจะมีชุมสายท้องถิ่นได้หลายชุมสาย ดังนั้นการเรียกต่างชุมสายก็สามารถเรียกได้ก็ต่อเมื่อได้มีการเชื่อมต่อแต่ละชุมสายให้ถึงกันทั้งหมด โดยใช้ Junction Line เป็นตัวเชื่อมต่อ และเราเรียกข่ายสาย (Network) แบบนี้ว่า ข่ายสายท้องถิ่น (Local Network) ดังแสดงตามรูปที่ 2.12



รูปที่ 2.12 ข่ายสายท้องถิ่น

จากรูปที่ 2.12 จะเห็นว่า Local Network มีลักษณะการเชื่อมต่อที่แต่ละชุมสายต่อกันแบบ Mesh Shaped Network ส่วนตัวเครื่องโทรศัพท์แต่ละเครื่องจะต่อเข้ากับชุมสายโทรศัพท์แบบ Star Shaped Network สำหรับในเมืองใหญ่ ๆ เช่น กรุงเทพฯ จะประกอบด้วยชุมสายท้องถิ่นได้เป็นจำนวนมากในการนำเอาชุมสายท้องถิ่นจำนวนมากนี้มาต่อกันแบบ Mesh Shaped Network จึงไม่น่าที่จะเป็นไปได้ เพราะต้องใช้คู่สายและวงจรการเชื่อมต่อจำนวนมากมหาศาล ดังนั้น Local Network ในกรุงเทพฯ (รวมทั้งจังหวัดใกล้เคียง คือ ปทุมธานี นนทบุรี และสมุทรปราการ) จึงต้องใช้ชุมสายต่อผ่านท้องถิ่นอีกหลายชุมสายเป็นตัวเชื่อมต่อกับชุมสายท้องถิ่น ลักษณะของการเชื่อมต่อคือ นำชุมสายต่อผ่านท้องถิ่นมาต่อกันแบบ Mesh Shaped Network และนำชุมสายท้องถิ่นต่อกับชุมสายต่อผ่านท้องถิ่นแบบ Star Shaped Network ส่วนตัวเครื่องโทรศัพท์ต่อกับชุมสายท้องถิ่นแบบ Star Shaped Network เช่นเดียวกัน ดังแสดงตามรูปที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 ข่ายสายท้องถิ่นในเมืองใหญ่

จากรูปที่ 2.13 ผู้เข้าโทรศัพท์ในชุมสายท้องถิ่นที่ 1 (LE_{11}) จะเรียกไปยังผู้เข้าโทรศัพท์ในชุมสายท้องถิ่นที่ 2 (LE_{21}) ได้โดยการเรียกจะผ่านทั้งหมด 3 ชุมสายคือ LE_{11} , TE_1 และ LE_{21} เป็นต้น สำหรับการเรียกที่ชุมสายท้องถิ่นอยู่ห่างไกลกัน การเรียกก็อาจจะผ่านชุมสายต่อผ่านหลาย ๆ ชุมสายก็ได้ โดยในขั้นต้นจะเป็นการเลือกเส้นทาง (Route) ที่สั้นที่สุดก่อน เช่น ผู้เข้าโทรศัพท์ในชุมสายท้องถิ่นที่ 1 (LE_{11}) เรียกไปยังผู้เข้าโทรศัพท์ในชุมสายท้องถิ่นที่ 2 (LE_{21}) การเรียกจะผ่านชุมสายทั้งหมด 4 ชุมสาย คือ LE_{11} , TE_1 , TE_2 และ LE_{21} แต่ถ้าหากว่าวงจรเชื่อมต่อระหว่าง TE_1 กับ TE_2 ถูกใช้งานเต็มหมดแล้ว การเรียกครั้งนี้จะต้องเลือกเส้นทางอื่นซึ่งเรียกว่าเป็น Alternative Route กล่าวคือ การเรียกครั้งนี้จะผ่านชุมสายทั้งหมดอย่างน้อย 5 ชุมสาย คือ LE_{11} , TE_1 , TE_3 , TE_2 และ LE_{21} หรือ LE_{11} , TE_1 , TE_4 , TE_3 , TE_2 และ LE_{21} เป็นต้น

2.4 แผนการกำหนดเลขหมายโทรศัพท์

ปัจจุบันการใช้โทรศัพท์ในประเทศไทยสามารถใช้เรียกติดต่อกันทางไกลได้โดยอัตโนมัติ ไม่ว่าจะเป็นการเรียกทางไกลภายในประเทศ หรือการเรียกทางไกลต่างประเทศ

เอกสารนี้จัดทำโดยผู้เรียบเรียงจะเป็นผู้หมุนเลขหมายด้วยตนเองหรือจะให้พนักงานโทรศัพท์กลาง ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Operator) เป็นผู้ต่อการ เรียกให้ก็ได้ การเรียกทางไกลดังกล่าว จึงมีความจำเป็นที่จะต้องกำหนดรหัสทางไกล เพื่อให้โทรศัพท์ทุกเลขหมายทั่วโลกสามารถติดต่อถึงกันได้ ซึ่งเป็นรหัสเลขหมายที่ใช้ในพื้นที่ต่าง ๆ เรียกว่า Area Code (หรือ Trunk Code) และ Country Code นอกจากจะกำหนดรหัสทางไกลแล้ว การใช้โทรศัพท์เรียกทางไกลอัตโนมัติก็ต้องหมิ่นเลขหมายนำ (Prefix) ก่อน เพื่อให้ขุ่มสายโทรศัพท์ทราบว่า เป็นการเรียกทางไกลอัตโนมัติ

การกำหนดเลขหมายโทรศัพท์ รหัสเลขหมายของพื้นที่ รวมทั้ง Prefix ต่าง ๆ จะต้องถูกกำหนดให้อยู่ในมาตรฐานเดียวกัน จึงจะทำให้โทรศัพท์ทุก ๆ เลขหมายทั่วโลกสามารถติดต่อถึงกันได้ มาตรฐานการกำหนดเลขหมายดังกล่าวถูกกำหนดโดย CCITT (Consultive Committee International Telegraph and Telephone) ซึ่งได้กำหนดไว้ดังนี้

- **Station Number** เป็นเลขหมายของผู้เข้าโทรศัพท์ที่อยู่ในขุ่มสายท้องถิ่น ประกอบด้วยเลขหมาย 4 ตัว เขียนเป็นสัญลักษณ์ได้คือ XXXX
- **Office Code (หรือ Exchange Code)** เป็นรหัสของขุ่มสายท้องถิ่น ประกอบด้วยเลขหมาย 1-3 ตัว สำหรับประเทศไทยใช้หมายเลข 3 ตัว ในเขตโทรศัพท์นครหลวง และใช้เลขหมาย 2 ตัว ในเขตโทรศัพท์ภูมิภาค เขียนเป็นสัญลักษณ์ได้คือ
- **Area Code (หรือ Trunk Code)** เป็นรหัสทางไกลที่ถูกกำหนดให้ใช้ใน Local Network หนึ่ง ๆ ประกอบด้วยเลขหมาย 1-3 ตัว เขียนเป็นสัญลักษณ์ได้คือ
- **Country Code** เป็นรหัสทางไกลของประเทศ ประกอบด้วยเลขหมาย 1-3 ตัว เขียนเป็นสัญลักษณ์ได้คือ
- **Trunk Prefix** เป็นเลขหมายนำ ที่ใช้สำหรับการเรียกทางไกลภายในประเทศ ประกอบด้วยเลขหมาย 1-3 ตัว เขียนเป็นสัญลักษณ์ได้คือ
- **International Prefix** เป็นเลขหมายนำ ที่ใช้สำหรับการเรียกทางไกลต่างประเทศ ประกอบด้วยเลขหมาย 1-3 ตัว เขียนเป็นสัญลักษณ์ได้คือ
- **Directory Number (หรือ Subscriber Number)** คือเลขหมายโทรศัพท์ที่ใช้สำหรับการเรียกภายใน Local Network เดียวกัน ประกอบด้วย Office Code กับ Station Number

เอกสารนี้เป็นเอกสารที่สงวนไว้ Directory Nubmer : ศึกษาเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **National Number** คือเลขหมายโทรศัพท์ที่ใช้สำหรับการเรียกทางไกลภายในประเทศ ประกอบด้วย Area Code กับ Directory Number

National Number : - - XXXX

- **International Number** คือเลขหมายโทรศัพท์ที่ใช้สำหรับการเรียกทางไกลต่างประเทศ ประกอบด้วย Country Code กับ National Number

International Number :

การหมุนเลขหมาย

- การเรียกภายในท้องถิ่น (Local Call) ให้หมุน Directory Number ได้เลย

Local Call :

- การเรียกทางไกลภายในประเทศ (Toll Call) จะต้องหมุน Trunk Prefix ก่อน แล้วจึงหมุนตามด้วย National Number

Toll Call :

- การเรียกทางไกลต่างประเทศ (International Call) จะต้องหมุน International Prefix ก่อน แล้วจึงหมุนตามด้วย International Number

International Call :

การเรียกทางไกลภายในประเทศ

Area Code ที่ใช้ในประเทศไทยประกอบด้วยเลขหมาย 1 หรือ 2 ตัว เช่น 2 สำหรับโทรศัพท์ในเขตนครหลวง

53 สำหรับโทรศัพท์ในเขตจังหวัดเชียงใหม่ ลำพูน แม่ฮ่องสอน

39 สำหรับโทรศัพท์ในเขตจังหวัดจันทบุรี ตราด เป็นต้น

จากที่ได้กล่าวมาแล้วว่า เมื่อต้องการใช้โทรศัพท์เรียกทางไกลภายในประเทศ ก็ต้องหมุน Trunk Prefix ก่อน แล้วจึงหมุนตามด้วยเลขหมายของ National

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ-20-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Number สำหรับ Trunk Prefix ที่ใช้ในประเทศไทยและประเทศอื่น ๆ เช่น

- 0 สำหรับประเทศไทย สวีเดน เดนมาร์ก เบลเยียม
- 1 สำหรับประเทศสหรัฐอเมริกา
- 9 สำหรับประเทศฟินแลนด์
- 16 สำหรับประเทศฝรั่งเศส เป็นต้น

ตัวอย่าง จากนทบุรีต้องการเรียกไปยังจังหวัดเชียงใหม่ที่เลขหมาย 22-1234 ก็ต้อง
หมุน 0-53-22-1234 หรือจากเชียงใหม่ต้องการเรียกมายังกรุงเทพฯ ที่เลขหมาย 510-
3111 ก็ต้องหมุน 0-2-510-3111 เป็นต้น

การเรียกทางไกลต่างประเทศ

การเรียกทางไกลต่างประเทศด้วยตนเองนั้น ก่อนอื่นเราจะต้องหมุน
International Prefix ของประเทศนั้น ๆ และ Country Code ของประเทศที่
ต้องการติดต่อด้วย แล้วจึงตามด้วย National Number ของเลขหมายที่ต้องการติดต่อ
International Prefix ของแต่ละประเทศ ส่วนมากจะเป็นเลขหมาย 2 ถึง 3 ตัว
แล้วแต่ละประเทศนั้น ๆ จะกำหนด ส่วน Country Code ของแต่ละประเทศจะเป็นเลข
หมาย 1 ถึง 3 ตัว และแต่ละประเทศจะต้องมีเลขหมายไม่ซ้ำกัน เช่น

International Prefix	Country Code
00 ไทย สวิสเซอร์แลนด์	66 ไทย
91 เบลเยียม	32 เบลเยียม
009 สวีเดน	46 สวีเดน
095 นอร์เวย์	47 นอร์เวย์
011 สหรัฐอเมริกา	1 สหรัฐอเมริกา

ตัวอย่าง จากกรุงเทพฯ ต้องการเรียกไปที่เมืองฟิลาเดลเฟีย ประเทศสหรัฐอเมริกา
ที่เลขหมาย 233-4100 ซึ่งมี Area Code เป็น 215 ดังนั้น การเรียกครั้งนี้จะต้องหมุน
00-1-215-233-4100

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาและวิจัยเท่านั้น การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Code เป็น 75 ดังนั้นการเรียกครั้งนี้จะต้องหมุน 009-66-75-21-0407

2.5 การคิดเงินค่าบริการ (Charging)

การคิดเงินค่าบริการแบ่งออกเป็นหลายแบบ ทั้งนี้ขึ้นอยู่กับชนิดของการเรียก เช่น การเรียกภายในท้องถิ่นและการเรียกทางไกล เป็นต้น

การเรียกภายในท้องถิ่น (Local Call) มีวิธีการคิดเงินค่าบริการได้ 2 วิธี คือ วิธีที่ 1 เรียกว่า Fixed Fee Charge หมายถึง การคิดเงินค่าบริการแบบเหมาจ่าย คือ กำหนดแน่นอนตายตัวลงไปเลยว่าจะจ่ายเดือนละเท่าไร ทั้งนี้จะไม่ขึ้นอยู่กับจำนวนการเรียกในแต่ละเดือน วิธีที่ 2 เรียกว่า Fee Charge หมายถึง การคิดเงินค่าบริการที่ขึ้นอยู่กับจำนวนการเรียกในแต่ละครั้ง เช่น มิเตอร์ประจำเลขหมาย A จะขึ้น 1 ครั้ง ก็ต่อเมื่อมีการเรียกภายในท้องถิ่น 1 ครั้ง หรือทุก ๆ ช่วงเวลาที่กำหนด เช่น 3 นาที เป็นต้น

การคิดเงินค่าบริการสำหรับการเรียกทางไกลภายในประเทศ หรือทางไกลต่างประเศนั้น ก็ขึ้นอยู่กับสิ่งสำคัญ 2 ประการคือ ระยะเวลาในการสนทนาและอัตราคิดเงิน (Tariff) หมายความว่าถ้าใช้เวลาในการสนทนา มาก ก็จะเสียเงินค่าบริการมากตามไปด้วย สำหรับอัตราการคิดเงินค่าบริการนั้น ก็ขึ้นอยู่กับระยะทางระหว่างผู้เรียกกับผู้ถูกเรียก คือ ถ้าผู้เรียกกับผู้ถูกเรียกอยู่ห่างไกลกันมาก อัตราการคิดเงินค่าบริการต่อหนึ่งหน่วย เวลา ก็จะมากตามไปด้วย การคิดเงินค่าบริการแบบนี้เรียกว่า Time Zone Metering นอกจากนี้ยังมีสิ่งสำคัญอีกประการหนึ่งคือ ตามปกติแล้วผู้เข้าโทรศัพท์มักจะใช้โทรศัพท์มากในช่วงเวลากลางวัน ซึ่งย่อมจะทำให้เกิด Traffic สูงขึ้นที่ชุมสายโทรศัพท์และอาจจะเรียกไม่ได้เนื่องจากอุปกรณ์สวิทช์ที่ชุมสายโทรศัพท์ไม่ว่าง เนื่องจากถูกใช้งานเต็มหมด ดังนั้นเพื่อเป็นการลด Traffic ของชุมสายโทรศัพท์ในเวลากลางวันลง จึงทำได้โดยลดอัตราการคิดเงินค่าบริการในช่วงเวลากลางคืน เป็นต้น บางประเทศเช่นในประเทศสหรัฐอเมริกา การคิดเงินค่าบริการสำหรับการเรียกทางไกลภายในประเทศ อาจคิดเป็นแบบ Fixed Fee Charge ก็ได้

2.6 สหภาพโทรคมนาคมระหว่างประเทศ

สหภาพโทรคมนาคมระหว่างประเทศ (International Telecommunication Union หรือ ITU.) เป็นหน่วยงานหนึ่งขององค์การสหประชาชาติ ซึ่งมีหน้าที่ให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออยู่ภายใต้เงื่อนไขการใช้งานตามที่ปรากฏ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -22- อย่างเป็นทางการหรือแจ้งเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำแนะนำหรือให้คำปรึกษา และกำหนดมาตรฐาน เกี่ยวกับการสื่อสารโทรคมนาคมระหว่างประเทศ สำนักงานใหญ่ตั้งอยู่ที่กรุงเจนีวา หน่วยงานที่สำคัญ แบ่งออกเป็น 4 ส่วนคือ

- General Secretariat มีหน้าที่อำนวยความสะดวกและงานทางด้านการเงิน
- International Frequency Registration Board (IFRB) มีหน้าที่ประสานงานและร่วมมือกันในการใช้คลื่นความถี่วิทยุทุกชนิด

- Consultive Committee International Radio (CCIR) มีหน้าที่ให้คำปรึกษาแนะนำและกำหนดมาตรฐานเกี่ยวกับการสื่อสารทางด้านวิทยุ

- Consultive Committee International Telegraph and Telephone (CCITT) มีหน้าที่ให้คำปรึกษาแนะนำและกำหนดมาตรฐานเกี่ยวกับการสื่อสารทางสาย เช่น โทรเลข โทรศัพท์ เป็นต้น

หน่วยงานทั้งสี่นี้อยู่ภายใต้การควบคุมของสภามหาวิทยาลัย ซึ่งประกอบด้วยสมาชิก 25 ประเทศ การประชุมระหว่างส่วนงานต่าง ๆ จะมีขึ้นปีละ 1 ครั้งเพื่อประสานงานกัน และทุก ๆ 4 ปี จะมีการประชุมนานาชาติ เพื่อพิจารณาปัญหาต่าง ๆ เช่น วิทยาการของเทคโนโลยีสมัยใหม่ ลักษณะของการบริการ อัตราการคิดเงินค่าบริการ เป็นต้น

บทที่ 3

ระบบชุมสายโทรศัพท์

3.1 โทรศัพท์แบบใช้พนักงานต่อ (Manual Telephone)

โทรศัพท์ระบบใช้พนักงานต่อ (Manual Telephone) หมายถึง การใช้โทรศัพท์เครื่องใดเครื่องหนึ่ง เรียกไปยังโทรศัพท์อีกเครื่องหนึ่งได้โดยพนักงานโทรศัพท์กลาง (Operator) เป็นผู้ต่อการเรียกให้ โทรศัพท์ระบบใช้พนักงานต่อยังสามารถแบ่งออกเป็น 2 ระบบ ซึ่งเรียกตามระบบของแบตเตอรี่ที่ป้อนให้กับปากพูดหูฟัง (Handset) ของโทรศัพท์คือ โทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง (Local Battery Telephone System) และโทรศัพท์ระบบแบตเตอรี่ร่วม (Common Battery Telephone System)

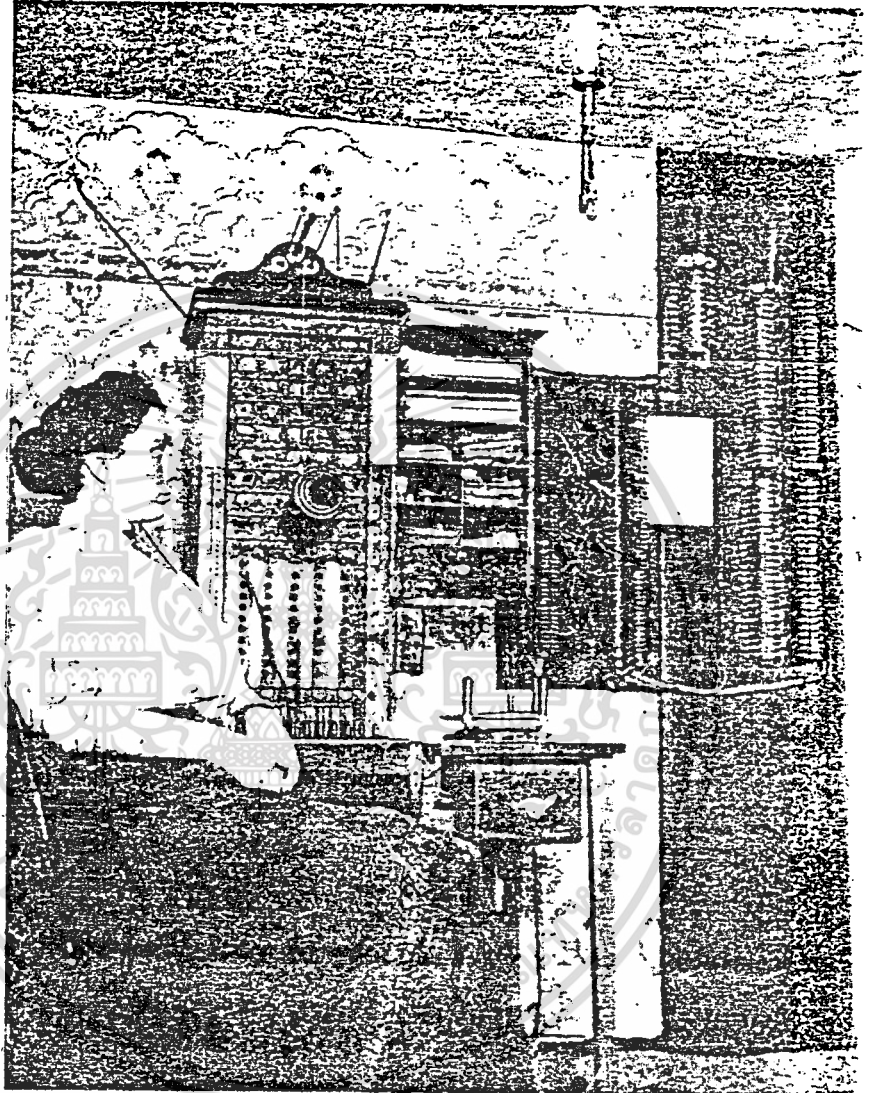
เครื่องโทรศัพท์ของโทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง ประกอบด้วยปากพูดหูฟัง แบตเตอรี่ กระจกตั้ง และแหล่งกำเนิดสัญญาณเรียก สำหรับปากพูดก็คือ Transmitter มีหน้าที่เปลี่ยนสัญญาณเสียง เป็นสัญญาณไฟฟ้า หูฟังคือ Receiver มีหน้าที่เปลี่ยนสัญญาณไฟฟ้าเป็นสัญญาณเสียง แบตเตอรี่เป็นแหล่งกำเนิดพลังงานไฟฟ้าที่ใช้สำหรับป้อนปากพูด (transmitter) และแหล่งกำเนิดสัญญาณเรียกคือ Hand Generator หรือ Magneto Generator ซึ่งมีหน้าที่จ่ายกระแสไฟฟ้าเพื่อป้อนให้กับกระจกตั้งของเครื่องโทรศัพท์

เครื่องโทรศัพท์ของโทรศัพท์ระบบแบตเตอรี่ร่วมประกอบด้วยปากพูดหูฟังและกระจกตั้ง ลักษณะของปากพูดหูฟังก็เหมือนกันกับปากพูดหูฟังของโทรศัพท์ระบบแบตเตอรี่ประจำเครื่องแต่แบตเตอรี่ที่ป้อน Transmitter และกระแสไฟฟ้าที่ป้อนกระจกตั้งของเครื่องโทรศัพท์ได้มาจากตู้สลับสาย (Switchboard)

3.2 โทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง

โทรศัพท์ระบบแบตเตอรี่ประจำเครื่อง (Local Battery Telephone System) มีลักษณะที่สำคัญคือ

- มีแบตเตอรี่ขนาด 3 โวลท์ ประจำอยู่ที่เครื่องโทรศัพท์ทุกเครื่องและมีตู้สลับสายด้วย

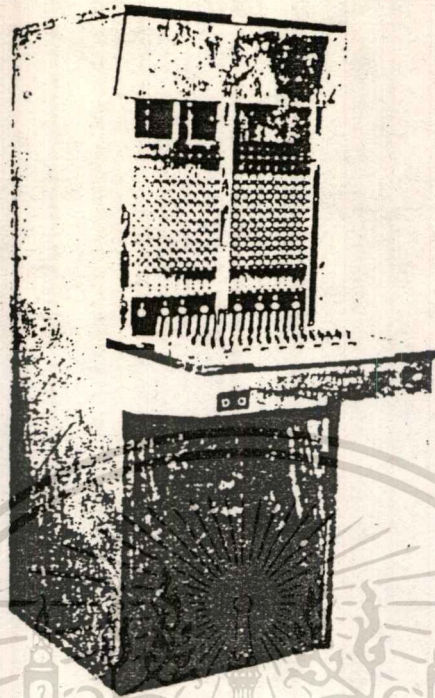


รูปที่ 3.1 แสดง No.1 Standard Magneto switchboard,
introduced by Bell Canada in the 1880s (Courtesy Bell
Canada Telephone Historical Collection)

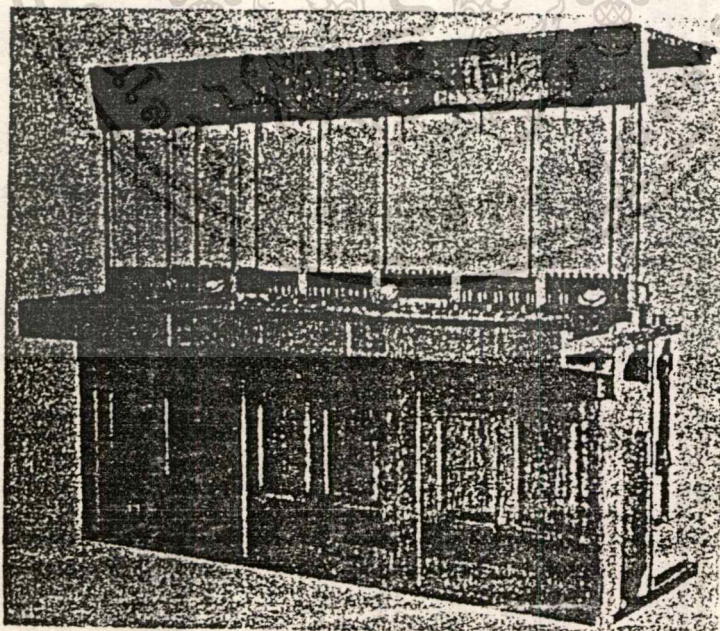
- มีแหล่งกำเนิดสัญญาณเรียกคือ Magneto Generator ประจำที่เครื่องโทรศัพท์ทุกเครื่องและมีที่ตู้สลับสายด้วย
- การเรียกจะต้องเรียกผ่านตู้สลับสายโดยพนักงานโทรศัพท์กลางเป็นผู้ต่อให้ แต่ถ้าโทรศัพท์ 2 เครื่องต่อเข้าหากันโดยตรง การเรียกจะเรียกเข้าหากันโดยตรงก็ได้

โทรศัพท์ระบบแบดเตอรีประจำเครื่องนี้ การเรียกเข้าหากันระหว่างโทรศัพท์ 2 เครื่องผ่านตู้สลับสาย โดยพนักงานโทรศัพท์กลางเป็นผู้ต่อให้ นั้น มีวิธีการคือ ผู้เรียกจะต้องหมุน Magneto Generator ที่เครื่องโทรศัพท์ก่อน กระแสไฟฟ้าที่เกิดขึ้นจากการหมุน Magneto Generator จะถูกส่งผ่านสายโทรศัพท์ไปยัง Drop Shutter ประจำเลขหมายของผู้เรียกที่ตู้สลับสาย เพื่อให้ Drop Shutter ทำงาน พนักงานโทรศัพท์กลางซึ่งนั่งอยู่หน้าตู้สลับสายก็จะทราบได้ทันทีว่า เลขหมายใดเรียกเข้ามา พนักงานโทรศัพท์กลางก็จะใช้ Answering Plug เสียบเข้าไปยัง Jack ประจำหมายเลขของผู้ถูกเรียก และหมุน Magneto Generator เพื่อส่งกระแสไฟฟ้าไปบ่อนกระดิ่งของเครื่องโทรศัพท์ของผู้ถูกเรียก เมื่อผู้ถูกเรียกยกปากพูดหูฟัง เพื่อตอบรับการเรียก ทั้งสองก็สนทนากันได้ และเมื่อทั้งสองสนทนากันเสร็จเรียบร้อยแล้ว ฝ่ายใดฝ่ายหนึ่งก็ต้องหมุน Magneto Generator อีกครั้งหนึ่ง เพื่อส่งกระแสไฟฟ้ามาบ่อน Terminating Drop ที่ตู้สลับสาย ทำให้พนักงานโทรศัพท์กลางทราบว่าคู่สายนี้เลิกใช้งานแล้ว ก็จะดึง Plug ออก เป็นอันเสร็จสิ้นการต่อโทรศัพท์

จากวิธีการใช้โทรศัพท์ระบบแบดเตอรีประจำเครื่อง จะเห็นว่ามีคามยุ่งยากมาก เพราะในการเรียกแต่ละครั้ง ผู้ใช้โทรศัพท์จะต้องหมุน Magneto Generator ถึง 2 ครั้ง ทำให้ไม่สะดวกต่อการใช้งานเป็นอย่างยิ่ง นอกจากนี้แบดเตอรีขนาด 3 โวลท์ที่ใช้ก็ต้องตรวจสอบกันเป็นประจำอยู่เสมอ ต่อมาจึงได้มีการพัฒนาระบบโทรศัพท์จากแบดเตอรีประจำเครื่อง มาเป็นโทรศัพท์ระบบแบดเตอรีร่วม แต่ก็ยังคงเป็นโทรศัพท์ระบบที่ใช้พนักงานต่ออยู่นั่นเอง ปัจจุบันโทรศัพท์ระบบแบดเตอรีประจำเครื่องจะมีใช้ในทางทหาร เท่านั้น เพราะมีขนาดเล็ก การเคลื่อนย้ายกระทำได้สะดวก และมีความคงทนต่อทุกสภาพดินฟ้าอากาศ



รูปที่ 3.2 แสดงตู้สลับสายโทรศัพท์ระบบแบดเตอร์ร่วม (Non-Multiple Switchboard)



รูปที่ 3.3 แสดงตู้สลับสายโทรศัพท์ระบบแบดเตอร์ร่วม (Multiple Switchboard)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

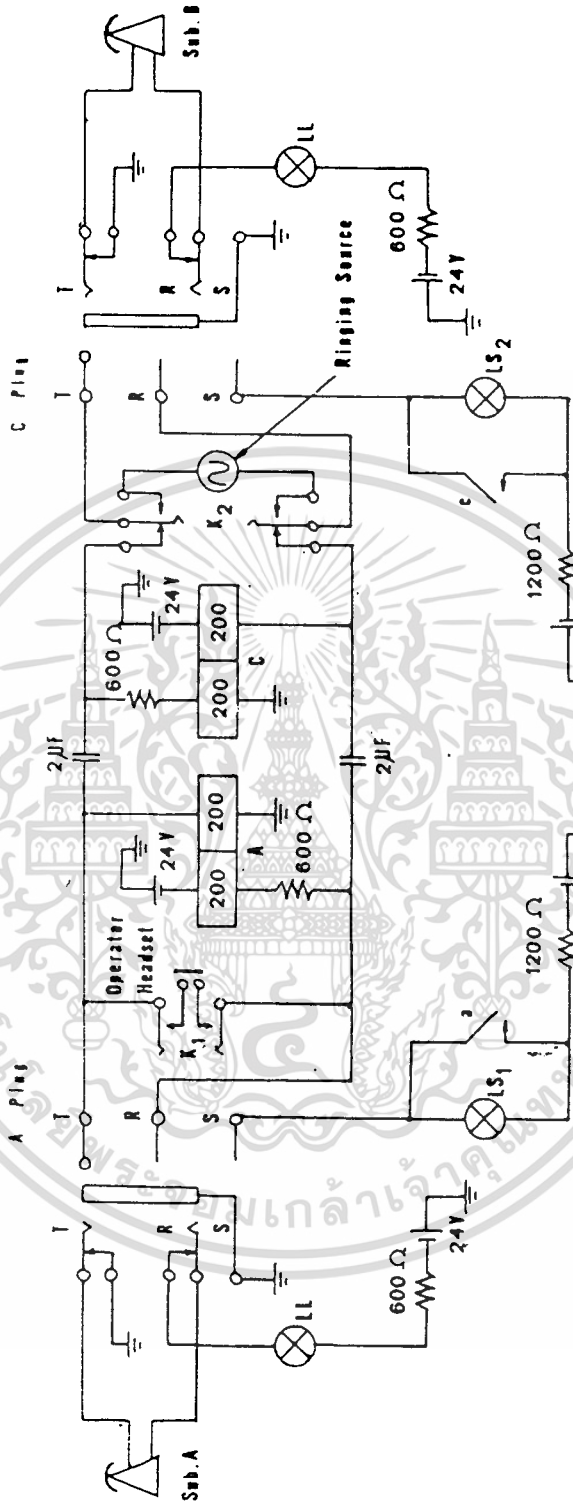
3.3 โทรศัพท์ระบบแบตเตอรี่ร่วม

โทรศัพท์ระบบแบตเตอรี่ร่วม หรือเรียกชื่ออีกอย่างหนึ่งว่าเป็นโทรศัพท์ระบบแบตเตอรี่กลาง (Central Battery Telephone System) มีลักษณะที่สำคัญคือ

- มีแบตเตอรี่และแหล่งกำเนิดสัญญาณเรียก (Ringing Source) อยู่ที่ตู้สลับสายเพียงแห่งเดียว
- การเรียกระหว่างเครื่องโทรศัพท์ 2 เลขหมาย จะต้องเรียกผ่านตู้สลับสาย โดยพนักงานโทรศัพท์กลางเป็นผู้ต่อให้

โทรศัพท์ระบบแบตเตอรี่ร่วมนี้ การเรียกเข้าหากันระหว่างโทรศัพท์สองเครื่องผ่านตู้สลับสาย โดยพนักงานโทรศัพท์กลางเป็นผู้ต่อให้ นั้น มีวิธีการคือ เมื่อผู้เรียกต้องการเรียกไปยังเลขหมายใด ๆ ก็ให้ยกปากพูดหูฟังขึ้น ซึ่งจะทำให้เกิดสัญญาณแสดงขึ้นที่ตู้สลับสายโดยอัตโนมัติ พนักงานโทรศัพท์กลางซึ่งนั่งอยู่หน้าตู้สลับสายก็จะทราบได้ทันทีว่าเลขหมายใดเรียกเข้ามา พนักงานโทรศัพท์กลางก็จะใช้ Answering Plug เสียบเข้าไปยัง Jack ประจำเลขหมายของผู้เรียก ทำให้พนักงานโทรศัพท์กลางสามารถสนทนากับผู้เรียกได้ เมื่อพนักงานโทรศัพท์กลางทราบความประสงค์ของผู้เรียกว่าต้องการติดต่อกับเลขหมายใด พนักงานโทรศัพท์กลางก็จะใช้ Calling Plug เสียบเข้าไปยัง Jack ประจำเลขหมายของผู้ถูกเรียกและกด Ring Key เพื่อให้ Ringing Source ส่งกระแสไฟฟ้าไปบ่อนกระดิ่งของเครื่องโทรศัพท์ของผู้ถูกเรียก เมื่อผู้ถูกเรียกยกปากพูดหูฟังเพื่อตอบรับการเรียก ทั้งสองก็สนทนาได้ และเมื่อทั้งสองสนทนากันเสร็จเรียบร้อยแล้ว ทั้งคู่ก็วางปากพูดหูฟังลงบนเครื่องโทรศัพท์ ก็จะมีสัญญาณแสดงที่ตู้สลับสาย ทำให้พนักงานโทรศัพท์กลางทราบว่าคู่สายนี้เลิกใช้งานแล้ว ก็จะดึง Plug ออกเป็นอันเสร็จสิ้นการต่อโทรศัพท์

ปัจจุบัน โทรศัพท์ระบบแบตเตอรี่ร่วมยังนิยมใช้กันเป็นตู้สาขา (PABX) เพราะมีราคาถูกมาก การซ่อมบำรุงไม่ยุ่งยากและอะไหล่ก็หาได้ง่าย วงจรของตู้สลับสายโทรศัพท์ระบบแบตเตอรี่ร่วม ดังรูป 3.4



รูปที่ 3.4 แสดงวงจรของผู้ส่งสายโทรศัพท์ระบบเบตเตอร์รวม

3.4 ชุมสายโทรศัพท์อัตโนมัติ Common Control

การพัฒนาาระบบของชุมสายโทรศัพท์จากระบบใช้พนักงานต่อ (Manual Telephone) มาเป็นระบบอัตโนมัติ (Automatic Telephone) นั้น ในระยะเริ่มแรก เป็นชุมสายโทรศัพท์ระบบ Direct Control การทำงานของอุปกรณ์สวิตช์ในระบบนี้ จะ เป็นไปที่ละขั้นของขบวนสวิตช์ (Switch Train) กล่าวคือ Switch Train จะต่อทาง สายระหว่างผู้เรียกกับผู้ถูกเรียก ในขณะที่ผู้เรียกหมุนเลขหมายแต่ละตัว หรือกล่าวได้ว่า สวิตช์แต่ละตัวใน Switch Train จะทำงานตอบสนองการหมุนเลขหมายแต่ละตัว เช่น เมื่อผู้เรียกหมุนเลขหมายตัวแรก สวิตช์ตัวที่ 1 ใน Switch Train จะทำงาน และต่อ วงจรไปยังสวิตช์ตัวถัดไป เมื่อหมุนเลขหมายตัวที่ 2 สวิตช์ตัวที่ 2 ใน Switch Train จะ ทำงานและต่อวงจรไปยังสวิตช์ตัวถัดไป และสวิตช์ใน Switch Train จะทำงานอย่างนี้ ไปเรื่อย ๆ จนเมื่อได้รับเลขหมายตัวสุดท้าย สวิตช์ตัวสุดท้ายใน Switch Train ก็จะต่อ วงจรระหว่างผู้เรียกกับผู้ถูกเรียก เมื่อผู้ถูกเรียกตอบรับบริการเรียกแล้ว วงจรการสนทนาก็จะ เกิดขึ้นโดย Switch Train จะเป็นตัวเชื่อมต่อวงจรการสนทนา ซึ่งเท่ากับว่า 1 Switch Train ใช้ได้หนึ่งคู่สนทนา ลักษณะการทำงานของอุปกรณ์สวิตช์แบบนี้เรียกว่า Direct Control

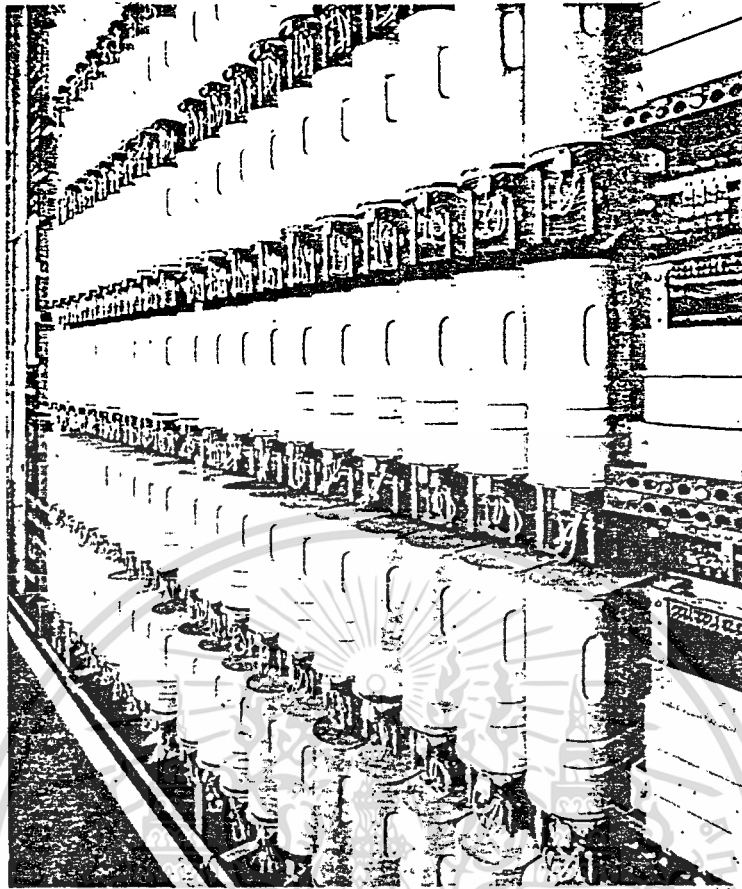
ชุมสายโทรศัพท์อัตโนมัติระบบ Direct Control ได้แก่

- Step by Step
- All Relay
- XY
- Crossbar No 7

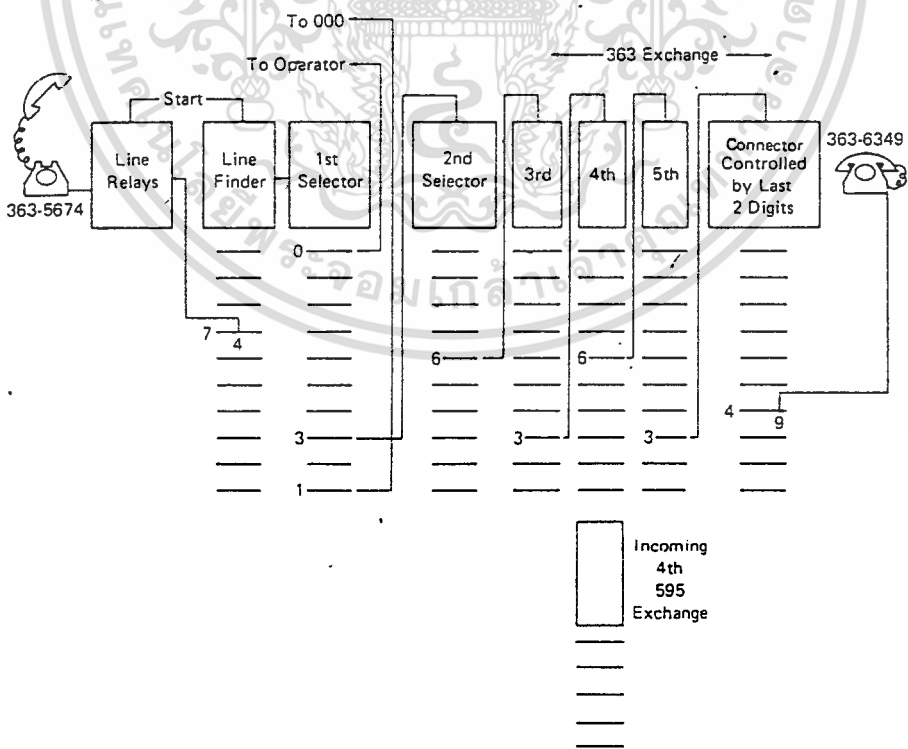
ต่อจากนั้นจึงได้มีการพัฒนาาระบบโทรศัพท์จากระบบ Direct Control มา เป็นระบบ Common Control โดยมีวัตถุประสงค์ เพื่อให้การติดต่อของอุปกรณ์สวิตช์ในชุม สายโทรศัพท์ทำงานได้รวดเร็วขึ้น ลักษณะที่สำคัญของชุมสายโทรศัพท์ระบบ Common Control คือภาคควบคุมการต่อวงจรการสนทนา เมื่อต่อวงจรได้แล้ว ก็จะ Release เพื่อ บริการผู้เรียกรายอื่น ๆ ต่อไป และในขณะที่ผู้เรียกกับผู้ถูกเรียกกำลังสนทนากันอยู่นั้น จะมี ส่วนที่ยังคงทำงานอยู่คือภาค Switching เท่านั้น ชุมสายโทรศัพท์ระบบ Common Control ได้แก่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดง Step-by-Step Dial Switching Equipment



รูปที่ 3.6 แสดง Step-by-Step Switch Train .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Crossbar No 5
- Electronic Switching

3.4.1 หลักการทำงานของชุมสายโทรศัพท์ระบบ Common Control

ชุมสายโทรศัพท์ระบบ Common Control จะแบ่งออกเป็น 2 ภาค คือ ภาคควบคุม (Control Unit) และภาค Switching (Switching Unit)

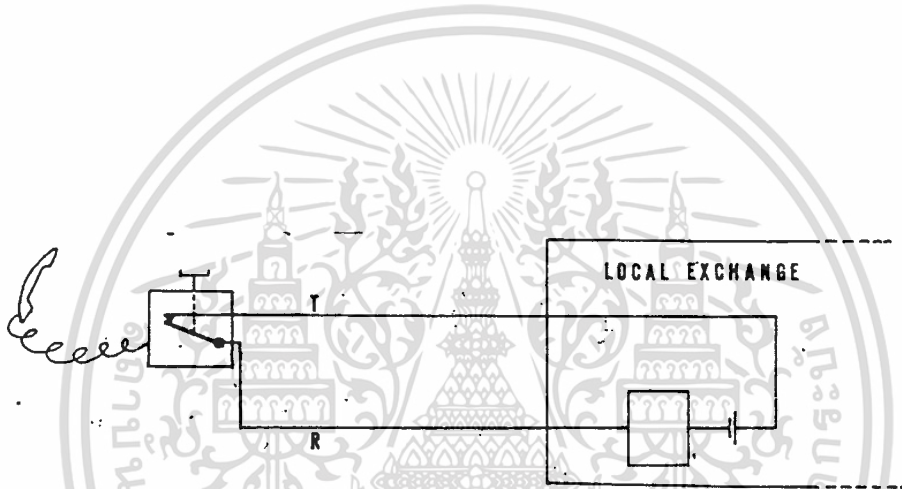
- ภาคควบคุม มีหน้าที่ควบคุมการต่อวงจรการสนทนาระหว่างผู้เรียกกับผู้ถูกเรียก โดยเริ่มตั้งแต่ส่งสัญญาณ Dial Tone ไปยังผู้เรียก รับเลขหมายที่ผู้เรียกหมุนวิเคราะห์เลขหมายที่ได้รับ และดำเนินการให้ภาค Switching ต่อวงจรเพื่อให้ผู้เรียกกับผู้ถูกเรียกสนทนากันได้

- ภาค Switching มีหน้าที่ต่อวงจรการสนทนาระหว่างผู้เรียกกับผู้ถูกเรียกหรือต่อวงจรของผู้เรียกไปยังชุมสายโทรศัพท์อื่น ๆ โดยผ่านวงจร Trunk

เมื่อผู้เรียกยกปากพูดหูฟัง (Handset) ขึ้น จะทำให้ครบวงจรของอุปกรณ์สวิตซ์ในชุมสาย ผู้เรียกก็จะได้ยินสัญญาณ Dial Tone ซึ่งเป็นสัญญาณที่บอกให้ผู้เรียกทราบว่าขณะนี้เริ่มหมุนเลขหมายได้แล้ว เมื่อผู้เรียกเริ่มหมุนเลขหมายสัญญาณ Dial Tone จะถูกตัดออกจากวงจร และเมื่อผู้เรียกหมุนเลขหมายของผู้ถูกเรียกครบแล้ว ภาคควบคุมจะทำการวิเคราะห์เลขหมายที่ได้รับ และดำเนินการต่อวงจรการสนทนาให้ ซึ่งการเรียกอาจเป็นการเรียกภายในชุมสายเดียวกันหรือถ้าเป็นการเรียกออกไปยังชุมสายอื่น ๆ ทางชุมสายนี้ก็ส่งข้อมูลไปให้ ถ้าผู้ถูกเรียกว่าง ผู้เรียกจะได้ยินสัญญาณ Ringback Tone ซึ่งเป็นสัญญาณที่บอกให้ผู้เรียกทราบว่าทางสายของผู้ถูกเรียกว่างและกำลังเรียกอยู่ และชุมสายก็จะส่ง Ringing Current ซึ่งเป็นกระแสไฟสลับ 75-90 โวลท์ 18-25 Hz ไปบ่อนกระดิ่งของเครื่องโทรศัพท์ของผู้ถูกเรียก ทำให้กระดิ่งดัง แต่ถ้าเครื่องโทรศัพท์ของผู้ถูกเรียกกำลังใช้งานอยู่ ผู้เรียกจะได้ยินสัญญาณ Busy Tone ซึ่งเป็นสัญญาณที่บอกให้ผู้เรียกทราบว่าทางสายของผู้ถูกเรียกไม่ว่าง ลักษณะการทำงานพื้นฐานของชุมสายโทรศัพท์ระบบ Common Control ซึ่งใช้เป็นชุมสายท้องถิ่นสามารถอธิบายโดยแบ่งช่วงการทำงานออกเป็นขั้นตอนดังต่อไปนี้

3.4.1.1 ช่วงผู้เรียกยกปากพูดหูฟังขึ้นและหมุน เลขหมาย

เมื่อผู้เรียกต้องการเรียกไปยัง เลขหมายอื่น ผู้เรียกก็ต้องยกปากพูดหูฟังขึ้น ทำให้ Hook Switch ของเครื่องโทรศัพท์ต่อสายเส้น T (Tip) และ R (Ring) เข้าด้วยกัน ดังแสดงตามรูปที่ 3.2 มีผลทำให้ครบวงจรของ Line Relay ซึ่งเป็น Relay ประจําเลขหมายของผู้เรียก ภาควิชาควบคุมก็จะทำการต่อวงจรระหว่างชุดส่งสัญญาณ Dial Tone กับผู้เรียกเข้าด้วยกัน ทำให้ผู้เรียกได้ยินสัญญาณ Dial Tone ซึ่งเป็นการแสดงว่า เครื่องชุมสายโทรศัพท์พร้อมที่จะรับ เลขหมายที่ผู้เรียกหมุน



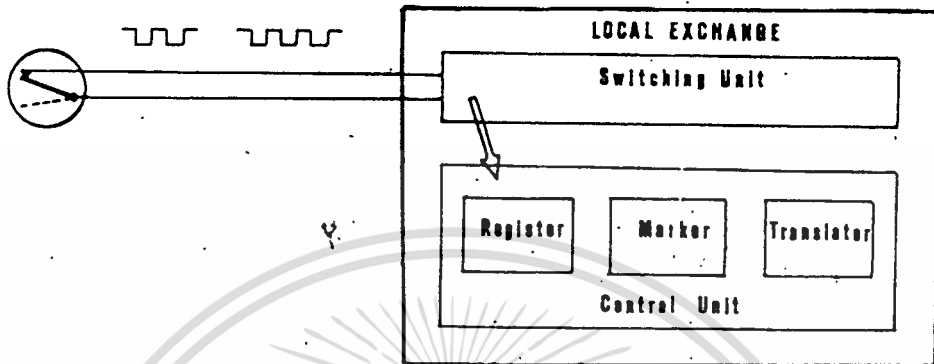
รูปที่ 3.2 เมื่อผู้เรียกยกปากพูดหูฟังขึ้น

เครื่องโทรศัพท์ที่ใช้กับชุมสายโทรศัพท์ระบบ Common Control นั้น มีหลายแบบ เช่น เครื่องโทรศัพท์แบบหมุนหน้าปัด (Rotary Dial) เครื่องโทรศัพท์แบบกดปุ่ม (Push Button) เครื่องโทรศัพท์แบบหยอดเหรียญ (Coin Box) หรือเครื่องโทรศัพท์สาธารณะ (Public Telephone) เครื่องรับแบบตู้สาขา (Private Automatic Branch Exchange : PABX) เป็นต้น เมื่อมีการยกปากพูดหูฟังขึ้น ชุมสายโทรศัพท์จะทราบประเภท (Category) ของเครื่องโทรศัพท์นั้น ๆ ภาควิชาควบคุมในชุมสายก็จะต่อวงจรระหว่างผู้เรียกกับ Register ตามประเภทของผู้เรียกนั้น ๆ เพื่อเตรียมรับเลขหมายที่ผู้เรียกหมุน

ในกรณีที่ เครื่องโทรศัพท์ของผู้เรียกเป็นแบบหมุนหน้าปัด การหมุนหน้าปัดของผู้
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรียกจะทำให้เกิด Pulse ขึ้นเป็นจำนวนเท่ากับเลขหมายที่หมุน และถูกส่งไปเก็บไว้ใน Register ดังแสดงตามรูปที่ 3.3 เพื่อเตรียมปฏิบัติการต่อไป

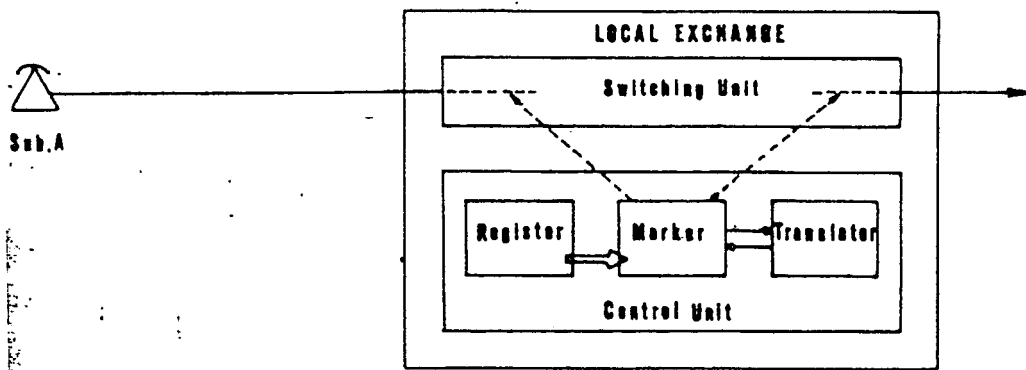


รูปที่ 3.3 เมื่อผู้เรียกหมุนเลขหมาย

3.4.1.2 ช่วงดำเนินการกับเลขหมายที่ได้รับ

เมื่อเครื่องชุมสายโทรศัพท์ที่ได้รับข้อมูลคือ เลขหมายของผู้ถูกเรียกจนครบแล้ว ก็จะดำเนินการวิเคราะห์ข้อมูลที่ได้รับ เพื่อต้องการทราบว่า

- เป็นการเรียกภายในชุมสายเดียวกันหรือเรียกต่างชุมสาย
- การส่งสัญญาณจะเป็นไปในลักษณะใด เช่นจะส่งไปยังผู้ถูกเรียกโดยตรงหรือจะส่งไปยังชุมสายอื่น ๆ
- การต่อจะถูกยกเลิกในลักษณะใด
- การคิดเงินค่าบริการ เป็นต้น

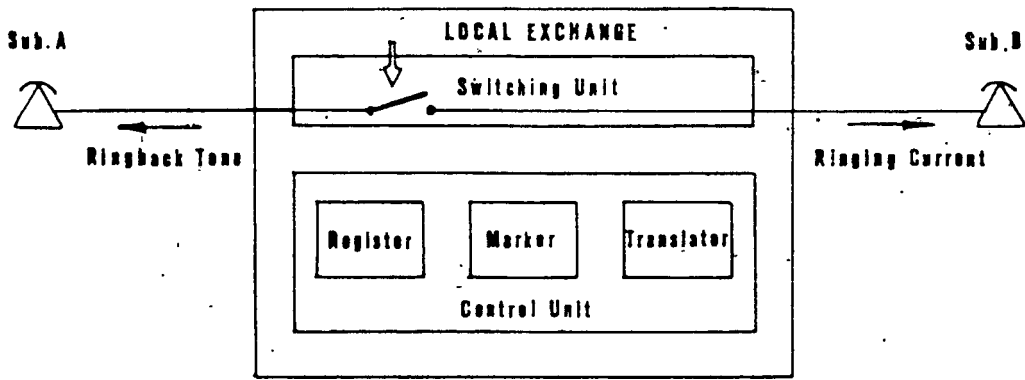


รูปที่ 3.4 การวิเคราะห์ข้อมูลที่ได้รับ

เมื่อได้ทำการวิเคราะห์เลขหมายของผู้ถูกเรียกแล้ว จากนั้นภาคควบคุมก็จะเลือกเส้นทางการต่อวงจรระหว่างผู้เรียกกับผู้ถูกเรียกในภาค Switching ต่อไป ดังแสดงตามรูปที่ 3.4

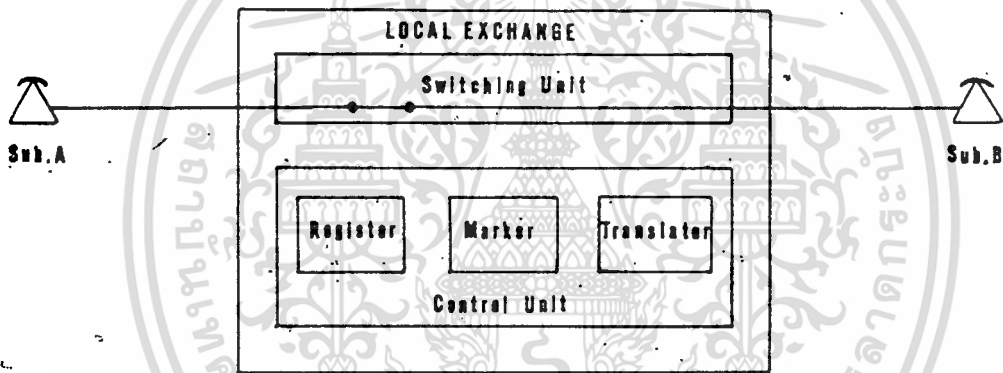
3.4.1.3 ช่วงดำเนินการต่อวงจร

การต่อวงจรการสนทนาระหว่างผู้เรียกกับผู้ถูกเรียก จะดำเนินการโดยภาค Switching การต่อวงจรการสนทนาจะครบสมบูรณ์ได้ก็ต่อเมื่อผู้ถูกเรียกได้ตอบรับการเรียกแล้ว นั่นคือ ในขณะที่มีการส่งสัญญาณซึ่งอาจ เป็นการส่งสัญญาณภายในชุมสายเดียวกัน หรือส่งไปยังชุมสายอื่น ๆ ก็ตาม การต่อวงจรจะยังไม่ครบสมบูรณ์ ทั้งนี้เพื่อป้องกันไม่ให้ผู้เรียกได้ยินเสียงรบกวนจากการส่งสัญญาณ ถ้าหากเลขหมายผู้ถูกเรียกว่างและเป็นเลขหมายที่อยู่ในชุมสายเดียวกันกับผู้เรียก ภาค Switching จะต่อวงจรเพื่อส่งสัญญาณ Ringback Tone ไปยังผู้เรียก และต่อวงจร Ringing ไปยังผู้ถูกเรียก เพื่อส่ง Ringing Current ไปป้อนกระดิ่งเครื่องโทรศัพท์ของผู้ถูกเรียกดังแสดงตามรูปที่ 3.5 หากเลขหมายของผู้ถูกเรียกเป็นเลขหมายที่อยู่ในชุมสายอื่น เลขหมายของผู้ถูกเรียก (Station Number) ก็จะถูกส่งออกจากชุมสายต้นทางไปยังที่ชุมสายปลายทาง โดยใช้ High Speed Signalling Code



รูปที่ 3.5 ช่วงดำเนินการต่อวงจร

3.4.1.4 ช่วงการสนทนา



รูปที่ 3.6 ช่วงการสนทนา

เมื่อเครื่องชุมสายโทรศัพท์ที่ได้ทำการต่อวงจรการสนทนาระหว่างผู้เรียกกับผู้ถูกเรียกแล้ว อุปกรณ์ในภาคควบคุม (control Unit) จะหยุดการทำงาน (Release) ทั้งหมดเพื่อบริการให้กับผู้เรียกรายอื่นต่อไป ดังแสดงตามรูปที่ 3.6 ในขณะที่ผู้เรียกได้ยินสัญญาณ Ringback Tone กระทั่งที่เครื่องโทรศัพท์ของผู้ถูกเรียกก็จะดัง เมื่อผู้ถูกเรียกตอบรับการเรียก ทั้งสองก็สนทนากันได้ ในขณะเดียวกันก็จะมีการคิดเงินค่าบริการจากผู้เรียก (Charging) โดยชุมสายจะส่งไฟไปยัง Subscriber Meter ของผู้เรียกทำให้ Meter ขึ้นหนึ่งครั้ง

3.4.1.5 ช่วงเลิกการสนทนา

เมื่อผู้เรียกและผู้ถูกเรียกเลิกสนทนาแล้ว ทั้งคู่ก็วางปากพูดหูฟังลง ซึ่งมีผลทำให้ Hook Switch ของเครื่องโทรศัพท์เปิดวงจรการสนทนาอุปกรณ์สวิตซ์ในภาค Switching ก็จะหยุดการทำงานทั้งหมดและอยู่ในสภาวะที่ว่าง ซึ่งพร้อมที่จะใช้ในการต่อวงจรการสนทนาให้กับผู้เรียกรายอื่น ๆ ต่อไป

3.5 ชุมสายโทรศัพท์ระบบ Crossbar

ชุมสายโทรศัพท์ระบบ Crossbar ซึ่งองค์การโทรศัพท์แห่งประเทศไทย ใช้อยู่ในปัจจุบันเป็นรุ่น C-400 ของบริษัท NEC แห่งประเทศญี่ปุ่น ถึงแม้ว่าบริษัทผู้ผลิตทั่วโลกจะหันไปผลิตชุมสายโทรศัพท์ระบบ Stored Program Control (SPC) กันหมดแล้วก็ตาม แต่สำหรับประเทศไทยก็ยังคงมีแนวโน้มที่จะยังคงใช้ชุมสายโทรศัพท์ระบบ Crossbar ที่มีอยู่แล้วต่อไปอีก เนื่องจากชุมสายโทรศัพท์ระบบ Crossbar นี้ยังสามารถใช้งานได้เป็นอย่างดี และมีอะไหล่พอเพียงที่จะสนับสนุนการซ่อมบำรุงได้

3.6 ตู้สาขาระบบ Digital SPC

ตู้สาขา (Private Branch Exchange เขียนย่อว่า PBX) เป็นชุมสายโทรศัพท์แบบหนึ่งที่ยังนิยมใช้กันภายในสำนักงาน เช่น บริษัท ห้างร้าน โรงแรม หมู่บ้านจัดสรร ฯลฯ การเรียกติดต่อกันภายในตู้สาขาด้วยกันเอง จะไม่ผ่านชุมสายท้องถิ่น (Local Exchange) ทำให้มีความสะดวก รวดเร็วและประหยัด หากตู้สาขาได้ทำการเชื่อมต่อกับชุมสายท้องถิ่นด้วยวงจร Trunk Line ก็จะทำให้เลขหมายภายใน (Extension) กับเลขหมายภายนอกสามารถติดต่อกันได้ โดยผ่านชุมสายท้องถิ่น

โดยทั่วไปแล้วจำนวน Trunk Line ของตู้สาขาซึ่งใช้สำหรับการติดต่อระหว่างเลขหมายภายนอกกับเลขหมายภายใน จะมีไม่เกิน 15 เบอร์เซนต์ของจำนวนเลขหมายภายใน เช่น ตู้สาขาขนาด 500 เลขหมาย จะมีจำนวน Trunk Line ไม่เกิน 75 Trunks เมื่อเลขหมายภายในต้องการเรียกออกภายนอกก็สามารถเรียกออกได้โดยการ

เอกสารนี้เป็นหมายเลขหมายนำสำหรับเลขหมาย (หรือมากกว่า) ซึ่งจะทำให้ได้รับสัญญาณ Dial Tone

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของชุมสายท้องถิ่น จากนั้นก็หมุนตามด้วยเลขหมายที่ต้องการติดต่อได้เลย สำหรับเลขหมายภายนอก เมื่อต้องการติดต่อกับเลขหมายภายในก็สามารถเรียกได้โดยหมุนเลขหมายของ Trunk Line จากนั้นพนักงานโทรศัพท์กลาง (Operator) ของตู้สาขาจะเป็นผู้ต่อการเรียกให้ หรืออาจจะเรียกเข้าหาเลขหมายภายในโดยตรง (Direct In Dialing : DID) โดยไม่ผ่านพนักงานโทรศัพท์กลางก็ได้ ขึ้นอยู่กับขีดความสามารถของตู้สาขานั้น ๆ และข้อกำหนดขององค์การโทรศัพท์แห่งประเทศไทยที่ได้กำหนดไว้

ในกรณีที่ Trunk Line ของตู้สาขา มีเป็นจำนวนมากเช่น 75 Trunks อาจจะทำให้การติดต่อระหว่างเลขหมายภายนอกกับเลขหมายภายในเกิดความไม่สะดวกขึ้น เนื่องจากเมื่อหมุนเลขหมายของ Trunk Line แล้วเป็นไม่ว่าง ก็จะต้องหมุนเลขหมายของ Trunk Line อื่น ๆ ต่อไป จนกว่าจะพบ Trunk Line ที่ว่าง ทำให้เสียเวลาในการติดต่อมาก ในการแก้ปัญหานี้สามารถกระทำได้โดยการรวมเลขหมายของ Trunk Line ทั้งหมด ให้เป็นเลขหมายเดียว ซึ่งเรียกว่า Pilot Number เมื่อผู้เรียกจากภายนอกหมุนเลขหมาย Pilot Number ก็เท่ากับว่าผู้เรียกนั้นหมุนเลขหมายของ Trunk Line ทั้งหมด จึงเห็นได้ว่าการใช้ Pilot Number นั้น มีความสะดวกและประหยัดเวลาในการติดต่อลงไปได้มาก

3.6.1 การกำหนดเลขหมายของตู้สาขา

การกำหนดเลขหมายของตู้สาขาก็มีส่วนสำคัญประการหนึ่ง เพราะถ้าหากวางแผนการกำหนดเลขหมายไม่ดีพอ ก็จะทำให้เกิดความยุ่งยากในการใช้งาน เมื่อมีการขยายชุมสาย โดยทั่วไปแล้วตู้สาขาอัตโนมัติ (Private Automatic Branch Exchange : PABX) จะใช้เลข 0 (หรือเลข 9) เพื่อเรียกพนักงานโทรศัพท์กลาง ใช้เลข 9 (หรือเลข 0) เป็นเลขนำ (Predigit) เพื่อเรียกออกภายนอกและใช้เลขที่ขึ้นต้นด้วยเลข 1 สำหรับการบริการเช่น บริการสอบถามเลขหมาย แจ็งเหตุร้าย เป็นต้น นอกจากนี้ยังต้องสำรองเลขหมายไว้สำหรับการบริการพิเศษ (Facility) อีกด้วย เช่น Abbreviated Dialing , Group Hunting , Paging ฯลฯ จึงเห็นได้ว่าตั้งแต่เลข 0 ถึง 9 จำนวน 10 Level เราสามารถกำหนดเลขหมายในได้อีกเพียง 5 Level เท่านั้น ดังแสดงตามตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลข	การใช้งาน
0	เรียกพนักงานโทรศัพท์กลาง
1	บริการสอบถามเลขหมายและอื่น ๆ
2	เลขหมายภายใน
3	เลขหมายภายใน
4	เลขหมายภายใน
5	เลขหมายภายใน
6	เลขหมายภายใน
7	สำรอง (Facility)
8	สำรอง (Facility)
9	เรียกออกภายนอก

ตารางที่ 3.1 แสดงการกำหนดเลขหมาย

การกำหนดเลขหมายดังแสดงตามตารางที่ 3.1 จึงพอกำหนดได้ว่า ถ้าเป็นตู้สาขาขนาดเล็กไม่เกิน 50 เลขหมายก็กำหนดให้เป็นเลข 2 ตัว คือ 2X, 3X, 4X, 5X และ 6X ถ้าเป็นตู้สาขาขนาดกลางไม่เกิน 500 เลขหมายก็กำหนดให้เป็นเลข 3 ตัว คือ 2XX, 3XX, 4XX, 5XX และ 6XX และถ้าเป็นตู้สาขาขนาดใหญ่ไม่เกิน 5000 เลขหมายก็กำหนดให้เป็นเลข 4 ตัว คือ 2XXX, 3XXX, 4XXX, 5XXX และ 6XXX เป็นต้น นอกจากนี้สำนักงานขนาดใหญ่อาจจะมีตู้สาขามากกว่า 1 ตู้ การเรียกติดต่อกันระหว่างตู้สาขาสามารถกระทำได้หากได้ทำการเชื่อมต่อตู้สาขาเข้าด้วยกันด้วยวงจร Tie Line Trunk นั่นคือการเรียกระหว่างตู้สาขาด้วยกันเองก็จะต้องหมนเลขหมายนำ (Predigit) จึงทำให้เสียเลขหมายไปอีก -1 Level จากที่ได้กล่าวมานี้พอจะสรุปได้ว่าการกำหนดเลขหมายของตู้สาขาควรมีการวางแผนล่วงหน้า เช่น จะมีบริการพิเศษอะไรบ้างในอนาคตจะมีการขยายเลขหมายของตู้สาขาอีกหรือไม่ เป็นต้น แล้วจึงกำหนดเลขหมายตามต่อไป

3.6.2 การบริการพิเศษ (Facility)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตู้สาขาอัตโนมัติ (PABX) ระบบ SPC แบบ Digital ได้ถูกนิยมนำมาใช้ภายในสำนักงานเป็นอันมาก เพราะมีความสามารถ รวดเร็ว และมีการบริการพิเศษ (Facility) ให้กับเลขหมายภายในอย่างมากมาย ซึ่งการบริการพิเศษนี้ไม่ต้องเพิ่มจำนวนอุปกรณ์ทางด้าน Hardware แต่เป็นเพียงเพิ่ม Program ทางด้าน Software เท่านั้น โดยทั่วไปแล้วการบริการพิเศษของตู้สาขา ระบบ SPC ของแต่ละยี่ห้อที่มีลักษณะที่เหมือนกัน แต่ก็อาจจะมีชื่อเรียกแตกต่างกันออกไปบ้างและสิ่งสำคัญอีกอย่างหนึ่งที่ควรทราบคือ ผู้ใช้โทรศัพท์จะใช้การบริการพิเศษได้ก็ต่อเมื่อได้ทำการโปรแกรมที่ตู้สาขาแล้วเท่านั้น บริการพิเศษต่าง ๆ ได้แก่

- **Night Service** หมายถึง ความสามารถในการกำหนดให้เลขหมายใดเลขหมายหนึ่ง หรือหลายเลขหมายรับบริการ เรียกว่าเลขหมายภายนอกแทนพนักงานโทรศัพท์กลางได้

- **Hold For Enquiry** หมายถึง ในขณะที่เลขหมายภายในเลขหมายใดเลขหมายหนึ่งกำลังสนทนากับเลขหมายภายในด้วยกันเองหรือสนทนากับเลขหมายภายนอกอยู่ก็ตาม สามารถให้คู่สนทนานั้นพักสายรอไว้ก่อนได้ เพื่อทำการติดต่อกับเลขหมายภายในอื่น ๆ และ เมื่อเสร็จแล้วก็สามารถกลับมาสนทนากับเลขหมายเดิมที่รออยู่นั้นได้ในลักษณะ เช่นนี้จะทำการติดต่อกลับไปกลับมาที่ครั้งก็ได้

- **Transfer of Call** หมายถึง ความสามารถในการโอนให้คู่สนทนาซึ่งคู่สนทนานั้นอาจจะ เป็น เลขหมายภายในหรือเลขหมายภายนอกก็ตาม ไปสนทนากับเลขหมายอื่น ๆ ได้ โดยจะเป็นผู้โอนเองหรือให้พนักงานโทรศัพท์กลางเป็นผู้โอนให้ก็ได้

- **Conference** หมายถึง ความสามารถในการต่อสายให้เลขหมายต่าง ๆ เข้าร่วมการสนทนาในขณะเดียวกันได้ 3 เลขหมาย หรือมากกว่า ซึ่งเรียกว่าเป็นการประชุมกันทางโทรศัพท์

- **Automatic Call Back (Busy Extension)** หมายถึง เมื่อผู้เรียกทำการเรียกไปยังเลขหมายภายในใด ๆ และเลขหมายนั้นไม่ว่าง ก็สามารถทำโปรแกรมให้มีการเรียกกลับมายังผู้เรียกโดยอัตโนมัติ ทันทีที่เลขหมายนั้นว่างลง

- **Automatic Call Back (Absent Extension)** หมายถึง เมื่อผู้เรียกทำการเรียกไปยังเลขหมายภายในใด ๆ และเลขหมายนั้นไม่มีผู้ตอบรับบริการเรียกก็สามารถทำโปรแกรมให้มีการเรียกกลับมายังผู้เรียกโดยอัตโนมัติ ทันทีที่มีผู้มา ใช้โทรศัพท์เครื่องนั้น 1 ครั้ง

- **Call Waiting** หมายถึง เมื่อผู้เรียกได้ทำการเรียกไปยังเลขหมายใด ๆ และเลขหมายนั้นไม่ว่าง การดำเนินการจะไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเลขในได โด ๑ และเลขหมายนั้นไม่ว่าง ผู้เรียกก็สามารถทำโปรแกรมส่งสัญญาณเตือน (Waiting Tone) ให้เลขหมายที่ไม่ว่างนั้นได้ยินและเมื่อเลขหมายนั้นว่างลง ก็จะได้ยินสัญญาณเรียกทันที

- **Executive Intrusion (Priority)** หมายถึง เมื่อผู้เรียกได้ทำการเรียกไปยังเลขหมายภายในได โด ๑ และเลขหมายนั้นไม่ว่าง ผู้เรียกก็สามารถทำโปรแกรมส่งสัญญาณเตือน (Intrusion Tone) ให้เลขหมายที่ไม่ว่างนั้นได้ยิน ซึ่งในขณะที่ส่งสัญญาณเตือนนั้น ผู้เรียกสามารถดักฟังการสนทนาของคู่สนทนานั้นได้ และเมื่อเลขหมายนั้นว่างลง ก็จะได้ยินสัญญาณเรียกทันที

- **Common Call Diversion** หมายถึง โทรศัพท์เลขหมายภายในได โด ๑ ที่สามารถทำโปรแกรมไว้ว่า หากมีการถูกเรียกและไม่มีผู้ตอบรับการเรียกในเวลาที่กำหนด (เช่น 15 วินาที) ก็ให้สัญญาณเรียกส่งไปที่พนักงานโทรศัพท์กลาง เพื่อให้พนักงานโทรศัพท์กลางเป็นผู้ตอบรับการเรียกแทนได้

- **Call Diversion on Busy** หมายถึง โทรศัพท์เลขหมายภายในได โด ๑ ที่สามารถทำโปรแกรมได้ว่า หากมีการถูกเรียกในขณะที่โทรศัพท์กำลังใช้งาน ก็ให้สัญญาณเรียกส่งไปที่เลขหมายอื่น ๆ ซึ่งได้กำหนดไว้ล่วงหน้าแล้ว เป็นผู้ตอบรับการเรียกแทนได้

- **Call Diversion on Ring Tone No Reply** หมายถึง โทรศัพท์เลขหมายภายในได โด ๑ ที่สามารถทำโปรแกรมได้ว่า หากมีการถูกเรียกและไม่มี การตอบรับการเรียกในเวลาที่กำหนด (เช่น 15 วินาที) ก็ให้สัญญาณเรียกส่งไปที่เลขหมายอื่น ๆ ซึ่งได้กำหนดไว้ล่วงหน้าแล้ว เป็นผู้ตอบรับการเรียกแทนได้

- **Direct Diversion** หมายถึง โทรศัพท์เลขหมายภายในได โด ๑ ที่ไม่มีควมประสงค์จะตอบรับการเรียก ก็สามารถทำโปรแกรมได้ว่าหากมีการถูกเรียกก็ให้สัญญาณเรียกส่งไปที่เลขหมายอื่น ๆ ซึ่งได้กำหนดไว้ล่วงหน้าแล้ว เป็นผู้ตอบรับการเรียกแทนได้

- **Follow Me** หมายถึง โทรศัพท์เลขหมายภายในได โด ๑ สามารถที่จะทำโปรแกรมได้ว่า หากมีการถูกเรียก ก็ให้สัญญาณเรียกส่งไปที่เลขหมายอื่น ๆ ซึ่งได้กำหนดไว้ล่วงหน้าแล้ว เป็นผู้ตอบรับการเรียกแทนได้

Follow Me ต่างกับ Direct Diversion ที่การโปรแกรม กล่าวคือ การทำ Follow Me ผู้ใช้โทรศัพท์จะต้องทำการโปรแกรมเลขหมายที่ต้องการให้เป็น ผู้ตอบรับการเรียกแทนเอง เช่น เลขหมาย 234 ต้องการทำให้ Follow Me ไปที่เลขหมาย

เอกสารที่ 432.เอ ก็สามารถทำได้โดยทำโปรแกรมที่ปุ่มหน้าบัตรเครื่องโทรศัพท์โดยกดปุ่ม * 21 * 432 การค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเมื่อต้องการยกเลิกกดปุ่ม # 21 # เป็นต้น ส่วนการทำ Direct Diversion เลขหมายที่ต้องการให้เป็นผู้ตอบรับการเรียกแทนนั้น จะเป็นการโปรแกรมที่ตู้สาขา เช่น เลขหมาย 234 ก็ให้สัญญาณเรียกส่งไปที่เลขหมาย 432 เมื่อเลขหมาย 234 ต้องการทำ Direct Diversion ก็ต้องทำโปรแกรมที่ปุ่มหน้าบอร์ดเครื่องโทรศัพท์ โดยกดปุ่ม * 211 # และเมื่อต้องการยกเลิกกด #211 # เป็นต้น (ตัวเลขการโปรแกรมต่าง ๆ เป็นเพียงการสมมุติขึ้นมาเพื่อยกตัวอย่างเท่านั้น ส่วนการใช้งานจริงนั้นตู้สาขาแต่ละยี่ห้อก็สามารถกำหนดเลขหมายใด ๆ ก็ได้สำหรับการโปรแกรม)

- **Group Hunting** หมายถึง ความสามารถในการจัดกลุ่มโทรศัพท์หลาย ๆ เลขหมายให้เป็นกลุ่มพิเศษ เมื่อมีการเรียกเข้ามายังเลขหมายใดเลขหมายหนึ่งในกลุ่มพิเศษนี้และเลขหมายนั้นไม่ว่าจะ ก็สามารถทำให้สัญญาณเรียกถูกส่งไปยังเลขหมายอื่น ๆ ในกลุ่มเดียวกันได้โดยอัตโนมัติ

- **Abbreviated Dialing** หมายถึง ความสามารถในการทำให้เลขหมายภายในหรือเลขหมายภายนอกใด ๆ ซึ่งเป็นเลขหมายหลายตัว ย่อให้เหลือเพียง 1 หรือ 2 ตัวได้

- **Number Repitition** หมายถึง ความสามารถที่จะทำให้ผู้เรียกสามารถเรียกซ้ำไปยังเลขหมายที่ได้ติดต่อครั้งสุดท้าย โดยหมุนเลขหมายเพียง 1 หรือ 2 เลขหมายเท่านั้น

- **Call Pick Up** หมายถึง เมื่อมีสัญญาณเรียกที่โทรศัพท์เลขหมายใด ๆ ก็สามารถใช้โทรศัพท์เลขหมายอื่น ๆ รับการเรียกนั้นแทนได้

- **Direct in Dialing (DID)** หมายถึง ความสามารถในการทำให้เลขหมายภายนอกสามารถเรียกเข้ามายังเลขหมายภายในได้โดยผ่านหรือไม่ผ่านพนักงานโทรศัพท์ก็ได้

- **Paging** หมายถึง เมื่อมีการต่อเครื่องขยายเสียง เข้ากับวงจร Paging ของตู้สาขา ก็สามารถทำให้โทรศัพท์เลขหมายใด ๆ ทำการประกาศข่าวสารผ่านทางเครื่องขยายเสียงได้

ระบบชุมสาย โทรศัพท์แบบตู้สาขา

ระบบชุมสาย โทรศัพท์แบบตู้สาขาที่พัฒนาขึ้น

4.1 คุณลักษณะทั่วไป เป็นชุมสายโทรศัพท์แบบตู้สาขาควบคุมอัตโนมัติโดยใช้ไมโครโปรเซสเซอร์เป็นตัวควบคุม

4.1.1 คุณลักษณะของระบบ

- 1 มีส่วนรับสถานะตู้สายภายใน 8 หมายเลข
- 2 มีส่วนรับสถานะของตู้สายภายนอก 2 หมายเลข
- 3 มีส่วนสำหรับเชื่อมต่อสัญญาณระหว่างตู้สาย 4 เส้นทาง
- 4 ระบบติดต่อสัญญาณเป็นแบบ Space Division
- 5 ใช้กับโทรศัพท์แบบกดปุ่ม

4.1.2 สัญญาณที่ใช้ในตู้สาขา ได้แก่

- 1 สัญญาณกระดิ่ง มีขนาดแรงดัน 65 VAC (RINGING TONE)
- 2 สัญญาณหมุนหมายเลข (DIAL TONE)
- 3 สัญญาณไม่ว่างของตู้สาย (BUSY TONE)
- 4 สัญญาณเรียก (RING BACK TONE)

4.1.3 ความสามารถของระบบ

- 1 เรียกหมายเลขภายในด้วย 1 หลัก
- 2 เรียกหมายเลขภายนอกด้วย 1 หลัก
- 3 การโอนโดยการเดาะ HOOK SWITCH

4.2 ระบบชุมสายที่พัฒนาขึ้น อาจแบ่งออกเป็นส่วนใหญ่ได้ 7 ส่วน ดังนี้

4.2.1 ส่วนรับสถานะจากโทรศัพท์ (Line Circuit - LC) ทำหน้าที่รับสถานะการยกหู วางหูโทรศัพท์ การส่งสัญญาณกระดิ่ง การรับสถานะยกหูโทรศัพท์ขณะส่งสัญญาณกระดิ่ง การส่งผ่านสัญญาณ DTMF ตลอดจนสัญญาณเสียงด้วย

4.2.2 ส่วนสวิทชิงเน็ตเวิร์ค (Switching Network- SW, NW) ทำหน้าที่ติดต่อวงจรให้กับคู่สนทนา ตลอดจนการติดต่อสัญญาณเสียงต่าง ๆ และเป็นทางผ่านของสัญญาณไปยัง Trunk ภายนอกด้วย

4.2.3 ส่วนทังก์ (Trunks) ทำหน้าที่เชื่อมต่อระหว่าง ชุมสายภายในกับชุมสายภายนอก ในขณะที่เรียกจากภายในออกไปยังภายนอกนั้น Trunk จะเป็นตัวส่งผ่านสัญญาณ DTMF ออกไป เมื่อใช้กับชุมสายภายนอกระบบ DTMF และจะทำการส่งสัญญาณหมุนหน้าปัด

4.2.4 ส่วนควบคุมระบบอัตโนมัติ ใช้ไมโครโปรเซสเซอร์เบอร์ Z80 เป็น

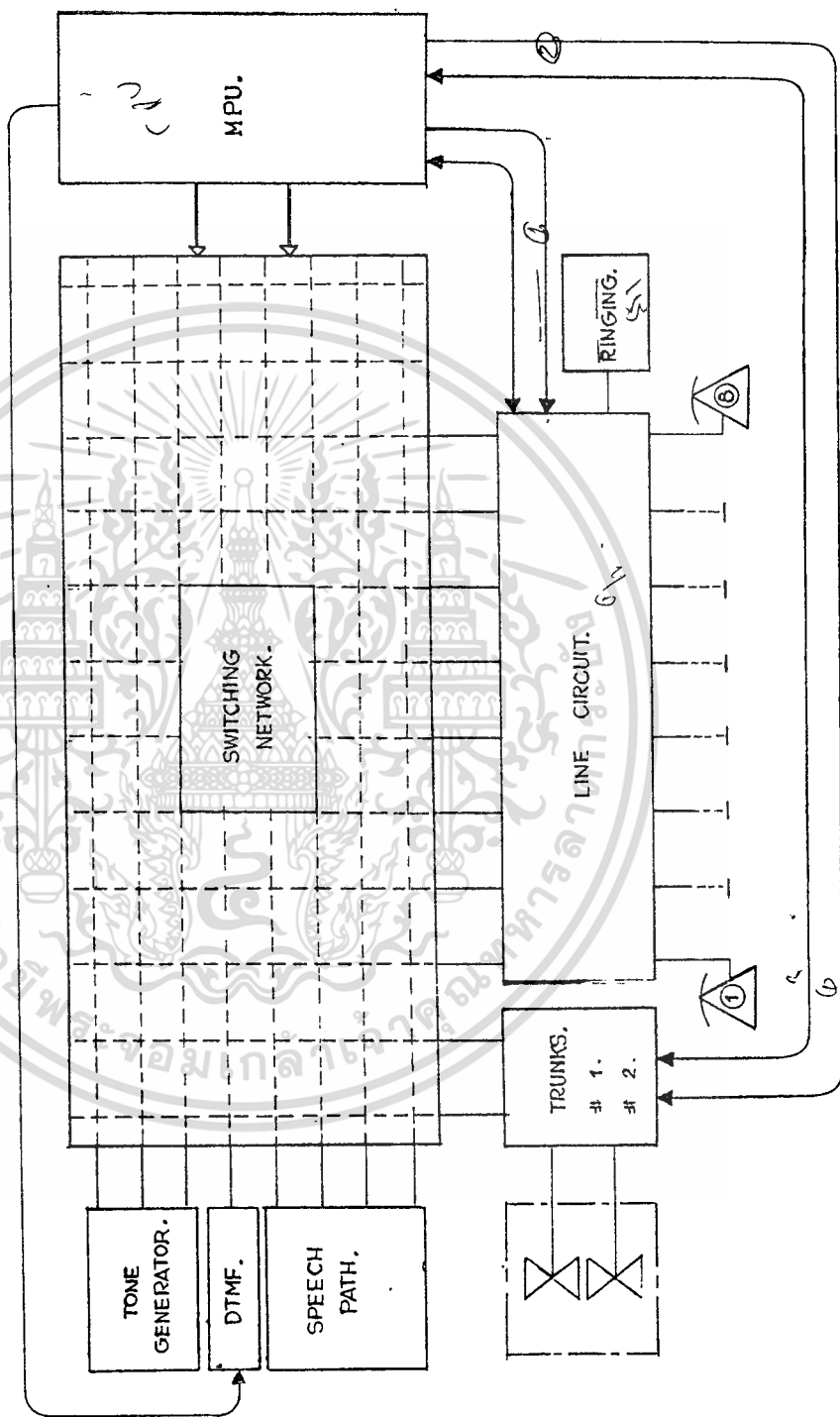
ส่วนควบคุม

4.2.5 ส่วนถอดรหัสหมายเลขโทรศัพท์ ใช้ IC DTMF เบอร์ MT8870 เป็นตัวถอดรหัสหมายเลข

4.2.6 ส่วนส่งสัญญาณโทรศัพท์ ใช้ IC เบอร์ NE555 เป็นตัวสร้างสัญญาณโทรศัพท์

4.2.7 ส่วนจ่ายกำลังไฟให้ระบบ ได้แก่ แรงดันขนาด +5 VOLTS +12 VOLTS -48VOLTS





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ส่วนติดต่อกู่สายโทรศัพท์หมายเลขภายในกับระบบ (Line Circuit)

5.1 บทนำ

ส่วนติดต่อกู่สายโทรศัพท์หมายเลขภายใน เป็นส่วนเชื่อมต่อระหว่างกู่สายภายในกับส่วนควบคุม โดยจะทำหน้าที่แสดงสถานะของกู่สายที่ต่ออยู่แล้วส่งเป็นสัญญาณแจ้งไปยังส่วนควบคุม และในส่วนติดต่อยังประกอบด้วย ส่วนเชื่อมต่อสัญญาณเสียง สำหรับผ่านสัญญาณเสียง (Speech Path) ทำหน้าที่ส่งผ่านสัญญาณเสียงไปยังกู่สายของผู้เรียกและผู้ถูกเรียก นอกจากนี้ ยังมีส่วนสำหรับทำหน้าที่ส่งสัญญาณกระดิ่งไปยังกู่สายที่เชื่อมต่ออยู่

ดังนั้น ในส่วนติดต่อกู่สายภายใน เราแบ่งส่วนของการทำงานออกทั้งหมดได้เป็น 3 ส่วน คือ

1. ส่วนรับสถานะของกู่สายโทรศัพท์
2. ส่วนส่งสัญญาณกระดิ่ง ไปยังกู่สายภายใน
3. ส่วนที่เป็นทางเชื่อมต่อของสัญญาณโทรศัพท์

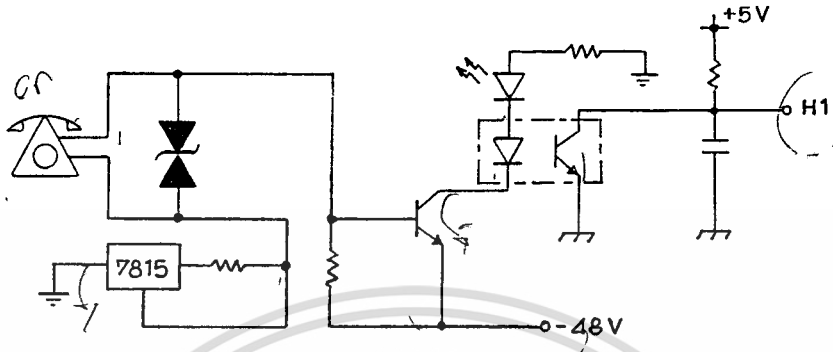
5.2 ส่วนรับสถานะของกู่สายโทรศัพท์

ในส่วนที่ 1. เรากำหนดให้ส่วนนี้ทำหน้าที่รับสถานะที่เกิดขึ้นของกู่สายภายใน ซึ่งได้แก่ สถานะการยกและวางหูของกู่สายโทรศัพท์ สัญญาณเรียกเลขหมาย (กรณีต่อกู่สายที่เชื่อมต่อเป็นกู่สายแบบพัลซ์) สัญญาณเหล่านี้เป็นสัญญาณที่เกิดขึ้น เมื่อผู้ใช้กู่สายหมายเลขภายในต้องการ เรียกไปยังกู่สายหมายเลขอื่น ซึ่งอาจ เป็นหมายเลขกู่สายภายในด้วยกันหรือเลขหมายจากกู่สายภายนอก เพื่อใช้เป็นสัญญาณแจ้งให้ส่วนควบคุมรับรู้

5.2.1 ส่วนตรวจสอบสถานะการยกและวางหูของกู่สายโทรศัพท์

ในการสร้างส่วนตรวจสอบสถานะการใช้งานของกู่สาย (ซึ่งเป็นสัญญาณที่ส่งต่อไปยังระบบควบคุม) ส่วนที่ใช้ตรวจสอบสถานะจะสร้างไว้ 2 ส่วนด้วยกันได้แก่ ในส่วนที่เป็นผู้เรียก กับส่วนที่เป็นผู้ถูกเรียก ที่เป็นเช่นนี้ ก็เนื่องมาจากการใช้งานของกู่สายในส่วนนี้จะมียู่ 2 สถานะ คือ สถานะปรกติ เมื่อไม่มีการเรียกจากระบบ กู่สายจะถูกต่อกับส่วนตรวจสอบสถานะกู่สายภายใน ซึ่งมีแหล่งจ่ายไฟแบบกระแสตรงขนาดแรงดัน -48 โวลต์ บ้อนให้กับกู่สาย และอีกสถานะก็คือ ในขณะที่กู่สายมีการเรียกจากระบบ สถานะของกู่สายจะ

เปลี่ยนจากเดิมที่เชื่อมต่ออยู่แรงดัน -48 โวลต์ มาต่อกับแรงดันไฟกระแสสลับขนาด 65 โวลต์ ซึ่งแรงดันกระแสสลับดังกล่าว เราใช้เป็นสัญญาณกระตุ้นไปยังคู่สายนั้นเอง



รูปที่ 5.1 แสดงส่วนรับสถานะของคู่สายภายใน (ในส่วนที่คู่สายภายในถูกต่ออยู่กับ DC. -48 VOLTS)

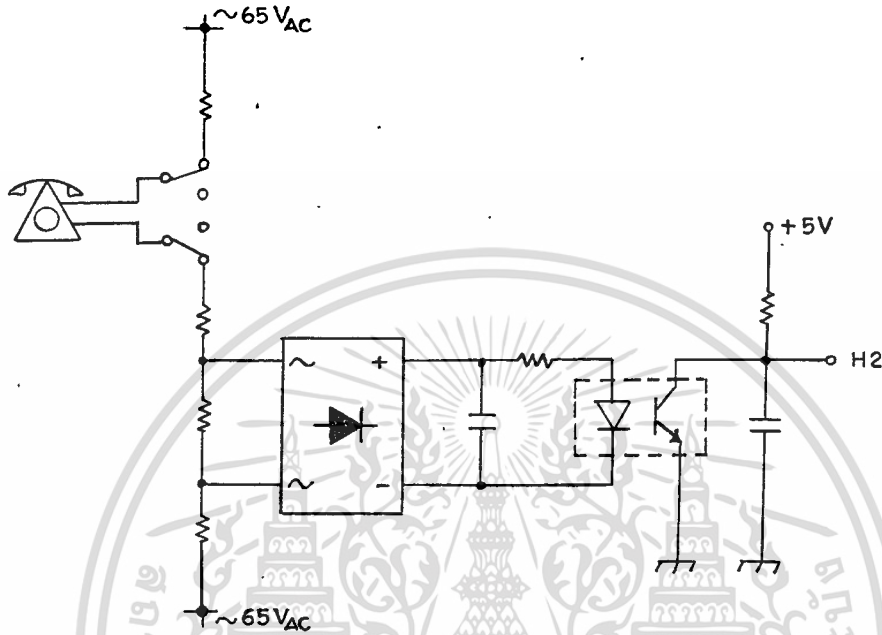
ในรูปที่ 5.1 แสดงส่วนรับสถานะของคู่สายภายใน โดยส่วนตรวจสอบจะมี แหล่งจ่ายไฟแบบกระแสตรงจ่ายให้กับคู่สาย ในการยกหูโทรศัพท์แต่ละครั้ง จะมีผลทำให้เกิดกระแสไหลครบวงจรในคู่สาย กระแสที่ไหลผ่านคู่สายจะทำการไบอัสให้กับขาเบสของทรานซิสเตอร์ ทำให้เกิดการนำกระแสขึ้นที่ OPTO-TRANSISTOR จากนั้นสัญญาณที่ได้จากขา COLLECTOR ของ OPTO-TRANSISTOR จะถูกนำไปใช้เป็นสัญญาณแสดงสถานะการยก-วางหูของคู่สาย ในสภาวะของผู้เรียก

5.2.2 ส่วนตรวจสอบสถานะยก-วางหูของคู่สาย ในขณะที่ระบบควบคุมทำการเรียกไปยังคู่สาย

จะเห็นได้ว่า การทำงานของส่วนติดต่อภายใน มีอยู่เพียง 2 สถานะ ดังนั้น การเปลี่ยนแปลงที่เกิดขึ้นกับคู่สายภายใน จึงกำหนดให้มีได้ 2 กรณี การเปลี่ยนสถานะคู่สายภายใน จากสถานะที่แสดงการยกและวางหูของผู้เรียก (1) มาเป็นสถานะของผู้ถูกเรียก (2) ระบบจะส่งสัญญาณควบคุมการจ่ายสัญญาณกระตุ้นผ่านทางพอร์ท I/O ซึ่งจะต้องมีส่วนสำหรับเก็บสัญญาณที่ส่งจากพอร์ทอีกทีหนึ่ง เพื่อรักษาสถานะการส่งสัญญาณเรียก จนกว่าจะมีการยกหู หรือถูกยกเลิก สัญญาณกระตุ้นที่ถูกต่อเข้ากับคู่สาย โดยใช้อุปกรณ์ RELAY เป็นตัวติดต่อตำแหน่งจะไหลผ่านส่วนที่เป็น BELL ของโทรศัพท์ ทำให้เกิดเสียงขึ้น

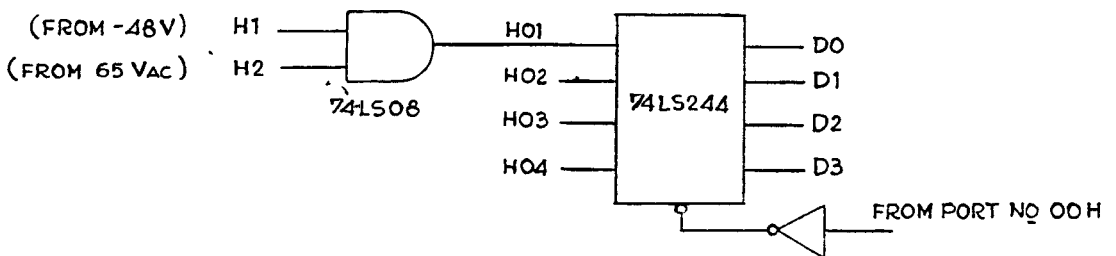
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การยกหูของคู่สายในขณะที่คู่สายต่ออยู่กับไฟกระแสสลับ จะทำให้เกิดมีกระแสไหลผ่านภายในคู่สาย ซึ่งจะถูกนำไปใช้เป็นสัญญาณแสดงสถานะยกหู ในสภาวะผู้ถูกเรียก ต่อไป



รูปที่ 5.2 แสดงส่วนรับสถานะยก-วางหูในขณะที่คู่สายเชื่อมต่อกับสัญญาณกระดิ่ง (ในขณะที่คู่สายภายในต่อกับแรงดันไฟกระแสสลับ 65 VOLTS)

ตอนนี้เราได้สัญญาณ H1 และ H2 ซึ่งเป็นสัญญาณที่บ่งบอกสภาวะการยกและวางคู่สายทั้งสภาวะของผู้เรียกและผู้ถูกเรียก สภาวะทั้งสองระบบสามารถตรวจสอบได้ว่าเป็นสัญญาณจาก H1 หรือ H2 โดยตรวจสอบการเรียกของคู่สายภายนอก หรือคู่สายภายในหมายเลขอื่น ดังนั้นสัญญาณยกและวางหูของคู่สาย ในทั้งสองกรณี จึงไม่จำเป็นต้องแยกกัน เราจึงใช้วงจรรวมสัญญาณทั้งสอง เพื่อให้ทั้งสองสัญญาณใช้ช่องสัญญาณเพียงช่องเดียว



รูป 5.3 แสดงการรวมสัญญาณบ่งสภาวะการยก-การวางหูของคู่สายที่

เกิดใน 2 กรณีเข้าด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา --48--อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ส่วนส่งสัญญาณกระดิ่ง ไปยังคู่สายภายใน

ส่วนที่ 2 ส่วนที่ทำหน้าที่ส่งสัญญาณกระดิ่งจากส่วนควบคุมไปยังคู่สายภายใน ซึ่งเชื่อมต่ออยู่ ดังได้กล่าวแล้วว่าหน้าที่ ที่พอจะมองเห็น ในตอนนี้ในส่วนติดต่อกับคู่สายมีอยู่ 2 อย่าง คือการส่งสภาวะของคู่สาย ซึ่งเป็นการส่งสัญญาณไปให้กับระบบ และการส่งสัญญาณกระดิ่งไปยังคู่สาย โดยการควบคุมของระบบ การควบคุมสัญญาณกระดิ่ง นอกเหนือจากส่วนที่อยู่ในการควบคุมของไมโครฯ ยังต้องอาศัยการส่งสัญญาณควบคุมจากส่วนอื่นอีก 2 สัญญาณ โดยทั้ง 2 สัญญาณจะมีการทำงานในลักษณะที่เป็นอัตโนมัติโดยไม่ขึ้นกับการควบคุมจากส่วนไมโครฯ ซึ่งจะมีผลในการให้ใบสั่งแก่ขาเบสของทรานซิสเตอร์ ดังนั้น สัญญาณที่ใช้ควบคุมอุปกรณ์ RELAY ทั้งหมดจะมาจาก

1. ส่วนควบคุมจังหวะของสัญญาณกระดิ่ง
2. ส่วนควบคุมอื่น เนื่องจากการรบกวนและวางหูของคู่สาย
3. ส่วนควบคุมที่ส่งจากพอร์ทควบคุมซึ่งมาจากส่วน ไมโครฯ

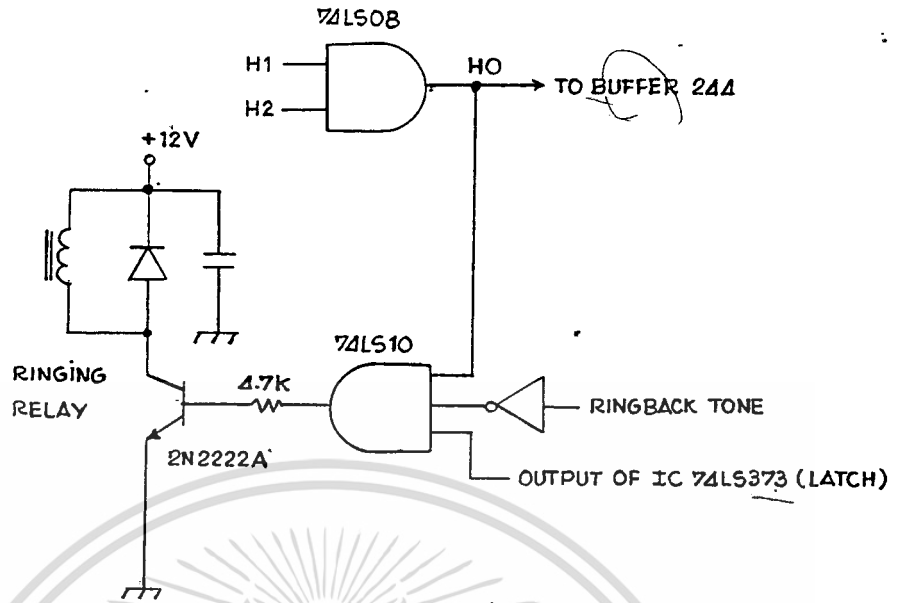
5.3.1 ส่วนควบคุมจังหวะของสัญญาณกระดิ่ง

สัญญาณกระดิ่งมีจังหวะดังและหยุดต่อ เนื่องและสอดคล้องกับจังหวะของสัญญาณ RINGBACK TONE การควบคุมสัญญาณกระดิ่งจะกระทำได้ โดยผ่านการควบคุมไปยังทรานซิสเตอร์ เพื่อให้ทรานซิสเตอร์ ปิด - เปิดรีเลย์ ซึ่งมีแรงดันกระแสสลับขนาด 65 V

หมายเหตุ การใช้สัญญาณควบคุมจังหวะ ของสัญญาณกระดิ่งไม่จำเป็นต้องทำผ่านทาง RELAY เสมอไป จังหวะของสัญญาณอาจ เริ่มกระทำจากส่วนที่สร้างสัญญาณกระดิ่ง เลยก็ได้แล้วแต่ความเหมาะสมและความสะดวก

5.3.2 ส่วนควบคุมอื่น เนื่องจากการรบกวนและวางหูของคู่สาย โทรศัพท์ที่เชื่อมต่ออยู่

ในช่วงที่มีการส่งสัญญาณกระดิ่ง เสียงกระดิ่งที่โทรศัพท์จะดัง เป็นจังหวะซึ่งเกิดจากการสวิตช์ตำแหน่ง ไป-มาของ RELAY ระหว่างแรงดันไฟกระแสสลับ 65 VOLTS กับไฟกระแสตรง -48 VOLTS ในการควบคุมให้ RELAY ตัดจากสัญญาณกระดิ่งกลับมาอยู่ที่สถานะที่สามารถติดต่อกับคู่สายได้ทันที โดยไม่จำเป็นต้องรอส่วนควบคุม วิธีหนึ่ง โดยการใช้นิวตันยกและวางคู่สายมาควบคุมการติดต่อ วิธีการก็โดยการเอาสัญญาณ H ที่จะส่งไปยัง CPU กลับมายังส่วนอินพุทของเกตโลจิก AND ซึ่งเป็นส่วนควบคุมทรานซิสเตอร์ให้ขับ RELAY



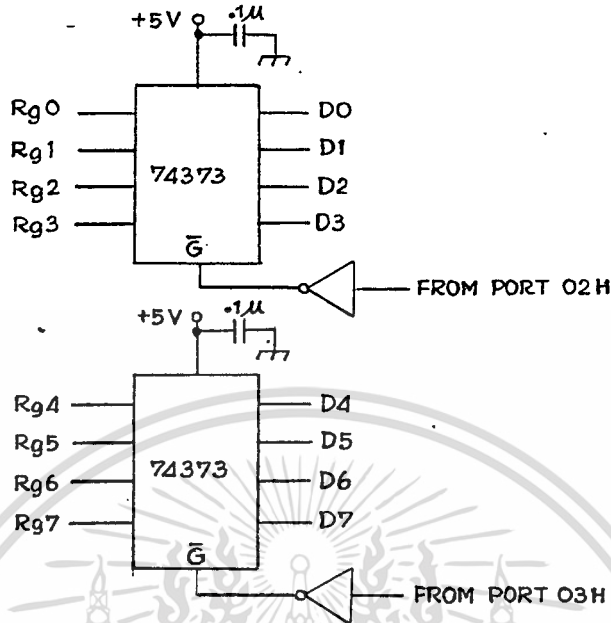
รูปที่ 5.4 แสดงส่วนควบคุมจังหวะของสัญญาณเรียกและส่วนตัดสัญญาณชั่วคราว โดยใช้สัญญาณแสดงสถานะยกและวางหูของคู่สาย

สัญญาณป้อนกลับที่นำมาใช้เพื่อให้เลข ทำการตัดสวิตช์จากสถานะที่ต่ออยู่กับ สัญญาณ RINGING มาเชื่อมต่ออยู่สภาวะสัญญาณไฟ -48 โวลต์ เนื่องจากว่า สัญญาณ H ได้ จากการรวมสัญญาณแสดงสถานะการยกหูในทั้งสองกรณี ดังนั้น เอาท์พุทที่ส่งมายัง โลจิกเกต AND จะมีสถานะ "LOW" เสมอ ไม่ว่าการยกหูจะเกิดในช่วงที่ RELAY กำลังตัดต่ออยู่ใน สถานะใดก็ตาม เมื่ออินพุทของ AND GATE ได้รับ โลจิก "0" จะทำให้ไม่มีเอาท์พุท (LOGIC OUTPUT "0") พอที่จะทำให้ TRANSISTOR นำกระแส เพื่อที่จะให้ RELAY เชื่อมต่อกับ สัญญาณกระดิ่งได้

5.3.3 ส่วนควบคุมที่ส่งมาจาก PORT ของไมโครโปรเซสเซอร์

สัญญาณในส่วนที่ 3 ที่ส่งมายังอินพุทของ AND GATE เป็นสัญญาณที่ส่งจากส่วน ควบคุม สัญญาณจะถูกเก็บรักษาสถานะ (LATCH) โดยเพื่อให้สถานะของ RELAY สามารถส่ง สัญญาณกระดิ่งได้ตลอดช่วงที่เรียกไปยังคู่สาย สัญญาณที่ไมโครฯ Z-80 ส่งมาได้แก่ ตำแหน่ง พอร์ทของ RINGING PORT และ DATA DO-D7 จากรูป สัญญาณ RINGING PORT จะทำ หน้าที่เป็นสัญญาณ LATCH ENABLE ให้กับ IC 74LS373 ที่ทำหน้าที่รับ DATA ที่ส่งมาจาก CPU DATA ในแต่ละบิตถูก LATCH จะหมายถึงคู่สายแต่ละหมายเลขที่ถูกเรียก โดยสถานะ ของบิตที่ระดับ LOGIC "1" แสดงถึงการเรียกเข้าของคู่สาย และ LOGIC "0" แสดง สถานะไม่มีการเรียกเข้าจากระบบ ส่วนควบคุมจะต้องส่งค่า "0" มายังบิตของคู่สายที่ถูก

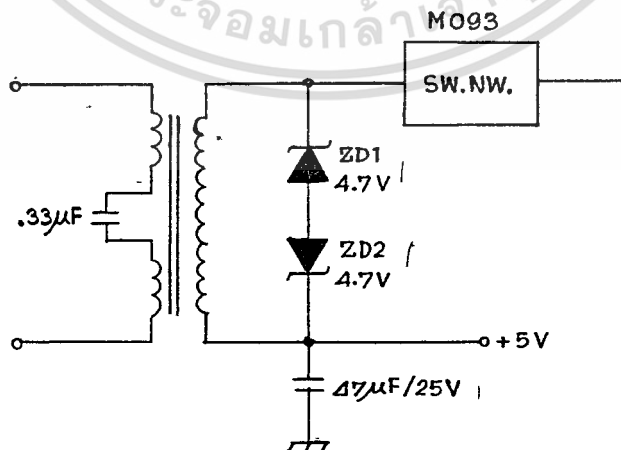
เรียกภายหลังจากที่ของไทรคัพที่ถูกยกขึ้นเสมอ เพื่อยกเลิกสัญญาณระดับนี้ไม่ให้ตั้งขึ้นอีกหลังจากวางหนูแล้ว



รูปที่ 5.4 แสดงส่วนควบคุมที่ส่งมาจาก OUTPUT PORT ของ CPU Z-80

5.3 ส่วนที่เป็นทางเชื่อมต่อของสัญญาณไทรคัพ

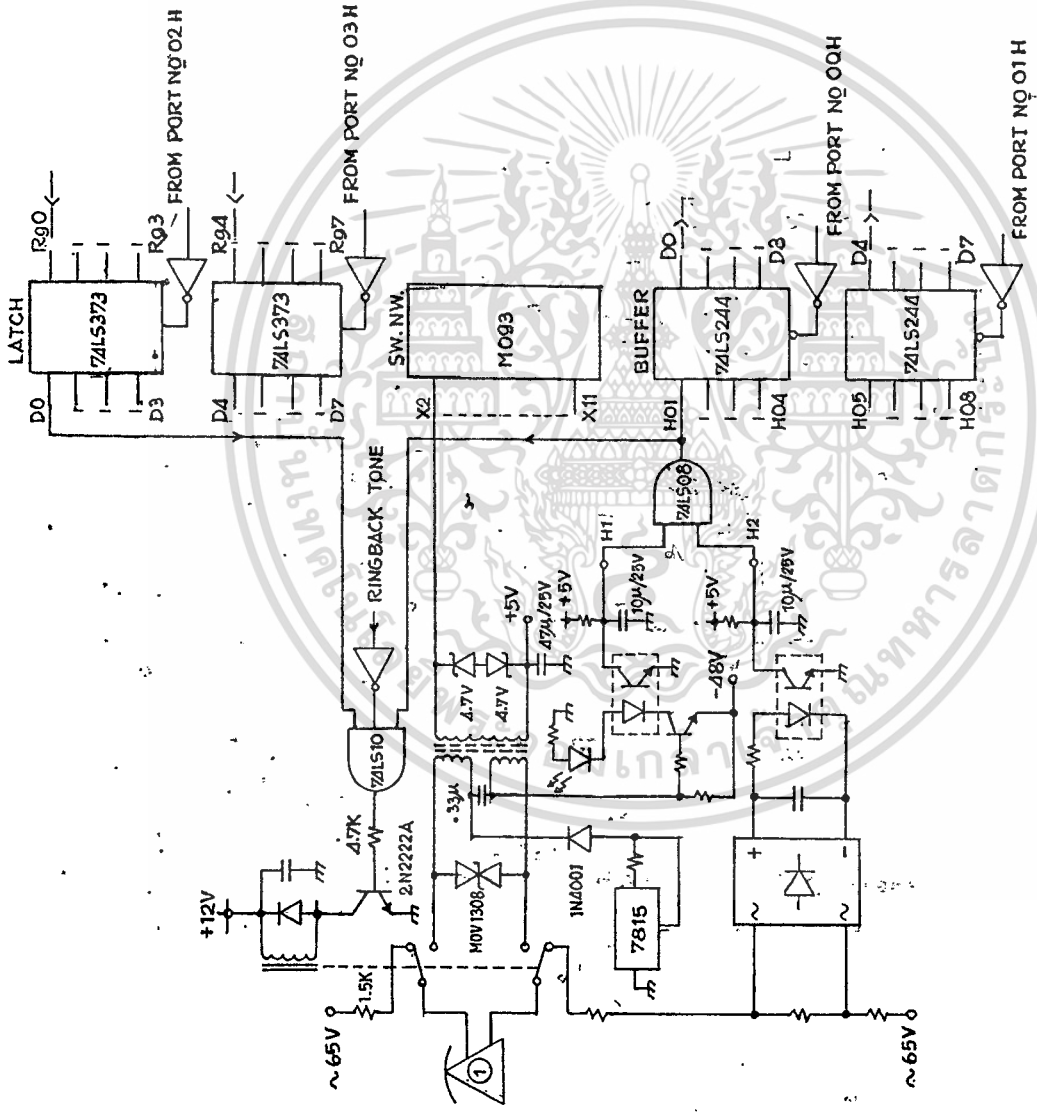
สัญญาณเสียงจะถูกส่งผ่านทางหม้อแปลง โดยใช้หม้อแปลงขนาด 1 : 1 เพื่อส่งต่อไปยังส่วนติดต่อสัญญาณไทรคัพ โดยมี ZD1 และ ZD2 ซึ่งเป็นซีเนอร์ไดโอดทำหน้าที่ขลิบสัญญาณส่วนที่เกินไม่ให้เกิดอันตรายต่อภาคติดต่อสัญญาณ ส่วนตัวเก็บประจุทางขด Primary มีสำหรับกันแรงดันกระแสดรง



รูปที่ 5.5 แสดงส่วนส่งผ่านสัญญาณไทรคัพในส่วนติดต่อภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

ส่วนติดต่อสัญญาณโทรศัพท์ภายใน (Switching Network)

6.1 บทนำ

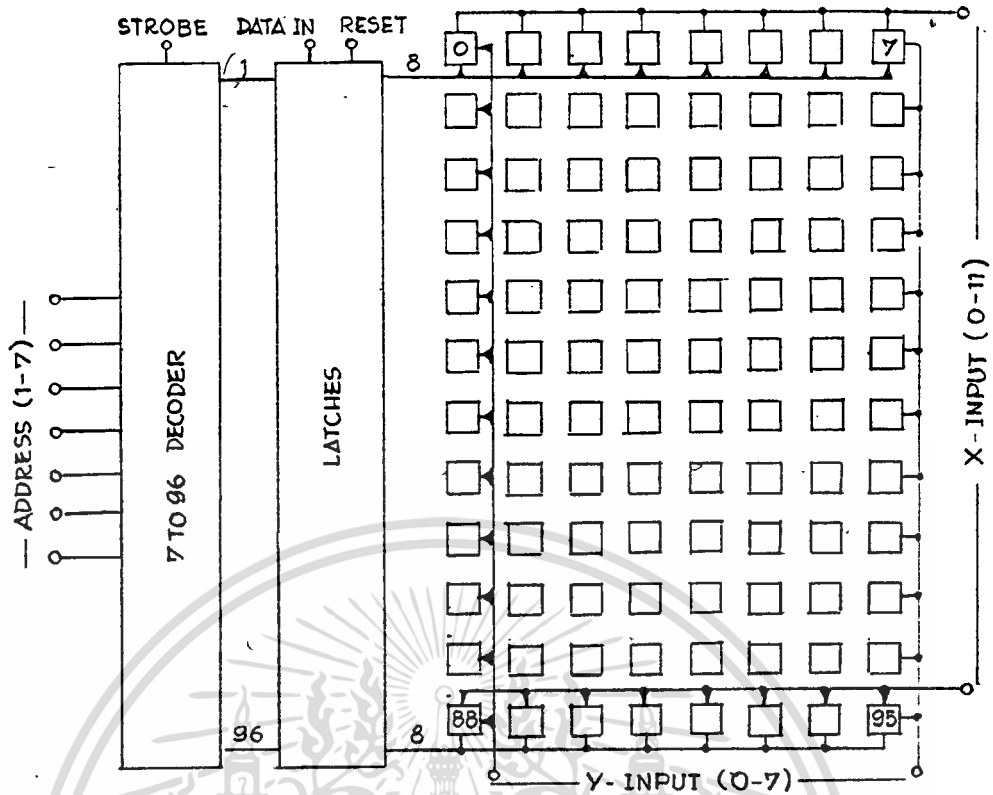
ส่วนติดต่อสัญญาณโทรศัพท์ภายใน จะทำการติดต่อสัญญาณต่าง ๆ ที่ใช้ภายในตู้สาขา ซึ่งได้แก่

1. สัญญาณในส่วนที่เป็น Speech Path ในระหว่างคู่สายภายในและภายนอกตู้
2. สัญญาณ DTMF ซึ่งเป็นความถี่สำหรับใช้ในการ Decode หมายเลขคู่สาย
3. สัญญาณ DUAL TONE สำหรับใช้ในการแสดงสถานะพร้อมรับหมายเลข
4. สัญญาณ BUSY TONE ในกรณีคู่สายที่ทำการติดต่อไม่ว่าง
5. สัญญาณ Ringback TONE ในขณะที่กำลังเรียกคู่สายของผู้ถูกเรียก

การติดต่อสัญญาณโดยใช้ Relay ในการใช้เป็น Switch เพื่อจ่ายสัญญาณให้กับคู่สาย ทำให้มีข้อเสียอยู่หลายประการ ซึ่งได้แก่ / การสิ้นเปลืองกำลังไฟค่อนข้างสูง ขนาดของ Relay มีขนาดใหญ่ ทำให้การควบคุมต้องใช้อุปกรณ์ทรานซิสเตอร์ในการควบคุม และปัญหาเนื่องจาก Noise ที่หน้า Contact ประกอบกับการติดต่อสัญญาณภายใน ต้องใช้ Relay เป็นจำนวนมาก ทำให้ระบบมีขนาดใหญ่ การควบคุมกระทำได้ยาก แต่ Relay ก็มีข้อดีอยู่ที่สามารถนำไปเชื่อมกับสัญญาณบางสัญญาณที่มีระดับแรงดันสูง ๆ ได้ดี ในขณะที่ปัจจุบันความก้าวหน้าทางเทคโนโลยีทางสารกึ่งตัวนำ ทำให้สามารถผลิต Chip ที่เป็น VLSI ทำให้มีคุณลักษณะแม้ไม่เท่าเทียมกับ Relay แต่ก็สามารถใกล้เคียงพอที่จะนำมาใช้กับระดับสัญญาณซึ่งมีระดับต่ำได้ดี ในขณะที่การควบคุมสามารถกระทำได้ง่าย เนื่องจากสามารถย่อส่วนควบคุมลงไว้ในตัว IC ได้ จึงสามารถลดขนาดและสิ้นเปลืองกำลังไฟต่ำ โดยเฉพาะอย่างยิ่งสารกึ่งตัวนำประเภท MOS

6.2 MO93 IC CROSSPOINT MATRIX ขนาด 8 X 12

MO93 เป็น Chip IC ซึ่งมีโครงสร้างเป็น VLSI ภายในเป็นโครงสร้างจากสารกึ่งตัวนำประเภท MOS ให้คุณสมบัติเป็น Analog Switch มีขนาด 96 จุด มีการเชื่อมต่อถึงกันในลักษณะ Matrix โดยมีแถว (ROW) ขนาด 8 แถว และทางด้าน COLUMN ขนาด 12 แถว เป็น Cross Point ที่มีส่วนสำหรับเลขที่สัญญาณภายในตัว โครงสร้างของ MO93 แสดงดังรูปที่ 6.1



รูปที่ 6.1 แสดงบล็อกไดอะแกรมของ IC Crosspoint Matrix.# M093

การควบคุม IC M093 สามารถควบคุมโดยใช้สัญญาณ DIGITAL โดยกำหนดขาต่าง ๆ ที่ใช้ในการควบคุมสัญญาณที่ป้อนเข้า มีดังต่อไปนี้คือ

1. ขา $Ax0 - Ax3$ และ ขา $Ay0 - Ay2$ เป็นขา Address Select ขานี้ทำหน้าที่เลือกตำแหน่งของ Crosspoint ภายใน M093 ที่ประกอบกันเป็น Matrix ตำแหน่ง Switch จะกำหนดโดยขาเหล่านี้

2. ขา Strobe (18) ขานี้จะต้องได้รับสถานะ โลจิก "H" ในขณะที่มีสัญญาณส่งมาที่ขา Address ของ M093 สัญญาณนี้จะถูกใช้เพื่อให้ IC รับรู้สัญญาณ Address และทำการ Select Crosspoint Sw. โดยมีขา

3. ขา DATA IN (38) ขานี้จะต้องได้รับสัญญาณซึ่งส่งมาพร้อม ๆ กับสัญญาณ Address และสัญญาณสไตรบ เพื่อทำการปิด-เปิด คอนแทคของ Switch ในตำแหน่งที่ถูกเลือกนั้น โดยโลจิก "1" หมายถึงการปิด และโลจิก "0" หมายถึงการเปิดหน้าคอนแทค

4. ขา Reset ได้แก่ขา 3 ของ IC ทำหน้าที่ในการ Reset Switch ภายใน ICM093 ในทุก ๆ ตำแหน่ง โดยจะ Open หมด เป็นสัญญาณที่ส่งมาทุกครั้งเมื่อเริ่มต้นใช้งาน หรือมีการ Reset เครื่อง ในขณะที่การปิด-เปิดของ Crosspoint บางจะกระทำโดยใช้สัญญาณ DATA IN เป็นตัวปิดเปิด สัญญาณ Reset Active Logic "High"

5. ขา $X0 - X11$ และ $Y0 - Y1$ เป็นขาสำหรับเชื่อมต่อสัญญาณต่าง ๆ ภายในตู้สาขาที่

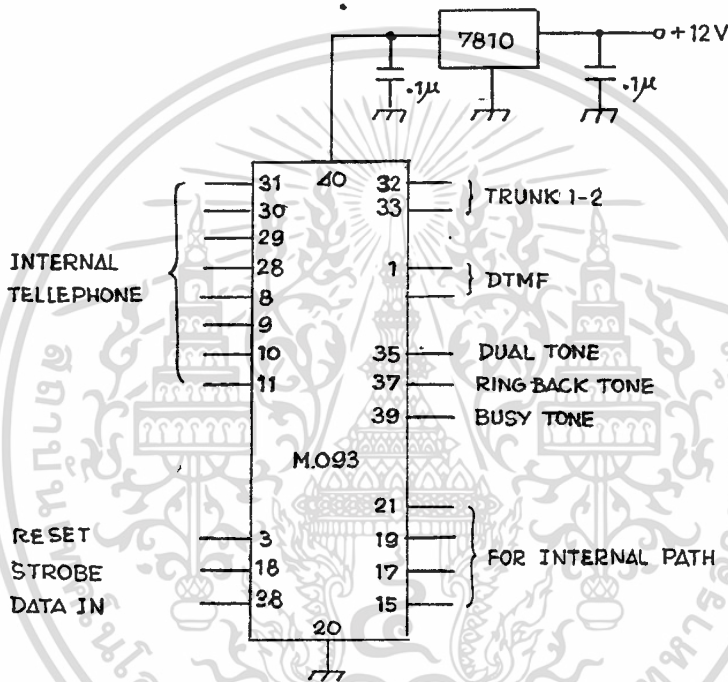
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่มีการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ-53-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องการจะนำไปเชื่อมกับจุดที่ต้องการ โดยสัญญาณ X0 - X11 เมื่อต้องการจะติดต่อกับสัญญาณที่จุด Y0 - Y1 สามารถติดต่อโดยมีการกำหนดจาก Address เพียงครั้งเดียว แต่ถ้าเป็น Y0 เชื่อมต่อกับ Y1 หรือ X1 ต่อกับ X11 การติดต่อจะกระทำโดยการระบุทาง Address มากกว่า 1 ครั้ง

6. ขา VCC รับแรงดันไฟกระแสตรงซึ่งส่งจาก Power Supply โดยทั่วไปจะใช้ 12 V ยกเว้น กรณีที่เบอร์ M093 ลงท้ายด้วย B1 จะใช้แรงดันเพียง 10 V เท่านั้น

7. ขา VSS GND ของระบบ ดังแสดงในรูปที่ 6.2



รูปที่ 6.2 แสดงการจัดขาของ IC M093

6.3 การนำ M093 มาใช้ติดต่อสัญญาณในตู้สาขา

เนื่องจากการเชื่อมต่อสัญญาณจากจุดหนึ่ง ไปยังอีกจุดหนึ่ง (เป็นการเชื่อมต่อสัญญาณระหว่างขาหนึ่งไปยังอีกขาหนึ่งของ M093) ภายใน IC M093. กระทำได้โดยการควบคุมจากการกำหนด Address Ax0 - Ax3 และขา Ay0 - Ay2 ดังนั้นเราจึงต้องมีการระบุตำแหน่งต่าง ๆ ลงในส่วนที่ใช้เชื่อมต่อสัญญาณ เพื่อระบุค่าที่แน่นอนให้กับส่วนควบคุมซึ่งการเรียกใช้งานผ่านระบบ CPU Z-80 แล้วจึงส่งตำแหน่งพร้อมสัญญาณเพื่อเปิด-เปิดไปยัง IC M093 อีกทีหนึ่ง ซึ่งเป็นการส่งค่าให้กับ Switching Network

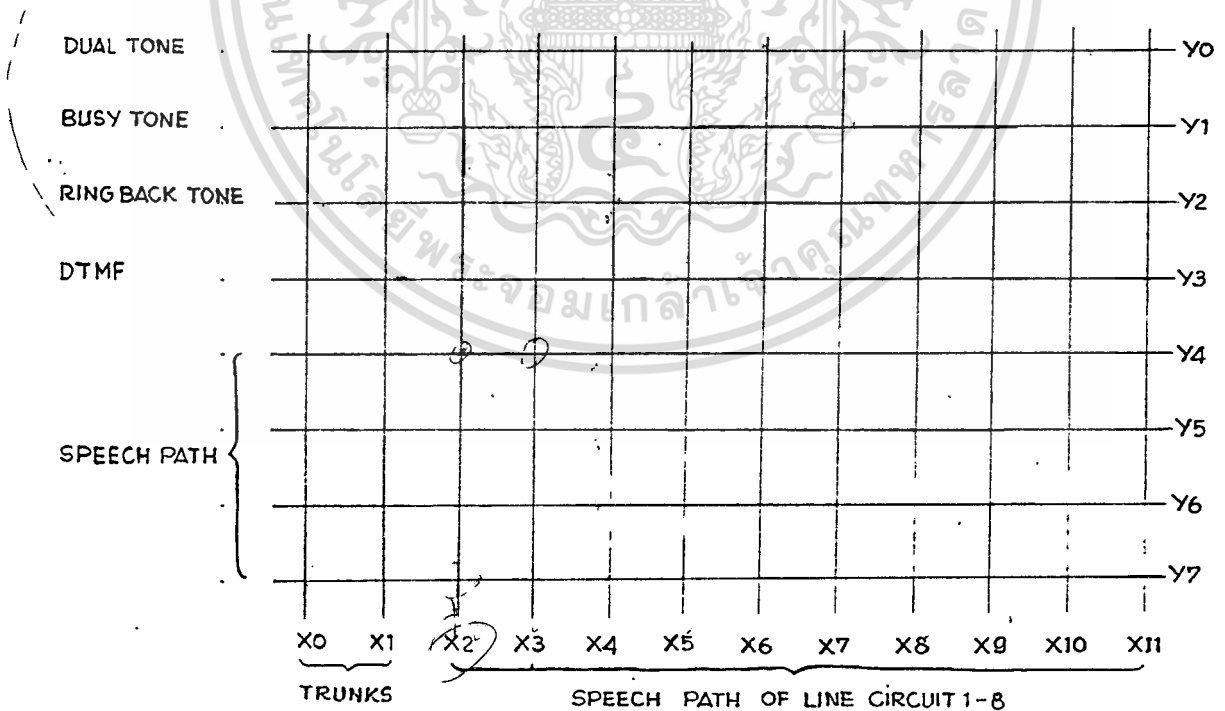
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 การจัดตำแหน่งในตาราง Matrix ของ M093

ในการเชื่อมต่อสัญญาณได้มีการกำหนดตำแหน่งของสัญญาณโทรศัพท์ไว้ดังนี้ คือ

- ตำแหน่ง X2 - X11 เป็นตำแหน่งที่เชื่อมต่อเส้นทางสำหรับสนทนาคู่สายภายในหมายเลข 1-8
- ตำแหน่ง X0 - X1 เป็นตำแหน่งที่เชื่อมต่อเส้นทางสนทนาในคู่สายหมายเลขภายนอก
- ตำแหน่ง Y0 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณ Dual Tone
- ตำแหน่ง Y1 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณ Busy Tone
- ตำแหน่ง Y2 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณ Ringback Tone
- ตำแหน่ง Y3 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณ DTMF
- ตำแหน่ง Y4 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณสำหรับสนทนาการหว่างคู่สายหมายเลขภายใน
- ตำแหน่ง Y5 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณสำหรับสนทนาการหว่างคู่สายหมายเลขภายใน
- ตำแหน่ง Y6 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณสำหรับสนทนาการหว่างคู่สายหมายเลขภายใน
- ตำแหน่ง Y7 เป็นตำแหน่งที่เชื่อมต่อกับสัญญาณสำหรับสนทนาการหว่างคู่สายหมายเลขภายใน

การจัดเส้นทางสำหรับเชื่อมต่อสัญญาณของ M093 ดังแสดงในรูปที่ 6.4



รูปที่ 6.4 แสดงการจัดเส้นทางเพื่อใช้สำหรับติดต่อสัญญาณภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

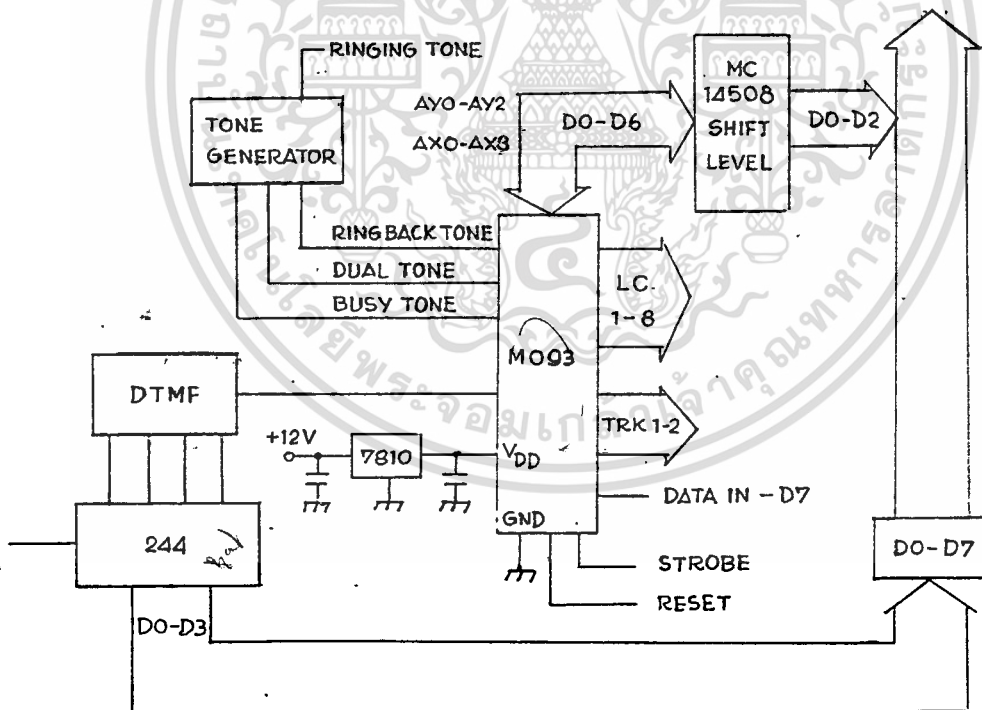
6.5 การเชื่อมต่อ ICM093 เข้ากับระบบชุมสายภายใน

ICM093 มีการเชื่อมต่อเข้ากับระบบควบคุมโดยใช้สัญญาณต่อไปนี้ควบคุมกับ

1. สัญญาณที่ขา Address Ax0 - Ax3 และ Ay0 - Ay2 จะถูกเชื่อมต่อกับตำแหน่ง DO - D6 ในระบบ DATA BUS ของ CPU Z-80 โดยการระบุตำแหน่งในแต่ละครั้งจะถูกส่งให้กับ Address ผ่าน DATA BUS DO - D6

2. สัญญาณ Strobe จะถูกส่งจาก Port ควบคุมได้แก่ OUTPUT ของ IC 74LS138 ซึ่งเป็น I/O Port ของ CPU Z-80 หมายเลข Port ที่เรียกใช้ต้องการทำการติดต่อได้แก่ 04H โดยส่งมาพร้อมกับ สัญญาณอีก 1 สัญญาณได้แก่

3. สัญญาณ DATE IN (38) จะส่งมาใน DATA Bit D8 ซึ่งสถานะ "1" จะทำให้ Switch ที่ตำแหน่งที่ถูกกำหนด อยู่ในสภาวะปิด สำหรับการเคลียร์ Crosspoint Switch ใน Matrix ภายใน ICs จะถูกส่งผ่านทาง Port ควบคุม Z - 80 เช่นกัน แต่มีหมายเลขของ Port ต่างกัน โดยจะเป็นหมายเลข 07H ผลจะทำให้ Switch ถูก Reset ในทุกตำแหน่งโดยไม่สนใจ DATA ที่ส่งมา คือ D8 แต่อย่างใด



รูปที่ 5.5 แสดงการเชื่อมต่อ M093 เข้ากับระบบควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

ส่วนควบคุมระบบอัตโนมัติโดยใช้ไมโครโพรเซสเซอร์

7.1 บทนำ

การควบคุมระบบหุ่นยนต์โดยไมโครโพรเซสเซอร์ แต่มีส่วนควบคุมอัตโนมัติทำงานโดยใช้ไมโครโพรเซสเซอร์เป็นตัวควบคุม เพื่อให้ระบบมีความเชื่อถือค่อนข้างสูง มีความรวดเร็วในการติดต่อระบบสัญญาณ รวมทั้งข้อผิดพลาดลดน้อยลง ในการทำงานอีกด้วย ไมโครโพรเซสเซอร์ Z-80 จึงถูกเลือกพิจารณาใช้ควบคุมระบบในโครงการนี้

7.1.1 ไมโครโพรเซสเซอร์เบอร์ Z-80 กับระบบควบคุม

การนำ CPU เบอร์ Z-80 มาใช้เป็นส่วนประมวลผลในโครงการนี้ มีสาเหตุมาจาก

1. Z-80 เป็น CPU ที่มีระบบการจัดการที่ไม่ซับซ้อนมาก เมื่อเปรียบเทียบกับ CPU เบอร์อื่นๆ ทำให้การออกแบบระบบควบคุมกระทำได้ง่ายและมีประสิทธิภาพ
2. การทำอินเทอร์เฟส ตลอดจนการเขียนโปรแกรมควบคุม มีความเหมาะสมมาก เพราะเป็น CPU ที่ผู้ทำโครงการคุ้นเคยมากที่สุด
3. CPU Z-80 มีราคาไม่แพงรวมทั้งอุปกรณ์ ที่นำมาต่อในระบบสามารถหาได้ง่ายในท้องตลาด

7.1.2 รายละเอียดเกี่ยวกับ Z-80

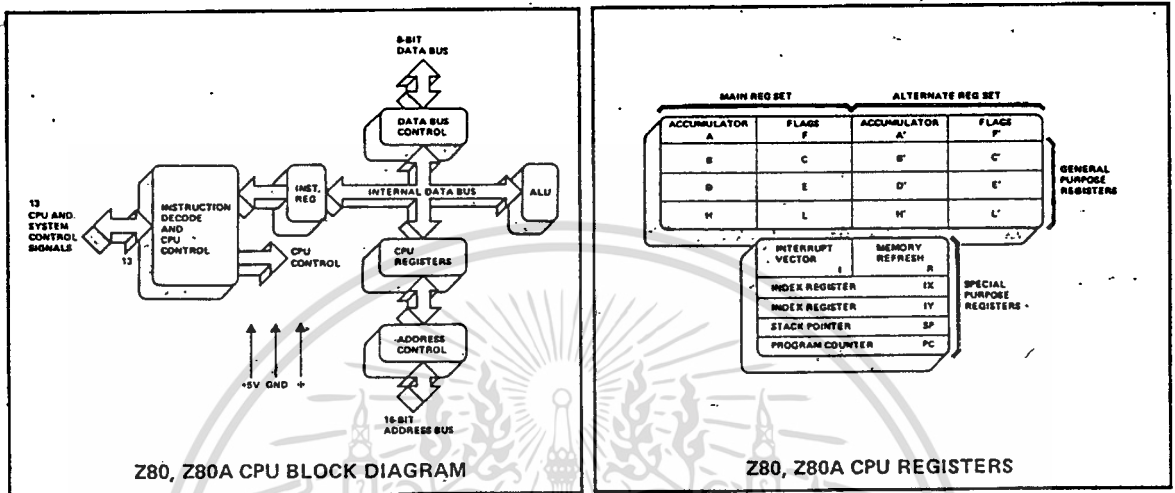
Z-80 เป็นไมโครโพรเซสเซอร์ ที่มีขนาด 8 BIT DATA BUS โครงสร้างเป็น VLSI ประเภท SINGLE CHIP จัดเป็น CPU ที่มีโครงสร้างใกล้เคียงกับ 8080 ของ INTEL มาก มีชุดคำสั่งในการใช้งาน 158 คำสั่ง (โดยครอบคลุม 80 คำสั่งที่ใช้กับ 8080 ด้วย) มีขนาดของ ADDRESS BUS 16 BIT ภายในประกอบด้วยตัวประมวลผล (ALU) ขนาด 8 BIT มีรีจิสเตอร์ใช้งานดังนี้ คือ

1. รีจิสเตอร์หลักสำหรับใช้งานทั่วไป 8 รีจิสเตอร์ คือ A, F, B, C, D, E, H และ L
2. รีจิสเตอร์สำรองขนาด 8 BIT 8 รีจิสเตอร์ คือ รีจิสเตอร์ A', F', B', C', D', E', H' และ L'
3. รีจิสเตอร์ใช้งานเฉพาะขนาด 8 BIT 2 รีจิสเตอร์ คือ รีจิสเตอร์ I และ R
4. รีจิสเตอร์ ขนาด 16 BIT 4 รีจิสเตอร์ คือ รีจิสเตอร์ IX, IY, SP และ PC สำหรับรีจิสเตอร์หลักสำหรับใช้งานทั่วไป 8 รีจิสเตอร์ สามารถนำมาคู่กันเพื่อใช้

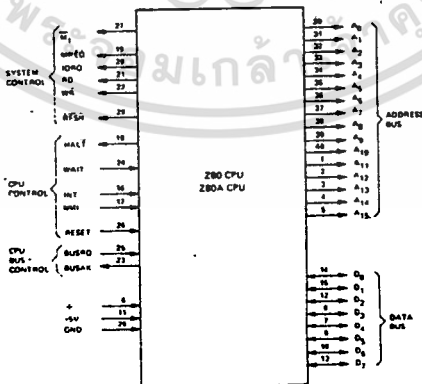
เป็นรีจิสเตอร์คู่ได้ คือ AF, BC, DE และ HL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -57- อย่างไรก็ดีเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.1 แสดง BLOCK DIAGRAM CPU Z-80



รูปที่ 7.2 แสดงลักษณะ CPU Z-80 และหน้าที่ของขาต่างๆ

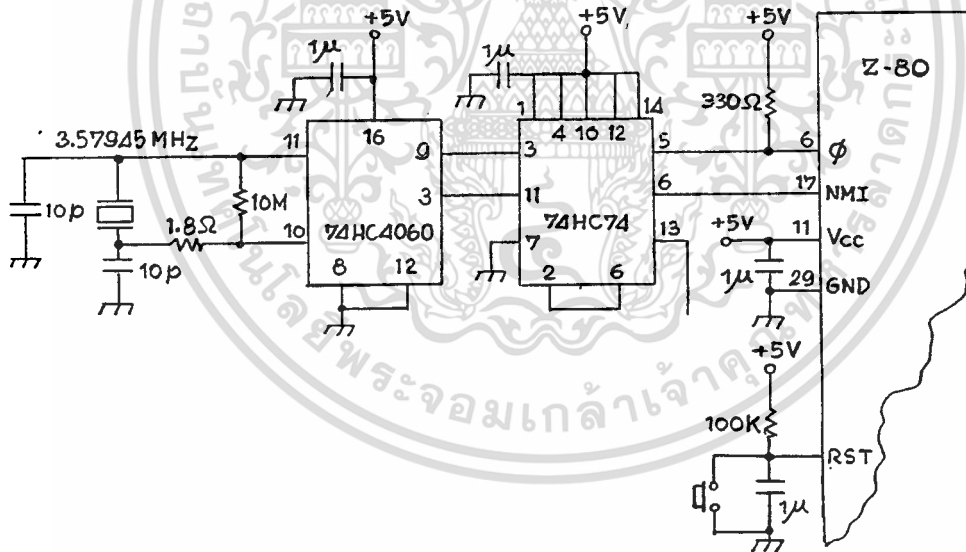
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -58- นี้โดยอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก Z-80 มีแอดเดรสขนาด 16 BIT ทำให้สามารถอ้างอิงตำแหน่งของหน่วยความจำได้ทั้งหมด 64 KBYTE นอกจากนี้ Z-80 ยังใช้ ADDRESS BUS A0 -A7 เพื่อทำการอ้างอิงตำแหน่งอินพุต-เอาต์พุตได้อีก 256 ตำแหน่ง ในรูปที่ 7.1 แสดงส่วนBLOCK DIAGRAM ของ Z-80 และการจัดตำแหน่งขา (PIN) ของ CPU (หน้าที่ของขาต่างๆของ CPU Z-80 หาได้จากภาคผนวกท้ายเล่ม)

7.2 ระบบสัญญาณนาฬิกาที่ใช้กับ CPU Z-80 และวงจร POWER ON RESET

VERSION ของ CPU Z-80 ซึ่งมีทั้งหมด 7 VERSION ในการเลือกที่จะใช้ให้เหมาะสมกับงาน ซึ่งในแต่ละ VERSION มีขนาดความถี่ไม่เท่ากัน โดยมีความถี่ใช้งานตั้งแต่ 1MHZ ถึง 8MHZ สัญญาณที่ส่งจ่ายไปให้กับ Z-80 เป็นแบบ SINGLE PHASE TTL-COMPATIBLE 0 VOLTS ถึง 5 VOLTS ในรูปที่ 7.3 เป็นวงจรสัญญาณนาฬิกา โดยใช้ X-TAL ความถี่ 3.579 MHz เป็นตัวกำเนิดความถี่เนื่องจากค่า MAXIMUM ของระดับ HIGH LEVEL โดยทั่วไป OUTPUT ของ TTL GATE มีแรงดันเท่ากับ 3.3 V ในขณะที่ค่าต่ำสุด MINIMUM ของ HIGH LEVEL ที่ CLOCK INPUT เป็น 4.4 V ดังนั้นจึงใช้ตัวต้านทาน 330 OHM ทำหน้าที่เป็น PULL UP RESISTER



รูปที่ 7.3 แสดงระบบสัญญาณนาฬิกาที่ใช้กับ CPU Z-80 และส่วน RESET ระบบ

สำหรับวงจร POWER ON RESET จะประกอบด้วยวงจร R และ C ต่อเข้าที่ขา RESET ของ CPU Z-80 ทุกครั้งที่มีการเปิดสวิตช์ POWER ON ที่ขา RESET นี้ จะได้รับสัญญาณทุกครั้งและการทำงานของระบบจะถูกเริ่มต้นขึ้นใหม่ โดย CPU จะโหลด PROGRAM COUNTER ให้เท่ากับ 0000H การรีเซตของส่วนควบคุมในโครงการนี้ จะมีอยู่ 2 วิธี คือ โดยการเปิดเครื่องและการกดปุ่ม RESET

7.3 หน่วยความจำของระบบควบคุมอัตโนมัติ

หน่วยความจำที่ใช้อยู่ในระบบมีอยู่ด้วยกัน 2 ประเภท ซึ่งได้แก่

1. หน่วยความจำส่วนที่ไม่สามารถเปลี่ยนแปลงได้ ในขณะที่ใช้งาน
2. หน่วยความจำส่วนที่สามารถเปลี่ยนแปลงได้ ในขณะที่ใช้งาน

1. หน่วยความจำส่วนที่ไม่สามารถเปลี่ยนแปลงได้ เรียกว่า ROM (READ ONLY MEMORY) เป็นส่วนที่ใช้เก็บโปรแกรมหลัก (หรือเรียกว่า MONITOR PROGRAM) เนื่องจากเป็นส่วนที่ไม่สามารถเขียนข้อมูลหรือโปรแกรมลงในหน่วยความจำส่วนนี้ได้ นอกจากข้อมูลที่โปรแกรมไว้ครั้งแรก ดังนั้น โปรแกรมที่ใช้เก็บในส่วนนี้จึงเป็นโปรแกรมที่มีความสำคัญ ซึ่งได้แก่โปรแกรม สำหรับควบคุมระบบหรือจัดการเกี่ยวกับ INPUT/OUTPUT เป็นต้น ROM จัดเป็นหน่วยความจำแบบ NON-VOLATILE ที่สามารถเก็บโปรแกรมได้ถาวรแม้ไม่มีแหล่งจ่าย โปรแกรมที่อยู่ในส่วนนี้จะถูกโหลดเพื่อใช้งานทันที ที่ CPU ถูก RESET ในโครงการได้ กำหนดเนื้อหาของ ROM ไว้ 24 KBYTE จากหน่วยความจำทั้งหมด 32 กิโลไบต์ โดยแบ่งไว้สำหรับเก็บที่ CHIP IC ขนาด 8 KBYTE จำนวน 3 ตัว และอีก 1 ส่วน สำหรับส่วนที่สามารถเปลี่ยนแปลงข้อมูลได้

2. หน่วยความจำในส่วนที่สามารถแก้ไขได้ ส่วนนี้เรียกโดยทั่วไปว่า RAM (RANDOM ACCESS MEMORY) ใช้เป็นที่สำหรับเก็บโปรแกรม หรือข้อมูลที่ต้องการเปลี่ยนแปลงค่าในการใช้งาน

ในโครงการงานนี้พื้นที่ของแรมจะใช้สำหรับเก็บสถานะของคู้สายภายในระบบ และสถานะที่เกิดขึ้นจากการใช้งาน จัดเป็นหน่วยความจำแบบ VOLATILE ข้อมูลจะถูกลบหายไปทันที ที่ไม่มีแหล่งจ่ายไฟให้กับหน่วยความจำ หน่วยความจำที่ใช้เป็นเนื้อหาของ RAM มีขนาด 8 KBYTE และอยู่ในส่วนท้ายของหน่วยความจำที่กำหนด

7.3.1 MEMORY CHIP ที่ใช้สำหรับเก็บโปรแกรมและข้อมูล

ROM ที่ใช้ในการเก็บโปรแกรม MONITOR ใช้ CHIP เบอร์ 2764 ซึ่งเป็น UV-EPROM ขนาด 8 กิโลไบต์ x 8 บิต และ RAM ที่ใช้ได้แก่เบอร์ HM 6264 ซึ่งเป็น STATIC RAM ขนาด 8 กิโลไบต์ x 8 บิต เช่นกัน

7.3.2 การจัดแบ่งตำแหน่งหน่วยความจำ

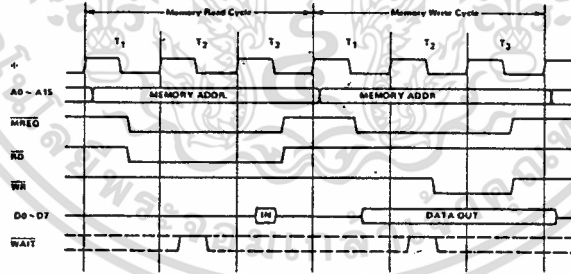
การแบ่งหน่วยความจำซึ่งมีทั้งหมด 32 KBYTE ส่วนที่เก็บ MONITOR PROGRAM จะอยู่ที่ ROM 8 KBYTE แรก ตำแหน่ง ADDRESS ที่ 0000H ถึง 1FFFH ,ที่ ADDRESS 2000H-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -60- อย่างไรก็ตามจึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3.3 การนำเอา EPROM เบอร์ 2764 ที่มีหน่วยความจำ 8 กิโลไบต์เชื่อมต่อกับระบบ ความคุม

ในการนำเอา EPROM เบอร์ 2764 มาใช้งานโดยพิจารณาจาก EPROM DATA SHEET จะเห็นว่าเบอร์ 2764 มีขาควบคุมอยู่ 2 ขาซึ่งได้แก่ขา CHIP ENABLE (-CE) ทำงานที่สัญญาณที่ระดับต่ำ (LOW LEVEL) และสัญญาณ OUTPUT ENABLE เป็นสัญญาณ ACTIVE-LOW INPUT เช่นกัน ที่ขา -CE ในสภาวะปกติจะมีระดับสัญญาณเป็น HIGH ทำให้ 2764 ทำงานในลักษณะ STAND BY MODE ซึ่งทำให้ POWER CONSUMPTION ลดลงจาก 500 mW เป็น 200 mW สัญญาณ -CE จะมีระดับสัญญาณ LOW ก็ต่อเมื่อขา ADDRESS มาปรากฏที่ ADDRESS BUS เท่านั้น ส่วนสัญญาณควบคุมที่ 2 คือ สัญญาณ -OE ที่ขานี้จะทำให้ส่วนที่เป็น INTERNAL TRISTATE BUFFER สามารถนำสัญญาณที่เป็น DATA ให้ปรากฏบน LINE OUTPUT ได้ ให้พิจารณาในรูปแสดง MICRO-PROCESSOR MEMORY READING TIMING DIAGRAM จะสังเกตเห็นว่าสัญญาณ -MEMR จะมีการยกเลิกก่อนเสมอ ตำแหน่ง ADDRESS จะเปลี่ยนไป ดังนั้นเมื่อใช้สัญญาณ -MEMR ควบคุม OUTPUT ENABLE จะทำให้ OUTPUT ของหน่วยความจำ มีสถานะเป็น HIGH IMPEDANCE TRISTATE เมื่อตำแหน่งหน่วยความจำเกิดการเปลี่ยนแปลง เพื่อป้องกันการชนของข้อมูลบนบัส ที่อาจเกิดขึ้นได้

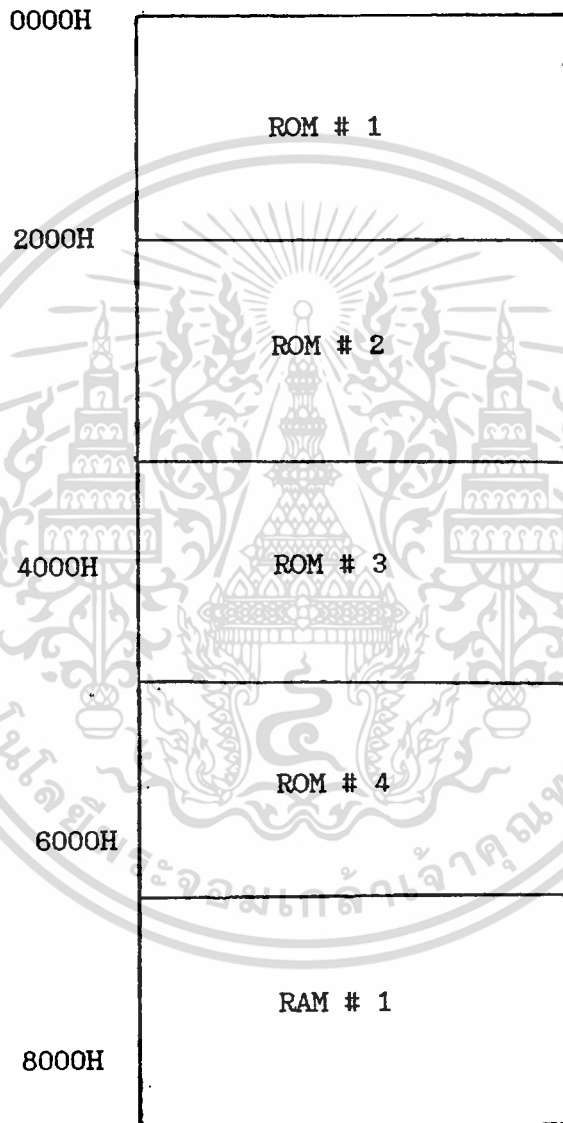


รูปที่ 7.5 แสดง TIMING ของซีพียูเมื่อทำขบวนการ READ-WRITE MEMORY

การนำ IC 2764 มาเชื่อมต่อเข้ากับ CPU Z-80 แอดเดรส A0 - A12 จะ ถูกต่อเข้ากับ A0 - A12 ของ CPU โดยผ่าน ADDRESS BUS BUFFER เช่นเดียวกับ DATA BUS D0 - D7 ซึ่งต่อผ่าน DATA BUS BUFFER เพื่อสัญญาณมีความแรงพอที่จะขับสัญญาณ ข้อมูลลงที่ตามสภาวะทั้งการอ่านการเขียน โดยใช้ IC เบอร์ 74LS245 ซึ่งเป็น BI-DIRECTIONAL DATA BUS DRIVER โดยมีค่า SINK CURRENT 24 mA และ SOURCE CURRENT -15 mA ส่วน ADDRESS BUS BUFFER จะใช้เบอร์ 74LS244 ขา -OE ของ IC 2764 แต่ละตัวจะต่อเข้าส่วน DECODER คือ OUTPUT ของ 74LS138 เพื่อเลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

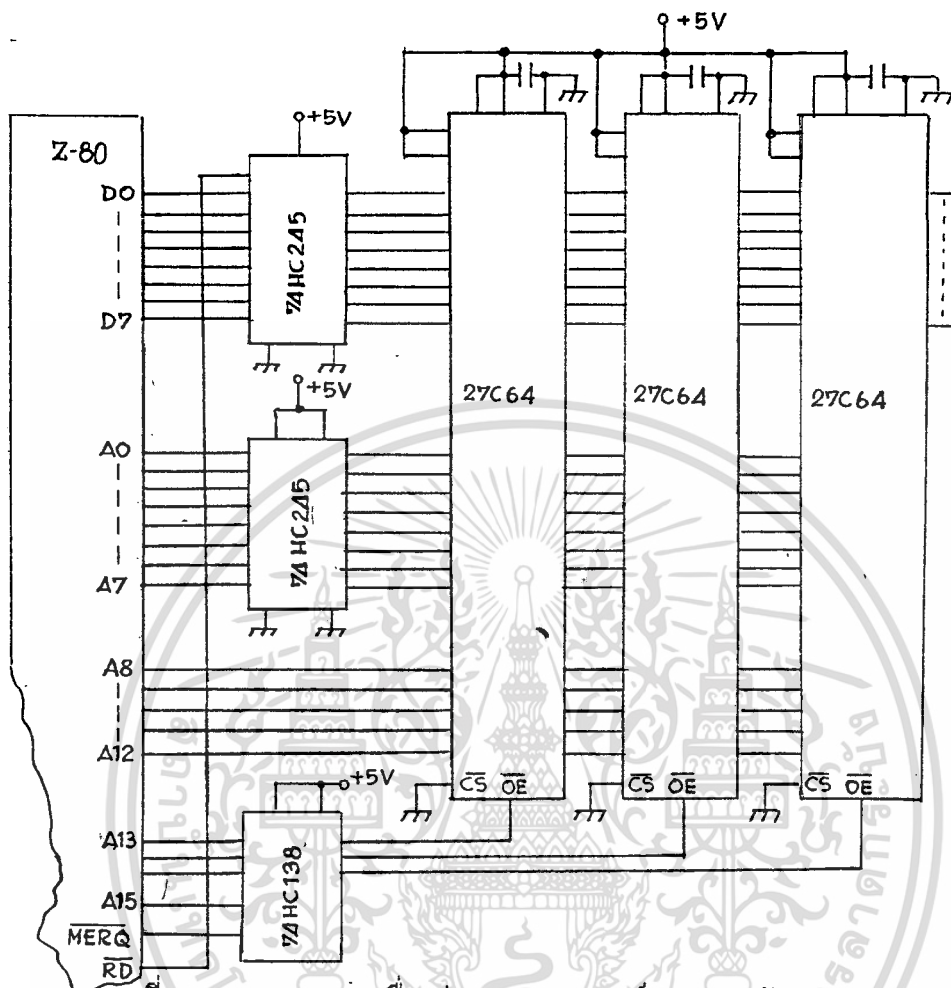
3FFFH และที่ ADDRESS 4000H-5FFFH. จะเป็นพื้นที่ว่างสำหรับส่วนขยายของ ROM เพื่อพัฒนาระบบต่อให้มีประสิทธิภาพยิ่งขึ้น ส่วนที่เหลืออีก 8 KBYTE พื้นที่ส่วนนี้เป็น RAM ขนาด 8 KBYTE มีตำแหน่ง ADDRESS ตั้งแต่ 8000h ถึง 9FFFH ใช้สำหรับเก็บสถานะการใช้งานของคู้สาย และระบบ ดังแสดงในรูปที่ 7.5



รูปที่ 7.5 แสดงการจัดแบ่งตำแหน่งหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งหน่วยความจำของ ROM ในขณะที่ขา -CE ต่ลงกราวด์ ดังแสดงในรูป 7.6



รูปที่ 7.6 แสดงการเชื่อมต่อ EPROM เบอร์ 2764 เข้ากับ CPU Z-80

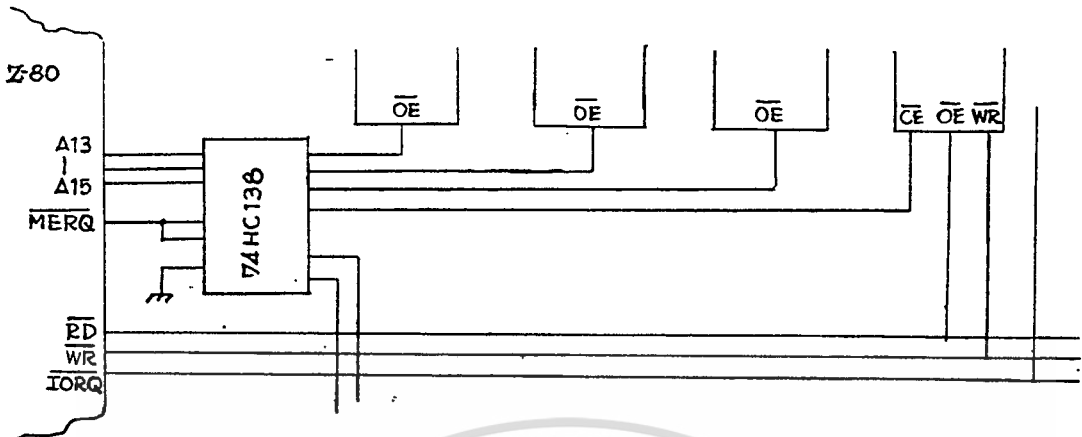
ส่วนขาของตำแหน่ง ADDRESS ที่เหลือ ซึ่งได้แก่ A13 - A15 ขาเหล่านี้จะใช้ในการ DECODE ตำแหน่งของ CHIP และใช้เป็นสัญญาณควบคุม -CE เพื่อใช้เลือกชิป 2764 และหน่วยความจำแบบแรม ในการเปลี่ยนแปลงของ ADDRESS A13 - A15 จากสถานะ A13 = 0, A14 = 0, A15 = 0 มาเป็นสถานะ A13 = 1, A14 = 0, A15 = 0 ทำให้ตำแหน่งเกิดช่องตำแหน่ง ADDRESS จาก 0000 - 1FF ซึ่งเป็นขนาดเท่ากับ 8 กิโลไบต์

จากรูปที่ 7.6 แสดง IC เบอร์ 2764 เชื่อมต่อเข้ากับ CPU Z-80 ขา ADDRESS สำหรับ DECODE 1 ใน 8 กิโลไบต์ ในส่วนหน่วยความจำ เนื่องจากว่าการใช้ขา ADDRESS A13 - A15 ทำให้เราสามารถที่จะ DECODE สัญญาณ ได้ 8 สัญญาณ ซึ่งเมื่อใช้ CHIP แต่ละตัวที่มีความจุ 8 KBYTE จะทำให้ได้ผลรวมของหน่วยความจำทั้งหมดเป็น 64 KBYTE ดังนั้น ส่วนที่เป็น BLOCK ซึ่งเขียนคำว่า DECODE จะต้องเป็นวงจรที่สามารถให้สัญญาณได้ 1 ใน 8 สัญญาณที่สอดคล้องกับ A13 - A15 ในขณะที่เดียวกับที่สัญญาณที่ได้จากการถอดรหัส จะต้องแสดงสถานะ ACTIVE LOW ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ-63-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3.5 TTL 74LS138 3 LINE TO 8 LINE DECODER / DEMULTIPLEXER



รูปที่ 7.7 แสดงการนำเอา IC TTL 74LS138 มาใช้งานเพื่อเป็นตัวถอดรหัส

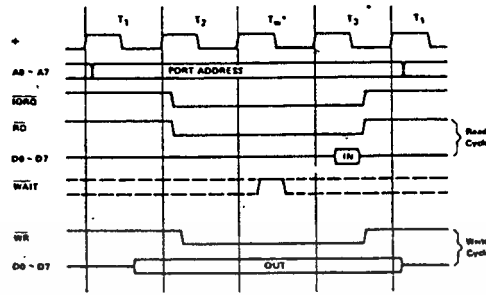
จากรูปที่ 7.7 แสดงการนำเอา IC TTL 74LS138 มาใช้งานเพื่อเป็นตัวถอดรหัส ในการเลือกสัญญาณควบคุม CHIP EPROM 2764 และ RAM HM6264 สัญญาณ ADDRESS BUS A13 - A15 จะต่อเข้ากับขา A (1), B (2), C (3) ตามลำดับ เพื่อทำการ DECODE โดยมีสัญญาณควบคุมที่จำเป็นอีก 3 สัญญาณ ได้แก่ G1, -G2A และ -G2b เฉพาะ G1 สัญญาณจะ ACTIVE ที่ HIGH LEVEL ส่วนสัญญาณ -G2A และ -G2B จะทำงานที่ LOW LEVEL การควบคุม 74LS138 ขา -G2A และ -G2B จะต่อเข้ากับสัญญาณ -MREQ ส่วนสัญญาณ -G1 ต่อเข้ากับแรงดัน 5 VOLTS เพื่อให้การ DECODE ขึ้นกับสัญญาณ -MREQ เท่านั้น

7.3.6 การนำ STATIC RAM เบอร์ 6264 เพื่อใช้เป็นหน่วยความจำของระบบควบคุม

STATIC RAM เบอร์ HM6264 เป็น MEMORY CHIP ใช้ทำงานร่วมกับ CPU Z-80 จัดเป็นหน่วยความจำที่ระบบสามารถเขียนโปรแกรมหรือข้อมูลลงในส่วนนี้ได้ โดยใช้กับข้อมูลที่ต้องการเปลี่ยนแปลงค่าอยู่ตลอดเวลา สำหรับในโครงการนี้ 6264 จะถูกใช้เพื่อเก็บสถานะของคีย์ สัญญาณโทรศัพท์และสภาวะการใช้งานที่เกิดขึ้นในระบบ 6264 มีความจุของหน่วยความจำเท่ากับ CHIP เบอร์ 2764 คือ 8 KBYTE มีลักษณะการจัดขาเช่นเดียวกัน แต่มีส่วนที่แตกต่างออกไปได้แก่ ขาที่ 27 ซึ่งเป็นขา -WR ใช้สำหรับเขียนข้อมูลลงในหน่วยความจำส่วนนี้ เมื่อพิจารณาจาก DATA SHEET TYPICAL MEMORY WRITE CYCLE จะเห็นว่าสัญญาณ -WR จะเปลี่ยนแปลง (หมายถึง การยกเลิกสัญญาณหลังจาก ACTIVE) ก่อนช่วงที่สัญญาณ DATA D0 - D7 จะหายไป ดังนั้นการเชื่อมต่อสัญญาณ -WR ที่ส่งจาก CPU Z-80 เข้ากับขา -WR ของ IC HM6264 จึงสามารถทำได้ โดยไม่มีปัญหาแต่อย่างใด ในขณะที่เดียวกันสัญญาณ D0 - D7 ก็มีช่วง PERIOD ยาวนานกว่าช่วง MEMORY READ CYCLE

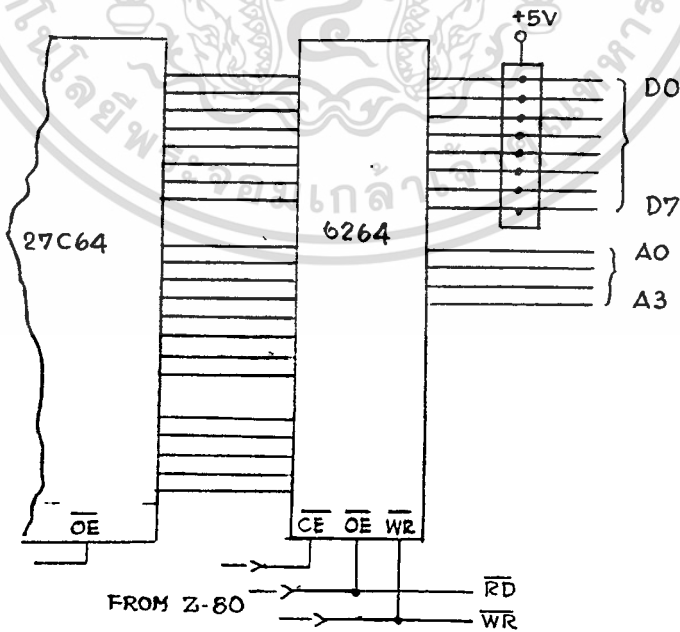
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.8 แสดง TIMING ของซีพียูเมื่อทำขบวนการ READ-WRITE MEMORY ของ RAM
 7.3.7 การเชื่อมต่อ 6264 เข้ากับ CPU Z-80

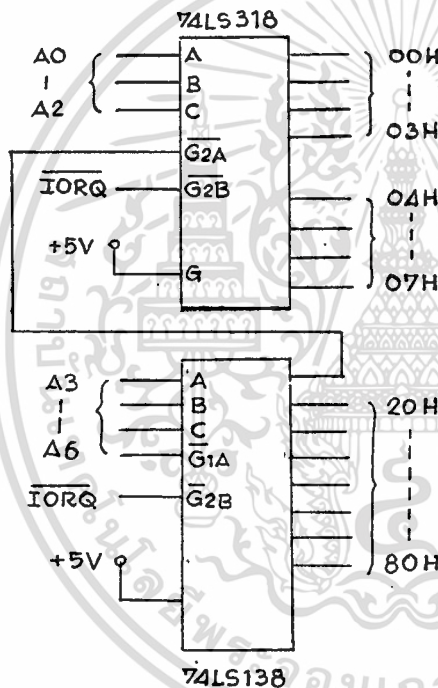
จากการกำหนดพื้นที่ของหน่วยความจำในส่วนที่เป็น RAM ตำแหน่งที่กำหนดไว้ จะอยู่ที่แอดเดรส 6000H - 7FFFH โดยใช้การ DECODE ของ IC 74LS138 ซึ่งทำหน้าที่ DECODE ให้กับ EPROM 2764 สัญญาณที่ได้จากการ DECODE จะถูกส่งไปยังขา-CE (CHIP SELECT) ส่วนสัญญาณควบคุมอื่น ๆ นอกจากขา -WR ก็ยังมีสัญญาณ -OE ซึ่งถูกเชื่อมต่อเข้ากับสัญญาณ -RD ของ Z-80 เพื่อให้ OUTPUT ของ IC 6264 ACTIVE เฉพาะมีสัญญาณมาควบคุมมายังขา -CS และ -RD



รูปที่ 7.9 การเชื่อมต่อ RAM เบอร์ 6264 เข้ากับ CPU Z-80

7.4 ส่วนติดต่อ INPUT OUTPUT ของระบบควบคุม

การจัดการในส่วนที่เกี่ยวกับ INPUT และ OUTPUT ของระบบควบคุมอัตโนมัติ โดยใช้ CPU Z-80 เป็นตัวประมวลผลนั้นไม่ค่อยซับซ้อนนัก PORT ที่ใช้ควบคุมส่วนต่าง ๆ ของระบบใช้ IC TTL เบอร์ 74LS138 จำนวน 2 PORT ทำให้สามารถอ้างอิงตำแหน่งของ INPUT และ OUTPUT PORT ได้ทั้งหมด 16 ตำแหน่ง (เนื่องจาก CPU Z-80 มีการ INTERFACE ค่อนข้างง่าย ทำให้การ DECODE PORT จึงมีเพียงสัญญาณ ADDRESS ที่กำหนดหมายเลข PORT และสัญญาณควบคุมบางสัญญาณซึ่งได้แก่สัญญาณ IORQ สำหรับการ READ DATA หรือ WRITE DATA ไปยัง PORT เพื่อให้ทราบว่าสัญญาณเป็น INPUT หรือ OUTPUT PORT โดยอาศัยสัญญาณ -RD และสัญญาณ -WR ซึ่งส่งมาจาก CPU Z-80 เป็นตัวกำหนดทิศทางให้กับ DATA ของระบบ โดยการควบคุมที่ DATA BUS BUFFER 74LS245



รูปที่ 7.10 แสดงการเชื่อมต่อ PORT I/O เบอร์ 74LS138 เข้ากับ CPU Z-80

7.4.1 การกำหนดทิศทางของ INPUT/OUTPUT PORT ในส่วนควบคุม

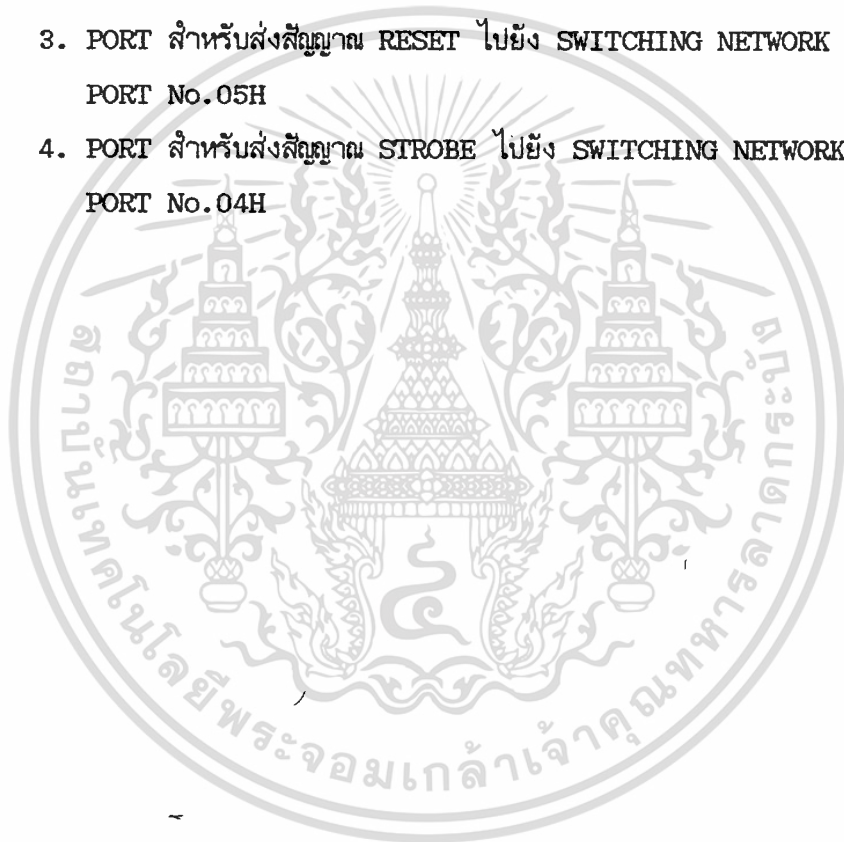
ในส่วน INPUT PORT/OUTPUT PORT ซึ่งมีอยู่ทั้งหมด 16 PORT การกำหนดทิศทาง เพื่อใช้รับและส่งข้อมูล ให้กับอุปกรณ์อื่น เดอร์เฟส สามารถกำหนดได้ดังนี้

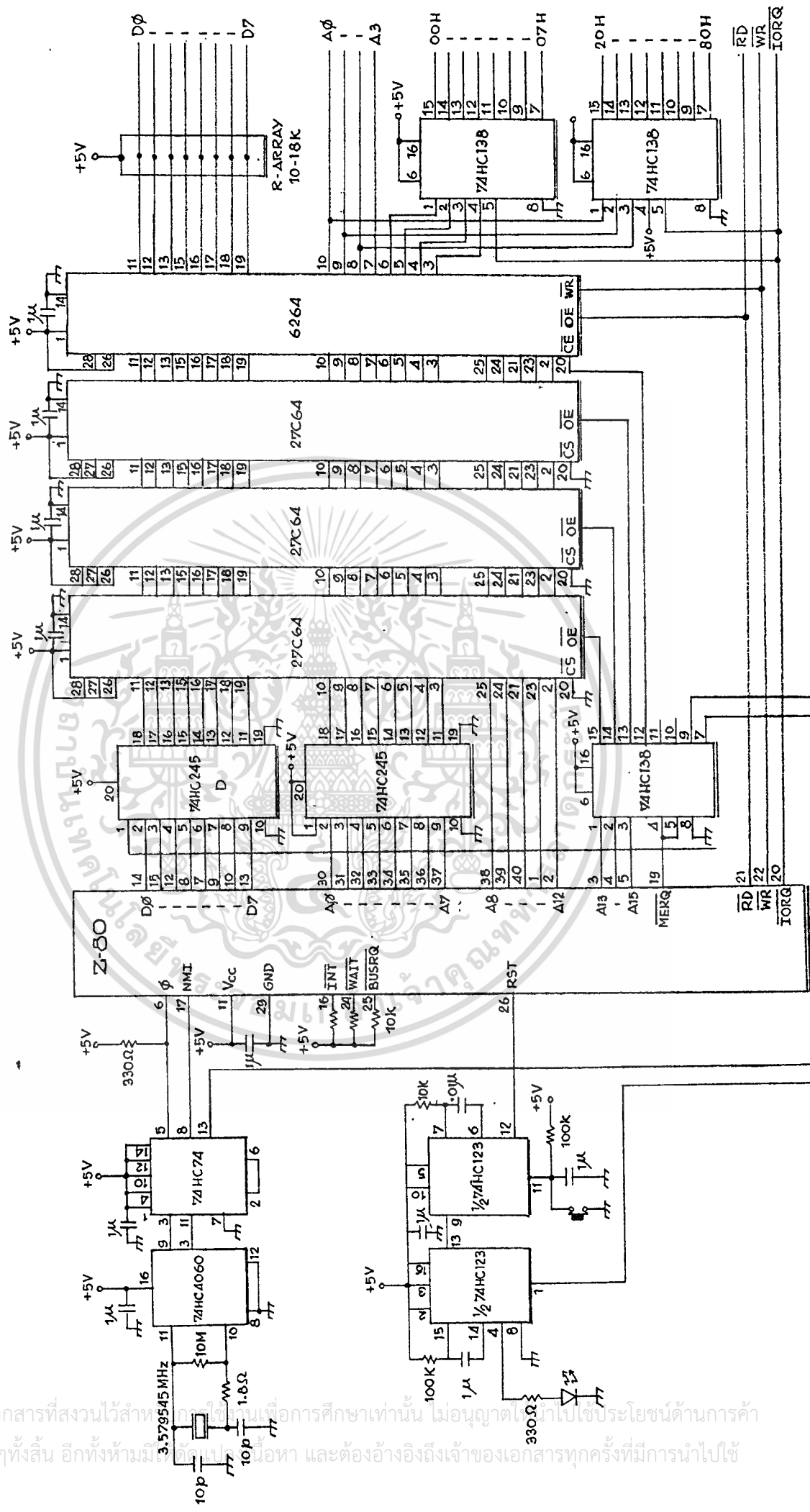
ในส่วน INPUT PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -66- อย่างอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ส่งไปเพื่ออ่านสถานะการยก-วางของคู่สายภายใน (HO1-HO8) ได้แก่ PORT NO.00H และ PORT No.01H
 2. ส่งไปเพื่ออ่านสถานะการเรียกของคู่สายภายนอก ได้แก่ PORT No.20H
 3. ส่งไปเพื่ออ่านสถานะการกดหมายเลขของคู่สาย ได้แก่ PORT No.06H
 4. ส่งไปเพื่ออ่านหมายเลขที่กดจากคู่สายของผู้เรียก
- ในส่วน OUTPUT PORT

1. PORT สำหรับส่งสัญญาณกระดิ่งไปยังคู่สาย ได้แก่ PORT No.02Hและ03H
2. PORT สำหรับส่งสัญญาณ RESET ไปยัง DTMF COUNTER ได้แก่ PORT No.07H
3. PORT สำหรับส่งสัญญาณ RESET ไปยัง SWITCHING NETWORK ได้แก่ PORT No.05H
4. PORT สำหรับส่งสัญญาณ STROBE ไปยัง SWITCHING NETWORK ได้แก่ PORT No.04H





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถใดๆทั้งสิ้น อีกทั้งห้ามมีเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

ส่วน เชื่อมคู่สายโทรศัพท์ภายนอกเข้าสู่ระบบ (TRUNK)

8.1 บทนำ

ชุมสายโทรศัพท์ภายใน จะต้องมีส่วนที่สามารถเชื่อมต่อเข้ากับคู่สายภายนอกได้ โดยไม่สร้างความเสียหายให้กับชุมสายท้องถิ่น ขณะเดียวกันชุมสายเองก็จะมองเห็นชุมสายโทรศัพท์อัตโนมัติ เป็นเพียงคู่สายธรรมดาคู่สายหนึ่ง การติดต่อภายหลังจากที่ชุมสายท้องถิ่นติดต่อคู่สายจากผู้เรียกมายังตู้สาขา เป็นการติดต่อผ่านส่วนติดต่อนี้ทั้งสิ้น

8.1.1 การทำให้ชุมสายมองคู่สายว่ามีโทรศัพท์ต่ออยู่ ในสภาวะปกติชุมสายจะต่อแรงดัน ซึ่งเป็นแรงดันแบบ DC VOLTAGE ส่งจากชุมสายภายนอกมีขนาด -48 VOLTS มายังคู่สายโทรศัพท์ ค่าแรงดันที่คู่สายโทรศัพท์ต่ออยู่นี้ ในกรณีที่ว่างของคู่สายโทรศัพท์ จะทำให้ไม่เกิดลักษณะครวงจร (LOOP-CURRENT) ของกระแสที่ไหลผ่านคู่สาย เป็นลักษณะเช่นเดียวกับที่เราลอยคู่สายไว้เฉย ๆ (หมายความว่า ในกรณีที่สายโทรศัพท์ไม่ถูกต่อกับสายที่ถูกส่งจากชุมสายภายนอก ชุมสายก็ไม่รู้ว่ามีคู่สายต่อใช้งานหรือไม่) ซึ่งคู่สายจะยังคงมีแรงดัน -48 VOLTS ส่งมาเช่นเดิม ทั้งนี้ในกรณีที่ต้องการแสดงสถานะการยกหูของคู่สายส่งไปยังชุมสายภายนอกก็จะต้องมีวงจรซึ่งมีค่าอิมพีแดนซ์ เท่ากับค่า IMPEDANCE ของคู่สายรองรับ ซึ่งโดยทั่วไป คู่สายของโทรศัพท์จะมี IMPEDANCE ประมาณ 250-300 โอห์ม(OHMS) อันนี้เอง ที่ทำให้เราต้องทำการ เชื่อมต่อคู่สาย ซึ่งเป็นคู่สายจากภายนอกเข้ากับ ส่วนซึ่งเป็น IMPEDANCE ของคู่สายที่สร้างขึ้น (หรือคู่สายเทียมนั่นเอง) โดยการควบคุมอุปกรณ์ RELAY ให้ทำการติดต่อมายังวงจรมัน ซึ่งมองดูก็จะเหมือนการเคลื่อนที่ของส่วนที่เรียกว่า CRADLE ของโทรศัพท์นั่นเอง

8.1.2 พิจารณาลำดับขั้นตอน โทรศัพท์จะมีการ โทร เข้าและ โทรออก ดังนี้ พิจารณากรณี-โทร เข้า

1. สภาวะปกติ ชุมสายโทรศัพท์ภายนอกจะส่ง DC VOLTAGE -48 V มายังคู่สาย
2. จากนั้นชุมสายภายนอก จะส่งสัญญาณกระดิ่งมายังคู่สาย (ของชุมสายอัตโนมัติ)
3. ชุมสาย (อัตโนมัติ) เมื่อรับรู้การเรียกเข้า ระบบควบคุมจะตรวจสอบหาคู่สายที่ว่างและหากพบคู่สายที่ว่าง ก็จะแสดงภาวะการยกหูไปยังชุมสายภายนอก
4. เมื่อส่วนติดต่อแสดงสถานะยกหู ชุมสายภายนอกจะตรวจพบ จากการครบ LOOP ของคู่สาย (เนื่องจากคู่สายเทียม) จึงทำการติดต่อคู่สาย (ต่อจากนั้นจะถือว่าคู่สายต่อติดกันแล้ว การติดต่อต่อไปนี้จะ เป็นการติดต่อผ่านในส่วน SPEECH PATH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -68- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ชุ่มสาย (อัตโนมัติ) จะแสดงภาวะการวางหูของคู่สาย ไปยังชุมสายโดยการตัด

วงจร LOOP ของคู่สาย เมื่อคู่สายสิ้นสุดการติดต่อ
สิ้นสุดการโทรเข้า

พิจารณากรณี- โทรออก

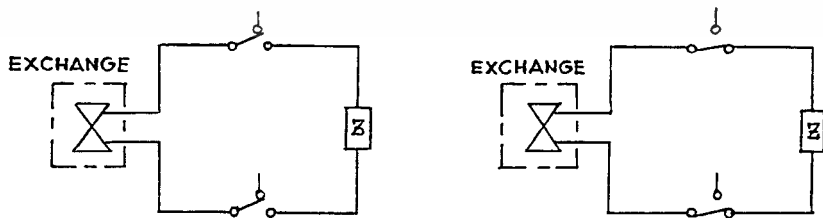
1. ชุ่มสาย (อัตโนมัติ) แสดงสภาวะการยกหูโดยการต่อคู่สายภายนอกเข้า ส่วนที่เป็นอิมพีแดนซ์ของคู่สาย (เทียบ)
2. ชุ่มสาย (ภายนอก) จะส่งสัญญาณ DUAL TONE ผ่านคู่สายเทียบไปที่กับคู่สายภายใน จากนั้น
3. คู่สายเทียบจะสร้าง PULSE หรือความถี่ที่เป็นหมายเลขคู่สายไปยังชุมสาย
4. ถ้าติดต่อได้ ชุ่มสายภายนอกจะตัดต่อมายังคู่ชุมสาย (ภายใน) ถ้าไม่ได้จะส่งเป็นสัญญาณ BUSY TONE กลับมายังคู่สาย
5. เมื่อยกเลิกการติดต่อชุมสาย (ภายใน) จะแสดงภาวะการวางหูของคู่สายโดยการแสดงการตัดกระแสใน LOOP ของคู่สาย

สิ้นสุดการ โทรออก

1. สถานะการวางหู สามารถกระทำได้ โดยการลดยคู่สายที่ต่อจากชุมสาย (ภายนอก) ทำให้คู่สายไม่เกิดการครบ LOOP ของกระแสในคู่สาย ชุ่มสายจะไม่ทราบว่าคู่สายต่ออยู่หรือไม่ ทราบแต่เพียงว่า หูของคู่สายยังวางอยู่ การตัดต่อเพื่อเปลี่ยนสถานะจากการวางหู มาเป็นสถานะยกหูของคู่สายนั้น สามารถกระทำโดยการควบคุมวงจร RELAY ดังแสดงในรูป

2. สถานะการยกหู โดยใช้ RELAY ตัดต่อจากด้านที่ลดยเข้าไว้มายังจุดที่มีค่าความต้านทานของคู่สายทำให้ชุมสายมองเห็นสถานะการยกหู เนื่องจาก มีกระแสไหลในวงจรคู่สาย (เทียบ)

Z : LINES IMPEDANCE



การวางหูคู่สาย

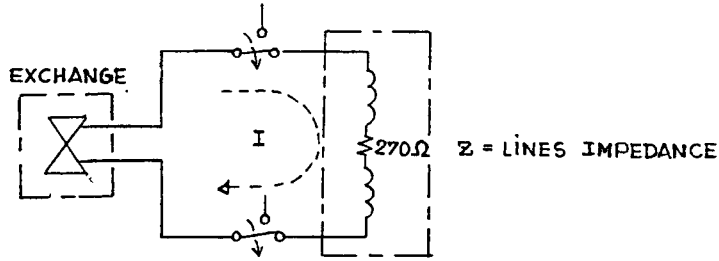


แสดงสถานะการยกหู

รูปที่ 8.1 แสดงสถานะการยก -วางหูของคู่สายไปยังชุมสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

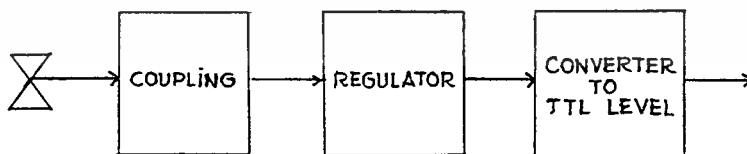
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -69- อย่างไรก็ตามถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.2 การแสดง LOOP ของกระแสที่เกิดขึ้น เมื่อต่อชุมสายเข้ากับชุมสายเทียม (ในคู่สาขา)

8.1.3 การตรวจสอบเมื่อมีคู่สายโทรเข้าจากชุมสายภายนอก เมื่อมีการเรียกเข้ามา

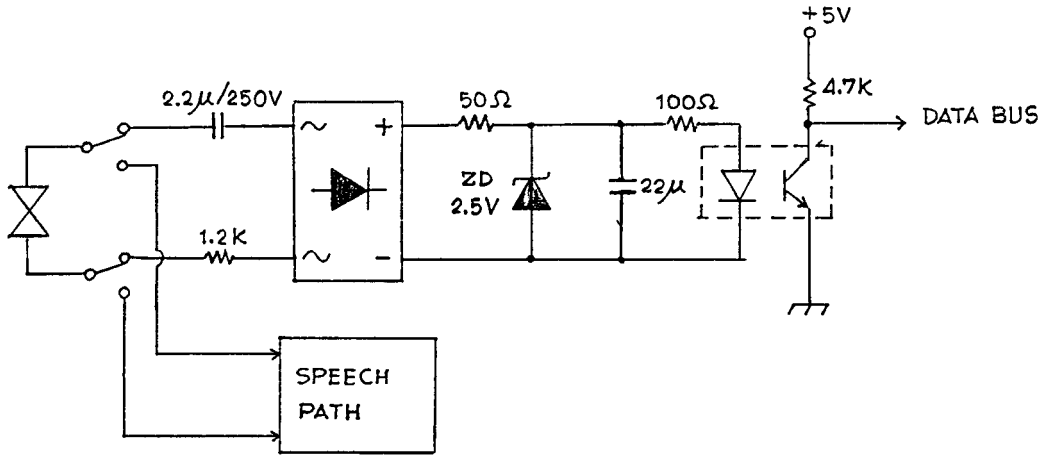
จากที่กล่าวมาแล้วว่า การแสดงสถานะการวาง-ยกหู กระทำโดยวิธีใช้ RELAY ติดต่อระหว่างจุด NC กับ IMPEDANCE ของคู่สาย จริง ๆ แล้วที่จุด NC นี้ก็ไม่ได้หมายความว่าเราจะลดยเอาไว้เฉย ๆ ที่จุดนี้เราจะเพิ่มส่วนที่ทำการตรวจสอบสถานะของ AC VOLTAGE ซึ่งในกรณีที่ชุมสายจากภายนอกทำการส่งสัญญาณ RINGING เข้ามายังคู่สายจะเป็นสัญญาณ AC ขนาดประมาณ 90 V สัญญาณดังกล่าวนี้จะตรวจพบ และถูกนำไปใช้ เป็นสัญญาณแจ้งให้ระบบทราบถึงการติดต่อเข้ามา แต่ถ้าในกรณีที่ชุมสายส่งสัญญาณ DC ขนาด -48 VOLTS เข้ามา (ในสภาวะปกติ) สัญญาณ DC นี้จะไม่ถูกตรวจพบในวงจรตรวจจับแต่อย่างใด สัญญาณ DC-48 V จะถูกสกัดโดยตัวเก็บประจุ ซึ่งมีคุณสมบัติในการ BLOCK DC ผ่านได้แต่เฉพาะสัญญาณที่เป็น AC VOLTAGE สัญญาณ AC 90 VOLTS จะถูก RECTIFIED และทำให้อยู่ในระดับสามารถจะใช้ เป็นสัญญาณในการแจ้งให้ส่วนควบคุม ซึ่งอยู่ในค่าที่สามารถใช้งานได้



รูปที่ 8.3 แสดงบล็อกไดอะแกรมส่วนตรวจสอบสัญญาณเรียกเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.4 แสดงวงจรส่วนตรวจสอบสัญญาณเรียก เข้าของชุมสาย

เมื่อสัญญาณที่ถูกแปลง ให้เป็นสัญญาณแจ้ง ไปยังระบบ ซึ่งระบบจะทำการติดต่อผ่าน RELAY K1 จากการ เชื่อมต่ออยู่กับส่วนตรวจสอบสัญญาณกระดิ่ง ไปยังวงจรคู่สายเทียม ซึ่งจะทำให้ชุมสายรับรู้การยกหู และทำการติดต่อคู่สาย ไปยังคู่สายผู้ เรียก

8.2 การเชื่อมต่อส่วน SPEECH PATH ระหว่างผู้เรียกต่อการต่อไปยังชุมสายภายนอก

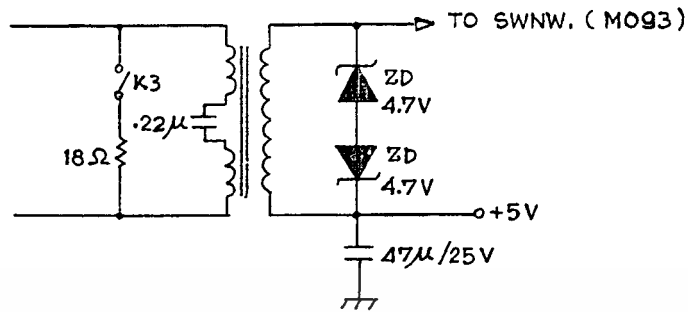
เมื่อผู้เรียกสามารถต่อกับชุมสายแบบตู้สาขาแล้ว จะได้รับสัญญาณให้หมนหมายเลขต่อคู่สายภายใน ผู้เรียกก็จะหมนหมายเลขภายใน มายังระบบ จากนั้นระบบจะทำการตรวจสอบหมายเลขนั้น ถ้าคู่สายหมายเลขนั้นถูกใช้งานอยู่ จะส่งสัญญาณแจ้ง ให้แก่หมายเลขนั้นพร้อมกับสัญญาณไม่ว่างของคู่สาย ไปยังคู่สายของผู้ เรียก และหากคู่สายของผู้ถูกเรียกไม่ถูกใช้งาน ระบบจะทำการติดต่อคู่สายหมายเลขนั้น ให้กับคู่สายของผู้ เรียกทันที (กรณีนี้ก็หมายความว่าระบบส่งสัญญาณกระดิ่ง ไปแล้วมีคนยกหูรับ ถ้าไม่มีก็ส่งสัญญาณ เหมือนคู่สายไม่ว่างเช่นกัน)

เมื่อระบบทำการติดต่อจากสภาวะการการวางหมนยกหู (ในขณะที่ถูกเรียกจากภายนอก) และระบบชุมสายมีการติดต่อคู่สายให้แล้ว ส่วนที่ส่งสัญญาณ ให้หมนตามไป

ส่วนที่เชื่อมต่อ SPEECH PATH จากผู้เรียก ไปข้อคู่สายหมายเลขภายนอก

- ตอนนี้เราได้
1. ส่วนแสดงสถานะการยกหูของคู่สาย
 2. ส่วนที่ตรวจสอบสัญญาณกระดิ่งซึ่งส่งมาจากคู่สายภายนอก
 3. เป็นส่วนที่ใช้ในการติดต่อระหว่างคู่สายของทั้งสองหมายเลข เมื่อรีเลย์

ติดต่อจากส่วนตรวจสอบสัญญาณกระดิ่งมายังส่วนแสดงสถานะของคู่สาย เส้นทางที่ทำการใช้สำหรับเป็น Speech Path จะถูกต่อขนานอยู่กับส่วนแสดงสถานะ โดยใช้หม้อแปลงทำการ Coupling สัญญาณที่เกิดในคู่สายซึ่งส่งจากชุมสายภายนอกจะถูกส่ง ไปยังคู่สายภายใน โดยผ่านหม้อแปลง และส่วนติดต่อระบบสัญญาณ ดังแสดง ในรูปที่ 8.5



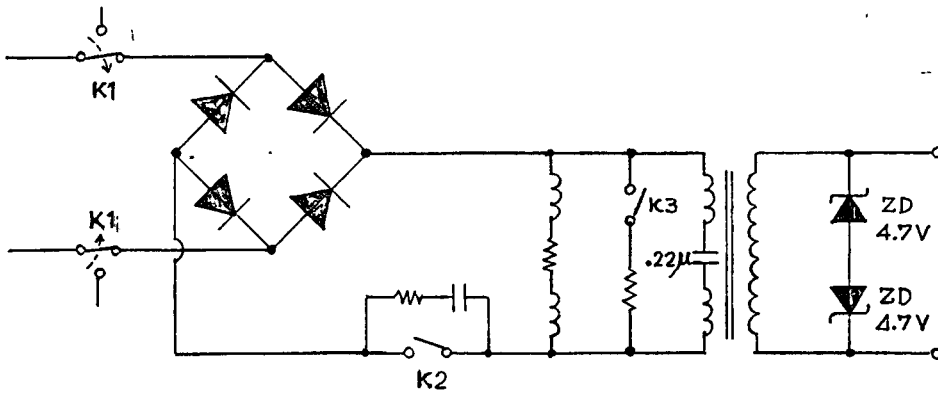
รูปที่ 8.5 แสดงส่วน เชื่อมต่อสัญญาณเสียง เข้ากับส่วนตัดต่อสัญญาณ (SWNW.)

หมายเหตุ สำหรับวงจร BRIDGE RECTIFIER ซึ่งต่ออยู่ระหว่างคู่สายภายนอกและส่วนรับสถานะคู่สาย เพื่อป้องกันแรงดันซึ่งเกิดจากระบบชุมสายภายในย้อนกลับไปยังชุมสายภายนอก

ในกรณีที่ผู้ใช้คู่สายภายใน มีความจำเป็นต้องโทรออกไปยังคู่สายหมายเลขภายนอก การหมุนเลข เพื่อแสดงหมายเลขที่ต้องการติดต่อ อาจทำได้ 2 วิธี ได้แก่ วิธีที่ 1 ต่อสัญญาณผ่านส่วน SPEECH PATH ของคู่สายได้แก่ การส่งแบบความถี่ผสม ในกรณีที่โทรศัพท์เป็นแบบ DTMF

สัญญาณที่เป็นความถี่ที่ได้จากการกดหมายเลข จะถูกส่งผ่านส่วน SWNW. ไปยังส่วน SPEECH PATH ซึ่งหมายความว่าความถี่จากคู่สายภายในจะผ่านส่วนที่เป็น SPEECH PATH ของ LC ไปยัง SWNW แล้วต่อไปยังส่วน SPEECH PATH ของ TRUNK ออกไปยังชุมสายภายนอก

วิธีที่ 2 ในกรณีที่คู่สายใช้แบบ PULSE ไปยังคู่สายภายนอกการติดต่อในระบบนี้จะใช้วิธีติดต่อ SWITCH ของ RELAY ทำให้เกิด PULSE ขึ้นที่ TRUNK ความเร็วในการติดต่อมีช่วงเท่ากับการหมุนของคู่สายภายใน เนื่องจาก RELAY ถูกควบคุมการติดต่อจากการติดต่อของคู่สายที่ต้นสายของผู้เรียก



6
 ในรูปที่ 8.4 การสร้าง PULSE ซึ่งเป็นหมายเลขที่ต้องการส่งไปยังคู่สายภายนอก ทำได้ โดยการควบคุมการติดต่อทางรีเลย์ ตัวที่ 2 (K2) โดยที่ส่วนควบคุม RELAY จะได้รับสัญญาณ PULSE ซึ่งส่งจากคู่สายโทรศัพท์หมายเลขภายในอีกที่หนึ่ง สำหรับในกรณีที่คู่สายใช้โทรศัพท์แบบ DTMF สัญญาณจะถูกส่งผ่านส่วน SPEECH PATH ไปยังคู่สาย โดยที่ตำแหน่ง RELAY K2 จะ ปิดและ RELAY K3 จะเปิด ซึ่ง RELAY K3 จะปิดเพียงกรณีเดียวเท่านั้น คือ กรณีที่ RELAY K2 ทำการติดต่อเพื่อสร้าง PULSE ที่เป็นหมายเลขให้กับคู่สายให้ TRUNK

สรุป ในส่วนของ TRUNK หรือส่วนติดต่อทั้งคู่สายภายนอก 1 ตัวจะใช้ RELAY 3 ส่วน คือ

- ส่วนที่ 1 ติดต่อแสดงสถานะของคู่สาย
- ส่วนที่ 2 สร้างพัลส์ที่เป็นหมายเลขไปยังคู่สายภายนอก
- ส่วนที่ 3 ตัดเสียงรบกวนอื่น เนื่องจากการติดต่อของ RELAY K2 ไปยังคู่สายผู้เรียก

8.3 การควบคุมส่วนติดต่อคู่สายภายนอกกับระบบควบคุม

การส่งสัญญาณจากคู่สายภายในไปยังคู่สายภายนอก จะอยู่ในความควบคุมของระบบอัตโนมัติตลอดเวลา การควบคุมส่วนที่ติดต่อกับคู่สายภายนอกแบ่งออกได้เป็น

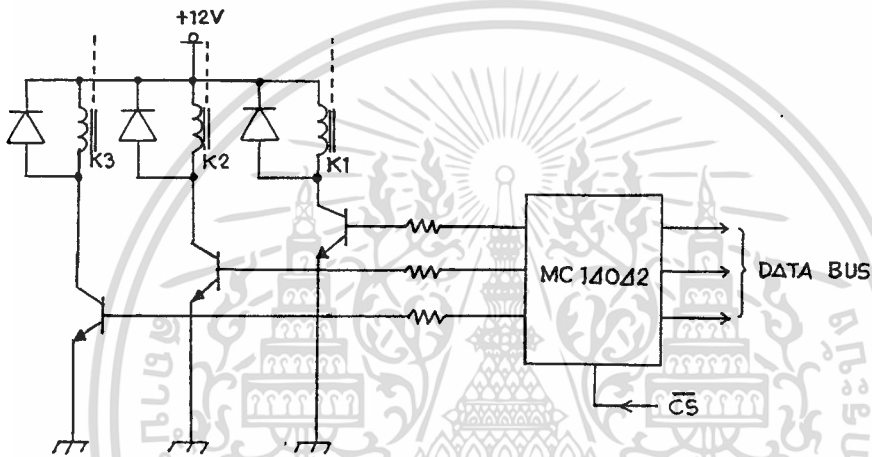
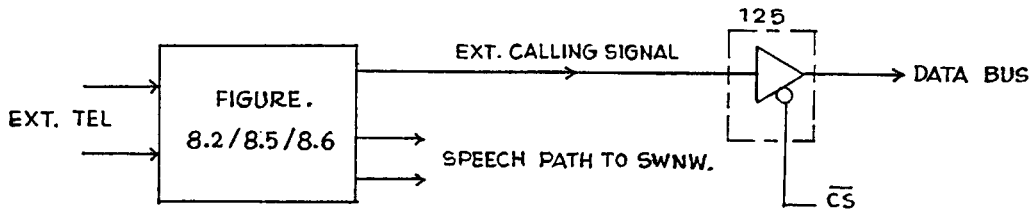
1. การควบคุมในส่วน แจ้งสถานะการเรียกเข้าของคู่สายภายนอก
2. การควบคุม RELAY ซึ่งมีอยู่ทั้งหมด 3 ชุด เพื่อทำหน้าที่ต่างๆ ดังนี้

- การควบคุม RELAY K1 เพื่อเปลี่ยนสถานะของคู่สาย
- การควบคุม RELAY K2 เพื่อสร้าง PULSE ให้กับคู่สาย
- การควบคุม RELAY K3 เพื่อตัดเสียงการหมุนหมายเลข

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

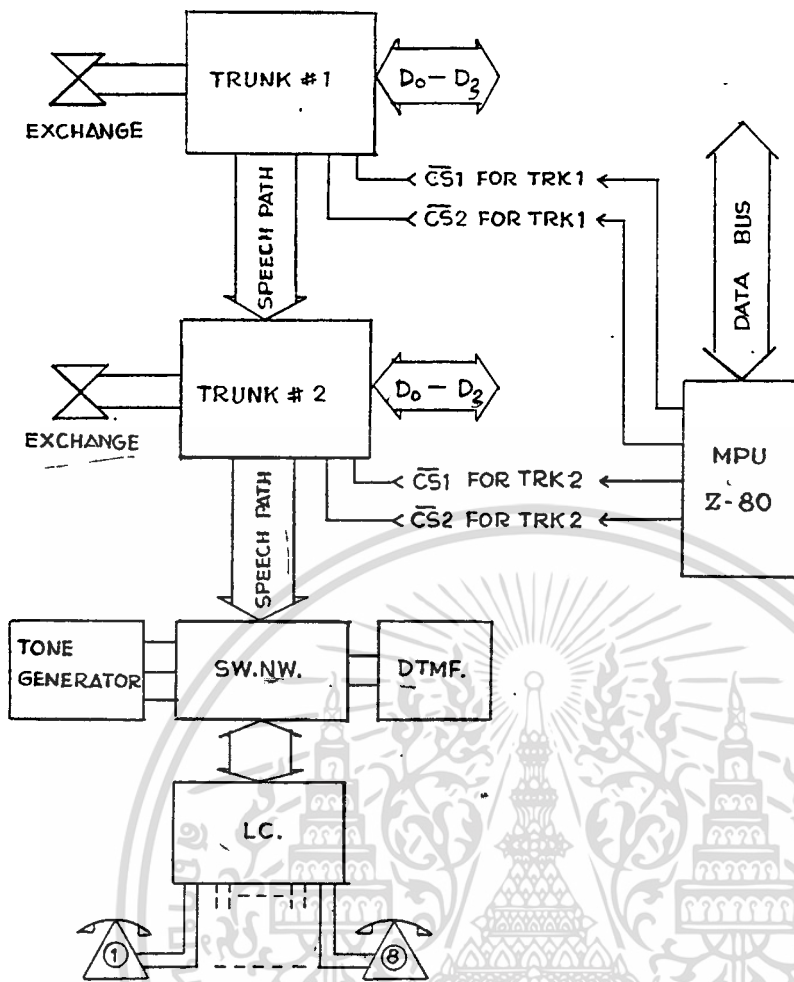
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนเส้นทางที่เป็น SPEECH PATH การควบคุมจะกระทำผ่านส่วนติดต่อระบบ สัญญาณภายใน ได้แก่ IC M093

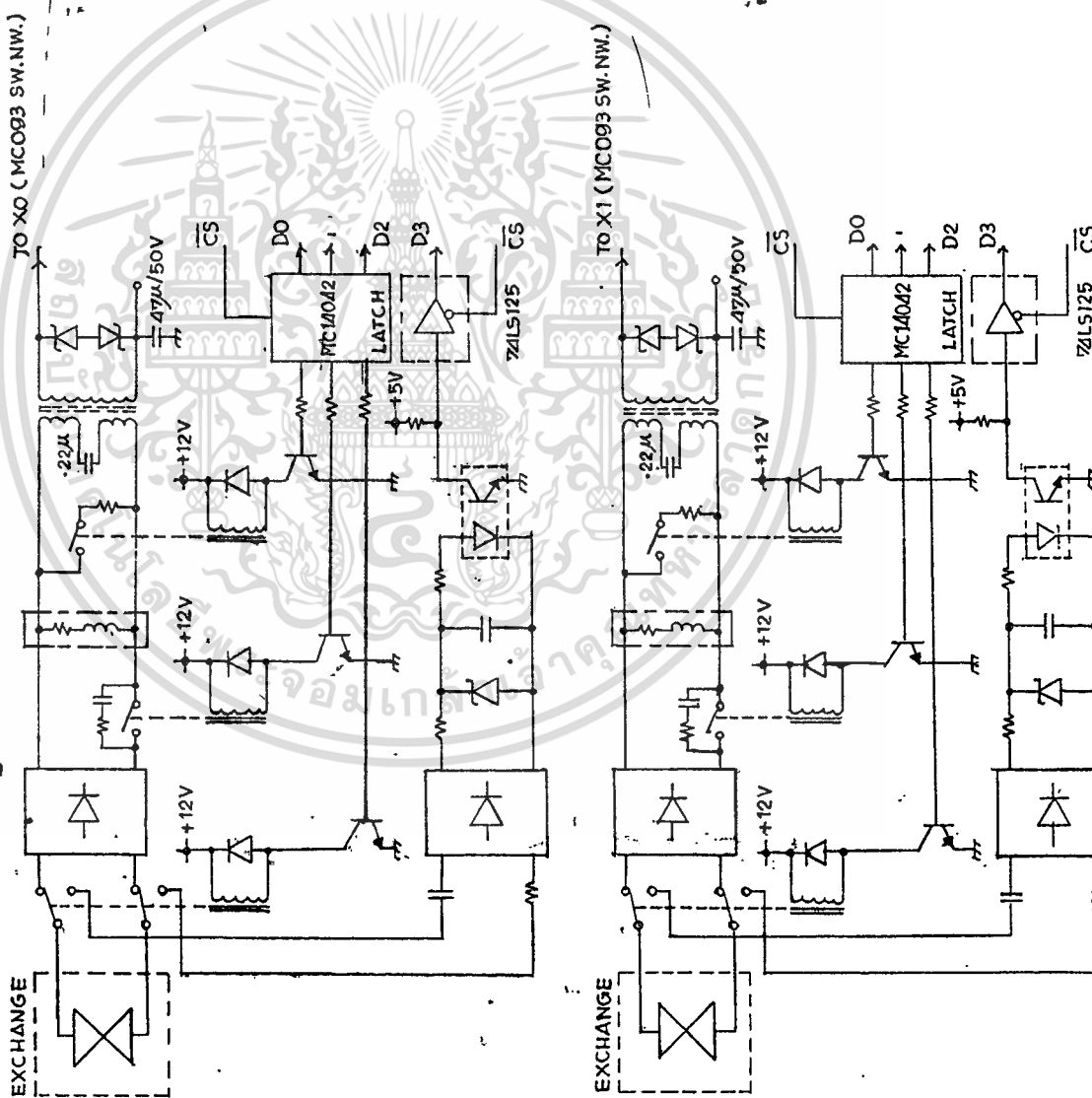


รูปที่ 8.7 แสดงส่วนควบคุมส่วนติดต่อคู่สายภายนอก

จากรูปที่ 8.7 สัญญาณเรียกเข้าจะถูกส่งไปยัง DATA BUS โดยผ่าน 74LS125 ซึ่งทำหน้าที่เป็นบัฟเฟอร์ (BUFFER) เนื่องจาก DATA BUS DO-D3 ที่ส่งถ่ายข้อมูลอยู่ตลอดเวลา ข้อมูลจากสัญญาณแจ้งสถานะที่ส่งเข้ามาจึงขึ้นอยู่กับขา -CS ของ 74LS125 ในขณะเดียวกัน MC 14042 จะทำหน้าที่ LATCH ข้อมูล ซึ่งส่งมาจาก DO-03 เช่นกัน โดยมีสัญญาณที่ขา -CE ของ 4042 เป็นตัว ชีนาเบล สัญญาณ สัญญาณที่ขาของ -CE ของทั้ง 74 LS125 และ MC4042 จะเกิดขึ้นไม่พร้อมกันเนื่องจากอาศัย BUS DO-D3 ร่วมกันอยู่



รูปที่ 8.8 แสดงการเชื่อมต่อส่วน TRUNK เข้ากับระบบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 9

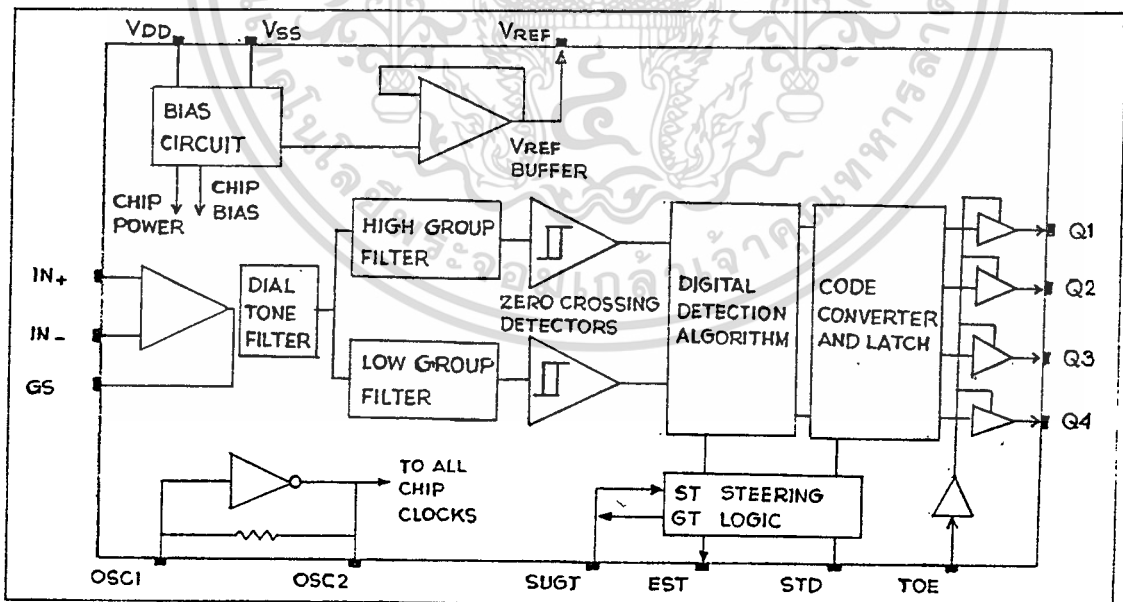
ส่วนถอดรหัสสัญญาณโทรศัพท์แบบ DTMF

9.1 บทนำ

ดังที่ได้กล่าวไว้ในบทที่ 2 แล้วว่า โทรศัพท์ที่ใช้กันอยู่ในปัจจุบัน มี 2 แบบ แบบแรกมีมาก่อนเป็นโทรศัพท์แบบหมุนหมายเลข (PULSE TELEPHONE) ส่วนแบบที่ 2 เป็นแบบกดปุ่มหมายเลข ซึ่งเป็นที่นิยมใช้อย่างแพร่หลาย เนื่องจากให้ความสะดวกสบายในการติดต่อได้มากกว่า โทรศัพท์แบบกดปุ่มนับว่า มีความเหมาะสมที่ใช้กับชุมสายโทรศัพท์ระบบอัตโนมัติมากที่สุด แต่ก็มีข้อเสียอยู่ที่ การถอดรหัสหมายเลขที่ส่งมาจากโทรศัพท์ เนื่องจากสัญญาณที่ได้เป็นความถี่ผสม 2 ความถี่ หรือที่เรียกว่า DUAL TONE MULTI-FREQUENCY ทำให้การออกแบบส่วน DECODER กระทำได้ค่อนข้างลำบากเนื่องจากการถอดรหัสมีความซับซ้อน

9.2 MT 8870 DTMF DECODER

ในส่วนรับสัญญาณ DTMF ที่ส่งจากคู่สายภายในซึ่งเป็นโทรศัพท์แบบกดปุ่มหมายเลข การใช้ CHIP IC เบอร์ MT8870 นับว่าเหมาะสมที่สุด ในการถอดรหัสความถี่ เนื่องจากเป็น CHIP ประเภทวงจรรวม ทำให้ไม่ต้องการออกแบบสร้างขึ้นเองจากวงจรรีเลย์ทรอนิกส์ และ GATE ICs การควบคุมกระทำได้ง่าย และมีเสถียรภาพการทำงานที่ดี



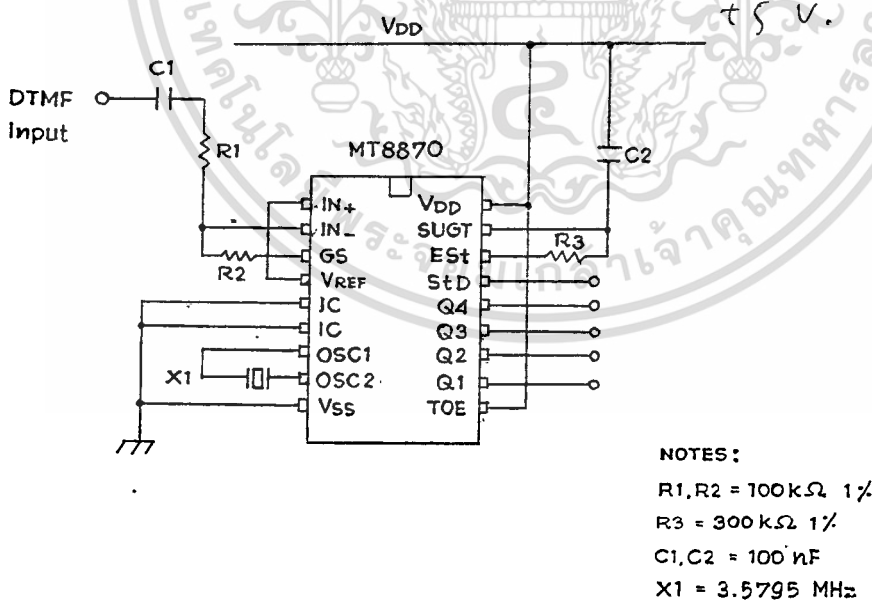
รูปที่ 9.1 แสดง FUNCTIONAL BLOCK DIAGRAM ของ MT 8870

MT 8870 เป็นวงจร DTMF RECEIVER ที่รวมเอาทั้งภาค BAND SPITE FILTER และ DIGITAL DECODER รวมเข้าไว้ด้วยกันภายใน CHIP ICs โดยในส่วนของภาค FILTER จะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -76- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้เทคนิคที่เรียกว่า SWITCHED CAPACITOR สำหรับ FILTER กลุ่มความถี่สูงและความถี่ต่ำ ที่ภาค DECODER เป็นแบบ COUNTER TECHNIQUES เพื่อทำการ DETECT และ DECODE 16 คู่ DTMF TONE เป็น CODE ขนาด 4 BIT นอกจากสัญญาณ DTMF แล้ว MT8870 ยังต้องอาศัย X-TAL 3.579 MHZ เพื่อประกอบร่วมกับวงจรภายใน เป็นตัวกำเนิดความถี่ ส่วนทางเอาต์พุต Q0-Q3 จะมีสถานะเป็นแลทช์ 3 สถานะ (LATCH 3-STATE BUS INTERFACE)

9.3 การใช้งาน DTMF DECODER MT 8870

ในโครงการงาน MT8870 จะทำงานใน SINGLE ENDED INPUT MODE ความถี่ DTMF ที่ส่งจากคู่สายภายใน (หรือภายนอก) ผ่านการติดต่อของส่วน SWNW. มาที่ขา INVERTING OPAMP INPUT (2) สัญญาณจะถูกถอดรหัสออกเป็นค่า BINARY CODE Q0-Q3 ในขณะที่ขา STD (15) DELAY STEERING OUTPUT จะให้สถานะพัลส์จาก "LOW" เป็น "HIGH" ทุกครั้งที่ได้รับสัญญาณ DTMF สัญญาณหลังจากถอดรหัส แล้วจะถูกแลทช์ไว้ที่ภาคสุดท้ายภายใน ICs การที่ได้ค่า BINARY ปรากฏที่ขาเอาต์พุต Q1-Q4 ของ ICs (11-14) จะต้องมีสัญญาณมาควบคุม BUFFER ในภาคสุดท้ายที่ขา TOE : TONE OUTPUT ENABLE (10) โดยให้สถานะ โลจิก "0" ทำให้ DATA ที่ถูก LATCHED ปรากฏบน DATA BUS D0-D7 สำหรับขาประกอบอื่น ๆ แสดงในรูปที่ 1.3 (รายละเอียดอยู่ในภาคผนวก II)



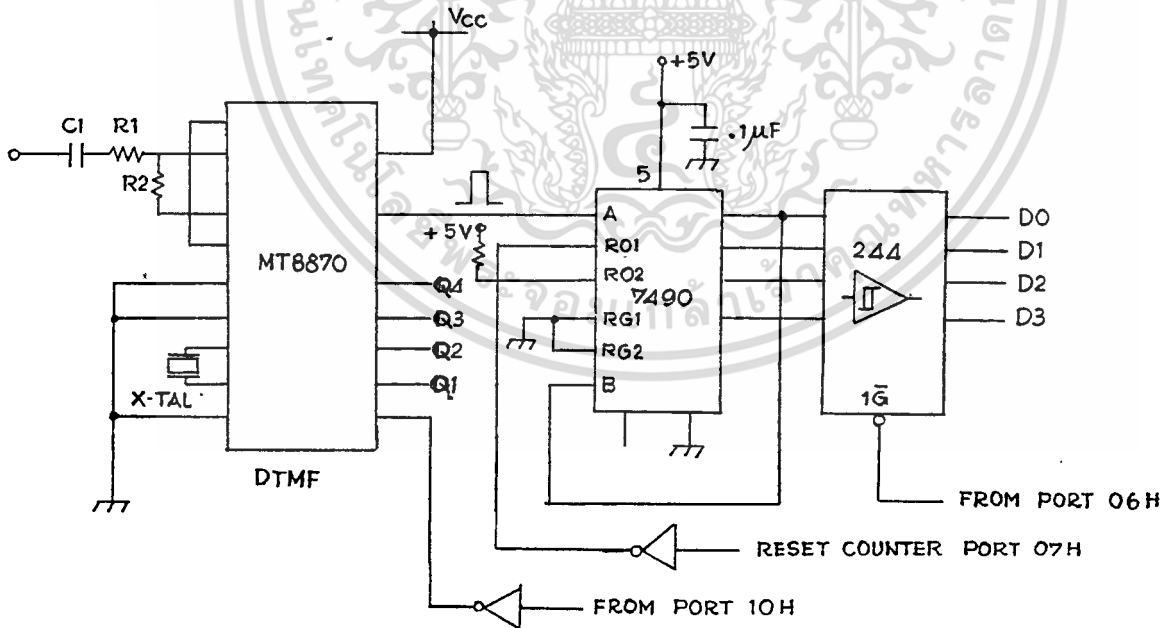
รูปที่ 9.2 แสดงการจัดขาของ MT 8870 และการใช้งานแบบ SINGLE ENDED MODE เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -77-อย่างองถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.4 วงจร COUNTER สำหรับ DTMF 8870

การเพิ่มส่วน COUNTER ก็เพื่อให้ระบบสามารถตรวจการกดหมายเลขซึ่งได้แก่ การกดหมายเลขครั้งแรก การแสดงจำนวนครั้งที่กด (เป็นกรณีที่โทรออกไปคู่สายภายนอก) การควบคุมส่วน COUNTER มีอยู่ 2 อย่าง คือ

1. COUNTER ต้องมีส่วนที่จะทำการ RESET ค่าเพื่อพร้อมรับค่าหมายเลขใหม่
2. ค่าที่แสดงจำนวนครั้งที่กด จะถูกส่งลงบน DATA BUS DO-D3 ซึ่งเป็นบัสร่วมสำหรับใช้ในการส่งสัญญาณอื่นๆ ดังนั้น จึงต้องมีส่วนควบคุมเพื่อให้ค่าดังกล่าวปรากฏบนบัส ในช่วงเวลาที่ต้องการเท่านั้น

จากรูปที่ 9.3 สัญญาณ Q1-Q4 ของ ICs เบอร์ MT8870 จะถูกส่งไปบนบัสข้อมูล DO-D3 ในขณะที่ สัญญาณที่ขา STD ต่อไปให้กับ 74LS90 เพื่อทำหน้าที่นับจำนวนครั้งที่หมุนหมายเลข ค่าที่นับได้จะถูกนำไปตรวจสอบโดยส่งผ่านทาง DATA BUS DO-D3 เช่นเดียวกับ Q1-Q4 ของ IC MT8870 โดยการควบคุมที่ขา -G1 ของ IC 74LS244 ซึ่งเป็นบัฟเฟอร์ระหว่าง OUTPUT ของ 74LS90 กับ DATA BUS DO-D3



รูปที่ 9.3 การใช้ DTMF DECODER MT8870 ทำการถอดรหัสสัญญาณโทรศัพท์ให้กับระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนสร้างสัญญาณโทรศัพท์ (Tone Generator)

10.1 บทนำ

เป็นส่วนที่ทำหน้าที่สร้างสัญญาณโทรศัพท์ที่จำเป็นให้กับคู่สาย ซึ่งเป็นคู่สายหมายเลขภายในตู้สาขา หรือส่งต่อออกไปยังคู่สายซึ่งอยู่ภายนอกตู้สาขา เพื่อให้ผู้ใช้คู่สายซึ่งเป็นผู้เรียกและผู้ถูกเรียกทราบสถานะของคู่สายที่เกิดขึ้น ในขณะนั้น

ระบบสัญญาณโทรศัพท์ที่จำเป็นในชุมสาย ได้แก่

1. สัญญาณหมุนโทรศัพท์ (Dual Tone) เป็นสัญญาณที่ส่งเพื่อบอกให้คู่สายหมายเลขภายใน หรือภายนอก ซึ่งเป็นผู้เรียกกดหมายเลขของคู่สายที่ต้องการติดต่อไปยังระบบควบคุม สัญญาณที่ใช้มีความถี่ประมาณ 400 Hz ส่งในลักษณะเป็นสัญญาณต่อเนื่องตลอดเวลา

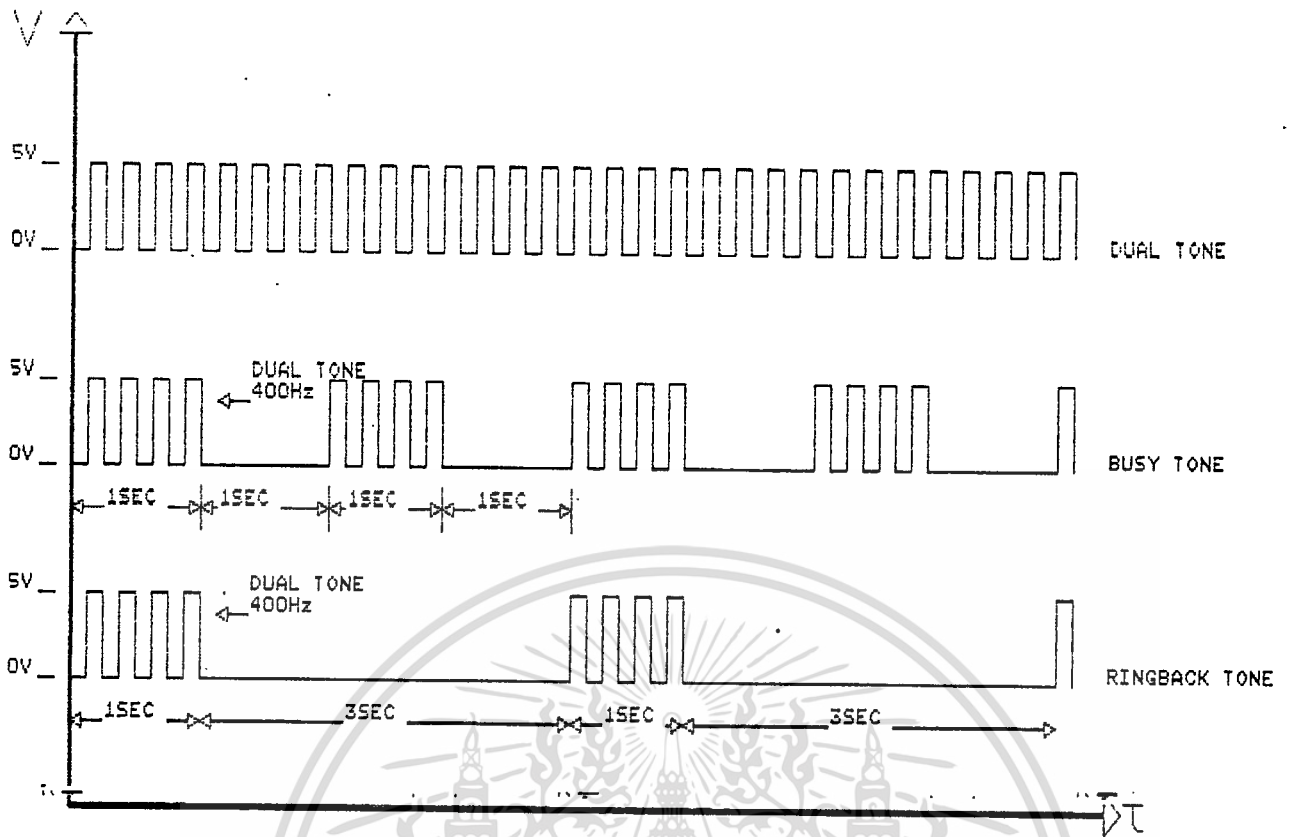
2. สัญญาณบอกสถานะไม่ว่างของคู่สาย (Busy Tone) เป็นสัญญาณเพื่อแจ้งให้กับผู้ใช้คู่สายทราบถึงสถานะไม่ว่างของคู่สายที่ต้องการติดต่อ ได้แก่

2.1 คู่สายที่ติดต่อมีการใช้งานอยู่เกิดขึ้นเมื่อคู่สายของผู้เรียกหมุนหมายเลขครบจำนวนแล้ว ระบบควบคุมจะทำการตรวจสอบหมายเลขคู่สายที่ถูกเรียก เพื่อให้ทราบว่าถูกใช้งานหรือไม่กรณีที่พบว่า คู่สายถูกใช้งานอยู่ระบบจะส่งสัญญาณตอกกลับมายังคู่สายของผู้เรียก ลักษณะของสัญญาณได้แก่ สัญญาณความถี่ประมาณ 400 เฮิรตซ์ ส่งในลักษณะเป็นช่วง ๆ ช่วงละ 0.3 วินาที ตลอดเวลา

2.2 กรณีที่ผู้เรียกกดแล้วระบบทำการตรวจสอบพบว่า คู่สายไม่ถูกใช้งาน ส่วนควบคุมจะทำการส่งสัญญาณเรียกไปยังคู่สายนั้น เรียกว่า สัญญาณกระดิ่ง (Ringling Tone) ระบบจะส่งสัญญาณกระดิ่งไปชั่วขณะหนึ่ง หากไม่มีผู้รับหรือรับสายไม่ทัน ระบบจะตัดสัญญาณกระดิ่งจากคู่สายพร้อมกับส่งสัญญาณไม่ว่างของคู่สายกับมายังคู่สายของผู้เรียก เพื่อแจ้งให้ผู้เรียกทราบ สัญญาณจะมีลักษณะ เช่นเดียวกับข้อ 2.1

3. สัญญาณกระดิ่ง (Ringling Tone) เป็นสัญญาณซึ่งระบบส่งไปยังคู่สายปลายทางของผู้ถูกเรียก (กระทำโดยการติดต่อโดยใช้อุปกรณ์ Relay) เพื่อให้หมายเลขคู่สายดังกล่าวทราบว่า มีผู้ต้องการติดต่ออยู่ สัญญาณที่ส่งมีความถี่ประมาณ 20 Hz มีศักย์ไฟสูงถึง 75 - 90 โวลต์ สัญญาณกระดิ่งจะเปิด (ดัง) และปิด (เจ็บบ) สลับกัน โดยมีช่วงเวลาเปิดของสัญญาณ ดังประมาณ 1 วินาที และช่วงปิดสัญญาณ (เจ็บบ) 3 วินาที

4. สัญญาณตอกกลับ (Ringback Tone) เป็นสัญญาณที่ระบบควบคุมส่งตอกกลับมายังคู่สายของผู้เรียก ในขณะที่เดียวกับที่กำลังส่งสัญญาณกระดิ่ง ไปยังคู่สายของผู้ถูกเรียก สัญญาณตอกกลับ จะมีความถี่ประมาณ 400 Hz มีช่วงลักษณะสัญญาณเดียวกันกับสัญญาณกระดิ่งที่ส่งไปยังผู้ถูกเรียก



ในรูปที่ 10.1 แสดง ไดอะแกรมสัญญาณหมุนโทรศัพท์, สัญญาณไม่ว่างและสัญญาณตอบกลับ

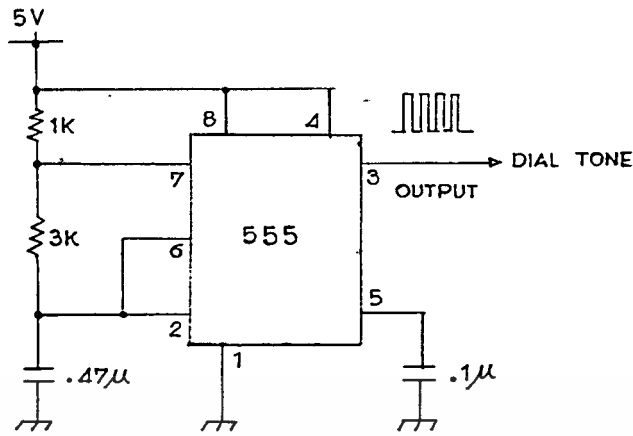
10.2 การสร้างสัญญาณในคู่สายโทรศัพท์

กระทำโดยใช้ออปแอมป์เบอร์ NE 555 เป็นส่วนที่สร้างสัญญาณหมุนโทรศัพท์ สัญญาณไม่ว่าง และสัญญาณตอบกลับ ซึ่งวงจรสร้างสัญญาณโทรศัพท์ ภายในประกอบด้วยวงจร Astable Multivibrator จำนวน 3 ชุด สัญญาณหมุนหมายเลขคู่สาย ถูกสร้างจาก ICs NE 555 ชุดที่ 1 โดยความถี่ที่กำหนดไว้ประมาณ 400 Hz ความถี่ชุดที่สองของ ICs เป็นสัญญาณพัลส์ Square ขนาด 0.3 วินาที สร้างขึ้น เพื่อใช้ควบคุมจังหวะปิดเปิดของสัญญาณ 400 Hz โดยป้อนอินพุทของโลจิกเกตประเภท Nand Gate ดังนั้นเอาต์พุทที่ได้จะเป็น ความถี่ 400 เฮิรตซ์ ที่ทำการปิดเปิดสัญญาณ ทุก ๆ 0.3 วินาที ใช้แสดงสถานะไม่ว่างของคู่สาย เรียกว่า สัญญาณไม่ว่าง ชุดที่ 3 กำหนดให้มีความถี่ เท่ากับ 0.25 เฮิรตซ์ ทางหนึ่งนำไปใช้สัญญาณกระดิ่ง อีกทางหนึ่งนำไปใช้ปิดเปิดสัญญาณ 400 เฮิรตซ์ จากไอซี 555 เพื่อนำไปใช้เป็นสัญญาณตอบกลับ

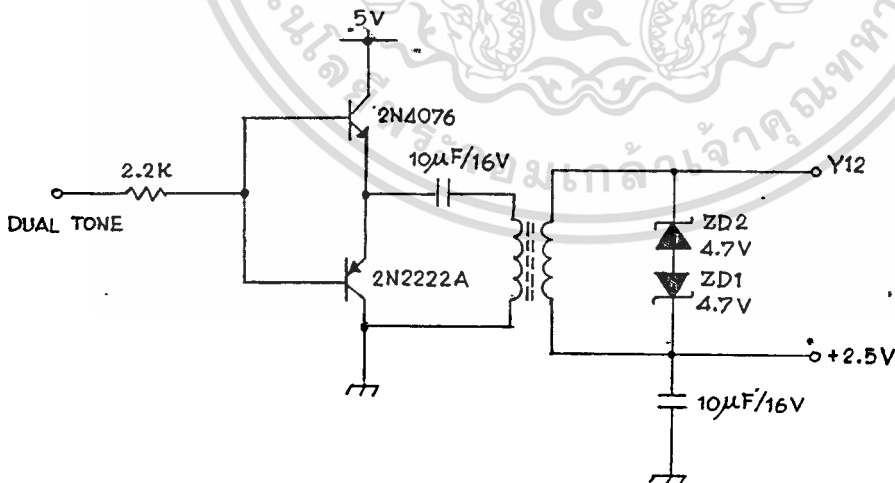
สัญญาณที่ได้จาก ICs 555 เมื่อนำเชื่อมต่อกับระบบแล้ว ทำให้กระแสซึ่งออกมาจากเอาต์พุทของ ICs ไม่เพียงพอสำหรับที่จะจ่ายกระแสให้กับระบบได้ จึงต้องมีการเพิ่มส่วนที่ทำหน้าที่ขยายกระแสให้สามารถจ่ายไปยังคู่สายภายในได้ โดยไม่ทำให้ส่วนติดต่อระบบสัญญาณโทรศัพท์เสียหาย ดังแสดงในรูปที่ 8.5 จากรูปสัญญาณหมุนหมายเลขคู่สายจะถูกต่อเข้ากับส่วนขยายกำลังแบบ พุชพูล (push-pull amplifier) โดยใช้ทรานซิสเตอร์ Q1 (2N222A และ Q2 (2N4421) ประกอบเป็นวงจรขยาย สัญญาณที่ถูกขยายจะถูกส่งผ่านตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น สัญญาที่เห็นเป็นเพียงแบบร่างการดำเนินการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10.2 แสดงวงจรสร้างสัญญาณโทรศัพท์โดยใช้ IC Timer NE555 เก็บประจุและหม้อแปลงซึ่งทำหน้าที่เป็นตัวคัปปลิงสัญญาณ (coupling signal) ไปยังส่วนตัดต่อระบบสัญญาณ (Sw.nw) ส่วน ZD1,ZD2 เป็นซีเนอร์ดีไดโอด ขนาด 4.5 โวลท์ ทำหน้าที่ตัดสัญญาณส่วนที่เกิดเพื่อมิให้ส่วนยอดของสัญญาณเป็นอันตรายต่อส่วนตัดต่อระบบสัญญาณ ดังแสดงในรูปที่ 10.2 และ 10.3



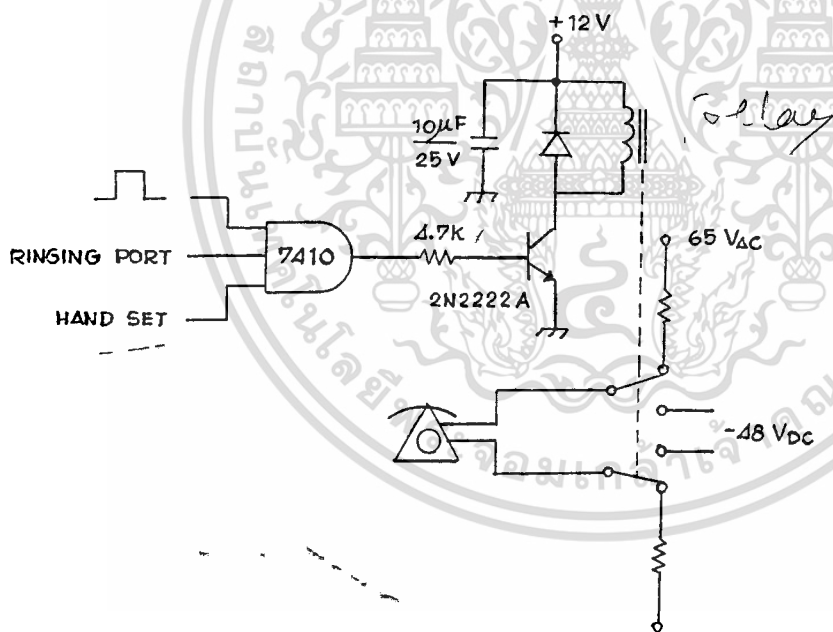
รูปที่ 10.3 แสดงส่วนเชื่อมต่อสัญญาณโทรศัพท์โดยใช้ Transformer Coupling

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

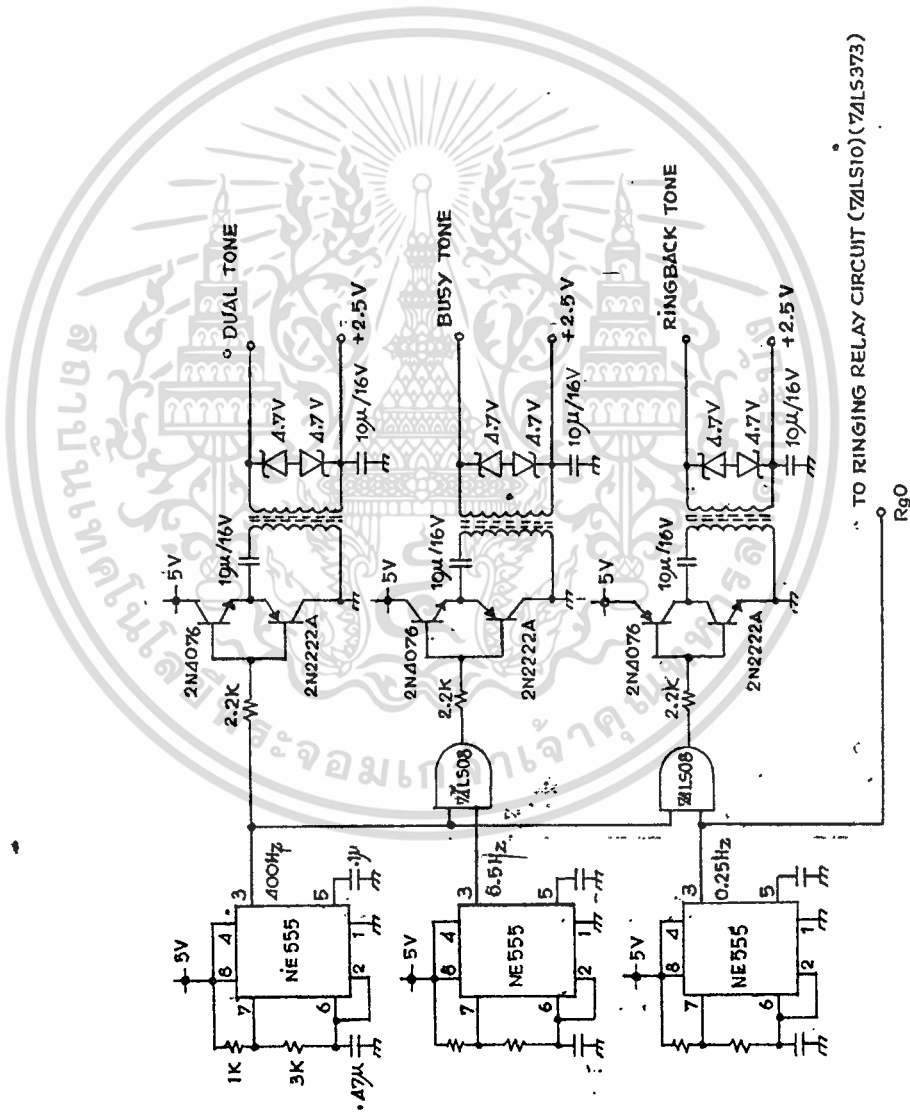
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10.3 การควบคุมสัญญาณกระดิ่งที่จ่ายให้กับคู่สายภายในตู้สาขา

สัญญาณกระดิ่งที่ใช้ในระบบชุมสายมีความแตกต่างจากสัญญาณโทรศัพท์ เนื่องจากศักย์ไฟที่สูงกว่า ประมาณ 75 - 90 โวลท์ ทำให้ไม่สามารถเชื่อมต่อกับส่วนที่เป็นส่วนตัดต่อระบบสัญญาณ (Switching Network) ได้ การตัดต่อสัญญาณกระดิ่งเข้ากับคู่สายโทรศัพท์ภายในจึงใช้อุปกรณ์รีเลย์ เป็นตัวทำหน้าที่สวิตช์ ดังแสดงในรูปที่ 8.4 เนื่องจากว่าสัญญาณของสัญญาณกระดิ่งเป็นสัญญาณความถี่ประมาณ 20 - 25 เฮิรตซ์ มีจังหวะของสัญญาณเช่นเดียวกับสัญญาณตอบกลับ (Ring Back Tone) ของผู้เรียก ดังนั้นการควบคุมจังหวะของสัญญาณกระทำโดยการนำเอาสัญญาณจากส่วนที่เป็น สัญญาณ Ring Back Tone มาขยายสัญญาณให้สูงขึ้น โดยใช้ทรานซิสเตอร์ เบอร์ 2N2222A (Q6) เพื่อให้รีเลย์ทำงานได้



รูป 10.4 แสดงการ เชื่อมสัญญาณกระดิ่ง เข้ากับคู่สายสัญญาณภายใน



TO RINGING RELAY CIRCUIT (7ALS10) (7ALS373)

Rg0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 11

ส่วนจ่ายกำลังไฟของระบบ

11.1 บทนำ

ส่วนจ่ายกำลังให้กับระบบ จัดเป็นส่วนที่สำคัญและต้องพิจารณาให้รอบคอบในการสร้าง เพื่อให้สามารถรองรับสถานะการใช้งานที่ติดต่อกันตลอด 24 ชั่วโมง รวมทั้งจะต้องคำนึงถึงปัญหาที่จะเกิดขึ้นจากการลัดวงจรภายในระบบ หรือของคู่สาย ดังนั้น จึงควรหาทางป้องกันปัญหาที่จะเกิดในภายหลังด้วย

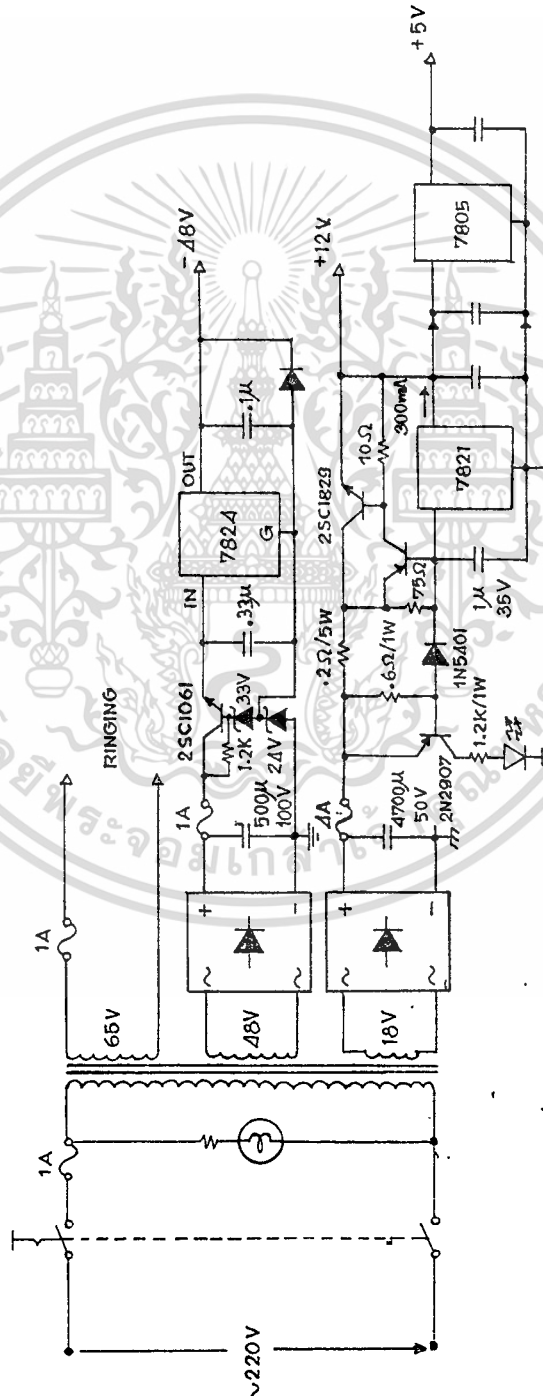
11.2 การส่งจ่ายกำลังให้กับชุมสาย (ภายใน)

แหล่งจ่ายกำลังที่ใช้ในโครงการ จะประกอบด้วย แหล่งจ่ายที่เป็นทั้งแหล่งจ่ายแบบ DC และ AC ซึ่งสามารถจำแนกออกได้ดังต่อไปนี้ คือ

ส่วนที่ 1 เป็นแหล่งจ่ายซึ่งส่งแรงดันให้กับวงจรภายใน ได้แก่ วงจรควบคุม RELAY ส่วน DTMF ส่วนควบคุมอัตโนมัติ เป็นต้น แรงดันที่จ่ายมี 2 ระดับ คือ + 5 Volts ได้จากส่วนเอาต์พุตของ IC Regulator 7805 ซึ่งได้รับแรงดัน Input จาก Output +12 Volts ของ IC Regulator 7812 ส่วนทรานซิสเตอร์ เบอร์ 2SC1829 ต่อในลักษณะ Boosting the output current

ส่วนที่ 2 เป็นแหล่งจ่ายแบบ DC ที่จ่ายให้กับคู่สายภายใน โดยมีระดับแรงดัน -48 Volts แรงดันส่วนนี้จะถูก RECTIFIED แยกจากส่วนชุดที่ 1 (รวมถึงกราวด์) แรงดันเอาต์พุตที่ได้จะมาจากส่วน Rectifier แบบ Full Wave ผ่านส่วน Regulator แบบ Series โดยใช้ Transister เบอร์ 2SC1061 เป็น Emitter Follower IC 7824 จะทำหน้าที่ Regulator ในส่วนสุดท้าย

ส่วนที่ 3 เป็นแหล่งจ่ายแบบ AC โดยใช้หม้อแปลงทำหน้าที่ STEP DOWN แรงดันจาก 220 Volts ลงเหลือเพียง 65 Volts ส่งให้กับคู่สายภายใน เพื่อใช้เป็นสัญญาณกระดิ่ง (RINGING) ในกรณีที่มีการเรียกของคู่สายไปยังคู่สายภายใน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 11.1 แสดงส่วนจ่ายกำลังไฟให้กับชุดสายระบบอัตโนมัติ

โปรแกรมควบคุมระบบขุมสายอัตโนมัติ

12.1 บทนำ

การทำงานทั้งหมดของระบบขุมสายโทรศัพท์แบบตู้สาขาจะเป็นไปตามโปรแกรมซึ่งกำหนดไว้ก่อนแล้ว โดยมีไมโครโปรเซสเซอร์เป็นตัวประมวลผลคำสั่งเหล่านั้น ดังนั้นการออกแบบโปรแกรม เพื่อให้ระบบมีประสิทธิภาพในการทำงาน จึงเป็นสิ่งจำเป็นที่สุด ซึ่งรวมไปถึงการดัดแปลงแก้ไขสามารถกระทำได้ง่ายในภายหลัง

12.2 ตำแหน่งของโปรแกรม Monitor

โปรแกรมจะเก็บไว้ในหน่วยความจำซึ่งเป็น IC EPROM เบอร์ 2764 จำนวน 3 ตัว ทำให้ขนาดของ Monitor โปรแกรมมีขนาดถึง 24 Kbytes โดยตำแหน่ง address ของ IC ตัวที่ 1 ตั้งแต่ 0000H-1FFFH ตัวที่ 2 ตำแหน่ง address ตั้งแต่ 2000H -3FFFH และตัวที่ 3 ตำแหน่ง address 3000H-5FFFH และ เมื่อเริ่มเปิดเครื่องขุมสายโทรศัพท์หรือกดปุ่ม RESET ที่เครื่อง CPU จะเริ่มทำงานโดยโหลด ADDRESS ที่ 0000H ซึ่งเป็นตำแหน่งของ EPROM ตัวที่ 1 มายังโปรแกรม COUNTER และนำคำสั่งซึ่งเก็บในหน่วย address นั้นมาประมวลผล

12.3 หน่วยความจำและการกำหนดพื้นที่ในส่วน RAM

เพื่อใช้เก็บสถานะและคำสั่งของตู้สาขา ตำแหน่งของหน่วยความจำในส่วน RAM เป็นส่วนที่สามารถทำการดัดแปลง แก้ไข และใช้เก็บสถานะชั่วคราว ตำแหน่งหน่วยความจำจะถูกกำหนดให้ใช้ เป็นพื้นที่ใช้งาน ซึ่งจะกำหนดใช้งานอย่างไร แล้วแต่การทำงานของโปรแกรม ซึ่งรวมไปถึงระบบของฮาร์ดแวร์ ตำแหน่งของหน่วยความจำ ต่อไปนี้ จะถูกให้ใช้ เป็นพื้นที่สำหรับเก็บสถานะและคำสั่ง

ตำแหน่งหน่วยความจำ

การกำหนดใช้งาน

6000H	READ INPUT
6010H	DISCONNECT TROUK-SWNW
6011H	SET STATUS OF EXTERNAL LINE
6012H	SET STATUS OF INTERNAL LINE
6013H	จำนวน PATH ที่เหลือ
6014H	เก็บตู้สายที่ยกใหม่
6015H	เก็บค่าบิตของสัญญาณหมุนหมายเลขขมยทุก

ตำแหน่งหน่วยความจำ

การกำหนดใช้งาน

6016H	DISCONNECT SPEECH PATH NO. 1
6018H	DISCONNECT SPEECH PATH NO. 2
6019H	DISCONNECT SPEECH PATH NO. 3
601AH	DISCONNECT SPEECH PATH NO. 4
601BH	เก็บค่า OFF BUSY TONE
601CH	เก็บค่า RING BACK TONE
601DH	เก็บค่า OFF RING BACK TONE
601EH	NOT USE
601FH	NOT USE
6020H	DISCONNECT SPEECH PATH NO. 1
6021H	DISCONNECT SPEECH PATH NO. 2
6022H	DISCONNECT SPEECH PATH NO. 3
6023H	DISCONNECT SPEECH PATH NO. 4
6030H	STATUS IN (3) BIT
6031H	หมายเลขของผู้เรียก
6032H	เก็บค่าหมายเลข (BIT) ของผู้เรียก
6033H	เก็บค่าหมายเลข (BIT) ของคู่สายที่ถูกเรียกไว้ สำหรับเปรียบเทียบ
6034H	ADDRESS ของจำนวน PATH ที่เหลือใช้
6035H	เก็บ BIT USE ที่ถูกใช้ของ PATH
6036H	ค่าของผู้เรียกในช่วงติดต่อ
6037H	ค่าของผู้ถูกเรียกในช่วงติดต่อ
6038H	คู่ PATH หมายเลข 1
6039H	คู่ PATH หมายเลข 2
603AH	คู่ PATH หมายเลข 3
603BH	คู่ PATH หมายเลข 4
603CH	BIT ที่ถูกใช้ของ INTERNAL LINE
603DH	DISCONNECT LINE ใน SWNW PATH ที่ 1
603EH	DISCONNECT LINE ใน SWNW PATH ที่ 1
603FH	DISCONNECT LINE ใน SWNW PATH ที่ 2
6040H	DISCONNECT LINE ใน SWNW PATH ที่ 2
6041H	DISCONNECT LINE ใน SWNW PATH ที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6042H	DISCONNECT LINE ใน SWNW PATH ที่ 3
6043H	DISCONNECT LINE ใน SWNW PATH ที่ 4
6044H	DISCONNECT LINE ใน SWNW PATH ที่ 4
ตำแหน่งหน่วยความจำ	การกำหนดใช้งาน
6045H	ADDRESS ของ EXTERNAL LINE PATH NO. 1
6046H	ADDRESS ของ EXTERNAL LINE PATH NO. 2
6047H	BIT EXTERNAL PATH USED
6048H	DISCONNECT EXTERNAL LINE WITH SWNW PATH NO. 1
6049H	DISCONNECT EXTERNAL LINE WITH SWNW PATH NO. 1
604AH	DISCONNECT EXTERNAL LINE WITH SWNW PATH NO. 2
604BH	DISCONNECT EXTERNAL LINE WITH SWNW PATH NO. 2
604CH	NOT USE
604DH	เก็บค่าหมายเลขที่กดจากตู้เรียกภายนอก
604EH	NOT USE
604FH	NOT USE

12.4 การทำงานของโปรแกรมควบคุมระบบ

ลำดับการทำงานของโปรแกรมเมื่อเริ่มต้นเปิดเครื่อง หรือ RESET โปรแกรม จะทำขบวนการปรับสถานะให้อยู่ในสถานะพร้อมที่จะทำงาน จากนั้น จะกระโดดไปทำโปรแกรมหลัก คือ โปรแกรมตรวจสอบการเรียกเข้าของคู่สายภายใน ว่ามีการเปลี่ยนแปลงหรือไม่ โดยการเปรียบเทียบกับค่าซึ่งเก็บไว้ในตาราง ในกรณีที่มีการเรียกเข้า โปรแกรมจะกระโดดไปทำโปรแกรมการเรียกเข้าของคู่สายภายใน และถ้าไม่มีการเรียกเข้า โปรแกรมจะตรวจสอบการยกเลิกของคู่สาย จากนั้นจะกระโดดไปทำโปรแกรมการเรียกเข้าของคู่สายภายนอก จากนั้นเมื่อไม่มีการเรียกเข้า ก็จะกลับมาตรวจสอบการเรียกของคู่สายภายใน

การตรวจสอบคู่สายที่อ่าน เข้ามาและตรวจว่ามีเส้นทางว่างหรือไม่

ถ้าไม่มีจะยังไม่ส่งสัญญาณใดไปที่หูฟังของคู่สายผู้เรียก การตรวจสถานะที่อ่านเข้ามาในช่วงแรกและในช่วงที่ 2 มีข้อแตกต่างกันคือ

ในช่วงที่ 1 จะเป็นการ Set สถานะของการใช้งานคู่สายภายในคู่สาขา แต่การอ่านเข้ามาในช่วงที่ 2 เป็นการอ่านที่ ต้องมีการ เปรียบเทียบกับสถานะการใช้งานของคู่สายยังมีอยู่ก่อนแล้ว เนื่องจากค่าที่อ่านเข้ามาจะมีค่า 2 ค่าได้แก่ ค่าที่จะ เกิดจากการเรียกเพิ่มเข้ามาจากคู่สายที่มีอยู่เดิม และค่าที่เกิดจากการใช้งานของคู่สาย ซึ่งถูกใช้งานอยู่ก่อนแล้ว ดังนั้นการตรวจสอบจึงแบ่งแยกออกเป็น 2 กรณี คือ

การตรวจการยกเลิกของคู่สาย

ซึ่งนอกจากจะตรวจการยกเลิกของคู่สายภายใน โดยการตรวจสอบทาง Path ที่ 1 ถึง 4 แล้ว ยังมีส่วนที่ใช้สำหรับเก็บสถานะการสัมผัสต่อกับคู่สายภายนอกของคู่สายภายใน เราจะตรวจสอบโดยการเอา table 2 table มา AND และ Compare เพื่อตรวจสอบว่ามี bit ไตถูกต่อใช้งานกับคู่สายภายนอกและมีการยกเลิกหรือไม่

การยกเลิกก็โดยการนำเอา ADDRESS ของ PATH DISCONNECT อยู่ ซึ่งมีค่าไม่เท่ากันในแต่ละ PATH NUMBER ที่ ADDRESS เหล่านี้จะมีอยู่ 2 ADDRESS ซึ่งถูกโหลดมาแล้ว และใช้คำสั่ง OUT ไปยัง SWNW (04H) เนื่องจากจะต้อง RESET POINT ที่ต่อ 2 จุด ให้แยกจากกัน จากนั้นก็ให้ RESET ค่าใน PATH USED ของ BIT คู่นี้ให้ถูกยกเลิกการใช้งาน จากนั้น RESET PATH COUNTER, RESET PATH NUMBER ที่ถูกยกเลิก

การเรียกเพิ่มของคู่สาย

หลังจากผ่านขบวนการยกเลิก ขบวนการที่เหลือก็คือการตรวจสอบการเรียกเพิ่มของคู่สาย ซึ่งเป็นคู่สายภายใน การเรียกของคู่สายภายในมี 2 กรณี คือการเรียกภายในด้วยกันและการ เรียกไปยังคู่สายภายนอก

```

Line  Addr  Obj
1
2          ;*****
3          ;* PROGRAM SCAN LINE CIRCUIT NO.1-8      *
4          ;* DATE: 2 JUNE 1991                    *
5          ;* PROGRAM BY MR.NIVET PONVANNASIRIVETCH *
6          ;* PROGRAM HAVE BEEN MODIFIED          *
7          ;* 2 - 17 april 1992                  *
8          ;* FINAL UPDATE 11 APRIL 1992 1:05 AM  *
9          ;*****
9 0000  CD E3 03      START:  CALL INIT_IN
10 0003  3E 01        LD  A,01H
11 0005  D3 30        OUT (30H),A
12
13          ; *****
14          ; READ LINE CIRCUIT 1-8 FROM INPUT PORT 20H AND 01H
15          ; AND CHECK IT TURN ON IF NOT USE LOOP AGAIN
16          ; *****
16 0007  CD 1B 04      LOOP:   CALL INIT_READ2
17 000A  D3 07        OUT (7H),A
18 000C  21 3C 60      LD  HL,603CH
19 000F  7E           LD  A,(HL)
20 0010  21 4C 60      LD  HL,604CH
21 0013  77           LD  (HL),A          ;SAVE USED BIT FOR RETURN
22 0014  21 00 60      LD  HL,6000H
23 0017  7E           LD  A,(HL)
24 0018  21 3C 60      LD  HL,603CH
25 001B  BE           CP  (HL)
26 001C  CA 07 00      JP  Z,LOOP
27
28          ; *****
29          ; HANDSET HAVE BEEN TURN ON AND NOW PROGRAM
30          ; CHECK BIT AND CONVERT BIT TO BINARY IN B
31          ; 00100000B = 0000110B = 06H
32          ; *****
33 001F  D3 07        TEST:  OUT (7H),A
34 0021  21 0B 60      LD  HL,600BH      ;ADDR:600BH FIRST TELEPHONE STORAGE
35 0024  77           LD  (HL),A
36
37 0025  06 01        LD  B,1H          ;CONVERT FIRST TEL. TO BINARY
38 0027  0E 08        LD  C,8H          ;SET ALL TELEPHONE ARE EIGHT
39 0029  CB 0F        NEXT:  RRC A        ;CHECK BIT IN CARRY
40 002B  D2 38 00      JP  NC,CHECK
41 002E  D3 05        OUT (5H),A
42 0030  04           INC  B            ;NEXT LINE
43 0031  0D           DEC  C            ;DECREMENT COUNTER TO CHECK
44 0032  C2 29 00      JP  NZ,NEXT
45 0035  C3 07 00      JP  LOOP
46
47          CHECK:
48          ; *****
49          ; THIS PART OF PROGRAM IS CHECK NUMBER OF
50          ; TEL. THAT CALL. IF RANGE OF NUMBER ARE

```

```

Line  Addr  Obj
51          ; 1-4 SET INITIAL VALUE OF SUM IS 81H AND
52          ; IF RANGE OF NUMBER ARE 5-8 INITIAL VALUE
53          ; ARE 83H AND SUM WITH REGISTER B IN NEXT
54          ; STEP
55          ; *****
56 0038  C5          PUSH BC
57 0039  78          LD  A,B
58 003A  21 31 60    LD  HL,6031H
59 003D  77          LD  (HL),A
60 003E  50          LD  D,B          ;FOR RETURN VALUE WHEN YOU WANT
61          ;CONNECT LINE WITH DTMF
62 003F  06 01        LD  B,1
63 0041  B8          CP  B
64 0042  CA 68 00    JP  Z,INIT_81H
65 0045  04          INC B
66 0046  B8          CP  B
67 0047  CA 68 00    JP  Z,INIT_81H
68 004A  04          INC B
69 004B  B8          CP  B
70 004C  CA 68 00    JP  Z,INIT_81H
71 004F  04          INC B
72 0050  B8          CP  B
73 0051  CA 68 00    JP  Z,INIT_81H
74 0054  04          INC B
75 0055  B8          CP  B
76 0056  CA 89 00    JP  Z,INIT_83H
77 0059  04          INC B
78 005A  B8          CP  B
79 005B  CA 89 00    JP  Z,INIT_83H
80 005E  04          INC B
81 005F  B8          CP  B
82 0060  CA 89 00    JP  Z,INIT_83H
83 0063  04          INC B
84 0064  B8          CP  B
85 0065  CA 89 00    JP  Z,INIT_83H
86          ; *****
87          ; THIS PART OF PROGRAM IS SETTING VALUE
88          ; OF DUAL,RINGBACK ,BUSY TONE AND
89          ; TURN OFF VALUE. THESE DATA HAVE BEEN
90          ; STORE IN ADDRESS OF MEMORY
91          ; *****
92          INIT_81H:
93 0068  3E 81        LD  A,81H          ;INITIAL VALUE OF DUAL TONE
94 006A  C1          POP BC
95 006B  80          ADD A,B
96 006C  21 18 60    LD  HL,6018H
97 006F  77          LD  (HL),A          ;SAVE DUAL TONE TO ADDRESS 6018H
98 0070  3E 91        LD  A,91H          ;INITIAL VALUE OF BUSY TONE
99 0072  80          ADD A,B
100 0073  23          INC HL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
101  0074  77          LD  (HL),A          ;SAVE BUSY TONE TO ADDRESS 6019H
102  0075  3E A1      LD  A,0A1H         ;INITIAL VALUE OF BUSY TONE
103  0077  80          ADD  A,B
104  0078  23          INC  HL
105  0079  77          LD  (HL),A
106  007A  3E B1      LD  A,0B1H
107  007C  80          ADD  A,B
108  007D  23          INC  HL
109  007E  77          LD  (HL),A
110  007F  21 36 60   LD  HL,6036H
111  0082  3E 02      LD  A,2H
112  0084  80          ADD  A,B
113  0085  77          LD  (HL),A
114  0086  C3 AA 00   JP  SEND_OUT
115
116  0089  3E 83      LD  A,83H          ;INITIAL VALUE OF DUAL TONE
117  008B  C1          POP  BC
118  008C  80          ADD  A,B
119  008D  21 18 60   LD  HL,6018H
120  0090  77          LD  (HL),A         ;SAVE DUAL TONE TO ADDRESS 6018H
121  0091  3E 93      LD  A,93H          ;INITIAL VALUE OF BUSY TONE
122  0093  80          ADD  A,B
123  0094  23          INC  HL
124  0095  77          LD  (HL),A         ;SAVE BUSY TONE TO ADDRESS 6019H
125  0096  3E A3      LD  A,0A3H         ;INITIAL VALUE OF RINGBACK TONE
126  0098  80          ADD  A,B
127  0099  23          INC  HL
128  009A  77          LD  (HL),A
129  009B  3E B3      LD  A,0B3H
130  009D  80          ADD  A,B
131  009E  23          INC  HL
132  009F  77          LD  (HL),A
133  00A0  21 36 60   LD  HL,6036H
134  00A3  3E 03      LD  A,3H
135  00A5  80          ADD  A,B
136  00A6  77          LD  (HL),A
137  00A7  C3 AA 00   JP  SEND_OUT
138
139          ; *****
140          ; SEND DUAL TONE TO INT. CALLING TEL.
141          ; *****
142          SEND_OUT:
143          LD  HL,6018H
144          LD  A,(HL)
145          OUT (4H),A
146          LD  HL,601BH
147          LD  A,(HL)
148          OUT (4H),A
149          READ_3: CALL READ_IN3
150          CALL CON_BIT
151          LD  HL,6032H ;BIT OF CALLING

```

เอกสารนี้เป็นเอกสารของบริษัทเอกชนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอัปเดต-90-เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
151  00BF  7E          LD  A,(HL)
152  00C0  47          LD  B,A
153  00C1  21 30 60    LD  HL,6030H          ;INPUT (3) BIT
154  00C4  7E          LD  A,(HL)
155  00C5  A0          AND  B
156  00C6  06 00      LD  B,0H
157  00C8  B8          CP   B
158  00C9  CA 00 00    JP  Z,START
159
160
161          ;*****
162          ;CHECK DTMF COUNTER :IS IT EQUAL ZERO ?
163          ;IF NOT ZERO PROGRAM WILL CHECK NUMBER
164          ;IF EQUAL 0 PROGRAM WILL BE LOOP
165          ;*****
165  00CC  DB 10      IN  A,(10H)          ;GET NUMBER OF COUNTER
166  00CE  06 0F      LD  B,0FH
167  00D0  A0          AND  B
168  00D1  06 00      LD  B,0
169  00D3  B8          CP   B
170  00D4  CA B6 00    JP  Z,READ_3
171  00D7  21 18 60    LD  HL,6018H
172  00DA  7E          LD  A,(HL)
173  00DB  06 7F      LD  B,7FH
174  00DD  A0          AND  B
175  00DE  D3 04      OUT (04H),A          ;OFF DUAL TONE
176  00E0  21 1A 60    LD  HL,601AH
177  00E3  7E          LD  A,(HL)
178  00E4  A0          AND  B
179  00E5  D3 04      OUT (04H),A          ;DISCONNECT DTMF WITH INTERNAL LINE
180  00E7  DB 06      LOOPA: IN  A,(06H)          ;READ DTMF OUTPUT D0-D4
181  00E9  06 0F      LD  B,0FH          ;RESET D4-D7
182  00EB  A0          AND  B
183  00EC  21 0A 60    LD  HL,600AH          ;ADDR:600AH STORAGE SECOND NO.
184  00EF  77          LD  (HL),A
185
186          ;*****
187          ;* CONVERT BINARY TO BIT
188          ;* SEQUENCE
189          ;*****
189  00F0  06 01      LD  B,1H
190  00F2  0E 01      LD  C,1H
191  00F4  B8          CP   B
192  00F5  CA 29 01    JP  Z,CONVERT2
193  00F8  04          INC  B
194  00F9  0E 02      LD  C,2H
195  00FB  B8          CP   B
196  00FC  CA 29 01    JP  Z,CONVERT2
197  00FF  0E 04      LD  C,4H
198  0101  04          INC  B
199  0102  B8          CP   B
200  0103  CA 29 01    JP  Z,CONVERT2

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับการใช้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องแจ้งเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Line	Addr	Obj			
201	0106	0E 08	LD	C,8H	
202	0108	04	INC	B	
203	0109	B8	CP	B	
204	010A	CA 29 01	JP	Z, CONVERT2	
205	010D	0E 10	LD	C,10H	
206	010F	04	INC	B	
207	0110	B8	CP	B	
208	0111	CA 3E 01	JP	Z, CONVERT3	
209	0114	0E 20	LD	C,20H	
210	0116	04	INC	B	
211	0117	B8	CP	B	
212	0118	CA 3E 01	JP	Z, CONVERT3	
213	011B	0E 40	LD	C,40H	
214	011D	04	INC	B	
215	011E	B8	CP	B	
216	011F	CA 3E 01	JP	Z, CONVERT3	
217	0122	0E 80	LD	C,80H	
218	0124	04	INC	B	
219	0125	B8	CP	B	
220	0126	CA 3E 01	JP	Z, CONVERT3	
221	0129	79	CONVERT2: LD	A,C	
222	012A	D3 02	OUT	(02H),A	
223	012C	21 33 60	LD	HL,6033H	
224	012F	77	LD	(HL),A	
225	0130	21 0A 60	LD	HL,600AH	
226	0133	7E	LD	A,(HL)	
227	0134	06 02	LD	B,2H	
228	0136	80	ADD	A,B	
229	0137	21 37 60	LD	HL,6037H	
230	013A	77	LD	(HL),A	
231	013B	C3 53 01	JP	CONT1	
232	013E	79	CONVERT3:LD	A,C	
233	013F	D3 03	OUT	(03H),A	
234	0141	21 33 60	LD	HL,6033H	
235	0144	77	LD	(HL),A	
236	0145	21 0A 60	LD	HL,600AH	
237	0148	7E	LD	A,(HL)	
238	0149	06 03	LD	B,3H	
239	014B	80	ADD	A,B	
240	014C	21 37 60	LD	HL,6037H	
241	014F	77	LD	(HL),A	
242	0150	C3 53 01	JP	CONT1	
243			CONT1:		
244	0153	21 07 60	LD	HL,6007H	;ADDR: STORAGE BIT (LINE) CALLED
245	0156	71	LD	(HL),C	;SAVE VALUE IN ADDR:6007H
246	0157	D3 02	OUT	(02H),A	;RINGING TONE TO SECOND SUBSCRIBER
247	0159	21 1A 60	LD	HL,601AH	
248	015C	7E	LD	A,(HL)	;CONNECT RING BACK TONE TO
249					;FIRST SUBSCRIBER
250	015D	D3 04	OUT	(04H),A	

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเอกสารที่วางเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
251                                     ;*****
252                                     ; CHECK CALLING SUBSCRIBER IS STILL TURN
253                                     ; ON ?
254                                     ;*****
255 015F CD 3A 04 READ_4: CALL READ_IN3
256 0162 CD 56 04 CALL CON_BIT
257 0165 21 32 60 LD HL,6032H ;BIT OF CALLING
258 0168 7E LD A,(HL)
259 0169 47 LD B,A
260 016A 21 30 60 LD HL,6030H ;INPUT (3) BIT
261 016D 7E LD A,(HL)
262 016E A0 AND B
263 016F 06 00 LD B,0H
264 0171 B8 CP B
265 0172 CA 8A 01 JP Z,CLR_SIG
266                                     ;*****
267                                     ;CHECK CALLED SUBSCRIBER . IS IT TURN ON ?
268                                     ;*****
269 0175 21 33 60 LD HL,6033H
270 0178 7E LD A,(HL)
271 0179 D3 30 OUT (30H),A
272 017B 47 LD B,A
273 017C 21 30 60 LD HL,6030H
274 017F 7E LD A,(HL)
275 0180 A0 AND B
276 0181 06 00 LD B,0
277 0183 B8 CP B
278 0184 C2 9F 01 JP NZ,CONN2
279 0187 C3 5F 01 JP READ_4
280
281                                     ;*****
282                                     ;SUBROUTINE CLR_SIG: WILL CANCEL
283                                     ; 1 CLEAR RINGING OF LINE
284                                     ; 2 CLEAR RINGBACK TONE
285                                     ; 3 CLEAR DTMF COUNTER
286 CLR_SIG:
287 018A 3E 00 LD A,0H
288 018C D3 07 OUT (7H),A
289 018E D3 02 OUT (2H),A
290 0190 D3 03 OUT (3H),A
291 0192 21 1A 60 LD HL,601AH
292 0195 7E LD A,(HL)
293 0196 06 7F LD B,7FH
294 0198 A0 AND B
295 0199 D3 04 OUT (4H),A
296 019B C3 07 00 JP LOOP
297 019E 76 HALT
298
299 CONN2:
300                                     ;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประกอบการดำเนินงานด้านเทคโนโลยีสารสนเทศและการสื่อสาร

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
301                ; IF EQUAL TO .. CANCEL THIS CALLING
302                ;*****
303  019F  21 33 60          LD  HL,6033H
304  01A2  7E                LD  A,(HL)
305  01A3  47                LD  B,A
306  01A4  CD 3A 04        CALL READ_IN3
307  01A7  CD 56 04        CALL CON_BIT
308  01AA  21 32 60          LD  HL,6032H
309  01AD  7E                LD  A,(HL)
310  01AE  A0                AND  B
311  01AF  B8                CP   B
312  01B0  C2 C5 01        JP   NZ,CONN3
313  01B3  CD 6E 04        CALL CANCEL_1
314  01B6  CD 8C 04        CALL DELAY_T1
315  01B9  21 19 60          LD  HL,6019H
316  01BC  7E                LD  A,(HL)
317  01BD  06 7F          LD  B,7FH
318  01BF  A0                AND  B
319  01C0  D3 04          OUT (4H),A
320
321  01C2  C3 07 00        JP   LOOP
322  CONN3:
323
324                ;*****
325                ;* OFF RINGING TONE AND RING BACK TONE *
326                ;*****
327  01C5  D3 05          OUT (05H),A
328  01C7  3E 00          LD  A,0H
329  01C9  D3 03          OUT (03H),A
330  01CB  D3 02          OUT (02H),A
331                ;*****
332                ;* CONNECT LINE BETWEEN FIRST SUBCRIBER *
333                ;* AND SECOND SUBCRIBER *
334                ;*****
335  01CD  21 34 60          LD  HL,6034H
336  01D0  7E                LD  A,(HL)
337  01D1  06 00          LD  B,0H
338  01D3  B8                CP   B
339  01D4  CA C4 02        JP  Z,PASS_CON
340
341  01D7  21 35 60          LD  HL,6035H
342  01DA  7E                LD  A,(HL)
343  01DB  06 01          LD  B,1H
344  01DD  A0                AND  B
345  01DE  B8                CP   B
346  01DF  C2 FD 01        JP  NZ,PATH_1
347
348  01E2  7E                LD  A,(HL)
349  01E3  06 01          LD  B,1H
350  01E5  A0                AND  B

```

TURBO80. Z-80 Assembler Ver 1.00

Line	Addr	Obj	
351	01E6	B8	CP B
352	01E7	C2 28 02	JP NZ,PATH_2
353			
354	01EA	7E	LD A, (HL)
355	01EB	06 01	LD B,1H
356	01ED	A0	AND B
357	01EE	B8	CP B
358	01EF	C2 53 02	JP NZ,PATH_3
359	01F2	7E	LD A, (HL)
360	01F3	06 01	LD B,1H
361	01F5	A0	AND B
362	01F6	B8	CP B
363	01F7	C2 7E 02	JP NZ,PATH_4
364	01FA	C3 07 00	JP LOOP
365	01FD	21 35 60	PATH_1: LD HL,6035H
366	0200	CB C6	SET 0, (HL)
367	0202	21 32 60	LD HL,6032H
368	0205	B6	OR (HL)
369	0206	23	INC HL
370	0207	B6	OR (HL)
371	0208	21 38 60	LD HL,6038H
372	020B	77	LD (HL),A
373	020C	21 3C 60	LD HL,603CH
374	020F	B6	OR (HL)
375	0210	77	LD (HL),A
376	0211	21 36 60	LD HL,6036H
377	0214	7E	LD A, (HL)
378	0215	06 C0	LD B,0COH
379	0217	80	ADD A,B
380	0218	21 3D 60	LD HL,603DH
381	021B	77	LD (HL),A
382	021C	21 37 60	LD HL,6037H
383	021F	7E	LD A, (HL)
384	0220	80	ADD A,B
385	0221	21 3E 60	LD HL,603EH
386	0224	77	LD (HL),A
387	0225	C3 A9 02	JP CON_LI
388	0228	21 35 60	PATH_2: LD HL,6035H
389	022B	CB CE	SET 1, (HL)
390	022D	21 32 60	LD HL,6032H
391	0230	B6	OR (HL)
392	0231	23	INC HL
393	0232	B6	OR (HL)
394	0233	21 39 60	LD HL,6039H
395	0236	77	LD (HL),A
396	0237	21 3C 60	LD HL,603CH
397	023A	B6	OR (HL)
398	023B	77	LD (HL),A
399	023C	06 D0	LD B,ODOH
400	023E	21 36 60	LD HL,6036H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้อง -95- ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Line	Addr	Obj	
401	0241	7E	LD A, (HL)
402	0242	80	ADD A,B
403	0243	21 3F 60	LD HL,603FH
404	0246	77	LD (HL),A
405	0247	21 37 60	LD HL,6037H
406	024A	7E	LD A, (HL)
407	024B	80	ADD A,B
408	024C	21 40 60	LD HL,6040H
409	024F	77	LD (HL),A
410	0250	C3 A9 02	JP CON_LI
411			
412	0253	21 35 60	PATH_3: LD HL,6035H
413	0256	CB D6	SET 2, (HL)
414	0258	21 32 60	LD HL,6032H
415	025B	B6	OR (HL)
416	025C	23	INC HL
417	025D	B6	OR (HL)
418	025E	21 3A 60	LD HL,603AH
419	0261	77	LD (HL),A
420	0262	21 3C 60	LD HL,603CH
421	0265	B6	OR (HL)
422	0266	77	LD (HL),A
423	0267	06 E0	LD B,OE0H
424	0269	21 36 60	LD HL,6036H
425	026C	7E	LD A, (HL)
426	026D	80	ADD A,B
427	026E	21 41 60	LD HL,6041H
428	0271	77	LD (HL),A
429	0272	21 37 60	LD HL,6037H
430	0275	7E	LD A, (HL)
431	0276	80	ADD A,B
432	0277	21 42 60	LD HL,6042H
433	027A	77	LD (HL),A
434	027B	C3 A9 02	JP CON_LI
435			
436	027E	21 35 60	PATH_4: LD HL,6035H
437	0281	CB DE	SET 3, (HL)
438	0283	21 32 60	LD HL,6032H
439	0286	B6	OR (HL)
440	0287	23	INC HL
441	0288	B6	OR (HL)
442	0289	21 3B 60	LD HL,603BH
443	028C	77	LD (HL),A
444	028D	21 3C 60	LD HL,603CH
445	0290	B6	OR (HL)
446	0291	77	LD (HL),A
447	0292	06 F0	LD B,OF0H
448	0294	21 36 60	LD HL,6036H
449	0297	7E	LD A, (HL)
450	0298	80	ADD A,B

เอกสารนี้เป็นเอกสารของบริษัทเอกชนที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

```

Line  Addr  Obj
451  0299  21 3D 60          LD HL,603DH
452  029C  77              LD (HL),A
453  029D  21 37 60          LD HL,6037H
454  02A0  7E              LD A,(HL)
455  02A1  80              ADD A,B
456  02A2  21 3E 60          LD HL,603EH
457  02A5  77              LD (HL),A
458  02A6  C3 A9 02        JP CON_LI
459
460
461  02A9  21 34 60          CON_LI: LD HL,6034H
462  02AC  7E              LD A,(HL)
463  02AD  3D              DEC A ;DECREMENT COUNTER OF PATH
464  02AE  77              LD (HL),A
465  02AF  21 36 60          LD HL,6036H
466  02B2  7E              LD A,(HL)
467  02B3  80              ADD A,B
468  02B4  D3 04          OUT (4H),A
469  02B6  23              INC HL
470  02B7  7E              LD A,(HL)
471  02B8  80              ADD A,B
472  02B9  D3 04          OUT (4H),A
473  02BB  21 38 60          LD HL,6038H
474  02BE  7E              LD A,(HL)
475  02BF  D3 30          OUT (30H),A
476
477  02C1  C3 CB 04        JP STEP2
478  ;*****
479  ; SET
480  02C4  C3 07 00        PASS_CON: JP LOOP
481
482  02C7  7A              LD A,D ;LOAD FIRST SUBSCRIBER IN A
483  02C8  06 7A          LD B,7AH ;SET INITIAL VALUE FOR CONNECT LINE
484  02CA  80              ADD A,B ;SET VALUE FOR CONNECT
485  02CB  D3 04          OUT (04H),A ;CONNECT FIRST LINE WITH INTERNAL PATH
486  02CD  21 0A 60        LD HL,600AH
487  02D0  7E              LD A,(HL) ;LOAD SECOND TEL. IN ACCUMULATOR
488  02D1  23              INC HL
489  02D2  77              LD (HL),A
490  02D3  AF              XOR A
491  02D4  ED 6F          RLD
492  02D6  7E              LD A,(HL)
493  02D7  80              ADD A,B
494  02D8  D3 04          OUT (04H),A
495  02DA  7B              LD A,E ;SET FIRST HANDSET USED
496  02DB  CD FC 02        CALL SET_HAND
497  02DE  21 0A 60        LD HL,600AH ;SET SECOND HANDSET USED
498  02E1  7E              LD A,(HL)
499  02E2  CD FC 02        CALL SET_HAND
500  02E5  21 21 60        CHK_LOOP: LD HL,6021H ;SET ADDR:6021H STORAGE NEW STATUS OF

```

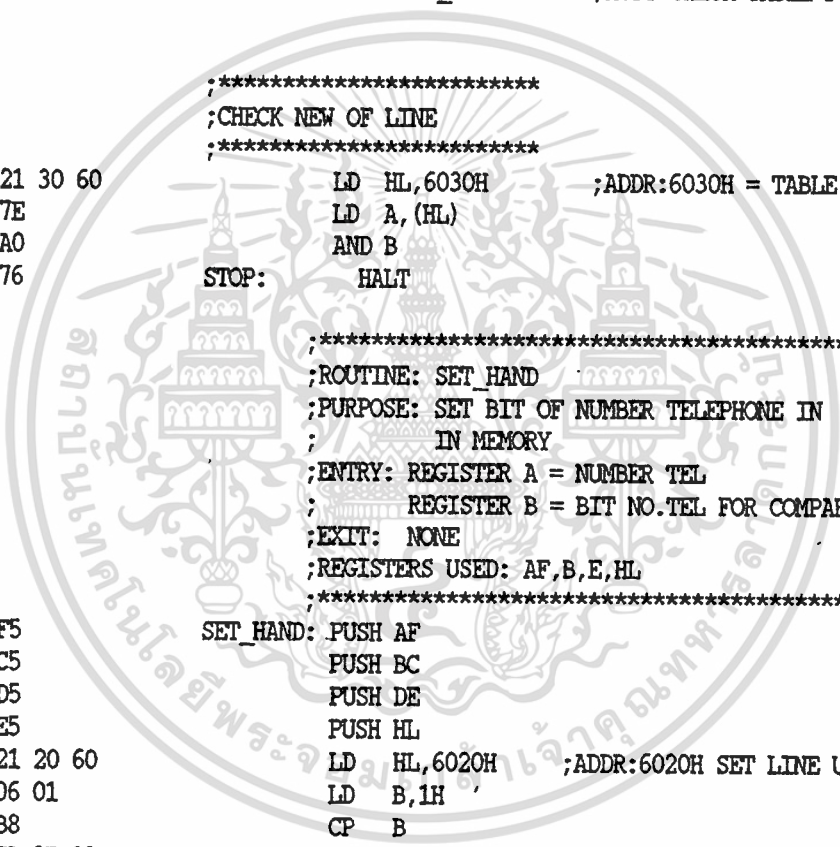
เอกสารนี้เป็นเอกสารสงวนไว้สำหรับใช้ภายในเท่านั้น

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
501  02E8  CD 5C 03          CALL READ_HAND      ;LINE
502  02EB  2F                CPL
503  02EC  47                LD  B,A
504  02ED  2B                DEC HL              ;LOAD ADDR:6020H =TABLE FOR SET LINE USED
505  02EE  7E                LD  A,(HL)
506  02EF  B8                CP  B              ;COMPARE BETWEEN TWO VALUE
507  02F0  CA E5 02          JP  Z,CHK_LOOP     ;ARE EQUAL ?
508  02F3  CD 6A 03          CALL CHK_TAB1     ;MUST CHECK TABLE FOR USE PATH
509
510
511
512          ;*****
513          ;CHECK NEW OF LINE
514          ;*****
514  02F6  21 30 60          LD  HL,6030H      ;ADDR:6030H = TABLE PATH #1
515  02F9  7E                LD  A,(HL)
516  02FA  A0                AND B
517  02FB  76                STOP: HALT
518
519          ;*****
520          ;ROUTINE: SET_HAND
521          ;PURPOSE: SET BIT OF NUMBER TELEPHONE IN
522          ;          IN MEMORY
523          ;ENTRY: REGISTER A = NUMBER TEL
524          ;          REGISTER B = BIT NO.TEL FOR COMPARE
525          ;EXIT: NONE
526          ;REGISTERS USED: AF,B,E,HL
527          ;*****
528  02FC  F5                SET_HAND: PUSH AF
529  02FD  C5                PUSH BC
530  02FE  D5                PUSH DE
531  02FF  E5                PUSH HL
532  0300  21 20 60          LD  HL,6020H      ;ADDR:6020H SET LINE USED
533  0303  06 01          LD  B,1H
534  0305  B8                CP  B
535  0306  CA 2F 03          JP  Z,H0
536  0309  04                INC B
537  030A  B8                CP  B
538  030B  CA 34 03          JP  Z,H1
539  030E  04                INC B
540  030F  B8                CP  B
541  0310  CA 39 03          JP  Z,H2
542  0313  04                INC B
543  0314  B8                CP  B
544  0315  CA 3E 03          JP  Z,H3
545  0318  04                INC B
546  0319  B8                CP  B
547  031A  CA 43 03          JP  Z,H4
548  031D  04                INC B
549  031E  B8                CP  B
550  031F  CA 48 03          JP  Z,H5

```



เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต่อ-98-ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
551  0322  04          INC  B
552  0323  B8          CP   B
553  0324  CA 4D 03    JP   Z,H6
554  0327  04          INC  B
555  0328  B8          CP   B
556  0329  CA 52 03    JP   Z,H7
557  032C  C3 57 03    JP   EXH
558  032F  CB C6      H0:   SET  0, (HL)
559  0331  C3 57 03    JP   EXH
560  0334  CB CE      H1:   SET  1, (HL)
561  0336  C3 57 03    JP   EXH
562  0339  CB D6      H2:   SET  2, (HL)
563  033B  C3 57 03    JP   EXH
564  033E  CB DE      H3:   SET  3, (HL)
565  0340  C3 57 03    JP   EXH
566  0343  CB E6      H4:   SET  4, (HL)
567  0345  C3 57 03    JP   EXH
568  0348  CB EE      H5:   SET  5, (HL)
569  034A  C3 57 03    JP   EXH
570  034D  CB F6      H6:   SET  6, (HL)
571  034F  C3 57 03    JP   EXH
572  0352  CB FE      H7:   SET  7, (HL)
573  0354  C3 57 03    JP   EXH
574  0357  E1        EXH:  POP  HL
575  0358  D1        POP  DE
576  0359  C1        POP  BC
577  035A  F1        POP  AF
578  035B  C9        RET
579
580          ;*****
581          ;ROUTINE: READ_HAND
582          ;PURPOSE: READ STATUS OF LINE TO CHECK ONCE
583          ;ENTRY:
584          ;EXIT:
585          ;REGISTERS USED:
586          ;*****
587  035C  DB 20      READ_HAND: IN  A, (20H)
588  035E  06 0F      LD  B,0FH
589  0360  A0        AND  B
590  0361  77        LD  (HL),A
591  0362  DB 01      IN  A, (01H)
592  0364  06 F0      LD  B,0F0H
593  0366  A0        AND  B
594  0367  86        ADD  A, (HL)
595  0368  77        LD  (HL),A
596  0369  C9        RET
597
598          ;*****
599          ;ROUTINE: CHK_TABLE_USE_OF_PATH 1- 4
600          ;PURPOSE: CHECK STATUS OF PATH 1-4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ทางการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตัว 99- ถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
601                ;EXIT:
602                ;REGISTER USED:
603                ;*****
604                CHK_TAB1:
605                ;REMARK  MUST SET COUNTER OF USE PATH = CONNECT LINE
606                ;        FOR CHECK AFTER
607                ;CHECK:  PATH #1 USE ?
608  036A  21 00 64      LD HL,6400H      ;ADDR 6400H SET PATH_CHECK
609  036D  7E          LD A,(HL)
610  036E  06 00      LD B,0H
611  0370  B8          CP B            ;TABLE USED?
612  0371  CA A8 03    JP Z,PASS_P4   ;TO PASS IF TABLE NOT SET
613  0374  CB 3F      SRL A          ;PATH #1 USED ?
614  0376  D2 81 03    JP NC,PASS_P1
615  0379  21 00 65      LD HL,6500H
616  037C  0E FE      LD C,0FEH
617  037E  CD A9 03    CALL CHK_PATH
618  0381  CB 3F      PASS_P1: SRL A      ;PATH #2 USED ?
619  0383  D2 8E 03    JP NC,PASS_P2
620  0386  21 03 65      LD HL,6503H
621  0389  0E FD      LD C,0FDH
622  038B  CD A9 03    CALL CHK_PATH
623  038E  CB 3F      PASS_P2: SRL A      ;PATH #3 USED ?
624  0390  D2 9B 03    JP NC,PASS_P3
625  0393  21 07 65      LD HL,6507H
626  0396  0E FB      LD C,0FBH      ;A=10,B=11,C=12,D=13,E=14
627  0398  CD A9 03    CALL CHK_PATH
628  039B  CB 3F      PASS_P3: SRL A      ;PATH #4 USED ?
629  039D  D2 A8 03    JP NC,PASS_P4
630  03A0  21 0A 65      LD HL,650AH
631  03A3  0E F7      LD C,0F7H
632  03A5  CD A9 03    CALL CHK_PATH
633
634  03A8  C9          PASS_P4: RET
635                ;*****
636                ;*****
637                ;ROUTINE: TEST TABLE SET PATH
638                ;PURPOSE: CHECK ON-OFF OF LINE
639                ;ENTRY
640                ;EXIT:
641                ;REGISTER USED: AF,HL
642                ;*****
643                CHK_PATH:
644  03A9  F5          PUSH AF
645  03AA  C5          PUSH BC
646  03AB  E5          PUSH HL
647  03AC  7E          LD A,(HL)
648  03AD  06 00      LD B,0H
649  03AF  B8          CP B            ;PATH #1 EQUAL OOH ?
650  03B0  C2 B6 03      JP NZ,TEST1    ;NOT EQU OOH =>IT USED THEN JUMP

```

เอกสารนี้เป็นลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
651  03B3  C3 D9 03          JP  DEC1          ;EXIT AND DECREMENT COUNTER
652  03B6  78          TEST1: LD  A,B
653  03B7  21 21 60          LD  HL,6021H
654  03BA  7E          LD  A,(HL)
655  03BB  A0          AND  B
656  03BC  B8          CP   B           ;CHECK CANCEL OF LINE CONNECT
657  03BD  CA DF 03          JP  Z,EXIT_CHK  ;IF NO JUMP EXIT AND NOT DECREMENT
658                                ;COUNTER
659  03C0  21 01 65          LD  HL,6501H    ;DISCONNECT LINE #1
660  03C3  7E          LD  A,(HL)
661  03C4  D3 04          OUT (04H),A
662  03C6  23          INC  HL
663  03C7  7E          LD  A,(HL)
664  03C8  D3 04          OUT (04H),A    ;DISCONNECT LINE #12
665                                ;*****
666                                ;WHEN DISCONNECT LINE ARE FINISHED MUST BE FOLLOWING
667                                ;1. RESET TABLE BIT OF PATH (1-4)
668                                ;2. RESET LINE CONNECT PATH TABLE
669                                ;3. RESET USED BIT TABLE (1-8 OF LINE)
670                                ;4. RESET NEW VALUE IN 6021H
671                                ;AND DECREMENT COUNTER OF PATH USED  ADDR:6450H
672                                ;*****
673                                ;RESET (3)
674  03CA  78          LD  A,B
675  03CB  2F          CPL
676  03CC  47          LD  B,A
677                                ; LD  SET_BIT_
678  03CD  7E          LD  A,(HL)
679  03CE  A0          AND  B           ;RESET BIT USE
680  03CF  77          LD  (HL),A
681                                ;RESET (1)
682                                ; LD  HL,ADDR(1)
683  03D0  7E          LD  A,(HL)
684  03D1  A1          AND  C
685  03D2  77          LD  (HL),A
686  03D3  21 21 60          LD  HL,6021H    ;RESET BIT OF LINE ON THE NEW VALUE
687  03D6  7E          LD  A,(HL)
688  03D7  A0          AND  B
689  03D8  77          LD  (HL),A      ;SAVE IN ADDR:6021H
690  03D9  21 50 64          DEC1: LD  HL,6450H   ;SET ADDR:6450H = COUNTER OF PATH
691  03DC  7E          LD  A,(HL)
692  03DD  3D          DEC  A          ;DECREMENT COUNTER OF PATH USED
693  03DE  77          LD  (HL),A      ;RESTORE IN ADDR:6450H
694                                EXIT_CHK:
695  03DF  E1          POP  HL
696  03E0  C1          POP  BC
697  03E1  F1          POP  AF
698  03E2  C9          RET
699  03E3  FD 21 00 68      INIT_IN: LD  IY,6800H ;SET STACK POINTER EQU 6800H
700  03E7  FD F9          LD  SP,IY

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเอกสารเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ 101-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
701  03E9  3E 00          LD A,0H          ;USE ACCUMULATOR TO CLEAR DATA
702  03EB  DD 21 00 60    LD IX,6000H
703  03EF  DD 77 07          LD (IX+7),A
704  03F2  DD 77 20          LD (IX+20H),A    ;CLEAR STATUS OF LINE
705  03F5  D3 30          OUT (30H),A      ;Clear Display At PORT 30H
706  03F7  D3 03          OUT (03H),A      ;Clear Ringing Port No.1-4
707  03F9  D3 02          OUT (02H),A      ;Clear Ringing Port no.5-8
708  03FB  D3 05          OUT (05H),A      ;Clear SWNW.M093
709  03FD  D3 07          OUT (07H),A      ;Reset DTMF Counter
710  03FF  21 3C 60    LD HL,603CH      ;ADDRESS BITS OF LINE USED
711  0402  77          LD (HL),A        ;SET VALUE EQUAL TO 0 (NOT USED)
712  0403  21 35 60    LD HL,6035H      ;ADDRESS OF BITS USED PATH
713  0406  77          LD (HL),A        ;SET VALUE EQUAL TO 0 (NOT USED)
714  0407  2B          DEC HL           ;ADDRESS TOTAL OF PATH USED
715  0408  3E 04          LD A,4H
716  040A  77          LD (HL),A
717  040B  C9          RET
718          ;CHK_COUNT:
719  040C  3E 07    LOOPZ: LD A,7H
720  040E  D3 30    OUT (30H),A
721  0410  DB 10    IN A,(10H)      ;GET NUMBER OF COUNTER
722  0412  06 0F    LD B,0FH
723  0414  A0          AND B
724  0415  06 00    LD B,0
725  0417  B8          CP B
726  0418  28 F2    JR Z,LOOPZ
727  041A  C9          RET
728          INIT_READ2:
729
730          ; *****
731          ; READ LINE CIRCUIT 1-8 FROM INPUT PORT 20H AND 01H
732          ; AND CHECK IT TURN ON IF NOT USE LOOP AGAIN
733          ; *****
734  041B  DB 20    LOOP1: IN A,(20H) ;Read Handset From Input
735          ;Port No.00H
736  041D  3E 0F    LD A,0FH
737  041F  06 0F    LD B,0FH        ;CLEAR D4-D7
738  0421  A0          AND B
739  0422  21 00 60  LD HL,6000H      ;SAVE ADDR:6000H
740  0425  77          LD (HL),A
741  0426  DB 01    IN A,(01H)      ;READ INPUT PORT 01H
742  0428  06 F0    LD B,0F0H       ;CLEAR D0-D3
743  042A  A0          AND B
744  042B  86          ADD A,(HL)      ;ADD D0-D7
745  042C  77          LD (HL),A
746  042D  06 FF    LD B,0FFH
747  042F  B8          CP B
748  0430  CA 1B 04  JP Z,LOOP1      ;HANDSETS ARE TURN ON ?
749
750

```

๗๕๐ นี้เป็นเอกสารที่สงวนไว้สำหรับ ***** TEST-2 ***** ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  .Obj
751  0433  F5          PUSH AF
752  0434  3E 02      LD A,2
753  0436  D3 30      OUT (30H),A
754  0438  F1          POP AF
755                ;*****
756  0439  C9          RET
757                READ_IN3:
758  043A  F5          PUSH AF
759  043B  C5          PUSH BC
760  043C  E5          PUSH HL
761  043D  DB 20      IN A, (20H)
762  043F  3E 0F      LD A,0FH
763  0441  06 0F      LD B,0FH
764  0443  A0          AND B
765  0444  21 30 60   LD HL,6030H
766  0447  77          LD (HL),A
767  0448  DB 01      IN A, (01H)
768  044A  06 F0      LD B,0FH
769  044C  A0          AND B
770  044D  47          LD B,A
771  044E  7E          LD A,(HL)
772  044F  80          ADD A,B
773  0450  2F          CPL
774  0451  77          LD (HL),A
775  0452  E1          POP HL
776  0453  C1          POP BC
777  0454  F1          POP AF
778  0455  C9          RET
779                ;*****
780                ; Subrutine Convert binary to bit
781                ;*****
782                CON_BIT:
783  0456  F5          PUSH AF
784  0457  C5          PUSH BC
785  0458  E5          PUSH HL
786  0459  21 31 60   LD HL,6031H
787  045C  7E          LD A,(HL)
788  045D  47          LD B,A
789  045E  05          DEC B
790  045F  D3 30      OUT (30H),A
791  0461  3E 01      LD A,1H
792  0463  17          LOOPX: RLA
793  0464  10 FD      DJNZ LOOPX
794  0466  23          INC HL
795  0467  77          LD (HL),A
796  0468  D3 30      OUT (30H),A
797  046A  E1          POP HL
798  046B  C1          POP BC
799  046C  F1          POP AF
800  046D  C9          RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
801
802          ;*****
803          ;SUBROUTINE CANCEL_1: WILL CANCEL
804          ;      1 CLEAR RINGING OF LINE
805          ;      2 CLEAR RINGBACK TONE
806          ;      3 CLEAR DTMF COUNTER
807          ;      4 CONNECT BUSY TONE
808          CANCEL_1:
809 046E  F5          PUSH AF
810 046F  C5          PUSH BC
811 0470  E5          PUSH HL
812 0471  3E 00        LD  A,0H
813 0473  D3 07        OUT (7H),A
814 0475  D3 02        OUT (2H),A
815 0477  D3 03        OUT (3H),A
816 0479  21 1A 60    LD  HL,601AH
817 047C  7E          LD  A,(HL)
818 047D  06 7F        LD  B,7FH
819 047F  A0          AND B
820 0480  D3 04        OUT (4H),A
821 0482  21 19 60    LD  HL,6019H
822 0485  7E          LD  A,(HL)
823 0486  D3 04        OUT (4H),A
824 0488  E1          POP HL
825 0489  C1          POP BC
826 048A  F1          POP AF
827 048B  C9          RET
828          ;*****
829          ; SUBROUTINE:TIME DELAY1,2,3
830          ; USE FOR DELAY ANY TIME WHEN YOU
831          ; WANT TO SEND SIGNAL TO LINE AND
832          ; BACK TO NEW STATUS
833          ;*****
834          DELAY_T1:
835 048C  F5          PUSH AF
836 048D  C5          PUSH BC
837 048E  E5          PUSH HL
838 048F  3E FF        LD  A,OFFH
839 0491  F5          ;LOOPT_1: PUSH AF
840 0492  C5          PUSH BC
841 0493  E5          PUSH HL
842 0494  21 32 60    LD  HL,6032H
843 0497  7E          LD  A,(HL)
844 0498  47          LD  B,A
845 0499  CD 3A 04    CALL READ_IN3
846
847 049C  21 30 60    LD  HL,6030H
848 049F  7E          LD  A,(HL)
849 04A0  A0          AND B
850 04A1  B8          CP  B

```

```

Line  Addr  Obj
851  04A2  C2 AF 04          JP  NZ,EXITL
852  04A5  E1                POP  HL
853  04A6  C1                POP  BC
854  04A7  F1                POP  AF
855
856  04A8  CD B3 04          CALL DELAY_2
857  04AB  3D                DEC  A
858  04AC  C2 91 04          JP  NZ,LOPT2_1
859  04AF  E1                EXITL: POP HL
860  04B0  C1                POP  BC
861  04B1  F1                POP  AF
862  04B2  C9                RET
863  04B3  F5                DELAY_2: PUSH AF
864  04B4  3E FF            LD  A,OFFH
865  04B6  CD BF 04          LOOPT2: CALL DELAY_3
866  04B9  3D                DEC  A
867  04BA  C2 B6 04          JP  NZ,LOPT2
868  04BD  F1                POP  AF
869  04BE  C9                RET
870  04BF  F5                DELAY_3: PUSH AF
871  04C0  3E OF            LD  A,OFH
872  04C2  3D                LOOPT3: DEC A
873  04C3  C2 C2 04          JP  NZ,LOPT3
874  04C6  F1                POP  AF
875  04C7  C9                RET
876
877  04C8  C3 07 00          EXT_CHK: JP LOOP
878  04CB  CD 1B 04          STEP2:  CALL INIT_READ2
879  04CE  21 3C 60          LD  HL,603CH
880  04D1  7E                LD  A,(HL)
881  04D2  21 4C 60          LD  HL,604CH
882  04D5  77                LD  (HL),A ;SAVE USED BIT FOR RETURN
883  04D6  21 00 60          LD  HL,6000H
884  04D9  7E                LD  A,(HL)
885  04DA  2F                CPL
886  04DB  21 3C 60          LD  HL,603CH
887  04DE  BE                CP  (HL)
888  04DF  CA CB 04          JP  Z,STEP2
889
890
891
892                ; *****
893                ; AFTER CHECK INPUT AND TABLE OF BITS USED
894                ; AND FOUND DIFFERENCE OF BIT
895                ; PROGRAME WILL BE CHECK
896                ; 1. CANCEL OF LINE
897                ; 2. CALLING OF LINE
898                ; *****
899  04E2  21 38 60          CHK_PATH1: LD  HL,6038H ;ADDRESS PATH USED OF 2 LINE
900  04E5  A6                AND  (HL)

```

เอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Line	Addr	Obj	
901	04E6	BE	CP (HL)
902	04E7	CA 02 05	JP Z,CHK_PATH2
903	04EA	E5	PUSH HL
904	04EB	21 3D 60	LD HL,603DH
905	04EE	CD 77 05	CALL CANCEL_L ;CANCEL TWO LINE
906	04F1	21 38 60	LD HL,6038H
907	04F4	7E	LD A,(HL)
908	04F5	2F	CPL
909	04F6	21 3C 60	LD HL,603CH
910	04F9	A6	AND (HL)
911	04FA	77	LD (HL),A
912	04FB	21 38 60	LD HL,6038H
913	04FE	3E 00	LD A,0H
914	0500	77	LD (HL),A
915	0501	E1	POP HL
916			CHK_PATH2:
917	0502	23	INC HL
918	0503	A6	AND (HL)
919	0504	BE	CP (HL)
920	0505	CA 20 05	JP Z,CHK_PATH3
921	0508	E5	PUSH HL
922	0509	21 3F 60	LD HL,603FH
923	050C	CD 77 05	CALL CANCEL_L ;CANCEL TWO LINE
924	050F	21 39 60	LD HL,6039H
925	0512	7E	LD A,(HL)
926	0513	2F	CPL
927	0514	21 3C 60	LD HL,603CH
928	0517	A6	AND (HL)
929	0518	77	LD (HL),A
930	0519	21 39 60	LD HL,6039H
931	051C	3E 00	LD A,0H
932	051E	77	LD (HL),A
933	051F	E1	POP HL
934	0520	23	CHK_PATH3: INC HL
935	0521	A6	AND (HL)
936	0522	BE	CP (HL)
937	0523	CA 3E 05	JP Z,CHK_PATH4
938	0526	E5	PUSH HL
939	0527	21 41 60	LD HL,6041H
940	052A	CD 77 05	CALL CANCEL_L ;CANCEL TWO LINE
941	052D	21 3A 60	LD HL,603AH
942	0530	7E	LD A,(HL)
943	0531	2F	CPL
944	0532	21 3C 60	LD HL,603CH
945	0535	A6	AND (HL)
946	0536	77	LD (HL),A
947	0537	21 3A 60	LD HL,603AH
948	053A	3E 00	LD A,0H
949	053C	77	LD (HL),A
950	053D	E1	POP HL

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
951  053E  23          CHK_PATH4: INC HL
952  053F  A6          AND (HL)
953  0540  BE          CP (HL)
954  0541  CA 5C 05    JP Z,CHK_INC
955  0544  E5          PUSH HL
956  0545  21 43 60    LD HL,6043H
957  0548  CD 77 05    CALL CANCEL_L          ;CANCEL TWO LINE
958  054B  21 3B 60    LD HL,603BH
959  054E  7E          LD A,(HL)
960  054F  2F          CPL
961  0550  21 3C 60    LD HL,603CH
962  0553  A6          AND (HL)
963  0554  77          LD (HL),A
964  0555  21 3B 60    LD HL,603BH
965  0558  3E 00       LD A,0H
966  055A  77          LD (HL),A
967  055B  E1          POP HL
968  055C  21 4C 60    CHK_INC: LD HL,604CH
969  055F  7E          LD A,(HL)
970  0560  2F          CPL
971  0561  47          LD B,A
972  0562  21 00 60    LD HL,6000H
973  0565  7E          LD A,(HL)
974  0566  A0          AND B
975  0567  C5          PUSH BC
976  0568  06 00       LD B,0H
977  056A  B8          CP B
978  056B  CA 07 00    JP Z,LOOP
979  056E  C1          POP BC
980  056F  2F          CPL
981  0570  A0          AND B
982  0571  D3 30       OUT (30H),A
983                          ; HALT
984  0573  C3 1F 00    JP TEST
985
986
987                          ;CHK_EX_TAB:LD HL,6047H
988                          ; LD A,(HL)
989                          ; LD B,3H
990                          ; AND B
991                          ; LD B,0H
992                          ; CP B
993                          ; JP Z,CHK_INC
994                          ; LD HL,6000H
995                          ; LD B,1H
996                          ; LD A,(HL)
997                          ; AND B
998                          ; AND B
999                          ; JP Z,CHK_BIT1
1000                          ; LD HL,6000H

```

1000นี้เป็นเอกสารที่สงวนไว้สำหรับ;การใช้งาน;นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา - 107 - อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
1001          ;          LD  A, (HL)
1002          ;          LD  B, 2H
1003          ;          AND  B
1004          ;          AND  B
1005          ;          JP  Z, CHK_BIT2
1006          ;CHK_BIT1: LD  HL, 6000H
1007          ;          LD  A, (HL)
1008          ;          LD  HL, 6045H
1009          ;          AND  (HL)
1010          ;          CP   (HL)
1011          ;          JP  NZ, CANCEL_EXT
1012          ;CHK_BIT2: LD  HL, 6000H
1013          ;          LD  A, (HL)
1014          ;          LD  HL, 6046H
1015          ;          AND  (HL)
1016          ;          CP   (HL)
1017          ;          JP  NZ, CANCEL_EXT
1018
1019          ;CANCEL_EXT:
1020          ;          PUSH HL
1021          ;          LD   HL, 6043H
1022          ;          CALL CANCEL_L          ;CANCEL TWO LINE
1023          ;          LD   HL, 603BH
1024          ;          LD   A, (HL)
1025          ;          CPL
1026          ;          LD   HL, 603CH
1027          ;          AND  (HL)
1028          ;          LD   (HL), A
1029          ;          LD   HL, 603BH
1030          ;          LD   A, 0H
1031          ;          LD   (HL), A
1032          ;          POP  HL
1033          ;CHK_INC:  LD  HL, 604CH
1034          ;          LD  A, (HL)
1035          ;          CPL
1036          ;          LD  B, A
1037          ;          LD  HL, 6000H
1038          ;          LD  A, (HL)
1039          ;          AND  B
1040          ;          LD  B, 0H
1041          ;          CP   B
1042          ;          JP  Z, LOOP
1043  0576  76          HALT
1044
1045          ; *****
1046          ;  SUBROUTINE FOR CANCEL LINE
1047          ; *****
1048  0577  3E 7F      CANCEL_L: LD  A, 7FH
1049  0579  A6          AND  (HL)
1050  057A  D3 04      OUT  (4H), A

```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TURBO80. Z-80 Assembler Ver 1.00

Line	Addr	Obj	
1051	057C	3E 7F	LD A,7FH
1052	057E	23	INC HL
1053	057F	A6	AND (HL)
1054	0580	D3 04	OUT (4H),A
1055	0582	C9	RET
1056			
1057			
1058			
1059			
1060			
1061			
1062			END



TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
1
2          ;
3          ; TEST TRUNK CIRCUIT BY CONNECT LINE
4          ; 3-3-1992 ORIGINAL
5          ; PROGRAM BY MR.NIVET PONVANNASIRIVETCH
6          ;
7          ;***** CHECK CALLING SUBSCRIBER FROM EXTERNAL LINE ****
8
9 0000  FD 21 00 68  START: LD  IY,6800H
10 0004  FD F9          LD  SP,IY
11 0006  3E 00          LD  A,0H          ;SET 0 TO A FOR CLEAR STATUS
12 0008  D3 30          OUT (30H),A      ;CLEAR LED DISPLAY
13 000A  D3 05          OUT (5H),A       ;CLEAR SWNW.
14 000C  D3 50          OUT (50H),A      ;SET RELAY AT CHECK RINGING POINT
15 000E  D3 07          OUT (7H),A
16 0010  D3 02          OUT (2H),A
17 0012  D3 03          OUT (3H),A
18 0014  21 00 60      LD  HL,6000H
19 0017  77            LD  (HL),A
20 0018  21 0B 60      LD  HL,600BH
21 001B  77            LD  (HL),A      ;SET STATUS OF LINE
22 001C  DB 40          LOOP1: IN  A,(40H) ;READ DATA FROM EXTERNAL LINE
23 001E  06 03          LD  B,3H        ;SET EXT.1 AND EXT2. ARE HIGH :NOT CALL
24 0020  A0            AND  B          ;COMPARE EXT.LINE WITH REFERENCE
25 0021  B8            CP   B
26 0022  CA 1C 00      JP  Z,LOOP1
27 0025  2F            CPL
28 0026  A0            AND  B
29 0027  4F            LD  C,A        ;SAVE INPUT VALUE IN C
30 0028  21 0E 60      LD  HL,600EH
31 002B  77            LD  (HL),A
32          ;
33          ; CHECK STATUS BEFORE
34          ;
35 002C  D3 50          OUT (50H),A      ;PORT 50H =RELAY K1
36 002E  06 7F          LD  B,7FH
37          ;          OUT (30H),A
38          ;***** SEND DUAL TONE TO CALLING SUBSCRIBER ****
39 0030  80            ADD  A,B        ;SET FOR CONNECT DUAL TONE TO EXT.LINE
40 0031  F5            PUSH AF        ;SAVE AF FOR RINGBACK TONE
41          ;          LD  B,20H
42          ;          SUB  B
43 0032  D3 04          OUT (4H),A
44          ;          OUT (30H),A      ;INDICATE DATA FOR CONNECT DUAL TO EXT.
45 0034  F5            PUSH AF        ;SAVE DUAL TONE
46 0035  06 30          LD  B,30H
47 0037  80            ADD  A,B
48 0038  F5            PUSH AF        ;SAVE DTMF COUNTER
49 0039  D3 04          OUT (4H),A      ;CONNECT EXT.LINE TO DTMF
50          ;          OUT (30H),A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น การนำออกเผยแพร่โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Line  Addr  Obj
51                                LOOP2:
52 003B DB 10                      IN  A, (10H)
53 003D 06 0F                      LD  B,0FH
54 003F A0                          AND  B
55 0040 CA 3B 00                    JP  Z,LOOP2          ;CHECK DTMF COUNTER = 1 ?
56 0043 F1                          POP  AF
57 0044 06 7F                      LD  B,7FH          ;SET DISCONNECT DTMF
58 0046 A0                          AND  B
59 0047 D3 04                      OUT  (4H),A
60 0049 F1                          POP  AF
61 004A A0                          AND  B
62 004B D3 04                      OUT  (4H),A
63 004D DB 06                      IN  A, (6H)
64 004F 06 0F                      LD  B,0FH
65 0051 A0                          AND  B
66                                ;
67 0052 F1                          POP  AF
68 0053 06 20                      LD  B,20H
69 0055 80                          ADD  A,B
70                                ;
71                                ;*** SEND RINGBACK TONE TO EXT.LINE AND SAVE TURN OFF OF SIGNAL
72                                ;*** "RINGBACK " INTO ADDRESS 600DH
73                                ;
74 0056 D3 04                      OUT  (4H),A          ;SEND RINGBACK TONE TO EXT.LINE
75 0058 21 0D 60                    LD  HL,600DH        ;ADDR:600DH SAVE RINGBACK OFF
76 005B 06 7F                      LD  B,7FH
77 005D A0                          AND  B
78 005E 77                          LD  (HL),A          ;SET TURN OFF SWITCH OF RINGBACK
79                                ;
80                                ;READ NUMBER OF TELEPHONE THAT CALL AND SEND RINGING TO INTERNAL
81                                ;LINE
82                                ;
83 005F DB 06                      IN  A, (6H)          ;
84 0061 06 0F                      LD  B,0FH
85 0063 A0                          AND  B
86 0064 21 0A 60                    LD  HL,600AH        ;SAVE NUMBER TO ADDRESS 600AH
87 0067 77                          LD  (HL),A
88 0068 06 01                      LD  B,1H
89 006A 0E 01                      LD  C,1H
90 006C B8                          CP  B
91 006D CA A1 00                    JP  Z,SEND_RING1
92 0070 04                          INC  B
93 0071 0E 02                      LD  C,2H
94 0073 B8                          CP  B
95 0074 CA A1 00                    JP  Z,SEND_RING1
96 0077 0E 04                      LD  C,4H
97 0079 04                          INC  B
98 007A B8                          CP  B
99 007B CA A1 00                    JP  Z,SEND_RING1
100 007E 0E 08                      LD  C,8H

```

เอกสารนี้เป็นเอกสารของบริษัทเอกชน ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

```

Line  Addr  Obj
101  0080  04          INC  B
102  0081  B8          CP   B
103  0082  CA A1 00    JP   Z,SEND_RING1
104  0085  0E 10       LD   C,10H
105  0087  04          INC  B
106  0088  B8          CP   B
107  0089  CA AB 00    JP   Z,SEND_RING2
108  008C  0E 20       LD   C,20H
109  008E  04          INC  B
110  008F  B8          CP   B
111  0090  CA AB 00    JP   Z,SEND_RING2
112  0093  0E 40       LD   C,40H
113  0095  04          INC  B
114  0096  B8          CP   B
115  0097  CA AB 00    JP   Z,SEND_RING2
116  009A  0E 80       LD   C,80H
117  009C  04          INC  B
118  009D  B8          CP   B
119  009E  CA AB 00    JP   Z,SEND_RING2
120          SEND_RING1:
121  00A1  79          LD   A,C
122  00A2  21 0C 60    LD   HL,600CH
123  00A5  77          LD   (HL),A
124  00A6  D3 02       OUT  (2H),A
125  00A8  C3 B5 00    JP   CONN1
126          SEND_RING2:
127  00AB  79          LD   A,C
128  00AC  21 0C 60    LD   HL,600CH
129  00AF  77          LD   (HL),A
130  00B0  D3 03       OUT  (3H),A
131  00B2  C3 B5 00    JP   CONN1
132          CONN1:
133
134          ;***** NEXT STEP... CHECK HANDSET OF CALLED LINE *****
135  00B5  CD CB 00    CALL READ_LINE
136  00B8  CD F7 00    CALL STOP_RING
137  00BB  CD 06 01    CALL CONN_LINE
138  00BE  76          HALT
139          ;
140          ;
141          ;
142  00BF  21 0C 60    LD   HL,600CH
143  00C2  46          LD   B,(HL)
144  00C3  78          LD   A,B
145          ;
146  00C4  2B          DEC  HL
147  00C5  7E          LD   A,(HL)
148          ;
149  00C6  B8          CP   B
150  00C7  C2 CB 00    JP   NZ,READ_LINE

```

เอกสารนี้เป็นเอกสารของบริษัทเอกชนที่จัดทำขึ้นเพื่อใช้ในการดำเนินงานของบริษัทเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

```

Line  Addr  Obj
151                ;      JP LOOP1
152  00CA  76                HALT
153                ;*****
154                ;ROUTINE: READ_LINE
155                ;PURPOSE: CHECK INTERNAL LINE THAT CALLED
156                ;ENTRY:
157                ;EXIT:
158                ;REGISTER USED:
159                ;*****
160                READ_LINE:
161  00CB  F5                PUSH AF
162  00CC  C5                PUSH BC
163  00CD  D5                PUSH DE
164  00CE  E5                PUSH HL
165  00CF  DB 20          CHECKA: IN A, (20H)      ;READ PORT 20H FOR LINE 1- 4
166  00D1  D3 30          OUT (30H),A
167  00D3  06 0F          LD B,0FH      ;DETECT D0-D4 ONLY
168  00D5  21 08 60      LD HL,6008H   ;SAVE NEW STATUS FROM PORT TO ADDR.
169  00D8  77                LD (HL),A
170  00D9  DB 01          IN A, (01H)
171  00DB  06 0F          LD B,0FOH
172  00DD  A0                AND B
173
174                ;      ADD A, (HL)
175  00DE  77                LD (HL),A
176
177  00DF  06 0F          LD B,0FH
178  00E1  B0                OR B
179                ;      LD (HL),A
180  00E2  D3 30          OUT (30H),A
181                ;CHECK HANDSET
182  00E4  2F                CPL
183  00E5  21 0B 60      LD HL,600BH
184  00E8  77                LD (HL),A
185                ;      OUT (30H),A
186  00E9  23                INC HL      ;ADDR:SAVE BIT TURN ON
187  00EA  46                LD B, (HL)
188  00EB  A0                AND B
189  00EC  B8                CP B
190  00ED  C2 CF 00      JP NZ,CHECKA
191  00F0  2B                DEC HL
192  00F1  77                LD (HL),A
193  00F2  E1                POP HL
194  00F3  D1                POP DE
195  00F4  C1                POP BC
196  00F5  F1                POP AF
197  00F6  C9                RET
198                ;*****
199                ; ROUTINE: STOP RINGING TONE
200                ; PURPOSE: DISCONNECT RINGING TONE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ; เอกสารนี้ให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
201          ;          AND RINGBACK TONE
202          ;  ENTRY:
203          ;  EXIT:
204          ;  REGISTER USED:
205          ;*****
206          STOP_RING:
207 00F7  F5          PUSH  AF
208 00F8  3E 00      LD    A,0H
209 00FA  D3 02      OUT  (2H),A
210 00FC  D3 03      OUT  (3H),A
211 00FE  21 0D 60   LD    HL,600DH
212 0101  7E          LD    A,(HL)
213 0102  D3 04      OUT  (4H),A
214 0104  F1          POP  AF
215 0105  C9          RET
216          ;*****
217          ;  ROUTINE: CONN_LINE
218          ;  PURPOSE: CONECT LINE BETWEEN EXTERNAL LINE AND INTERNAL LINE
219          ;  ENTRY  :
220          ;  EXIT   :
221          ;  REGISTER USED: AF,BC,DE,HL
222          ;*****
223          CONN_LINE:
224 0106  F5          PUSH  AF
225 0107  C5          PUSH  BC
226 0108  D5          PUSH  DE
227 0109  E5          PUSH  HL
228 010A  21 0E 60   LD    HL,600EH ;LOAD NO.OF TRUNK FOR CONNECT LINE
229          ;          PUSH  AF
230 010D  7E          LD    A,(HL)
231 010E  06 BF      LD    B,0BFH
232 0110  80          ADD   A,B
233 0111  D3 04      OUT  (4H),A
234 0113  F5          PUSH  AF
235 0114  C5          PUSH  BC
236 0115  06 7F      LD    B,7FH
237 0117  A0          AND   B
238 0118  21 10 60   LD    HL,6010H ;SAVE DISCONNECT TRUNK-SWNW.
239 011B  77          LD    (HL),A
240 011C  D3 30      OUT  (30H),A
241 011E  C1          POP  BC
242 011F  F1          POP  AF
243 0120  C5          PUSH  BC
244 0121  21 0A 60   LD    HL,600AH ;SAVE NUMBER TO ADDRESS 600AH
245 0124  7E          LD    A,(HL)
246 0125  06 01      LD    B,1H
247 0127  0E 03      LD    C,3H
248 0129  B8          CP   B
249 012A  CA 58 01     JP   Z,DATA1
250 012D  04          INC  B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายใน การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

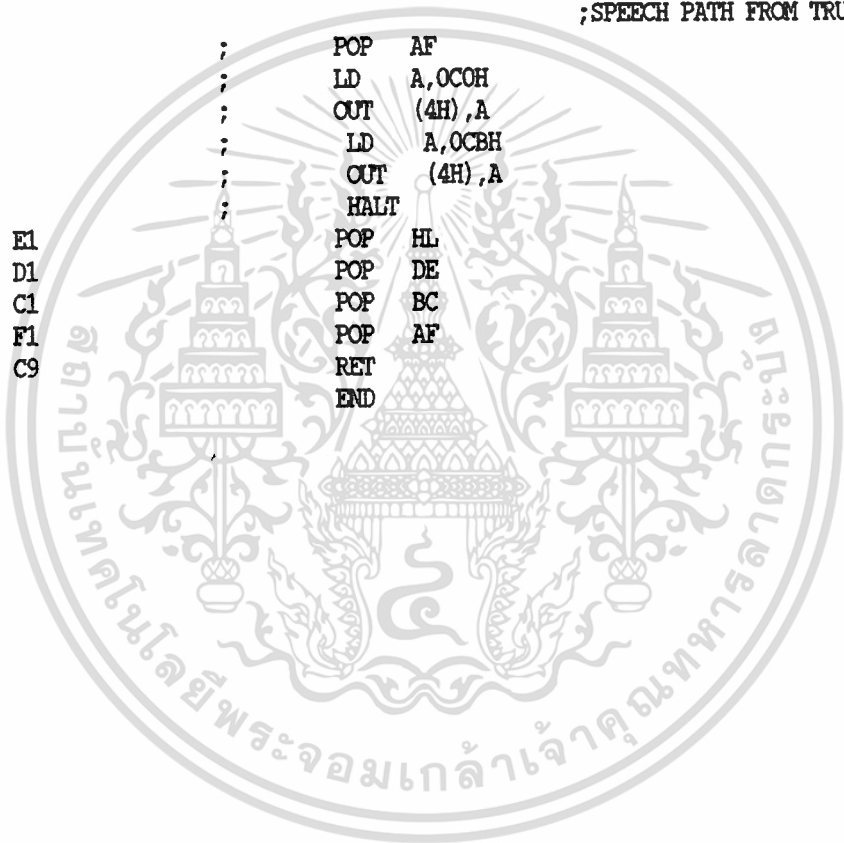
Line	Addr	Obj	
251	012E	0C	INC C
252	012F	B8	CP B
253	0130	CA 58 01	JP Z,DATA1
254	0133	0C	INC C
255	0134	04	INC B
256	0135	B8	CP B
257	0136	CA 58 01	JP Z,DATA1
258	0139	0C	INC C
259	013A	04	INC B
260	013B	B8	CP B
261	013C	CA 58 01	JP Z,DATA1
262	013F	0E 09	LD C,9H
263	0141	04	INC B
264	0142	B8	CP B
265	0143	CA 6B 01	JP Z,DATA2
266	0146	0C	INC C
267	0147	04	INC B
268	0148	B8	CP B
269	0149	CA 6B 01	JP Z,DATA2
270	014C	0C	INC C
271	014D	04	INC B
272	014E	B8	CP B
273	014F	CA 6B 01	JP Z,DATA2
274	0152	0C	INC C
275	0153	04	INC B
276	0154	B8	CP B
277	0155	CA 6B 01	JP Z,DATA2
278		DATA1:	
279	0158	79	LD A,C
280	0159	C1	POP BC
281	015A	80	ADD A,B
282	015B	21 0C 60	LD HL,600CH
283	015E	77	LD (HL),A
284	015F	D3 04	OUT (4H),A
285	0161	06 7F	LD B,7FH
286	0163	A0	AND B
287	0164	21 11 60	LD HL,6011H
288	0167	77	LD (HL),A
289	0168	C3 80 01	JP CONT_1
290		DATA2:	
291			
292	016B	79	LD A,C
293	016C	C1	POP BC
294	016D	80	ADD A,B
295	016E	21 0C 60	LD HL,600CH
296	0171	77	LD (HL),A
297	0172	D3 04	OUT (4H),A
298	0174	D3 30	OUT (30H),A
299	0176	06 7F	LD B,7FH
300	0178	A0	AND B

TURBO80. Z-80 Assembler Ver 1.00

```

Line  Addr  Obj
301  0179  21 11 60          LD HL,6011H
302  017C  77              LD (HL),A
303  017D  C3 80 01          JP CONT_1
304                      CONT_1:
305                      ; LD B,7FH
306                      ; AND B
307                      ; INC HL
308                      ; LD (HL),A          ;ADDR:600FH SVAE VALUE FOR DISCONNECT
309                      ;                               ;SPEECH PATH FROM TRUNK AND PATH LINE
310                      ; POP AF
311                      ; LD A,0COH
312                      ; OUT (4H),A
313                      ; LD A,0CBH
314                      ; OUT (4H),A
315                      ; HALT
316  0180  E1          POP HL
317  0181  D1          POP DE
318  0182  C1          POP BC
319  0183  F1          POP AF
320  0184  C9          RET
321                      END

```



ชุดสายโทรศัพท์ระบบอัตโนมัติแบบตู้สาขาที่ทดลองสร้างขึ้นนี้ จากการทดสอบพบว่า สามารถติดต่อระหว่างผู้ใช้คู่สายหมายเลขภายในกับผู้ใช้ที่เป็นคู่สายหมายเลขภายในด้วยกันได้ และขณะเดียวกันก็สามารถติดต่อกับผู้ใช้คู่สาย ซึ่งอยู่ภายนอกตู้สาขาได้เช่นกัน แต่อย่างไรก็ตาม ในการทดลองสร้างเนื่องจากเป็นเครื่องต้นแบบ ข้อผิดพลาดที่เกิดขึ้นจึงมีอยู่มาก และจะต้องได้รับการปรับปรุงแก้ไข ในโอกาสต่อไป เพื่อที่จะได้ เครื่องที่มีประสิทธิภาพที่ดียิ่งขึ้น ประหยัดค่าใช้จ่าย รวมทั้งมีความคุ้มค่าต่อการนำไปใช้งาน ซึ่งเป็นจุดประสงค์ในการทดลองสร้าง จุดบกพร่องต่าง ๆ ที่เกิดขึ้นกับเครื่องต้นแบบ จะมาจากส่วนทั้งที่เป็นทางด้านฮาร์ดแวร์ และทางด้านซอฟต์แวร์ ซึ่งเป็นโปรแกรมควบคุมระบบปัญหาดังกล่าว เกิดจากสาเหตุหลายประการ ไม่ว่าจะเป็น โครงสร้างจากการออกแบบวัสดุที่ใช้ รวมทั้งคุณภาพของอุปกรณ์ที่ใช้ว่ามีคุณภาพตามเกณฑ์ที่กำหนดไว้หรือไม่ อย่างไรก็ตาม แม้ว่าเครื่องสร้างไว้จะยังไม่สมบูรณ์ เมื่อเปรียบเทียบกับเครื่องที่มีอยู่ในท้องตลาด แต่ก็สามารถที่จะหาข้อดี ข้อเสียของระบบที่ใช้ และทำการปรับปรุงให้มีคุณภาพที่ดีกว่าเดิม

ปัญหาที่เกิดขึ้น ในการทดลองสร้าง

1 ภาค Line Circuit

ในขณะที่ตรวจสอบสถานะการยกหูของคู่สายของผู้เรียก LED ที่ใช้บ่งสถานะทำงาน แต่ไม่สามารถพูด หรือส่งสัญญาณหมายเลขออกไปได้ สาเหตุเนื่องจาก Line Circuit ที่เป็นคู่สายลัดวงจรกับค่าความต้านทาน 5.6 K ซึ่งเป็นกราวด์ของแรงดัน -48 โวลต์ ทาง Opto-transistor

2 ปัญหาที่เกิดจาก Relay ที่ใช้ทดลอง เป็น Relay แบบ 2 Contract ใช้แรงดัน DC 12 Volt ซึ่งมีขนาดต่างกับ Relay ที่ขายในท้องตลาด ทำให้ต้องจัดเส้นทางสำหรับ Relay เพื่อให้สามารถใช้กับ Relay ที่มีขายในท้องตลาดได้

3 ปัญหาที่เกิดจากการออกแบบ เนื่องจากส่วน Line Circuit แบบเดิม ไม่ได้ ออกแบบไว้ให้ ตรวจสอบการยกหู วางหู ในกรณีที่มีการเรียกจากคู่สายภายในหรือคู่สาย ภายนอกไปยังคู่สายภายใน ทำให้ไม่สามารถตรวจจับสถานะการยกหูของผู้ถูกเรียก การ แก้ไข จึงต้องเพิ่มส่วนตรวจสอบการยกและวางหู ในส่วนของผู้ถูก เรียก เพื่อให้สามารถ ส่งสถานะ ไปยังส่วนควบคุม และทำขบวนการติดต่อสัญญาณ เพื่อให้สามารถติดต่อระหว่าง คู่สายได้สำเร็จ

4 ปัญหาเนื่องจากการใช้โทรศัพท์แบบหมุน เนื่องจากโทรศัพท์แบบหมุนไม่สามารถ จะทำการติดต่อภายในตู้สายนี้ได้ เนื่องจาก ไม่มีส่วนตรวจสอบหมายเลขรองรับสถานะ ทำให้ระบบควบคุม ไม่สามารถที่จะตรวจสอบหมายเลขของ เครื่องแบบหมุนได้ การแก้ไข ต้อง เพิ่มส่วนรับหมายเลขของคู่สายที่ ใช้กับ โทรศัพท์แบบหมุน

5 ปัญหาเนื่องจากการยกหูของคู่สาย ทำให้เกิดสัญญาณรบกวนขึ้นที่ภาคติดต่อสัญญาณ เช่น เกิดลักษณะสามารถรับฟังคู่สายคู่อื่นซึ่งกำลังสนทนา การแก้ไข ต้อง ใช้กับ โทรศัพท์ที่มี การติดต่อสัญญาณเป็นแบบอิเล็กทรอนิกส์สวิตซ์

6 ปัญหาที่เกิดจากการส่งสัญญาณกระดิ่ง ไปยังคู่สาย ทำให้เกิดการกวนขึ้นที่ Data Bus การแก้ไข เพิ่ม เต็มส่วนลดสัญญาณรบกวนที่ส่วนแสดงสถานะของสัญญาณ ได้แก่การเพิ่ม ค่าตัวเก็บประจุ แต่ผลเสียที่ได้อย่างหนึ่ง ก็คือ ทำให้การตัดสัญญาณกระดิ่งไม่รวดเร็วกว่า ที่เป็นอยู่

7 ปัญหาเกิดจากการใช้สาย Wire Wrap การพันสายที่ไม่แน่น ทำให้เกิดการ สั่นคลอนหรือ ไม่สนิทขึ้นที่รอยต่อ ทำให้เกิดสัญญาณกวนขึ้นที่ระบบ และปัญหาของสายเกิด Oxide ทำให้ความ เชื่อถือในระบบลดลง

เอกสารอ้างอิง

1. วิศิษฐ์ สรรพอาษา "ทางผ่านสัญญาณเสียงแบบดิจิทัลสำหรับชุมสายโทรศัพท์อิเล็กทรอนิกส์ สาขาขนาดเล็ก" วิทยานิพนธ์สำหรับปริญญาโทบัณฑิต คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้า ลาดกระบัง, 2527
2. น.ต.ธวัชชัย เลื่อนฉวี " เทคโนโลยีโทรศัพท์ " พิมพ์ครั้งที่ 2 ,2531
3. WILLIAM SINNEMA, TOM McGOVERN "DIGITAL, ANALOG, AND DATA COMMUNICATION" 2nd PRENTICE-HALL INTERNATIONAL, INC., 1986
4. TEXAS "THE TTL DATA BOOK" 2nd TEXAS INSTRUMENTS INCORPORATED
5. SGS-THOMSON MICROELECTRONICS "LINE CARD ICs DATA BOOK" 1st EDITION OCTOBER, 1989
6. UFFENBECK, JOHN E. "MICRIPROCOMPUTER AND MICROPROCESSOR :8080, 8085, AND Z-80 PROGRAMING, INTERFACEING AND THOUBLESHOOTING" PRENTICE-HALL, INC ,1985
7. MOTOROLA " MOTOROLA CMOS DATA" 3rd MOTOROLA INC, 1978



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80™-CPU Z80A™-CPU



Product Specification

The Zilog Z80 product line is a complete set of micro-computer components, development systems and support software. The Z80 microcomputer component set includes all of the circuits necessary to build high-performance microcomputer systems with virtually no other logic and a minimum number of low cost standard memory elements.

The Z80 and Z80A CPU's are third generation single chip microprocessors with unrivaled computational power. This increased computational power results in higher system through-put and more efficient memory utilization when compared to second generation microprocessors. In addition, the Z80 and Z80A CPU's are very easy to implement into a system because of their single voltage requirement plus all output signals are fully decoded and timed to control standard memory or peripheral circuits. The circuit is implemented using an N-channel, ion implanted, silicon gate MOS process.

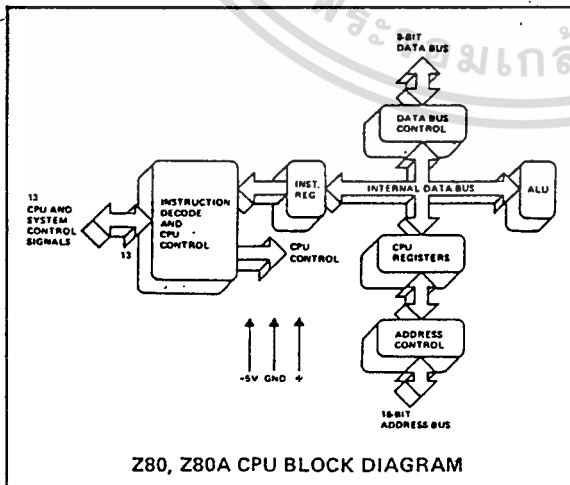
Figure 1 is a block diagram of the CPU, Figure 2 details the internal register configuration which contains 208 bits of Read/Write memory that are accessible to the programmer. The registers include two sets of six general purpose registers that may be used individually as 8-bit registers or as 16-bit register pairs. There are also two sets of accumulator and flag registers. The programmer has access to either set of main or alternate registers through a group of exchange instructions. This alternate set allows foreground/background mode of operation or may be reserved for very fast Interrupt response. Each CPU also contains a 16-bit stack pointer which permits simple implementation of

multiple level interrupts, unlimited subroutine nesting and simplification of many types of data handling.

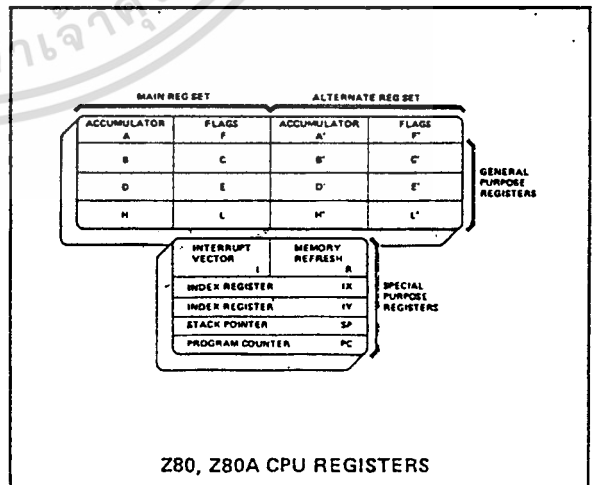
The two 16-bit index registers allow tabular data manipulation and easy implementation of relocatable code. The Refresh register provides for automatic, totally transparent refresh of external dynamic memories. The I register is used in a powerful interrupt response mode to form the upper 8 bits of a pointer to a interrupt service address table, while the interrupting device supplies the lower 8 bits of the pointer. An indirect call is then made to this service address.

FEATURES

- Single chip, N-channel Silicon Gate CPU.
- 158 instructions—includes all 78 of the 8080A instructions with total software compatibility. New instructions include 4-, 8- and 16-bit operations with more useful addressing modes such as indexed, bit and relative.
- 17 internal registers.
- Three modes of fast interrupt response plus a non-maskable interrupt.
- Directly interfaces standard speed static or dynamic memories with virtually no external logic.
- 1.0 μ s instruction execution speed.
- Single 5 VDC supply and single-phase 5 volt Clock.
- Out-performs any other single chip microcomputer in 4-, 8-, or 16-bit applications.
- All pins TTL Compatible
- Built-in dynamic RAM refresh circuitry.



Z80, Z80A CPU BLOCK DIAGRAM

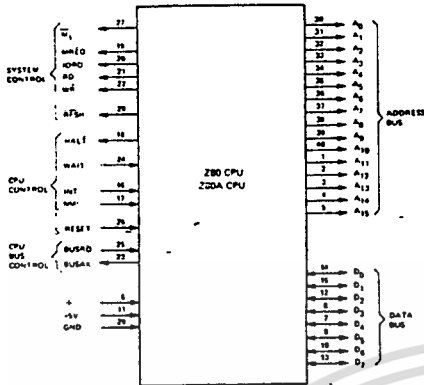


Z80, Z80A CPU REGISTERS

TM Z80 is a trademark of Zilog, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80, Z80A-CPU Pin Description



Z80, Z80A CPU PIN CONFIGURATION

- A₀-A₁₅**
(Address Bus) Tri-state output, active high. A₀-A₁₅ constitute a 16-bit address bus. The address bus provides the address for memory (up to 64K bytes) data exchanges and for I/O device data exchanges.
- D₀-D₇**
(Data Bus) Tri-state input/output, active high. D₀-D₇ constitute an 8-bit bidirectional data bus. The data bus is used for data exchanges with memory and I/O devices.
- M₁**
(Machine Cycle one) Output, active low. $\overline{M_1}$ indicates that the current machine cycle is the OP code fetch cycle of an instruction execution.
- MREQ**
(Memory Request) Tri-state output, active low. The memory request signal indicates that the address bus holds a valid address for a memory read or memory write operation.
- IORQ**
(Input/Output Request) Tri-state output, active low. The \overline{IORQ} signal indicates that the lower half of the address bus holds a valid I/O address for a I/O read or write operation. An \overline{IORQ} signal is also generated when an interrupt is being acknowledged to indicate that an interrupt response vector can be placed on the data bus.
- RD**
(Memory Read) Tri-state output, active low. \overline{RD} indicates that the CPU wants to read data from memory or an I/O device. The addressed I/O device or memory should use this signal to gate data onto the CPU data bus.
- WR**
(Memory Write) Tri-state output, active low. \overline{WR} indicates that the CPU data bus holds valid data to be stored in the addressed memory or I/O device.

RFSH
(Refresh)

Output, active low. \overline{RFSH} indicates that the lower 7 bits of the address bus contain a refresh address for dynamic memories and the current MREQ signal should be used to do a refresh read to all dynamic memories.

HALT
(Halt state)

Output, active low. \overline{HALT} indicates that the CPU has executed a HALT software instruction and is awaiting either a non-maskable or a maskable interrupt (with the mask enabled) before operation can resume. While halted, the CPU executes NOP's to maintain memory refresh activity.

WAIT
(Wait)

Input, active low. \overline{WAIT} indicates to the Z-80 CPU that the addressed memory or I/O devices are not ready for a data transfer. The CPU continues to enter wait states for as long as this signal is active.

INT
(Interrupt Request)

Input, active low. The Interrupt Request signal is generated by I/O devices. A request will be honored at the end of the current instruction if the internal software controlled interrupt enable flip-flop (IFF) is enabled.

NMI
(Non Maskable Interrupt)

Input, active low. The non-maskable interrupt request line has a higher priority than \overline{INT} and is always recognized at the end of the current instruction, independent of the status of the interrupt enable flip-flop. \overline{NMI} automatically forces the Z-80 CPU to restart to location 0066H.

RESET

Input, active low. \overline{RESET} initializes the CPU as follows: reset interrupt enable flip-flop, clear PC and registers I and R and set interrupt to 8080A mode. During reset time, the address and data bus go to a high impedance state and all control output signals go to the inactive state.

BUSRQ
(Bus Request)

Input, active low. The bus request signal has a higher priority than \overline{NMI} and is always recognized at the end of the current machine cycle and is used to request the CPU address bus, data bus and tri-state output control signals to go to a high impedance state so that other devices can control these busses.

BUSAK
(Bus Acknowledge)

Output, active low. Bus acknowledge is used to indicate to the requesting device that the CPU address bus, data bus and tri-state control bus signals have been set to their high impedance state and the external device can now control these signals.

Z80, Z80A Instruction Set

The following is a summary of the Z80, Z80A instruction set showing the assembly language mnemonic and the symbolic operation performed by the instruction. A more detailed listing appears in the Z80-CPU technical manual, and assembly language programming manual. The instructions are divided into the following categories:

8-bit loads	Miscellaneous Group
16-bit loads	Rotates and Shifts
Exchanges	Bit Set, Reset and Test
Memory Block Moves	Input and Output
Memory Block Searches	Jumps
8-bit arithmetic and logic	Calls
16-bit arithmetic	Restarts
General purpose Accumulator & Flag Operations	Returns

In the table the following terminology is used.

b	≡ a bit number in any 8-bit register or memory location
cc	≡ flag condition code
NZ	≡ non zero
Z	≡ zero
NC	≡ non carry
C	≡ carry
PO	≡ Parity odd or no over flow
PE	≡ Parity even or over flow
P	≡ Positive
M	≡ Negative (minus)

d	≡ any 8-bit destination register or memory location
dd	≡ any 16-bit destination register or memory location
e	≡ 8-bit signed 2's complement displacement used in relative jumps and indexed addressing
L	≡ 8 special call locations in page zero. In decimal notation these are 0, 8, 16, 24, 32, 40, 48 and 56
n	≡ any 8-bit binary number
nn	≡ any 16-bit binary number
r	≡ any 8-bit general purpose register (A, B, C, D, E, H, or L)
s	≡ any 8-bit source register or memory location
s _b	≡ a bit in a specific 8-bit register or memory location
ss	≡ any 16-bit source register or memory location
subscript "L"	≡ the low order 8 bits of a 16-bit register
subscript "H"	≡ the high order 8 bits of a 16-bit register
()	≡ the contents within the () are to be used as a pointer to a memory location or I/O port number

8-bit registers are A, B, C, D, E, H, L, I and R
16-bit register pairs are AF, BC, DE and HL
16-bit registers are SP, PC, IX and IY


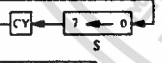
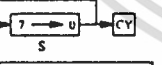
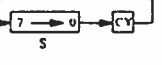
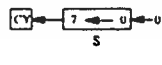
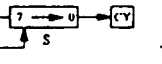
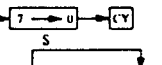
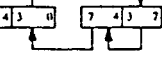
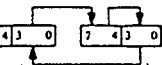
Addressing Modes implemented include combinations of the following:

Immediate	Indexed
Immediate extended	Register
Modified Page Zero	Implied
Relative	Register Indirect
Extended	Bit

	Mnemonic	Symbolic Operation	Comments
8-BIT LOADS	LD r, s	r ← s	s ≡ r, n, (HL), (IX+e), (IY+e)
	LD d, r	d ← r	d ≡ (HL), r (IX+e), (IY+e)
	LD d, n	d ← n	d ≡ (HL), (IX+e), (IY+e)
	LD A, s	A ← s	s ≡ (BC), (DE), (nn), I, R
	LD d, A	d ← A	d ≡ (BC), (DE), (nn), I, R
16-BIT LOADS	LD dd, nn	dd ← nn	dd ≡ BC, DE, HL, SP, IX, IY
	LD dd, (nn)	dd ← (nn)	dd ≡ BC, DE, HL, SP, IX, IY
	LD (nn), ss	(nn) ← ss	ss ≡ BC, DE, HL, SP, IX, IY
	LD SP, ss	SP ← ss	ss = HL, IX, IY
	PUSH ss	(SP-1) ← ss _H ; (SP-2) ← ss _L	ss = BC, DE, HL, AF, IX, IY
POP dd	dd _L ← (SP); dd _H ← (SP+1)	dd = BC, DE, HL, AF, IX, IY	
EXCHANGES	EX DE, HL	DE ↔ HL	
	EX AF, AF'	AF ↔ AF'	
	EXX	$\begin{pmatrix} BC \\ DE \\ HL \end{pmatrix} \leftrightarrow \begin{pmatrix} BC' \\ DE' \\ HL' \end{pmatrix}$	
EX (SP), ss	(SP) ↔ ss _L ; (SP+1) ↔ ss _H	ss ≡ HL, IX, IY	

	Mnemonic	Symbolic Operation	Comments
MEMORY BLOCK MOVES	LDI	(DE) ← (HL), DE ← DE+1 HL ← HL+1, BC ← BC-1	
	LDIR	(DE) ← (HL), DE ← DE+1 HL ← HL+1, BC ← BC-1 Repeat until BC = 0	
	LDD	(DE) ← (HL), DE ← DE-1 HL ← HL-1, BC ← BC-1	
	LDDR	(DE) ← (HL), DE ← DE-1 HL ← HL-1, BC ← BC-1 Repeat until BC = 0	
	CPI	A-(HL), HL ← HL+1 BC ← BC-1	
MEMORY BLOCK SEARCHES	CPIR	A-(HL), HL ← HL+1 BC ← BC-1, Repeat until BC = 0 or A = (HL)	A-(HL) sets the flags only. A is not affected
	CPD	A-(HL), HL ← HL-1 BC ← BC-1	
	CPDR	A-(HL), HL ← HL-1 BC ← BC-1, Repeat until BC = 0 or A = (HL)	
	ADD s	A ← A + s	
8-BIT ALU	ADC s	A ← A + s + CY	CY is the carry flag
	SUB s	A ← A - s	
	SBC s	A ← A - s - CY	s ≡ r, n, (HL) (IX+e), (IY+e)
	AND s	A ← A ∧ s	
	OR s	A ← A ∨ s	
	XOR s	A ← A ⊕ s	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Mnemonic	Symbolic Operation	Comments
8-BIT ALU	CP s	$A ← s$	$s = r, n$ (HL)
	INC d	$d ← d + 1$	(IX+e), (IY+e)
	DEC d	$d ← d - 1$	$d = r, (HL)$ (IX+e), (IY+e)
16-BIT ARITHMETIC	ADD HL, ss	$HL ← HL + ss$	} $ss ≡ BC, DE$ HL, SP
	ADC HL, ss	$HL ← HL + ss + CY$	
	SBC HL, ss	$HL ← HL - ss - CY$	
	ADD IX, ss	$IX ← IX + ss$	} $ss ≡ BC, DE,$ IX, SP
	ADD IY, ss	$IY ← IY + ss$	
	INC dd	$dd ← dd + 1$	
DEC dd	$dd ← dd - 1$	} $dd ≡ BC, DE,$ HL, SP, IX, IY	
GF ACC. & FLAG	DAA	Converts A contents into packed BCD following add or subtract.	Operands must be in packed BCD format
	CPL	$A ← \overline{A}$	
	NEG	$A ← 00 - A$	
	CCF	$CY ← \overline{CY}$	
	SCF	$CY ← 1$	
MISCELLANEOUS	NOP	No operation	
	HALT	Halt CPU	
	DI	Disable Interrupts	
	EI	Enable Interrupts	
	IM 0	Set interrupt mode 0	8080A mode
IM 1	Set interrupt mode 1	Call to 0038H	
IM 2	Set interrupt mode 2	Indirect Call	
ROTATES AND SHIFTS	RLC s		$s ≡ r, (HL)$ (IX+e), (IY+e)
	RL s		
	RRC s		
	RR s		
	SLA s		
	SRA s		
	SRL s		
	RLD		
	RRD		

	Mnemonic	Symbolic Operation	Comments		
BIT S. R. & T	BIT b, s	$Z ← \overline{s_b}$	Z is zero flag		
	SET b, s	$s_b ← 1$	$s ≡ r, (HL)$		
	RES b, s	$s_b ← 0$	(IX+e), (IY+e)		
INPUT AND OUTPUT	IN A, (n)	$A ← (n)$	Set flags		
	IN r, (C)	$r ← (C)$			
	INI	$(HL) ← (C), HL ← HL + 1$ $B ← B - 1$			
	INIR	$(HL) ← (C), HL ← HL + 1$ $B ← B - 1$ Repeat until B = 0			
	IND	$(HL) ← (C), HL ← HL - 1$ $B ← B - 1$			
	INDR	$(HL) ← (C), HL ← HL - 1$ $B ← B - 1$ Repeat until B = 0			
	OUT(n), A	$(n) ← A$			
	OUT(C), r	$(C) ← r$			
	OUTI	$(C) ← (HL), HL ← HL + 1$ $B ← B - 1$			
	OTIR	$(C) ← (HL), HL ← HL + 1$ $B ← B - 1$ Repeat until B = 0			
	OUTD	$(C) ← (HL), HL ← HL - 1$ $B ← B - 1$			
	OTDR	$(C) ← (HL), HL ← HL - 1$ $B ← B - 1$ Repeat until B = 0			
	JUMPS	JP nn		$PC ← nn$	} $cc \begin{cases} NZ & PO \\ Z & PE \\ NC & P \\ C & M \end{cases}$
		JP cc, nn		If condition cc is true $PC ← nn$, else continue	
		JR e		$PC ← PC + e$	} $kk \begin{cases} NZ & NC \\ Z & C \end{cases}$
		JR kk, e		If condition kk is true $PC ← PC + e$, else continue	
		JP (ss)		$PC ← ss$	$ss = HL, IX, IY$
CALLS	DJNZ e	$B ← B - 1$, if B = 0 continue, else $PC ← PC + e$			
	CALL nn	$(SP-1) ← PC_H$ $(SP-2) ← PC_L, PC ← nn$	} $cc \begin{cases} NZ & PO \\ Z & PE \\ NC & P \\ C & M \end{cases}$		
CALL cc, nn	If condition cc is false continue, else same as CALL nn				
RESTARTS	RST L	$(SP-1) ← PC_H$ $(SP-2) ← PC_L, PC_H ← 0$ $PC_L ← L$			
RETURNS	RET	$PC_L ← (SP)$, $PC_H ← (SP+1)$	} $cc \begin{cases} NZ & PG \\ Z & PE \\ NC & P \\ C & M \end{cases}$		
	RET cc	If condition cc is false continue, else same as RET			
	RETI	Return from interrupt, same as RET			
	RETN	Return from non- maskable interrupt			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. Characteristics

Z80-CPU

T_A = 0°C to 70°C, V_{CC} = +5V ± 5%, Unless Otherwise Noted.

Signal	Symbol	Parameter	Min	Max	Unit	Test Condition
φ	t _c (ΦH)	Clock Period	4	1121	μsec	
	t _w (ΦH)	Clock Pulse Width, Clock High	180	1E	nsec	
	t _w (ΦL)	Clock Pulse Width, Clock Low	180	2000	nsec	
	t _{r, f}	Clock Rise and Fall Time		30	nsec	
A _{n-15}	t _D (AD)	Address Output Delay		145	nsec	C _L = 50pF
	t _F (AD)	Delay to Float		110	nsec	
	t _{act} (act)	Address Stable Prior to MREQ (Memory Cycle)	111		nsec	
	t _{ca} (ca)	Address Stable Prior to IORQ, RD or WR (I/O Cycle)	121		nsec	
	t _{cat} (cat)	Address Stable from RD, WR, IORQ or MREQ Address Stable from RD or WR During Float	121		nsec	
D ₀₋₇	t _D (D)	Data Output Delay		230	nsec	C _L = 50pF
	t _F (D)	Delay to Float During Write Cycle		90	nsec	
	t _S (D)	Data Setup Time to Rising Edge of Clock During M1 Cycle	50		nsec	
	t _S (D)	Data Setup Time to Falling Edge of Clock During M2 to M5	60		nsec	
	t _{dc} (dc)	Data Stable Prior to WR (Memory Cycle)	151		nsec	
	t _{dc} (dc)	Data Stable Prior to WR (I/O Cycle)	161		nsec	
	t _{cd} (cd)	Data Stable from WR	171		nsec	
MREQ	t _D (MR)	MREQ Delay From Falling Edge of Clock, MREQ Low		100	nsec	C _L = 50pF
	t _D (MR)	MREQ Delay From Rising Edge of Clock, MREQ High		100	nsec	
	t _D (MR)	MREQ Delay From Falling Edge of Clock, MREQ High		100	nsec	
	t _w (MRL)	Pulse Width, MREQ Low	181		nsec	
	t _w (MRH)	Pulse Width, MREQ High	191		nsec	
IORQ	t _D (IR)	IORQ Delay From Rising Edge of Clock, IORQ Low		90	nsec	C _L = 50pF
	t _D (IR)	IORQ Delay From Falling Edge of Clock, IORQ Low		110	nsec	
	t _D (IR)	IORQ Delay From Rising Edge of Clock, IORQ High		100	nsec	
	t _D (IR)	IORQ Delay From Falling Edge of Clock, IORQ High		110	nsec	
RD	t _D (RD)	RD Delay From Rising Edge of Clock, RD Low		100	nsec	C _L = 50pF
	t _D (RD)	RD Delay From Falling Edge of Clock, RD Low		130	nsec	
	t _D (RD)	RD Delay From Rising Edge of Clock, RD High		100	nsec	
	t _D (RD)	RD Delay From Falling Edge of Clock, RD High		110	nsec	
WR	t _D (WR)	WR Delay From Rising Edge of Clock, WR Low		80	nsec	C _L = 50pF
	t _D (WR)	WR Delay From Falling Edge of Clock, WR Low		90	nsec	
	t _D (WR)	WR Delay From Falling Edge of Clock, WR High		100	nsec	
	t _w (WRL)	Pulse Width, WR Low	110		nsec	
M1	t _D (M1)	M1 Delay From Rising Edge of Clock, M1 Low		130	nsec	C _L = 50pF
	t _D (M1)	M1 Delay From Rising Edge of Clock, M1 High		130	nsec	
RFSH	t _D (RF)	RFSH Delay From Rising Edge of Clock, RFSH Low		180	nsec	C _L = 50pF
	t _D (RF)	RFSH Delay From Rising Edge of Clock, RFSH High		150	nsec	
WAIT	t _S (WT)	WAIT Setup Time to Falling Edge of Clock	70		nsec	
HALT	t _D (HT)	HALT Delay Time From Falling Edge of Clock		300	nsec	C _L = 50pF
INT	t _S (IT)	INT Setup Time to Rising Edge of Clock	80		nsec	
NMI	t _w (NML)	Pulse Width, NMI Low	80		nsec	
BUSRO	t _S (BO)	BUSRO Setup Time to Rising Edge of Clock	80		nsec	
BUSAK	t _D (BA)	BUSAK Delay From Rising Edge of Clock, BUSAK Low		120	nsec	C _L = 50pF
	t _D (BA)	BUSAK Delay From Falling Edge of Clock, BUSAK High		110	nsec	
RESET	t _S (RS)	RESET Setup Time to Rising Edge of Clock	90		nsec	
F(C)	t _F (C)	Delay to Float (MREQ, IORQ, RD and WR)		100	nsec	
	t _{mr}	M1 Stable Prior to IORQ (Interrupt Ack.)	111		nsec	

[12] t_c = t_w(ΦH) + t_w(ΦL) + t_r + t_f

[11] t_{act} = t_w(ΦH) + t_r - 75

[2] t_{act} = t_c - 80

[3] t_{ca} = t_w(ΦL) + t_r - 40

[4] t_{cd} = t_w(ΦL) + t_r - 60

[5] t_{dc} = t_c - 210

[6] t_{dc} = t_w(ΦL) + t_r - 210

[7] t_{cd} = t_w(ΦL) + t_r - 80

[8] t_w(MRL) = t_c - 40

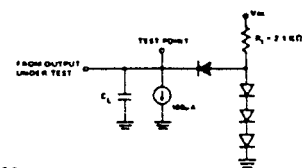
[9] t_w(MRH) = t_w(ΦH) + t_r - 30

[10] t_w(WRL) = t_c - 40

[11] t_{mr} = 2t_c + t_w(ΦH) + t_r - 80

NOTES

- A Data should be enabled onto the CPU data bus when RD is active. During interrupt acknowledge data should be enabled when M1 and IORQ are both active.
- B All control signals are internally synchronized, so they may be totally asynchronous with respect to the clock.
- C The RFSH signal must be active for a minimum of 3 clock cycles.
- D Output Delay vs. Loaded Capacitance
T_A = 70°C V_{CC} = +5V ± 5%
Add 10nsec delay for each 50pf increase in load up to a maximum of 200pf for the data bus & 100pf for address & control lines
- E Although static by design, testing guarantees t_w(ΦH) of 200 μsec maximum



Load circuit for Output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Temperature Under Bias	Specified operating range.
Storage Temperature	-65°C to +150°C
Voltage On Any Pin with Respect to Ground	-0.3V to +7V
Power Dissipation	1.5W

*Comment

Stresses above those listed under "Absolute Maximum Rating" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other condition above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Note: For Z80-CPU all AC and DC characteristics remain the same for the military grade parts except I_{CC}

$$I_{CC} = 200 \text{ mA}$$

Z80-CPU D.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5\text{V} \pm 5\%$ unless otherwise specified

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Condition
V_{ILC}	Clock Input Low Voltage	-0.3		0.45	V	
V_{IHC}	Clock Input High Voltage	$V_{CC} - 0.6$		$V_{CC} + 0.3$	V	
V_{IL}	Input Low Voltage	-0.3		0.8	V	
V_{IH}	Input High Voltage	2.0		V_{CC}	V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 1.8 \text{ mA}$
V_{OH}	Output High Voltage	2.4			V	$I_{OH} = -250 \mu\text{A}$
I_{CC}	Power Supply Current			150	mA	
I_{LI}	Input Leakage Current			10	μA	$V_{IN} = 0$ to V_{CC}
I_{LOH}	Tri-State Output Leakage Current in Float			10	μA	$V_{OUT} = 2.4$ to V_{CC}
I_{LOL}	Tri-State Output Leakage Current in Float			-10	μA	$V_{OUT} = 0.4\text{V}$
I_{LD}	Data Bus Leakage Current in Input Mode			± 10	μA	$0 < V_{IN} < V_{CC}$

Capacitance

$T_A = 25^\circ\text{C}$, $f = 1 \text{ MHz}$, unmeasured pins returned to ground

Symbol	Parameter	Max.	Unit
C_ϕ	Clock Capacitance	35	pF
C_{IN}	Input Capacitance	5	pF
C_{OUT}	Output Capacitance	10	pF

Z80-CPU

Ordering Information

C - Ceramic
P - Plastic
S - Standard 5V $\pm 5\%$ 0° to 70°C
E - Extended 5V $\pm 5\%$ -40° to 85°C
M - Military 5V $\pm 10\%$ -55° to 125°C

Z80A-CPU D.C. Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5\text{V} \pm 5\%$ unless otherwise specified

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Condition
V_{ILC}	Clock Input Low Voltage	-0.3		0.45	V	
V_{IHC}	Clock Input High Voltage	$V_{CC} - 0.6$		$V_{CC} + 0.3$	V	
V_{IL}	Input Low Voltage	-0.3		0.8	V	
V_{IH}	Input High Voltage	2.0		V_{CC}	V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 1.8 \text{ mA}$
V_{OH}	Output High Voltage	2.4			V	$I_{OH} = -250 \mu\text{A}$
I_{CC}	Power Supply Current		90	200	mA	
I_{LI}	Input Leakage Current			10	μA	$V_{IN} = 0$ to V_{CC}
I_{LOH}	Tri-State Output Leakage Current in Float			10	μA	$V_{OUT} = 2.4$ to V_{CC}
I_{LOL}	Tri-State Output Leakage Current in Float			-10	μA	$V_{OUT} = 0.4\text{V}$
I_{LD}	Data Bus Leakage Current in Input Mode			± 10	μA	$0 < V_{IN} < V_{CC}$

Capacitance

$T_A = 25^\circ\text{C}$, $f = 1 \text{ MHz}$, unmeasured pins returned to ground

Symbol	Parameter	Max.	Unit
C_ϕ	Clock Capacitance	35	pF
C_{IN}	Input Capacitance	5	pF
C_{OUT}	Output Capacitance	10	pF

Z80A-CPU

Ordering Information

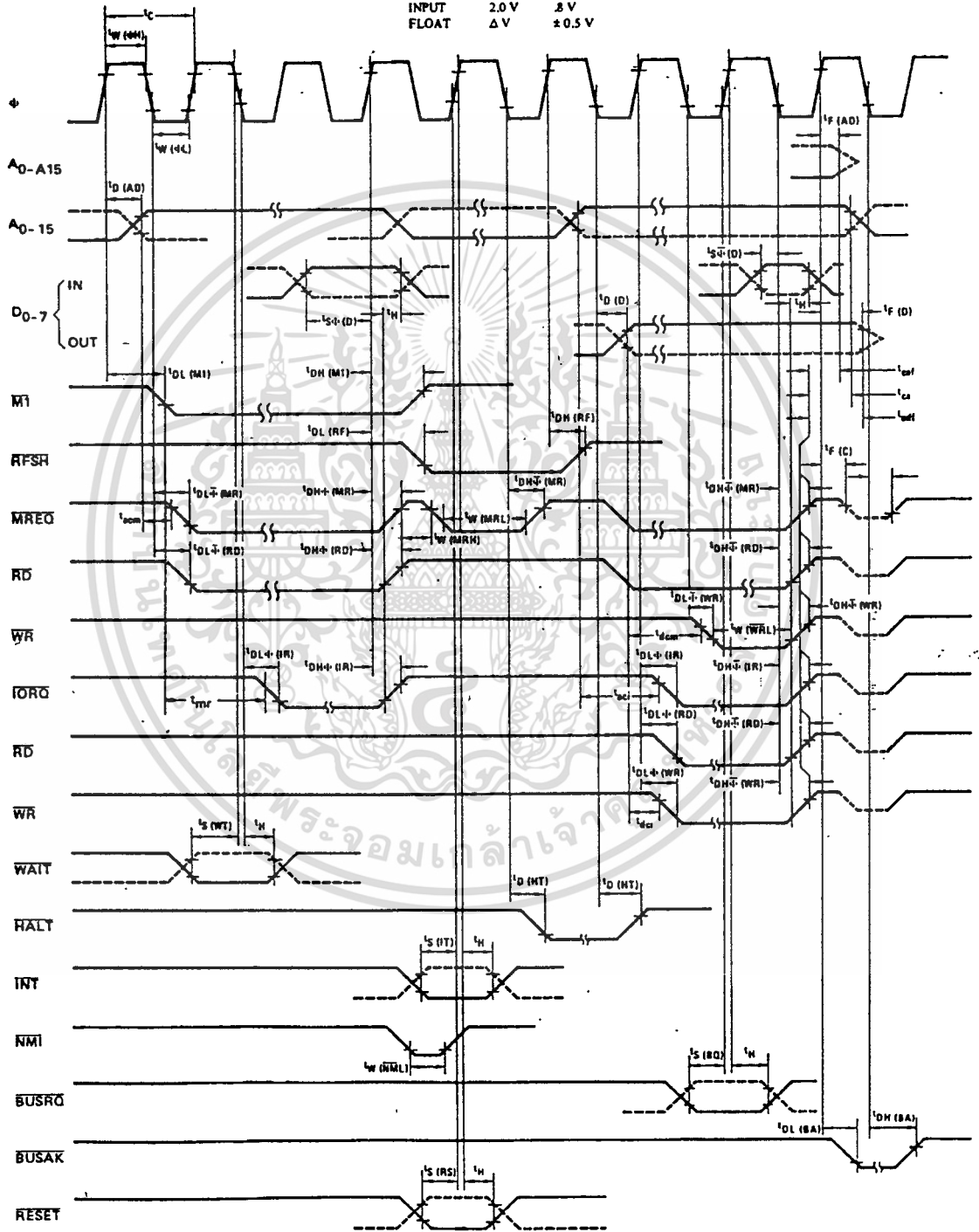
C - Ceramic
P - Plastic
S - Standard 5V $\pm 5\%$ 0° to 70°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. Timing Diagram

Timing measurements are made at the following voltages, unless otherwise specified:

	"1"	"0"
CLOCK	V _{CC} - .6V	.45V
OUTPUT	2.0 V	.8 V
INPUT	2.0 V	.8 V
FLOAT	Δ V	± 0.5 V

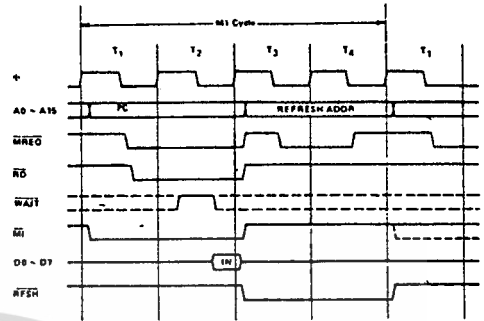


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Waveforms

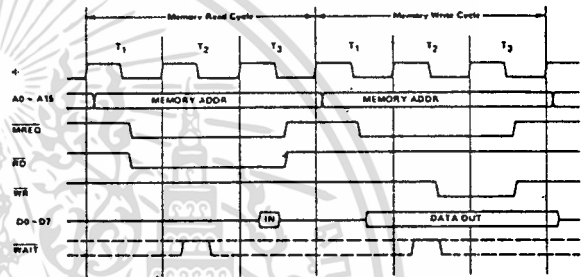
INSTRUCTION OP CODE FETCH

The program counter content (PC) is placed on the address bus immediately at the start of the cycle. One half clock time later \overline{MREQ} goes active. The falling edge of \overline{MREQ} can be used directly as a chip enable to dynamic memories. \overline{RD} when active indicates that the memory data should be enabled onto the CPU data bus. The CPU samples data with the rising edge of the clock state T_3 . Clock states T_3 and T_4 of a fetch cycle are used to refresh dynamic memories while the CPU is internally decoding and executing the instruction. The refresh control signal \overline{RFSH} indicates that a refresh read of all dynamic memories should be accomplished.



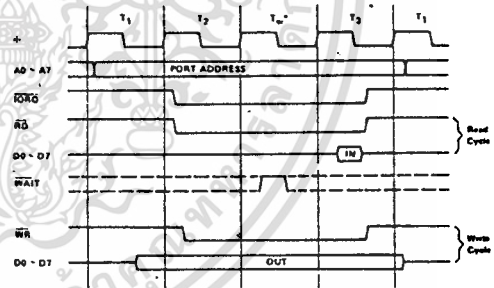
MEMORY READ OR WRITE CYCLES

Illustrated here is the timing of memory read or write cycles other than an OP code fetch (M_1 cycle). The \overline{MREQ} and \overline{RD} signals are used exactly as in the fetch cycle. In the case of a memory write cycle, the \overline{MREQ} also becomes active when the address bus is stable so that it can be used directly as a chip enable for dynamic memories. The \overline{WR} line is active when data on the data bus is stable so that it can be used directly as a R/W pulse to virtually any type of semiconductor memory.



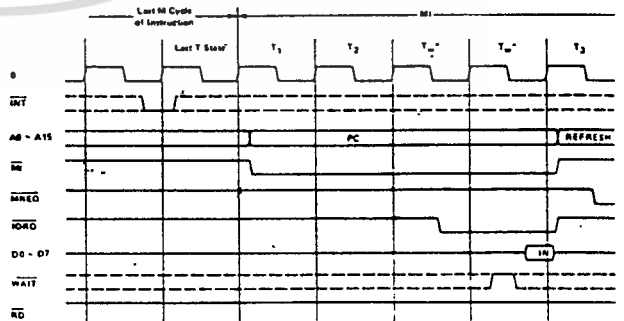
INPUT OR OUTPUT CYCLES

Illustrated here is the timing for an I/O read or I/O write operation. Notice that during I/O operations a single wait state is automatically inserted (T_w^*). The reason for this is that during I/O operations this extra state allows sufficient time for an I/O port to decode its address and activate the \overline{WAIT} line if a wait is required.



INTERRUPT REQUEST/ACKNOWLEDGE CYCLE

The interrupt signal is sampled by the CPU with the rising edge of the last clock at the end of any instruction. When an interrupt is accepted, a special M_1 cycle is generated. During this M_1 cycle, the \overline{IORQ} signal becomes active (instead of \overline{MREQ}) to indicate that the interrupting device can place an 8-bit vector on the data bus. Two wait states (T_w^*) are automatically added to this cycle so that a ripple priority interrupt scheme, such as the one used in the 280 peripheral controllers, can be easily implemented.



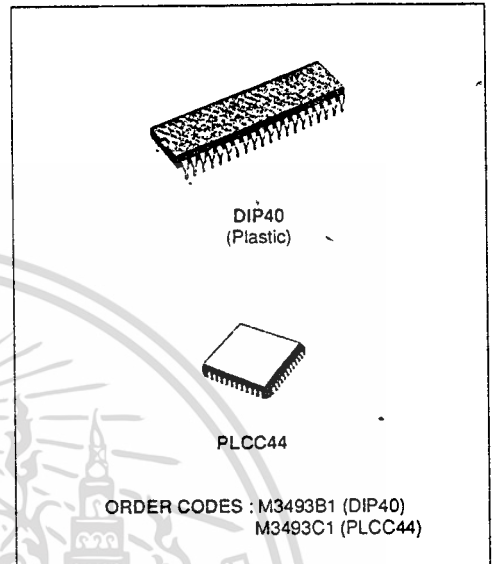
CMOS 12 X 8 CROSSPOINT WITH CONTROL MEMORY

- LOW ON RESISTANCE
(typ. 40 Ω at $V_{DD} = 10$ V)
- INTERNAL CONTROL LATCHES
- ANALOG SIGNAL SWING CAPABILITY EQUAL TO POWER SUPPLY VOLTAGE APPLIED
- LESS THAN 1 % TOTAL DISTORT. AT 0 dBm
- LESS THAN - 95 dB CROSS-TALK AT 1 KHz 1 V_{PP}
- VERY LOW POWER CONSUMPTION
- PIN-TO-PIN COMPATIBLE WITH M093

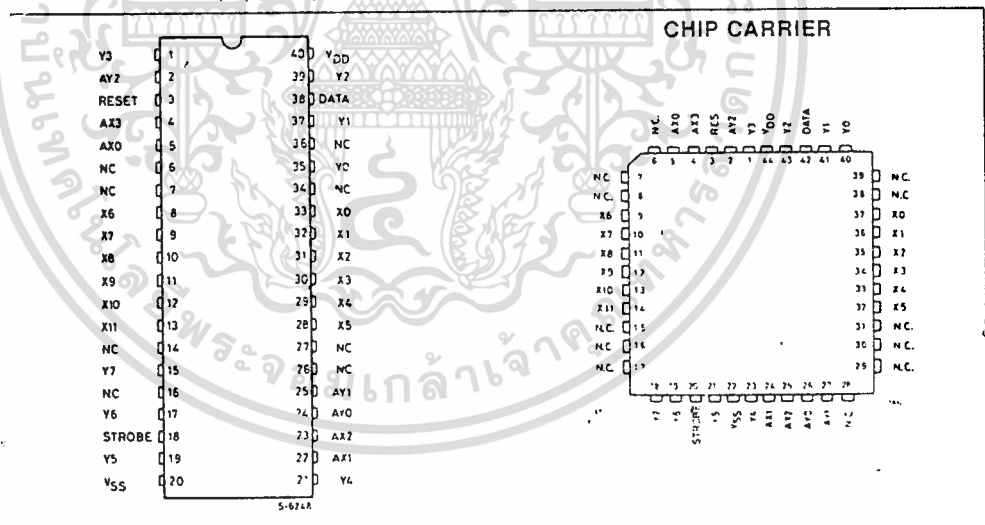
DESCRIPTION

The M3493 contains a 12 x 8 array of crosspoint together with a 7 to 96 line decoder and latch circuits. Any one of the 96 switches can be addressed by selecting the appropriate 7 input bits. The selected switch can be turned on or off by applying a logical one or zero to the data in and the strobe input at logical one. A reset signal can be used to turn off all the switches together when is switched at logical one.

M3493 is available in 40 lead dual in-line plastic, or 44 lead plastic chip carrier packages.

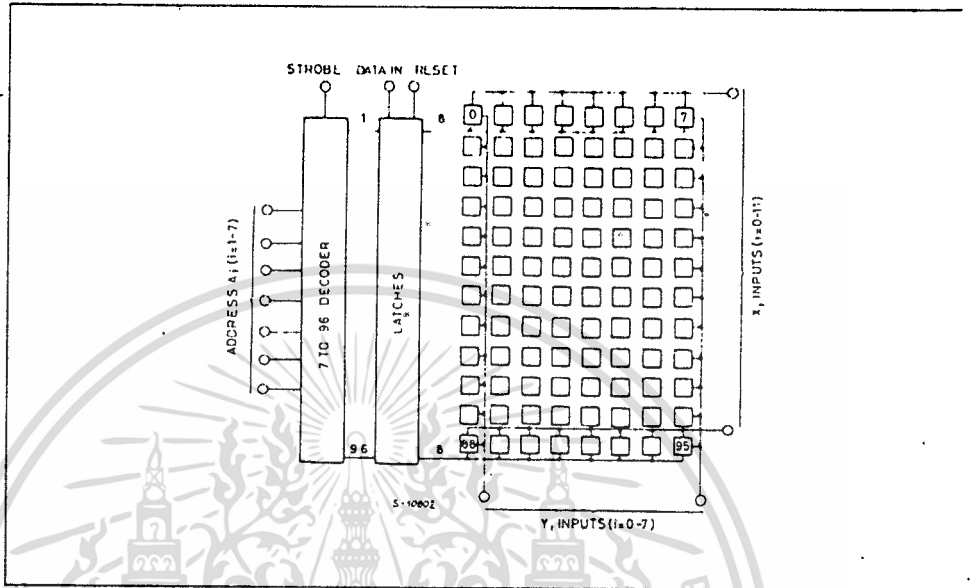


PIN CONNECTIONS (top view)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BLOCK DIAGRAM



INPUT/OUTPUT DESCRIPTION

POWER

I/O	Symbol	Pin	Description
I	V _{DD}	40	Positive Power Supply
I	V _{SS}	20	Negative Power Supply

ADDRESS

I/O	Symbol	Pin	Description
I	AX0-AX3	4, 5, 22, 23	X Address Lines. These 4 pins are used to select one of the 16 rows of switches. Refer to the truth table for legal address.
I	AY0-AY2	2, 24, 25	Y Address Lines. These 3 pins are used to select one of the 8 columns of switches. Refer to the truth table for legal address.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRUTH TABLE

Address							Connections
AX0	AX1	AX2	AX3	AY0	AY1	AY2	
0	0	0	0	0	0	0	X0 - Y0
1	0	0	0	0	0	0	X1 - Y0
0	1	0	0	0	0	0	X2 - Y0
1	1	0	0	0	0	0	X3 - Y0
0	0	1	0	0	0	0	X4 - Y0
1	0	1	0	0	0	0	X5 - Y0
0	1	1	0	0	0	0	No connection
1	1	1	0	0	0	0	No connection
0	0	0	1	0	0	0	X6 - Y0
1	0	0	1	0	0	0	X7 - Y0
0	1	0	1	0	0	0	X8 - Y0
1	1	0	1	0	0	0	X9 - Y0
0	0	1	1	0	0	0	X10 - Y0
1	0	1	1	0	0	0	X11 - Y0
0	1	1	1	0	0	0	No connection
1	1	1	1	0	0	0	No connection
0	0	0	0	1	0	0	X0 - Y1
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	1	0	0	X11 - Y1
0	0	0	0	0	1	0	X0 - Y2
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	0	1	0	X11 - Y2
0	0	0	0	1	1	0	X0 - Y3
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	1	1	0	X11 - Y3
0	0	0	0	0	0	1	X0 - Y4
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	0	0	1	X11 - Y4
0	0	0	0	1	0	1	X0 - Y5
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	1	0	1	X11 - Y5
0	0	0	0	0	1	1	X0 - Y6
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	0	1	1	X11 - Y6
0	0	0	0	1	1	1	X0 - Y7
↓	↓	↓	↓	↓	↓	↓	↓
1	0	1	1	1	1	1	X11 - Y7

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	- 0.5 to +14	V
V _{IN}	Input Voltage Range	- 0.5 to V _{DD} + 0.5	V
P _{tot}	Power Dissipation	1	W
T _{OP}	Operating Temperature Range	0 to 70	°C
T _{STG}	Storage Temperature Range	- 50 to 125	°C

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions in excess of those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONTROL

I/O	Symbol	Pin	Description
I	DATA	38	This input determines if the selected switch will be turned on (closed) or off (opened). If the pin is held high, the selected switch will be closed. If the pin is held low, the switch will be opened.
I	STROBE	18	This pin enables whatever action is selected by the ADDRESS and DATA pins. When the STROBE pin is held low, no switch openings or closings take place. When the STROBE pin is held high, the switch addressed by the select lines will be opened or closed (depending upon the state of the DATA pin)
I	RESET	3	Master Reset. This pin turns off (opens) all 128 switches. The states of the above control lines are irrelevant. This pin is active high.

DATA

I/O	Symbol	Pin	Description
I/O	X0-X11	8-13, 28-33	Analog Input/Outputs. These pins are connected to the Y0-Y7 pins in according to the truth table.
I/O	Y0-Y7	1,15,17,19,21 35,37,39	Analog Input/Outputs. These pins are connected to the X0-X15 pins in according to the truth table.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2764 64K (8K x 8) UV ERASABLE PROM

- 200 ns (2764-2) Maximum Access Time . . . HMOS[®]-E Technology
- Compatible with High-Speed 8MHz iAPX 186...Zero WAIT State
- Two Line Control
- Pin Compatible to 27128 EPROM
- Intelligent Programming™ Algorithm
- Industry Standard Pinout . . . JEDEC Approved
- Low Active Current...100mA Max.
- ±10% V_{CC} Tolerance Available

The Intel 2764 is a 5V only, 65,536-bit ultraviolet erasable and electrically programmable read-only memory (EPROM). The standard 2764 access time is 250 ns with speed selection available at 200 ns. The access time is compatible with high-performance microprocessors such as Intel's 8 MHz iAPX 186. In these systems, the 2764 allows the microprocessor to operate without the addition of WAIT states. The 2764 is also compatible with the 12 MHz 8051 family.

An important 2764 feature is the separate output control, Output Enable (\overline{OE}) from the Chip Enable control (\overline{CE}). The \overline{OE} control eliminates bus contention in microprocessor systems. Intel's Application Note AP-72 describes the microprocessor system implementation of the \overline{OE} and \overline{CE} controls on Intel's EPROMs. AP-72 is available from Intel's Literature Department.

The 2764 has a standby mode which reduces power consumption without increasing access time. The maximum active current is 100 mA, while the maximum standby current is only 40 mA. The standby mode is selected by applying a TTL-high signal to the \overline{CE} input.

±10% V_{CC} tolerance is available as an alternative to the standard ±5% V_{CC} tolerance for the 2764. This can allow the system designer more leeway with regard to his power supply requirements and other system parameters.

The 2764 is fabricated with HMOS[®]-E technology, Intel's high-speed N-channel MOS Silicon Gate Technology.

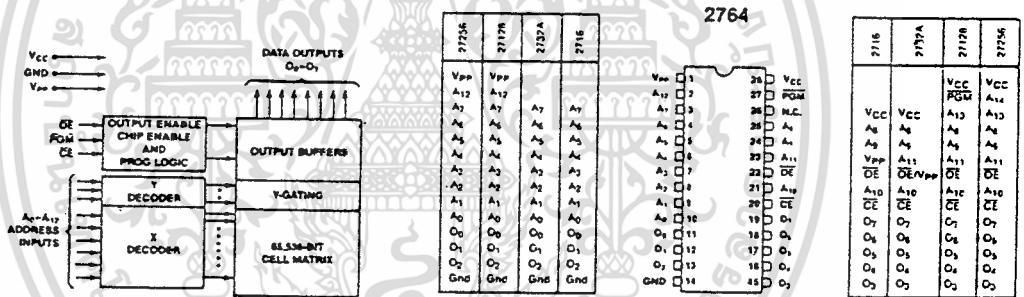


Figure 1. Block Diagram

NOTE: INTEL "UNIVERSAL SITE" COMPATIBLE EPROM PIN CONFIGURATIONS ARE SHOWN IN THE BLOCKS ADJACENT TO THE 2764 PINS

MODE SELECTION

MODE	CE (29)	OE (22)	PGM (27)	A ₉ (24)	V _{PP} (1)	V _{CC} (28)	Outputs (11-13, 16-19)
Read	V _{HH}	V _{IL}	V _{PP}	X	V _{CC}	V _{CC}	O ₀ -O ₇
Output Disable	V _{IL}	V _{PP}	V _{PP}	X	V _{CC}	V _{CC}	High Z
Standby	V _{PP}	X	X	X	V _{PP}	V _{CC}	High Z
Program	V _{IL}	V _{IL}	V _{IL}	X	V _{PP}	V _{CC}	O ₀
Verify	V _{IL}	V _{IL}	V _{PP}	X	V _{PP}	V _{CC}	O ₀ -O ₇
Program Inhibit	V _{IL}	X	X	X	V _{PP}	V _{CC}	High Z
Intelligent Identifier	V _{IL}	V _{IL}	V _{PP}	V _{PP}	V _{CC}	V _{CC}	Code
Intelligent Programming	V _{IL}	V _{IL}	V _{IL}	X	V _{PP}	V _{CC}	O ₀

1. X can be V_{IH} or V_{IL}
2. V_{HH} = 12.0V ± 0.5V

*HMOS is a patented process of Intel Corporation

Figure 5.9 Specifications for the Intel 2764 8K-byte UV EPROM. (Courtesy of Intel Corporation.)

Figure 2. Pin Configurations

PIN NAMES

A ₀ -A ₁₇	ADDRESSES
CE	CHIP ENABLE
OE	OUTPUT ENABLE
O ₀ -O ₇	OUTPUTS
PGM	PROGRAM
N.C.	NO CONNECT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

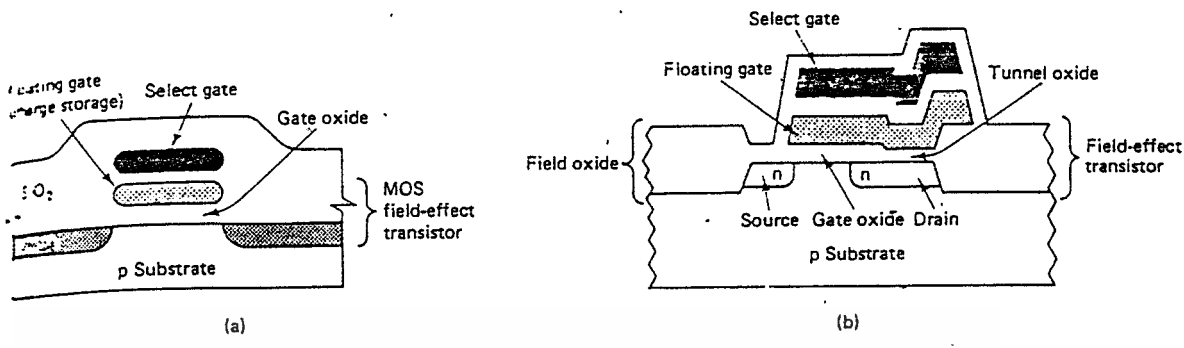
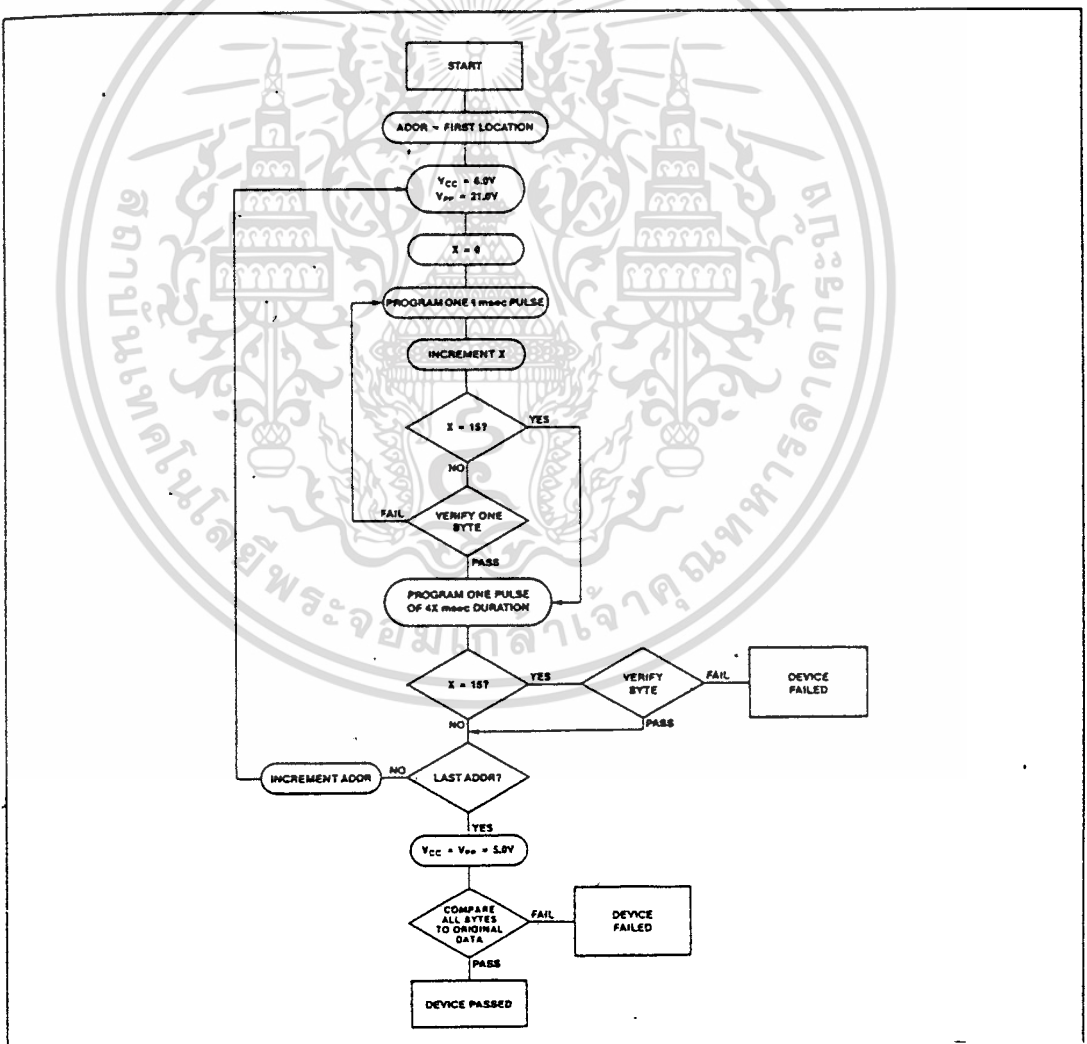


Figure 5.10 (a) Basic UV-EPROM cell structure. A logic 0 is stored by trapping charge on the floating gate electrode. (b) The E²PROM has a thin tunnel oxide covering the drain diffusion of the MOS transistor. Electrons are able to “tunnel” through this thin oxide to or from the floating gate. In this way, programming and erasure are both done electrically. (Courtesy of Intel Corporation.)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC14042B

QUAD LATCH

The MC14042B quad latch is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. Each latch has a separate data input, but all four latches share a common clock. The clock polarity (high or low) used to strobe data through the latches can be reversed using the polarity input. Information present at the data input is transferred to outputs Q and Q̄ during the clock level which is determined by the polarity input. When the polarity input is in the logic "0" state, data is transferred during the low clock level, and when the polarity input is in the logic "1" state the transfer occurs during the high clock level.

- Buffered Data Inputs
- Common Clock
- Positive or Negative Edge Clocked
- Q and Q̄ Outputs
- Double Diode Input Protection
- No Limit on Clock Rise or Fall Times
- Quiescent Current = 2.0 nA/package typical @ 5 Vdc
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range.

CMOS SSI

(LOW-POWER COMPLEMENTARY MOS)

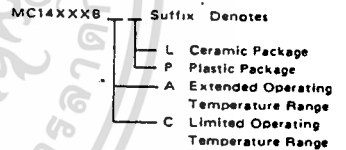
QUAD LATCH



L SUFFIX
CERAMIC PACKAGE
CASE 620

P SUFFIX
PLASTIC PACKAGE
CASE 648

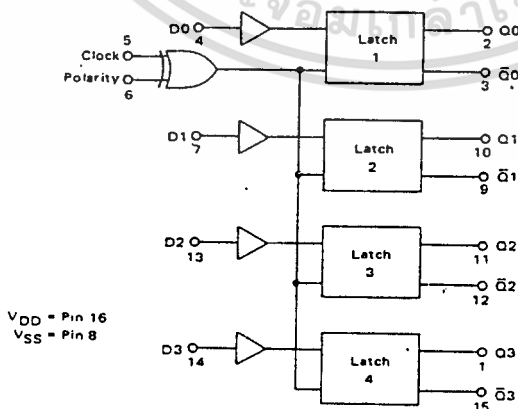
ORDERING INFORMATION



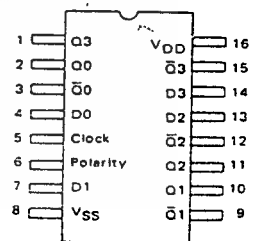
MAXIMUM RATINGS (Voltages referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V _{DD}	-0.5 to +18	Vdc
Input Voltage, All Inputs	V _{in}	-0.5 to V _{DD} + 0.5	Vdc
DC Current Drain per Pin	I	10	mAdc
Operating Temperature Range - AL Device	T _A	-55 to +125	°C
CL/CP Device		-40 to +85	
Storage Temperature Range	T _{stg}	-65 to +150	°C

LOGIC DIAGRAM



PIN ASSIGNMENT



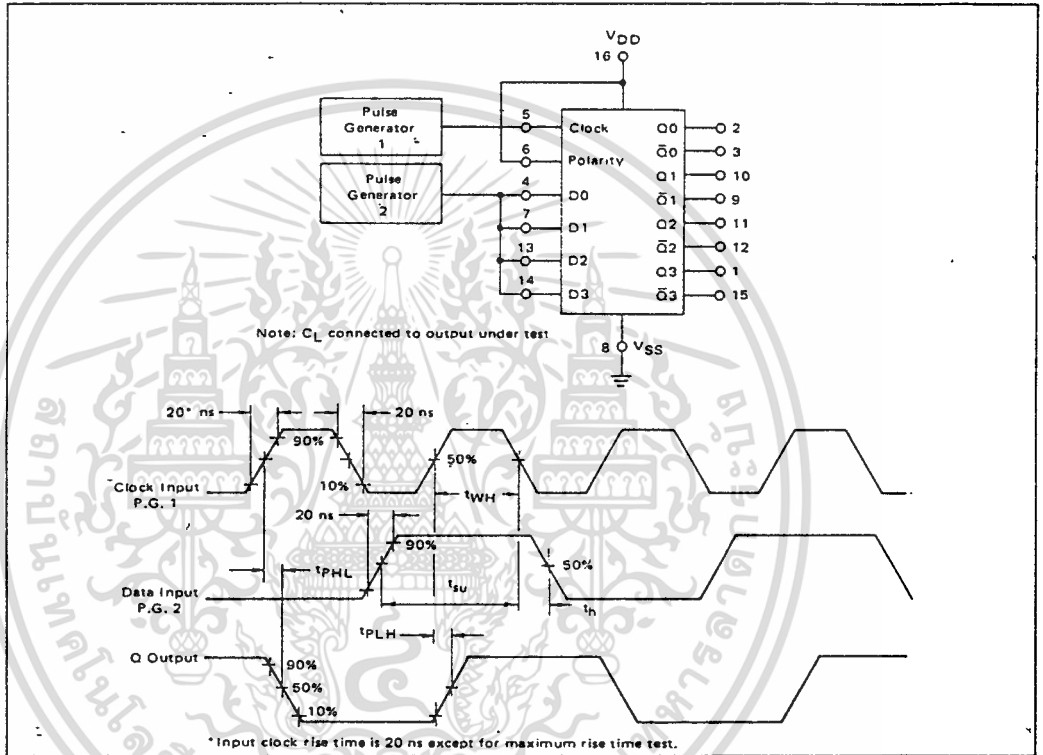
TRUTH TABLE

CLOCK	POLARITY	Q
0	0	Data
1	0	Latch
1	1	Data
1	1	Latch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14042B

FIGURE 2 – AC TEST CIRCUIT AND TIMING DIAGRAM
(Clock to Output)



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be constrained to the range $V_{SS} < (V_{in} \text{ or } V_{out}) < V_{DD}$.
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**HIGH-SPEED
CMOS LOGIC**

**TYPES SN54HC4060, SN74HC4060
ASYNCHRONOUS 14-STAGE BINARY COUNTERS
AND OSCILLATORS**

D2684, DECEMBER 1982—REVISED MARCH 1984

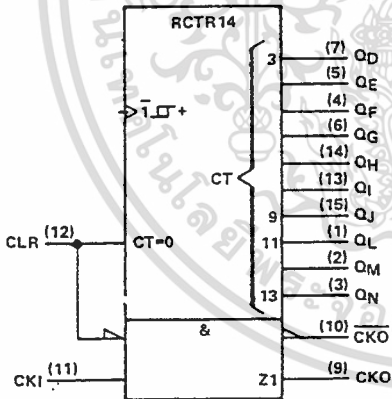
- Allows Design of Either RC or Crystal Oscillator Circuits
- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

Description

The 'HC4060 consists of an oscillator section and 14 ripple-carry binary counter-stages. The oscillator configuration allows design of either RC or crystal oscillator circuits. A high-to-low transition on the clock input increments the counter. A high level at CLR disables the oscillator (\overline{CKO} goes high and \overline{CKO} goes low) and resets the counter to zero (all Q outputs low).

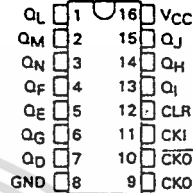
The SN54HC4060 is characterized for operation over the full military temperature range of -55°C to 125°C . The SN74HC4060 is characterized for operation from -40°C to 85°C .

Logic symbol

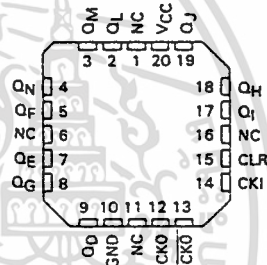


Pin numbers shown are for J and N packages.

SN54HC4060 . . . J PACKAGE
SN74HC4060 . . . J OR N PACKAGE
(TOP VIEW)



SN54HC4060 . . . FH OR FK PACKAGE
SN74HC4060 . . . FH OR FN PACKAGE
(TOP VIEW)

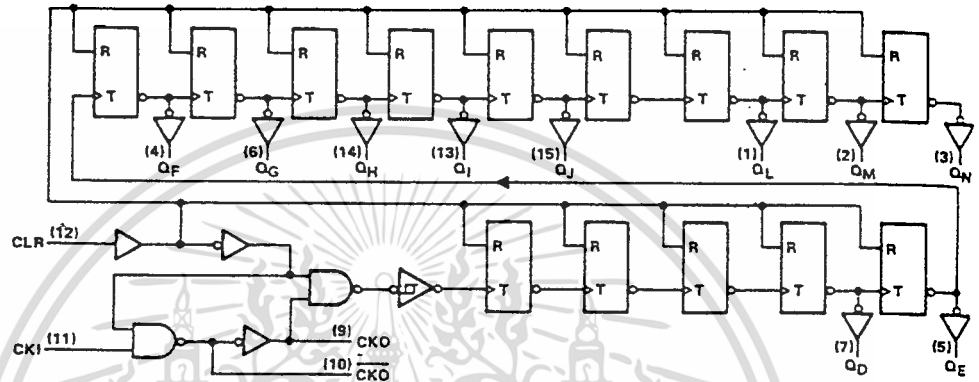


NC—No internal connection

3
HCMOS DEVICES

**TYPES SN54HC4060, SN74HC4060
ASYNCHRONOUS 14-STAGE BINARY COUNTERS
AND OSCILLATORS**

logic diagram (positive logic)



Pin numbers shown are for J and N packages.

maximum ratings, recommended operating conditions, and electrical characteristics
See Table IV, page 2-10.

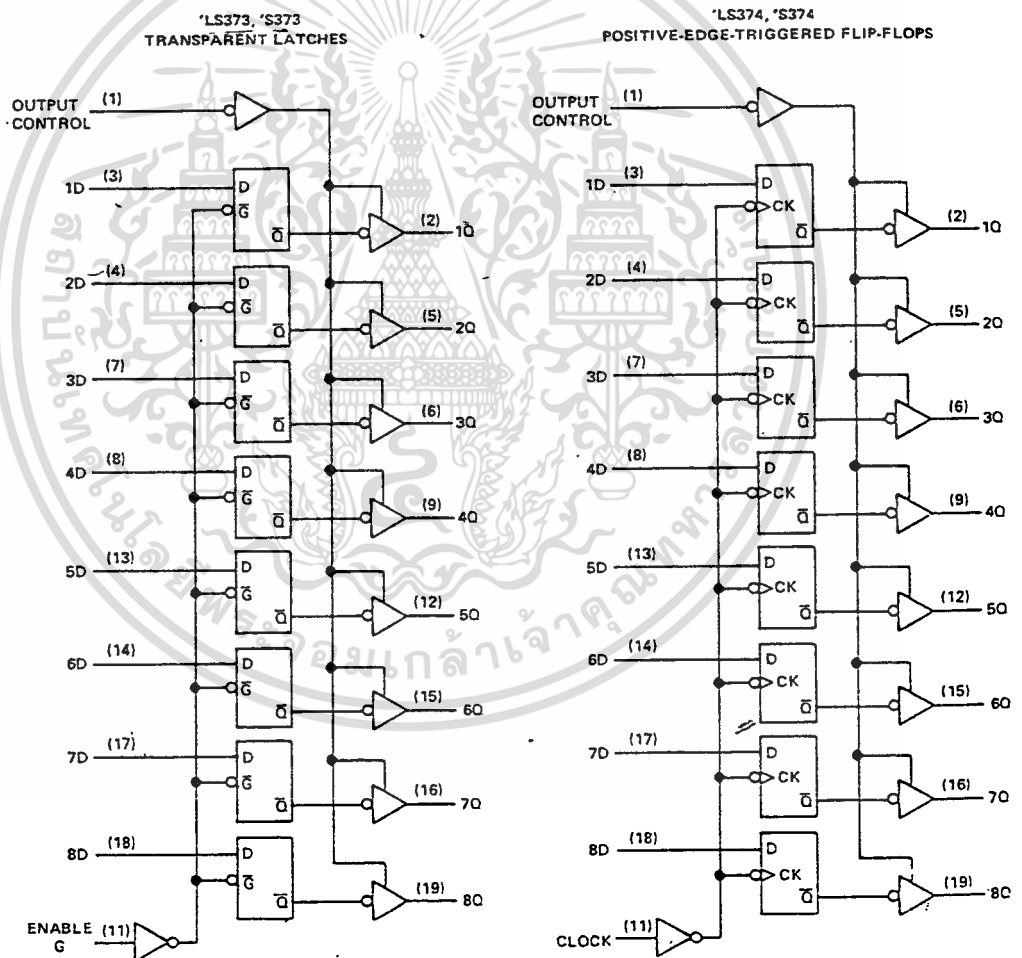
**TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D-TYPE TRANSPARENT LATCHES AND
EDGE-TRIGGERED FLIP-FLOPS**

description (continued)

The eight flip-flops of the 'LS374 and 'S374 are edge-triggered D-type flip-flops. On the positive transition of the clock, the Q outputs will be set to the logic states that were setup at the D inputs.

Schmitt-trigger buffered inputs at the enable/clock lines simplify system design as ac and dc noise rejection is improved by typically 400 mV due to the input hysteresis. A buffered output control input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or a high-impedance state. In the high-impedance state the outputs neither load nor drive the bus lines significantly.

The output control does not affect the internal operation of the latches or flip-flops. That is, the old data can be retained or new data can be entered even while the outputs are off.



TTL
MSI

TYPES SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

BULLETIN NO: DL-S 7712471, OCTOBER 1976—REVISED AUGUST 1977

- Bi-directional Bus Transceiver in a High-Density 20-Pin Package
- 3-State Outputs Drive Bus Lines Directly
- P-N-P Inputs Reduce D-C Loading on Bus Lines
- Hysteresis at Bus Inputs Improve Noise Margins
- Typical Propagation Delay Times, Port-to-Port . . . 8 ns
- Typical Enable/Disable Times . . . 17 ns

TYPE	I _{OL} (SINK CURRENT)	I _{OH} (SOURCE CURRENT)
SN54LS245	12 mA	-12 mA
SN74LS245	24 mA	-15 mA

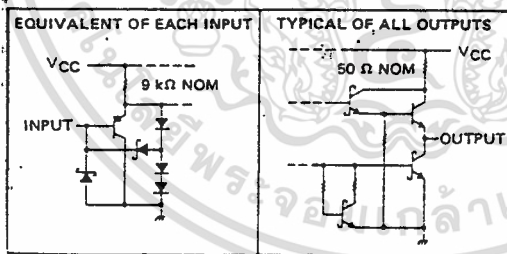
description

These octal bus transceivers are designed for asynchronous two-way communication between data buses. The control function implementation minimizes external timing requirements.

The device allows data transmission from the A bus to the B bus or from the B bus to the A bus depending upon the logic level at the direction control (DIR) input. The enable input (\bar{G}) can be used to disable the device so that the buses are effectively isolated.

The SN54LS245 is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74LS245 is characterized for operation from 0°C to 70°C.

schematics of inputs and outputs



FUNCTION TABLE

ENABLE \bar{G}	DIRECTION CONTROL DIR	OPERATION
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

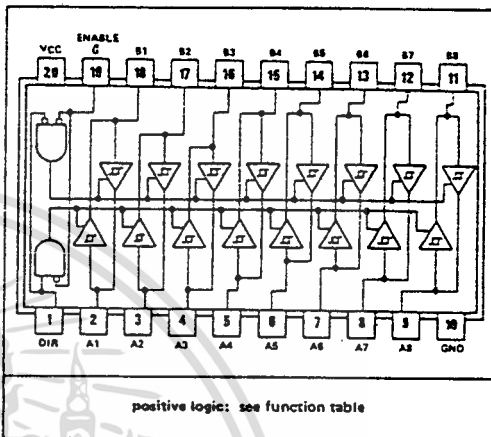
H = high level, L = low level, X = irrelevant

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V _{CC} (see Note 1)	7 V
Input voltage	7 V
Operating free-air temperature range: SN54LS245	-55°C to 125°C
SN74LS245	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

SN54LS245 . . . J PACKAGE
SN74LS245 . . . J OR N PACKAGE
(TOP VIEW)

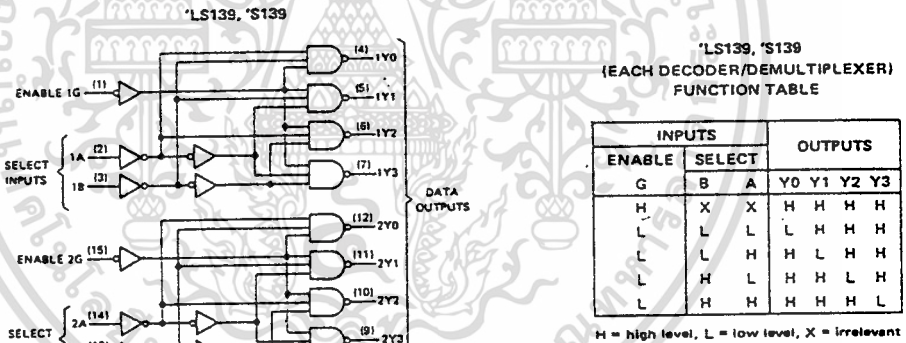
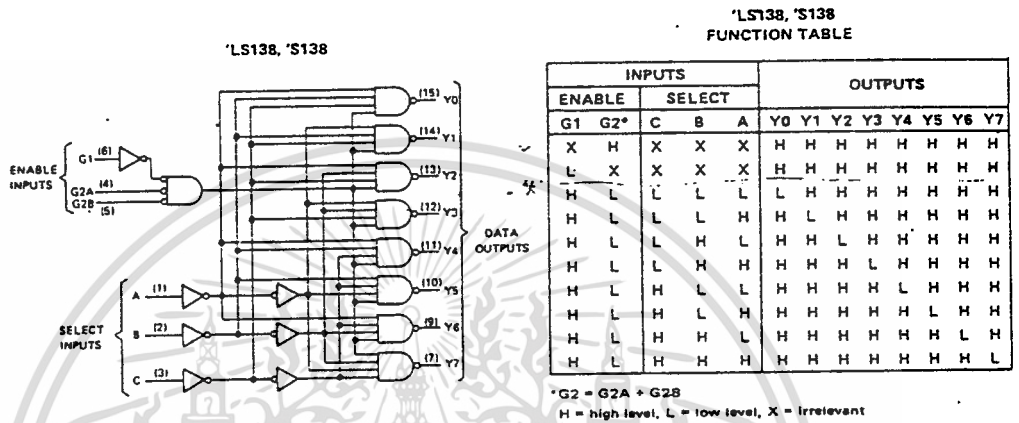


positive logic: see function table

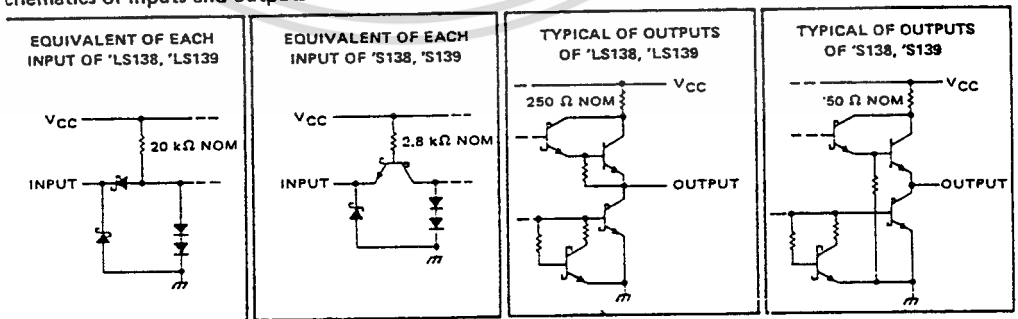
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54LS138, SN54S138, SN54LS139, SN54S139
SN74LS138, SN74S138, SN74LS139, SN74S139
DECODERS/DEMULTIPLEXERS

functional block diagrams and logic



chematics of inputs and outputs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TTL
MSI

TYPES SN5490A, SN5492A, SN5493A, SN54L90, SN54L92, SN54LS90, SN54LS92, SN54LS93, SN7490A, SN7492A, SN7493, SN74L90, SN74L93, SN74LS90, SN74LS92, SN74LS93
DECADE, DIVIDE-BY-TWELVE, AND BINARY COUNTER

BULLETIN NO. DL-S 7611807, MARCH 1974—REVISED OCTOBER 1974

'90A, 'L90, 'LS90 . . . DECADE COUNTERS

'92A, 'LS92 . . . DIVIDE-BY-TWELVE COUNTERS

'93A, 'L93, 'LS93 . . . 4-BIT BINARY COUNTERS

SN54', SN54LS' . . . J OR W PACKAGE
SN54L' . . . J OR T PACKAGE
SN54', SN74L', SN74LS' . . . J OR N PACKAGE

TYPES	TYPICAL POWER DISSIPATION
'90A	145 mW
'L90	20 mW
'LS90	45 mW
'92A, '93A	130 mW
'LS92, 'LS93	45 mW
'L93	16 mW

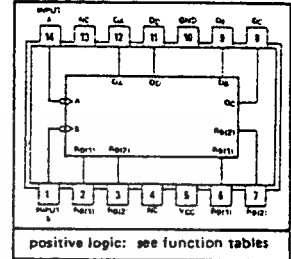
description

Each of these monolithic counters contains four master-slave flip-flops and additional gating to provide a divide-by-two counter and a three-stage binary counter for which the count cycle length is divide-by-five for the '90A, 'L90, and 'LS90, divide-by-six for the '92A and 'LS92, and divide-by-eight for the '93A, 'L93, and 'LS93.

All of these counters have a gated zero reset and the '90A, 'L90, and 'LS90 also have gated set-to-nine inputs for use in BCD nine's complement applications.

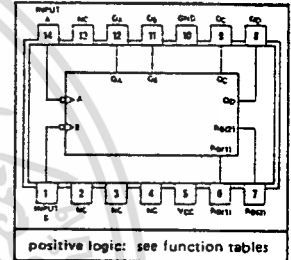
To use their maximum count length (decade, divide-by-twelve, or four-bit binary) of these counters, the B input is connected to the Q_A output. The input count pulses are applied to input A and the outputs are as described in the appropriate function table. A symmetrical divide-by-ten count can be obtained from the '90A, 'L90, or 'LS90 counters by connecting the Q_D output to the A input and applying the input count to the B input which gives a divide-by-ten square wave at output Q_A.

'90A, 'L90, 'LS90 (TOP VIEW)



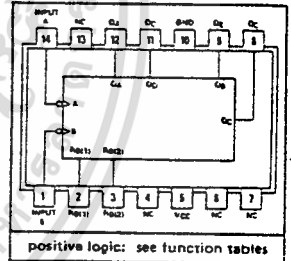
positive logic: see function tables

'92A, 'LS92 (TOP VIEW)



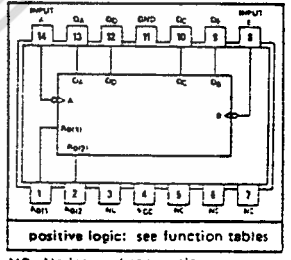
positive logic: see function tables

'93A, 'LS93 (TOP VIEW)



positive logic: see function tables

'L93 (TOP VIEW)



positive logic: see function tables

NC—No internal connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

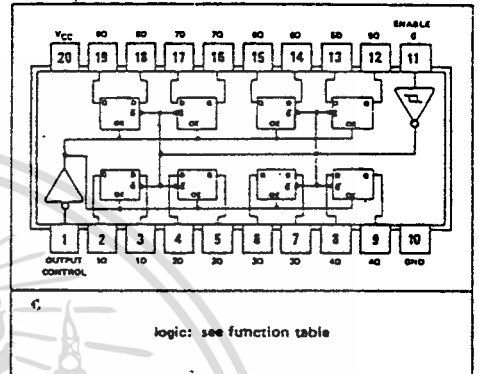
TTL
MSI

TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D-TYPE TRANSPARENT LATCHES AND
EDGE-TRIGGERED FLIP-FLOPS

BULLETIN NO. DL-S 7712350, OCTOBER 1976—REVISED AUGUST 1977

- Choice of 8 Latches or 8 D-Type Flip-Flops In a Single Package
- 3-State Bus-Driving Outputs
- Full Parallel-Access for Loading
- Buffered Control Inputs
- Clock/Enable Input Has Hysteresis to Improve Noise Rejection
- P-N-P Inputs Reduce D-C Loading on Data Lines ('S373 and 'S374)
- SN54LS363 and SN74LS364 Are Similar But Have Higher V_{OH} For MOS Interface

SN54LS373, SN54S373 ... J PACKAGE
SN74LS373, SN74S373 ... J OR N PACKAGE
(TOP VIEW)



'LS373, 'S373
FUNCTION TABLE

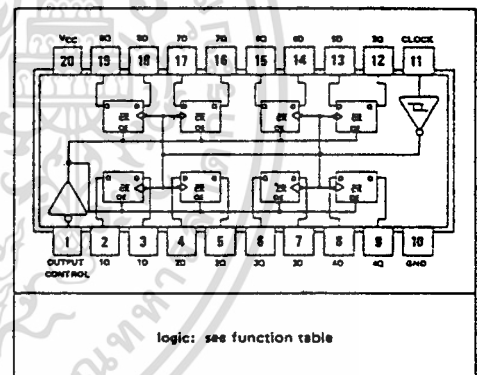
OUTPUT CONTROL	ENABLE G	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

'LS374, 'S374
FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

See explanation of function tables on page 3-8.

SN54LS374, SN54S374 ... J PACKAGE
SN74LS374, SN74S374 ... J OR N PACKAGE
(TOP VIEW)



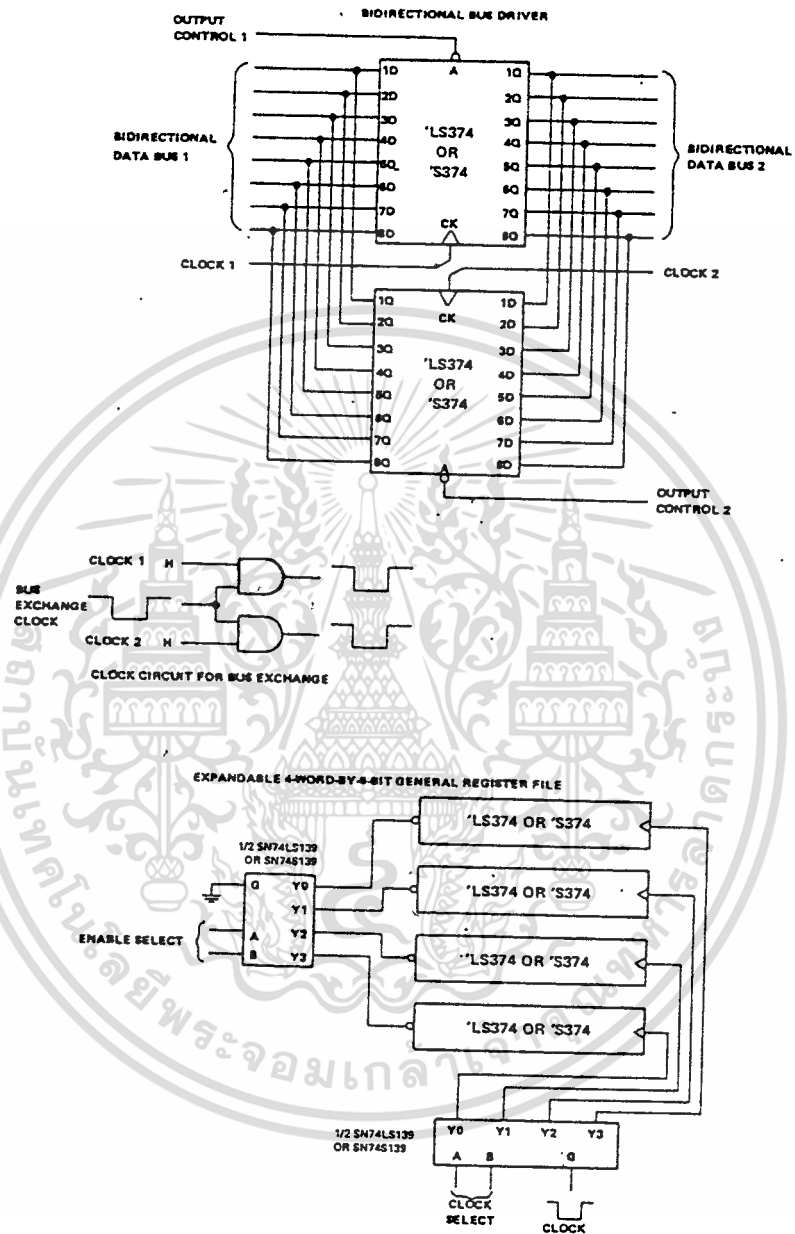
Description

These 8-bit registers feature totem-pole three-state outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance third state and increased high-logic-level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches of the 'LS373 and 'S373 are transparent D-type latches meaning that while the enable (G) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was setup.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 4 : Crosstalk Measurements.

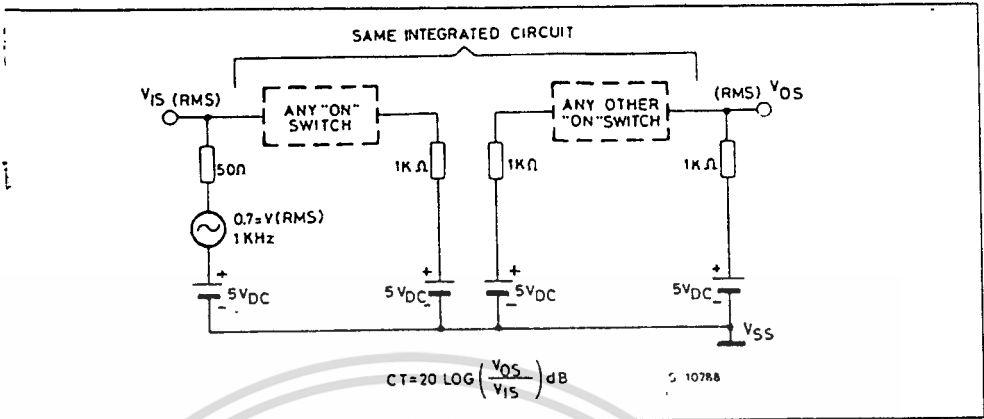


Figure 5 : Propagation Delay Time and Waveforms (strobe to signal output switch Turn-ON or Turn-OFF).

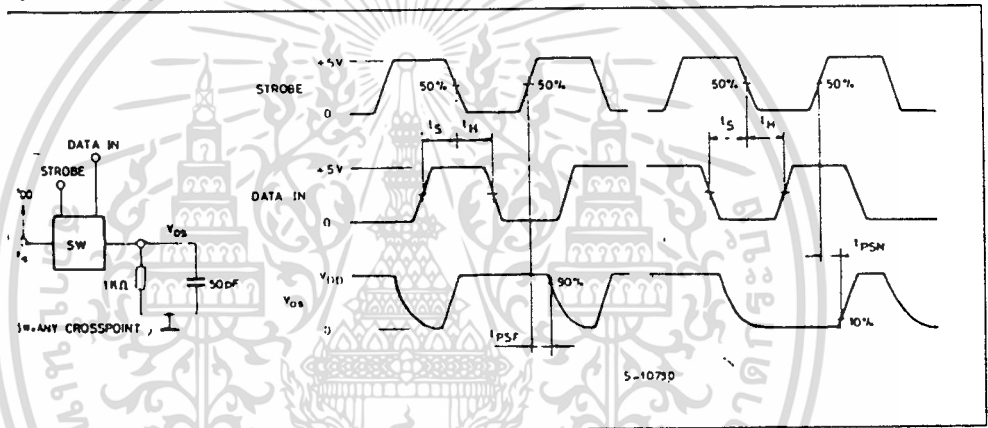
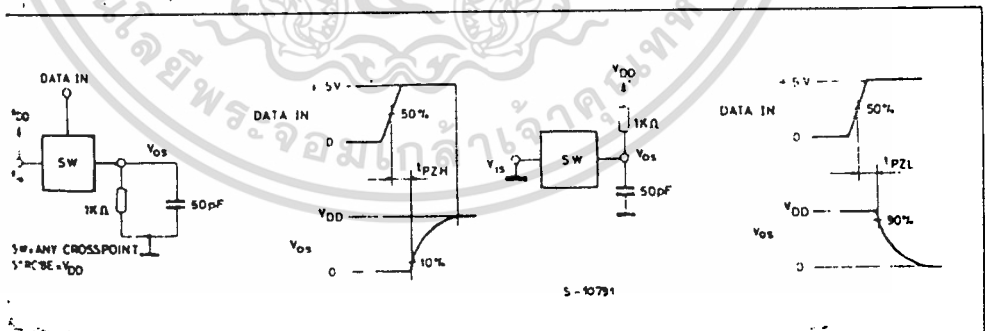


Figure 6 : Propagation Delay Time and Waveforms (data-in signal output, switch Turn-ON to high or low level).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9 : Propagation Delay Time and Waveforms (reset to output delay).

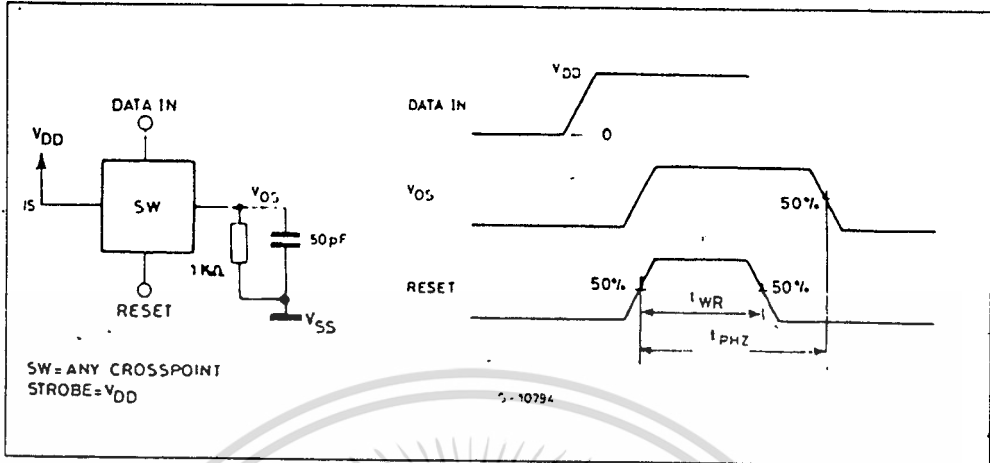
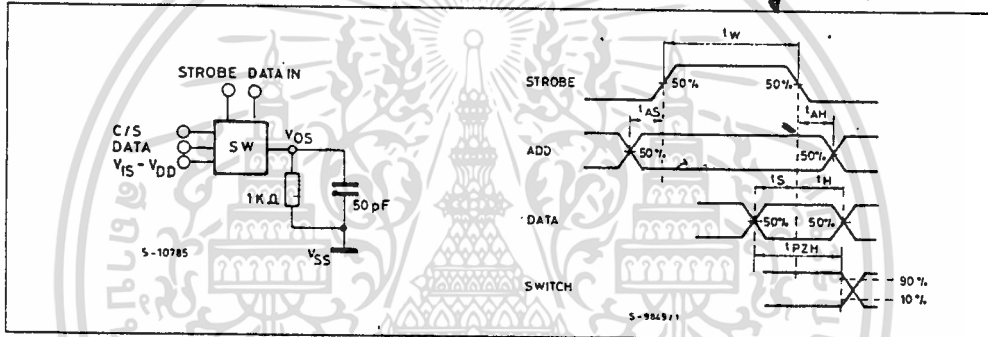


Figure 10 : Propagation Delay Time and Waveforms (Strobe and C/S to signal out switch).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 11 : Typical R_{ON} versus V_{IS} .

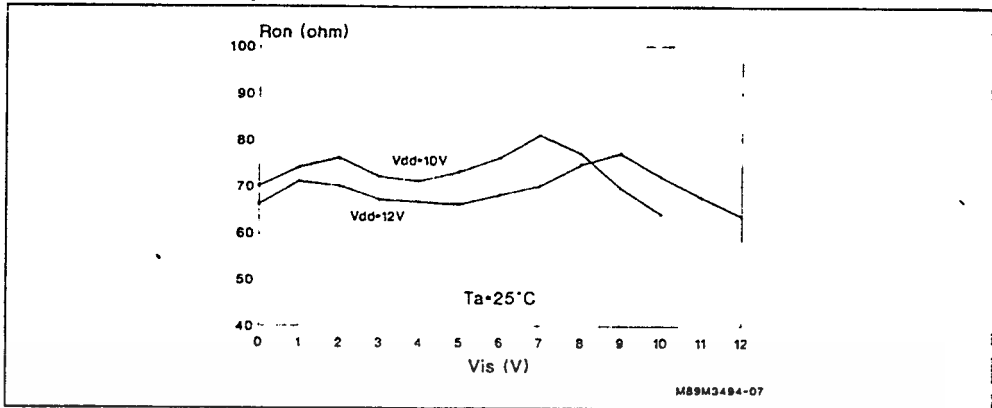


Figure 12 : Peak to Peak Voltage Capability versus Total Harmonic Distortion.

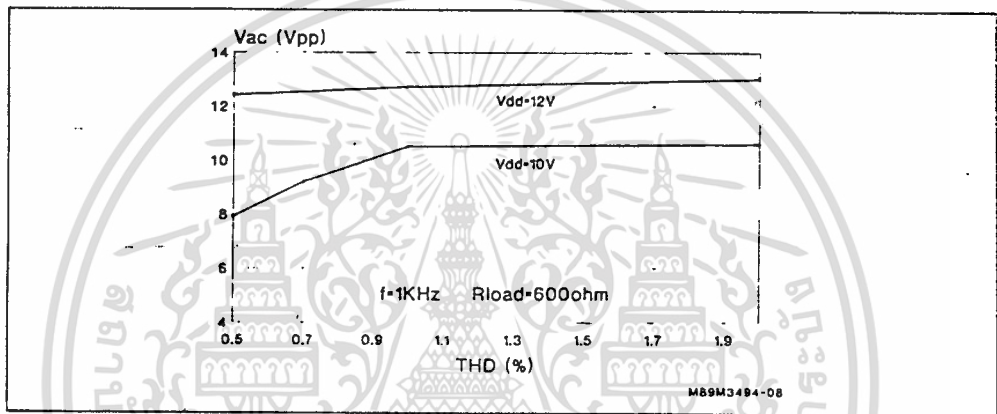
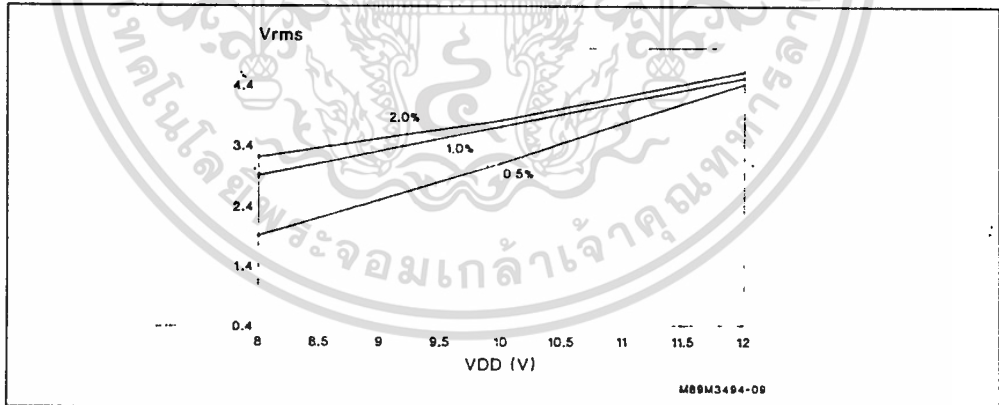


Figure 13 : V_{RMS} Capability versus V_{DD} .



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DYNAMIC ELECTRICAL CHARACTERISTICS ($T_{amb} = 25\text{ }^{\circ}\text{C}$, $C_L = 50\text{ pF}$ all input square wave rise and fall times = 10 ns, $V_{DD} = 10\text{ V}$)

CROSSPOINTS

Symbol	Parameter	Test Conditions				Value			Unit
		Note	f_q (KHz)	R_h (K Ω)	V_{is} (Vpp)	Min.	Typ.	Max.	
t_{PHL} , t_{PLH}	Propagation Delay Time (switch ON) Signal Input to Output	Fig. 2		1	2		30	100	ns
	Frequency Response (any switch ON) $20 \log (V_{OS}/V_{IS}) = -3\text{ dB}$	$C_L = 3\text{ pF}$		0.081	2		50		MHz
	Sine Wave Distortion		1	0.6	8			1	%
	Feed Through (any switches OFF)	Fig. 3	10	1	2	-80			dB
	Frequency For Signal Crosstalk Attenuation of 40 dB Attenuation of 110 dB	Fig. 4		1	2	1 5			MHz KHz
C	Capacitance X_n to Ground						15		pF
	V_n to Ground		1000		0.1		15		
	Feed Through						0.4		
C	Capacitance Logic Input to Ground		1000		0.1		5		pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATIONS

The figures 14, 15 and 16 show the system configuration for expanded matrices (16 x 16, 8 x 64, 32 x 32).

Figure 14 : (16 x 16 non blocking matrix).

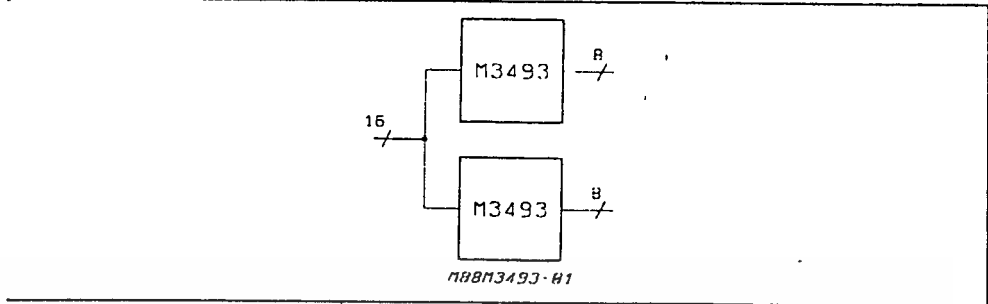


Figure 15 : (8 x 64 matrix).

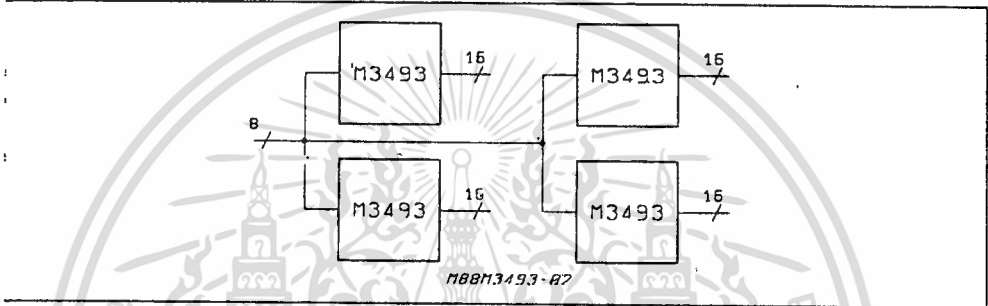
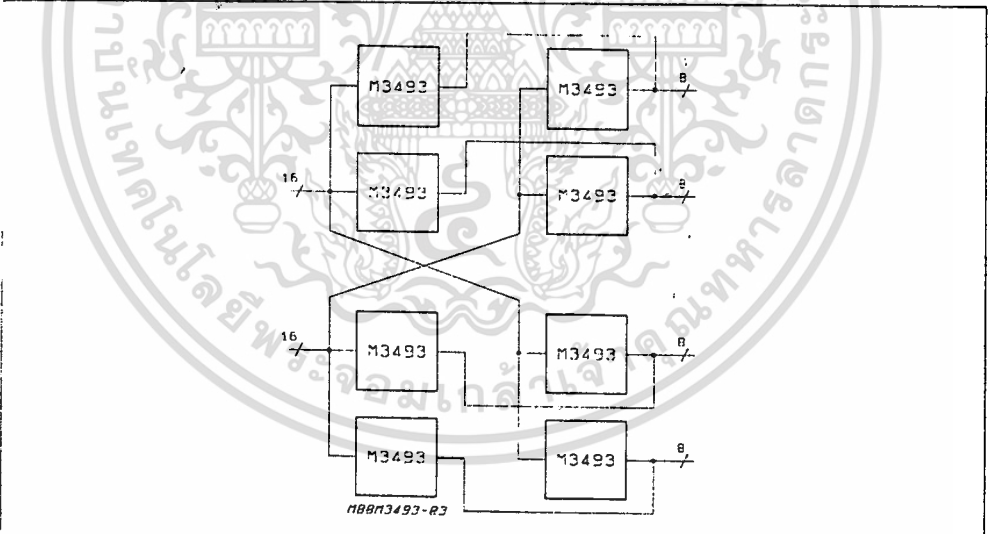


Figure 16 : (32 x 32 non blocking matrix).



TEST CIRCUITS

Figure 1 : R_{ON} Measurement.

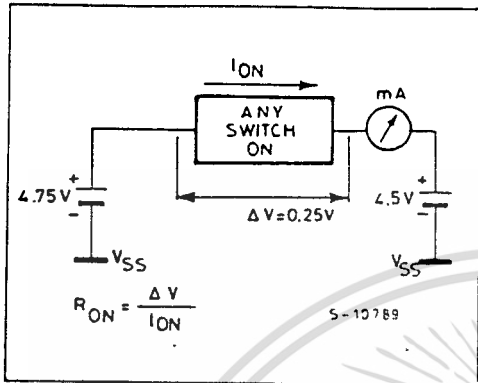


Figure 2 : Propagation Delay Time and Waveforms (signal input to signal output switch ON).

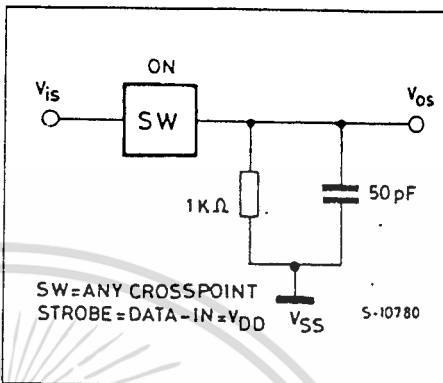


Figure 3 : Off Isolation Measurement (Feed through).

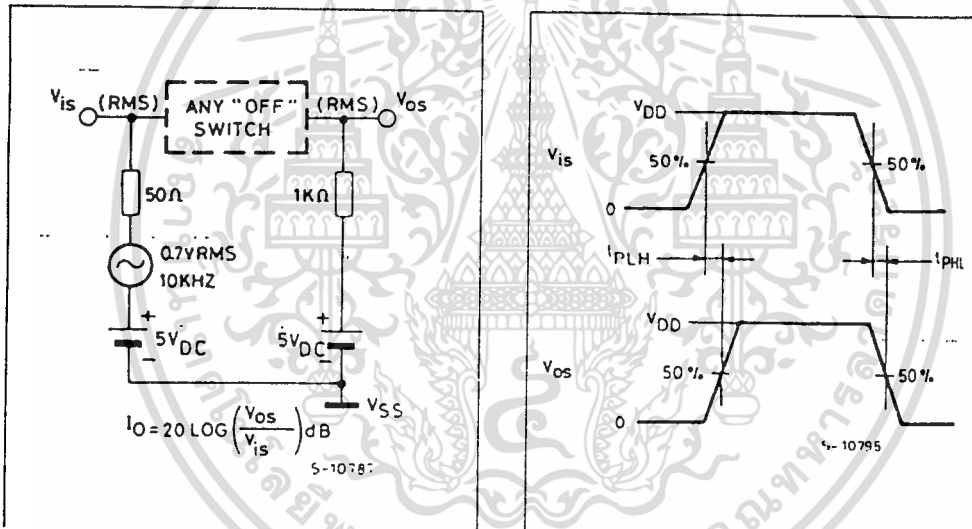


Figure 7 : Propagation Delay Time and Waveforms (address to signal output switch Turn-ON or Turn-OFF).

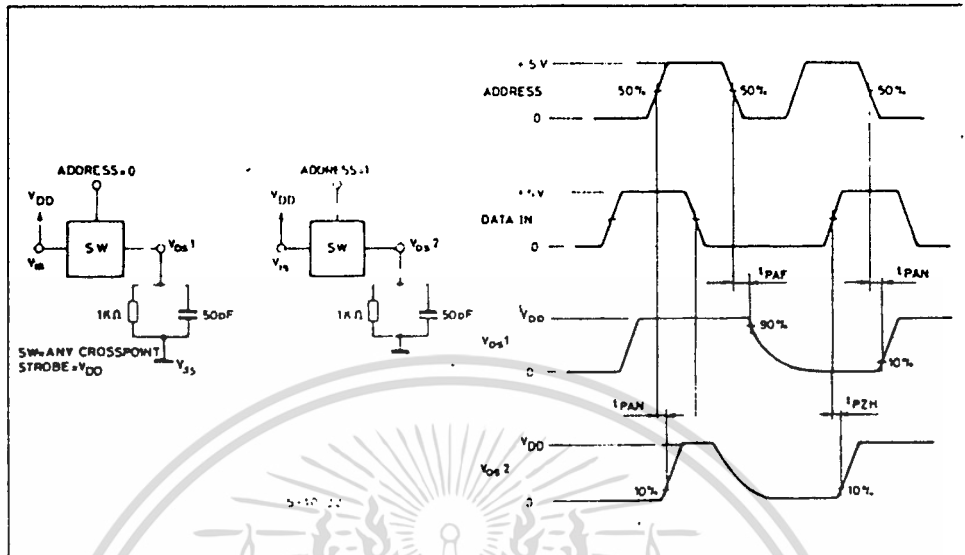
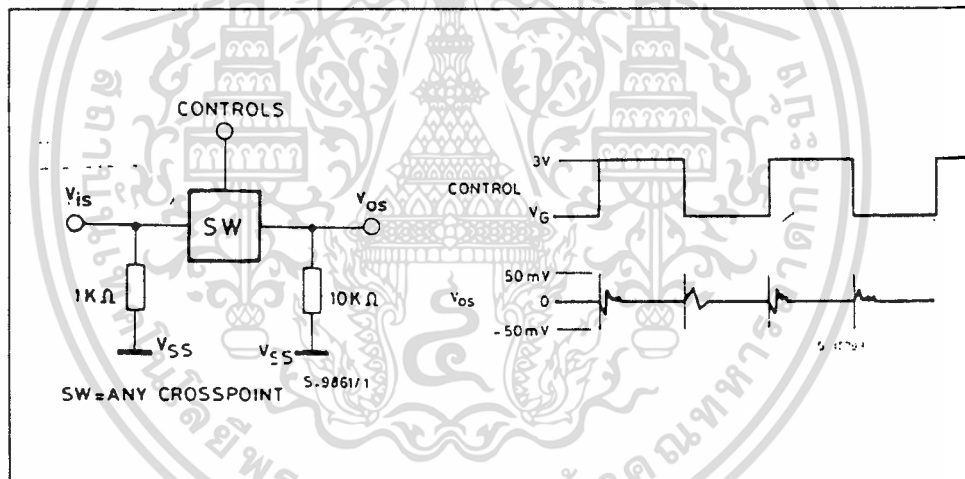


Figure 8 : Waveforms for Crosstalk (control input to signal output).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DYNAMIC ELECTRICAL CHARACTERISTICS (continued)

CONTROLS

Symbol	Parameter	Test Conditions		See Fig.	Value			Unit
		$V_{DD} = 10\text{ V}$			Min.	Typ.	Max.	
t_{PSN}	Propagation Delay Time Strobe to Output (switch turn-ON to high level)	$R_L = 1\text{ K}\Omega$	$C_L = 50\text{ pF}$	5		150	200	ns
t_{PZH}	Data-in to Output (turn-ON to high level)			6		150	200	ns
t_{PAN}	Address to Output (turn-ON to high level)			7		150	200	ns
t_{PSF}	Propagation Delay Time Strobe to Output (switch turn-OFF)			5		150	200	ns
t_{PZL}	Data-in to Output (turn-ON to low level)			6		150	200	ns
t_{PAF}	Address to Output (turn-OFF)			7		150	200	ns
t_S	Set-UP Time Data-in to Strobe			5, 10	20			ns
t_H	Hold time Data-in to Strobe			5, 10	120			ns
f_o	Switching Frequency					1		MHz
t_W	Strobe Pulse Width			10	100			ns
t_{WN}	Reset Pulse Width			9	150			ns
t_{PHZ}	Reset Turn-OFF to Output Delay			9		150	200	ns
t_{AS}	Address Set-UP Time Address to Strobe			10	20			ns
t_{AH}	Address Hold Time Address to Strobe			10	20			ns
	Control Crosstalk Data-in, Address, or Strobe to Output	Square Wave, $V_{IN} = 3\text{ V}$ Input		8		75		mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

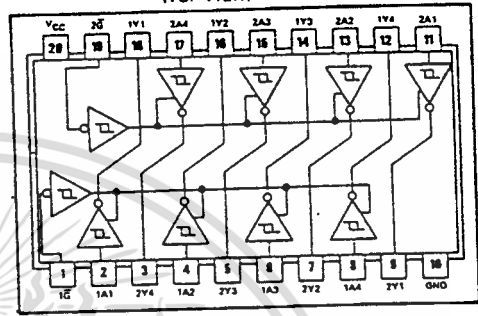
	Typical IOL (Sink Current)	Typical IOH (Source Current)	Typical Propagation Delay Times		Typical Enable/ Disable Times	Typical Power Dissipation (Enabled)	
			Inverting	Noninverting		Inverting	Noninverting
SN54LS'	12 mA	-12 mA	10.5 ns	12 ns	18 ns	130 mW	135 mW
SN74LS'	24 mA	-15 mA	10.5 ns	12 ns	18 ns	130 mW	135 mW
SN54S'	48 mA	-12 mA	4.5 ns	6 ns	9 ns	450 mW	538 mW
SN74S'	64 mA	-15 mA	4.5 ns	6 ns	9 ns	450 mW	538 mW

SN54LS240, SN54S240 ... J
SN74LS240, SN74S240 ... J OR N
(TOP VIEW)

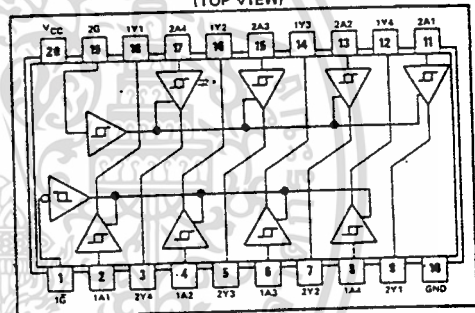
- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- P-N-P Inputs Reduce D-C Loading
- Hysteresis at Inputs Improves Noise Margins.

description

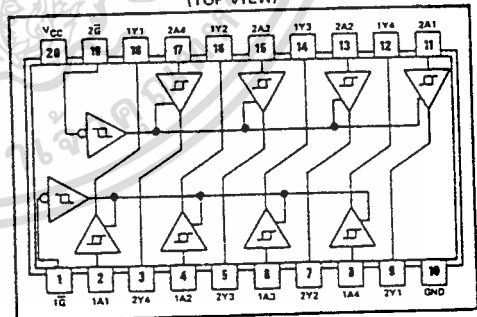
These octal buffers and line drivers are designed specifically to improve both the performance and density of three-state memory address drivers, clock drivers, and bus-oriented receivers and transmitters. The designer has a choice of selected combinations of inverting and noninverting outputs, symmetrical \bar{G} (active-low output control) inputs, and complementary G and \bar{G} inputs. These devices feature high fan-out, improved fan-in, and 400-mV noise-margin. The SN74LS' and SN74S' can be used to drive terminated lines down to 133 ohms.



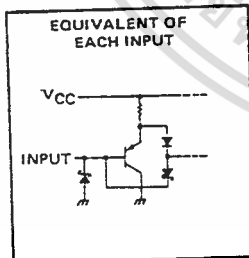
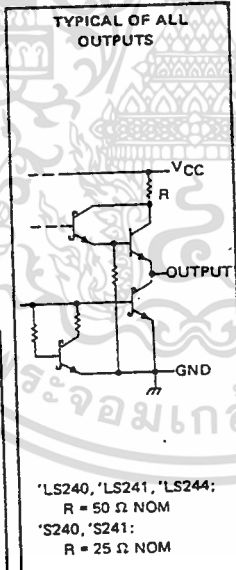
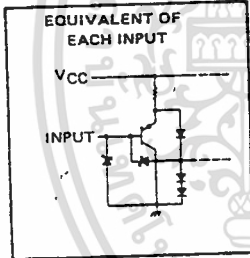
SN54LS241, SN54S241 ... J
SN74LS241, SN74S241 ... J OR N
(TOP VIEW)



SN54LS244 ... J
SN74LS244 ... J OR N
(TOP VIEW)



schematics of inputs and outputs



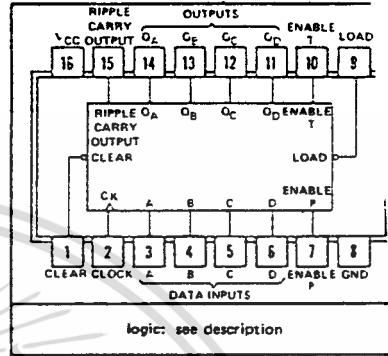
TTL
MSI

TYPES SN54160 THRU SN54163, SN54LS160A THRU SN54LS163
SN54S162, SN54S163, SN74160 THRU SN74163
SN74LS160A THRU SN74LS163A, SN74S162, SN74S163
SYNCHRONOUS 4-BIT COUNTERS
BULLETIN NO. DLS-7711385, OCTOBER 1976—REVISED AUGUST 1977

'160, '161, 'LS160A, 'LS161A . . . SYNCHRONOUS COUNTERS WITH DIRECT CLEAR
'162, '163, 'LS162A, 'LS163A, 'S162, 'S163 . . . FULLY SYNCHRONOUS COUNTERS

- Internal Look-Ahead for Fast Counting
- Carry Output for n-Bit Cascading
- Synchronous Counting
- Synchronously Programmable
- Load Control Line
- Diode-Clamped Inputs

SERIES 54', 54LS', 54S' . . . J OR W PACKAGE
SERIES 74', 74LS', 74S' . . . J OR N PACKAGE
(TOP VIEW)



TYPE	TYPICAL PROPAGATION TIME, CLOCK TO Q OUTPUT	TYPICAL MAXIMUM CLOCK FREQUENCY	TYPICAL POWER DISSIPATION
'160 thru '163	14 ns	32 MHz	305 mW
'LS160A thru 'LS163A	14 ns	32 MHz	93 mW
'S162 and 'S163	9 ns	70 MHz	475 mW

description

These synchronous, presettable counters feature an internal carry look-ahead for application in high-speed counting designs. The '160, '162, 'LS160A, 'LS162A, and 'S162 are decade counters and the '161, '163, 'LS161A, 'LS163A, and 'S163 are 4-bit binary counters. Synchronous operation is provided by having all flip-flops clocked simultaneously; that the outputs change coincident with each other when so instructed by the count-enable inputs and internal gain. This mode of operation eliminates the output counting spikes that are normally associated with asynchronous (ripple clock) counters. A buffered clock input triggers the four flip-flops on the rising (positive-going) edge of the clock input waveform.

These counters are fully programmable; that is, the outputs may be preset to either level. As presetting is synchronous, setting up a low level at the load input disables the counter and causes the outputs to agree with the setup data after the next clock pulse regardless of the levels of the enable inputs. Low-to-high transitions at the load input of the '160 thru '163 should be avoided when the clock is low if the enable inputs are high at or before the transition. This restriction is not applicable to the 'LS160A thru 'LS163A or 'S162 or 'S163. The clear function for the '160, '161, 'LS160A, and 'LS161A is asynchronous and a low level at the clear input sets all four of the flip-flop outputs low regardless of the levels of clock, load, or enable inputs. The clear function for the '162, '163, 'LS162A, 'LS163A, 'S162, and 'S163 is synchronous and a low level at the clear input sets all four of the flip-flop outputs low after the next clock pulse, regardless of the levels of the enable inputs. This synchronous clear allows the count length to be modified easily as decoding the maximum count desired can be accomplished with one external NAND gate. The gate output is connected to the clear input to synchronously clear the counter to 0000 (LLLL). Low-to-high transitions at the clear input of the '162 and '163 should be avoided when the clock is low if the enable and load inputs are high at or before the transition.

The carry look-ahead circuitry provides for cascading counters for n-bit synchronous applications without additional gating. Instrumental in accomplishing this function are two count-enable inputs and a ripple carry output. Both count-enable inputs (P and T) must be high to count, and input T is fed forward to enable the ripple carry output. The ripple carry output thus enabled will produce a high-level output pulse with a duration approximately equal to the high-level portion of the QA output. This high-level overflow ripple carry pulse can be used to enable successive cascaded stages. High-to-low-level transitions at the enable P or T inputs of the '160 thru '163 should occur only when the clock input is high. Transitions at the enable P or T inputs of the 'LS160A thru 'LS163A or 'S162 and 'S163 are allowed regardless of the level of the clock input.

'LS160A thru 'LS163A, 'S162 and 'S163 feature a fully independent clock circuit. Changes at control inputs (enable P or T, or clear) that will modify the operating mode have no effect until clocking occurs. The function of the counter (whether enabled, disabled, loading, or counting) will be dictated solely by the conditions meeting the stable setup and hold times.

The 'LS160A thru 'LS163A are completely new designs. Compared to the original 'LS160 thru 'LS163, they feature 0-nanosecond minimum hold time and reduced input currents I_{IH} and I_{IL}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54HC4060, SN74HC4060
ASYNCHRONOUS 14-STAGE BINARY COUNTERS
AND OSCILLATORS

switching requirements over recommended operating free-air temperature range (unless otherwise noted)

	VCC	TA = 25°C		SN54HC4060		SN74HC4060		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	
Clock frequency	2 V	0	5.5	0	3.7	0	4.3	MHz
	4.5 V	0	28	0	19	0	22	
	6 V	0	33	0	22	0	25	
Pulse duration	CKI high or low	2 V	90	135		115		ns
		4.5 V	18	27		23		
		6 V	15	23		20		
	CLR high	2 V	90	135		115		ns
		4.5 V	18	27		23		
		6 V	15	23		20		
Setup time, CLR inactive before CKI †	2 V	160		240		200		ns
	4.5 V	32		48		40		
	6 V	27		41		34		

switching characteristics over recommended operating free-air temperature range (unless otherwise noted), CL = 50 pF (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	VCC	TA = 25°C			SN54HC4060		SN74HC4060		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
fmax			2 V	5.5	10		3.7		4.3		MHz
			4.5 V	28	45		19		22		
			6 V	33	53		22		25		
tpd	CKI	QD	2 V	240	490		735		615		ns
			4.5 V	58	98		147		123		
			6 V	42	83		125		105		
tPHL	CLR	Any Q	2 V	66	140		210		175		ns
			4.5 V	18	28		42		35		
			6 V	14	24		36		30		
tr		Any	2 V	28	75		110		95		ns
			4.5 V	8	15		22		19		
			6 V	6	13		19		16		

Cpd	Power dissipation capacitance	No load, TA = 25°C	88 pF typ
-----	-------------------------------	--------------------	-----------

NOTE 1: For load circuit and voltage waveforms, see page 1-14.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54LS245, SN74LS245

OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

REVISED AUGUST 1977

recommended operating conditions

PARAMETER	SN54LS245			SN74LS245			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-12			-15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS245			SN74LS245			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IH} High-level input voltage		2			2			V
V_{IL} Low-level input voltage			0.7			0.8		V
V_{IK} Input clamp voltage	$V_{CC} = \text{MIN}, I_I = -18 \text{ mA}$			-1.5			-1.5	V
Hysteresis ($V_{T+} - V_{T-}$) A or B input	$V_{CC} = \text{MIN}$	0.2	0.4		0.2	0.4		V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}, I_{OH} = -3 \text{ mA}$	2.4	3.4		2.4	3.4		V
	$V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}, I_{OH} = \text{MAX}$	2			2			V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}, I_{OL} = 12 \text{ mA}$			0.4			0.4	V
	$V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}, I_{OL} = 24 \text{ mA}$						0.5	V
I_{OZH} Off-state output current, high-level voltage applied	$V_{CC} = \text{MAX}, \bar{G} \text{ at } 2 \text{ V}$			10			10	μA
I_{OZL} Off-state output current, low-level voltage applied	$V_{CC} = \text{MAX}, \bar{G} \text{ at } 2 \text{ V}$			-200			-200	μA
I_I Input current at maximum input voltage	A or B			0.1			0.1	mA
	DIR or \bar{G}			0.1			0.1	mA
I_{IH} High-level input current	$V_{CC} = \text{MAX}, V_{IH} = 2.7 \text{ V}$			20			20	μA
I_{IL} Low-level input current	$V_{CC} = \text{MAX}, V_{IL} = 0.4 \text{ V}$			-0.2			-0.2	mA
I_{OS} Short-circuit output current†	$V_{CC} = \text{MAX}$	-40		-225	-40		-225	mA
I_{CC} Supply current	Total, outputs high		48	70		48	70	mA
	Total, outputs low		62	80		62	90	mA
	Outputs at Hi-Z		64	95		64	95	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

switching characteristics, $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH} Propagation delay time, low-to-high-level output	$C_L = 45 \text{ pF}, R_L = 667 \Omega, \text{ See Note 2}$		8	12	ns
t_{PHL} Propagation delay time, high-to-low-level output			8	12	ns
t_{PZL} Output enable time to low level			27	40	ns
t_{PZH} Output enable time to high level			25	40	ns
t_{PLZ} Output disable time from low level	$C_L = 5 \text{ pF}, R_L = 667 \Omega, \text{ See Note 2}$		15	25	ns
t_{PHZ} Output disable time from high level			15	25	ns

NOTE 2: Load circuit and waveforms are shown on page 3-11.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TYPES SN54LS240, SN54LS241, SN54LS244,
SN74LS240, SN74LS241, SN74LS244
BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS**

recommended operating conditions

PARAMETER	SN54LS ¹			SN74LS ¹			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC} (see Note 1)	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-12			-15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

NOTE 1: Voltage values are with respect to network ground terminal.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS [†]	SN54LS ¹			SN74LS ¹			UNIT		
		MIN	TYP [‡]	MAX	MIN	TYP [‡]	MAX			
V_{IH}	High-level input voltage	2			2			V		
V_{IL}	Low-level input voltage				0.7			V		
V_{IK}	Input clamp voltage	$V_{CC} = \text{MIN}, I_I = -18 \text{ mA}$			-1.5			V		
	Hysteresis ($V_{T+} - V_{T-}$)	$V_{CC} = \text{MIN}$			0.2, 0.4			V		
V_{OH}	High-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}, I_{OH} = -3 \text{ mA}$			2.4, 3.4			V		
		$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, V_{IL} = 0.5 \text{ V}, I_{OH} = \text{MAX}$			2			V		
V_{OL}	Low-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}$			0.4, 0.5			V		
		$I_{OL} = 12 \text{ mA}$			0.4			V		
		$I_{OL} = 24 \text{ mA}$			0.5			V		
I_{OZH}	Off-state output current, high-level voltage applied	$V_{CC} = \text{MAX}, V_{IH} = 2 \text{ V}, V_O = 2.7 \text{ V}$			20			μA		
I_{OZL}	Off-state output current, low-level voltage applied	$V_{CC} = \text{MAX}, V_{IL} = V_{IL \text{ max}}, V_O = 0.4 \text{ V}$			-20			μA		
I_I	Input current at maximum input voltage	$V_{CC} = \text{MAX}; V_I = 7 \text{ V}$			0.1			mA		
I_{IH}	High-level input current, any input	$V_{CC} = \text{MAX}, V_I = 2.7 \text{ V}$			20			μA		
I_{IL}	Low-level input current	$V_{CC} = \text{MAX}, V_{IL} = 0.4 \text{ V}$			-0.2			mA		
I_{OS}	Short-circuit output current [*]	$V_{CC} = \text{MAX}$			-40, -225, -40, -225			mA		
I_{CC}	Supply current	Outputs high	$V_{CC} = \text{MAX}$			13, 23, 13, 23			mA	
		Outputs low				26, 44, 26, 44				
		All outputs disabled	Outputs open				27, 46, 27, 46			
							29, 50, 29, 50			
					32, 54, 32, 54					

[†] For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

[‡] All typical values are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ \text{C}$.

^{*} Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

switching characteristics, $V_{CC} = 5 \text{ V}, T_A = 25^\circ \text{C}$

PARAMETER	TEST CONDITIONS	'LS240			'LS241, 'LS244			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
t_{PLH}	Propagation delay time, low-to-high-level output	9, 14			12, 18			ns
t_{PHL}	Propagation delay time, high-to-low-level output	12, 18			12, 18			ns
t_{PZL}	Output enable time to low level	20, 30			20, 30			ns
t_{PZH}	Output enable time to high level	15, 23			15, 23			ns
t_{PLZ}	Output disable time from low level	15, 25			15, 25			ns
t_{PHZ}	Output disable time from high level	10, 18			10, 18			ns

NOTE 2: Load circuit and voltage waveforms are shown on page 3-11.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. Characteristics

Z80A-CPU

T_A = 0°C to 70°C, V_{CC} = +5V ± 5%, Unless Otherwise Noted.

Signal	Symbol	Parameter	Min	Max	Unit	Test Condition
φ	t _c	Clock Period	.25	[12]	μsec	
	t _w (φH)	Clock Pulse Width, Clock High	110	[E]	nsec	
	t _w (φL)	Clock Pulse Width, Clock Low	110	2000	nsec	
	t _r , t _f	Clock Rise and Fall Time		30	nsec	
A ₀₋₁₅	t _D (AD)	Address Output Delay		110	nsec	C _L = 50pF
	t _F (AD)	Delay to Float		90	nsec	
	t _{acm}	Address Stable Prior to MREQ (Memory Cycle)	111		nsec	
	t _{aci}	Address Stable Prior to IORQ, RD or WR (I/O Cycle)	121		nsec	
	t _{ca}	Address Stable from RD, WR, IORQ or MREQ	131		nsec	
D ₀₋₇	t _{ca}	Address Stable From RD or WR During Float	141		nsec	C _L = 50pF
	t _D (D)	Data Output Delay		.150	nsec	
	t _F (D)	Delay to Float During Write Cycle		90	nsec	
	t _{SD} (D)	Data Setup Time to Rising Edge of Clock During M1 Cycle	35		nsec	
	t _{SD} (D)	Data Setup Time to Falling Edge of Clock During M2 to M5	50		nsec	
	t _{dcm}	Data Stable Prior to WR (Memory Cycle)	151		nsec	
	t _{dci}	Data Stable Prior to WR (I/O Cycle)	161		nsec	
t _{cdi}	Data Stable From WR	171		nsec		
⊥	t _H	Any Hold Time for Setup Time		0	nsec	
MREQ	t _{DL} (MR)	MREQ Delay From Falling Edge of Clock, MREQ Low		85	nsec	C _L = 50pF
	t _{DH} (MR)	MREQ Delay From Rising Edge of Clock, MREQ High		85	nsec	
	t _{DH} (MR)	MREQ Delay From Falling Edge of Clock, MREQ High		85	nsec	
	t _w (MRL)	Pulse Width, MREQ Low	181		nsec	
	t _w (MRH)	Pulse Width, MREQ High	191		nsec	
IORQ	t _{DL} (IR)	IORQ Delay From Rising Edge of Clock, IORQ Low		75	nsec	C _L = 50pF
	t _{DL} (IR)	IORQ Delay From Falling Edge of Clock, IORQ Low		85	nsec	
	t _{DH} (IR)	IORQ Delay From Rising Edge of Clock, IORQ High		85	nsec	
	t _{DH} (IR)	IORQ Delay From Falling Edge of Clock, IORQ High		85	nsec	
	t _{DH} (IR)	IORQ Delay From Falling Edge of Clock, IORQ High		85	nsec	
RD	t _{DL} (RD)	RD Delay From Rising Edge of Clock, RD Low		85	nsec	C _L = 50pF
	t _{DL} (RD)	RD Delay From Falling Edge of Clock, RD Low		95	nsec	
	t _{DH} (RD)	RD Delay From Rising Edge of Clock, RD High		85	nsec	
	t _{DH} (RD)	RD Delay From Falling Edge of Clock, RD High		85	nsec	
	t _{DH} (RD)	RD Delay From Falling Edge of Clock, RD High		85	nsec	
WR	t _{DL} (WR)	WR Delay From Rising Edge of Clock, WR Low		65	nsec	C _L = 50pF
	t _{DL} (WR)	WR Delay From Falling Edge of Clock, WR Low		80	nsec	
	t _{DH} (WR)	WR Delay From Falling Edge of Clock, WR High		80	nsec	
	t _w (WRL)	Pulse Width, WR Low	1101		nsec	
	t _w (WRH)	Pulse Width, WR High			nsec	
M1	t _{DL} (M1)	M1 Delay From Rising Edge of Clock, M1 Low		100	nsec	C _L = 50pF
	t _{DH} (M1)	M1 Delay From Rising Edge of Clock, M1 High		100	nsec	
RFSH	t _{DL} (RF)	RFSH Delay From Rising Edge of Clock, RFSH Low		130	nsec	C _L = 50pF
	t _{DH} (RF)	RFSH Delay From Rising Edge of Clock, RFSH High		120	nsec	
WAIT	t _s (WT)	WAIT Setup Time to Falling Edge of Clock	70		nsec	
HALT	t _D (HT)	HALT Delay Time From Falling Edge of Clock		300	nsec	C _L = 50pF
INT	t _s (IT)	INT Setup Time to Rising Edge of Clock	80		nsec	
NMI	t _w (NML)	Pulse Width, NMI Low	80		nsec	
BUSRQ	t _s (BQ)	BUSRQ Setup Time to Rising Edge of Clock	50		nsec	
BUSAK	t _{DL} (BA)	BUSAK Delay From Rising Edge of Clock, BUSAK Low		100	nsec	C _L = 50pF
	t _{DH} (BA)	BUSAK Delay From Falling Edge of Clock, BUSAK High		100	nsec	
RESET	t _s (RS)	RESET Setup Time to Rising Edge of Clock	60		nsec	
	t _F (C)	Delay to Float (MREQ, IORQ, RD and WR)		80	nsec	
	t _{int}	M1 Stable Prior to IORQ (Interrupt Ack.)	1111		nsec	

[12] t_c = t_w(φH) + t_w(φL) + t_r + t_f

[1] t_{acm} = t_w(φH) + t_r - 65

[2] t_{aci} = t_c - 70

[3] t_{ca} = t_w(φL) + t_r - 50

[4] t_{ca} = t_w(φL) + t_r - 45

[5] t_{dcm} = t_c - 170

[6] t_{dci} = t_w(φL) + t_r - 170

[7] t_{cdi} = t_w(φL) + t_r - 70

[8] t_w(MRL) = t_c - 30

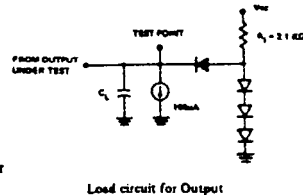
[9] t_w(MRH) = t_w(φH) + t_r - 20

[10] t_w(WRL) = t_c - 30

[11] t_{int} = 2t_c + t_w(φH) + t_r - 65

NOTES:

- Data should be enabled onto the CPU data bus when RD is active. During interrupt acknowledge data should be enabled when M1 and IORQ are both active.
- All control signals are internally synchronized, so they may be totally asynchronous with respect to the clock.
- The RESET signal must be active for a minimum of 3 clock cycles.
- Output Delay vs. Loaded Capacitance
T_A = 70°C V_{CC} = +5V ± 5%
Add 10nsec delay for each 50pf increase in load up to maximum of 200pf for data bus and 100pf for address & control lines.
- Although stated by design, testing guarantees t_w(φH) of 200 μsec maximum



Load circuit for Output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage	10	V
T_{op}	Operating Temperature	0 to 70	°C
V_{IN}	(logic signal)	0 to V_{DD}	

STATIC ELECTRICAL CHARACTERISTICS ($T_{amb} = 0$ to 70 °C, $V_{DD} = 10$ V)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_s	Supply Current	Reset = V_{DD}			1	mA

CROSSPOINT

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
	On Resistance	$V_{IDC} = 4.75$ V $V_{ODC} = 4.5$ V (see fig. 1)		60	100	Ω
	On Resistance Variation			6	10	Ω
	Off Leakage*	All switches off $V_{OS} = V_{IS} = 0$ to V_{DD}			± 3	μA

CONTROLS

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V_{IL}					0.8	V
V_{IH}			2.4			V
	Input Leakage*	$V_{IN} = 0$ to V_{DD}			± 3	μA

*The device is guaranteed with such limits up to 70 °C. At 25 °C these limits become ± 100 nA