# เครื่องชุมสายอัตโนมัติขนาดเล็ก

# SMALL PRIVATE AUTOMATIC BRANCH EXCHANGE


โดย

นายอุดม ศิริทองเกษตร

นายอนันต์ ลาภธนัญชัยวงศ์

นายโสภณ ฐิตเมธากุล


ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534


008431

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2534

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เรื่อง ชุมสายอัตโนมัติขนาดเล็ก


ผู้จัดทำ

1. อุดม ศิริทองเกษตร 311414

2. อนันต์ ลาภธนัญชัยวงศ์ 311394

3. วิสภณ ฐิตเมธากุล 311386


.....อาจารย์ที่ปรึกษา

( อ.ประภาษ อุดลภิมาพันธ์ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

# สารบัญ


| | | | หน้า |
|---|---|---|---|
| บทนำ | | | |
| บทที่ | 1 | การส่งสัญญาณแบบสวนทิศทางกัน | 1 |
| | | - การทำงานของวงจรไฮบริด | 2 |
| บทที่ | 2 | SINGLE CHIP MICROPROCESSOR Z80180 | 5 |
| บทที่ | 3 | การออกแบบและการสร้าง | 10 |
| | | - วงจร DECODE สัญญาณเลือก PORT | 11 |
| | | - วงจร SLIC | 13 |
| | | - วงจรควบคุม / ตรวจสอบสายใน | 16 |
| | | - วงจร SWITCHING สำหรับการติดต่อภายใน-ภายใน | 19 |
| | | - วงจร SWITCHING สำหรับการติดต่อภายใน-ภายนอก | 20 |
| | | - วงจรส่วนควบคุมสายนอก | 21 |
| | | - วงจรตั้งเวลาในการส่งสัญญาณ RINGING | 25 |
| | | - วงจรสร้างสัญญาณโทรศัพท์ | 28 |
| บทที่ | 4 | FLOW CHART และโปรแกรมควบคุมการทำงาน | 33 |
| วิธีการใช้เครื่อง PABX ที่สร้างขึ้น | | | 115 |
| สรุปผลและวิจารณ์ | | | 116 |
| ภาคผนวก | | | |
| กิตติกรรมประกาศ | | | |
| หนังสืออ้างอิง | | | |


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# เครื่องชุมสายโทรศัพท์อัตโนมัติขนาดเล็ก

นายอุดม คิริทองเกษตร
นายอนันต์ ลาภธนัญชัยวงค์
นายโสภณ ฐิตเมธากุล

อ. ประภาษ อุคคกิมาพันธุ์
อาจารย์ที่ปรึกษา

**บทคัดย่อ**

โครงงานนี้เป็นการสร้างเครื่องชุมสายโทรศัพท์อัตโนมัติขนาดเล็ก (Small Private Automatic Brance Exchange) ขนาด 1 สายนอก 4 สายใน ซึ่งควบคุมการทำงานด้วยไมโครโปรเซสเซอร์ Z80180 ในระบบ SPC (Stored Program Control)

ในโครงงานนี้จะเน้นถึงการใช้ IC (Integrated Circuit) สำเร็จรูปแทนวงจรแบบเก่าซึ่งยุ่งยากกว่า เช่น นำ MC34F19L และ MC145100 มาใช้ในส่วนของวงจร SLIC (Subscriber Loop Interface Circuit) และวงจรสวิตชิ่ง ตามลำดับ นอกจากนี้ก็ยังได้ทำการออกแบบส่วนของวงจรที่จำเป็นในระบบ PABX ซึ่งรายละเอียดต่างๆจะได้กล่าวถึงต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SMALL PRIVATE AUTOMATIC BRANCE EXCHANGE

Udom Sirithongaset

Anan Lapthananchaivong

Sophon Thitamethakul

Prapas Ukkagimaphan

Advisor

**Abstract**

This project designs and creats one-external & four-internal Small Private Automatic Brance Exchange controlled by Z80180 ( Microprocessor Z80180 ) in Stored Program Control.

We really emphasis to use integrated circuit packages. For example MC34F19 for SLIC ( Subscriber Loop Interface Circuit ) circuit and MC145100 for switching circuit. Moreover we also design all nessesary parts in PABX system which describes in following chapters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทนำ

ในปัจจุบันเป็นที่ทราบกันว่าเทคโนโลยีการสื่อสารนั้นมีบทบาทที่สำคัญต่อชีวิตความเป็นอยู่เป็นอย่างมาก จนอาจกล่าวได้ว่าเป็นสิ่งจำเป็นก็ว่าได้ ทั้งนี้เพราะว่าได้อำนวย ความสะดวกสบายต่างๆ ไม่ว่าจะเป็นการดำรงชีวิตหรือการประกอบธุรกิจ ซึ่งถ้าเทคโนโลยีทางด้านนี้สูงขึ้นเท่าใดก็จะทำให้การติดต่อสื่อสารทำได้สะดวกและรวดเร็วมากขึ้นเท่านั้น ซึ่งระบบการสื่อสารที่ใช้กันในปัจจุบันมีมากมายหลายรูปแบบ แต่ที่จะนำมากล่าวถึงในที่นี้นั้นคือโทรศัพท์

โทรศัพท์เป็นระบบการสื่อสารที่นิยมใช้กันมากในปัจจุบัน เพราะว่าให้ความสะดวก รวดเร็ว ประหยัด และง่ายต่อการใช้งาน อีกทั้งระบบโทรศัพท์ก็ยังมีการพัฒนาขึ้นจากอดีตอย่างมาก โดยแนวทางการพัฒนานั้นจะพยายามที่จะลดขนาดของระบบลงโดยใช้อุปกรณ์ IC สำเร็จรูปมากขึ้น เพราะให้ประสิทธิภาพที่ดีกว่า ดังนั้นการศึกษาถึงการใช้งานอุปกรณ์ IC ดังกล่าวให้มีประสิทธิภาพสูงสุดจึงมีความสำคัญมาก ประกอบกับเทคโนโลยีทางด้านการผลิต IC เจริญรุดหน้าไปจากอดีต ดังนั้นปริญญานิพนธ์ฉบับนี้จึงมีจุดมุ่งหมายที่จะนำเอา IC เฉพาะงานมาใช้ในส่วนของวงจรต่าง ๆ เพื่อสร้างเป็นเครื่องชุมสายโทรศัพท์อัตโนมัติ ขนาด 1 สายนอก 4 สายใน ควบคุมการทำงานด้วยไมโครโปรเซสเซอร์ Z80180 —

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

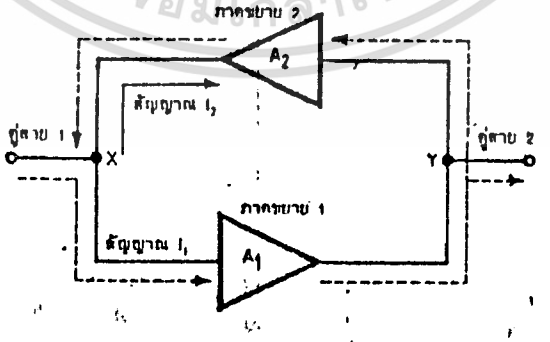
# บทที่ 1

## การส่งสัญญาณแบบสวนทิศทางกัน

ปัจจุบันการติดต่อสื่อสารโดยเฉพาะระบบโทรศัพท์มีความสำคัญมาก นอกจากที่จะให้เราพูดคุยติดต่อสื่อสารกันได้ด้วยเสียงพูดแล้ว ยังช่วยในการเชื่อมต่อส่งข้อมูลในระบบคอมพิวเตอร์ จากที่หนึ่งไปยังอีกที่หนึ่งได้อีกด้วย แต่ถ้าระยะระหว่างชุมสายมีความห่างไกลกันมาก สัญญาณที่ส่งออกไปจะถูกลดทอนลงตามระยะทาง ทำให้สัญญาณที่รับได้ปลายทางมีระดับต่ำเกินไป จำเป็นต้องมีการขยายสัญญาณในระหว่างทาง ซึ่งเรียกว่า ตัวทวนสัญญาณ (Repeater Unit)

ในระบบโทรศัพท์ที่ใช้ 2 สายอย่างเช่นในประเทศไทย สายสัญญาณ 2 เส้นนี้จะเป็นตัวผ่านสัญญาณทั้ง 2 ทิศทางในขณะเดียวกัน ปัญหาก็คือ หากจะมีการขยายสัญญาณจะใช้ด้านใดเป็นอินพุตด้านใดเป็นเอาต์พุต

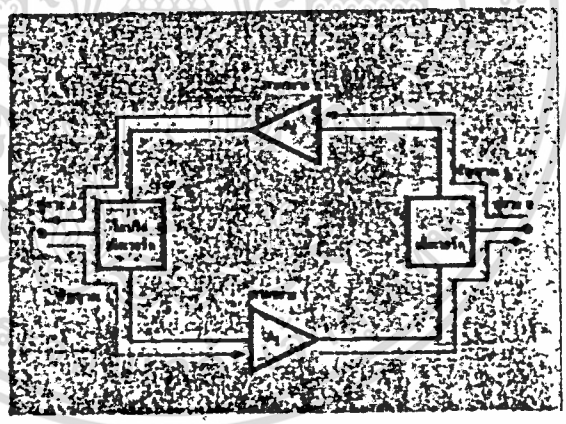
เมื่อมีการทวนสัญญาณจะมีปัญหาอะไรเกิดขึ้นบ้าง




รูปที่ 1 การเกิดหลูปป้อนกลับเมื่อไม่มีวงจรไฮบริด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 1 เป็นการแก้ปัญหาลักษณะหนึ่ง โดยใช้ภาคขยายสัญญาณวางสลับทิศทางกัน มี $A_1$ และ $A_2$ เป็นอุปกรณ์ทวนสัญญาณ โดยมีการขยายในทิศทางตรงกันข้าม ถ้าสมมติว่าคู่สาย 1 มีการส่งสัญญาณขึ้น ก็จะมีสัญญาณ i วิ่งเข้าที่จุด X แล้วแยกเป็น $i_1$ และ $i_2$ สัญญาณ $i_2$ ไม่สามารถผ่านวงจรขยาย $A_2$ ได้เพราะผิดทิศทาง แต่สัญญาณ $i_1$ จะถูกขยายโดยวงจรขยาย $A_1$ แล้วไหลเข้าที่จุด Y สัญญาณ $i_1$ บางส่วนจะถูกขยายโดยวงจรขยาย $A_2$ อีกครั้ง ทำให้สัญญาณ $i_1$ เดินทางครบหลูปเกิดการป้อนกลับแบบบวกทำให้เกิดการออสซิลเลตขึ้น การแก้ปัญหานี้ก็ต้องนำวงจรที่สามารถกันสัญญาณ $i_1$ ไม่ให้ไหลย้อนกลับเข้าไปในวงจรขยาย $A_2$ ได้ ต่อไว้ที่จุด Y ซึ่งวงจรนั้นก็คือ วงจรไฮบริด ซึ่งก็จะเป็นดังรูปที่ 2



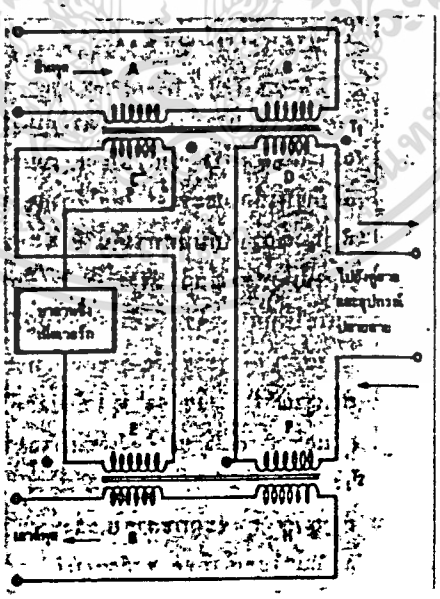
รูปที่ 2 การแก้การเกิดสภาพออสซิลเลตโดยเพิ่มวงจรไฮบริด

## การทำงานของวงจรไฮบริด

วงจรไฮบริดแสดงไว้ในรูปที่ 3 ประกอบด้วย บาลานซิ่งเน็ตเวอร์ก และ แปลงหม้อ $T_1$ และ $T_2$ จุด (dot) ที่เห็นในวงจรเป็นตัวชี้ถึงเฟสของขดลวด ถ้าไม่ถูกต้องแล้ววงจรก็จะไม่สามารถทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

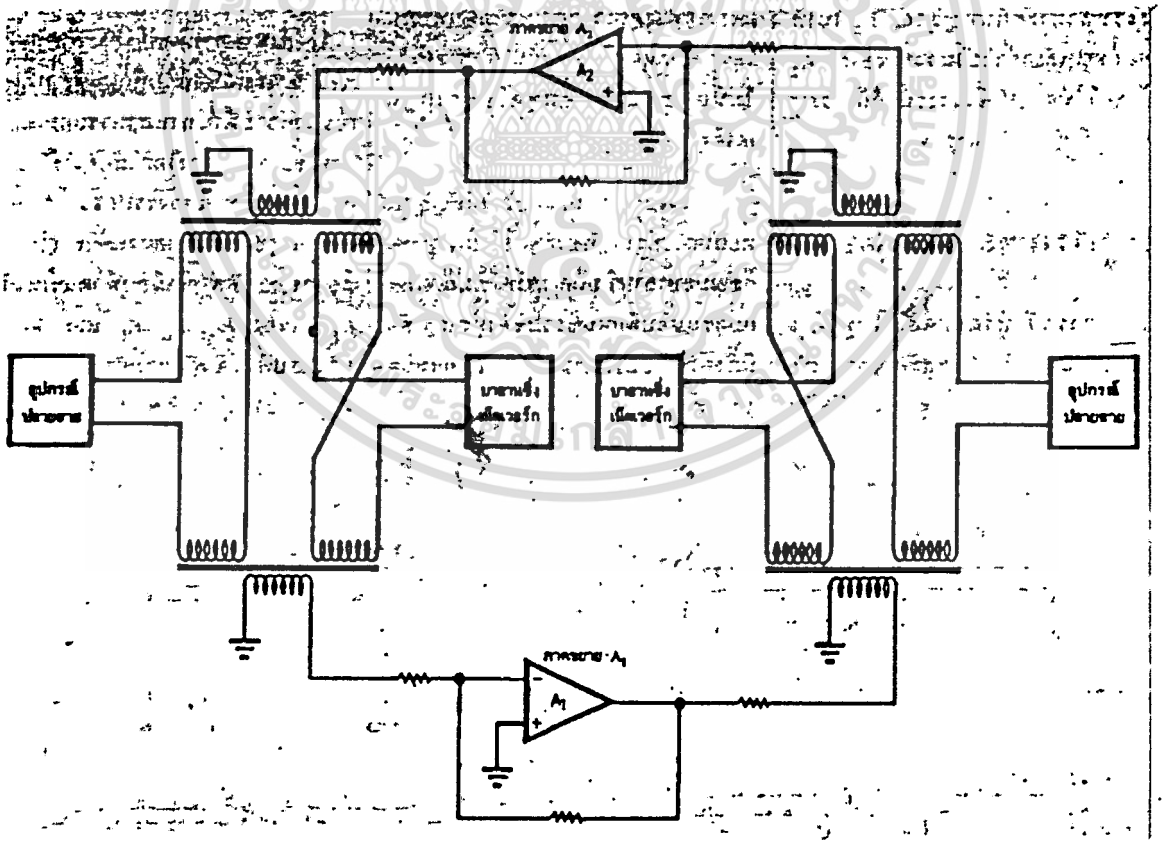
เริ่มต้นเมื่อมีสัญญาณเข้ามาทางอินพุตที่ขดลวด A และ B ทางด้านปฐมภูมิ ทำให้เกิดการคัปปลิ้งไปยังขดลวด C และ D ทางด้านทุติยภูมิตามลำดับ เนื่องจากการคัปปลิ้งของขดลวด B จะทำให้มีสัญญาณปรากฏที่ขดลวด D, F และโหลด ดังนั้นสัญญาณจึงไปปรากฏที่คู่สาย ขณะเดียวกันขดลวด F ก็จะเหนียวนำให้เกิดสัญญาณที่ขดลวด H ด้วย ทางด้านขดลวด C ก็เกิดมีสัญญาณคัปปลิ้งจากขดลวด A เช่นกัน ไหลผ่านบาลานซิ่งเน็ตเวอร์ก และขดลวด E ซึ่งขดลวด E ก็จะคัปปลิ้งไปยังขดลวด G อีก โดยมีค่าเท่ากับสัญญาณที่ขดลวด H แต่มีทิศทางตรงกันข้ามหรือต่างเฟสกัน 180° จึงเกิดการหักล้างกัน เป็นผลทำให้ไม่มีสัญญาณจากอินพุตไปปรากฏที่เอาต์พุต



รูปที่ 3 วงจรไฮบริดเน็ตเวอร์ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไฮบริดนี้จะกันไม่ให้สัญญาณที่อินพุตไปปรากฏที่เอาต์พุตได้อย่าง 100% ก็ต่อเมื่อบาลานซิ่งเน็ตเวอร์กมีอิมพีแดนซ์แม่ตช์กับอิมพีแดนซ์รวมของคู่สาย ซึ่งมีทั้งค่าความต้านทานและค่ารีแอกแตนซ์รวมอยู่ด้วย คราวนี้ ถ้าเกิดมีการส่งสัญญาณมาจากคู่สายบ้าง สัญญาณก็จะไหลผ่านขดลวด D และ F เกิดการคัปปลิงไปยังขดลวด B และ H ตามลำดับ ที่ขดลวด H จึงมีสัญญาณปรากฏผ่านขดลวด G ด้วย จึงเกิดการคัปปลิ้งสัญญาณไปที่ขดลวด E ซึ่งจะไหลผ่านบาลานซิ่งเน็ตเวอร์ก และขดลวด C ด้วย และจะเหนี่ยวนำให้เกิดสัญญาณที่ขดลวด A อีก ซึ่งมีค่าเท่ากับสัญญาณเหนี่ยวนำที่ขด B อันเนื่องมาจากขดลวด D แต่ต่างเฟสกัน 180° ฉะนั้นจึงไม่มีสัญญาณออกไปทางอินพุทของวงจรไฮบริด ดังนั้นวงจรขยายที่ต่อร่วมกับไฮบริดเน็ตเวอร์ก เพื่อทำหน้าที่เป็นตัวทวนสัญญาณก็จะเป็นดังรูปที่ 4




รูปที่ 4 วงจรสมบูรณ์ของการทวนสัญญาณ โดยใช้วงจรขยายร่วมกับไฮบริดเน็ตเวอร์ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

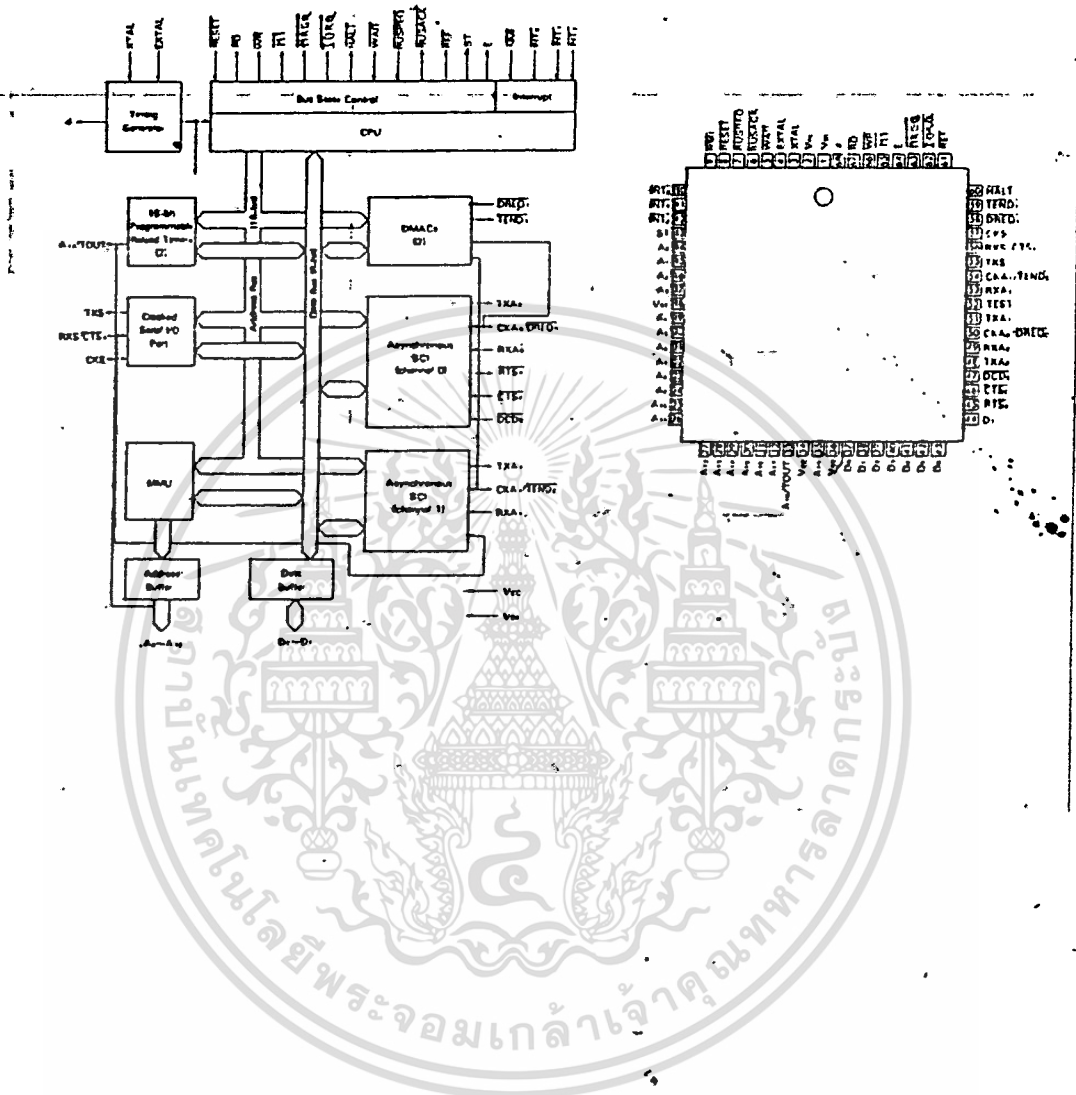
# บทที่ 2

## SINGLE CHIP MICROPROCESSOR Z80180

Z80180 เป็น CPU ที่มีความสามารถสูงที่ได้รวม CHIP สำคัญอื่น ๆ ไว้ใน CPU CHIP เดียวจึงทำให้มีลักษณะคล้ายกับ CPU ที่ใช้ในงาน CONTROL ในจำพวก "SINGLE CHIP" แต่เนื่องจาก SINGLE CHIP มีข้อดี คือ เป็นระบบขนาดเล็กราคาถูก แต่ข้อเสีย คือ การโปรแกรม CONTROL ค่อนข้างยากในตอนเริ่มต้นและกับระบบงานที่ใหญ่ขึ้น แต่ Z80180 ทางด้านโปรแกรมจะสะดวกอย่างมาก เพราะคำสั่งที่ใช้มีมาก และตรงไปตรงมาทั้งคู่มือภาษาไทยและตัวอย่างการใช้งานอย่างมากมาย เพราะ CPU Z80180 นี้เป็น SUPPER COMPAT Z80 คือ คำสั่งทั้งหมดยังเป็น Z80 และได้เพิ่มชุดคำสั่งขึ้นมาเพื่อเพิ่มความสะดวกในการใช้งานขึ้นอีก

เมื่อมองดูระบบ MICRO CONTROLLER "SINGLE CHIP" แล้ว Z80180 จะด้อยกว่าตรงที่ไม่มี ROM, RAM และ PORT แต่ถ้าเป็นในระดับงานอุตสาหกรรมแล้วระบบของ Z80180 กับ CHIP MICRO CONTROLLER แล้วจะไม่ต่างกันเลยเพราะความต้องการเนื้อที่ในการเก็บข้อมูลมากและ PORT มากตามจึงทำให้ต้องต่อเพิ่มภายนอกขึ้น จึงทำให้ Z80180 ในระดับงาน CONTROL อุตสาหกรรมคล่องตัวกว่ามาก เพราะภายใน Z80180 ประกอบด้วย เป็น CMOS, OSCILATOR ในตัว RUN ที่ 10 MHz , MMU CHIP อ้าง MEMORY ได้ 1 MBYTE , DMA 2 CHANNEL , PORT สื่อสาร UART 2 CHANNEL , CLOCK SERIAL I/O , 16BIT TIMER COUNTER และเกี่ยวกับ PORT สื่อสารสามารถทำ MULTI PROCESSOR COMMUNICATION ซึ่งโครงสร้างของ CHIP นี้จะเป็นดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





## ขากาีรใช้งาน

| | |
|---|---|
| A0-A19 | ADDRESS BUS ระหว่าง RESET จะเป็น HIGH IMPEDANCE |
| BUSAK | BUS ACKNOWLEDGE เป็นขา OUTPUT ACTIVE LOW ทำงานก็ต่อเมื่อ Z80180 ตอบสนองต่อการขอ BUS ของ BUSRQ และจะทำให้ BUS ข้อมูล BUS ADDRESS และสัญญาณ CONTROL บางเส้นเป็น HIGH IMPEDANCE |
| BUSRQ | BUS REQUEST เป็นขาINPUT ACTIVE LOW ซึ่งจะมีความสำคัญสูงกว่า NMI โดยจะมีการตรวจสอบสัญญาณนี้ทุกๆการสิ้นสุด |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|---|---|
| | ของ MACHINE CYCLE |
| CKA0,CKA1 | ASYNCHRONOUS CLOCK 0 และ 1 เป็นขาสัญญาณ CLOCK แบบ 2 ทิศทาง คือ จะใช้เป็นขา INPUT หรือ OUTPUT ก็ได้ |
| CKS | SERIAL CLOCK เป็นขา CLOCK 2 ทิศทางของ CSI/O |
| CLOCK | เป็นขา OUTPUT โดยจะเป็นครึ่งหนึ่งของ X'TAL หรือ CLOCK OUT เช่น X'TAL 12 MHz Z80180 จะ RUN ที่ 6 MHz |
| CTS0-CTS1 | CLEAR TO SENT 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการควบคุม MODEM |
| D0-D7 | DATA BUS เป็นแบบ 2 ทิศทาง |
| DCD0 | DATA CARRIER DETECT 0 เป็นขา INPUT ACTIVE LOW ใช้ควบคุมในการติดต่อกับ MODEM ของ ASCI CHANNEL 0 |
| DREQ0-DREQ1 | DMA REQUEST 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการของ DMA และขานี้จะโปรแกรมได้ว่าให้ตรวจสัญญาณที่ขอบหรือระดับได้ |
| E | ENABLE CLOCK เป็นขา OUTPUT ACTIVE HIGH ซึ่งใช้ซิงค์การทำงานกับอุปกรณ์ภายนอกระหว่างการทำงานเกี่ยวกับ BUS และใช้เชื่อมต่อกับอุปกรณ์ในตระกูล 68XX และ 80XX |
| HALT | เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อทำคำสั่ง HALT หรือ SLP |
| INT0 | MASKABLE INTERRUPT 0 เป็นขา INPUT ACTIVE LOW สัญญาณที่ขานี้จะถูกตรวจทุกๆการสิ้นสุดของคำสั่ง |
| INT1, INT2 | เช่นเดียวกับ INT0 แต่มีระดับความสำคัญรองลงมาตามลำดับ |
| IORQ | เป็นขา OUTPUT เพื่อบอกว่ากำลังติดต่อกับ I/O หรือขา IOE ใน 64180 |
| M1 | MACHINE CYCLE 1 เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อ FETCH OP-CODE หรือเป็นขา LIR ของ 64180 |
| NMI | NON MASKABLE INTERRUPT เป็นขา INPUT ACTIVE |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOW. ขานี้จะตอบรับการ INTERRUPT เสมอ โดยไม่สามารถหยุดด้วย SOFTWARE

RD เป็นขาที่ใช้ทำการอ่านข้อมูลจาก MEMORY หรือ I/O

RFSH เป็นขาที่ให้ ADDRESS LOW (A0-A7) ไป REFRESH DYNAMIC RAM หรือ ขา REF ของ 64180

RTSO REQUEST TO SEND เป็นขา OUTPUTACTIVE LOW ขานี้ใช้โปรแกรมสัญญาณควบคุมโมเด็มของ ASCI CHANNEL 0

RXA0, RXA1 RECEIVE DATA 0 และ 1 เป็นขารับสัญญาณจาก SERIAL PORT ของ ASCI

RXS CLOCK SERIAL RECEIVE DATA เป็นขารับสัญญาณ SERIAL ของ CSIO

ST STATUS เป็นขา OUTPUT ACTIVE HIGH ใช้แสดงสถานะการทำงานของ CPU โดยร่วมกับ M1 และ HALT ดังตาราง

| ST | $\overline{HALT}$ | $\overline{M1}$ | Operation |
|---|---|---|---|
| 0 | 1 | 0 | CPU operation (1st op-code fetch) |
| 1 | 1 | 0 | CPU operation (2nd op-code and 3rd op-code fetch) |
| 1 | 1 | 1 | CPU operation (MC except for op-code fetch) |
| 0 | X | 1 | DMA operation |
| 0 | 0 | 0 | HALT mode |
| 1 | 0 | 1 | SLEEP mode (including SYSTEM STOP mode) |

NOTE X: Don't care
MC: Machine cycle

TEND0-TEND1 TRANSFER END 0 และ 1 เป็นขา OUTPUT ACTIVE LOW ใช้แสดงถึงว่าทำ DMA สิ้นสุดลงแล้ว

TOUT TIMER OUT ใช้กำเนิดพัลส์จาก PRT CHANNEL 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|---|---|
| TXA0, TXA1 | TRANSMIT DATA 0 และ 1 เป็นขาส่งข้อมูล SERIAL ของ ASCI |
| TXS | CLOCK SERIAL TRANSMIT DATA เป็นขาส่งข้อมูล SERIAL ของ CSIO |
| WAIT | ขา INPUT ACTIVE LOW จะถูกตรวจที่ขอบขาลงของ CLOCK ลูกที่ 2 ของทุกๆMACHINE เพื่อเป็นการรอให้อุปกรณ์ภายนอกทำงานให้ทันกับการทำงานของ CPU |
| WR | ใช้สำหรับการส่งข้อมูลไปยัง I/O หรือ MEMORY |
| X'TAL | เป็นขาที่ใช้ต่อกับ X'TAL |

**ขาที่ MULTIPLEX**

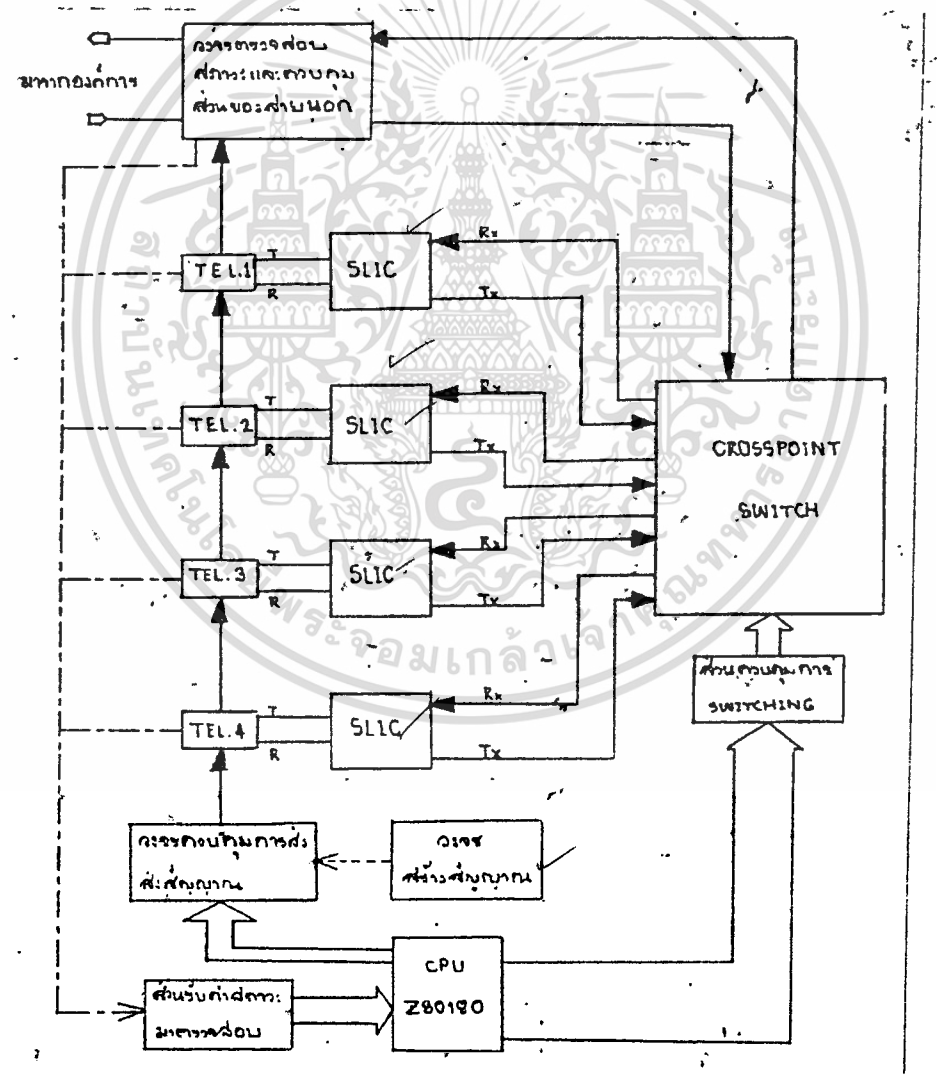
| | |
|---|---|
| A18/TOUT | ระหว่าง RESET จะเป็น A18 แต่ถ้ามีการเลือก SET BIT TOC1 หรือ TOCO ใน TIMERCONTROL REGISTOR (TCR) ก็จะทำหน้าเป็น TOUT |
| CKA0/DREQ0 | ระหว่าง RESET ขานี้จะเป็น CKA0 แต่ถ้า DM1 หรือ SM1 ใน DMA MODEREGISTOR (DMODE) ถูก SETเป็น 1 จะเป็นขา TEND0 |
| RXS/CTS1 | ระหว่าง RESET ขานี้จะเป็นขา RXS ถ้า BIT CTS1E ใน ASCI ถูก SET จะเป็นขา CTS1 |

008431
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 3

## การออกแบบและการสร้าง

ระบบ PABX ที่ได้ทำขึ้นนี้ประกอบด้วยส่วนต่าง ๆ ซึ่งแสดงเป็น Block Diagram ได้ดังนี้




รูปที่ 3.1 Block Diagram ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

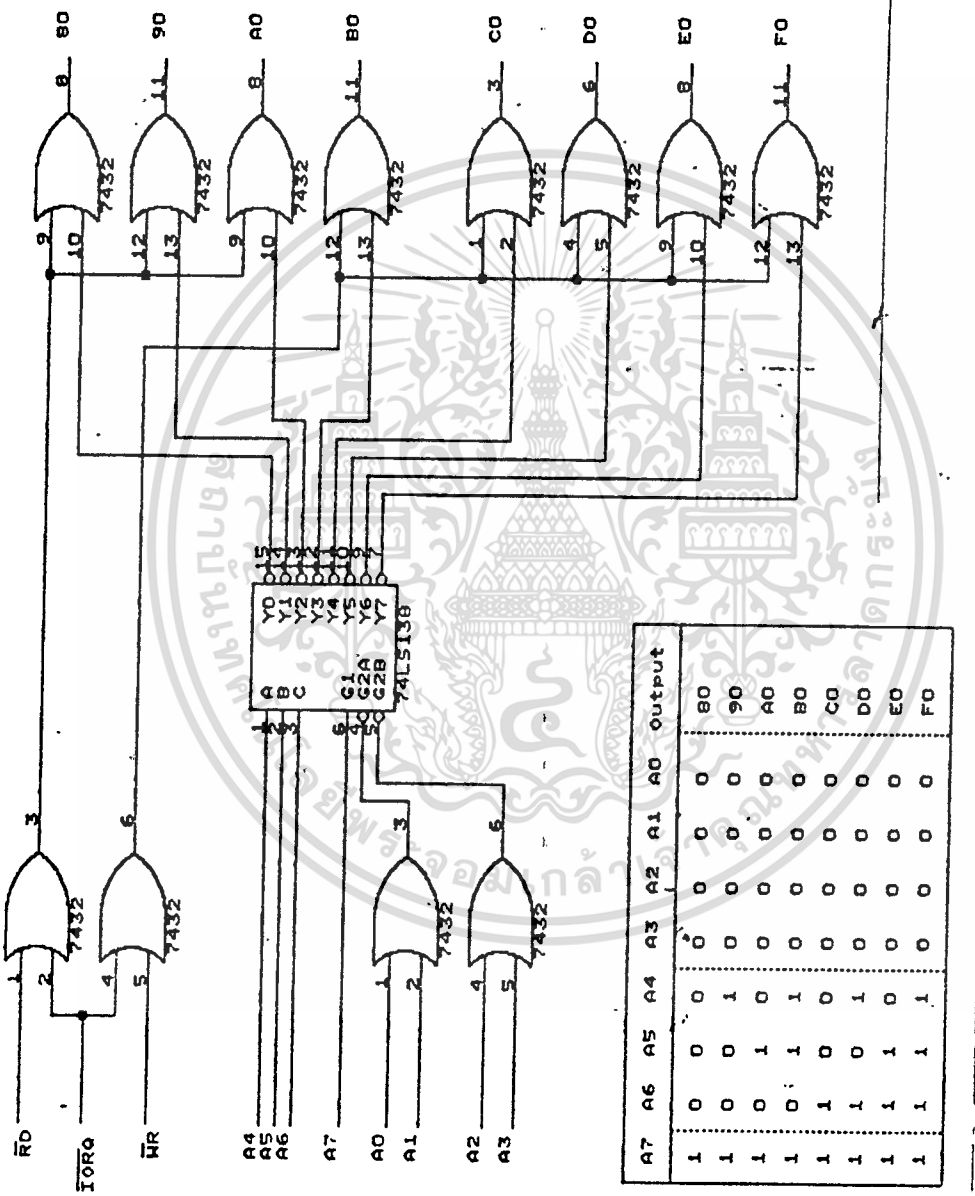
1. วงจร DECODE สัญญาณเลือก PORT

เนื่องจากว่า Port 8255 ทั้ง 2 ตัว (U1 และ U2) ที่มากับตัว BOARD นั้นไม่เพียงพอต่อการใช้งาน ดังนั้นจึงต้องทำการขยาย Port อีกซึ่งเป็น Input Port อีก 3 Port และ Output Port อีก 5 Port โดยกำหนดหมายเลข Port และหน้าที่ของแต่ละ Port ดังนี้

- Port เบอร์ 80 เป็น Input Port เพื่อ Check สภาวะต่าง ๆ ของส่วนควบคุมสายนอก
- Port เบอร์ 90 เป็น Input Port เพื่อ Check เวลาที่ตั้งให้สายนอกกดว่าครบแล้วหรือยัง
- Port เบอร์ A0 เป็น Input Port เพื่อ Check เวลาที่ตั้งให้สัญญาณ Ringing ดังว่าครบแล้วหรือยัง
- Port เบอร์ B0 เป็น Output Port เพื่อควบคุมการตัดต่อ Relay ของเครื่องที่ติดต่อกับสายนอก
- Port เบอร์ C0 เป็น Output Port เพื่อใช้ Trig วงจร Timer ที่ใช้ตั้งเวลาในการส่งสัญญาณ Ringing
- Port เบอร์ D0และE0 เป็น Output Port เพื่อใช้ Control ตัว Matrix Switch ในส่วนวงจร Switching ของสายใน
- Port เบอร์ F0 เป็น output Port เพื่อควบคุมการปล่อยสัญญาณ / การตัดต่อ Hold Relay ของวงจรสายนอก

ซึ่งวงจร Decode และตารางการ Decode แสดงดังรูปที่ 3.1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 3.1.1 วงจร Decode สัญญาณเลือก Port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. วงจร SLIC (Subscriber Loop Interface Circuit)

จากพื้นฐานการส่งสัญญาณแบบส่วนทิศทางกันได้นั้น เราจะพบว่าจะเป็นการยุ่งยากและซับซ้อนถ้าเราจะใช้วงจรส่วนของ Hybrid แบบ Transformer Hybrid ดังนั้นเพื่อแก้ปัญหาดังกล่าว เราจึงใช้อุปกรณ์ IC สำเร็จรูปซึ่งรวมเอาส่วนของ Hybrid พร้อมกับส่วนที่สำคัญอื่นๆ ซึ่ง IC ดังกล่าว คือ MC34F19L โดยเราจะเรียกวงจรทั้งหมดที่ประกอบเข้าด้วยกันว่า SLIC ซึ่งมีหน้าที่สำคัญๆพอสรุปได้ดังนี้

- BATTERY

คือทำหน้าที่จ่ายไฟ DC ประมาณ -48 volt แก่เครื่องโทรศัพท์ขณะยกหู (Off Hook) เพื่อนำไป Drive ส่วนของ Earphone Speaker และเป็นแหล่งจ่ายไฟให้แก่ส่วนของ Microphone ภายในเครื่องโทรศัพท์เพื่อทำให้เกิดการ Modulate กับเสียงพูด (Speech Signal) ของคนได้

- OVERVOLTAGE PROTECTION

คือทำหน้าที่ป้องกันเครื่องโทรศัพท์และตัว IC MC34F19L ไม่ให้เกิดความเสียหายอันเนื่องมาจาก Transient Voltage ที่อาจจะเกิดขึ้นจากอุปกรณ์ไฟฟ้าอื่นๆที่อยู่ใกล้ ซึ่งส่วนนี้ก็ได้แก่ส่วนของ Bridge Diode ที่ต่ออยู่ส่วนหน้าของ IC MC34F19L นั่นเอง

- HYBRID

คือทำหน้าที่เป็นวงจร Hybrid

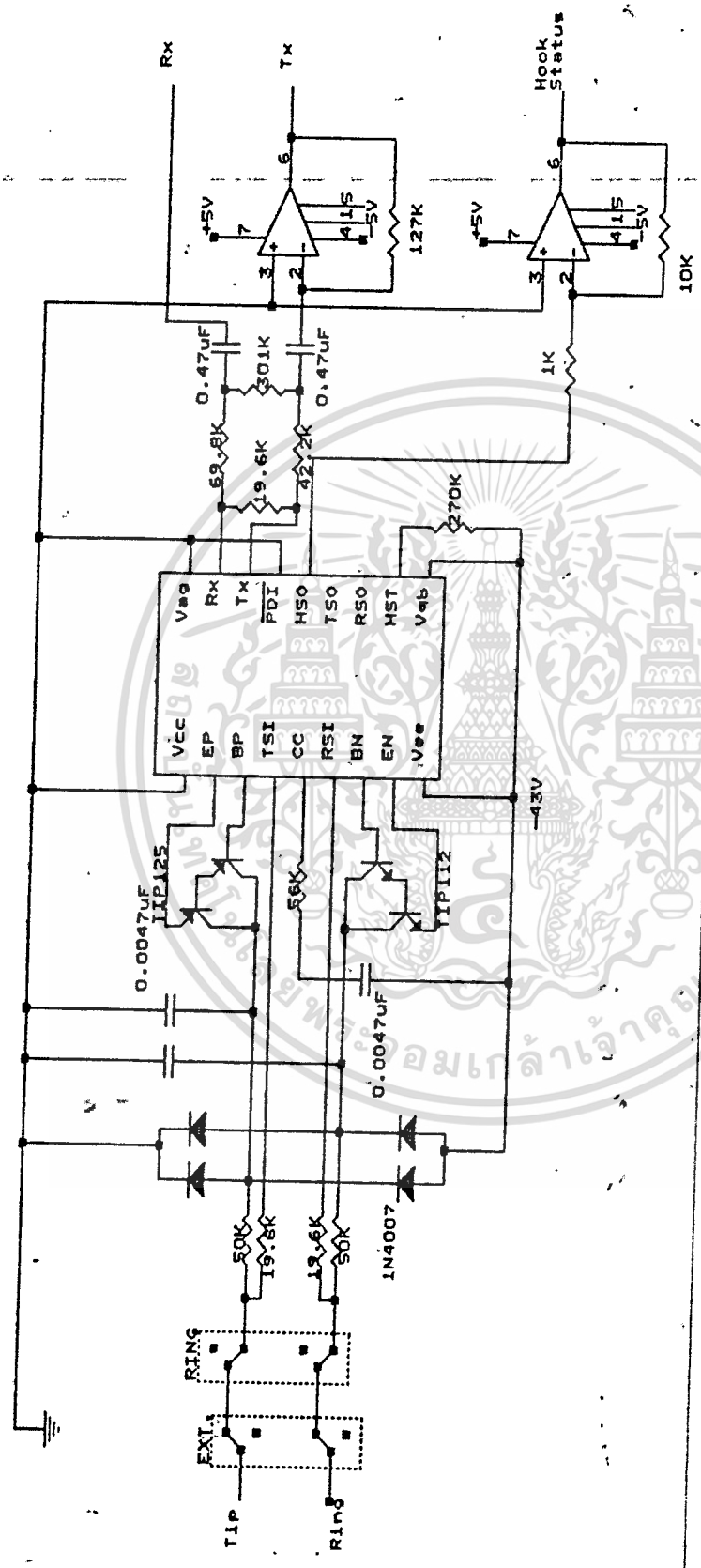
- HOOKSTATUS SENSING

คือทำหน้าที่คอยตรวจสอบว่าเครื่องโทรศัพท์ถูกยกหูหรือวางหู โดยจะส่งสัญญาณออกมาแสดงที่ขา HSO ของ IC 34F19L.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่สมบูรณ์ของส่วนนี้แสดงได้ดังรูปที่ 2.1 ซึ่งจะอธิบายการทำงานได้ดังนี้คือ ในขณะที่โทรศัพท์วางหูอยู่จะมีแรงดันตกคร่อมประมาณ -48 volt แต่เมื่อยกหูขึ้นแล้วแรงดันจะลดลงมา และจะมี Impedance คร่อมคู่สายประมาณ 600 ohm และขณะยกหูสัญญาณเสียงพูดและสัญญาณที่เกิดจากการกดหมายเลขจะถูกส่งออกมาทางขา Ring ผ่านตัว IC MC34F19L ไปออกทางขา Tx จากนั้นจะผ่านวงจร Bridge Balance เพื่อลดเสียงก้องหรือเสียงพูดย้อนกลับ แล้วผ่านวงจรขยายก่อนที่จะส่งไปยังส่วน Switching ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



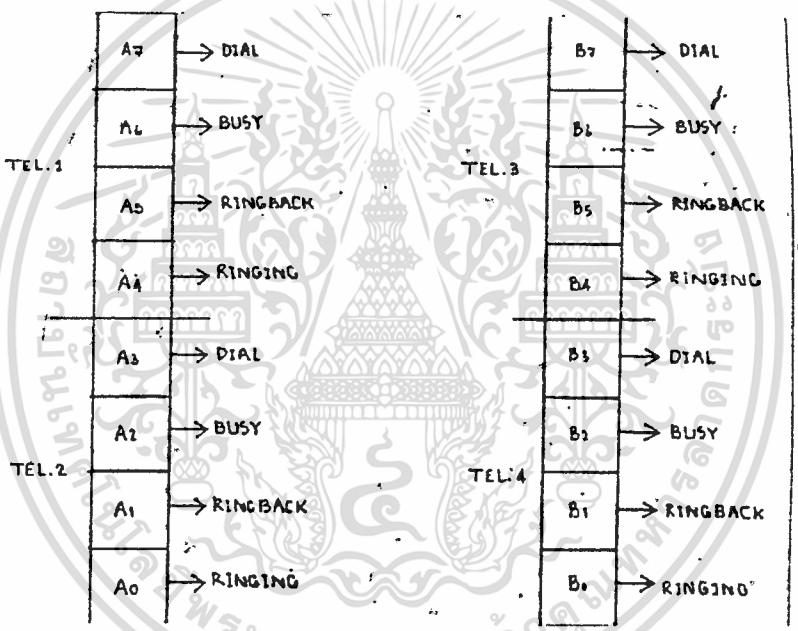

รูปที่ 3.2.1 วงจร SLIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 3. วงจรควบคุม / ตรวจสอบสายใน

วงจรนี้จะทำหน้าที่ดังต่อไปนี้

3.1 ควบคุมการปล่อยสัญญาณ Dial , Busy , Ringback และ Ringing โดยการ Control ผ่านทาง Port A และ Port B ของ 8255 (U1) ซึ่งแต่ละบิทของ Port A และ Port B จะ Control สัญญาณต่างๆ ดังนี้




ซึ่งในการ Control ก็เพียงแต่ Out บิทใดให้เป็น "1" ก็คือการเลือกปล่อยสัญญาณนั้น และ "0" เมื่อต้องการหยุดปล่อยสัญญาณ แต่ในที่นี้จะทำการปล่อย

- สัญญาณ Dial เมื่อยกหูโทรศัพท์ เพื่อต้องการเรียกออกไปยังเครื่องอื่น หรือหมายเลขปลายทางที่กดไปนั้นไม่ถูกต้องให้ทำการกดใหม่
- สัญญาณ Busy เมื่อหมายเลขปลายทางกำลังถูกใช้อยู่ หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังอยู่ระหว่างการถูกเรียก ( อยู่สภาวะ Ringback ) จากเครื่องอื่น

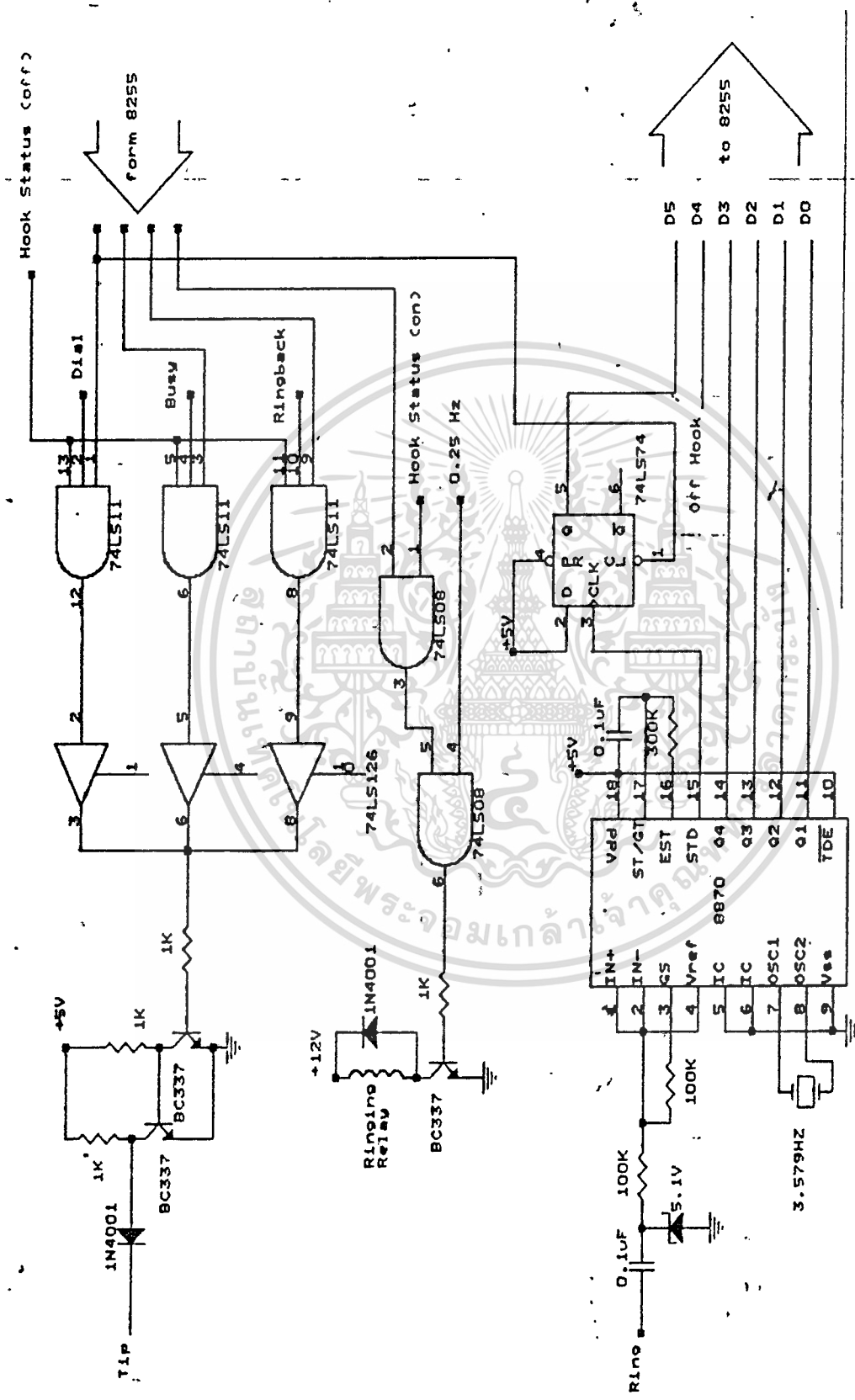
- สัญญาณ Ringback เมื่อกำลังอยู่ในสภาวะการเรียกหมายเลขปลายทางอยู่ ( Ringing )

- สัญญาณ Ringing เมื่อเครื่องปลายทางที่ต้องการติดต่อด้วยนั้นว่าง ไม่ได้ถูกใช้งาน หรือกำลังถูกเรียกจากเครื่องอื่น

โดยสัญญาณ Dial , Busy , Ringback จะส่งไปบอกฝ่ายผู้เรียก ส่วนสัญญาณ Ringing จะถูกส่งไปยังฝ่ายผู้ถูกเรียก

3.2 วงจรถอดรหัสสัญญาณ DTMF ทำหน้าที่ถอดรหัสความถี่ที่เกิดจากการกดหมายเลขโทรศัพท์ ให้ออกมาเป็นเลขฐานสองจำนวน 4 บิท ซึ่งส่วนนี้จะใช้ IC MT8870 ซึ่งทำหน้าที่นี้โดยเฉพาะแทนการใช้วิธีการของ Phase Lock Loop โดยสัญญาณ DTMF จะผ่านทางขา Ring ของเครื่องโทรศัพท์มาเข้าตัว IC นี้ จากนั้น IC จะทำการถอดรหัสออกมาเป็นเลขฐานสองทางขา Q4 , Q3 , Q2 , Q1 และจะส่งสัญญาณออกมาทางขา STD เพื่อบอกว่ามีการกดหมายเลขแล้ว แต่เพราะว่าสัญญาณ STD ที่ออกมานั้นเป็นเพียง Pulse แคบ ๆ ดังนั้น ในที่นี้จึงใช้ D ฟลิปฟลอปทำการ Latch สัญญาณไว้ จากนั้นก็จะทำการส่งสัญญาณหมายเลขและ STD ที่ผ่าน D ฟลิปฟลอปว่ามีการกดแล้ว คือจะส่งสัญญาณ "1" ออกมาทางขา Q ของ D ฟลิปฟลอป ( ปกติเมื่อไม่กดจะเป็นแล้ว "0" ) จากนั้นก็จะทำการส่งสัญญาณหมายเลขและ STD ที่ผ่าน D ฟลิปฟลอป แล้วนี้ไปยัง Input Port ในที่นี้คือ Port C ของ 8255 (U1) และ Port A , B , C ของ 8255 (U2) ซึ่งวงจรทั้งหมดแสดงไว้ดังรูปที่ 3.3.1 โดยมีรายละเอียดของแต่ละ Port ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

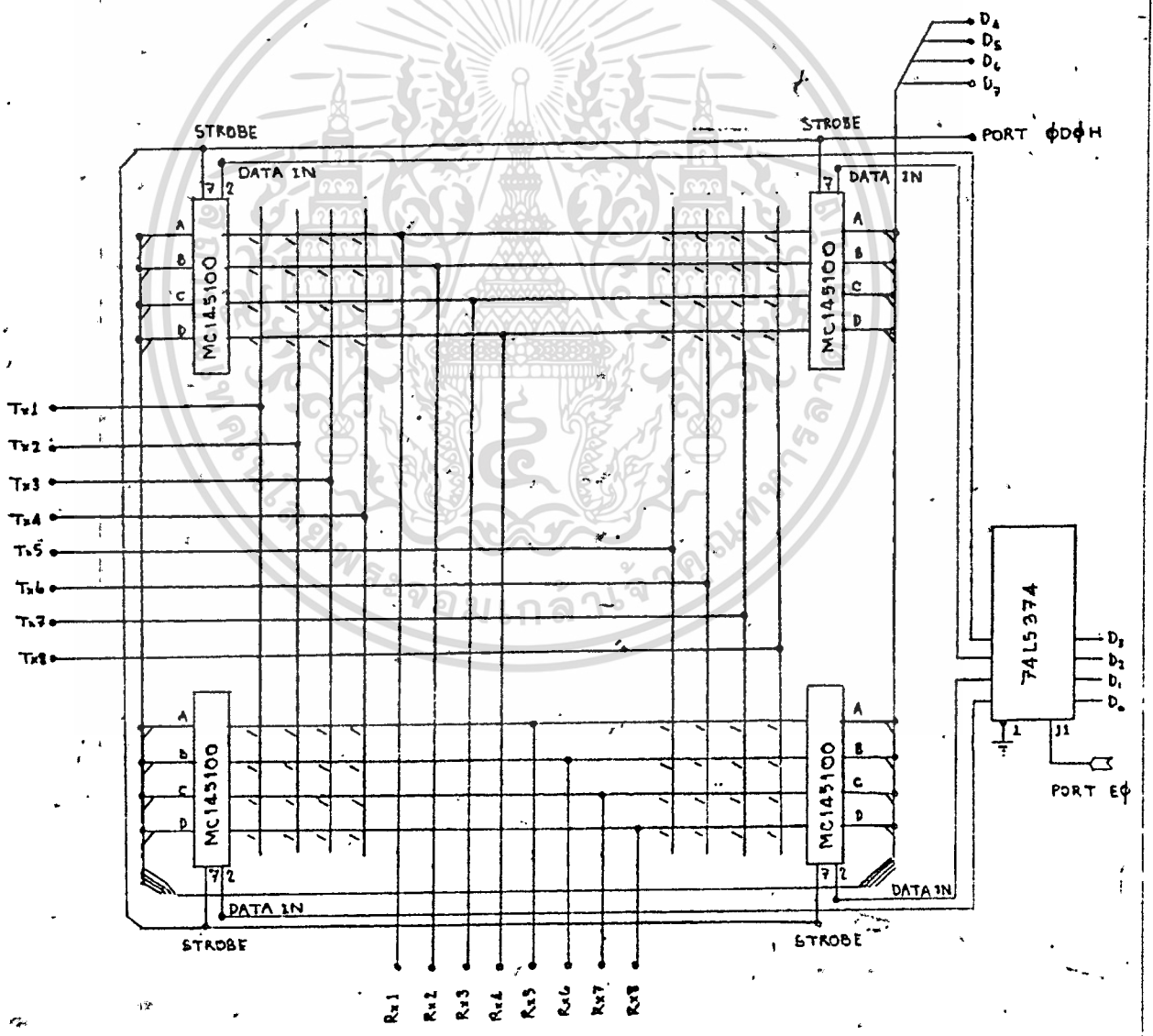



รูปที่ 3.3.1 วงจรควบคุม / ตรวจสอบสายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4. วงจร SWITCHING สำหรับการติดต่อภายใน-ภายใน

ทำหน้าที่ในการตัดต่อช่องของสัญญาณเสียงพูดของคู่สายเข้าด้วยกัน ซึ่งในที่นี้จะใช้ IC 145100 ซึ่งเป็น IC Matrix Switch ดังรูปที่ 3.4.1 โดยสามารถที่จะทำการ Program ได้ว่าจะ Switch ที่ตำแหน่งใด ซึ่งรายละเอียดการใช้งานได้แสดงไว้ในภาคผนวกแล้ว

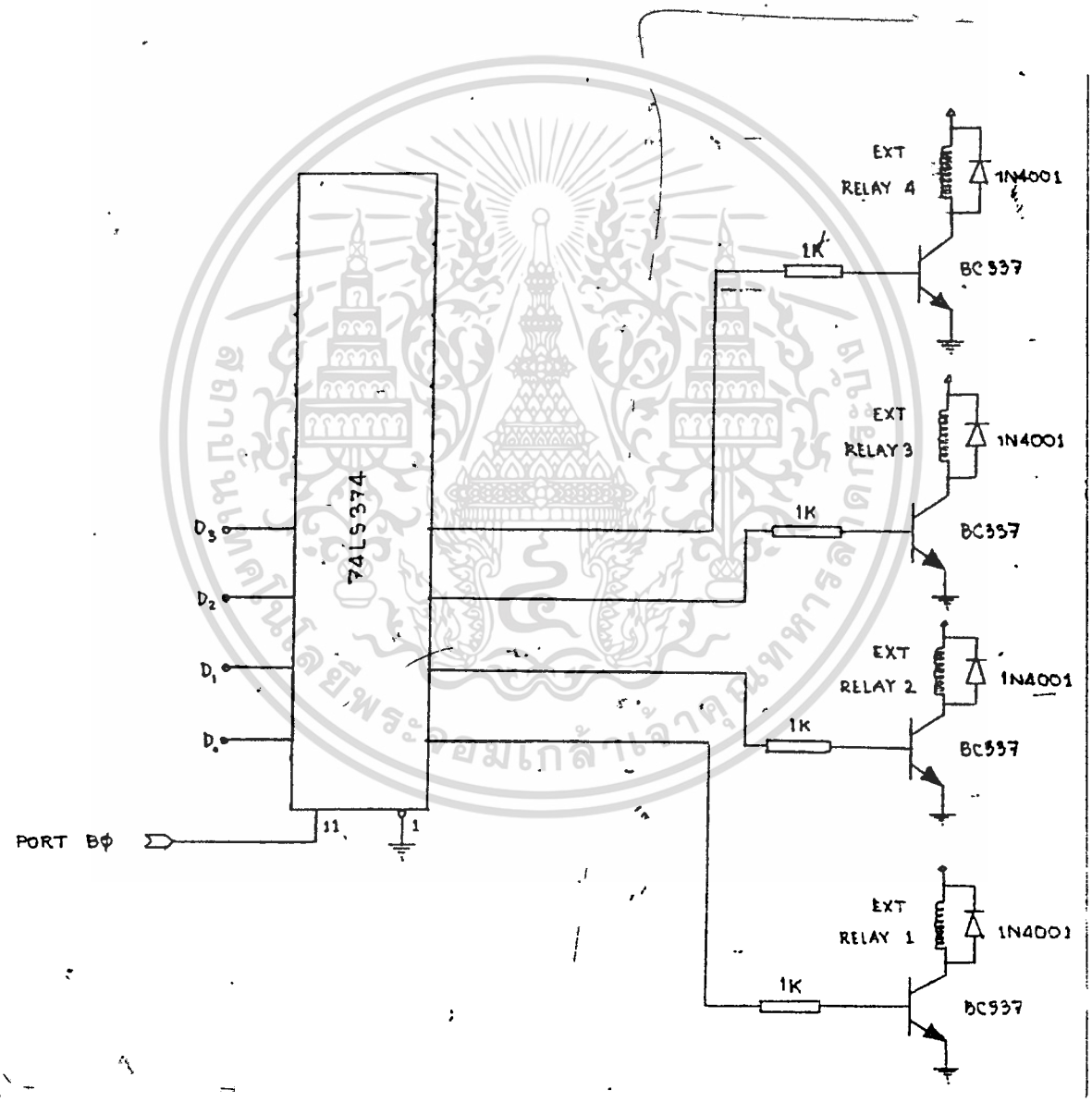



รูป 3.4.1 วงจร Switching ภายใน-ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5. วงจร SWITCHING สำหรับการติดต่อภายใน-ภายนอก

ทำหน้าที่ในการตัดต่อช่องทางของสัญญาณระหว่างโทรศัพท์ภายในกับภายนอก ซึ่งในส่วนนี้จะใช้ Relay เป็นตัว Switch โดยควบคุมการทำงานด้วย CPU ผ่านทาง Port B0 ซึ่งใช้ IC 74374 โดยวงจรแสดงได้ดังรูปที่ 3.5.1




รูปที่ 3.5.1 วงจร Switching ภายใน-ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6. วงจรส่วนควบคุมสายนอก

ส่วนนี้จะทำหน้าที่ในการตรวจสอบและควบคุมสภาวะของการติดต่อกับสายนอก ซึ่งสรุปเป็นส่วนๆได้ดังนี้

### 6.1 ส่วนตรวจสอบสัญญาณเรียกจากภายนอก

ส่วนนี้จะทำหน้าที่ตรวจจับสภาวะการเรียกจากภายนอกว่ามีการเรียกเข้ามาหรือไม่ โดยหลังจากตรวจสอบเสร็จก็จะส่งผลไปให้ CPU ตรวจสอบหนึ่งทีหนึ่ง ส่วนนี้จะประกอบด้วยส่วนของวงจร Bridge เพื่อ Rectify สัญญาณเรียกจากภายนอก ซึ่งเป็นสัญญาณ AC ให้เป็นสัญญาณ DC จากนั้นจะส่งสัญญาณดังกล่าวไปเข้าส่วนของ Opto-Isolate ซึ่งเป็น IC เบอร์ 2N25 จากนั้นก็ทำการส่งสัญญาณที่ผ่าน IC ดังกล่าวไปเข้าส่วนของวงจร Timer ที่ตั้งเวลาไว้ 3 วินาที ที่ต้องมีส่วนของวงจรตั้งเวลา ก็เพราะว่าในการส่งสัญญาณ Ringing นั้นปกติจะส่งมา 1 วินาที และหยุด 3 วินาที ถ้าในช่วงที่หยุดส่ง CPU วนมาตรวจจะไม่พบ ดังนั้นเพื่อสร้างสัญญาณที่จะส่งให้ CPU ทราบได้ตลอดช่วงของการส่ง จึงจำเป็นต้องมีส่วนของวงจรดังกล่าว จากนั้นก็จะส่งสัญญาณไปเข้า Input Port เพื่อส่งให้ CPU ตรวจสอบต่อไป

### 6.2 ส่วนสร้างสภาวะ OFF-HOOK

ส่วนนี้จะทำหน้าที่เลียนแบบสภาวะการยกหูของเครื่องโทรศัพท์ โดยหลังจาก CPU ตรวจสอบพบว่ามีการเรียกจากภายนอก CPU จะทำการ Switch Relay ให้ไปคร่อมตัวความต้านทาน 600 ohm ไว้ ( ปกติเมื่อโทรศัพท์ถูกยกหูจะมีค่า Impedance คร่อมระหว่างขั้วสายประมาณ 600 ohm ) เพื่อสร้างสภาวะการรับสายไว้ จากนั้นก็จะส่งสัญญาณ Holding ไปบอกกับสายนอกว่าให้กดหมายเลขของเครื่องภายในที่ต้องการติดต่อด้วยอีก 1 หมายเลข ซึ่งส่วนนี้จะควบคุมด้วย Relay ผ่านทาง Port FO ซึ่งเป็น IC เบอร์ 74374 ผ่านทางบิท D4

เอกสารนี้เป็นการที่ได้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ส่วนควบคุมการปล่อยสัญญาณ

ส่วนนี้จะทำหน้าที่ควบคุมการปล่อยสัญญาณที่จำเป็นบางส่วนแก่สายนอกที่ติดต่อเข้ามา ซึ่งสัญญาณดังกล่าวได้แก่

- Busy ส่งเพื่อบอกแก่สายนอกว่าเครื่องภายในที่ต้องการติดต่อด้วยนั้นไม่ว่าง
- Ringback เพื่อบอกแก่สายนอกว่าขณะนี้กำลังเรียกเครื่องภายในที่ต้องการติดต่อด้วยอยู่
- Holding ส่งเพื่อบอกแก่สายนอกว่าขณะนี้ได้ทำการรับสายไว้แล้ว ให้เครื่องภายนอกที่เรียกเข้ามากดหมายเลขเพื่อติดต่อกับเครื่องในได้แล้ว

โดยทั้งหมดนี้จะควบคุมผ่านทาง Port F0 ทางบิท D7 , D6 และ D5 ของ 74374

6.4 ส่วนถอดรหัสความถี่ DTMF

ทำหน้าที่ถอดรหัสความถี่หมายเลขของเครื่องภายในที่ภายนอกต้องการติดต่อด้วย ส่วนนี้จะใช้ IC MT8870 เหมือนกับส่วนของสายใน

6.5 วงจรตั้งเวลาเพื่อให้ภายนอกกดหมายเลข

ทำหน้าที่ตั้งช่วงเวลาให้ภายนอกกดหมายเลขติดต่อ ถ้าเกินเวลาที่ตั้งไว้จะทำการตัดการติดต่อ โดยตั้งเวลาไว้ประมาณ 1 นาที ส่วนนี้จะควบคุมสัญญาณ Trig ผ่านทาง Port F0 ทางบิท D1 ของ 74374

6.6 ส่วนตรวจสอบสภาวะของสายนอก

ทำหน้าที่ตรวจสอบสภาวะต่างๆของสายนอก ดังนี้

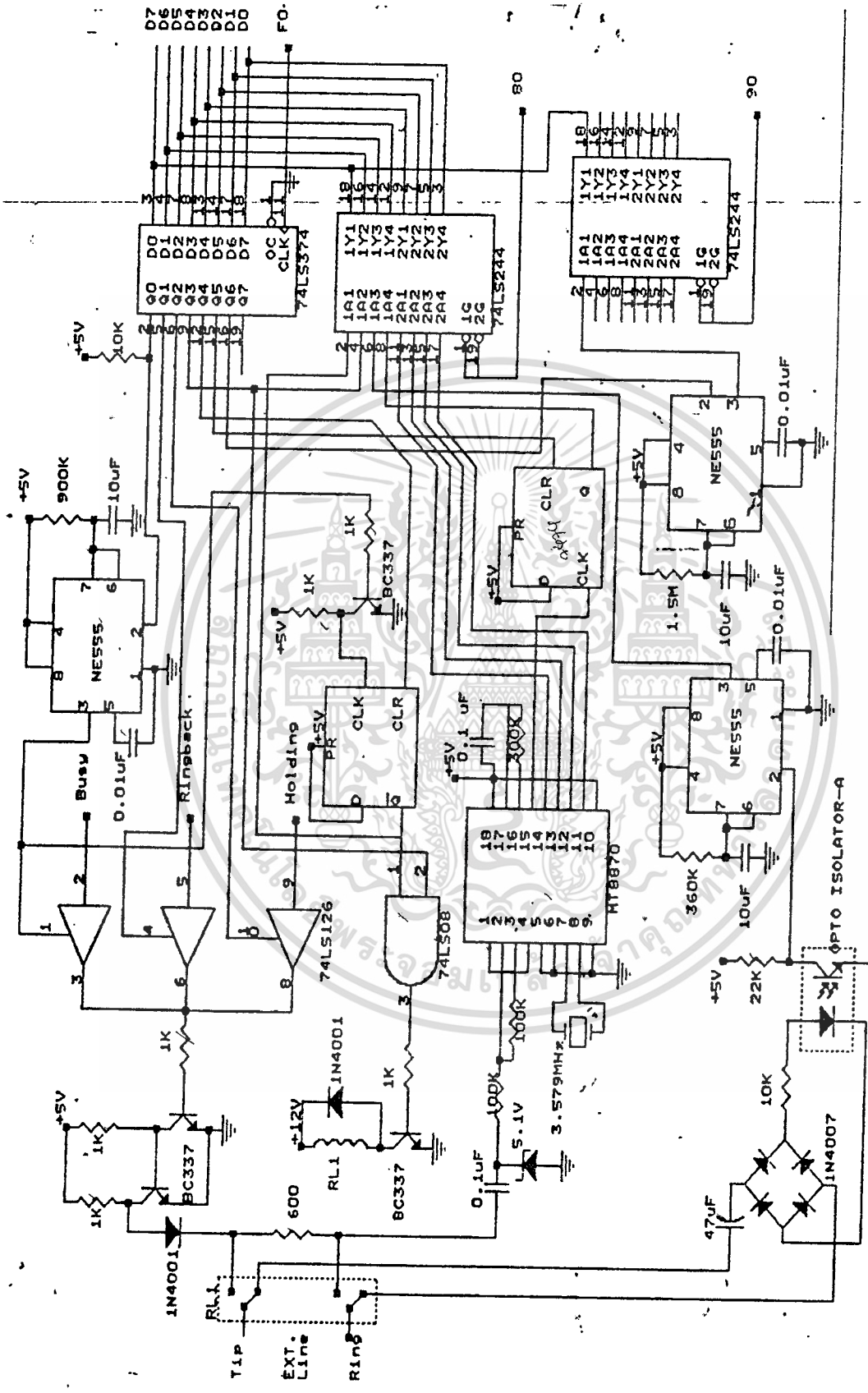
- หมายเลขภายในที่ต้องการติดต่อด้วย ( ทางบิท D3, D2, D1, D0 )
- สภาวะการกด ( ทางบิท D4 )
- สภาวะการมีสัญญาณเรียกจากภายนอก ( ทางบิท D5 )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สภาวะการจำลองการรับสาย ( ทางบิท D6 )
- สภาวะการส่ง Busy ไปยังสายนอก ( ทางบิท D7 )

ซึ่งวงจรทั้งหมดนี้แสดงได้ดังรูปที่ 3.6.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



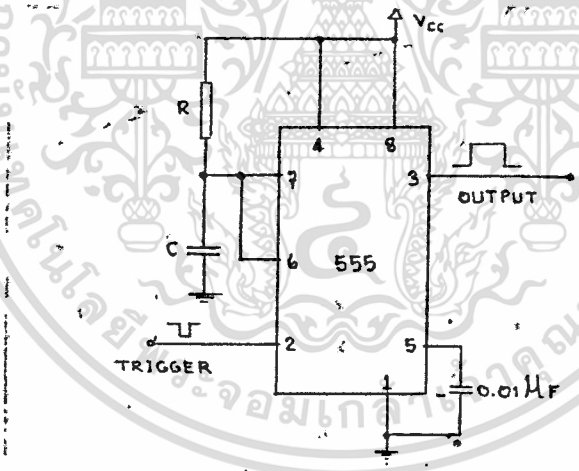

รูปที่ 3.6.1 วงจรส่วนควบคุมสายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. วงจรตั้งเวลาในการส่งสัญญาณ RINGING

เป็นวงจรที่ทำหน้าที่ตั้งเวลาในการปล่อยสัญญาณ Ringing ในที่นี้จะตั้งเวลาไว้ประมาณ 1 นาที โดยใช้วงจรโมโนสเตเบิลที่ใช้ IC 555 ซึ่งควบคุมการ Trig ผ่านทาง Port CO โดยการสร้าง Pulse ลบ ขึ้นมา 1 Pulse ผ่านทาง IC 74374 จากนั้น CPU จะคอย CHeck ว่าเวลาที่ตั้งของแต่ละเครื่องนั้นหมดลงหรือยัง โดย Check ผ่านทาง Input Port เบอร์ 90 ซึ่งใช้ IC 74244 ถ้ายังไม่ครบจะเป็น "1" แต่ถ้าครบแล้วจะเป็น "0"

ในการใช้งาน IC 555 ในโหมดโมโนสเตเบิลนั้นจะต้องต่อตัว R กับ C ดังรูป




เมื่อป้อนสัญญาณทริกเกอร์เข้าที่ขาทริกเกอร์ วงจรก็จะเริ่มทำงานโดยการส่งค่าออกมาทางขา Output เป็นเวลานานเท่ากับที่ตั้งไว้ ซึ่งในการตั้งค่าเวลาทำได้โดยการใช้ค่า R และ C ตามสูตรดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T = 1.1RC$$

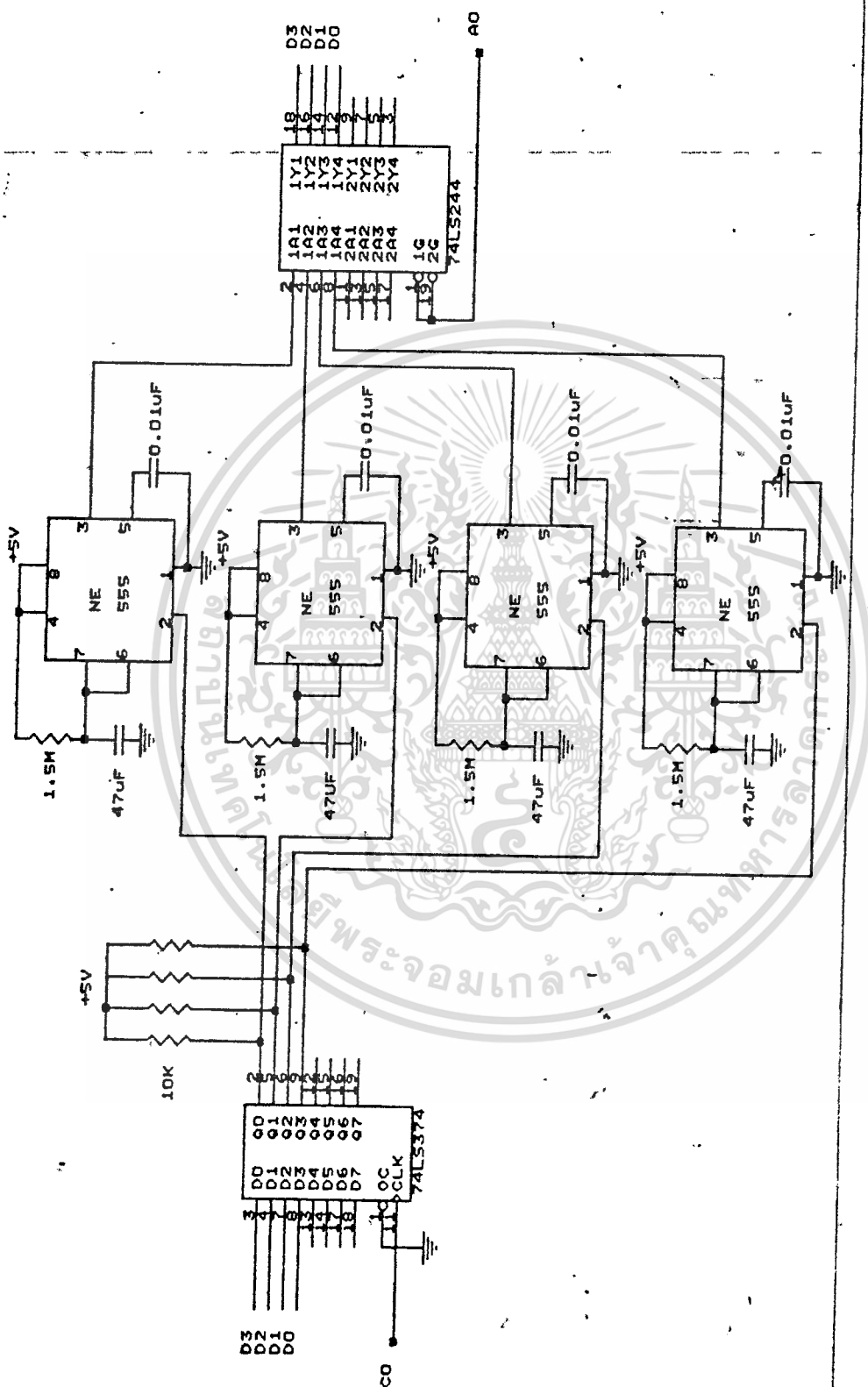
เมื่อ T = เวลาที่ต้องการตั้ง (วินาที)

R = ค่าความต้านทาน (โอห์ม)

C = ค่าตัวเก็บประจุ (ฟารัด)

เมื่อคำนวณค่า R และ C ได้แล้วก็จะได้วงจรของส่วนนี้ดังแสดงในรูปที่ 3.7.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 3.7.1 วงจรตั้งเวลาในการส่งสัญญาณ Ringing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

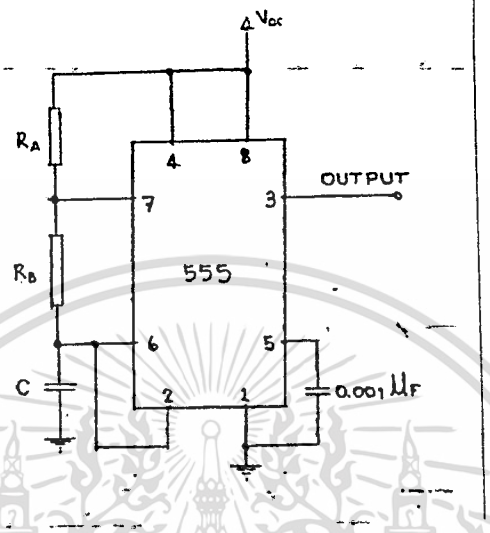
8. วงจรสร้างสัญญาณโทรศัพท์

เป็นวงจรที่สร้างสัญญาณพัลซ์ที่มีความถี่ต่างๆออกมา เพื่อบอกให้ผู้ใช้เครื่องทราบถึงสภาวะหรือขั้นตอนต่าง ๆ ซึ่งประกอบด้วยสัญญาณต่าง ๆ ดังนี้

- Dial เป็นสัญญาณความถี่ 400 Hz ดังตลอดเวลา ส่งเพื่อบอกให้ผู้เรียกกดหมายเลขได้
- Busy เป็นสัญญาณความถี่ 400 Hz ดัง 1 วินาที ดับ 1 วินาที ส่งเพื่อบอกให้ผู้เรียกทราบว่าหมายเลขปลายทางที่ต้องการติดต่อด้วยนั้นไม่ว่างกำลังถูกใช้งานอยู่
- Ringback เป็นสัญญาณความถี่ 400 Hz ดัง 1 วินาที ดับ 3 วินาที ส่งเพื่อบอกให้ผู้เรียกทราบว่าขณะนี้กำลังเรียกเครื่องปลายทางอยู่
- Ringing เป็นสัญญาณ AC 50 Hz 43 V ดัง 1 วินาที ดับ 3 วินาที ส่งเพื่อบอกให้ผู้ถูกเรียกทำการรับสาย
- Holding เป็นสัญญาณความถี่ 500 Hz สลับกับความถี่ 1000 Hz ดังสลับกันสัญญาณละ 1 วินาที ส่งเพื่อบอกให้ผู้เรียกจากภายนอกที่เรียกเข้ามายังชุมสายทำการกดหมายของเครื่องภายในที่ต้องติดต่อด้วยอีก 1 หมายเลข

โดยในการสร้างสัญญาณนั้นจะใช้พื้นฐานของวงจรอะสเตเบิล ซึ่งวงจรอะสเตเบิลมีรูปวงจรและสูตรการคำนวณค่า R และ C ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




วงจรอะสเตเบิล

ช่วงเวลาที่ Output เป็น High ($t_1$) = $0.695(R_a+R_b)C$

ช่วงเวลาที่ Output เป็น Low ($t_2$) = $0.695R_bC$

คาบเวลาของพัลซ์ที่ต้องการ (T) = $t_1 + t_2$

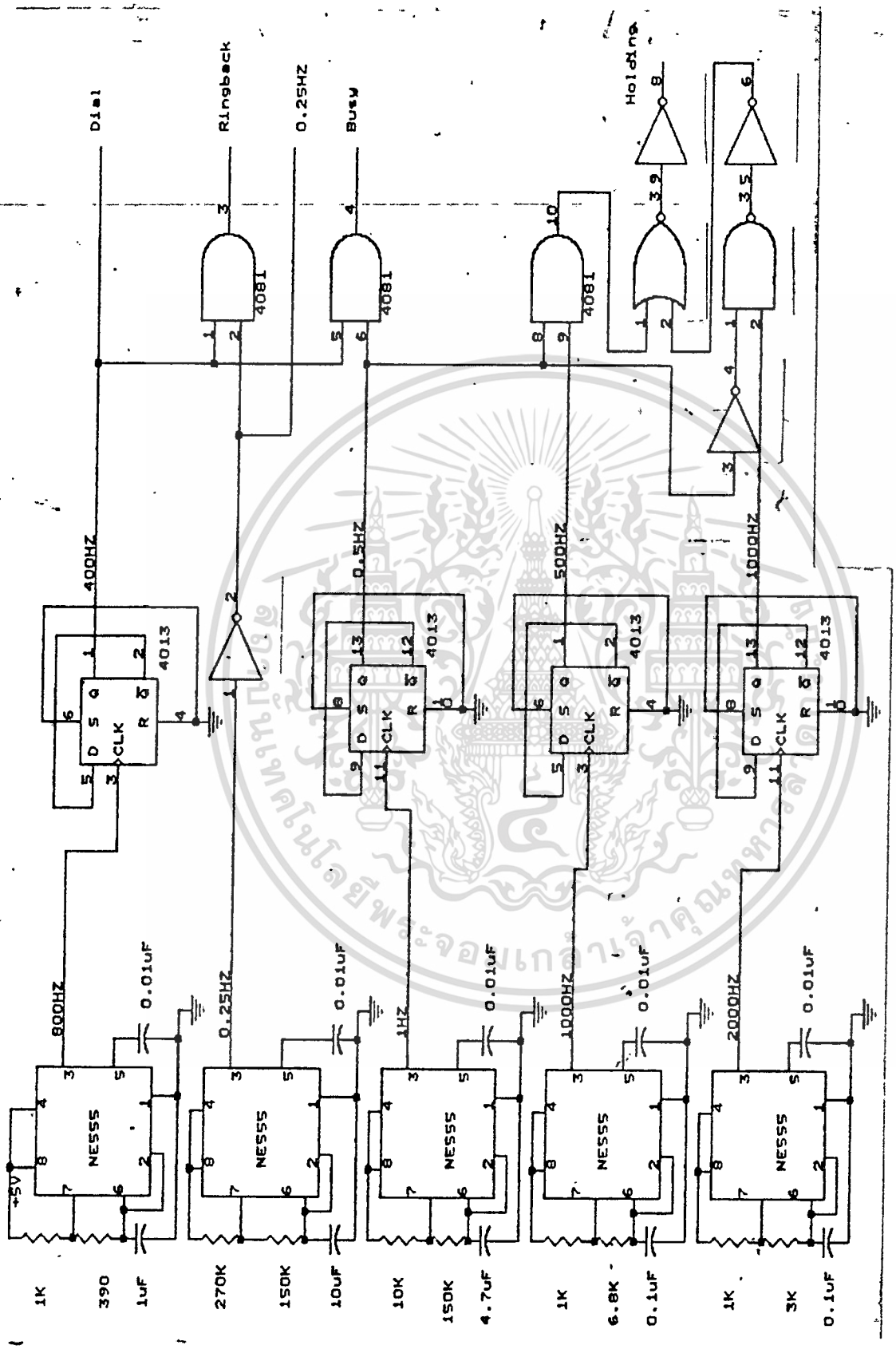
= $0.695(R_a+2R_b)C$

ความถี่ของพัลซ์ที่ต้องการ (f) = $\frac{1}{T}$

= $\frac{1.44}{(R_a+2R_b)C}$

ซึ่งวงจรสร้างสัญญาณโทรศัพท์และ Timing Diagram ของสัญญาณต่างๆ แสดงได้ดังรูปที่ 3.8.1 และ 3.8.2 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

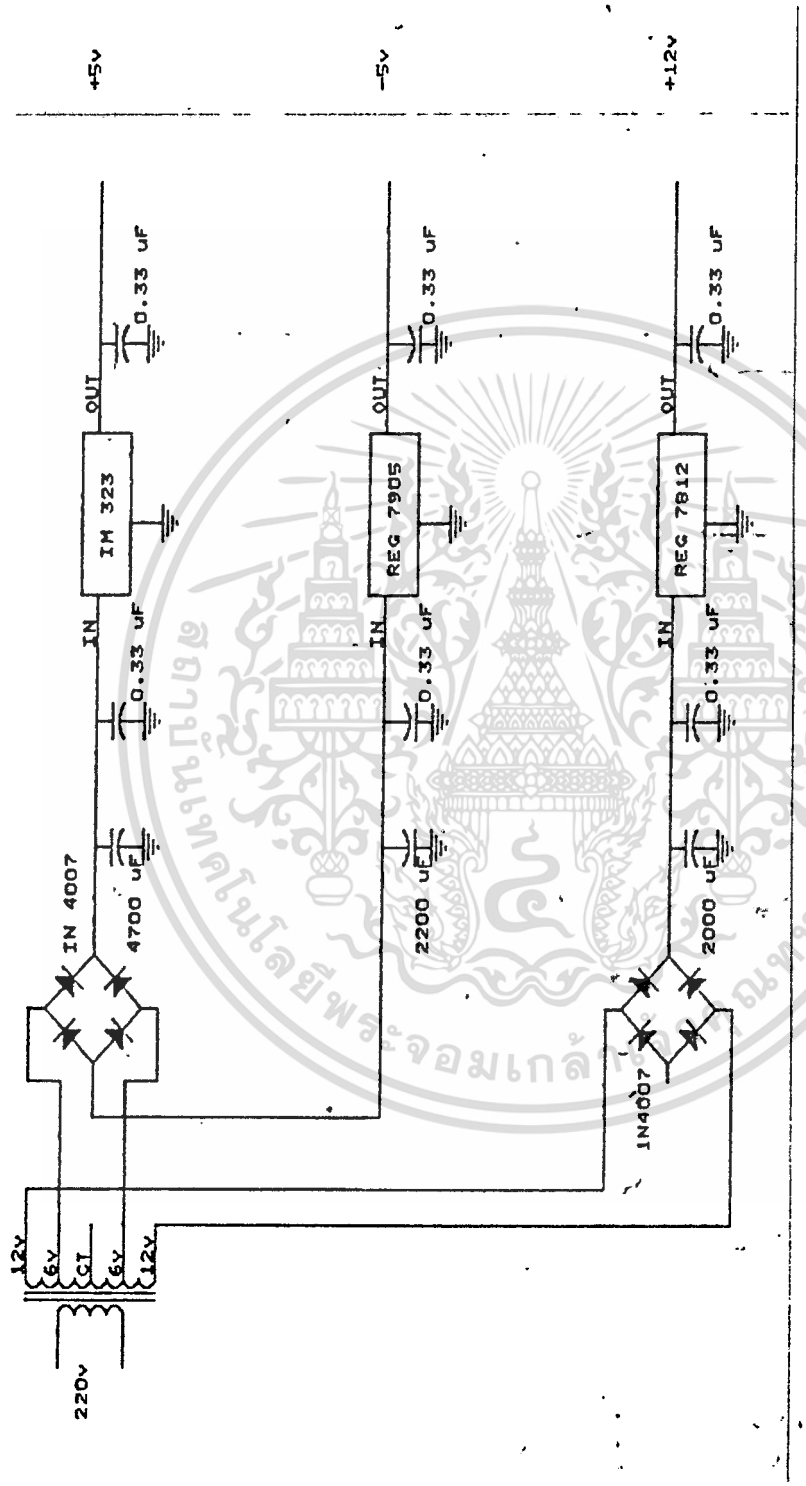



รูปที่ 3.8.1 วงจรสร้างสัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.8.2 Timing Diagram ของสัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




POWER SUPPLY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 4

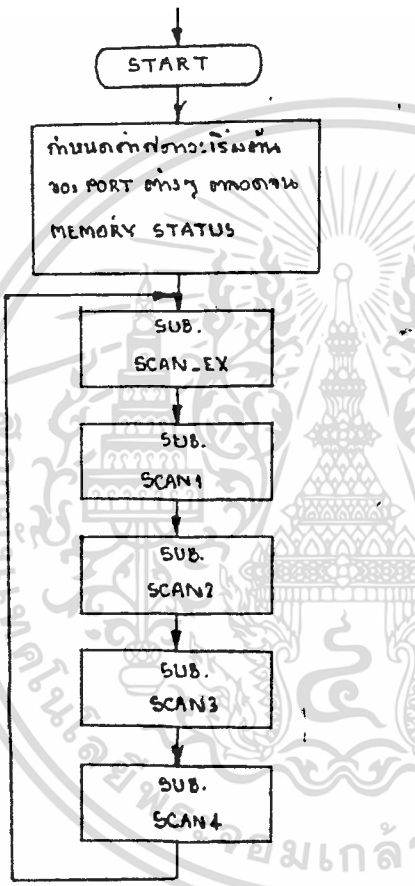
## FLOW CHART และ โปรแกรมควบคุมการทำงาน

ในโปรแกรมควบคุมการทำงานของ PABX ที่ทำขึ้นนี้จะสามารถเขียนอธิบายได้ดัง FLOW CHART ดังรูปที่ 5.1 โดยทำเป็นลักษณะของ SUB-PROGRAM ซึ่งมีอยู่ 5 SUB-PROGRAM คือ

1. SCAN_EX ทำหน้าที่ควบคุมส่วนที่เกี่ยวกับการติดต่อกับวงจรสายนอกทั้งหมด
2. SCAN1 ทำหน้าที่ควบคุมส่วนที่เกี่ยวกับการติดต่อกับ TEL.1 ทั้งหมด
3. SCAN2 ทำหน้าที่ควบคุมส่วนที่เกี่ยวกับการติดต่อกับ TEL.2 ทั้งหมด
4. SCAN3 ทำหน้าที่ควบคุมส่วนที่ติดต่อกับการติดต่อกับ TEL.3 ทั้งหมด
5. SCAN4 ทำหน้าที่ควบคุมส่วนที่เกี่ยวกับการติดต่อกับ TEL.4 ทั้งหมด

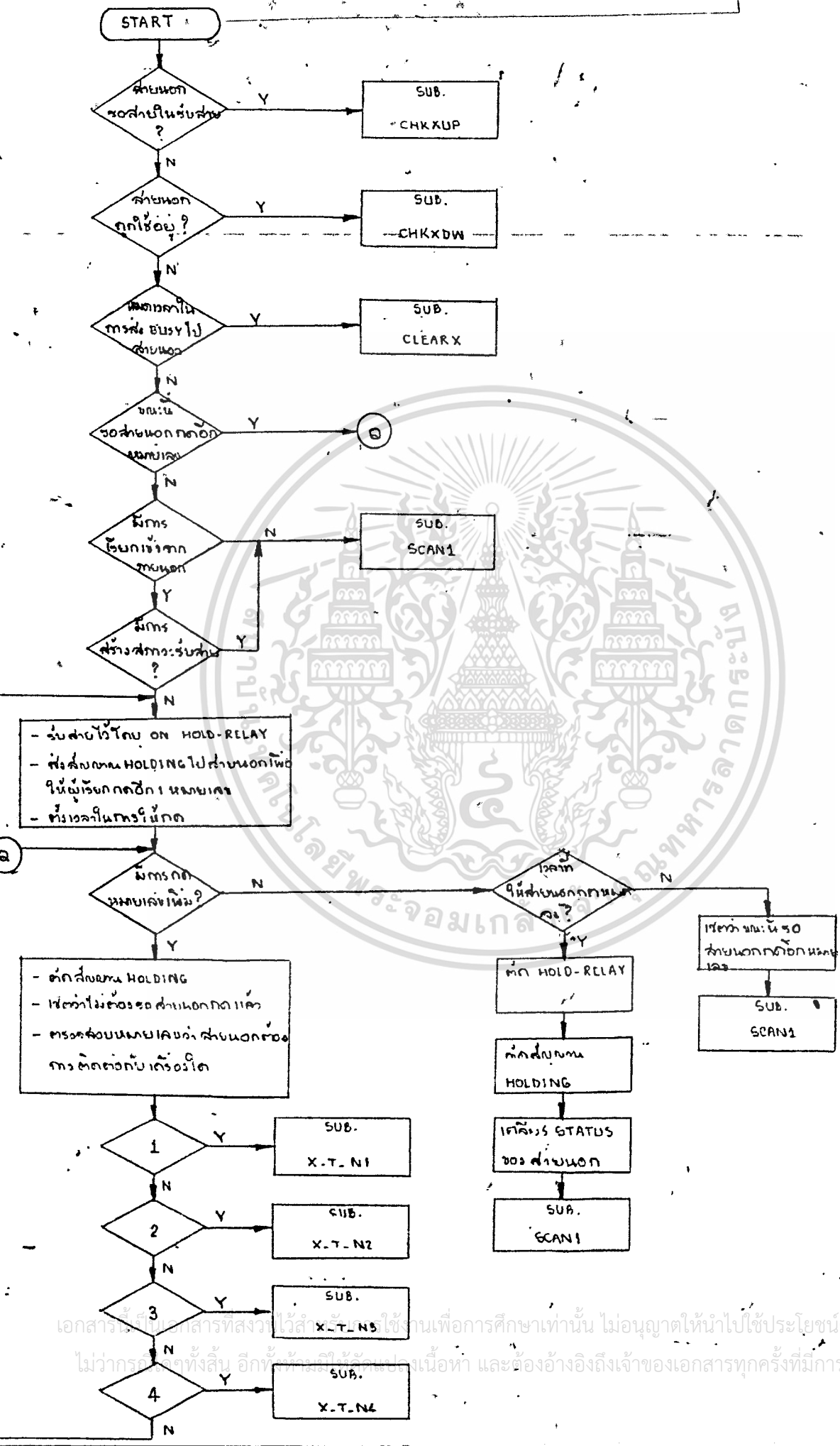
ซึ่งรายละเอียดของแต่ละ SUB-PROGRAM ได้แสดงไว้ดัง FLOW CHART ที่แสดงรายละเอียดของแต่ละ SUB-PROGRAM ส่วนโปรแกรมการทำงานทั้งหมดจะแสดงถัดจากส่วน FLOWCHART

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



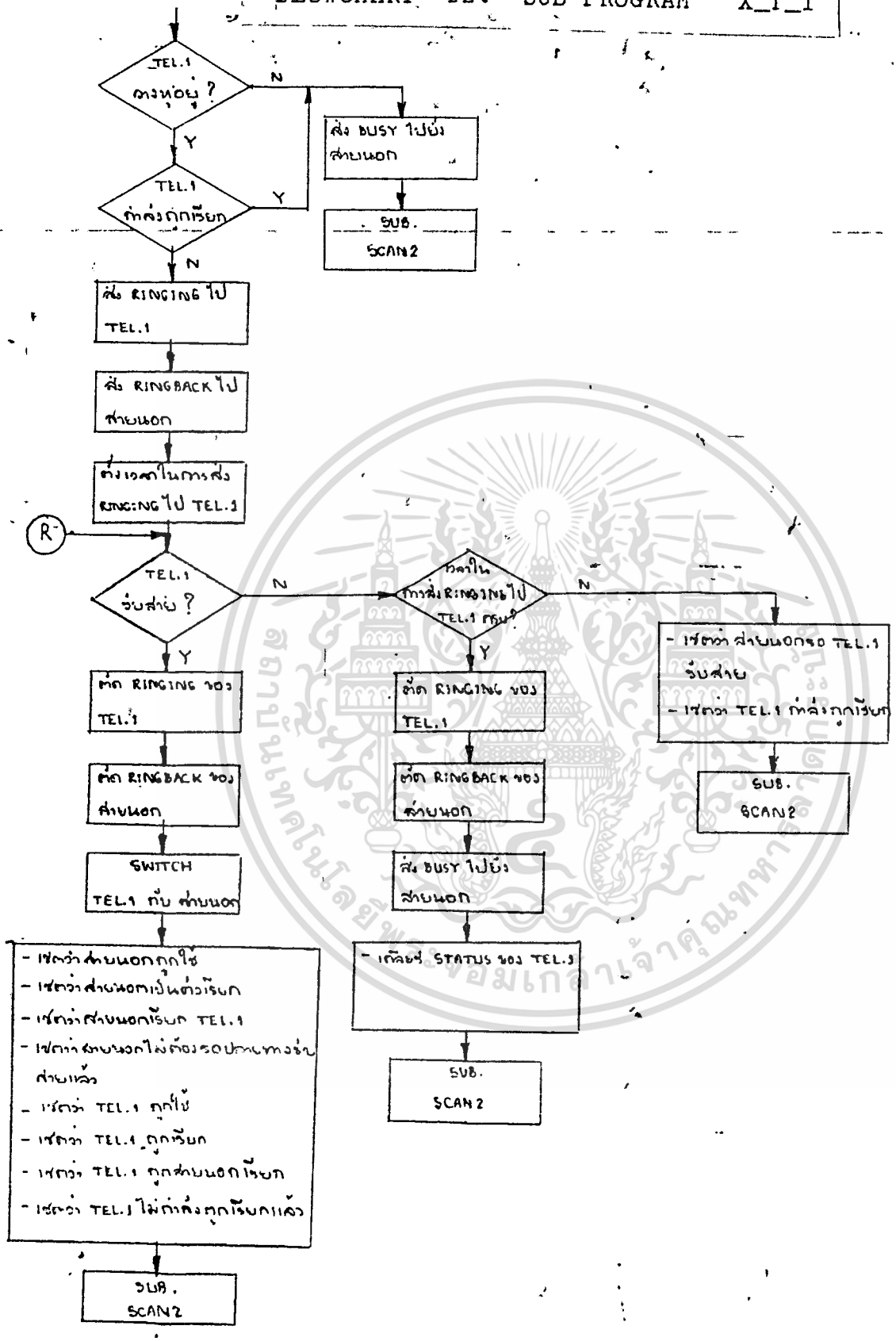

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FLOWCHART ของ PROGRAM "SCAN_EX"



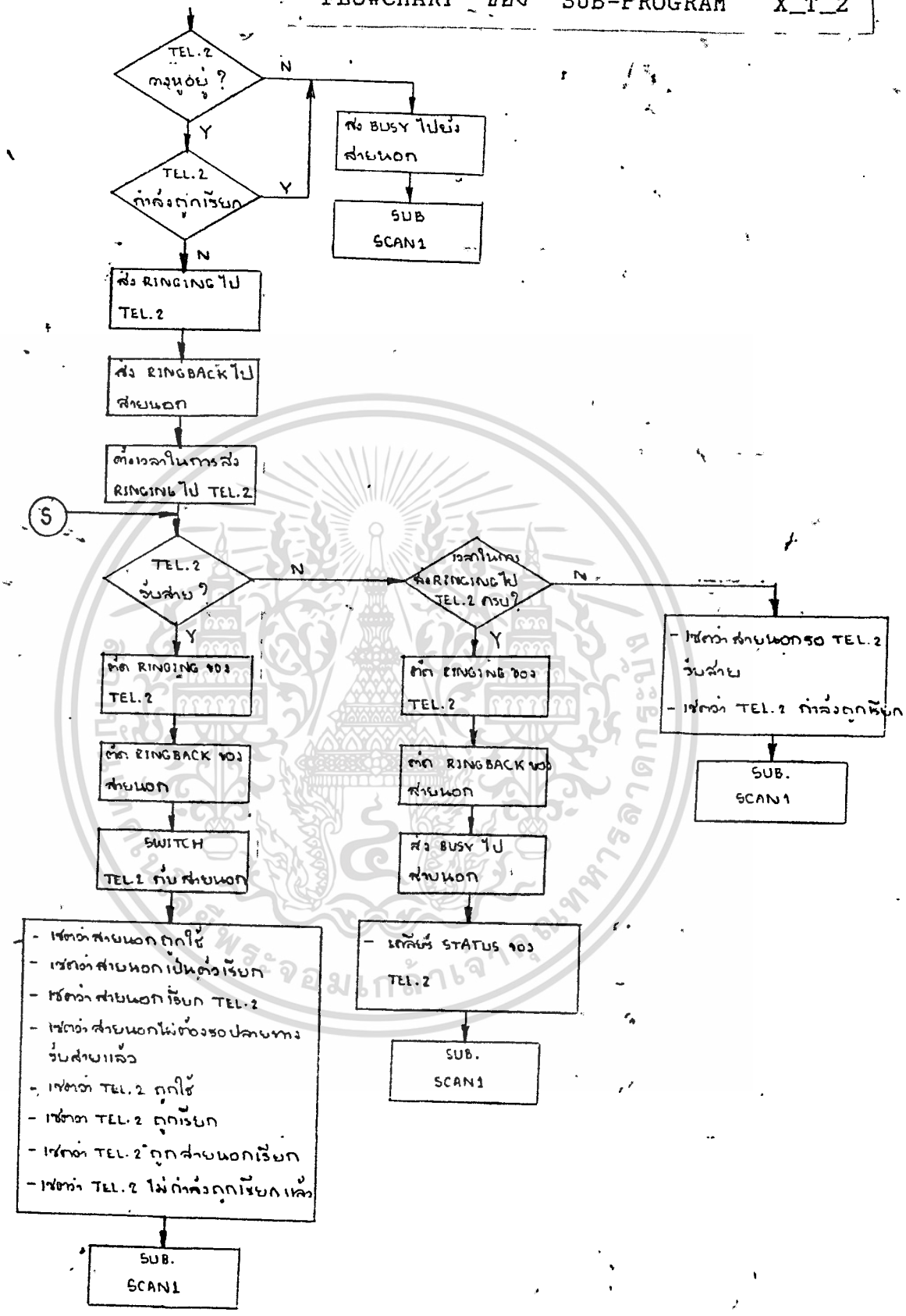

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## - FLOWCHART ของ SUB-PROGRAM "X_T_1"



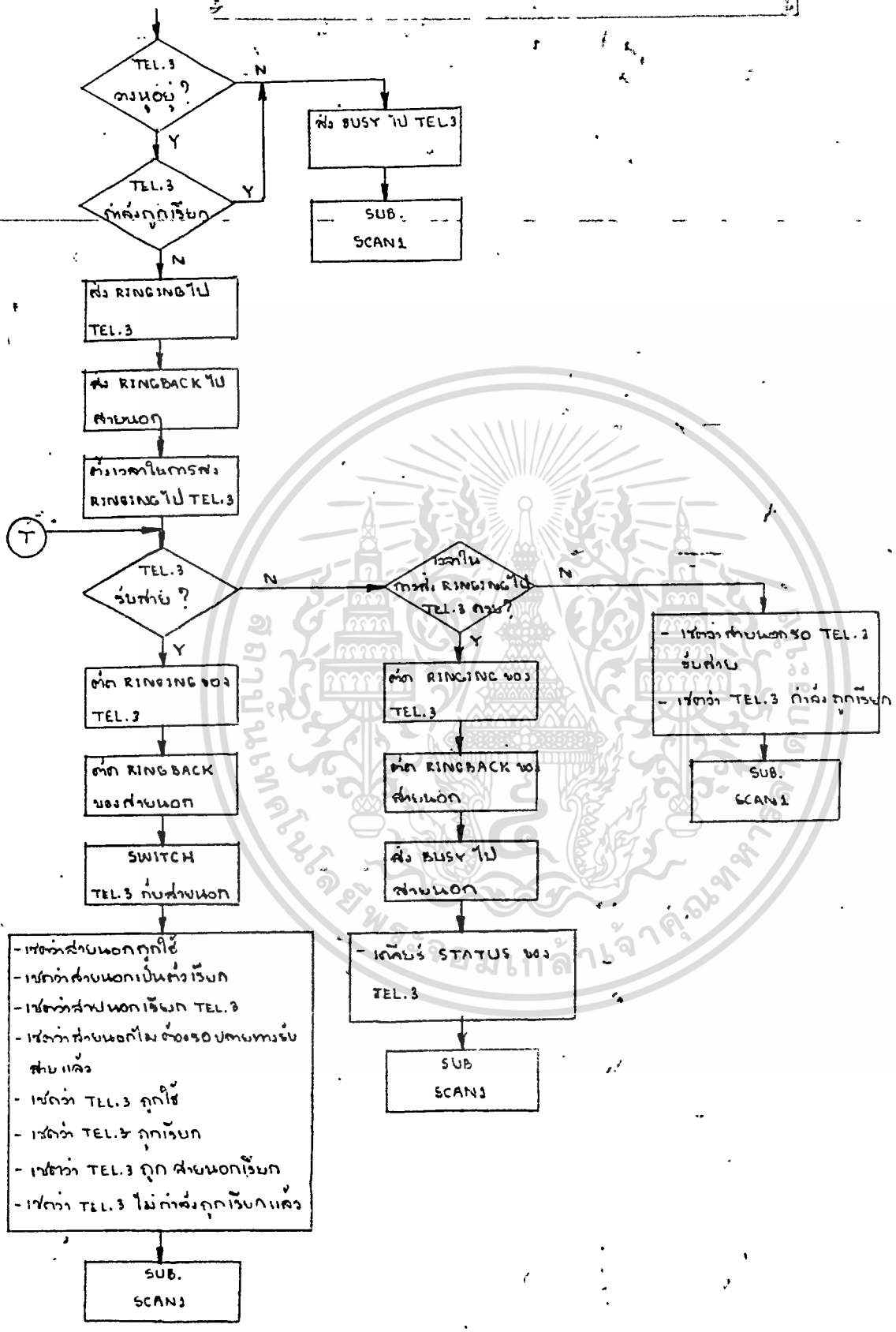

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FLOWCHART ของ SUB-PROGRAM "X_T_2"



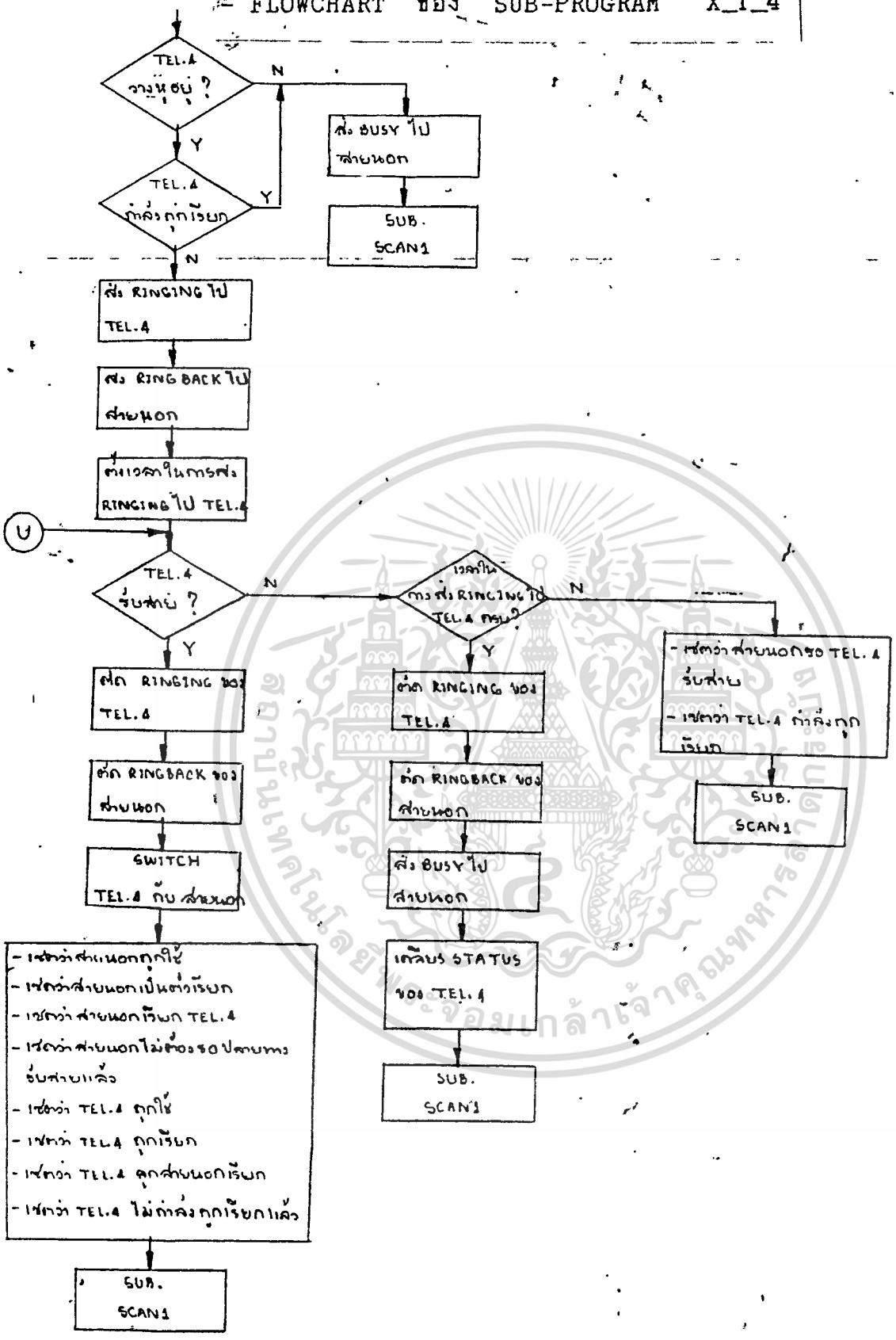

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FLOWCHART ของ - SUB-PROGRAM "X_T_3"

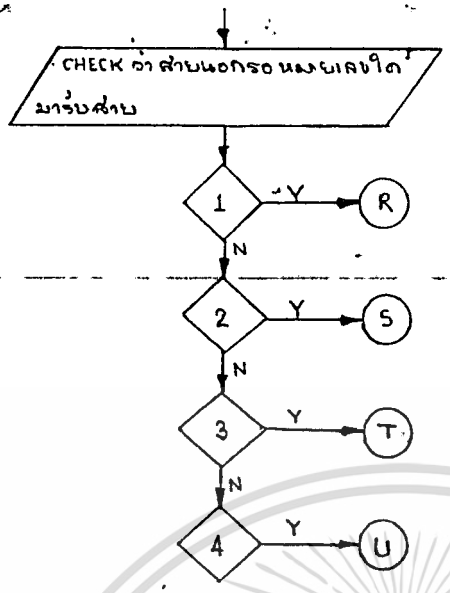



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

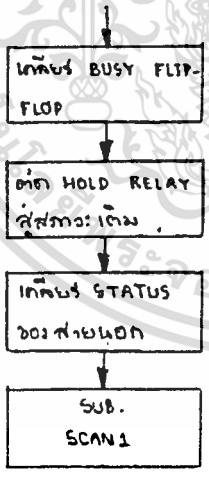
# FLOWCHART ของ SUB-PROGRAM "X_T_4"




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

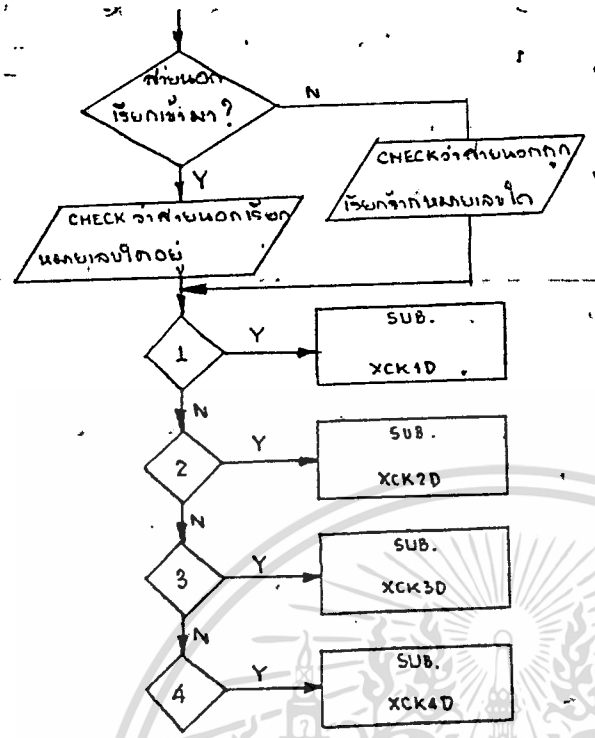



- FLOWCHART ของ SUB-PROGRAM "CHKXUP"

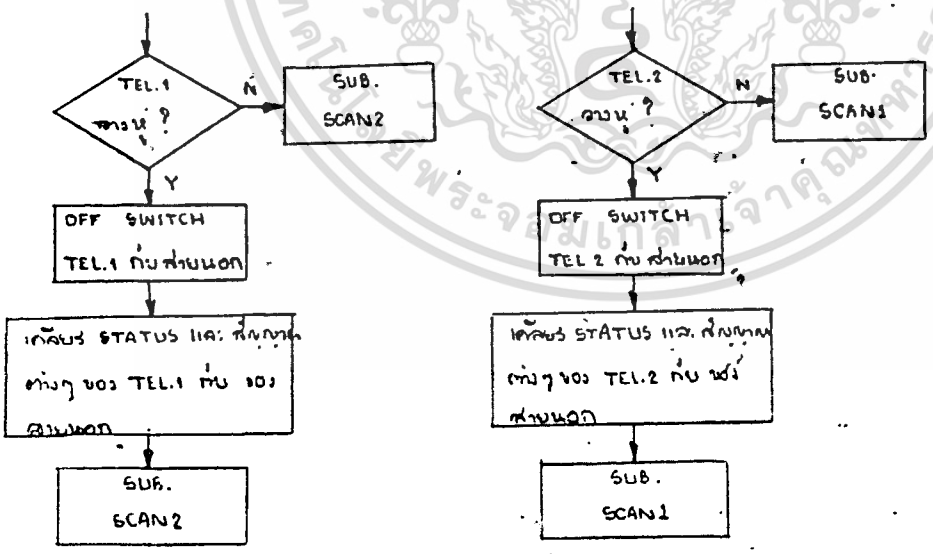



- FLOWCHART ของ SUB-PROGRAM "CLEARX"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



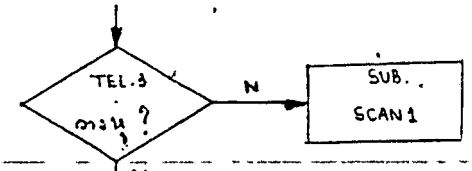

- FLOWCHART ของ SUB-PROGRAM "CHKXDW"



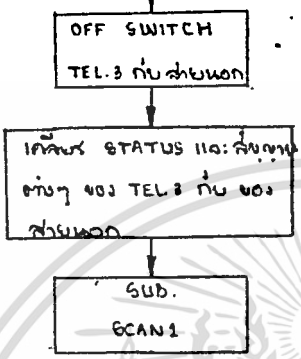

- FLOWCHART ของ SUB-PROGRAM "XCK2D"

- FLOWCHART ของ SUB-PROGRAM "XCK1D"

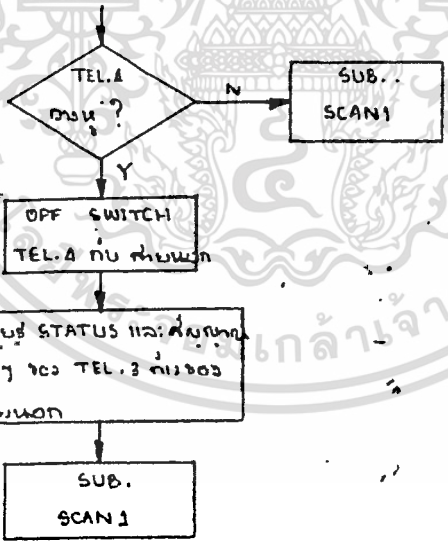
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




Y



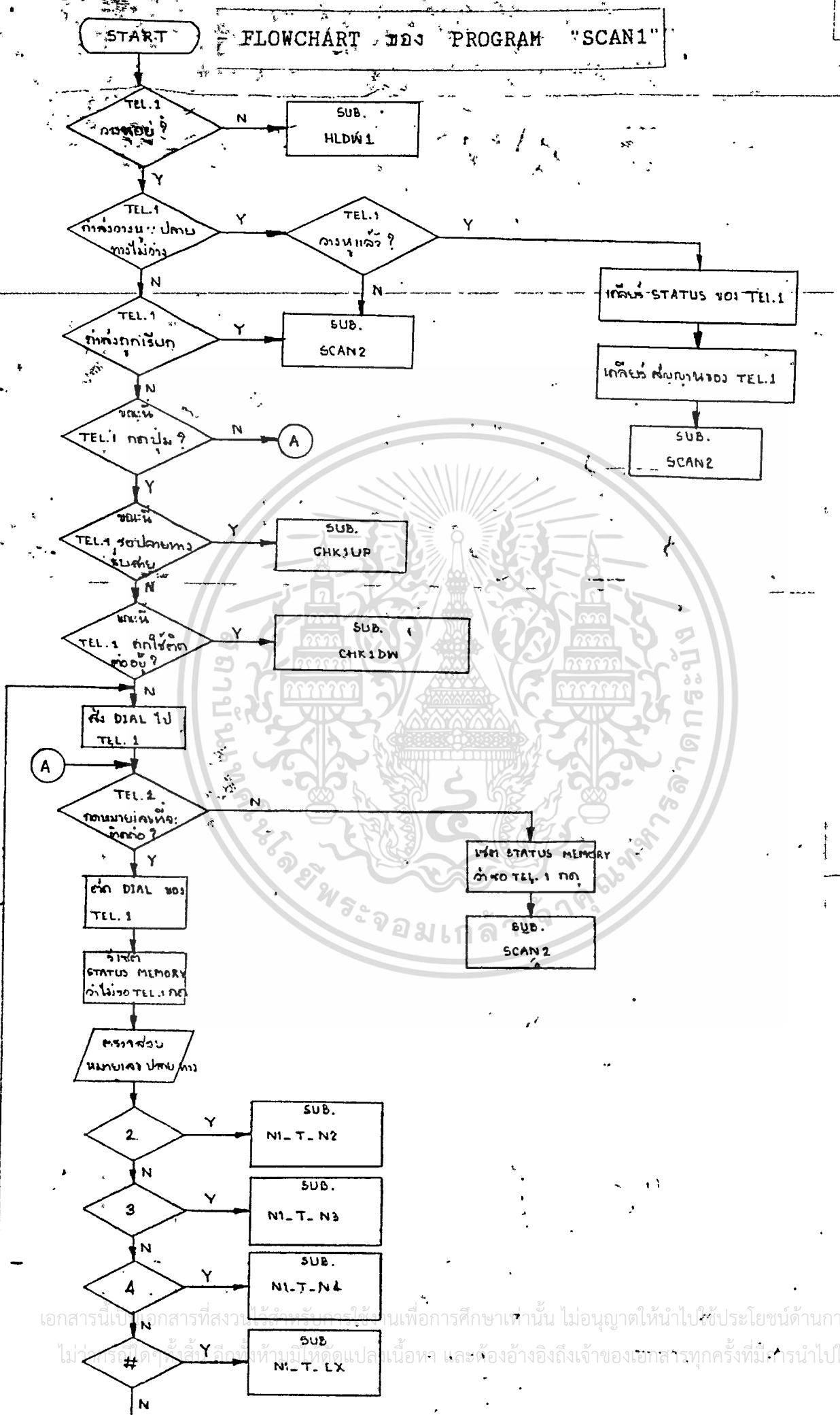

- FLOWCHART ของ SUB-PROGRAM "XCK3D"



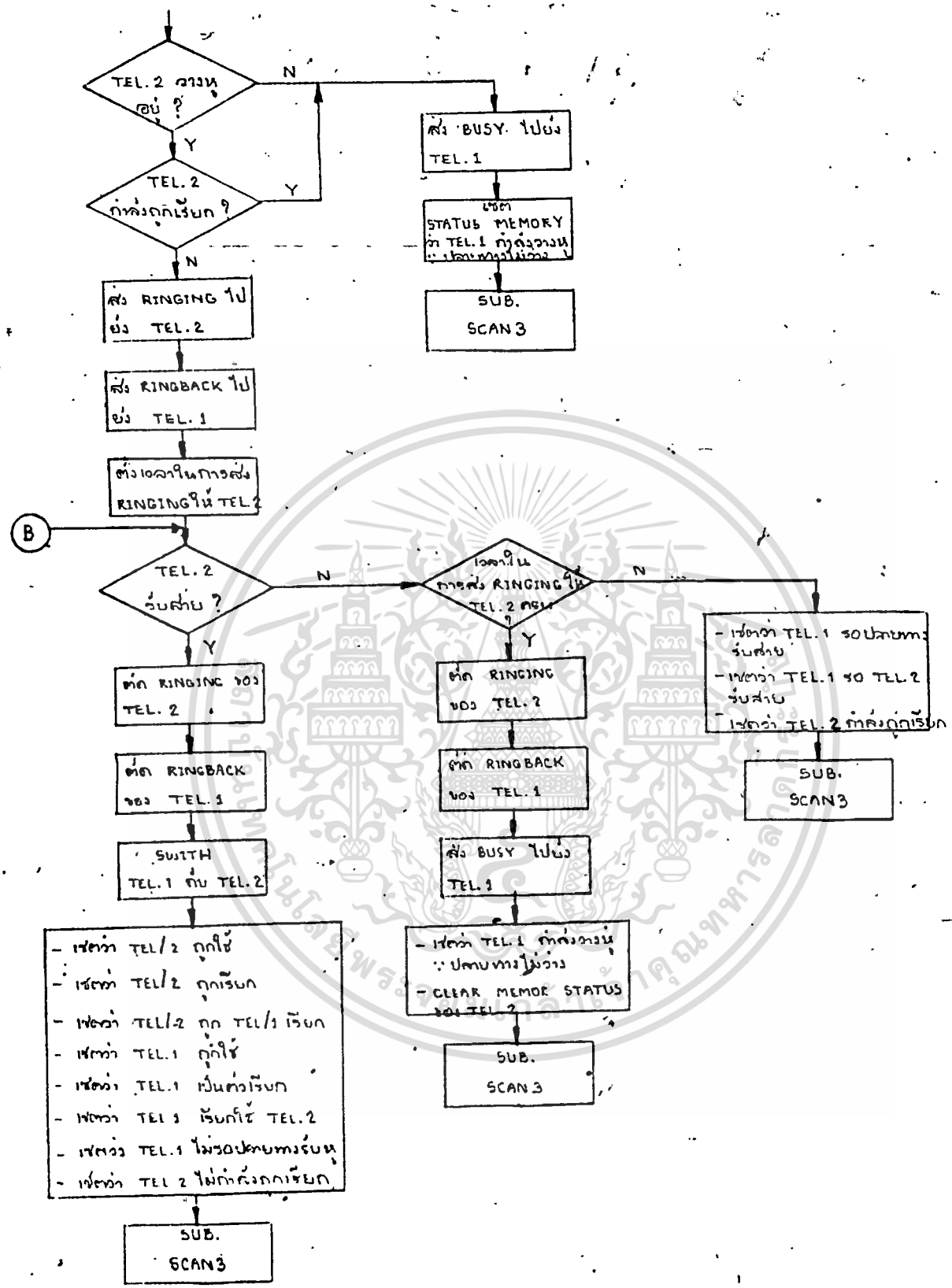

- FLOWCHART ของ SUB-PROGRAM "XCK4D"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FLOWCHART ของ PROGRAM "SCAN1"

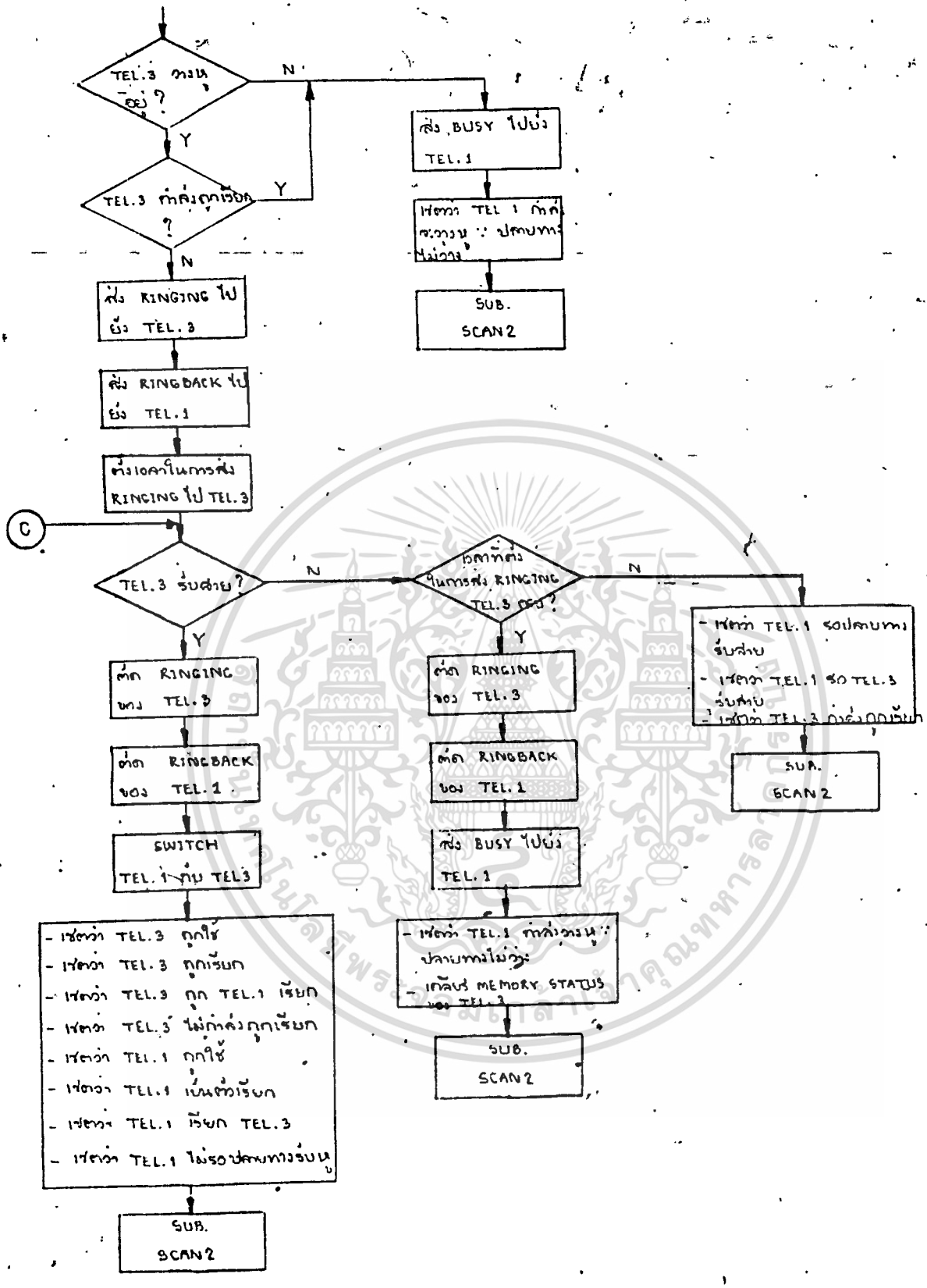



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



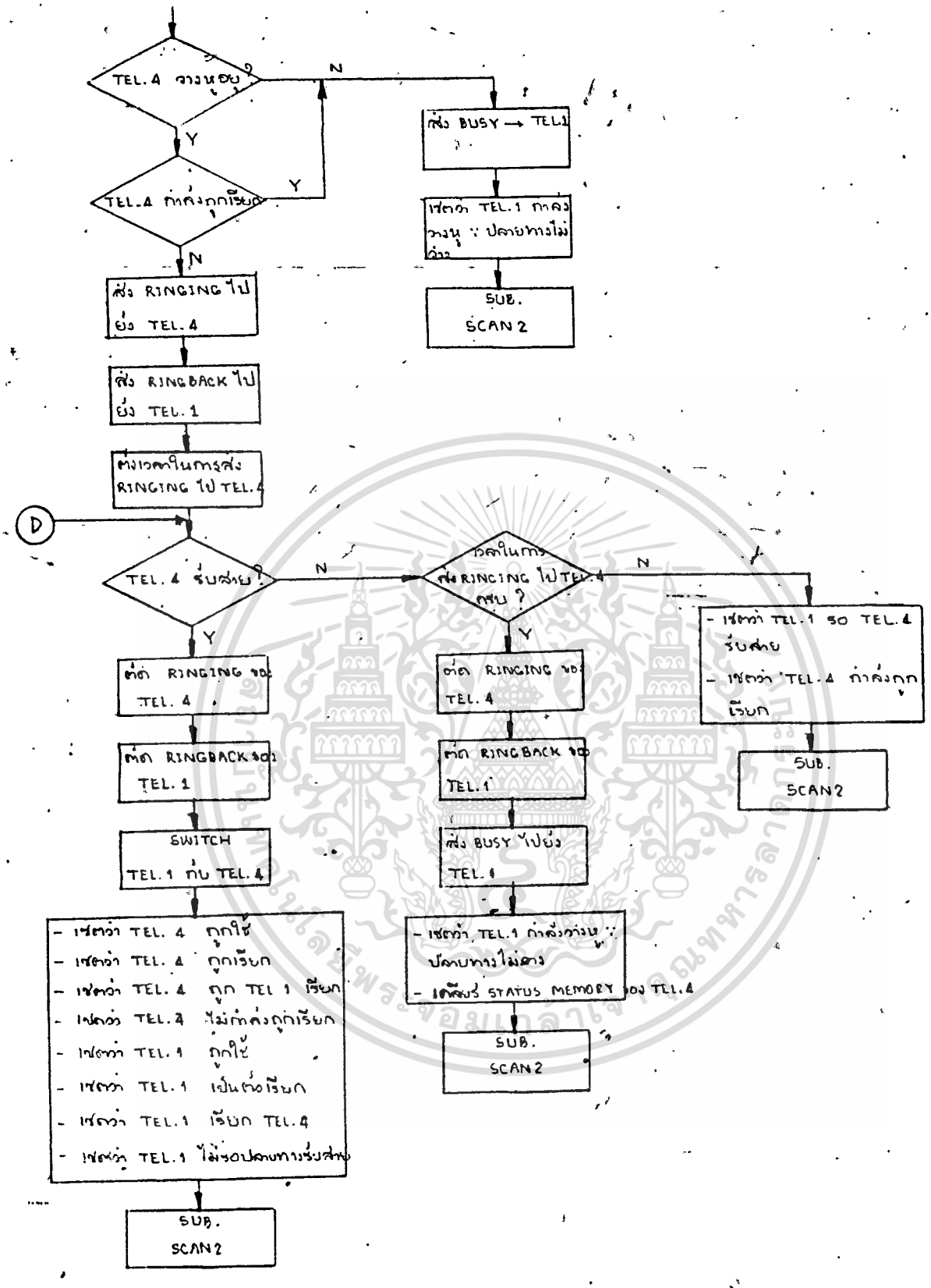

- FLOWCHART ของ SUB-PROGRAM "N1_T_N2"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



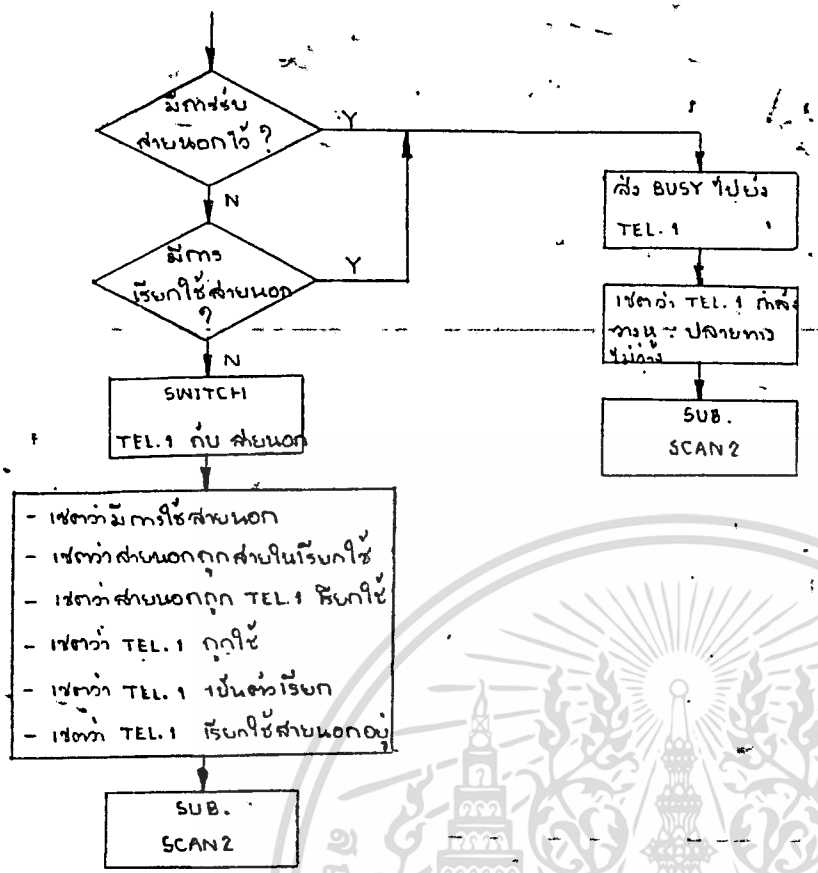

FLOWCHART ของ SUB-PROGRAM "N1_T_N3"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

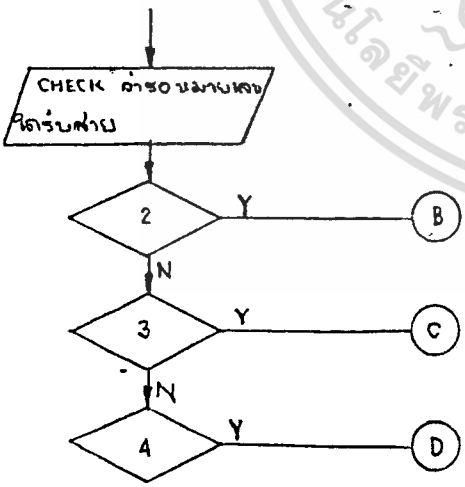



FLOWCHART ของ SUB-PROGRAM "N1_T_N4"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

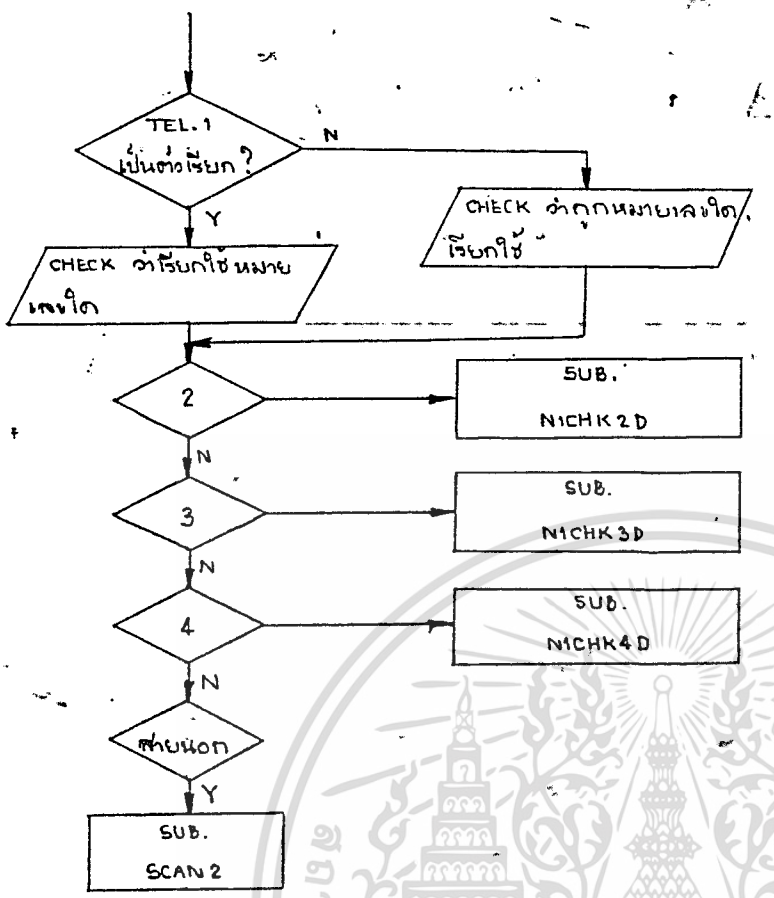



- FLOWCHART ของ SUB-PROGRAM "N1_T_EX"



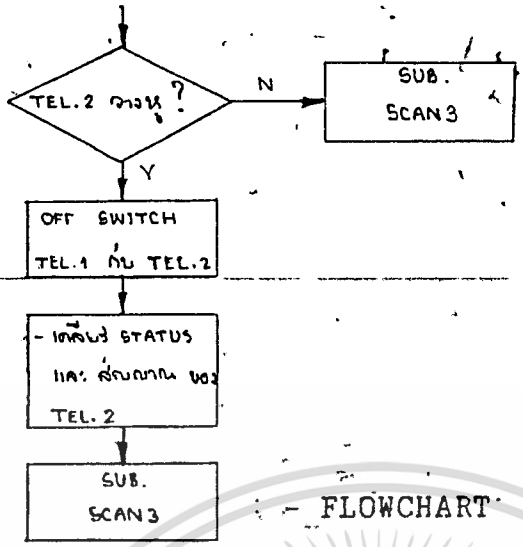

- FLOWCHART ของ SUB-PROGRAM "CHK1UP"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

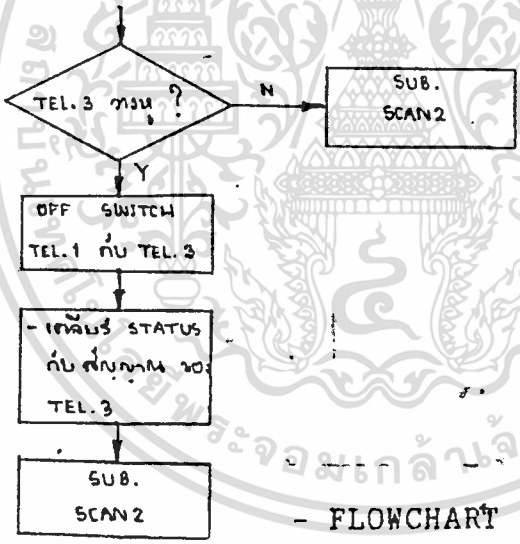



- FLOWCHART ของ SUB-PROGRAM "CHK1DW"

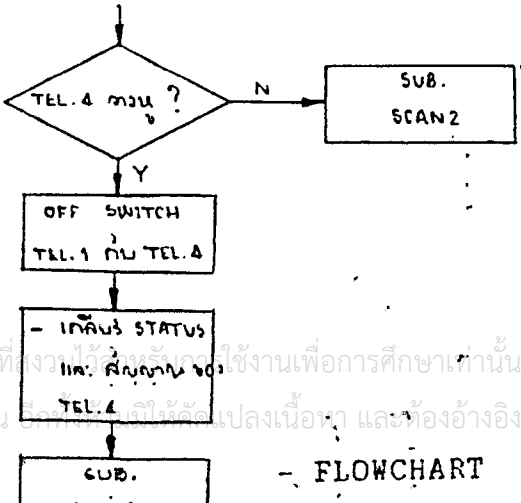
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




: - FLOWCHART ของ SUB-PROGRAM "N1CK2D"

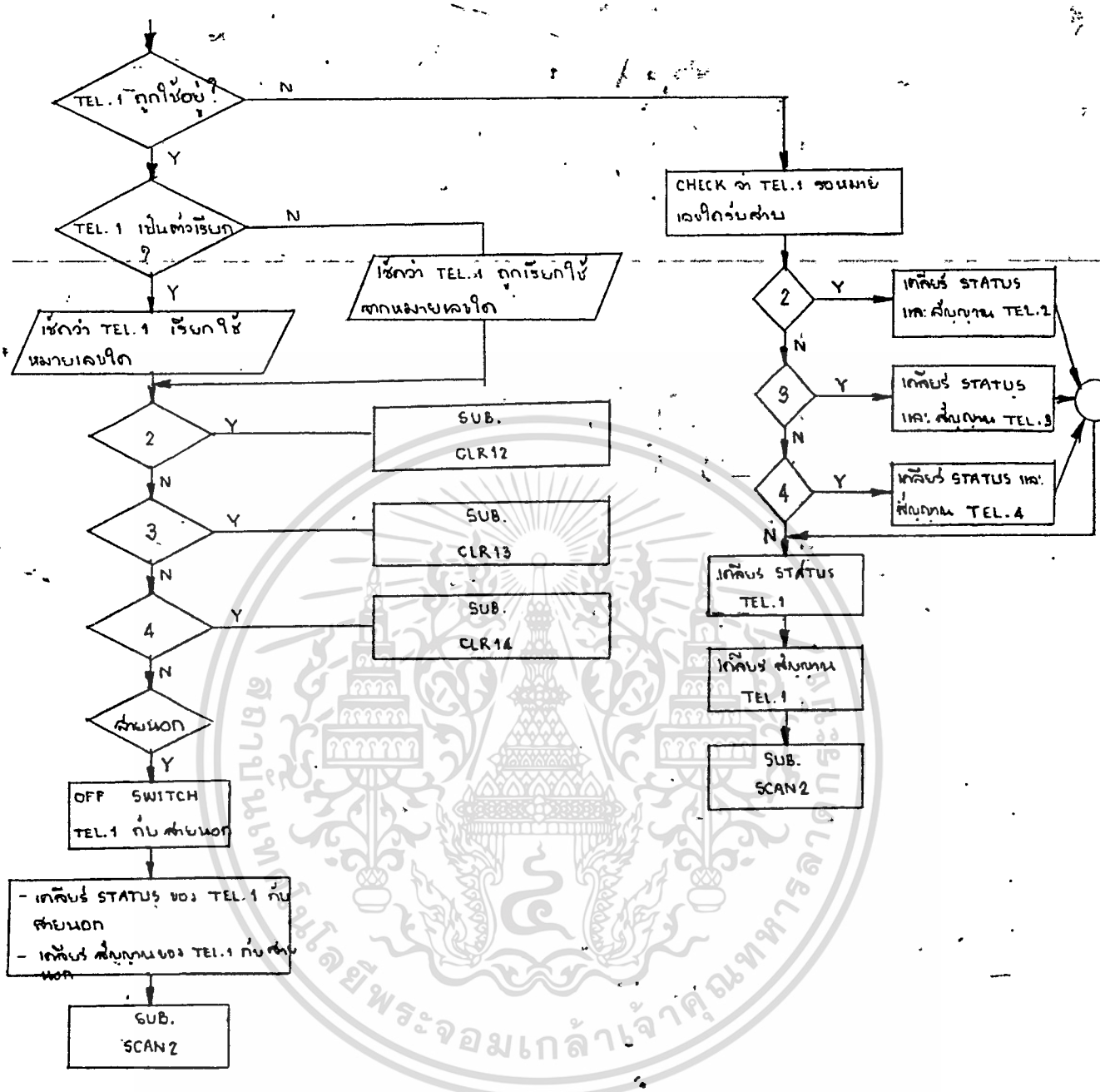



- FLOWCHART ของ SUB-PROGRAM "N1CK3D"



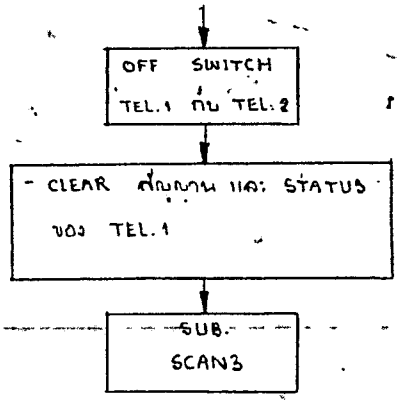

- FLOWCHART ของ SUB-PROGRAM "N1CK4D"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

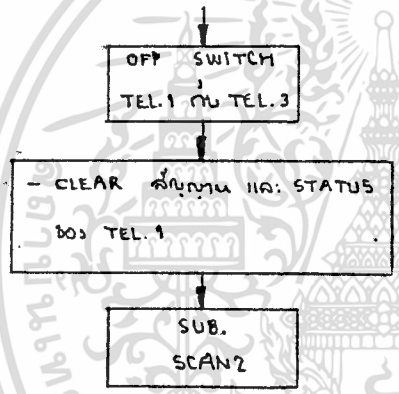



- FLOWCHART ของ SUB-PROGRAM "HLDW1"

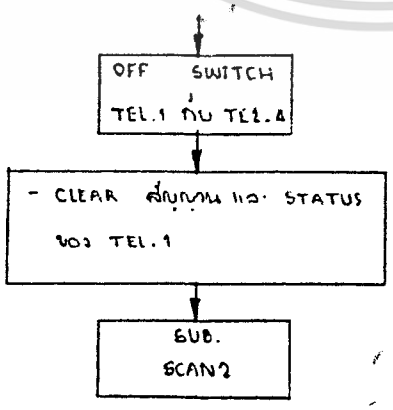
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "CLR12"

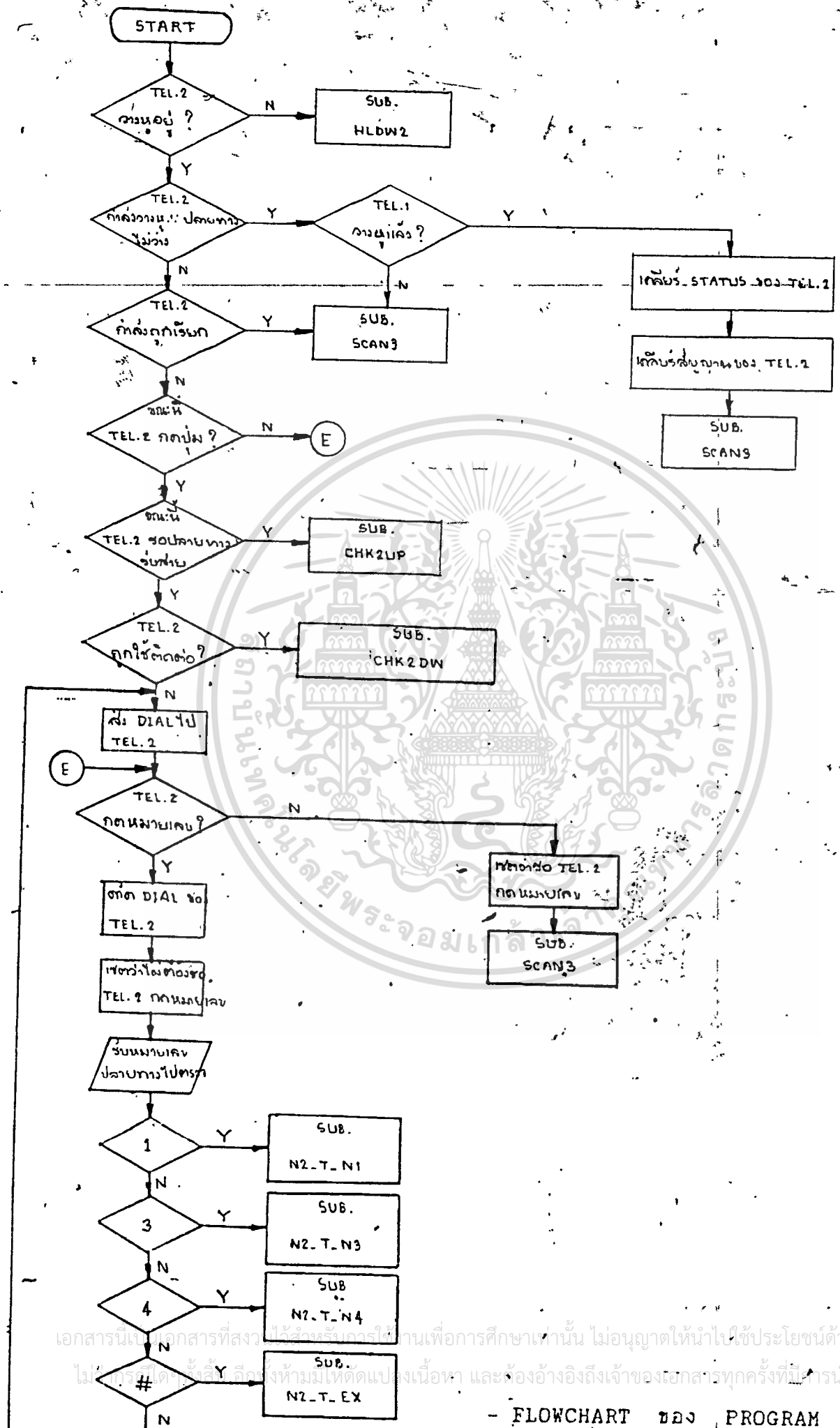



- FLOWCHART ของ SUB-PROGRAM "CLR13"



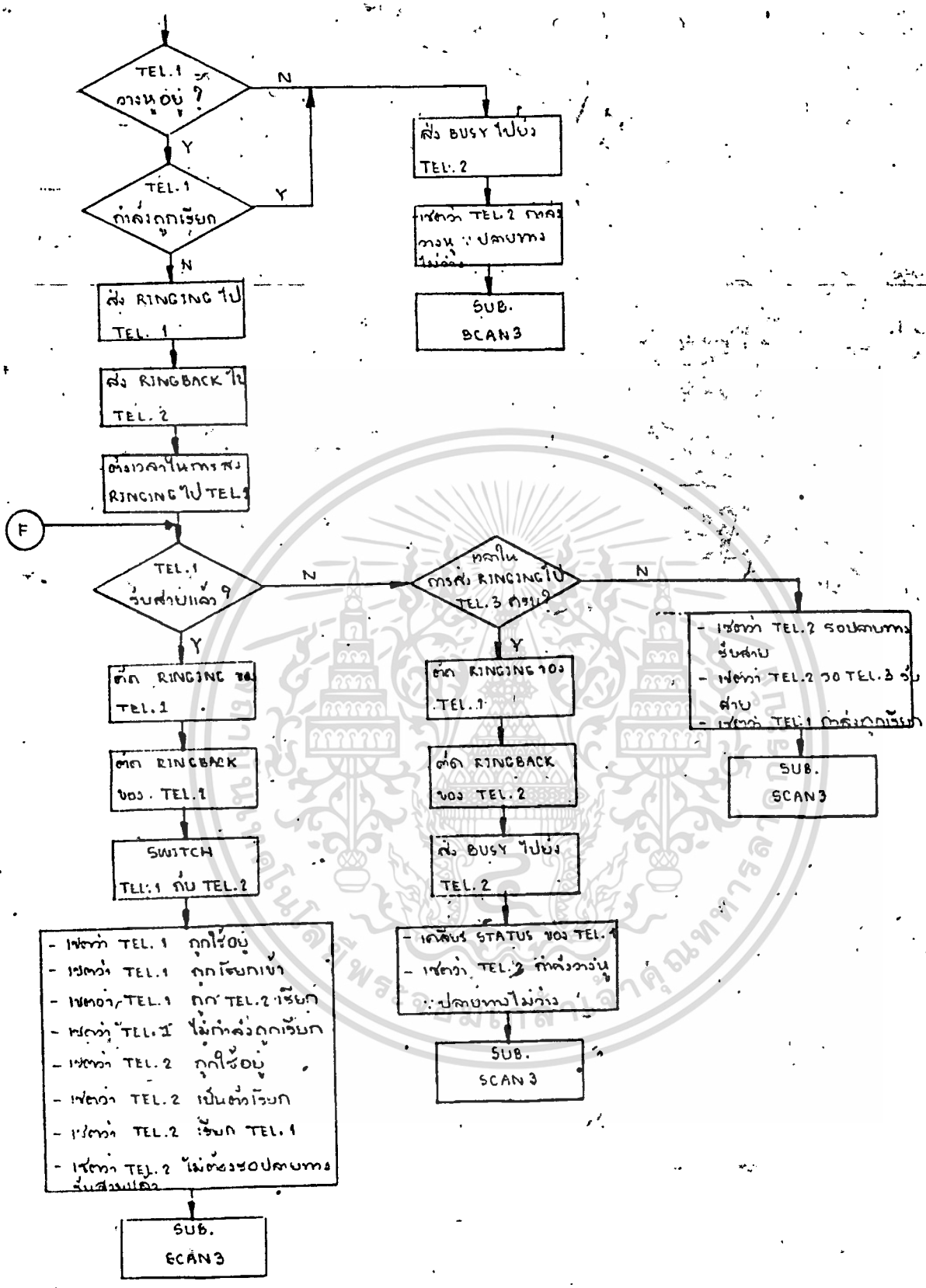

- FLOWCHART ของ SUB-PROGRAM "CLR14"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



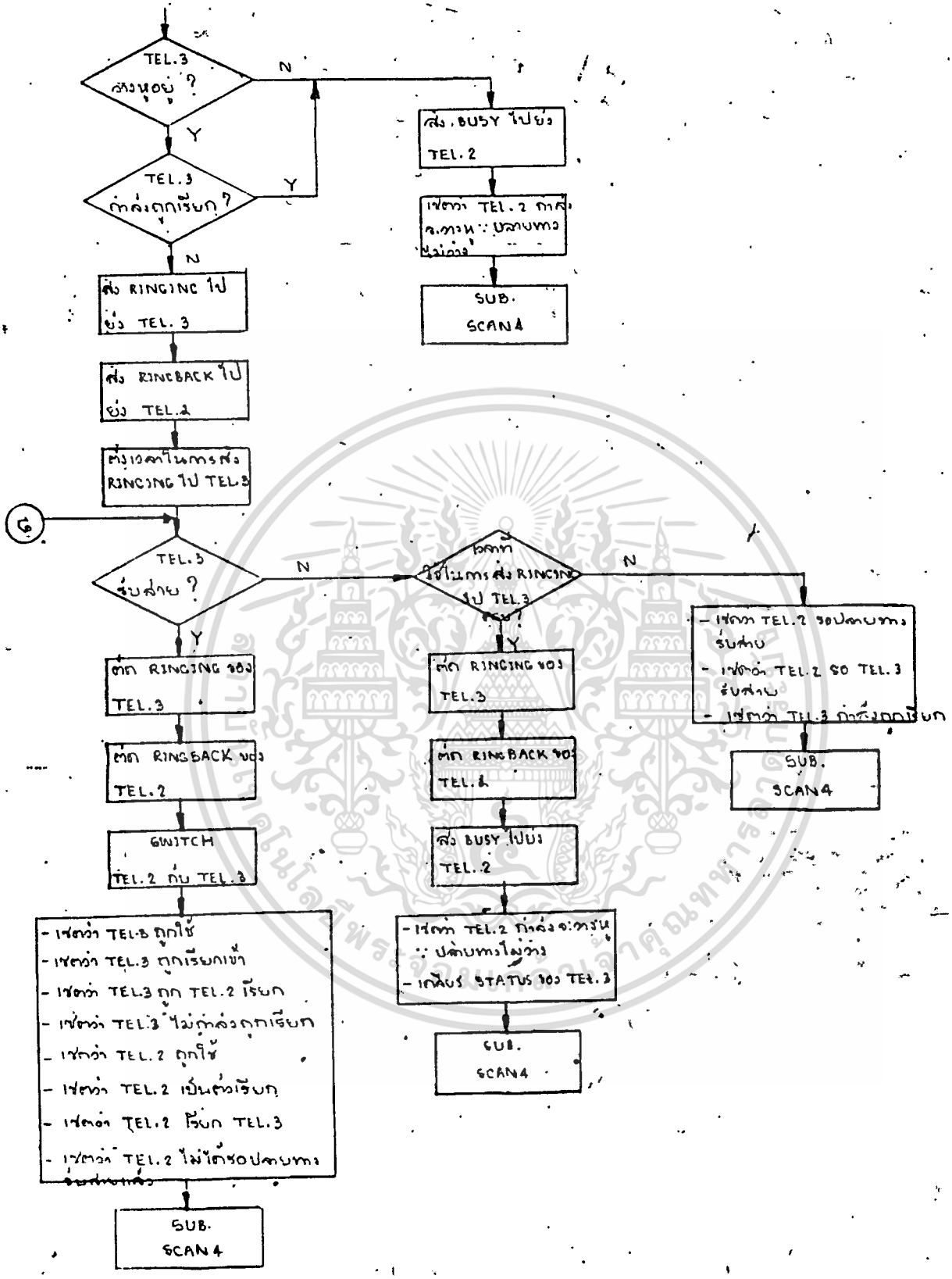

- FLOWCHART ของ PROGRAM "SCAN2"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



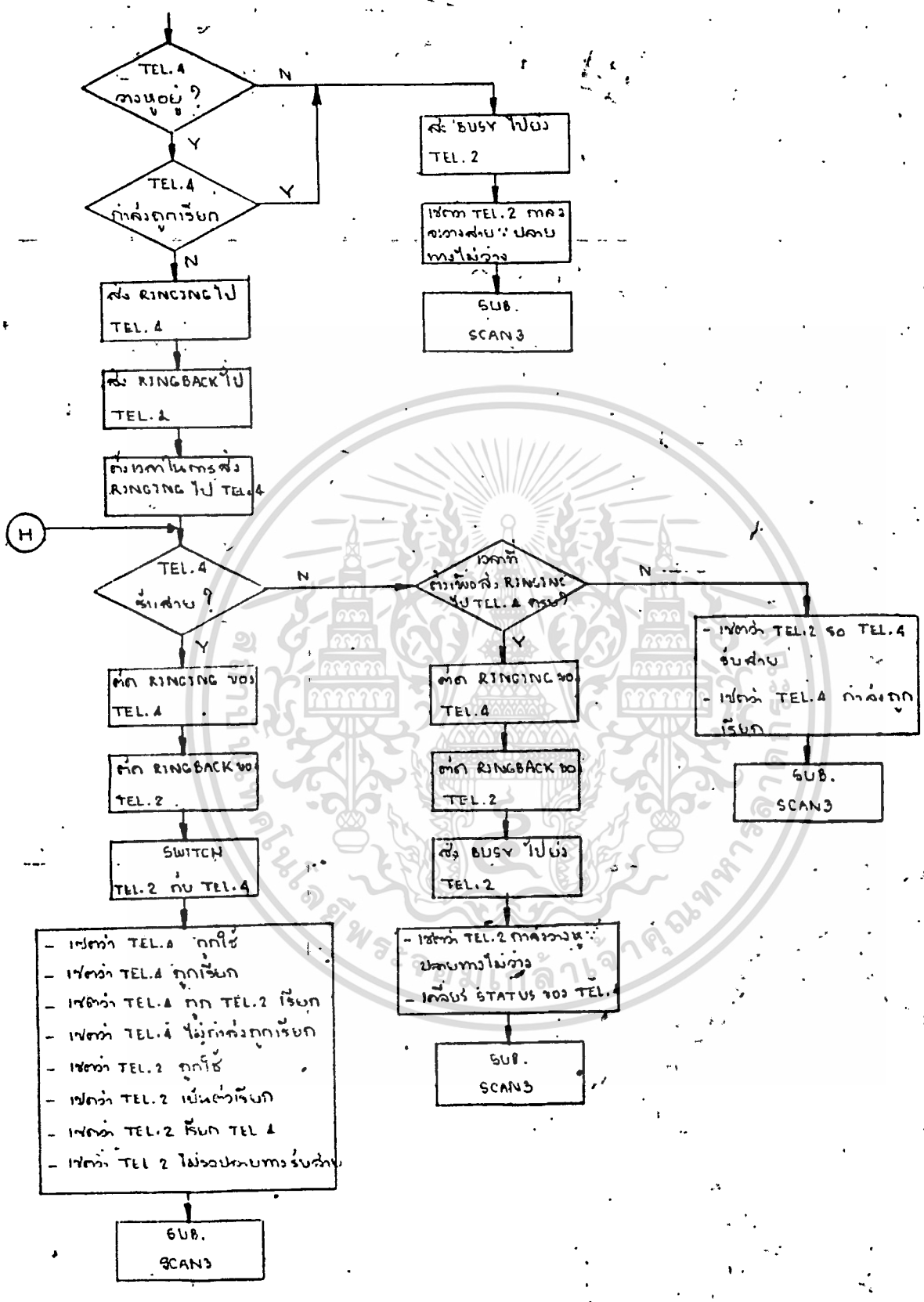

-- FLOWCHART ของ SUB-PROGRAM "N2_T_N1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



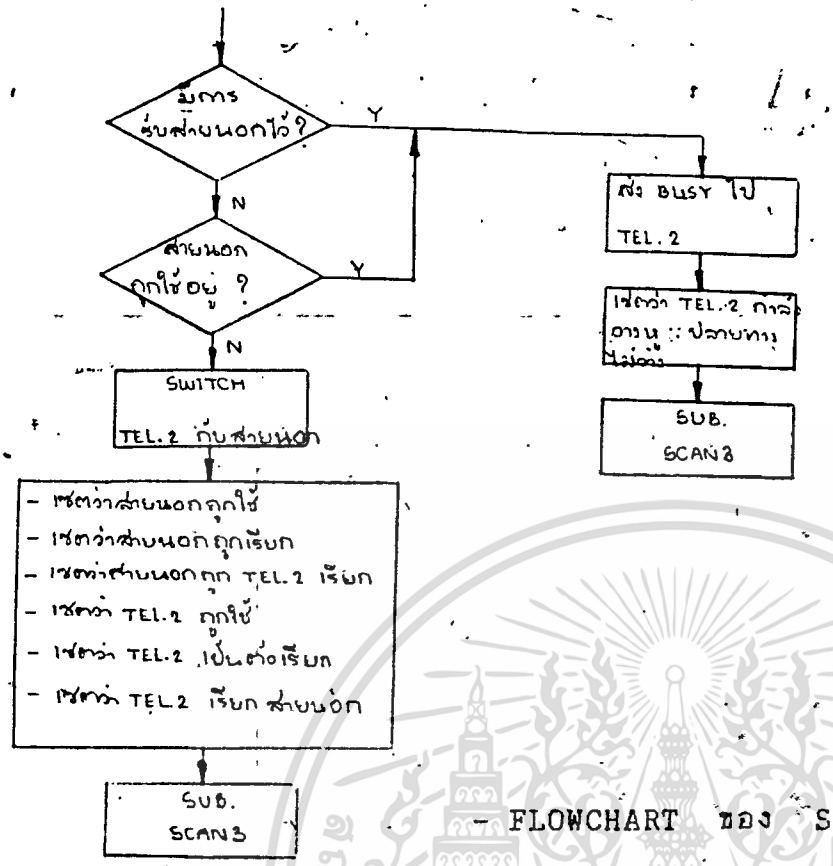

- FLOWCHART ของ SUB-PROGRAM "N2_T_N3"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

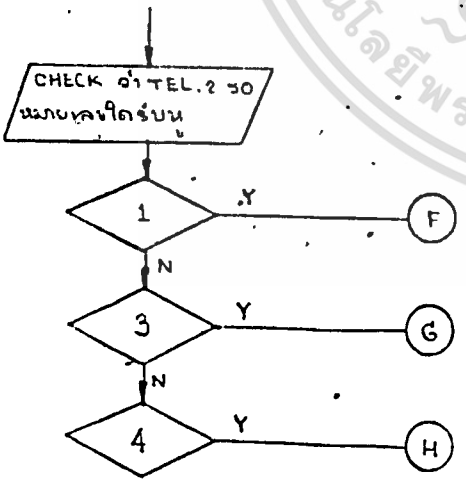



- FLOWCHART ของ SUB-PROGRAM "N2_T_N4"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

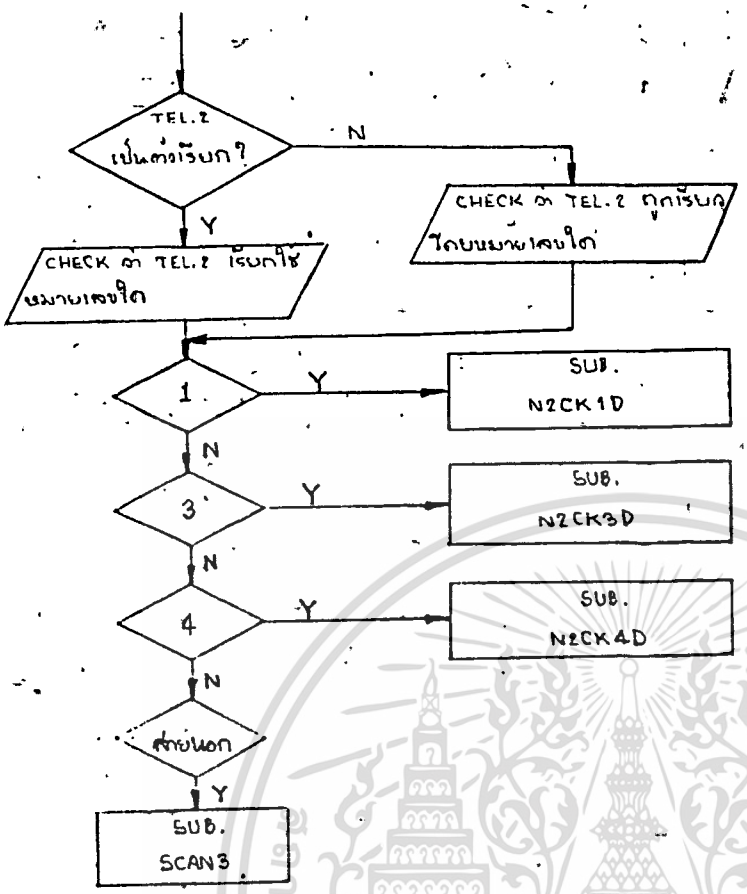



- FLOWCHART ของ SUB-PROGRAM "N2_T_EX"



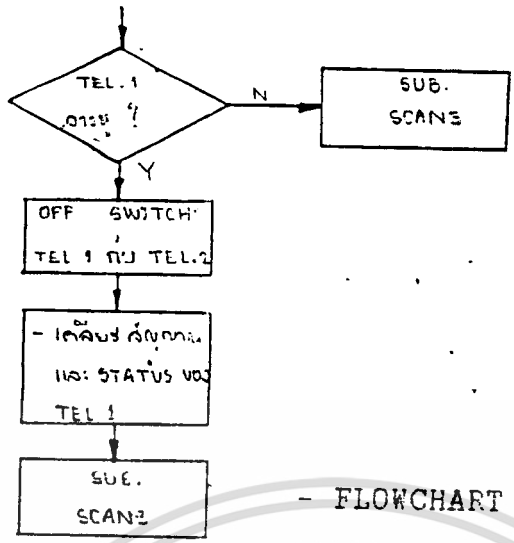

- FLOWCHART ของ SUB-PROGRAM "CHK2UP"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

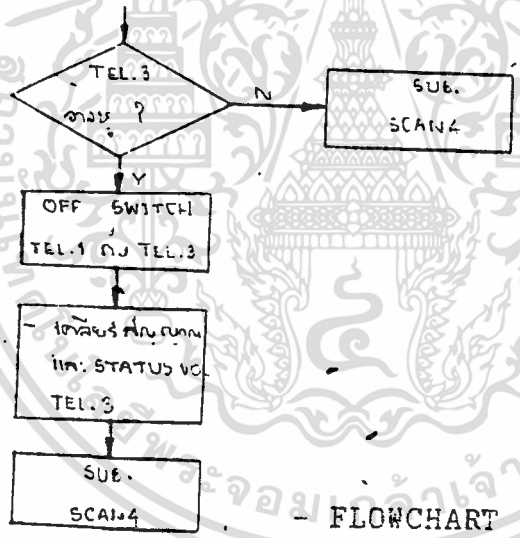



- FLOWCHART ของ SUB-PROGRAM "CHK2DW"

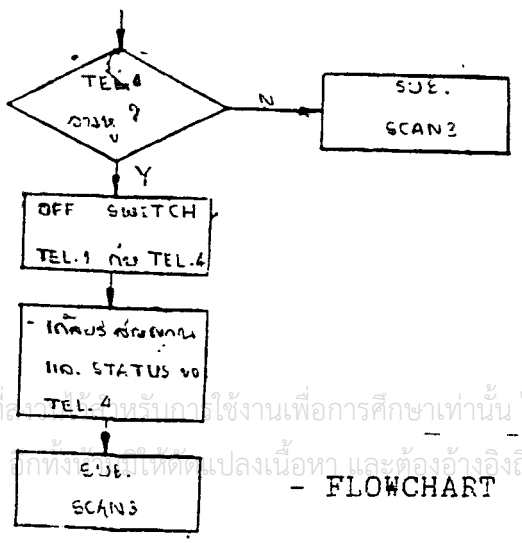
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "N2CK1D"

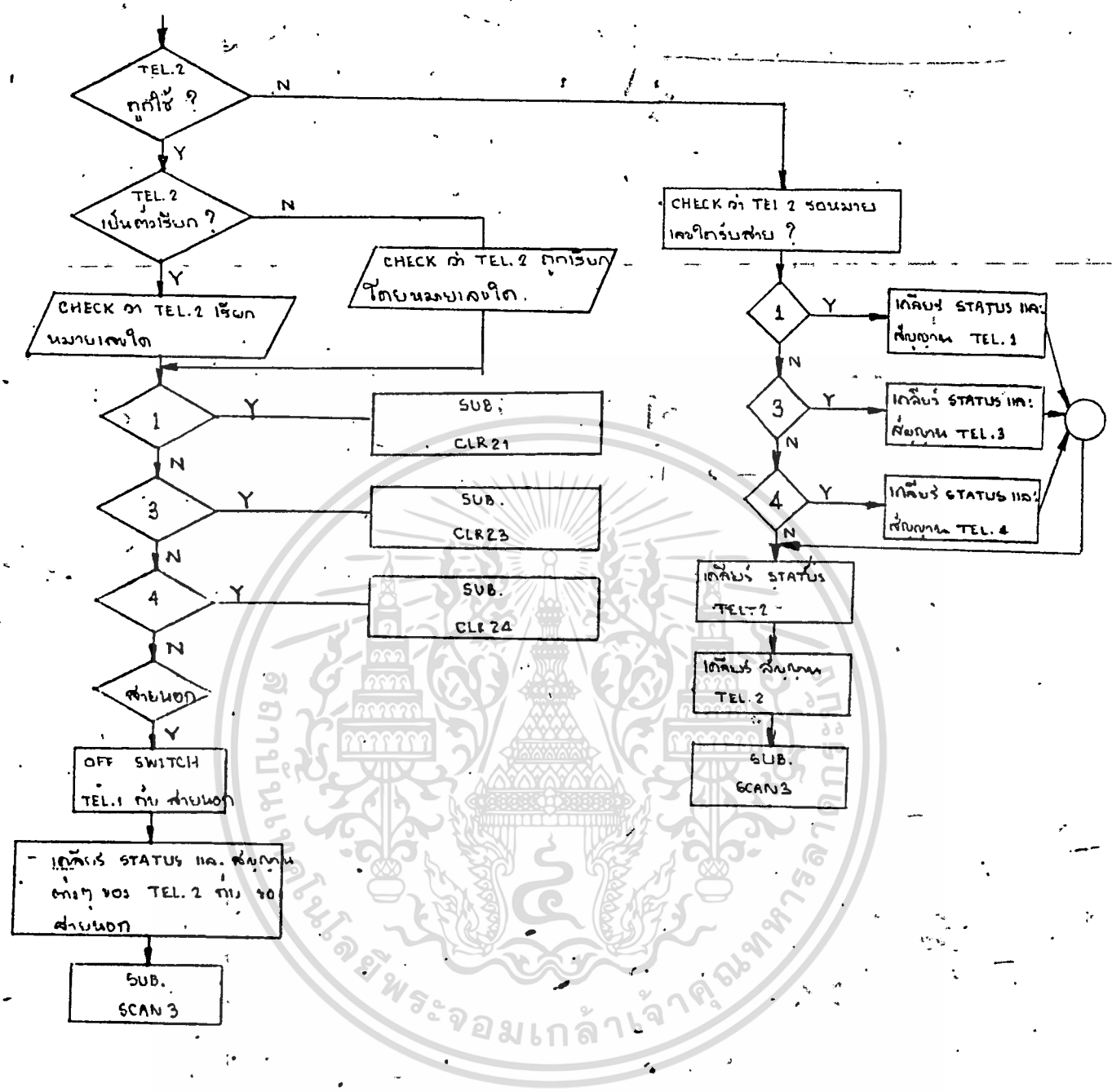



- FLOWCHART ของ SUB-PROGRAM "N2CK3D"



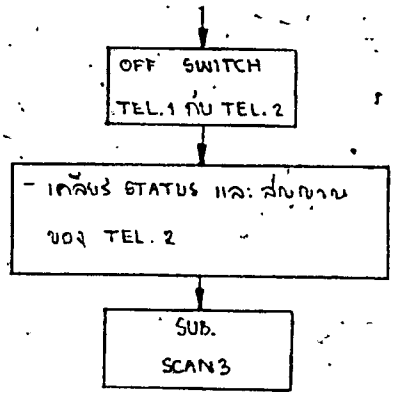

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- FLOWCHART ของ SUB-PROGRAM "N2CK4D"

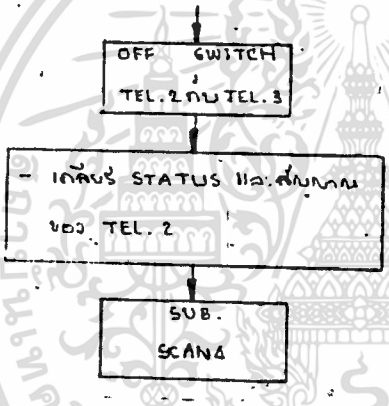



- FLOWCHART ของ SUB-PROGRAM "HLDW2"

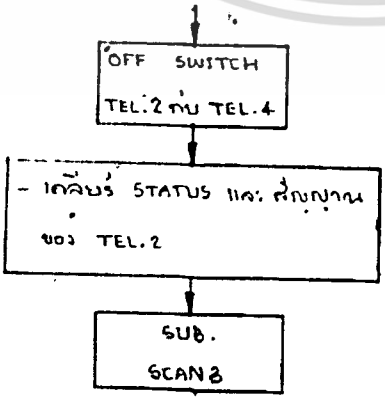
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "CLR21"

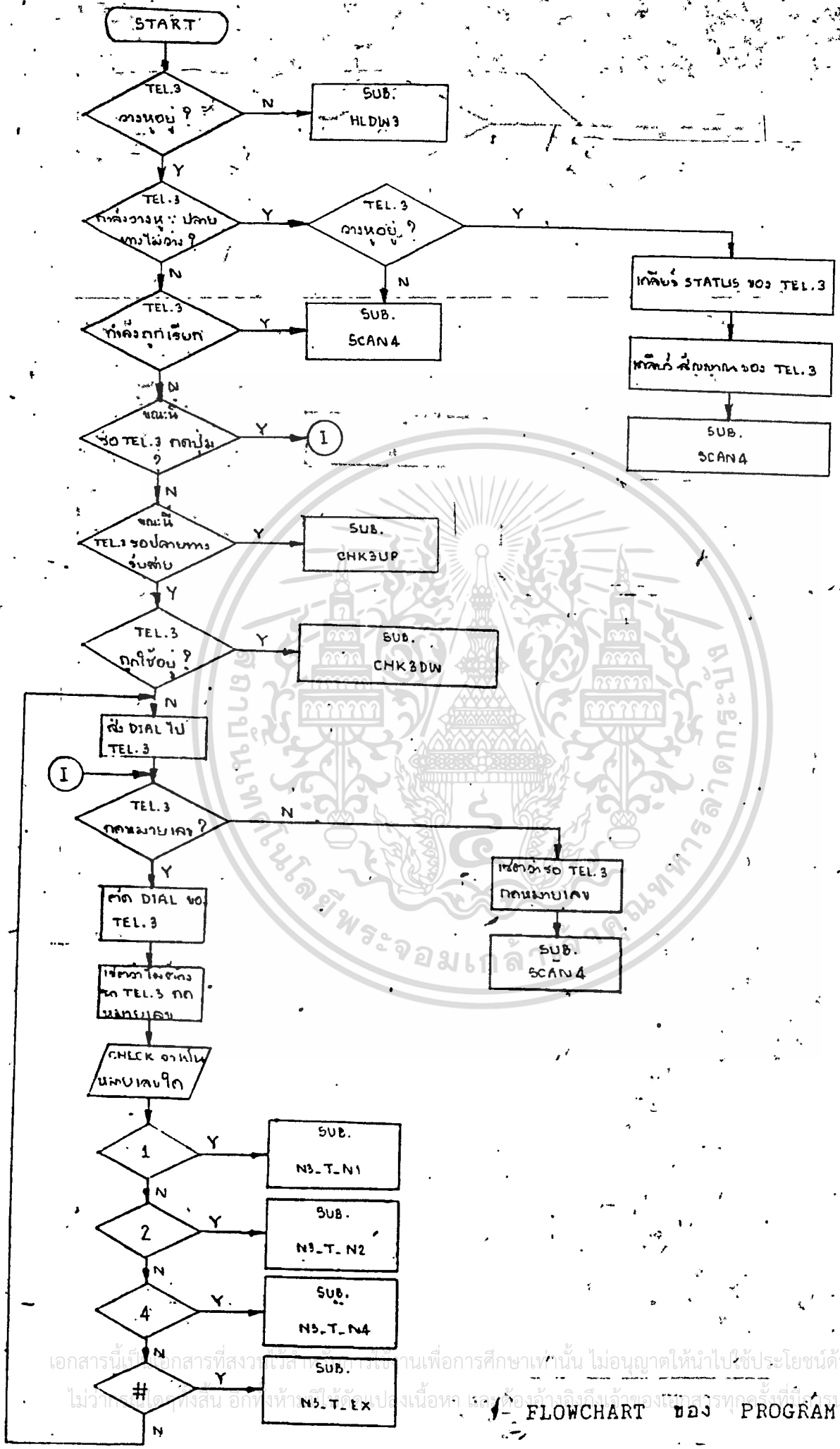



- FLOWCHART ของ SUB-PROGRAM "CLR23"



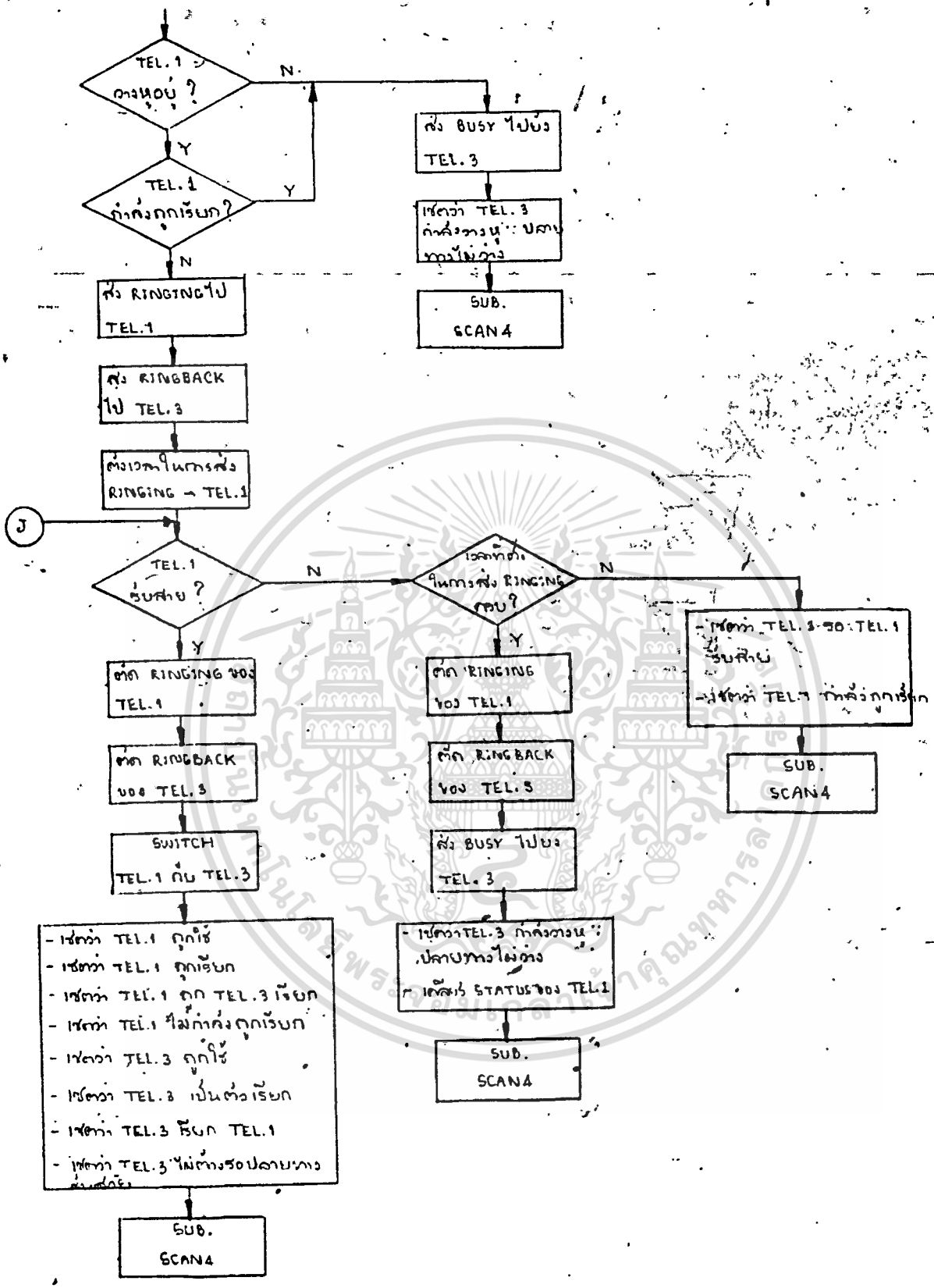

- FLOWCHART ของ SUB-PROGRAM "CLR24"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



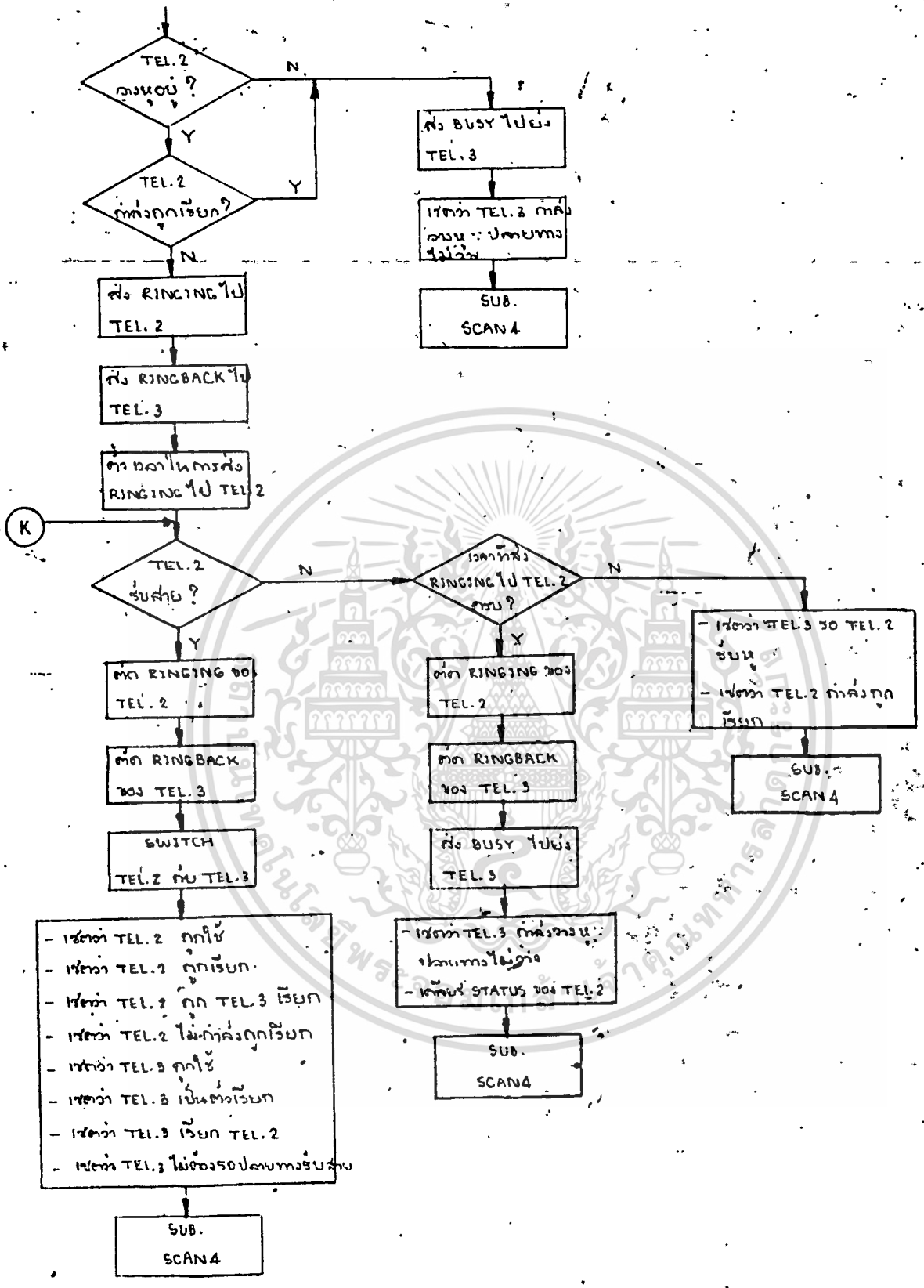

รูปที่ 4.3 FLOWCHART ของ PROGRAM "SCAN3"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



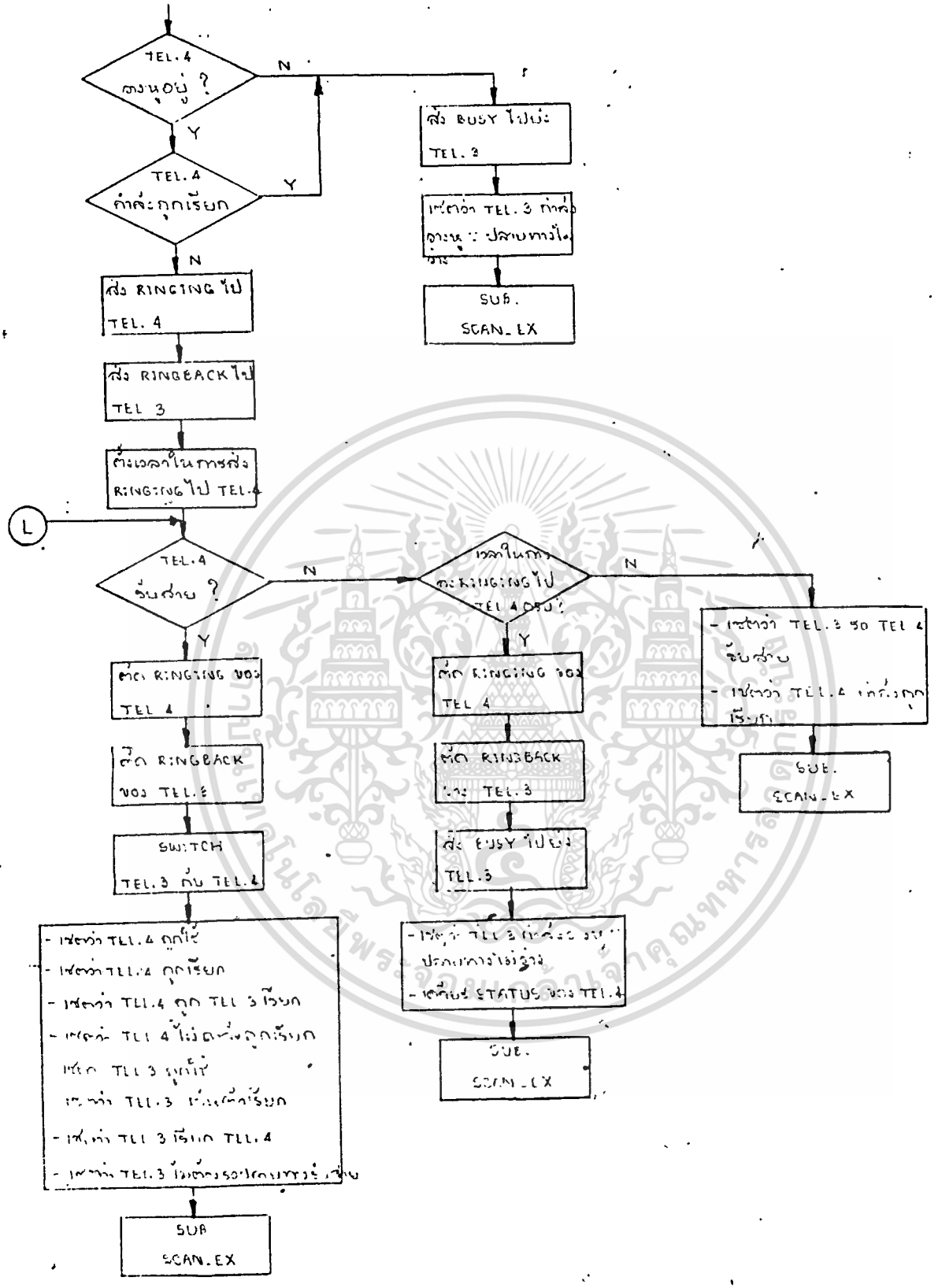

FLOWCHART ของ SUB-PROGRAM "N3_T_N1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



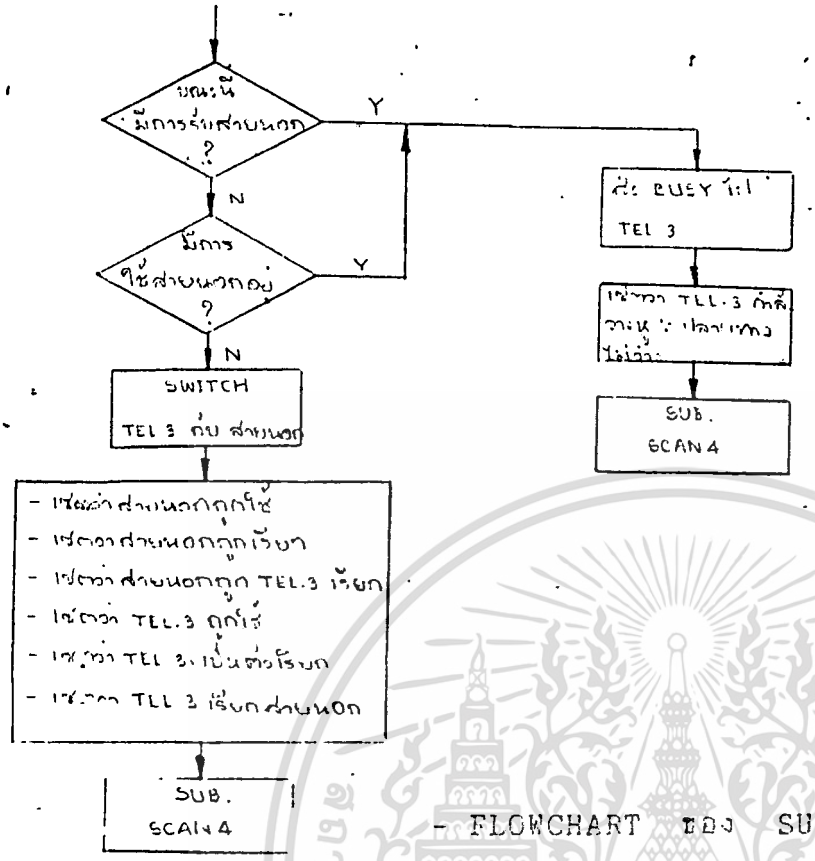

- FLOWCHART ของ SUB-PROGRAM "N3_T_N2"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

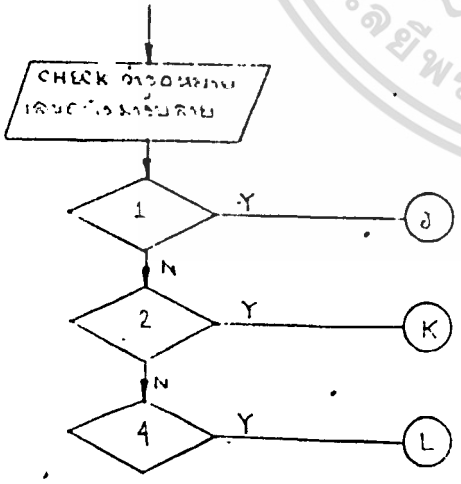



- FLOWCHART ของ SUB PROGRAM "N3_T_N4"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

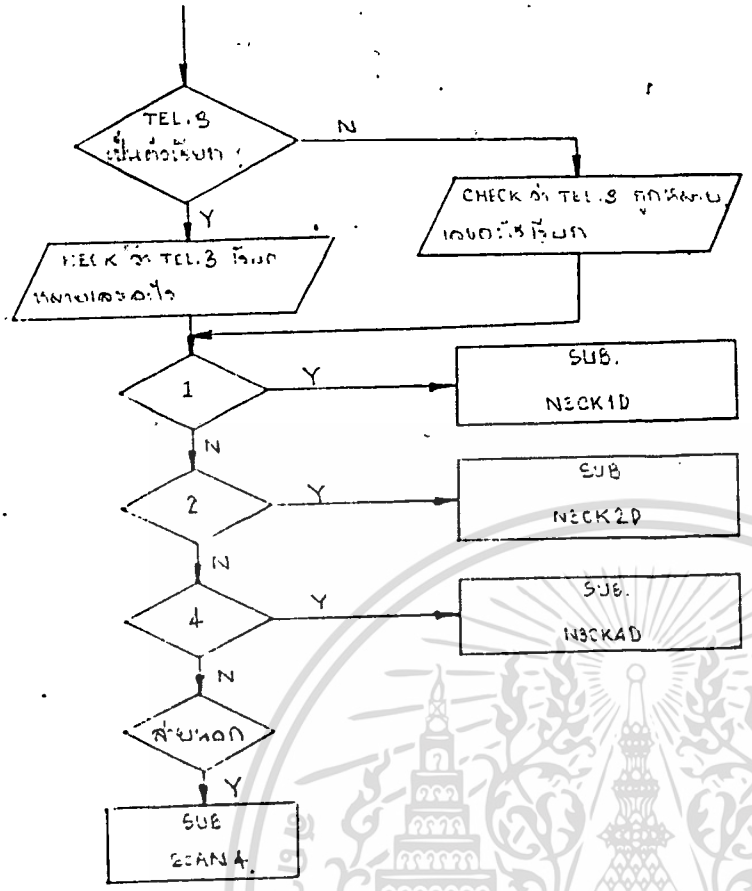



- FLOWCHART ของ SUB-PROGRAM "N3_T_EX"



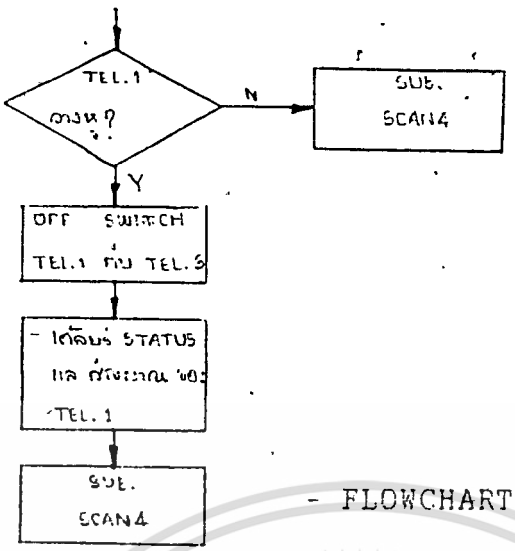

- FLOWCHART ของ SUB-PROGRAM "CHK3UP"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

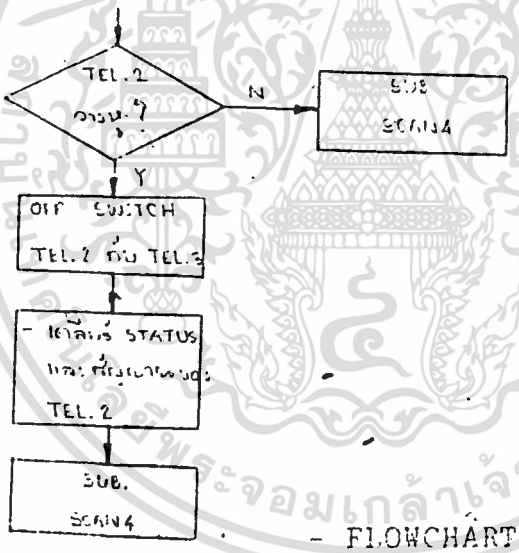



- FLOWCHART ของ SUB-PROGRAM "CHK3DW"

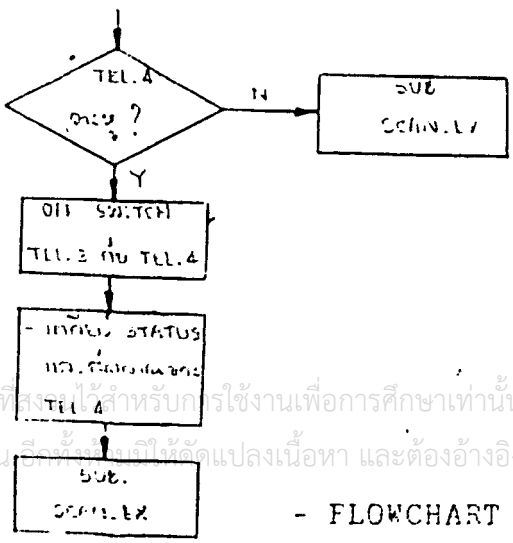
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "N3CK1D"

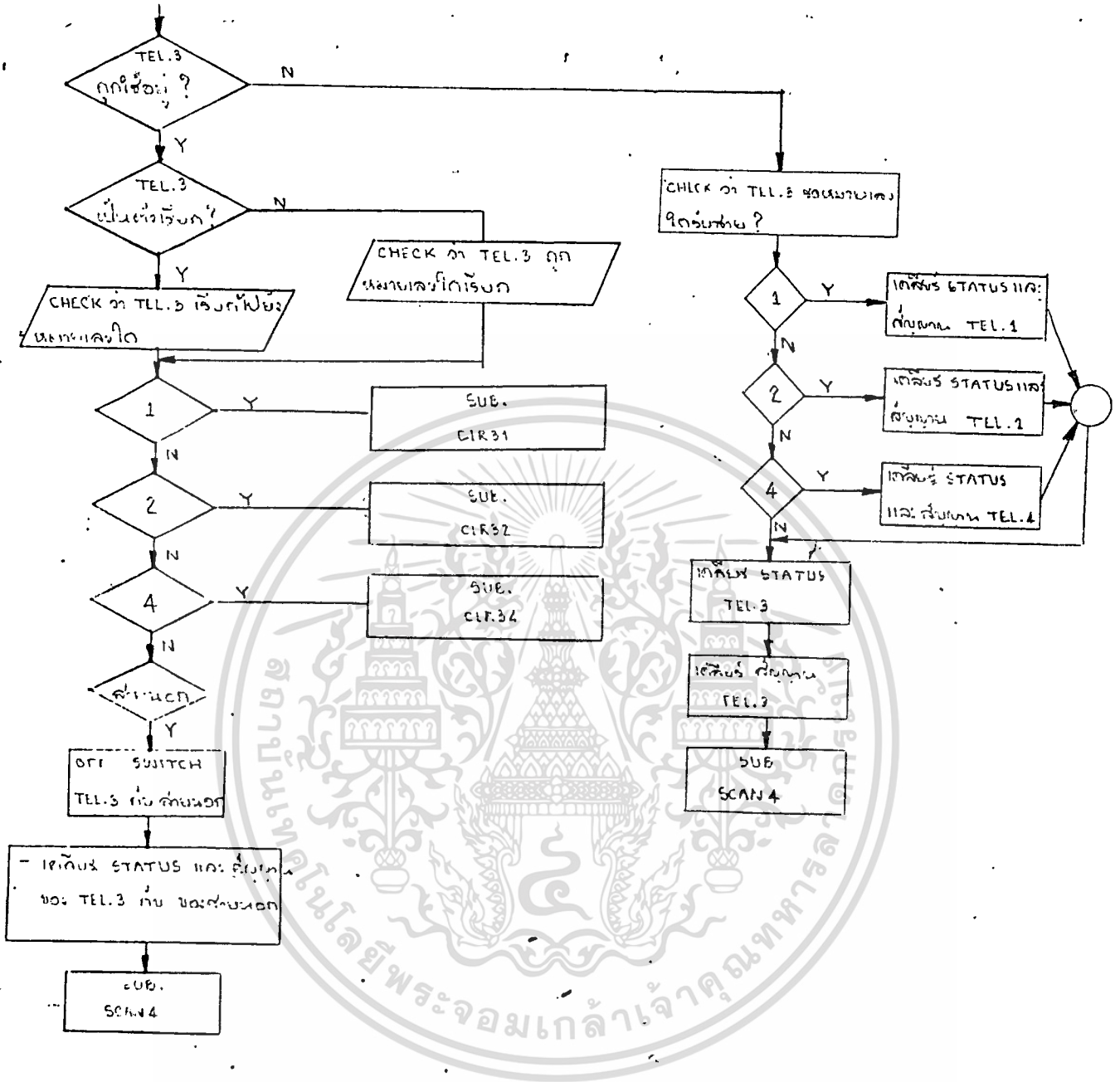



- FLOWCHART ของ SUB-PROGRAM "N3CK2D"



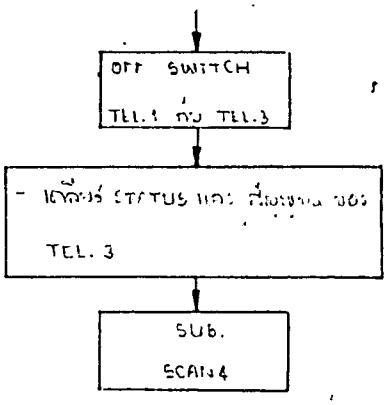

- FLOWCHART ของ SUB-PROGRAM "N3CK4D"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

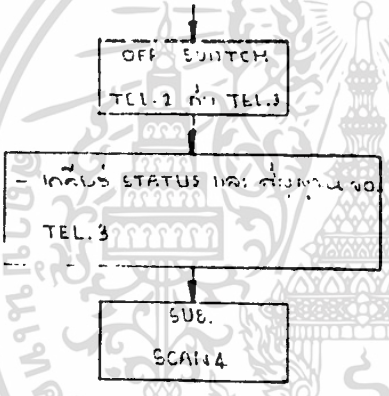



- FLOWCHART ของ SUB-PROGRAM "HLDW3"

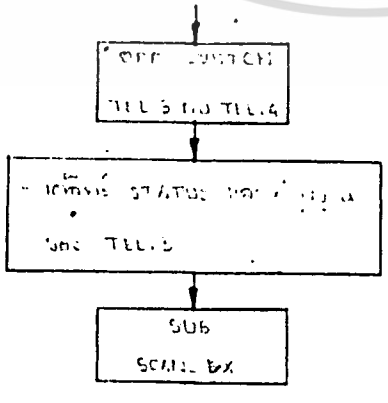
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "CLR32"

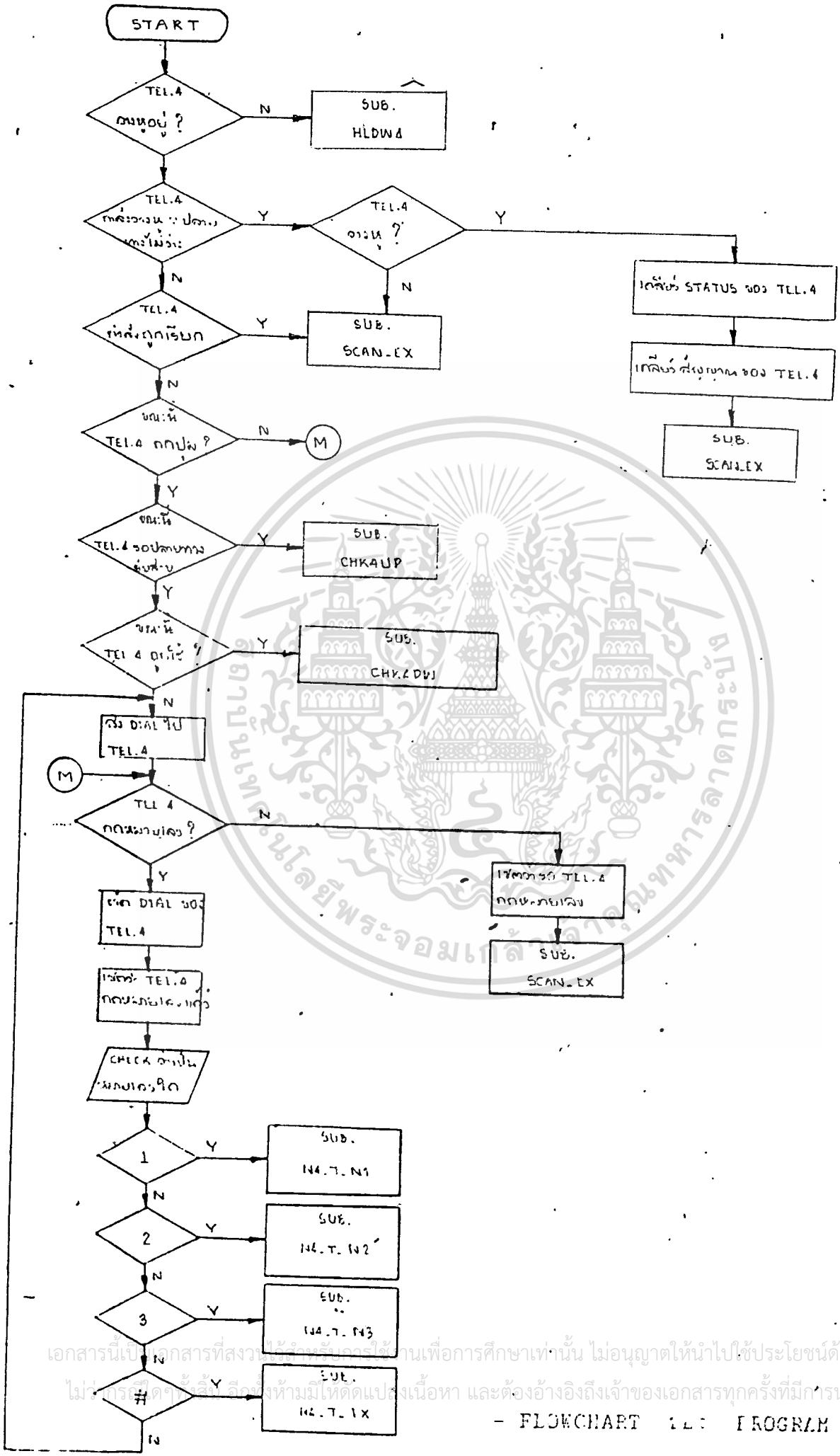



- FLOWCHART ของ SUB-PROGRAM "CLR31"



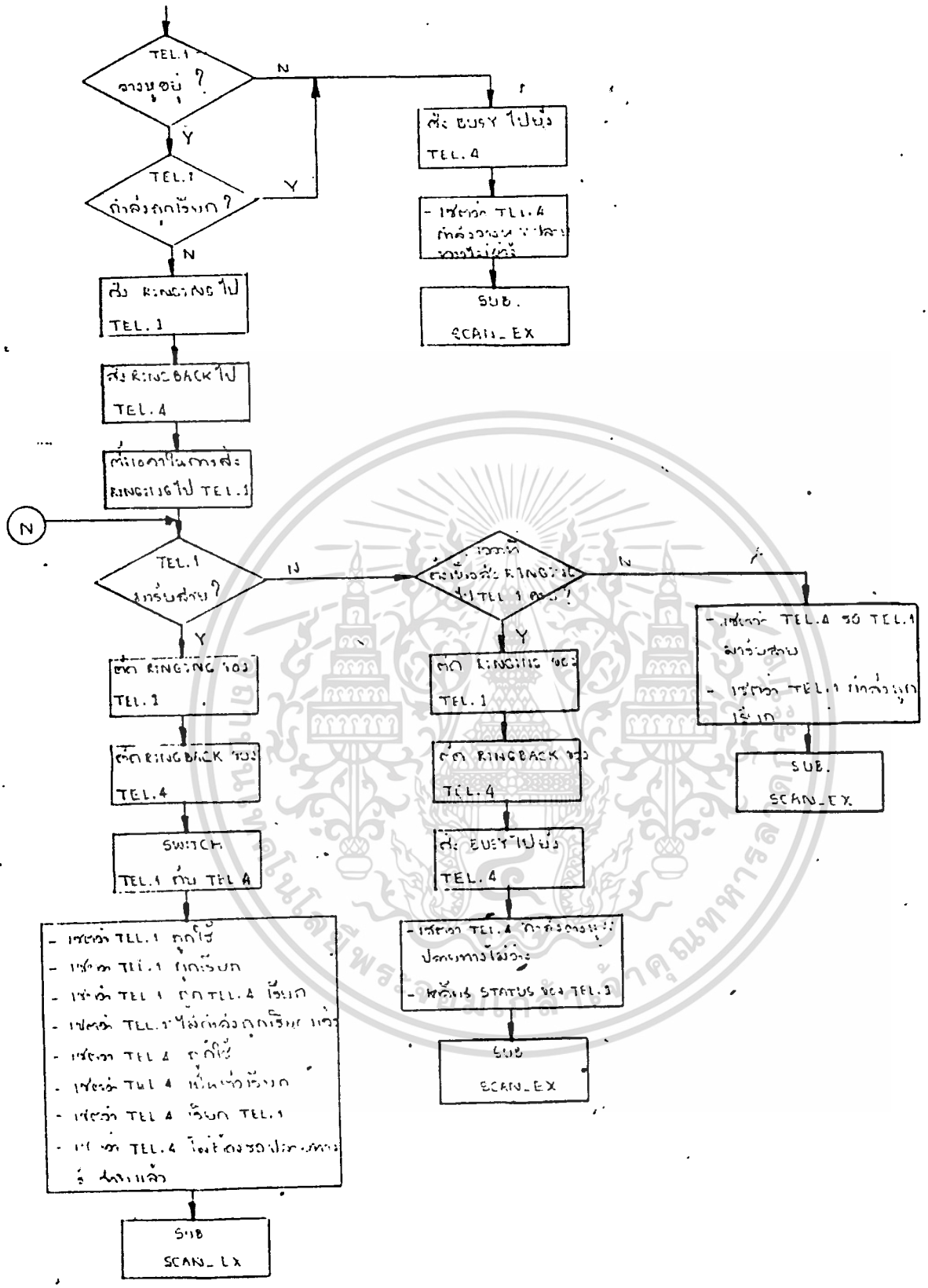

- FLOWCHART ของ SUB-PROGRAM "CLR34"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



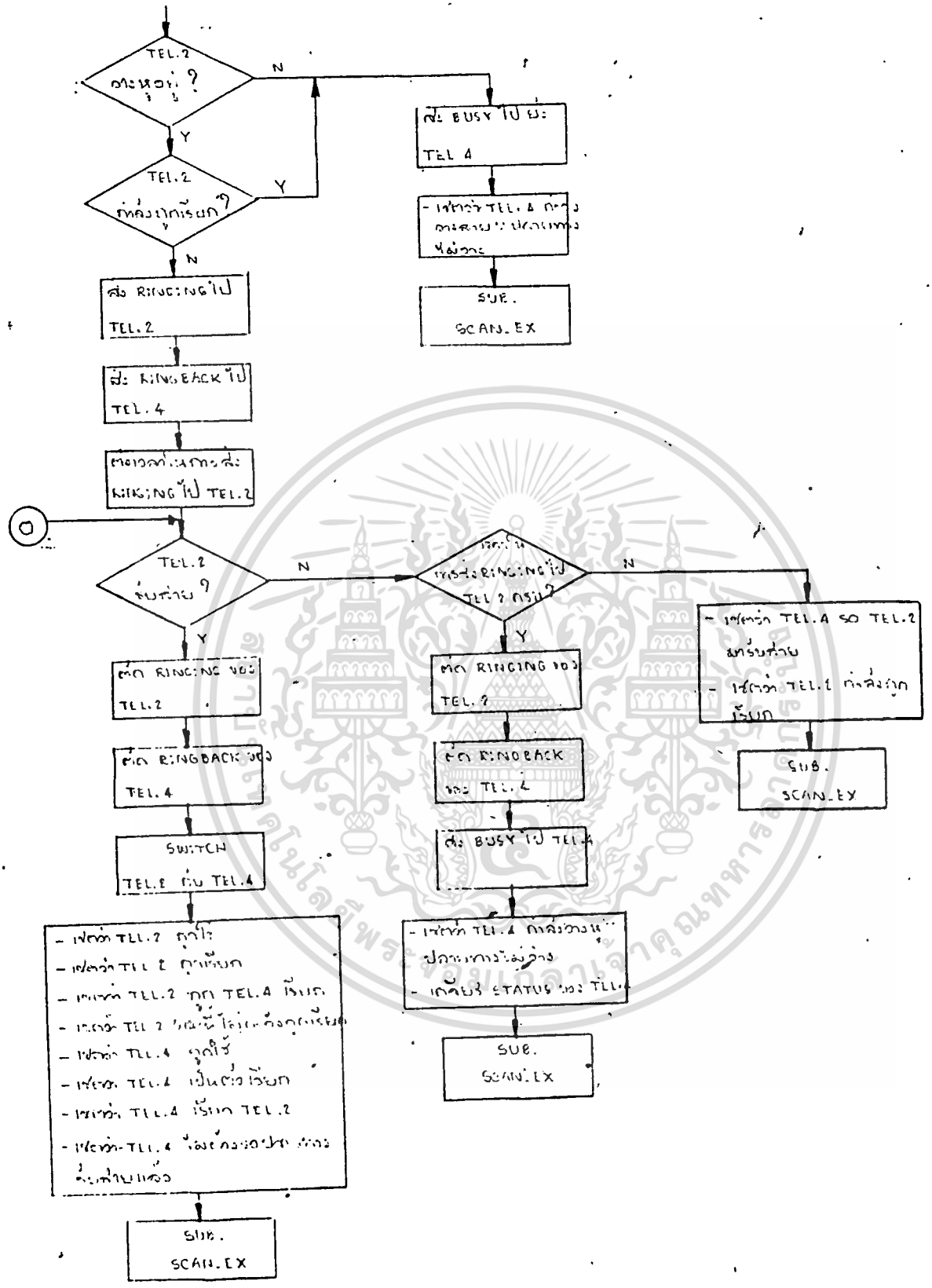

- FLOWCHART ... PROGRAM "SCAN4"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



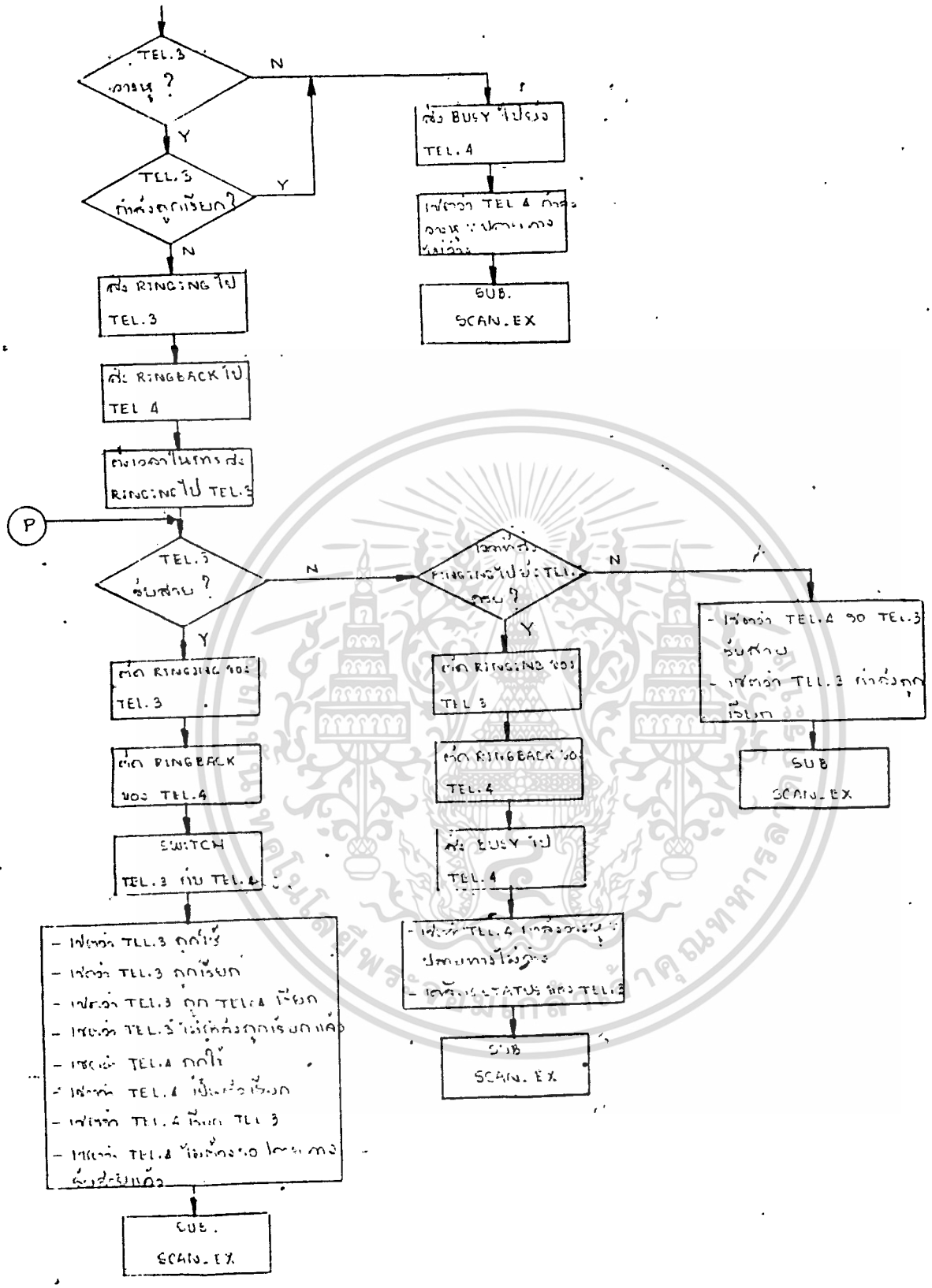

- FLOWCHART ของ SUB-PROGRAM "N4_T_N1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



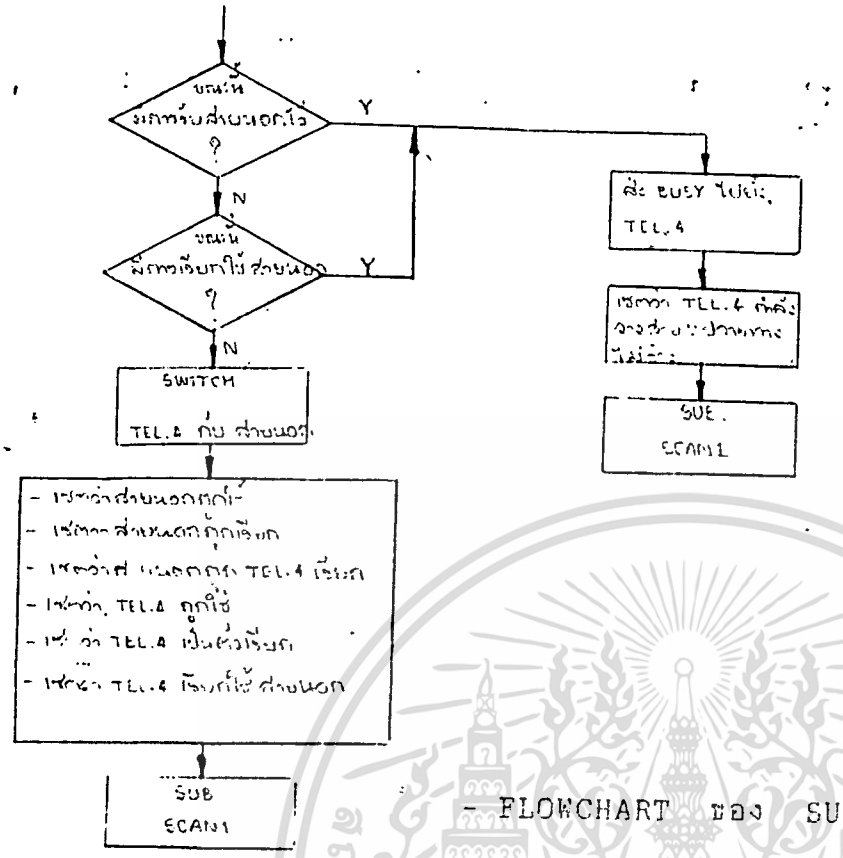

- FLOWCHART ของ SUB-PROGRAM "N4_T_N2"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

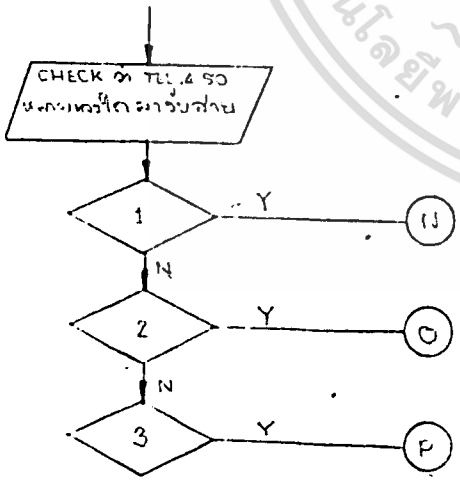



- FLOWCHART ของ SUB-PROGRAM "N4_T_N3"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

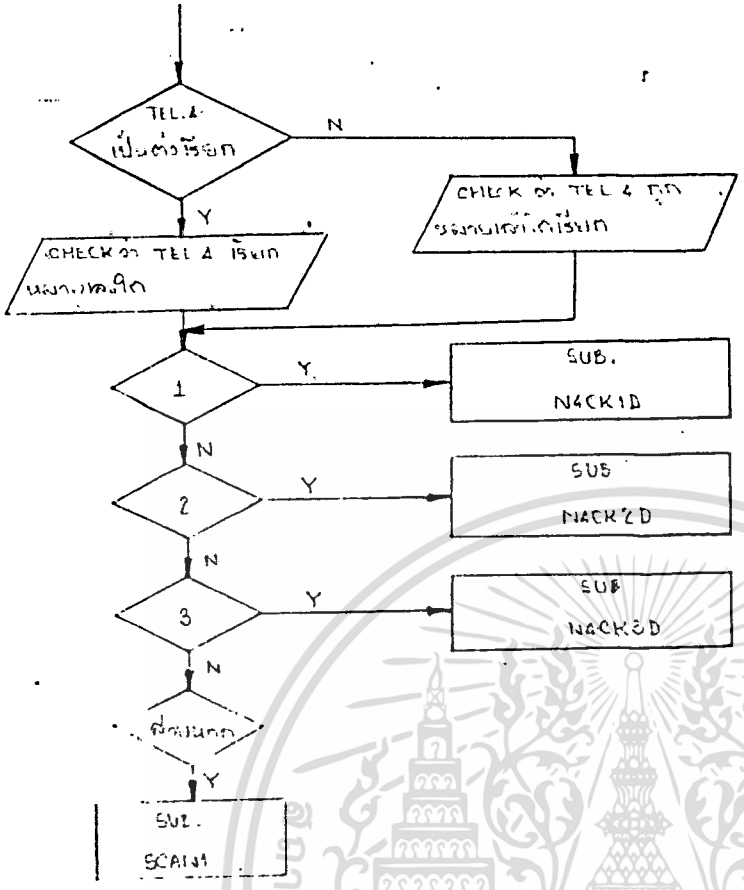



- FLOWCHART ของ SUB-PROGRAM "N4_T_EX"



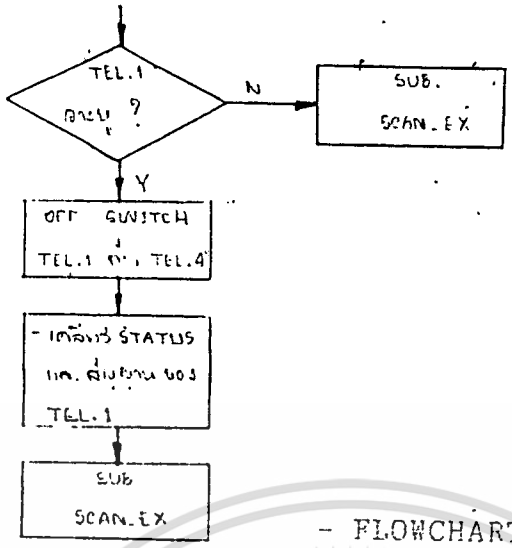

- FLOWCHART ของ SUB-PROGRAM "CHK4UP"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

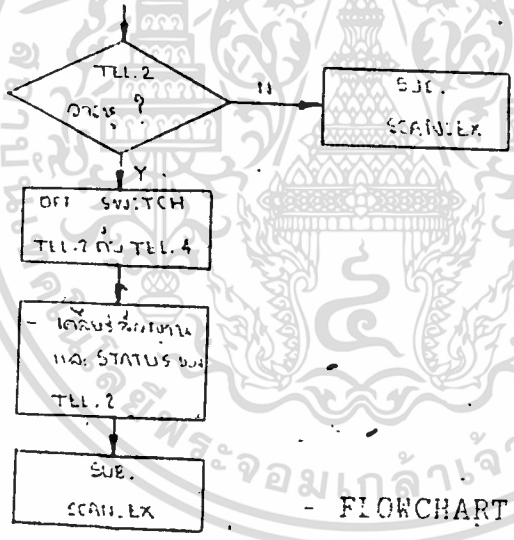



- FLOWCHART ของ SUB-PROGRAM "CHK4DW"

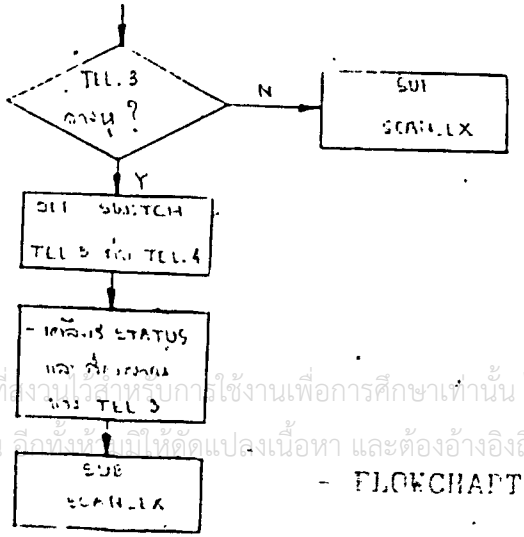
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "N4CK1D

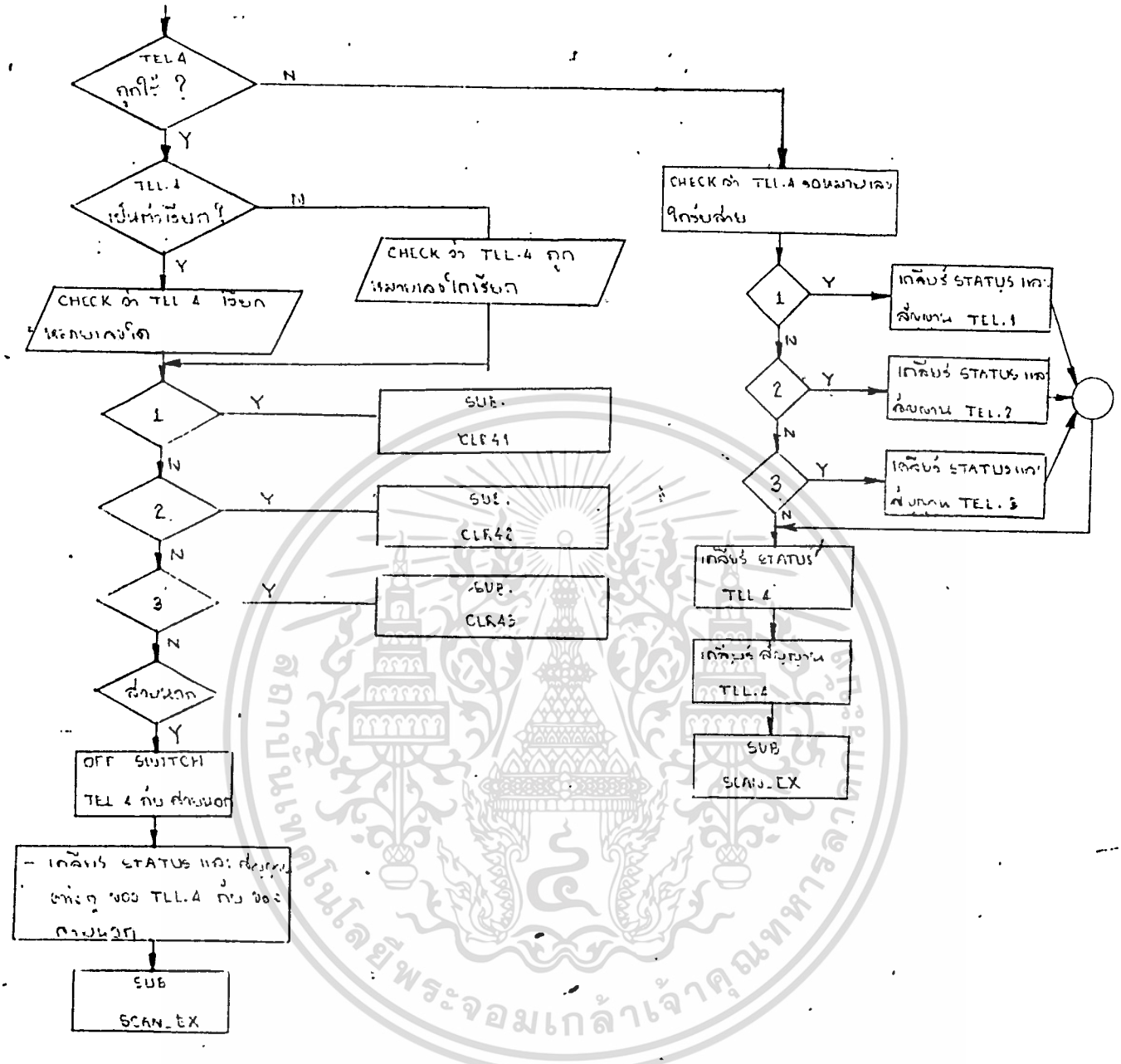



- FLOWCHART ของ SUB-PROGRAM "N4CK2D"



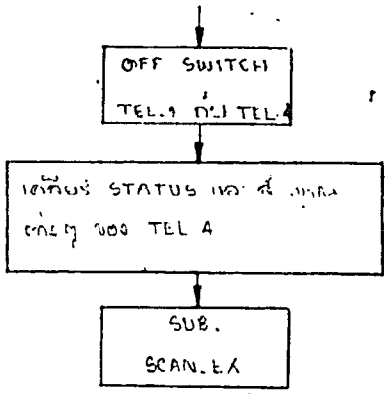

- FLOWCHART ของ SUB-PROGRAM "N4CK3D"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

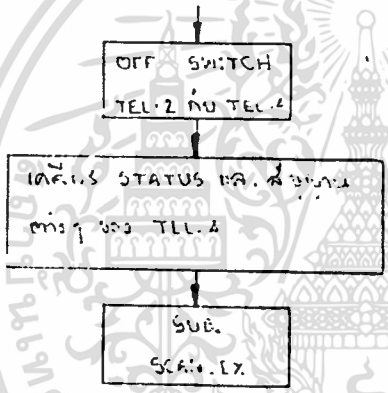



- FLOWCHART ของ SUB-PROGRAM "HLDW4"

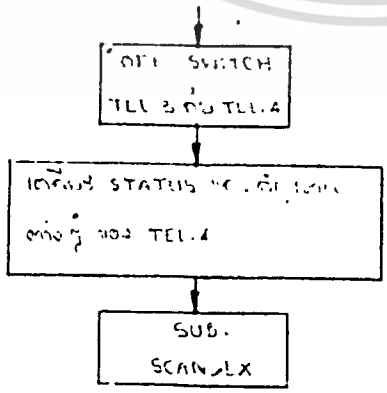
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




- FLOWCHART ของ SUB-PROGRAM "CLR41"




- FLOWCHART ของ SUB-PROGRAM "CLR42"




- FLOWCHART ของ SUB-PROGRAM "CLR43"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8060                        ORG  8060H
8060            ;*************************
8060            ;  DEFINE NAME OF PORT
8060            ;*************************
008E        IN_1            EQU  8EH    ;INPUT PORT OF TEL.1
009C        IN_2            EQU  9CH    ;INPUT PORT OF TEL.2
009D        IN_3            EQU  9DH    ;INPUT PORT OF TEL.3
009E        IN_4            EQU  9EH    ;INPUT PORT OF TEL.4
0080        IN_EXT          EQU  80H    ;INPUT PORT OF EXT
008C        PORT1_2         EQU  8CH    ;OUTPUT PORT OF
008C                                     TEL.1/TEL.2
008D        PORT3_4         EQU  8DH    ;OUTPUT PORT OF
008D                                     TEL.3/TEL.4
00F0        PORT_EXT        EQU  0F0H   ;OUT PUT PORT OF EXT
0090        TIMEPUSH        EQU  90H    ;CHECK EXT KEY?
00A0        RING_END        EQU  0A0H   ;CHECK TIME FOR
00A0                                     SENT RINGING?
00B0        EXT_RELAY       EQU  0B0H   ;CONTROL ON/OFF
00B0                                     EXTERNAL RELAY
00C0        TIMERING        EQU  0C0H   ;SET TIME FOR
00C0                                     SEND RINGING
00D0        SWITCH          EQU  0D0H   ;CONTROL SWITCH POINT
8060        ;*****************************************
8060        ;  DEFINE MEMORY FOR SET/CHECK STATUS OF TEL
8060        ;*****************************************
8001          USE_EX        EQU  8001H  ;-----------
8002          EX_CALL       EQU  8002H  ;
8003          X_CALL_N      EQU  8003H  ;
8004          CALL_EX       EQU  8004H  ;    EXT
8005          N_CALL_X      EQU  8005H  ;    STATUS
8006          W_EX_KEY      EQU  8006H  ;
8007          EX_W_HL       EQU  8007H  ;
8008          X_WHL_N       EQU  8008H  ;-------------
8011          USE_1         EQU  8011H  ;-------------
8012          N1_CALL       EQU  8012H  ;
8013          N1_CLL_N      EQU  8013H  ;
8014          CALL_N1       EQU  8014H  ;
8015          N_CLL_N1      EQU  8015H  ;    TEL.1
8016          W_N1_KEY      EQU  8016H  ;    STATUS
8017          N1_W_HL       EQU  8017H  ;
8018          N1_WHL_N      EQU  8018H  ;
8019          RING1         EQU  8019H  ;
801A          N1PUT         EQU  801AH  ;-------------
8021          USE_2         EQU  8021H  ;-------------
8022          N2_CALL       EQU  8022H  ;
8023          N2_CLL_N      EQU  8023H  ;
8024          CALL_N2       EQU  8024H  ;
8025          N_CLL_N2      EQU  8025H  ;    TEL.2
8026          W_N2_KEY      EQU  8026H  ;    STATUS
8027          N2_W_HL       EQU  8027H  ;
8028          N2_WHL_N      EQU  8028H  ;
8029          RING2         EQU  8029H  ;
802A          N2PUT         EQU  802AH  ;-------------
8031          USE_3         EQU  8031H  ;-------------
8032          N3_CALL       EQU  8032H  ;
8033          N3_CLL_N      EQU  8033H  ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT·Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: 'PABX.ASM



```
8034                CALL_N3         EQU  8034H   ;
8035                N_CLL_N3        EQU  8035H   ;     TEL.3
8036                W_N3_KEY        EQU  8036H   ;     STATUS
8037                N3_W_HL         EQU  8037H   ;
8038                N3_WHL_N        EQU  8038H   ;
8039                RING3           EQU  8039H   ;
803A                N3PUT           EQU  803AH   ;-------------
8041                USE_4           EQU  8041H   ;-------------
8042                N4_CALL         EQU  8042H   ;
8043                N4_CLL_N        EQU  8043H   ;
8044                CALL_N4         EQU  8044H   ;
8045                N_CLL_N4        EQU  8045H   ;     TEL.4
8046                W_N4_KEY        EQU  8046H   ;     STATUS
8047                N4_W_HL         EQU  8047H   ;
8048                N4_WHL_N        EQU  8048H   ;
8049                RING4           EQU  8049H   ;
804A                N4PUT           EQU  804AH   ;-------------
8051                SIGNAL12        EQU  8051H   ;STATUS FOR SEND
8051                                             SIGNAL TEL1/TEL2
8052                SIGNAL34        EQU  8052H   ;STATUS FOR SEND
8052                                             SIGNAL TEL3/TEL4
8060                ;
8060                ;******************
8060                ;  MAIN PROGRAM
8060                ;******************
8060                ;
8060                ;***INITIAL STATUS***
8060 AF                 XOR  A
8061 3E89               LD   A,89H       ;----------
8063 D38F               OUT  (8FH),A     ;  PROGRAM
8065 3E9B               LD   A,9BH       ;.PORT  8255
8067 D39F               OUT  (9FH),A     ;----------
8069 AF                 XOR  A
806A D3B0               OUT  (EXT_RELAY),A
806C D38C               OUT  (PORT1_2),A
806E D38D               OUT  (PORT3_4),A
8070 3E0F               LD   A,0FH
8072 D3C0               OUT  (TIMERING),A
8074 0653               LD   B,53H       ;----------
8076 210180             LD   HL,8001H    ;
8079 3600               LD   (HL),00H    ;  CLEAR
807B 23                 INC  HL          ;  MEMORY
807C 05                 DEC  B           ;  STATUS
807D C27980             JP   NZ,8079H    ;----------
8080 21FFFF             LD   HL,0FFFFH
8083 F9                 LD   SP,HL
8084 3E00               LD   A,00H       ;----------
8086 D3D0               OUT  (SWITCH),A  ;
8088 3E50               LD   A,50H       ;  INITIAL
808A D3D0               OUT  (SWITCH),A  ;  SWITCH
808C 3EA0               LD   A,0A0H      ;  POINT
808E D3D0               OUT  (SWITCH),A  ;
8090 3EF0               LD   A,0F0H      ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE  3


8092 D3D0                       OUT   (SWITCH),A  ;----------
8094                    ;
8094                    ;***PROGRAM FOR SERVICE EXTERNAL LINE***
8094                    ;
8094 C3A483     SCAN_EX:        JP    SCAN1
8097 3A0180                     LD    A,(USE_EX)
809A FE00                       CP    00H
809C C20483                     JP    NZ,CHKXDW
809F 3A0680                     LD    A,(W_EX_KEY)
80A2 FE00                       CP    00H
80A4 C2CF80                     JP    NZ,WXKEY
80A7 3A0780                     LD    A,(EX_W_HL)
80AA FE00                       CP    00H
80AC C27F83                     JP    NZ,CHKXUP
80AF DB80                       IN    A,(IN_EXT)
80B1 E680                       AND   80H
80B3 FE00                       CP    00H
80B5 CA9683                     JP    Z,CLEARX
80B8 DB80                       IN    A,(IN_EXT)
80BA E660                       AND   60H
80BC FE20                       CP    20H
80BE C2A483                     JP    NZ,SCAN1
80C1 3EBC       XNEWKY:         LD    A,0BCH
80C3 D3F0                       OUT   (PORT_EXT),A
80C5 060F                       LD    B,0FH
80C7 05         DELAY_X:        DEC   B
80C8 C2C780                     JP    NZ,DELAY_X
80CB 3EBE                       LD    A,0BEH
80CD D3F0                       OUT   (PORT_EXT),A
80CF DB80       WXKEY:          IN    A,(IN_EXT)
80D1 E610                       AND   10H
80D3 FE00                       CP    00H
80D5 C2F380                     JP    NZ,TEST_X
80D8 DB90                       IN    A,(TIMEPUSH)
80DA E680                       AND   80H
80DC FE00                       CP    00H
80DE CAE980                     JP    Z,TMXKEY
80E1 3E01                       LD    A,01H
80E3 320680                     LD    (W_EX_KEY),A
80E6 C3A483                     JP    SCAN1
80E9 3E8E       TMXKEY:         LD    A,8EH
80EB D3F0                       OUT   (PORT_EXT),A
80ED CD5D90                     CALL  CLR_SX
80F0 C3A483                     JP    SCAN1
80F3 3E9A       TEST_X:         LD    A,9AH
80F5 D3F0                       OUT   (PORT_EXT),A
80F7 3E9E                       LD    A,9EH
80F9 D3F0                       OUT   (PORT_EXT),A
80FB AF                         XOR   A
80FC 320680                     LD    (W_EX_KEY),A
80FF DB80                       IN    A,(IN_EXT)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME:- PABX.ASM
                                PAGE  4


 8101 E60F                      AND   0FH
 8103 FE01                      CP    01H
 8105 CA1A81                    JP    Z,X_T_1
 8108 FE02                      CP    02H
 810A CA9A81                    JP    Z,X_T_2
 810D FE03                      CP    03H
 810F CA1A82                    JP    Z,X_T_3
 8112 FE04                      CP    04H
 8114 CA8F82                    JP    Z,X_T_4
 8117 C3C180                    JP    XNEWKY
 811A DB8E      X_T_1:          IN    A,(IN_1)
 811C E610                      AND   10H
 811E FE00                      CP    00H
 8120 CA2981                    JP    Z,XCALLN1
 8123 CDB38F    N1BUSYX:        CALL  BUSY_EX
 8126 C39D86                    JP    SCAN2
 8129 3A1980    XCALLN1:        LD    A,(RING1)
 812C FE00                      CP    00H
 812E C22381                    JP    NZ,N1BUSYX
 8131 CDEF8F                    CALL  ON_RG1
 8134 CDEA8F                    CALL  ON_RBX
 8137 CD1790                    CALL  SETTIME1
 813A DB8E      XWHL1:          IN    A,(IN_1)
 813C E610                      AND   10H
 813E FE00                      CP    00H
 8140 CA6E81                    JP    Z,XTIME1
 8143 CD3890                    CALL  CLR_SIG1
 8146 CD5890                    CALL  CLR_SIGX
 8149 3E01                      LD    A,01H
 814B D3B0                      OUT   (EXT_RELAY),A
 814D 321180                    LD    (USE_1),A
 8150 321480                    LD    (CALL_N1),A
 8153 320180                    LD    (USE_EX),A
 8156 320280                    LD    (EX_CALL),A
 8159 320380                    LD    (X_CALL_N),A
 815C 3E10                      LD    A,10H
 815E 321580                    LD    (N_CLL_N1),A
 8161 AF                        XOR   A
 8162 320780                    LD    (EX_W_HL),A
 8165 320880                    LD    (X_WHL_N),A
 8168 321980                    LD    (RING1),A
 816B C39D86                    JP    SCAN2
 816E DBA0      XTIME1:         IN    A,(RING_END)
 8170 E601                      AND   01H
 8172 FE00                      CP    00H
 8174 C28C81                    JP    NZ,XEXIT1
 8177 CD3890                    CALL  CLR_SIG1
 817A 3E1E                      LD    A,1EH
 817C D3F0                      OUT   (PORT_EXT),A
 817E 3E9E                      LD    A,9EH
 8180 D3F0                      OUT   (PORT_EXT),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                                PAGE  5

 81B2 CD6390                        CALL  CLR_S1
 81B5 AF                            XOR   A
 81B6 321980                        LD    (RING1),A
 81B9 C39D86                        JP    SCAN2
 81BC 3E01          XEXIT1:         LD    A,01H
 81BE 320780                        LD    (EX_W_HL),A
 81C1 320880                        LD    (X_WHL_N),A
 81C4 321980                        LD    (RING1),A
 81C7 C39D86                        JP    SCAN2
 81CA DB9C          X_T_2:          IN    A,(IN_2)
 81CC E610                          AND   10H
 81CE FE00                          CP    00H
 81D0 CAA981                        JP    Z,XCALLN2
 81D3 CDB38F        NBUSYX:         CALL  BUSY_EX
 81D6 C3A483                        JP    SCAN1
 81D9 3A2980        XCALLN2:        LD    A,(RING2)
 81DC FE00                          CP    00H
 81DE C2A381                        JP    NZ,NBUSYX
 81E1 CDF98F                        CALL  ON_RG2
 81E4 CDEA8F                        CALL  ON_RBX
 81E7 CD1C90                        CALL  SETTIME2
 81EA DB9C          XWHL2:          IN    A,(IN_2)
 81EC E610                          AND   10H
 81EE FE00                          CP    00H
 81F0 CAF081                        JP    Z,XTIME2
 81F3 CD4090                        CALL  CLR_SIG2
 81F6 CD5890                        CALL  CLR_SIGX
 81F9 3E02                          LD    A,02H
 81FB D3B0                          OUT   (EXT_RELAY),A
 81FD 320380                        LD    (X_CALL_N),A
 8200 3E01                          LD    A,01H
 8202 322180                        LD    (USE_2),A
 8205 322480                        LD    (CALL_N2),A
 8208 320180                        LD    (USE_EX),A
 820B 320280                        LD    (EX_CALL),A
 820E 3E10                          LD    A,10H
 8210 322580                        LD    (N_CLL_N2),A
 8213 AF                            XOR   A
 8214 320780                        LD    (EX_W_HL),A
 8217 320880                        LD    (X_WHL_N),A
 821A 322980                        LD    (RING2),A
 821D C3A483                        JP    SCAN1
 8220 DBA0          XTIME2:         IN    A,(RING_END)
 8222 E602                          AND   02H
 8224 FE00                          CP    00H
 8226 C20A82                        JP    NZ,XEXIT2
 8229 CD4090                        CALL  CLR_SIG2
 822C CD6990                        CALL  CLR_S2
 822F 3E1E          PAD_CMU:        LD    A,1EH
 8231 D3F0                          OUT   (PORT_EXT),A
 8233 3E9E                          LD    A,9EH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE  6


 8205 D3F0                          OUT    (PORT_EXT),A
 8207 C3A483                        JP     SCAN1
 820A 3E01      XEXIT2:             LD     A,01H
 820C 320780                        LD     (EX_W_HL),A
 820F 322980                        LD     (RING2),A
 8212 3E02                          LD     A,02H
 8214 320880                        LD     (X_WHL_N),A
 8217 C3A483                        JP     SCAN1
 821A DB9D      X_T_3:              IN     A,(IN_3)
 821C E610                          AND    10H
 821E FE00                          CP     00H
 8220 CA2682                        JP     Z,XCALLN3
 8223 C3A381                        JP     NBUSYX
 8226 3A3980    XCALLN3:            LD     A,(RING3)
 8229 FE00                          CP     00H
 822B C2A381                        JP     NZ,NBUSYX
 822E CD0390                        CALL   ON_RG3
 8231 CDEA8F                        CALL   ON_RBX
 8234 CD2190                        CALL   SETTIME3
 8237 DB9D      XWHL3:              IN     A,(IN_3)
 8239 E610                          AND    10H
 823B FE00                          CP     00H
 823D CA6D82                        JP     Z,XTIME3
 8240 CD4890                        CALL   CLR_SIG3
 8243 CD5890                        CALL   CLR_SIGX
 8246 3E04                          LD     A,04H
 8248 D3B0                          OUT    (EXT_RELAY),A
 824A 320380                        LD     (X_CALL_N),A
 824D 3E01                          LD     A,01H
 824F 323180                        LD     (USE_3),A
 8252 323480                        LD     (CALL_N3),A
 8255 320180                        LD     (USE_EX),A
 8258 320280                        LD     (EX_CALL),A
 825B 3E10                          LD     A,10H
 825D 323580                        LD     (N_CLL_N3),A
 8260 AF                            XOR    A
 8261 320780                        LD     (EX_W_HL),A
 8264 320880                        LD     (X_WHL_N),A
 8267 323980                        LD     (RING3),A
 826A C3A483                        JP     SCAN1
 826D DBA0      XTIME3:             IN     A,(RING_END)
 826F E604                          AND    04H
 8271 FE00                          CP     00H
 8273 C27F82                        JP     NZ,XEXIT3
 8276 CD4890                        CALL   CLR_SIG3
 8279 CD6F90                        CALL   CLR_S3
 827C C3FF81                        JP     PAD_CMU
 827F 3E01      XEXIT3:             LD     A,01H
 8281 320780                        LD     (EX_W_HL),A
 8284 323980                        LD     (RING3),A
 8287 3E04                          LD     A,04H
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                        PAGE  7


 8289 320880                        LD     (X_WHL_N),A
 828C C3A483                        JP     SCAN1
 828F DB9E          X_T_4:          IN     A,(IN_4)
 8291 E610                          AND    10H
 8293 FE00                          CP     00H
 8295 CA9B82                        JP     Z,XCALLN4
 8298 C3A381                        JP     NBUSYX
 829B 3A4980        XCALLN4:        LD     A,(RING4)
 829E FE00                          CP     00H
 82A0 C2A381                        JP     NZ,NBUSYX
 82A3 CD0D90                        CALL   ON_RG4
 82A6 CDEA8F                        CALL   ON_RBX
 82A9 CD2690                        CALL   SETTIME4
 82AC DB9E          XWHL4:          IN     A,(IN_4)
 82AE E610                          AND    10H
 82B0 FE00                          CP     00H
 82B2 CAE282                        JP     Z,XTIME4
 82B5 CD5090                        CALL   CLR_SIG4
 82B8 CD5890                        CALL   CLR_SIGX
 82BB 3E08                          LD     A,08H
 82BD D3B0                          OUT    (EXT_RELAY),A
 82BF 320380                        LD     (X_CALL_N),A
 82C2 3E01                          LD     A,01H
 82C4 324180                        LD     (USE_4),A
 82C7 324480                        LD     (CALL_N4),A
 82CA 320180                        LD     (USE_EX),A
 82CD 320280                        LD     (EX_CALL),A
 82D0 3E10                          LD     A,10H
 82D2 324580                        LD     (N_CLL_N4),A
 82D5 AF                            XOR    A
 82D6 320780                        LD     (EX_W_HL),A
 82D9 320880                        LD     (X_WHL_N),A
 82DC 324980                        LD     (RING4),A
 82DF C3A483                        JP     SCAN1
 82E2 DBA0          XTIME4:         IN     A,(RING_END)
 82E4 E608                          AND    08H
 82E6 FE00                          CP     00H
 82E8 C2F482                        JP     NZ,XEXIT4
 82EB CD5090                        CALL   CLR_SIG4
 82EE CD7590                        CALL   CLR_S4
 82F1 C3FF81                        JP     PAO_CMU
 82F4 3E01          XEXIT4:         LD     A,01H
 82F6 320780                        LD     (EX_W_HL),A
 82F9 324980                        LD     (RING4),A
 82FC 3E08                          LD     A,08H
 82FE 320880                        LD     (X_WHL_N),A
 8301 C3A483                        JP     SCAN1
 8304 3A0280        CHKXDW:         LD     A,(EX_CALL)
 8307 FE00                          CP     00H
 8309 C22383                        JP     NZ,CHKNUM
 830C 3A0580                        LD     A,(N_CALL_X)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156
SOURCE FILE NAME: PABX.ASM
                              PAGE  8

830F FE01       WHATNUM:      CP    01H
8311 CA2983                   JP    Z,XCK1D
8314 FE02                     CP    02H
8316 CA4483                   JP    Z,XCK2D
8319 FE04                     CP    04H
831B CA5283                   JP    Z,XCK3D
831E FE08                     CP    08H
8320 CA6083                   JP    Z,XCK4D
8323 3A0380     CHKNUM:       LD    A,(X_CALL_N)
8326 C30F83                   JP    WHATNUM
8329 DB8E       XCK1D:        IN    A,(IN_1)
832B E610                     AND   10H
832D FE00                     CP    00H
832F C29D86                   JP    NZ,SCAN2
8332 AF                       XOR   A
8333 D3B0                     OUT   (EXT_RELAY),A
8335 CD3890                   CALL  CLR_SIG1
8338 CD5890                   CALL  CLR_SIGX
833B CD6390                   CALL  CLR_S1
833E CD5D90                   CALL  CLR_SX
8341 C39D86                   JP    SCAN2
8344 DB9C       XCK2D:        IN    A,(IN_2)
8346 CD6E83                   CALL  LOOPCKDW
8349 CD4090                   CALL  CLR_SIG2
834C CD6990                   CALL  CLR_S2
834F C3A483                   JP    SCAN1
8352 DB9D       XCK3D:        IN    A,(IN_3)
8354 CD6E83                   CALL  LOOPCKDW
8357 CD4890                   CALL  CLR_SIG3
835A CD6F90                   CALL  CLR_S3
835D C3A483                   JP    SCAN1
8360 DB9E       XCK4D:        IN    A,(IN_4)
8362 CD6E83                   CALL  LOOPCKDW
8365 CD5090                   CALL  CLR_SIG4
8368 CD7590                   CALL  CLR_S4
836B C3A483                   JP    SCAN1
836E E610       LOOPCKDW:     AND   10H
8370 FE00                     CP    00H
8372 C2A483                   JP    NZ,SCAN1
8375 AF                       XOR   A
8376 D3F0                     OUT   (PORT_EXT),A
8378 CD5890                   CALL  CLR_SIGX
837B CD5D90                   CALL  CLR_SX
837E C9                       RET
837F 3A0B80     CHKXUP:       LD    A,(X_WHL_N)
8382 FE01                     CP    01H
8384 CA3A81                   JP    Z,XWHL1
8387 FE02                     CP    02H
8389 CABA81                   JP    Z,XWHL2
838C FE04                     CP    04H
838E CA3782                   JP    Z,XWHL3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                                PAGE  9


 8391 FE08                          CP    08H
 8393 CAAC82                        JP    Z,XWHL4
 8396 3E86          CLEARX:         LD    A,86H
 8398 D3F0                          OUT   (PORT_EXT),A
 839A 3E8E                          LD    A,8EH
 839C D3F0                          OUT   (PORT_EXT),A
 839E CD5D90                        CALL  CLR_SX
 83A1 C3A483                        JP    SCAN1
 83A4                    ;
 83A4                    ;***PROGRAM FOR SERVICE TEL.1***
 83A4                    ;
 83A4 3A1A80        SCAN1:          LD    A,(N1PUT)
 83A7 FE00                          CP    00H
 83A9 C2B585                        JP    NZ,CMU1
 83AC 3A1980                        LD    A,(RING1)
 83AF FE00                          CP    00H
 83B1 C29D86                        JP    NZ,SCAN2
 83B4 3A1680                        LD    A,(W_N1_KEY)
 83B7 FE00                          CP    00H
 83B9 C2D883                        JP    NZ,W1KEY
 83BC 3A1780                        LD    A,(N1_W_HL)
 83BF FE00                          CP    00H
 83C1 C2C785                        JP    NZ,CHK1UP
 83C4 DB8E                          IN    A,(IN_1)
 83C6 E610                          AND   10H
 83C8 FE00                          CP    00H
 83CA CAD985                        JP    Z,HLDW1
 83CD 3A1180                        LD    A,(USE_1)
 83D0 FE00                          CP    00H
 83D2 C23B86                        JP    NZ;CHK1DW
 83D5 CD578F        N1NEWKY:        CALL  ON_DIAL1
 83D8 DB8E          W1KEY:          IN    A,(IN_1)
 83DA E620                          AND   20H
 83DC FE00                          CP    00H
 83DE C2E983                        JP    NZ,TEST_1
 83E1 3E01                          LD    A,01H
 83E3 321680                        LD    (W_N1_KEY),A
 83E6 C39D86                        JP    SCAN2
 83E9 97            TEST_1:         SUB   A
 83EA 321680                        LD    (W_N1_KEY),A
 83ED CD3890                        CALL  CLR_SIG1
 83F0 DB8E                          IN    A,(IN_1)
 83F2 E60F                          AND   0FH
 83F4 FE02                          CP    02H
 83F6 CA0B84                        JP    Z,N1_T_N2
 83F9 FE03                          CP    03H
 83FB CA8F84                        JP    Z,N1_T_N3
 83FE FE04                          CP    04H
 8400 CA1985                        JP    Z,N1_T_N4
 8403 FE0C                          CP    0CH
 8405 CAE785                        JP    Z,N1_T_EX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 10

```
8408 C3D583                    JP    N1NEWKY
840B DB9C       N1_T_N2:       IN    A,(IN_2)
840D E610                      AND   10H
840F FE00                      CP    00H
8411 C28484                    JP    NZ,N2BUSYN1
8414 3A2980                    LD    A,(RING2)
8417 FE00                      CP    00H
8419 C28484                    JP    NZ,N2BUSYN1
841C 3A5180                    LD    A,(SIGNAL12)
841F CBC7                      SET   0,A
8421 CBEF                      SET   5,A
8423 D38C                      OUT   (PORT1_2),A
8425 325180                    LD    (SIGNAL12),A
8428 CD1C90                    CALL  SETTIME2
842B DB9C       N1WHLN2:       IN    A,(IN_2)
842D E610                      AND   10H
842F FE00                      CP    00H
8431 CA5A84                    JP    Z,N1TIMEN2
8434 AF                        XOR   A
8435 D38C                      OUT   (PORT1_2),A
8437 CD8590                    CALL  ON1_2
843A 3E01                      LD    A,01H
843C 322180                    LD    (USE_2),A
843F 322480                    LD    (CALL_N2),A
8442 322580                    LD    (N_CLL_N2),A
8445 321180                    LD    (USE_1),A
8448 321280                    LD    (N1_CALL),A
844B 3E02                      LD    A,02H
844D 321380                    LD    (N1_CLL_N),A
8450 AF                        XOR   A
8451 321780                    LD    (N1_W_HL),A
8454 321980                    LD    (RING1),A
8457 C38689                    JP    SCAN3
845A DBA0       N1TIMEN2:      IN    A,(RING_END)
845C E602                      AND   02H
845E FE00                      CP    00H
8460 C27484                    JP    NZ,N1EXITN2
8463 3E40                      LD    A,40H
8465 D38C                      OUT   (PORT1_2),A
8467 325180                    LD    (SIGNAL12),A
846A AF                        XOR   A
846B 321A80                    LD    (N1PUT),A
846E CD6990                    CALL  CLR_S2
8471 C38689                    JP    SCAN3
8474 3E01       N1EXITN2:      LD    A,01H
8476 321780                    LD    (N1_W_HL),A
8479 322980                    LD    (RING2),A
847C 3E02                      LD    A,02H
847E 321880                    LD    (N1_WHL_N),A
8481 C38689                    JP    SCAN3
8484 CD8B8F     N2BUSYN1:      CALL  ON_BUSY1
```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 11

```
8487 3E01                       LD    A,01H
8489 321A80                     LD    (N1PUT),A
848C C38689                     JP    SCAN3
848F DB9D       N1_T_N3:        IN    A,(IN_3)
8491 E610                       AND   10H
8493 FE00                       CP    00H
8495 C20E85                     JP    NZ,N3BUSYN1
8498 3A3980                     LD    A,(RING3)
849B FE00                       CP    00H
849D C20E85                     JP    NZ,N3BUSYN1
84A0 CD0390                     CALL  ON_RG3
84A3 CDC28F                     CALL  ON_RB1
84A6 CD2190                     CALL  SETTIME3
84A9 DB9D       N1WHLN3:        IN    A,(IN_3)
84AB E610                       AND   10H
84AD FE00                       CP    00H
84AF CADB84                     JP    Z,N1TIMEN3
84B2 CD4890                     CALL  CLR_SIG3
84B5 CD3890                     CALL  CLR_SIG1
84B8 CD8E90                     CALL  ON1_3
84BB 3E01                       LD    A,01H
84BD 323180                     LD    (USE_3),A
84C0 323480                     LD    (CALL_N3),A
84C3 323580                     LD    (N_CLL_N3),A
84C6 321180                     LD    (USE_1),A
84C9 321280                     LD    (N1_CALL),A
84CC 3E04                       LD    A,04H
84CE 321380                     LD    (N1_CLL_N),A
84D1 AF                         XOR   A
84D2 321780                     LD    (N1_W_HL),A
84D5 323980                     LD    (RING3),A
84D8 C39D86                     JP    SCAN2
84DB DBA0       N1TIMEN3:       IN    A,(RING_END)
84DD E604                       AND   04H
84DF FE00                       CP    00H
84E1 C2FE84                     JP    NZ,N1EXITN3
84E4 CD4890                     CALL  CLR_SIG3
84E7 CD6F90                     CALL  CLR_S3
84EA 3A5180     LOOP1:          LD    A,(SIGNAL12)
84ED E60F                       AND   0FH
84EF CBEF                       SET   5,A
84F1 D38C                       OUT   (PORT1_2),A
84F3 325180                     LD    (SIGNAL12),A
84F6 3E01                       LD    A,01H
84F8 321A80                     LD    (N1PUT),A
84FB C39D86                     JP    SCAN2
84FE 3E01       N1EXITN3:       LD    A,01H
8500 321780                     LD    (N1_W_HL),A
8503 323980                     LD    (RING3),A
8506 3E04                       LD    A,04H
8508 321880                     LD    (N1_WHL_N),A
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 12

```
850B C39D86                     JP      SCAN2
850E CD8B8F     N3BUSYN1:       CALL    ON_BUSY1
8511 3E01                       LD      A,01H
8513 321A80                     LD      (N1PUT),A
8516 C39D86                     JP      SCAN2
8519 DB9E       N1_T_N4:        IN      A,(IN_4)
851B E610                       AND     10H
851D FE00                       CP      00H
851F C20E85                     JP      NZ,N3BUSYN1
8522 3A4980                     LD      A,(RING4)
8525 FE00                       CP      00H
8527 C20E85                     JP      NZ,N3BUSYN1
852A CD0D90                     CALL    ON_RG4
852D CDC28F                     CALL    ON_RB1
8530 CD2690                     CALL    SETTIME4
8533 DB9E       N1WHLN4:        IN      A,(IN_4)
8535 E610                       AND     10H
8537 FE00                       CP      00H
8539 CA6585                     JP      Z,N1TIMEN4
853C CD5090                     CALL    CLR_SIG4
853F CD3890                     CALL    CLR_SIG1
8542 CD9790                     CALL    ON1_4
8545 3E01                       LD      A,01H
8547 324180                     LD      (USE_4),A
854A 324480                     LD      (CALL_N4),A
854D 324580                     LD      (N_CLL_N4),A
8550 321180                     LD      (USE_1),A
8553 321280                     LD      (N1_CALL),A
8556 3E08                       LD      A,08H
8558 321380                     LD      (N1_CLL_N),A
855B AF                         XOR     A
855C 321780                     LD      (N1_W_HL),A
855F 324980                     LD      (RING4),A
8562 C39D86                     JP      SCAN2
8565 DBA0       N1TIMEN4:       IN      A,(RING_END)
8567 E608                       AND     08H
8569 FE00                       CP      00H
856B C27785                     JP      NZ,N1EXITN4
856E CD5090                     CALL    CLR_SIG4
8571 CD7590                     CALL    CLR_S4
8574 C3EA84                     JP      LOOP1
8577 3E01       N1EXITN4:       LD      A,01H
8579 321780                     LD      (N1_W_HL),A
857C 324980                     LD      (RING4),A
857F 3E08                       LD      A,08H
8581 321880                     LD      (N1_WHL_N),A
8584 C39D86                     JP      SCAN2
8587 DB80       N1_T_EX:        IN      A,(IN_EXT)
8589 E640                       AND     40H
858B FE00                       CP      00H
858D C20E85                     JP      NZ,N3BUSYN1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8590 3A0180                     LD      A,(USE_EX)
8593 FE00                       CP      00H
8595 C20E85                     JP      NZ,N3BUSYN1
8598 3E08                       LD      A,08H
859A D3B0                       OUT     (EXT_RELAY),A
859C 3E01                       LD      A,01H
859E 320180                     LD      (USE_EX),A
85A1 320480                     LD      (CALL_EX),A
85A4 320580                     LD      (N_CALL_X),A
85A7 321180                     LD      (USE_1),A
85AA 321280                     LD      (N1_CALL),A
85AD 3E10                       LD      A,10H
85AF 321380                     LD      (N1_CLL_N),A
85B2 C39D86                     JP      SCAN2
85B5 DB8E       CMU1:           IN      A,(IN_1)
85B7 E610                       AND     10H
85B9 FE00                       CP      00H
85BB C29D86                     JP      NZ,SCAN2
85BE CD3890                     CALL    CLR_SIG1
85C1 CD6390                     CALL    CLR_S1
85C4 C39D86                     JP      SCAN2
85C7 3A1880     CHK1UP:         LD      A,(N1_WHL_N)
85CA FE02                       CP      02H
85CC CA2B84                     JP      Z,N1WHLN2
85CF FE04                       CP      04H
85D1 CAA984                     JP      Z,N1WHLN3
85D4 FE08                       CP      08H
85D6 CA3385                     JP      Z,N1WHLN4
85D9 3A1180     HLDW1:          LD      A,(USE_1)
85DC FE00                       CP      00H
85DE CA3186                     JP      Z,EXIT1
85E1 3A1280                     LD      A,(N1_CALL)
85E4 FE00                       CP      00H
85E6 CA2B86                     JP      Z,TUNG1
85E9 3A1380                     LD      A,(N1_CLL_N)
85EC FE02       TUNG2:          CP      02H
85EE CA0D86                     JP      Z,CLR12
85F1 FE04                       CP      04H
85F3 CA1986                     JP      Z,CLR13
85F6 FE08                       CP      08H
85F8 CA2586                     JP      Z,CLR14
85FB AF                         XOR     A
85FC D3B0                       OUT     (EXT_RELAY),A
85FE CD3890                     CALL    CLR_SIG1
8601 CD6390                     CALL    CLR_S1
8604 CD5890                     CALL    CLR_SIGX
8607 CD5D90                     CALL    CLR_SX
860A C39D86                     JP      SCAN2
860D CDBB90     CLR12:          CALL    OFF1_2
8610 CD6390                     CALL    CLR_S1
8613 CD3890                     CALL    CLR_SIG1
```

เอกสารนี้จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM



```
8616 C38689                    JP    SCAN3
8619 CDC290    CLR13:          CALL  OFF1_3
861C CD6390    EWW1:           CALL  CLR_S1
861F CD3890                    CALL  CLR_SIG1
8622 C39D86                    JP    SCAN2
8625 CDC990    CLR14:          CALL  OFF1_4
8628 C31C86                    JP    EWW1
862B 3A1580    TUNG1:          LD    A,(N_CLL_N1)
862E C3EC85                    JP    TUNG2
8631 CD3890    EXIT1:          CALL  CLR_SIG1
8634 AF                        XOR   A
8635 321680                    LD    (W_N1_KEY),A
8638 C39D86                    JP    SCAN2
863B 3A1280    CHK1DW:         LD    A,(N1_CALL)
863E FE00                      CP    00H
8640 C25886                    JP    NZ,N1CLL
8643 3A1580                    LD    A,(N_CLL_N1)
8646 FE02      N1WHATN:        CP    02H
8648 CA5E86                    JP    Z,N1CK2D
864B FE04                      CP    04H
864D CA7386                    JP    Z,N1CK3D
8650 FE08                      CP    08H
8652 CA8886                    JP    Z,N1CK4D
8655 C39D86                    JP    SCAN2
8658 3A1380    N1CLL:          LD    A,(N1_CLL_N)
865B C34686                    JP    N1WHATN
865E DB9C      N1CK2D:         IN    A,(IN_2)
8660 E610                      AND   10H
8662 FE00                      CP    00H
8664 C28689                    JP    NZ,SCAN3
8667 CDBB90                    CALL  OFF1_2
866A CD4090                    CALL  CLR_SIG2
866D CD6990                    CALL  CLR_S2
8670 C38689                    JP    SCAN3
8673 DB9D      N1CK3D:         IN    A,(IN_3)
8675 E610                      AND   10H
8677 FE00                      CP    00H
8679 C29D86                    JP    NZ,SCAN2
867C CDC290                    CALL  OFF1_3
867F CD4890                    CALL  CLR_SIG3
8682 CD6F90                    CALL  CLR_S3
8685 C39D86                    JP    SCAN2
8688 DB9E      N1CK4D:         IN    A,(IN_4)
868A E610                      AND   10H
868C FE00                      CP    00H
868E C29D86                    JP    NZ,SCAN2
8691 CDC990                    CALL  OFF1_4
8694 CD5090                    CALL  CLR_SIG4
8697 CD7590                    CALL  CLR_S4
869A C39D86                    JP    SCAN2
869D
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 15

869D                    ;***PROGRAM FOR SERVICE TEL.2***
869D                    ;
869D 3A2A80    SCAN2:   LD    A,(N2PUT)
86A0 FE00               CP    00H
86A2 C29E88             JP    NZ,CMU2
86A5 3A2980             LD    A,(RING2)
86A8 FE00               CP    00H
86AA C28689             JP    NZ,SCAN3
86AD 3A2680             LD    A,(W_N2_KEY)
86B0 FE00               CP    00H
86B2 C2D186             JP    NZ,W2KEY
86B5 3A2780             LD    A,(N2_W_HL)
86B8 FE00               CP    00H
86BA C2B088             JP    NZ,CHK2UP
86BD DB9C               IN    A,(IN_2)
86BF E610               AND   10H
86C1 FE00               CP    00H
86C3 CAC288             JP    Z,HLDW2
86C6 3A2180             LD    A,(USE_2)
86C9 FE00               CP    00H
86CB C22489             JP    NZ,CHK2DW
86CE CD618F    N2NEWKY: CALL  ON_DIAL2
86D1 DB9C      W2KEY:   IN    A,(IN_2)
86D3 E620               AND   20H
86D5 FE00               CP    00H
86D7 C2E286             JP    NZ,TEST_2
86DA 3E01               LD    A,01H
86DC 322680             LD    (W_N2_KEY),A
86DF C38689             JP    SCAN3
86E2 CD4090    TEST_2:  CALL  CLR_SIG2
86E5 AF                 XOR   A
86E6 322680             LD    (W_N2_KEY),A
86E9 DB9C               IN    A,(IN_2)
86EB E60F               AND   0FH
86ED FE01               CP    01H
86EF CA0487             JP    Z,N2_T_N1
86F2 FE03               CP    03H
86F4 CA8087             JP    Z,N2_T_N3
86F7 FE04               CP    04H
86F9 CAFE87             JP    Z,N2_T_N4
86FC FE0C               CP    0CH
86FE CA6E88             JP    Z,N2_T_EX
8701 C3CE86             JP    N2NEWKY
8704 DB8E      N2_T_N1: IN    A,(IN_1)
8706 E610               AND   10H
8708 FE00               CP    00H
870A C27A87             JP    NZ,N1BUSYN2
870D 3A1980             LD    A,(RING1)
8710 FE00               CP    00H
8712 C27A87             JP    NZ,N1BUSYN2
8715 3E12               LD    A,12H
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM



```
8717 D38C                       OUT     (PORT1_2),A
8719 325180                     LD      (SIGNAL12),A
871C CD1790                     CALL    SETTIME1
871F DB8E       N2WHLN1:        IN      A,(IN_1)
8721 E610                       AND     10H
8723 FE00                       CP      00H
8725 CA5187                     JP      Z,N2TIMEN1
8728 AF                         XOR     A
8729 D38C                       OUT     (PORT1_2),A
872B 325180                     LD      (SIGNAL12),A
872E CD8590                     CALL    ON1_2
8731 3E01                       LD      A,01H
8733 321180                     LD      (USE_1),A
8736 321480                     LD      (CALL_N1),A
8739 322180                     LD      (USE_2),A
873C 322280                     LD      (N2_CALL),A
873F 322380                     LD      (N2_CLL_N),A
8742 3E02                       LD      A,02H
8744 321580                     LD      (N_CLL_N1),A
8747 AF                         XOR     A
8748 322780                     LD      (N2_W_HL),A
874B 321980                     LD      (RING1),A
874E C38689                     JP      SCAN3
8751 DBA0       N2TIMEN1:       IN      A,(RING_END)
8753 E601                       AND     01H
8755 FE00                       CP      00H
8757 C26C87                     JP      NZ,N2EXITN1
875A 3E02                       LD      A,02H
875C D38C                       OUT     (PORT1_2),A
875E 325180                     LD      (SIGNAL12),A
8761 CD6390                     CALL    CLR_S1
8764 3E01       EWW_TU1:        LD      A,01H
8766 322A80                     LD      (N2PUT),A
8769 C38689                     JP      SCAN3
876C 3E01       N2EXITN1:       LD      A,01H
876E 322780                     LD      (N2_W_HL),A
8771 321980                     LD      (RING1),A
8774 322880                     LD      (N2_WHL_N),A
8777 C38689                     JP      SCAN3
877A CD958F     N1BUSYN2:       CALL    ON_BUSY2
877D C36487                     JP      EWW_TU1
8780 DB9D       N2_T_N3:        IN      A,(IN_3)
8782 E610                       AND     10H
8784 FE00                       CP      00H
8786 C2F887                     JP      NZ,N3BUSYN2
8789 3A3980                     LD      A,(RING3)
878C FE00                       CP      00H
878E C2F887                     JP      NZ,N3BUSYN2
8791 CD0390                     CALL    ON_RG3
8794 CDCC8F                     CALL    ON_RB2
8797 CD2190                     CALL    SETTIME3
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 17

```
879A DB9D      N2WHLN3:    IN    A,(IN_3)
879C E610                  AND   10H
879E FE00                  CP    00H
87A0 CAB28A                JP    Z,N3TIMEN2
87A3 CD4890                CALL  CLR_SIG3
87A6 CD4090                CALL  CLR_SIG2
87A9 CDA090                CALL  ON2_3
87AC 3E01                  LD    A,01H
87AE 323180                LD    (USE_3),A
87B1 323480                LD    (CALL_N3),A
87B4 322180                LD    (USE_2),A
87B7 322280                LD    (N2_CALL),A
87BA 3E02                  LD    A,02H
87BC 323580                LD    (N_CLL_N3),A
87BF 3E04                  LD    A,04H
87C1 322380                LD    (N2_CLL_N),A
87C4 AF                    XOR   A
87C5 322780                LD    (N2_W_HL),A
87C8 323980                LD    (RING3),A
87CB C3718C                JP    SCAN4
87CE DBA0      N2TIMEN3:   IN    A,(RING_END)
87D0 E604                  AND   04H
87D2 FE00                  CP    00H
87D4 C2E887                JP    NZ,N2EXITN3
87D7 CD4890                CALL  CLR_SIG3
87DA CD6F90                CALL  CLR_S3
87DD CD958F                CALL  ON_BUSY2
87E0 3E01      EWW_TU:     LD    A,01H
87E2 322A80                LD    (N2PUT),A
87E5 C3718C                JP    SCAN4
87E8 3E01      N2EXITN3:   LD    A,01H
87EA 322780                LD    (N2_W_HL),A
87ED 323980                LD    (RING3),A
87F0 3E04                  LD    A,04H
87F2 322880                LD    (N2_WHL_N),A
87F5 C3718C                JP    SCAN4
87F8 CD958F    N3BUSYN2:   CALL  ON_BUSY2
87FB C3E0B7                JP    EWW_TU
87FE DB9E      N2_T_N4:    IN    A,(IN_4)
8800 E610                  AND   10H
8802 FE00                  CP    00H
8804 C27A87                JP    NZ,N1BUSYN2
8807 3A4980                LD    A,(RING4)
880A FE00                  CP    00H
880C C27A87                JP    NZ,N1BUSYN2
880F CD0D90                CALL  ON_RG4
8812 CDCC8F                CALL  ON_RB2
8815 CB2690                CALL  SETTIME4
8818 DB9E      N2WHLN4:    IN    A,(IN_4)
881A E610                  AND   10H
881C FE00                  CP    00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 18


 881E CA4C88                        JP     Z,N2TIMEN4
 8821 CD5090                        CALL   CLR_SIG4
 8824 CD4090                        CALL   CLR_SIG2
 8827 CDA990                        CALL   ON2_4
 882A 3E01                          LD     A,01H
 882C 324180                        LD     (USE_4),A
 882F 324480                        LD     (CALL_N4),A
 8832 322180                        LD     (USE_2),A
 8835 322280                        LD     (N2_CALL),A
 8838 3E02                          LD     A,02H
 883A 324580                        LD     (N_CLL_N4),A
 883D 3E08                          LD     A,08H
 883F 322380                        LD     (N2_CLL_N),A
 8842 AF                            XOR    A
 8843 322780                        LD     (N2_W_HL),A
 8846 324980                        LD     (RING4),A
 8849 C38689                        JP     SCAN3
 884C DBA0      N2TIMEN4:           IN     A,(RING_END)
 884E E608                          AND    08H
 8850 FE00                          CP     00H
 8852 C25E88                        JP     NZ,N2EXITN4
 8855 CD5090                        CALL   CLR_SIG4
 8858 CD7590                        CALL   CLR_S4
 885B C37A87                        JP     N1BUSYN2
 885E 3E01      N2EXITN4:           LD     A,01H
 8860 322780                        LD     (N2_W_HL),A
 8863 324980                        LD     (RING4),A
 8866 3E08                          LD     A,08H
 8868 322880                        LD     (N2_WHL_N),A
 886B C38689                        JP     SCAN3
 886E DB80      N2_T_EX:            IN     A,(IN_EXT)
 8870 E640                          AND    40H
 8872 FE00                          CP     00H
 8874 C27A87                        JP     NZ,N1BUSYN2
 8877 3A0180                        LD     A,(USE_EX)
 887A FE00                          CP     00H
 887C C27A87                        JP     NZ,N1BUSYN2
 887F 3E08                          LD     A,08H
 8881 D3B0                          OUT    (EXT_RELAY),A
 8883 3E01                          LD     A,01H
 8885 320180                        LD     (USE_EX),A
 8888 320480                        LD     (CALL_EX),A
 888B 322180                        LD     (USE_2),A
 888E 322280                        LD     (N2_CALL),A
 8891 3E02                          LD     A,02H
 8893 320580                        LD     (N_CALL_X),A
 8896 3E10                          LD     A,10H
 8898 322380                        LD     (N2_CLL_N),A
 889B C38689                        JP     SCAN3
 889E DB9C      CMU2:               IN     A,(IN_2)
 88A0 E610                          AND    10H
```

เอกสารนี้จัดทำขึ้นสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM



```
88A2 FE00                          CP     00H
88A4 C28689                        JP     NZ,SCAN3
88A7 CD4090                        CALL   CLR_SIG2
88AA CD6990                        CALL   CLR_S2
88AD C38689                        JP     SCAN3
88B0 3A2B80     CHK2UP:            LD     A,(N2_WHL_N)
88B3 FE01                          CP     01H
88B5 CA1F87                        JP     Z,N2WHLN1
88B8 FE04                          CP     04H
88BA CA9A87                        JP     Z,N2WHLN3
88BD FE08                          CP     08H
88BF CA1888                        JP     Z,N2WHLN4
88C2 3A2180     HLDW2:             LD     A,(USE_2)
88C5 FE00                          CP     00H
88C7 CA1A89                        JP     Z,EXIT2
88CA 3A2280                        LD     A,(N2_CALL)
88CD FE00                          CP     00H
88CF CA1489                        JP     Z,TUNG3
88D2 3A2380                        LD     A,(N2_CLL_N)
88D5 FE01       TUNG4:             CP     01H
88D7 CAF688                        JP     Z,CLR21
88DA FE04                          CP     04H
88DC CA0289                        JP     Z,CLR23
88DF FE08                          CP     08H
88E1 CA0E89                        JP     Z,CLR24
88E4 AF                            XOR    A
88E5 D3B0                          OUT    (EXT_RELAY),A
88E7 CD4090                        CALL   CLR_SIG2
88EA CD6990                        CALL   CLR_S2
88ED CD5890                        CALL   CLR_SIGX
88F0 CD5D90                        CALL   CLR_SX
88F3 C38689                        JP     SCAN3
88F6 CDBB90     CLR21:             CALL   OFF1_2
88F9 CD4090     EWW2:              CALL   CLR_SIG2
88FC CD6990                        CALL   CLR_S2
88FF C38689                        JP     SCAN3
8902 CDD090     CLR23:             CALL   OFF2_3
8905 CD4090                        CALL   CLR_SIG2
8908 CD6990                        CALL   CLR_S2
890B C3718C                        JP     SCAN4
890E CDD790     CLR24:             CALL   OFF2_4
8911 C3F988                        JP     EWW2
8914 3A2580     TUNG3:             LD     A,(N_CLL_N2)
8917 C3D588                        JP     TUNG4
891A CD4090     EXIT2:             CALL   CLR_SIG2
891D AF                            XOR    A
891E 322680                        LD     (W_N2_KEY),A
8921 C38689                        JP     SCAN3
8924 3A2980     CHK2DW:            LD     A,(RING2)
8927 FE00                          CP     00H
8929 C28089                        JP     NZ,N2CLL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 20

892C 3A2580                       LD    A,(N_CLL_N2)
892F FE01       N2WHATN:          CP    01H
8931 CA4189                       JP    Z,N2CK1D
8934 FE04                         CP    04H
8936 CA5689                       JP    Z,N2CK3D
8939 FE08                         CP    08H
893B CA6B89                       JP    Z,N2CK4D
893E C38689                       JP    SCAN3
8941 DB8E       N2CK1D:           IN    A,(IN_1)
8943 E610                         AND   10H
8945 FE00                         CP    00H
8947 C28689                       JP    NZ,SCAN3
894A CDBB90                       CALL  OFF1_2
894D CD3890                       CALL  CLR_SIG1
8950 CD6390                       CALL  CLR_S1
8953 C38689                       JP    SCAN3
8956 DB9D       N2CK3D:           IN    A,(IN_3)
8958 E610                         AND   10H
895A FE00                         CP    00H
895C C2718C                       JP    NZ,SCAN4
895F CDD090                       CALL  OFF2_3
8962 CD4890                       CALL  CLR_SIG3
8965 CD6F90                       CALL  CLR_S3
8968 C3718C                       JP    SCAN4
896B DB9E       N2CK4D:           IN    A,(IN_4)
896D E610                         AND   10H
896F FE00                         CP    00H
8971 C28689                       JP    NZ,SCAN3
8974 CDD790                       CALL  OFF2_4
8977 CD5090                       CALL  CLR_SIG4
897A CD7590                       CALL  CLR_S4
897D C38689                       JP    SCAN3
8980 3A2380     N2CLL:            LD    A,(N2_CLL_N)
8983 C32F89                       JP    N2WHATN
6986                    ;
8986                    ;***PROGRAM FOR SERVICE TEL.3***
8986                    ;
8986 3A3A80     SCAN3:            LD    A,(N3PUT)
8989 FE00                         CP    00H
898B C2898B                       JP    NZ,CMU3
898E 3A3980                       LD    A,(RING3)
8991 FE00                         CP    00H
8993 C2718C                       JP    NZ,SCAN4
8996 3A3680                       LD    A,(W_N3_KEY)
8999 FE00                         CP    00H
899B C2BA89                       JP    NZ,W3KEY
899E 3A3780                       LD    A,(N3_W_HL)
89A1 FE00                         CP    00H
89A3 C29B8B                       JP    NZ,CHK3UP
89A6 DB9D                         IN    A,(IN_3)
89A8 E610                         AND   10H
```

เอกสารนี้เผยแพร่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 21

```
89AA FE00                       CP    00H
89AC CAAD8B                     JP    Z,HLDW3
89AF 3A3180                     LD    A,(USE_3)
89B2 FE00                       CP    00H
89B4 C20F8C                     JP    NZ,CHK3DW
89B7 CD6B8F     N3NEWKY:        CALL  ON_DIAL3
89BA DB9D       W3KEY:          IN    A,(IN_3)
89BC E620                       AND   20H
89BE FE00                       CP    00H
89C0 C2CB89                     JP    NZ,TEST_3
89C3 3E01                       LD    A,01H
89C5 323680                     LD    (W_N3_KEY),A
89C8 C3718C                     JP    SCAN4
89CB CD4890     TEST_3:         CALL  CLR_SIG3
89CE AF                         XOR   A
89CF 323680                     LD    (W_N3_KEY),A
89D2 DB9D                       IN    A,(IN_3)
89D4 E60F                       AND   0FH
89D6 FE01                       CP    01H
89D8 CAED89                     JP    Z,N3_T_N1
89DB FE02                       CP    02H
89DD CA648A                     JP    Z,N3_T_N2
89E0 FE04                       CP    04H
89E2 CAD48A                     JP    Z,N3_T_N4
89E5 FE0C                       CP    0CH
89E7 CA598B                     JP    Z,N3_T_EX
89EA C3B789                     JP    N3NEWKY
89ED DB8E       N3_T_N1:        IN    A,(IN_1)
89EF E610                       AND   10H
89F1 FE00                       CP    00H
89F3 C2598A                     JP    NZ,N1BUSYN3
89F6 3A1980                     LD    A,(RING1)
89F9 FE00                       CP    00H
89FB C2598A                     JP    NZ,N1BUSYN3
89FE CDEF8F                     CALL  ON_RG1
8A01 CDD68F                     CALL  ON_RB3
8A04 CD1790                     CALL  SETTIME1
8A07 DB8E       N3WHLN1:        IN    A,(IN_1)
8A09 E610                       AND   10H
8A0B FE00                       CP    00H
8A0D CA398A                     JP    Z,N3TIMEN1
8A10 CD3B90                     CALL  CLR_SIG1
8A13 CD4890                     CALL  CLR_SIG3
8A16 CD8E90                     CALL  DN1_3
8A19 3E01                       LD    A,01H
8A1B 321180                     LD    (USE_1),A
8A1E 321480                     LD    (CALL_N1),A
8A21 323180                     LD    (USE_3),A
8A24 323280                     LD    (N3_CALL),A
8A27 323380                     LD    (N3_CLL_N),A
8A2A 3E04                       LD    A,04H
```

เอกสารนี้จัดทำขึ้นสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER -- VERSION 1.03M , SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 22

```
8A2C 321580                     LD    (N_CLL_N1),A
8A2F AF                         XOR   A
8A30 323780                     LD    (N3_W_HL),A
8A33 321980                     LD    (RING1),A
8A36 C3718C                     JP    SCAN4
8A39 DBA0       N3TIMEN1:       IN    A,(RING_END)
8A3B E601                       AND   01H
8A3D FE00                       CP    00H
8A3F C24B8A                     JP    NZ,N3EXITN1
8A42 CD3890                     CALL  CLR_SIG1
8A45 CD6390                     CALL  CLR_S1
8A48 C3598A                     JP    N1BUSYN3
8A4B 3E01       N3EXITN1:       LD    A,01H
8A4D 323780                     LD    (N3_W_HL),A
8A50 323880                     LD    (N3_WHL_N),A
8A53 321980                     LD    (RING1),A
8A56 C3718C                     JP    SCAN4
8A59 CD9F8F     N1BUSYN3:       CALL  ON_BUSY3
8A5C 3E01                       LD    A,01H
8A5E 323A80                     LD    (N3PUT),A
8A61 C3718C                     JP    SCAN4
8A64 DB9C       N3_T_N2:        IN    A,(IN_2)
8A66 E610                       AND   10H
8A68 FE00                       CP    00H
8A6A C2598A                     JP    NZ,N1BUSYN3
8A6D 3A2980                     LD    A,(RING2)
8A70 FE00                       CP    00H
8A72 C2598A                     JP    NZ,N1BUSYN3
8A75 CDF98F                     CALL  ON_RG2
8A78 CDD68F                     CALL  ON_RB3
8A7B CD1C90                     CALL  SETTIME2
8A7E DB9C       N3WHLN2:        IN    A,(IN_2)
8A80 E610                       AND   10H
8A82 FE00                       CP    00H
8A84 CAB28A                     JP    Z,N3TIMEN2
8A87 CD4090                     CALL  CLR_SIG2
8A8A CD4890                     CALL  CLR_SIG3
8A8D CDA090                     CALL  ON2_3
8A90 3E01                       LD    A,01H
8A92 322180                     LD    (USE_2),A
8A95 322480                     LD    (CALL_N2),A
8A98 323180                     LD    (USE_3),A
8A9B 323280                     LD    (N3_CALL),A
8A9E 3E02                       LD    A,02H
8AA0 323380                     LD    (N3_CLL_N),A
8AA3 3E04                       LD    A,04H
8AA5 322580                     LD    (N_CLL_N2),A
8AA8 AF                         XOR   A
8AA9 322780                     LD    (N2_W_HL),A
8AAC 322980                     LD    (RING2),A
8AAF C3718C                     JP    SCAN4
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 23


8AB2 DBA0       N3TIMEN2:       IN      A,(RING_END)
8AB4 E602                       AND     02H
8AB6 FE00                       CP      00H
8AB8 C2C48A                     JP      NZ,N3EXITN2
8ABB CD4090                     CALL    CLR_SIG2
8ABE CD6990                     CALL    CLR_S2
8AC1 C3598A                     JP      N1BUSYN3
8AC4 3E01       N3EXITN2:       LD      A,01H
8AC6 323780                     LD      (N3_W_HL),A
8AC9 322980                     LD      (RING2),A
8ACC 3E02                       LD      A,02H
8ACE 323880                     LD      (N3_WHL_N),A
8AD1 C3718C                     JP      SCAN4
8AD4 DB9E       N3_T_N4:        IN      A,(IN_4)
8AD6 E610                       AND     10H
8AD8 FE00                       CP      00H
8ADA C24E8B                     JP      NZ,N4BUSYN3
8ADD 3A4980                     LD      A,(RING4)
8AE0 FE00                       CP      00H
8AE2 C24E8B                     JP      NZ,N4BUSYN3
8AE5 3E21                       LD      A,21H
8AE7 D38D                       OUT     (PORT3_4),A
8AE9 325280                     LD      (SIGNAL34),A
8AEC CD2690                     CALL    SETTIME4
8AEF DB9E       N3WHLN4:        IN      A,(IN_4)
8AF1 E610                       AND     10H
8AF3 FE00                       CP      00H
8AF5 CA238B                     JP      Z,N3TIMEN4
8AF8 AF                         XOR     A
8AF9 D38D                       OUT     (PORT3_4),A
8AFB 325280                     LD      (SIGNAL34),A
8AFE CDB290                     CALL    ON3_4
8B01 3E01                       LD      A,01H
8B03 324180                     LD      (USE_4),A
8B06 324480                     LD      (CALL_N4),A
8B09 323180                     LD      (USE_3),A
8B0C 323280                     LD      (N3_CALL),A
8B0F 3E04                       LD      A,04H
8B11 324580                     LD      (N_CLL_N4),A
8B14 3E08                       LD      A,08H
8B16 323380                     LD      (N3_CLL_N),A
8B19 AF                         XOR     A
8B1A 323780                     LD      (N3_W_HL),A
8B1D 324980                     LD      (RING4),A
8B20 C39480                     JP      SCAN_EX
8B23 DBA0       N3TIMEN4:       IN      A,(RING_END)
8B25 E608                       AND     08H
8B27 FE00                       CP      00H
8B29 C23E8B                     JP      NZ,N3EXITN4
8B2C 3E20                       LD      A,20H
8B2E D38D                       OUT     (PORT3_4),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER -- VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: FABX.ASM



```
8B30 325280                     LD    (SIGNAL34),A
8B33 CD7590                     CALL  CLR_S4
8B36 3E01                       LD    A,01H
8B38 323A80                     LD    (N3PUT),A
8B3B C39480                     JP    SCAN_EX
8B3E 3E01       N3EXITN4:       LD    A,01H
8B40 323780                     LD    (N3_W_HL),A
8B43 324980                     LD    (RING4),A
8B46 3E08                       LD    A,08H
8B48 323880                     LD    (N3_WHL_N),A
8B4B C39480                     JP    SCAN_EX
8B4E CD9F8F     N4BUSYN3:       CALL  ON_BUSY3
8B51 3E01                       LD    A,01H
8B53 323A80                     LD    (N3PUT),A
8B56 C39480                     JP    SCAN_EX
8B59 DB80       N3_T_EX:        IN    A,(IN_EXT)
8B5B E640                       AND   40H
8B5D FE00                       CP    00H
8B5F C2598A                     JP    NZ,N1BUSYN3
8B62 3A0180                     LD    A,(USE_EX)
8B65 FE00                       CP    00H
8B67 C2598A                     JP    NZ,N1BUSYN3
8B6A 3E08                       LD    A,08H
8B6C D380                       OUT   (EXT_RELAY),A
8B6E 3E01                       LD    A,01H
8B70 320180                     LD    (USE_EX),A
8B73 320480                     LD    (CALL_EX),A
8B76 323180                     LD    (USE_3),A
8B79 323280                     LD    (N3_CALL),A
8B7C 3E04                       LD    A,04H
8B7E 320580                     LD    (N_CALL_X),A
8B81 3E10                       LD    A,10H
8B83 323380                     LD    (N3_CLL_N),A
8B86 C3718C                     JP    SCAN4
8B89 DB9D       CMU3:           IN    A,(IN_3)
8B3B E610                       AND   10H
8B8D FE00                       CP    00H
8B8F C2718C                     JP    NZ,SCAN4
8B92 CD4890                     CALL  CLR_SIG3
8B95 CD6F90                     CALL  CLR_S3
8B98 C3718C                     JP    SCAN4
8B9B 3A3880     CHK3UP:         LD    A,(N3_WHL_N)
8B9E FE01                       CP    01H
8BA0 CA078A                     JP    Z,N3WHLN1
8BA3 FE02                       CP    02H
8BA5 CA7E8A                     JP    Z,N3WHLN2
8BA8 FE08                       CP    08H
8BAA CAEF8A                     JP    Z,N3WHLN4
8BAD 3A3180     HLDW3:          LD    A,(USE_3)
8BB0 FE00                       CP    00H
8BB2 CA058C                     JP    Z,EXIT3
```

เอกสารนี้จัดทำขึ้นเพื่อสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM C0MPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM



```
8BB5 3A3280             LD    A,(N3_CALL)
8BB8 FE00               CP    00H
8BBA CAFF8B             JP    Z,TUNG5
8BBD 3A3380             LD    A,(N3_CLL_N)
8BC0 FE01       TUNG6:  CP    01H
8BC2 CAE18B             JP    Z,CLR31
8BC5 FE02               CP    02H
8BC7 CAED8B             JP    Z,CLR32
8BCA FE08               CP    08H
8BCC CAF38B             JP    Z,CLR34
8BCF AF                 XOR   A
8BD0 D3B0               OUT   (EXT_RELAY),A
8BD2 CD4890             CALL  CLR_SIG3
8BD5 CD6F90             CALL  CLR_S3
8BD8 CD5890             CALL  CLR_SIGX
8BDB CD5D90             CALL  CLR_SX
8BDE C3718C             JP    SCAN4
8BE1 CDC290     CLR31:  CALL  OFF1_3
8BE4 CD4890     EWW3:   CALL  CLR_SIG3
8BE7 CD6F90             CALL  CLR_S3
8BEA C3718C             JP    SCAN4
8BED CDD090     CLR32:  CALL  OFF2_3
8BF0 C3E48B             JP    EWW3
8BF3 CDDE90     CLR34:  CALL  OFF3_4
8BF6 CD4890             CALL  CLR_SIG3
8BF9 CD6F90             CALL  CLR_S3
8BFC C39480             JP    SCAN_EX
8BFF 3A3580     TUNG5:  LD    A,(N_CLL_N3)
8C02 C3C08B             JP    TUNG6
8C05 CD4890     EXIT3:  CALL  CLR_SIG3
8C08 AF                 XOR   A
8C09 323680             LD    (W_N3_KEY),A
8C0C C3718C             JP    SCAN4
8C0F 3A3280     CHK3DW: LD    A,(N3_CALL)
8C12 FE00               CP    00H
8C14 C2B88C             JP    NZ,N3CLL
8C17 3A3580             LD    A,(N_CLL_N3)
8C1A FE01       N3WHATN: CP   01H
8C1C CA2C8C             JP    Z,N3CK1D
8C1F FE02               CP    02H
8C21 CA418C             JP    Z,N3CK2D
8C24 FE08               CP    08H
8C26 CA568C             JP    Z,N3CK4D
8C29 C3718C             JP    SCAN4
8C2C DB8E       N3CK1D: IN    A,(IN_1)
8C2E E610               AND   10H
8C30 FE00               CP    00H
8C32 C2718C             JP    NZ,SCAN4
8C35 CDC290             CALL  OFF1_3
8C38 CD3890             CALL  CLR_SIG1
8C3B CD6390             CALL  CLR_S1
```

เอกสารนี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 26

```
8C3E C3718C                     JP    SCAN4
8C41 DB9C       N3CK2D:         IN    A,(IN_2)
8C43 E610                       AND   10H
8C45 FE00                       CP    00H
8C47 C2718C                     JP    NZ,SCAN4
8C4A CDD090                     CALL  OFF2_3
8C4D CD4090                     CALL  CLR_SIG2
8C50 CD6990                     CALL  CLR_S2
8C53 C3718C                     JP    SCAN4
8C56 DB9E       N3CK4D:         IN    A,(IN_4)
8C58 E610                       AND   10H
8C5A FE00                       CP    00H
8C5C C29480                     JP    NZ,SCAN_EX
8C5F CDDE90                     CALL  OFF3_4
8C62 CD5090                     CALL  CLR_SIG4
8C65 CD7590                     CALL  CLR_S4
8C68 C39480                     JP    SCAN_EX
8C6B 3A3380     N3CLL:          LD    A,(N3_CLL_N)
8C6E C31A8C                     JP    N3WHATN
8C71                ;
8C71                ;***PROGRAM FOR SERVICE TEL.4***
8C71                ;
8C71 C39480     SCAN4:          JP    SCAN_EX
8C74 3A4A80                     LD    A,(N4PUT)
8C77 FE00                       CP    00H
8C79 C2758E                     JP    NZ,CMU4
8C7C 3A4980                     LD    A,(RING4)
8C7F FE00                       CP    00H
8C81 C29480                     JP    NZ,SCAN_EX
8C84 3A4680                     LD    A,(W_N4_KEY)
8C87 FE00                       CP    00H
8C89 C2A88C                     JP    NZ,W4KEY
8C8C 3A4780                     LD    A,(N4_W_HL)
8C8F FE00                       CP    00H
8C91 C2878E                     JP    NZ,CHK4UP
8C94 DB9E                       IN    A,(IN_4)
8C96 E610                       AND   10H
8C98 FE00                       CP    00H
8C9A CA998E                     JP    Z,HLDW4
8C9D 3A4180                     LD    A,(USE_4)
8CA0 FE00                       CP    00H
8CA2 C2F58E                     JP    NZ,CHK4DW
8CA5 CD758F     N4NEWKY:        CALL  ON_DIAL4
8CA8 DB9E       W4KEY:          IN    A,(IN_4)
8CAA E620                       AND   20H
8CAC C2B78C                     JP    NZ,TEST_4
8CAF 3E01                       LD    A,01H
8CB1 324680                     LD    (W_N4_KEY),A
8CB4 C39480                     JP    SCAN_EX
8CB7 CD5070     TEST_4:         CALL  CLR_SIG4
8CBA AF                         XOR   A
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 27

```
8CBB 324680                     LD      (W_N4_KEY),A
8CBE DB9E                       IN      A,(IN_4)
8CC0 E60F                       AND     0FH
8CC2 FE01                       CP      01H
8CC4 CAD98C                     JP      Z,N4_T_N1
8CC7 FE02                       CP      02H
8CC9 CA508D                     JP      Z,N4_T_N2
8CCC FE03                       CP      03H
8CCE CAC08D                     JP      Z,N4_T_N3
8CD1 FE0C                       CP      0CH
8CD3 CA3A8E                     JP      Z,N4_T_EX
8CD6 C3A58C                     JP      N4NEWKY
8CD9 DB8E       N4_T_N1:        IN      A,(IN_1)
8CDB E610                       AND     10H
8CDD FE00                       CP      00H
8CDF C2458D                     JP      NZ,N1BUSYN4
8CE2 3A1980                     LD      A,(RING1)
8CE5 FE00                       CP      00H
8CE7 C2458D                     JP      NZ,N1BUSYN4
8CEA CDEF8F                     CALL    ON_RG1
8CED CDE08F                     CALL    ON_RB4
8CF0 CD1790                     CALL    SETTIME1
8CF3 DB8E       N4WHLN1:        IN      A,(IN_1)
8CF5 E610                       AND     10H
8CF7 FE00                       CP      00H
8CF9 CA258D                     JP      Z,N4TIMEN1
8CFC CD3890                     CALL    CLR_SIG1
8CFF CD5090                     CALL    CLR_SIG4
8D02 CD9790                     CALL    ON1_4
8D05 3E01                       LD      A,01H
8D07 321180                     LD      (USE_1),A
8D0A 321480                     LD      (CALL_N1),A
8D0D 324180                     LD      (USE_4),A
8D10 324280                     LD      (N4_CALL),A
8D13 324380                     LD      (N4_CLL_N),A
8D16 3E08                       LD      A,08H
8D18 321580                     LD      (N_CLL_N1),A
8D1B AF                         XOR     A
8D1C 324780                     LD      (N4_W_HL),A
8D1F 321980                     LD      (RING1),A
8D22 C39480                     JP      SCAN_EX
8D25 DBA0       N4TIMEN1:       IN      A,(RING_END)
8D27 E601                       AND     01H
8D29 FE00                       CP      00H
8D2B C2378D                     JP      NZ,N4EXITN1
8D2E CD3890                     CALL    CLR_SIG1
8D31 CD6390                     CALL    CLR_S1
8D34 C3458D                     JP      N1BUSYN4
8D37 3E01       N4EXITN1:       LD      A,01H
8D39 324780                     LD      (N4_W_HL),A
8D3C 324880                     LD      (N4_WHL_N),A
```

เอกสารนี้ถูกสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 28

```
8D3F 321980                     LD      (RING1),A
8D42 C39480                     JP      SCAN_EX
8D45 CDA98F     N1BUSYN4:       CALL    ON_BUSY4
8D48 3E01                       LD      A,01H
8D4A 324A80                     LD      (N4PUT),A
8D4D C39480                     JP      SCAN_EX
8D50 DB9C       N4_T_N2:        IN      A,(IN_2)
8D52 E610                       AND     10H
8D54 FE00                       CP      00H
8D56 C2458D                     JP      NZ,N1BUSYN4
8D59 3A2980                     LD      A,(RING2)
8D5C FE00                       CP      00H
8D5E C2458D                     JP      NZ,N1BUSYN4
8D61 CDF98F                     CALL    ON_RG2
8D64 CDE08F                     CALL    ON_RB4
8D67 CD1C90                     CALL    SETTIME2
8D6A DB9C       N4WHLN2:        IN      A,(IN_2)
8D6C E610                       AND     10H
8D6E FE00                       CP      00H
8D70 CA9E8D                     JP      Z,N4TIMEN2
8D73 CD4090                     CALL    CLR_SIG2
8D76 CD5090                     CALL    CLR_SIG4
8D79 CDA990                     CALL    ON2_4
8D7C 3E01                       LD      A,01H
8D7E 322180                     LD      (USE_2),A
8D81 322480                     LD      (CALL_N2),A
8D84 324180                     LD      (USE_4),A
8D87 324280                     LD      (N4_CALL),A
8D8A 3E02                       LD      A,02H
8D8C 324380                     LD      (N4_CLL_N),A
8D8F 3E08                       LD      A,08H
8D91 322580                     LD      (N_CLL_N2),A
8D94 AF                         XOR     A
8D95 324780                     LD      (N4_W_HL),A
8D98 322980                     LD      (RING2),A
8D9B C39480                     JP      SCAN_EX
8D9E DBA0       N4TIMEN2:       IN      A,(RING_END)
8DA0 E602                       AND     02H
8DA2 FE00                       CP      00H
8DA4 C2B08D                     JP      NZ,N4EXITN2
8DA7 CD4090                     CALL    CLR_SIG2
8DAA CD6990                     CALL    CLR_S2
8DAD C3458D                     JP      N1BUSYN4
8DB0 3E01       N4EXITN2:       LD      A,01H
8DB2 324780                     LD      (N4_W_HL),A
8DB5 322980                     LD      (RING2),A
8DB8 3E02                       LD      A,02H
8DBA 324880                     LD      (N4_WHL_N),A
8DBD C39480                     JP      SCAN_EX
8DC0 DB9D       N4_T_N3:        IN      A,(IN_3)
8DC2 E610                       AND     10H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                        PAGE 29


8DC4 FE00                       CP    00H
8DC6 C2458D                     JP    NZ,N1BUSYN4
8DC9 3A3980                     LD    A,(RING3)
8DCC FE00                       CP    00H
8DCE C2458D                     JP    NZ,N1BUSYN4
8DD1 3E12                       LD    A,12H
8DD3 D38D                       OUT   (PORT3_4),A
8DD5 325280                     LD    (SIGNAL34),A
8DD8 CD2190                     CALL  SETTIME3
8DDB DB9D       N4WHLN3:        IN    A,(IN_3)
8DDD E610                       AND   10H
8DDF FE00                       CP    00H
8DE1 CA0F8E                     JP    Z,N4TIMEN3
8DE4 AF                         XOR   A
8DE5 D38D                       OUT   (PORT3_4),A
8DE7 325280                     LD    (SIGNAL34),A
8DEA CDB290                     CALL  ON3_4
8DED 3E01                       LD    A,01H
8DEF 323180                     LD    (USE_3),A
8DF2 323480                     LD    (CALL_N3),A
8DF5 324180                     LD    (USE_4),A
8DF8 324280                     LD    (N4_CALL),A
8DFB 3E04                       LD    A,04H
8DFD 324380                     LD    (N4_CLL_N),A
8E00 3E08                       LD    A,08H
8E02 323580                     LD    (N_CLL_N3),A
8E05 AF                         XOR   A
8E06 324780                     LD    (N4_W_HL),A
8E09 323980                     LD    (RING3),A
8E0C C39480                     JP    SCAN_EX
8E0F DBA0       N4TIMEN3:       IN    A,(RING_END)
8E11 E604                       AND   04H
8E13 FE00                       CP    00H
8E15 C22A8E                     JP    NZ,N4EXITN3
8E18 3E04                       LD    A,04H
8E1A D38D                       OUT   (PORT3_4),A
8E1C 325280                     LD    (SIGNAL34),A
8E1F 3E01                       LD    A,01H
8E21 324A80                     LD    (N4PUT),A
8E24 CD6F90                     CALL  CLR_S3
8E27 C39480                     JP    SCAN_EX
8E2A 3E01       N4EXITN3:       LD    A,01H
8E2C 324780                     LD    (N4_W_HL),A
8E2F 323980                     LD    (RING3),A
8E32 3E04                       LD    A,04H
8E34 324880                     LD    (N4_WHL_N),A
8E37 C39480                     JP    SCAN_EX
8E3A DB80       N4_T_EX:        IN    A,(IN_EXT)
8E3C E640                       AND   40H
8E3E FE00                       CP    00H
8E40 C26A8E                     JP    NZ,XBUSYN4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 30

 8E43 3A0180                    LD    A,(USE_EX)
 8E46 FE00                      CP    00H
 8E48 C26A8E                    JP    NZ,XBUSYN4
 8E4B 3E08                      LD    A,08H
 8E4D D3B0                      OUT   (EXT_RELAY),A
 8E4F 3E01                      LD    A,01H
 8E51 320180                    LD    (USE_EX),A
 8E54 320480                    LD    (CALL_EX),A
 8E57 324180                    LD    (USE_4),A
 8E5A 324280                    LD    (N4_CALL),A
 8E5D 3E08                      LD    A,08H
 8E5F 320580                    LD    (N_CALL_X),A
 8E62 3E10                      LD    A,10H
 8E64 324380                    LD    (N4_CLL_N),A
 8E67 C3A483                    JP    SCAN1
 8E6A CDA98F    XBUSYN4:        CALL  ON_BUSY4
 8E6D 3E01                      LD    A,01H
 8E6F 324A80                    LD    (N4PUT),A
 8E72 C3A483                    JP    SCAN1
 8E75 DB9E      CMU4:           IN    A,(IN_4)
 8E77 E601                      AND   01H
 8E79 FE00                      CP    00H
 8E7B C29480                    JP    NZ,SCAN_EX
 8E7E CD5090                    CALL  CLR_SIG4
 8E81 CD7590                    CALL  CLR_S4
 8E84 C39480                    JP    SCAN_EX
 8E87 3A4880    CHK4UP:         LD    A,(N4_WHL_N)
 8E8A FE01                      CP    01H
 8E8C CAF38C                    JP    Z,N4WHLN1
 8E8F FE02                      CP    02H
 8E91 CA6A8D                    JP    Z,N4WHLN2
 8E94 FE04                      CP    04H
 8E96 CADB8D                    JP    Z,N4WHLN3
 8E99 3A4180    HLDW4:          LD    A,(USE_4)
 8E9C FE00                      CP    00H
 8E9E C3E58E                    JP    EXIT4
 8EA1 3A4280                    LD    A,(N4_CALL)
 8EA4 FE00                      CP    00H
 8EA6 CAEF8E                    JP    Z,TUNG7
 8EA9 3A4380                    LD    A,(N4_CLL_N)
 8EAC FE01      TUNG8:          CP    01H
 8EAE CACD8E                    JP    Z,CLR41
 8EB1 FE02                      CP    02H
 8EB3 CAD98E                    JP    Z,CLR42
 8EB6 FE04                      CP    04H
 8EB8 CADF8E                    JP    Z,CLR43
 8EBB AF                        XOR   A
 8EBC D3B0                      OUT   (EXT_RELAY),A
 8EBE CD5090                    CALL  CLR_SIG4
 8EC1 CD7590                    CALL  CLR_S4
 8EC4 CD5890                    CALL  CLR_SIGX
```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                          PAGE 31

 8EC7 CD5D90                      CALL  CLR_SX
 8ECA C3A483                      JP    SCAN1
 8ECD CDC990    CLR41:            CALL  OFF1_4
 8ED0 CD5090    EWW4:             CALL  CLR_SIG4
 8ED3 CD7590                      CALL  CLR_S4
 8ED6 C39480                      JP    SCAN_EX
 8ED9 CDD790    CLR42:            CALL  OFF2_4
 8EDC C3D08E                      JP    EWW4
 8EDF CDDE90    CLR43:            CALL  OFF3_4
 8EE2 C3D08E                      JP    EWW4
 8EE5 CD5090    EXIT4:            CALL  CLR_SIG4
 8EE8 AF                          XOR   A
 8EE9 324680                      LD    (W_N4_KEY),A
 8EEC C39480                      JP    SCAN_EX
 8EEF 3A4580    TUNG7:            LD    A,(N_CLL_N4)
 8EF2 C3C08B                      JP    TUNG8
 8EF5 3A4280    CHK4DW:           LD    A,(N4_CALL)
 8EF8 FE00                        CP    00H
 8EFA C2518F                      JP    NZ,N4CLL
 8EFD 3A4580                      LD    A,(N_CLL_N4)
 8F00 FE01      N4WHATN:          CP    01H
 8F02 CA128F                      JP    Z,N4CK1D
 8F05 FE02                        CP    02H
 8F07 CA278F                      JP    Z,N4CK2D
 8F0A FE04                        CP    04H
 8F0C CA3C8F                      JP    Z,N4CK3D
 8F0F C39480                      JP    SCAN_EX
 8F12 DB8E      N4CK1D:           IN    A,(IN_1)
 8F14 E610                        AND   10H
 8F16 FE00                        CP    00H
 8F18 C29480                      JP    NZ,SCAN_EX
 8F1B CDC990                      CALL  OFF1_4
 8F1E CD3890                      CALL  CLR_SIG1
 8F21 CD6390                      CALL  CLR_S1
 8F24 C39480                      JP    SCAN_EX
 8F27 DB9C      N4CK2D:           IN    A,(IN_2)
 8F29 E610                        AND   10H
 8F2B FE00                        CP    00H
 8F2D C29480                      JP    NZ,SCAN_EX
 8F30 CDD790                      CALL  OFF2_4
 8F33 CD4090                      CALL  CLR_SIG2
 8F36 CD6990                      CALL  CLR_S2
 8F39 C39480                      JP    SCAN_EX
 8F3C DB9D      N4CK3D:           IN    A,(IN_3)
 8F3E E610                        AND   10H
 8F40 FE00                        CP    00H
 8F42 C29480                      JP    NZ,SCAN_EX
 8F45 CDDE90                      CALL  OFF3_4
 8F48 CD4890                      CALL  CLR_SIG3
 8F4B CD6F90                      CALL  CLR_S3
 8F4E C39480                      JP    SCAN_EX
```

เอกสารนี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

```
[illegible] COMPUT Z80 ASSEMBLER -- VERSION 1.03M  SERIAL #00156
SOURCE FILE NAME: PABX.ASM
                    PAGE [illegible]

8[illegible] 3A43[illegible]   N4CELL:        LD    A,(N[illegible]_CELL_[illegible])
[illegible]  [illegible]008F                  [illegible]    N4WAH[illegible]
8F57                          ;*******************************
[illegible]7                      ; SUBROUTINE FOR SEND DIAL
8F57                          ;*******************************
8F57 3A[illegible]18C   ON_DIAL1:      LD    A,(SIGNAL12)
8F5A [illegible]                      AND   0FH
[illegible]                           SLI   7,A
[illegible]                           JP    [illegible]_1
[illegible] 3A[illegible]18[illegible]   ON_DIAL2:      LD    A,(SIGNAL12)
[illegible] E6 [illegible]                  AND   [illegible]
[illegible]                           SET   [illegible]
[illegible]                           JP    [illegible]K_1
[illegible]                ON_DIAL[illegible]:      LD    A,(SIGNA[illegible])
[illegible]                           AND   [illegible]
[illegible]                           SET   [illegible],A
[illegible]                           JP    BACK_2
[illegible]                ON_[illegible]:      LD    A,(SIGNAL[illegible])
[illegible]                           AND   [illegible]
[illegible]                           [illegible]
[illegible]                           JP    [illegible]
[illegible]                [illegible]      LD    (P[illegible]_[illegible]),A
[illegible]                           LD    (SIGNAL1[illegible]),A
[illegible]                           RET
[illegible]                BACK_2:        LD    ([illegible]_4),A
[illegible]                           LD    ([illegible]),A
[illegible]                           RET
[illegible]                           ;*******************************
[illegible]                           ; SUBROUTINE FOR SEND BUSY
[illegible]                           ;*******************************
[illegible]                ON_BUSY1:      LD    A,(SIGNAL11)
[illegible]                           AND   0[illegible]
[illegible]                           SET   [illegible]
[illegible]                           JP    BACK_1
[illegible]                ON_[illegible]:      LD    A,(SIGNAL[illegible])
[illegible]                           [illegible]    [illegible]
[illegible]                           [illegible]
[illegible]                           JP    [illegible]_2
[illegible]                [illegible]      LD    A,(SIGNAL[illegible])
[illegible]                           [illegible]
[illegible]                           SET   [illegible]
[illegible]                           JP    [illegible]
[illegible]                ON_BUSY4:      LD    A,(SIGNAL[illegible])
[illegible]                           [illegible]
[illegible]                           [illegible]
[illegible]                           JP    [illegible]_2
[illegible]                [illegible]Y_[illegible]      LD    [illegible]
[illegible]                           [illegible]    ([illegible]_[illegible]Y[illegible]),A
[illegible]                           [illegible]
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MITSUBISHI COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME  "AEN.ASM
                                PAGE 33


                                LD      A,9EH
                                OUT     (PORT_EXT),A
                                RET
                        ;*****"*********************************
                        ;  SUBROUTINE FOR SEND RINGBACK
                        ;*****"*********************************
                        ON_RBL:         LD      A,(SIGNAL12)
                                AND     0FDH
                                SET     5,A
                                JP      PACK_1
                        ON_RBZ:         LD      A,(SIGNAL'2)
                                AND     0F0H
                                SET     1,A
                                JP      BACK_
                        ON_RB:          LD      A,(SIGNAL3+)
                                AND     0FH
                                SET     5,A
                                JP      BACK_J
                        ON_RB1:         LD      A,(SIGNAL31)
                                AND     0F0H
                                SET     1,A
                                JP      BACK_
                        ON_RB+:         LD      A,0DEH
                                OUT     (PORT_EXT),A
                                RET
                        ;*****. ********** . **  **"***** ***
                        ;  SUBROUTINE FOR SEND RINGING
                        ; ***. ***********************.*****.
                        ON_R_:          LD      A,(SIGNAL 2.
                                AND     0F
                                SET     4,A
                                J       PACK_J
                        ON_J:           LD      A,(SIGNAL4')
                                AND     0F'H
                                SET     0,A
                                JP      BACK_
                        ON_R2:          LD      A, 0  H
                                AND     0FH
                                SET     0,A
                                JP      BACK_J
                        ;*****"*********************************
                        ;  SUBROUTINE FOR SEND BUSY TONE
                        ;*****"*********************************
                        BUSY:           LD      A,0AH
                                JP      BACK_
                                J       BACK_J
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WILLIAM COMPUT Z80 ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                                    TYPE 3:


9CEE 7BCB          SETTIME3:        LD    A,C.1
 0023 C32D90                        JP    PAO
9036 3E07          SETTIME4:        LD    A,07H
 0028 C32B90                        JP    PAO
9020 D3CC          PAO:             OUT   (TIMERING),A
 002D 060F                          LD    D,0FH
902F 05            DELAY:           DEC   B
 0030 C22F90                        JP    NZ,DELAY
9033 3E0F                          LD    A,0FH
9035 D3CC                          OUT   (TIMERING),A
9037 C9                            RET
9038                        ;*****************************
9038                        ;  SUBROUTINE FOR CLEAR SIGNAL
9038                        ;*****************************
9038 3A5180        CLR_SIG1:        LD    A,(SIGNAL)
903B E60F                          AND   0FH
903D C23F90                        JP    BACK_1
9040 3A5180        CLR_SIG2:        LD    A,(SIGNAL)
9043 E6F0                          AND   0F0H
9045 C23F90                        JP    BACK_1
9048 3A5280        CLR_SIG3:        LD    A,(SIGNAL+1)
904B E60F                          AND   0FH
904D C2B590                        JP    BACK_2
9050 3A5280        CLR_SIG4:        LD    A,(SIGNAL+1)
9053 E6F0                          AND   0F0H
9055 C2B590                        JP    BACK_2
9058 3E8E          CLR_SIG5:        LD    A,8EH
905A D3F0                          OUT   (PORT_EX1),A
905C C9                            RET
905D                        ;*****************************
9053                        ;  SUBROUTINE FOR CLEAR STATUS MEMORY
9053                        ;*****************************
9061 210100        CLR_SY:          LD    HL,0001H
9064 C37B90                        JP    CLR_LP1
9067 3E00          CLR_LP:          LD    A,00H
9069 C36D90                        JP    CLR_LP2
906C 3E01          CLR_LP1:         LD    A,01H
906E 85            CLR_LP2:         ADD   A,L
906F 6F                            LD    L,A
9070 C27790                        JP    NZ,CLR_LP3
9073 2401                          INC   H
9075 7C            CLR_LP3:         LD    A,H
9076 FE04                          CP    04H
9078 C27B90                        JP    NZ,CLR_LP4
907B 0600          CLR_LP4:         LD    B,00H
907D 3A0001        CLR_LP5:         LD    A,(0100H)
9080 B7                            OR    A
9081 C27D90                        JP    NZ,CLR_LP5
9084 C9                            RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WILLIAM COMPUT Z80 ASSEMBLER - VERSION 1.03M SERIAL #00156

SOURCE FILE NAME: PABX.ASM

PAGE 35

```
90B5 3E10       ON1_2:          LD      A,10H
90B7 D3D0                       OUT     (SWITCH),A
90B9 3E40                       LD      A,40H
90BB D3D0                       OUT     (SWITCH),A
90BD C9                         RET
90BE 3E80       ON1_3:          LD      A,80H
90C0 D3D0                       OUT     (SWITCH),A
90C2 3E20                       LD      A,20H
90C4 D3D0                       OUT     (SWITCH),A
90C6 C9                         RET
90C7 3E30       ON1_4:          LD      A,30H
90C9 D3D0                       OUT     (SWITCH),A
90CB 3EC0                       LD      A,0C0H
90CD D3D0                       OUT     (SWITCH),A
90CF C9                         RET
90D0 3E60       ON2_3:          LD      A,60H
90D2 D3D0                       OUT     (SWITCH),A
90D4 3E90                       LD      A,90H
90D6 D3D0                       OUT     (SWITCH),A
90D8 C9                         RET
90D9 3E70       ON2_4:          LD      A,70H
90DB D3D0                       OUT     (SWITCH),A
90DD 3ED0                       LD      A,0D0H
90DF D3D0                       OUT     (SWITCH),A
90E1 C9                         RET
90E2 3EB0       ON3_4:          LD      A,0B0H
90E4 D3D0                       OUT     (SWITCH),A
90E6 3EE0                       LD      A,0E0H
90E8 D3D0                       OUT     (SWITCH),A
90EA C9                         RET
90EB CDE590     OFF1_2:         CALL    OFF_1
90EE CDE990                     CALL    OFF_2
90F1 C9                         RET
90F2 CDE590     OFF1_3:         CALL    OFF_1
90F5 CDEE90                     CALL    OFF_3
90F8 C9                         RET
90F9 CDE590     OFF1_4:         CALL    OFF_1
90FC CDF390                     CALL    OFF_4
90FF C9                         RET
9100 CDE990     OFF2_3:         CALL    OFF_2
9103 CDEE90                     CALL    OFF_3
9106 C9                         RET
9107 CDE990     OFF2_4:         CALL    OFF_2
910A CDF390                     CALL    OFF_4
910D C9                         RET
910E CDEE90     OFF3_4:         CALL    OFF_3
9111 CDF390                     CALL    OFF_4
9114 C9                         RET
9115 AF         OFF_1:          XOR     A
9116 D3D0                       OUT     (SWITCH),A
9118 C9                         RET
```

เอกสารนี้จัดทำขึ้นสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MILLIAM COMPUT ZEO ASSEMBLER -  VERSION 1.03M  SERIAL #00156

SOURCE FILE NAME: PABX.ASM
                                PAGE 36

90E9 3EF0       OFF_4:          LD      A,0F0H
90EB D300                       OUT     (SWITCH),A
90ED C9                         RET
90EE 3EA0       OFF_3:          LD      A,0A0H
90F0 D300                       OUT     (SWITCH),A
90F2 C9                         RET
90F3 3EF0       OFF_4:          LD      A,0F0H
90F5 D300                       OUT     (SWITCH),A
90F7 C9                         RET
0000                            END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วิธีการใช้เครื่องPABXที่สร้างขึ้น

วิธีการใช้เครื่องPABXนี้มีดังนี้

กรณีภายในติดต่อภายใน

ในกรณีนี้ทำได้โดยการกดหมายเลขประจำเครื่องของโทรศัพท์ภายในแต่ละเครื่องโดยตรงเลยซึ่งในที่นี้กำหนดหมายเลขประจำเครื่องเป็นเลขโดดเพียงตัวเดียวคือหมายเลข"๑","๒","๓"และ"๔"

กรณีภายในติดต่อออกภายนอก

ในกรณีนี้ทำได้โดยการกดปุ่ม # บนเครื่องโทรศัพท์

กรณีภายนอกติดต่อเข้าภายใน

ในกรณีนี้เมื่อทางชุมสายตรวจสอบพบว่ามีการเรียกเข้ามา ทางชุมสายจะส่งสัญญาณHOLDINGกลับไปเพื่อเป็นการบอกแก่ผู้ใช้ภายนอกว่าให้ทำการกดหมายเลขประจำเครื่องของโทรศัพท์ภายในที่ต้องการจะติดต่อด้วย ซึ่งก็คือหมายเลข"๑","๒","๓"และ"๔" นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สรุปผลและวิจารณ์

จากการทดลองการทำงานของระบบชุมสายโทรศัพท์อัตโนมัติ(PABX)ที่สร้างขึ้นนี้ได้ผลสรุปดังนี้คือ

- การติดต่อระหว่างเครื่องโทรศัพท์ภายในด้วยกันนั้นทำได้โดยการยกหูแล้วรอสัญญาณDIALจากชุมสายก่อน จากนั้นจึงทำการกดหมายเลขของเครื่องโทรศัพท์ภายในที่ต้องการติดต่อด้วยแล้วรอฟังสัญญาณว่าหมายเลขปลายทางว่างหรือไม่ว่าง ถ้าว่างก็จะได้ยินสัญญาณRINGBACKตอบกลับมา แต่ถ้าไม่ว่างก็จะได้ยินสัญญาณBUSY ตอบกลับมา ในกรณีที่หมายเลขปลายทางว่างถ้าหมายเลขปลายทางรับสายขึ้นมา ทางชุมสายจะทำการSWITCHคู่สายทั้งสองเข้าด้วยกัน จากนั้นคู่สายก็จะเริ่มสนทนากันได้ ซึ่งในกรณีนี้สามารถควบคุมการทำงานได้ถูกต้องและเสียงพูดที่ผ่านวงจรSWITCHING มานั้นก็มีความชัดเจนดี แสดงว่าส่วนของวงจรHYBRIDที่ใช้อุปกรณ์IC สำเร็จรูปคือ SLIC นั้นสามารถทำงานได้อย่างดีในขณะเดียวกันก็มีขนาดเล็กด้วย ทำให้สามารถลดขนาดของระบบลง

- ในส่วนของการติดต่อจากส่วนภายนอกเข้ามายังชุมสายนั้น วงจรสายนอกสามารถที่จะทำการตรวจจับสัญญาณRINGINGที่ส่งมาจากภายนอกได้ และทำการตัดต่อช่องทางสัญญาณเสียงพูดระหว่างภายนอกกับเครื่องภายในได้ เช่นเดียวกับกรณีของภายในติดต่อออกภายนอก

จึงสรุปว่า ระบบPABXที่สร้างขึ้นมานี้สามารถทำงานได้ตามวัตถุประสงค์ แต่ก็ยังมีข้อบกพร่องบางอย่างคือ

๑) สัญญาณโทรศัพท์อาจเพี้ยนไปจากของทางองค์การบ้าง ซึ่งอาจทำการแก้ไขได้โดยการกำหนดค่าRและCที่เหมาะสม

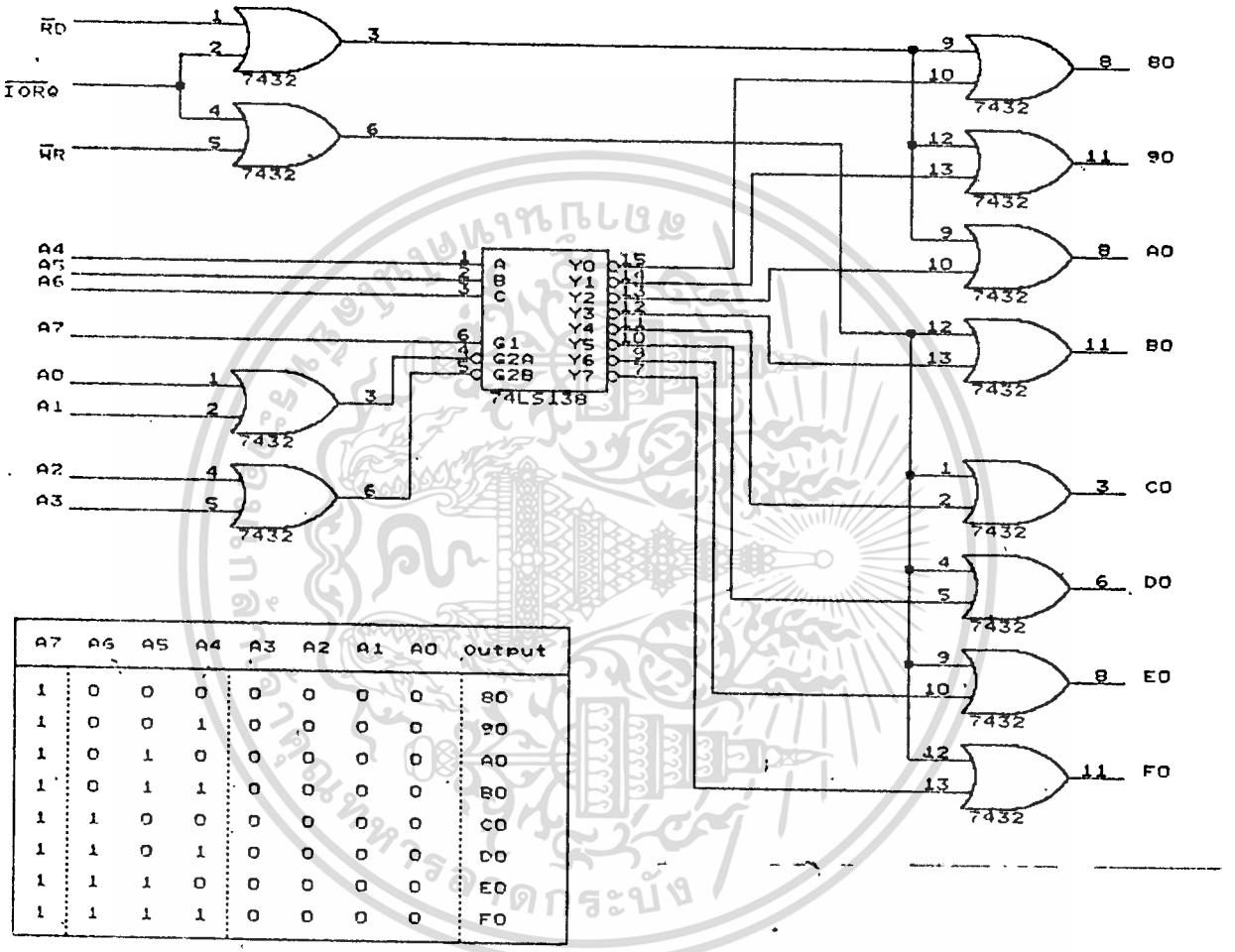
๒) ระบบที่สร้างขึ้นมานี้สามารถที่จะลดจำนวนของอุปกรณ์ลงได้อีก ซึ่งจะยังผลให้ขนาดของระบบกระทัดรัดลง

๓) มีNOISEเกิดขึ้นบ้างในบางครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

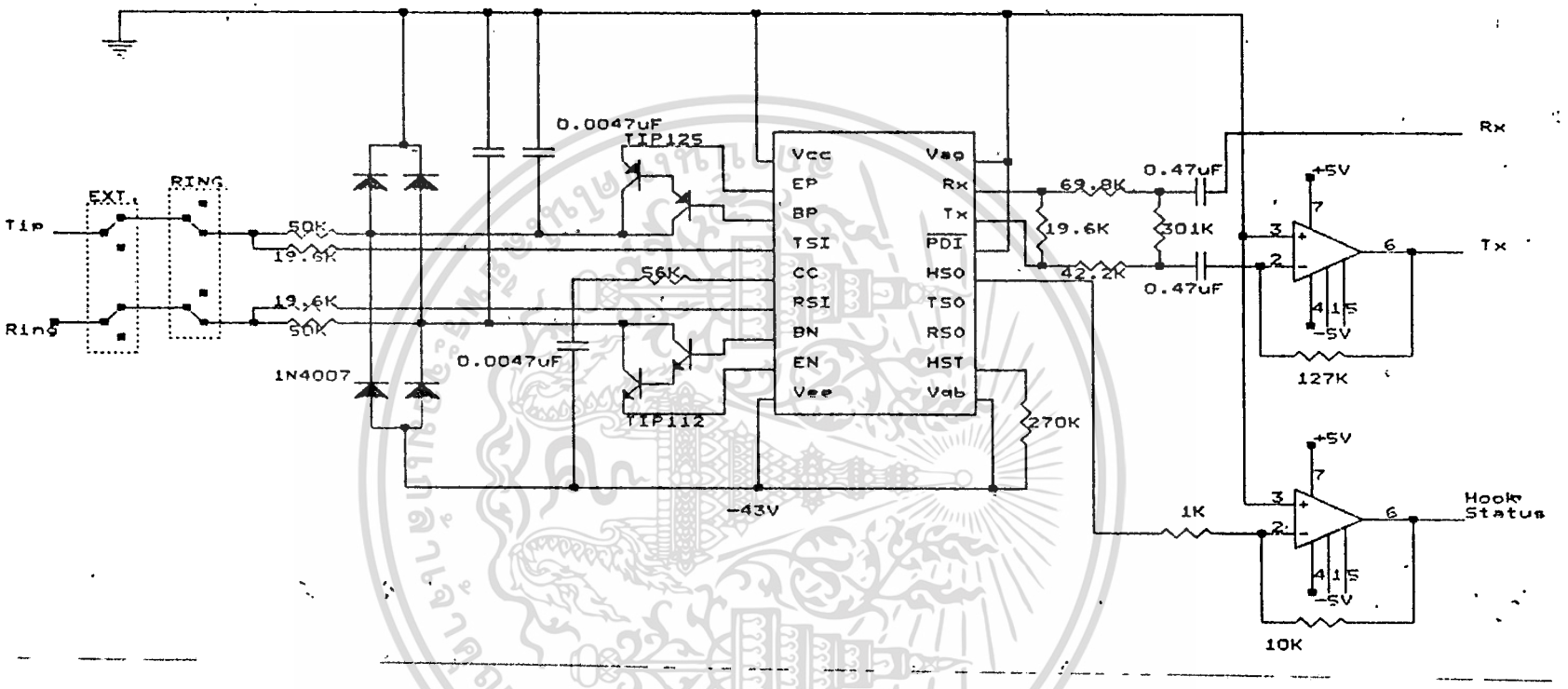
# ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



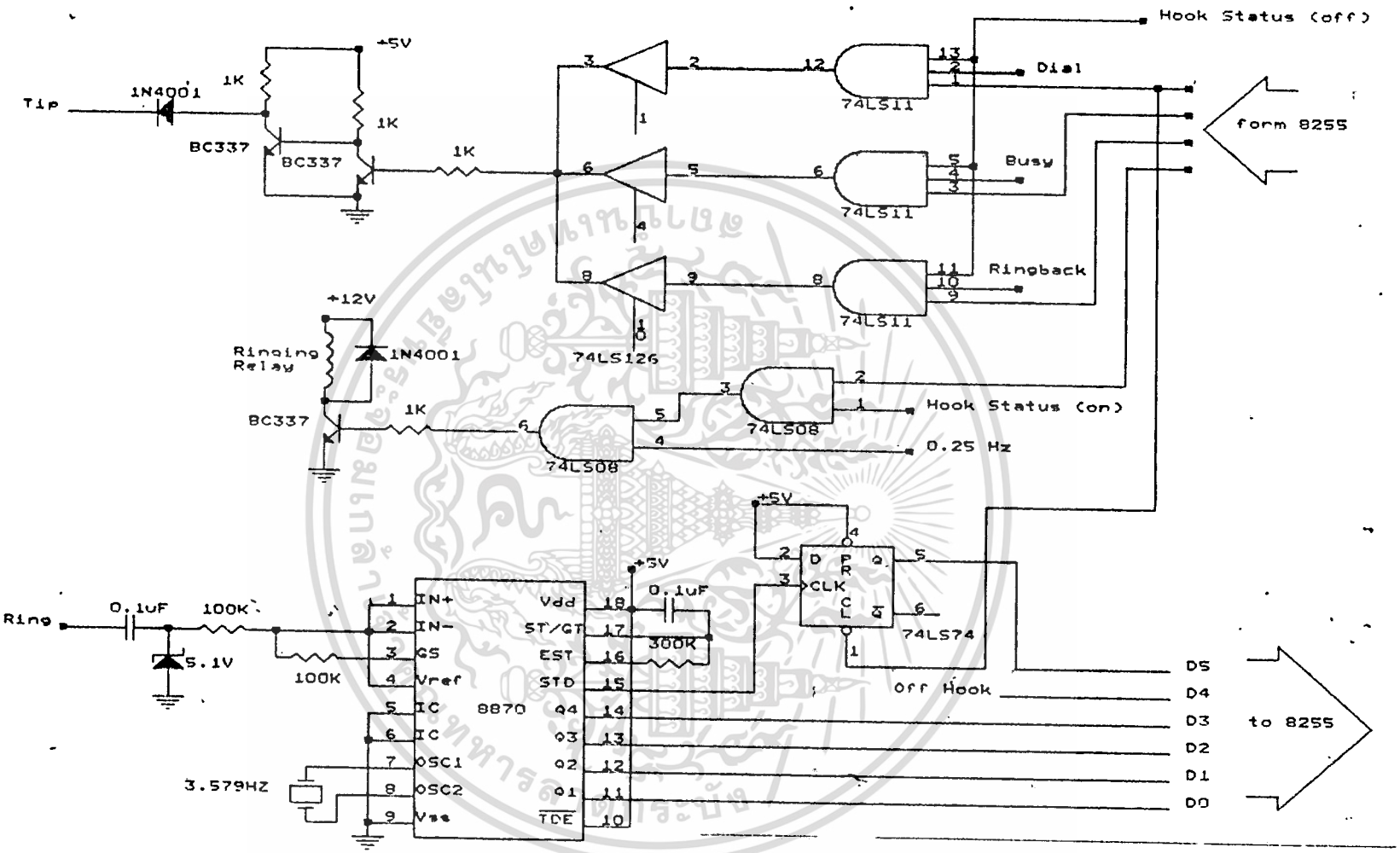

| A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | Output |
|---|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 8O |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 9O |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | AO |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | BO |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | CO |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | DO |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | EO |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | FO |

รูปที่ 3.1.1 วงจร Decode สัญญาณเลือก Port

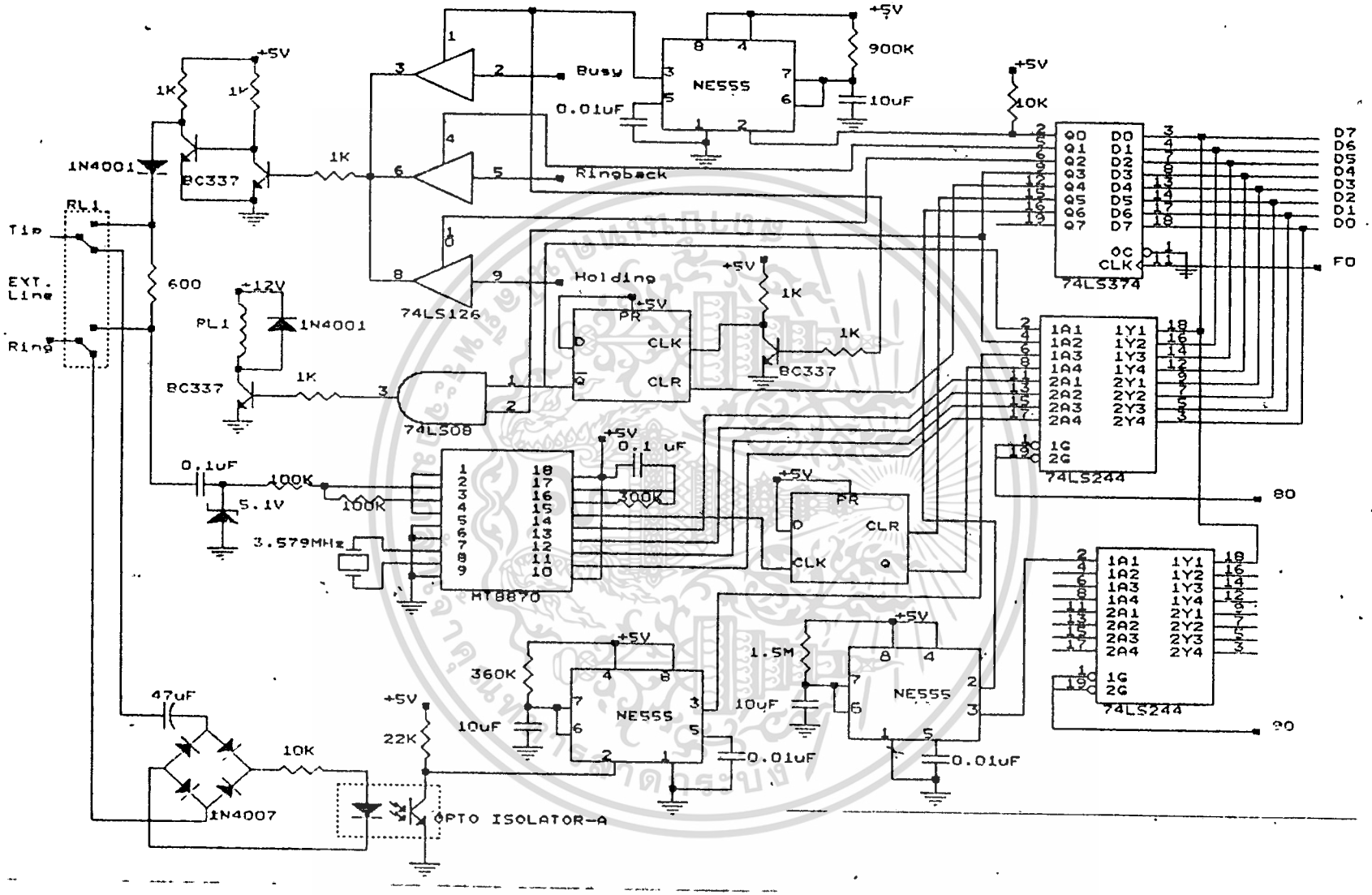



รูปที่ 3.2.1 วงจร SLIC

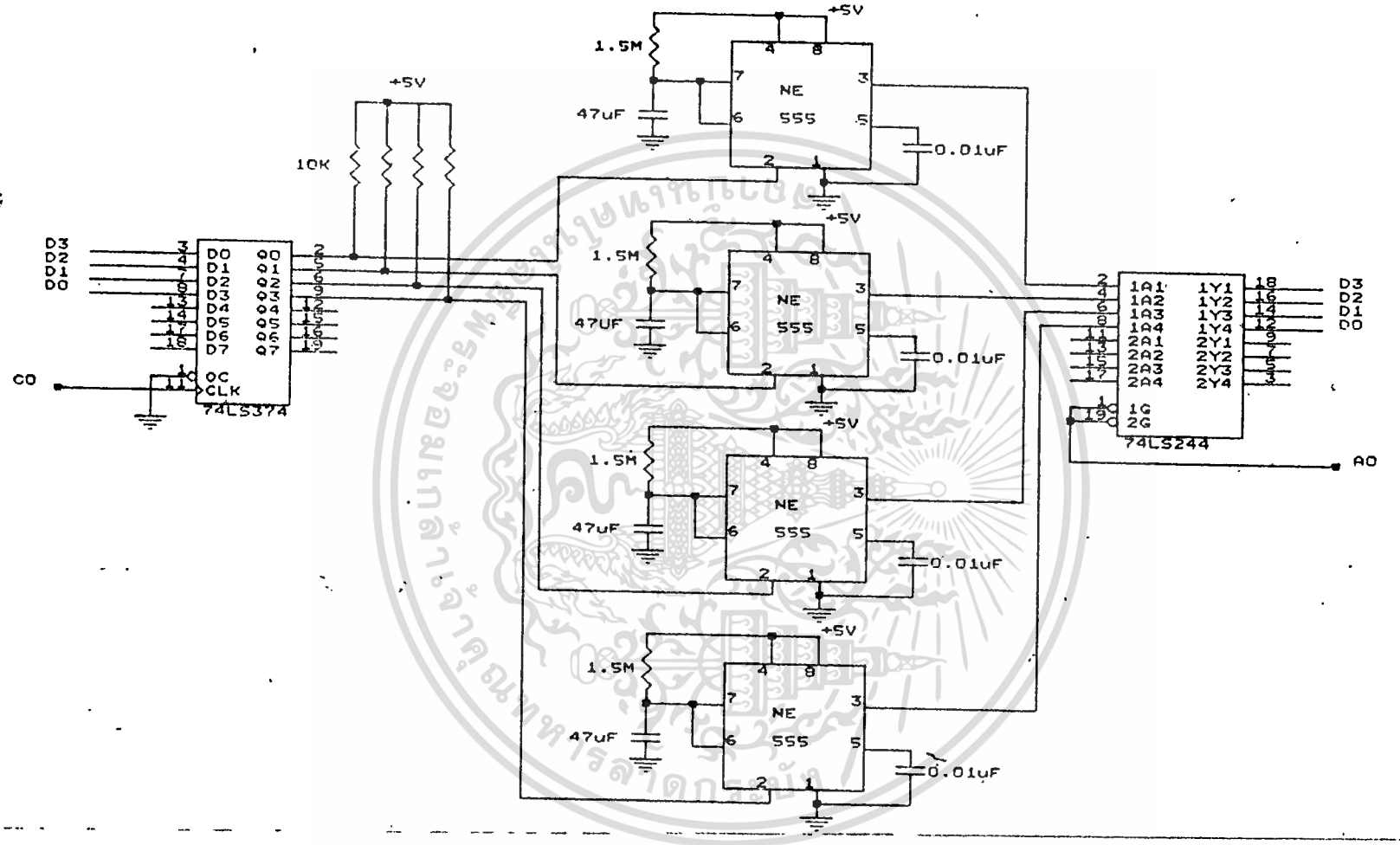
ลิขสิทธิ์มหาวิทยาลัยเชียงใหม่
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้



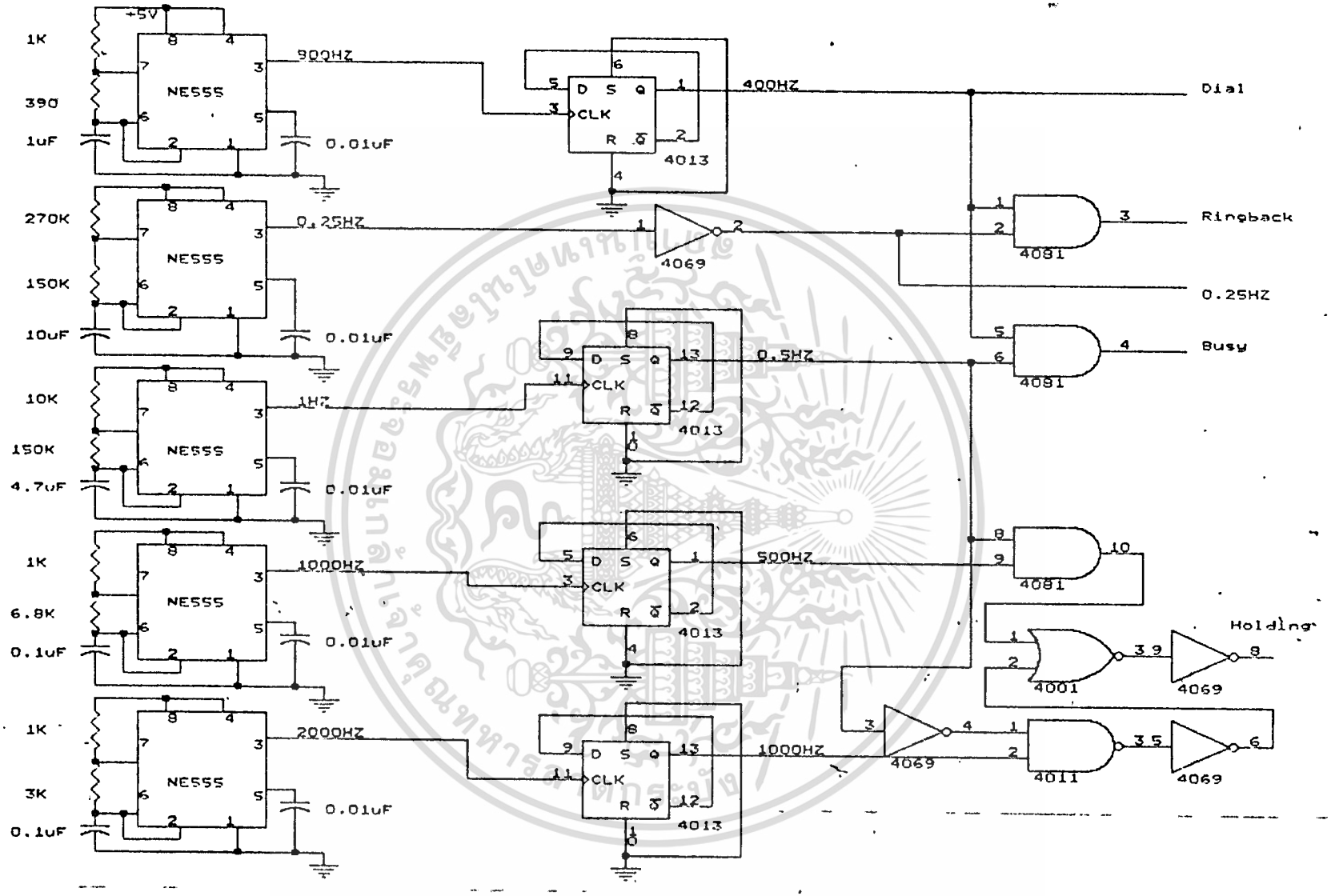

รูปที่ 3.3.1 วงจรควบคุม / ตรวจสอบสายใน



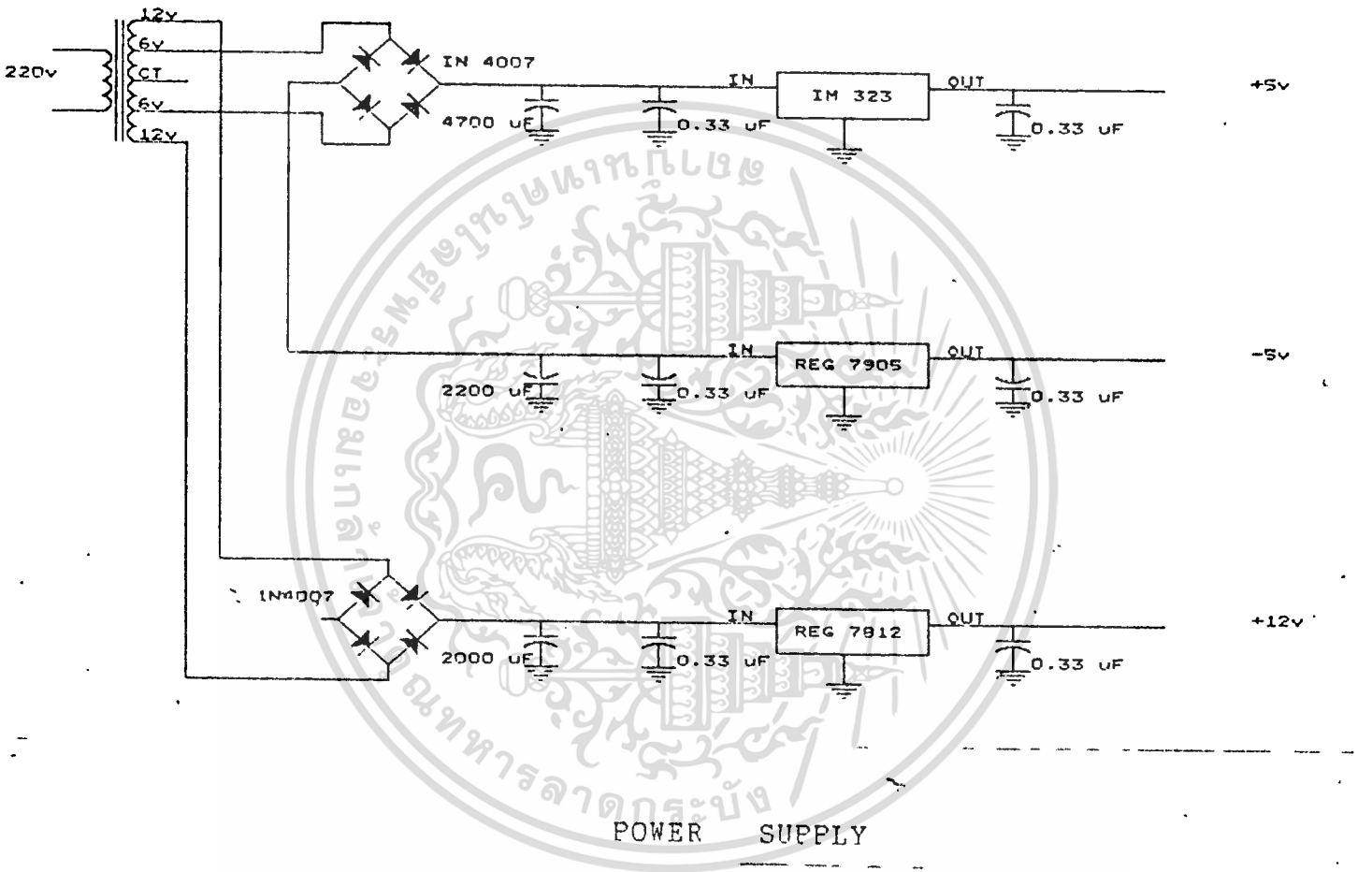

รูปที่ 3.6.1 วงจรส่วนควบคุมสายนอก




รูปที่ 3.7.1 วงจรตั้งเวลาในการส่งสัญญาณ Ringing




รูปที่ 3.8.1 วงจรสร้างสัญญาณโทรศัพท์




POWER SUPPLY

MOTOROLA
**SEMICONDUCTOR**
TECHNICAL DATA

# MC3419-1L

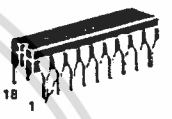
## SUBSCRIBER LOOP INTERFACE CIRCUIT (SLIC)

BIPOLAR LASER-TRIMMED INTEGRATED CIRCUIT

### TELEPHONE LINE-FEED CIRCUIT

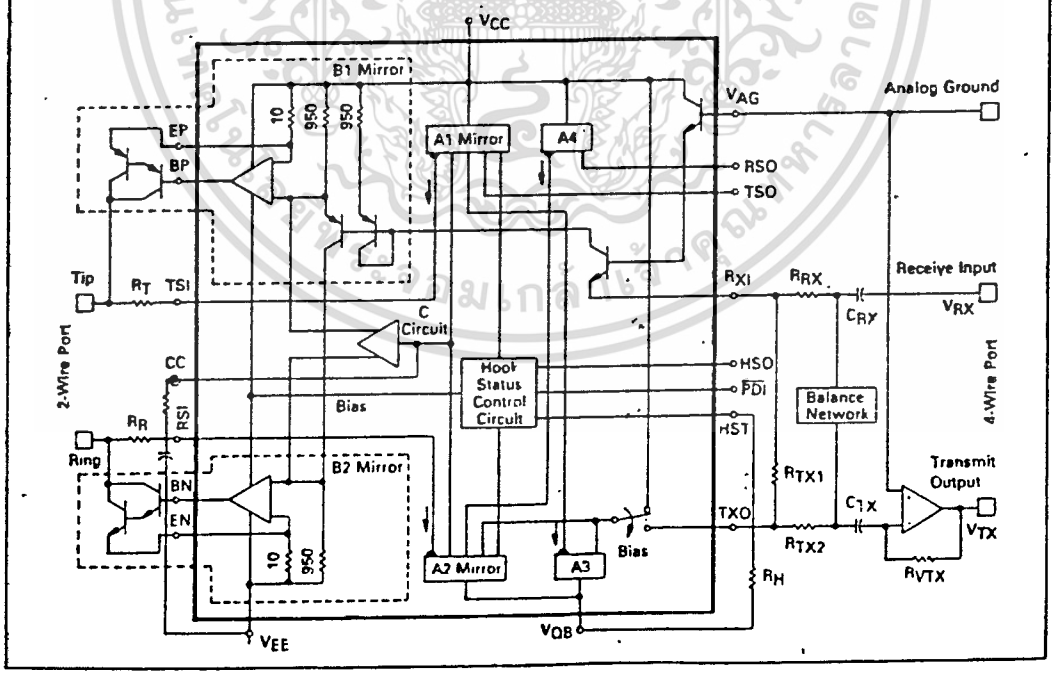
. . . designed as the heart of a circuit to provide BORSHT functions for telephone service in Central Office, PABX, and Subscriber Carrier equipment. This circuit provides dc power for the telephone (Battery), Overvoltage protection, Supervision features such as hook status and dial pulsing, two-wire differential to four-wire single-ended conversions and suppression of longitudinal signals at the two-wire input (Hybrid), and facilitates ringing insertion, Ring trip detection and Testing.

- Totally Upward Compatible with the MC3419
- All Key Parameters Externally Programmable
- Current Sensing Outputs Monitor Status of Both Tip and Ring Leads for Auxiliary Functions such as: Ground Key, Ring Trip, Message Waiting Lamp, etc.
- On-Hook Power Below 5.0 mW
- Digital Hook Status Output
- Powerdown Input
- Ground Fault Protection
- Operates from Single −20 V to −56 V Power Source
- Size and Weight Reduction Over Conventional Approaches
- The sale of this product is licensed under Patent No. 4,004,109. All royalties related to this patent are included in the unit price.




L SUFFIX
CERAMIC PACKAGE
CASE 726-04

### FUNCTIONAL BLOCK DIAGRAM




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

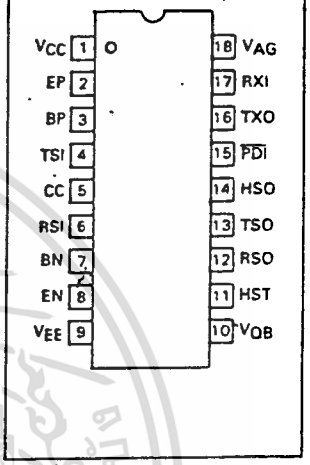
**MAXIMUM RATINGS** (Voltages Referenced to $V_{CC}$.)

| Rating | Symbol | Value | Unit |
|---|---|---|---|
| Voltage | $V_{EE}$<br>$V_{OB}$ | −60<br>$V_{EE}$ − 1.0 V | Vdc |
| Powerdown Input Voltage Range | $V_{\overline{PDI}}$ | + 15 to − 15 | Vdc |
| Sense Current<br>Steady State<br>Pulse — Figure 4 | $I_{TSI}$, $I_{RSI}$ | <br>100<br>200 | mAdc |
| Storage Temperature Range | $T_{stg}$ | − 65 to + 150 | °C |
| Operating Junction Temperature ($\theta_{JA}$ = 100°C/W Typ) | $T_J$ | 150 | °C |

**OPERATING CONDITIONS** (Voltages Referenced to $V_{CC}$.)

| Rating | Symbol | Value | Unit |
|---|---|---|---|
| Operating Ambient Temperature Range | $T_A$ | 0 to + 70 | °C |
| Loop Current | $I_L$ | 10 to 120 | mA |
| Voltage | $V_{EE}$<br>$V_{OB}$ | − 20 to − 56<br>− 20 to $V_{EE}$ | Vdc |
| Analog Ground<br>($I_L$ = 0 to 60 mA)<br>($I_L$ = 0 to 120 mA) | $V_{AG}$ | <br>0 to − 12<br>− 2.5 to − 12 | Vdc |
| Supervisory Output Voltage Compliance Range | $V_{RSO}$, $V_{TSO}$ | − 2.0 to − 20 | Vdc |
| Hook Status Output | $V_{HSO}$ | + 15 to − 20 | Vdc |
| Loop Resistance | $R_L$ | 0 to 2500 | Ω |

**PIN CONNECTIONS**




**TRANSMISSION CHARACTERISTICS** ($R_L$ = 600 Ω unless otherwise noted.)

| Characteristic | Figure | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|
| Transmit and Receive Gain Variation (Insertion Loss) (1.0 kHz @ 0 dBm Input) | 1 | $V_{TX}/V_L$, $V_L/V_{RX}$ | − 0.3 | 0 | + 0.3 | dB |
| Transhybrid Rejection (Input — 1.0 kHz @ 0 dBm)<br>Fixed (1%) Resistor Balance Network<br>Trimmed Balance Network All Types | 1 | $V_{TX}/V_{RX}$ | <br>− 23<br>— | <br>− 35<br>− 55 | <br>—<br>— | dB |
| Level Linearity (− 48 to + 3.0 dBm, referenced to 0 dBm @ 1.0 kHz)<br>Transmission<br>Reception | 1 | <br>$V_{TX}/V_L$<br>$V_L/V_{RX}$ | <br>− 0.1<br>− 0.1 | <br>0<br>0 | <br>+ 0.1<br>+ 0.1 | dB |
| Frequency Response (200–3400 Hz referenced to 1.0 kHz @ 0 dBm)<br>Transmission<br>Reception | 1 | <br>$V_{TX}/V_L$<br>$V_L/V_{RX}$ | <br>− 0.1<br>− 0.1 | <br>0<br>0 | <br>+ 0.1<br>+ 0.1 | dB |
| Total Distortion @ 1.0 kHz, 0 dBm (C-Message Filtered) | 1 | $V_L/V_{RX}$<br>$V_{TX}/V_L$ | —<br>— | − 60<br>− 60 | —<br>— | dB |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TRANSMISSION CHARACTERISTICS** (continued) ($R_L$ = 600 Ω unless otherwise noted.)

| Characteristic | Figure | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|
| Idle Channel Noise ($V_{RX}$ = 0 V) | 1 | $V_{TX}$, $V_L$ | — | 3.0 | 10 | dBrnC |
| Return Loss (referenced to 600 ohms) @ 1.0 kHz, 0 dBm | 1 | $20 \text{ Log } \left\lvert \frac{R_0 - 600}{R_0 + 600} \right\rvert$ | 30 | — | — | dB |
| Longitudinal Induction (60 Hz) ($I_{LON}$ = 35 mA RMS) | 2 | $V_{TX}$ | — | 5.0 | — | dBrnC |
| Longitudinal Balance (200–3000 Hz) | 2 | $V_{TX}/V_{LON}$, $V_L/V_{LON}$ | −45 | — | — | dB |

**ELECTRICAL CHARACTERISTICS** ($V_{EE}$ = −48 V, $V_{OB}$ = $V_{EE}$, $V_{AG}$ = 0 V, $R_L$ = 600 Ω, $T_A$ = 25°C unless otherwise noted.)

| Characteristic | Figure | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|
| Propagation Delay | 1 | $T_P$, $V_{RX}$ to $V_L$<br>$V_{RX}$ to $I_{TX}$ | —<br>— | 750<br>1.2 | —<br>— | ns<br>µs |
| Supply Current — On-Hook ($V_{EE}$ = $V_{OB}$ = 56 V, $R_L$ > 100 MΩ) | 3 | $I_{VCC}$ | — | 40 | 200 | µA |
| On-Hook Power Dissipation ($R_L$ > 100 MΩ) | 3 | $P_D$ | — | 1.0 | — | mW |
| Power Supply Noise Rejection (1.0 kHz @ 1.0 $V_{RMS}$) | 3 | $V_{TX}/V_{ee}$ | −40 | — | — | dB |
| Quiet Battery Noise Rejection (1.0 kHz @ 1.0 $V_{RMS}$) | 3 | $V_{TX}/V_{ab}$ | — | −6.0 | — | dB |
| Sense Current<br>Tip<br>Ring | 4 | <br>$I_{TSO}/I_{TSI}$<br>$I_{RSO}/I_{RSI}$ | <br>0.15<br>0.15 | <br>0.17<br>0.17 | <br>0.19<br>0.19 | mA/mA |
| Fault Currents<br>Tip to $V_{CC}$<br>Ring to $V_{CC}$<br>Tip to Ring<br>Tip and Ring to $V_{CC}$ | 1 | <br>$I_{Tip}$<br>$I_{Ring}$<br>$I_{Loop}$<br>$I_{Tip}$ and $I_{Ring}$ | <br>—<br>—<br>—<br>— | <br>0<br>2.5<br>120<br>2.5 | <br>—<br>—<br>—<br>— | mA |
| Analog Ground Current | 1 | $I_{VAG}$ | — | 0.1 | 2.0 | µA |
| Powerdown Logic Levels | | $\overline{PDI}$<br>$V_{IH}$<br>$V_{IL}$ | —<br>−1.2<br>— | −1.0<br>—<br>— | −10<br>—<br>−4.0 | µA<br>Vdc<br>Vdc |
| Hook Status Output Current<br>($R_L$ < 2.5 kΩ, $V_{HSO}$ = +0.4 Vdc)<br>$V_{HSO}$ = −0.4 Vdc)<br>($R_L$ > 10 kΩ, $V_{HSO}$ = +12 Vdc)<br>$V_{HSO}$ = −12 Vdc) | 1 | $I_{HSO}$ | <br>+1.0<br>−0.4<br>—<br>— | <br>+3.0<br>−1.5<br>0<br>0 | <br>—<br>—<br>+50<br>−2.0 | <br>mA<br>mA<br>µA<br>µA |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

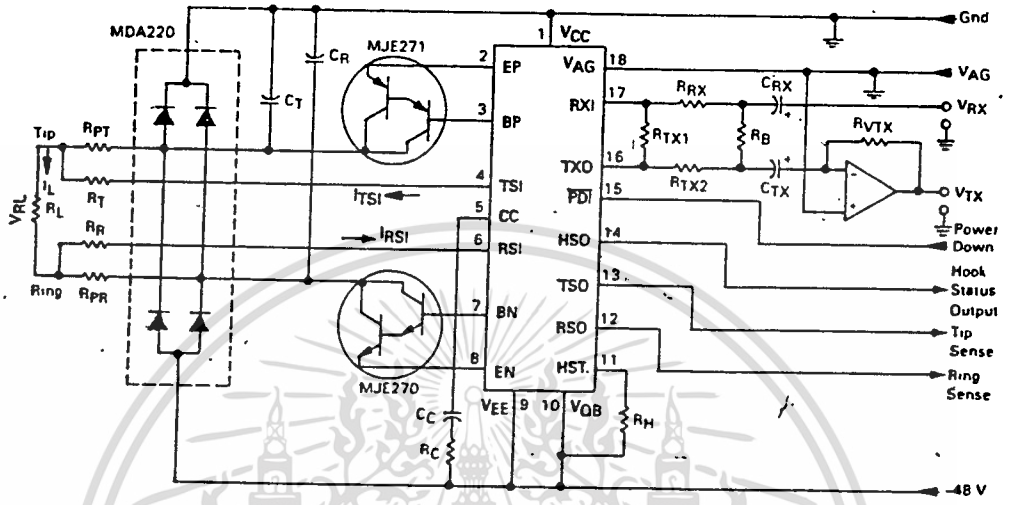
PIN DESCRIPTIONS

| Pin | Name | Function |
|---|---|---|
| 1 | $V_{CC}$ | The positive supply voltage. This point is ground in typical applications. |
| 2, 8 | EP & EN | Loop current sensing inputs. These are connected to the emitters of the PNP and NPN Darlington transistors. They are tied through 10 Ω resistors to $V_{CC}$ and $V_{EE}$, respectively. The maximum continuous current through these inputs is 240 mA. |
| 3, 7 | BP & BN | Base drive outputs. These pins drive the bases of the PNP and NPN transistors and are able to sink or source, respectively, up to 5.0 mA. |
| 4, 6 | TSI & RSI | Tip and Ring voltage Sensing Inputs. They are low impedance inputs (approximately 600 Ω each i.e., 400 Ω + 3 diodes) that translate the voltages on Tip and Ring to a current through resistors $R_T$ and $R_R$. TSI is referenced to $V_{CC}$ and RSI is referenced to $V_{QB}$. These pins have 6.0 V zener diodes (to their respective reference) for protection against overvoltage line surges. |
| 5 | CC | Compensation Capacitor pin. This pin is used to stabilize the longitudinal or common mode circuitry. |
| 9 | $V_{EE}$ | Negative supply voltage. This pin ties to the chip substrate. Its operating voltage range is −20 V to −56 V. It can withstand −60 V without damage and can sustain a voltage surge to −75 V for less than 4.0 ms without significant degradation of performance. Most of the loop current and bias currents flow through this pin. |
| 10 | $V_{QB}$ | Quiet Battery Voltage reference. This is the voltage reference for the RSI pin. Its voltage must not go more negative than $V_{EE}$. The current through this pin, while powered up, is proportional to the loop current, allowing it to be used for loop current limiting. The voltage on this pin, less 4 volts, is the "effective battery feed voltage for the 2-wire lines even though most of the power comes from the $V_{EE}$ supply. |
| 11 | HST | Hook Status Threshold programming resistor input. $R_H$ determines the value of loop resistance at which on-hook and off-hook status is switched. |
| 12 | RSO | Ring Sense current Output. This output reflects the voltage status of the Ring terminal for voltages more positive than $V_{QB}$. The current is sourced from this output, it is one-sixth $I_{RSI}$. Its voltage range is 0 to −20 V and its saturation voltage is approximately −2.0 V. |
| 13 | TSO | Tip Sense current Output. This output reflects the voltage status of the Tip terminal for voltages more negative than $V_{CC}$. The current is sourced from this output, it is one-sixth $I_{TSI}$. Its voltage range is 0 V to −20 V and its saturation voltage is approximately −2.0 V. |
| 14 | HSO/$\overline{HSO}$ | Hook Status Output. This is a digital output that reflects the condition of the loop resistance. If loop resistance is less than a predetermined value established by $R_H$, usually $R_L$ < 2.5 kΩ, the HSO pin will be active, i.e., with positive voltage logic (a resistor tied from a +5.0 V or +12 V supply to HSO), this pin will sink current to $V_{CC}$ ($V_{HSO}$ = 0 V); with negative voltage logic (a resistor tied from a −12 V supply to HSO), this pin will source current from $V_{CC}$ ($V_{HSO}$ = 0 V). If loop resistance is greater than a predetermined value again established by the same resistor $R_H$, usually $R_L$ > 10 kΩ, the HSO pin is inactive, i.e., $V_{HSO}$ = logic supply voltage. |
| 15 | $\overline{PDI}$ | Powerdown Input pin. This pin is used to deny service to the subscriber. A logic level "0" ($V_{IL}$ < −4.0 V) powers down the MC3419-1 except for HSO, TSO and RSO. The voltage range of this high impedance input pin is ± 15 V. |
| 16 | TXO | Transmit current Output. This output sinks current to $V_{QB}$ and is proportional to $I_{TSI}$ + $I_{RSI}$ by a ratio of K1 where: K1 = 0.51. Its saturation voltage is $V_{QB}$ + 2.5 V typ. (+3.5 V over the temperature range). This pin is only active during the off-hook power-up condition. |
| 17 | RXI | Receive Input. This input sums ac currents from TXO and the receive voltage input ($V_{RX}$) and sources all the dc current to TXO. It has a low input impedance (15 Ω) typically biased 4.5 V below the $V_{AG}$ pin voltage during off-hook power-up conditions. During powerdown conditions, the voltages on RXI and TXO can drift up to $V_{AG}$. |
| 18 | $V_{AG}$ | Analog Ground Voltage reference input. The input impedance of this pin is much greater than 1.0 MΩ It should be ac coupled to system ground and could be direct coupled if system ground is between 0 V and −12 V. AC coupling requires 300 kΩ to $V_{CC}$ and 0.1 μF to system ground. If $V_{CC}$ and system ground are common, tie $V_{AG}$ directly to $V_{CC}$. If dc loop currents are allowed to go higher than 60 mA, $V_{AG}$ should be biased from −2.5 V to −12 V to avoid problems at high ambient temperatures. |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 7 — BASIC SLIC CIRCUIT




The hook status control circuit supplies the bias currents to activate the B-Circuit op amps and other sections of the MC3419-1. To activate the bias currents, the control circuit compares the current through the sense resistors, $R_R$ and $R_T$, and the load resistance $R_L$ with the current through the hook status threshold programming resistor, $R_H$, by using outputs from both A1 and A2 mirrors. The A1 mirror output sources current to the $R_H$ resistor. (This reduces all internal currents to near zero during the on-hook state in order to eliminate unnecessary power consumption.) If this current is large enough the voltage on the HST pin will trip an internal comparator, then another circuit compares the current from the A1 output with that of an A2 output. These currents must match within ± 15%. If so, HSO will be activated and the bias circuits will turn on provided the voltage on $\overline{PDI}$ is greater than − 1.2 V. The HSO pin can have either a pull-up resistor or a pull-down resistor and when activated it will switch to $V_{CC}$ (0 volts).

Once the MC3419-1 is powered up, a circuit with a gain of 20 feeds current to the $R_H$ resistor in order to keep the bias circuitry active. (The sense resistors are paralleled with the Darlington transistors which reduces the sense input currents.) Should the sense input currents drop below one-twentieth of the required power-up current, the bias currents will be removed, forcing a power-down condition.

Current mode analog signal processing is critically dependent on voltage to current conversion at the 2-wire and 4-wire inputs. Precise, low-noise voltage sensing through resistors $R_T$, $R_R$ and $R_{RX}$ requires quiet, low impedance terminations at terminals TSI, RSI and RXI respectively. For 2-wire signals, terminal $V_{OB}$ isolates the loop-sensing resistors and current mirrors from noise at the high-current $V_{EE}$ terminal. External filtering from $V_{CC}$ to $V_{OB}$ ("quiet battery" terminal) ensures loop voltages are sensed without interference from system supply noise. $V_{EE}$ noise rejection at audio frequencies is typically 60 dB or greater.

Receive input terminal RXI is referenced to the $V_{AG}$ terminal which references the 4-wire input to the "analog ground" of the 4-wire signal source, thus isolating the input from power ground voltage transients. This isolation offers 70 dB of noise rejection at audio frequencies.

## SYSTEM EQUATIONS

K1 — The current gain from $I_{TSI} + I_{RSI}$ to TXO only during an off-hook power-up condition. K1 = 0.51 ± 1%.

K2 — The current gain from RXI to the collectors of the off-chip Darlington transistors only during an off-hook power-up condition. K2 = 95 ± 1%.

For simplicity, the following equations do not use K1 or K2. Instead the actual numerical value is used, for instance (1 + (2)K1K2) = 1 + 1.02 x 95 = 97.9 is approximately 98.

$R_L$ — Loop resistance. This is a load resistance from Tip to Ring and can be either ac or dc depending on context.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SYSTEM EQUATIONS (continued)

on the Ring lead to exceed the power supply voltages, a 1N4007 and an MK1V-135 (Sidac) are used for protection. The forward voltage drop across the 1N4007, during normal operation, will not affect the parametric characteristics of the MC3419-1 since it is "inside" a feedback circuit. If the MJE270 is used, the MK1V-135 should be replaced with a lower voltage Sidac or MO-sorb transient suppressor.

An optocoupled transistor circuit is used for ring trip detection on long lines. It samples only the ac and dc ringing signal current and uses a simple one pole filter to eliminate the low level ac signal. Under worst case conditions this circuit will ring trip in 1½ to 4 cycles. In systems serving only short loops (<700 Ω), if $R_{G1}$ and $R_{G2}$ are 620 Ω or greater, the optotransistor circuit is not needed, the Hook Status Output will perform ring trip on a Zero Crossing. The Ring Enable input and the Hook Status Output interface with standard CMOS and TTL logic.

The op amp in this circuit is an integral part of the following codecs, filters or combos:

MC3417/8 — MC145414
MC14404/6/7 — MC14413/4
MC14401/2/3/5

### LONG LINES OFF-PREMISE LINES

**Specifications**

| | | | |
|---|---|---|---|
| $R_F$ | — 200 Ω | $R_O$ | — 600 Ω |
| $I_L$(max) | — 60 mA | $R_X$ Gain | — 0 dB 200–3400 Hz |
| $R_L$(max) | — 1900 Ω | $T_X$ Gain | — 0 dB 200–3400 Hz |

| | | |
|---|---|---|
| Off-Hook | — <2500 Ω | $V_{Logic}$ — +5.0 V |
| On-Hook | — >10 kΩ | $V_{EE}$ — −42 to −56 Volts |
| Protection | — 1000 V | $V_{Ringing}$ — (40 V to 120 $V_{RMS}$) + $V_{EE}$ |
| Ringer Equivalent | — 5 | |

**Parts List**

| | | | | |
|---|---|---|---|---|
| MPSA56 | $R_R$ | 9.09 k | 1% | Matched |
| 2N3905 | $R_T$ | 9.09 k | 1% | if desired |
| 2N6558 | $R_{PT}$ | 47 Ω | 5% | |
| MPSA42 | $R_{PR}$ | 75 Ω | 5% | |
| MJE271 | $R_{G1}$ | 620 Ω | 5% | |
| 1N4007 | $R_{G2}$ | 100 Ω | 5% | |
| MK1V135 | $R_{E1}$ | 91 Ω | 5% | |
| 1N4007 | $R_{E2}$ | 3.0 k | 5% | |
| 1N4007 | $R_{RT}$ | 20 k | 5% | |
| 1N5303 | $R_C$ | 24 k | 5% | |
| 1N4004 | $R_H$ | 127 k | 1–3% | |
| MC3419-1 | $R_{HSO}$ | 10 k | 5% | |

| | | | | |
|---|---|---|---|---|
| MOC3030 | $R_{TX1}$ | 12.1 k | 1% | |
| 4N25 | $R_{TS2}$ | 5.76 k | 1% | |
| | $R_{RX}$ | 28.7 k | 1% | |
| | $R_B$ | 28.0 k | 1% | |
| | $R_{VTX}$ | 28.6 k | 1% | |
| | $C_T$ | 0.004 µF | | |
| | $C_R$ | 0.004 µF | | |
| | $C_C$ | 0.001 µF | | |
| | $C_{RX}$ | 1.0 µF/20 V | | |
| | $C_{TX}$ | 2.0 µF/40 V | | |
| | $C_{RT}$ | 20 µF/5.0 V | | |
| | $C_{OB}$ | 10 µF/50 V | | |

### SHORT LINES ON-PREMISE LINES

**Specifications**

| | | |
|---|---|---|
| $R_F$ | — | 500 Ω |
| $R_L$(max) | — | 700 Ω |
| Ring Trip | — | <50 ms |
| Ringer Equivalent | — | 2.5 |
| $R_O$ | — | 600 Ω |

| | | |
|---|---|---|
| $R_X$ Gain | — | −5.0 dB |
| $T_X$ Gain | — | 0 dB |
| $V_{Logic}$ | — | +5.0 Volts |
| $V_{EE}$ | — | −20 to −56 Volts |
| $V_{Ringing}$ | — | (40 V to 70 $V_{RMS}$) + $V_{EE}$ |

**Parts List**

| | | | | |
|---|---|---|---|---|
| MJE271 | $R_R$ | 19.6 k | 1% | |
| MJE270 | $R_T$ | 19.6 k | 1% | |
| MPSA56 | $R_{G1}$ | 620 Ω | 5% | |
| 2N3905 | $R_{G2}$ | 620 Ω | 5% | |
| 1N4007 | $R_{E1}$ | 91 Ω | 5% | |
| 1N4007 | $R_{E2}$ | 3.0 k | 5% | |

| | | | | |
|---|---|---|---|---|
| MOC3030 | $R_{HSO}$ | 10 k | 5% | |
| | $R_{TX1}$ | 19.6 k | 1% | |
| | $R_{TX2}$ | 42.2 k | 1% | |
| | $R_{RX}$ | 69.8 k | 1% | |
| | $R_B$ | 301 k | 1% | |
| | $R_{VTX}$ | 127 k | 1% | |
| | $R_C$ | 56 k | 5% | |
| | $C_T$ | 0.004 µF | | |
| | $C_R$ | 0.004 µF | | |
| | $C_C$ | 0.004 µF | | |
| | $C_{RX}$ | 0.1 µF | | |
| | $C_{TX}$ | 0.5 µF | | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

# MC142100
# MC145100

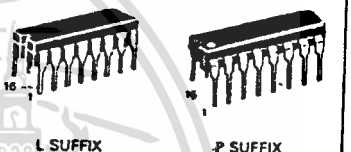
## CMOS MSI
(LOW-POWER COMPLEMENTARY MOS)

## 4 × 4 CROSSPOINT SWITCH WITH CONTROL MEMORY

### 4 × 4 CROSSPOINT SWITCH WITH CONTROL MEMORY

The MC142100 and MC145100 consist of 16 crosspoint switches (analog transmission gates) organized in 4 rows and 4 columns. Both devices have 16 latches, each of which controls the state of a particular switch. Any of the 16 switches can be selected by applying its address to the device and a pulse to the strobe input. The selected crosspoint will turn on if during strobe, Data In was a one and will turn off if during strobe, Data In was a zero. In addition the MC145100 will reset all non-selected switches in the same row as the selected switch. Other switches are unaffected. In the MC145100, an internal power-on reset turns off all switches as power is applied.

- Internal Latches Control State of Switches
- Power-On Reset (MC145100 Only)
- Low On Resistance — Typically on 110 Ω @ 10 Vdc
- Large Analog Range ($V_{DD} - V_{SS}$)
- All Pins Are Diode Protected
- Matched Switch Characteristics
- High CMOS Noise Immunity
- MC142100 Pin-for-Pin Replacement for CD22100

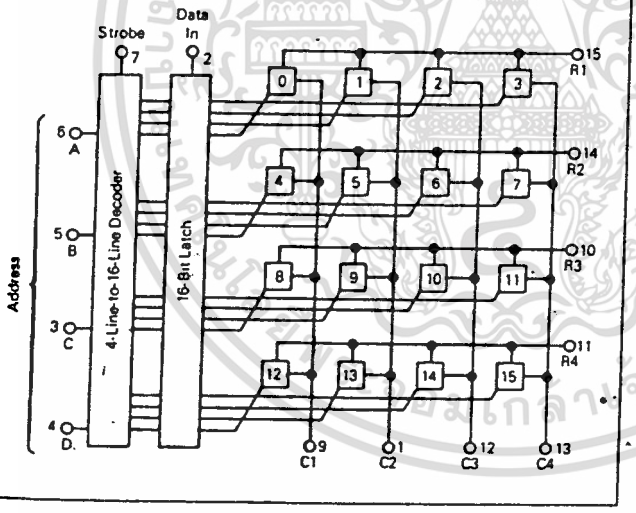


L SUFFIX
CERAMIC PACKAGE
CASE 620

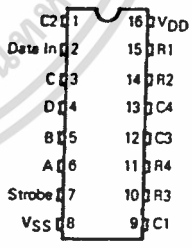
P SUFFIX
PLASTIC PACKAGE
CASE 648

ORDERING INFORMATION

MC14XXXX — Suffix Denotes
- L — Ceramic Package
- P — Plastic Package
- A — Extended Operating Temperature Range
- C — Limited Operating Temperature Range




PIN ASSIGNMENTS



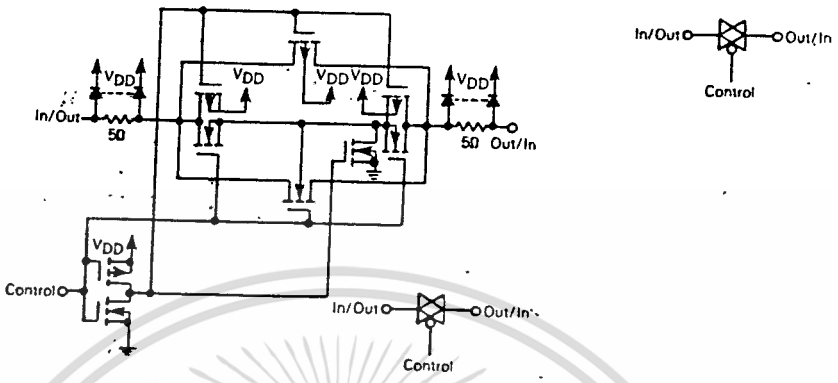

**MAXIMUM RATINGS** (Voltages referenced to $V_{SS}$, Pin 8)

| Rating | Symbol | Value | Unit |
|---|---|---|---|
| DC Supply Voltage | $V_{DD}$ | −0.5 to +18 | Vdc |
| Input Voltage, All Inputs | $V_{in}$ | −0.5 to $V_{DD}$ + 0.5 | Vdc |
| Through Current | I | 25 | mAdc |
| Operating Temperature Range<br>AL Device<br>CL/CP Device | $T_A$ | <br>−55 to +125<br>−40 to +85 | °C |
| Storage Temperature Range | $T_{stg}$ | −65 to +150 | °C |

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that $V_{in}$ and $V_{out}$ be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$.
Unused control inputs must always be tied to an appropriate logic voltage level (e.g., either $V_{SS}$ or $V_{DD}$).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANALOG TRANSMISSION GATE
(CROSSPOINT) SCHEMATIC




ELECTRICAL CHARACTERISTICS ($V_{SS}$ = 0 V)

| Characteristic | Symbol | $V_{DD}$ Vdc | $T_{low}$* Min | $T_{low}$* Max | 25°C Min | 25°C Typ | 25°C Max | $T_{high}$* Min | $T_{high}$* Max | Unit |
|---|---|---|---|---|---|---|---|---|---|---|
| Operating Voltage MC145100 | $V_{DD}$ | – | 4.25 | 18 | 4.25 | – | 18 | 4.25 | 18 | Vdc |
| MC142100 | | | 3 | 18 | 3 | – | 18 | 3 | 18 | |
| Input Voltage (Logic) "0" Level Control Input | $V_{IL}$ | 5 | – | 1.5 | – | 2.25 | 1.5 | – | 1.5 | Vdc |
| | | 10 | – | 3.0 | – | 4.50 | 3.0 | – | 3.0 | |
| | | 15 | – | 4.0 | – | 6.75 | 4.0 | – | 4.0 | |
| "1" Level | $V_{IH}$ | 5 | 3.5 | – | 3.5 | 2.75 | – | 3.5 | – | Vdc |
| | | 10 | 7.0 | – | 7.0 | 5.50 | – | 7.0 | – | |
| See Figure 1 | | 15 | 11.0 | – | 11.0 | 8.25 | – | 11.0 | – | |
| Input Current AL | $I_{in}$ | 15 | – | ±0.1 | – | ±0.00001 | ±0.1 | – | ±1.0 | μA |
| Pins 2, 3, 4, 5, 6, 7 CL, CP | $I_{in}$ | 15 | – | ±0.3 | – | ±0.00001 | ±0.3 | – | ±1.0 | |
| Input Capacitance ($V_{in}$ = 0) | $C_{in}$ | | | | | | | | | pF |
| Digital Inputs | | 10 | – | – | – | 7 | 15 | – | – | |
| Switch Inputs/Outputs | | 10 | – | – | – | 50 | 75 | – | – | |
| Feedthrough Capacitance | $C_{in/out}$ | – | – | – | – | 0.4 | – | – | – | pF |
| Quiescent Current (AL) MC145100 | $I_{DD}$ | 5 | – | 200 | – | 55 | 110 | – | 70 | μA |
| | | 10 | – | 400 | – | 115 | 230 | – | 100 | |
| | | 15 | – | 600 | – | 170 | 340 | – | 200 | |
| MC142100 | $I_{DD}$ | 5 | – | 5 | – | 0.003 | 5 | – | 150 | μA |
| | | 10 | – | 10 | – | 0.004 | 10 | – | 300 | |
| | | 15 | – | 20 | – | 0.005 | 20 | – | 600 | |
| Quiescent Current MC145100 (CL, CP Device) | $I_{DD}$ | 5 | – | 250 | – | 55 | 150 | – | 80 | μA |
| | | 10 | – | 500 | – | 115 | 300 | – | 150 | |
| | | 15 | – | 800 | – | 170 | 600 | – | 300 | |
| MC142100 | $I_{DD}$ | 5 | – | 5 | – | 0.003 | 5 | – | 150 | μA |
| | | 10 | – | 10 | – | 0.004 | 10 | – | 300 | |
| | | 15 | – | 20 | – | 0.005 | 20 | – | 600 | |
| On State See Figures 6 10 Resistance $V_{in} = \frac{V_{DD} - V_{SS}}{2}$ | $R_{on}$ | 5 | – | 270 | – | 250 | 300 | – | 375 | Ω |
| | | 10 | – | 140 | – | 110 | 170 | – | 230 | |
| | | 15 | – | 90 | – | 85 | 115 | – | 145 | |
| On-State Resistance Difference Between Any Two Switches $V_{in} = \frac{V_{DD} - V_{SS}}{2}$ See Figure 6 | $\Delta R_{on}$ | 5 | – | – | – | 25 | 30 | – | – | Ω |
| | | 10 | – | – | – | 15 | 25 | – | – | |
| | | 15 | – | – | – | 15 | 20 | – | – | |
| Input/Output Leakage AL | $I_{in/out}$ | 15 | – | ±100 | – | ±0.4 | ±100 | – | ±1000 | nA |
| Current, Switch Off CL, CP | | 15 | – | ±300 | – | ±0.4 | ±300 | – | ±1000 | |

* $T_{low}$ = 55°C for AL Device, −40°C for CL/CP Device
$T_{high}$ = +125°C for AL Device, +85°C for CL/CP Device



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SWITCHING CHARACTERISTICS** ($V_{SS}$ = 0, $T_A$ = 25°C, $C_L$ = 50 pF)

| Characteristics | | Symbol | $V_{DD}$ Vdc | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|---|
| Propagation Delay Times<br>Input to Output | $V_{SS}$ = 0 Vdc | $t_{PLH}$, $t_{PHL}$ | 5<br>10<br>15 | –<br>–<br>– | 30<br>15<br>10 | 60<br>30<br>20 | ns |
| Strobe to Output<br>Output "1" to High Impedance<br>Output "0" to High Impedance | MC142100 | $t_{PLZ}$, $t_{PHZ}$ | 5<br>10<br>15 | –<br>–<br>– | 350<br>175<br>125 | 700<br>350<br>250 | ns |
| Output "1" to High Impedance<br>Output "0" to High Impedance | MC145100 | $t_{PLZ}$, $t_{PHZ}$ | 5<br>10<br>15 | –<br>–<br>– | 520<br>215<br>140 | 1040<br>430<br>280 | ns |
| High Impedance to Output "1"<br>High Impedance to Output "0" | MC142100 | $t_{PZH}$, $t_{PZL}$ | 5<br>10<br>15 | –<br>–<br>– | 300<br>150<br>80 | 600<br>250<br>160 | ns |
| High Impedance to Output "1"<br>High Impedance to Output "0" | MC145100 | $t_{PZH}$, $t_{PZL}$ | 5<br>10<br>15 | –<br>–<br>– | 550<br>200<br>130 | 1100<br>400<br>260 | ns |
| Data In to Output | MC142100 | $t_{PZH}$, $t_{PHZ}$<br>$t_{PZL}$, $t_{PLZ}$ | 5<br>10<br>15 | –<br>–<br>– | 300<br>110<br>75 | 600<br>220<br>150 | ns |
| Data In to Output | MC145100 | $t_{PZH}$, $t_{PHZ}$<br>$t_{PZL}$, $t_{PLZ}$ | 5<br>10<br>15 | –<br>–<br>– | 500<br>200<br>120 | 1000<br>400<br>240 | ns |
| Address to Output | MC142100 | $t_{PZH}$, $t_{PHZ}$<br>$t_{PZL}$, $t_{PLZ}$ | 5<br>10<br>15 | –<br>–<br>– | 350<br>135<br>90 | 700<br>270<br>180 | ns |
| Address to Output<br>See Figure 2 | MC145100 | $t_{PZL}$, $t_{PLZ}$<br>$t_{PZH}$, $t_{PHZ}$ | 5<br>10<br>15 | –<br>–<br>– | 500<br>180<br>115 | 1000<br>360<br>230 | ns |
| Minimum Setup Time<br>Data In to Strobe | MC142100 | $t_{su}$ | 5<br>10<br>15 | –<br>–<br>– | 50<br>10<br>0 | 190<br>50<br>30 | ns |
| Data In to Strobe | MC145100 | $t_{su}$ | 5<br>10<br>15 | –<br>–<br>– | 100<br>40<br>25 | 200<br>80<br>50 | ns |
| Minimum Hold Time<br>Data In to Strobe | MC142100 | $t_h$ | 5<br>10<br>15 | –<br>–<br>– | 50<br>20<br>10 | 250<br>150<br>50 | ns |
| Data In to Strobe | MC145100 | $t_h$ | 5<br>10<br>15 | –<br>–<br>– | 40<br>10<br>0 | 400<br>200<br>80 | ns |
| Minimum Set Up Time<br>Address to Strobe | MC142100<br>MC145100 | $t_{su}$ | 5<br>10<br>15 | –<br>–<br>– | 0<br>0<br>0 | 180<br>50<br>30 | ns<br>ns |
| Minimum Hold Time<br>Address to Strobe | MC142100<br>MC145100 | $t_h$ | 5<br>10<br>15 | –<br>–<br>– | 0<br>0<br>0 | 110<br>45<br>30 | ns |
| Minimum Strobe Pulse Width | MC142100<br>MC145100 | $t_{WH}$ | 5<br>10<br>15 | –<br>–<br>– | 150<br>50<br>40 | 320<br>160<br>80 | ns |



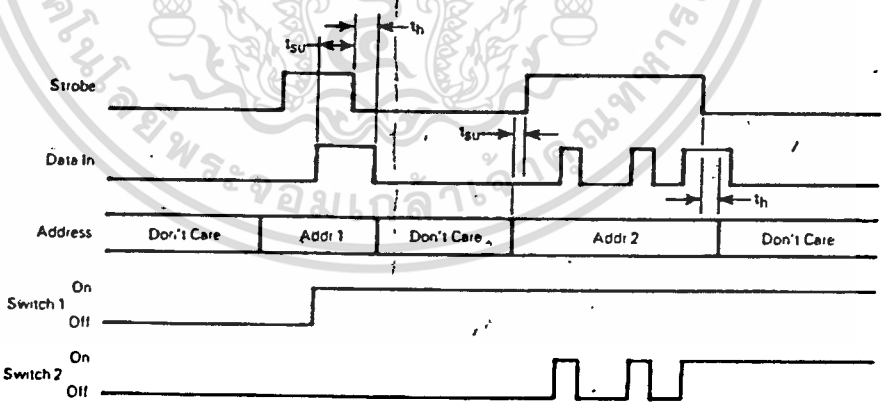
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS (continued) ($V_{SS}$ = 0, $T_A$ = 25°C, $C_L$ = 50 pF)

| Characteristics | | Symbol | $V_{DD}$ Vdc | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|---|
| Sine Wave Distortion ($R_L$ = 1 kΩ, f = 1 kHz) | See Figure 3 | – | 10 | – | 0.5 | – | % |
| Frequency Response (Switch On) ($R_L$ = 1kΩ, 20 $Log_{10}$ $V_{out}/V_{in}$ = – 3.0 dB) | See Figure 3 | – | 10 | – | 15 | – | MHz |
| Feedthrough Attenuation (Switch Off) ($V_{in}$ = 10 $V_{PP}$, F = 1.6 kHz, $R_L$ = 1 kΩ, $C_L$ = 15 pF) | See Figure 3 | – | 10 | – | – 80 | – | dB |
| Frequency for Signal Crosstalk ($V_{in}$ = 10 $V_{PP}$, Switch A On, Switch B Off, $R_L$ = 1 kΩ, $C_L$ = 15 pF) | – 40 dB | – | 10 | – | 1500 | – | kHz |
| | – 110 dB See Figure 4 | – | – | – | 0.1 | – | kHz |
| Crosstalk Controls to Output ($R_L$ = 10 kΩ) | See Figure 5 | – | 10 | – | 70 | – | mV |

| Address A | B | C | D | Switch Selected | | MC145100 Only Switches Cleared | | | Address A | B | C | D | Switch Selected | | MC145100 Only Switches Cleared | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | C1R1 | 0 | 1 | 2 | 3 | 0 | 0 | 0 | 1 | C1R3 | 8 | 9 | 10 | 11 |
| 1 | 0 | 0 | 0 | C2R1 | 1 | 0 | 2 | 3 | 1 | 0 | 0 | 1 | C2R3 | 9 | 8 | 10 | 11 |
| 0 | 1 | 0 | 0 | C3R1 | 2 | 0 | 1 | 3 | 0 | 1 | 0 | 1 | C3R3 | 10 | 8 | 9 | 11 |
| 1 | 1 | 0 | 0 | C4R1 | 3 | 0 | 1 | 2 | 1 | 1 | 0 | 1 | C4R3 | 11 | 8 | 9 | 10 |
| 0 | 0 | 1 | 0 | C1R2 | 4 | 5 | 6 | 7 | 0 | 0 | 1 | 1 | C1R4 | 12 | 13 | 14 | 15 |
| 1 | 0 | 1 | 0 | C2R2 | 5 | 4 | 6 | 7 | 1 | 0 | 1 | 1 | C2R4 | 13 | 12 | 14 | 15 |
| 0 | 1 | 1 | 0 | C3R2 | 6 | 4 | 5 | 7 | 0 | 1 | 1 | 1 | C3R4 | 14 | 12 | 13 | 15 |
| 1 | 1 | 1 | 0 | C4R2 | 7 | 4 | 5 | 6 | 1 | 1 | 1 | 1 | C4R4 | 15 | 12 | 13 | 14 |

TIMING DIAGRAM
MC145100/MC142100






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

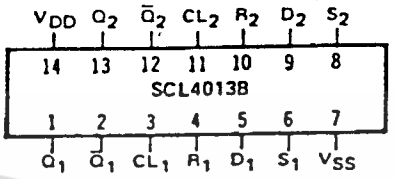
# SCL4013B

# CMOS DUAL D-TYPE FLIP-FLOP

## FEATURES

- Independent Set and Reset Controls
- Static Operation
- Logic Edge-Clocked Design
- 16MHz Toggle Rate @ 10Vdc
- Balanced Output Drive Current Specifications

## CONNECTION DIAGRAM
(all packages)




Add suffix for package:

| | |
|---|---|
| C | 14-pin Cerdip |
| D | 14-pin Ceramic |
| E | 14-pin Epoxy |
| F | 14-pin Flat |
| H | Chip |

## DESCRIPTION

The SCL4013B consists of two identical, independent D-type Flip-Flops. These devices can be used for shift register applications, and, by connecting the $\overline{Q}$ output to the Data input, for counter and toggle applications. The logic level present at the D input is transferred to the Q output during the positive-going transition of the Clock pulse. Setting or resetting is independent of the Clock and is accomplished by a high level on the Set or Reset line, respectively.

## TRUTH TABLE

| CL | D | R | S | Q | $\overline{Q}$ | |
|---|---|---|---|---|---|---|
| ▲ | 0 | 0 | 0 | 0 | 1 | |
| ▲ | 1 | 0 | 0 | 1 | 0 | |
| ▲ | x | 0 | 0 | Q | $\overline{Q}$ | NO CHANGE |
| x | x | 1 | 0 | 0 | 1 | |
| x | x | 0 | 1 | 1 | 0 | |
| x | x | 1 | 1 | 1 | 1 | |

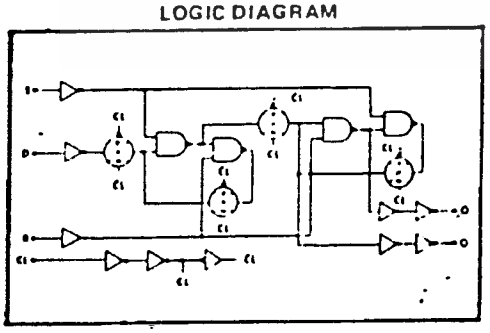
▲ = Level Change
x = Don't Care

## RECOMMENDED OPERATING CONDITIONS

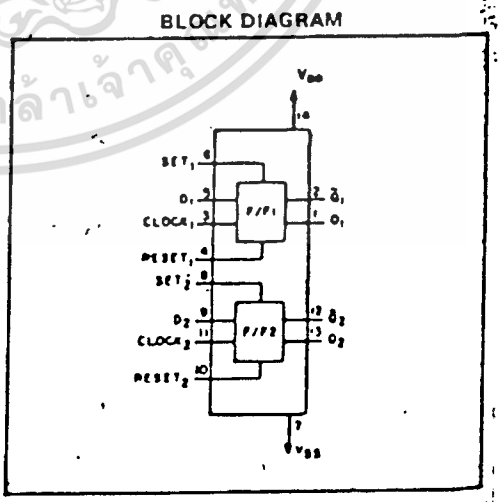
For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

## LOGIC DIAGRAM



## BLOCK DIAGRAM






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4069UB

# CMOS HEX INVERTER

## FEATURES

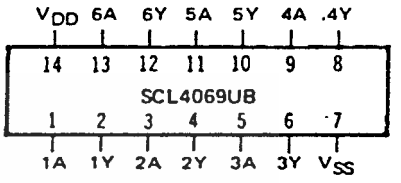
- Fully "B"-Series Compatible
- Diode Protection on all Inputs
- Balanced Output Drive Current Specifications
- Pin Compatible with 74C04

## DESCRIPTION

The SCL4069UB consists of six CMOS inverter circuits. The device is intended for general-purpose inverter applications where the higher output drive and level-shifting feature of the SCL4009UB and SCL4049UB are not required.* The SCL4069UB is particularly useful for quasi-linear circuits such as oscillators (See Applications Information).

*For pin-to-pin compatibility with the SCL4009UB and SCL4049UB, the SCL4449UB is available.

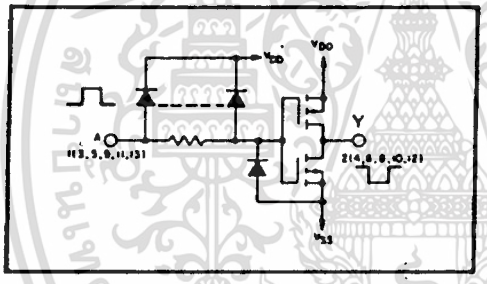
## CONNECTION DIAGRAM
(all packages)




**Add suffix for package:**

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

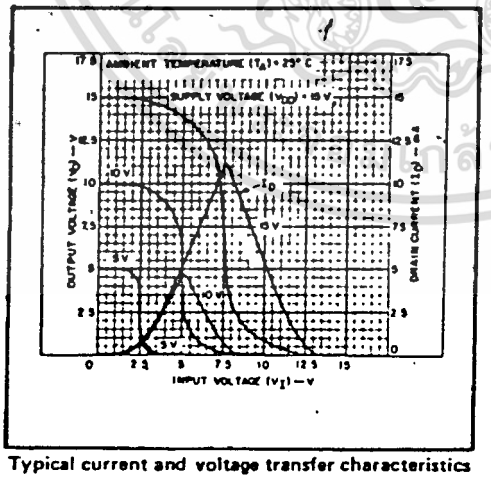
## SCHEMATIC DIAGRAM
(one of six inverters)




## RECOMMENDED OPERATING CONDITIONS

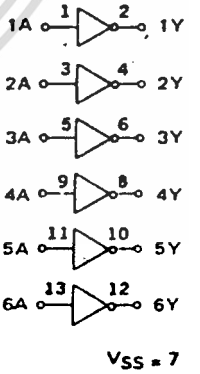
**For maximum reliability:**

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |




Typical current and voltage transfer characteristics

## LOGIC DIAGRAM






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5404/7404 Hex Inverter

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I. | SN54S04 | J | | | W | SN54H04 | J | | | W | SN54LS04 | J | | | W | SN5404 | J | | | W | SN54L04 | J | N | T | |
| | SN74S04 | J | N | | | SN74H04 | J | N | | | SN74LS04 | J | N | | | SN7404 | J | N | | | SN74L04 | J | N | T | |
| FAIRCHILD | FM54S04/FM94S04 | D | | | | FM54H04/FM94H04 | D | | | F | FM54LS04/FM94LS04 | D | | | F | FM5404/FM9N04 | D | | | F | | | | | |
| | FC74S04/FC9S04 | D | P | | | FC74H04/FC9H04 | D | P | | | FC74LS04/FC9LS04 | D | P | | F | FM7404/FC9N04 | D | P | | F | | | | | |
| MOTOROLA | | | | | | MC3108 | L | | | F | | | | | | MC5404 | L | | | F | | | | | |
| | | | | | | MC3009 | L | P | | F | SN74LS04 | | P | | | MC7404 | L | P | | | | | | | |
| N.S.C. | | | | | | DM54H04 | J | N | | | DM54LS04 | | | | | DM5404 | J | N | | W | DM54L04 | J | N | | F |
| | DM74S04 | | N | | | DM74H04 | J | N | | | DM74LS04 | | | | | DM7404 | J | N | | | DM74L04 | J | N | | F |
| PHILIPS | N74S04 | | 0 | | | N74H04 | | 0 | | | N74LS04 | | 0 | | | FJH241/7404 | | 0 | | | | | | | |
| SIGNETICS | S54S04 | F | A | | W | S54H04 | F | A | | W | | | | | | S5404 | F | A | | W | | | | | |
| | N74S04 | F | A | | W | N74H04 | F | A | | | N74LS04 | | A | | | N7404 | F | A | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | FLH211 | | G | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS04 | | M | | | MB418 | | M | | | | | | | |
| HITACHI | HD74S04 | | P | | | | | | | | HD74LS04 | | P | | | HD7404/HD2527 | | P | | | | | | | |
| MITSUBISHI | M55004 | | P | | | | | | | | M74LS04 | | P | | | M53204 | | P | | | | | | | |
| NEC | 74S04 | | C | | | | | | | | 74LS04 | | C | | | μPB735 | D | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | TD3404A | | P | | | | | | | |

## Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7V | | SN74LS | 0°C to 70°C |
| | | Storage temperature range | | −65°C to 150°C |

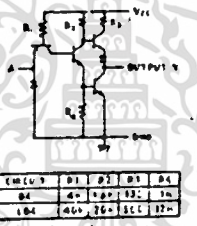
recommended operating conditions

| | SN54LS04 | | | SN74LS04 | | | UNIT |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | −400 | | | −400 | μA |
| Low-level output current $I_{OL}$ | | | 4 | | | 8 | mA |
| Operating free-air temperature $T_A$ | −55 | 25 | 125 | 0 | 25 | 70 | °C |

electrical characteristics over recommended operating free-air temperature range

| | PARAMETER | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IL}$ = $V_{IL}$ max, $I_{OH}$ = MAX | | 2.7 | 3.4 | | V |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $I_{OL}$ = 4mA | | | | 0.4 | V |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_{IH}$ = 2.7V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_{IL}$ = 0.4V | | | | −0.4 | mA |
| $I_{OS}$ | Short-circuit output current* | $V_{CC}$ = MAX | 54, S Family | −20 | | −100 | mA |
| | | | 74, S Family | −25 | | −100 | |
| $I_{CCH}$ | Supply current | $V_{CC}$ = MAX | Total, outputs high | | 1.2 | 2.4 | mA |
| $I_{CCL}$ | Supply current | | Total, outputs low | | 3.6 | 6.6 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = 5V | Average per gate (50% duty cycle) | | 0.4 | | mA |
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | $V_{CC}$ = 5V, $T_A$ = 25°C, $C_L$ = 15pF, $R_L$ = 2kΩ | | | 9 | 15 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | | | | 10 | 15 | ns |

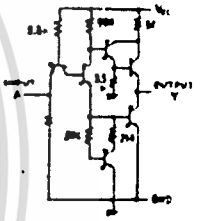
## Schematics (each gate)




| CIRCUIT | R1 | R2 | R3 | R4 |
|---|---|---|---|---|
| 04 | 4kΩ | 1kΩ | 130Ω | 1kΩ |
| LS04 | 40kΩ | 20kΩ | 5kΩ | 12kΩ |

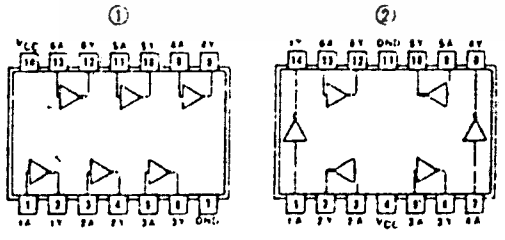
Input clamp diodes not on SN54L 74LS41 circuits

'04 'L04 CIRCUITS



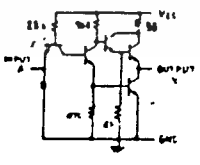

'S04 CIRCUIT

## Pin Assignments (Top View)

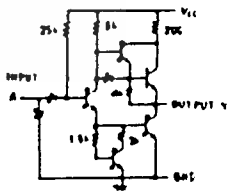



positive logic

$Y = \overline{A}$




'H04 CIRCUIT




'LS04 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions

‡ All typical values are at $V_{CC}$ = 5V, $T_A$ = 25°C

* Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5408/7408 Quadruple 2-Input Positive-AND Gate

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I. | SN54S08, SN74S08 | J1 | N1 | | W1 | | | | | | SN54LS08, SN74LS08 | J1 | N1 | | W1 | SN5408, SN7408 | J1 | N1 | | W1 | | | | | |
| FAIRCHILD | 9T54S08 9T74S08 | D1 | | | F1 | FMJ54H08 FMJ74H08 | D1 | | | F1 | 9T54LS08 9T74LS08 | D1 | | | F1 | FMJ5408 FMJ7408 | D1 | | | F1 | | | | | |
| | FC74S08 FC9S08 | D1 | P1 | | F1 | FC74H08 FC9H08 | D1 | P1 | | F1 | FC74LS08 FC9LS08 | D1 | P1 | | F1 | FC7408 FC9N08 | D1 | P1 | | F1 | | | | | |
| MOTOROLA | | | | | | MC3101 | L1 | | | F1 | | | | | | | | | | | | | | | |
| | | | | | | MC1001 | L1 | P1 | | F1 | SN74LS08 | | P1 | | | MC7408 | | P1 | | | | | | | |
| N.S.C. | | | | | | DM54H08 | J1 | N1 | | | DM54LS08 | | P1 | | | DM5408 | J1 | N1 | | W1 | DM54L08 | | | | |
| | | | | | | DM74H08 | J1 | N1 | | | DM74LS08 | | P1 | | | DM7408 | J1 | N1 | | | DM74L08 | | | | |
| PHILIPS | N74S08 | | | T1 | | N74H08 | | T1 | | | N74LS08 | | T1 | | | N7408 | | T1 | | | | | | | T1 |
| SIGNETICS | | | | | | S54H08 | F1 | A1 | | W1 | | | | | | S5408 | F1 | A1 | | W1 | | | | | |
| | N74S08 | | A1 | | | N74H08 | F1 | A1 | | | N74LS08 | | A1 | | | N7408 | F1 | A1 | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | FLH381 | | T1 | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS08 | | M1 | | | | | | | | | | | | |
| HITACHI | | | | | | | | | | | HD74LS08 | | P1 | | | HD7408 / HD2550 | 1 | P1 | | | | | | | |
| MITSUBISHI | | | | | | | | | | | M74LS08 | | P1 | | | M53208 | | P1 | | | | | | | |
| NEC | | | | | | | | | | | 74LS08 | | C1 | | | μPB234 | D1 | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | TD3408 | | P1 | | | | | | | |

## Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7V | | SN74LS | 0°C to 70°C |
| Interemitter voltage | 5.5V | Storage temperature range | | −65°C to 150°C |

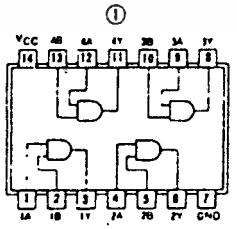
recommended operating conditions

| | SN54LS08 | | | SN74LS08 | | | UNIT |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | −0.4 | | | −0.4 | mA |
| Low-level output current $I_{OL}$ | | | 4 | | | 8 | mA |
| Operating free-air temperature $T_A$ | −55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range

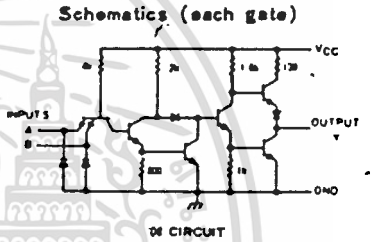
| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $I_{OH}$ = MAX | | 2.7 | 3.4 | | V |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $I_{OL}$ = 4mA | | | 0.25 | 0.4 | V |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX | $V_{IH}$ = 2.7V | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX | $V_{IL}$ = 0.4V | | | −0.4 | mA |
| $I_{OS}$ | Short-circuit output current* | $V_{CC}$ = MAX | 54/S Family | −20 | | −100 | mA |
| | | | 74LS Family | −20 | | −100 | |
| $I_{CCH}$ | Supply current | $V_{CC}$ = MAX | Total, outputs high | | 2.4 | 4.8 | mA |
| $I_{CCL}$ | Supply current | | Total, outputs low | | 4.4 | 8.8 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = 5V, | Average per gate (50% duty cycle) | | 0.85 | | mA |
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | $V_{CC}$ = 5V, $C_L$ = 15pF, | $T_A$ = 25°C, $R_L$ = 2kΩ | | 8 | 15 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | | | | 10 | 20 | ns |

Pin Assignment (Top View)

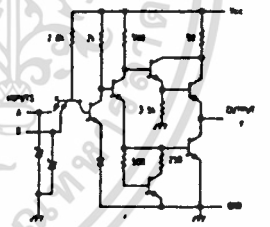



positive logic:
Y = AB

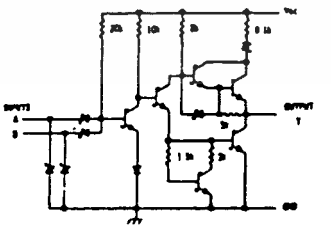
Schematics (each gate)




'08 CIRCUIT



'S08 CIRCUIT



'LS08 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.
‡ All typical values are at $V_{CC}$ = 5V, $T_A$ = 25°C.
* Not more than one output should be shorted at a time, and for SN54S'/SN74S', duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5411/7411 Triple 3-Input Positive-AND Gate

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I. | SN54S11 | J | | | W | SN54H11 | J | | | W | SN54LS11 | J | | | W | | | | | | | | | | |
| | SN74S11 | J | N | | | SN74H11 | J | N | | | SN74LS11 | J | N | | | | | | | | | | | | |
| FAIRCHILD | [illegible] | D | | | F | FJH54H11/FJH74H11 | D | | | F | [illegible] | D | | | F | FJH5411/FJH7411 | D | | | F | | | | |
| | FC/4S11/FC0S11 | D | P | | | FC74H11/FC5H11 | D | P | | | FC/4LS11/FC0LS11 | D | P | | | FC7411/FC5H11 | D | P | | | | | | | |
| MOTOROLA | | | | | | MC3006 | L | P | | F | | | | | | | | | | | | | | | |
| | | | | | | MC3006 | L | P | | F | SN74LS11 | | P | | | | | | | | | | | | |
| N.S.C. | | | | | | DM54H11 | J | N | | | DM54LS11 | | | | | DM5411 | J | N | | | DM54L11 | | | |
| | DM74S11 | | N | | | DM74H11 | J | N | | | DM74LS11 | | | | | DM7411 | J | N | | | DM74L11 | | | |
| PHILIPS | N74S11 | | | | | N74H11 | | | | | N74LS11 | | | | | N7411 | | | | | | | | | |
| SIGNETICS | | | | | | S54H11 | F | A | | W | | | | | | S5411 | F | A | | W | | | | | |
| | N74S11 | | | | | N74H11 | F | A | | | N74LS11 | | A | | | N7411 | F | A | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | FLH581 | | | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS11 | | M | | | | | | | | | | | | |
| HITACHI | HD74S11 | | P | | | | | | | | HD74LS11 | | P | | | | | | | | | | | | |
| MITSUBISHI | M5S011 | | P | | | | | | | | M74LS11 | | P | | | | | | | | | | | | |
| NEC | μPB733 | D | C | | | | | | | | 74LS11 | | C | | | 7411 | | C | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS11/SN74LS11

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7 V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7 V | | SN74LS | 0°C to 70°C |
| Interemitter voltage | 5.5 V | Storage temperature range | | −65°C to 150°C |

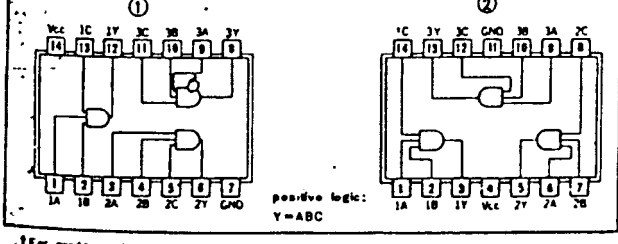
recommended operating conditions

| | SN54LS11 | | | SN74LS11 | | | UNIT |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | −400 | | | −400 | μA |
| Low-level output current $I_{OL}$ | | | 4 | | | 8 | mA |
| Operating free-air temperature $T_A$ | −55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range

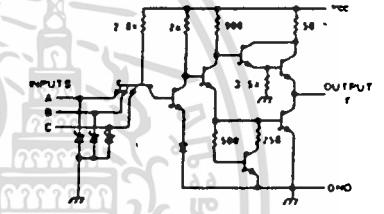
| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $I_{OH}$ = MAX | 54LS Family | 2.5 | 3.4 | | V |
| | | | 74LS Family | 2.7 | 3.4 | | |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IL}$ = $V_{IL}$ max, $I_{OL}$ = 4mA | | | 0.25 | 0.4 | V |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_{IH}$ = 2.7 V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_{IL}$ = 0.5 V | | | | −0.4 | mA |
| $I_{OS}$ | Short-circuit output current* | $V_{CC}$ = MAX | | −20 | | −100 | mA |
| $I_{CCH}$ | Supply current | $V_{CC}$ = MAX | Total, outputs high | | 1.8 | 3.6 | mA |
| $I_{CCL}$ | Supply current | | Total, outputs low | | 3.3 | 6.6 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = 5V | Average per gate (50% duty cycle) | | 0.85 | | mA |
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | $V_{CC}$ = 5V, $T_A$ = 25°C | $C_L$ = 15pF, $R_L$ = 2kΩ | | 8 | 15 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | | | | 10 | 20 | ns |

## Pin Assignments (Top View)

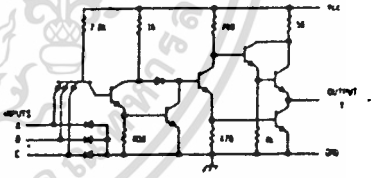



positive logic: Y = ABC

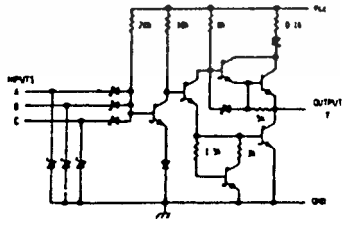
## Schematics (each gate)




'S11 CIRCUIT



'H11 CIRCUIT



'LS11 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.
‡ All typical values are at $V_{CC}$ = 5V, $T_A$ = 25°C.
* Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5432/7432 Quadruple 2-Input Positive-OR Gate

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I. | SN54S32 | J/L | | | W/L | | | | | | SN54LS32 | J/L | | | W/L | SN5432 | J/L | | | W/L | | | | | |
| | SN74S32 | J/L | N/D | | | | | | | | SN74LS32 | J/L | N/D | | | SN7432 | J/L | N/L | | | | | | | |
| FAIRCHILD | [illegible] | P/L | | | F/D | | | | | | [illegible] | P/L | | | F/D | F.M5432, F.M9N32 | D/L | | | F/L | | | | | |
| | [illegible] | P/L | P/L | | F/D | | | | | | [illegible] | P/L | P/L | | F/D | F.C7432/F.C9N32 | D/L | P/L | | | | | | | |
| MOTOROLA | | | | | | | | | | | SN74LS32 | | P/L | | | | | | | | | | | | |
| | | | | | | | | | | | DM74LS32 | | P/L | | | DM5432 | J/L | N/L | | W/L | DM54L32 | | | | |
| N.S.C. | | | | | | | | | | | DM54LS32 | | P/L | | | DM74232 | J/L | N/L | | | DM74L32 | | | | |
| PHILIPS | N74S32 | | D/L | | | | | | | | N74LS32 | | D/L | | | N7432 | | D/L | | | | | | | |
| SIGNETICS | | | | | | | | | | | N74LS32 | | A/L | | | 9N32 | F/L | A/L | | W/L | | | | | |
| | | | | | | | | | | | | | | | | 8N32 | F/L | A/L | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | FLH631 | | D/L | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS32 | | M/L | | | | | | | | | | | | |
| HITACHI | | | | | | | | | | | HD74LS32 | | P/L | | | HD7432 | J/L | P/L | | | | | | | |
| MITSUBISHI | | | | | | | | | | | M53L S32 | | P/L | | | | | | | | | | | | |
| NEC | | | | | | | | | | | 74LS32 | | C/L | | | | | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage, $V_{CC}$ | 7 V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7 V | | SN74LS | 0°C to 70°C |
| | | Storage temperature range | | 65°C to 150°C |

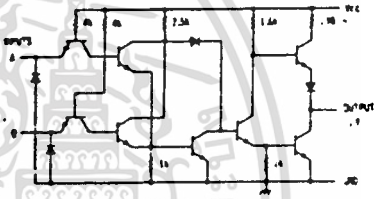
recommended operating conditions

| | SN54LS32 | | | SN74LS32 | | | Unit |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | −400 | | | −400 | μA |
| Low-level output current $I_{OL}$ | | | 4 | | | 8 | mA |
| Operating free-air temperature $T_A$ | −55 | | 125 | 0 | | 70 | °C |

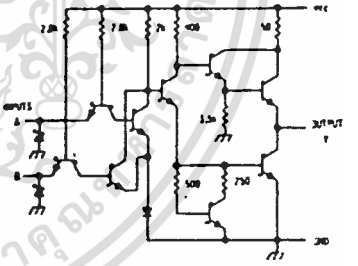
electrical characteristics over recommended operating free-air temperature range

| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18 mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $I_{OH}$ = MAX | | 2.7 | 3.4 | | V |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IL}$ = $V_{IL}$ max, $I_{OL}$ = 4 mA | | | 0.25 | 0.4 | V |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7 V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_{IH}$ = 2.7 V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_{IL}$ = 0.4 V | | | | −0.4 | mA |
| $I_{OS}$ | Short-circuit output current* | $V_{CC}$ = MAX | 54LS Family | −20 | | −100 | mA |
| | | | 74LS Family | −20 | | −100 | |
| $I_{CCH}$ | Supply current | $V_{CC}$ = MAX | Total, outputs high | | 3.1 | 6.2 | mA |
| $I_{CCL}$ | Supply current | | Total, outputs low | | 4.9 | 9.8 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = 5 V | Average per gate (50% duty cycle) | | 1.0 | | mA |
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | $V_{CC}$ = 5 V, $C_L$ = 15 pF, | $T_A$ = 25°C, $R_L$ = 2 kΩ | | 14 | 22 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | | | | 14 | 22 | ns |

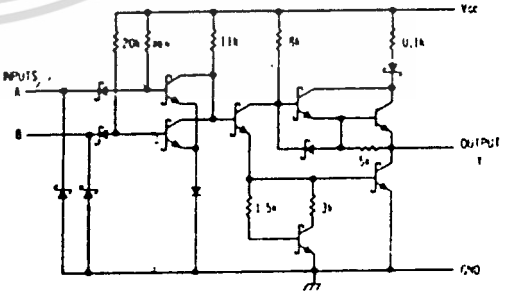
Schematics (each gate)




'32 CIRCUIT




'S32 CIRCUIT

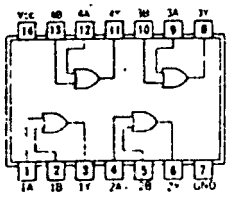



'LS32 CIRCUIT

Resistor values shown are in ohms and in ohms.

Pin Assignment (Top View)

①




positive logic

$Y = A + B$

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.
* Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5474/7474. Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF |
| T.I. | SN54S74 | J,G | | | W,X | SN54H74 | J,C | | | W,2 | SN54LS74 | J,G | | | W,J | SN5474 | J,G | | | W,2 | SN54L74 | J,G | N,3 | TG | |
| | SN74S74 | J,G | N,2 | | | SN74H74 | J,G | N,1 | | | SN74LS74 | J,G | N,3 | | | SN7474 | J,G | N,G | | | SN74L74 | J,G | N,J | 1,G | |
| FAIRCHILD | F,M54S74/F,M74S74 | D,J | | | | F,M54H74/F,M54H74 | D,J | | | F,2 | F,M54LS74/F,M74LS74 | D,J | | | F,Q | F,M5474/F,M7474 | D,J | | | F,Q | | | | | |
| | F,C74S74/F,C9S74 | D,J | P,J | | | F,C74H74/F,C9H74 | D,J | P | | F,2 | F,C74LS74/F,C9LS74 | D,J | P,J | | F,Q | F,C7474/F,C9S74 | D,J | P,N | | | | | | | |
| MOTOROLA | | | | | | | | | | | SN74LS74 | | F,4 | | | | | | | | | | | | |
| N.S.C. | | | | | | DM54H74 | J,G | N,G | | | DM54LS74 | | F,W | | | DM5474 | J,G | N,G | | W,2 | DM54L74 | J,G | N,J | | F,2 |
| | DM74S74 | | N,1 | | | DM74H74 | J,G | N,J | | | DM74LS74 | | F,W | | | DM7474 | J,G | N,G | | | DM74L74 | J,G | N,J | | F,2 |
| PHILIPS | N74S74 | | Q,1 | | | GJJJ131/74H74 | | Q,1 | | | N74LS74 | | F | | | FJJJ131/7474 | | Q,1 | | | | | | | |
| SIGNETICS | S54S74 | | | | | S54H74 | F,Q | A,Q | | W,1 | | | | | | S5474 | F,Q | A,Q | | W,2 | | | | | |
| | N74S74 | | | | | N74H74 | F,Q | A,Q | | | N74LS74 | | F,A | | | N7474 | F,Q | A,Q | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | FLJ141 | | Q,1 | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS74 | | MJ,1 | | | MB420 | Q,1 | MJ,1 | | | | | | | |
| HITACHI | HD74S74 | Q,1 | P,G | | | | | | | | HD74LS74 | | P,1 | | | HD7474, HD2518 | Q,1 | P,J | | | | | | | |
| MITSUBISHI | M74S74 | | P,1 | | | | | | | | M74LS74 | | F,J | | | M5474/M5374 | | F,J | | | | | | | |
| NEC | 74S74 | | C,1 | | | | | | | | 74LS74 | | C | | | μPB214 | D,1 | C,3 | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | TE7474 | | P,J | | | | | | | |

## Electrical Characteristics SN54LS74/SN74LS74

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7 V | Operating free-air temperature range | SN54LS74 | −55°C to 125°C |
| Input voltage | 5.5 V | | SN74LS74 | 0°C to 70°C |
| | | Storage temperature range | | −65°C to 150°C |

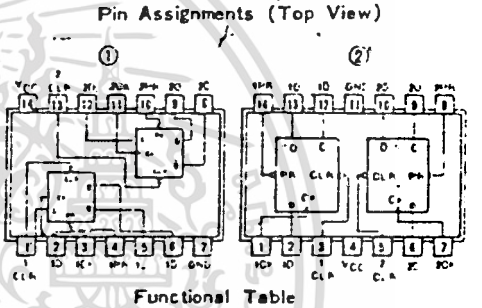
recommended operating conditions

| | | SN54LS74 min | nom | max | SN74LS74 min | nom | max | Unit |
|---|---|---|---|---|---|---|---|---|
| Supply voltage $V_{CC}$ | | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | | −400 | | | −400 | μA |
| Low-level output current $I_{OL}$ | | | | 4 | | | 8 | mA |
| Pulse width $t_w$ | Clock high | 25 | | | 25 | | | ns |
| | Preset or clear low | 25 | | | 25 | | | |
| Input setup time before | High-level data | 25* | | | 25* | | | ns |
| | Low-level data | 25* | | | 25* | | | |
| Hold time, data after | | 5* | | | 5* | | | ns |
| Operating free-air temperature $T_A$ | | −55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range

| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18 mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V | $I_{OH}$ = MAX | 2.7 | 3.4 | | V |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V | $I_{OL}$ = 4 mA | | 0.25 | 0.4 | V |
| $I_I$ | Input current at maximum input voltage | J, K inputs | $V_{CC}$ = MAX, $V_I$ = 5.5 V | | | 0.1 | mA |
| | | Clear | | | | 0.2 | |
| | | Preset | | | | 0.2 | |
| | | Clock | | | | 0.4 | |
| $I_{IH}$ | High-level input current | J, K inputs | $V_{CC}$ = MAX, $V_I$ = 2.7 V | | | 20 | μA |
| | | Clear | | | | 40 | |
| | | Preset | | | | 80 | |
| | | Clock | | | | 80 | |
| $I_{IL}$ | Low-level input current | J, K inputs | $V_{CC}$ = MAX, $V_I$ = 0.4 V | | | −0.4 | mA |
| | | Clear | | | | −1.6 | |
| | | Preset | | | | −1.6 | |
| | | Clock | | | | −1.6 | |
| $I_{OS}$ | Short-circuit output current § | Sum of 74 | $V_{CC}$ = MAX | −20 | | −100 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = MAX, See Note 3 | | | 4 | 8 | mA |
| $f_{max}$ | Clock frequency | $V_{CC}$ = 5 V, $T_A$ = 25°C, $C_L$ = 15 pF, $R_L$ = 2 kΩ | | 25 | 32 | | MHz |
| $t_{PLH}$ | Propagation delay time, low-to-high-level output from clock | | | | 13 | 20 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output from clock | | | | 25 | 40 | |

Pin Assignments (Top View)

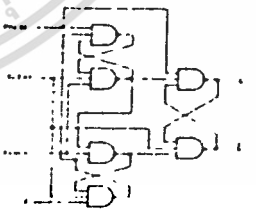


Functional Table

'74, H74, LS74, S74 (See Note 2)

| INPUTS | | | | OUTPUTS | |
|---|---|---|---|---|---|
| PRESET | CLEAR | CLOCK | D | Q | $\bar{Q}$ |
| L | H | ↑ | H | H | L |
| L | H | ↑ | L | L | H |
| H | H | ↓ | X | $Q_0$ | $\bar{Q}_0$ |
| H | L | X | X | L | H |
| L | L | X | X | H* | H* |

Functional Block Diagram



* This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.

§ Not more than one output should be shorted at a time.

¶ $t_{PLH}$ = propagation delay time, low-to-high-level output
$t_{PHL}$ = propagation delay time, high-to-low-level output

# The arrow indicates the edge of the clock pulse used for reference. † This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 54126/74126 Quadruple Bus Buffer Gate with Three-State Output

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schotty TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I. | | | | | | | | | | | | | | | | 54126 | | | | | | | | | |
| | | | | | | | | | | | | | | | | 74126 | | | | | | | | | |
| FAIRCHILD | | | | | | | | | | | | | | | | | | | | | | | | | |
| MOTOROLA | | | | | | | | | | | | | | | | | | | | | | | | | |
| N.S.C. | | | | | | | | | | | | | | | | | | | | | | | | | |
| PHILIPS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIGNETICS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | | | | | | | | | | |
| FUJITSU | | | | | | | | | | | | | | | | | | | | | | | | | |
| HITACH | | | | | | | | | | | | | | | | | | | | | | | | | |
| MITSUBISHI | | | | | | | | | | | | | | | | | | | | | | | | | |
| NEC | | | | | | | | | | | | | | | | | | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS126 SN74LS126

absolute maximum ratings over operating free-air temperature range

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7V | Operating free-air temperature range | SN54LS | -55°C to 125°C |
| Input voltage | 7V | | SN74LS | 0°C to 70°C |
| | | Storage temperature range | | -65°C to 150°C |

recommended operating conditions

| | SN54LS126 | | | SN74LS126 | | | UNIT |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | -1 | | | -2.6 | mA |
| Low-level output current $I_{OL}$ | | | 12 | | | 24 | mA |
| Operating free-air temperature $T_A$ | -55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range

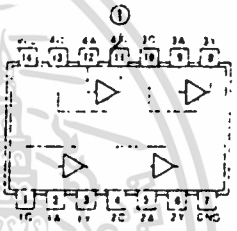
| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = -18 mA | | | | -1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V, $I_{OH}$ = MAX | 54LS Family | 2.4 | | | V |
| | | | 74LS Family | 2.4 | | | |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V, $I_{OL}$ = MAX | | | 0.35 | 0.5 | V |
| $I_{O(off)}$ | Off-state (high-impedance-state) output current | $V_{CC}$ = MAX, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V | $V_O$ = 2.8 V | | | 20 | μA |
| | | | $V_O$ = 0.4 V | | | -20 | |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 5.5 V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_{IH}$ = 2.7 V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_{IL}$ = 0.4 V | | | | -0.4 | mA |
| $I_{OS}$ | Short-circuit output current* | $V_{CC}$ = MAX | 54LS Family | -40 | | -225 | mA |
| | | | 74LS Family | -40 | | -225 | |
| $I_{CC}$ | Supply current | $V_{CC}$ = MAX, DATA INPUT = 0 V, OUTPUT CONTROL = 0 V | | | 12 | 22 | mA |

switching characteristics, $V_{CC}$ = 5 V, $T_A$ = 25°C

| PARAMETER | | FROM (INPUT) | TO (OUTPUT) | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|---|---|---|
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | Data | Y | $C_L$ = 45 pF, $R_L$ = 667 Ω | | 9 | 15 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | | | | | 8 | 18 | ns |
| $t_{ZH}$ | Output enable time to high level | Control | | | | 18 | 25 | ns |
| $t_{ZL}$ | Output enable time to low level | | | | | 21 | 35 | ns |
| $t_{HZ}$ | Output disable time from high level | | | $C_L$ = 5 pF, $R_L$ = 667 Ω | | | 25 | ns |
| $t_{LZ}$ | Output disable time from low level | | | | | | 25 | ns |

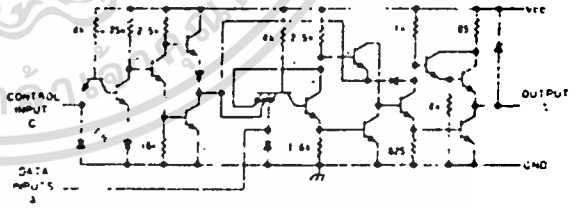
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.
* Not more than one output should be shorted at a time.

### Pin Assignment (Top View)




positive logic:
Y = A
Output is off (disabled) when C is low.

### Schematic(each gate)




'126 CIRCUIT

Resistor values shown are nominal and in ohms.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 54138/74138 3-Line-to-8-Line Decoder

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF | Device Type | Package C | P | M | CF |
| T.I. | SN54S138 | J,W | | | W,J | | | | | | SN54LS138 | J,W | | | W,J | | | | | | | | | | |
| | SN74S138 | J,D,N | N,J | | | | | | | | SN74LS138 | J,D,N | N,J | | | | | | | | | | | | |
| FAIRCHILD | /9N54S138 | P,J | | | | | | | | | 9N54LS138 / 9N74LS138 | P,J | | | F,D | | | | | | | | | | |
| | F54S138 / F74S138 | P,J | | | F,D | | | | | | F54LS138 / F74LS138 | P,J | P,J | | F,D | | | | | | | | | | |
| MOTOROLA | | | | | | | | | | | SN74LS138 | P,D | | | | | | | | | | | | | |
| N.S.C. | DM74S138 | | D | | | | | | | | DM74LS138 | | D | | | | | | | | | | | | |
| | | | | | | | | | | | DM54LS138 | | D | | | | | | | | | | | | |
| PHILIPS | N74S138 | | D | | | | | | | | N74LS138 | | D | | | | | | | | | | | | |
| SIGNETICS | S54S138 | F,D | B,Q | | W,J | | | | | | | | | | | | | | | | | | | | |
| | N74S138 | F,D | B,Q | | | | | | | | N74LS138 | | A,Q | | | | | | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | | | | | | | | | | |
| FUJITSU | | | | | | | | | | | 74LS138 | | M,J | | | | | | | | | | | | |
| HITACHI | | | | | | | | | | | HD74LS138 | | P,D | | | | | | | | | | | | |
| MITSUBISHI | M74S138 | | P,D | | | | | | | | M74LS138 | | P,D | | | | | | | | | | | | |
| NEC | | | | | | | | | | | 74LS138 | | C,D | | | | | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS138/SN74LS138

**absolute maximum ratings over operating free-air temperature range**

| | | | | |
|---|---|---|---|---|
| Supply voltage, $V_{CC}$ | 7V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7V | | SN74LS | 0°C to 70°C |
| | | Storage temperature range | | −65°C to 150°C |

**recommended operating conditions**

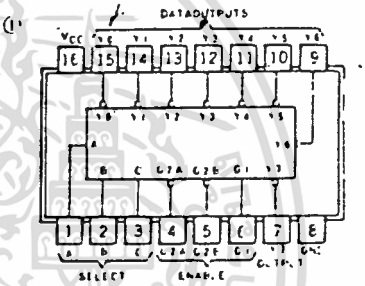
| | SN54LS138 MIN | NOM | MAX | SN74LS138 MIN | NOM | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | −400 | | | −400 | μA |
| Low-level output current $I_{OL}$ | | | 4 | | | 8 | mA |
| Operating free-air temperature $T_A$ | −55 | | 125 | 0 | | 70 | °C |

**electrical characteristics over recommended operating free-air temperature range**

| PARAMETER | | TEST CONDITIONS† | | MIN | TYP‡ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_I$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18 mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V, $I_{OH}$ = −400 μA | SN54LS | 2.5 | 3.4 | | V |
| | | | SN74LS | 2.7 | 3.4 | | |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2 V, $V_{IL}$ = 0.8 V, $I_{OL}$ = 8 mA | | | 0.35 | 0.5 | V |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7 V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_I$ = 2.7 V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_I$ = 0.4 V | | | | −0.1 | mA |
| $I_{OS}$ | Short-circuit output current ◆ | $V_{CC}$ = MAX | | −20 | | −100 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = MAX, Outputs enabled and open | | | 6.3 | 10 | mA |

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| $t_{PLH}$ | From (input) A, B, or C | $V_{CC}$ = 5 V, $T_A$ = 25°C, $C_L$ = 15 pF, $R_L$ = 2 kΩ | See Note 2 | 2 | 13 | 20 | ns |
| $t_{PHL}$ | To (output) Any Y | | | | 21 | 32 | |
| $t_{PLH}$ | From (input) A, B, or C | | | 3 | 18 | 27 | ns |
| $t_{PHL}$ | To (output) Any Y | | | | 20 | 30 | |
| $t_{PLH}$ | From (input) G2 | | | 2 | 12 | 18 | ns |
| $t_{PHL}$ | To (output) Any Y | | | | 21 | 32 | |
| $t_{PLH}$ | From (input) G1 | | | 3 | 17 | 26 | ns |
| $t_{PHL}$ | To (output) Any Y | | | | 20 | 30 | |

Pin Assignment (Top View)




Function Table

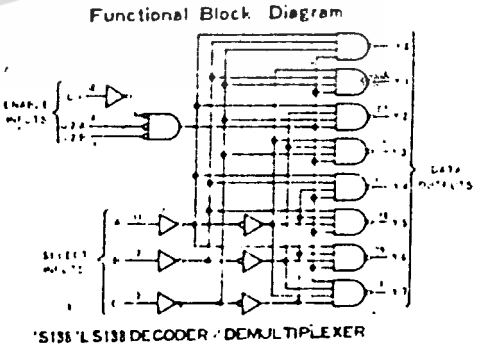
'S138, 'LS138

| INPUTS ENABLE | | SELECT | | | OUTPUTS | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| G1 | G2* | C | B | A | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| X | H | X | X | X | H | H | H | H | H | H | H | H |
| L | X | X | X | X | H | H | H | H | H | H | H | H |
| H | L | L | L | L | L | H | H | H | H | H | H | H |
| H | L | L | L | H | H | L | H | H | H | H | H | H |
| H | L | L | H | L | H | H | L | H | H | H | H | H |
| H | L | L | H | H | H | H | H | L | H | H | H | H |
| H | L | H | L | L | H | H | H | H | L | H | H | H |
| H | L | H | L | H | H | H | H | H | H | L | H | H |
| H | L | H | H | L | H | H | H | H | H | H | L | H |
| H | L | H | H | H | H | H | H | H | H | H | H | L |

* G2 = G2A + G2B

H = high level, L = low level, X = irrelevant

Functional Block Diagram




'S138, 'LS138 DECODER / DEMULTIPLEXER

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.

‡ All typical values are at $V_{CC}$ = 5 V, $T_A$ = 25°C.

◆ Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.

§ $t_{PLH}$ = propagation delay time, low-to-high-level output.

¶ $t_{PHL}$ = propagation delay time, high-to-low-level output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 54244/74244 Octal Buffers/Line Drivers/Line Receivers

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T. I. | | | | | | | | | | | SN54LS244<br>SN74LS244 | J<br>J | N | | | | | | | | | | | | |
| FAIRCHILD | | | | | | | | | | | | | | | | | | | | | | | | | |
| MOTOROLA | | | | | | | | | | | | | | | | | | | | | | | | | |
| N. S. C. | | | | | | | | | | | | | | | | | | | | | | | | | |
| PHILIPS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIGNETICS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | | | | | | | | | | |
| FUJITSU | | | | | | | | | | | | | | | | | | | | | | | | | |
| HITACHI | | | | | | | | | | | | | | | | | | | | | | | | | |
| MITSUBISHI | | | | | | | | | | | | | | | | | | | | | | | | | |
| NEC | | | | | | | | | | | | | | | | | | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS244/SN74LS244

**absolute maximum ratings over operating free-air temperature range**

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7V | Operating free-air temperature | SN54LS | 55°C to 125°C |
| Input voltage | 5.5V | | SN74LS | 0°C to 70°C |
| Interemitter voltage | 5.5V | Storage temperature range | | 65°C to 150°C |

**recommended operating conditions**

| | LS54LS244 | | | SN74LS244 | | | UNIT |
|---|---|---|---|---|---|---|---|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output current $I_{OH}$ | | | -12 | | | -15 | mA |
| Low-level output current $I_{OL}$ | | | 12 | | | 24 | mA |
| Operating free-air temperature $T_A$ | 55 | | 125 | 0 | | 70 | °C |

**electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)**

| PARAMETER | | TEST CONDITIONS† | | SN74LS | | | UNIT |
|---|---|---|---|---|---|---|---|
| | | | | MIN | TYP‡ | MAX | |
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_{IK}$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = -18mA | | | | -1.5 | V |
| | Hysteresis ($V_{T+} - V_{T-}$) | $V_{CC}$ = MIN | | | 0.2 | 0.4 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $V_{IL}$ = $V_{IL}$ max | $I_{OH}$ = -3mA | 2.4 | 3.4 | | V |
| | | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $V_{IL}$ = 0.5V | $I_{OH}$ = MAX | 2 | | | |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $V_{IL}$ = $V_{IL}$ max | $I_{OL}$ = 12mA | | | 0.4 | V |
| | | | $I_{OL}$ = 24mA | | | 0.5 | |
| $I_{OZH}$ | Off-state output current, high-level voltage applied | $V_{CC}$ = MAX, $V_{IH}$ = 2V, $V_{IL}$ = $V_{IL}$ max | $V_O$ = 2.7V | | | 20 | μA |
| $I_{OZL}$ | Off-state output current, low-level voltage applied | | $V_O$ = 0.4V | | | -20 | μA |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, | $V_I$ = 7V | | | 0.1 | mA |
| $I_{IH}$ | High-level input current, any input | $V_{CC}$ = MAX | $V_I$ = 2.7V | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX | $V_{IL}$ = 0.4V | | | -0.2 | mA |
| $I_{OS}$ | Short-circuit output current§ | $V_{CC}$ = MAX | | -40 | | -225 | mA |
| $I_{CC}$ | Supply current, Outputs high | $V_{CC}$ = MAX | All | | 13 | 23 | mA |
| | Outputs low | | LS244 | | 27 | 46 | |
| | All outputs disabled | | Outputs open LS244 | | 32 | 54 | |

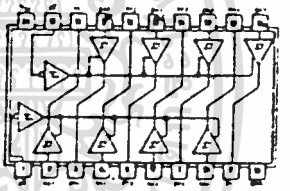
**switching characteristics $V_{CC}$ = 5V, $T_A$ = 25°C**

| PARAMETER | | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|---|
| $t_{PLH}$ | Propagation delay time, low-to-high-level output | | | 9 | 14 | ns |
| $t_{PHL}$ | Propagation delay time, high-to-low-level output | $C_L$ = 45pF, $R_L$ = 667Ω, See Note 2 | | 12 | 18 | ns |
| $t_{PZL}$ | Output enable time to low level | | | 20 | 30 | ns |
| $t_{PZH}$ | Output enable time to high level | | | 15 | 23 | ns |
| $t_{PLZ}$ | Output disable time from low level | $C_L$ = 5pF, $R_L$ = 667Ω, See Note 2 | | 15 | 25 | ns |
| $t_{PHZ}$ | Output disable time from high level | | | 10 | 18 | ns |

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at $V_{CC}$ = 5V, $T_A$ = 25°C.
§Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.
NOTE 2: Load circuit and voltage waveforms are shown on page 3-11.

Pin Assignment (Top View)

①



SN54LS244 (J) SN74LS244 (J, N)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

| | Schottky TTL | | | | | High-Speed TTL | | | | | Low-Power Schottky TTL | | | | | Standard TTL | | | | | Low-Power TTL | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | | Device Type | Package | | | |
| | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF | | C | P | M | CF |
| T.I | SN54S374 | J | | | | | | | | | SN54LS374 | J | | | | | | | | | | | | | |
| | SN74S374 | J | N | | | | | | | | SN74LS374 | J | N | | | | | | | | | | | | |
| FAIRCHILD | | | | | | | | | | | | | | | | | | | | | | | | | |
| MOTOROLA | | | | | | | | | | | | | | | | | | | | | | | | | |
| N.S.C. | | | | | | | | | | | | | | | | | | | | | | | | | |
| PHILIPS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIGNETICS | | | | | | | | | | | | | | | | | | | | | | | | | |
| SIEMENS | | | | | | | | | | | | | | | | | | | | | | | | | |
| FUJITSU | | | | | | | | | | | | | | | | | | | | | | | | | |
| HITACHI | | | | | | | | | | | | | | | | | | | | | | | | | |
| MITSUBISHI | | | | | | | | | | | | | | | | | | | | | | | | | |
| NEC | | | | | | | | | | | | | | | | | | | | | | | | | |
| TOSHIBA | | | | | | | | | | | | | | | | | | | | | | | | | |

## Electrical Characteristics SN54LS374/SN74LS374

**absolute maximum ratings over operating free-air temperature range**

| | | | | |
|---|---|---|---|---|
| Supply voltage $V_{CC}$ | 7V | Operating free-air temperature range | SN54LS | −55°C to 125°C |
| Input voltage | 7V | | SN74LS | 0°C to 70°C |
| | | Storage temperature range | | −65°C to 150°C |

**recommend operating conditions**

| | | SN54LS374 | | | SN74LS374 | | | UNIT |
|---|---|---|---|---|---|---|---|---|
| | | MIN | NOM | MAX | MIN | NOM | MAX | |
| Supply voltage $V_{CC}$ | | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| High-level output voltage $V_{OH}$ | | | | −400 | | | −400 | μA |
| High-level output current $I_{OH}$ | | | | −1 | | | −1 | mA |
| Width of clock enabling pulse, $t_w$ | High | 15 | | | 15 | | | ns |
| | Low | 15 | | | 15 | | | |
| Data hold time $t_{hold}$ | | 0† | | | 0† | | | ns |
| Setup time $t_{setup}$ | | 20† | | | 20† | | | ns |
| Operating free-air temperature $T_A$ | | −55 | | 125 | 0 | | 70 | °C |

**electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)**

| PARAMETER | | TEST CONDITIONS‡ | | MIN | TYP§ | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $V_{IH}$ | High-level input voltage | | | 2 | | | V |
| $V_{IL}$ | Low-level input voltage | | | | | 0.8 | V |
| $V_{IK}$ | Input clamp voltage | $V_{CC}$ = MIN, $I_I$ = −18mA | | | | −1.5 | V |
| $V_{OH}$ | High-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $V_{IL}$ = $V_{IL}$ max, $I_{OH}$ = MAX | | 2.4 | 3.1 | | V |
| $V_{OL}$ | Low-level output voltage | $V_{CC}$ = MIN, $V_{IH}$ = 2V, $V_{IL}$ = $V_{IL}$ max | $I_{OL}$ = 24mA | | 0.35 | 0.5 | V |
| $I_{OZH}$ | Off-state output current, high-level voltage applied | $V_{CC}$ = MAX, $V_{IH}$ = 2V, $V_O$ = 2.7V | | | | 20 | μA |
| $I_{OZL}$ | Off-state output current, low-level voltage applied | $V_{CC}$ = MAX, $V_{IH}$ = 2V, $V_O$ = 0.4V | | | | −20 | μA |
| $I_I$ | Input current at maximum input voltage | $V_{CC}$ = MAX, $V_I$ = 7V | | | | 0.1 | mA |
| $I_{IH}$ | High-level input current | $V_{CC}$ = MAX, $V_I$ = 2.7V | | | | 20 | μA |
| $I_{IL}$ | Low-level input current | $V_{CC}$ = MAX, $V_I$ = 0.4V | | | | −0.4 | mA |
| $I_{OS}$ | Short-circuit output current ¶ | $V_{CC}$ = MAX | | −30 | | −130 | mA |
| $I_{CC}$ | Supply current | $V_{CC}$ = MAX, Output control at 4.5V | 'LS374 | | 27 | 40 | mA |

**switching characteristics, $V_{CC}$ = 5V, $T_A$ = 25°C**

| PARAMETER | FROM (INPUT) | TO (OUTPUT) | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|---|---|
| $f_{max}$ | | | $C_L$ = 45pF, $R_L$ = 667Ω, See Notes 2 and 3 | 35 | 50 | | MHz |
| $t_{PLH}$ | Data | Any Q | | | | | ns |
| $t_{PHL}$ | | | | | | | |
| $t_{PLH}$ | Clock or enable | Any Q | | | 15 | 28 | |
| $t_{PHL}$ | | | | | 18 | 28 | |
| $t_{PZH}$ | Output Control | Any Q | | | 20 | 28 | ns |
| $t_{PZL}$ | | | | | 21 | 28 | |
| $t_{PHZ}$ | Output Control | Any Q | $C_L$ = 5pF, $R_L$ = 667Ω, See Note 3 | | 12 | 20 | ns |
| $t_{PLZ}$ | | | | | 14 | 25 | |

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC}$ = 5V, $T_A$ = 25°C.

§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

NOTES 2. Maximum clock frequency is tested with all outputs loaded.

3. See load circuits and waveforms on page 3-11.

$f_{max}$ = maximum clock frequency

$t_{PLH}$ = propagation delay time, low-to-high-level output

$t_{PHL}$ = propagation delay time, high-to-low-level output

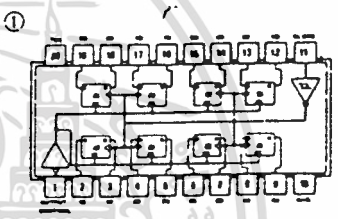
$t_{PZH}$ = output enable time to high level

$t_{PZL}$ = output enable time to low level

$t_{PHZ}$ = output disable time from high level

$t_{PLZ}$ = output disable time from low level

### Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)
SN54S374 (J) SN74S374 (J, N)

'LS374, 'S374
FUNCTION TABLE

| OUTPUT CONTROL | CLOCK | D | OUTPUT |
|---|---|---|---|
| L | ↑ | H | H |
| L | ↑ | L | L |
| L | L | X | $Q_0$ |
| H | X | X | Z |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# หนังสืออ้างอิง

1. ไชยันต์ สุวรรณชีวะคิริ , " เซมิคอนดักเตอร์ อิเลคทรอนิกส์ " , ฉบับที่ 112 , หน้า 92-94 , 2534

2. บริษัท ยีทีที จำกัด , " Z80180 MPU " , หน้า 1-3

3. MOTOROLA , " TELECOMMUNICATIONS . DEVICE DATA " , Page 2-80 - 2-85 , 2-407 - 2-410 , 1989

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# กิตติกรรมประกาศ

ขอขอบคุณ อ.ประเสริฐ อุดมวิมานชัย สำหรับคำปรึกษาอันเป็นประโยชน์ ความรู้ที่อาจารย์ได้ประสิทธิ์ประสาทให้ แนวและคำสั่งสอนต่าง ๆ แก่การทำงานทั้งต่อโครงงานและการดำรงชีวิตประจำวัน

พ่อแม่และเครือญาติ , อาจารย์ทุกท่าน , เพื่อน ๆ รุ่น 27 สำหรับกำลังใจและคำปรึกษา

หนังสือทุกเล่ม สำหรับความรู้อันทรงคุณค่า

และคณะวิศวกรรมศาสตร์ พระจอมเกล้า ลาดกระบัง สำหรับประสบการณ์ทางวิชาการ ในครั้งนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้