แผงแสดงกราฟฟิกแบบสี

GRAPHIC COLOUR DISPLAY

โดย

นายธวัช สุดแสวง

นายประสงค์ สกลอารีย์

นายพิพัฒน์ พรหมมี

นายพูนศักดิ์ ไพโรจน์สกุลสุข

นายศุภชัย บุญสวัสดิ์กุลชัย

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

010418

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงงาน

ชื่อปริญญานิพนธ์ : แผงแสดงกราฟิกแบบสี

ผู้จัดทำ

1. นาย ธวัช สุดแสวง 33.132108
2. นาย ประสงค์ สกลอารีย์ 33.132110
3. นาย พิพัฒน์ พรหมมี 33.132116
4. นาย พูนศักดิ์ ไพโรจน์สกุลสุข 33.132117
5. นาย ศุภชัย บุญสวัสดิ์กุลชัย 33.132123

อาจารย์ที่ปรึกษา

1. อ. ไพศาล สิทธิโยภาสกุล
2. อ. ชวลิต เบญจางคประเสริฐ

คณะวิศวกรรมศาสตร์

ภาควิชาเทคนิคอุตสาหกรรม

สาขาวิชาเทคโนโลยีโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROJECT

GRAPHIC COLOUR DISPLAY

Thawat Sudswang

Prasong Skolaree

Phiphat Phrommee

Poonsak Phairojsakulsuk

Suphachai Boonsawatkoonchai

Faculty of Engineering

Department of Industrial Technic

Major in Telecommunication Technology

King Mongkut's Institute of Technology Ladkrabang

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผงแสดงกราฟฟิกแบบสี

Graphic Colour Display

ได้รับอนุมัติให้เป็นส่วนหนึ่งของ การศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

ปีการศึกษา 2534

คณะวิศวกรรมศาสตร์ ภาควิชาเทคนิคอุตสาหกรรม สาขาวิชาเทคโนโลยีโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

คณะกรรมการตรวจปริญญานิพนธ์

..... ประธานกรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผงแสดงกราฟฟิกแบบสี

นาย ธวัช	สุดแสวง	33.132108
นาย ประสงค์	สกลอารีย์	33.132110
นาย พิพัฒน์	พรหมมี	33.132116
นาย พูนศักดิ์	ไพโรจน์สกุลสุข	33.132117
นาย ศุภชัย	บุญสวัสดิ์กุลชัย	33.132123

อาจารย์ที่ปรึกษา

1. อ. ไพศาล สิทธิโยภาสกุล
2. อ. ชวลิต เบญจางคประเสริฐ

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เสนอการออกแบบสื่อในการโฆษณาซึ่งมีขีดความสามารถในการแสดงรูปภาพและตัวอักษรได้ 3 สี คือสีแดง สีเขียวและสีส้ม โดยใช้ LED แทน DOT MATRIX มีขนาด 24 x 9 ต่อ 1 CHARACTER แสดงได้พร้อมกัน 12 ตัวอักษร ทั้งภาษาไทย และ ภาษาอังกฤษ โดยใช้ Z180 CONTROL BOARD เป็นตัวควบคุมการแสดง โดยการโปรแกรมสามารถทำบนเครื่อง IBM PC แล้วใช้การ DOWN LOAD โปรแกรมลง Z180 CONTROL BOARD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Graphic Colour Display

Thawat Sudswang

Prasong Skolaree

Phiphat Phrommee

Poonsak Phairojsakulsuk

Suphachai Boonsawatkoonchai

Advisors:

1.PHAISARN SUTHIYOPHAKUL

2.CHAOWALIT BENJANGKAPRASERT

ABSTRACT

THIS THESIS IS PRESENTED ABOUT DESIGN OF ADVERTISEMENT MEDIA THAT CAN DISPLAY CHARACTERS AND PICTURE IN THREE COLOUR, RED, GREEN AND ORANGE. BY USING LED INSTEAD OF DOT MATRIX WHICH DISPLAY 24 X 9 FOR ONE CHARACTER, THAT CAN DISPLAY SIMULTANOUS 12 CHARACTER PER EACH PAGES IN THAI OR ENGLISH. THE CONTROL OF DISPLAY IS ACCOMPLETED BY Z180 CONTROL BOARD,THE PROGRAMING OF FORMAT OF DISPLAY THAT BE DONE ON IBM PC AND LINK TO THECONTROL BOARD VIA RS-232.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทคัดย่อ		
บทที่ 1	บทนำ	1
บทที่ 2	ขั้นตอนการออกแบบและสร้าง	3
	วิธีที่ 1 เปรียบเทียบ MEMORY	4
	แนวความคิดการควบคุมการแสดงผลของ Scoreboard	8
	วงจรควบคุมทาง Row (ชุดที่ 1)	11
	วงจรควบคุมทาง Column (ชุดที่ 1)	11
	วงจรทาง Row และ Column (ชุดที่ 2)	15
	วิธีที่ 2 I/O PORT	23
	วงจร Scoreboard ที่ใช้งานจริง	24
	การทำงานของวงจร Row และ Column Control	26
บทที่ 3	LED(Light Emitting Diode)	
	LED คืออะไร	28
	ข้อดีข้อเสียของ LED	33
บทที่ 4	ความรู้ทั่วไปเกี่ยวกับไอซีทีทีแอล	
	บริษัทผู้ผลิตไอซี	35
	แนะนำให้รู้จักไอซีทีทีแอลเกทตระกูล 54/74	38
	สรุปไอซีชนิดต่าง ๆ	43
	ทีทีแอลกับสัญญาณรบกวน	45
	การ Interfacing	46
บทที่ 5	การใช้งาน 8255 PIA	52
	หลักการทำงานของ Port ต่าง ๆ ใน Mode 0	55
	การต่อ Port เข้ากับระบบ Z80	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปขบวนการ Port input/output 63

บทที่ 6 Z80180

ขาการใช้งาน 65

Internal I/O Register 68

Operation mode 70

เกี่ยวกับ Timing 71

Wait State Generator 72

Halt และ Low Power Mode 74

Memory Management Unit 74

Interupt 80

Dynamic RAM Refresh Control 82

DMA Controller 83

Demo Software Z80180 86

บทที่ 7 CP-180 Control Pack

ภาพแสดงลักษณะ CP-180 89

วงจร CP-180 96

บทที่ 8 CP-180 Debugger

ข้อกำหนดต่าง ๆ ในการใช้งาน 99

เมื่อเริ่มใช้ Debugger 101

ก่อนเข้าสู่ Function Key 104

คำสั่งต่าง ๆ 106

สรุปส่วนสำคัญ 132

ภาคผนวก

ภาคผนวก ก - สรุปผลการปฏิบัติงานและปัญหาของโครงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การแก้ปัญหาที่เกิดขึ้นจากโครงงาน

- แนวทางการปรับปรุงแก้ไข

ภาคผนวก ข Character Generator

ภาคผนวก ค Example Program

บรรณานุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

จากผลของการพัฒนาของ Microprocessor อย่างต่อเนื่องทำให้ได้เบอร์ซีพียูใหม่ๆ ออกมาหลายเบอร์ หนึ่งในจำนวนหลายเบอร์นั้นมีเบอร์ที่มีลักษณะ Compatible กันกับ CPU ซึ่งเป็นที่รู้จักกันดีในชื่อของ Z80 แต่มีขีดความสามารถสูงกว่าในหลาย ๆ ด้าน Peripheral Devices , Software และเอกสารสนับสนุนมีอย่าง เพียงพอต่อความต้องการเป็นที่น่าสนใจควรต่อการศึกษาเพิ่มเติมอย่างยิ่งของผู้ที่รู้จัก Z80 มาแล้วเป็นอย่างดีเพราะจะเป็นการช่วยส่งเสริมแนวความคิดขีดความสามารถในการออกแบบผลงานของนักประดิษฐ์คิดค้นขึ้นมาได้ ด้วยความต้องการที่จะศึกษาถึงขีดความสามารถและการใช้งานของ CPU เบอร์ใหม่นี้ซึ่งมีชื่อเรียกว่า "Z80180" หรือบางทีเรียกกันว่า "CP180" ซึ่งคาดว่าจะเป็นที่นิยมใช้งานกันมากกว่า Z80 ในอนาคต เราจึงน่ามาประยุกต์ใช้งานเพื่อตอบสนองความต้องการในงานธุรกิจทางด้านการโฆษณา ซึ่งในรูปแบบนี้กำลังเป็นที่นิยมและแพร่หลายมากในปัจจุบัน เราสามารถจะพบเห็นได้ตามแหล่งชุมชนย่านธุรกิจ ศูนย์การค้า บริษัท รวมไปถึง สถานที่หน่วยงานราชการบางแห่ง ทางคณะผู้จัดทำจึงได้นำการประยุกต์ใช้งานของ CP180 มาทำเป็น Project ขึ้นมาชิ้นหนึ่งและให้ชื่อว่า "Color Scoreboard"

ทำไมต้องเป็น Colour Scoreboard ?

เนื่องจาก Scoreboard ที่เราพบเห็นในปัจจุบันนี้ โดยส่วนมากจะพบว่าเป็น Scoreboard ที่มีขีดความสามารถแสดงสีได้สีเดียวหรือเป็นแบบขาว-ดำ เช่น ให้การติดของหลอดแสดงผลเป็นสีแดง แล้วการดับของหลอดเป็นมืด (ไม่สว่าง) และในขณะเดียวกันสามารถที่จะทำการแสดงพื้นเป็นสีแดง แล้วให้ตัวอักษรหรือภาพเป็นการดับของหลอดได้ ซึ่งเป็นการ Inverse Screen นั่นเอง การแสดงผลที่เราพบเห็นในลักษณะของการแสดงผลแบบขาว-ดำนี้ ตัวอักษร(Characters)นั้น จะมีทั้งแบบแสดงผลเป็นภาษาไทยและภาษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อังกฤษ รวมทั้งภาพกราฟฟิกต่าง ๆ นอกจากนั้น ยังมีการแสดงผลของ Scoreboard อีกประเภทหนึ่งซึ่งสามารถทำการแสดงผลได้หลายสีซึ่งเราเรียกกันว่า Color Scoreboard เช่น 3 สีคือแดง ส้ม และเขียว ถ้ารวมถึงความมืด(หลอดแสดงผลดับ) ก็จะเป็นสี่สีนั่นเอง การแสดงผลก็มีความสามารถแสดงได้ทั้งรูปภาพแบบกราฟฟิกต่าง ๆ และอักษรทั้งภาษาไทยและภาษาอังกฤษ นอกจากนี้แล้วยังสามารถดัดแปลงรูปแบบของการแสดงผลแบบ Inverse โดยให้สีพื้น (Back Ground) เป็นสีต่างๆได้ จึงเป็นการเพิ่มรูปแบบของการแสดงผลอีกทางหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัตถุประสงค์

1. เพื่อศึกษาทฤษฎีการทำงานและการประยุกต์ใช้งานของ CP180
2. เพื่อศึกษาทฤษฎีและการใช้งานของ IC ตระกูล TTL
3. เพื่อศึกษาวิธีการออกแบบวงจรสนับสนุนต่างๆให้ CPU ทำการควบคุมได้ตามต้องการ
4. เพื่อศึกษาการออกแบบโปรแกรมควบคุมการทำงานของ CP180 โดยใช้ภาษา Assembly
5. เพื่อศึกษาการติดต่อสื่อสารข้อมูลระหว่าง Microcomputer กับ CP180 โดยผ่าน Port RS 232
6. เพื่อเป็นแนวทางในการนำเทคโนโลยีทางด้านอิเล็กทรอนิกส์มาประยุกต์ช่วยงานทางด้านธุรกิจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ขั้นตอนการออกแบบและสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิจัย

เมื่อเราได้กำหนดเป้าหมายและวัตถุประสงค์ของการสร้าง Project ชิ้นนี้ขึ้นมาแล้ว ในเบื้องต้นเราต้องทำการกำหนดถึงรายละเอียดก่อน เพื่อที่จะหาขอบเขต และแนวทางในการวางแผนดำเนินงานการออกแบบให้เป็นขั้นตอน

จากแนวความคิดในเบื้องต้น การที่จะทำให้เกิดการสแกนและแสดงผลในรูปแบบการทำงานของ Colour Scoreboard ได้นั้น แบ่งหลักการออกแบบเป็น 2 วิธี คือ

วิธีที่ 1 เปรียบเทียบ Memory

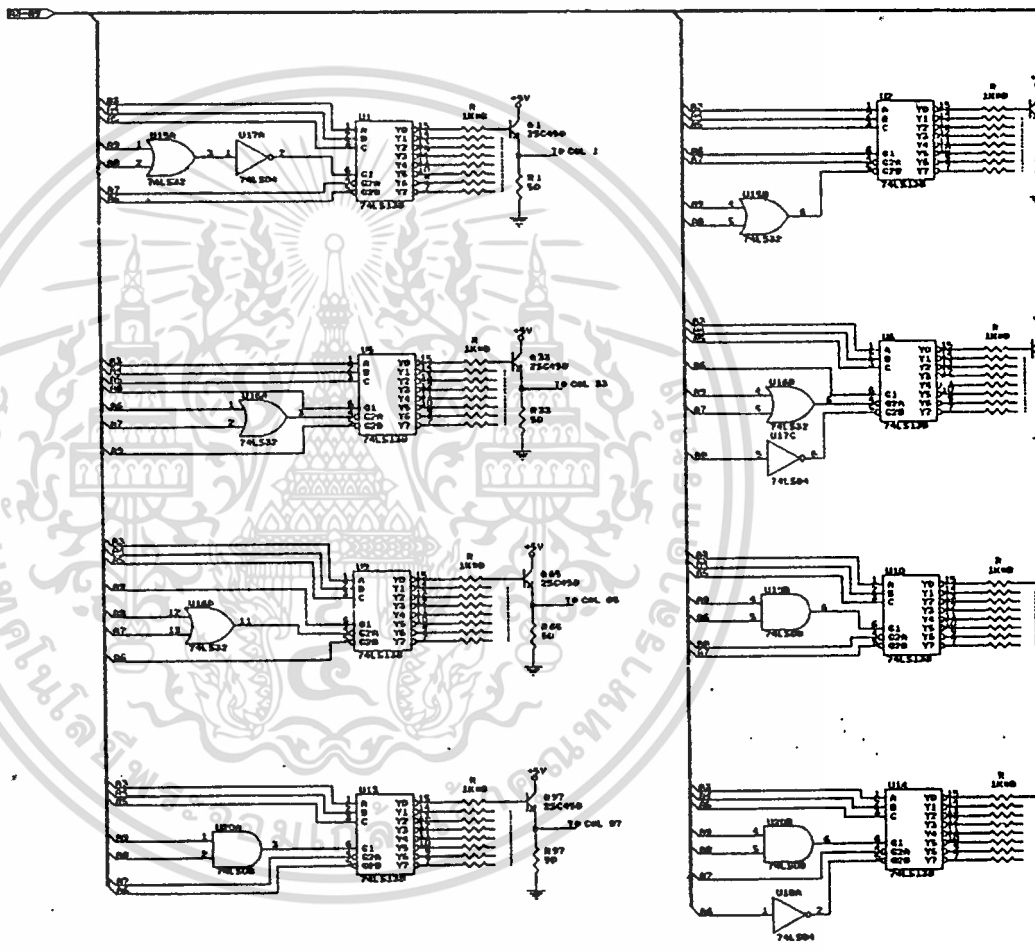
ในวิธีนี้เราจะสมมติให้ Colour Scoreboard เปรียบเสมือนเป็น Memory Map ที่ CPU มองเห็น สามารถจำลองเป็น Memory ได้ด้วย การพิจารณาจากคุณลักษณะของ Scoreboard คือ หลังจากที่เราได้กำหนดไว้แล้วว่า Scoreboard จะมีด้านกว้าง ยาวเท่าใด โดยพิจารณาจากจำนวนตัวอักษรที่จะสามารถ Display ในแนวนอนพร้อม ๆ กันได้มากที่สุด เช่นใน Project ชิ้นนี้เรากำหนดให้สามารถแสดงตัวอักษรได้ตามแนวนอน 12 ตัวอักษร ดังนั้นเราจะต้องกำหนดหรือหารูปแบบของ Character Generator หรือ Pattern ของตัวอักษรหนึ่งตัวว่าจะต้องมีขนาดกว้างคูณยาวกี่จุดในลักษณะของ Dot Matrix ในการนี้เราได้ตกลงใช้ Character Generator ของตัวอักษรหนึ่งตัวมีขนาด 9 x 24 จุด หมายถึง ความสูงของตัวอักษรมีขนาด 24 จุด และกว้าง 9 จุด เราจะนำ LED มาแทนที่จุดต่าง ๆ แต่ละจุดเหล่านี้ โดยให้ LED 1 ดวงต่อ 1 จุด เพราะฉะนั้นตัวอักษร 1 ตัวจะใช้ LED ทั้งหมด 9 x 24 = 216 ดวงแต่เรากำหนดให้จำนวนตัวอักษรเรียงกันไป 12 ตัว เพราะฉะนั้นจำนวน LED ที่จะใช้ทั้งหมดในการนี้จึงมีค่าเท่ากับ 216 x 12 = 2592 ดวง การวาง LED บนแผ่นปริ้นท์ CIRCUIT BOARD จะวางเป็นระยะห่างเท่า ๆ กันทุกตัว โดยแต่ละตัวห่างกัน 1 cm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเราต้องการ Scoreboard ที่มีลักษณะการแสดงผลออกมาเป็นหลายสี ดังนั้นเราจึงต้องใช้ LED ชนิดที่มี 3 ขา ประกอบไปด้วยขา Common Cathode ขา Anode 1 (สีแดง) และขา Anode 2 (สีเขียว) ดังนั้น LED ชนิดนี้จะให้สีได้ 3 สี คือสีแดง สีเขียวและสีผสมทางแสงระหว่างสีแดงและสีเขียวโดยการให้ forward bias ที่ Anode ทั้งสองขา ดังนั้นถ้าเปรียบเทียบแล้ว Colour Scoreboard ที่ขนาดเท่ากันกับ Monochromatic Scoreboard จะใช้จำนวนพื้นที่ของ Memory มากเป็นสองเท่าเพราะว่า LED 3 สี จะใช้สองบิทในการควบคุมการสว่างดับของสี ส่วน LED สีเดียวจะใช้เพียงบิทเดียวเท่านั้น

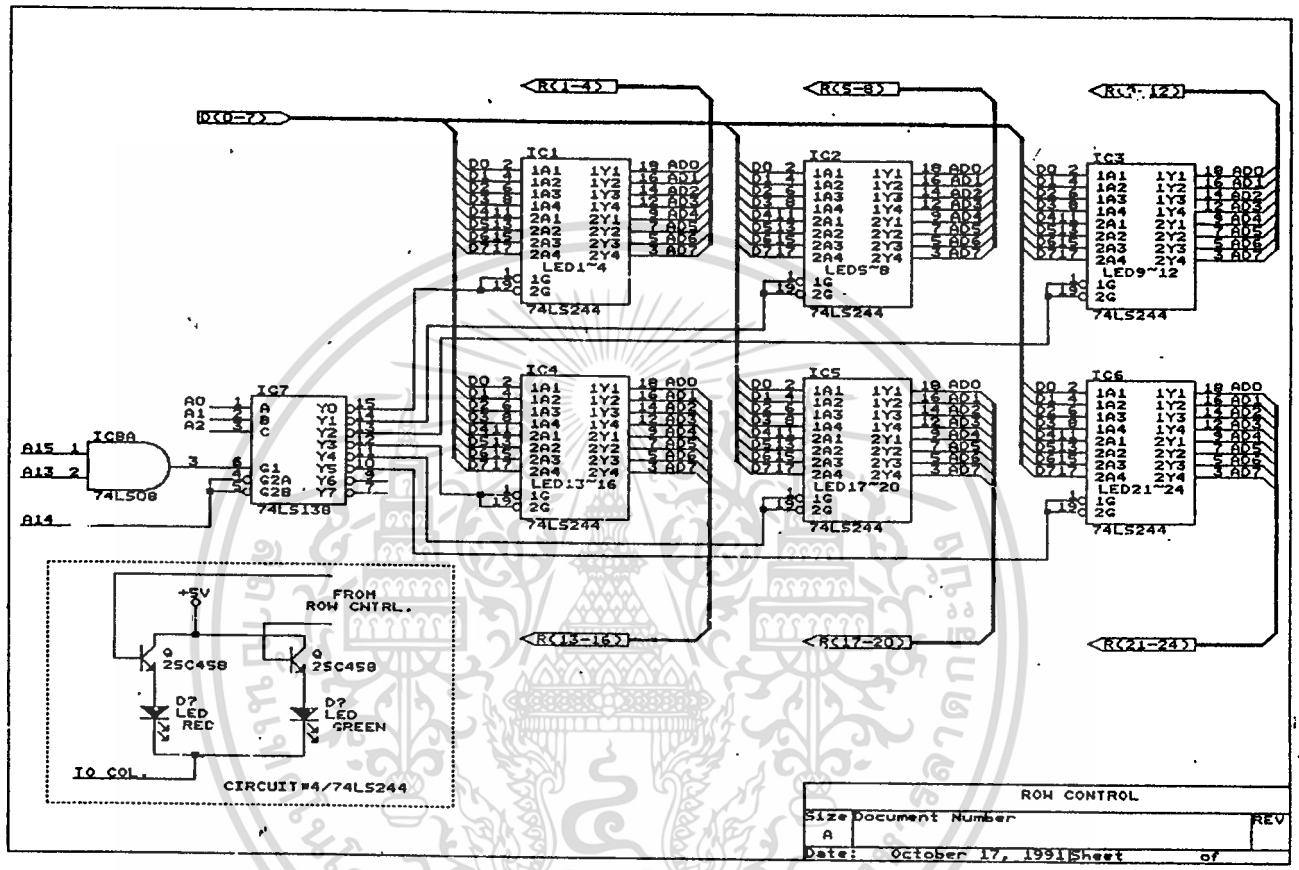
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) รูปแสดงว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) รูปแสดงวงจรควบคุมทาง Row

รูปที่ 1.1 แสดงวงจร Colour Scoreboard ชนิดเปรียบเทียบ Memory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่ง Data ในการสร้าง character นั้นมีได้ 2 วิธีคือ

1.ส่งเข้าทางด้าน Row

2.ส่งเข้าทางด้าน Column

ซึ่งในกรณีที่เราจะกำหนดว่าให้ Data character นั้นเข้าทางด้านใดขึ้นอยู่กับขนาดของ Dot Matrix ว่าเป็นขนาดเท่าใด และด้านใดที่หารด้วย 8 ลงตัวเช่น Dot Matrix 5x8 เราก็ต้องส่ง Data เข้าทาง Column หรือขนาด 8x7 ก็ต้องส่ง Data เข้าทาง Row เป็นต้น ที่เป็นเช่นนี้เพราะว่าในการส่งข้อมูลเราส่งแบบ Parallel ซึ่งส่งออกได้ครั้งละ 8 บิท เพื่อความสะดวกในการออกแบบทางด้าน HARDWARE และให้เกิดความคุ้มค่ากับการใช้ตำแหน่งหน่วยความจำที่สุด ไม่ให้เกิดการสูญเสียพื้นที่หน่วยความจำบางส่วนไปแต่นั่นก็ไม่ได้หมายความว่าจะเป็นเช่นนี้ตลอดไปทุกกรณี ยกตัวอย่างเช่นใน Project ชิ้นนี้ เมื่อจำนวนของ Row และ Column เป็นจำนวนที่ไม่ลงตัว (2^n) เนื่องจากความต้องการขนาดพื้นที่หรือจำนวนจุด(DOTS) บน Scoreboard ที่ได้กำหนดไว้ตั้งแต่ครั้งแรก แต่เราจะต้องพยายามหาความเหมาะสมในการออกแบบ

ในขั้นต้นนั้นเราจะนำเอา MAP MEMORY ของCP180 มาพิจารณาหาตำแหน่งหน่วยความจำให้เหมาะสมที่จะเอา Scoreboard ไปแทน เราจะให้ CPU มอง Scoreboard เป็นพื้นที่ Memory ส่วนหนึ่ง ซึ่งจะต้องออยู่ในขอบเขตของความสามารถในการมองจำนวนหน่วยความจำของ CPU ด้วย ต่อจากนั้นจะต้องคิดวิธีของการส่งข้อมูลมา Scan ซึ่ง CPU จะมองว่าเป็นการย้ายค่าในหน่วยความจำจากพื้นที่หนึ่งไปยังอีกพื้นที่หนึ่ง โดยนำเอา Scoreboard มาพิจารณาว่าจะต้องแทนด้วยหน่วยความจำขนาดเท่าใด ซึ่งในบางครั้งจะต้องยอมให้มีทั้งพื้นที่ที่ใช้งานและพื้นที่ที่สูญเสียไป แล้วเราจะต้องกำหนดพื้นที่หน่วยความจำขึ้นมาอีกหนึ่งชุด เพื่อที่จะใช้เป็นพื้นที่ในการเก็บผลลัพธ์ของการประมวลผลของโปรแกรมที่สมบูรณ์ ก่อนที่จะทำการเคลื่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย้ายออกมาแสดงผล ซึ่งจะได้จัดให้สอดคล้องกับรูปแบบการแสดงผลของScoreboard

ครั้งหนึ่ง เช่น ช่วงของ Address กับการทำงานของ 74LS138

	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0		
U1 :	0	0	0	0	0	0	0	0	0	0	=	0000H
	0	0	0	0	1	1	1	1	1	1	=	003FH
U2 :	0	0	0	1	0	0	0	0	0	0	=	0040H
	0	0	0	1	1	1	1	1	1	1	=	007FH
U3 :	0	0	1	0	0	0	0	0	0	0	=	0080H
	0	0	1	0	1	1	1	1	1	1	=	00BFH
U4 :	0	0	1	1	0	0	0	0	0	0	=	00C0H
	0	0	1	1	1	1	1	1	1	1	=	00FFH
U5 :	0	1	0	0	0	0	0	0	0	0	=	0100H
	0	1	0	0	1	1	1	1	1	1	=	013FH
U6 :	0	1	0	1	0	0	0	0	0	0	=	0140H
	0	1	0	1	1	1	1	1	1	1	=	017FH
U7 :	0	1	1	0	0	0	0	0	0	0	=	0180H
	0	1	1	0	1	1	1	1	1	1	=	01BFH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

008418

	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0		
U8 :	0	1	1	1	0	0	0	0	0	0	=	01C0H
	0	1	1	1	1	1	1	1	1	1	=	01FFH
U9 :	1	0	0	0	0	0	0	0	0	0	=	0200H
	1	0	0	0	1	1	1	1	1	1	=	023FH
U10:	1	0	0	1	0	0	0	0	0	0	=	0240H
	1	0	0	1	1	1	1	1	1	1	=	027FH
U11:	1	0	1	0	0	0	0	0	0	0	=	0280H
	1	0	1	0	1	1	1	1	1	1	=	02BFH
U12:	1	0	1	1	0	0	0	0	0	0	=	02C0H
	1	0	1	1	1	1	1	1	1	1	=	02FFH
U13:	1	1	0	0	0	0	0	0	0	0	=	0300H
	1	1	0	0	1	1	1	1	1	1	=	033FH
U14:	1	1	0	1	0	0	0	0	0	0	=	0340H
	1	1	0	1	1	1	1	1	1	1	=	037FH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรการควบคุมทาง Row

การทำงานของวงจร Row Control circuit นั้น จากรูปเราจะเห็นว่ามีการนำเอาค่า Address จาก Address Bus มา Decode เพื่อที่จะกำหนดย่านของตำแหน่ง Address ที่จะยอมให้วงจรควบคุมทาง Row ทำงาน โดยใช้ AND GATE (IC 8A) รับ A_{15},A_{13} มา AND กัน นำไปป้อนเข้า G_1 ของ IC7 เบอร์ 74LS138 ส่วน A_{14} นั้น นำมาป้อนเข้าที่ G_{2A},G_{2B} โดยตรง ดังนั้น IC7 จะทำงานในย่าน Addressจาก 1010000000000000B ถึง 1011111111111111B (A000H ถึง BFFFH) จะได้จำนวนหน่วยความจำเป็น Display Buffer เท่ากับ 2000H หรือ 8 KBytes แต่ 74LS138 จะให้ Low State out put ออกมาทาง Y_0-Y_5 เพื่อที่จะนำไป Enable IC1ถึงIC6 เบอร์ 74LS244 ซึ่งหน้าที่เป็น OCTAL BUFFER 3-State โดยอาศัย A_0-A_2 มา Decoder เมื่อ 74LS244 ตัวใดได้รับ Enable "0" มาจาก 74LS138 ก็จะทำการปล่อย DATA จาก DATA BUS ออกมาทางขา Output ส่วนตัวใดที่ได้รับ "1" ก็แสดงว่าเป็น Disable 74LS244 ตัวนั้นก็จะทำตัวเป็น HIGH IMPEDANCE กับ DATA BUS คือไม่ยอมส่งผ่านข้อมูล

จาก Output ของทุกตัวจาก 74LS244 นี้เองจะทำให้เราได้ Bus ออกมาควบคุมผลแสดงทาง Row ถึง 48 เส้น ตามต้องการ โดยการปล่อย DATA BUS จะสัมพันธ์กันกับตำแหน่ง Address ที่ Decoder ไว้แล้ว

วงจรการควบคุมทาง Column

จากวงจรที่แสดงจะนำเอาสาย Address Bus จาก A_3 - A_9 มาทำการ Decoder ในวงจร โดยลักษณะการทำงานของวงจรจะเป็นการ Enable หรือ Disable U_1 ถึง U_{14} เพื่อที่จะให้ได้ Output จาก Y_0-Y_7 ของแต่ละตัวออกมาควบคุมแต่ละตำแหน่งของ Column ใน Color Scoreboard ซึ่งมีทั้งหมด 108

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่ง เราจะเห็นว่าตำแหน่ง Address ที่ถูกป้อนเข้ามายังขา Decoder/ Demultiplexer(A,B,C) คือ A_3 A_4 A_5 นั่นหมายถึงทุกตัวจะทำการ Selected out put Logic "0" ออกมาทาง Y_0 ~ Y_7 ขาใดขาหนึ่ง ถ้าไม่มีการกำหนด Disable ให้แต่ละตัวซึ่งโดยปกติแล้ว out put ที่เหลือจะแสดงสถานะ Logic"1" แต่ในที่นี้การทำงานของวงจรเราจะให้เกิด out put ออกมาจากขา Y_0-Y_7 ของตัวใดตัวหนึ่งเรียงลำดับกันไปทีละขาในแต่ละตัวจาก Column ที่ 1ไปจนถึง Column ที่ 108 แล้วกลับมาเริ่ม Scan จาก Column ที่ 1 ขึ้นไปอีก ทั้งนี้การ Scan จะขึ้นอยู่กับสัญญาณจาก Address Bus A_3 ~ A_5 และการ Enable จากขา G_1,G_{2A} และ G_{2B} โดยมีความจำเป็นจะต้องนำเอา AND, OR และ NOT GATE มาช่วยในการทำสัญญาณหรือสร้างสถานะ Logic มา Enable 74LS138 ตัวนั้นๆด้วย

โดยสัญญาณจาก Address Bus ที่จะนำมาทำเป็นสัญญาณ Enable หรือ Disable นั้นก็จะหามาจาก Address Bus A_6 ถึง A_9 ดังนั้นในแต่ละตัวในทุกๆตัวของ 74LS138(U_1 ~ U_{14}) จะต้องมีย่านการทำงานของช่วงตำแหน่ง Address ใดๆเป็นของตัวเอง

<u>ความสัมพันธ์ของการทำงานระหว่างวงจรควบคุมทางด้าน Row กับ Column</u>

จากวงจรควบคุมทางด้าน Column ขา out put ของ 74LS138 ทุกตัว (Y_0 ~ Y_7)จะถูกต่อเข้ากับ Resistor ที่ทำหน้าที่เป็น Bias ให้กับ Transistor แต่ละตัวจะเป็นจำนวนเท่ากับ 108 ตัว เท่ากับจำนวน Column

ส่วนวงจรควบคุมทางด้าน Row ขา out put ($1Y_1$ ~ $1Y_4$,$2Y_1$ ~ $2Y_4$) ของ OCTAL BUFFER 3-STATEทุกตัวก็จะถูกต่อเข้ายังขา Baseของ Transistor ทางด้าน Row ทุกตัวเช่นกัน มีจำนวนมากกว่าจำนวน Row เป็น 2 เท่าคือ 48 ตัว เนื่องจากว่า LED 1 ตัว จะต้องใช้สัญญนมาควบคุมสีถึง 2 เส้น (LED มี 3 ขา)

กรณีที่ 74LS138 ตัวใดให้ Scan Logic "0" ออกมาที่ขาใดนั้นจะทำให้

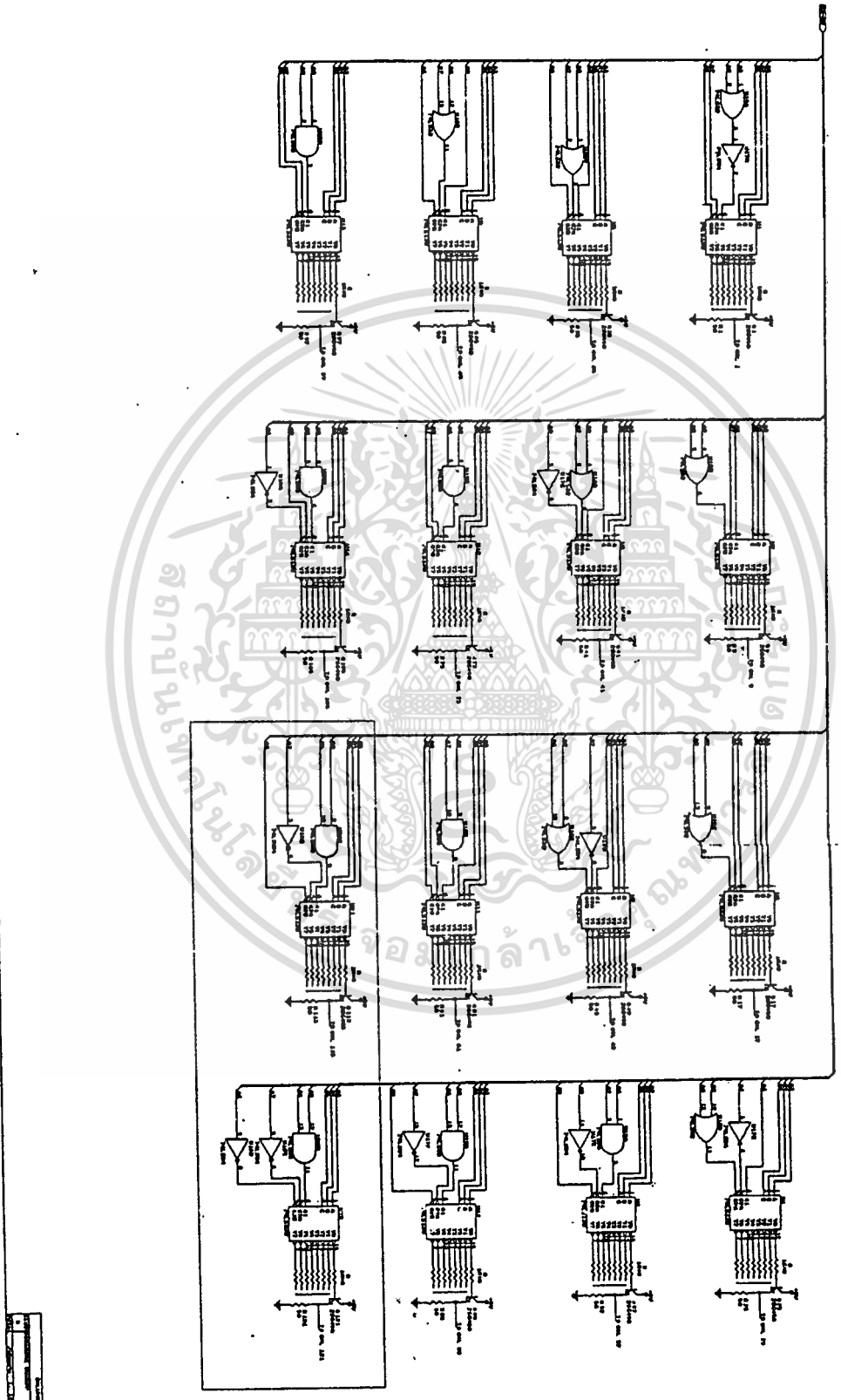
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transistor ที่ต่ออยู่นั้น cutoff เช่น U_{14} ให้ Logic 0 ออกมาที่ขา 15 (Y_0) จะทำให้ Q105 อยู่ในสภาวะ cutoff ดังนั้นแรงดันตกคร่อม R105 ที่ขา Emitter เป็น 0 V. แต่ขาEmitterจะถูกต่อเข้าไปยัง Column ตำแหน่งที่ 105 ดังนั้น LED จะติดก็ต่อเมื่อสัญญาณจากขา out put ของ 74LS244 ในวงจรควบคุม Row ตัวนั้น จะต้องเป็น Logic "1" High State เพราะจะไปทำให้ Transistorที่ต่ออยู่กับ LED ตัวนั้นนำกระแสผ่าน LED และ R105 ลง Ground แต่ถ้า out put ของ 74LS244 เป็น Logic "0" LED ตัวนั้นก็จะดับ

ส่วนกรณีที่ขา 15 ของ U_{14} เป็น Logic "1" จะทำให้ Q105 ได้รับการ Bias ที่ขา Base จนทำให้อยู่ในสภาวะนำกระแสจะเป็นผลให้มี Voltage ตกคร่อม R105 ที่ขา E ที่มีค่าประมาณเท่ากับ +5 V.ในเหตุการณ์นี้ตำแหน่ง LED ที่ต่อเข้ากับ Column 105 นี้จะดับตลอดเวลาไม่ว่าสัญญาณจากขา out put ของ 74LS244 จะเป็น State high หรือ low ก็ตาม

จากวงจรชุดนี้จะถือว่าเป็นชุดแรก เพราะยังต้องมีการพัฒนาต่อไปเพื่อให้เกิดความสำเร็จ เนื่องจากวงจรที่ได้ออกแบบมาและทำการต่อทดลองใช้งานนั้น ในขณะที่ทำการ test วงจร โดยการ manual test โดยป้อน data เข้าไปในวงจรควบคุมทั้งทางด้าน Column และ Row ผลปรากฏว่า วงจรทำงานถูกต้องทุกประการตามเงื่อนไขที่ได้กำหนดไว้ตั้งแต่ในขั้นตอนการออกแบบวงจร แต่ครั้นพอนำมา RUN ด้วย Program บน CP180 Control Pack ผลปรากฏว่า LED บน Scoreboard เกิดการติด และให้แสงเพียงเล็กน้อยให้ผลไม่เป็นที่น่าพอใจ แต่ก็ยังทำงานถูกต้องตามจุดประสงค์ของโปรแกรมทุกประการ ทางคณะผู้จัดทำได้ออกแบบ ดัดแปลง และแก้ไขหลายประการ แต่ก็ไม่เป็นผลสำเร็จให้เกิดเป็นที่น่าพอใจเท่าที่ควร ในขั้นแรกนี้ทางคณะผู้จัดทำได้สรุปว่า ควรจะใช้วิธีการ Latch ค่า Data ไว้ เพื่อให้ค่าแรงดันตกคร่อมโดยเฉลี่ยบนตัว LED มีค่ามากขึ้นพอสมควรแก่การติดสว่างของ LED อย่างพอเพียงจึงได้ทำการออกแบบวงจร ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) รูปแสดงวงจรควบคุมทาง Column

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทาง ROW และ COLUMN

หลักการทำงานของวงจร Row Control

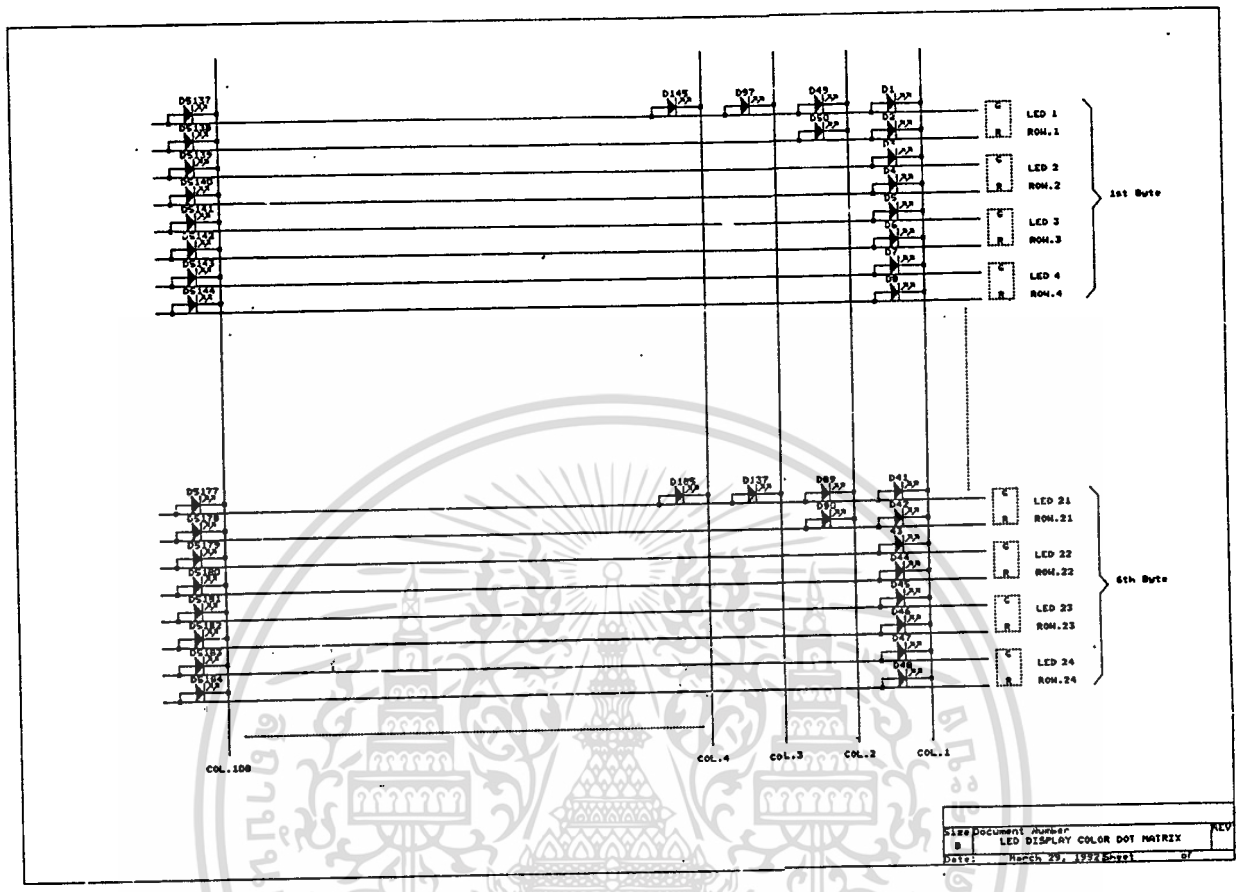
ก่อนที่จะรู้หลักการทำงาน สิ่งที่ควรรู้ก่อนอย่างแรกก็คือว่า ในแผง Display จัดทำเป็นอย่างไร เพื่อนำมาประกอบกับวงจร Row Control จะทำให้เข้าใจกันง่ายขึ้น

การจัดแผง LED Display Color Dot Matrix

การที่จะทำให้ column ใด ๆ ติดได้นั้น เราจะต้องส่ง Data เข้ามาที่ละ 6 bytes หรือ 48 bit พร้อมกัน แล้วให้ "0" ที่ column นั้น เช่นถ้าต้องการให้ LED ที่ column ที่ 1 ติดเป็นสีเขียว จะต้องส่ง Data เป็น 55H ทั้ง 6 bytes แล้วให้ "0" ที่ column ที่ 1 column ที่ 1 ก็จะติดเป็นสีเขียว ถ้าต้องการให้ column ที่ 1 ติดเป็นสีแดงเราจะต้องส่ง Data AAH แล้วให้ "0" ที่ column ที่ 1 เป็นต้น การทำเช่นนี้จะเท่ากับเป็นการส่ง Data ทาง Row แล้วส่ง "0" ที่ column ที่ 1 แล้วจึงส่ง Data ตัวใหม่เข้ามา แล้วส่ง "0" ที่ column ที่ 2 จะเห็นได้ว่าเป็นการทำ Column Scanning

จากวงจร Row Control จะเห็นได้ว่ามี IC เบอร์74LS138 ทำหน้าที่เป็นตัวเลือก Address ที่จะส่ง Data และมี IC เบอร์ 74LS373 ซึ่งทำหน้าที่เป็น Latch Data ทั้งหมด 2 ชุด ๆ ละ 6 ตัว ๆ ละ 8 บิท ซึ่งรวมกันแล้วจะได้เป็น 48 บิท พอดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 การจัดวางรูปแบบของ LED Display Colour Dot Matrix

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานสมมติว่าเราส่ง Data AAH มาที่ Address ที่ 1 IC 74LS373 U_5 ก็จะ Latch Data ของ Address ที่ 1 ไว้และเลื่อน Address มาที่ Address ที่ 2 ของ IC74LS373 U_6 ก็จะ Latch Data ชุดที่ 2 ไว้และทำเรื่อยมาจนถึง IC 74LS 373 U_9 และเมื่อ Address ถัดไปถูกส่งเข้ามา Data ก็จะผ่าน Latch ชุดที่ 2 (U_{11}, U_{12},U_{13},U_{14},U_{15},U_{16})ทันทีซึ่งเสมือนกับว่าเราส่ง Data ได้ทีละ 48 บิทพร้อมกันและเมื่อข้อมูลถูกส่งออกไปทางด้าน Column ก็จะส่ง "0" ออกมาพร้อมกับทางด้าน ROW ก็จะส่ง Data มา Latch ไว้เพื่อที่จะรอการส่ง data ของ IC 74LS373 U_{10} ซึ่งเป็นการส่ง Data ทีละ 48 บิทพร้อมกันนั้นทางด้าน Column ที่ 2 จะส่ง "0" เป็นเช่นนี้ไปจนถึง Column ที่ 108 แล้วกลับมาเริ่ม ที่ Column ที่ 1 ใหม่ ซึ่งการทำงานข้างต้นพอสรุปเป็นขั้นตอนได้ดังนี้

1. ส่ง Data ของ Address ที่ 1
2. Latch ค่า Data ใน Address ที่ 1 ไว้ใน U_5
3. ส่ง Data ของ Address ที่ 2
4. Latch ค่า Data ใน Address ที่ 2 ไว้ใน U_6
5. ส่ง Data ของ Address ที่ 3
6. Latch ค่า Data ใน Address ที่ 3 ไว้ใน U_7
7. ส่ง Data ของ Address ที่ 4
8. Latch ค่า Data ใน Address ที่ 4 ไว้ใน U_8
9. ส่ง Data ของ Address ที่ 5
10. Latch ค่า Data ใน Address ที่ 5 ไว้ใน U_9
11. ส่ง Data ของ Address ที่ 6
12. ส่ง Data ทั้ง 6 Address ผ่านชุด Latch ชุดที่ 1 ออกไปทั้ง 48 บิท แล้ว Latch ไว้
13. ส่ง"0"ค้างไว้ที่ Columnที่ 1 พร้อมกันกับการส่ง Data ของ Address ที่ 6,7,8,9,10,11,12,13

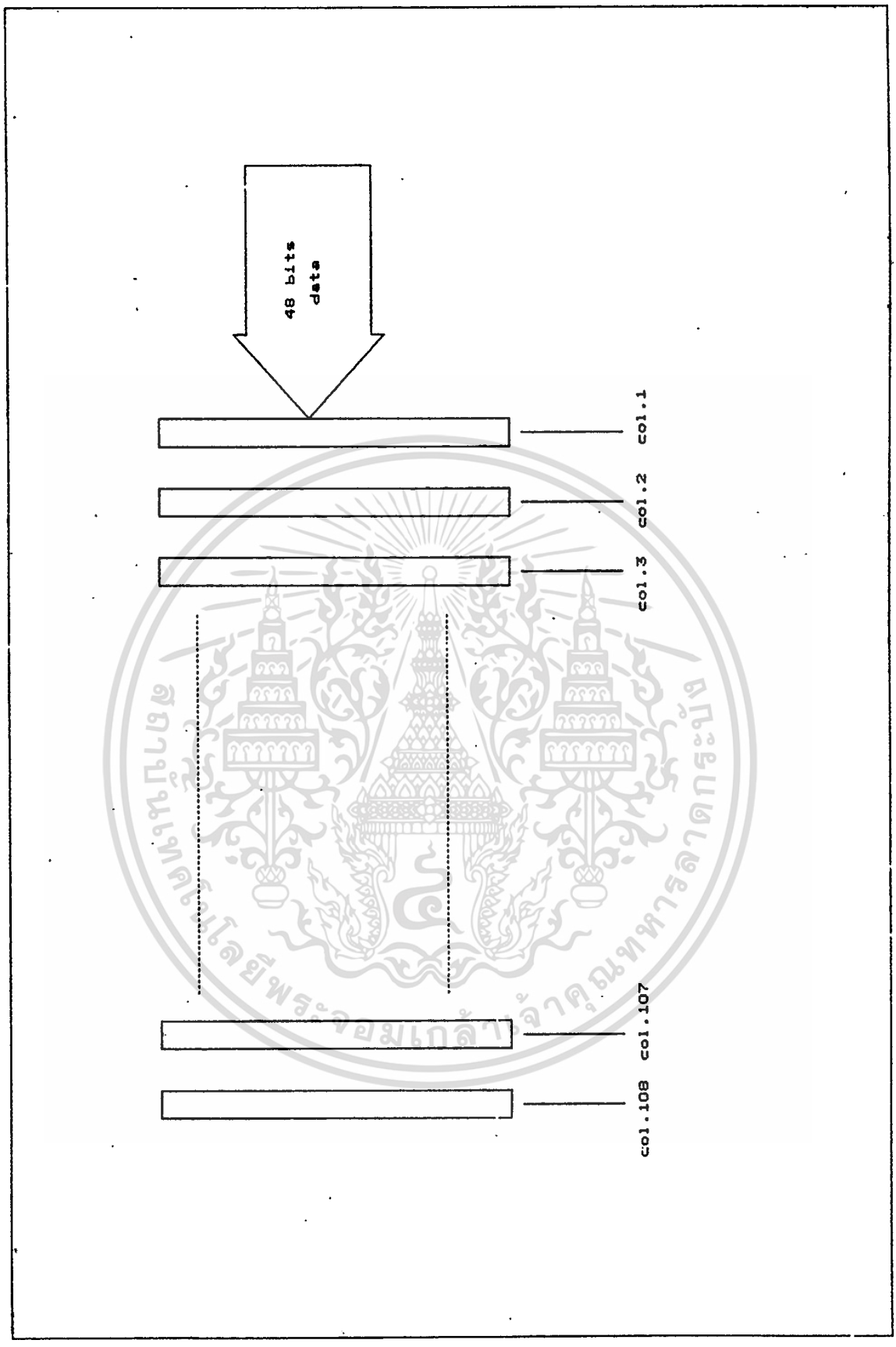
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

14.ส่งข้อมูลจาก Address ที่ 14 พร้อมกันกับการส่ง"0"ค้างไว้ที่ Column ที่ 2 ทำไปจนครบทั้ง 108 Column

จาก Data ที่ส่งมาทั้ง 48 บิท เราสามารถส่งออกมาได้ทั้งหมด 3 สี คือ สีแดง สีเขียว และสีส้ม ถ้าต้องการสีแดงก็จะให้ส่ง Data เป็น AAH แต่ถ้าต้องการสีเขียว เราต้องส่ง Data เป็น 55H แต่ถ้าต้องการสีส้มต้องส่ง Data เป็น FFH

IC 74LS244 U_1 และ U_2 ทำหน้าที่เป็น Buffer interface address และ Buffer interface data จาก CPU กับ Row control IC 74LS08 U_3 และ IC 74LS138 U_4 ทำหน้าที่เป็นตัวเลือก Address ที่จะให้ Data ส่งไปที่ LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.4 รูปแบบการสแกนทาง Column

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4 จะทำให้เห็นได้ว่า Data ส่งทีละ 48 บิท แล้วให้ Column 1 ทำงาน แล้วส่ง 48 บิท ครั้งที่ 2 แล้วให้ Column 2 ทำงาน ทำเช่นนี้จนถึง Column ที่ 108 แล้วเริ่มทำ Column ที่ 1 ใหม่ ทำให้เราเห็น LED ติดพร้อมกันได้

หลักการทำงานของ Column Control

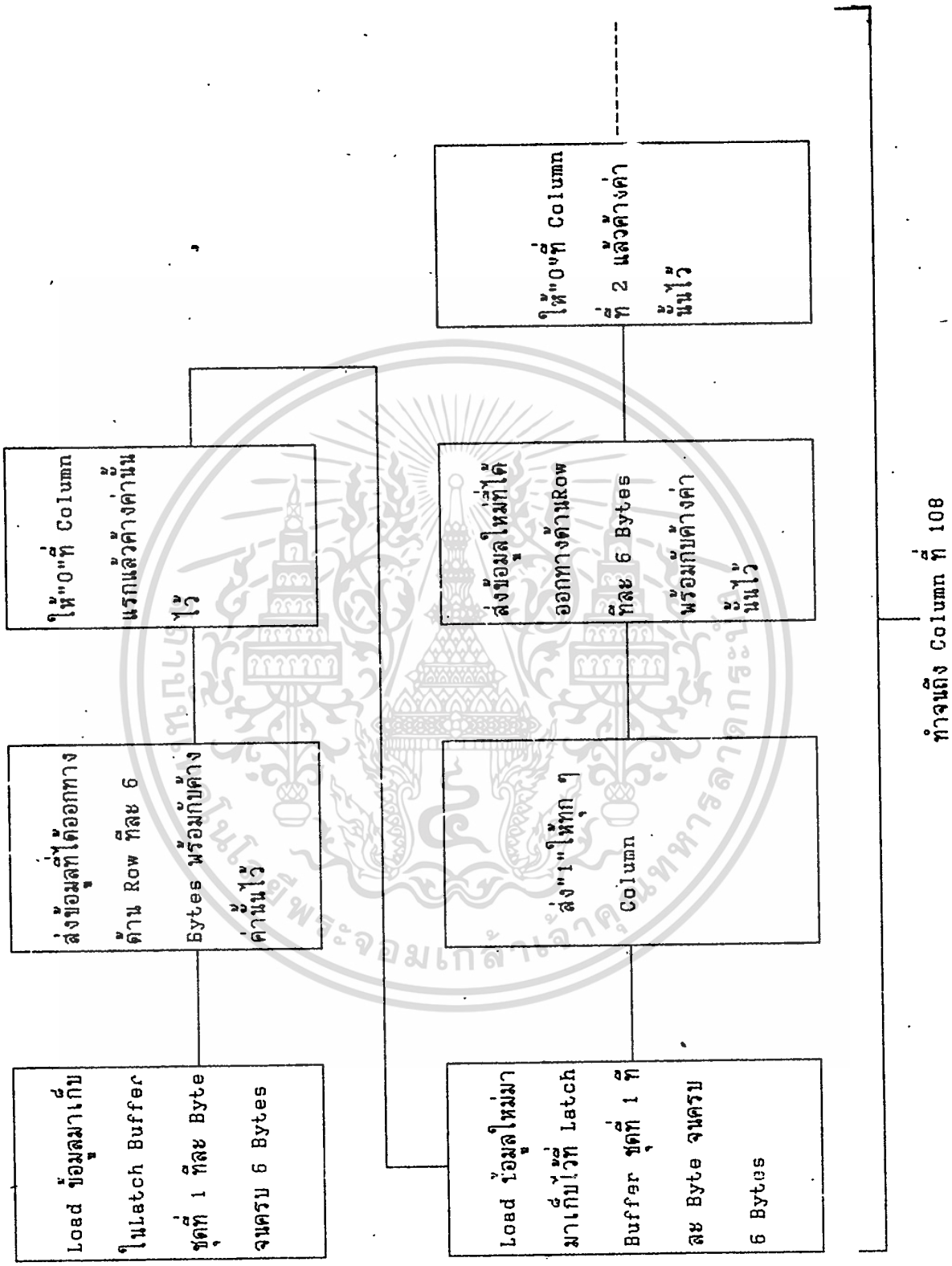
จากหลักการทำงานทางด้าน Row Control จากเรื่องที่ผ่านมาแล้ว ทราบได้ทันทีว่าทาง Column Control จะส่ง "0" มาทำให้ Column ที่ต้องการติดโดยจะติดเรียงกันไปจาก Column ที่ 1 ไปถึง Column สุดท้าย คือ Column ที่ 108 แล้วกลับมาติดที่ Column ที่ 1 ใหม่เรียงไปถึง Column ที่ 108 อีกเป็นอย่างนี้เรื่อย ๆ การที่จะทำให้ทางด้าน Column ติดแบบนี้ได้ หลักการของวงจรนี้จะใช้ Address bus มาต่อร่วมกับ AND Gate และ OR Gate เพื่อเป็นวงจร Decode ค่า Address ที่แน่นอน โดยใช้ IC เบอร์ 74LS138 ทั้งหมด 14 ตัว เพื่อที่จะให้ได้ตำแหน่ง Column ทั้งหมด 108 Column วงจร Column Control และ Row Control จะทำงานได้ Synchronyze กันนั้นโดยการ Decode ค่า Address นั่นเอง

จากรูปวงจร Column Control นั้น พอที่จะอธิบายการทำงานได้พอสังเขปได้ดังนี้ สมมติว่า เมื่อ Address แรกถูก Load เข้ามาก็จะถูก Latch ไว้ในวงจร Row Control จนถึงตำแหน่ง Address ที่ 5 และเมื่อ Address ที่ 6 เข้ามาทางด้าน Row Control ก็จะปล่อย Data ออกมาทั้งหมด 48 บิทพร้อม ๆ กัน และพร้อมกันนั้น ทางด้าน Column Control ก็จะส่ง "0" ไปที่ Column ที่ 1 ด้วยและจะส่ง "0" ค้างไว้จนกว่าทางด้าน Row Control จะส่ง Data ของ Column ที่ 2 ออกไปจนครบจำนวน 48 บิท แล้วทาง Column Control จึงจะส่ง "0" ไปที่ Column ที่ 2 จะเห็นได้ว่าที่ Column แต่ละ Column จะส่ง "0" ทีละ 8 ไบต์ เลยทีเดียว

ICเบอร์74LS244 ทั้ง 2 ตัวใช้เป็น Buffer interface Address ของ Column control จากการทำงานทางด้าน Column control พอจะเขียนได้เป็นบล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดอะแกรมได้ดังรูปที่ 1.5 ดังนี้



รูปที่ 1.5 Block Diagram การส่งข้อมูลออก Display

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปการทำงาน Row Control และ Column Control

การทำงานของวงจรทางด้าน Row และ Column นั้นจำเป็นจะต้องเกิดการ Synchronyze ซึ่งกันและกันจึงจะทำให้ LED Display ออกมาทีละ Column ได้โดยจะอาศัยการตรวจจับตำแหน่ง Address ของหน่วยความจำที่ได้จากการทำงานของ CPU ซึ่ง LED Display จะเปรียบเสมือนเป็น Memory Map ส่วนหนึ่งของ CPU นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางผู้จัดทำได้ออกแบบวงจรทั้งหมด 3 ครั้ง ซึ่งครั้งแรกและครั้งที่สองจะใช้ Memoryเป็นตัว Process ทำงานทั้งหมดไม่มี I/O มาเกี่ยวข้องเลย เพื่อให้ความเร็วในการทำงานรวดเร็วเหมือนกับ Memory ทุกประการ วงจรที่หนึ่งจึงถือกำเหนิดขึ้นเมื่อสร้างวงจรที่หนึ่งเสร็จเรียบร้อยจากการ Run Program ของ CPU ผลที่ได้คือ LED สว่างน้อยมากและเป็นผลให้ต้องพิจารณาถึงเวลาที่ Scan ว่าต้อง Latch Data ที่ส่งเข้ามาด้วย วงจรที่สองจึงเกิดขึ้นต่อมา เมื่อสร้างวงจรที่สองเสร็จเรียบร้อยจึงใช้ Manual Run โดยใช้ Dipswitch มาสร้างเป็น Address สมมติเป็น Memory ผลปรากฏว่าใช้ได้ Data ถูกต้อง Column ก็แสกนถูกต้อง ต่อจากนั้นจึงเปลี่ยนมาใช้ CPU Run Program ผลปรากฏว่า LED สว่างกว่าวงจรแรกแต่ไม่สว่างเท่าที่ควร ส่วน Data ที่เข้ามานั้นจะไปตรงกับที่ส่งเข้ามา (Error) ซึ่งพอจะสรุปได้ว่าเกิดการทำงานไม่พร้อมกัน เนื่องจากค่า Delay Time ของ Gate นั้นมีมากไม่เท่ากัน ซึ่งไม่สามารถแก้ไขได้ในข้อนี้ จึงสรุปว่าควรใช้ I/O มาเป็นตัว Process การทำงานแทน Memory วงจรที่สามจึงเกิดขึ้น (การทำงานของวงจรที่สามอ่านได้ในเล่ม) ผลปรากฏว่า LED จะสว่างขึ้นกว่าวงจรที่สองและ Data ไม่ Error แต่ LED ก็จะไม่สว่างไม่เต็มที่อีกเช่นเคย ผลที่ได้จากการเขียน Program Demo เพื่อทดลองนั้น เมื่อ LED ติด 8 Column จะสว่างมาก แต่เมื่อเพิ่ม Column ขึ้นไปเป็น 16,24,32 จนถึง Column สุดท้ายคือ ติดหมดทุกดวง LED จะหรี่ลงจึงต้องแก้ปัญหาเกี่ยวกับการจัด Bias และ Power Supply ด้วย

การพัฒนา

ในขั้นตอนนี้จะเป็นการค้นคว้าหาข้อมูลมาสนับสนุนแนวความคิดที่ได้วางไว้แล้วจากแหล่งวิชาการต่างๆ ให้ได้ความเป็นจริงขึ้นมา ในบางครั้งแนวความคิดที่วางไว้นั้นอาจจะขัดแย้งกับความเป็นจริงทางทฤษฎี ดังนั้นเราต้องทำการประยุกต์การออกแบบใหม่ หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนวิธีการออกแบบให้สอดคล้องกับทฤษฎีความเป็นจริง เพื่อให้บรรลุถึงจุดประสงค์ที่ต้องการนั้น ๆ รวมทั้งการออกแบบวงจรและการทำการทดลองวงจรทีละส่วน พร้อมทั้งปรับปรุงแก้ไขให้สอดคล้องกัน เมื่อจะมีการนำเอาแต่ละส่วนมาประกอบกัน

วงจร Score Board ที่ใช้งานจริง

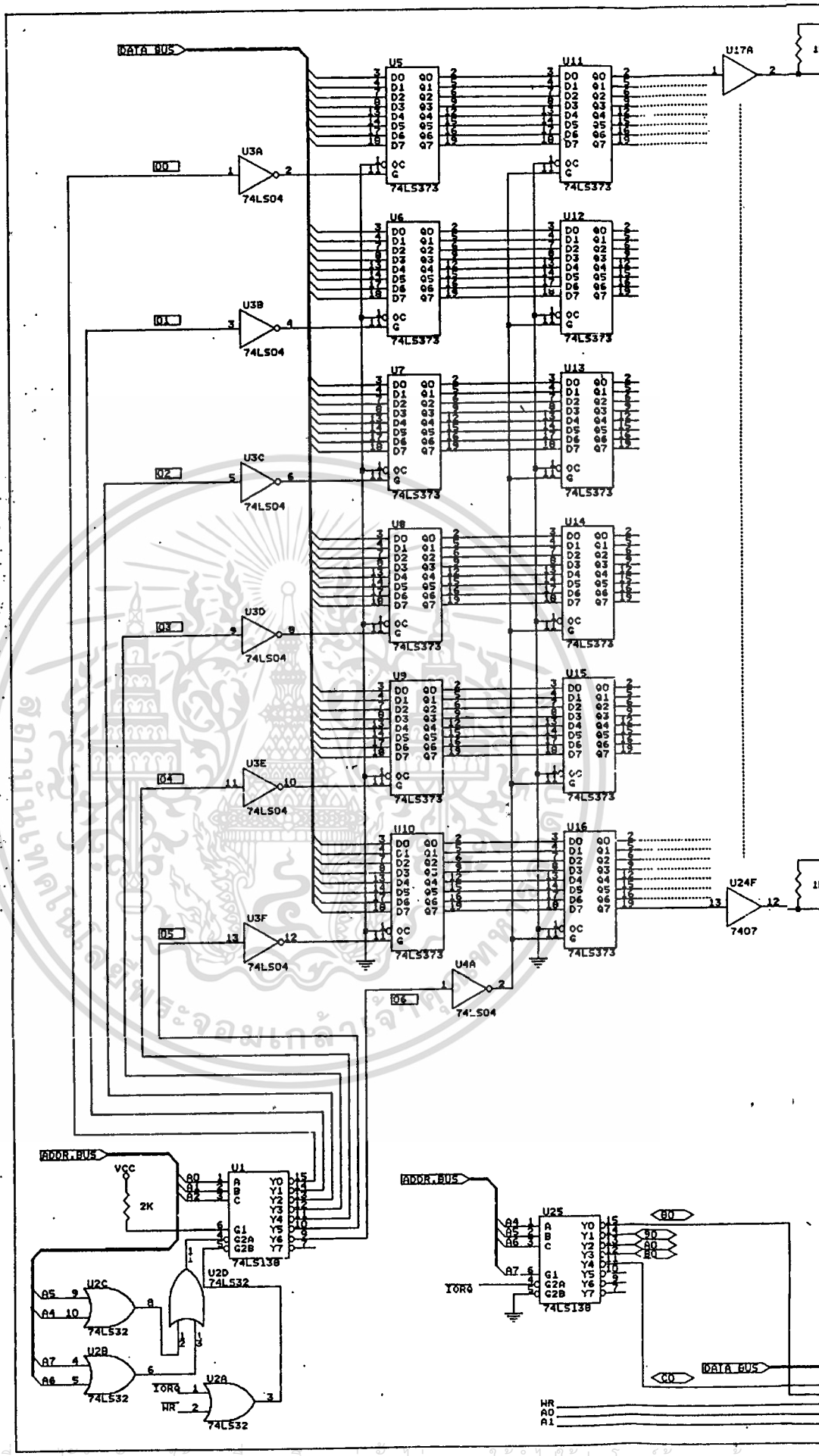
วงจรทั้งสองที่ผ่านมาเป็นการใช้ Memory มาอ้างอิงใน Score Board โดยอธิบายไว้จากเรื่องที่ผ่านมาและจากวงจรที่ผ่านมานั้น เกิดการผิดพลาดขึ้นที่ Data คือ การส่งข้อมูลนั้นผิดพลาด เป็นเพราะเวลาทางด้าน Row Control และ Column Control เกิดการทำงานไม่พร้อมกัน เพราะ Gate ที่ใช้มีหลาย ๆ ตัว ทำให้มี Delay Time มากขึ้นไปด้วย วงจรจึงถูกเปลี่ยนแปลงจาก วงจรเดิมเป็นวงจรที่ได้แสดงอยู่ท้ายเรื่องนี้โดยเปลี่ยนชุด Column Control เป็นย Port 8255 ทั้งหมด โดยที่การทำงานของ Score Board นั้นไม่เปลี่ยนแปลงลงไปจากเดิมมากนัก

จากวงจรเดิมนั้นจะใช้ Memoryในการสแกนซึ่งทำให้มีปัญหาในการ Decode Address ทาง Column และ Row ไม่สัมพันธ์กัน ข้อมูลที่ได้ออกมา ที่ LED Dot Matrix Display ก็จะเพี้ยนไปจาก Data จริงวงจรนี้จึงเปลี่ยนมาเป็นการใช้ I/O ทำให้การทำงานเป็นไปตามสัญญาณ IORQ และสัญญาณ WR โดยในที่นี้จะแยกอธิบายเป็น 2 ส่วน คือ

1.วงจร Row Control

2.วงจร Column Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 1.6 แสดงวงจร Colour Sco

การทำงานของวงจร Row Control

การทำงานของวงจรนี้จะแบ่งเป็น 7 Output Ports โดยทำการแบ่งเป็น Port Data Input 6 Ports และอีกหนึ่ง Port เป็น Port Control Output ทั้งหมดทำให้ Data ทั้ง 6 Ports ออกมาพร้อมกัน 48 bits โดยที่เบอร์ Port Input Port แรกคือ 00 เบอร์ Port ต่อไปคือ 01,02,03,04,05 ตามลำดับส่วนเบอร์ Port Control Output คือเบอร์ 06 โดยจะใช้ IC 74LS138 U_1 เป็นตัว Number Port Decoder โดยที่ IC 74LS373 U_8-U_{10} เป็น Port ที่รับ Data ที่ส่งมา สั่งเบอร์ Port ไหนจะทำงาน จากวงจร U_8 ก็คือ Port เบอร์ 00 และ U_6,U_7,U_8,U_9,U_{10} จะเป็นเบอร์ 01,02,03,04,05 ตามลำดับส่วน Port Control Output จะใช้ IC74LS373 U_{11}-U_{16} จะ Enable พร้อมโดยใช้ Port เบอร์ 06 เป็นตัวส่ง Data ออก LED Dot Matrix Display แต่ก่อนที่จะส่ง Data ออกที่ Score Board นั้นจะต้องผ่าน Buffer คือ IC 74LS07 U_{17}-U_{24} ซึ่งเป็นแบบ Open Collector (OC) ซึ่งจะป้องกันกระแส Sink ลงที่ IC 74LS373 U_{11}-U_{16} ขณะ Data เป็น Logic "0" นั่นเองและยังสามารถใช้ที่ขา Output ของ Buffer ได้กว้างมากถึง +V < 30 V ด้วยซึ่งทำให้มีประโยชน์ในการปรับไฟเลี้ยงชุด LED Dot Matrix Display อีกด้วย

การทำงานของวงจร Column Control

จากวงจรจะใช้ 8255 PIA เป็นตัว Control Column ทั้งหมด 108 Columns ส่วนหลักการทำงานของ 8255 PIA จะไม่ขออธิบายในที่นี้ ซึ่งเนื้อเรื่องของ 8255 PIA จะอยู่ในส่วนหนึ่งของ Thesis เล่มนี้แล้วหลักการทำงานของ Column Control จะคล้ายกับทางด้าน Row Control โดยจะต้องให้ CPU Out(Data) "0" ออกมาที่ Port A(PA),Port B(PB) และ Port C(PC) โดย CPU จะสั่งให้ Data ที่เป็น "0" เลื่อนจาก PA_0 - PA_7 และเริ่มต่อที่ PB_0-PB_7 และ PC_0 - PC_7 ทำเช่นนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก PA_0 ของ U_{26} ไปจนถึง PB_3 ของ U_{30} ก็จะครบ 108 Columns พอดีโดยที่ 8255 U_{26} - U_{30} จะใช้งานเป็น Output Port ทุก ๆ Port และทุก ๆ ตัวโดย 8255 U_{26} จะใช้ Number Port คือ 80 ส่วน 8255 U_{27},U_{28},U_{29} และ U_{30} จะใช้ Number Port เบอร์ 90,A0,B0 และ C0 ตามลำดับซึ่งการ Out(Data) จะกระทำได้ตามที่เราต้องการ(จะให้ Portไหนทำงานก่อนก็ได้) โดย Control จาก CPU นั่นเองเมื่อ Data ออกมาจาก PA,PB,PC จะต้องผ่าน Buffer 74LS07 U_{31}-U_{48} เพื่อกันกระแส Sink ลงใน 8255 U_{26}-U_{30} เพราะ 8255 นั้นจะอ่อนแอมาก เมื่อมีกระแส Sink มากอาจจะทำให้ 8255 เสียหายได้ จุดประสงค์ข้างเคียงคือ สามารถใช้ไฟเลี้ยงที่ Output ซึ่งเป็นแบบ Open Collector(OC) ได้ถึง +V < 30 V การ Decode Number Port นั้นจะใช้ IC 74LS138 U_{25} เป็นตัว Number Port Decoder ซึ่งจะคล้ายกับวงจร Row Control

<u>การออกแบบขั้นสุดท้าย</u>

หลังจากได้มีการออกแบบ แก้ไข ปรับปรุง และดัดแปลงให้มีความเข้ากันได้ดีของ Hardware แต่ละส่วน และทุกสิ่งทุกอย่างลงตัวดีแล้ว เราก็จะทำการสร้างและพัฒนา Solfware ขึ้นมา โดยจะศึกษาหาเทคนิคต่าง ๆ ของรูปแบบการทำงานของโปรแกรมเพื่อเป็นการศึกษาให้รู้ถึงเทคนิคในการใช้ Program Control ให้ได้ประสิทธิภาพของงานมากที่สุด ในที่สุดเราก็จะได้ Software ที่สมบูรณ์ที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

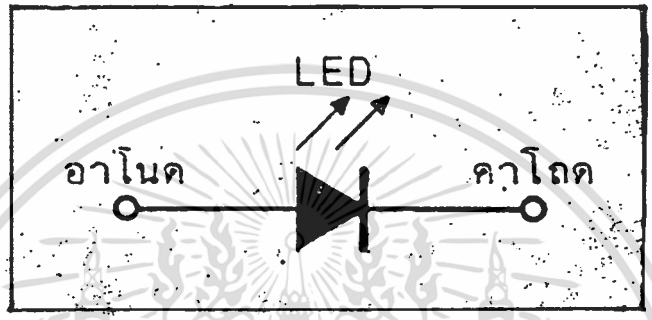
บทที่ 3

LED (LIGHT EMITTING DIODE)

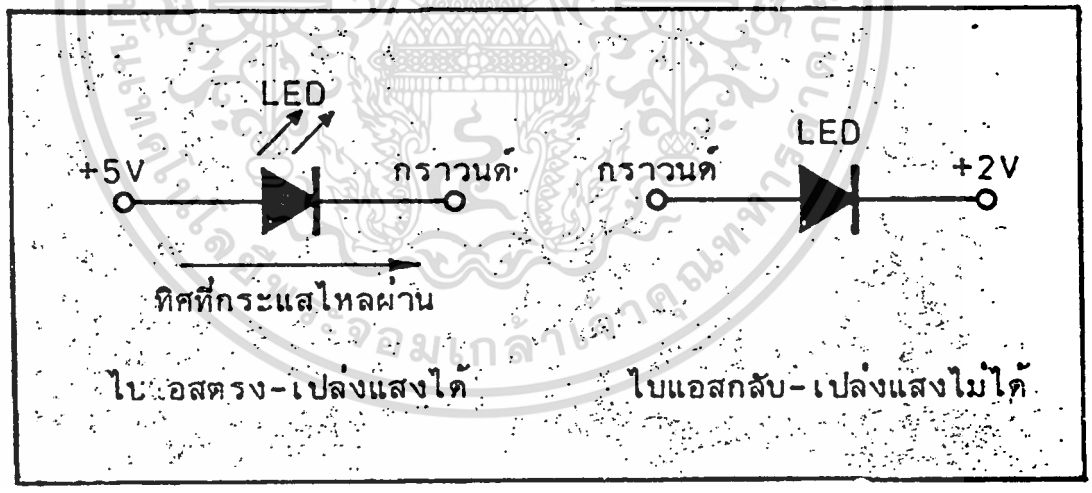
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LED คืออะไร

LED คือ ไดโอดชนิดหนึ่งที่ถูกออกแบบมาเป็นพิเศษ ให้สามารถเปล่งแสงออกมาได้ในขณะที่ถูก Forward Bias สัญญลักษณ์ของ LED ก็เหมือนไดโอดธรรมดา เพียงแต่มีแสงเปล่งออกมาเท่านั้น



รูปที่ 2.1 สัญญลักษณ์ของ LED



รูปที่ 2.2 แสดงลักษณะการ Bias ที่จะทำให้ LED เปล่งแสงได้

การที่จะอธิบายว่าทำไม LED ถึงเปล่งพลังงานแสงออกมาได้ จำเป็นจะต้องกล่าวถึงโครงสร้างการจัดเรียงตัวภายในของสารกึ่งตัวนำ กล่าวคือ อิเลคตรอนในอะตอมของสารจะอยู่เป็นชั้น ๆ(level) ซึ่งแต่ละชั้นของอิเลคตรอนก็จะมีระดับพลังงานไม่เท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชั้นที่อยู่ห่างจากศูนย์กลาง(นิวเคลียส)มาก ก็จะมีพลังงานมากกว่าชั้นที่อยู่ใกล้กว่า

สำหรับสารกึ่งตัวนำล้วน ๆ ที่อุณหภูมิ 0 องศาเคลวิน จะมีอิเลคตรอนอยู่ในชั้นพลังงานใน ๆ เต็มและชั้นนอก ๆ จะไม่มีอิเลคตรอนอยู่เลย ชั้นพลังงานนอกสุดของชั้นที่มีอิเลคตรอนเต็มจะเรียกว่า วาเลนซ์แบนด์(Valence Band) และชั้นในสุดของชั้นที่ไม่มีอิเลคตรอนอยู่จะเรียกว่า คอนดักชั่นแบนด์(Conduction Band) ซึ่งพลังงานที่แตกต่างระหว่างชั้นพลังงานทั้งสองนี้จะเรียกว่า Energy Gap (Eg) อิเลคตรอนจะไม่สามารถอยู่ใน Energy Gap ได้เลย ถ้าไม่อยู่ใน Conduction Band ก็จะอยู่ใน Valence Band การใส่สารไม่บริสุทธิ์ (Impurity) เข้าไป จะเป็นผลทำให้อิเลคตรอนสามารถที่จะอาศัยอยู่ใน Energy Gap ได้ ถ้าอะตอมใดมีอิเลคตรอนอิสระอยู่ใน Conduction Band เราก็จะเรียกอะตอมนี้ว่า อะตอมผู้ให้(Donor Atom) หรือเรียกอีกอย่างว่าเป็นสารกึ่งตัวนำชนิดเอ็น(N Type) ถ้าอะตอมใดมีอิเลคตรอนขาดหายไป(มี hole ขึ้นมา) ใน Valence Band เราจะเรียกอะตอมนี้ว่า อะตอมผู้รับ(Acceptor Atom) หรือเรียกอีกอย่างว่าเป็นสารกึ่งตัวนำชนิดพี(P Type) เมื่ออิเลคตรอนอิสระใน donor มารวมตัว(recombine) กับ hole ใน acceptor จะมีการเปลี่ยนแปลงพลังงานจากชั้นที่มีพลังงานสูงมายังชั้นที่มีพลังงานต่ำซึ่งในการรวมตัวกันนี้เองจะทำให้เกิดพลังงานส่วนเกินออกมากลายเป็นพลังงานโฟตอน(Photon) ซึ่งความถี่ของโฟตอนนี้จะถูกกำหนดด้วยระดับพลังงานที่เปลี่ยนแปลง ยิ่งพลังงานมีมากก็จะได้ความถี่สูงขึ้น

สำหรับสารกึ่งตัวนำที่มาใช้ทำ LED นั้น นักวิทยาศาสตร์ได้ทำการคัดเลือกชนิดที่มีคุณสมบัติง่ายต่อการสร้างขึ้นและมีเสถียรภาพในสภาวะแวดล้อมต่าง ๆ สารเหล่านี้มีแกลเลียมอาร์ซีไนด์ (GaAs) และแกลเลียมอาร์ซีไนด์ฟอสไฟด์(GaAsP) LED ที่ใช้ GaAs ทำจะมีความยาวคลื่น 9000 Angstrom ซึ่งในช่วงความยาวคลื่นนี้ตาคนเรามองไม่เห็น ส่วน LED ที่ใช้ GaAs นั้นมีความยาวคลื่น 6600 Angstrom ซึ่งอยู่ในช่วงที่ตาคนมองเห็น ความถี่ที่ได้ออกมาค่อนข้างจะคงที่(monochromatic) แต่อาจจะมีการเปลี่ยนแปลงไปบ้างเนื่องจากคุณสมบัติของอะตอมซึ่งจะเคลื่อนที่อย่างสะเปะสะปะ ในตาราง 2.1 แสดงถึงสารกึ่งตัวนำที่มาใช้ทำ LED ตลอดจนความยาวคลื่นที่เปล่งออกมา

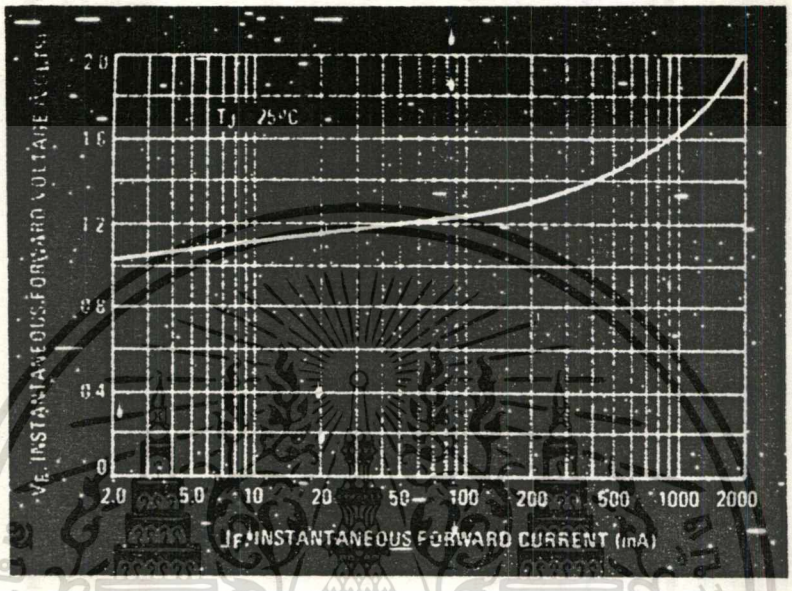
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 2.1 แสดงคุณสมบัติของ LED ชนิดต่าง ๆ

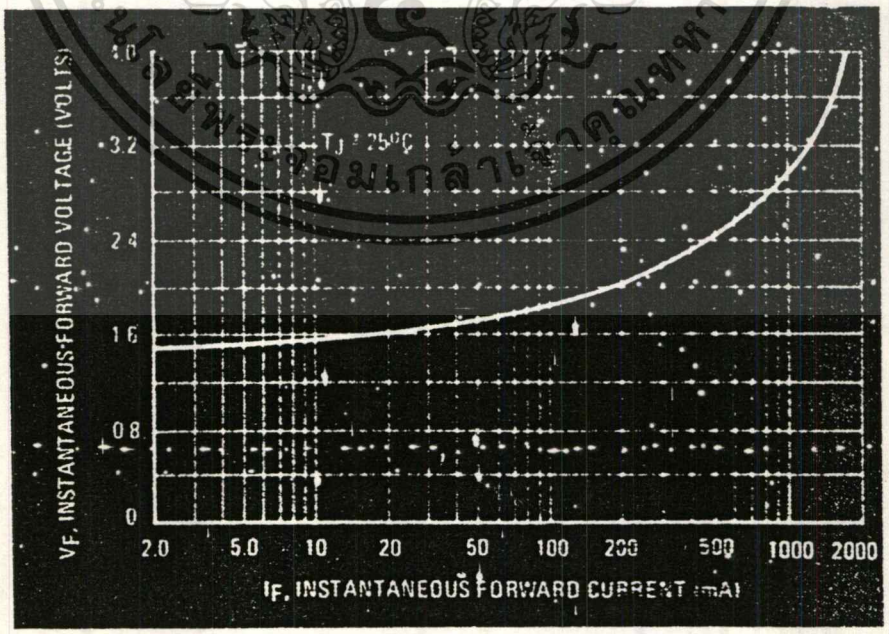
CRYSTAL(สารที่ใช้)	WABELENGTH(ความยาวคลื่น)μm	ช่วงความถี่แสง
PbSe	8.5	
PbTe	6.5	
InSb	5.2	
PbS	4.3	
InAs	3.15	Infared
GaSb	1.6	
InAs	0.91	
GaAs	0.90	
CeTe	0.85	
GaAsP	0.66	Red
BP	0.64	
ZnTe	0.62	Orange
GaP	0.57	Green
SiC	0.46	
ZnSe	0.45	Blue
ZnO	0.37	Ultra Violet
AnS	0.34	Ultra Violet

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LED ที่ผลิตขึ้นจะทำโดยเอาสารกึ่งตัวนำชนิด P และ N มาประกบกัน ถ้าให้แรงดันเข้าไปแบบ Forward bias จะทำให้อิเลคตรอนและโฮล ไหลมารวมกัน ซึ่งจะเปล่งพลังงานแสงออกมาได้ ตามรูป 2.3 และ 2.4 จะเป็นกราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันในทาง forward(If และ Vf) ที่อุณหภูมิห้อง(T = 25°C)



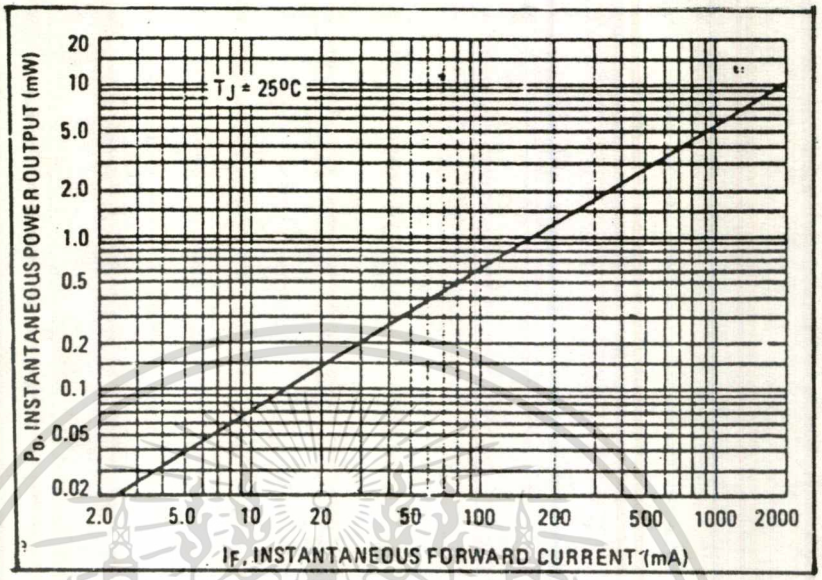
รูปที่ 2.3 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ LED ชนิด GaAs



รูปที่ 2.4 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ LED ชนิด GaAsP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย LED จะนำกระแสที่ศักดาค่าหนึ่ง(ประมาณ 1 V สำหรับ GaAs)แล้วมีกระแสไหลมากขึ้นเมื่อเพิ่มศักดาเข้าไปพลังงานแสงที่ได้ออกมาจะแปรผันโดยตรงกับกระแสที่ไหล ตามรูปที่ 2.5

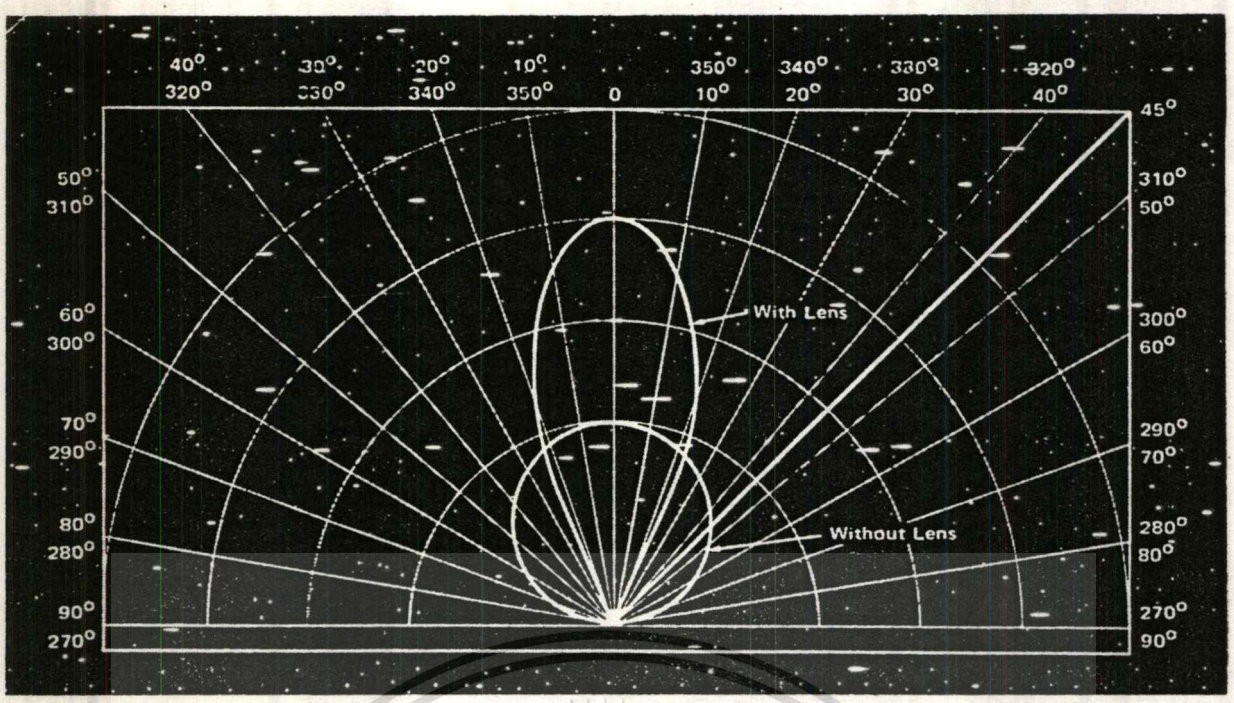


รูปที่ 2.5 แสดงความสัมพันธ์ระหว่างพลังงานแสงที่เปล่งออกกับกระแส If ของ LED เบอร์ MLED 930

ความเร็วในการตอบสนองของ LED โดยทั่ว ๆ ไปค่อนข้างเร็วคือมี Rise time ประมาณ 0.2 ถึง 1 μSec สำหรับ GaAs ที่ปนด้วยซิลิกอน ถ้าต้องการให้เร็วกว่านี้ก็ทำได้โดยปน Zn เข้าไปใน GaAs จะทำให้ได้ Risetime ประมาณ 10 nSec นอกจากนี้ผลตอบสนองจะขึ้นอยู่กับลักษณะของหัวต่อด้วย

LED โดยทั่ว ๆ ไปจะไม่สามารถมองเห็นได้ในทุกแง่ทุกมุม กล่าวคือ เราจะเห็นแสงที่เปล่งออกมาจาก LED ในมุมแคบ ๆ ที่ทำกับแกนของมันเท่านั้นตามรูป 12 จะเป็นรูปแสดงคุณสมบัติของ LED เมื่อใช้เลนซ์และไม่ใช้ ซึ่งจะเห็นว่าการใส่เลนซ์ทำให้มุมที่เห็นของ LED แคบลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 รูปแสดงพลังงานแสงที่เปล่งออกมาของ LED ที่มุมต่าง ๆ เมื่อมีเลนซ์และเมื่อไม่มีเลนซ์

ข้อดีและข้อเสียของ LED

ข้อดีของ LED สรุปได้ดังนี้

1. สามารถสว่างและดับได้ในเวลาที่สั้นมากเพียงไม่กี่ nSec(10^{-9} วินาที) ดังนั้นจึงสามารถให้แสงจาก LED เป็นตัวนำข่าวสารหรือข้อมูลไปใช้ในการสื่อสารที่มีความถี่สูงเป็น MHz ได้

2. ใช้แรงดันต่ำ จึงทำให้เหมาะที่จะใช้ควบคู่กับ IC ได้

3. มีอายุการใช้งานมากกว่าหลอดไฟ

4. มีกำลังส่องสว่างแปรผันตามกระแสที่ไหลผ่านดังนั้นจึงสามารถส่งข้อมูลในรูปของกระแสจากจุดหนึ่งไปยังอีกจุดหนึ่งที่ห่างไกลออกไปโดยใช้แสงได้

5. แสงที่เปล่งออกไปมีช่วงความยาวคลื่นแคบหรือพลังงานแสงที่เปล่งออกมาจะมีแสงสีเดียว(Monochromatic)

6. สามารถผลิตให้ LED มีขนาดเล็กกระทัดรัดได้(เช่นเดียวกับไดโอด)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. ทนทานต่อการกระทบกระเทือน (พวกหลอดธรรมดาเวลาถูกกระเทือนไส้หลอดอาจจะขาดได้ง่าย ๆ)

8. มีหลายสี

9. มีราคาถูก

ข้อเสียของ LED สรุปได้ดังนี้

1. กำลังส่องสว่างขึ้นกับอุณหภูมิ สำหรับการใช้งานที่ต้องการกำลังส่องสว่างเต็มที่ต้องมีวงจรควบคุมกำลังส่องสว่างของ LED

2. เสียหายได้ง่าย ถ้าแรงดันและกระแสสูงกว่าที่ตัวมันจะทนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ความรู้ทั่วไปเกี่ยวกับไอซีทีทีแอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บริษัทผู้ผลิตไอซี

ไอซีที่แพร่หลายมากมายอยู่ในขณะนี้ ถ้าหากพิจารณากันให้ดีแล้วจะเห็นว่าตัวไอซีเองนั้น มีตราประจำบริษัทประกอบติดตัวไอซีมาเพียงไม่กี่บริษัทเท่านั้นเอง และแต่ละบริษัทยักษ์ใหญ่ทางไอซีก็จะมี การค้นคว้าเพื่อความก้าวหน้าในการผลิตและการแข่งขันกันในด้านตลาด จึงทำให้เบอร์ไอซีได้เพิ่มขึ้น และมีผลิตภัณฑ์เบอร์ใหม่ ๆ เกิดขึ้นอีกมากมาย ทำให้ด้านราคาไอซีก็เริ่มลดต่ำลงเรื่อย ๆ บริษัทผู้ผลิต ไอซีที่มียอดการผลิตสูงมีดังนี้คือ บริษัทเทคซัสอินสตรูเม้น (Taxas Instruments) บริษัทเอ็นเอส (National Semiconductor) บริษัทแฟร์ชายลด์ (Fairchild) บริษัทมอโตโรล่า (Motorola) บริษัทอินเทล (Intel) บริษัทซิกเนติกส์ (Signetics) บริษัทอเมริกันไมโครซิสเต็ม (American Microsystems) บริษัทอาร์ซีเอ (RCA) บริษัทมอสเทค (MOS Technology) บริษัทอินเตอร์ซิล (Intersil) บริษัทไอทีที (ITT Semiconductor) บริษัทเทเลดายน์ (Teledyne Crystalonics)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องหมาย	ผู้ผลิต
AM	ADVANCED MICRO DEVICES
AMI	AMERICAN MICROSYSTEMS
ANALOG DEVICES	ANALOG DEVICES
ANALOGIC	ANALOGIC
Beckman / BECKMAN	BECKMAN INSTRUMENTS
BURR-BROWN	BURR-BROWN
CMI	CONSUMER MICROCIRCUITS
CY	CYBERNETIC MICRO SYSTEMS*
DDC	DATA DEVICE CORPORATION
	DATA GENERAL
	DATEL SYSTEMS
	ELECTRONIC ARRAYS
SEMI	EMM/SEMI
	EXAR INTEGRATED SYSTEMS
F FAIRCHILD	FAIRCHILD
FERRANTI	FERRANTI
FUJITSU LIMITED	FUJITSU
GI	GENERAL INSTRUMENT
	HARRIS
	SANYO

เครื่องหมาย	ผู้ผลิต
	HITACHI
HUGHES	HUGHES AIRCRAFT
Hybrid Systems	HYBRID SYSTEMS
ITT	ITT SEMICONDUCTOR
INTECH FMI	INTECH/FMI
	INTEGRATED PHOTOMATRIX
intel	INTEL
interdesign	INTERDESIGN
INTERSIL IMS*	INTERSIL
LSI	LSI COMPUTER SYSTEMS
	LAMBDA
ML	MASTER LOGIC
MATSUSHITA	MATSUSHITA
MCC	MICRO COMPONENTS*
MN	MICRO NETWORKS
MICROPAC mii	MICROPAC INDUSTRIES
	MICRO POWER SYSTEMS
	MITEL SEMICONDUCTOR
TMX	TMX

เครื่องหมาย	ผู้ผลิต
	MITSUBISHI
MMI AMD*	MONOLITHIC MEMORIES
mos	MOS TECHNOLOGY
MOSTEK	MOSTEK
M	MOTOROLA
NCR	NCR
NEC	NEC
NS*	NATIONAL
NC	NITRON*
NORTEC	NORTEC
NPC	NUCLEONIC PRODUCTS
OKI	OKI
OEI	OPTICAL ELECTRONICS
PLESSEY	PLESSEY
PMI	PRECISION MONOLITHICS
RCA Solid State	RCA
RAY	RAYTHEON SEMICONDUCTOR*
RETICON	RETICON
Rockwell	ROCKWELL (COLLINS)
SGS-ATES	SGS-ATES SEMICONDUCTOR
TRW	TRW

เครื่องหมาย	ผู้ผลิต
TELEDYNE PHILBRICK	TELEDYNE PHILBRICK
	TELEDYNE SEMICONDUCTOR
TFK	TELEFUNKEN
Toshiba	TOSHIBA
	WESTERN DIGITAL
Zilog	ZILOG
SILICON GENERAL	SILICON GENERAL
	SILICONIX
Solid State Music	SOLID STATE MUSIC
	SOLID STATE SCIENTIFIC
SS*	SOLITRON
SPRAGUE	SPRAGUE ELECTRIC
	STANDARD MICROSYSTEMS
	SYNERTEC
	TEXAS INSTRUMENTS
TELEDYNE CRYSTALONICS	TELEDYNE CRYSTALONICS
	SIGNETICS

รูปที่ 3.1 สัญลักษณ์ของบริษัทต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการพัฒนาเทคโนโลยีสารกึ่งตัวนำทำให้เกิดผลิตภัณฑ์ใหม่ ที่เรียกว่า ไอซี (IC = integrated circuit) ลักษณะของไอซีเป็นวงจรที่ประกอบด้วยอุปกรณ์อิเล็กทรอนิกส์เชื่อมต่อกันเป็นวงจร โดยที่อุปกรณ์ทุกตัววางอยู่บนแผ่นสารกึ่งตัวนำเดียวกัน ข้อดีเด่นของไอซีเห็นจะได้แก่วงจรมีขนาดเล็ก ใช้งานง่าย กินไฟน้อย มีความเชื่อถือได้สูง และยังมีต้นทุนการผลิตต่ำกว่าวงจรแบบแยกส่วน ดังนั้นไอซีจึงเป็นวงจรที่แพร่หลายอย่างรวดเร็ว ตัวไอซีตัวหนึ่งอาจมีขนาดเล็กมาก ซึ่งขนาดด้านละไม่ถึง 30/1000 นิ้ว ไอซีที่มีจำนวนทรานซิสเตอร์อยู่ภายในเป็นจำนวนไม่มากนักเราเรียกชื่อว่า เอสเอสไอ (SSI) เป็นคำย่อของ Small Scale Integrated Circuit ได้แก่ ไอซีจำพวกเกทสามัญ บัฟเฟอร์ และวงจรฟลิปฟลอบ ส่วนไอซีที่ประกอบด้วยเกทจำนวนระหว่าง 10 เกท ถึง 20 เกท เราเรียกไอซีชนิดนี้ว่า เอ็มเอสไอ (MSI) เป็นคำย่อของ Medium Scale Integrated Circuit ได้แก่ไอซีจำพวกวงจรนับ ตัวถอดรหัส มัลติเพลกเซอร์ ชิฟท์รีจิสเตอร์ ส่วนไอซีชนิดใหม่ล่าสุด เป็นไอซีที่มีจำนวนเกทอยู่เป็นจำนวนมากอาจจะเป็นหลายร้อยเกท ไอซีพวกนี้เรา เรียกว่า แอลเอสไอ (LSI) ย่อมาจาก Large Scale Integrated Circuit ไอซีชนิดนี้ ได้สร้างยุคการเปลี่ยนแปลงทางวงการอิเล็กทรอนิกส์ ซึ่งเรียกว่ายุคไมโครอิเล็กทรอนิกส์ ตัวอย่างไอซีพวกนี้ได้แก่ไอซีในเครื่องคิดเลข นาฬิกาอิเล็กทรอนิกส์ ไมโครโปรเซสเซอร์ เป็นต้น

ถ้าเราแบ่งไอซีโดยดูจากการทำงาน ในลักษณะที่ตัวไอซีให้ผลลัพท์ออกมา คือให้เอาท์พุทเป็นลักษณะสัญญาณที่ต่อเนื่องเปลี่ยนแปลงกับเวลาเราเรียกไอซีชนิดนี้ว่าอนาล็อกไอซี หรือลิเนียร์ไอซี ไอซีจำพวกนี้ได้แก่ไอซีจำพวกออป-แอมป์ ไอซีโวลเต็จเรกกูเลเตอร์ ไอซีวงจรขยาย ไอซีวงจรตั้งเวลา ไอซีวงจรเปรียบเทียบ และไอซีจำพวกเฟสล็อกลูป เป็นต้น แต่ถ้าลักษณะการทำงานของไอซีเป็นได้สองสถานะคือ ON กับ OFF ไอซีประเภทนี้เราเรียกว่า ไอซีชนิดดิจิตอลไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปร่างของไอซีที่เราพบเห็นกันมากพอแบ่งแยกออกเป็นกลุ่มใหญ่ ๆ ได้เป็น

1. รูปร่างแบบกระป๋องกลม TO5 (สำหรับทีทีแอลไม่ค่อยพบเห็น)

2. รูปร่างแบบแบนราบ (FLAT PACKAGE)

3. รูปร่างแบบตีนตะขาบ (DIP = DUAL IN LINE PACKAGE)

ในกลุ่มของไอซีทีทีแอลส่วนใหญ่จะมีรูปร่างเป็นแบบแบนราบหรือแบบตีนตะขาบ

ถ้าแยกไอซีออกเป็นประเภทการใช้งานทั่วไป(COMMERCIAL PRODUCT)และประเภทใช้งานทางทหาร(MILITARY) ไอซีที่ใช้ประโยชน์ในทางทหารนั้นนอกจากจะมีการตรวจสอบคุณสมบัติทางไฟฟ้าแล้ว ยังมีการตรวจสอบการทนต่อความเร่ง การสั่นสะเทือน การตรวจสอบรอยรั่ว ความคงทนต่อความกดดัน เป็นต้น

<u>แนะนำให้รู้จักไอซีทีทีแอลเกทตระกูล 54/74</u>

บริษัทเท็กซัสอินสตรูเมนท์หรือบริษัททีไอ (Texas Instruments, TI)ได้ออกแบบ และทำการผลิตไอซีทีทีแอลลอจิกที่ทำงานเร็วปานกลางเป็นครั้งแรกราวปี ค.ศ. 1964 เรียกว่า วงจรทีทีแอลลอจิกมาตรฐานตระกูล SN 54/74 (Standard Series SN 54/74 TTL) โดย "SN" ย่อมาจาก Semiconductor Network มีจุดมุ่งหมายประการแรกของการผลิตเพื่อใช้ในกิจการด้านการทหาร การออกแบบและสร้างได้เน้นว่าให้มีขนาดเล็ก กินไฟน้อย(Lower power consumption) และมีความเชื่อถือที่ไว้ใจได้สูง ตระกูล SN 74...สามารถทำงานที่อุณหภูมิ 0 ถึง 70 องศาเซลเซียสและตระกูล SN 54...สามารถทำงานที่อุณหภูมิ -55 ถึง 125 องศาเซลเซียสได้

นับจากปี ค.ศ.1964 อีกไม่กี่ปีต่อมาบริษัททีไอได้ผลิตวงจรไอซีทีทีแอลลอจิกออกมา 4 ตระกูลด้วยกันคือ

ก) วงจรไอซีทีทีแอลตระกูลมาตรฐาน ซึ่งใช้โค้ดทางการค้าว่า"Standard SN54/74..."เขียนย่อว่า "SN54/74..."

ข) วงจรไอซีทีทีแอลตระกูลความเร็วสูงใช้โค้ดทางการค้าว่า"High-speed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54H/74H..."เขียนย่อว่า "SN54H/74H..."

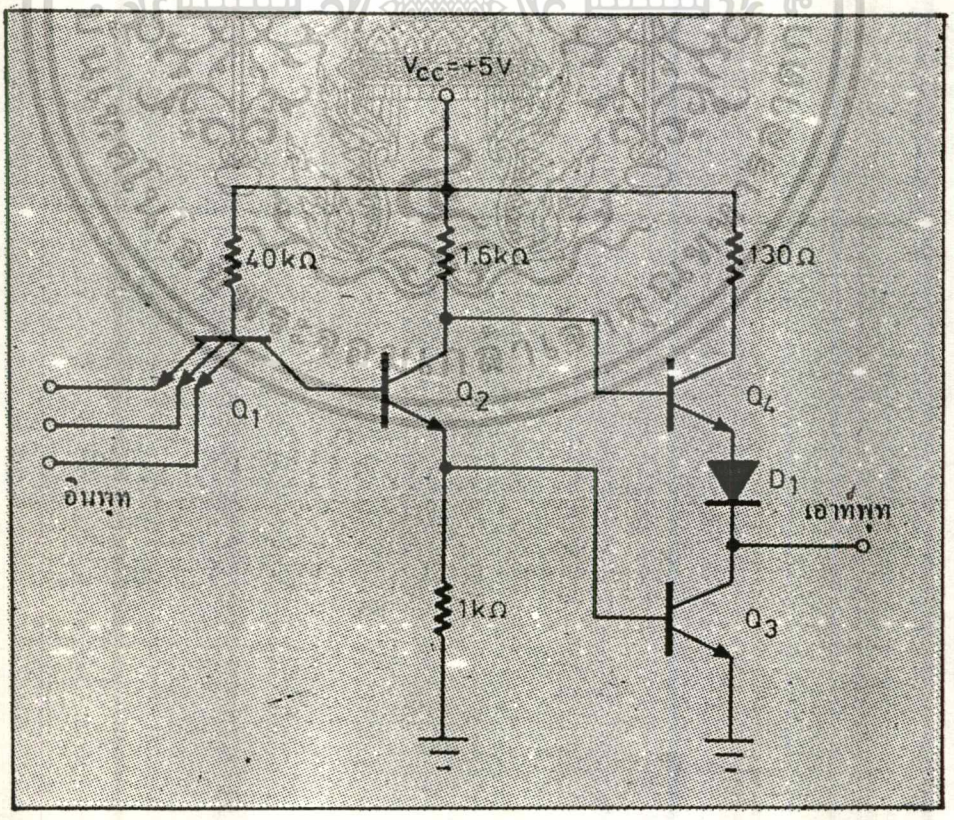
ค) วงจรไอซีทีทีแอลตระกูลกินไฟน้อย ใช้โค้ดทางการค้าว่า"Lower Power SN54L/74L..."เขียนย่อว่า "SN54L/74L..."

ง) วงจรไอซีทีทีแอลตระกูลชอทกี้ ใช้โค้ดทางการค้าว่า"Schottky diode clamp SN54S/74S..."เขียนย่อว่า "SN54S/74S..."

ลักษณะคุณสมบัติทางไฟฟ้าโดยทั่วไปใช้แรงดันไฟเลี้ยง 5 โวลท์ แรงดันเอ้าท์พุทเมื่อแสดงลอจิก "0" เท่ากับ 0.2 - 0.4 โวลท์ และเมื่อแสดงเอ้าท์พุทลอจิก "1" เท่ากับ 3 - 4 โวลท์ และนอกจากนั้น ยังมีไอซีทีทีแอลตระกูลกำลังสูญเสียต่ำและเป็นชนิดชอทกี้ด้วย "SN54LS/74LS..." ซึ่งมีคุณสมบัติทางไฟฟ้าทั่วไปเช่นเดียวกัน

ไอซีชนิดมาตรฐานในกลุ่มทีทีแอล

วงจรไอซีเกทเบื้องต้นที่จะกล่าวถึงเป็นไอซีที่ประกอบด้วยทรานซิสเตอร์แต่ละตัวจะทำงานในลักษณะเป็น Switching ดังวงจรรูปที่ 3.2



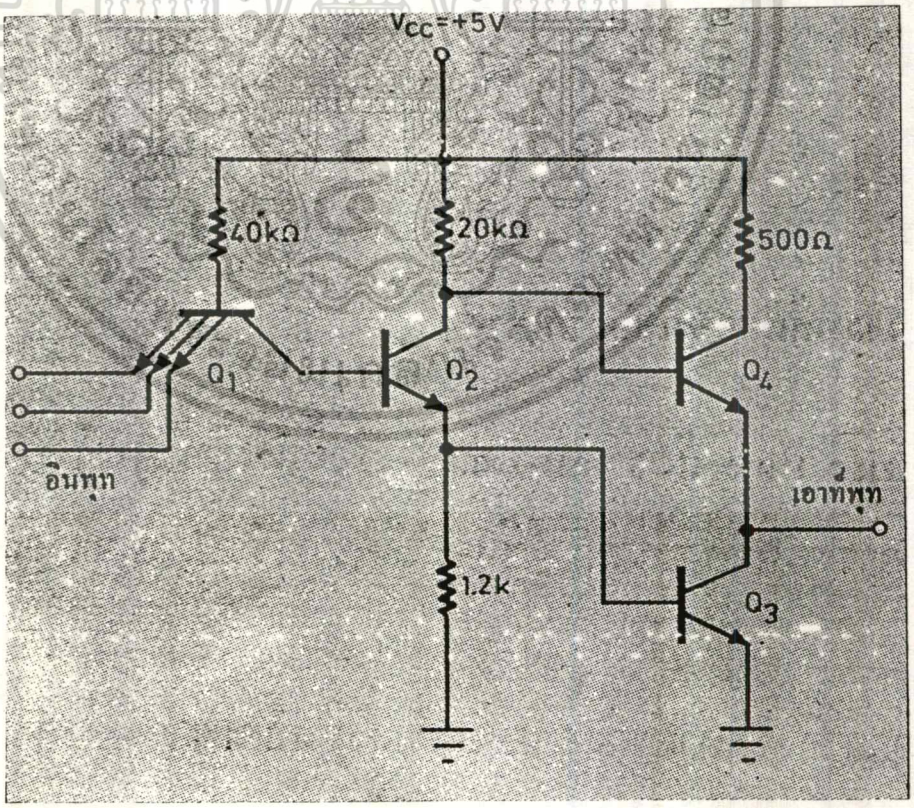
รูปที่ 3.2 วงจรทีทีแอล NAND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาอิมิเตอร์ของทรานซิสเตอร์ Q1 ทำหน้าที่เป็นอินพุทโดยมีจำนวนขาอิมิเตอร์เท่ากับจำนวนขาอินพุท โดยปกติทรานซิสเตอร์ Q1 สามารถมีจำนวนอินพุทได้มากเมื่อเทียบกับขนาดของตัวมัน และสิ่งสำคัญก็คือความเร็วของการสวิทช์และค่าเอาท์พุทอิมพิแดนซ์ขึ้นกับทรานซิสเตอร์ Q3 ซึ่งโดยปกติค่าเอาท์พุทอิมพิแดนซ์ของทรานซิสเตอร์ Q3 มีค่าน้อยและการสวิทช์ของ Q3 จะเร็วมากอยู่แล้ว ความถี่ที่ใช้งานได้ถูกจำกัดที่ค่าความถี่ประมาณ 20 MHz ไอซีที่มักจะพบแต่เบอร์ที่เป็นมาตรฐานคือ 54/74

<u>ไอซีกำลังงานสูญเสียต่ำ(54L/74L)</u>

วงจรทั่วไปของไอซีทีทีแอลชนิดกำลังงานสูญเสียต่ำแสดงให้เห็น ดังวงจรรูปที่ 3.3 ข้อน่าสังเกตในวงจรจะแตกต่างจากวงจรชนิดมาตรฐานเพียงเล็กน้อยคือ ในส่วนของไดโอดที่อยู่ที่เอาท์พุทหายไป และค่าความต้านทานบางตัวเปลี่ยนแปลง และจะเปลี่ยนแปลงในทางที่มีค่าเพิ่มขึ้น ค่าความต้านทานที่เพิ่มขึ้นนี้จะช่วยลดกำลังงานสูญเสียในวงจรไปได้มาก ซึ่งจะทำให้ค่ากำลังงานสูญเสียน้อยกว่าไอซีชนิดมาตรฐานทั่วไปถึง 10 เท่า



รูปที่ 3.3 วงจรทีทีแอลชนิดกำลังงานสูญเสียต่ำ

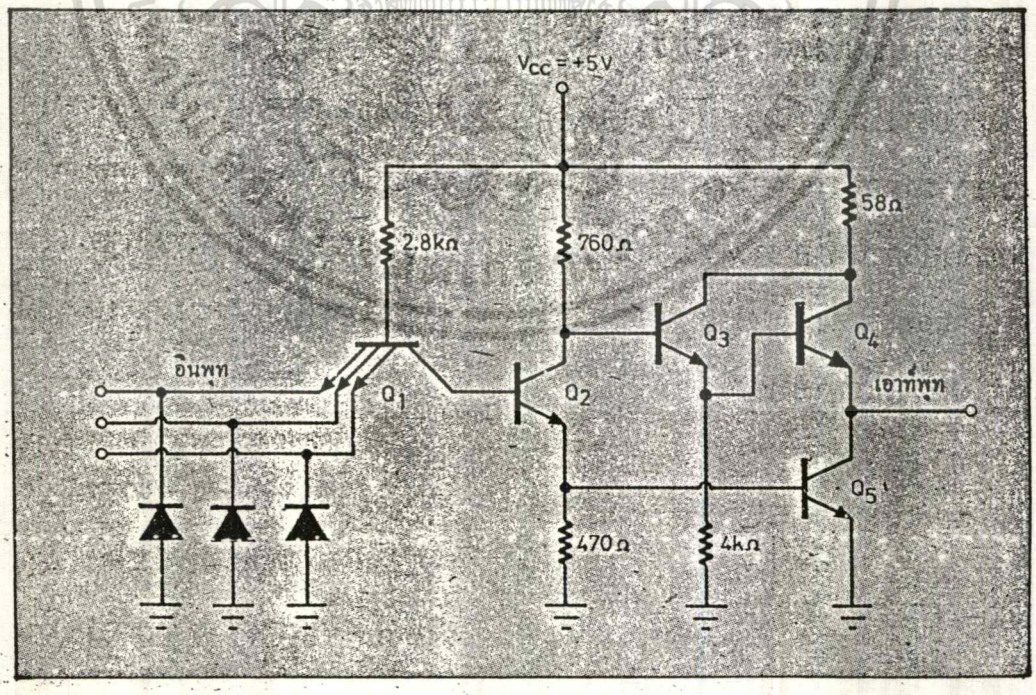
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปรียบเทียบกับทีทีแอลชนิดอื่นแล้ว ความเร็วในการสวิทช์จะช้ากว่าไอซีทีทีแอลชนิดอื่น แต่ถ้าคิดในผลได้ผลเสียระหว่างกำลังงานและความเร็วในการสวิทช์ โดยเอาผลคูณของกำลังงานสูญเสียกับความเร็วเมื่อเปรียบเทียบกับกลุ่มอื่นแล้วไอซีชนิดนี้ให้ผลดีที่สุด

ไอซีชนิดความเร็วสูง(54H/74H)

จากรูปที่ 3.4 จะเห็นได้ว่าวงจรนี้คล้ายกับวงจรเดิม แต่มีทรานซิสเตอร์เพิ่มขึ้นอีกหนึ่งตัว และไดโอดสำหรับแคลมป์ทางด้านอินพุท นอกจากนี้ค่า R จะมีค่าต่ำกว่าค่า R ในไอซีทีทีแอลมาตรฐานมาก การต่อไดโอดที่อินพุทจะมีผลช่วยในการลดผลของการสวิทช์ที่มีต่อวงจรภายนอกทางอินพุท ทำให้ช่วงเวลาขึ้นและลง(rise time และ fall time) เร็วขึ้น เอาท์พุทที่ Q3 และ Q4 เป็นวงจรดาร์ลิงตัน ทำให้ความเร็วในการสวิทช์สูงขึ้นอีก ซึ่งจะได้ความเร็วประมาณ 6 nS ซึ่งเร็วกว่าไอซีทีทีแอลมาตรฐาน

เนื่องจากการลดค่า R ลงไปมากกว่าจึงให้ค่ากำลังงานสูญเสียสูงขึ้นอีกมาก

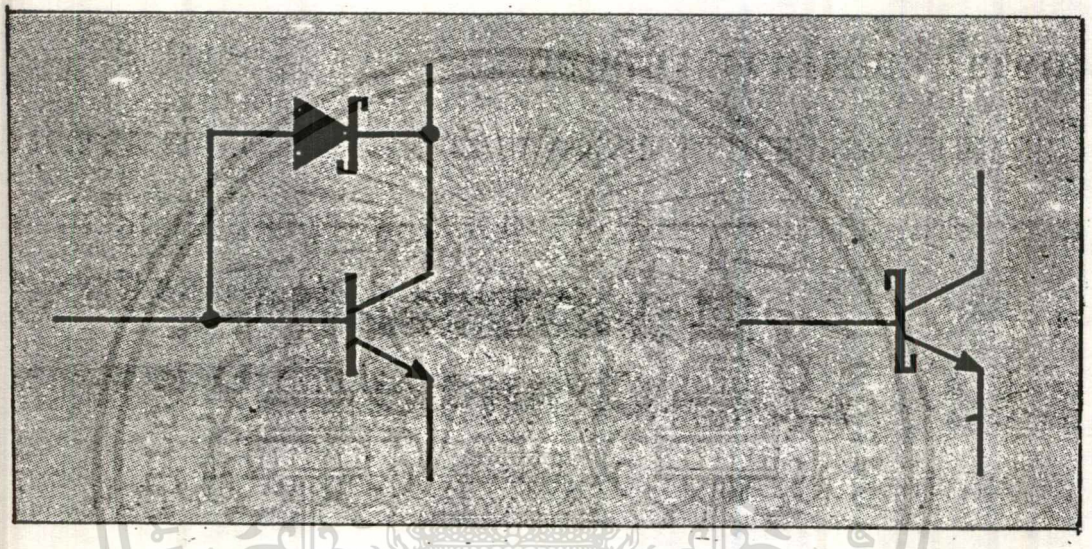


รูปที่ 3.4 วงจรทีทีแอลชนิดความเร็วสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีชนิดชอทกี้(54S/74S)

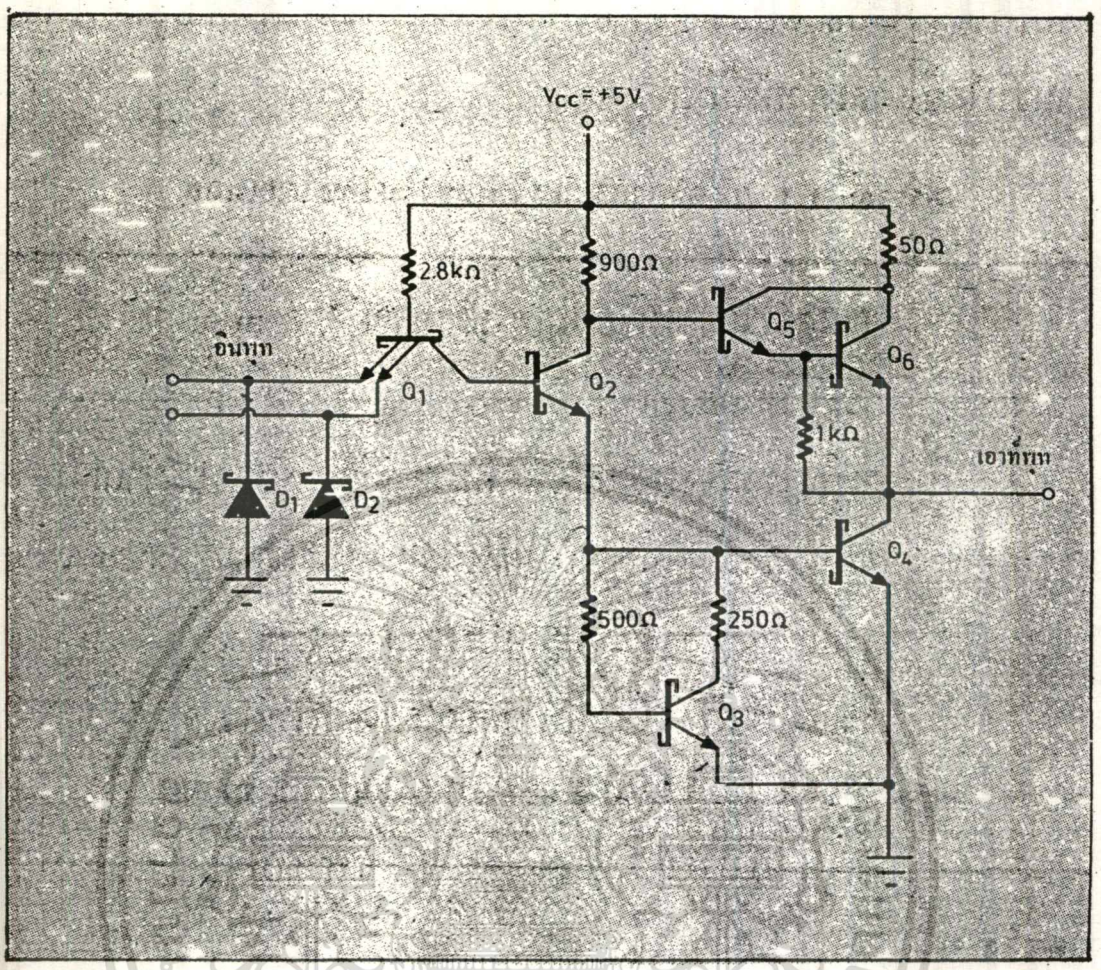
ไอซีชนิดนี้มีความเร็วสูงสุดโดยเป็นตัวผสมของ ECL กับ TTL ชนิด 54L /74L โดยการใช้ไดโอดชนิดชอทกี้แคลมป์ที่คอลเลคเตอร์เบสดังรูปที่ 3.5



รูปที่ 3.5 แสดงทรานซิสเตอร์ชนิดชอทกี้แคลมป์

เนื่องจากรอยต่อระหว่างเบสคอลเลคเตอร์ของทรานซิสเตอร์มีคุณสมบัติพิเศษ ซึ่งเสมือนกับว่าตัวเก็บประจุบริเวณรอยต่อมีค่าน้อยมากเป็นผลทำให้ ความเร็วในการสวิทช์สูงมาก วงจรของไอซีแสดงดังรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรทีทีแอล NAND Gate ชนิดชอทกี้

วงจรชนิดชอทกี้นี้จะทำให้ความเร็วสูงมากจึงใช้ในย่านความถี่สูงมากๆเท่านั้น

สรุปไอซีชนิดต่างๆ

ในไอซีแต่ละแบบที่กล่าวมาแล้วย่อมใช้งานแตกต่างกันไปตามคุณสมบัติเด่นของไอซีแต่ละแบบเพื่อให้เข้าใจและเปรียบเทียบไอซีในแต่ละแบบได้ชัดเจน จึงทำเป็นตารางไว้ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1

ไอซีชนิดทีทีแอล	ช่วงเวลาหน่วง (Time Propagation)	กำลังงานสูญเสียต่อเกท	ความถี่ที่ใช้งานสูงสุด
ชนิดมาตรฐาน 74	10 nS	10 mW	35 MHz
ชนิดกำลังงานสูง 74H	6 nS	22 mW	50 MHz
ชนิดกำลังงานต่ำ 74L	33 nS	1 mW	3 MHz
ชนิดชอทกี้ 74S	3 nS	19 mW	125 MHz
ชนิดกำลังงานต่ำและชอทกี้ 74LS	10 nS	2 mW	45 MHz

เมื่อเปรียบเทียบจากตารางที่ 3.1 ถ้าให้ไอซีทีทีแอลมาตรฐานเป็นหลัก เราจะเห็นได้ว่า 74H มีความเร็วในการสวิทช์ได้เร็วเป็นสองเท่า ส่วนชนิด 74L กับช้าลงไปเป็น 1/10 เท่า ส่วนชอทกี้หรือ 74S นั้นให้ความเร็วสูงสุดคือมีค่าประมาณ 3.5 เท่า ส่วน 74LS จะมีความเร็วประมาณเท่ากับไอซีชนิดมาตรฐาน

ครั้นลองมาพิจารณาทางด้านกำลังสูญเสียจะเห็นว่าถ้าให้ไอซีทีทีแอลมาตรฐานเป็นหลักเราจะพบว่า 74H ใช้กำลังงานสูงเป็นสองเท่าของไอซีทีทีแอลมาตรฐานเช่นเดียวกับไอซีชนิดชอทกี้ก็ใช้กำลังงานสูงเป็นสองเท่าเช่นกัน ส่วนไอซีชนิด 74L จะใช้กำลังงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้อยลงประมาณถึง 10 เท่าหรือ 1/10 นั่นเอง สำหรับไอซีชนิด 74LS จะใช้น้อยลงอีกเพียง 1/5 เท่าของไอซีมาตรฐานเท่านั้น

ที่ทีแอลกับสัญญาณรบกวน

ตัวไอซีที่ทีแอลมีความไวต่อสัญญาณรบกวนสูงพอสมควร นั่นคือ ถ้ามีสัญญาณรบกวนเกิดขึ้นไม่ว่าจะมาจากแหล่งจ่ายไฟเลี้ยง จากสนามแม่เหล็ก คลื่นวิทยุ หรืออื่นใดก็ตามย่อมทำให้การทำงานของไอซี เกิดการผิดพลาดขึ้นได้ง่ายนอกจากนี้แล้วลักษณะการทำงานของไอซียังทำหน้าที่เป็นสวิทช์ซึ่งก็ย่อมก่อให้เกิดสัญญาณรบกวนเกิดขึ้นจากตัวมันเองและอาจจะส่งผลไปรบกวนวงจรภาคอื่น ๆ ที่ประกอบกันอยู่อีกก็ได้ แต่เพื่อเป็นการแก้ไขปัญหาเกี่ยวกับสัญญาณรบกวนนี้จึงใคร่ขอแนะนำวิธีที่ใช้ได้ผลดีในการกรองสัญญาณรบกวนดังต่อไปนี้คือ

ใช้ตัวเก็บประจุชนิดเซรามิกขนาด 0.01 - 0.1 μF โดยตัดขาให้สั้นสุดเท่าที่จะสั้นได้ต่อคร่อมระหว่างเอาท์พุทกับกราวด์ของไอซีทุก ๆ ไอซีสี่ตัวที่ทำงานประกอบกันในลักษณะอนุกรม

ถ้าไอซีที่ใช้เป็นไอซีประเภท MSI ให้ต่อคร่อมทุก ๆ ไอซีสองตัว

ถ้าหากไอซีที่ต่อเชื่อมกับไอซีตัวอื่นเป็นทางเดินปริ้นยาวเกินกว่าสามนิ้ว ให้ต่อตัวเก็บประจุคร่อมทางเดินนั้น

ในแผ่นวงจรพิมพ์ที่มีไอซีประกอบอยู่ทุกแผ่น ถ้าหากมีขั้วจ่ายไฟเลี้ยงป้อนเข้ามายังแผ่นวงจรพิมพ์ ให้ต่อตัวเก็บประจุชนิดแทนตาลั่มขนาด 10 μF 6 โวลท์คร่อมขั้วจ่ายไฟเลี้ยงทุกแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การInterfacing

คำว่า "Interfacing" ในที่นี้หมายถึง การเชื่อมต่อระหว่างอินพุทของ Logic Gate ตัวหนึ่ง เข้ากับเอ้าท์พุทของ Logic Gate อีกตัวหนึ่ง ขอแยกการเชื่อมต่อดังกล่าวออกเป็น 3 แบบด้วยกัน คือ (ก) การต่อระหว่าง TTL Logic Gate ด้วยกัน (ข) การต่อระหว่าง TTL Logic Gate กับ Logic Gate ที่ไม่ใช่ TTL Gateและ(ค) การต่อระหว่าง TTL Logic Gate กับ อุปกรณ์อิเล็กทรอนิกส์ชนิดต่าง ๆ เช่น LED Transistor เป็นต้น

การเชื่อมต่อระหว่างทีทีแอลเกทด้วยกัน(TTL TO TTL)

สามารถต่อกันได้โดยตรง แต่มีข้อคำนึงถึงบ้างคือ จำนวน Fan out ซึ่งต้องระมัดระวังเป็นพิเศษ ในความหมายแปลว่า คือความสามารถของไอซีที่สามารถป้อนกระแสหรือซิงค์กระแสจากไอซีหรือเกทอื่น ๆ ได้สูงสุดจำนวนเท่าไร ส่วนแฟนอิน (Fan in) หมายถึงจำนวนโหลดที่จะนำมาต่อเข้าทางด้านอินพุท

ตาราง 3.2

ทีทีแอลธรรมดา 54/74	ต่อด้วยไอซีทีทีแอลธรรมดา 54/74 ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานต่ำ 54L/74L ได้ 40 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานสูง 54H/74H ได้ 6 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้ 54S/74S ได้ 6 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้กำลังงานต่ำ 54LS/74LS ได้ 20 อินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

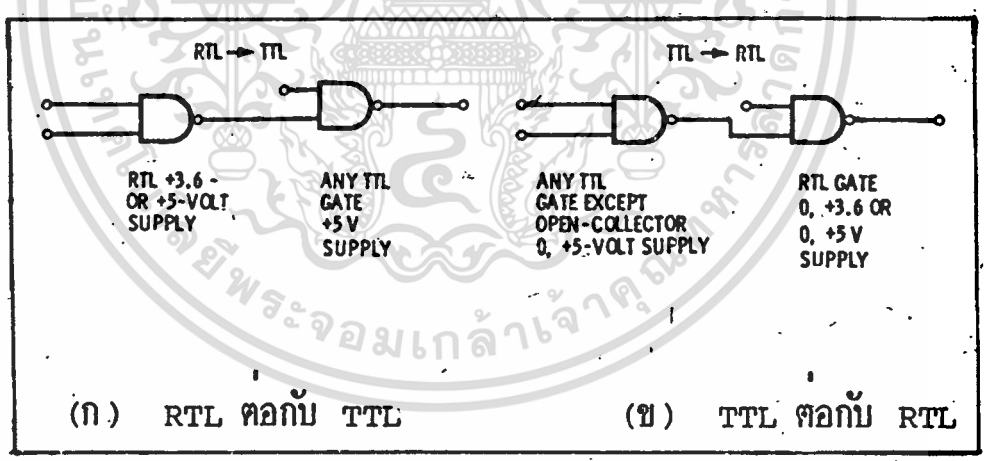
ทีทีแอลชนิดกำลังงานต่ำ 54L/74L	ต่อด้วยไอซีทีทีแอลธรรมดา 54/74 ได้ 2 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานต่ำ 54L/74L ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานสูง 54H/74H ได้ 1 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้ 54S/74S ได้ 1 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้กำลังงานต่ำ 54LS/74LS ได้ 5 อินพุท
ทีทีแอลชนิดกำลังงานสูง 54H/74H	ต่อด้วยไอซีทีทีแอลธรรมดา 54/74 ได้ 12 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานต่ำ 54L/74L ได้ 40 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานสูง 54H/74H ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้ 54S/74S ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้กำลังงานต่ำ 54LS/74LS ได้ 40 อินพุท
ไอซีชนิดชอทกี้ 54S/74S	ต่อด้วยไอซีทีทีแอลธรรมดา 54/74 ได้ 12 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานต่ำ 54L/74L ได้ 40 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานสูง 54H/74H ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้ 54S/74S ได้ 10 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้กำลังงานต่ำ 54LS/74LS ได้ 40 อินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีชนิดชอทกี้กำลังงานต่ำ 54LS/74LS	ต่อด้วยไอซีทีทีแอลธรรมดา 54/74 ได้ 5 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานต่ำ 54L/74L ได้ 20 อินพุท ต่อด้วยไอซีทีทีแอลชนิดกำลังงานสูง 54H/74H ได้ 4 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้ 54S/74S ได้ 4 อินพุท ต่อด้วยไอซีทีทีแอลชนิดชอทกี้กำลังงานต่ำ 54LS/74LS ได้ 10 อินพุท

<u>การเชื่อมต่อระหว่างทีทีแอลเกทกับลอจิกเกทชนิดอื่นๆ</u>

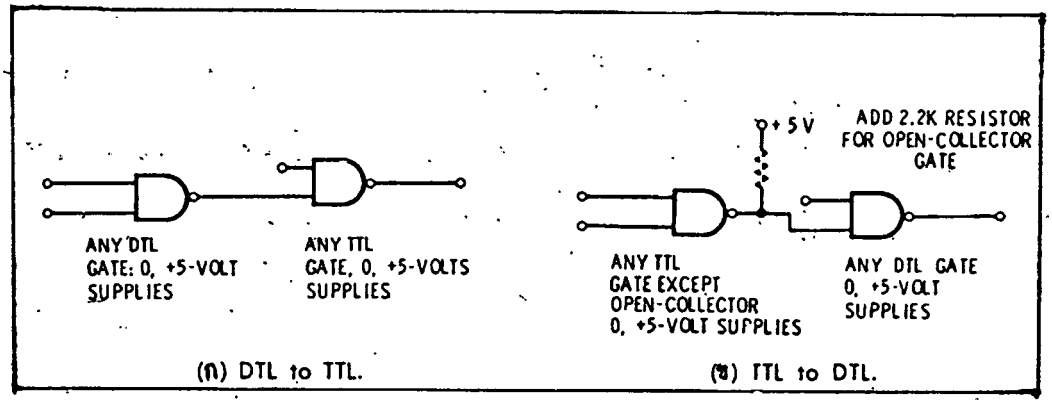
เราจะต้องระมัดระวังการต่อ จะต้องศึกษาจากคู่มือการใช้ลอจิกเกทอย่างละเอียดพอสมควร เช่น ต้องรู้ว่าอินพุท/เอ้าท์พุทอิมพีแดนซ์เท่ากันหรือไม่ กินกระแสไฟฟ้าเท่ากันหรือไม่ ใช้จำนวนไฟจ่ายวงจรเหมือนกันหรือต่างกัน เหล่านี้เป็นต้น



รูปที่ 3.7 การต่อระหว่าง RTL Gate และ TTL Gate

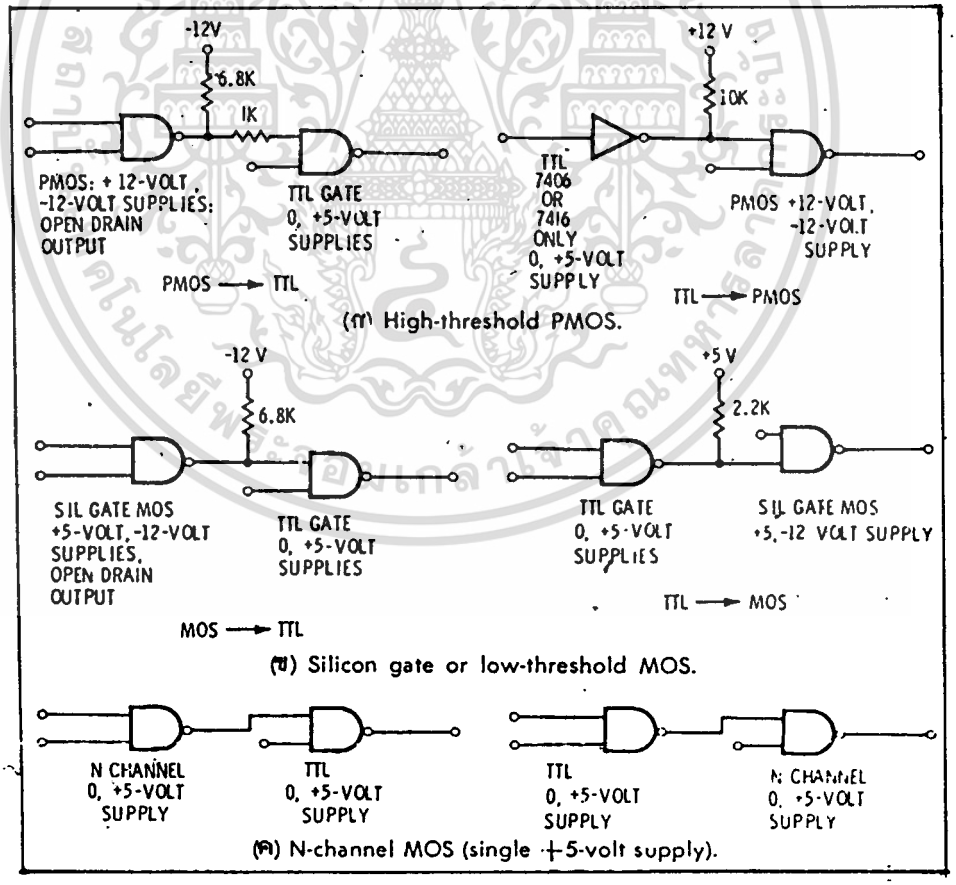
จากรูปข้างบนจะเห็นว่าต่อระบบลงดินร่วมกันได้ ต่อไฟจ่ายวงจรชุดเดียวกันก็ได้ถึงแม้ว่าอาร์ทีแอลเกทจะใช้ไฟจ่ายวงจรเพียง 3.6 โวลท์ก็ตาม ข้อควรระวังก็คือเมื่อใช้ทีทีแอลเป็น Load ของอาร์ทีแอล ห้ามใช้อาร์ทีแอลเป็น Load ร่วม นอกจากนี้อย่าใช้อาร์ทีแอลเป็น Load ทีทีแอลชนิด Open collector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 การต่อระหว่าง DTL Gate กับ TTL Gate

รูป (3.8 ก) ใช้ทีทีแอลแบบ totem pole เป็น load ของดีทีแอลเกท จะเห็นว่าสามารถต่อกันได้โดยตรง ทั้งนี้เพราะไฟจ่ายวงจรของเกททั้งสองมีค่าเท่ากัน แต่จะหาจำนวน fan out ได้ก็ต้องรู้ค่ากระแสไฟฟ้าทางอินพุท/เอ้าพุทของลอจิกเกททั้งสอง ส่วนรูป (3.8 ข)ใช้ดีทีแอลเป็น load ซึ่งสามารถต่อกันได้โดยตรงเช่นเดียวกันยกเว้นทีทีแอลเกทชนิด open collector จะต้องมีความต้านทาน 2.2 k ต่ออนุกรม



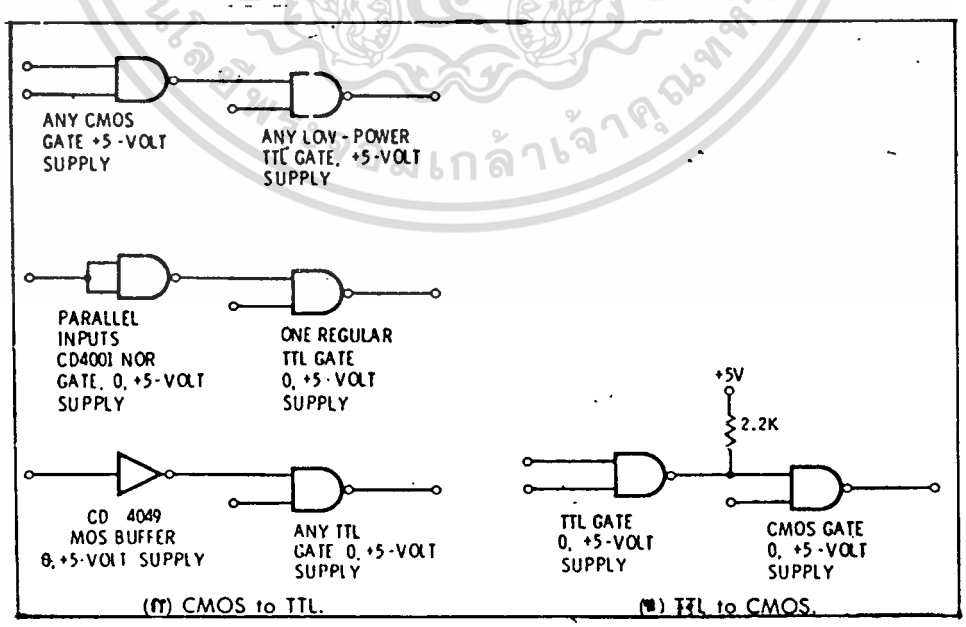
รูปที่ 3.9 การต่อระหว่าง CMOS กับ TTL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อต่อทีทีแอลเป็น load ของ MOS ชนิดซิลิกอนเกทหรือ n-channel MOS ที่มี threshold voltage ต่ำ และไฟจ่ายวงจรเป็น -12 โวลท์ และ +5 โวลท์ จะต้องมีความต้านทานที่เรียกว่า " pull down resistor "ขนาด 6.8 k ต่อเป็นอนุกรม (ดูรูป 3.9 ข) เพื่อให้เอ้าท์พุทอิมพีแด็นซ์ของ MOS ใกล้เคียงกับอินพุทอิมพีแด็นซ์ของทีทีแอลเกท แต่เมื่อใช้ MOS ตัวนี้เป็น load ของทีทีแอลเกท ก็ควรจะใช้ pull up resistor ขนาด 2.2 k ต่ออนุกรม

เนื่องจาก MOS กินกระแสไฟฟ้าน้อยมาก ดังนั้นสามารถใช้ MOS ทีละหลายๆ เกทต่อเป็น load ของทีทีแอล นั่นหมายความว่า จะได้จำนวน fan out สูงมาก แต่จะใช้ทีทีแอลเพียงตัวเดียวต่อเป็น load ของ MOS

สำหรับ MOS รุ่นเก่า ๆ ได้แก่ PMOS ซึ่งมี threshold voltage สูงดูรูป 3.9 ก PMOS รุ่นเก่านี้มีไฟจ่ายวงจรเป็น + 12 โวลท์ ดังนั้นเมื่อทีทีแอลเป็น load จะต้องใช้ความต้านทานเป็นตัว pull down ที่มีขนาด 6.8 k และใช้ pull up มีขนาดเท่ากับ 2.2 k เมื่อ PMOS เป็น load ของทีทีแอลเกท ส่วน MOS รุ่นค่อนข้างใหม่ได้แก่ ซิลิคอลเกท MOS ใช้ไฟจ่ายวงจร +5 โวลท์และ -12 โวลท์ สำหรับพวก MOS รุ่นใหม่ ๆ ได้แก่ n-channel MOS ใช้ไฟจ่ายวงจร +5 โวลท์และ 0 โวลท์(ดูรูป 3.9 ค) การต่อ MOS รุ่นใหม่เข้ากับทีทีแอลเกทสามารถต่อกันได้โดยตรง ไม่ต้องมีความต้านทานใด ๆ ช่วย



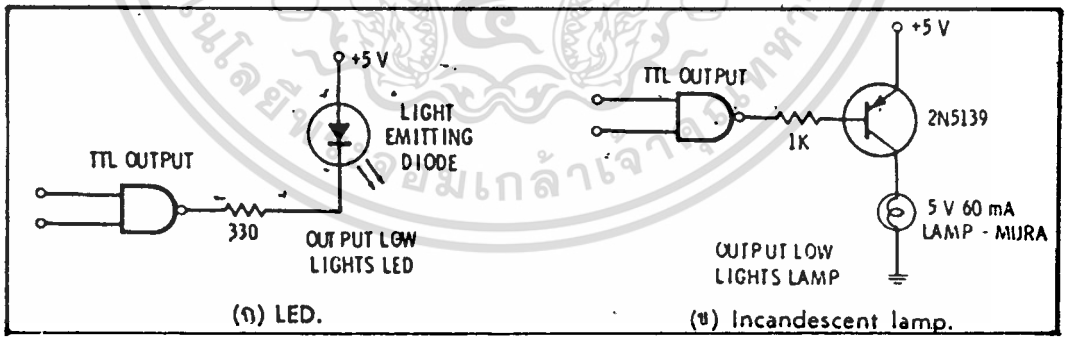
รูปที่ 3.10 การต่อระหว่าง CMOS กับ TTL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถใช้ทีทีแอลเกทตระกูลกินไฟน้อยต่อเข้าโดยตรงเป็นโหลด ของ CMOS ได้(ดูรูป 3.10 ก) หรืออาจใช้แสตนดาร์ดทีทีแอลเกทเป็น load ของ CMOS เช่น CMOS เบอร์ CD 4001 ใช้เป็น NOR เกท โดยรวมอินพุทเข้าด้วยกันเพื่อจะให้รับกระแสไฟฟ้าได้มากขึ้นนอกจากนี้อาจใช้ CMOS เช่นเบอร์ CD 4049 เป็นตัว buffer ก็จะสามารถใช้ทีทีแอลทุกตระกูลเป็น load ของ CMOS ได้ (ดูรูป3.10 ข) ใช้ CMOS เป็น load ของทีทีแอลเกทโดยเพิ่ม pull up resistor เพื่อทำให้ noisc immunity ดีขึ้น อย่างไรก็ตามอาจต่อ CMOS เป็น load โดยตรงไม่ต้องมี pull up resistor ช่วยก็ได้

<u>การเชื่อมต่อระหว่างทีทีแอลเกทกับอุปกรณ์อิเล็กทรอนิกส์บางชนิด (TTL to outside world)</u>

สามารถใช้อุปกรณ์อิเล็กทรอนิกส์บางชนิดที่กินกระแสไฟฟ้าไม่มากต่อเป็นโหลดของทีทีแอลเกทได้ โดยที่อุปกรณ์อิเล็กทรอนิกส์ที่จะนำมาต่อไม่ควรกินกระแสไฟฟ้าเกินกว่าที่ทีทีแอลจะจ่ายให้ได้ตัวอย่างอุปกรณ์อิเล็กทรอนิกส์ที่กินกระแสไฟฟ้าน้อย ๆ เช่น LED ดูรูป 3.11 กหรืออาจใช้หลอดไฟฟ้าธรรมดาเป็น load ก็ได้โดยอาศัยทรานซิสเตอร์ช่วย ดังรูป 3.11 ข



รูปที่ 3.11 อุปกรณ์อิเล็กทรอนิกส์ต่อเป็น LOAD ของ TTL Gate

การใช้ LED ต่อเป็น load ดังรูป 3.11 ก ควรมีความต้านทานจำนวนหนึ่งต่ออนุกรมไว้ด้วย เพื่อป้องกันมิให้กระแสไฟฟ้าไหลเกินอัตราที่ทีทีแอลเกทจะทนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การใช้งาน 8255 PIA

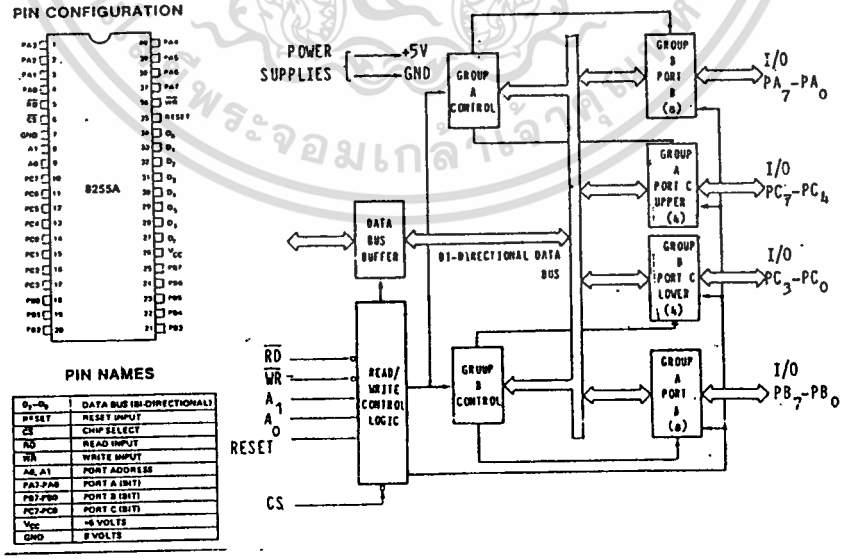
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งาน 8255 PIA

IC 8255 PIA (Programable Interface Adapter) เป็นอุปกรณ์ LSI (Large Scale Integrated Circuit) บรรจุอยู่ใน Packet แบบ Dip 40 ขา ผู้ผลิตมีจุดประสงค์ที่จะใช้งานร่วมกันกับ CPU Z80 โดยเฉพาะ 8255PIA สามารถแบ่งเป็น Block ได้ 4 Blocks โดยมี Port ทั้งหมด 3 Port คือ Port A(PA),Port B(PB) และ Port C(PC) ทั้ง 3 Ports สามารถทำงานเป็นได้ทั้ง Input Portและ Output Port โดย Port A และ Port B จะมี Port ละ 8 bits ส่วน Port C upperและ Port C lower มี Port ละ 4 bits ส่วนนี้คือ Block ที่ 1

ส่วน Block ที่ 2 ได้แก่ Group A Control และ Group B Control เป็นตัวกำหนดการทำงานให้แก่ Port ทั้ง 3 ทำงานต่างกันอยู่ 3 Mode โดยจะใช้ Control word เป็นตัวสั่งงาน โดย Group A control จะควบคุมเฉพาะ Port C และ Group B control จะควบคุม Port A และ Port B

Block ที่ 3 ได้แก่ Data Bus buffer และ Read/Write Buffer นี้จะเป็น Buffer ให้กับข้อมูลของซีพียู ส่วน Read/Write Control logic เป็นส่วนที่ควบคุมให้ข้อมูลเข้าออกจาก รีจิสเตอร์ภายใน ในเวลาที่เหมาะสม



รูปที่ 4.1 แสดง Block Diagram ของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป4.1จะเห็นว่าตัว IC มีอยู่ 3 PORT ที่ใช้งานคือ PORT A, PORT B มีขนาด 8 BIT และ PORT C โดยที่ PORT C นั้นยังสามารถแบ่งกลุ่มออกเป็น PORT ละ 4 BIT จึงทำให้มี PORT C บน และ PORT C ล่าง คราวนี้การต่อใช้งานก็จะมีขาที่เป็น INPUT ให้กับตัว IC ก็มี D0-D7 ต่อเข้ากับ DATA BUS ของ CPU เพื่อใช้สำหรับรับส่งข้อมูลกันระหว่าง PORT กับ CPU A0 - A1 ขา ADDRESS ซึ่งเป็นตัวสำคัญในการกำหนด PORT ว่าเรียก PORT อะไรเป็น PORT A, B หรือ C จากที่กล่าวมาแล้วสถานะที่เราคิดมีเพียง ON กับ OFF ดังนั้น IC ตัวนี้ จึงมีเบอร์ PORT ในตัวมัน 4 PORT เพราะมีสาย ADDERSS 2 เส้น = สองยกกำลังสอง และเรากล่าวมาแล้ว 3 PORT ดังนั้นจึง เหลืออีก PORT หนึ่งซึ่ง PORT เบอร์นี้เป็นตัวที่สำคัญที่สุดในการทำงานของไอซีตัวนี้ ซึ่งก่อนที่จะให้ไอซีตัวนี้มีหน้าที่ทำอะไรนั้น จะต้องทำการสั่งหน้าที่ของไอซีให้กับ PORT นี้เสียก่อน เรียก PORT นี้ว่า CONTROL PORT ซึ่งจะมีการเรียงลำดับดังนี้

A7	A6	A5	A4	A3	A2	A1	A0	
ไม่สนใจ						0	0	PORT A
ไม่สนใจ						0	1	PORT B
ไม่สนใจ						1	0	PORT C
ไม่สนใจ						1	1	PORT CONTROL

ดังนั้นเวลาเราเรียก PORT ซึ่งในหนึ่งคำสั่งนั้นจะต้องเรียกเบอร์ PORT เป็น 8 BIT คือเลข HEX 2 หลักแต่ IC จะให้ PORT ไหนทำงานจะมีสำคัญเพียงแค่หลักหลังคือ A1 กับ A0 ว่ามีค่าเป็นอะไร อย่างเช่น บน ET- BOARD ที่ DECODE ที่ 8255 ว่างไว้คือ PORT 20H ถ้าเราเรียก PORT เบอร์นี้ก็จะให้ผล คือ PORT A เพราะ A1 กับ A0 เป็น 0 แต่ถ้าเราเรียก PORT 21H บ้างก็เป็น PORT Bเพราะ A1 เป็น 0 และ A0 เป็น 1 หรือถ้าเราเรียก PORTเบอร์ 24H บ้าง PORT ที่จะทำงานก็คือ PORT A เพราะ A1 กับ A0 เป็น 0 ดังนั้นเวลาเราเรียก PORT 20H กับ 24H จึงเป็น PORT เดียวกัน บน ET - BOARD เพราะ 1 จุดนั้นอ้างถึง 32 PORT คือ 20H-3FH หรือสังเกตุอีกอย่างคือ มันจะทับซ้อนตัวเอง เพราะตัว IC อ้างได้ 4 PORT พอเกิน 4 PORT มันก็จะกลับไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มต้นใหม่อย่าง 20H อ้างถึง 4 PORT ก็จะถึง 23H หอเพิ่มอีก 1 มันก็จะเกิน 4 PORT คือ PORT 24H ก็เป็น 20H นั่นเองอย่างเช่น PORT 20H, 24H, 28H, 2CH, 30H ทั้งหมดนี้ก็คือ PORT เดียวกัน(PORT A) ในจุด DECODE 1 จุดบน ET-BOARD CS เป็นขาเลือก IC PORT ให้ทำงานขานี้จะต้องต่อเข้ากับ IC ที่ DECODEเบอร์ PORT ไว้โดยการเรียกเบอร์ PORT นี้ จะรวมเข้ากับ ADDRESS 2 เส้นที่ต่อเข้ากับ PORT ด้วยคือ A0 กับ A1 เพราะเวลาที่เรียกเบอร์ PORT ต้องใช้คำสั่งซึ่งเป็น 8 BIT ตาม CPU ดังนั้น 1 คำสั่งจึงรวมสาย ADDRESS 2 เส้นนี้ด้วยเพราะอยู่ ADDRESS ต่ำบน ET-BOARD 8255 ที่ว่างขา CS จะต่อเข้ากับ 74LS138 ขา 14 คือจุดที่ DECODEเบอร์ PORT ตั้งแต่ 20Hไว้นั้นเอง(PORT A) $\overline{RD}$ ใช้ขบวนการ INPUT เมื่อ $\overline{CS}$ และ $\overline{RD}$ ACTIVE เป็น 0 WR ใช้ขบวนการ OUTPUT เมื่อ $\overline{CS}$ และ $\overline{RD}$ ACTIVEเป็น 0,RESETเป็น 1 ใช้CLEAR สถานะต่างๆ ของ 8255

PORT ที่ใช้สำหรับ CONTROL

การใช้ 8255 จะต้องสั่งรหัสควบคุม(CONTROL BYTE)เข้าไปยังPORT ข้อมูลควบคุม(PORTสุดท้ายใน 4 PORTคือที่ A1 กับ A0 เป็น 1 เช่นPORT 23H บน ETBOARD ที่ 8255 ว่าง)เพื่อควบคุมการทำงานของ 8255 ว่าให้ทำงานใน MODE ไหนและให้แต่ละ PORT เป็น INPUTหรือ OUTPUT ความหมายของ BIT ต่างๆ ของรหัสควบคุม(CONTROL BYTE) หรือรหัสสั่งงาน 8255 ในตอนเริ่มแรก

D7 แสดงถึงรหัสควบคุมให้เริ่มทำงาน(1= ทำงาน) คือจะมีผลทำให้ 8255 รับรู้สิ่งต่อไปใน BIT ต่างๆที่กำหนดให้เพราะฉะนั้นเวลาจะสั่งงานหรือกำหนดหน้าที่ให้กับ 8255 BIT นี้จะเป็น 1 เสมอ

D6,D5 เป็นการเลือก MODE ในการทำงานของ PORT A ซึ่งมี 3 MODE ใน 8255 จะได้กล่าวต่อไป

D4 กำหนดให้ PORT A เป็น INPUT หรือ OUTPUT โดย

0 = OUTPUT PORT

1 = INPUT PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D3 กำหนดให้ PORT C เป็น INPUT หรือ OUTPUT โดย

0 = OUTPUT PORT

1 = INPUT PORT

D2 เป็นการเลือก MODE ให้กับ PORT B

0 = MODE 0

1 = MODE 1

D1 กำหนดให้ PORT B เป็น INPUT หรือ OUTPUT โดย

0 = OUTPUT

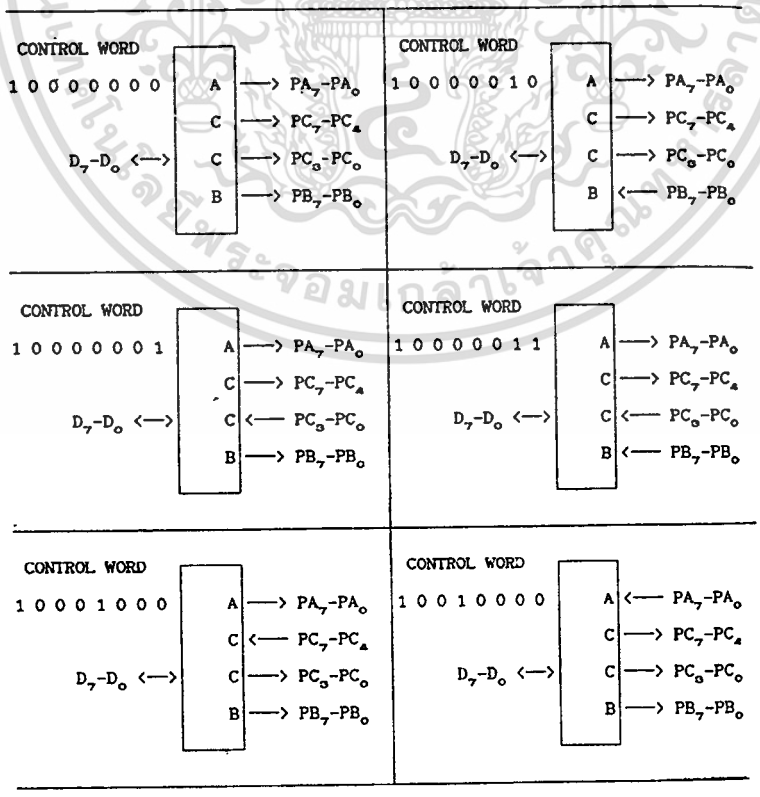
1 = INPUT

D0 กำหนดให้ PORT C ล่าง (PC0-PC3) เป็น INPUT หรือ OUTPUT โดย

0 = OUTPUT

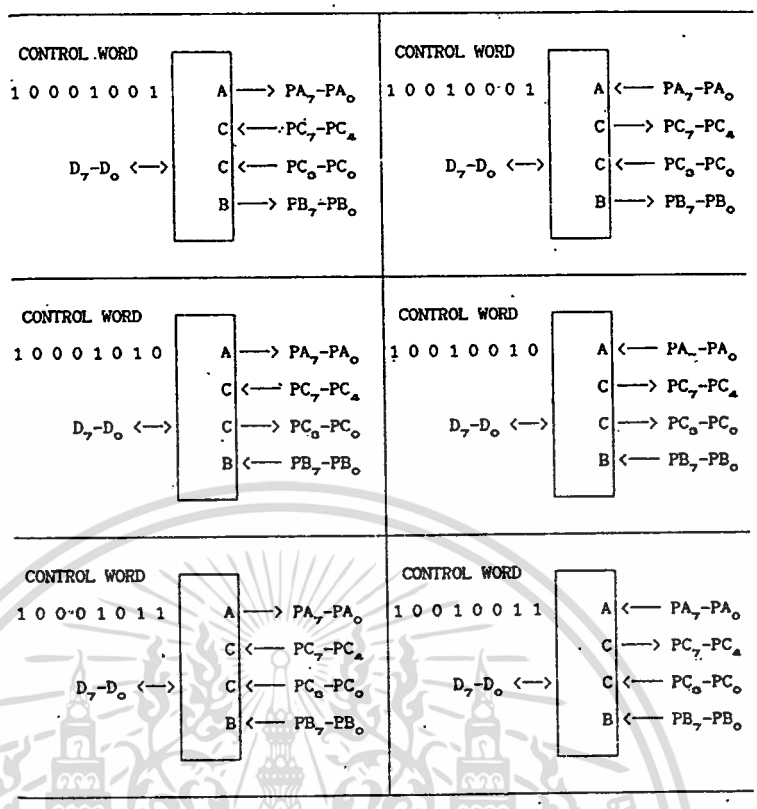
1= INPUT

หลักการทำงานของ Port ต่าง ๆ ที่สามารถกำหนดได้ Mode 0 แสดงไว้ดังรูป 4.2

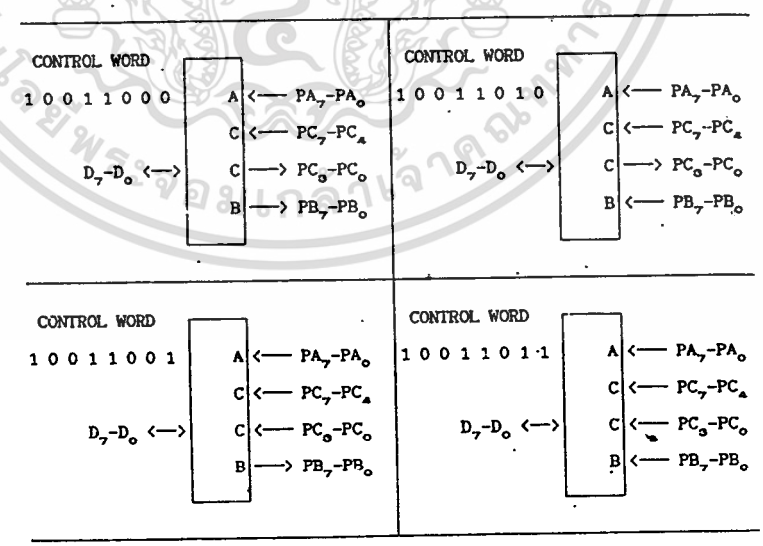


รูปที่ 4.2 ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 ข



รูปที่ 4.2 ค

รูปที่ 4.2 การทำงานของ 8255 แบบต่าง ๆ ในโหมด 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเช่น กำหนดให้ 8255 เป็น PORT INPUT OUTPUT แบบธรรมดาใน Mode 0 โดย PORT Aเป็น OUTPUT,PORT Bเป็น OUTPUT,PORT Cบนเป็นINPUT และ PORT Cล่างเป็น OUTPUT นี้คือการทำงานของ 8255 บน ET- BOARDเราใส่ CODE ให้กับรหัสควบคุมดังนี้

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	0	1	0	0	0	
8				8				(เลข HEX)

จากนั้นเราก็นำค่านี้ออกไปที่ PORT ควบคุม ในกรณีของ ET- BOARO PORT เริ่มแรกที่ DECODE อยู่ที่ 00H จึงนำค่านี้ออก PORT สุดท้าย(PORT ที่ 4) คือ 03H ดังนี้

```
LD  A,88
OUT (03H),A
```

เมื่อทำ 2 ค่าสั่ง นี้เสร็จ 8255 ก็จะทำหน้าที่ดังที่เราต้องการเราก็สามารถ นำข้อมูลออก PORT ได้แล้วเช่นที่ PORT A ต่อ LED ACTIVE ที่ LOGIC 1 เมื่อเราจะให้ LED ติดหมดเราก็สามารถใช้ค่าสั่งส่งข้อมูลออกไปยัง PORT A ได้เลย

```
LD  A,0FFH
OUT (03H),A     ;ข้อมูลออกที่ PORT A
```

ดังนั้นทุกครั้งก่อนใช้ 8255 ต้อง CONTROL CODE ก่อน

MODE ต่างๆ ของ 8255

MODE 0

ใช้เป็น PORT พื้นฐานทั่วไปคือ กำหนดให้ PORT A,B และ C เป็น INPUT หรือ OUTPUT

MODE 1

เป็น PORT INPUT-OUTPUT ที่มีการตรวจสอบสัญญาณ(HAND SHAKE)โดยใช้ PORT C เป็นตัวตรวจสอบ PORT A ส่วน C ล่าง จะตรวจ PORT B แนวคิดของ HAND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณทางไฟฟ้าที่ใช้ในระบบจะประกอบไปด้วย

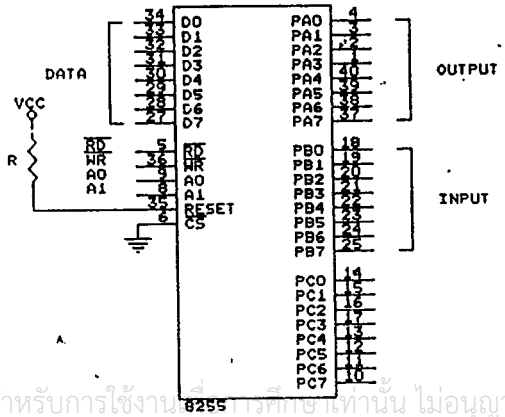
บัสข้อมูล (DATA BUS)

บัสแอดเดรส (ADDRESS BUS)

บัสควบคุม (CONTROL BUS)

CPU จะส่งข้อมูลที่จะนำไป ยังอุปกรณ์ภายนอกมายัง DATA BUS ที่ต่อเข้าด้วยกันกับ PORT จากนั้นซีพียูก็จะอนุญาติให้ PORT ติดต่อด้วยได้การที่ PORT จะติดต่อกับซีพียูได้นั้นก็จะใช้สาย ADDRESS และสายควบคุม ซึ่งสาย ADDRESS จะเป็นตัวกำหนดเบอร์ PORT ว่า PORT แต่ละตัวอยู่ตำแหน่งไหนและ CPU จะติดต่อกับตำแหน่งใด ส่วนสายควบคุมจะเป็นตัวบอกว่าตอนนี้ซีพียูต้องการติดต่อกับ PORT จริงๆ และกำหนดให้เป็น PORT INPUT หรือPORT OUTPUT

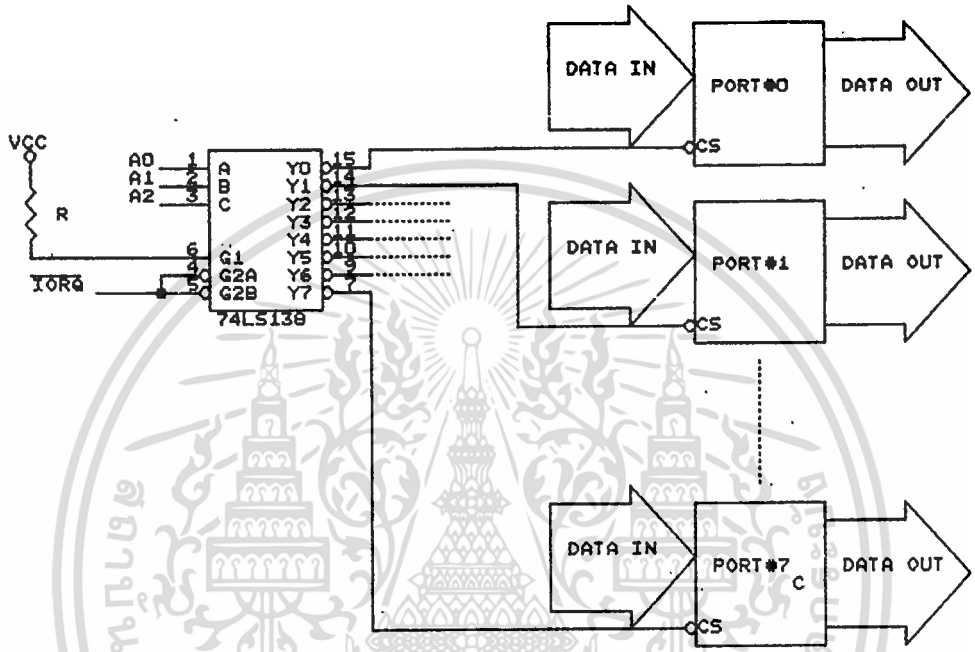
Z-80 ใช้สาย ADDRESS ได้ตั้งแต่ A0-A7 เป็นตัวเลือกเบอร์ PORT ด้วยจึงทำให้สามารถเลือก PORT ได้ถึง 256 PORT คือตั้งแต่ PORT 00H-FFH การต่อจะให้เป็น PORT INPUT หรือ OUTPUT นั้นก็จะใช้สาย RD และ RW จาก CPU ต่อด้วย ดังนั้นการต่อ PORT เข้ากับระบบจึงมีสาย สำคัญ คือ กลุ่มสาย ADDRESS ที่สามารถใช้ได้ตั้งแต่ A0-A7 เป็นตัวกำหนดตำแหน่งหรือเบอร์ PORTจากนั้นก็สาย $\overline{IORQ}$ เพื่อแยกการติดต่อระหว่าง MEMORY และ PORT ออกจากกันแล้วตามด้วย $\overline{WR}$ หรือ $\overline{RD}$ โดยถ้าใช้ $\overline{WR}$ ก็เป็น OUTPUT PORT คือ CPUเขียนข้อมูลหรือส่งข้อมูลที่ต้องการออกไป ยังอุปกรณ์ภายนอก ส่วน $\overline{RD}$ ก็จะเป็น INPUT PORT คือ อุปกรณ์ภายนอกส่งเข้ามา CPU ทำการอ่านข้อมูลนั้น $\overline{RD}$ จึงทำงานดังรูป 4.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.3 แสดงตำแหน่งของ Port จาก 8255

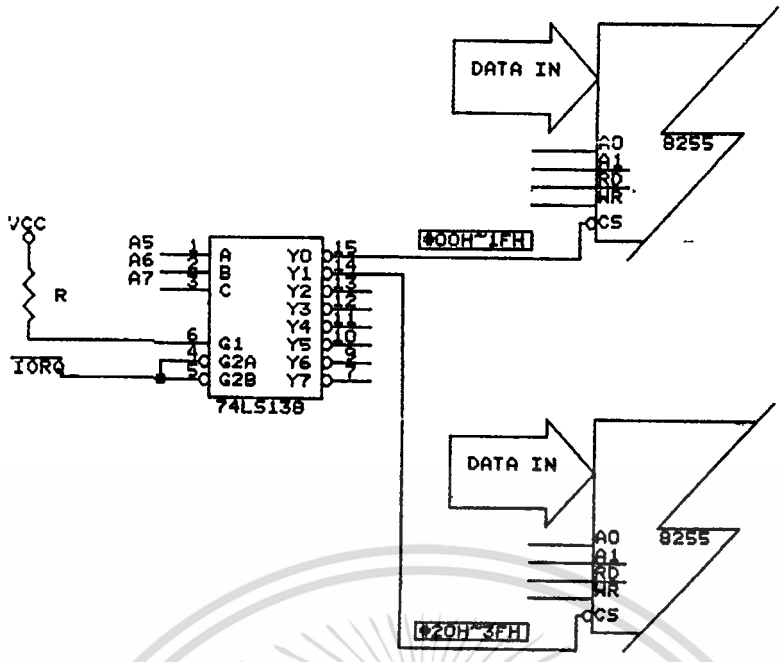
ถ้าเรามีความต้องการใช้ PORT มากขึ้นเราก็สามารถใช้ IC DECDDER สำเร็จรูปมาใช้เลยจะสะดวกและรวดเร็วกว่าอย่างเช่น 74LS138 ซึ่ง DECODE PORTได้ 8 เบอร์ การต่อเราก็ต่อ INPUT ให้กับขาที่จะรับข้อมูลนั้น ๆ ให้กับ 74LS138 ดังรูป 4.4



รูปที่ 4.4 แสดงการใช้ IC 74LS138 มาเป็นตัว Decode Port

เช่นต้องการ DECODE PORT ตั้งแต่เบอร์ 00H-07H เราจะสาย ADDRESS 3 เส้นเพราะระบบดิจิตอลจะมี 2 ลักษณะคือ 0 กับ 1 ดังนั้นจึงเท่ากับ 2 จะทำให้ได้PORT 8เบอร์เลย 3 ที่ยกกำลังนั้นก็ คือ จำนวนสาย ADDRESS ที่ต่อนั่นเองและเริ่มที่สาย ADDRESS ต่ำ คือ A2 A1 A0 เพราะ PORT ทั้ง 8 เบอร์นี้ต้องการเบอร์ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



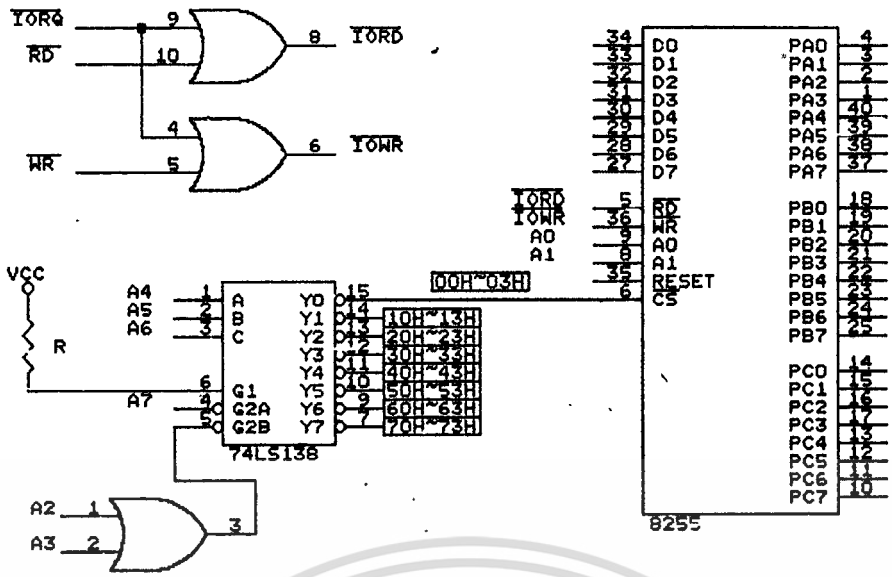
รูปที่ 4.5 การต่อ G2A กับ G2B ต่อกับ IORQ เพื่อบอกว่าต้องการติดต่อ Port

ข้อสังเกตุ เมื่อเราเรียก PORT เบอร์ 00H กับ 08H จะมีการติดต่อหรือ PORT มีการทำงานเป็นตัวเดียวกัน เพราะว่าสายที่เราใช้ถอดรหัสนั้นมีเพียง 3 เส้นใน 8 เส้นที่ใช้ได้ดังนั้นเส้นที่ 4 เป็นต้นไปจึงเหมือนไม่มีค่าอะไรที่น่าสนใจจะคิดเฉพาะ 3 เส้นที่ต่อเท่านั้น

A7 A6 A5 A4	A3 A2 A1 A0	A7 A6 A5 A4	A3 A2 A1 A0
ไม่สนใจ	ที่สนใจ	ไม่สนใจ	ที่สนใจ
0 0 0 0	0 0 0 0	0 0 0 0	1 0 0 0
PORT -	0	PORT -	8

จากรูป จะเห็นว่าระหว่าง PORT 00H กับ 08H 3 BIT หลังเหมือนกันเลยเมื่อเราเรียกใช้เป็นตัวเดียวกัน แต่ถ้าจะ DECODE ให้ได้เฉพาะที่ต้องการต้องใช้สาย ADDRESS ทั้ง 8 เส้นมา DECODE ดังรูป 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงการใช้สาย Address ทั้ง 8 เส้น มา Decode Port

	A7	A6	A5	A4	A3	A2	A1	A0
	ที่ใช้				ไม่สนใจ			
เริ่มแรก	0	0	0	0	0	0	0	0
PORT	0				0			

ให้สาย ADDRESS ที่ต่อ DECODE มีค่าต่ำสุด คือ ให้เป็น 0 ทุก BIT ที่ไม่ได้ต่อก็ให้มีค่าต่ำที่สุดเช่นเดียวกันจะทำให้รู้เบอร์ PORT ของ OUTPUT ที่จุดแรกว่าเป็นอะไร จากนั้นให้ BIT ที่ไม่ได้ต่อมีค่าสูงสุดคือเป็น 1 ทุก BIT จะทำให้รู้ว่า OUTPUT ที่ DECODE 1 จุดนั้นสามารถอ้าง PORT ได้จากเบอร์ไหนถึงไหน

	A7	A6	A5	A4	A3	A2	A1	A0
	0	0	0	1	1	1	1	1
PORT	1				F			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้จุดแรก Y0 เป็น PORT เบอร์ 00-1F จากนั้นถ้า A5 เปลี่ยนจาก 0 เป็น 1 ก็คิดเช่นเดียวกัน คือที่ไม่สนใจให้เป็น 0 ทั้งหมดจากนั้นก็ให้เป็น 1 ทั้งหมดดังนั้น ที่ Y1 หรือ OUTPUT ขาต่อไปก็จะเป็น PORT 20 - 3F นั่นเอง และ PORT 8255 ที่ว่าง ก็จะใช้จุดนี้เอง

สรุปขบวนการ PORT INPUT / OUTPUT

เหตุการณ์ในขบวนการ OUTPUT

1. BUS ADDRESS A0 - A7 จะส่งตำแหน่ง OUTPUT PORT ภายใต้การควบคุมของซีพียูซึ่งขณะเดียวกัน BUS ADDRESS จะถูกถอดรหัสโดย HARDWARE ส่วน DECODE PORT

2. Z-80 จะส่งข้อมูลที่ต้องการ ส่งออกสู่ BUS ข้อมูล D0-D7 ข้อมูลจะรออยู่ที่ขาINPUT D0-D7ของ PORT

3. ขา $\overline{IORQ}$ จะ ACTIVE LOW เพื่อบอกว่า CPU ต้องการจะติดต่อกับ PORT และสัญญาณนี้จะค้างอยู่จนกว่าจะสิ้นขบวนการ

4. ขา $\overline{WR}$ จะ ACTIVE LOW ทำให้เกิดการเปลี่ยนแปลงข้อมูล ออกไปอุปกรณ์ภายนอก และจากนั้น $\overline{WR}$ ก็จะกลับมาเป็น LOGIC 1 อีกครั้ง

เหตุการณ์ในขบวนการ INPUT

1. BUS ADDRESS A0-A7 ส่งตำแหน่ง INPUTPORT ภายใต้การควบคุม ของ CPU ในขณะเดียวกัน BUS ADDRESS จะถูกถอดรหัสโดย HARDWARE ส่วน DECODE PORT

2. ข้อมูลจากอุปกรณ์ภายนอกจะมารออยู่ที่ INPUT ของ PORT เพื่อรอการส่งไปยังDATA BUS ของ CPU จากนั้น CPU ก็จะอ่านข้อมูลจาก DATA BUS นั้น

3. ขา $\overline{IORQ}$ จะ ACTIVE LOW

4. ขา $\overline{RD}$ จะ ACTIVE LOW จะให้ข้อมูลจาก PORT เข้าสู่ DATA BUS และ RD ก็จะกลับมาเป็น LOGIC 1 อีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

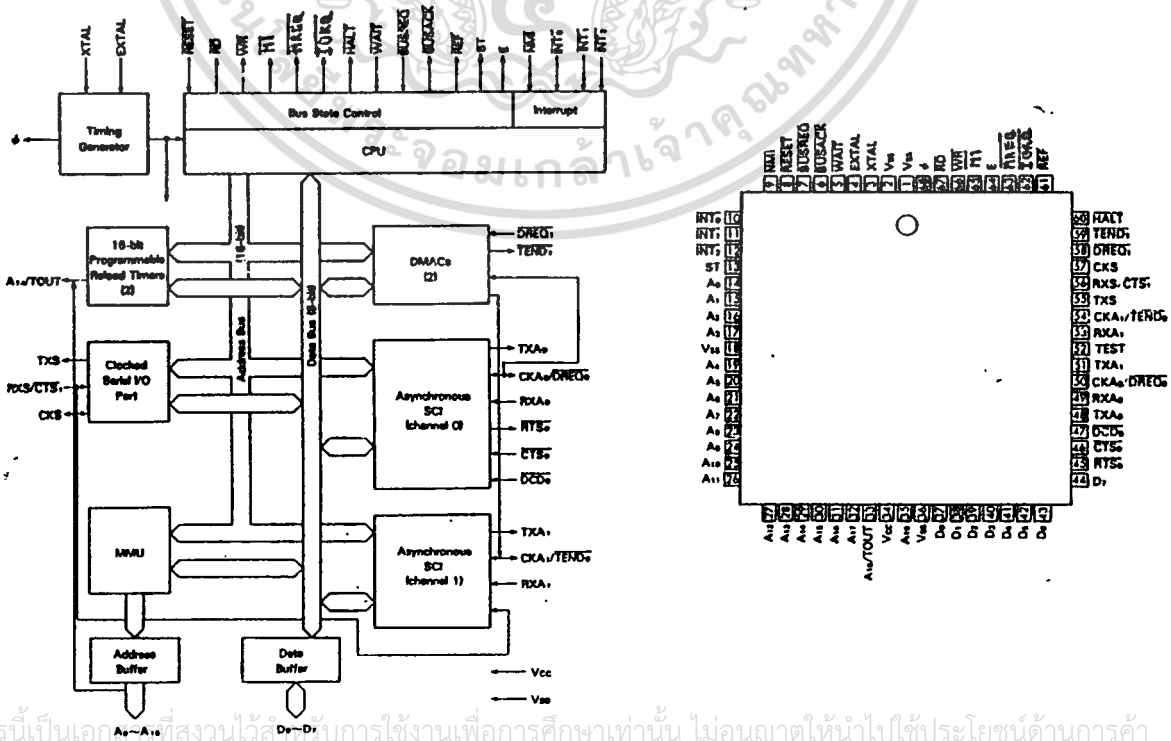
Z 80180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80180

Z80180 เป็น CPU ที่มีความสามารถสูงที่ได้รวม CHIP สำคัญอื่นๆไว้ใน CPU CHIP เดียว จึงทำให้มีลักษณะคล้ายกับ CPU ที่ใช้ในงาน CONTROL ในจำพวก " SINGLE CHIP " แต่เนื่องจาก SINGLE CHIP มีข้อดี คือ เป็นระบบเล็กราคาถูก แต่ข้อเสีย คือ การโปรแกรม CONTROL ค่อนข้างยากในตอนเริ่มต้นและกับระบบงานที่ใหญ่ขึ้น แต่ Z80180 ทางด้านโปรแกรมจะสะดวกอย่างมาก เพราะคำสั่งที่ใช้มีมาก และตรงไปตรงมาทั้งคู่มือภาษาไทยและตัวอย่างการใช้งานอย่างมากมาย เพราะ CPU Z80180 นี้เป็น SUPPER COMPAT Z80 คือ คำสั่งทั้งหมดยังเป็น Z80 และได้เพิ่มชุดคำสั่งขึ้นมาเพื่อเพิ่มความสะดวกในการใช้งานขึ้นอีก

เมื่อมองดูระบบ MICRO CONTROLLER " SINGLE CHIP " แล้ว Z80180 จะด้อยกว่าตรงที่ไม่มี ROM , RAM และ PORT แต่ถ้าเป็นในระดับงานอุตสาหกรรมแล้วระบบของ Z80180 กับ CHIP MICRO CONTROLLER แล้วจะไม่ต่างกันเลยเพราะความต้องการเนื้อที่ในการเก็บข้อมูลมากและ PORT มากตามจึงทำให้ต้องต่อเพิ่มภายนอกขึ้น จึงทำให้ Z80180 ในระดับงาน CONTROL อุตสาหกรรมคล่องตัวกว่ามากเพราะภายใน Z80180 ประกอบด้วย เป็น CMOS , OSCILATOR ในตัว RUN ที่ 10 MHz , MMU CHIP อ้าง MEMORY ได้ 1 MBYTE , DMA 2 CHANEL , PORT สื่อสาร UART 2 CHANEL , CLOCK SERIAL I/O , 16 BIT TIMER COUNTER และเกี่ยวกับ PORT สื่อสารสามารถทำ MULTI PROCESSOR COMMUNICATION ซึ่งโครงสร้างของ CHIP นี้จะเป็นดังรูป :-



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาการใช้งาน

A0-A19	ADDRESS BUS ระหว่าง RESET จะเป็น HIGH IMPEDANCE
$\overline{\text{BUSAK}}$	BUS ACKNOWLEDGE เป็นขา OUTPUT ACTIVE LOW ทำงานก็ต่อเมื่อ Z80180 ตอบสนองต่อการขอ BUS ของ $\overline{\text{BUSRQ}}$ และจะทำให้ BUS ข้อมูล BUS ADDRESS และสัญญาณ CONTROL บางเส้นเป็น HIGH IMPEDANCE
$\overline{\text{BUSRQ}}$	BUS REQUEST เป็นขา INPUT ACTIVE LOW ซึ่งจะมีความสำคัญสูงกว่า NMI โดยจะมีการตรวจสอบสัญญาณนี้ทุกๆการสิ้นสุดของ MACHINE CYCLE
CKA0 , CKA1	ASYNCHRONOUS CLOCK 0 และ 1 เป็นขาสัญญาณ CLOCK แบบ 2 ทิศทาง คือ จะใช้เป็นขา INPUT หรือ OUTPUT ก็ได้
CKS	SERIAL CLOCK เป็นขา CLOCK 2 ทิศทางของ CSI/O
CLOCK	เป็นขา OUTPUT โดยจะเป็นครึ่งหนึ่งของ X'TAL หรือ CLOCK OUT เช่น X'TAL 12 MHz Z80180 จะ RUN ที่ 6 MHz
$\overline{\text{CTS0}}$-$\overline{\text{CTS1}}$	CLEAR TO SEND 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการควบคุม MODEM
D0-D7	DATA BUS เป็นแบบ 2 ทิศทาง
$\overline{\text{DCD0}}$	DATA CARRIER DETECT 0 เป็นขา INPUT ACTIVE LOW ใช้ควบคุมในการติดต่อกับ MODEM ของ ASCI CHANEL 0
$\overline{\text{DREQ0}}$-$\overline{\text{DREQ1}}$	DMA REQUEST 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการขอ DMA และขานี้จะโปรแกรมได้ว่าให้ตรวจสัญญาณที่ขอบหรือระดับได้
E	ENABLE CLOCK เป็นขา OUTPUT ACTIVE HIGH ซึ่งใช้ซิงค์การทำงานกับอุปกรณ์ภายนอกระหว่างการทำงานเกี่ยวกับ BUS และใช้เชื่อมต่อกับอุปกรณ์ในตระกูล 68XX และ 80XX
$\overline{\text{HALT}}$	เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อทำคำสั่ง HALT หรือ SLP
$\overline{\text{INT0}}$	MASKABLE INTERRUPT 0 เป็นขา INPUT ACTIVE LOW สัญญาณที่ขานี้จะถูกตรวจทุกๆการสิ้นสุดของคำสั่ง
$\overline{\text{INT1}}$, $\overline{\text{INT2}}$	เช่นเดียวกับ INT0 แต่มีระดับความสำคัญรองลงมาตามลำดับ
$\overline{\text{IORQ}}$	เป็นขา OUTPUT เพื่อบอกว่ากำลังติดต่อกับ I/O หรือขา $\overline{\text{IOE}}$ ใน 64180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{M1}$ MACHINE CYCLE 1 เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อ FETCH OP-CODE หรือเป็นขา LIR ของ 64180

$\overline{NMI}$ NON MASKABLE INTERRUPT เป็นขา INPUT ACTIVE LOW ขานี้จะตอบรับการ INTERRUPT เสมอ โดยไม่สามารถหยุดด้วย SOFTWARE

$\overline{RD}$ เป็นขาที่ใช้ทำการอ่านข้อมูลจาก MEMORY หรือ I/O

$\overline{RFSH}$ เป็นขาที่ให้ ADDRESS LOW (A0-A7) ไป REFRESH DYNAMIC RAM หรือ ขา $\overline{REF}$ ของ 64180

$\overline{RTS0}$ REQUEST TO SEND เป็นขา OUTPUT ACTIVE LOW ขานี้ใช้โปรแกรมสัญญาณควบคุมโมเด็มของ ASCI CANEL 0

RXA0 , RXA1 RECEIVE DATA 0 และ 1 เป็นขารับสัญญาณจาก SERIAL PORT ของ ASCI

RXS CLOCK SERIAL RECEIVE DATA เป็นขารับสัญญาณ SERIAL ของ CSIO

ST STATUS เป็นขา OUTPUT ACTIVE HIGH ใช้แสดงสถานะการทำงานของ CPU โดยร่วมกับ $\overline{M1}$ และ $\overline{HALT}$ ดังตาราง :-

ST	$\overline{HALT}$	$\overline{M1}$	Operation
0	1	0	CPU operation (1st op-code fetch)
1	1	0	CPU operation (2nd op-code and 3rd op-code fetch)
1	1	1	CPU operation (MC except for op-code fetch)
0	X	1	DMA operation
0	0	0	HALT mode
1	0	1	SLEEP mode (including SYSTEM STOP mode)

NOTE X: Don't care
MC: Machine cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{\text{TEND0}}$-$\overline{\text{TEND1}}$	TRANSFER END 0 และ 1 เป็นขา OUTPUT ACTIVE LOW ใช้แสดงถึงว่าทำ DMA สิ้นสุดลงแล้ว
TOUT	TIMER OUT ใช้กำเนิดพัลส์จาก PRT CHANEL 1
TXA0 , TXA1	TRANSMIT DATA 0 และ 1 เป็นขาส่งข้อมูล SERIAL ของ ASCI
TXS	CLOCK SERIAL TRANSMIT DATA เป็นขาส่งข้อมูล SERIAL ของ CSIO
$\overline{\text{WAIT}}$	ขา INPUT ACTIVE LOW จะถูกตรวจที่ขอบขาลงของ CLOCK ลูกที่ 2 ของทุกๆ MACHINE เพื่อเป็นการรอให้อุปกรณ์ภายนอกทำงานให้ทันกับการทำงานของ CPU
WR	ใช้สำหรับการส่งข้อมูลไปยัง I/O หรือ MEMORY
X'TAL	เป็นขาที่ใช้ต่อกับ X'TAL

ขาที่ MULTIPLEX

A18/TOUT	ระหว่าง RESET จะเป็น A18 แต่ถ้ามีการเลือก SET BIT TOC1 หรือ TOC0 ใน TIMER CONTROL REGISTOR (TCR) ก็จะทำหน้าที่เป็น TOUT
CKA0/$\overline{\text{DREQ0}}$	ระหว่าง RESET ขานี้จะเป็น CKA0 แต่ถ้า DMi หรือ SM1 ใน DMA MODE REGISTOR (DMODE) ถูก SET เป็น 1 จะเป็นขา DREQ0
CKA1/$\overline{\text{TEND0}}$	ระหว่าง RESET จะเป็นขา CKA1 แต่ถ้า BIT CKA1D ใน ASCI ถูก SET จะเป็นขา $\overline{\text{TEND0}}$
RXS/$\overline{\text{CTS1}}$	ระหว่าง RESET ขานี้จะเป็นขา RXS ถ้า BIT CTS1E ใน ASCI ถูก SET จะเป็นขา $\overline{\text{CTS1}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNAL I/O REGISTOR

ซึ่งมีด้วยกัน 64 I/O ADDRESS ดังแสดงในรูป :-

	Register	Mnemonic	Address	
			Binary	Hexadecimal
ASCI	ASCI Control Register A Ch 0	CNTLA0	XX000000	00H
	ASCI Control Register A Ch 1	CNTLA1	XX000001	01H
	ASCI Control Register B Ch 0	CNTLB0	XX000010	02H
	ASCI Control Register B Ch 1	CNTLB1	XX000011	03H
	ASCI Status Register Ch 0	STAT0	XX000100	04H
	ASCI Status Register Ch 1	STAT1	XX000101	05H
	ASCI Transmit Data Register Ch 0	TDR0	XX000110	06H
	ASCI Transmit Data Register Ch 1	TDR1	XX000111	07H
	ASCI Receive Data Register Ch 0	RDR0	XX001000	08H
	ASCI Receive Data Register Ch 1	RDR1	XX001001	09H
CSI/O	CSI/O Control Register	CNTR	XX001010	0AH
	CSI/O Transmit/Receive Data Register	TRDR	XX001011	0BH
Timer	Timer Data Register Ch 0L	TMDR0L	XX001100	0CH
	Timer Data Register Ch 0H	TMDR0H	XX001101	0DH
	Reload Register Ch 0L	RLDR0L	XX001110	0EH
	Reload Register Ch 0H	RLDR0H	XX001111	0FH
	Timer Control Register	TCR	XX010000	10H
	Reserved		XX010001	11H
			⟩	⟩
			XX010011	13H
	Timer Data Register Ch 1L	TMDR1L	XX010100	14H
	Timer Data Register Ch 1H	TMDR1H	XX010101	15H
	Reload Register Ch 1L	RLDR1L	XX010110	16H
	Reload Register Ch 1H	RLDR1H	XX010111	17H
Others	Free Running Counter	FRC	XX011000	18H
	Reserved		XX011001	19H
			⟩	⟩
			XX011111	1FH
DMA	DMA Source Address Register Ch 0L	SAR0L	XX100000	20H
	DMA Source Address Register Ch 0H	SAR0H	XX100001	21H
	DMA Source Address Register Ch 0B	SAR0B	XX100010	22H
	DMA Destination Address Register Ch 0L	DAR0L	XX100011	23H
	DMA Destination Address Register Ch 0H	DAR0H	XX100100	24H
	DMA Destination Address Register Ch 0B	DAR0B	XX100101	25H
	DMA Byte Count Register Ch 0L	BCR0L	XX100110	26H
	DMA Byte Count Register Ch 0H	BCR0H	XX100111	27H
	DMA Memory Address Register Ch 1L	MAR1L	XX101000	28H
	DMA Memory Address Register Ch 1H	MAR1H	XX101001	29H
	DMA Memory Address Register Ch 1B	MAR1B	XX101010	2AH
	DMA I/O Address Register Ch 1L	IAR1L	XX101011	2BH
	DMA I/O Address Register Ch 1H	IAR1H	XX101100	2CH
	Reserved		XX101101	2DH
	DMA Byte Count Register Ch 1L	BCR1L	XX101110	2EH
	DMA Byte Count Register Ch 1H	BCR1H	XX101111	2FH
	DMA Status Register	DSTAT	XX110000	30H
	DMA Mode Register	DMODE	XX110001	31H
	DMA/WAIT Control Register	DCNTL	XX110010	32H
INT	IL Register (Interrupt Vector Low Register)	IL	XX110011	33H
	INT/TRAP Control Register	ITC	XX110100	34H
	Reserved		XX110101	35H
Refresh	Refresh Control Register	RCR	XX110110	36H
	Reserved		XX110111	37H
MMU	MMU Common Base Register	CBR	XX111000	38H
	MMU Bank Base Register	BBR	XX111001	39H
	MMU Common/Bank Area Register	CBAR	XX111010	3AH
I/O	Reserved		XX111011	3BH
			⟩	⟩
			XX111101	3DH
	Operation Mode Control Register	OMCR	XX111110	3EH
	I/O Control Register	ICR	XX111111	3FH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก MAP I/O ภายในจะเห็นว่าโปรแกรม Z80 เก่าที่เรามีอยู่อาจจะมีการส่ง PORT ซ้ำกับ I/O ภายใน ทำให้โปรแกรมเดิมทำงานไม่ได้ สามารถแก้ไขได้โดยการโปรแกรมย้าย MAP I/O ภายใน โดยการ CONTROL BIT ใน REGISTOR I/O ICR ADDRESS 3FH ซึ่งสามารถย้ายไปที่ใดก็ได้ภายใน 256 ตำแหน่ง ดังนี้ :-

BIT	7	6	5	4	3	2	1	0
	IOA7	IOA6	IOSTP					

และการโปรแกรมจะเป็นดังนี้ :-

IOA7	IOA6	ช่วง ADDRESS I/O
0	0	0000 - 003FH
0	1	0040 - 007FH
1	0	0080 - 00BFH
1	1	00C0 - 00FFH

เช่น ต้องการย้าย I/O ภายใน ไป I/O ADDRESS 80H เป็นต้นไป จะโปรแกรมได้เป็น

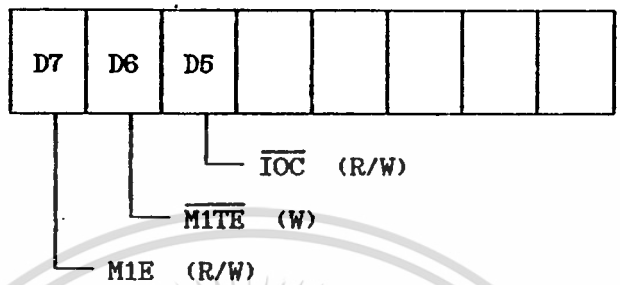
```
LD   A , 80H
OUTO (3FH) , A
```

ส่วน IOSTP : IOSTOP MODE BIT 5 เป็น 1 จะทำให้ I/O ภายในหยุดทำงาน เมื่อ RESET BIT นี้จะเป็น 0

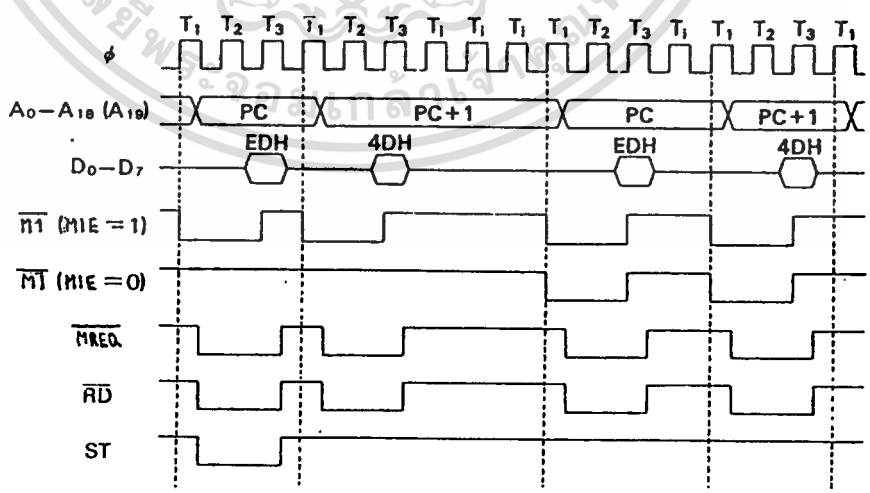
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION MODE

Z80180 สามารถกำหนดการทำงานให้เหมือน 64180 ได้ โดยการ SET BIT CONTROL MODE CONTROL REGISTOR (OMCR I/O ADDRESS 3EH)



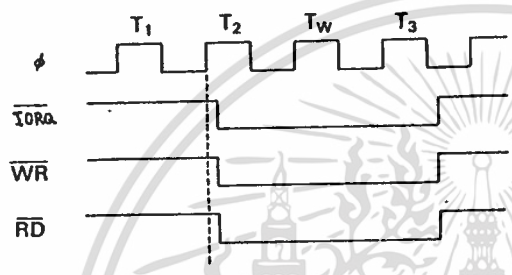
M1E (M1 ENABLE) ระหว่าง RESET BIT นี้จะเป็น 1 $\overline{M1}$ OUTPUT จะเป็น LOW เมื่อ FETCH OPCODE และเนื่องจากการทำคำสั่ง RETI ของ Z80180 จะถูกกระทำ 2 ครั้ง ใน 1 คำสั่ง จึงทำให้เกิด $\overline{M1}$ ขึ้น 2 ครั้งด้วย อันอาจจะทำให้เกิด INTERRUPT เข้ามาได้เมื่อยังทำไม่หมดคำสั่ง ด้วยเหตุนี้ BIT M1E จะถูก SET เป็น 0 สำหรับ Z80180 เพื่อให้ $\overline{M1}$ ถูกทำงานปกติ คือ เมื่อทำคำสั่ง RETI จะมี $\overline{M1}$ เพียงครั้งเดียว ดังรูป :-



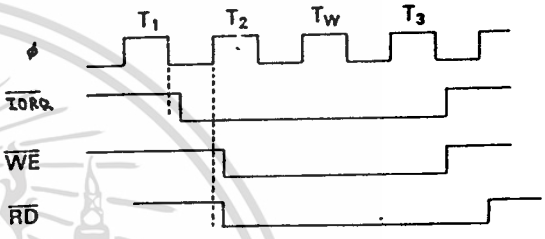
$\overline{M1TE}$ (M1 TEMPORARY ENABLE) ใช้กับการต่อ INTERFACE กับ Z80 PIO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{IOC}$ เป็น BIT ใช้ควบคุม TIMING ของ $\overline{IORQ}$ และ $\overline{RD}$ ให้เหมือน Z80 หรือ 64180 โดยถ้า BIT นี้ถูก SET เป็น 1 TIMING จะเป็นของ 64180 คือ $\overline{IORQ}$ และ $\overline{RD}$ จะ ACTIVE ที่ขอบขาลงของ T1 แต่ถ้า BIT นี้เป็น 0 TIMING จะเป็นของ Z80 คือ จะ ACTIVE ที่ขอบขาขึ้นของ T2 เพื่อให้ใช้อุปกรณ์สนับสนุนของ Z80 ได้ ระหว่าง RESET BIT นี้จะเป็น 1 ดังรูป :-



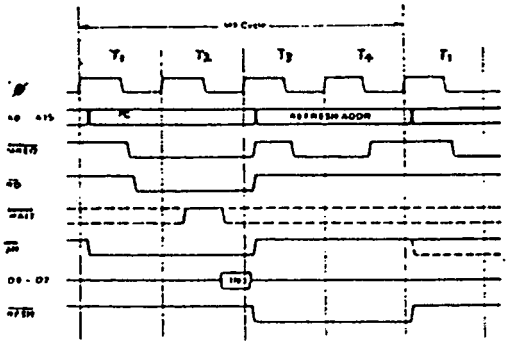
I/O Read Write Cycle When $\overline{IOC}$=0

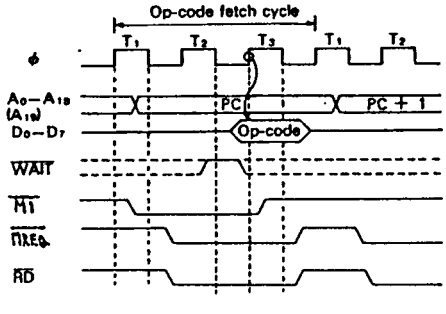


I/O Read Write Cycle When $\overline{IOC}$=1

เกี่ยวกับ TIMING

ให้ดูรายละเอียดในคู่มือฉบับภาษาอังกฤษ แต่กล่าวสรุปได้ว่า Z80180 ใช้เวลาในการทำคำสั่งใน 1 MACHINE CYCLE น้อยกว่า Z80 อยู่ 1 T STATE คือ ใช้เวลาใน 1 MACHINE CYCLE เพียง 3 T STATE ในขณะที่ Z80 ใช้ 4 T STATE จะเห็นได้ว่าในขณะที่ให้ Z80180 RUN ความถี่เดียวกันกับ Z80 CPU Z80180 ก็ยังให้ความเร็วกว่า Z80 ถึงอีก 25% แต่ในขณะเดียวกัน Z80180 ยังสามารถต่อ CLOCK สูงกว่า Z80 ได้มากกว่า 1 เท่า จึงทำให้ความเร็วในการทำงานของ Z80180 ดีกว่ามาก ดูรูปเปรียบเทียบ T STATE ของ Z80 กับ Z80180





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WAIT STATE GENERATOR

Z80180 ทำงานด้วยความถี่ที่สูงขึ้นจึงอาจทำให้ MEMORY หรือ I/O ทำงานไม่ทันจึงต้องมีสัญญาณมาเป็นตัวช่วยกำหนดความพร้อมระหว่าง CPU กับอุปกรณ์ภายนอกนั่นก็คือ สัญญาณ WAIT ซึ่ง Z80 นั้นจะต้องให้อุปกรณ์ภายนอกส่งสัญญาณนี้มาให้แต่ Z80180 ยังสามารถให้โปรแกรมจำนวน WAIT STATE เพื่อเพิ่มเข้าไปในขณะที่ CPU ปฏิบัติคำสั่งหรือทำ DMA ด้วย

การโปรแกรมจะใช้ 4 BIT ของ DMA/WAIT CONTROL REGISTOR (DCNTL I/O ADDRESS 32H)

BIT 7 6 5 4

MWI1	MWIO	IWI1	IWIO	

BIT 7 , 6 MWI1 , MWIO (MEMORY WAIT INSERTION)
จะทำการเพิ่มจาก 0-3 WAIT STATE ของการเข้าถึง MEMORY โดยการโปรแกรม

MWI1	MWIO	จำนวน WAIT STATE
0	0	0
0	1	1
1	0	2
1	1	3

BIT 5 , 4 IWI1 , IWIO (I/O WAIT INSERTION)
จะทำการเพิ่ม WAIT STATE ให้กับ I/O ภายนอกจาก 1-6 ดังตาราง

IWI1	IWIO	I/O ภายนอก	INTO
0	0	1	2
0	1	2	4
1	0	3	5
1	1	4	6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า WAIT STATE ของ I/O มากกว่า MEMORY อยู่หนึ่ง T STATE เพราะขณะเข้าถึง I/O ปกติ WAIT STATE จะถูกเพิ่มขึ้น 1 อยู่แล้ว ดังนั้นเมื่อเพิ่ม WAIT STATE เข้าไปก็จะรวมกับที่มีอยู่ปกติ และส่วน $\overline{INT0}$ ก็เช่นเดียวกัน ขณะเกิด $\overline{INT0}$ ปกติ จะมี WAIT STATE อยู่ 2 WAIT STATE อยู่แล้ว และขณะที่ RESET BIT CONTROL WAIT STATE ทั้ง 4 จะเป็น 1 ทั้งหมด คือ อยู่ใน MODE ของ MAX WAIT STATE

ตัวอย่างเช่น เราต้องการเพิ่ม WAIT STATE ในการเข้าถึง MEMORY 2 WAIT STATE จะโปรแกรม ดังนี้ :-

```
INO   A , (32H)     ;   IN ค่าใน REGISTOR DMA/WAIT
AND   OBFH          ;   FILL เฉพาะ BIT 7 และ 6 เท่านั้น
OUTO  (32H) , A     ;   ที่ใช้ IN แล้ว AND ก็เพราะว่า REGISTOR นี้
                    ;   มีการกำหนดเกี่ยวกับ DMA ดังนั้นเราจึง FILL
                    ;   เฉพาะ BIT ที่จะต้องการโปรแกรม
```

ดูรูปขณะ WAIT STATE ปกติ

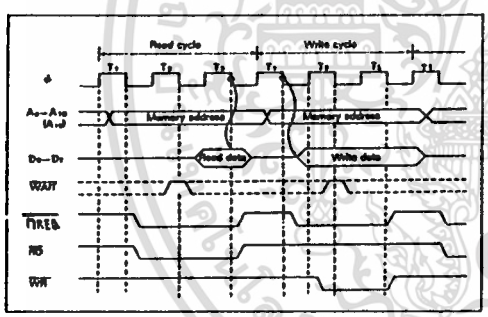


Figure 2.2.3 Memory Read/Write Timing (without wait state)

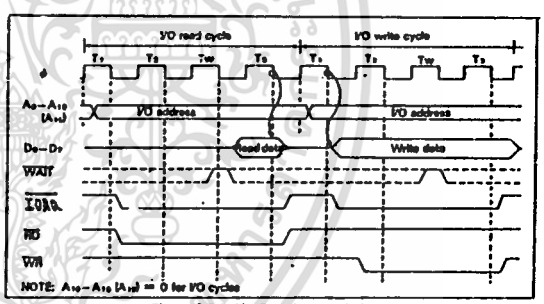


Figure 2.2.5 I/O Read/Write Timing

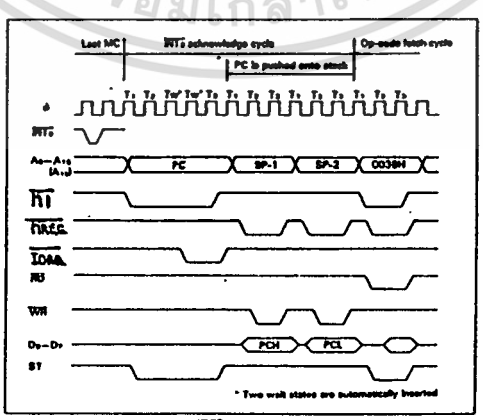


Figure 2.7.7 INTA Mode 1 Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HALT และ LOW POWER MODE

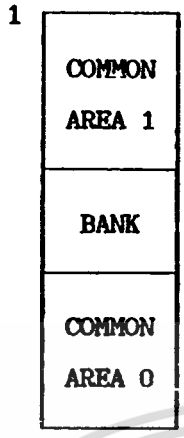
มีด้วยกัน 4 MODE คือ

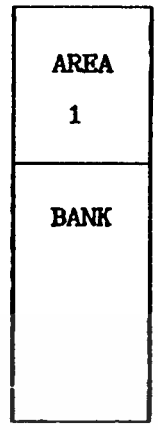
HALT MODE	โดยทำคำสั่ง 76H จะทำให้ CPU หยุดทำคำสั่ง แต่การทำงานต่างๆของ CPU ยังทำปกติ การออกจาก HALT โดย RESET หรือ INTERRUPT
SLEEP MODE	โดยการทำคำสั่ง SLP ซึ่ง CPU จะหยุด CLOCK ภายในทำให้ ADDRESS เป็น HIGH , DATA BUS เป็น TRISTATE , DRAM REFRESH , INTERNAL DMAC หยุดทำงานการออกจาก SLEEP MODE โดยการ RESET หรือ INTERRUPT
IOSTOP MODE	ใช้หยุดการทำงานของ CHIP ภายในคือ ASCI , CSI/O และ PRT โดยการ SET BIT ใน I/O CONTROL REGISTOR (ICR I/O ADDRESS 3FH) เป็น 1 และจะให้ทำงานต่อก็ RESET หรือโปรแกรมให้ BIT ใน ICR เป็น 0
SYSTEM STOP MODE	เป็นการรวมกันของ IOSTOP กับ SLEEP MODE โดยการ SET BIT ใน ICR แล้วตามด้วยคำสั่ง SLP จะทำให้ IO ภายในหยุดทำงานและ CPU หยุดทำงานเพื่อเป็นการประหยัดพลังงาน ซึ่งใน MODE นี้ CPU จะกินกระแสเพียง 7.5 MA ในขณะปกติจะกินกระแสประมาณ 35 MA เมื่อจะออกจาก SYSTEM STOP MODE ก็โดยการ RESET หรือ INTERRUPT จากภายนอก

MEMORY MANAGEMENT UNIT (MMU)

ใช้เป็นตัวขยาย MEMORY จาก 64 K (LOGICAL) เป็น 1 MBYTE (PHYSICAL) โดยการแบ่ง 64 K BYTE LOGICAL (คือ ADDRESS ปกติที่ใช้เช่นเดียวกับ Z80) เป็น 3 ส่วนในการใช้งานด้วยกัน คือ COMMON AREA 0 , BANK AREA และ COMMON AREA 1 โดยการกำหนดโปรแกรมจัด MAP LOGICAL ใน REGISTOR I/O CBAR (ADDRESS 3AH) ซึ่งใน REGISTOR นี้จะถูกแบ่งเป็น 2 นิบเบิ้ล คือ 4 BIT สูง และ 4 BIT ต่ำ โดย 4 BIT สูงใช้โปรแกรมพื้นที่ของ COMMON AREA 1 และ 4 BIT ต่ำใช้โปรแกรมส่วน BANK AREA ดังนั้นการโปรแกรม REGISTOR CBAR นี้ก็จะจัด MAP ได้เป็น 2^4 คือ 4 รูปแบบ ดังรูป :-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เช่น A1> BANK > A0

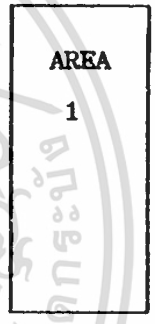
CBAR = D4H

A1> BANK = A0 (0H)

CBAR = F0 (ตอน RESET เป็นเช่นนี้

A1 = BANK > A0

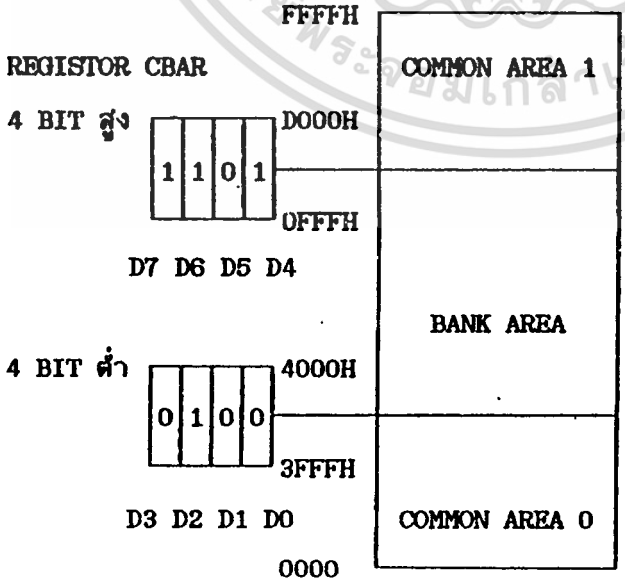
CBAR = FFH



A1 = BANK = A0 (0H)

CBAR = 00H

MAP LOGICAL ปกติ



จากรูปเป็นการโปรแกรม REGISTOR CBAR ให้ MAP LOGICAL เป็น COMMON AREA 0 ตั้งแต่ ADDRESS 0000-3FFFH , BANK AREA ตั้งแต่ 4000H-CFFFH และ COMMON AREA 1 ตั้งแต่ D000-FFFF ทั้งนี้เป็นไปตามค่าใน CBAR ทั้ง 2 นิบเบิ้ล เพราะนิบเบิ้ลสูงเป็นของ AREA 1 ซึ่งคือ 0DH ก็คือ AREA1 เริ่มแต่ D000H-FFFFH และนิบเบิ้ลต่ำจะเป็นจุดสิ้นสุดของ BANK AREA ซึ่ง 04H ก็คือ ถัดจาก AREA 1 เป็นต้นไป จนถึง 4000H เป็น BANK ที่เหลือจึงเป็น AREA 0 นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากค่าที่โปรแกรมใน CBAR จึงทำให้โปรแกรม COMMON AREA ทั้ง 2 และ BANK ได้ตั้งแต่ 4 K BYTE ขึ้นไป เช่น ให้นิบเบิ้ลสูงของ CBAR = 0FH ก็คือ AREA 1 มีค่าตั้งแต่ F000-FFFFH (คือ 4 K อย่างต่ำนั่นเอง) และจุดที่น่าสังเกตุจากการจัด MAP ทั้ง 4 รูปแบบนั่นก็คือ COMMON 0 และ BANK สามารถมีตำแหน่งที่ทับซ้อนกันได้ (ตำแหน่งเดียวกัน) และ COMMON AREA 1 กับ BANK ก็สามารถโปรแกรมให้อยู่ที่ใดก็ได้อย่างอิสระตั้งแต่ 4 K BYTE ขึ้นไปของส่วน PHYSICAL ADDRESS (1 MBYTE โดยใช้ร่วมกับ REGISTOR อีก 2 ตัว) แต่ส่วน COMMON AREA 0 แล้วจะเป็น BASED หรือ MONITOR ของระบบนั่นเอง

จากที่กล่าวมาเรายังไม่พูดถึงการขยาย MEMORY ออกไปมากกว่า 64 K เพราะว่าการที่จะย้าย MEMORY เกินกว่า 64 K นั้น จะต้องอิงส่วนของ LOGICAL ด้วย เนื่องด้วยคำสั่งของ Z80 ไม่สามารถอ้าง MEMORY เกินนี้ได้ ดังนั้นการอ้างถึง MEMORY ทั้งหมดจึงยังเป็นส่วนของ LOGICAL แต่ข้อมูลที่ถูกกระทำจริงจะเป็นส่วนของ PHYSICAL เช่น ในคำสั่งอาจเป็นดังนี้

LD A , (8000H)

ซึ่งดูจากคำสั่งนี้จะเป็นการทำกับตำแหน่ง 8000H (สมมุติในส่วน BANK AREA)แต่เรา SET PHYSICAL AREA ไว้ที่ 10000H นั่นก็หมายความว่าการทำคำสั่งข้างบนนี้ข้อมูลจะถูกกระทำที่ ADDRESS 10000H นั่นเอง

การคิด PHYSICAL ADDRESS

1) จะกระทำในส่วนของ BANK และ COMMON AREA 1 โดยผ่านทาง REGISTOR I/O CBR และ BBR คูณด้วย 1000H แล้วนำค่าที่ได้บวกกับ LOGICAL ADDRESS ของส่วนนั้นๆ (BANK หรือ COMMON AREA 1)
2) การกระทำทั้งหมดเกิดขึ้นภายใน CPU เอง ดังนั้นการอ้าง ADDRESS ในโปรแกรมก็ยังเป็น 64 K คือตาม LOGICAL ที่กำหนดใน CBAR นั่นเอง

REGISTOR CONTROL

CBAR : COMMON/BANK AREA REGISTOR (I/O ADDRESS 3AH) ใช้กำหนดพื้นที่ของ LOGICAL ที่เป็น COMMON AREA 0 , BANK AREA และ COMMON AREA 1

BIT 7 6 5 4 3 2 1 0

CA 3	CA 2	CA 1	CA 0	BA 3	BA 2	BA 1	BA 0

CA 3 - CA 0 เป็นตัวกำหนด ADDRESS เริ่มต้นของ COMMON AREA 1

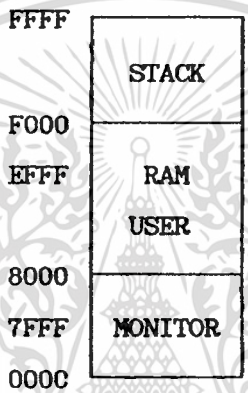
BA 3 - BA 0 เป็นตัวกำหนดจุด ADDRESS สุดท้ายของพื้นที่ BANK AREA ที่ต่อจากจุดเริ่มต้นของ COMMON AREA 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CBR : COMMON BASE REGISTOR (I/O ADDRESS 38H) เป็น REGISTOR I/O 8 BIT เพื่อใช้กำเนิด PHYSICAL COMMON AREA 1

BBR : BANK BASE REGISTOR (I/O ADDRESS 39H) ใช้กำเนิด PHYSICAL BANK AREA

ตัวอย่าง กำหนดให้ MONITOR ที่ 0000H-7FFFH และ RAM ใช้งานที่ 10000H โดยมีพื้นที่ STACK ที่ 18000H จากนั้นก็ต้องกำหนด MAP ใน LOGICAL โดยสมมุติให้ STACK มีเนื้อที่ 4 K นอกนั้นเป็น BANK จากนั้นก็หาค่าให้กับ BANK และ AREA 1 เช่น MAP LOGICAL กำหนดได้เป็นดังนี้ :-



หาค่าใส่ให้กับ BBR และ CBR STACK ที่ 18000 H (PHYSICAL) ที่ LOGICAL เป็น F000 H ดังนั้นค่าที่ให้กับ CBR เป็น

18000
− F000
09000

จากที่ทราบแล้วว่า ค่าใน CBR จะคูณด้วย 1000 H ดังนั้นในทางกลับกันเมื่อจะนำค่ามาให้กับ CBR ก็ต้องทำการหารค่าผลต่างนั้นด้วย 1000 H ก็จะได้ค่าใน CBR = 09 H ส่วน RAMUSER (BANK) ก็เช่นเดียวกัน

10000
− 8000
08000

ที่ BBR = 08 H

ดังนั้นการโปรแกรมจากโจทย์ตัวอย่างก็จะเป็น

CBAR = 0F8H , BBR = 08 H และ CBR = 09 H

เมื่อคำนวณกลับจะได้ CBAR นิบเบิ้ลต่ำ ADDRESS สุดท้ายของ BANK เป็น

8000 + (BBR = (8) X 1000 H) = 10000 H

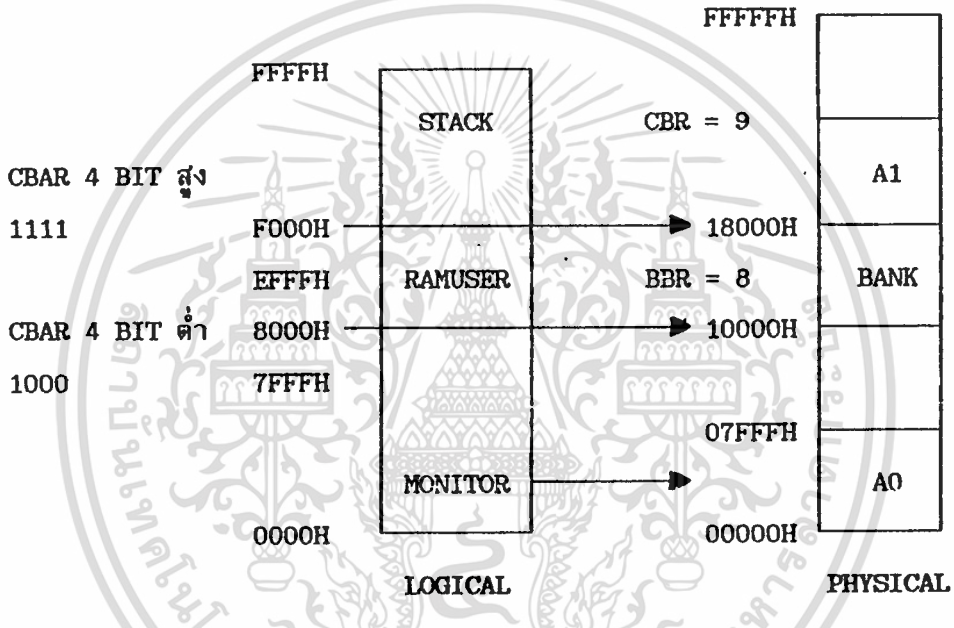
CBAR นิบเบิ้ลสูง ADDRESS เริ่มต้นของ AREA 1 เป็น

0F000 + (CBR = (9) X 1000 H) = 18000 H

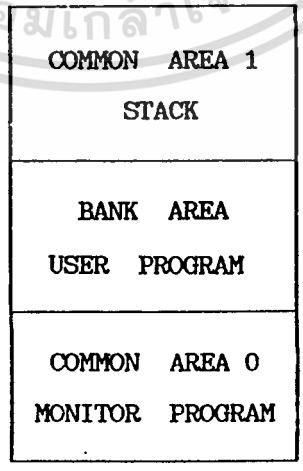
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การโปรแกรม

```
LD  A , 0F8H
OUTO (CBAR) , A
LD  A , 8
OUTO (BBR) , A
LD  A , 9
OUTO (CBR) , A
```

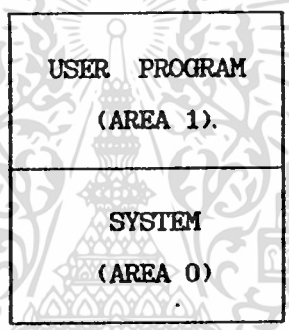


ดังนั้นเราอาจจะกล่าวได้ว่าใน LOGICAL ส่วนมากจะถูกจัดเป็น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยให้ส่วนของ AREA 1 และ MONITOR คงที่ส่วนของ BANK ให้ย้ายไปที่ใดๆก็ได้ใน 1 MBYTE จะเป็นการขยายพื้นที่ของการใช้งานโดยใช้เนื้อที่ของ STACK เป็นการกระทำกับตัวแปรหรือ DATA อื่นใน 64K อื่นๆ เมื่อเรามอง LOGICAL 64K ออกเป็น PAGE ๆ ใน 1 MBYTE แต่ข้อเสียในการจัดแบบนี้จะทำให้ใช้ BANK AREA ได้ไม่เต็มที่ เช่น เราต้องการใช้ RAM ถึง 32K เต็ม เช่น ให้ ROM MONITOR อยู่ที่ 0000-7FFFH และ RAM เริ่มแต่ 8000-FFFFH ซึ่งจะเห็นว่า RAM ในส่วนนี้จะต้องเป็น STACK ด้วยเมื่อเรายึด BANK ออกไปที่ PHYSICAL อื่นก็จะไม่สามารถใช้ได้ถึง 32K เช่นมี RAM ที่ตำแหน่ง 18000-1FFFFH อีกเราจะใช้ได้แค่ 24K เพราะพอเราอ้างที่ 0F000 แทนที่ข้อมูลจะถูกกระทำที่ 1F000H ก็จะมากระทำที่ 0F000H แทนตามที่กำหนด AREA 1 ไว้ใน LOGICAL เราจึงอาจแบ่ง MAP เป็นลักษณะกว้างๆดังนี้ :-



CBAR = 80 H

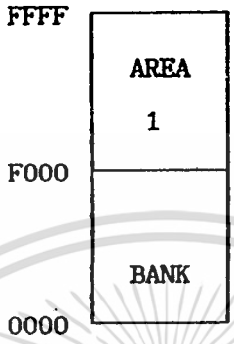
โดยกำหนดให้ AREA 1 เป็นส่วน USER PROGRAM ส่วน SYSTEM เป็นของ COMMON AREA 0 ดังนั้นเมื่อเราให้ AREA 1 เริ่มที่ 8000H ก็จะใช้ RAM ได้ถึง 32 K เต็ม ส่วน SYSTEM ก็คือ ของ AREA 0 ซึ่งเป็นส่วน MONITOR แต่ในส่วนนี้เราได้กำหนดไว้ถึง 32 K คือ จาก 7FFF ลงไปถึง 0000H ซึ่งใน SYSTEM เราอาจจะใส่ RAM ไว้ใน ADDRESS ช่วงนี้เพื่อเป็นเนื้อที่ของ STACK ก็จะทำให้เราย้ายเนื้อที่ของการใช้งานได้เต็ม

<u>สรุป</u>

1) ระหว่าง RESET LOGICAL ใน CBAR จะถูกกำหนดด้วยค่า 0F0H
2) ให้กำหนด MAP ADDRESS ของ LOGICAL ก่อนที่ CBAR (3AH)
3) BBR และ CBR จะเป็นตัวกำหนดตำแหน่งของข้อมูลในการใช้งานจริงในพื้นที่ 1 MDYTE (PHYSICAL ADDRESS)
4) การคิดค่า PHYSICAL ADDRESS คือ นำค่าใน BBR หรือ CBR คูณด้วย 1000H แล้วบวกด้วย LOGICAL ของพื้นที่นั้นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อสังเกตุ ในการจัดรูปแบบการ SET MAP ทั้ง 4 อย่าง ที่กล่าวในตอนต้น เช่น ตอน RESET CBAR = F0 จึงเป็นดังรูป :-



ถ้าระบบของเรามี MONITOR ที่ 0-7FFFH RAM ที่ 8000-FFFFH โดยมี STACK ที่ FE00H ถ้าไม่มีการเข้าไป CONTROL REGISTOR ของ MMU ทั้ง 3 ตัวนี้ระบบของเราก็ยังทำงานได้อยู่ แต่ถ้าเกิดเราโปรแกรมให้ BBR = 10 H ตอนนี้ระบบจะทำงานไม่ได้ทำไมถึงเป็นเช่นนั้น คำตอบก็คือเราไม่ได้โปรแกรม LOGICAL ให้มี AREA 0 แต่ที่ตอนแรกใช้งานได้เพราะ BANK AREA ทับซ้อน COMAREA 0 อยู่ แต่เมื่อโปรแกรม BBR = 10 H แล้ว BANK AREA เลยกลายเป็น 10000H จึงทำให้ COMMON AREA 0 ไม่มีจึงทำให้ระบบทำงานไม่ได้

INTERRUPT

มีด้วยกัน 12 INTERRUPT แบ่งเป็น 4 INTERRUPT ภายนอก และ 8 INTERRUPT ภายใน โดยมีลำดับความสำคัญจากมากไปหาน้อย ดังนี้ TRAP (ภายใน) , (ภายนอก) NMI , $\overline{INT0}$, $\overline{INT1}$, $\overline{INT2}$, (ภายใน) TIMER 0 , TIMER 1 , DMA CHANEL 0 , DMA CHANEL 1 CLOCK SERIAL , ASCI CHANEL 0 และ ASCI CHANEL 1

REGISTOR และ FLAG ที่ใช้ควบคุมการ INTERRUPT

INTERRUPT VECTOR LOW (IL) , INTERRUPT VECTOR HIGH (I) , INTERRUPT TRAP CONTROL (ITC) และ FLAG IEF1 , IEF2 โดยที่ FLAG IEF1 จะใช้ในการ ENABLE INTERRUPT ภายในทั้งหมดยกเว้น TRAP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERRUPT VECTOR LOW REGISTOR (IL I/O ADDRESS 33H)

ใช้เป็น VECTOR TABLE BYTE ต่ำ ของ INTERRUPT ภายนอก $\overline{INT1}$, $\overline{INT2}$ และ INTERRUPT ภายในทั้งหมดยกเว้น " TRAP " โดย 3 BIT สูงของ IL สามารถโปรแกรมได้ แต่ 5 BIT หลังจะถูก FIX ดังรูป :-

Interrupt Source	Priority	IL			Fixed Code				
		b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
$\overline{INT_P}$	Highest	•	•	•	0	0	0	0	0
$\overline{INT_2}$		•	•	•	0	0	0	1	0
PRT channel 0		•	•	•	0	0	1	0	0
PRT channel 1		•	•	•	0	0	1	1	0
DMA channel 0		•	•	•	0	1	0	0	0
DMA channel 1		•	•	•	0	1	0	1	0
CSI/O		•	•	•	0	1	1	0	0
ASCI channel 0		•	•	•	0	1	1	1	0
ASCI channel 1	Lowest	•	•	•	1	0	0	0	0

• Programmable

ดังนั้นการ INTERRUPT ส่วนใหญ่จะเป็น MODE 2 คือนำค่าใน I และ IL หรือจากอุปกรณ์ที่ขอ INTERRUPT ในกรณี INT0 มาประกอบกันเป็น ADDRESS ที่จะเก็บข้อมูลที่จะกระโดดไป เช่น I = 10 H และ IL = 40 H และใน ADDRESS 1040H มีข้อมูล 00H , 60H ตามลำดับ เมื่อเกิด INTERRUPT ขึ้น ก็จะกระโดดไปทำโปรแกรมที่ตำแหน่ง 6000H นั่นเอง

INT/TRAP CONTROL REGISTOR (ITC ADDRESS I/O 34H)

BIT	7	6	5	4	3	2	1	0
	TRAP	UF0				ITE2	ITE1	ITE0

ITE2 , 1 , 0 INTERRUPT ENABLE 2 , 1 , 0 ใช้ ENABLE และ DISABLE INTERRUPT ภายนอก ถ้าเป็น 0 จะ DISABLE แต่ BIT นี้จะไม่ทำให้เกิด INTERRUPT ขึ้นทันทีจนกว่าจะทำคำสั่ง EI ดังนั้น $\overline{INT0}$ จะต่างกับ Z80 ตรงที่มีส่วนนี้ แต่เมื่อเกิด RESET ITE0 จะถูก SET เป็น 1 โดยอัตโนมัติเพื่อให้ขึ้นกับคำสั่ง EI หรือ DI อย่างเดียว เช่น Z80 แต่ ITE1 และ ITE2 จะเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRAP จะเป็น 1 เมื่อทำคำสั่งที่ไม่มีใน Z80180 TRAP สามารถ RESET ภายใต้โปรแกรมควบคุมได้ แต่ไม่สามารถเขียน 1 เข้าไปได้ระหว่าง RESET จะถูก CLEAR

UFO : UNDEFIND FETCH OBJECT เมื่อ TRAP เกิดขึ้น UFO จะให้ค่าของตำแหน่งที่ผิดในคำสั่งนั้นไว้ใน STACK เนื่องจาก TRAP อาจเกิดขึ้นจาก OPCODE 2 หรือ 3 BYTE UFO จะปรับค่า PC ให้ คือ ถ้าเป็นคำสั่ง OPCODE 2 BYTE UFO จะเป็น 0 และจะทำให้ PC ของคำสั่งถัดไปจากคำสั่งที่ไม่ใช่ของ Z80180 ถูกลดลง 1 แต่ถ้า UFO = 1 คำสั่งที่ผิดจะมี OPCODE 3 BYTE และ PC จะถูกลดลง 2 ตำแหน่ง และค่า PC นี้จะถูกเก็บไว้ใน STACK เช่น

2000 ED 99

2002 ← PC ชี้คำสั่งถัดไป

เมื่อ CPU RUN มาพบข้อมูลที่ตำแหน่ง 2000 ก็จะเกิด INTERRUPT TRAP ขึ้น และรู้ด้วยว่าเป็นคำสั่ง 2 BYTE และ PC ก็ชี้คำสั่งถัดไปคือ ADDRESS 2002 แต่ FLAG UFO จะถูกทำให้เป็น 0 เพื่อปรับค่า PC นั้นด้วยการลดลง 1 เช่น ADDRESS 2001 ซึ่งก็คือตำแหน่งข้อมูลที่ผิดนั่นเอง

TRAP INTERRUPT เป็นเหมือน NMI คือ ไม่สามารถหยุดได้เมื่อเกิดกระทำคำสั่งผิดขึ้นซึ่งเป็นตัวช่วยให้เกิดความน่าเชื่อถือทางด้าน SOFTWARE และอาจใช้เพิ่มคำสั่งได้อีกด้วย BIT TRAP ใน ITC จะถูก SET เป็น 1 และ UFO จะ SET หรือไม่ SET ขึ้นอยู่กับว่าเป็นคำสั่ง 2 หรือ 3 BYTE และ FLAG UFO นี้ก็จะไปปรับ PC ให้ถูกต้อง และเก็บไว้ใน STACK แล้วกระโดดไป RUN ที่ ADDRESS 0000 H

DYNAMIC RAM REFRESH CONTROL

Z80180 ให้ ADDRESS A0-A7 สำหรับ DYNAMIC RAM และยังสามารถโปรแกรมเวลาในการ REFRESH โดยการโปรแกรมที่ RCR

REFRESH CONTROL REGISTOR (RCR ADDRESS I/O 36 H)

BIT	7	6	5	4	3	2	1	0
	REFE	REFW	-	-	-	-	CYC1	CYC0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REFE : REFRESH ENABLE เมื่อเป็น 0 จะ DISABLE แต่ถ้าเป็น 1 จะให้สัญญาณ REFRESH ระหว่าง RESET จะเป็น 1

REFW : REFRESH WAIT เป็น 0 จะให้สัญญาณ REFRESH ทุกๆ 2 CLOCK ถ้าเป็น 1 จะเพิ่ม REFRESH WAIT เข้าอีก 1 ระหว่าง RESET จะเป็น 1

CYC1 , CYC0 : CYCLE INTERVAL ใช้กำหนดช่วงเวลาในการ REFRESH เช่นกรณี DYNAMIC RAM จะต้อง REFRESH 128 ครั้ง ทุกๆ 2 ms (หรือ 256 ครั้ง ทุกๆ 4 ms) เพราะฉะนั้นสัญญาณ REFRESH แต่ละครั้งจะต้องไม่น้อยกว่าหรือเท่ากับ 15.625 us จากตาราง ค่าที่ขีดเส้นใต้เป็นค่าโปรแกรมที่เหมาะสมกับ CLOCK ที่ใช้ในระบบ

CYC1	CYC0	Insertion interval	Time interval			
			ϕ: 8 MHz	6 MHz	4 MHz	2.5 MHz
0	0	10 states	1.25 μs	1.66 μs	2.5 μs	4.0 μs
0	1	20 states	2.5 μs	3.3 μs	5.0 μs	8.0 μs
1	0	40 states	5.0 μs	6.6 μs	10.0 μs	16.0 μs
1	1	80 states	10.0 μs	13.3 μs	20.0 μs	32.0 μs

DMA CONTROLLER (DMAC)

มีด้วยกัน 2 CHANEL เพื่อเป็นการเพิ่มความเร็วในการ TRANFER ข้อมูล โดยการกระทำไม่ต้องผ่าน CPU โดยมีความสามารถดังนี้

MEMORY ADDRESS SPACE โดยสามารถกำหนดตำแหน่ง SOURCE และ DESTINATION ที่ใดก็ได้ใน 1024 K BYTE

I/O ADDRESS SPACE กำหนดที่ใดก็ได้ใน 64 K BYTE ทั้ง SOURCE และ DESTINATION

TRANSFER LENGTH ใช้เป็น COUNTER ในการ TRANSFER ได้เป็น BLOCK ๆละ 64 K BYTE

$\overline{\text{DREQ}}$ เป็นขา INPUT จะตรวจจับที่ระดับหรือขอบของสัญญาณ

$\overline{\text{TEND}}$ เป็นขา OUTPUT เพื่อบอกกับอุปกรณ์ภายนอกว่าทำ DMA หมด BLOCK แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSFER RATE การ TRANSFERแต่ละครั้งจะเกิดทุกๆ 6 CLOCK และ WAIT STATE สามารถเพิ่มเข้าไปใน DMA ได้ สำหรับ MEMORY หรือ I/O ที่ทำงานช้าที่ระบบ SYSTEM CLOCK (Ø) = 6 MHz อัตราการ TRANSFER จะสูงถึง 1 M BYTE ใน 1 วินาที (ไม่มี WAIT STATE)

ความสามารถของแต่ละ CHANEL

CHANEL 0 สามารถ TRANSFER MEMORY ↔ MEMORY , MEMORY ↔ I/O , MEMORY ↔ MEMORY I/O MAP และสามารถให้ ADDRESS ในการ TRANSFER เพิ่ม , ลด หรือให้คงที่ได้ การ TRANSFER จะให้เป็นแบบ CYCLE STEAL (ขโมยเวลาเป็นช่วง) คือ เมื่อ TRANSFER ครบ 1 หรือ 2 BYTE ก็จะคืน BUS ให้ UP จนอุปกรณ์พร้อมก็จะ TRANSFER ข้อมูลต่อ ทำอย่างนี้สลับกันไปจนหมด BLOCK ใช้สำหรับอุปกรณ์ที่ทำงานช้า และ BURST (TRANSFER แบบต่อเนื่อง) คือ ทำจนจบ BLOCK จึงจะคืน BUS ให้ UP

CHANEL 1 จะใช้กับ MEMORY ↔ I/O โดย MEMORY ADDRESS เพิ่มหรือลดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

extend instruction to condition

Mnemonic	Symbolic Operation	S	Z		H		P/V	N	C	No.of Byte	No.of M Machine	No.of T State
SLP	Sleep	■	■		■		■	■	■	2	2	8
MLT	wwHr←wwLr←wwr	■	■		■		■	■	■	2	13	17
INO g,(m)	(00m)→gr g=110:only the flags will change. m→A0～A7 00→A8～A15	↑	↑		R		P	R	■	3	4	12
OUTO (m),g	gr→(00m) m→A0～A7 00→A8～A15	■		■	■		■	■	■	3	5	13
OTIM	(HL)→(00C) HL+1→HL C+1→C B-1→B C→A0～A7 00→A8～A15	↑	↑[5]		↑		P	↑[6]	↑	2	6	14
OTIMR	(HL)→(00C) HL+1→HL C+1→C B-1→B Repeat 0 until B=0 C→A0～A7 00→A8～A15	R	S		R		S	↑[6]	R	2	8	16 (if B=0) 14 (if B=0)
OTDM	(HL)→(00C) HL-1→HL C-1→C B-1→B C→A0～A7 00→A8～A15	↑	↑[5]		↑		P	↑[6]	↑	2	6	14
OTDMR	(HL)→(00C) HL-1→HL C-1→C B-1→B Repeat 0 until B=0 C→A0～A7 00→A8～A15	R	S		R		S	↑[6]	R	2	8	16 (if B=0) 14 (if B=0)
TSTIO m	(00C)∧m C→A0～A7 00→A8～A15	↑	↑		S		P	R	R	3	4	12
TST g	Ar∧gr	↑	↑		S		P	R	R	2	3	7
TST (HL)	Ar∧(HL)	↑	↑		S		P	R	R	2	4	10
TST m	Ar∧m	↑	↑		S		P	R	R	3	3	9

g = reg ABCDEHL

ww = BC,DE,HL,SP

m = data 8 bit

flag

■ : not effect

↑ : effect

S : set to 1

R : reset to 0

P : parity

[5] ↑ Z=1:B-1=0
Z=0:B-1=0

[6] ↑ N=1:MSB of data=1
N=0:MSB of data=0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000002 0000                    ;************************
000003 0000                    ;DEMO SOFT-WARE Z80180 *
000004 0000                    ;************************
000005 0000                    ;
000006 0000                    ; ROM monitor program 00000-07FFFH
000007 0000                    ; RAM for use 18000,1EFFFH
000008 0000                    ; RAM stack for user&system 1F000-1FFFFH
000009 0000
000010 0000                    ; example flash LED at 8255 port 0C082H
000011 0000                    ; and  receive  the key board OF (serial port IBM PC)
000012 0000                    ; to Z80180 ASCI chanel 1 interrupt and send charecter
000013 0000                    ; from keyboard to display (ehco).
000014 0000
000015 0000                    ; timer reload chanel 0 interrup every 100 us for flash LED
000016 0000
000017 0000                    ;         main program is sleep mode
000018 0000                    ;
000019 0000
000020 0000                              .ORG 0
000021 0000                    ;
000022 0000                    ;*** REGTER I/O Z80180 ***
000023 0000                    ;
000024 0007                              .EQU TDR1,7       ;ASCI CHANEL1 TX
000025 0009                              .EQU RDR1,9       ;RX
000026 0005                              .EQU STAT1,5      ;STATUS
000027 0001                              .EQU CNTLA1,1     ;DATA FORMAT
000028 0003                              .EQU CNTLB1,3     ;BAUD RATE
000029 0000                    ;
000030 000C                              .EQU TMDR0L,0CH   ;TIMER0 BYTE LOW
000031 000D                              .EQU TMDR0H,0DH   ;TIMER0 BYTE HIGH
000032 000E                              .EQU RLDR0L,0EH   ;RELOAD BYTE LOW
000033 000F                              .EQU RLDR0H,0FH   ;RELOAD BYTE HIGH
000034 0010                              .EQU TCR,10H      ;TIMER CONTROL
000035 0000                    ;
000036 0033                              .EQU IL,33H       ;VECTOR LOW
000037 003E                              .EQU OMCR,3EH     ;OPERATION CONTROL
000038 0000                    ;
000039 003A                              .EQU CBAR,3AH     ;SET LOGICAL
000040 0039                              .EQU BBR,39H      ;BANK BASE
000041 0038                              .EQU CBR,38H      ;COMMON AREA 1
000042 0000                    ;
000043 FF00                              .EQU STACK,0FF00H
000044 0080                              .EQU VECLOW,80H   ;VECTOR LOW
000045 000A                              .EQU LF,0AH       ;LINE FEED
000046 000D                              .EQU CR,0DH       ;CARRIER
000047 0007                              .EQU BEL,7        ;BELL
000048 0000                              .EQU TIMEL,0      ;TIMER 100 MS
000049 0078                              .EQU TIMEH,78H    ;
000050 C083                              .EQU PCTRL,0C083H  ;PORT CONTROL 8255
000051 C082                              .EQU PDATA,0C082H  ;PORT C OF 8255
000052 0000                    ;
000053 0000                    ;************************
000054 0000                    ;      POWER UP DELAY   *
000055 0000                    ;************************
000056 0000                    ;
000057 0000 AF                 START:      XOR  A            ;POWER UP
000058 0001 00                 START1:     NOP
000059 0002 3D                             DEC  A
000060 0003 20FC                           JR   NZ,START1
000061 0005 C39400                         JP   INIT
000062 0008                    ;
000063 0080                              .ORG VECLOW
000064 0080                    ;
000065 0080                    ;*** PRIORITY INTERRUPT ***
000066 0080                    ;
000067 0080 9200               INT1:       .DRW EMPTY        ;EMPTY FOR NOT USE IN PROGRAM
000068 0082 9200               INT2:       .DRW EMPTY
000069 0084 1C01               PRT0:       .DRW PRTINT       ;TIMER INT CHANEL0
000070 0086 9200               PRT1:       .DRW EMPTY
000071 0088 9200               DMA0:       .DRW EMPTY
000072 008A 9200               DMA1:       .DRW EMPTY
000073 008C 9200               CSIO:       .DRW EMPTY
000074 008E 9200               ASCI0:      .DRW EMPTY
000075 0090 0401               ASCI1:      .DRW TRXMIT       ;ASCI CHANEL 1 INT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000076 0092
000077 0092 ED76            EMPTY:      SLP                 ;DUMY
000078 0094
000079 0094                 ;************************
000080 0094                 ;   INITIAL PARAMETER  *
000081 0094                 ;************************
000082 0094
000083 0094 3E00            INIT:       LD   A,0            ;for Z80180
000084 0096 ED393E                      OUT0 (OMCR),A
000085 0099 3EF8                        LD   A,0F8H         ;logical address
000086 009B ED393A                      OUT0 (CBAR),A
000087 009E 3E10                        LD   A,10H
000088 00A0 ED3939                      OUT0 (BBR),A        ;psysical bank 18000H
000089 00A3 ED3938                      OUT0 (CBR),A        ;psyical common areal 1F000H
000090 00A6                 ;
000091 00A6 3100FF                      LD   SP,STACK       ;load stack for call program
000092 00A9 3E80                        LD   A,VECLOW       ;set low vector
000093 00AB ED3933                      OUT0 (IL),A
000094 00AE CDDE00                      CALL ASCSET         ;set serial port 1
000095 00B1 CDEE00                      CALL SETPRT         ;set timer chanel 0
000096 00B4 213601                      LD   HL,TABLE
000097 00B7 CDC800                      CALL PRINT          ;display title
000098 00BA                 ;
000099 00BA 0183C0                      LD   BC,PCTRL       ;set 8255. A,B,C (output)
000100 00BD 3E80                        LD   A,80H
000101 00BF ED79                        OUT  (C),A
000102 00C1 2E00                        LD   L,0            ;data LED flash
000103 00C3 FB                          EI                  ;enabel INT
000104 00C4                 ;
000105 00C4                 ;************************
000106 00C4                 ;     MAIN PROGRAM      *
000107 00C4                 ;************************
000108 00C4                 ;
000109 00C4 ED76            MAIN:       SLP                 ;sleep
000110 00C6 18FC                        JR   MAIN
000111 00C8                 ;
000112 00C8                 ;*** PRINT TO CONSOLE ***
000113 00C8                 ;
000114 00C8 7E              PRINT:      LD   A,(HL)         ;load charecter
000115 00C9 CDD300          PRINT0:     CALL CONOUT         ;send to display
000116 00CC 23                          INC  HL
000117 00CD 7E                          LD   A,(HL)
000118 00CE FE00                        CP   0
000119 00D0 20F7                        JR   NZ,PRINT0      ;end data ?
000120 00D2 C9                          RET                 ;yes
000121 00D3                 ;
000122 00D3                 ;*** SEND 1 CHARECTER TO CONSOLE ***
000123 00D3                 ;
000124 00D3 ED1805          CONOUT:     IN0  E,(STAT1)      ;check flag send
000125 00D6 CB4B                        BIT  1,E
000126 00D8 28F9                        JR   Z,CONOUT       ;flag TDRE ASCI1 =1 ?
000127 00DA ED3907                      OUT0 (TDR1),A       ;yes, send to display
000128 00DD C9                          RET
000129 00DE                 ;
000130 00DE                 ;*** SET ASCI CHANEL1 TX,RX,8,N,1,9600 AT X'TAL 12.488 ***
000131 00DE                 ;
000132 00DE 3E64            ASCSET:     LD   A,64H
000133 00E0 ED3901                      OUT0 (CNTLA1),A     ;TX,RX,8BIT,1 STOP
000134 00E3 3E02                        LD   A,2            ;9600 BAUD AT X'TAL 12.488
000135 00E5 ED3903                      OUT0 (CNTLB1),A
000136 00E8 3E08                        LD   A,8            ;RIE enable to keyboard
000137 00EA ED3905                      OUT0 (STAT1),A
000138 00ED C9                          RET
000139 00EE                 ;
000140 00EE                 ; *** SET TIMER COUNTER CHANEL 0 ***
000141 00EE                 ;
000142 00EE 3E00            SETPRT:     LD   A,TIMEL
000143 00F0 ED390C                      OUT0 (TMDR0L),A     ;TIMER byte low
000144 00F3 ED390E                      OUT0 (RLDR0L),A     ;RELOAD byte low
000145 00F6 3E78                        LD   A,TIMEH
000146 00F8 ED390D                      OUT0 (TMDR0H),A     ;TIMER byte high
000147 00FB ED390F                      OUT0 (RLDR0H),A     ;RELOAD byte high
000148 00FE 3E11                        LD   A,11H
000149 0100 ED3910                      OUT0 (TCR),A        ;enable timer flag INT&
000150 0103 C9                          RET
```

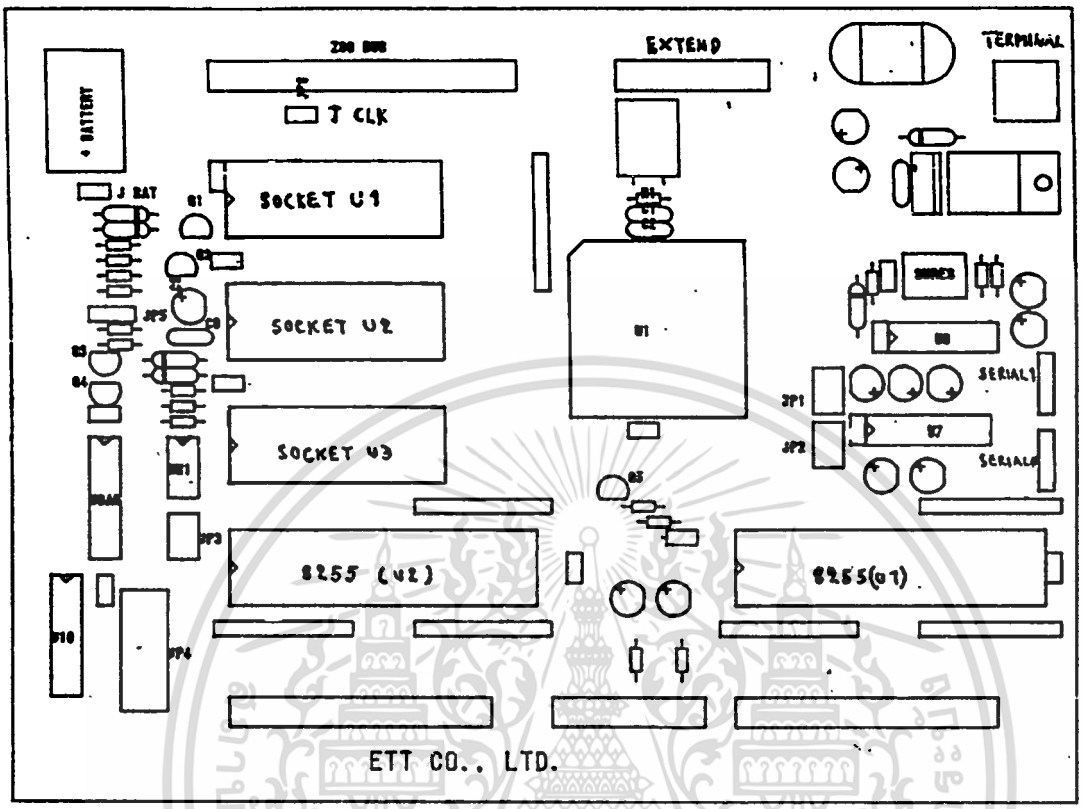

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

CP-180 CONTROL PACK

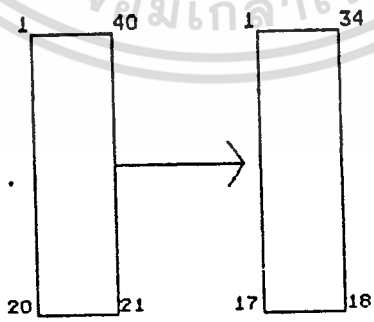
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพแสดงลักษณะ CP-180



จุดที่ SCREEN ผิดเป็น BOARD

1) I/O COUNECTOR 1 และ 2 ต้องเป็น 34P
และที่ SCREEN ใน PRINT CONNECTOR I/O 1,2 จะสลับกัน



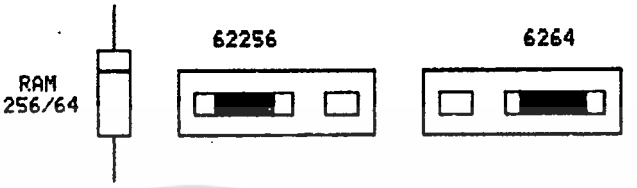
2) LED ของ 8255 จะสลับกับความเป็นจริงคือ ที่ SCREEN PC71 เป็น PC72 และ PC72 เป็น PC71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

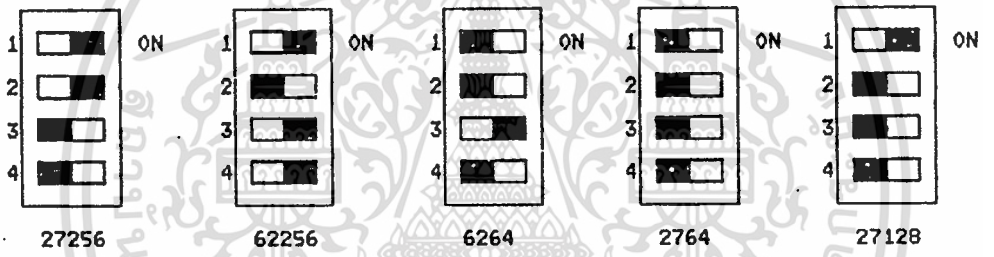
ข้อกำหนดบน BOARD

SOCKET 1 ใช้กับ ROM หรือ EPROM 27256 อย่างเดียว

SOCKET 2 ใช้กับ RAM 6264 (8K) หรือ 62256 (32K) โดยการเลือก JUMPER (JP5)



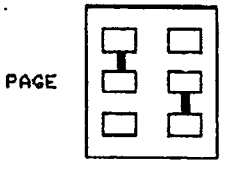
SOCKET 3 สามารถใส่ IC ได้หลายเบอร์ โดยการ SET DIP SW 4 P ดังรูป



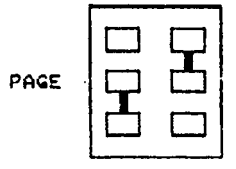
JP SP อยู่ใกล้กับ Q5 และ LED PC72 ซึ่งใช้ต่อกับลำโพง

JP RES ใกล้กับ SWITCH RESET สำหรับต่อ SWITCH RESET ไว้ที่อื่น

JP PAGE (JP 3) ใกล้ DIP SW 4 PIN ใช้สำหรับเลือก PAGE ของ PORT ว่าให้อยู่ใน DECODE แบบ 256 PORT หรือ 64 K PORT โดยมีรูปแบบดังนี้ :-



8255 ทั้ง 2 ตัวบน BOARD จะอ้างที่ 0C0XXH



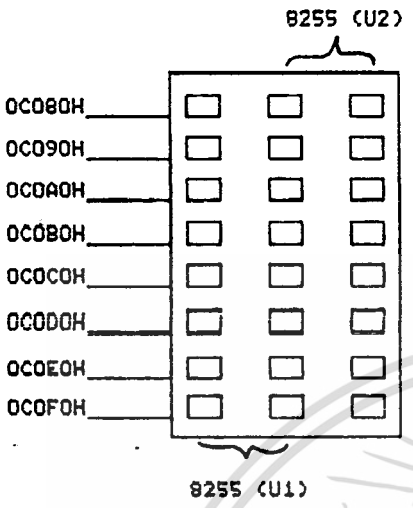
8255 ทั้ง 2 ตัวบน BOARD จะอ้างที่ XCH - XFH

ซึ่งค่า X นั้นยังขึ้นอยู่กับการเลือก JUMPER PORT อีกครั้งหนึ่ง

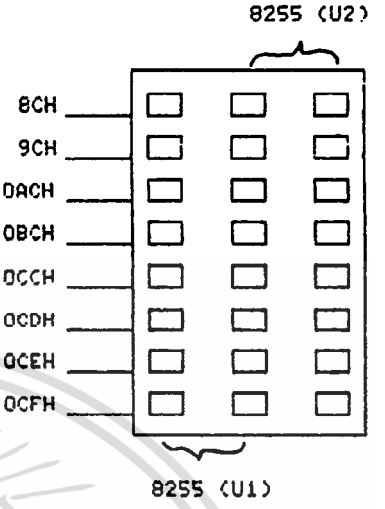
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JP PORT (JP 4) ใช้เลือก NUMBER PORT โดยสามารถเลือกได้ดังรูป

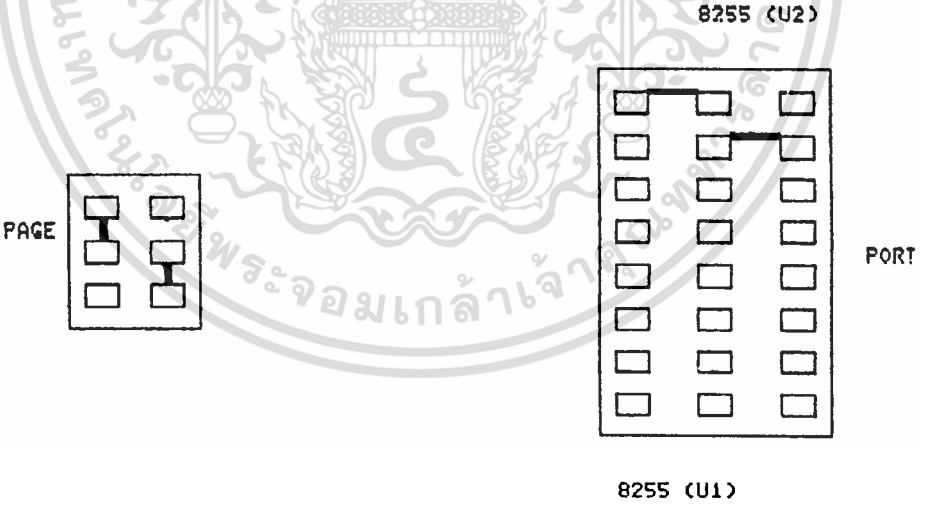
เมื่อเลือก PAGE เป็น 0C0XXH



เมื่อเลือก PAGE เป็น XCH – XFH

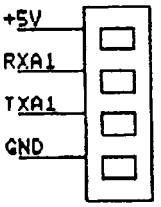


ซึ่ง BOARD สำเร็จที่ทำขึ้น จะถูกกำหนดเป็น 0C080H ของ 8255 (U1) และ 0C090H ของ 8255 (2) ซึ่งเป็นของ PRINTER PORT ด้วย ซึ่งผู้ใช้สามารถเปลี่ยนแปลงได้ แต่เมื่อใช้กับ SOFT WARE DEBUG ต้องกำหนดตามนี้

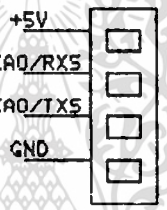


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

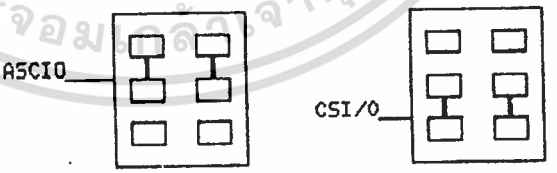
SERIAL 1 เป็น CONNECTOR SERIAL PORT ASCI CHANEL 1 โดยขาสัญญาณจะเป็นดังรูป :-



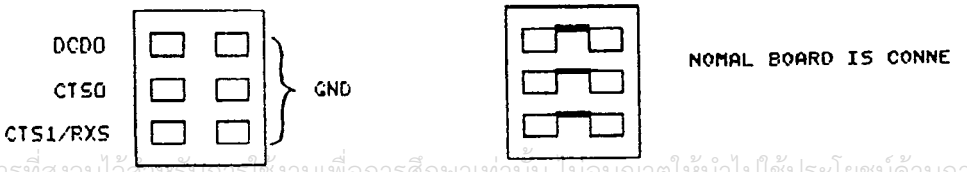
SERIAL 0 เป็น CONNECTOR SERIAL PORT ของ ASCI CHANEL 0 และยังเลือกได้ว่าให้เป็นขั้วต่อของ CLOCK SERIAL I/O ได้ โดยการ SET JUMPER ที่ ASCI/CSIO



JP ASCI/CSIO (JP1) ใช้สำหรับเลือกว่าต้องการใช้ SERIAL PORT CHANEL 0 หรือ CLOCK SERIAL I/O โดย SET ดังรูป และเมื่อใช้ CSI/O ต้องนำ JUMPER CTS1/RXS ใน JP MODEM ออกด้วย



JP MODEM (JP2) ใช้สำหรับเลือกว่าต้องการนำสัญญาณ MODEM ไปใช้หรือไม่สำหรับการต่อ SERIAL PORT ใช้เองในกรณีสัญญาณคราปกติบน BOARD จะถูก JUMP ไว้ให้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JP BAT — อยู่ใกล้กับ BATTERY (J BAT) โดยเมื่อใส่ BATTERY แล้ว JUMP ที่ JUMPER นี้ จะเป็นการ BACK UP RAM ของ SOCKET U2

JP CLK — เป็น JUMPER เลือก CLOCK ว่าให้ CLOCK จาก CPU ออกไปที่ BUS Z80 40 PIN ประโยชน์ เมื่อต้องการนำ BOARD ไปแทนระบบ Z80 เดิม เพื่อไม่ให้ CLOCK ชนกัน

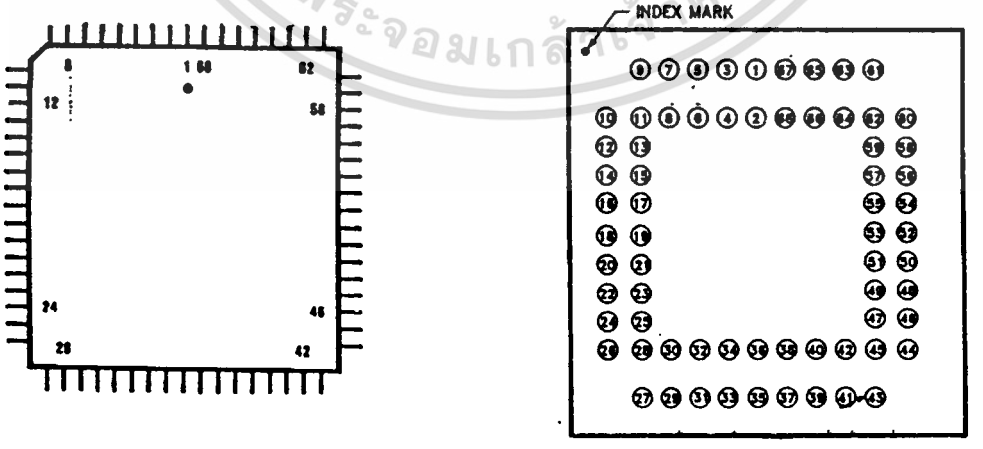
TERMINAL 2 P — สำหรับต่อ SUPPLY DC 5 V ให้กับ BOARD โดยตรง

CONNECTOR Z80 BUS — สำหรับ INTERFACE กับอุปกรณ์ภายนอก

CONNECTOR EXTEND — เป็นส่วนขาสัญญาณที่เพิ่มจาก Z80 สำหรับ INTERFACE กับอุปกรณ์ภายนอก

<u>คำแนะนำในการประกอบ</u>

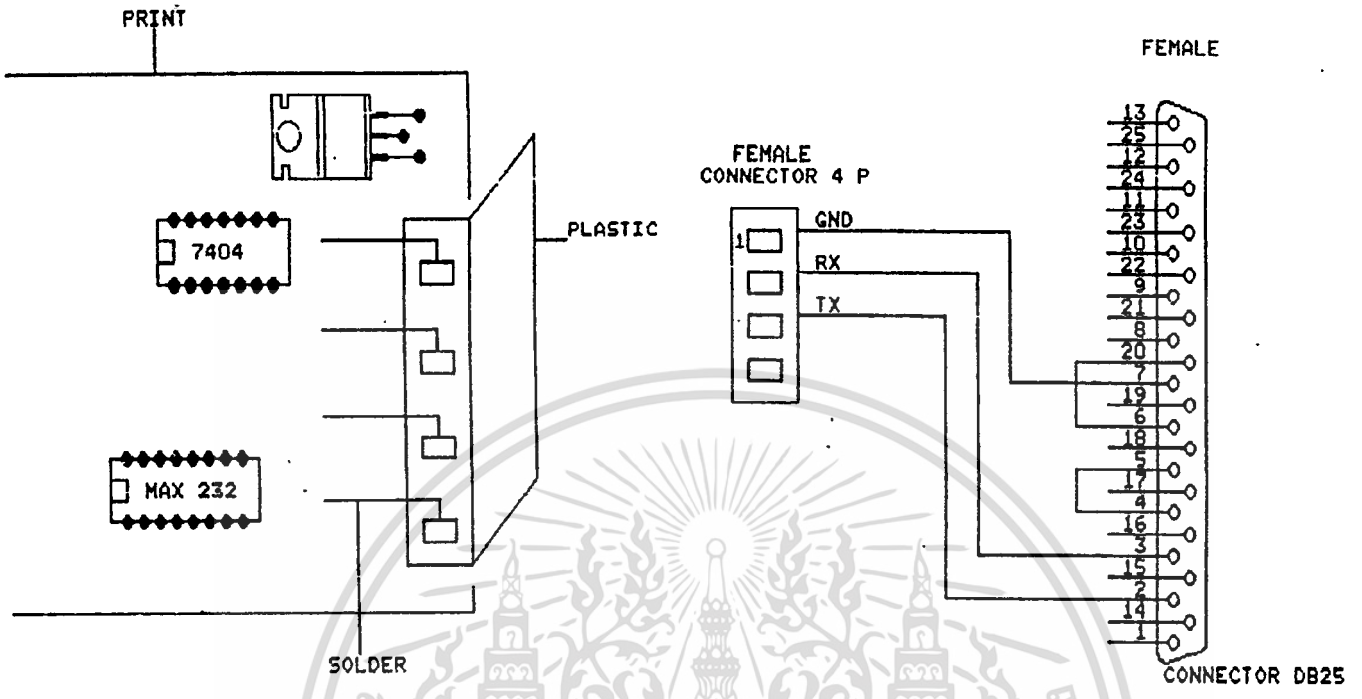
1) ควรใส่อุปกรณ์ตามลำดับ คือ ตัวต้านทาน , ไดโอด , ตัวเก็บประจุ , SOCKET
2) ตัวเก็บประจุและไดโอดต้องใส่ให้ถูกขั้วรวมทั้ง TRANSISTOR ด้วย
3) LED ขายาว คือ A ขาสั้น คือ K
4) การใส่ SOCKET 68 PIN PLCC ให้ดูรอยบากริมซ้ายจะเป็นตัวแสดงว่าเป็นด้านบนที่จะใส่ IC ด้านขา 1 และเมื่อจะใส่ IC Z80180 ก็ให้ดูรอยบากเช่นเดียวกัน และใส่ให้ตรงกับ SOCKET โดยตัว IC จะมีจุดวงกลมตรงกลางแสดงถึงตำแหน่งขา 1 ของ IC ดังรูป :-



การนับขา SOCKET 68P PLCC (TOP VIEW)

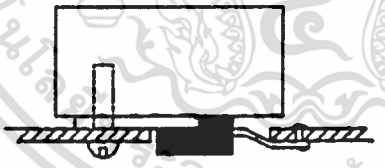
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) การใส่ขั้ว CONNECTOR 4 PIN ของ SERIAL PORT ทั้ง 2 CHANEL ต้องหันด้านที่มี พลาสติก ให้อยู่ชิดแผ่น PRINT และด้านที่เป็น ขั้วทองแดง ให้หันเข้ามาด้านใน และการต่อสาย SERIAL PORT กับ PC เป็นดังรูป



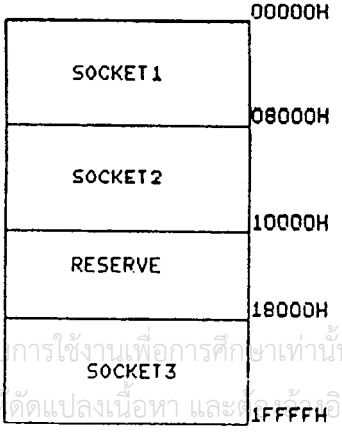
5) การบัดกรีให้กระทำเฉพาะด้านล่างเพียงด้านเดียวก็พอ เพราะ PRINT เป็นแบบ PLATE THROUGH HOLES

6) การติดตั้งและบัดกรี REGULATOR IC ให้ดูดังรูป :-



7) เมื่อทุกอย่างเรียบร้อยแล้วจึงค่อยใส่ IC ลงใน SOCKET ระวังอย่าให้ผิดเบอร์โดยเฉพาะ Z80180 ให้ดูขาในการใส่ให้ดี

รายละเอียดการจัดหน่วยความจำ

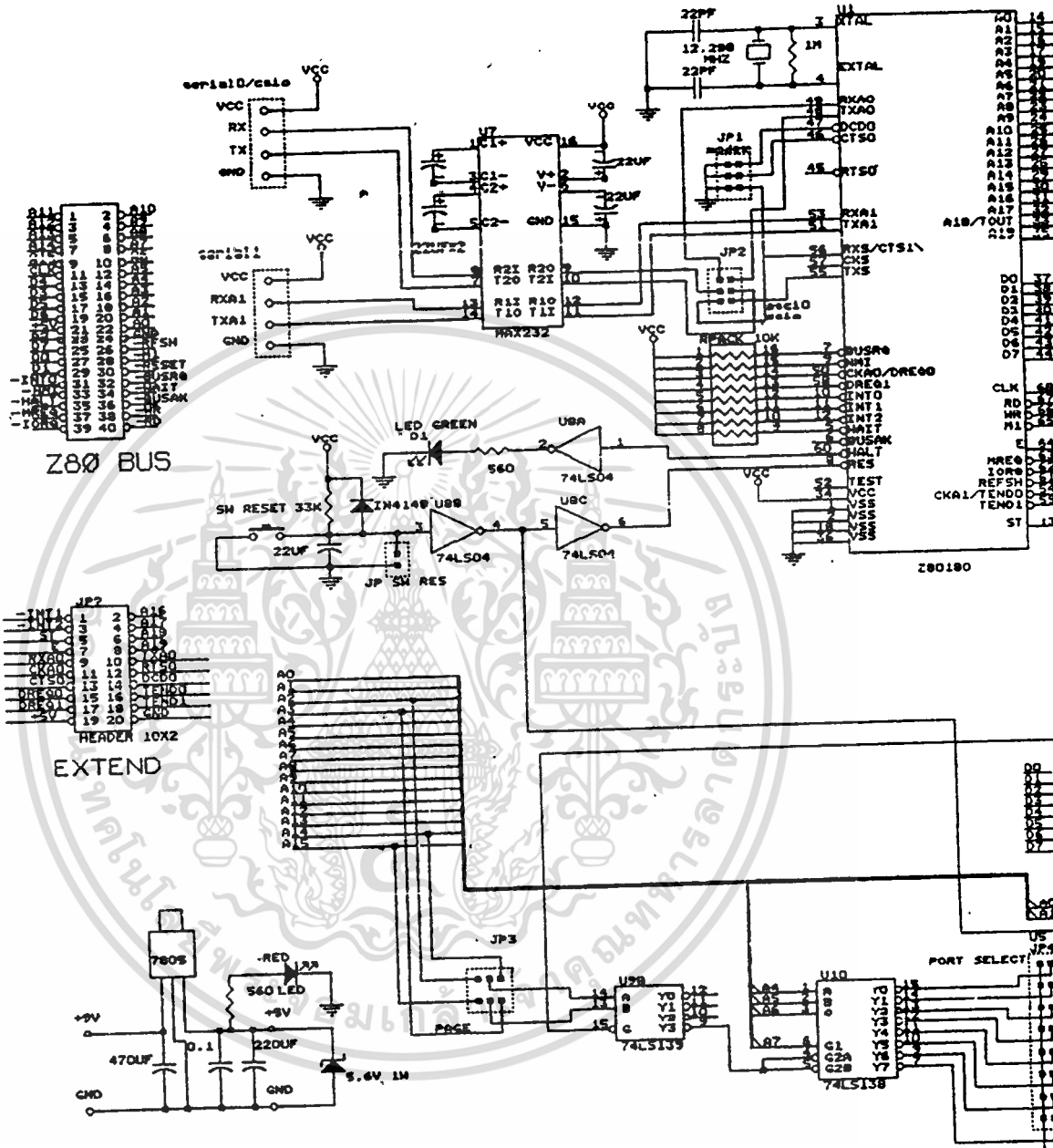


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specification

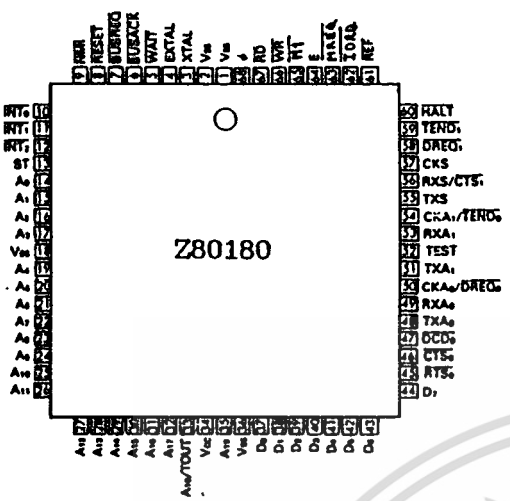
CPU	Z80180
Memory	27256 Rom (32 Kbyte at 00000H) 6264/62256 (8 Kbyte on board,expand 32 kbyte) & Back up 27256/27128/2764/6264/62256 Socket expand (Max 32 K byte)
Port	8255 I/O Port 48 Bit
Printer Port	1 Port
Serial Port	2 Chanel RS 232 & 1 Chanel can select clock serial I/O
Clock Rate	6.144 Mhz
Power supply	Comsumption 5V DC & Terminal 5V DC Main Input 9-12 V DC
Connector	1 40-Pin Expansion Header-Strip (Z80 Pin) 1 20-Pin Extend (Z80180 Pin) Header-Strip for (Modem,DMA,Expand memory 1Mbyte) 2 34-Pin Peripheral Header-Strip (8255 Port) 1 24-Pin Seclect Decode port 1 6-Pin Select Page of Port 1 6-Pin Select Modem control 1 2-Pin for battery back up 1 2-Pin Clock Select for connector old Z80 system 1 2-Pin Jumper SW reset 1 2-Pin Speaker
LED	1 Power Red LED 2 PC7 Port 8255*2 Orange LED 1 Halt Green LED
PCB Size	13 * 17.5 cm

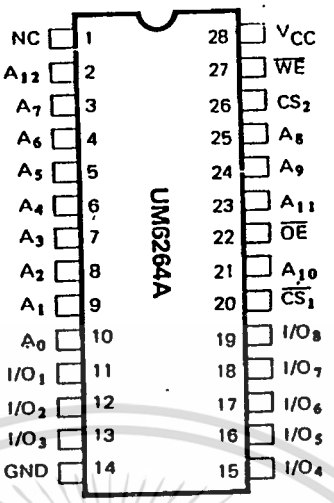
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

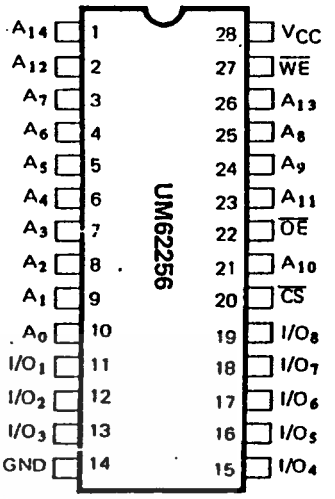


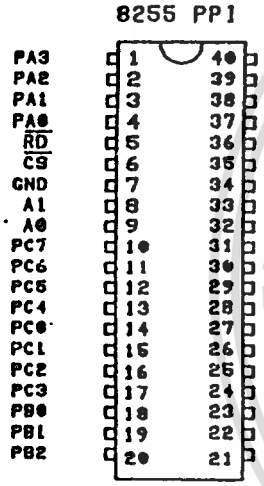
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

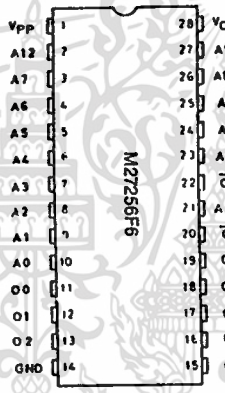
รายละเอียดขา IC

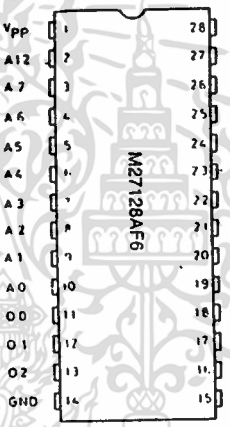


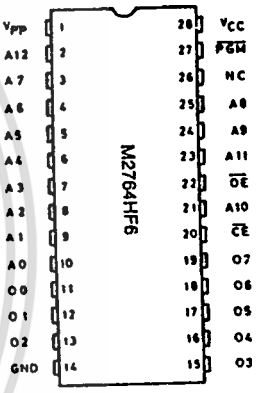


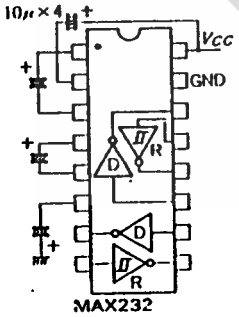


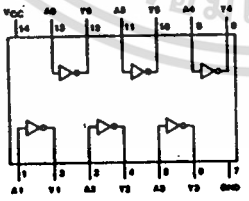


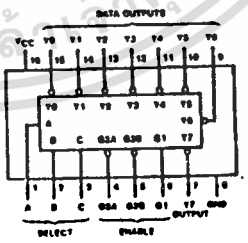


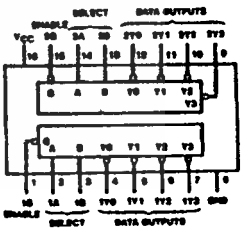






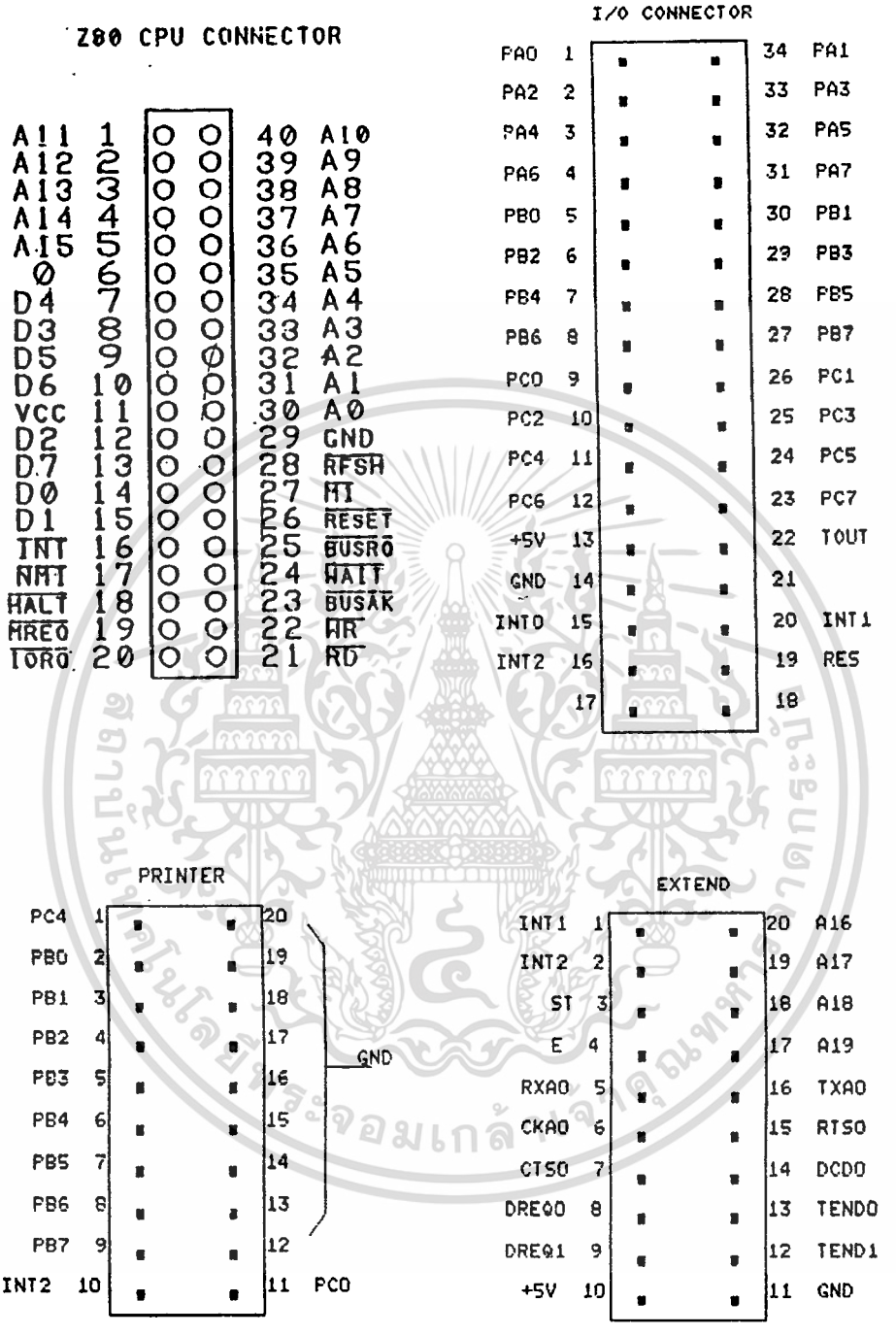






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดขา CONNECTOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

CP-180 DEBUGGER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อกำหนดต่างๆในการใช้งาน

1. การป้อนคำสั่งจะผ่านทาง KEYBOARD ของเครื่อง PC โดยแต่ละคำสั่งจะต้อง KEY ให้ถูกต้องตามรูปแบบที่กำหนด และคำสั่งเหล่านั้นจะถูกกระทำเมื่อกด ENTER

2. ผู้ใช้สามารถใช้อักษรตัวเล็กหรือตัวใหญ่ได้ตามต้องการ

3. จำนวนตัวเลขต่างๆที่ป้อนเข้าไปจะถือเป็นเลขฐาน 16 (HEX) โดยไม่จำเป็นต้องใส่ H ต่อท้าย และถ้าตัวเลขเป็นอักษร A-F นำหน้าก็ไม่จำเป็นต้องใส่ 0 นำหน้าก่อน * ยกเว้นใน MODE ของ MINI ASSEMBLE * และบาง FUNCTION อาจให้ใช้เลขฐาน 10 ในหัวข้อของ FUNCTION นั้นจะบอกไว้ถ้า KEY ผิดจะมีข้อความแสดงให้ทราบ

4. ในกรณีป้อนคำสั่งไม่ถูกรูปแบบเครื่องจะแสดงคำว่า " SYNTAX ERROR "

5. FUNCTION ที่มีการตั้ง LENGTH ADDRESS ถ้าตั้ง START มากกว่า FINAL เครื่องจะแสดงข้อความให้ทราบ

6. การออกจากสภาวะต่างๆใช้ KEY ESC จะทำให้กลับสู่เครื่องหมาย PRMPT ตามเดิม

7. การกระทำกับข้อมูลที่ต้องเป็น RAM หากมีการกระทำในพื้นที่ที่เป็น ROM หรือ RAM ที่ถูก PROTECT ไว้ FUNCTION ที่ใช้นั้นจะไม่ถูกกระทำและจะมีข้อความบอก

8. เมื่อมีการทำคำสั่งที่ไม่มีในชุดคำสั่งของ Z80180 จะเกิด TRAP INTERRUPT ขึ้น และจะแสดงค่าตำแหน่งที่ผิดนั้นบน DISPLAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9) RAM บน BOARD ที่ได้ไปกับเครื่องจะเป็น 8 K BYTE แต่การอ้าง RAM บน DEBUG 180 จะเป็นของ ขนาด 32 KBYTE คือ ของUSER ตั้งแต่ 08000H-0EFFFH และ 0F000H-0FFFFH จะเป็นที่เก็บ พารามิเตอร์ร่วมของ ทุกๆPAGE รวมทั้งเป็นส่วนของ STACK ทั้ง USER และ SYSTEM ด้วย ดังนั้น จะเกิดการทับซ้อนกันขึ้น โดยที่ 4 KBYTE หลังของ RAM 8 KBYTE คือตำแหน่ง ADDRESS 09000H-09FFFH จะเป็นเช่นเดียวกับตำแหน่ง 0F000H-0FFFFH นั่นเอง (คือที่เก็บ PARAMETER และ STACK) ดังนั้น เมื่อใช้ RAM 8 K ต้องระวังส่วนนี้ด้วย แต่ถ้าจะให้ง่ายโดยการอ้างตรงกับ 32 K ที่กำหนดไว้ ให้แบ่ง 32K ออก เป็น 8 K 4 PAGE ก็จะได้เป็น

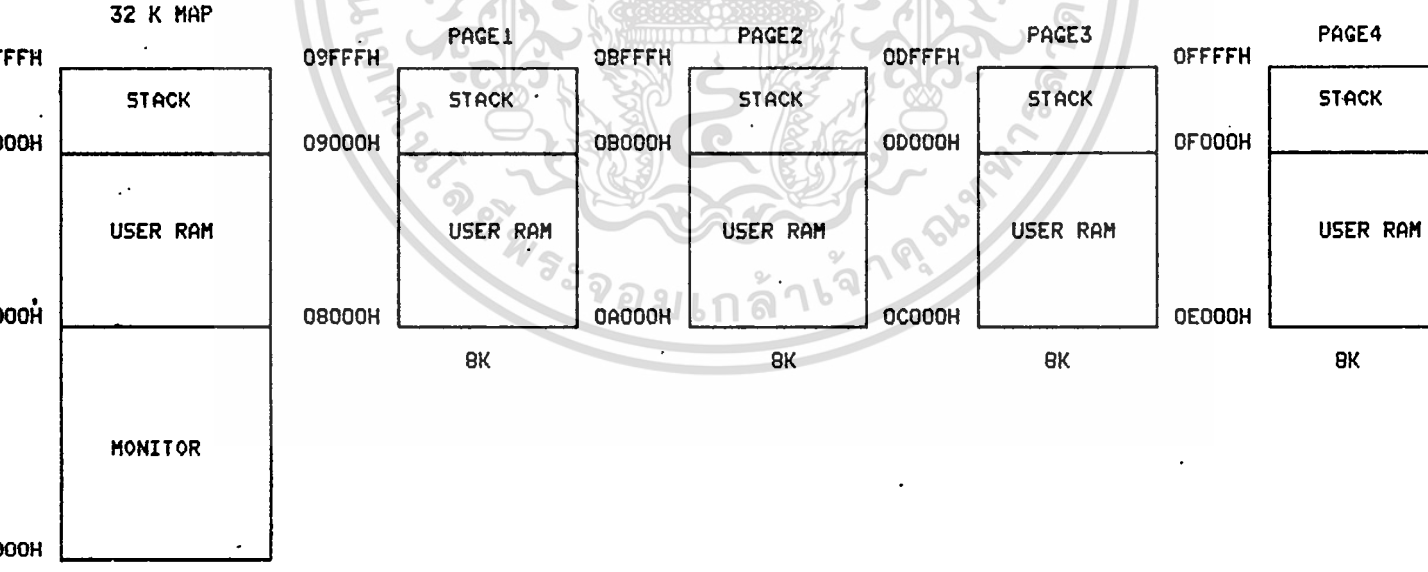
08000H-09FFFH (PAGE 1)

0A000H-0BFFFH (PAGE 2)

0C000H-0DFFFH (PAGE 3)

0E000H-0FFFFH (PAGE 4)

เพราะฉะนั้น เราจะอ้างที่ไหนก็ได้ใน 4 PAGE เมื่อใส่ RAM บน BOARD 8K เพราะเมื่อเราเขียนข้อมูลเกิน ที่เก็บภายในตัว RAM ก็จะทำให้กลับมาเริ่ม ที่ตำแหน่งเริ่ม ต้นของตัวเองอีก (เมื่อ วงจรเลือก RAM ที่ให้ใส่ มากกว่าตัว RAM) ดังนั้น เมื่อเราอ้างที่ PAGE 4 ก็จะทำให้ตัวแหน่งที่อ้างตรงกับที่อ้างไว้ที่ 32 K ของ DEBUG ดูรูป การแยก



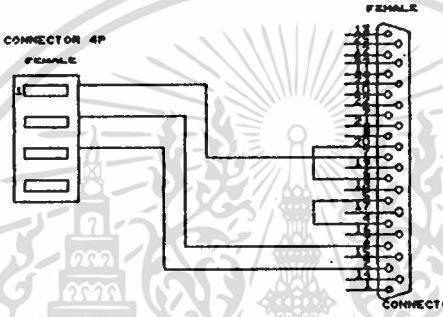
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเริ่มใช้ DEBUGGER

1. นำ EPROM DEBUGGER ซึ่งเป็นขนาด 32K ที่ ADDRESS 00000H

2. นำ RAM ซึ่งจะเป็น 8K (6264) หรือ 32K (62256) ที่ ADDRESS 18000H

3. นำสายเชื่อมต่อกับ SERIAL PORT โดยต่อที่ CONNECTOR 4 P ของ ASCI CHANEL 1 บน BOARD เข้ากับ SERIAL PORT ของ IBM PC ซึ่งจะเป็นเครื่อง XT หรือ AT ก็ได้ โดยสายเชื่อมต่อจะมีการต่อดังรูป



4. จากนั้นนำแผ่น SOFT WARE PROCOM ใส่ใน DISK DRIVE แล้วเรียก Z180 ก็จะเข้าสู่การทำงานของ PROCOM เพื่อใช้เป็นตัวติดต่อกับ BOARD Z80180 ที่ DISPLAY จะมีข้อความดังรูป A>Z180

PROCOMM+ (R)
Intuitive Communications (tm)

» PROCOMM PLUS - Version 1.1B «
Copyright (C) 1987, 1988 DATASTORM TECHNOLOGIES, INC.
All Rights Reserved
UNAUTHORIZED DUPLICATION PROHIBITED

PRESS ANY KEY TO ENTER TERMINAL MODE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดคร่าวๆด้านล่างของจอจะบอกสถานะต่างๆไว้โดยเมื่อ KEY ALT Z จะเป็น HELP MENU ดังรูป :-

PROCOMM PLUS Ready!

```
                P R O C O M M   P L U S   C O M M A N D   M E N U

        COMMUNICATIONS                                          SET UP
  BEFORE                    AFTER
Dialing Directory Alt-D   Hang Up ..... Alt-H          Setup Facility .. Alt-S
                          Exit ........ Alt-X          Line/Port Setup . Alt-P
  DURING                                               Translate Table . Alt-W
Script Files ... Alt-F5   Send Files ..... PgUp       Key Mapping .... Alt-F8
Keyboard Macros . Alt-M   Receive Files ... PgDn
Redisplay ..... Alt-F6    Log File On/Off  Alt-F1     OTHER FUNCTIONS
Clear Screen .... Alt-C   Log File Pause . Alt-F2
Break Key ..... Alt-B     Screen Snapshot . Alt-G     File Directory .. Alt-F
Elapsed Time .... Alt-T   Printer On/Off .. Alt-L     Change Directory Alt-F7
  OTHER                                                View a File ..... Alt-V
Chat Mode ..... Alt-O     Record Mode ..... Alt-R     Editor ......... Alt-A
Host Mode ..... Alt-Q     Duplex Toggle ... Alt-E     DOS Gateway .... Alt-F4
Auto Answer ..... Alt-Y   CR-CR/LF Toggle  Alt-F3     Program Info .... Alt-I
User Hot Key 1 .. Alt-J   Kermit Server Cmd Alt-K     Menu Line Key .......
User Hot Key 2 .. Alt-U   Screen Pause .... Alt-N

                Press Alt-Z for extended help
```

การตั้ง BAUD RATE ใช้ ALT P และเมื่อเลือกแล้วต้องการ SAVE ไว้อย่างถาวรก็ใช้ ALT S โดย DISK PROCOMM นี้ได้ DEFLUAT ไว้ที่ 9600

การ LOAD ข้อมูลจาก PC ไปยัง BOARD Z80180 ใช้ PAGE UP

การ LOAD ข้อมูลจาก BOARD Z80180 ใช้ PAGE POWN

การออกจาก PROCOMM และเมื่อเข้ามาใหม่ใช้ " EXIT " ใช้ ALT F4

การ VIEW ดูโปรแกรม ใช้ ALT V

การเปิดหน้าจอเพื่อเก็บข้อมูล ALT F1

การเปลี่ยน PATH ของ SUB DIRECTORY ALT F7

การ CLEAR หน้าจอ ALT C

การเปิด , ปิด PRINTER เพื่อนำสิ่งที่อยู่บนจอ DISPLAY ออกสู่ PRINTER ALT L และรายละเอียดอีกหลายอย่าง โดยสามารถหาได้จากคู่มือของ PROCOMM ตามร้านขายหนังสือ COMPUTER ทั่วๆไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. เมื่อเริ่มจ่ายไฟให้ BOARD SOFT WARE ใน DEBUG จะทำ AUTO BAUD RATE ซึ่งมี BAUD CENTER ที่ 9600 BAUD ถ้าบน PC ตั้ง BAUD RATE ที่ CENTER ก็จะมีข้อความ Z180 ขึ้น จากนั้นก็จะรอการกด KEY " ENTER " เพียงอย่างเดียว ถ้าเป็น KEY อื่นเครื่องจะไม่สามารถเข้าสู่ DUBUG ได้ ต้อง RESET BOARD Z80180 ใหม่ แล้วทำขบวนการเดิมถูกต้องก็จะมีข้อความ

```
ET-CP180  DEBUGGER  Z80180 (64180)  V1.0
BY  ETT  CO., LTD.
(HELP  MANU  KEY  ?)
ET01>
```

ตอนนี้ก็จะใช้คำสั่งต่างๆที่มีใน DEBUG ได้แล้ว แต่ถ้าการตั้ง BAUD RATE บน PC ไม่ได้อยู่ที่ CENTER เมื่อเริ่มจ่ายไฟหรือกด RESET จะไม่มีคำ Z180 ขึ้นมาแสดง ซึ่งอาจจะเป็นอักษรที่ไม่สามารถสื่อความหมายได้หรืออาจไม่ขึ้นอะไรเลยก็ให้กด ENTER 1 หรือ 2 ครั้ง ก็จะมีข้อความและเครื่องหมาย PRMPT อย่างเดียวกับที่ 9600 BAUD ซึ่ง BAUD RATE ที่เลือกบน PC ได้ตั้งแต่ 300 , 1200 , 2400 , 4800 , 9600 , 19200 , 38400 BAUD RATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก่อนเข้าสู่ FUNCTION KEY

1. เมื่อจะดูรูปแบบของ FUNCTION KEY ต่างๆก็โดยการกด KEY " ? " แล้วกด ENTER ก็จะขึ้น HELP MANU ซึ่งแบ่งออกเป็น 3 PAGE โดยแต่ละ PAGE จะรอการกด KEY ใดๆก็ได้ก็จะแสดง PAGE ต่อไปดังรูป

```
HELP FOR ET-RS232 DEBUGER Z80 V1.0
?                                ;help
A <adr>                          ;assembler
A                                ;ascii table
B                                ;break display
B <adr>                          ;set break
B (-)<adr>                       ;del addr break
B (-)                            ;del break all
B <adr>,<count>                  ;breakloop
C <adr1>,<adr2>,<hex>            ;compare hex
C <adr1>,<adr2>,<adr3>           ;compare block
C <adr1>,<adr2>                  ;test ram
C <adr1>,<adr2>,<byte>,<data> <data change>
                                 ;change data max 9 byte
D                                ;dump current addr
D <adr>                          ;dump fix addr
D ,<final adr>                   ;dump current addr-addr final
D <adr1>,<adr2>                  ;dump addr1-addr2
E                                ;get current data
E <adr>                          ;get data fix addr
E <adr1>,<adr2>,<+or->(byte>     ;edit byte=1-99

F <adr1>,<adr2>,<hex>            ;fill
F <adr1>,<adr2> <byte>,<data find>
                                 ;find max 9 byte
G                                ;run pc
G <adr>                          ;run addr
G ,<adr final>                   ;run pc to addr
G <adr1>,<adr2>                  ;run addr1 to addr2
H <hex>,<hex>                    ;hex math +,-,*,/
H <$ hex number>                 ;hex to decimal
H <decimal number>               ;decimal to hex
I <port>                         ;in port
I <port>,L                       ;in port latch
K <adr>                          ;keep text file to ram
L                                ;down load
L <offset>                       ;down load + offset
M <adr1>,<adr2>,<adr3>           ;move memory
N                                ;clear reg
N  <adr1>,<adr2>                 ;clear memory
O <port>,<hex>                   ;out port
P <adr1>,<adr2>                  ;up load
P <#><HEX NUMBER>                ;select page

Q                                ;quit
R                                ;display reg
R <XX or XX'),<data>             ;get reg pair
R <X or x'),<data>               ;get 1 reg
R <XF>,<1 or 0>                  ;get flag (X= SZHPNC)
S                                ;load example program to ram user
T                                ;step pc
T <adr>                          ;step addr
T <adr>,<count>                  ;nstep
T ,<count>                       ;nstep pc
U                                ;disassembler
U <adr>                          ;unasm to addr
U <N> OR U <N> <adr>             ;unasm no display addr&code
V                                ;display RST
V (-)                            ;del variable all
V (-)<RST>                       ;del RST
V <RST>,<adr>                    ;get RST=XX
V <name internal I/O>,<adr>      ;get addr interrupt internal i/o
V (-) <name internal I/O>        ;del addr interrup internal i/o
Y                                ;yank i/o register
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เนื่องจาก Z80180 อ้าง MEMORY ได้ 1 MBYTE แต่คำสั่งต่างๆที่มีให้ไม่สามารถอ้างเกิน 64 KBYTE จึงใช้เทคนิคในการแบ่งเป็น PAGE ๆ ละ 64K โดย SOFT WARE ของ DEBUG จะ PROGRAM แบ่งเป็น ROM 0-7FFFH และ RAM 8000H-EFFFH ซึ่งเป็นของ USER ในการใช้งาน และส่วน F000-FFFFH จะใช้เป็นที่เก็บ PARAMETER ต่างๆและเป็นส่วน STACK ที่ใช้ร่วมกันทุกๆ PAGE เช่นเดียวกับตำแหน่ง ROM ดังนั้นข้อมูลใน PAGE อื่นจะเชื่อมต่อกันโดยส่วน STACK นี้

3. เนื่องจาก SOFT WARE ของ DEBUG ใช้ INTERRUPT ของ SERIAL CHANEL 1 ทาง RECEIVE จึงทำให้

3.1 เมื่อ DUMP MEMORY หรือ ดูการ DISASSEMBLER เป็นจำนวนมากๆสามารถหยุดการแสดงผลโดย " CONTROL S " และจะให้แสดงผลต่อก็กด KEY ใดๆก็ได้

3.2 เมื่อกด KEY ESC จะทำให้กลับสู่ MAIN PROGRAM คือกลับสู่เครื่องหมาย PROMPT ยกเว้นในขณะใช้ " ? " HELP MANU

3.3 เมื่อกระทำการ RUN โปรแกรมของ USER สามารถทำงานใน FUNCTION อื่นได้อีก คือ

FUNCTION IN (I)
FUNCTION OUT (O)
FUNCTION REGISTOR (R)
FUNCTION YANK I/O (Y)
FUNCTION DISPLAY MEMORY (D)

3.4 ขณะทำ SINGLE STEP สามารถเปลี่ยนแปลงค่า REGISTOR ได้

4. เมื่อมีการตั้งการทำงานของผู้ใช้ โดยให้ RUN โปรแกรมของผู้ใช้ที่เขียนขึ้นเลยเมื่อมีการเปิดเครื่อง (AUTO START) และสามารถออกจาก AUTO START ได้ภายใน 5 วินาที ที่เปิดเครื่อง โดยการกด KEY ใดๆก็ได้บน PC จากนั้นก็ให้เข้าไป CLEAR ADDRESS EFFFH ถ้าไม่ต้องการให้เกิด AUTO START อีกเมื่อเปิดเครื่อง

5. เมื่อต้องการ RUN PROGRAM ที่เขียนขึ้น โดยโปรแกรมที่เขียนขึ้นไม่ให้วน LOOP ต้องมีการหยุดโปรแกรมอาจจะเขียนด้วย HALT หรือ RST 18 H ซึ่ง RST 18 H จะหยุดโปรแกรม โดยการแสดงค่า REGISTOR ส่วน HALT จะทำให้ CPU หยุดทำคำสั่งและจะให้ทำงานต่อก็โดยการกด ESC เพื่อกลับสู่ PROMPT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง A

ทำหน้าที่ 2 อย่างด้วยกันคือ ตาราง ASCII และ MINI ASSEMBLE

รูปแบบ A , A addr

คำอธิบาย A แล้ว ENTER จะแสดงตาราง ASCII

A แล้วตามด้วย ADDRESS จะเป็น MINI ASSEMBLE คือเป็นการใส่ข้อมูลใน RAM ด้วยการเขียนเป็นภาษา ASSEMBLY ซึ่งสะดวกกว่าการใส่ OP CODE ทำให้สะดวกในการทดสอบและลองโปรแกรมไม่ยาวมากนัก เนื่องจากไม่ต้อง COMPLIER เพราะเป็น ONE LINE ASSEMBLER คือ เมื่อ KEY 1 คำสั่ง เมื่อกด ENTER ก็จะถูกแปลเป็น MACHINE CODE ลงใน RAM ตามตำแหน่งที่กำหนด และค่าตำแหน่งจะเพิ่มขึ้นเพื่อเก็บ CODE ของคำสั่งถัดไป ข้อเสีย คือ ไม่สามารถกำหนดค่าหรืออ้าง LABEL ต่างๆที่เป็นตัวแปลได้ เนื่องจากการกระทำทั้งหมดบน PC จึงสามารถไปเขียน ASSEMBLY แบบเต็มรูปแบบใน EDITOR ต่างๆ แล้ว COMPLIER เสร็จแล้วจึง LOAD โปรแกรมนั้นมา RUN ได้ ดังนั้นการ JUMP ต่างๆต้องกำหนด ADDRESS และเมื่อจะออกจากคำสั่งนี้ก็กด ENT หรือ ESC

ตัวอย่าง

```
ET01> A 8000
8000 : LD A , 40
8002 : DEC A
8003 : JR NL , 8002
8005 : <ENT>
ET01> -
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง B (BREAK)

ทำหน้าที่ หยุดโปรแกรมเพื่อ CHECK ค่า REGISTOR ต่างๆซึ่งมีรูปแบบหลายอย่างดังนี้

B	;	DISPLAY ค่า BREAK
B addr	;	ตั้ง ADDRESS ที่จะ BREAK
B addr , loop	;	ตั้ง BREAK พร้อมค่าการวน LOOP ของโปรแกรม
B - addr	;	CLEAR ADDRESS BREAK
B -	;	CLEAK ADDRESS BREAK ทั้งหมด

คำอธิบาย ใช้สำหรับการ TEST โปรแกรมเป็นส่วนๆซึ่งสามารถตั้งการ CHECK ได้ถึง 9 จุด แต่ที่ถาวร คือ การใช้คำสั่ง B ซึ่งสูงสุดคือตั้งจุด BREAK ได้ 8 ตำแหน่ง และถ้ามีการตั้ง BREAK ซ้ำจะมีข้อความบอก ซึ่งการตั้ง BREAK เครื่องจะทำการ SORTING ให้ และจะคงอยู่แม้จะ RESET ก็ตาม ถ้าจะ CLEAR BREAK จะต้องใช้คำสั่งในการ CLEAR ส่วน LOOP BREAK จะเป็นเลข HEX 16 BIT ใช้ TEST โปรแกรมที่ติด LOOP ว่าถูกต้องตามที่กำหนดไหมโดยตำแหน่งที่ตั้ง BREAK LOOP ต้องอยู่ก่อนคำสั่งวน LOOP (JP , JR) ถ้าอยู่ที่คำสั่งวน LOOP (JP , JR) จะไม่สามารถ CHECK LOOP ได้ และเมื่อมีการตั้ง BREAK LOOP แต่จำนวน LOOP ที่ตั้งน้อยกว่าโปรแกรมวนเมื่อกดให้ RUN ต่อจะติด LOOP ไปเรื่อยจนกว่าการ TEST LOOP ของโปรแกรมจริงจะหมดดังนั้นเมื่อตั้ง LOOP โปรแกรมไม่ครบ เมื่อโปรแกรม BREAK ให้ดูค่าแล้ว เมื่อจะ RUN ต่อให้ CLEAR BREAK LOOP นี้ก่อน เมื่อโปรแกรม BREAK แล้วจะ RUN ต่อให้กด <ENT> ส่วน BREAK ในจุดที่ 9 จะอยู่ในส่วนของการ RUN

ตัวอย่าง

```
8000      ;    LD  H , 8
8002      ;    LD  L , 2
8004      ;    MLT  HL
8006      ;    LD  A , 80
8008      ;    DEC  A
8009      ;    JR  NL , 8008

ET01>     B  8002          <ENT>
ET01>     B  8008 , 60     <ENT>
ET01>     B  8004          <ENT>
ET01>     B                <ENT>
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
00      8002      0001
01      8004      0001
02      8006      0060

ET01>       G     8000          <ENT>

  PC   SP   (SP)  IF   IX   IY   AF   BC   DE   HL   AF   BC   DE   HL   SZHPNC
8002 FEA0 0000 0004 0000 0000 0000 0000 0000 0800 0000 0000 0000 0000  000000
                                  <ENT>
  PC   SP   (SP)  IF   IX   IY   AF   BC   DE   HL   AF   BC   DE   HL   SZHPNC
8004 FEA0 0000 0000 0000 0000 0000 0000 0000 0802 0000 0000 0000 0000  000000
                                  <ENT>
  PC   SP   (SP)  IF   IX   IY   AF   BC   DE   HL   AF   BC   DE   HL   SZHPNC
8008 FFEA 0000 0000 0000 0000 2102 0000 0000 0010 0000 0000 0000 0000  000010
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง C

ทำหน้าที่ ใช้ใน 3 หน้าที่ คือ COMPARE , CHANGE และ CHECK RAM

รูปแบบ COMPARE ประกอบไปด้วย COMPARE HEX และ COMPARE BLOCK
โดยมีรูปแบบดังนี้ :-

C start addr , final addr , data ; COMPARE HEX

C start addr , final addr , destination ; COMPARE BLOCK

และเมื่อการ COMPARE ข้อมูลที่ไม่ตรงกันเครื่องก็จะแสดง ADDRESS นั้นให้ทราบ

CHANCE

C start addr , final addr , byte data <space> data change

จะประกอบไปด้วย ADDRESS ที่จะหาข้อมูลที่จะเปลี่ยน BYTE คือ จำนวนข้อมูลที่จะทำการเปลี่ยน DATA คือ ชุดข้อมูลที่จะเปลี่ยนและ DATA CHANGE คือ ข้อมูลที่มาแทนข้อมูลเดิม เมื่อกด ENT เครื่องจะทำการหาและเปลี่ยนให้จากนั้นก็จะบอกจำนวนการเปลี่ยนค่าของชุดข้อมูลในโปรแกรมช่วงนั้นว่าได้เปลี่ยนไปกี่จุด

CHECK RAM

C start addr , final addr

จะทำการ CHECK RAM ตาม ADDRESS ที่กำหนด ถ้า RAM บกพร่องที่ ADDRESS ใด ADDRESS นั้นก็จะค้างที่ DISPLAY รอการกด KEY ใดๆก็ได้ก็จะ CHECK ต่อ และถ้า CHECK เรียบร้อยแล้วค่าใน RAM ตำแหน่งที่ทำการ CHECK จะมีค่าเป็น OOH

ตัวอย่าง COMPARE

ET01> C 8000 , 8200 , 33 <ENT>

เป็นการเปรียบเทียบค่าตั้งแต่ ADDRESS 8000 ถึง 8200 มีค่าเท่ากับ 33 ทั้งหมดไหม

ET01> 8000 , 8200 , 0000 <ENT>

เปรียบเทียบข้อมูลที่อยู่ในช่วง 8000 ถึง 8200 กับข้อมูลใน ADDRESS 0000

CHANGE

```
ADDRESS  8000  :  00  00  33  33  00  00  00  00
         8008  :  33  33  00  55  33  44  00  00
         8010  :  00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง D (DISPLAY)

ทำหน้าที่

D

D addr

D , addr

D start addr , final addr

คำอธิบาย ในกรณีกด D อย่างเดียวเครื่องจะแสดงข้อมูลโดยใช้ ADDRESS ล่าสุดที่จำเอาไว้หรือถ้าใส่ ADDRESS ก็จะแสดงข้อมูลที่ ADDRESS นั้นเป็นจำนวน 128 BYTE หรือถ้ากำหนด START , FINAL ก็จะ DISPLAY ตามช่วงที่กำหนด ซึ่งในกรณีที่ DUMP ข้อมูลมากสามารถหยุดการ DISPLAY ได้โดยกด CONTROL S และจะดูต่อก็กด KEY ใดๆก็ได้

ตัวอย่าง

```
ET01>    D  0000

0000 AF 3D 00 20 FC C3 F7 00 - C3 F8 03 00 00 00 00 00 .=. ..............
0010 FE 80 D8 FE A0 D0 18 58 - C3 EB 03 00 00 00 00 00 .......X........
0020 E5 2A BF FF C3 95 03 00 - E5 2A C1 FF C3 95 03 00 .*.......*......
0030 E5 2A C3 FF C3 95 03 00 - E5 2A C5 FF C3 87 00 00 .*.......*......
0040 8F 00 9C 00 A9 00 B6 00 - C3 00 D0 00 DD 00 EA 00 ................
0050 16 38 00 00 00 00 00 00 - 00 00 00 00 00 00 00 00 .8..............
0060 00 00 00 00 00 00 E5 2A - BD FF C3 95 03 00 00 00 .......*........
0070 E5 F5 C5 D6 80 47 0E 02 - 21 C8 43 CD 0A 36 4E 23 .....G..!.C..6N#
ET01>
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ET01>    C   8000 , 800F , 2   33 , 33 , 56 , 78      <ENT>
         02
ET01>    -
```

ตอนนี้ที่ ADDRESS 8002 จะมีค่า 56 , 8003 จะมีค่า 78 และ 8008 , 8009 จะเป็น 56 , 78

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง E

ทำหน้าที่ แบ่งเป็น ENTER และ EDIT ส่วนของ ENTER ใช้สำหรับป้อนข้อมูลลงใน MEMORY EDIT ใช้ในการเพิ่มเติมโปรแกรมหรือลดตำแหน่งโปรแกรม ซึ่งจะมีประโยชน์มาก เช่น เราเขียนโปรแกรมโดย ASSEMBLE จนเสร็จแล้วเกิดตกคำสั่งไป 1 BYTE EDIT จะช่วยให้ไม่ต้องเขียนโปรแกรมใหม่

รูปแบบ

```
E        ;  ENTER ตามค่า ADDRESS ล่าสุดที่จำเอาไว้
E  addr  ;
E  start addr , final addr , + byte
```

คำอธิบาย ENTER ป้อนข้อมูลเป็นเลข HEX ลงใน ADDRESS ที่กำหนด เมื่อใช้คำสั่งนี้เครื่องจะแสดงค่า ADDRESS พร้อมทั้งค่าข้อมูลเดิมที่มีอยู่และเมื่อใช้ป้อนข้อมูลยังไม่ครบ BYTE เกิดผิดผลาดสามารถใช้ BLACK SKIP ไปลบได้และถ้าเกิดป้อนข้อมูล BYTE นั้นผิดผลาดก็สามารถ DECRESS MENT ไปแก้ไขได้โดยกด - และถ้าไม่ป้อนข้อมูลกด ENT ก็จะเป็นการ INC ADDRESS

EDIT จำนวน BYTE ที่จะ INSERT หรือ DELETE โปรแกรมในช่วงนั้นใช้เป็นเลขฐาน 10 คือ 1-99 BYTE โดยเครื่องหมาย + คือ การ INSERT ส่วน - หมายถึง DELETE

ตัวอย่าง

```
ET01>   E  8000
        8000   3E   06
        8001   75   75
        กด  ESC
ET01>
ADDRESS   8000  :  3E  06  03  02  3E  01  D3  01
          8008  :  C3  00  80  11  11  11  11  11
ต้องการ INSERT ข้อมูลจำนวน 2 BYTE ที่ ADDRESS  8002
ET01>     E   8002 , 800A , +2          <ENT>
ET01>
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ DISPLAY ข้อมูลจะได้เป็น

```
8000 : 3F 06 00 00 D3 02 3E 01
8008 : D3 01 C3 00 80 11 11 11
```

และเมื่อจะ DELETE ADDRESS 8002 และ 8003

```
ET01>     E 8003 , 800C , -2
```

ข้อมูลจะเป็นเมื่อตอนเริ่มแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง F

ทำหน้าที่ แบ่งเป็น FILL และ FIND โดย FILL สำหรับใส่ข้อมูลลงใน MEMORY ส่วน FIND หาข้อมูลใน MEMORY

รูปแบบ

```
F  start addr , final addr , HEX                    ;  FILL
F  start addr , final addr <space> byte , data      ;  FIND
```

คำอธิบาย

FILL นำข้อมูล HEX ใดๆ 1 BYTE ใส่ลงใน MEMORY ตามช่วงที่กำหนด

FIND ทำการหาข้อมูลในช่วง ADDRESS ที่กำหนดโดยกำหนดความยาวของข้อมูลที่จะหาได้สูงสุด 9 BYTE

ตัวอย่าง

FILL

```
ETO1>    F  8000 , 8100 , 77        <ENT>
```

ตอนนี้ในตำแหน่ง 8000 ถึง 8100 จะมีค่า 77

FIND

สมมุติว่าตอนนี้เราป้อนข้อมูลในตำแหน่ง 8005 เป็น 66 และ 8010 เป็น 66

```
ETO1>    F  8000 , 8100  2 , 66 , 77    <ENT>
         8005  8010
ETO1>
```

เครื่องจะแสดง ADDRESS ที่ข้อมูลตรงกับ DATA ที่หาให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง G (GO)

ทำหน้าที่ RUN โปรแกรมที่ผู้ใช้เขียนขึ้น ซึ่งมีรูปแบบ ดังนี้

```
G    <ENT>          ;  RUN ตาม PC ที่ชี้อยู่ขณะนั้น
G  addr  <ENT>      ;  RUN จาก ADDRESS ที่กำหนด
G , addr            ;  RUN จาก PC ถึง ADDRESS ที่กำหนด
G  addr1 , addr2    ;  RUN จาก ADDRESS1 ถึง ADDRESS2
```

คำอธิบาย ใช้ในการกระโดดไปทำงานตามโปรแกรมที่กำหนดโดย PC หรือ ADDRESS และสามารถกำหนดว่าจะให้ RUN โปรแกรมจากไหนถึงไหนนั่นก็คือ การ BREAK ต่อจากการตั้ง BREAK ที่มีทั้งหมด 8 จุด ที่เคยกล่าวถึงในคำสั่ง B เมื่อรวมกับ RUN จึงกล่าวได้ว่าตั้ง BREAK สูงสุดได้ 9 จุด แต่การตั้งการ RUN จาก ADDRESS ที่ 1 ถึง ADDRESS ที่ 2 เป็นการตั้ง BREAK เมื่อใช้คำสั่ง RUN เท่านั้น เมื่อออกจาก RUN ค่า BREAK นี้จะถูก CLEAR ซึ่งต่างจากคำสั่ง BREAK ที่จะฝังตัวจนกว่าจะใช้คำสั่ง CLEAR ในการกระโดดไปทำงานตามโปรแกรมนั้น เครื่องจะทำการ LOAD เอาค่า REGISTOR ต่างๆที่จำไว้เข้าในตัว CPU และเมื่อโปรแกรมที่ RUN เกิดถูกการ BREAK ขึ้น เมื่อจะให้ RUN ต่อก็ให้กด KEY <ENT> และเมื่อการ RUN ๆมาเจอคำสั่ง RST ต่างๆ 20H , 28H , 30H และการ INTERRUPT จาก CHIP ภายในต่างๆถ้าไม่มีการกำหนด ADDRESS เครื่องจะไม่ทำการ RUN ให้ และจะแจ้งข้อความให้ทราบ

ในขณะ RUN อยู่สามารถใช้คำสั่งต่างๆได้อีก 4 คำสั่ง คือ

- คำสั่ง I (INPUT) ตามรูปแบบคำสั่ง I
- คำสั่ง O (OUTPUT) ตามรูปแบบคำสั่ง O
- คำสั่ง R (REGISTOR) ใช้ดู REGISTOR ได้อย่างเดียว โดยกด R อย่างเดียวไม่ต้องมี ENTER
- คำสั่ง Y (YANK I/O) ใช้ดูค่า I/O ภายในโดยไม่ต้องกด <ENT>
- คำสั่ง D (DISPLAY) ตามรูปแบบคำสั่ง D แต่เมื่อกด ESC จะออกไปเลย คือ ไม่สามารถกลับมา RUN ต่อได้ทุกอย่างยังเหมือนใช้คำสั่ง D คือ กด CONTROL S ได้

ซึ่งทั้ง 4 คำสั่ง จะไม่ทำให้โปรแกรมที่ RUN อยู่เสีย เว้นแต่คำสั่ง D เมื่อใช้ ESC จะทำให้โปรแกรมที่กำลัง RUN อยู่เสียเพราะจะกลับสู่ MAIN PROGRAM เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง H (HEX MATCH)

ทำหน้าที่ ใช้สำหรับคำนวณค่าต่างๆแปลงเลขฐาน 10 และ 16 (HEX)

รูปแบบ

H	NUMBER (HEX) , NUMBER (HEX)	;	ใช้คำนวณ + - x และ /
H	$ NUMBER (HEX)	;	เปลี่ยนเลข HEX เป็น DECIMAL
H	NUMBER (DECIMAL)	;	เปลี่ยนเลข DECIMAL เป็น HEX

คำอธิบาย ในกรณีใช้ในการคำนวณ NUMBER (HEX) ค่าแรกควรมากกว่า NUMBER (HEX) ค่าสองและในทางกลับกันผู้ใช้ต้องเป็นผู้รู้เองในกรณีให้ค่าแรกน้อยกว่าค่าสอง ซึ่งจริงแล้วการกระทำนี้จะเป็นการดูค่าลบ ซึ่งการคำนวณนี้จะเป็นการคำนวณแบบ 20 BIT

เช่น
```
        H   FFFFF , 8          <ENT>
  SUM   DIFF   PRODUCT   QUOTIENT
100007 0FFFF7 7FFFF8   01FFFF , 000007
```

และถ้าเป็น
```
        H   1 , 2              <ENT>
  SUM   DIFF     PRODUCT   QUOTIENT
  03  01FFFFFF     02     00.000001
```

ในกรณีเราต้องการดูค่าของ -1 ก็ดูที่ D1FF และถ้าเป็น -3 ก็เพียงเปลี่ยนจาก 2 เป็น 4

ส่วน
```
H $ 1234  จะเปลี่ยนเลข HEX 20 BIT เป็นเลข DECIMAL
HEX TO DEC
4660
```

และ
```
H 4660    จะเปลี่ยนเลข DECIMAL เป็น HEX 20 BIT
DEC TO HEX
1234H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง I (INPUT)

ทำหน้าที่ สำหรับอ่านข้อมูลจาก PORT

รูปแบบ I PORT

I PORT , L

คำอธิบาย ใช้ในการรับข้อมูลจาก PORT ตามหมายเลข PORT ที่กำหนด โดยเครื่องจะแสดงค่าที่รับได้ในขณะนั้นแสดงที่ DISPLAY และเมื่อมี L ต่อท้ายจะเป็นการ INPORT แบบ LATCH คือ จะแสดงค่า INPUT ที่รับเข้ามาแสดงที่ DISPLAY ค้างไว้จนกว่าข้อมูลที่ IN เข้ามาเปลี่ยนก็แสดงค่าใหม่นั้น การออกจาก IN แบบ LATCH นี้ให้กด ESC ในกรณีที่เราจะ CHECK CODE KEY ที่เป็นรหัส ASCII ก็ได้ โดย IN LATCH ที่ PORT DATA ของ SERIAL PORT CHANEL 1 (09H) ซึ่งจะทำให้ได้ตัวอักษรที่กดและค่า ASCII โดยการกดซ้ำกัน 2 ครั้ง ซึ่งครั้งแรกจะได้ตัวอักษรและครั้งที่ 2 จะได้รหัส ASCII

ตัวอย่าง

```
ET01>    I  1080      <ENT>
         DF
ET01>
```

นั่นก็หมายถึง ทำการอ่านข้อมูลจาก PORT 1080 ซึ่งได้ค่า DF หรือ

```
ET01>    I   9 , L    <ENT>
         OD  A41
```

และนี่ก็คือการ INPORT แบบ LATCH ที่ ASCI CHANEL 1 พอเรากด <ENT> ก็จะได้ค่า OD และเมื่อกด A ครั้งแรกจะได้อักษร A และเมื่อกด A อีกครั้งก็จะได้ 41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง K (KEEP TEXT FILE)

ทำหน้าที่ รับข้อมูลที่เป็น TEXT FILE

รูปแบบ K addr

คำอธิบาย จะใช้รับข้อมูลที่เป็น TEXT FILE มาเก็บไว้ใน RAM บน BOARD Z80180 โดย TEXT FILE หรือข้อมูลที่เป็นอักษรข้อความต่างๆซึ่งอาจจะเขียนจาก EDITOR ใดๆก็ได้ เช่น SIDE KIK , TURBO PASCAL DEBASE ฯลฯ

ตัวอย่าง

ET01> K 9000 <ENT>

LOADING ACTIVE WHEN PG UP , 4 (ASCII) , TEXT FILE

ซึ่งเมื่อขึ้นข้อความนี้แล้วก็ให้ใช้ FUNCTION ของ PROCOM ส่งข้อมูลลงมาบน BOARD โดยการกด PG UP และ 4 ซึ่งเป็น ASCII จากนั้น PROCOM ก็จะให้ใส่ชื่อ FILE ที่จะส่ง เมื่อเรียบร้อยแล้วกด <ENT> TEXT FILE ก็จะถูก LOAD ลงมายัง RAM แต่ถ้าจะยกเลิกให้กด KEY ใดก็ได้หรือ ESC รอสักครู่ก็จะมีเครื่องหมาย PRMPT ขึ้นมาแสดงให้

ET01>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง L (LOAD)

ทำหน้าที่ สำหรับการ DOWN LOAD ข้อมูลจาก PC ลงบน BOARD

รูปแบบ L

L addr (offset)

คำอธิบาย ข้อมูลที่จะ DOWM LOAD ลงมาจะต้องเป็น INTEL HEX FORMAT ดังรูป

```
INTEL HEX FORMAT
      INTEL 8  BINARY (8 BIT FORMAT)
     : NNAAAARRHHHHHHHHHHHHHHCCTT
   : = RECORD START CHARACTER
  NN = BYTE COUNT(HEX)
AAAA = ADDRESS OF FIRST BYTE (HEX)
RR   = RECORD TYPE (HEX,00 EXCEPT FOR LAST RECORD WHICH IS 01)
CC   = CHECK SUM (HEX)
TT   = LINE TERMINATOR (CARRIAGE RETURN, LINE FEED)
      SUM = BYTE_COUNT + ADDRESS_HI + ADDRESS_LO + RECORD_BYTE
          + (SUM OF DATA BYTE)
      CHECKSUM = ((- SUM) AND FFH))
```

ในกรณีกด L อย่างเดียว ข้อมูลที่ DOWN LOAD ลงมาจะมาลง RAM ตามที่ ORIGIN ไว้ที่โปรแกรม ในกรณีที่ใส่ ADDRESS ก็จะเป็นการ OFFSET ค่าที่จะให้โปรแกรมที่ DOWN LOAD ลงมาที่ RAM เช่น ORIGIN PROGRAM ที่ 8000H

ตัวอย่าง ET01> L 1000 <ENT>

LOADING ACTIVE WHEN PG UP , 4 (ASCII) , INTEL HEX FILE

เมื่อหน้าจอแสดงข้อความให้กด PAGE UP ซึ่งเป็น FUNCTION ของโปรแกรม PROCOMM จากนั้นให้เลือกเบอร์ 4 (ASCII) แล้วก็ใส่ชื่อ INTEL HEX FILE เมื่อเรียบร้อยกด <ENT> ข้อมูลจะถูก LOAD จนจบ FILE และขึ้นคำว่า " 9000 OK " นั่นก็หมายความว่าข้อมูลได้ถูกถ่ายลงมาบน BOARD เรียบร้อยแล้วที่ ADDRESS 9000H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง M (MOVE)

ทำหน้าที่ สำหรับการ COPY ข้อมูลเป็น BLOCK ๆ

รูปแบบ M start addr , final addr , destination

คำอธิบาย ใช้ในการ COPY ข้อมูลจากส่วนหนึ่งไปอีกส่วนหนึ่ง โดยสามารถ COPY เป็น BOLCK ๆ ละ 64K BYTE ภายในพื้นที่ 1 MBYTE ตำแหน่งที่อ้างถึงในการ COPY จาก SOURCE ไปยัง DESTINATION ด้วยตำแหน่งจริงทาง HARD WARE ลักษณะการย้ายข้อมูลใช้วิธีการ DMA จึงมีความเร็วมาก

ตัวอย่าง ET01> M 18000 , 19000 , 8000 <ENT>
ก็จะเป็นการ COPY ข้อมูลในตำแหน่ง 18000 (8000H ใน PAGE 3 " ET03> ") ถึง 19000H ไปยัง ADDRESS 8000H

หมายเหตุ การใช้คำสั่ง MOVE นี้ จะไม่คำนึงถึง PAGE เพราะฉะนั้นเวลาทำการ COPY ข้อมูลต้องคำนึงถึง ADDRESS จริง ที่กำลังทำอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง N (NEW)

ทำหน้าที่ สำหรับ CLEAR ข้อมูล คือ REGISTOR หรือ RAM ก็ได้

รูปแบบ

```
N                          ;     CLEAR REGISTOR
N START , FINAL ADDR       ;     CLEAR RAM
```

คำอธิบาย สำหรับการ CLEAR ค่า REGISTOR ทั้งหมดให้เป็น 0 และค่าใน PC กับ SP จะเท่ากับค่า DEFAULT คือ

PC = 8000H

SP = FEA0H

ส่วนการ CLEAR RAM ก็จะใส่ 0 ไปยังช่วง ADDRESS ที่กำหนด

ตัวอย่าง

```
ET01>   N
ET01>   N 8000 , 8200
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง O (OUTPUT)

ทำหน้าที่ สำหรับการส่งข้อมูลไปยัง PORT

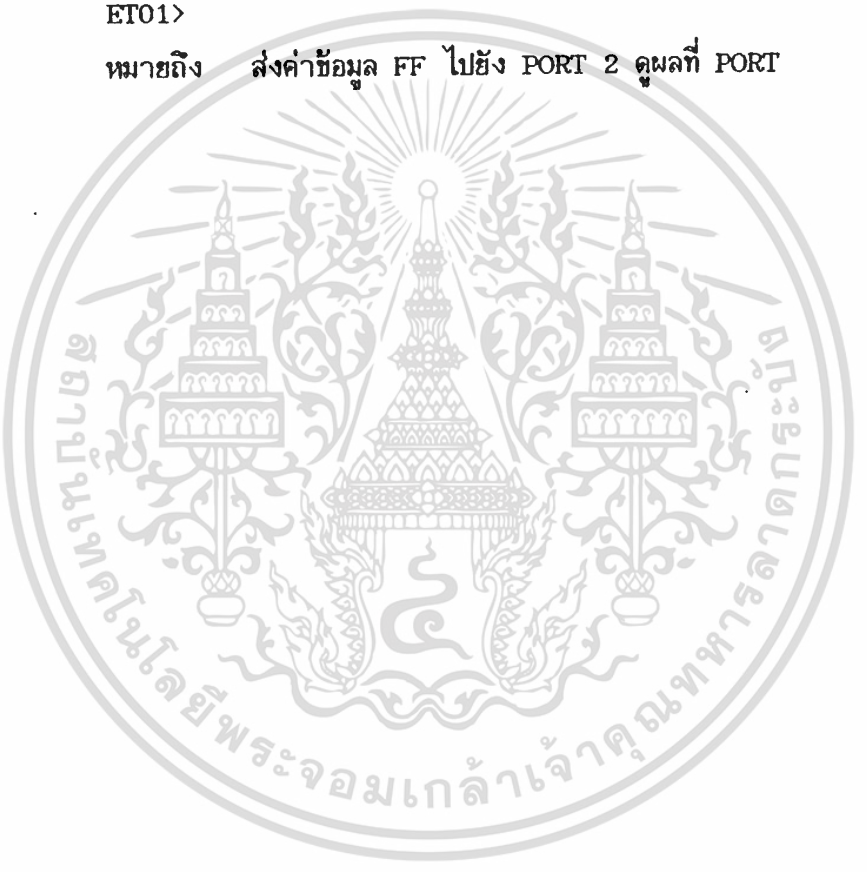
รูปแบบ O PORT , HEX

คำอธิบาย PORT คือ เบอร์ PORT ที่กำหนด และ HEX คือ ข้อมูลที่ต้องการส่งออกไป

ตัวอย่าง

```
ET01>    O   2 , FF          <ENT>
ET01>
```

หมายถึง ส่งค่าข้อมูล FF ไปยัง PORT 2 ดูผลที่ PORT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง P (PUNCH FOR UP LOAD) , (PAGE SELECT)

ทำหน้าที่ สำหรับการ UP LOAD ข้อมูลจาก BOARD ไปยัง PC และเลือก PAGE ในการใช้งาน

รูปแบบ

```
P  start addr , final addr      ;   UP LOAD
P  # NUMBER (HEX)               ;   PAGE SELECT
```

คำอธิบาย จะทำการนำข้อมูลที่กำหนดจาก START ADDRESS ถึง FINAL ADDRESS ขึ้นไปเก็บเป็น FILE บน PC ในรูปแบบของ INTEL HEX FORMAT ในกรณี SAVE เป็น FILE ต้องใช้ FUNCTION บน PROCOMM ด้วย

ตัวอย่าง

```
ET01>   P   8000 , 8100          <ENT>
```

ACTIVE WHEN PG DN , 4 (ASCII) , FILE SAVE , STRICK ANY KEY เมื่อมีข้อความขึ้นก็จะเป็นการรอการกด KEY ซึ่งถ้า KEY ที่กดไม่ใช่ FUNCTION ของ PROCOMM ข้อมูลในตำแหน่ง 8000 , 8100 (ใน PAGE 1) ก็จะแสดงที่ DISPLAY อย่างเดียว ซึ่งอาจจะออกได้ด้วย ESC หรือหยุดดูได้ " CONTROL S " แต่ถ้าเป็น FUNCTION ของ PROCOMM ก็จะเข้าสู่การเก็บข้อมูลในตำแหน่งที่กำหนดลงเป็น FILE โดย KEY PG DN จากนั้นก็เลือกเบอร์ 4 (ASCII) ซึ่งตอนนี้ PROCOMM ก็จะให้ใส่ชื่อ FILE สำหรับที่จะ SAVE เมื่อกด ENTER PROGRAM ในการ UP LOAD ก็รอให้กด KEY ใดๆก็ได้ เมื่อนั้นข้อมูลใน ADDRESS 8000H ถึง 8100 จะถูกเก็บลงเป็น FILE จนเครื่องแสดงเครื่องหมาย PROMPT อีกครั้ง หมายความว่า ข้อมูลถูกส่งไปยัง PC เรียบร้อยแล้ว จากนั้นให้กด KEY " ESC " เพื่อไม่ให้มีการเก็บข้อมูลลง FILE อีก

คำอธิบาย การ SELECT PAGE เป็นการเลือก RAM ของ USER ว่าจะใช้ RAM เก็บข้อมูลใน ADDRESS ไหน ในกรณีมีโปรแกรมหรือข้อมูลมากๆและส่วนที่ใช้ในการส่งผ่าน PARAMETER F000-FFFFH ซึ่งเป็นส่วน STACK และพื้นที่ว่าง ส่วน RAM จะกำหนดไว้ที่ 8000-EFFF ที่เหลือจะเป็นของ ROM MONITOR 0000-7FFFH และเมื่อมีการย้ายไปที่ PAGE อื่นๆก็จะมี 2 ส่วนที่ตามไปด้วย คือ ส่วน ROM และ STACK ซึ่งคงที่ ส่วนที่เปลี่ยน คือ ของ USER (8000-EFFF) ซึ่งเวลาเรียกใช้งานยังเป็นตำแหน่งเดียวกัน คือ 8000-EFFF แต่ข้อมูลที่กระทำจริงจะลงใน RAM ตามตำแหน่ง PAGE นั้น คือ ตำแหน่ง PAGE X 8000H เช่น

PAGE 0 เพราะฉะนั้นข้อมูล USER คือ ADDRESS 0

PAGE 1 ข้อมูล USER คือ ADDRESS 8000H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง

```
ET01>              ;   ตอนนี้ RAM ที่ใช้งาน คือ  8000H
ET01>  P # 4           <ENT>
ET04>              ;   RAM ที่อ้างถึงตอนนี้ คือ 20000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง . Q (QUIT)

ทำหน้าที่ สำหรับการออกจากโปรแกรม DEBUG

รูปแบบ Q <ENT>

คำอธิบาย ใช้ในการออกจากโปรแกรม DEBUG ซึ่งจะทำให้ CPU อยู่ใน SYSTEM STOP MODE คือ หยุดทำคำสั่งและ I/O ภายในหยุดทำงานทั้งหมด และยังทำให้ CPU ใช้กำลังงานน้อยที่สุดอีกด้วย จึงทำให้ ถ้าต่อ BATTARY BACK UP RAM ไว้ จะทำให้ข้อมูลไม่สูญหายในขณะนำ SUPPLY ออกจาก BOARD ซึ่งในกรณี BOARD ทดลองนี้จะมี BACK UP RAM ที่ PAGE 1 เพราะ BOARD มีที่ให้ต่อ BATTARY BACK UP ไว้ และเมื่อจ่ายไฟให้ใหม่ก็จะเหมือนกับการเปิดเครื่องครั้งแรก และจะ CHECK ว่าข้อมูลยังถูกต้องอยู่หรือเปล่า ถ้าข้อมูลถูกต้องไม่สูญหายก็จะขึ้นคำว่า CHECK SUM OK พร้อมเสียง BEEP ถึงแม้ว่าถ้ามีการต่อ BATTARY BACK UP RAM ไว้แล้วดึงแหล่งจ่ายไฟออกโดยไม่ผ่านคำสั่ง Q โอกาสที่ข้อมูลจะสูญหายเป็นบาง BYTE ก็ยังมี เพราะ CPU ยังทำงานและ RUN คำสั่งใน MONITOR อยู่ และเนื่องด้วย RAM ไม่มีการต่อ WRITE PROTECT ไว้ ดังนั้นจึงควรออกจาก DEBUG ด้วยคำสั่ง Q ถ้าต้อง BACK UP ข้อมูลของ RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง R (REGISTOR)

ทำหน้าที่ สำหรับการกำหนดและดูค่า REGISTOR

รูปแบบ R REG , VALUE

คำอธิบาย ในกรณีกด R อย่างเดียวจะเป็นการดูค่า REGISTOR แต่ถ้าใส่ค่า REG จะเป็นการกำหนดค่า REGISTOR โดยค่าใน VALUE ค่า REGISTOR จะแบ่งได้เป็น

1) ประเภท 16 BIT

PC , SP , IF (ค่า I และ IFF โดย IFF จะสนใจเฉพาะ BIT ที่ 2 เท่านั้น)

IX , IY , AF , BC , DE , HL , AF , BC , DE , HL

2) ประเภท 8 BIT

I , F , A , B , C , D , E , H , L , F , A , B , C , D

E , H , L

3) ประเภท FLAG

SF , ZF , HF , PF , NF , CF

(ค่า VALUE ของ FLAG จะเป็นได้เฉพาะ 0 กับ 1 เท่านั้น)

ตัวอย่าง

```
ET01>   R   HL , 1234      ;   กำหนดให้ HL = 1234
ET01>   R   CF , 1         ;   กำหนดให้ CARRY FLAG = 1
ET01>   R   A , 3          ;   กำหนดให้ A = 3
ET01>   R

 PC   SP   (SP)  IF   IX   IY   AF   BC   DE   HL  AF'  BC'  DE'  HL'  SZHPNC
8000 FEA0 0000 0000 0000 0000 0301 0000 0000 1234 FFFF 00FF 0006 FF6A 000001
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง S (SHOW EXAMPLE PROGRAM)

ทำหน้าที่ โหลดโปรแกรมตัวอย่างใน MONITOR มาไว้ยัง RAM USER

คำอธิบาย ใช้สำหรับเลือกโปรแกรมตัวอย่าง 1 โปรแกรมในตัวอย่างทั้งหมด 8 โปรแกรมที่อยู่ในส่วนของ ROM MONITOR มายัง RAM USER ในตำแหน่ง 8000H ซึ่งทำให้ผู้ใช้สะดวกขึ้นไม่ต้องเสียเวลาในการ KEY โปรแกรมทดลอง โดยโปรแกรมจะขึ้น MENU ให้ผู้ใช้เลือก NUMBER ของโปรแกรมที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง T (TRACE)

ทำหน้าที่ สำหรับกำหนดค่าการ SINGLE STEP

รูปแบบ

```
T                ; ONE STEP ตาม PC
T addr           ; ONE STEP ตาม ADDRESS
T , count        ; STEP เริ่มต้นตามตำแหน่ง PC เป็นจำนวนครั้งตามค่า COUNT
T addr , count   ; STEP ตาม ADDRESS ที่ตั้งเป็นจำนวนครั้งของคำสั่งตามค่า
                   COUNT
```

คำอธิบาย ใช้สำหรับทดสอบโปรแกรม โดยสามารถตั้งจำนวนการ STEP ใน 1 ครั้งว่าจะให้ทำได้ครั้งละกี่คำสั่ง คือ จาก 1-OFFFFH คำสั่ง โดยการเลือก T ตาม FORMAT ซึ่งจะแสดงคำสั่งและค่า REGISTOR ที่มีผลต่อคำสั่งที่กระทำนั้นว่ามีการเปลี่ยนแปลงอย่างไรบ้าง และเมื่อกระทำต่อให้กด ENTER และถ้าเป็นโปรแกรมที่ติด LOOP สามารถใช้คำสั่ง R แก้ไขค่า REGISTOR ในการ TEST โปรแกรมได้ โดยคำสั่ง R จะไม่สามารถใช้คำสั่งดู REGISTOR ได้ นอกจากแก้ไขและถ้าโปรแกรมที่ทำ STEP เริ่มแรกเป็น ROM เครื่องจะไม่ทำ STEP ให้ และมีข้อความ MEMORY PROTECT แต่ถ้าโปรแกรมใน RAM ที่เราทำ STEP มีการ CALL เข้าไปในโปรแกรมส่วนที่เป็น ROM หรือ RAM ที่ PROTECT ไว้ เครื่องจะไม่เข้าไป STEP ในจุดนั้นๆ แต่จะไป RUN ผลในโปรแกรมนั้นเลย และจะมาหยุดที่คำสั่งถัดไปใน RAM (ถัดจากคำสั่ง CALL) และถ้าเป็นการ STEP ในคำสั่ง RST ต่างๆเนื่องจากตำแหน่ง RESTART จะอยู่ใน ROM แต่ถ้าเราตั้งตำแหน่ง RST ไว้ใน RAM การ STEP จะตามเข้าไปยัง ADDRESS นั้นๆด้วย แต่ถ้าเป็นใน ROM ก็จะไป RUN ผลเช่นเดียวกับที่กล่าวมา

ตัวอย่าง

```
ET01>T 8000
8000 26 05          LD   H,05H

 PC   SP  (SP)  IF   IX   IY   AF   BC   DE   HL  AF'  BC'  DE'  HL'  SZHPNC
8002 FEA0 0000 0004 0000 0000 0500 0000 0000 050A 0000 0000 0000 0000 000000
>STEP

8002 2E 02          LD   L,02H

 PC   SP  (SP)  IF   IX   IY   AF   BC   DE   HL  AF'  BC'  DE'  HL'  SZHPNC
8004 FEA0 0000 0000 0000 0000 0500 0000 0000 0502 0000 0000 0000 0000 000000
>STEP

8004 ED 6C          MLT  HL

 PC   SP  (SP)  IF   IX   IY   AF   BC   DE   HL  AF'  BC'  DE'  HL'  SZHPNC
8006 FEA0 0000 0000 0000 0000 0500 0000 0000 000A 0000 0000 0000 0000 000000
>STEP
```

เอกสารนี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง U (UNASSEMBLER)

ทำหน้าที่ สำหรับทำการ UNASSEMBLER หรือ DISASSEMBLER

รูปแบบ

```
U                                  ; DISASSEM ตาม ADDRESS ล่าสุดที่จำเอาไว้ 16 BYTE
U addr.                            ; DISASSEM ตาม ADDRESS ที่กำหนด
U N                                ; DISASSEM ตาม ADDRESS ล่าสุดที่จำเอาไว้เฉพาะ MNEMONIC 16 BYTE
U start addr , final addr          ; DISASSEM จาก ADDRESS START ถึง FINAL
U N , start addr , final addr      ; DISASSEM จาก ADDRESS START ถึง FINAL เฉพาะ MNEMONIC
```

คำอธิบาย ในกรณีกด U อย่างเดียวจะ DISASSEMBLER โดยแสดง ADDRESS OPCODE และ MNEMONIC เป็นจำนวน 16 BYTE และถ้ามี N ต่อจะเป็นการไม่แสดง ADDRESS และ OPCODE และถ้ากำหนดช่วง DISASSEMBLER ก็จะแสดงจนจบช่วง ซึ่งถ้ายาวๆเราสามารถหยุดดูได้โดยกด CONTROL S และจะให้แสดงผลต่อก็กด KEY ใดๆก็ได้ ในกรณีที่จะเก็บการ DISASSEM ลง FILE เพื่อใช้แก้ไขปรับปรุงโปรแกรมก็สามารถทำได้ด้วย FUNCTION ของ PROCOM ดังนี้

ตัวอย่าง

```
ET01> U N , 0000 , 0100 ;
```

ก่อนกด ENTER ให้กด ALT F1 เพื่อเป็นการเก็บสิ่งที่จะเกิดขึ้นบนจอต่อไปลง FILE PROCOM ก็จะให้ใส่ชื่อ FILE เมื่อเรียบร้อยกด ENTER ตัวแสดงสถานะบรรทัดล่างจะบอกว่า LOGON จากนั้นกด ENTER อีกทีตอนนี้โปรแกรมจะ DISASSEM ตำแหน่ง 0000 ถึง 0100 DISPLAY ที่จอพร้อมกับ SAVE สิ่งเหล่านั้นลง FILE จนกระทั่งเครื่องแสดงเครื่องหมาย PROMPT อีกที ให้กด ALT F1 อีกที เพื่อ LOG CLOSED ไม่ให้สิ่งต่างๆที่เกิดขึ้นลง FILE ได้อีก

```
ET01>
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง V (VARIABLE)

ทำหน้าที่ สำหรับกำหนด RST , INTERRUPT ภายในและภายนอก

รูปแบบ V VAR , VALUE

คำอธิบาย ใช้กำหนดค่า ADDRESS สำหรับการ RESTART , INTERRUPT ทั้งภายในและภายนอก กรณีที่ไม่ใส่ค่า VAR และ VALUE จะเป็นการแสดงค่าที่กำหนดไว้แล้ว แต่ถ้ากำหนด VAR ก็จะเป็นการ SET ค่าใหม่ โดยค่า VAR จะเป็นได้ คือ 20 , 28 , 30 , 38 , 66 , INT 1 , INT 2 , PRT 0 , PRT 1 , DMA 0 , DMA 1 , CSIO ASCI (CHANEL 0) ส่วน VALUE ก็คือ ค่า ADDRESS ที่มีโปรแกรมที่ใช้ RST หรือ INTERRUPT และถ้ามีเครื่องหมาย - ก็จะเป็นการ CLEAR ADDRESS ที่ใช้ RST หรือ INTERRUPT ด้วยรูปแบบ ดังนี้ :-

```
V                ; DISPLAY
V  var , value   ; SET ADDRESS ของ RST หรือ INTERRUPT
V  - var         ; CLEAR ADDRESS ที่ใช้ RST หรือ INTERRUPT
V  -             ; CLEAR ADDRESS ที่ตั้ง RST กับ INT ทั้งหมด
```

ตัวอย่าง

```
ET01>   V   28 , 8000          <ENT>
ET01>   V   PRT 0 , 8300       <ENT>
ET01>   V                      <ENT>
        28H     8000
        PRT 0   8300
ET01>   V   - 28               <ENT>
ET01>   V                      <ENT>
        PRT 0   8300
ET01>
```

จากตัวอย่างนั่นก็คือ เมื่อ TIMER CHANEL 0 เกิด INTERRUPT ขึ้นก็จะกระโดดไปทำโปรแกรมในตำแหน่ง 8300 นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณี ผู้ใช้จะใส่ตำแหน่ง ADDRESS ของการ RESTART หรือ INTERRUPT ไว้ในการเขียนโปรแกรมเลย โดยไม่ต้องใช้ FUNCTION V ก็ให้ใส่ค่า ADDRESS ในตำแหน่งดังต่อไปนี้ :-

	ADDRESS
RST 20 H	OFFBFH
RST 28 H	OFFC1H
RST 30 H	OFFC3H
RST 38 H	OFFC5H
NMI 66 H	OFFBDH
INT 1	OFFC7H
INT 2	OFFC9H
PRT 0	OFFCBH
PRT 1	OFFCDH
DMA 1	OFFCFH
DMA 0	OFFD1H
CSIO	OFFD3H
ASCI	OFFD5H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปส่วนสำคัญ

1) การกำหนดตำแหน่งสำหรับการ INTERRUPT จากส่วนต่างๆอาทิ เช่น INTERRUPT 38 TIMER นอกจากใช้ FUNCTION V แล้วเมื่อเราเขียนโปรแกรม อาจจะไม่สะดวกสำหรับการที่ต้องจำตำแหน่งที่จะต้อง INTERRUPT เราสามารถใส่ตำแหน่งที่จะให้ไปทำโปรแกรม INTERRUPT ไว้ยังตำแหน่ง ADDRESS ที่กำหนดไว้ให้ ดังค่า ADDRESS ในหน้าการใช้ FUNCTION V

2) เมื่อต้องการให้เมื่อมีการเปิดเครื่องแล้วไป RUN โปรแกรมที่เขียนขึ้นเลย โดยไม่ต้องมารอการรับ KEY หรือ DISPLAY บนเครื่องคอมพิวเตอร์ IBM ก็โดยการใส่ CODE 0A3H ที่ตำแหน่ง 0EFFFH (เรียน AUTO RUN)

3) เมื่อต้องการออกจาก AUTO RUN ก็เพียงแต่ต่อสาย SERIAL CHANEL 1 เข้ากับเครื่อง COMPUTER ถ้าโปรแกรมของผู้ใช้ที่เขียนขึ้นไม่มีการ DI หรือ DISABLE INTERRUPT FLAG RECEIVE ของ ASCI CHANEL 1 ก็กด KEY " ESC " หรือ KEY ใดๆก็ได้ แต่ถ้ามีการ DI ดังที่กล่าวมาแล้ว ก็ทำได้โดยต่อสาย SERIAL ให้เรียบร้อย เมื่อเริ่มจ่ายไฟเข้าเครื่องภายใน 5 วินาที ให้กด KEY " ESC " บนเครื่อง PC หรือ KEY ใดๆก็ได้ ก็จะเข้าสู่การทำงานของ MONITOR และเมื่อไม่ต้องการให้เกิด AUTO RUN อีกให้ CLEAR ตำแหน่ง 0EFFFH โดยใส่ค่า 00H ไปที่ตำแหน่งนี้

4) การทำ AUTO RUN จะมีการเก็บ PARAMETER ต่างๆนั้นก็คือ PAGE ที่ใส่ AUTO RUN ไว้ ค่า BAUD RATE ที่ติดต่ออยู่ขณะนั้น ถ้ามีการตั้ง AUTO RUN ไว้หลาย PAGE โปรแกรมจะทำการ RUN AUTO RUN NUMBER น้อยก่อน และถ้าผู้ใช้เกิดไปเปลี่ยน BAUD RATE บน PC ทำให้ เมื่อต้องการออกจาก AUTO RUN ทำไม่ได้วิธีแก้ก็คือ OFF SUPPLY ที่เลี้ยง RAM ออก แต่จะทำให้ข้อมูลที่มีอยู่หายไปด้วย หรือค่อยๆเปลี่ยน BAUD RATE บน PC แล้วค่อยไล่กด ESC ก็จะทำให้มีครั้งหนึ่งที่ BAUD RATE ทั้ง 2 เครื่องตรงกัน

5) การใช้ FUNCTION ของ PROCOMM

ALT P	ตั้ง BAUD RATE
PAGE UP	DOWN LOAD
PAGE DOWN	UP LOAD
ALT F4	EXIT
ALT V	VIEW PROGRAM
ALT F1	เปิดหน้าจอเพื่อเก็บข้อมูล
ALT F7	เปลี่ยน PATH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ALT C CLEAR หน้าจอ

ALT L เปิดปิด PRINTER

ในส่วนของการเปิดปิด PRINTER นี้จะมีประโยชน์มาก ในกรณีที่เรา RUN โปรแกรมแล้ว BREAK โปรแกรม ให้แสดงค่าสถานะต่างๆออกที่ PRINTER เพื่อ CHECK ดูความถูกต้องของโปรแกรมจะทำให้สะดวกและรวดเร็วขึ้น เช่น ในกรณี STEP , TRACE , BREAK , DISASSEM เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการสร้างโครงงานปริญญานิพนธ์นี้ ทางผู้จัดสร้าง ได้รับความอนุเคราะห์ช่วยเหลือ ให้คำปรึกษา แนะนำแนวทางในการดำเนินงาน จากบุคคลต่าง ๆ มีรายนามดังต่อไปนี้

1. อ. ไพศาล สิทธิโยภาสกุล อาจารย์ที่ปรึกษาโครงงาน
2. อ. ชวลิต เหมจางคประเสริฐ อาจารย์ที่ปรึกษาโครงงาน
3. ผศ. สมผล โกศัลวิตร์ อาจารย์ภาควิชาวิศวกรรมโทรคมนาคม
   คณะวิศวกรรมศาสตร์
   สถาบันเทคโนโลยีพระจอมเกล้า
   เจ้าคุณทหารลาดกระบัง

ทางผู้จัดสร้างโครงงานขอขอบพระคุณทุกท่านมา ณ โอกาสนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

สรุปผลการปฏิบัติงานและปัญหาของโครงงาน

การแก้ปัญหาที่เกิดขึ้นจากโครงงาน

แนวการปรับปรุงและแก้ไข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการปฏิบัติงานและปัญหาของโครงงาน

ในการสร้างโครงงาน ทางผู้จัดทำ ได้ทำการ Design วงจร และ ทดลองวงจรมาทั้งหมด 3 วงจร วงจรแรกผู้จัดทำได้ Design ให้วงจรทำงานแบบ เปรียบเทียบ Memory ซึ่งเกิดปัญหาแรกคือ

1. ความสว่างน้อยมาก คือ การแสกนจะใช้เวลานานมากเมื่อ Address แรกถูก Load เข้ามา และเมื่อมาถึง Address สุดท้าย Address แรกก็ดับไปนานแล้ว

เมื่อทำความเข้าใจปัญหาแล้ว จึงทำการพัฒนาวงจรทางด้านส่ง Data (Raw Control) ให้เป็นแบบ มีการ Latch ด้วย ปัญหาที่ตามมาคือ

2. ข้อมูลที่ส่งมานั้น ผิดพลาดไม่เหมือนกับที่ต้องการ

เมื่อสรุปปัญหาทั้งสองที่เกิดขึ้น วงจรจึงพัฒนาเป็นวงจรที่ 3 โดย เปลี่ยนวงจรทาง Column Control ให้เป็น Port ทั้งหมด โดย Score board จะต้องติดต่อกับ CPU โดยการใช้ I/O ปัญหาทั้ง 2 ที่เกิดขึ้นจึงลดลง และวงจรพอใช้ได้ แต่มีปัญหาเล็กน้อย คือ

3. ความสว่างยังไม่สูงสุด

<u>สรุปปัญหาที่เกิดขึ้นทั้งหมด</u>

1. ความสว่างน้อยมาก
2. ข้อมูลผิดพลาด
3. ความสว่างยังไม่สูงสุด

<u>ปัญหาที่แก้ไขแล้ว</u>

1. ความสว่างน้อยมาก
2. ข้อมูลผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแก้ปัญหาที่เกิดขึ้นจากโครงงาน

การแก้ปัญหาที่ 1

ผู้จัดทำได้พิจารณาปัญหาและวิเคราะห์ปัญหาแรกนั้น วิเคราะห์ได้ว่า Score board ต้องเสียเวลาในการแสกน จุดแรก ถึงจุดสุดท้ายนานมาก จึงแก้ปัญหาเรื่องเวลา จึงเพิ่มวงจร Latch เข้ามาในด้าน Row.

การแก้ปัญหาที่ 2

เมื่อแก้ปัญหาที่ 1 แล้ว ผลปรากฏว่า LED สว่างขึ้น แต่ Data ที่ส่งมาผิดพลาดเลอะ Display เต็มไปหมด จึงพิจารณาได้ว่าเกิดจากช่างเวลาการทำงานของวงจร Row Control และ Column Control ทำงานไม่พร้อมกัน จึง แก้ปัญหาด้วย เปลี่ยนการทำงานแบบเปรียบเทียบ Memory เป็นใช้ I/O โดยเปลี่ยนชุด Column Control เป็น Port ทั้งหมด

การแก้ปัญหาที่ 3

เมื่อเปลี่ยนการทำงานแบบ เปรียบเทียบ Memory เป็นใช้ I/O แล้ว ปัญหาที่ 1 และปัญหาที่ 2 จึงหายไป แต่ปัญหาที่เกิดขึ้นคือ LED สว่างสูงสุด การแก้ปัญหาก็คือ เพิ่ม +V ให้เป็น +9 Volts เพื่อให้ LED สว่างมากขึ้น (แต่ไม่ควรเพิ่มขึ้นมากกว่านี้)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวการปรับปรุงและแก้ไข

จากผลที่ได้รับจากวงจรที่สร้างขึ้น สรุปได้ว่า การแสกนทาง Column นั้นเป็นผลให้ความสว่างของ LED ด้อยลงมาก แต่ถ้าเราพัฒนามาแสกนทาง Row ได้ ผลที่ออกมานั้นจะทำให้ความสว่างของ LED สูงขึ้นอย่างมากเพราะเสียเวลาการแสกนเพียง 24 Row เท่านั้นเอง โดยปรับปรุงวงจรเดิมเล็กน้อย และ เปลี่ยนแปลงโปรแกรมแสกน และเปลี่ยน LED Dot Matrix Display ให้เป็นการส่ง Data ทาง Column และส่งค่า Scan ทาง Row.

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

CHARACTER GENERATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แดง

ก

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 01 15 54 00
00 00 05 15 54 00
00 00 14 40 00 00
00 00 10 40 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 15 55 54 00
```

ข

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 45 54 00
00 00 15 45 54 00
00 00 10 40 04 00
00 00 10 40 04 00
00 00 04 40 04 00
00 00 04 55 54 00
00 00 10 15 54 00
```

ฃ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 41 40 00
00 00 10 45 50 00
00 00 05 50 14 00
00 00 00 00 04 00
00 00 15 55 54 00
00 00 15 55 50 00
```

ค

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 15 55 54 00
00 00 14 15 00 00
00 00 10 50 00 00
00 00 10 54 00 00
00 00 14 00 00 00
00 00 15 55 55 00
00 00 05 55 55 00
```

ฅ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 45 54 00
00 00 15 45 54 00
00 00 10 40 04 00
00 00 10 40 04 00
00 00 04 40 04 00
00 00 04 55 54 00
00 00 10 15 54 00
```

ฆ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 45 54 00
00 00 10 55 54 00
00 00 05 50 50 00
00 00 00 01 40 00
00 00 15 55 14 00
00 00 15 55 44 00
00 00 00 01 50 00
```

ง

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 55 54 00
00 00 10 55 54 00
00 00 05 55 54 00
00 00 00 00 04 00
00 00 00 00 04 00
00 01 55 55 54 00
00 00 15 55 54 00
```

เขียว

ก

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 02 2A A8 00
00 00 0A 2A A8 00
00 00 28 80 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 2A AA A8 00
```

ข

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 0A 8A A8 00
00 00 2A 8A A8 00
00 00 20 80 08 00
00 00 20 80 08 00
00 00 08 80 08 00
00 00 08 AA A8 00
00 00 20 2A A8 00
```

ฃ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 8A A8 00
00 00 20 AA A8 00
00 00 0A A0 A0 00
00 00 00 02 80 00
00 00 2A AA 28 00
00 00 2A AA 88 00
00 00 00 02 A0 00
```

ค

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A8 00
00 00 28 2A 00 00
00 00 20 A0 00 00
00 00 20 A8 00 00
00 00 28 00 00 00
00 00 2A AA AA 00
00 00 0A AA AA 00
```

ฅ

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 80 08 00
00 00 20 AA A8 00
00 00 0A AA A8 00
00 00 00 00 08 00
00 00 00 00 08 00
00 02 AA AA A8 00
00 00 02 AA A8 00
```

ฆ

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 8A A8 00
00 00 20 AA A8 00
00 00 0A A0 A0 00
00 00 00 02 80 00
00 00 2A AA 28 00
00 00 2A AA 88 00
00 00 00 02 A0 00
```

ง

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 8A A8 00
00 00 20 AA A8 00
00 00 0A AA A8 00
00 00 00 00 08 00
00 00 00 00 08 00
00 02 AA AA A8 00
00 00 02 AA A8 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฆ

```
00 00 00 00 00 00
00 00 05 00 50 00
00 00 15 10 04 00
00 00 05 05 54 00
00 00 10 11 40 00
00 00 15 40 40 00
00 00 00 00 50 00
00 00 15 55 54 00
00 00 15 55 50 00
----------------
```

ง

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 04 00 00
00 00 00 05 00 00
00 00 00 01 40 00
00 00 05 00 50 00
00 00 15 40 14 00
00 00 10 55 54 00
00 00 05 55 50 00
----------------
```

จ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 04 00 00 00
00 00 10 14 00 00
00 00 10 55 00 00
00 00 10 41 00 00
00 00 10 14 00 00
00 00 14 05 54 00
00 00 05 55 50 00
----------------
```

ฉ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 40 04 00
00 00 10 55 54 00
00 00 05 55 54 00
00 00 00 00 04 00
00 00 00 00 04 00
00 01 55 55 54 00
00 01 55 55 54 00
----------------
```

ฟ

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 15 55 50 00
00 00 10 41 40 00
00 00 05 15 00 00
00 00 00 15 00 00
00 00 00 01 00 00
00 00 15 55 50 00
00 00 15 55 54 00
----------------
```

ฆ

```
00 00 00 00 00 00
00 00 0A 00 A0 00
00 00 2A 20 08 00
00 00 0A 0A A8 00
00 00 20 22 28 00
00 00 0A 80 80 00
00 00 00 00 A0 00
00 00 2A AA A8 00
00 00 2A AA A0 00
----------------
```

ง

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 08 00 00
00 00 00 0A 00 00
00 00 00 02 80 00
00 00 0A 00 A0 00
00 00 2A 80 28 00
00 00 20 AA A8 00
00 00 0A AA A0 00
----------------
```

จ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 08 00 00 00
00 00 20 28 00 00
00 00 20 AA 00 00
00 00 20 82 00 00
00 00 20 28 00 00
00 00 28 0A A8 00
00 00 0A AA A0 00
----------------
```

ป

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 80 08 00
00 00 20 AA A8 00
00 00 0A AA A8 00
00 00 00 00 08 00
00 00 00 00 08 00
00 02 AA AA A8 00
00 02 AA AA A8 00
----------------
```

ฟ

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A0 00
00 00 20 82 80 00
00 00 0A 2A 00 00
00 00 00 2A 00 00
00 00 00 02 00 00
00 00 2A AA A8 00
00 00 2A AA A8 00
----------------
```

ป

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A0 00
00 00 20 82 80 00
00 00 0A. 2A 00 00
00 00 00 2A 00 00
00 00 00 02 80 00
00 02 AA AA A0 00
00 02 AA AA A8 00
----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉ

```
00 00 00 00 00 00
00 00 04 14 00 00
00 00 10 55 00 00
00 00 10 41 54 00
00 00 10 14 10 00
00 00 10 01 50 00
00 00 15 55 00 00
00 00 05 55 54 00
00 00 00 01 50 00
```

ช

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 41 40 00
00 00 10 45 50 00
00 00 05 54 14 00
00 00 01 00 04 00
00 00 15 55 54 00
00 01 10 55 50 00
```

ซ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 40 00 00
00 00 85 01 40 00
00 00 10 45 50 00
00 00 05 54 14 00
00 00 01 00 04 00
00 00 15 55 54 00
00 01 10 55 50 00
```

ฌ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 10 45 54 00
00 00 15 55 50 00
00 00 00 05 00 00
00 00 01 50 00 00
00 00 00 05 00 00
00 00 15 55 50 00
00 00 15 55 54 00
```

ญ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 10 45 54 00
00 00 15 55 50 00
00 00 00 05 00 00
00 00 01 50 00 00
00 00 00 05 00 00
00 01 55 55 50 00
00 01 55 55 54 00
```

ฎ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 40 00 00
00 00 11 55 54 00
00 00 10 40 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
```

ฏ

```
00 00 00 00 00 00
00 00 08 28 00 00
00 00 20 AA 00 00
00 00 20 82 A8 00
00 00 20 28 20 00
00 00 20 02 A0 00
00 00 2A AA 00 00
00 00 0A AA A8 00
00 00 00 02 A0 00
```

ฐ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 0A 82 80 00
00 00 20 8A A0 00
00 00 0A A8 28 00
00 00 02 00 08 00
00 00 2A AA A8 00
00 02 20 AA A0 00
```

ฑ

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 20 8A A8 00
00 00 2A AA A0 00
00 00 00 0A 00 00
00 00 02 A0 00 00
00 00 00 0A 00 00
00 00 2A AA A0 00
00 00 2A AA A8 00
```

ฒ

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 20 8A A8 00
00 00 2A AA A0 00
00 00 00 0A 00 00
00 00 02 A0 00 00
00 00 00 0A 00 00
00 02 AA AA A0 00
00 02 AA AA A8 00
```

ณ

```
00 00 00 00 00 00
00 00 02 00 A0 00
00 00 0A 2A 08 00
00 00 22 AA A8 00
00 00 20 80 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก

```
00 00 00 00 00 00
00 00 04 55 54 00
00 00 11 01 04 00
00 00 10 00 50 00
00 00 15 55 54 00
00 00 05 55 54 00
00 00 00 00 40 00
00 00 15 55 50 00
00 00 15 55 54 00
```

ข

```
00 00 00 00 00 00
00 00 05 00 50 00
00 00 15 41 04 00
00 00 40 55 54 00
00 00 15 55 00 00
00 00 00 01 40 00
00 00 00 00 54 00
00 00 15 55 54 00
00 00 15 55 50 00
```

ค

```
00 00 00 00 00 00
00 00 08 AA A8 00
00 00 22 02 08 00
00 00 20 00 A0 00
00 00 2A AA A8 00
00 00 0A AA A8 00
00 00 00 00 80 00
00 00 2A AA A0 00
00 00 2A AA A8 00
```

ง

```
00 00 00 00 00 00
00 00 0A 00 A0 00
00 00 2A 82 08 00
00 00 80 AA A8 00
00 00 2A AA 00 00
00 00 00 02 80 00
00 00 00 00 A8 00
00 00 2A AA A8 00
00 00 2A AA A0 00
```

จ

```
00 00 00 00 00 00
00 00 04 55 54 00
00 00 11 01 04 00
00 00 10 00 50 00
00 00 15 55 40 00
00 00 05 55 50 40
00 00 00 00 04 40
00 00 15 55 54 40
00 00 15 55 50 40
```

ฉ

```
00 00 00 00 00 00
00 00 05 51 54 00
00 00 15 55 54 00
00 00 10 44 04 00
00 00 05 04 04 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
```

ช

```
00 00 00 00 00 00
00 00 08 AA A8 00
00 00 22 02 08 00
00 00 20 00 A0 00
00 00 2A AA 80 00
00 00 0A AA A0 80
00 00 00 00 08 80
00 00 2A AA A8 80
00 00 2A AA A0 80
```

ซ

```
00 00 00 00 00 00
00 00 0A A2 A8 00
00 00 2A AA A8 00
00 00 20 88 08 00
00 00 0A 08 08 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
```

ฌ

```
00 00 00 00 00 00
00 00 01 01 40 00
00 00 05 05 50 10
00 00 11 54 10 44
00 00 10 55 40 50
00 00 10 00 01 40
00 00 10 00 00 40
00 00 15 55 55 50
00 00 05 55 55 54
```

ญ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 40 00 00
00 00 15 40 00 00
00 00 10 40 50 00
00 00 14 41 54 00
00 00 04 41 04 00
00 00 04 55 54 00
00 00 10 15 50 00
```

ฎ

```
00 00 00 00 00 00
00 00 02 02 80 00
00 00 0A 0A A0 20
00 00 22 A8 20 88
00 00 20 AA 80 A0
00 00 20 00 02 80
00 00 20 00 00 80
00 00 2A AA AA A0
00 00 0A AA AA A8
```

ฏ

```
00 00 00 00 00 00
60 00 0A 80 00 00
00 00 2A 80 00 00
00 00 20 80 A0 00
00 00 28 82 A8 00
00 00 08 82 08 00
00 00 08 AA A8 00
00 00 20 2A A0 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉ

```
00 00 00 00 00 00
00 00 01 01 40 10
00 00 05 05 50 44
00 00 11 54 10 50
00 00 10 55 41 14
00 00 10 00 00 10
00 00 10 00 00 10
00 00 15 55 55 54
00 00 05 55 55 54
----------------
```

ล

```
00 00 00 00 00 00
00 00 04 00 00 00
00 00 10 15 50 00
00 00 10 55 54 00
00 00 11 01 04 00
00 00 11 40 50 00
00 00 10 54 00 00
00 00 10 55 54 00
00 00 05 55 50 00
----------------
```

ฉ

```
00 00 00 00 00 00
00 00 02 02 80 20
00 00 0A 0A A0 88
00 00 22 A8 20 A0
00 00 20 AA 82 28
00 00 20 00 00 20
00 00 20 00 00 20
00 00 2A AA AA A8
00 00 0A AA AA A8
----------------
```

ล

```
00 00 00 00 00 00
00 00 08 00 00 00
00 00 20 2A A0 00
00 00 20 AA A8 00
00 00 22 02 08 00
00 00 22 80 A0 00
00 00 20 A8 00 00
00 00 20 AA A8 00
00 00 0A AA A0 00
----------------
```

ว

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 00 01 40
00 00 15 05 01 00
00 00 11 15 11 40
00 00 11 10 45 00
00 00 11 05 00 40
00 00 11 41 54 40
00 00 00 55 55 40
----------------
```

ว

```
00 00 00 00 00 00
00 00 04 00 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 10 00 50 00
00 00 14 01 54 00
00 00 15 55 04 00
00 00 05 55 50 00
----------------
```

ว

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 0A 00 02 80
00 00 2A 0A 02 00
00 00 22 2A 82 80
00 00 22 20 8A 00
00 00 22 0A 00 80
00 00 22 82 A8 80
00 00 00 AA AA 80
----------------
```

ว

```
00 00 00 00 00 00
00 00 08 00 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 20 00 A0 00
00 00 28 02 A8 00
00 00 2A AA 08 00
00 00 0A AA A0 00
----------------
```

ท

```
00 00 00 00 00 00
00 00 15 00 00 00
00 00 15 45 54 00
00 00 04 15 54 00
00 00 15 54 00 00
00 00 01 40 00 00
00 00 04 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
----------------
```

ศ

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 15 55 54 00
00 00 14 15 00 00
00 00 10 50 00 00
00 00 10 54 00 00
00 00 14 00 00 00
00 00 15 55 54 00
00 00 45 55 54 00
----------------
```

ท

```
00 00 00 00 00 00
00 00 2A 00 00 00
00 00 2A 8A A8 00
00 00 08 2A A8 00
00 00 2A A8 00 00
00 00 02 80 00 00
00 00 08 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
----------------
```

ศ

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A8 00
00 00 28 2A 00 00
00 00 20 A0 00 00
00 00 20 A8 00 00
00 00 28 00 00 00
00 00 2A AA A8 00
00 00 8A AA A8 00
----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฆ

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 14 14 00 00
00 00 05 10 40 00
00 00 14 00 50 00
00 00 05 55 54 00
00 00 00 00 40 00
00 00 15 55 50 00
00 00 15 55 54 00
```

ช

```
00 00 00 00 00 00
00 00 05 00 04 00
00 00 10 55 54 00
00 00 15 55 54 00
00 00 00 00 04 00
00 00 00 54 04 00
00 00 00 04 04 00
00 00 15 55 54 00
00 00 15 55 54 00
```

ฆ

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 28 28 00 00
00 00 0A 20 80 00
00 00 28 00 A0 00
00 00 0A AA A8 00
00 00 00 00 80 00
00 00 2A AA A0 00
00 00 2A AA A8 00
```

ช

```
00 00 00 00 00 00
00 00 0A 00 08 00
00 00 20 AA A8 00
00 00 2A AA A8 00
00 00 00 00 08 00
00 00 00 A8 08 00
00 00 00 08 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
```

ฌ

```
00 00 00 00 00 00
00 00 04 55 54 00
00 00 11 00 14 00
00 00 10 00 00 00
00 00 05 55 54 00
00 00 00 00 50 00
00 00 15 55 40 00
00 00 15 55 54 00
00 00 00 01 50 00
```

ส

```
00 00 00 00 00 00
00 00 04 00 00 00
00 00 10 15 50 00
00 00 10 55 54 00
00 00 11 01 04 00
00 00 11 40 50 00
00 00 10 54 00 00
00 00 15 55 54 00
00 00 45 55 50 00
```

ฌ

```
00 00 00 00 00 00
00 00 08 AA A8 00
00 00 22 00 28 00
00 00 20 00 00 00
00 00 0A AA A8 00
00 00 00 00 A0 00
00 00 2A AA 80 00
00 00 2A AA A8 00
00 00 00 02 A0 00
```

ส

```
00 00 00 00 00 00
00 08 00 00 00 00
00 00 20 2A A0 00
00 00 20 AA A8 00
00 00 22 02 08 00
00 00 22 80 A0 00
00 00 20 A8 00 00
00 00 2A AA A8 00
00 00 8A AA A0 00
```

ค

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 15 55 54 00
00 00 10 00 50 00
00 00 10 14 40 00
00 00 10 15 00 00
00 00 10 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
```

ห

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 45 54 00
00 00 10 55 50 00
00 00 05 41 40 00
00 00 00 05 00 00
00 00 15 14 00 00
00 00 11 55 54 00
00 00 15 55 54 00
```

ค

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A8 00
00 00 20 00 A0 00
00 00 20 28 80 00
00 00 20 2A 00 00
00 00 20 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
```

ห

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 8A A8 00
00 00 20 AA A0 00
00 00 0A 82 80 00
00 00 00 0A 00 00
00 00 2A 28 00 00
00 00 22 AA A8 00
00 00 2A AA A8 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด

```
00 00 00 00 00 00
00 00 05 55 54 00
00 00 15 55 54 00
00 00 10 00 50 00
00 00 04 14 40 00
00 00 04 15 00 00
00 00 10 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
----------------
```

ถ

```
00 00 00 00 00 00
00 00 01 00 00 00
00 00 05 15 50 00
00 00 10 55 54 00
00 00 10 41 04 00
00 00 10 00 50 00
00 00 10 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
----------------
```

ท

```
00 00 00 00 00 00
00 00 05 40 00 00
00 00 10 55 54 00
00 00 05 55 54 00
00 00 00 50 00 00
00 00 01 40 00 00
00 00 05 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00
----------------
```

ธ

```
00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 45 54 00
00 00 10 55 50 00
00 00 05 41 40 00
00 00 00 05 00 00
00 00 15 14 00 00
00 00 11 55 54 00
00 01 15 15 54 00
----------------
```

อ

```
00 00 00 00 00 00
00 00 04 15 54 00
00 00 14 55 54 00
00 00 10 44 04 00
00 00 10 10 04 00
00 00 10 00 04 00
00 00 14 00 04 00
00 00 15 55 54 00
00 00 05 55 54 00
----------------
```

ฮ

```
00 00 00 00 00 00
00 00 04 15 54 00
00 00 11 55 54 00
00 00 11 44 04 00
00 00 11 10 04 00
00 00 11 00 04 00
00 00 14 00 04 00
00 00 15 55 54 00
00 00 41 55 54 00
----------------
```

ด

```
00 00 00 00 00 00
00 00 0A AA A8 00
00 00 2A AA A8 00
00 00 20 00 A0 00
00 00 08 28 80 00
00 00 08 2A 00 00
00 00 20 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
----------------
```

ถ

```
00 00 00 00 00 00
00 00 02 00 00 00
00 00 0A 2A A0 00
00 00 20 AA A8 00
00 00 20 82 08 00
00 00 20 00 A0 00
00 00 20 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
----------------
```

ท

```
00 00 00 00 00 00
00 00 0A 80 00 00
00 00 20 AA A8 00
00 00 0A AA A8 00
00 00 00 A0 00 00
00 00 02 80 00 00
00 00 0A 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00
----------------
```

ธ

```
00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 8A A8 00
00 00 20 AA A0 00
00 00 0A 82 80 00
00 00 00 0A 00 00
00 00 2A 28 00 00
00 00 22 AA A8 00
00 02 2A 2A A8 00
----------------
```

อ

```
00 00 00 00 00 00
00 00 08 2A A8 00
00 00 28 AA A8 00
00 00 20 88 08 00
00 00 20 20 08 00
00 00 20 00 08 00
00 00 28 00 08 00
00 00 2A AA A8 00
00 00 0A AA A8 00
----------------
```

ฮ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แดง

ฤ

```
00 00 00 00 00 00
00 00 01 00 00 00
00 00 05 15 50 00
00 00 10 55 54 00
00 00 10 41 04 00
00 00 10 00 50 00
00 00 10 00 00 00
00 00 15 55 55 40
00 00 05 55 55 40
```

ฯ

```
00 00 00 00 00 00
00 00 01 00 50 00
00 00 05 01 54 00
00 00 11 55 04 00
00 00 10 55 50 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 15 55 55 40
00 00 05 55 55 40
```

ะ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 05 00 50 55
00 00 10 41 04 00
00 00 05 40 54 00
00 00 00 40 04 00
00 00 00 40 04 00
00 00 01 00 10 00
00 00 14 01 00 00
```

เ

```
00 00 00 00 00 00
00 15 00 00 00 00
00 11 00 00 00 00
00 11 00 00 00 00
00 14 00 00 00 00
00 11 00 00 00 00
00 15 00 00 00 00
01 05 00 00 00 00
00 00 00 00 00 00
```

#

```
00 00 00 00 00 00
00 00 00 40 40 00
00 00 05 55 54 00
00 00 05 55 54 00
00 00 00 40 40 00
00 00 05 55 54 00
00 00 05 55 54 00
00 00 00 40 40 00
00 00 00 00 00 00
```

.

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 14 00
00 00 00 00 14 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

เขียว

ๆ

```
00 00 00 00 00 00
00 00 02 00 00 00
00 00 0A 2A A0 00
00 00 20 AA A8 00
00 00 20 82 08 00
00 00 20 00 A0 00
00 00 20 00 00 00
00 00 2A AA AA 80
00 00 0A AA AA 80
```

ฦ

```
00 00 00 00 00 00
00 00 02 00 00 00
00 00 0A 02 A8 00
00 00 22 AA 08 00
00 00 20 AA A0 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 2A AA AA 80
00 00 0A AA AA 80
```

ะ

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 0A 00 A0 00
00 00 20 82 08 00
00 00 0A 80 A8 00
00 00 00 80 08 00
00 00 00 80 08 00
00 00 02 00 20 00
00 00 08 02 00 00
```

เ

```
00 00 00 00 00 00
00 2A 00 00 00 00
00 22 00 00 00 00
00 22 00 00 00 00
00 28 00 00 00 00
00 22 00 00 00 00
00 2A 00 00 00 00
02 0A 00 00 00 00
00 00 00 00 00 00
```

#

```
00 00 00 00 00 00
00 00 00 80 80 00
00 00 0A AA A8 00
00 00 0A AA A8 00
00 00 00 80 80 00
00 00 0A AA A8 00
00 00 0A AA A8 00
00 00 00 80 80 00
00 00 00 00 00 00
```

.

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 28 00
00 00 00 00 28 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

=>

00 00 00 00 00 00
00 14 00 00 00 00
00 11 00 00 00 00
00 15 00 00 00 00
00 05 00 00 00 00
00 01 00 00 00 00
00 05 00 00 00 00
00 14 00 00 00 00
00 10 00 00 00 00

ก

00 00 00 00 00 00
00 00 04 00 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 10 00 00 00
00 00 14 00 00 00
00 00 15 55 54 00
00 00 00 00 00 00

---

^

00 00 00 00 00 00
00 05 00 00 00 00
00 11 00 00 00 00
00 11 00 00 00 00
00 11 00 00 00 00
00 11 00 00 00 00
00 11 00 00 00 00
00 05 00 00 00 00
00 00 00 00 00 00

---

00 00 00 00 00 00
00 00 01 50 00 00
00 00 01 50 00 00
00 00 01 50 00 00
00 00 01 50 00 00
00 00 15 55 00 00
00 00 05 54 00 00
00 00 01 50 00 00
00 00 00 40 00 00

<=

00 00 00 00 00 00
00 00 00 40 00 00
00 00 01 50 00 00
00 00 05 54 00 00
00 00 15 55 00 00
00 00 01 50 00 00
00 00 01 50 00 00
00 00 01 50 00 00
00 00 01 50 00 00

/

=>

00 00 00 00 00 00
00 28 00 00 00 00
00 22 00 00 00 00
00 2A 00 00 00 00
00 0A 00 00 00 00
00 02 00 00 00 00
00 0A 00 00 00 00
00 28 00 00 00 00
00 20 00 00 00 00

ก

00 00 00 00 00 00
00 00 08 00 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 20 00 00 00
00 00 28 00 00 00
00 00 2A 00 00 00
00 00 00 00 00 00

---

^

00 00 00 00 00 00
00 0A 00 00 00 00
00 22 00 00 00 00
00 22 00 00 00 00
00 22 00 00 00 00
00 22 00 00 00 00
00 22 00 00 00 00
00 0A 00 00 00 00
00 00 00 00 00 00

---

00 00 00 00 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 2A AA 00 00
00 00 0A A8 00 00
00 00 02 A0 00 00
00 00 00 80 00 00

<=

00 00 00 00 00 00
00 00 00 80 00 00
00 00 02 A0 00 00
00 00 0A A8 00 00
00 00 2A AA 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00
00 00 02 A0 00 00

/

00 00 00 00 00 00
00 00 00 00 14 00
00 00 00 01 54 00
00 00 00 15 40 00
00 00 01 54 00 00
00 00 15 40 00 00
00 01 54 00 00 00
00 01 40 00 00 00
00 00 00 00 00 00

---

00 00 00 00 00 00
00 00 00 00 28 00
00 00 00 02 A8 00
00 00 00 2A 80 00
00 00 02 A8 00 00
00 00 2A 80 00 00
00 02 A8 00 00 00
00 02 80 00 00 00
00 00 00 00 00 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                =
00 00 00 00 00 00       00 00 00 00 00 00
00 05 00 00 00 00       00 00 01 40 50 00
00 11 00 00 00 00       00 00 01 40 50 00
00 11 00 00 00 00       00 00 01 40 50 00
00 11 00 00 00 00       00 00 01 40 50 00
00 11 00 00 00 00       00 00 01 40 50 00
00 05 00 00 00 00       00 00 01 40 50 00
00 55 00 00 00 00       00 00 00 00 00 00
00 00 00 00 00 00       00 00 00 00 00 00
----------------        ----------------
                        +

00 00 00 00 00 00       00 00 00 00 00 00
00 05 00 00 00 00       00 00 00 04 00 00
00 11 00 00 00 00       00 00 00 04 00 00
00 11 00 00 00 00       00 00 00 04 00 00
00 11 00 00 00 00       00 00 05 55 54 00
00 11 00 00 00 00       00 00 05 55 54 00
00 55 00 00 00 00       00 00 00 04 00 00
00 45 00 00 00 00       00 00 00 04 00 00
00 54 00 00 00 00       00 00 00 04 00 00
----------------        ----------------
                        -

00 00 00 00 00 00       00 00 00 00 00 00
00 05 00 00 00 00       00 00 00 14 00 00
00 11 00 00 00 00       00 00 00 14 00 00
00 11 00 00 00 00       00 00 00 14 00 00
00 11 00 00 00 00       00 00 00 14 00 00
00 11 00 00 00 00       00 00 00 14 00 00
00 55 00 00 00 00       00 00 00 14 00 00
00 01 00 00 00 00       00 00 00 14 00 00
00 55 00 00 00 00       00 00 00 00 00 00
----------------        ----------------
```

```
                                =
00 00 00 00 00 00       00 00 00 00 00 00
00 0A 00 00 00 00       00 00 02 80 A0 00
00 22 00 00 00 00       00 00 02 80 A0 00
00 22 00 00 00 00       00 00 02 80 A0 00
00 22 00 00 00 00       00 00 02 80 A0 00
00 22 00 00 00 00       00 00 02 80 A0 00
00 0A 00 00 00 00       00 00 02 80 A0 00
00 AA 00 00 00 00       00 00 00 00 00 00
00 00 00 00 00 00       00 00 00 00 00 00
----------------        ----------------
                        +

00 00 00 00 00 00       00 00 00 00 00 00
00 0A 00 00 00 00       00 00 00 08 00 00
00 22 00 00 00 00       00 00 00 08 00 00
00 22 00 00 00 00       00 00 00 08 00 00
00 22 00 00 00 00       00 00 0A AA A8 00
00 22 00 00 00 00       00 00 0A AA A8 00
00 AA 00 00 00 00       00 00 00 08 00 00
00 8A 00 00 00 00       00 00 00 08 00 00
00 A8 00 00 00 00       00 00 00 08 00 00
----------------        ----------------
                        -

00 00 00 00 00 00       00 00 00 00 00 00
00 0A 00 00 00 00       00 00 00 28 00 00
00 22 00 00 00 00       00 00 00 28 00 00
00 22 00 00 00 00       00 00 00 28 00 00
00 22 00 00 00 00       00 00 00 28 00 00
00 22 00 00 00 00       00 00 00 28 00 00
00 AA 00 00 00 00       00 00 00 28 00 00
00 02 00 00 00 00       00 00 00 28 00 00
00 AA 00 00 00 00       00 00 00 00 00 00
----------------        ----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 01 00 40 00	00 00 00 00 00 00	00 00 02 00 80 00
00 00 00 00 00 00	00 00 01 41 40 00	00 00 00 00 00 00	00 00 02 82 80 00
00 00 00 00 00 00	00 00 00 55 00 00	00 00 00 00 00 00	00 00 00 AA 00 00
00 00 00 00 00 10	00 00 05 55 50 00	00 00 00 00 00 20	00 00 0A AA A0 00
00 00 00 00 00 15	00 00 05 55 50 00	00 00 00 00 00 2A	00 00 0A AA A0 00
00 00 00 00 00 00	00 00 00 55 00 00	00 00 00 00 00 00	00 00 00 AA 00 00
00 00 00 00 00 00	00 00 01 41 40 00	00 00 00 00 00 00	00 00 02 82 80 00
00 00 00 00 00 00	00 00 01 00 40 00	00 00 00 00 00 00	00 00 02 00 80 00

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 14 00 00	00 00 00 00 00 00	00 00 00 28 00 00
00 00 00 00 00 00	00 00 00 14 00 00	00 00 00 00 00 00	00 00 00 28 00 00
00 00 00 00 00 00	00 00 00 14 00 00	00 00 00 00 00 00	00 00 00 28 00 00
00 00 00 00 00 10	00 00 05 14 50 00	00 00 00 00 00 20	00 00 0A 28 A0 00
00 00 00 00 00 15	00 00 05 14 50 00	00 00 00 00 00 2A	00 00 0A 28 A0 00
00 00 00 00 00 01	00 00 00 14 00 00	00 00 00 00 00 02	00 00 00 28 00 00
00 00 00 00 00 15	00 00 00 14 00 00	00 00 00 00 00 2A	00 00 00 28 00 00
00 00 00 00 00 00	00 00 00 14 00 00	00 00 00 00 00 00	00 00 00 28 00 00

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 15 55 50 00	00 00 05 55 51 00	00 00 2A AA A0 00	00 00 0A AA A2 00
00 00 15 55 54 00	00 00 05 55 51 00	00 00 2A AA A8 00	00 00 0A AA A2 00
00 00 00 01 04 00	00 00 00 00 00 00	00 00 00 02 08 00	00 00 00 00 00 00
00 00 00 00 50 00	00 00 00 00 00 00	00 00 00 00 A0 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 15 55 50 00	00 00 01 00 00 00	00 00 2A AA A0 00	00 00 02 00 00 00
00 00 15 55 54 00	00 00 05 40 00 00	00 00 2A AA A8 00	00 00 0A 80 00 00
00 00 00 01 04 00	00 00 14 40 00 00	00 00 00 02 08 00	00 00 28 80 00 00
00 00 00 00 50 00	00 00 10 01 44 00	00 00 00 00 A0 00	00 00 20 02 88 00
00 00 15 55 50 00	00 00 10 05 44 00	00 00 2A AA A0 00	00 00 20 0A 88 00
00 00 15 55 54 00	00 00 10 14 00 00	00 00 2A AA A8 00	00 00 20 28 00 00
00 00 00 01 04 00	00 00 15 50 00 00	00 00 00 02 08 00	00 00 2A A0 00 00
00 00 00 00 50 00	00 00 05 40 00 00	00 00 00 00 A0 00	00 00 0A 80 00 00

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
01 00 00 00 00 00	00 00 00 00 00 00	02 00 00 00 00 00	00 00 00 00 00 00
04 40 00 00 00 00	00 00 00 00 00 40	08 80 00 00 00 00	00 00 00 00 00 80
04 40 00 00 00 00	00 00 00 00 51 40	08 80 00 00 00 00	00 00 00 00 A2 80
04 40 00 00 00 00	00 00 00 00 55 00	08 80 00 00 00 00	00 00 00 00 AA 00
04 55 55 55 50 00	00 00 00 00 54 00	08 AA AA AA A0 00	00 00 00 00 A8 00
01 15 55 55 54 00	00 00 00 00 00 00	02 2A AA AA A8 00	00 00 00 00 00 00
01 00 00 01 04 00	00 00 00 00 00 00	02 00 00 02 08 00	00 00 00 00 00 00
04 00 00 00 50 00	00 00 00 00 00 00	08 00 00 00 A0 00	00 00 00 00 00 00

00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
01 50 00 00 00 00	00 00 00 00 00 00	02 A0 00 00 00 00	00 00 00 00 00 00
05 04 00 00 00 00	00 00 40 00 01 00	0A 08 00 00 00 00	00 00 80 00 02 00
04 50 00 00 00 00	00 00 50 00 05 00	08 A0 00 00 00 00	00 00 A0 00 0A 00
04 00 00 00 00 00	00 00 15 00 54 00	08 00 00 00 00 00	00 00 2A 00 A8 00
05 55 55 55 50 00	00 00 50 55 50 00	0A AA AA AA A0 00	00 00 0A AA A0 00
01 55 55 55 54 00	00 00 00 55 00 00	02 AA AA AA A8 00	00 00 00 AA 00 00
00 00 00 01 04 00	00 00 00 00 00 00	00 00 00 02 08 00	00 00 00 00 00 00
00 00 00 00 50 00	00 00 00 00 00 00	00 00 00 00 A0 00	00 00 00 00 00 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไ (

00 00 00 00 00 00
04 00 00 00 00 00
01 00 00 00 00 00
00 40 00 00 00 00
01 00 00 00 00 00
05 55 55 55 50 00
05 55 55 55 54 00
00 00 00 01 04 00
00 00 00 00 50 00

ไ ฯ

00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 55 00 00
00 00 05 55 50 00
00 00 15 00 54 00
00 00 50 00 05 00
00 00 40 00 01 00
00 00 00 00 00 00
00 00 00 00 00 00

ไ (

00 00 00 00 00 00
08 00 00 00 00 00
02 00 00 00 00 00
00 80 00 00 00 00
02 00 00 00 00 00
0A AA AA AA A0 00
0A AA AA AA A8 00
00 00 00 02 08 00
00 00 00 00 A0 00

ไ ฯ

00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 AA 00 00
00 00 0A AA A0 00
00 00 2A 00 A8 00
00 00 A0 00 0A 00
00 00 80 00 02 00
00 00 00 00 00 00
00 00 00 00 00 00

ไ ฯ

00 00 00 00 00 00
00 00 15 40 00 00
00 00 15 50 00 00
00 00 11 10 00 00
00 00 04 40 00 00
00 00 04 00 00 00
00 00 10 00 00 00
00 00 15 55 54 00
00 00 05 55 54 00

ไ ฯ

00 00 00 00 00 00
00 00 05 00 00 00
00 00 15 40 00 00
00 00 10 50 00 00
00 00 05 50 00 00
00 00 00 50 00 00
00 00 01 40 00 00
00 00 15 55 54 00
00 00 15 55 54 00

ไ ฯ

00 00 00 00 00 00
00 00 2A 80 00 00
00 00 2A A0 00 00
00 00 22 20 00 00
00 00 08 80 00 00
00 00 08 00 00 00
00 00 20 00 00 00
00 00 2A AA A8 00
00 00 0A AA A8 00

ไ ฯ

00 00 00 00 00 00
00 00 0A 00 00 00
00 00 2A 80 00 00
00 00 20 A0 00 00
00 00 0A A0 00 00
00 00 00 A0 00 00
00 00 02 80 00 00
00 00 2A AA A8 00
00 00 2A AA A8 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RED

A	N
00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 55 54 00	00 00 15 55 54 00
00 00 01 55 54 00	00 00 15 55 54 00
00 00 05 01 00 00	00 00 05 40 00 00
00 00 14 01 00 00	00 00 01 50 00 00
00 00 14 01 00 00	00 00 00 54 00 00
00 00 05 01 00 00	00 00 00 14 00 00
00 00 01 55 00 00	00 00 15 55 54 00
00 00 00 55 54 00	00 00 15 55 54 00

B	O
00 00 00 00 00 00	00 00 00 00 00 00
00 00 10 00 04 00	00 00 01 55 40 00
00 00 15 55 54 00	00 00 05 55 50 00
00 00 15 55 54 00	00 00 14 00 14 00
00 00 10 10 04 00	00 00 10 00 04 00
00 00 10 10 04 00	00 00 10 00 04 00
00 00 10 10 04 00	00 00 14 00 14 00
00 00 15 55 54 00	00 00 05 55 50 00
00 00 05 45 50 00	00 00 05 55 50 00

GREEN

A	N
00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 AA A8 00	00 00 2A AA A8 00
00 00 02 AA A8 00	00 00 2A AA A8 00
00 00 0A 02 00 00	00 00 0A 80 00 00
00 00 28 02 00 00	00 00 02 A0 00 00
00 00 28 02 00 00	00 00 00 A8 00 00
00 00 0A 02 00 00	00 00 00 28 00 00
00 00 02 AA A8 00	00 00 2A AA A8 00
00 00 00 AA A8 00	00 00 2A AA A8 00

B	O
00 00 00 00 00 00	00 00 00 00 00 00
00 00 20 00 08 00	00 00 02 AA 80 00
00 00 2A AA A8 00	00 00 02 AA A0 00
00 00 2A AA A8 00	00 00 28 00 28 00
00 00 20 20 08 00	00 00 20 00 08 00
00 00 20 20 08 00	00 00 20 00 08 00
00 00 20 20 08 00	00 00 28 00 28 00
00 00 2A AA A8 00	00 00 0A AA A0 00
00 00 0A 8A A0 00	00 00 0A AA A0 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C	P	C	P
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 01 55 40 00	00 00 10 00 04 00	00 00 02 AA 80 00	00 00 20 00 08 00
00 00 05 55 50 00	00 00 15 55 54 00	00 00 0A AA A0 00	00 00 2A AA A8 00
00 00 14 00 14 00	00 00 15 55 54 00	00 00 28 00 28 00	00 00 2A AA A8 00
00 00 10 00 10 00	00 00 10 10 04 00	00 00 20 00 20 00	00 00 20 20 08 00
00 00 10 00 10 00	00 00 10 10 00 00	00 00 20 00 20 00	00 00 20 20 00 00
00 00 10 00 10 00	00 00 10 10 00 00	00 00 20 00 20 00	00 00 20 20 00 00
00 00 14 00 14 00	00 00 15 50 00 00	00 00 28 00 28 00	00 00 2A A0 00 00
00 00 05 00 50 00	00 00 05 40 00 00	00 00 0A 00 00 00	00 00 0A 80 00 00
----------	----------	----------	----------
D	Q	D	Q
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 10 00 04 00	00 00 01 55 40 00	00 00 20 00 08 00	00 00 02 AA 80 00
00 00 15 55 54 00	00 00 05 55 50 00	00 00 2A AA A8 00	00 00 0A AA A0 00
00 00 15 55 54 00	00 00 14 00 14 00	00 00 2A AA A8 00	00 00 28 00 28 00
00 00 10 00 04 00	00 00 10 00 10 00	00 00 20 00 08 00	00 00 20 00 20 00
00 00 10 00 04 00	00 00 10 00 10 00	00 00 20 00 08 00	00 00 20 00 20 00
00 00 14 00 14 00	00 00 14 00 15 00	00 00 28 00 28 00	00 00 28 00 2A 00
00 00 05 55 50 00	00 00 05 55 51 40	00 00 0A AA A0 00	00 00 0A AA A2 80
00 00 01 55 10 00	00 00 01 55 40 40	00 00 02 AA 20 00	00 00 02 AA 80 80
----------	----------	----------	----------
E	R	E	R
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 10 00 04 00	00 00 10 00 04 00	00 00 20 00 08 00	00 00 20 00 08 00
00 00 15 55 54 00	00 00 15 55 54 00	00 00 2A AA A8 00	00 00 2A AA A8 00
00 00 15 55 54 00	00 00 15 55 54 00	00 00 2A AA A8 00	00 00 2A AA A8 00
00 00 10 10 04 00	00 00 10 10 00 00	00 00 20 20 08 00	00 00 20 20 00 00
00 00 10 10 04 00	00 00 10 14 00 00	00 00 20 20 08 00	00 00 20 28 00 00
00 00 10 54 04 00	00 00 10 15 00 00	00 00 20 A8 08 00	00 00 20 2A 00 00
00 00 14 00 14 00	00 00 15 51 54 00	00 00 28 00 28 00	00 00 2A A2 A8 00
00 00 14 00 14 00	00 00 05 40 54 00	00 00 28 00 28 00	00 00 0A 80 A8 00
----------	----------	----------	----------

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F

00 00 00 00 00 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 54 00 00
00 00 14 00 00 00
00 00 14 00 00 00

S

00 00 00 00 00 00
00 00 05 00 50 00
00 00 15 40 54 00
00 00 10 50 04 00
00 00 10 10 04 00
00 00 10 14 04 00
00 00 10 05 04 00
00 00 15 01 54 00
00 00 05 00 50 00

F

00 00 00 00 00 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 A8 00 00
00 00 28 00 00 00
00 00 28 00 00 00

S

00 00 00 00 00 00
00 00 0A 00 A0 00
00 00 2A 80 A8 00
00 00 20 A0 08 00
00 00 20 20 08 00
00 00 20 28 08 00
00 00 20 0A 08 00
00 00 2A 02 A8 00
00 00 0A 00 A0 00

G

00 00 00 00 00 00
00 00 01 55 40 00
00 00 05 55 50 00
00 00 14 00 14 00
00 00 10 00 04 00
00 00 10 04 04 00
00 00 10 04 14 00
00 00 14 05 50 00
00 00 05 05 54 00

T

00 00 00 00 00 00
00 00 15 00 00 00
00 00 14 00 00 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 10 00 04 00
00 00 14 00 00 00
00 00 15 00 00 00

G

00 00 00 00 00 00
00 00 02 AA 80 00
00 00 0A AA A0 00
00 00 28 00 28 00
00 00 20 00 08 00
00 00 20 08 08 00
00 00 20 08 08 00
00 00 28 0A A0 00
00 00 0A 0A A8 00

T

00 00 00 00 00 00
00 00 2A 00 00 00
00 00 28 00 00 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 20 00 08 00
00 00 28 00 00 00
00 00 2A 00 00 00

H

00 00 00 00 00 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 00 40 00 00
00 00 00 40 00 00
00 00 00 40 00 00
00 00 00 40 00 00
00 00 15 55 54 00
00 00 15 55 54 00

U

00 00 00 00 00 00
00 00 15 55 50 00
00 00 15 55 54 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 15 55 54 00
00 00 15 55 50 00

H

00 00 00 00 00 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 00 80 00 00
00 00 00 80 00 00
00 00 00 80 00 00
00 00 00 80 00 00
00 00 2A AA A8 00
00 00 2A AA A8 00

U

00 00 00 00 00 00
00 00 2A AA A0 00
00 00 2A AA A8 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 2A AA A8 00
00 00 2A AA A0 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 10 00 04 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

V

```
00 00 00 00 00 00
00 00 15 55 00 00
00 00 15 55 40 00
00 00 00 00 50 00
00 00 00 00 14 00
00 00 00 00 14 00
00 00 00 00 50 00
00 00 15 55 40 00
00 00 15 55 00 00
```

I

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 20 00 08 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

V

```
00 00 00 00 00 00
00 00 2A AA 00 00
00 00 2A AA 80 00
00 00 00 00 A0 00
00 00 00 00 28 00
00 00 00 00 28 00
00 00 00 00 A0 00
00 00 2A AA 80 00
00 00 2A AA 00 00
```

J

```
00 00 00 00 00 00
00 00 00 00 50 00
00 00 00 00 54 00
00 00 10 00 04 00
00 00 10 00 04 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 50 00
00 00 10 00 00 00
```

W

```
00 00 00 00 00 00
00 00 15 55 40 00
00 00 15 55 54 00
00 00 00 00 54 00
00 00 00 05 40 00
00 00 00 05 40 00
00 00 00 00 54 00
00 00 15 55 54 00
00 00 15 55 40 00
```

J

```
00 00 00 00 00 00
00 00 00 00 A0 00
00 00 00 00 A8 00
00 00 20 00 08 00
00 00 20 00 08 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 20 00 00 00
```

W

```
00 00 00 00 00 00
00 00 2A AA 80 00
00 00 2A AA A8 00
00 00 00 00 A8 00
00 00 00 0A 80 00
00 00 00 0A 80 00
00 00 00 00 A8 00
00 00 2A AA A8 00
00 00 2A AA 80 00
```

K

```
00 00 00 00 00 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 00 10 00 00
00 00 01 55 00 00
00 00 15 45 50 00
00 00 14 00 54 00
00 00 10 00 04 00
```

X

```
00 00 00 00 00 00
00 00 14 00 54 00
00 00 15 01 54 00
00 00 01 45 00 00
00 00 00 54 00 00
00 00 00 54 00 00
00 00 01 45 00 00
00 00 15 01 54 00
00 00 14 00 54 00
```

K

```
00 00 00 00 00 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 00 20 00 00
00 00 02 AA 00 00
00 00 2A 8A A0 00
00 00 28 00 A8 00
00 00 20 00 08 00
```

X

```
00 00 00 00 00 00
00 00 28 00 A8 00
00 00 2A 02 A8 00
00 00 02 8A 00 00
00 00 00 A8 00 00
00 00 00 A8 00 00
00 00 02 8A 00 00
00 00 2A 02 A8 00
00 00 28 00 A8 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L	Y	L	Y
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 10 00 04 00	00 00 15 00 00 00	00 00 20 00 08 00	00 00 2A 00 00 00
00 00 15 55 54 00	00 00 15 40 00 00	00 00 2A AA A8 00	00 00 2A 80 00 00
00 00 15 55 54 00	00 00 00 50 04 00	00 00 2A AA A8 00	00 00 00 A0 08 00
00 00 10 00 04 00	00 00 00 15 54 00	00 00 20 00 08 00	00 00 00 2A A8 00
00 00 10 00 04 00	00 00 00 15 54 00	00 00 20 00 08 00	00 00 00 2A A8 00
00 00 00 00 04 00	00 00 00 50 04 00	00 00 00 00 08 00	00 00 00 A0 08 00
00 00 00 00 14 00	00 00 15 40 00 00	00 00 00 00 28 00	00 00 2A 80 00 00
00 00 00 00 14 00	00 00 15 00 00 00	00 00 00 00 28 00	00 00 2A 00 00 00
---	---	---	---
M	Z	M	Z
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 15 55 54 00	00 00 15 00 54 00	00 00 2A AA A8 00	00 00 2A 00 A8 00
00 00 15 55 54 00	00 00 40 01 54 00	00 00 2A AA A8 00	00 00 80 02 A8 00
00 00 05 40 00 00	00 00 40 05 44 00	00 00 0A 80 00 00	00 00 80 0A 88 00
00 00 01 50 00 00	90 00 40 15 04 00	00 00 02 A0 00 00	00 00 80 2A 08 00
00 00 01 50 00 00	00 00 40 54 04 00	00 00 02 A0 00 00	00 00 80 A8 08 00
00 00 05 40 00 00	00 00 41 50 04 00	00 00 0A 80 00 00	00 00 82 A0 08 00
00 00 15 55 54 00	00 00 15 40 04 00	00 00 2A AA A8 00	00 00 2A 80 08 00
00 00 15 55 54 00	00 00 15 00 54 00	00 00 2A AA A8 00	00 00 2A 00 A8 00
---	---	---	---

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RED

a

```
00 00 00 00 00 00
00 00 00 41 50 00
00 00 01 05 54 00
00 00 01 04 04 00
00 00 01 04 04 00
00 00 01 04 04 00
00 00 01 55 50 00
00 00 00 55 54 00
00 00 00 00 04 00
```

n

```
00 00 00 00 00 00
00 00 01 00 00 00
00 00 01 55 54 00
00 00 00 55 54 00
00 00 01 00 00 00
00 00 01 00 00 00
00 00 01 00 00 00
00 00 01 55 54 00
00 00 00 55 54 00
```

b

```
00 00 00 00 00 00
00 00 01 00 04 00
00 00 01 55 54 00
00 00 01 55 50 00
00 00 00 04 04 00
00 00 00 04 04 00
00 00 00 04 04 00
00 00 00 05 54 00
00 00 00 01 50 00
```

o

```
00 00 00 00 00 00
00 00 00 55 50 00
00 00 01 55 54 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 55 54 00
00 00 00 55 50 00
```

GREEN

a

```
00 00 00 00 00 00
00 00 00 82 A0 00
00 00 02 0A A8 00
00 00 02 08 08 00
00 00 02 08 08 00
00 00 02 08 08 00
00 00 02 AA A0 00
00 00 00 AA A8 00
00 00 00 00 08 00
```

n

```
00 00 00 00 00 00
00 00 02 00 00 00
00 00 02 AA A8 00
00 00 00 AA A8 00
00 00 02 00 00 00
00 00 02 00 00 00
00 00 02 00 00 00
00 00 02 AA A8 00
00 00 00 AA A8 00
```

b

```
00 00 00 00 00 00
00 00 02 00 08 00
00 00 02 AA A8 00
00 00 02 AA A0 00
00 00 00 08 08 00
00 00 00 08 08 00
00 00 00 08 08 00
00 00 00 0A A8 00
00 00 00 02 A0 00
```

o

```
00 00 00 00 00 00
00 00 00 AA A0 00
00 00 02 AA A8 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 AA A8 00
00 00 00 AA A0 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

c

```
00 00 00 00 00 00
00 00 00 55 50 00
00 00 01 55 54 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 40 14 00
00 00 00 40 10 00
----------------
```

p

```
00 00 00 00 00 00
00 00 01 00 55 55
00 00 01 55 55 40
00 00 00 55 55 40
00 00 01 00 10 40
00 00 01 00 10 40
00 00 01 00 10 00
00 00 01 55 50 00
00 00 00 55 40 00
----------------
```

c

```
00 00 00 00 00 00
00 00 00 AA A0 00
00 00 02 AA A8 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 80 28 00
00 00 00 80 20 00
----------------
```

p

```
00 00 00 00 00 00
00 00 02 00 AA AA
00 00 02 AA AA 80
00 00 00 AA AA 80
00 00 02 00 20 80
00 00 02 00 20 80
00 00 02 00 20 00
00 00 02 AA A0 00
00 00 00 AA 80 00
----------------
```

d

```
00 00 00 00 00 00
00 00 00 15 50 00
00 00 00 55 50 00
00 00 00 40 04 00
00 00 00 40 04 00
00 00 00 40 04 00
00 00 15 55 50 00
00 00 15 55 54 00
00 00 00 00 04 00
----------------
```

q

```
00 00 00 00 00 00
00 00 00 55 40 00
00 00 01 55 50 00
00 00 01 00 10 00
00 00 01 00 10 40
00 00 01 00 10 40
00 00 00 55 55 40
00 00 01 55 55 40
00 00 01 00 00 40
----------------
```

d

```
00 00 00 00 00 00
00 00 00 2A A0 00
00 00 00 AA A0 00
00 00 00 80 08 00
00 00 00 80 08 00
00 00 00 80 08 00
00 00 2A AA A0 00
00 00 2A AA A8 00
00 00 00 00 08 00
----------------
```

q

```
00 00 00 00 00 00
00 00 00 AA 80 00
00 00 02 AA A0 00
00 00 02 00 20 00
00 00 02 00 20 80
00 00 02 00 20 80
00 00 00 AA AA 80
00 00 02 AA AA 80
00 00 02 00 00 80
----------------
```

e

```
00 00 00 00 00 00
00 00 00 55 50 00
00 00 01 55 50 00
00 00 01 04 04 00
00 00 01 04 04 00
00 00 01 04 04 00
00 00 01 04 04 00
00 00 01 54 14 00
00 00 00 54 10 00
----------------
```

r

```
00 00 00 00 00 00
00 00 01 00 04 00
00 00 01 55 54 00
00 00 00 55 54 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 00 00
00 00 01 40 00 00
00 00 00 40 00 00
----------------
```

e

```
00 00 00 00 00 00
00 00 00 AA A0 00
00 00 02 AA A0 00
00 00 02 08 08 00
00 00 02 08 08 00
00 00 02 08 08 00
00 00 02 08 08 00
00 00 02 A8 18 00
00 00 00 A8 20 00
----------------
```

r

```
00 00 00 00 00 00
00 00 02 00 08 00
00 00 02 AA A8 00
00 00 00 AA A8 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 00 00
00 00 02 80 00 00
00 00 00 80 00 00
----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

f

00 00 00 00 00 00
00 00 00 10 04 00
00 00 05 55 54 00
00 00 15 55 54 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 00 00
00 00 04 00 00 00
00 00 04 00 00 00

---

g

00 00 00 00 00 00
00 00 00 55 41 00
00 00 01 55 51 00
00 00 01 00 10 00
00 00 01 00 10 00
00 00 01 00 10 00
00 00 00 55 55 00
00 00 01 55 55 00
00 00 01 00 00 00

---

h

00 00 00 00 00 00
00 00 10 00 04 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 00 40 00 00
00 00 00 40 00 00
00 00 00 40 00 00
00 00 00 55 54 00
00 00 00 15 54 00

---

s

00 00 00 00 00 00
00 00 00 50 10 00
00 00 01 54 14 00
00 00 01 04 04 00
00 00 01 05 04 00
00 00 01 05 04 00
00 00 01 01 04 00
00 00 01 41 54 00
00 00 00 40 50 00

---

t

00 00 00 00 00 00
00 00 01 00 00 00
00 00 15 55 50 00
00 00 15 55 54 00
00 00 01 55 04 00
00 00 01 00 04 00
00 00 01 00 04 00
00 00 01 00 14 00
00 00 00 00 10 00

---

u

00 00 00 00 00 00
00 00 01 55 50 00
00 00 01 55 54 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 00 00 04 00
00 00 01 55 50 00
00 00 01 55 54 00
00 00 00 00 04 00

---

f

00 00 00 00 00 00
00 00 00 20 08 00
00 00 0A AA A8 00
00 00 2A AA A8 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 00 00
00 00 08 00 00 00
00 00 08 00 00 00

---

g

00 00 00 00 00 00
00 00 00 AA 82 00
00 00 02 AA A2 00
00 00 02 00 20 00
00 00 02 00 20 00
00 00 02 00 20 00
00 00 00 AA AA 00
00 00 02 AA AA 00
00 00 02 00 00 00

---

h

00 00 00 00 00 00
00 00 20 00 08 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 00 80 00 00
00 00 00 80 00 00
00 00 00 80 00 00
00 00 00 AA A8 00
00 00 00 2A A8 00

---

s

00 00 00 00 00 00
00 00 00 A0 20 00
00 00 02 A8 28 00
00 00 02 08 08 00
00 00 02 0A A8 00
00 00 02 0A 08 00
00 00 02 02 08 00
00 00 02 82 A8 00
00 00 00 80 A0 00

---

t

00 00 00 00 00 00
00 00 02 00 00 00
00 00 2A AA A0 00
00 00 2A AA A8 00
00 00 02 AA 08 00
00 00 02 00 08 00
00 00 02 00 08 00
00 00 02 00 28 00
00 00 00 00 20 00

---

u

00 00 00 00 00 00
00 00 02 AA A0 00
00 00 02 AA A8 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 00 00 08 00
00 00 02 AA A0 00
00 00 02 AA A8 00
00 00 00 00 08 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

i

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 40 04 00
00 00 14 55 54 00
00 00 14 55 54 00
00 00 00 00 04 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

v

```
00 00 00 00 00 00
00 00 01 55 00 00
00 00 01 55 40 00
00 00 00 00 50 00
00 00 00 00 14 00
00 00 00 00 14 00
00 00 00 00 50 00
00 00 01 55 40 00
00 00 01 55 00 00
```

i

```
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 80 08 00
00 00 28 AA A8 00
00 00 28 AA A8 00
00 00 00 00 08 00
00 00 00 00 00 00
00 00 00 00 00 00
00 00 00 00 00 00
```

v

```
00 00 00 00 00 00
00 00 02 AA 00 00
00 00 02 AA 80 00
00 00 00 00 A0 00
00 00 00 00 28 00
00 00 00 00 28 00
00 00 00 00 A0 00
00 00 02 AA 80 00
00 00 02 AA 00 00
```

j

```
00 00 00 00 00 00
00 00 00 00 05 00
00 00 00 00 05 40
00 00 00 40 00 40
00 00 00 40 00 40
00 00 14 55 55 40
00 00 14 55 55 00
00 00 00 00 00 00
00 00 00 00 00 00
```

w

```
00 00 00 00 00 00
00 00 01 55 40 00
00 00 01 55 54 00
00 00 00 00 54 00
00 00 00 15 40 00
00 00 00 15 40 00
00 00 00 00 54 00
00 00 01 55 54 00
00 00 01 55 40 00
```

j

```
00 00 00 00 00 00
00 00 00 00 0A 00
00 00 00 00 0A 80
00 00 00 80 00 80
00 00 00 80 00 80
00 00 28 AA AA 80
00 00 28 AA AA 00
00 00 00 00 00 00
00 00 00 00 00 00
```

w

```
00 00 00 00 00 00
00 00 02 AA 80 00
00 00 02 AA A8 00
00 00 00 00 A8 00
00 00 00 2A 80 00
00 00 00 2A 80 00
00 00 00 00 A8 00
00 00 02 AA A8 00
00 00 02 AA 80 00
```

k

```
00 00 00 00 00 00
00 00 04 00 04 00
00 00 05 55 54 00
00 00 05 55 54 00
00 00 00 01 00 00
00 00 00 05 40 00
00 00 00 14 50 00
00 00 00 50 14 00
00 00 00 40 04 00
```

x

```
00 00 00 00 00 00
00 00 01 00 14 00
00 00 01 40 54 00
00 00 00 51 40 00
00 00 00 15 00 00
00 00 00 15 00 00
00 00 00 51 40 00
00 00 01 40 54 00
00 00 01 00 14 00
```

k

```
00 00 00 00 00 00
00 00 08 00 08 00
00 00 0A AA A8 00
00 00 0A AA A8 00
00 00 00 02 00 00
00 00 00 0A 80 00
00 00 00 28 A0 00
00 00 00 A0 28 00
00 00 00 80 08 00
```

x

```
00 00 00 00 00 00
00 00 02 00 28 00
00 00 02 80 A8 00
00 00 00 A2 80 00
00 00 00 2A 00 00
00 00 00 2A 00 00
00 00 00 A2 80 00
00 00 02 80 A8 00
00 00 02 00 28 00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

l	y	l	y
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 01 55 40 40	00 00 00 00 00 00	00 00 02 AA 80 80
00 00 04 00 04 00	00 00 01 55 51 50	00 00 08 00 08 00	00 00 02 AA A2 A0
00 00 05 55 54 00	00 00 00 00 11 10	00 00 0A AA A8 00	00 00 00 00 22 20
00 00 05 55 54 00	00 00 00 00 10 10	00 00 0A AA A8 00	00 00 00 00 20 20
00 00 00 00 40 00	00 00 00 00 10 10	00 00 00 00 80 00	00 00 00 00 20 20
00 00 00 00 00 00	00 00 00 00 10 50	00 00 00 00 00 00	00 00 00 00 20 A0
00 00 00 00 00 00	00 00 01 55 55 40	00 00 00 00 00 00	00 00 02 AA AA 80
00 00 00 00 00 00	00 00 01 55 55 00	00 00 00 00 00 00	00 00 02 AA AA 00
m	z	m	z
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 01 55 54 00	00 00 01 00 14 00	00 00 02 AA A8 00	00 00 02 00 28 00
00 00 01 55 54 00	00 00 01 00 54 00	00 00 02 AA A8 00	00 00 02 00 A8 00
00 00 01 00 00 00	00 00 01 01 44 00	00 00 02 00 00 00	00 00 02 02 88 00
00 00 01 55 54 00	00 00 01 05 04 00	00 00 02 AA A8 00	00 00 02 0A 08 00
00 00 00 55 54 00	00 00 01 14 04 00	00 00 00 AA A8 00	00 00 02 28 08 00
00 00 01 00 00 00	00 00 01 50 04 00	00 00 02 00 00 00	00 00 02 A0 08 00
00 00 01 55 54 00	00 00 01 40 04 00	00 00 02 AA A8 00	00 00 02 80 08 00
00 00 00 55 54 00	00 00 01 00 04 00	00 00 00 AA A8 00	00 00 02 00 08 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RED	GREEN	แดง	เขียว
0	0	๐	๐
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 05 55 50 00	00 00 0A AA A0 00	00 00 00 55 40 00	00 00 00 AA 80 00
00 00 15 55 54 00	00 00 2A AA A8 00	00 00 01 55 50 00	00 00 02 AA A0 00
00 00 10 05 04 00	00 00 20 0A 08 00	00 00 05 00 14 00	00 00 0A 00 28 00
00 00 10 14 04 00	00 00 20 28 08 00	00 00 04 00 04 00	00 00 08 00 08 00
00 00 10 50 04 00	00 00 20 A0 08 00	00 00 04 00 04 00	00 00 08 00 08 00
00 00 11 40 04 00	00 00 22 80 08 00	00 00 05 00 14 00	00 00 0A 00 28 00
00 00 15 55 54 00	00 00 2A AA A8 00	00 00 01 55 50 00	00 00 02 AA A0 00
00 00 05 55 50 00	00 00 0A AA A0 00	00 00 00 55 40 00	00 00 00 AA 80 00
1	1	๑	๑
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 54 00 00	00 00 00 A8 00 00
00 00 04 00 04 00	00 00 08 00 08 00	00 00 01 55 00 00	00 00 02 AA 00 00
00 00 04 00 04 00	00 00 08 00 08 00	00 00 05 10 40 00	00 00 0A 20 80 00
00 00 45 55 54 00	00 00 8A AA A8 00	00 00 04 15 44 00	00 00 08 2A 88 00
00 00 45 55 54 00	00 00 8A AA A8 00	00 00 04 05 04 00	00 00 08 0A 08 00
00 00 00 00 04 00	00 00 00 00 08 00	00 00 05 00 14 00	00 00 0A 00 28 00
00 00 00 00 04 00	00 00 00 00 08 00	00 00 01 55 50 00	00 00 02 AA A0 00
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 55 40 00	00 00 00 AA 80 00
2	2	๒	๒
00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00	00 00 00 00 00 00
00 00 05 00 14 00	00 00 0A 00 28 00	00 00 15 55 50 00	00 00 2A AA A0 00
00 00 15 00 54 00	00 00 2A 00 A8 00	00 00 00 00 14 00	00 00 00 00 28 00
00 00 10 01 44 00	00 00 20 02 88 00	00 00 01 55 04 00	00 00 02 AA 08 00
00 00 10 05 04 00	00 00 20 0A 08 00	00 00 01 04 44 00	00 00 02 08 88 00
00 00 10 14 04 00	00 00 20 28 08 00	00 00 00 45 04 00	00 00 00 8A 08 00
00 00 10 50 04 00	00 00 20 A0 08 00	00 00 01 00 14 00	00 00 02 00 28 00
00 00 15 40 54 00	00 00 2A 80 A8 00	00 00 01 55 54 00	00 00 02 AA A8 00
00 00 05 00 54 00	00 00 0A 00 A8 00	00 00 00 55 50 00	00 00 00 AA A0 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

00 00 00 00 00 00
00 00 05 00 50 00
00 00 15 00 54 00
00 00 10 00 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 15 55 55 00
00 00 05 45 50 00

4

00 00 00 00 00 00
00 00 00 05 40 00
00 00 00 54 40 00
00 00 05 40 40 00
00 00 14 00 40 00
00 00 10 00 40 00
00 00 15 55 54 00
00 00 15 55 54 00
00 00 00 00 40 00

5

00 00 00 00 00 00
00 00 15 50 50 00
00 00 15 50 54 00
00 00 10 40 04 00
00 00 10 40 04 00
00 00 10 40 04 00
00 00 10 40 04 00
00 00 10 55 54 00
00 00 10 15 50 00

3

00 00 00 00 00 00
00 00 0A 00 A0 00
00 00 2A 00 A8 00
00 00 20 00 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 2A AA AA 00
00 00 0A 8A A0 00

4

00 00 00 00 00 00
00 00 00 0A 80 00
00 00 00 A8 80 00
00 00 0A 80 80 00
00 00 28 00 80 00
00 00 20 00 80 00
00 00 2A AA A8 00
00 00 2A AA A8 00
00 00 00 00 80 00

5

00 00 00 00 00 00
00 00 2A A0 A0 00
00 00 2A A0 A8 00
00 00 20 80 08 00
00 00 20 80 08 00
00 00 20 80 08 00
00 00 20 80 08 00
00 00 20 AA A8 00
00 00 20 2A A0 00

๓

00 00 00 00 00 00
00 00 00 55 50 00
00 00 01 55 54 00
00 00 01 41 04 00
00 00 00 50 50 00
00 00 00 50 00 00
00 00 01 40 00 00
00 00 01 55 54 00
00 00 00 55 50 00

๔

00 00 00 00 00 00
00 00 00 15 40 00
00 00 00 55 50 00
00 00 01 40 14 00
00 00 01 05 04 00
00 00 01 10 44 00
00 00 01 15 54 00
00 00 01 05 14 00
00 00 05 00 04 00

๕

00 00 00 00 00 00
00 00 00 15 40 00
00 00 00 55 50 00
00 00 01 40 14 00
00 00 05 05 04 00
00 00 11 10 44 00
00 00 05 15 54 00
00 00 01 05 14 00
00 00 05 00 04 00

๓

00 00 00 00 00 00
00 00 00 AA A0 00
00 00 02 AA A8 00
00 00 02 82 08 00
00 00 00 A0 A0 00
00 00 00 A0 00 00
00 00 02 80 00 00
00 00 02 AA A8 00
00 00 00 AA A0 00

๔

00 00 00 00 00 00
00 00 00 2A 80 00
00 00 00 AA A0 00
00 00 02 80 28 00
00 00 02 0A 08 00
00 00 02 20 88 00
00 00 02 2A A8 00
00 00 02 2A 28 00
00 00 0A 00 08 00

๕

00 00 00 00 00 00
00 00 00 2A 80 00
00 00 00 AA A0 00
00 00 02 80 28 00
00 00 0A 0A 08 00
00 00 22 20 88 00
00 00 0A 2A A8 00
00 00 02 0A 28 00
00 00 0A 00 08 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6

00 00 00 00 00 00
00 00 01 55 50 00
00 00 05 55 54 00
00 00 14 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 15 54 00
00 00 00 05 50 00

7

00 00 00 00 00 00
00 00 15 00 00 00
00 00 15 00 00 00
00 00 10 00 00 00
00 00 10 00 54 00
00 00 10 15 54 00
00 00 11 55 00 00
00 00 15 40 00 00
00 00 14 00 00 00

8

00 00 00 00 00 00
00 00 05 45 50 00
00 00 15 55 54 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 15 55 54 00
00 00 05 45 50 00

6

00 00 00 00 00 00
00 00 02 AA A0 00
00 00 0A AA A8 00
00 00 28 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 2A A8 00
00 00 00 0A A0 00

7

00 00 00 00 00 00
00 00 2A 00 00 00
00 00 2A 00 00 00
00 00 20 00 00 00
00 00 20 00 A8 00
00 00 20 2A A8 00
00 00 22 AA 00 00
00 00 2A 80 00 00
00 00 28 00 00 00

8

00 00 00 00 00 00
00 00 0A 8A A0 00
00 00 2A AA A8 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 2A AA A8 00
00 00 0A 8A A0 00

๖

00 00 00 00 00 00
00 00 40 00 00 00
00 00 15 41 50 00
00 00 01 04 14 00
00 00 04 05 54 00
00 00 04 01 44 00
00 00 05 00 10 00
00 00 01 55 50 00
00 00 00 55 40 00

๗

00 00 00 00 00 00
00 00 00 55 50 00
00 00 01 55 54 00
00 00 00 41 04 00
00 00 00 50 50 00
00 00 01 40 00 00
00 00 00 55 54 00
00 00 10 00 04 00
00 00 05 55 50 00

๘

00 00 00 00 00 00
00 00 00 15 50 00
00 00 00 55 54 00
00 00 01 40 10 00
00 00 01 00 50 00
00 00 01 00 10 00
00 00 01 05 44 00
00 00 01 14 54 00
00 00 14 05 50 00

๖

00 00 00 00 00 00
00 00 80 00 00 00
00 00 2A 82 A0 00
00 00 02 08 28 00
00 00 08 0A A8 00
00 00 08 02 88 00
00 00 0A 00 20 00
00 00 02 AA A0 00
00 00 00 AA 80 00

๗

00 00 00 00 00 00
00 00 00 AA A0 00
00 00 02 AA A8 00
00 00 00 82 08 00
00 00 00 A0 A0 00
00 00 02 80 00 00
00 00 00 AA A8 00
00 00 20 00 08 00
00 00 0A AA A0 00

๘

00 00 00 00 00 00
00 00 00 2A A0 00
00 00 00 AA A8 00
00 00 02 80 20 00
00 00 01 00 A0 00
00 00 02 00 20 00
00 00 02 0A 88 00
00 00 02 28 A8 00
00 00 28 0A A0 00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9

```
00 00 00 00 00 00
00 00 05 40 10 00
00 00 15 50 14 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 10 10 04 00
00 00 15 55 50 00
00 00 05 55 40 00
-----------------
```

9

```
00 00 00 00 00 00
00 00 0A 80 20 00
00 00 2A A0 28 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 20 20 08 00
00 00 2A AA A0 00
00 00 0A AA 80 00
-----------------
```

๘

```
00 00 00 00 00 00
00 00 00 55 40 00
00 00 01 55 55 00
00 00 01 01 04 00
00 00 01 00 50 00
00 00 05 50 00 00
00 00 01 05 00 00
00 00 00 41 40 00
00 00 15 00 54 00
-----------------
```

๘

```
00 00 00 00 00 00
00 00 00 AA 80 00
00 00 02 AA AA 00
00 00 02 02 08 00
00 00 02 00 A0 00
00 00 0A A0 00 00
00 00 02 0A 00 00
00 00 00 82 80 00
00 00 2A 00 A8 00
-----------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

EXAMPLE PROGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXAMPLE PROGRAM : PROJECT1.ASM

```
000001 0000                ;*****************************************************
000002 0000                ;          CONTROL  DISPLAY  PROGRAM
000003 0000                ;
000004 0000                ; SHOW "PROJECT"  RUNNING  RIGHT SIDE TO LEFT SIDE
000005 0000                ;*****************************************************
000006 0000                ;       SET   NUMBER  PORT TO VARIABLE
000007 0000                ;
000008 0000                ;  FOR  SCAN   COLUMN:
000009 0000                ;       PORT1  #80  COLUMN 01-24
000010 0000                ;       PORT2  #90  COLUMN 25-48
000011 0000                ;       PORT3  #A0  COLUMN 49-72
000012 0000                ;       PORT4  #B0  COLUMN 73-96
000013 0000                ;       PORT5  #C0  COLUMN 97-108
000014 0000                ; NOTE: PORT5  #C2 RESERVED
000015 0000                ;
000016 0000                ;  FOR  ROW DATA,LOAD AND LATCH
000017 0000                ;       BEFORE  SEND OUT TO LED
000018 0000                ;       2 COLORS
000019 0000                ;       1 PORT FOR 4 LED.
000020 0000                ;       PORT1  #00  ROW  01-04
000021 0000                ;       PORT2  #01  ROW  05-08
000022 0000                ;       PORT3  #02  ROW  09-12
000023 0000                ;       PORT4  #03  ROW  13-16
000024 0000                ;       PORT5  #04  ROW  17-20
000025 0000                ;       PORT6  #05  ROW  21-24
000026 0000                ;*****************************************************
000027 0000                ;
000028 0000                ;         INITIAL   VARIABLE
000029 0000                ;
000030 0000                ;*****************************************************
000031 0000                ;
000032 8000                                .ORG  8000H
000033 0080                                .EQU  COLPORT1,80H
000034 0090                                .EQU  COLPORT2,90H
000035 00A0                                .EQU  COLPORT3,0A0H
000036 00B0                                .EQU  COLPORT4,0B0H
000037 00C0                                .EQU  COLPORT5,0C0H
000038 0000                                .EQU  ROWPORT1,00H
000039 0001                                .EQU  ROWPORT2,01H
000040 0002                                .EQU  ROWPORT3,02H
000041 0003                                .EQU  ROWPORT4,03H
000042 0004                                .EQU  ROWPORT5,04H
000043 0005                                .EQU  ROWPORT6,05H
000044 0006                                .EQU  ON_ROW,06H
000045 0040                                .EQU  SHF_IOIN,40H
000046 0080                                .EQU  CNTLWD1,80H
000047 DFFF                                .EQU  SYS_STK,0DFFFH
000048 A000                                .EQU  DATA,0A000H
000049 8000                ;
000050 8000                ;   POWER  ON  DELAY  (0.45 SEC)
000051 8000                ;
000052 8000 0602                           LD    B,02
000053 8002 11FFFF         LOOP1:          LD    DE,0FFFFH
000054 8005 1B             LOOP2:          DEC   DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000055 8006 7A                          LD    A,D
000056 8007 B3                          OR    E
000057 8008 C20580                      JP    NZ,LOOP2
000058 800B 10F5                        DJNZ  LOOP1
000059 800D
000060 800D                ;       SHIFT I/O ADDRESS INTERNAL TO 40H
000061 800D                ;
000062 800D 3E40                         LD   A,40H
000063 800F D33F                         OUT  (3FH),A
000064 8011
000065 8011
000066 8011
000067 8011                ;       ********************************
000068 8011                ;               INITIAL  STACK
000069 8011                ;       ********************************
000070 8011
000071 8011 31FFDF                       LD    SP,SYS_STK
000072 8014
000073 8014
000074 8014                ;   SET  MODE  0 FOR 8255
000075 8014                ;   PORT A,B,C = OUTPUT PORT
000076 8014                ;
000077 8014
000078 8014 3E80           INITIAL:      LD    A,CNTLWD1
000079 8016 D383                         OUT   (COLPORT1+3),A
000080 8018 D393                         OUT   (COLPORT2+3),A
000081 801A D3A3                         OUT   (COLPORT3+3),A
000082 801C D3B3                         OUT   (COLPORT4+3),A
000083 801E D3C3                         OUT   (COLPORT5+3),A
000084 8020                ;
000085 8020                ;   CLEAR  SCAN COLUMN , SO THAT CLEAR LED DISPLAY
000086 8020      0         ;
000087 8020 3EFF 0          CLEAR_COL:    LD    A,0FFH
000088 8022 D380 0                        OUT   (COLPORT1),A
000089 8024 D381                          OUT   (COLPORT1+1),A
000090 8026 D382                          OUT   (COLPORT1+2),A
000091 8028 D390                          OUT   (COLPORT2),A
000092 802A D391                          OUT   (COLPORT2+1),A
000093 802C D392                          OUT   (COLPORT2+2),A
000094 802E D3A0                          OUT   (COLPORT3),A
000095 8030 D3A1                          OUT   (COLPORT3+1),A
000096 8032 D3A2                          OUT   (COLPORT3+2),A
000097 8034 D3B0                          OUT   (COLPORT4),A
000098 8036 D3B1                          OUT   (COLPORT4+1),A
000099 8038 D3B2                          OUT   (COLPORT4+2),A
000100 803A D3C0                          OUT   (COLPORT5),A
000101 803C D3C1                          OUT   (COLPORT5+1),A
000102 803E D3C2                          OUT   (COLPORT5+2),A
000103 8040
000104 8040
000105 8040
000106 8040                ;MAIN PROGRAM
000107 8040 2100A0         MAIN:          LD    HL, DATA          ;START ADDRESS OF DATA TO SEND
000108 8043 011AB00                       LD    BC, 171D          ;NUMBER OF MESSAGE RUNNING
000109 8046 C5             LP_PAGE:       PUSH  BC
000110 8047 220181                        LD    (DAT_STRT), HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000111 804B 4D                          LD    B,30              ; SPEED  RUNNING
000112 804C C5          LOOP_SCR:       PUSH  BC
000113 804D 2A0181                      LD    HL,(DAT_STRT)
000114 8050 DD210881                    LD    IX,SC_START+5
000115 8054 DD4E00      SET_COL:        LD    C,(IX+0)          ;SET NEW PORT TO C REG.
000116 8057 1603        LP_24CL:        LD    D,3
000117 8059 CB71                        BIT   6,C
000118 805B C2A380                      JP    NZ,LOOP_C
000119 805E 0608        LOOP_NORM:      LD    B,8
000120 8060 1E7F                        LD    E,7FH
000121 8062 CDE280      LOOP_1:         CALL  SEND_DAT
000122 8065 3EFF                        LD    A,0FFH
000123 8067 ED79                        OUT   (C),A
000124 8069 D306                        OUT   (ON_ROW),A
000125 806B 7B                          LD    A,E
000126 806C ED79                        OUT   (C),A
000127 806E CDF080                      CALL  DELAY
000128 8071 CB0B                        RRC   E
000129 8073                             ;DEC   B
000130 8073                             ;JP    NZ,LOOP_1
000131 8073 10ED                        DJNZ  LOOP_1
000132 8075 CDF980                      CALL  DELAY2
000133 8078 3EFF                        LD    A,0FFH
000134 807A ED79                        OUT   (C),A
000135 807C 0D                          DEC   C
000136 807D 15                          DEC   D
000137 807E C25E80                      JP    NZ,LOOP_NORM
000138 8081 DD2B                        DEC   IX
000139 8083 DD4E00                      LD    C,(IX+0)
000140 8086 CB79                        BIT   7,C
000141 8088 C25780                      JP    NZ,LP_24CL        ;#1 8255
000142 808B C1                          POP   BC
000143 808C 05                          DEC   B
000144 808D C24C80                      JP    NZ,LOOP_SCR       ;LOOP 30 TIME PER 1 SCREEN
000145 8090 C1                          POP   BC
000146 8091 2A0181                      LD    HL,(DAT_STRT)     ;SHIFT NEW PAGE RUNNING
000147 8094 23                          INC   HL
000148 8095 23                          INC   HL
000149 8096 23                          INC   HL
000150 8097 23                          INC   HL
000151 8098 23                          INC   HL
000152 8099 23                          INC   HL
000153 809A 0B                          DEC   BC
000154 809B 79                          LD    A,C
000155 809C B0                          OR    B
000156 809D C24680                      JP    NZ,LP_PAGE
000157 80A0 C34080                      JP    MAIN
000158 80A3
000159 80A3             ;***********************************************
000160 80A3             ;       SUBROUTINE  SPECIAL PORT C0
000161 80A3             ;***********************************************
000162 80A3 0604        LOOP_C:         LD    B,4
000163 80A5 1EF7                        LD    E,0F7H
000164 80A7 CDE280      PORT_C1:        CALL  SEND_DAT
000165 80AA 3EFF                        LD    A,0FFH
000166 80AC ED79                        OUT   (C),A             ;OFF COLUMN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000167 80AE D306                        OUT   (ON_ROW),A     ;ON ROW DATA
000168 80B0 7B                          LD    A,E
000169 80B1 ED79                        OUT   (C),A

000170 80B3 CDF080                      CALL  DELAY
000171 80B6 CB0B                        RRC   E
000172 80B8                             ;DEC   B
000173 80B8                             ;JP    NZ,PORT_C1
000174 80B8 10ED                        DJNZ  PORT_C1
000175 80BA CDF980                      CALL  DELAY2
000176 80BD 7B                          LD    A,E             ;OFF LAST COLUMN OF PORT
000177 80BE ED79                        OUT   (C),A
000178 80C0 0D                          DEC   C               ;(C) = 0C0H
000179 80C1 0608                        LD    B,8
000180 80C3 CDE280          FPORT_C0:   CALL  SEND_DAT
000181 80C6 3EFF                        LD    A,0FFH
000182 80C8 ED79                        OUT   (C),A
000183 80CA D306                        OUT   (ON_ROW),A
000184 80CC 7B                          LD    A,E
000185 80CD ED59                        OUT   (C),E
000186 80CF CDF080                      CALL  DELAY
000187 80D2 CB0B                        RRC   E
000188 80D4                             ;DEC   B
000189 80D4                             ;JP    NZ,FPORT_C0
000190 80D4 10ED                        DJNZ  FPORT_C0
000191 80D6 DD2B                        DEC   IX
000192 80D8 CDF980                      CALL  DELAY2
000193 80DB 3EFF                        LD    A,0FFH
000194 80DD ED79                        OUT   (C),A
000195 80DF C35480                      JP    SET_COL
000196 80E2
000197 80E2                 ;
000198 80E2                 ;#########################################
000199 80E2                 ;     SUBROUTINE   SEND DATA 6 BYTES
000200 80E2                 ;            TO  BUFFER1
000201 80E2                 ;
000202 80E2
000203 80E2 C5              SEND_DAT:   PUSH  BC
000204 80E3 0606                        LD    B,06
000205 80E5 0E00                        LD    C,0
000206 80E7 7E              L1:         LD    A,(HL)
000207 80E8 ED79                        OUT   (C),A
000208 80EA 0C                          INC   C
000209 80EB 23                          INC   HL
000210 80EC 10F9                        DJNZ  L1
000211 80EE C1                          POP   BC
000212 80EF C9                          RET
000213 80F0                             ;OUT   (ROWPORT1),A
000214 80F0                             ;INC   HL
000215 80F0                             ;LD    A,(HL)
000216 80F0                             ;OUT   (ROWPORT2),A
000217 80F0                             ;INC   HL
000218 80F0                             ;LD    A,(HL)
000219 80F0                             ;OUT   (ROWPORT3), A
000220 80F0                             ;INC   HL
000221 80F0                             ;LD    A,(HL)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000222 80F0                             ;OUT   (ROWPORT4),A
000223 80F0                             ;INC   HL
000224 80F0                             ;LD    A,(HL)
000225 80F0                             ;OUT   (ROWPORT5),A
000226 80F0                             ;INC   HL
000227 80F0                             ;LD    A,(HL)
000228 80F0                             ;OUT   (ROWPORT6),A
000229 80F0                             ;INC   HL
000230 80F0                             ;RET
000231 80F0
000232 80F0                 ;
000233 80F0                 ;     DELAY LAST COLUMN
000234 80F0                 ;
000235 80F0 D5              DELAY:      PUSH  DE
000236 80F1 1E05                        LD    E,05H
000237 80F3 1D              DLY:        DEC   E
000238 80F4 C2F380                      JP    NZ,DLY
000239 80F7 D1                          POP   DE
000240 80F8 C9                          RET
000241 80F9                 ;
000242 80F9                 ;     DELAY COLUMN
000243 80F9                 ;
000244 80F9 C5              DELAY2:     PUSH  BC
000245 80FA 0603                        LD    B,03H
000246 80FC 00              DLY2:       NOP
000247 80FD 10FD                        DJNZ  DLY2
000248 80FF C1                          POP   BC
000249 8100 C9                          RET
000250 8101
000251 8101                 ;*****************************************
000252 8101                 ;STORE PORT NUMBER TO MEMORY (I/O MAP AREA)
000253 8101                 ;
000254 8101 0000            DAT_STRT:   .DW  00
000255 8103 008292A2B2C1    SC_START:   .DB  00,82H, 92H, 0A2H, 0B2H,0C1H
000256 8109                 ;
000257 8109                 ;   DATA  SHOW "PROJECT"
000258 8109                 ;
000259 A000                             .ORG  DATA
000260 A000 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;1
       A008 00000000
000261 A00C 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;2
       A014 00000000
000262 A018 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;3
       A020 00000000
000263 A024 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;4
       A02C 00000000
000264 A030 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;5
       A038 00000000
000265 A03C 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;6
       A044 00000000
000266 A048 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;7
       A050 00000000
000267 A054 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;8
       A05C 00000000
000268 A060 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;9
       A068 00000000
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000269 A06C 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;10
       A074 00000000
000270 A078 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;11
       A080 00000000
000271 A084 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;12
       A08C 00000000
000272 A090 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;13
       A098 00000000
000273 A09C 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;14
       A0A4 00000000
000274 A0A8 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;15
       A0B0 00000000
000275 A0B4 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;16
       A0BC 00000000
000276 A0C0 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;17
       A0C8 00000000
000277 A0CC 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;18
       A0D4 00000000
000278 A0D8 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;19
       A0E0 00000000
000279 A0E4 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;20
       A0EC 00000000
000280 A0F0 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;21
       A0F8 00000000
000281 A0FC 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;22
       A104 00000000
000282 A108 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;23
       A110 00000000
000283 A114 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;24
       A11C 00000000
000284 A120 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;25
       A128 00000000
000285 A12C 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;26
       A134 00000000
000286 A138 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;27
       A140 00000000
000287 A144 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;28
       A14C 00000000
000288 A150 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;29
       A158 00000000
000289 A15C 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;30
       A164 00000000
000290 A168 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;31
       A170 00000000
000291 A174 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;32
       A17C 00000000
000292 A180 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;33
       A188 00000000
000293 A18C 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;34
       A194 00000000
000294 A198 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;35
       A1A0 00000000
000295 A1A4 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;36
       A1AC 00000000
000296 A1B0 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;37
       A1B8 00000000
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000297 A1BC 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;38
       A1C4 00000000
000298 A1C8 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;39
       A1D0 00000000
000299 A1D4 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;40
       A1DC 00000000
000300 A1E0 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;41
       A1E8 00000000
000301 A1EC 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;42
       A1F4 00000000
000302 A1F8 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;43
       A200 00000000
000303 A204 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;44
       A20C 00000000
000304 A210 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;45
       A218 00000000
000305 A21C 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;46
       A224 00000000
000306 A228 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;47
       A230 00000000
000307 A234 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;48
       A23C 00000000
000308 A240 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;49
       A248 00000000
000309 A24C 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;50
       A254 00000000
000310 A258 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;51
       A260 00000000
000311 A264 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;52
       A26C 00000000
000312 A270 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;53
       A278 00000000
000313 A27C 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H ;54
       A284 00000000
000314 A288
000315 A288                             ;
000316 A288                             ;  PROJECT
000317 A288                             ;                1   2   3   4   5   6   7   8   9   10  11  12
000318 A288 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,010H,000H,004H,000H   ;P
       A290 10000400
000319 A294 0000155554000000            .DB   000H,000H,015H,055H,054H,000H,000H,000H,015H,055H,054H,000H
       A29C 15555400
000320 A2A0 0000101004000000            .DB   000H,000H,010H,010H,004H,000H,000H,000H,010H,010H,000H,000H
       A2A8 10100000
000321 A2AC 0000101000000000            .DB   000H,000H,010H,010H,000H,000H,000H,000H,015H,050H,000H,000H
       A2B4 15500000
000322 A2B8 000005400000                .DB   000H,000H,005H,040H,000H,000H
000323 A2BE 0000000000000000            .DB   000H,000H,000H,000H,000H,000H,000H,000H,010H,000H,004H,000H   ;R
       A2C6 10000400
000324 A2CA 0000155554000000            .DB   000H,000H,015H,055H,054H,000H,000H,000H,015H,055H,054H,000H
       A2D2 15555400
000325 A2D6 0000101000000000            .DB   000H,000H,010H,010H,000H,000H,000H,000H,010H,014H,000H,000H
       A2DE 10140000
000326 A2E2 0000101500000000            .DB   000H,000H,010H,015H,000H,000H,000H,000H,015H,051H,054H,000H
       A2EA 15515400
000327 A2EE 000005405400                .DB   000H,000H,005H,040H,054H,000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000328 A2F4 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,001H,055H,040H,000H   ;O
       A2FC 01554000
000329 A300 0000055550000000          .DB   000H,000H,005H,055H,050H,000H,000H,000H,014H,000H,014H,000H
       A308 14001400
000330 A30C 0000100004000000          .DB   000H,000H,010H,000H,004H,000H,000H,000H,010H,000H,004H,000H
       A314 10000400
000331 A318 0000140014000000          .DB   000H,000H,014H,000H,014H,000H,000H,000H,005H,055H,050H,000H
       A320 05555000
000332 A324 000001554000              .DB   000H,000H,001H,055H,040H,000H
000333 A32A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,050H,000H   ;J
       A332 00005000
000334 A336 0000000054000000          .DB   000H,000H,000H,000H,054H,000H,000H,000H,010H,000H,004H,000H
       A33E 10000400
000335 A342 0000100004000000          .DB   000H,000H,010H,000H,004H,000H,000H,000H,010H,000H,004H,000H
       A34A 10000400
000336 A34E 0000155554000000          .DB   000H,000H,015H,055H,054H,000H,000H,000H,015H,055H,050H,000H
       A356 15555000
000337 A35A 000010000000              .DB   000H,000H,010H,000H,000H,000H
000338 A360 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,010H,000H,004H,000H   ;E
       A368 10000400
000339 A36C 0000155554000000          .DB   000H,000H,015H,055H,054H,000H,000H,000H,015H,055H,054H,000H
       A374 15555400
000340 A378 0000101004000000          .DB   000H,000H,010H,010H,004H,000H,000H,000H,010H,010H,004H,000H
       A380 10100400
000341 A384 0000105404000000          .DB   000H,000H,010H,054H,004H,000H,000H,000H,014H,000H,014H,000H
       A38C 14001400
000342 A390 000014001400              .DB   000H,000H,014H,000H,014H,000H
000343 A396 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,001H,055H,040H,000H   ;C
       A39E 01554000
000344 A3A2 0000055550000000          .DB   000H,000H,005H,055H,050H,000H,000H,000H,014H,000H,014H,000H
       A3AA 14001400
000345 A3AE 0000100004000000          .DB   000H,000H,010H,000H,004H,000H,000H,000H,010H,000H,004H,000H
       A3B6 10000400
000346 A3BA 0000100004000000          .DB   000H,000H,010H,000H,004H,000H,000H,000H,014H,000H,014H,000H
       A3C2 14001400
000347 A3C6 000005005000              .DB   000H,000H,005H,000H,050H,000H
000348 A3CC 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,015H,000H,000H,000H   ;T
       A3D4 15000000
000349 A3D8 0000140000000000          .DB   000H,000H,014H,000H,000H,000H,000H,000H,010H,000H,004H,000H
       A3E0 10000400
000350 A3E4 0000155554000000          .DB   000H,000H,015H,055H,054H,000H,000H,000H,015H,055H,054H,000H
       A3EC 15555400
000351 A3F0 0000100004000000          .DB   000H,000H,010H,000H,004H,000H,000H,000H,014H,000H,000H,000H
       A3F8 14000000
000352 A3FC 000015000000              .DB   000H,000H,015H,000H,000H,000H
000353 A402 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A40A 00000000
000354 A40E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A416 00000000
000355 A41A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A422 00000000
000356 A426 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A42E 00000000
000357 A432 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A43A 00000000
000358 A43E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
      A446 00000000
000359 A44A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A452 00000000
000360 A456 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A45E 00000000
000361 A462 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A46A 00000000
000362 A46E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A476 00000000
000363 A47A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A482 00000000
000364 A486 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A48E 00000000
000365 A492 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A49A 00000000
000366 A49E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4A6 00000000
000367 A4AA 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4B2 00000000
000368 A4B6 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4BE 00000000
000369 A4C2 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4CA 00000000
000370 A4CE 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4D6 00000000
000371 A4DA 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4E2 00000000
000372 A4E6 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4EE 00000000
000373 A4F2 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A4FA 00000000
000374 A4FE 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A506 00000000
000375 A50A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A512 00000000
000376 A516 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A51E 00000000
000377 A522 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A52A 00000000
000378 A52E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A536 00000000
000379 A53A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A542 00000000
000380 A546 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A54E 00000000
000381 A552 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A55A 00000000
000382 A55E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A566 00000000
000383 A56A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A572 00000000
000384 A576 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A57E 00000000
000385 A582 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
      A58A 00000000
000386 A58E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
00000000
000387 A59A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5A2 00000000
000388 A5A6 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5AE 00000000
000389 A5B2 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5BA 00000000
000390 A5BE 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5C6 00000000
000391 A5CA 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5D2 00000000
000392 A5D6 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5DE 00000000
000393 A5E2 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5EA 00000000
000394 A5EE 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A5F6 00000000
000395 A5FA 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A602 00000000
000396 A606 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A60E 00000000
000397 A612 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A61A 00000000
000398 A61E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A626 00000000
000399 A62A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A632 00000000
000400 A636 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A63E 00000000
000401 A642 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A64A 00000000
000402 A64E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A656 00000000
000403 A65A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A662 00000000
000404 A666 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A66E 00000000
000405 A672 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A67A 00000000
000406 A67E 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A686 00000000
000407 A68A 0000000000000000          .DB   000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H,000H
       A692 00000000
000408 A696                           .END

CLEAR_CO=8020
CNTLWD1 =0080
COLPORT1=0080
COLPORT2=0090
COLPORT3=00A0
COLPORT4=00B0
COLPORT5=00C0
DATA    =A000
DAT_STRT=8101
DELAY   =80F0
DELAY2  =80F9
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DLY     =80F3
DLY2    =80FC
FPORT_C0=80C3
INITIAL =8014
L1      =80E7
LOOP1   =8002
LOOP2   =8005
LOOP_1  =8062
LOOP_C  =80A3
LOOP_NOR=805E
LOOP_SCR=804C
LP_24CL =8057
LP_PAGE =8046
MAIN    =8040
ON_ROW  =0006
PORT_C1 =80A7
ROWPORT1=0000
ROWPORT2=0001
ROWPORT3=0002
ROWPORT4=0003
ROWPORT5=0004
ROWPORT6=0005
SC_START=8103
SEND_DAT=80E2
SET_COL =8054
SHF_IOIN=0040
SYS_STK =DFFF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PMOA LT	PACK-AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV	ISS
BC315	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	200M	10P	100MN	2MA	ALN	TIB	BC309	2N6003	0
BC315A	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	200M	10P	125MN	2MA	ALN	TIB	BC309	2N6003	2
BC315B	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	200M	10P	200MN	2MA	ALN	TIB	BC309	2N6003	2
BC317	NS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC167	2N5209	0
BC317A	NS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC167	2N5209	0
BC317B	NS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALG	MOU	BC167	2N5209	0
BC318	NS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC167	2N5209	0
BC318A	NS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC167	2N5209	0
BC318B	NS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALG	MOU	BC167	2N5209	0
BC318C	NS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	400MN	2MA	ALG	MOU	BC169	2N5210	0
BC319	NS	TO92	L14	30V	20V	5V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALN	MOU	BC169	2N5210	0
BC319B	NS	TO92	L14	30V	20V	5V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALN	MOU	BC169	2N5210	0
BC319C	NS	TO92	L14	30V	25V	5V	150MA	135C	310MWF	100M	4P	400MN	2MA	ALN	MOU	BC169	2N5210	0
BC320	PS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC320	2N5086	0
BC320A	PS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC320	2N5086	0
BC320B	PS	TO92	L14	50V	45V	6V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALG	MOU	BC320	2N5086	0
BC321	PS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC320	2N5086	0
BC321A	PS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALG	MOU	BC320	2N5086	0
BC321B	PS	TO92	L14	40V	30V	5V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALG	MOU	BC320	2N5086	0
BC321C	PS	TO92	L14	45V	30V	5V	150MA	135C	310MWF	100M	4P	400MN	2MA	ALN	MOU	BC352B	2N5086	2
BC322	PS	TO92	L14	30V	20V	5V	150MA	135C	310MWF	100M	4P	110MN	2MA	ALN	MOU	BC322	2N5087	0
BC322B	PS	TO92	L14	30V	20V	5V	150MA	135C	310MWF	100M	4P	200MN	2MA	ALN	MOU	BC322	2N5087	0
BC322C	PS	TO92	L14	30V	20V	5V	150MA	135C	310MWF	100M	4P	400MN	2MA	ALN	MOU	BC322	2N5087	0
BC323	NS	TO39	L04	100V	60V	5V	5A	200C	800MWF	50M	80P	50MN	500MA	AMG	SGI	BFY50	2N2297	0
BC324	NS	TO39	L04	85V	55V	5V	1A	200C	800MWF	50M	40P	20MN	500MA	AMG	SGI	BFY50	2N2297	0
BC325	PS	TO18	L01	60V	60V	6V	50MA	200C	360MWF	100M	9P	40MN	10UA	ALA	TIB	BCY71	2N3965	2
BC326	PS	TO18	L01	60V	60V	6V	50MA	200C	360MWF	100M	9P	100MN	10UA	ALA	TIB	BCY71	2N3965	2
BC327	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	63MN	100MA	AMG	SID	BC327	2N5819	0
BC327AP	PS	TO92	L74	50V	45V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	FEB	BC32716	2N5819	2
BC327BP	PS	TO92	L74	50V	45V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	FEB	BC32725	2N5819	2
BC327CP	PS	TO92	L74	50V	45V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	FEB	BC32740	2N5819	2
BC327/01	PS	X09	L10	45V	45V	6V	500MA	125C	400MWF	50M	15P	100MN	100MA	AMG	OBS	BSY59		2
BC327/10	PS	TO92	L74	50V	45V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	SID	BC327	2N6014	2
BC327/16	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	SID	BC327	2N5819	2
BC327/25	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	SID	BC327	2N5819	0
BC327/40	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	SID	BC327	2N5819	0
BC328	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	63MN	100MA	AMG	SID	BC327	2N5819	0
BC328AP	PS	TO92	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	FEB	BC32816	2N5819	2
BC328BP	PS	TO92	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	FEB	BC32825	2N5819	2
BC328CP	PS	TO92	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	FEB	BC32840	2N5819	2
BC328/01	PS	X09	L10	25V	25V	5V	500MA	125C	400MWF	50M	15P	100MN	100MA	AMG	OBS	BSY59		2
BC328/10	PS	TO92	L74	30V	25V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	SID	BC327	2N6014	2
BC328/16	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	SID	BC327	2N5819	0
BC328/25	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	SID	BC327	2N5819	0
BC328/40	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	SID	BC327	2N5819	0
BC329	NS	TO92	L74	60V	60V	6V	30MA	150C	250MWF	100M	6P	240MN	2MA	ALN	TIW	BC239	2N5827	1
BC329B	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	6P	220MN	2MA	ALN	TIW	BC239	2N5827	0
BC329C	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	220MN	2MA	ALN	TIW	BC239	2N5827	0
BC330	NS	TO92	L74	60V	60V	6V	30MA	150C	250MWF	100M	6P	220MN	2MA	ALN	TIW	BC239	2N5827	1
BC330B	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	220MN	2MA	ALN	TIW	BC239	2N5827	0
BC330C	NS	X10	L20	45V	45V	6V	30MA	150C	220MWF	100M	3P	220FG	2MA	ALN	TIW	BC239	2N5827	0
BC331	NS	TO92	L74	60V	60V	6V	30MA	150C	250MWF	100M	3P	125MN	2MA	ALN	TIW	BC239	2N5827	1
BC331A	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	TIW	BC237	2N5825	0
BC331B	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	TIW	BC237	2N5825	0
BC331C	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	TIW	BC237	2N5825	0
BC332	NS	TO92	L74	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALN	TIW	BC239	2N5827	1
BC332A	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	TIW	BC237	2N2825	0
BC332B	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MW	2MA	ALG	TIW	BC237	2N2825	0
BC332C	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	TIW	BC237	2N5825	0
BC333	NS	TO92	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100UA	ALG	MOB	BC320	2N5086	0
BC334	PS	TO92	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100UA	ALG	MOB	BC320	2N5286	0
BC335	NS	TO92	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100UA	ALN	MOB	BC322	2N5087	0
BC336	PS	TO92	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100UA	ALN	MOB	BC322	2N5087	0
BC337	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	SID	BC337	2N5818	0
BC337AP	NS	TO92	L74	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	FEB	BC33716	2N6016	2
BC337BP	NS	TO92	L74	50V	45V	5V	800MA	150C	360MWF	60M	20P	160MN	100MA	AMG	FEB	BC33725	2N6016	2
BC337CP	NS	TO92	L74	50V	45V	5V	800MA	150C	360MWF	60M	20P	250MN	100MA	AMG	FEB	BC33740	2N6016	2
BC337/01	NS	X09	L10	45V	45V	6V	500MA	150C	400MWF	60M	20P	100MN	100MA	AMG	OBS	BFW87		2
BC337/10	NS	TO92	L74	50V	45V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	SID	BC487B	2N6220	2
BC337/16	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	SID	BC337	2N5818	0
BC337/25	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	160MN	100MA	AMG	SID	BC337	2N5818	0
BC337/40	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	250MN	100MA	AMG	SID	BC337	2N5818	0
BC338	NS	X10	L20	30V	20V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	SID	BC337	2N5818	0
BC338AP	NS	TO92	L74	30V	20V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	FEB	BC33740	2N6016	2
BC338BP	NS	TO92	L74	30V	20V	5V	800MA	150C	360MWF	60M	20P	160MN	100MA	AMG	FEB	BC33740	2N6016	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PM OA LT	PACK-AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV	ISS
BD135/6	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M	.	40/100	150MA	AMG	TFK	BD189	2N4923	2
BD135/10	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M	.	63/160	150MA	AMG	TFK	BD189	2N4923	2
BD135/16	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M	.	100MN	150MA	AMG	TFK	BD189	2N4923	2
BD136	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M	.	40/250	150MA	AMG	MUB	BD140	2N4920	0
BD136G	PS	X17	L35	45V	45V	5V	1A	150C	12.5WC	.	.	40/250	150MA	AMG	GEB	BD520	2N6556	2
BD136/6	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M	.	40/100	150MA	AMG	TFK	BD562	2N4920	2
BD136/10	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M	.	63/160	150MA	AMG	TFK	BD189	2N4923	2
BD136/16	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M	.	100MN	150MA	AMG	TFK	BD189	2N4923	2
BD137	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	40/160	150MA	AMG	MUB	BD169	2N4923	0
BD137G	NS	X17	L35	60V	60V	5V	1A	150C	12.5WC	80M	.	40/160	150MA	AMH	GEB	BD519	2N6553	2
BD137/6	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	40/100	150MA	AMG	TFK	BD189	2N4923	2
BD137/10	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	63/160	150MA	AMH	TFK	BD189	2N4923	2
BD138	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	40/180	150MA	AMG	MUB	BD140	2N4920	0
BD138G	PS	X17	L35	60V	60V	5V	1A	150C	12.5WC	.	.	40/160	150MA	AMG	GEB	BD520	2N6556	2
BD138/6	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	40/100	150MA	AMG	TFK	BD140	2N4920	2
BD138/10	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M	.	63/160	150MA	AMG	TFK	BD140	2N4920	2
BD139	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	40/160	150MA	AMH	MUB	BD169	2N4923	0
BD139G	NS	X17	L35	80V	80V	5V	1A	150C	12WC	50M	.	40/160	150MA	AMH	TFK	BD519	2N6553	2
BD139/6	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	40/100	150MA	AMH	TFK	BD179	2N4923	2
BD139/10	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	63/160	150MA	AMH	TFK	BD179	2N4923	2
BD140	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	40/250	150MA	AMH	MUB	BD140	2N4920	0
BD140G	PS	X17	L35	80V	80V	5V	1A	150C	12WC	50M	.	40/160	150MA	AMH	GEB	BD520	2N6556	2
BD140/6	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	40/100	150MA	AMH	TFK	BD179	2N5192	2
BD140/10	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M	.	63/160	150MA	AMH	TFK	BD179	2N5192	2
BD141	NS	TO3	L05	140V	120V	7V	8A	200C	117WC			20/70	2A	AHH	ATB	BDY74	2N3442	1
BD142	NS	TO3	L05	50V	40V	5V	15A	200C	117WC	700K		13/160	4A	AHG	SEU	BDY20	2N3055	0
BD144	NS	TO3	L05	400V	400V	5V	250MA	135C	8WC	6M		5MN	5A	AME	MUB	BU105	2N5157	1
BD145	NS	TO3	L05	60V	60V	5V	5A	175C	15WC	50M		45MN	500MA	RHG	MBL	BDY24	2N3448	1
BD148	NS	X03	L05	40V	40V	7V	4A	200C	31WC	1M3	.	40MN	500MA	AHG	SID	BD163		1
BD148B	NS	X03	L05	45V	40V	7V	4A	200C	30WC	1M3	.	100MN	500MA	AHG	SID			1
BD148C	NS	X03	L05	45V	40V	7V	4A	200C	30WC	1M3	.	63/160	500MA	AHG	SID	.	.	1
BD148/6	NS	X03	L05	40V	40V	7V	4A	200C	31WC	1M3	.	40/100	500MA	AHG	SID	BD163		1
BD148/10	NS	X03	L05	40V	40V	7V	4A	200C	31WC	1M3	.	63/160	500MA	AHG	SID	BD161		1
BD148/16	NS	X03	L05	40V	40V	7V	4A	200C	31WC	1M3	.	100MN	500MA	AHG	SID	BD161		1
BD149	NS	X03	L05	60V	60V	7V	4A	200C	31WC	1M3	.	40MN	500MA	AHG	SID	BD161		1
BD149B	NS	X03	L05	45V	40V	7V	4A	200C	30WC	1M3	.	63MN	500MA	AHG	SID	BD161		1
BD149/6	NS	X03	L05	60V	60V	7V	4A	200C	31WC	1M3	.	40/100	500MA	AHG	SID	BD161	.	1
BD149/10	NS	X03	L05	60V	60V	7V	4A	200C	31WC	1M3	.	63/160	500MA	AHG	SID	BD161	.	1
BD150	NS	TO39	L04	220V	220V	8V	500MA	200C	1WF	80M	.	20MN	80MA	AME	SGI		2N3440	0
BD150A	NS	TO5	L04	300V	220V	8V	500MA	200C	1WF	80M	.	20MN	80MA	AME	TIB	BUY60	2N3439	1
BD150B	NS	TO5	L04	250V	150V	8V	500MA	200C	1WF	80M	.	20MN	80MA	AME	TIB	BUY60	2N3439	1
BD150C	NS	TO5	L04	200V	150V	8V	500MA	200C	1WF	80M	.	20MN	80MA	AME	TIB	BUY60	2N3439	1
BD151	PS	TO126	L31	35V	30V	5V	3A	150C	25WC	.	.	30/150	1A	AHG	MOB	BD238	2N4920	0
BD151Z	NS	TO126	L31	50V	45V	5V	3A	150C	25WC	.	.	30/150	1A	AHG	MOB	BD589	2N6123	0
BD153	NS	TO126	L31	70V	60V	5V	3A	150C	25WC	.	.	30/150	1A	AHH	MOB	BD589	2N6123	0
BD154	NS	TO126	L31	35V	30V	5V	1A	150C	25WC	.	.	30/150	1A	AHG	MOB	BD689	2N6123	0
BD155	NS	TO126	L31	50V	45V	5V	1A	150C	25WC	.	.	30/150	1A	AHG	MOB	BD589	2N6123	0
BD156	PS	TO126	L31	70V	60V	5V	3A	150C	25C	.	.	30/150	1A	AHH	MOB	BD238	2N4920	0
BD157	NS	TO126	L31	275V	250V	5V	500MA	150C	20WC	.	.	30/250	50MA	ALE	MOB	BD232	.	0
BD158	NS	TO126	L31	325V	300V	5V	500MA	150C	20WC	.	.	30/250	50MA	ALE	MOB	BD232		0
BD159	NS	TO126	L31	375V	350V	5V	500MA	150C	20WC	.	.	30/250	50MA	ALE	MOB	BD232		0
BD160	NS	TO3	L05	250V	.	.	5A	150C	10WC	.	.	5MN	5A	TLM	MUB	.		0
BD161	NS	X03	L05	90V	85V	7V	4A	175C	15WC	.	.	50MN	1.5A	AHG	ATB	BD149		1
BD162	NS	X03	L05	40V	20V	7V	4A	175C	15WC	.	.	30MN	1.5A	AHG	ATB	BD148	.	1
BD163	NS	X03	L05	60V	40V	7V	4A	175C	15WC	.	.	20MN	1.5A	AHG	ATB	BD149	.	1
BD165	NS	TO126	L31	45V	45V	5V	1500MA	150C	20WC	3M	.	40MN	150MA	AMG	TFK	BD169	2N4923	0
BD166	PS	TO126	L31	45V	45V	5V	1500MA	150C	20WC	3M	.	40MN	150MA	AMG	TFK	BD140	2N4920	0
BD167	NS	TO126	L31	60V	60V	5V	1500MA	150C	20WC	3M	.	40MN	150MA	AMG	TFK	BD169	2N4923	0
BD168	PS	TO126	L31	80V	60V	5V	1500MA	150C	20WC	3M	.	40MN	150MA	AMH	TFK	BD140	2N4920	0
BD169	NS	TO126	L31	80V	80V	5V	1500MA	150C	20WC	3M	.	40MN	150MA	AMH	TFK	BD169	2N4923	0
BD170	PS	TO126	L31	80V	80V	5V	1500MA	150C	20WC	3M	.	15MN	500MA	AHH	SEU	BD238	2N4920	0
BD171	NS	TO126	L31	100V	90V	5V	500MA	150C	20WC	3M	.	40MN	50MA	ALE	TFK	BD232	.	0
BD172	NS	TO126	L31	100V	90V	5V	500MA	150C	20WC	3M	.	40MN	50MA	ALE	TFK	BD232	.	0
BD173	NS	TO126	L31	170V	160V	5V	500MA	150C	20WC	3M	.	40MN	50MA	ALE	TFK	BD232	.	0
BD175	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	40MN	150MA	AHG	TFK	BD237	2N4923	0
BD175/6	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	40/100	150MA	AHG	TFK	BD561	2N4923	2
BD175/10	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	63/160	150MA	AHG	TFK	BD561	2N5192	2
BD175/16	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	100MN	150MA	AHG	TFK	BD561	2N5192	2
BD176	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	40MN	150MA	AHG	TFK	BD238	2N4920	0
BD176/6	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	40/100	150MA	AHG	TFK	BD236	2N4920	2
BD176/10	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	63/160	150MA	AHG	TFK	BD236	2N4920	2
BD176/16	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M	.	100MN	150MA	AHG	TFK	BD236	2N4920	2
BD177	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M	.	40MN	150MA	AHG	TFK	BD237	2N4923	0
BD177/6	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M	.	40/100	150MA	AHG	TFK	BD189	2N5192	2
BD177/10	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M	.	63/160	150MA	AHG	TFK	BD189	2N5192	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5404/7404 Hex Inverter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S04	J①			W①	SN54H04	J①			W①	SN54LS04	J①			W②	SN5404	J①			W②	SN54L04	J①	N①	T②	
	SN74S04	J①	N①			SN74H04	J①	N①			SN74LS04	J①	N①			SN7404	J①	N①			SN74L04	J①	N①	T②	
FAIRCHILD	FM54S04/FM9S04	D①				FM54H04/FM9H04	D①			F②	FM54LS04/FM9LS04	D①			F①	FM5404/FM9N04	D①			F②					
	FC74S04/FC9S04	D①	P①			FC74H04/FC9H04	D①	P①			FC74LS04/FC9LS04	D①	P①		F①	FM7404/FC9N04	D①	P①							
MOTOROLA						MC3108	L①			F①						MC5404	L①			F②					
						MC3008	L①	P①		F①	SN74LS04		P①			MC7404	L①	P①							
N.S.C.						DM54H04	J①	N①			DM54LS04					DM5404	J①	N①		W②	DM54L04	J①	N①		F②
	DM74S04		N①			DM74H04	J①	N①			DM74LS04					DM7404	J①	N①			DM74L04	J①	N①		F②
PHILIPS																									
	N74S04		①			N74H04		①			N74LS04		①			FJH241/7404		①							
SIGNETICS	S54S04	F①	A①		W①	S54H04	F①	A①		W②						S5404	F①	A①		W②					
	N74S04	F①	A①		W①	N74H04	F①	A①			N74LS04		A①			N7404	F①	A①							
SIEMENS																FLH211		①							
FUJITSU											74LS04		M①			MB418	①	M①							
HITACHI	HD74S04		①	P①							HD74LS04		P①			HD7404/HD2522	①	P①							
MITSUBISHI	M5S004		P①								M74LS04		P①			M53204		P①							
NEC	74S04		C①								74LS04		C①			μPB235	D①								
TOSHIBA																TD3404A		P①							

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

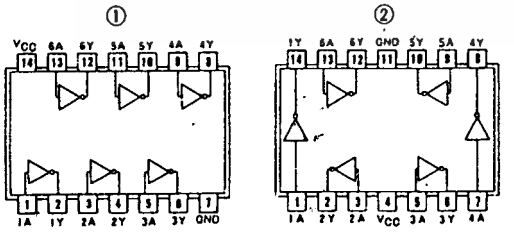
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

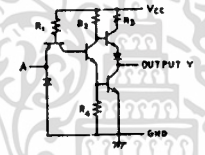
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		1.2	2.4	mA
I_{CCL}	Supply current		Total, outputs low		3.6	6.6	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15PF,	T_A = 25°C, R_L = 2KΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)



positive logic :
$Y = \overline{A}$

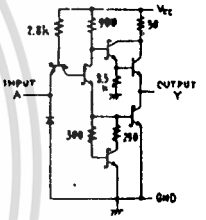
Schematics (each gate)



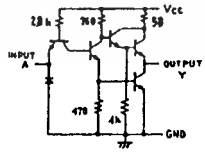
CIRCUIT	R1	R2	R3	R4
'04	4k	1.6k	130	1k
'L04	40k	20k	500	12k

Input clamp diodes not on SN54L 73N74L ' circuits.

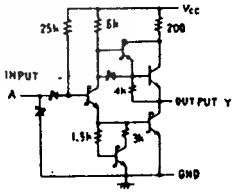
'04, 'L04 CIRCUITS



'S04 CIRCUIT



'H04 CIRCUIT



'LS04 CIRCUIT

Resistor values shown are nominal and in ohms.

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC} = 5V, T_A = 25°C.
◆Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5407/7407 Hex Buffer/Driver with Open-Collector High-Voltage Output

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.																SN5407	J ⑭			W⑭					
																SN7407	J ⑭	N⑭							
FAIRCHILD																FM5407/FM9N07	D⑭			F⑭					
																FC7407/FC9N07	D⑭	P⑭							
MOTOROLA																SN7407		P⑭							
N. S. C.																DM5407	J ⑭	N⑭		W⑭					
																DM7407	J ⑭	N⑭							
PHILIPS																									
SIGNETICS																S5407	F⑭	A⑭		W⑭					
																N7407	F⑭	A⑭							
SIEMENS																FLH491		⑭							
FUJITSU																									
HITACHI																HD7407	⑭	P⑭							
MITSUBISHI																M7407		P⑭							
NEC																									
TOSHIBA																TD7407		P ⑭							

Electrical Characteristics SN5407/SN7407

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54'	−55°C to 125°C
Input voltage	5.5V		SN74'	0°C to 70°C
Off-state (high-level) voltage applied to open-collector outputs	30 V	Storage temperature range		−65°C to 150°C

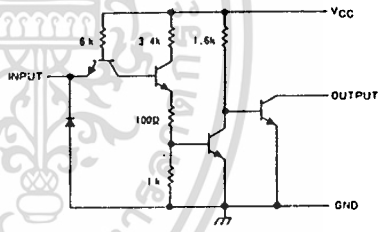
recommended operating conditions

	SN5407			SN7407			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V_{OH}			30			30	V
Low-level output current, I_{OL}			30			40	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

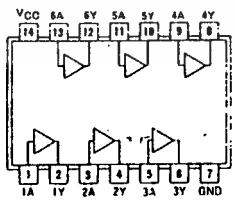
	PARAMETER	TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−12mA				−1.5	V
I_{OH}	High-level output current	V_{CC}=MIN, V_{IH}=2V, V_{OH}=MAX				250	μA
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OL}=16mA				0.4	V
		V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OL}=MAX				0.7	
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=5.5V				1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.4V				40	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−1.6	mA
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		29	41	mA
I_{CCL}	Supply current		Total, outputs low		21	30	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		4.17		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, C_L=15pF,	T_A=25°C, R_L=110Ω		6	10	ns
t_{PHL}	Propagation delay time, high-to-low-level output				20	30	ns

schematic (each gate)



'07 CIRCUIT

Pin Assignment (Top View)



positive logic:
Y = A

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S32	J①			W①						SN54LS32	J①			W①	SN5432	J①			W①					
	SN74S32	J①	N①								SN74LS32	J①	N①			SN7432	J①	N①							
FAIRCHILD	FN54S32/FM9S32	D①			F①						FN54LS32/FM9L32	D①			F①	FM5432/FM9N32	D①			F①					
	FC74S32/FC9S32	D①	P①		F①						FC74LS32/FC9L32	D①	P①		F①	FC7432/FC9N32	D①	P①							
MOTOROLA											SN74LS32		P①												
N.S.C.											DM74LS32		①			DM5432	J①	N①		W①	DM54L32				
											DM54LS32		①			DM74232	J①	N①			DM74L32				
PHILIPS	N74S32		①								N74LS32		①			N7432		①							
SIGNETICS																S5432	F①	A①		W①					
											N74LS32		A①			N7432	F①	A①							
SIEMENS																FLH631		①							
FUJITSU											74LS32		M①												
HITACHI											HD74LS32		P①			HD7432	①	P①							
MITSUBISHI											M53LS32		P①												
NEC											74LS32		C①												
TOSHIBA																									

Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

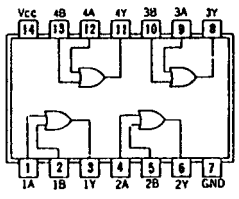
	SN54LS32			SN74LS32			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, I_{OH}=MAX	V_{IH}=2V,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, I_{OL}=4mA	V_{IL}=V_{IL} max,		0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX,	V_{IH}=2.7V			20	μA
I_{IL}	Low-level input current	V_{CC}=MAX,	V_{IL}=0.4V			−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		3.1	6.2	mA
I_{CCL}	Supply current		Total, outputs low		4.9	9.8	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		1.0		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, C_L=15pF,	T_A=25°C, R_L=2kΩ		14	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				14	22	ns

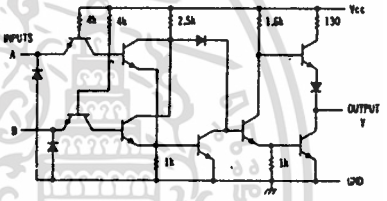
Pin Assignment (Top View)

①

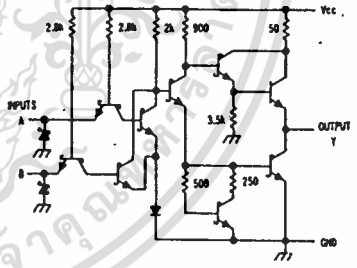


positive logic:
Y = A + B

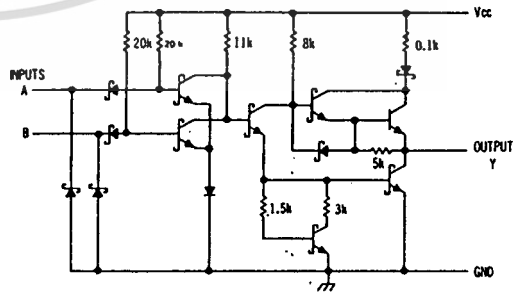
Schematics (each gate)



'32 CIRCUIT



'S32 CIRCUIT



'LS32 CIRCUIT

Resistor values shown are nominal and in ohms.

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC}=5V, T_A=25°C.
*Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54138/74138 3-Line-to-8-Line Decoder

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S138	J①			W①						SN54LS138	J①			W①										
	SN74S138	J①	N①								SN74LS138	J①	N①												
FAIRCHILD	/FW93S138	D①									FW54LS138/FW74LS138	D①			F①										
	FC74S138/FC93S138	D①									FC74LS138/FC54LS138	D①	P①		F①										
MOTOROLA											SN74LS138		P①												
N.S.C.											DM74LS138		①												
	DM74S138		①								DM54LS138		①												
PHILIPS																									
	N74S138		①								N74LS138		①												
SIGNETICS	S54S138	F①	B①		W①																				
	N74S138	F①	B①								N74LS138		A①												
SIEMENS																									
FUJITSU											74LS138		M①												
HITACHI											HD74LS138		P①												
MITSUBISHI	M74S138		P①								M74LS138		P①												
NEC											74LS138		C①												
TOSHIBA																									

Electrical Characteristics SN54LS138/SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operarating conditions

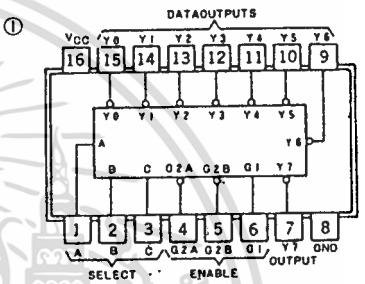
	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			400			400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER *		TEST CONDITIONS †			MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA					1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=400μA	SN54LS		2.5	3.4		V
			SN74LS		2.7	3.4		
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=8mA				0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V					0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_I=2.7V					20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_I=0.4V					0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC}=MAX			−20		−100	mA
I_{CC}	Supply current	V_{CC}=MAX, Outputs enabled and open				6.3	10	mA
t_{PLH}	from Binary select to Any output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ	levels of delay	2		13	20	ns
t_{PHL}						27	41	
t_{PLH}				3		18	27	ns
t_{PHL}						26	39	
t_{PLH}	from Enable to Any output			2		12	18	ns
t_{PHL}						21	32	
t_{PLH}				3		17	26	ns
t_{PHL}						25	38	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.
* t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

Pin Assignment (Top View)



positive logic:
see function table

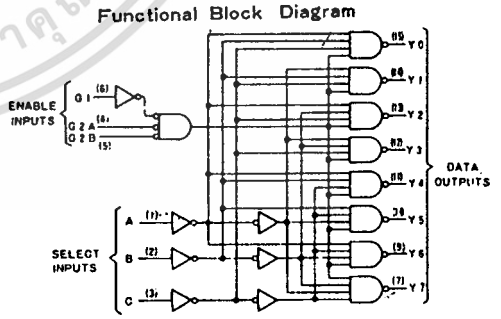
Function Table

'S138 'LS138

INPUTS					OUTPUTS							
ENABLE		SELECT										
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

◆ G2 = G2A + G2B
H = high level, L = low level, X = irrelevant

Functional Block Diagram



'S138 'LS138 DECODER/DEMULTIPLEXER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54244/74244 Octal Buffers/Line Drivers/Line Receivers

	Schttky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T. I.											SN54LS244	J	①												
											SN74LS244	J	⑳	N	⑳										
FAIRCHILD																								
MOTOROLA																								
N. S. C.																								
PHILIPS																								
SIGNETICS																								
SIEMENS																								
FUJITSU																								
HITACHI																								
MITSUBISHI																								
NEC																								
TOSHIBA																								

Electrical Characteristics SN54LS244/SN74LS244

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		-65°C to 150°C

recommended operating conditions

	LS54LS244			SN74LS244			UNIT
	MIN.	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			12			15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	55		125	0		70	°C

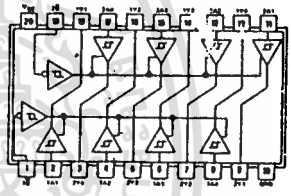
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER			TEST CONDITIONS †		SN74LS MIN	SN74LS TYP‡	SN74LS MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_{IK}	Input clamp voltage		V_{CC}=MIN,	I_I=-18mA			-1.5	V
	Hysteresis(V_{T+}-V_{T-})		V_{CC}=MIN		0.2	0.4		V
V_{OH}	High-level output voltage		V_{CC}=MIN, V_{IL}=V_{IL}max,	V_{IH}=2V; I_{OH}=-3mA	2.4	3.4		V
			V_{CC}=MIN, V_{IL}=0.5V,	V_{IH}=2V; I_{OH}=MAX	2			
V_{OL}	Low-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=V_{IL}max	I_{OL}=12mA			0.4	V
				I_{OL}=24mA			0.5	
I_{OZH}	Off-state output current, high-level voltage applied		V_{CC}=MAX, V_{IH}=2V, V_{IL}=V_{IL}max	V_O=2.7V			20	μA
I_{OZL}	Off-state output current, low-level voltage applied			V_O=0.4V			-20	
I_I	Input current at maximum input voltage		V_{CC}=MAX,	V_I=7V			0.1	mA
I_{IH}	High-level input current, any input		V_{CC}=MAX,	V_I=2.7V			20	μA
I_{IL}	Low-level input current		V_{CC}=MAX,	V_{IL}=0.4V			-0.2	mA
I_{OS}	Short-circuit output current ◆		V_{CC}=MAX		-40		-225	mA
I_{CC}	Supply current	Outputs high	V_{CC}=MAX, Outputs open.	All		13	23	mA
		Outputs low		'LS244		27	46	
		All outputs disabled		'LS244		32	54	

switching characteristics, V_{CC} 5V, T_A 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output			9	14	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L=45pF, R_L=667Ω, See Note 2		12	18	ns
t_{PZL}	Output enable time to low level			20	30	ns
t_{PZH}	Output enable time to high level			15	23	ns
t_{PLZ}	Output disable time from low level	C_L=5pF, R_L=667Ω, See Note 2		15	25	ns
t_{PHZ}	Output disable time from high level			10	18	ns

Pin Assignment (Top View)



SN54LS244 (J) SN74LS244 (J, N)

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A 25°C.
◆ Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second
NOTE 2 : Load circuit and voltage wave forms are shown on page 3-11.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54373/74373 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S373	J ①									SN54LS373	J ①													
	SN74S373	J ①	N ①								SN74LS373	J ①	N ①												
FAIRCHILD																									
MOTOROLA																									
N. S. C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS373/SN74LS373

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommend operating conditions

		SN54LS373			SN74LS373			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−1			−2.6	mA
High-level output voltage, V_{OH}				5.5			5.5	V
Pulse width, t_w	Clock enable high	15			15			ns
	Clock enable high	15			15			
Setup time, t_{SUTUP}		0↓			0↓			ns
Hold time, t_{hold}		10↓			10↓			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

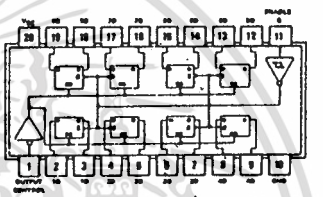
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS‡		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = MAX		2.4	3.1		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 24mA		0.35	0.5	V
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 2.7V				20	μA
I_{OZL}	Off-state output current, low-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 0.4V				−20	μA
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current §	V_{CC} = MAX		−30		−130	mA
I_{CC}	Supply current	V_{CC} = MAX, Output control at 4.5V	'LS373		24	40	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C

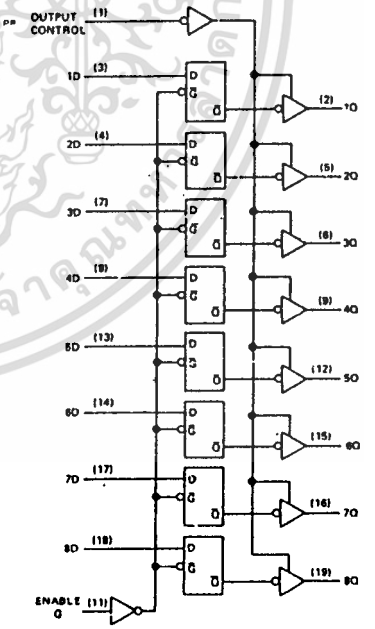
PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f_{max}							MHz
t_{PLH}	Data	Any Q	C_L = 45pF, R_L = 667Ω, See Notes 2 and 3		12	18	ns
t_{PHL}					12	18	
t_{PLH}	Clock or enable	Any Q			20	30	ns
t_{PHL}					18	30	
t_{PZH}	Output Control	Any Q			15	28	ns
t_{PZL}					25	36	
t_{PHZ}	Output Control	Any Q	C_L = 5pF, R_L = 667Ω, See Note 3		12	20	ns
t_{PLZ}					15	25	

Pin Assignments (Top View)



SN54LS373 (J) SN74LS373 (J, N)
SN54S373 (J) SN74S373 (J, N)

'LS373, 'S373
TRANSPARENT LATCHES



† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

NOTES: 2. Maximum clock frequency is tested with all outputs loaded
3. See load circuits and waveforms on page 3-11.

f_{max} = maximum clock frequency
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output
t_{PZH} = output enable time to high level
t_{PZL} = output enable time to low level
t_{PHZ} = output disable time from high level
t_{PLZ} = output disable time from low level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ยืน ภู่วรวรรณ,"เทคนิคการประยุกต์และใช้งานไอซีทีทีแอล";
   พิมพ์ครั้งที่ 5 พศ. 2528 บริษัท ซีเอ็ดยูเคชั่น จำกัด

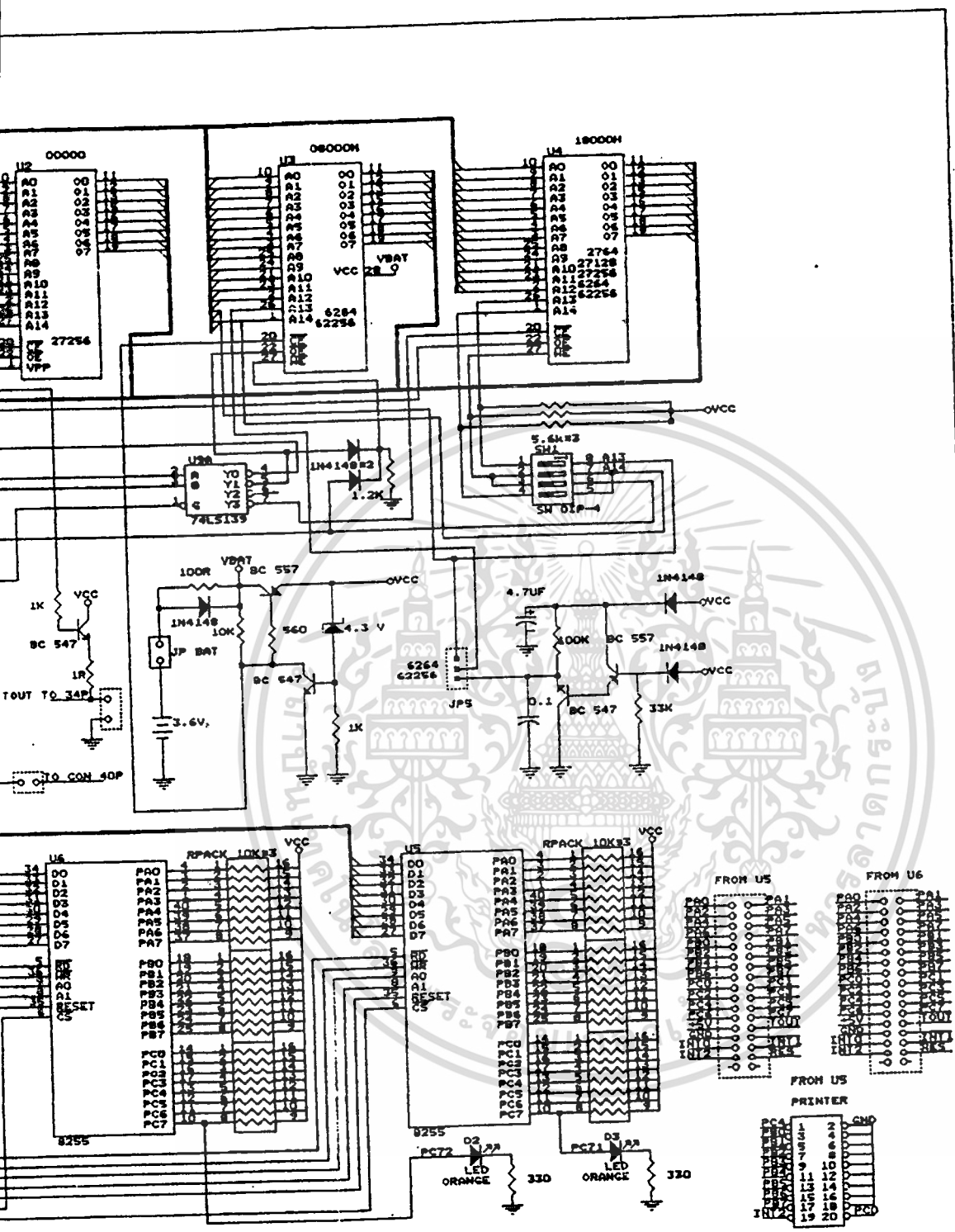
2. LANCE A. LEVENTHAL,WINTHROP SAVILLE,"Z80 ASSEMBLY LANGUAGE
   SUBROUTINES"

3. ZILOG,"Z80180 Z180MPU MICROPROCESSOR DATA BOOK TECHNICAL
   MANUAL";JUNE 1988

4. บริษัท ซีเอ็ดยูเคชั่น จำกัด,"คู่มือ/เทียบเบอร์ไอซี TTL";
   พศ. 2521

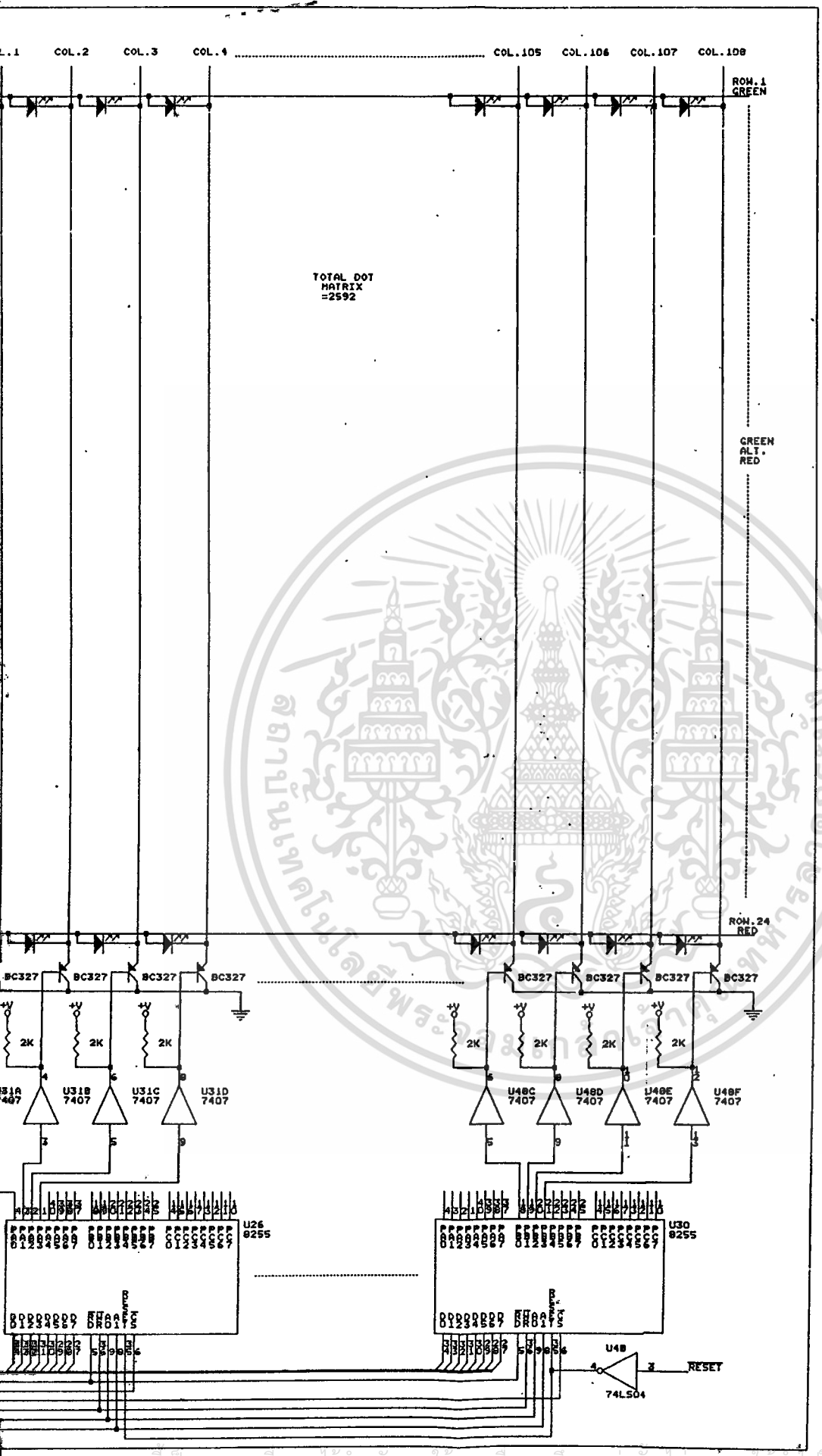
5. บริษัท ซีเอ็ดยูเคชั่น จำกัด,"คู่มือทรานซิสเตอร์";
   พศ. 2521

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Size	Document Number	REV
C	CP1BO CONTROL BOARD	1
Date: February 5, 1990	Sheet of	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ใช้การทำงานของ Port output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้