



ชุดสายโทรศัพท์อัตโนมัติขนาดเล็กและเครื่องบันทึกการใช้โทรศัพท์  
TELEPHONE EXCHANGING AND TELEPHONE RECORDER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
ภาควิชาเทคนิคอุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

หัวข้อโครงการ

ชุมสายโทรศัพท์อัตโนมัติขนาดเล็กและเครื่องบันทึกการใช้โทรศัพท์  
(Telephone exchanging and telephone recorder)

โดย

นายชัยวัฒน์ สัมพรจิตรวิไล 33.131106

นายธีรวัฑ์ โตอุดม 33.131109

นายสันติชัย ชนะชล 33.131126

นายเอกนัทร อินศรีแก้ว 33.131137

อาจารย์ที่ปรึกษา

อ.ชวลิต เบนญางคประเสริฐ

อ.ไพศาล สิทธิโยภาสกุล

ภาควิชา

เทคโนโลยีอุตสาหกรรม

สาขาวิชา

เทคโนโลยีอิเล็กทรอนิกส์

ปีการศึกษา

2534

คณะกรรมการศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นำปริญญา  
นิพนธ์ฉบับนี้เป็นส่วนหนึ่งของหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญาโท



..... อาจารย์ที่ปรึกษา

(.....)

..... อาจารย์ที่ปรึกษา

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้สำหรับกองรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ชุมสายโทรศัพท์อัตโนมัติขนาดเล็กและเครื่องบันทึกการใช้โทรศัพท์

(Telephone exchanging and telephone recorder)

นายชัยวัฒน์ ลิ่มพรจิตรวิไล 33.131106

นายธีรวัตร โตอุดม 33.131109

นายสันติชัย ชนะชล 33.131126

นายเอกฉัตร กิณศรีแก้ว 33.131137

อาจารย์ที่ปรึกษา

อาจารย์ชวลิต เบญจางคประเสริฐ

อาจารย์ไพศาล สิทธิโยภาสกุล

ปีการศึกษา 2534

### บทคัดย่อ

ชุมสายโทรศัพท์อัตโนมัติขนาดเล็กและเครื่องบันทึกการใช้โทรศัพท์ที่เป็นเครื่องมือเพื่อช่วยอำนวยความสะดวกในการขยายชุมสายโทรศัพท์จากองค์การโทรศัพท์ให้สามารถใช้งานได้มากขึ้น โดยขยายสายจากองค์การโทรศัพท์ 2 สายเป็น 8 สายภายในเพื่อใช้ในการติดต่อประสานงานภายในบริษัท โรงงานขนาดเล็ก บ้าน หรือสำนักงานขนาดเล็กจนถึงบ้านกึ่งกิจ ให้มีความคล่องตัวขึ้น และในส่วนของการบินเทกการใช้โทรศัพท์ ทำหน้าที่เก็บข้อมูลเกี่ยวกับการใช้โทรศัพท์ที่ติดต่อภายนอก และสามารถนิรม์ข้อมูลออกมาได้ โดยใช้เครื่องนิรม์ ข้อมูลของการใช้โทรศัพท์จะแจ้งให้ผู้ใช้ทราบถึงวันเวลาที่ใช้โทรศัพท์ หมายเลขปลายทาง และเวลาที่สิ้นสุดการใช้ ทั้งนี้เพื่อประโยชน์ในการเก็บและตรวจสอบข้อมูลเกี่ยวกับการใช้โทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TELEPHONE EXCHANGING AND TELEPHONE RECORDER

MR. CHAIWAT	LIMPORNCHITWILAI	33.131106
MR. TEERAT	TO-UDOM	33.131109
MR. SUNTICHA I	CHANACHOL	33.131126
MR. EKACHAT	INSRIKAEW	33.131137

ADVISOR

MR. CHAWALIT BENCHANGKAPRASERT

MR. PHAISAL SITTHIYOPHASAKUL

SEMESTER 1991

ABSTRACT

The telephone exchanging & telephone recorder consist of exchanging the telephone line section and recording telephone number section

First, the telephone exchanging can expand 2 external lines to 8 internal lines for communication in the company, small factory, house or office automation.

For the telephone recorder ; it can record the telephone using when the external line is used and print data to the standard printers. The data shows date, start and stop time which using the telephone and number of telephone.

## สารบัญ

หน้าที่

บทคัดย่อ	1
ABSTRACT	11
บทที่ 1: บทนำ	1
บทที่ 2: ชุมสายโทรศัพท์อัตโนมัติขนาดเล็ก	3
2.1 หลักการเบื้องต้น	3
2.2 มาตรฐานของชุมสายโทรศัพท์อัตโนมัติ: สิ่งที่ต้องคำนึงถึงก่อนการออกแบบ	5
2.3 วงจรกำเนิดสัญญาณโทรศัพท์ (Generator)	6
2.4 วงจรถอดรหัสปุ่มโทรศัพท์	9
2.5 วงจรควบคุม	9
2.6 ส่วนสวิตชิงเน็ตเวิร์กและส่วนตรวจสอบสถานะ โทรศัพท์	11
บทที่ 3: เครื่องบันทึกการให้โทรศัพท์	20
3.1 บล็อกไดอะแกรม	20
3.2 ส่วนตรวจสอบการยกหูและตรวจจับสัญญาณ เหวี่ยงกลับ	22
3.3 วงจรถอดรหัสปุ่มโทรศัพท์	24
3.4 ส่วนควบคุม	25
3.5 รีลไทม์คล็อก (Realtime clock)	29
3.6 รูปแบบการพิมพ์ (Printing form)	30
บทที่ 4: โปรแกรมควบคุมการทำงาน	32
4.1 การเขียนโปรแกรมควบคุมการทำงานของชุมสายโทรศัพท์	32
4.2 การเขียนโปรแกรมควบคุมการทำงานของส่วนบันทึกเลขหมาย	42
บทที่ 5: สรุปผลและวิจารณ์	48

### เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก. ภาคจ่ายไฟสำหรับชุมสายโทรศัพท์อัตโนมัติและเครื่องบันทึกการโทรศัพท์

ภาคผนวก ข. ไมโครคอนโทรลเลอร์ MCS-51

ภาคผนวก ค. โปรแกรมควบคุมการทำงาน

ภาคผนวก ง. ข้อมูลของอุปกรณ์ที่สำคัญในโครงงานปริกญาเนนท์

- MCS-51 ไมโครคอนโทรลเลอร์	ง-2
- M093 อะนาล็อกเมตริกสวิทช์ 12*8	ง- 10
- CNY-17 ออปโตคัปเปลอร์	ง- 15
- MC34012 ไอซีตรวจจับสัญญาณกระดิ่ง	ง-19
- ULN2803 ไอซีขับรีเลย์	ง 24
- 567 เฟสล็อกลูป โทนาดีโคเดเตอร์	ง-26
- MT8870 ไอซีถนอมทรานส์มิทโทรศัพท์	ง- 34

ภาคผนวก จ. การใช้เครื่อง

## บทที่ 1 บทนำ

ในการติดต่อสื่อสารข่าวสารภายในหน่วยงาน องค์กร สำนักงาน มักจะประสบปัญหา  
อย่างมาก เมื่อต้องการติดต่อกันต้องเดินไปพบ หรือเมื่อต้องการใช้โทรศัพท์ติดต่อออกภายนอก ก็  
จะมีโทรศัพท์เพียงหนึ่งหรือสองเครื่องใช้งาน ทำให้การดำเนินกิจการเป็นไปอย่างไม่สะดวกเท่าที่  
ควร

ดังนั้นความต้องการในการใช้งาน โทรศัพท์ภายในและภายนอกจึงเป็นสิ่งจำเป็น ทาง  
ออกของปัญหาคือการใช้เครื่องมือที่เรียกว่า **ชุมสายโทรศัพท์อัตโนมัติ** หรือที่เรียกกันว่า **PBX**  
(Private Automatic Branch Exchange) ซึ่งสามารถสร้างระบบโทรศัพท์ขึ้นมาใช้งาน  
เองในหน่วยงาน และยังสามารถติดต่อออกไปยัง ชุมสายโทรศัพท์ขององค์กร โทรศัพท์ภายนอกได้  
เครื่องชุมสายโทรศัพท์อัตโนมัตินี้ มีจำหน่ายทั่วไป แต่มักเป็นของที่ผลิตจากต่างประเทศ ราคาสูง  
มีวงจรที่สลับซับซ้อน ยากต่อการทำความเข้าใจ เพื่อพัฒนา และตรวจสอบ ในโครงการปริญญาโท  
นี้ จึงมีแนวความคิดออกแบบสร้างชุมสายโทรศัพท์ดังกล่าวขึ้นเอง โดยเน้นการออกแบบวงจรที่ง่าย  
ต่อการทำความเข้าใจ เพื่อให้สามารถพัฒนาได้ต่อเนื่องไปในอนาคตและยังมุ่งเน้นในเรื่องของอุปกรณ์  
ที่ใช้ในการสร้าง ต้องเป็นอุปกรณ์ที่หาได้ง่ายในประเทศ ราคาไม่แพงจนเกินไปชุมสายโทรศัพท์อัต  
โนมัติที่สร้างขึ้นนี้ มีคุณสมบัติที่จำเป็นต่อการใช้งานครบครัน แต่มีขนาดเล็กกว่าชุมสายโทรศัพท์ที่ใช้กัน  
อยู่ทั่วไป จึงเรียกมันว่า **Telephone exchange**

เมื่อโทรศัพท์มีความจำเป็นต่อการดำเนินกิจการของหน่วยงาน ความสนใจในเรื่อง  
ของข้อมูลการใช้โทรศัพท์ภายนอก เป็นต้นว่า เรียกไปที่หมายเลขใด หรือ เวลา ี่ใช้งานจึงมีมาก  
ขึ้น ทั้งนี้เพื่อนำข้อมูลเหล่านั้นไปใช้ในการตรวจสอบการใช้งานโทรศัพท์ภายนอกของหน่วยงาน หนว่ามี  
มากน้อยเพียงใด เพื่อจะได้ประเมินถึงต้นทุนของการดำเนินกิจการในด้านเกี่ยวกับการติดต่อโทร  
ศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการปริญญาโทฉบับนี้ จึงรวมเอาเครื่องชุมสายโทรศัพท์ขนาดเล็กนี้ เข้ากับเครื่องบันทึกการใช้โทรศัพท์ ที่สามารถพิมพ์ข้อมูลออกทางเครื่องพิมพ์มาตรฐานได้เพื่อให้เกิดประโยชน์สูงสุด

### คุณสมบัติของ เครื่องชุมสายโทรศัพท์อัตโนมัติ

- o สามารถขยายเครื่องโทรศัพท์ติดต่อภายในได้ 8 เครื่อง
- o มีช่องทางกำรพูด (speech path) 4 ช่องทาง
- o สามารถติดต่อกับสายนอกขององค์การโทรศัพท์ได้ 2 เลขหมาย
- o ไม่จำเป็นต้องมีโอเปอเรเตอร์ ในการใช้งานสายนอก
- o เมื่อไฟฟ้าดับ สายนอกเส้นที่ 1 และ 2 จะต่อเข้ากับโทรศัพท์เครื่องที่ 1 และ 2 โดยอัตโนมัติ
- o เมื่อพักการใช้งานสายนอก (hold) จะมีเสียงดนตรีออกไปยังเครื่องโทรศัพท์ที่ติดต่อดังกล่าวทาง
- o ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ควบคุมการทำงานของส่วนชุมสายโทรศัพท์
- o สามารถพิมพ์ข้อมูลการใช้โทรศัพท์สายนอกอัตโนมัติตามเวลาที่กำหนด (ระบบไทม์เมอร์ปรินต์) ซึ่งมี
- o อยู่ด้วยกัน 8 ช่วงเวลา หรือจะพิมพ์ออกดูเมื่อใดก็ได้ (ระบบรีลไทม์ปรินต์) ให้กมต่อกับเครื่องพิมพ์ (ปรินเตอร์) มาตรฐานได้ทุกระบบ
- o มีระบบแบตเตอรี่สำรองแก่วงจรเก็บข้อมูลเลขหมายโทรศัพท์ และ วงจรฐานเวลา
- o ใช้ไมโครโปรเซสเซอร์ Z80 ควบคุมการทำงานในส่วนบันทึกเลขหมาย
- o ชุมสายโทรศัพท์อัตโนมัติ และส่วนการบันทึกการใช้โทรศัพท์ ทำงานแยกกันอย่างอิสระ (stand alone) ดังนั้นจึงสามารถแยกส่วนบันทึกไปใช้งานต่างหากได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

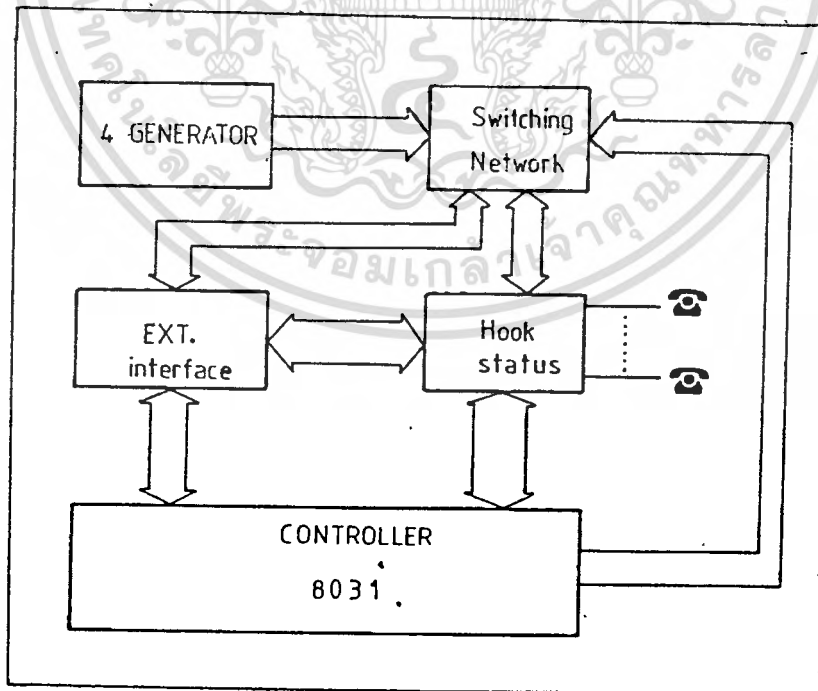
## บทที่ 2

### ชุมสายโทรศัพท์อัตโนมัติขนาดเล็ก

#### 2.1 หลักการเบื้องต้น

เครื่องชุมสายโทรศัพท์อัตโนมัติ จะทำหน้าที่คล้ายชุมสายโทรศัพท์ขององค์การโทรศัพท์ก็คือ กำเนิดสัญญาณให้หมุน สัญญาณเรียกกลับ สัญญาณไม่ว่าง ตัดต่อเครื่องโทรศัพท์ที่สามารถติดต่อกันได้ ที่สำคัญชุมสายโทรศัพท์ที่สร้างขึ้นนี้ ยังต้องสามารถเรียกใช้งานกับชุมสายหลักภายนอกได้ หรือเมื่อต่อเข้ากับระบบโทรศัพท์ภายนอกแล้ว ต้องไม่ทำให้เกิดการรบกวนต่อระบบหลัก

รูปที่ 2.1 แสดงถึงบล็อกไดอะแกรมการทำงานของชุมสายโทรศัพท์ที่สร้างขึ้นสามารถแบ่งการทำงานออกเป็น 6 ส่วนใหญ่ ๆ คือ



รูปที่ 2.1 บล็อกไดอะแกรมการทำงานของชุมสาย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ผู้ใช้ควรนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2.1.1 ส่วนกำเนิดสัญญาณ (4 generator)
- 2.1.2 ส่วนสวิตช์ซึ่งเน็ตเวอร์ก (switching network)
- 2.1.3 ส่วนติดต่อภายนอก (external line interface)
- 2.1.4 ส่วนตรวจสอบสถานะโทรคัมที่ (hook status)
- 2.1.5 ส่วนควบคุม (control section)
- 2.1.6 แหล่งจ่ายไฟ (power supply unit)

เมื่อโทรคัมที่มีการใช้งานคือยกหูขึ้น ส่วนตรวจสอบสถานะโทรคัมที่ก็จะส่งสัญญาณไปยังส่วนควบคุม เพื่อให้ส่งสัญญาณให้หมุนไปยังโทรคัมที่เครื่องนั้น จากนั้นก็รอการกดปุ่มเรียกเลขหมายปลายทาง เมื่อส่วนควบคุมทราบถึงเลขหมายที่ต้องการติดต่อแล้ว ก็จะไปตรวจสอบสถานะของเครื่องโทรคัมที่ปลายทางนั้นว่า พร้อมจะใช้งานอยู่หรือไม่ หากเครื่องว่างก็จะส่งสัญญาณกระดิ่งไปยังเครื่องปลายทางนั้น และส่งสัญญาณเรียกกลับไปยังเครื่องต้นทาง รอจนเครื่องปลายทางมีการยกหู ส่วนควบคุมก็จะส่งสัญญาณไปยังส่วนสวิตช์เน็ตเวอร์กต่อโทรคัมที่ต้นทางและปลายทางเข้าด้วยกัน ก็จะสามารถติดต่อกันได้ หากเครื่องปลายทางไม่ว่าง ส่วนควบคุมก็จะส่งสัญญาณไม่ว่างไปยังเครื่องโทรคัมที่ต้นทาง ก็จะเป็นการสิ้นสุดการติดต่อภายใน

หากมีการเรียกใช้งานสายนอก ส่วนควบคุมก็จะตรวจสอบสถานะของสายนอกว่าพร้อมใช้งานหรือไม่ หากพร้อมก็จะควบคุมให้ส่วนสวิตช์เน็ตเวอร์กต่อเครื่องโทรคัมที่นั้นเข้ากับสายนอก แล้วตัวชุมสายเองก็จะตัดตัวเองออกจากการทำงานในส่วนนี้ทันที จนกว่าโทรคัมที่เรียกใช้งานสายนอกจะสิ้นสุดการใช้ ชุมสายก็จะเข้าสู่การทำงานเช่นเดิม

กรณีมีการเรียกเข้าจากภายนอก ส่วนติดต่อภายนอกจะส่งสัญญาณไปยังส่วนควบคุม เพื่อให้ส่งสัญญาณกระดิ่งไปที่เครื่องโทรคัมภายในทุกเครื่องที่ว่าง เพื่อเป็นการบอกให้ผู้ใช้ทราบว่ามีการเรียกจากภายนอก และเมื่อมีเครื่องใดเครื่องหนึ่งยกหูส่วนสวิตช์เน็ตเวอร์กก็จะต่อสายนอกเข้ากับโทรคัมที่เครื่องนั้นทันที

นอกจากนี้ ยังมีวงจรกำเนิดเสียงเพลงส่งออกไปยังโทรคัมที่ภายนอกที่ติดต่ออยู่ในขณะ

ที่มีการพักสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 มาตรฐานของขุมสายโทรศัพท์อัตโนมัติ: สิ่งที่ต้องคำนึงถึงก่อนการออกแบบ

ในการออกแบบขุมสายโทรศัพท์ จำเป็นต้องคำนึงถึงผลที่เกิดขึ้นเมื่อนำตัวขุมสายต่อเข้ากับระบบโทรศัพท์หลัก ซึ่งข้อที่สำคัญที่สุดคือ **ต้องไม่รบกวนหรือทำให้ระบบโทรศัพท์หลักทำงานผิดพลาด และยังสามารถติดต่อกับระบบโทรศัพท์ได้ด้วย** ดังนั้นการออกแบบขุมสายจึงต้องคำนึงถึงมาตรฐานที่องค์การโทรศัพท์กำหนดไว้ ทั้งนี้ก็เพื่อป้องกันผลเสียที่อาจเกิดขึ้นได้ และยังช่วยให้การศึกษาและพัฒนาในอนาคต ทำได้อย่างมีระบบ และมีความเชื่อถือได้

### ข้อกำหนดทั่วไปของขุมสายโทรศัพท์มีดังนี้

- 2.2.1. อิมพีแดนซ์ของวงจรที่ความถี่เสียง 600 โอห์ม
- 2.2.2. ค่าความต้านทานระหว่างสายตัวนำกับกราวด์ของระบบ ต้องมีค่าอย่างน้อย 20 กิโลโอห์ม
- 2.2.3. กระแสในสายโทรศัพท์ มีค่าอย่างน้อย 20 มิลลิแอมป์
- 2.2.4. การลดทอนระหว่างขุมสายโทรศัพท์กับเครื่องโทรศัพท์สูงสุดไม่เกิน 7 เดซิเบล
- 2.2.5. การลดทอนสัญญาณรวมในระบบไม่เกิน 33 เดซิเบล
- 2.2.6. อุปกรณ์ที่ต้องมีความเกี่ยวข้องกับสัญญาณกระดิ่ง หรือวงจรตรวจจับสัญญาณกระดิ่งต้องมีอิมพีแดนมากกว่า 800 โอห์มที่ความถี่ 25 เฮิรตซ์ และไม่ต่ำกว่า 20 กิโลโอห์ม ที่ความถี่ 1 กิโลเฮิรตซ์
- 2.2.7. การเชื่อมต่อกระดิ่ง หรือวงจรตรวจจับสัญญาณกระดิ่ง ต้องต่อผ่านตัวกับประจุปรับลิ้งค่า 1 ถึง 2.2 ไมโครฟารัด
- 2.2.8. กระดิ่งหรือวงจรตรวจจับสัญญาณกระดิ่ง จะต้องสามารถทำงานได้ที่ระดับสัญญาณกระดิ่งตั้งแต่ 35 โวลต์ และสูงสุดไม่เกิน 100 โวลต์ ที่ความถี่ 25 เฮิรตซ์

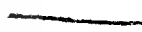
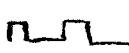
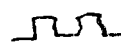

มาตรฐานของสัญญาณต่างๆที่ใช้ในขมสายโทรศัพท์อัตโนมัติ มีดังนี้

สัญญาณ	ความถี่ (Hz)	อัตราการติด-ดับ (วินาที)	ระดับของสัญญาณ (dbm)
ให้หมุน	400	ต่อเนื่องกันตลอด	-20 ถึง -10
เรียกกลับ	• 400	2:4	-15 ถึง -5
ไม่ว่าง	400	0.5:0.5	-15 ถึง -5

ตารางที่ 2.1 ตารางแสดงมาตรฐานของสัญญาณโทรศัพท์ขององค์การโทรศัพท์

### 2.3 วงจรกำเนิดสัญญาณโทรศัพท์ (Generator)

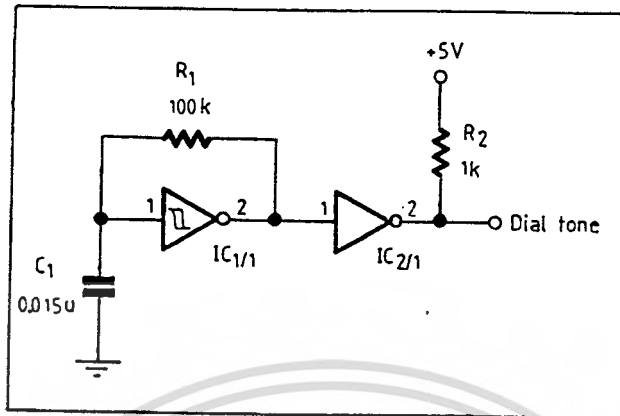
สัญญาณต่างๆของ โทรศัพท์ที่ใช้ในขมสายนี้ ประกอบด้วยสัญญาณ 4 สัญญาณคือ สัญญาณให้หมุน, สัญญาณเรียกกลับ, สัญญาณไม่ว่าง และสัญญาณกระดิ่ง โดยมีลักษณะของสัญญาณดังนี้

- สัญญาณให้หมุน ความถี่ 400 เฮิรตซ์ ติดต่อกันตลอด ระดับสัญญาณ 5 V<sub>r-r</sub> 
- สัญญาณเรียกกลับ ความถี่ 400 เฮิรตซ์ ติด 2 วินาที ดับ 4 วินาที ระดับสัญญาณ 5 V<sub>r-r</sub> 
- สัญญาณไม่ว่าง ความถี่ 400 เฮิรตซ์ ติด 0.5 วินาที ดับ 0.5 วินาที ระดับสัญญาณ 5 V<sub>r-r</sub> 
- สัญญาณกระดิ่ง ความถี่ 25 เฮิรตซ์ ติด 2 วินาที ดับ 4 วินาที ระดับสัญญาณ 100 V<sub>r-r</sub> 

รูปที่ 2.2 เป็นวงจรกำเนิดสัญญาณให้หมุน ใช้ IC<sub>1</sub>, เบอร์ 74C14 ต่อร่วมกับ IC<sub>2</sub>, เบอร์ 74LS06 และ C<sub>1</sub>, R<sub>1</sub> โดยความถี่ของวงจรถูกกำหนดโดย  $f=1/1.7R_1C_1$  ดังนั้น

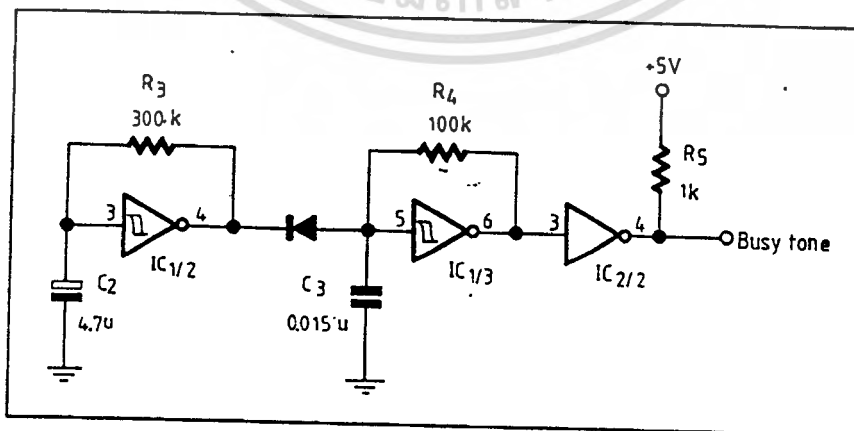
ความถี่ของวงจรมีค่าประมาณ 400 เฮิรตซ์  
เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของสถาบันการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f = \frac{1}{1.7 \times 10^3 \times 0.015 \mu} \quad -7 = 372.15$$



รูปที่ 2.2 วงจรกำเนิดสัญญาณให้หมุน

วงจรถูกกำเนิดสัญญาณไม่ว่าง แสดงดังรูปที่ 2.3 อัตราการติด-ดับของสัญญาณถูกกำหนดโดย  $IC_{1/2}, R_3, C_2$  และ  $D_1$  ส่วนความถี่ถูกกำหนดโดย  $C_3$  และ  $R_4$  ที่ต่อร่วมกับ  $IC_{1/3}$  และ  $IC_{2/2}$  เมื่อ  $IC_{1/2}$  ให้เอาต์พุตเป็น "0" ก็จะทำให้  $D_1$  ทำงาน เสมือนว่า  $C_2$  ถูกลัดวงจร  $IC_{1/3}$  จึงไม่กำเนิดความถี่ 400 เฮิรตซ์ออกมาเมื่อเอาต์พุตของ  $IC_{1/2}$  เปลี่ยนเป็น "1"  $D_1$  ได้รับไบแอสกลับ  $IC_{1/3}$  ก็จะกำเนิดความถี่ออกมา ดังนั้นช่วงเวลาที่การติด-ดับของสัญญาณมีค่าเท่ากับ  $1/1.7C_2R_3 = 1/1.7(4.7\mu f)(120k) = 1$  วินาที แบ่งเป็นช่วงเวลาที่ติด 0.5 วินาที ดับ 0.5 วินาที



รูปที่ 2.3 วงจรถูกกำเนิดสัญญาณไม่ว่าง

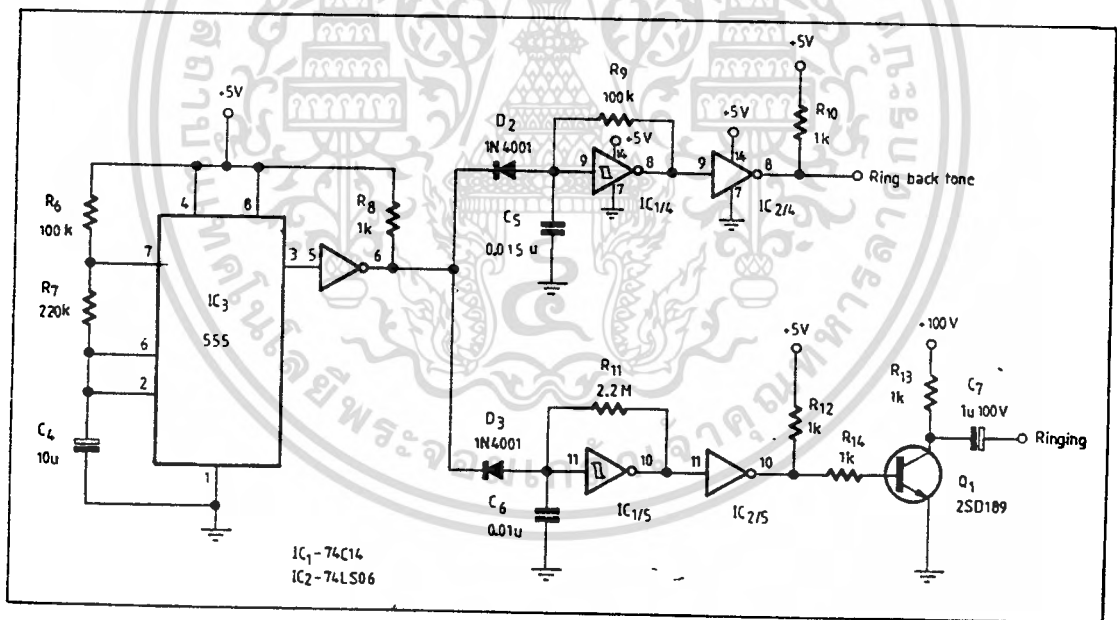
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.4 เป็นวงจรกำเนิดสัญญาณเรียกกลับและสัญญาณกระดิ่ง โดยสัญญาณทั้งสองจะมีอัตราการติด-ดับเท่ากัน ต่างกันที่ระดับสัญญาณและความถี่ IC<sub>3</sub> เบอร์ 555 เป็นตัวกำเนิดความถี่ของวงจรโดยคำนวณจาก

$$T_1 = 0.693(R_9 + R_7)C_4 \text{ วินาที}$$

$$T_2 = 0.693(R_9 + 2R_7)C_4 \text{ วินาที}$$

โดยที่ T<sub>1</sub> คือช่วงเวลาที่สัญญาณติด และ T<sub>2</sub> คือช่วงเวลาที่สัญญาณดับ



รูปที่ 2.4 วงจรกำเนิดสัญญาณเรียกกลับและสัญญาณกระดิ่ง

จากค่าของอุปกรณ์ในวงจร จะได้ช่วงเวลา T<sub>1</sub> ประมาณ 2 วินาที และ T<sub>2</sub> ประมาณ 4 วินาที D<sub>2</sub> และ D<sub>3</sub> เป็นตัวควบคุมการทำงานของวงจรกำเนิดสัญญาณเรียกกลับและกระดิ่ง C<sub>5</sub> และ R<sub>9</sub> ทำหน้าที่กำหนดความถี่ของสัญญาณเรียกกลับเป็น 400 เฮิรตซ์ ส่วนความถี่ของสัญญาณกระดิ่งจะขึ้นอยู่กับค่าของ R<sub>11</sub> และ R<sub>12</sub> ไม่ควรปรับค่าใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ถึงของสัญญาณกระดิ่ง ถูกกำหนดโดย  $C_6$  และ  $R_7$  ให้มีความถี่ประมาณ 25 เฮิรตซ์สัญญาณที่ออก จาก  $IC_{2,5}$  จะไปกระตุ้นให้ทรานซิสเตอร์  $Q_1$  ทำงาน ก็จะได้สัญญาณกระดิ่งที่มีระดับสัญญาณ 100  $V_{p-p}$  ในขณะที่สัญญาณเรียกกลับมีระดับสัญญาณ 5  $V_{p-p}$

### 2.4 วงจรถอดรหัสปุ่มโทรศัณท์

หัวใจของวงจรถอดรหัสปุ่มโทรศัณท์คือ  $IC_4-IC_7$  เบอร์ MT8870 ทำหน้าที่รับสัญญาณ DTMF (Dual Tone Multi-Frequency) จากการกดปุ่มโทรศัณท์ แล้วถอดรหัสออกมาเป็นสัญญาณดิจิทัล ไบนารี 4 บิต ตัวเก็บประจุ  $C_7, C_8, C_{11}$  และ  $C_{19}$  ทำหน้าที่คัปปลิ่งสัญญาณจากอินพุตทั้งสี่ (IN1-IN4) ซึ่งก็คือช่องทางการพูด (speech path) นั้นเอง ส่วนตัวต้านทาน  $R_{16}, R_{19}, R_{22}$  และ  $R_{25}$  ทำหน้าที่กำหนดการด์ไทม์ของ  $IC_4-IC_7$  ตามลำดับ

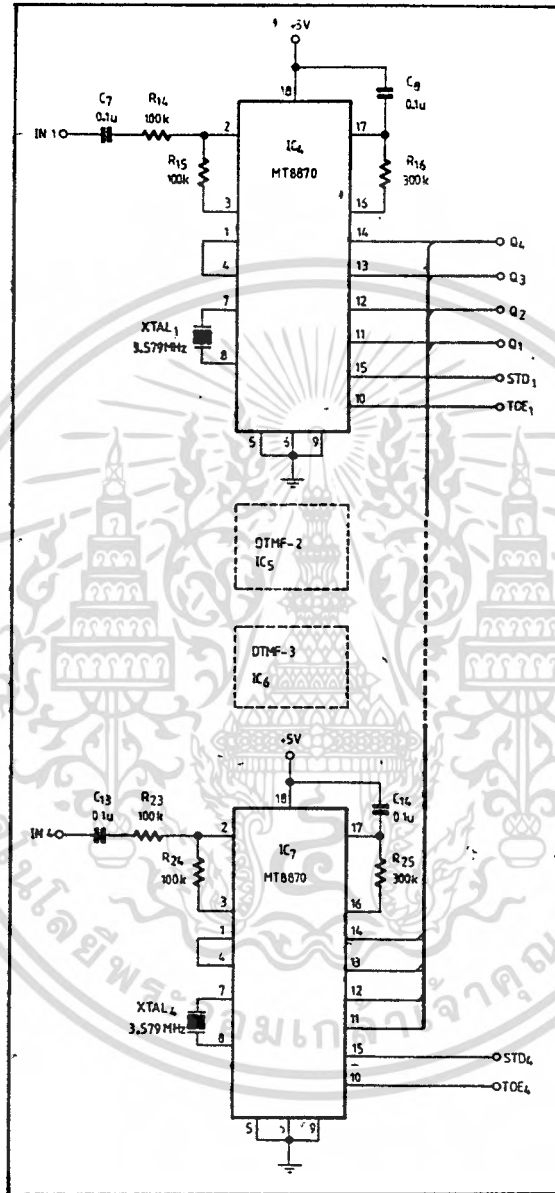
ที่เอาต์พุต  $Q_1-Q_4$  ของ  $IC_4-IC_7$  จะต่อกันหมด แล้วทำการควบคุมโดยใช้ขา  $TOE_1-TOE_4$  เมื่อให้ขานี้มีสถานะเป็น "1" ก็จะมีเอาต์พุตออกมาทาง หากให้เป็น "0" เอาต์พุตจะมีสถานะ ลอย (float)

ส่วนที่เอาต์พุต  $STD_1-STD_4$  เป็นเอาต์พุตที่บอกให้ทราบว่า MT8870 ได้ทำการถอดรหัสเรียบร้อยแล้ว โดยจะเป็น "1" เมื่อการถอดรหัสเสร็จสมบูรณ์ที่ราคาของ เลขไบนารีที่เอาต์พุต  $Q_1-Q_4$  ประโยชน์ของขานี้คือ เมื่อโทรศัณท์กดปุ่มเรียบร้อยแล้ว ส่วนควบคุมก็จะตรวจสอบว่า โทรศัณท์เครื่องใดเรียกใช้งาน ก็จะทำการตรวจสอบสถานะที่ขา  $STD$  นี้ เมื่อได้สัญญาณ "1" ส่วนควบคุมก็จะส่งสัญญาณ "1" มาที่ขา  $TOE$  เพื่อให้แสดงค่าเอาต์พุต ซึ่งก็คือหมายเลขปลายทางที่ต้องการติดต่อตนเอง จากนั้นส่วนควบคุมก็จะทำการตรวจสอบสถานะเครื่องโทรศัณท์ปลายทาง และทำการติดต่อให้สามารถติดต่อกันได้ต่อไป

### 2.5. วงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น วงจรควบคุมการทำงานของขุมสายทั้งหมด แสดงดังรูปที่ 2.6 ทุกครั้งโดยใช้  $IC_6$  ไป

ไมโครคอนโทรลเลอร์เบอร์ 8031 เป็นตัวควบคุมการทำงาน IC<sub>9</sub> เบอร์



รูปที่ 2.5 วงจรถอดรหัสปุ่มโทรศัพท์ (DTMF Decoder)

74LS373 ทำหน้าที่แลกรหัสสัญญาณ ระหว่างบัสข้อมูล(D0-D7) และบัสตำแหน่ง(A0-A7)ของ IC<sub>9</sub>

เพื่อใช้บัสดังกล่าวเรียกโปรแกรมควบคุมที่เก็บไว้ใน IC<sub>10</sub> EPROM เบอร์ 27256 โดยต่อใช้งาน

ร่วมกับ IC<sub>11</sub> เบอร์ 62256 สำหรับโปรแกรมควบคุมผสมสายจะกล่าวถึงภายหลัง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC<sub>12</sub> เบอร์ 74LS156 ทำหน้าที่ถอดรหัสตำแหน่งหน่วยความจำ จากวงจรจะได้ตำแหน่งของหน่วยความจำโปรแกรมมอนิเตอร์ใน IC<sub>10</sub> เป็น 0000H-07FFH และตำแหน่งของ IC<sub>11</sub> เป็น 08000H-0FFFFH และตำแหน่งของพอร์ตภายนอกเป็น 0E000H

จะเห็นว่าตำแหน่งของพอร์ตจะทับอยู่ในบริเวณของ RAM ดังนั้นจึงต้องหลีกเลี่ยงการเขียนโปรแกรมลงในบริเวณนี้ การจัดหน่วยความจำของวงจรควบคุมชุดสายแสดงดังรูปที่ 2.7

ขาสัญญาณทั้งหมดคือ DO-D7, AO-A14, WR, RD, MREQ, IORQ และ RESET จะถูกต่อออกไปควบคุมส่วนสวิตซึ่งเน็ตเวอร์กต่อไป

## 2.6 ส่วนสวิตรีงเน็ตเวอร์กและส่วนตรวจสอบสถานะ ไทรคัท

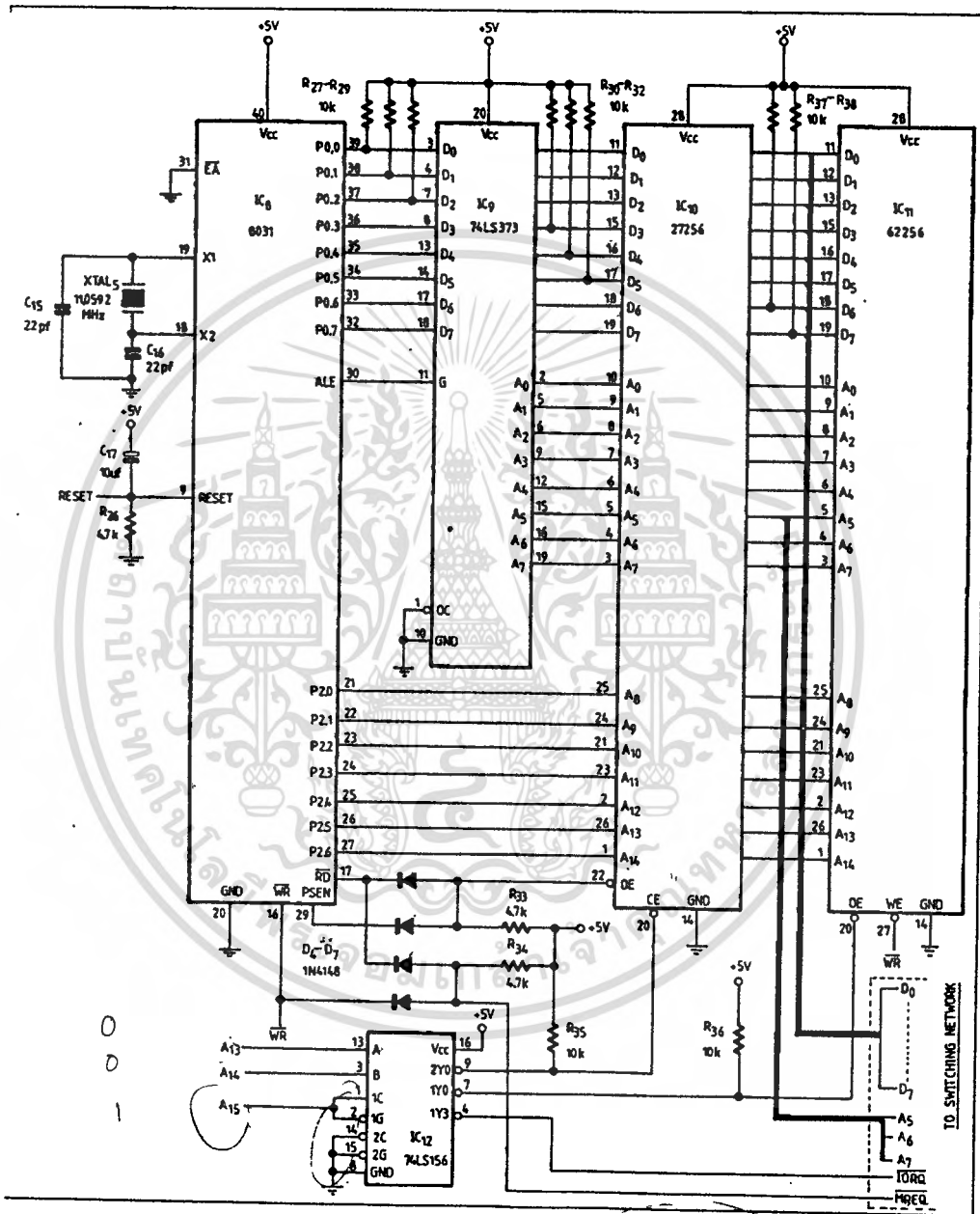
ส่วนนี้เป็นส่วนสำคัญที่สุดของชุดสาย เพราะเป็นส่วนที่จะตัดต่อให้ไทรคัทสามารถติดต่อกันได้ ในส่วนนี้แบ่งเป็นส่วนย่อยได้ 5 ส่วนดังนี้

- 2.6.1. วงจรพอร์ตอินพุต-เอาต์พุตและส่วนควบคุมรีเลย์
- 2.6.2. วงจรควบคุมสัญญาณ ไทรคัทและอะนาลอกสวิตช์
- 2.6.3. วงจรตรวจสอบสัญญาณกระดิ่งสายนอก
- 2.6.4. วงจรตรวจสอบสถานะ ไทรคัท
- 2.6.5. วงจรกำเนิดเสียงดนตรีนำสาย ไทรคัท

วงจรทั้งหมดของส่วนนี้แสดงดังรูปที่ 8

### 2.6.1 วงจรพอร์ตอินพุต-เอาต์พุตและส่วนควบคุมรีเลย์

ไอซีพอร์ตที่ใช้ในวงจรนี้คือ IC<sub>14</sub>-IC<sub>16</sub> เบอร์ 8255 ซึ่งมีพอร์ตถึง 3 พอร์ต  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ในตัวเอง การกำหนดตำแหน่งของพอร์ต ถูกกำหนดโดย IC<sub>13</sub> เบอร์ 74LS138 จากวงจร  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่บนสื่อใดๆ และต้องแจ้งไปยังเจ้าของเอกสารทุกครั้งหากมีเรื่องใดๆ

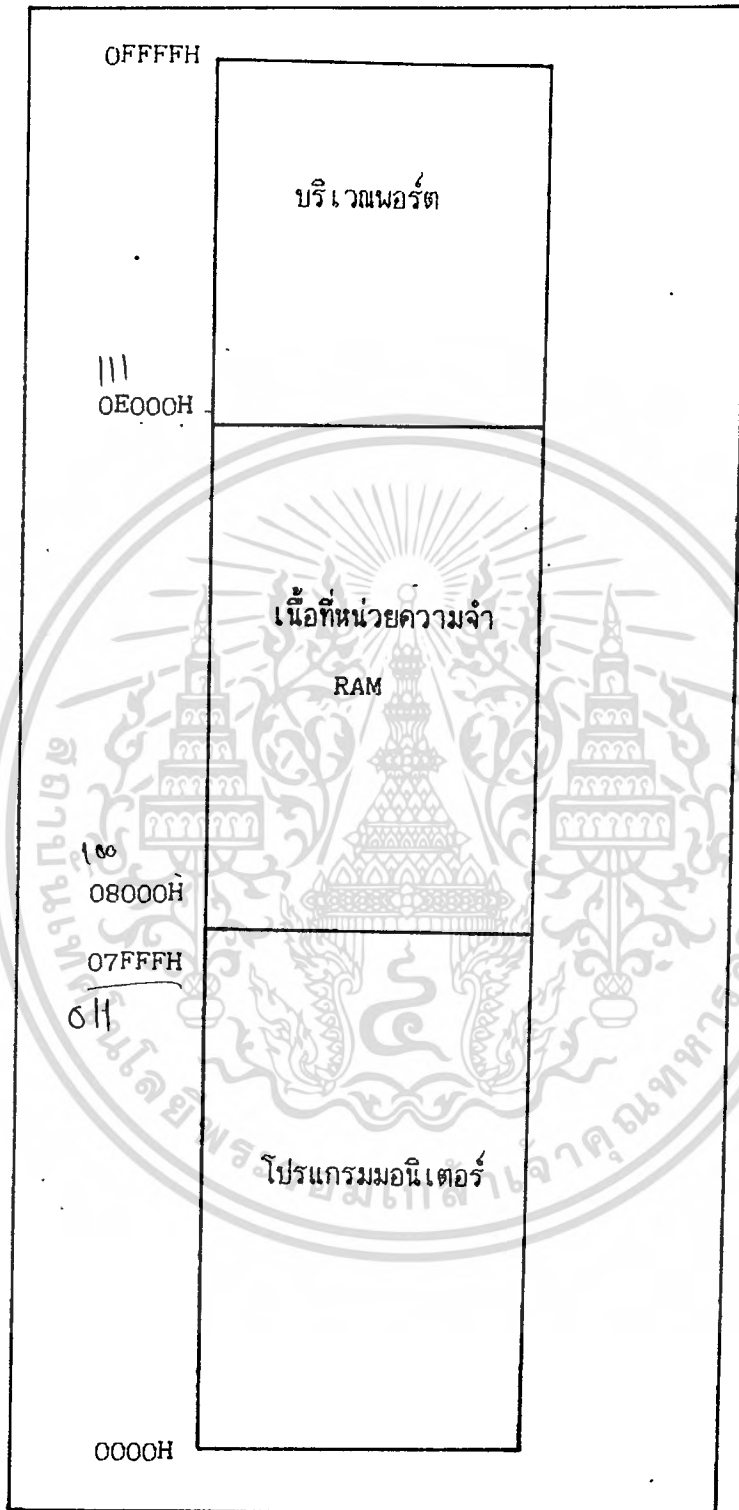


0  
0  
1

011 - 240  
100 - 140  
111 - 143  
1  
A10 A13

P2.7 = A15  
A1, A0  
WR, RD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับผู้ที่ 2.6 วงจรส่วนควบคุมหน่วยสายโทรศัพท์ ที่นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สามารถสรุปลักษณะการทำงานของพอร์ตต่างๆ ได้ดังนี้

ไอซี	พอร์ต	ตำแหน่ง	ลักษณะ	หน้าที่
IC <sub>14</sub>	A	0E000H	อินพุต	รับสถานะ โทรคัทท์
	B	0E001H	เอาต์พุต	ควบคุมการทำงานของ อะนาลอกสวิตช์
	C (ไบต์สูง)	0E002H	เอาต์พุต	ส่งสัญญาณ STROBE เพื่อควบคุมอะนาลอก สวิตช์
	C (ไบต์ต่ำ)	0E002H	อินพุต	รับสัญญาณจากวงจร ตรวจจับสัญญาณกระดิ่ง จากภายนอก
IC <sub>15</sub>	A	0E020H	เอาต์พุต	ควบคุมสัญญาณไม่วาง
	B	0E021H	เอาต์พุต	ควบคุมสัญญาณให้หมุน และสัญญาณเรียกกลับ
	C (ไบต์สูง)	0E022H	อินพุต	ส่งสัญญาณ STD จาก ส่วนถอดรหัส DTMF
	C (ไบต์ต่ำ)	0E002H	อินพุต	รับสัญญาณข้อมูลจาก ส่วนถอดรหัส DTMF

**ตารางที่ 2.2 แสดงการใช้งานของพอร์ตต่างๆในแผงสายโทรคัทท์ขนาดเล็ก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซี	พอร์ต	ตำแหน่ง	ลักษณะ	หน้าที่
IC <sub>16</sub>	A	OE040	-	-
	B	OE041H	เอาต์พุต	ควบคุมรีเลย์ตัดต่อสัญญาณกระดิ่ง
	C (ไบต์สูง)	OE042H	เอาต์พุต	ส่งสัญญาณควบคุมวงจรกำเนิดเสียงดนตรีฝึกสายโทรศัพท์
	C (ไบต์ต่ำ)	OE042H	เอาต์พุต	ส่งสัญญาณ TOE เพื่อควบคุมส่วนถอดรหัส DTMF

ตารางที่ 2.2 แสดงการใช้งานของพอร์ตต่างๆในชุมสายโทรศัพท์ขนาดเล็ก(ต่อ)

IC<sub>22</sub>-IC<sub>23</sub> เบอร์ ULN2803 ทำหน้าที่ขับรีเลย์ RY<sub>1</sub>-RY<sub>12</sub> โดย RY<sub>1</sub>-RY<sub>2</sub> เป็นรีเลย์ทำหน้าที่ตัดต่อสายนอกเข้ากับชุมสาย จะถูกควบคุมโดย PC4 และ PC5 จาก IC<sub>16</sub> ส่วน RY<sub>9</sub>-RY<sub>10</sub> ทำหน้าที่ตัดต่อสัญญาณกระดิ่ง 100 Vp-p ให้แก่เครื่องโทรศัพท์ทั้ง 8 เครื่องและ RY<sub>11</sub>-RY<sub>12</sub> ทำหน้าที่ต่อสายนอกอัตโนมัติหากเกิดไฟผ่าดับ

สัญญาณโทรศัพที่ทั้งหมดจากวงจรกำเนิดสัญญาณจะถูกควบคุมให้ส่งออกโดยผ่านทาง IC<sub>18</sub>-IC<sub>21</sub> เบอร์ 74LS125 ซึ่งเป็นไอซีบัฟเฟอร์ 3 สถานะ โดย IC<sub>18</sub>-IC<sub>19</sub> ควบคุมการส่งสัญญาณไม่วางและ IC<sub>20</sub>-IC<sub>21</sub> ควบคุมการส่งสัญญาณให้หมุนและสัญญาณเรียกกลับ IC<sub>18</sub>-IC<sub>21</sub> ก็ได้รับการควบคุมอีกทอดหนึ่งจาก PA0-PA7 และ PBO-PB7 ของ IC<sub>15</sub>

การควบคุมอะนาลอกสวิตช์ IC<sub>17</sub> เบอร์ M093 ซึ่งเป็นเมตริกซ์สวิตช์ 12\*8 ตัวกระทำโดยการควบคุมผ่านทาง PBO-PB7 และ PC4 ของ IC<sub>14</sub> โดยมีตารางการทำงานดังนี้

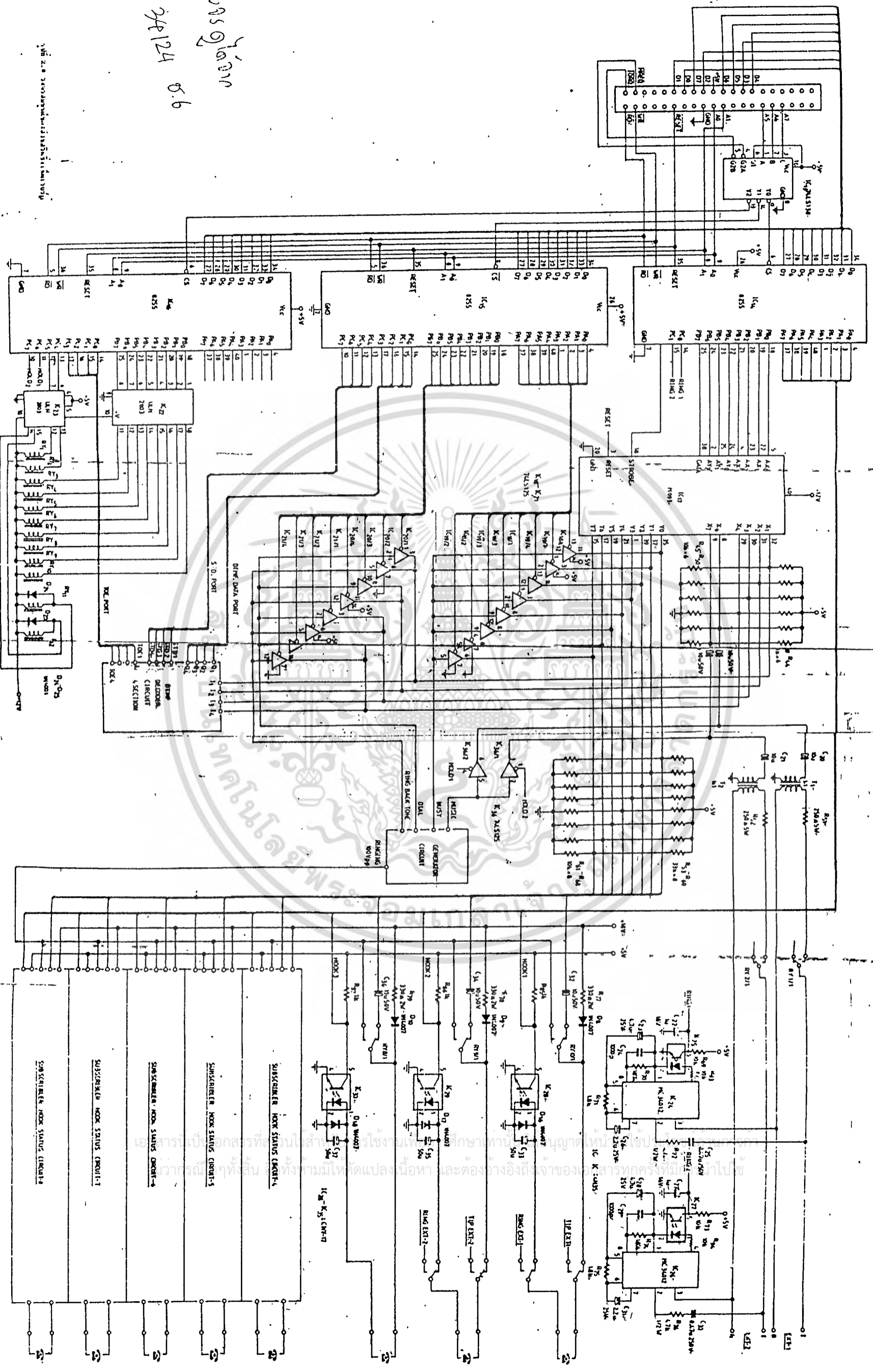
AX3	AX2	AX1	AX0	AY2	AY1	AY0	สวิตช์ที่เชื่อมต่อกัน
0	0	0	0	0	0	0	X0-Y0
0	0	0	0	0	0	1	X0-Y1
.	.	.	.	.	.	.	.
0	0	0	0	1	1	1	X0-Y7
0	0	0	1	0	0	0	X1-Y0
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
1	0	1	1	1	1	1	X11-Y7

ตารางที่ 2.3 แสดงการทำงานของอะนาลอกสวิตช์เบอร์ M093

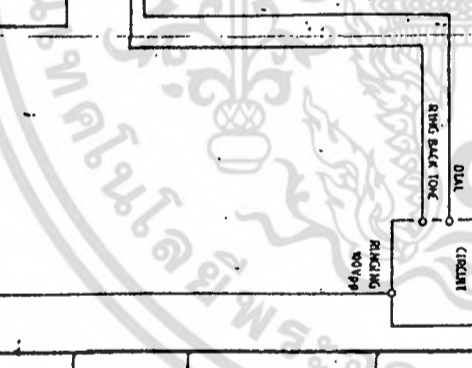
ถ้าให้ขา DATA เป็น "1" หมายถึงสวิตช์จะเชื่อมต่อกัน ถ้าเป็น "0" หมายถึงให้ตัดสวิตช์ตัวนั้น ส่วนขา STROBE จะทำงานที่ขอบขาลง หมายถึงเมื่อให้สัญญาณขอบขาลงที่ขา นี้ ก็จะสามารถเปลี่ยนแปลงตำแหน่งการติดต่อสวิตช์ได้ แต่หากให้สัญญาณขอบขาขึ้นจะไม่สามารถเปลี่ยนแปลงตำแหน่งการติดต่อสวิตช์ได้ หรือเกิดการแลทซ์การต่อสวิตช์ตัวนั้นไว้มันเอง

เอกสารนี้เป็นลิขสิทธิ์สงวนลิขสิทธิ์ของสำนักงานส่งเสริมการค้าในต่างประเทศ ณ นครภูเก็ต นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานออกแบบ  
T 24/12/4 6.6

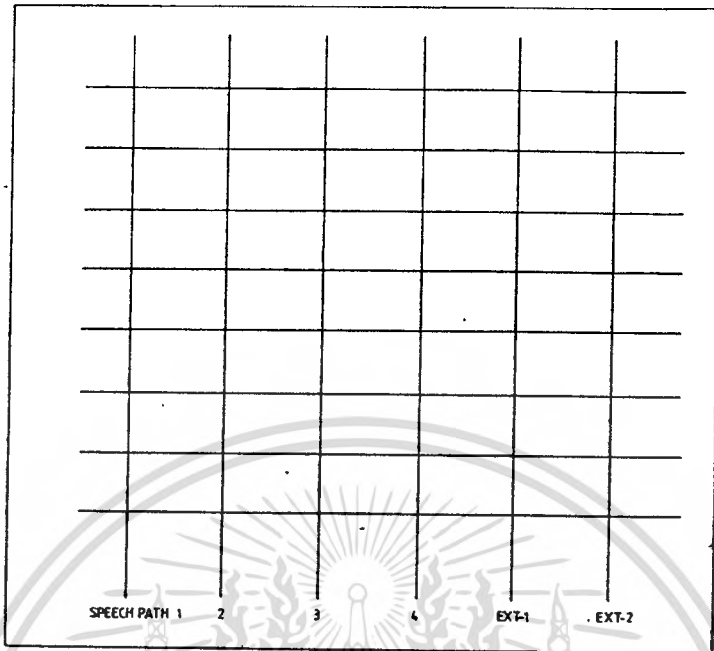


งานออกแบบระบบควบคุมอัตโนมัติ



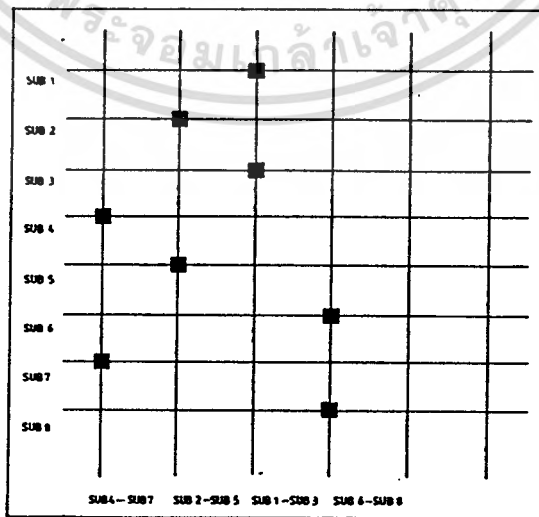
เอกสารนี้เป็นเอกสารที่สร้างขึ้นโดยอัตโนมัติจากโปรแกรมคอมพิวเตอร์และอาจมีข้อผิดพลาดหรือการเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารที่จัดทำขึ้น





รูปที่ 2.9 การกำหนดตำแหน่งการใช้งานภายในไอรีอะนาลอกสวิตช์ M093

จากวงจรจะเห็นว่าใช้สวิตช์เพียง 6\*8 ตัวเท่านั้น โดยมีการจัดตำแหน่งการใช้งาน ดังรูปที่ 2.9 X1, X2, X3 และ X4 ถูกกำหนดให้เป็นช่องทางการพูด (speech path) ส่วน X6 และ X7 เป็นช่องทางการติดต่อสายนอก Y0-Y7 ใช้เป็นตำแหน่งสำหรับโทรศัพท์ทั้ง 8 เครื่อง สามารถจำลองการติดต่อโทรศัพท์ภายในได้ ดังรูปที่ 2.10



รูปที่ 2.10 แสดงการจำลองการติดต่อโทรศัพท์ภายในโดยผ่านทางเมตริกซ์สวิตช์

เอกสารนี้เป็นลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่สามารถเผยแพร่หรือทำซ้ำโดยไม่ได้รับอนุญาต การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

การติดต่อออกภายนอก จะใช้เส้นทาง X6 และ X7 ในตัว IC<sub>17</sub> ผ่านทางหมักแปลง T<sub>1</sub> และ T<sub>2</sub> โดยมี RY<sub>1</sub> และ RY<sub>2</sub> เป็นตัวตัดต่อสายนอกเข้ากับขั้วสายภายใต้การควบคุมจากส่วนควบคุมและมีเสียงดนตรีส่งออกเมื่อมีการพักสายนอกด้วย

สำหรับการดับปลิงสัญญาณเสียงจากโทรศัพท์เข้า IC<sub>17</sub> จะผ่านทาง C<sub>32</sub>, C<sub>34</sub>, C<sub>36</sub>, C<sub>38</sub>, C<sub>40</sub>, C<sub>42</sub>, C<sub>44</sub> และ C<sub>46</sub> ของโทรศัพท์แต่ละเครื่องตามลำดับ

2.6.3. วงจรตรวจจับสัญญาณกระดิ่งจากภายนอก

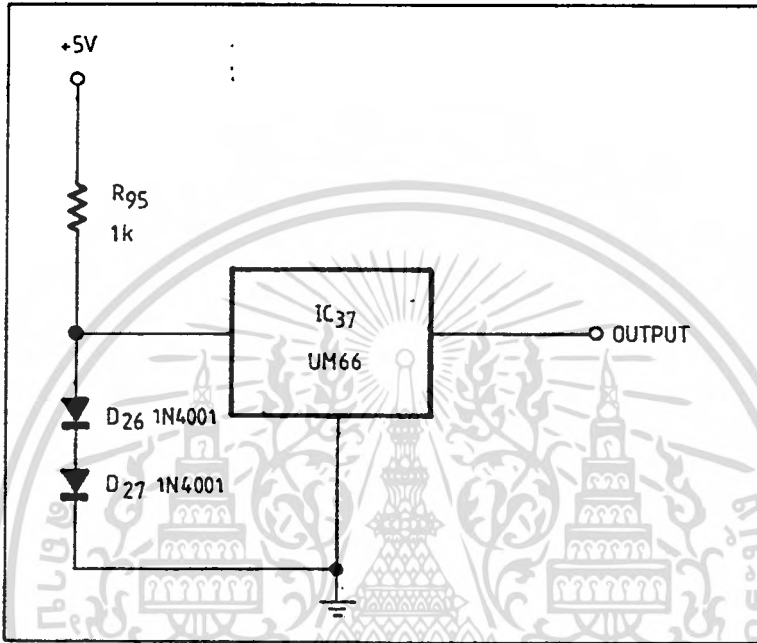
สัญญาณกระดิ่งจากภายนอกจะถูกตรวจจับโดย IC<sub>24</sub> และ IC<sub>26</sub> สัญญาณกระดิ่งจะเข้ามาทาง C<sub>25</sub> สำหรับสายนอกเส้นที่ 1 และเมื่อ IC<sub>24</sub> ตรวจจับสัญญาณกระดิ่งได้ จะส่งเอาต์พุตออกมาที่ขา 4 เข้า IC<sub>26</sub> เพื่อให้ได้ระดับสัญญาณที่แน่นอน โดยเมื่อไม่มีสัญญาณกระดิ่งเข้ามาจะเป็น "1" และจะเป็น "0" เมื่อมีสัญญาณกระดิ่งส่งไปยังส่วนควบคุมต่อไป สำหรับสายนอกเส้นที่ 2 ก็จะมีการทำงานเช่นเดียวกัน

2.6.4. วงจรตรวจสอบสถานะโทรศัพท์

IC<sub>28</sub>-IC<sub>35</sub> จะทำหน้าที่หลักในส่วนนี้ แต่ละตัวจะตรวจสอบสถานะโทรศัพท์ 1 เครื่องจะขอยธิบายการทำงานเพียงวงจรเดียว เนื่องจากทุกวงจรทำงานเหมือนกันหมด เมื่อโทรศัพท์เครื่องที่ 1 ยกหู IC<sub>28</sub> จะทำงานเกิดสถานะ "0" ที่เอาต์พุต ส่งเข้าไปยัง PAO ของ IC<sub>14</sub> และเมื่อวางหูจะได้สถานะเป็น "1" C<sub>33</sub>, C<sub>35</sub>, C<sub>37</sub>, C<sub>39</sub>, C<sub>41</sub>, C<sub>43</sub>, C<sub>45</sub> และ C<sub>47</sub> จะกรองสัญญาณกระดิ่งที่เข้ามายังเครื่อง โทรศัพท์ไม่ให้เข้าไปทำอันตรายต่อ IC<sub>28</sub>-IC<sub>35</sub>

2.6.5. วงจรกำเนิดเสียงดนตรีพักสายโทรศัพท์

$R_{95}$  และ  $D_{26}$ - $D_{27}$  โดย  $D_6$  และ  $D_7$  จะเป็นตัวกำหนดแรงดันไฟเลี้ยงของ  $IC_{37}$  ไม่ให้เกิน 1.5 โวลต์ เอาต์พุตของ  $IC_{37}$  จะส่งไปยัง  $IC_{96/1}$  และ  $IC_{96/2}$  เพื่อควบคุมให้ส่งออกไปยังโทรศัพท์ภายนอก โดยมีการควบคุมอีกชั้นหนึ่งจาก PC6 และ PC7 ของ  $IC_{16}$



รูปที่ 2-11 วงจรกำเนิดเสียงดนตรีในสายโทรศัพท์

## บทที่ 3

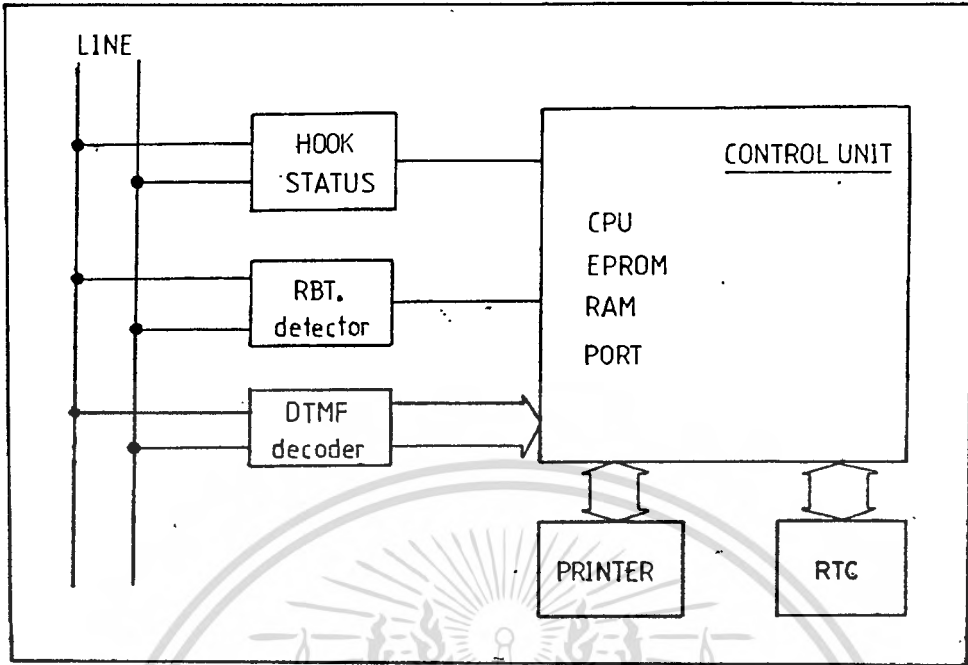
### เครื่องบันทึกการใช้โทรศัพท์

ในการบันทึกจำนวนและเลขหมายที่มีกรโทรศัพท์ติดต่อ จะให้การตรวจสอบสัญญาณเรียกกลับหรือ Ring back tone ที่มีความถี่ 400 Hz ติด 2 วินาที ตับ 4 วินาที เมื่อผู้ใช้ขงนุจะได้รับสัญญาณให้หมุม (dual tone) จากนี้เกิดเลขหมายโทรศัพท์ปลายทางที่ตองการติดต่อด้วย หากปลายทางว่างก็จะได้รับสัญญาณเรียกกลับ จากชุมสายขององค์การโทรศัพท์ ดังเป็นจ้งหะติด 2 วินาที ตับ 4 วินาที เมื่อมีผู้รับ สัญญาณก็จะหายไป เครื่องบันทึกนี้จะทำการร้งเวลาไปเรื่อย ๆ จนสิ้นสุดการใช้ หรือวางนุโทรศัพท์ เครื่องบันทึกก็จะจดจำเวลาที่เลิกใช้งานแล้ว นำข้อมูลทั้งหมดคือเลขหมายโทรศัพท์ติดต่อปลายทาง เวลาที่เริ่มใช้งาน และเวลาที่เสร็จสิ้นการติดต่อไปเก็บไว้ในหน่วยความจำ แล้วสามารถให้พิมพ์ออกทาง เครื่องพิมพ์วันเตอร์มาตรฐานโดยจะตั้งเวลาในการพิมพ์ออกหรือจะให้พิมพ์ทันทีก็ได้

#### 3.1. วงลือกไดอะแกรม

บล็อกไดอะแกรมของส่วนบันทึกการใช้โทรศัพท์ เริ่มต้นจากส่วนของการตรวจสอบการขงนุ (hook status) เมื่อวงจรสามารถตรวจจ้งการขงนุได้ก็จะส่งสัญญาณ "1" ไปที่ง CPU หลังจากขงนุก็จะมีกรกดเลขหมายปลายทาง ซึ่งตรงส่วนนี้มีวงจรถอดรหัสสัญญาณแบบโทรศัพท์ (DTMF decodor) จะได้เอาต์พุตออกมาเป็นเลขไบนารี 4 บิตส่งไปที่ CPU

CPU ก็จะเก็บข้อมูลเหล่านี้ไว้ในหน่วยความจำตำแหน่งหนึ่ง ข้อมูลดังกล่าวยังเป็นข้อมูลที่ไม่ต้องการเก็บเพื่อพิมพ์ออก หรือจะเรียกง่าย ๆ ว่า เป็นข้อมูลดิบ ข้อมูลเลขหมายดังกล่าวจะเป็นข้อมูลที่ตองการก็ต่อเมื่อมีการตรวจสอบสัญญาณเรียกกลับ (RBT) เสียก่อน



รูปที่ 3.1 บล็อกไดอะแกรมของเครื่องบันทึกการใช้โทรศัพท์

ถึงตอนนี้อยู่ใช้กดปุ่มจนครบแล้ว หากปลายทางว่าง ก็จะได้รับสัญญาณเรียกกลับดัง 2 วินาที ดับ 4 วินาที ซึ่งส่วนการตรวจจับสัญญาณเรียกกลับ จะให้เอาต์พุตตามจังหวะการติดดับของสัญญาณ จนกระทั่งมีผู้รับสาย สัญญาณเรียกกลับก็จะหายไปเอาต์พุตของวงจรตรวจสอบสัญญาณเรียกกลับจะตกเป็น "0" ส่งไปยัง CPU เมื่อ CPU ได้รับอินพุตจากส่วนตรวจสอบการยกหูและตรวจสอบสัญญาณเรียกกลับ นั้นหมายถึงว่า ขณะนี้มีการรับโทรศัพท์หรือเกิดการใช้งานอย่างสมบูรณ์แล้ว

CPU ก็จะนำข้อมูลเลขหมายมาเก็บไว้ในหน่วยความจำที่เก็บข้อมูลการใช้งานโทรศัพท์ ซึ่งเรียกว่า using file พร้อมกับเริ่มจับเวลาในการใช้งานโดยฐานเวลาที่ได้มาจากวงจรรีลไทม์คล็อก (realtime clock - RTC)

RTC จะส่งสัญญาณฐานเวลาเพื่อทำการจับเวลาให้แก่ CPU โดย RTC นี้จะเดินอยู่ตลอดเวลาไม่ว่าจะมีการใช้โทรศัพท์หรือไม่ แต่ CPU จะเรียกใช้ RTC ก็ต่อเมื่อเกิดการใช้โทรศัพท์เท่านั้นข้อมูลเวลาที่ได้จาก RTC ก็คือ วัน เดือน ชั่วโมง นาที

การจับเวลายังคงดำเนินไป โดยข้อมูลของเวลาที่เริ่มใช้งานในตอนแรกคือ หลังจากเอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ให้พิมพ์เอกสารนี้เสร็จแล้วไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีการรับสายแล้วจะถูกเก็บเข้าไปใน using file แล้วเมื่อเลิกใช้งานสัญญาณ hook status จะกลับเป็น "0" ทำให้ CPU หยุดจับเวลา แล้วนำค่าเวลาตอนหลังเก็บไว้ใน using file เป็น เวลาที่เลิกใช้งานดังนั้นข้อมูลที่ใส่ใน using file 1 ชุด จะประกอบด้วย เลขหมายที่โทรออก เวลาที่เริ่มใช้งาน และเวลาที่เลิกใช้งาน ข้อมูลใน using file 1 ชุด จะถูกเก็บไว้ก่อนและ สามารถพิมพ์ออกผ่านทางปริ้นเตอร์มาตรฐาน ซึ่งเลือกการพิมพ์ได้ 2 ระบบ คือ ตั้งเวลาพิมพ์ ออก (timer printing) และพิมพ์ออกทันที (realtime printing)

### 3.2. ส่วนตรวจสอบการยกหูและวงจรตรวจจับสัญญาณเรียกกลับ

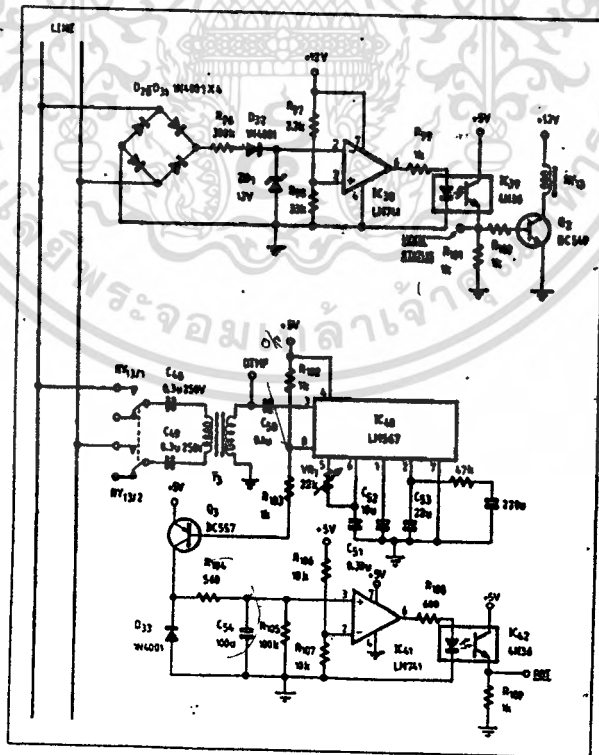
วงจรของส่วนนี้แสดงไว้ในรูปที่ 3.2 ในสภาวะปกติสายโทรศัพท์จะมีแรงดันประมาณ 48 โวลต์ เมื่อยกหูแรงดันจะลดลงเหลือ 6-10 โวลต์ แล้วแต่ชนิดของเครื่องโทรศัพท์ และ ถ้ามีสัญญาณกระดิ่งเข้ามา ก็จะมีขนาด 100 Vp-p ความถี่ประมาณ 25 เฮิรตซ์  $R_{96}$  จะเป็นตัวลดแรงดันที่เข้ามาในวงจร  $D_{22}$  จะทำหน้าที่ตัดเอาเฉพาะซีกบวกของสัญญาณกระดิ่งเข้ามาเท่านั้น เมื่อผ่าน  $R_{96}, D_{22}$  แล้ว แรงดันที่ขา 2 ของ  $IC_{99}$  มีแรงดัน 12 โวลต์ขณะวางหูโทรศัพท์ ที่ขา 3 จะมีแรงดัน 11 โวลต์ จากแหล่งจ่ายไฟผ่าน  $R_{97}$  และ  $R_{98}$   $IC_{99}$  จะทำการเปรียบเทียบแรงดันระหว่างขา 2 กับขา 3 หากขา 2 มากกว่า จะให้เอาต์พุตเป็น "0" หากขา 3 มากกว่าจะให้เอาต์พุตเป็น "1" (ซึ่งก็คือ มีขนาดแรงดันเกือบเท่าไฟเลี้ยง) ขณะวางหูแรงดันขา 2 มากกว่าขา 3 ของ  $IC_{99}$  ให้เอาต์พุต "0"  $IC_{99}$  ไม่ทำงานเอาต์พุตของวงจรจึงเป็น "0"

เมื่อยกหูโทรศัพท์เพื่อเรียกออก แรงดันที่ขา 2 จะตกลงต่ำกว่าแรงดันที่ขา 3 ของ  $IC_{99}$  ทำให้เอาต์พุตของ  $IC_{99}$  เป็น "1"  $IC_{99}$  ทำงาน เอาต์พุตของวงจรจึงเป็น "1" เป็นการบอกว่าขณะนี้ได้มีการยกหูโทรศัพท์ใช้งานแล้ว เมื่อโทรศัพท์ยกหูแล้ว จะทำให้ทรานซิสเตอร์  $Q_2$  ทำงาน จึงทำให้รีเลย์ทำงาน ต่อสายโทรศัพท์เข้ากับวงจรตรวจจับสัญญาณเรียกกลับ และวงจรถอดรหัสปุ่มโทรศัพท์ โดยสัญญาณจะคัมปลิ่งผ่านหม้อแปลง  $T_9$  ส่วนหนึ่งจะไปยังวงจรถอดรหัสปุ่มโทรศัพท์ และอีกส่วนจะผ่านมาเข้า  $IC_{90}$  เบอร์ LM567 ต่อเป็นวงจร tone decoder เพื่อตรวจจับสัญญาณเฉพาะสัญญาณความถี่ประมาณ 400 เฮิรตซ์ โดยการกำหนดของตัวต้านทาน  $R_9$  และตัวเก็บประจุ  $C$  จากสูตร  $f_0 = 1.1/RC$  (ในที่นี้ก็คือ  $VR_9$  และ  $C_{91}$  นั่นเอง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น มิใช่เพื่อเผยแพร่ให้คนอื่น การนำ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Dial : 000 Hz)

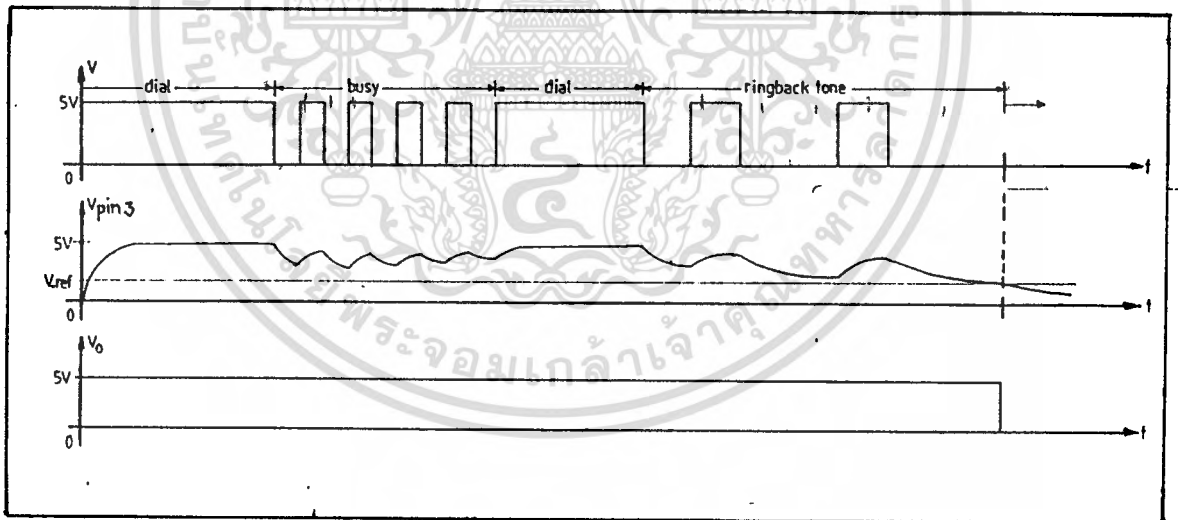
ดังนั้นเมื่อยกหุ้มสัญญาณให้หมุน เอาต์พุตของ IC<sub>40</sub> จะเป็น "0" ค้างซึ่งยังไม่เป็นที่ต้องการของ วงจร ทั้งนี้เมื่อกดปุ่มหมายเลข เอาต์พุตของ IC<sub>40</sub> ก็จะกลับเป็น "1" เพราะสัญญาณความถี่ 400 เฮิรตซ์หายไปเมื่อต่อกับปลายทางได้ก็จะมีสัญญาณเรียกกลับซึ่งก็มีความถี่ 400 เฮิรตซ์ แต่ติด 2 วินาที ดับ 4 วินาที ก็จะทำให้เอาต์พุตของ IC<sub>40</sub> เป็น "0" เป็น "1" ตามจังหวะของสัญญาณเรียกกลับ ถึงตรงนี้ CPU ก็จะนำสัญญาณตรงนี้ไปใช้ เมื่อมีการรับสายเอาต์พุต IC<sub>40</sub> จะกลับเป็น "1" ค้าง สัญญาณจะผ่านทรานซิสเตอร์ Q<sub>9</sub> ทำหน้าที่เป็นอินเวอร์เตอร์ ทำให้อาต์พุตของวงจรตรงข้ามกับเอาต์พุตของ IC<sub>40</sub> จาก Q<sub>9</sub> สัญญาณจะส่งผ่าน R<sub>104</sub> เพื่อเข้าไปประจุแรงดันให้แก่ C<sub>54</sub> ทำให้เกิดแรงดันขึ้นที่ขา 12 ของ IC<sub>41</sub> ซึ่งถูกเป็นวงจรเปรียบเทียบ โดยมี R<sub>106</sub> และ R<sub>105</sub> เป็นตัวกำหนดแรงดันเปรียบเทียบ โดยปกติจะจัดให้แรงดันที่ขา 3 มากกว่าขา 2 ทำให้เอาต์พุตของ IC<sub>41</sub> เป็น "1" ส่งเข้าไปใน IC<sub>42</sub> เพื่อให้ได้ระดับสัญญาณ "1" ที่แน่นอน หากสัญญาณที่ IC<sub>40</sub> ตรวจจับได้เป็นสัญญาณให้หมุน ก็จะมีแรงดันต่อเนื่องมาประจุ C<sub>54</sub> ทำให้แรงดันที่ขา 3 มากกว่าขา 2 ตลอดเวลา IC<sub>41</sub> จึงยังคงให้ผล "1" เหมือนเดิม



เอกสารนี้เป็นเอกสารรูปที่ 3.2 วงจรตรวจสอบสถานะ ไทรีคัทท์และตรวจจับสัญญาณเรียกกลับ โยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเป็นสัญญาณไม่ว่าง ก็จะมีสัญญาณติด-ดับมาในช่วงเวลา 0.5 วินาที สลับกันไป  $C_{54}$  จะมีการประจุและคายประจุทำให้แรงดันที่ขา 3 นี้เปลี่ยนแปลงแต่เนื่องจากช่วงระยะเวลาการประจุและคายประจุไม่เท่ากันคือ  $C_{54}$  ยิ่งคายประจุไม่หมด ก็มีแรงดันมาประจุแล้ว จึงทำให้แรงดันที่ขา 3 นี้ ยังคงมีมากกว่าขา 2 อยู่ดี หากเป็นสัญญาณเรียกกลับ การติด-ดับจะห่างกันมาก มีช่วงเวลาติดเพียง 2 วินาที ดังนั้นช่วงระยะเวลาการประจุน้อย และช่วงระยะเวลาการคายประจุนั้นทำให้แรงดันที่ขา 3 นี้ มีค่าน้อยกว่าขา 2 ในช่วงที่มีการคายประจุ เอาต์พุตของ  $IC_{41}$  จึงเป็น "0" และเมื่อสัญญาณเรียกกลับขาดหายไป จึงไม่มีการประจุแรงดันให้แก่  $C_{54}$  อีก แรงดันที่ขา 3 จึงมีค่าน้อยกว่าขา 2 เอาต์พุตของ  $IC_{41}$  จึงเป็น "0" ค้างตลอด ส่งให้แก่ CPU ต่อไป

ไทมิ่งไดอะแกรมของวงจรนี้ แสดงดังรูปที่ 3.3

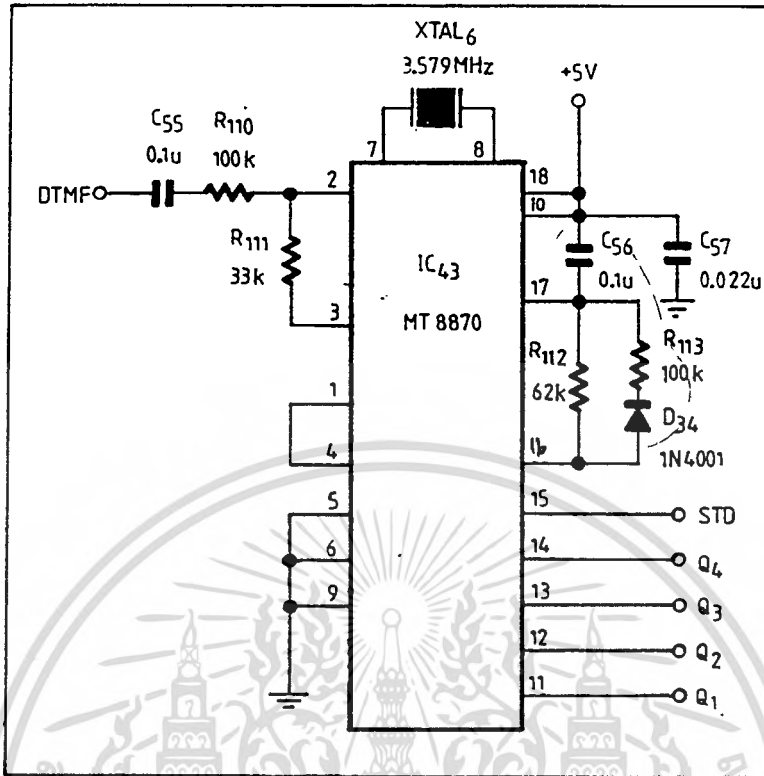


รูปที่ 3.3 ไทมิ่ง ไดอะแกรมแสดงการทำงานของวงจรตรวจจับสัญญาณเรียกกลับ

### 3.3. วงจรถอดรหัสปุ่มโทรศัพท์

วงจรถอดรหัสนี้มีความสำคัญมาก เพราะจะเป็นข้อมูลที่ใช้ในการเก็บและ

พิมพ์รายงานออกมาในภายหลัง หากการถอดรหัสผิดพลาดก็จะทำให้ข้อมูลผิดพลาดได้ ซึ่งด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรถอดรหัสสัญญาณปุ่มโทรศัพท์ (DTMF decoder)

วงจรของการถอดรหัสสัญญาณปุ่มโทรศัพท์นี้ แสดงดังรูปที่ 3.4 IC<sub>43</sub> MT8870 เป็นหัวใจของการทำงานในส่วนนี้ โดยทำงานร่วมกับคริสตอลความถี่ 3.579 MHz ได้รับอินพุตจากการกดปุ่มโทรศัพท์ โดยผ่านการคัปปลิ่งจาก C<sub>55</sub> และ R<sub>110</sub> และเอาต์พุตของวงจรจะถูกถอดเป็นรหัสเลขไบนารีที่ขา Q<sub>1</sub> - Q<sub>4</sub> โดยขา STD ก็จะมีสัญญาณออกมาด้วยทุกครั้งที่มีการกดปุ่มโทรศัพท์ นั่นคือสัญญาณที่ขา STD นี้ จะเป็นตัวบอก CPU ให้รับรู้ว่าจะขณะนี้มีการส่งข้อมูลหมายเลขโทรศัพท์มาให้แล้วการจัดการดีไหมหรือช่วงเวลาที่ทำให้ IC<sub>43</sub> รับรู้ว่าปุ่มที่กดเข้ามานั้นเป็น ปุ่มอะไร ต้องถอดรหัสอย่างไร เป็นสิ่งสำคัญมาก หากทำไม่ดีจะทำให้การถอดรหัสผิดพลาดได้ C<sub>56</sub>, D<sub>34</sub>, R<sub>112</sub>, R<sub>113</sub> เป็นตัวกำหนดการ์ดไหมของ IC<sub>43</sub> เอาต์พุตของวงจรมีประกอบด้วย ข้อมูลเลขไบนารีจากขา Q<sub>1</sub> - Q<sub>4</sub> และสัญญาณ STD

### 3.4 ส่วนควบคุม

ในการควบคุมการบันทึกการใช้โทรศัพท์นี้ใช้ไมโครโปรเซสเซอร์เบอร์ Z80A ของ Zilog ซึ่งเป็น CPU ยอดนิยม โดยทำงานร่วมกับ EPROM เบอร์ 2764 RAM เบอร์ 62256 และพอร์ตเบอร์ 8255 รูปที่ 3.5 เป็นวงจรของส่วนควบคุม IC<sub>43</sub> คือ CPU Z80A จะได้รับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเลขโทรศัพท์ และสัญญาณการบันทึกจากพอร์ตอินพุตของ IC<sub>45</sub> เบอร์ 8255 โดย IC<sub>45</sub> ทำหน้าที่เป็นทั้งอินพุตและเอาต์พุตพอร์ต ติดต่อกับส่วนถอดรหัสบัสโทรศัพท์ และเครื่องพิมพ์ IC<sub>45</sub> จะได้รับการควบคุมจาก IC<sub>45</sub>ว่าจะให้ทำงานอย่างไร IC<sub>45</sub> จะทำงานตามโปรแกรมที่เขียนขึ้นใน IC<sub>46</sub> ซึ่งเป็นหน่วยความจำ EPROM เบอร์ 2764 ขนาด 8 กิโลไบต์ หรือจะเรียกว่า โปรแกรมมอนิเตอร์ของวงจรทั้งหมดก็ได้

IC<sub>47</sub> เป็นหน่วยความจำ RAM เบอร์ 62256 ขนาด 32 กิโลไบต์ ที่ต้องใช้หน่วยความจำ RAM จำนวนมาก ก็เนื่องจากจะใช้ RAM นี้เป็น using file เก็บข้อมูลการใช้โทรศัพท์ทั้งหมดในแต่ละวัน โดย IC<sub>47</sub> จะถูกจัดแบ่งเป็น 2 ส่วนคือส่วนเก็บข้อมูลชั่วคราวซึ่งเก็บหมายเลขโทรศัพท์ในตอนแรกก่อนที่จะมีการรับสาย หากไม่มีการรับสายหรือยกเลิกการใช้งานข้อมูลเดิมก็จะถูกลบ แล้วเตรียมรอข้อมูลใหม่ ดังนั้นขนาดหน่วยความจำค่าส่วนนี้จึงมีไม่มาก ส่วนที่สองคือ using file ส่วนนี้เป็นส่วนสำคัญจึงต้องใช้หน่วยความจำมาก ในส่วนควบคุมนี้ยังต้องมีการแบ็กอัพข้อมูลใน IC<sub>47</sub> ด้วย โดยใช้ D<sub>96</sub> และ BATT<sub>1</sub> ซึ่งเป็นแบตเตอรี่ขนาด 4.5 โวลต์ IC<sub>44/4</sub>, IC<sub>49/1-2</sub> และ Q<sub>4</sub> ทำหน้าที่ถอดรหัสตำแหน่งของหน่วยความจำ IC<sub>46</sub> และ IC<sub>47</sub> IC<sub>51</sub> 74138 ทำหน้าที่ถอดรหัสตำแหน่งของพอร์ตต่าง ๆ

การพิมพ์ออกสามารถทำได้ 2 แบบ คือ แบบตั้งเวลาพิมพ์อัตโนมัติ (timer printing) และแบบพิมพ์ทันทีทันใด (realtime printing) แบบแรกต้องตั้งเวลาที่เดินสวิตช์ S<sub>1</sub> ซึ่งสามารถเลือกได้ 8 ช่วงเวลา ส่วนแบบพิมพ์ทันทีทันใดก็ทำได้ง่ายเพียงกดสวิตช์ S<sub>2</sub> จะมีสัญญาณส่งเข้าไปที่ PB7 ของ IC<sub>48</sub> เพื่อให้เครื่องพิมพ์พิมพ์ออกทันทีทันใด



ที่พอร์ตต่าง ๆ ของ IC<sub>49</sub> สามารถอธิบายได้ดังนี้

พอร์ต A

- PA0-PA3 เป็นพอร์ตอินพุตรับข้อมูลจากดินสวิตช์เพื่อตั้งเวลาการพิมพ์ออก
- PA3 รับสัญญาณ hook status ของสายนอกสายที่ 1
- PA4 รับสัญญาณ RBT ของสายนอกสายที่ 1
- PA5 รับสัญญาณ hook status ของสายนอกสายที่ 2
- PA6 รับสัญญาณ RBT ของสายนอกสายที่ 2

โดยมีลักษณะการทำงานดังนี้

PA3	PA4	การทำงาน
1 /	0 /	เริ่มบันทึกเวลาการใช้งานและเลขหมายปลายทาง
0	1	NO OPERATION
0 /	0 /	บันทึกเวลาที่เสร็จสิ้นการใช้งาน
1 /	1	NO OPERATION

ตารางที่ 3.1 การกำหนดการทำงานของพอร์ต PA3 และ PA4

PA5	PA6	การทำงาน
1	0	เริ่มบันทึกเวลาการใช้งานและเลขหมายปลายทาง
0	1	NO OPERATION
0	0	บันทึกเวลาที่เสร็จสิ้นการใช้งาน
1	1	NO OPERATION

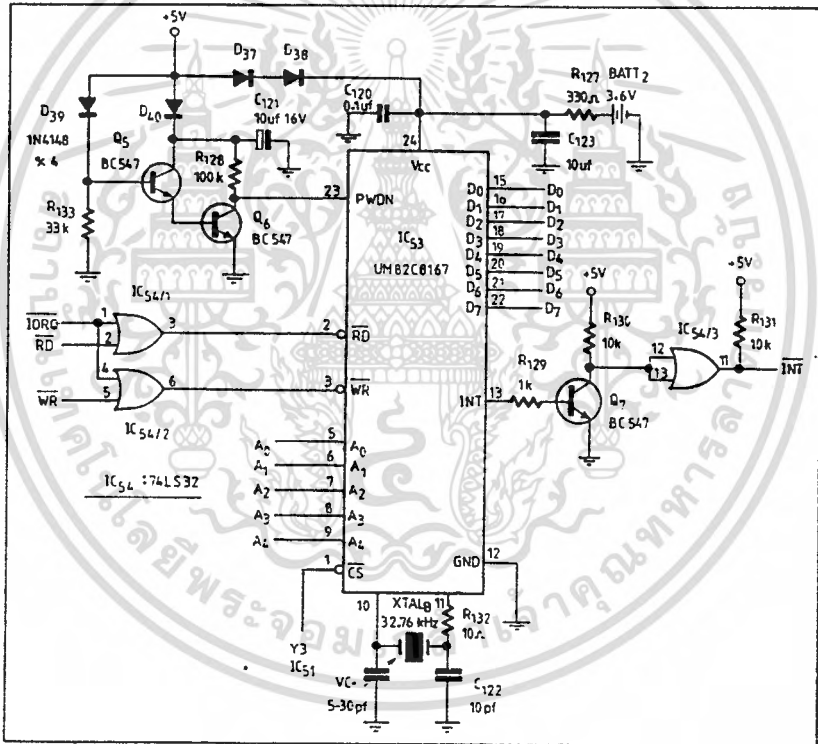
### ตารางที่ 3-2 การกำหนดการทำงานของพอร์ต PA5 และ PA6

PA7	รับสัญญาณการพิมพ์แบบทันทีทันใด (real-time printing)
พอร์ต B	เป็นพอร์ตเอาต์พุตข้อมูลของ เครื่องพิมพ์
พอร์ต C	PC0-PC3 ทำหน้าที่เป็นพอร์ตอินพุต, PC4-PC7 ทำหน้าที่เป็นพอร์ตเอาต์พุต
PC0	รับสัญญาณ ALK จากเครื่องพิมพ์
PC1	รับสัญญาณ BUSY จากเครื่องพิมพ์
PC2	รับสัญญาณ STD จากวงจรถอดรหัสปุ่มโทรศัพท์
PC3	รับสัญญาณ STD จากวงจรถอดรหัสปุ่มโทรศัพท์
PC4	ส่งสัญญาณ STROBE แก่เครื่องพิมพ์
PC5	แสดงผลว่าขณะนี้มีการพิมพ์อยู่
PC6	แสดงผลว่าขณะนี้การเชื่อมต่อกับเครื่องพิมพ์ไม่สมบูรณ์

เอกสาร 3.5 รีลไทม์คล็อก (Realtime clock) ให้ความรู้เกี่ยวกับวิธีการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นตัวสร้างฐานเวลาใช้ในการจับเวลาการทำงานของทรานซิสต์ หัวใจของวงจรคือ IC<sub>๕๓</sub> เบอร์ UM82C8167 ภายในประกอบด้วย ตัวกำเนิดสัญญาณนาฬิกา, ตัวนับเวลา, ตัวเปรียบเทียบ และ RAM วงจรสมมุติแสดงดังรูปที่ 3.4

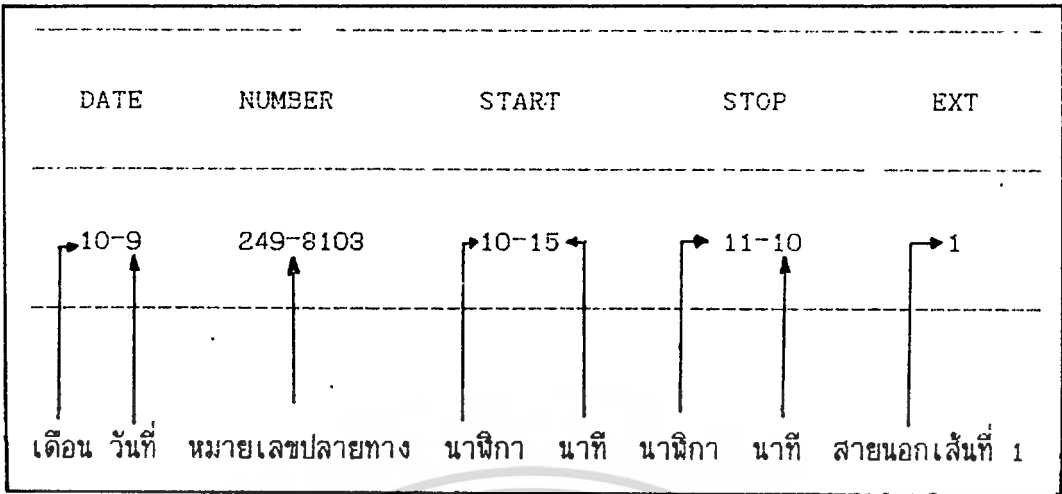
การถอดรหัสตำแหน่งก็ใช้จากขา Y<sub>๖</sub> ของ IC<sub>๕๑</sub> ในวงจรรูปที่ 3.6 ซึ่งเป็นตำแหน่ง 60H การเชื่อมต่อกับ CPU ก็ต่อเข้ากับขา INT ของ IC<sub>๔๕</sub> ซึ่งเป็น CPU Z80A และต้องเขียนโปรแกรมรองรับการทำงานของมันด้วย



รูปที่ 3.6 วงจรรีลไทม์คล็อก

### 3.6 รูปแบบการพิมพ์ (printing form)

ในใบรายงานการใช้ทรานซิสต์ 1 ชุด (1 record) ประกอบด้วย เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ภายใต้การสงวนลิขสิทธิ์ของ บริษัท ไมโครอิเล็กทรอนิกส์ จำกัด ไม่สามารถนำเอกสารนี้ไปเผยแพร่หรือทำซ้ำโดยไม่ได้รับอนุญาตจากบริษัทฯ หากฝ่าฝืนจะดำเนินการตามกฎหมายที่เกี่ยวข้องต่อไป



รูปที่ 3.7 ตัวอย่างใบรายงานการใช้โทรศัพท์ 1 ชุด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### โปรแกรมควบคุมการทำงาน

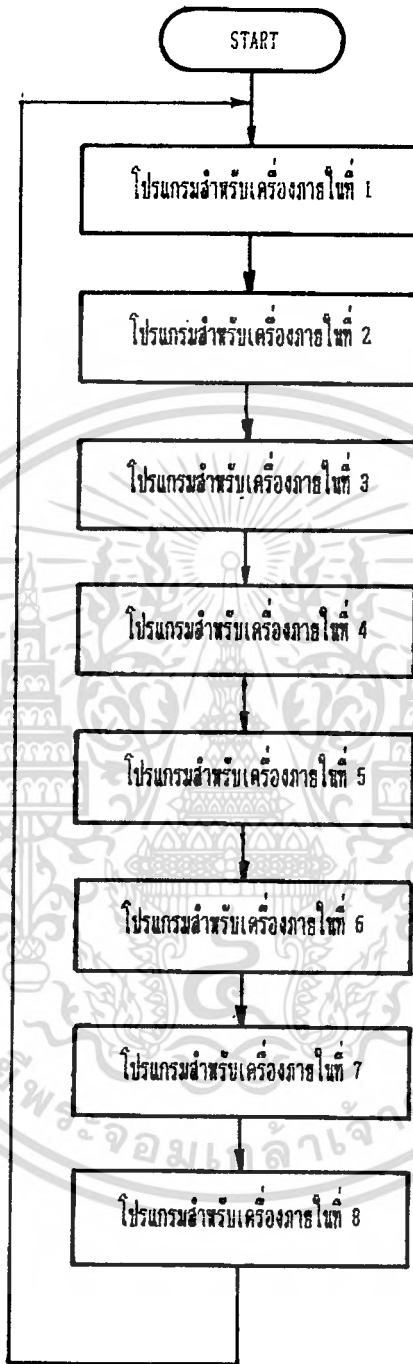
#### 4.1 การเขียนโปรแกรมควบคุมการทำงานของหม้อสายโทรศัพท์

โปรแกรมควบคุมที่เขียนขึ้นนี้ ใช้ภาษาแอสเซมบลีสำหรับไมโครคอนโทรลเลอร์ตระกูล MCS-51 ซึ่งมีโครงสร้างของภาษาคคล้ายคลึงกับไมโครโปรเซสเซอร์ตัวอื่นๆ จะแตกต่างกันบ้างในเรื่องของคำสั่ง สำหรับรายละเอียดของชุดคำสั่งของไมโครคอนโทรลเลอร์ตระกูลนี้ ได้แสดงไว้แล้วในภาคผนวก ข.

โปรแกรมควบคุมที่เขียนขึ้นนี้ มีลักษณะการเขียนโปรแกรมตามไฟล์ชาร์ตดังต่อไปนี้

##### 4.1.1 โปรแกรมหลัก

หลักการทำงานของโปรแกรมหลักคือ จะกำหนดให้รอบการทำงานของหม้อสายโทรศัพท์ เริ่มต้นจากเครื่องภายในที่ 1 ไปจนถึงเครื่องภายในที่ 8 ซึ่งแต่ละส่วน ก็จะมีโปรแกรมย่อยอยู่ภายใน เพื่อทำงานตามหน้าที่ที่กำหนด ซึ่งก็จะเหมือนกับเกมตั่ง 8 ส่วน เมื่อโปรแกรมทำงานที่เครื่องหนึ่งเสร็จ ก็จะไปทำงานยังเครื่องที่ 2 เครื่องที่ 3 จนครบ ก็จะวนกลับมายังเครื่องที่ 1 ซ้ำเติม



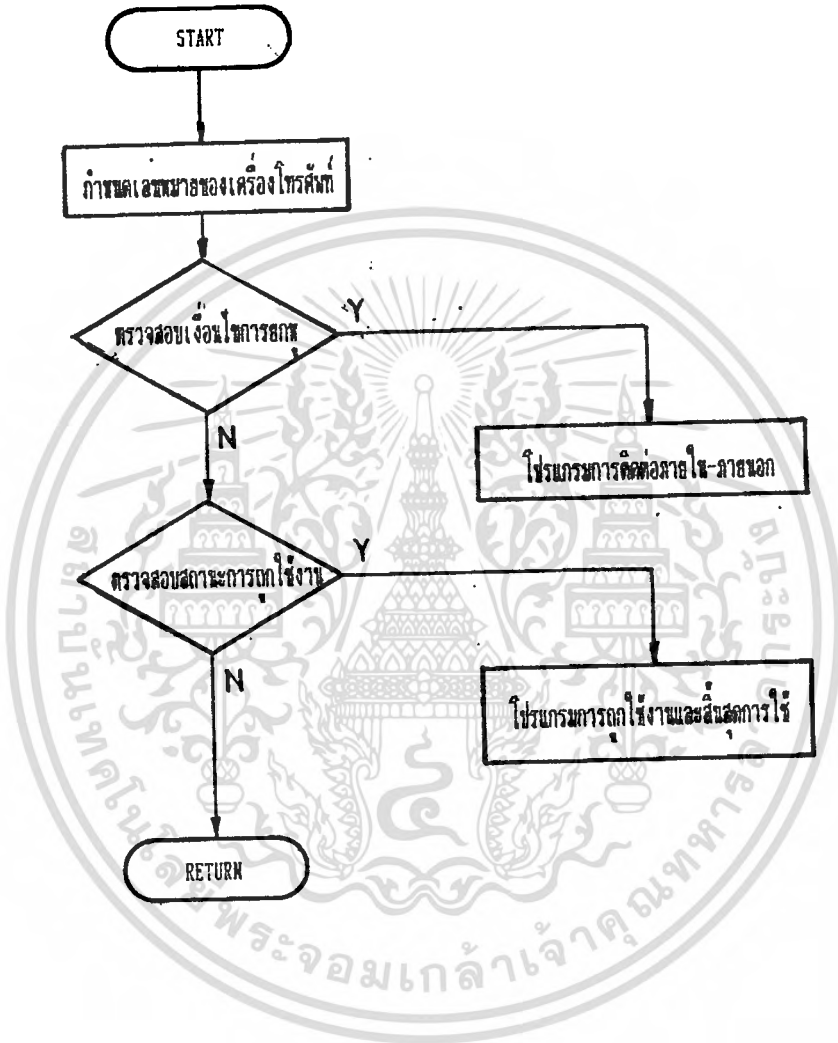
**พลวชาร์ตที่ 1 โปรแกรมหลักของขุมสายโทรคัท**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น มิใช่ผู้จัดทำให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.2 โปรแกรมหลักสำหรับเครื่องโทรศัพท์ภายใน

โปรแกรมในส่วนนี้ เป็นโปรแกรมหลักของโปรแกรมสำหรับเครื่องภายในเครื่องโตๆ เมื่อเริ่มต้นการใช้งาน ก็จะต้องทราบว่า เครื่องหมายเลขใดใช้ จึงต้องมีส่วนกำหนดเลขหมายที่ใช้ งาน เมื่อทราบแล้วก็จะทำการตรวจสอบว่า สถานะการยกหูโทรศัพท์ว่ามีการยกหูหรือไม่ ถ้ามีการยก หูก็จะไปทำงานยัง โปรแกรมย่อยการติดต่อภายใน-ภายนอก ซึ่งก็จะมีการตรวจสอบว่าการยกหูโทร- ศัพท์ขึ้นมาั้นมีจุดประสงค์อย่างไร

หากการยกหูตามเงื่อนไขข้างต้น ไม่ใช่การยกครั้งแรก โปรแกรมก็จะผ่านการทำงานในส่วนนั้นมาตรวจสอบสถานะของโทรศัพท์เครื่องนี้ว่า มีการใช้งานอยู่หรือไม่ เช่นวางหูไว้ แต่กำลังถูกเรียกหรือกำลังติดต่อ เป็นต้น หากตรวจสอบพบที่มีการใช้งานก็จะเข้าไปยังโปรแกรม การถูกใช้งาน และรอจนเสร็จสิ้นการทำงานช่วงนั้น ก็จะมีการยกเลิกสถานะทั้งหมดแล้วกลับไปยัง โปรแกรมหลักต่อไป



## ฟลวชาร์ตที่ 2 โปรแกรมย่อยหลักของ โปรแกรมสำหรับเครื่องภายในหมายเลขโค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.3 โปรแกรมการติดต่อภายใน-ภายนอก

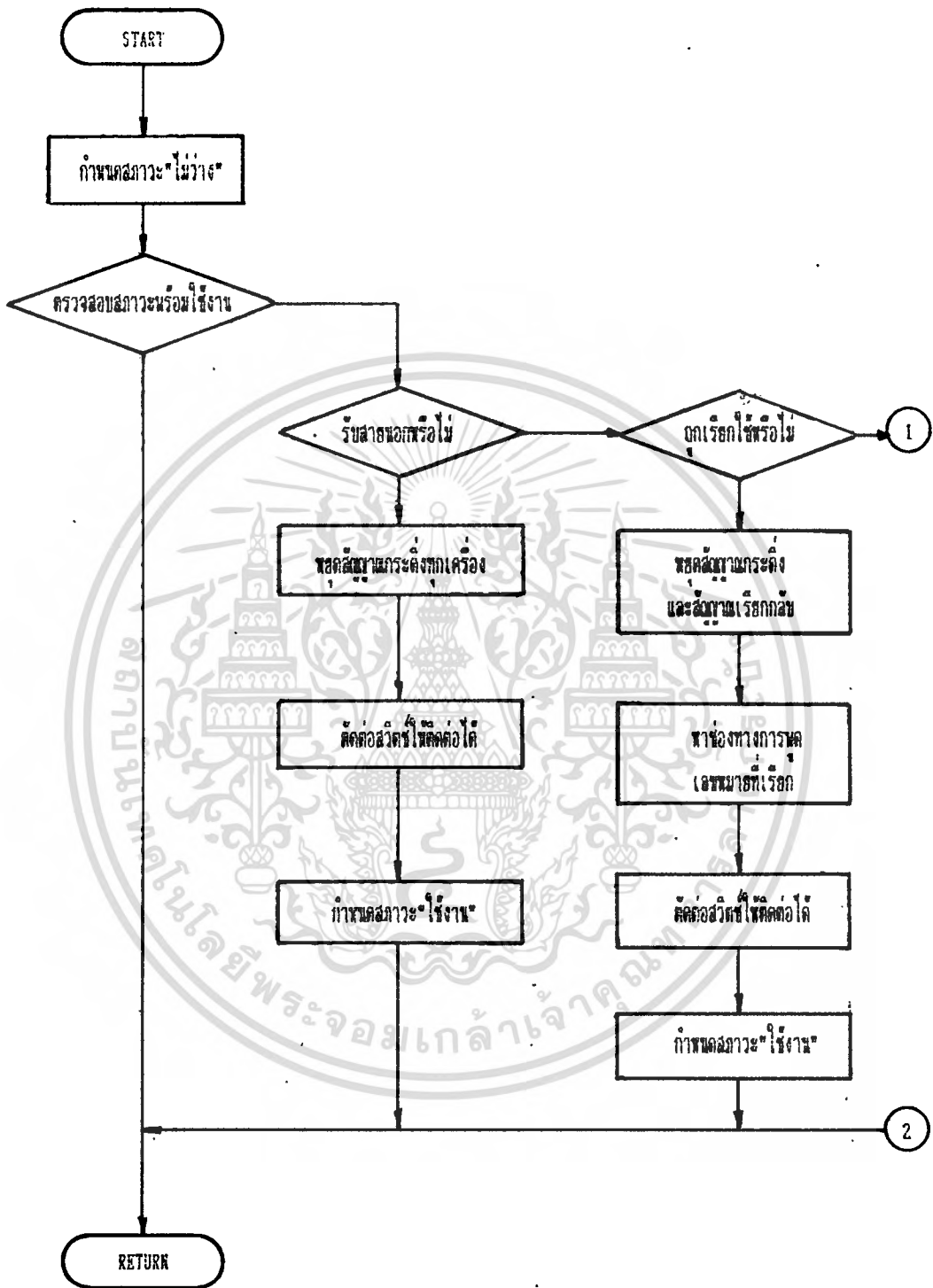
โปรแกรมในส่วนที่ 1 นี้จะตรวจสอบว่ายกหูโทรศัพท์เพื่อรับสายนอกหรือไม่ ถ้าใช่ก็จะทำการตัดสัญญาณกระดิ่งของ โทรศัพท์ทุกตัวที่ตั้งให้เจียบ แล้วต่อสายนอกเข้ากับเครื่องที่รับสายนอกนั้น

หากเป็นการยกหูเพื่อรับการเรียกจากสายในด้วยกัน ก็จะตัดสัญญาณกระดิ่ง แล้วหาว่าเครื่องที่เรียกมาอยู่ที่ช่องทางการพูดใด แล้วจึงติดต่อกัน

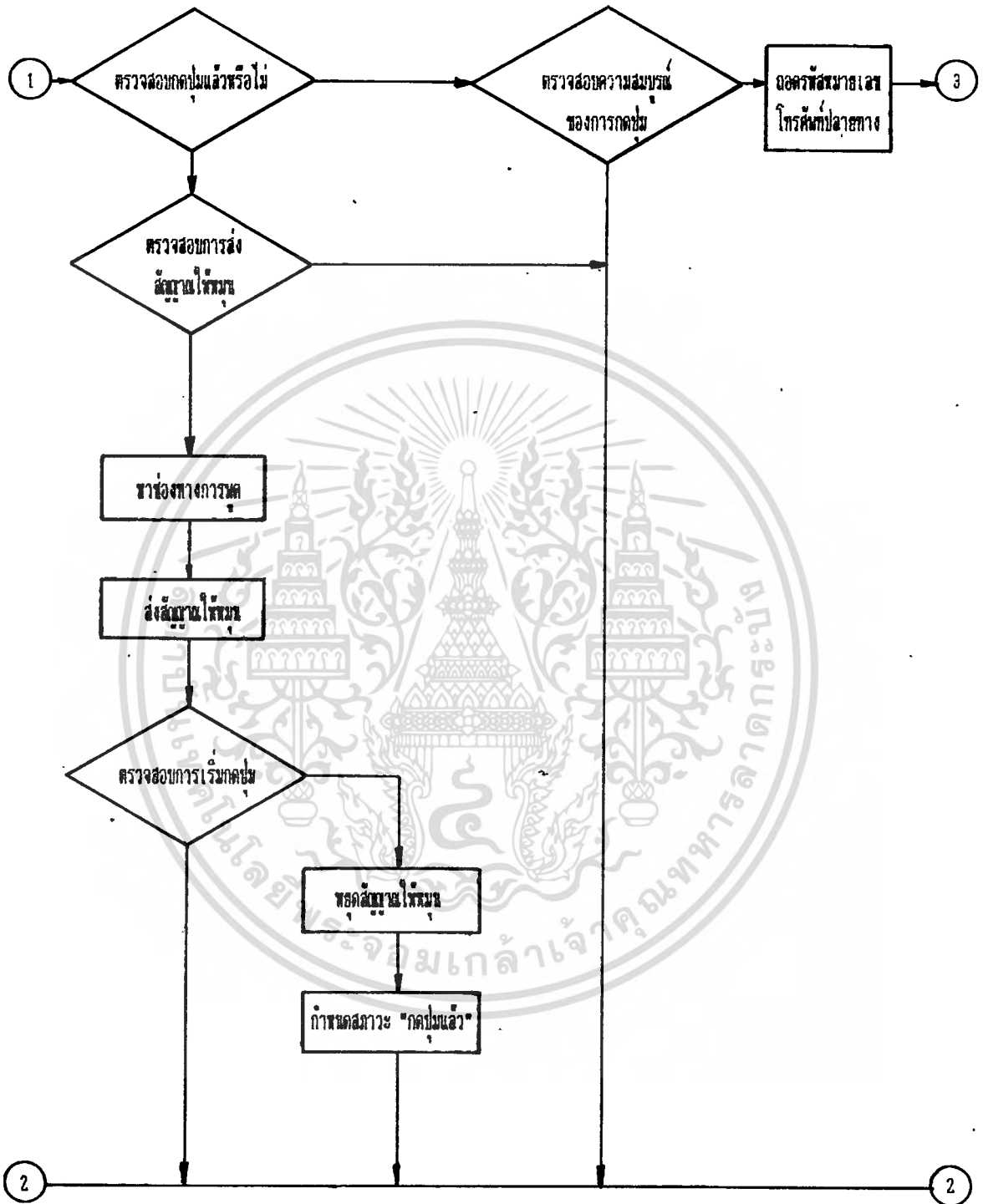
สำหรับโปรแกรมในส่วนที่ 2 จะเริ่มต้นหากการยกหูไม่ใช่ตามเงื่อนไขที่ผ่านมา ก็จะตรวจสอบมีการกดปุ่มเมื่อยกแล้วหรือไม่ ถ้าไม่ ก็จะส่งสัญญาณให้หมนแล้วรอการกดปุ่ม แล้วถอดรหัสเลขหมายปลายทางเพื่อติดต่อไปยังปลายทางต่อไป

แต่ถ้าเป็นการกดปุ่มผ่านมาแล้ว ก็จะถอดรหัสหาเลขหมายปลายทางเลย โปรแกรมในส่วนที่ 3 และ 4 ก็จะต่อเนื่องกับส่วนที่ 2 โดยตรวจสอบว่ากดเลข 0 หรือไม่ ถ้าใช่ก็จะไปตรวจสอบสภาวะสายนอกว่าว่างหรือไม่ ถ้าว่างก็ให้ติดต่อกันได้

หากกดเลขที่มากกว่า 8 ก็จะส่งสัญญาณไม่ว่างกลับไป ถ้ากดเลข 1-8 ก็จะไปทำการตรวจสอบสภาวะของปลายทางว่าว่างหรือไม่ ถ้าว่างก็ให้ติดต่อกันได้ ถ้าไม่ว่างก็จะได้รับสัญญาณไม่ว่างกลับไป

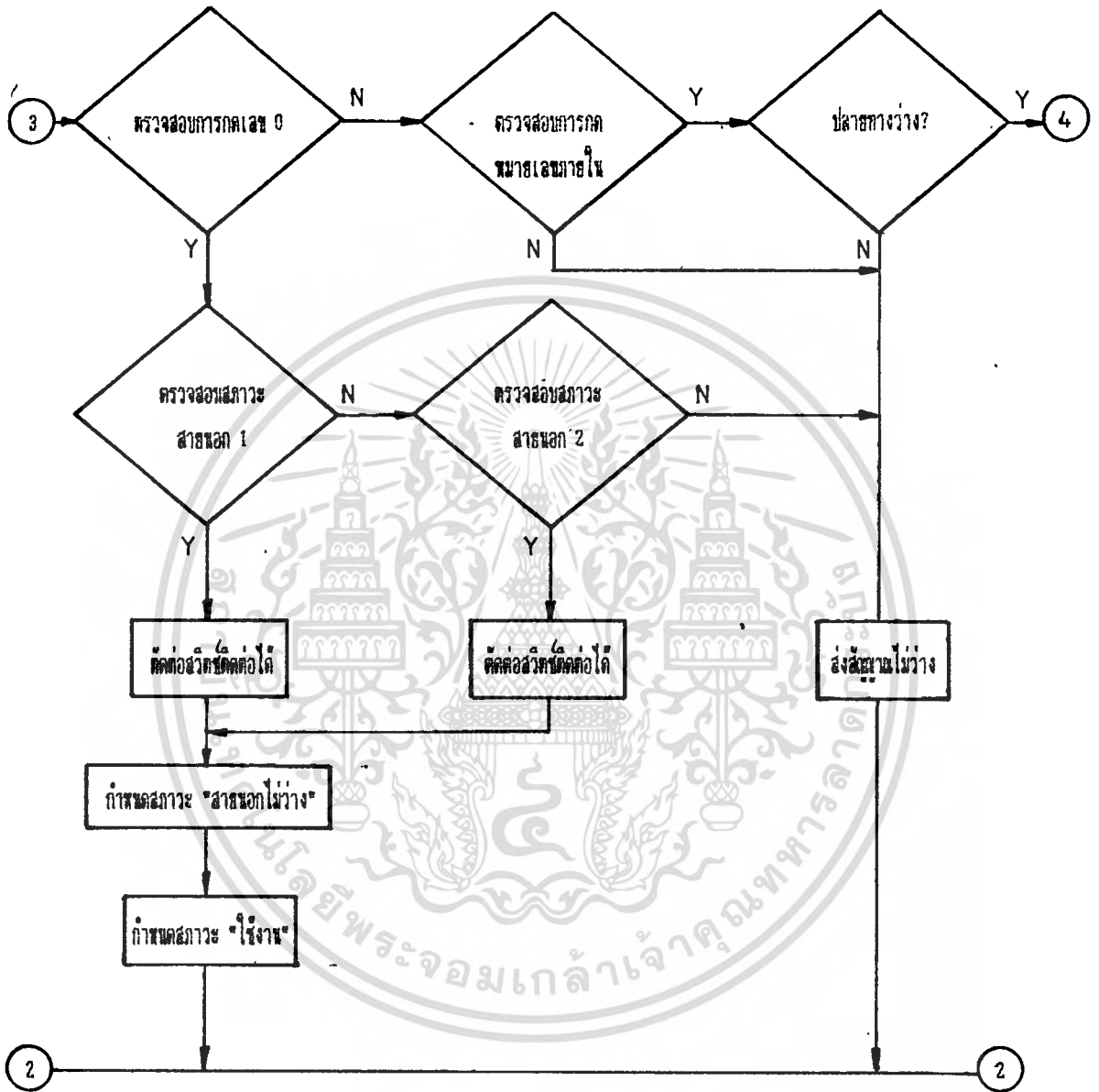


เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท อีทีเอ จำกัด 3 โปรแกรมการติดต่อภายใน-ภายนอก ส่วนที่ 1 ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



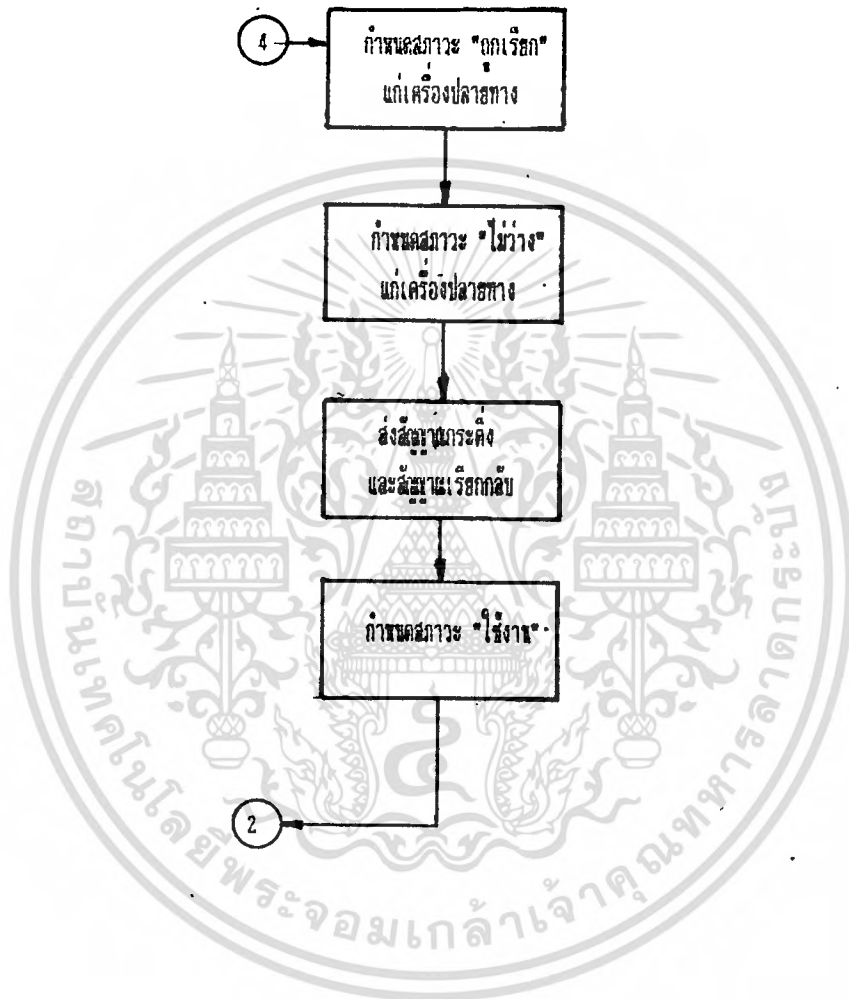
#### ไฟล์ชาร์ตที่ 4 โปรแกรมการติดต่อภายใน-ภายนอก ส่วนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น มิได้อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



โพลซาร์ตที่ 5 โปรแกรมการติดต่อภายใน-ภายนอก ส่วนที่ 3

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ใช้ประโยชน์ด้านการค้าไม่วากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

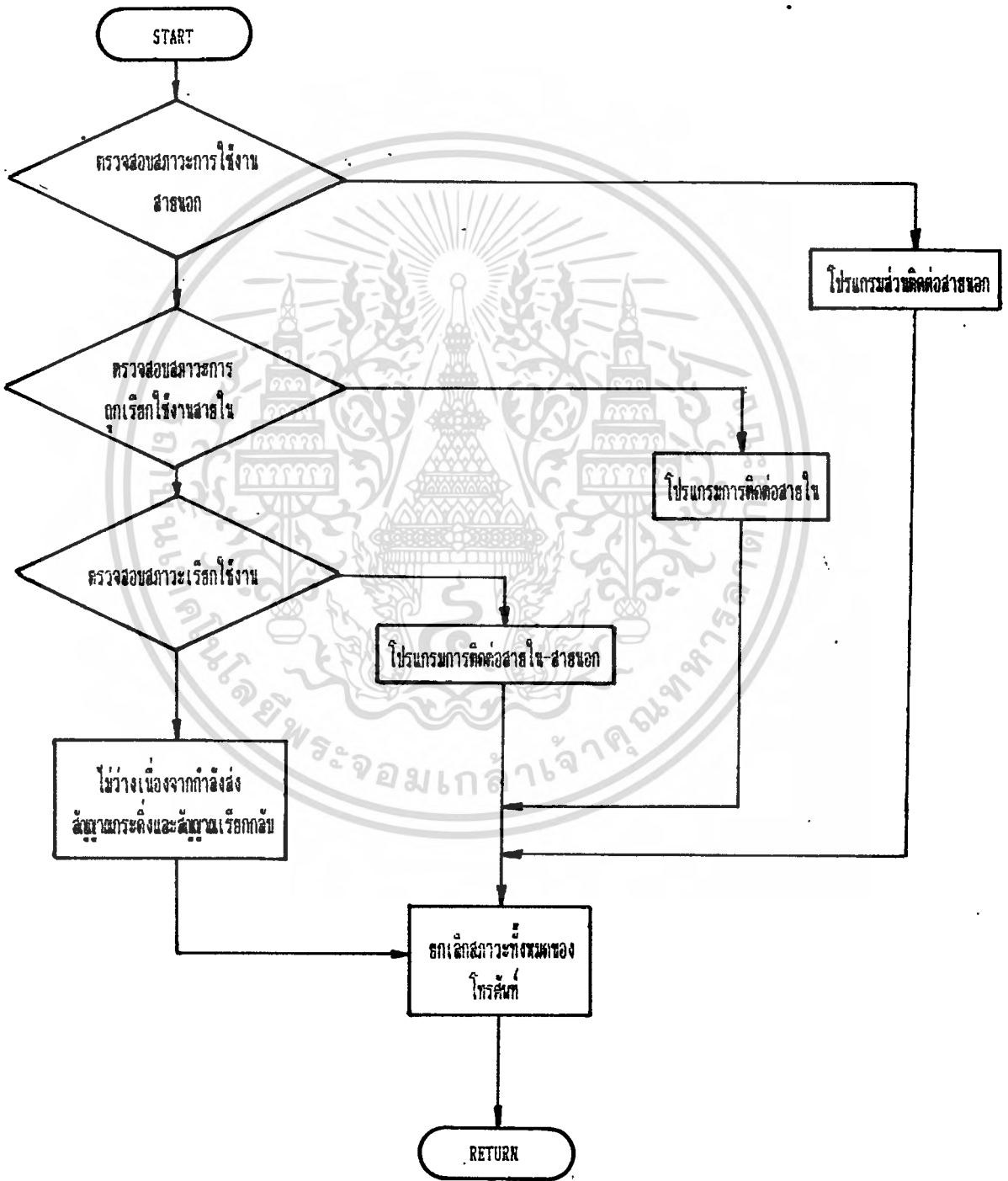


**พลวหารต์ที่ 6 โปรแกรมการติดต่อภายใน-ภายนอก ส่วนที่ 4**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.4 โปรแกรมการถูกใช้งานและยกเลิกการใช้งาน

โปรแกรมในส่วนนี้จะ เป็นตัวบอกว่า ขณะนี้ เครื่องที่ใช้งาน เกิดไม่ว่าง ด้วยสาเหตุใด และ เมื่อ ใช้งาน เสร็จแล้ว ก็ จะ ยกเลิกสภาวะ ทั้งหมด กลับสู่ โปรแกรมหลักต่อไป



โฟลวชาร์ตที่ 7 โปรแกรมการถูกใช้งานและยกเลิกการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ยูสเซอร์เห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2 การเขียนโปรแกรมควบคุมการทำงานของส่วนบันทึกเลขหมาย

โปรแกรมควบคุมการทำงานของเครื่องบันทึกการใช้โทรศัพท์นี้ เขียนขึ้นด้วยภาษาแอสเซมบลีของไมโครโปรเซสเซอร์ Z80A เนื่องจากมีโครงสร้างทางโปรแกรมที่ง่ายต่อการทำความเข้าใจ และเป็นที่ยึดเคย นิยมกันมาก

โปรแกรมควบคุมการทำงานของเครื่องบันทึกการใช้โทรศัพท์ สามารถแบ่งออกเป็นส่วนใหญ่ๆ ได้ 2 ส่วนคือ

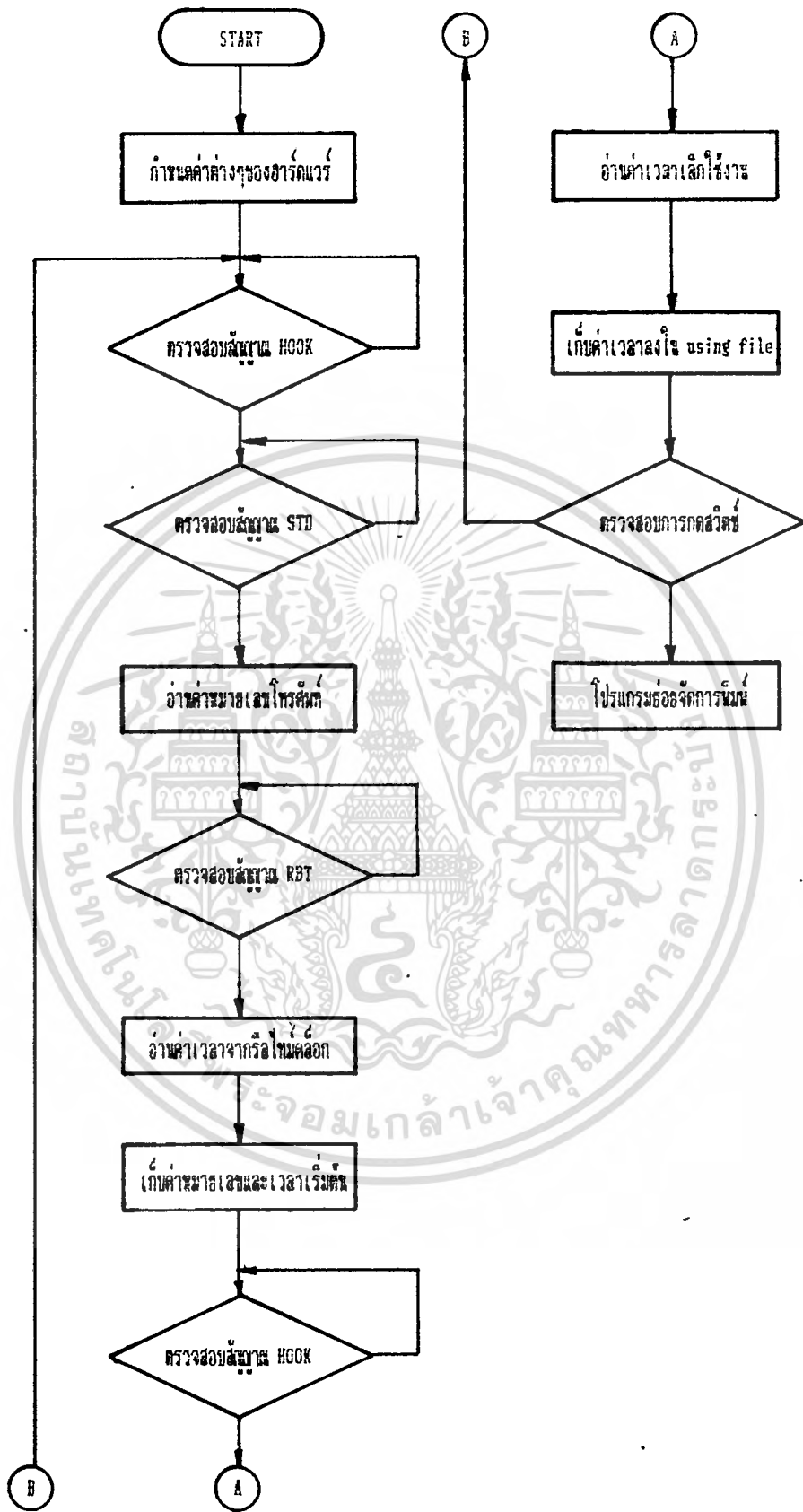
1. โปรแกรมการทำงานหลัก (Main program)
2. โปรแกรมเกี่ยวกับการพิมพ์

##### 4.2.1 โปรแกรมการทำงานหลัก

โปรแกรมการทำงานหลักนี้ จะเริ่มต้นด้วยการเซตตำแหน่ง และค่าต่างๆ เกี่ยวกับอาร์ดแวร์ที่เกี่ยวข้อง จากนั้นก็จะเริ่มการทำงาน เงื่อนไขแรกที่จะสนใจคือ มีการยกหูหรือไม่ ถ้ามีก็จะตรวจสอบการกดปุ่มเลขหมายโทรศัพท์ ถ้าหากไม่มีการกดปุ่ม เช่นในกรณีรับสายที่เรียกเข้าจากภายนอก ก็จะวางหูไป โปรแกรมก็จะไม่สนใจในเงื่อนไขที่เกิดขึ้นนี้

เมื่อมีการยกหูและตามด้วยการกดปุ่ม สัญญาณ STD จากการถอดรหัสก็จะเข้ามา ทำให้ทราบว่ามีการกดปุ่มและถอดรหัสแล้ว ก็จะมารับข้อมูลของตัวเลขที่กดเข้ามานำไปเก็บไว้ในหน่วยความจำบัฟเฟอร์ แล้วมารับสัญญาณ RBT ถ้ามีสัญญาณมาก็จะนำข้อมูลหมายเลขโทรศัพท์จากบัฟเฟอร์มาเก็บไว้ใน using file แล้วนำค่าเวลาจากรีลไทม์คล็อก มาเก็บไว้ด้วย

เมื่อวางหูโทรศัพท์ก็จะเป็นการสิ้นสุดการใช้งาน ก็จะนำค่าเวลาที่เลิกใช้งานมาเก็บไว้ใน using file ด้วย ก็จะเป็นข้อมูล 1 ชุดหรือ 1 record ดังมีโฟลวชาร์ตดังต่อไปนี้



**ฟลอชาร์ตที่ ๘ โปรแกรมการทำงานหลักของเครื่องบันทึกการใช้งานโทรศัพท์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้จัดทำเห็นว่าไม่เหมาะสมด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2 โปรแกรมเกี่ยวกับการจัดพิมพ์

มีด้วยกัน 3 ส่วนคือ การพิมพ์ตามเวลาที่กำหนด , การพิมพ์ดูในทันที และโปรแกรมย่อยการจัดการพิมพ์

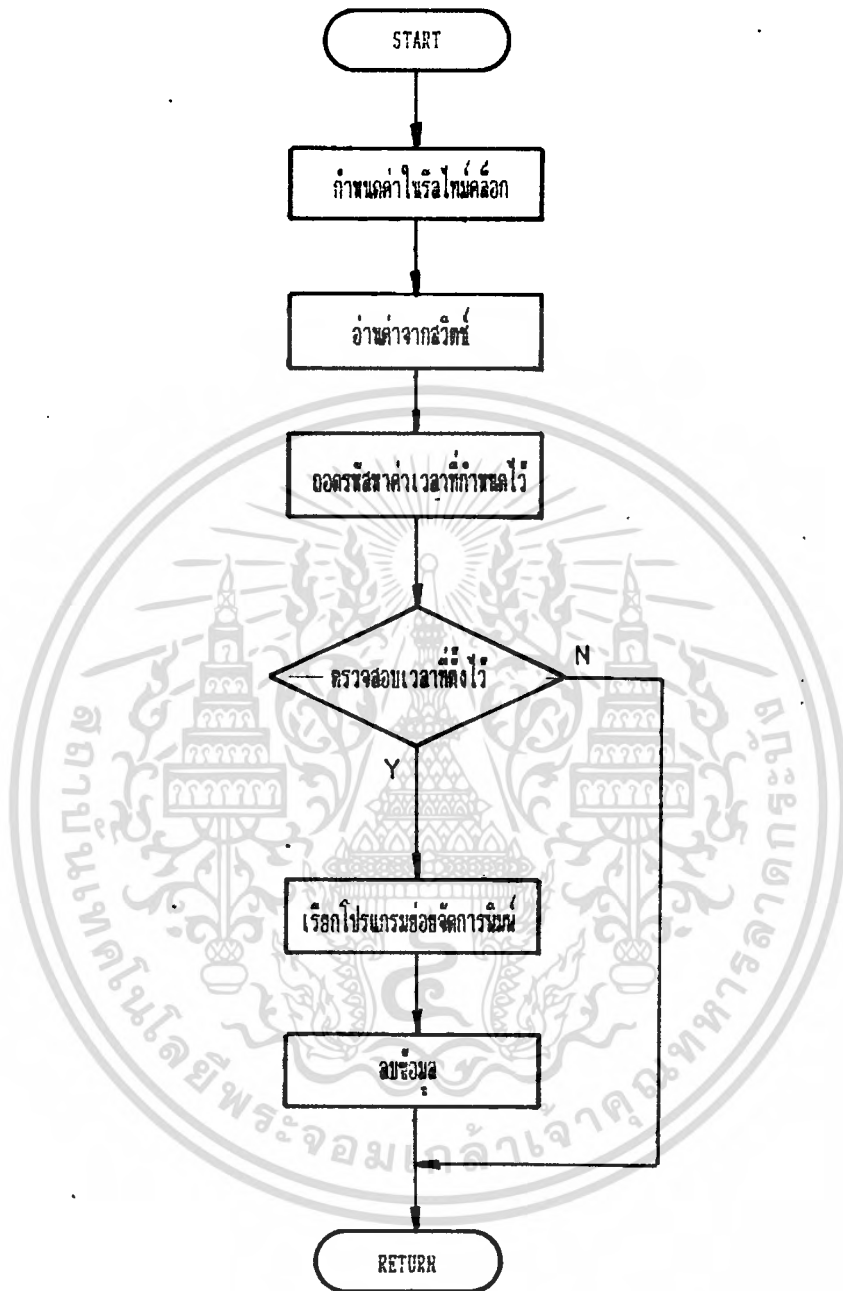
การพิมพ์ตามเวลาที่กำหนด จะเริ่มต้นจากการอ่านค่าจากดินสวิตซ์ที่ตั้งไว้ แล้วมาทำการถอดรหัสเป็นเวลาที่กำหนด 7 ช่วงเวลา และจะสามารถเลือกฟังก์ชันนี้ใช้งานหรือไม่ก็ได้ ก่อนการอ่านค่าต้องทำการเขียนโปรแกรมควบคุมให้รีลไทม์คล็อกเปรียบเทียบ เวลาที่ตั้งไว้กับเวลาที่เกิดขึ้นจริง เมื่อถึงเวลาที่กำหนดก็จะทำการพิมพ์ข้อมูลที่เก็บไว้ทั้งหมด แล้วทำการลบข้อมูลทันที เพื่อให้สามารถเก็บข้อมูลใหม่ได้

การพิมพ์ข้อมูลทันที จะทำงานเมื่อมีการกดสวิตซ์พิมพ์ เมื่อกดสวิตซ์จะอ่านค่าเข้ามา แล้วไปเรียกโปรแกรมพิมพ์ข้อมูล ทำการพิมพ์ข้อมูลจนถึงช่วง เวลาปัจจุบัน แต่จะไม่ลบข้อมูลเดิม

โปรแกรมย่อยการจัดการพิมพ์ เป็นโปรแกรมที่แสดงให้เห็นถึงขั้นตอนต่างๆก่อนที่จะพิมพ์ข้อมูลออกมา เริ่มต้นด้วยการตรวจสอบสถานะของเครื่องพิมพ์ว่าพร้อมจะรับข้อมูล หรือมีการต่อเครื่องพิมพ์อยู่หรือไม่จากนั้นก็แสดงสถานะออกมาให้เห็น

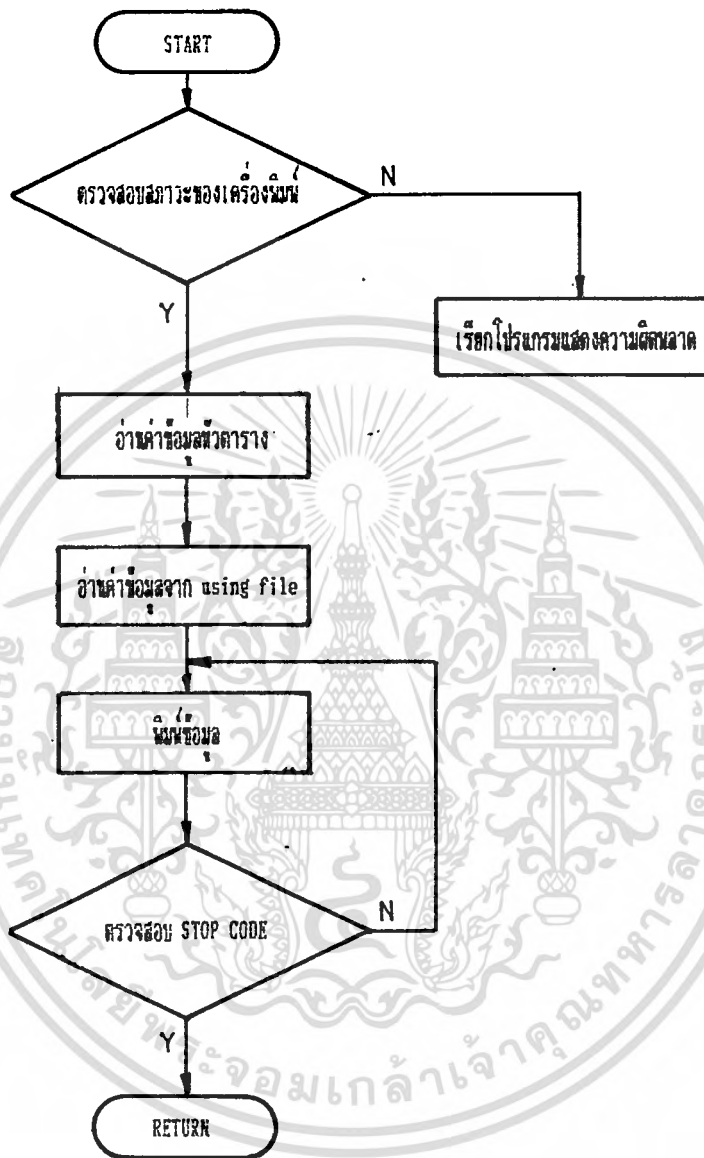
เมื่อทุกอย่างพร้อม ก็จะไปอ่านข้อมูลหัวตารางออกมา ก่อน แล้วตามด้วยข้อมูลที่เก็บไว้ในหน่วยความจำ แล้วก็ทำการพิมพ์ จนกระทั่งอ่านไปพบ STOP CODE ก็จะทำการหยุดพิมพ์ แล้วกลับไปสู่อุปกรณ์หลักต่อไป

หากเกิดกรณีผิดพลาดเนื่องมาจากการเชื่อมต่อเครื่องพิมพ์ โปรแกรมจะไปยังโปรแกรมย่อยแสดงความผิดพลาด เพื่อแสดงให้เห็นว่า ขณะนี้เกิดการผิดพลาดในการพิมพ์แล้ว จากนั้นก็จะกลับไปสู่อุปกรณ์หลักต่อไป และจะกลับมาทำการพิมพ์ใหม่เมื่อถึงเวลาที่กำหนด หรือเมื่อกดสวิตซ์พิมพ์ข้อมูลทันที

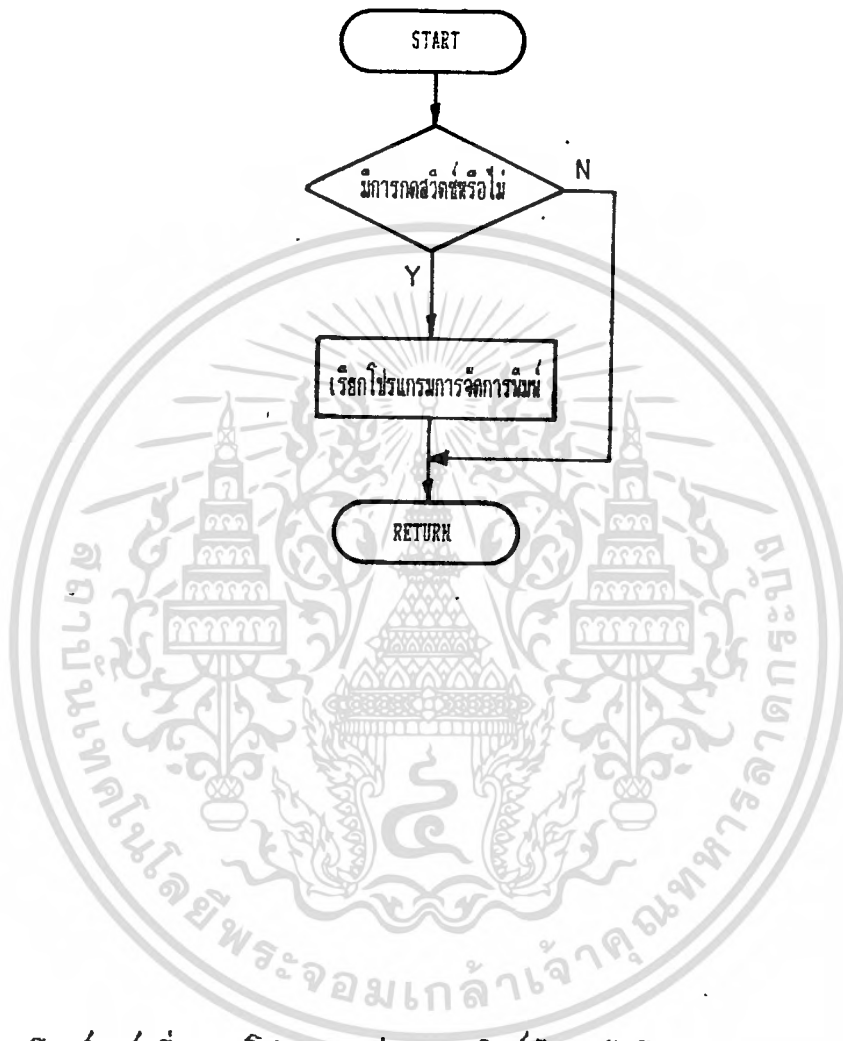


### ฟลอชาร์ตที่ ๑ โปรแกรมการนับตามเวลาที่กำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ที่ 10 โฟลว์ชาร์ตของโปรแกรมย่อยการจัดการพิมพ์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ไฟล์เวิร์คชีตที่ 11 โปรแกรมย่อยการนิมฟ์ข้อมูลทันที

## บทที่ 5

### สรุปผลและวิจารณ์

ในการจัดสร้างโครงการนี้ ทางผู้จัดทำได้ดำเนินการสร้าง ทดลอง และทำการแก้ปัญหา เพื่อให้โครงการนี้สามารถทำงานได้อย่างมีประสิทธิภาพมากที่สุด จึงขอสรุปปัญหาที่เกิดขึ้น แนวทางการแก้ปัญหาที่ได้ดำเนินการไป และผลที่ได้รับดังต่อไปนี้

#### 5.1 ปัญหาเกี่ยวกับสัญญาณรบกวน

ในส่วนของการบินทักการใช้โทรศัพท์ ที่ใช้หลักการตรวจจับสัญญาณเรียกกลับ 400 เฮิร์ตซ์ในสายโทรศัพท์ขององค์การ โทรศัพท์นั้น ประสบปัญหาอย่างมากมาย เนื่องจากในสายโทรศัพท์นั้นเต็มไปด้วยสัญญาณไฟฟ้าต่างมากมาย อีกทั้งยังมีสัญญาณรบกวนจากสภาพแวดล้อมภายนอกเข้ามา รบกวนอย่างมาก ทำให้การตรวจจับสัญญาณ 400 เฮิร์ตซ์นี้เกิดความผิดพลาดในบางพื้นที่ จึงต้องให้การต่อตัวเก็บประจุเพื่อกรองเอาสัญญาณรบกวนความถี่สูงออกไป ทำให้การตรวจจับทำได้ดีขึ้น

#### 5.2 ปัญหาเกี่ยวกับความร้อน

ในโครงการนี้ใช้อุปกรณ์สารกึ่งตัวนำเป็นหลัก ไม่ว่าจะเป็นไอซี หรือทรานซิสเตอร์ เมื่อใช้งานไประยะเวลาหนึ่ง ก็จะทำให้ความร้อนขึ้น หากได้รับการระบายความร้อนที่ดี ปัญหาดังกล่าวก็จะลดลงไป โดยเฉพาะในส่วนตรวจจับสัญญาณ 400 เฮิร์ตซ์ที่ใช้ไอซีเบอร์ 567 ไอซีเบอร์นี้ไวต่ออุณหภูมิมาก เมื่อตัวมันร้อนขึ้น การตรวจจับความถี่ก็จะผิดพลาดได้ง่าย ซึ่งปัญหาดังกล่าวนี้ทางผู้จัดทำโครงการนพยายามแก้ไขอย่างมาก โดยการออกแบบเพิ่มเติมเกี่ยวกับการลดความร้อนด้านอุณหภูมิ และซึ่งต้องแก้ไขสัญญาณรบกวนที่เข้ามายังไอซีตัวนี้ด้วย จนสามารถทำงานได้ดีขึ้น

#### 5.3 ปัญหาเกี่ยวกับระบบกราวด์

ปัญหาที่พบอีกประการหนึ่งคือ ระบบกราวด์ เมื่อสร้างโครงการและทดลอง พบว่าเกิดเอกสารนี้เป็นเอกสารที่เขียนไว้สำหรับการใช้งานเพื่อการศึกษาก็เห็น เมื่อนำมาใช้จริงพบข้อผิดพลาดมากมาย ไม่ว่าจะเป็นกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรบกวนกันระหว่างสัญญาณอะนาลอก สัญญาณดิจิตอล และการรบกวนระหว่างสายโทรศัพท์กันเอง อันเนื่องมาจากการใช้สายกราวด์เดียวกัน การแก้ปัญหาคือ ต้องแยกกราวด์ของสัญญาณทางอะนาลอกและดิจิตอลออกจากกัน และต้องไม่ให้กราวด์ของเครื่องและสายโทรศัพท์ขององค์การฯถึงกัน โดยการใช้อุปกรณ์ที่เรียกว่า ออปโตคัปเปิลเลอร์ (OPTO-COUPLER)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. อุดม จินประดับ, วรพงษ์ รัตนโกคา , การเชื่อมต่อไมโครโปรเซสเซอร์กับเครื่องพิมพ์; การทดลองไมโครโปรเซสเซอร์ 2 ,หน้าที่ 161-173
  2. CNY-17; Motorola optoelectronics device data 1989
  3. MC 34012; Motorola telecommunication device data 1989
  4. MCS-51; Signatics microcontroller user's guide, copyright 1989
  5. M093; Thompson telecommunication data 1989
  6. Microprocessor-control telephone exchange; Elektor electronics, October 1990. page 16-21
  7. SE567; Signatics analog data manual, specification-application-military summary version
  8. Single-chip microcontrollers; Elektor electronics, September 1987. page 18-21
  9. Terminal equipment connection information; technical sheet of Telephone Organization of Thailand, specification No.EED-33003-01
  10. ULN 2803; Motorola linear and interfacing device data 1989
-

## ภาคผนวก ก-

## ภาคจ่ายไฟสำหรับขุมสายโทรศัพท์อัตโนมัติและเครื่องบันทึกการใช้โทรศัพท์

ภาคจ่ายไฟเป็นสิ่งสำคัญมากในโครงการทางด้านอิเล็กทรอนิกส์ โดยเฉพาะโครงการที่ต้องทำงานตลอด 24 ชั่วโมง ดังเช่นโครงการชิ้นนี้ ขุมสายโทรศัพท์และเครื่องบันทึกการใช้โทรศัพท์ที่สร้างขึ้นต้องการแรงดันไฟเลี้ยงหลายระดับ และปริมาณกระแสที่แตกต่างกันออกไป

ขุมสายโทรศัพท์ที่สร้างขึ้นต้องการไฟเลี้ยงวงจรส่วนต่างๆดังต่อไปนี้

วงจร	แรงดันไฟเลี้ยงที่ต้องการ	ปริมาณกระแสไฟฟ้า
วงจรถูก้าเน็ต	+5 โวลต์	50 มิลลิแอมป์
สัญญาณโทรศัพท์	+100 โวลต์	160 มิลลิแอมป์
วงจรถอดรหัสขุมโทรศัพท์	+5 โวลต์	50 มิลลิแอมป์
วงจรควบคุม 8031	+5 โวลต์	800 มิลลิแอมป์
ส่วนสวิตชิงเน็ตเวอร์ก	+5 โวลต์	700 มิลลิแอมป์
	+12 โวลต์	1.5 แอมแปร์
	+18 โวลต์	500 มิลลิแอมป์
วงจรตรวจจับสัญญาณ เรียกกลับและตรวจสอบ	+5 โวลต์	100 มิลลิแอมป์
	+12 โวลต์	100 มิลลิแอมป์

## ตารางที่ 1ก. ตารางแสดงระดับแรงดันและกระแสไฟฟ้าที่ใช้ในส่วนต่างๆของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร	แรงดันไฟเลี้ยงที่ต้องการ	ปริมาณกระแสไฟฟ้า
วงจรควบคุม Z80	+5 โวลต์	600 มิลลิแอมป์
วงจรรีลไทม์คล็อก	+5 โวลต์	50 มิลลิแอมป์
วงจรถอดรหัสบูต ไทรคัท	+5 โวลต์	30 มิลลิแอมป์

### ตารางที่ 1ก. ตารางแสดงระดับแรงดันและกระแสไฟฟ้าที่ใช้ในส่วนต่างๆของวงจร (ต่อ)

จากตารางสามารถสรุปได้ว่า ชุมสายไทรคัท TERT. ที่จัดสร้างขึ้นต้องการแรงดัน 5 โวลต์ กระแสไฟฟ้าประมาณ 2.5 แอมแปร์ แรงดัน 12 โวลต์ กระแสไฟฟ้าประมาณ 1.6 แอมแปร์ แรงดัน 100 โวลต์ 160 มิลลิแอมป์ และ 18 โวลต์ 500 มิลลิแอมป์ รวมกำลังงานไฟฟ้าทั้งสิ้น ประมาณ 52 วัตต์

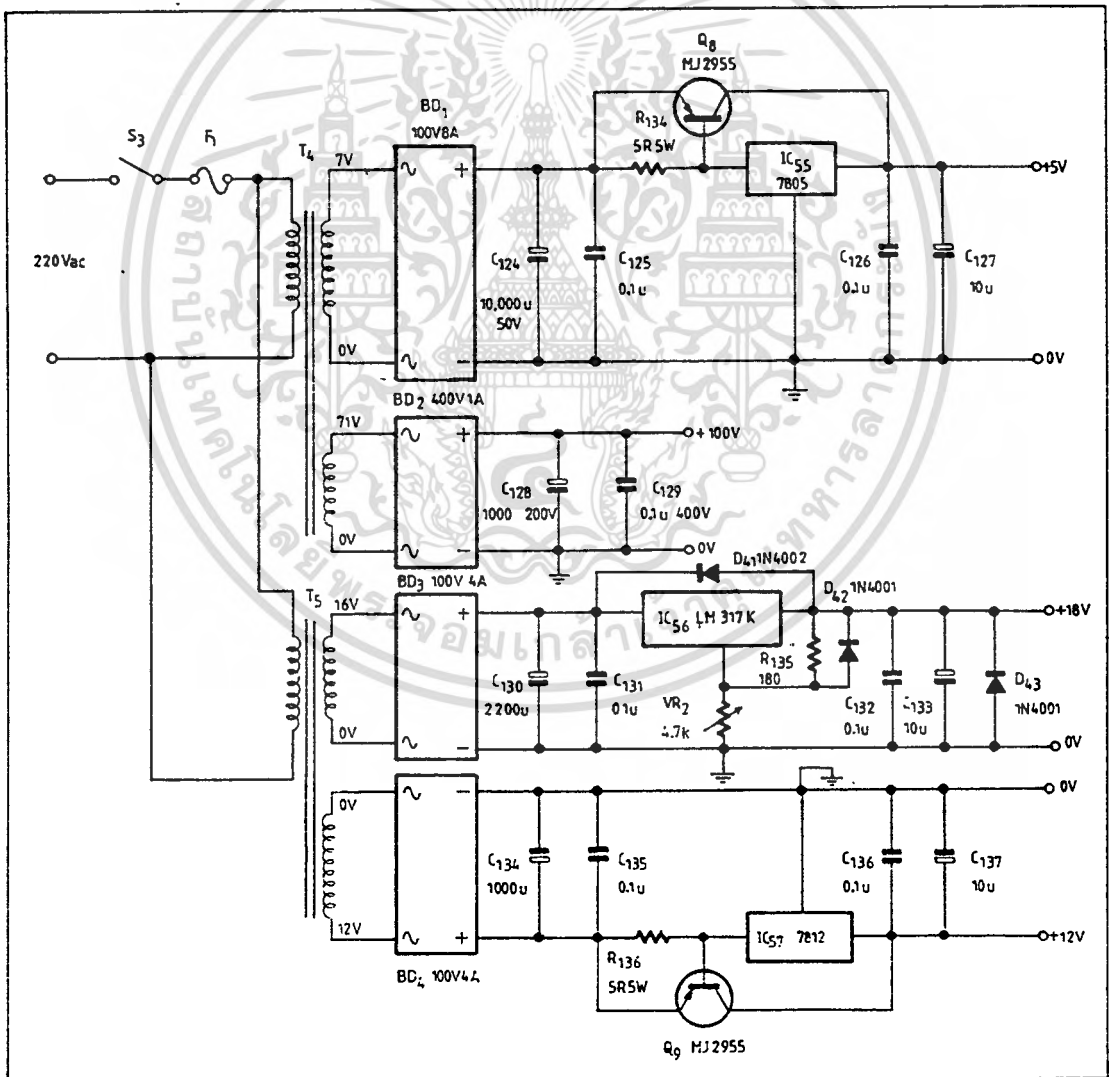
#### การออกแบบภาคจ่ายไฟ

ที่แรงดัน 5 โวลต์ ก่อนที่จะผ่านการควบคุมแรงดันจากวงจรเรกูเลเตอร์จะต้องมีแรงดันอินพุตมากกว่าแรงดันที่ต้องการที่เอาต์พุต โดยปกติเมื่อแรงดันไฟสลับผ่านการเรียงกระแสและกรองแรงดันแล้ว จะเกิดแรงดันตกคร่อมตรงจุดนี้ประมาณ 3.5 โวลต์ ดังนั้นแรงดันอินพุตก่อนเข้าเรกูเลเตอร์ต้องมีค่าน้อยเท่ากับ แรงดันเอาต์พุต + 3.5 โวลต์ เมื่อต้องการแรงดันเอาต์พุต 5 โวลต์ ดังนั้นแรงดันอินพุตจึงมีค่าน้อย  $5+3.5 = 8.5$  โวลต์ จากนั้นแปลงค่าแรงดันไฟตรงให้เป็นไฟสลับด้วยการหารด้วย 1.414 จึงได้ค่าแรงดันไฟสลับเมื่อผ่านหม้อแปลงออกมาอย่างน้อย 6.01 โวลต์ แต่ด้วยประสิทธิภาพของหม้อแปลงจึงควรเผื่อแรงดันไว้ประมาณ 1 โวลต์ จึงได้หม้อแปลงลดแรงดันไฟสลับจาก 220 โวลต์ เป็น 7 โวลต์ มาพิจารณาเรื่องกระแสไฟฟ้าบ้าง

เมื่อทราบว่าภาคจ่ายไฟต้องจ่ายกระแสแก่ส่วนต่างๆของวงจรอย่างน้อย 2.5 แอมแปร์ที่แรงดัน 5 แอมแปร์เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนูญเตเห็นาเบไซบะระยงนดเนการคาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โวลต์ จะต้องกำหนดความสามารถของการจ่ายกระแสของหม้อแปลงให้มากกว่าที่ต้องการ โดยนำค่ากระแสที่ต้องการนั้นหารด้วย 0.7 ก็จะได้ค่ากระแสที่หม้อแปลงออกมา ที่แรงดัน 5 โวลต์ต้องการกระแส 2.5 แอมแปร์ ดังนั้นหม้อแปลงต้องสามารถจ่ายกระแสได้  $2.5/0.7 = 3.57$  แอมแปร์ เพื่อแก้ปัญหาประสิทธิภาพของหม้อแปลงจึงควรใช้หม้อแปลงขนาด 4 แอมแปร์ ดังนั้นที่แรงดันเอาต์พุต 5 โวลต์ ต้องใช้หม้อแปลงขนาด 7 โวลต์ 4 แอมแปร์

ต่อไปพิจารณาที่ 12 โวลต์ ก็จะได้แรงดันอินพุต 15.5 โวลต์ และต้องใช้หม้อแปลงแรงดัน ขนาด 12 โวลต์ กระแสไฟฟ้า 1 แอมแปร์ ที่ระดับแรงดันไฟเลี้ยง 18 โวลต์ ต้องการแรงดันอินพุต 21.5 โวลต์ ใช้หม้อแปลงขนาด 16 โวลต์ 1 แอมแปร์



รูปที่ 1ก. ภาคจ่ายไฟของขมสายโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานนี้ ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่แรงดัน 100 โวลต์ที่จ่ายให้แก่วงจรกำเนิดสัญญาณกระดิ่ง ไม่จำเป็นต้องผ่านการเรกูเลต จึงสามารถเลือกใช้แรงดันอินพุต เป็น  $100/1.414 = 70.7$  โวลต์ จึงควรใช้หม้อแปลงขนาด 71 โวลต์ 250 มิลลิแอมป์ จะเห็นว่าต้องใช้หม้อแปลงหลายระดับกระแสและแรงดัน จึงออกแบบใช้หม้อแปลง 2 ตัว โดยแบ่งเป็น ขนาดแรงดัน 7 โวลต์ 4 แอมแปร์ กับแรงดัน 71 โวลต์ 250 มิลลิแอมป์หนึ่งตัว และขนาด 16 โวลต์ 1 แอมแปร์กับ 12 โวลต์ 1 แอมแปร์อีกหนึ่งตัว เพื่อให้ขนาดของเครื่องไม่สูงมากนัก

### การทำงานของวงจร

ในรูปที่ 1ก. เป็นวงจรสมบูรณ์ของภาคจ่ายไฟของชุดสายโทรศัพท์ TERT. หม้อแปลง  $T_4$  ทำหน้าที่ ลดแรงดันลงเหลือ 7 โวลต์ ผ่านการเรียงกระแสและกรองแรงดันโดย  $BD_1$ ,  $C_{124}$  และ  $C_{125}$   $IC_{55}$  ทำหน้าที่ควบคุมแรงดันเอาต์พุตให้คงที่ที่ 5 โวลต์ โดยมี  $R_{134}$  และ  $Q_9$  ทำหน้าที่เพิ่มความสามารถในการจ่ายกระแสของวงจร  $C_{126}$  และ  $C_{127}$  ต่อไว้ เพื่อช่วยให้วงจรสามารถตอบสนองต่อการเปลี่ยนแปลงของโหลดได้ดีขึ้น

อีกขดหนึ่งของ  $T_4$  จะได้แรงดันประมาณ 71 โวลต์ ผ่านการเรียงกระแสและกรองแรงดันโดย  $BD_2$ ,  $C_{128}$  และ  $C_{129}$  จะได้แรงดันเอาต์พุตประมาณ 100 โวลต์ จ่ายให้แก่วงจรกำเนิดสัญญาณกระดิ่ง

สำหรับแรงดัน 18 โวลต์ ได้จากการลดแรงดันลงของ  $T_2$  ผ่านการเรียงกระแสโดย  $BD_9$ ,  $C_{130}$  และ  $C_{131}$  จากนั้นผ่านการควบคุมแรงดันโดยใช้  $IC_{56}$  เบอร์ด LM317K ซึ่งสามารถจ่ายกระแสได้ 1.5 แอมแปร์ ต่อร่วมกับ  $R_{135}$ ,  $VR_2$ ,  $D_{41}$  และ  $D_{42}$  โดย  $D_{41}$  ทำหน้าที่ป้องกันแรงดันย้อนกลับจากเอาต์พุตและ  $D_{42}$  ทำหน้าที่ป้องกันแรงดันย้อนกลับมาเข้าขา ADJUST ของ  $IC_{56}$  ส่วน  $VR_2$  ใช้ในการปรับ แรงดันเอาต์พุตของวงจรให้มีค่า 18 โวลต์ ส่วนแรงดัน 12 โวลต์ได้มาจากการควบคุมแรงดันของ  $IC_{57}$  โดยมี  $R_{136}$  และ  $Q_9$  ทำหน้าที่เพิ่มความสามารถในการจ่ายกระแสของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข

### ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ เป็นอุปกรณ์ทางไมโครคอมพิวเตอร์ ที่ปัจจุบันนับจะทวีความสำคัญและความนิยมในการนำไปประยุกต์ใช้งานมากขึ้น เนื่องจากมีความสามารถและความคล่องตัวในการทำงานสูง บางเบอร์สามารถที่จะทำงานควบคุมระบบได้โดยไม่ต้องใช้หน่วยความจำภายนอก ทำให้สะดวก และประหยัดงบประมาณได้มาก ไมโครคอนโทรลเลอร์ตระกูลที่นิยมใช้กันมากในขณะนี้คือ ตระกูล MCS-51

#### สถาปัตยกรรม MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ได้รับการออกแบบให้ในตัวเองมีพอร์ต อินพุต พอร์ตเอาต์พุต หน่วยความจำ สายควบคุมต่างๆ และมีชุดคำสั่งมากเป็นพิเศษเพื่อจัดการข้อมูลถึงระดับบิต ทั้งยังมีวงจรถึงเวลา และวงจรมีอยู่ครบครัน ทำให้สามารถใช้งานได้อย่างสะดวกมาก ลักษณะทั่วไปของไมโครคอนโทรลเลอร์ตระกูลนี้มีดังนี้

1. สร้างโดยใช้เทคโนโลยี CHMOS ใช้แรงดันไฟเลี้ยง 5 โวลต์
2. หน่วยประมวลผลกลางมีขนาด 8 บิต
3. มีวงจรรอสซิลเลเตอร์ และวงจรมีการนับขึ้น
4. มีชุดรีจิสเตอร์แบงค์ 4 ชุด
5. มีวงจรถึงเวลา/วงจรมีขนาด 16 บิต 2 ชุด สำหรับเบอร์ 8032 และ 8052 จะมี 3 ชุด
6. มีอินพุต-เอาต์พุตพอร์ต 2 ทิศทางแบบขนาน จำนวน 4 พอร์ต พอร์ตละ 8 บิต รวม 32 เส้น แต่จะเหลือเพียง 16 เส้นสำหรับเบอร์ 8031 เนื่องจากอีก 16 เส้นถูกใช้ในการเข้าถึงบัสตำแหน่ง และบัสข้อมูล
7. มีพอร์ตแบบอนุกรม ที่สามารถจะรับส่งโปรแกรมแบบ full duplex ความเร็วสูง
8. หนึ่งวัฏจักรคำสั่ง จะใช้เวลาเพียง 1 ไมโครวินาที ด้วยคริสตอล 11.0592 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. ติดต่อหน่วยความจำข้อมูลภายนอกได้ 64 กิโลไบต์
10. ติดต่อหน่วยความจำโปรแกรมภายนอกได้ 64 กิโลไบต์
11. สามารถกำหนดตำแหน่งข้อมูลขนาดไบต์หรือฮิตได้โดยตรง
12. ตัวโปรเซสเซอร์สามารถใช้งานแบบบูลีนได้ จึงเหมาะที่จะใช้ในงานควบคุม
13. มีคำสั่งคูณและหารทางฮาร์ดแวร์ ซึ่งสามารถทำได้ในเวลา 4 ไมโครวินาที
14. สามารถรับการอินเทอร์รัพต์ได้ 5 ตำแหน่ง พร้อมสามารถจัดลำดับความสำคัญของการอินเทอร์รัพต์ได้ 2 ระดับ
15. การใช้พื้นที่สแต็ก สำหรับโปรแกรมย่อยต่างๆ ทำได้ง่ายและกว้างกว่า
16. ตัวเลขทางคณิตศาสตร์สามารถใช้ได้ทั้งฐานสองและฐานสิบ

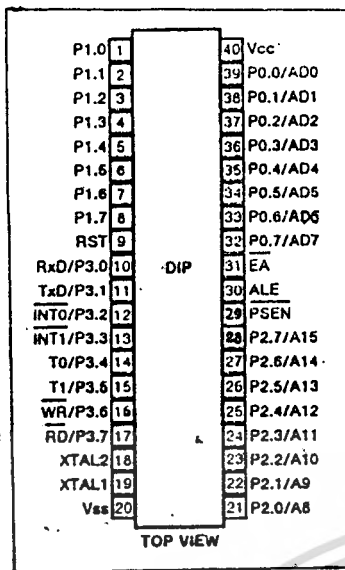
ในไมโครคอนโทรลเลอร์ตระกูล MCS-51 จะมีทั้งแบบมีหน่วยความจำอยู่ในและไม่มีหน่วยความจำภายใน

#### การจัดลักษณะภายนอกของ MCS-51

รูปที่ 1๗. แสดงการจัดขาของไมโครคอนโทรลเลอร์ MCS-51 ซึ่งมีรายละเอียดดังนี้

- ขา Vss (ขา 20) เป็นขาสำหรับต่อลงกราวด์
- ขา Vcc (ขา 40) เป็นขาสำหรับต่อไฟเลี้ยงขนาด 5 โวลต์
- ขา PORT0 (P0.0-P0.7/AD0-AD7:ขา 32-39) เป็นพอร์ตอินพุต-เอาต์พุต หากเขียนค่า "1" ไปที่พอร์ตนี้จะกลายเป็นพอร์ตอินพุต ใช้งานกับหน่วยความจำภายนอกจะทำงานมัลติเพล็กซ์ระหว่างสัญญาณตำแหน่งไบต์ต่อกับบัสข้อมูล นอกจากนี้ยังเป็นพอร์ตส่งข้อมูลออกไปเมื่อใช้บริการด้านการตรวจสอบโปรแกรม ROM ภายใน และการโปรแกรมตัว EPROM ภายใน หากใช้งานในลักษณะนี้ต้องต่อตัวต้านทานค่า 10 กิโลโอห์มพูลอ์นภายนอก
- ขา PORT1 (P1.0-P1.7:ขา 1-8) เป็นพอร์ตอินพุต-เอาต์พุตขนาด 8 บิต พร้อมด้วยการพูลอ์นภายใน สามารถขับโหลดที่ทีแอลตระกูลแอลเอสได้ 4 ตัว หากเขียนค่า "1" มาที่พอร์ตนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือสงวนชื่อผู้พิมพ์หรือผู้จำหน่ายไว้ ไม่ควรนำเอกสารนี้ไปใช้โดยไม่ผ่านการอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1๗. การจัดขาของ MCS-51

จะกำหนดให้เป็นพอร์ตอินพุต สำหรับเบอร์ 8052 ขา P1.0 และ P1.7 จะใช้งานเป็นอินพุต ผ่านเข้าวงจรตั้งเวลาชุดที่สอง

ขาพอร์ต	หน้าที่
P3.0	RXD (อินพุตของพอร์ตอนุกรมที่เชื่อมต่อกับเครื่องคอมพิวเตอร์)
P3.1	TXD (เอาต์พุตของพอร์ตอนุกรมที่เชื่อมต่อกับเครื่องคอมพิวเตอร์)
P3.2	INT0 (อินเตอร์รัพท์ภายนอก 0)
P3.3	INT1 (อินเตอร์รัพท์ภายนอก 1)
P3.4	T0 (อินพุตจากภายนอกสำหรับวงจรถัดเวลา 0)
P3.5	T1 (อินพุตจากภายนอกสำหรับวงจรถัดเวลา 1)
P3.6	WR (สไลโรปสำหรับการเขียนหน่วยความจำข้อมูลภายนอก)
P3.7	RD (สไลโรปสำหรับการอ่านหน่วยความจำข้อมูลภายนอก)

ตารางที่ 2 รายละเอียดของ PORT3

-ขา PORT 2 (P2.0-P2.7/AD8-AD15: ขา 21-28) เป็นพอร์ตอินพุต-เอาต์พุตแบบพลั๊กอิน

ภายใน เมื่อทำงานเป็นเอาต์พุตพอร์ต จะสามารถจ่ายโหลดที่ที่แอลตระกูลแอลเอสได้ 4 ตัว เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ดูแลระบบของหน่วยงานใด ๆ ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ยังใช้เป็นตัวส่งบัสตำแหน่งในไบต์สูงด้วยเมื่อใช้งานกับหน่วยความจำภายนอก เพื่อให้ทำงานได้ 16 บิต และยังใช้เป็นขาสำหรับควบคุมการใช้งานและเขียนโปรแกรมเบอร์ 8751 และตรวจสอบโปรแกรมภายในด้วย

- ขา PORT3 (P3.0-P3.7:ขา 10-17) เป็นพอร์ตอินพุต-เอาต์พุตขนาด 8 บิต นอกจากจะใช้งานกับโหนดที่ทีแอลได้แล้ว ยังสามารถทำหน้าที่พิเศษได้อีกดังแสดงในตารางที่ 2 การที่จะให้พอร์ตทำงานตามที่กำหนดในตาราง จะต้องเริ่มต้นด้วยการส่งค่า "1" ไปเลขที่บิตของรีจิสเตอร์ควบคุมต่างๆไว้ก่อน ที่จะให้ทำงานตามตารางที่กำหนดมา
- ขา RST (ขา 9) เป็นขาสำหรับทำการรีเซ็ตตัวไมโครคอนโทรลเลอร์ โดยต่อตัวต้านทาน 8.2 กิโลโอห์มจากขา RST ลงกราวด์ และต่อตัวเก็บประจุค่า 10  $\mu$ f ระหว่างขา RST กับไฟเลี้ยง
- ขา ALE/PROG คือขาแอดเดรสแลทซ์อินาเบิล เมื่อส่งพัลส์ออกมา จะใช้ในการแลทซ์ค่าที่ตำแหน่งไบต์ต่ำจาก PORT0 ในระหว่างการเข้าถึงข้อมูลจากภายใน
- ขา PSEN (ขา 29) คือขา Program Storage Enable เป็นสไตรปีใช้อ่านข้อมูลจากหน่วยความจำภายนอก
- ขา EA/Vpp (ขา 31) เมื่อขานี้มีสถานะ "1" ชิพก็จะทำงานตามโปรแกรมที่มีอยู่ในหน่วยความจำภายใน หากขานี้มีสถานะ "0" จะเป็นการควบคุมให้ทำงานตามโปรแกรมในหน่วยความจำภายนอก
- ขา XTAL 1 (ขา 19) ใช้เป็นอินพุตเข้าสู่วงจรรอสซิลเลเตอร์
- ขา XTAL 2 (ขา 18) ใช้เป็นเอาต์พุตออกจากออสซิลเลเตอร์

### การจัตโครงสร้างภายในของ MCS-51

รูปที่ 2ข. แสดงบล็อกไดอะแกรมโครงสร้างภายในของ MCS-51 ประกอบด้วยหน่วยประมวลผลกลาง หน่วยความจำทั้งแบบ RAM และ ROM หรือ EPROM พอร์ตอินพุต พอร์ตเอาต์พุต ไทม์รีจิสเตอร์สถานะ แต่ละส่วนจะติดต่อกันด้วยบัสข้อมูลขนาด 8 บิต และจะมีบัฟเฟอร์สำหรับการติดต่อข้อมูลภายนอกผ่านพอร์ตอินพุต-เอาต์พุตเมื่อต้องการขยายหน่วยความจำ และพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดหน่วยความจำ

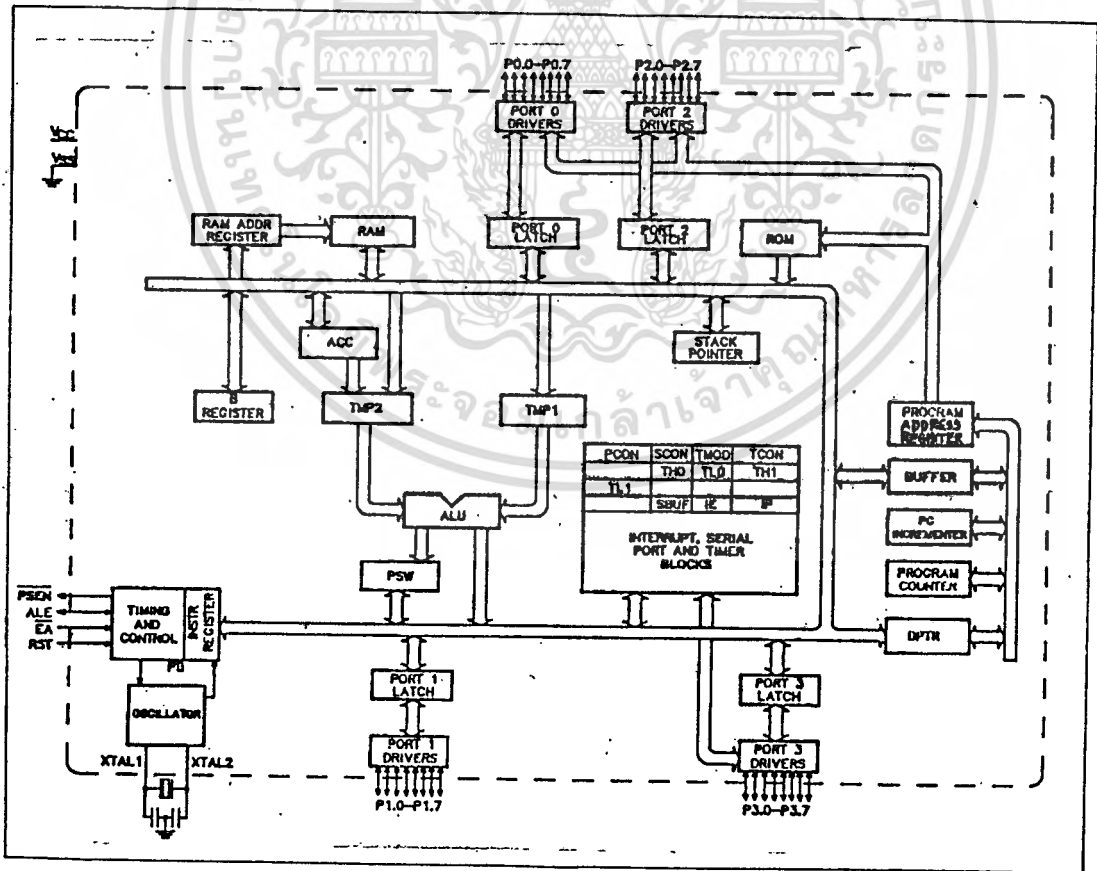
MCS-51 มีการจัดหน่วยความจำแบ่งเป็น 3 ส่วนคือ

1. หน่วยความจำโปรแกรม                      จำนวน 64 กิโลไบต์
2. หน่วยความจำข้อมูลภายนอก            จำนวน 64 กิโลไบต์
3. หน่วยความจำข้อมูลภายใน            จำนวน 256 ไบต์ ; หากเป็นเบอร์ 8032 และ 8052  
จะมีขนาด 384 ไบต์

เนื้อที่หน่วยความจำโปรแกรม (Program memory)

หน่วยความจำโปรแกรม มีได้ทั้งภายในและภายนอก หากที่ขา EA มีสถานะ "1"

MCS-51 จะบริการหน่วยความจำโปรแกรมภายในซึ่งต้องมีความยาวไม่เกิน 4 กิโลไบต์สำหรับ



วันที่ 2๗แสดงโครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้โดยไม่ได้รับอนุญาตจะถือว่าผิดกฎหมายและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8051 และไม่เกิน 8 กิโลไบต์สำหรับเบอร์ 8052 หากที่ขา EA เป็น "0" MCS-51 จะบริการหน่วยความจำโปรแกรมภายนอกทั้งหมด

เนื้อที่หน่วยความจำข้อมูล (Data memory)

เช่นเดียวกับหน่วยความจำโปรแกรม หน่วยความจำข้อมูลก็แบ่งเป็นภายในและภายนอก หน่วยความจำข้อมูลภายในจะแบ่งตามลักษณะงานดังนี้คือ 128 ไบต์ของบริเวณตำแหน่งล่างในเนื้อที่ RAM ภายใน ที่บริเวณตำแหน่งบนในเนื้อที่ RAM ภายในอีก 128 ไบต์ ซึ่งในเนื้อที่หน่วยความจำในส่วนนี้จะมีเฉพาะในเบอร์ 8052 เท่านั้น และอีก 128 ไบต์จะใช้เป็นที่เก็บรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register; SFR) โดยมีการจัดแบ่งดังนี้

รีจิสเตอร์	คำอธิบาย	ตำแหน่ง
*ACC	แอดเดรสคูมูเลเตอร์	0E0H
*B	B รีจิสเตอร์	0F0H
*PSW	รีจิสเตอร์แสดงสถานะ โปรแกรม	0D0H
SP	ตัวชี้สแต็ก	081H
DPTR	ตัวชี้ข้อมูล ไบต์สูง DPH	083H
	ตัวชี้ข้อมูล ไบต์ต่ำ DPL	082H
*P1	พอร์ต 0	080H
*P1	พอร์ต 1	090H
*P2	พอร์ต 2	0A0H
*P3	พอร์ต 3	0B0H
*IP	รีจิสเตอร์ควบคุมลำดับความสำคัญของการอินเทอร์รัพต์	0B8H
*IE	รีจิสเตอร์การอินเทอร์รัพต์อีน่าเบิล	0A8H

รีจิสเตอร์	คำอธิบาย	ตำแหน่ง
TMOD	รีจิสเตอร์ควบคุมโหมดตั้ง เวลาและวงจรรนับ	089H
#T2CON	รีจิสเตอร์ควบคุมวงจรถั่ง เวลาและวงจรรนับ 2	088H
TCON	รีจิสเตอร์ควบคุมวงจรถั่ง เวลาและวงจรรนับ	0C8H
TH0	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 0 ไบต์สูง	08CH
TLO	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 0 ไบต์ต่ำ	08AH
TH1	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 1 ไบต์สูง	08DH
TL1	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 1 ไบต์ต่ำ	08BH
#TH2	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 2 ไบต์สูง	0CDH
#TL2	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 2 ไบต์ต่ำ	0CCH
#RLDH	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 2 ประจุใหม่อัตโนมัติ ไบต์สูง	0CBH
#RLDL	รีจิสเตอร์ตัวตั้ง เวลาและตัวนับ 2 ประจุใหม่อัตโนมัติ ไบต์ต่ำ	0CAH
*SCON	รีจิสเตอร์ควบคุมการส่งข้อมูลอนุกรม	098H
SBUF	บัฟเฟอร์ข้อมูลการส่งแบบอนุกรม	099H
PCON	รีจิสเตอร์ควบคุมพลังงาน	097H

เครื่องหมาย \* หน้าตัวรีจิสเตอร์ หมายถึง รีจิสเตอร์ตัวนั้นสามารถที่จะเข้าถึงข้อมูลได้ถึงระดับ ไบต์และบิต ส่วนเครื่องหมาย # หมายถึง รีจิสเตอร์ตัวนั้นจะมีเฉพาะในเบอร์ 8032 และ 8052 เท่านั้น

**รีจิสเตอร์ใน MCS-51**

แอคคิวมูเลเตอร์ (Accumulator:ACC)

เป็นรีจิสเตอร์ที่คำสั่งส่วนใหญ่จะอ้างถึง ใช้เป็นแหล่งกระทำหรือถูกกระทำในการทำ

งานทางลอจิก โดยจะถือค่าภายในรีจิสเตอร์นี้เป็นตัวตั้ง เมื่อ MCS-51 ทำงานในคำสั่งทางค่า  
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการอ้างอิงเท่านั้น มิใช่เอกสารที่นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



อิสระต่อกันได้ ใช้เป็นฐานของตำแหน่งในรีจิสเตอร์ เมื่อมีการกระโดดโดยทางอ้อม อันเป็นผลมาจากการใช้คำสั่งเกี่ยวกับตารางข้อมูล และชี้ตำแหน่งของหน่วยความจำภายนอก

ตัวชี้สแตก (Stack pointer:SP)

เป็นรีจิสเตอร์ขนาด 8 บิตที่ใช้เก็บข้อมูลชั่วคราว หรือเก็บสถานะระหว่างการบริการอินเตอร์รัพต์ จะเพิ่มค่าขึ้นโดยอัตโนมัติก่อนที่ข้อมูลจะถูกนำมาเก็บในหน่วยความจำระหว่างการใช้อคำสั่ง PUSH และ CALL และจะลดค่าลงหลังจากที่สแตกถ่ายเทข้อมูลออกไปแล้ว ด้วยการใช้คำสั่ง POP และ RET

ใน MCS-51 สแตกมีเนื้อที่ 128 ไบต์ และเริ่มต้นที่ตำแหน่ง 07H ดังนั้นสแตกจะเริ่มบรรจุข้อมูลเข้าที่ตำแหน่ง 08H นอกจากนี้ยังสามารถเปลี่ยนแปลงค่าในตัวรีจิสเตอร์ได้ ซึ่งจะเป็นการเปลี่ยนแปลงตำแหน่งของสแตกไปยังที่ใดๆของ RAM ภายในชิพ

บัฟเฟอร์ข้อมูลอนุกรม (Serial data buffer:SBUF)

แบ่งเป็นรีจิสเตอร์ 2 ตัว ตัวหนึ่งเป็นบัฟเฟอร์การส่ง อีกตัวหนึ่งเป็นบัฟเฟอร์การรับ เมื่อข้อมูลถ่ายเข้า SBUF จะเข้าไปยังบัฟเฟอร์ตัวส่ง ซึ่งถูกจัดเตรียมไว้สำหรับการส่งข้อมูลอนุกรม เมื่อข้อมูลจะออกจาก SBUF ก็จะเป็นการนำข้อมูลออกจากบัฟเฟอร์ตัวรับ

**ชุดคำสั่งของ MCS-51**

MCS-51 มีคำสั่งทั้งสิ้น 111 คำสั่ง ประกอบด้วยคำสั่งหนึ่งไบต์จำนวน 49 คำสั่ง คำสั่งสองไบต์จำนวน 45 คำสั่ง และอีก 17 คำสั่งมีความยาวสามไบต์ โดยแบ่งตามลักษณะการทำงานได้ 4 กลุ่มคือ

เอกสารนี้เป็นเอกสารประกอบการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. กลุ่มคณิตศาสตร์
3. กลุ่มตรรกศาสตร์ (ลอจิก)
4. กลุ่มควบคุมการโอนย้ายข้อมูล

1. กลุ่มการโอนย้ายข้อมูล ยังแบ่งเป็น 3 กลุ่มคือ

- 1.1 การโอนย้ายข้อมูลเพื่อจุดประสงค์ทั่วไป ได้แก่คำสั่ง MOV, PUSH และ POP
- 1.2 การโอนย้ายข้อมูลโดยใช้แอดเดรสเฉพาะเจาะจง ได้แก่คำสั่ง XCH, XCHD, MOVX และ MOVC
- 1.3 การโอนย้ายข้อมูลกำหนดตำแหน่งข้อมูลรหัส ได้แก่คำสั่ง MOV DPTR, #DATA

2. กลุ่มคณิตศาสตร์ แบ่งเป็น 4 กลุ่มคือ

- 2.1 คำสั่งการบวกกัน ได้แก่ INC, ADD, ADDC และ DA
- 2.2 คำสั่งการลบกัน ได้แก่ DEC และ SUBB
- 2.3 คำสั่งการคูณกัน ได้แก่ MUL
- 2.4 คำสั่งการหารกัน ได้แก่ DIV

3. กลุ่มตรรกศาสตร์ (ลอจิก) แบ่งได้ 2 กลุ่มคือ

- 3.1 คำสั่งการทำงานโอเปอร์เรนด์ภายในตัวมันเอง ได้แก่ CLR, SETB, CPL, RL, RLC, RR, RRC และ SWAP
- 3.2 คำสั่งการทำงานโอเปอร์เรนด์ร่วมระหว่าง 2 โอเปอร์เรนด์ ได้แก่ ANL, ORL และ XRL

4. กลุ่มคำสั่งควบคุมการโอนย้ายข้อมูล แบ่งได้เป็น 3 รูปแบบคือ

- 4.1 เรียกโปรแกรมย่อยโดยไม่ต้องตั้งชื่อ แล้วกลับคืนมาที่โปรแกรมหลัก ได้แก่ ACALL, LCALL, RET, AJMP, LJMP และ JMP @ A+DPTR
- 4.2 การกระโดดแบบมีชื่อ ได้แก่ JZ, JNZ, JC, JNC, JB, JNB, JBC, CJNZ และ DJNZ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักงานหอการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปคำสั่งของไมโครคอนโทรลเลอร์ MCS-51

Section 1 8051 Family Programmer's Guide and Instruction Set

8051 FAMILY INSTRUCTION SET

Interrupt Response Time: Refer to Hardware Description Chapter.

Instructions that Affect Flag Settings(1)

Instruction	Flag			Instruction	Flag		
	C	OV	AC		C	OV	AC
ADD	X	X	X	CLR C	O		
ADDC	X	X	X	CPL C	X		
SUBB	X	X	X	ANL C,bit	X		
MUL	O	X		ANL C,/bit	X		
DIV	O	X		ORL C,bit	X		
DA	X			ORL C,/bit	X		
RRC	X			MOVC,bit	X		
RLC	X			CJNE	X		
SETB C	1						

(1)Note that operations on SFR byte address 208 or bit addresses 209-215 (i.e., the PSW or bits in the PSW) will also affect flag settings.

Note on instruction set and addressing modes:

- Rn — Register R7-R0 of the currently selected Register Bank.
- direct — 8-bit internal data location's address. This could be an Internal Data RAM location (0-127) or a SFR (i.e., I/O port, control register, status register, etc. (128-255)).
- @Ri — 8-bit internal data RAM location (0-255) addressed indirectly through register R1 or R0.
- #data — 8-bit constant included in instruction.
- #data 16 — 16-bit constant included in instruction.
- addr 16 — 16-bit destination address. Used by LCALL & LJMP. A branch can be anywhere within the 64K-byte Program Memory address space.
- addr 11 — 11-bit destination address. Used by ACALL & AJMP. The branch will be within the same 2K-byte page of program memory as the first byte of the following instruction.
- rel — Signed (two's complement) 8-bit offset byte. Used by SJMP and all conditional jumps. Range is -128 to +127 bytes relative to first byte of the following instruction.
- bit — Direct Addressed bit in Internal Data RAM or Special Function Register.

Mnemonic	Description	Byte	Oscillator Period
<b>ARITHMETIC OPERATIONS</b>			
ADD A,Rn	Add register to Accumulator	1	12
ADD A,direct	Add direct byte to Accumulator	2	12
ADD A,@Ri	Add indirect RAM to Accumulator	1	12
ADD A,#data	Add immediate data to Accumulator	2	12
ADDC A,Rn	Add register to Accumulator with Carry	1	12
ADDC A,direct	Add direct byte to Accumulator with Carry	2	12
ADDC A,@Ri	Add indirect RAM to Accumulator with Carry	1	12
ADDC A,#data	Add immediate data to Acc with Carry	2	12
SUBB A,Rn	Subtract Register from Acc with borrow	1	12
SUBB A,direct	Subtract direct byte from Acc with borrow	2	12
SUBB A,@Ri	Subtract indirect RAM from ACC with borrow	1	12
SUBB A,#data	Subtract immediate data from Acc with borrow	2	12
INC A	Increment Accumulator	1	12
INC Rn	Increment register	1	12
INC direct	Increment direct byte	2	12
INC @Ri	Increment indirect RAM	1	12
DEC A	Decrement Accumulator	1	12
DEC Rn	Decrement Register	1	12
DEC direct	Decrement direct byte	2	12
DEC @Ri	Decrement indirect RAM	1	12

Mnemonic	Description	Byte	Oscillator Period
<b>DATA TRANSFER (Continued)</b>			
MOV $\text{@Ri, direct}$	Move direct byte to indirect RAM	2	24
MOV $\text{@Ri, \#data}$	Move immediate data to indirect RAM	2	12
MOV $\text{DPTR, \#data16}$	Load Data Pointer with a 16-bit constant	3	24
MOVC $\text{A, \#A+DPTR}$	Move Code byte relative to DPTR to Acc	1	24
MOVC $\text{A, \#A+PC}$	Move Code byte relative to PC to Acc	1	24
MOVX $\text{A, \text{@Ri}}$	Move External RAM (8-bit addr) to Acc	1	24
MOVX $\text{A, \text{@DPTR}}$	Move External RAM (16-bit addr) to Acc	1	24
MOVX $\text{\text{@Ri}, \text{A}}$	Move Acc to External RAM (8-bit addr)	1	24
MOVX $\text{\text{@DPTR}, \text{A}}$	Move Acc to External RAM (16-bit addr)	1	24
PUSH $\text{direct}$	Push direct byte onto stack	2	24
POP $\text{direct}$	Pop direct byte from stack	2	24
XCH $\text{A, Rn}$	Exchange register with Accumulator	1	12
XCH $\text{A, direct}$	Exchange direct byte with Accumulator	2	12
XCH $\text{A, \text{@Ri}}$	Exchange indirect RAM with Accumulator	1	12
XCHD $\text{A, \text{@Ri}}$	Exchange low-order Digit indirect RAM with Acc	1	12

Mnemonic	Description	Byte	Oscillator Period
<b>BOOLEAN VARIABLE MANIPULATION</b>			
CLR $\text{C}$	Clear Carry	1	12
CLR $\text{bit}$	Clear direct bit	2	12
SETB $\text{C}$	Set Carry	1	12
SETB $\text{bit}$	Set direct bit	2	12
CPL $\text{C}$	Complement Carry	1	12
CPL $\text{bit}$	Complement direct bit	2	12
ANL $\text{C, bit}$	AND direct bit to CARRY	2	24
ANL $\text{C, /bit}$	AND complement of direct bit to Carry	2	24
ORL $\text{C, bit}$	OR direct bit to Carry	2	24
ORL $\text{C, /bit}$	OR complement of direct bit to Carry	2	24
MOV $\text{C, bit}$	Move direct bit to Carry	2	12
MOV $\text{bit, C}$	Move Carry to direct bit	2	24
JC $\text{rel}$	Jump if Carry is set	2	24
JNC $\text{rel}$	Jump if Carry not set	2	24
JB $\text{bit, rel}$	Jump if direct Bit is set	3	24
JNB $\text{bit, rel}$	Jump if direct Bit is Not set	3	24
JBC $\text{bit, rel}$	Jump if direct Bit is set & clear bit	3	24
<b>PROGRAM BRANCHING</b>			
ACALL $\text{addr11}$	Absolute Subroutine Call	2	24
LCALL $\text{addr16}$	Long Subroutine Call	3	24
RET	Return from Subroutine	1	24
RETI	Return from interrupt	1	24
AJMP $\text{addr11}$	Absolute Jump	2	24
LJMP $\text{addr16}$	Long Jump	3	24
SJMP $\text{rel}$	Short Jump (relative addr)	2	24

Mnemonic	Description	Byte	Oscillator Period
<b>PROGRAM BRANCHING (Continued)</b>			
JMP $\text{\#A+DPTR}$	Jump indirect relative to the DPTR	1	24
JZ $\text{rel}$	Jump if Accumulator is Zero	2	24
JNZ $\text{rel}$	Jump if Accumulator is Not Zero	2	24
CJNE $\text{A, direct, rel}$	Compare direct byte to Acc and Jump if Not Equal	3	24
CJNE $\text{A, \#data, rel}$	Compare immediate to Acc and Jump if Not Equal	3	24

Mnemonic	Description	Byte	Oscillator Period
<b>PROGRAM BRANCHING (Continued)</b>			
CJNE $\text{Rn, \#data, rel}$	Compare immediate to register and Jump if Not Equal	3	24
CJNE $\text{\text{@Ri}, \#data, rel}$	Compare immediate to indirect and Jump if Not Equal	3	24
DJNZ $\text{Rn, rel}$	Decrement register and Jump if Not Zero	2	24
DJNZ $\text{direct, rel}$	Decrement direct byte and Jump if Not Zero	3	24
NOP	No Operation	1	12

Mnemonic	Description	Byte	Oscillator Period
<b>ARITHMETIC OPERATIONS (Continued)</b>			
INC DPTR	Increment Data Pointer	1	24
MUL AB	Multiply A & B	1	48
DIV AB	Divide A by B	1	48
DA A	Decimal Adjust Accumulator	1	12
<b>LOGICAL OPERATIONS</b>			
ANL A,Rn	AND Register to Accumulator	1	12
ANL A,direct	AND direct byte to Accumulator	2	12
ANL A,@Ri	AND indirect RAM to Accumulator	1	12
ANL A,#data	AND immediate data to Accumulator	2	12
ANL direct,A	AND Accumulator to direct byte	2	12
ANL direct,#data	AND immediate data to direct byte	3	24
ORL A,Rn	OR register to Accumulator	1	12
ORL A,direct	OR direct byte to Accumulator	2	12
ORL A,@Ri	OR indirect RAM to Accumulator	1	12
ORL A,#data	OR immediate data to Accumulator	2	12
ORL direct,A	OR Accumulator to direct byte	2	12
ORL direct,#data	OR immediate data to direct byte	3	24
XRL A,Rn	Exclusive-OR register to Accumulator	1	12
XRL A,direct	Exclusive-OR direct byte to Accumulator	2	12
XRL A,@Ri	Exclusive-OR indirect RAM to Accumulator	1	12
XRL A,#data	Exclusive-OR immediate data to Accumulator	2	12
XRL direct,A	Exclusive-OR Accumulator to direct byte	2	12
XRL direct,#data	Exclusive-OR immediate data to direct byte	3	24
CLR A	Clear Accumulator	1	12
CPL A	Complement Accumulator	1	12

Mnemonic	Description	Byte	Oscillator Period
<b>LOGICAL OPERATIONS (Continued)</b>			
RL A	Rotate Accumulator Left	1	12
RLC A	Rotate Accumulator Left through the Carry	1	12
RR A	Rotate Accumulator Right	1	12
RRC A	Rotate Accumulator Right through the Carry	1	12
SWAP A	Swap nibbles within the Accumulator	1	12
<b>DATA TRANSFER</b>			
MOV A,Rn	Move register to Accumulator	1	12
MOV A,direct	Move direct byte to Accumulator	2	12
MOV A,@Ri	Move indirect RAM to Accumulator	1	12
MOV A,#data	Move immediate data to Accumulator	2	12
MOV Rn,A	Move Accumulator to register	1	12
MOV Rn,direct	Move direct byte to register	2	24
MOV Rn,#data	Move immediate data to register	2	12
MOV direct,A	Move Accumulator to direct byte	2	12
MOV direct,Rn	Move register to direct byte	2	24
MOV direct,direct	Move direct byte to direct byte	3	24
MOV direct,@Ri	Move indirect RAM to direct byte	2	24
MOV direct,#data	Move immediate data to direct byte	3	24
MOV @Ri,A	Move Accumulator to indirect RAM	1	12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ค-

### โปรแกรมควบคุมการทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

000001 0000
000002 0000
000003 0020
000004 0000
000005 0000
000006 0007
000007 0006
000008 0004
000009 0003
000010 0002
000011 0000
000012 0091
000013 0007
000014 0001
000015 0003
000016 0004
000017 0005
000018 0006
000019 0007
000020 0002
000021 0003
000022 0000
000023 0001
000024 0002
000025 0003
000026 0004
000027 0005
000028 0006
000029 0007
000030 0000
000031 0004
000032 000F
000033 00FF
000034 0000
000035 000A
000036 0003
000037 0020
000038 0000
000039 0000
000040 0000
000041 0000
000042 0000
000043 0002
000044 0007
000045 0009

.EQU P8255_PORT,0A0H
.EQU DTRF1_PORT,20H
.EQU DTRF2_PORT,00H
.EQU RTC_PORT,0C0H
.EQU MONTH_RTC_PORT+7
.EQU DAY_RTC_PORT+6
.EQU HOUR_RTC_PORT+4
.EQU MINUTE_RTC_PORT+3
.EQU SEC_RTC_PORT+2
.EQU P8255_INIT,91H
.EQU REAL_SW_BIT,7
.EQU BUSY_BIT,1
.EQU MCK1_BIT,3
.EQU RBT1_BIT,4
.EQU ROK2_BIT,5
.EQU RBT2_BIT,6
.EQU RSW_BIT,7
.EQU ST01_BIT,2
.EQU ST02_BIT,3
.EQU KET1_FLAG,0
.EQU FIRST1_FLAG,1
.EQU FAR11_FLAG,2
.EQU FAR12_FLAG,3
.EQU KET2_FLAG,4
.EQU FIRST2_FLAG,5
.EQU FAR21_FLAG,6
.EQU FAR22_FLAG,7
.EQU LINE1_FLAG,0
.EQU LINE2_FLAG,4
.EQU ST0_LOW,0E0H
.EQU ST0_HIGH,0FFH
.EQU KETERN_CODE,00H
.EQU FEED_CODE,0A0H
.EQU STOP_CODE,03H
.EQU SPACE_CODE,20H

.EQU RECORD_POINTER,0C00H
.EQU RECHER_OFFSET,00H
.EQU BATT,00H
.EQU NUMBER,02H
.EQU START_TIME,07H
.EQU STOP_TIME,09H

000046 0008
000047 000C
000048 00A3
000049 0000
000050 000B
000051 0000
000052 0000
000053 0002
000054 0010
000055 0012
000056 0014
000057 0015
000058 0016
000059 0017
000060 0018
000061 0040
000062 0050
000063 0060
000064 0090
000065 00A0
000066 00A0
000067 0000
000068 0010
000069 0030
000070 0000
000071 0000
000072 0000 C2400
000073 0003
000074 0003
000075 0038 F3
000076 0039 C06703
000078 003C 210000
000079 003F 7E
000080 0040 FE03
000081 0042 CA4800
000082 0045 3600
000083 0047 23
000084 0048 C33F00
000085 0048 FB
000086 004C ED40
000087 004E
000088 004E

.EQU EXT_NUMBER,00H
.EQU SUB_NUMBER,0CH
.EQU END_RECORD,0A3H
.EQU RECORD_SIZE,00H
.EQU REC_SIZE,00H
.EQU KPOINT_BUFF,0E0000
.EQU CPPOINT_BUFF,0E0020
.EQU POINT_BUFF,0E0100
.EQU GET_BUFF,0E0120
.EQU BITCNT1_BUFF,0E0140
.EQU BITCNT2_BUFF,0E0150
.EQU STATS_BUFF,0E0160
.EQU BITCMP_BUFF,0E0170
.EQU ORK_BUFF,0E0180
.EQU SET1_BUFF,0E0400
.EQU KET2_BUFF,0E0500
.EQU GET1_BUFF,0E0600
.EQU GET2_BUFF,0E0900
.EQU MENTEL_BUFF,0E0A00
.EQU ASCII_BUFF,0E0A00
.EQU HOUR_ALARM,100
.EQU MINUTE_ALARM,300
.ORG 0000H
JP INITIAL
;***** TIMER PRINTING *****
.ORG 0038H
BI
CALL REC_PRINT
LD HL,000000H
CLR_R1C: LD A,(HL)
CP STOP_CODE
JP L,STOP_CLR
LD (HL),00
INC HL
JP CLR_REC
STOP_CLR: KI
RET

```

```

000089 004E      :##### INITIAL 8255 #####
000090 004E      ;
000091 004E AF      INITIAL: XOR A
000092 004F 3D      POWER_DELAY: DEC A
000093 0050 20FD      JR RZ,POWER_DELAY
000094 0052 32165Q      LD (STATS_BUFF),A
000095 0055 31G0FF      LD SP,OFF00H
000096 0058 218080      LD R1,RECORD_POINTER
000097 005B 221080      LD (PGINT_BUFF),R1
000098 005E 3E91      LD A,PR255_INIT
000099 0060 83A3      OUT (PR255_PORT+3),A
000100 0062 3E7F      LD A,OFFH
000101 0064 83A1      OUT (PR255_PORT+1),A
000102 0066 3E1F      LD A,1FH
000103 0068 83A2      OUT (PR255_PORT+2),A
000104 006A 3E00      LD A,0
000105 006C 321680      LD (STATS_BUFF),A
000106 006F 321080      LD (WORK_BUFF),A
000107 0072 F3      TIMER: 01
000108 0073 E856      IN I
000109 0075 3801      LD A,01
000110 0077 83B6      OUT (RTC_PORT+16H),A
000111 0079 89A0      TIMER: IN A,(PR255_PORT)
000112 007B E607      AND 07H
000113 007D FE07      CP 07H
000114 007F CA9100      JP Z,CANCEL_TIMER
000115 0082 87      AND A,A
000116 0083 5F      LD E,A
000117 0084 1600      LD D,008H
000118 0086 218A05      LD R1,ALARM_TABLE
000119 0089 19      AND R1,DE
000120 008A 7E      LD A,(R1)
000121 008B 83CC      OUT (RTC_PORT+0CH),A
000122 008D 23      INC R1
000123 008E 7E      LD A,(R1)
000124 008F 83CB      OUT (RTC_PORT+08H),A
000125 0091 3E00      CANCEL_TIME: LD A,00H
000126 0093 83D6      OUT (RTC_PORT+16H),A
000127 0095 C39900      JP MAIN
000128 0098      ;
000129 0098      ;
000130 0098      ; LD A,19H
000131 0098      ; OUT (HOUR),A
000132 0098      ; LD A,08H
000133 0098      ; OUT (MINUTE),A
000134 0098      ;
000135 0098      ;
000136 0098 F3      ;
000137 0099      ;
000138 0099      ;
000139 0099      ;
000140 0099      ;
000141 0099      ;
000142 0099      ;
000143 0099      ;
000144 0099      ;
000145 0099      ;
000146 0099      ;
000147 0099 80214800      MAIN: LD IX,KEY1_BUFF
000148 0099 FB215080      LD IY,KEY2_BUFF
000149 00A1 AF      XHR A
000150 00A2 321480      LD (CYCNT1_BUFF),A
000151 00A5 321500      LD (CYCNT2_BUFF),A
000152 00A8 80A0      WORK1_CHECK: IN A,(PR255_PORT)
000153 00AA C87F      BIT REAL_SW_BIT,A
000154 00AC C42803      CALL RZ,REAR_PRINT
000155 00AF 3A1800      LD A,(WORK_BUFF)
000156 00B2 C847      BIT LINK1_FLAG,A
000157 00B4 C26801      JP RZ,WORK1_LINK
000158 00B7 211600      LD R1,STATS_BUFF
000159 00BA C846      BIT KEY1_FLAG,(R1)
000160 00BC C23001      JP RZ,TEL1_RST
000161 00BF C8502      CALL STAT_CHECK
000162 00C2 C858      BIT WORK1_BIT,D
000163 00C4 C6702      CALL Z,TEL1_CLR
000164 00C7 C88502      CALL STMP1_IR
000165 00CA AF      XHR A
000166 00CB 89      CP C
000167 00CC CA8001      JP Z,WORK2_CHECK
000168 00CF C84E      BIT FIRST1_FLAG,(R1)
000169 00D1 2010      JR RZ,FAR1_1
000170 00D3 3E0A      LD A,10
000171 00D5 89      CP C
000172 00D6 2008      JR RZ,FAR1_1
000173 00D8 C8CE      SET FIRST1_FLAG,(R1)
000174 00DA C8D6      SET FAR1_FLAG,(R1)
000175 00DC D8368000      LD (IX+0),0
000176 00E0 C38801      JP WORK2_CHECK
000177 00E3 C856      FAR1_1: BIT FAR1_FLAG,(R1)
000178 00E5 287E      JR Z,WORK1_FAR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

000179 00E7 3E02          LD  A,2
000180 00E9 09          CP  C
000181 00EA 200C        JR  NZ,FAR1_2
000182 00EC CB96        RES FAR11_FLAG,(HL)
000183 00EE 0D7101     LD  (IX+1),C
000184 00F1 8D35C2DA    LD  (IX+2),0A8H
000185 00F5 C38B01     JP  WORK2_CHECK
000186 00F8 CB5E          FAR1_2: BIT FAR12_FLAG,(HL)
000187 00FA 2D08        JR  NZ,FAR1_3
000188 00FC 0D7101     LD  (IX+1),C
000189 00FF CB8E        SET FAR12_FLAG,(HL)
000190 0101 C38B01     JP  WORK2_CHECK
000191 0104 0D7102     FAR1_3: LD  (IX+2),C
000192 0107 CB96        RES FAR11_FLAG,(HL)
000193 0109 3E01        LD  A,1
000194 010B 3214E0     LD  (DTCRT1_BUFF),A
000195 010E 8D36C30A    LD  (IX+9),0A8H
000196 0112 C38B01     JP  WORK2_CHECK
000197 0115 8E0A        MON11_FAR: LD  A,10
000198 0117 09          CP  C
000199 0119 2E02        JR  NZ,MON12_FAR
000200 011A 0E00        LD  C,0
000201 011C 0D7103     MON12_FAR: LD  (IX+3),C
000202 011F 0E23        INC  IX
000203 0121 2114E0     LD  HL,(DTCRT1_BUFF)
000204 0124 34          INC  (HL)
000205 0125 3E07        LD  A,7
000206 0127 0E          CP  (HL)
000207 0128 C28B01     JP  NZ,WORK2_CHECK
000208 012B 2116E0     LD  HL,STATS_BUFF
000209 012E CB85        SET  KEY1_FLAG,(HL)
000210 0130          ;
000211 0136          ;
000212 0138 C8B502     TELL_BUT: CALL STAT_CHECK
000213 013B C958        BIT  WORK1_BIT,B
000214 013E C06702     CALL Z,TELL_CLR
000215 0139 CB60        BIT  RST1_BIT,B
000216 013A C28B01     JP  NZ,WORK2_CHECK
000217 013B          ;
000218 013B 88C7        IR  A,(WORK3)
000219 013F 32800D     LD  (GET1_BUFF),A
000220 0142 88C6        IR  A,(RAY)
000221 0144 3281E0     LD  (GET1_BUFF+1),A
000222 0147 2148E0     LD  HL,KEY1_BUFF
000223 014A 2200E0     LD  (KPOINT_BUFF),HL
000224 014D 2182E0          LD  HL,(GET1_BUFF+2)
000225 0150 2203E0          LD  (GPCINT_BUFF),HL
000226 0153 C02003     CALL WORK_TRANS
000227 0156 D9C4        IR  A,(ROUTE)
000228 0158 3287E0     LD  (GET1_BUFF+7),A
000229 015B 88C3        IR  A,(MINUTE)
000230 015D 3288E0     LD  (GET1_BUFF+8),A
000231 0160 3A18E0     LD  A,(WORK_BUFF)
000232 0163 CB87        SET  LINE1_FLAG,A
000233 0165 3218E0     LD  (WORK_BUFF),A
000234 0168 C8B502     WORK1_LINE: CALL STAT_CHECK
000235 016B CB58        BIT  WORK1_BIT,B
000236 016E C28B01     JP  NZ,WORK2_CHECK
000237 0170 88C4        IR  A,(WORK)
000238 0172 3289E0     LD  (GET1_BUFF+9),A
000239 0175 88C3        IR  A,(MINUTE)
000240 0177 328AE0     LD  (GET1_BUFF+0A8H),A
000241 017A 3E01        LD  A,01H
000242 017C 328BE0     LD  (GET1_BUFF+0BA),A
000243 017F 328CE0     LD  (GET1_BUFF+0C),A
000244 0182 218CE0     LD  HL,GET1_BUFF
000245 0185 C0F102     CALL REC_SAVE
000246 0188 C06702     CALL TELL_CLR
000247 018B          ;
000248 018B 3A18E0     WORK2_CHECK: LD  A,(WORK_BUFF)
000249 018E CB67        BIT  LINE2_FLAG,A
000250 0190 C24402     JP  NZ,WORK2_LINE
000251 0193 2116E0     LD  HL,STATS_BUFF
000252 0196 CB66        BIT  KEY2_FLAG,(HL)
000253 0198 C20C02     JP  NZ,TELL_BST
000254 019B C8B502     CALL STAT_CHECK
000255 019E CB68        BIT  WORK2_BIT,B
000256 01A0 C06702     CALL Z,TELL_CLR
000257 01A3 C0C002     CALL BTWF2_IN
000258 01A6 AF          XOR  A
000259 01A7 09          CP  C
000260 01AB CAAB00     JP  Z,WORK1_CHECK
000261 01AB CB6E        BIT  FIRST2_FLAG,(HL)
000262 01AD 2D10        JR  NZ,FAR2_1
000263 01AF 3E0A        LD  A,10
000264 01B1 09          CP  C
000265 01B2 2D08        JR  NZ,FAR2_1
000266 01B4 CB8E        SET  FIRST2_FLAG,(HL)
000267 01B6 CB86        SET  FAR21_FLAG,(HL)
000268 01B8 FB360000     LD  (IT+0),0

```

000269 01BC C3A800	JP	H00K1_CHECK	000314 0223 2150E0	LD	HL,KEY2_BUFF
000270 01BF C076	FAR2_1: BIT	FAR21_FLAG,(HL)	000315 0225 2200E0	LD	(EPO:NT_BUFF),HL
000271 01C1 282E	JR	Z,H00K21_FAR2	000316 0229 2192E0	LD	HL,GET2_BUFF+2
000272 01C3 3E02	LD	A,2	000317 022C 2202E0	LD	(GPO:KT_BUFF),HL
000273 01C5 89	CP	C	000318 022F CB0203	CALL	NEW_TRANS
000274 01C6 200C	JR	NZ,FAR2_2	000319 0232 0BC4	IR	A,(E0UR)
000275 01C9 CB96	RES	FAR21_FLAG,(HL)	000320 0234 3257E0	LD	(GET2_BUFF+7),A
000276 01CA F07101	LD	(1Y+1),C	000321 0237 0BC3	IR	A,(W1N0TE)
000277 01CB F036020A	LD	(1Y+2),0AH	000322 0239 3298E0	LD	(GET2_BUFF+8),A
000278 01D1 C3A800	JP	H00K1_CHECK	000323 023C 3A18E0	LD	A,(WORK_BUFF)
000279 01D4 C07E	FAR2_2: BIT	FAR22_FLAG,(HL)	000324 023F CB07	SET	LINE1_FLAG,A
000280 01D6 2008	JR	NZ,FAR2_3	000325 0241 3218E0	LD	(WORK_BUFF),A
000281 01D9 F07101	LD	(1Y+1),C	000326 0244 CB0502	WORK2_LINE: CALL	STAT_CHECK
000282 01DB C0FE	SET	FAR22_FLAG,(HL)	000327 0247 CB08	BIT	H00K2_BIT,B
000283 01DD C3A800	JP	H00K1_CHECK	000328 0249 C2A800	JP	HL,H00K1_CHECK
000284 01E0 F07102	FAR2_3: LD	(1Y+2),C	000329 024C B0C4	IR	A,(H00K)
000285 01E3 CB96	RES	FAR21_FLAG,(HL)	000330 024E 3298E0	LD	(GET2_BUFF+9),A
000286 01E5 3031	LD	A,1	000331 0251 B0C3	IR	A,(W1N0TE)
000287 01E7 821580	LD	(BT:MT2_BUFF),A	000332 0253 3298E0	LD	(GET2_BUFF+0AH),A
000288 01EA F036030A	LD	(1Y+3),0AH	000333 0256 3032	LD	A,02H
000289 01ED C3A800	JP	H00K1_CHECK	000334 0258 3298E0	LD	(GET2_BUFF+0BH),A
000290 01F1 3E04	H00K21_FAR: LD	A,10	000335 025B 3298E0	LD	(GET2_BUFF+0C),A
000291 01F3 89	CP	C	000336 025E 219000	LD	HL,GET2_BUFF
000292 01F4 2802	JR	NZ,H00K22_FAR	000337 0261 C0F102	CALL	REC_SAVE
000293 01F6 8000	LD	C,0	000338 0264 C08002	CALL	TEL2_CLR
000294 01F8 F07103	WORK2_FAR: LD	(1Y+3),C	000339 0267	:	
000295 01FB F823	INC	1Y	000340 026F AF	TEL1_CLR: XOR	A
000296 01FD 2115E0	LD	HL,(BT:MT2_BUFF)	000341 026B 3214E0	LD	(BT:MT1_BUFF),A
000297 0200 34	INC	(HL)	000342 026B 002140E0	LD	IX,KEY1_BUFF
000298 0201 3037	LD	A,7	000343 026F 3E0A	LD	A,0AH
000299 0203 8E	CP	(HL)	000344 0271 007700	LD	(IX+0),A
000300 0204 C2A800	JP	NZ,H00K1_CHECK	000345 0274 007701	LD	(IX+1),A
000301 0207 2116E0	LD	HL,STATS_BUFF	000346 0277 007702	LD	(IX+2),A
000302 020A CB96	SET	KEY2_FLAG,(HL)	000347 027A 2116E0	LD	HL,STATS_BUFF
000303 020C	:		000348 027D 7E	LD	A,(HL)
000304 020C CB9502	TEL2_BRT: CALL	STAT_CHECK	000349 027E 86FD	AND	OF0H
000305 020F CB08	BIT	H00K2_BIT,B	000350 0280 77	LD	(HL),A
000306 0211 CC8002	CALL	Z,TEL2_CLR	000351 0281 3A18E0	LD	A,(WORK_BUFF)
000307 0214 C070	BIT	BRT2_BIT,B	000352 0284 CB07	RES	LINE1_FLAG,A
000308 0216 C2A800	JP	NZ,H00K1_CHECK	000353 0286 3218E0	LD	(WORK_BUFF),A
000309 0219	:		000354 0289 218801	LD	HL,H00K2_CHECK
000310 0219 0BC7	IR	A,(W0NTE)	000355 028C E3	EX	(SP),HL
000311 021B 3290E0	LD	(GET2_BUFF),A	000356 0290 C9	RET	
000312 021E 0BC6	IR	A,(DAY)	000357 029E	:	
000313 0220 3291E0	LD	(GET2_BUFF+1),A			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

000358 028E AF      TEL2_CLR: XOR  A
000359 028F 3215E0    LD   (DTCKT2_BUFF),A
000360 0292 FD2150E0  LD   !Y,KEY2_BUFF
000361 0296 360A      LD   A,0AH
000362 0298 FB7700  LD   (!Y+0),A
000363 029B FB7701  LD   (!Y+1),A
000364 029E FB7702  LD   (!Y+2),A
000365 02A1 2116E0  LB   HL,STATS_BUFF
000366 02A4 7E      LB   A,(HL)
000367 02A5 E60F    AND  OFB
000368 02A7 77      LB   (HL),A
000369 02AB 3A1800  LD   A,(WORK_BUFF)
000370 02AD C8A7    RES  LINE2_FLAG,A
000371 02AF 321800  LD   (WORK_BUFF),A
000372 02B0 21A800  LD   HL,BOOK1_CHECK
000373 02B3 E3      SX   (SP),HL
000374 02B4 C3      RET
;
000376 02B5 D8A0    STAT_CHECK: IN   A,(PB255_PORT)
000377 02B7 47      LD   B,A
000378 02B8 C3      RET
;
000379 02B9      DTWF1_IN: LD   C,0
000380 02BB 08A2    IN   A,(PB255_PORT+2)
000381 02BD C857    BIT  STD1_BIT,A
000382 02BF 2800    JR   Z,DTWF1_QUIT
000383 02C1 0820    IN   A,(DTWF1_PORT)
000384 02C3 E60F    AND  OFB
000385 02C5 4F      LD   C,A
000386 02C7 D8A2    DTWF1_LOW: IN   A,(PB255_PORT+2)
000388 02C8 C857    BIT  STD1_BIT,A
000389 02CA 20FA    JR   NZ,DTWF1_LOW
000390 02CC C3      DTWF1_QUIT: RET
;
000391 02CD      DTWF2_IN: LD   C,0
000392 02CF 08A2    IN   A,(PB255_PORT+2)
000393 02D1 C85F    BIT  STD2_BIT,A
000394 02D3 2812    JR   Z,DTWF2_QUIT
000395 02D5 0800    IN   A,(DTWF2_PORT)
000396 02D7 A7      AND  A
000398 02D8 C80F    REC  A
000399 02DA C80F    REC  A
000400 02DC C80F    REC  A
000401 02DE C80F    RFC  A
000402 02E0 4F      LB   C,A
000403 02E1 D8A2    DTWF2_LOW: IN   A,(PB255_PORT+2)
000404 02E3 C85F    BIT  STD2_BIT,A
000405 02E5 20FA    JR   NZ,DTWF2_LOW
000406 02E7 C3      DTWF2_QUIT: RET
;
000407 02E8      W_DELAY: LD   HL,3000H
000408 02EB 210030  W_DELAY: DEC  HL
000409 02ED 28      LD   A,H
000410 02EC 7C      OR   L
000411 02ED 85      JR   NZ,W1_DELAY
000412 02EE 20FB    RET
;
000413 02F0 C3      ;#
000414 02F1      ;# function save record
000415 02F1      ;# in pointer address = (POINT_BUFF)
000416 02F1      ;# get address = reg HL
000417 02F1      ;#
000418 02F1      ;#
000419 02F1 E9581000 REC_SAVE: LD   DE,(POINT_BUFF)
000420 02F5 010000  LD   BC,REC_SIZE
000421 02F8 E080  LB  DE
000422 02FA 3EA3  LB  A,END_RECORD
000423 02FC 12  LB  (DE),A
000424 02FE E9581000 LD  (POINT_BUFF),DE
000425 0301 C9  RET
;
000426 0302      ;#
000427 0302      ;# function transfer telephone number
000428 0302      ;#
000429 0302 E5    NOW_TRANS: PUSH HL
000430 0303 FDE5  PUSH  !Y
000431 0305 FD2A0080 LD  !Y,(KPOINT_BUFF)
000432 0309 2A0280  LD  HL,(KPOINT_BUFF)
000433 030C 0605  LD  B,5
000434 030E FB7E00  NOW1_TRANS: LD  A,!Y+0
000435 0311 C827  SLA  A
000436 0313 C827  SLA  A
000437 0315 C827  SLA  A
000438 0317 C827  SLA  A
000439 0319 FD0601  OR   (!Y+1)
000440 031C 77  LD  (HL),A
000441 031D FD23  INC  !Y
000442 031F FD23  INC  !Y
000443 0321 23  INC  HL
000444 0322 10EA  BJNZ NOW1_TRANS
000445 0324 FDE1  POP  !Y
000446 0326 E1  POP  HL
000447 0327 C9  RET

```

```

000448 0328 ;$
000449 0328 ;$ function print manual
000450 0328 ;$
000451 0328 F3 MANUAL_PRINT:BI
000452 0329 0600 LD B,0H
000453 032B 3B00 MANUAL11_DLY:LD A,0
000454 032B 3B MANUAL12_DLY:REC A
000455 032E 20FB JR NZ,MANUAL12_DLY
000456 0330 10F9 DJNZ MANUAL11_DLY
000457 0332 0B80 WAIT_MANUAL: IN A,(P0255_PORT)
000458 0334 C37F BIT REAL_SW_BIT,A
000459 0336 20FA JR NZ,WAIT_MANUAL
000460 0338 C6703 CALL REC_PRINT
000461 033B C8502 QUITZ_WAIT: CALL STAT_CHECK
000462 033E E608 AND 00010000
000463 0340 C938 SRL B
000464 0342 CB38 SRL B
000465 0344 00 OR B
000466 0345 C85F BIT BOOK1_BIT,A
000467 0347 20F2 JR NZ,QUITZ_WAIT
000468 0349 21A00 LD HL,BOOK1_CHECK
000469 034C E3 EX (SP),HL
000470 034D FB EI
000471 034E C9 RET
000472 034F ;$
000473 034F ;$ function print alarm
000474 034F ;$
000475 034F F3 PRINT_ALARM: BI
000476 0350 C6703 CALL REC_PRINT
000477 0353 C8502 QUITZ_WAIT: CALL STAT_CHECK
000478 0356 E608 AND 00010000
000479 0358 C938 SRL B
000480 035A CB38 SRL B
000481 035C 00 OR B
000482 035D C85F BIT BOOK1_BIT,A
000483 035F 20F2 JR NZ,QUITZ_WAIT
000484 0361 21A00 LD HL,BOOK1_CHECK
000485 0364 E3 EX (SP),HL
000486 0365 FB EI
000487 0366 C9 RET
000488 0367 ;$
000489 0367 ;$ function print record
000490 0367 ;$ in record buffer = 0000H
000491 0367 ;$
000492 0367 B8A2 REC_PRINT: IN A,(P0255_PORT+2)
000493 0369 C8AF ZES S,A
000494 036B C8F7 SET 6,A
000495 036D B3A0 OUT (P0255_PORT),A
000496 036F 160A LD D,FEED_CODE
000497 0371 C8F304 CALL BYTE_PRINT
000498 0374 1600 LD B,RETURN_CODE
000499 0376 C8F304 CALL BYTE_PRINT
000500 0379 ;
000501 0379 0632 LD B,50
000502 037B 162B LD B,'-'
000503 037D C8F304 LINE1: CALL BYTE_PRINT
000504 0380 10FB DJNZ LINE1
000505 0382 ;
000506 0382 160A LD B,FEED_CODE
000507 0384 C8F304 CALL BYTE_PRINT
000508 0387 1600 LD B,RETURN_CODE
000509 0389 C8F304 CALL BYTE_PRINT
000510 039C ;
000511 039C 215805 LD HL,HEAD_MENU
000512 039F 56 REC_PRINT: LD B,(HL)
000513 03A0 3E03 LD A,STOP_CODE
000514 03A2 0A CP B
000515 03A3 2806 JR Z,REC_PRINT2
000516 03A5 C8F304 CALL BYTE_PRINT
000517 03A8 23 INC HL
000518 03AA 18F4 JR REC_PRINT
000519 03AD ;
000520 03AD 160A REC_PRINT2: LD B,FEED_CODE
000521 03AF C8F304 CALL BYTE_PRINT
000522 03B0 1600 LD B,RETURN_CODE
000523 03B2 C8F304 CALL BYTE_PRINT
000524 03B5 ;
000525 03B5 0632 LD B,50
000526 03B7 162B LD B,'-'
000527 03B9 C8F304 LINE2: CALL BYTE_PRINT
000528 03BC 10FB DJNZ LINE2
000529 03BE ;
000530 03BE 160A LD B,FEED_CODE
000531 03C0 C8F304 CALL BYTE_PRINT
000532 03C3 1600 LD B,RETURN_CODE
000533 03C5 C8F304 CALL BYTE_PRINT
000534 03C8 ;
000535 03C8 00210080 LD IX,RECORD_POINTER
000536 03CB ;
000537 03CB FB21A0E0 REC_LOOP: LD IX,ASCII_BUFF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

000538 03C0 007E00	LD A,(IX+DATE)	000583 0449 FD361A20	LD (IX+1A8),SPACE_CODE
000539 03C3 FE43	CP END_RECORD	000584 044D	
000540 03C5 CA5904	JP Z,REC_END	000585 044D 007E07	LD A,(IX+START_TIME)
000541 03C8 CD3A05	CALL BCD_TO_ASC11	000586 0456 CD3A05	CALL BCD_TO_ASC11
000542 03CB FD7200	LD (IX+0),0	000587 0453 FD7218	LD (IX+1E8),0
000543 03CE FD7301	LD (IX+1),E	000588 0456 FD731C	LD (IX+1C8),E
000544 03D1 FD360220	LD (IX+2),'-'	000589 0459 FD361820	LD (IX+188),'-'
000545 03D5 007E01	LD A,(IX+DATE+1)	000590 045B 007E08	LD A,(IX+START_TIME+1)
000546 03D8 CD3A05	CALL BCD_TO_ASC11	000591 0460 CD3A05	CALL BCD_TO_ASC11
000547 03DB FD7203	LD (IX+3),0	000592 0463 FD721E	LD (IX+1E8),0
000548 03DE FD7304	LD (IX+4),E	000593 0466 FD731F	LD (IX+1F8),E
000549 03E1		000594 0469	
000550 03E1 FD360520	LD (IX+5),SPACE_CODE	000595 0469 FD362020	LD (IX+208),SPACE_CODE
000551 03E5 FD360620	LD (IX+6),SPACE_CODE	000596 0460 FD362120	LD (IX+218),SPACE_CODE
000552 03E9 FD360720	LD (IX+7),SPACE_CODE	000597 0471 FD362220	LD (IX+228),SPACE_CODE
000553 03EB FD360820	LD (IX+8),SPACE_CODE	000598 0475 FD362320	LD (IX+238),SPACE_CODE
000554 03F1 FD360920	LD (IX+9),SPACE_CODE	000599 0479 FD362420	LD (IX+248),SPACE_CODE
000555 03F5		000600 047D	
000556 03F5 007E02	LD A,(IX+NUMBER)	000601 047D 007E09	LD A,(IX+STOP_TIME)
000557 03F8 CD3A05	CALL BCD_TO_ASC11	000602 0480 CD3A05	CALL BCD_TO_ASC11
000558 03FB FD720A	LD (IX+68),0	000603 0483 FD7225	LD (IX+258),0
000559 03FE FD730B	LD (IX+6B),E	000604 0486 FD7326	LD (IX+268),E
000560 0401 007E03	LD A,(IX+NUMBER+1)	000605 0489 FD362720	LD (IX+278),'-'
000561 0404 CD3A05	CALL BCD_TO_ASC11	000606 048D 007E0A	LD A,(IX+STOP_TIME+1)
000562 0407 FD720C	LD (IX+6C),0	000607 0490 CD3A05	CALL BCD_TO_ASC11
000563 040A FD360820	LD (IX+68),SPACE_CODE	000608 0493 FD7228	LD (IX+288),0
000564 040E FD730E	LD (IX+6E),E	000609 0496 FD7329	LD (IX+298),E
000565 0411 007E04	LD A,(IX+NUMBER+2)	000610 0499	
000566 0414 CD3A05	CALL BCD_TO_ASC11	000611 0499 FD362A20	LD (IX+2A8),SPACE_CODE
000567 0417 FD720F	LD (IX+6F),0	000612 049B FD362B20	LD (IX+2B8),SPACE_CODE
000568 041A FD7310	LD (IX+70),E	000613 04A1 FD362C20	LD (IX+2C8),SPACE_CODE
000569 041D FD361120	LD (IX+73),'-'	000614 04A5 FD362D20	LD (IX+2D8),SPACE_CODE
000570 0421 007E05	LD A,(IX+NUMBER+3)	000615 04A9 FD362E20	LD (IX+2E8),SPACE_CODE
000571 0424 CD3A05	CALL BCD_TO_ASC11	000616 04AB	
000572 0427 FD7212	LD (IX+72),0	000617 04AD	
000573 042A FD7313	LD (IX+75),E	000618 04AD 007E0B	LD A,(IX+EXT_NUMBER)
000574 042B 007E06	LD A,(IX+NUMBER+4)	000619 04B0 CD3A05	CALL BCD_TO_ASC11
000575 0430 CD3A05	CALL BCD_TO_ASC11	000620 04B3 FD732F	LD (IX+2F8),E
000576 0433 FD7214	LD (IX+76),0	000621 04B6	
000577 0436 FD7315	LD (IX+79),E	000622 04B6 0630	LD B,30H
000578 0439		000623 04B8 21A0E0	LD HL,ASCII_BUFF
000579 0439 FD361620	LD (IX+76),SPACE_CODE	000624 04B8 56	SEND_PRINT: LD A,(HL)
000580 043B FD361720	LD (IX+78),SPACE_CODE	000625 04BC CD3A04	CALL BYTE_PRINT
000581 0441 FD361820	LD (IX+7E),SPACE_CODE	000626 04BF 23	INC HL
000582 0445 FD361920	LD (IX+78),SPACE_CODE	000627 04C0 10F9	DJNZ SEND_PRINT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

000628 04C2 ;
000629 04C2 160A LD B,FEED_CODE
000630 04C4 CDF304 CALL BYTE_PRINT
000631 04C7 160D LD B,RETURN_CODE
000632 04C9 CDF304 CALL BYTE_PRINT
000633 04CC ;
000634 04CC 110800 LD DE,RECORD_SIZE
000635 04CF 80E5 PUSH IX
000636 04D1 E1 POP HL
000637 04D2 19 ADD HL,DE
000638 04D3 E5 PSHL HL
000639 04D4 80E1 POP IX
000640 04D6 C38C03 JP KCC_LOOP
000641 04B9 ;
000642 04D9 8632 KCC_END: LD B,50
000643 04DB 162B LD D,'-'
000644 04DD CBF304 LINE3: CALL BYTE_PRINT
000645 04E0 10FB DJNZ LINE3
000646 04E2 ;
000647 04E2 0604 LD B,4
000648 04E4 0604 LD B,4
000649 04E6 160A LINE_SPACE: LD B,FEED_CODE
000650 04E8 CBF304 CALL BYTE_PRINT
000651 04EB 160D LD B,RETURN_CODE
000652 04ED CDF304 CALL BYTE_PRINT
000653 04F0 10F4 DJNZ LINE_SPACE
000654 04F2 C9 RET
000655 04F3 ;#
000656 04F3 ;# print one byte
000657 04F3 ;# in D = ascii
000659 04F3 ;#
000660 04F3 C80B05 BYTE_PRINT: CALL BUSY_CHECK
000661 04F6 7A LD A,D
000662 04F7 B3A1 OUT (PB255_PORT+1),A
000663 04F9 C83405 CALL DELAY_5
000664 04FC 3EEF LD A,STB_LOW
000665 04FE B3A2 OUT (PB255_PORT+2),A
000666 0500 C82E05 CALL DELAY_10
000667 0503 3EEF LD A,STB_HIGH
000668 0505 B3A2 OUT (PB255_PORT+2),A
000669 0507 C83405 CALL DELAY_5
000670 050A C9 RET
000671 0508 ;#
000672 0508 ;# wait for busy signal
000673 0508 ;
000674 0508 ;
000675 0508 E5 BUSY_CHECK: PPSH HL
000676 050C 210000 LD HL,0000H
000677 050F 88A2 BUSY_CHECK: IN A,(PB255_PORT+2)
000678 0511 C84F BIT BUSY_BIT,A
000679 0513 2B15 JZ Z_OK_BUSY
000680 0515 2B DEC HL
000681 0516 7C LD A,B
000682 0517 B5 OR L
000683 0518 20F1 JZ NZ_BUSY_CHECK
000684 051A C8A2 IN A,(PB255_PORT+2)
000685 051C C8EF SET S,A
000686 051E C8B7 RES S,A
000687 0520 83A0 OUT (PB255_PORT),A
000688 0522 B9 INC SP
000689 0523 B9 INC SP
000690 0524 219900 LD HL,MAIN
000691 0527 F9 LD SP,HL
000692 0528 FB XI
000693 0529 C9 RET
000694 052A C83405 OK_BUSY: CALL DELAY_5
000695 052B C9 RET
000696 052E ;#
000697 052E ;# delay 1 usec
000698 052E ;#
000699 052E 360A DELAY_10: LD A,0AH
000700 0530 B0 B101: DEC A
000701 0531 20FB JR NZ,B101
000702 0533 C9 RET
000703 0534 ;#
000704 0534 ;# delay 0.5 usec
000705 0534 ;#
000706 0534 3604 DELAY_5: LD A,04H
000707 0536 B0 B51: DEC A
000708 0537 20FB JR NZ,B51
000709 0539 C9 RET
000710 053A ;#
000711 053A ;# BCD TO ASCII FUNC
000712 053A ;# in A = BCD
000713 053A ;# out DE = ascii
000714 053A ;#
000715 053A 112020 BCD_TO_ASCII: LD DE,2020H
000716 053B F5 PPSH AF
000717 053E C83F SRL A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# โปรแกรมควบคุมการทำงานขุมสายโทรศัพท์

```

0000      ORG 0
0000      CPU "8051.TBL"
0000      XOF "INT0"

;
;#####
;
;MCS-51 INTERNAL REGISTERS
;
0070 = R: EQU 070H ;B REGISTER
0080 = ACC: EQU 080H ;ACCUMULATOR
0090 = PSW: EQU 090H ;PROGRAM STATUS WORD
0098 = IPC: EQU 098H ;INTERRUPT PRIORITY
009C = P3: EQU 09CH ;PORT 3
00A8 = IFC: EQU 0A8H ;INTERRUPT ENABLE
00A0 = P2: EQU 0A0H ;PORT 2
0099 = SBUF: EQU 99H ;SERIAL BUFFER
0098 = SCON: EQU 98H ;SERIAL CONTROL
0090 = P1: EQU 90H ;PORT 1
008D = TH1: EQU 8DH ;TIMER 1 HIGH
008C = TH0: EQU 8CH ;TIMER 0 HIGH
008B = TL1: EQU 8BH ;TIMER 1 LOW
008A = TL0: EQU 8AH ;TIMER 0 LOW
0089 = TMOU: EQU 89H ;TIMER MODE
0088 = TCON: EQU 88H ;TIMER CONTROL
0087 = PCON: EQU 87H ;POWER CONTROL REGISTER
0083 = DPH: EQU 83H ;DATA POINTER HIGH
0082 = DPL: EQU 82H ;DATA POINTER LOW
0081 = SP: EQU 81H ;STACK POINTER
0080 = P0: EQU 80H ;PORT 0
;
;MCS-51 INTERNAL BIT ADDRESSES
;
00C7 = CY: EQU 0C7H ;CARRY FLAG
00C6 = AC: EQU 0C6H ;AUXILIARY CARRY FLAG
00C5 = FO: EQU 0C5H ;USER FLAG 0
00D4 = RS1: EQU 0D4H ;REGISTER SELECT MSB
00D3 = RS0: EQU 0D3H ;REGISTER SELECT LSB
00D2 = OV: EQU 0D2H ;OVERFLOW FLAG
00D0 = P: EQU 0D0H ;PARITY FLAG
00BC = PS: EQU 0BCH ;PRIORITY SERIAL PORT
00BB = PT1: EQU 0BBH ;PRIORITY TIMER 1
00BA = PX1: EQU 0BAH ;PRIORITY EXTERNAL 1
00B9 = PTO: EQU 0B9H ;PRIORITY TIMER 0
00B8 = PX0: EQU 0B8H ;PRIORITY EXTERNAL 0

00AF = EA: EQU 0AFH ;ENABLE ALL INTERRUPT
00AC = ES: EQU 0ACH ;ENABLE SERIAL INTERRUPT
00AB = ET1: EQU 0ABH ;ENABLE TIMER 1 INTERRUPT
00AA = EX1: EQU 0AAH ;ENABLE EXTERNAL 1 INTERRUPT
00A9 = ET0: EQU 0A9H ;ENABLE TIMER 0 INTERRUPT
00A8 = EX0: EQU 0A8H ;ENABLE EXTERNAL 0 INTERRUPT
009F = SM0: EQU 09FH ;SERIAL MODE 0
009E = SM1: EQU 09EH ;SERIAL MODE 1
009D = SM2: EQU 09DH ;SERIAL MODE 2
009C = REN: EQU 09CH ;SERIAL RECEPTION ENABLE
0098 = TB8: EQU 098H ;TRANSMIT BIT 8
0094 = RB8: EQU 094H ;RECEIVE BIT 8
0099 = TI: EQU 099H ;TRANSMIT INTERRUPT FLAG
0098 = RI: EQU 098H ;RECEIVE INTERRUPT FLAG
008F = TF1: EQU 08FH ;TIMER 1 OVERFLOW FLAG
008E = TR1: EQU 08EH ;TIMER 1 RUN CONTROL BIT
008D = TFO: EQU 08DH ;TIMER 0 OVERFLOW FLAG
008C = TR0: EQU 08CH ;TIMER 0 RUN CONTROL BIT
008B = IR1: EQU 08BH ;EXT INTERRUPT 1 EDGE FLAG
008A = IT1: EQU 08AH ;EXT INTERRUPT 1 TYPE FLAG
0089 = IE0: EQU 089H ;EXT INTERRUPT 0 EDGE FLAG
0088 = IT0: EQU 088H ;EXT INTERRUPT 0 TYPE FLAG

0020 = INTERNAL_RAM: EQU 20H
0020 = SPEECH_STATUS: EQU INTERNAL_RAM
0021 = EXRING_STATUS: EQU INTERNAL_RAM+01H
0022 = EXT_STATUS: EQU INTERNAL_RAM+02H
0023 = CALL_STATUS: EQU INTERNAL_RAM+03H
0024 = DIAL_STATUS: EQU INTERNAL_RAM+04H
0025 = READY_STATUS: EQU INTERNAL_RAM+05H
0026 = BUSY_STATUS: EQU INTERNAL_RAM+06H
0027 = PULSE_STATUS: EQU INTERNAL_RAM+07H
0028 = HOLD_STATUS: EQU INTERNAL_RAM+08H
0029 = IKRING_STATUS: EQU INTERNAL_RAM+09H
002A = DIALDATA_CTL: EQU INTERNAL_RAM+0AH
002A = RBTUATA_CTL: EQU INTERNAL_RAM+0AH
002C = BUSYDATA_CTL: EQU INTERNAL_RAM+0CH
002D = RELAY_DATA: EQU INTERNAL_RAM+0DH
002E = OPENCTL_DATA: EQU INTERNAL_RAM+0EH
002F = SUB_NUM: EQU INTERNAL_RAM+0FH
0030 = PATH_COMMAND: EQU INTERNAL_RAM+10H
    
```

0031 =	SUB1_CALL:	EQW	INTERNAL_RAM+11H	E042 =	OPENDTMF_PORT:	EQW	0E042H
0032 =	SUB2_CALL:	EQW	INTERNAL_RAM+12H	E003 =	WORDCTL1_PORT:	EQW	0E003H
0033 =	SUB3_CALL:	EQW	INTERNAL_RAM+13H	E023 =	WORDCTL2_PORT:	EQW	0E023H
0034 =	SUB4_CALL:	EQW	INTERNAL_RAM+14H	E043 =	WORDCTL3_PORT:	EQW	0E043H
0035 =	SUB5_CALL:	EQW	INTERNAL_RAM+15H				
0036 =	SUB6_CALL:	EQW	INTERNAL_RAM+16H	0001 =	MARKXT1_DATA:	EQW	00000001B
0037 =	SUB7_CALL:	EQW	INTERNAL_RAM+17H	0002 =	MARKXT2_DATA:	EQW	00000010B
0038 =	SUB8_CALL:	EQW	INTERNAL_RAM+18H				
0039 =	EXT1_RW:	EQW	INTERNAL_RAM+19H	0000 =	BUFF_BIT:	EQW	0E00H ;BIT 00 OF A
003A =	EXT2_RW:	EQW	INTERNAL_RAM+1AH	0000 758150	MOV	SP, #50H	
003B =	EXT3_RW:	EQW	INTERNAL_RAM+1BH	0003 75F001	MOV	B, #01H	
003C =	EXT4_RW:	EQW	INTERNAL_RAM+1CH	0005 7940	POWER1_DELAY:	MOV	R1, #40H
003D =	EXT5_RW:	EQW	INTERNAL_RAM+1DH	0008 7680	POWER2_DELAY:	MOV	R0, #80H
003E =	EXT6_RW:	EQW	INTERNAL_RAM+1EH	000A 08FE	POWER3_DELAY:	DJNZ	R0, POWER3_DELAY
003F =	EXT7_RW:	EQW	INTERNAL_RAM+1FH	000C 09FA		DJNZ	R1, POWER2_DELAY
0040 =	EXT8_RW:	EQW	INTERNAL_RAM+20H	000E 05F0F5		DJNZ	B, POWER1_DELAY
0041 =	BUFF1_CALL:	EQW	INTERNAL_RAM+21H	0011 75F030	MOV	B, #30H	
0042 =	BUFF2_CALL:	EQW	INTERNAL_RAM+22H	0014 7220	MOV	R0, #20H	
0043 =	BUFF3_CALL:	EQW	INTERNAL_RAM+23H	0016 76G0	CLR_INXRAM:	MOV	0E0, #00H
0044 =	BUFF4_CALL:	EQW	INTERNAL_RAM+24H	0018 08	INC	R0	
0045 =	BUFF5_CALL:	EQW	INTERNAL_RAM+25H	0019 05F0FA	DJNZ	B, CLR_INXRAM	
0046 =	BUFF6_CALL:	EQW	INTERNAL_RAM+26H				
0047 =	BUFF7_CALL:	EQW	INTERNAL_RAM+27H	001C 90E003	MOV	DPTR, #WORDCTL1_PORT	
0048 =	BUFF8_CALL:	EQW	INTERNAL_RAM+28H	001F 7491	MOV	A, #WORD1_CTL	
				0021 F0	MOVX	@DPTR, A	
0049 =	MARK_SUB:	EQW	INTERNAL_RAM+29H	0022 90E023	MOV	DPTR, #WORDCTL2_PORT	
				0025 7489	MOV	A, #WORD2_CTL	
00B0 =	ON_SPEECH:	EQW	10000000B	0027 F0	MOVX	@DPTR, A	
007F =	OFF_SPEECH:	EQW	01111111B	0028 90E043	MOV	DPTR, #WORDCTL3_PORT	
00C4 =	ZERO_NUMBER:	EQW	10	002B 7480	MOV	A, #WORD3_CTL	
				002D F0	MOVX	@DPTR, A	
0091 =	WORD1_CTL:	EQW	91H	002E 90E020	MOV	DPTR, #BUSYCTL_PORT	
0089 =	WORD2_CTL:	EQW	89H	0031 74FF	MOV	A, #0FFH	
0080 =	WORD3_CTL:	EQW	80H	0033 F0	MOVX	@DPTR, A	
				0034 90E021	MOV	DPTR, #DIALCTL_PORT	
E000 =	HOOK_PORT:	EQW	0E000H	0037 F0	MOVX	@DPTR, A	
E001 =	SPEECH_PORT:	EQW	0E001H	0038 752007	MOV	SPEECH_STATUS, #000C0111B	
E002 =	EXT_RING_PORT:	EQW	0E002H	003B 752600	MOV	BUSY_STATUS, #00000000B	
E020 =	BUSYCTL_PORT:	EQW	0E020H	003E 752AFF	MOV	DIALDATA_CTL, #11111111B	
E021 =	DIALCTL_PORT:	EQW	0E021H	0041 752CF7	MOV	BUSYDATA_CTL, #11111111B	
E021 =	RTCTL_PORT:	EQW	0E021H				
E022 =	DTMF_PORT:	EQW	0E022H	0044	MAIN_LOOP:		
E041 =	RINGCTL_PORT:	EQW	0E041H	0044 C3	CLR	C	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0045 90E002      MOV  DPTR,TEXT_RING_PORT
0046 80          MOVX A,@DPTR
0049 7411        MOV  A,#00000011B
004B 13          RRC  A
004C 72E0        ORL  C,BUFF_BIT
004E 5009        JNC  NO_EXT_RING
0050 90E041      MOV  DPTR,DIRRECTL_PORT
0053 8528        MOV  A,BUSY_STATUS
0055 F4         CPL  A
0056 F522       MOV  EXT_STATUS,A
0058 7400        MOV  A,R0H
005A F0         MOVX @DPTR,A      ;ON EXT RINGING

005B 7400      NO_EXT_RING: MOV  A,#00H
005D F52F      LOOPB:  MOV  SUB_NUM,A      ;SUB1-S0BB
005F C0E0      PUSR  ACC
0061 1206E0     LCALL HAND_FUNC
0064 B0E0      POP  ACC
0066 04        INC  A
0067 B40BF3    CJNE  A,#00H,LOOPB
006A 020044    LJMP  MAIN_LOOP

;##### HAND FUNCTION #####
006D E52F      HAND_FUNC: MOV  A,SUB_NUM
006F 900391     MOV  DPTR,#SUBSNARK_TAB
0072 93        MOVC  A,@ADPTR
0073 F549      MOV  MARK_SUB,A
0075 90E000    MOV  DPTR,#HOOK_PORT
0078 80        MOVX A,@DPTR
0079 5549      ANL  A,MARK_SUB
007B 7003      JNZ  NOHOOK
007D 02018E    LJMP  HOOK_ON
0080 E526      NOHOOK:  MOV  A,BUSY_STATUS
0082 5549      ANL  A,MARK_SUB
0084 60C3      JZ   NOCLS
0086 02008A    LJMP  PUT1_CHECK
0089 22        NOCLS:   RET

-----
008A E522      PUT1_CHECK: MOV  A,EXT_STATUS
008C 5549      ANL  A,MARK_SUB
008E 6035      JZ   PUT2_CHECK
0090 7439      MOV  A,#EXT1_NUM
0092 252F      ADD  A,SUB_NUM
0094 F3        MOV  R0,A

0095 86F0      MOV  B,#R0
0097 ABF0      MOV  R3,B      ;PUSH EXTS NUM
0099 05F0      INC  B
009B 7477      MOV  A,#11110111B
009D 23        PUT1LOOP: RL  A
009E D5F0FC    DJNZ  B,PUT1LOOP
00A1 522D      ANL  SPEECH_STATUS,A
00A3 542X      ANL  A,#OPERCTL_DATA
00A5 F52E      MOV  OPERCTL_DATA,A
00A7 90E042    MOV  DPTR,#OPERDWF_PORT
00AA F0        MOVX @DPTR,A
00AB 900399    MOV  DPTR,#EXTS_TAB
00AE EB        MOV  A,R3      ;POP EXTS NUM
00AF 93        MOVC  A,@ADPTR  ;FIND EXTS TABLE
00B0 F5F0      MOV  B,A      ;PUSH EXTS TABLE
00B2 90039B    MOV  DPTR,#SUBS_TAB
00B5 E52F      MOV  A,SUB_NUM
00B7 93        MOVC  A,@ADPTR
00B8 45F0      ORL  A,B
00BA 547F      ANL  A,#OFF_SPEECH
00BC 90E001    MOV  DPTR,#SPEECH_PORT
00BF F0        MOVX @DPTR,A
00C0 120381    LCALL SPEECH_SEND
00C3 2174      AJMP  PUT3_CHECK

00C5 E523      PUT2_CHECK: MOV  A,CALL_STATUS
00C7 5549      ANL  A,MARK_SUB
00C9 602B      JZ   POT4_CHECK
00CB 7431      MOV  A,#SUB1_CALL
00CD 252F      ADD  A,SUB_NUM
00CF F0        MOV  R0,A
00D0 86F0      MOV  B,#R0
00D2 ABF0      MOV  R3,B
00D4 747F      MOV  A,#01111111B
00D6 23        PUT2LOOP: RL  A
00D7 D5F0FC    DJNZ  B,PUT2LOOP
00DB 522D      ANL  SPEECH_STATUS,A
00DC 900399    MOV  DPTR,#EXTS_TAB
00DF EB        MOV  A,R3
00E0 14        DEC  A
00E1 93        MOVC  A,@ADPTR
00E2 F5F0      MOV  B,A
00E4 90039B    MOV  DPTR,#SUBS_TAB
00E7 E52F      MOV  A,SUB_NUM
00E9 93        MOVC  A,@ADPTR

```

00EA 45F0	ORL	A,B	013A F8	MOV	R0,A	
00EC 547F	ANL	A,NOFF_SPEECH	013B E6	MOV	A,@R0	
00EE 90K001	MOV	DPTR,#SPEECH_PORT	013C F4	CPL	A	
00F1 F0	MOVX	@DPTR,A	013D 552D	ANL	A,RELAY_DATA	
00F2 120381	LCALL	SPEECHS_SEND	013F F52D	MOV	RELAY_DATA,A	
00F5 3174	ACALL	PUT3_CHECK	0141 90E041	MOV	DPTR,#RINGCTL_PORT	
00F7 22	RST		0144 F0	MOVX	@DPTR,A	
			0145 7431	MOV	A,#SUBI_CALL	
00FB E527	PUT4_CHECK:	MOV	A,PULSE_STATUS	ADD	A,SUB_NUM	
00FA 5549	ANL	A,MARK_SUB	0147 252F	MOV	R0,A	
00FC 7098	JRZ	PUT5_CHECK	014A E6	MOV	A,@R0	
00FE 7431	MOV	A,#SUBI_CALL	014B F0	MOV	R3,A	
0100 252F	ADD	A,SUB_NUM	014C F5F0	MOV	B,A	
0102 F8	MOV	R0,A	014E 7480	MOV	A,#1000000B	
0103 E6	MOV	A,@R0	0150 23	PUT5LOOP:	RL	A
0104 F5F0	MOV	B,A	0151 D5F0FC	DJNZ	B,PUT5LOOP	
0106 F8	MOV	R3,A	0154 452A	ORL	A,#BTDATA_CTL	
0107 7440	MOV	A,#01000000B	0156 F52A	MOV	RBTDATA_CTL,A	
0109 23	PUT4LOOP:	RL	A	0158 90E021	MOV	DPTR,#DIALCTL_PORT
010A 23	RL	A	015B F0	MOVX	@DPTR,A	
010B D5F0FB	DJNZ	B,PUT4LOOP	015C 9003A3	MOV	DPTR,#PATHS_TAB	
010E 452A	ORL	A,#DIALDATA_CTL	015F 14	DEC	A	
0110 F52A	MOV	DIALDATA_CTL,A	0160 93	MOVC	A,@+DPTR	
0112 90E021	MOV	DPTR,#DIALCTL_PORT	0161 F5F0	MOV	D,A	
0115 F0	MOVX	@DPTR,A	0163 90039B	MOV	DPTR,#SUBS_TAB	
0116 543	MOV	A,MARK_SUB	0166 E52F	MOV	A,SUB_NUM	
0118 F4	CPL	A	016B 93	MOVC	A,@+DPTR	
0119 5224	ANL	DIAL_STATUS,A	016D 4 F0	ORL	A,B	
011B 9003A3	MOV	DPTR,#PATHS_TAB	016D 547F	ANL	A,NOFF_SPEECH	
011E EB	MOV	A,R3	016D 90E001	MOV	DPTR,#SPEECH_PORT	
011F 14	DEC	A	0170 F0	MOVX	@DPTR,A	
0120 93	MOVC	A,@+DPTR	0171 120381	LCALL	SPEECHS_SEND	
0121 F5F0	MOV	B,A				
0123 90039B	MOV	DPTR,#SUBS_TAB	0174 E549	PUT5_CHECK:	MOV	A,MARK_SUB
0126 E52F	MOV	A,SUB_NUM	0176 F4	CPL	A	
0128 93	MOVC	A,@+DPTR	0177 5225	ANL	READY_STATUS,A ;CLEAR RADY FLAG	
0129 45F0	ORL	A,B	0179 5224	ANL	DIAL_STATUS,A ;CLEAR DIAL FLAG	
012B 547F	ANL	A,NOFF_SPEECH	017B 5227	ANL	PULSE_STATUS,A ;CLEAR PULSE FLAG	
012D 90K001	MOV	DPTR,#SPEECH_PORT	017D 5226	ANL	DUSTY_STATUS,A ;CLEAR BUSY FLAG	
0130 F0	MOVX	@DPTR,A	017F 5223	ANL	CALL_STATUS,A ;CLEAR CALL FLAG	
0131 120381	LCALL	SPEECHS_SEND	0181 5222	ANL	EXT_STATUS,A ;CLEAR EXT FLAG	
0134 2174	AJMP	PUT3_CHECK	0183 90E02D	MOV	DPTR,#BUSYCTL_PORT	
			0186 E549	MOV	A,MARK_SUB	
0136 7441	PUT5_CHECK:	MOV	A,#BUFF1_CALL	ORL	A,BUSYDATA_CTL	
0138 252F	ADD	A,SUB_NUM	018A F52C	MOV	BOSDATA_CTL,A	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

018C F0          MOVX @DPTR,A          ;STOP BUSY SIGNAL          01C0 900399          MOV  DPTR,#EXTS_TAB
018D 22          RET                                01C3 93             MOVX A,@+DPTR          ;FIND EXTS TABLE
                                     01C4 F5F0          MOV  B,A              ;PUSH EXTS TABLE
                                     01C6 E52F          MOV  A,SUB_NUM
                                     01C8 900398          MOV  DPTR,#SUBS_TAB
                                     01CB 93             MOVX A,@+DPTR          ;FIND SUBS TABLE
                                     01CC 45F0          ORL  A,B
                                     01CE 4400          ORL  A,#0X_SPEECH
018E E549        MOVX A,MARK_SUB
0190 4226        ORL  BUSY_STATUS,A    ;SET BUSY FLAG          01B0 90E001          MOV  DPTR,#SPEECH_PORT
0192 E525        MOV  A,READY_STATUS
0194 5549        ANL  A,MARK_SUB
0196 6001        JC   NO_READY        ;CHECK READY FLAG      01D3 F0             MOVX @DPTR,A          ;ON EXT PATH
0198 22          RET                                01D4 7101          ACALL SPEECH_SEND     ;SEND STROBE
                                     01D6 EB             MOV  A,R3              ;POP EXT MARK
                                     01D7 452E          ORL  A,OPENCTL_DATA
                                     01D9 F52E          MOV  OPENCTL_DATA,A   ;SET EXTS RELAY
                                     01DB 90E042          MOV  DPTR,#OPENCTL_PORT
0199 E522        NO_READY: MOV  A,EXT_STATUS /
0198 5549        ANL  A,MARK_SUB
0198 6047        JZ   NO_EXT_RECV     ;CHECK EXT REV          01DE F0             MOVX @DPTR,A          ;OUT EXTS RELAY
                                     01DF E549          MOV  A,MARK_SUB
0199 6047        JZ   NO_EXT_RECV     ;CHECK EXT REV          01E1 4225          ORL  READY_STATUS,A   ;SET READY FLAG
                                     01E3 4222          ORL  EXT_STATUS,A     ;SET EXTS FLAG
                                     01E5 22           RET
                                     ;-----
;***** EXTERNAL RECEIVE PROCESS *****
019F 90E041      MOV  DPTR,#RINGCTL_PORT
01A2 E4         CLR  A
01A3 F0         MOVX @DPTR,A          ;STOP RINGING
01A4 E521      MOV  A,EXRING_STATUS
01A6 5401      ANL  A,#00000010B
01A8 7004      JNZ  TAKE_EXRING
01AA E521      MOV  A,EXRING_STATUS
01AC 5402      ANL  A,#00000010B
01A8 14        TAKE_EXRING: DBC  A
01AF FA        MOV  R2,A            ;PUSH EXT NUM
01B0 75F010     MOV  B,R16
01B3 04        INC  A
01B4 84        MUL  AB
01B5 4220      ORL  SPEECH_STATUS,A ;BOOK EXT PATH
01B6 F0        MOV  R3,A            ;PUSH EXT MARK
01B8 7439      MOV  A,#EXT1_NUM
01BA 252F      ADD  A,SUB_NUM
01BC FB        MOV  R0,A
01BD EA        MOV  A,R2
01BE F6        MOV  @R0,A           ;SAVE EXT NUMBER
01BF EA        MOV  A,R2            ;POP EXT NUM
                                     ;-----
;***** NOT EXTERNAL RECEIVE PROCESS *****
01B6 E523      NO_EXT_RECV: MOV  A,CALL_STATUS
01B8 5549      ANL  A,MARK_SUB
01BA 6041      JZ   NON_CALLING
                                     ;-----
;***** INTERNAL RECEIVE PROCESS *****
01BC E549      MOV  A,MARK_SUB
01BE F4        CPL  A
01BF 552D      ANL  A,RELAY_DATA
01F1 F52D      MOV  RELAY_DATA,A
01F3 90E041    MOV  DPTR,#RINGCTL_PORT
01F6 F0        MOVX @DPTR,A          ;STOP RINGING
01F7 7431      MOV  A,#SUB1_CALL
01F9 252F      ADD  A,SUB_NUM
01FB FB        MOV  R0,A
01FC E5        MOV  A,@R0
01FD F5F0      MOV  B,A
01FF 7480      MOV  A,#10000000B
0201 23       HREARBY: RL  A
0202 23       RL  A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0203 05F0FB	DJNZ	B,BREAKB7	0253 EA	NOV	A,R2	
0206 452A	ORL	A,RBTDATA_CTL	0254 93	NOVC	A,@A+DPTR	
0208 F52A	MOV	RBTDATA_CTL,A	0255 F5F0	NOV	B,A	
020A 90E021	MOV	DPTR,#RBTCTL_PORT	0257 90039B	NOV	DPTR,#SUBS_TAB	
020D F0	NOVX	@DPTR,A	025A E52F	NOV	A,SUB_NUM	
020E E6	NOV	A,@R0	025C 93	NOVC	A,@A+DPTR	
020F 14	DEC	A	025B 45F0	ORL	A,B	
0210 9003A3	NOV	DPTR,#PATHS_TAB	025F 4480	ORL	A,#NON_SPEECH	
0213 93	NOVC	A,@A+DPTR	0261 90E001	NOV	DPTR,#SPEECH_PORT	
0214 F5F0	NOV	B,A	0264 F0	NOVX	@DPTR,A	
0216 E52F	NOV	A,SUB_NUM	0265 1203B1	LCALL	SPEECHS_SEND	
0218 90039B	NOV	DPTR,#SUBS_TAB	026B 0A	INC	R2	
021B 93	NOVC	A,@A+DPTR	0269 8AF0	NOV	B,R2	
021C 45F0	ORL	A,B	026B 74BF	NOV	A,#0111111B	
021E 4480	ORL	A,#NON_SPEECH	026D 23	PRE_DIAL:	RL A	
0220 90E001	NOV	DPTR,#SPEECH_PORT	026E 23	KL	A	
0223 F0	NOVX	@DPTR,A	026F 05F0FB	DJNZ	B,PRE_DIAL	
0224 71B1	ACALL	SPEECHS_SEND	0272 F5F0	NOV	B,A	
0226 E549	NOV	A,MARK_SUB	0274 7431	NOV	A,#SUB1_CALL	
0228 4225	ORL	READY_STATUS,A	0276 752F	ADD	A,SUB_NUM	
022A 22	RET	;\$QUIT	0278 F0	NOV	R0,A	
022B 418A	TAKEJ_DTMF:	AJMP TAKE_DTMF	0279 EA	NOV	A,R2	
	:	;	027A FE	NOV	@R0,A	
	;	CALLING PROCESS #####	027B 90E021	NOV	DPTR,#DIALCTL_PORT	
	:	;	027E E5F0	NOV	A,B	
022D 0527	NON_CALLING:	NOV	A,PULSE_STATUS	0280 552A	ANL	A,DIALDATA_CTL
022F 5549	ANL	A,MARK_SUB	0282 F52A	NOV	DIALDATA_CTL,A	
0231 70FB	JNZ	TAKEJ_DTMF	0284 F590	NOV	P1,A	
0233 0524	NOV	A,DIAL_STATUS	0286 F0	NOVX	@DPTR,A	
0235 5549	ANL	A,MARK_SUB	0287 E549	NOV	A,MARK_SUB	
0237 7052	JNZ	DIALOK_TAKE	0289 4224	ORL	DIAL_STATUS,A	
0239 7400	NOV	R2,R0	028B 90E022	DIALOK_TAKE:	NOV	DPTR,#DTMF_PORT
023B 75F001	NOV	B,#0000001B	028E 7431	NOV	A,#SUB1_CALL	
023E E5F0	NOV	A,B	0290 252F	ADD	A,SUB_NUM	
0240 5520	PATH_LOOP:	ANL	A,SPEECH_STATUS	;	LAST KDIT#####	
0242 050B	JZ	OK_PATH	0292 F0	NOV	R0,A	
0244 9A	INC	R2	0293 E6	NOV	A,@R0	
0245 E5F0	NOV	A,B	0294 FA	NOV	R2,A	
0247 23	RL	A	0295 F5F0	NOV	B,A	
024B F5F0	NOV	B,A	0297 740B	NOV	A,#00001000B	
024A 4140	AJMP	PATH_LOOP	0299 23	PREDTMF_CHECK:	KL A	
024C E5F0	OK_PATH:	NOV	A,B	029A 05F0FC	DJNZ	B,PREDTMF_CHECK
024E 4220	ORL	SPEECH_STATUS,A	029D F5F0	NOV	B,A	
0250 90G3A3	NOV	DPTR,#PATHS_TAB	029F 80	NOVX	A,@DPTR	
			02A0 55F0	ANL	A,B	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

02A2 6015      JZ   QUITPULSE
02A4 8AF0      MOV  B,R2
02A6 7440      MOV  A,#01000000B
02A8 23       BREAKDIAL: RL  A
02A9 23       RL  A
02AA 05F0FB    DJNZ B,BREAKDIAL
02AD 452A      ORL  A,DIALDATA_CTL
02AF F52A      MOV  DIALDATA_CTL,A
02B1 90E021    MOV  DPTR,#DIALCTL_PORT
02B4 F0       MOVX @DPTR,A
02B5 E549      MOV  A,MARK_SUB
02B7 4227      ORL  PULSE_STATUS,A
02B9 22       QUITPULSE: RET

;-----
;
;XXXXXXXXXX READ DTMF KEY PROCESS XXXXXXXXXX
;
02BA 7421      TAKE1_DTMF: MOV  A,#SUB1_CALL
02BC 252F      ADD  A,SUB_NUM
02BE FB       MOV  R0,A
02BF EB       MOV  A,R0
02C0 FA       MOV  R2,A
02C1 F5F0      MOV  B,A
02C3 7409      MOV  A,#00010000B
02C5 23       TAKE1_DTMF: RL  A
02C6 05F0FC    DJNZ B,TAKE1_DTMF
02C9 F5F0      MOV  B,A
02CB 90E022    MOV  DPTR,#DTMF_PORT
02CE E0       MOVX A,@DPTR
02CF 55F0      ANL  A,B
;
;      JZ   TAKE2_DTMF
;      RET

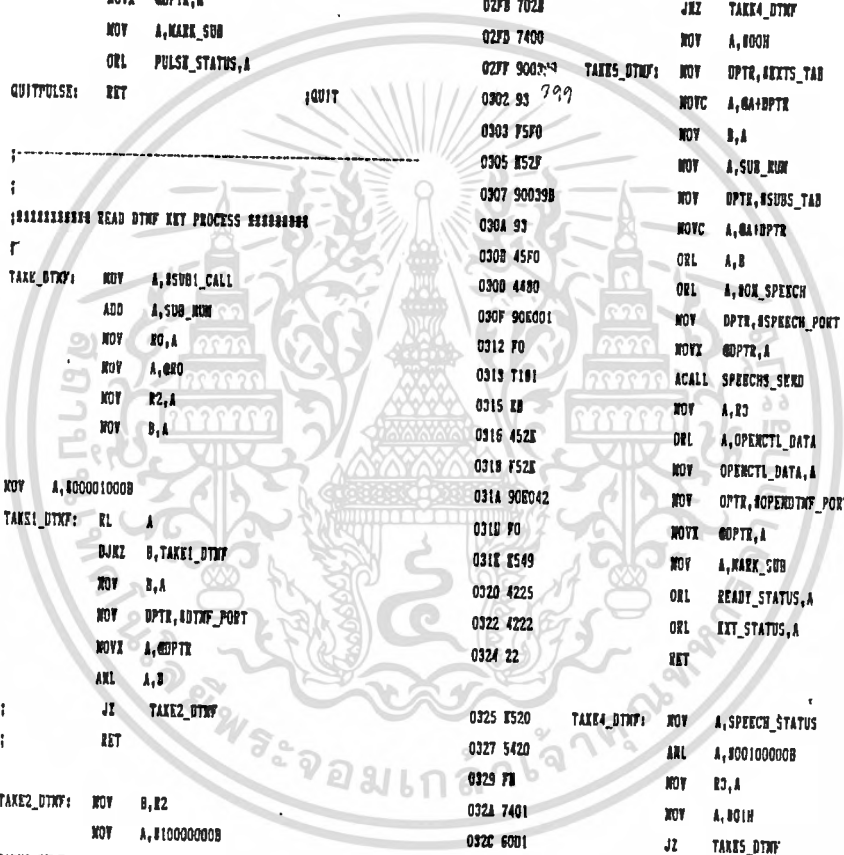
02D1 8AF0      TAKE2_DTMF: MOV  B,R2
02D3 7480      MOV  A,#10000000B
02D5 23       TAKE3_DTMF: RL  A
02D6 05F0FC    DJNZ B,TAKE3_DTMF
02D9 90E042    MOV  DPTR,#OPENDTMF_PORT
02DC 452E      ORL  A,OPENCTL_DATA
02DE F52E      MOV  OPENCTL_DATA,A
02E0 F0       MOVX @DPTR,A
02E1 75F004    MOV  B,#04H
02E4 05F0FD    GET1_DELAY: DJNZ B,GET1_DELAY

02E7 90E022    MOV  DPTR,#DTMF_PORT
02EA E0       MOVX A,@DPTR
02EB 540F      ANL  A,#0FH
02ED 75F004    MOV  B,#04H
02F0 05F0FD    GET2_DELAY: DJNZ B,GET2_DELAY
02F3 040A48    CJNE A,#ZERO_NUMBER,TAKE6_DTMF
02F6 E520      MOV  A,SPEECH_STATUS
02F8 5410      ANL  A,#00010000B
02FA FB       MOV  R3,A
02FB 702B      JNZ  TAKE4_DTMF
02FD 7400      MOV  A,#00H
02FF 90E023    TAKE5_DTMF: MOV  DPTR,#EXTS_TAB
0302 93       MOVX A,@DPTR
0303 75F0      MOV  B,A
0305 E52F      MOV  A,SUB_NUM
0307 90039B    MOV  DPTR,#SUBS_TAB
030A 93       MOVX A,@DPTR
030B 45F0      ORL  A,B
030D 4480      ORL  A,#0X_SPEECH
030F 90E001    MOV  DPTR,#SPEECH_PORT
0312 F0       MOVX @DPTR,A
0313 7101      ACALL SPEECH_SEND
0315 EB       MOV  A,R3
0316 452E      ORL  A,OPENCTL_DATA
0318 F52E      MOV  OPENCTL_DATA,A
031A 90E042    MOV  DPTR,#OPENDTMF_PORT
031D F0       MOVX @DPTR,A
031E E549      MOV  A,MARK_SUB
0320 4225      ORL  READY_STATUS,A
0322 4222      ORL  KIT_STATUS,A
0324 22       RET

0325 E520      TAKE4_DTMF: MOV  A,SPEECH_STATUS
0327 5420      ANL  A,#00100000B
0329 FB       MOV  R3,A
032A 7401      MOV  A,#01H
032C 6001      JZ   TAKE5_DTMF

032E E549      SEND_BUSY: MOV  A,MARK_SUB
0330 F4       CPL  A
0331 552C      ANL  A,#BUSTDATA_CTL
0333 F52C      MOV  BUSTDATA_CTL,A
0335 90E020    MOV  DPTR,#BUSTCTL_PORT
0338 F0       MOVX @DPTR,A
0339 E549      MOV  A,MARK_SUB

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



0000 BTWF_FOUT	00AF EA	00AC ES	00BC TR0	00BE TR1	0091 WORD1_CTL
00A0 XT0	00AB ET1	00AB EX0	00B9 WORD2_CTL	00B0 WORD3_CTL	00D3 WORDCTL1_PORT
00AA XT1	0021 EXRING_STATUS	0039 EXT1_NUM	0023 WORDCTL2_PORT	0043 WORDCTL3_PORT	000A ZERO_NUMBER
00CA EXT2_NUM	003B EXT3_NUM	003C EXT4_NUM			
00D0 EXT5_NUM	003E EXT6_NUM	004F EXT7_NUM			
0040 EXT8_NUM	0399 EXTS_TAB	0002 EXT_RING_PORT			
0022 EXT STATUS	0005 FO	02E4 GNT1_DELAY			
02F3 GNT2_DELAY	0060 HAND_FUNC	0028 HOLD_STATUS			
01PF HUOP_ON	E000 HOOK_PORT	0089 IEO			
00EB IE1	00AB IEC	0029 INRING_STATUS			
007D INTERNAL_BAK	00BB IPC	0088 ITO			
003A IT:	037F XET_FUNCTION	0050 LOOP8			
0044 MAIN_LOOP	0001 MARKEXT1_DATA	0002 MARKEXT2_DATA			
0049 MARK_SUB	0089 NOCLS	0080 NOBOOK			
0225 NON_CALLING	01E6 NO_EXT_REV	0058 NO_EXT_RING			
019F NO_READY	007F OFF_SPEECH	024C OK_PAYR			
0080 ON_SPEECH	002E OPERCTL_DATA	0042 OPERDTRF_PORT			
0022 OF	0080 P1	0080 P0			
003C P1	00A0 P2	0080 P3			
03A3 PATHS_TAB	0030 PATH_COMMAND	0240 PATH_LOOP			
0007 PCOM	00C6 POWER1_DELAY	0008 POWER2_DELAY			
00CA POWER3_DELAY	0299 PREDTRF_CHECK	0260 PRE_DIAL			
00BC PS	00D0 PSW	0089 PTO			
0003 PPI	0027 PULSE_STATUS	0090 PUT1LOOP			
009A PUT1_CHECK	0006 PUT2LOOP	00C5 PUT2_CHECK			
0174 PUT3_CHECK	0109 PUT4LOOP	00F8 PUT4_CHECK			
0150 PUT5LOOP	0136 PUT5_CHECK	0088 PX0			
008A PX1	0289 QUITPULSE	009A RBB			
0021 RBTCTL_PORT	002A RBTDATA_CTL	0025 READY_STATUS			
002D RELAY_DATA	009C RER	0098 R1			
0041 RINGCTL_PORT	0093 RSQ	00D4 RS1			
0009 SBUF	0090 SCOM	032E SEND_BUST			
009F SW0	009E SW1	009D SW2			
0051 SP	0381 SPEECHS_SEND	E001 SPEECH_PORT			
002C SPEECH_STATUS	0031 SUB1_CALL	0032 SUB2_CALL			
0033 SUB3_CALL	0034 SUB4_CALL	0035 SUB5_CALL			
0036 SUB6_CALL	0037 SUB7_CALL	0038 SUB8_CALL			
0001 SUBSMARK_TAB	0098 SUBS_TAB	002F SUB_NUM			
02C5 TAKK1_DTRF	02D1 TAKE2_DTRF	02D5 TAKE3_DTRF			
0225 TAKK4_DTRF	02FF TAKE5_DTRF	033E TAKE6_DTRF			
0245 TAKE7_LOOP	0366 TAKE8_DTRF	022B TAKEJ_DTRF			
028A TAKE_5TRF	01AE TAKE_EXRING	009B TBB			
008E TUOR	0080 TFO	008F TFL			
008C TH0	0080 TH1	0099 TI			
008A TLO	008B TLI	0089 TMD			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ง.

ข้อมูลของอุปกรณ์ที่สำคัญในโครงการปริญญาโท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MCS<sup>®</sup>-51

## 8-BIT CONTROL-ORIENTED MICROCOMPUTERS

8031/8051  
8031AH/8051AH  
8032AH/8052AH  
8751H/8751H-12

- High Performance HMOS Process
- Internal Timers/Event Counters
- 2-Level Interrupt Priority Structure
- 32 I/O Lines (Four 8-Bit Ports)
- 64K Program Memory Space
- Boolean Processor
- Bit-Addressable RAM
- Programmable Full Duplex Serial Channel
- 111 Instructions (64 Single-Cycle)
- 64K Data Memory Space

### ■ Security Feature Protects EPROM Parts Against Software Piracy

The MCS<sup>®</sup>-51 products are optimized for control applications. Byte-processing and numerical operations on small data structures are facilitated by a variety of fast addressing modes for accessing the internal RAM. The instruction set provides a convenient menu of 8-bit arithmetic instructions, including multiply and divide instructions. Extensive on-chip support is provided for one-bit variables as a separate data type, allowing direct bit manipulation and testing in control and logic systems that require Boolean processing.

Device	Internal Memory		Timers/ Event Counters	Interrupts
	Program	Data		
8052AH	8K × 8 ROM	256 × 8 RAM	3 × 16-Bit	6
8051AH	4K × 8 ROM	128 × 8 RAM	2 × 16-Bit	5
8051	4K × 8 ROM	128 × 8 RAM	2 × 16-Bit	5
8032AH	none	256 × 8 RAM	3 × 16-Bit	6
8031AH	none	128 × 8 RAM	2 × 16-Bit	5
8031	none	128 × 8 RAM	2 × 16-Bit	5
8751H	4K × 8 EPROM	128 × 8 RAM	2 × 16-Bit	5
8751H-12	4K × 8 EPROM	128 × 8 RAM	2 × 16-Bit	5

The 8751H is an EPROM version of the 8051AH; that is, the on-chip Program Memory can be electrically programmed, and can be erased by exposure to ultraviolet light. It is fully compatible with its predecessor, the 8751-8, but incorporates two new features—a Program Memory Security bit that can be used to protect the EPROM against unauthorized read-out, and a programmable baud rate modification bit (SMOD). SMOD is not present in the 8751H-12.

### PIN DESCRIPTIONS

#### VCC

Supply voltage.

#### VSS

Circuit ground.

#### Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink 8 LS TTL inputs. Port 0 pins that have 1s written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1s, and can source and sink 8 LS TTL inputs.

Port 0 also receives the code bytes during programming of the EPROM parts, and outputs the code bytes during program verification of the ROM and EPROM parts. External pullups are required during program verification.

#### Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source 4 LS TTL inputs. Port 1 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups.

Port 1 also receives the low-order address bytes during programming of the EPROM parts and during program verification of the ROM and EPROM parts.

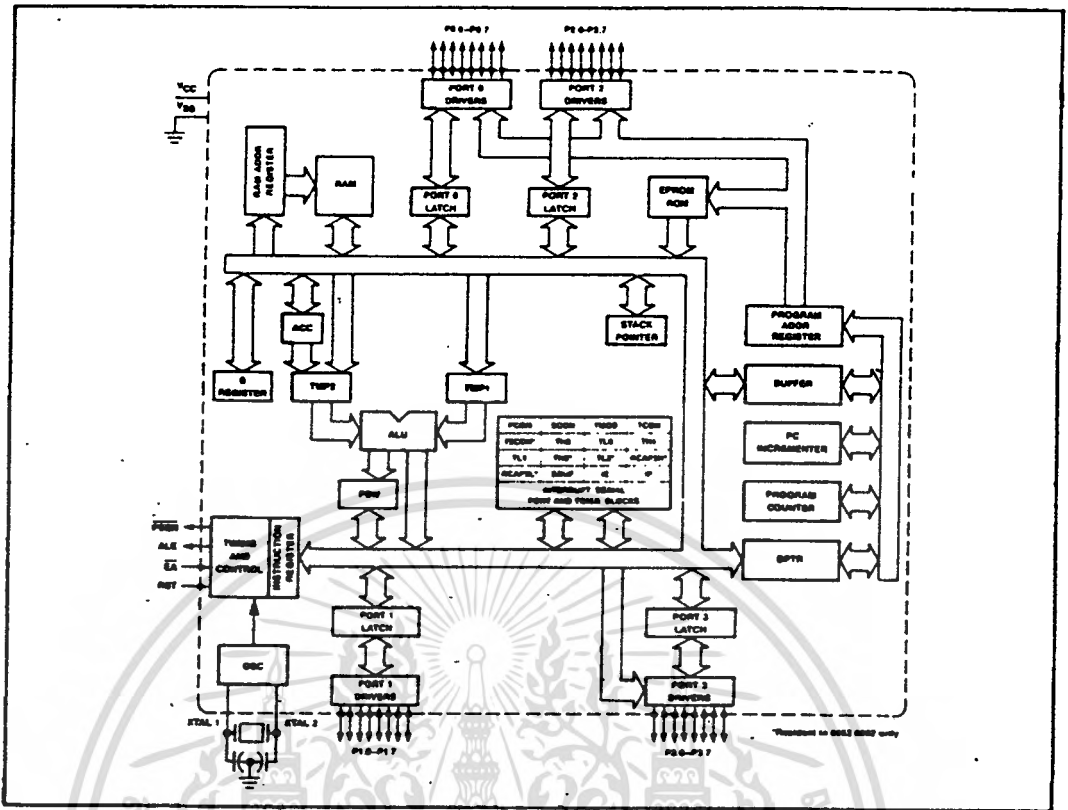


Figure 1. MCS<sup>51</sup> Block Diagram

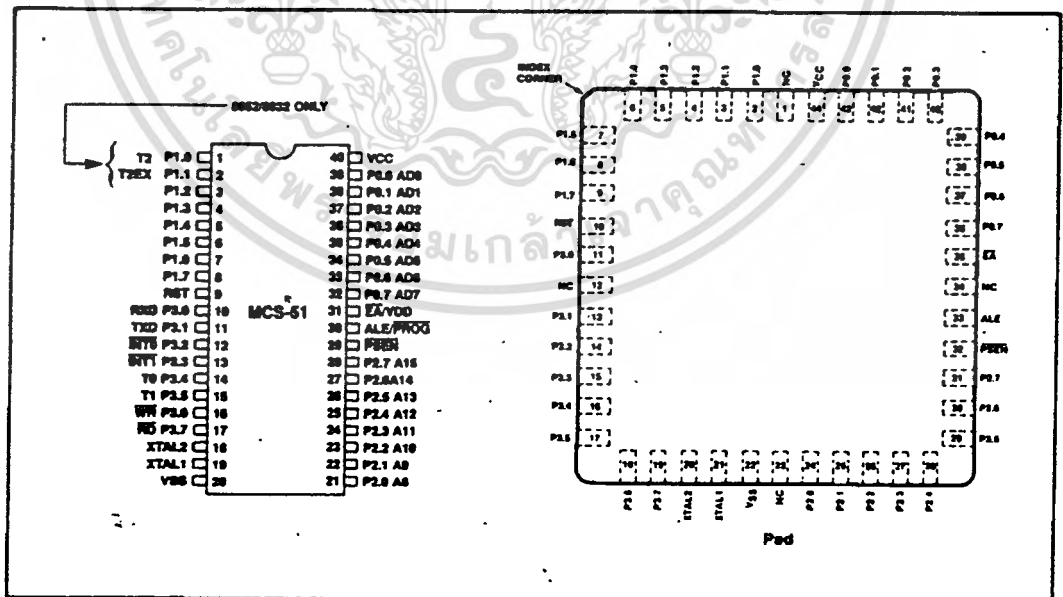


Figure 2. MCS<sup>51</sup> Pin Connections

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In the 8032AH and 8052AH, Port 1 pins P1.0 and P1.1 also serve the T2 and T2EX functions, respectively.

### Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source 4 LS TTL inputs. Port 2 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external Data Memory that use 8-bit addresses (MOVX @Ri), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits during programming of the EPROM parts and during program verification of the ROM and EPROM parts.

### RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

### ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. ALE can drive 8 LS TTL inputs. This pin is also the program pulse input (PROG) during programming of the EPROM parts.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

### PSEN

Program Store Enable is the read strobe to external Program Memory. PSEN can drive 8 LS TTL inputs.

When the device is executing code from external Program Memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external Data Memory.

### EA/VPP

External Access enable EA must be externally held low in order to enable any MCS-51 device to fetch code from external Program Memory locations 0 to 0FFFH (0 to 1FFFH, in the 8032AH and 8052AH).

### Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source 4 LS TTL inputs. Port 3 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the pullups.

Port 3 also serves the functions of various special features of the MCS-51 Family, as listed below:

Port Pin	Alternative Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (Timer 0 external input)
P3.5	T1 (Timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

(14)

Note, however, that if the Security Bit in the EPROM devices is programmed, the device will not fetch code from any location in external Program Memory.

This pin also receives the 21V programming supply voltage (VPP) during programming of the EPROM parts.

### XTAL1

Input to the inverting oscillator amplifier.

### XTAL2

Output from the inverting oscillator amplifier.

### OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 3. Either a quartz crystal or ceramic resonator may be used. More detailed information concerning the use of the on-chip oscillator is available in Application Note AP-155, "Oscillators for Microcontrollers."

To drive the device from an external clock source, XTAL1 should be grounded, while XTAL2 is driven, as shown in Figure 4. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the Data Sheet must be observed.

**ABSOLUTE MAXIMUM RATINGS\***

Ambient Temperature Under Bias . . . . . 0 °C to 70 °C  
 Storage Temperature . . . . . -65 °C to +150 °C  
 Voltage on  $\bar{E}A/VPP$  Pin to VSS . . -0.5V to +21.5V  
 Voltage on Any Other Pin to VSS . . -0.5V to +7V  
 Power Dissipation . . . . . 1.5W

\*NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

**D.C. CHARACTERISTICS:** ( $T_A = 0\text{ }^{\circ}\text{C}$  to  $70\text{ }^{\circ}\text{C}$ ;  $V_{CC} = 5V \pm 10\%$ ;  $V_{SS} = 0V$ )

Symbol	Parameter	Min	Max	Unit	Test Conditions
VIL	Input Low Voltage (Except $\bar{E}A$ Pin of 8751H, 8751H-12)	-0.5	0.8	V	
VIL1	Input Low Voltage to $\bar{E}A$ Pin of 8751H, 8751H-12	0	0.7	V	
VIH	Input High Voltage (Except XTAL2, RST)	2.0	$V_{CC} + 0.5$	V	
VIH1	Input High Voltage to XTAL2, RST	2.5	$V_{CC} + 0.5$	V	XTAL1 = VSS
VOL	Output Low Voltage (Ports 1, 2, 3)*		0.45	V	IOL = 1.6 mA
VOL1	Output Low Voltage (Port 0, ALE, PSEN)*				
	8751H, 8751H-12		0.60 0.45	V V	IOL = 3.2 mA IOL = 2.4 mA
	All Others		0.45	V	IOL = 3.2 mA
VOH	Output High Voltage (Ports 1, 2, 3)	2.4		V	IOH = -80 $\mu$ A
VOH1	Output High Voltage (Port 0 in External Bus Mode, ALE, PSEN)	2.4		V	IOH = -400 $\mu$ A
IIL	Logical 0 Input Current (Ports 1, 2, 3) 8032AH, 8052AH All Others		-800 -500	$\mu$ A $\mu$ A	Vin = 0.45 V Vin = 0.45 V
			-15	mA	
IIL1	Logical 0 Input Current to $\bar{E}A$ Pin of 8751H, 8751H-12 Only		-15	mA	
IIL2	Logical 0 Input Current (XTAL2)		-3.2	mA	Vin = 0.45 V
ILI	Input Leakage Current (Port 0) 8751H, 8751H-12 All Others		$\pm 100$ $\pm 10$	$\mu$ A $\mu$ A	$0.45 < V_{in} < V_{CC}$ $0.45 < V_{in} < V_{CC}$
			500	$\mu$ A	
IIH	Logical 1 Input Current to $\bar{E}A$ Pin of 8751H, 8751H-12		500	$\mu$ A	
IIH1	Input Current to RST to Activate Reset		500	$\mu$ A	Vin < (VCC - 1.5V)
ICC	Power Supply Current:	8031/8051	160	mA	All Outputs Disconnected; $\bar{E}A = V_{CC}$
		8031AH/8051AH	125	mA	
		8032AH/8052AH	175	mA	
		8751H/8751H-12	250	mA	
CIO	Pin Capacitance		10	pF	test freq = 1MHz

\*Note: Capacitive loading on Ports 0 and 2 may cause spurious noise pulses to be superimposed on the VOLs of ALE and Ports 1 and 3. The noise is due to external bus capacitance discharging into the Port 0 and Port 2 pins when these pins make 1-to-0 transitions during bus operations. In the worst cases (capacitive loading > 100 pF), the noise pulse on the ALE line may exceed 0.8V. In such cases it may be desirable to qualify ALE with a Schmitt Trigger, or use an address latch with a Schmitt Trigger STROBE input.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**A.C. CHARACTERISTICS:** ( $T_A = 0\text{ }^{\circ}\text{C}$  to  $+70\text{ }^{\circ}\text{C}$ ,  $V_{CC} = 5\text{V} \pm 10\%$ ,  $V_{SS} = 0\text{V}$ ,  
Load Capacitance for Port 0, ALE, and PSEN = 100 pF,  
Load Capacitance for All Other Outputs = 80 pF)

Symbol	Parameter	12MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
1/TCLCL	Oscillator Frequency			3.5	12	MHz
TLHLL	ALE Pulse Width	127		2TCLCL-40		ns
TAVLL	Address Valid to ALE Low	43		TCLCL-40		ns
TLLAX	Address Hold After ALE Low	48		TCLCL-35		ns
TLLIV	ALE Low to Valid Instr In 8751H, 8751H-12 All Others		183 233		4TCLCL-150 4TCLCL-100	ns
TLLPL	ALE Low to PSEN Low	58		TCLCL-25		ns
TPLPH	PSEN Pulse Width 8751H, 8751H-12 All Others	190 215		3TCLCL-60 3TCLCL-35		ns ns
TPLIV	PSEN Low to Valid Instr In 8751H, 8751H-12 All Others		100 125		3TCLCL-150 3TCLCL-125	ns ns
TPXIX	Input Instr Hold After PSEN	0		0		ns
TPXIZ	Input Instr Float After PSEN		63		TCLCL-20	ns
TPXAV	PSEN to Address Valid	75		TCLCL-8		ns
TAVIV	Address to Valid Instr In 8751H, 8751H-12 All Others		267 302		5TCLCL-150 5TCLCL-115	ns ns
TPLAZ	PSEN Low to Address Float		TBD		TBD	ns
TRLRH	RD Pulse Width	400		6TCLCL-100		ns
TWLWH	WR Pulse Width	400		6TCLCL-100		ns
TRLDV	RD Low to Valid Data In		252		5TCLCL-165	ns
TRHDX	Data Hold After RD	0		0		ns
TRHDZ	Data Float After RD		97		2TCLCL-70	ns
TLLDV	ALE Low to Valid Data In		517		8TCLCL-150	ns
TAVDV	Address to Valid Data In		585		9TCLCL-165	ns
TLLWL	ALE Low to RD or WR Low	200	300	3TCLCL-50	3TCLCL + 50	ns
TAVWL	Address to RD or WR Low	203		4TCLCL-130		ns
TQVWX	Data Valid to WR Transition 8751H, 8751H-12 All Others	13 23		TCLCL-70 TCLCL-60		ns ns
TQVWH	Data Valid to WR High	433		7TCLCL-150		ns
TWHQX	Data Held After WR	33		TCLCL-50		ns
TRLAZ	RD Low to Address Float		TBD		TBD	ns
TWHLH	RD or WR High to ALE High 8751H, 8751H-12 All Others	33 43	133 123	TCLCL-50 TCLCL-40	TCLCL + 50 TCLCL + 40	ns ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

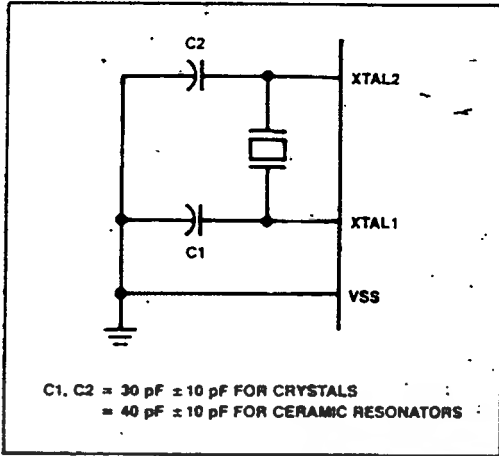


Figure 3. Oscillator Connections

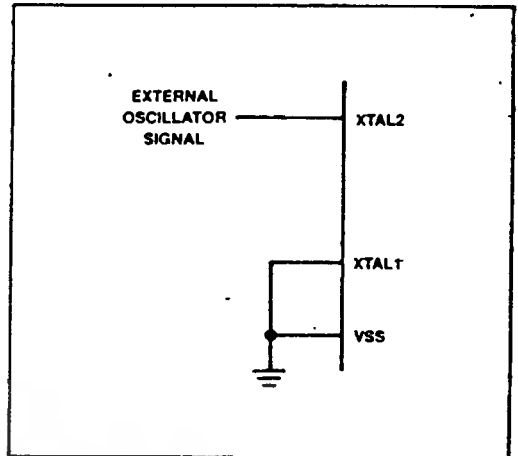
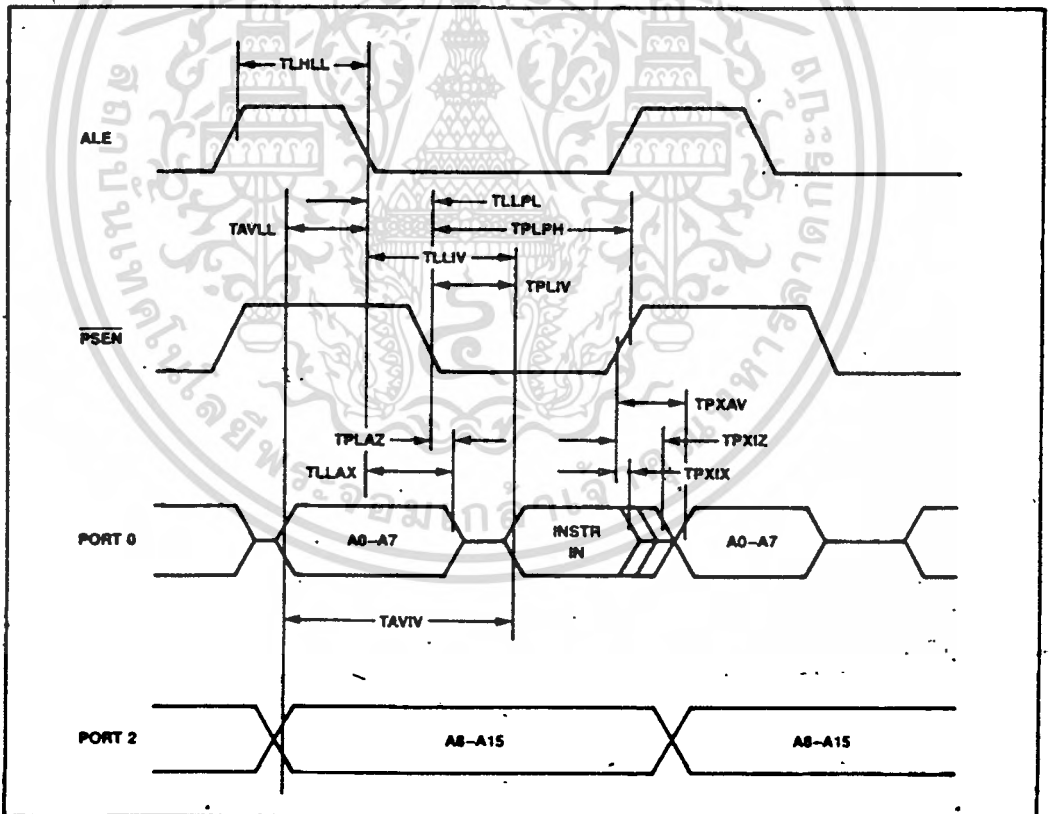


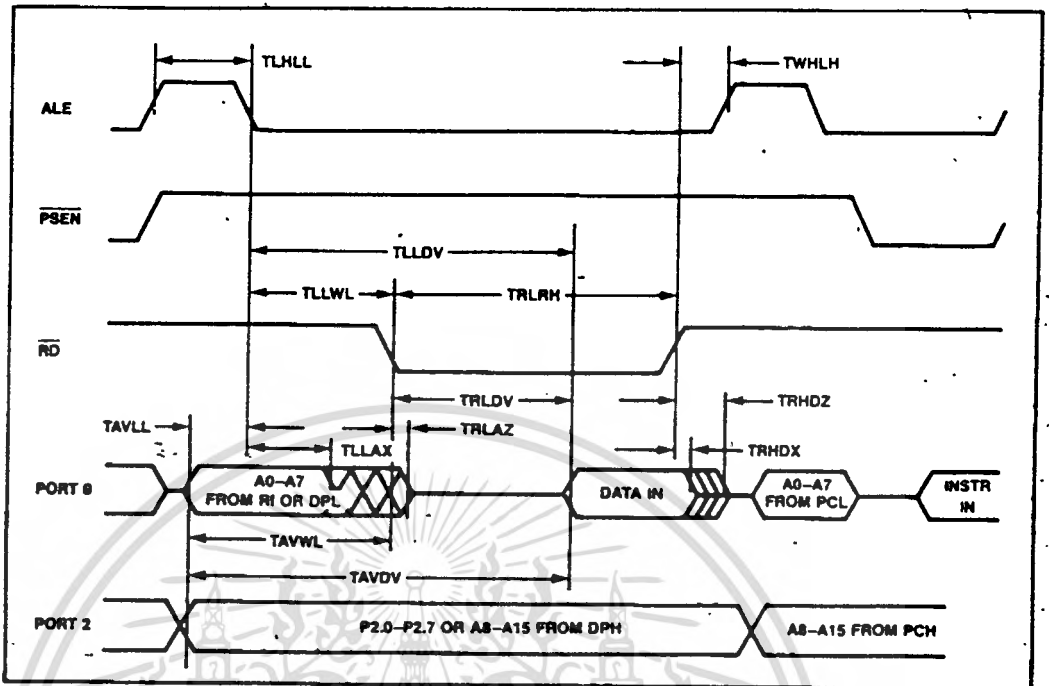
Figure 4. External Drive Configuration

EXTERNAL PROGRAM MEMORY READ CYCLE

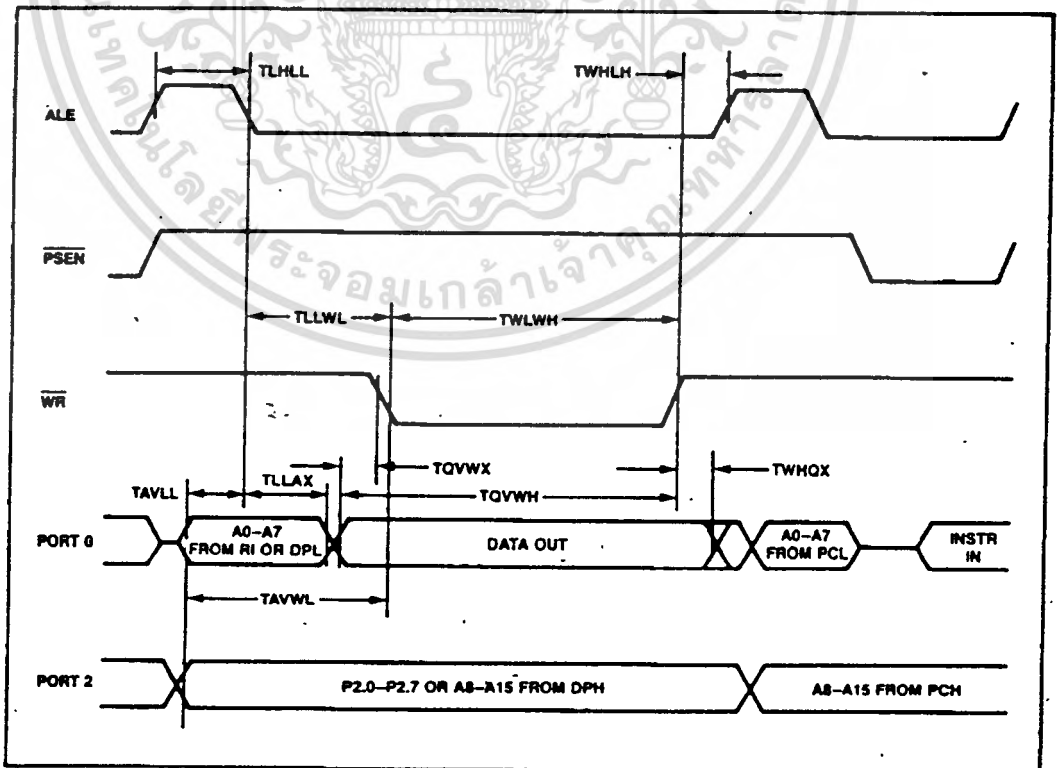


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXTERNAL DATA MEMORY READ CYCLE



EXTERNAL DATA MEMORY WRITE CYCLE



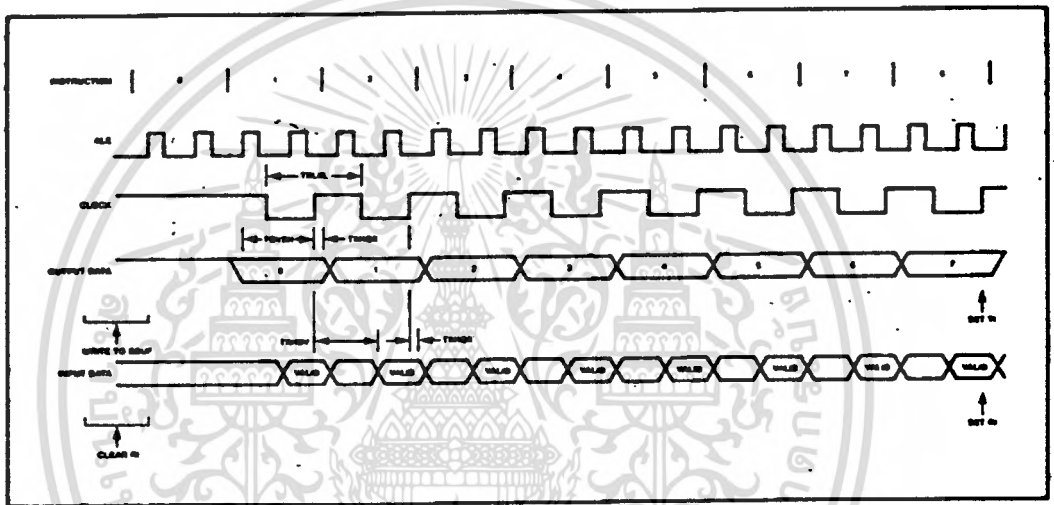
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SERIAL PORT TIMING — SHIFT REGISTER MODE**

Test Conditions:  $T_A = 0\text{ }^{\circ}\text{C}$  to  $70\text{ }^{\circ}\text{C}$ ;  $V_{CC} = 5\text{V} \pm 10\%$ ;  $V_{SS} = 0\text{V}$ ; Load Capacitance =  $80\text{ pF}$

Symbol	Parameter	12MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
TXLXL	Serial Port Clock Cycle Time	1.0		12TCLCL		$\mu\text{s}$
TQVXH	Output Data Setup to Clock Rising Edge	700		10TCLCL-133		ns
TXHQX	Output Data Hold After Clock Rising Edge	50		2TCLCL-117		ns
TXHDX	Input Data Hold After Clock Rising Edge	0		0		ns
TXHDV	Clock Rising Edge to Input Data Valid		700		10TCLCL-133	ns

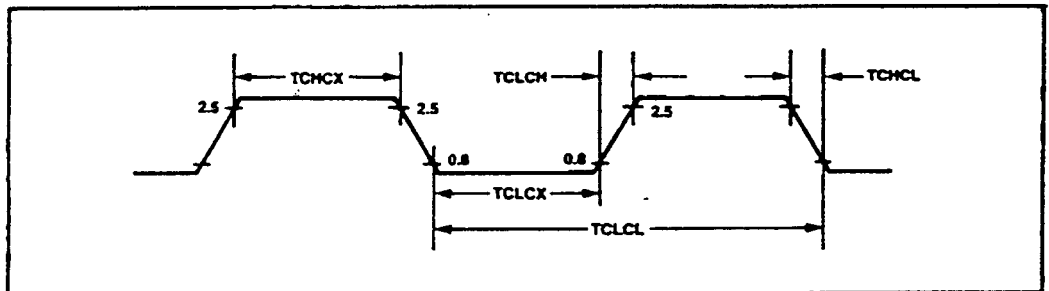
**SHIFT REGISTER TIMING WAVEFORMS**



**EXTERNAL CLOCK DRIVE**

Symbol	Parameter	Min	Max	Units
1/TCLCL	Oscillator Frequency	3.5	12	MHz
TCHCX	High Time	20		ns
TCLCX	Low Time	20		ns
TCLCH	Rise Time		20	ns
TCHCL	Fall Time		20	ns

**EXTERNAL CLOCK DRIVE WAVEFORMS**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ADVANCE DATA**

**N-CHANNEL 12x8 CROSSPOINT SWITCH WITH CONTROL MEMORY**

- LOW ON RESISTANCE: 75 Ω AT V<sub>DD</sub> = 12V
- INTERNAL CONTROL LATCHES
- 2 V<sub>PP</sub> ANALOG SIGNAL CAPABILITY
- LESS THAN 1% TOTAL DISTORTION AT 0 dbm
- LESS THAN -95 db CROSS-TALK AT 1 kHz 1V<sub>PP</sub>

The SGS M093 contains a 12x8 array of crosspoint together with a 7 to 96 line decoder and latch circuits. Anyone of the 96 switches can be addressed by selecting the appropriate 7 input bits. The selected switch can be turned on or off by applying a logical one or zero to the data in. A reset signal can be used to turn off all the switches together. The M093 is available in a 40 lead dual in-line plastic and ceramic packages.

**ABSOLUTE MAXIMUM RATINGS**

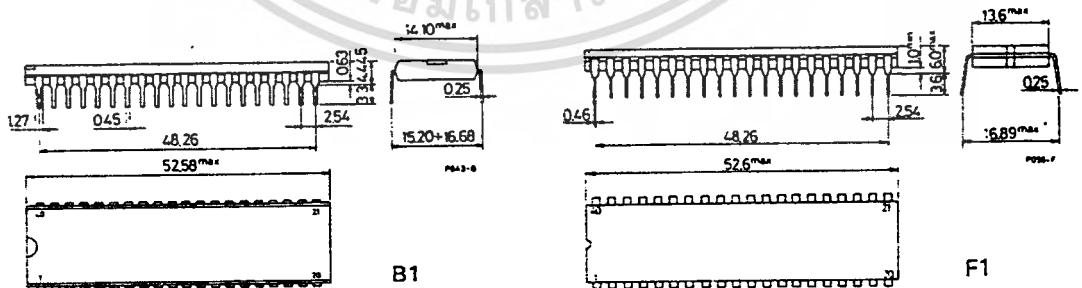
V <sub>DD</sub>	DC Supply voltage	-0.5 to 18 V
V <sub>IN</sub>	Input voltage range	-0.5 to V <sub>DD</sub> +0.5 V
I <sub>IN</sub>	DC input current (analog input)	±10mA
P <sub>tot</sub>	Power dissipation	1 W
T <sub>op</sub>	Operating temperature range	0 to 70 °C
T <sub>stg</sub>	Storage temperature range	-50 to 125 °C

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

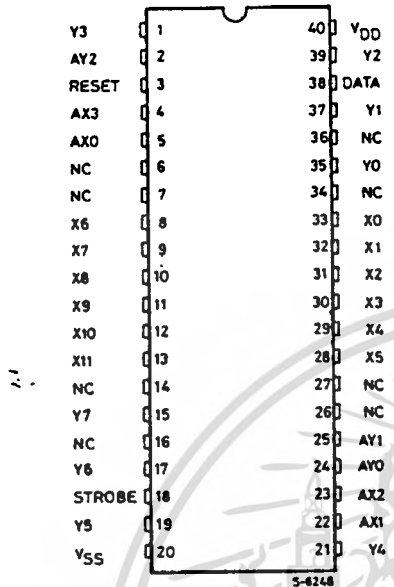
**ORDERING NUMBERS:** M093B1 for dual in-line plastic package  
M093F1 for dual in-line ceramic package, frit seal.

**MECHANICAL DATA**

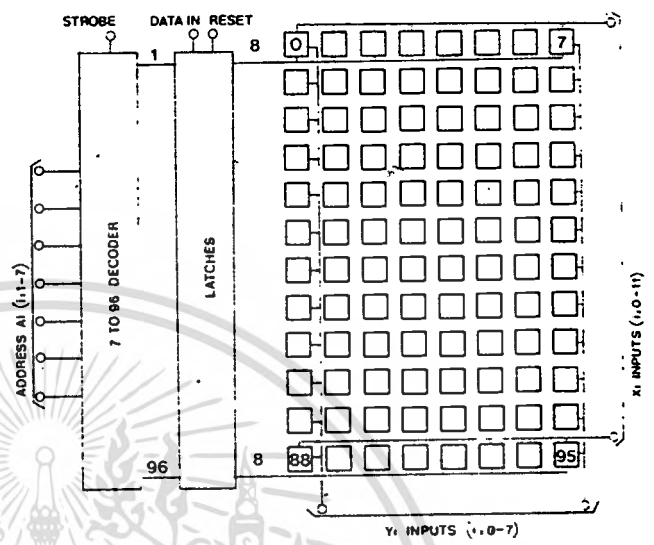
Dimensions in mm



**PIN CONNECTIONS**



**BLOCK DIAGRAM**



**TRUTH TABLE**

Address							Connections
AX0	AX1	AX2	AX3	AY0	AY1	AY2	
0	0	0	0	0	0	0	X0 - Y0
1	0	0	0	0	0	0	X1 - Y0
0	1	0	0	0	0	0	X2 - Y0
1	1	0	0	0	0	0	X3 - Y0
0	0	1	0	0	0	0	X4 - Y0
1	0	1	0	0	0	0	X5 - Y0
0	1	1	0	0	0	0	no connection
1	1	1	0	0	0	0	no connection
0	0	0	1	0	0	0	X6 - Y0
1	0	0	1	0	0	0	X7 - Y0
0	1	0	1	0	0	0	X8 - Y0
1	1	0	1	0	0	0	X9 - Y0
0	0	1	1	0	0	0	X10 - Y0
1	0	1	1	0	0	0	X11 - Y0
0	0	0	0	1	0	0	X0 - Y1
1	0	0	0	1	0	0	X1 - Y1
0	0	0	0	0	1	0	X0 - Y2
1	0	1	1	1	1	1	X13 - Y7

Ax = 0110 and Ax = 1110 are not allowed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**STATIC ELECTRICAL CHARACTERISTICS** ( $T_{amb}$  0 to 70°C),  $V_{DD} = 14V$

Parameter	Test condition	Min.	Typ.	Max	Unit
-----------	----------------	------	------	-----	------

**CROSSPOINT**

$I_{DD}$				20	mA
On resistance				75	$\Omega$
R on between any 2 switch				20	$\Omega$
Off leakage	All switches off			$\pm 100^*$	nA

**CONTROLS:**

$V_{IL}$	$V_{DD} = 14V$	2.4		0.8	V
$V_{IN}$					V
Input leakage				$100^*$	nA

\* This value is determined by the minimum measurement feasible with automatic test equipment.

**DYNAMIC ELECTRICAL CHARACTERISTICS** ( $T_{amb} = 25^\circ C$ )

Parameter	Test condition	Min.	Typ.	Max	Unit
-----------	----------------	------	------	-----	------

**CROSSPOINTS**

$t_{PHL}, t_{PLH}$ Propagation Delay Time	$V_{DD} = 14V$ $V_{DC} = 5V$ , switch on			30	ns
Frequency Response ( $20 \log V_{OUT}/V_{IN} = -3db$ )	$V_{DD} = 14V$ $V_{DC} = 5V$ sine wave input				MHz
Sine Wave Response (distorsion)	$V_{DD} = 14V$ $V_{DC} = 5V$ 0dbm			1	%
Feedthrough (all switches off)	$V_{DD} = 14V$ $V_{DC} = 5V$		-80		db
$X_n$ Capacitance	$V_{DD} = 14$		20		pF
$Y_n$ Capacitance	$V_{DD} = 14$		30		pF

**CONTROLS**

$t_{PZH}, t_{PZL}$ Strobe to Output Delay	$V_{DD} = 14V$ $C_L = 50pF$			160	ns
$t_{PZH}, t_{PZL}$ Data In to Out Delay	$V_{DD} = 14V$ $C_L = 50pF$			200	ns
$t_{PZH}$ , (turn on) Address to Out Delay	$V_{DD} = 14V$ $C_L = 50pF$			180	ns
$t_{PHZ}$ , (turn off) Address to Out Delay	$V_{DD} = 14V$ $C_L = 50pf$			320	ns
Set-up time (Data In to Strobe, Address)	$V_{DD} = 14V$ $C_L = 50pF$	30		30	ns
Hold time (Data in to strobe, address)	$V_{DD} = 14V$ $C_L = 50pF$	70			ns
Minimum strobe pulse width		200			ns

Fig. 1 - Address stable: Propagation delay from strobe

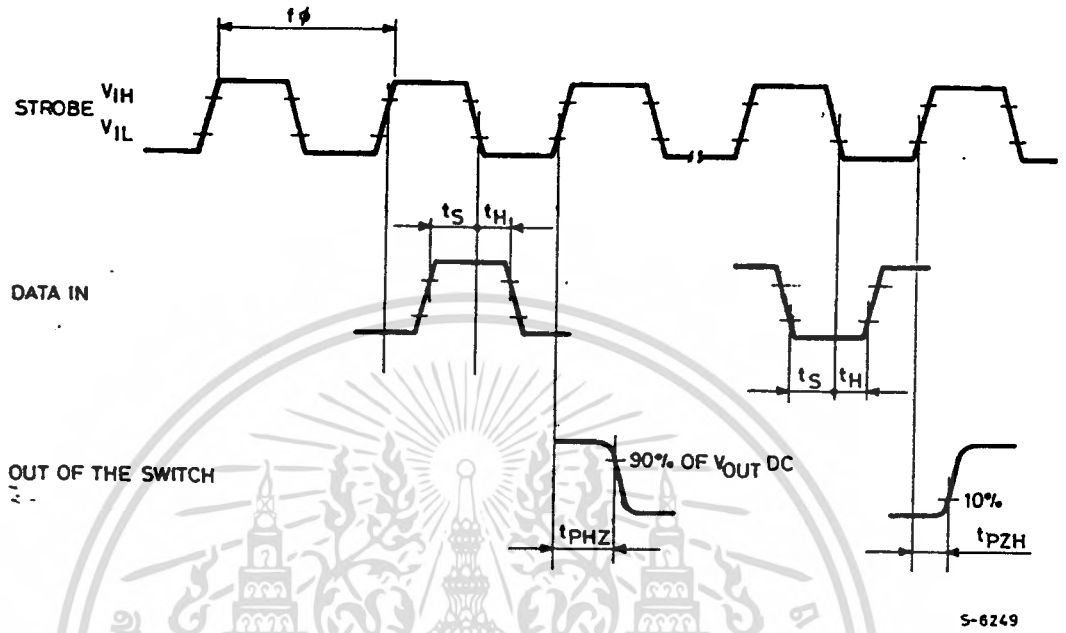
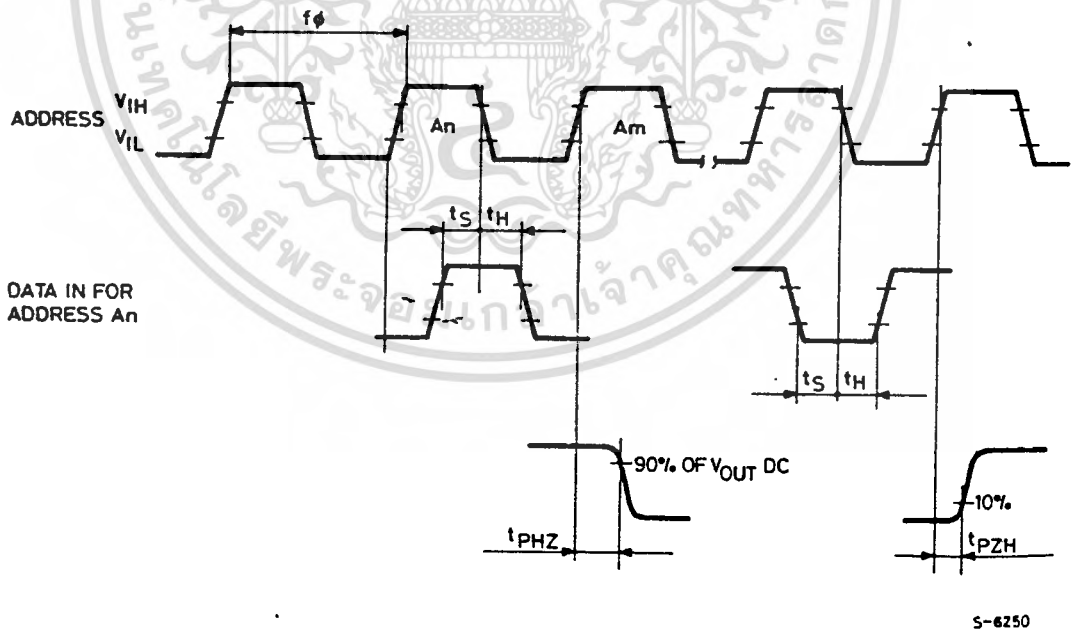
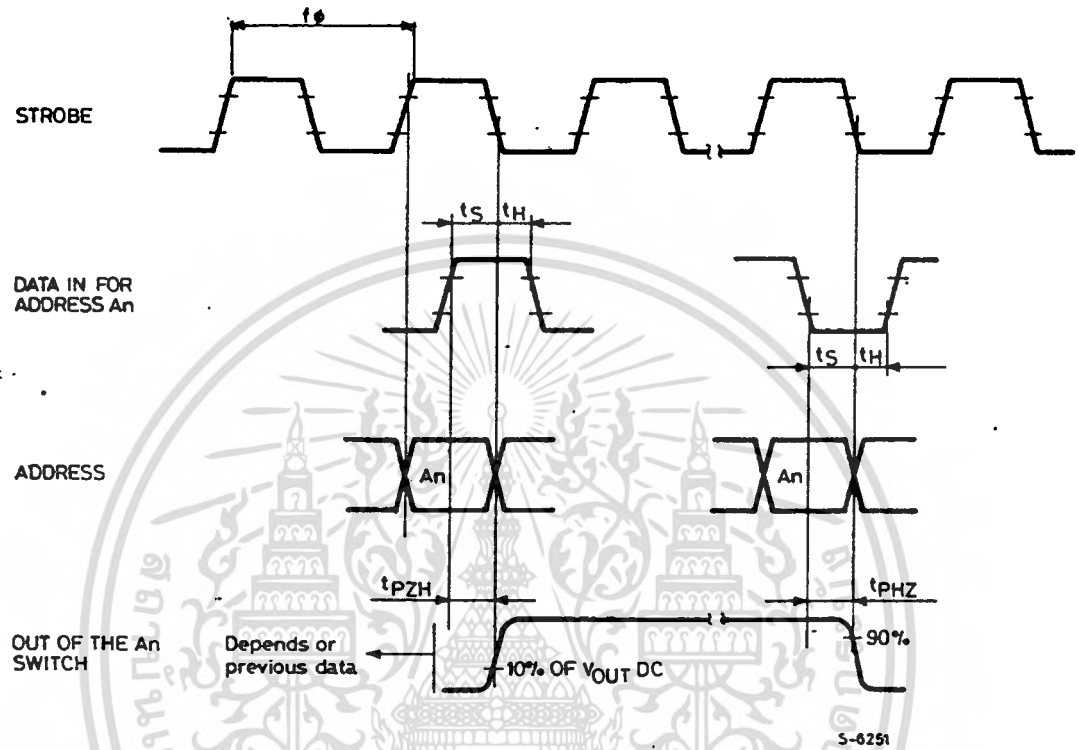


Fig. 2 - Strobe stable at "1": Propagation delay from address



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Fig. 3 - Propagation delay from data in



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

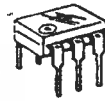
## 6-Pin DIP Optoisolators Transistor Output

These devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Convenient Plastic Dual-in-Line Package
- Guaranteed 70 Volt  $V_{(BR)CEO}$  Minimum
- High Input-Output Isolation Guaranteed — 7500 Volts Peak
- UL Recognized. File Number E54915 
- VDE approved per standard 0883-6.80 (Certificate number 41853), with additional approval to DIN IEC380/VDE0806, IEC435/VDE0805, IEC65/VDE0860, VDE0110b, covering all other standards with equal or less stringent requirements, including IEC204/VDE0113, VDE0160, VDE0832, VDE0833, etc. 
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

**CNY17-1  
CNY17-2  
CNY17-3**

**6-PIN DIP  
OPTOISOLATORS  
TRANSISTOR OUTPUT**

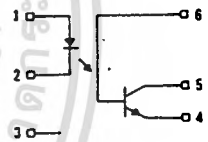


**CASE 730A-02  
PLASTIC**

**MAXIMUM RATINGS** ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Rating	Symbol	Value	Unit
<b>INPUT LED</b>			
Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
Forward Current — Pk (PW = 1 $\mu\text{s}$ , 330 pps)	$I_{F(pk)}$	1.5	A
LED Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector Derate above $25^\circ\text{C}$	$P_D$	120	mW
		1.41	mW/°C
<b>OUTPUT TRANSISTOR</b>			
Collector-Emitter Voltage	$V_{CEO}$	70	Volts
Emitter-Base Voltage	$V_{EBO}$	7	Volts
Collector-Base Voltage	$V_{CBO}$	70	Volts
Collector Current — Continuous	$I_C$	100	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED Derate above $25^\circ\text{C}$	$P_D$	150	mW
		1.76	mW/°C
<b>TOTAL DEVICE</b>			
Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 1 sec Duration)	$V_{ISO}$	7500	Vac
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	250	mW
		2.94	mW/°C
Ambient Operating Temperature Range	$T_A$	-55 to +100	°C
Storage Temperature Range	$T_{stg}$	-55 to +150	°C
Soldering Temperature (10 sec, 1.16" from case)	$T_{sol}$	260	°C

**SCHEMATIC**



1. LED ANODE
2. LED CATHODE
3. N.C.
4. EMITTER
5. COLLECTOR
6. BASE

(1) Isolation surge voltage is an internal device dielectric breakdown rating. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

**ELECTRICAL CHARACTERISTICS** ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit	
<b>INPUT LED</b>						
Forward Voltage ( $I_F = 60\text{ mA}$ )	$T_A = 25^\circ\text{C}$ $T_A = -55^\circ\text{C}$ $T_A = 100^\circ\text{C}$	$V_F$	—	1.35	Volts	
			—	1.5		
			—	1.25		
Reverse Leakage Current ( $V_R = 6\text{ V}$ )		$I_R$	—	10	$\mu\text{A}$	
Capacitance ( $V = 0, f = 1\text{ MHz}$ )		$C_J$	—	18	$\text{pF}$	
<b>OUTPUT TRANSISTOR</b>						
Collector-Emitter Dark Current ( $V_{CE} = 10\text{ V}, T_A = 25^\circ\text{C}$ )	CNY17-1,2 CNY17-3	$I_{CEO}$	—	5	nA	
			—	5		
	All devices	$I_{CEO}$	—	1.6	$\mu\text{A}$	
Collector-Base Dark Current ( $V_{CB} = 10\text{ V}$ )		$I_{CBO}$	—	0.5	nA	
Collector-Emitter Breakdown Voltage ( $I_C = 1\text{ mA}$ )		$V_{(BR)CEO}$	70	120	Volts	
Collector-Base Breakdown Voltage ( $I_C = 100\text{ }\mu\text{A}$ )		$V_{(BR)CBO}$	70	120	Volts	
Emitter-Base Breakdown Voltage ( $I_E = 100\text{ }\mu\text{A}$ )		$V_{(BR)EBO}$	7	7.8	Volts	
DC Current Gain ( $I_C = 2\text{ mA}, V_{CE} = 5\text{ V}$ )		$h_{FE}$	—	400	—	
Collector-Emitter Capacitance ( $f = 1\text{ MHz}, V_{CE} = 0$ )		$C_{CE}$	—	8	$\text{pF}$	
Collector-Base Capacitance ( $f = 1\text{ MHz}, V_{CB} = 0$ )		$C_{CB}$	—	21	$\text{pF}$	
Emitter-Base Capacitance ( $f = 1\text{ MHz}, V_{EB} = 0$ )		$C_{EB}$	—	8	$\text{pF}$	
<b>COUPLED</b>						
Output Collector Current ( $I_F = 10\text{ mA}, V_{CE} = 5\text{ V}$ )	CNY17-1 CNY17-2 CNY17-3	$I_C$	4 6.3 10	6 10 15	8 12.5 20	$\text{mA}$
Collector-Emitter Saturation Voltage ( $I_C = 2.5\text{ mA}, I_F = 10\text{ mA}$ )		$V_{CE(sat)}$	—	0.18	0.4	Volts
Delay Time ( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 75\text{ }\Omega$ , Figure 11)		$t_d$	—	1.6	5.6	$\mu\text{s}$
Rise Time ( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 75\text{ }\Omega$ , Figure 11)		$t_r$	—	1.8	4	$\mu\text{s}$
Storage Time ( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 75\text{ }\Omega$ , Figure 11)		$t_s$	—	0.7	4.1	$\mu\text{s}$
Fall Time ( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 75\text{ }\Omega$ , Figure 11)		$t_f$	—	2.3	3.5	$\mu\text{s}$
Delay Time ( $I_F = 20\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-1		$t_d$	—	1.2	5.5	$\mu\text{s}$
( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-2,3			—	1.8	8	
Rise Time ( $I_F = 20\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-1		$t_r$	—	3.3	4	$\mu\text{s}$
( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-2,3			—	5	6	
Storage Time ( $I_F = 20\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-1		$t_s$	—	4.4	34	$\mu\text{s}$
( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-2,3			—	2	39	
Fall Time ( $I_F = 20\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-1		$t_f$	—	9.7	20	$\mu\text{s}$
( $I_F = 10\text{ mA}, V_{CC} = 5\text{ V}, R_L = 1\text{ k}\Omega$ , Figure 11) CNY17-2,3			—	9.4	24	
Isolation Voltage ( $f = 60\text{ Hz}, t = 1\text{ sec}$ )		$V_{ISO}$	7500	—	—	$\text{Vac(pk)}$
Isolation Resistance ( $V = 500\text{ V}$ )		$R_{ISO}$	$10^{11}$	—	—	$\Omega$
Isolation Capacitance ( $V = 0, f = 1\text{ MHz}$ )		$C_{ISO}$	—	0.2	0.5	$\text{pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

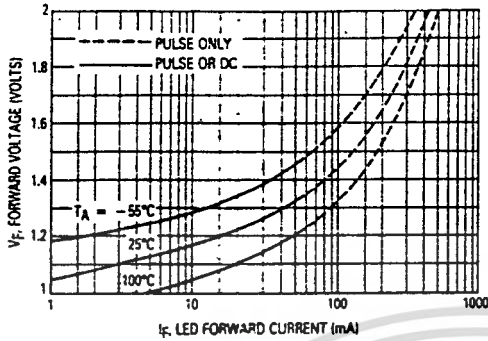


Figure 1. LED Forward Voltage versus Forward Current

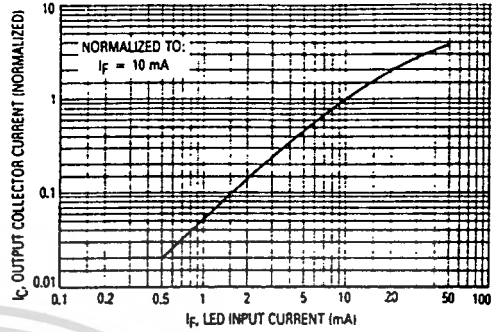


Figure 2. Output Current versus Input Current

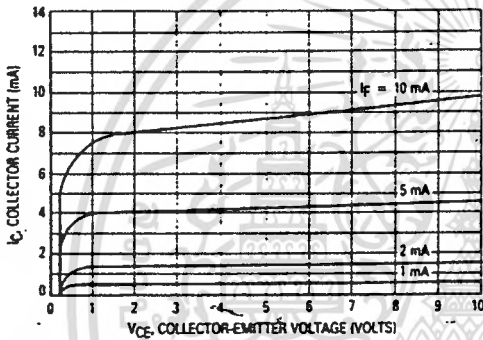


Figure 3. Collector Current versus Collector-Emitter Voltage

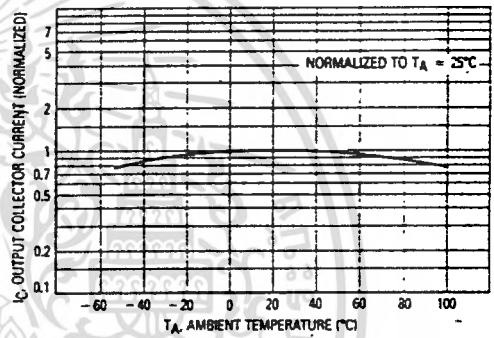


Figure 4. Output Current versus Ambient Temperature

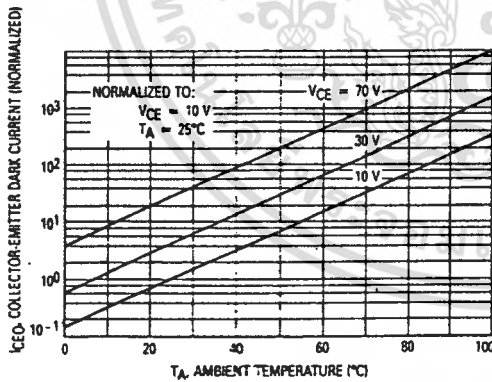


Figure 5. Dark Current versus Ambient Temperature

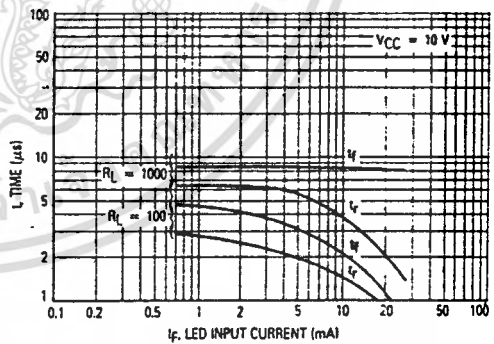


Figure 6. Rise and Fall Times

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

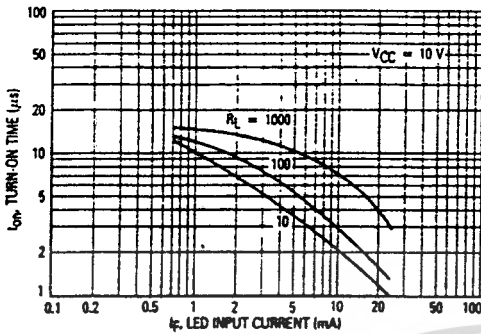


Figure 7. Turn-On Switching Times

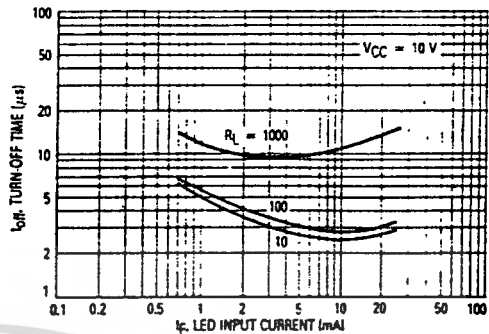


Figure 8. Turn-Off Switching Times

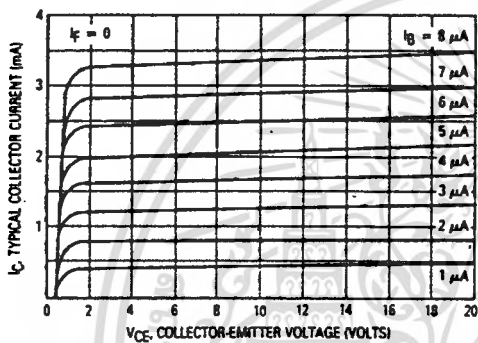


Figure 9. DC Current Gain (Detector Only)

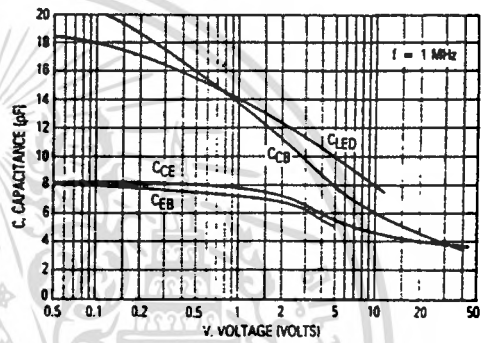


Figure 10. Capacitances versus Voltage

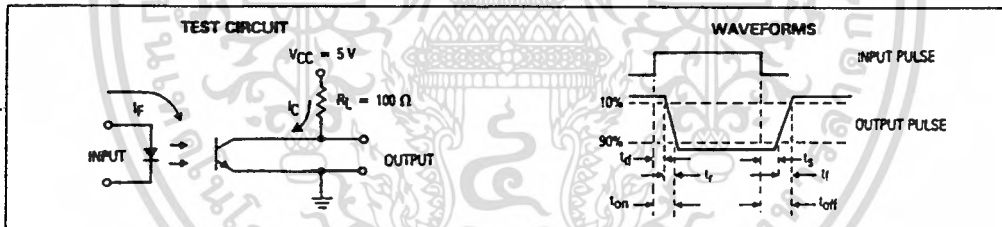
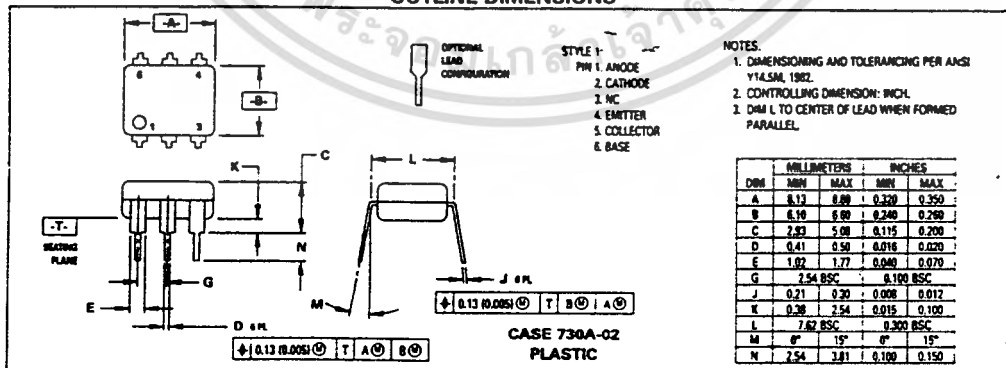


Figure 11. Switching Times

OUTLINE DIMENSIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MOTOROLA**

**MC34012-1  
MC34012-2  
MC34012-3**

**Advance Information**

**TELEPHONE TONE RINGER**

- Complete Telephone Bell Replacement Circuit with Minimum External Components
- On-Chip Diode Bridge and Transient Protection
- Direct Drive for Piezoelectric Transducers
- Base Frequency Options—MC34012-1: 1.0 kHz  
MC34012-2: 2.0 kHz  
MC34012-3: 500 Hz
- Input Impedance Signature Meets Bell and EIA Standards
- Rejects Rotary Dial Transients

**TELEPHONE  
TONE RINGER**

**BIPOLAR LINEAR/12L**

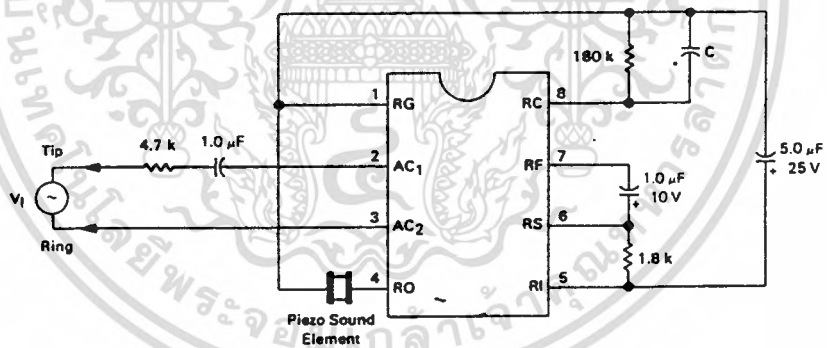
**N SUFFIX  
PLASTIC PACKAGE,  
CASE 626-04**



**D SUFFIX  
PLASTIC PACKAGE,  
CASE 751-01  
SO-8**



**APPLICATION CIRCUIT**



MC34012-1: C = 1000 pF  
MC34012-2: C = 500 pF  
MC34012-3: C = 2000 pF

This document contains information on a new product. Specifications and information herein are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34012-1, MC34012-2, MC34012-3

CIRCUIT DESCRIPTION

The MC34012 Tone Ringer derives its power supply by rectifying the ac ringing signal. It uses this power to activate a tone generator and drive a piezo-ceramic transducer. The tone generation circuitry includes a relaxation oscillator and frequency dividers which produce high and low frequency tones as well as the tone warble frequency. The relaxation oscillator frequency  $f_0$  is set by resistor R2 and capacitor C2 connected to pin RC. The oscillator will operate with  $f_0$  from 1.0 kHz to 10 kHz with the proper choice of external components (See Figure 1).

The frequency of the tone ringer output signal at pin RO alternates between  $f_0/4$  to  $f_0/5$ . The warble rate at which the frequency changes is  $f_0/320$  for the MC34012-1,  $f_0/640$  for the MC34012-2, or  $f_0/160$  for the MC34012-3. With a 4.0 kHz oscillator frequency, the MC34012-1 produces 800 Hz and 1000 Hz tones with a 12.5 Hz warble rate. The MC34012-2 generates 1600 Hz and 2000 Hz tones with a similar 12.5 Hz warble frequency from an 8.0 Hz oscillator frequency. The MC34012-3 will produce 400 Hz and 500 Hz tones with a 12.5 Hz warble rate from a 2.0 kHz oscillator frequency. The tone ringer output circuit can source or sink 20 mA with an output voltage swing of 20 volts peak-to-peak. Volume control is readily implemented by adding a variable resistance in series with the piezo transducer.

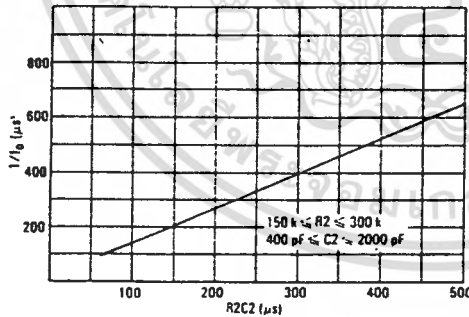
Input signal detection circuitry activates the tone ringer output when the ac line voltage exceeds the programmed threshold level. Resistor R3 determines the ringing signal amplitude at which an output signal will be generated at RO. The ac ringing signal is rectified by the internal diode bridge. The rectified input signal

produces a current through R3 which is input at terminal RI. The voltage across resistor R3 is filtered by capacitor C3 at the input to the threshold circuit. When the voltage on capacitor C3 exceeds 1.7 volts, the threshold comparator enables the tone ringer output. Line transients produced by pulse dialing telephones do not charge capacitor C3 sufficiently to activate the tone ringer output.

Capacitors C1 and C4 and resistor R1 determine the 10 volt, 24 Hz signature test impedance. C4 also provides filtering for the output stage power supply to prevent droop in the square wave output signal. Six diodes in series with the rectifying bridge provide the necessary non-linearity for the 2.5 volt, 24 Hz signature tests.

An internal shunt voltage regulator between the RI and RG terminals provides dc voltage to power output stage, oscillator, and frequency dividers. The dc voltage at RI is limited to approximately 22 volts in regulation. To protect the IC from telephone line transients, an SCR is triggered when the regulator current exceeds 50 mA. The SCR diverts current from the shunt regulator and reduces the power dissipation within the IC.

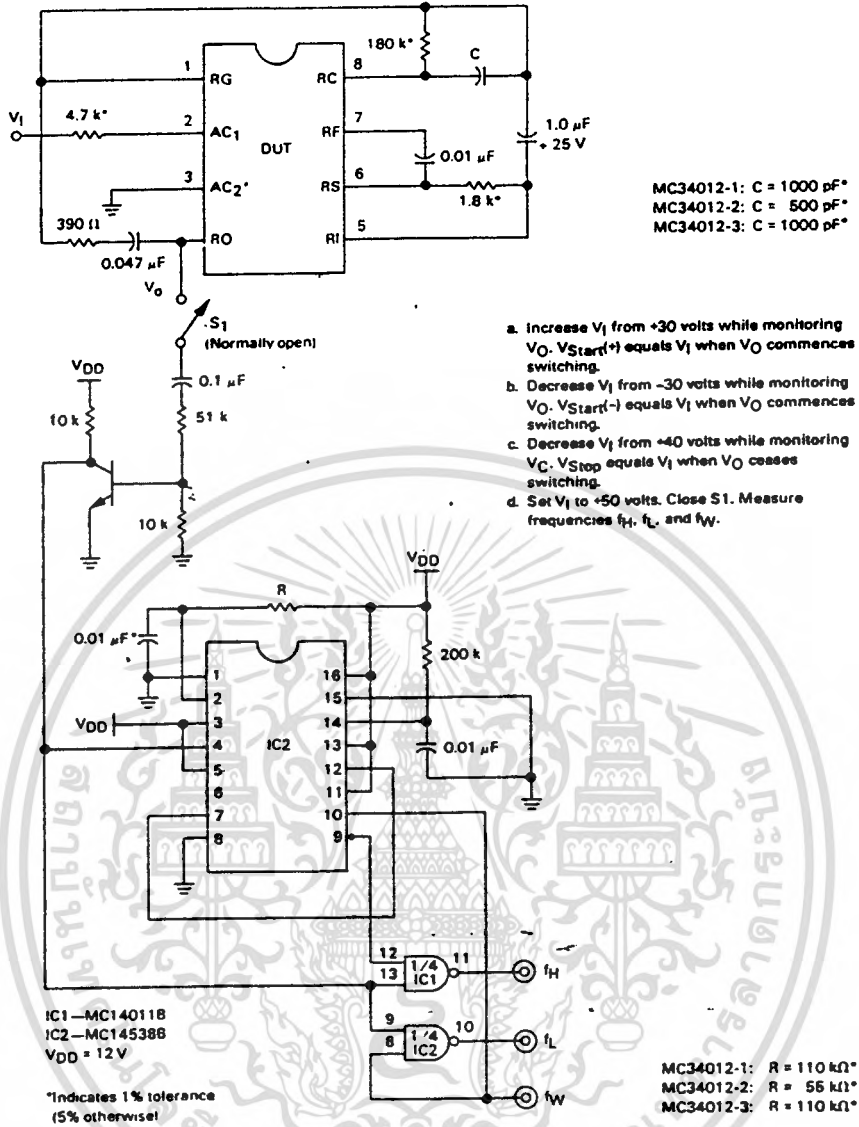
FIGURE 1 — OSCILLATOR PERIOD ( $1/f_0$ ) versus OSCILLATOR R2 C2 PRODUCT



EXTERNAL COMPONENTS

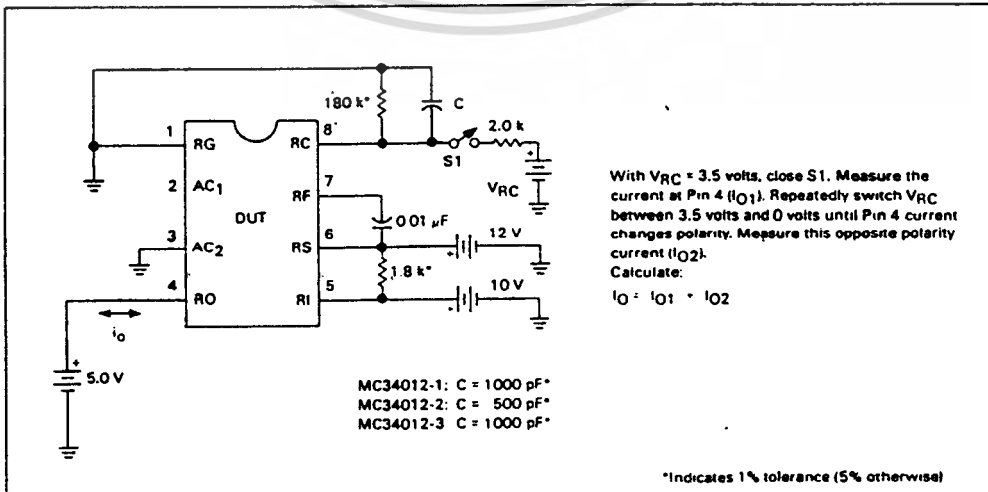
R1	Line input resistor. R1 controls the tone ringer input impedance. It also influences ringing threshold voltage and limits current from line transients. (Range: 2.0 k $\Omega$ to 10 k $\Omega$ ).
C1	Line input capacitor. C1 ac couples the tone ringer to the telephone line and controls ringer input impedance at low frequencies. (Range: 0.4 $\mu$ F to 2.0 $\mu$ F).
R2	Oscillator resistor. (Range: 150 k $\Omega$ to 300 k $\Omega$ ).
C2	Oscillator capacitor. (Range: 400 pF to 2000 pF).
R3	Input current sense resistor. R3 controls the ringing threshold voltage. Increasing R3 decreases the ring-start voltage. (Range: 0.8 k $\Omega$ to 2.0 k $\Omega$ ).
C3	Ringing threshold filter capacitor. C3 filters the ac voltage across R3 at the input of the ringing threshold comparator. It also provides dialer transient rejection. (Range: 0.5 $\mu$ F to 5.0 $\mu$ F).
C4	Ringer supply capacitor. C4 filters supply voltage for the tone generating circuits. It also provides an ac current path for the 10 V <sub>rms</sub> ringer signature impedance. (Range: 1.0 $\mu$ F to 10 $\mu$ F).

FIGURE 2 – TEST ONE



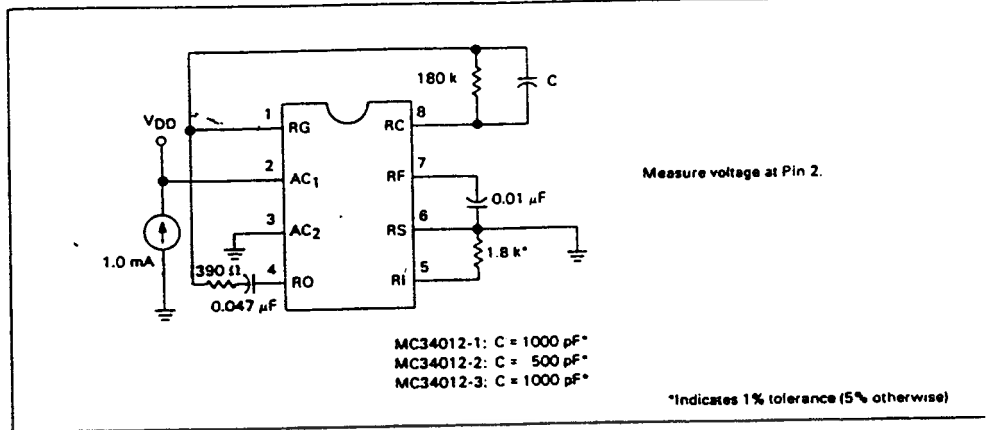
- Increase  $V_I$  from +30 volts while monitoring  $V_O$ .  $V_{Start}(+)$  equals  $V_I$  when  $V_O$  commences switching.
- Decrease  $V_I$  from -30 volts while monitoring  $V_O$ .  $V_{Start}(-)$  equals  $V_I$  when  $V_O$  commences switching.
- Decrease  $V_I$  from +40 volts while monitoring  $V_C$ .  $V_{Stop}$  equals  $V_I$  when  $V_O$  ceases switching.
- Set  $V_I$  to +50 volts. Close S1. Measure frequencies  $f_H$ ,  $f_L$ , and  $f_W$ .

FIGURE 3 – TEST TWO



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

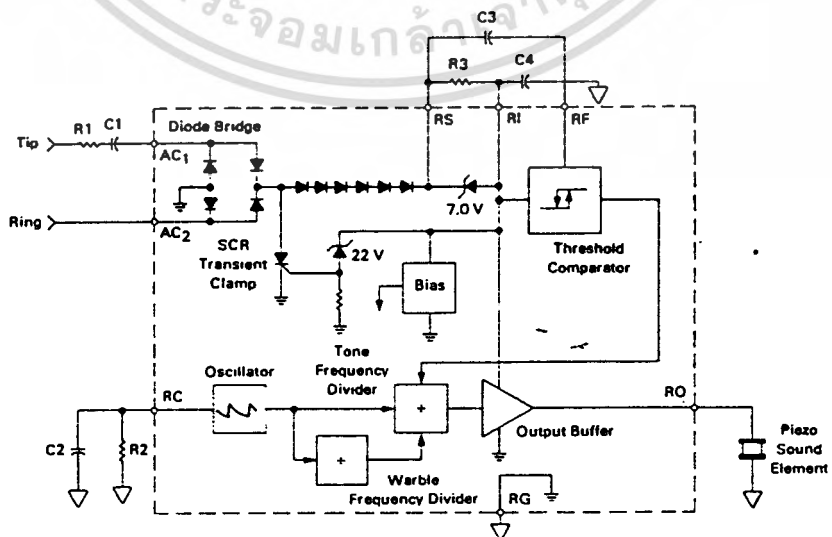
FIGURE 4 – TEST THREE



ELECTRICAL CHARACTERISTICS (T<sub>A</sub> = 25°C)

Characteristic	Test	Symbol	Min	Typ	Max	Units
Ringing Start Voltage (V <sub>Start</sub> = V <sub>i</sub> @ Ring Start) V <sub>i</sub> > 0 V <sub>i</sub> < 0	1a	V <sub>Start</sub> (+)	31	34.5	38	V <sub>oc</sub>
	1b	V <sub>Start</sub> (-)	-31	-34.5	-38	V <sub>oc</sub>
Ringing Stop Voltage (V <sub>Stop</sub> = V <sub>i</sub> @ Ring Stop)	1c	V <sub>Stop</sub>				V <sub>dc</sub>
MC34012-1	1d		16	20	25	Hz
			13	18	22	
			16	20	25	
MC34012-2	1d		1934	2080	2226	Hz
			1548	1664	1780	
			12	13	14	
MC34012-3	1d		967	1040	1113	Hz
			774	832	890	
			24	26	28	
Output Voltage (V <sub>i</sub> = 50 V)	6	V <sub>O</sub>	19	20	23	V <sub>p-p</sub>
Output Short-Circuit Current	2	I <sub>O</sub>	35	50	80	mA <sub>p-p</sub>
Input Diode Voltage (I <sub>i</sub> = 1.0 mA)	3	V <sub>D</sub>	4.6	5.1	5.8	V <sub>dc</sub>
Input Voltage—SCR Off (I <sub>i</sub> = 30 mA)	4a	V <sub>off</sub>	37	42	47	V <sub>dc</sub>
Input Voltage—SCR On (I <sub>i</sub> = 100 mA)	4b	V <sub>on</sub>	3.2	4.2	6.0	V <sub>dc</sub>
Threshold Filter Resistance R <sub>RF</sub> = 2.0 V/I <sub>RF</sub>	5	R <sub>RF</sub>	30	50	80	kΩ

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

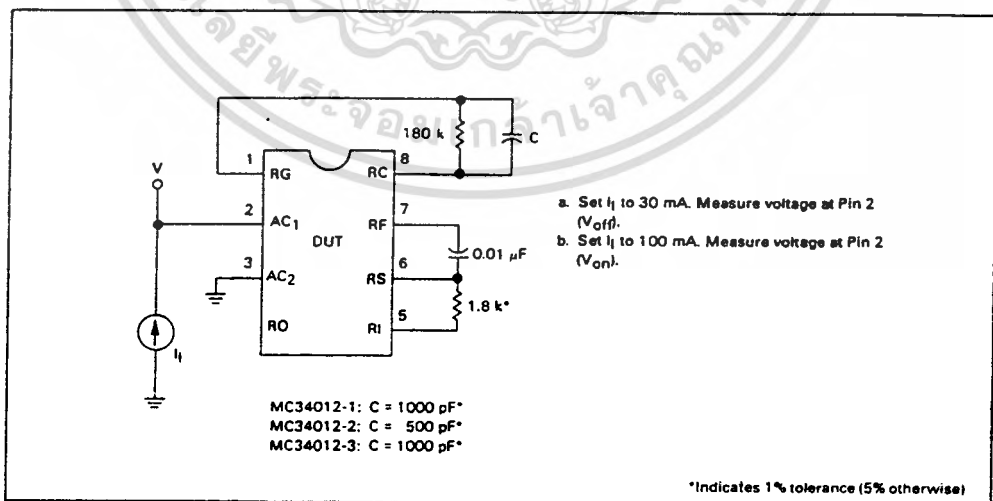
APPLICATION CIRCUIT PERFORMANCE

Characteristic	Typical Value	Units
Output Tone Frequencies MC34012-1 MC34012-2 MC34012-3	832/1040 1664/2080 416/520	Hz
Warble Frequency	13	
Output Voltage ( $V_I \geq 60 V_{rms}$ , 20 Hz)	20	$V_{p-p}$
Output Duty Cycle	50	%
Ringing Start Input Voltage (20 Hz)	36	$V_{rms}$
Ringing Stop Input Voltage (20 Hz)	28	$V_{rms}$
Maximum ac Input Voltage ( $\leq 68$ Hz)	150	$V_{rms}$
Impedance When Ringing $V_I = 40 V_{rms}$ , 15 Hz $V_I = 130 V_{rms}$ , 23 Hz	20 10	$k\Omega$
Impedance When Not Ringing $V_I = 10 V_{rms}$ , 24 Hz $V_I = 2.5 V_{rms}$ , 24 Hz $V_I = 10 V_{rms}$ , 5.0 Hz $V_I = 3.0 V_{rms}$ , 200-3200 Hz	>1.0 55 >1.0	$k\Omega$ $k\Omega$ $M\Omega$
Maximum Transient Input Voltage ( $T \leq 2.0$ ms)	1500	V

PIN DESCRIPTIONS

Name	Description
AC1, AC2	The input terminals to the full-wave diode bridge. The ac ringing signal from the telephone line energizes the ringer through this bridge.
RS	The positive output of diode bridge to which an external current sense resistor is connected.
RI	The positive supply terminal for the oscillator, frequency divider and output buffer circuits.
RF	The terminal for the filter capacitor used in detection of ringing input signals.
RO	The tone ringer output terminal through which the sound element is driven.
RG	The negative output of the diode bridge and the negative supply terminal of the tone generating circuitry.
RC	The oscillator terminal for the external resistor and capacitor which control the tone ringer frequencies.

FIGURE 5 — TEST FOUR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ULN2801  
ULN2802  
ULN2803  
ULN2804**

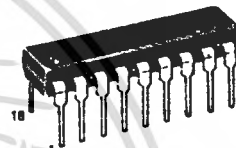
**OCTAL HIGH VOLTAGE, HIGH CURRENT  
DARLINGTON TRANSISTOR ARRAYS**

The eight NPN Darlington connected transistors in this family of arrays are ideally suited for interfacing between low logic level digital circuitry (such as TTL, CMOS or PMOS/NMOS) and the higher current/voltage requirements of lamps, relays, printer hammers or other similar loads for a broad range of computer, industrial, and consumer applications. All devices feature open-collector outputs and free wheeling clamp diodes for transient suppression.

The ULN2801 is a general purpose device for use with CMOS, PMOS or TTL logic. The ULN2802 contains a zener diode and resistor in series with the input to limit input currents and assure compatibility with 14 to 25 volt PMOS logic. The ULN2803 is designed to be compatible with standard TTL families while the ULN2804 is optimized for 6 to 15 volt high level CMOS or PMOS.

**OCTAL  
PERIPHERAL  
DRIVER ARRAYS**

**SILICON MONOLITHIC  
INTEGRATED CIRCUITS**



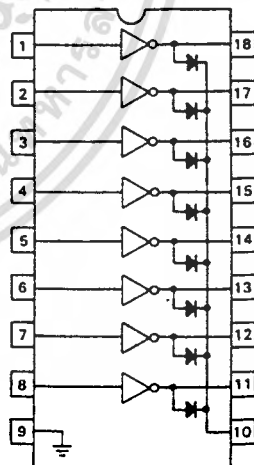
A SUFFIX  
PLASTIC PACKAGE  
CASE 707-02

**MAXIMUM RATINGS** ( $T_A = 25^\circ\text{C}$  and rating apply to any one device in the package unless otherwise noted.)

Rating	Symbol	Value	Unit
Output Voltage	$V_O$	50*	V
Input Voltage (Except ULN2801)	$V_i$	30	V
Collector Current — Continuous	$I_C$	500	mA
Base Current — Continuous	$I_B$	25	mA
Operating Ambient Temperature Range	$T_A$	0 to +70	$^\circ\text{C}$
Storage Temperature Range	$T_{stg}$	-55 to +150	$^\circ\text{C}$
Junction Temperature	$T_J$	125	$^\circ\text{C}$

$R_{\theta JA} = 55^\circ\text{C/W}$   
Do not exceed maximum current limit per driver.  
\*Higher voltage selection available. See your local representative.

**PIN CONNECTIONS**



**ORDERING INFORMATION**

DEVICE	CHARACTERISTICS		
	INPUT COMPATIBILITY	$V_{CE}(\text{MAX})/I_C(\text{MAX})$	$T_A$
ULN2801A	General Purpose CMOS, PMOS	50 V/500 mA	0 to +70 $^\circ\text{C}$
ULN2802A	14-25 Volt PMOS	50 V/500 mA	0 to +70 $^\circ\text{C}$
ULN2803A	TTL, 5.0 V CMOS	50 V/500 mA	0 to +70 $^\circ\text{C}$
ULN2804A	6-15 V CMOS, PMOS	50 V/500 mA	0 to +70 $^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

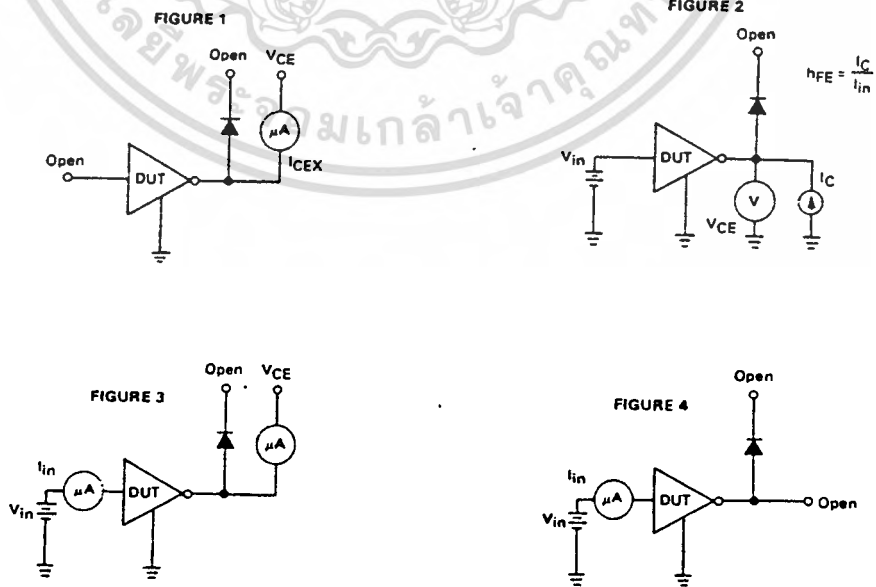
ELECTRICAL CHARACTERISTICS (T<sub>A</sub> = 25°C unless otherwise noted)

Characteristic		Fig.	Symbol	Min	Typ	Max	Unit
Output Leakage Current (*V <sub>O</sub> = 50 V, T <sub>A</sub> = +70°C) (*V <sub>O</sub> = 50 V, T <sub>A</sub> = +25°C) (*V <sub>O</sub> = 50 V, T <sub>A</sub> = +70°C, V <sub>I</sub> = 6.0 V) (*V <sub>O</sub> = 50 V, T <sub>A</sub> = +70°C, V <sub>I</sub> = 1.0 V)	All Types All Types ULN2802 ULN2804	1	I <sub>CEx</sub>	—	—	100 50 500 500	μA
Collector-Emitter Saturation Voltage (I <sub>C</sub> = 350 mA, I <sub>B</sub> = 500 μA) (I <sub>C</sub> = 200 mA, I <sub>B</sub> = 350 μA) (I <sub>C</sub> = 100 mA, I <sub>B</sub> = 250 μA)	All Types All Types All Types	2	V <sub>CE(sat)</sub>	—	1.1 0.95 0.85	1.6 1.3 1.1	V
Input Current — On Condition (V <sub>I</sub> = 17 V) (V <sub>I</sub> = 3.85 V) (V <sub>I</sub> = 5.0 V) (V <sub>I</sub> = 12 V)	ULN2802 ULN2803 ULN2804 ULN2804	4	I <sub>I(on)</sub>	—	0.82 0.93 0.35 1.0	1.25 1.35 0.5 1.45	mA
Input Voltage — On Condition (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 300 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 200 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 250 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 300 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 125 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 200 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 275 mA) (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 350 mA)	ULN2802 ULN2803 ULN2803 ULN2803 ULN2804 ULN2804 ULN2804 ULN2804	5	V <sub>I(on)</sub>	—	—	13 2.4 2.7 3.0 5.0 6.0 7.0 8.0	V
Input Current — Off Condition (I <sub>C</sub> = 500 μA, T <sub>A</sub> = +70°C)	All Types	3	I <sub>I(off)</sub>	50	100	—	μA
DC Current Gain (V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 350 mA)	ULN2801	2	h <sub>FE</sub>	1000	—	—	—
Input Capacitance			C <sub>I</sub>	—	15	25	pF
Turn-On Delay Time (50% E <sub>I</sub> to 50% E <sub>O</sub> )			t <sub>on</sub>	—	0.25	1.0	μs
Turn-Off Delay Time (50% E <sub>I</sub> to 50% E <sub>O</sub> )			t <sub>off</sub>	—	0.25	1.0	μs
Clamp Diode Leakage Current (V <sub>R</sub> = 50 V)	T <sub>A</sub> = +25°C T <sub>A</sub> = +70°C	6	I <sub>R</sub>	—	—	50 100	μA
Clamp Diode Forward Voltage (I <sub>F</sub> = 350 mA)		7	V <sub>F</sub>	—	1.5	2.0	V

\*Higher voltage selections available, contact your local representative.

TEST FIGURES

(SEE FIGURE NUMBERS IN ELECTRICAL CHARACTERISTICS TABLES)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TONE DECODER/PHASE LOCKED LOOP

**FEATURES**

- WIDE FREQUENCY RANGE (.01Hz TO 500kHz)
- HIGH STABILITY OF CENTER FREQUENCY
- INDEPENDENTLY CONTROLLABLE BANDWIDTH (0 TO 14 PERCENT)
- HIGH OUT-BAND SIGNAL AND NOISE REJECTION
- LOGIC-COMPATIBLE OUTPUT WITH 100mA CURRENT SINKING CAPABILITY
- INHERENT IMMUNITY TO FALSE SIGNALS
- FREQUENCY ADJUSTMENT OVER A 20 TO 1 RANGE WITH AN EXTERNAL RESISTOR

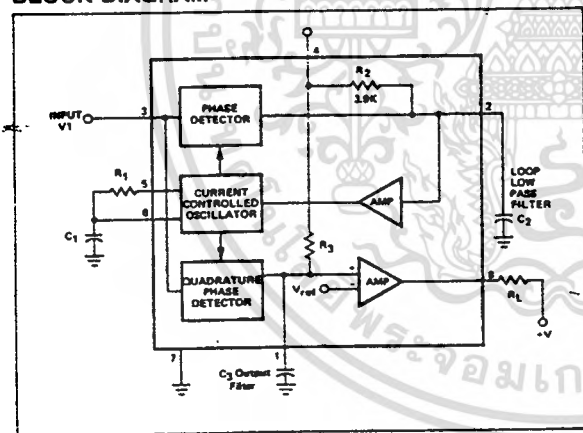
**APPLICATIONS**

- TOUCH TONE® DECODING
- CARRIER CURRENT REMOTE CONTROLS
- ULTRASONIC CONTROLS (REMOTE TV, ETC.)
- COMMUNICATIONS PAGING
- FREQUENCY MONITORING AND CONTROL
- WIRELESS INTERCOM
- PRECISION OSCILLATOR

**ABSOLUTE MAXIMUM RATINGS**

Operating Temperature	0°C to 70°C NE567
	-55°C to 125°C SE567
Operating Voltage	10V
Positive Voltage at Input	0.5V above Supply Voltage (Pin 4)
Negative Voltage at Input	-10 VDC
Output Voltage (collector of output transistor)	15 VDC
Storage Temperature	-65°C to 150°C
Power Dissipation	300mW

**BLOCK DIAGRAM**



**PIN CONFIGURATION**

**F PACKAGE**

**T PACKAGE**

**V PACKAGE**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

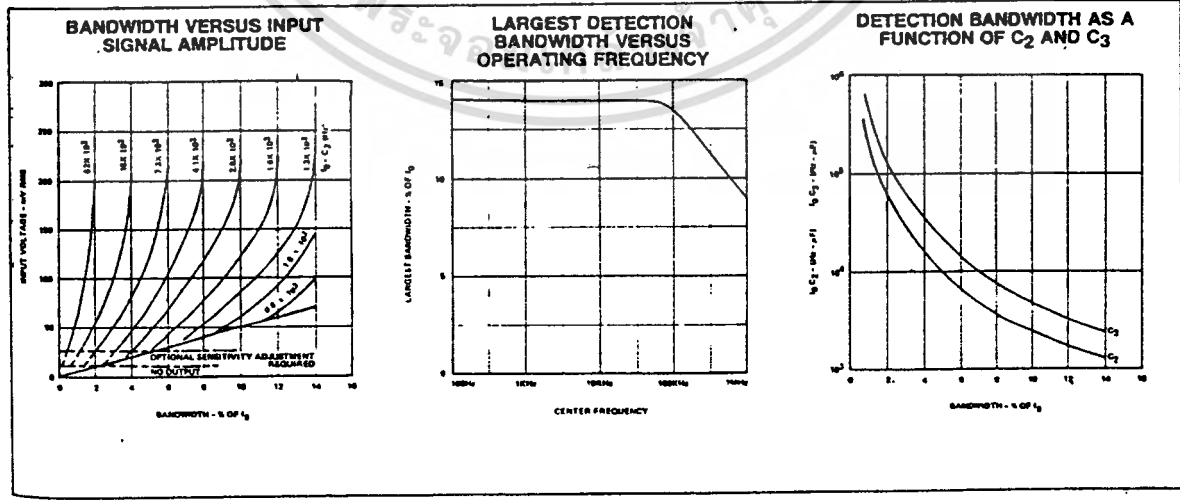
**NE567 TONE DECODER/PHASE LOCKED LOOP** 567

**ELECTRICAL CHARACTERISTICS** ( $V_+ = 5.0$  Volts,  $T_A = 25^\circ\text{C}$  unless noted)

PARAMETER	TEST CONDITIONS	SE567			NE567			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
<b>CENTER FREQUENCY (NOTE 1)</b> Highest Center Frequency ( $f_0$ ) Center Frequency Stability (Note 2) Center Frequency Shift with Supply Voltage	$-55$ to $125^\circ\text{C}$ $0$ to $70^\circ\text{C}$ $f_0 = 100\text{KHz}$	100	500 $35 \pm 140$ $35 \pm 60$ 0.5	1	100	500 $35 \pm 140$ $35 \pm 60$ 0.7	2	kHz ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$ %/V
<b>DETECTION BANDWIDTH</b> Largest Detection Bandwidth Largest Detection Bandwidth Skew Largest Detection Bandwidth— Variation with Temperature Largest Detection Bandwidth— Variation with Supply Voltage	$f_0 = 100\text{KHz}$ $V_i = 300\text{mVrms}$ $V_i = 300\text{mVrms}$	12	14 1 $\pm 0.1$ $\pm 2$	16 2	10	14 2 $\pm 0.1$ $\pm 2$	18 3	% of $f_0$ % of $f_0$ %/V
<b>INPUT</b> Input Resistance Smallest Detectable Input Voltage ( $V_i$ ) Largest No-Output Input Voltage Greatest Simultaneous Outband Signal to Inband Signal Ratio Minimum Input Signal to Wideband Noise Ratio	$I_L = 100\text{mA}$ , $f_i = f_0$ $I_L = 100\text{mA}$ , $f_i = f_0$ $B_n = 140\text{KHz}$	10	20 20 15 +6 -6	25	10	20 20 15 -6 -6	25	K $\Omega$ mV rms mV rms dB dB
<b>OUTPUT</b> Fastest On-Off Cycling Rate "1" Output Leakage Current "0" Output Voltage  Output Fall Time (Note 3) Output Rise Time (Note 3)	$I_L = 30\text{mA}$ $I_L = 100\text{mA}$ $R_L = 50\Omega$ $R_L = 50\Omega$		$f_0/20$ 0.01 0.2 0.6 30 150	25 0.4 1.0		$f_0/20$ 0.01 0.2 0.6 30 150	25 1.0	$\mu\text{A}$ V ns ns
<b>GENERAL</b> Operating Voltage Range Supply Current Quiescent Supply Current—Activated Quiescent Power Dissipation	$R_L = 20\text{K}\Omega$	4.75	6 11 30	9.0 8 13	4.75	7 12 35	9.0 10 15	V mA mA mW

- NOTES:**  
 1. Frequency determining resistor  $R_1$  should be between 1 and 20K $\Omega$ .  
 2. Applicable over 4.75 to 5.75 volts. See graphs for more detailed information.  
 3. Pin 8 to Pin 1 feedback  $R_L$  network selected to eliminate pulsing during turn-on and turn-off.

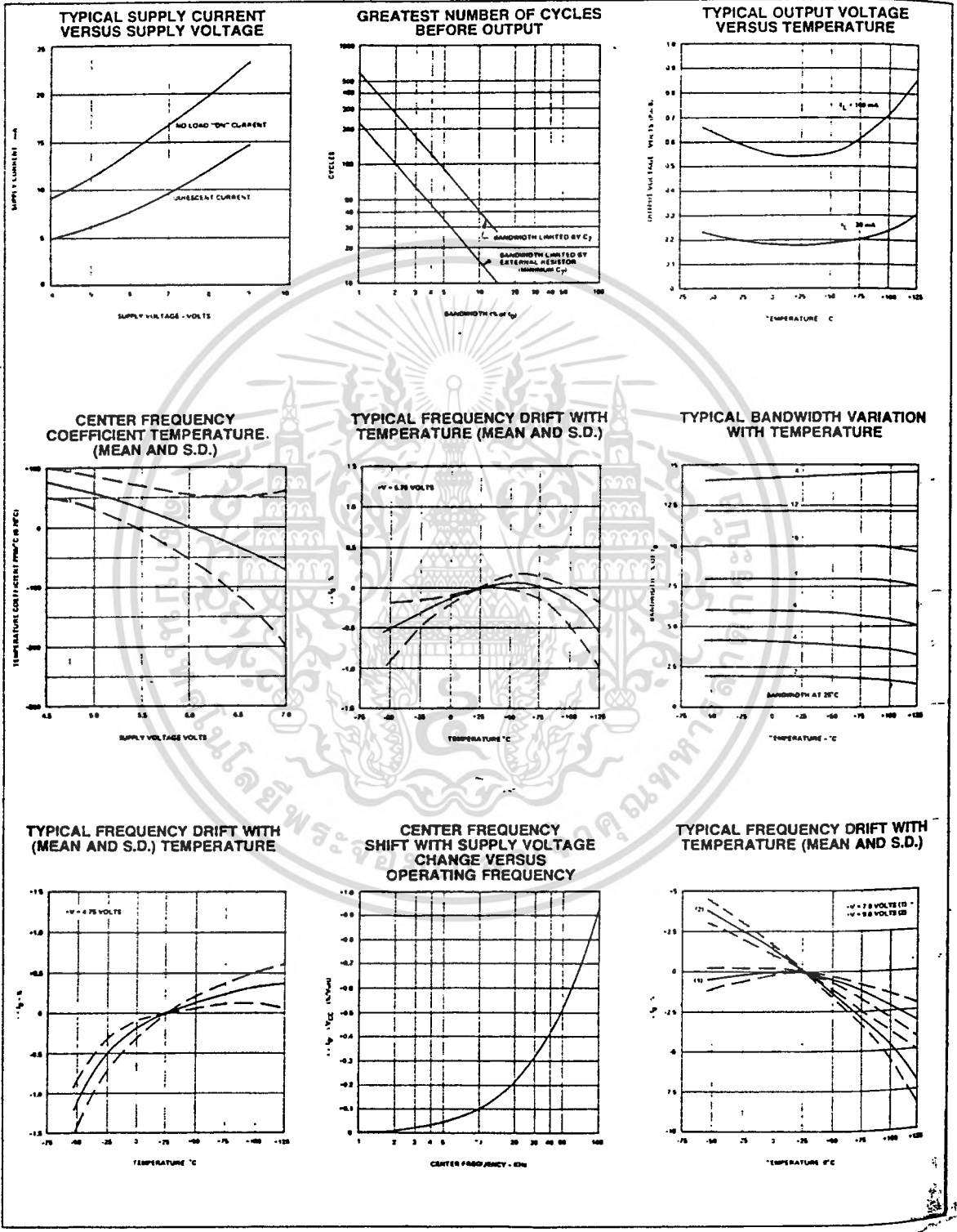
**TYPICAL CHARACTERISTIC CURVES**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

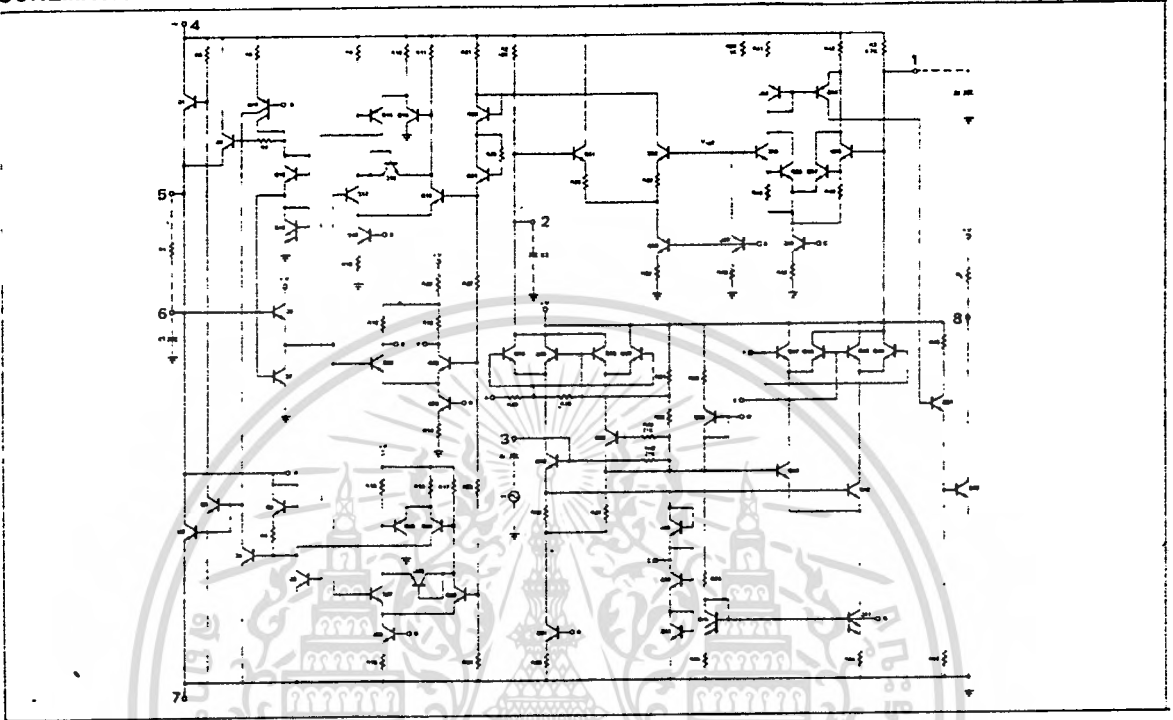
**ONE DECODER/PHASE LOCKED LOOP** 567

**TYPICAL CHARACTERISTIC CURVES (CONT'D)**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCHEMATIC DIAGRAM



DESIGN FORMULAS

$$f_0 = \frac{1.1}{R_1 C_1}$$

$$BW = 1070 \sqrt{\frac{V_i}{f_0 C_2}} \text{ in \% of } f_0, V_{IN} \leq 200\text{mV (RMS)}$$

Where

$V_i$  = Input Voltage (Volts RMS)

$C_2$  = Low-Pass Filter Capacitor ( $\mu\text{F}$ )

PHASE LOCKED LOOP TERMINOLOGY

CENTER FREQUENCY ( $f_0$ )

The free-running frequency of the current controlled oscillator (CCO) in the absence of an input signal.

DETECTION BANDWIDTH (BW)

The frequency range, centered about  $f_0$ , within which an input signal above the threshold voltage (typically 20mV rms) will cause a logical zero state on the output. The detection bandwidth corresponds to the loop capture range.

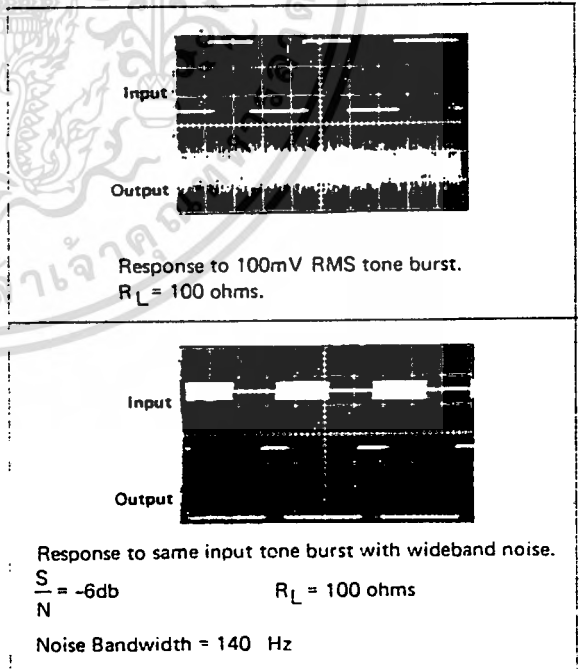
LARGEST DETECTION BANDWIDTH

The largest frequency range within which an input signal above the threshold voltage will cause a logical zero state on the output. The maximum detection bandwidth corresponds to the loop lock range.

DETECTION BAND SKEW

A measure of how well the largest detection band is centered about the center frequency,  $f_0$ . The skew is defined as  $(f_{max} - f_{min} - 2f_0)/f_0$  where  $f_{max}$  and  $f_{min}$  are the frequencies corresponding to the edges of the detection band. The skew can be reduced to zero if necessary by means of an optional centering adjustment.

TYPICAL RESPONSE



**567 TONE DECODER/PHASE LOCKED LOOP**

**OPERATING INSTRUCTIONS**

Figure 1 shows a typical connection diagram for the 567. For most applications, the following three-step procedure will be sufficient for choosing the external components  $R_1$ ,  $C_1$ ,  $C_2$  and  $C_3$ .

1. Select  $R_1$  and  $C_1$  for the desired center frequency. For best temperature stability,  $R_1$  should be between 2K and 20K ohm, and the  $R_1C_1$  product should have sufficient stability, over the projected temperature range to meet the necessary requirements.
2. Select the low pass capacitor,  $C_2$ , by referring to the Bandwidth versus Input Signal Amplitude graph. If the input amplitude variation is known, the appropriate value of  $f_0C_2$  necessary to give the desired bandwidth may be found. Conversely, an area of operation may be selected on this graph and the input level and  $C_2$  may be adjusted accordingly. For example, constant bandwidth operation requires that input amplitude be above 200mVrms. The bandwidth, as noted on the graph, is then controlled solely by the  $f_0C_2$  product ( $f_0$  (Hz),  $C_2$  ( $\mu$ fd)).
3. The value of  $C_3$  is generally non-critical.  $C_3$  sets the band edge of a low pass filter which attenuates frequencies outside the detection band to eliminate spurious outputs. If  $C_3$  is too small, frequencies just outside the detection band will switch the output stage on and off at the beat frequency, or the output may pulse on and off during the turn-on transient. If  $C_3$  is too large, turn-on and turn-off of the output stage will be delayed until the voltage on  $C_3$  passes the threshold voltage. (Such delay may be desirable to avoid spurious outputs due to transient frequencies.) A typical minimum value for  $C_3$  is  $2C_2$ .

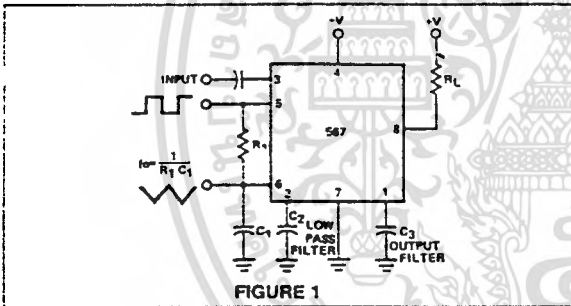


FIGURE 1

**AVAILABLE OUTPUTS (Figure 2)**

The primary output is the uncommitted output transistor collector, pin 8. When an in-band input signal is present, this transistor saturates; its collector voltage being less than 1.0 volt (typically 0.6V) at full output current (100mA). The voltage at pin 2 is the phase detector output, a linear function of frequency, over the range of 0.95 to 1.05  $f_0$ , with a slope of about 20mV/% frequency deviation. The average voltage at pin 1 is, during lock, a function of the inband input amplitude in accordance with the transfer characteristic given. Pin 5 is the controlled oscillator square wave output of magnitude  $(V+ - 2Vbe) \approx (V+ - 1.4V)$  having a dc average of  $V+/2$ . A 1K $\Omega$  load may be driven from pin 5. Pin 6 is an exponential triangle of 1 volt peak-to-peak with an average dc level of  $V+/2$ . Only high impedance loads may be connected to pin 6 without affecting the CCO duty cycle or temperature stability.

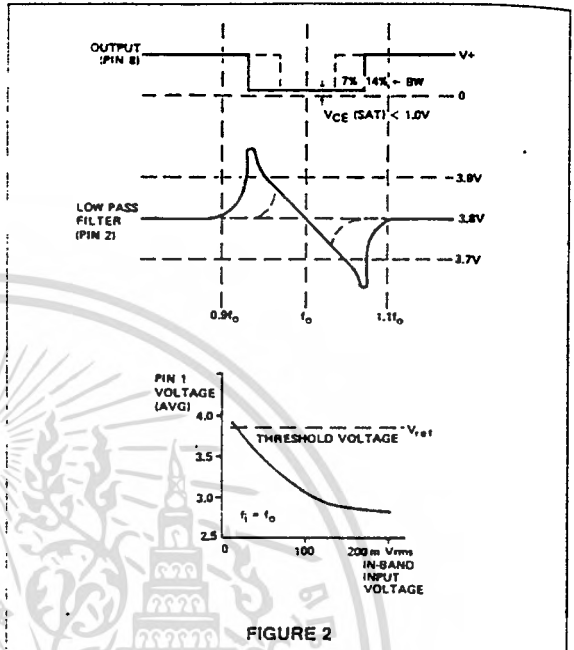


FIGURE 2

**OPERATING PRECAUTIONS**

- A brief review of the following precautions will help the user attain the high level of performance of which the 567 is capable.
1. Operation in the high input level mode (above 200mV) will free the user from bandwidth variations due to changes in the in-band signal amplitude. The input stage is now limiting, however, so that out-band signals or high noise levels can cause an apparent bandwidth reduction as the in band signal is suppressed. Also, the limiting action will create in-band components from sub-harmonic signals, so the 567 becomes sensitive to signals at  $f_0/3$ ,  $f_0/5$ , etc.
  2. The 567 will lock onto signals near  $(2n+1) f_0$ , and will give an output for signals near  $(4n-1) f_0$  where  $n=0, 1, 2$ , etc. Thus, signals at  $5 f_0$  and  $9 f_0$  can cause an unwanted output. If such signals are anticipated, they should be attenuated before reaching the 567 input.
  3. Maximum immunity from noise and out-band signals is afforded in the low input level (Below 200mVrms) and reduced bandwidth operating mode. However, decreased loop damping causes the worst-case lock-up time to increase, as shown by the Greatest Number of Cycles Before Output vs. Bandwidth graph.
  4. Due to the high switching speeds (20ns) associated with 567 operation, care should be taken in lead routing. Lead lengths should be kept to a minimum. The power supply should be adequately bypassed close to the 567 with an 0.01 $\mu$ F or greater capacitor; grounding paths should be carefully chosen to avoid ground loops and unwanted voltage variations. Another factor which must be considered is the effect of load energization on the power supply. For example, an incandescent lamp typically draws 10 times rated current at turn-on. This can cause supply voltage fluctuations which could, for example, shift the detection band of narrow-band systems sufficiently to cause momentary loss of lock. The result is a low-frequency oscillation into and out of lock. Such effects can be prevented by supplying heavy load currents from a separate supply, or increasing the supply filter capacitor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SPEED OF OPERATION**

Minimum lock-up time is related to the natural frequency of the loop. The lower it is, the longer becomes the turn-on transient. Thus, maximum operating speed is obtained when C<sub>2</sub> is at a minimum. When the signal is first applied, the phase may be such as to initially drive the controlled oscillator away from the incoming frequency rather than toward it. Under this condition, which is of course unpredictable, the lock-up is transient at its worst and the theoretical minimum lock-up time is not achievable. We must simply wait for the transient to die out.

The following expressions give the values of C<sub>2</sub> and C<sub>3</sub> which allow highest operating speeds for various band center frequencies. The minimum rate at which digital information may be detected without information loss due to the turn-on transient or output chatter is about 10 cycles per bit, corresponding to an information transfer rate of f<sub>0</sub>/10 baud.

$$C_2 = \frac{130}{f_0} \mu F$$

$$C_3 = \frac{260}{f_0} \mu F$$

In cases where turn-off time can be sacrificed to achieve fast turn-on, the optional sensitivity adjustment circuit can be used to move the quiescent C<sub>3</sub> voltage lower (closer to the threshold voltage). However, sensitivity to beat frequencies, noise and extraneous signals will be increased.

**OPTIONAL CONTROLS**

The 567 has been designed so that, for most applications, no external adjustments are required. Certain applications, however, will be greatly facilitated if full advantage is taken of the added control possibilities available through the use of additional external components. In the diagrams given, typical values are suggested where applicable. For best results resistors used, except where noted, should have the same temperature coefficient. Ideally, silicon diodes would be low-resistivity types. However, ordinary low-voltage diodes should be adequate for most applications.

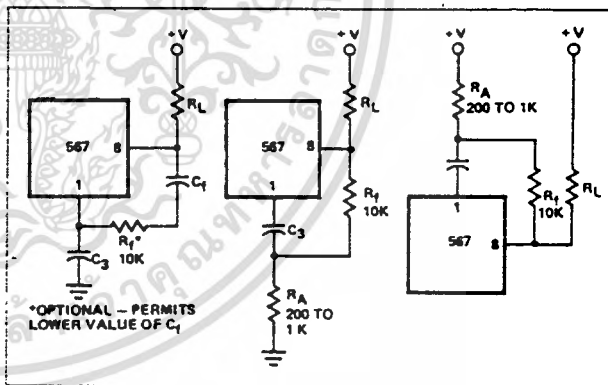
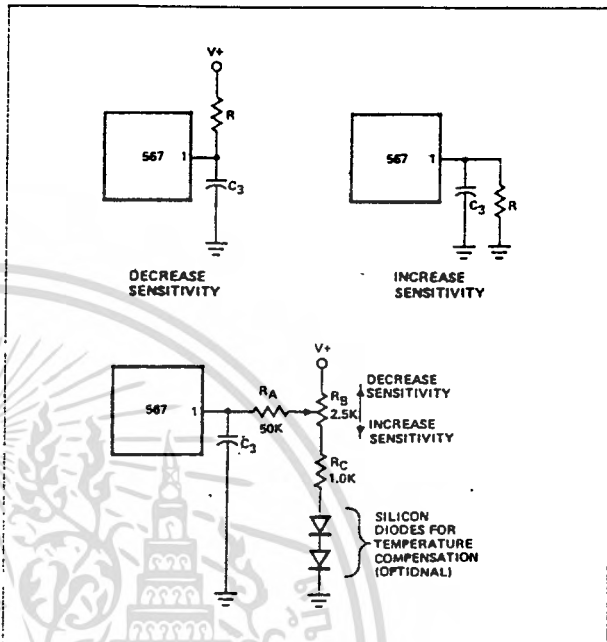
**SENSITIVITY ADJUSTMENT**

When operated as a very narrow band detector (less than 8 percent), both C<sub>2</sub> and C<sub>3</sub> are made quite large in order to improve noise and outband signal rejection. This will inevitably slow the response time. If, however, the output stage is biased closer to the threshold level, the turn-on time can be improved. This is accomplished by drawing additional current to terminal 1. Under this condition, the 567 will also give an output for lower-level signals (10m or lower).

By adding current to terminal 1, the output stage is biased further away from the threshold voltage. This is most useful when, to obtain maximum operating speed, C<sub>2</sub> and C<sub>3</sub> are made very small. Normally, frequencies just outside the detection band could cause false outputs under this condition. By desensitizing the output stage, the outband beat notes do not feed through to the output stage. Since the input level must be somewhat greater when the output stage is made less sensitive, rejection of third harmonics or in-band harmonics (of lower frequency signals) is also improved.

**CHATTER PREVENTION**

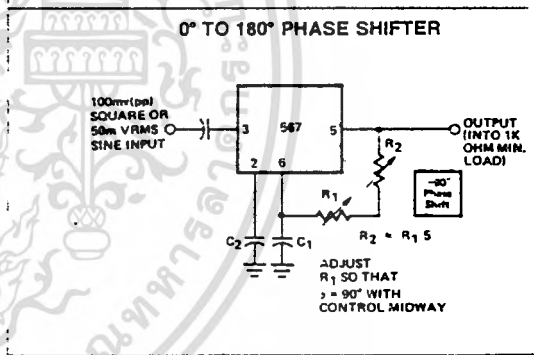
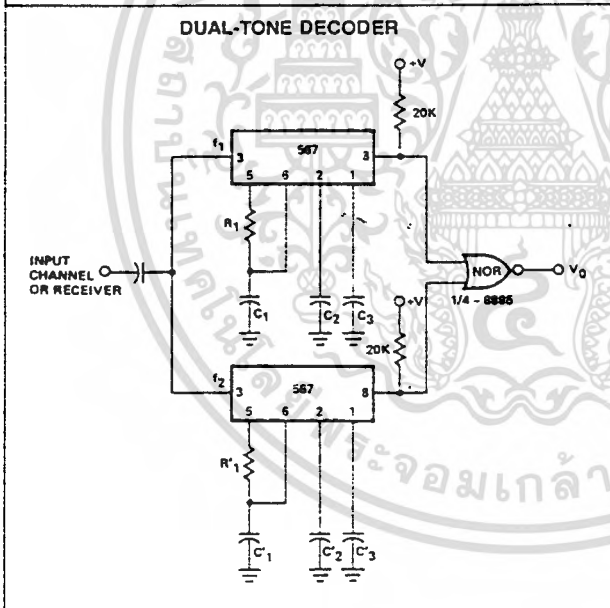
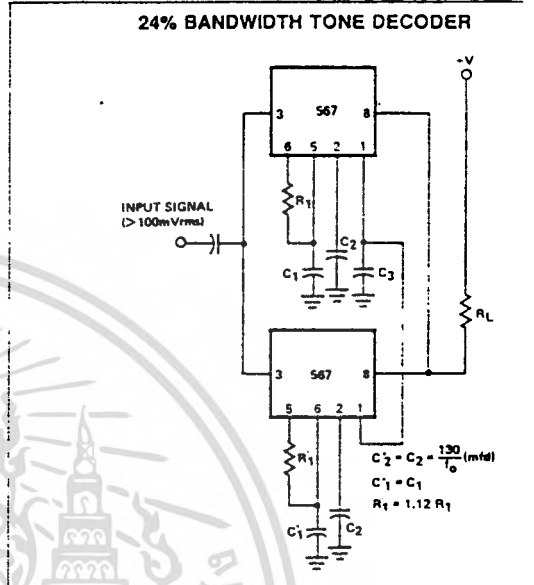
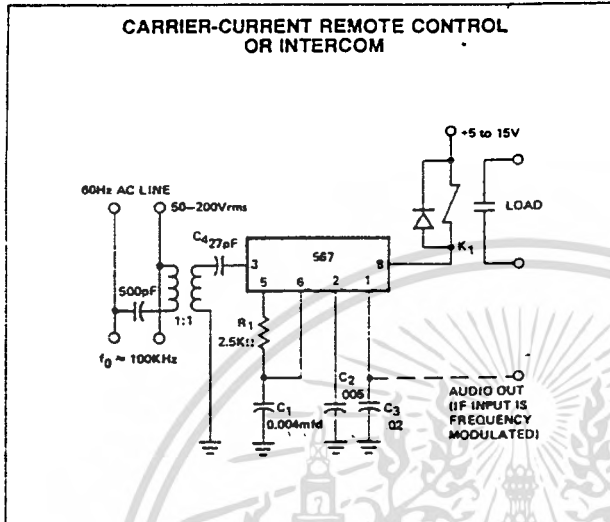
Chatter occurs in the output stage when C<sub>3</sub> is relatively small, so that the lock transient and the AC components at the quadrature phase detector (lock detector) output cause the output stage to move through its threshold more than once. Many loads, for example lamps and relays, will not respond to the chatter. However, logic may recognize the chatter as a series of outputs. By feeding the output stage output back to its input, (pin



1) the chatter can be eliminated. Three schemes for doing this are given above. All operate by feeding the first output step (either on or off) back to the input, pushing the input past the threshold until the transient conditions are over. It is only necessary to assure that the feedback time constant is not so large as to prevent operation at the highest anticipated speed. Although chatter can always be eliminated by making C<sub>3</sub> large, the feedback circuit will enable faster operation of the 567 by allowing C<sub>3</sub> to be kept small. Note that if the feedback time constant is made quite large, a short burst at the input frequency can be stretched into a long output pulse. This may be useful to drive, for example, stepping relays.

# TONE DECODER/PHASE LOCKED LOOP

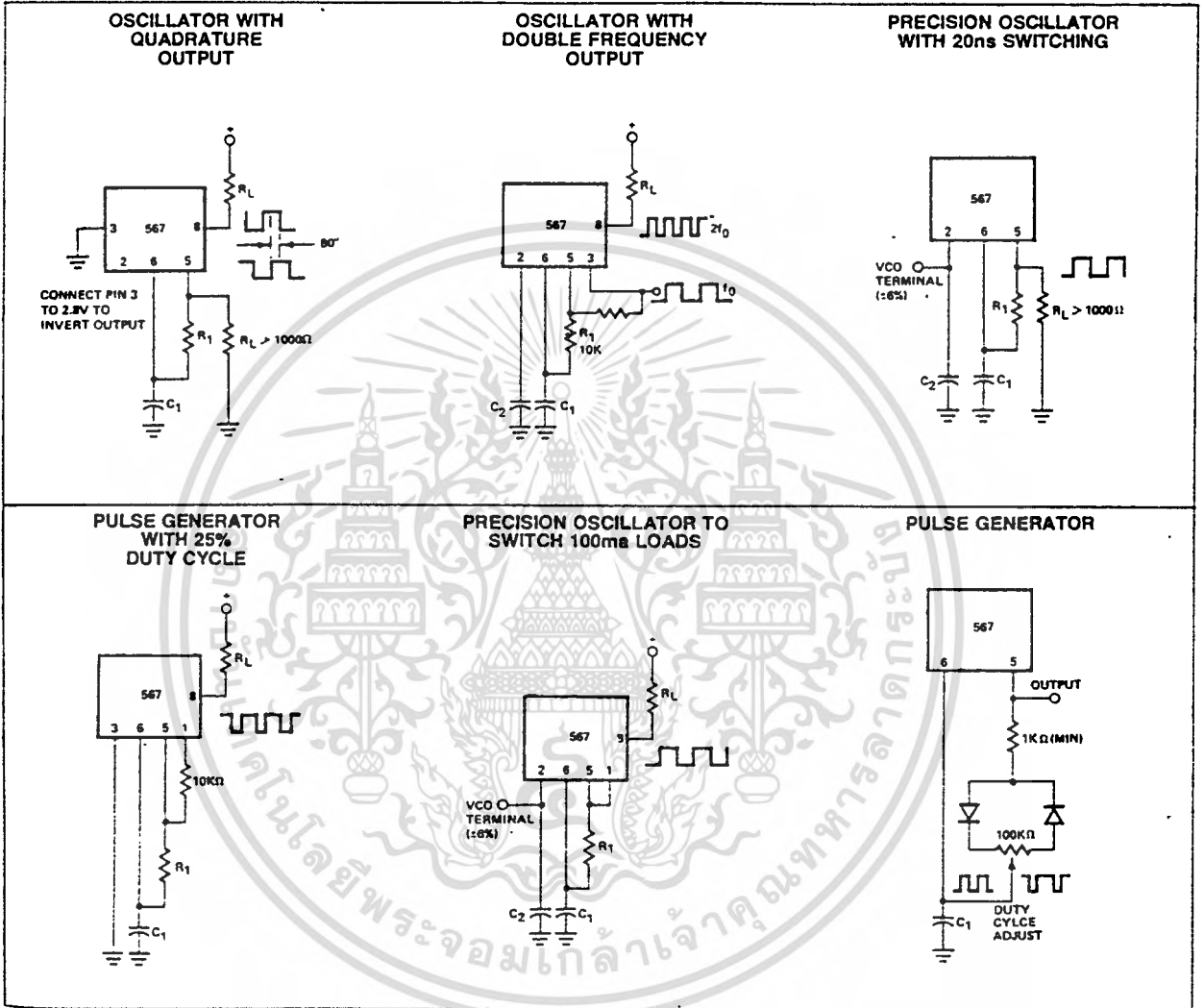
## TYPICAL APPLICATIONS (Cont'd)



1. Resistor and capacitor values chosen for desired frequencies and bandwidth.
2. If C3 is made large so as to delay turn-on of the top 567, decoding of sequential (f1, f2) tones is possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATIONS (Cont'd.)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1 Integrated DTMF Receiver

9161-002-094-NA      ISSUE 1      November 1987

### Features

- Complete DTMF Receiver
- Low Power Consumption
- Internal Gain Setting Amplifier
- Adjustable Guard Time
- Central Office Quality
- Power-down Mode
- Inhibit Mode

### Applications

- Receiver System for British Telecom (BT) or CEPT Spec (MT8870C-1)
- Paging Systems
- Repeater Systems/Mobile Radio
- Credit Card Systems
- Remote Control
- Personal Computers
- Telephone Answering Machine

### Pin Connections

IN +	1	18	VDD
IN -	2	17	St/GT
GS	3	16	Est
VRef	4	15	Std
INH	5	14	Q4
PWDN	6	13	Q3
OSC1	7	12	Q2
OSC2	8	11	Q1
VSS	9	10	TOE

### Ordering Information

MT8870CE/MT8870CE-1 Plastic DIP  
 MT8870CC/MT8870CC-1 Chip  
 MT8870CS/MT8870CS-1 SOIC  
 -40 °C to +85 °C

### Description

The MT8870C/MT8870C-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions, fabricated in Mitel's double poly ISO<sup>2</sup>-CMOS technology. The filter section uses switched capacitor techniques for

high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

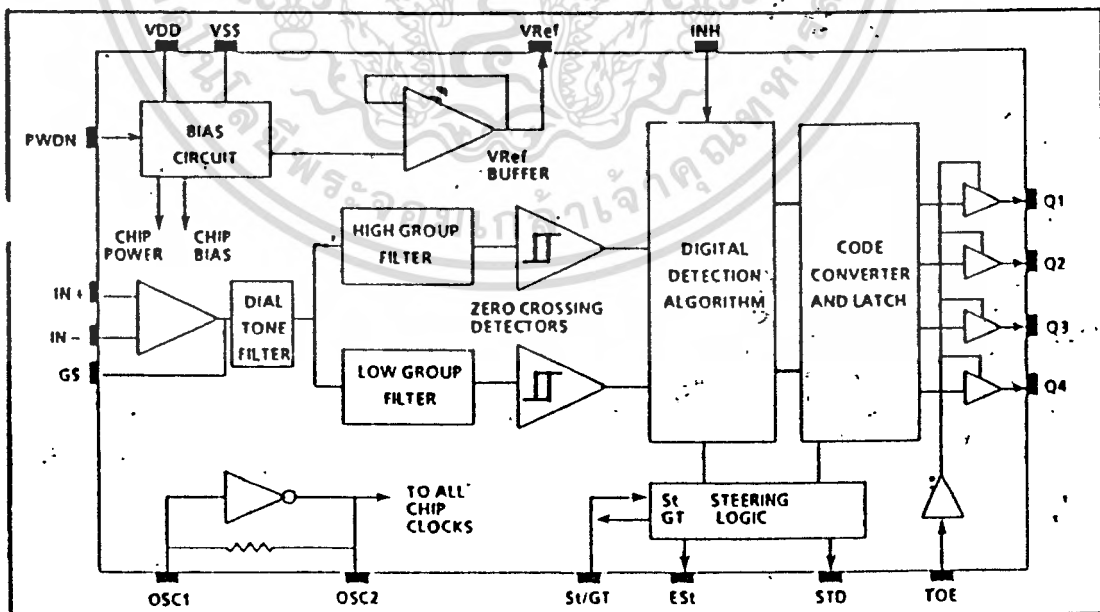


Figure 1 - Functional Block Diagram

# ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

AC Electrical Characteristics -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^\circ C \leq T_o \leq +85^\circ C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Conditions
TIMING	1 Tone present detect time	$t_{OP}$	5	11	14	ms	Note 12
	2 Tone absent detect time	$t_{DA}$	0.5	4	8.5	ms	Note 12
	3 Tone duration accept	$t_{REC}$			40	ms	User adjustable
	4 Tone duration reject	$t_{REJ}$	20			ms	User adjustable
	5 Interdigit pause accept	$t_{ID}$			40	ms	User adjustable
	6 Interdigit pause reject	$t_{DO}$	20			ms	User adjustable
OUTPUTS	7 Propagation delay (St to Q)	$t_{PQ}$		8	11	$\mu s$	TOE = $V_{DD}$
	8 Propagation delay (St to StD)	$t_{PSID}$		12	16	$\mu s$	TOE = $V_{DD}$
	9 Output data set up (Q to StD)	$t_{QSID}$		3.4		$\mu s$	TOE = $V_{DD}$
	10 Propagation delay (TOE to Q ENABLE)	$t_{PTE}$		50		ns	load of 10 k $\Omega$ , 50 pF
	11 Propagation delay (TOE to Q DISABLE)	$t_{PTD}$		300		ns	load of 10 k $\Omega$ , 50 pF
CLOCK	12 Crystal /clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
	13 Clock input rise time	$t_{LHCL}$			110	ns	Ext. clock
	14 Clock input fall time	$t_{HLCL}$			110	ns	Ext. clock
	15 Clock input duty cycle	DC <sub>CL</sub>	40	50	60	%	Ext. clock
	16 Capacitive load (OSC2)	$C_{LO}$			30	pF	

<sup>†</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

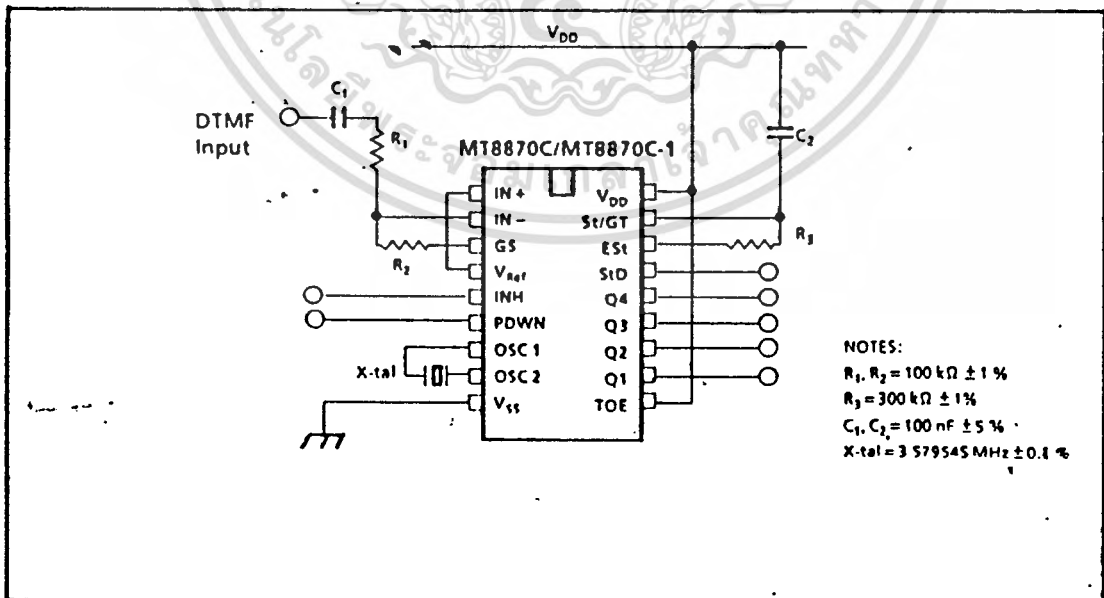


Figure 2 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

**MT8870C-1 AC Electrical Characteristics** ·  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Notes <sup>4</sup>
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	$V_{DD} = 5.0V$ 1,2,3,5,6,9
			21.8		869	mV <sub>RMS</sub>	
2	Input Signal Level Reject		-37			dBm	$V_{DD} = 5.0V$ 1,2,3,5,6,9
			10.9			mV <sub>RMS</sub>	
3	Negative twist accept				6	dB	2, 3, 6, 9
4	Positive twist accept				6	dB	2, 3, 6, 9
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2, 3, 5, 9
6	Frequency deviation reject		$\pm 3.5\%$				2, 3, 5, 9
7	Third tone tolerance		-18.5			dB	2, 3, 4, 5, 9, 13
8	Noise tolerance			-12		dB	2, 3, 4, 5, 7, 9, 10
9	Dial tone tolerance			+22		dB	2, 3, 4, 5, 8, 9, 11

<sup>1</sup>Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

**NOTES**

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. For guard time calculation purposes.
13. Referenced to fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

### Pin Description

Pin #	Name	Description
1	IN+	Non-Inverting Op-Amp (Input).
2	IN-	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V <sub>Ref</sub>	Reference Voltage (Output). Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig.2).
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	OSC1	Clock (Input).
8	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	V <sub>SS</sub>	Negative Power Supply (Input).
10	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TS1</sub> .
16	EST	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause EST to return to a logic low.
17	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V <sub>TS1</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TS1</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of EST and the voltage on St.
18	V <sub>DD</sub>	Positive power supply (Input).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

## Absolute Maximum Ratings<sup>1</sup>

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V <sub>DD</sub>		6	V
2	Voltage on any pin	V <sub>I</sub>	V <sub>SS</sub> -0.3	V <sub>DD</sub> +0.3	V
3	Current at any pin (other than supply)	I <sub>I</sub>		10	mA
4	Storage temperature	T <sub>STG</sub>	-65	+150	°C
5	Package power dissipation	P <sub>D</sub>		1000	mW

<sup>1</sup> Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75°C at 16 mW/°C. All leads soldered to board.

## Recommended Operating Conditions - Voltages are with respect to ground (V<sub>SS</sub>) unless otherwise stated.

	Parameter	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions
1	DC Power Supply Voltage	V <sub>DD</sub>	4.75	5.0	5.25	V	
2	Operating Temperature	T <sub>O</sub>	-40		+85	°C	
3	Crystal/Clock Frequency	f <sub>c</sub>		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf <sub>c</sub>		±0.1		%	

<sup>1</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

## DC Electrical Characteristics - V<sub>DD</sub> = 5.0V ± 5%, V<sub>SS</sub> = 0V, -40°C ≤ T<sub>O</sub> ≤ +85°C, unless otherwise stated

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions
1 S U P P L Y	Standby supply current	I <sub>DDQ</sub>			100	μA	PW <sub>DN</sub> = V <sub>DD</sub>
	Operating supply current	I <sub>DD</sub>		3.0	9.0	mA	
	Power consumption	P <sub>O</sub>		15	50	mW	f <sub>c</sub> = 3.579545 MHz
I N P U T	High level input	V <sub>IH</sub>	3.5			V	V <sub>DD</sub> = 5.0V
	Low level input voltage	V <sub>IL</sub>			1.5	V	V <sub>DD</sub> = 5.0V
	Input leakage current	I <sub>IH</sub> /I <sub>IL</sub>		0.1		μA	V <sub>IN</sub> = V <sub>SS</sub> or V <sub>DD</sub>
	Pull up (source) current	I <sub>S0</sub>		7.5	20	μA	TOE (pin 10) = 0, V <sub>DD</sub> = 5.0V
	Pull down (sink) current	I <sub>S1</sub>		15	45	μA	I <sub>NH</sub> = 5.0V, P <sub>W<sub>DN</sub></sub> = 5.0V, V <sub>DD</sub> = 5.0V
	Input impedance (IN+, IN-)	R <sub>IN</sub>		10		MΩ	@ 1 kHz
O U T	Steering threshold voltage	V <sub>TST</sub>	2.2		2.5	V	V <sub>DD</sub> = 5.0V
	Low level output voltage	V <sub>OL</sub>			V <sub>SS</sub> + 0.03	V	No load
	High level output voltage	V <sub>OH</sub>	V <sub>DD</sub> - 0.03			V	No load
	Output low (sink) current	I <sub>OL</sub>	1.0	2.5		mA	V <sub>OUT</sub> = 0.4 V
	Output high (source) current	I <sub>OH</sub>	0.4	0.8		mA	V <sub>OUT</sub> = 4.6 V
	V <sub>Ref</sub> output voltage	V <sub>Ref</sub>	2.4		2.7	V	No load, V <sub>DD</sub> = 5.0V
	V <sub>Ref</sub> output resistance	R <sub>OR</sub>		10		kΩ	

<sup>1</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

Operating Characteristics -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , unless otherwise stated.  
Gain Setting Amplifier

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions
1	Input leakage current	$I_{IN}$			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	$R_{IN}$	10			M $\Omega$	
3	Input offset voltage	$V_{OS}$			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$-3.0V \leq V_{IN} \leq 3.0V$
6	DC open loop voltage gain	$A_{VOL}$	32			dB	
7	Unity gain bandwidth	$f_C$	0.30			MHz	
8	Output voltage swing	$V_O$	4.0			$V_{pp}$	Load $\geq 100$ k $\Omega$ to $V_{SS}$
9	Maximum capacitive load (GS)	$C_L$			100	pF	
10	Maximum resistive load (GS)	$R_L$			50	k $\Omega$	
11	Common mode range	$V_{CM}$	2.5			$V_{pp}$	No Load

MT8870C AC Electrical Characteristics -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Notes <sup>*</sup>
1	Valid input signal levels (each tone of composite signal)		-29			dBm	1,2,3,5,6,9
			-27.5			mV <sub>RMS</sub>	1,2,3,5,6,9
					+1	dBm	1,2,3,5,6,9
					869	mV <sub>RMS</sub>	1,2,3,5,6,9
2	Negative twist accept				6	dB	2,3,6,9
3	Positive twist accept				6	dB	2,3,6,9
4	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance				-16	dB	2,3,4,5,9,10
7	Noise tolerance				-12	dB	2,3,4,5,7,9,10
8	Dial tone tolerance				+22	dB	2,3,4,5,8,9,11

<sup>1</sup>Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

\* NOTES

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. For dial tone calculation purposes.



## MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

### Functional Description

The MT8870C/MT8870C-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

#### Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 4). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

#### Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone

simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

#### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes  $v_c$  (see Figure 5) to rise as the capacitor discharges. Provided signal condition is maintained, (EST remains high) for the validation period ( $t_{GRP}$ ),  $v_c$  reaches the threshold ( $V_{TS1}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate

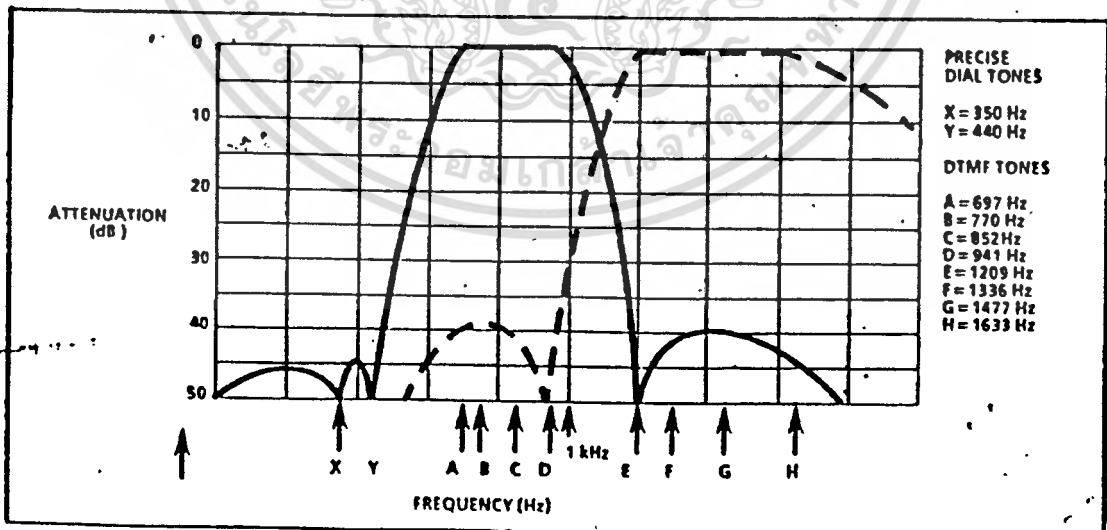


Figure 4. Filter Response

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

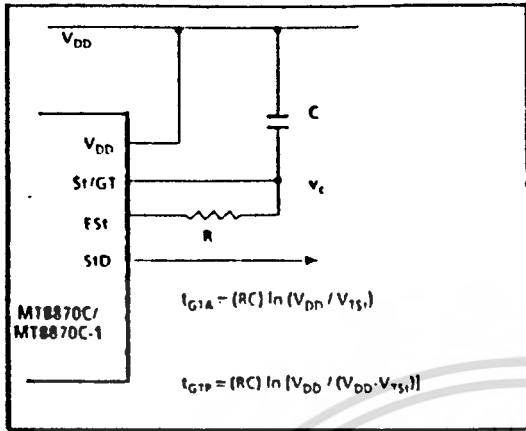


Figure 5- Basic Steering Circuit

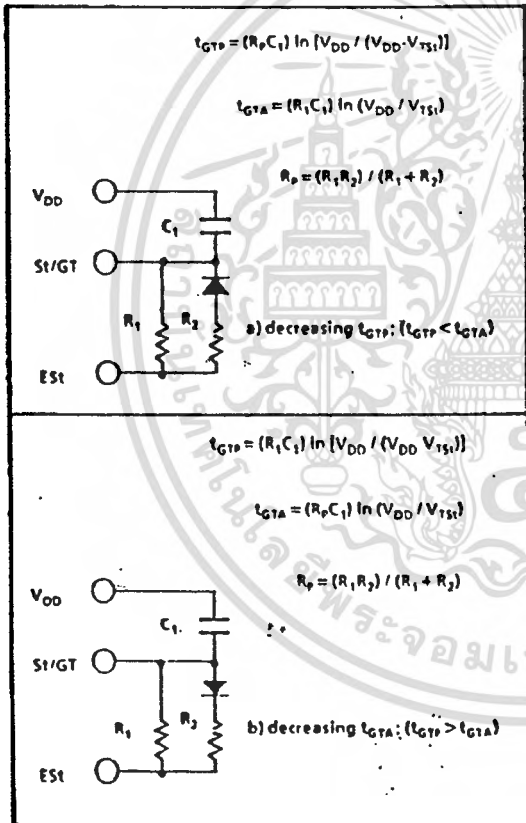


Figure 6- Guard Time Adjustment Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 2 (Single Ended Input Configuration). However, it is possible to configure several MT8870C/MT8870C-1 devices

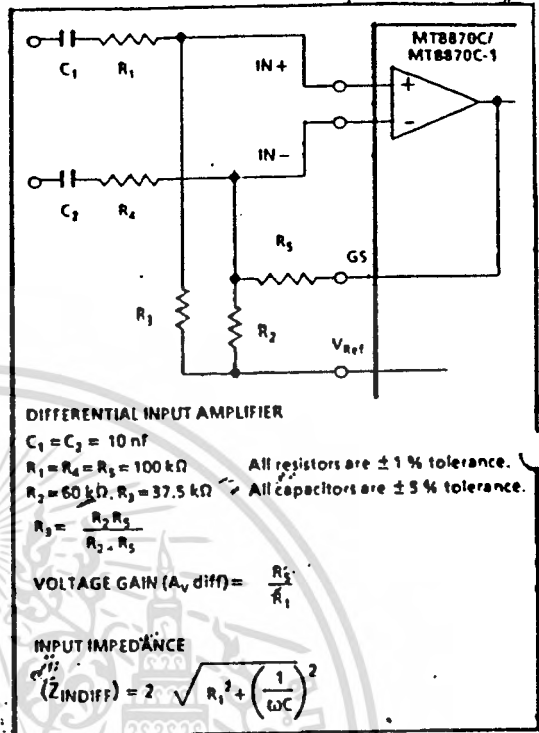


Figure 7- Differential Input Configuration employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 8 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e.; precision balancing capacitors are not required.

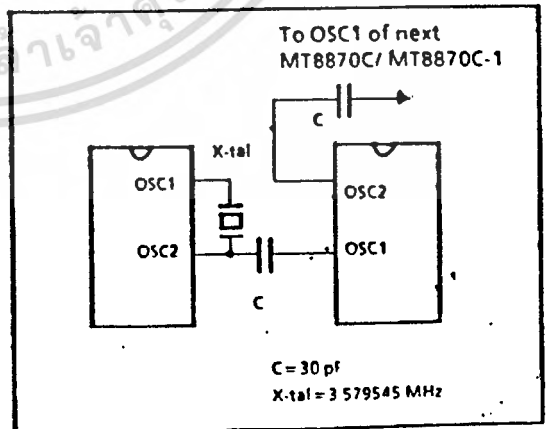


Figure 8- Oscillator Connection

ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

APPLICATION

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 10 illustrates the use of MT8870C-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R<sub>1</sub> and R<sub>2</sub> to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870C-1. As shown in the diagram, the component values of R<sub>3</sub> and C<sub>2</sub> are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 9.

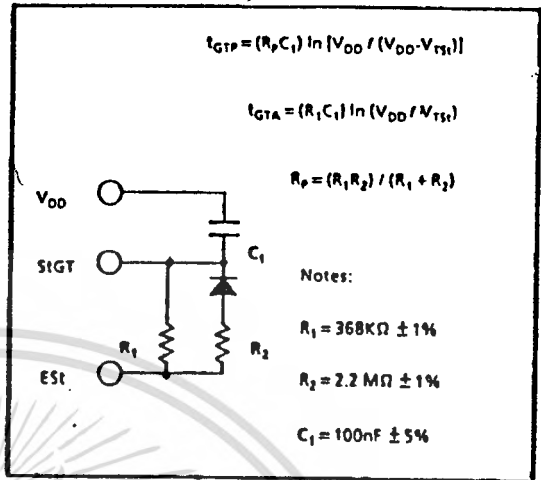


Figure 9 - Non-Symmetric Guard Time Circuit

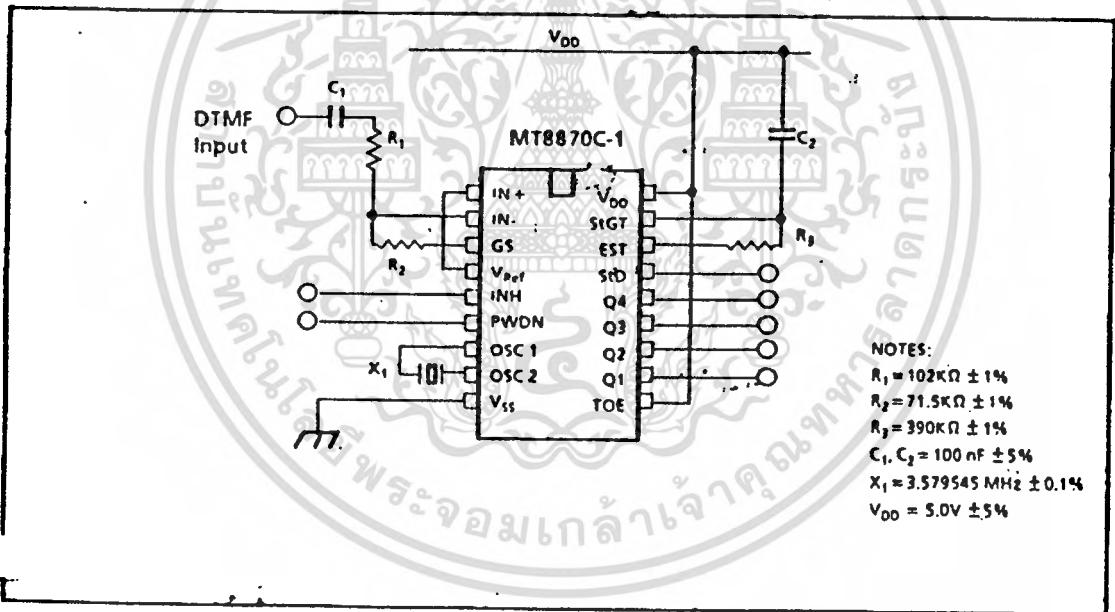


Figure 10 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก จ.

### การให้เครื่อง

#### การติดตั้ง

ที่จุดต่อ 1-8 จะเป็นตำแหน่งสำหรับต่อเครื่องโทรศัพท์ภายใน ส่วนจุดต่อ EXT1 และ EXT2 สำหรับต่อสายภายนอก

#### การเรียกภายใน

1. ยกหู จะได้ยินสัญญาณให้หมุน
2. กดหมายเลขภายใน 1-8 ที่ต้องการติดต่อ
3. ถ้าปลายทางว่าง จะได้รับสัญญาณเรียกกลับ รอจนเมื่อผู้รับสามารถติดต่อได้ทันที
4. ถ้าปลายทางไม่ว่าง จะได้รับสัญญาณไม่ว่าง วางหูแล้วทำการเรียกใหม่

#### การเรียกภายนอก

1. ยกหู แล้วกดปุ่ม "0" จะได้รับสัญญาณให้หมุนจากชุมสายองค์การโทรศัพท์
2. กดหมายเลขที่ต้องการติดต่อ

#### การรับสายจากภายนอก

1. เมื่อมีการเรียกเข้าจากภายนอก กระดิ่งจะดังทุกเครื่องที่ว่าง
2. ยกหูรับ จะสามารถติดต่อได้ทันที
3. หากต้องการโอนสายนอก ก็กดปุ่ม "\*" แล้วตามด้วยหมายเลขภายใน 1 ถึง 9 จะได้รับสัญญาณเรียกกลับ รอจนเมื่อผู้รับ ติดต่อกัน จากนั้นให้ปลายทางกด "#" ก็จะได้สายออกไป

#### การพิมพ์ข้อมูลการให้โทรศัพท์

1. หากต้องการตั้งเวลาพิมพ์ ตั้งเวลาได้ที่ดินสวิตซ์ที่เครื่อง การตั้งเวลาแสดงดังตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. หากต้องการพิมพ์ข้อมูลออกทันที ต่อเครื่องพิมพ์เข้าที่เครื่อง แล้วกดสวิทช์สีเหลือง

สวิทช์			เวลาที่พิมพ์ออก
1	2	3	นาฬิกา: นาที
0	0	0	12:00
0	0	1	13:00
0	1	0	15:00
0	1	1	16:00
1	0	0	17:00
1	0	1	17:30
1	1	0	18:00
1	1	1	20:00

ตารางที่ 1จ. แสดงการตั้งเวลาพิมพ์ข้อมูลการใช้โทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ในการสร้างโครงงานปริศยานี้ให้เสร็จสิ้น ทางผู้จัดสร้าง ได้รับความอนุเคราะห์ช่วยเหลือ ให้คำปรึกษา แนะนำแนวทางในการดำเนินงาน จากบุคคลต่างมากมาย ดังมีรายชื่อดังต่อไปนี้

- |                  |                  |  |
|------------------|------------------|--|
| 1. อ. ไชยศาล     | สิทธิ์ โยธาสกุล  | อาจารย์ที่ปรึกษาโครงงาน  |
| 2. อ. ชาลิต      | เบญจางคประเสริฐ  | อาจารย์ที่ปรึกษาโครงงาน  |
| 3. อ. ภรรณสิทธิ์ | เหล่าสกุล        | อาจารย์ภาควิชาเทคโนโลยีอุตสาหกรรม<br>คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี<br>พระจอมเกล้า เจ้าคุณทหารลาดกระบัง |
| 4. อ. อุดม       | จินประดัม        | อาจารย์แผนกอิเล็กทรอนิกส์ สถาบันเทคโนโลยี<br>พระจอมเกล้าพระนครเหนือ  |
| 5. คุณสมยศ       | โลพะวิทยวิกรานต์ | บรรณาธิการวารสาร ตรีโคออดิเกเตอร์<br>อิเล็กทรอนิกส์  |
| 6. คุณประเสริฐ   | โรจน์สุวิวัฒน์   | หัวหน้ากองบรรณาธิการวารสาร ตรีโคออดิเกเตอร์<br>อิเล็กทรอนิกส์  |
| 7. คุณวิกิจ      | ศัณษาณัฐวัฒน์    | กรรมการผู้จัดการบริษัทคอมเพสิทส์ -<br>เทคโนโลยี จำกัด  |
| 8. คุณสุภา       | ทันตศิรี         | ผู้จัดการ โรงเรียนพวิ.เจ. ปรินต์ติ้ง   |
| 9. คุณภาณี       | มุสิกฤกษ์        | ที่ปรึกษาโปรแกรม   |
| 10. คุณมานะ      | ปิยะฉัตรรัตน์    | ที่ปรึกษาโปรแกรม   |

ทางผู้จัดสร้าง โครงงานขอขอบพระคุณทุกท่านมา ณ โอกาสนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้