



1 เฟส แบง แบง พี-ดับ-บลิว-เอ็ม อินเวอร์เตอร์ ชนิดใช้ทรานซิสเตอร์
โดยผ่านการจำลองแบบโดยคอมพิวเตอร์
SINGLE PHASE BANG-BANG PWM INVERTER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมไฟฟ้า
— — — สดงบัณฑิต โน โลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป 008395 การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปฏิทินพันธบัตรการศึกษา 2534

ภาควิชาไฟฟ้า

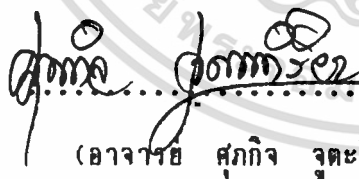
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง 1-เฟส แบ่ง แบ่ง พี-ดับ-บลิว-เอ็ม อินเวอร์เตอร์ ชนิดใช้ทรานซิสเตอร์

โดยผ่านการจำลองแบบโดยคอมพิวเตอร์

ผู้จัดทำ

ชานา	บัณฑิตสกุล	31.1100
ปิยเทพ	บูรณาวาร	31.1156
ฉัตรศักดิ์	ชลวิทย์	31.1331


.....อาจารย์ที่ปรึกษา
(อาจารย์ สุกกิจ จุตะวิริยะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1-เฟส แบ่ง แบ่ง ซี-ดับ-บลิว-เอ็ม อินเวอร์เตอร์ ชนิดใช้ทรานซิสเตอร์
โดยผ่านการจำลองแบบโดยคอมพิวเตอร์

นาย ธนา ภัณฑิสกุล 31.1100

นาย ปิณฑ เทพ บวรภาว 31.1156

นาย สิทธิศักดิ์ ทรัพย์ 31.1331

นักศึกษาภาควิชาไฟฟ้า

อาจารย์ ศุภกิจ จุฑะวิริยะ

อาจารย์ วิจิตร กิษเรศ

อาจารย์ที่ปรึกษา

บทคัดย่อ

อินเวอร์เตอร์ขนาด 500 VA ที่สร้างขึ้นนี้ใช้เทคนิคการควบคุมแรงดันแบบ แบ่ง-
แบ่ง (BANG-BANG) ซึ่งเป็นการมอดูเลตความกว้างของพัลส์ชนิดหนึ่ง โดยการป้อนกลับแรงดัน
เอาต์พุตขาออกของอินเวอร์เตอร์ ซึ่งจะควบคุมแรงดันเอาต์พุตให้มีค่าคงที่ตามสัญญาณไซน์อ้างอิง
ในตอนแรกจะมีการจำลองวงจรควบคุมและวงจรกำลังโดยใช้คอมพิวเตอร์ เพื่อทดสอบดูความ
เป็นไปได้ของวงจรจากนั้นจะสร้างวงจรเพื่อทดสอบสมรรถนะการทำงาน เทคนิคนี้มีคุณสมบัติได้
เปรียบวงจรอื่นคือวงจรควบคุมง่ายและมีการตอบสนองต่อการเปลี่ยนแปลงโหลดได้อย่างรวดเร็ว
ดังนั้นอินเวอร์เตอร์ที่สร้างขึ้นนี้มีลักษณะเหมาะสมที่จะเป็นส่วนหนึ่งของระบบจ่ายไฟแบบต่อ
เนื่อง (UPS)

SINGLE PHASE BANG-BANG PWM INVERTER

Mr. THANA PUNDITSAKUL No. 31-1100

Mr. PIYATHAP BURATAVON No. 31-1156

Mr. SITTISAK CHOLTHAWAT No. 31-1331

ADVISER

Mr. VIJIT KINARATE

Mr. SUPHAKIJ JUTAVIRIYA

ABSTRACT

THIS PROJECT PRESENTS A BANG-BANG TECHNIQUE THAT USED TO CONTROL A 500 VA INVERTER BY USING PWM (PULSE WIDTH MODULATION) BY USING OUTPUT OF INVERTER FEEDBACK . THE INVERTER CAN CONTROL CONSTANT OUTPUT VOLTAGE FOLLOWING SINE REFERRENT . IN THE BEGINING OF EXPERIMENT , CONTROL CIRCUIT AND POWER CIRCUIT ARE SIMULATED BY COMPUTER . TO TEST PROPRABILITY OF THE CIRCUIT AND TO TEST EFFICIENCY OF INVERTER . THIS TECHNIQUE IS ADVANTAGES ANOTHER CIRCUIT , ITS HAS AN EASY CIRCUIT AND AND FAST RESPONSE . THIS CONTROL TECHNIQUE IS SUITABLE FOR UPS SYSTEM.

บทคัดย่อ

ABSTRACT

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีพื้นฐานของอินเวอร์เตอร์	6
บทที่ 3	การซิมูเลตวงจรถวลและวงจรกำลังของอินเวอร์เตอร์ ใช้เทคนิค แบน แบน ด้วยคอมพิวเตอร์ และแสดงผล	11
บทที่ 4	ระบบวงจรถวลและวงจรกำลังของอินเวอร์เตอร์	15
4.1	ระบบควบคุมการทำงานและวงจรกำลัง	16
4.2	วงจรถูกเอาท์	17
4.3	วงจรถ่วงกัน	18
4.4	การซิมูเลตวงจรถวล	20
4.5	การออกแบบวงจรถวล	21
4.6	วงจรถ่วงกลับ	25
4.7	วงจรถ่วง DC LINK	25
บทที่ 5	การออกแบบวงจรถ่วง	26
บทที่ 6	ผลการทดสอบ	32
บทที่ 7	สรุปและวิจารณ์	38

หนังสืออ้างอิง

กิตติกรรมประกาศ

ภาคผนวก

การแปลงไฟกระแสดตรงเป็นไฟกระแสสลับ (INVERTER)

การแปลงไฟกระแสดตรงเป็นไฟกระแสสลับ นิยมเรียกว่าอินเวอร์เตอร์ซึ่งสามารถเปลี่ยนแปลงหรือควบคุมแรงดันไฟและความถี่ของไฟกระแสสลับได้ อินเวอร์เตอร์ได้เ้าไปใช้ประโยชน์ต่างๆ ได้เช่น

1. แหล่งจ่ายไฟฟ้ากระแสสลับสำรอง เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดขัดข้องขึ้นซึ่งเรียกแหล่งจ่ายไฟฟ้ากระแสสลับนี้ว่า STATAND-BY POWER SUPPLIES หรือ UNINTERRUPTIBLE POWER SUPPLIES ใช้เป็นแหล่งจ่ายไฟฟ้าสำรองสำหรับเครื่องมือที่สำคัญ เช่นคอมพิวเตอร์ โดยเมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดขัดข้อง TRANSFER SWITCH จะต่อระบบอินเวอร์เตอร์จ่ายไฟกระแสสลับแทนแหล่งจ่ายไฟกระแสสลับหลัก โดยแปลงไฟจากแบตเตอรี่

2. ใช้ควบคุมความเร็วของมอเตอร์กระแสสลับโดยการเปลี่ยนความถี่ เมื่อความถี่ของไฟฟ้ากระแสสลับเปลี่ยนแปลง ความเร็วของมอเตอร์จะเปลี่ยนแปลงตามสมการ

$$N = \frac{120 \cdot f}{P}$$

โดย $N =$ ความเร็วรอบเป็นรอบต่อนาที

$f =$ ความถี่ของแหล่งจ่ายไฟเป็นไซเคิลต่อวินาที

และ $P =$ จำนวนโพลของมอเตอร์

ในการควบคุมนี้จะต้องรักษาให้อัตราส่วนของแรงดันต่อความถี่ที่จ่ายเข้ามอเตอร์จะต้องคงที่ เมื่อต้องการใช้แรงบิด (TORQUE) คงที่ ทุกๆ ความเร็วที่เปลี่ยนแปลง

3. ใช้แปลงไฟฟ้าจากระบบส่งกำลังไฟฟ้าแรงสูงชนิดไฟฟ้กระแสตรงให้เป็นไฟฟ้กระแสสลับ เพื่อจ่ายให้กับผู้ใช้

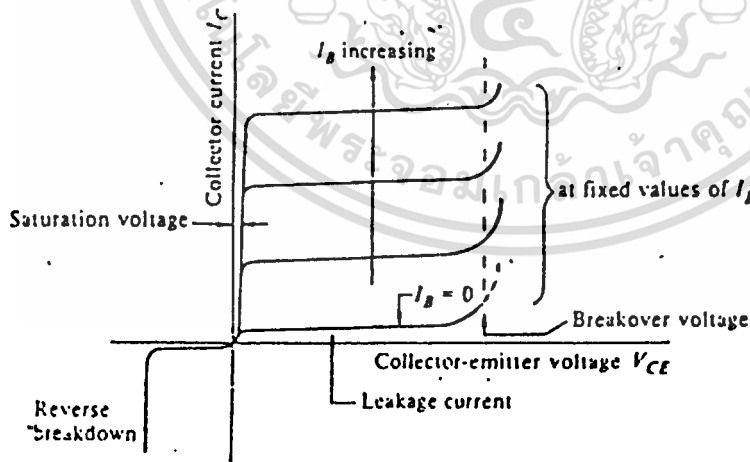
4. ใช้ในเตาหลุงเหล็กที่ใช้ความถี่สูง ซึ่งใช้หลักการเหนี่ยวนำด้วยสนามแม่เหล็กทำ
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ให้ออน (INDUCTION HEATING) แปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรวมอินเวอร์เตอร์สามารถใช้สวิตช์ที่ทนแรงดันและกระแสไฟฟ้าสูงๆ ได้เช่น เมาเวอร์ทรานซิสเตอร์ เอสซีอาร์ เป็นต้น แต่ในบริบทงานนี้เลือกใช้อุปกรณ์สวิตช์ซึ่งแบบ เมาเวอร์ทรานซิสเตอร์ เนื่องจากมีข้อดีคือ การทำงานของเมาเวอร์ทรานซิสเตอร์ในแบบ สวิตช์ซึ่งในย่านตัดออก และอิ่มตัว เมาเวอร์ทรานซิสเตอร์สามารถทำให้นำกระแสหรือหยุดนำ กระแสด้วยการควบคุมกระแสเบส ซึ่งง่ายกว่าที่จะควบคุมเอสซีอาร์ เพราะเอสซีอาร์ต้องการ วงจรรวมพิวเทคขนาดใหญ่ และสามารถทำงานที่ความถี่สูงกว่า เอสซีอาร์

แนะนำอุปกรณ์สวิตช์ซึ่งแบบเมาเวอร์ทรานซิสเตอร์

Power Transister

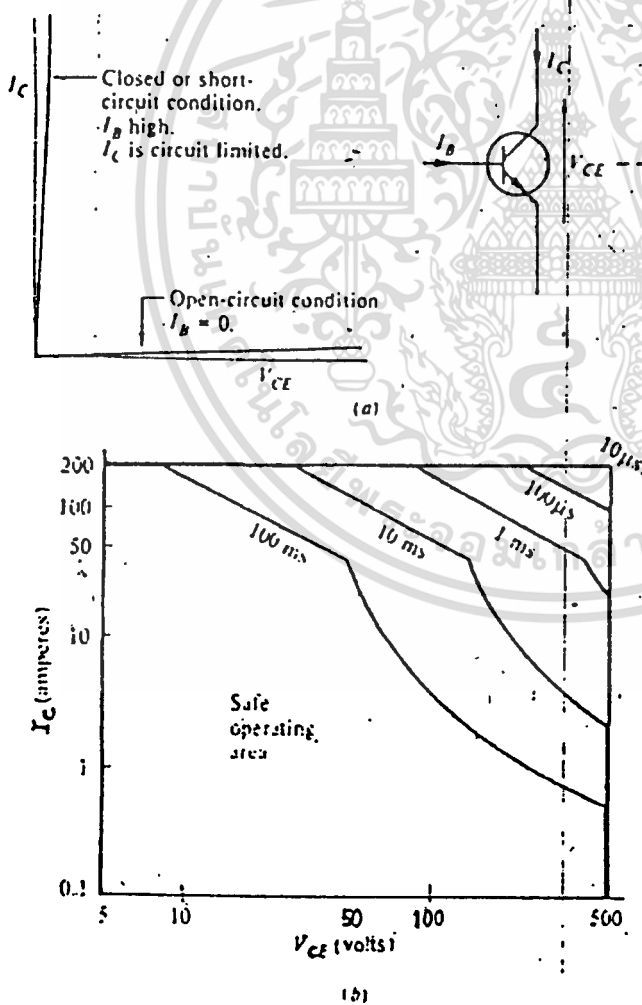
ทรานซิสเตอร์จะมีแบบ NPN หรือ PNP แต่มักจะใช้แบบ NPN ขณะที่ มีนทำงานและมีค่า V_{CE} อยู่ I_C จะแปรค่าเป็นสัดส่วนกับ I_B ดังนี้คือ $I_C = \beta I_B$ ซึ่งมีค่าอยู่ในช่วง 15-100 คุณสมบัติของ Transistor จะเป็นดังรูป



รูปที่ 1.1 รูปแสดงคุณสมบัติของ Transister N-P-N

เมื่อมีค่า V_{CE} เพิ่มขึ้นเรื่อยๆ จะเกินจุด Breakover voltage จะทำให้ทรานซิสเตอร์พังได้ หรือเมื่อป้อน reverse Voltage ที่ V_{CE} จะเกิด Break-down ระหว่าง V_{BE} ประมาณ 10V ดังนั้นเพื่อป้องกันกรณีนี้เกิดขึ้น จึงได้ต่อไดโอดคร่อมระหว่างขา C กับ E ดังรูปที่แสดงลักษณะของทรานซิสเตอร์แบบดาร์ลิงตัน

ในการนำไปใช้งานจะใช้เป็นสวิตช์ปิดเปิด เมื่อมีกระแสเบสจะเป็นการปิดสวิตช์ เมื่อนำกระแสเบสออกจะเป็นการเปิดสวิตช์ซึ่งกระแสเบสจะต้องมากกว่าจะให้ทรานซิสเตอร์ Saturation ได้ซึ่งก็คือการเปิดสวิตช์นั่นเอง เพื่อให้ทรานซิสเตอร์ทำงานได้อย่างมีประสิทธิภาพจะต้องไม่เกินค่า I_C , V_{CE} ที่กำหนดซึ่งอยู่ภายในบริเวณที่เรียกว่า Safe Operation area ดังรูปส่วนค่าเวลาในรูปเป็นคาบเวลาของการสวิตช์



รูปที่ 1.2 | (a) แสดงการเป็นสวิตช์ของทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้ (b) อำนวยการใช้งานที่ปลอดภัย (safe operating area) ไม่ว่าการณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ข้อมูลสำคัญที่ใช้ในการเลือก Power Transistor

1. V_{CES}, V_{CEX} โวลต์ตกคร่อม V_{CE} ได้สูงสุดเมื่อไม่มีกระแส, แรงดันย้อนกลับสูงสุดตามลำดับ
2. $V_{CE (SAT)}$ โวลต์เมื่อทรานซิสเตอร์ saturate ค่านี้จะต่างกันเมื่อค่ากระแสเบสต่างกัน
3. ค่า $h_{FE} = I_c / I_B$ เมื่อทรานซิสเตอร์ Saturate ค่านี้จะเปลี่ยนแปลงไปขึ้นอยู่กับกระแส Collector และอุณหภูมิ
4. $I_{C(SAT)}$ คือค่ากระแส Collector สูงสุดที่ $V_{CE(SAT)}$
5. t_{on}, t_s, t_r ช่วงเวลาเปิด, storage time, ช่วงเวลาปิด ของ Transistor

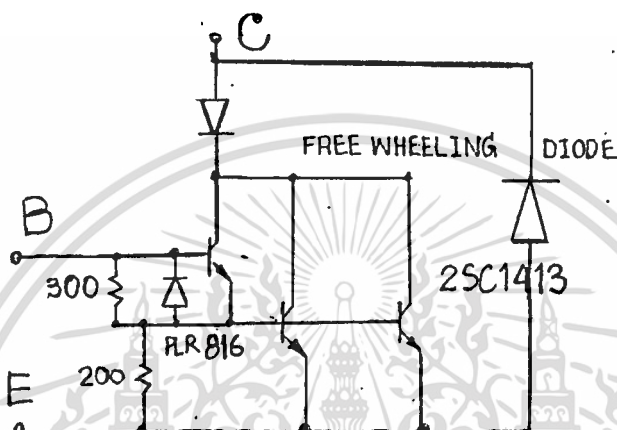
เหตุผลที่เลือก Transistor เป็นอุปกรณ์สวิตช์ในวงจรอินเวอร์เตอร์

การใช้ Transistor ดิตรงที่ไม่จำเป็นต้องมีวงจร Commutating เหมือนกับ Thyristor ซึ่งมีสามารถหยุดนำกระแสได้โดยเพียงแค่เอาสัญญาณที่ขับเบสออกเท่านั้น การสวิตช์ต้องอยู่ในที่มันสามารถสวิตช์ได้ และสามารถสวิตช์ได้เร็วกว่า Thyristor จึงทำให้ใช้งานในแง่ความถี่สูงและแบบ PWM ได้ ข้อเสียคือจะต้องมีกระแสตลอดเวลาและทน Volt ได้น้อยกว่า Thyristor แต่ก็มีน้ำหนักเบาอีกทั้งราคาถูกทำให้ประหยัดอีกด้วย

สิ่งสำคัญที่ต้องระวังคือต้องไม่ให้ Transistor ที่อยู่ใ้ในแกนเดียวกันทำงานพร้อมกันเพราะจะทำให้เกิดการลัดวงจรทำให้อุปกรณ์เสียหายได้

ทรานซิสเตอร์ที่ใช้

ทรานซิสเตอร์เราใช้เบอร์ 2SC1413H โดยใช้ทรานซิสเตอร์ 3 ตัวต่อคาร์ดิ้งกัน โดย
ต่อไดโอดชนิด fast recovery อนุกรมเข้าไปอีกเพื่อให้ทรานซิสเตอร์ทนโวลต์เตจได้สูงมาก
ขึ้น และใส่ไดโอดชนิด fasy recovery ขนานเข้าไปดังรูป และมีการต่อค่าตัวต้านทานและ
ไดโอดเพิ่มเข้าไปเพื่อเพิ่มความเหมาะสมในการใช้งานค่าต่าง ๆ แสดงไว้ในรูป 1.3 แล้ว



รูปที่ 1.3 แสดงทรานซิสเตอร์ที่ใช้

บทที่ 2

ทฤษฎีพื้นฐานของอินเวอร์เตอร์

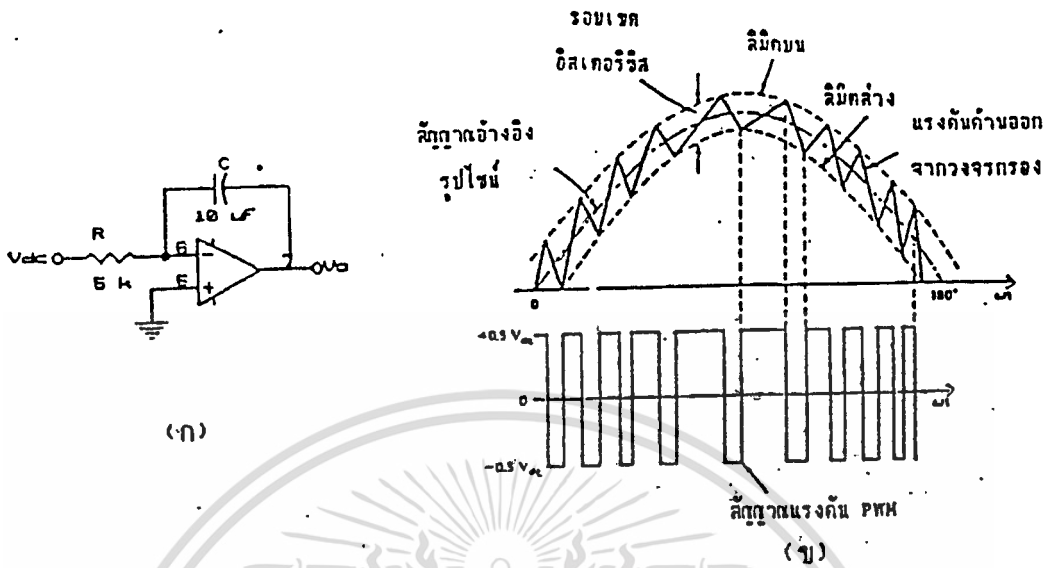
การสร้างสัญญาณ PWM (PULSEWIDTH MODULATION) สำหรับอินเวอร์เตอร์มีหลายวิธี เช่น การนำสัญญาณรูปไซน์มาเปรียบเทียบกับสัญญาณรูปสามเหลี่ยมหรือการใช้ไมโครคอมพิวเตอร์กำเนิดสัญญาณ PWM แต่มีอีกวิธีหนึ่งที่สามารถสร้างสัญญาณ PWM นี้ได้โดยการป้อนกลับของกระแสหรือแรงดันขาออกของอินเวอร์เตอร์ การป้อนกลับสามารถที่จะคงค่าปริมาณที่ถูกป้อนกลับซึ่งอาจเป็นกระแสหรือแรงดัน แต่ถ้าต้องการควบคุมแรงดันขาออกให้คงที่ เราก็ควรป้อนกลับแรงดันขาออกซึ่งอยู่ในรูปไซน์แล้วนำไปเปรียบเทียบกับสัญญาณอ้างอิงเมื่อทำเช่นนี้ องค์ประกอบหลักมูลของแรงดัน PWM ด้านออกจะมีค่าคงที่ตามสัญญาณอ้างอิง

2. วิธีการสร้างสัญญาณ PWM โดยการป้อนกลับแรงดัน

สัญญาณ PWM ที่ได้จากวิธีนี้จะเกิดขึ้นมาจากการที่เรานำสัญญาณขาออกของอินเวอร์เตอร์ผ่านวงจรตรวจวัดแรงดัน (VOLTAGE SENSOR) และผ่านวงจรกรอง RC ผ่านตัว (LOW-PASS FILTER) แรงดันด้านออกของอินเวอร์เตอร์ที่เป็นแบบบริดจ์จะเปลี่ยนแปลงระหว่าง $+V_{dc}$ และ $-V_{dc}$ โดยที่ V_{dc} คือแรงดันไฟตรงด้านเข้า ให้ V_o เป็นแรงดันด้านออกของวงจร RC (ดูรูปที่ 1ก.) กระแสผ่านความต้านทาน R ไปสู่ C มีค่าโดยประมาณเท่ากับ $\pm V_{dc}/R$ ดังนั้นความชัน (SLOPE) ของแรงดัน V_o จะเท่ากับ

$$dV_o/dt = \pm V_{dc}/R \quad (1)$$

ถ้าแรงดันด้านออกของ PWM เท่ากับ V_{dc} ความชันของ V_o จะเป็นลบเมื่อเปรียบเทียบกับ V_o กับแรงดันอ้างอิงรูปไซน์ โดยใช้วงจรเปรียบเทียบซึ่งมีฮิสเตอร์รีซิสเท่ากับ ΔV (ใช้วงจรล้นโทของซิมิตด์) เมื่อ V_o มากกว่าแรงดันอ้างอิงไปประมาณ $\Delta V/2$ แรงดันด้านออกของวงจรเปรียบเทียบจะเปลี่ยนระดับ



รูปที่ 1 ก) วงจร RC ผ่านค่า

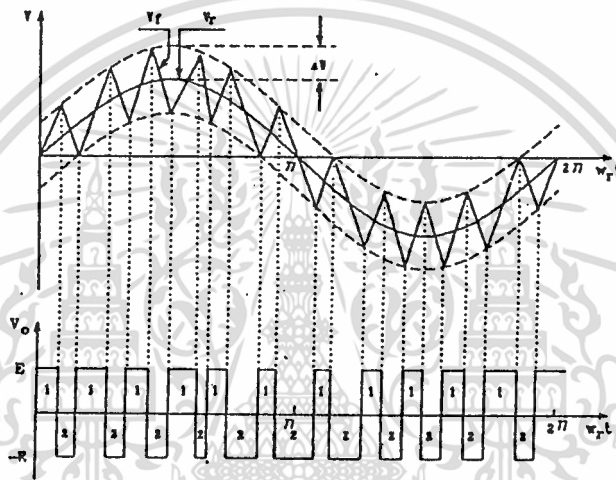
ข) รูปบน แรงดันป้อนกลับที่ผ่านวงจรกรองผ่านค่า และสัญญาณอ้างอิงรูปไซน์
รูปล่าง สัญญาณ PWH ที่ได้จากการเปรียบเทียบสัญญาณทั้งสองแบบมีอีซีเทอร์รี่ซี่ส์

เรานำสัญญาณที่ออกจากวงจรเปรียบเทียบ ไปทำการควบคุมการทำงานของทรานซิสเตอร์ที่เป็นสวิทช์ในวงจรอินเวอร์เตอร์ การคงค่าแรงดันเกิดจากการที่สัญญาณที่ผ่านวงจรกรองผ่านค่าจะอยู่ในแถบอีซีเทอร์รี่ซี่ส์รอบๆ แรงดันอ้างอิงรูปไซน์ และสัญญาณนี้คือองค์ประกอบหลักมูลของแรงดัน PWH ของอินเวอร์เตอร์นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะรูปคลื่นของเทคนิคแวง-แวงรูปที่ 2.2 ซึ่งเกิดขึ้นจากวงจรมอดคูลเลเตอร์ รูปที่ 2.2 v_o คือสัญญาณสวิทช์ซึ่ง DM ซึ่งจะนำไปขับ PWM อินเวอร์เตอร์ และ v_r คือสัญญาณคลื่นพาหะ (carrier) มีรูปร่างเคลต้าจะออสซิลเลทรอบ ๆ สัญญาณไซน์อ้างอิง v_r อยู่ในขอบเขตฮิสเตอร์รีซิส (Δv) ดังนั้นค่าความกว้างของฮิสเตอร์รีซิสน้อยที่สุดและค่าความชันมากที่สุดของ v_r จะเป็นตัวกำหนดความถี่สวิทช์ของอุปกรณ์สวิทช์ในอินเวอร์เตอร์

วงจรของ เทคนิค แวง-แวง แบบนี้ทำงานดังนี้ สัญญาณอ้างอิงรูปไซน์ v_r ถูกป้อนเข้าที่



รูปที่ 2.2 แสดงรูปคลื่นเคลต้ามอด

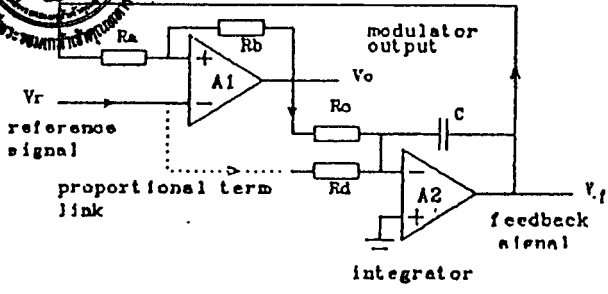
อินพุทขั้วบวกของคอมพาราเรเตอร์ (comparator) A_1 ในขณะที่คลื่นพาหะ v_r ซึ่งถูกสร้างขึ้น โดย อินทิเกรเตอร์ A_2 จะป้อนเข้าที่ขั้วลบ ดังนั้นเมื่อไรก็ตามที่เอาท์พุทของ A_2 เกินค่าขอบเขตบน (upper) หรือขอบเขตล่าง (lower) ของความกว้างฮิสเตอร์รีซิส ซึ่งกำหนดค่าได้ด้วยอัตราส่วน R_2/R_3 จะทำให้คอมพาราเรเตอร์ A_1 กลับ polarity ของ v_o ทันที ซึ่ง v_o ทำหน้าที่เป็นอินพุทของ A_2 จะมีผลทำให้ความชันของ v_r เปลี่ยนเครื่องหมายตรงกันข้ามและจะออสซิลเลทรอบสัญญาณอ้างอิง v_r ผลของการออสซิลเลตนี้จะทำให้องค์ประกอบมูลฐานของ v_r ($v_{r,n}$) และสัญญาณอ้างอิงรูปไซน์ มีขนาดเท่ากัน.

วงจรเทคนิคแวง-แวงแบบง่าย

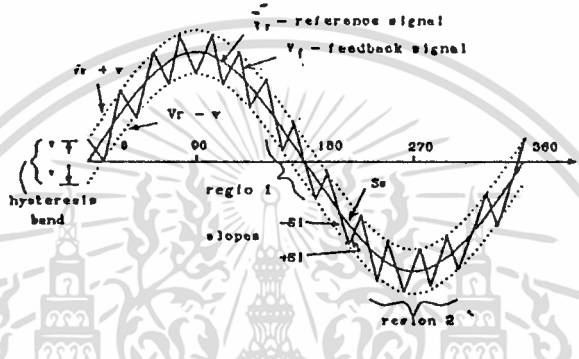
วงจร เทคนิคแวง-แวง แบบนี้ ประกอบด้วยออป-แอมป์เพียงสองตัวเท่านั้นที่คอมพาราเรเตอร์ A_1 จะมีการเปรียบเทียบกับสัญญาณป้อนกลับ v_o กับสัญญาณอ้างอิงรูปไซน์ v_r พร้อมทั้งมีการไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



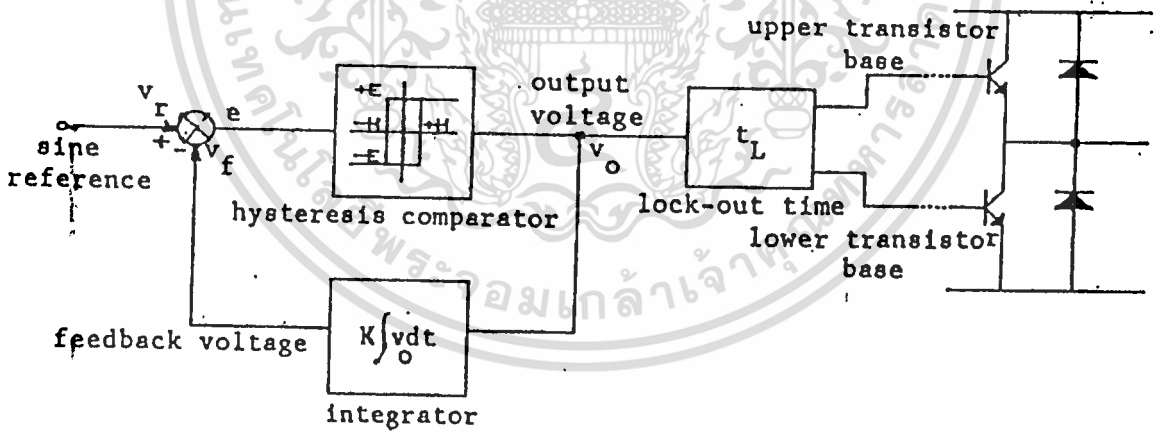
hysteresis comparator



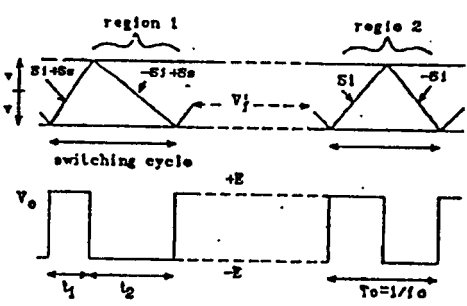
รูปที่ 2.3 แสดงวงจรเทคนิค แบน-แบน แบบง่าย



รูปที่ 2.4 รูปคลื่นเคลต้ามืด



รูปที่ 2.5 แสดงแผนภาพบล็อกหน่วยสร้างเทคนิคแบน-แบน



รูปที่ 2.6 รูปคลื่นสวิตช์ซึ่งเคลต้ามืดที่มีการจัดเรียงใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
ของ region 1 และ 2 ซึ่งมีคาบไม่คงที่

สร้างอีสเทอร์รีซิสด้วย ดังนั้นสัญญาณเอาท์พุท v_o ที่ได้จึงมีแรงดันสภาวะสวิทซ์ E อย่างไรก็ดี อย่างหนึ่งเพื่อจะนำไปขับอุปกรณ์สวิทซ์ในอินเวอร์เตอร์ ส่วน A_2 จะทำหน้าที่เป็นอินทิเกรเตอร์ เพื่อทำหน้าที่สร้างสัญญาณป้อนกลับ v_f จาก v_o ดังนั้นสัญญาณป้อนกลับจึงมีความชันที่เป็นบวกหรือลบ พิจารณาได้จากสมการ

$$\frac{dv_f}{dt} = \pm \frac{E}{CR_c} = S_i \quad \dots 2$$

S_i คือความชันของรูปคลื่นเคลตต้า (v_f)

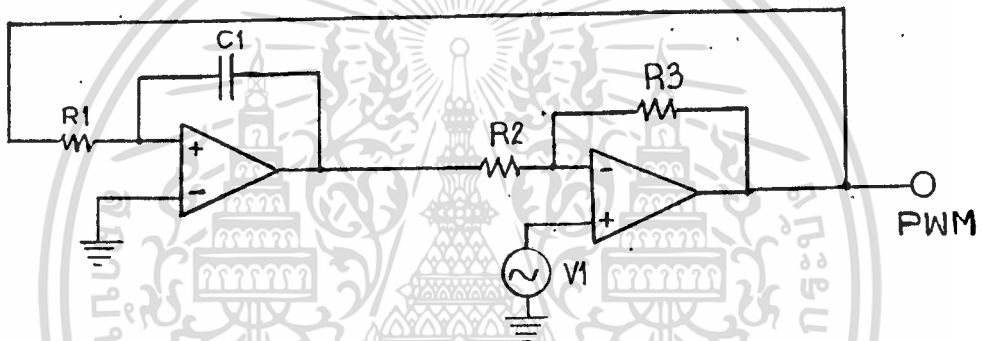
ในขณะที่สัญญาณ v_f เคลื่อนที่ห่างจาก v_r มีค่าเท่ากับ Δv จะทำให้ v_f เปลี่ยนทิศของความชันเป็นผลทำให้ v_f ออสซิลเลทรอบ ๆ v_r อยู่ในขอบเขตอีสเทอร์รีซิส ($\pm \Delta v$) ตามรูปที่

2.6 สัญญาณ v_o เป็นสัญญาณสวิทซ์ซึ่งเป็น differential ของ v_f ดังนั้นจะได้ความสัมพันธ์ดังนี้

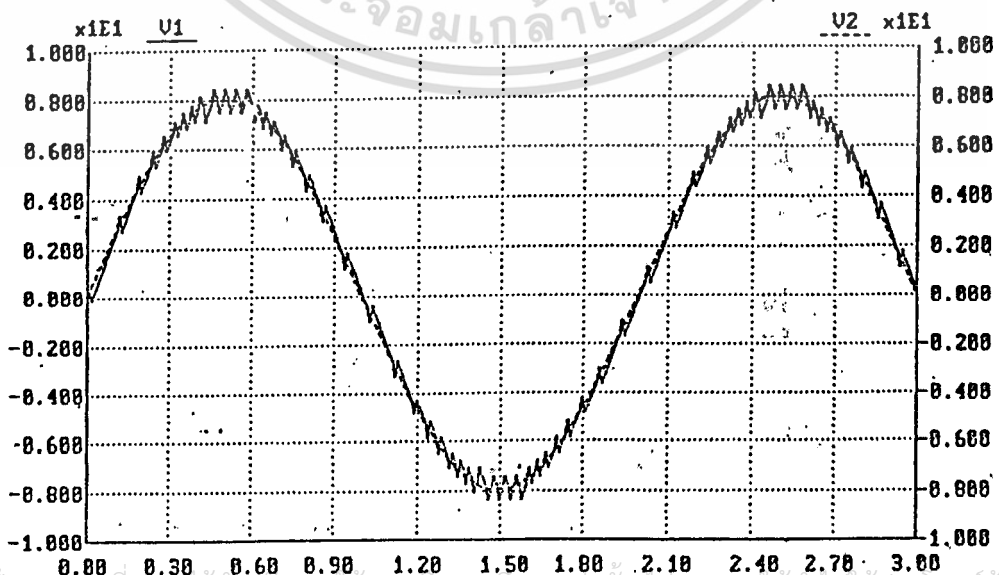
$$v_o = \frac{dv_f}{dt} = \frac{dv_f}{dt} + \text{switching harmonics} \quad \dots 3$$

การซิมูเลตวงจรรวม วงจรกำลังและแสดงผล

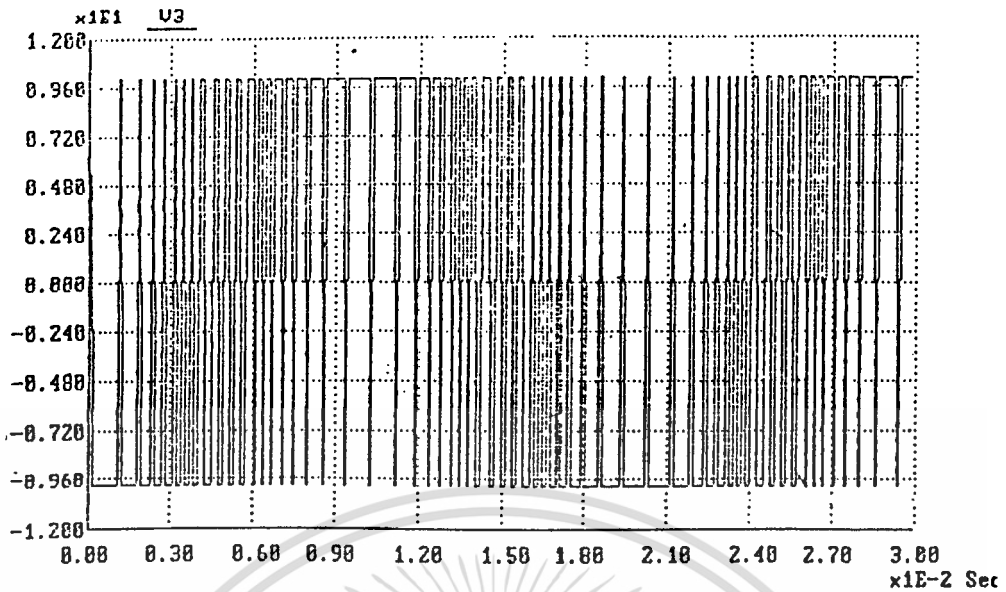
ก่อนที่จะทำการต่อวงจรที่ออกแบบมานั้นได้นำไมโครคอมพิวเตอร์มาใช้ในการจำลองการทำงานของวงจรเพื่อทดสอบความเป็นไปได้ของวงจร โปรแกรมที่ใช้สำหรับการจำลองวงจรคือโปรแกรม LEC ในขั้นแรกเริ่มทดลองวงจรรวมก่อนเพื่อตรวจสอบความเหมาะสมของค่าของตัวความต้านทานและตัวเก็บประจุ ซึ่งมีผลต่อค่าความถี่ในการสวิทช์ซึ่งจะป้อนให้ทรานซิสเตอร์ วงจรที่ใช้จำลองการกำเนิดสัญญาณ PWM แสดงไว้ในรูป 3.1



รูป 3.1 วงจรรวมที่ใช้จำลองการกำเนิดสัญญาณ PWM
ผลจากการจำลองวงจรรวมแสดงไว้ดังนี้



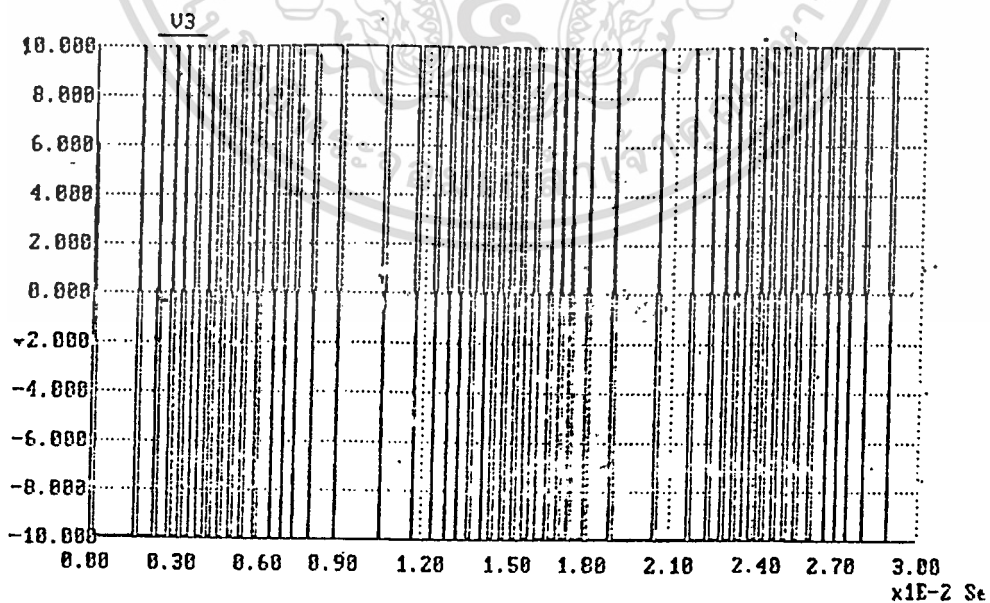
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งรูป 3.2 แสดงสัญญาณที่ผ่านวงจรอินทิเกรตเทียบกับรูป sine อ่างอิง



รูป 3.3 แสดงสัญญาณเอาต์พุตของวงจรควบคุมที่ป้อนให้ทรานซิสเตอร์

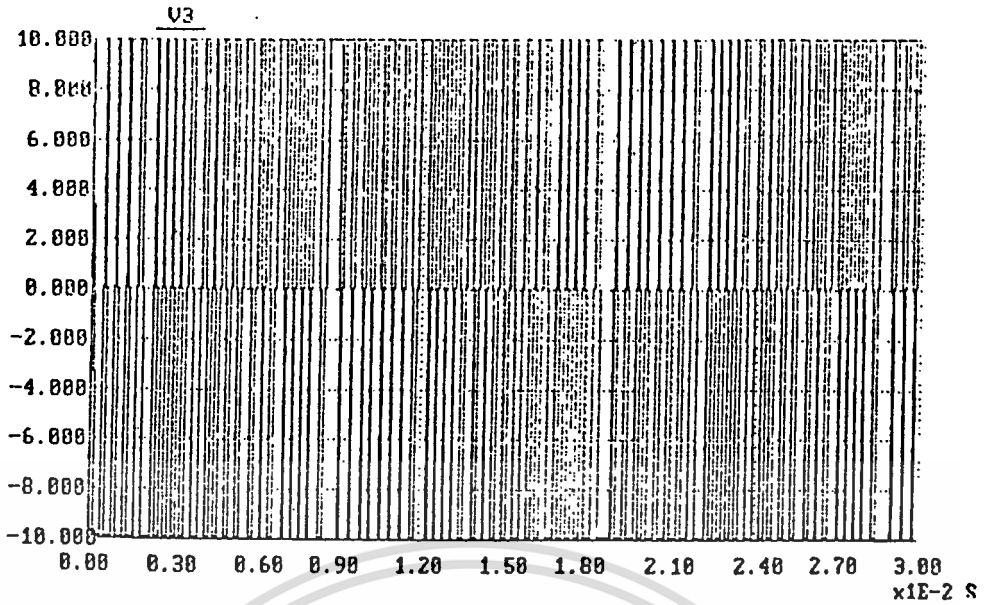
หมายเหตุ

เมื่อมีการปรับค่า Amplitude ของสัญญาณ sine อ้างอิงจะมีผลให้ช่วงเวลาการนำกระแสของทรานซิสเตอร์เพิ่มขึ้นเมื่อสัญญาณ sine อ้างอิงมากขึ้น ในทางกลับกันช่วงเวลาการนำกระแสของทรานซิสเตอร์จะลดลงเมื่อสัญญาณ sine อ้างอิงลดลง ซึ่งแสดงได้ดังรูป



รูป 3.4 แสดงสัญญาณ OUTPUT ของวงจรควบคุมที่ $V_r = 9V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

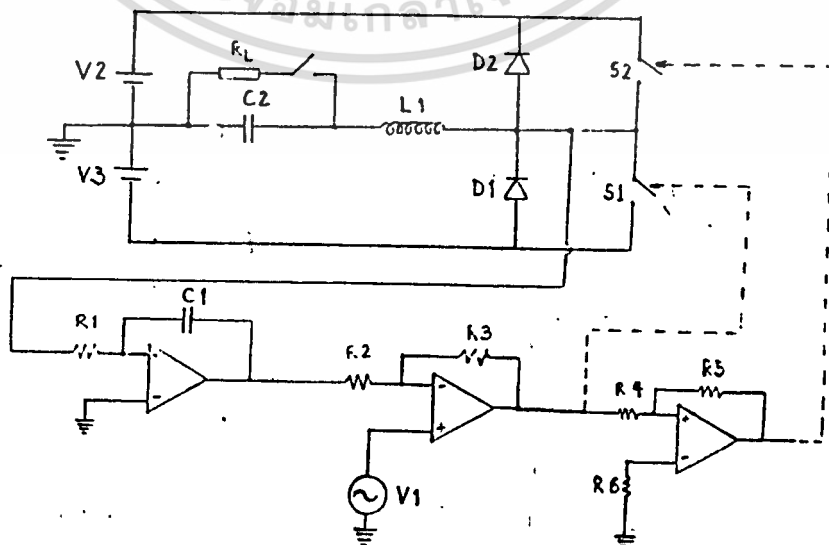


รูป 3.5 แสดงสัญญาณ OUTPUT ของวงจรคัมที่ $V_r = 6V$

ในขั้นที่สอง

หลังจากที่ผลการจำลองวงจรควบคุมเป็นที่พอใจแล้ว ได้จำลองวงจรควบคุมและวงจรกำลังของอินเวอร์เตอร์ โดยเอาที่พทของทรานซิสเตอร์ซึ่งในการจำลองนี้ แทนคุณสมบัติของทรานซิสเตอร์ด้วยลักษณะของสวิทช์ ได้ผ่านการกรองโดยใช้ตัวเหนี่ยวนำและตัวเก็บประจุเพื่อให้ได้ OUTPUT ที่ไหลลความต้านทานเป็นสัญญาณ SINE ค่าของตัวเหนี่ยวนำค่าตัวเก็บประจุ คำนวณได้จากสูตรที่ได้กล่าวไว้ในบทของวงจรกรอง

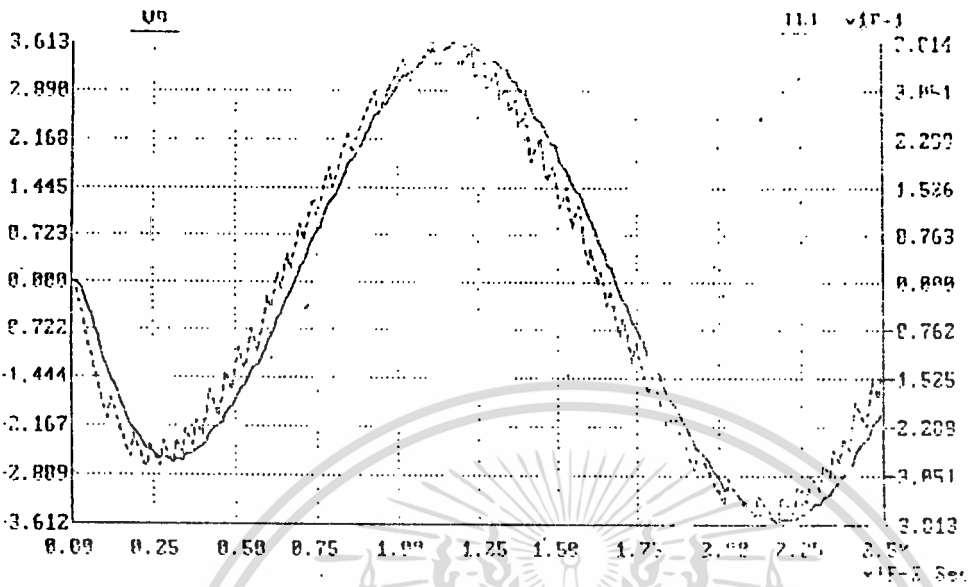
รูปวงจรถวลคุมและวงจรถวลกำลังของอินเวอร์เตอร์รวมทั้งวงจรถวลกรองแสดงไว้ในรูป 3.6



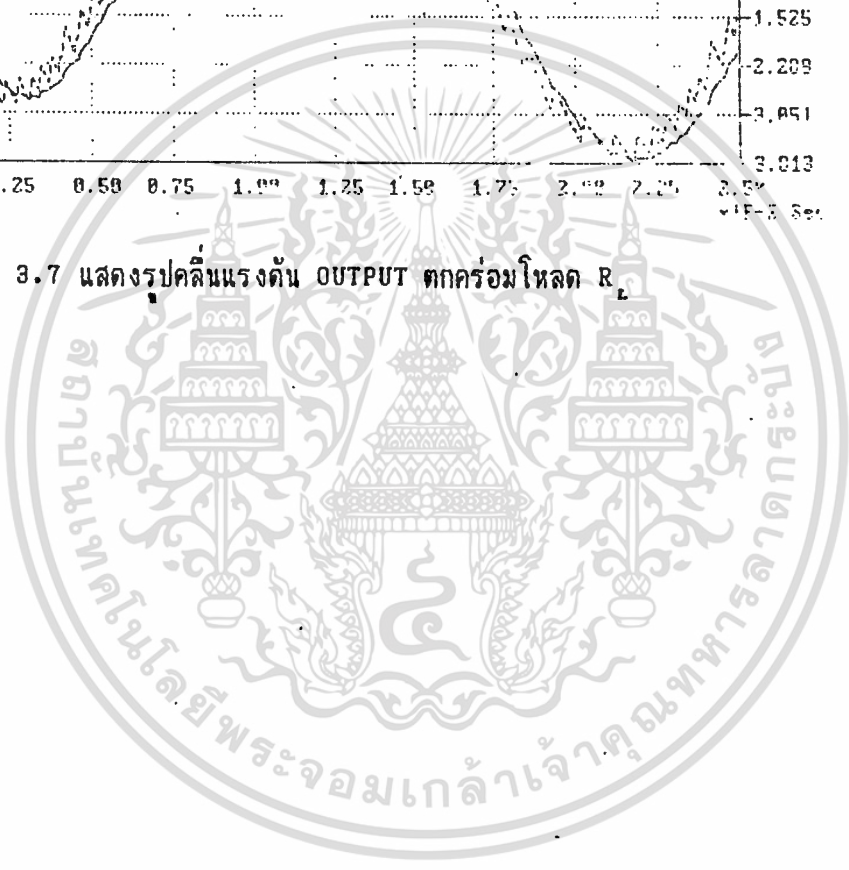
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูป 3.6 แสดงระบบอินเวอร์เตอร์ที่ใช้จำลอง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลของการจำลอง

สัญญาณที่ได้แสดงดังรูปต่อไปนี้



รูป 3.7 แสดงรูปคลื่นแรงดัน OUTPUT ตกคร่อมโหลด R_L

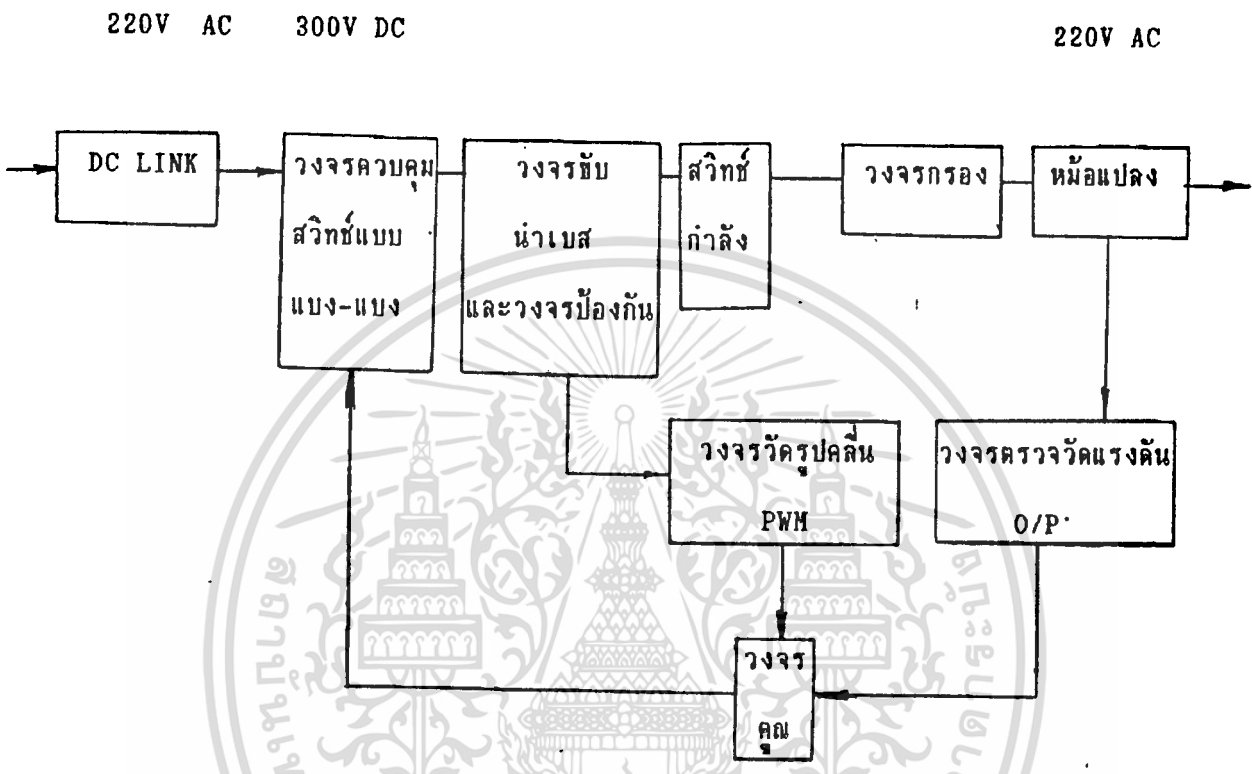


บทที่ 4

ระบบวงจรควบคุมและวงจรสวิตช์กำลังของระบบอินเวอร์เตอร์

หลักการทํางาน

อินเวอร์เตอร์ที่สร้างมีลักษณะดังรูป



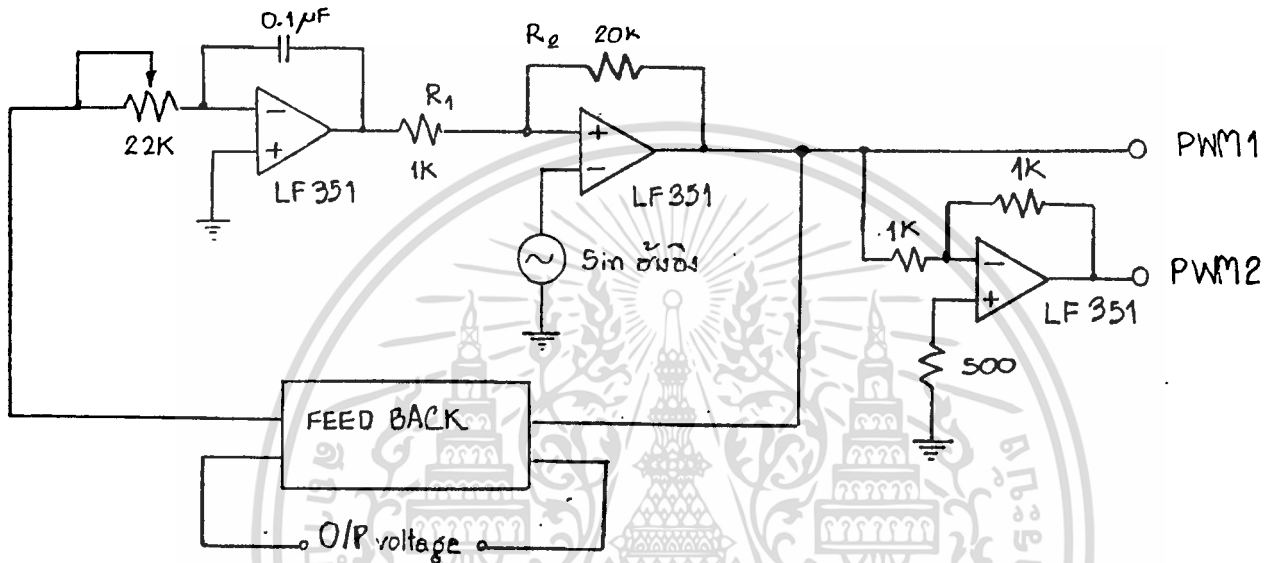
รูปที่ 4.1 แสดงแผนภาพบล็อกของอินเวอร์เตอร์

สัญญาณแรงดันขาออกถูกป้อนกลับมาถึง วงจรควบคุมโดยเชื่อมกับสัญญาณ PWH และนำค่าที่ได้ไป ผ่านวงจรมอนิเตอร์ เพื่อนำสัญญาณได้ไปเปรียบเทียบกับสัญญาณ SIN อ้างอิงเพื่อได้สัญญาณ PWH เพื่อไปควบคุมสวิตช์กำลัง ซึ่งมีการต่อในลักษณะ FULL BRIDGE ซึ่งผลของกรรมวิธีนี้ จะทำให้ระบบมีการตอบสนองทางเวลาได้อย่างรวดเร็ว รายละเอียดวงจรต่างๆแสดงไว้ในหัวข้อถัดไป

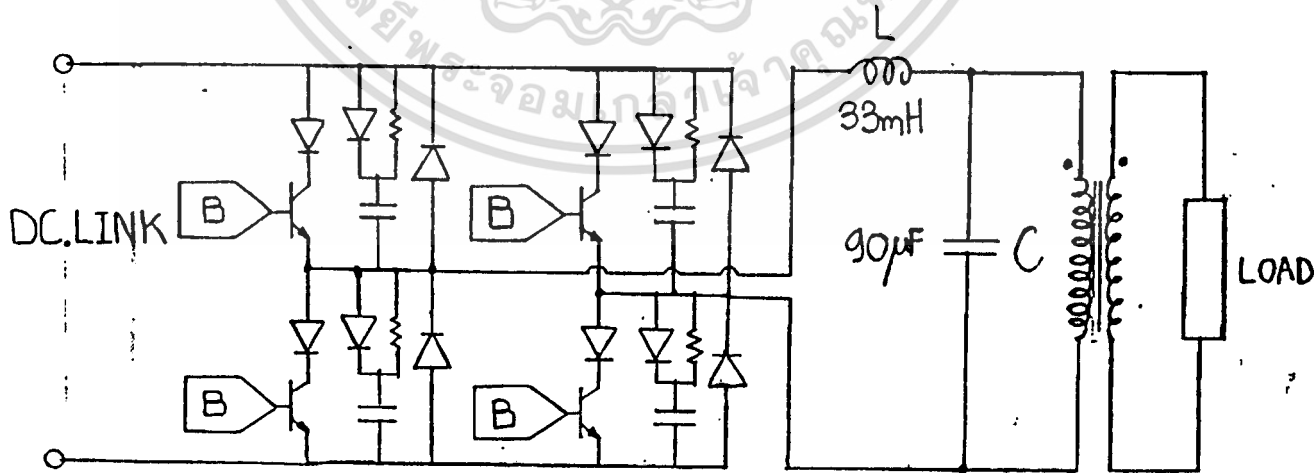
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 ระบบควบคุมการทำงานและวงจรกำลัง

รายละเอียดทางทฤษฎี ได้แสดงไว้ในบทก่อน ๆ แล้ว ดังนั้นวงจรควบคุมมีดังรูป 4.3 โดยที่เราสามารถปรับความถี่สวิทช์ได้โดยการปรับค่า Amplitude ของสัญญาณ Sin อ้าอิงเมื่อ Amplitude มีค่าน้อยความถี่สวิทช์จะมีค่ามาก ถ้าค่า Amplitude มากความถี่สวิทช์จะต่ำ และปรับอีกค่าที่ตัวต้านทานปรับค่าได้ซึ่งเป็นการปรับค่าการอินทิเกรต โดยที่เราคงค่า C ไว้และอีทเทอร์ริซีส์ โดย ใช้ $C = 0.1\mu F$ อีทเทอร์ริซีส์ $R_2/R_1 = 20$ สัญญาณที่ได้ผ่านอินเวอร์เตอร์อีกตัว นำสัญญาณ PWM ทั้งสองไปเข้าวงจร Lock out ต่อไป



รูปที่ 4.2 แสดงวงจรควบคุม

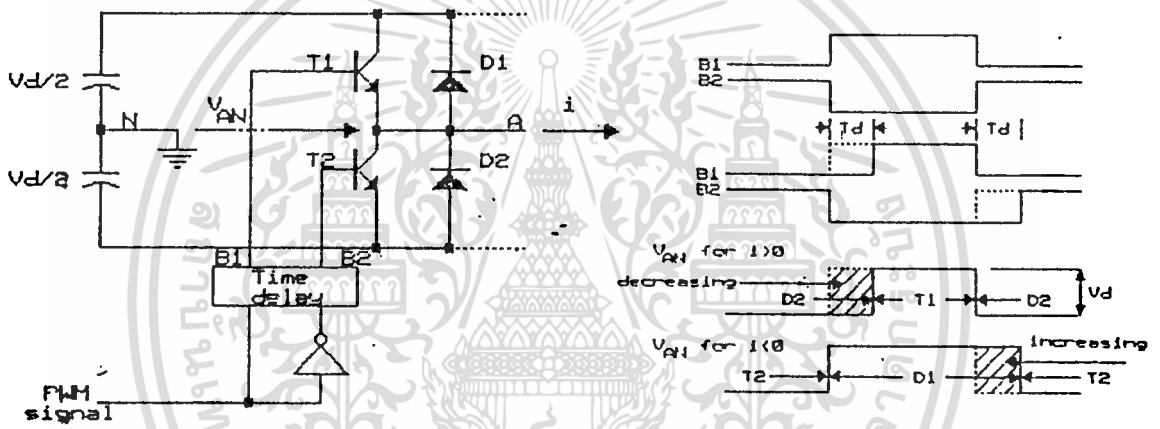


รูปที่ 4.3 แสดงวงจรกำลังแบบ full bridge และวงจรกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรล๊อคเอาท์ (Lock out circuit)

เป็นวงจรที่จะแยกสัญญาณที่จะนำไปควบคุมทรานซิสเตอร์ตัวบน และตัวล่างในกึ่งเดียวกันของบริจด์อินเวอร์เตอร์ตามรูปที่ 4.4 (a) โดยมีการสร้างเดดไทม์ (dead time) ซึ่งเป็นการป้องกันไม่ให้เพาเวอร์ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน ในขณะที่มีการสลับเปลี่ยนการนำกระแส อันเนื่องมาจากผลสโคเรจไทม์ของทรานซิสเตอร์ซึ่งจะทำให้เกิดลัดวงจรในกึ่งชั่วขณะ ผลก็คืออาจทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้ หลักการสร้างเดดไทม์ทำได้โดยการหน่วงสัญญาณการนำกระแสของทรานซิสเตอร์แต่ละตัวออกไปเท่ากับ t_d ดังแสดงในรูปที่ 4.4 (b) วงจรล๊อคเอาท์อย่างง่ายที่ออกแบบแสดงได้ในรูปที่ 4.5



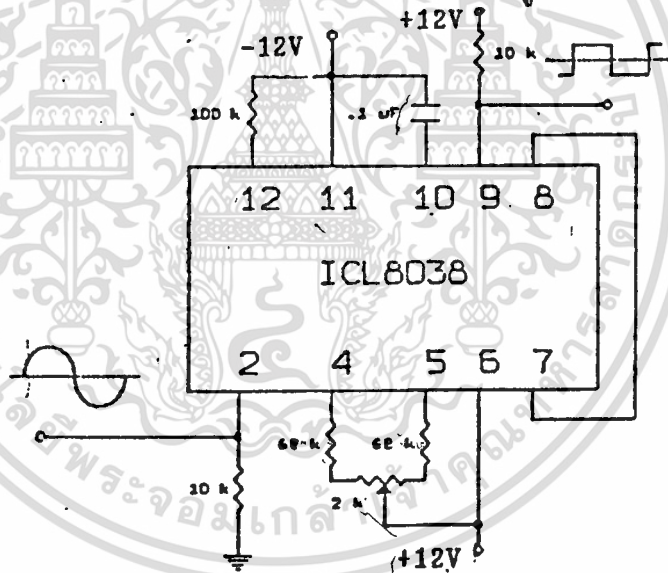
a) วงจรกำลังของอินเวอร์เตอร์ b) สัญญาณต่าง ๆ เมื่อมีการสร้าง dead time
รูปที่ 4.4 แสดงหลักการสร้างวงจรล๊อคเอาท์

ในทางทฤษฎีพบว่าถ้าค่าของเดดไทม์สูงจะทำให้แรงดันมูลฐานมีค่าลดลงไปจากเดิม และจะมีผลทำให้มีฮาร์โมนิคส์อันดับต่ำมีค่าสูงขึ้น ดังนั้นการกำหนดค่าเดดไทม์ควรกำหนดให้มีค่าที่เหมาะสมซึ่งมีความสัมพันธ์กับค่า t_r, t_f ของทรานซิสเตอร์ จากการทดลองค่าที่เหมาะสมได้เลือกค่าประมาณ 25 us ซึ่งสามารถตั้งค่าได้จากค่าคงที่เวลา RC ที่อยู่ในวงจรรูปที่ 4.5

วงจรป้องกันที่สร้างขึ้นนั้นตามรูปที่ 4.6 จะทำหน้าที่ป้องกันระบบไว้ได้ กล่าวคือ เมื่อมีสัญญาณกระแสที่ผิดปกติจาก CT (current transformer) เกินกว่าค่าที่ตั้งไว้จะทำให้เอาต์พุตของวงจรนี้มีลอจิกสถานะ "0" ซึ่งจะนำไป AND กับสัญญาณแพทเทอร์นที่ผ่านจากวงจรล็อกเอาท์ ทำให้ เป็นการปิดกั้นไม่ให้สัญญาณแพทเทอร์นส่งออกไปยังวงจรรับเลขของเพาเวอร์ทรานซิสเตอร์ได้จะทำให้อินเวอร์เตอร์หยุดการทำงาน

วงจรสร้างสัญญาณ SIN 50Hz

สัญญาณอ้างอิงหรือสัญญาณช่ายนในการทดลองนี้ ได้มาจากการใช้ ICL 8038 ซึ่ง เป็นชิปที่สามารถสร้างสัญญาณช่ายน , ลามเหลี่ยม , และสี่เหลี่ยม โดยสามารถปรับความถี่ได้ และเพื่อให้สัญญาณเปรียบเทียบบมีความสอดคล้องกันจึง ได้เอาสัญญาณสี่เหลี่ยมจาก IC ตัวเดียวกันนี้ มาสร้างสัญญาณลามเหลี่ยม รายละเอียดของแต่ละส่วนแสดงได้ดังรูป



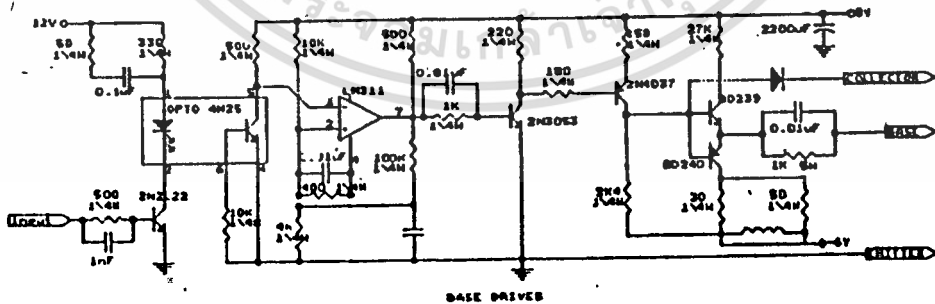
รูปที่ 4.7 วงจรสร้างสัญญาณช่ายน 50 เฮิรท์ซ์ จาก ICL 8038

4.4 การขับแอมป์ (BASE DRIVES)

สัญญาณ PWM จากวงจรส่วนสร้างสัญญาณควบคุมจะถูกป้อนให้กับวงจรขับเบส เพื่อขยายกระแสขับเบสให้มากขึ้นเพียงพอที่จะทำให้เพาเวอร์ทรานซิสเตอร์อิ่มตัวได้ ณ จุดการทำงานที่เหมาะสม โดยสัญญาณ PWM ที่ออกจากวงจรขับเบสจะมีการสวิทช์ด้านบวก 8 โวลต์และด้านลบ 6 โวลต์ การสวิทช์ทางด้านบวกจะเป็นการไบอัสข้างหน้า (FORWARD BIAS) ซึ่งจะทำให้เพาเวอร์ทรานซิสเตอร์นำกระแส การสวิทช์ทางด้านลบจะเป็นการไบอัสกลับทาง (REVERSE BIAS) ซึ่งจะทำให้เพาเวอร์ทรานซิสเตอร์หยุดนำกระแสทันที

วงจรขับเบสจะใช้อปโตไดโอด ไอโซเลเตอร์ (OPTO-ISOLATOR) เบอร์ 4N25 เป็นตัวแยกวงจร ส่วนควบคุมกับส่วนกำลังออกจากกัน เพื่อป้องกันการทำงานผิดพลาดของส่วนควบคุม อันเนื่องจากการรบกวนของส่วนกำลังและจากมอเตอร์ที่เข้ามาทางสายกราวด์ ดังรูปแสดงวงจรขับเบส

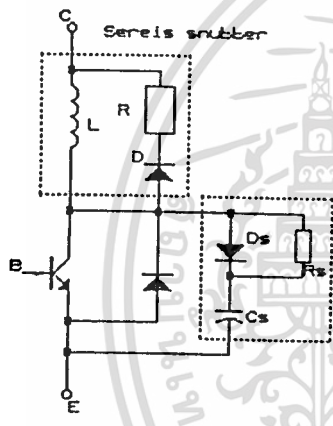
เมื่อนำสัญญาณจากวงจรขับเบสไปต่อเข้ากับเพาเวอร์ทรานซิสเตอร์ จะทำให้ระดับสัญญาณการสวิทช์ทางด้านบวกลดลงเหลือประมาณ 1.2 โวลต์ และทางด้านลบเหลือประมาณ 4 โวลต์



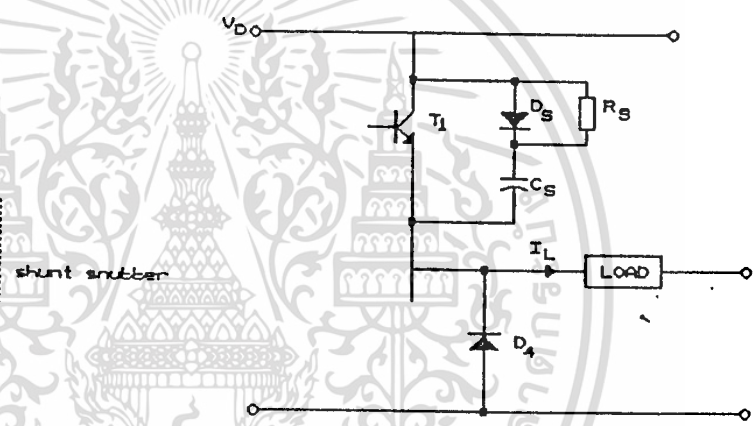
รูปที่ 4.8 แสดงวงจร BASE DRIVE

4.5 การออกแบบวงจร snubber (snubber circuit)

วงจรมี snubber เป็นวงจรช่วยภายนอกที่ใส่เพิ่มเข้าไปให้กับเพาเวอร์ทรานซิสเตอร์แต่ละตัว เพื่อป้องกันไม่ให้พัลส์กระแสและแรงดันเกินค่าพิกัดโดยไม่มีผลกระทบต่อการทำงานของวงจรหลัก วงจรมี snubber มีทั้งแบบอนุกรมและแบบขนาน โดยแบบอนุกรมจะช่วยลดสไปค์ของกระแส (current spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ในขณะเริ่มนำกระแส ส่วนแบบขนานจะลดสไปค์ของแรงดัน (voltage spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ในขณะเริ่มหยุดนำกระแส ดังนั้นจึงเป็นสิ่งจำเป็นมากที่จะต้องออกแบบวงจรมี snubber ให้มีค่าเหมาะสมกับงานที่ใช้ตัวอย่างของวงจรมี snubber ที่ใช้ในการทดลอง จะใช้เพียง snubber แบบขนานก็เพียงพอแล้วตามรูปที่ 4.10 ประกอบด้วย R_s, D_s, C_s



รูปที่ 4.9 แสดงวงจรมี snubber แบบอนุกรมและขนาน



รูปที่ 4.10 วงจรมี snubber ที่ใช้ในการทดลอง

การทำงานของวงจรมี snubber

พิจารณา รูปที่ 6.21(b) ขณะทรานซิสเตอร์เริ่มหยุดนำกระแส สมมติให้กระแสทรานซิสเตอร์ลดลงเป็นเชิงเส้น กระแสจะผ่าน D_s เข้ามาชาร์จประจุที่ C_s โดยค่าโวลเตจตกคร่อม แสดงได้ด้วยสมการ

$$V_{C_s} = (1/C_s) \int I_L dt \quad \dots 1$$

$$V_{co} = (1/C_u) \int (I_L/t_f) t dt \quad \dots 2$$

เมื่อ I_L คือ ค่ากระแสไหลต ; t_f คือ fall time

ค่าแรงดันที่ตกคร่อมตัวเก็บประจุ C_u มีค่า V_{co} ที่เวลา $t = t_f$

จะได้ว่า
$$V_{co} = 0.5 (I_L t_f) / C_u \quad \dots 3$$

ดังนั้นค่าตัวเก็บประจุที่จะใช้ในการออกแบบควรมีค่า

$$C_u \geq (I_L t_f) / 2V_{co} \quad \dots 4$$

หลังจากเมื่อเวลาผ่าน t_f ไปแล้ว C_u ยังคงถูกชาร์จด้วยกระแสไหลตคงที่ต่อไปทำให้แรงดันตกคร่อม C_u มีค่าสูงกว่าแหล่งจ่าย V_D เพราะเนื่องจากมีอินดักแตนซ์ในวงจร และในที่สุดก็จะตกลงมาเท่ากับแหล่งจ่าย พลังงานที่เก็บสะสมไว้ใน C_u คือ

$$E_{C_u} = 0.5 C_u (V_D)^2 \quad \dots 5$$

เมื่อทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง พลังงานจะถูกสลายที่ความต้านทาน R_u ทำให้ f เป็นค่าความถี่ในการใช้งานของทรานซิสเตอร์ ค่าพลังงานถูกสลายที่ความต้านทาน R_u คือ

$$P_{R_u} = 0.5 C_u (V_D)^2 f \quad \dots 6$$

ในขณะที่ทรานซิสเตอร์นำกระแส นั้น ความต้านทาน R_u จะจำกัดค่ากระแสที่ซาร์จค่าหนึ่งให้อยู่ในช่วงที่ปลอดภัย ทำให้ I_{Lm} คือค่ากระแสสูงสุดที่ทรานซิสเตอร์ยอมให้ผ่านได้โดยปลอดภัยและ I_L คือค่ากระแสไหลขณะนำกระแส และสมมติว่า R_u เท่านั้นที่จำกัดค่ากระแสซาร์จของตัวเก็บประจุ ดังนั้นค่า R_u หาได้จาก

$$R_u > V_D / (I_{Lm} - I_L) \quad \dots 7$$

ซึ่งสมการที่ 7 จะเป็นสมการที่หาค่าน้อยที่สุด ของ R_u โดยประมาณสำหรับค่า R_u ที่มากที่สุด สามารถหาได้จากช่วงคาบเวลาของการนำกระแสที่น้อยที่สุด ($T_{on(min)}$) ของทรานซิสเตอร์โดยไม่คิดผลของค่าอินดักแตนซ์ที่ต่ออนุกรมอยู่ การออกแบบคาบเวลานำกระแสน้อยที่สุดควรมีค่าน้อยเป็น 3 เท่าของค่าคงที่เวลา $R_u C_u$ ดังสมการ

$$T_{on(min)} \geq 3R_u C_u \quad \dots 8$$

$$R_u < T_{on(min)} / 3C_u \quad \dots 9$$

นั่นคือการออกแบบค่า R_u ควรมีค่าน้อยพอที่จะทำให้การคายประจุใน C_u เกิดขึ้นอย่างรวดเร็ว เมื่อรวมสมการ 7.8) และ (8.10) นี้

$$V_D / (I_H - I_L) \leq R_u \leq T_{on(min)} / 3C_u \quad \dots 10$$

จากสมการ 7.8 แสดงให้เห็นว่าค่า R_u ควรเป็นค่าที่เหมาะสมเพื่อที่จะจำกัดกระแสสูงสุดที่ไหลผ่านทรานซิสเตอร์ ขณะเดียวกันควรเป็นค่าที่ให้ค่าไทม์คอนสแตนต์ $R_u C_u$ น้อยกว่าช่วงเวลานำกระแสของทรานซิสเตอร์ ทั้งนี้เราสามารถหาค่า R_u และ C_u ได้รวมทั้งหาค่าลิ่งที่สูญเสียใน R_u ได้จากสมการ 6

ในการทดลอง กำหนดให้ $V_D = 350V$, $V_{CD} = 35V$

$$I_L = 5A \quad , \quad I_H = 12A$$

$$t_r = 1\mu S \quad , \quad T_{off(min)} = 15\mu S$$

สามารถคำนวณหาค่าตัวต้านทาน R_u และตัวเก็บประจุ C_u ของวงจรสับเบรได้ดังนี้

$$C_u > \frac{I_L t_r}{2V_{CD}}$$

$$> \frac{(5)(1)(10^{-6})}{2(35)}$$

$$> 0.07\mu F$$

เอกสารนี้เป็นลิขสิทธิ์ของภาควิชาวิศวกรรมเครื่องกล คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย
 จึ่งเลือกค่า $C = 0.1\mu F$ และทนแรงดัน 630 V เพราะหาง่ายในท้องตลาด
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากสมการที่ 10

$$\frac{V_D}{(I_H - I_L)} < R_{in} < \frac{T_{on}(t_{in})}{3C_{in}}$$

แทนค่าข้อมูลที่กำหนดให้จะได้

$$\frac{350}{12-5-1} < R_{in} < \frac{15}{3(0.1)}$$

$$58 \text{ โอห์ม} < R_{in} < 50 \text{ โอห์ม}$$

เนื่องจากใช้ความถี่ในการสวิตช์ของทรานซิสเตอร์ที่มากที่สุดประมาณ 10 KHz ดังนั้นการคำนวณหาค่าสูญเสียที่สลายใน R_{in} ได้

$$P_{R_{in}} = (0.5)(0.1) \times F(350)^2 (10K)$$

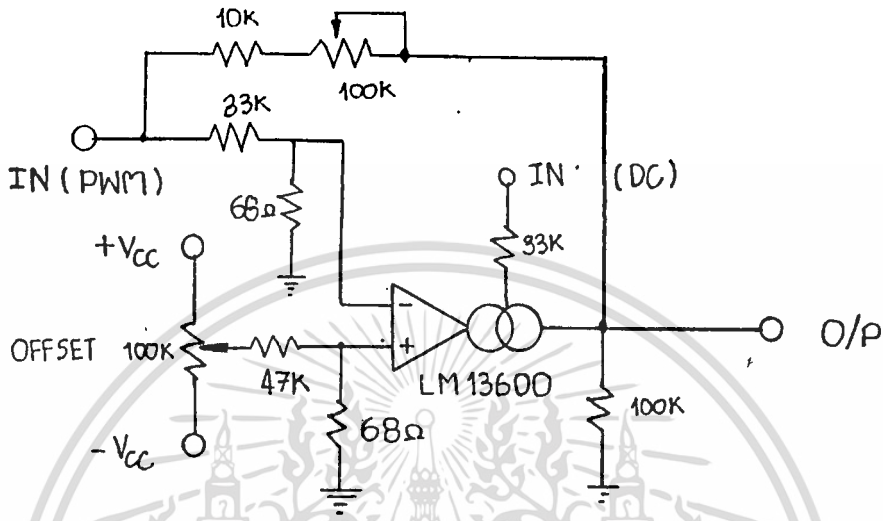
$$= 60W$$

ดังนั้นเลือกตัวต้านทาน R_{in} เท่ากับ 55 โอห์ม 60 W



4.6 วงจรป้อนกลับ

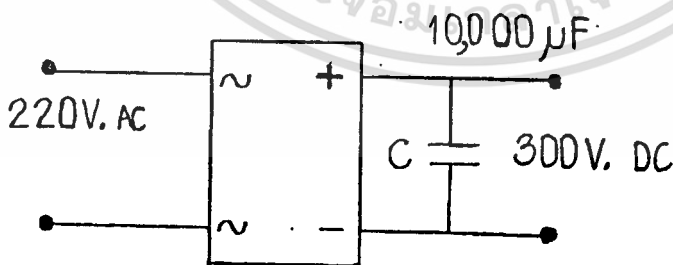
ในการทดลองนี้เราป้อนกลับโดยใช้ตัว MULTIPLE เป็นโอซีเบอร์ LM 13600 โดยรับสัญญาณ PWM และ แรงดัน DC นำมาคูณกัน นำผลลัพธ์ที่ได้ไปป้อนให้กับตัวอินทิเกรทในวงจรควบคุม โดยจากรูปแสดงวงจรแบบ 4 quadrant



รูปที่ 4.11 แสดงวงจรคูณ

4.7 วงจรสร้าง DC LINK

โดยการต่อไฟสลับ 220 V ผ่าน bridge rectifier ผ่าน C เพื่อทำให้กระแสเรียบ โดยที่ C ขนาด 1,000 μ F ทนได้ 350 V



รูปที่ 4.12 แสดงวงจรสร้าง DC LINK

บทที่ 5

การออกแบบวงจรกรอง

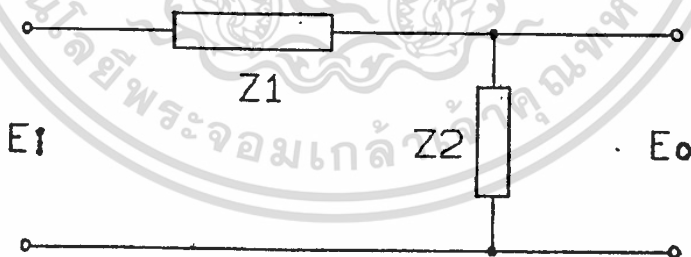
วงจรกรองความถี่ (Filter)

สัญญาณไฟสลับที่ได้จากการสวิตชิง หรือคลื่นสัญญาณอื่นๆก็ตามจะประกอบไปด้วยคลื่นที่มีลักษณะรูปไซน์ ที่มีความถี่ฮาร์โมนิกอันดับต่าง ๆ ผลมกันอยู่ มากหรือน้อยแตกต่างกันไป รวมทั้งคลื่นสัญญาณรูปสี่เหลี่ยมด้วย สำหรับรูปคลื่นสี่เหลี่ยมนั้นมีฮาร์โมนิกหลายอันดับที่กลายเป็นศูนย์ไป ถ้าหากว่าอันดับของฮาร์โมนิกเพิ่มขึ้น ขนาดของฮาร์โมนิกก็จะลดลง คลื่นที่ปรากฏจะเป็นผลลัพธ์ของการรวมฮาร์โมนิกอันดับต่าง ๆ

การทำงานของอินเวอร์เตอร์นั้น สัญญาณที่ได้จากการสวิตชิง จะยังไม่เป็นคลื่นไซน์ : จะต้องผ่านวงจรกรองสัญญาณ (Filter) เพื่อกรองฮาร์โมนิกอันดับต่าง ๆ ที่ไม่ต้องการออกไป ให้เหลือแต่สัญญาณคลื่นไซน์หรือสัญญาณความถี่มูลฐาน (Fundamental) ออกมายังเอาท์พุทเท่านั้น

วงจรกรองความถี่นั้น มี 2 ลักษณะด้วยกันคือ

1. Active Filter เป็นวงจรกรองความถี่สำหรับอุปกรณ์อิเล็กทรอนิกส์ ที่มีขนาดกำลังไม่สูง (Low Power)
 2. Passive Filter เป็นวงจรกรองความถี่สำหรับวงจรถักกำลังสูง ๆ (High Power) ซึ่งโครงงานนี้ใช้การออกแบบวงจรในลักษณะนี้
- การออกแบบวงจรกรองความถี่ มีหลักการดังนี้



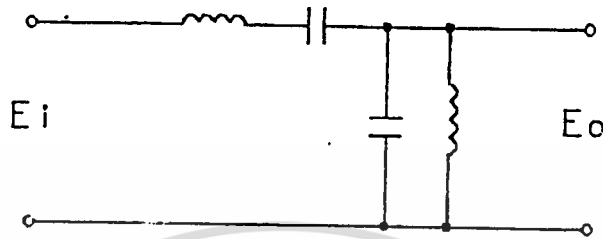
รูปที่ 5.1 | รูปสมมติของวงจรกรองความถี่

ที่ความถี่หลักจะต้องทำให้ $Z_1 \rightarrow 0$ และ $Z_2 \rightarrow \infty$ เพื่อให้ความถี่หลักผ่าน Z_1 มาได้โดยสะดวก โดยไม่มีแรงดันตกคร่อม Z_1 เลย และไม่มีกระแสของคลื่นหลักไหลผ่านเข้าไปยัง Z_2 ได้ สำหรับคลื่นที่เป็นฮาร์โมนิก จะทำให้ $Z_1 \rightarrow \infty$ และ $Z_2 \rightarrow 0$ เพื่อไม่ให้กระแสฮาร์โมนิกไหลผ่าน Z_1 มาได้ ถ้าผ่านมาได้บ้างก็จะลัดวงจรด้วย Z_2 ดังนั้นคลื่นที่ผ่านวงจรกรองความถี่ออกมา จึงเป็นคลื่นความถี่หลักเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวทางการสร้างวงจรกรองความถี่

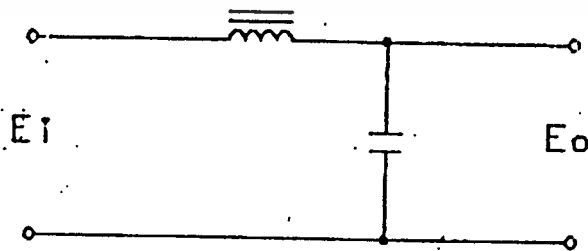
สำหรับ Z_1 ใช้ L_1 และ C_1 ต่ออนุกรมกัน , Z_2 จะใช้ L_2 และ C_2 เราสามารถหาความสัมพันธ์ของค่า L และ C ได้ดังนี้



รูปที่ 5.2 วงจรความถี่แบบ 4 อันดับ

$$\begin{aligned}
 Z_1 &= j\omega L + 1/j\omega C \\
 &= j(\omega L - 1/\omega C) \\
 &= j(\omega^2 LC - 1)/\omega C \\
 Z_2 &= \frac{(j\omega L / j\omega C)}{(j\omega L + 1/j\omega C)} \\
 &= \frac{(L/C)}{(j(\omega^2 LC - 1)/\omega C)} \\
 &= \frac{(-jL/C)(\omega C)}{(\omega^2 LC - 1)} \\
 &= -j\omega L / (\omega^2 LC - 1)
 \end{aligned}$$

สำหรับความถี่สูง ๆ นั้น ฮาร์มอนิกส่วนใหญ่จะเกิดขึ้นที่อันดับสูง ๆ ดังนั้นในการออกแบบวงจรกรองความถี่ สามารถใช้วงจร Low pass Filter ซึ่งเป็นวงจรแบบสองอันดับ (L-C filter) ได้เลย



รูปที่ 5.3 วงจรกรองความถี่ Low Pass

การคำนวณค่า L และ C ของวงจรกรองความถี่แบบ 4 อันดับ หาได้จาก

- หาค่า ω_c จาก

$$\omega_c = 2 f_c$$

f_c : cut off frequency

$$\omega_c = 1 / (L_1 C_1)^{1/2}$$

$$= 1 / (L_2 C_2)^{1/2}$$

$$C_1 = AC_2$$

$$L_2 = AL_1$$

ค่า A จะสัมพันธ์มาเพื่อใช้ในการออกแบบ ปรับค่าไปจนกระทั่งได้ค่าที่เหมาะสม หรือใช้โปรแกรมทางคอมพิวเตอร์ช่วยในการคำนวณ

- กำหนดค่า L_1 , C_1 และ A แล้วหาค่า L_2 และ C_2

$$L_1 = 1 / \omega_c^2 C_1$$

$$C_2 = C_1 / A$$

$$L_2 = AL_1$$

จากรูป 4.19 แนวการคำนวณหาค่า L และ C ของวงจร Low Pass Filter

มีดังนี้

$$E_o / E_i = (1 / SC)$$

$$(SL + 1/SC)$$

$$= 1 / (LSC^2 + 1)$$

$$E_o(s) / E_i(s) = 1 / (LCS^2 + 1)$$

$$E_o(j\omega) / E_i(j\omega) = 1 / (LCj\omega^2 + 1)$$

$$= \frac{1}{(j\omega/(1/LC))^2 + 1}$$

$$\omega_n = 1 / (LC)^{1/2}$$

$$= 2 f_n$$

f_n : corner frequency

วงจรกรองความถี่แบบ 4 อันดับ การออกแบบจะต้องกำหนดค่าความถี่เรโซแนนซ์ จากข้อกำหนดเดิมที่ว่า ให้ค่าอิมพีแดนซ์ Z_1 มีค่าเท่ากับศูนย์ที่ความถี่หลัก และมีค่ามาก ๆ ที่ความถี่อาร์มอิกอันดับสูง ๆ อิมพีแดนซ์ Z_2 มีค่าเป็นอนันต์ที่ความถี่หลัก และมีค่าน้อยมากที่ความถี่

อาร์มอิกอันคับสูง ๆ เราจะพิจารณาความสัมพันธ์ระหว่างค่า L กับ C ที่ความถี่หลักหรือความถี่เรโซแนนซ์ ได้ดังนี้

$$Z_1 = 0 = j(\omega_r^2 LC - 1) / \omega_r C$$

$$0 = \omega_r^2 \cdot LC - 1$$

$$1 / \omega_r = (LC)^{1/2}$$

$$1 / 2\pi f_r = (LC)^{1/2}$$

เมื่อ f_r : เป็นความถี่เรโซแนนซ์

- พิจารณาค่าอิมพีแดนซ์ที่ต่ออนุกรม : Z_1 ที่ความถี่อาร์มอิกอันคับที่ ω

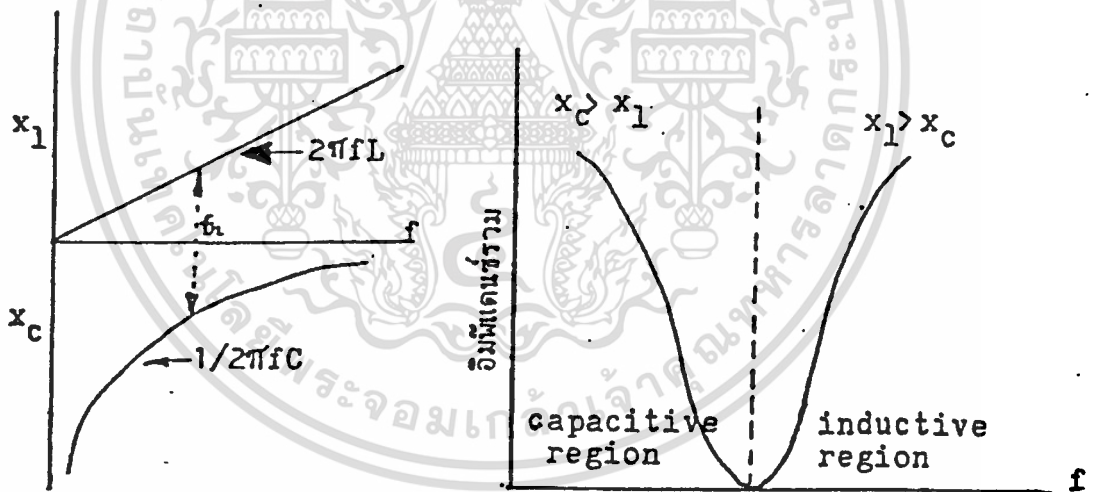
จาก $Z_1 = j(\omega^2 LC - 1) / \omega C$

$$\omega = 2\pi n f_r = n\omega_r$$

$$Z_1 = j(n^2 \omega_r^2 LC - 1) / n\omega_r C$$

$$Z_1 = j(n\omega_r L - 1/n\omega_r C)$$

ดังนั้นในส่วนของอิมพีแดนซ์ที่ต่ออนุกรม : Z_1



รูปที่ 15.4 | แสดงความสัมพันธ์ ระหว่างความถี่กับความถี่กับค่าอิมพีแดนซ์

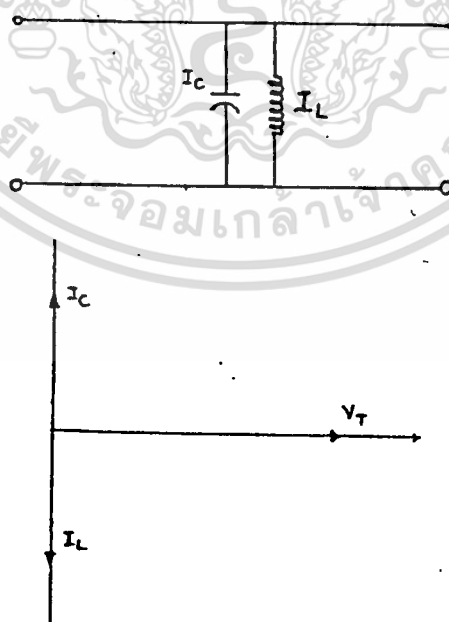
ที่ความถี่เรโซแนนซ์ f_r จะมีค่า $X_L = X_C$ แต่ค่าแรงดันที่ตกคร่อม L และ C จะมีลักษณะต่างเฟสกัน 180 องศาพอดี ทำให้แรงดันรวมเป็นศูนย์ และที่ความถี่อาร์มอิกอันคับสูง ๆ จะเห็นว่า X_L จะมีค่าเพิ่มขึ้น ในขณะที่ X_C มีค่าลดน้อยลง

พิจารณาค่าอิมพีแดนซ์ที่ต่อขนาน : Z_2 ที่ความถี่อาร์มอิกอันดับที่ n

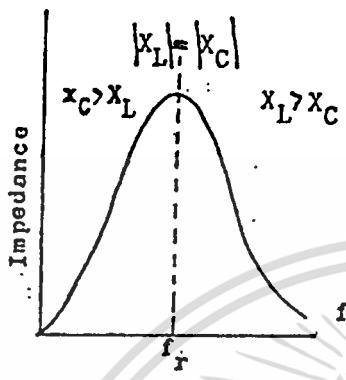
$$\begin{aligned}
 \text{จาก } Z_2 &= -j\omega L / (\omega^2 LC - 1) \\
 &= \frac{-jn\omega_r L}{(n^2\omega_r^2 LC - 1)} \\
 &= \frac{-j}{(n\omega_r C - 1/(n\omega_r L))} \\
 &= \frac{j}{(1/(n\omega_r L) - n\omega_r C)} \\
 &= \frac{-1}{j(1/(n\omega_r L) - n\omega_r C)} \\
 &= \frac{1}{j(n\omega_r C - 1/(n\omega_r L))}
 \end{aligned}$$

ที่อาร์มอิกอันดับสูง ๆ ค่า $n\omega_r C$ จะเพิ่มขึ้นมาก ในขณะที่ $1/(n\omega_r L)$ จะลดลงมาก และนั่นจึงทำให้อิมพีแดนซ์ Z_2 มีค่าลดลง เมื่ออาร์มอิกมีอันดับสูงขึ้น

- ในส่วนของอิมพีแดนซ์ต่อขนาน : Z_2

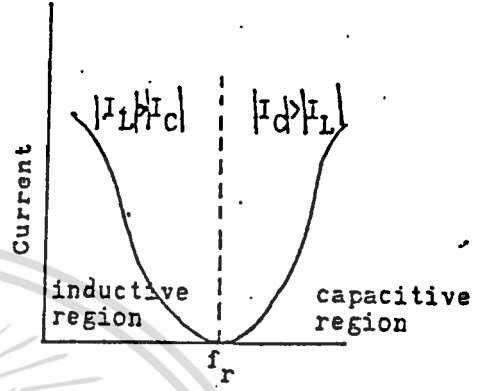


รูปที่ 5.5 | แสดง current-phasor diagram ที่ความถี่เรโซแนนซ์



รูปที่ 5.6

แสดง impedance response curve



รูปที่ 5.7

แสดง current response curve

ที่ความถี่เรโซแนนซ์ f_r จะทำให้อิมพีแดนซ์มีค่าเป็นอนันต์ ทำให้ไม่มีกระแสไหลเข้าไปในวงจรเลย แต่สำหรับที่ฮาร์มอนิกอันดับสูง ๆ จะทำให้ค่าอิมพีแดนซ์รวมมีค่าลดลงมาก จึงมีกระแสฮาร์มอนิกไหลเข้าไปใน Z_2 มาก จะเห็นได้จากรูปที่ 5.7 ว่าเส้นโค้งของกระแสจะอยู่ในช่วง capacitive region

แต่จากการที่ฮาร์มอนิกถูกอิมพีแดนซ์ Z_1 (ซึ่งจะมีค่ามากที่ฮาร์มอนิกอันดับสูง ๆ) ลดทอนกระแสให้เหลือน้อยลงมากแล้ว จึงทำให้กระแสส่วนน้อยที่เหลือมาได้นั้น ไหลลงไปใน Z_2 เกือบทั้งหมด แต่กระแสในส่วนคลื่นหลักจะไหลผ่าน Z_1 ได้สะดวกและจะไม่ไหลเข้า Z_2 เลย ดังนั้นหลังจากที่นำ Z_1 และ Z_2 มาต่อในวงจรกรองความถี่แล้ว จะทำให้สัญญาณเอาต์พุตที่ออกมาเป็นคลื่นรูปซายน์ ความถี่ 50 เฮิรตซ์พอดี

ในวงจรกรองความถี่นี้ จะทำให้แรงดันขาเข้าและขาออกมีเฟสตรงกันพอดี แต่จุดที่ไม่เกิดเรโซแนนซ์กันนั้น จะทำให้เกิดการ leading หรือ lagging แล้วแต่กรณีของความถี่ว่า จะมากกว่าหรือน้อยกว่าความถี่เรโซแนนซ์

สำหรับวงจรกรองสัญญาณในโรงงานนี้ เลือกใช้วงจร Low Pass Filter สวิทซ์ที่ความถี่สูง ทำให้กรองสัญญาณได้ง่าย ทำให้ช่วยลดขนาดของ L และ C ลง ซึ่งเป็นผลดีต่อวงจรอินเวอร์เตอร์ทั้งหมด

บทที่ 6

ผลการทดลอง

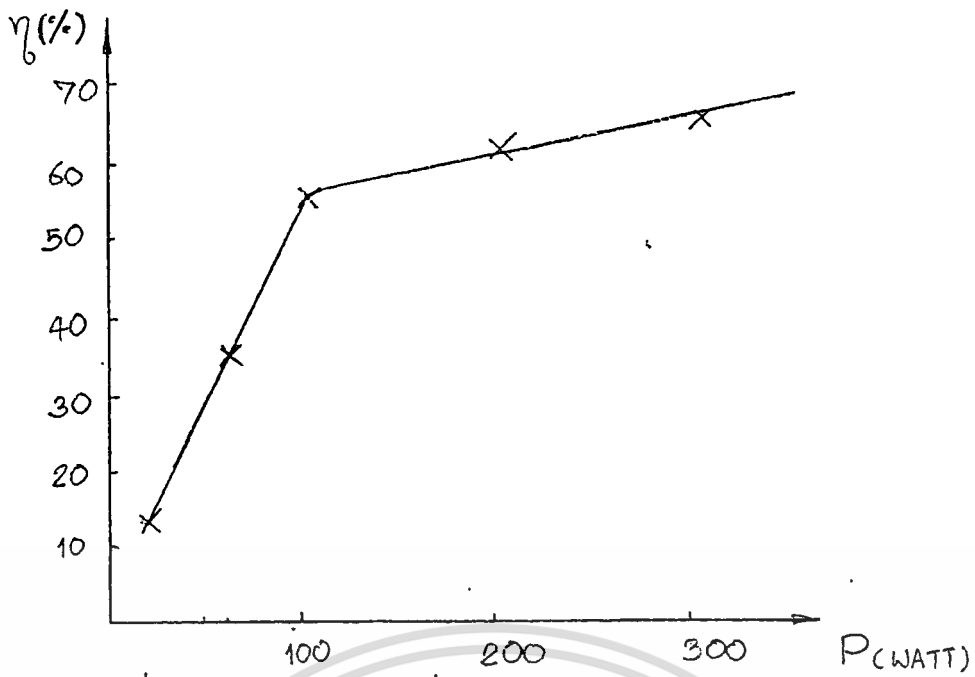
ตาราง 6.1 เป็นการทดสอบอินเวอร์เตอร์ที่วิจัยโดยโพลต์ที่ใช้เป็นโหลดไฟขนาดต่างๆมี $PF.=1$

LOAD (W)	INPUT		OUTPUT		P_{in} (W)	P_{out} (W)	eff(%)
	V_{dc} (V)	I_{dc} (A)	V_{ac} (V)	I_{ac} (A)			
noload	210	0.35	230	0.00	73.5	0	-
10	210	0.4	230	0.05	84	11.5	13.7
60	210	0.6	225	0.2	126	45	35.71
100	210	0.8	220	0.45	168	99	58.9
200	210	1.3	205	0.85	273	174.3	63.87
300	210	1.7	195	1.25	357	243.8	68.27

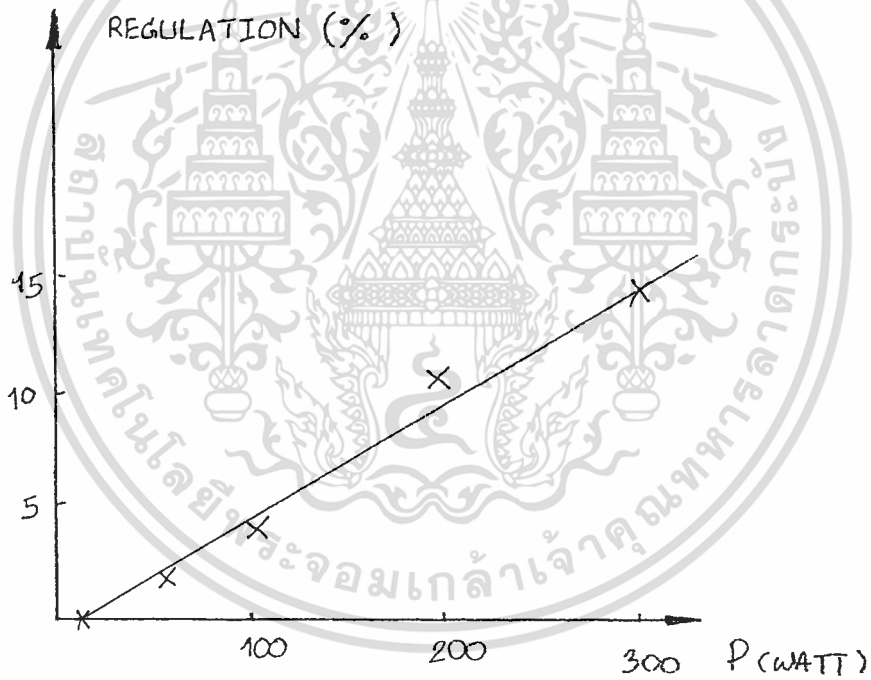
ตาราง 6.2 แสดง VOLTAGE REGULATION กับ LOAD ต่างๆ

LOAD (W)	VOLTAGE REGULATION
	$(\frac{V_{no-load} - V_{load}}{V_{no-load}}) * 100\%$
10	0
60	2.1
100	4.3
200	10.8
300	15.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

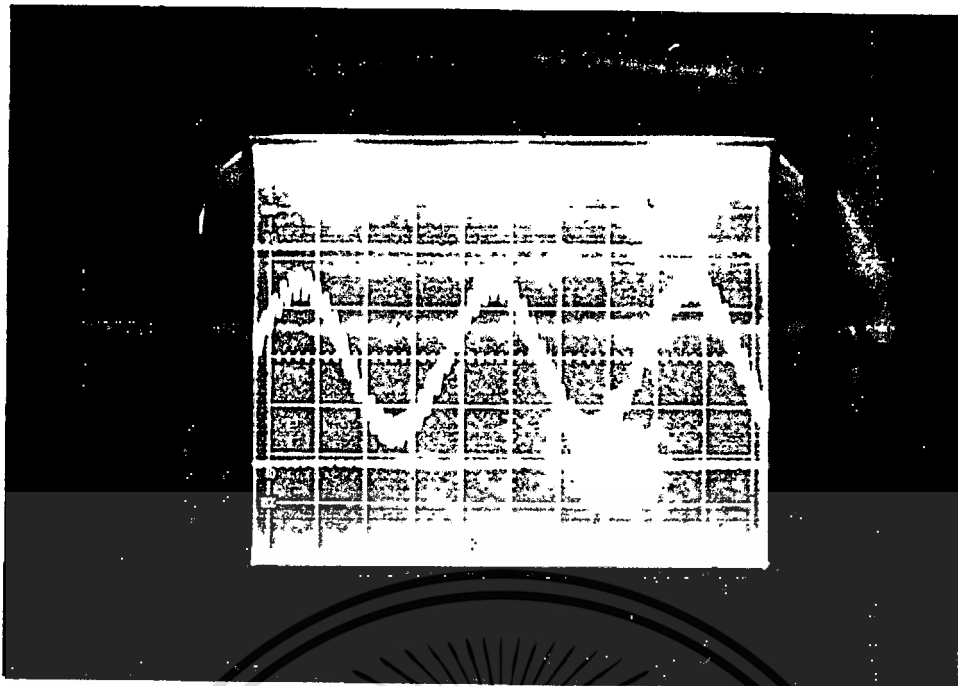


รูปที่ 6.1 แสดงความสัมพันธ์ระหว่างประสิทธิภาพกับโหลดต่างๆ



รูปที่ 6.2 แสดง VOLTAGE REGULATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

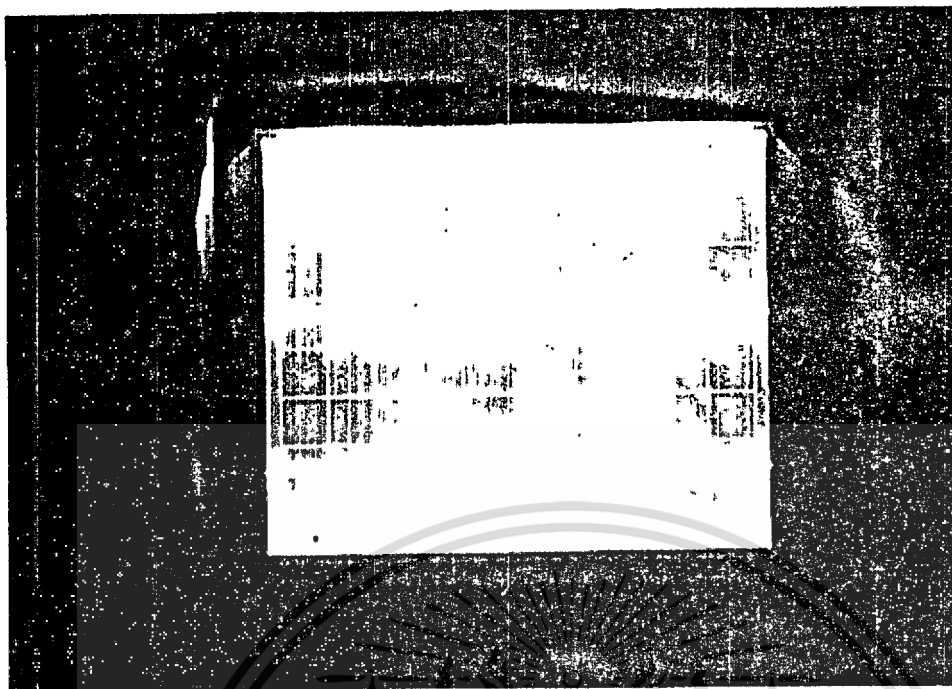


รูปที่ 6.3 แสดงสัญญาณ PWM เมื่อเทียบกับ สัญญาณที่อื่นที่เกรทแล้ว

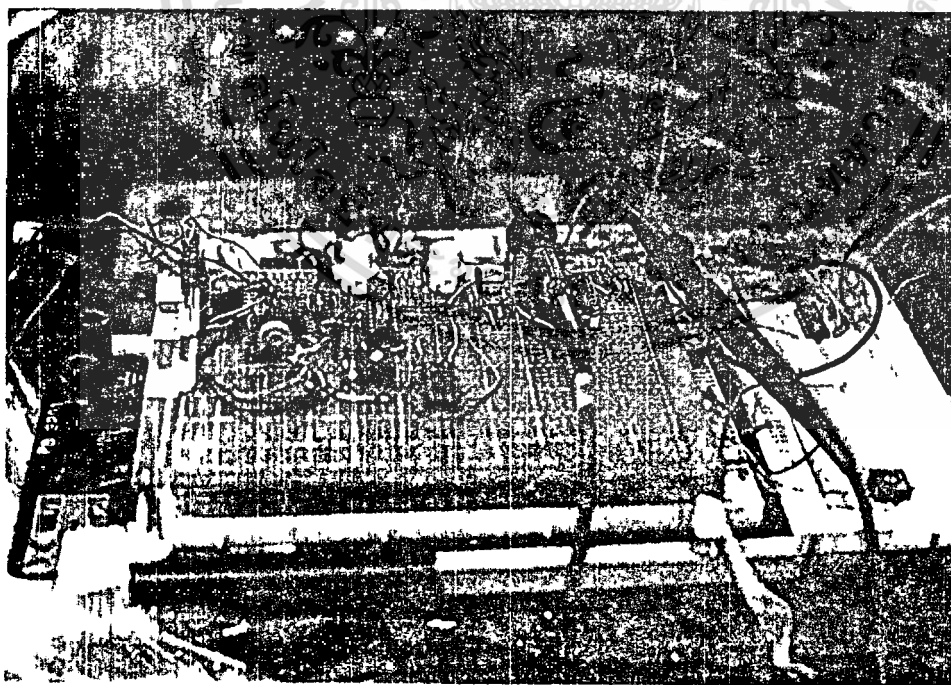


รูปที่ 6.4 แสดงสัญญาณ SINE อ่างอิงและสัญญาณที่อื่นที่เกรทแล้วโดยนำมาเปรียบ
เทียบกับซึ่งจะได้สัญญาณ PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

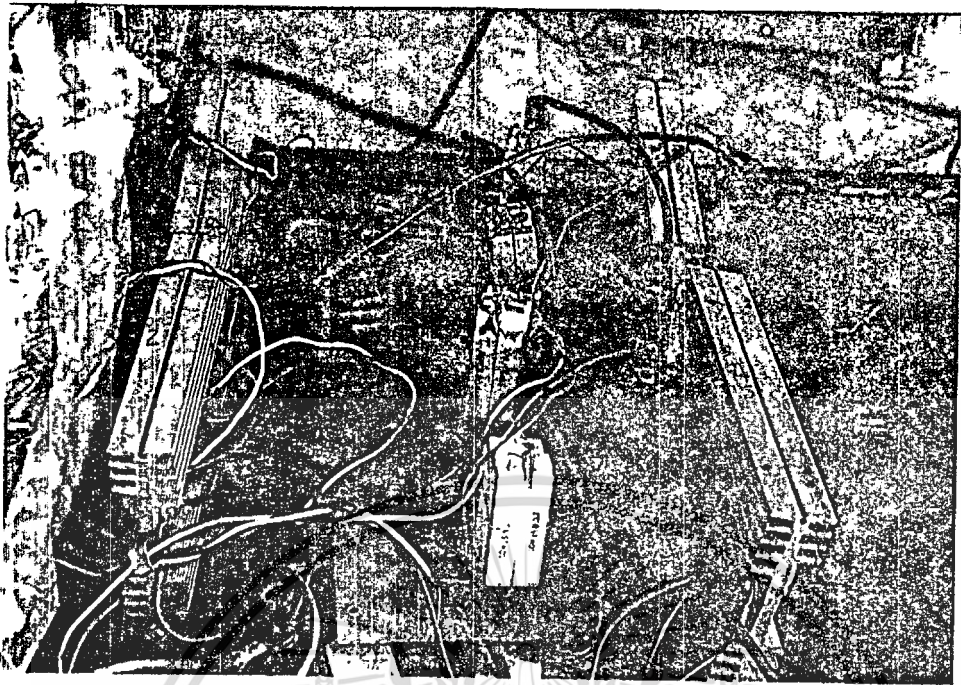


รูปที่ 6.5 แสดงสัญญาณที่ออกจาก BASE DRIVE

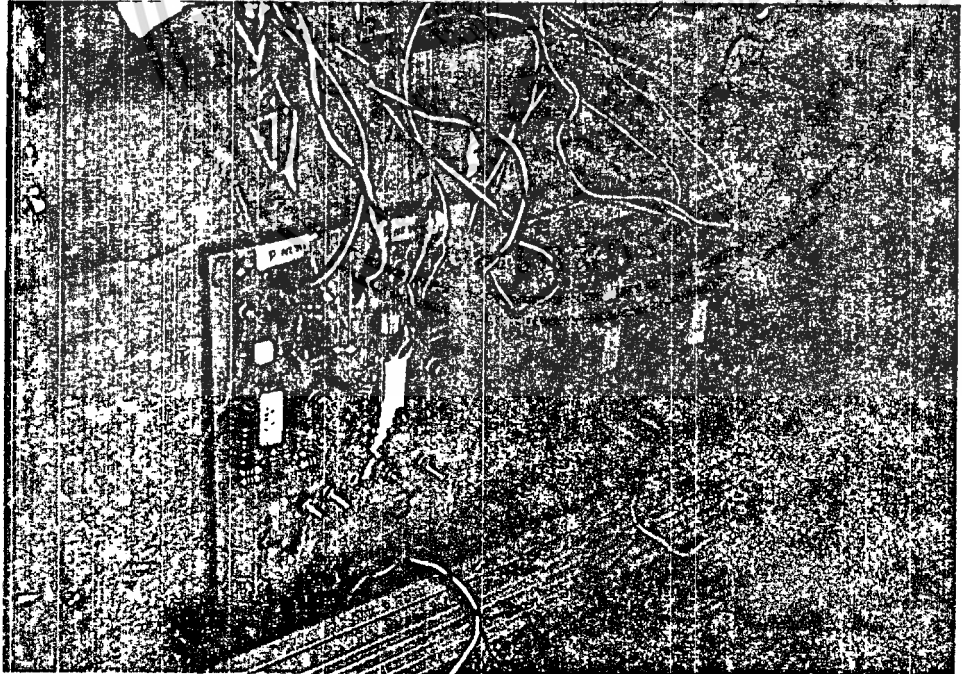


รูปที่ 6.6 แสดงวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

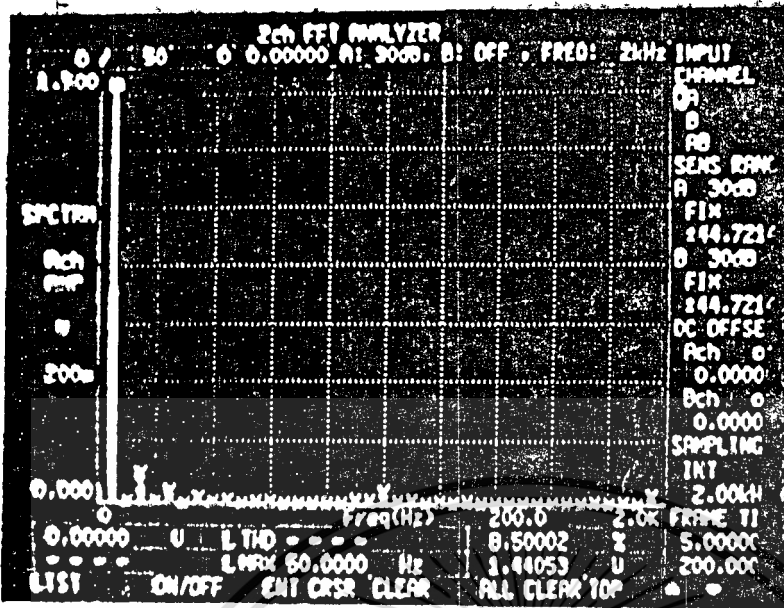


รูปที่ 6.7 แสดงวงจรกำลังแบบ FULL BRIDGE

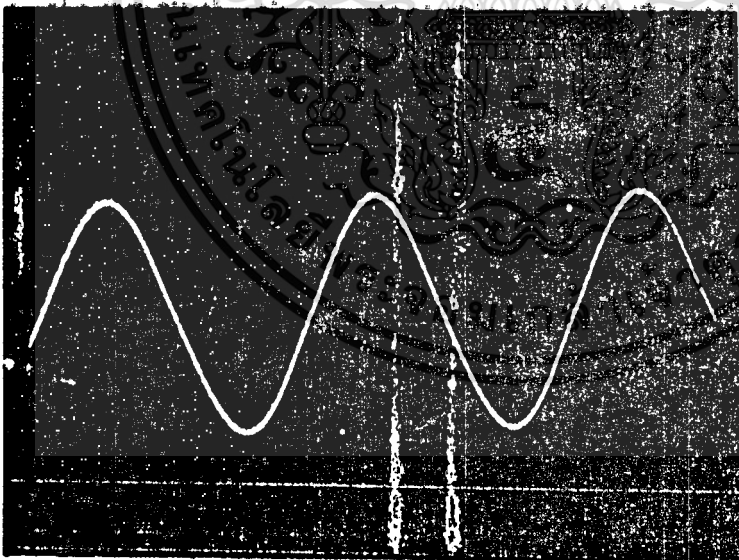


รูปที่ 6.8 แสดงวงจร BASE DRIVES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.10 แสดงสเปกตรัมการเกิดฮาร์โมนิค หลังจากกรองความถี่



รูปที่ 6.11 แสดงเอาต์พุตของชาน์เนลอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปและวิจารณ์

จากการทดลองต่ออินเวอร์เตอร์โดยใช้เทคนิค แบน-แบนด์แล้วปรากฏว่าผลที่ได้อยู่ในเกณฑ์ที่น่าพอใจ แต่ต้องมีการปรับปรุงแก้ไขให้ดียิ่งขึ้นอีกเช่น การคงค่าทางด้าน output ยังไม่ดีพอซึ่งเป็นผลมาจากวงจรป้อนกลับไม่สามารถปรับตัวได้พอดีตามโพลต์ที่ใช้ ทำให้ output voltage ตกลงไปมาก ซึ่งอีกสาเหตุหนึ่งก็เนื่องมาจากมี voltage มาตกคร่อมที่ L มากเมื่อโพลต์มากขึ้น voltage ที่ L ก็มากขึ้นตามซึ่งทำให้ อินเวอร์เตอร์ที่สร้างขึ้นมีประสิทธิภาพที่ต่ำ

แนวทางการแก้ไข วงจรป้อนกลับควรออกแบบให้มีการปรับตัวตามโพลต์ได้อย่างเหมาะสมและการพัน L ควรใช้แกนเหล็กที่เหมาะสมคือ L ควรใช้แกนเหล็กให้มีขนาดใหญ่ขึ้น ซึ่งในการวิจัยนี้ใช้แกนเหล็กขนาด 1.5 นิ้วและลวดเส้นใหญ่ขึ้นเพื่อให้ voltage ตกคร่อมน้อยลงเป็นการเพื่อประสิทธิภาพและไม่ให้แกนเหล็กอิ่มตัว ถ้าจะเพิ่มการตอบสนองทางเวลาให้ดียิ่งขึ้นควรเพิ่มความถี่สวิตช์ขึ้นให้อยู่ในช่วง 8-12kHz ซึ่งในการทดลองเราใช้เพียง 1-2kHz เนื่องจากยิ่งความถี่สวิตช์มาก โวลต์เตจเอาต์พุตที่ได้จะมีปริมาณน้อยทำให้ต้องการกระแสมากขึ้นนั่นหมายถึงขนาดทรานซิสเตอร์ที่ใช้ต้องทนกระแสได้มากขึ้น ซึ่งในการทดลองเราใช้ทรานซิสเตอร์ 3 ตัวมาต่อ darlington กัน ซึ่งไม่เหมาะสมที่จะนำไปใช้เนื่องจากไม่สามารถจ่ายกระแสได้เพียงพอ

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงลงไปได้ด้วยดี โดยอาศัยความช่วยเหลือ คำแนะนำ จากอาจารย์ สุภกิจ จุฑะวิริยะ และอาจารย์ วิจิตร กิณเรศ ซึ่งท่านได้ให้ความกรุณาสั่งสอนและให้ความรู้ทางด้านวิชาการแก่ผู้จัดทำ อีกทั้งยังให้คำปรึกษาตลอดจนคอยให้กำลังใจเสมอมา ผู้จัดทำจึงขอกราบขอบคุณเป็นอย่างสูงไว้ ณ ที่นี้

นอกจากนี้ผู้จัดทำต้องขอขอบคุณ เนื้อหาโดยเฉพาะอย่างยิ่ง นายธงชุกช นารามอร์ ผู้ซึ่งมีส่วนทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้อย่างสมบูรณ์

ผู้จัดทำ

15 มีนาคม 2535



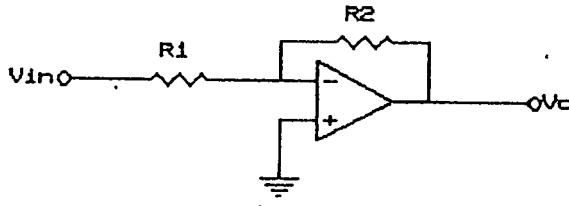
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

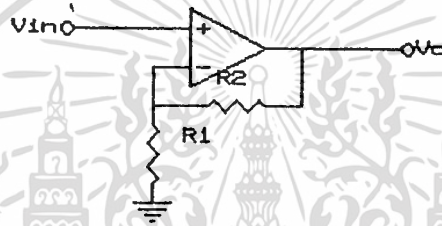
วงจรพื้นฐานต่างๆ

1. วงจรขยายแบบกลับสัญญาณ (Inverting Amplifier)



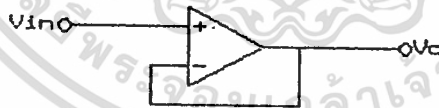
$$V_o = -[R_2 / R_1] V_i$$

2. วงจรขยายแบบไม่กลับสัญญาณ (Non Inverting Amplifier)



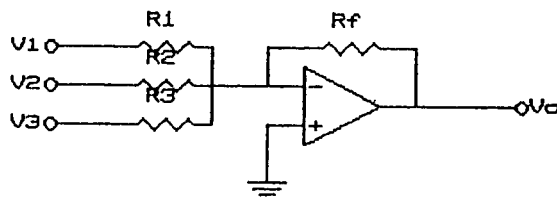
$$\frac{V_o}{V_{in}} = 1 + \frac{R_2}{R_1}$$

3. วงจรตามแรงดันหรือบัฟเฟอร์ (Voltage Follower)



$$V_o = V_{in}$$

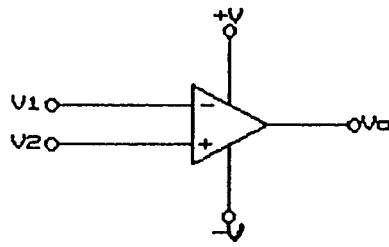
4. วงจรรวมสัญญาณ (Summing Amplifier)



$$V_o = -R_f (V_1/R_1 + V_2/R_2 + V_3/R_3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

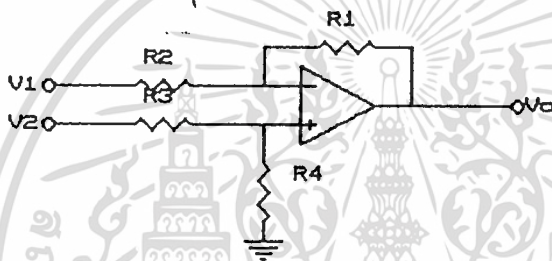
5. วงจรเปรียบเทียบ (Comparator)



$$V_1 > V_2 : V_o = +V$$

$$V_1 < V_2 : V_o = -V$$

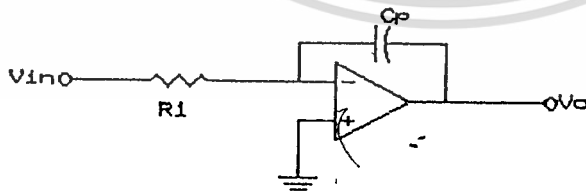
6. วงจรขยายความแตกต่าง (differential amplifier)



$$V_o = -(R_1/R_2)V_1 + (1+R_1/R_2)(R_3/(R_3+R_4))V_2$$

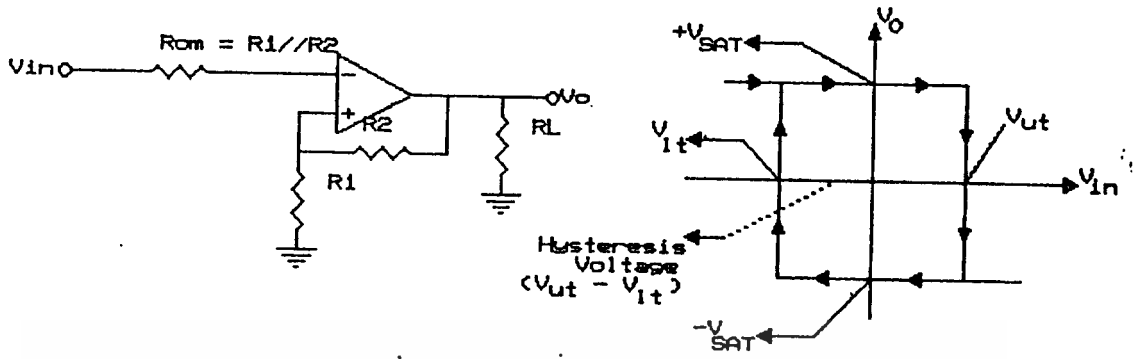
$$V_o = V_2 - V_1 \text{ เมื่อ } R_1 = R_2 = R_3 = R_4$$

7. วงจรอินทิเกรเตอร์ (Integrator)



$$V_o = -\frac{1}{RC} \int V_i dt$$

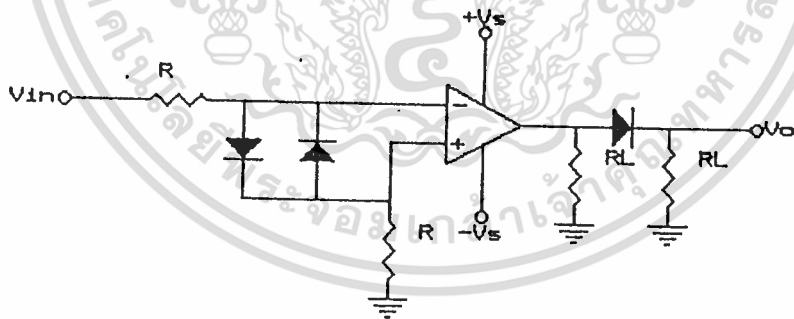
8. วงจรฮิสเตอร์รีซิสคอมพาราเรเตอร์ (hysteresis comparator)



$$V_{ut} = \frac{R_1 (+V_{sat})}{R_1 + R_2}$$

$$V_{lt} = \frac{R_1 (-V_{sat})}{R_1 + R_2}$$

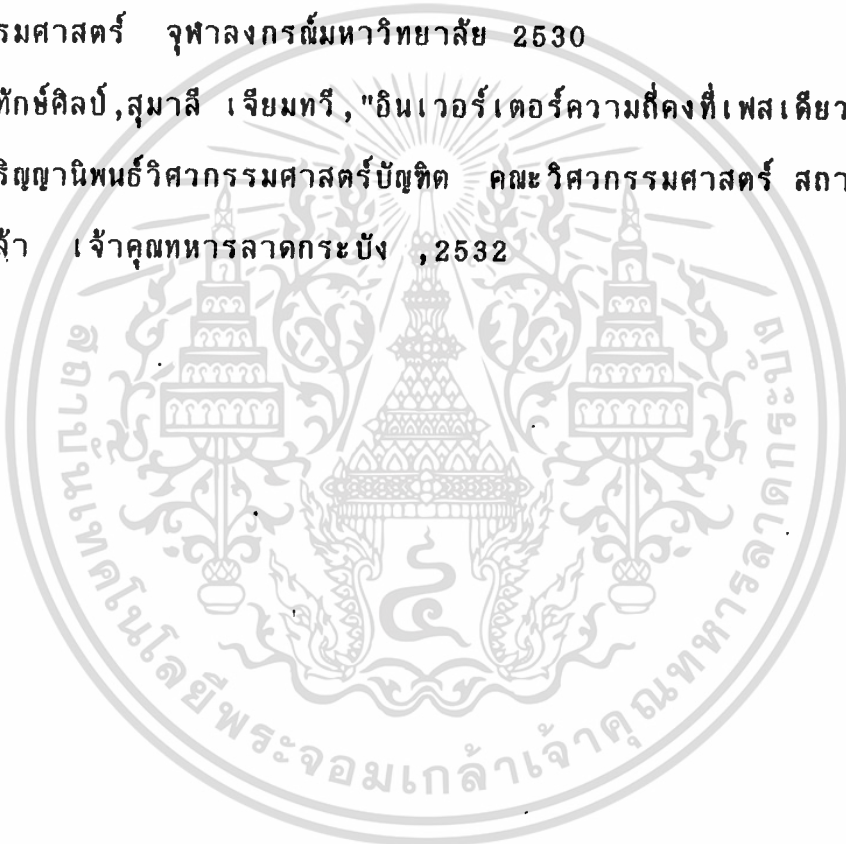
9. วงจรตรวจจับผ่านศูนย์ (zero crossing detector)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. B.K Bose, "Power Electronic and AC Drives " ,Printice Hall, New Jersey ,1987: (34-40, 140-165)
2. เอกสารการประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 10 ,เล่มที่ 2,หน้า 1-182 ถึง 1-192 ,2530
3. เอกสารการประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 12 ,หน้า 755 -764 ,2532
4. เอกชัย สีลาธรรม " คู่มือการใช้อุปกรณ์ LEC " , ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2530
5. สุวิทย์ คงพิทักษ์ศิลป์, สุมาลี เจียมทวี, "อินเวอร์เตอร์ความถี่ที่เพสเคียวาควาซมอสเฟตกำลัง " ,ปริญญาพนธ์วิศวกรรมศาสตร์บัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ,2532

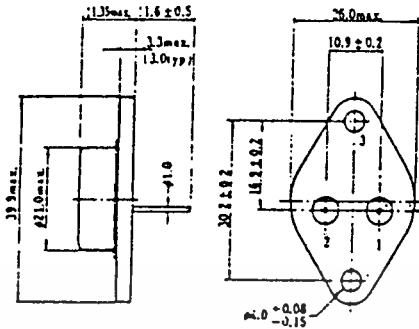


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC1413A (H)

シリコン NPN 三層拡散形
高電圧電力スイッチング、水平偏出力用

SILICON NPN TRIPLE DIFFUSED
HIGH VOLTAGE POWER SWITCHING
HORIZONTAL DEFLECTION OUTPUT



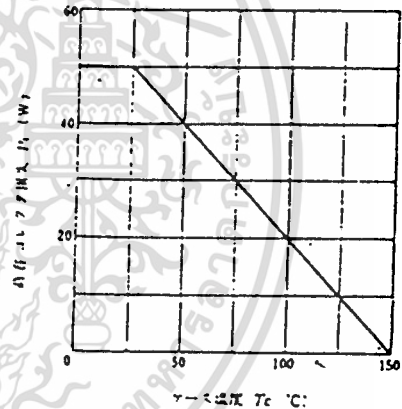
1. ベース: Base
 2. エミッタ: Emitter
 3. コレクタ: Collector
- (ケース) (Case)
(Dimensions in mm)

(JEDEC TO-3)

■ 絶対最大定格 ABSOLUTE MAXIMUM RATINGS (Ta=25°C)

項目	Symbol	2SC1413A (H)	Unit
コレクタ・ベース電圧	V _{CEO}	1500	V
コレクタ・エミッタ電圧	V _{CE0}	500	V
エミッタ・ベース電圧	V _{ES0}	6	V
コレクタ電流	I _C	5	A
ピークコレクタ電流	I _{C(peak)}	16	A
許容コレクタ損失	P _{C*}	50	W
許容コレクタ損失	P _{C**}	20	W
接合部温度	T _j	150	°C
保存温度	T _{stg}	-45 ~ +150	°C

許容コレクタ損失のケース温度による変化 MAXIMUM COLLECTOR DISSIPATION CURVE



- * T_c=25°Cにおける許容値
- ** シリコンエポキシを塗布した付属のマイク板を介して放射板(200mm×300mm×1.5mmアルミ板)に取付け時の許容値
- Value at T_j=25°C
- Value when attach on the heat sink plate (200mm×300mm×1.5mmアルミ板)

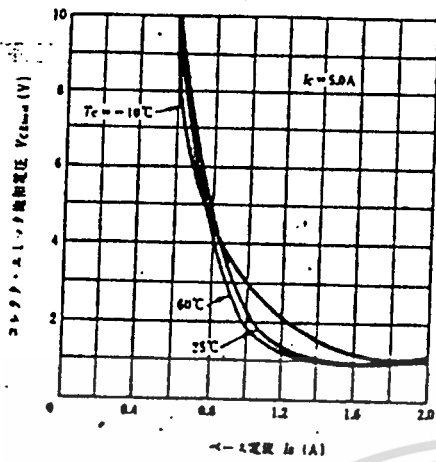
■ 電気的特性 ELECTRICAL CHARACTERISTICS (Ta=25°C)

項目	Symbol	Test Condition	min.	max.	Unit
コレクタ・エミッタ破壊電圧	V _{CE(sic)}	I _C =10mA, R _{EC} =∞	500	—	V
エミッタ・ベース破壊電圧	V _{ES(sic)}	I _C =10mA, I _B =0	6	—	V
コレクタ遮断電流	I _{CES}	V _{CE} =1500V, V _{ES} =1.5V	—	1	mA
コレクタ・エミッタ飽和電圧	V _{CE(sat)}	I _C =5A, I _B =1.2A*	—	10	V
ベース・エミッタ飽和電圧	V _{ES(sat)}	I _C =5A, I _B =1.2A*	—	2	V
下降時間	t _f	I _C =3A, I _{ES} =0.7A, I _{ES} =-2.7A, L _B =0	—	2.3	μs

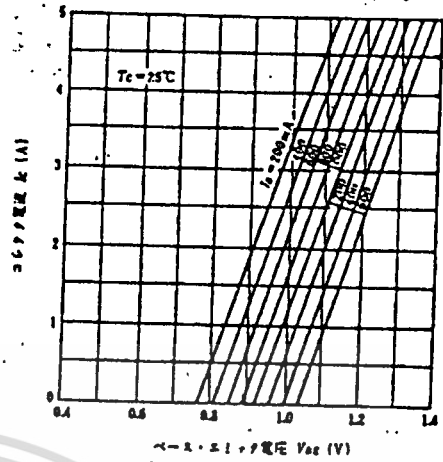
* Pulse test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

コレクタ・エミッタ飽和電圧対ベース電流特性
 COLLECTOR TO EMITTER SATURATION VOLTAGE
 VS. BASE CURRENT



コレクタ電流対ベース・エミッタ電圧特性
 COLLECTOR CURRENT
 VS. BASE TO EMITTER VOLTAGE



ICL8038

Precision Waveform Generator/Voltage Controlled Oscillator



GENERAL DESCRIPTION

The ICL8038 Waveform Generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from .001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky-barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

ORDERING INFORMATION

PART NUMBER	STABILITY	TEMP. RANGE	PACKAGE
ICL8038CCJD	250ppm/°C typ	0°C to +70°C	CERDIP
ICL8039BCJD	180ppm/°C typ	0°C to +70°C	CERDIP
ICL8038ACJD	110ppm/°C typ	0°C to +70°C	CERDIP
ICL8038BMJD*	350ppm/°C max	-55°C to +125°C	CERDIP
ICL8038AMJD*	250ppm/°C max	-55°C to +125°C	CERDIP
ICL8038/D	—	—	DICE**

*Add /883B to part number if 883 processing is required.

**Parameter Min/Max Limits guaranteed at 25°C only for DICE orders.

FEATURES

- Low Frequency Drift With Temperature — 250ppm/°C
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Low Distortion — 1% (Sine Wave Output)
- High Linearity — 0.1% (Triangle Wave Output)
- Wide Operating Frequency Range — 0.001Hz to 300kHz
- Variable Duty Cycle — 2% to 98%
- High Level Outputs — TTL to 28V
- Easy to Use — Just A Handful of External Components Required

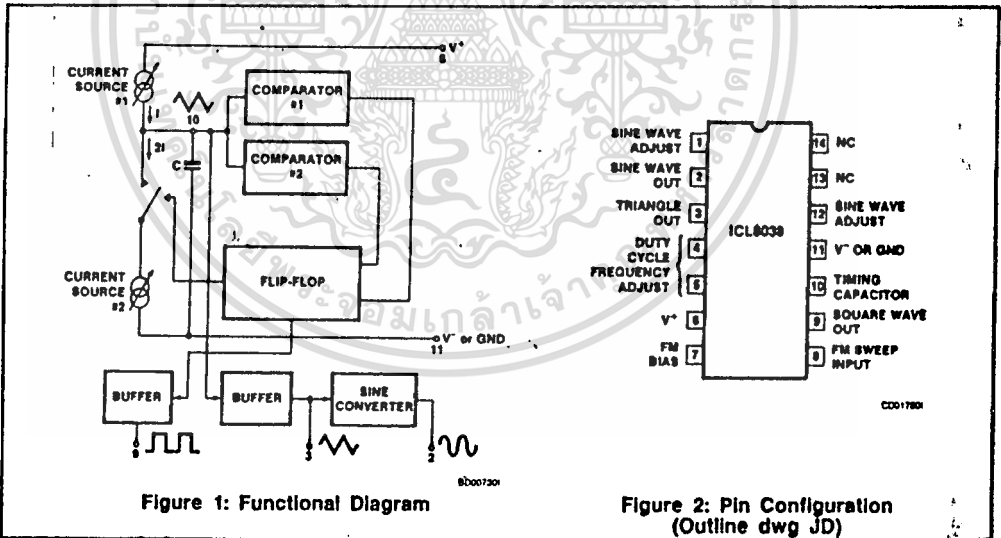


Figure 1: Functional Diagram

Figure 2: Pin Configuration
(Outline dwg JD)

CO-1780

8000730

Note: All typical values have been guaranteed by characterization and are not tested.

302600-002

TEST CONDITIONS

PARAMETER	R _A	R _B	R _L	C ₁	SW ₁	MEASURE	
Supply Current	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Current into Pin 6	
Sweep FM Range ⁽¹⁾	10kΩ	10kΩ	10kΩ	3.3nF	Open	Frequency at Pin 9	
Frequency Drift with Temperature	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 3	
Frequency Drift with Supply Voltage ⁽²⁾	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 9	
Output Amplitude. (Note 4)	Sine	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk output at Pin 2
	Triangle	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk output at Pin 3
Leakage Current (off) ⁽³⁾	10kΩ	10kΩ		3.3nF	Closed	Current into Pin 9	
Saturation Voltage (on) ⁽³⁾	10kΩ	10kΩ		3.3nF	Closed	Output (low) at Pin 9	
Rise and Fall Times (Note 5)	10kΩ	10kΩ	4.7kΩ	3.3nF	Closed	Waveform at Pin 9	
Duty Cycle Adjust. (Note 5)	MAX	50kΩ	~1.6kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
	MIN	~25kΩ	50kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
Triangle Waveform Linearity	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 3	
Total Harmonic Distortion	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 2	

- NOTES: 1. The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 (I_{FM}) and then connecting pin 8 to pin 6 (I_{LO}). Otherwise apply Sweep Voltage at pin 6 ($(2/3 V_{SUPPLY} + 2V) \leq V_{SWEEP} \leq V_{SUPPLY}$ where V_{SUPPLY} is the total supply voltage in Figure 7b, pin 8 should vary between 5.3V and 10V with respect to ground.
 2. $10V \leq V^+ \leq 30V$, or $\pm 5V \leq V_{SUPPLY} \leq \pm 15V$.
 3. Oscillation can be halted by forcing pin 10 to +5 volts or -5 volts.
 4. Output Amplitude is tested under static conditions by forcing pin 10 to 5.0V then to -5.0V.
 5. Not tested; for design purposes only.

DEFINITION OF TERMS:

Supply Voltage (V_{SUPPLY}). The total supply voltage from V^+ to V^- .

Supply Current. The supply current required from the power supply to operate the device, excluding load currents and the currents through R_A and R_B .

Frequency Range. The frequency range at the square wave output through which circuit operation is guaranteed.

Sweep FM Range. The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 6. For correct operation, the sweep voltage should be within the range

$$(2/3 V_{SUPPLY} + 2V) < V_{SWEEP} < V_{SUPPLY}$$

FM Linearity. The percentage deviation from the best-fit straight line on the control voltage versus output frequency curve.

Output Amplitude. The peak-to-peak signal amplitude appearing at the outputs.

Saturation Voltage. The output voltage at the collector of Q₂₃ when this transistor is turned on. It is measured for a sink current of 2mA.

Rise and Fall Times. The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

Triangle Waveform Linearity. The percentage deviation from the best-fit straight line on the rising and falling triangle waveform.

Total Harmonic Distortion. The total harmonic distortion at the sine-wave output.

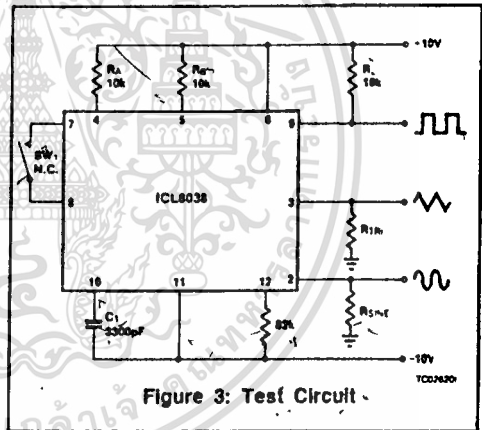


Figure 3: Test Circuit

Note: All typical values have been guaranteed by characterization and are not tested.

ICL8038



ABSOLUTE MAXIMUM RATINGS

Supply Voltage (V^- to V^+)	36V
Power Dissipation ⁽¹⁾	750mW
Input Voltage (any pin)	V^- to V^+
Input Current (Pins 4 and 5)	25mA
Output Sink Current (Pins 3 and 9)	25mA

Storage Temperature Range	-65°C to +150°C
Operating Temperature Range:	
8038AM, 8038BM	-55°C to +125°C
8038AC, 8038BC, 8038CC	0°C to +70°C
Lead Temperature (Soldering, 10sec)	300°C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

NOTE 1: Derate ceramic package at 12.5mW/°C for ambient temperatures above 100°C.

ELECTRICAL CHARACTERISTICS ($V_{SUPPLY} = \pm 10V$ or $+20V$, $T_A = 25^\circ C$, $R_L = 10k\Omega$, Test Circuit Unless Otherwise Specified)

SYMBOL	GENERAL CHARACTERISTICS	8038CC			8038BC(BM)			8038AC(AM)			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V_{SUPPLY}	Supply Voltage Operating Range										
V^+	Single Supply	+10		+30	+10		30	+10		30	V
V^+, V^-	Dual Supplies	±5		±15	±5		±15	±5		±15	V
I_{SUPPLY}	Supply Current ($V_{SUPPLY} = \pm 10V$) ⁽²⁾										
	8038AM, 8038BM				12	15		12	15		mA
	8038AC, 8038BC, 8038CC		12	20		12	20		12	20	mA
FREQUENCY CHARACTERISTICS (all waveforms)											
f_{max}	Maximum Frequency of Oscillation	100			100			100			kHz
f_{sweep}	Sweep Frequency of FM Input		10			10			10		kHz
	Sweep FM Range ⁽³⁾		35:1			35:1			35:1		
	FM Linearity 10:1 Ratio		0.5			0.2			0.2		%
$\Delta f/\Delta T$	Frequency Drift With Temperature ⁽⁵⁾ 8038 AC, BC, CC 0°C to 70°C		250			180			110		ppm/°C
	8038 AM, BM, -55°C to 125°C						350			250	
$\Delta f/\Delta V$	Frequency Drift With Supply Voltage (Over Supply Voltage Range)		0.05			0.05			0.05		%/V
OUTPUT CHARACTERISTICS											
I_{OLK}	Square-Wave Leakage Current ($V_g = 30V$)			1			1			1	μA
V_{SAT}	Saturation Voltage ($I_{SINK} = 2mA$)		0.2	0.5		0.2	0.4		0.2	0.4	V
t_r	Rise Time ($R_L = 4.7k\Omega$)		180			180			180		ns
t_f	Fall Time ($R_L = 4.7k\Omega$)		40			40			40		ns
ΔD	Typical Duty Cycle Adjust (Note 6)	2		98	2		98	2		98	%
$V_{TRIANGLE}$	Triangle/Sawtooth/Ramp Amplitude ($R_{TRI} = 100k\Omega$)	0.30	0.33		0.30	0.33		0.30	0.33		$\times V_{SUPPLY}$
	Linearity		0.1			0.05			0.05		%
Z_{OUT}	Output Impedance ($I_{OUT} = 5mA$)		200			200			200		Ω
V_{SINE}	Sine-Wave Amplitude ($R_{SINE} = 100k\Omega$)	0.2	0.22		0.2	0.22		0.2	0.22		$\times V_{SUPPLY}$
THD	THD ($R_S = 1M\Omega$) ⁽⁴⁾		2.0	5		1.5	3		1.0	1.5	%
THD	THD Adjusted (Use Figure 6)		1.5			1.0			0.8		%

- NOTES: 2. R_A and R_B currents not included.
 3. $V_{SUPPLY} = 20V$; R_A and $R_B = 10k\Omega$, $f \approx 10kHz$ nominal; can be extended 1000 to 1. See Figures 7a and 7b.
 4. $82k\Omega$ connected between pins 11 and 12. Triangle Duty Cycle set at 50%. (Use R_A and R_B).
 5. Figure 3, pins 7 and 8 connected, $V_{SUPPLY} = \pm 10V$. See Typical Curves for T.C. vs V_{SUPPLY} .

Note: All typical values have been guaranteed by characterization and are not tested.

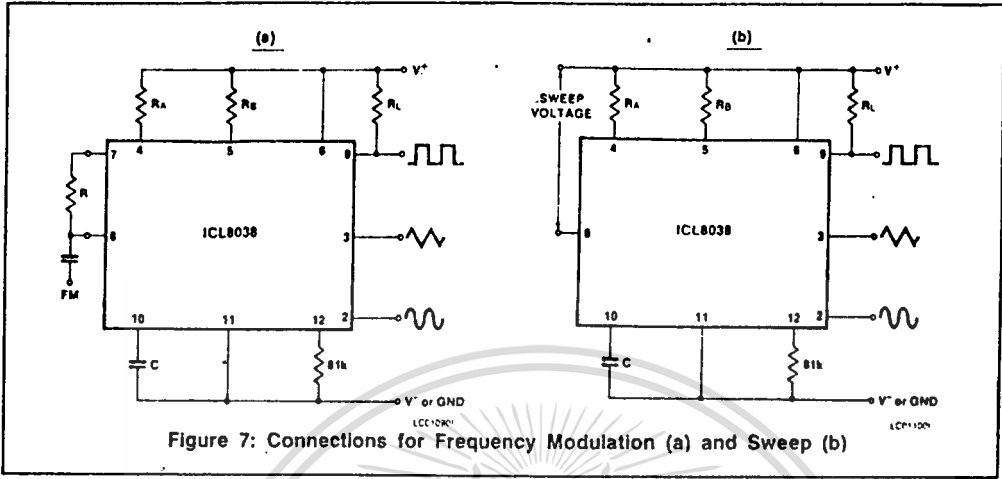


Figure 7: Connections for Frequency Modulation (a) and Sweep (b)

FREQUENCY MODULATION AND SWEEPING

The frequency of the waveform generator is a direct function of the DC voltage at terminal 8 (measured from V^+). By altering this voltage, frequency modulation is performed. For small deviations (e.g. $\pm 10\%$) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 7a. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about $8k\Omega$ (pins 7 and 8 connected together), to about $(R + 8k\Omega)$.

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 7b). In this way the entire bias for the current sources is created by the modulating signal; and a very large (e.g. 1000:1) sweep range is created ($I = 0$ at $V_{sweep} = 0$). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on the supply voltage. The potential on Pin 8 may be swept down from V^+ by $(1/3 V_{SUPPLY} - 2V)$.

APPLICATIONS

The sine wave output has a relatively high output impedance ($1k\Omega$ Typ). The circuit of Figure 8 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

With a dual supply voltage the external capacitor on Pin 10 can be shorted to ground to halt the ICL8038 oscillation. Figure 9 shows a FET switch, diode ANDED with an input strobe signal to allow the output to always start on the same slope.

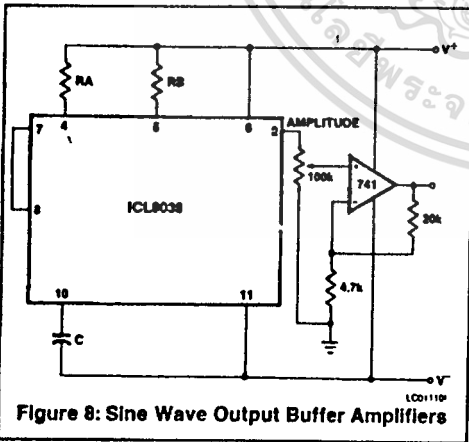


Figure 8: Sine Wave Output Buffer Amplifiers

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors R_A and R_B must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of R_A and R_B by a few hundred millivolts.

The Circuit of Figure 10 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

Note: All typical values have been guaranteed by characterization and are not tested.

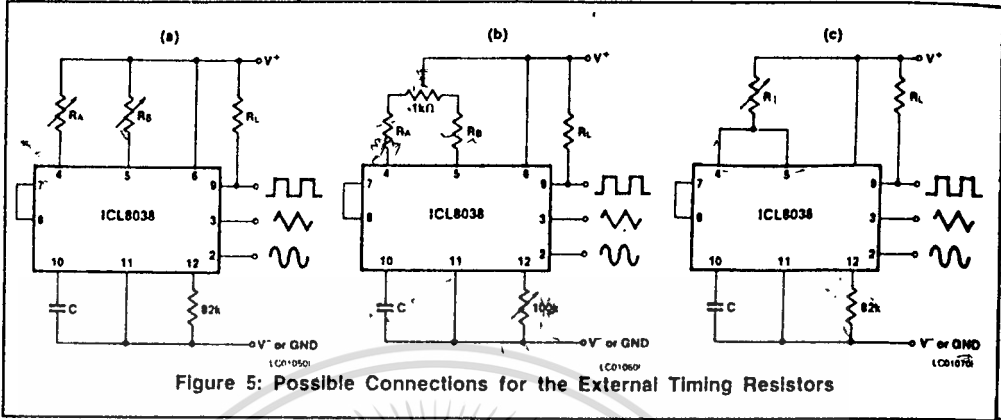


Figure 5: Possible Connections for the External Timing Resistors

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

To minimize sine-wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 6; this configuration allows a typical reduction of sine-wave distortion close to 0.5%.

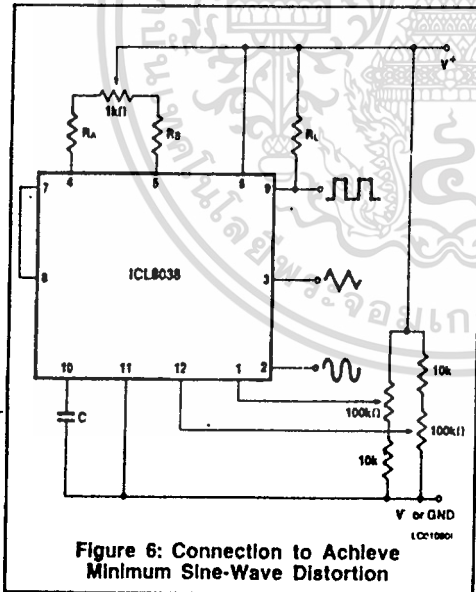


Figure 6: Connection to Achieve Minimum Sine-Wave Distortion

SELECTING RA, RB and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents ($I > 5\text{mA}$), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to RA can be calculated from:

$$I = \frac{R_1 \times (V^+ - V^-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{(V^+ - V^-)}{5R_A}$$

A similar calculation holds for RB.

The capacitor value should be chosen at the upper end of its possible range.

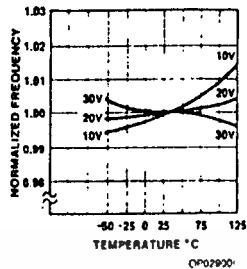
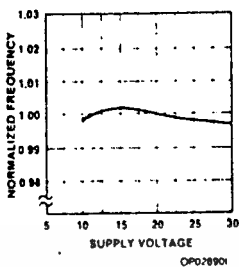
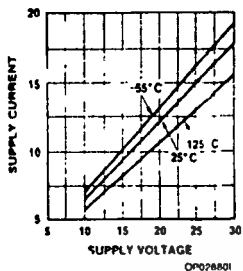
WAVEFORM OUT LEVEL CONTROL AND POWER SUPPLIES

The waveform generator can be operated either from a single power-supply (10 to 30 Volts) or a dual power-supply (±5 to ±15 Volts). With a single power-supply the average levels of the triangle and sine-wave are at exactly one-half of the supply voltage, while the square-wave alternates between V+ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

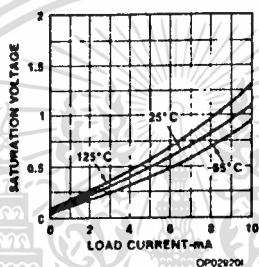
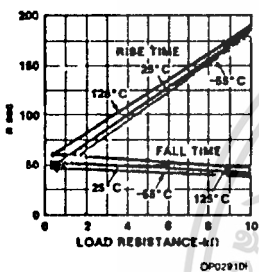
The square-wave output is not committed. A load resistor can be connected to a different power-supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square-wave output can be made TTL compatible (load resistor connected to +5 Volts) while the waveform generator itself is powered from a much higher voltage.

Note: All typical values have been guaranteed by characterization and are not tested.

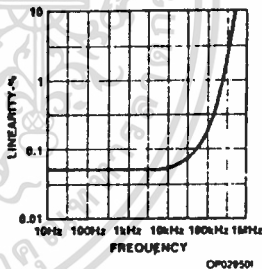
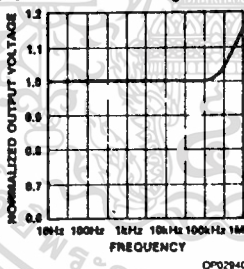
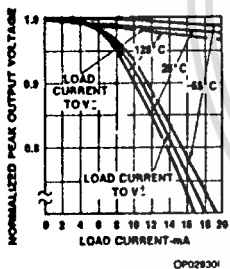
CAL PERFORMANCE CHARACTERISTICS



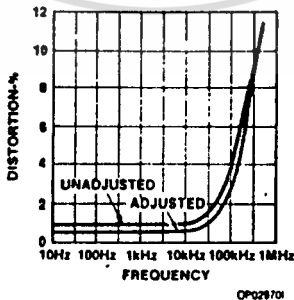
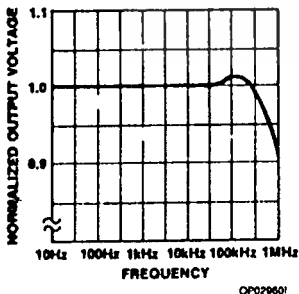
Performance of the Square-Wave Output



Performance of Triangle-Wave Output



Performance of Sine-Wave Output



All typical values have been guaranteed by characterization and are not tested.

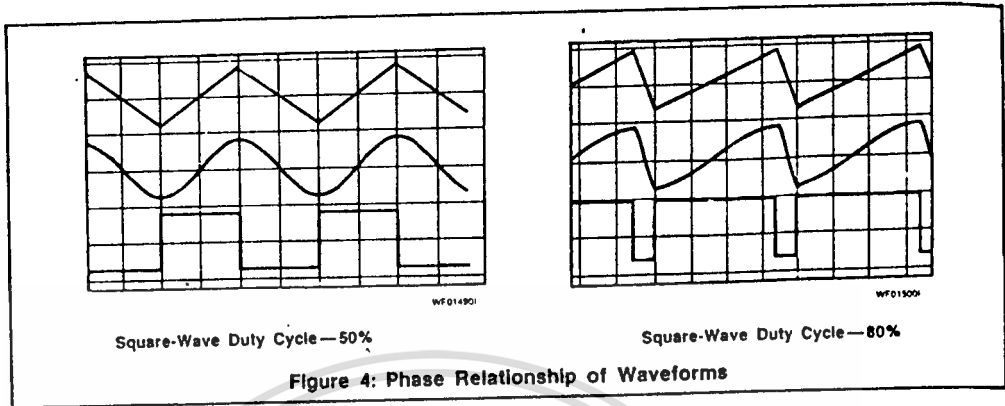


Figure 4: Phase Relationship of Waveforms

DETAILED DESCRIPTION
(See Figure 1)

An external capacitor C is charged and discharged by two current sources. Current source #2 is switched on and off by a flip-flop, while current source #1 is on continuously. Assuming that the flip-flop is in a state such that current source #2 is off, and the capacitor is charged with a current I, the voltage across the capacitor rises linearly with time. When this voltage reaches the level of comparator #1 (set at 2/3 of the supply voltage), the flip-flop is triggered, changes states, and releases current source #2. This current source normally carries a current 2I, thus the capacitor is discharged with a net-current I and the voltage across it drops linearly with time. When it has reached the level of comparator #2 (set at 1/3 of the supply voltage), the flip-flop is triggered into its original state and the cycle starts again.

Four waveforms are readily obtainable from this basic generator circuit. With the current sources set at I and 2I respectively, the charge and discharge times are equal. Thus a triangle waveform is created across the capacitor and the flip-flop produces a square-wave. Both waveforms are fed to buffer stages and are available at pins 3 and 9.

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from I and 2I, an asymmetrical sawtooth appears at terminal 3 and pulses with a duty cycle from less than 1% to greater than 99% are available at terminal 9.

The sine-wave is created by feeding the triangle-wave into a non-linear network (sine-converter). This network provides a decreasing shunt-impedance as the potential of the triangle moves toward the two extremes.

WAVEFORM TIMING

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 5. Best results are obtained by keeping the timing resistors R_A and R_B separate (a). R_A

controls the rising portion of the triangle and sine-wave and the 1 state of the square-wave.

The magnitude of the triangle-waveform is set at 1/3 V_{SUPPLY}; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times v}{I} = \frac{C \times \frac{1}{3} \times V_{SUPPLY} \times R_A}{\frac{1}{5} \times V_{SUPPLY}} = \frac{5}{3} R_A \times C$$

The falling portion of the triangle and sine-wave and the 0 state of the square-wave is:

$$t_2 = \frac{C \times v}{I} = \frac{C \times \frac{1}{3} V_{SUPPLY}}{\frac{2}{5} \times \frac{V_{SUPPLY}}{R_B} - \frac{1}{5} \times \frac{V_{SUPPLY}}{R_A}} = \frac{5}{3} \times \frac{R_A R_B C}{2R_A - R_B}$$

Thus a 50% duty cycle is achieved when R_A = R_B.

If the duty-cycle is to be varied over a small range about 50% only, the connection shown in Figure 5b is slightly more convenient. If no adjustment of the duty cycle is desired, terminals 4 and 5 can be shorted together, as shown in Figure 5c. This connection, however, causes an inherently larger variation of the duty-cycle, frequency, etc.

With two separate timing resistors, the frequency is given by

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{5}{3} R_A C \left(1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if R_A = R_B = R

$$f = \frac{0.3}{RC} \text{ (for Figure 5a)}$$

If a single timing resistor is used (Figure 5c only), the frequency is

$$f = \frac{0.15}{RC}$$

Note: All typical values have been guaranteed by characterization and are not tested.

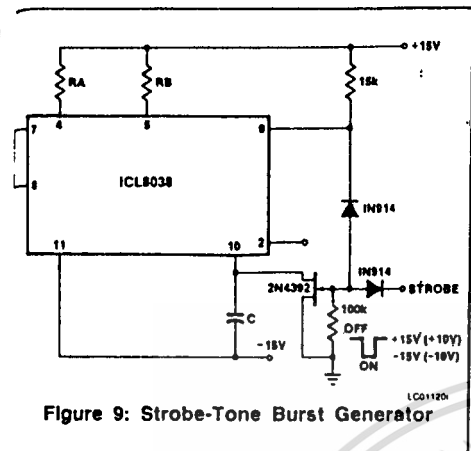


Figure 9: Strobe-Tone Burst Generator

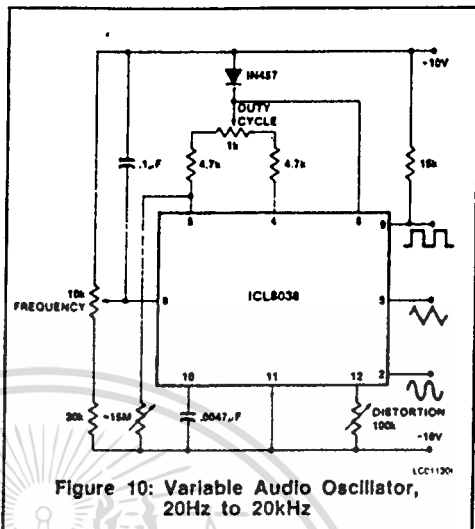


Figure 10: Variable Audio Oscillator, 20Hz to 20kHz

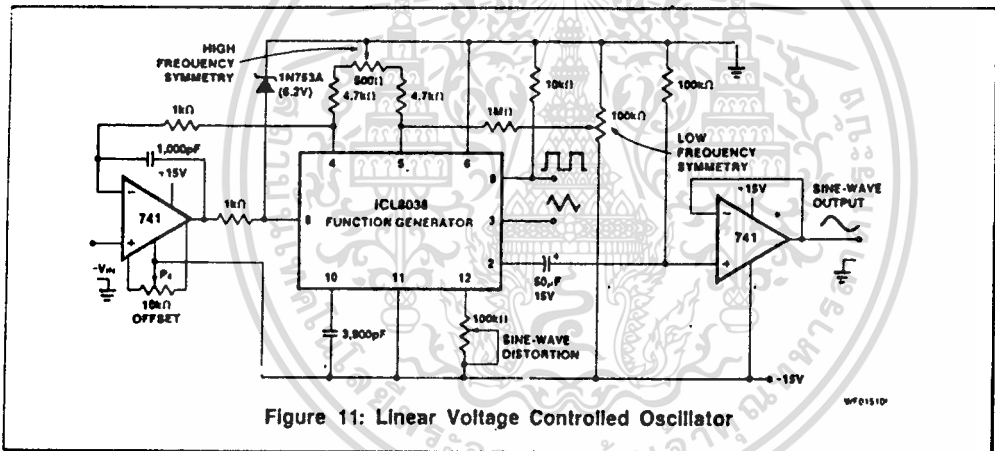


Figure 11: Linear Voltage Controlled Oscillator

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 11.

USE IN PHASE-LOCKED LOOPS

Its high frequency stability makes the ICL8038 an ideal building block for a phase-locked loop as shown in Figure 12. In this application the remaining functional blocks, the phase-detector and the amplifier, can be formed by a number of available IC's (e.g. MC4344, NE562, HA2800, HA2820)

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input

voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase-detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V⁺). The simplest solution here is to provide a voltage divider to V⁺ (R₁, R₂ as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but it also has the

Note. All typical values have been guaranteed by characterization and are not tested.

unique feature of producing a large reconstituted sine wave signal with a frequency identical to that at the input.

For further information, see Intersil Application Note A013, "Everything You Always Wanted to Know About The ICL8038."

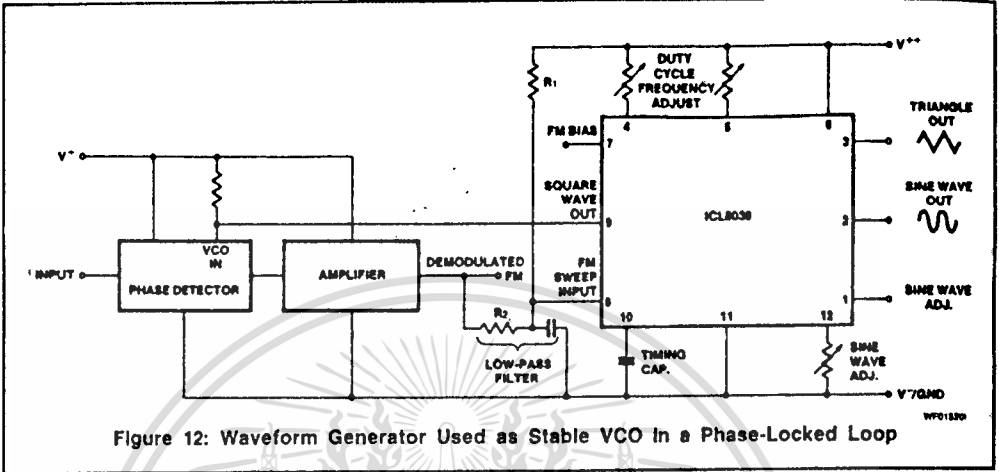


Figure 12: Waveform Generator Used as Stable VCO in a Phase-Locked Loop

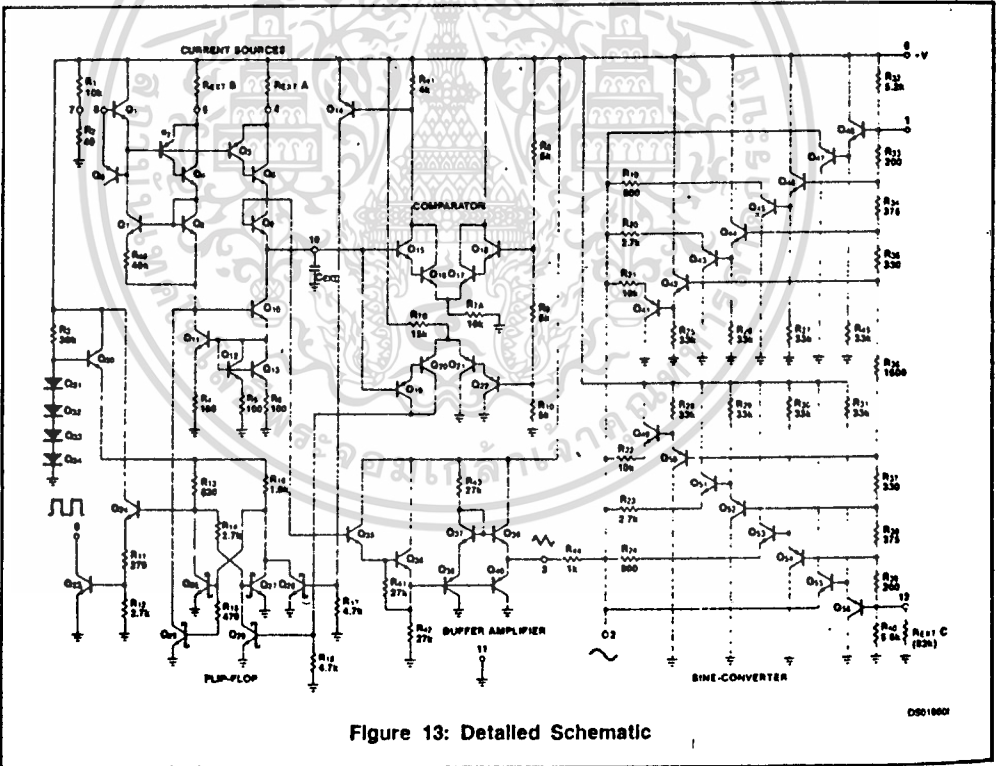


Figure 13: Detailed Schematic

Note: All typical values have been guaranteed by characterization and are not tested.