ห้องสมุดคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เครื่องวัดคุณสมบัติของวงจรสายส่ง

โดย

นายยุทธศักดิ์ ลีประเสริฐพันธ์

นายสมศักดิ์ วิบูลย์วีรรัตน์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร

ปริญญาอุตสาหกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032776

TRANSMISSION IMPAIRMENT MEASURING SET

(TIMS)

BY

Mr. Yutasak Leeprasertpan

Mr. Somsak Wibulwirarat

Project Report Submitted in Partial Fulfillment

of the Requirements for the Bachelor's Degree

Department of Industrial Technology

Faculty of Engineering

King Mongkut's Institute of technology Ladkrabang

1992

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032776

หัวข้อปริญญานิพนธ์	เครื่องวัดคุณสมบัติของวงจรสายส่ง
โดย	นายยุทธศักดิ์ ลีประเสริฐพันธ์ ๓๔๑๓๒๑๒๑
	นายสมศักดิ์ วิบูลย์วีรรัตน์ ๓๔๑๓๒๑๓๑
อาจารย์ที่ปรึกษา	อ.กฤดากร กล่อมการ
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษาที่	2535

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตร์บัณฑิต

..... คณบดีคณะวิศวกรรมศาสตร์

( )

คณะกรรมการสอบปริญญานิพนธ์

..... ประธานกรรมการ

( )

..... กรรมการ

( )

..... กรรมการ

( )

..... กรรมการ

( )

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องวัดคุณสมบัติของวงจรสายส่ง
โดย	นายยุทธศักดิ์ ลีประเสริฐพันธ์
	นายสมศักดิ์ วิบูลย์วีรรัตน์
อาจารย์ที่ปรึกษา	อ.กฤดากร กล่อมการ
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2535

บทคัดย่อ

ในปัจจุบันได้มีการนำเอาไมโครคอมพิวเตอร์มาใช้งานอย่างกว้างขวาง ดังนั้นจึงมีการออกแบบประยุกต์ใช้งานในด้านต่างๆ ตามความเหมาะสมของลักษณะงาน ซึ่งโปรเจ็ค นี้ก็เช่น ได้นำเอาไมโครคอมพิวเตอร์มาประยุกต์ใช้งานทางด้านการวัดสัญญาณตอบสนองของวงจร และสามารถแสดงผลเป็นกราฟของการตอบสนองของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report Title	TIMS
By	Mr.Yutasak Leeprasertpan
	MrSomsak Wibulwirarat
Project Report Advisor	Mr.Kitdakorn Klomkran
Department of	Industrial Technology
Academic Year	1992

Abstract

Now present have to introduce microcomputor use popular. so have to design use to the suitable work that to this Project lead in microcomputor to design use to work in response signal measurment on circuit and can display is response curve in circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ ภาษาไทย

ภาษาอังกฤษ

บทที่ 1 บทนำ 1

บทที่ 2 หลักการของเครื่องมือวัด 2

input-output switching 2

level and frequency measurements 4

800 Hz loss 5

frequance shift 5

amplitude distortion 6

sf sklp 7

telephon circuit noise meaurements 7

noise units 9

noise wite tone 11

signal to noise measurement 12

single frequency interference 13

impulse noise 14

บทที่ 3 สล็อก และการดีโค๊ดพอร์ต 16

สล็อกหรือการต่อช่องสำหรับ I/O 16

การ ดีโค๊ดพอร์ต 24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8088 กับ 8255 และการเชื่อมต่อ 27
พอร์ตอินพุทเอาท์พุทของระบบ 28
การเชื่อทต่อ 8255 กับ 8088 34
บทที่ 4 การอินเตอร์เฟสและการแปลงสัญญาณของข้อมูล 36
การแปลงสัญญาณดิจิตอลให้เป็นอะนาลอก 36
- หลักการเบื้องต้น 36
วงจรการแปลงสัญญาณดิจิตอลเป็นอะนาลอก 44
- Weight Resistor Summing Amplifier 44
- R-2R แลดเตอร์ DAC 48
- อุปกรณ์ D\A คอนเวอร์เตอร์ 50
การแปลงสัญญาณอะนาลอกเป็นดิจิตอล 60
บทที่ 5 การประยุกต์การใช้งาน 85
เครื่องกำเนิดสัญญาณซายน์ 85
Multi-channal analogue-to-digital 96
วงจรเปลี่ยนความถี่สัญญาณไฟฟ้าเป็นแรงดัน 97
วงจรการทดลอง
ผลการทดลอง
สรุป
กิติกรรมประกาศ
หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เครื่องมือที่ใช้ในการวิเคราะห์และทดสอบข้อมูลดิจิตอลของระบบสื่อสารระยะไกลๆ ใช้กับพวกข้อมูลที่เป็นไบนารี่ เช่น starting point, จุดเช็ค bit error, การทำโปรโตคอล ระบบดิจิตอลแบบขนานที่มีอยู่ในช่องสัญญาณซึ่งเป็นการ link แบบอะนาลอก หรือการออกแบบขั้นมูลฐานของสัญญาณอะนาลอกซึ่งเป็นอะนาลอกขนาดกลาง วงจรขั้นมูลฐานของดิจิตอลแบบขนานทำให้ใช้ช่องสัญญาณซึ่งมีอยู่ในสัญญาณอะนาลอกแล้ว ส่วนคุณสมบัติของระบบอะนาลอกและวงจร วิ่งถึงแม้ว่าสัญญาณส่งไปที่ระบบเป็นเพียงสัญญาณดิจิตอล

มีคุณสมบัติมากมายของการส่งช่องสัญญาณ ซึ่งผลกระทบเหล่านี้ทำให้เกิดสัญญาณดิจิตอลในค่าของข้อมูล ในการทดสอบและป้องกันของระบบสื่อสารที่สมควรนั้นมักจะทดสอบระดับมอนิเตอร์ และ ผลกระทบของช่องสัญญาณโดยการเชื่อมต่อของระบบสายส่ง การวัดเหล่านี้เรียกว่า transmission impairment measurement sets (TIMS)

TIMS เป็นbattery powered เพราะว่ามันทั้งหลายมักจะใช้ในระยะทางไกลๆ ซึ่งจะเป็นแหล่งกำลังที่สม่ำเสมอดังนั้น battery power ใหญ่นั้นสามารถตั้งขอเกี่ยวขึ้นซึ่งไม่เป็นอันตรายของการช๊อดของตัวควบคุม พิเศษกว่านั้นถ้ามีปัญหาที่ไม่ปรากฏขึ้นในสายหรือจุดต่อจะมีการตรวจเช็คที่หาได้ง่าย

ในฟังก์ชั่นของ TIMS นี้เป็นการอ่านของสัญญาณขั้นมูลฐานซึ่งช่วยในการเดาว่าช่องสัญญาณของช่องเป็นช่องสัญญาณอะนาลอกหรือดิจิตอล มีการทดสอบซึ่งต้องใช้ระยะทางพอสมควร และที่ช่วงสัญญาณดิจิตอลจะทำการเชื่อมต่อ

TIMS จำาเป็นต้องมีการอินเตอร์เฟส สำหรับการติดต่อในระบบโทรศัพท์ (2 และ 4 สาย) และตัวโทรศัพท์ , โมเด็ม หรืออุปกรณ์ที่ใช้ในการสสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

หลักการของ เครื่องมือวัด

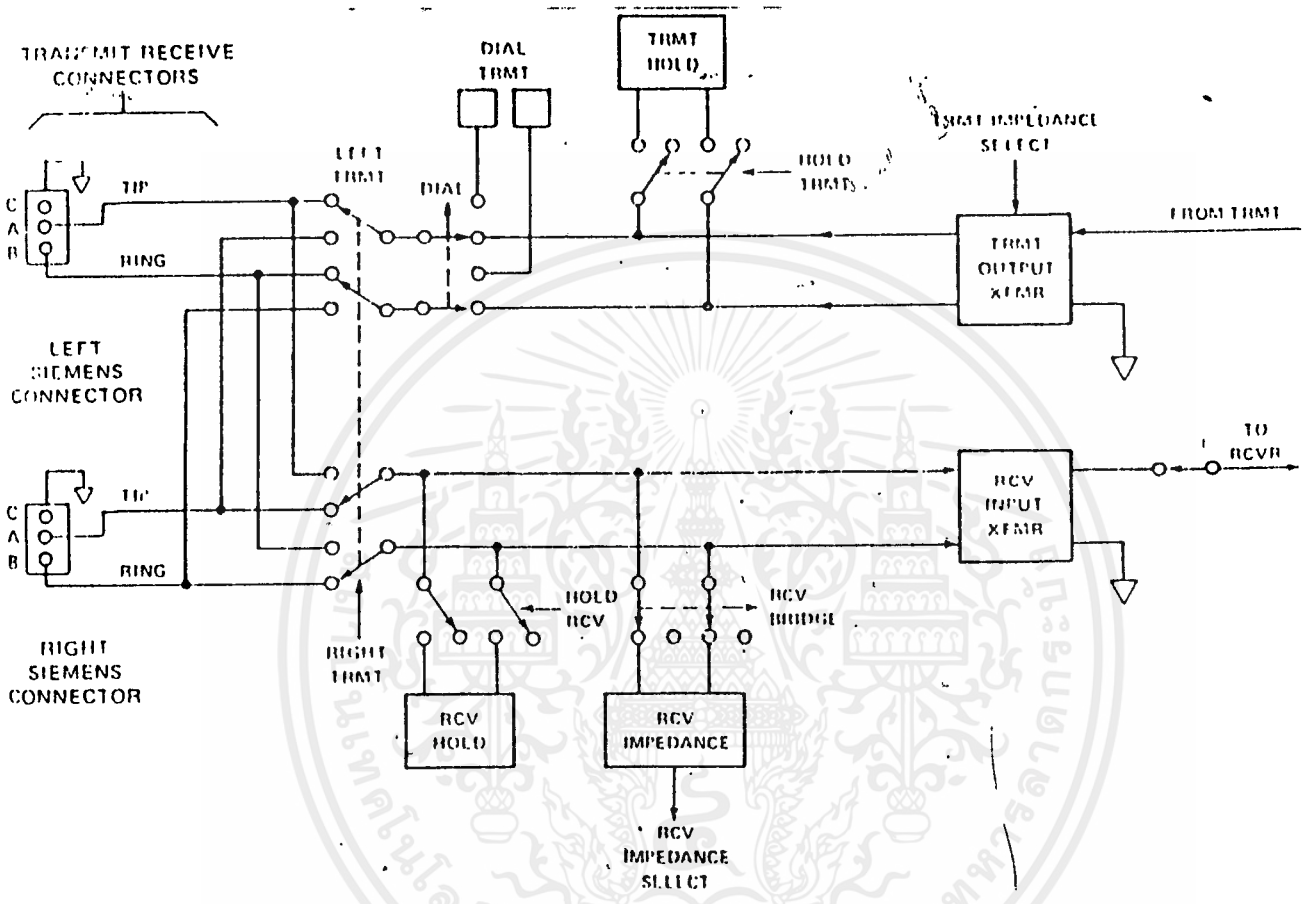
หลักการวัดทั่วๆไปของ เครื่องมือวัด แบ่งออก เป็นตอนๆ สามารถอธิบายได้เป็นส่วนๆของ parameter ที่แน่นอนในการส่งข้อมูล โดย diagrams และรูปแบบการแสดง switching อินพุท-เอาท์พุทและ การวัด

1. INPUT-OUTPUT SWITCHING

ส่วนของ TRMT-RCV เป็นจุดต่อที่ติดถึงกันจาก TIMS ถึง วงจรที่ใช้ทดสอบดังจะ เห็นได้จากรูปที่ 1 ซึ่งมีปุ่ม NOR-REV เป็นตัวกำหนดในการ เลือกแต่ละส่วนฟังก์ชั่นส่งหรือรับ สำหรับจุดต่อทางด้านทางซ้ายมือและส่วนจุดต่อทางด้านขวามือนั้นจะมีค่าตรงกันข้าม ในส่วนที่ตรงกัน ส่วนปุ่ม HOLD ทั้งสองตัวจะทำงานพร้อมกัน ถ้าวงจรทั้งสอง เกิดมีการหมุนขึ้นมา โดยปุ่ม NOR-REV นี้จะ เป็นตัวคอย เปลี่ยนทิศทาง สำหรับการทดสอบที่ปราศจากการดึงรหัสและการตรึอบที่ เกิดขึ้นกับวงจร

ความต้านทานด้าน อินพุท-เอาท์พุทของตัว TIMS มีระดับวงจรโทรศัพท์มาตราฐาน คือ 150,600 หรือ 900 โอห์ม อิมพีแดนซ์ที่ใช้ในการตั้งในการทดสอบอาจจะอยู่ภายในตัวงจร match กันหรือ ระดับการวัดที่ได้รับจะผิดพลาด ส่วนอินพุททางด้านรับอาจจะ เป็นปลายทางหรือทางผ่านไปวงจรที่จะทดสอบวิธีการกำหนดทางปลายทางนั้น เป็นการสิ้นสุดของ ของวงจรทางด้านรับที่กำหนดให้มีโหลดพอสมควร ดังนั้นปลายทางจะ เป็นตัวกำหนดโดยวิธีอื่นๆ ดังนั้นมันจะไม่จำ เป็นสำหรับการกำหนดปลายทาง ในส่วนของอินพุททางด้านรับจะใช้วิธี bridged ซึ่งจะกำหนดให้ความต้านทานทางด้านรับของอินพุทสูง (มากกว่า 50 ohm)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



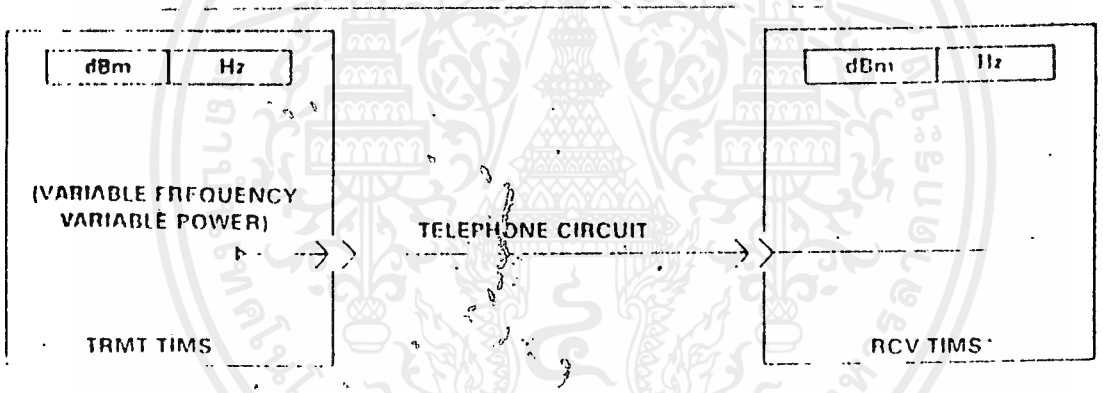
รูปที่ 1 Input-ouput switching

วงจรอินพุท-เอาท์พุทของ TIMS อยู่ในช่องสัญญาณที่มีการบาลานซ์ของสัญญาณ เทรศัพท์มาตราฐาน การบาลานซ์ของสายนั้น เป็นการสมมาตรทางไฟฟ้าขนาดของสายทั้ง 2 มีความต้านทานอนุกรม ,ตัว เหนี่ยวนำอนุกรม ,คาปาซิแตนซ์ขนานและการรั่วไหลของกราวด์ เท่ากัน การหมุน ,การพูด ,และการฟังผ่านวงจรการทดสอบ ,หูฟัง ปลายทาง ,ตำแหน่งการต่อ เป็นตัวกำหนดการต่อของคนที่รับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. LEVEL AND FREQUENCY MEASUREMENTS

วิธีการวัดระดับและความถี่ที่มีการสูญเสีย 820 Hz และการผิดเพี้ยนของแอมปิจูด ซึ่งการเหล่านี้เป็นการหนดผลตอบสนองของช่องสัญญาณเสียง วิธีการวัดระดับและความถี่ของความถี่ที่ถูกเปลี่ยนไป ดังแสดงในรูปที่ 2 ซึ่งอธิบายโดยใช้ภาพประกอบพื้นฐานสำหรับการวัด



รูปที่ 2 Level and frequency measurements

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. 800 Hz LOSS

การวัดการสูญเสียที่ 800 Hz แสดงผลเป็นการสูญเสียจุดต่อจุด (หรือเกน)ของความถี่ 820 Hz ที่ใช้ในการทดสอบช่องสัญญาณเสียงทางด้านส่งมากเกินไป ดังนั้นการวัดทำได้โดยทดสอบความถี่ 820 Hz เป็นระดับข้อมูลที่ใช้ในการส่งของการรับ TIMS กำลังงานทางด้านรับจะวัดในหน่วย dbm โดยการรับ TIMS ที่แต่ละสิ้นสุดของสาย ความถี่ที่ใช้ในการส่งจะอยู่ในช่วง 820 Hz ไม่ใช่ 800 Hz, การป้องกันการวัดการผิดพลาดที่แน่นอนของวงจรโทรศัพท์ ส่วน 20 Hz เป็นการชดเชยการวัดการผิดพลาด โดยทดสอบทางความถี่ซึ่งเป็นช่วงการแซมปลิ้งโดยพร้อมกันที่ 8 kHz ตัวอย่างของช่วง "T-carrier"

4. FREQUANCE SHIFT

การวัดการชิฟของความถี่ สำหรับการแตกต่างของความถี่ทางด้านรับซึ่งโดย เปรียบเทียบความถี่ด้านส่งโดยคลื่นพาหะการวัดนี้ทำได้โดยทดสอบความถี่ของเสียงทางด้านส่ง สิ่ง เกตุส่วนที่ปลายทางการรับ ความถี่ทางด้านรับ เปรียบเทียบความถี่ทางด้านส่ง ความแตกต่างระหว่างความถี่ที่ใช้ในการส่งและรับความถี่จะถูกชิฟแสดงในการทดสอบสัญญาณการวัดนี้ไม่สมบรูณ์ เมื่อการวัดวัดบนลูฟรอบๆ คลื่นพาหะ ดังนั้นทิศทางของความถี่ที่ถูก เปลี่ยนอาจจะยก เลิกโดย ความถี่ที่ถูก เปลี่ยนในทิศทางอื่น แต่ในการวัดสามารถชิฟได้ถึง 1 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. AMPLITUDE DISTORTION

การวัดความผิดเพี้ยนของแอมปิจูด แสดงผลของคุณลักษณะสมบัติของความถี่ที่หักล้างกันของวงจรโทรศัพท์ที่ใช้หลักการวัดความถี่ 1 สัญญาณ การแสดงการวัดนี้ เป็นการวัดนี้ เป็นการจัดแบนด์วิดธ์ของวงจรโทรศัพท์ ทำการวัดโดยทดสอบความถี่ 820 Hz เป็นระดับความถี่ทดสอบทางด้านส่งกับปลายด้านรับ ซึ่งกำลังที่จะรับเปรียบเทียบระดับที่ 820 Hz ที่ใช้กันอยู่ ความถี่ที่ทางด้านส่ง เป็นตัว เปลี่ยนช่วงมากเกินของวงจรและกำลังด้านรับในแต่ละส่วนที่มีกำลัง ดังนั้นกำลังด้านรับอาจจะเปรียบเทียบทางด้านรับที่แตกต่างกันโดยความถี่ที่ใช้กันอยู่ 820 Hz คุณลักษณะสมบัติของช่องสัญญาณเสียงในหน่วย dbm ของความถี่ที่เบาบางลง การเปรียบเทียบที่ใช้โดยตรงการสูญเสียที่ได้รับโดยตรงด้วยที่ 820 Hz ปุ่ม LEVEL ZERO เป็นการกดระหว่างการต้อบรับของสัญญาณที่แตกต่าง 820 Hz กระทำโดยกำลังทางด้านรับในหน่วย dbm และการแสดงผลระดับ 0 db อย่างพร้อมเพรียง การอ่านระดับความถี่อื่นๆ จะทำให้การแสดงผลในหน่วย db เทียบกับความแตกต่าง 820 Hz ความต้องการนี้ต้องลดระดับความถี่จากระดับอินพุทที่ใช้อยู่ในการแสดง เป็น db การลงตัวของอุตสาหกรรมโทรศัพท์ต้องมีความต้องการสอดคล้องกัน

การผิดเพี้ยนของแอมปิจูด เป็นการกำหนดการเปลี่ยนแปลง ในการสูญเสียของวงจรโทรศัพท์ การเปรียบเทียบการสูญเสียของสัญญาณ 1000 Hz ในวงจร ตัวอย่าง เช่น วงจร 6 db การสูญเสียมากกว่า 2800 Hz จะมีการผิดเพี้ยนแอมปิจูด +6 db

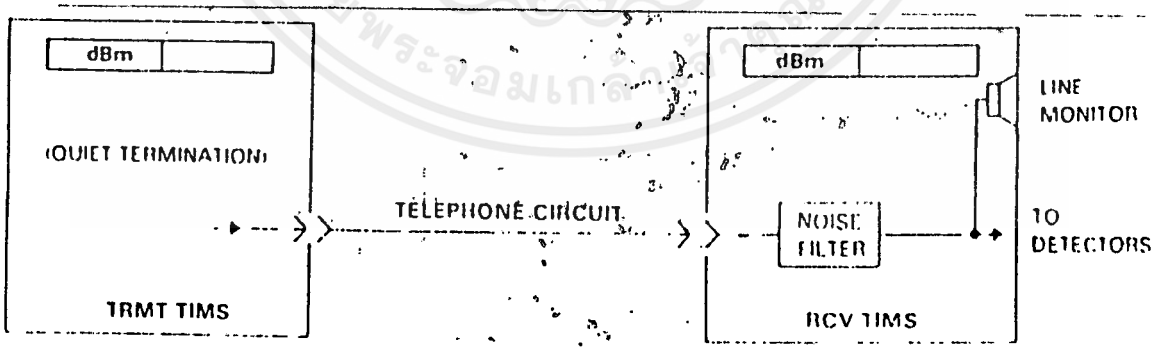
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. SF SKLP

สวิทช์ SF (Single - Frequency) SKIP เป็นตัวกำหนดการทดสอบป้องกันที่เป็นไปได้โดย เซตจากความถี่การส่ง ซึ่งอยู่ในช่วง 2130 Hz ถึง 2430 Hz ลักษณะนี้ใช้ เมื่อ หน่วยการส่งสัญญาณ SF ในวงจรหมุนขึ้นซึ่งรวม เข้าด้วยกันมาก เกินไป ความถี่ที่กระโดดข้ามนี้สามารถ เปลี่ยนการใช้ความสามารถ STORE ของ เครื่องมือวัด

7. TELEPHON CIRCUIT NOISE MEAUREMENTS

วิธีการวัดสัญญาณรบกวนของวงจรโทรศัพท์แสดงถึงการแทรกสอดของสัญญาณรบกวนแบดกราวด์และสัญญาณ ดังรูปที่ 3 เป็นการอธิบายโดยภาพพื้นฐานการ เซตอัพสำหรับการวัดนี้



รูปที่ 3 Telephone Circuit Noise Measurement

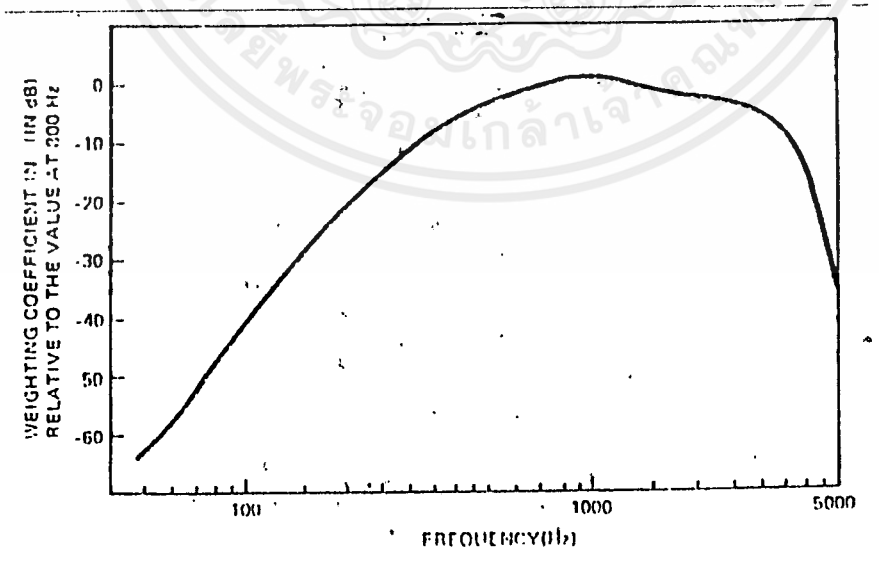
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการวัดสัญญาณรบกวนวงจรรทรศัพท์ในปัจจุบันซึ่งมีปลายทางอยู่การสิ้นสุดหนึ่งและวิธีการวัด Weighted ของปลายทางอื่นๆ ซึ่งที่ปลายทางการวัดของวงจรรทรศัพท์ TIMS จะมี Weighted Filter และ Psophometric filter เป็นการใช้ในการคำนวนผลของสัญญาณรบกวนบนวงจรลำดับสัญญาณเสียง Psophometric filter เป็นความสมบรูณ์ของข้อมูลการส่ง ดังนั้นคุณลักษณะของการตอบสนองที่แบนมากเกินไปของช่วงความถี่ที่เกี่ยวข้องด้วย 600 Hz ถึง 3000 Hz ดังรูปที่ 4

Flat Filter ช่วง 275-3250 Hz ใช้สำหรับการวัดแรงดันของสัญญาณรบกวน โดย CCITT รับรอง 0.71 ดังรูป 5

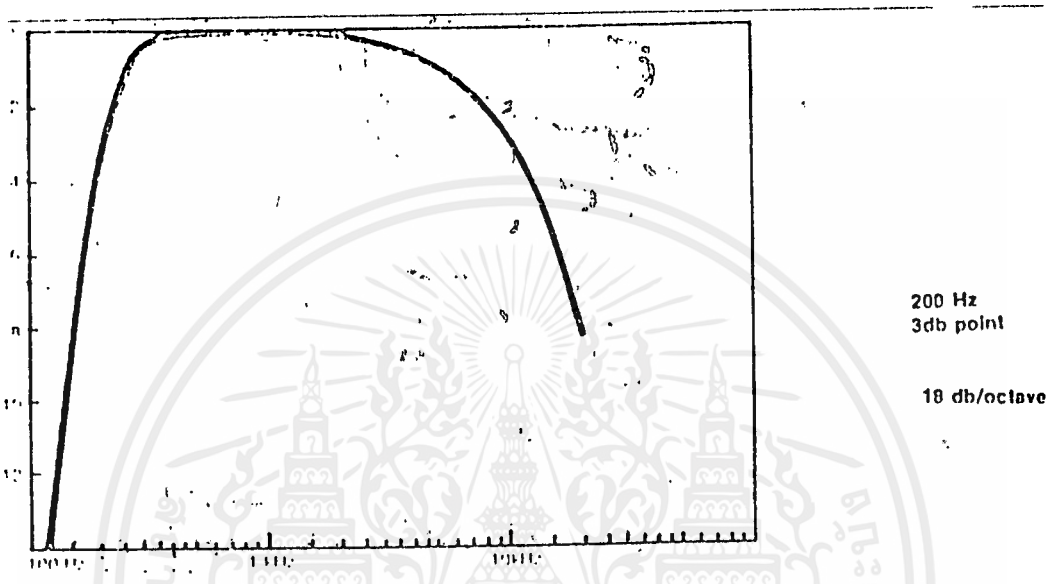
Sound Weighted Filterใช้สำหรับวัดสัญญาณรบกวนของโปรแกรมเสียงโดย CCITT รับรองไว้ J.16 (เจนีวา 1980) และCCIR 468-2 ดังรูป 6

Sound Unweighted Filter ใช้สำหรับวัดสัญญาณรบกวนบนช่องโปรแกรมเสียงโดย CCITT รับรองไว้ J.16 (เจนีวา 1980)CCIR 468-2 ดังรูป 7



รูปที่ 4 Psophometric Characteristic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

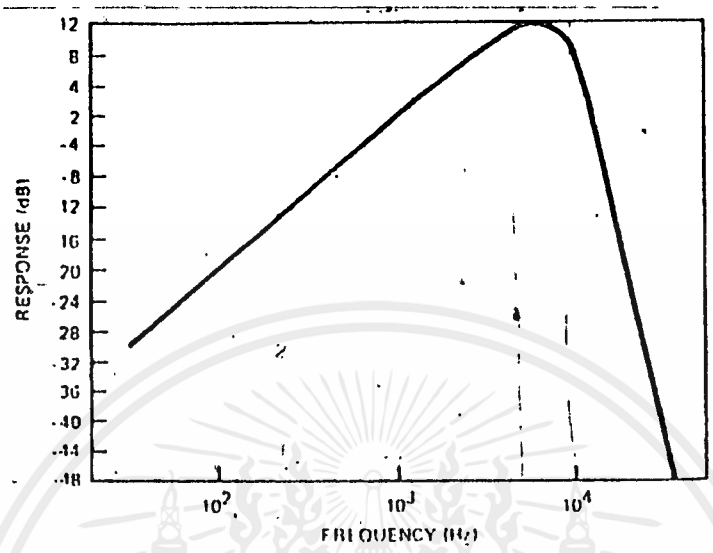


รูปที่ 5 275-3250 Hz Flat Filter

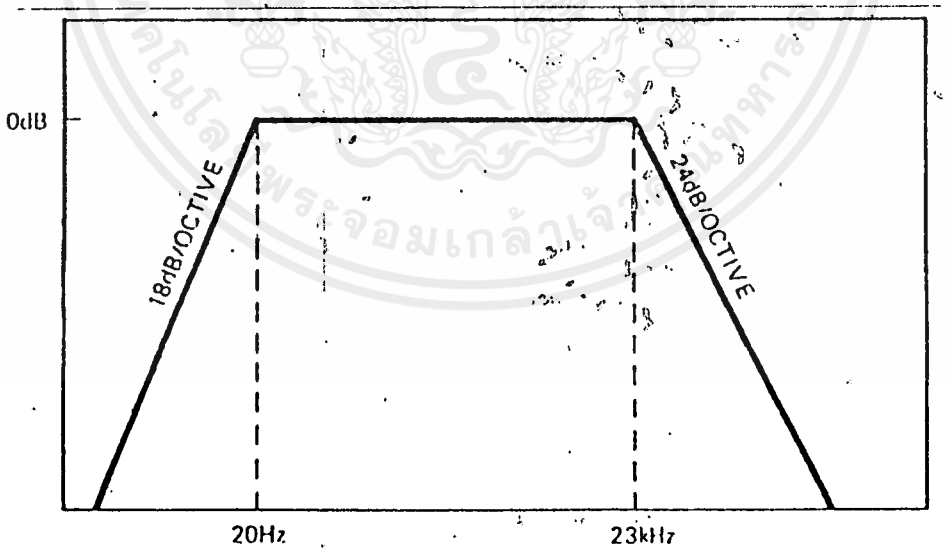
8. NOISE UNITS

การวัดของสัญญาณรบกวนของวงจรปรแกรม เสียง เป็นการทำ2 แบบ ทั้ง Weighted และ Unweighted Filter ทำอยู่ในค่า rms หรือ peak อาจจะใช้แต่ละ filter การกระทำที่ค่า peak จะมีผลต่อสัญญาณรบกวน peaks และมักจะใช้แผนภูมิที่ได้รับมากบางน้อยบางสำหรับการวัด กำลังของ peakระดับของสัญญาณรบกวนที่ได้รับ เป็นการแสดงในหน่วย dbm หรือ db จะมีความแตกต่างถึง 1mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
032775



รูปที่ 6 Sound Weighted Filter

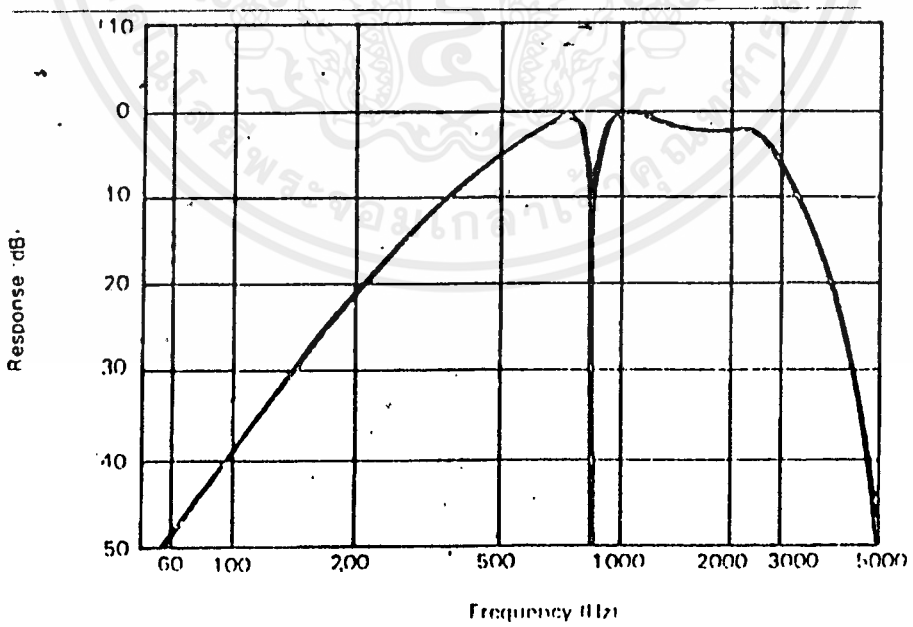


รูปที่ 7 Sound Unweighted Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

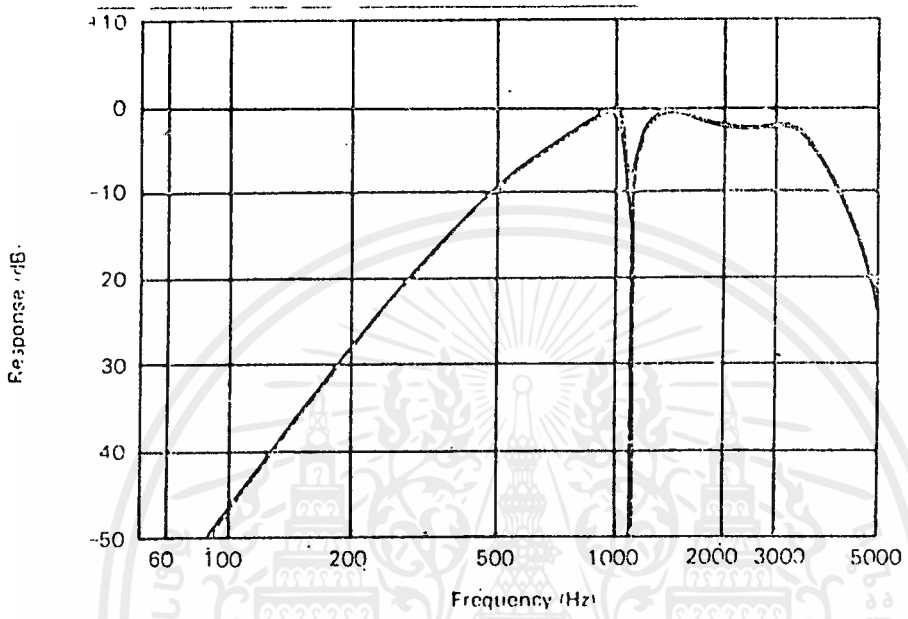
9. NOISE WITE TONE (Notched Noise)

วิธีการวัดนอยท์วิตรทน รดยาใช้ในสภาวะ compandors หรือ quant izers ในระบบการสื่อสารด้วยระดับการควบคุมธรรมดา เหล่านี้สำหรับสัญญาณข้อมูลต่อ เนื่องกัน เพราะฉะนั้นระดับสัญญาณรบกวนที่ด้านรับจะมี เบอร์ เซนต์ระดับทวีคูณภายใต้การควบคุมการตัดต่อ การวัดที่ทำได้รดยาใช้ความถี่ 820 Hz เป็นระดับข้อมูลการส่งทางด้านรับ TIMS ในส่วนของรทนที่ 820 Hz เป็นการทำให้ลดลงได้รดย 50 db รดยาใช้ notch filter สัญญาณทางด้านรับที่ เหลืออยู่นี้ เป็นพิล เตอร์สำหรับให้ผ่านสำหรับการวัดระดับสัญญาณรบกวนทางด้านรับ เป็นการแสดงในหน่วยของ dbm ดังรูป 8 ที่อธิบายประกอบด้วยภาพเป็นการรวมของ 820 Hz ของPsophometric และคุณสมบัติ notch filter ดังรูปที่ 9 เป็นการอธิบายด้วยภาพของการรวม 1020 Hzของ Psophometric และ คุณสมบัติ notch filter



รูปที่ 8 820 Hz Psophometric with Notch Characteristic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9 1020 Hz Psophometric with Notch characteristic

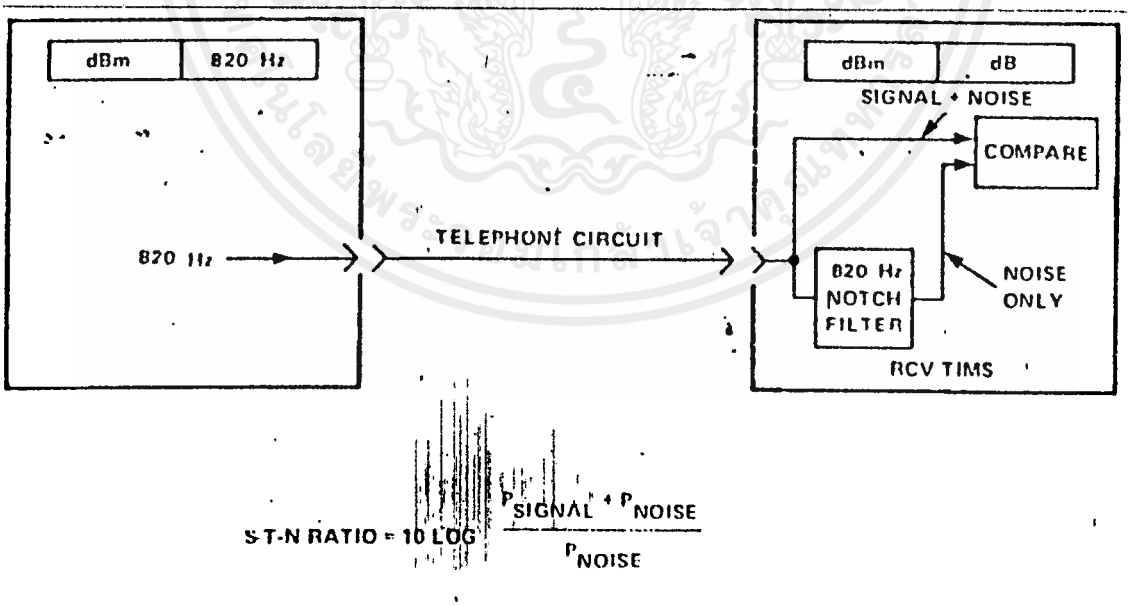
10. SIGNAL TO NOISE MEASUREMENT

การวัดทำได้โดยใช้ความถี่ 820 Hz ทดสอบเป็นตัวส่งเข้าวงจรโทรศัพท์ ส่วนทางด้านรับ TIMS สัญญาณ 820 Hz ที่ลดลง 50 db อัตราส่วน S/N เป็นการแสดงในหน่วยของ db ดังรูป 10 ซึ่งแสดงได้ด้วยภาพบล๊อก ซึ่งเป็นวิธีการหนึ่งที่สำคัญมากของพารามิเตอร์สำหรับคุณภาพของช่องสัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. SINGLE FREQUENCY INTERFERENCE

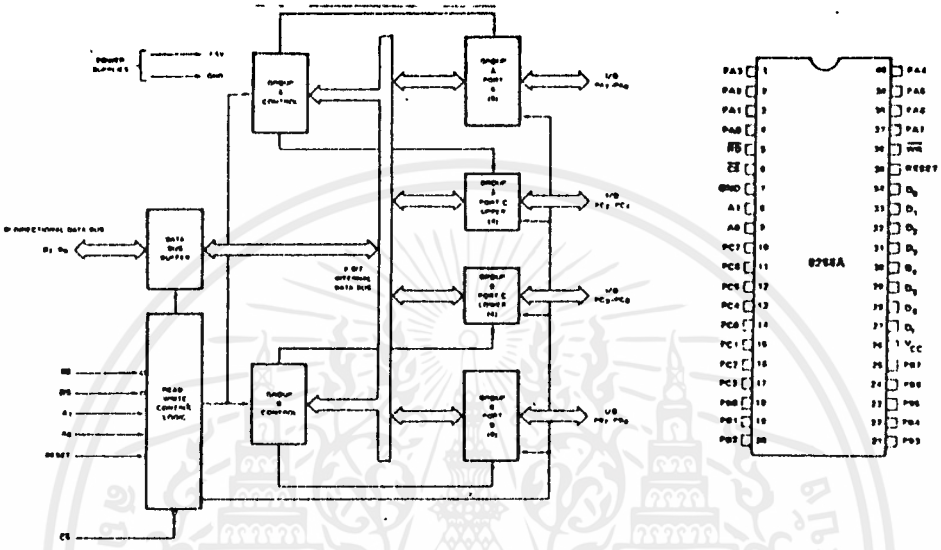
สัญญาณอินเตอร์เฟสความถี่ อ้างอิ่งถึงการที่ไม่ต้องการโทนที่มั่นคงซึ่งอาจจะแสดงโดยวงจรโทรศัพท์บางครั้งระดับสัญญาณเสียงต่ำซึ่งอาจจะเกิดขึ้นจาก cros stalk ของสัญญาณหลายๆความถี่สำหรับตัวอย่างไม่ต้องทำโดยวิธีนี้ สัญญาณความถี่เสียงอาจจะอินเตอร์เฟสด้วยสัญญาณข้อมูลที่ต้องการโดยเฉพาะสัญญาณที่มีแบนด์แคบซึ่งจะเป็นช่องสัญญาณแบนด์ทั้งหลาย ถ้าสัญญาณความถี่เสียงของความยาวที่ได้ยินสัญญาณความถี่อินเตอร์เฟสอาจจะอยู่เดี่ยวนั้นและจะวัด การกำหนดความถี่ที่แน่นอนและระดับเสียงที่ใช้ในการอินเตอร์เฟสความถี่ส่วนของโวลท์มิเตอร์หรือสเป็คตั่มที่อาจจะใช้แน่นอน สำหรับความต้องการอินเตอร์เฟสสัญญาณความถี่ซึ่งจะวัดผ่านฟิลเตอร์ตลอด มันจะอยู่ที่ 3 db ต่ำกว่าสัญญาณรบกวนที่กำหนด



รูปที่ 10 Single to Noise Measurement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

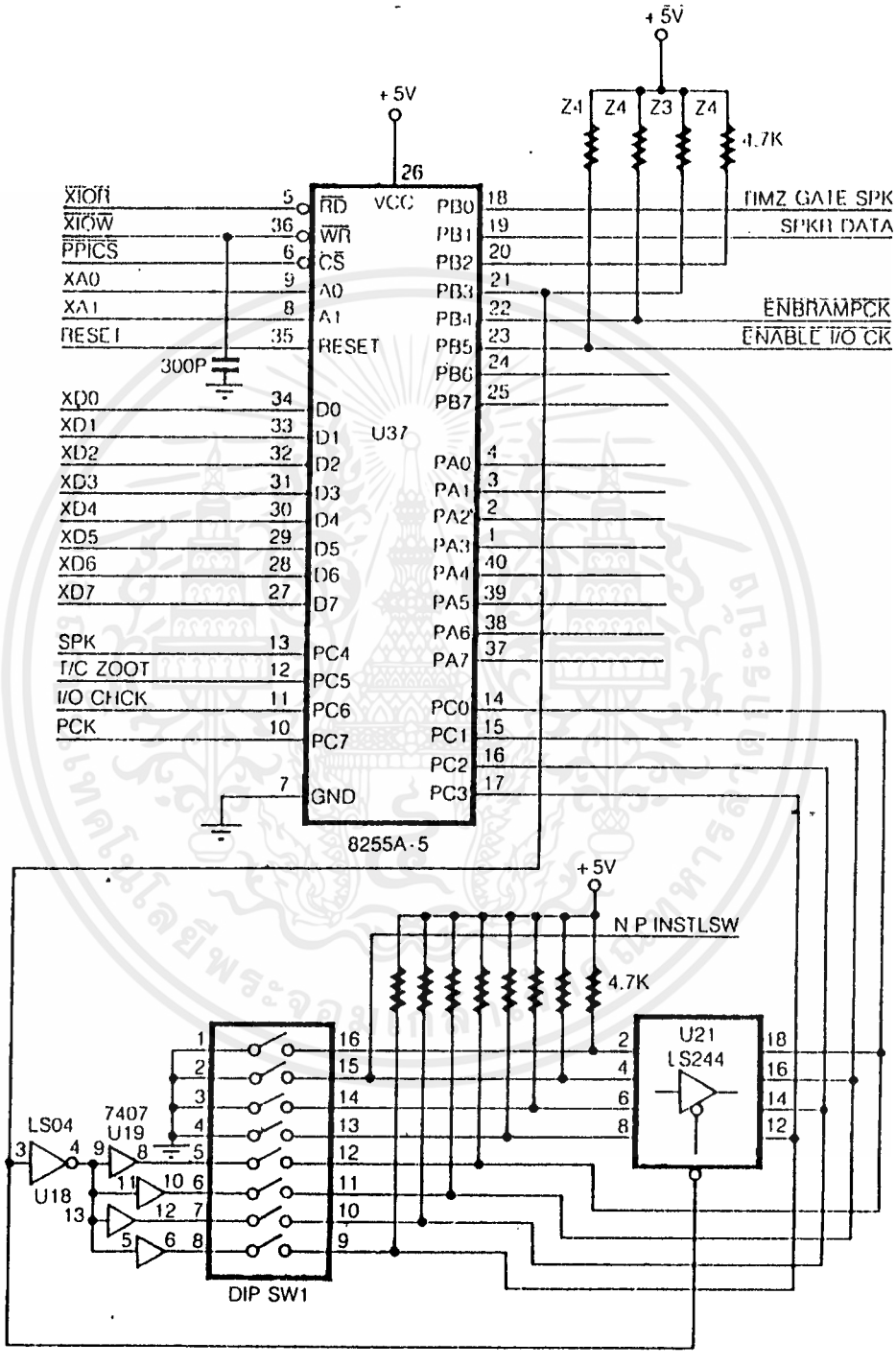
พอร์ตอินพุทเอาท์พุทของระบบ



รูปที่ 17 แสดงแผนผังและการจัดขาของ 8255A-5

8255 (รูปที่ 17) เป็นชิฟซัพพอร์ตที่ทำหน้าที่เป็นพอร์ตขนานมีพอร์ตใช้งานอยู่ 3 พอร์ตด้วยกัน คือ พอร์ต A,B,C (รูปที่ 18) ระบบฮาร์ดแวร์ได้กำหนดหมายเลขพอร์ตไว้ที่ตำแหน่ง 60-63 พอร์ต A เท่ากับ 60 พอร์ต B เท่ากับ 61 พอร์ต C เท่ากับ 62 และพอร์ตควบคุมเท่ากับ 63 พอร์ตควบคุมนี้จะทำหน้าที่ติดต่อกับซีพียูควบคุมการทำงานของพอร์ตทั้ง 3 พอร์ต A มีหน้าที่ในการรับอินพุทจากคีย์บอร์ด ซึ่งข้อมูลจากคีย์บอร์ดจะถูกส่งมาเป็นอนุกรม แล้วถูกแปลงเป็นแบบขนานส่งให้พอร์ต A อีกที่ ส่วนพอร์ต B ทำหน้าที่เป็นเอาท์พุท แต่ละบิตมีหน้าที่ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 18 แสดงการเชื่อมต่อ และแบ่งพอร์ต A,B,C ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B0,B1	ทำการปิด/เปิด เกตให้ลำโพง
B2	เผื่อไว้ในอนาคต
B3	เป็นตัวเลือกดิปสวิทช์ของระบบว่าจะเลือก 4 ตัวบน หรือ 4 ตัวล่าง
B4	ทำให้เกิดการตรวจสอบพาริตี้ในหน่วยความจำ
B5	เป็นตัวเลือกในการตรวจสอบอุปกรณ์อินพุทเอาท์พุท
B6	ทำหน้าที่ควบคุมคีย์บอร์ดเมื่ออ่านข้อมูลแล้ว
B7	ทำหน้าที่อินาเบิลคีย์บอร์ดหรือเคลียร์คีย์บอร์ด

พอร์ต C แบ่งออกเป็น 4 บิตบน และ 4 บิตล่าง โดยจัดให้ 4 บิตบน คือ C7 ถึง C4 อยู่ในกลุ่ม A และ C3 ถึง C0 4 บิตล่างอยู่ในกลุ่ม B หน้าที่ต่างๆ ของพอร์ต C มีดังนี้

C0	ใช้อ่านดิปสวิทช์ 1 หรือ 5
C1	ใช้อ่านดิปสวิทช์ 2 หรือ 6
C2	ใช้อ่านดิปสวิทช์ 3 หรือ 7
C3	ใช้อ่านดิปสวิทช์ 4 หรือ 8
C4	รับสัญญาณเสียง (SPK)
C5	เป็นตัวรับอินพุทจาก out 2 ของไทม์เมอร์ 8253
C6	รับข้อมูลจาก I/O channel-check
C7	รับข้อมูลจาก RAM parity check

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมดการทำงานของ 8255A-5

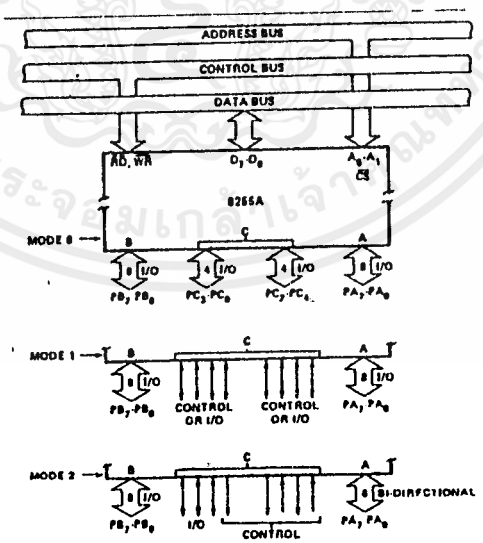
8255A-5 มีโหมดการทำงานอยู่ 3 โหมดด้วยกันคือ

โหมด 0 เป็นได้ทั้งอินพุท หรือเอาท์พุทพอร์ต จัดได้ทั้ง 3 พอร์ต

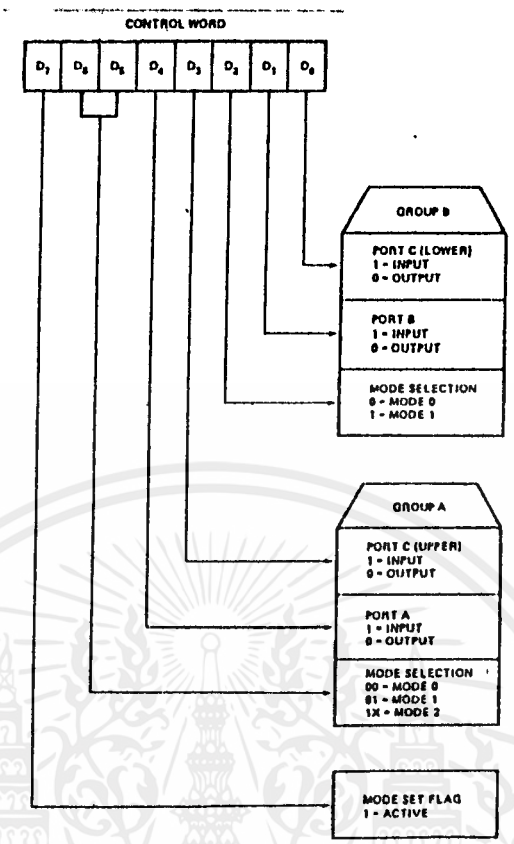
โหมด 1 เป็นอินพุท หรือเอาท์พุทพอร์ตมีการตรวจสอบสัญญาณ(handshaking) จัดได้เฉพาะพอร์ต A,B

โหมด 2 เป็นแบบ 2 ทิศทาง (bidirectional) มีการตรวจสอบสัญญาณ จัดได้เฉพาะพอร์ต A

ในการใช้งานเราต้องโปรแกรม 8255A-5 เสียก่อน โดยส่งคอนโทรลไบต์ (control byte) ให้กับพอร์ต 63 หรืออาจจะเรียกว่าเป็นคำสั่งขนาด 8 บิต คือ 1 ไบต์ก็ได้ (รูป 19)

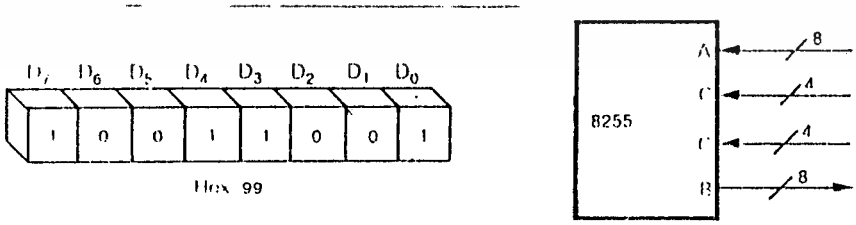


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 19 แสดงรูปแบบการกำหนดค่าของคอนโทรลไบต์

ในระบบฮาร์ดแวร์นั้นเราจะโปรรแกรมให้พอร์ต A,C เป็นอินพุทและพอร์ต B เป็นเอาท์พุท และทำงานในโหมด 0 ดังรูปที่ 20



รูปที่ 20 แสดงค่าคอนโทรลไบต์ ที่ใช้ในระบบฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่และขาสัญญาณต่างๆ ของ 8255 ดังแสดงในตารางที่ 2

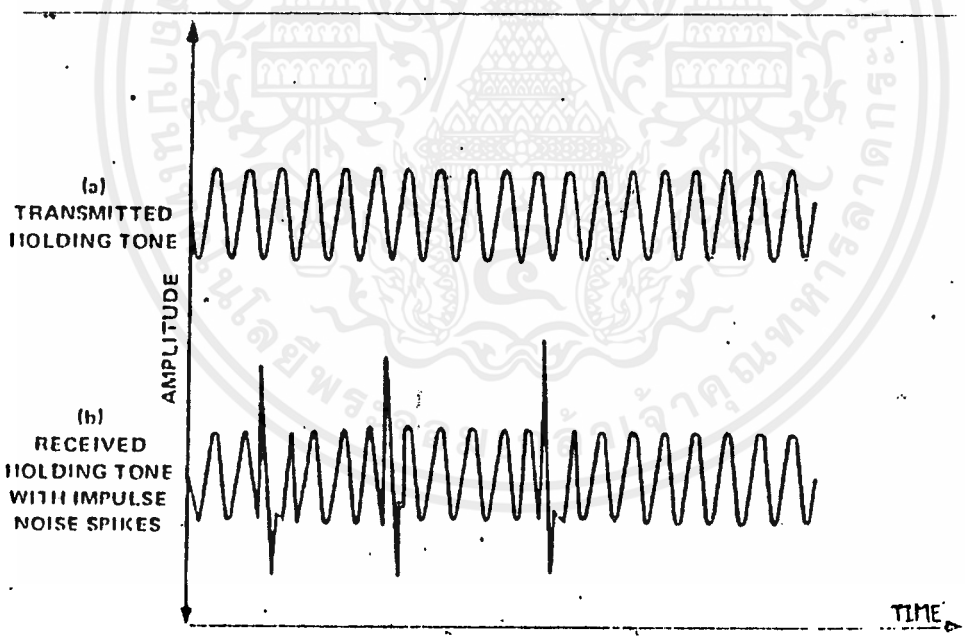
ตารางที่ 2 หน้าที่และขาสัญญาณต่างๆ ของ 8255

ขาสัญญาณ	หน้าที่
PA, PB, PC	พอร์ตทั้ง 3 ของ 8255
$\overline{CS}$ (Chip Select)	สัญญาณเลือกชิปเพื่อใช้งาน
$\overline{RD}$ (Read)	เป็นสัญญาณอ่านข้อมูลภายใน 8255
$\overline{WR}$ (Write)	เป็นสัญญาณการเขียนข้อมูลลงใน 8255
D_0-D_7 (Data Bus)	ขาข้อมูลทั้ง 8 เส้น เป็นแบบ 2 ทิศทาง
A_0, A_1 (Address)	ใช้งานร่วมกับสัญญาณ $\overline{RD}$ และ $\overline{WR}$ เพื่อเลือกและควบคุม 1 ใน 3 พอร์ต หรือคอนโทรลเวิร์ดรีจิสเตอร์ (control world register)
RESET	เป็นสัญญาณรีเซตแก่ 8255A-5 เพื่อเคลียร์รีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12. IMPULSE NOISE

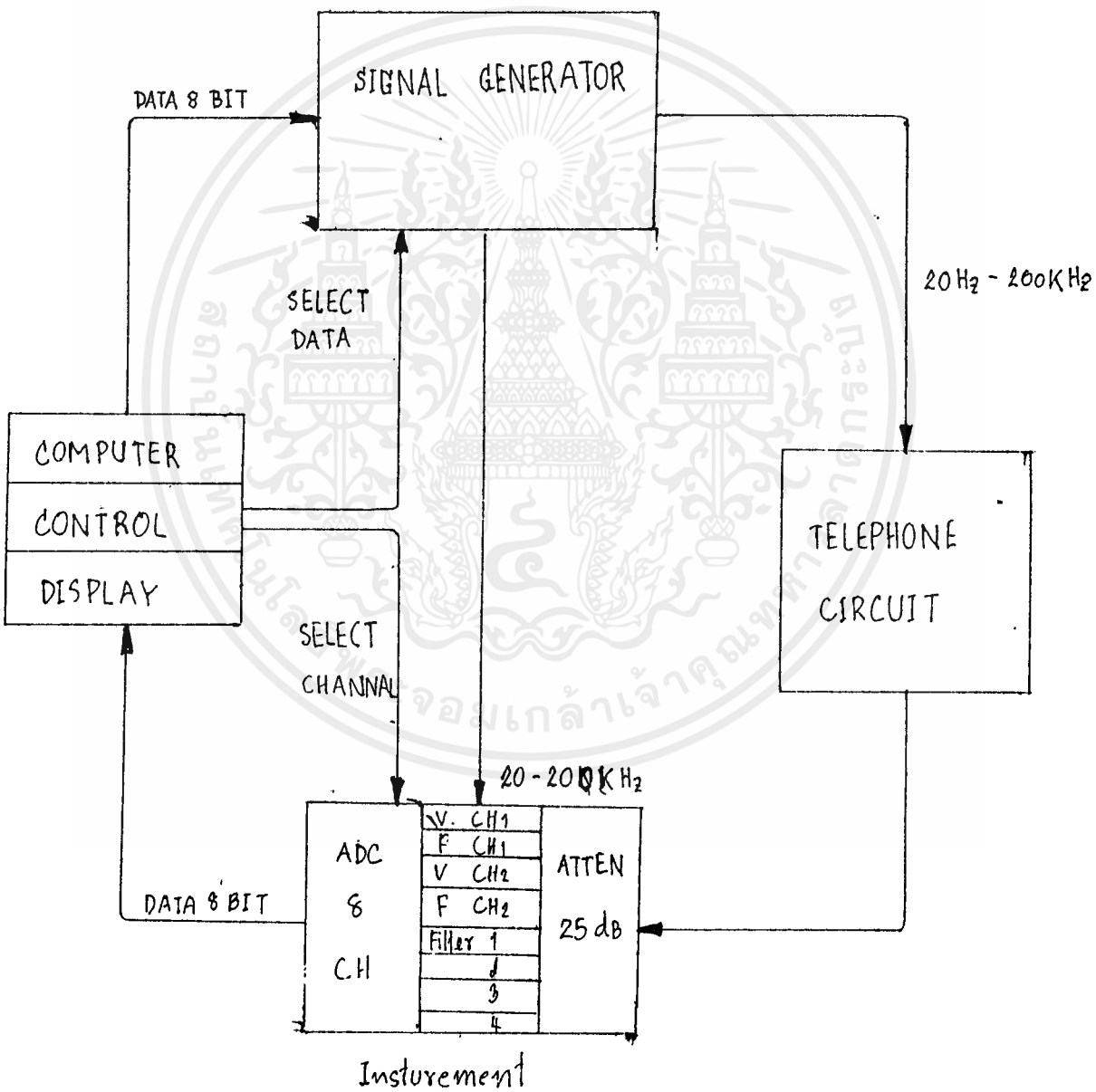
Impluse noise เป็นส่วนประกอบของสัญญาณรบกวนทางด้านรับซึ่งมีมากกว่าแอมป์ปิจูดปกติของวงจรรบกวนสัญญาณ มันจะเกิดขึ้นเมื่อเกิดการแตกออกของพลังงาน impluse noiseมีระยะเวลาน้อยกว่า 1 มิลลิวินาที รูปที่ 11 แสดงสัญญาณโอลอิ่งซึ่งมีการแทรกสอดของ impluse noise spikes วิธีการวัด impluse noise ของจำนวนสัญญาณรบกวน spikes เป็นส่วนที่เริ่มอยู่ระหว่างระดับของคาบเวลา



รูปที่ 11 Impulse Noise Waveform Representation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram Project.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

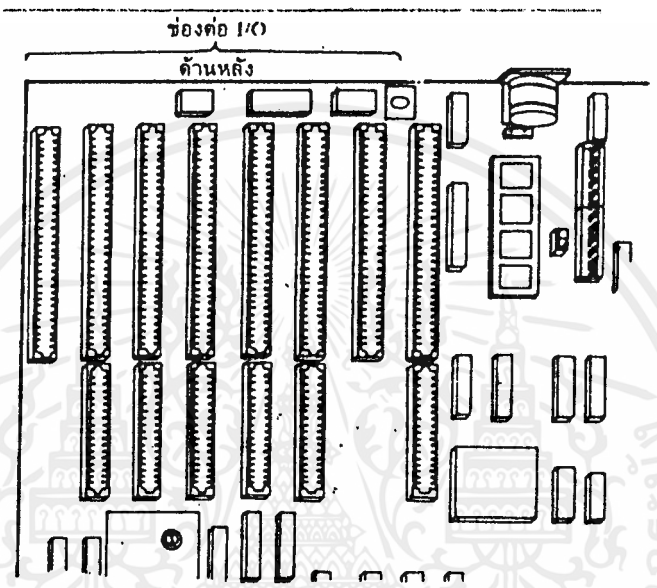
บทที่ 3
สล็อต และการดีโค๊ดพอร์ต

1. สล็อกหรือการต่อช่องสำหรับอินพุทและเอาท์พุท

ไมโครคอมพิวเตอร์แบบเอ็กซ์ที มีสล็อตแบบ 62 จำนวน 8 สล็ดตไว้ต่อเชื่อมกับอินพุท แต่เมื่อพัฒนามาเป็นเครื่องแบบเอทีทำให้ขีดความสามารถบางอย่างเพิ่มขึ้น ดังนั้นจิงจำเป็นต้องปรับปรุงเพิ่มเติม และ เพื่อให้ใช้กับวงจรของเดิมได้ บริษัท ไอบีเอ็มจิงกำหนดสล็อตเพิ่มเติมจากเดิม โดยมีโครงสร้างรูปแบบของจริงดังรูปที่ 12 สำหรับจุดมุ่งหมายของช่วงต่ออินพุทและเอาท์ หรือ สล็อตนี้มีเพื่อสนับสนุนดังนี้

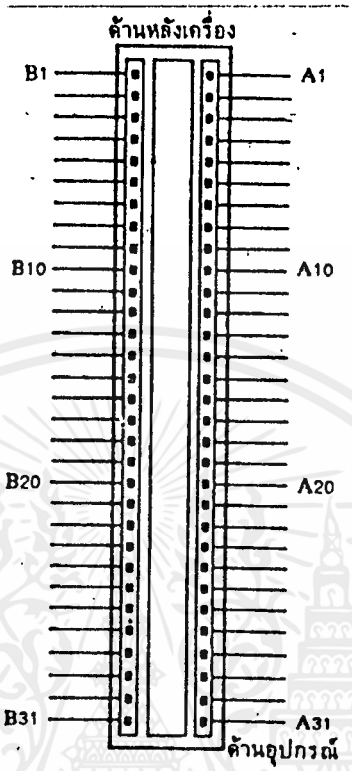
- แอดเดรสหมายเลขพอร์ตจากพอร์ตหมายเลข 100 ถึง 3FF
- ให้มีแอดเดรสครบ 24 เส้นตามโครงสร้างของ80286เพื่ออ้างอิงหน่วยความจำได้ 16 MB
- เลือกการเข้าถึงข้อมูลได้ทั้งแบบ 8 บิตและ 16 บิต
- สนับสนุนการอินเตอร์รัพต์
- แชนเนลดีเอ็มเอ
- สร้างสถานะการรอของอินพุทหรือเอาท์พุท(I/O wait state)
- เปิดสถานะการเชื่อมต่อเพื่อให้อุปกรณ์ภายนอกเชื่อมโยงกับระบบในส่วนต่างๆได้ง่าย
- รีเฟรชหน่วยความจำจากแชนเนลของไมโครโปรเซสเซอร์ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

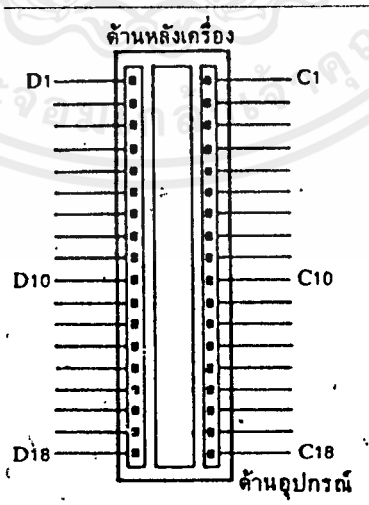


รูปที่ 12 การเพิ่ม J10-J16 เป็นสล็อตเพิ่มเติมจากเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13 การนับขาของสล็อตแบบ 62 ขา



รูปที่ 14 การนับขาสล็อตแบบ 36 ขา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 12 ได้แสดงจำนวนขาของช่องอินพุท/เอาท์พุทโดยแบ่ง 2 ส่วน คือ ส่วนแรกมีขนาด 62 ขาส่วนที่สองมีขนาด 36 ขาสำหรับวงจรการเชื่อมต่อกับสล็อต ซึ่งเป็นสล็อตแบบ 62 ขา และสล็อตแบบ 36 ขาแสดงได้จากรูปที่ 13 และรูปที่ 14 ตามลำดับและตำแหน่งขาบนสล็อตแสดงดังตารางที่ 1

ตารางที่ 1 ชื่อของสัญญาณขาต่างๆของสล็อต

ขาอินพุต เอาต์พุต	ชื่อสัญญาณ	อินพุต/ เอาต์พุต	ขาอินพุต/ เอาต์พุต	ชื่อสัญญาณ	อินพุต/ เอาต์พุต
A1	–I/O CH CK	I	B1	GND	กราวนด์
A2	SD7	I/O	B2	RESET DRV	O
A3	SD6	I/O	B3	+5 Vdc	แหล่งจ่ายไฟเลี้ยง
A4	SD5	I/O	B4	IRQ9	I
A5	SD4	I/O	B5	–5 Vdc	แหล่งจ่ายไฟเลี้ยง
A6	SD3	I/O	B6	DRQ2	I
A7	SD2	I/O	B7	–12 Vdc	แหล่งจ่ายไฟเลี้ยง
A8	SD1	I/O	B8	OWS	I
A9	SD0	I/O	B9	+12 Vdc	แหล่งจ่ายไฟเลี้ยง
A10	–I/O CH RDY	I	B10	GND	กราวนด์
A11	AEN	O	B11	–SMEMW	O
A12	SA19	I/O	B12	–SMEMR	O
A13	SA18	I/O	B13	–IOW	I/O
A14	SA17	I/O	B14	–IOR	I/O
A15	SA16	I/O	B15	–DACK3	O
A16	SA15	I/O	B16	DRQ3	I
A17	SA14	I/O	B17	–DACK1	O
A18	SA13	I/O	B18	DRQ1	I
A19	SA12	I/O	B19	–Refresh	I/O
A20	SA11	I/O	B20	CLK	O
A21	SA10	I/O	B21	IRQ7	I
A22	SA9	I/O	B22	IRQ6	I
A23	SA8	I/O	B23	IRQ5	I

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1 (ต่อ) ชื่อสัญญาณขาต่างๆ ของสล็อต

ขาอินพุต/เอาต์พุต	ชื่อสัญญาณ	อินพุต/เอาต์พุต
A24	SA7	I/O
A25	SA6	I/O
A26	SA5	I/O
A27	SA4	I/O
A28	SA3	I/O
A29	SA2	I/O
A30	SA1	I/O
A31	SA0	I/O

อินพุต/เอาต์พุตแชนเนลด้าน A J1 ถึง J8

ขาอินพุต/เอาต์พุต	ชื่อสัญญาณ	อินพุต/เอาต์พุต
B24	IRQ4	I
B25	IRQ3	I
B26	–DACK2	O
B27	T/C	O
B28	BALE	O
B29	+5 Vdc	แหล่งจ่ายไฟเลี้ยง
B30	OSC	O
B31	GND	กราวนด์

อินพุต/เอาต์พุตแชนเนลด้าน B J1 ถึง J8

ขาอินพุต/เอาต์พุต	ชื่อสัญญาณ	อินพุต/เอาต์พุต
C1	SBHE	I/O
C2	LA23	I/O
C3	LA22	I/O
C4	LA21	I/O
C5	LA20	I/O
C6	LA19	I/O
C7	LA18	I/O
C8	LA17	I/O
C9	–MEMR	I/O
C10	–MEMW	I/O
C11	SD08	I/O
C12	SD09	I/O
C13	SD10	I/O
C14	SD11	I/O
C15	SD12	I/O
C16	SD13	I/O
C17	SD14	I/O
C18	SD15	I/O

อินพุต/เอาต์พุตแชนเนลด้าน C
J10 ถึง J14 และ J16

ขาอินพุต/เอาต์พุต	ชื่อสัญญาณ	อินพุต/เอาต์พุต
D1	–MEM CS16	I
D2	–I/O CS16	I
D3	IRQ10	I
D4	IRQ11	I
D5	IRQ12	I
D6	IRQ15	I
D7	IRQ14	I
D7	–DACK0	O
D9	DRQ0	I
D10	–DACK5	O
D11	DRQ5	I
D12	–DACK6	O
D13	DRQ6	I
D14	–DACK7	O
D15	DRQ7	I
D16	+5 Vdc	แหล่งจ่ายไฟเลี้ยง
D17	–MASTER	I
D18	GND	กราวนด์

อินพุต/เอาต์พุตแชนเนลด้าน D
J10 ถึง J14 และ J16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ต่อเชื่อมกับอุปกรณ์อินพุท/เอาท์พุท เป็นสัญญาณที่มีขนาด 5 โวลท์ ตามมาตราฐาน TTL ตามที่แต่ละสล็อตจะเชื่อมต่อกับ TTLแบบ LS ได้ 2 อินพุท ดังนั้นการต่อกับสล็อตจำเป็นต้องคำนึงถึงโหลดดังกล่าวนี้ด้วย สัญญาณที่ขาต่างๆ ของสล็อตมีความหมายดังนี้

SA0-SA19 (อินพุท/เอาท์พุท) เป็นแอดเดรสของระบบที่ใช้ติดต่อกับหน่วยความจำและอินพุท/เอาท์พุท สายสัญญาณนี้จะต่อกับหน่วยความจำได้ 1 MB แต่ถ้าต้องการเชื่อมขยายแอดเดรสจะต้องใช้สายแอดเดรสLA17-LA23 การใช้สัญญาณ SA0-SA19 จะต้องแอกทีฟขณะที่สัญญาณ BALE เป็น "1" จะแลตช์ไปใช้ขณะเปลี่ยนจาก "1" ไป "0" สัญญาณ BALE เป็นสัญญาณที่มาจากไมโครโปรเซสเซอร์หรือดีเอ็มเอคอนโทรเลอร์

LA17-LA23 (อินพุท/เอาท์พุท) สัญญาณนี้เป็นสัญญาณที่ไม่ผ่านการแลตช์มาเลยเป็นสัญญาณที่ขยายเพิ่มต่อให้ระบบใช้กับหน่วยความจำได้เต็มที่ 16 MB สัญญาณนี้จะใช้ได้ต่อเมื่อ BALE เป็น "1" สัญญาณนี้ไม่มีการแลตช์มาเลยจากไมโครโปรเซสเซอร์ ทั้งเพื่อให้ใช้สำหรับการสร้างสถานะในการรอ(wait state) ได้ สัญญาณนี้ได้รับการควบคุมไมโครโปรเซสเซอร์ และ DMA คอนโทรลเลอร์เพื่อควบคุมการเข้าถึงข้อมูล

RESET DRV (เอาท์พุท) สัญญาณนี้ใช้สำหรับรีเซตระบบในขณะเปิดเครื่องหรือ ขณะที่แหล่งจ่ายไฟเลี้ยงขาด สัญญาณนี้จะทำงานเมื่อ logic = 1

SD0-SD15 (อินพุท/เอาท์พุท)สัญญาณข้อมูล 16 บิต ใช้ติดต่อกับหน่วยความจำ และ อุปกรณ์อินพุท/เอาท์พุท บิต D0 มีความสำคัญน้อยที่สุดในการติดต่อกับอุปกรณ์บางอย่างที่ต้องใช้ 8 บิต มีวิธีการแปลงบิตข้อมูลจาก SD8-SD15 เขามาใน 8 บิตล่างได้ เพื่อให้การติดต่อเป็นไปได้ทั้งแบบ 16 และ 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BALE (เอาท์พุท) เป็นสัญญาณที่ใช้สำหรับการแลตช์แอดเดรสของระบบสัญญาณนี้มาจาก 82288 ตัวควบคุมจะใช้แลตช์แอดเดรสเมื่อเปลี่ยนจาก "1" กับ "0" และสัญญาณนี้จะได้รับการทำให้เป็น "1" ขณะที่กำลังทำ DMA

I/O CHK (อินพุท) รับสัญญาณตรวจสอบของ I/O เพื่อบอกข้อมูลกับระบบ เช่นเดียวกับการตรวจสอบพาริตี้ ถ้าบน I/O มีข้อผิดพลาด สัญญาณนี้จะทำงานเพื่อส่งสัญญาณเตือนในลักษณะ parity error

I/O CHRDY (อินพุท) สัญญาณนี้จะได้รับการทำเป็น 0 ด้วยหน่วยความจำ หรืออุปกรณ์ I/O การใช้สัญญาณนี้เพื่อให้อุปกรณ์ I/O ที่ช้าจะได้ติดต่อกับระบบได้การส่งสัญญาณมา CPU เพื่อซิงโครนัสระบบได้

IRQ3-IRQ7,IRQ9-IRQ12 และ IRQ15-IRQ15 (อินพุท) สัญญาณอินเตอร์รัพต์เหล่านี้ต่อเข้าเป็นสัญญาณอินพุท 8259A สองตัวเพื่อให้สัญญาณ INT เข้าไปสู่ไมโครโปรเซสเซอร์ การจัดลำดับความสำคัญเป็นไปตามที่กล่าวมาแล้วในเรื่องของวงจรอินเตอร์รัพต์ โดยมี IRQ7 มีลำดับความสำคัญน้อยที่สุด IRQ9 มีลำดับความสำคัญมากที่สุด IRQ8 ใช้สำหรับสัญญาณนาฬิกาที่กำหนดเวลาจริง

IOR (อินพุท/เอาท์พุท) สัญญาณอ่าน I/O ส่งมาจาก CPU การควบคุมมาจาก 80286 และ DMA คอนโทรลเลอร์ สัญญาณนี้ทำงาน "0"

IOW (อินพุท/เอาท์พุท) สัญญาณเขียนข้อมูลลงบนอุปกรณ์ I/O สัญญาณนี้ควบคุมจากไมโครโปรเซสเซอร์ หรือ DMA คอนโทรเลอร์ ทำงานด้วย "0"

SMEMR (เอาท์พุท) MEMR (อินพุท/เอาท์พุท) ควบคุมการอ่านข้อมูลจากหน่วยความจำ SMEMR ใช้สำหรับติดต่อกับหน่วยความจำในส่วน 1MBแรกหรือถอดรหัสมาจากแอดเดรสส่วนล่าง ส่วนMEMRแอกทีฟกับหน่วยความจำได้หมด 16 MB

SMEMW (เอาท์พุท) MEMW (อินพุท/เอาท์พุท) สัญญาณนี้เป็นสัญญาณควบคุมการเขียนข้อมูลลงหน่วยความจำ โครงสร้างอย่างอื่นเหมือนกับ SMEMRและMEMR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DRQ0-DRQ3 และ DRQ5-DRQ7 (อินพุท) สัญญาณการของดีเอ็มเอ แชนเนล 0-3 และ 5-7 สัญญาณนี้จะมาจากอุปกรณ์ อินพุท/เอาท์พุท DRQ0 มีลำดับความสำคัญสูงสุดและ DRQ7 มีลำดับความสำคัญต่ำสุด DRQ0-DRQ3 ใช้กับดีเอ็มเอแบบ 8 บิต ส่วน DRQ5-7 ใช้กับแชนเนล 16 บิต

AEN (เอาท์พุท) อีนาเบิลแอดเดรส เป็นสัญญาณเพื่อใช้สำหรับการแยกบัสแอดเดรสในการทำดีเอ็มเอ เมื่อสัญญาณนี้แอกทีฟจะเป็นการทำดีเอ็มเอคอนโทรลเลอร์สามารถควบคุมการทำงานแอพเดรสแทนการควบคุมของซีพียู

REFRESH (อินพุท/เอาท์พุท) เป็นสัญญาณที่ใช้ในการแสดงสัญญาณรีเฟรชไซเคิลสัญญาณนี้ส่งมาจากไมโครโปรเซสเซอร์ผ่านทางอินพุท/เอาท์พุท

T/C (เอาท์พุท) สัญญาณ Terminal Count เป็นสัญญาณพัลซ์เมื่อดีเอ็มเอนับจำนวนมาครบตามที่กำหนด

SBHE (อินพุท/เอาท์พุท) ชื่อสัญญาณ Bus High Enable เป็นสัญญาณบ่งบอกการถ่ายข้อมูล SD8-SD15 เข้าสู่บัฟเฟอร์

MASTER (อินพุท) สัญญาณนี้ใช้กับ DRQ เพื่อควบคุมระบบ สัญญาณนี้มีจุดมุ่งหมายบ่งบอกการควบคุมบัสทั้งหมดว่ามาจากระบบซีพียูหลักนี้ หรือมาจากที่อื่น ถ้าหากสัญญาณนี้แอกทีฟ หมายความว่า ซีพียูเดิมส่งอำนาจการควบคุมให้กับสล็อต ซึ่งอาจจะมีซีพียูอื่น เข้ามาควบคุมระบบก็ได้ อนึ่งหากสัญญาณนี้แอกทีฟเกินกว่า 15 ไมโครวินาที โดยไม่มีกลไกรีเฟรชช่วยอาจทำให้ข้อมูลในหน่วยความจำหายได้

MEM CS16 (อินพุท) สัญญาณนี้เป็นตัวส่งมาบอกเมนบอร์ด ถ้าหากการถ่ายเทข้อมูลต้องการสถานะรอ

IO CS16 (อินพุท) สัญญาณนี้เป็นตัวส่งมาบอกเมนบอร์ดว่า อินพุท / เอาท์พุท ต้องการสถานะรอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OSC (เอาท์พุท) สัญญาณนาฬิกา 70 ns หรือ 14.31818 MHz สัญญาณไม่ได้ซิงโครนัสกับระบบ

OSW (อินพุท) เป็นสัญญาณที่บอก CPU ว่าการทำงานใน 1 รอบของบัสไม่จำเป็นต้องแทรกสถานะรอ

2. การ DECODE PORT

การกำหนดพอร์ตในไมโครคอมพิวเตอร์นั้น จะกำหนดมั่วไม่ได้เพราะในไมโครคอมพิวเตอร์ได้มีการกำหนดพอร์ตมาตราฐานอยู่แล้ว ดังนี้

000-00F : พอร์ตของชิพ DMA 8437 A

020-021 : พอร์ตของชิพอินเตอร์รัพต์คอนโทรลเลอร์ 8259 A

040-043 : พอร์ตของไอซีไทม์เมอร์ 8253

060-063 : พอร์ตของ 8255 A ที่อยู่บนเมนบอร์ด

080-083 : พอร์ตของ DMA ที่ใช้กำหนด page register

0AX : รีจิสเตอร์ที่ใช้สำหรับ NMI

0CX : สงวน

0EX : สงวน

200-20F : พอร์ตที่ใช้ในการควบคุมเกม

210-217 : ส่วนขยายเพิ่มต่อ

220-24F : สงวน

278-27F : สงวน

2F0-2F7 : สงวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2F8-2FF : พอร์ตสื่อสาร com 2

300-31F : โปรโตไทม์การ์ด

320-32F : วงจรควบคุม HARD-DISK

378-37F : เครื่องพิมพ์แบบขนาน

380-38F : วงจรสื่อสาร SDLC

3A0-3AF : สงวน

3B0-3BF : วงจรควบคุมการแสดงผลบน CRT แบบโมโนโครม

3C0-3CF : สงวน

3D0-3DF : วงจรควบคุมการแสดงผลบน CRT แบบสี

3E0-3E7 : สงวน

3F0-3F7 : วงจรควบคุมดิสเกตต์

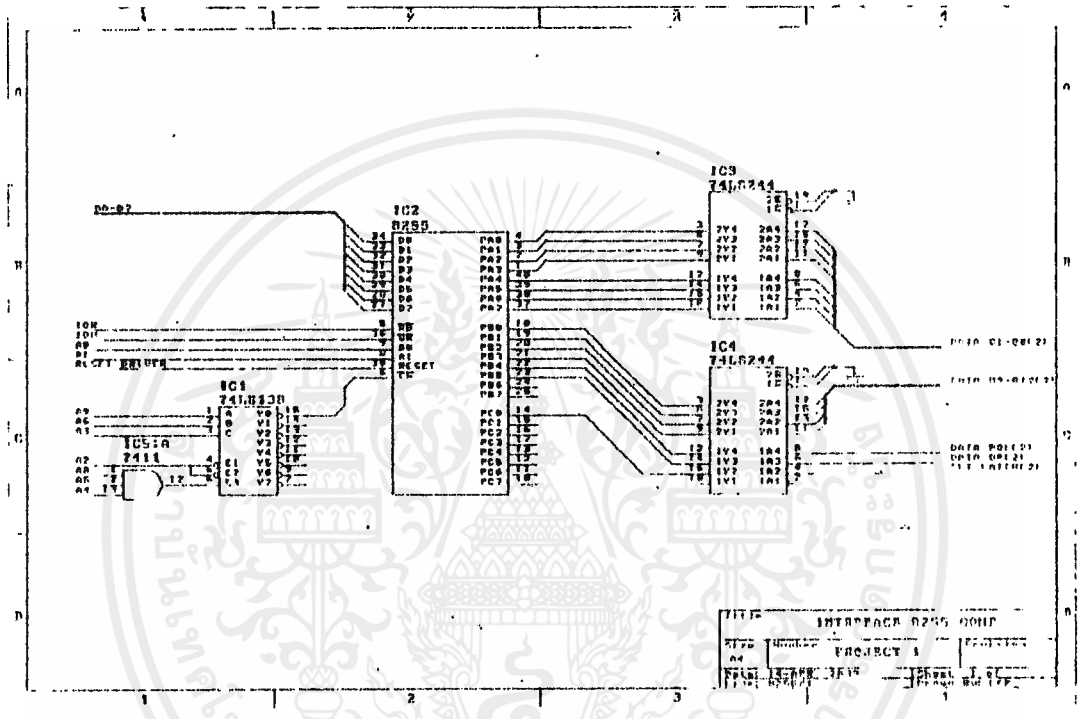
3F8-3FF : วงจรควบคุมพอร์ตสื่อสาร com 1

จากหมายเลขพอร์ตที่กล่าวมานี้จะเห็นว่า พอร์ต 100-1FF ไม่มีการใช้งาน ดังนั้นใน PROJECT นี้จะใช้พอร์ตหมายเลข 1B0-1B3 การถอดรหัสพอร์ตนี้จะใช้แอดเดรส A0-A9 ในการถอดรหัสซึ่งสามารถกำหนดได้ดังนี้

หมายเลขพอร์ต	1				B				0-3			
เลขฐานสอง	0	0	0	0	1	0	1	1	0	0	X	X
แอดเดรส A9-A0	-	-	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนอุปกรณ์ที่ใช้ในการถอดรหัสพอร์ตหมายเลข 1B0-1B3 นี้ จะใช้ IC TTL เบอร์ 74LS138 ซึ่งสามารถดูได้จากวงจรที่ 15



รูปที่ 15 อินเตอร์เฟส 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. 8088 กับ 8255 และการเชื่อมต่อ

การใช้งานไมโครโปรเซสเซอร์ส่วนใหญ่ จะเชื่อมโยงกับอุปกรณ์ภายนอก เช่น สวิทช์,รีเลย์ หรือตัวตรวจจับอื่นๆ การเชื่อมต่อในลักษณะดังกล่าวจะเป็นการเชื่อมโยงกับพอร์ตอินพุทเอาท์พุท เพื่อให้ไมโครโปรเซสเซอร์ส่งสัญญาณควบคุมไปยังอุปกรณ์ต่างๆ ตามเงื่อนไขที่เกิดขึ้น และตรวจสอบด้วยไมโครโปรเซสเซอร์เอง

การเชื่อมต่อพอร์ทอินพุทในลักษณะที่ง่ายที่สุด คือ การเชื่อมโยงโดยใช้เกตโลจิกสามสถานะ โดยใช้สัญญาณควบคุมพอร์ตอินพุทจะเป็นตัวไปเปิดเกตให้ข้อมูลเข้าสู่บัส และไมโครโปรเซสเซอร์จะอ่านเข้าไปสำหรับพอร์ตเอาท์พุทจะใช้แลตช์ฟลิปฟลอปทำหน้าที่รับสัญญาณข้อมูลจากไมโครโปรเซสเซอร์ที่ส่งเข้าไปในบัส และได้รับการจับไว้ที่พอร์ตในขณะ ที่มีสัญญาณควบคุมพอร์ตทริกมาที่ขาแลตช์

พอร์ตอินพุท-เอาท์พุท ที่ใช้เกตขนาดเล็กดังกล่าว ยังมีจุดอ่อนในเรื่องของจำนวนไอซี ซึ่งอาจจะต้องใช้หลายชิพ (ถ้าต้องการหลายพอร์ต) และจะกำหนดลักษณะการทำงานให้แตกต่างไปจากวงจรเดิมที่ออกแบบไว้ บริษัทผู้ออกแบบไมโครโปรเซสเซอร์ส่วนใหญ่จะออกแบบ LSI CHIP เพื่อทำหน้าที่เป็นอินพุท/เอาท์พุทของระบบ ซึ่งมีข้อดีในเรื่องการใช้งานง่าย ในตอนนี้จะได้กล่าวถึงการประยุกต์ใช้ IC LSI ที่ทำหน้าที่เป็นพอร์ตอินพุท-เอาท์พุท ตัวที่รู้จักกันมากที่สุด มีราคาถูก หาได้ง่าย IC LSI ดังกล่าวคือ 8255 ของบริษัทอินเทล

8255 เป็นไอซีในตระกูลของ 8080 เพราะอินเทลได้ออกมาใช้ร่วมกับ CPU 8080 แต่อย่างไรก็ตาม เราสามารถนำไปประยุกต์ใช้กับ8080 ได้ง่ายเช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเชื่อมต่อ 8255 กับ 8088

หากพิจารณาขาต่างๆ ของ 8255 จะเห็นว่าส่วนขาควบคุมที่จะเชื่อมโยงเข้ากับบัสของไมโครโปรเซสเซอร์นั้นสามารถเชื่อมโยงกับบัสได้ โดยไม่ยาก ในที่นี้จะเป็นการต่อ 8255 เป็นพอร์ตให้กับ 8088 ใน PROJECT นี้เรามอง 8255 เป็นพอร์ตหมายเลข 1B0,1B1,1B2 และ 1B3 เราจะเชื่อมต่อสัญญาณการเลือกแอดเดรส

สังเกตว่า ขณะที่ cs แอคทีฟนั้นขา A9-A2 จะต้องมีข้อมูล 01101100 และเมื่อรวมกับ A1-A0 จะเป็น 01101100XX พอร์ตที่เกิดเมื่อ A0-A1 เป็น 00 ก็คือ 1B0 และถ้า A0-A1 เป็น 11 ก็ได้พอร์ต 1B3

สัญญาณที่จะควบคุม 8255 อีกชุดหนึ่ง คือ สัญญาณควบคุมการเขียนและอ่าน หากสัญญาณ WR แอกทีฟเป็น "0" จะหมายถึงการอ่านพอร์ตหรือการรับข้อมูลจากอินพุทนั้นเอง

รีจีสเตอร์ภายในของ 8255

เมื่อเราต่อ 8255 เข้ากับ 8088 ได้แล้ว สิ่งที่ต้องทำต่อไปก็คือการโปรแกรมให้ 8255 มีพอร์ตมองเห็น 4 พอร์ต แต่ละพอร์ตจะเห็นเสมือนเป็นรีจีสเตอร์ที่เขียน/อ่านได้รีจีสเตอร์ตัวนี้จึงถูกกำหนดด้วยแอดเดรสตามที่ตั้งไว้ ซ่นในกรณีนี้เป็นแอดเดรส 1B0,1B1,1B2 และ 1B3 รีจีสเตอร์แต่ละตัวจะได้รับการกำหนดควบคู่กันกับ RD และ WR เพื่อแสดงความหมาย ดังตัวอย่างเช่น 1B0 เป็นพอร์ต A ซึ่งเมื่อเขียนที่พอร์ตนี้จะเป็นการส่งข้อมูลเอาท์พุท และถ้าอ่านพอร์ตนี้ก็จะเป็นการอินพุทจากพอร์ตนี้ ดังนั้นสัญญาณของขาควบคุมที่ประกอบกันจะแสดงความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายลงตาราง

ตารางที่ 3 สัญญาณการควบคุมการกระทำของ 8255

$\overline{RD}$	$\overline{WR}$	A1	A0	ความหมาย
1	0	0	0	เขียนพอร์ต A ซึ่งเป็นข้อมูล
0	1	0	0	อ่านพอร์ต A ซึ่งเป็นข้อมูล
1	0	0	1	เขียนพอร์ต B ซึ่งเป็นข้อมูล
0	1	0	1	อ่านพอร์ต B ซึ่งเป็นข้อมูล
1	0	1	0	เขียนพอร์ต C ซึ่งเป็นข้อมูล
0	1	1	0	อ่านพอร์ต C ซึ่งเป็นข้อมูล
1	0	1	1	เขียนข้อมูล ซึ่งเป็นรหัสควบคุม
0	1	1	1	อ่านเข้ามาซึ่งไม่มีความหมายใด

การใช้ 8255 จะต้องส่งรหัสควบคุม (control byte) เข้าไปยังพอร์ตข้อมูลควบคุม เพื่อควบคุมการทำงานของ 8255 โดยใช้สัญญาณควบคุมพอร์ตหมายเลข 1B3 การควบคุมการทำงานของ 8255 มีหลายโหมด แต่ละโหมดจะแตกต่างกันออกไป การโปรแกรมให้ 8255 ทำงาน จะทำได้ 3 โหมด คือ โหมด 0 (ผู้ใช้เป็นผู้กำหนดเองว่าพอร์ตไหนพอร์ตอินพุทหรือพอร์ตไหนเป็นพอร์ตเอาท์พุท), โหมด 1 (เป็นโหมดที่ทำให้อินพุท-เอาท์พุทมีการตรวจสอบสัญญาณ handshake โดยใช้พอร์ต C บนเป็นสัญญาณ handshake ของพอร์ต A ส่วนพอร์ต C ล่างเป็นสัญญาณ handshake ของพอร์ต B) และโหมด 2 (เป็นโหมดที่กำหนดพอร์ตให้พอร์ต A เป็นพอร์ตแบบ bidirectional และพอร์ต C ทำหน้าที่เป็นสัญญาณตรวจสอบ handshake)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การอินเตอร์เฟสและการแปลงสัญญาณ

คอมพิวเตอร์นั้นปกติจะมี (Port) อยู่กับตัวมันเสมอ เพื่อเป็นการติดต่อกับอุปกรณ์ภายนอกเพื่อประโยชน์ในการควบคุมอุปกรณ์ต่างๆ แต่ในหลายๆ กรณี อุปกรณ์จำนวนมากต้องถูกควบคุมด้วยสัญญาณทางอนาล็อก (Analog) ซึ่งเป็นสัญญาณที่ต่อเนื่อง ตัวอย่างอุปกรณ์ เช่น ดีซีมอเตอร์ (ความเร็วของการหมุน) จะถูกควบคุมด้วยคอมพิวเตอร์จึงเป็นเหตุให้สัญญาณทางด้านดิจิตอลที่เอาท์พุทต้องเปลี่ยนสัญญาณอนาล็อกให้เป็นอินพุทกับคอมพิวเตอร์นั้นก็กระทำไม่ได้ จึงต้องทำการแปลงสัญญาณจากอนาล็อกเป็นดิจิตอลเสียก่อน ในบทนี้เราจะพูดภาพรวมๆ ของวงจรการแปลงสัญญาณจากดิจิตอลให้เป็นอนาล็อก (D/A) และอนาล็อกเป็นดิจิตอล (A/D) และก็การใช้งานของมัน

1. การแปลงสัญญาณจากดิจิตอลให้เป็นอนาล็อก

หน้าที่หลักของตัวแปลงสัญญาณ D/A ก็คือ การนำเอากลุ่มของบิตข้อมูลจากคอมพิวเตอร์หรือวงจรดิจิตอลอื่นๆ และแปลงรูปแบบของบิตนั้นให้เป็นสัญญาณเสมือนระดับโวลท์เตจที่ต่อเนื่อง ปกติแล้วรูปแบบของบิตที่ส่งผ่านตัวแปลงสัญญาณ D/A มักจะแสดงในรูปเลขฐานสองระบบมีระดับสัญญาณเอาท์พุทของ D/A ควรจะเป็นระดับที่แตกต่างกันสำหรับแต่ละอินพุท

1.1 หลักเบื้องต้นจากการแปลงสัญญาณจาก ดิจิตอลเป็นอนาล็อก

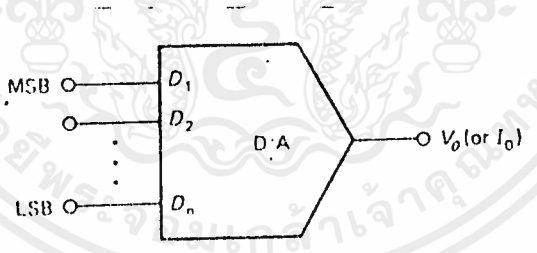
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติแล้วจะใช้บล็อกไดอะแกรมเป็นตัวแสดงแทน DAC (D/A CONVERTER) ในรูป 21 สัญญาณเอาท์พุทออกจาก DAC อาจจะเป็นระดับศักดาหรือกระแสไฟฟ้าก็ได้ อย่างไรก็ดีชนิดของสัญญาณเอาท์พุทขึ้นอยู่กับโครงสร้างวงจรภายในตัว DAC ว่าจะให้เอาท์พุทเป็นอย่างไร จำนวนของระดับศักดาหรือกระแสไฟฟ้าที่ซึ่งสร้างมาจากเอาท์พุทของ DAC นั้นมีสูตรในการหาคือ

$$N = 2^n \qquad (1)$$

ซึ่ง N คือ จำนวนระดับของสัญญาณเอาท์พุทที่แตกต่างกัน

n คือ จำนวนบิตอินพุทของ DAC



รูปที่ 21 บล็อกไดอะแกรมของตัวสัญญาณดิจิตอลเป็นอนาล็อก

ตัวอย่างที่ 1

DAC มีไบนารี่ 10 อินพุท จงหาว่าระดับเอาท์พุทที่แตกต่างกันมีเท่าไร?

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ $N = 2^n$

$= 2^{10}$ $= 1024$ ระดับ

จำนวนของระดับที่แตกต่างกันของเอาท์พุท DAC นั้นอาจใช้นิยามความหมายของ เรสโซรูชั่น (RESOLUTION) ของอุปกรณ์ ค่าเรสโซรูชั่นนี้เป็นวิธีหนึ่งที่ใช้บอกคุณภาพของ DAC ซึ่งหาได้จากอัตราส่วน 1 ใน N ส่วน โดยมากแล้วมักบอกอยู่ในรูปของเปอร์เซนต์ ดังสมการ

$$\% \text{ ของเรสโซรูชั่น} = (1/2^n)*100\% \quad * \quad (2)$$

จากตัวอย่างที่ 1 เราจะเห็นว่าถ้ามีการเพิ่มอินพุทมากๆ จะทำให้ค่าเรสโซรูชั่นดีขึ้น (นั่นก็คือ เปอร์เซนต์ของเรสโซรูชั่นจะน้อยลง) ในปัจจุบันถ้าเราดูจากคู่มือไอซีจะนิยมบอกค่าเรสโซรูชั่นตามค่าจำนวนบิต เช่น คอนเวอร์เตอร์ ชนิด 8 บิต ก็จะเขียนว่า 8 bit resolution เป็นต้น

* % ของเรสโซรูชั่นนั้นในบางตำราอาจใช้เป็น $(1/2^{n-1})*100\%$ *

ตัวอย่างที่ 2.

จากตัวอย่างที่ 1 จงหาว่า DAC มีเรสโซรูชั่นกี่เปอร์เซนต์?

วิธีทำ เปอร์เซนต์ของเรสโซรูชั่น $= (1/2^{10})*100\%$

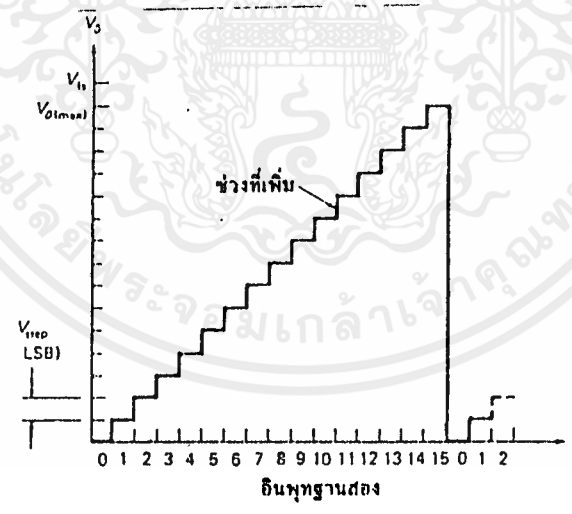
$= (1/1024)*100\%$

$= 0.098\%$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัวอย่างที่ 2 นั้นค่าของเรสโซรูชั่นในอีกความหมายหนึ่งก็คือ เปอร์เซนต์ของความเที่ยงตรงของเอาท์พุทที่จำกัดอินพุท (FINITE INPUT) เพื่อเทียบกับเอาท์พุทสมบูรณ์แบบ (FULL SCALE OUTPUT) เอาท์พุทสมบูรณ์แบบก็คือเอาท์พุทที่เกิดจาก DAC ซึ่งมีอินพุทไม่จำกัด (INFINTE INPUT) เราจะเห็นได้ว่ายิ่งเปอร์เซนต์ของเรสโซรูชั่นยิ่งน้อยเท่าไรจะได้เอาท์พุทที่ใกล้เคียงอุดมคติเท่านั้น ในทางปฏิบัติ DAC ไม่สามารถให้เอาท์พุทที่สมบูรณ์แบบได้เพราะมีอินพุทจำกัด

ลองพิจารณารูปที่ 21 สมมติว่ามี 4 อินพุท กราฟแสดง V_o ต่อไบนารี่อินพุทจะได้ดังรูปที่ 22 สังเกตุว่าจะมีอินพุทที่แบ่งแยกกันอยู่ 16 ระดับศักดาโดยเริ่มต้นที่ oV และมีช่วงขึ้น (RISER) อยู่ 15 ช่วง



รูปที่ 22 กราฟแสดงคุณลักษณะของ DAC 4 บิตอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเราต้องการให้ได้เอาท์พุทสมบูรณ์แบบ เราจะต้องเพิ่มอินพุทและจะทำให้เกิดขึ้นที่ 16 ไปเรื่อยๆโดยขึ้นแบบ step (ขั้นบันได) เอาท์พุทที่เพิ่มขึ้นในแต่ละขั้นเรามักเรียกหว่า LBS (LEAST SIGNIFICANT BIT) คือ การเปลี่ยนแปลงหน่วยย่อยที่สุดเพื่อมีการเปลี่ยนสภาวะอินพุท

การเพิ่มของเอาท์พุท (ศักดาหรือกระแส) สำหรับแต่ละขั้นนั้น มีความสัมพันธ์ดังสมการ

ขนาดของขั้น $= V_{FS}/2^n$ (3)

โดยที่ n = จำนวนไบนารี่อินพุท

V_{FS} = ศักดาเอาท์พุทสมบูรณ์แบบ (full scale output)

ตัวอย่างที่ 3

จงหา V_o ของ DAC 4 บิต ที่มีค่าของ Vfs = 10V และมีจำนวนขั้นเมื่อคิดทางเลขฐาน 10 อยู่ 12 ขั้น

วิธีทำ ขนาดของขั้นจากสมการ (3) ขนาดของขั้น $= V_{FS}/2^n$

$= 10/16$

$= 0.625$

ศักดาเอาท์พุทหาโดยการเอาขนาดของขั้นคูณด้วยค่าไบนารี่อินพุท (เลขฐาน 10)

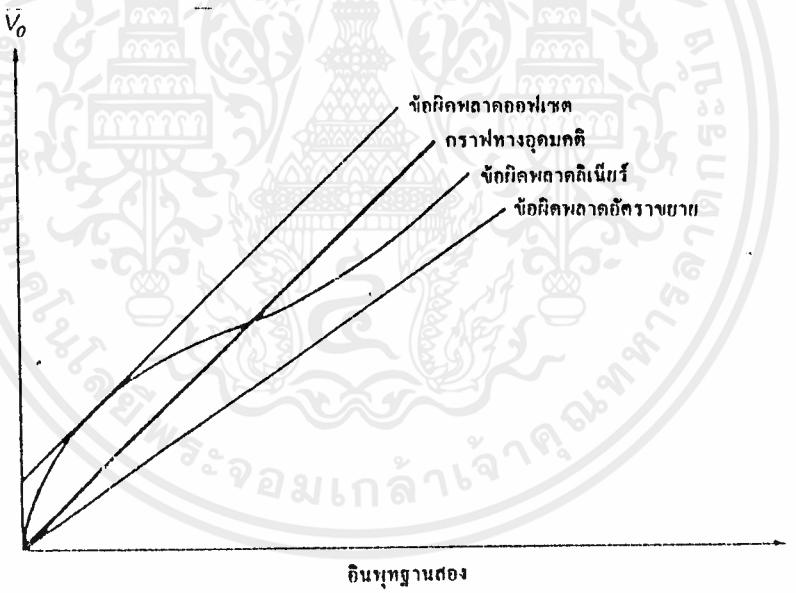
$V_o = 0.625*12$

$= 7.5$ v

เรสโซรูชั่นของ DAC ใช้เป็นตัวบ่งชี้ถึงความถูกต้องของอุปกรณ์เพราะ เรสโซรูชั่นเป็นตัวจำกัดความเที่ยงตรงของอุปกรณ์ แต่เรสโซรูชั่นกับความเที่ยงตรง (ACCURACY)มิใช่สิ่งเดียวกัน ตัวอย่างเช่น DAC 16 บิตอินพุทจะมี เรสโซรูชั่นที่ดี (1 ส่วนใน 65,536) แต่ก็ไม่จำเป็นว่าค่าเอาท์พุทที่ออกมาจะเกิดมาจากอินพุทบิตในเงื่อนไขอุดมคติ เอาท์ของ DAC สามารถถูกต้องได้ภายใน +_1/2 ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_{step} (หรืออาจหมายถึง +_1/2 LBS เพราะ 1 step = 1LSB) อย่างไรก็ดีข้อผิดพลาดใน DAC นั้นมักเกิดขึ้นจากหลายสาเหตุ โดยทั่วๆไปแล้วเกิดจากเครื่องมือและโครงสร้างของวงจร DAC ในรูปที่ 23 แสดงผลของความผิดพลาดชนิดต่างๆ บนกราฟ DAC ในอุดมคติ กราฟของ DAC ในอุดมคติจะเป็นเส้นตรงและต่อเนื่อง (ไม่มีข้อผิดพลาดเลย) และเป็นที่แน่นอนในทางปฏิบัติเราไม่สามารถจะสร้างเหตุการณ์เช่นนี้ได้เลย



รูปที่ 23 กราฟแสดงคุณลักษณะและผลของความผิดพลาดชนิดต่างๆของ DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อผิดพลาดออฟเซต (OFFSET ERROR) เป็นผลมาจากเอาท์พุทของ DAC ไม่เป็น 0 เมื่ออินพุทเป็น 0 ผลอันนี้จะเลื่อน V_o (หรือ I_o) ให้สูงไปกว่าเดิม ถ้ามีข้อผิดพลาดชนิดนี้เพียงอย่างเดียวเอาท์พุทจะผิดพลาดในปริมาณที่คงที่

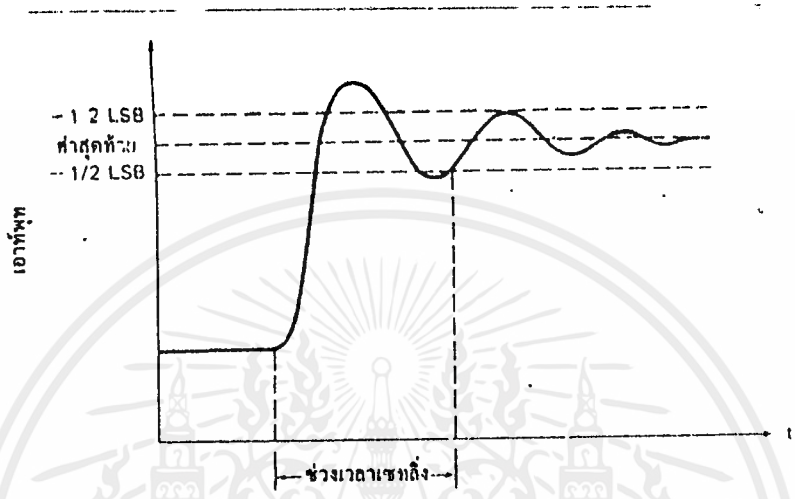
ข้อผิดพลาดอัตราขยาย (GAIN ERROR) บางครั้งเรียกว่าข้อผิดพลาดสเกลลิ่ง (SCALING ERROR) ข้อผิดพลาชนิดนี้จะสร้างขนาดของขั้น (STEP SIZE) ใหญ่เกินไปหรือเล็กเกินไปกว่าปกติ (LSB ไม่ปกติ) เอาท์พุทเพิ่มผิดปกติอาจมากขึ้นหรือน้อยลงกว่าปกติ

ข้อผิดพลาดลิเนียร์ (LINEARITY ERROR) ข้อผิดพลาดชนิดนี้เกิดขึ้นมาจากวงจรภายในของ DAC ซึ่งไม่ลิเนียร์ (NONLINEARITY) เช่น ถ้าอัตราขยายของ DAC ไม่คงที่แล้วขนาดของเอาท์พุทก็จะแปลเปลี่ยนไปได้ ผลของข้อผิดพลาดชนิดนี้ก็คือจะทำให้เอาท์พุทเบี่ยงเบนไม่เป็นเส้นตรง ข้อผิดพลาดมักเกิดจากอุณหภูมิที่แปลเปลี่ยนแปลงรวดเร็วและข้อผิดพลาดชนิดนี้ยากมากที่จะแก้ไข

ในการระบุเกี่ยวกับ DAC นั้นเป็นการระบุความสัมพันธ์กับเวลาซึ่งวงจรไฟฟ้าได้ใช้ไปในการแปลงสัญญาณคุณสมบัติอันนี้เรียกว่า เซทลิ่งไทม์ (SETTLINGTIME) เวลาเซทลิ่ง หมายถึงเวลาที่ใช้ไปสำหรับให้เอาท์พุทตอนแรกเคลื่อนที่เข้าหาจุดเอาท์พุทสุดท้ายตามเปอร์เซนต์ของเอาท์พุทระบุไว้ โดยปกติจะใช้ว่า $\pm$1/2 LSB (1 LSB ก็คือ ขนาดของขั้น (STEPSIZE)

รูปที่ 24 เป็นการแสดงถึงการเปลี่ยนแปลงระดับของเอาท์พุทและแสดงถึงวิธีการสังเกตุช่วง "เวลาเซทลิ่ง"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 24 กราฟของ DAC ซึ่งตอบสนองกับเวลาซึ่งแสดงถึงเวลาเซทลิ่ง (SETTLING TIME)

จากตัวอย่างนี้เอาท์พุทของมันได้แสดงถึงการกระเพื่อมเกิน (OVERSHOOT) ช่วงเอาท์พุทที่ต้องการ/การกระเพื่อมเกินเป็นสิ่งปกติในวงจรDACเมื่อไรก็ตามที่เอาท์พุทถึงช่วงที่เราต้องการและไม่กระเพื่อมสูงกว่าที่เราต้องการ เราเรียกช่วงนั้นว่าสภาวะสุดท้าย กรณีที่จะผิดแปลกออกไปของช่วงเวลาเซทลิ่ง (SETTLINGTIME) ก็คือ ต้องการเปลี่ยนเอาท์พุทของ DAC จากเอาท์พุทสูงสุดไปเป็นเอาท์พุทต่ำสุดหรือจาก เอาท์พุทต่ำสุดไปเป็นเอาท์พุทสูงสุดเพื่อความเข้าใจ พิจารณา DAC ซึ่งมีเวลาเซทสั่งเท่ากับ 10 ms เพื่อที่เราจะได้รับเอาท์พุทที่ถูกต้องภายใต้เงื่อนไขของอินพุทไบนารี่อินพุทจะต้องไม่เปลี่ยนค่าเร็วกว่า 10 ms/ครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรการแปลงสัญญาณดิจิตอลเป็นอนาล็อก

DAC โดยปกติแล้วมักจะใช้ออปแอมป์ในการออกแบบวงจรโดยเฉพาะอุปกรณ์ D/A ในบทนี้จะกล่าวถึงวงจร DAC 4 แบบ ซึ่งแต่ละแบบได้ถูกประยุกต์ใช้งานกันทั่วไป

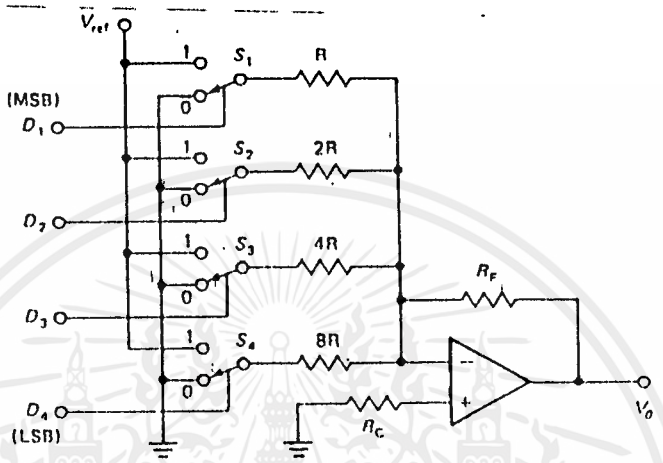
2.1 Weight Resistor Summing Amplifier

เป็นแบบที่ง่ายที่สุดแบบหนึ่งของ DAC ก็คือ การใช้โดยการให้น้ำหนัก ดูตัวอย่าง ดังรูป 25 เพื่อที่จะให้วงจรไม่ยุ่งยากก็เลยแสดงเพียง 4 อินพุท สวิทช์จะถูกควบคุมด้วยสัญญาณอินพุทจาก D1 - D4 เพื่อจะไปต่อเข้ากับ V_{ref} (แรงดันอ้างอิง) โดยใช้มาตรฐานของวงจรออปแอมป์เราจะสามารถหาเอาท์พุทโวลท์เตจของวงจรนี้จากสูตร

$$V_o = -V_{ref} (D_1 R_F/R + D_2 R_F/2R + D_3 R_F/4R + D_4 R_F/8R) \quad (4)$$

เครื่องหมายลบในสมการ 4 นั้นเป็นตัวแสดงว่าเป็นการต่อออปแอมป์ในลักษณะอินเวอร์ติ้งถ้า Vref เป็นศักดาบวก Vo จะเป็นศักดาลบและถ้า Vref เป็นศักดาลบ Vo ก็จะเป็นศักดาบวก ค่าของ RF ใช้ในการคำนวณหาอัตราขยายของ DAC RF ยิ่งมากศักดาเอาท์พุทก็จะมากขึ้นตามไปด้วย S1 - S4 ตามปกติแล้วจะไม่ใช่สวิทช์ทางกลส่วนมากจะใช้เป็นพวก CMOS อนาล็อกสวิทช์ เช่น ไอซีเบอร์ LF 11331 ซึ่งสวิทช์เหล่านี้จะถูกควบคุมให้เปิดหรือปิดโดยระดับสัญญาณ ตัวอย่างข้างล่างจะช่วยให้เข้าใจการทำงานของวงจรนี้ยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 25 Weighted resistor D/A converter

ตัวอย่าง 4

ค่าของอุปกรณ์ต่างๆ สำหรับในวงจรรูป 25 คือ

$$RF = 10\ K \qquad V_{ref} = 8V$$

จงหาเปอร์เซนต์รีโซลูชั่น (RESOLUTION) ของวงจร และหา V_o สำหรับอินพุทต่อไปนี้

สมมติว่าโลจิก "1" ต่ออยู่กับ V_{ref}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	D_3	D_2	D_1	D_0
(1)	0	0	0	1
(2)	0	0	1	0
(3)	1	0	0	0
(4)	1	1	1	1

วิธีทำ เปอร์เซนต์ของเรสโซรูชั่น $= (1/2^n) \times 100\%$

$= 1/16 \times 100\%$

$= 6.25$ เปอร์เซนต์

ใช้สมการ 4 หา V_o ดังต่อไปนี้

1. $V_o = -5V\left(\frac{0x10k}{10k} + \frac{0x10k}{20k} + \frac{0x10k}{40k} + \frac{1x10k}{80k}\right)$

$V_o = -0.625$ V

2. $V_o = -5V\left(\frac{0x10k}{10k} + \frac{0x10k}{20k} + \frac{1x10k}{40k} + \frac{1x10k}{80k}\right)$

$V_o = -1.250$ V

3. $V_o = -5V\left(\frac{1x10k}{10k} + \frac{0x10k}{20k} + \frac{0x10k}{40k} + \frac{1x10k}{80k}\right)$

$V_o = -5.00$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. $V_o = -5V(\frac{1x10k}{10k} + \frac{1x10k}{20k} + \frac{1x10k}{40k} + \frac{1x10k}{80k})$

$V_o = -9.375\ V$

จากตัวอย่างเราจะเห็นความสัมพันธ์ของการให้น้ำหนักแบบไบนารี่ระหว่างเอาท์พุทกับอินพุทในกรณีที่ 1 และ 2 จะเห็นได้ชัดว่าเมื่อค่าของอินพุทเป็น 2 เท่า เอาท์พุทก็จะเป็น 2 เท่าด้วย ลองสังเกตุในกรณีที่ 4 เอาท์พุทมากที่สุดก็ยังน้อยกว่าเอาท์พุทสมบูรณ์แบบในกรณีที่ 3 มีเพียง MSB (MOST SIGNIFICANTBIT) ซึ่งมีโลจิคเป็น 1ได้ $V_o = -5V$ ซึ่งเท่ากับ $1/2\ V_{FS}$ ซึ่งทำให้เรารู้ว่า $V_{FS} = -10V$ ถ้าเราเพิ่มอินพุทมากเข้าไปอีกก็จะทำให้เอาท์พุทเข้าใกล้ V_{FS} ไปเรื่อยๆ

เวลาที่ใช้ในการแปลงสัญญาณซึ่งเคยได้อ้างถึงมาเมื่อหัวข้อก่อนก็มีส่วนสำคัญในการพิจารณาความเร็วของการแปลงสัญญาณ มันขึ้นอยู่กับวงจรที่หน่วงเวลาไปทั้งหมด,เลาเซทลิ่ง (settling time) ที่ไม่เป็น 0 ขณะของตัวออปแอมป์ อัตราสลู (slew rate)คือ อัตราการเปลี่ยนแปลงที่มากที่สุดที่เป็นไปได้ที่จะเกิดขึ้นที่เอาท์พุทของออปแอมป์ (เป็น Large signal) แบนด์วิท (Bandwidth) เป็นช่วงของความถี่ที่ทำงานได้และสัมพันธ์กับอัตราสลู (เป็น SMALL SIGNAL) ในการพิจารณาตอนนี้อัตราสลูมีความสำคัญกว่าแบนด์วิช เนื่องจากเราต้องการที่จะได้สัญญาณเอาท์พุทที่ใหญ่และมีช่วงขึ้นที่เร็วถ้าเราต้องการเปลี่ยนแปลงสัญญาณเร็ว เราต้องใช้ออปแอมป์ที่มีความเร็วสูง (เป็น high sew rate) แต่เราควรระมัดระวังในการใช้ในวงจรดิจิตอลสามารถที่จะเปลี่ยนสภาวะของเอาท์พุทได้ที่ความเร็วสูง ถ้า DACไม่สามารถเปลี่ยนเอาท์พุทของมันให้เร็วกว่าผลตอบสนองการเปลี่ยนอินพุทแล้ววงจรนั้นก็ไม่สามารถนำมาใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาเซทลิ่ง (Setting time) ประมาณ 150 ns หรือต่ำกว่านั้นเหมาะสำหรับใช้อ่านโดยทั่วไป ถ้าเป็นออปแอมป์เบอร์ 741 ซึ่งใช้เป็นตัว converter ของรูป 25 จะมีอัตราการเปลี่ยนแปลงสูงสุดประมาณ 0.5v/u s นั่นหมายถึงว่าถ้ามีอินพุทไปนารี่เริ่มต้นที่ 0 และเป็น 1111 เอาท์พุทใช้เวลา 20u s ในการแปลงซึ่งจากการคำนวนดูเหมือนว่าวงจรนี้ให้เอาท์พุทได้เร็วแต่ถ้าเปรียบเทียบกับวงจรอื่น ๆ ยังจัดว่าช้าพอสมควร

แม้ว่าวงจรดังรูปที่ 25 จะมีประโยชน์แต่ก็มีข้อเสียหลายอย่างเช่นในกรณีที่บิตของข้อมูลเพิ่มมากขึ้นค่าของตัวต้านทานจะมากมายหลายค่าตามไปด้วยเช่น กรณี 8 บิต เราต้องใช้ตัวต้านทาน R, 2R, 4R,....128R ค่ามากที่สุดจะเท่ากับค่าน้อบที่สุดหรือในกรณี 12 บิต ค่าที่มากที่สุดจะต้องใช้2048 ของค่าที่น้อยที่สุดจึงสร้างยากในทางปฏิบัติและยังมีปัญหาที่เกิดมาจากอุณหภูมิ เพราะว่าตัวต้านทานมักจะมีการเปลี่ยนแปลงตามอุณหภูมิ

2.2 R-2R แลคเดอร์ DAC (R-2R LADDER D/A CONVERTER)

ทางเลือกของวงจร DAC แบบให้น้ำหนักไบนารี่ก็คือ วงจร R - 2Rแลคเดอร์ รูปวงจรโดยรวมแสดงดังรูป 26 จากตัวอย่างออปแอมป์ถูกต่อในลักษณะ"นอนอินเวอร์ติ้ง(non inverting)" และจะสามารถเห็นลักษณะของวงจรเป็นรูปบันได (ladder) ตัว ladder ของวงจรนี้จะทำตัวเป็นเสมือนตัวปรับระดับศักดาศักดาอินพุทของออปแอมป์มีความสัมพันธ์กับตัวแลคเดอร์(ladder) ดังสมการ

$$Vin = D1\ Vref/2+D2\ Vref/4+D3\ Vref/8+D4\ Vref/16 \qquad (5)$$

จากสมการ 5 สามารถแสดงได้ดังนี้

$$Vin = Vref(D1/2+D2/4+D3/8+D4/16.....) \qquad (5\ a)$$

D_n = 1 เมื่อ ต่อ V_{ref}

= 0 เมื่อ ต่อ GND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

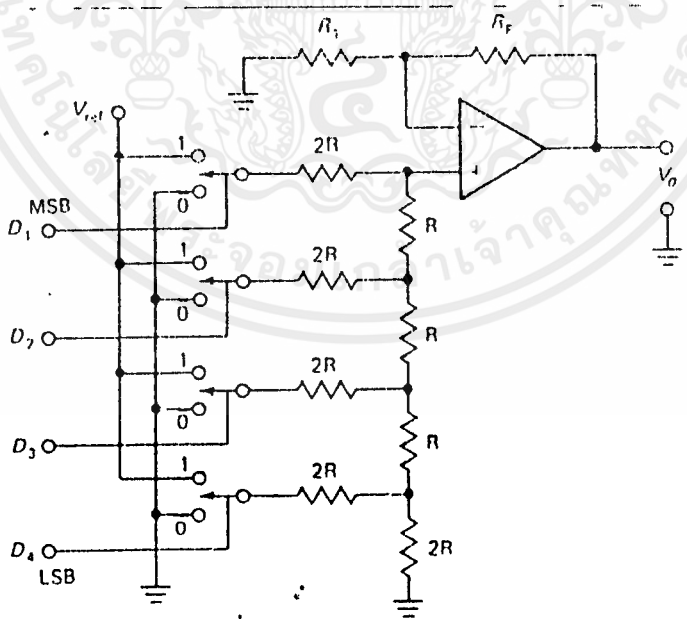
อัตราการขยายศักดา (voltage gain)ของ นอนอินเวอร์ติ้งออปแอมป์ จะใช้สมการ

$$A_v = 1+RF/R1 = Vo/Vin \quad (6)$$

ตามสมการ 5(a) และ 6 จะได้ว่า

$$Vo = Av\ Vref(D1/2 + D\ 2/4 + D3/8 + ...) \quad (7)$$

ข้อได้เปรียบของวงจร R-2R แลดเดอร์ก็คือ มีแค่ค่าความต้านทานที่ต่างกันเพียง 2 ค่าซึ่งใช้ในอินพุทของแอมป์ซึ่งแก้ปัญหาเรื่องความต้านทานหลายๆ ค่า และในการสร้าง จะสร้างตัวต้านทานทั้งหมดลงบนชิฟเดียวกัน จึงทำให้มีคุณสมบัติเหมือนกันตลอดจนกรณีที่เพิ่มบิตมากขึ้น วงจรแลดเดอร์สามารถแบ่งกระแสแยกไหลได้แน่นอนกว่าแบบตัวต้านทานให้น้ำหนัก



รูปที่ 26 R- 2R แลดเดอร์ DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ 5

DAC รูป 26 มีค่าต่างๆ ของอุปกรณ์ดังนี้ : R_f = 10 K , R=10K ,Vref=5V จงหา V_o จากอินพุทต่อไปนี้ สมมติว่าโลจิค 1 ต่ออยู่กับ Vref

	D1	D2	D3	D4
1	0	0	0	1
2	0	0	1	0
3	1	0	0	0
4	1	1	1	1

วิธีทำ V_o สำหรับแต่ละกรณีใช้สมการ 7

กรณีที่ 1 = V_o = 0.625 V

กรณีที่ 2 = V_o = 1.250 V

กรณีที่ 3 = V_o = 5.000 V

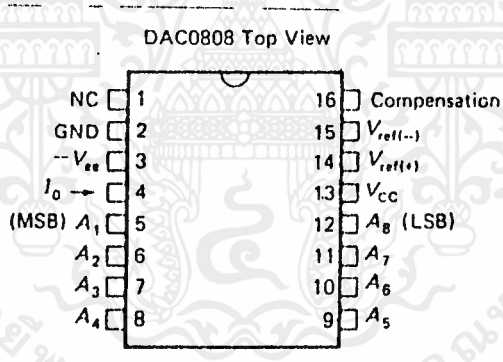
กรณีที่ 4 = V_o = 9.375 V

2.3 อุปกรณ์ D\A คอนเวอร์เตอร์

วงจรแปลงสัญญาณที่ได้กล่าวมาแล้วนั้นเป็นวงจรที่มักใช้ในการออกแบบง่ายๆ แต่ถ้าเราต้องการให้ได้ค่าเรสโซรูชั่น (RESOLUTION) ที่ดีแล้วเราจะต้องพยายามใช้ตัวต้านทาน (R) ให้มีจำนวนน้อยในตัวอย่างที่จะกล่าวถึงต่อไปนี้เป็นคอนเวอร์เตอร์แบบ R - 2R 7 บิตเราจำเป็นต้องใช้ตัวต้านทานซึ่งสอดคล้องกันในวงจรแลดเดอร์ถึง 16 ตัว ตัวต้านทานเหล่านี้จะมีราคาแพงและมีขนาดของวงจรใหญ่เราจึงมีวิธีการแก้ปัญหาเหล่านี้ โดยการใช้เทคโนโลยี IC ช่วยในการ match ค่าในเชิงความสัมพันธ์ของค่าตัวต้านทานกับอุณหภูมิและ IC D/A เป็นสามารถใช้แทน วงจรคอนเวอร์เตอร์ได้และมีขนาดเล็กสำหรับที่ว่างบนแผ่นสายวงจรทำให้สะดวกสบายในการออกแบบวงจรส่วนอื่นด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

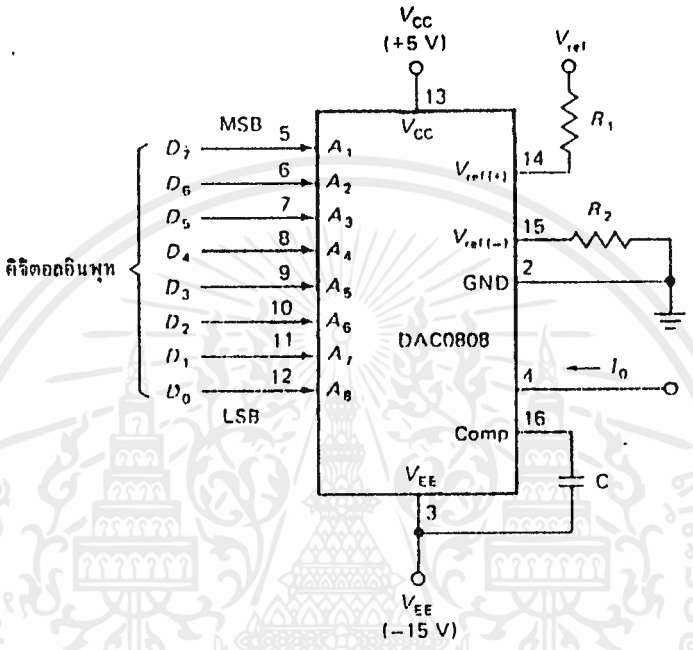
ปัจจุบันมีชิพของ D/A อยู่หลายชนิด ตัวอย่างในรูปที่ 27 เป็นตัวอย่างของอุปกรณ์ D/A ของบริษัท NS (NATIONAL SEMICONDUCTOR) ชื่อ DAC 0808 ซึ่งชิพตัวนี้เป็นการแบบรับข้อมูลเข้า 7 บิต และมีกระแสเป็นเอาท์พุท กระแสเอาท์พุทก็ขึ้นอยู่กับอินพุทไบนารี่ DAC 0808 เป็นรุ่น16 - Pin Dip* และมีช่วงเวลาเซทลิ่ง (SETTLING) เท่ากับ 150 ms รูปร่างลักษณะของอุปกรณ์แสดงดังรูปที่ 27



รูปที่ 27 แสดงตำแหน่งของขาอุปกรณ์ DAC 0808

* Dip มาจากคำว่า DUAL INLINE PACKAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 28 เป็นวงจรที่ใช้งานทั่วไป ของ DAC

วงจรที่ใช้งานของไอซีเบอร์ DAC 0808 จะเป็นดังรูปที่ 28 กระแสเอาท์พุทของวงจรนี้สามารถคำนวนได้จากสูตร

$$-I_o = -V_{ref}/R_1(D_{7/2}+D_{6/4}+D_{5/8}+ \ldots DD_{0/256}) \qquad (8)$$

ซึ่ง D_n = 1 หรือ 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลองย้อนมาพิจารณาที่ตัว D ปกติแล้วอินพุทของวงจรนี้มักจะ DATA BUS ของ ซีพียู และแรงดันด้านอ้างอิงลบ ($V_{ref}(-)$) จะต่อกับตัวต้านทานลงกราวน์ ตัวต้านทานนี้ก็คือ R_2 ซึ่งจะเท่ากับ R_1 ตัวต้านทานนี้มักใช้ในการแก้ไขออฟเซต (offset error) ที่ขา 16 เป็นขา compensation มักต่อเชื่อมกับ V_{EE} ผ่านตัวเก็บประจุ (capacitor) ค่าต่ำประมาณ 0.001 ค่าตัวเก็บประจุจะช่วยในในการป้องกันการ Overshoot และสัญญาณย้อนที่เอาท์พุทของคอนเวอร์เตอร์จะสังเกตุได้ว่าค่าระดับเอาท์จะเป็นระดับกระแสลบ รูปวงจรด้านบนนั้นไม่ค่อยมีปัญหาในการใช้งานและบ่อยครั้งที่ใช้งานได้สะดวก

ตามปกติแล้วเรามักนิยมให้เอาท์พุทของคอนเวอร์เตอร์อยู่ในลักษณะของศักดามากกว่าอยู่ในลักษณะของกระแสเป็นเรื่องที่ง่ายมากโดยเราทำการต่อออปแอมป์เพิ่มที่ขา I_o ดังรูปที่ 29 เราสามารถจะได้ศักดาเอาท์พุทออกมาดังสมการ

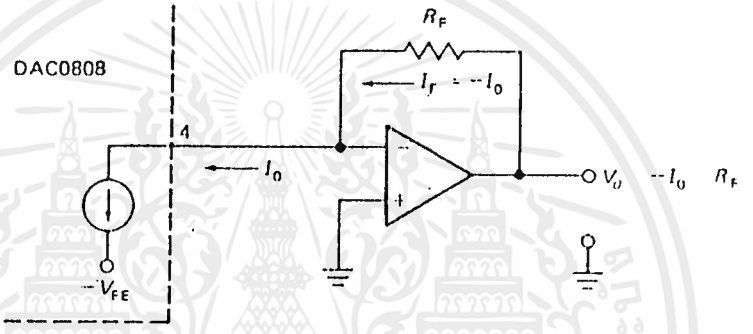
$$V_o = -I_o R_F \qquad (9)$$

เนื่องมาจากว่า I_o เป็นกระแสลบ V_o ที่เราต้องการเป็นศักดาบวกและเนื่องจาก I_o เป็นอัตราส่วนกับอินพุทเพราะฉะนั้น V_o ซึ่งเป็นอัตราส่วนกับอินพุทเช่นเดียวกัน วงจรแบบสมบรูณ์โดยใช้ DAC 0808 และ I/V คอนเวอร์เตอร์ได้แสดงดังรูปที่ 30 เราจะได้สมการหา V_o โดยการเชื่อมสมการที่ 8 และสมการที่ 9 เข้าด้วยกันจะได้

$$-V_o = V_{ref} R_F \backslash R_1 (D_{7/2} + D_{6/4} + D_{5/8} + \ldots D_{0/256}) \qquad (10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$-V_0 = V_{ref} R_F \backslash R_1 (D7/2 + D6/4 + D5/8 + \ldots D0/256)$$



รูปที่ 29 การใช้ออปแอมป์เป็นตัวแปลงจากกระแสเป็นศักดาที่เอาท์พุทของ 0808

ตัวอย่างที่ 6

วงจรดั้งรูปที่ 30 มีค่าต่างๆดังนี้ : V_{ref} = 5v, R_1 = 5K จงออกแบบตัวแปลงกระแสเป็นศักดาซึ่งให้ V_0 = 5v สำหรับไบนารี่อินพุท 1000 0000 $(128)_{10}$

วิธีทำ ค่าของ RF เป็นค่าเดียวที่ต้องพิจารณาเพราะทุกค่าจะทราบหมดโดยเราคำนวนหา I_0 จาก DAC 0808 โดยใช้สมการ 10

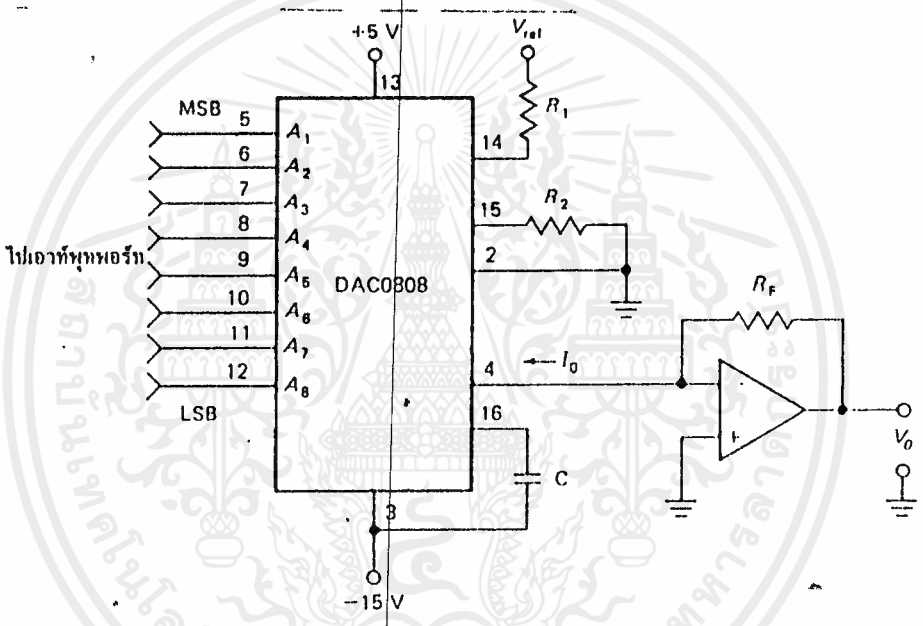
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_o = -V_{ref}/R_1(D_{7/8})$$

$$= -0.5 \text{ ma}$$

เนื่องจาก $V_o = -R_F I_o$

จะได้ $R_F = V_o/I_o = 10k$

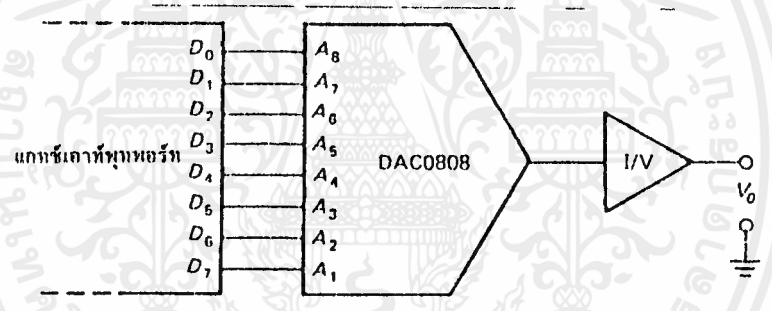


รูปที่ 30 วงจรสมบูรณ์ D/A ซึ่งจะให้เอาท์พุทเป็นศักดาไฟฟ้า

การประยุกต์ใช้งานของ DAC 0808 มักใช้ในการควบคุมการสร้างรูปคลื่น (waveform)ด้วยคอมพิวเตอร์ ในรูปที่ 31 แสดงถึงบล๊อกไดอะแกรมซึ่งแทนด้วยส่วนที่จะใช้ในการสร้างรูปคลื่น D/Aคอนเวอร์เตอร์จะถูกขับจากแลทช์เอาท์พุทพอร์ท (latch output port) เราก็จะโปรแกรมภาษาแอสแซมบลี้ให้ส่งค่าไปที่เอาท์พุทในรูปของบิตเพื่อสร้างรูปคลื่น ตัวอย่างเช่นถ้าเราต้องการได้รูปคลื่นเป็นฟันเลื่อยเรา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

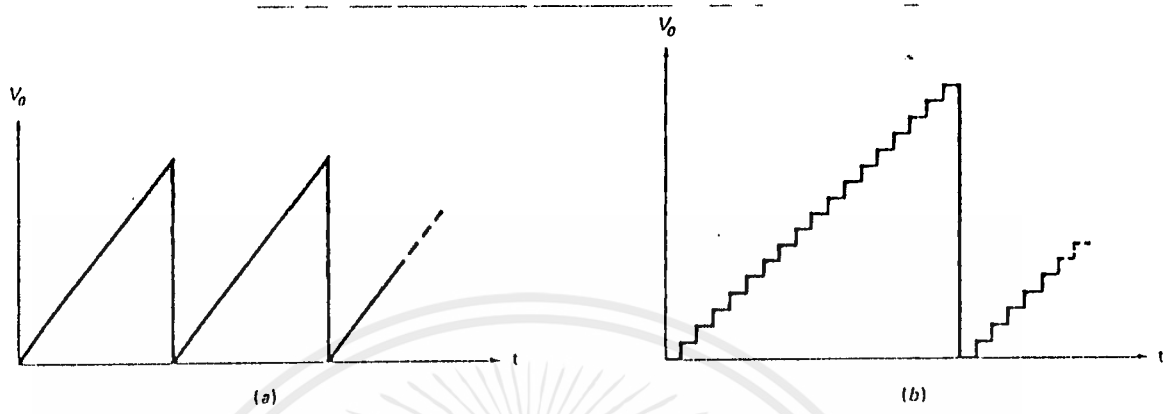
จะโปรแกรมโดยการเพิ่มค่าตัวแอคคิวมูเลเตอร์ (AL ใน 8088) และส่งแถวของเอาท์พุทไปที่พอร์ทเพื่อเป็นอินพุทให้กับ DAC เอาท์พุทควรจะได้ออกมาดังรูปที่ 32 (a) เนื่องจากมีถึง 255 step ในการกระเพื่อมแต่ละครั้งรูปคลื่นที่ได้จึงคล้ายกับสัญญาณอนาลอกมาก ความถี่ของสัญญาณที่ได้ออกมาจะขึ้นอยู่กับช่วงเวลาที่ ซีพียู ใช้ในการทำคำสั่งเพิ่มและเอาท์ (OUT) ซึ่งจะมีการวนลูป 255 ครั้งต่อหนึ่งลูกคลื่น



รูปที่ 31 การต่อ DAC กับ OUTPUT PORT

ถ้าเราต้องการที่จะเพิ่มความถี่ของ wave form แล้วเราสามารถทำได้เช่นให้การเพิ่มค่าของแอกคิวมูเลเตอร์เป็นครั้งละ 15 เราจะทำงานเพียง 17 ลูปต่อหนึ่งลูกคลื่นจะได้เอาท์พุทในรูปที่ 32 b ลองเปรียบเทียบกับรูปที่ 32 a ซึ่งทำงาน 255 ลูปแล้วประมาณว่าเป็นเส้นตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

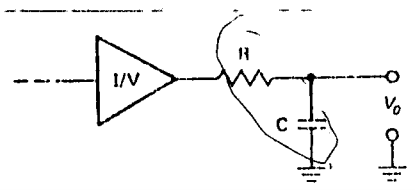


รูปที่ 32 a) รูปคลื่นฟันเลื่อย (SAWTOOTH) ในอุดมคติ

b) รูปการประมาณค่าโดย D/A คอนเวอร์เตอร์

เนื่องจากการสร้าง wavefrom โดยสัญญาณดิจิตอลนี้จะทำให้สัญญาณเอาท์พุทจะมีหลายฮาร์โมนิคซึ่งเป็นตัวที่เราไม่ต้องการและเนื่องจากฮาร์โมนิคพวกนี้เกิดมากจากความถี่สูงเราสามารถกำจัดฮาร์โมนิคโดยการผ่าน LOW - PASS ฟิลเตอร์ ดังรูป 33 ความถี่สูงๆ จะถูกผ่านลงกราวน์ดโดยตัวเก็บประจุจะเหลือแต่สัญญาณความถี่ต่ำที่ v_o ถ้านำเอา waveform รูป 32 (b) ผ่านวงจรรูป 33 จะได้ผลของสัญญาณ V_o ดังรูปที่ 34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 33 วงจรของความถี่ต่ำให้ผ่านได้ของ D/A คอนเวอร์เตอร์

รูปที่ 34 ผลลัพธ์หลังจากที่ผ่านฟิลเตอร์แล้ว

ตัวอย่างที่ 7

สมมติว่า DAC 8 บิต อินพุทต่ออยู่ที่ I/O พอร์ท 100_{16} ให้เขียนโปรแกรมภาษาเบสิกเพื่อสร้างรูปคลื่นแบบฟันเลื่อยในรูป 32 (a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ

```
10   PORT   =  & H100
20   FOR 1  = 0 TO & HFF
30   OUT PORT, I
40   NEXT I
```

จากโปรแกรมในตัวอย่าง 1 จะเห็นว่าเป็นการง่ายมากที่เราจะสร้างรูปคลื่นฟันเลื่อยโดยใช้ไมโครคอมพิวเตอร์ และต่อไปการสร้างรูปคลื่นแบบไซน์ก็เป็นเรื่องที่ไม่ยากเราสามารถกระทำได้โดยใช้โปรแกรมทั้งหมดเพียงเราพิจารณาถึงปัจจัยเพิ่มเกี่ยวกับเวลาหรือมุมของเฟส (phase angle) เราก็จะสามารถเขียนโปรแกรมสร้างรูปคลื่นไซน์ได้

ตัวอย่างที่ 8

ให้ไมโครคอมพิวเตอร์มีส่วน D/A ขนาด 8 บิต อยู่ที่ I/O port 30_{16} ให้เขียนโปรแกรมภาษาเบสิกเพื่อสร้างรูปคลื่นไซน์ที่เอาท์พุท

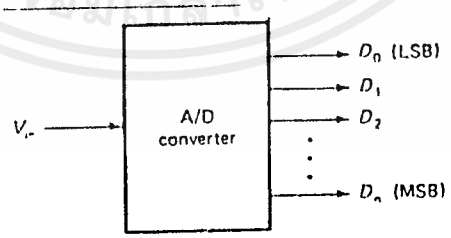
วิธีทำ

```
10  PORT      = & H30          ' แสดงเบอร์ prot
20  2 PI      = 6.28318        ' กำหนดค่า 2 PI
30  INCREMENT = 2 PI/256       ' ความกว้างของ STEP
40  FOR  I    = 0 TO 2 PI STEP INCREMENT
50  X         = SIN (I)
60  OUT  PORT,X
70  NEXT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

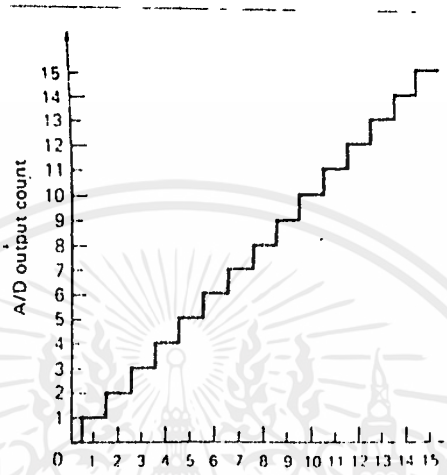
3. การแปลงสัญญาณจากอนาลอกเป็นดิจิตอล

ปกติแล้วคอมพิวเตอร์ก็จะมีการติดต่อกับอุปกรณ์ทางอนาลอกจึงจำเป็นที่จะต้องการรับสัญญาณหรือข้อมูลเข้ามาเพื่อที่จะประมวลผลต่อไป เช่น ในระบบนำวิถีจรวด ตัวคอมพิวเตอร์จะรับสัญญาณจากตัวทรานดิวเซอร์แบบอินฟาเรด และตัวทรานดิวเซอร์จะแสดงผลของความเร็วและตำแหน่งอื่นๆ เพื่อให้กับคอมพิวเตอร์ไปประมวลผลกลกลับมาควบคุมการยิง และตำแหน่งการบินของจรวดพูดง่ายๆว่าสัญญาณของทรานดิวเซอร์(tranducer) เป็นสัญญาณอนาลอกตัว A/D คอนเวอร์เตอร์ นั้นก็คือ ตัวเปลี่ยนสัญญาณจากอนาลอกเป็นสัญญาณดิจิตอล รูปที่ 35 แสดงบล๊อกไดอะแกรมของ A/D คอนเวอร์เตอร์ วงจรนี้จะผลิตเอาท์พุทแบบไบนารี่ n บิต ซึ่งจะเป็นอัตราส่วนแรงดันกับอินพุท จากกราฟรูปที่ 36 ซึ่งแสดงถึงคุณสมบัติของ A/D คอนเวอร์เตอร์แบบ 4 บิตจะเห็นว่าคล้ายคลึงกันมากกับรูปที่ 22 หลังจากนี้ไปเราจะมาพิจารณาถึงพารามิเตอร์ที่สำคัญซึ่งมีผลต่อคุณสมบัติของ A/D คอนเวอร์เตอร์



รูปที่ 35 สัญลักษณ์ของ A/D คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

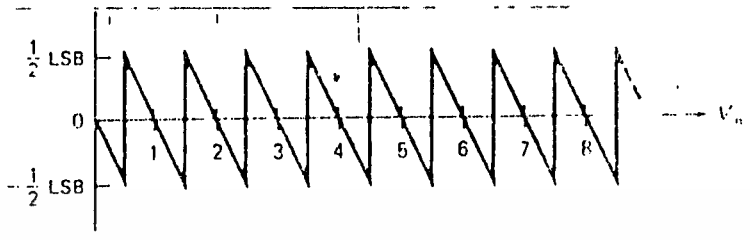


รูปที่ 36 คุณสมบัติของ A/D คอนเวอร์เตอร์ แบบ 4 บิต

3.1 หลักการของ A/D

กุญแจสำคัญที่เราใช้ในการพิจารณาคุณสมบัติของการเปลี่ยนแปลงสัญญาณจากอนาลอกเป็นดิจิตอลนั้นสามารถสังเกตุได้จากรูปที่ 36 ในกรณีของการแปลงสัญญาณจากดิจิตอลเป็นอนาลอกนั้นตัวที่กำหนดความถูกต้องก็คือจำนวนบิตในกรณีของการแปลงสัญญาณจากอนาลอกเป็นดิจิตอลก็เช่นเดียวกันจากรูปที่ 36 จะเห็นว่าจำนวนขั้นบันได (stair-step) ทั้งหมดมี 16 ขั้น เอาท์พุทของ A/D คอนเวอร์เตอร์นั้น จะถูกประมาณว่าเป็นสัญญาณอินพุทแบบดิจิตอล กราฟแสดงข้อผิดพลาดในเอาท์พุทที่จุดต่างๆ ดูได้จากรูปที่ 37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

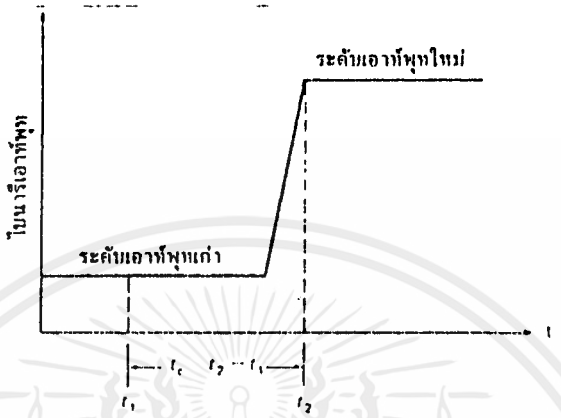


รูปที่ 37 ข้อผิดพลาดของ A/D คอนเวอร์เตอร์

ในกรณีของตัวแปลงที่มีเรสโซลูชั่นสูงๆ (อินพุทบิตมาก) ความกว้างสูงสุดของข้อผิดพลาดจะลดลงตามบททฤษฎีแล้ว ถ้าเป็น A/D คอนเวอร์เตอร์ในอุดมคติจะต้องมีเอาท์พุทมากจนนับไม่ได้ (ถึง อินฟินิตี้) ดังนั้นจะมีค่าเรสโซรูชั่นถึง อินฟินิตี้จะทำให้กราฟรูปที่ 37 แกนตั้งเป็น 0 แต่ไม่มีทางเกิดขึ้นได้ในทางปฏิบัติข้อผิดพลาดที่เกิดจากเรสโซรูชั่นที่จำกัดเราเรียกว่า ข้อผิดพลาดควอนไตร์ (quantizing error) ข้อผิดพลาดชนิดนี้ไม่สามารถจำกัดได้

เอาท์พุทของ A/D คอนเวอร์เตอร์ ก็คือ ระดับอินพุทซึ่งจะคงที่ในเวลาหนึ่ง สิ่งนี้ชี้ให้เห็นว่า A/D คอนเวอร์เตอร์ ทำงานโดยการแซมเปิ้ลปริมาณของสัญญาณอนาล็อกและต้องแน่ใจว่าสัญญาณจะคงที่ ณ ช่วงเวลานั้น เราจึงต้องมีวงจรสำหรับค้างค่า (sample) เป็นปัจจัยในการพิจารณาอย่างมาก เวลาในการแปลงสัญญาณ (conversion time) t_c คือเวลาที่ช้าไประหว่างที่อินพุทเข้ามาจนถึงการแสดงค่าของไบนารีเอาท์พุท ในกรณีที่เอาท์พุทจะเริ่มต้นเปลี่ยนจาก 0 ไปถึงค่าที่มากที่สุด ในรูปที่ 38. เป็นตัวอย่างของเวลาหน่วย (time delay)

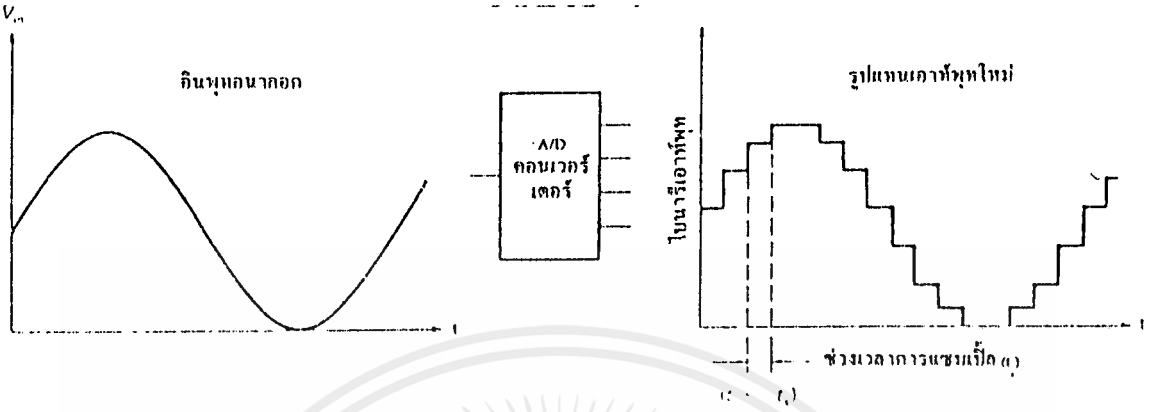
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 38 แสดงการตอบสนองของเวลาแปลงสัญญาณ (conversion time) ของ A/D คอนเวอร์เตอร์

อินพุทที่เข้าในคอนเวอร์เตอร์จะอยู่ ณ. เวลา t_1 และสัญญาณตอบสนอง ณ.t_2 ผลต่างของบวกทั้งสองคือ เวลาแปลงสัญญาณ t_c เวลาแปลงสัญญาณเป็นอัตราที่มากที่สุดซึ่งสัญญาณถูกแซมเปิ้ลช่วงเวลาของการแซมเปิ้ล เรียกว่า เวลาแซมเปิ้ล (Sample time) อัตราแซมเปิ้ลใช้ช่วงในการบอกเวลาแซมเปิ้ล เพื่อให้ทราบถึงผลของการแซมเปิ้ลบนสัญญาณอินพุทอนาลอกไปเป็นปริมาณของดิจิตอล พิจารณาจากรูปกราฟไซน์ดังรูป 39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

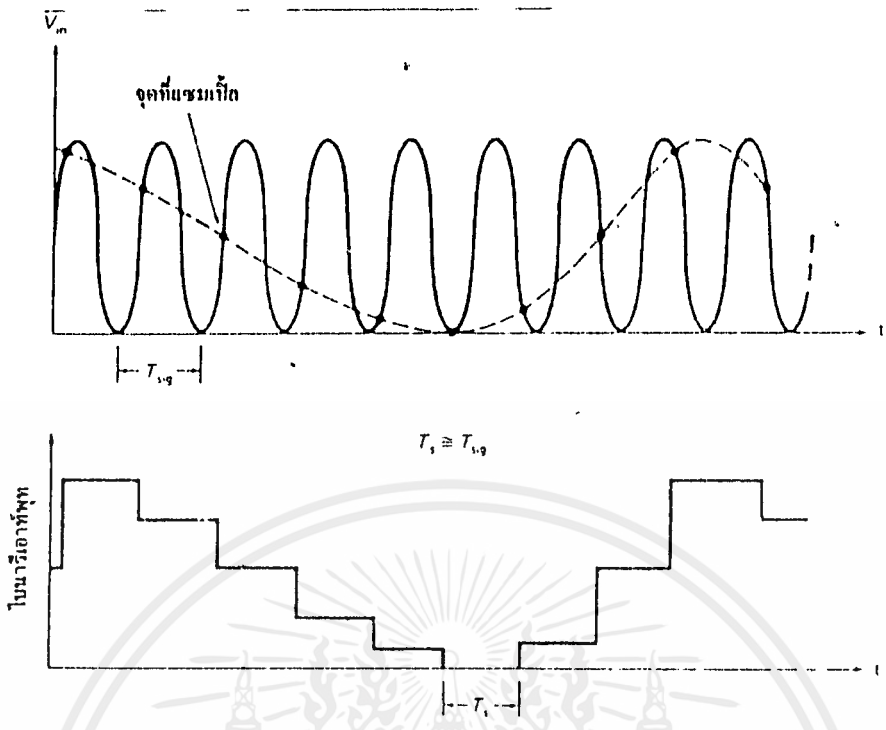


รูปที่ 39 ขบวนการแปลงเป็นสัญญาณดิจิตอลด้วยการ A/D คอนเวอร์เตอร์

ถ้าเราให้เวลาแปลงสัญญาณ(t_c) น้อยมากๆ จนตัดทิ้งได้เวลาในการแซมเปิ้ล 1/10 ของสัญญาณอินพุทจะได้กราฟเป็นรูปลักษณะแบบรูป 39 ถ้าเราเพิ่มอัตราแซมเปิ้ลและเพิ่มเรสโซรูชั่น (จำนวนเอาท์พุทบิต) ให้มากขึ้นก็จะได้ว่าเอาท์พุทที่ใกล้เคียงกับสัญญาณอนาลอกจากอินพุทมากขึ้น

ปัญหาอีกอย่างหนึ่งก็คือ ถ้าอินพุทเปลี่ยนแปลงระดับอย่างรวดเร็วเมื่อเปรียบเทียบอัตราแซมเปิ้ล A/D คอนเวอร์เตอร์ไม่สามารถเปลี่ยนแปลงสัญญาณได้ถูกต้องและจะเกิดการเพี้ยนของสัญญาณ ปัญหาเช่นนี้สามารถแสดงให้เห็นจากระบบเวลาแซมเปิ้ล (time sample system) เช่น A/D คอนเวอร์เตอร์อัตราความถี่ของการแซมเปิ้ลต้องอย่างน้อย 2 ครั้ง ต่อหนึ่งลูกคลื่นของสัญญาณอินพุท การกำหนดความถี่ในการแซมเปิ้ลแบบนี้ก็คือทฤษฎีไนควิสต์แซมเปิ้ล (nyguist sampling theorem) รูป 40 แสดงผลของการไม่ทำตามกฎของไนควิสต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 40 การเพี้ยนเกิดขึ้นเมื่ออัตราแซมเปิ้ลต่ำเกินไปเมื่อเทียบกับคาบเวลาของสัญญาณอินพุท

เราจะได้เอาท์พุทของ A/D คอนเวอร์เตอร์เป็นรูปเพี้ยน (alias) ในการใช้งานที่มีการเปลี่ยนแปลงสัญญาณอินพุทเร็ว ๆ เราควรที่จะใช้การแซมเปิ้ลแบบความเร็วสูง เพื่อจะให้ได้ความถูกต้องมากในปัจจุบันการควบคุมระบบ (เช่น การนำวิถี) จะใช้การแซมเปิ้ลที่มีอัตราสูง อัตราการแซมเปิ้ลที่มากสุดถูกจำกัดโดยความเร็วในการแปลงสัญญาณของ A/D คอนเวอร์เตอร์ เช่น ถ้าแซมเปิ้ลทุก ๆ 10 nsก็จะไม่ดีเมื่อความเร็วในการแปลงสัญญาณเป็น 500 ns จะทำให้เอาท์พุทออกมาแบบนำไปใช้งานไม่ได้

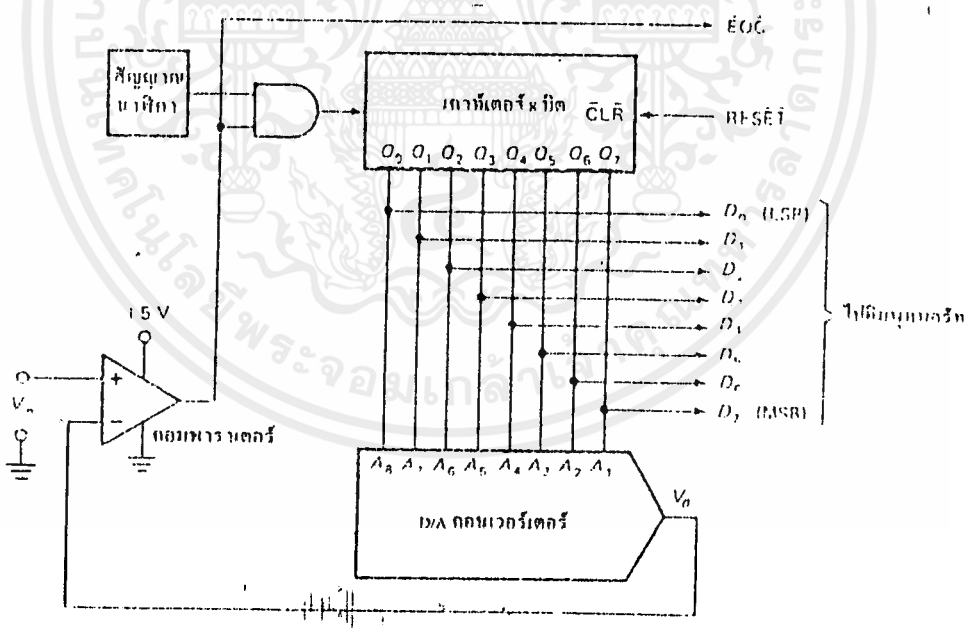
อีกจุดหนึ่งที่สำคัญก็คือ ข้อผิดพลาดที่เกิดขึ้นของ A/D คอนเวอร์เตอร์จะเกิดเป็นข้อผิดพลาดทางออฟเซต (offset), เกน (gain) และความไม่เป็นเส้นตรง (nonliniarity) ซึ่งมีผลต่อความเที่ยงตรงของการแปลงสัญญาณข้อผิดพลาดพวกนี้จากวงจรที่นำมาสร้างเป็นตัว A/D คอนเวอร์เตอร์ซึ่งจะกล่าวในเรื่องต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรของ A/D คอนเวอร์เตอร์

ในปัจจุบันมีวิธีการและเทคนิคมากมายเกี่ยวกับการแปลงสัญญาณแต่วิธีการหลัก ๆ ก็จะเป็นพวกที่จะกล่าวถึงต่อไป เช่น แรมท์ A/D คอนเวอร์เตอร์ (RAMP A/D CONVERTER) , ซัมแซสทีฟแอปพล๊อก ชิเมชั่น A/D คอนเวอร์เตอร์ (SUCCESSIVE APRROXIMATION A/D CONVERTER) แต่ละชนิดก็มีข้อดีและข้อเสียดังจะกล่าวต่อไป

RAMP A/D CONVERTER เป็นวิธีการที่เข้าใจได้ง่ายที่สุด แสดงดังรูป 41 หลักการของวงจรนี้ก็คือ ตัว A/D คอนเวอร์เตอร์



รูปที่ 41 A/D คอนเวอร์เตอร์ ซึ่งใช้ตัวไบนารี่เคาท์เตอร์ (BINARY COUTER)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวคอมพาราเตอร์ (COMPARATOR) และ D/A คอนเวอร์เตอร์นี้คือรูปร่างของ A/D คอนเวอร์เตอร์การทำงานของวงจรซึ่งมีการควบคุมโดยคอมพิวเตอร์จะอธิบายต่อไป สมมติให้แรงดันบวกไปตรงเข้าที่อินพุทของคอมพาราเตอร์

1. คอมพิวเตอร์ส่งสัญญาณรีเซตไปให้เคาท์เตอร์ (COUNTER) ป้อนสัญญาณอินพุท

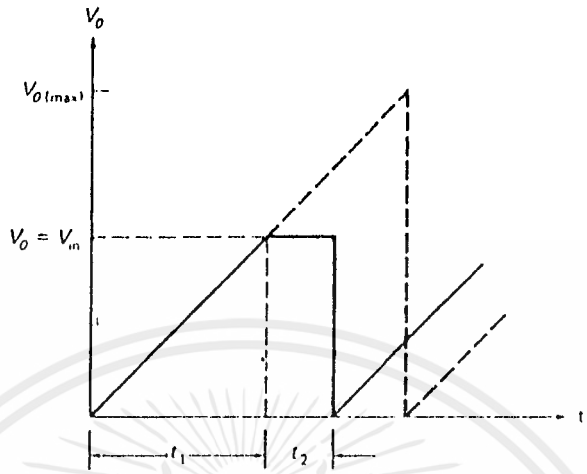
2. ขณะที่สัญญาณนาฬิกาส่งไปที่เคาท์เตอร์เอาท์พุทของ D/A คอนเวอร์เตอร์(V_o) จะแสดงระดับแรงดันที่สูงขึ้น ดังรูปที่ 42

3. ณ.จุดเดียวกันนั้น ตัวเคาน์เตอร์จะนับเพิ่มขึ้นจนกระทั่งเอาท์พุทของ D/A คอนเวอร์เตอร์เกินค่าของ v_{in} เมื่อถึงจุดนี้เอาท์พุทของคอมพาราเตอร์จะแสดงค่าไปจนกระทั่งเป็น 0 โวลท์

เมื่อถึง 0 โวลท์ก็จะหยุดสัญญาณนาฬิกา (CLOCK) หยุดการนับที่จุดซึ่ง V_o เพิ่งจะมากกว่า V_{in} ขา EOC จะลดระดับเป็นระดับต่ำและส่งไปให้คอมพิวเตอร์รู้ว่าขณะนี้ข้อมูลพร้อมที่จะอ่านได้แล้ว ขา EOC ยังสามารถใช้ในการเริ่มต้นอินเตอร์รัพท์หรือใช้ในการส่งค่าควบคุมไปที่อินพุทพอร์ทแลชท์

4. หลังจากคอมพิวเตอร์อ่านข้อมูลเสร็จคอมพิวเตอร์ก็จะส่งสัญญาณรีเซตมาที่ A/D คอนเวอร์เตอร์หลังจากนั้นก็เริ่มทำกระบวนการแบบเดิมอีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 42 กราฟเอาท์พุทของส่วน D/A ของ A/D คอนเวอร์เตอร์

กราฟรูปนี้แสดงถึงการทำงานของแรมป์ A/D คอมเวอร์เตอร์โดย t_1 แทนเวลาที่ตัวนับใช้เพื่อจะแรมป์(RAMP) เอาท์พุทของ D/A คอนเวอร์เตอร์ที่เพิ่งจะเลย V_{in} t_2 แทนเวลาระหว่างที่คอมพิวเตอร์อ่านข้อมูลและส่งสัญญาณรีเซต t_2 ขึ้นอยู่กับซอฟท์แวร์ที่จะควบคุมการรีเซต เวลาที่ใช้ในการแปลงสัญญาณก็คือ t_1 ถูกกำหนดโดยค่าของ V_{in} และความถี่ของสัญญาณนาฬิกา ตัวอย่างข้างล่างจะแสดงถึงความสัมพันธ์เหล่านี้

ตัวอย่างที่ 9

A/D คอนเวอร์เตอร์ ดังรูปที่ 41 มี f_{clock} = 50KHz D/A คอนเวอร์เตอร์มี V_{fs} = 10 V ถ้า V_{in} = 6.00 V เวลานานเท่าไรที่วงจรนี้ใช้ในการแปลงสัญญาณ?

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ

เนื่องจากเป็น 8 บิต คอนเวอร์เตอร์ และมี V_{FS} = 10 V เราสามารถทำขนาดของขั้นได้โดยใช้สมการ 3

$$V_{step} = 10/2^{8}$$

$$= 0.03906 \text{ V}$$

จำนวนของขั้น (N) เกิดจากการนำเอาท์พุทของ D/A คอนเวอร์เตอร์หาร V_{step}

$$N = 6.00/0.03906$$

$$= 153.6$$

เนื่องจากจำนวนขั้นเป็นเศษจึงทำให้ทำการปัดเศษขึ้นไปเพราะฉะนั้นค่า N จึงเท่ากับ 154 เอาท์พุทของ D/A คอนเวอร์เตอร์เพิ่มขึ้น 1 Step(LSB) ต่อสัญญาณนาฬิกาแต่ละลูก คาบเวลาของสัญญาณนาฬิกาหาได้จากความถี่ของสัญญาณนาฬิกา

$$TCLK = 1/fclk$$

$$= 1/50 \text{ KH}_{z}$$

$$= 20 \text{ s}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขณะนี้เราจะหาเวลาที่ใช้ในการแปลงสัญญาณได้จาก การคูณคาบเวลาของสัญญาณนาฬิกากับจำนวนของขั้น

$$b = Tclk * Step$$

$$= 20\ s * 154$$

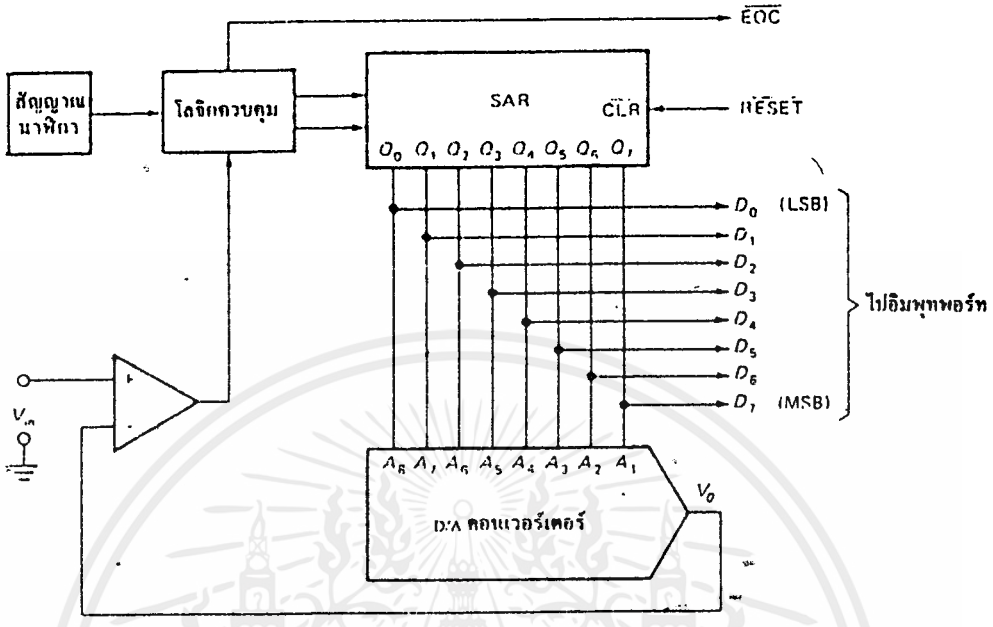
$$= 3.08\ ms$$

จากตัวอย่างเราจะเห็นได้ว่าถ้าค่า V_{in} มากขึ้นเวลาในการแปลงสัญญาณก็จะเพิ่มขึ้น เพราะจะมีคาบเวลาของสัญญาณนาฬิกาเพิ่มขึ้นเวลาที่มากสุดสำหรับการแปลงสัญญาณจะได้ดังสมการ

$$tc\ (max) = TCLK\ (2^n-1) \qquad (11)$$

SUCCESSIVE APPROXIMATION A/D CONVERTER ซักเซสซีฟแอปบล๊อกซิเมชั่นรีซิสเตอร์ (SAR) เป็นตัวหลักของ A/D คอนเวอร์เตอร์ ซึ่งก็ใกล้เคียงกับแบบแรมป์ (RAMP) รูป 43 แสดงบล๊อกไดอะแกรมสำหรับแบบ SAR A/D คอนเวอร์เตอร์

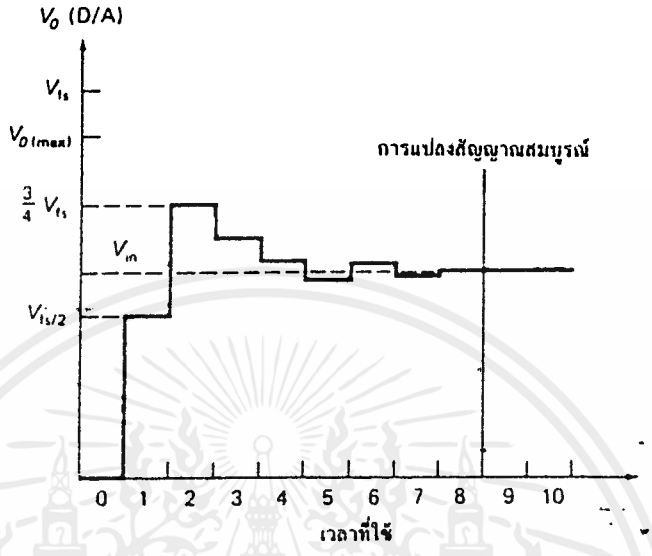
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 43 คอนเวอร์เตอร์ซึ่งใช้เทคนิค SAR

ทั้งวิธีการของแบบแรมป์และ SAR แรมป์และ SAR คอนเวอร์เตอร์ก็ใช้ D/Aคอนเวอร์เตอร์และคอมพาราเตอร์ในการทำงานเหมือนกันส่วนที่เห็นแตกต่างกันเห็นจะได้แก่ส่วนเคาท์เตอร์ วิธีการแรมป์ทำงานโดยอาศัยการนับขึ้นในลำดับไปทีละจนกระทั่งเกิน V_{in} การทำงานของ SAR คอนเวอร์เตอร์จะอธิบายต่อไปและจะใช้รูป 43 และ 44 ในการบรรยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

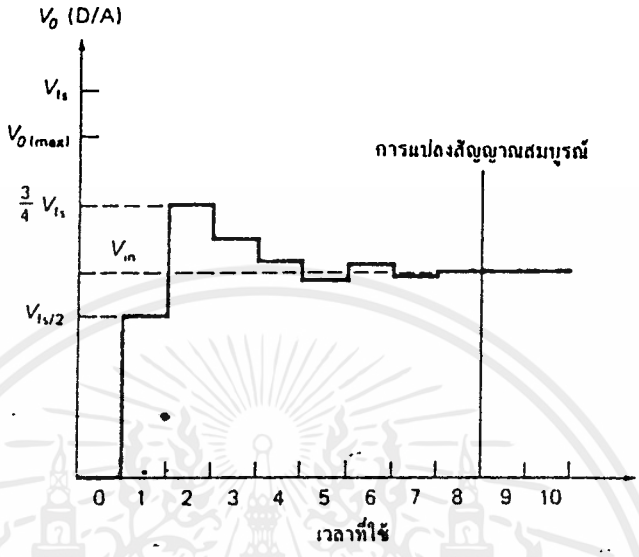


รูปที่ 44 กราฟของส่วน D/A ระหว่างการแปลงสัญญาณซึ่งใช้ SAR A/D คอนเวอร์เตอร์

1. ณ.จุดเริ่มต้นของสัญญาณนาฬิกาส่วนควบคุมโลจิก (CONTROL LOGIC) จะส่งพัลส์หนึ่งลูกให้กับ SAR เพื่อเซตว่าของ MSB และลบล้างค่าเอาท์พุทที่ยังเหลืออยู่ ซึ่งจะทำให้ค่าของ V_0 เท่ากับค่า $V_{fs/2}$ ในรูปที่ 44 ซึ่งจะน้อยกว่าค่า V_{in} และเอาท์พุทของคอมพาราเตอร์จะยังอยู่ในระดับ high ส่วนควบคุมโลจิกจะตรวจสอบว่าตัวคอมพาราเตอร์ยังคงเป็น high อยู่ก็จะส่งสัญญาณไปที่ SAR ซึ่งจะค้างค่าของ MSB เป็นโลจิก 1

2. เมื่อมีสัญญาณนาฬิการูปถัดไป MSB ตัวใหม่จะอยู่ที่ Q_6 ของ SAR จะถูกเซตค่าเป็น 1 ดังรูปที่ 44 เอาท์พุทของ D/A จะเกินค่าของ V_{in} จะทำให้ค่าเอาท์พุทของคอมพาราเตอร์เป็นระดับ low ส่วนควบคุมโลจิกตรวจสอบทราบก็ไม่ทำการค้างค่า Q_6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 44 กราฟของส่วน D/A ระหว่างการแปลงสัญญาณซึ่งใช้ SAR A/D คอนเวอร์เตอร์

1. ณ.จุดเริ่มต้นของสัญญาณนาฬิกาส่วนควบคุมโลจิก (CONTROL LOGIC) จะส่งพัลส์หนึ่งลูกให้กับ SAR เพื่อเซตว่าของ MSB และลบล้างค่าเอาท์พุทที่ยังเหลืออยู่ ซึ่งจะทำให้ค่าของ V_0 เท่ากับค่า $V_{fs/2}$ ในรูปที่ 44 ซึ่งจะน้อยกว่าค่า V_{in} และเอาท์พุทของคอมพาราเตอร์จะยังอยู่ในระดับ high ส่วนควบคุมโลจิกจะตรวจสอบว่าตัวคอมพาราเตอร์ยังคงเป็น high อยู่ก็จะส่งสัญญาณไปที่ SAR ซึ่งจะค้างค่าของ MSB เป็นโลจิก 1

2. เมื่อมีสัญญาณนาฬิการูปถัดไป MSB ตัวใหม่จะอยู่ที่ Q_6 ของ SAR จะถูกเซตค่าเป็น 1 ดังรูปที่ 44 เอาท์พุทของ D/A จะเกินค่าของ V_{in} จะทำให้ค่าเอาท์พุทของคอมพาราเตอร์เป็นระดับ low ส่วนควบคุมโลจิกตรวจสอบทราบก็ไม่ทำการค้างค่า Q_6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ในสัญญาณนาฬิกาลูกถัดมา Q_1 จะถูกเคลียร์และ Q_2 จะถูกเซต และอีกครั้งที่เอาท์พุทของคอมพาราเตอร์เป็นระดับ high ส่วนควบคุมโลจิกก็ไม่ทำการค้างค่า Q_2 ไว้เพราะค่ายังสูงเกินค่าของ V_{in}

โดยปกติแล้ววงจรจะทดสอบเอาท์พุทโดยเริ่มต้นที่ MSB ของ SARและถ้าเอาท์พุทของ D/A คอนเวอร์เตอร์เกินค่า Vin บิตนั้นก็จะไม่ค้างค่า แต่ถ้าไม่เกินค่า V_{in} แล้วบิตนั้นจะค้างค่า high ไว้หลังจากการตรวจสอบหมดแล้วไบนารี่เอาท์พุทจะเป็นอัตราส่วนกับ V_{in} จะเห็นข้อได้เปรียบของแบบ SAR กว่าแบบ RAMP คือว่า เวลาในการแปลงสัญญาณเป็นสัดส่วนโดยตรงกับจำนวนบิตของเคาท์เตอร์ แบบSAR นี้จึงนิยมใช้มากกว่าแบบ RAMP ก็ด้วยเหตุนี้ SAR A/D คอนเวอร์เตอร์ก็มีข้อผิดพลาดแบบเดียวกันกับแบบ RAMP ก็คือ มีข้อผิดพลาดทาง gain , ออฟเซต , และnonlinearity ซึ่งเกิดขึ้นในส่วน D/A

ตัวอย่างที่ 10

10 บิต SAR A/D คอนเวอร์เตอร์ทำงานด้วยสัญญาณนาฬิกาความถี่ 25 KH_z จงหาว่าวงจรนี้มีเวลาในการแปลงสัญญาณเท่าไร

วิธีทำ

ตัวแปลงสัญญาณจะกินเวลา 10 คาบของสัญญาณนาฬิกาในการแปลงและคาบเวลาก็เป็นอัตราส่วนกลับของความถี่ของสัญญาณนาฬิกา

$$T_{CLK} = 1/25\ KH_z = 40\ s$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาในการแปลงสัญญาณหาได้โดยการคูณ T_{CLK} กับจำนวนบิต n

$$tc = 40 \text{ s} * 10$$

$$= 400 \text{ s}$$

ตัวอย่างที่ 11

ส่วน D/A คอนเวอร์เตอร์ในรูป 43 มี V_{FS} = 10 V จงหาค่าน้อยที่สุด V_{in} ซึ่งสามารถให้เอาท์พุทที่ไม่เป็น 0 ออกมาได้ สมมติว่าตัวคอมพาราเตอร์เป็นแบบอุดมคติ

วิธีทำ

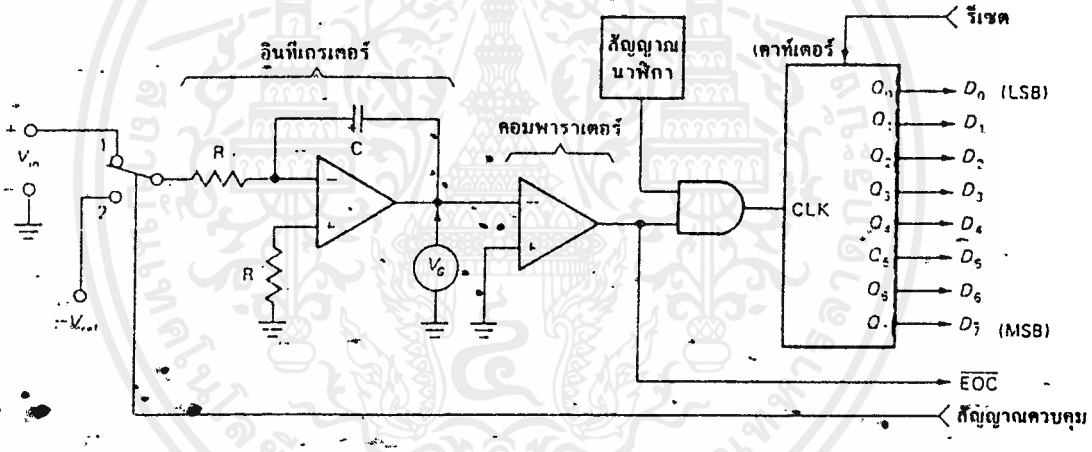
อินพุทที่น้อยที่สุดซึ่งสามารถตรวจนับได้จะเท่ากับ 1LSB ของส่วน D/A เนื่องจากเป็น 8 บิต คอนเวอร์เตอร์และมี V_{FS} 10V ค่า LSB จะคำนวนได้จากสมการ 3

$$1 \text{ LSB} = V_{STEP} = V_{FS}/28$$

$$= 0.0391 \text{ V}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DUAL SLOPE A/D CONVERTER ทั้งสองวิธีนั้นจะใช้ D/A คอนเวอร์เตอร์ช่วยในการออกแบบแต่ยังมีทางเลือกซึ่งใช้กันบ่อยที่เดียวก็คือ วิธี DUALS LOPE A/D คอนเวอร์เตอร์ซึ่งแสดงดังรูป 5.25 ส่วนอินทีเกรเตอร์ก็คือ หัวใจของวงจรนี้ สมมติว่าตัวเคาท์เตอร์เริ่มต้นในสภาวะรีเซตและตัวอินทีเกรเตอร์ V_o เป็น 0

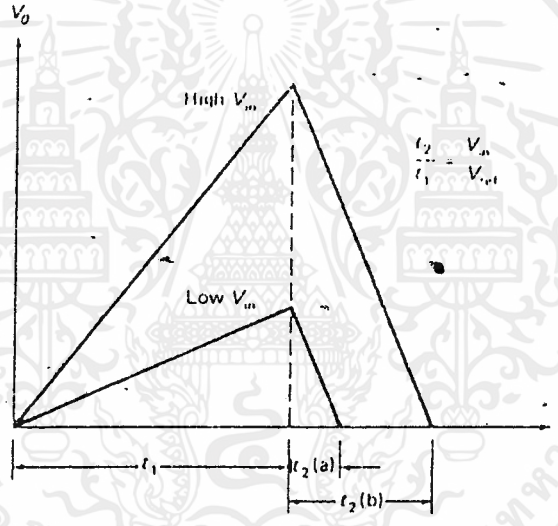


รูปที่ 45 วงจรอินทีเกรติ้ง A/D คอนเวอร์เตอร์ (DUAL SLOPE)

1. สวิทส์จะตั้งอยู่ตำแหน่ง 1 เพื่อให้ Vin เข้าไปในอินทีเกรเตอร์ (rin ต้องเป็นบวก) ตัวเก็บประจุเริ่มชาร์จประจุขณะที่ V_o จะปล่อยแรงดันเป็นลบด้วยอัตราคงที่ แรงดันที่เป็นลบของเอาท์พุทอินทีเกรเตอร์จะทำให้เอาท์พุทของคอมพาราเตอร์เป็นระดับ high ซึ่งจะไป on เกทให้ CLOCK เข้าไปนับเคาน์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ในทันทีที่เคาน์เตอร์มาถึงก่อนค่าที่กำหนด (ปกติเมื่อเคาน์เตอร์ทำการรีไซเคิล(recycle)ไปที่ 0) สวิทส์จะถูกตั้งไว้ตำแหน่ง 2 เนื่องจากความถี่ของ COLCK และเวลาแซมเปิ้ลคงที่ ดังแสดงในรูปที่ 46 เป็นการแสดงค่า V_{in} ที่แตกต่างกัน



รูปที่ 46 เอาท์พุทของอินทีเกรเตอร์ระหว่างการชาร์จและดิจชาร์จ(discharge) ของการแปลง A/D สำหรับแรงดันสูงและแรงดันต่ำ

3. สวิทส์จะค้างอยู่ที่ตำแหน่ง 2 ชั่วขณะหนึ่ง แรงดันอ้างอิงลบจะถูกใช้ในตัวอินทีเกรเตอร์ ทำให้ V_{out} ไหลกลับไปที่ 0 ระหว่างนั้นตัวเคาน์เตอร์ถูกเอนเนเบิ้ล (enable)และทำการนับ ซึ่งแสดงได้ดั้งรูป 46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เมื่อแรงดันอ้างอิงทำการขับให้เอาท์พุทของอินทีเกรเตอร์กลับไปที่ 0 เอาท์พุทของคอมพาราเตอร์ก็จะกลับไปที่ระดับต่ำและจะดิสเอเบิ้ล (disable) เคาน์เตอร์ เอาท์พุทของคอมพาราเตอร์จะให้เป็นสัญญาณของการจบการแปลง (EOC)

5. ช่วงเวลาที่นับจนถึงค่าที่กำหนดก็คือ t_2 ซึ่งเป็นสัดส่วนโดยตรงกับ V_{in}

ความสำคัญของระหว่างค่าของ V_{in}, V_{ref}, t_1 และ t_2 เป็นไปดังสมการ

$$t_2/t_1 = V_{in}/V_{ref} \qquad (12)$$

เนื่องจาก t_1 และ t_2 จะเป็นตัวกำหนดความถี่ของสัญญาณนาฬิกา อัตราส่วนของเวลา t_1 ถึง t_2 จะแสดงดังสมการ 12 และสมการในการแก้ปัญหาของ V_{in} จะเป็นไปดังสมการ

$$V_{in} = (V_{ref} * \text{COUNT 2})/\text{COUNT 1}$$

ตัวอย่างที่ 12

A/D คอนเวอร์เตอร์แบบ DUAL SLOPE มี 8 บิต เคาท์เตอร์ ทำงานที่ความถี่สัญญาณนาฬิกา 10 XH_z และมี V_{ref} = -10 V - เวลาในการแซมเปิ้ล t_1 เท่าเวลาที่เคาท์เตอร์ใช้ในการนับจาก 0 จนกระทั่งถึง 0 อีกครั้ง ถ้ามีการนับคิดเป็นเลขฐานสิบก็คือ 100 จงหาค่า V_{in}?

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ

มันจะต้องใช้พัลส์ของสัญญาณนาฬิกาถึง 256 ลูก (2^n n ก็คือจำนวนบิตของเคาท์เตอร์) ถึงจะครบชุดเริ่มต้นอีกครั้งหนึ่ง เพราะฉะนั้น COUNT 1 แทนด้วย 256 ในสมการ 13 V_{ref} และ COUNT 2 ก็ให้มาแล้วซึ่งเราแทนค่าต่างๆจะหา V_{in} ได้

$$V_{in} = (V_{ref} * \text{COUNT 2})/\text{CONUT 1}$$

$$= 10*100/256$$

$$= 3.91 \text{ V}$$

A/D คอนเวอร์เตอร์แบบ DUAL SLOPE สามารถให้ความถูกต้องได้มากจึงนิยมใช้ในพวกดิจิตอลโวลท์มิเตอร์แต่ข้อเสียหลักของคอนเวอร์เตอร์แบบนี้คือความช้าในการแปลงสัญญาณถึงแม้ว่าวิธีนี้จะทำให้เกิดค่าออฟเซต (offset) ที่ต่ำและตัวเก็บประจุจะมีค่ารั่วไหลต่ำและมีผลต่ออุณหภูมิน้อยก็ตาม วิธีการนี้จะไม่นิยมใช้ในการใช้งานเกี่ยวกับคอมพิวเตอร์เท่ากับวิธีการซักเชสชีฟแอปบล๊อกซิเมชั่นคอนเวอร์เตอร์ (SUCCESSIVE APPROXIMATION CONVERTER)

A/D คอนเวอร์เตอร์แบบมีความไวต่อการเปลี่ยนแปลงช่วงค่าน้อยของความถี่ของสัญญาณนาฬิกาพอๆกับการเปลี่ยนแปลงของแรงดันอ้างอิง และค่าของอุปกรณ์ในการอินทีเกรเตอร์ เช่น ถ้าความถี่ของ CLOCK แปรเปลี่ยนในช่วงเวลา t_2 เอาท์พุทที่ได้จะผิดพลาด เพราะว่า แรมท์ไทม์ (ramptime) ของอินทีเกรเตอร์ยังคงที่อยู่ขณะอัตราการเพิ่มของเคาท์เตอร์เปลี่ยนแปลง เราต้องการค่าคงที่ของความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

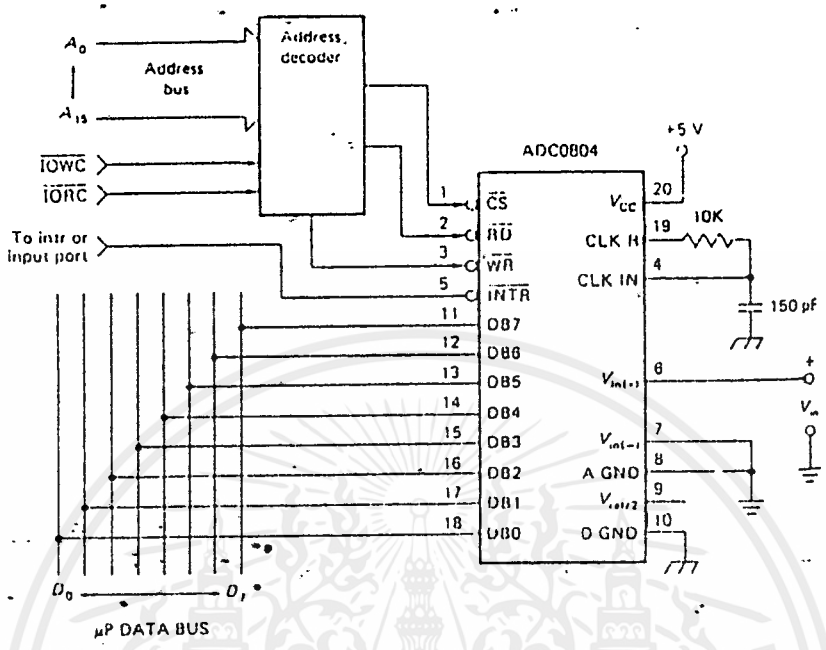
COLCK เพื่อใช้ในสมการที่ 13 ถ้าเป็นการเปลี่ยนแปลงช่วงค่ามาของความถี่สัญญาณนาฬิกาจะไม่มีผลต่อความถูกต้องของคอนเวอร์เตอร์แบบนี้ เช่น ถ้า f_{clk} = 50.00 KH_z คือ ความถี่ปกติแต่ถ้ามีการเปลี่ยนแปลง f_{clk} = 50.10 KH_z (ซึ่งอาจจะมาจากอุณหภูมิ) เราถือว่าไม่มีผลต่อเอาท์พุท เพราะว่า การเปลี่ยนแปลงความถี่ต่ออัตราส่วนของ ไซเคิล แซมเปิ้ล/คอนเวอร์ชั่น จะน้อยมากๆ

A/D คอนเวอร์เตอร์แบบ dual-slope : โดยมากแล้วจะสร้างโดยการใช้ ไฮบริดไอซี เทคโนโลยี วิธีการ ไฮบริดไอซี (hybrid IC) จะรวมไปถึงอุปกรณ์ชิ้นเดียว เช่น พวกตัวเคาท์เตอร์และพวกออปแอมป์กับอุปกรณ์ประกอบแบบแผ่นหนาและแผ่นบาง เช่น ตัวต้านทานและตัวเก็บประจุ ส่วนประกอบทั้งหมดจะรวมอยู่ใกล้ชิดกันบนซับเสตรท (Substrate) เดียวกัน จึงจะลดปัญหาของอุณหภูมิ ซึ่งค่าของตัวต้านทานจะมีวิธีการหาความถูกต้องโดยใช้เทคนิคการแมท์ชิ่ง (matching) เช่น วิธีการเลเซอร์ ทริมมิ่ง (laser trimming) ข้อเสียของวิธีการไฮบริดไอซีนั้นก็คือ ราคาจะสูง และ A/D แบบนี้จะใช้ในด้านความเร็วไม่สูงมากนัก

ไอซี A/D คอนเวอร์เตอร์โดยปกติแล้วเราจะใช้ ไอซี A/D มากกว่าการต่อเป็นวงจร ตัวอย่างของอุปกรณ์ A/D ก็คือ ADC 0804 ของบริษัทเนชั่นเนท เซมิคอนดักเตอร์ ดังรูปที่ 47

รูป 47 จะแสดงถึงการใช้งานของ ไอซี ADC 0804 ซึ่งออกแบบให้ใช้งานในระบบคอมพิวเตอร์ และไมโครโปรเซสเซอร์โดยเฉพาะเนื่องจากมีขา CS (Chip select),RD(Read),WR(write)และขาINTR(interrupt request) ADC 0804 ใช้ 8 บิต SAR (SUCESSIVE APRROXIMATION REGISTER)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

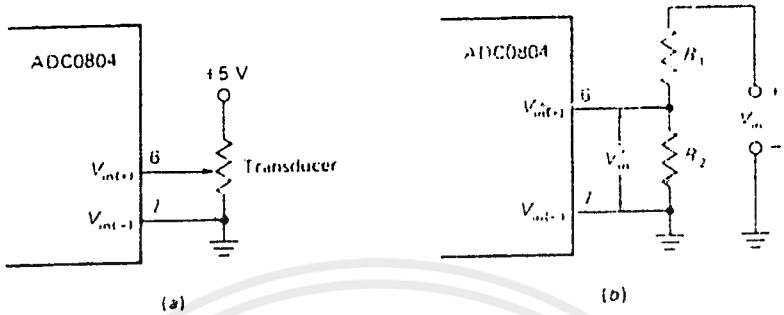


รูปที่ 47 การต่อ ADC 0804 กับไมโครคอมพิวเตอร์

เมื่อทำการแปลงสัญญาณ สัญญาณนาฬิกาจะสามารถตั้งได้จาก วงจร RC ภายนอก สังเกตุว่าสายเอาท์พุทจะต่อเข้ากับบัสข้อมูล (data bus) เพราะว่าภายใน ADC มีตัวค้างค่า (latch) แบบสามสภาวะเอาท์พุทของตัว latch จะสามารถสั่งได้เมื่อมีสัญญาณระดับต่ำมาที่ขา CS และขา RD ขาINTR จะเป็นระดับต่ำเมื่อจบการแปลงสัญญาณ

ทรานดิวเซอร์แบบโพเทนทิโอเมตริกซ์ใช้เป็นอินพุทให้ ADC 0804 ดังรูป 48(a) อินพุทที่มากที่สุดก็คือ 5V โพเทนทิโอมิเตอร์ใช้ในการวัดตำแหน่งในระบบเซอร์โว (Servomechanism) ถ้าแรงดันสูงกว่านี้เราจะต่อ R เพิ่มดังรูปที่ 48(b) สังเกตุว่า ADC 0804 จะมีขากราวด์ 2 ขา A GND ก็คือกราวด์นัดสำหรับสัญญาณอินพุทอนาลอกและ DGND ก็คือ กราวด์ของสัญญาณเอาท์พุทดิจิตอล ซึ่งเป็นการแยกส่วนของอนาลอกและดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

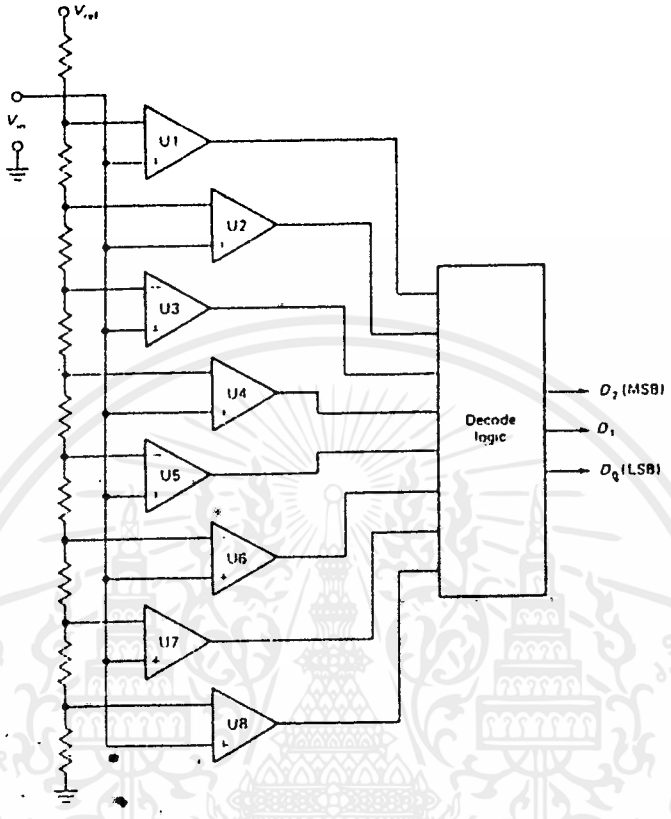


รูปที่ 48 วิธีการทั้งสองวิธีสำหรับสัญญาณอินพุทของ A/D คอนเวอร์เตอร์

A/D คอนเวอร์เตอร์แบบขนาน ถ้าเราคำนึงด้านความเร็วในการแปลงสัญญาณเป็นอันดับแรกเราควรจะใช้วิธีการ A/D คอนเวอร์เตอร์แบบขนาน (บางที่อาจจะเรียกว่า Flash คอนเวอร์เตอร์) คอนเวอร์เตอร์แบบนี้ไม่ใช่การเรียงลำดับของเอาท์พุทหรือการนับแรมท์ใหม่ของอินทีเกรเตอร์ของอินพุทจนได้เอาท์พุทแต่วิธีนี้จะเป็นการป้อนอินพุทพร้อมๆกันเข้าไปในกลุ่มของพาราเตอร์ที่ต่อแบบขนานซึ่งแต่ละตัวก็จะทำหน้าที่ของมันในรูปที่ 49 เป็น A/D คอนเวอร์เตอร์แบบขนาน 3 บิต แรงดันอ้างอิงจะถูกต่อกับตัวต้านทานแบบอนุกรมซึ่งจะเกิดแรงดันแบ่ง

เรามาพิจารณาตั้งแต่เริ่มต้น สมมติว่า V_{in} เริ่มต้นที่ 0 V เอาท์พุทของคอมพาราเตอร์ทุกตัวจะเป็นโลจิก 0 และตัวถอดรหัส (decoder) จะให้เอาท์เป็น 000_2 ขณะที่ V_{in} เพิ่มขึ้นเรื่อยๆ คอมพาราเตอร์ตัวต่างๆ ก็จะเริ่มทำงานจนกระทั่งV_1ทำงาน สังเกตุว่าเมื่อไรก็ตามที่เอาท์พุทของคอมพาราเตอร์ในระดับสูง (high) เอาท์พุทของคอมพาราเตอร์ที่อยู่ต่ำกว่าก็จะเป็นระดับสูง ค่าเอาท์พุทโลจิกที่ตอบสนองต่อการเพิ่มของอินพุทจะดูได้จากรูป 50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



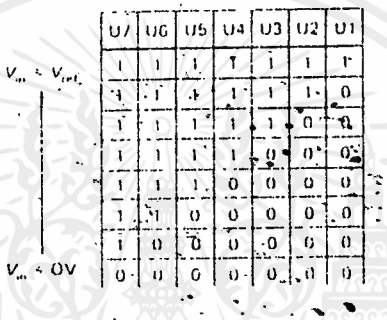
รูปที่ 49 วงจร A/D แบบ flash หรือ แบบขนาน

วงจรนี้ถูกเรียกว่า flash คอนเวอร์เตอร์เพราะมีความเร็วสูงในการแปลงสัญญาณ ถ้าเราใช้คอมพาราเตอร์และตัวถอดรหัส (decoder) อย่างเร็วอีก เอาท์พุทจะได ทันทีที่อินพุทเปลี่ยนไปแน่นอนเราต้องมีการเก็บค่าไว้ใช้ เราควรจะใช้ระบบการเก็บค่าที่มีความเร็วมากๆ เพื่อเก็บค่าข้อมูลที่ออกมาอย่างรวดเร็ว สังเกตุว่าในวงจรรูป 49 ไม่มี ตัวควบคุมคล๊อก (clock control) ซึ่งตัวควบคุมคล๊อกใช้ในการติดต่อควบคุมระหว่างเอาท์พุทของ A/D คอนเวอร์เตอร์ และวงจรเก็บค่า ข้อเสียเปรียบของวงจรแบบนี้ก็คือต้องใช้จำนวนของคอมพาราเตอร์มากมายถ้าเราต้องการเรสโซรูชั่นสูงๆ ซึ่งจำนวนของคอมพาราเตอร์หาได้จากสมการ 14 ซึ่ง N คือจำนวนของคอมพาราเตอร์ n คือ จำนวนบิตเอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N = 2^n - 1$$

จากสมการ 14 สมมติว่าเราต้องการ 7 บิตเราจะต้องใช้คอมพาราเตอร์ถึง 127 และถ้าเราต้องการ 8 บิต เอาท์พุทเราจะต้องใช้ถึง 255 ตัว



U7	U6	U5	U4	U3	U2	U1
1	1	1	1	1	1	1
1	1	1	1	1	1	0
1	1	1	1	1	0	1
1	1	1	1	0	0	0
1	1	1	0	0	0	0
1	1	0	0	0	0	0
1	0	0	0	0	0	0
0	0	0	0	0	0	0

รูปที่ 50 ตารางความจริง (Truth - table) ซึ่งอธิบายถึงเอาท์พุทของคอมพาราเตอร์ใน A/D คอนเวอร์เตอร์แบบขนาน

สรุปแล้วเราได้ใช้อุปกรณ์การแปลงสัญญาณA/D และ D/A ก็เพื่อที่จะรับและส่งสัญญาณจากภายนอกและให้ภายนอกเพื่อนำมาประมวลและควบคุมอุปกรณ์ต่างๆ A/D คอนเวอร์เตอร์มีหลายแบบแต่เรานิยมใช้ ไอซีชิฟเดียว ซึ่งใช้ในการให้น้ำหนักของตัวต้านทาน ,R - 2R แลดเดอร์เป็นโครงสร้างภายใน ค่าเรสโซรูชั่นของD/A คอนเวอร์เตอร์สัมพันธ์กับจำนวนเอาท์พุทบิตของวงจรเรสโซรูชั่นเป็นตัวกำหนดขั้นต่ำสุดของความถูกต้องข้อผิดพลาดทั้งหลายที่มีผลกับความถูกต้องของ D/A คอนเวอร์เตอร์ก็จะมีพวกข้อผิดพลาด ทาง gain , ทาง offset , และ ทางLinearily กราฟของคุณสมบัติ D/A คอนเวอร์เตอร์ใช้ในการพิจารณาถึงข้อผิดพลาดชนิดต่างๆ ซึ่งเกิดที่เอาท์พุทของวงจรนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A/D คอนเวอร์เตอร์จะยุ่งยากกว่า D/A คอนเวอร์เตอร์จริงๆแล้วA/D คอนเวอร์เตอร์หลายๆ แบบจะมีโครงสร้างซึ่งประกอบด้วย D/A คอนเวอร์เตอร์ อย่างเช่น แบบแรมป์(ramp) และแบบ SAR แบบ SAR จะมีความเร็วมากกว่าแบบแรมป์ที่ค่ากระแสโซรูชั่นเดียวกัน ราคาของทั้งสองแบบก็ขึ้นอยู่กับความซับซ้อนของวงจรค่าเรสโซรูชั่นของ D/A คอนเวอร์เตอร์ที่อยู่ภายในวงจรจะเป็นตัวกำหนดค่าความถูกต้องแม่นยำให้กับอุปกรณ์ A/D คอนเวอร์เตอร์ทั้งสองแบบ

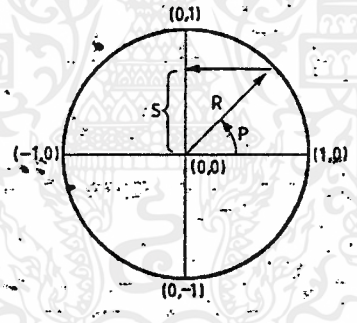
<u>วิธีการ</u> A/D แบบ Dual - slope เป็นแบบที่ให้ความถูกต้องสูง คอนเวอร์เตอร์ แบบนี้จะสร้างเอาท์พุทซึ่งเป็นสัดส่วนกับเวลา ซึ่งอินทีเกรเตอร์เริ่มต้นจาก 0 ไปถึงระดับแรงดันอ้างอิงแต่คอนเวอร์เตอร์แบบนี้จะช้ากว่าแบบเคาน์เตอร์ และ แบบ SAR คอนเวอร์เตอร์ที่ให้ความเร็วสูงสุดก็คือแบบ flash หรือ แบบ parallel คอนเวอร์เตอร์แบบนี้จะใช้คอมพาราเตอร์ต่อกับแบบขนานและใช้ตัวต้านทานทำให้เกิดแรงดันแบ่งแยก (voltage - devider) ซึ่งจะเป็นแรงดันอ้างอิงให้คอมพาราเตอร์แต่ละตัวถ้าต้องการค่าเรสโซรูชั่นสูงๆ เราจะต้องใช้คอมพาราเตอร์จำนวนมากมายและวงจรถอดรหัสที่มีความซับซ้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
ส่วนเครื่องมือวัด

1. เครื่องกำเนิดสัญญาณซายน์

จากหัวข้อนี้เราจะกำเนิดสัญญาณซายน์ด้วยระบบดิจิตอลเป็นหัวใจสำคัญ และสามารถสร้างได้ด้วยตนเองในราคาที่ไม่สูงเกินไปนักเมื่อเทียบกับเครื่องกำเนิดโดยทั่วไป



รูปที่ 51 ลักษณะของวงกลมหนึ่งหน่วย

แนวคิดการกำเนิดลูกคลื่นซายน์

ไดเร็กดิจิตอลซินธิไซเซอร์หรือ DDS คือวิธีการกำเนิดสัญญาณซายน์โดยใช้วิธีการทางดิจิตอล ซึ่งในเครื่องกำเนิดความถี่แบบทั่ว ๆ ไปนั้น จะใช้วิธีการทางอนาลอกเฟสสล็อกลูป หรือการกำเนิดความถี่โดยใช้คริสตรอล

ก่อนอื่นคงจะต้องมีพื้นฐานความรู้ทางด้านตรีโกณมิติบ้างเล็กน้อยเพราะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

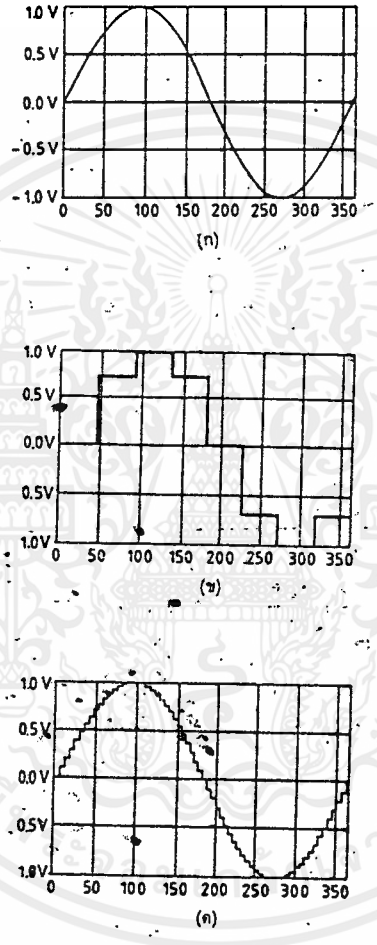
จะสำคัญในการศึกษาระบบ DDS ให้เข้าใจ ในรูปที่ 51 แสดงรูปวงกลมหนึ่งหน่วย มีรัศมี R เมื่อให้รัศมี R หมุนไปตามเส้นรอบวงของวงกลมจะทำให้เกิดมุม P ซึ่งผลจากการหมุนนี้จะทำให้เกิดการเปลี่ยนแปลงของแอมป์ปิจูด ซึ่งถ้าหากลากเส้นจากปลายรัศมี R ไปตามแนวนอนจนตัดกับแกน Y ก็จะได้ความยาว S ที่เปลี่ยนแปลงตามการหมุนของรัศมี R มีค่าอยู่ระหว่าง 1 และ -1 และมุม P ก็จะเกิดการเปลี่ยนแปลงจาก 0 ถึง 360 องศา ความยาว S ที่เปลี่ยนแปลงนี้จะสัมพันธ์กับมุม P ในรูปของฟังก์ชั่นซายน์ (S = SIN(P)) แสดงดังในรูปที่ 52(ก)

ในหนึ่งรอบของวงกลมถ้าหมุนรัศมี R ไปเป็นสเต็ปไม่ต่อเนื่อง จำนวน 8 ครั้ง ก็จะได้ค่าของ S มา 8 ค่า ดังในรูปที่ 52(ข) ถ้าหากกำหนดให้จำนวนสเต็ปในการหมุนรอบวงกลมหนึ่งรอบให้มีจำนวนเพิ่มมากขึ้น รูปคลื่นสัญญาณซายน์ที่ได้ก็จะมีความละเอียดมากขึ้นดังในรูปที่ 52(ค) ได้กำหนดจำนวนสเต็ปในการหมุนรอบวงกลมหนึ่งรอบไว้เท่ากับ 64 จะสังเกตเห็นความเป็นซายน์มากขึ้น ในทางปฏิบัติจะต้องต่อผ่านวงจรกรองความถี่อีกครั้ง ก่อนนำไปใช้งานเพื่อลดฮาร์มอนิกในสัญญาณซายน์ให้น้อยลง

หลักการเบื้องต้น

จากรูปที่ 53 ได้แสดงบล็อกไดอะแกรมของวงจรกำเนิดสัญญาณซายน์ด้วยระบบดิจิตอล ในส่วนบนเป็นบล็อกของเฟสแอคคิวมูเลเตอร์ ซึ่งส่วนนี้จะทำหน้าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 52 แสดงรูปคลื่นสัญญาณซายน์ (ก) ที่เกิดจากการหมุนของรัศมี R (ข) เมื่อถูกแบ่งด้วยวิธีทางดิจิตอลเป็น 8 สเต็ป (ค) และเมื่อถูกแบ่งเป็น 64 สเต็ป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนวณหาค่าความถี่ ซึ่งได้ถูกกำหนดจากผู้ใช้ โดยการตั้งตำแหน่งดิพสวิตช์ไว้แล้ว ร่วมกับโปรแกรมคำนวณหาค่าในตัว EPROM ในบล็อกของ SIN(P) จะนำค่าที่ได้จากเฟสแอคคิวมูเลเตอร์มาเปลี่ยนเป็นสัญญาณซายน์ โดยข้อมูลของสัญญาณจะถูกเก็บไว้ในตัว EPROM และ เอาท์พุทสัญญาณซายน์แบบดิจิตอลที่ได้จากบล็อคของ SIN(P) จะถูกส่งไปแปลงเป็นสัญญาณอะนาลอกด้วยส่วนของวงจรดีทูเอคอนเวอร์เตอร์ซึ่งค่าที่ได้จากวงจรในส่วนนี้ จะยังอยู่ในรูปของกระแสจึงต้องแปลงให้อยู่ในรูปของแรงดันก่อนส่งไปยังวงจรอื่น ๆ ต่อไป

สัญญาณซายน์ที่ได้จะถูกส่งไปผ่านวงจรกรองความถี่ต่ำผ่าน เพื่อให้สัญญาณซายน์มีความสมบูรณ์ขึ้น และเพื่อให้แน่ใจว่าวงจรในส่วนถัดไปจะไม่โหลดสัญญาณก็จะต้องผ่านบัฟเฟอร์อีกทีหนึ่ง

ความละเอียดของความถี่เอาท์พุทของสัญญาณซายน์ในระบบ DDSนี้จะขึ้นอยู่กับสัญญาณนาฬิกา (fc) และจำนวนบิต (N) ในส่วนของเฟสแอคคิวมูเลเตอร์ ค่าความละเอียดของความถี่เท่ากับ $fc/2^N$ ถ้ากำหนดให้ไบนารี่บิตของดิพสวิตช์ที่ต้องการคือ (M) ความถี่ของเอาท์พุทที่ได้จะมาจากสูตร $M*fc/2^N$ ในการออกแบบจะกำหนดให้ค่าของ (M) หรือจำนวนบิตไบนารี่ของดิพสวิตช์มีน้อยกว่า N/4เพื่อลดผลของความผิดเพี้ยนด้านเอาท์พุท

การทำงานของวงจร

จากบล็อกไดอะแกรมรูปที่ 53 สามารถแทนเป็นอุปกรณ์ได้ตามรูปที่ 54 อย่างคร่าวๆ ตัววงจรยังคงถูกแบ่งออกเป็น 2 ส่วนใหญ่ๆ คือ ส่วนของเฟสแอคคิวมู

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลเตอร์ และส่วนที่เป็นอะนาลอก

ในส่วนของเฟสแอคคิวมูเลเตอร์เอาท์พุทจากแลตช์ 74Ls374 จะถูกป้อนกลับมายังตตำแหน่ง B ซึ่งเป็นเป็นอินพุทของฟูลแอดเดอร์ 4 บิต เบอร์ 74LS283 โดยจะนำมาบวกกับค่า A ที่ตั้งไว้โดยดิพสวิตซ์ แล้วนำข้อมูลใหม่นี้ไปเก็บไว้ในแลตช์วนรอบไปตามจังหวะของสัญญาณนาฬิกา (fc) ช่วงขอบขาขึ้น ซึ่งเอาท์พุทจากแลตช์นี้จะไปเป็นแอดเดรสให้กับ EPROM 2716 เพื่อเรียกข้อมูลออกมา

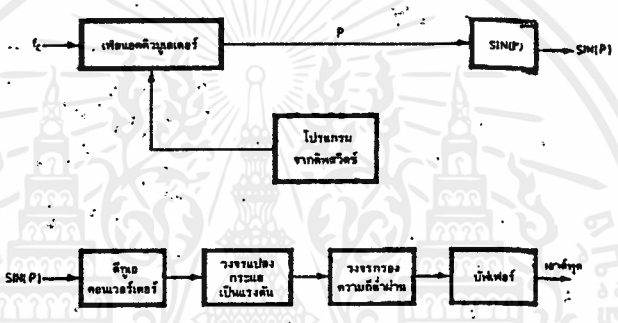
ข้อมูลเอาท์พุทจากวงจรส่วนของเฟสแอคคิวมูเลเตอร์ 11 ไลน์ จะถูกส่งมายัง EPROM 2716 ซึ่งมีจำนวนสายแอดเดรส 11 ไลน์พอดี แอดเดรสจะไล่วนไปตามจังหวะสัญญาณนาฬิกา fc ซึ่งเอาท์พุทขนาด 8 บิตที่ได้จาก EPROM ก็จะเปลี่ยนค่าไปตามข้อมูลประจำแอดเดรสที่ได้โปรแกรมไว้ในลักษณะของสัญญาณดิจิตอลที่เป็นตัวแทนของขนาดของแอมป์ปิจูดของสัญญาณซายน์ และ จะถูกแปลงกลับไปเป็นสัญญาณซายน์แบบอะนาลอกด้วยดีทูเอคอนเวอร์เตอร์ก่อนส่งออกไปยังวงจรกรองความถี่และบัฟเฟอร์ต่อไป เอาท์พุทที่ได้จาก DAC08 ละมีค่าเปลี่ยนแปลงจาก 0 ถึง 255 และจะอยู่ในรูปของกระแสที่ขึ้นตรงกับค่าทางดิจิตอลทางด้านอินพุท โดยค่ากระแสนี้จะถูกกำจัดได้โดย R_2 ให้มีค่าสูงสุดเพียง 1.06 มิลลิแอมป์ เท่านั้น โดยจะมีค่าเปลี่ยนแปลงได้จาก 0 ถึง (255/256)*1.06 มิลลิแอมป์ และจะถูกป้อนเข้า $IC_{4/2}$ เพื่อเปลี่ยนให้อยู่ในรูปของแรงดันซึ่งจะมีค่าไม่เกิน 1โวลต์ วงจรสมบรูณ์ทั้งในส่วนของเฟสแอคคิวมูเลเตอร์ ส่วนที่เป็นอะนาลอกและภาคจ่ายไฟแสดงไว้ในรูปที่ 55 และ 56 ตามลำดับ

ในขณะเดียวกัน $IC_{4/2}$ ก็จะเป็นวงจรกรองความถี่ไปด้วย สามารถกำหนดความถี่ได้ด้วยค่า C_7 และจะส่งต่อไปยัง $IC_{4/1}$ ซึ่งจัดว่าเป็นวงจรกรองความถี่หลัก เพื่อให้สัญญาณซายน์ที่ออกมามีความราบเรียบมากขึ้น โดยสามารถหาค่าสูงสุดได้จากสมการ

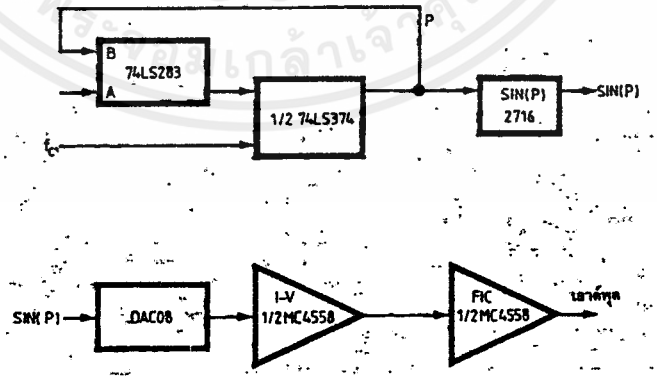
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$fo = 1/(2\ (R_7 * C_8 * R_8 * C9)1/2)$$

ค่าที่แสดงในวงจรรูปที่ 56 สามารถคำนวนหาค่าความถี่บริเวณจุดหักได้ประมาณ 482 KHz ดังแสดงในรูปที่ 57 ซึ่งความถี่สูงขนาดนี้ต้องเลือกใช้ออปแอมป์ให้ถูกกับงานด้วยตามวงจรใช้ออปแอมป์เบอร์ 4558 สามารถตอบสนองความถี่ได้สูงถึง 2 MHz



รูปที่ 53 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณซายน์



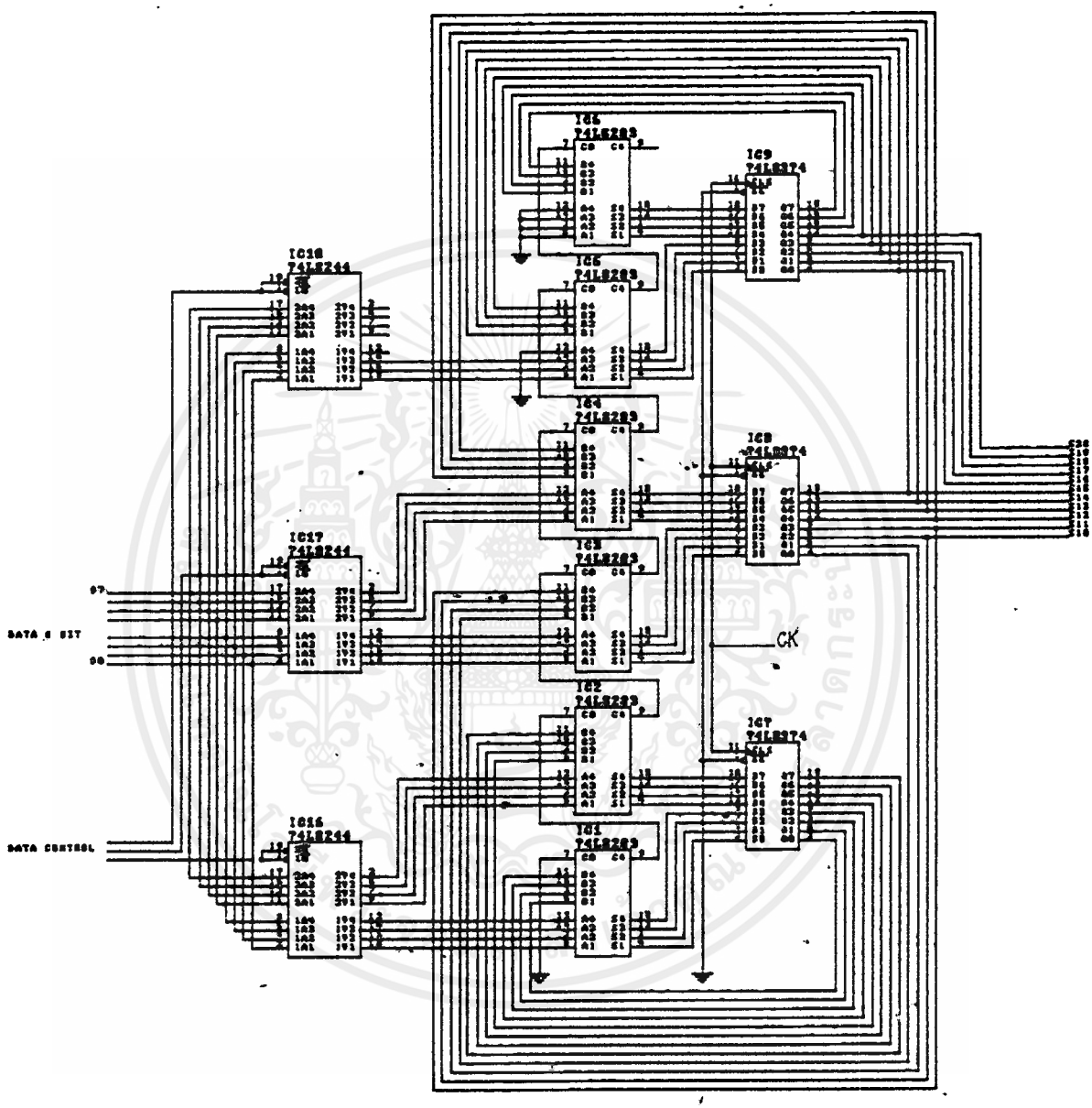
รูปที่ 54 แสดงอุปกรณ์ที่ใช้ในแต่ละบล็อกจากรูปที่ 53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#include <stdio.h>
#include <math.h>
main()
{     double p=0 ;    /*  phase input to sin fcn  */
      double s=0 ;    /*  output value of true sin fcn  */
      int    S   ;
      double sin();  /*  true sin fcn  */
      double pi=3.141592654 ;
      int   addr=0;  /*  address of EPROM  */
      int  bytes=2048; /*  size of EPROM inbytes  */
      printf("      0   1   2   3   4   5   6   7   8");
      printf("   9   a   b   c   d   e   f\n");
      while (addr < bytes)
      {     if (addr%16 == 0)
            printf("\n%4x",addr);
            p=1.0*pi*((double)addr)/((double)bytes);
            S=127.5*(1+sin(p-pi/2.0)); /*gives 0 at -90 deg.*/
            s=((int)S);  /*  convert to an integer  */
            if (S-((double)s) >= 0.5) /*rounds if neccessary*/
                  s++ ;
            printf("%2x",s);
            addr++;
      }
}
```

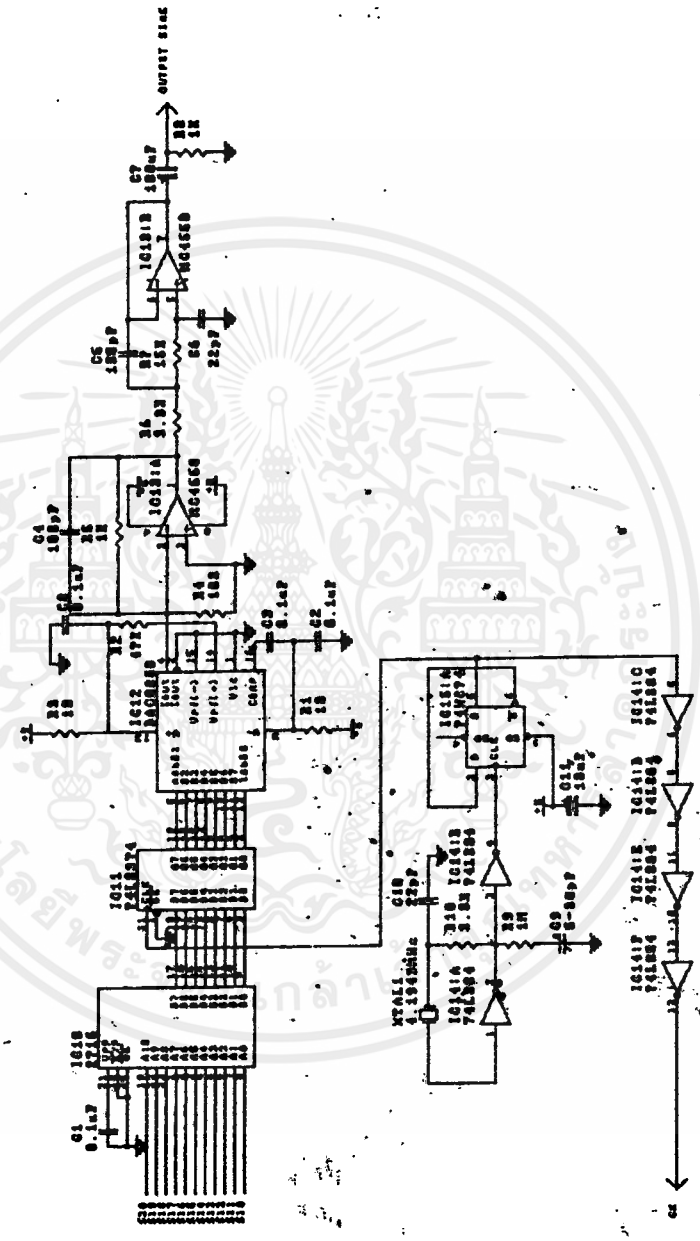
/* โปรแกรมที่ใช้ในการคำนวณหาค่าใน EPROM */

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



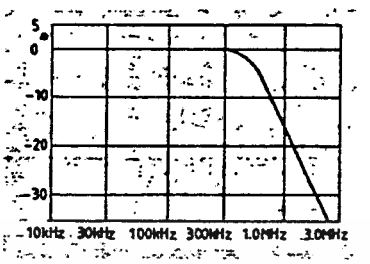
รูปที่ 55 วงจรเฟสแอคคิวมูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 56 วงจรในส่วนอะนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 57 กราฟแสดงผลตอบสนองของสัญญาณเอาท์พุท

สำหรับสัญญาณนาฬิกาของวงจรทั้งระบบจะถูกกำหนดด้วยคริสตอลด้วยความถี่ 4.194304 MHz ความถี่นี้จะถูกหารด้วย 2 เพื่อจ่ายให้วงจรในส่วนของเฟสแอคคิวมูเลเตอร์และสัญญาณนาฬิกาช่องแลตช์ในส่วนของ EPROM และที่เห็นอินเวอร์เตอร์ $IC_{5/2}$, $IC_{5/4}$, $IC_{5/5}$ และ $IC_{5/6}$ ต่อกันเป็นแถวยาวขึ้นก็เพื่อให้แน่ใจว่า วงจรในส่วนของเฟสแอคคิวมูเลเตอร์ทำงานช้ากว่าแลตช์ในส่วนของ EPROM จากวงจรจิงสามารถเลือกใช้ EPROM ที่มีช่วงเวลาประมวลผลที่ต่ำกว่า 475 นาโนวินาทีได้

ด้วยขนาดข้อมูล 21 บิต ขอองเฟสแอคคิวมูเลเตอร์, ความถี่ของสัญญาณนาฬิกา (4.194304/2 MHz;Fc) และจากการกำหนดค่าทางอินพุทของเฟสแอคคิวมูเลเตอร์ด้วยดิฟสวิตช์ขนาด 19 บิต สามารถคำนวนหาค่าความถี่สูงสุดได้ดังนี้

$$2^{19} * fc/2^{21} = fc/4 = 524.287 \quad kHz$$

สำหรับโปรแกรมที่จะอัดลง EPROM ได้แสดงไว้แล้วในรูป ซึ่งต้องใช้อีร่วมกับบอร์ดอีทีเบริ้นเนอร์ แต่ถ้าไม่มีอุปกรณ์ทั้งสองตัวนี้ก็สามารถเอาโปรแกรมที่ให้ไว้ไปให้ทางร้านที่รับโปรแกรมก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

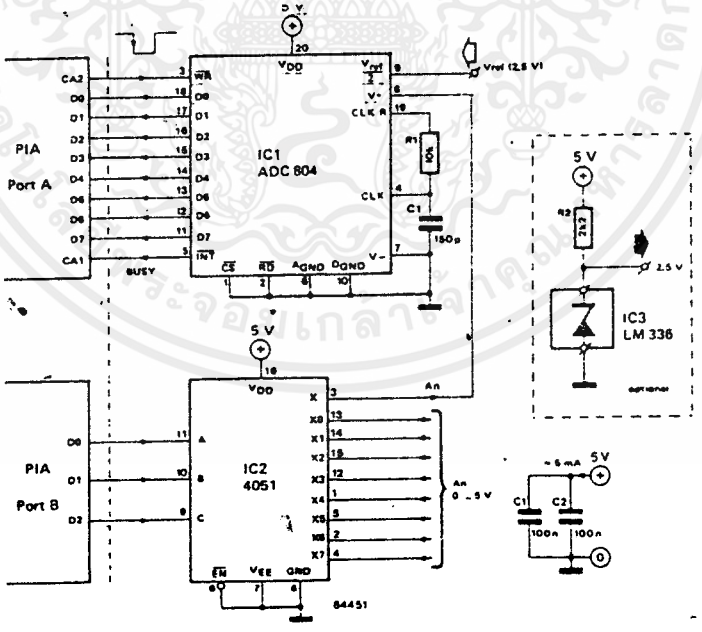
000	00000000000000000000000000000000	00000000000000000000000000010101	400	FFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFF	FFFFFFFFFFFFFFFFFFFFFFFFFFFEFEFE
020	01010101010101010101010101010101	01010102020202020202020202020202	420	FEFEFEFEFEFEFEFEFEFEFEFEFEFEFEFE	FEFEFEFDFDFDFDFDFDFDFDFDFDFDFD
040	02030303030303030303030303040404	04040404040404050505050505050505	440	FDFCFCFCFCFCFCFCFCFCFCFCFCFBFBFB	FBFBFBFBFBFBFBFBFAFAFAFAFAFAFAFA
060	05060606060606060607070707070707	07080808080808080809090909090A	460	FAF9F9F9F9F9F9F9F9F8F8F8F8F8F8F8	F8F7F7F7F7F7F7F7F7F6F6F6F6F6F6F5
080	0A0A0A0A0A0A0B0B0B0B0B0B0C0C0C0C	0C0C0D0D0D0D0D0D0D0E0E0E0E0E0E0F0F	480	F5F5F5F5F5F5F5F4F4F4F4F4F4F4F3F3	F3F3F2F2F2F2F2F2F1F1F1F1F1F1F0F0
0A0	0F0F0F1010101010111111111121212	12121313131313141414141415151515	4A0	F0F0F0E0FEFEFEFEFEEEEEEEEEEEDEDED	EDEDECECECECECEBEBEBEBEBEBEAEAEAEA
0C0	15161616161717171717171818181919	19191A1A1A1A1B1B1B1B1B1C1C1C1C1D	4C0	EAE9E9E9E9E8E8E8E8E8E8E7E7E7E7E6E6	E6E6E5E5E5E5E4E4E4E4E4E3E3E3E3E2
0E0	1D1D1D1E1E1E1E1F1F1F1F2020202121	21212222222222323232324242424252525	4E0	E2E2E2E1E1E1E1E0E0E0E0DFDFDFDEDE	DEDEDDDDDDDDDCDCDCDCDBDBDBDADADA
100	25262626262727272828282829292920A	2A2A2A2B2B2B2C2C2C2D2D2D2D2E2E2E	500	DAD9D9D9D9D8D8D8D7D7D7D7D6D6D6D5	D5D5D5D4D4D4D3D3D3D2D2D2D2D1D1D1
120	2F2F2F3030303031313132323233333	34343434353535363636373737383838	520	DODODOCFCFCFCFCECECECDCDCDCCCCCC	CBCBCBCBCACACAC9C9C9C8C8C8C7C7C7
140	3939393A3A3A3B3B3B3C3C3C3D3D3D3E	3E3E3F3F3F4040404141414242424343	540	C6C6C6C5C5C5C4C4C4C3C3C3C2C2C2C1	C1C1COCOCOBFBFBFBEBEBEBDBDBDBCBC
160	434444444545454646474747484848 49	494A4A4A4A4D4D4B4C4C4D4D4D4E4E4E	560	BCBBBBBBBABABAB9B9B8B8B8B7B7B7B6	B6B6B5B5B5B4B4B4B3B3B2B2B2B1B1B1
180	4F4F4F5050515151525252535353545 4	55555556565657575858585959595A5A	580	B0B0B0AFAFAEAEAEADADADACACACABAB	AAAAAAA9A9A9A8A8A7A7A7A6A6A6A5A5
1A0	5A5B5B5C5C5C5D5D5D5E5E5F5F5F6060	61616162626263636464646565656666	5A0	A5A4A4A3A3A3A2A2A2A1A1A0A0A09F9F	9E9E9E9D9D9D9C9C9B9B9B9A9A9A9999
1C0	67676768686969696A6A6A6B6B6C6C6C	6D6D6E6E6E6E6F6F707070717171727273	5C0	9898989797969696959594949393939 3	92929191919090 8F8F8F8E8E8E8D8D8C
1E0	73737474757575767677777778787879	797A7A7A7B7B7C7C7C7D7D7E7E7E7F7F	5E0	8C8C8B8B8A8A8A8989888888878787 86	868585858484838383828281818180 80
200	8D8D8D8181818282838383848485858 5	86868787878888888989898A8A8A8B8B8C	600	7F7F7F7E7E7E7D7D7C7C7C7B7B7A7A7A	797978787877777777676757575747473
220	8C8C8D8D8E8E8E8F8F8F909091919192	92939393949495959596969697979898	620	737372727171717070706F6F6E6E6E6D	6D6C6C6C6B6B6A6A6A6969696868676 7
240	9899999A9A9A9B9B9B9C9C9D9D9D9E9E	9E9F9FA0A0A0A1A1A2A2A2A3A3A3A4A4	640	67666665656564646463636262626161	6160605F5F5F5E5E5D5D5D5C5C5C5B5B
260	A5A5A5A6A6A6A7A7A7A8A8A9A9A9AAAA	AAABABACACACADADADAEAEAEAFAFB0B0	660	5A5A5A5959595858585757565656555 5	555454535353525252515151505 04F4F
280	B0B1B1B1B2B2B2B3B3B4B4B4B5B5B5B6	B6B6B7B7B7B8B8B8B9B9B9BABABABBBBBB	680	4F4E4E4E4D4D4D4C4C4B4B4B4A4A4A49	4949484848474747464645454544444 4
2A0	BCBCBCBDBDBDBEBEBEBEBFBFBFCOCOCOC1	C1C1C2C2C2C2C3C3C3C4C4C4C5C5C5C6C6	6A0	4343434242424141414040403F3F3F3E	3E3E3D3D3D3C3C3C3B3B3B3A3A3A3939
2C0	C6C7C7C7C8C8C8C9C9C9CACACACBCBCB	CBCCCCCCCDCDCDCECECECFCFCFCFD0D0	6C0	3938383837373736363635353534343 4	343333333232323131313030303 02F2F
2E0	D0D1D1D1D2D2D2D3D3D3D4D4D4D5D5	D5D5D6D6D6D7D7D7D7D8D8D8D9D9D9D9	6E0	2F2E2E2E2D2D2D2D2C2C2C2B2B2B2A2A	2A2A2929292828282827272726262626
300	DADADADADBDBDBDCDCDCDCDDDDDDDDDE	DEDEDEDFDFDFEOEOEOEOE1E1E1E1E1E2E2	700	2525252524242423232323222222222 1	2121212020201F1F1F1F1E1E1E1E1D1D
320	E2E2E3E3E3E3E4E4E4E4E4E5E5E5E5E6	E6E6E6E7E7E7E7E8E8E8E8E8E9E9E9E9	720	1D1D1C1C1C1C1B1B1B1B1B1A1A1A1A19	1919191818181817171717171616161 6
340	EAEAEAEAEAEBEBEBEBEBECECECECECED	EDEDEDEDEEEEEEEEEEEEFEFEFEFEFFOFO	740	1515151515141414141413131313131 2	1212121211111111111010101010 0FOF
360	FOFOFOFOF1F1F1F1F1F2F2F2F2F2F2F3	F3F3F3F3F3F4F4F4F4F4F4F5F5F5F5F5	760	OFOFOFOFOEOEOEOEOEODODODODODODOC	OCOCOCOCOCOBOBOBOBOBOBOAOAOAOAOA
380	F5F5F6F6F6F6F6F6F6F7F7F7F7F7F7F7	F8F8F8F8F0F8F8F8F9F9F9F9F9F9F9F9	780	OAOA0909090909090908080808080808	0707070707070707060606060606060 6
3A0	FAFAFAFAFAFAFAFAFAFAFBFBFBFBFBFB	FBFBFBFBFCFCFCFCFCFCFCFCFCFCFCFC	7A0	0505050505050505050504040404040 4	0404040403030303030303030303030 3
3C0	FDFDFDFDFDFDFDFDFDFDFDFDFDFDFEFE	FEFEFEFEFEFEFEFEFEFEFEFEFEFEFEFE	7C0	0202020202020202020202020202010 1	0101010101010101010101010101010 1
3E0	FEFEFEFEFFFFFFFFFFFFFFFFFFFFFFFF	FFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFF	7E0	0101010100000000000000000000000 0	0000000000000000000000000000000 0

ศูนย์วิทยทรัพยากร จุฬาลงกรณ์มหาวิทยาลัย

ROM ของเครื่อง EPSON

2. Multi-channal analog-to-digital convertor

วงจรนี้ให้ความสะดวกในการติดต่อสัญญาณอนาลอกด้วก CD4051 เป็นตัวมัลติเพลซ์ ซึ่งส่วนของช่องสัญญาณ A,B และ C เป็นมอนิเตอร์ที่ขึ้นอยู่กับเวลา เช่น ที่ BINARY 000 ช่อง AN0 ผ่าน ; ที่ BINARY 001 ช่อง AN1 ผ่าน ; ที่ BINARY 010 ช่อง AN2 ผ่าน เป็นต้น ส่วนของช่องสัญญาณอนาลอก (ซึ่งจะอยู่ระหว่าง 0 ถึง +5 v)เป็นทางผ่านของเอาท์พุท (ขา 3) ของ CD 4051 ส่วนของช่องสัญญาณอินพุทจะถูกควบคุมได้โดย พอร์ต B 3 เส้น ของ peripheral interface adapter (PIA)



รูปที่ 58 A/D convertor 8 channal

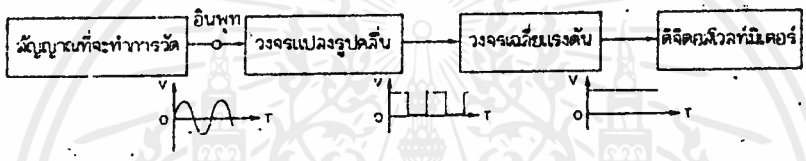
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคอนเวอร์ชั่นที่จริงเป็นการนำออกมาจาก CMOS IC ชนิด ADC804 นี้เป็นการส่งสัญญาณอะนาลอกข้อมูล 8 บิต ต่อ 100 µs วิ่งสัญญาณภายนอกต้องมีสัญญาณนาฬิกาเป็นตัวชิฟ (ขา 4 และ ขา 19) ขา 9 อาจจะมีความแตกต่างทางโวลท์เตจ ซึ่งเป็นช่วงการวัดที่ถูกต้อง กระบวนการคอนเวอร์ชั่นเป็นการเริ่มที่ขา 3 (WR) และพร้อมกับโวลท์เตจที่ขา 5 กลายเป็น 5v ที่ขา หลังจาก 100 µs ขา 5 จะกลับกลายเป็น 0v และข้อมูล 8 บิต จะออกมาทางด้านอินพุท A (D_0.... D_7) มี 256 ตำแหน่งที่ร่วมกันและการวัดช่วงที่ 5v แต่ละสเต๊ปเป็น 19 mv

3. วงจรแปลงความถี่เป็นโวลท์เตจ

ความถี่ของสัญญาณไฟฟ้ามีลักษณะของรูปคลื่นที่แตกต่างกันมากมาย เพราะฉะนั้นเพื่อให้เกิดความเที่ยงตรงในการวัดความถี่ เราจะทำการเปลี่ยนลักษณะของรูปคลื่นให้เป็นคลื่นสี่เหลี่ยมและให้ขนาดของยอดคลื่นนั้นคงที่เท่ากันหมด โดยผ่านวงจรแปลงรูปคลื่น เพราะฉะนั้นสัญญาณที่ออกจากวงจรนี้จะมีลักษณะที่แตกต่างกันก็แต่เพียงขนาดของความถี่เท่านั้น เมื่อเราได้ลักษณะสัญญาณเช่นนี้ออกมาแล้ว เราก็เอา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

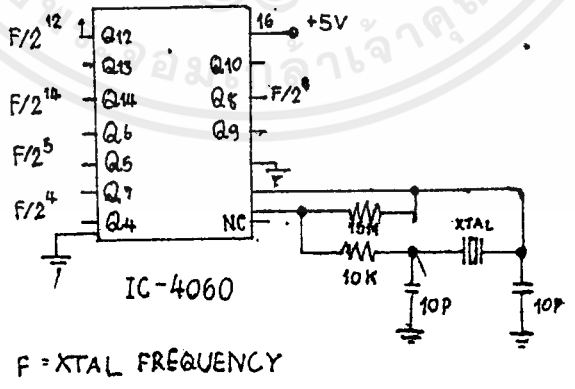


รูปที่ 59 แผนผังการทำงานของเครื่องวัดความถี่
ที่ใช้หลักการของ F/V

มาเข้าวงจรเฉลี่ยแรงดัน เพื่อให้ได้ระดับแรงดันแรงดันไฟตรง สำหรับความถี่นั้นๆ ออกมาสำหรับวงจรเฉลี่ยแรงดันนี้ก็อาศัยหลักการคล้ายๆ กับวงจรในเร็คติไฟร์เออร์ทั่วไป ระดับแรงดันไฟตรงที่ได้มาจะต้องสัมพันธ์กับค่าของความถี่ นั่นคือถ้าความถี่ที่เข้ามามีค่าประมาณเท่ากับ 1000 Hz ระดับแรงดันไฟตรงที่ออกจากวงจรเฉลี่ยแรงดันก็ควรมีค่าเท่ากับ 1 V เพื่อว่าที่ตัวเลขแสดงผลจะได้แสดงผลออกมาเป็น 1000 V หรือเราอาจจะอ่านออกมาเป็น 1 KHz หรือ 1000 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การปรับแต่งเครื่องรับความถี่เครื่องนี้ เราจะต้องหาเครื่องมือวัดทางอิเลคทรอนิคส์ชนิดอื่นๆ เข้ามาร่วมในการปรับแต่งด้วยเช่น เครื่องผลิตความถี่คงที่ เครื่องวัดความถี่สำหรับเครื่องมือทั้งสองนี้ ถ้าหากเราไม่มีก็อาจจะสร้างเครื่องผลิตความถี่คงที่ดังรูปที่ 60 ก็ได้ความถี่ที่เครื่องนี้ผลิตได้จะนำเอามาจาก การออสซิลเลทของคริสตอล แล้วนำเอาความถี่ของการออสซิสเลทนี้มาทำการหารความถี่ลงในลักษณะไบนารี่เช่นคริสตอลผลิตความถี่ได้ 10 MHz เอาท์พุท Q_{10} หรือขา 15 ของไอซี 4060 จะมีความถี่ออกมาเท่ากับ 97666 Hz หรือ 10 MHz หารด้วย 1024 (2^{10}) เป็นต้น เมื่อเราได้เครื่องผลิตความถี่ที่เราสามารถทราบค่าได้แล้วเราก็นำมาทำการต่อเอาท์พุทของเครื่องวัดความถี่ของเราเข้ากับอินพุทของดิจิตอล ดีซี โวลท์มิเตอร์ให้ตรงตามขั้วทุกประการ สังเกตุจอที่แสดงผลและทำการปรับ VR_1 ของเครื่องวัดความถี่อย่างช้าๆ จนกระทั่งจอแสดงผลบอกค่าออกมาตรงตามค่าความถี่ที่เราป้อนให้กับเครื่อง

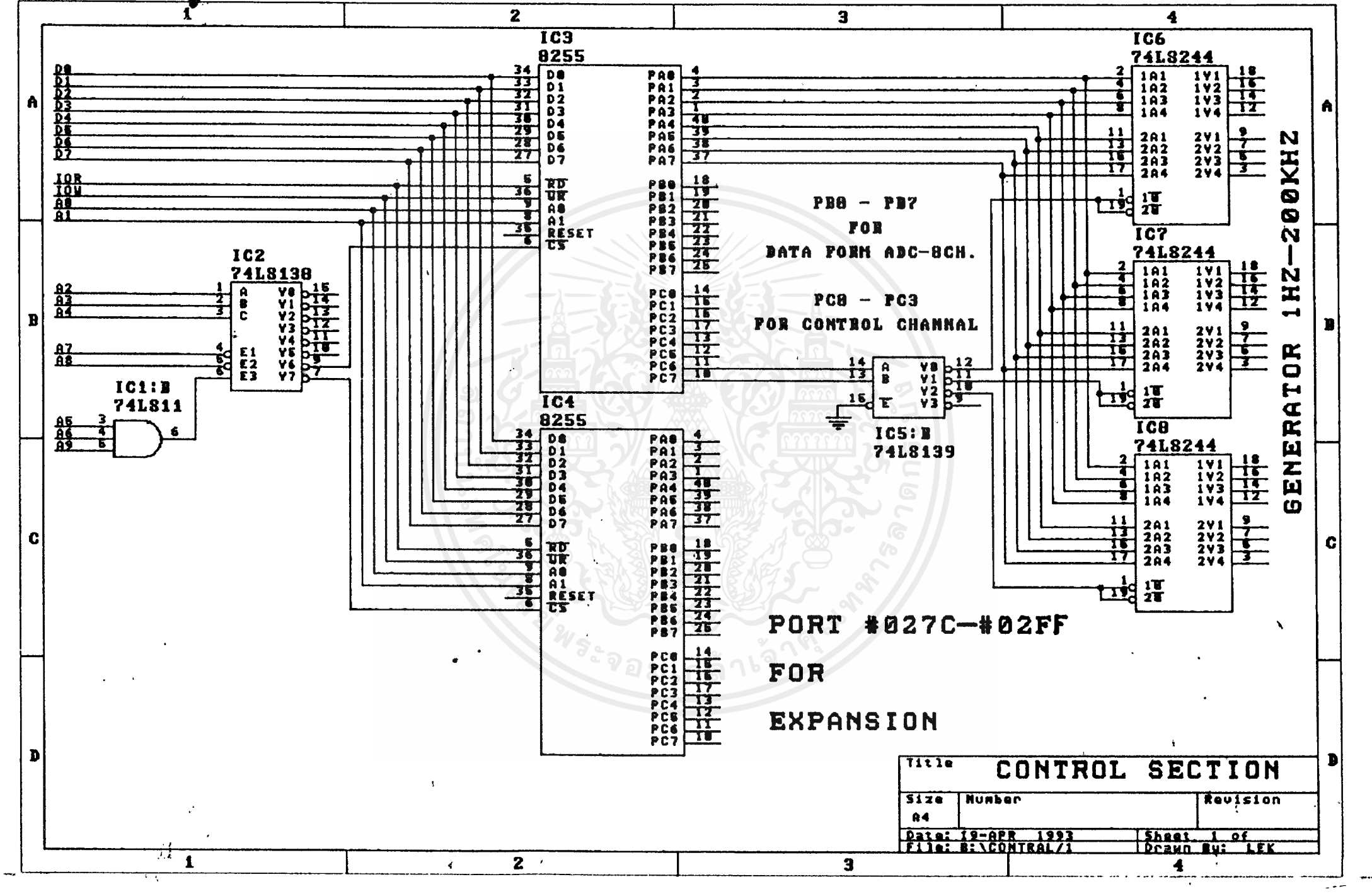


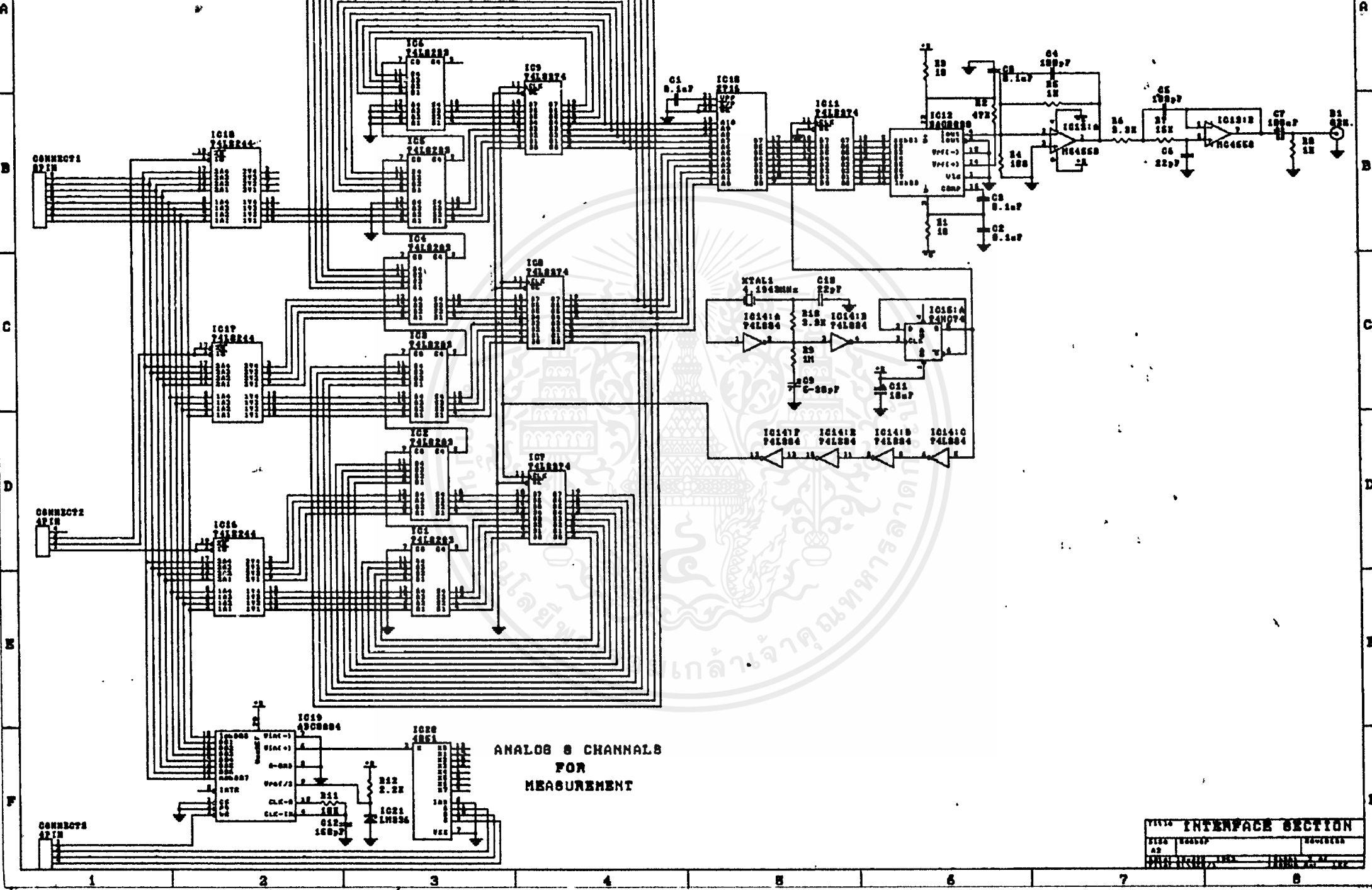
รูปที่ 60 วงจรของเครื่องผลิตความถี่คงที่

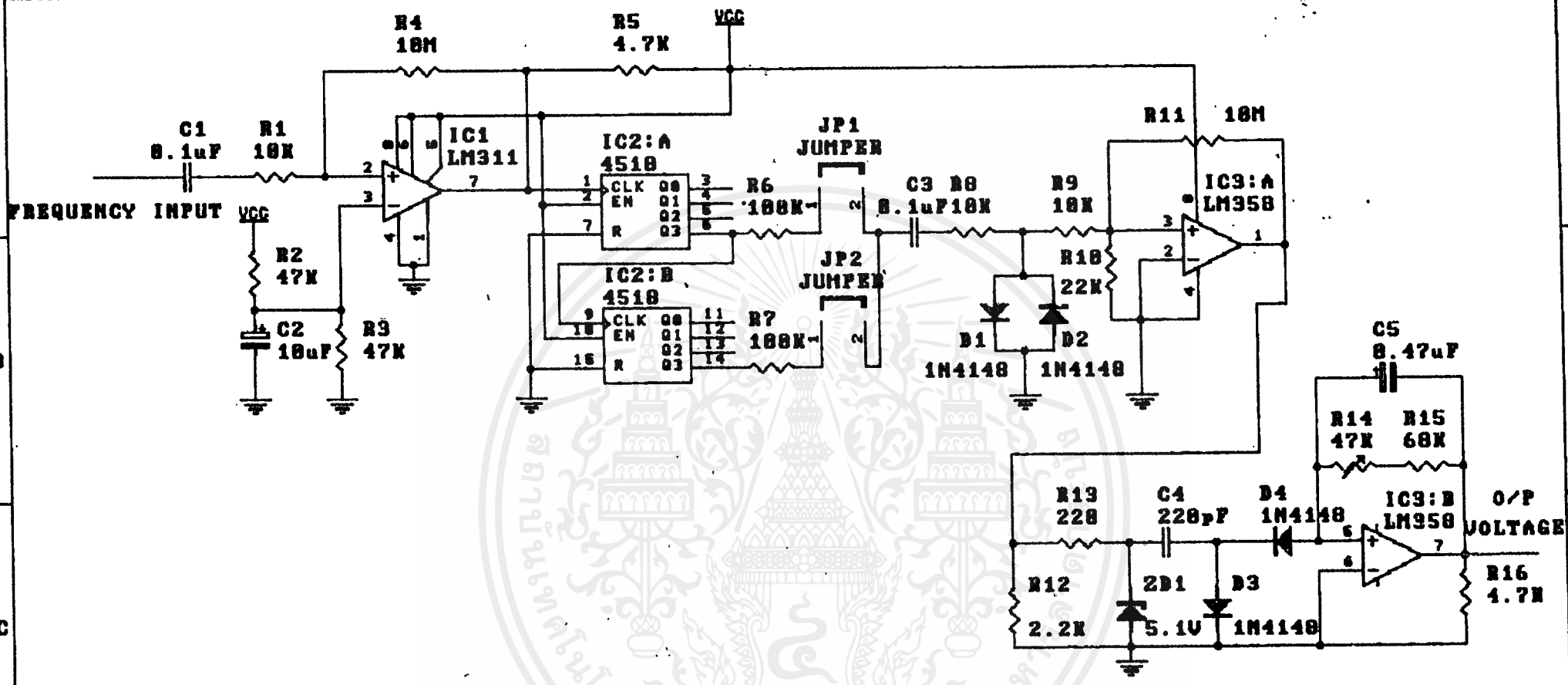
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรการทดลอง

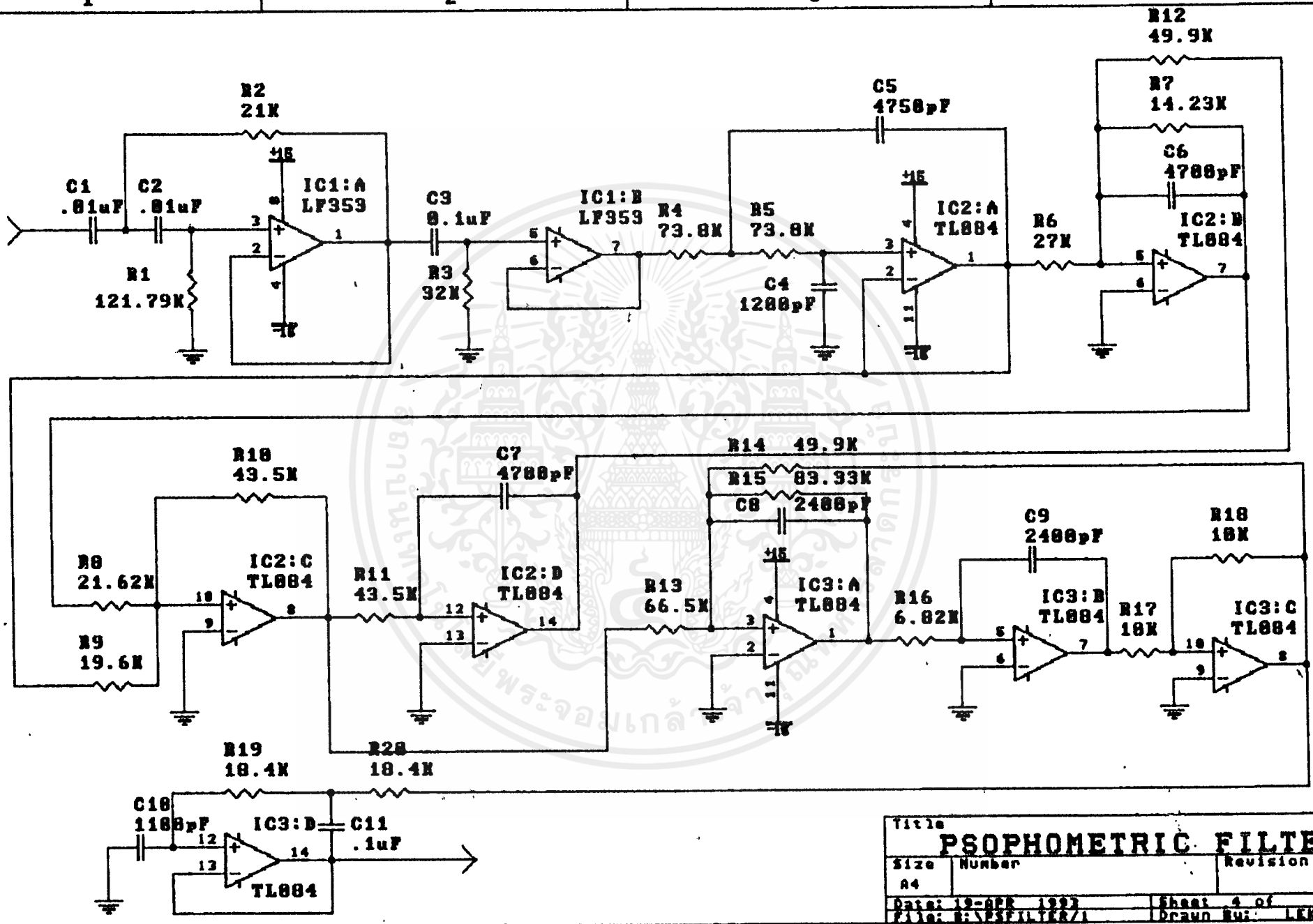
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


IC3
8255
IC4
8255
IC2
74LS138
IC1:B
74LS11
IC5:B
74LS139
IC6
74LS244
IC7
74LS244
IC8
74LS244
PB0 - PB7
FOR
DATA FORM ADC-8CH.
PC0 - PC3
FOR CONTROL CHANNAL
PORT #027C-#02FF
FOR
EXPANSION
GENERATOR 1HZ-200KHZ
Title
CONTROL SECTION
Size
A4
Number
Revision
Date: 19-APR 1993
Sheet 1 of
File: B:\CONTRAL/1
Drawn By: LEK


ANALOG 8 CHANNALS
FOR
MEASUREMENT
INTERFACE SECTION



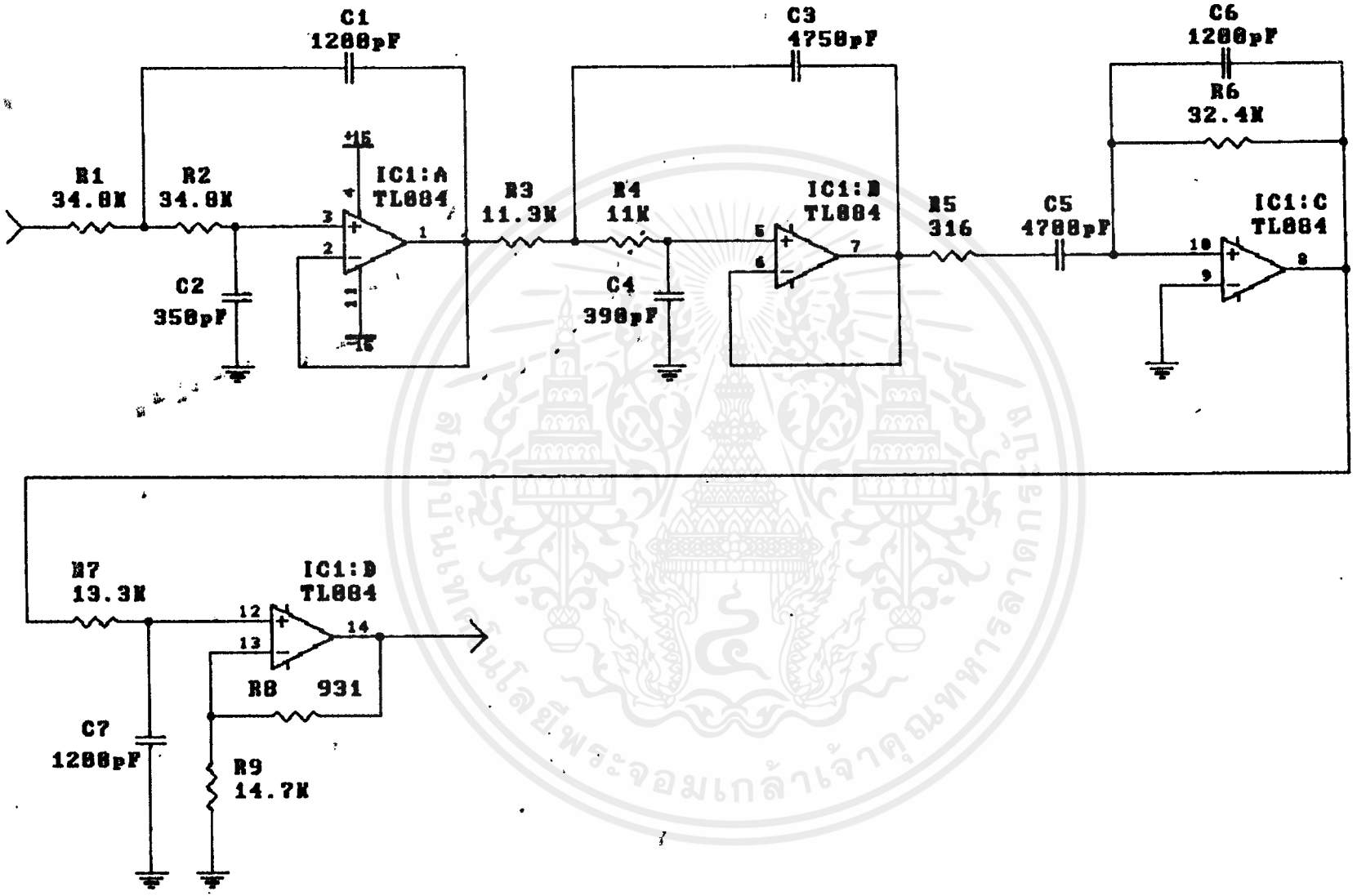
Title	F/V CONVERTOR	
Size A4	Number	Revision
Date: 19-APR 1993	Sheet 1 of	
File: B:\FVC/1	Drawn By: LEK	



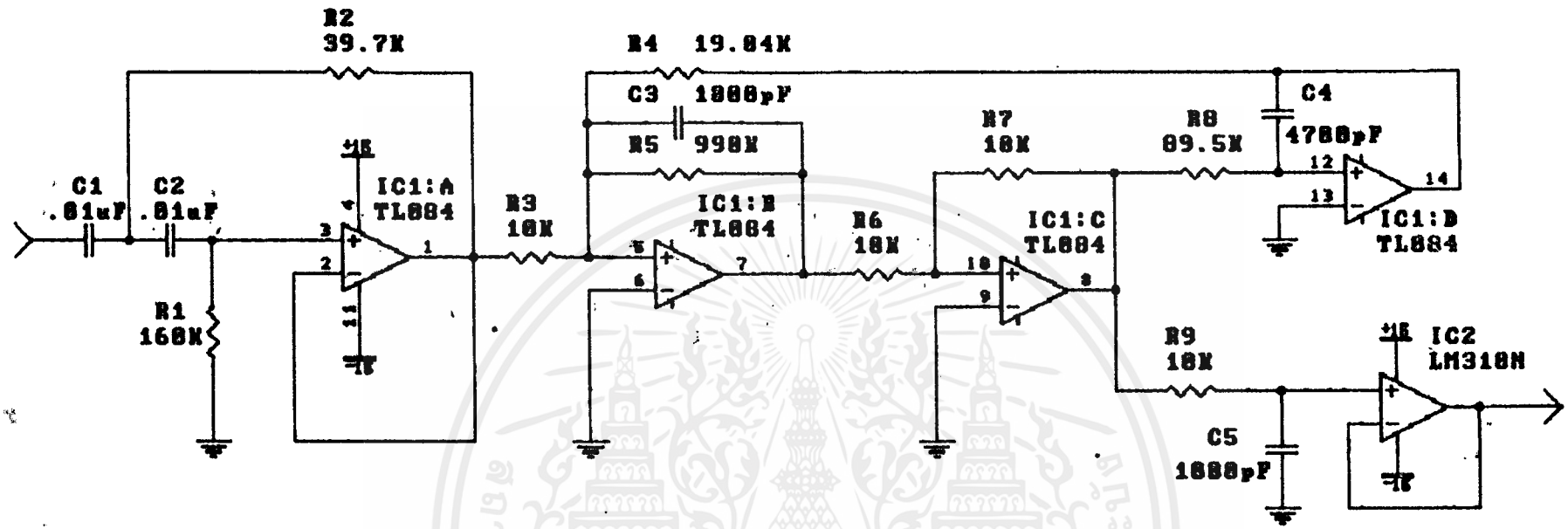
Title
PSOPHOMETRIC FILTER

Size	Number	Revision
A4		

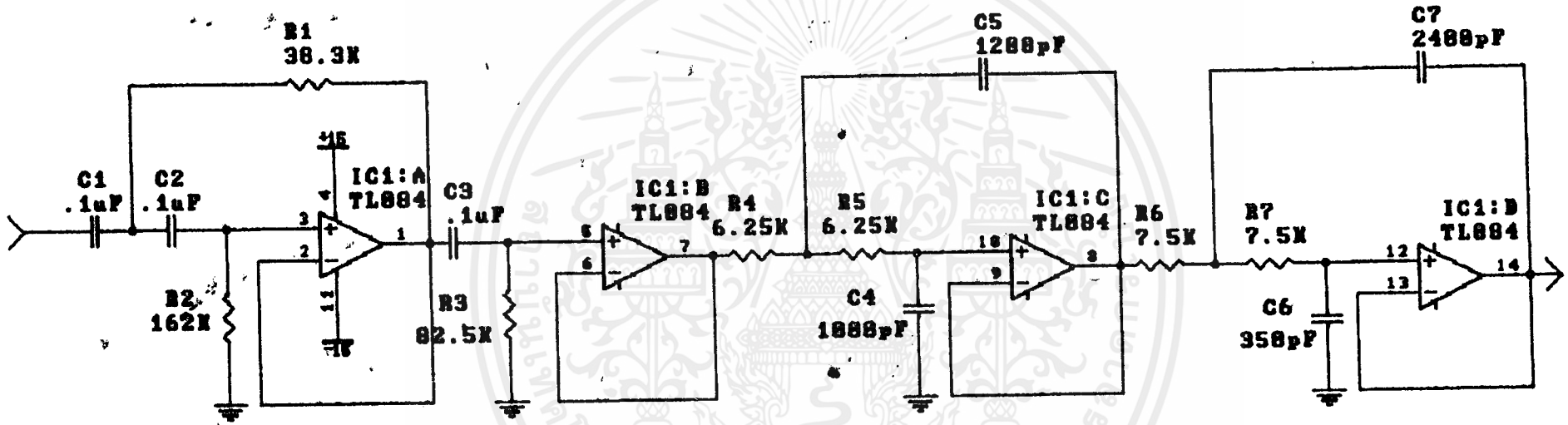
Date: 19-APR 1993 Sheet 4 of
File: B:\PSFILTER/1 Drawn By: LEK



Title	WEIGHTED FILTER	
Size A4	Number	Revision
Date: 28-APR 1993		Sheet 8 of
File: B:\WBFILTER/1		Drawn By: LEK



Title		
275-3250FLAT FILTER		
Size: A4	Number	Revision
Date: 28-APR-1993		Sheet: 6 of
File: FIFILTER/1		Drawn By: LEK



Title	UNWEIGHTED FILTER		
Size A4	Number		Revision
Date: 28-APR-1993		Sheet 2 of	
File: UNFILTER/1		Drawn By: LEK	

ผลการทดลอง

ผลการทดลองของวงจรที่ 1 (control section) ใน แผงการทดลองนั้น เมื่อให้บัสข้อมูล (D0-D7) และ แอดเดรสบัส A2-A0 ต่อเข้ากับสวิทช์ที่ทำหน้าที่แทน BINARY CODE และ ต่อแอดเดรสบัส A9-A3 ให้มีค่าเป็นระหัส BINARY 1001111 ผลที่ได้ก็จะทำให้เราสามารถติดต่อกับอุปกรณ์ภายนอกได้ เช่น

D7-D0	A9-A0	RD	WR	ผลที่ได้
10000010	1001111011	1	0	*เขียนระหัสควบคุม IC3 ทำงาน MODE 0 PORT A : OUTPUT PORT B : INPUT PORT C : OUTPUT
00101000	1001111010	0	1	SELECT IC6
XXXXXXXX	1001111000	0	1	OUT DATA ทาง IC6
01101000	1001111010	0	1	SELECT IC7
XXXXXXXX	1001111000	0	1	OUT DATA ทาง IC7
10101000	1001111010	0	1	SELECT IC8
XXXXXXXX	1001111000	0	1	OUT DATA ทาง IC8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11000000	1001111010	0	1	SELECT AN0 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN0
11000001	1001111010	0	1	SELECT AN1 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN1
11000010	1001111010	0	1	SELECT AN2 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN2
11000011	1001111010	0	1	SELECT AN3 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN3
11000100	1001111010	0	1	SELECT AN4 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN4
11000101	1001111010	0	1	SELECT AN5 ของ วงจร ADC ในรูปที่2(interface section)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-	1001111001	1	0	IN DATA ทาง AN5
11000110	1001111010	0	1	SELECT AN6 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN6
11000111	1001111010	0	1	SELECT AN7 ของ วงจร ADC ในรูปที่2(interface section)
-	1001111001	1	0	IN DATA ทาง AN7

ส่วนผลการทดลองในรูปที่ 2 (interface section)นั้น ในขณะที่ทดลองในแผงทดลอง ก็สามารถให้กำเนิดสัญญาณชานย์ได้ แต่เมื่อทดลองลงแผ่นวงจรกลับมีปัญหา เพราะแผ่นวงจรที่ออกแบบไม่สมบูรณ์ ดังนั้นผลการทดลองนี้ได้มาจากแผงทดลอง ดังนี้ คือ สัญญาณชานย์มีลักษณะคล้ายกับทฤษฎี และ สัญญาณที่ขา แอดเดรส ของ EPROM ที่ใช้เป็น pattern gen. นั้นมีลักษณะในรูปของ Time sequence ตัวอย่าง ดังนี้ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A10 00000000000000000000000000000000000000000000000000000000

A9 00000000000000000000000000000000000000000000000000000000

A8 00000000000000000000000000000000000000000000000000000000

A7 00000000000000000000000000000000000000000000000000000000

A6 00000000000000000000000000000000000000000000000000000000

A5 00000000000000000000000000000000111111111111111111111111

A4 00000000000000001111111111111111000000000000000000111111

A3 00000000111111110000000011111111000000001111111100000000

A2 00001111000011110000111100001111000011110000111100001111

A1 00110011001100110011001100110011001100110011001100110011

A0 01010101010101010101010101010101010101010101010101010101

A10 00000000000000000000000000000000000000000000000000000000

A9 00000000000000000000000000000000000000000000000000000000

A8 00000000000000000000000000000000000000000000000000000000

A7 00000000000000000000000000000000000000000000000000000000

A6 00000000001111111111111111111111111111111111111111111111

A5 11111111110000000000000000000000000000000011111111111111

A4 11111111110000000000000000111111111111111100000000000000

A3 00111111110000000011111111000000001111111100000000111111

A2 11000011110000111100001111000011110000111100001111000011

A1 11001100110011001100110011001100110011001100110011001100

A0 01010101010101010101010101010101010101010101010101010101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A10 00000000000000000000000000000000000000000000000000000000

A9 00000000000000000000000000000000000000000000000000000000

A8 00000000000000000000000000000000000000000000000000000000

A7 00000000000000000000111111111111111111111111111111111111

A6 11111111111111111111000000000000000000000000000000000000

A5 11111111111111111111000000000000000000000000000000000011

A4 00001111111111111111000000000000000011111111111111111100

A3 11110000000011111111000000001111111100000000111111110 0

A2 11110000111100001111000011110000111100001111000011110 0

A1 00110011001100110011001100110011001100110011001100110011

A0 01010101010101010101010101010101010101010101010101010101

A10 00000000000000000000000000000000000000000000000000000000

A9 00000000000000000000000000000000000000000000000000000000

A8 00000000000000000000000000000000000000000000000000000000

A7 11111111111111111111111111111111111111111111111111111111

A6 00000000000000000000000000000011111111111111111111111111

A5 11111111111111111111111111111100000000000000000000000000

A4 00000000000000111111111111111100000000000000000011111111

A3 00000011111111000000001111111100000000111111110000000 0

A2 00111100001111000011110000111100001111000011110000111 1

A1 11001100110011001100110011001100110011001100110011001100

A0 01010101010101010101010101010101010101010101010101010101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ ผลการทดลองของวงจรที่ 3 (F/V CONVERTOR) มีผลดังนี้

f (KHz)	Voltage (V)
50 Hz	0.501 mV
100 Hz	1.002 mV
500 Hz	5.002 mv
1 KHz	10.004 mv
10 KHZ	100.004 mv
50 KHz	500.006 mV
100 KHz	1.002 V
150 KHz	1.502 V
200 KHz	2.002 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

ผลการทดลองนี้ยังไม่เป็นที่น่าพอใจนัก เพราะ วงจรกำหนิดสัญญาณไม่สมบูรณ์ และ วงจรแปลงสัญญาณอนาลอกเป็นดิจิตอลยังไม่ละเอียดพอ ที่จะอ่านค่าจาก F/V CONVERTOR ได้ ดังนั้นควรเปลี่ยน ADC 8 bit เป็น ADC 12 bit ที่ไม่มีการต่อ interface ที่ยุ่งยากนัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณความสำเร็จในครั้งนี้ ที่ได้รับการช่วยเหลืออย่างดีเยี่ยมในด้านสถานที่ อุปกรณ์เครื่องมือเครื่องใช้ในการทำงาน และที่สำคัญอย่างยิ่งคือ ข้อมูลความรู้และอีกหลายๆ อย่าง อันเป็นผลงานวิจัยชิ้นนี้สมบรูณ์แบบตามจุดประสงค์ที่ตั้งใจไว้ทุกประการจากท่านอาจารย์ กฤดากร กล่อมการ และขอบคุณเพื่อนๆที่ให้ความช่วยเหลือในด้านอื่นๆอย่างดีเยี่ยมตลอดมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. วิสันต์ อาชาเดชพล คอมพิวเตอร์ขนาดเล็กและการประยุกต์ใช้งาน & Advanced Engineering Group
2. ยืน ภู่วรวรรณ เทคโนโลยีฮาร์แวร์ IBM PC
3. คู่มือ 4936A Transmisstion Impairment Measuring Set
4. วารสารเซมิคอนดักเตอร์ ฉบับที่ 114
5. วารสารอีเลคทรอนิคส์ เวิลด์ ปีที่ 11 ฉบับที่ 109
6. Continental Press Pte Ltd. ,302 circuits ,MICRO-TECH PUBLICATIONS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้