



PROGRAMMABLE MULTIFUNCTION INSTRUMENT

(FREQUENCY COUNTER & GENERATOR AND MULTIMETER)



นายขวัญเมือง เครือเอม

นายชาณุศิริ

ไตรรัตน์สิริกุล

นายภาสกร

จิงชนสมบูรณ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษา

ตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาเทคโนโลยีอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032743



ภาคเทคโนโลยีสารสนเทศ คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง

PROGRAMMABLE MULTIFUNCTION INSTRUMENT  
(FREQUENCY COUNTER & GENERATOR AND MULTIMETER)

โดย

นาย ชวัญเมือง เครือเฒ 34131144

นาย ชวัญศิริ ไตรรัตนศิริกุล 34131150

นาย ภาสกร จิงชนสมบุรณ์ 34131165

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษา

ตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

-----ประธานกรรมการ

(-----)

-----กรรมการ

(-----)

-----กรรมการ

(-----)

-----กรรมการ

(-----)

PROGRAMMABLE MULTIFUNCTION INSTRUMENT

นาย ชวัญเมือง เครือแอม รหัส 34131144  
นาย ชานุศิริ ไตรรัตนสิริกุล รหัส 34131150  
นาย ภาสกร จิงธนสมบูรณ์ รหัส 34131165

อาจารย์ที่ปรึกษา

อาจารย์ศุภวัฒน์ บุญจาวประเสริฐ

อาจารย์ไพศาล สิทธิโยภาสกุล

ปีการศึกษา 2535

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เสนอการนำ ระบบไมโครโปรเซสเซอร์มาประยุกต์ใช้งานเป็นเครื่องมือวัดระบบดิจิทัลโดยใช้ไมโครโปรเซสเซอร์เป็นตัวควบคุมงานของระบบทั้งหมดแทนระบบเดิมที่ใช้เป็นแบบอนาลอกที่มีความผิดพลาดในระบบการวัดมาก ทั้งยังมีฟังก์ชันการใช้งานน้อยแนวความคิดเครื่องนี้เป็นเครื่องมือใช้งานระบบดิจิทัลใช้เป็นระบบการกดปุ่มเลือกฟังก์ชันทำให้สะดวกต่อการใช้งานง่ายต่อการใช้ เพราะแสดงผลด้วยหลอด LCD ภายใน มีให้เลือกใช้หลายฟังก์ชัน ราคาถูกและมีขีดความสามารถสูง

PROGRAMMABLE MULTIFUNCTION INSTRUMENT

|                |                  |     |          |
|----------------|------------------|-----|----------|
| Mr. KHWANMUANG | KRUE-AIM         | No. | 34131144 |
| Mr. CHARNSIRI  | TAIRATSIRIKUL    | No. | 34131150 |
| Mr. PASSAKONR  | JUNGTHANASOMBOON | No. | 34131165 |

ADVISOR

|              |                   |
|--------------|-------------------|
| MR. CHAWALIT | BENCHANGKAPRASERT |
| MR. PHAISAL  | SITTHIYOPHASAKUL  |

ABSTRACT

THIS THESIS IS PRESENTED ABOUT APPLICATION OF MICROPROCESSOR IN THE DIGITAL INSTRUMENT BY USING THE MICROPROCESSOR CONTROL THE SYSTEM REPLACE THE ANALOG SYSTEM THAT HAVE ERROR IN MEASUREMENT AND HAVE A FUNCTION LESS THAN DIGITAL INSTRUMENT.

THIS PROJECT IS A PROGRAMMABLE MULTIFUNCTION INSTRUMENT THAT CAN BE MEASURE THE VOLTAGE, AMPERE, RESISTANCE, CAPACITANCE AND INDUCTANCE. THE OTHER FUNCTION IS A FUNCTION GENERATOR AND A COUNTER. THIS PROJECT IS DISPLAY BY LCD.

บทคัดย่อ

ABSTRACT

|         |                              |    |
|---------|------------------------------|----|
| บทนำ    |                              | 1  |
| บทที่ 1 | CPU Z84C11                   | 7  |
| บทที่ 2 | ANALOG TO DIGITAL            | 14 |
| บทที่ 3 | การแปลง ANALOG TO DIGITAL    | 43 |
| บทที่ 4 | การใช้งาน ADC 1210           | 49 |
| บทที่ 5 | การวัดความถี่                | 53 |
| บทที่ 6 | การออกแบบและสร้างสัญญาณชานส์ | 67 |
| บทที่ 7 | INDUCTANCE-CAPACITANCE METER | 75 |

1. GENERATOR มี 4 RANGE

- 1) 10 Hz - 100Hz
- 2) 100Hz - 1KHz
- 3) 10KHz - 100KHz
- 4) 100KHz - 1MHZ

2. FREQUENCY COUNTER มี 4 RANGE

- 1) 0.01 S
- 2) 0.1 S
- 3) 1 S
- 4) 10 S
- 5) 100 S

3. VOLT METER (DC) มี 5 RANGE

- 1) 0.1 V
- 2) 1 V
- 3) 10 V
- 4) 100 V
- 5) 1 KV

4. VOLT METER (AC) มี 5 RANGE

- 1) 0.1 V
- 2) 1 V
- 3) 10 V
- 4) 100 V
- 5) 1 KV

5. AMP METER มี 5 RANGE

- 1) 0.1 mA
- 2) 1 mA
- 3) 10 mA
- 4) 100 mA

5) 1 A

6. OHM METER มี 5 RANGE

1) 100

2) 1 K

3) 10 K

4) 100 K

5) 1 M

7. INDUCTANCE METER มี 4 RANGE

1) 1 mH

2) 10 mH

3) 100 mH

4) 1 H

8. CAPACITANCE METER มี 4 RANGE

1) 1 nF

2) 10 nF

3) 100 nF

4) 1 uF

## บทนำ

มนุษย์มีความคิดริเริ่มที่จะพัฒนาสิ่งต่าง ๆ ให้ดีขึ้นเรื่อย ๆ หลายต่อหลายสิ่งพัฒนาขึ้นในระยะแรก ๆ นั้นยังไม่ใช่ของที่ดีที่สุด แต่หลังจากนั้น ก็ได้มีการปรับปรุงและพัฒนาต่อมา ทำให้มนุษย์ได้ของดี และสะดวกต่อการใช้งานขึ้นเรื่อย ๆ ยิ่งในทศวรรษใหม่ตั้งแต่ ปี '92' นี้ เป็นที่เชื่อกันได้ว่าจะเป็นทศวรรษแห่งการก้าวกระโดดทางเทคโนโลยีครั้งยิ่งใหญ่อีกครั้งหนึ่ง เพื่อสู่จุดหมายในการพัฒนาเทคโนโลยี เพื่อรองรับยุคของความมั่งคั่งร่ำรวยของโลกมนุษย์ในศตวรรษที่ 21 ในอีกไม่กี่ปีข้างหน้า

สังเกตได้จากประเทศมหาอำนาจทางเทคโนโลยีทั้งหลายในทศวรรษนี้ ได้มีการพลิกกลยุทธ์จากการแข่งขันในการพัฒนาเทคโนโลยีของแต่ละหน่วยงานแต่ละประเทศ มาสู่การจับมือร่วมกันพัฒนาเทคโนโลยีร่วมกัน ถ้ายกเทคโนโลยีให้กันและกัน โดยเฉพาะอย่างยิ่ง บริษัทยักษ์ใหญ่ในประเทศญี่ปุ่นในทศวรรษนี้ แทบทุกบริษัทจะต้องมีบริษัทต่างชาติแถบอเมริกาและยุโรปเป็น Joint Venture หรือ มีการลงทุนร่วมกันในทางด้านเทคโนโลยีหรือทางธุรกิจและกำลังเป็นที่นิยมไปทั่วโลกขณะนี้

แนวโน้มทางด้านเทคโนโลยีอิเล็กทรอนิกส์ของโลกกำลังเริ่มมีการเร่งเครื่องให้เกิดเทคโนโลยี breakthrough อย่างไม่สามารถหยุดยั้งต่อไปได้อีกแล้ว ทำให้เกิดเทคโนโลยีสมัยใหม่ ๆ ที่เรายังอาจคิดไม่ถึงว่าจะเป็นไปได้ก็จะเกิดขึ้นอีกมากมาย เพื่อเพิ่มความสะดวกสบายของมวลมนุษย์ อันเกิดจากการบริโภคทางด้านเทคโนโลยีสมัยใหม่ ทำให้อนาคตมีพัฒนาเพิ่มขึ้นเป็นทวีคูณตามวิสัยความต้องการของมนุษย์ที่ต้องการคุณภาพชีวิตที่ดีขึ้นตลอดช่วงที่ดำรงชีวิตอยู่

หากมีการสำรวจอัตราการบริโภคทางด้านเทคโนโลยีของมนุษย์ จึงเป็นที่เชื่อมั่นได้ว่าตัวเลขของอัตราดังกล่าว จะเพิ่มขึ้นได้ในอัตราที่สูงมาก และไม่มีที่สิ้นสุด แสดงถึงว่าประเทศผู้จำหน่ายทางด้านเทคโนโลยีทั้งหลายจะยังคงเป็นมหาอำนาจทางเศรษฐกิจตลอดไป และทั้งช่วงหากจากประเทศที่ล่าหลังไปอย่างไม่เห็นฝุ่นเลยทีเดียว โดยเฉพาะประเทศโลกที่ 3

หันกลับมาดูประเทศไทยเราบ้าง หากเราต้องการพัฒนาทางด้านเทคโนโลยีของประเทศให้เพียงพอที่จะไล่ตามประเทศมหาอำนาจทั้งหลาย ซึ่งในระดับประเทศของเราไม่ต้องบริโภคทางด้านเทคโนโลยี ในอนาคตทั้ง 100 % ก็ขอเพียงแค่ 50% ก็พอ ดังนั้น เราต้องรีบผลักดันและส่งเสริมสนับสนุนทางด้านโครงการต่าง ๆ ของคนไทยให้เป็นโครงการระดับชาติให้ได้

หมายถึงว่า เราคนไทยทุกคนต้องพยายามร่วมมือกันประดิษฐ์ คิดค้น สร้างสรรค์ ทดลอง ดัดแปลง หรือแม้แต่ลอกเลียนแบบจากต่างประเทศ หนึ่งในปัจจัยพื้นฐานที่สำคัญที่จะคิดประดิษฐ์ สร้างสรรค์ ทดลองสิ่งใด ๆ ก็ตาม จะต้องมีการร่วมมือมาทำการทดลองและทดสอบคุณสมบัติต่าง ๆ ให้ได้ตามความต้องการ การใช้งานในต่างละชนิด และ จะต้องมีการหาแก่นิยามอ้างอิงมาบ่งชี้สัญญาณให้กับวงจร เพื่อจะได้นำเครื่องมือชนิดต่าง ๆ มาทำการทดสอบคุณสมบัติ ตามวัตถุประสงค์ของงานต่าง ๆ เช่น ถ้าต้องการจัดการขยายสัญญาณจะต้องจัด ไปอัสให้กับวงจรหรือจัดแรงดันแต่ละจุดของวงจรก็ใช้ Multi meter มาทำการตรวจวัดในแต่ละจุด แต่เมื่อต้องการดูรูปสัญญาณก็ใช้ Oscilloscope มาทำการวัดค่าต่าง ๆ เหล่านี้ เป็นต้น

ในการตรวจซ่อมก็เช่นเดียวกัน เครื่องมือเครื่องใช้ที่มีอุปกรณ์ทางด้านอิเล็กทรอนิกส์ต่าง ๆ นั้น จะต้องใช้ให้พอรับและเข้าใจปัญหาในการวินิจฉัยวงจร เพื่อทำการตรวจซ่อม และ สิ่งสำคัญที่ขาดเสียมิได้ อีกอย่างหนึ่งก็คือ เครื่องมือวัด (test equipment) จะเป็นเครื่องมือที่มีประโยชน์มาก และมีความสำคัญอย่างยิ่งในการตรวจซ่อม ฉะนั้น เครื่องมือวัดจึงเป็นเครื่องมือพื้นฐานที่สำคัญ และเครื่องมือวัดยังช่วยซ่อมบางอย่างได้ง่าย เพราะในวงจรเราไม่สามารถที่จะมองเห็นด้วยตาได้ จึงต้องอาศัยเครื่องมือวัดเหล่านี้ เป็นเครื่องมือพื้นฐานในการเช็คค่าต่าง ๆ

จากอดีตนั้นเครื่องมือวัด ส่วนมากจะเป็นแบบอนาล็อก (แบบใช้เข็มชี้) จะทำให้มีข้อผิดพลาดเกิดขึ้นได้มาก เพราะทุกอย่างขึ้นอยู่กับผู้สังเกตเห็นเป็นสำคัญ ผลจากการมองและความเข้าใจที่คลาดเคลื่อนกันไป จะทำให้ค่าที่อ่านได้เกิดความแตกต่างกัน แม้ว่าการวัดจะเป็นครั้งเดียวกันก็ตาม ความคลาดเคลื่อนส่วนใหญ่นี้ เกิดจากความเหลื่อมของสายตาในการมองเห็น ในแต่ละครั้งของการวัดที่อ่านค่ามาจากสเกล และความรู้สึกว่าเราวัดอย่างดีที่สุดแล้ว ในการวัดเมื่อเกิดความผิดพลาดขึ้น เราก็อาจจะขาดความผิดพลาดนั้นด้วย การบันทึกค่าที่ใกล้เคียงกันกับค่าใช้จริงที่เราจำได้ลงไป

ยิ่งกว่านั้น มิเตอร์จะไม่แสดงค่าที่ซ้ำกันในการวัดแบบเดียวกัน 2 ครั้ง เนื่องจากเข็มชี้ต้องมีการเคลื่อนที่ ดังนั้น ความคลาดเคลื่อนทางกลจึงเกิดขึ้นจากความผิดพลาด และความรื้อนซึ่งด้านการเคลื่อนที่ของขดลวด

ดังนั้น ในทางกลับกัน การอ่านค่าแบบดิจิตอลจะได้ค่าที่เที่ยงตรงมาก เนื่องจากผู้สังเกตทุกคนจะเห็นเหมือนกันหมด การอ่านค่าโดยตัวเลขจะลดความผิดพลาดของมนุษย์ที่เกิดจากการอ่านด้วยสายตาและลดความเบื่อหน่ายในการวัดเป็นเวลานานเพราะมีตัวเลขยืนยันให้เห็นได้ ทำให้ปัจจุบันจึงมีความนิยมใช้ระบบดิจิตอลมากขึ้น และสามารถติดต่อกับคอมพิวเตอร์ได้

ปัจจุบันแนวโน้มเทคโนโลยีสมัยใหม่ยังมีความสำคัญ และอีกเหตุผลต่อความเป็นอยู่ในชีวิตประจำวันอย่างเลี่ยงไม่ได้ และมีแนวโน้มว่าจะเพิ่มความสำคัญยิ่งขึ้นไปอีกในอนาคต เช่นงานด้านอุตสาหกรรม, ด้านการแพทย์, ด้านการวัด, ด้านวิทยาศาสตร์ และด้านธุรกิจตลอดจนถึงงานบ้านในแต่ละวัน ต้องการความรวดเร็วยิ่งขึ้น เพื่อให้สอดคล้องกับธุรกิจประจำวันที่รัดตัวยิ่งขึ้นทุกที ตัวอย่างที่เห็นได้ชัดเจนและแพร่หลายที่สุดในปัจจุบันคงที่ไม่พ้นเครื่องคอมพิวเตอร์ที่มีประสิทธิภาพ และมีความถูกต้องแม่นยำสูง

สิ่งในอนาคตระบบต่างๆ จะถูกควบคุมด้วยคอมพิวเตอร์ที่ใช้ CPU มาประมวลผล ดังนั้นในระบบเครื่องมือวัดก็เช่นเดียวกัน ได้นำเอาคอมพิวเตอร์หรือตัว CPU (ตัวประมวลผล) มาทำการควบคุม แล้วแสดงผลออกที่จอ Display แต่ในอดีตการแสดงผลด้วยระบบดิจิทัลนั้นจะแสดงด้วย หลอด LED 7-SEGMENT แต่ปัจจุบันจะแสดงผลด้วยหลอด LCD ซึ่งสามารถที่จะเขียนเป็นตัวอักษรได้ทำให้เมื่อเกิดความผิดพลาด หรือเกิดผิดก็สามารถบอกได้ในจอที่แสดง สิ่งปัจจุบันนี้มีการนำระบบคอมพิวเตอร์มาใช้แทนการหมุนทำให้มีความสะดวกในการใช้ป้อนใดก็เพียงแต่กดเอาเท่านั้นไม่ต้องหมุน หรือลดการเปลี่ยน Range ไม่ทัน

จากที่กล่าวนำมานี้ เพื่อที่จะเข้าสู่โครงการที่เป็นเครื่องมือวัดด้วยระบบดิจิทัลที่จะนำไปใช้ประโยชน์ได้อย่างคุ้มค่ากับเงินที่เสียไป เพราะเครื่องวัดเครื่องนี้จะทำงานด้วยระบบดิจิทัลที่ควบคุมการทำงานโดย CPU ทำให้การใช้งานง่ายมาก เพียงแต่กดปุ่มเท่านั้น

**โครงการ PROGRAMMABLE MULTIFUNCTION INSTRUMENT**  
**(FREQUENCY COUNTER & GENERATOR AND MULTIMETER)**

**วัตถุประสงค์**

1. สร้างขึ้นเพื่อเป็นเครื่องมือวัดทางดิจิทัลที่แสดงผลด้วยตัวเลขที่มีความแน่นอนสูง
2. เพื่อรองรับโครงการต่าง ๆ ที่จะนำไปใช้งานเพราะเครื่องนี้มีความสะดวกในการวัดได้หลายชนิดในเครื่องเดียว จึงสามารถนำไปใช้วัดหรือตรวจสอบได้สะดวกไม่ต้องมีเครื่องมือไปหลายชิ้น
3. เนื่องจากเครื่องมือวัดระบบดิจิทัลมีราคาค่อนข้างสูงและฟังก์ชันที่ใช้งานมีน้อย
4. สามารถแสดงผลเป็นตัวหนังสือได้ เมื่อเกิดความผิดพลาด

**ผลที่คาดว่าจะได้รับ**

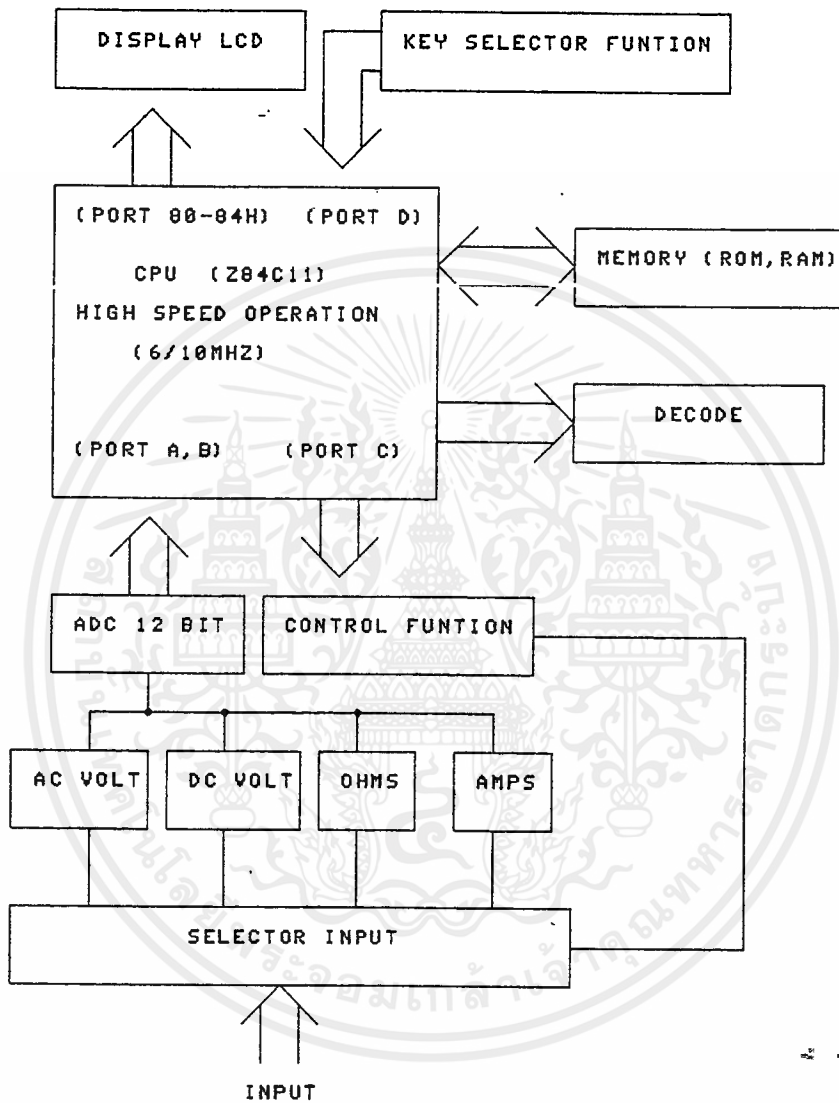
จะเป็นเครื่องมือที่มีประโยชน์มากสำหรับงานอิเล็กทรอนิกส์ทั่วไป ซึ่งมีความสะดวกต่อการใช้งานอย่างยิ่ง พร้อมทั้งสามารถนำไปใช้พัฒนาสิ่งประดิษฐ์ต่าง ๆ ได้ เพื่อจะได้รองรับเทคโนโลยีใหม่ๆ ที่จะเกิดขึ้น

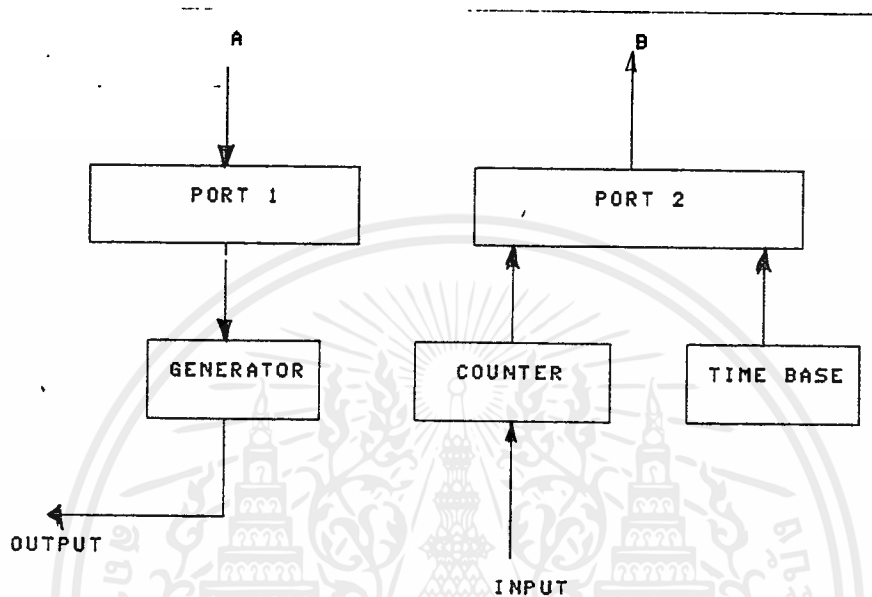
**แนวความคิดที่จะสร้างโครงการ**

โครงการนี้มีอยู่ด้วยกันหลายส่วนและหลายฟังก์ชัน ซึ่งจะอธิบายการทำงานดังรูปที่ 1 ดังนั้นจากรูป จะเห็นได้ว่ามีส่วนที่สำคัญภายในเครื่องประกอบด้วยกันหลายส่วนมีดังนี้

1. CPU
2. ADC
3. FREQUENCY COUNTER
4. GENERATOR
5. AC VOLT METER
6. DC VOLT METER
7. AMP METER
8. OHM METER
9. L METER
10. C METER
11. LCD

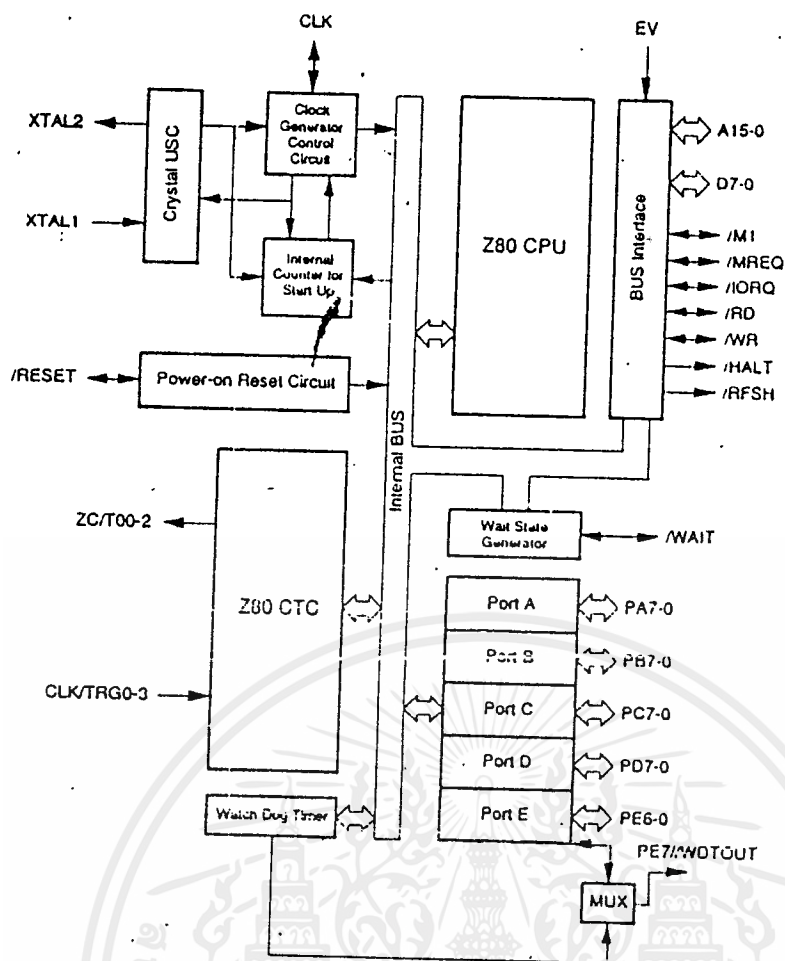
# โครงสร้างภายในเครื่อง





รูปที่ 1 แสดงบล็อกการทำงานของเครื่อง





รูปที่ 1.2 บล็อกไดอะแกรมการทำงานของ Z84C11

### ภายในของ IC Z84C11

ไมโครโปรเซสเซอร์ Z84C11 เป็นชิปที่รวมเอาวงจรต่าง ๆ รวมเข้าด้วยกัน ดังรูปที่ 1.2 โดยมีรายละเอียดการทำงาน ดังต่อไปนี้

**Z80 CPU** เป็นส่วนของตัวไมโครโปรเซสเซอร์เป็น Z80 แบบ CMOS ใช้งานที่ความถี่ 10 MHz ทำให้ Z84C11 มีขา และสัญญาณเหมือน Z80 และสามารถใช้อำนาจของ Z80 ได้ 100 %

**Z84 CTC** เป็น counter timer controller 4 ช่อง โดยมีขาสัญญาณใช้งาน เช่นเดียวกับ Z80 CTC มาตรฐานธรรมดาทั่วไป

**POWER ON RESET** เป็นส่วนในวงจรรีเซ็ต CPU โดยไม่จำเป็นต้องมีวงจร R,C

**CRYSTAL OSC** เป็นส่วนกำเนิดความถี่โดยเพียงแต่คริสตัลเข้าเท่านั้น ไม่ต้องเพิ่มวงจรออสซิลเลเตอร์จากภายนอก

**WATCH DOG TIMER** เป็นส่วนวงจรในการรีเซ็ตชิปให้กลับไปเริ่มทำงาน ถ้ามีการผิดพลาดหรือแช่แข็งกับระบบ

**WAIT STATE GENERATOR** เป็นส่วนวงจรในการทำขบวนการ wait CPU โดยสามารถทำได้จากสัญญาณภายนอก และจากโปรแกรมภายในเพื่อเซตค่าให้เหมาะสมกับการต่ออุปกรณ์ต่าง ๆ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PORT 40 BIT เป็นพอร์ตใช้งานโดยจะมีมากถึง 5 พอร์ตใช้งาน (40 บิต) คือ port A,B,C,D,E โดยมีข้อเด่นก็คือ สามารถกำหนดให้แต่ละบิตของพอร์ตเป็นอินพุตหรือเอาต์พุตก็ได้

การนำไปใช้งาน

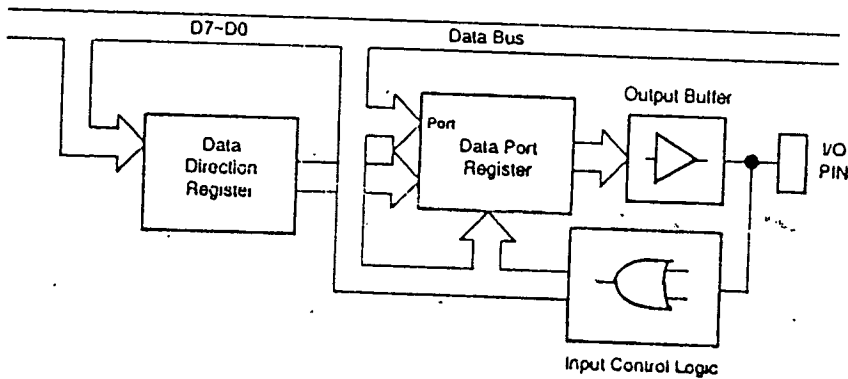
Z84C11 การใช้งาน HIGH SPEED OPERATION โดยมีให้เลือก 2 แบบคือ RUN ที่ความถี่ 6 MHz , และ RUN ที่ความถี่ 10 MHz. CPU เบอร์นี้ของ ZILOG ที่เป็นแบบ CMOS ทำให้กินกระแสต่ำมากในขณะที่เรา SET ให้อยู่ใน STOP MODE จะกินกระแสเพียง 50  $\mu$ A ข้อดีอีกอย่างหนึ่ง คือของ CPU ตัวนี้ก็คือ ถึงแม้ว่าจะ RUN 10 MHz ก็ตามเราสามารถ SET ให้ RUN เพียงครึ่งเดียวก็ได้คือ 5 MHz. ในกรณีที่ใช้ RAM หรือ ROM ที่มี ACCESS TIME ต่างๆ โดยเมื่อ POWER ON แล้ว RUN เพียง 5 MHz เท่านั้นตอนเริ่มต้นและเมื่อเราต้องการ RUN 10 MHz ก็สามารถ SET ได้ด้วย โปรแกรมรูปแบบลักษณะของ CPU จะเป็น PACKAGE แบบ 100 PIN QFP

### PORT

CP-Z84C11 จะมี PORT ใช้งาน 40 BIT I/O หรือ 5 PORT ด้วยกัน โดย 5 PORT นี้จะเป็น PORT ในตัว CPU เราสามารถสั่งให้ PORT ของ Z84C11 เป็น INPUT หรือ OUTPUT ได้โดยอิสระ BIT ต่อ BIT โดยถ้าเรา SET ค่าออกที่ PORT DATA DIRECTION REGISTER ถ้าให้ BIT ใดเป็น "1" ก็คือให้ PORT DATA ของ BIT นั้น ๆ เป็น OUTPUT PORT (ถ้า SET PORT นั้นเป็น OUTPUT PORT :ค่าเริ่มต้นจะเป็นศูนย์) และถ้าเราต้องการให้เป็น INPUT PORT ก็ SET ค่าออกที่ PORT DATA DIRECTION REGISTER เป็นค่า "0"

| CHANNEL PORT                   | ADDRESS PORT |
|--------------------------------|--------------|
| PORT A DATA PORT               | 50H          |
| PORT B DATA PORT               | 51H          |
| PORT C DATA PORT               | 52H          |
| PORT D DATA PORT               | 30H          |
| PORT E DATA PORT               | 40H          |
| CHANNEL CONTROL PORT           | ADDRESS PORT |
| PORT A DATA DIRECTION REGISTER | 54H          |
| PORT B DATA DIRECTION REGISTER | 55H          |
| PORT C DATA DIRECTION REGISTER | 56H          |
| PORT D DATA DIRECTION REGISTER | 34H          |
| PORT E DATA DIRECTION REGISTER | 44H          |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 บล็อกไดอะแกรมของพอร์ต I/O

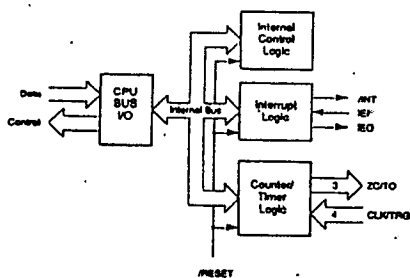
### Z80 BUS

CP-Z84C11 จะมีส่วนขยายระบบได้ทาง Z80 BUS โดยมีลักษณะเหมือนกับ CPU Z80 40 PIN ทำให้เราสามารถต่อขยายบอร์ดได้เช่น ต่อขยาย PORT 8255 ได้อีก

### CTC

CP-Z84C11 จะมีวงจร Z84C30 (Z80 CTC) ต่อร่วมกันอยู่ในตัวเรียบร้อยแล้ว เพียงต่อออกใช้งานของ CTC ออกมาที่ CONNECTOR 10 PIN ในชุดควบคุม ส่วนขา INT ของ CTC นั้นจะต่อกับขา INT ของ Z80 ในตัวโดยเป็นแบบ WIRED-OR เรียบร้อยในตัวแล้ว รายละเอียดของ CTC จะใช้งานเหมือนกับ Z80 CTC ทั่วไป

| CHANNEL | CTC ADDRESS PORT |
|---------|------------------|
| CH0     | 10H              |
| CH1     | 11H              |
| CH2     | 12H              |
| CH3     | 13H              |



รูปที่ 1.4 บล็อกไดอะแกรมของ CTC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MS1, MS2

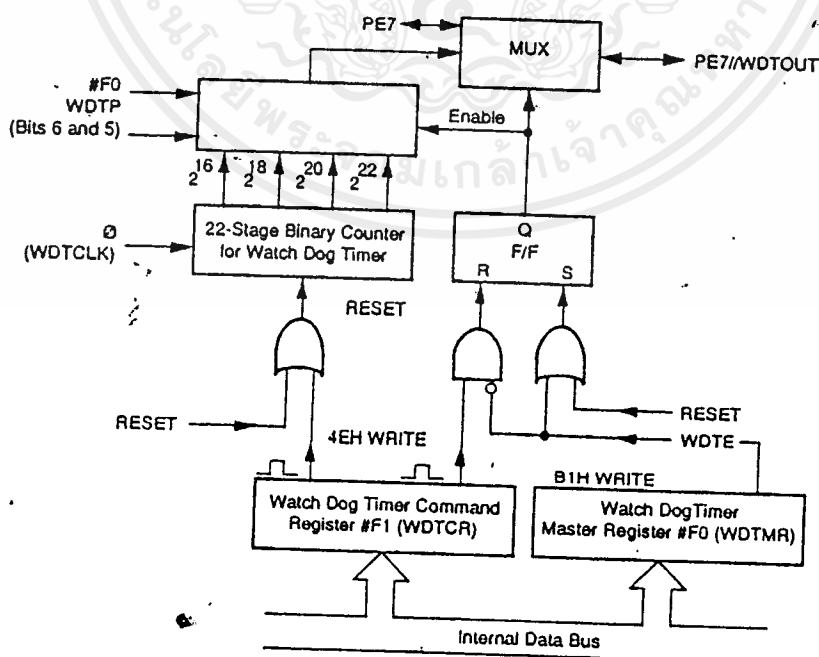
MS1 ,MS2 จะเป็นขา INPUT ของ CPU Z84C11 โดยเป็นการ SET ให้ CPU ในขณะที่กำลัง HALT แล้วจะให้อยู่ในสภาวะใด (RUN , IDLE1 , IDLE2 , STOP)

| MS1 | MS2 | HALT STATE |
|-----|-----|------------|
| 1   | 1   | RUN MODE   |
| 0   | 0   | IDLE1 MODE |
| 0   | 1   | IDLE2 MODE |
| 1   | 0   | STOP MODE  |

WDTOUT

เป็น PIN จาก PORT PE BIT 7 ซึ่งทำหน้าที่ 2 อย่างคือเป็น DATA PORT ทั่ว ๆ ไป แล้ว ก็ยังเป็น WATCH DOG TIME OUTPUT ด้วย โดยจะเป็น OPEN-DRAIN I/O เมื่อถูก SET ให้เป็น WDTOUT โดย PIN นี้จะถูกต้องโดยตรงเข้ากับ PIN RESET ของ CPU

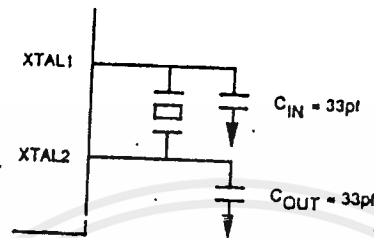
(\*WATCH DOG เป็นลักษณะวงจรที่จะทำการ RESET CPU อยู่เสมอตามค่าเวลาที่เรากำหนด ซึ่งถ้าเราไม่ทำการ DISABLE WATCH DOG ภายในเวลากำหนด CPU นั้นก็จะถูก RESET เช่น ในโปรแกรมทำงานปกติเราจะ CALL DISABLE WATCH DOG อยู่เสมอ แต่ถ้า CPU กำลัง RUN อยู่ นั้นเกิดมีสัญญาณรบกวนขึ้น ทำให้ไม่อาจสามารถมา RUN โปรแกรมปกติที่มีการเรียกใช้โปรแกรม CALL DISABLE WATCH DOG ได้ CPU ก็จะเกิดการ RESET ขึ้นทันที เพื่อให้กลับไปเริ่ม RUN ใหม่อีก)



รูปที่ 1.5 บล็อกไดอะแกรม WATCH DOG TIME

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

clock ความถี่ที่ใช้งานสูงสุดที่ 10 MHz ซึ่งสามารถใช้ได้ทั้ง clock จากภายนอก หรือ clock ที่เกิดขึ้นมาจากภายในตัวของ IC เอง ซึ่งเกิดมาจากการนำ crystal มาต่อเข้ากับขา IC ที่ขา XTAL1, XTAL2 พร้อมทั้งสามารถเลือกความถี่ใช้งานได้ 2 ความถี่ คือ เมื่อป้อนความถี่สูงสุดให้ CPU ที่ 10 MHz สามารถที่จะเลือกใช้งานที่ 10MHz และที่ 5 MHz



รูปที่ 1.6 แสดงถึงการต่อ crystal ที่ใช้แหล่งกำเนิดภายในตัว IC

สามารถต่อประสุมค์ใช้งาน Z84C11 ได้มากมาย โดยเฉพาะผู้เคยใช้งานเหมือนกับ CPU Z80 มาก่อนจะสะดวกมาก โดยสามารถนำโปรแกรมเดิมที่เขียนด้วย Z80 มาใช้กับ Z84C11 ได้เลย CPU Z84C11 นี้จะเป็นตัวหลักในการประมวลผล หรือเป็นตัวเลือก Function ต่าง ๆ และควบคุมในส่วนต่าง ๆ ทั้งหมดของเครื่อง การทำงานจะใช้โปรแกรมไปควบคุมส่วนต่าง ๆ ดังนี้

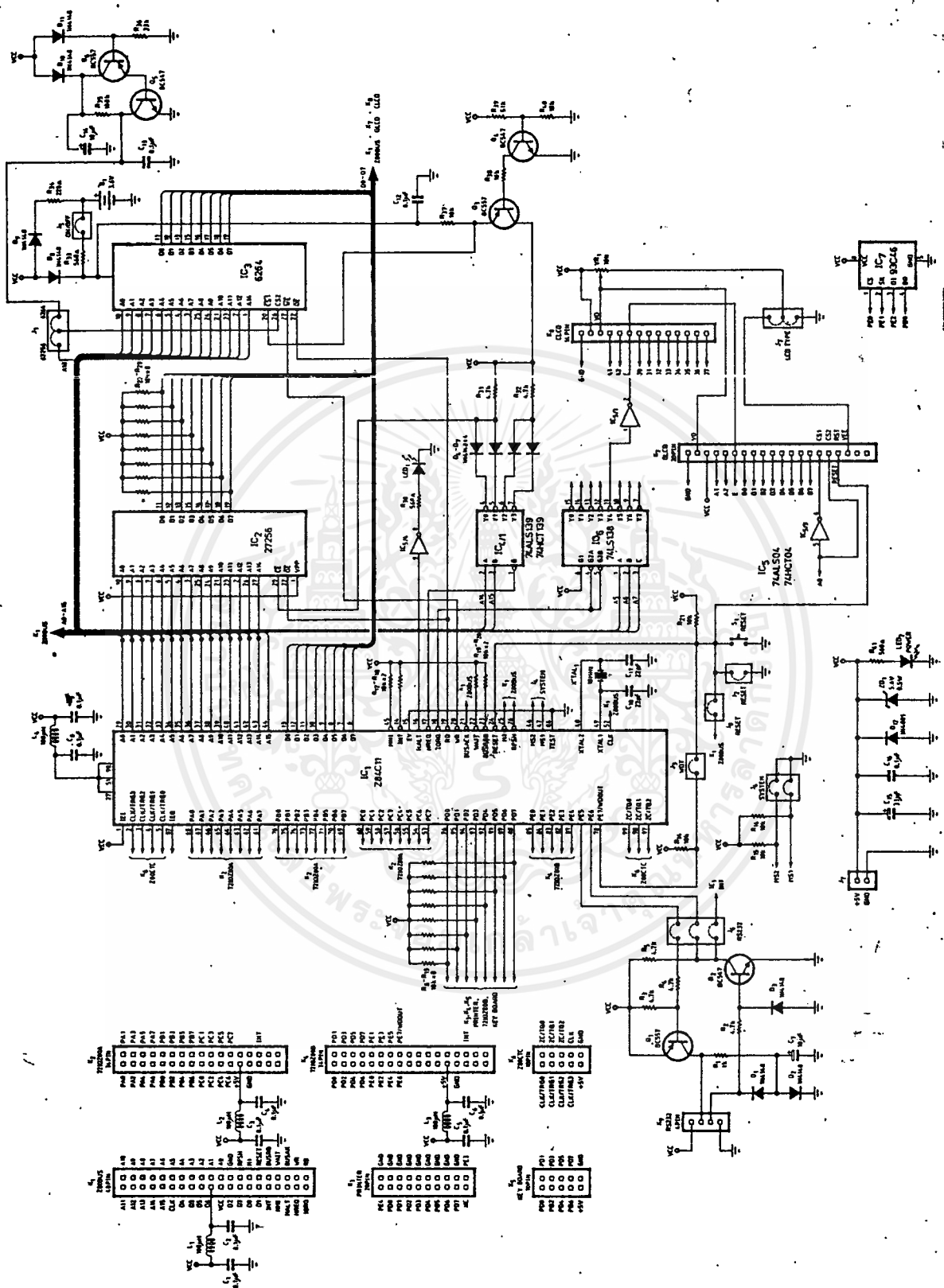
1. Analog to Digital (ทำหน้าที่แปลงสัญญาณ Analog มาเป็น Digital)
2. counter
3. ควบคุมความถี่จาก Generator ภายในเครื่อง
4. เลือก Function ต่าง ๆ ในช่วงการวัด ย่านต่าง ๆ เช่น เลือก Range Volt-meter หรือ Amp meter และอื่น ๆ

จาก Function ทั้งหมดจะเห็นได้ว่า CPU เปรียบเสมือนสมองกลที่จะควบคุมระบบต่าง ๆ ไว้ด้วยโปรแกรมภายในตัว CPU เอง แม้กระทั่งการรับ Key หรือ การแสดงผลด้วย LCD ก็ตาม ซึ่งจะได้อธิบายการติดต่อดังนี้

#### การใช้งาน

ตัวอย่างจตามรูปที่ 1.7 แสดงถึงการใช้งานของวงจรเข้ากับหน่วยความจำและการ decode การใช้งานกับอุปกรณ์ภายนอกไม่ว่าจะเป็น ADC 1210 หรือส่วนอื่นที่นำเข้ามาต่อที่พอร์ตอินพุต และเอาท์พุท จากนั้น จะนำเอาเข้ามาประมวลผลตามความต้องการใช้งานแต่ละหน้าที่ เพื่อให้เกิดความสะดวกต่อการใช้งานของเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.7 แสดงการต่อใช้งานของ Z84C11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

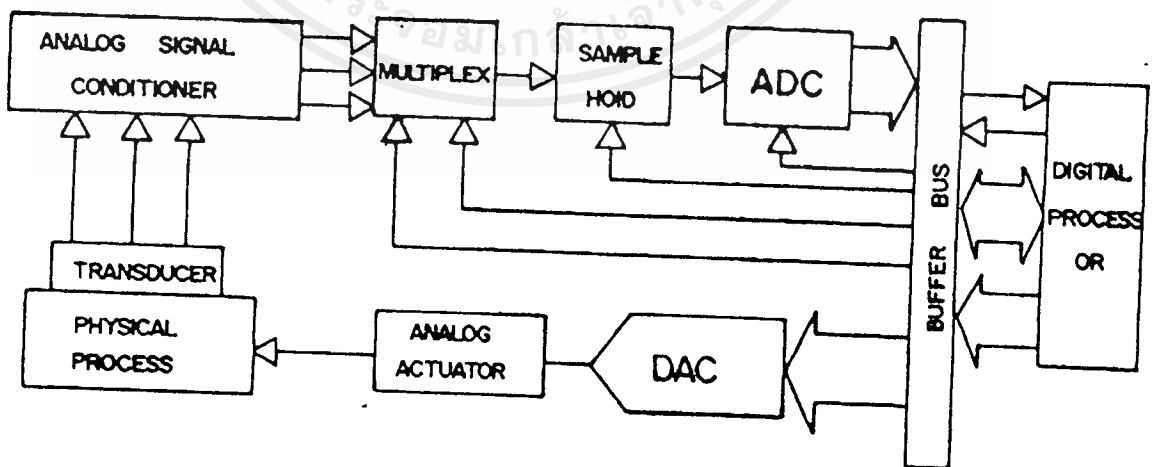
## บทที่ 2 Analog to Digital

เรื่อง Data Acquisition and conversion นี้จะกล่าวถึงมีหลักการและอุปกรณ์ตลอดจนแนวทางการนำอุปกรณ์ทางด้าน Data Acquisition และ conversion ไปใช้งาน ดังนั้นในตอนต้นจะได้กล่าวถึงทฤษฎีของ Data Acquisition โดยสังเขปซึ่งรายละเอียดผู้สนใจสามารถหาได้ในหนังสืออ้างอิงท้ายเล่ม

### ทฤษฎีของ Data Acquisition and conversion

#### 2.1. คุณสมบัติ Data Acquisition and conversion

รูปแบบสัญญาณไฟฟ้าที่เราพบเห็นและคุ้นเคยในชีวิตประจำวัน จะอยู่ในรูปแบบของสัญญาณที่ต่อเนื่องหรือเรียกว่า สัญญาณอนาลอก ซึ่งแต่เดิมการนำเอาสัญญาณไฟฟ้างกล่าวมาประมวลผล (Processed) จะใช้ในรูปแบบอนาลอก นั้นเอง แต่เมื่อการประมวลผลสัญญาณทางดิจิทัลได้รับการพัฒนาขึ้นมาเนื่องจากพบว่า ในรูปแบบของดิจิทัล การประมวลผล การเก็บค่า การสื่อสาร และ แสดงผลกระทำได้ง่ายและมีประสิทธิภาพมากกว่า ดังนั้น การเปลี่ยนรูปแบบของสัญญาณ (conversion) จึงได้มีความจำเป็นขึ้น จากสัญญาณอนาลอกที่มีอยู่ตามธรรมชาติถูกเปลี่ยนมาเป็นสัญญาณดิจิทัลโดย Analog to digital convertors (ADC) และประมวลโดยตัวประมวลทางดิจิทัล (Digital processors) เช่น คอมพิวเตอร์ จากนั้นจะถูกนำมาแสดงผลเลขหรือถูกเปลี่ยนกลับมามีอยู่ในรูปแบบอนาลอกที่คุ้นเคย และ ใช้งานได้ง่ายกว่าโดย Digital Analog convertors (DAC) ในรูปที่ 2.1 แสดงระบบควบคุม โดยการประมวลข้อมูลในระบบดิจิทัล



รูปที่ 2.1 ระบบควบคุมที่มีการประมวลข้อมูลทางดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

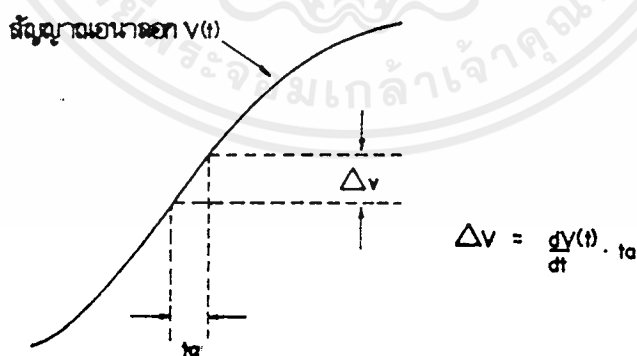
การเปลี่ยนแปลงทางกายภาพในลักษณะใด ๆ ก็ตาม (physical process) เช่น ความดันอุณหภูมิ ฯลฯ จะถูกเปลี่ยนให้เป็นสัญญาณอนาล็อก โดยทรานสดิวเซอร์ที่มี คุณสมบัติที่เหมาะสมกับรูปแบบทางกายภาพนั้น สัญญาณอนาล็อกนั้นจะถูกปรับให้อยู่ในรูปและขนาดที่เหมาะสมก่อน โดย Analog signal conditioner เช่น วงจรขยาย หรือ ฟิลเตอร์ เป็นต้น

ในระบบที่มีข้อมูลต้องการประมวลผลในเวลาเดียวกันหลายข้อมูล แต่เนื่องจาก ADC การทำงานได้เร็วพอจึงไม่จำเป็นต้องใช้ ADC หลาย ๆ ตัวมาทำงานแยกกัน แต่จะใช้วิธีแบ่งเวลา (time-sharing) โดยวิธี multiplexing หรือวงจร sample and hold (S/H) จะสุ่ม (sample) เอาขนาดของสัญญาณอนาลอกมาและ hold ไว้ชั่วขณะเพื่อรอให้ ADC รับไปเปลี่ยนให้เป็นสัญญาณดิจิทัลจนเรียบร้อยแล้วค่อยรับสัญญาณใหม่ ทั้งนี้เพื่อไม่ให้มีความจำเป็นต้องใช้ ADC ที่ต้องทำงานได้เร็วมากนัก ข้อมูลดิจิทัลจะถูกส่งต่อไปยัง system bus ทำการประมวลผล โดยไมโครโปรเซสเซอร์ แล้วเปลี่ยนมาเป็นสัญญาณอนาลอก โดย DAC เพื่อควบคุมกิจกรรมทางกายภาพของระบบผ่าน Analog actuator

## 2.2 ทฤษฎีการ Sampling

ในการแปลงสัญญาณอนาลอกเป็นรหัสดิจิทัลนั้น ADC จะต้องใช้เวลาช่วงหนึ่งในการจัดการ ซึ่งช่วงเวลาดังกล่าวนั้นขึ้นอยู่กับหลายแฟกเตอร์ เช่น ความละเอียดของการเปลี่ยนสัญญาณเทคนิคของการเปลี่ยนแปลงสัญญาณ และความเร็วในการทำงานของอุปกรณ์ร่วมอื่น ๆ ความเร็วของการแปลงสัญญาณนี้จำเป็นสำหรับการประยุกต์ใช้งาน เฉพาะอย่าง และความแม่นยำที่ต้องการ

Aperture time โดยทั่วไปหมายถึงช่วงเวลาที่เกิดจากความไม่แน่นอนในการวัด และผลก็คือเกิด error ต่อค่าที่วัดได้



รูปที่ 2.2 แสดง error จากการวัดใน Aperture time

ในรูปที่ 2.2 สัญญาณอนาลอก  $V(t)$  มีอัตราการเปลี่ยน  $dv/dt$  ในช่วง Aperture time  $t_a$  ดังนั้นช่วงการเปลี่ยนแปลงอนาลอกจะเท่ากับ  $V$  โดย

$$\Delta V = t_a \cdot dv(t)/dt$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นหากเวลาที่ ADC ใช้ในการเปลี่ยนสัญญาณในเวลา  $t_u$  นี้รหัสดิจิตอลที่ได้อาจจะตรงกับขนาดของสัญญาณอนาล็อกค่าใดค่าหนึ่งในช่วงนี้ และส่วนอื่น ๆ ที่เหลือคือ error ที่เกิดขึ้น ซึ่งแน่นอนในบางครั้งเป็นไปได้ที่รหัสดิจิตอลจะตรงกับค่าอนาล็อกที่ถูกต้อง ตัวอย่าง ในกรณีสัญญาณอินพุตเป็นรูปซายน์ อัตราการเปลี่ยนแปลงบนรูปคลื่น จะเกิดที่สูตรตรงบริเวณจุดตัดแกนเวลารอบ ๆ จุดศูนย์วอล์ก (Zero Crossing) และ Aperture time error คือ

$$\begin{aligned}\Delta V &= t_u \frac{d(A \sin \omega t)}{dt} = 0 \\ &= t_u A \omega\end{aligned}$$

และ error รวมคิดจากอัตราส่วนของขนาดเต็มสเกล คือ

$$\Sigma = \Delta V / 2A = \pi f t_u$$

ดังนั้น หากต้องการเปลี่ยนสัญญาณเป็นรูปซายน์ความถี่ 1 kHz ให้เป็นสัญญาณดิจิตอล 10 บิต ซึ่งยอมให้ error ไม่เกินกว่า resolution (จะกล่าวถึงภายหลัง) คือ  $1/2^{10}$  LSB หรือ 0.001 ดังนั้นเวลา Aperture time จะต้องอยู่ในช่วง

$$t_u = \Sigma / \pi f = (0.001) / (\pi \times 10^3) = 310 \times 10^{-6} \text{ sec}$$

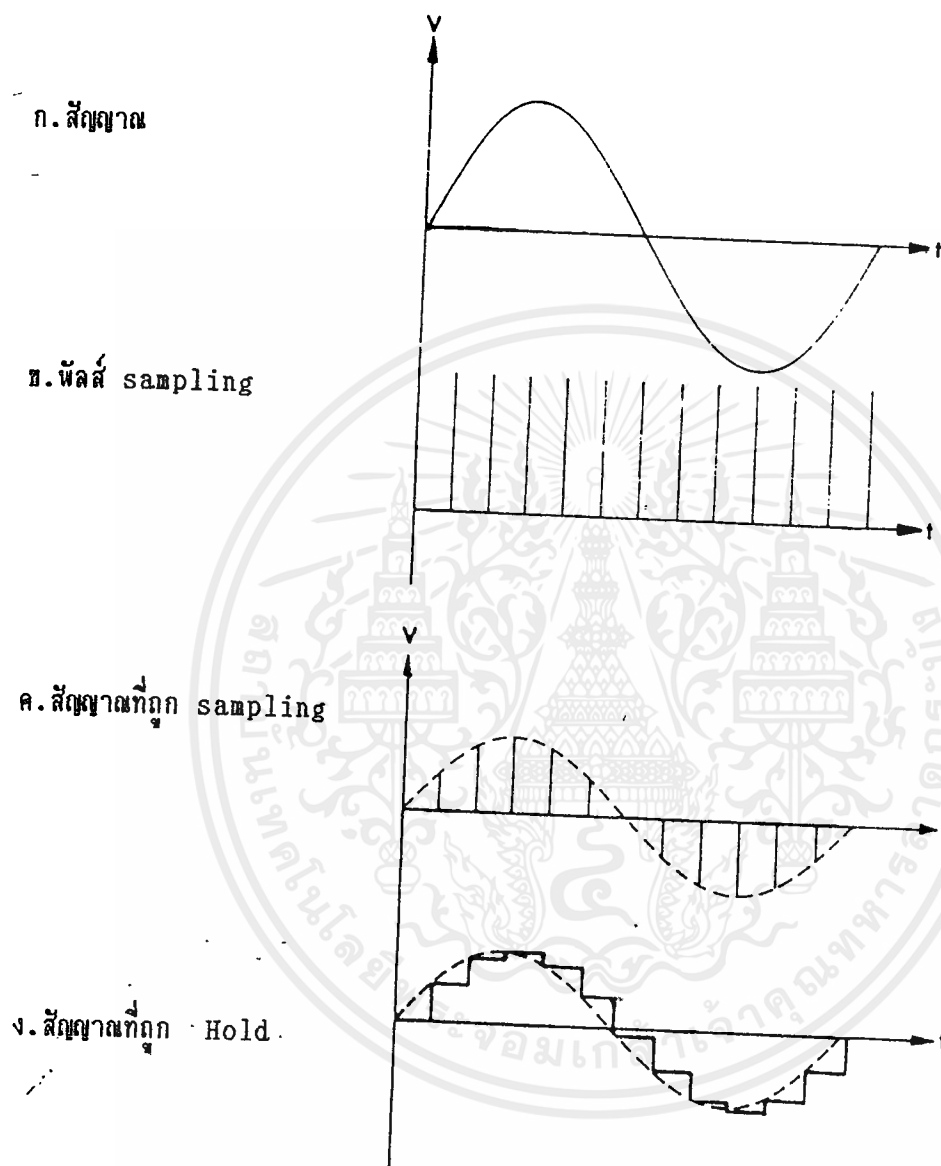
จะเห็นว่าแม้สัญญาณ 1 กิโลเฮิร์ต จะไม่ใช่ความถี่สูงก็จริง แต่ ADC ที่ใช้ต้องการเวลาในการเปลี่ยนใน 230 นาโนวินาทีเป็นรหัส 10 บิต นั้นไม่ใช่หาได้ง่าย ๆ ซึ่งวิธีอื่นที่ไม่จำเป็นต้องใช้ ADC ความเร็วสูง เช่นนั้นคือ การใช้ Sample and hold ซึ่ง Sample and hold ที่มี Aperture time น้อย ๆ นั้นทำได้ง่ายและราคาถูกกว่า

### 2.3 Sample and hold และ Aperture error

วงจร Sample and hold จะทำการสุ่มสัญญาณทางด้านอินพุต และนำสัญญาณที่สุ่มนั้นมาเก็บหรือ hold ไว้ในเวลาหนึ่งได้ ส่วนใหญ่จะใช้เป็นการประจุแรงดันให้กับตัวเก็บประจุที่เร็วไหล ดังนั้นเมื่อแรงดันอินพุตสามารถคงอยู่ได้นานพอสมควร ทำให้ Aperture time ของ Sample and hold คือเวลาตั้งแต่เริ่มสุ่มสัญญาณจนตัวเก็บประจุเก็บค่าแรงดันจนถึงค่าที่สุ่ม ซึ่งสำหรับ Sample and hold แล้ว Aperture time ขึ้นอยู่กับแบนด์วิดท์ และ Switching time ของอุปกรณ์แอคทีฟ (จะกล่าวภายหลัง) ที่ใช้ในวงจรซึ่งหาและสร้างได้ง่ายและราคาถูกกว่าการสร้าง ADC ความเร็ว สูง

ระบบ Sample ข้อมูลและทฤษฎีการ Sample

ในระบบการ Sampling สัญญาณอนาล็อกจะถูกสุ่มเป็นระยะ ๆ คงที่ตามรูปที่ 2.3 กลุ่มของสัญญาณสุ่มจะแทนการทำงานด้วยความเร็วสูง ซึ่งจะทำให้การติดต่อสัญญาณอนาล็อกในช่วงเวลาอันสั้น



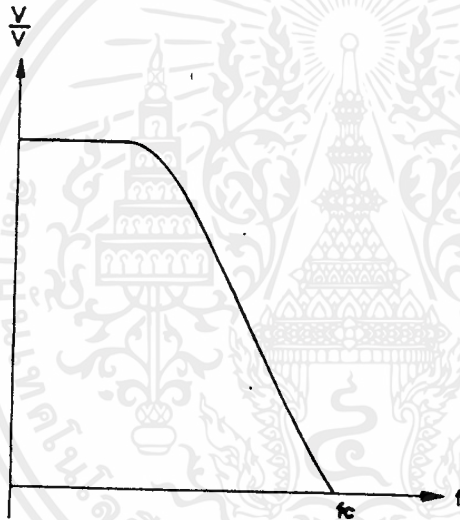
### รูปที่ 2.3 การ Sampling สัญญาณ

ผลของการสุ่มสัญญาณด้วยความเร็ว จะเสมือนกับการคูณสัญญาณพัลส์ กับสัญญาณอนาล็อก ซึ่งจะได้เป็นสัญญาณที่มีอดุลระหว่างพัลส์ กับสัญญาณอนาล็อกดังแสดงในรูป โดยสัญญาณอนาล็อกจะขึ้นมาบนขบวนพัลส์ ถ้าหากเอาสวิตช์และตัวเก็บประจุแทนสวิตช์ แล้วสัญญาณอนาล็อกที่ถูกสุ่มจะถูก hold ไว้ในตัวเก็บประจุจนกว่าสัญญาณค่าใหม่ถูกสุ่มเข้ามา ซึ่งลักษณะของเ้าท์พุทที่ได้แสดงในรูป ง. เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

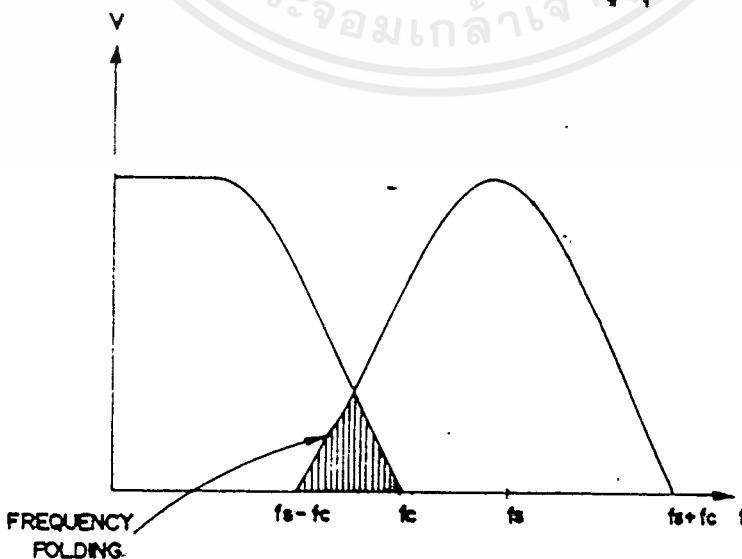
มีปัญหาที่ว่าอัตราการสุ่มสัญญาณนั้นควรมีขนาดเท่าใด จะไม่ทำให้ข้อมูลสูญหายไปเมื่อสัญญาณนั้นถูกเปลี่ยนกลับมาเป็นเช่นเดิม คำตอบก็คือ ขึ้นอยู่กับความถี่ของสัญญาณอนาล็อกและทฤษฎีของการสุ่ม กล่าวไว้ว่า "ถ้าสัญญาณต่อเนื่องซึ่งมีความถี่และฮาร์โมนิกส์ไม่เกิน  $f_c$  แล้วสัญญาณดังกล่าวจะสามารถเปลี่ยนกลับมาได้อย่างเดิมไม่สูญเสีย ซึ่งรายละเอียด หรือความผิดเพี้ยนไปเกิดจากอัตราการสุ่มไม่น้อยกว่า  $2f_c$  ต่อวินาที"

#### 2.4 Frequency folding and Aliasing

จากทฤษฎีของการสุ่ม สามารถอธิบายด้วยลักษณะรูปสเปกตรัมของสัญญาณในรูปที่ 2.4 (ก) แสดงให้เห็นถึงสเปกตรัมของสัญญาณที่ถูกสุ่มซึ่งแบนด์วิดท์ไม่เกิน  $f_c$  ในขณะที่สัญญาณนี้จะถูกสุ่มด้วยความถี่  $f_s$  ขบวนการมอดูเลชันจะทำให้แถบสเปกตรัมของสัญญาณสุ่มขยายกว้างออกจาก  $f_s$  เป็น  $2f_s, 3f_s, \dots$  ได้เป็นดังรูป 2.4 ข



รูปที่ 2.4 (ก. แสดงสเปกตรัมของสัญญาณอนาล็อกที่จะถูกสุ่ม)



รูปที่ 2.4 (ข. หลังการเกิด Frequency folding)

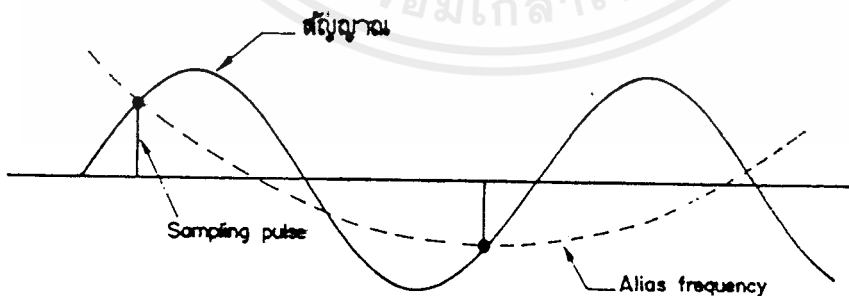
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเฉพาะภายในเท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าความถี่ของสัญญาณส่ม  $f_s$  ไม่สูงพอหลังจากการส่มสเปคตรัมบางส่วนของ  $f_s$  จะย้อนกลับสเปคตรัมของสัญญาณซึ่งเรียกว่า frequency folding หากเป็นเช่นนี้ก็จะทำให้เกิดความเพี้ยนแก่สัญญาณอนาลอกจากการซ้อนกันของสเปคตรัม เมื่อสัญญาณถูกเปลี่ยนกลับมาให้อยู่ในรูปเดิม และถ้าเลื่อนความถี่ของการส่มให้สูงขึ้นจนโอกาสการซ้อนของสเปคตรัมหมดไป  $(f_s - f_c) > f_c$  และการเปลี่ยนกลับของสัญญาณหลังจากถูกส่มก็ยังคงเหมือนเดิมได้

จากที่กล่าวมาแสดงการสนับสนุนทฤษฎีการส่มที่ว่าให้  $f_s > 2f_c$  นั่นคือการกำจัดการซ้อนกันของสเปคตรัมได้สองวิธีคือ หนึ่งด้วยการใช้อัตราการส่มที่สูงพอและทำการฟิลเตอร์ความถี่ของสัญญาณอนาลอกก่อนการส่ม เพื่อให้แบนด์วิดท์กว้างไม่เกินไปกว่า  $f_s/2$  ในทางปฏิบัติแล้วจะยังคงเกิด frequency folding ได้เสมอจากส่วน ฮาร์โมนิกส์ของสัญญาณรวมทั้งสเปคตรัมของสัญญาณรบกวนที่ยังคงอยู่แม้ว่าทำการฟิลเตอร์ก่อนหน้านี้มาแล้วก็ตาม การกำจัดการซ้อนกันของสเปคตรัม จะได้ผลคือ พยายามให้มีการส่มสัญญาณเป็นไปอย่างรวดเร็วมากที่สุด ซึ่งปกติจะสูงกว่าความถี่ต่ำสุดตามทฤษฎี Sampling คือ  $2f_c$  เสมอ

ผลของการใช้อัตราการส่มที่ไม่เหมาะสมอีกประการหนึ่งที่เกิดสัญญาณรูปซายน์ แสดงในรูปที่ 2.5 เรียกว่า alias Frequency ซึ่งเกิดกับสัญญาณที่เปลี่ยนกลับมาเช่นเดิมหลังจากถูกส่มแล้ว

ในกรณีการส่มนี้ในอัตราที่ต่ำกว่าสองเท่าต่อรอบสัญญาณอินพุท จะทำให้ได้สัญญาณซายน์ความถี่ต่ำ ๆ แสดงเป็นจุดไขปลาในรูปที่ 2.5 ซึ่งจะเห็นว่าความถี่ alias อาจแตกต่างจากความถี่เดิมไปมาก



รูปที่ 2.5 การเกิด alias frequency จากการส่มความถี่ต่ำกว่า 2 เท่าของความถี่สัญญาณอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 Quantizing theory

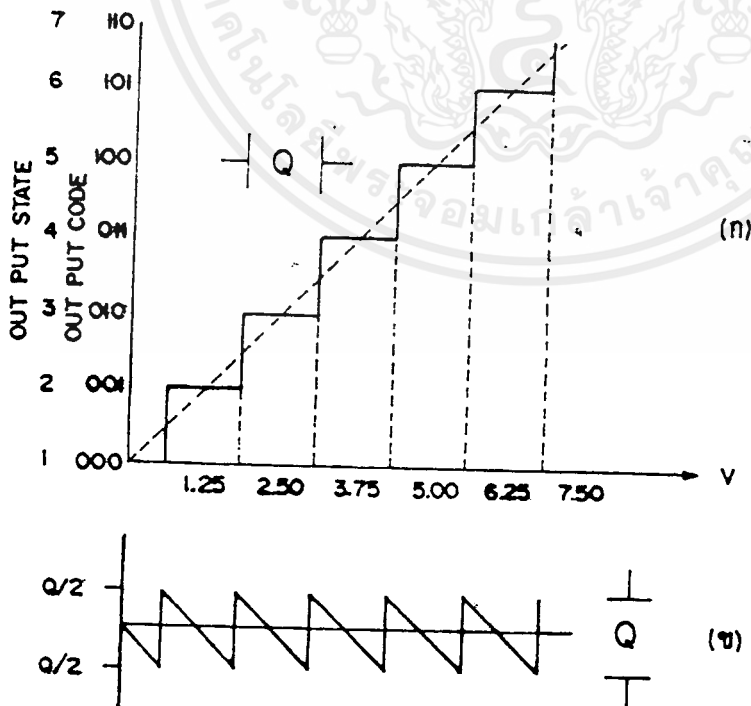
Quantizing เป็นกระบวนการที่แปลงสัญญาณอนาลอกเป็นสัญญาณที่ไม่ต่อเนื่อง (discrete signal) ซึ่งจากนี้ก็จะผ่านกระบวนการ Coding จัดให้สัญญาณที่ไม่ต่อเนื่องนั้นอยู่ในรูปที่ง่ายต่อการประมวลผลต่อการเข้าใจ และเป็นสัดส่วนสัมพันธ์กับสัญญาณอนาลอก เช่น อยู่ในรูปของรหัสไบนารี เป็นต้น หากนำเอาขนาดของสัญญาณอนาลอกและสัญญาณดิจิทัลที่สัมพันธ์จากการ Quantize และ encode และมาเขียนกราฟก็จะได้กราฟแสดง Quantize transfer function ดังรูปที่ 2.6

ในรูปกราฟแสดงให้เห็นถึงความสัมพันธ์กันระหว่างสัญญาณอนาลอกที่มีขนาดอยู่ระหว่าง 0 ถึง +10 โวลต์ Quantize และ encode เป็นรหัสไบนารี 3 บิตได้ 8 ระดับจาก 000 ถึง 111 ในระบบไบนารี รหัสดิจิทัลแต่ละค่าจะแทนขนาดของสัญญาณอนาลอกแต่ละค่าที่เป็นสัดส่วนกับค่าเต็มสเกลโดยค่าสูงสุดของรหัสดิจิทัลคือทุกบิตเป็น 1 จะเท่ากับสัญญาณอนาลอกเต็มสเกลคูณด้วย  $(1-2^{-n})$  โดย  $n$  เป็นจำนวนบิตของรหัสดิจิทัล และรหัสดิจิทัลแต่ละบิตที่เป็น 1 จะเท่ากับขนาดเต็มสเกลของอนาลอกคูณกับค่า Weighting ของรหัสบิตนั้นหารด้วย  $2^n$  ตัวอย่าง เช่น ค่าเต็มสเกลของอนาลอกเป็น 10 โวลต์ รหัส 1011 จะแทนขนาดสัญญาณอนาลอกอินพุต

$$V_{\text{input}} = (R/2^n) \{ (1 \times 2^3) + (0 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) \}$$

$$= (10/2^4) \{ (1 \times 2^3) + (0 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) \}$$

จุดสำคัญที่เกี่ยวกับกราฟ transfer function ในรูปที่ 2.6 อันแรกได้แก่ resolution



รูปที่ 2.6 transferfunction ของ Quantize 3 บิต ตามทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ quantizer ซึ่งกำหนดได้จากจำนวนบิตของรหัสดิจิทัล หรือจากกราฟ คือขนาดกว้างของ step ทางแกนอนาลอกว่าเป็นสัดส่วนเท่าใดระหว่างเต็มสเกลอนาลอกกับค่า  $2^n$

จำนวนสถานะเอนกัฟท์ที่กำหนดได้จากจำนวนบิตคือเท่ากับ 2 สถานะ ตัวอย่างกรณี ADC 8 บิต Quantizer จะให้เอนกัฟท์ 256 ค่า และ 12 บิตให้ 4096 ค่าต่อค่าเต็มสเกลของอนาลอก ในไดอะแกรมแสดงทรานส์เฟอร์ฟังก์ชัน จะเห็นจุดแบ่ง ระดับ (decision point) หรือ (Threshold level) สัญญาณอนาลอกจะมีจำนวน  $2^n - 1$  จุดที่อยู่ที 0.625, 1.875, 3.125, 4.375, 5.625, 6.875 และ 8.125 โวลต์ ระหว่างจุดดังกล่าวเป็นสัญญาณอนาลอกซึ่งแปลงเป็นรหัสดิจิทัล 1 ค่า ดังนั้นค่าเหล่านี้จะต้องปรับให้ถูกต้องมากที่สุดเพื่อแปลงขนาดของอนาลอกให้ตรงกับค่าที่ทำการ Quantized

แรงดันที่ 1.25, 2.50, 3.75, 5.0, 6.25, 7.2 และ 8.75 โวลต์ เป็นจุดกึ่งกลางในช่วงของสัญญาณอนาลอกที่แสดง 1 ค่าเอนกัฟท์ดิจิทัลฟังก์ชันที่เป็นลักษณะที่เป็นขั้นบันไดนี้ สามารถประมาณเป็นเส้นตรงโดยการโยงเส้นตรง ระหว่างจุดเริ่มและจุดปลาย ณ จุดกึ่งกลางของรหัสดิจิทัลสถานะสุดท้ายสังเกตว่า ในทางทฤษฎีแล้วเส้นตรงนี้จะต้องผ่านจุดกึ่งกลางของเส้นทึบของระดับดิจิทัล

## 2.6 Quantizer Resolution and Error

ในแต่ละค่าของสัญญาณดิจิทัลเอนกัฟท์ จะแทนขนาดของสัญญาณอนาลอกค่าใดค่าหนึ่งในช่วงเล็ก ๆ ระหว่างจุดแบ่งระดับจุด เรียกว่าช่วงเล็ก ๆ นี้ว่าเป็นขนาดหนึ่ง Analog Quantization หรือหนึ่งควันตัม (Quantum) หรือ 1 LSB (least significant bit) ของการแปลงสัญญาณตัวอย่าง ในรูปที่ 2.6 ก ควันตัม คือ 1.25 โวลต์ คำนี้นี้ได้จากการคำนวณจาก

$$Q = FSR/2^n$$

FSR คือ ช่วงเต็มสเกลของแรงดันอนาลอก (Full scale Range)

n คือ จำนวนบิตของรหัสดิจิทัล

จากสมการจะเห็นว่า หากจำนวนบิตมากขนาดของ Quantizing ก็จะลดลงและทำให้สัญญาณอินพุตของ Quantizer ทั่วไปได้ตลอดช่วงของสัญญาณอนาลอก ก็จะเห็นช่วงของผลต่างของอนาลอกอินพุตและ ดิจิตอลเอนกัฟท์เป็นช่วงพล็อตได้เป็น รูปฟันเลื่อยดังรูป 2.6 (ข) เรียกว่า Quantizing error ซึ่ง error นั้นก็คือ 1 ช่วงสัญญาณอนาลอกแปลงเป็นรหัสดิจิทัล 1 ค่า ดังกล่าวมาแล้วนั่นเอง

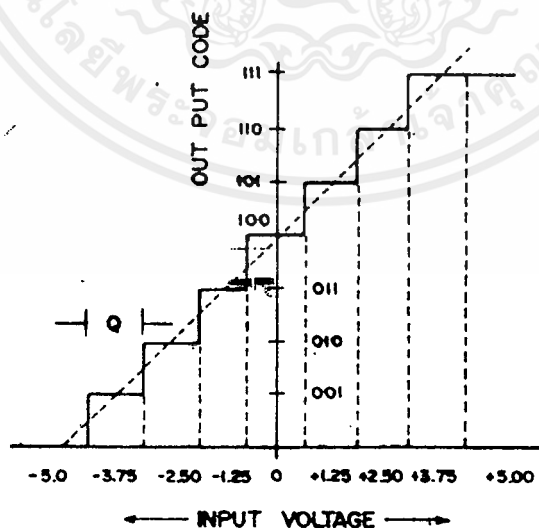
error นี้เป็นธรรมชาติของ Quantizing ซึ่งจัดการแก้ไขไม่ได้นอกจากการเพิ่มจำนวนบิตของ Quantizer ให้มากขึ้น และ เอนกัฟท์ error จะอยู่ระหว่าง  $0/Q/2$  error อาจจะเป็นศูนย์เพื่อสัญญาณอนาลอกที่ค่าที่จุดกึ่งกลางของควันตัมพอดี ลักษณะฟังก์ชันของ error จะสามารถคิดเป็นสัญญาณรบกวนทางอินพุต ซึ่งมีค่าเป็น  $Q/2$  และเฉลี่ยเป็นศูนย์ค่า rms เป็น  $Q/2\sqrt{3}$  ซึ่งจะได้จากการวิเคราะห์รูปคลื่นฟันเลื่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.7 รหัสตัวเลขสำหรับการเปลี่ยนข้อมูล

รหัสตัวเลขที่นิยมนำมาใช้ในระบบเปลี่ยนข้อมูลได้แก่รหัสไบนารีหรือที่เรียกว่า Straight binary โดยที่รหัสไบนารีสถานะสูงสุดจะแทนสัญญาณอนาล็อก FSR ( $1-2^n$ ) โวลต์ ตัวอย่าง เช่น หากสัญญาณอนาล็อกเต็มสเกล (FSR) เท่ากับ 20 โวลต์ สำหรับข้อมูลขนาด 12 บิต ดังนั้นรหัส 1111 1111 1111 จะแทนสัญญาณอนาล็อกขนาด  $20 (1-2^{-12}) = 19.9951171$  โวลต์ นอกจากรหัสไบนารีธรรมดาแล้วยังมีการใช้ระบบไบนารีแบบอื่น ๆ ในระบบการแปลงสัญญาณได้แก่ ออฟเซ็ทไบนารี, ทั'คอมพลีเมนต์, BCD ซึ่งแต่ละระบบมีข้อดีและความเหมาะสมต่างกัน ตัวอย่าง เช่น ระบบ BCD เหมาะสำหรับการแสดงตัวเป็นตัวเลขหน้าปัทม์ หรือต่อเข้ากับดิจิทัลมิเตอร์ รหัส 2's complement เหมาะสำหรับการคำนวณลอจิกทางคณิตศาสตร์ และระบบ ออฟเซ็ทไบนารี เหมาะสำหรับการแปลงสัญญาณอินพุตที่มีทั้งช่วงบวกและช่วงลบ ในรูปที่ 2.7 แสดง Transfer function ของ ADC 3 บิตที่ใช้รหัส off set binary

นอกจากมาตรฐานของการใช้รหัสตัวเลขแล้ว ยังมีมาตรฐานของการเลือกช่วงของขนาดแรงดันอินพุต สำหรับ ADC คือ หากเป็นสัญญาณช่วงบวกหรือลบอย่างเดียวจะใช้ 0-5 โวลต์หรือ 0-10 โวลต์ แต่ถ้าเป็นช่วงลบจะใช้ -2.5 โวลต์, -5 โวลต์ และ -10 โวลต์ เป็นมาตรฐาน



รูปที่ 2.7 transfer function ของ adc 3 bit ที่ใช้รหัส off set binary

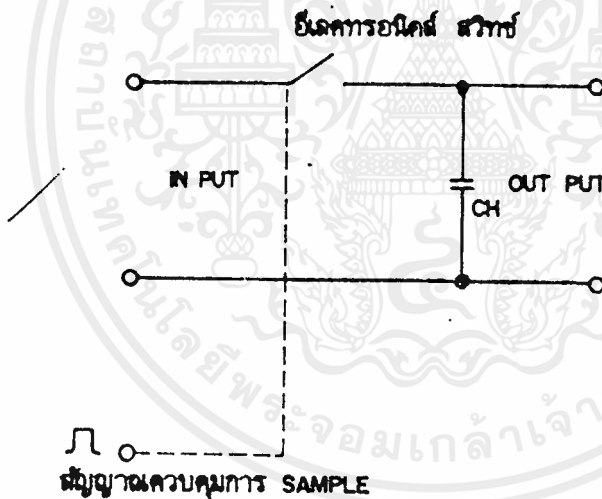
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์หรือสงวนชื่อการค้าของบริษัทผู้จัดทำ ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาตจากบริษัทผู้จัดทำ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.8 วงจร Sample - Hold (S/H)

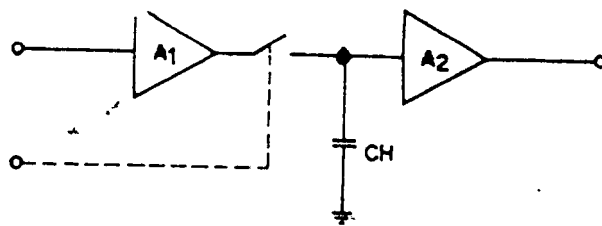
ในตอนต้นได้กล่าวถึงจุดมุ่งหมายในการใช้วงจร S/H ถึง ADC และต่อจากนี้จะได้กล่าวถึงรายละเอียดของวงจร S/H บางวงจรที่ใช้ในปัจจุบัน

ความจริงแล้ววงจร S/H มิได้มีใช้เฉพาะกับ ADC เท่านั้น แต่ก็ยังใช้กันทั่ว ๆ ไปในระบบ data distribution, sampling scope, DVM, reconstruction filter และอนาล็อกคอมพิวเตอร์ เป็นต้น

วงจร sample-hold โดยพื้นฐานแล้วเป็นอุปกรณ์หรือวงจรเก็บแรงดัน (Voltage memory) ซึ่งใช้อุปกรณ์ร่วมสำคัญคือตัวเก็บประจุในรูปที่ 2.8 ก แสดงพื้นฐาน Sample-hold อิเล็กทรอนิกส์สวิตช์จะต่อสัญญาณแรงดันเข้ากับตัวเก็บประจุ ซึ่งสวิตช์นี้ควบคุมจาก Sampling pulse ช่วงการตัดสินใจและเวลาในการประจุแรงดัน จนถึงค่าที่ sample มานั้นเรียกว่า Aperture-time ของ S/H จากลักษณะการทำงานดังกล่าว วงจร S/H จะมีจุดต่อต่อสัญญาณเข้าออก 3 จุดด้วยกันคือสัญญาณอนาล็อกอินพุต สัญญาณ sample และเอาต์พุต



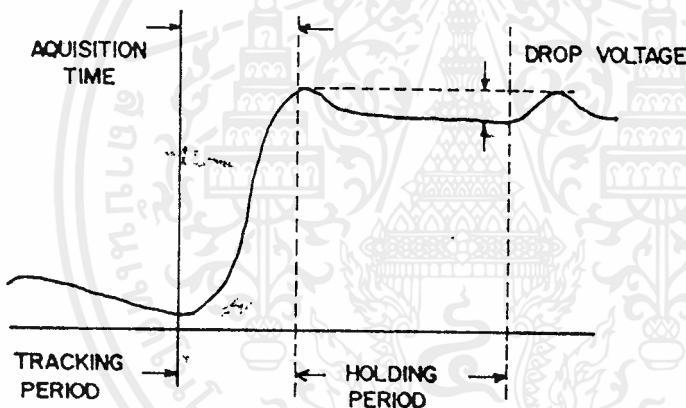
รูปที่ 2.8 ก แสดงพื้นฐานของ S/H



รูปที่ 2.8 ข วงจร S/H ที่ใช้ในทางปฏิบัติทั่ว ๆ ไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

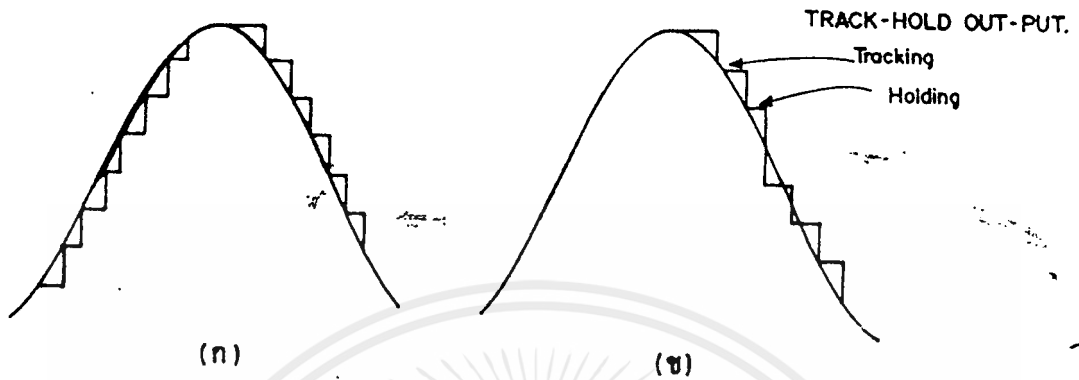
รูปที่ 2.8 ข แสดงวงจรที่ใกล้เคียงกับวงจรที่ใช้ในทางปฏิบัติ โดยเพิ่มเติมนิพเพอร์แอมป์ปลิไฟร์เข้าทางส่วนอินพุตและเอาต์พุตของ S/H พื้นฐาน แอมป์ปลิไฟร์เออร์ทางด้านอินพุตช่วยให้วงจรมีอินพุตอิมพีแดนซ์สูงสะดวกต่อการใช้งาน และสามารถเพิ่มกระแสเพื่อทำการประจุ C ได้เร็วขึ้น ส่วนทางเอาต์พุตช่วยให้เอาต์พุตอิมพีแดนซ์สามารถขับ ADC ได้ง่าย มีจุดสำคัญที่ต้องพิจารณาคือ ในส่วนของแอมป์ปลิไฟร์ตัวเหล่านี้ ปกติแล้วจำเป็นต้องเป็นแอมป์ปลิไฟร์ที่ใช้กระแสอินพุตต่ำทั้งนี้เพื่อให้ดึงกระแสจากตัวเก็บประจุในช่วง hold สัญญาณน้อยที่สุด มิฉะนั้นจะเกิด Droop แก่แรงดันที่ hold ไว้ดังแสดงในรูปที่ 2.9 ปกติแล้วมักใช้แอมป์ปลิไฟร์เออร์ที่มี FET เป็นอินพุตเพราะการไบอัสด้วย แรงดันทำให้กระแสอินพุตต่ำด้วย



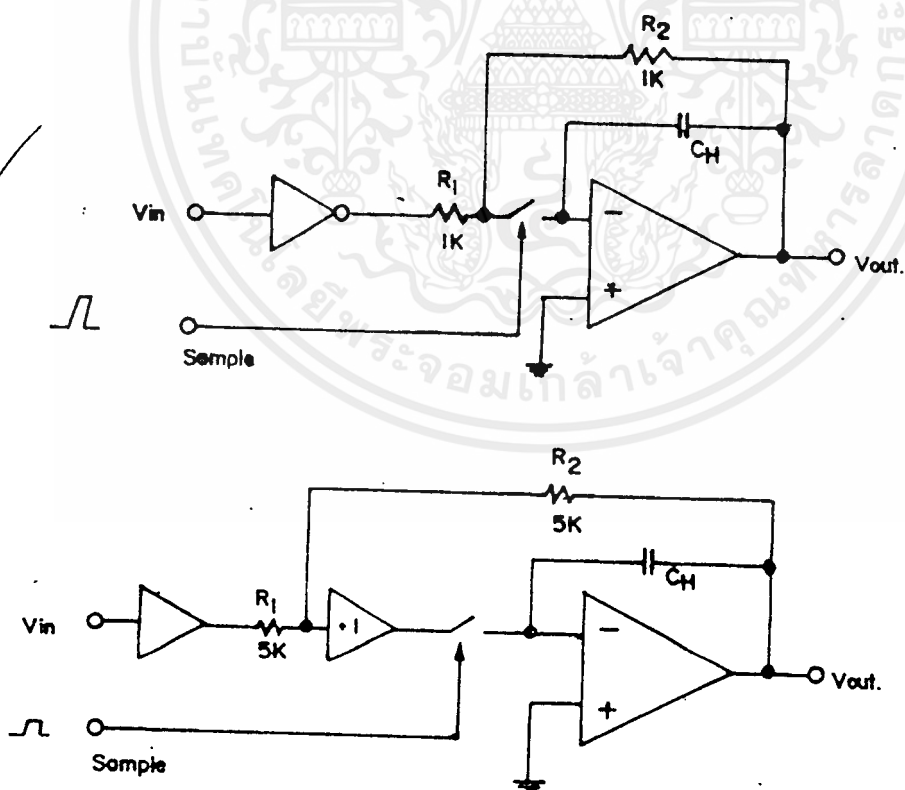
รูปที่ 2.9 แสดงรูปคลื่นเอาต์พุตของ S/H

วงจร S/H ใช้ระบบ data Acquisition นิยมใช้สองแบบคือ Sample-and-hold และ track-and-hold วงจร Sample-and-hold จะใช้วิธี Sample หรือสุ่มสัญญาณอย่างรวดเร็วแล้วเข้าสู่ holding period ซึ่งหมายความว่าสวิตช์ควบคุมจะต้อง ต่อช่วงเวลาอันสั้นต่อเนื่องและส่วน track-and-hold จะต้องต่อสวิตช์ Sample ซ้ำกว่าแต่ขณะที่ตัดสัญญาณออกวงจรจะ track ตามสัญญาณอินพุตจนกว่าจะมีการ Sample สัญญาณใหม่ ลักษณะของเอาต์พุตของ Sample-and-hold และ track-and-hold แสดงในรูปที่ 2.10 นอกจาก Sample-and-hold ทั้งสองแบบแล้วยังมีแบบอื่น ๆ ที่มีการนำมาใช้ซึ่งจะไม่นำมากล่าว ณ ที่นี้

การจัดวงจร Sample-and-hold มีการจัดวงจรได้หลายลักษณะ ซึ่งอาจนำ ไอซี หรือทรานซิสเตอร์มาประกอบเป็นวงจร ตลอดจนการสร้างวงจรทั้งหมดของ Sample-and-hold ลงบนชิปไอซีเดียวกันเช่น เบอร์ LF 398 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 (ก) เอาต์พุตจาก Sample-Hold (ข) เอาต์พุตจาก track-hold  
 ก) inverting close loop circuit



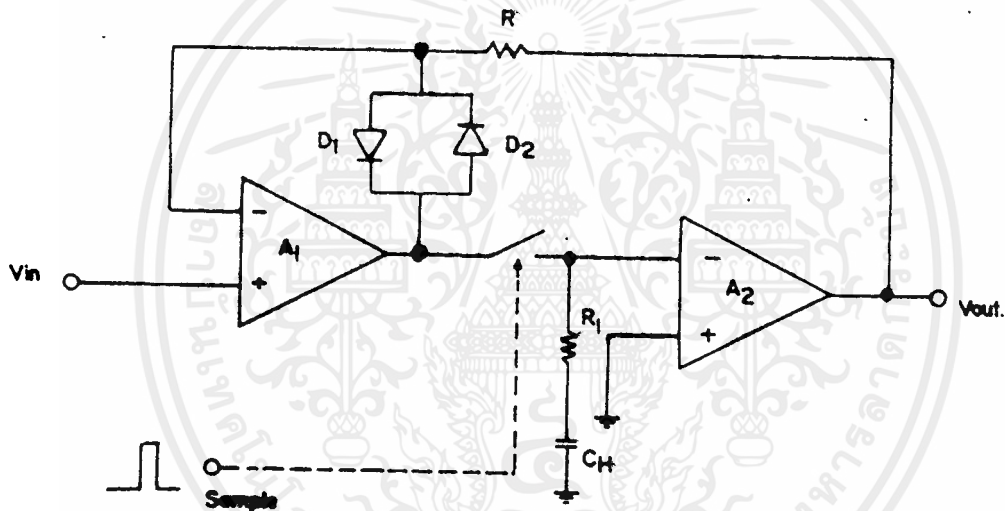
รูปที่ 2.11 วงจร inverting closed loop circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรนี้ C จะประจุด้วยอัตรา RC ซึ่งสามารถเพิ่มความเร็วได้โดยใช้ Current boot Amplifier อยู่ในลูปป้อนกลับดังรูป 2.11 ข. โดยแอมป์ไฟร์เออร์นี้มีอัตราขยายเท่ากับ 1

### ข) Non inverting closed loop circuit

แสดงในรูปที่ 2.12 ในวงจรนี้ A1 จะทำหน้าที่เป็นบัฟเฟอร์และ error Amplifier ในตัวซึ่งจะทำหน้าที่เปรียบเทียบกับแรงดันเอาต์พุตกับแรงดันอินพุตแล้วจะประจุ C จน error เท่ากับศูนย์ A2 ในวงจรนี้จะมีอินพุตอิมพีแดนซ์สูง และการป้อนกลับใน A1 ด้วยไดโอดทำให้ A1 ไม่ต้องเป็น Op-Amp ที่คุณภาพดีนัก ตัวต้านทาน R จะแยกอินพุตของ A1 และเอาต์พุตของ A2 ออกจากกันในช่วง hold-mode



รูปที่ 2.12 วงจร Non-inverting closed loop

ข้อดีของวงจรนี้คือ ทำงานได้รวดเร็วและแม่นยำ ความเร็วในการประจุนั้นขึ้นอยู่กับความเร็วของ A1 และความสามารถในการจ่ายกระแสของ ไดโอด สองตัวจะทำหน้าที่ Clamp สัญญาณเอาต์พุตไปที่อินพุต อินเวอร์ตติ้งของ A1 เพื่อยังคงให้วงจรมีเสถียรภาพดี เมื่อสวิตช์ Sample เปิดวงจร วงจรลักษณะนี้เป็นพื้นฐานของไอซีเบอร์ LF 398

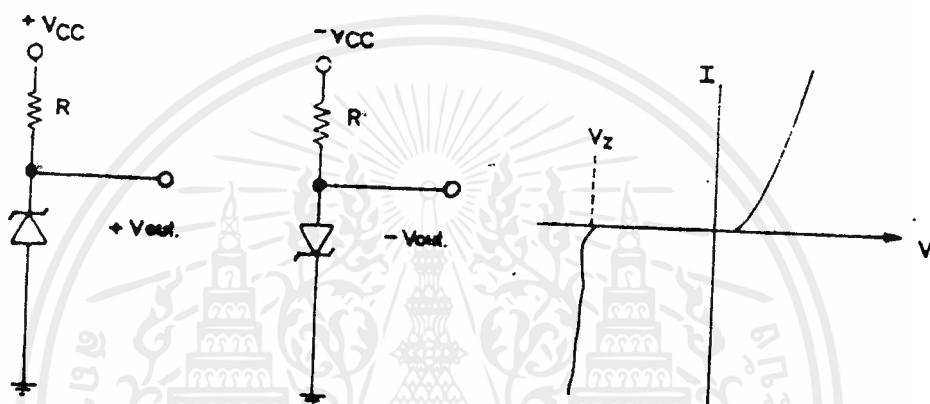
### 2.9 วงจรแรงดันอ้างอิง (Voltage reference circuit)

วงจรกระแสแรงดันอ้างอิงนั้นเป็นวงจรที่สำคัญ วงจรหนึ่งในระบบ data Aquisition เนื่องจากเป็นส่วนสำคัญในการกำหนดคุณภาพของ DAC ทั่วไปแบบที่เป็นวงจรอิสระหรือวงจรที่อยู่ในวงจร ADC บางแบบในวงจร ADC หรือ DAC บางเบอร์ จะมีวงจรแรงดันอ้างอิงในตัว แต่ละแบบจะต้องต่อเพิ่มเติมเข้าไป ในตอนนี้จะได้กล่าวถึง แรงดันอ้างอิงแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) Basic voltage reference อุปกรณ์ที่นิยมใช้เป็นแหล่งกำเนิดแรงดันอ้างอิง ได้แก่ ซีเนอร์ไดโอด ซึ่งเมื่อให้รีเวิร์คไบอัสจนเกิดการเบรคดาวน์ Voltage คล่อมซีเนอร์จะคงที่เท่ากับแรงดันเบรคดาวน์  $R$  ที่ต่อกับอนุกรมกับซีเนอร์จะทำหน้าที่จ่ายกระแสไบอัสแก่ซีเนอร์ให้เบรคดาวน์และจำกัดกระแสรีเวิร์คไม่ให้ไหลมากจนเป็นอันตรายแก่ซีเนอร์ แสดงในรูปที่ 2.13

ข้อเสียของวงจรนี้คือ แรงดันมักเปลี่ยนตามอุณหภูมิได้ง่ายหรือเรียกว่ามี ส.ป.ส. ทางอุณหภูมิสูง และจ่ายกระแสได้จำนวนจำกัด จึงมักใช้วงจรนี้กับ ADC ที่ไม่ต้องการคุณภาพมากนัก



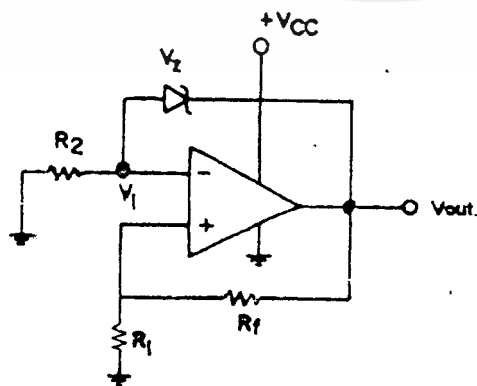
ก) แรงดันอ้างอิง

ข) แรงดันอ้างอิงลบ

ค) กราฟคุณสมบัติของซีเนอร์

รูปที่ 2.13

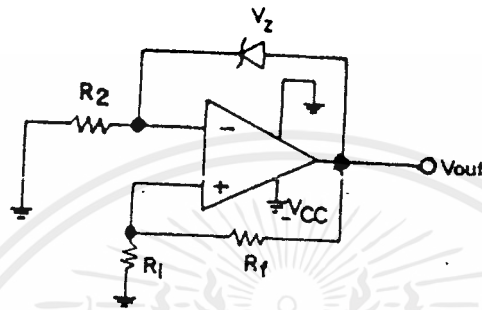
2) Precision voltage reference แรงดันอ้างอิงที่คุณภาพดีกว่าจะใช้โอปแอมป์ร่วมกับซีเนอร์ ซึ่งนอกจากจะใช้แรงดันที่คงที่มากกว่า แล้วยังสามารถปรับแรงดันเอาต์พุตได้มากหรือน้อยกว่าแรงดันซีเนอร์ไดโอดได้ด้วยลักษณะการจัดวงจรต่างแสดงได้ดังรูปที่ 2.14



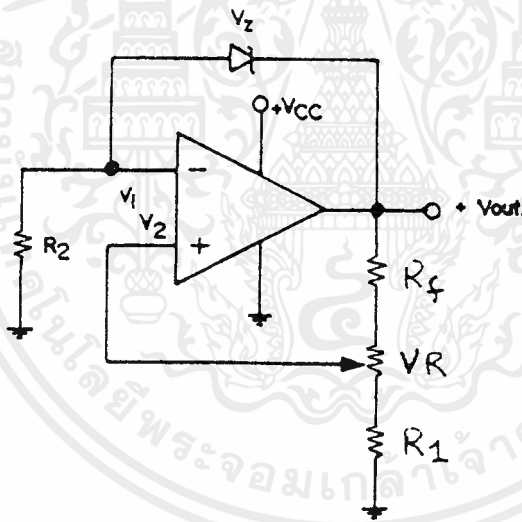
รูปที่ 2.14 ก. แรงดันอ้างอิงบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามปกติแล้วแรงดันอ้างอิงที่ใช้ซีเนอร์ไดโอดจะให้คุณภาพดีก็ต่อเมื่อ กระแสที่จ่ายให้ซีเนอร์ คงที่ตลอดเวลา และทุกช่วงอุณหภูมิ ในวงจรรูปที่ 2.15 ออปแอมป์จะทำหน้าที่จ่ายกระแสคงที่และมี ส.ป.ส. อุณหภูมิต่ำกว่า กระแสที่ผ่านซีเนอร์ขึ้นอยู่กับค่า  $R_1, R_2, R_f$  และค่า  $V_o$  กำหนดจาก  $R_1, R_f$  และ  $V_z$  การออกแบบต้องเลือกซีเนอร์ ซึ่งรู้ค่า  $I_z$  และ  $V_z$  ทำการเลือกค่า  $R_1$  และหาค่า  $R_f$  จากสมการ  $V_o$ .



รูปที่ 2.14 ซี.แรงดันอ้างอิงลบ



รูปที่ 2.15 แรงดันอ้างอิงปรับค่าได้

$$V_o = V_z (R_1 + R_f) / R_f$$

$$I_z = (V_o R_1) / \{R_2 (R_1 + R_f)\}$$

$$V_1 = (V_o R_1) / (R_1 + R_f) = I_z R_z$$

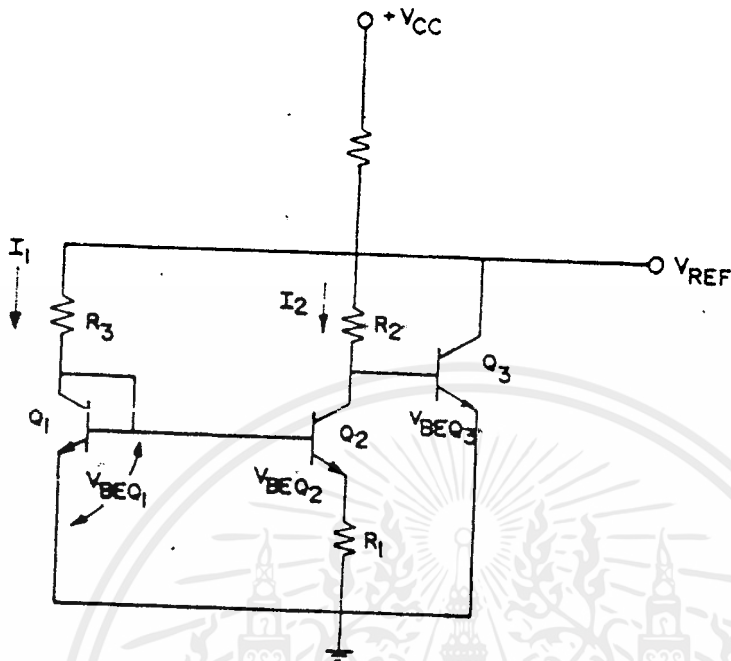
3) Bandgap voltage reference ได้รับการออกแบบเพื่อแก้ไขทาง ส.ป.ส. ทางอุณหภูมิโดยใช้ ผลต่างของแรงดันเบส-อิมิตเตอร์ของทรานซิสเตอร์สองตัวที่ทำงานที่กระแสต่างกัน

โดย 
$$V_{REF} = V_{BEQ3} + I_z R_z$$

$$V_{REF} = V_{BEQ3} + T_1 k (R_z / R_1) \ln (I_1 / I_z)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

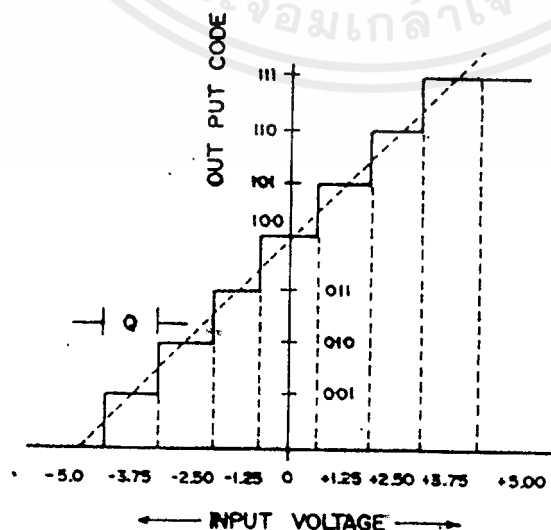
แรงดันอ้างอิงแบบ band gap ได้ถูกสร้างโดยใช้พื้นฐานในรูปที่ 2.16 และมีตัวถังคล้ายทรานซิสเตอร์ เช่น เบอร์ LM 336 ถึงสามารถปรับขนาดของ  $V_{out}$  ได้



รูปที่ 2.16 วงจร Band gap voltage reference พื้นฐาน

## 2.10 วงจร DAC

DAC นับเป็นอุปกรณ์สำคัญที่ทำให้ดิจิทัลคอมพิวเตอร์เชื่อมโงงกับอุปกรณ์หรือวงจรอนาลอกอื่น ๆ ตัวอย่างการใช้งาน DAC คือระบบแสดงผลบนจอภาพ ระบบสังเคราะห์เสียง เป็นต้น และที่สำคัญ DAC ยังเป็นส่วนประกอบสำคัญในระบบ ADC ที่ใช้กันอยู่ในปัจจุบันในรูปที่ 2.17 แสดงทรานสเฟอร์ฟังก์ชันของ DAC 3 บิตจะเห็นว่ารหัสดิจิทัล อินพุต 1 word จะแปลงเป็นแรงดันอนาลอก 1 ค่า

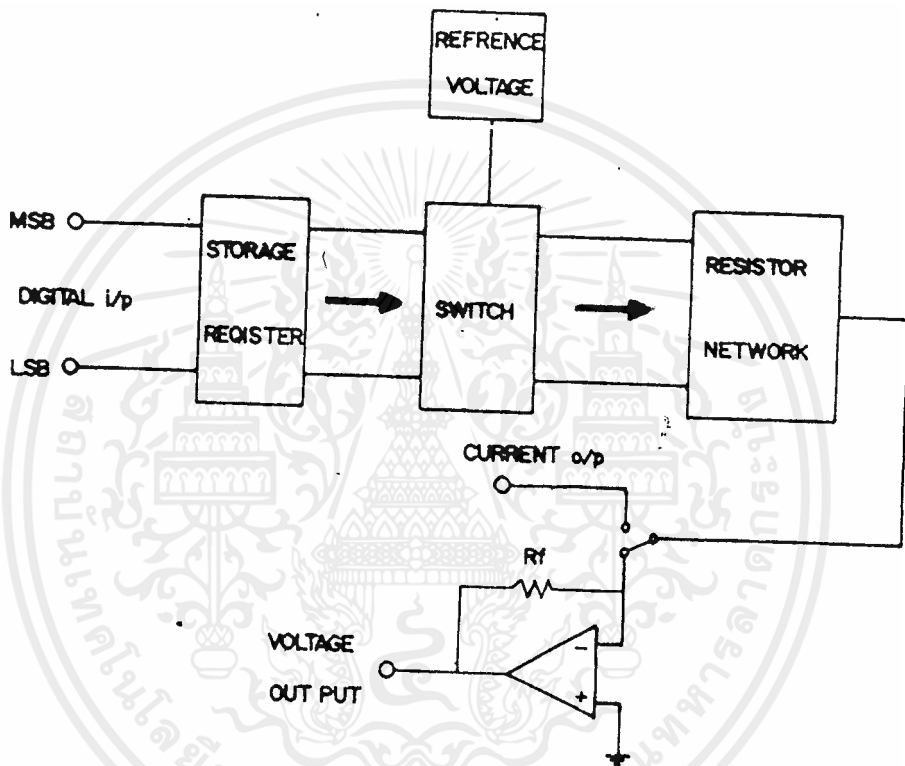


รูปที่ 2.17 ทรานสเฟอร์ฟังก์ชันของ DAC 3 บิตตามทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะการจัดวงจร DAC เป็นลักษณะดังรูปที่ 2.18

หัวใจสำคัญของ DAC คือ อาเรย์สวิตช์ที่ควบคุมด้วยลอจิก ซึ่งมีจำนวน  $n$  ชุดเท่ากับจำนวนไบนารีบิต สวิตช์เหล่านี้จะตัดต่อแรงดันอ้างอิงขนาดหนึ่งเท่ากับ วงจรอาเรย์รีซิสเตอร์ค่าต่าง ๆ ที่ weight ตามรหัสไบนารี เอาท์พุทบัฟเฟอร์แอมป์ไฟเออร์จะทำหน้าที่เปลี่ยนกระแสที่ถูก weight โดยวงจรรีซิสเตอร์ให้เป็นแรงดันอนาลอกที่สัมพันธ์ ต่อกัน ใน DAC บางวงจร digital register อยู่ในตัวเพื่อ latch รหัสอินพุทไว้ในขณะที่ DAC กำลังทำการเปลี่ยนเป็นสัญญาณอนาลอก



รูปที่ 2.18 บล็อกไดอะแกรมของ DAC

#### 2.10.1 DAC แบบ Binary weight ladder

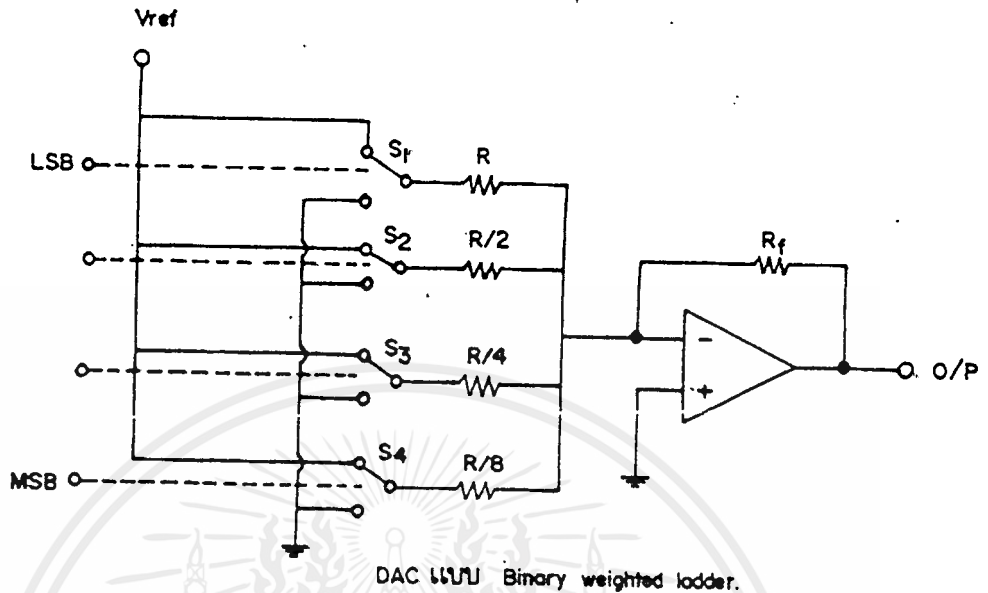
การจัดวงจร Binary weight ladder มีลักษณะตามรูปที่ 2.19 สวิตช์  $S_1-S_4$  จะถูกควบคุม เปิด/ปิด ด้วยรหัสดิจิตอลเพื่อตัด/ต่อ แรงดันอ้างอิงเข้ากับวงจร รีซิสเตอร์ที่มีค่า  $R, 2R, 4R, \dots, (2^{n-1})R$  ตัวอย่างในกรณี DAC แบบ 4 บิต ใช้รีซิสเตอร์เป็น  $10k, 20k, 40k$  และ  $80k$  เป็นต้น

ค่ารีซิสเตอร์ weight ค่าตามรหัสดิจิตอลที่เพิ่มขึ้นจะทำให้กระแสผ่านรีซิสเตอร์เข้าไปรวมกันก่อนเข้าออปแอมป์ลดลงด้วยแฟคเตอร์ 2 ตามค่า  $R$  ที่เพิ่มขึ้น เช่น หากแรงดันอ้างอิงเป็น 10 โวลต์ ในตัวอย่างนี้ กระแสที่ผ่านตัวต้านทานจะเป็น 1.0, .5, 0.25 และ 0.125 mA ตามลำดับออปแอมป์ที่อินพุท จะทำหน้าที่เปลี่ยนกระแสรวมที่ป้อนเข้ามาที่อินพุทให้เป็นแรงดันที่เอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = -V_{ref} \times (R_f/R) \times (8S_4 + 4S_3 + 2S_2 + S_1) ; S \text{ closed} = 1$$

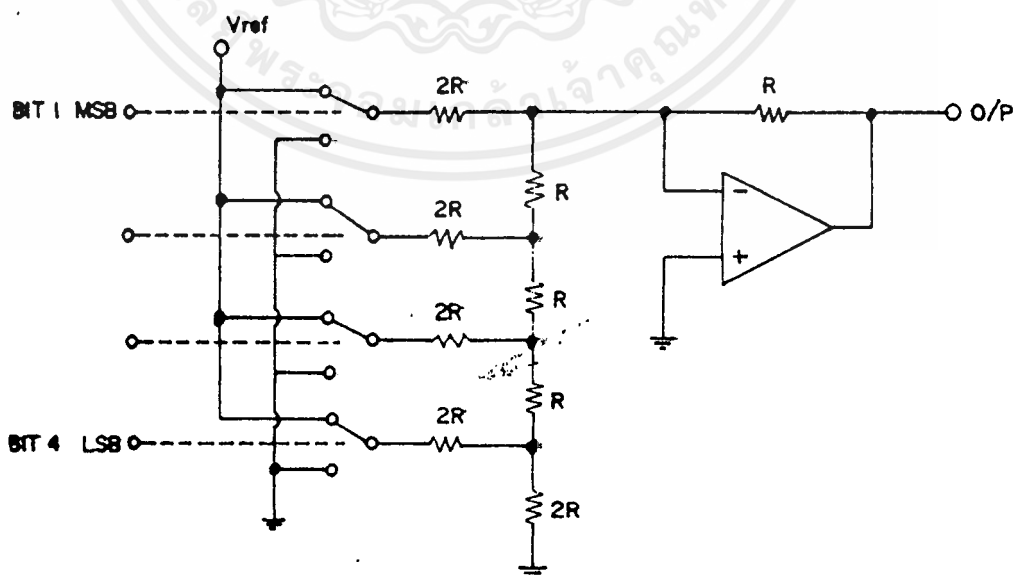
$$\text{open} = 0$$



รูปที่ 2.19 DAC แบบ Binary weighted ladder

#### 2.10.2 DAC แบบ R-2R ladder

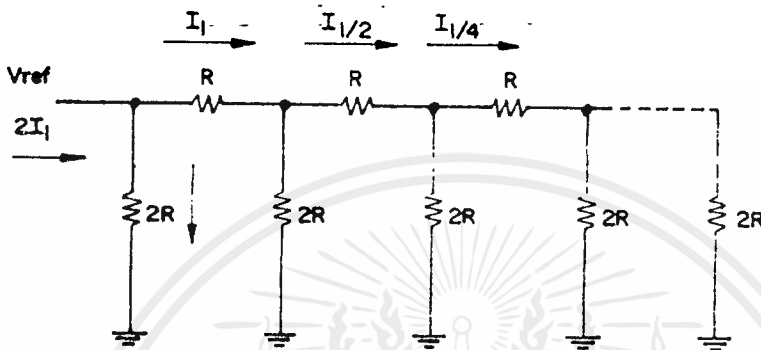
ถึงแม้ว่า DAC แบบ Binary weight จะใช้ค่ารีซิสเตอร์เพียง 4 ค่าก็ตาม แต่ในการผลิต DAC แบบนั้นชิปไอซีเดียวกันก็ยังเป็นปัญหายุ่งยากในการผลิตอยู่ดี ซึ่งรูปแบบที่ดีกว่า คือการวัดวงจรแบบ R-2R ดังรูปที่ 2.20



รูปที่ 2.20 วงจร DAC แบบ R-2R ladder ขนาด 4 บิต

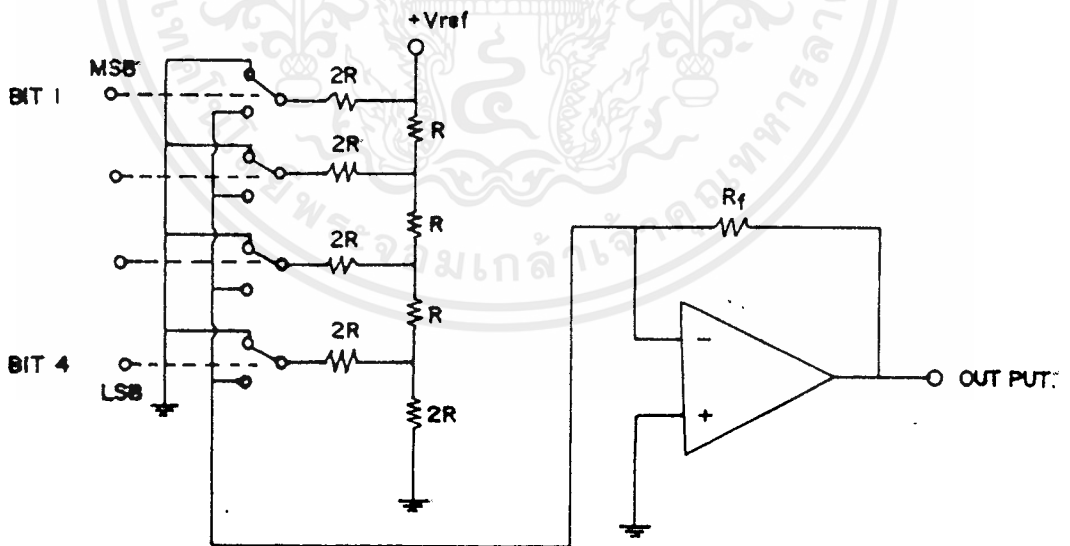
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรนี้สวิตช์จะตัดต่อให้แรงดันอ้างอิงต่อเข้ากับวงจร Ladder หรือต่อ Ladder ลงกราวด์ที่ค่า  $2R$  จะเห็นได้ว่า switch input resistor ( $2R$ ) มองเข้าไปจะเห็นคู่ของรีซิสเตอร์ระหว่างจุดต่อ  $R-2R$  ที่ติดกันกระแสจะถูกแบ่งทอนไปในอัตรา  $2:1$  ซึ่งสอดคล้องกับรหัสไบนารี ดังแสดงในรูปที่ 2.21



รูปที่ 2.21 วงจรรีซิสทีฟแลคเตอร์

### 2.10.3 Inverted R/2R ladder DAC



รูปที่ 2.22 วงจร Inverter R/2R ladder DAC

ลักษณะการจัดวงจรแบบนี้จะคล้ายกับแบบ R/2R Ladder เพียงแต่สวิตช์จะตัดต่อค่า  $R$  กับกราวด์และอินพุทของ summing Amplifier แทนที่จะเป็น  $V_{ref}$  วิธีการนี้นิยมใช้ในการทำ DAC ในวงจรรวมเพราะสวิตช์จะตัดต่อที่แรงดันคล่อมต่ำกว่าซึ่งสร้างได้ง่ายกว่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = -V_{ref} \times (R_f / 16R) \times (8S_4 + 4S_3 + 2S_2 + S_1) \quad s\text{-closed} = 1$$

$$s\text{-open} = 0$$

## 2.11 Analog to digital converter circuit

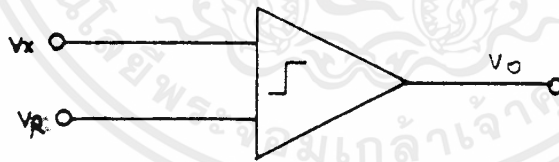
ลักษณะการจัดวงจร ADC มีหลายแบบแต่นิยมใช้มีเพียงไม่กี่แบบและส่วนใหญ่จะอยู่ในรูปของวงจรรวม

### 2.11.1 Basic conversion method

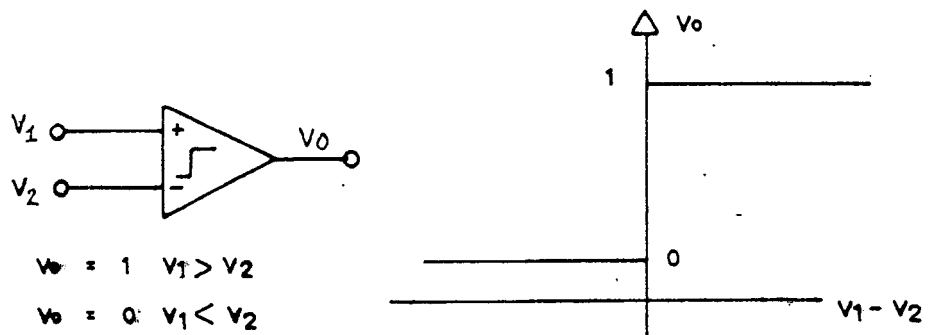
วิธีการแปลงสัญญาณอนาลอกเป็นดิจิตอลแบบง่ายที่แสดงในรูปที่ 2.23 แรงดันอินพุตที่ไม่ทราบค่า  $V_x$  จะต่อเข้ากับขาอินพุตขาหนึ่งของอนาลอกคอมพาราเรเตอร์ และแรงดันอ้างอิงที่ใช้แปรตามเวลาของ  $V_R$  ที่ต่อเข้ากับอีกอินพุตของคอมพาราเรเตอร์ ลักษณะของทรานเฟอร์ฟังก์ชัน ของคอมพาราเรเตอร์แสดงในรูปที่ 2.24 ถ้าแรงดันอินพุต  $V_1$  มากกว่าอินพุต  $V_2$  แล้วแรงดันเอาต์พุตจะเป็นลอจิก 1 ถ้าอินพุต  $V_1$  มากกว่า  $V_2$  แล้วเอาต์พุตจะเป็นศูนย์

วิธีในการแปลงข้อมูลคือ แรงดันอ้างอิงจะถูกแปรค่าจนกระทั่งรู้ค่าแรงดันอินพุตที่ผิดพลาดไม่เกิน Quantization error ของคอนเวอร์เตอร์ ในแนวความคิดแล้วลอจิก ของ ADC คือพยายามเลือกกลุ่มของ ส.ป.ส. ไบนารี  $a_i$  เพื่อให้ผลต่างระหว่างแรงดันอินพุต  $V_x$  และค่าที่ Quantize ได้ ครั้งสุดท้ายน้อยกว่า 0.5 LSB เขียนเป็นสมการได้

$$\left| (V_x - V_{FSR} \sum a_i 2^{-i}) \right| < 0.5 \text{ LSB}$$



รูปที่ 2.23 แสดงวิธีการพื้นฐานของ ADC

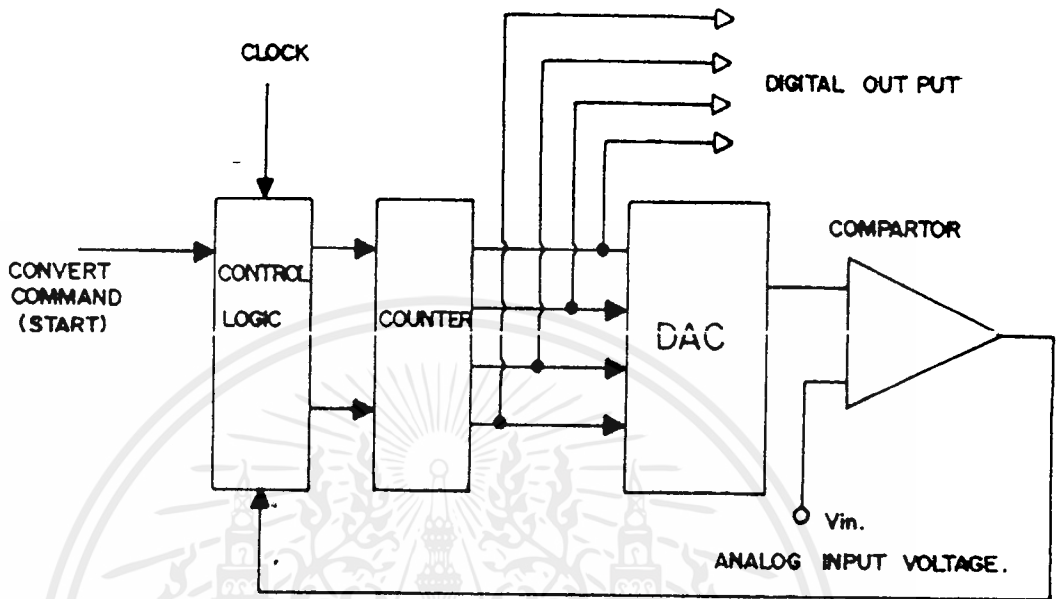


รูปที่ 2.24 แสดงทรานเฟอร์ฟังก์ชันของคอมพาราเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

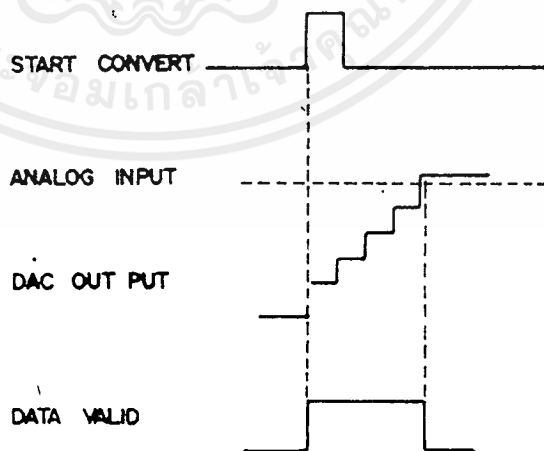
### 2.11.2 Counter type ADC

การจัดวงจร ADC ลักษณะนี้เป็น ADC ที่ใช้งานได้แบบง่ายที่สุด



ก) บล็อกไดอะแกรมของ counter type ของ ADC

BLOCK DIAGRAM



ข) timing diagram

รูปที่ 2.25 counter type DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทำงานของวงจรคือ การเปรียบเทียบขนาดของแรงดันที่เอาต์พุตของ DAC กับสัญญาณอนาล็อกที่ไม่ทราบค่า Vin การทำงานจะเริ่มโดยสัญญาณ start ลอจิกคอนโทรลจะรีเซ็ตเคาเตอร์ให้เป็นศูนย์ แล้วเริ่มขึ้นจากศูนย์ เอาต์พุตของเคาเตอร์จะป้อนให้ DAC เพื่อแปลงเป็นสัญญาณอนาล็อกได้ลักษณะเป็นขั้นบันได นำมาเปรียบเทียบกับสัญญาณอนาล็อกอินพุตที่คอมพารेเตอร์ โดยเคาเตอร์จะยังนับจนเอาต์พุตเท่ากับ สัญญาณอนาล็อกอินพุตหรือต่างกันไม่เกิน 1 LSB คอมพารеเตอร์จะเปลี่ยนสถานะไป คือหยุดการนับของเคาเตอร์และ latch ค่าจากเคาเตอร์เพื่อรอการประมวลต่อไปและได้รับสัญญาณ start ใหม่

วงจรนี้มีข้อเสียที่ทำงานได้ช้าเพราะการ Convert แต่ละครั้งเคาเตอร์จะต้องถูกรีเซ็ตและเริ่มนับจากศูนย์ทุกครั้ง ดังนั้นในการ convert เป็นดิจิทัล  $n$  บิตจะใช้จำนวน clock  $2^n$  เพื่อเปลี่ยนได้ค่าสูงสุดเต็มสเกล ส่วนข้อดีคือ สร้างได้ง่ายรวดเร็วราคาถูกแต่ความแม่นยำขึ้นอยู่กับ DAC ที่ใช้

### 2.11.3 Tracking ADC

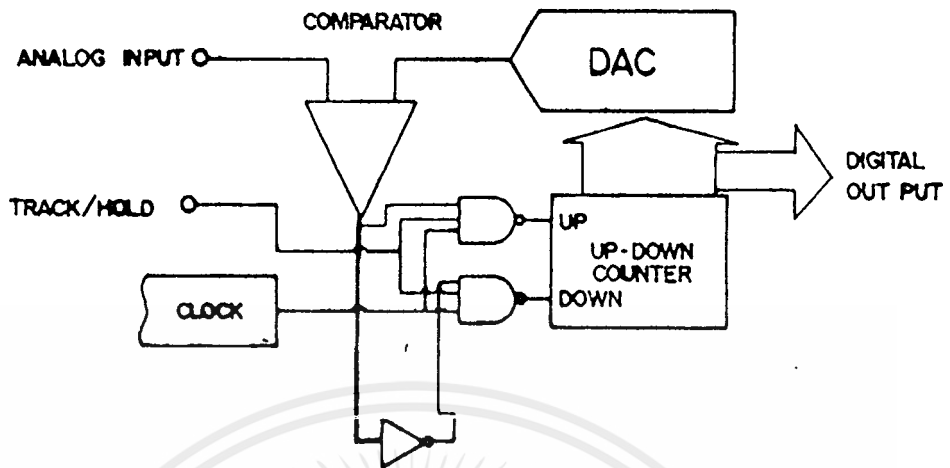
Tracking ADC จะปรับปรุงวงจรแบบ counter type ทางด้านความเร็ว โดยใช้เคาเตอร์แบบนับขึ้นและลงได้ โดยไม่จำเป็นต้องเริ่มจากการนับศูนย์ทุกครั้ง แต่จะเริ่มนับจากค่าที่ได้ Latch ไว้จากการเปลี่ยนสัญญาณครั้งหลังสุด ดังนั้นส่วนควบคุมทางลอจิกจึงซับซ้อนมากกว่า การทำงานจะเป็นดังนี้ เอาต์พุตจาก DAC จะเปรียบเทียบกับสัญญาณอินพุต Vin หาก Vin มากกว่าลักษณะทางลอจิกของคอมพารеเตอร์จะควบคุมให้เคาเตอร์นับขึ้น แต่ถ้า Vin น้อยกว่าเคาเตอร์จะนับลงจนกว่าค่าหลังสุดของเคาเตอร์ จะต่างจากสัญญาณอนาล็อก อินพุตไม่เกิน 1 LSB และค่าของเคาเตอร์จะถูก latch ไว้ จากนั้นเคาเตอร์จะทำงานแทรกตามสัญญาณอินพุตจนได้ค่าเท่ากันอีกก็จะ latch ค่าใหม่

จากลักษณะการทำงาน  $V_{in}$  จะต้องไม่เปลี่ยนแปลงเร็วมากกว่าการทำงานของเคาเตอร์ มิฉะนั้นค่าเอาต์พุตที่ได้จะไม่ถูกต้องกับสัญญาณอินพุต ตัวอย่างในกรณีสัญญาณรูปซายน์ซึ่งเปลี่ยนแปลงขนาดได้มากที่สุดเท่ากับค่าเต็มสเกล อัตราการเปลี่ยนแปลงจะเท่ากับอัตราการเปลี่ยนแปลงของเอาต์พุตของเคาเตอร์ คือ 1 LSB/clock period ดังนั้นถ้าต้องการให้ ADC แทรกตามอินพุตได้จะต้องให้

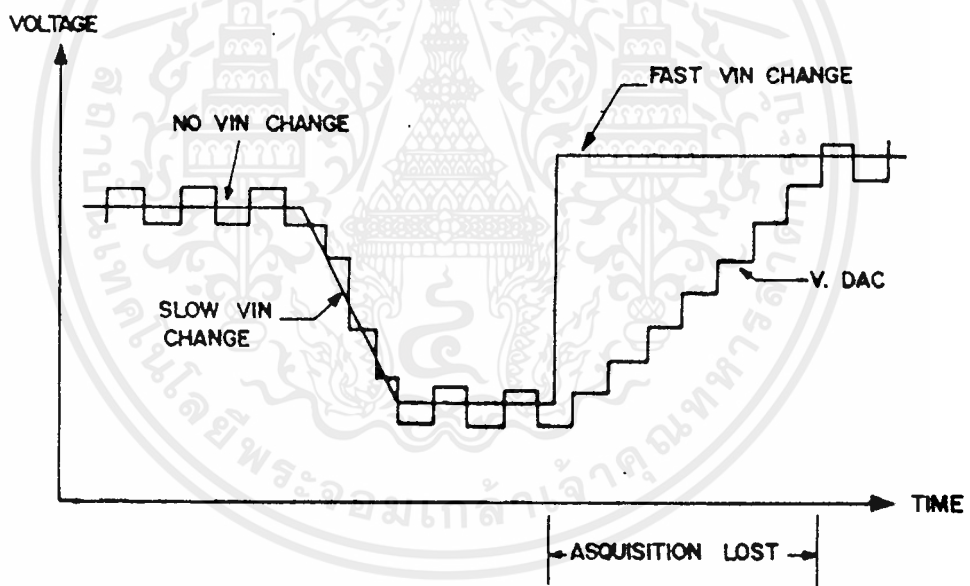
$$V_{FS} \times W_o / 2 < V_{FS} \times f_c / 2^n$$

หรือ  $f_o < f_c / \pi 2^n$

โดย  $f_c$  คือความถี่ของ clock



รูปที่ 2.26 บล็อกไดอะแกรมของวงจร tracking converter



รูปที่ 2.27 timeming Diagram

#### 2.11.4 Intergrating ADC

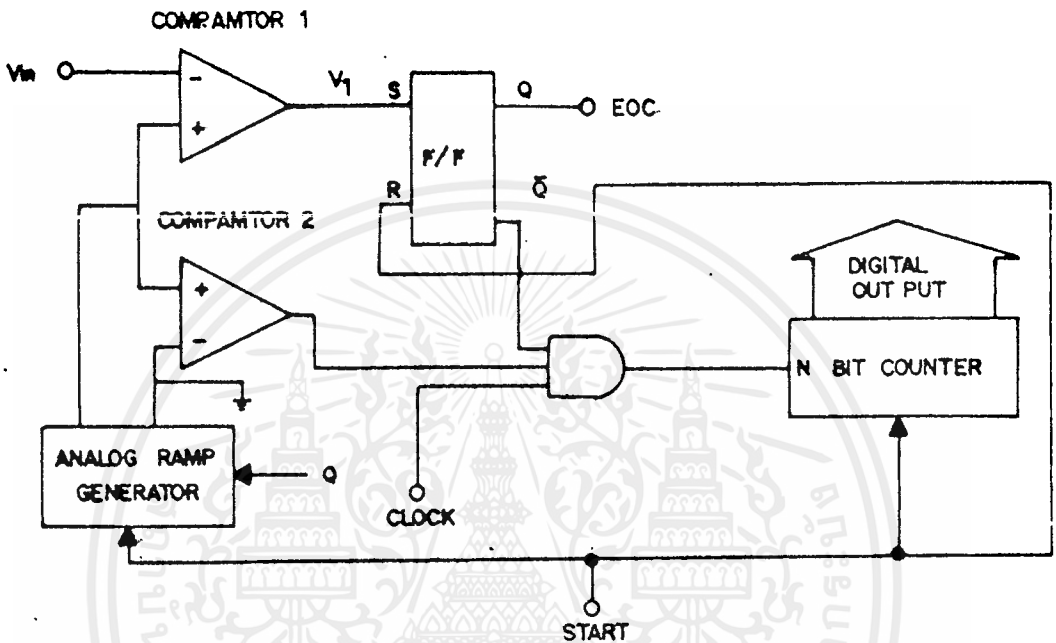
หัวใจสำคัญของวงจร ADC ชนิดนี้คือ วงจร integrator จะอาศัยสัญญาณ ramp ต่อเนื่อง แทนสัญญาณขั้นบันไดจาก DAC ซึ่งแบ่งตามลักษณะการทำงานได้สองแบบคือ

##### 1) Single slope converter

สัญญาณอนาล็อก ramp จะใช้เป็นแรงดันอ้างอิงที่เพิ่มขึ้นอย่างคงที่จากค่าต่ำกว่าศูนย์เล็กน้อย จนถึงค่าที่สูงสุดกว่าค่าเต็มสเกลเล็กน้อย ซึ่งเวลาที่จะใช้จากการสแกนของสัญญาณ  $n$  ramp จากศูนย์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึงค่าแรงดันอินพุทจะเป็นสัดส่วนกับแรงดันอินพุท

การ convert จะเริ่มด้วยสัญญาณ start conversion ทำการรีเซ็ตไปนารีเคาเตอร์ และเริ่มสร้างสัญญาณ ramp จากแรงดันที่ต่ำกว่าศูนย์โวลต์ เมื่อสัญญาณ ramp ผ่านศูนย์โวลต์ เอาท์พุท จากคอมพารเตอร 2 จะ high และเปิดเกตปล่อยพัลส์เข้าสู่เคาเตอร์



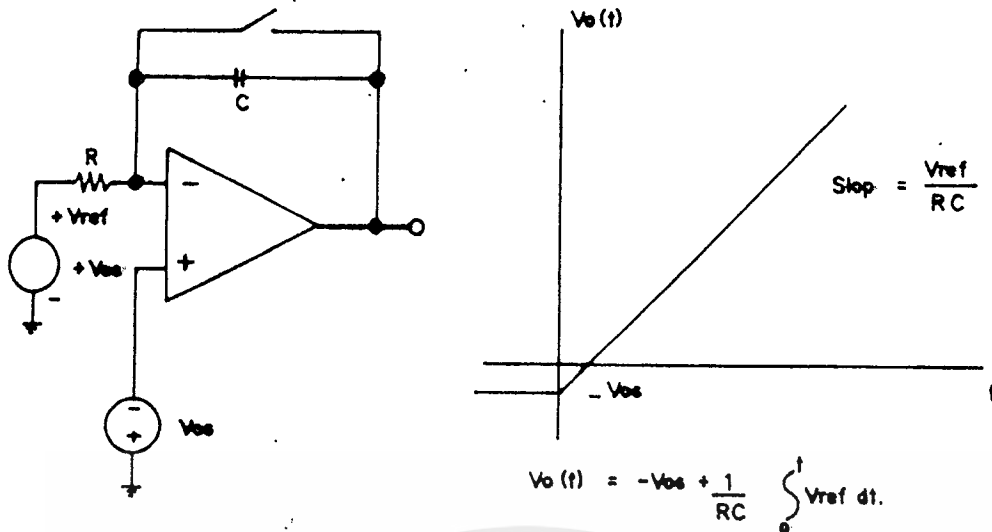
รูปที่ 2.28 Single slope converter

เคาเตอร์จะเริ่มนับจนกระทั่งสัญญาณ ramp มีขนาดเท่า แรงดันอนาลอก อินพุท  $V_{in}$  ในเวลานี้เอาท์พุทจากคอมพารเตอร 1 จะ high และเปิดเกตไม่ให้ clock เข้าสู่เคาเตอร์ จำนวนพัลส์จากเคาเตอร์จะเป็นสัดส่วนแรงดันกับอินพุท เนื่องจาก  $V_R = K T$  โดย R เป็นสโลปของ ramp (ซึ่งคงที่) ในหน่วยโวลต์/วินาที และ T เป็นจำนวนในการเคาเตอร์หารด้วย  $f_c$  ซึ่งเป็นความถี่สัญญาณ clock ถ้าเลือกให้สโลปของ ramp เป็น  $V_{FSR} f_c / 2^n$  จำนวนที่เคาเตอร์นับได้จะเท่ากับอัตราส่วนทางไบนารีหรือ  $V_{in}/V_{FSR}$

เวลาในการเปลี่ยน  $T_c$  ของ ADC แบบนี้จะแปรและเป็นสัดส่วนกับแรงดันที่อินพุท  $V_{in}$  เวลาที่ใช้ในการเปลี่ยนมากที่สุดเมื่อ  $V_{in} = V_{FSR}$  คือ  $T_{MAX} = 2^n / f_c$  และเช่นเดียวกับใน ADC แบบเคาเตอร์ ramp ค่าของรหัสเอาท์พุทสุดท้ายจะต่างจากค่าของ  $V_{in}$  ไม่เกิน 0.5 LSB

แรงดัน ramp ที่ให้กำเนิดโดย ต่อแรงดันอ้างอิงกับอินทิเกรเตอร์ ดังแสดงในรูปที่ 2.29 เมื่อสวิตช์เปิด เอาท์พุทเป็นข้อเสียอันหนึ่ง ซึ่งหากใช้งานไปนาน ๆ การเปลี่ยนแปลงค่า RC ตามอุณหภูมิ จะทำให้สโตนคลาดเคลื่อน ด้วยเหตุนี้ ADC ชนิดนี้ จึงไม่เป็นที่น่าสนใจในปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.29 วงจร ramp voltage generator

## 2. dual slope converter

ADC แบบ dual slope ได้รับการพัฒนาขึ้นมาเพื่อแก้ไขจุดบกพร่องของ signal slope ADC การจัดวงจรแสดงในรูปที่ 2.30

ในไซเคิลการทำงานของวงจรจะมีสองช่วงคือ  $t_1$  และ  $t_2$  ในเวลา  $t_1$  จะเป็นช่วงเวลาที่ได้รับการออกแบบให้มีค่าแน่นอนคงที่ ในช่วงเวลานี้สัญญาณอินพุตจะต่อเข้ากับอินทิเกรเตอร์ผ่านสวิตช์ S ซึ่งทำให้เอาท์พุทที่ถูกอินทิเกรต  $V_{in}$  เป็นรูปสัญญาณ ramp เพิ่มขึ้นทางบวกและสโลปขึ้น อยู่กับขนาดของ  $V_{in}$  จนกระทั่ง  $V_{in}$  ถึงค่าค่าหนึ่งเมื่อสิ้นสุด  $t_1$

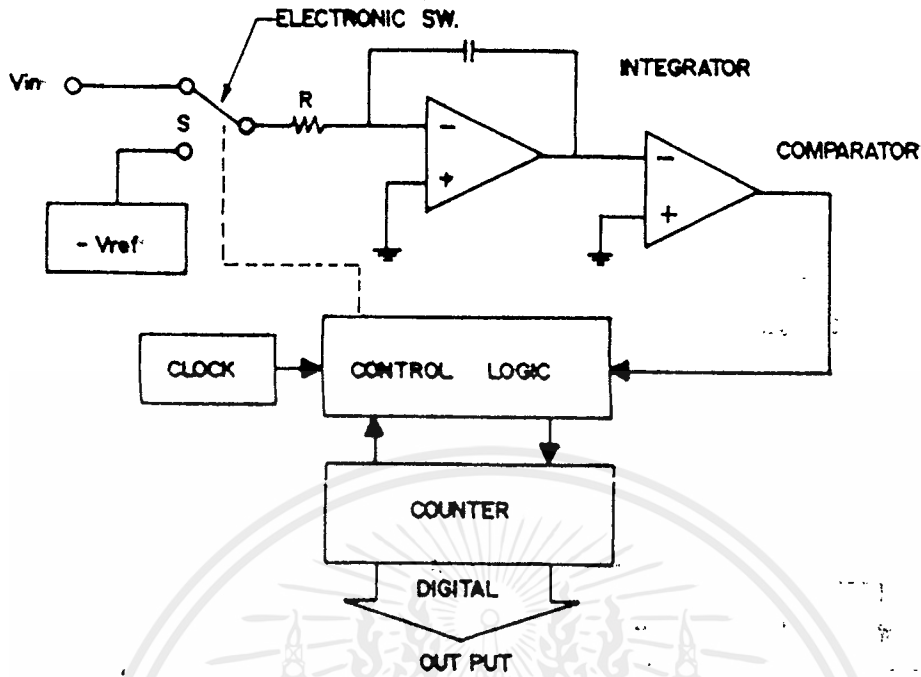
ในช่วงเวลา  $t_2$  อินพุตจะถูกตัดออกจากอินทิเกรเตอร์และต่อกับแรงดันอ้างอิงซึ่งมีค่าเป็นลบ เข้ากับอินพุตของอินทิเกรเตอร์ โดยการควบคุมทางลอจิก ในลักษณะเช่นนี้จะทำให้  $V_{in}$  ลดลงด้วยสโลปคงที่ จากการคายประจุผ่านลง  $-V_{ref}$  เมื่อเริ่มต้นเวลา  $t_2$  เคาท์เตอร์จะรีเซ็ตและเริ่มนับจนเมื่อ  $V_{in}$  มีค่าลดถึงศูนย์คอมพิวเตอร์จะเปลี่ยนสถานะไปบอกส่วนควบคุมลอจิกช่วงเวลาับแรงดันอินพุตจะเป็นไปตามสมการ

$$t_2 = t_1 \times (V_{in} / V_{ref})$$

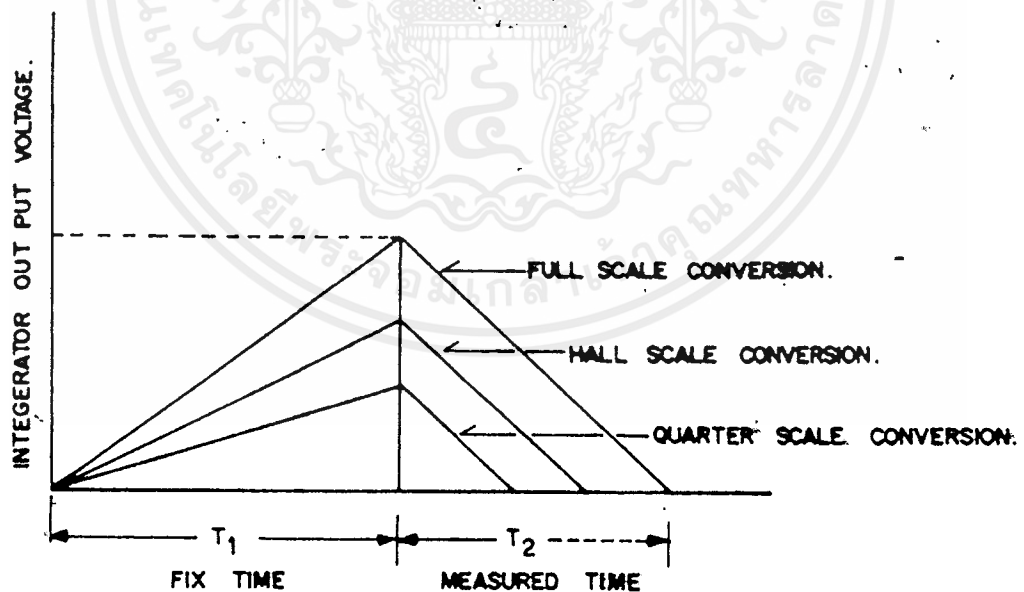
ดังนั้นรหัสดิจิตอลที่แสดงค่า  $t_2$  จะแสดงค่าอัตราส่วนของแรงดันอินพุตต่อแรงดันอ้างอิงด้วย

คุณลักษณะสำคัญของ dual slope มีหลายประการคือ ประการแรกความแม่นยำของมันไม่ขึ้นอยู่กับการเสถียรภาพของสัญญาณ clock และตัวเก็บประจุ จะขึ้นอยู่กับการเที่ยงตรง แรงดันอ้างอิงและความเป็นเชิงเส้นของอินทิเกรเตอร์ ประการที่สอง การจำกัดสัญญาณรบกวนด้วยตัวเองของวงจรสามารถกระทำได้ ถ้าให้  $t_1$  มีขนาดเท่ากับคาบเวลาของสัญญาณรบกวน เช่น ในการจำกัดสัญญาณ 50 เฮิร์ต  $t_1$  จะให้มีค่า 20 ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 ก.บล็อกไดอะแกรมของ dual slope ADC

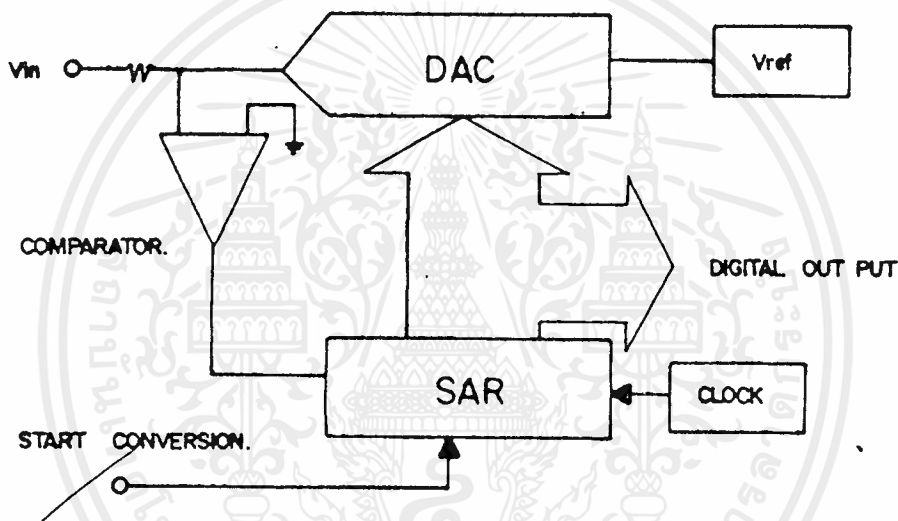


รูปที่ 2.30 ข.รูปคลื่นเอาท์พุท

ส่วนข้อเสียที่สำคัญของ ADC นี้คือความเร็วในการ convert ค่อนข้างต่ำซึ่งมักนิยมนำมาใช้กับเครื่องมือวัดที่ต้องการความเร็วเช่น DMM เป็นต้น

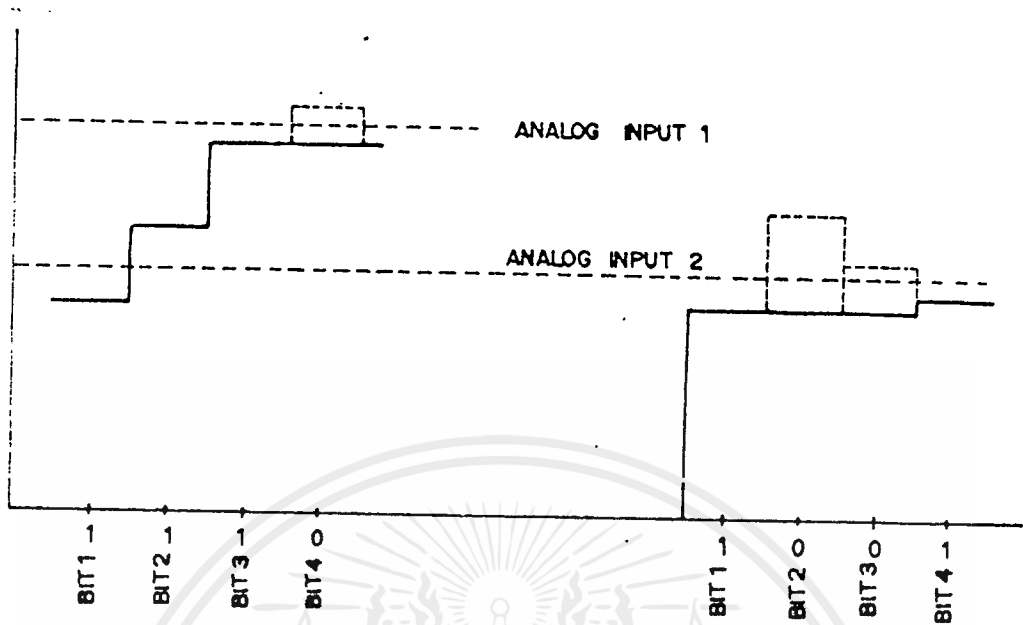
### 2.11.5 Sucessive Approximation ADC

วงจร ADC ชนิดนี้เป็นเทคนิคที่ได้รับความนิยมในงานประยุกต์ที่ต้องการ ความเร็วสูงและปานกลาง การจัดวงจรจะคล้ายกับแบบเคาท์เตอร์ ที่ทำงานในลักษณะการป้อนกลับ บล็อกไดอะแกรมในรูปที่ 2.31 แสดงฟังก์ชันต่าง ๆ ใน ADC ชนิดนี้ คอมพารเตอรฺจะคอยเปรียบเทียบเอาต์พุตจาก DAC กับอนาลอกอินพุต  $V_{in}$  เอาต์พุตจะไปควบคุม Sucessive Approximation register (SAR) ซึ่งเป็น ไอซี MSI ที่ได้รับการออกแบบเป็นพิเศษเพื่อทำหน้าที่นี้โดยเฉพาะ การทำงานของ SAR เป็นดังนี้



รูปที่ 2.31 บล็อกไดอะแกรมของ successive Approximation convertor

ในรูปที่ 2.32 แสดงไทม์มิงไดอะแกรมของ ADC ที่มีระดับอนาลอก 1 และ 2 พ.ระดับ 1 เมื่อ clock เข้ามา 1 ลูกจะทำให้ MSB (most significant bit) (บิต 1) เป็น 1 และบิตอื่น ๆ ยังคงเป็นศูนย์ DAC จะเปลี่ยนเอาต์พุตของ SAR เป็นอนาลอกเปรียบเทียบกับสัญญาณอนาลอกอินพุต ถ้าผลการเปรียบเทียบที่คอมพารเตอรฺว่าน้อยกว่าอินพุตให้คงบิตนั้นเป็น 1 ไว้ แต่ถ้ามากกว่าจะให้บิตนั้นเป็น 0 จากนั้นทำการทดสอบบิตถัดไป โดยทำให้เป็น 1 หากผลรวมของสองบิตหรือบิตหลังมากกว่าก็ทำให้บิตนั้นเป็น 0 แต่ถ้าน้อยกว่าให้คง 1 ไว้ แล้วทดสอบบิตถัดไปกรรมวิธีดังกล่าวจะกระทำต่อไปจนครบทุกบิตหรือจนกว่าเอาต์พุตจะต่างจาก  $V_{in}$  ไม่เกิน 1 LSB ในตัวอย่างแสดงการทำงานเมื่อ  $V_{in}$  ต่ำลงมากอีกระดับหนึ่ง



รูปที่ 2.32 timing Diagram ของ SAR

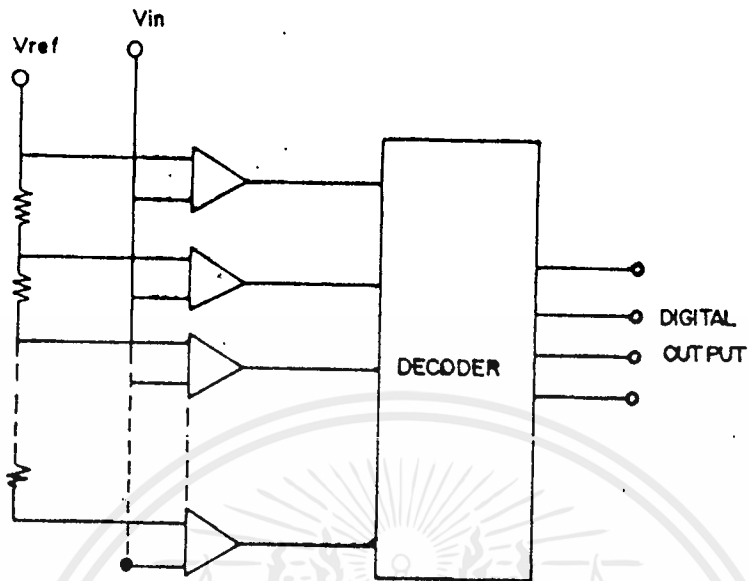
มีข้อจำกัดประการหนึ่งสำหรับการ convert คือ สัญญาณอนาล็อกอินพุต จะต้องคงที่ในช่วงเวลาที่ทำการเปลี่ยนแปลงสัญญาณโดยเปลี่ยนได้ไม่เกิน  $1/2$  LSB ในช่วงสุดท้ายของการเปลี่ยนสัญญาณดิจิทัลเอาต์พุตจะออกมาขนานกันทุกบิต แต่บางแบบจะให้เอาต์พุตออกมาในลักษณะอนุกรม

วงจร ADC แบบนี้สามารถทำงานได้สองโหมด คือ โหมดที่ทำงานโดยอิสระ (Freerun) และโหมดที่รอสัญญาณ start conversion จากภายนอก เวลาที่ใช้ในการเปลี่ยนสัญญาณใช้  $(n+1)$  ลูกของพัลส์ clock โดย clock ลูกแรกจะใช้ในการรีเซ็ตรีจิสเตอร์ภายในและคุณภาพของระบบจะแย่ลงหาก DAC ไม่มีคุณภาพ

#### 2.11.6 Parallel (Flash) ADC

สำหรับการแปลงสัญญาณที่ต้องการความเร็วสูงมาก ๆ เช่น การแปลงสัญญาณภาพโทรทัศน์, เรดาร์ จำเป็นต้องใช้ ADC แบบพิเศษ ที่เรียกว่า Parallel ADC ซึ่งแสดงบล็อกไดอะแกรมดังรูปที่ 2.33

หลักการทำงานคือ จะใช้คอมพารेเตอร์ ทำการเปรียบเทียบสัญญาณ อินพุตกับแรงดันอ้างอิงที่แบ่งแรงดันให้สอดคล้องกับรหัสดิจิทัล โดยใช้ตัวต้านทานและตัวแปลงเอาต์พุตจากคอมพารеเตอร์ให้ตรงกับรหัสดิจิทัล ซึ่งจะเห็นว่าอุปกรณ์ที่สำคัญต่อการพัฒนาวงจรบนชิปไอซี คือ วงจรนี้ต้องการคอมพารеเตอร์ คือ  $2^n - 1$  ตัว สำหรับ ADC แต่ ADC ชนิดนี้ทำงานได้รวดเร็วที่สุด



รูปที่ 2.33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 การแปลง ANALOG TO DIGITAL

#### การแปลง Analog to Digital ขนาด 12 BIT เบอร์ 1210 ที่มีรายละเอียดดังต่อไปนี้ ลักษณะทั่วไป

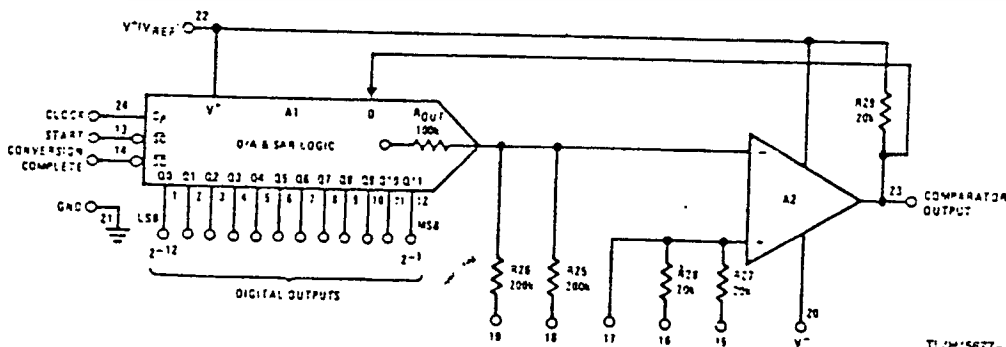
ADC 1210 เป็นไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลขนาด 12 บิต แบบ CMOS ที่ใช้กำลังงานต่ำ, มีความเร็วปานกลาง. ภายในตัวไอซีจะทำงานแบบ Successive Approximation (ที่กล่าวมาแต่ต้นแล้ว) การใช้งานจะประกอบด้วย REFERENCE VOLTAGE และ CLOCK. ซึ่งภายในประกอบด้วย Successive Approximation ที่ให้สัญญาณ logic เป็นแบบ CMOS. โดยอนาล็อกสวิตช์ภายในจะประกอบด้วย R-2R LADDER NETWORK และ FET COMPARATOR

ADC 1210 สามารถทำงานในช่วงของแหล่งจ่ายที่กว้าง ทำให้สัญญาณอนาลอกที่ป้อนเข้ามาที่อินพุตเป็นได้ทั้งแบบแรงดันไฟขั้วเดียวและไฟบวกลบ พร้อมทั้งมีโหมดการทำงานด้วยกัน 2 โหมดคือ continous conversion mode และ Logics-controlled start-stop conversion mode ส่วนเวลาที่ใช้ในการแปลงสัญญาณที่ 12 BIT จะใช้เวลาประมาณ  $100\ \mu\text{s}$  และเมื่อต่อให้แปลงสัญญาณที่ 10 BIT จะใช้ในเวลา  $30\ \mu\text{s}$

#### ลักษณะสำคัญ

- สามารถเปลี่ยนเป็นสัญญาณดิจิตอลได้ถึง 12 BIT
- ความไม่ลิเนียร์ประมาณ  $\pm 3/4\ \text{LSB}$  หรือ  $\pm 2\ \text{LSB}$
- แหล่งจ่ายสามารถใช้ได้ตั้งแต่  $+5\ \text{V}$  ถึง  $+15\ \text{V}$
- ช่วงเวลาการแปลงสัญญาณที่ 12 BIT ใช้เวลา  $100\ \mu\text{s}$  และที่ 10 BIT ใช้เวลา  $30\ \mu\text{s}$

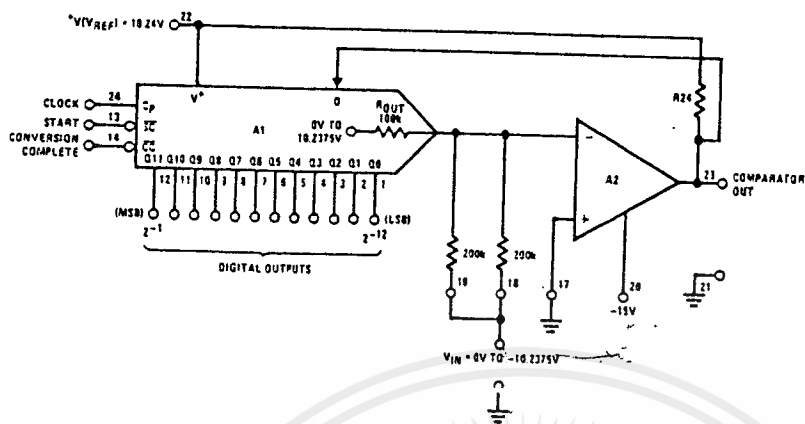
- สัญญาณที่ออกมาขาเอาต์พุตเป็นแบบ CMOS
- สัญญาณอินพุตใช้ได้ทั้งแรงดันไฟขั้วเดียวและไฟบวกลบ(bipolar and unibipolar)
- อินพีแดนซ์ที่อินพุตของสัญญาณอนาลอก  $200\text{kohm}$



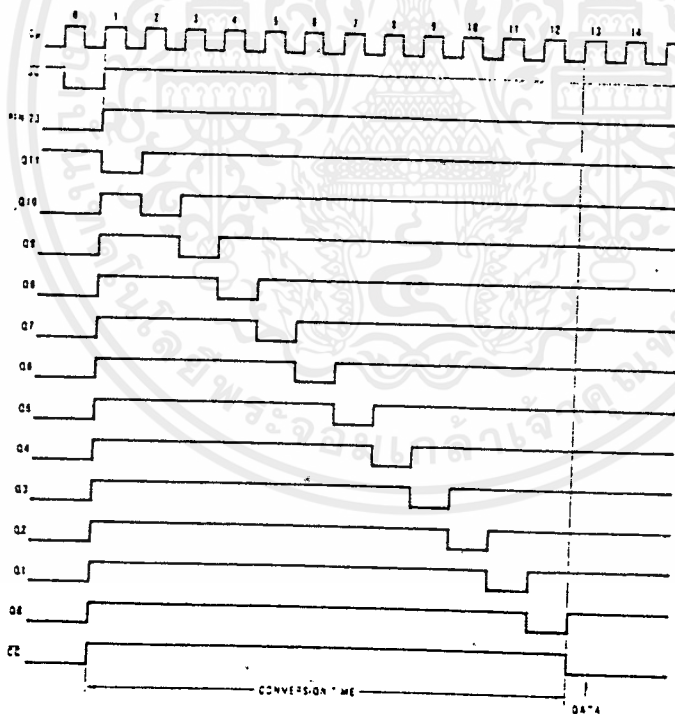
Connection Diagram

#### รูปที่ 3.1 block Diagram

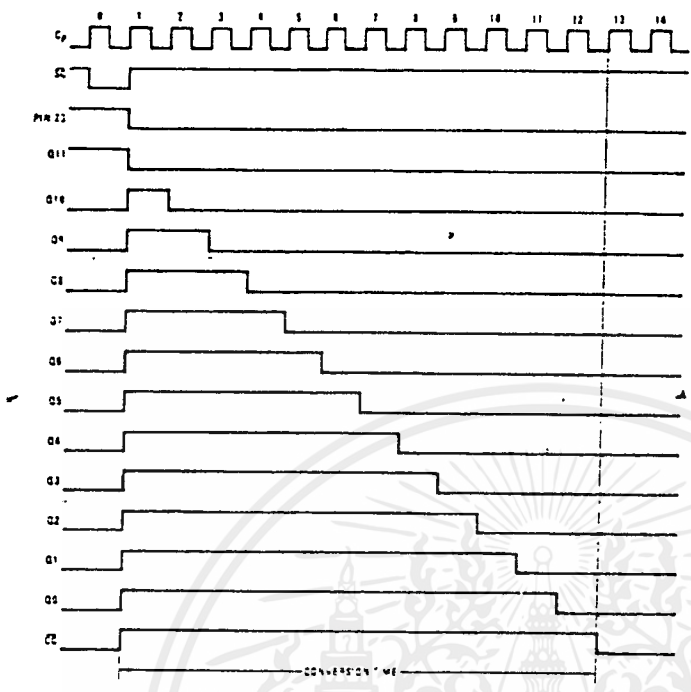
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



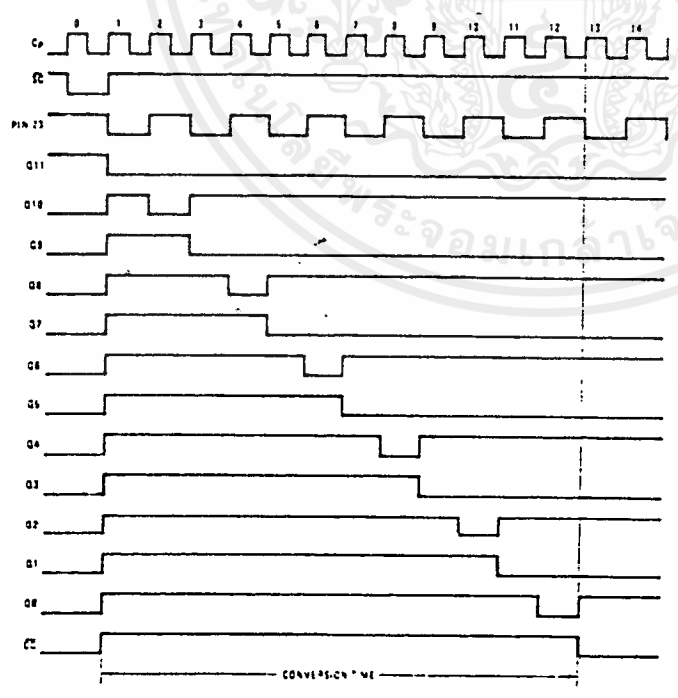
รูปที่ 3.2a การใช้งานที่ 0V ถึง -10.2375V



รูปที่ 3.2b timing Diagram ที่มี Vin = ค่าสูงสุด



รูปที่ 3.2c timing Diagram ที่มี Vin = 0V



รูปที่ 3.2d timing Diagram ที่มี Vin = -3.4125 V(010101010101)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ทฤษฎีการทำงานของ ADC 1210

การใช้งานโดยทั่วไปของ ADC 1210 จะทำหน้าที่แปลงสัญญาณจากอนาล็อกเป็นดิจิทัลแบบ Successive Approximation ซึ่งอาศัยการเปรียบเทียบสัญญาณระหว่าง ค่าของ D/A ภายใน กับค่าสัญญาณที่ไม่ทราบค่าที่ป้อนเข้ามาทางด้านอินพุต. โดยไอซีจะเริ่มทำงานเมื่อขาที่ 13 รับสัญญาณเป็น LOW ทำให้ REGISTER ภายในถูก reset พร้อม ๆ กัน. ดังนั้น เมื่อ clock เปลี่ยนสถานะจาก low เป็น High ที่ MSB (Q11) จะถูก set ให้อยู่ในสถานะ low ส่วน Q0-Q10 จะถูก set ไว้ที่ High โดยรีจิสเตอร์จะคงค้างสถานะนี้ จนกระทั่งขา sc เป็น High ขา 13 ก็มีสถานะ High เช่นกัน การแปลงสัญญาณก็จะเริ่มต้นขึ้น. เมื่อ clock Pluse เปลี่ยนสถานะจาก low เป็น High ที่ Q11 จะมีสถานะเหมือนกับขาที่ 23 (comparator output) คือขาที่ 23 จะเป็น High Q11 จะเป็น High ตามไปด้วย แต่ถ้าขาที่ 23 เป็น low Q11 จะเป็น low ในเวลาเดียวกันบิตต่อไปคือ Q10 จะถูก set ให้เป็น low โดยที่ Q0-Q9 จะคงค้างสถานะเดิมไม่เปลี่ยนแปลง (คืออยู่ที่สถานะ high) กระบวนการนี้จะกระทำอย่างต่อเนื่องจนกระทั่งถึง LSB (Q0) ถือว่ากระบวนการแปลงนี้เสร็จสมบูรณ์จะแสดงให้เห็นที่ขา cc (conversion complete) ขาที่ 14 จะมีสถานะเป็น low ส่วนที่ Data output (ขาที่ 1-12) จะกลายเป็นรหัสไบนารีที่ได้มาจากการแปลงสัญญาณของอนาล็อก โดยที่ขา Q11 จะเป็น MSB และ Q0 เป็น LSB และ ค่าของรีจิสเตอร์จะยังคงอยู่ในสถานะเดิมจนกว่าขา sc จะได้รับสถานะ low อีกครั้งหนึ่ง ตัวอย่างการประยุกต์ใช้งานแสดงให้เห็นในรูปที่ 3.2a โดยที่ Voltage ที่อินพุตมีค่าตั้งแต่ 0 ถึง -10.2375 V และจะถูกแปลง โดยใช้ ADC 1210 ด้วยการให้แรงดันอ้างอิง  $V_{+} = 10.240$  V,  $V_{-} = -15$  V ส่วนรูป 3.2b เป็น Timing diagram เมื่อป้อนอินพุตเต็มสเกล รูปที่ 3.2c เป็น timing diagram เมื่อป้อนอินพุตเป็น 0 และรูป 3.2d เป็น timing diagram เมื่อป้อนอินพุต = -3.4125 V จะได้เอาต์พุต = 010101010101

### การประยุกต์ใช้งาน

#### 1.ภาคจ่ายไฟ

ขาที่ 22 จะเป็นขาที่ป้อนแหล่งจ่ายไฟบวก และแรงดันอ้างอิงที่อินพุต โดยมีช่วงของ  $V_{+}$  จาก 5 V ถึง 15 V

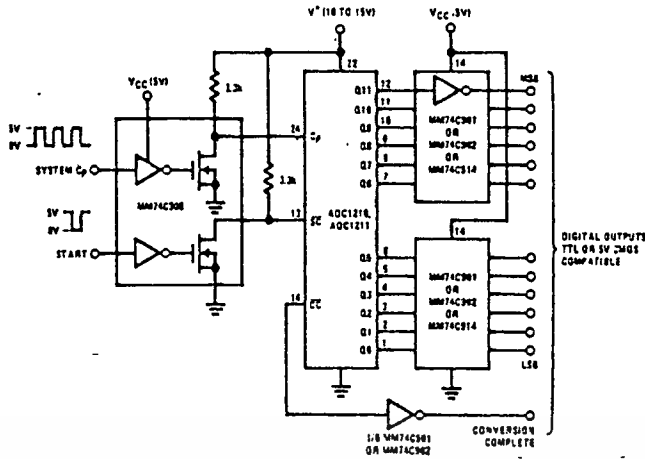
ขาที่ 20 ( $V_{-}$  supply) จะต้องให้โพลบเพื่อไบอัส FET ที่อยู่ในคอมพาราเตอ์ภายในตัวไอซี แต่บางครั้งขานี้อาจจะถูกต่อลงกราวด์ เพื่อการใช้งานอื่น ๆ

#### 2.logics compatibility

ADC 1210 จะต้องอินเตอร์เฟสด้วยลอจิกแบบ CMOS โดยที่เอาต์พุตของ ADC 1210 ไม่สามารถขับสัญญาณ LPTTL, TTL หรือ CMOS ได้โดยตรงจะต้องมีการต่อ Buffer ซึ่งเทคนิคการต่อ แสดง

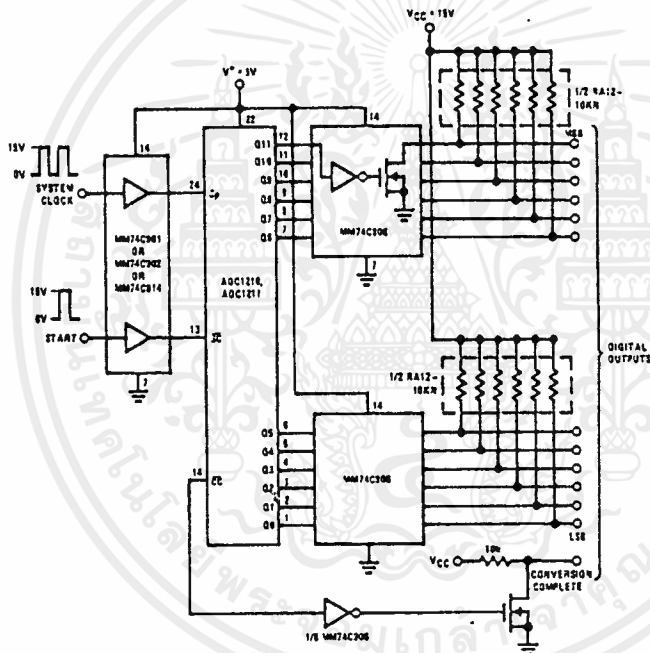
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังรูปที่ 3.3 และ 3.4



รูปที่ 3.3 การอินเทอร์เฟสของ ADC 1210 ที่มี  $V^+ > V_{cc}$

ตัวอย่างเช่น  $V^+ = 10.24 \text{ V}$  โดยใช้  $V_{cc} = +5\text{V}$



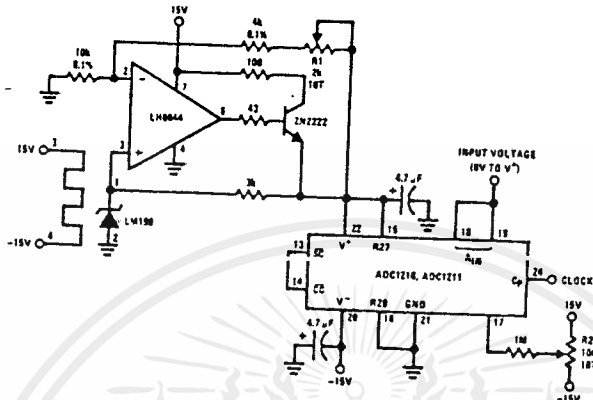
รูปที่ 3.4 การอินเทอร์เฟส ADC 1210 ที่มี  $V^+ \leq V_{cc}$

ตัวอย่างเช่น  $V^+ = 5\text{V}$  ที่ใช้  $V_{cc} = 15\text{V}$

### 3. OFFSET และ FULL SCALE ADJUST

การปรับ OFFSET และการปรับ Full scale ของ ADC 1210 มีวิธีดังนี้ คือ ใช้การเปลี่ยนแปลงที่  $V^+(V_{ref})$  เพื่อให้ค่าตรงกับแรงดันอนาล็อกอินพุต ดังแสดงในรูปที่ 3.5 ซึ่งจะใช้ LM 199 และ low drift opamp ให้ reference Voltage ที่เที่ยงตรง ดังนั้น ADC 1210 สามารถต่อใช้งานให้อยู่ใน MODE CONTINUOUS CONVERT ได้โดยการต่อขาที่ 13 เข้ากับขาที่ 14 แรงดันอนาล็อกจะเท่ากับ  $V_{ref}$  ลบด้วย  $1 \frac{1}{2}$  LSB ( $10.23625 \text{ V}$ ) โดยใช้ขา 18, 19 และ R1 ในการปรับจนกระทั่ง LSB อยู่ระหว่างลอจิก 1 และลอจิก 0 (output ทั้งหมดต้องอยู่ในสภาวะลอจิก 0) การเอกสารนี้เป็นเอกสารทึ่งงานวิศวกรรมเพื่อการศึกษาค้นคว้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรับ offset จะสำเร็จโดยการประจุดัชนีแรงดันอนาล็อกอินพุตที่มีค่าเท่ากับ  $1/2$  LSB ที่ขา 18 และ 19. เมื่อ R2 จะถูกปรับจนกระทั่งเอาต์พุตของ LSB อยู่ระหว่างลอจิก 1 และลอจิก 0 ( บิตอื่น ๆ ทั้งหมดอยู่ในสภาวะเดิม) ในวงจรรูปที่ 3.5 ADC 1210 ถูกต่อสำหรับ complementary binary logic และ แรงดันอ้างอิง ( $V^+$ )=10.240 V, อินพุตสูงสุด=10.2375 V ที่ LSB



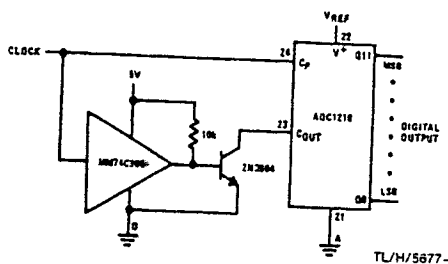
รูปที่ 3.5 การปรับ offset และการปรับเต็มสเกลที่ complementary binary

#### 4. START PULSE CONSIDERATIONS

เมื่อเราคำนึงถึงความถูกต้องของการเปลี่ยนแปลงขา start conversion (sc) ของ ADC 1210 คือขา 13 จะต้อง synchronized กับ conversion clock โดยวิธีพื้นฐานง่ายๆ แสดงดังรูปที่ 3.6 โดยมีข้อสังเกตคือ conversion clock cycle จะถูก INITIAL และ start signal ไม่สามารถมีผลต่อการกระทำ การแปลง จนกระทั่งเสร็จสมบูรณ์ ซึ่งวงจรนี้จะสามารถทำให้ ADC 1210 ไม่เกิด ERROR ที่ most significant BIT (MSB)

#### 5. ADC 1210 CONVERSION ที่ $26 \mu s$

ADC 1210 สามารถทำงานได้ด้วยความถี่ clock 500 kHz หรือใช้เวลาในการแปลง 12 BIT เพียง  $26 \mu s$  แสดงในรูปที่ 3.6



รูปที่ 3.6 การแปลงที่  $26 \mu s$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น. อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 4 การใช้งาน ADC 1210

จากทฤษฎีได้นำเอา IC ADC เบอร์ 1210 ของเนชั่นแนลมาเป็นตัวแปลง Analog เป็น Digital ซึ่งรูปแบบภายใน IC เบอร์ 1210 จะเป็นแบบ Successive Approximation ADC ฉะนั้น จะต้องมีการป้อน clock ให้แก่ IC และเมื่อต้องการแปลงค่าก็ส่งสัญญาณ start จากตัว CPU ไปควบคุมให้เริ่ม start ADC 1210 เมื่อ ADC เริ่มทำการประมวลเสร็จแล้วก็มีขา CC ส่งสัญญาณมาบอก CPU ได้แปลงจากสัญญาณ Analog เป็น Digital เรียบร้อยแล้ว ในช่วงจังหวะนี้ เมื่อ CPU เช็คว่า ADC ได้ส่งค่า cc มาบอกแล้ว CPU ก็ไปรับค่าเข้ามาประมวลผลแล้วส่งออกไปยังจอแสดงผล LCD

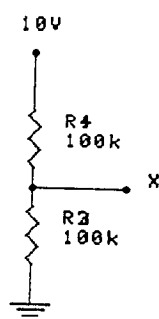
จากการใช้งาน ADC 1210 นี้ วงจรได้ต่อให้สามารถวัดแรงดันได้  $\pm 5.12 \text{ V}$  ฉะนั้น จึงใช้ Buffer มาป้องกันที่ Input ให้ ADC 1210 เพื่อป้องกันแรงดันเกิน โดยใช้ opamp มาทำงานในส่วนนี้ แล้วก็ทำการขยายให้วัดแรงดันได้ในช่วง  $\pm 0.1 \text{ V}$  ด้วย เพื่อให้วัดแรงดันได้ในย่านต่ำ ๆ ฉะนั้น การออกแบบให้วัด Volt จะต้องให้ความต้านทานของตัวเครื่องมีค่าสูง เพื่อในการวัดมีความแม่นยำกว่าแบบที่มีความต้านทานต่ำ ๆ เช่น แบบเข็ม

การวัดของมิเตอร์จะต้องได้ ความแม่นยำในการวัดจะต้องมาคำนึงถึงเกี่ยวกับผลของมิเตอร์ที่ต่อเข้าวงจรที่จะนำไปวัด

- ความแม่นยำในการวัดนี้ขึ้นอยู่กับปัจจัยหลาย ๆ อย่าง และสิ่งที่สำคัญที่สุดเห็นจะเป็นผลต่อวงจรที่นำมิเตอร์เข้าไปวัด สำหรับมิเตอร์ทั่ว ๆ ไป เมื่อต้องการวัดแรงดันต้องพิจารณาจากวงจรที่จะวัด ค่าของแรงดันจะขึ้นอยู่กับความเร็ว (Sensitivity) ของมิเตอร์ที่เราจะนำไปวัด โดยเปลี่ยนค่าเป็นความต้านทานที่อินพุตของมิเตอร์สามารถอธิบายได้จากรูปที่ 4.1

สมมติว่าในวงจรหนึ่งมีความต้านทานอยู่ 2 ตัว เราสามารถหาค่าแรงเคลื่อน  $V_{out}$  หรือที่ 1 ได้จากสูตร

$$V_{out} = (V_{in} R_2) / (R_1 + R_2) = (10V \times 100k) / (100k + 100k) = 5V$$



รูปที่ 4.1 แรงดันตกคร่อม R

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

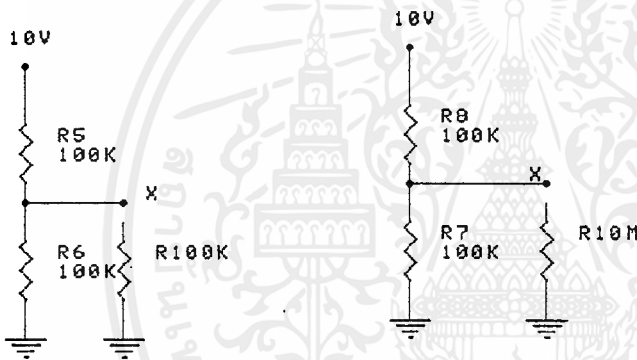
ถ้าเรานำเอามิเตอร์ธรรมดาเข้ามาวัดแรงเคลื่อนที่จุด "x" โดยมิเตอร์ที่นำมาวัดมีความต้านทานอินพุตเท่ากับ  $100\text{k}\Omega$  ดังในรูปเมื่อนำมิเตอร์เข้าไปวัดจะทำให้ค่าความต้านทานของ  $R_x$  ลดลงเป็น  $50\text{k}\Omega$  จากกฎของโอห์ม แรงเคลื่อนขณะนำมิเตอร์เข้าไปวัดจะมีค่าดังนี้

$$V_{out} = (10 \times 50\text{k}) / (100\text{k} + 50\text{k}) = 3.3333 \text{ โวลต์}$$

ถ้ามีอินพุตสูงขึ้นเป็น  $10\text{ Mohm}$  จะได้

$$V_{out} = (10 \times 99009) / (100\text{k} + 99009) = 4.975 \text{ โวลต์}$$

จะเห็นได้ว่าช่วงของความแม่นยำอินพุตที่มีความต้านทานสูงจะมีความแน่นอนกว่า ดังนั้นการออกแบบจึงต้องทำให้วงจรมี Input impedance สูง ๆ



รูปที่ 4.2 เมื่อใช้ค่าความต้านทานมาวัดที่จุด x

#### การวัดค่าโวลต์ตรง (Direct Voltage Measurement)

การวัด DC Voltage จะต้องต่อสายเข้าที่จุด v, ohm และ common แรงเคลื่อนที่วัดได้จะผ่านสวิตช์ สมมติว่าแรงเคลื่อนที่เข้ามามีค่าเท่ากับ  $20\text{ V}$  แต่อินพุตที่ป้อนให้ IC ADC แทนได้ที่สูงสุด  $100\text{mV}$  (เมื่อผ่าน opamp แล้ว) ดังนั้น จึงต้องทำการลดค่าแรงเคลื่อน  $10\text{ V}$  นี้ลงโดยใช่วงจรโวลต์ตรงดีไวเซอร์ ซึ่งประกอบด้วย R67 ถึง R70 และ R28 การเลือกสวิตช์ที่เลือกมาที่ตำแหน่ง  $10\text{V}$  จากวงจรจะเห็นได้ว่าเป็นการนำเอาแรงดันที่ตกคร่อมของ R68, R69, R70 ผ่านสวิตช์ เลือกแรงดันนี้จะมีค่าน้อยลง เนื่องจากแรงดันส่วนใหญ่ไปตกคร่อม R29 และ R67 เพราะมีค่าความต้านทานสูง เมื่อแรงเคลื่อนดังกล่าวผ่านสวิตช์เลือกมาแล้วก็มาอยู่ในตำแหน่ง DCV (Direct Voltage) ซึ่งไม่ต้องผ่านวงจรคอนเวอร์เตอร์ แต่จะผ่านมาทางสวิตช์ DCV แทน ดังรูปวงจรที่ 1

#### การวัดค่าดีเอร์เรนท์ (Direct current Measurement)

การวัดกระแสดีซี จะต่อเข้าที่จุด mA และ Common ซึ่งจะอาศัยกระแสไหลผ่านความต้าน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทานที่มีค่าต่ำ ๆ แล้วเกิดแรงดันขึ้นที่ความต้านทาน จึงนำแรงดันไปป้อนให้แก่ ADC 1210 ต่อไป เมื่อต้องการวัดกระแสไหลผ่านมีค่ามากขึ้นก็ต้องทำให้ความต้านทานให้ต่ำลงอีก เพื่อไม่ให้แรงดันสูงเกินไปที่จะป้อนให้ ADC 1210 แต่กำลังงานของความต้านทานจะต้องมีค่ามากขึ้น ดังนั้น เมื่อ Range สูงขึ้น ความต้านทานมีค่าต่ำลงทำให้เมื่อไปวัดที่วงจรจะมีความผิดพลาดน้อยลง เพราะเมื่อวัดกระแสจะต่ออนุกรมวงจร การออกแบบจึงต้องทำให้ความต้านทานต่ำที่สุด แต่ที่จุด mA กับ Common จะวัดได้สูงสุดที่ 0.1A เท่านั้น แต่เครื่องนี้สามารถวัดได้สูงสุดถึง 10A โดยต่อเข้าที่ 10A กับ Common จากนั้นก็เลือกฟังก์ชันจากหน้าปัทม์

### การวัดเอซีโวลท์เตจ (Alternating Voltage Measurement)

การวัดเอซีโวลท์เตจ ต่อสายเข้ามาทาง V, ohm และ Common เลือกสวิตช์มาตำแหน่ง ACV ผ่าน  $C_1$  ซึ่งเป็นตัวเก็บประจุที่ทนแรงเคลื่อนสูง  $C_1$  จะเป็นตัวกั้นไม่ให้แรงเคลื่อนคิซีผ่านเข้าวงจร เช่น การวัดริปเปิ้ล (Ripple) เพาเวอร์ซัพพลาย เป็นต้น

การเลือกย่านการวัดเลือกโดยใช้สวิตช์ Range เข้ามาที่อินพุตแล้วเปลี่ยนแรงเคลื่อน เอซี เป็น คิซี (AC to DC Converter) ออกที่เอาต์พุตเป็นแรงเคลื่อนคิซีผ่านเข้ามาที่ input ของ BUFFER ADC

วงจรเปลี่ยนแรงเคลื่อนเอซีเป็นคิซี (AC to DC Converter) ประกอบด้วย IC8 และ D10 กับ D11 เป็นส่วนสำคัญ วงจรนี้มีการเรียกอีกชื่อว่า ตรีวิชั่น ฮาล์ฟเวฟ เร็คติฟาย์เออร์ (Precision Half-Wave Rectifier) โดยปกติการเปลี่ยนแรงดันเอซีเป็นคิซี เรามักใช้วงจรเร็คติฟาย์โดยใช้ไดโอดธรรมดา แต่ในที่นี้ไม่สามารถใช้การเปลี่ยนแรงเคลื่อนเอซีเป็นคิซีโดยธรรมดาได้ เนื่องจากไดโอดเมื่อทำงานจะเกิดแรงเคลื่อนตกคร่อมตัวมันอย่างน้อย 600 mV ซึ่งมีค่ามากกว่าย่านการวัด ดังนั้น เราจึงอาศัย IC เบอร์ LM324 ซึ่งเป็นโอซี opamp มาขยายแรงดันให้มีความสูงขึ้นไปป้อนเข้าที่ไดโอดทำการเร็คติฟาย์

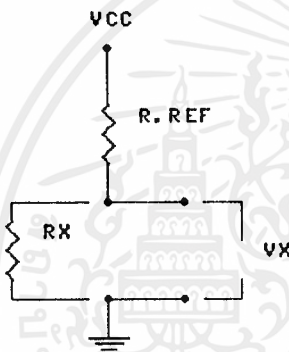
จากวงจรภายในประกอบด้วยโอซีออปแอมป์ LM324 ต่อวงจรแบบอินพุตอิมพีแดนซ์สูง โดยแรงเคลื่อน AC สามารถปรับอัตราเกาท์ได้ ที่ VR7 เมื่อแรงเคลื่อน AC ผ่าน R26 และมีการป้อนกลับมาจาก D11, R28, C12 หรือ D10, R29, C13 โดยครึ่งไซเคิลลบมาที่อินพุต D10 จะนำกระแส และ D11 จะไม่นำกระแส output ที่ได้จะมีค่าเป็นศูนย์เมื่อครึ่งไซเคิลบวกเข้ามาที่ออปแอมป์จะทำงาน ขยายไซเคิลบวกตอนนี้ D10 จะหยุดการนำกระแส D11 จะนำกระแส output ของวงจรจะเป็นบวก อินพุตของวงจรนี้มีความไวประมาณ 3  $\mu V$

## การวัดเอซีเคอร์เรนท์ (Alternating Current Measurement)

การวัด AC current ต่อสายวัดเข้าที่จุด mA และ Common มีลักษณะการทำงานเช่นเดียวกัน กับแบบวัด DC current แต่ต้องผ่านวงจรเปลี่ยนแรงเคลื่อนเอซีเป็นดีซีเท่านั้น

## การวัดค่าความต้านทาน (Resistance Measurement)

การวัดค่าความต้านทานเป็นการเปรียบเทียบ อัตราส่วนของความต้านทานต่อวงจร หนึ่งวัดความต้านทาน เราสามารถหาความต้านทานที่เราไม่ทราบค่า โดยเปรียบเทียบอัตราส่วนของแรงเคลื่อนที่ตกคร่อมความต้านทานมาตรฐาน ( $R_{10} - R_{14}$ ) กับความต้านทานที่ไม่ทราบค่า ( $R_x$ ) โดยจะป้อนแรงเคลื่อนเปรียบเทียบมายังความต้านทานมาตรฐาน ( $R_{10} - R_{14}$ ) ทำให้เกิดแรงเคลื่อนเปรียบเทียบ ( $V_{REF}$ ) หาค่าออกมาแสดงผล



$$V_x = (V_{cc} \times R_x) / (R_x + R_{ref})$$

ถ้าแรงดันเป็นหนึ่งในของ  $V_{cc}$  จะมีค่าเท่ากับ

ความต้านทานอ้างอิง

บทที่ 5 การวัดความถี่  
(FREQUENCY COUNTER)

✓ การวัดเวลาและความถี่

เครื่องนับความถี่อเนกประสงค์

ในอดีตการวัดเวลาของมนุษย์เรามีกรรมวิธีที่แตกต่างกัน ส่วนใหญ่จะสังเกตจากธรรมชาติ เช่น การหมุนของโลก, การไหลของน้ำออกจากถังที่รั่ว, การเผาไหม้ของเทียนไข เป็นต้น ต่อมาเมื่อมีวิวัฒนาการสูงขึ้นก็ได้มีการนำเอากรรมวิธีอันซับซ้อนมาสร้างเครื่องมือในการวัดเวลาและความถี่ขึ้น

เครื่องมือที่ใช้ในการวัดเวลาและความถี่ในสมัยแรกนั้น ส่วนแสดงผลจะใช้จอภาพ เช่นเดียวกับออสซิลโลสโคปซึ่งจะมีปัญหาในการอ่านคือ ค่าที่อ่านเป็นค่าโดยประมาณไม่มีความละเอียดพอ ต่อมาได้มีการคิดการแสดงผลออกมาเป็นตัวเลขเลข ซึ่งในทางปฏิบัติ (ในยุคนั้น) ทำได้ยากมาก เพราะสัญญาณทางอิเล็กทรอนิกส์มีการเปลี่ยนแปลงขนาดของสัญญาณอยู่ตลอดเวลา ซึ่งในการวัดคาบเวลาและความถี่นั้นค่าพารามิเตอร์ของอุปกรณ์แต่ละชิ้นที่ใช้สร้างเครื่องมือวัดต้องเป็นค่าที่เที่ยงตรงและชนิดที่มีคุณภาพดี เพื่อให้ได้เครื่องมือวัดที่มีความเที่ยงตรงและความไวสูงโดยเฉพาะอย่างยิ่งเครื่องมือวัดในห้องทดลองค้นคว้าต้องเป็นชนิดที่มีคุณภาพไม่คลาดเคลื่อนเนื่องจากการเปลี่ยนแปลงของอุณหภูมิและความชื้น

ปัจจุบันเทคโนโลยีที่ก้าวหน้าทำให้สามารถผลิตเครื่องมือวัดที่คุ้มสมบัติ ดังกล่าวได้ไม่ยากเย็น เราลองมาศึกษาเรียนรู้ถึงเครื่องมือชนิดนี้กันโดยละเอียด ซึ่งรู้จักกันโดยทั่วไปว่า เครื่องนับความถี่อเนกประสงค์ หรือ Universal Timer Counter บางทีก็เรียกว่า เครื่องวัดเวลาและความถี่อเนกประสงค์

X เครื่องวัดเวลาและความถี่อเนกประสงค์

เครื่องวัดเวลาและความถี่ ถือได้ว่าเป็นเครื่องมือที่มีความสามารถในการวัดและมีประโยชน์ใช้สอยสูงมากการจัดวงจรรับสัญญาณอินพุตได้รับการออกแบบมาเป็นพิเศษคือ ไม่ขึ้นอยู่กับขนาดของแอมพลิจูด (คือ สามารถวัดขนาดของสัญญาณที่มีขนาดเพียงไม่กี่มิลลิโวลต์จนถึงหลายร้อยโวลต์ก็ได้) และไม่จำกัดรูปร่างของสัญญาณ

52

เครื่องมือวัดเวลาและความถี่อเนกประสงค์ มีความแตกต่างจากเครื่องมือวัดธรรมดา คือ นำไปใช้วัดได้หลายอย่าง เช่น วัดความถี่, วัดค่าช่วงเวลา, วัดความกว้างของพัลส์และอื่น ๆ นอกจากนั้นแล้วยังถือเป็นเครื่องมือวัดสากลที่ใช้เป็นมาตรฐาน ในการวัดความกว้างของช่วงเวลาอีกด้วย ในท้องตลาดเครื่องวัดเวลาและความถี่อเนกประสงค์รุ่นมาตรฐานต่ำสุด ก็สามารถวัดความถี่ได้ถึง 10 MHz และสามารถวัดคาบเวลาได้ละเอียดเป็นและได้รุ่นที่มีราคาแพงบางรุ่นสามารถวัดความถี่ตั้งแต่ 0-50GHz (DC จนถึงแสงแดด) และสามารถวัดคาบเวลาได้สั้นจนเป็น ns ได้ เครื่องวัดเวลาและความถี่อเนกประสงค์เครื่องแรกที่สร้างขึ้น ภายในตัวจะประกอบไปด้วยหลอดสุญญากาศเต็มไปหมดทั้งเครื่อง ทำให้มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้ำหนักและกินเนื้อที่มาก อีกทั้งยังต้องใช้กำลังงานไฟฟ้าสูงมากเพื่อป้องกันให้หลอดทำงาน ต่อมาในปี พ.ศ. 2495 อิวเลตท์ แพคคาร์ได้ทำการพัฒนาโดยการนำเอาการนับแบบดิจิทัลเข้ามาใช้เป็นครั้งแรก ซึ่งในตอนนั้นสามารถวัดความถี่ได้ 10 MHz และวัดช่วงเวลาละเอียดเป็น 100 ns ทั้งมีการแสดงผลแบบดิจิทัลด้วย

เมื่อมีการประดิษฐ์ทรานซิสเตอร์ขึ้นก็นำเอามาใช้งานแทนหลอดสุญญากาศ ทำให้ขนาดของเครื่องเล็กลงและมีประสิทธิภาพเพิ่มมากขึ้น ต่อมาในช่วงปี พ.ศ. 2513 อุปกรณ์จำพวก MOS และ LSI ได้ถูกนำมาใช้งานแทนทรานซิสเตอร์เป็นผล ทำให้เกิดการขยายขอบเขตของเครื่องมือวัดให้การทำงานได้มากขึ้น และสิ้นเปลืองกำลังงานไฟฟ้าที่น้อยลง

เมื่อไมโครโปรเซสเซอร์ถูกสร้างขึ้น ก็มีการนำเอาไมโครโปรเซสเซอร์เข้ามาใช้งานกับเครื่องวัดเวลาและความถี่ ทำให้เครื่องมือมีการพัฒนาทางด้านการนับสูงยิ่งขึ้นไปอีก

ในปัจจุบัน VLSI ได้เข้ามามีบทบาทกับเครื่องมือวัดเป็นอันมากทำให้ขอบข่ายการวัดมีการขยายขอบเขตมากขึ้น โดยสามารถใช้เครื่องวัดเวลาและความถี่ต่อเนื่องประสงค์ทำงานร่วมกับอุปกรณ์ต่อรวมภายนอกได้อย่างมีประสิทธิภาพ เช่น สามารถตัดแปลงให้ติดต่อกับคอมพิวเตอร์, อุปกรณ์เรียกข้อมูลกลับ, ระบบวัดระยะทางของวัตถุและอื่น ๆ อีกมากมาย

เนื่องจากเครื่องวัดเวลาและความถี่เป็นเครื่องมือซึ่งใช้งานได้หลายอย่าง นอกจากการวัดความถี่และเวลาแล้วบ่อยครั้งที่นำมาใช้วัดการเพิ่มค่าพารามิเตอร์ต่าง ๆ เช่น เฟส, อัตราความถี่, วัฏชีพเกิด และสลับเร็ว เครื่องวัดเวลาและความถี่รุ่นใหม่มีข้อดีอีกมากมาย เช่น สามารถโปรแกรมการทำงานได้, สามารถอ่านค่าแอมพลิจูดออกมาได้, แสดงระดับการทรiggerได้ เป็นต้น

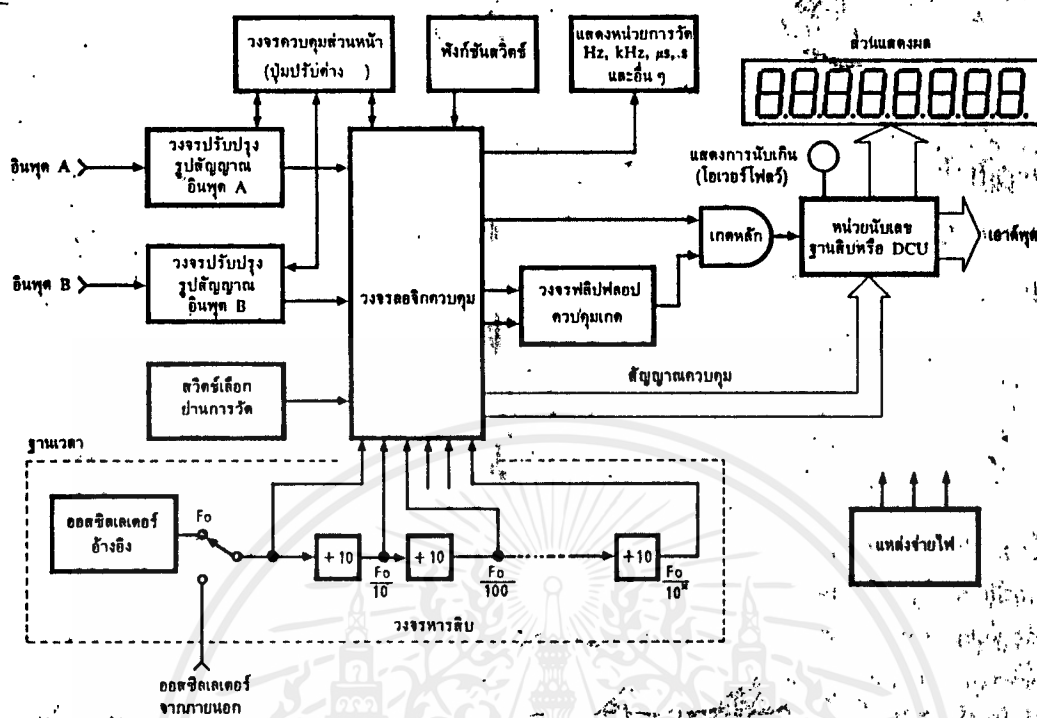
### ✕ โครงสร้างของเครื่องมือวัดเวลา และความถี่

จากรูปที่ 5.1 แสดงถึงองค์ประกอบพื้นฐานของเครื่องวัดเวลาและความถี่ต่อเนื่องประสงค์ ซึ่งในที่นี้ยังไม่ได้แสดงส่วนของวงจรอินพุต, วงจรแหล่งจ่ายแรงดันและวงจรออสซิลเลเตอร์อ้างอิงไว้ จะเห็นว่าแต่ละบล็อกประกอบขึ้นจากอุปกรณ์ดิจิทัล ซึ่งบางทีก็จะเป็นอุปกรณ์ ตระกูลลอจิกชนิดเดียวกันล้วน ๆ หรือไม่ก็นำมาผสมกันระหว่างอุปกรณ์หลาย ๆ ชนิด เช่น CMOS, TTL และ ECL การเลือกอุปกรณ์ที่จะนำมาใช้กับเครื่องมือวัดสิ่งที่ต้องคำนึงถึงคือ ความเร็วและการสิ้นเปลืองกำลังไฟฟ้า ซึ่งเป็นตัวกำหนดความสามารถของเครื่องมือวัด

เมื่อนึกถึงเครื่องมือที่มีความสามารถในการวัดงานได้หลายอย่างหลายคนคงคิดว่าต้องมีอินพุตสำหรับวัดหลายอินพุต แต่สำหรับเครื่องวัดเวลาและความถี่ต่อเนื่องประสงค์นั้น อินพุตจะมีเพียง 1 ถึง 3 อินพุต ส่วนใหญ่จะมี 2 อินพุต คือ อินพุต A และอินพุต B สำหรับการวัดเฟส, เปรียบเทียบความถี่, วัดวัฏชีพเกิดและอื่น ๆ โดยใช้การทำงานของฟังก์ชันสวิตช์เข้าช่วย ส่วนอินพุตที่มากกว่านี้มักจะอินพุตสำหรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรับความถี่สูงจนถึงย่าน VHF ก็มีรายละเอียดของแต่ละส่วนในรูปที่ 5.1 ก็ดังนี้



รูปที่ 5.1 องค์ประกอบพื้นฐานของเครื่องมือวัดความถี่แบบประสงค์

### ส่วนปรับปรุงรูปสัญญาณ

สัญญาณที่ใช้ในการนับพัลสนั้นจำเป็นต้องเป็นสัญญาณรูปสี่เหลี่ยมมุมฉากเท่านั้น แต่เนื่องจากสัญญาณอินพุตที่รับเข้ามาจากแหล่งจ่ายสัญญาณต่าง ๆ เป็นสัญญาณที่มีแอมพลิจูดและ รูปร่างของสัญญาณที่แตกต่างกัน ดังนั้นจึงจำเป็นต้องมีวงจรที่ทำการปรับปรุงรูปร่างของสัญญาณอินพุต ให้อยู่ในรูปสัญญาณดิจิทัลก่อนที่จะส่งเข้าวงจรนับ เพื่อให้ประมวลผลสัญญาณรบกวนอื่นจะทำให้การวัดเกิดการผิดพลาดได้

### หน่วยควบคุม

หน่วยควบคุมเป็นการรวมเอาวงจรเรจิสเตอร์, ฟลิปฟลอป และการมัลติเพล็กซ์เข้าไว้ด้วยกัน เพื่อทำหน้าที่ในการควบคุมสัญญาณให้เหมาะสม วัดสมิ่วตัวเป็นตัวแทนชนิดของการวัดหน่วยควบคุมจะควบคุมการทำงานของหน่วยการนับ และควบคุมการแสดงผลของหน่วยแสดงผล โดยจะได้รับสัญญาณฐานเวลาเป็นตัวอ้างอิงการทำงาน

### เกดหลัก

เกดหลักทำหน้าที่ในการนับสัญญาณพัลส์ โดยใช้ฟลิปฟลอปมาทำการควบคุมการเปิดเกดและมีความถี่ของสัญญาณเป็นตัวแทนการนับต่าง ๆ เกี่ยวกับการนับสัญญาณพัลส์ ตัวเกดหลักนี้ก็คือ แอนด์เกตขนาด 2 อินพุตตัวหนึ่งนั่นเอง โดยมันจะยอมให้พัลส์จากอินพุตผ่านไปยังภาคนับก็ต่อเมื่อมีสัญญาณ เปิดเกดมาจากฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พลอป ความถี่สูงสุดในการนับสัญญาณพัลส์จะถูกจำกัดโดยความเร็วของเกตหลัก ซึ่งขึ้นอยู่กับชนิดของแอนด์เกตที่นำมาใช้ เช่น ถ้าใช้ TTL หรือโฮสปีด CMOS ความถี่สูงสุดจะเป็น 40 MHz แต่ถ้าใช้ ECL จะสามารถทำงานได้ที่ความถี่สูงถึง 500 MHz

### ฐานเวลา

สิ่งสำคัญที่ใช้เป็นฐานเวลา (time base) ก็คือ ออสซิลเลเตอร์อ้างอิง ซึ่งเอาต์พุตจะเป็นแบบดิจิทัลพัลส์มีความถี่  $f_0$  (Frequency Oscillator) เท่ากับ 10 MHz แล้วนำเข้าวงจรหารความถี่ประมาณสิบเท่า สัญญาณเอาต์พุตจะถูกเลือกโดยสวิตช์เพื่อไปควบคุมอัตราส่วนของการนับ ความถูกต้องของการวัดจะขึ้นอยู่กับความคงที่ และเสถียรภาพของวงจรออสซิลเลเตอร์อ้างอิง โดยทั่วไปแล้วจะใช้ผลึกแร่ควอตซ์ (Quartz Crystal) มาเป็นตัวกำเนิดความถี่ซึ่งมีความเที่ยงตรงสูง เครื่องวัดเวลาและความถี่บางเครื่องจะมีจุดรับสัญญาณฐานเวลาจากภายนอกเพื่อนำมาใช้อ้างอิงในการนับได้ด้วย

### หน่วยนับเลขฐานสิบ

หัวใจของเครื่องวัดเวลาและความถี่คือ หน่วยการนับหรือที่เรียกว่า หน่วยนับเลขฐานสิบ (Decimal Counting Unit หรือ DCU) ซึ่งทำหน้าที่นับพัลส์จากเอาต์พุตของเกตหลัก โดยทำการนับขึ้นต่อเนื่องกัน พัลส์ที่ DCU ได้จะถูกแสดงออกมาเป็นตัวเลขที่ส่วนแสดงผล

ก่อนเริ่มทำการวัดวงจรควบคุมลอจิกจะส่งสัญญาณรีเซ็ตไปยัง DCU ซึ่งจะทำการเซตให้วงจรนับภายในกลายเป็นศูนย์ เมื่อสัญญาณพัลส์ผ่านเกตหลัก 1 ลูก ก็เป็นการนับหนึ่งครั้งผลรวมของจำนวนพัลส์จะถูกนำมาแสดงผลเป็นตัวเลขฐานสิบบนส่วนแสดงผล แต่ถ้าจำนวนพัลส์ที่จะนับมีมากเกินไปจนเกินตัวเลขที่จะนับได้ตัวเลขจะนับวนใหม่ ค่าที่ได้จะผิดพลาดทันทีที่เรียกว่า เกิดโอเวอร์โฟลว์ (overflow)

### ส่วนแสดงผล

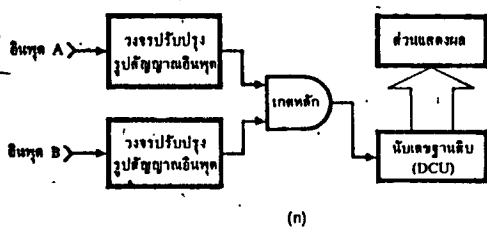
เปิดเกต (เมื่อวัดความถี่) และความถี่ฐานเวลาอ้างอิง (เมื่อวัดคาบเวลา) สิ่งสำคัญที่สุดในการวัดสัญญาณก็คือ สัญญาณที่ได้รับจากออสซิลเลเตอร์อ้างอิงเป็นตัวกำหนดความเที่ยงตรงและเสถียรภาพของเครื่องมือวัด หากออสซิลเลเตอร์อ้างอิงมีการผลิตสัญญาณที่ผิดจากค่าจริงไปเล็กน้อย จะทำให้การวัดเกิดการผิดพลาดไปได้มาก

โดยปกติแล้วความถี่มาตรฐานจากคริสตัลจะให้ความละเอียดของการวัดอยู่ในช่วง 7 ถึง 8 หลัก ของการแสดงผล

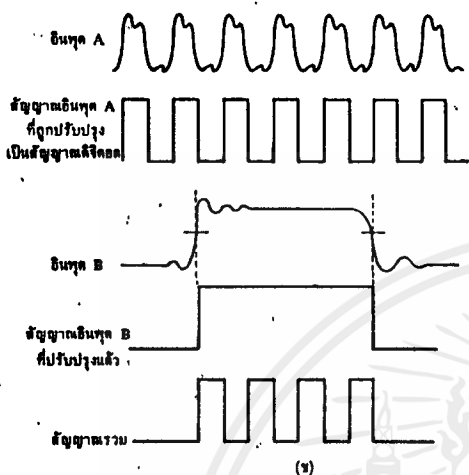
### หลักการวัดเวลาและความถี่

หน้าที่อันหลากหลายของเครื่องมือวัดเวลาและความถี่เนกประสงค์นั้น ล้วนใช้ส่วนประกอบที่กล่าวมาทั้งหมดเช่นเดียวกัน เพียงแต่มีการจัดลักษณะการทำงานร่วมกันให้สอดคล้องกับความต้องการในแต่ละหน้าที่ ซึ่งจะได้กล่าวต่อไป

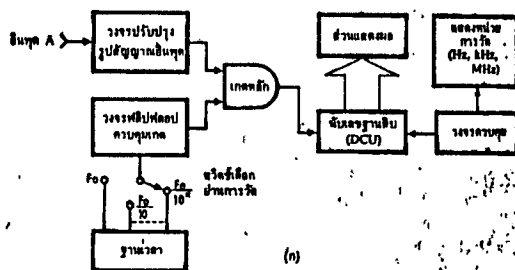
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



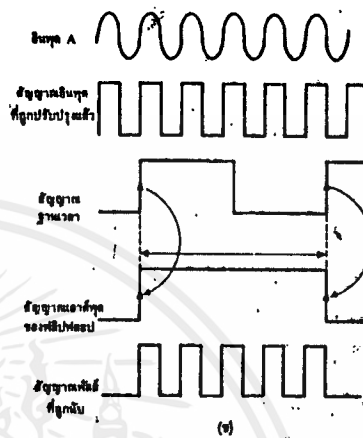
(ก)



(ข)



(ค)



(ง)

รูปที่ 5.2 (ก) วงจรในโหมดการนับ  
(ข) สัญญาณต่าง ๆ ที่ปรากฏ

รูปที่ 5.3 (ก) วงจรวัดความถี่  
(ข) สัญญาณต่าง ๆ ที่ปรากฏ

### การนับจำนวน

บางครั้งเรียกโหมดการนับพัลส์หรือนับเหตุการณ์ ซึ่งจะทำหน้าที่ในการนับจำนวนพัลส์ โดยใช้ ขบวนการทางเวลาเข้ามาควบคุม มีการจัดโครงสร้างการทำงาน ดังแสดงในรูปที่ 5.2

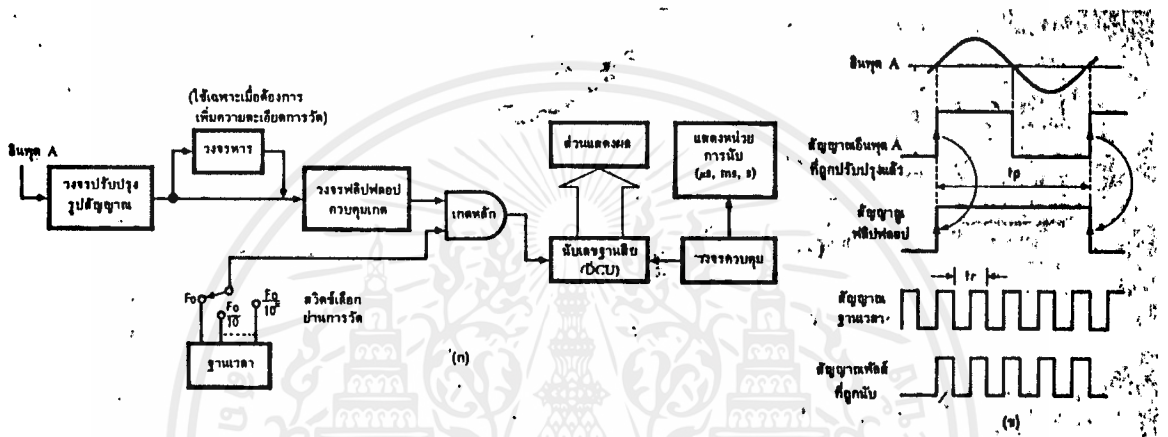
(ก) มีสัญญาณอินพุต A และ B เป็นสัญญาณที่ใช้ควบคุมเกตหลัก จากไทม์มิงไดอะแกรม ดังรูปที่ 5.2 (ข) จะเห็นได้ว่าสัญญาณจากอินพุต B นั้นก็คือจำนวนพัลส์จากอินพุต A ที่ถูกนับจะมีอยู่เพียง ในขอบเขตที่มีสัญญาณอินพุตจาก B เท่านั้น

### การวัดความถี่

คำจำกัดความของคำว่าความถี่ก็คือ จำนวนของคลื่นที่เกิดขึ้นในหนึ่งหน่วยเวลาหรือจำนวนลูกคลื่นต่อวินาทีรูปที่ 5.3 (ก) แสดงการจัดวงจรที่ใช้วัดความถี่ ซึ่งนำเอาฟลิปฟล็อปมาควบคุมเกต โดยมีการทำงานในโหมดที่ก่อกเกิดหลักจะทำงานเมื่อมีช่วงเวลาเกต (T) เท่ากับคาบเวลาซึ่งเลือกจากฐานเวลา ส่วนรูปที่ 5.3 (ข) แสดงไทม์มิงไดอะแกรมของการวัด ซึ่งทำการนับ 5 ลูก และมีช่วงเวลาเปิดเกตเท่ากับ 1 วินาที (ฐานเวลาอ้างอิงเท่ากับ 1Hz) ความถี่อินพุตจึงมีค่าเป็น 5 Hz ถึงแม้ตามคำจำกัดความของความถี่จะต้องอ้างอิงกับเวลา 1 วินาที แต่ความจริงเราสามารถใช้เวลาเปิดเกตที่ต่างไปจาก 1 วินาทีได้ ซึ่งจะมีผลต่อลักษณะการแสดงผลของตัวเลขความถี่ที่วัดด้วย พิจารณาความถี่ 7654321

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Hz มีช่วงเวลาเปิดเกิดเป็น 1 วินาที และส่วนแสดงผลมี 8 หลัก ในการวัดจะแสดงค่าเป็น 07654321 Hz (หรือ 07654.321 kHz) แต่ถ้าเลือกช่วงเวลาเปิดเกิดเป็น 1 ms วงจรภายในจะนับพัลส์ได้เพียง 7654 ลูก หน่วยของความถี่ที่วัดได้จึงต้องเปลี่ยนไป 1 พันเท่าคือเป็น kHz แทน ตัวเลขที่แสดงผลจะอ่านค่าเป็น 00007654 kHz



รูปที่ 5.4 (ก) การวัดวงจรการวัดคาบเวลา (ข) สัญญาณต่าง ๆ ที่ปรากฏ

ช่วงเวลาเปิดเกิดสั้นจะใช้กับงานที่สัญญาณอินพุตมีการเปลี่ยนแปลงอย่างรวดเร็ว (ความถี่สูง) แต่จะทำให้การวัดมีความละเอียดและความเที่ยงตรงลดลง การเพิ่มความละเอียดสามารถทำได้โดยการเพิ่มช่วงเวลาเปิดเกิด เช่น ถ้าความถี่อินพุตเป็น 123.45 Hz ถูกลบที่ 100 วินาที DCU จะนับพัลส์ได้ 12345 ลูก ส่วนแสดงผลจะแสดงค่าเป็น 000123.45 Hz ความละเอียดจะเพิ่มขึ้น 100 เท่าเป็นต้น

การวัดคาบเวลา

รูปที่ 5.4 (ก) แสดงการจัดวงจรที่ใช้ในการวัดคาบเวลาของสัญญาณอินพุต A ซึ่งมีลักษณะเช่นเดียวกับการวัดความถี่ แต่สัญญาณที่เกิดหลักจะสลับเป็นตรงข้ามกัน โดยใช้สัญญาณจากอินพุต A มาควบคุมการเปิดเกิดเพื่อนับพัลส์ที่ได้จากวงจรกำเนิดฐานเวลาแทน เพราะที่จริงแล้วคาบเวลาก็คือ ส่วนกลับของความถี่นั่นเอง

วงจรฟิลลิปลอควบคุมเกิดจะทำงานในโหมดที่ถกเกิด โดยความกว้างของสัญญาณเอาต์พุตจะเท่ากับคาบเวลาของสัญญาณอินพุต ( $f_p$ ) ซึ่งแสดงดังรูปที่ 5.4 (ข) แต่ละพัลส์ของสัญญาณฐานเวลาซึ่งมีคาบเวลาเท่ากับ  $t_p$  จะถูกนับในช่วงเวลา  $t_p$  ได้จำนวนพัลส์ที่สามารถคิดกลับมาเป็นค่าคาบเวลาของสัญญาณอินพุต A ได้จาก

$$T_p = n \times T_c$$

เมื่อ  $T_p$  คือ คาบเวลาของสัญญาณอินพุต

$n$  คือ จำนวนของพัลส์ที่นับได้

$T_c$  คือ ความกว้างของพัลส์ฐานเวลา

ตัวอย่างเช่น เลือกความถี่ฐานเวลาอ้างอิงที่ 1 MHz ดังนั้น  $t_p$  จะมีค่าเท่ากับ  $1\mu\text{s}$  ( $t_p = 1/f$ ) DCU จะทำการนับพัลส์ได้ 1 ล้านพัลส์ ซึ่งได้  $t_p = 10^6 \times 1\mu\text{s} = 1$  วินาทีและจะแสดงค่าที่ส่วนแสดงผลเป็น 01000000 us หรือ 01000.000 ms หรือ 01.000000 s

การวัดคาบเวลาจะแตกต่างกับการวัดความถี่ โดยหน่วยของตัวเลขที่แสดงผลจะไม่ขึ้นอยู่กับเวลาเปิดเกตแต่จะขึ้นอยู่กับขนาดของ  $t_p$  ซึ่งแต่ละคาบจะขึ้นอยู่กับหน่วยเวลา ถ้ายิ่งเล็กก็จะทำให้ความละเอียดสูงมาก ค่าฐานเวลาที่สูงที่สุดจะมีค่าความละเอียดที่คี่ด้วย แต่ถ้าต้องการวัดคาบเวลาที่ยาวมากก็ต้องการเพิ่มเวลา  $t_p$  ให้เหมาะสม(ลดความถี่ฐานเวลาให้ต่ำลง) เพื่อไม่ให้เกินค่าสูงสุดที่ DCU จะนับได้หรือเกิดโอเวอร์โฟลว์ดังที่กล่าวไป

เมื่อพิจารณาการวัดคาบเวลาจะเห็นว่าความละเอียดจะขึ้นอยู่กับความถี่ฐานเวลา เช่น ความถี่ 10 MHz จะมีความละเอียดเท่ากับ 100 ns ในการวัดช่วงเวลาแคบ ๆ สามารถเพิ่มความละเอียดให้สูงขึ้นได้ โดยการหารความถี่อินพุตให้เปิดเกตนานขึ้น เช่น ถ้าคาบเวลาอินพุตเท่ากับ  $65.432\mu\text{s}$  ที่ความถี่ฐานเวลาเท่ากับ 10 MHz จะทำให้เกิดพัลส์ 654 ลูก ซึ่งเป็นพัลส์อ้างอิงที่นับระหว่างช่วงเวลาเปิดเกต ที่หน่วยแสดงผลจะอ่านค่าได้  $65.4\mu\text{s}$  ถ้าเกตหลักถูกเปิดนานขึ้นเป็น 100 เท่า โดยการหาร 100 เวลาเกตจะเป็น  $6543.2\mu\text{s}$  ( $65.432 \times 100$ ) ทำให้วงจรนับพัลส์ได้ 65432 ลูก ตัวเลขการแสดงผลก็จะละเอียดขึ้นเป็น  $65.432\mu\text{s}$  เห็นว่าความละเอียดจะเพิ่มเป็น N เท่าเมื่อ N คือ จำนวนพัลส์อินพุตที่ถูกหารมาเปิดเกต

### การวัดช่วงเวลา

โหมดการวัดช่วงเวลาของเครื่องวัดเวลาและความถี่เป็นการวัดเวลาที่ใช้ไปในระหว่างเหตุการณ์สองจุดที่เกิดขึ้น รูปที่ 5.5 (ก) แสดงถึงการวัดวงจรโดยสัญญาณอินพุต A จะเป็นตัวเริ่มต้นการวัด ส่วนสัญญาณอินพุต B จะเป็นตัวบอกการสิ้นสุดการวัดสัญญาณแต่ละแชนแนลจะป้อนเข้ายังฟิลิปปอปปควบคุมเกต ซึ่งทำงานเป็นแบบ R-S คือ คงสภาวะเซตและรีเซต รูปที่ 5.5 (ข) สามารถอธิบายได้คือสัญญาณอินพุตจากแชนแนล A ถูกป้อนเข้ามา ฟิลิปปอปปจะทำการเซตตัวเองและสัญญาณจากแชนแนล B เข้ามา ฟิลิปปอปปจะทำการรีเซตตัวมันเอง ดังนั้น ความยาวของสัญญาณเปิดเกต ( $t_p$ ) จะเท่ากับช่วงเวลาระหว่างสัญญาณอินพุตทั้งสอง DCU จะทำการนับพัลส์อ้างอิงในช่วงเวลาเปิดเกตนี้ ซึ่งคล้ายกับการวัดคาบเวลานั่นเอง

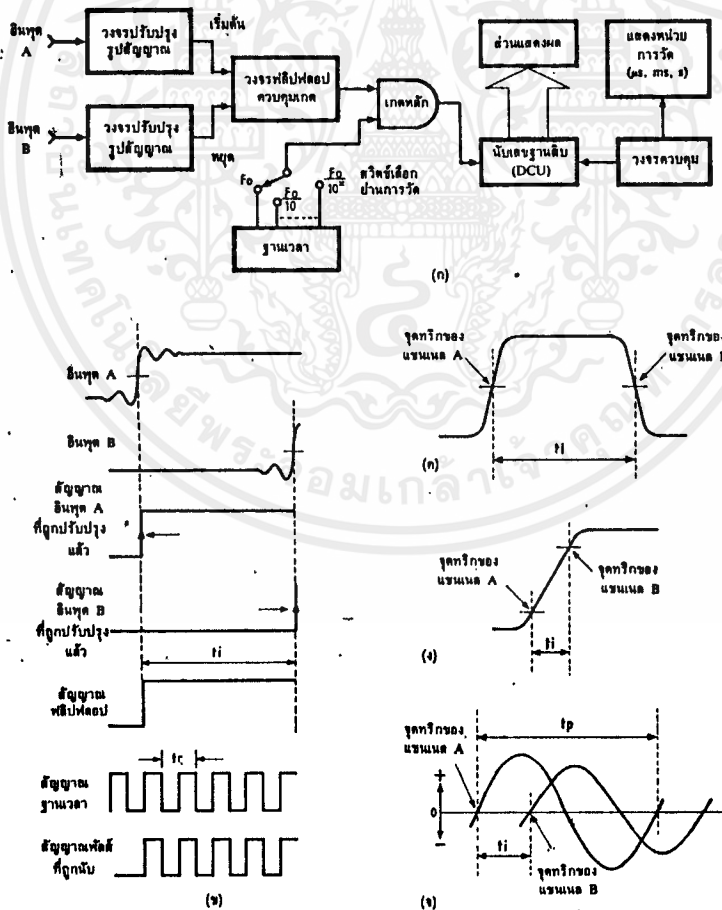
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดเวลาระหว่างสองสัญญาณในโหมดนี้ ยังสามารถใช้วัดช่วงเวลาระหว่างจุดแตกต่างบนรูปคลื่นได้ โดยการควบคุมระดับการทริกและความชันของสัญญาณอินพุตที่วงจรปรับคลื่นอินพุต ตัวอย่างเช่น รูปที่ 5.5 (ค) แสดงสัญญาณแซนแนล A ที่ทำการตั้งระดับการทริกที่ขอบขาขึ้น และแซนแนล B ทำการตั้งระดับการทริกไว้ที่ขอบขาลงของพัลส์ ดังนั้น ช่วงเวลาที่วัดได้จะมีค่าเท่ากับความกว้างของสัญญาณอินพุตส่วนรูปที่ 5.5 (ง) แสดงสัญญาณทั้งสองที่ทำการตั้งระดับการทริกที่ค่าแรงดันที่แตกต่างกัน ซึ่งก็คือ ค่าเวลาได้ขึ้นนั่นเอง

รูปที่ 5.5 (จ) แซนแนล A จะทำการทริกคลื่นนำที่ระดับศูนย์ส่วนแซนแนล B จะทำการทริกคลื่นนำหลังจากที่ระดับศูนย์เช่นกัน ความแตกต่างของเฟสหาได้โดย

$$\text{เฟส (องศา)} = (t_1/t_0) \times 360$$

ความแม่นยำในการวัดขึ้นอยู่กับการตั้งระดับจุดทริก ซึ่งจะต้องถูกต้องแน่นอน แต่ในเครื่องรุ่นใหม่ ๆ จะมีการวัดเฟสได้โดยอัตโนมัติและแสดงผลออกมาเป็นองศาโดยตรง



รูปที่ 5.5 (ก) วงจรช่วงเวลา (ข) สัญญาณต่าง ๆ ที่ปรากฏ (ค) การทริกสัญญาณที่ความกว้างของพัลส์ (ง) การทริกสัญญาณแบบสไลด์ (จ) การทริกสัญญาณที่ระดับศูนย์

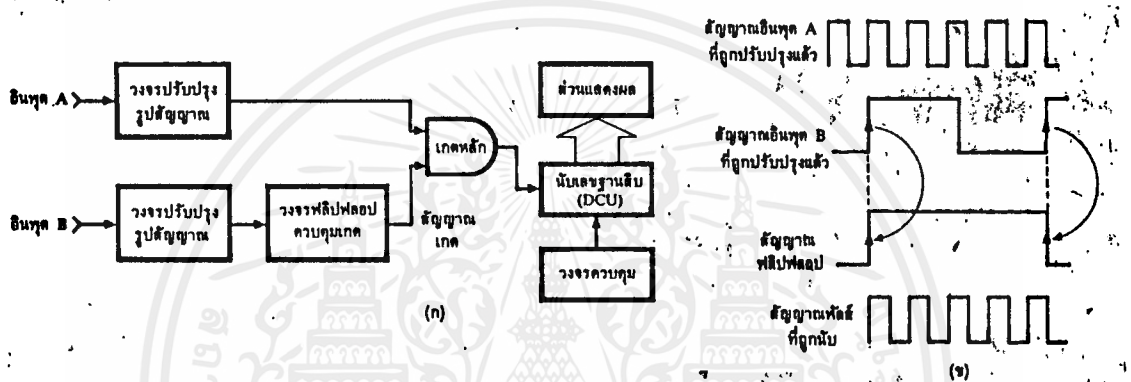
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของ บริษัท เทคโนโลยี จำกัด ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตจากบริษัท

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การวัดอัตราส่วนความถี่

การวัดอัตราส่วนของสองความถี่ที่มีประโยชน์เช่น การเปรียบเทียบประสิทธิภาพของวงจรกำเนิดความถี่ 2 ชุด หรือ ใช้ทดสอบวงจรหารความถี่ เป็นต้น รูปที่ 5.6 (ก) แสดงการจัดวงจรวัดอัตราส่วนความถี่ ซึ่งสัญญาณความถี่สูงจะถูกป้อนเข้าอินพุต A สัญญาณความถี่ต่ำจะถูกป้อนเข้าอินพุต B เพื่อเป็นสัญญาณอ้างอิง การทำงานจะคล้ายกับการวัดความถี่ แต่สัญญาณจากอินพุตจะทำหน้าที่เป็นฐานเวลาแทนอัตราส่วนสองความถี่ที่สามารถหาได้โดย

$$\frac{\text{ความถี่ A}}{\text{ความถี่ B}} = \frac{(\text{จำนวนพัลส์ A/วินาที})}{(\text{จำนวนพัลส์ B/วินาที})} = \frac{\text{จำนวนพัลส์ A}}{\text{จำนวนพัลส์ B}}$$



รูปที่ 5.6 (ก) วงจรแสดงอัตราส่วนความถี่ (ข) สัญญาณต่าง ๆ ที่ปรากฏ

อัตราส่วนนี้หาได้โดยการนับจำนวนพัลส์ที่แชนแนล A ที่ปรากฏใน 1 ไซเคิล ของสัญญาณแชนแนล B ซึ่งแสดงในรูปที่ 5.6 (ข) เกตหลักจะทำหน้าที่เปิดให้พัลส์จาก A ผ่านโดยใช้เวลาของอินพุต B เป็นตัวควบคุม

## หน่วยสนับสนุนการวัด

เครื่องวัดเวลาและความถี่จะมีปุ่มควบคุมการทำงานต่าง ๆ เพื่อเพิ่มความสามารถและความสะดวกสบายในการใช้งานเพิ่มเติมอีก ตัวอย่างเช่น

- ปุ่มโฮลด์ (Hold) ขณะที่กดปุ่มนี้จะเป็นการหยุดพักการวัดชั่วคราวและคงสถานะแสดงผลเดิมอยู่
- ปุ่มรีเซต (reset) เมื่อกดปุ่มนี้จะเป็นการเคลียร์ส่วนแสดงผลของวงจรภายในทั้งหมดเพื่อทำการวัดใหม่
- ปุ่มวันชอร์ต (one-shot) เป็นการวัดโดยการเปิดเกตครั้งเดียวไม่มีการวัดแล้วแสดงผลซ้ำดังเช่นปกติ เมื่ออยู่ในโหมดนี้วงจรนี้จะหยุดทำงานเมื่อสิ้นสุดการเปิดเกตแล้วนำค่าที่นับได้แสดงผลค้างอย่างเช่นนั้น คล้ายกับการกดปุ่มโฮลด์นั่นเอง แต่จะเป็นไปโดยอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดช่วงเวลาและความถี่ของประสงค์รุ่นใหม่ ๆ จะมีความสามารถอื่น ๆ พิเศษ นอกเหนือจากนี้มาก แต่ก็มีความแพงตามไปด้วย

### การจัดการเกี่ยวกับสัญญาณ

การทำงานในส่วนของการวัดจลิตอลที่กล่าวมาแล้วข้างต้นก่อนที่จะสัญญาณใด ๆ ที่ถูกป้อนเข้าที่อินพุตจะนำไปใช้งานได้ จำเป็นต้องปรับปรุงรูปร่างและระดับสัญญาณให้มีลักษณะเป็นสัญญาณดิจิทัลเสียก่อน ซึ่งเป็นหน้าที่ของวงจรปรับปรุงสัญญาณอินพุต

สัญญาณดิจิทัลก็คือ สัญญาณที่มีรูปร่างเป็นรูปคลื่นสี่เหลี่ยมต่อเนื่องที่มีความสูงคงที่ แต่อาจจะมีการบิดเบี้ยวกันไปมาตามแต่แหล่งที่มาของมัน และรวมถึงการถูกรบกวนจากสัญญาณรบกวนต่าง ๆ ด้วย

สัญญาณรูปคลื่นในรูปที่ 5.7 มีคาบเวลา  $T_u$  เมื่อป้อนโดยตรงเข้าไปที่เกตหลักของวงจรวัดคาบเวลาอาจทำให้วงจรภายในเสียหายได้ อันเนื่องมาจากขนาดสัญญาณที่โตถึง 50 โวลต์ และ แรงดันออฟเซตขนาด 100 โวลต์ ซึ่งสูงเกินกว่าอุปกรณ์ภายในจะรองรับได้

การแก้ปัญหาทำได้โดยการดับปลิงสัญญาณแบบ AC จะทำให้แรงดันออฟเซตถูกกำจัดไปได้ และทำการลดขนาดสัญญาณลง 10 เท่า แล้วจึงป้อนให้เกตหลัก แต่เพียงเท่านี้ยังไม่เป็นการเพียงพอ เพราะสัญญาณรบกวนที่มาที่สัญญาณที่ต้องการวัดอาจทำให้การวัดผิดพลาดได้ เช่นกรณีนี้ คาบเวลาที่ต้องการวัดคือ  $T_u$  แต่ที่วัดมีคาบเวลาของสัญญาณสไปด์  $T_x$  และคาบเวลาของสัญญาณรบกวนเล็ก ๆ  $T_y$  สัญญาณรบกวนเหล่านี้จำเป็นต้องถูกกำจัดออกไปก่อน โดยใช้วงจรกรองสัญญาณอินพุตและใช้การปรับระดับการทริกเข้าช่วย

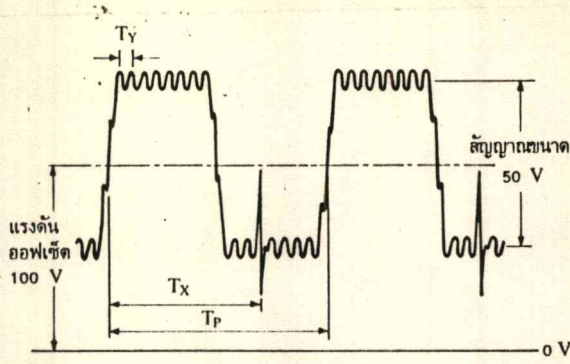
จะเห็นว่าวงจรส่วนอินพุตจำเป็นต้องมีความยุ่งยากซับซ้อน เพื่อให้การวัดสัญญาณสามารถทำได้โดยเที่ยงตรงและใช้งานได้อย่างกว้างขวางสมชื่อคำว่า "อเนกประสงค์"

### วงจรอินพุต

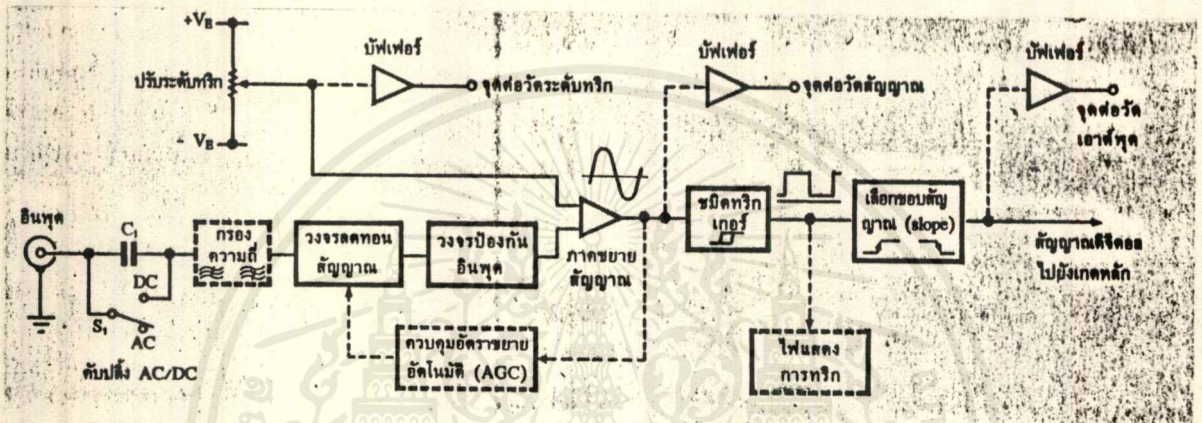
ลองมาดูวงจรจัดการสัญญาณอินพุตในรูปที่ 5.8 วงจรนี้ใช้งานได้ตั้งแต่ไฟตรงจนถึงความถี่ 100 MHz ที่เดียว โดยทั่วไปแล้วก็จะต้องมีวงจรลดทอนสัญญาณ, วงจรป้องกันหรืออุปกรณ์ป้องกัน, วงจรชMITTRIGเกอร์ เป็นต้น รวมทั้งอาจมีวงจรควบคุมสโลปหรือควบคุมระดับการทริกเพิ่มเติม ความสามารถขึ้นไปอีก รายละเอียดจะได้กล่าวกันต่อไป

### ฮิสเตอร์ิซิส

วงจรชMITTRIGเกอร์ก็คือ วงจรเปรียบเทียบกับแรงดันที่มีคุณสมบัติของฮิสเตอร์ิซิส ซึ่งใช้ประโยชน์ในการเปลี่ยนรูปสัญญาณจากอะนาลอกให้เป็นรูปสี่เหลี่ยมหรือสัญญาณดิจิทัล โดยที่สัญญาณรบกวนที่ติดมาด้วยไม่มีผลต่อการทำงาน



รูปที่ 5.7 ลักษณะสัญญาณอินพุตที่มีสัญญาณรบกวนปะปนมา



รูปที่ 5.8 วงจรจัดการสัญญาณอินพุตที่ใช้กับความถี่ตั้งแต่ DC จนถึง 100 MHz

คุณสมบัติฮิสเตอร์ซิสคือ ลักษณะที่การเปลี่ยนแปลงที่เอาต์พุตจะเปลี่ยนจากลอจิก "0" เป็น "1" ที่ระดับเทรชโวลด์หนึ่ง แต่เปลี่ยนจาก "1" เป็น "0" ที่อีกระดับเทรชโวลด์หนึ่ง ช่วงที่แตกต่างกันนี้ เรียกว่า "ช่วงฮิสเตอร์ซิส" หรือ "ทริกเกอร์วินโดว์"

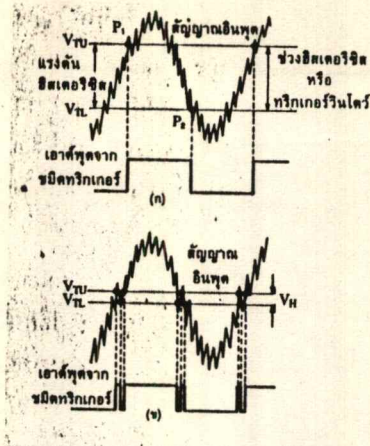
ผลของความกว้างของช่วงฮิสเตอร์ซิส จะมีผลต่อการเปลี่ยนสัญญาณอินพุตที่มีสัญญาณรบกวนให้เป็นสัญญาณดิจิทัล ดังแสดงในรูปที่ 5.9

ระดับเทรชโวลด์ที่แรงดันสูงเรียกว่า  $V_{TU}$  (upper threshold voltage) จุดตัดของสัญญาณอินพุตที่เอาต์พุตเปลี่ยนแปลงคือ  $P_1$  และ  $P_2$  ตามลำดับ ซึ่งขนาดสัญญาณอินพุตต้องครอบคลุมช่วงฮิสเตอร์ซิสหรือทริกเกอร์วินโดว์นี้ แต่หากทริกเกอร์วินโดว์แคบเกินไป ดังรูปที่ 5.9 (ข) สัญญาณรบกวนที่มีอยู่จะมีผลต่อสัญญาณเอาต์พุตด้วย

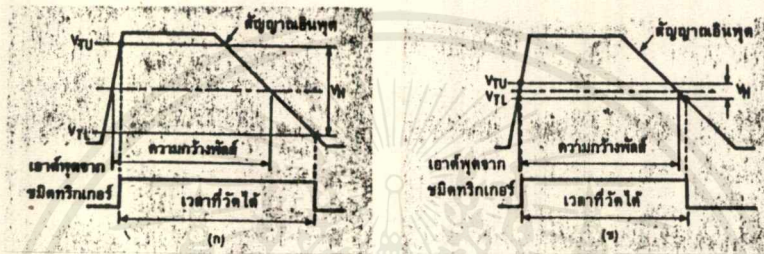
ช่วงกว้างขนาดไหนจึงจะเหมาะสม คำตอบขึ้นอยู่กับโหมดของการวัดอยู่เช่น ในโหมดการนับความถี่ควรกว้างที่สุดเพื่อให้ภูมิคุ้มกันทานสัญญาณรบกวน (noise immunity) ที่ดี แต่จะมีผลให้ต้องการสัญญาณที่แรงขึ้นหรือความไวอินพุตลดลง

กรณีการวัดคาบเวลาจำเป็นต้องใช้ช่วงกว้างฮิสเตอร์ซิสแคบที่สุด เพื่อลดการผิดพลาดหากสัญญาณมีความลาดมาก ๆ ดังรูปที่ 5.10

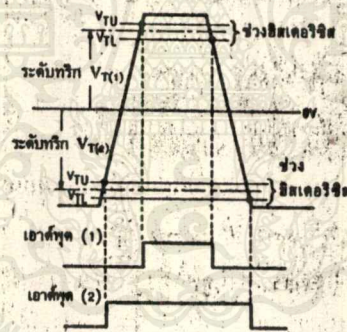
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9 การทำงานของขั้วมิตริกเกอร์ที่มีช่วงฮิสเตอร์สิสกว้าง (ก) และแคบ (ข)



รูปที่ 5.10 ลักษณะความผิดพลาดจากการปรับช่วงกว้างฮิสเตอร์สิสเมื่อใช้วัดช่วงเวลา



รูปที่ 5.11 การเลื่อนระดับการทริกไปที่ระดับต่าง ๆ บนสัญญาณ และเอาต์พุตที่ได้

#### ระดับทริก

ระดับการทริกจะหมายถึงค่ากึ่งกลางของ  $V_{TU}$  กับ  $V_{TL}$  หรือระดับตรงกลางของช่วงฮิสเตอร์สิสนั้นเอง การเปลี่ยนระดับการทริกก็คือ การเลื่อนทั้ง  $V_{TU}$  และ  $V_{TL}$  ไปด้วยกัน โดยที่ช่วงฮิสเตอร์สิสยังมีค่าเท่าเดิม

การปรับหรือเลื่อนการทริกไปที่ระดับแรงดันต่าง ๆ ได้ทั้งบวกและลบมีประโยชน์ในการแก้ปัญหาสัญญาณรบกวนที่มีขนาดโต ๆ เช่นในรูปที่ 5.11 ได้ ซึ่งผลของการเลื่อนระดับการทริกที่มีต่อสัญญาณแสดงในรูปที่ 5.11

ในการทำงานจริงของวงจรจะไม่ใช้การเลื่อนระดับเทรซฮ็อลด์ตรง ๆ แต่จะทำการปรับค่าแรงดันออฟเซตของสัญญาณเอาต์พุตจากวงจรขยายแทนวิธีนี้จะทำให้สามารถปรับระดับทริกได้โดยไม่มีเอเกิลรอนซ์บนเอเกิลรอนซ์ของสัญญาณในพิกัดที่ต่ำเกินไป หรือสูงเกินไป ซึ่งจะทำให้เกิดการบิดเบือนของสัญญาณไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

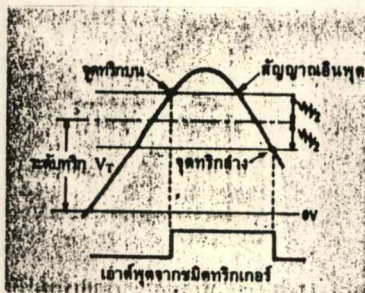
ผลต่อช่วงกว้างฮิสเตอร์ซิสส์แต่อย่างใดจริง ๆ แล้วการทริกของวงจรไม่ได้อยู่ที่ระดับทริก แต่อยู่ที่จุดทริก ซึ่งขึ้นอยู่กับช่วงกว้างฮิสเตอร์ซิสส์ ดังแสดงในรูปที่ 5.12 โดยทั่วไปแล้วระดับทริกจะปรับได้ถึง 5 โวลต์ ถ้าเป็นเครื่องที่ปรับระดับการทริกไม่ได้ ระดับการทริกก็จะอยู่ที่ 0 โวลต์

### ภาคขยายสัญญาณ

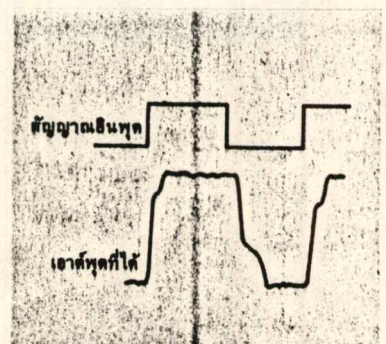
ปกติเครื่องที่มีความไวอินพุตที่ 5 mV<sub>rms</sub> ภาคขยายสัญญาณอินพุตจะมีอัตราขยายประมาณ 20 dB แต่หากเป็นวงจรที่สามารถปรับระดับทริกได้อัตราขยายนี้จะต้องปรับตามไปด้วย (ส่วนนี้จะกล่าวอีกครั้งในหัวข้อวงจรลดทอนสัญญาณ)

อัตราขยายจะต้องเท่ากันตลอดช่วงความถี่ใช้งานของเครื่อง ดังนั้น ภาคขยายจึงต้องเป็น ชนิดไวด์แบนด์ (wide band) คือ ตอบสนองความถี่ได้กว้างต้องตอบสนองสัญญาณพัลส์ได้ดีหรือมีค่าสโลว์เรตสูงอย่างน้อย 100 V/ $\mu$ s ขณะเดียวกันต้องมีการชดเชยมิให้เกิดการส่วงหรือโอเวอร์ชูตที่สัญญาณเอาต์พุตด้วย

นอกจากนี้ภาคขยายสัญญาณที่ดี ก็ยังจะต้องมีสัญญาณรบกวนในตัวเองต่ำมาก และมีไคเนติกเรนจ์ที่กว้างเพียงพอ เพื่อรองรับสัญญาณอินพุตที่มีขนาดใหญ่ ๆ ได้โดยไม่เกิดผิดเพี้ยนของสัญญาณเอาต์พุต อันจะทำให้การวัดค่าผิดพลาดได้ ดังตัวอย่างในรูปที่ 5.13 และ เช่นเดียวกับเครื่องมือวัดอื่น ๆ อินพุตอิมพีแดนซ์ของเครื่องนับความถี่จะต้องมีค่าที่สูง เพื่อมิให้โหลดสัญญาณที่กำลังวัด ดังนั้นที่อินพุตของภาคขยายสัญญาณจึงต้องมีค่าความต้านทานสูง และค่าความจุต่ำ โดยทั่วไปก็จะมีค่า 1 Mohm และ 30 pF หรือน้อยกว่า



รูปที่ 5.12 เปรียบเทียบระดับทริก, จุดทริกและเอาต์พุตที่ได้



รูปที่ 5.13 ความผิดเพี้ยนที่เกิดจากสัญญาณ  
ต่ำกว่าไคเนติกเรนจ์ของภาคขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจรลดทอนสัญญาณ

การลดทอนสัญญาณมีเหตุผล 2 ประการคือ ถ้าสัญญาณอินพุตมีขนาดใหญ่เกินไปลดทอนให้เล็กลงให้อยู่ในช่วงไดนามิกของภาคขยายสัญญาณ ถ้าสัญญาณมีขนาดเล็กอยู่แล้วก็ปรับขนาดให้เหมาะสม สอดคล้องกับช่วงฮิสเทอรีซิส หรือทริกเกอร์วินโดว์ ปัญหาคือ ควรจะลดทอนสัญญาณสักเท่าใดจึงจะพอเหมาะ

ลองพิจารณาสัญญาณที่จะวัดมีขนาด 5 โวลต์ พีกทูพีก และภาคขยายอินพุตมีอัตราขยาย 10 เท่า และเอาต์พุตของภาคขยายสามารถสวิงแรงดันได้  $\pm 5$  โวลต์ แนนอนถ้าป้อนสัญญาณเข้าโดยตรง วงจรขยายจะทำงานที่จุดอิ่มตัว ดังนั้นจึงต้องลดทอนขนาดสัญญาณอินพุตลง 10 เท่า ( $\times 10$ ) อัตราขยายรวม (overall gain) จะเท่ากับ 1 เอาต์พุต จึงมีขนาดเท่ากับอินพุต กรณีนี้พิจารณาได้ว่าวงจรมีไดนามิกเรนจ์ที่อินพุตเท่ากับ 5 โวลต์ พีกทูพีก ระดับทริกเกอร์ปรับได้ในช่วง  $\pm 5$  โวลต์

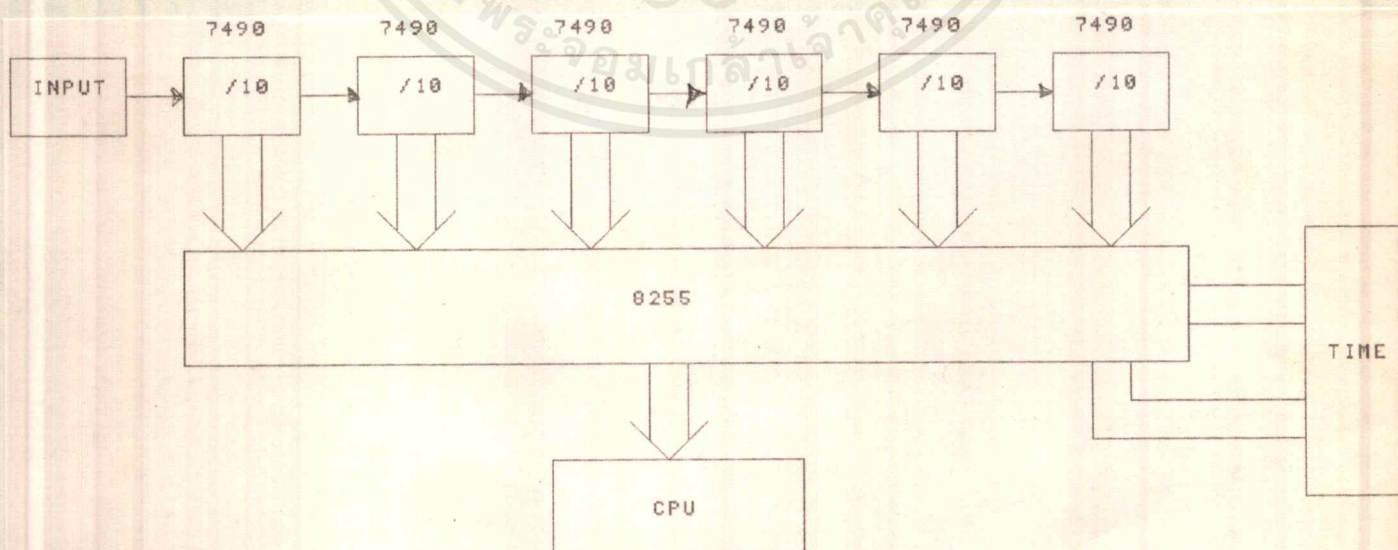
ถ้าหากวงจรลดทอนเพิ่มขึ้นเป็น 100 เท่า ( $\times 100$ ) อัตราขยายรวมก็จะเป็น 0.1 ไดนามิกเรนจ์ ที่อินพุตจะเพิ่มเป็น 50 โวลต์ พีกทูพีก และระดับทริกเกอร์เพิ่มเป็น  $\pm 50$  โวลต์

### การสร้าง

การสร้างได้ใช้ IC 7490 มาทำการนับพัลส์ที่เข้ามาจำนวน 8 ตัวเพื่อให้ได้ตัวเลขแสดงผลจำนวน 8 หลัก จากนั้นค่าที่ได้จากการนับก็ส่งเข้าทางพอร์ตต่อเข้าไปยัง CPU แล้วแสดงผลต่อไป

อินพุตที่มีวงจรควบคุมระดับของสัญญาณเพื่อจะได้ให้ IC 7490 นับได้ (จะนับในช่วง 0 กับ  $+5$  V เท่านั้น) จึงต้องมีวงจรมาควบคุมระดับของสัญญาณ

Time base ที่ใช้เป็น crystal ขนาดความถี่ 8 MHz แล้วหารความถี่ลงไปที่ 100 Hz, 10 Hz, 1 Hz, 0.1 Hz, 0.01 Hz ป้อนเป็นฐานเวลาให้ CPU



## บทที่ 6

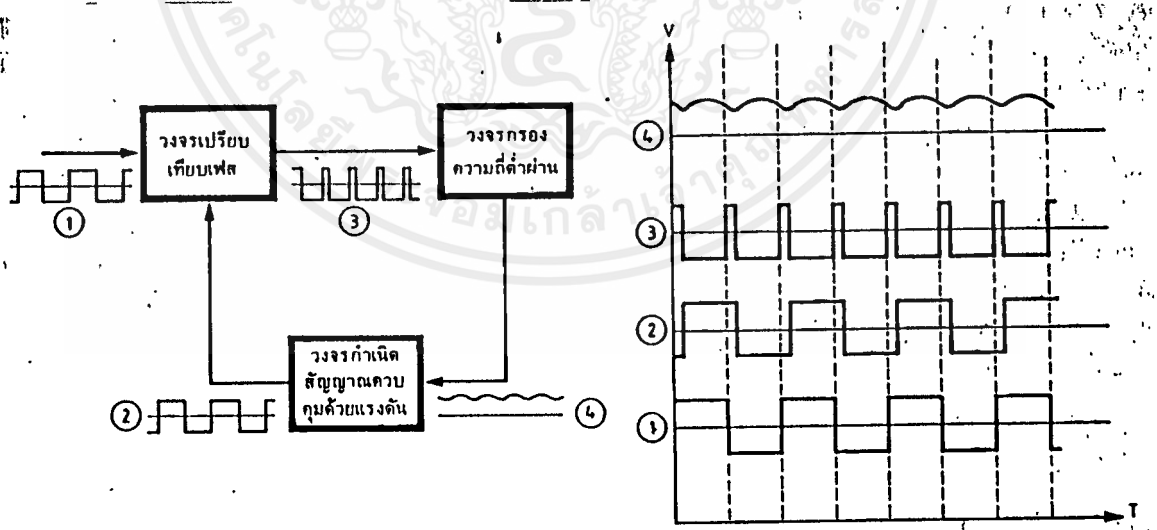
### ออกแบบและสร้างสัญญาณฐาน

เครื่องสร้างสัญญาณฐานระบบเฟสล็อกกลุ่

ถ้ามีแหล่งกำเนิดความถี่ไม่ว่าจะเป็นรูปอะไร แต่ถ้าขาดแหล่งกำเนิดสัญญาณฐานอยู่ละก็โครงงานนี้จะสนองความต้องการได้อย่างดีทีเดียว

เครื่องจะถูกควบคุมความถี่ด้วย ไมโครโพรเซสเซอร์ที่เปรียบเทียบสัญญาณจากความถี่อ้างอิง ทำให้สัญญาณที่เอาต์พุตเป็นซายท์เวฟ ซึ่งวงจรนี้มีความแม่นยำสูง เนื่องจากใช้เฟสล็อกกลุ่เป็นตัวควบคุมวงจร ส่วนสำคัญของวงจรนี้ จึงอยู่ที่เฟสล็อกกลุ่และตัวสร้างสัญญาณฐาน ลองมาทำความเข้าใจกับการทำงานของทั้งสองส่วนนี้ก่อน ก่อนที่จะเข้าไปศึกษาการทำงานของวงจรกำเนิดสัญญาณกันมาเข้าใจเฟสล็อกกลุ่

วงจรนี้อาศัยการทำงานร่วมกันของไอซี 4046 เฟสล็อกกลุ่ (pll) และไอซี XR2206 (Integrated function generator) บล็อกไดอะแกรมรูปที่ 6.1 แสดงการทำงานของเฟสล็อกกลุ่ (PULL) ซึ่งมีส่วนสำคัญอยู่ 3 ส่วน คือ ส่วนเปรียบเทียบความต่างเฟส (Phase comparator) ส่วนสร้างความถี่โดยใช้แรงดันควบคุม (Voltage controlled oscillator-VCO) และส่วนกรองความถี่ต่ำผ่าน (Low pass filter LPF)



รูปที่ 6.1 บล็อกไดอะแกรม แสดงการทำงานและรูปร่างของสัญญาณตามจุดต่าง ๆ ของเฟสล็อกกลุ่ (PLL)

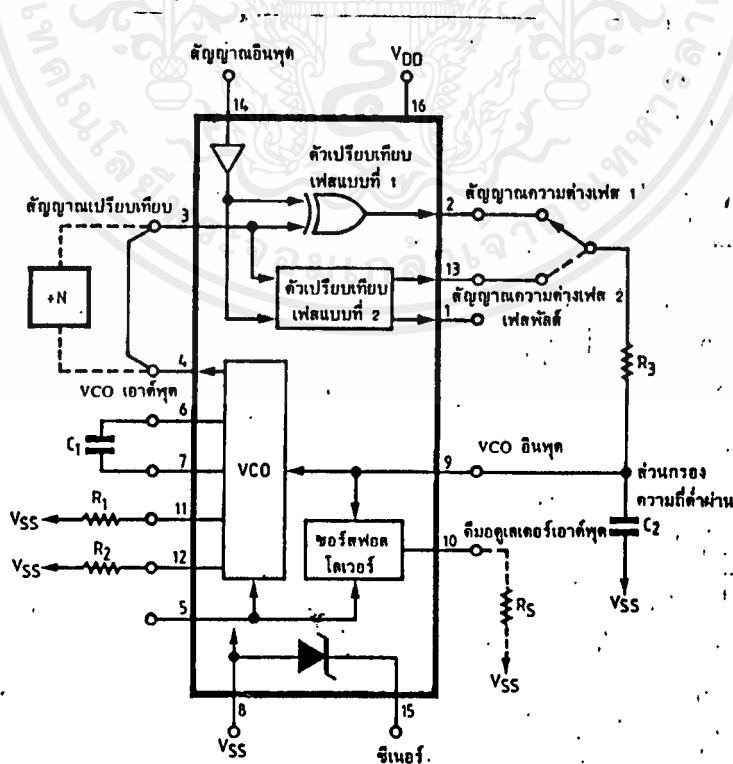
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO จะผลิตความถี่ออกมาที่ต่อเนื่องเมื่อมีแรงดันไฟฟ้าป้อนให้ (สัญญาณหมายเลข 4) ซึ่งแรงดันนี้ถูกสร้างขึ้นจากชุด LPF โดย LPF จะเปลี่ยนความถี่ที่ป้อนเข้ามา (สัญญาณหมายเลข 3) ให้เป็นแรงดันไฟฟ้ากระแสตรง (สัญญาณหมายเลข 4) เพื่อไปควบคุมให้ VCO ผลิตความถี่ เอาต์พุตของ VCO (สัญญาณหมายเลข 2) จะถูกส่งไปยังอินพุตหนึ่งของส่วนหนึ่งเปรียบเทียบความต่างเฟส ซึ่งอินพุตหนึ่งของส่วนเปรียบเทียบความต่างเฟสจะต่ออยู่กับสัญญาณความถี่อ้างอิง (สัญญาณหมายเลข 1) ที่ส่งมาจาก time base

เอาต์พุตของส่วนเปรียบเทียบความต่างเฟส (สัญญาณหมายเลข 3) จะเป็นสัญญาณความต่างเฟสระหว่างสัญญาณอินพุตทั้งสอง ซึ่งเป็นสัญญาณสี่เหลี่ยมขนาดที่คงที่และมีความต่างของพัลส์ (Pulse-width ratio) ขึ้นอยู่กับความแตกต่างระหว่างเฟสของสัญญาณอินพุตทั้งสอง

วงจร LPF ที่ต่ออยู่ตรงเอาต์พุตตรงตัวเปรียบเทียบความต่างเฟส จะทำหน้าที่เปลี่ยนความถี่ของพัลส์จากส่วนเปรียบเทียบความต่างเฟสให้เป็นแรงดันตรง ซึ่งระดับแรงดันจะเป็นสัดส่วนตามความต่างเฟสของสัญญาณอินพุตทั้งสอง แรงดันเอาต์พุตของ LPF จะเริ่มคงที่ทันที เมื่อเฟสของสัญญาณอินพุตทั้งสองต่างกัน 90°

ในรูปที่ 6.2 คือบล็อกไดอะแกรมแสดงการทำงานของ IC 4046 ประกอบด้วยส่วนเปรียบเทียบความต่างเฟส 2 ตัว ตัวแรกจะใช้เอ็กซ์คลูซีฟออร์เกต (XOR gate) ส่วนของสัญญาณอินพุตต้องสมมาตรกัน และอาจจะล็อกความถี่ได้ง่ายกับฮาร์โมนิกของสัญญาณอินพุต สัญญาณต่าง ๆ ของตัวเปรียบเทียบแบบเอ็กซ์คลูซีฟออร์เกต แสดงในรูปที่ 6.3



รูปที่ 6.2 บล็อกไดอะแกรม แสดงวงจรภายในและการใช้งานของ IC 4046 PLL

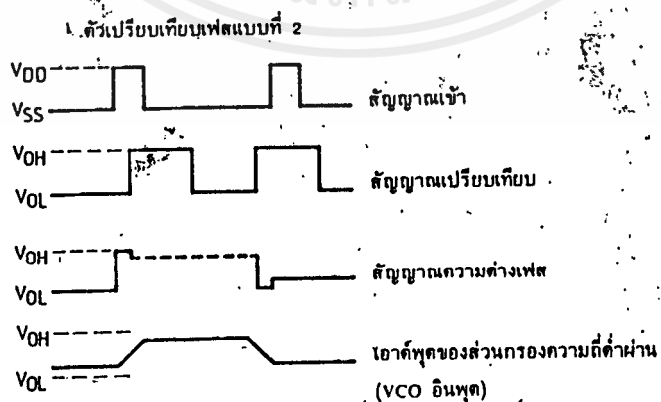
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเปรียบเทียบความต่างเฟสแบบที่ 2 นี้มีโครงสร้างที่ค่อนข้างจะซับซ้อนและสมบูรณ์กว่า เนื่องจากตัวเปรียบเทียบความต่างเฟสแบบนี้จะไม่ไวต่อสัญญาณอินพุตที่ไม่สมควร เพราะทำงานที่ขอบของสัญญาณ ดังนั้นตัวเปรียบเทียบความต่างเฟสแบบนี้จึงไม่ล็อกความถี่ฮาร์โมนิกของสัญญาณอินพุต (ฮาร์โมนิกในที่นี้หมายถึงสัญญาณฮาร์มอนิกที่มีหน้าตาเหมือนกับสัญญาณความถี่อ้างอิง (reference signal) ทุกประการ เพียงแต่ความถี่ไม่เท่ากัน) สัญญาณต่าง ๆ ของตัวเปรียบเทียบแบบที่ 2 นี้แสดงในรูปที่ 6.4

เอาต์พุตของตัวเปรียบเทียบแบบความต่างเฟสทั้งสองนี้เป็นไปได้ 3 สถานะ คือ "0" "1" และสภาวะอิมพีแดนซ์สูง (high-impedance) โดยจะมีสถานะใดนั้นขึ้นอยู่กับสัญญาณอินพุตทั้ง 2 ของส่วนเปรียบเทียบความต่างเฟส เมื่อเอาต์พุตของตัวเปรียบเทียบอยู่ในสถานะอิมพีแดนซ์สูง จะทำให้ตัวเปรียบเทียบไม่มีผลต่อวงจรเหมือนกับว่าไม่ได้ต่อตัวเปรียบเทียบในวงจรเลย



รูปที่ 6.3 แสดงสัญญาณต่าง ๆ ของตัวเปรียบเทียบความต่างเฟสแบบที่ 1



รูปที่ 6.4 แสดงสัญญาณต่าง ๆ ของตัวเปรียบเทียบความต่างเฟส แบบที่ 2

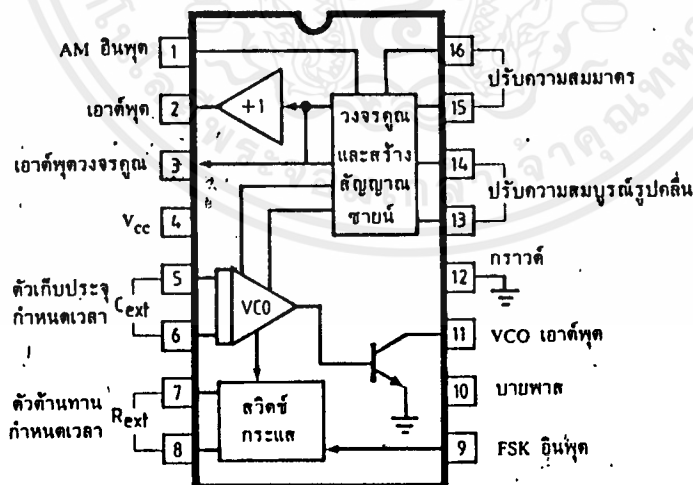
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร LPF ที่ต่ออยู่ที่เอาต์พุตของตัวเปรียบเทียบความต่างเฟส จะเปลี่ยนพัลส์เอาต์พุตไปเป็นแรงดันไฟตรง ซึ่งแรงดันนี้จะเพิ่มขึ้นเมื่อเอาต์พุตของตัวเปรียบเทียบมีสภาวะเป็น "1" และจะยังคงค่านั้นอยู่เมื่อเอาต์พุตของตัวเปรียบเทียบเป็นอยู่ในสภาวะอิมพีแดนซ์สูง แต่ถ้าเอาต์พุตของตัวเปรียบเทียบมีสภาวะเป็น "0" แรงดันก็จะลดลงด้วย

จากที่กล่าวมาพบว่าแรงดันไฟตรงนี้เปลี่ยนแปลงเป็นสัดส่วนโดยตรงกับความต่างเฟสระหว่างสัญญาณอินพุตของตัวเปรียบเทียบความต่างเฟส แรงดันไฟตรงนี้จะเข้าไปควบคุม VCO ให้ผลิตความถี่ออกมา เมื่อความถี่จาก VCO เท่ากับความถี่อินพุต ความต่างเฟสของสัญญาณจึงมีค่าคงที่ แรงดันไฟตรงที่ไม่ควบคุม VCO คงที่ไปตลอดจนกว่าความถี่สัญญาณอินพุตจะเปลี่ยนไป

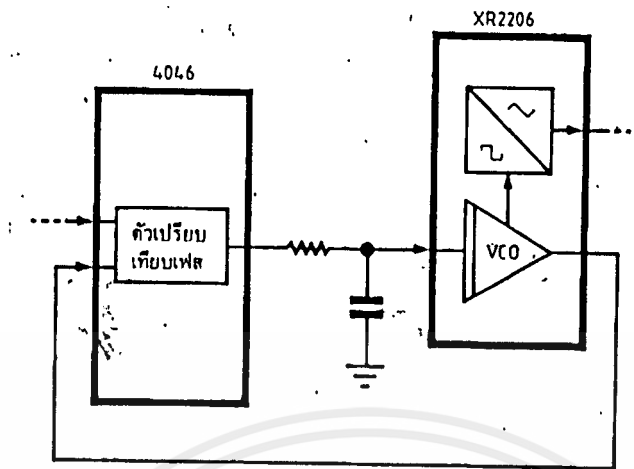
### ใช้ XR2206 ไลซีสร้างสัญญาณซายน์เวฟ

ไลซี XR2206 เป็นโมโนลิธิคฟังก์ชันเจเนอเรเตอร์ ที่สามารถกำเนิดสัญญาณได้ทั้งสัญญาณซายน์เวฟ สัญญาณสี่เหลี่ยม สัญญาณแรมป์ (ramp) และสัญญาณสามเหลี่ยม โดยมีย่านความถี่ใช้งานตั้งแต่ 0.01 Hz ถึง 1 MHz วงจรภายในของ XR2206 แสดงอยู่ในรูปที่ 6.5 จะเห็นว่าภายในของ XR2206 จะมีภาค VCO อยู่ภายในด้วย ซึ่งจะทำให้ประสิทธิภาพของการสร้างสัญญาณต่าง ๆ ดีขึ้น และการจัดวงจรจะลดความซับซ้อนลงได้ ตามบล็อกไดอะแกรมในรูปที่ 6.6



รูปที่ 6.5 วงจรภายในของ ไลซี XR 2206

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 แสดงการใช้ VCO ของไอซี XR 2206 ร่วมกับตัวเปรียบเทียบความต่างเฟสของไอซี 4046 ทำให้วงจรทำงานได้ดีขึ้น

การทำงานของ XR2206 ในการสร้างสัญญาณไซน์ เริ่มต้นด้วยการที่ไอซีจะตรวจสอบว่าขา 9 มีสถานะเป็น "1" หรือ "0" ถ้ามีสถานะเป็น "1" ชุดสวิตช์กระแส (current switch) จะทำให้ความต้านทานที่ขา 7 มีผลต่อวงจร VCO แต่ถ้ามีสถานะเป็น "0" ความต้านทานที่ขา 8 ก็จะมีผลต่อวงจร VCO แทน ความต้านทานที่ขา 7 หรือ 8 นี้ทำงานร่วมกับตัวเก็บประจุที่ต่อระหว่างขา 5 และ 6 ควบคุมให้ VCO กำเนิดความถี่ออกมา คำนวณได้จากสูตร

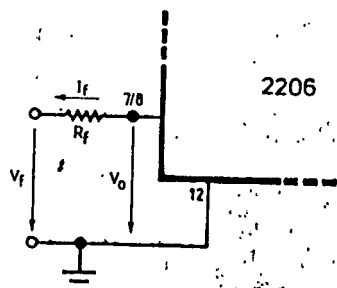
$$f = (V_o - V_r) / (V_o \times C \times R) \quad (\text{Hz})$$

โดย C = ตัวเก็บประจุที่ต่อระหว่างขา 5 และ 6 (ฟารัด)

R = ตัวต้านทานที่ต่ออยู่กับขา 7 หรือขา 8 (โอห์ม) และจากรูป 6.7 จะเห็นว่า

$V_o$  = แรงดันที่ขา 7 หรือ 8 (โวลต์)

$V_o - V_r$  = แรงดันที่ตกคร่อมตัวต้านทาน  $R_r$  (โวลต์)



รูปที่ 6.7 แสดงการนำตัวต้านทาน  $R_f$  มาต่อเพื่อเป็นตัวจัดกระแสควบคุมอินพุตให้กับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## VCO ของ IC XR2206

$V_o$  นั้นจะมีค่าคงที่เพื่อเป็นแรงดันอ้างอิง แรงดันตกคร่อม  $R_f$  ทำให้เกิดกระแส  $I_f$  ซึ่งเป็นตัวควบคุมให้ VCO ผลิตความถี่ออกมา VCO จะผลิตความถี่ที่แปรผันตรงกับกระแส  $I_f$  และ VCO ผลิตความถี่ได้สูงสุด เมื่อกระแส  $I_f$  มีค่ามากที่สุด นั่นคือ  $V_f = 0$  โวลต์

ความถี่จาก VCO ส่วนหนึ่งจะส่งไปเข้าภาคเปรียบเทียบกับความต่างเฟสของไอซี 4046 ตามรูปที่ 6.6 เพื่อเปรียบเทียบกับสัญญาณอินพุต อีกส่วนจะถูกส่งไปเข้าภาคเปลี่ยนรูปร่างสัญญาณภายใน XR2206 เอง ซึ่งจะทำให้การเปลี่ยนสัญญาณที่เหลื่อมจาก VCO ไปเป็นสัญญาณซายน์ส่ง ออกมาทางเอาต์พุตขา 2 สัญญาณซายน์เวฟนี้จะสวยงามสมบูรณ์ได้ ก็ต้องมีการปรับแต่งกันอีกเล็กน้อย โดยการต่อตัวต้านทานปรับค่าได้ 2 ตัว ตัวหนึ่งต่อไว้ระหว่างขา 13 กับ 14 อีกตัวต่อไว้ระหว่างขา 15 กับ 16

การทำงานของวงจร

จากวงจรในรูปวงจรที่ 2 เมื่อมีความถี่ของสัญญาณจาก time base ผ่านสัญญาณมาเข้ามาขา 14 ของ IC6 ขณะเดียวกันก็จะมีสัญญาณที่เหลื่อมจากขา 11 ของ IC11 เข้ามาเปรียบเทียบกับความต่างเฟสกันที่ขา 3 ของ IC6 สัญญาณพัลส์ที่เกิดจากความต่างเฟสของสัญญาณทั้งสอง จะถูกส่งออกมาทางขา 13 ไปเข้าชุดกรองความถี่ต่ำผ่าน ซึ่งประกอบด้วย  $R8, R13, R1, C2, D4$  และ  $D3$  โดย  $D3$  และ  $D4$  จะเป็นตัวควบคุมการประจุและคายประจุของ  $C2$  ในขณะที่ยังไม่ถึงความถี่พัลส์จากขา 13 จะมีความกว้างของพัลส์มากและช่วงห่างของพัลส์แต่ละลูกน้อย ดังนั้นเวลาในการประจุและคายประจุของ  $C2$  จึงไม่จำเป็นต้องยาวมาก  $D3$  และ  $D4$  จะทำให้  $R8$  และ  $R13$  หนานกัน เพื่อให้ค่าคงตัวเวลาสั้นลงแต่เมื่อวงจรล็อกความถี่ได้แล้ว พัลส์จากขา 13 จะมีความกว้างน้อยและช่วงห่างระหว่างพัลส์มาก  $D3$  และ  $D4$  จะ OFF ทำให้  $R8$  ไม่หนานกับ  $R13$  ดังนั้นจึงทำให้ค่าคงตัวเวลายาวมากขึ้น

IC3 ทำหน้าที่บัฟเฟอร์สัญญาณจากชุดกรองความถี่ต่ำผ่านไปสู่ IC5 ซึ่งทำหน้าที่เป็นตัวเปรียบเทียบกับสัญญาณขา 3 ของ IC5 เป็นขาแรงดันอ้างอิง 2.5 โวลต์ ถ้าแรงดันที่ขา 2 มีค่าสูงกว่า 2.5 โวลต์ จะทำให้แรงดันที่ขา 6 มีค่าเป็นลบแต่ถ้าแรงดันที่ขา 2 น้อยกว่า 2.5 โวลต์ จะทำให้แรงดันที่ขา 6 มีค่าเป็นบวก แรงดันเอาต์พุตจาก IC5 นี้จะไปควบคุมให้ IC11 สร้างสัญญาณซายน์ออกมาทางขา 2 และในขณะที่วงจรวจร VCO ภายใน IC11 ผลิตสัญญาณที่เหลื่อมความถี่ใหม่ออกมาทางขา 11 เพื่อส่งกลับเข้าไปเข้า IC6 ทางขา 3 ทำการเปรียบเทียบกับสัญญาณอินพุตอีก การวนรอบเช่นนี้จะเกิดขึ้นเรื่อย ๆ จนกว่าเฟสของสัญญาณที่เข้ามาเปรียบเทียบกับกันที่ IC6 จะต่างกันคงที่ ซึ่งหมายถึงความถี่ของสัญญาณอินพุตกับความถี่ของสัญญาณจาก IC11 มีความถี่ผ่านเท่ากัน ( ความถี่สองความถี่จะเท่ากันก็ต่อเมื่อเฟสของสัญญาณตรงกันหรือต่างกันคงที่)

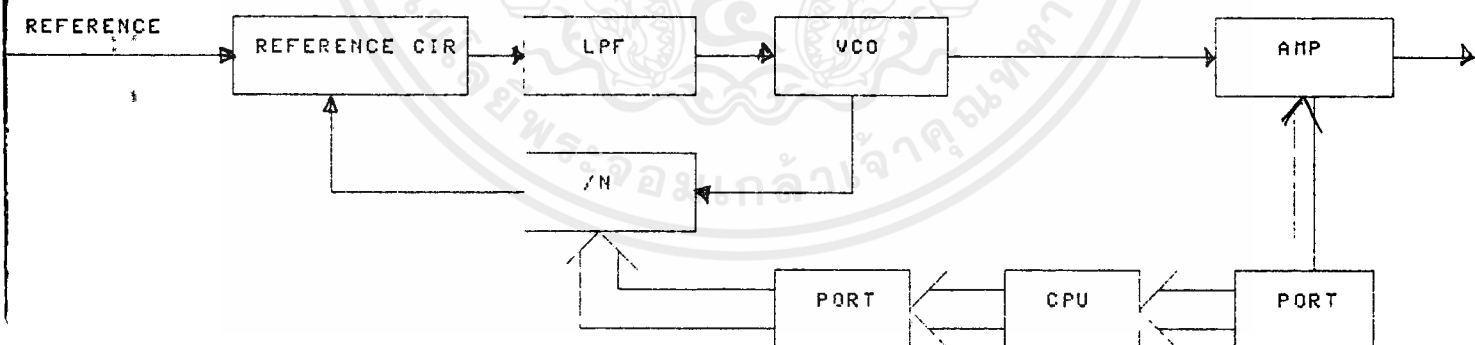
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณช่ายนที่ออกมาจากขา 2 ของ IC11 จะผ่านแอมป์ก่อนจะส่งผ่าน ATTENUATOR ผ่าน C คับปลั่งสัญญาณออกทางเอาต์พุตของวงจร

IC4 ทำหน้าที่ขับ LED1 ซึ่งแสดงสภาวะในขณะที่ยังล็อกความถี่ได้แล้ว C3 จะเก็บประจุผ่านทาง R14 จนมีแรงดันตกคร่อมสูงขึ้น เมื่อแรงดันตกคร่อม C3 สูงกว่าแรงดันอ้างอิงที่ขา 2 จะทำให้ LED1 ติดสว่าง ในขณะที่ยังล็อกความถี่ไม่ได้สัญญาณที่ออกมาจากขา 1 ของ IC6 จะเป็นลักษณะพัลส์ ดังนั้นแรงดันตกคร่อมที่ C3 จะมีการเปลี่ยนแปลงกลับไปกลับมา จึงทำให้ LED1 เกิดการกระพริบติด ๆ คับ ๆ ใดโอด D2 นั้นมีไว้เพื่อให้ C3 คิชำระจได้เร็วขึ้น

P2 เป็นตัวปรับรูปร่างของสัญญาณช่ายนเวทีให้สมบูรณ์ ไม่มีสัญญาณแปลกปลอมปนออกมาด้วย P3 เป็นตัวปรับให้สัญญาณช่ายนเวทีได้มีรูปร่างสวยงาม ไม่มีการบิดเบี้ยวเนื่องจากฮาร์โมนิกเกิดขึ้น VR6 เป็นตัวปรับขนาดของสัญญาณเอาต์พุตที่ต้องการ ส่วน RL3 ปิดวงจรจะเป็นย่านความถี่ตั้งแต่ 10 Hz -100 Hz, RL4 จะได้ในช่วง 100 Hz-1 kHz, RL5 จะได้ในช่วง 1 kHz-10 kHz, RL6 จะได้ในช่วง 10 kHz-100kHz และ RL8 จะได้ในช่วง 100 kHz-1MHz

การติดต่อกับ CPU



รูปที่ 6.8 แสดงบล็อกไดอะแกรมการติดต่อกับ CPU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกไดอะแกรม เมื่อขาที่ 11 ของไอซี 11 ป้อนกลับมายังขาที่ 3 ของไอซี 6 เพื่อมาเปรียบเทียบกับสัญญาณที่มาจาก Time Base ก็ทำการใส่วงจรหารเข้าไป โดยวงจรหารจะใช้ IC 4526 มหารเพื่อให้ได้ความถี่ที่เอากันหาค่าความต้องการที่หารค่าความถี่นั้นคูณกับค่าที่นำมาอ้างอิง

ส่วนวงจรทรานซิลเลเตอร์จะใช้เป็น Buffer ในการไฟจาก +5 V ไปเป็น +15V และจาก +15V เป็น +5V เพื่อให้การติดระหว่าง CMOS กับ TTL สามารถติดต่อ



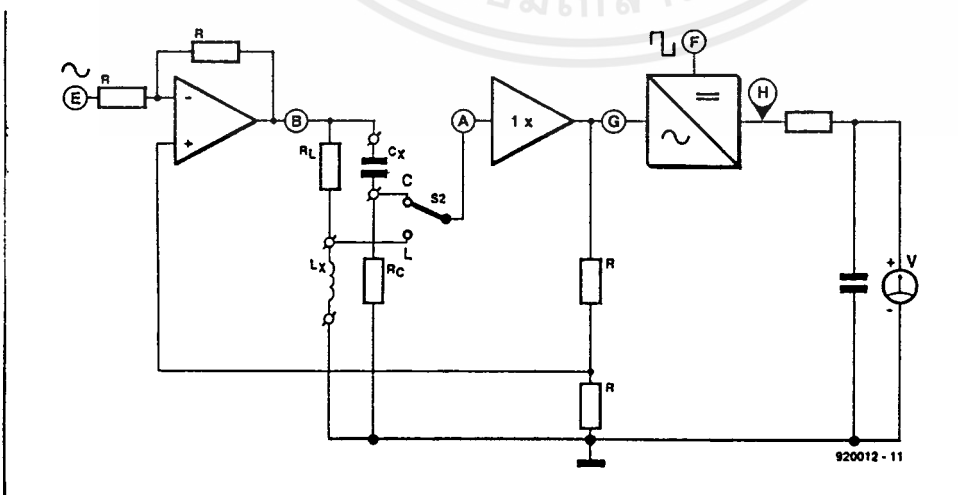
## INDUCTANCE-CAPACITANCE METER

เครื่องวัดค่าของ capacitor และ inductor นั้น เป็นเครื่องมือที่สำคัญอย่างหนึ่งในการทำงานด้านอิเล็กทรอนิกส์ ในการออกแบบเครื่องวัดนี้ให้วัดค่าได้ถูกต้องแม่นยำนั้นเป็นสิ่งที่ยุ่งยาก และมีหลายวิธี ซึ่งในบางวิธีไม่สามารถวัดค่าที่ถูกต้องแท้จริงได้ แต่เครื่องวัด L,C ที่จะสร้างขึ้นมาขึ้นนี้มีหลักการซิงโครนัสเรกติไฟด์ (SYNCHRONOUS RECTIFICATION) จึงทำให้ค่าที่วัดได้มีความผิดพลาดน้อยมาก

ปกติในการวัดค่า L,C นั้นจะต้องพบกับปัญหาที่เกิดขึ้นจาก L และ C เอง 2 อย่างคือ ผลของค่าความต้านทานแฝงที่มีอยู่ใน L,C และผลของความถี่ที่ใช้วัด L,C ซึ่งค่าผิดพลาดที่เกิดจากความต้านทานภายใน L,C นั้น สามารถลดทอนให้หมดด้วยวิธีการที่กล่าวมาแล้ว ส่วนผลของความถี่ที่มีต่อ L,C นั้น แก้ปัญหาได้โดยการเลือกใช้ช่วงความถี่ที่เหมาะสม ซึ่งเครื่องมือวัดจะใช้ความถี่ 1 KHZ ทำให้ค่าที่วัดได้มากที่สุด 2 เฮนรี่ สำหรับขดลวดและ 2  $\mu F$  สำหรับตัวเก็บประจุ และคุณสมบัติที่ดีของเครื่องวัดนี้อีกอย่างคือมี LED แสดงผลเมื่อ L,C ที่นำมาวัดมีค่าเกินย่านวัดที่ตั้งไว้อีกด้วย

## หลักการของการออกแบบ

แสดงดังรูปที่ 7.1 เป็นแผนผังการทำงานทั้งหมดของ เครื่องวัด L,C นี้ จากรูปเมื่อ  $L_x$  ถูกนำมาวัดจะถูกต่ออนุกรมกับ  $R_L$  และถูกป้อนด้วยสัญญาณชาน์เนลเวฟที่มีแอมป์ปิลิจูดคงที่ สัญญาณที่ตกคร่อมตัวมันก็จะถูกวัดเพื่อหาค่าต่อไป และเมื่อค่าตัวเก็บประจุ  $C_x$  ก็จะถูกนำมาต่ออนุกรมกับ  $R_C$  และ ก็จะถูกป้อนด้วยสัญญาณชาน์เนลเวฟที่มีแอมป์ปิลิจูดคงที่เช่นเดียวกัน แต่จะวัดสัญญาณที่ตกคร่อม  $R_C$  แทน ซึ่งสัญญาณที่ได้นี้คือ  $U_A$  ดังรูป จะแปรผันโดยตรงกับค่า  $L_x, C_x$  ที่นำมาวัดรวมกัน ค่าสูญเสียที่เกิดขึ้นจากความต้านทานภายใน  $L_x, C_x$  นั้นเอง



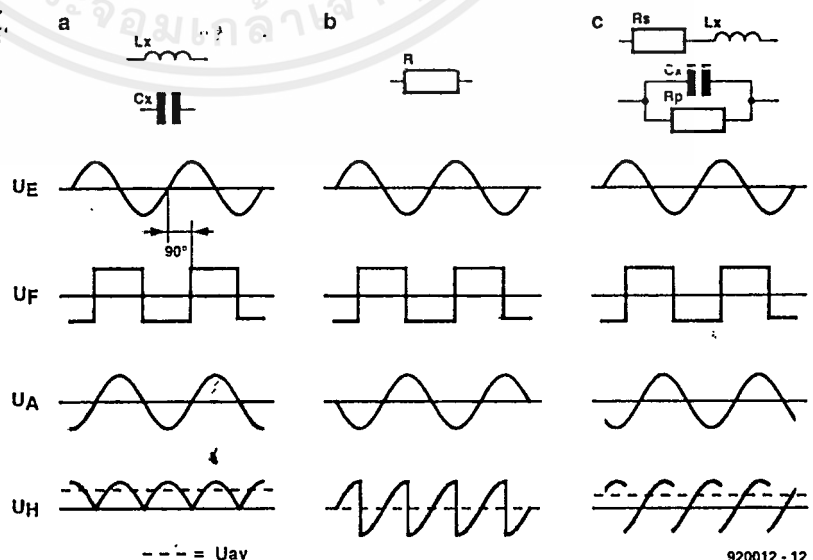
รูปที่ 7.1 หลักการเบื้องต้นในการวัดค่า L,C

รูปที่ 7.1 หลักการเบื้องต้นในการวัดค่า L, C  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในตอนนี้จะพิจารณาถึงว่ากระแสผ่าน inductance ( $L_x$ ) หรือสัญญาณที่ตกคร่อม capacitance นั้นจะมีค่าคงที่ เพราะสัญญาณชาน์ที่ถูกป้อนเข้ามาที่ขา inverting input ของวงจรขยายผลต่างที่อัตราขยายเท่ากับ 1 จะไปหักล้างกับสัญญาณที่จุด G ซึ่งก็คือ  $U_A$  ดังนั้นสัญญาณที่จุด B คือ  $U_A - U_E$  และสัญญาณระหว่างจุด A และ B คือ  $U_A$  ( $U_A - U_E$ ) สัญญาณ  $U_E$  นี้ถูกทำให้มีขนาดคงที่ จากภาคออสซิลเลเตอร์ ดังนั้น สัญญาณที่คร่อมบน  $R_L$  หรือ  $C_x$  จึงมีขนาดคงที่ เป็นผลให้กระแสที่ไหลผ่าน  $L_x$  และ สัญญาณที่ตกคร่อม  $R_c$  มีขนาดคงที่ด้วย หมายความว่าค่า  $R_L, R_C$  และความต้านทานที่เกิดจาก  $L_x$  และ  $C_x$  ไม่มีผลต่อการวัดเลย

สัญญาณที่จุด G จะประกอบด้วยสัญญาณ 2 สัญญาณคือ สัญญาณชาน์แนวที่เกิดจาก  $L_x, C_x$  ซึ่งต่างเฟสกับ  $U_E$  90 องศา และอีกสัญญาณคือ สัญญาณชาน์แนวที่มีเฟสตรงกันกับ  $U_E$  ( $\cos U_E$ ) ซึ่งเกิดจากความต้านทานภายใน  $L_x$  และ  $C_x$  เมื่อรวมสัญญาณทั้งสองนี้เข้าด้วยกันเป็น  $U_G$  ก็จะได้สัญญาณชาน์ที่มีเฟสเลื่อนไปต่างกันไม่เกิน 90 องศา เมื่อเทียบกับ  $U_E$  แต่ในการวัดนั้นจะใช้เฉพาะสัญญาณที่เกิดจาก  $L_x, C_x$  เท่านั้น ดังนั้น จึงต้องแยกสัญญาณทั้งสองออกจากกัน ซึ่งสามารถแยกออกได้ โดยใช้วงจร ซึ่งโครนิสเรกติไฟด์เออร์ และสร้างสัญญาณสี่เหลี่ยมที่มีเฟสต่างจาก  $U_E$  90 องศา เป็นตัวซิงโครไนซ์กับสัญญาณที่เกิดจาก  $L_x$  และ  $C_x$

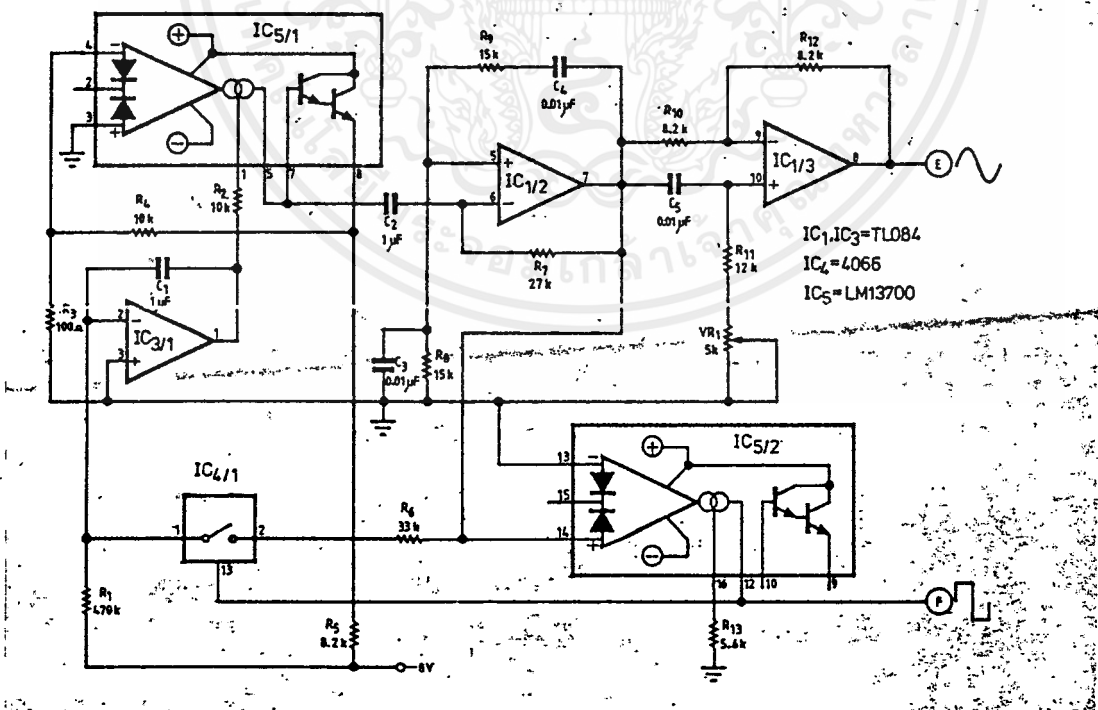
สัญญาณรูปสี่เหลี่ยมที่ใช้จะถูกป้อนเข้าที่จุด F เป็น  $U_F$  และไปซิงโครไนซ์กับ  $V_0$  และถูกเรกติไฟด์ออกมาเป็น  $U_H$  ซึ่งสัญญาณที่จุดต่าง ๆ ในวงจรนี้จะแสดงไว้ในรูปที่ 7.2 และยังแสดงให้เห็นลักษณะสัญญาณ เมื่ออุปกรณ์ที่ถูกวัดมีหลายแบบ คือ L, C อย่างเดียว ดังต้านทานและสัปดาห์เป็นการรวมระหว่าง L กับ R และ C กับ R ซึ่งจะพบกับอุปกรณ์จริง จากรูปจะสังเกตเห็นเส้นประของสัญญาณที่จุด H เส้นประนี้คือ ระดับแรงดันเฉลี่ยของ  $U_H$  เมื่อต่อผ่านวงจรกรองแรงดันด้วย  $R_c$  แล้ว แรงดันไฟตรงที่ได้นี้จะต่อไปยังมิเตอร์



## OSCILLATOR

สัญญาณที่จะใช้วัด  $U_E$  และ square wave voltage  $U_F$  ที่ถูกสร้างขึ้นจากวงจรออสซิลเลเตอร์ในรูปที่ 7.3 การทำงานจะเริ่มจาก  $IC_{1/2}$  ถูกต่อเป็นวงจรอินเวิร์ตออสซิลเลเตอร์ สร้างสัญญาณชาน์ขึ้นมา โดยมี  $R_7, R_8, R_9$  และ  $C_2, C_3, C_4$  เป็นตัวกำหนดความถี่ สัญญาณเอาต์พุตจากขา 7 จะถูกต่อไปยัง  $IC_{5/2}$  ที่ต่อเป็นวงจรเปรียบเทียบกับกราวด์ เพื่อเปลี่ยนสัญญาณสี่เหลี่ยม ( $U_F$ ) ที่จุด F ซึ่ง  $U_F$  สัญญาณชาน์แนวที่ได้ขณะนี้มีเฟสตรงกัน จึงใช้  $IC_{1/3}$  ทำหน้าที่เลื่อนเฟสสัญญาณชาน์ที่ได้ไปอีก 90 องศา ได้เป็นเอาต์พุตคือ  $U_E$  โดยมี  $VR_1$  เป็นตัวปรับให้  $U_E$  และ  $U_F$  ต่างเฟสกัน 90 องศา สำหรับ  $U_E$  ที่ได้จะมีขนาดแรงดันประมาณ 1.2 โวลต์

ส่วนที่เหลืออยู่ของวงจร ในรูปที่ 7.3 คือ  $IC_{5/1}$  จะทำหน้าที่รักษาระดับเอาต์พุตของ oscillator ที่สร้างขึ้นให้คงที่และมีเสถียรภาพ ซึ่งจะต้องต่อค่าความต้านทานเป็นวงจรป้อนกลับกับ  $IC_{1/2}$  ที่ขา 5 และทำงานเสมือนความต้านทานควบคุมกระแสที่ป้อนให้  $IC_{1/2}$  อีกที ค่าความต้านทานนี้จะถูกกำหนดโดยกระแสที่ไหลจากวงจรอินทิเกรเตอร์  $IC_{3/1}$  ดังนั้น อัตราขยายของ  $IC_{1/2}$  จึงเสมือนถูกควบคุมจาก  $IC_{3/1}$  นั้นเอง และกระแสที่ใช้จะถูกระงับด้วยสัญญาณเอาต์พุตของ  $IC_{1/2}$  ซึ่งจะใช้เฉพาะช่วงบวกเท่านั้น โดยการควบคุมของสวิตช์อิเล็กทรอนิกส์  $IC_{4/1}$  และแรงดัน  $U_F$



รูปที่ 7.3 วงจรออสซิลเลเตอร์

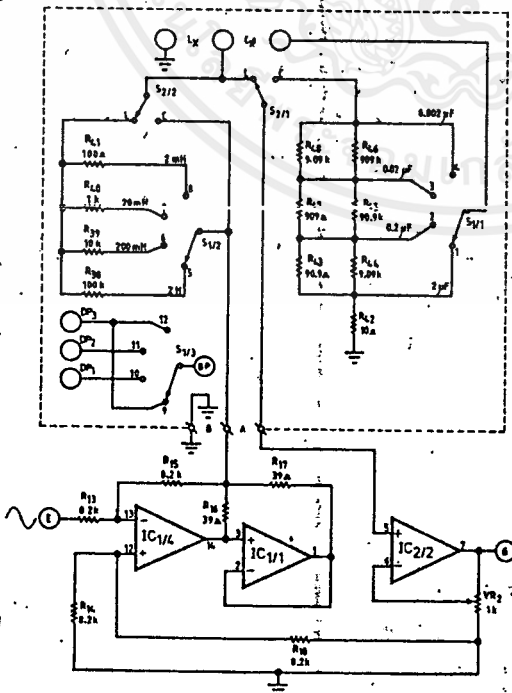
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจรที่ใช้วัด

โดยหลักการเบื้องต้นวงจรที่ใช้วัดในรูปที่ 4 เป็นวงจรที่ใช้วัดค่า  $L, C$  สัญญาณ  $U_E$  จะถูกป้อนเข้า  $IC_{1/4}$  ซึ่งต่อเป็นวงจรขยายผลต่าง ได้กระแสเอาท์พุท 7.7 มิลลิแอมป์ ซึ่งยังไม่เพียงพอ ดังนั้นจึงใช้  $IC_{1/1}$  ขยายกระแสที่ได้จาก  $IC_{1/4}$  2 เท่าได้กระแสประมาณ 15 มิลลิแอมป์ กระแสที่ได้นี้จะทำให้แรงดันที่ตกคร่อม  $R_{16}$  และ  $R_{17}$  มีค่าเท่ากัน

range switch  $S_1$  ดังรูปที่ 7.4 นี้เป็นรีเลย์ใช้เลือกย่านการวัดของวงจรนี้ จะถูกกำหนดด้วยความต้านทาน 1% เพื่อให้เครื่องวัด  $L, C$  เกิดความผิดพลาดน้อยที่สุด ส่วนตัวต้านทาน  $R_{44}, R_{45}$  และ  $R_{46}$  นั้นเป็นตัวต้านทานที่ต่อขนาน เพื่อชดเชยค่าความผิดพลาดให้น้อยลง สำหรับการวัดค่า  $C$

การเปลี่ยนแปลง range นี้จะถูกกำหนดด้วย  $R$  ค่าต่างๆกันซึ่งมีข้อดี 2 ประการคือการ calibrate เพียง 1 range ก็เพียงพอและความผิดพลาดของ resistor มีผลกระทบเล็กน้อยกับความถูกต้องแม่นยำของ meter ( ถ้าความผิดพลาดของ resistor มีค่า 1% ความเที่ยงตรงของ meter จะถูกทำให้ผิดพลาดไปอย่างน้อย 1% ) หมายเหตุ ถ้าใช้  $R$  1% ขนานกับ  $R_{43}, R_{47}$  และ  $R_{48}$  สามารถที่จะไม่สนใจความผิดพลาดของ  $R$  เหล่านั้นที่ถูกเปรียบเทียบกับค่า  $R$  ต่างๆ ที่ถูกต่อขนานกันอยู่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 7.4 ส่วนของวงจรวัด

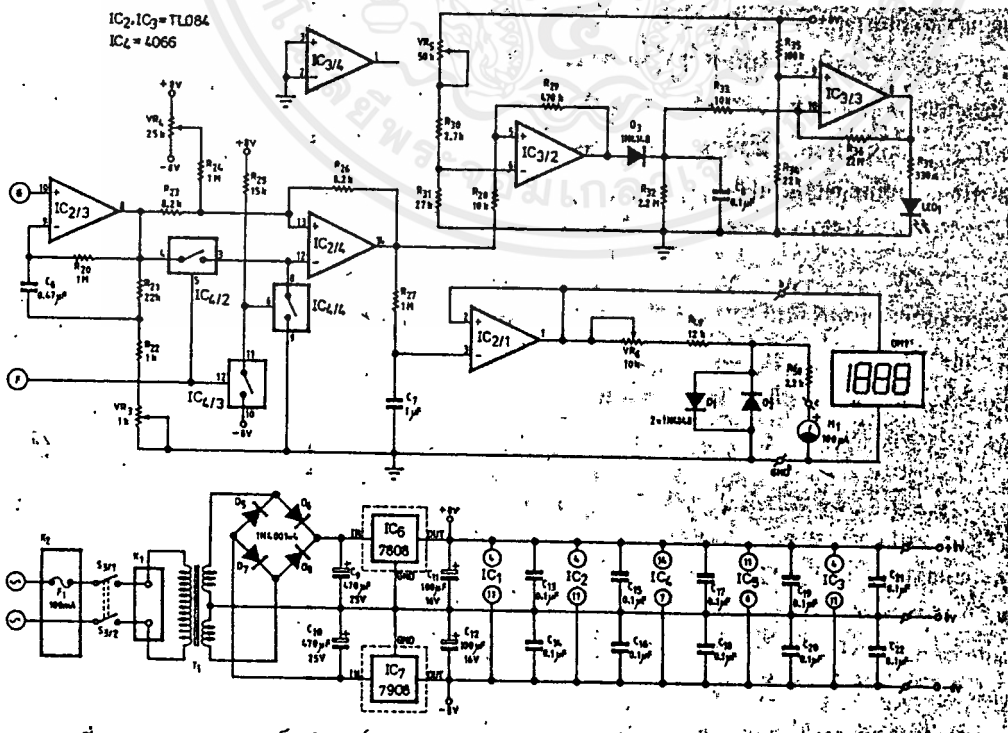
## เร็กติไฟเลอร์และตรวจสอบโอเวอร์โวลต์

เมื่อมีสัญญาณ  $V_a$  เข้ามา ก็จะถูกขยายด้วย  $IC_{2/3}$  ก่อน ในขณะที่  $U_F$  มีค่าเป็นบวก จะทำให้  $IC_{4/2}$  และ  $IC_{4/3}$  ทำงานต่อวงจรให้  $IC_{2/4}$  ทำงานเป็นวงจรขยายที่มีอัตราขยายเป็น +1 รับสัญญาณเอาต์พุตจาก  $IC_{2/3}$  ผ่านชานอนอินเวอร์ตติ้ง ดังนั้นเอาต์พุต  $IC_{2/4}$  ในเวลานี้จึงมีค่าเท่ากับ เอาต์พุต  $IC_{2/3}$  และเมื่อ  $U_F$  มีค่าเป็นลบจะทำให้ขา 6 ของ  $IC_{4/4}$  ได้รับไฟบวก จึงต่อวงจรให้ ชานอนอินเวอร์ตติ้งของ  $IC_{2/4}$  ลงกราวด์ และทำงานเป็นวงจรอินเวอร์ตติ้งแอมพลิไฟเลอร์ มีอัตราขยาย เท่ากับ -1 ทำให้เอาต์พุตของ  $IC_{2/4}$  มีค่าเท่ากับเอาต์พุตของ  $IC_{2/3}$  แต่มีเฟสตรงข้ามกันสัญญาณ เอาต์พุตของ  $IC_{2/4}$  นี้คือ  $U_H$  ดังรูปที่ 7.2

สัญญาณที่ได้มานี้จะถูกกรองแรงดันให้เรียบด้วย  $R27$  และ  $C7$  เสียก่อน ส่วน  $IC_{2/1}$  นั้นต่อเป็นบัฟเฟอร์ เพื่อส่งผ่านแรงดันไฟตรงที่ได้ไปยังมิเตอร์หรือภาคแสดงผลต่อไป ซึ่งแรงดันที่จุด  $D$  นี้ จะมีค่าระหว่าง 0 ถึง 2 โวลต์

ถ้าจะใช้ภาคแสดงผลด้วย มิเตอร์แบบเข็ม (moving coil) จะต้องต่อตัวต้านทานและไดโอดเพื่อลดกระแสและป้องกันกระแสเกินดังรูปที่ 7.5 แต่โครงงานนี้ใช้เป็นแบบดิจิตอลมิเตอร์ ก็สามารถนำสัญญาณจากจุด  $D$  นี้ไปใช้ได้เลย

ตัวที่ทำหน้าที่ตรวจสอบโอเวอร์โวลต์ คือ  $IC_{3/2}$  จะทำหน้าที่เปรียบเทียบสัญญาณเอาต์พุตของ  $IC_{2/4}$  กับแรงดันไฟตรงค่าหนึ่ง เมื่อสัญญาณที่วัดมีค่ามากกว่าแรงดันไฟตรงนี้  $IC_{3/2}$  ก็จะชาร์ทกระแสไปยัง  $C8$  โดยผ่าน  $D3$  ทำให้  $IC_{3/3}$  เปลี่ยนมาจ่ายไฟบวกแทนไปขับ  $LED1$  ให้ติดสว่าง



รูปที่ 7.5 วงจรเร็กติไฟเลอร์และตรวจสอบโอเวอร์โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

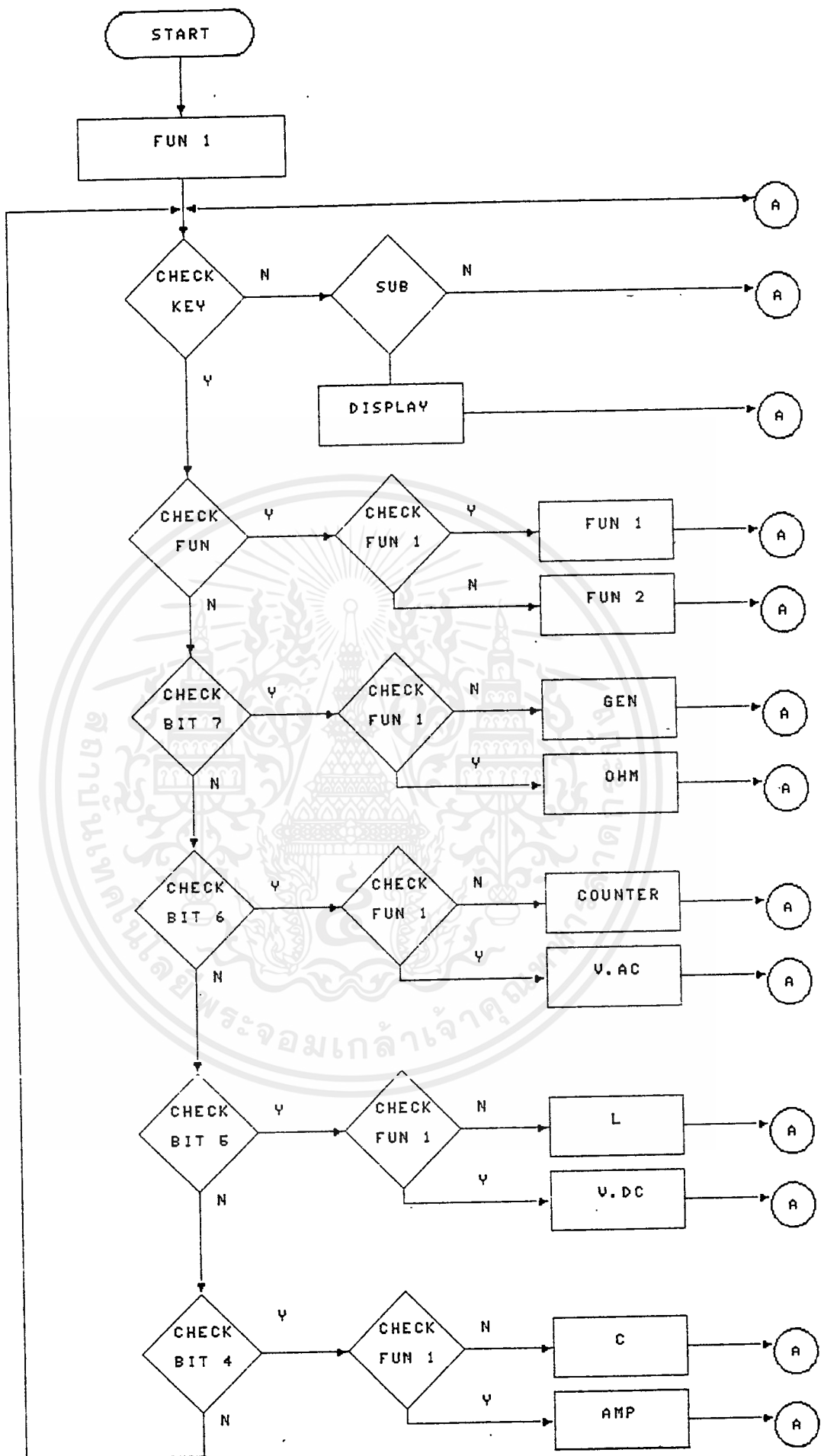
## การปรับแต่ง

การปรับเครื่องที่สำคัญคือ ใช้มัลติมิเตอร์ แต่ถ้าใช้ออสซิลโลสโคปด้วยก็ยิ่งดี ขึ้นแรก ให้ปรับสวิทช์ S2 ไปที่ตำแหน่งตัวเก็บประจุ (c) และยังไม่ต้องต่อวัดอะไรแล้วปรับ VR4 จนกระทั่งมิเตอร์อ่านได้ศูนย์พอดี ต่อไปปรับสวิทช์ S1 ไปที่ตำแหน่ง 0.2 ไมโครฟารัดและต่อตัวเก็บประจุขนาด 0.1 ไมโครฟารัด 1% 2 ตัวขนานกันเข้าที่เทอร์มินอลอินพุตของเครื่องจากนั้นค่อย ๆ ปรับ VR3 จนกระทั่งอ่านแรงดันไฟตรงที่ D ได้ 2 โวลต์พอดี

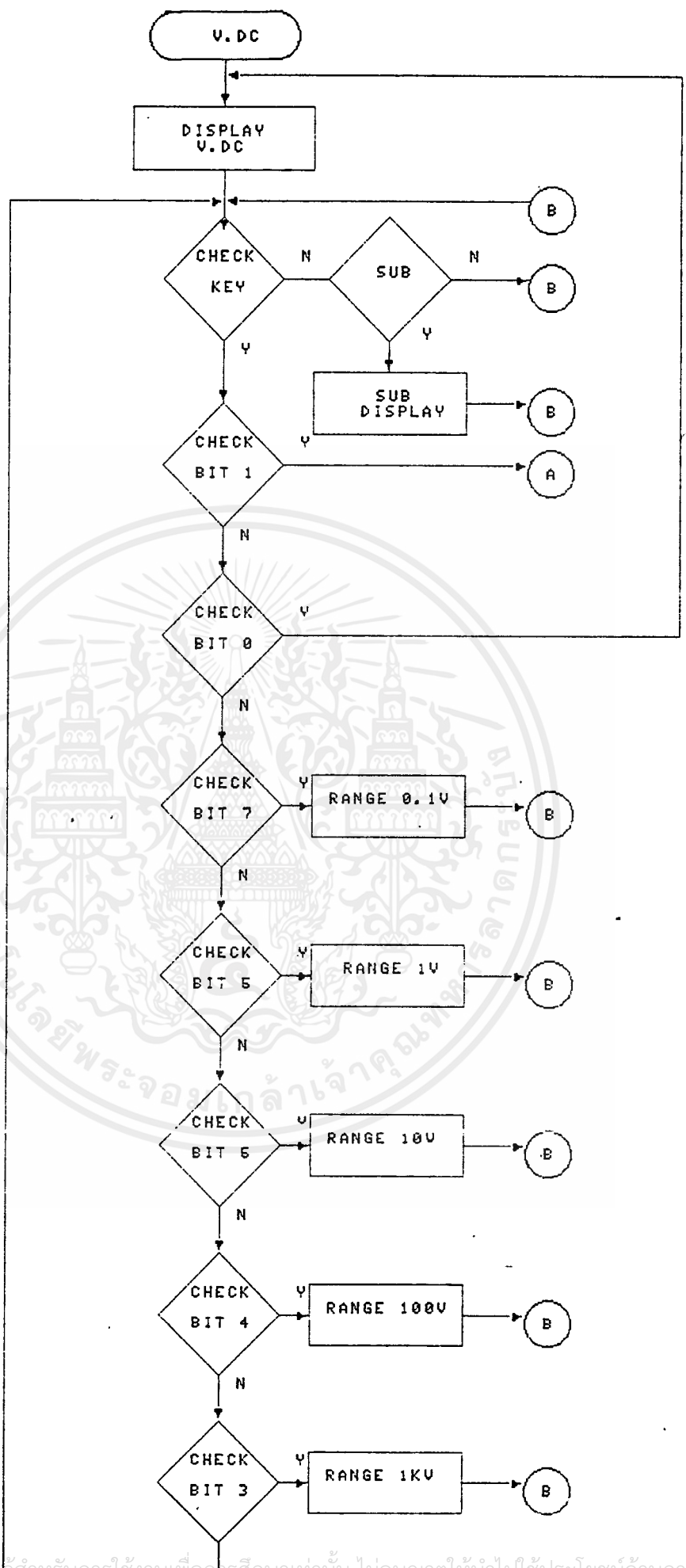
เมื่อปรับ VR3 เรียบร้อยแล้วลองต่อตัวต้านทาน 10 กิโลโอห์ม ขนานกับตัวเก็บประจุที่ต่อวัดอยู่แล้ว จะเห็นว่าแรงดันที่จุด D ไม่ใช่ 2 ดังนั้นจึงต้องปรับ VR1 เพื่อให้ได้แรงดัน 2 โวลต์ใหม่ การปรับ VR1 นี้จะทำให้เฟสระหว่าง  $U_E$  และ  $U_F$  ต่างกัน 90 องศา แต่ถ้าใช้ออสซิลโลสโคปวัดสัญญาณที่จุด E และ F โดยตรง เพื่อปรับ VR1 ก็จะทำให้ได้ค่าที่ถูกต้องจริง ๆ

ต่อไปก็เอาตัวต้านทาน 10 กิโลโอห์ม ออกแต่ยังคงต่อตัวเก็บประจุทั้งสองไว้ดังเดิม และใช้ออสซิลโลสโคปวัดที่เอาต์พุตของ  $IC_{2/2}$  และปรับ VR2 ให้ได้รูปคลื่นไซน์เวฟที่สวยไม่มีการขลิบหรือ มีสัญญาณรบกวนใด ๆ แต่ถ้าไม่มีออสซิลโลสโคป ก็ให้ปรับ VR2 จนมีค่า 750 โอห์ม ระหว่างขั้วกราวด์กับแทปกลางแทน ซึ่งต้องปรับในขณะที่ยังไม่ได้ VR2

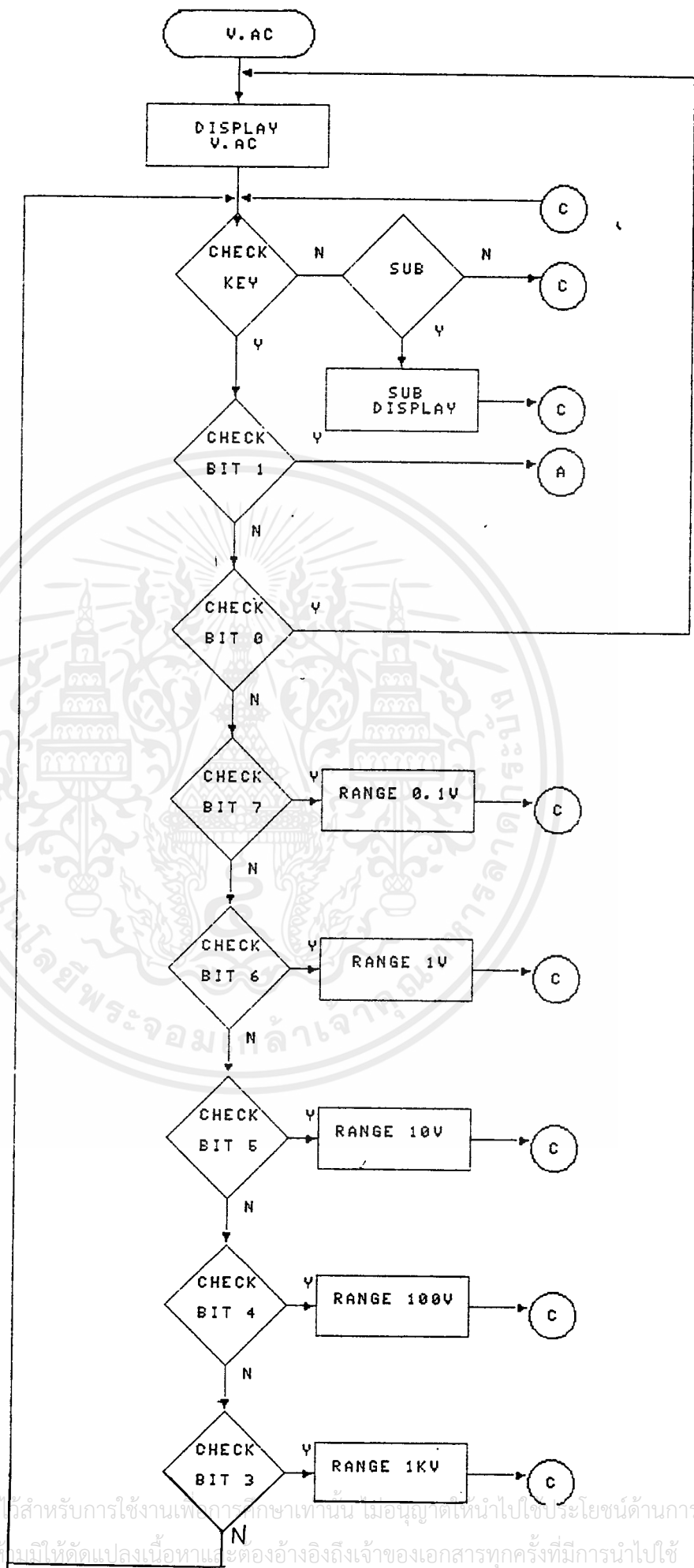
การปรับ VR6 ไว้รับความถูกต้องของการแสดงผล ซึ่งมาถึงตอนนี้เครื่องวัด L, C ก็มีค่าความผิดพลาด เพียง  $\pm 1.5\%$  เท่านั้น



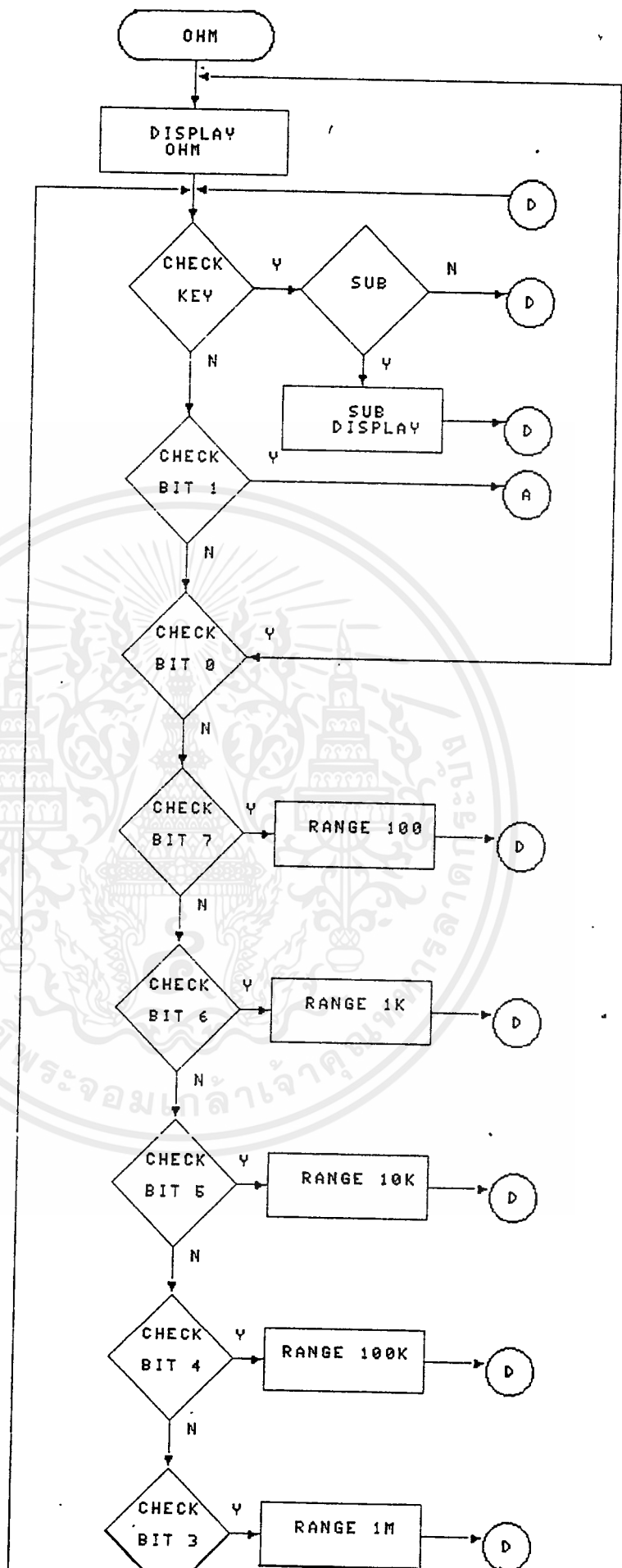
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



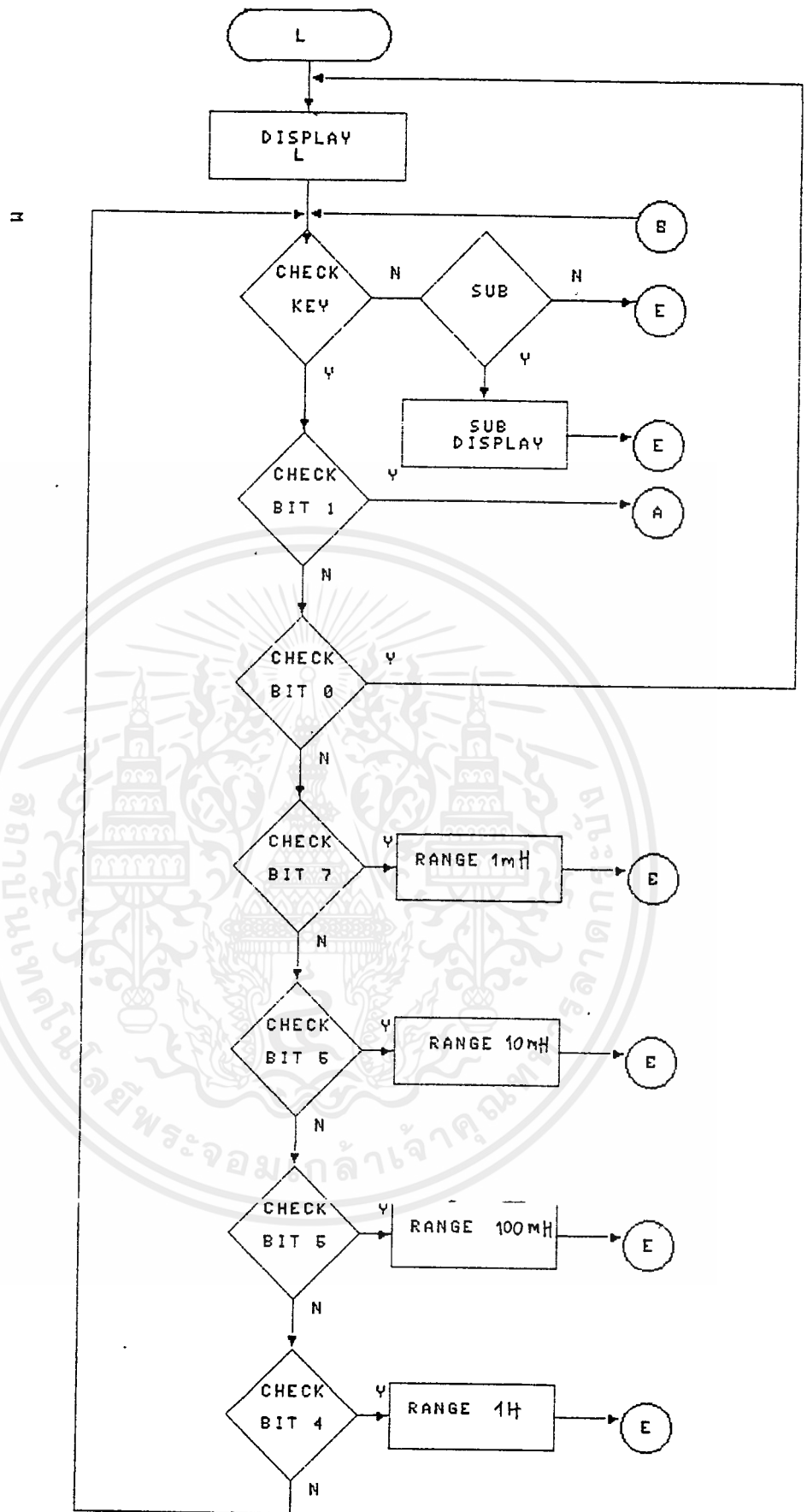
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



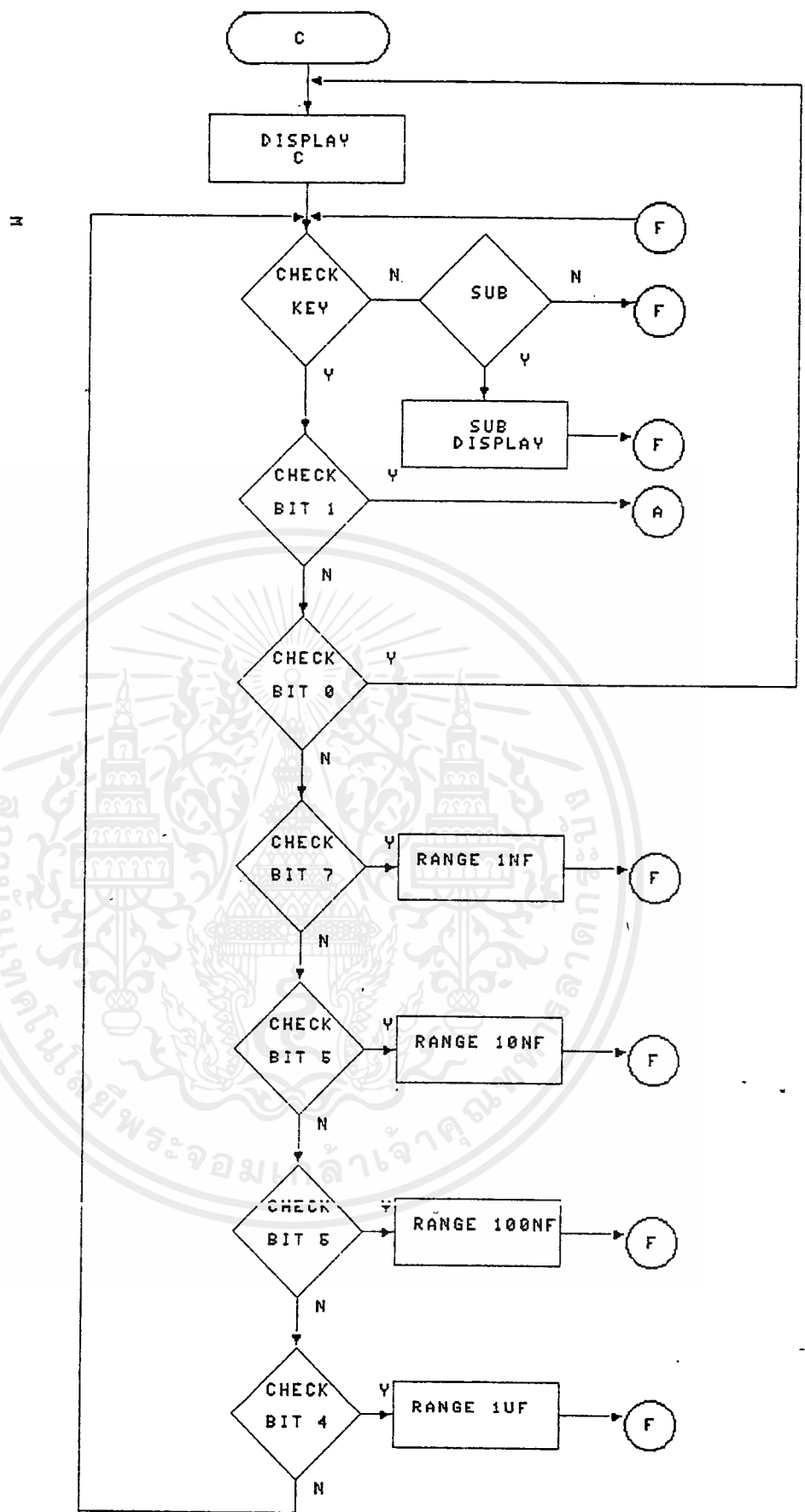
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



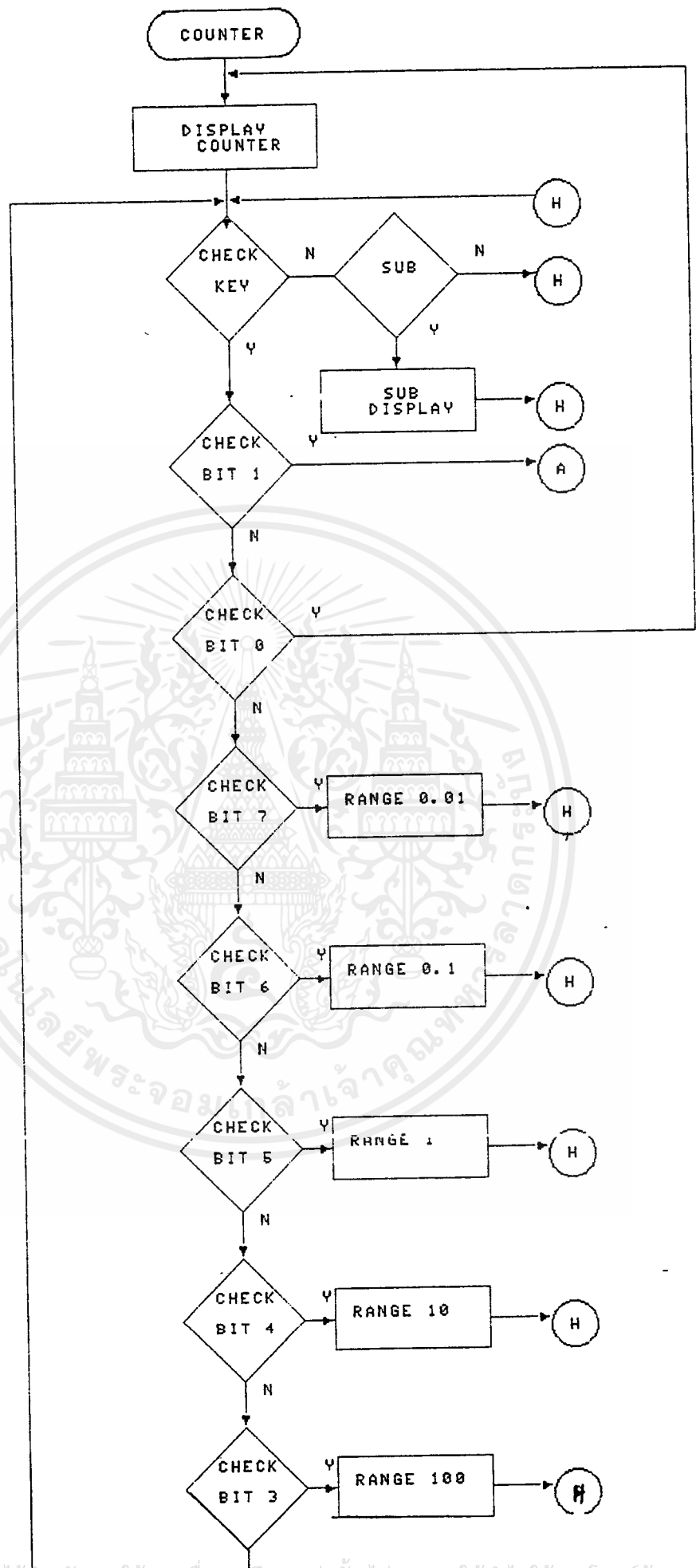
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



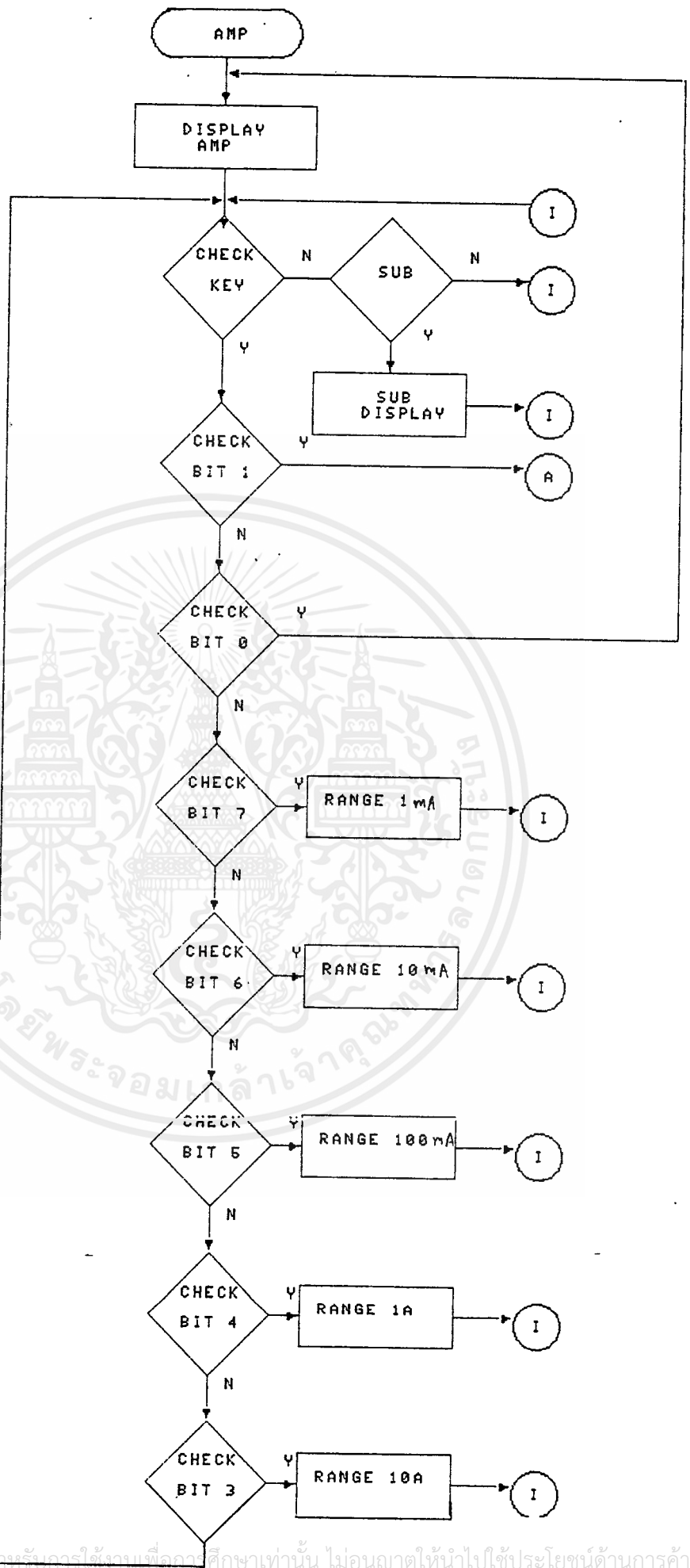
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



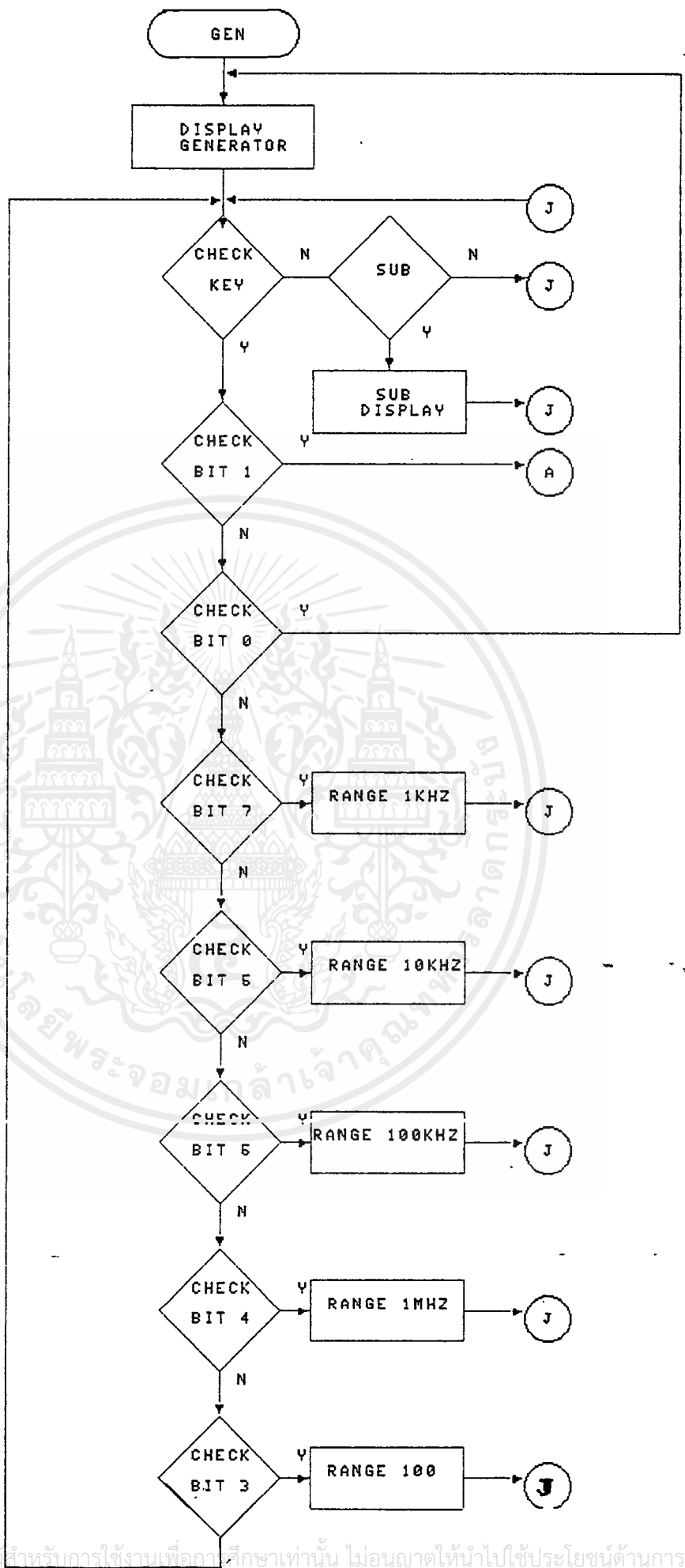
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



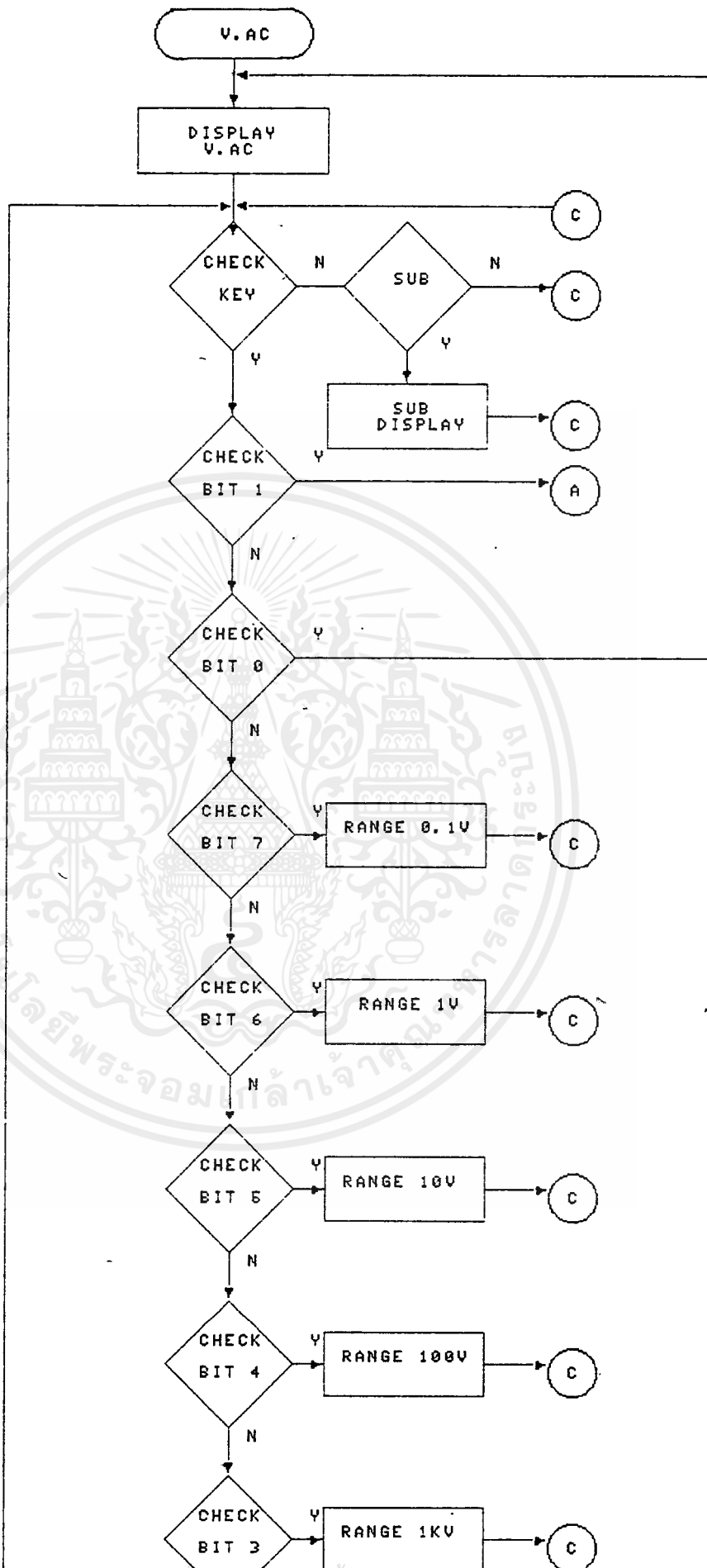
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2500 A.D. Z80 Macro Assembler - Version 4.02a

---

Input Filename : B:K2.asm

Output Filename : B:K2.obj

```

1 8000                                .      ORG 8000H
2      0080                          PDATA EQU 80H
3      0082                          PSING EQU 82H
4      0084                          PREAD EQU 84H
5      0010                          CTC0  EQU 10H
6      0011                          CTC1  EQU 11H
7      0012                          CTC2  EQU 12H
8      0013                          CTC3  EQU 13H
9      0030                          DDATA EQU 30H
10     0034                          DDIR  EQU 34H
11     0040                          EDATA EQU 40H
12     0044                          EDIR  EQU 44H
13     0050                          ADATA EQU 50H
14     0051                          BDATA EQU 51H
15     0052                          CDATA EQU 52H
16     0054                          ADIR  EQU 54H
17     0055                          BDIR  EQU 55H
18     0056                          CDIR  EQU 56H
19     00EE                          SCRIP EQU EEH
20     00EF                          WCR    EQU EFH
21     00F0                          WDTMR EQU FOH
22     00F1                          WDTCR EQU F1H
23 8000      3E 00                      LD A,00H
24 8002      D3 34                      OUT (DDIR),A      ;PORTD=INPUT
25 8004      3E FF                      LD A,FFH
26 8006      D3 54                      OUT (ADIR),A
27 8008      D3 55                      OUT (BDIR),A
28 800A      21 2F 81                  LD HL,SCAN1
29 800D      11 44 83                  LD DE,TAB1
30 8010      01 28 00                  LD BC,40
31 8013      ED B0                      LDIR
32 8015      CD B7 80                  CALL DIGI
33 8018      CD F7 80                  CALL INITLCD
34 801B      01 2C 00                  LD BC,44
35 801E      1E 00                      LD E,00
36 8020      D9                          SHOW      EXX
37 8021      21 44 83                  LD HL,TAB1
38 8024      CD C3 80                  CALL WRP
39 8027      D9                          EXX
40 8028      AF                          XOR A
41 8029      BB                          CP E
42 802A      20 03                      JR NZ,SHOW1
43 802C      CD 21 81                  CALL DELAY3
44 802F      10 EF                      SHOW1      DJNZ SHOW
45 8031      C5                          PUSH BC
46 8032      21 57 81                  LD HL,SCAN3
47 8035      1C                          INC E

```

|     |      |          |      |               |
|-----|------|----------|------|---------------|
| 48  | 8036 | 16 00    |      | LD D,00       |
| 49  | 8038 | 19       |      | ADD HL,DE     |
| 50  | 8039 | D5       |      | PUSH DE       |
| 51  | 803A | 11 58 83 |      | LD DE,TAB1+20 |
| 52  | 803B | 01 14 00 |      | LD BC,0020    |
| 53  | 8040 | ED B0    |      | LDIR          |
| 54  | 8042 | D1       |      | POP DE        |
| 55  | 8043 | C1       |      | POP BC        |
| 56  | 8044 | 06 A0    |      | LD B,A0H      |
| 57  | 8046 | 0D       |      | DEC C         |
| 58  | 8047 | 20 D7    |      | JR NZ,SHOW    |
| 59  | 8049 | 16 00    |      | LD D,00       |
| 60  | 804B | 76       |      | HALT          |
| 61  | 804C | 21 95 81 | FUN1 | LD HL,SCAN4   |
| 62  | 804F | CD A4 80 |      | CALL DIS      |
| 63  | 8052 | 1E 00    |      | LD E,00       |
| 64  | 8054 | DB 30    | KEY  | IN A,(DDATA)  |
| 65  | 8056 | BA       |      | CP D          |
| 66  | 8057 | 28 FB    |      | JR Z,KEY      |
| 67  | 8059 | 57       |      | LD D,A        |
| 68  | 805A | FE FF    |      | CP FFH        |
| 69  | 805C | 28 F6    |      | JR Z,KEY      |
| 70  | 805E | 7A       |      | LD A,D        |
| 71  | 805F | 2F       |      | CPL           |
| 72  | 8060 | FE 40    |      | CP 40H        |
| 73  | 8062 | 28 12    |      | JR Z,FUN      |
| 74  | 8064 | FE 01    |      | CP 01H        |
| 75  | 8066 | 28 1C    |      | JR Z,AMP1     |
| 76  | 8068 | FE 02    |      | CP 02H        |
| 77  | 806A | 28 20    |      | JR Z,VDC      |
| 78  | 806C | FE 40    |      | CP 40H        |
| 79  | 806E | 28 24    |      | JR Z,VAC      |
| 80  | 8070 | FE 80    |      | CP 80H        |
| 81  | 8072 | 28 28    |      | JR Z,OHM      |
| 82  | 8074 | 18 DE    |      | JR KEY        |
| 83  | 8076 | AF       | FUN  | XOR A         |
| 84  | 8077 | BB       |      | CP E          |
| 85  | 8078 | 20 D2    |      | JR NZ,FUN1    |
| 86  | 807A | 21 BD 81 |      | LD HL,SCAN5   |
| 87  | 807D | CD A4 80 |      | CALL DIS      |
| 88  | 8080 | 1E 01    |      | LD E,01H      |
| 89  | 8082 | 18 D0    |      | JR KEY        |
| 90  | 8084 | 21 E5 81 | AMP1 | LD HL,AMP     |
| 91  | 8087 | CD A4 80 |      | CALL DIS      |
| 92  | 808A | 18 C8    |      | JR KEY        |
| 93  | 808C | 21 0B 82 | VDC  | LD HL,VOLTDC  |
| 94  | 808F | CD A4 80 |      | CALL DIS      |
| 95  | 8092 | 18 C0    |      | JR KEY        |
| 96  | 8094 | 21 82 82 | VAC  | LD HL,VOLTAC  |
| 97  | 8097 | CD A4 80 |      | CALL DIS      |
| 98  | 809A | 18 B8    |      | JR KEY        |
| 99  | 809C | 21 5B 82 | OHM  | LD HL,OHM1    |
| 100 | 809F | CD A4 80 |      | CALL DIS      |
| 101 | 80A2 | 18 B0    |      | JR KEY        |
| 102 |      |          |      |               |
| 103 |      |          |      |               |
| 104 | 80A4 | D5       | DIS  | PUSH DE       |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|     |      |          |         |                                        |
|-----|------|----------|---------|----------------------------------------|
| 105 | 80A5 | C5       |         | PUSH BC                                |
| 106 | 80A6 | 11 44 83 |         | LD DE,TAB1                             |
| 107 | 80A9 | 01 28 00 |         | LD BC,0040                             |
| 108 | 80AC | ED B0    |         | LDIR                                   |
| 109 | 80AE | 21 44 83 |         | LD HL,TAB1                             |
| 110 | 80B1 | CD D8 80 |         | CALL WRL                               |
| 111 | 80B4 | D1       |         | POP DE                                 |
| 112 | 80B5 | C1       |         | POP BC                                 |
| 113 | 80B6 | C9       |         | RET                                    |
| 114 | 80B7 | 21 40 83 | DIGI    | LD HL,TO                               |
| 115 | 80BA | 01 04 00 |         | LD BC,4                                |
| 116 | 80BD | 11 6C 83 |         | LD DE,L1                               |
| 117 | 80C0 | ED B0    |         | LDIR                                   |
| 118 | 80C2 | C9       |         | RET                                    |
| 119 |      |          |         |                                        |
| 120 | 80C3 | 3A 6C 83 | WRP     | LD A,(L1)                              |
| 121 | 80C6 | CD E1 80 |         | CALL GOTO                              |
| 122 | 80C9 | CD D6 80 |         | CALL WRLINE                            |
| 123 | 80CC | 3A 6D 83 |         | LD A,(L1+1)                            |
| 124 | 80CF | CD E1 80 |         | CALL GOTO                              |
| 125 | 80D2 | CD D6 80 |         | CALL WRLINE                            |
| 126 | 80D5 | C9       |         | RET                                    |
| 127 | 80D6 | 06 14    | WRLINE  | LD B,20                                |
| 128 | 80D8 | 7E       | WRL     | LD A,(HL)                              |
| 129 | 80D9 | 57       |         | LD D,A                                 |
| 130 | 80DA | CD F0 80 |         | CALL WRBYTE                            |
| 131 | 80DD | 23       |         | INC HL                                 |
| 132 | 80DE | 10 F8    |         | DJNZ WRL                               |
| 133 | 80E0 | C9       |         | RET                                    |
| 134 | 80E1 | CB FF    | GOTO    | SET 7,A                                |
| 135 | 80E3 | D3 80    |         | OUT (PDATA),A                          |
| 136 | 80E5 | CD E9 80 |         | CALL READ                              |
| 137 | 80E8 | C9       |         | RET                                    |
| 138 | 80E9 | DB 84    | READ    | IN A,(PREAD)                           |
| 139 | 80EB | CB 7F    |         | BIT 7,A                                |
| 140 | 80ED | 20 FA    |         | JR NZ,READ                             |
| 141 | 80EF | C9       |         | RET                                    |
| 142 | 80F0 | 7A       | WRBYTE  | LD A,D                                 |
| 143 | 80F1 | D3 82    |         | OUT (PSING),A                          |
| 144 | 80F3 | CD E9 80 |         | CALL READ                              |
| 145 | 80F6 | C9       |         | RET                                    |
| 146 | 80F7 | 3E 38    | INITLCD | LD A,00111000B ;function set 38h       |
| 147 |      |          |         | ;DL=1 8 bit,N=1 1/16 duty,F=0 5*7      |
| 148 | 80F9 | D3 80    |         | OUT (PDATA),A                          |
| 149 | 80FB | CD 14 81 |         | CALL DELAY                             |
| 150 | 80FE | CD 14 81 |         | CALL DELAY                             |
| 151 | 8101 | 3E 0F    |         | LD A,00001111B ;display on/off control |
| 152 |      |          |         | ;D=1 off,c=1 cursor on,b=1 blink       |
| 153 | 8103 | D3 80    |         | OUT (PDATA),A                          |
| 154 | 8105 | CD 14 81 |         | CALL DELAY                             |
| 155 | 8108 | 3E 06    |         | LD A,00000110B ;entry mode set         |
| 156 |      |          |         | ;I/D=1 increment,s=0 right             |
| 157 | 810A | D3 80    |         | OUT (PDATA),A                          |
| 158 | 810C | CD 14 81 |         | CALL DELAY                             |
| 159 | 810F | 3E 01    |         | LD A,01H ;clear all display            |
| 160 | 8111 | D3 80    |         | OUT (PDATA),A                          |
| 161 | 8113 | C9       |         | RET                                    |

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

162 8114 C5 DELAY PUSH BC
163 8115 F5 PUSH AF
164 8116 E5 PUSH HL
165 8117 D5 PUSH DE
166 8118 06 A0 LD B,A0H
167 811A 10 FE DELAY1 DJNZ DELAY1
168 811C D1 POP DE
169 811D E1 POP HL
170 811E F1 POP AF
171 811F C1 POP BC
172 8120 C9 RET
173 8121 C5 DELAY3 PUSH BC
174 8122 F5 PUSH AF
175 8123 06 60 LD B,60H
176 8125 0E 20 DELAY31 LD C,20H
177 8127 0D DELAY32 DEC C
178 8128 20 FD JR NZ,DELAY32
179 812A 10 F9 DJNZ DELAY31
180 812C F1 POP AF
181 812D C1 POP BC
182 812E C9 RET
183
184 812F 2A 50 52 4F 4A SCAN1 DB "*PROJECT FGM GROUP1*"
8134 45 43 54 20 46
8139 47 4D 20 47 52
813E 4F 55 50 31 2A
185 8143 2A 50 72 6F 64 db "*Product BY KMITL 92"
8148 75 63 74 20 42
814D 59 20 4B 4D 49
8152 54 4C 20 39 32
186 8157 20 20 20 20 20 SCAN3 DB " FREQUENCY "
815C 20 20 20 20 20
8161 20 20 20 20 20
8166 20 20 20 20 20
816B 46 52 45 51 55
8170 45 4E 43 59 20
187 8175 43 4F 55 4E 54 DB "COUNTER,GENERATOR AND MULTIMETER"
817A 45 52 2C 47 45
817F 4E 45 52 41 54
8184 4F 52 20 41 4E
8189 44 20 4D 55 4C
818E 54 49 4D 45 54
8193 45 52
188 8195 2A 46 55 4E 43 SCAN4 DB "*FUNCTION 1 *"
819A 54 49 4F 4E 20
819F 31 20 20 20 20
81A4 20 20 20 20 2A
189 81A9 49 20 20 20 56 DB "I Vdc Vac "
81AE 64 63 20 56 61
81B3 63 20
190 81B5 EC 20 20 20 20 DB ECH,20H,20H,20H,20H,20H,20H,20H
81BA 20 20 20
191 81BD 2A 46 55 4E 43 SCAN5 DB "*FUNCTION 2 "
81C2 54 49 4F 4E 20
81C7 32 20 20 20 20
81CC 20 20 20 20 20
192 81D1 4C 20 20 20 43 DB "L C F GEN "

```

|     |      |                |        |                           |
|-----|------|----------------|--------|---------------------------|
|     | 81D6 | 20 20 20 46 20 |        |                           |
|     | 81DB | 20 20 47 45 4E |        |                           |
|     | 81E0 | 20 20 20 20 20 |        |                           |
| 193 | 81E5 | 2A 20 41 4D 50 | AMP    | DB "* AMP METER (AMP)"    |
|     | 81EA | 20 4D 45 54 45 |        |                           |
|     | 81EF | 52 20 20 28 41 |        |                           |
|     | 81F4 | 4D 50 29       |        |                           |
| 194 | 81F7 | 31 6D 20 20 31 |        | DB "1m 10m 100m 1 10 "    |
|     | 81FC | 30 6D 20 31 30 |        |                           |
|     | 8201 | 30 6D 20 20 31 |        |                           |
|     | 8206 | 20 20 31 30 20 |        |                           |
| 195 | 820B | 2A 44 43 20 56 | VOLTDC | DB "*DC VOLTMETER (Vdc) " |
|     | 8210 | 4F 4C 54 4D 45 |        |                           |
|     | 8215 | 54 45 52 20 28 |        |                           |
|     | 821A | 56 64 63 29 20 |        |                           |
| 196 | 821F | 31 20 20 31 30 |        | DB "1 10 100 1000 AUTO"   |
|     | 8224 | 20 20 31 30 30 |        |                           |
|     | 8229 | 20 31 30 30 30 |        |                           |
|     | 822E | 20 41 55 54 4F |        |                           |
| 197 | 8233 | 2A 41 43 20 56 | VACr   | DB "*AC VOLTMETER (Vrms)" |
|     | 8238 | 4F 4C 54 4D 45 |        |                           |
|     | 823D | 54 45 52 20 28 |        |                           |
|     | 8242 | 56 72 6D 73 29 |        |                           |
| 198 | 8247 | 31 20 20 31 30 |        | DB "1 10 100 1000 AUTO"   |
|     | 824C | 20 20 31 30 30 |        |                           |
|     | 8251 | 20 31 30 30 30 |        |                           |
|     | 8256 | 20 41 55 54 4F |        |                           |
| 199 | 825B | 2A 4F 48 4D 20 | OHM1   | DB "*OHM METER ("         |
|     | 8260 | 4D 45 54 45 52 |        |                           |
|     | 8265 | 20 20 28       |        |                           |
| 200 | 8268 | CE             |        | DB CEH                    |
| 201 | 8269 | 29 20 20 20 20 |        | DB ") "                   |
|     | 826E | 20             |        |                           |
| 202 | 826F | 31 20 20 31 30 |        | DB "1 10 100 1K 10K"      |
|     | 8274 | 20 20 31 30 30 |        |                           |
|     | 8279 | 20 20 31 4B 20 |        |                           |
|     | 827E | 20 31 30 4B    |        |                           |
| 203 | 8282 | 2A 41 43 20 4D | VOLTAC | DB "*AC METER "           |
|     | 8287 | 45 54 45 52 20 |        |                           |
|     | 828C | 20 20 20 20 20 |        |                           |
|     | 8291 | 20 20 20 20    |        |                           |
| 204 | 8295 | 56 72 20 20 56 |        | DB "Vr Vdc Vpp Vp Vav"    |
|     | 829A | 64 63 20 56 70 |        |                           |
|     | 829F | 70 20 20 56 70 |        |                           |
|     | 82A4 | 20 56 61 76    |        |                           |
| 205 | 82A8 | 2A 41 43 20 56 | VACd   | DB "*AC VOLTMETER (VDC)"  |
|     | 82AD | 4F 4C 54 4D 45 |        |                           |
|     | 82B2 | 54 45 52 20 28 |        |                           |
|     | 82B7 | 56 44 43 29    |        |                           |
| 206 | 82BB | 20 31 20 31 30 |        | DB " 1 10 100 1000 AUTO"  |
|     | 82C0 | 20 31 30 30 20 |        |                           |
|     | 82C5 | 31 30 30 30 20 |        |                           |
|     | 82CA | 41 55 54 4F    |        |                           |
| 207 | 82CE | 2A 41 43 20 56 | VACpp  | DB "*AC VOLTMETER(Vp-p)"  |
|     | 82D3 | 4F 4C 54 4D 45 |        |                           |
|     | 82D8 | 54 45 52 28 56 |        |                           |
|     | 82DD | 70 2D 70 29    |        |                           |

```

208 82E1 31 20 20 31 30 DB "1 10 100 1000 AUTO"
      82E6 20 31 30 30 20
      82EB 31 30 30 30 20
      82F0 41 55 54 4F
209 82F4 2A 41 43 20 56 VACP DB "*AC VOLTMETER (Vp) "
      82F9 4F 4C 54 4D 45
      82FE 54 45 52 20 28
      8303 56 70 29 20
210 8307 31 20 20 31 30 DB "1 10 100 1000 AUTO"
      830C 20 31 30 30 20
      8311 31 30 30 30 20
      8316 41 55 54 4F
211 831A 2A 41 43 20 56 VACaV DB "*AC VOLTMETER (Vav)"
      831F 4F 4C 54 4D 45
      8324 54 45 52 20 28
      8329 56 61 76 29
212 832D 31 20 20 31 30 DB "1 10 100 1000 AUTO"
      8332 20 31 30 30 20
      8337 31 30 30 30 20
      833C 41 55 54 4F
213
214 8340 00 40 20 20 TO DB 00H,40H,20H,20H
215 8344 TAB1 DS 40
216 836C L1 DS 2
217 836E L2 DS 2
218 8370 END

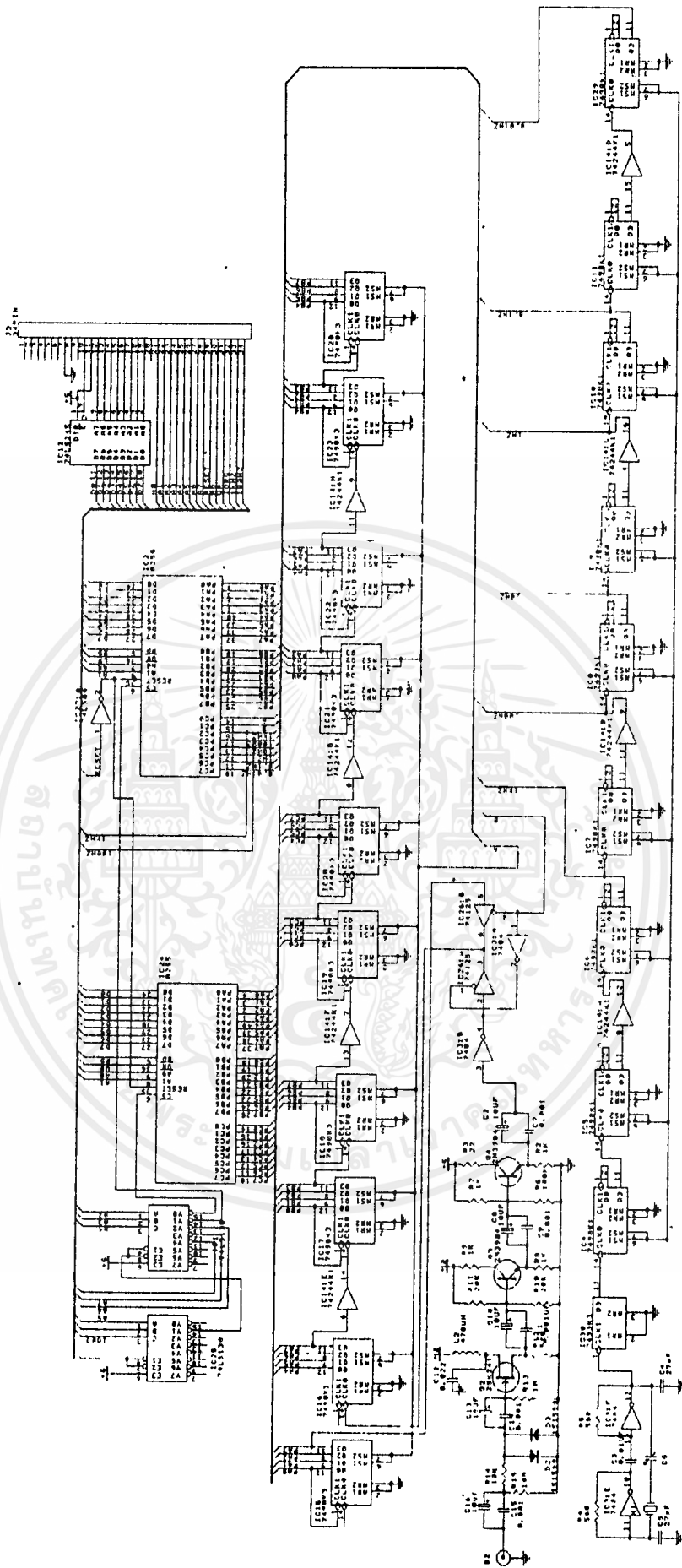
```

Lines Assembled : 218

Assembly Errors : 0

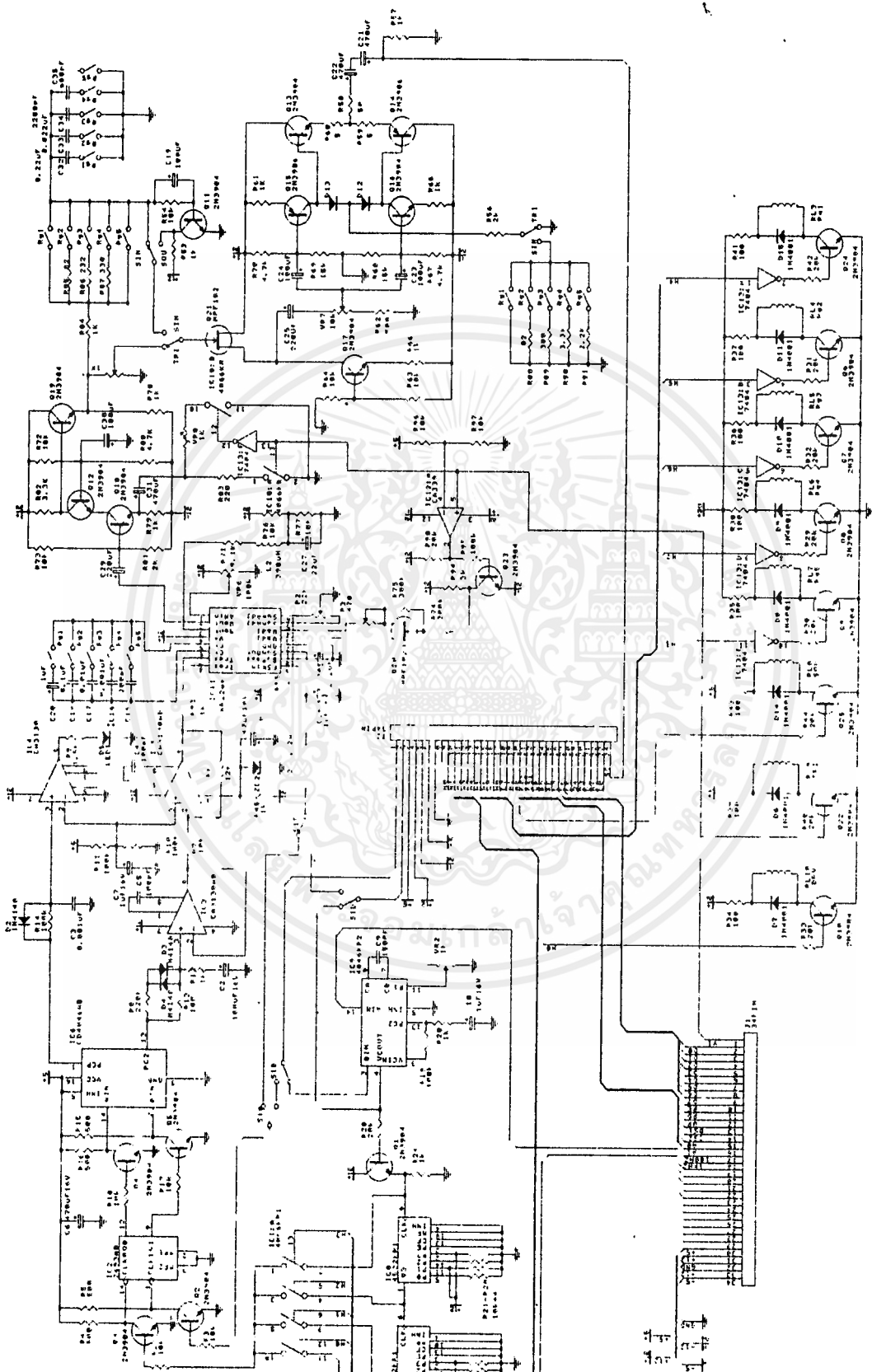
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับควรให้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องส่งคืนถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

