



เครื่องรับส่งวิทยุ เอฟ เอ็ม ระบบสังเคราะห์ความถี่
(FM TRANSCEIVER SYNTHESIZER)



โดย
นายบรรเจิด พ่วงเจริญ 34132154

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาคามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2535

หัวข้อปริญญาโท

เครื่องรับส่งวิทยุ เอฟเอ็ม ระบบสังเคราะห์ความถี่
(FM TRANSCEIVER SYNTHESIZER)

ผู้จัดทำ

นายบรรเจิด พ่วงเจริญ

สาขา

เทคโนโลยีโทรคมนาคม

ภาควิชา

เทคนิคอุตสาหกรรม

อาจารย์ที่ปรึกษา

อ. กฤดากร กล่อมการ

ปีการศึกษา

2535

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้ ปริญญาโทฉบับนี้เป็นส่วนหนึ่งของการศึกษา ตามหลักสูตรปริญญา
อุตสาหกรรมศาสตรบัณฑิต

ประธานกรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032737

กิตติกรรมประกาศ

ปริญญาวิทยุฉบับนี้ สำเร็จลุล่วงไปได้ด้วยดี ทั้งด้านวงจร การ
จัดพิมพ์และองค์ประกอบอื่นๆอีกมาก ทั้งนี้ต้องขอขอบพระคุณ อาจารย์ กฤดากร
กล่อมการ ที่ได้ให้ใช้เครื่องมือวัดต่างๆพร้อมทั้งสถานที่ อีกทั้งยังให้คำแนะนำ
และดูแลตรวจสอบงาน (QC)

ที่ขาดเสียมิได้ในการทำงาน คือ ปัจจัยด้านทุนทรัพย์ ต้องขอ
กราบขอบพระคุณ คุณแม่ และคุณพ่อ ที่อุปการะและสนับสนุน ทางด้านการเงิน
ด้วยดี มาตลอด ตั้งแต่เริ่มจัดทำจนถึงสำเร็จ

ส่วนด้านการจัดพิมพ์ ต้องขอขอบคุณ คุณ อุมภรณ์ ลังขมาน ที่
ช่วยพิมพ์งานและเรียงพิมพ์จนเสร็จ

นอกจากนี้ ขอขอบคุณเพื่อนๆทุกคน ที่เป็นกำลังใจให้มาตลอด

บรรเจิด พวงเจริญ

เครื่องรับส่งวิทยุ เอฟ เอ็ม ระบบสังเคราะห์ความถี่

บรรเจิด พ่วงเจริญ

อ.กฤดากร กล่อมการ อาจารย์ที่ปรึกษา

บทคัดย่อ

ในปฏิญานี้ฉบับนี้จะกล่าวถึงเครื่องส่ง ในย่านความถี่ VHF แบบ FM Narrow Band ความถี่ 140-160 MHz

เครื่องส่งย่าน VHF แบบ FM Narrow Band ในการที่เราจะแบ่งช่องสัญญาณนั้น จะใช้เทคนิค Frequency Synthesizer แบบ Phase Locked Loop (PLL) ซึ่งในการกำหนดความถี่ เราจะใช้ IC ชนิดที่โปรแกรมการหารได้แบบ 16 Bit และจะใช้ IC Prescaler เป็นตัวหารความถี่แบบคงที่ ซึ่งในการหารความถี่นั้น การคำนวณกำหนดช่วงความถี่ต่างๆ หรือในส่วนคำนวณอื่นๆ จะขึ้นอยู่กับ Parameter ของ VCO เป็นสำคัญ ในส่วนของโปรแกรมการหารชนิด 16 bit เราจะใช้วงจร counter เป็นตัวกำหนดการนับขึ้นหรือนับลง ซึ่งก็คือ การเปลี่ยน channel ในการใช้งานจะเปลี่ยน channel ครั้งละ 10 KHz วงจรขยาย Audio Frequency Amplifier (AF Amp.) ที่ใช้ในการ mod จะใช้ Low Pass Filter (LPF) ตัดที่ความถี่ 3.7 KHz ซึ่งอยู่ในช่วงของเสียงมนุษย์ ส่วนวงจรขยาย Radio Frequency Amplifier (RF Amp.) จะใช้วงจรที่เป็น IC ชนิด Module ซึ่งมีการจัด แมชชิง (matching) ภายในไว้แล้ว ซึ่งจะไม่ก่อให้เกิดปัญหา Harmonic และ แบนด์วิด กว้างไป ครอบคลุม channel ข้างเคียงวงจรนี้ จะให้กำลัง 50 วัตต์ วงจรเครื่องส่ง FM Narrow Band นี้ จะใช้ไฟเลี้ยง 12 volt ซึ่งจะมีการ Reclifier อีกครั้งหนึ่ง ส่วนรายละเอียดของวงจรอื่นๆจะกล่าวต่อไปในรายละเอียดของเนื้อหา

FM TRANSCIEVER SYNTHESIZER

BANCHERD PHUANGCHARERN

KITDAKORN KLOMKARN ADVISER

ABSTRACT

This thesis will be mentioned about VHF Narrow Band FM transmitter for the 140-160 MHz band.

This transmitter can be divided channel by PLL Frequency Synthesizer. And frequency setting can be used IC which is 16 bit programmable counter and IC that is fixed frequency prescaler.

Frequency setting capacity depends on VCO parameter. For 16 bit programmable IC, counter circuit is used for controlling each channel. It means that each high to low transition of the channel is 10 MHz.

Audio Frequency Amplifier (AF Amp .) circuit which is modulated will be cut off at 3.7 KHz by Low Pass Filter (LPF)

Radio Frequency Amplifier (RF Amp.) circuit uses module's IC that have Internal Matching. Moreover, External Matching in each channel is also important for getting rid of harmonic and too wide bandwidth that disturbs others channels. The power of this circuit is 50 watt.

The operating voltage range Narrow Band FM transmitter is 12 volt which has rectifier again. More details is following.

สารบัญ

	หน้า
กิตติกรรมประกาศ	
บทคัดย่อ	
ส่วนที่ 1 บทนำ	1
บทที่ 1 บทนำ	1
ส่วนที่ 2 ทฤษฎีและหลักการ	2-90
บทที่ 2 เครื่องรับส่งวิทยุ FM	2-22
- ภาคเครื่องส่ง	2
- ภาคเครื่องรับ	3
- ตัวอย่างเครื่องรับส่งวิทยุ	5
- วงจรพื้นฐานของเครื่องรับส่งวิทยุ	7
บทที่ 3 การออกแบบวงจรขยายกำลังย่านความถี่วิทยุ	23-43
- ทราานซิสเตอร์ขยายกำลังความถี่สูง	23
- การอ่านค่าต่างๆของทราานซิสเตอร์ขยายกำลังความถี่สูงจากคู่มือทราานซิสเตอร์	23
- การไบอัสทราานซิสเตอร์ที่ความถี่สูง	29
- การออกแบบวงจรขยายกำลังความถี่สูง	37
- การหาค่าโหลดที่เหมาะสมที่สุด	37
- การแมชชิงอิมพีแดนซ์ของสายส่งสัญญาณแบบโคแอสเชียล	41
- วงจรป้องกันสำหรับวงจรขยายกำลังความถี่สูง	43
บทที่ 4 ระบบส่งเคราะห์ความถี่	44-73
- วิธีสังเคราะห์ความถี่	44

	- คุณสมบัติของวงจรสังเคราะห์ความถี่	47
	- วงจรในเฟสล็อกกลุบ	48
	- วิธีสังเคราะห์ความถี่แบบมิกซิง	55
	- วิธีสังเคราะห์ความถี่แบบที่ใช้วงจรสองโมดูลัส	59
	- ตัวอย่างการออกแบบ phase locked loop	62
บทที่ 5	การพันคอยล์	74-90
	- การพันคอยล์ปรับค่าได้	74
	- การพันคอยล์ให้ได้ค่า L ตามต้องการ	80
	- การหาค่า L สำหรับการพันทหลายชั้น	89
ส่วนที่ 3	วงจร การคำนวณ และ การสร้าง	91-104
	บทที่ 6 วงจร การคำนวณ และการสร้าง	91-104
	- วงจรสังเคราะห์ความถี่	91
	- วงจร counter	98
	- วงจรขยาย RF	100
	- วงจรขยาย AF	102
	- วงจร power supply	103
ส่วนที่ 4	การทดลองและผลการทดลอง	105
	บทที่ 7 การทดลองและผลการทดลอง	105
ส่วนที่ 5	บทวิจารณ์และสรุป	106
	บทที่ 8 บทวิจารณ์ และ สรุป	106

บรรณานุกรม
ภาคผนวก

บทที่ 1

บทนำ

การสื่อสารเป็นสิ่งที่สำคัญสำหรับชีวิตของมนุษย์อย่างหนึ่ง ทั้งในอดีตและปัจจุบัน การสื่อสารมีอยู่หลายรูปแบบ ตั้งแต่การใช้ระบบดั้งเดิมเช่น เสียงเคาะเกราะ คิวไฟ เป็นสัญญาณ หรือสัญลักษณ์ จนถึงการใช้นามแม่เหล็กไฟฟ้าในปัจจุบัน ซึ่งการส่งในรูปแบบสัญญาณสนามแม่เหล็กไฟฟ้า เป็นที่นิยมใช้กันมากในปัจจุบัน การส่งสัญญาณแบบ FM ก็เป็นการสื่อสารอีกประเภทหนึ่งที่ใช้ในการแพร่กระจายสนามแม่เหล็กไฟฟ้า

การสื่อสารแบบ Frequency Modulation (หรือ FM) นั้น เป็นการนำเอาสัญญาณข่าวสารเข้าไปรวมกับสัญญาณคลื่นพาหะ ซึ่งสัญญาณที่ได้ นั้น จะมีการเบี่ยงเบนทางด้านความถี่ การส่งแบบนี้จะให้คุณภาพที่ดีมาก แต่จะมีแบนด์วิด (Bandwidth) กว้าง จึงทำให้เสียช่องสัญญาณไปมาก เราจึงมีการกำจัด side band เพื่อทำให้มีแบนด์วิดแคบลง เราเรียก การส่งแบบนี้ว่า FM Narrow Band

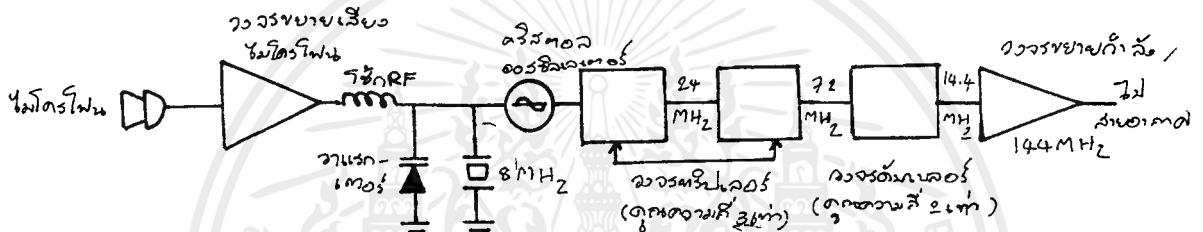
ในปฏิญานิพนธ์ฉบับนี้จะเสนอการส่งแบบ FM Narrow Band ในย่านความถี่ VHF ครอบคลุมความถี่ประมาณ 140-160 MHz (2 meter band) ซึ่งในการแบ่ง channel สัญญาณ จะใช้การควบคุมแบบ Frequency Synthesizer ชนิด Phase Locked Loop (PLL) ซึ่งจะทำให้การแบ่งช่องสัญญาณ ประมาณ 10 KHz การใช้ PLL นี้ จะให้ค่าความละเอียดในการแบ่งช่องสัญญาณได้ดีมาก ในส่วนของการส่งนี้ จะใช้กำลังส่งประมาณ 50 วัตต์ และในส่วนรายละเอียดต่างๆจะเสนอในบทต่อไป

บทที่ 2

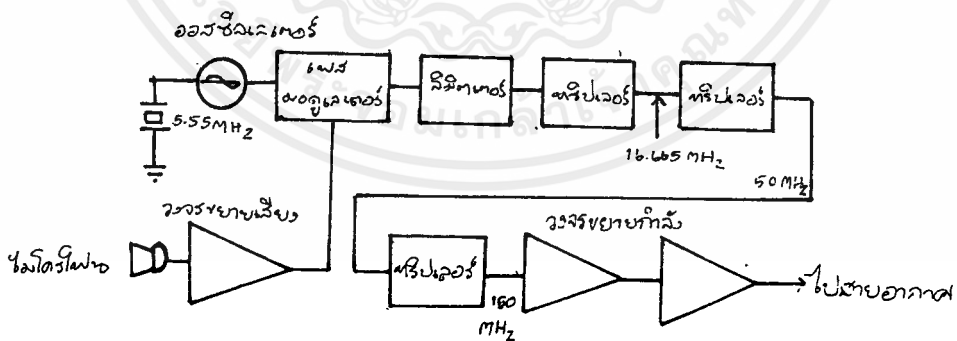
เครื่องรับส่งวิทยุ FM

ภาคเครื่องส่ง

ในวงจรพื้นฐานของระบบเครื่องส่งประกอบไปด้วย ออสซิลเลเตอร์ กับมอดูเลเตอร์ และวงจรมัลติพลาย ซึ่งทำหน้าที่คูณความถี่ให้ได้ตามความต้องการ เพื่อขยายกำลังส่งออกอากาศต่อไป (ดูรูปที่ 2.1) สัญญาณ FM จากมอดูเลเตอร์จะผ่านการคูณความถี่ 3 เท่า รวม 2 ครั้ง เป็น 9 เท่า



(ก) ใช้วิธีมอดูเลเตอร์

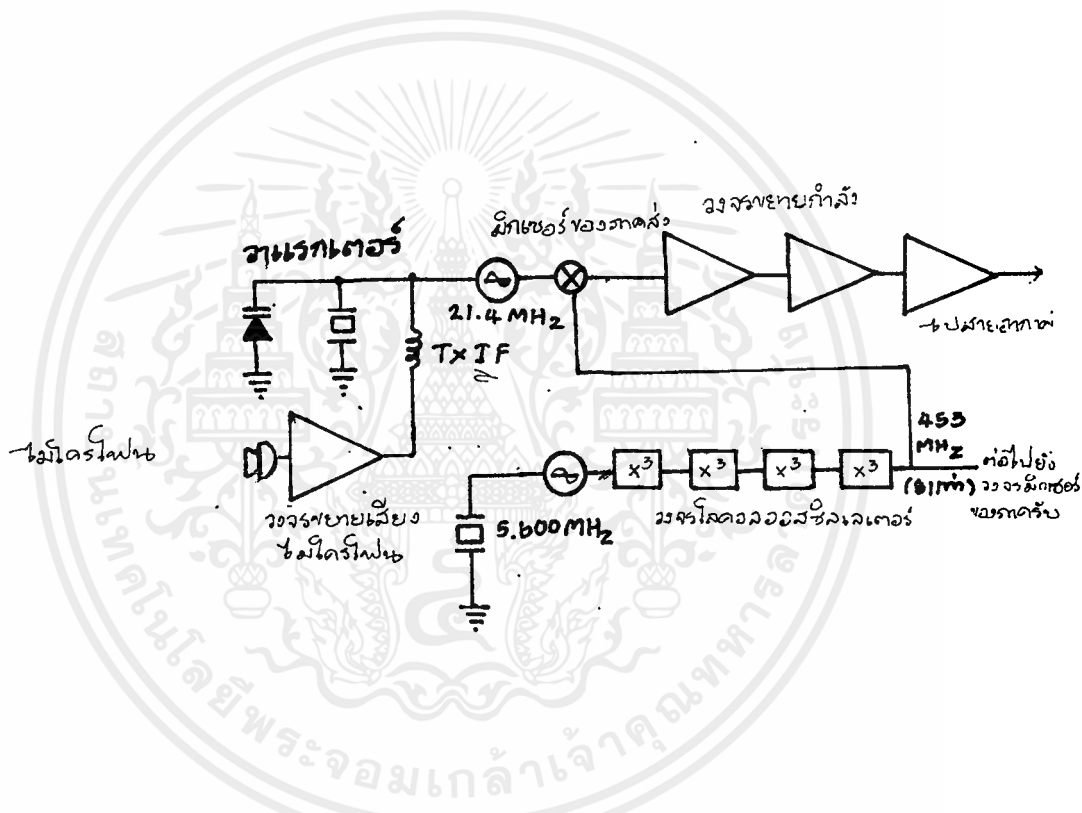


(ข) เฟสล็อกเลเตอร์

รูปที่ 2.1 แผนผังของเครื่องส่ง VHF/FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

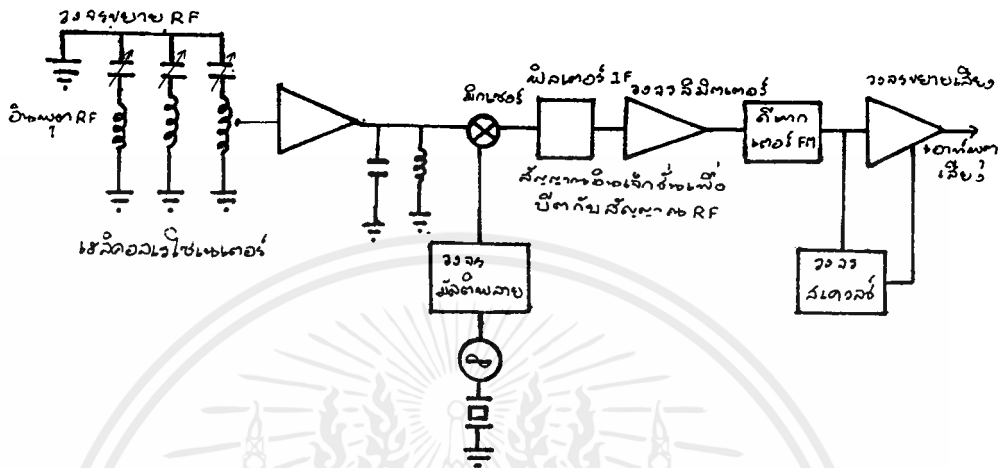
เครื่องส่งบางชนิด (ดูรูปที่ 2.2) จะทำการมอดูเลตที่ความถี่ IF ของภาคเครื่องรับเสียก่อน แล้วจึงนำไปเฮตเตอร์โรคายน กับความถี่ของ โคลลออสซิลเลเตอร์เพื่อให้ได้ความถี่ที่ต้องการ ในที่นี้ความถี่IF ของภาคเครื่องรับ เท่ากับ 21.4 เมกะเฮิรตซ์ และความถี่โคลลออสซิลเลเตอร์เท่ากับ 453.6 เมกะเฮิรตซ์ (ได้จากการคูณความถี่คริสตอล 5.6 เมกะเฮิรตซ์ 81 เท่า) วิธีนี้มี ข้อดีตรงที่ เราใช้คริสตอลเพียงก้อนเดียวต่อความถี่ใช้งานหนึ่งความถี่ โดยใช้ร่วมกันทั้งสภาวะรับและสภาวะส่ง นอกจากนี้ภาคเครื่องส่งก็ไม่จำเป็นต้องมีวงจร ผลิตหลายค่าต่างหากอีก



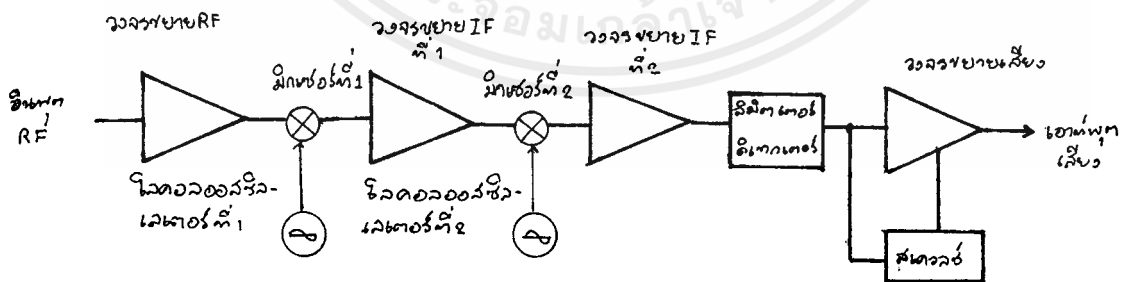
รูปที่ 2.2 แผนผังของเครื่องส่ง UHM/FM

ภาคเครื่องรับ

เครื่องรับFMในย่านความถี่VHF ส่วนใหญ่เป็นแบบดับเบิลคอนเวอร์ชัน สำหรับในย่านความถี่ VHF บางครั้งอาจใช้แบบทริเบิลคอนเวอร์ชัน (triple conversion) (ดูรูปที่ 2.3) สังเกตว่าวงจรส่วนหน้าชนิดที่มีค่า Q สูงมาก เรียกว่า เฮลิคองเรโซเนเตอร์ (helical resonator) ส่วนในรูปที่ 2.4 แสดง แผนผังของเครื่องรับชนิดดับเบิลคอนเวอร์ชัน



รูปที่ 2.3 เครื่องรับ FM แบบซิงเกิลคอนเวอร์ชัน

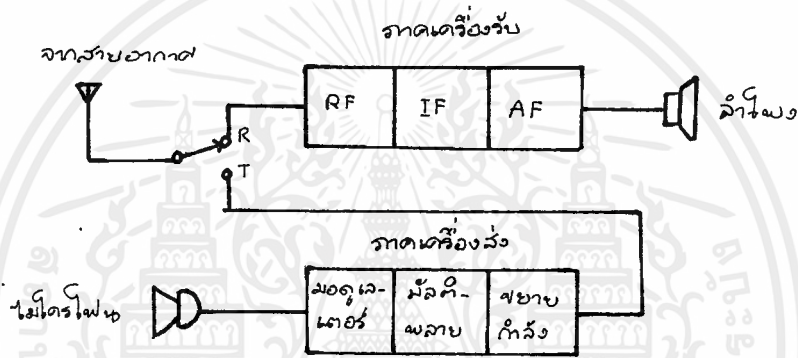


รูปที่ 2.4 เครื่องรับ FM แบบดับเบิลคอนเวอร์ชัน

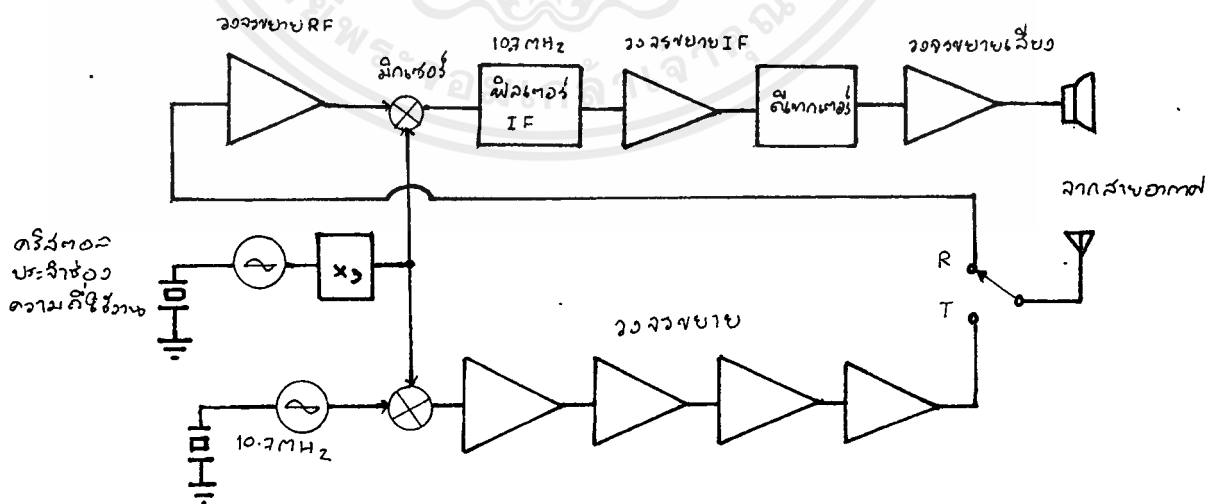
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเครื่องรับส่งวิทยุ FM

เครื่องรับส่งวิทยุส่วนใหญ่ ภาคเครื่องรับกับภาคเครื่องส่งจะแยกออกจากกันโดยไม่ใช้วงจรร่วมกัน (ดูรูปที่ 2.5) แต่ก็ยังมีเครื่องรับส่งวิทยุบางชนิดที่ใช้วงจรโศคออสซิลเลเตอร์ร่วมกัน (ดูรูปที่ 2.6) โดยใช้คริสตอลเพียงก้อนเดียวกันทั้งในสภาวะรับและสภาวะส่ง สังเกตว่าในสภาวะส่งเราจำเป็นต้องนำสัญญาณโศคออสซิลเลเตอร์ มามิกซ์กับออสซิลเลเตอร์ที่มีความถี่ IF เสียก่อนเพื่อให้ได้ความถี่ใช้งานที่ต้องการ สังเกตอีกคือว่าความถี่ของออสซิลเลเตอร์ในสภาวะรับ กับสภาวะส่งจะต่างกันอยู่เท่ากับความถี่ IF พอดี

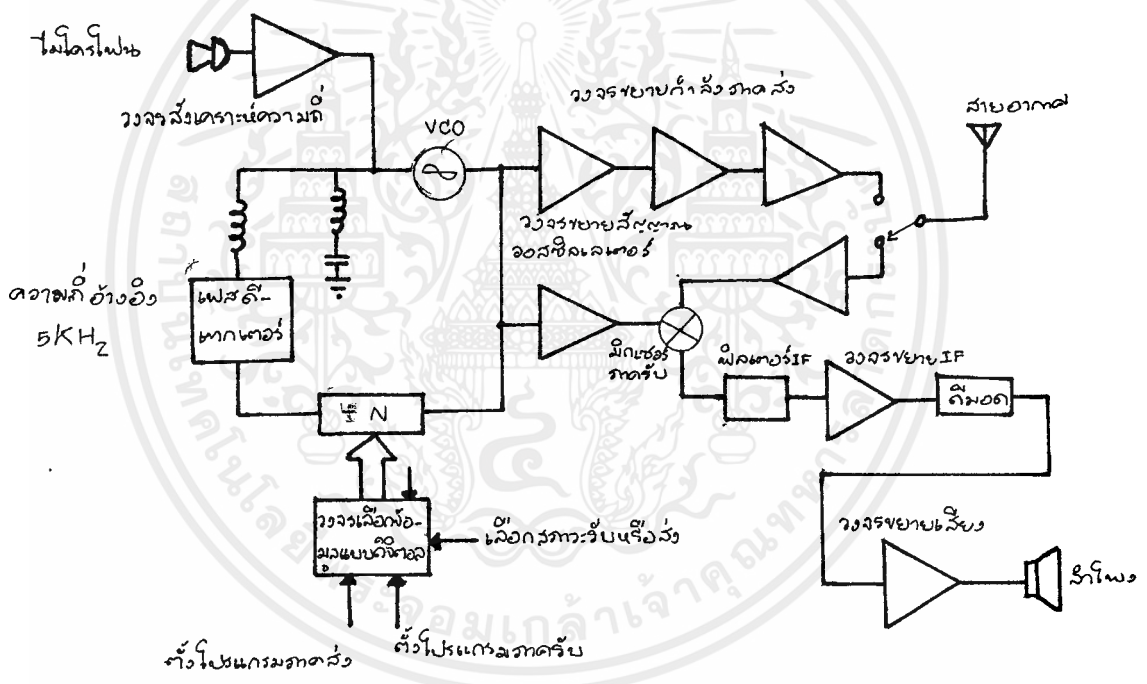


รูปที่ 2.5 เครื่องรับส่งวิทยุ FM ซึ่งแยกภาคเครื่องรับและภาคเครื่องส่ง



รูปที่ 2.6 เครื่องรับส่งวิทยุ FM แบบใช้วงจรออสซิลเลเตอร์ร่วมกัน ✓

เครื่องรับส่งวิทยุอีกชนิดหนึ่ง (รูปที่ 2.7) ซึ่งใช้ระบบสังเคราะห์ความถี่หรือซินธิไซเซอร์แทนโลกอลอสซิลเลเตอร์ ข้อดีของเครื่องรับส่งวิทยุชนิดซินธิไซเซอร์นี้ก็คือเหมาะกับการที่ต้องใช้ความถี่หลายความถี่ช่วยให้ประหยัดคริสตอลไปได้หลายก้อน (และสามารถตั้งความถี่ใช้งานได้สะดวก) แต่ข้อควรรู้ของเครื่องรับส่งในระบบนี้ก็คือ ความถี่ของออสซิลเลเตอร์ของระบบสังเคราะห์ความถี่จะต้องขยับไป หรือออฟเซตไปเท่ากับความถี่ IF



รูปที่ 2.7 เครื่องรับส่งวิทยุ FM แบบสังเคราะห์ความถี่

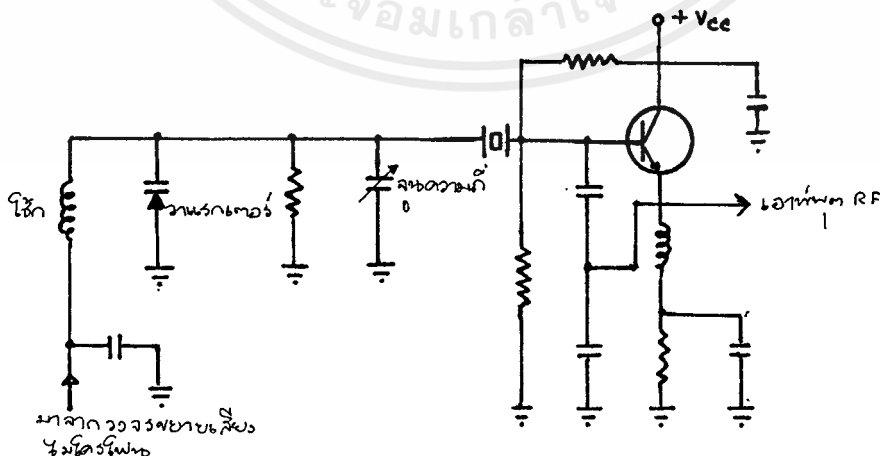
วงจรพื้นฐานของเครื่องรับส่งวิทยุ

มอดูเลเตอร์ FM การกำเนิดสัญญาณ FM สามารถทำได้ 2 วิธี คือ

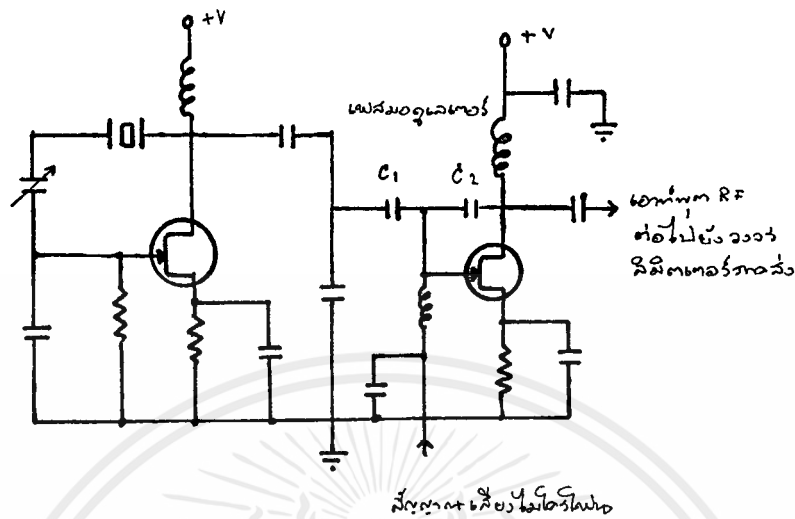
— วิธี FM โดยตรง (direct FM) ซึ่งเราต้องวงจรรีแอกแตนซ์ เข้ากับแรมป์คัปความถี่ แล้วเปลี่ยนความถี่ของคริสตัลลออสซิลเลเตอร์ โดยเปลี่ยน ค่ารีแอกแตนซ์ของวาแรกเตอร์ไดโอด

— วิธี FM โดยอ้อม (indirect FM) เราใช้วิธีมอดูเลตทางเฟสได้ เป็นสัญญาณ PM แล้วเปลี่ยนสัญญาณ FM โดยการแกว่งลตอบนองความถี่ของสัญญาณ เสียงที่จะเข้าทำการมอดูเลตปกติความถี่เบี่ยงเบนจะมีค่า ± 5 กิโลเฮิรตซ์ (คิดรวม 2 ข้างเท่ากับ 10 กิโลเฮิรตซ์) โดยทั่วไปแรมป์คัปความถี่จะเปลี่ยนไปได้ประมาณ 0.05 % นั้นคือสามารถมอดูเลตให้ความถี่เบี่ยงเบนไปได้ประมาณ ± 5 กิโลเฮิรตซ์ ฉะนั้นถ้าความถี่แรมป์ปัจจุบันไว้มากเกินไป การมอดูเลตจะเบี่ยงเบนไปไม่ได้ไม่เท่ากันทั้งสองข้าง คือจะมากข้างหนึ่งและน้อยข้างหนึ่ง ทำให้เกิดความเพี้ยน หลักการ มอดูเลตทั่วไปก็ใช้การเปลี่ยนค่ารีแอกแตนซ์ของวาแรกเตอร์ไดโอดเช่นกัน

ความจริงการกำเนิดสัญญาณ FM ทั้งสองวิธีก็ให้ผลคล้ายกันจะแตกต่างกันที่ตรงที่ในกรณีเฟสมอดูเลชัน ความถี่เบี่ยงเบนมีค่าเป็นสัดส่วนกับความถี่ของ สัญญาณที่มอดูเลต เมื่อความถี่เสียงยิ่งสูงความถี่เบี่ยงเบนจะยิ่งมาก นั่นคือที่ความถี่ ศูนย์หรือ DC จะไม่มีการมอดูเลต ฉะนั้นเมื่อสัญญาณ PM จากเฟสมอดูเลเตอร์จะ ต้องถูกแปลงให้เป็นสัญญาณ FM เราก็สามารถทำได้โดยนำสัญญาณเสียงมาผ่าน กรรรมวิธีเพื่อให้สัญญาณความถี่ต่ำๆแรงขึ้น ก่อนที่จะป้อนเข้ามอดูเลต



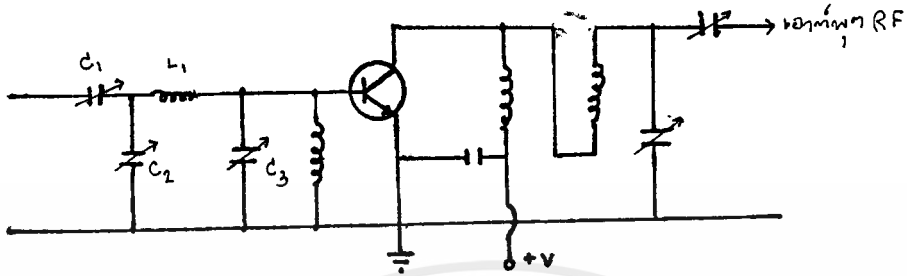
(ก)



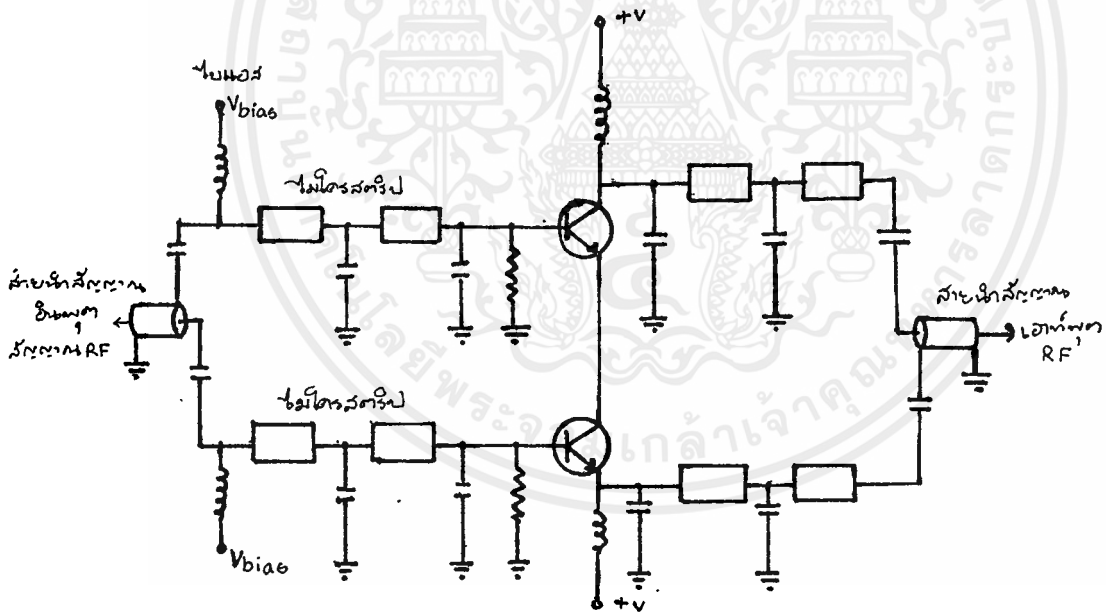
(ข)

รูปที่ 2.8 วงจรมอดูเลเตอร์ (ก) วิธี FM โดยตรงใช้การเปลี่ยนความถี่คริสตัลด้วยวาริแคป (ข) วิธี FM โดยอ้อม ใช้เพ็สมอดูละเตอร์

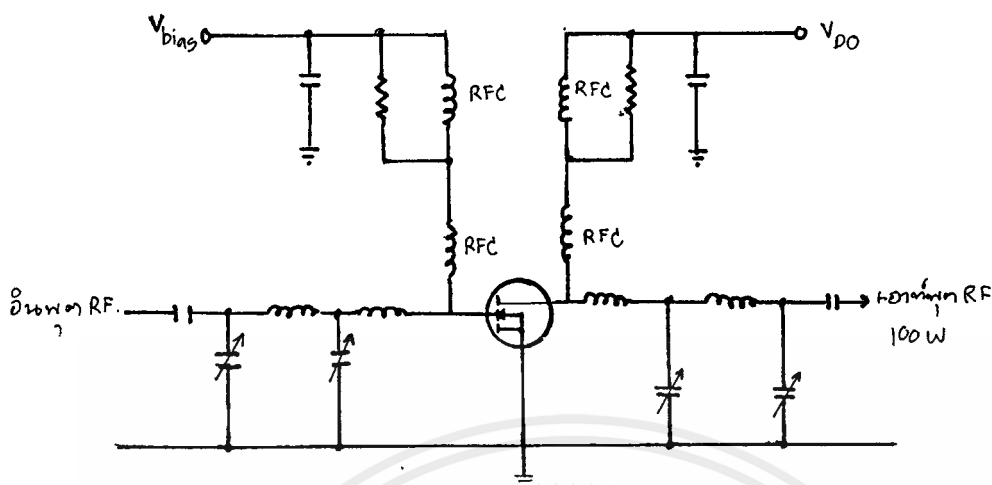
วงจรมัลติพลาย เป็นวงจรขยายที่มีอินพุตขับด้วยสัญญาณแรงเต็มทีและเอาต์พุตคือเป็นวงจรที่คูณไว้ n ความถี่ฮาร์โมนิกของสัญญาณอินพุต วงจรนี้ก็เหมือนกับวงจรขยายคูณธรรมดา เพียงแต่ระดับสัญญาณอินพุตก่อนเข้าแรงกว่าและอุปกรณ์ที่ใช้ เช่น ทรานซิสเตอร์ ต้องทำงานในย่านความถี่สูงขึ้น การขับด้วยสัญญาณแรงเต็มทีช่วยทำให้เกิดฮาร์โมนิกขึ้น ฉะนั้นความบริสุทธิ์ของสเปกตรัมเกี่ยวกับความถี่ของวงจรจึงมีความสำคัญมาก ดังรูปที่ 2.9 ที่แสดงให้เห็นวงจรมัลติพลาย ซึ่งคูณความถี่เป็น 2 เท่า สังเกตว่าวงจรคูณด้านอินพุตจะคูณไว้ n ความถี่ที่ต้องการจะคูณ ส่วนด้านเอาต์พุตคูณไว้ n ความถี่ 2 เท่า หรือฮาร์โมนิกที่สอง (วงจรคูณ 3 เท่าเรียกว่า ทริปลเตอร์) วงจรมัลติพลายส่วนใหญ่จะใช้ตัวคูณ 2 หรือ 3 เท่า เนื่องจากตัวคูณสูงกว่านี้ มักจะให้ประสิทธิภาพลดลง ถ้าเราต้องการคูณหลายๆเท่า เราก็ใช้วงจรมัลติพลายหลายๆชุดมาต่อกัน



รูปที่ 2.10 วงจรขยายกำลังคลาส C ในย่านความถี่ VHF



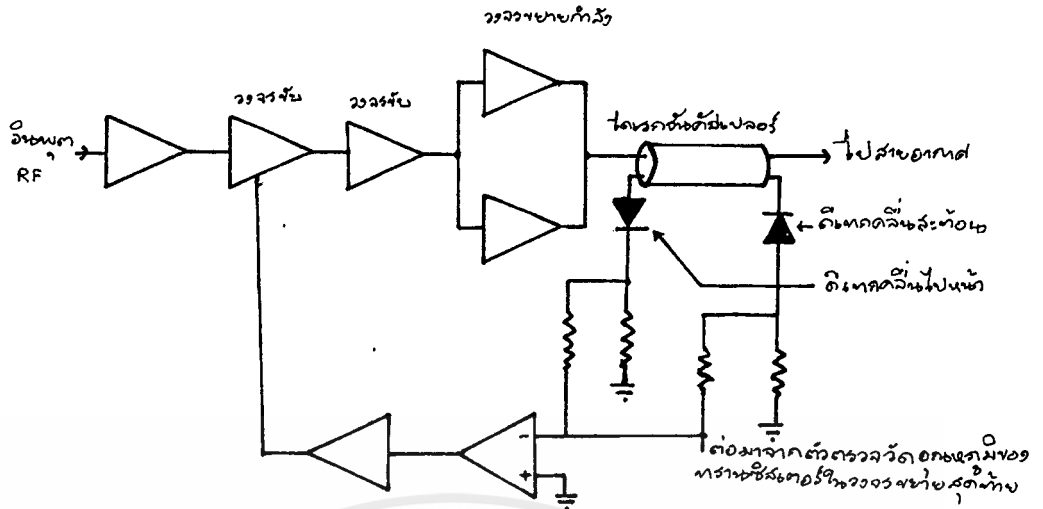
รูปที่ 2.11 วงจรขยายกำลังทิสเตอร์ในย่านความถี่ UHF



รูปที่ 2.12 วงจรขยายกำลังใช้ MOSFET สำหรับความถี่ 144 MHz

วงจรขยายกำลังอีกแบบหนึ่งซึ่งใช้ MOSFET กำลัง (power MOSFET) สามารถทำงานได้ถึง 100 วัตต์ ความถี่ใช้งานขึ้นไปได้ถึงย่าน VHF ลักษณะวงจรจะเป็นดังรูปที่ 2.12 ข้อดีของ MOSFET ก็คือ มีความเพี้ยนต่ำและมีอินเตอร์มอดน้อย

ระบบป้องกันวงจรขยายกำลัง RF โดยปกติภาควงจรขยายกำลัง (นิยมเรียกว่า PA) ควรจะมีระบบป้องกันเพื่อควบคุมกำลังส่งให้คงที่ และป้องกันมิให้ทรานซิสเตอร์ภาคสุดท้ายชำรุด เพราะคลื่นสะท้อนกลับ (VSWR สูงเกินไป) รูปที่ 2.13 เป็นตัวอย่างระบบป้องกันของเครื่องขนาดกำลังส่ง 100 วัตต์ สังเกตว่าปริมาณสัญญาณเอาต์พุตตรวจวัด (sense) โดยให้ไดเรกชันคัปเปิลเลอร์ (directional coupler) ซึ่งอยู่ระหว่างซาร์มอริกฟิลเตอร์กับสายอากาศ ถ้ากำลังส่งมากเกินไปหรือกำลังสะท้อนมากเกินไป คลื่นขับส่งภาควงจรขยายกำลังจะถูกบังคับให้ลดลง อย่างไรก็ตามการบ่อนกลับจากไดโอดตัวที่ดีเทกคลื่นไปหน้า (forward) ของไดเรกชันคัปเปิลเลอร์ก็จะทำให้กำลังส่งเพิ่มขึ้นไปจนกระทั่งถึงค่าที่กำหนดไว้ ส่วนไดโอดตัวที่ดีเทกคลื่นสะท้อน จะทำให้เอาต์พุตลดลง ถ้าคลื่นสะท้อนมาก ฉะนั้นกำลังสะท้อนจะถูกควบคุมไว้ไม่เกินระดับหนึ่ง



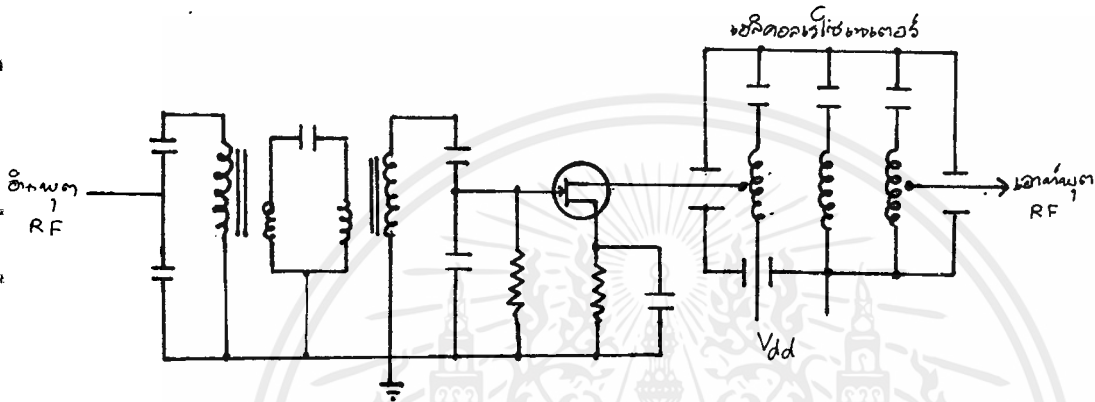
รูปที่ 2.13 วงจรป้องกันภาคขยายกำลังสุดท้าย

โดยทั่วไปวงจรป้องกันนี้ เรานิยมใช้การตรวจวัดอุณหภูมิด้วยเสมอ ถ้าเครื่องส่งใช้งานหนักหรือการระบายความร้อนไม่ดีพอ ตัวตรวจวัดอุณหภูมิ เช่น เทอร์มิสเตอร์จะบังคับภาคส่งให้หยุดส่งจนกว่าอุณหภูมิจะลดลง วงจรป้องกันบางชนิดใช้วิธีควบคุม หรือจำกัดกระแสที่ไหลในวงจร PA เพื่อเพลาการทำงานลง

วงจรขยาย RF ปกติแล้วเครื่องรับ AM สามารถทำงานได้โดยไม่ต้องมีวงจรขยาย RF แต่สำหรับเครื่องรับ FM เราจำเป็นต้องมีวงจรขยาย RF เพื่อให้เครื่องรับสามารถรับสัญญาณขนาดเล็กๆได้ ระบบ FM มีภูมิคุ้มกันต่อสัญญาณรบกวนสูง ฉะนั้นความไวจึงสูง สังเกตว่าเครื่องรับ FM มีความไวไม่เกิน 1 ไมโครโวลต์ ถ้าหากเราไม่ใช้วงจรขยาย RF ในเครื่องรับ สัญญาณที่เกิดจากมิกเซอร์ ก็จะกลับกับสัญญาณที่ต้องการรับจนหมดสิ้น การขยายสัญญาณอินพุตให้แรงขึ้นก่อนจะป้อนให้มิกเซอร์จะช่วยให้ความไวดีขึ้น นอกจากนี้วงจรขยาย RF จะทำหน้าที่ขยายสัญญาณอินพุตแล้ว แบนด์วิดท์ช่วงความถี่ทำงานของวงจรยังช่วยลดความถี่เงาน่า และกันสัญญาณจากออสซิลเลเตอร์มิให้ย้อนกลับไปสู่สายอากาศด้วย

วงจรขยาย RF ที่นิยมใช้ในเครื่องรับ FM มักเป็น FET เนื่องจากมีช่วงไดนามิกกว้างและมีภูมิคุ้มกันต่อสัญญาณรบกวนสูง รวมทั้งมีเสถียรภาพดี ถ้าหากเครื่องรับใช้งานหลายความถี่ และช่วงห่างของความถี่ใช้งาน (frequency spread) ไม่ห่างกันมากนัก วงจรขยาย RF อาจจะใช้แบบที่มีย่านความถี่ผ่านไม่ต่องกว้างมากนักและสามารถใช้เฮลิคอลลเรโซเนเตอร์ร่วมกับวงจรส่วนหน้าด้วย โดยมีลักษณะวงจร ดังรูปที่ 2.14

ตัวเฮลิคอลลเรโซเนเตอร์นี้มีลักษณะเหมือนกับลวดสายนำสัญญาณที่เป็นเกลียว (spiral) ปลายด้านหนึ่งลัดวงจร ปลายอีกด้านหนึ่งเปิดวงจร ค่าอิมพีแดนซ์ประจำตัวของสาย (characteristic impedance) จะมีค่าสูง ลวดดังกล่าวปิดที่บออยู่ในช่องโลหะและมีช่องสำหรับให้พลังงานผ่านจากช่องหนึ่งไปยังอีกช่องหนึ่ง ค่า Q (unloaded) ของเฮลิคอลลเรโซเนเตอร์นี้สูงมาก คุณสมบัตินี้ทำให้สามารถกำจัดอินเตอร์มอด และสัญญาณเงา (ดูรูปที่ 2.14)



รูปที่ 2.14 วงจรขยาย RF ซึ่งใช้เฮลิคอลลเรโซเนเตอร์

มิกเซอร์ อาจเป็นแบบใช้ทรานซิสเตอร์ หรืออาจเป็นแบบใช้ไดโอด ซึ่งเป็นมิกเซอร์แบบพาสซีฟ ในเครื่องรับรุ่นใหม่ เรานิยมใช้บาลานมิกเซอร์ซึ่งให้คุณสมบัติการกำจัดอินเตอร์มอดดี และขยายสัญญาณได้ด้วย เครื่องรับบางแบบก็ใช้ MOSFET ชนิดเกตต์เป็นมิกเซอร์

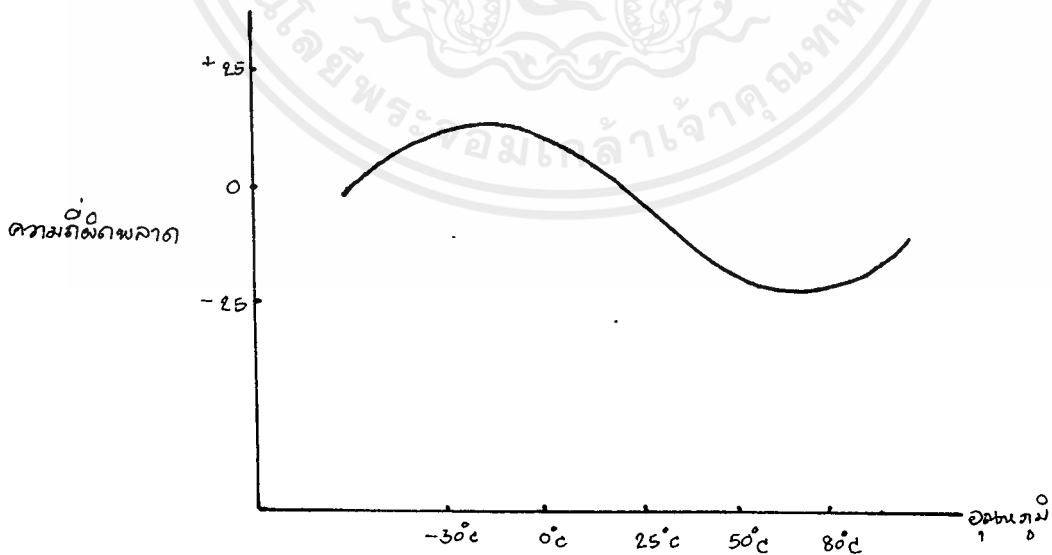
โกลบอลออสซิลเลเตอร์ ทำหน้าที่ป้อนสัญญาณอินเจกชันให้แก่วงจรมิกเซอร์ ในกรรมวิธีเฮตเทอร์โอดายน์ เครื่องรับที่ใช้รับบังคับความถี่มักจะกำเนิดสัญญาณอินเจกชัน โดยใช้คริสตัลออสซิลเลเตอร์ร่วมกับวงจรมีลติพลาย เครื่องรับบางแบบก็ใช้ระบบสังเคราะห์ความถี่

คุณสมบัติของออสซิลเลเตอร์นี้ มีความสำคัญต่อคุณภาพของเครื่องรับ โดยเฉพาะความถี่จะต้องเที่ยงตรงและมีเสถียรภาพดีกว่า 10 ppm (ย่อมาจาก

part per million หรือส่วนในล้าน) คลอคว่านอุณหภูมิใช้งาน ถ้าเป็นเครื่องรับชมความถี่วิทยุรับส่งความถี่ธรรมดาก็ได้ แต่ถ้าน้องการความถี่ที่เที่ยงตรงมาก จำเป็นต้องใช้แรอปในกล่องโลหะ (oven) ที่ควบคุมอุณหภูมิได้ ข้อเสียของการอบแรก็คือ เปลืองพลังงานไฟฟ้าไปส่วนหนึ่ง

คริสตอลออสซิลเลเตอร์อีกแบบหนึ่งซึ่งใช้วิธีชดเชยอุณหภูมิเพื่อช่วยชดเชยความถี่มิให้ไหลเลื่อน (drift) ออสซิลเลเตอร์ที่ใช้วิธีชดเชยอุณหภูมิแบบนี้ เรียกว่า TCXO (temperature compensated crystal oscillator) การเปลี่ยนแปลงความถี่ต่ออุณหภูมิของแรไม่เป็นลิเนียร์ (ไม่เป็นเชิงเส้น) แต่เป็นรูปตัว S (ดูรูปที่ 2.15) ฉะนั้นวิธีชดเชยอุณหภูมิจึงต้องเป็นแบบแอนลิเนียร์

คุณสมบัติที่สำคัญอีกอย่างหนึ่งของคริสตอลออสซิลเลเตอร์ก็คือ สัญญาณต้องมีความบริสุทธิ์ (ทางความถี่) มิฉะนั้นเมื่อป้อนให้กับมิกเซอร์จะทำให้มีผลตอบสนองผิดพลาด (spurious response) วิธีแก้ที่นิยมใช้ก็คือ ใช้การชิลด์และใช้ฟิลเตอร์กรองความถี่ฮาร์โมนิกที่ไม่ต้องการออกไปเสียก่อน นอกจากนี้คุณสมบัติของโอสซิลเลเตอร์ก็ยังมีผลต่อซีเลกทิวิตี การเลือกรับสัญญาณและซัดสัญญาณข้างเคียงของเครื่องรับด้วย เนื่องจากปรากฏการณ์มิกซ์แบบผกผัน (reciprocal mixing) ถ้าสัญญาณอื่นเจ็กซ์มีนอยส์ปนอยู่ พลังงานอินพุตจะถูกมอดูเลตด้วยนอยส์เมื่อป้อนไปยังวงจรขยาย สัญญาณที่นอยส์ก็จะผ่านฟิลเตอร์ IF ได้ซีเลกทิวิตีจึงเลวลงด้วยเหตุนี้สัญญาณช่องข้างเคียงอาจมีนอยส์ล้น (spillover) แทรกเข้าไปในช่องความถี่ใช้งานได้

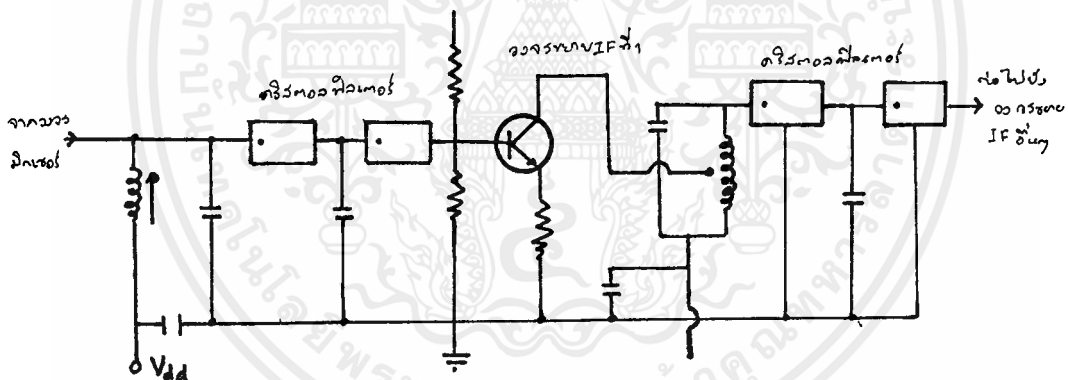


รูปที่ 2.15 การเปลี่ยนแปลงความถี่ของผลึกแรต่ออุณหภูมิ

วงจรขยาย IF เอาต์พุตที่ได้จากมิกเซอร์จะป้อนเข้าสู่คริสตอลฟิลเตอร์ (วงจรกรองความถี่แบบคริสตอล) ดังในรูปที่ 2.16 ซึ่งใช้ฟิลเตอร์ 2 ขั้ว (pole) 2 ตัวแมตช์กัน (matched pair) คู่หนึ่ง ค่อยับอินพุตของวงจร IF และอีกคู่หนึ่งคือที่เอาต์พุตของวงจร IF

ในกรณีของซิงเกิลคอนเวอร์ชันจะมี วงจรคริสตอลฟิลเตอร์และวงจร IF ค่อยับมาจากมิกเซอร์ แต่ถ้าเป็นในกรณีของดับเบิลคอนเวอร์ชันจากมิกเซอร์ที่หนึ่งจะเป็นคริสตอลฟิลเตอร์ผ่านวงจร IF ค่าสูง และเข้าวงจรมิกเซอร์ที่สอง และผ่านเซรามิกฟิลเตอร์กับวงจร IF ค่าต่ำ ตามลำดับ

ในระบบซูเปอร์เฮเทอโรไดน์ อัตราขยายส่วนใหญ่จะมาจากรวมของภาค IF ในเครื่องรับยุคแรกๆ เรามักใช้หลอดหรือทรานซิสเตอร์ ซึ่งมีหม้อแปลงคัปเปิลระหว่างสเตจ (ภาค) แต่ในยุคหลังนี้ ภาค IF จะมีค่าต่ำ เราจึงนิยมใช้ไอซีเพียงตัวเดียวทำหน้าที่เป็น IF และดีมอดส์สำเร็จในตัว

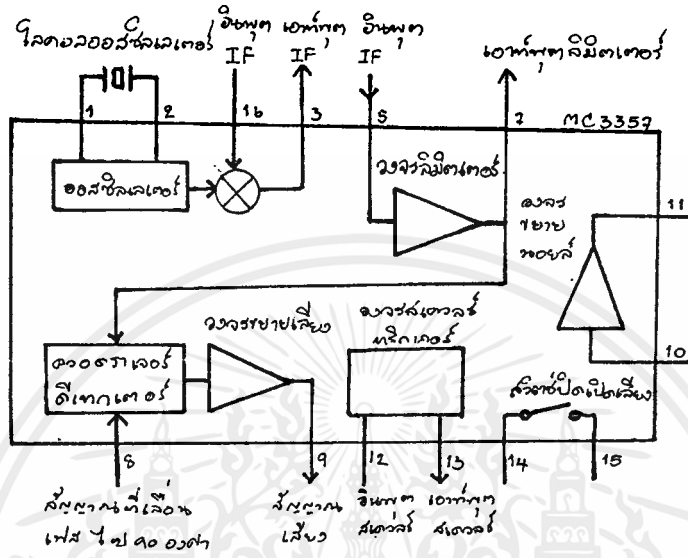


รูปที่ 2.16 วงจรขยาย IF ซึ่งใช้คริสตอลฟิลเตอร์คู่

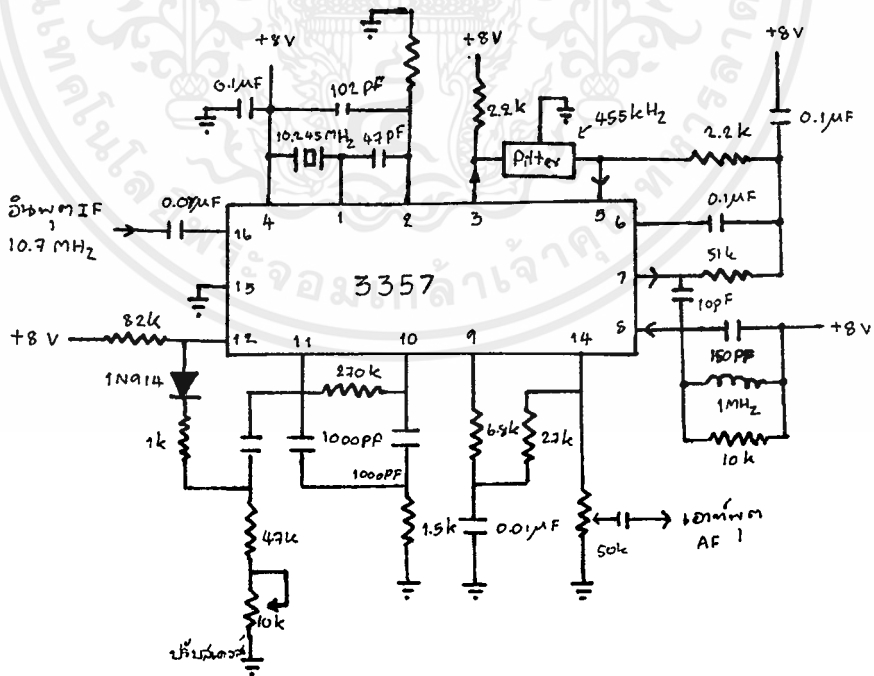
ตัวอย่างไอซีที่ทำหน้าที่เป็นภาค IF

ไอซีที่จะกล่าวถึงต่อไปนี้ เป็นของโมโตโรลาเบอร์ MC 3357 เป็นไอซีที่นิยมอย่างแพร่หลาย ซึ่งประกอบด้วยภาคคริสตอลออสซิลเลเตอร์ บาลานซ์-มิกเซอร์ วงจรขยายลิมีตเตอร์ วงจรดีมอด และวงจรสแควลซ์ ไอซีเบอร์นี้ ออกแบบสำหรับระบบดับเบิลคอนเวอร์ชัน (ดูรูปที่ 2.17) คริสตอลออสซิลเลเตอร์

เป็นแบบคอลลิคตซึ่งต่อภายในกับบาลานซ์มิกเซอร์ โดยปกติอินพุตจะมีค่า 10.7 เมกะเฮิรตซ์ (หรือใกล้เคียงนี้) IF ที่สองเท่ากับ 455 กิโลเฮิรตซ์ (ดูรูปที่ 2.18)



รูปที่ 2.17 แผนผังของไอซีเบอร์ MC3357

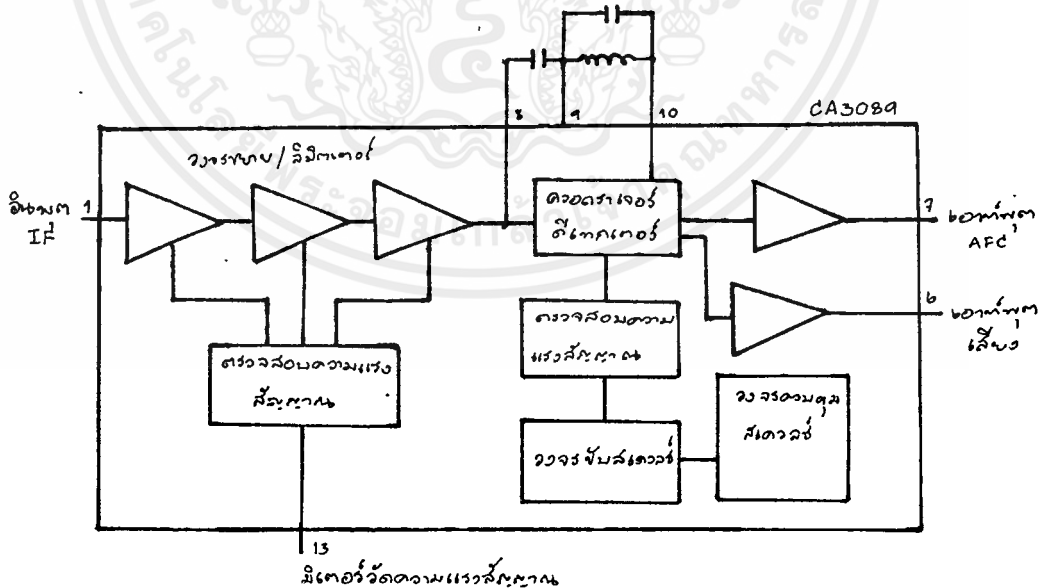


รูปที่ 2.18 ตัวอย่างวงจรใช้งานของ 3357

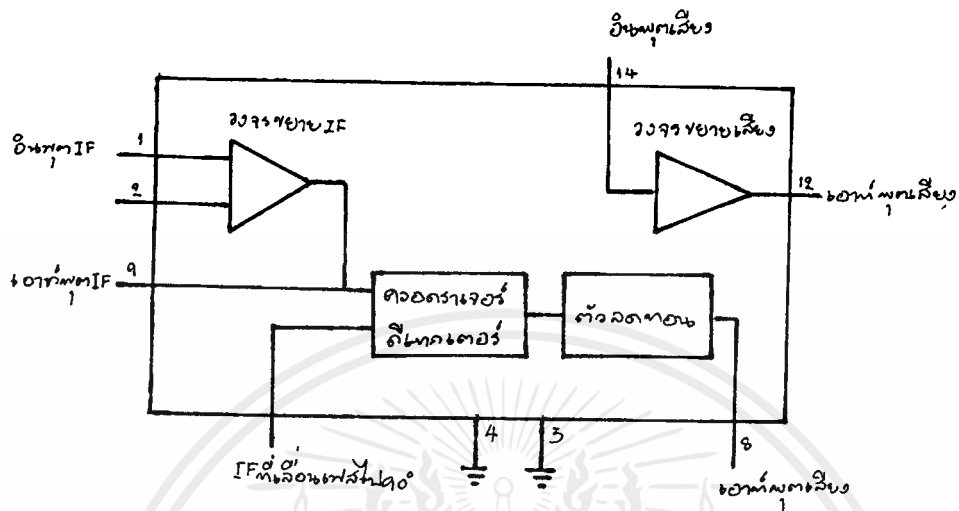
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเกตว่าแรงที่ป้อนให้มิกเซอร์คือ 10.245 เมกะเฮิรตซ์ เมื่อเปิดกับสัญญาณที่ได้จาก IF ที่หนึ่ง (10.7 เมกะเฮิรตซ์) จะได้ความถี่ 455 กิโลเฮิรตซ์ออกจากขา 3 ไปยังเซรามิกฟิลเตอร์ 455 กิโลเฮิรตซ์ เข้าขา 5 แล้วขยายที่วงจรขยาย แล้วต่อเข้าภาคลิมิตเตอร์ และดีมอด ที่วงจรควอดราเจอร์ดีเทกเตอร์ (quadrature detector) สัญญาณเสียงที่ได้จะขยายที่วงจรขยายเสียงแล้วป้อนผ่านขบวนการสquelch (squellch) ต่อไป

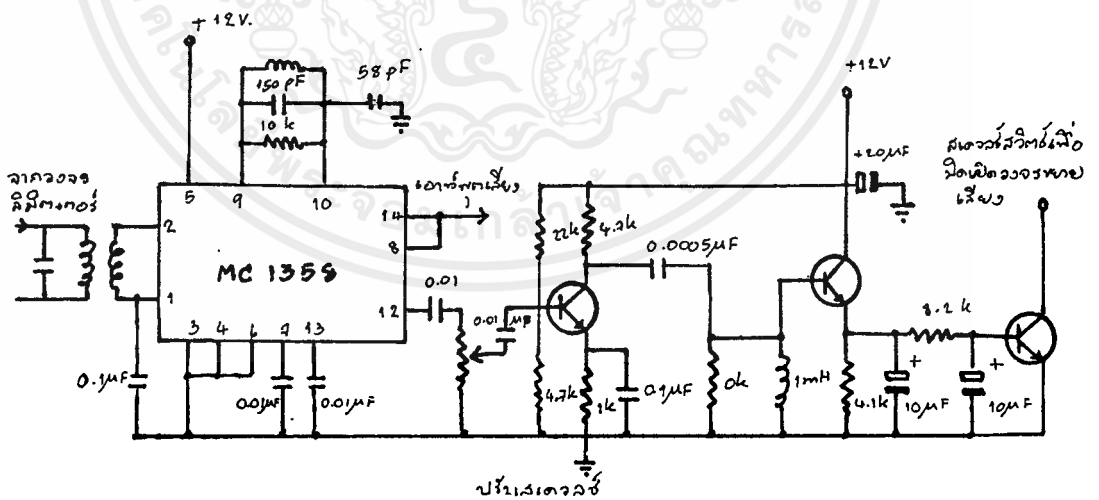
ไอซีที่มีคุณสมบัติดังกล่าวนี้เรียกเบอร์หนึ่งเป็นของ RCA เบอร์ CA3089 (ดูรูปที่ 2.19 และ 2.20) ได้ออกแบบสำหรับระบบซิงเกิลคอนเวอร์ชันซึ่งมี IF เท่ากับ 10.7 เมกะเฮิรตซ์ ความไว (limiting sensitivity) ของ CA3089 จะน้อยกว่า MC3357 อินพุต IF ป้อนเข้าวงจรขยาย/ลิมิตเตอร์ 3 สเตจแล้วออกไปยังควอดราเจอร์ดีเทกเตอร์ วงจรลิมิตเตอร์แต่ละวงจะผ่านสัญญาณออกไปตรวจระดับสัญญาณที่วงจรถูกดีเทกเตอร์ระดับ (level detector) ซึ่งมีประโยชน์ในขบวนการ AGC หรือป้อนให้ S-meter เพื่อวัดความแรงสัญญาณ สำหรับสquelch ของ CA3089 นี้เป็นชนิดที่ไวต่อระดับสัญญาณซึ่งแตกต่างจากเบอร์ MC 3357 ซึ่งเป็นแบบทำงานด้วยนอยส์ (noise activated)



รูปที่ 2.19 แผนผัง IC เบอร์ CA3089

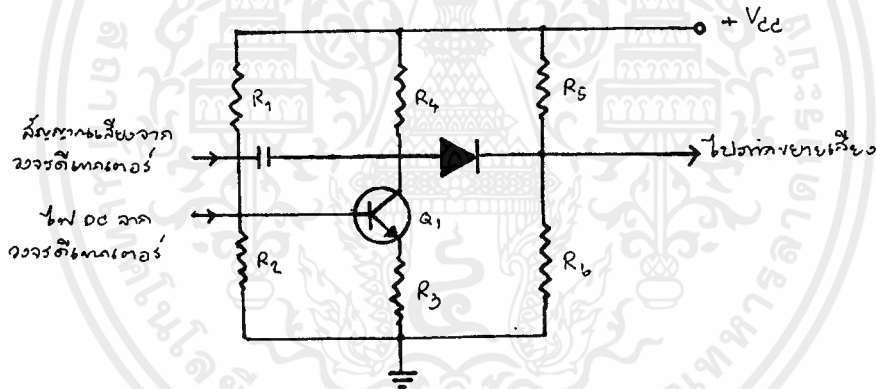


รูปที่ 2.21 แผนผังของ IC เบอร์ MC1358



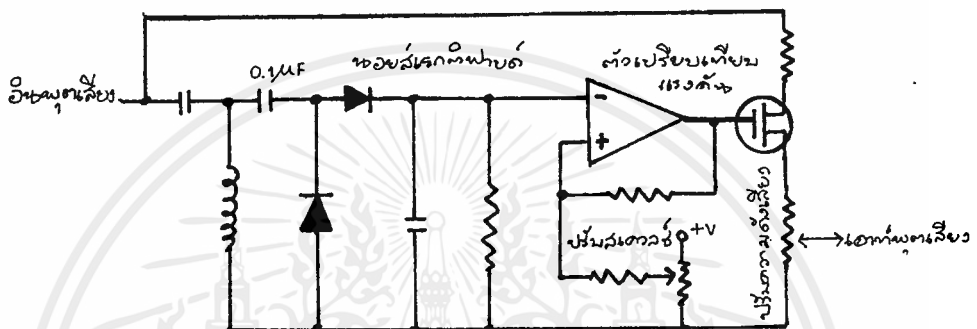
รูปที่ 2.22 ตัวอย่างวงจรใช้งานของ MC1358

มิวต์หรือสquelch ในเครื่องรับที่มีความไวสูง สัญญาณอินพุตที่สายอากาศจะถูกขยายให้แรงมากขึ้น เพื่อป้องกันให้วงจรดีเทกเตอร์ ในขณะที่ไม่มีสัญญาณ (ไม่มีพาหะ) ไฟ AGC จะทำให้เครื่องรับมีอัตราขยายเต็มที่ เครื่องรับจึงขยายแต่น้อยลงที่ออกมา จะสร้างความรำคาญต่อผู้ใช้เครื่องวิทยุ การกำจัดเสียงซู่นี้เราใช้วงจรสquelch หรือมิวต์ (mute) วงจรตัดเสียงซู่มีหลายชนิดในรูปที่ 2.23 เราใช้แรงดัน DC มาปิดเปิดวงจรขยายเสียง แรงดัน DC ดังกล่าวจะมีค่าเป็นสัดส่วนผกผันกับความแรงของสัญญาณ (พาหะ) ป้อนแก่วงจรสวิตช์ Q_1 เมื่อสัญญาณแรงแรงดัน DC จะทำให้ Q_1 OFF แรงดันคอลเลกเตอร์สูงขึ้น ไดโอด D_1 นำกระแสสัญญาณเสียงจะผ่านไปวงจรขยายเสียงได้ ถ้าหากพาหะเป็นศูนย์ Q_1 จะ ON ทำให้ไดโอด D_1 หยุดนำกระแส เปรียบเสมือนเปิดวงจร นอยส์จึงถูกสกัดกั้นมิให้ไปขยายออกลำโพง



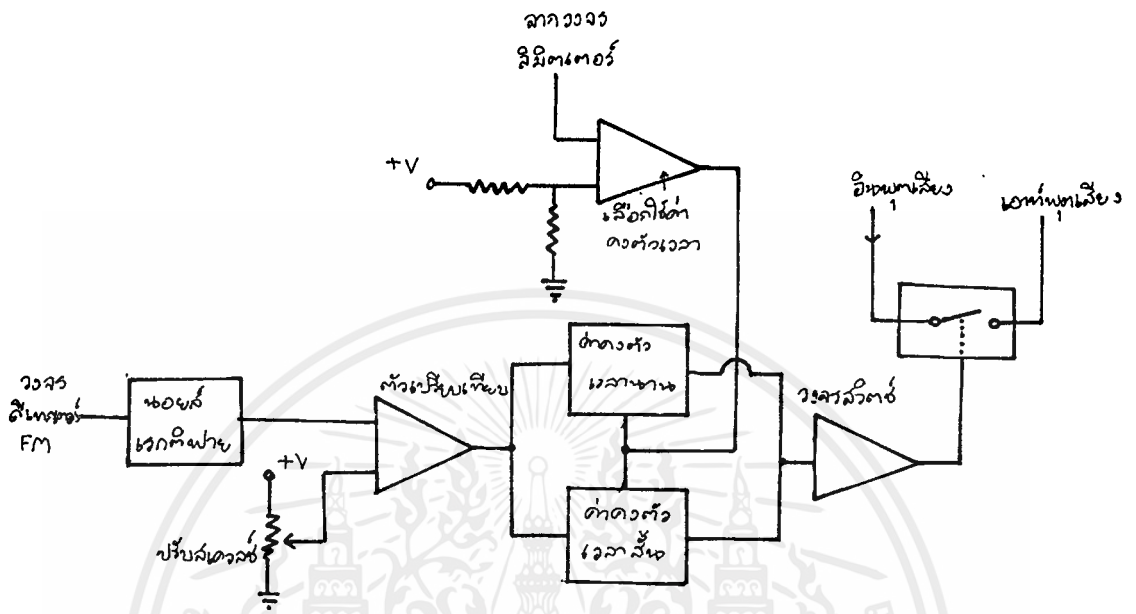
รูปที่ 2.23 วงจรสquelch แบบให้พาหะบังคับ

ในรูปที่ 2.24 แสดงหลักการของระบบสquelch ชนิดหนึ่ง ซึ่งนิยมใช้แพร่หลาย นอยส์ถูกกรองจากสัญญาณเสียงออกมาและเรกตีฟาย (หรือดีเทก) เป็นไฟ DC ป้อนไปเปรียบเทียบกับระดับอ้างอิงที่ปรับได้ที่วงจรเปรียบเทียบ (comparation) แล้วนำไปบังคับวงจรสวิตช์ให้ปิดเปิดเส้นทางของสัญญาณเสียงที่จะออกไปขยาย



รูปที่ 2.24 วงจรสแควลซ์ของเครื่องรับ FM แบบใช้ฮอปลิงค์

วงจรสแควลซ์บางชนิดใช้ค่าคงตัวเวลา (time constant) 2 ชุด คือ ชุดหนึ่งสั้น (เร็ว) กับอีกชุดหนึ่งยาว (ช้า) โดยเลือกใช้ชุดค่าคงตัวเวลาสั้นเมื่อสัญญาณแรง และใช้ชุดค่าคงตัวเวลายาวเมื่อสัญญาณอ่อน เหตุที่ต้องทำเช่นนี้ เพราะว่าในกรณีที่สัญญาณ สแควลซ์จะปิดๆเปิดๆ ทำให้สัญญาณขาดตอนเป็นช่วงๆ รับฟังไม่รู้เรื่อง สังเกตว่าถ้าใช้ค่าคงตัวเวลาสั้นตอนท้ายสัญญาณที่รับฟังจะมีเสียงพอดสั้นๆ แต่ถ้าใช้ค่าคงตัวเวลายาว ตอนท้ายสัญญาณจะเป็นเสียงขุ่นนานขึ้น ดังรูปที่ 2.25 แสดงวงจรสแควลซ์แบบมีวงจรค่าคงตัวเวลา 2 ชุด การเลือกใช้ค่าคงตัวเวลาชุดใดชุดหนึ่งจะใช้การควบคุมโดยระดับสัญญาณจากลิมิตเตอร์



รูปที่ 2.25 ระบบสเกลชันแบบเลือกใช้ค่าคงตัวเวลาได้ 2 ค่า

บทที่ 3

การออกแบบวงจรขยายกำลังย่านความถี่วิทยุ

ทรานซิสเตอร์ขยายกำลังความถี่สูง

คุณสมบัติที่สำคัญของ ทรานซิสเตอร์ขยายกำลังความถี่สูง ที่ทางโรงงานผลิตทรานซิสเตอร์ต้องให้มา ก็คือ ความต้านทานขาเข้า และความต้านทานขาออก เมื่อขยายสัญญาณแรงๆ คุณสมบัติข้อนี้จะทำให้ ผู้ออกแบบสามารถออกแบบวงจรที่จะนำมาต่อกับวงจรขยายกำลังนี้ได้เหมาะสม และไม่มีชั๊นดี ซึ่งจะ เป็นผลให้มีการผิดเพี้ยนของสัญญาณน้อย และได้กำลังขยายสมบูรณ์ขึ้น ถึงแม้ว่าจะไม่มีสเปคจากโรงงาน เราก็สามารถวัดค่าได้ตามวิธีการวัดความต้านทานขาเข้าและความต้านทานขาออก ดังจะได้กล่าวต่อไป

การอ่านค่าต่างๆของทรานซิสเตอร์ขยายกำลังความถี่สูงจากคู่มือทรานซิสเตอร์

ปกติคู่มือทรานซิสเตอร์ขยายกำลังความถี่สูงนี้ จะให้ข้อมูลสำหรับการขยายกำลังระดับแรงๆ และข้อมูลทางด้านกำลังและความถี่มาให้ค่อนข้างละเอียด ถ้าเป็นทรานซิสเตอร์ของอเมริกา หรือ ยุโรป ส่วนของญี่ปุ่นนั้น ข้อมูลจะให้มาน้อย ส่วนใหญ่ให้คุณสมบัติเฉลี่ยของเบอร์นั้นๆ ยกตัวอย่างคู่มือทรานซิสเตอร์ตามรูปที่ 3.1 ซึ่งเป็นคุณสมบัติของทรานซิสเตอร์เบอร์ MRF233 ผลิตโดย บริษัท โมโตโรล่าแห่งอเมริกา



MOTOROLA
Semiconductors
BOX 20912 • PHOENIX, ARIZONA 85036

MRF233

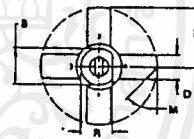
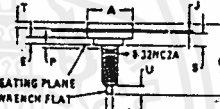
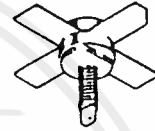
The RF Line

NPN SILICON RF POWER TRANSISTORS

... designed for 12.5 Volt, mid-band large-signal amplifier applications in industrial and commercial FM equipment operating in the 40 to 100 MHz range.

- Specified 12.5 Volt, 90 MHz Characteristics —
Output Power = 15 Watts
Minimum Gain = 10 dB
Efficiency = 55%
- 100% Tested for Load Mismatch at all Phase Angles with
30:1 VSWR
- Characterized with Series Equivalent Large-Signal Impedance Parameters
- Characterized with Parallel Equivalent Large-Signal Impedance Parameters

15 W — 90 MHz
RF POWER
TRANSISTOR
NPN SILICON



STYLE 1:
PIN 1. EMITTER
2. BASE
3. EMITTER
4. COLLECTOR

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	2.40	2.72	0.312	0.345
B	6.13	6.36	0.320	0.330
C	12.07	12.07	0.870	0.790
D	3.44	3.27	0.315	0.295
E	7.25	—	0.278	—
F	6.08	6.16	0.243	0.267
G	12.45	—	0.490	—
H	1.48	1.71	0.058	0.078
I	4.25	4.25	0.167	0.167
J	2.55	2.68	0.201	0.207
K	4.81	4.92	0.189	0.194
L	2.11	2.54	0.083	0.100
M	2.44	3.35	0.096	0.132

148A-01

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V _{CEO}	18	Vdc
Collector-Base Voltage	V _{CBO}	36	Vdc
Emitter-Base Voltage	V _{EB0}	4.0	Vdc
Collector Current — Continuous	I _C	3.5	Adc
Total Device Dissipation @ T _C = 25°C (1)	P _D	30	Watts
Derate Above 25°C	—	285	mW/°C
Storage Temperature Range	T _{stg}	-65 to +200	°C
Stud Torque (2)	—	6.5	In-lb

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	R _{θJC}	3.5	°C/W

(1) These devices are designed for RF operation. The total device dissipation rating applies only when the devices are operated as Class C RF amplifiers.
(2) For Repeated Assembly use 5 In. Lb.

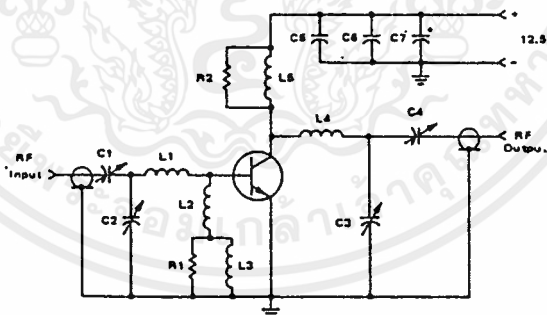
รูปที่ 3.1

MRF233

ELECTRICAL CHARACTERISTICS $T_C = 25^\circ\text{C}$ unless otherwise noted.

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage ($I_C = 100\text{ mA dc}$, $I_B = 0$)	BV_{CEO}	18	—	—	Vdc
Collector-Emitter Breakdown Voltage ($I_C = 50\text{ mA dc}$, $V_{BE} = 0$)	BV_{CES}	36	—	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 5.0\text{ mA dc}$, $I_C = 0$)	BV_{EBO}	4.0	—	—	Vdc
Collector Cutoff Current ($V_{CB} = 18\text{ Vdc}$, $I_E = 0$)	I_{CBO}	—	—	1.0	mA dc
ON CHARACTERISTICS					
DC Current Gain ($I_C = 1.0\text{ A dc}$, $V_{CE} = 5.0\text{ Vdc}$)	h_{FE}	5.0	—	—	—
DYNAMIC CHARACTERISTICS					
Output Capacitance ($V_{CB} = 12.5\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{ob}	—	100	120	pF
FUNCTIONAL TESTS (Figure 1)					
Common-Emitter Amplifier Power Gain ($V_{CC} = 12.5\text{ Vdc}$, $P_{out} = 15\text{ W}$, $f = 90\text{ MHz}$)	G_{PE}	10	—	—	dB
Collector Efficiency ($V_{CC} = 12.5\text{ Vdc}$, $P_{out} = 15\text{ W}$, $f = 90\text{ MHz}$)	η	55	—	—	%
Load Mismatch ($V_{CC} = 12.5\text{ Vdc}$, $P_{out} = 15\text{ W}$, $f = 90\text{ MHz}$, $T_C \leq 25^\circ\text{C}$)	—	VSWR > 30:1 Through All Phase Angles in a 3 Second Interval After Which Devices Will Meet G_{PE} Test Limits			

FIGURE 1 - 90 MHz TEST CIRCUIT SCHEMATIC



- | | |
|--|--|
| C1, C3 5.0-180 pF, ARCO 463 | L3 2.2 μH , 9230-200 MILLER Melted Core |
| C2, C4 25-280 pF ARCO 464 | L4 2 Turns, #18 AWG, 3/8" I.D., 3/8" Long |
| C5 1000 pF UNELCO | L5 10 Turns, #18 AWG, Wound On R2. |
| C6 0.01 μF ER18 Disc Ceramic | |
| C7 1.5 μF , 35 Vdc TANTALUM | R1 15 Ohm, 1/2 W, 10% Carbon |
| L1 2 Turns, #18 AWG, 3/8" I.D., 1/4" Long | R2 88 Ohm, 1 Watt, 10% Carbon |
| L2 0.22 μH , 9230-04 MILLER Melted Core | Input/Output Connectors - Type BNC |



MOTOROLA Semiconductor Products Inc.

FIGURE 2 - OUTPUT POWER versus INPUT POWER

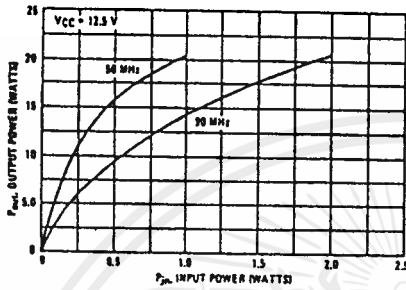


FIGURE 3 - OUTPUT POWER versus FREQUENCY

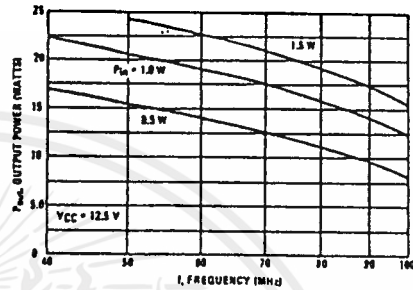


FIGURE 4 - OUTPUT POWER versus SUPPLY VOLTAGE

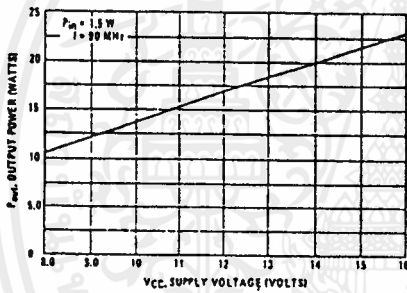
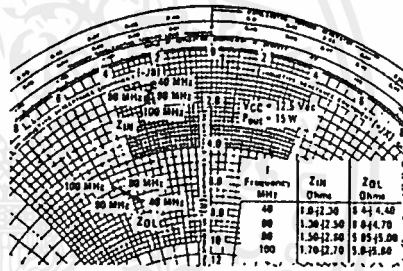


FIGURE 5 - SERIES EQUIVALENT IMPEDANCE



MOTOROLA Semiconductor Products Inc.

MRF233

FIGURE 6 - PARALLEL EQUIVALENT INPUT RESISTANCE
versus FREQUENCY

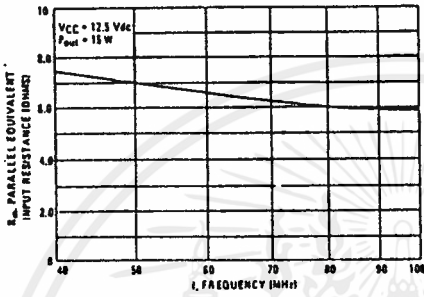


FIGURE 7 - PARALLEL EQUIVALENT INPUT CAPACITANCE
versus FREQUENCY

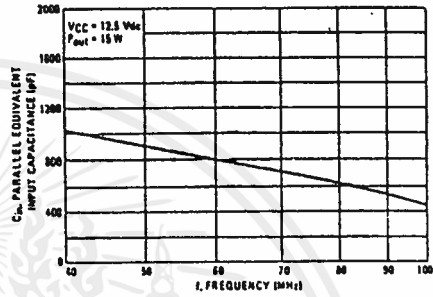


FIGURE 8 - PARALLEL EQUIVALENT OUTPUT RESISTANCE
versus FREQUENCY

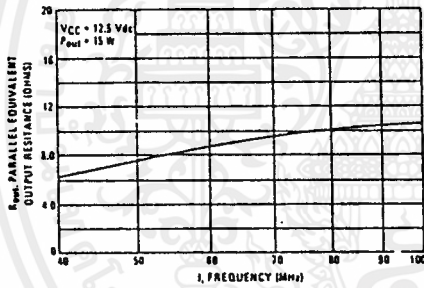
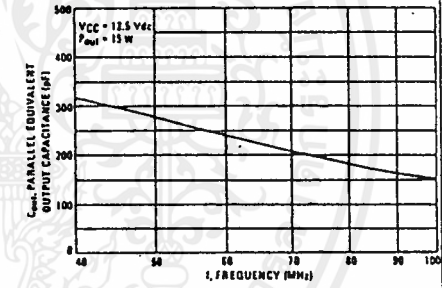


FIGURE 9 - PARALLEL EQUIVALENT OUTPUT CAPACITANCE
versus FREQUENCY



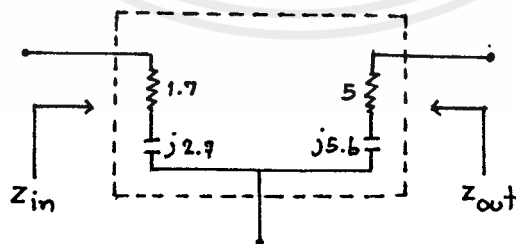
MOTOROLA Semiconductor Products Inc.

จากรูปที่ 3.1 จะบอกถึงความถี่ที่ทรานซิสเตอร์ตัวนี้ ทำได้ใน
 คู่มือบอกไว้ 40-100 MHz เหมาะกับการใช้งานแบบ FM ให้ output ได้ถึง
 15 วัตต์ มีอัตราขยาย 10 dB ในการออกแบบเราจึงควรออกแบบขยายกำลัง
 ไม่เกิน 10 วัตต์ ทั้งนี้เพราะ 15 วัตต์ ในคู่มือนี้ต้องควบคุมอุณหภูมิไม่ให้เกิน
 25 C ซึ่งทำได้ยากในการปฏิบัติ และทรานซิสเตอร์ตัวนี้สามารถต่อกับวงจร
 ที่นำมาอนุกรมหรือนำมาขนาน เพื่อให้ได้ความต้านทานขาออกตามที่ต้องการก็
 ได้ ส่วนรูปที่ 5 ในหน้าที่ 3 ของคู่มือจะบอกคุณสมบัติของทรานซิสเตอร์ตัวนี้
 โดยการพลอตลงบนสมิทชาร์ต ซึ่งเป็นแบบอินพุทและเอาต์พุทแบบอนุกรม โดย
 การทำงานอยู่ในช่วง 40-100 MHz จากข้อมูลนี้ผู้ออกแบบสามารถอ่านค่า
 อิมพีแดนซ์ทั้งค่าจริงและค่าเสถียรออกมาได้ เช่นตัวอย่างจากคู่มือก็คือ

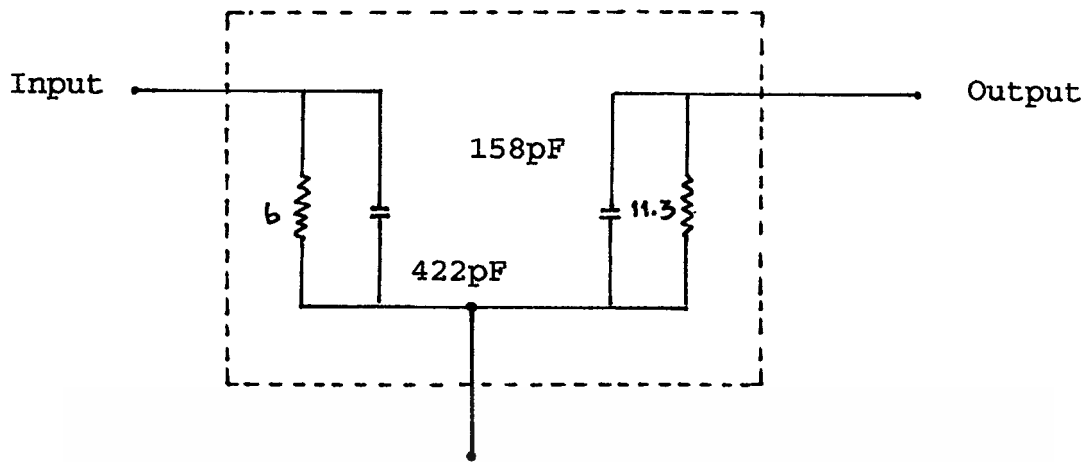
$$Z_{in} = 1.7 - j2.7 \text{ ohms}$$

$$Z_{out} = 5 - j5.6 \text{ ohms}$$

ถ้าเขียนเป็นวงจรเทียบเท่าก็จะได้ตามรูปที่ 3.2 ส่วนรูปที่ 6,
 7, 8 และ 9 ของคู่มือทรานซิสเตอร์ตัวนี้จะป็นค่าความต้านทาน และคา-
 ปาซิเตอร์ที่ขนานอยู่กับอินพุทและเอาต์พุท ตามตัวอย่างนี้จะได้ค่าความต้านทาน
 อินพุท 6 โอห์ม และค่าคาปาซิเตอร์ 422 pF ในรูปที่ 6 และ 7 ส่วนรูปที่ 8
 และ 9 จะได้ค่าความต้านทานเอาต์พุท 11.3 โอห์มและคาปาซิเตอร์ 158pF
 ทั้งนี้คิดที่ 100 MHz ดังนั้นเราสามารถเขียนวงจรทดเทียบได้ ในรูปที่ 3.3



รูปที่ 3.2 วงจรเทียบเท่าค่าภายในของทรานซิสเตอร์ เบอร์ MRF233
 ทำงานที่ 100 MHz วงจรเป็นอนุกรม



รูปที่ 3.3 วงจรเทียบเท่าค่าภายในทรานซิสเตอร์เบอร์ MRF233
ทำงานที่ 100 MHz วงจรเป็นแบบขนาน

ในรูปหน้า 3 ของคู่มือรูปที่ 2 จะทำให้ผู้ออกแบบได้ทราบถึงกำลังที่จะต้องป้อนให้กับอินพุทของทรานซิสเตอร์ตัวนี้ เมื่อต้องการกำลังเอาต์พุตค่าต่างๆกัน รูปที่ 3 จะเป็นเอาต์พุตเพาเวอร์ เทียบกับความถี่และกำลังอินพุทที่ป้อนเข้า รูปที่ 4 จะทำให้ผู้ออกแบบสามารถกำหนดเพาเวอร์ซีพพลาย ว่าควรจะใช้เท่าใดจึงจะได้เอาต์พุตเพาเวอร์ตามต้องการ

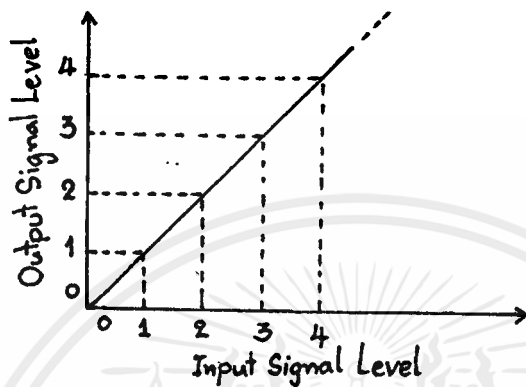
การไบอัสทรานซิสเตอร์ที่ความถี่สูง

การไบอัสทรานซิสเตอร์ให้ทำงานนั้นมีอยู่หลายแบบด้วยกัน โดยจัดเป็นคลาสต่างๆ เช่น คลาส A, B, C, D, E, F, G, เป็นต้น แต่ที่นิยมใช้กันมาก ได้แก่ คลาส A, B และ C ดังจะได้กล่าวย่อต่อไป

วงจรขยายคลาส A

วงจรขยายคลาส A นั้น อธิบายง่ายๆ ก็คือ วงจรที่มีกระแสเอาต์พุตไหลตลอดเวลาไม่ว่าจะมีสัญญาณอินพุทหรือไม่ก็ตาม แต่ความแรงของสัญญาณอินพุทก็จะถูกกำหนดไว้ไม่ให้แรงเกินไปจนทำให้ทรานซิสเตอร์หยุดทำงานหรืออ้อมตัว ในวงจรคลาส A นั้น โดยทั่วไปจะมีคุณสมบัติของการขยายสัญญาณค่อนข้างลิเนียร์ จึงมีผู้นิยมใช้กันมาก แต่ก็มีข้อเสีย คือ มีการสูญเสียกำลังมาก โดยเฉลี่ยมีประสิทธิผลต่ำกว่า 25 % ของกำลังทั้งหมด คุณสมบัติ

ของการขยายที่เป็นลิเนียร์นั้นดูได้จากกราฟ ในรูป 3.4 ถ้าดูจากกราฟจะเห็นว่า เมื่อวัดค่าเอาท์พุทที่ได้เทียบกับอินพุทแล้วพล็อตออกมา ลักษณะความสัมพันธ์จะเป็นเส้นตรง ซึ่งเราเรียกผลอันนี้ว่า มีความเป็นลิเนียร์ ถ้าเส้นที่พล็อตออกมาโค้ง หรือ คด เราเรียกว่า ไม่ลิเนียร์



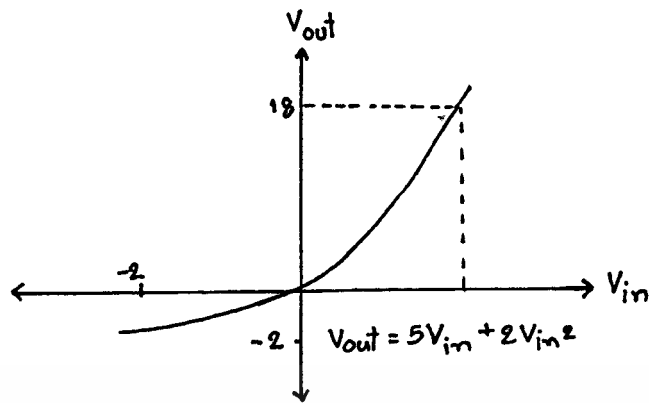
รูปที่ 3.4 แสดงคุณสมบัติการขยายที่เป็นลิเนียร์

อีกค่าหนึ่งที่ต้องคำนึงถึงในการออกแบบก็คือ การบิดเบี้ยวของสัญญาณ เนื่องมาจากความถี่ ฮาร์โมนิคส์ (THD) และความบิดเบี้ยวเนื่องจากการมอดูเลตภายในตัวอุปกรณ์ (IMD) ความเพี้ยนทั้ง 2 ชนิดนี้ ทำให้เกิดความไม่ลิเนียร์ของอัตราการขยาย แสดงผลได้ดังรูปที่ 3.5

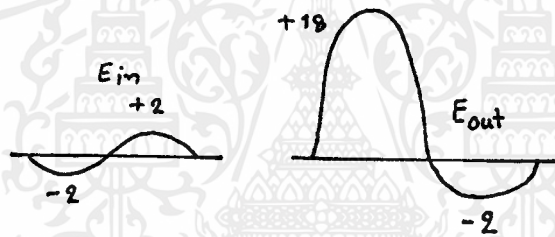
การที่วงจรขยายสร้างความถี่อื่นที่ไม่ใช่สัญญาณอินพุทเข้ามาและมีความถี่เป็นจำนวน n เท่าของความถี่อินพุท เราเรียกว่าเกิดความเพี้ยนฮาร์โมนิคส์ ดังสมการที่ 3.1

$$V_{out} = A V_{in} + C V_{in}^2 + \dots \quad (3.1)$$

เทอมแรกของสมการที่ 3.1 ทางขวามือเป็นค่าขยาย A เท่าของสัญญาณอินพุท เป็นสัญญาณที่เราต้องการ ส่วนเทอมที่ 2 เป็นเทอมของฮาร์โมนิคส์ที่ 2 ซึ่งเป็นส่วนหนึ่งของความเพี้ยนและเทอมที่ 3 เราก้เรียกว่าเทอมของฮาร์โมนิคส์ที่ 3



(ก) คุณลักษณะความไม่เป็นเชิงเส้นที่พลอตจากทรานส์เฟอร์ฟังก์ชัน $V_{out} = 5V_{in} + 2V_{in}^2$



(ข) รูปคลื่นที่ถูกขยายอันเป็นผลมาจากความไม่ลิเนียร์ของอัตราการขยาย
รูปที่ 3.5 คุณลักษณะของวงจรขยายแบบมีอัตราการขยายไม่ลิเนียร์

อีกปัญหาหนึ่งที่ทำให้เกิดความผิดเพี้ยนของสัญญาณก็คือ การเกิด การมอดูเลตภายในวงจรขยาย (Inter Modulation) ปัญหานี้เกิดเพราะ ถ้าป้อนสัญญาณอินพุตหลายๆ ความถี่ เข้าอินพุตในเวลาเดียวกัน เข้าไปยังวงจรขยายแบบอัตราขยายไม่ลิเนียร์สัญญาณจะเข้าไปมอดูเลตกันเองภายใน ทำให้เกิดความถี่แปลกปลอมขึ้น ตัวอย่างเช่น

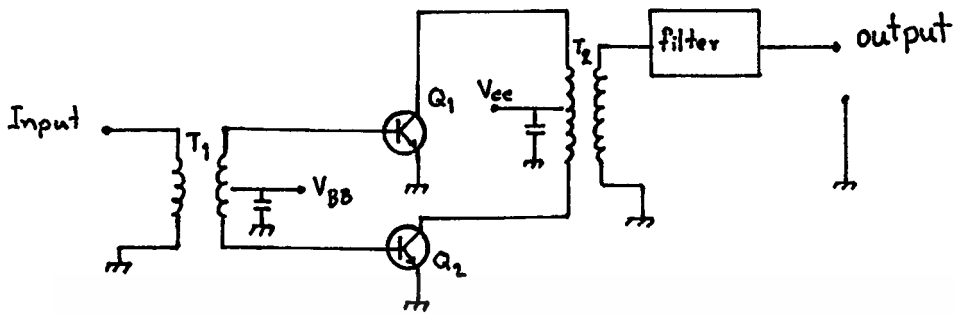
- มีอินพุตเข้ามา 2 ความถี่ คือ f_1 และ f_2
- มอดูเลต Second order ได้ $2f_1, 2f_2, f_1+f_2, f_1-f_2$
- มอดูเลต third order ได้ $3f_1, 3f_2, 2f_1+f_2, 2f_2+f_1$
- + เทอมของฮาร์โมนิกสูงๆ.....

เมื่อสัญญาณแบบกลอม (นอกจาก f_1 และ f_2) เข้าผสมกับ f_1 และ f_2 ก็จะทำให้รูปร่างของ f_1 และ f_2 เปลี่ยนรูปไป ซึ่งความผิดเพี้ยนอันนี้เราเรียกกันว่า IMD (Inter Modulation distortion) ดังนั้นในการออกแบบวงจรจึงพยายามให้วงจรขยายมีการขยายที่ลิเนียร์มากที่สุดและในคลาส A โดยทั่วไปก็มีการขยายที่ลิเนียร์ดีมาก เมื่อเทียบกับคลาสอื่นๆ ปัญหาของการเกิดมอดูเลชันกันภายในนี้ ผู้ออกแบบหลายท่านพยายามแก้ไขด้วยการใช้วงจรกรองความถี่ ตัดความถี่ที่ไม่ต้องการออกไป แต่ก็ยังไม่ได้ผลร้อยเปอร์เซ็นต์ เนื่องจากถ้า f_1 และ f_2 มีค่าใกล้กันมากเทอมของ $2f_2 - f_1$, $2f_1 - f_2$, f_1 และ f_2 จะเข้าไปใกล้กันมาก ทำให้วงจรกรองความถี่ทำงานได้ไม่ดีเท่าที่ควร ฉะนั้นการเกิด IMD จึงแก้ได้ค่อนข้างยากมาก นอกจากนี้จะพยายามทำให้วงจรขยายมีอัตราขยายที่ลิเนียร์มากที่สุด

วงจรขยายคลาส B

วงจรขยายคลาส B นั้นจะใช้ทรานซิสเตอร์ (หรือหลอดสุญญากาศ หรือ เซมิคอนดักเตอร์อื่นๆ) จำนวน 2 ตัวในภาคเข้าที่พหุโดยทำงานตัวละครึ่งไซเคิลหรือประมาณตัวละ 180 องศา สาเหตุนี้จึงทำให้สภาพในขณะที่ไม่มีสัญญาณเข้าจะมีกระแสไหลผ่านวงจรมีน้อยมาก การสูญเสียจึงน้อยไปด้วย ประสิทธิภาพจึงดีกว่าวงจรคลาส A มาก (คลาส A ประสิทธิภาพน้อยกว่า 50% ส่วนคลาส B ประสิทธิภาพน้อยกว่า 70% โดยประมาณ) แต่อย่างไรก็ตามคุณสมบัติความเป็นเชิงเส้น (Linear) ของอัตราขยายสัญญาณนั้นในคลาส A ยังสู้ในคลาส B ไม่ได้ ค่าของความเพี้ยนทางฮาร์โมนิกส์ จึงยังปรากฏให้เห็นต้องใช้วงจรกรองความถี่ทางเข้าที่พหุช่วย จึงจะสามารถลดความเพี้ยนทางฮาร์โมนิกส์ลงได้บ้าง

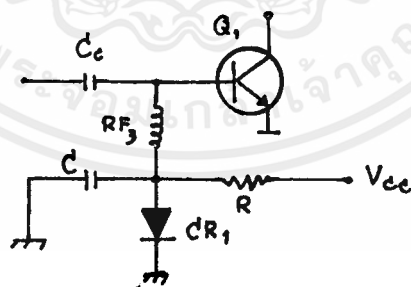
วงจรขยายคลาส B โดยทั่วไปจะเป็นวงจรพหุผลแบบต่างๆ ซึ่งพื้นฐานจะเป็นวงจรตามรูป



รูปที่ 3.6 วงจรขยายแบบพื้นฐานของคลาส B พุดพูล

จากรูปที่ 3.6 เมื่อมีสัญญาณเข้าทาง T_1 จะทำให้ Q_1 ทำงานในครึ่งไซเคิลบวก และ Q_2 ทำในครึ่งไซเคิลลบ โดยได้กำลังไฟจาก V_{CC} และ V_{BB} ซึ่งจะทำให้มีกระแสไหลใน T_2 และผ่านวงจรกรองกระแสและความถี่ จนได้สัญญาณออกที่ดี

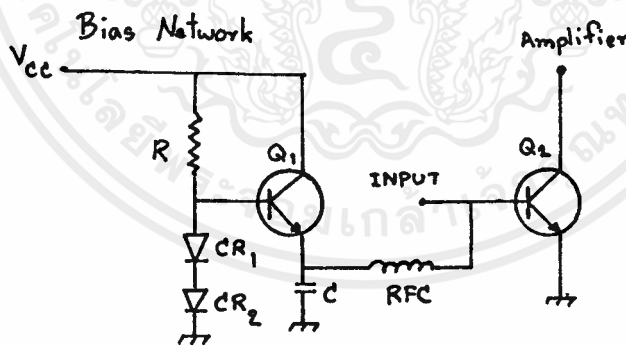
ในบางกรณี อาจจะใช้ทรานซิสเตอร์เพียงตัวเดียว ให้ทำงานในคลาส B ได้ เช่น กรณีรีโซแนนซ์ หรือกรณีใช้ความถี่สูงๆในงานโทรคมนาคม โดยมีอินดักแทนซ์และไดโอดช่วยไบอัส ดังรูปที่ 3.7



รูปที่ 3.7 แสดงวงจรไบอัสโดยใช้ RFC และไดโอดช่วยในวงจรขยายคลาส B สำหรับความถี่สูง

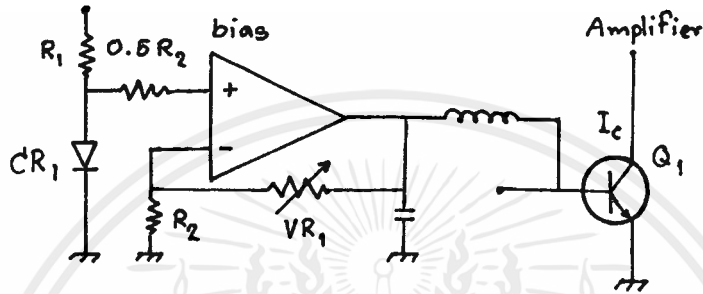
จากรูปที่ 3.7 ค่าของศักดาที่เบสของทรานซิสเตอร์ Q_1 ถูกไบอัสไว้ที่ประมาณ 0.7 โวลต์ โดยมีกระแสไหลจาก V_{CC} ผ่าน R และผ่านไดโอด CR_1 จึงทำให้ทรานซิสเตอร์ Q_1 พร้อมที่จะขยายสัญญาณที่เข้ามาทางอินพุตได้

ข้อดีของการใช้ไดโอดไบอัสอีกอย่างหนึ่งก็คือ วงจรสามารถป้องกันการเกิดจุดไบอัสเคลื่อน เนื่องจากความร้อน (Thermal runaway) ซึ่งเป็นอันตรายมากสำหรับทรานซิสเตอร์ การแก้ไขทำได้โดยใช้ตัวไดโอด CR_1 ยึดติดกับทรานซิสเตอร์ Q_1 เมื่อทรานซิสเตอร์ Q_1 ร้อนขึ้น CR_1 ก็จะร้อนตามไปด้วย จึงทำให้ V_{BE} ของ Q_1 ลดลงไปด้วยเป็นชดเชยซึ่งกันและกัน แต่อย่างไรก็ตาม ไดโอด CR_1 จะต้องเลือกไดโอดที่ทำงานหนักได้ เพราะเราจะต้องให้กระแสจำนวนมาก (ประมาณมากกว่า 10 เท่าของ I_B ของ Q_1) ไหลผ่าน เพื่อทำให้วงจรมีเสถียรภาพมาก กรณีที่หาไดโอดที่ทำงานหนักและมีความสมบัติไม่ดี เราสามารถดัดแปลงวงจรเป็นตามรูปที่ 3.8 โดยใช้วงจรขยายกระแสแบบอีมิเตอร์โฟลโลเวอร์ (Emitter follower) ช่วยได้



รูปที่ 3.8 แสดงการใช้วงจรอีมิเตอร์โฟลโลเวอร์ช่วยในการไบอัส วงจรขยายคลาส B

จากรูปที่ 3.8 จะใช้ไดโอด CR_1 และ CR_2 2 ตัวเป็นตัวควบคุมไบอัสโวลต์เตจให้ Q_1 ขยายกระแสให้มากขึ้น โดยค่าโวลต์เตจที่อิมิตเตอร์ของ Q_1 จะเป็น 0.7 โวลต์ ทำให้ไบอัสให้ Q_2 ได้พอดี โดยมี C และ RFC เป็นตัวป้องกันไม่ให้ความถี่สูงเข้าไปรบกวนการทำงานของวงจรไบอัส การพัฒนาต่อมาของวงจรไบอัสก็ได้เริ่มใช้ IC (Intergrated Circuit) มาทำหน้าที่ในการไบอัส โดยทำให้สามารถปรับค่าได้ ดังวงจรรูปที่ 3.9



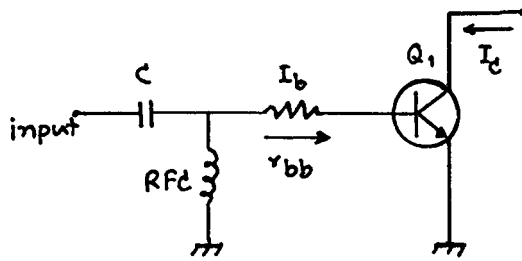
รูปที่ 3.9 แสดงวงจรไบอัสให้กับวงจรขยายคลาส B โดยนำเอา IC op-amp มาใช้เพื่อปรับค่าไบอัสโวลต์เตจได้

จากรูปที่ 3.9 แสดงวงจรไบอัสโดยการนำเอา IC op-amp มาใช้เพื่อให้ปรับค่าไบอัสโวลต์เตจได้ โดยจะเห็นว่าอินพุตบวกของ op-amp ต่อกับ CR_1 อยู่ ทำให้ได้ค่าศักดาที่อินพุต 0.7 โวลต์ ดังนั้น V_0 ของ op-amp จึงเท่ากับ 0.7 โวลต์ หรือบวกลบใดหนึ่งตามการปรับค่าของ VR_1

ผลดีของการปรับค่าไบอัสนี้ จะทำให้ลดค่าของความเพี้ยน IMD ลงได้ เมื่อปรับค่าได้เหมาะสม

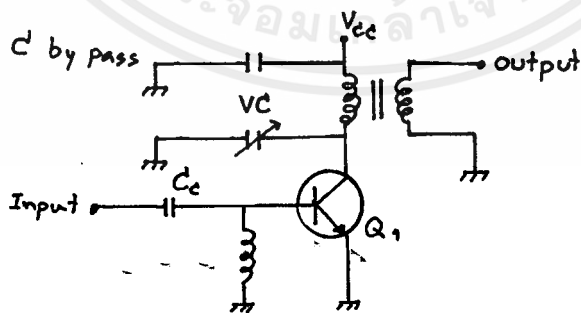
วงจรขยายคลาส C

วงจรขยายคลาส C นั้น จะกำหนดจุดไบอัสให้ต่ำกว่าจุด cut off หรือให้ทำงานน้อยกว่า 180 นั้นเอง ดังนั้นเมื่อไม่มีสัญญาณอินพุต จะไม่มีกระแสไหล และจะทำงานได้ดีก็ในกรณีใช้กับความถี่สูงๆ เท่านั้น โดยมีประสิทธิภาพประมาณ 85% ส่วนความเพี้ยนนั้นมีมากกว่าวงจรขยายคลาส A และคลาส B ความถี่ของอัตราขยายไม่ดี เมื่อเทียบกับวงจรขยายคลาส A และคลาส B วงจรพื้นฐานของวงจรขยายคลาส C ดูได้จากรูปที่ 3.10



รูปที่ 3.10 วงจรขยายสัญญาณแบบ คลาส C

จากรูปที่ 3.10 จะเห็นการให้ไบอัสในคลาส C นั้น จะไม่มีกระแสเบส ขณะที่ไม่มีสัญญาณเข้ามาทางอินพุท ทรานซิสเตอร์ Q_1 ก็จะ cut off อยู่จนมีสัญญาณเข้าครึ่งไซเคิลบวก ทรานซิสเตอร์ Q_1 ก็จะทำงาน RFC ก็จะรับกระแสส่วนหนึ่งเอาไว้ เมื่อถึงครึ่งไซเคิลลบ RFC ก็จะคายกระแสจ่ายให้ Q_1 ทำให้ Q_1 ยังไม่ cut off จนกระทั่งครึ่งไซเคิลบวกปรากฏอีกครั้ง ในบางครั้งวงจรคลาส C อาจจะต้องใช้วงจรจูนเอาท์พุท ด้วยวงจรที่ใช้ทรานส์ฟอร์มเมอร์ และคาปาซิเตอร์ประกอบ ทำให้การทำงานและแม็ชชิงดีขึ้น ดังดูได้จากรูปที่ 3.11



รูปที่ 3.11 แสดงวงจรคลาส C แบบ Self-bias

การออกแบบวงจรขยายกำลังความถี่สูง

ในการศึกษาการออกแบบวงจรขยายกำลังความถี่สูง สำหรับขยายสัญญาณที่แรงๆ จำเป็นต้องศึกษาการแมชอิมพีแดนซ์ ซึ่งเป็นการขยายสัญญาณอ่อนๆ ในการคำนวณและวิเคราะห์จะอาศัย Y และ S พารามิเตอร์เป็นส่วนใหญ่ ในบางครั้งต้องอาศัยคู่มือทรานซิสเตอร์ประกอบ เพราะการมองอิมพีแดนซ์ทางเข้าและอิมพีแดนซ์ทางออก แต่ละความถี่จะแตกต่างกัน ซึ่งทำให้การคำนวณผิดพลาดไปมาก หลักสำคัญในการออกแบบวงจรขยายกำลังความถี่สูง พอดีกำหนดได้เป็น 2 ประเด็นคือ ให้อินพุตแมชกับ Source มากที่สุดและให้อเอาต์พุตแมชกับโหลดมากที่สุด ถ้าทำให้แมชได้ยากก็ต้องอาศัยวงจรแบบต่างๆ มาเป็นตัวช่วยแมช

การหาค่าโหลดที่เหมาะสมที่สุด

การหาค่าโหลดสำหรับวงจรขยายกำลังความถี่สูงนี้ จะต้องศึกษาให้ละเอียด เพราะถ้าโหลดมีค่าน้อยไป (R_L น้อย) ก็จะทำให้วงจรทรานซิสเตอร์ทำงานหนัก อาจจะเสียได้ หรือถ้าโหลดมีค่ามาก (R_L มาก) ก็จะทำให้วงจรทำงานได้ไม่เต็มทีสิ้นเปลืองโดยใช้เหตุ ดังนั้นถ้าเราอาศัยคู่มือทรานซิสเตอร์ประกอบและคำนวณง่ายๆตามสมการที่ (7.2) ก็จะทราบค่า R_L ได้

$$R_L = (V_{CC} - V_{sat})^2 / 2P$$

เมื่อ

$$R_L = \text{อิมพีแดนซ์ของโหลด}$$

$$V_{CC} = \text{แรงดันแหล่งจ่ายไฟ (Volts)}$$

$$V_{sat} = \text{แรงดันตกคร่อมทรานซิสเตอร์ขณะทำงานเต็มที}$$

$$P = \text{ค่า output power ที่ต้องการ}$$

ตัวอย่างที่ 1 จงหาค่าโหลดอิมพีแดนซ์ของวงจรขยายกำลังความถี่สูง ต้องการกำลัง 2 Watt ที่ $V_{CC} = 12$ Volts และทรานซิสเตอร์ที่ใช้มีค่า V_{sat} ที่ 2 Volts

จากสูตร

$$R_L = (V_{CC} - V_{sat})^2 / 2P$$

แทนค่า

$$R_L = (12 - 2)^2 / 2 \times 2$$

$$R_L = 25 \text{ โอห์ม}$$

ตัวอย่างที่ 2 จากคู่มือทรานซิสเตอร์รูปที่ 3.1 จงออกแบบวงจรขยายกำลัง ความถี่สูง แบบคลาส C โดยต้องการกำลังส่งออก 15 วัตต์ ที่ อินพุตและเอาต์พุตอิมพีแดนซ์ 50 โอห์ม ที่ 100 MHz

จากคู่มือทรานซิสเตอร์เบอร์ MRF 233 สามารถหาค่าอินพุตและเอาต์พุตอิมพีแดนซ์ได้ทั้งแบบอนุกรมและชานา จึงทำให้ผู้ออกแบบสามารถหาค่าได้ง่ายและเขียนวงจรเทียบเท่าได้ดังรูปที่ 3.12



รูปที่ 3.12 แสดงวงจรเทียบเท่าทรานซิสเตอร์ทางด้านอินพุตตาม

ตัวอย่าง

จากรูปที่ 3.12 แสดงค่าอินพุตอิมพีแดนซ์ โดยดูจากรูปย่อยที่ 5 ในคู่มือทรานซิสเตอร์ ถ้าต้องการให้แมชกับ Source 50 โอห์ม ก็ทำได้โดยใช้ Z matching ตามรูปและจากเทคนิค จะคำนวณหาค่า Q_S และ Q_P ได้ดังนี้

$$Q_S = Q_P = (R_P/R_S) - 1 \dots\dots\dots *$$

แทนค่า $Q_S = Q_P = (50/1.7) - 1 \dots\dots\dots *$

ต่อไปหาค่าของ X_S ได้โดย

$$X_S = R_S Q_S \dots\dots\dots *$$

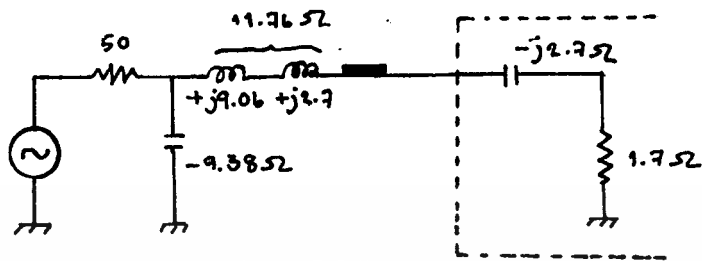
แทนค่าได้ $X_S = (1.7) (5.33)$
 $= 9.06$ โอห์ม

และหาค่าของ X_P จาก

$$X_P = R_P/Q_P \dots\dots\dots *$$

แทนค่าได้ $X_P = 50/5.33$
 $= 9.38$ โอห์ม

ฉะนั้นวงจรทางด้านอินพุตของทรานซิสเตอร์ จึงเป็น



รูปที่ 3.13 วงจรแมชทางค่านอินพุทของทรานซิสเตอร์

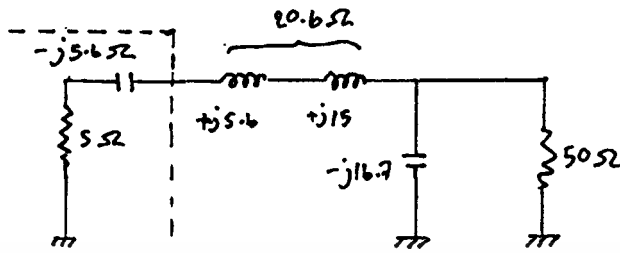
ส่วนทางด้านเข้าที่พหุคูณพีแคนซ์ของทรานซิสเตอร์ ดูจากรูปย่อยที่ 5 ในคู่มือทรานซิสเตอร์จะได้อ่า 5-j5.6 โอห์ม จึงหาค่า Q_S และ Q_P ได้โดย

แทนค่าได้ $Q_S = Q_P = (R_p/R_S) - 1 \dots\dots\dots *$
 $Q_S = Q_P = (50/5) - 1$
 $= 3$

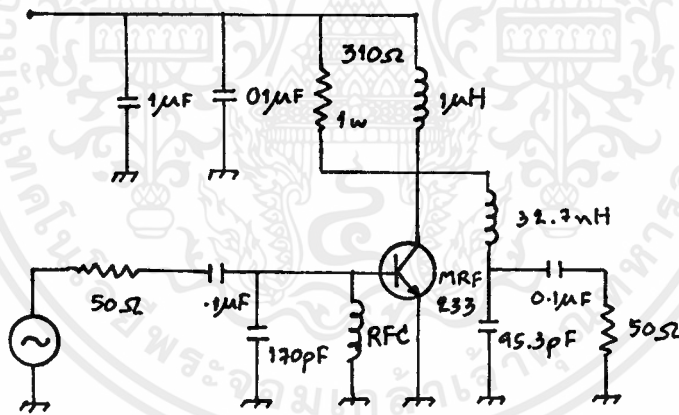
และหาค่า X_S ได้โดย $X_S = Q_S R_S \dots\dots\dots *$
 แทนค่าได้ $X_S = (3)(5)$
 $= 15$ โอห์ม

และหาค่า X_P ได้โดย $X_P = R_p/Q_P \dots\dots\dots *$
 แทนค่าได้ $X_P = 50/3$
 $= 16.7$ โอห์ม

จากนั้นจึงเขียนรูปเทียบเท่าได้ ดังรูปที่ 3.14



รูปที่ 3.14 วงจรเข้าที่พหุแมชชิงอิมพีแดนซ์ของทรานซิสเตอร์ MRF 233
จากนั้นจึงแปลงค่าอิมพีแดนซ์เป็นค่า L และ C ที่ความถี่ 100
MHz จะได้วงจรสมบูรณตามรูปที่ 3.15

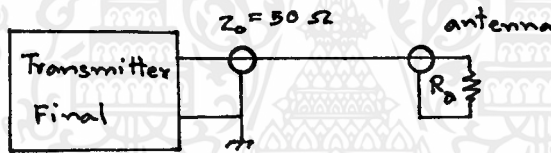


รูปที่ 3.15 วงจรสมบูรณของวงจรขยายกำลัง 15 W คลาส C
ทำงานที่ 100 MHz

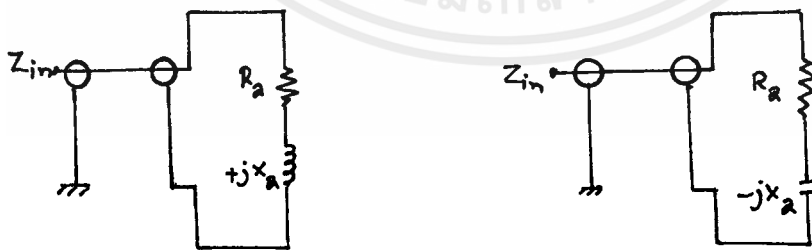
จากสมการที่ 3.2 นั้น เราสามารถหาค่าของ R_L ได้ในรูปของ
ความต้านทานเท่านั้น ไม่รวมถึงค่าอินดักแทนซ์และคาปาซิแทนซ์ที่แอบแฝงอยู่

การแมชชิงอิมพีแดนซ์ของสายส่งสัญญาณแบบโคแอสีเคเชียล

การออกแบบวงจรแบบ T และ P_1 ง่ายที่จะนำเอามาใช้กับสายส่งสัญญาณแบบโคแอสีเคเชียล เพราะมีวงจรเทียบเท่าใกล้เคียงกัน และโดยทั่วไปจะเป็นลักษณะของ วงจรกรองความถี่ต่ำผ่าน จึงมีประโยชน์ในการกรองความถี่ความถี่ที่ไม่ต้องการทิ้งไปบ้าง จากรูปที่ 3.16 แสดงการใช้สายโคแอสีเคเชียล เชื่อมต่อระหว่างวงจรขยายกำลังและสายอากาศ สมมติว่าสายอากาศมีความต้านทาน ขณะทำงานมีค่า R_S (Resonant frequency) ซึ่งสมมติเป็น 35 โอห์ม เมื่อเป็นสายอากาศแบบ quarter wave length vertical ซึ่งมี ground plane ด้วยและจะเป็น 70 โอห์ม เมื่อใช้สายอากาศแบบ half-wave center-fed dipole ดังนั้นเมื่อมองอิมพีแดนซ์จากสายส่งไปยังสายอากาศ จะเห็นว่า เมื่อที่ความถี่สูงกว่าความถี่เรโซแนนซ์ จะเห็นค่าเป็นอินดักแทนซ์ต่ออนุกรมอยู่ และถ้าความถี่ต่ำกว่าความถี่เรโซแนนซ์ จะเห็นค่าคาปาซิแทนซ์ต่ออนุกรมอยู่ ดังรูปที่ 3.17



รูปที่ 3.16 แสดงวงจรการต่อสายส่งสัญญาณระหว่าง วงจรขยายส่งสุดท้าย กับ สายอากาศ



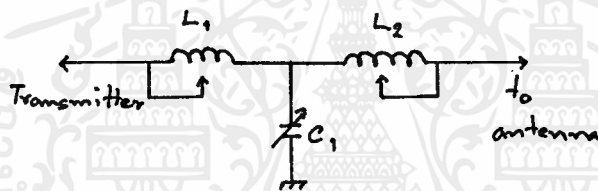
ก. ที่ความถี่สูงกว่าเรโซแนนซ์

ข. ที่ความถี่ต่ำกว่าเรโซแนนซ์

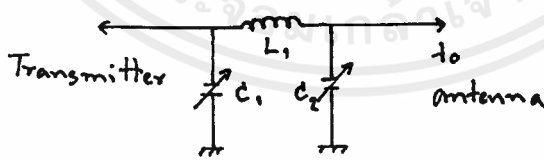
รูปที่ 3.17 แสดงวงจรเทียบเท่าของสายอากาศที่ความถี่สูงกว่า และต่ำกว่าความถี่เรโซแนนซ์

ถ้ามองจากเอาต์พุทของวงจรขยายกำลัง จะเห็นอิมพีแดนซ์ของสายส่งสัญญาณและสายอากาศ ซึ่งอิมพีแดนซ์ของสายอากาศจะไม่มีปัญหามากนัก ส่วนอิมพีแดนซ์ของสายส่งสัญญาณ จะขึ้นกับความยาวของสายส่งว่าเป็นเท่าใดของความยาวคลื่น เช่น ถ้าตัดสายส่งสัญญาณแบบอิมพีแดนซ์ 50 โอห์ม เท่ากับ $n + 1/3$ ($n=0,1,2,\dots$) ก็จะมีอิมพีแดนซ์ของสายประมาณ 50 โอห์ม แต่จะไม่เป็น 50 โอห์ม เมื่อตัดด้วยความยาวอื่นๆ

จากเหตุผลข้างต้นนี้ จะเห็นว่าเป็นการยาก ถ้าจะให้อิมพีแดนซ์แมชกัน 100% เพราะนอกจากในการใช้งานจะใช้ความถี่หลายๆความถี่ ยันเป็นผลทำให้อิมพีแดนซ์ของสายอากาศเปลี่ยนแล้ว อิมพีแดนซ์ของสายส่งสัญญาณก็เปลี่ยนด้วย การทำวงจรแมชซึ่งใส่เข้าไป จึงจำเป็นต้องมีการปรับจูนให้ได้ผลดีที่สุดที่สุดท้าย ฉะนั้นวงจรที่นิยมใช้ในทางปฏิบัติ จึงเป็นวงจรดังรูปที่ 3.18



ก. วงจรแบบ T

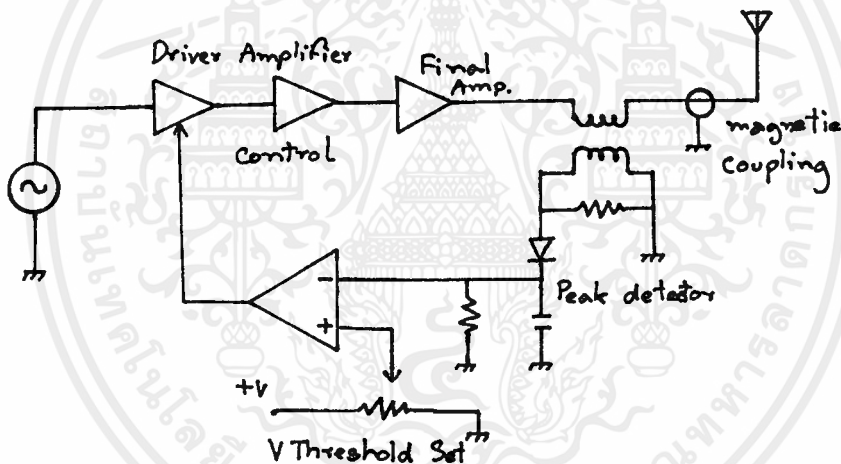


ข. วงจรแบบ P₁

รูปที่ 3.18 แสดงวงจรแมชชิงของสายส่งสัญญาณแบบปรับค่าได้

วงจรป้องกันสำหรับวงจรขยายกำลังความถี่สูง

โดยทั่วไปวงจรขยายกำลังความถี่สูงนี้ จะใช้ทรานส์ฟอเมอร์ในการคัลป์ปลิ่ง ดังนั้นเมื่อความถี่ไม่ตรงกับรีโซแนนซ์ของวงจรก็จะทำให้กระแสไหลอย่างมากจนอาจเป็นอันตรายกับทรานซิสเตอร์กำลังได้และอีกประการหนึ่งในการใช้เครื่องส่งจะต้องให้อิมพีแดนซ์ของสายอากาศและเครื่องแม็ชกัน ถ้าไม่แม็ชกันก็จะเกิดการสะท้อนกลับของคลื่น ในกรณีเช่น สายอากาศไม่ได้ต่อหรือขาด จะเป็นผลทำให้คลื่นสะท้อนกลับมาเกือบทั้งหมด และเป็นอันตรายต่อทรานซิสเตอร์ขยายกำลังภาคสุดท้ายเป็นอย่างมาก อาจจะมีทั้งไปเลยก็ได้ ดังนั้นวงจรที่ดีจะประกอบไปด้วยวงจรป้องกัน ดังรูปที่ 3.19



รูปที่ 3.19 แสดงวงจรป้องกันวงจรภาคขยายกำลังเลี้ยวหาย จากการไม่แม็ชของโหลดและวงจรขยายกำลัง

บทที่ 4

ระบบสังเคราะห์ความถี่

วิธีสังเคราะห์ความถี่

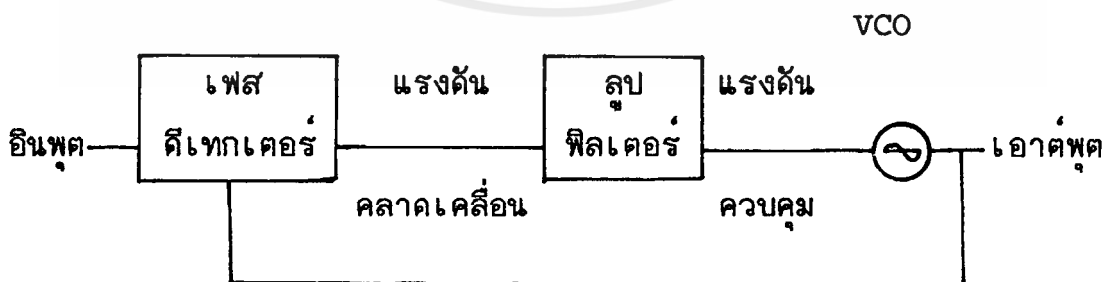
วงจรสังเคราะห์ความถี่คือ วงจรที่ทำหน้าที่ผลิตสัญญาณความถี่ ขนาดพอเหมาะและให้มีความถี่ตามที่เรากำหนด (คือสังหรือโปรแกรมได้) การโปรแกรมสามารถทำได้โดยการตั้งสวิตช์หรือกดปุ่ม แต่ในปัจจุบันนิยมสังงานด้วยคอมพิวเตอร์ ช่วงความถี่ใช้งานของวงจรสังเคราะห์ ความถี่จะจำกัดอยู่ในช่วงความถี่ที่แน่นอนแล้วแต่การใช้งานและ ความละเอียดของความถี่ที่เปลี่ยนได้ทีละขั้น เรียกว่า เรโซลูชัน (resolution)

วิธีสังเคราะห์ความถี่สามารถแบ่งออกได้เป็น 2 วิธีคือ

1. วิธีสังเคราะห์โดยตรง (direct synthesis) ซึ่งต้องใช้ความถี่หลายค่ามาผสมกัน เพื่อให้ได้ความถี่ที่ต้องการ โดยปกติต้องใช้ร่นับดับความถี่หลายชุด
2. วิธีสังเคราะห์โดยอ้อม (indirect synthesis) วิธีนี้อาศัยเฟสล็อกกลูป (phase locked loop) เรียกย่อว่า PLL

เฟสล็อกกลูป

เฟสล็อกกลูปเป็นระบบป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่ หรือเฟสของสัญญาณอ้างอิงภายนอกเฟสล็อกกลูปประกอบด้วยภาคสำคัญ 3 ภาค คือ ภาคเทียบ หรือ เฟสดีเทกเตอร์ (phase detector) ภาคฟิลเตอร์ (loop filter) และ ภาค VCO (ดูรูปข้างล่าง) ในที่นี้สมมติว่า เราต่อเอาต์พุตจากวงจร VCO



รูปที่ 4.1 แผนผังของเฟสล็อกกลูป

สมมติว่า มีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ (periodic) เข้ามาที่อินพุต ภาคเทียบเฟสที่หน้าที่เปรียบเทียบกับเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจาก VCO เอาต์พุตที่ได้จากภาคเฟสดีเทกเตอร์จะเป็นแรงดันที่มีแอมพลิจูดเป็นสัดส่วนกับ ผลต่างในเฟสของสัญญาณทั้งสอง ที่ทำการเปรียบเทียบ แรงดันผลต่างนี้ป้อนไปที่วงจรรูปฟิลเตอร์ชนิดโลพาสกรองเอาแต่เฉพาะ ความถี่ต่างๆที่ต้องการ เพื่อส่งไปควบคุมการออสซิลเลตของ VCO ต่อไป

เมื่อลูปอยู่ในสภาวะล็อก (lock) ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณอินพุตพอดี อาจจะมีเฟสแตกต่างกันไป แต่ค่าเฟสที่แตกต่างนั้นจะมีค่าคงที่ (constant phase difference) ในกรณีที่มีเฟสไม่ตรงกัน ภาคเฟสดีเทกเตอร์ จะจ่ายแรงดันคลาดเคลื่อน (error voltage) ไปควบคุมการทำงานของ VCO จึงมีแอมพลิจูดคงที่เสมอ แต่ความถี่จะเปลี่ยนแปลงตามความถี่ของสัญญาณอินพุต

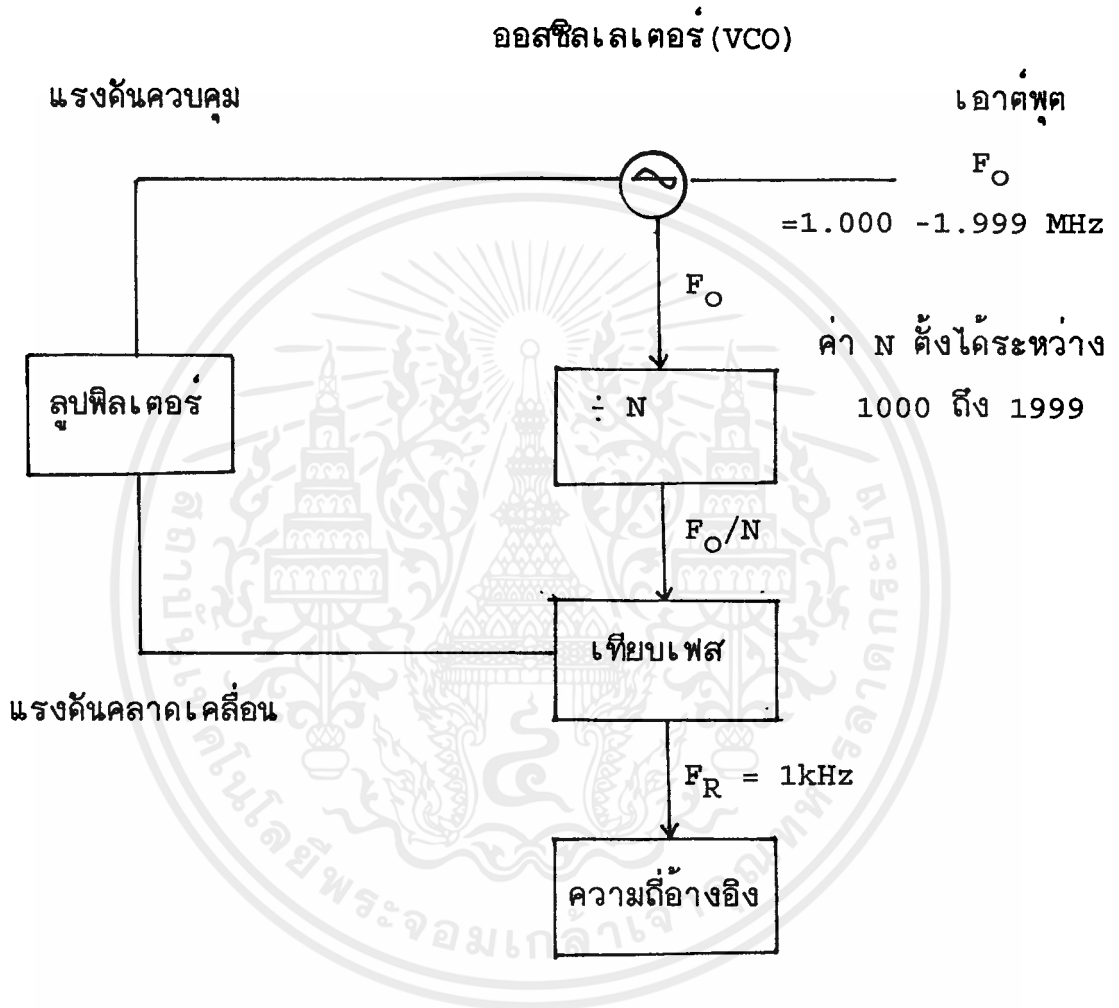
เราสามารถนำเฟสล็อกลูปไปใช้สังเคราะห์ (หรือผลิต) ความถี่ที่มีความเที่ยงตรงและเสถียรภาพเทียบเท่าสัญญาณอ้างอิงได้ วงจรนี้เรียกว่า วงจรสังเคราะห์ความถี่ ระบบสังเคราะห์ความถี่ จะช่วยให้เราสามารถสังเคราะห์สัญญาณเอาต์พุต (จาก VCO) ให้มีความถี่ตามต้องการได้หลายความถี่ โดยมีความเที่ยงตรงและเสถียรภาพสูงเทียบเท่าคริสตอลออสซิลเลเตอร์

เฟสล็อกลูปยังประโยชน์อื่นๆอีก เช่น ในการคิโมดสัญญาณ FM (หรือ PM) เนื่องจากเอาต์พุตของเฟสดีเทกเตอร์มีค่าสัมพันธ์กับการเปลี่ยนแปลงเฟสของคลื่นพาหะ

การใช้เฟสล็อกลูปในการสังเคราะห์ความถี่

เฟสล็อกลูปเป็นหัวใจในการสังเคราะห์ความถี่เสมอ รูปข้างล่างเป็นตัวอย่างของระบบสังเคราะห์ความถี่อย่างง่าย ประกอบด้วย 5 ภาค คือ ภาค VCO เป็นออสซิลเลเตอร์ กำเนิดสัญญาณเอาต์พุตของระบบสังเคราะห์ความถี่ภาคหาร N ทำหน้าที่หารความถี่แบบตั้งโปรแกรมให้หารด้วยค่าตัวเลขตามต้องการได้ (programmable divider) ภาคกำเนิดความถี่อ้างอิง คริสตอลออสซิลเลเตอร์ หรือสัญญาณอื่นๆ (reference generator) ภาคเทียบเฟสและภาคลูปฟิลเตอร์ ซึ่งทำหน้าที่กรองเอาเฉพาะความถี่ค่าไปใช้

แผนผังนี้ สัญญาณอินพุตของภาคเทียบเฟสมาจาก 2 แหล่งคือ จาก VCO มีความถี่เท่ากับ F_0/N และจากสัญญาณอ้างอิงมีความถี่เท่ากับ F_R เอาต์พุตจากการเปรียบเทียบ ก็คือ ผลต่างระหว่างสัญญาณ F_0/N กับ F_R ซึ่งจะกรองเฉพาะความถี่ค่าเท่านั้น เพื่อป้องกันการออสซิลเลเตอร์ของวงจร VCO ให้ทำการปรับแก้ความถี่ (หรือเฟส) ให้ตรง จนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากัน



รูปที่ 4.2 แผนผังของหน่วยสังเคราะห์ความถี่

ในสภาวะล็อก (lock) ความถี่ของ VCO เมื่อผ่านวงจรหาร N จะเท่ากับความถี่อ้างอิง นั่นคือ

$$F_0 = N F_R$$

(คำนวณ จาก $F_0/N = F_R$ ที่วงจรเทียบเฟส)

กล่าวอีกนัยหนึ่งว่า เอาต์พุตจะมีความถี่เป็น N เท่าของความถี่อ้างอิง สมมติว่า $F_R = 1$ กิโลเฮิรตซ์ $N = 1000$ จะได้ $F_O = 1$ เมกะเฮิรตซ์ ถ้า N เพิ่มขึ้นทีละ 1 เป็น 1.001, 1.002, 1.003.... ค่า F_O จะเพิ่มขึ้นทีละ 1 กิโลเฮิรตซ์ไปเรื่อยๆ เป็น 1.001, 1.002, 1.003.... เมกะเฮิรตซ์ ตามลำดับ

สังเกตว่า เฟสล็อกกลุ่ดังกล่าว สามารถผลิตความถี่ได้แค่เฉพาะในช่วงความถี่ที่วงจร VCO และวงจรหาร N สามารถทำงานได้เท่านั้น และตัวเลขในการหาร (คือ N) ย่อมเป็นเลขจำนวนเต็มเสมอ

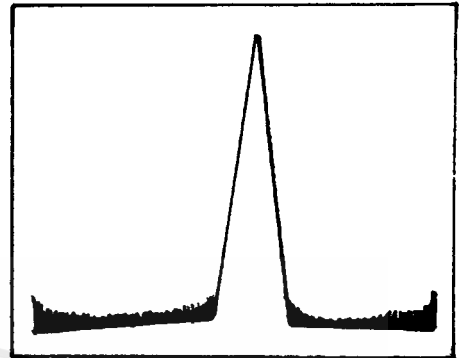
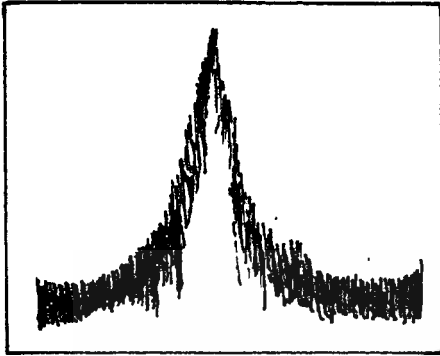
คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่ มีคุณสมบัติเกี่ยวกับช่วงความถี่ (frequency range) ที่ต้องผลิต และเรโซลูชันระหว่างขั้นแล้ว คุณสมบัติอื่นๆ ของวงจรสังเคราะห์ความถี่มีความสำคัญสำหรับเครื่องรับส่งวิทยุอีกด้วย

โดยปกติวงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงสัญญาณเดียว แต่เลือกความถี่ได้หลายค่า (ในช่วงความถี่ใช้งาน) และมีความละเอียดของความถี่ขึ้นอยู่กับเรโซลูชันในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่ง วงจรสังเคราะห์ความถี่จะต้องเปลี่ยนตามได้เร็วทันที กล่าวอีกอย่างหนึ่งคือ ล็อกความถี่ได้ในเวลาอันรวดเร็ว นั่นคือ ช่วงเวลาล็อก (lock-up time) ลักษณะคุณสมบัติการล็อกความถี่ใหม่ได้รวดเร็ว นั้น มีความจำเป็นอย่างยิ่งสำหรับเครื่องรับส่งวิทยุ โดยเฉพาะในระหว่างการเปลี่ยนจากสภาวะส่ง (รับ) มาเป็นสภาวะรับ (ส่ง) หรือในกรณีการสแกนความถี่

วงจรสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณความถี่เดียว โดยปราศจากความถี่แปลกปลอมต่างๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปกตรัม (spectrum purity) คือความถี่ฮาร์มอนิกและสปีวเรียสต่างๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนี้รบกวนจากวงจรออสซิลเลเตอร์ จะทำให้วงจรสังเคราะห์ความถี่มีความถี่ไม่บริสุทธิ์ ไม่ใช่เพียงความถี่เดียว (ดูรูปข้างล่าง) ในช่วงใกล้เคียงกับความถี่ที่ต้องการ รบกวนดังกล่าวนี้เรียกว่า เฟสนอยส์ (phase noise)

ความเที่ยงตรง (accuracy) และ เสถียรภาพ (stability) ทางความถี่ของวงจรสังเคราะห์ความถี่ขึ้นอยู่กับสัญญาณอ้างอิง โดยทั่วไปสัญญาณอ้างอิง มักจะเป็นวงจรออสซิลเลเตอร์ชนิดใช้รบบังคับความถี่ ฉะนั้นวงจรสังเคราะห์ความถี่ จะมีเสถียรภาพและความเที่ยงตรงทางความถี่ เทียบเท่ากับคริสตอลออสซิลเลเตอร์



(ก) เอาต์พุตมีเฟสnoise

(ข) เอาต์พุตที่บริสุทธิ์

รูปที่ 4.3 เฟสnoiseปรากฏเป็นความถี่แปลกปลอมในบริเวณใกล้เคียงกับความถี่เอาต์พุต

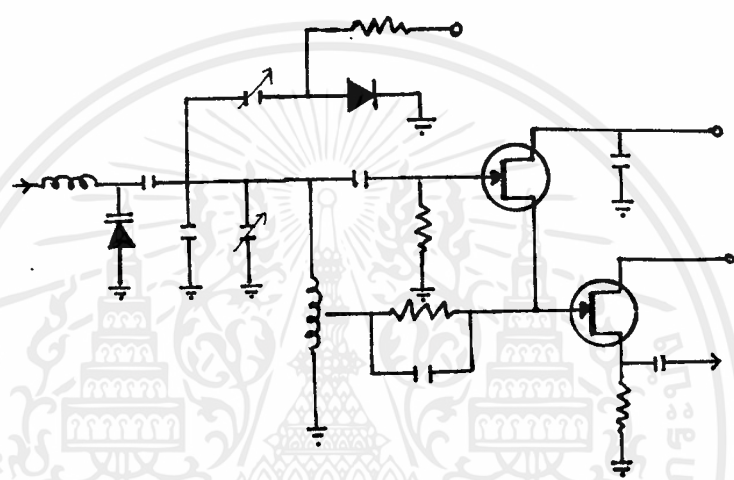
วงจรสังเคราะห์ความถี่ที่ใช้กับเครื่องรับส่งวิทยุในย่านความถี่ HF (3 ถึง 30 เมกะเฮิรตซ์) ก่อนข้างมีความซับซ้อน เพราะการใช้งานในย่านความถี่นี้ เราต้องการเรโซลูชันละเอียดถึง 100 เฮิรตซ์ เป็นอย่างน้อย บางเครื่องทำได้ละเอียดถึง 10 เฮิรตซ์ นอกจากนี้ช่วงความถี่กว้างๆและมีเรโซลูชันละเอียดเช่นนี้ จะต้องออกแบบเป็นพิเศษ เพื่อให้มีคุณสมบัติของสัญญาณที่ดี และช่วงเวลาล็อกอินรวดเร็ว โดยทั่วไปอัตราส่วนความถี่สูงสุดและต่ำสุดระหว่างช่วงความถี่ใช้งานจะมีค่าไม่เกิน 2 เท่า ในกรณีที่ต้องใช้เกิน 2 เท่า เราต้องใช้วงจร VCO หลายชุด แล้วมีสวิตช์เลือก เพื่อป้องกันการล็อกความถี่ฮาร์มอนิก และเพื่อให้ได้คุณสมบัติของสัญญาณสำหรับช่วงเวลาล็อกอินเร็วขึ้น เราทำได้โดยใช้ลูบซ้อนกันหลายลูบ (multiple loop)

วงจรในเฟสล็อกกลุบ

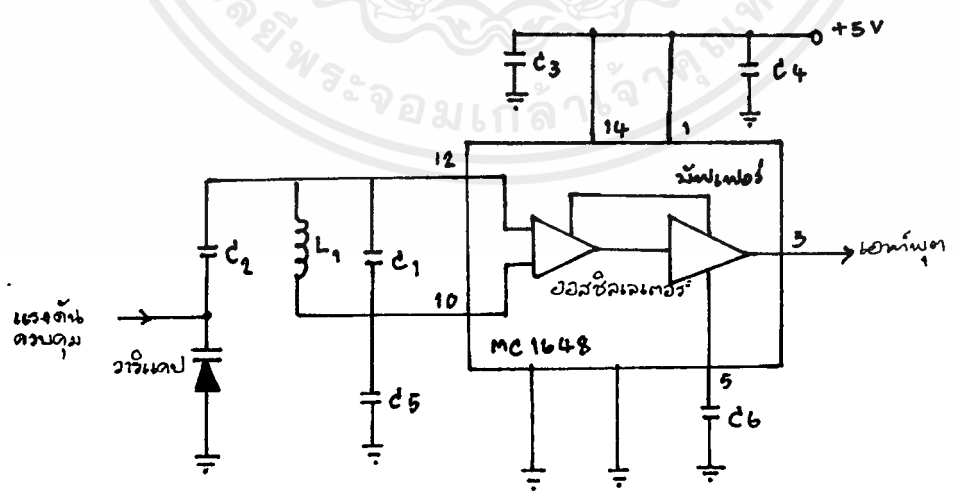
วงจรสำคัญที่กำเนิดความถี่เอาต์พุต คือ วงจร VCO โดยทั่วไปเป็นวงจรออสซิลเลเตอร์ที่ใช้วาร์กเตอร์หรือวริแคปเป็นส่วนหนึ่งในวงจรจูน (ดูรูปที่ 1) คุณสมบัติที่สำคัญของ VCO ที่ต้องคำนึงถึงคือ เฟสnoiseซึ่งเกิดจาก noise ในตัววาร์กเตอร์ ค่า Q เลื่อนไหลของวงจรจูน (drift) และคุณสมบัติในตัวอุปกรณ์แยกดีไฟไม่คงที่

วงจร VCO นิยมใช้ FET เนื่องจากมีนอยส์ต่ำและอินพุตอิมพีแดนซ์มีค่าสูง แต่บางครั้งอาจใช้ไอซี เช่น เบอร์ MC1648 ดังรูปที่ 4.5 ซึ่งเป็นวงจรออสซิลเลเตอร์ แต่อย่างไรก็ดีคุณสมบัติของนอยส์ของวงจรออสซิลเลเตอร์ที่ใช้ FET ไม่ได้

สังเกตว่า ความถี่ของวงจร VCO ถูกควบคุมด้วยแรงดันควบคุมที่ป้อนมาไบแอสแกว่งวารีแคปในวงจรจูน ถ้าแรงดันที่ไบแอสแกว่งวารีแคปเพิ่มขึ้นส่วนใหญ่ VCO จะมีความถี่สูงขึ้น แต่ก็มีบางวงจรที่ทำให้ความถี่ VCO ลดลง แต่เป็นส่วนน้อย (เช่นในกรณีที่ใช้วงจรขยายอินเวอร์เตอร์มาขยายแรงดันควบคุม

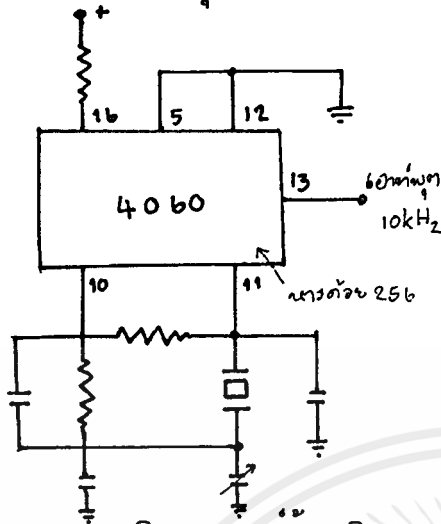


รูปที่ 4.4 วงจร VCO แบบใช้ FET

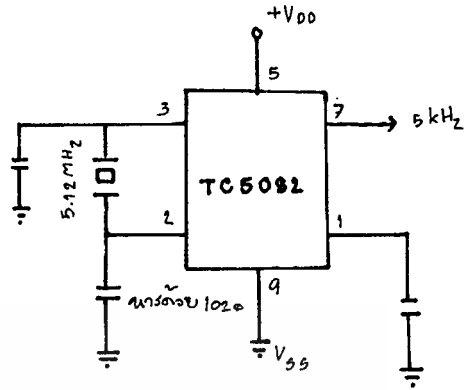


รูปที่ 4.5 วงจร VCO ชนิดเป็น IC ของโมโตโรลา เบอร์ MC1648

ในวงจรรูปที่ 4.4 จะเห็นว่า เราใช้ไดโอด PIN ในการสวิตช์เลือกแบบค์เพื่อเพิ่มความจุไฟฟ้าให้วงจร VCO สามารถทำงานในย่านความถี่กว้างขึ้นได้



(ก) วงจรออสซิลเลเตอร์อ้างอิง CMOS เบอร์ 4060

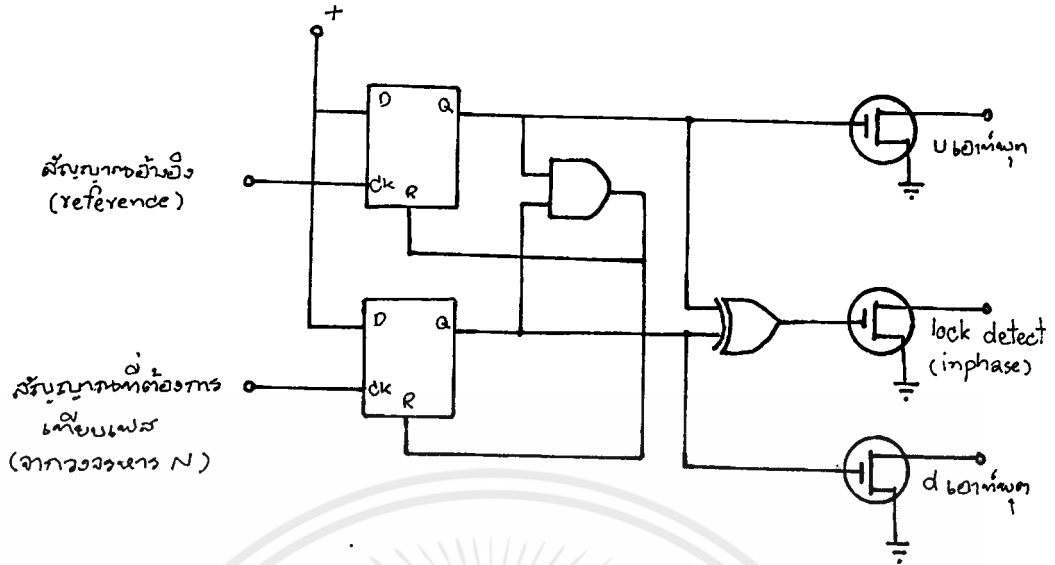


(ข) ตัวอย่าง IC ที่ใช้กำเนิดความถี่อ้างอิง เบอร์ TC 5082 P

รูปที่ 4.6

ภาคความถี่อ้างอิงนิยมใช้คริสตัลออสซิลเลเตอร์ และมีวงจรหารความถี่ค่าตายตัวส่วนใหญ่เป็นไอซี ดูตัวอย่างในรูป 4.6 (ก) แสดงตัวอย่างวงจรออสซิลเลเตอร์ ซึ่งใช้แรมความถี่ 2.56 เมกะเฮิรตซ์ แล้วหารออกมาเป็น 10 กิโลเฮิรตซ์ทั้งวงจรออสซิลเลเตอร์และวงจรหารความถี่จะอยู่ภายในตัวไอซีทั้งหมด มีแค่เฉพาะ R และ C เท่านั้นที่ค่อภายนอก ส่วนรูปที่ 4.6 (ข) เป็นไอซีที่ใช้งานแบบเดียวกัน

ความถี่ออสซิลเลเตอร์อ้างอิงนี้ เป็นตัวกำหนดเรโซลูชันและเสถียรภาพของความถี่อ้างอิงที่ดี จึงทำให้สามารถสังเคราะห์ความถี่ที่มีเสถียรภาพดีด้วยภาคเทียบเฟสส่วนใหญ่จะเป็นแบบดิจิทัล ซึ่งเปรียบเทียบสัญญาณอ้างอิงกับสัญญาณที่ได้จาก VCO (หลังจากหาร N) เอาต์พุตที่ได้จากการเปรียบเทียบจะเป็นพัลส์ที่มีวัฏจักรหน้าที่ (duty cycle) เปลี่ยนแปลงรูปที่ 4.7 ซึ่งแสดงไอซีที่ทำหน้าที่เป็นวงจรถัดเฟสของเฟสวงจรถัดประกอบด้วยเกต exclusive OR, D-flipflop ฯลฯ ปกติจะมีเอาต์พุตพิเศษแสดงสถานะ ล็อกด้วย สภาวะล็อกในที่นี้หมายถึง สภาวะที่ความถี่หรือเฟสของสัญญาณจาก VCO (หาร N) กับสัญญาณอ้างอิงตรงกันพอดี ล็อกเอาต์พุตนี้มีความสำคัญมาก เพราะจำเป็นต้องใช้หยุดการทำงานภาคเครื่องส่ง (ของเครื่องรับส่งวิทยุ) ในกรณีที่ความถี่ไม่ล็อก

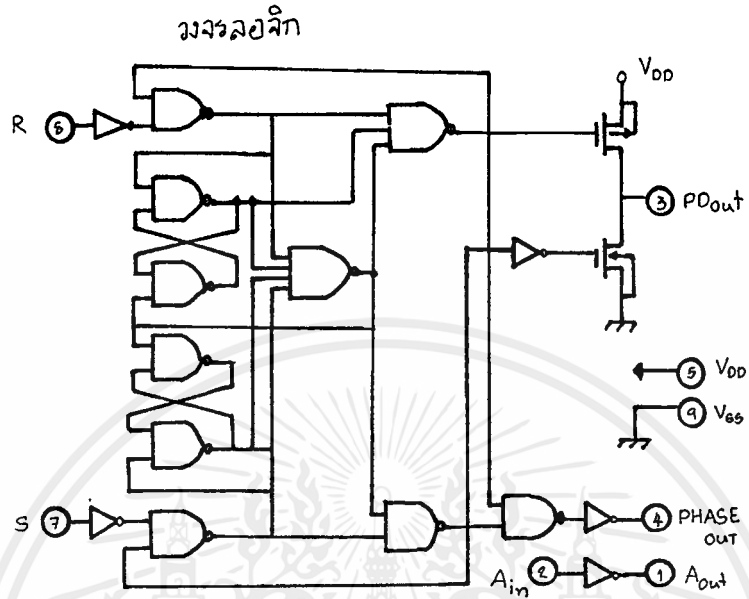


รูปที่ 4.7 ภาคเฟสดีเทกเตอร์แบบ IC ของ Plessey เบอร์ NT 8811

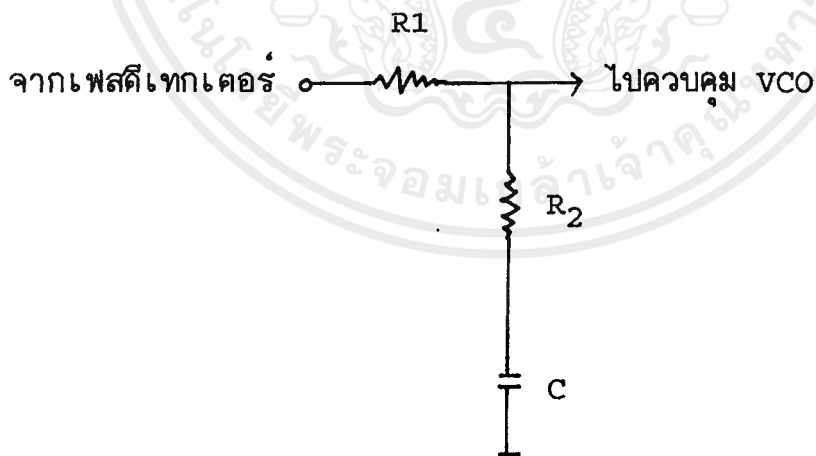
วงจรเฟียบเฟสนี้ จะเรียก เฟียบเฟส หรือ เฟสความถี่ ก็ได้ เนื่องจากเอาค่าพุดของเฟสดีเทกเตอร์ขึ้นอยู่กับผลต่างเฟส หรือความถี่ของสัญญาณอินพุต 2 สัญญาณ ผลลัพธ์ที่ได้จากเฟสดีเทกเตอร์จะเป็นพัลส์ ซึ่งมีส่วนผสมของไฟ DC บนอยู่ ส่วนที่เป็นไฟ DC นี้จะนำไปใช้ควบคุมความถี่ของ VCO ไม่ว่าความถี่ของ VCO จะห่างจากความถี่ที่ต้องการเท่าใด ช่วงความถี่ที่วงจรเฟสล็อกกลุบสามารถแก้ไขได้ เรียกว่า capture range

ตัวอย่างวงจรเฟสดีเทกเตอร์อีกแบบหนึ่งดังรูปที่ 4.8 ซึ่งมีหลักการคล้ายกับรูปที่ 4.7 แต่ซับซ้อนกว่า สังเกตว่ามีวงจรขยายอินเวอร์เตอร์อยู่ 1 ตัว ซึ่งเป็นวงจรขยายอเนกประสงค์ เพื่อประโยชน์ในการกลับขั้วแรงดันควบคุมของ VCO ให้้อตราขยายมีความแรงขึ้นหรือใช้ในการควบคุมอื่นๆ

ลูปลิเตอร์ เป็นวงจรฟิลเตอร์ชนิดโลพาซธรรมชาติ ทำหน้าที่กรองเอาเฉพาะสัญญาณความถี่ค่ามาควบคุมความถี่ของ VCO โดยทั่วไปมักใช้ลูปลิเตอร์ประเภทพาสซีฟ (มีแค่ R กับ C หรือ อาจใช้ฟิลเตอร์ชนิดแอคทีฟ ก็ได้) รูปที่ 4.9 ลูปลิเตอร์นี้เป็นตัวกำหนดคุณสมบัติการเปลี่ยนแปลงความถี่ ก่อนเข้าสู่ภาวะล็อกที่เรียกว่า คุณสมบัติชั่วคราว (transient) ถ้าเลือก้อตราขยายลูปลิ (loop gain) และค่าคงตัวเวลาของลูปลิ (loop time constant) ไม่เหมาะสม ความถี่ของเฟสล็อกกลุบจะไม่ล็อกและจะเปลี่ยนไปเปลี่ยนมา

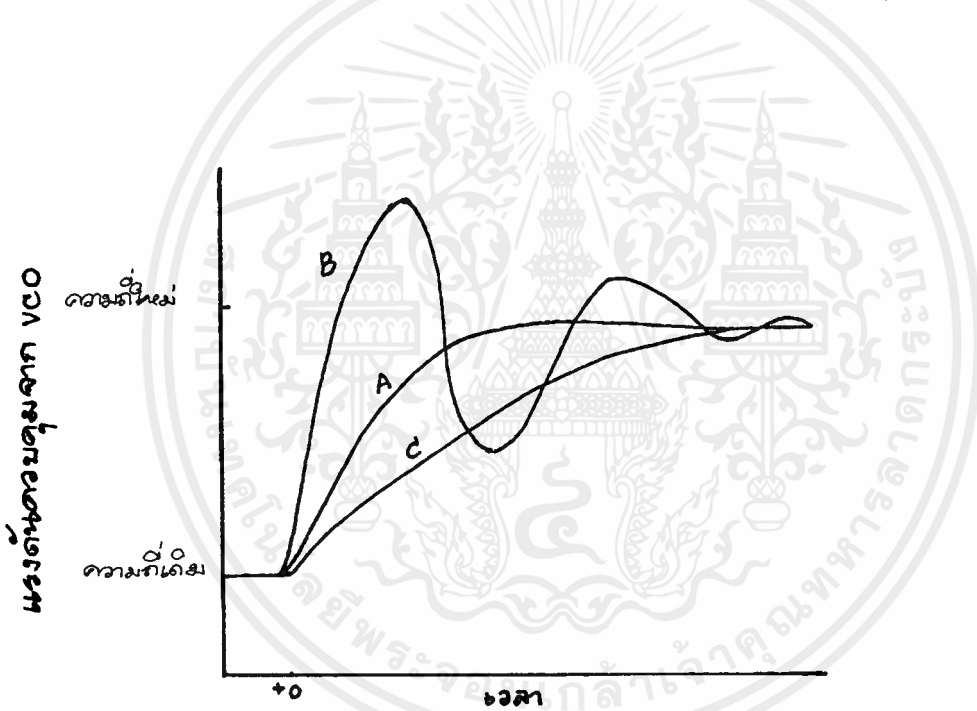


รูปที่ 4.8 เฟสดีเทกเตอร์แบบ ID อีกแบบหนึ่งของ Toshiba เบอร์ 5081



รูปที่ 4.9 ตัวอย่างวงจรลูปฟิลเตอร์

ดังนั้น ค่าคงตัวเวลาของลูปฟิลเตอร์จะต้องไม่มากเกินไป เพื่อว่า ทุกครั้งที่เปลี่ยนเฟสล็อกกลุ๊ปจะล็อกได้เร็ว โดยไม่มีการสะบัด (overshoot) หรือ ใช้เวลาเปลี่ยนความถี่อย่างรวดเร็ว แต่ค่าคงตัวเวลาก็ไม่ควรจะน้อยเกินไปจน กระทั่งความถี่สั้นหรือไม่มี (jitter) จากรูปที่ 4.10 ซึ่งแสดงการเปลี่ยนความถี่ของ VCO จะเห็นว่าเส้นทางการเปลี่ยนแรงดันมี 3 เส้นทาง A เป็นเส้นทาง critically damped ใช้เวลาในการเปลี่ยนสู่ความถี่ใหม่ น้อยที่สุด เส้นทาง B เรียกว่า underdamped มีการสะบัด (หรือออสซิลเลต) เนื่องจากโอเวอร์ชุต เส้นทาง C เป็นเส้นทาง overdamped ไม่มีโอเวอร์ชุตแต่เวลาที่ใช้ในการเข้าสู่ความถี่ใหม่ จะช้า เส้นทาง A เป็นเส้นทางที่ดีที่สุด ในการออกแบบค่าคงตัวเวลาของวงจร ลูปฟิลเตอร์ เพราะใช้เวลาเปลี่ยนความถี่เร็วและไม่มีโอเวอร์ชุต

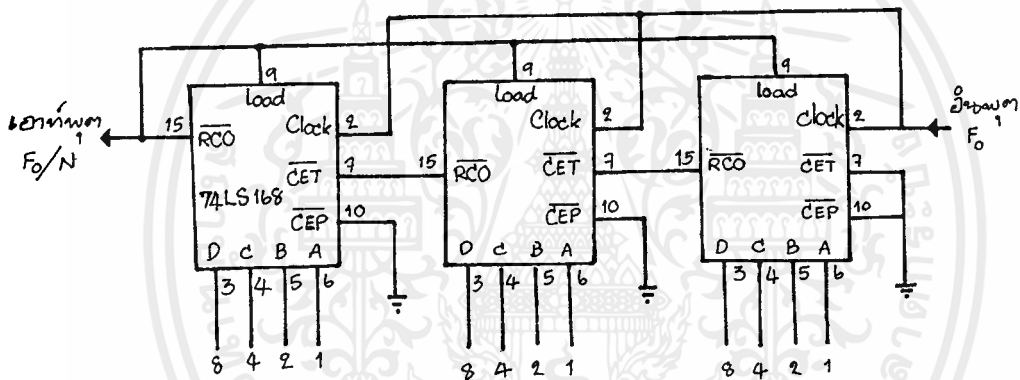


รูปที่ 4.10 คุณลักษณะ (dynamic characteristics) ในการเปลี่ยนความถี่ของ เฟสล็อกกลุ๊ป

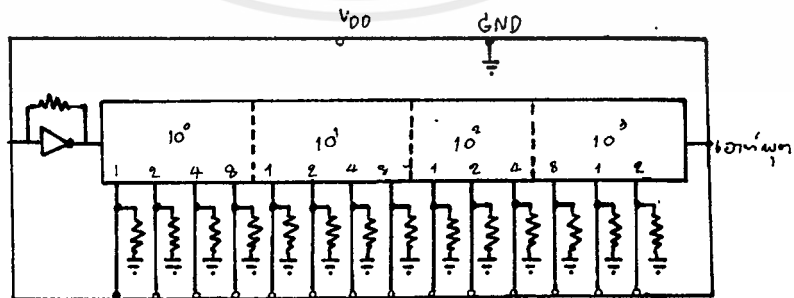
ยังมีอีกภาคหนึ่งที่มีผลต่อช่วงเวลาที่ใช้ในการล็อกความถี่ คือ ภาค ทหาร N (หรือ programmable divider) เวลาที่ใช้ในการล็อกความถี่เมื่อ N มีค่าน้อยสุดจะไม่เท่ากับเมื่อ N มีความมากที่สุด วงจรทหาร N เกิดจากวงจรนับฐานสิบ (decade counter) หลายๆ ชุดมาต่อรวมกับเกตต่างๆ เพื่อให้สามารถเลือกสั่ง ให้อวงจรนับทำหน้าที่หารความถี่ได้ตามตัวเลขที่ตั้งไว้

วงจรหาร N นี้ เป็นตัวที่รับคำสั่งเกี่ยวกับความถี่ไปควบคุม VCO เพื่อให้กำเนิดสัญญาณตามที่ต้องการ ตัว N จะเป็นตัวที่กำหนดย่านความถี่ และจำนวนช่องความถี่ในรูปที่ 4.11 แสดงวงจรหารชนิดที่ใช้ไอซีตระกูล TLL ส่วนในรูปที่ 4.12 เป็นวงจรหาร N สำหรับรูปในไอซีตัวเดียว สั่งเกตว่าลักษณะการป้อนข้อมูล N ให้กับวงจรหาร N เป็นแบบขนาน (parallel) กล่าวคือ ข้อมูลแต่ละบิตจะป้อนเข้าพร้อมๆกัน

วงจรหาร N บางชนิดใช้วิธีป้อนข้อมูล N เป็นแบบอนุกรม (serial) วงจรหารประเภทนี้มีความซับซ้อน เพราะต้องมีสัญญาณนาฬิกา (clock) มีวงจรแลตช์ (latch) ฯลฯ ในการป้อนข้อมูล วงจรหาร N ประเภทนี้ จะควบคุมการทำงานด้วยไมโครคอมพิวเตอร์



รูปที่ 4.11 ตัวอย่าง programmable โดยใช้ IC ตระกูล TLL



รูปที่ 4.12 ตัวอย่างวงจรหาร N ชนิดความเร็วสูง เป็น IC ตัวเดียวเบอร์ Toshiba TC9122

ปัญหาสำคัญของซินธิไซเซอร์อีกอย่างหนึ่งคือ วงจรหาร N (หรือวงจรหารที่ตั้งโปรแกรมได้) ไม่สามารถทำงานที่ความถี่สูงกว่า 25 เมกะเฮิรตซ์ได้ ฉะนั้นเราจึงต้องหาทางลดทอนความถี่ที่ป้อนแก่วงจรหาร N ลง เพื่อให้วงจรลอจิกของวงจรหาร N ทำงานได้ วิธีต่างๆที่นิยมใช้ได้แก่ ใช้ความถี่จากออสซิลเลเตอร์พิเศษ (บางครั้งเรียกออสซิลเลเตอร์ PLL) มามิกซ์กับ VCO ให้ความถี่ลดลงก่อนที่จะป้อนให้แก่วงจรหาร อีกวิธีหนึ่งคือ ใช้วิธีพริสเกลแบบสองโมดูลัสหารล่วงหน้าโดยใช้ตัวหาร 2 ค่า

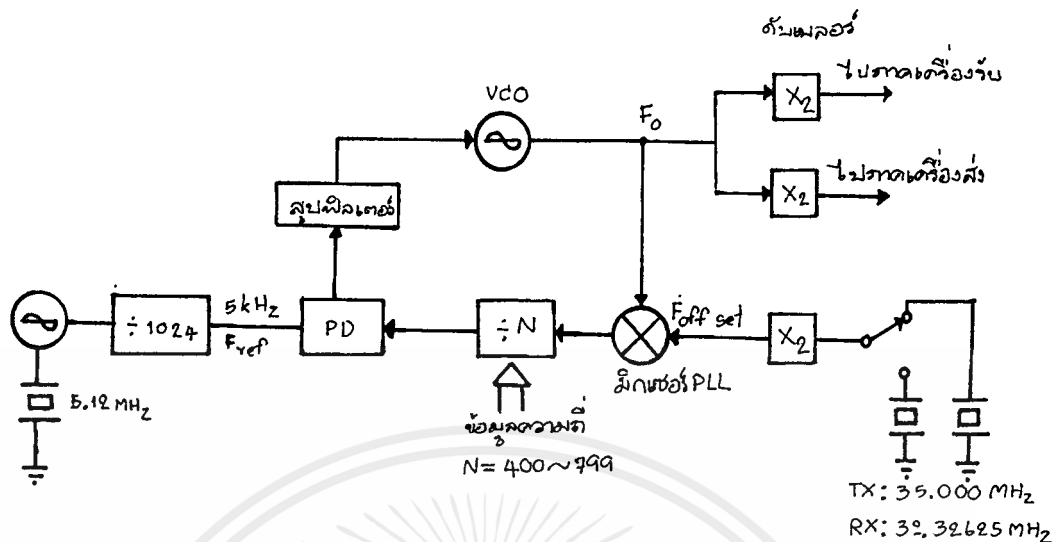
วิธีสังเคราะห์ความถี่แบบมิกซ์ิ่ง

วิธีสังเคราะห์ความถี่แบบมิกซ์ิ่งนี้ แตกต่างจากเฟสล็อกลูปหาร N แบบที่กล่าวมาตรงที่เอาต์พุตของ VCO ผ่านการผสม หรือ มิกซ์กับสัญญาณ จากออสซิลเลเตอร์ ก่อนที่จะป้อนให้วงจรหาร N รูปที่ 4.13 แสดงแผนผังของระบบสังเคราะห์ความถี่ของเครื่องรับส่งวิทยุระยะย่าน 2 เมตร ความถี่ของ VCO ในสภาวะรับกับสภาวะส่งจะไม่เท่ากัน (เพราะเลื่อนความถี่ให้ห่างกันเท่ากับ IF)

VCO จะทำงานในย่านความถี่ 72 เมกะเฮิรตซ์แล้วทวีคูณ 2 เท่าทั้งสภาวะส่งเป็นความถี่ของ VCO สภาวะส่งคือ 72 ถึง 74 เมกะเฮิรตซ์ และ VCO สภาวะรับ 66.6525 เมกะเฮิรตซ์ (ใช้ป้อนค่าโดยมี IF เท่ากับ 10.695 เมกะเฮิรตซ์)

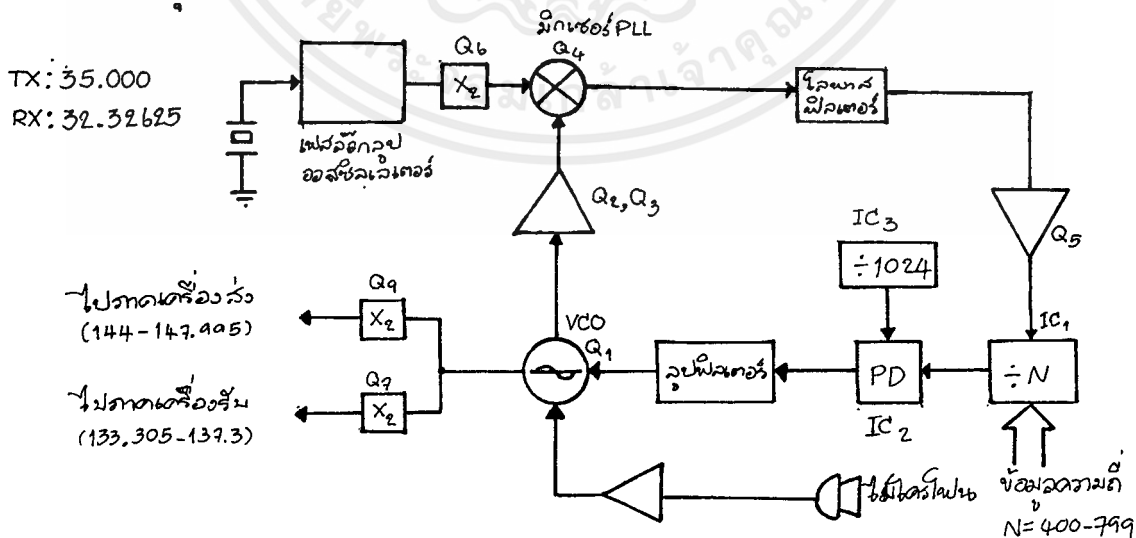
สังเกตว่า VCO จะมิกซ์กับ PLL ออสซิลเลเตอร์ ซึ่งทวีคูณความถี่ด้วยวงจรรคูณความถี่ 2 เท่า ทำให้ความถี่ถูกลดทอนลงเป็น 2 และ 4 เมกะเฮิรตซ์ ย่านความถี่นี้บางทีเรียกว่าเป็นความถี่ IF ของ PLL (นิยมเรียก PLL-IF) จากนั้นจะป้อนเข้าสู่วงจรหาร N โดย N มีค่าระหว่าง 400 ถึง 799 เมกะเฮิรตซ์ เหตุผลสำคัญที่เราต้องทอนความถี่ VCO ลงเป็นความถี่ PLL-IF ก็เพื่อทำให้วงจรหาร N ทำงานในย่านความถี่ต่ำลงมาได้

ความถี่อ้างอิงกำเนิดจากแร่ความถี่ 5.12 เมกะเฮิรตซ์ แล้วหารด้วย 1024 เป็น 5 กิโลเฮิรตซ์ ซึ่งเมื่อ VCO ถูกทวีคูณ 2 เท่า เรโซลูชันจะกลายเป็นชั้นละ 10 กิโลเฮิรตซ์ ความถี่อ้างอิงกับเอาต์พุตของวงจรหาร N จะเทียบเพสกันแล้วป้อนไปยังลูปฟิลเตอร์ และ VCO ตามลำดับ



รูปที่ 4.13 หน่วยสังเคราะห์ความถี่แบบมิกซิงสำหรับเครื่องรับส่งวิทยุย่าน 2 เมตร

จากแผนผังในรูปที่ 4.13 จะเห็นว่าค่าของ N ที่ป้อนให้แก่วงจรหาร N ในสถานะรับ และสถานะส่งมีค่าเท่าเดิม แต่ความถี่ของ VCO เปลี่ยนไปได้เพราะความถี่ของ PLL ออสซิลเลเตอร์เปลี่ยน (ด้วยวงจรอิเล็กทรอนิกส์สวิตซ์) โดยทำให้ VCO เลื่อนความถี่ไป 5.3475 เมกะเฮิรตซ์ (คือ IF10.695 เมกะเฮิรตซ์หารด้วย 2) การที่ VCO ต้องเปลี่ยนความถี่ใหม่ จากสถานะรับเป็นสถานะส่ง (หรือกลับกัน) นั้น เฟสล็อกจะต้องล็อกความถี่ใหม่ ฉะนั้น การออกแบบวงจรจึงต้องคำนึงคุณลักษณะการล็อกความถี่ด้วย



รูปที่ 4.14

สำหรับรูปที่ 4.14 เป็นวงจรในทางปฏิบัติ ซึ่งใกล้เคียงกับหน่วยสังเคราะห์ความถี่ในรูปที่ 4.13 เพื่อทำการเปรียบเทียบและทำความเข้าใจหลักการที่สำคัญต่างๆ ในกรณีวิธีสังเคราะห์ความถี่แบบมิกซิงนั้น ความถี่เอาต์พุตจะเลื่อนไปเท่ากับความถี่ผสม (ในที่นี้คือ $35 \times 2 = 70$ เมกะเฮิรตซ์ และ $32.32625 \times 2 = 64.6525$ เมกะเฮิรตซ์ เราเรียกความถี่ที่เลื่อนไปนี้ว่า ความถี่ออฟเซต ซึ่งมีความสัมพันธ์ดังนี้

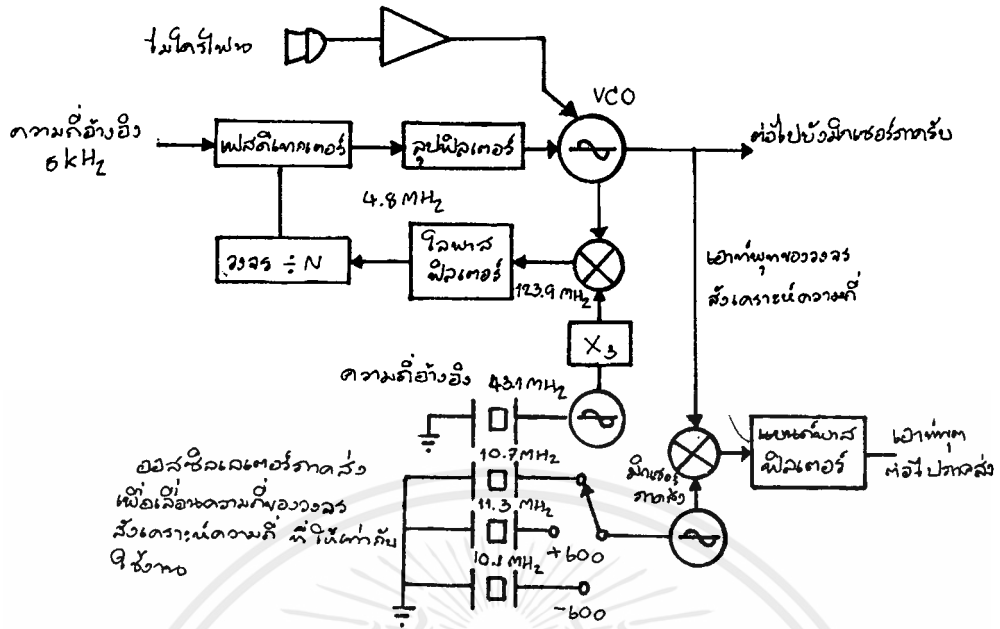
$$F_o = F_{\text{offset}} + NF_{\text{ref}}$$

คำนวณจาก

$$\frac{(F_o - F_{\text{offset}})}{N} = F_{\text{ref}} \quad (\text{ที่วงจรดัดแปรเฟส})$$

รูปที่ 4.15 เป็นระบบสังเคราะห์ความถี่อีกชนิดหนึ่ง (คล้ายรูปที่ 4.13) ซึ่งใช้ PLL ออสซิลเลเตอร์ เพื่อลดทอนความถี่ให้ต่ำลงเป็น PLL-IF ข้อแตกต่างระหว่างทั้งสองชนิดก็คือ VCO ในกรณีหลังนี้ ไม่ต้องเปลี่ยนความถี่ระหว่างสภาวะรับกับสภาวะส่ง แต่ความถี่จาก VCO จะถูกเซตเทจโรดายนกับความถี่จากออสซิลเลเตอร์เพื่อเลื่อนความถี่ แทนที่จะไปเปลี่ยนความถี่ในตัว VCO ลักษณะเด่นของการสังเคราะห์ความถี่แบบนี้ ก็คือ ไม่ต้องใช้เวลา ในการล็อกความถี่ของเฟสล็อกลูป ในระหว่างเปลี่ยนสภาวะรับเป็นส่ง (หรือส่งเป็นรับ) แต่อย่างไรก็ตาม

สังเกตว่าแรมทั้ง 4 ตัวจากแผนผังในรูปที่ 4.14 ตัวแรกคือแรมที่ผลิตความถี่ 43.1 เมกะเฮิรตซ์ เป็นแรมที่กำหนดความถี่อ้างอิง ส่วนแรม 3 ตัวที่เหลือจะใช้ในสภาวะส่ง โดยแรม ตัวที่ใช้เลื่อนความถี่ไปเท่ากับความถี่ IF ของเครื่องรับส่งวิทยุ (คือแรมความถี่ 10.7 เมกะเฮิรตซ์) เป็นแรมสำหรับปริพิตเตอร์ ซึ่งจะมีความถี่ออฟเซตไป +600 กิโลเฮิรตซ์ หรือ -600 กิโลเฮิรตซ์ จากความถี่ IF การมิกซ์ที่ภาคส่งนี้ เป็นข้อเสียของระบบสังเคราะห์ความถี่ชนิดนี้ เนื่องจากสัญญาณแบบกลบลงมามีโอกาสที่จะหลุดลุดออกไปยังภาคเครื่องส่งออกอากาศไปได้ ดังนั้นจึงจำเป็นต้องมีการฟิลเตอร์อย่างดีก่อนป้อนให้ภาคเครื่องส่ง



การมอดูเลตนิยมทำที่เฟสล็อกกลุบ บางวงจรอาจจะมีวาริแคปอีกตัวหนึ่ง เพื่อใช้ในการมอดูเลตโดยเฉพาะ

ตัวอย่างการสังเคราะห์ความถี่แบบมิกซึ่งอีกตัวอย่างหนึ่ง (ในรูปที่ 13) ซึ่งคล้ายคลึงกับตัวอย่างแรก (รูปที่ 10) เว้นแต่จะใช้รเฟียงตัวเดียวในการมิกซ์กับสัญญาณจาก VCO ที่มีมิกเซอร์ภาคส่ง เพื่อส่งออกอากาศ สำหรับในกรณีของการรับส่งผ่านรีพีตเตอร์ ซึ่งความถี่เลื่อนไป + หรือ - 600 กิโลเฮิรตซ์ทำได้โดยการป้อนข้อมูล N ตัวใหม่ จากไมโครคอมพิวเตอร์ให้แก่วงจรทหาร N จะเห็นว่าวงจรสังเคราะห์ความถี่ จะต้องเสียเวลาในการล็อกที่ความถี่เลื่อนไป 600 กิโลเฮิรตซ์เวลาที่ใช้ในการล็อกความถี่ เมื่อเลื่อนความถี่ไปน้อยๆ เช่นนี้จำเป็นต้องมีความแน่นอน และรวดเร็วเพียงพอ

ข้อเสียของระบบนี้คือ การเลื่อนความถี่ยุ่งยากและต้องคำนวณตัวเลขที่ซับซ้อน แต่โดยทั่วไปแล้ว เครื่องรับส่งวิทยุที่ควบคุมด้วยไมโครคอมพิวเตอร์ เราจะใช้ตัวคอมพิวเตอร์เป็นตัวป้อนข้อมูล เพื่อเปลี่ยนแปลง ความถี่ของภาคส่ง-เคราะห์ความถี่เอง

วิธีสังเคราะห์ความถี่แบบที่ใช้วงจรสองโมดูลัส

วิธีที่จะทำให้ระบบสังเคราะห์ความถี่ ผลิตความถี่สูงมากได้อีกวิธีหนึ่งคือ การใช้วงจรทหารเป็นแบบวงจรทหารสองโมดูลัส (แทนที่จะเป็นวงจรทหาร N ธรรมดา) ส่วนสำคัญของวงจรทหารสองโมดูลัส คือ ไอซี ตระกูล ECL ซึ่งมีความสามารถในการทำงานที่ความถี่สูงกว่าตระกูล TTL หลายเท่า ไอซีที่กล่าวถึงนี้ จะทำการหารล่วงหน้า (หรือ prescale) ก่อนหมายถึงมีการทำงานในลักษณะที่หารได้ 2 ครั้ง ด้วยค่า 2 ค่าสลับกันในตัวไอซีตัวเดียวเรานิยมเรียกไอซีตระกูล ECL ว่าพริสเกลเลออร์ชนิดสองโมดูลัส (dual modulus prescaler) พริสเกลเลออร์ตัวนี้สามารถหารความถี่ด้วยตัวเลข 2 ตัว ซึ่งต่างกันอยู่ 1 เช่น หาร 10 หรือ 11 เรียกว่า 10/11 พริสเกลเลออร์ หาร 15 หรือ 16 เรียก 15/16 พริสเกลเลออร์ สังเกตว่า ตัวหารทั้งคู่ต่างกันอยู่ 1

ในตัวอย่างต่อไปนี้จะใช้ 10/11 พริสเกลเลออร์ (รูปที่ 14) เอาต์พุตของพริสเกลเลออร์จะป้อนไปให้แก่วงจรเคาน์เตอร์ ตระกูล TTL 2 ตัว ตัวหนึ่งเป็นเคาน์เตอร์หลัก (main counter) ส่วนอีกตัวหนึ่งเป็นเคาน์เตอร์เสริม (auxiliary counter)

ตัวเคาน์เตอร์เสริม จะเป็นตัวบังคับให้พริสเกลลอรัทหารด้วยตัวหาร (modulus) ตัวใด คือหารด้วย 10 หรือหารด้วย 11 เช่น สมมติว่าบ่อนข้อมูล (ความถี่) หรือพริส เซตตัวเลขให้เคาน์เตอร์เสริมและในขณะนั้น ECL พริสเกลลอรั ใช้ 11 เป็นตัวหาร เมื่อเคาน์เตอร์เสริมหยุดนับ จึงจะส่งคำสั่งไปบังคับให้ พริสเกลลอรัเปลี่ยนเป็นหารด้วย 10

ตัวเคาน์เตอร์หลักก็ เช่นเดียวกัน จะคอยนับถอยหลังไปเรื่อยๆจน เป็นศูนย์ เมื่อเคาน์เตอร์ทั้งตัวหลัก และตัวเสริมนับถึงศูนย์เมื่อใด ทั้งคู่จะถูก พริสเซตด้วยตัวเลขข้อมูลเนื่องจากเคาน์เตอร์เสริมจะต้องนับถึงศูนย์ก่อน ดังนั้น ตัว เลขที่พริสเซตให้เคาน์เตอร์เสริม จะต้องน้อยกว่าตัวเลขที่พริสเซตให้เคาน์เตอร์หลัก

สมมติว่าตัวเลขที่พริสเซตเป็น M ให้แก่เคาน์เตอร์หลักและ A ให้แก่ เคาน์เตอร์เสริมจะนับลงเป็นศูนย์ นั่นคือ เวลาที่ใช้ในการนับของเคาน์เตอร์เสริม เป็นศูนย์คิดเป็นจำนวนไซเกิล (ของ VCO) ที่ผ่านไป จะเท่ากับ 11 คูณด้วย A ไซเกิล

หลังจากนั้นพริสเกลลอรัจะถูกบังคับให้เปลี่ยนตัวหารเป็น 10 (โดย เคาน์เตอร์เสริม) เช่นกัน ยังเหลืออยู่อีก (M-A) ไซเกิลก่อนที่นับเป็นศูนย์ นั่นคือ จะต้องใช้เวลาในการนับเคาน์เตอร์หลักเป็นศูนย์ต่อไปอีก คิดเป็นจำนวนไซเกิล (ของ VCO) ที่ผ่านไปเท่ากับ 10 คูณด้วย (M-A)

ฉะนั้นรวมเวลาที่ใช้จึงเป็นผลรวมของเวลาทั้งสองข้างต้น คือ

$$\text{VCO ไซเกิล} = 11A + 10 (M-A) = 10M+A$$

ความถี่ของ VCO จะเท่ากับ (10M+A) เท่าของความถี่อ้างอิง หรือ

$$F_{\text{synth}} = F_{\text{ref}} (10M+A)$$

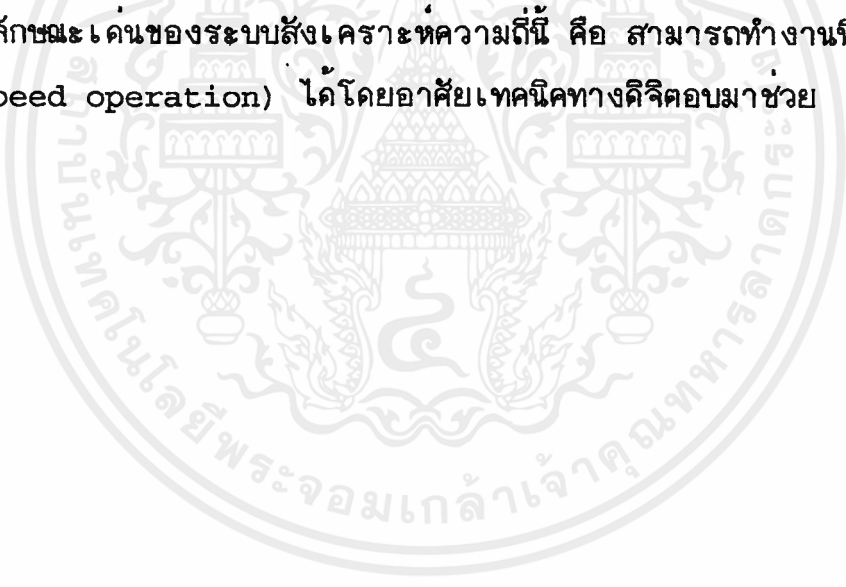
ขอให้สังเกตว่า ผลของตัวเลข M มีผลต่อความถี่ F_{synth} มากกว่า ตัวเลข A อยู่ 10 เท่า นอกจากนี้ตัวหาร 10 (M=A) ก็ไม่สามารถหาได้ครบตัวเลข ทุกค่า เนื่องจากมีข้อจำกัดตรงที่ M จะต้องมากกว่า (หรือเท่ากับ) A ในที่นี้ตัวหาร (10M=A) จะหารได้ครบทุกค่าถ้าเกิน 90 แต่ถ้าต้องหารน้อยกว่า 90 จะหารได้ไม่ ครบทุกตัว ทดลองหาตัวเลข M กับ A ที่ทำให้ตัวหารมีค่า 89 คุณจะพบว่า หาไม่ได้

สมการที่ยกตัวอย่างมาข้างต้นใช้กับพริสเกลลอรัแบบ 10/11 ในกรณี ที่พริสเกลลอรัชนิดสองโมดูลัส เป็นแบบ P และ (N1) ตัวหารจะกลายเป็นดังนี้

$$\begin{aligned} \text{ตัวหารของระบบสังเคราะห์ความถี่} &= PM=A \\ \text{ตัวหารต่ำสุด} &= P(P-1) \\ \text{ตัวหารสูงสุด} &= P M_{\max} + A_{\max} \end{aligned}$$

ถ้าโมดูลัส (ตัวหาร) ของพริสเกลเลอร์มีค่ามาก ตัวหารต่ำสุดก็จะมากยิ่งขึ้นไปอีกซึ่งเหมาะสมกับระบบสังเคราะห์ความถี่ที่ผลิตความถี่สูงๆ และ ช่วงห่างระหว่างช่องแคบ

เหตุผลสำคัญในการใช้พริสเกลเลอร์ชนิดสองโมดูลัส ก็เพื่อลดทอนความถี่ลง และให้ใช้กับวงจรหาร N ครอบคลุม TLL หรือ CMOS ได้ ถ้าใช้พริสเกลเลอร์แบบ 256/257 ก็จะสามารถสังเคราะห์ความถี่ไปถึงย่าน UHF ได้ ข้อดีอีกอย่างหนึ่งของพริสเกลเลอร์ชนิดสองโมดูลัส คือ ทำให้การกำเนิดความถี่ที่ไม่ตรงกับความถี่ที่แสดง เช่นในสภาวะรับ โลกคอลออสซิลเลเตอร์ จะผลิตความถี่แตกต่างจากความถี่ใช้งานอยู่เท่ากับความถี่ IF ของเครื่องรับ อีกตัวอย่างหนึ่ง เช่นในกรณีของการเลื่อนความถี่ภาคส่งสำหรับรีพีตเตอร์ (repeater offset) เป็นต้น ลักษณะเด่นของระบบสังเคราะห์ความถี่นี้ คือ สามารถทำงานที่ความถี่สูง (high speed operation) ได้โดยอาศัยเทคนิคทางดิจิทัลมาช่วย



ตัวอย่างการออกแบบ phase locked loop

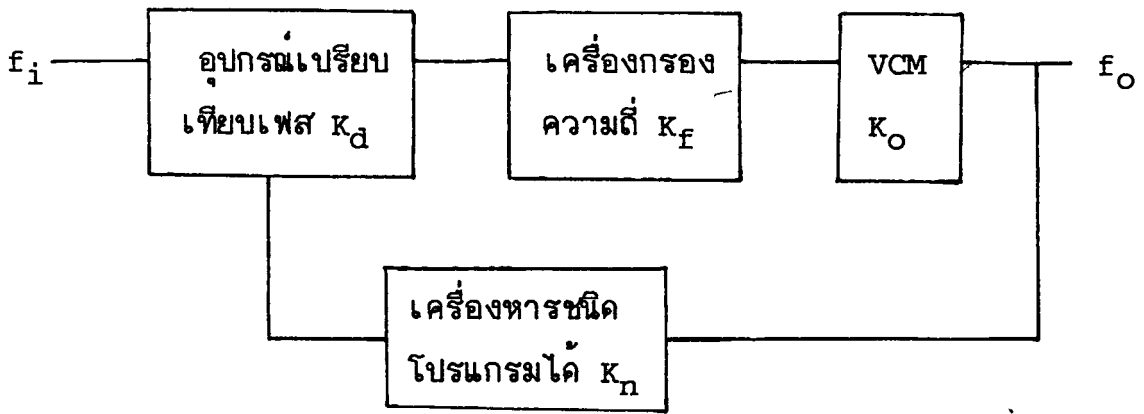
การออกแบบ phase locked loop โดยทั่วไปจะเกี่ยวข้องกับการคำนวณหาชนิดของลูบที่ต้องการ การเลือกแถบความถี่ที่เหมาะสม และการได้มาซึ่งความเสถียรภาพตามต้องการต่อไปนี้ จะแสดงตัวอย่างการออกแบบ

ข้อกำหนดรายละเอียดของระบบ phase locked loop ที่จะออกแบบมีดังนี้

Output frequency	2.0 MHz ถึง 3.0 MHz
Frequency steps	100 kHz
Phase coherent frequency output	-
Lock-up time between channels	1 ms
Overshoot	< 20%

พึงสังเกตว่าข้อกำหนดรายละเอียดเหล่านี้ ใช้กับระบบที่มีหน้าที่การทำงานคล้ายเครื่องกำเนิดฐานเวลาที่ผันแปรได้ (variable time base generator) หรือเครื่องสังเคราะห์ความถี่ จากข้อกำหนดรายละเอียดที่ให้ ทำให้สามารถหาพารามิเตอร์ของวงจรที่แสดงในรูป ซึ่งจะใช้อุปกรณ์ข้างล่างในการสร้าง PLL ดังนี้

Frequency-Phase Detector	MC4044/4344
Voltage Controlled Multivibrator (VCM)	MC4024/4324
Programmable Counter	MC4016/4316



รูปที่ 4.17 พารามิเตอร์ของวงจร phase locked loop

ทรานซ์เฟอร์ฟังก์ชันชนิด forward คือ

$$G(s) = K_d K_f \frac{K_o}{s}$$

และทรานซ์เฟอร์ฟังก์ชันชนิดป้อนกลับ (feedback) คือ

$$H(s) = K_n$$

ในที่นี้

$$K_n = 1/N$$

อัตราส่วนตัวหาร
(programmable counter)
ของบริษัทหมอบีโตรีล่า ดังนี้

K_n ของเครื่องนับเลขแบบโปรแกรมได้
หาได้จากสูตรที่ให้ไว้ในคู่มือการใช้ AN-535

$$N_{\min} = \frac{f_{O \min}}{f_i} = \frac{f_{O \min}}{f \text{ step}} = \frac{2 \text{ MHz}}{100\text{kHz}} = 20$$

$$N_{\max} = \frac{f_{O \max}}{f \text{ step}} = \frac{3 \text{ MHz}}{100\text{kHz}} = 30$$

$$K_n = 1/N = \frac{1}{20} \text{ ถึง } \frac{1}{30}$$

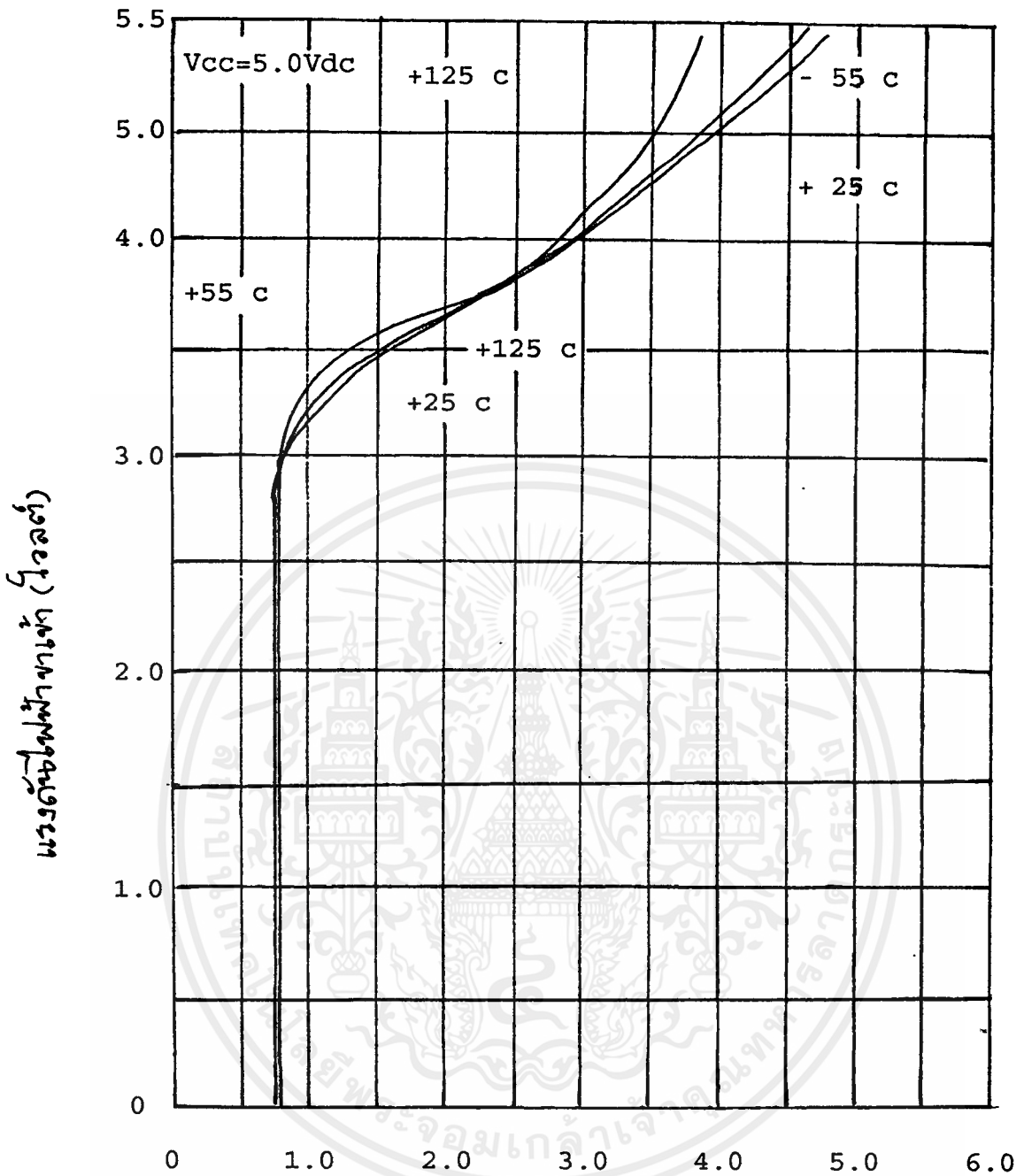
เนื่องจากต้องการออกแบบให้สัญญาณขาออกเป็นชนิดเฟสโคฮีเร้นท์ (phase coherent output) เทียบกับสัญญาณขาเข้า จึงต้องเลือกระบบชนิดที่ 2

ความผิดพลาดเชิงมุม ภาวะคงที่ (steady state phase errors) สำหรับชนิดของระบบต่างๆ

ระบบ	ชนิดที่ 1	ชนิดที่ 2	ชนิดที่ 3
ตำแหน่งเป็นขั้นๆ	ศูนย์	ศูนย์	ศูนย์
ความเร็วเป็นขั้นๆ	คงที่	ศูนย์	ศูนย์
ความเร่งเป็นขั้นๆ	เพิ่มขึ้นอย่างต่อเนื่อง	คงที่	ศูนย์

*ความผิดพลาดเชิงมุมที่เป็นค่าศูนย์ แสดงว่า เฟสของสัญญาณขาเข้าของ phase comparator ทั้งสองสัญญาณตรงกัน หรือมี phase coherency

ช่วงการปฏิบัติงาน (operating range) ของ MC4024/4324 VCM จะต้องคลุมความถี่ตั้งแต่ 2MHz ถึง 3MHz เลือกค่าของตัวจุควบคุม (control capacitor) ตามกฎที่มีอยู่ในแผ่นเอกสารข้อมูล (data sheet) ของ MC4024/4324 จะได้ $C = 100 \text{ pF}$ ช่วงการปฏิบัติงานก็จะอยู่ที่กึ่งกลางของช่วงของ VCM แรงดันไฟฟ้าขาเข้า เทียบกับความถี่ขาออกนั้นแสดงอยู่ในรูป



รูปที่ 4.18 ความถี่ขาออก (MHz)

แรงดันไฟฟ้าขาเข้าเทียบกับความถี่ขาออกของ MC4324 ที่ใช้
 100pF ตัวจุป้อนกลับ

ทรานซ์เฟอ์ฟังก์ชันของ VCM คือ K_o/s

ในที่นี้ K_o คือความไวของ VCM มีหน่วยเป็นเรเดียนต่อวินาทีต่อโวลท์ และ K_o หาได้โดยเป็นส่วนกลับของความชัน (slope)

$$K_o = \frac{4 \text{ MHz} - 1.5 \text{ MHz}}{5 \text{ V} - 3.6 \text{ V}} \quad \text{เรเดียน/วินาที/โวลท์}$$

$$K_o = 11.2 \cdot 10^6 \quad \text{เรเดียน/วินาที/โวลท์}$$

ดังนั้นทรานซ์เฟอ์ฟังก์ชันของ VCM คือ $\frac{11.2 \cdot 10^6}{s}$ เรเดียน/วินาที/โวลท์

ตัวหารที่เป็น s นั้น คือการแปลงความถี่ของ VCM เป็นเฟส นั่นคือเฟสเกิดจากการอินทิเกรตความถี่ ค่าคงที่ของกำลังขยายของ MC4044/4344 phase detector นั้นคือ

$$K_d = \frac{DF_{\text{High}} - UF_{\text{low}}}{2(2)} = \frac{2.3\text{v} - 0.9\text{v}}{4} = 0.111 \text{ โวลท์/เรเดียน}$$

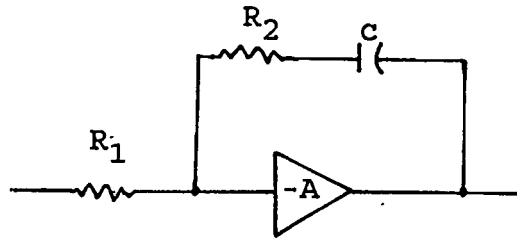
เนื่องจากระบบชนิดที่ 2 นี้เป็นชนิด second order PLL ทรานซ์เฟอ์ฟังก์ชันของลูปคือ

$$G(s) H(s) = K_d K_f \frac{K_o}{s} K_n = \frac{K(s+a)}{s^2}$$

ฉะนั้น ทรานซ์เฟอ์ฟังก์ชันของเครื่องกรองความถี่จะมีรูปแบบดังนี้

$$k_f = \frac{s+a}{s}$$

เพื่อให้ได้ poles และ zeroes ที่จำเป็น เพื่อให้ได้ $G(s) H(s)$ ตามต้องการ วงจรที่แสดงในรูปข้างล่างจะให้ผลตามต้องการ



รูปที่ 4.19 การออกแบบ active filter

$$K_f = \frac{R_2 CS + 1}{R_1 CS} \quad \text{สำหรับ } A \text{ ที่มีค่ามาก}$$

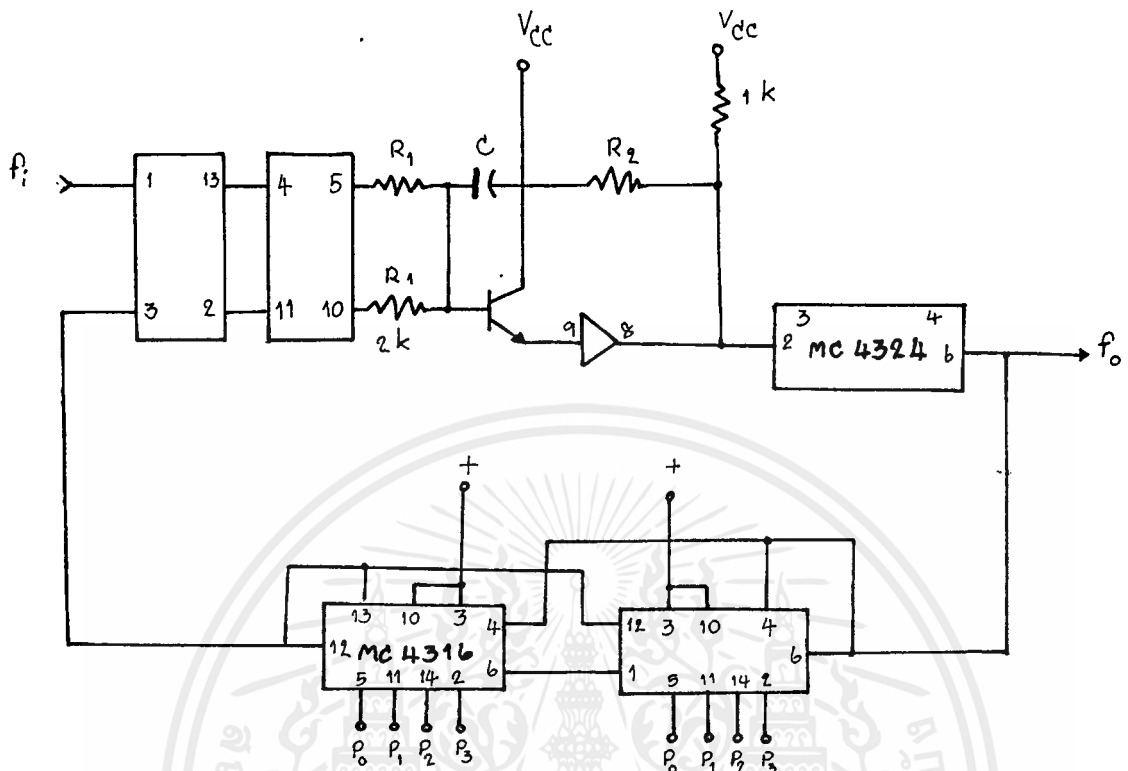
ในที่นี้ A คือกำลังขยายแรงดันของเครื่องขยายแบบ operation amplifier R_1, R_2 และ C เป็นตัวแปรที่ให้ลักษณะสมบัติของลูปที่ต้องการ

เนื่องจากกำลังขยายของวงจรเครื่องกรองความถี่เอคคิพใน MC4044 /4344 มีค่าจำกัดจึงจำเป็นต้องใช้องค์ประกอบการแก้ไขกำลังขยาย K_C เพิ่มให้แก่ K_f ด้วย ทั้งนี้เพื่อให้ได้ลักษณะสมบัติตามต้องการ K_C หาค่าได้จากผลการทดลองเท่ากับ 0.5

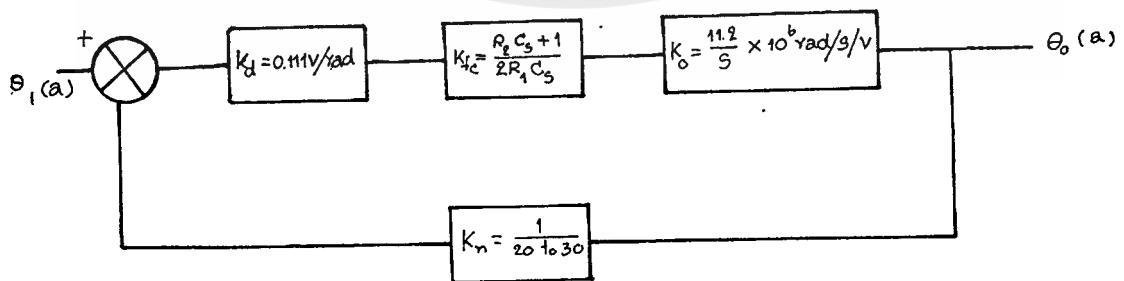
$$K_{fC} = K_f K_C = 0.5 \left(\frac{R_2 CS + 1}{R_1 CS} \right)$$

ในกรณีที่กำลังขยายมีค่ามาก สมการข้างต้นใช้ได้ทันทีโดยไม่ต้องมีองค์ประกอบการแก้ไขกำลังขยาย

วงจรของ PLL ที่แสดงในรูปข้างล่างและลาปลาซทรานซ์ฟอร์ม (Laplace transform) ที่อยู่ในรูปถัดไป



รูปที่ 4.20 แผนผังวงจรของ PLL ชนิดที่ 2



รูปที่ 4.21 แผนผังของการแสดงลาปลาซของ PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซ์เฟอร์ฟังก์ชันของลูบคือ

$$G(s) H(s) = K_d K_{fc} K_o K_n$$

$$G(s) H(s) = K_d (0.5) \left(\frac{R_2 CS + 1}{R_1 CS} \right) \left(\frac{K_o}{s} \right) \left(\frac{1}{N} \right)$$

สมการลักษณะสมบัติ (characteristic equation) จะมีรูปแบบ

$$\begin{aligned} \text{C.E.} &= 1 + G(s) H(s) = 0 \\ &= s^2 + \frac{0.5 K_d K_o R_2}{R_1 N} s + \frac{0.5 K_d K_o}{R_1 CN} \end{aligned}$$

เทียบสมการข้างต้นกับสมการข้างล่างนี้

$$\frac{V_o(s)}{(s)} = \frac{2 \omega_n s + \omega_n^2}{s^2 + 2 \omega_n s + \omega_n^2}$$

จะได้

$$s^2 + \frac{0.5 K_d K_o R_2}{R_1 N} s + \frac{0.5 K_d K_o}{R_1 CN} = s^2 + 2 \omega_n s + \omega_n^2$$

เมื่อเทียบสัมประสิทธิ์เทอมต่อเทอมในสมการข้างต้นจะได้

$$\frac{0.5 K_d K_o R_2}{R_1 CN} = 2 \omega_n$$

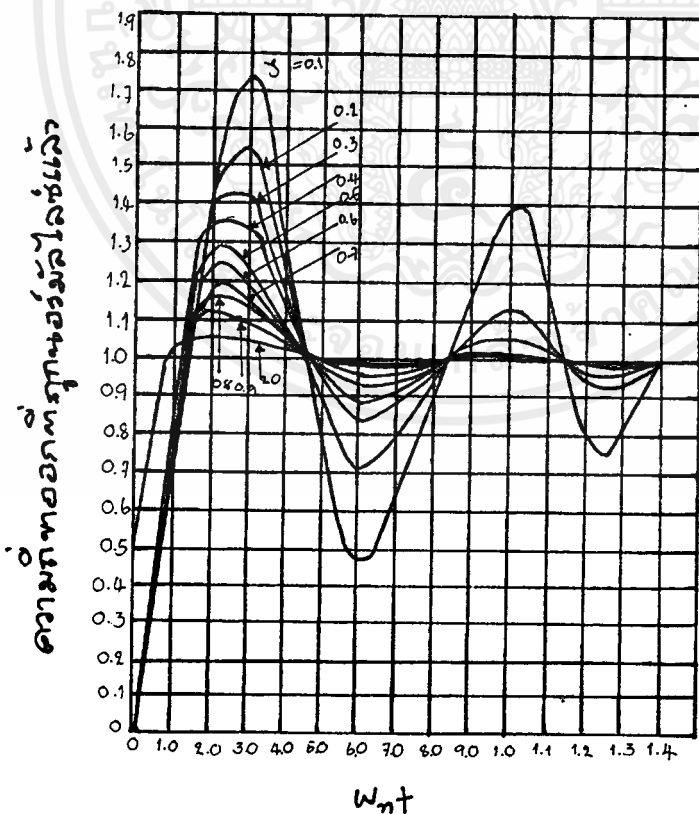
และ $\frac{0.5 K_d K_o}{R_1 CN} = \omega_n^2$

ในกรณีที่ใช่วงจรเครื่องกรองความถี่แบบคัตออฟที่มีกำลังขยาย (A) มีค่ามาก ($K_C = 1$) สมการทั้งสองจะได้

$$\frac{K_d K_o R_2}{R_1 C N} = 2 \omega_n$$

$$\frac{K_d K_o}{R_1 C N} = \omega_n^2$$

ค่าความถี่ธรรมชาติ ω_n สามารถหาได้จากเปอร์เซ็นต์ความโค้ง (percent overshoot) เวลาการอยู่ตัว (settling time) คูณแผนผังวงจรของ PLL ชนิดที่ 2 ที่แสดงการตอบสนองของ PLL ชนิดกำลังสอง (second order)



รูปที่ 4.22 step response ของsecond order PLL ชนิดที่สอง

จากรูป damping ratio = 0.8 จะให้เปอร์เซ็นต์ความโด่ง (overshoot) น้อยกว่า 20% และจะอยู่ตัว (settle) ภายใน 5% ที่ $w_n t = 4.5$ lock-up time ที่ต้องการเท่ากับ 1 ms

$$w_n = \frac{4.5}{t} = \frac{4.5}{0.001} = 4.5 \times 10^3 \quad \text{เรเดียน/วินาที}$$

จัดรูปสมการ จะได้

$$R_1 C = \frac{0.5 K_d K_o}{w_n^2 N}$$

$$= \frac{(0.5) (0.111) (11.2 \times 10^6)}{(4500)^2 (30)}$$

$$R_1 C = 0.00102$$

ความโด่งมากที่สุด (maximum overshoot) เกิดที่ N_{max} ซึ่งเป็นค่าที่ให้กำลังขยายของลูปน้อยที่สุด

$$\text{ให้ } C = 0.5 \quad F$$

$$R = \frac{0.00102}{0.5 \times 10^2} = 2.04 \text{ K}$$

$$\text{ใช้ค่า } R_1 = 2 \text{ K}$$

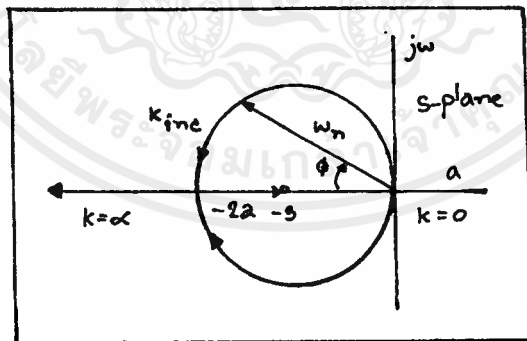
โดยทั่วไป ควรเลือกค่า R_1 มากกว่า 1 K

แก้สมการ จะได้

$$R_2 = \frac{2 \omega_n R_1 N}{K_d K_o (0.5) C \omega_n} = \frac{2}{2(0.8)} \\ = \frac{2}{(0.5 \times 10^{-6})(4500)} \\ = 711$$

ใช้ค่า $R_2 = 680$

เราหาพารามิเตอร์ของวงจรได้ทั้งหมดแล้ว และสามารถสร้าง PLL ได้ เนื่องจากกำลังขยายของลูปเป็นฟังก์ชันของอัตราส่วนการหาร (divide ratio) K_n closed loop poles จะเปลี่ยนตำแหน่งตาม K_n ถ้า K_n เปลี่ยน root locus ดังรูปที่แสดงการเปลี่ยนแปลงของ closed loop pole จะเห็นได้ว่า PLL นี้ออกแบบใช้กับ programmable counter $N = 30$ การตอบสนองของระบบ (system response) สำหรับ $N = 20$ จะให้แถบความถี่ (band width) กว้างขึ้น และ damping factor มีค่ามากขึ้น



การเปลี่ยนแปลงของ root locus

หมายเหตุ: เราได้แสดงการออกแบบ second order PLL ชนิดที่ 2 เพราะ PLL ชนิดนี้มีวิสัยความสามารถในการทำงานดีเยี่ยม ถึงแม้ในระบบที่ไม่ต้องบงการ การที่มีเฟสตรงกัน (phase coherency) PLL ชนิด 2 นี้ ก็ยังให้การออกแบบที่ดีอยู่



บทที่ 5 การพันคอยล์

การพันคอยล์ปรับค่าได้

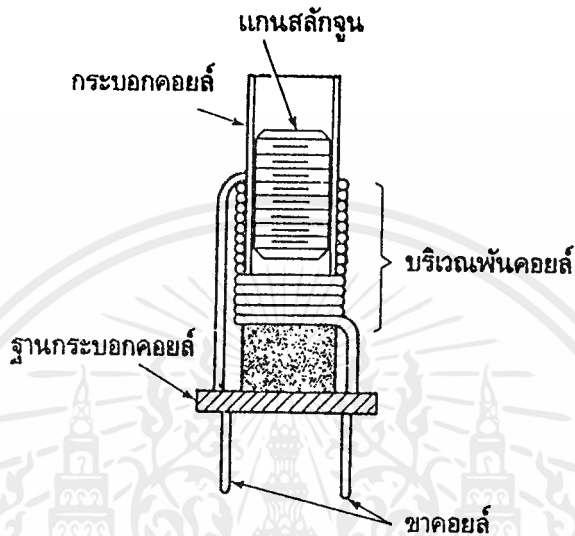
ตัวเหนี่ยวนำ L (inductor) หรือตัวเก็บประจุ C (capacitor) เป็นอุปกรณ์ที่พบเห็นและใช้กันมากในวงจร RF. เมื่อมี L และ C ต่อร่วมกันเป็นวงจรรزون จะมีความถี่หนึ่งที่เรโซแนนซ์กับวงจรรزونนี้ ความเรโซแนนซ์ของวงจรรزونหาได้จากสูตร $F = 1/(6.28/LC)$

ถ้าเราทราบค่าตัวเหนี่ยวนำ หรือ ค่าตัวเก็บประจุตัวใดตัวหนึ่ง ก็สามารถหาค่าของอุปกรณ์อีกตัวหนึ่งที่ไม่ทราบค่าได้จากสูตร $C = 1/(39.5 F^2L)$ และ $L = 1/(39.5 F^2C)$

สูตรดังกล่าวทั้ง 3 สูตร มีหน่วย L เป็นเฮนรี (henry) หน่วย C เป็นฟารัด (farad) และหน่วยความถี่เป็นเฮิรตซ์ (hertz)

โดยทั่วไปตัวเก็บประจุเป็นอุปกรณ์ที่หาซื้อได้ง่ายในค่าต่างๆ ซึ่งมีให้เลือกมากมายหลายค่า แต่สำหรับตัวเหนี่ยวนำแล้ว บางครั้งเราไม่สามารถหาซื้อตามค่าที่ต้องการได้ ในบทความนี้จึงเป็นวิธีการพันคอยล์ปรับค่าได้ เพื่อให้ได้ค่าคอยล์ตามที่ต้องการใช้งาน

ตามปกติแล้วตัวเหนี่ยวนำหรือคอยล์ปรับค่าได้จะเป็นตัวเหนี่ยวนำชนิดที่มีแกนเฟอร์ไรท์ หรือ แกนผงเหล็กเป็นตัวปรับจูนค่า ส่วนตัวเหนี่ยวนำชนิดแกนอากาศ (ไม่มีแกน) จะอาศัยการปรับจูนค่าได้จากการบีบ-ยืดที่ตัวขดคอยล์หรืออีกวิธีด้วยการเลือกต่อแท็บสายจากขดคอยล์

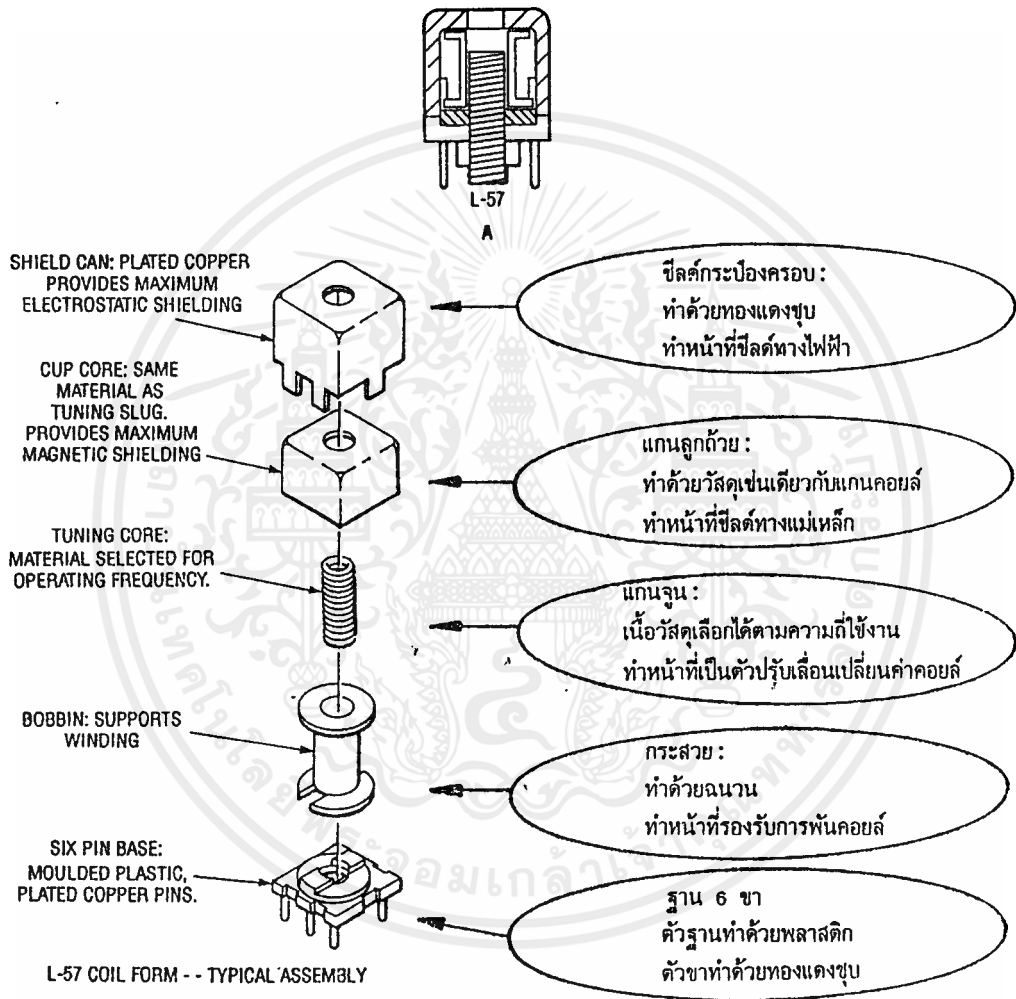


รูปที่ 5.1 ภาพหน้าตัดแสดงกระบอกคอยล์มีสลักจูนทั่วไป

ในรูปที่ 5.1 แสดงกระบอกคอยล์ที่มีแกนสลักจูนเป็นตัวปรับค่าแบบพื้นฐานทั่วไป ตัวกระบอกคอยล์อาจจะทำมาจากพลาสติก, พิโนลิก, โฟเบอร์กลาส, หรือเซรามิก ตัวแกนสลักจูนที่อยู่ภายในกระบอกคอยล์จะมีร่องบาก สำหรับเป็นที่ปรับจูนด้วยไขควงปากแบน หรือ อาจจะทำเป็นรูทกเหลี่ยม สำหรับให้ใช้ปรับจูนด้วยไขควงจูนแบบทกเหลี่ยม ขนาดวัดที่ใช้พื้นคอยล์ จะถูกพันลงบนรอบนอกของกระบอกคอยล์ และค่าคอยล์ที่ได้จะขึ้นอยู่กับจำนวนขดลวดที่พัน และ ชนิดของแกนสลักจูนที่อยู่ภายในกระบอกคอยล์

ตารางที่ 5.1 ข้อมูลเฉพาะของกระบอกคอยล์ AMIDON

Part Number หมายเลขคอยล์	Frequency Range (MHz) ย่านความถี่ (MHz)	A ₁ Value ค่า A	Ratio อัตราส่วน	Q _{max} ค่า Q สูงสุด
L-33-1	0.30-1.0	75	1.0:1	80
L-33-2	1.00-10	68	1.5:1	90
L-33-3	0.01-0.5	80	1.8:1	70
L-33-6	10-50	60	1.5:1	100
L-33-10	25-100	54	1.4:1	120
L-33-17	50-200	48	1.3:1	130
L-43-1	0.30-100	115	1.6:1	110
L-43-2	1.00-10	98	1.6:1	120
L-43-3	0.01-0.5	133	1.8:1	90
L-43-6	10-50	85	1.4:1	130
L-43-10	25-100	72	1.3:1	150
L-43-17	50-200	56	1.2:1	200
L-57-1	0.30-1.0	175	3:1	-
L-57-2	1.00-10	125	2:1	-
L-57-3	0.01-0.5	204	3:1	-
L-57-6	10-50	115	2:1	-
L-57-10	25-100	100	2:1	-
L-57-17	50-200	67	1.2:1	-



รูปที่ 5.2 ภาพ A แสดงภาพหน้าตัด ภาพ B แสดงส่วนประกอบระบอบคอยล์แบบ L-57 ของบริษัท Amidon Associate, Inc.

การพันคอยล์ปรับค่าได้ซึ่งมีแกนสำหรับปรับจูนอยู่ในกระบอกคอยล์นี้ จะต้องทราบรายละเอียดคุณลักษณะสมบัติเฉพาะ (specification) ของชุดกระบอกคอยล์ที่นำมาใช้พันคอยล์ก่อน

ตามตัวอย่างการพันคอยล์นี้ ได้ใช้กระบอกคอยล์สำเร็จรูปของบริษัท Amidon Associates, Inc. (สหรัฐอเมริกา) ดังตัวอย่างขนาดกระบอกคอยล์ต่างๆ 3 ขนาดของบริษัท Amidon คือกระบอกคอยล์หมายเลข L-33-X จะมีขนาดหน้าตัดสี่เหลี่ยมด้านละ 0.31 นิ้วและสูง 0.40 นิ้ว กระบอกคอยล์เบอร์ L-43-X มีขนาดหน้าตัดสี่เหลี่ยมด้านละ 0.44 นิ้วและสูง 0.40 นิ้ว ส่วนกระบอกคอยล์เบอร์ L-57-X มีขนาดหน้าตัดสี่เหลี่ยมด้านละ 0.56 นิ้ว สูง 0.05 นิ้ว เครื่องหมาย "X" ในเบอร์กระบอกคอยล์ตามตัวอย่างนี้มีไว้สำหรับแสดงตัวเลขตามชนิดของวัสดุที่นำมาทำเป็นแกนล็กจูน ซึ่งค่าตัวเลขนี้จะเปลี่ยนแปลงไปตามความถี่ใช้งานของกระบอกคอยล์ดังที่แสดงอยู่ในตารางที่ 5.1

ตัวอย่างการพันคอยล์ในที่นี้ ต้องการให้ได้ค่าคอยล์สำหรับใช้ในวงจรจูนที่ความถี่ 15 MHz และเพื่อให้ได้อัตราส่วนค่าตัวเก็บประจุต่อค่าตัวเหนี่ยวนำสูงๆ ซึ่งจะทำให้ได้ค่า "Q" แฟกเตอร์ ("Q" factor) ของชุดคอยล์สูงตามไปด้วย จึงได้เลือกใช้ค่าตัวเก็บประจุแบบ NPO ค่า 56 PF ในวงจรจูน จากค่าตัวเก็บประจุ 56 PF ที่เลือกใช้นี้ เมื่อนำไปแทนค่าในสูตรที่ใช้คำนวณหาค่า L ที่ความถี่เรโซแนนซ์ 15 MHz จะได้ค่า L ประมาณ 2 uh ขึ้นต่อไปก็เป็นการคำนวณหาจำนวนรอบ (N) ที่ใช้ในการพันขดลวดลงบนกระบอกคอยล์ สูตรที่ใช้ในการคำนวณหาจำนวนรอบคือ $N = 100/L/(0.9A_L)$

เมื่อ: L คือ ค่าอินดักแทนซ์ของคอยล์ที่ต้องการ หน่วยเป็นไมโครเฮนรี (uh)

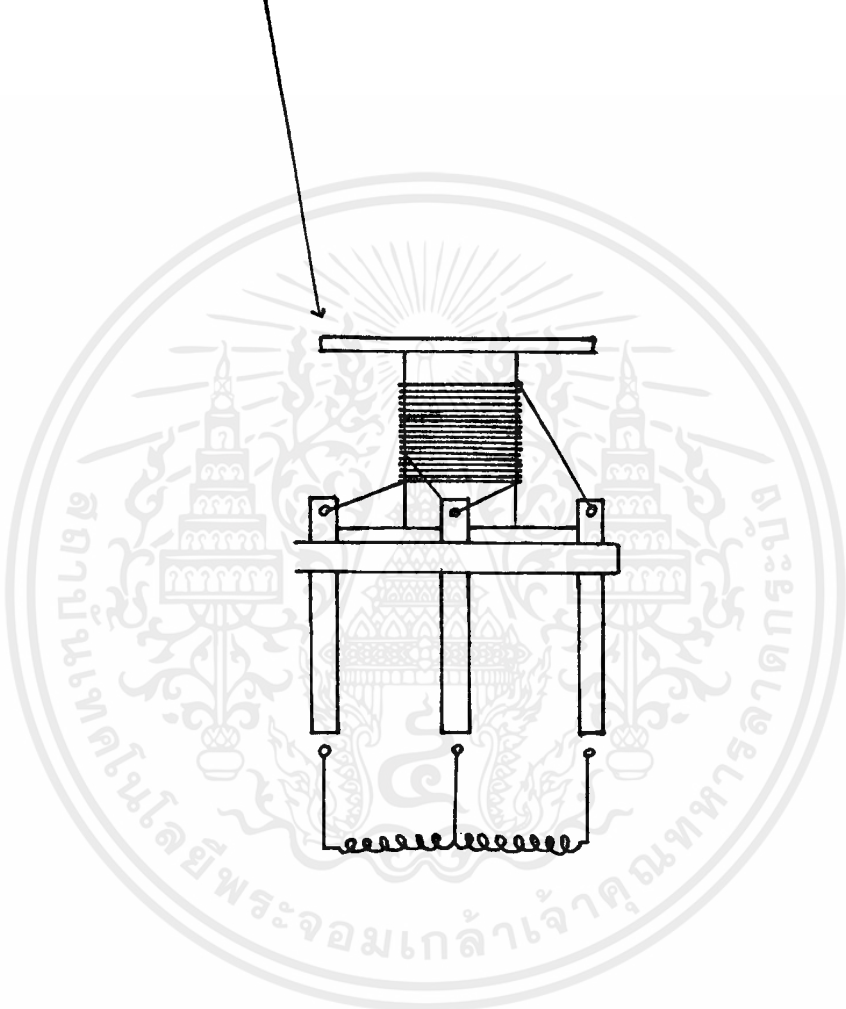
ค่า A_L แฟกเตอร์เป็นฟังก์ชันคุณสมบัติของวัสดุที่ใช้ทำแกนคอยล์ ซึ่งได้กำหนดมาในค่า ไมโครเฮนรี คือ 100 รอบ

(ค่า A_L ของกระบอกคอยล์เบอร์ต่างๆแสดงในตารางที่ 1)

ในการพันคอยล์ครั้งนี้ได้เลือกใช้กระบอกคอยล์เบอร์ L-57-6 (จากตารางที่ 5.1 จะเห็นว่ากระบอกคอยล์เบอร์นี้มีความถี่ใช้งานอยู่ในช่วง 10-50 MHz ซึ่งครอบคลุมความถี่ใช้งาน 15 MHz ที่เราต้องการ) และค่า A_L ของกระบอกคอยล์เบอร์นี้มีค่า = 115 uh/100 รอบ เมื่อนำไปแทนค่าในสูตรหาจำนวนรอบผลลัพธ์ที่ได้คือ 14 รอบ

ในการพันคอยล์จะต้องใช้ลวดเบอร์ละเอียดเนื่องจากกระบอกคอยล์มีขนาดเล็ก จากลวดเบอร์ละเอียดที่มีให้เลือกระหว่างเบอร์ 26-32 ได้เลือกเอาลวดขนาดเบอร์ 32 มาใช้ในการพันคอยล์ ลวดดังกล่าวเป็นลวดทองแดงเคลือบน้ำยาแบบทั่วๆไป (ลวดแบบเดียวกับที่ใช้ในการพันขดลวดมอเตอร์) เมื่อนำไปทดสอบใช้งานปรากฏว่าสามารถใช้ได้ดี

BOBBIN กระสวยที่ใช้พันคอยล์



รูปที่ 5.3 เป็นตัวอย่างแสดงให้เห็นการพันขดลวดแบบมีการแก้ปคอยล์ เริ่มจากการบัดกรีเส้นลวดเข้ากับขาคอยล์ทางด้านซ้ายมือก่อน พันเส้นลวดลงบนกระสวยของกระบอกคอยล์จนครบถึงรอบที่ต้องการมีที่ปคอยล์ แล้ววกเส้นลวดมาร้อยและบัดกรีเข้ากับขากลาง จากนั้นจึงวกสายกลับเข้าไปพันลงบนกระสวยอีกครั้ง จนครบตามจำนวนรอบที่ต้องการแล้วโยงสายเส้นลวดมาบัดกรียึดเข้ากับขาข้างขวาของกระบอกคอยล์ เมื่อพันคอยล์เสร็จแล้วควรหยอดกาวลงบนขดคอยล์เล็กน้อยเพื่อป้องกันไม่ให้ขดคอยล์หลุดหลวมได้ง่าย

จุดสำคัญของการพันคอยล์รับค่าได้ ด้วยวิธีการคำนวณจากสูตรตามนี้ เราจะต้องทราบข้อมูลคุณลักษณะสมบัติเฉพาะ (specification) ของกระบอกคอยล์ที่นำมาใช้ในการพันคอยล์ สำหรับในบ้านเรานั้น เป็นที่ทราบกันดีว่ากระบอกคอยล์สำเร็จรูปทั่วไป ที่มีวางขายกันตามร้านขายอะไหล่บ้านหม้อทางผู้ชายจะไม่มีรายละเอียดของกระบอกคอยล์ให้กับผู้ซื้อ ดังนั้นการพันคอยล์ให้ได้ค่าตามต้องการแบบง่าย ๆ ด้วยการลองลุ่มจำนวนขดลวดพันลงบนกระบอกคอยล์ แล้ววัดค่าคอยล์ด้วยเครื่องวัดค่าอินดักแทนซ์ (มิเตอร์วัดค่า RLC ขนาดเล็กราคาไม่กี่พันบาทมีขายกันหลายร้านในย่านบ้านหม้อ) ทดลองเปลี่ยนจำนวนรอบขดคอยล์จนได้ค่าคอยล์ตามที่ต้องการ หรือบางคนอาจจะใช้ดีพีมิเตอร์ เป็นตัวทดสอบหาค่าความถี่เรโซแนนซ์ของวงจร LC ที่สร้างขึ้น

การพันคอยล์ให้ค่า L ตามต้องการ

ลวดตัวนำที่พันหรือขดขึ้นเป็นคอยล์ มักจะใช้ในวงจรที่มีความถี่โพลัสทำหน้าที่เป็นตัวที่ทำให้เกิดอินดักแทนซ์ในวงจร เราเรียกอุปกรณ์พวกนี้ว่าอินดักเตอร์ (inductor) หรือบางทีเรียกว่า โช๊ค (choke) หรือคอยล์ก็ได้ แกนของอินดักเตอร์มีทั้งที่ทำจากสารแม่เหล็ก เช่น แกนเหล็ก หรือแกนเฟอร์ไรท์ หรืออาจจะใช้แกนที่เป็นฉนวน ไม่มีคุณสมบัติของสารแม่เหล็ก เช่น พลาสติก หรือเบเคไลต์ (bakelite) สำหรับเป็นโครงยึดขดลวดในกรณีที่พันด้วยเส้นลวดเล็ก ๆ หรือถ้าเป็นลวดเส้นโตๆ ก็พันตัวเปล่าๆ โดยไม่ต้องมีแกนซึ่งเราเรียกว่า อินดักเตอร์ที่ไม่ได้ใช้สารแม่เหล็กเป็นแกนเหล่านี้ว่า อินดักเตอร์แกนอากาศ (air core inductor)

อินดักเตอร์มีค่าคงที่อยู่ค่าหนึ่งซึ่งเราเรียกกันว่า อินดักแทนซ์ (inductance) เราแทนค่านี้ด้วยอักษร L ค่าอินดักแทนซ์ เป็นค่าที่เกิดจากการยุบตัวและพองตัวของสนามแม่เหล็กในอินดักเตอร์ที่อยู่ในวงจรไฟฟ้าสลับ ทำให้มีคุณสมบัติของวงจรไฟฟ้าที่พยายามจะต่อต้านการเปลี่ยนแปลงของกระแสที่ไหลในวงจร

ค่าของอินดักแทนซ์ขึ้นกับชนิดและขนาดของแกน รวมทั้งลักษณะการพันคอยล์ และ จำนวนขดลวดของคอยล์ คอยล์ที่ให้แกนเป็นสารแม่เหล็ก จะมีค่าอินดักแทนซ์มากกว่าคอยล์ที่ใช้แกนเป็นฉนวน หรืออากาศมาก และคอยล์ที่มีจำนวนขดลวดมากจะทำให้มีค่าอินดักแทนซ์มากขึ้นตามไปด้วย

หน่วยพื้นฐานของค่าอินдукแตนซ์ คือ เฮนรี (henry) เราให้ค่าจำกัดความของหน่วยเฮนรีดังนี้ ศัวนำหรือคอยล์ จะมีค่าอินдукแตนซ์ 1 เฮนรี ก็ต่อเมื่อมีการเปลี่ยนแปลงของกระแสในอัตรา 1 แอมแปร์ต่อ 1 วินาที แล้วทำให้เกิดแรงดันต้านกลับ (vemf) 1 โวลต์

หน่วยย่อยของเฮนรี ได้แก่ มิลลิเฮนรี (milli henry) และ ไมโครเฮนรี (micro henry) ซึ่งมีความสัมพันธ์กันดังนี้

$$\text{มิลลิเฮนรี (mH)} = \frac{1}{1,000} \text{ H}$$

$$\text{หรือ } 1 \text{ H} = 1,000 \text{ mH}$$

$$\text{ไมโครเฮนรี (H)} = \frac{1}{1,000,000} \text{ H}$$

$$\text{หรือ } 1 \text{ H} = 1,000,000 \text{ uH}$$

อินдукเตอร์ที่ใช้ในวงจรอิเล็กทรอนิกส์ มีค่าอินдукแตนซ์ในช่วงกว้างมาก เช่น ถ้าอยู่ในวงจรจ่ายไฟ ก็ใช้ค่าเฮนรี ซึ่งจะต้องใช้ขนาดลวดพันบนแกนเหล็ก จึงจะได้ค่ามากๆ ถ้าอยู่ในวงจรที่ความถี่ไม่สูงนัก ค่าอินдукแตนซ์ที่ใช้จะอยู่ในช่วง มิลลิเฮนรี (mH) ถ้าในวงจรความถี่ปานกลางและที่ความถี่สูงขึ้นไป ค่าอินдукเตอร์ที่ใช้จะอยู่ในช่วงไมโครเฮนรี (uH)

ในศัวนำข้อมีค่าอินдукแตนซ์เสมอแม้ว่าศัวนำนั้นไม่อยู่ในรูปของคอยล์ก็ตาม ลวดศัวนำที่เป็นเส้นตรงสั้นๆ จะมีค่าอินдукแตนซ์น้อยมาก แต่ถ้าหากมีกระแสที่เปลี่ยนแปลงไหลผ่านศัวนำมากพอก็จะทำให้เกิดการเหนี่ยวนำขึ้นได้ หรือลวดศัวนำที่ยาวเพียงไม่กี่นิ้ว เราอาจจะมองข้ามไปก็ได้ ถ้าอยู่ในวงจรความถี่ต่ำ แต่ในกรณีที่ความถี่สูงกว่า 100 MHz ขึ้นไป เส้นลวดอันนี้จะมีผลต่อความถี่ในวงจรได้

ค่าอินдукแตนซ์ โดยประมาณของขดลวดที่พันขึ้นเคียงบนแกนอากาศคำนวณได้จากสูตร

$$\text{หาค่าอินдукแตนซ์ } L = \frac{a^2 n^2}{9a+10b}$$

หรือหาจำนวนรอบของขดลวดได้ โดยการจัดสูตรใหม่

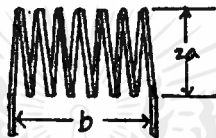
หาจำนวนรอบ $N = \frac{L(9a+10b)}{a^2}$

เมื่อ L คือ ค่าอินดักแตนซ์ มีหน่วยเป็น uH

a คือ รัศมีของคอยล์ มีหน่วยเป็นนิ้ว

b คือ ความยาวในการพันขดลวดมีหน่วยเป็นนิ้ว

n คือ จำนวนรอบของขดลวด



รูปแสดงความหมายของ a และ b ของขดลวด

ค่าที่ได้จากการคำนวณของสูตรนี้จะใกล้เคียงความจริง ถ้าความยาวของการพันขดลวด (ค่า b) มีไม่น้อยกว่า $0.8 a$.

ตัวอย่างที่ 1 การคำนวณหาค่า L สมมติมีคอยล์ขดหนึ่ง พันไว้ 48 รอบ ด้วยระยะการพัน 32 รอบค่อนิ้ว เส้นผ่าศูนย์กลางของคอยล์ = $\frac{3}{4}$ นิ้ว ให้หาค่า L ของขดลวดนี้

ระยะพันคอยล์ 32 รอบ ได้คอยล์ยาว = 1 นิ้ว

ถ้าพันคอยล์ 48 รอบ จะได้ความยาว (ค่า b) = $\frac{48}{32} = 1.5$ นิ้ว

32

เส้นผ่าศูนย์กลางของคอยล์ = $\frac{3}{4}$ นิ้ว = 0.75 นิ้ว

4

รัศมีของคอยล์ (ค่า a) = $0.75 - 2 = 0.375$ นิ้ว

แทนค่าในสูตร $L = \frac{.375 \times .375 \times 48 \times 48}{(9 \times .375) + (10 \times 1.5)}$

$(9 \times .375) + (10 \times 1.5)$

= 17.6 uH

ตัวอย่างที่ 2 การคำนวณหาจำนวนรอบของคอยล์ สมมติ ต้องการพันคอยล์ให้
 ได้ค่าอินดักแตนซ์ = 10 uH โดยที่คอยล์มีเส้นผ่าศูนย์กลาง 1 นิ้ว และความยาว
 ของคอยล์เท่ากับ $1\frac{1}{4}$ นิ้ว ดังนั้น $a = 0.5$, $b = 1.25$ และ $L = 10$
 แทนค่าในสูตรดังนี้ หาจำนวนรอบ $n = \frac{L}{(9a+10b)}$

$$\begin{aligned} & \frac{10}{a^2} \\ & = \frac{10}{(4.5+12.5)} \\ & \quad \cdot 5 \times 5 \\ & = \frac{10}{680} = 26.1 \text{ รอบ} \end{aligned}$$

ในทางปฏิบัติเราพันแค่ 26 รอบ ซึ่งเป็นค่าใกล้เคียงกับค่าที่คำนวณ
 ได้ เนื่องจากความยาวของคอยล์ที่ต้องการ = 1.25 นิ้ว เราจึงหาค่าจำนวนรอบ
 ต่อนิ้ว = $\frac{26.1}{1.25} = 20.9$ รอบต่อนิ้ว

เรานำค่าจำนวนรอบต่อนิ้วที่ได้ ไปเทียบดูในตารางที่ 1 เพื่อหาค่า
 เบอร์ลวดที่นำมาพันคอยล์จะเห็นว่าลวดเบอร์ AWG 17 หรือ SWG 18 ใน
 ตารางที่ 1 สามารถใช้ได้เพราะพันได้ถึง 21.2 รอบต่อนิ้ว (มากกว่าที่คำนวณได้
 เล็กน้อย) เป็นค่าที่ใกล้เคียงกับการคำนวณ หรือจะใช้ลวดเบอร์อื่นที่เล็กกว่าก็ได้
 (ลวดเบอร์ที่สูงขึ้น)

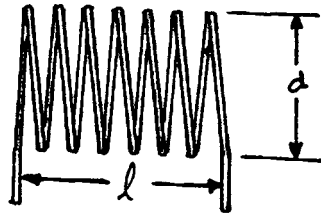
ในการพัน ให้พันจนได้จำนวนรอบ 26 รอบตามที่ต้องการ แล้วจึง
 ปรับระยะห่างระหว่างรอบให้เท่าๆกัน จนได้ความยาวรวมของคอยล์เท่ากับ 1.25
 นิ้ว

สูตรสำหรับหาค่าอินดักแตนซ์ และจำนวนรอบอีกแบบ ซึ่งเหมือนกับ
 สูตรก่อน แต่อยู่ในรูปแบบที่ต่างกันเท่านั้น คือ

* หาค่าอินดักแตนซ์ $L(\text{uH}) = \frac{d^2 n^2}{18d+40l}$

* หาจำนวนรอบ $n = \frac{L(18d+40l)}{d^2}$

- กำหนดให้
- L = ค่าอินดักแตนซ์ หน่วยเป็นไมโครเฮนรี่
 - d = เส้นผ่าศูนย์กลางคอยล์ หน่วยเป็นนิ้ว
 - l = ความยาวของคอยล์ หน่วยเป็นนิ้ว
 - n = จำนวนรอบของคอยล์



รูปแสดงความหมายของ l และ d

ใช้โจทย์ตามตัวอย่างที่ 1 ในการหาค่าอินดัคแตนซ์ ดังนั้น $d = 0.75$, $l = \frac{48}{32} = 1.5$ และ $m = 48$

หาค่าแทนสูตร

$$L = \frac{0.75^2 \times 48^2}{18 \times 0.75 + 40 \times 1.5}$$

$$= \frac{1296}{73.5} = 17.6 \text{ uH}$$

ใช้โจทย์ตามตัวอย่างที่ 2 ในการหาจำนวนรอบ ดังนี้ $d = 1$, $l = 1.25$ และ $L = 0$

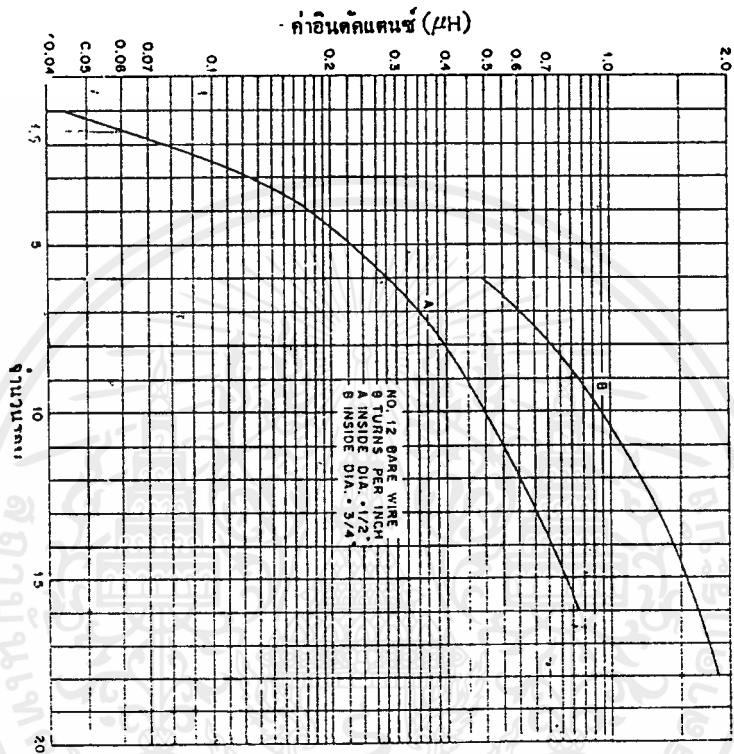
แทนค่าในสูตร

$$n = \frac{\sqrt{10(18 \times 1 + 40 \times 1.25)}}{1}$$

1

$$n = \frac{\sqrt{680}}{1} = 26.1 \text{ รอบ}$$

โดยมาแล้วค่าที่หาได้จากสูตรอินดัคแตนซ์จะไม่ค่อยตรงนัก ถ้านำไปใช้กับคอยล์อันเล็กๆ เช่นที่ใช้ในย่านความถี่ VHF หรือที่ใช้เป็นตัวกรองผ่านความถี่ต่ำ (LOW pass filters) เพื่อกันไม่ให้คลื่นฮาร์โมนิค ออกไปรบกวนโทรทัศน์ เพราะความหนาของขดลวดตัวนำไม่มากพอจะต้องตัดทิ้งไป เมื่อนำมาเทียบกับขนาดของคอยล์ในรูปที่ 5.4 แสดงค่าที่วัดได้จากคอยล์ที่ใช้งานในย่านความถี่ VHF ซึ่งอาจนำมาหาค่าต่างๆของคอยล์ได้



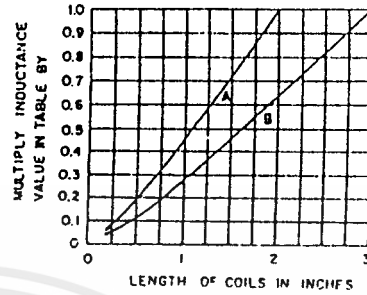
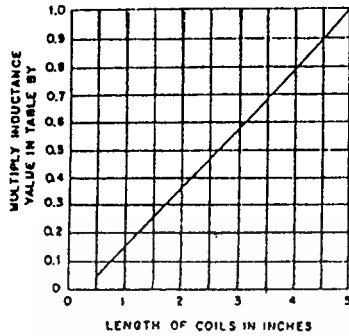
รูปที่ 5.4 แสดงผลการวัดค่าอินดักแตนซ์ของขดลวดเมื่อใช้ลวดเบอร์ 12 AWG พันที่ 8 รอบต่อนิ้ว โดยเส้นผ่าศูนย์กลางภายในของเส้น A = 1/2" และของเส้น B = 3/4"

จากกราฟในรูปที่ 5.4 มีเส้น 2 เส้น เส้น A สำหรับคอยล์ที่มีเส้นผ่าศูนย์กลางด้านใน 3/4 นิ้ว คอยล์ทั้ง 2 แบบ พันด้วยลวดเบอร์ 12 AWG ระยะความยาวของการพันคอยล์ 8 รอบต่อนิ้ว (ระยะจากกึ่งกลางของเส้นลวดถัดไป = 1/8 นิ้ว) ค่าอินดักแตนซ์ที่ได้ รวมทั้งค่าอินดักแตนซ์ที่เกิดจากปลายลวดที่ยาว 1/2 นิ้วด้วย

เบอร์ลวด AWG	เบอร์ลวด SWG ที่ใกล้เคียง	เส้นผ่าศูนย์กลาง (มม.)	จำนวนรอบ/นิ้ว	จำนวนรอบ ต่อ ค.ร. นิ้ว	ค่า $\Omega/1000$ ฟุต ที่ 25 °ซ
1	1	7.348	-	-	0.1264
2	3	6.544	-	-	0.1593
3	4	5.827	-	-	0.2009
4	5	5.189	-	-	0.2533
5	7	4.621	-	-	0.3195
6	8	4.115	-	-	0.4028
7	9	3.665	-	-	0.5080
8	10	3.264	7.6	57	0.6405
9	11	2.906	8.6	72	0.8077
10	12	2.588	9.6	90	1.018
11	13	2.305	10.7	113	1.284
12	14	2.053	12.0	141	1.619
13	15	1.828	13.5	177	2.042
14	16	1.628	15.0	221	2.575
15	17	1.450	16.8	277	3.247
16	18	1.291	18.9	348	4.094
17	18	1.150	21.2	437	5.163
18	19	1.024	23.6	548	6.510
19	20	0.912	26.4	681	8.210
20	21	0.812	29.4	852	10.35
21	22	0.723	33.1	1065	13.05
22	23	0.644	37.0	1340	16.46
23	24	0.573	41.3	1665	20.76
24	25	0.511	46.3	2100	26.17
25	26	0.455	51.7	2630	33.00
26	27	0.405	58.0	3320	41.62
27	29	0.361	64.9	4145	52.48
28	30	0.321	72.7	5250	66.17
29	31	0.286	81.6	6510	83.44
30	33	0.255	90.5	8175	105.2
31	34	0.227	101	10,200	132.7
32	36	0.202	113	12,650	167.3
33	37	0.180	127	16,200	211.0
34	38	0.160	143	19,950	266.0
35	38-39	0.143	158	25,000	335
36	39-40	0.127	175	31,700	423
37	41	0.113	198	39,600	533
38	42	0.101	224	49,100	673
39	43	0.090	248	62,600	848
40	44	0.080	282	77,600	1070

ตารางแสดงคุณสมบัติของลวดเคลือบนำยาเบอร์ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและดัดแปลงอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5

รูปที่ 5.6

เส้น A สำหรับคอยล์ที่มี (A)

เส้น B สำหรับคอยล์ที่มี (B)

φ คอยล์เป็นนิ้ว รอบต่อนิ้ว ค่า L ของคอยล์ยาว 1 นิ้ว

Coll Dia Inches	Turns Per Inch	Inductance In μH
1-¼	4	2.75
	6	6.3
	8	11.2
	10	17.5
	16	42.5
1½	4	3.9
	6	8.8
	8	15.6
	10	24.5
	16	63.
1¾	4	5.2
	6	11.8
	8	21
	10	33
	16	85
2	4	6.6
	6	15
	8	28.5
	10	42
	16	108
2½	4	10.2
	6	23
	8	41
	10	64
	3	4
6		31.5
8		56
10		89

φ คอยล์เป็นนิ้ว รอบต่อนิ้ว ค่า L ของคอยล์ยาว 1 นิ้ว

Coll Dia Inches	Turns Per Inch	Inductance In μH
½ (A)	4	0.18
	6	0.40
	8	0.72
	10	1.12
	18	2.9
5/8 (A)	4	0.28
	6	0.62
	8	1.1
	10	1.7
	16	4.4
¾ (B)	4	0.6
	6	1.35
	8	2.4
	10	3.8
	16	9.9
1 (B)	4	1.0
	6	2.3
	8	4.2
	10	6.6
	16	18.9
32	4	68

ตามรูปที่ 5.5 และรูปที่ 5.6 ใช้สำหรับหาค่าอินดัคแตนซ์ของคอยล์ที่ใช้กันทั่วไปในวงจรความถี่วิทยุย่าน 3-30 MHz ค่าที่ได้จะถูกต้องเพียงพอต่อการใช้งานจริง

ในกราฟของรูปที่ 5.5 และ รูปที่ 5.6 ใช้หาค่า คิวประกอบการคูณ (Multiplying factor) โดยแกนทางแนวนอนของกราฟแสดงค่าความยาวของคอยล์ แกนทางแนวตั้งแสดงค่าคิวประกอบการคูณ

เราหาค่าคิวประกอบการคูณของคอยล์ ได้จากการลากเส้นตรงขึ้นไปจากจุดบนแกนทางแนวนอน ตามค่าความยาวของคอยล์ที่เราต้องการหาค่าอินดัคแตนซ์ ณ จุดที่ตัดกับเส้นเคฟว (curve) ในกราฟ ให้ลากเส้นตรงไปตัดกับแกนทางแนวตั้ง จุดนี้เป็นจุดที่แสดงค่าคิวประกอบการคูณที่ต้องการ เราจะเอาค่านี้ไปใช้ในการหาค่าอินดัคแตนซ์ของคอยล์ในขั้นต่อไป

ส่วนตารางข้างล่างกราฟนั้น แสดงค่าเส้นผ่าศูนย์กลาง, จำนวนรอบคอล์ย และค่าอินดัคแตนซ์ของคอยล์ที่มีความยาว 1 นิ้ว เราหาค่าอินดัคแตนซ์ของคอยล์ที่ต้องการทราบค่าได้ โดยเทียบค่าในตารางตรงช่องที่มีค่าเส้นผ่าศูนย์กลางคอยล์ และจำนวนรอบคอล์ยตรงกับคอยล์ของเรา เราเอาค่าอินดัคแตนซ์ของคอยล์นี้ที่ความยาว 1 นิ้ว จากช่องขวาสุดในตาราง มาคูณกับค่าคิวประกอบการคูณที่ได้จากขั้นก่อน ผลลัพธ์ที่ได้เป็นค่าอินดัคแตนซ์ของคอยล์ที่เราต้องการทราบค่า

ตัวอย่าง ในการหาค่าอินดัคแตนซ์ของคอยล์ที่มีจำนวนรอบ = 20 รอบ เส้นผ่าศูนย์กลางคอยล์ = 1 นิ้ว คอยล์ยาว = $1\frac{1}{4}$ นิ้ว

$$\text{คอยล์ยาว } 1\frac{1}{4} \text{ นิ้ว} = 5/4 \text{ นิ้ว}$$

$$\text{คอยล์มีจำนวนรอบ} = 20 \text{ รอบ}$$

$$\begin{aligned} \text{จำนวนรอบคอล์ย} &= 20 & &= 20 \times 4/5 \\ & & &5/4 \\ & & &= 16 \text{ รอบคอล์ย} \end{aligned}$$

นำค่าเส้นผ่าศูนย์กลางคอยล์ และจำนวนรอบคอล์ย ไปเทียบค่าในตาราง ได้ค่าอินดัคแตนซ์ของคอยล์นี้ที่ความยาว 1 นิ้ว = 16.9 uH

เอาค่าความยาวคอยล์ $1\frac{1}{4}$ " ไปหาค่าคิวประกอบการคูณจากกราฟ ได้ค่า = 0.35

$$\text{คอยล์ที่ต้องการทราบค่ามีอินดัคแตนซ์} = 16.9 \times 0.35 = 5.9 \text{ uH}$$

การหาค่า L สำหรับการพันหลายชั้น

กรณีที่ต้องการพันหลายชั้น จะคำนวณหาค่า L ได้ดังนี้

$$L = \frac{-0.8a^2n^2}{6a+9b+10c}$$

$$6a+9b+10c$$

โดยที่ L คือค่าอินดักแทนซ์ของขดลวด มีหน่วยเป็น uH

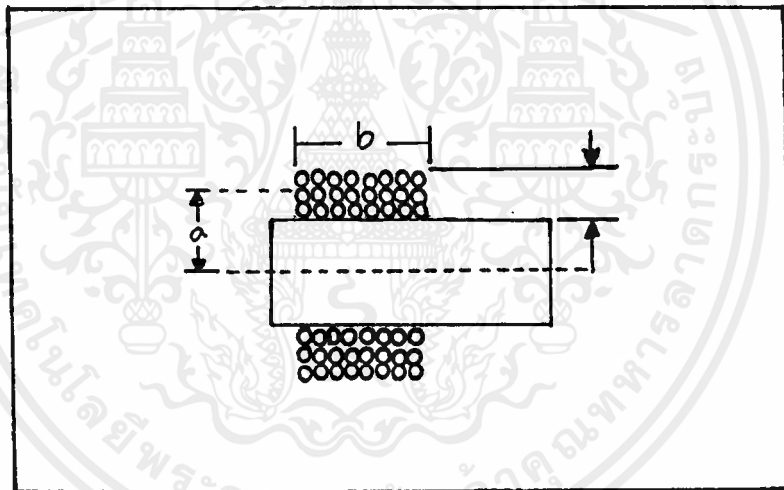
a คือรัศมีเฉลี่ยของการพัน มีหน่วยเป็นนิ้ว (เท่ากับรัศมีของแกน+1/2c)

b คือความยาวของการพันขดลวด มีหน่วยเป็นนิ้ว

c คือความหนาของชั้นลวดที่ทับกันขึ้นไป

n คือจำนวนรอบของขดลวด

ลองดูรูปที่ 5.7 จะเข้าใจความหมายของอักขระย่อต่างๆ ได้ดีขึ้น



รูปที่ 5.7 แสดงความหมายของอักขระย่อต่างๆ สำหรับการพันหลายชั้น ในรูปเป็นภาพหน้าตัดของขดลวด

ถ้าต้องการให้ค่า L สูงสุดสำหรับความยาวของขดลวดที่กำหนดแล้ว ควรเลือกให้ $b=c=0.8a$

หลังจากที่กำหนดขนาดของ a , b , c และค่า L ที่ต้องการแล้ว ก็จะสามารถคำนวณหาจำนวนรอบที่ต้องพันได้ โดยจัดรูปสมการใหม่ดังนี้

$$n = \sqrt{\frac{L(6a+9b+10c)}{0.8a^2}}$$

$$0.8a^2$$

ขนาดของขดลวดที่จะใช้ขึ้นอยู่กับค่า b , c และระยะห่างระหว่างแต่ละรอบ สำหรับการพันหลายชั้นนี้ หลังจากคำนวณจำนวนรอบที่ต้องพันได้แล้ว นำมาหารด้วยผลคูณของความยาวของการพัน (b) และความลึก c ก็จะได้จำนวนรอบต่อตารางนิ้ว ซึ่งจะนำไปเปรียบเทียบกับช่องที่ 5 ในตารางที่ 1 เพื่อนำไปพิจารณาเลือกขนาดขดลวด

ตัวอย่างที่ 3 มีแกนยาวพอที่จะพันได้ยาว 0.4 นิ้ว และมีรัศมีของแกน 0.5 นิ้ว ต้องการพันขดลวดให้ได้ค่า L เป็น 22 uH

เริ่มต้นเราไม่รู้ว่า จะเลือกค่า a และ c เป็นเท่าไรดี ก็สมมติให้ $b=c= 0.8a$ ซึ่งเป็น การพันที่ใช้ความยาวของเส้นลวดน้อยที่สุด

$$a = \frac{b}{0.8} = \frac{0.4}{0.8} = 0.5''$$

$$\text{และ } c = b = 0.4''$$

$$n = \frac{22(3+3.6+4)}{0.8 \times 0.5 \times 0.5} \\ = 34.2 \text{ รอบ}$$

$$\text{จำนวนรอบต่อตารางนิ้ว} = \frac{n}{bc} \\ = \frac{34.2}{0.4 \times 0.4} = 213.8$$

เมื่อดูตารางที่ 1 ในช่องที่ 5 จะเห็นว่า ลวดเบอร์ 14 AWG หรือ เบอร์ 16 SWG ใช้ได้เพราะสามารถพันได้ประมาณ 221 รอบต่อตารางนิ้ว ซึ่งมีค่าสูงใกล้เคียงกับ 213.8 มากที่สุด เมื่อดูช่องที่ 4 จะเห็นว่าเบอร์ 14 AWG สามารถพันได้ประมาณ 13.6 รอบต่อความยาว 1 นิ้ว แต่ความยาวของการพันคือ $b = 0.4$ นิ้ว ดังนั้นในแต่ละ 1 ชั้น จะต้องพันให้ได้ $13.6 \times 0.4 = 5.4$ รอบ และจะต้องพันอย่างนี้ประมาณ $34.2 / 5.4 = 6.3$ ชั้น

สรุปแล้วก็คือ ต้องพันชั้นละ 5.4 รอบ แล้วทบขึ้นไปจนรวมการพันได้ประมาณ 34.2 รอบ หรือ ประมาณ 6.6 ชั้นนั่นเอง

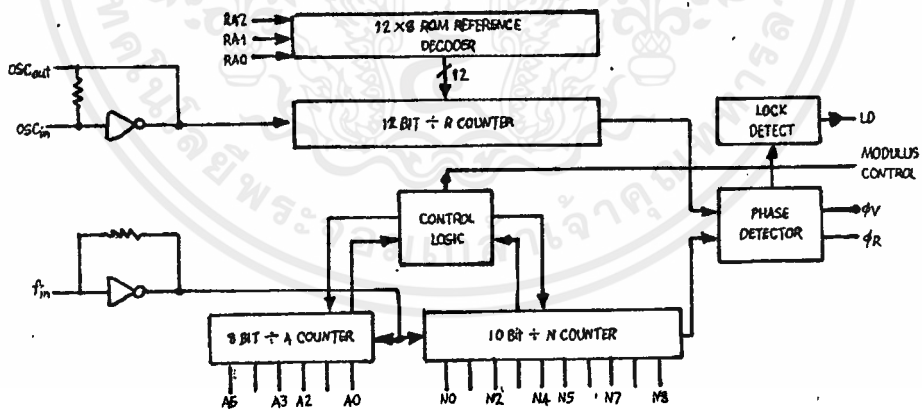
บทที่ 6

วงจร การคำนวณ และการสร้าง

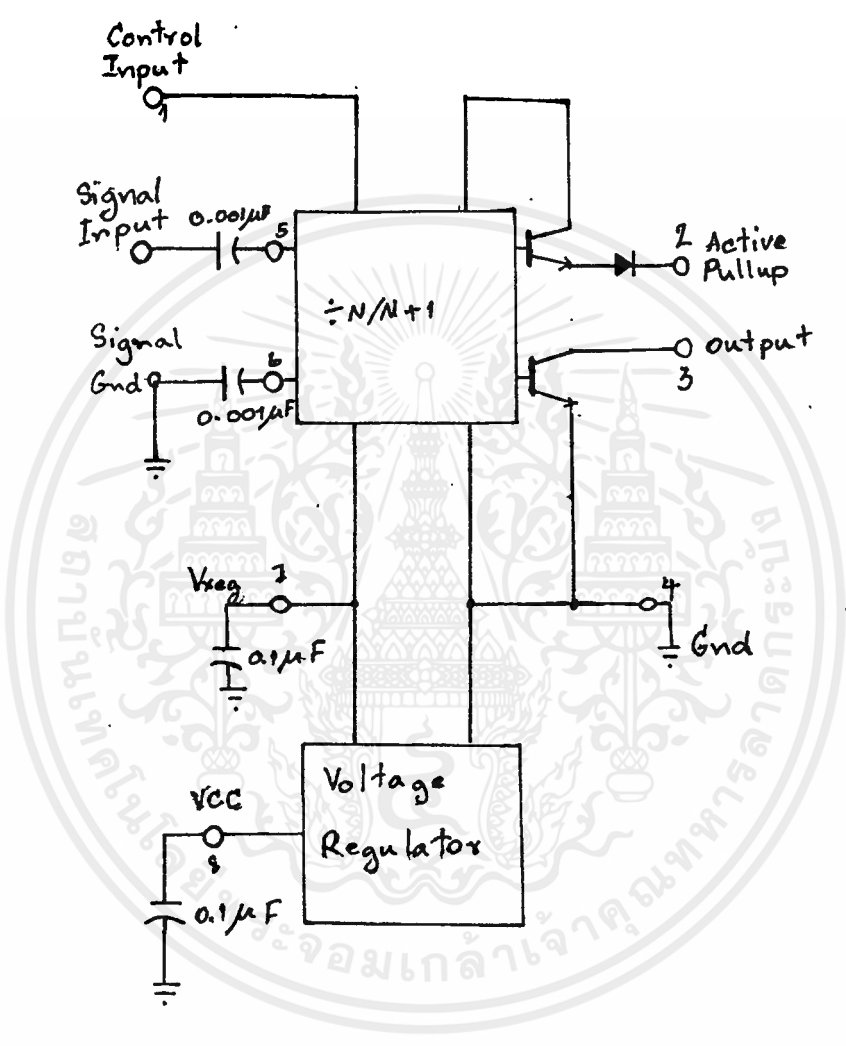
1. วงจรระบบสังเคราะห์ความถี่

ใช้วงจรเฟสล็อกแบบพริสเกลเลอร์ สองโมดูลัส ซึ่งใช้ ไอซี 3 ตัว คือ MC145152-2, MC12017 และ MC33171

MC145152-2 เป็น Parallel - Input PLL Frequency Synthesizer ใช้โปรแกรมหารความถี่ได้ 16 bit แบบขนาน และสามารถเทียบเฟสได้ในตัวเดียวกัน จาก OSC อ้าอิงภายนอก และมี Modulus Control, Lock Detect IC เป็นแบบ Cmos มี Block Diagram ดังนี้

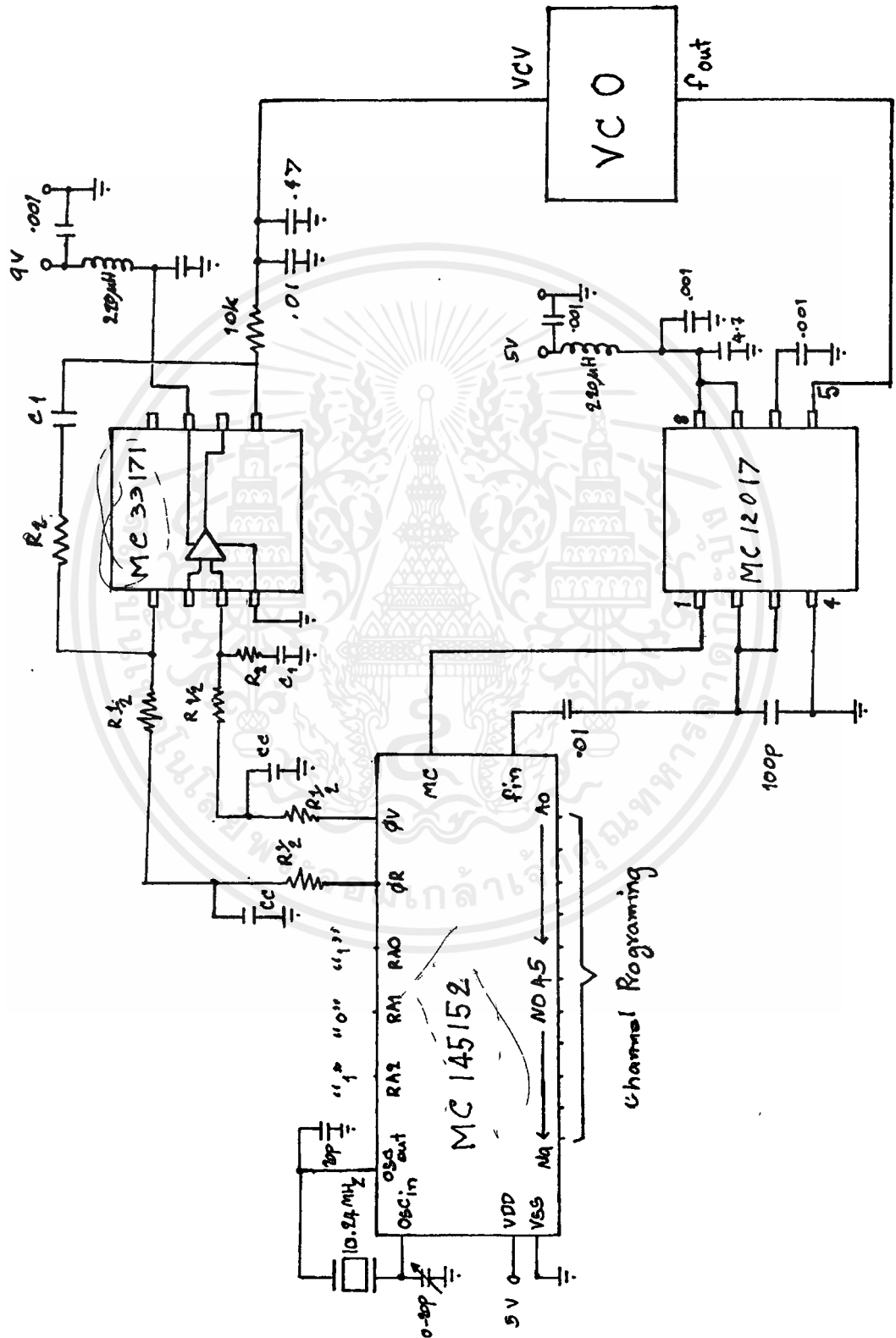


MC 12017 เป็นตัวปริสเกลเลอรรหารความถี่ให้ต่ำลง เป็น IC แบบ MECL
 หารความถี่ได้ถึง 225 MHz ด้วยตัวหาร 64 และ 65 แล้วแต่ควบคุมการ
 หาร มี Block Diagram ดังนี้



MC 33171 เป็น ไอซี ออป แอมป์ ใช้ซีพหลายชุดเดียว และมี ออป แอมป์
 ภายใน 1 ตัว ซึ่งเป็น JFET

วงจรถ่ายความถี่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณ

กำหนดให้ (ตามคำแนะนำของ Data Motorola)

$$f_o = 145 \text{ MHz (local oscillator frequency)}$$

$$f_s = 10 \text{ KHz (channel spacing)}$$

$$f_b = 0.01f_s \text{ (loop bandwidth)}$$

$$f_{rc} = 20f_b \text{ (filter cut off frequency)}$$

$$= 0.8 \text{ (loop damping factor)}$$

$$V_{DD} = 5 \text{ v (PLL supply voltage)}$$

$$K_{V_{CO}} = \frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}} \text{ (VCO gain, measured on VCO)}$$

$$C_1 = 0.1 \mu\text{F (active integrator component)}$$

$$K\phi = \frac{V_{DD}}{2\pi} \text{ (Phase detector gain)}$$

$$\omega_n = \frac{2\pi f_b}{\sqrt{2s^2+1+\sqrt{[(2s^2+1)^2+1]}}} \text{ (Natural frequency)}$$

$$N_t = \frac{f_o}{f_s} \text{ (Total Division ratio in feedback loop)}$$

$$R_1 = \frac{K\phi K_{VCO}}{C_1 \omega_n^2 N_t}$$

$$R_2 = \frac{2s}{\omega_n C_1}$$

$$C_c = \frac{4}{2R_1 f_{rc}}$$

จากสมการคำนวณ ส่วนที่จะหาค่าลงในวงจรคือ R_1 , R_2 , C_c เพราะฉะนั้น
แทนค่า ลงในสมการคือ

$$K\phi = \frac{V_{DD}}{2\pi} = 0.796$$

$$KV_{CO} = \frac{2\sqrt{f_b v_{CO}}}{\Delta V_{v_{CO}}} = 62.832 \times 10^6 \text{ rad/v (ได้จากการวัด)}$$

$$f_b = 0.01 f_s = 0.01 \times 10 \times 10^3 = 100 \text{ Hz}$$

$$\omega_n = \frac{2 f_b}{\sqrt{2 \times 1^2 + 1 + \sqrt{[(2 \times 1^2 + 1)^2 + 1]}}} = \frac{2 \times 100}{\sqrt{2(.8^2) + 1 + \sqrt{[(2(.8^2) + 1)^2 + 1]}}} \\ = \frac{628.31}{2.184} = 287.69 \text{ rad/sec}$$

$$N_t = \frac{f_0}{f_s} = \frac{145 \times 10^6}{10 \times 10^3} = 14500$$

$$R_1 = \frac{K \omega_{CO}}{c_1 \omega_n^2 N_t} = \frac{0.796 \times 62.832 \times 10^6}{0.1 \times 10^{-6} \times (287.69)^2 \times 14500} = 416.75 \text{ K}\Omega$$

$$R_2 = \frac{2\sqrt{f_b}}{\omega_n c_1} = \frac{2 \times 0.8}{287.69 \times 0.1 \times 10^{-6}} = 55.61 \text{ K}\Omega$$

$$C_c = \frac{4}{2R_1 f_{rc}} = \frac{2}{416.75 \times 10^3 \times 20 \times 100} = 0.0024 \mu\text{F}$$

ตามคำแนะนำ ให้ R_1 แบ่งเป็น 2 ตัว จึงได้ค่าประมาณ คือ 200 K และ 217 K ตามลำดับ R_2 ประมาณ 56 K

จากการคำนวณ จะเห็นว่า ค่า $N_t = 14500$ ซึ่งเมื่อเทียบกับ

สมการ $N_t = NP + A$

เมื่อ N คือ ตัวโปรแกรม $N_0 - N_9 = 10$ Bit ทารตั้งแต่ 3-1023

A คือ ตัวโปรแกรม $A_0 - A_5 = 6$ Bit ทารตั้งแต่ 0-63

P คือ ตัวหารของ prescaler ทาร 64 และ 65

จะเห็นว่า $N_t = 14500$ จะได้ค่า

$$N = 226$$

$$P = 64$$

$$A = 36$$

ซึ่งค่า N และ A เป็นการนับแบบ binary คือ

$$N = 226 = (\text{MSB}) \ 0011 \ 1000 \ 10 \ (\text{LSB})$$

$$A = 36 = (\text{MSB}) \ 10 \ 0100 \ (\text{LSB})$$

ซึ่งนำมาเขียนต่อกันได้ ดังนี้

$$(\text{MSB}) \ \underbrace{0011 \ 1000}_{-N} \ \underbrace{1010 \ 0100}_{-A} \ (\text{LSB})$$

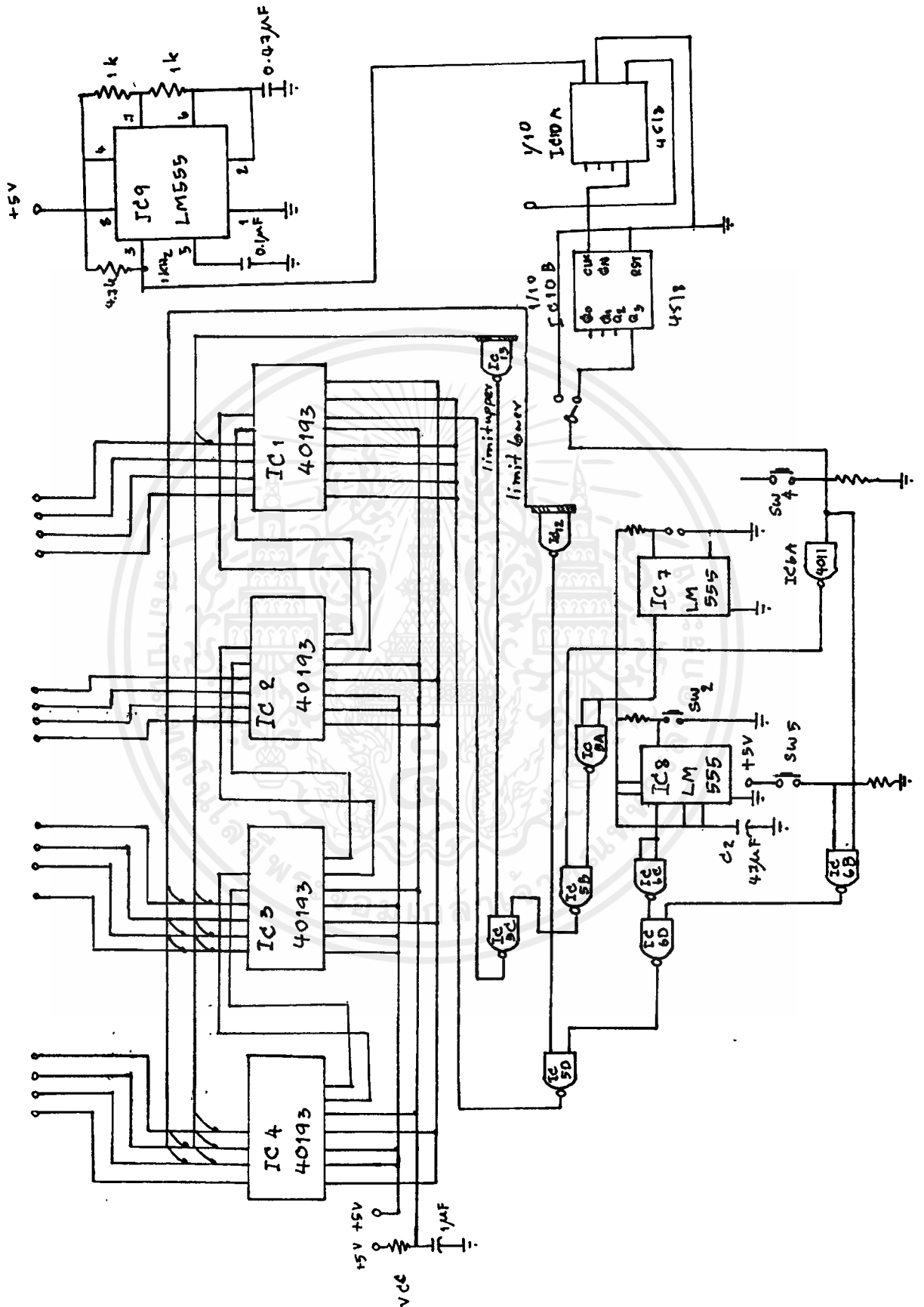
จากสมการ $Nt = NP + A$ จะเห็นว่า A จะนับได้ถึงเพียง 63 คือ "11 1111" จากนั้น N จะเป็นตัวนับต่อ คือเพิ่มค่าอีก "1" ซึ่งในขณะนั้น A จะเป็น "0" คือ "00 0000"

ฉะนั้นที่ได้กล่าวมาแล้ว จึงนำ $-N$ และ $-A$ นำมาเขียนต่อกัน เป็นการนับแบบ binary ธรรมดา ซึ่งสามารถใช้วงจร counter เป็นตัวโปรแกรมการหารได้

กล่าวถึงในส่วนความถี่อ้างอิง จะใช้ crystal 10.24 MHz เป็นตัวอ้างอิง และสามารถหารความถี่ลงมาโดยกำหนดค่า RA_0, RA_1, RA_2 ได้ ในส่วนนี้ได้กำหนด RA_0, RA_1 และ RA_2 เป็น "1 0 1" ซึ่งเท่ากับ การหาร 1024 ฉะนั้นจะได้ความถี่อ้างอิงภายในตัว IC คือ $10.24 \text{ MHz} - 1024 = 10 \text{ KHz}$ (fR) ซึ่งจะนำมาเปรียบเทียบกับค่าที่ได้จากการโปรแกรม คือ $f_{vco} - Nt$ ซึ่งจะเท่ากับ 10 KHz (fv) เช่นกัน เพราะค่า Nt สัมพันธ์กับค่า f_{vco} คือค่า Nt เพิ่มเท่ากับ "1" จะทำให้ f_{vco} เพิ่มเท่ากับ 10 KHz (คือช่องว่างของช่อง) เช่น $\frac{145 \text{ MHz}}{14501} = 10 \text{ KHz}$ และ 14500

$$\frac{145.010 \text{ MHz}}{14501} = 10 \text{ KHz}$$

2. วงจร Counter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นวงจรที่นำไปใช้โปรแกรม PLL เพื่อกำหนดค่าการหาร ดังที่กล่าวมาแล้ว ใช้วงจร binary counter 16 Bit ซึ่งสามารถกำหนดค่าเริ่มต้นโดยการload ค่าเริ่มต้นได้ ดังวงจรข้างล่าง

หลักการของวงจร คือ จะให้นับได้ตั้งแต่ 14000 ถึง 16000 โดยที่เมื่อนับลงมาถึง 14000 ก็จะหยุดแค่นี้ จะไม่นับวนมาที่ 16000 หรือเมื่อนับมาถึง 16000 ก็จะหยุดอยู่แค่นี้ จะไม่วนมาเริ่มที่ 14000 ต้องกดสวิตช์ นับลงมาหา 14000 ได้ ในการนับนั้น ถ้ากดสวิตช์ sw1 จะเป็นการนับขึ้น เมื่อกด 1 ครั้งก็จะนับขึ้นไปหนึ่งตำแหน่ง หรือกด sw2 ก็จะเป็นลงหนึ่งตำแหน่ง ต่อการกดหนึ่งครั้ง

ไอซี 1 ถึง ไอซี 4 จะเป็นไอซี counter แบบนับขึ้นนับลง โดยต่อคาบเคลสกัน เพื่อเป็นวงจรนับขนาด 16 บิต ในตอนเริ่มแรก เมื่อเริ่มให้ไฟเลี้ยงวงจร วงจรนับก็จะไหลค่าตัวเลขการนับเริ่มแรกด้วยค่า 14000 วงจรที่ทำให้การไหลเป็นแบบอัสซิมเมตริก ก็คือ R5 และ C3 ซึ่งคำนวณได้ดังนี้ ที่ขา PE (ขา 11) ของไอซี 1 ถึง 4 จะเป็นขาไหลข้อมูล จากค่าอินพุต (ขา J) ไปยังเอาต์พุต (ขา Q) ต้องให้ขา PE นี้ เป็นลอจิก "0" ในการมองระดับลอจิกว่า เป็นหนึ่งหรือ "0" นั้น จะพิจารณาที่ ถ้ามีแรงดันเข้ามา $> V_{CC}/2$ ก็จะมองเห็นเป็น "1" ถ้าแรงดันเข้ามา $< V_{CC}/2$ ก็จะเห็นลอจิก "0" ในการที่จะให้ไอซี 1 ถึง 4 ทำการไหลอัสซิมเมตริก เมื่อให้ไฟเลี้ยงวงจร ก็ต้องทำให้ขา PE นี้ เป็นลอจิก "0" อยู่ช่วงขณะหนึ่ง ที่กำหนดด้วยค่า R5 และ C3 นี้

จากที่
$$V_{C3} = V_{CC} - V_{CC} * e^{-t/R5C3}$$
 เมื่อ $V_{CC} = 5V; V_{C3} = V_{CC}/2 = 2.5V$ จะได้

$$-2.5 = -5e^{-t/R5C3}$$

เพราะฉะนั้น

$$t = -(R5C3 \ln 0.5)$$

$$= 0.693R5C3$$

ซึ่ง t เป็นช่วงเวลาของการเป็นลอจิก "0" ที่ขา PE รั้ง ในที่นี้กำหนดให้ มีค่าประมาณ 3.26 ms.

การกำหนดตัวเลขเริ่มต้นทำได้โดยให้ขา J3J4, J1, J1J3, J2, ของ IC 4, 3, 2, 1 เป็น "1" ตามลำดับ ขาโหนดขัอมูลที่เหลือ เป็น "0" ทั้งหมด ซึ่งจะทำให้วงจรนับเริ่มต้นที่ 14500 หรือ เท่ากับความถี่ 115,000 MHz การนับขึ้นหรือลงทำได้โดยกดสวิทช์ SW1, SW2, SW3, SW4 โดย SW1 นับขึ้นแบบช้า SW2 นับลงแบบช้า SW3 นับขึ้นแบบเร็ว และ SW4 นับลงแบบเร็ว

ไอซี 7 และ 8 จะเป็นวงจรโมโนสเตเบิล เพื่อกำจัดเบาวด์ จากสวิทช์ ศึกษาการทำงานได้จาก คาต้าชิทเบอร์ 555 ได้ทั่วไป

ในส่วนของการนับแบบความเร็วสูง เพื่อให้การนับไปอยู่ใกล้ เคียงค่าที่ต้องการเร็วขึ้น แล้วกดสวิทช์นับขึ้นลงธรรมดาให้ได้ค่าที่ต้องการอีกครั้งหนึ่ง ไอซี 9 จะเป็นตัวกำเนิดสัญญาณ pulse ที่มีความถี่ประมาณ 1 KHz แล้วผ่านการหารความถี่ลง 2 สเตจ สเตจละ 10 เท่า เพื่อให้เลือกขนาด ความเร็วได้หลายขนาด สามารถเปลี่ยนค่าความเร็วได้ โดยการเปลี่ยนค่า R6, R7 และ C4 ถ้าให้ค่าเหล่านี้เพิ่มขึ้นจะทำให้ความเร็วลดลง พิจารณาได้จากสูตรที่ให้ไว้ในวงจร ในวงจรของสวิทช์ธรรมดา (ไอซี 8 และ 9) ถ้า การกดสวิทช์ยังมีปัญหาเรื่องเบาวด์ก็เพิ่มค่า R2 C1 กรณี sw1 เพิ่มค่า R4 C2 กรณี sw2 ขึ้นอีก

3. วงจรขยาย Radio Frequency (RF Amplifier)

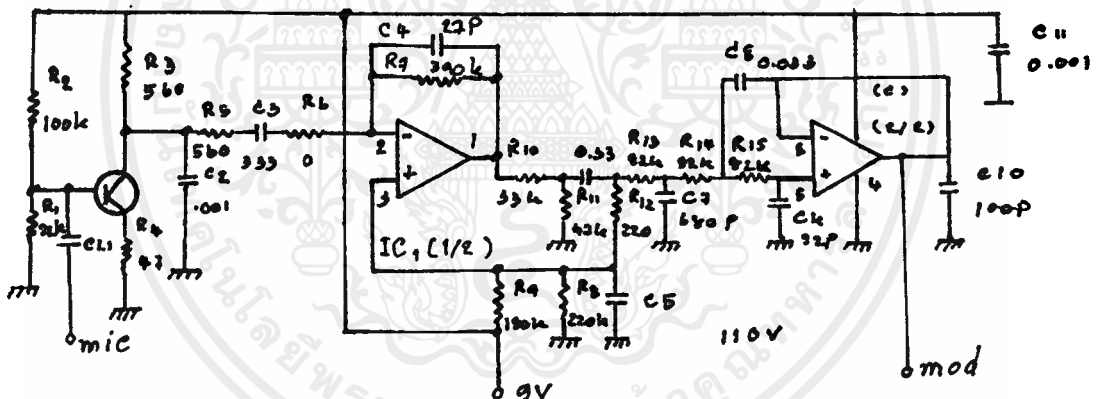
ใช้วงจรขยายดังรูปข้างล่างนี้

จากรูปวงจรขยาย Q_1 เบอร์ C 2620 จะรับสัญญาณ จาก VCO มาขยายในระดับกำลังต่ำ แล้วส่งให้เบอร์ C2053 ซึ่งจะใช้ input ประมาณ 3-4 mw และให้ output ประมาณ 100-150- mw

จากนั้นจะขยายด้วย C 2538 ซึ่งจะให้ output ประมาณ 150-200 mw และจะขยายด้วย Power Amp. แบบ IC module ภาคสุดท้าย ซึ่งให้กำลังประมาณ 40-50 w

4. วงจรขยาย Audio Frequency (AF Amplifier)

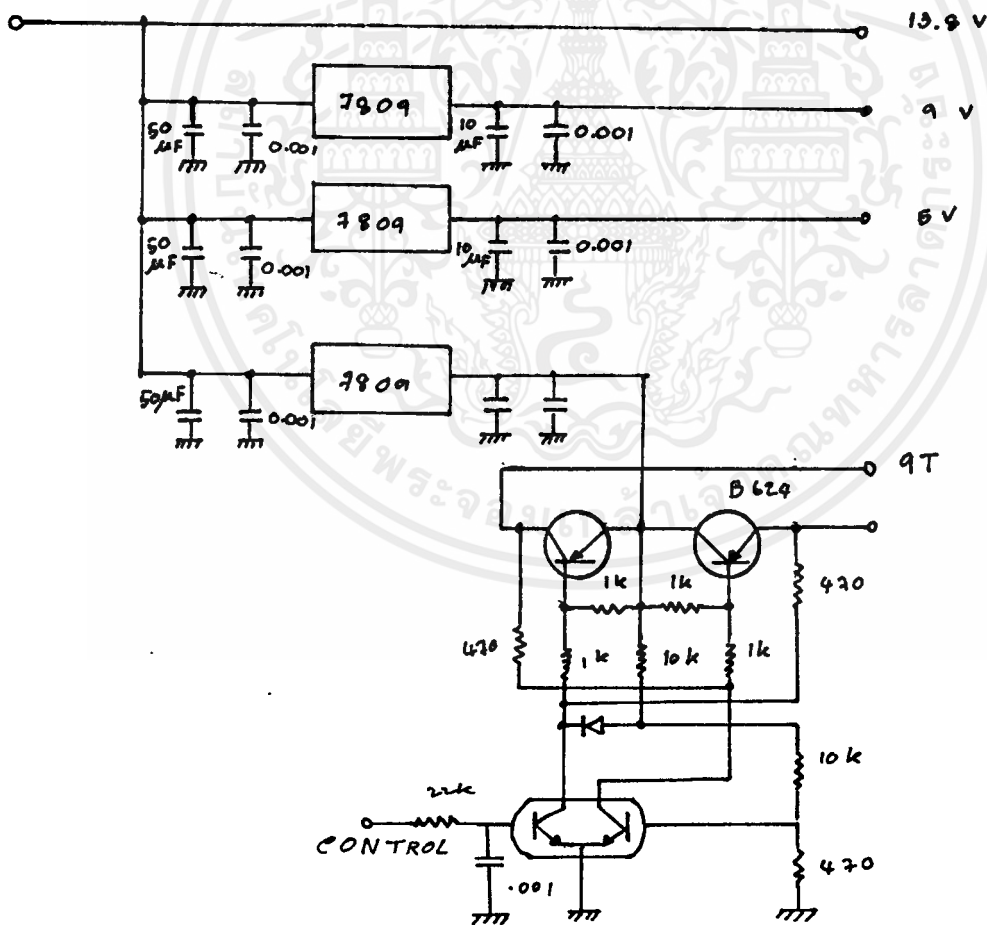
ใช้วงจรขยายดังรูปด้านล่างนี้



การทำงานของ AF Amp. สัญญาณเสียง AF จาก Condenser Mic จะเข้าที่ input C_1 ของวงจร state แรก คือ ขยายความถี่ต่ำ ซึ่งจัดวงจรแบบ Stabilize Bias จากนั้นจะผ่าน R_5 และ C_3 โดยมี C_2 เป็น by pass ความถี่สูงลง ground จากนั้นสัญญาณจะเข้าที่ state ที่สอง ซึ่งเป็นวงจร Limiter Amplifier ขยายแบบ Non-Inverter สัญญาณออกที่ขา 1 เข้า state สุดท้าย เป็นวงจร Low Pass Filter โดยความถี่ต่ำจะผ่านได้ ในช่วงของ
$$F_n = \frac{1}{2 R_1 R_2 C_1 C_2} = 3.7 \text{ KHz}$$

output ที่ได้จะถูกนำไปมอดคในวงจร VCO

5. วงจร Power Supply



การทำงานของวงจร วงจรจะใช้ไฟ input เข้ามา ประมาณ 12 V และจะถูก regulate ให้เหลือแรงไฟตามที่ต้องการ คือ 9 V และ 5 V แรงไฟ 9 V จะถูก switching โดยทรานซิสเตอร์ เพื่อไปเลี้ยงภาครับและภาคส่ง โดยมีทรานซิสเตอร์ เบอร์ 2SB 624 เป็นตัวผ่านกระแส และจะควบคุมการสวิทช์ โดยทรานซิสเตอร์ เบอร์ FMW1



บทที่ 7

การทดลองและผลการทดลอง

จากการทดลองของเครื่องส่ง FM Synthesizer ปรากฏว่าให้ความถี่ที่เที่ยงตรง และให้ช่องว่างระหว่างสัญญาณเท่ากับ 10 KHz ตามที่ได้คำนวณ แต่ผลที่ได้มีนอยส์รบกวน จึงทำให้ปรากฏมีเสียงรบกวน บางครั้งก็หายไป

ในส่วนของวงจรขยาย RF จะให้กำลังวัตต์ประมาณ 40 วัตต์ แต่เนื่องจาก power supply จ่ายกระแสไม่พอจึงทำให้ทดลองได้ผลที่ไม่แน่นอน และเมื่อนำวงจรแต่ละส่วนมาประกอบกัน ในส่วนของ PRE RF Amp. ไม่ทำงาน อันเนื่องมาจากการปรับแต่ง และการพันคอยล์คลาดเคลื่อน

ส่วนภาคจ่ายไฟสวิทช์รับและส่ง ยังคงทำงานได้ดี ภาควงจรที่ใช้ขับโปรแกรมของ PLL ทำงานได้ตามที่ต้องการ

บทที่ 8

บทวิจารณ์ และ สรุป

เครื่องรับส่งวิทยุ เอฟ เอ็ม ระบบส่งเคราะห์ความถี่ จะให้ค่าความเที่ยงตรงของความถี่ได้ดี แต่มีนอยส์รบกวนอยู่มาก จึงทำให้มีเสียงรบกวนอยู่ตลอดเวลา ทั้งนี้มีสาเหตุอยู่หลายประการ เช่น การเลือกใช้อุปกรณ์ในการสร้าง ซึ่งต้องอยู่ในเกรดดี และมีสเปคที่ดี เช่น ใช้อุปกรณ์ประเภทดีวีวีหน้า จะดีกว่าอุปกรณ์ที่มีขายาว และในเรื่องของสายปรีน ก็จะทำให้เกิดนอยส์รบกวนได้ เนื่องจากสายปรีนยาวมาก (ระยะระหว่างขาของอุปกรณ์) ฉะนั้นผลการทดลองที่ได้จึงไม่ดีเท่าที่ควร

ข้อปรับปรุงแก้ไข คือ การออกแบบสายปรีน จำเป็นจะต้องสั้น และควรจะมีกราวด์ เฟลน ด้วย และอุปกรณ์ที่ใช้ควรคัดเกรดเฉพาะใช้งานในด้านความถี่ที่เรากำหนด ระบบกราวด์ของวงจรควรแยกกัน คือ กราวด์ดีซีคอลล และ กราวด์อะนาล็อก ส่วนสายที่ใช้เดินในวงจร ควรใช้สายชีลด์ทั้งหมด อุปกรณ์ภาคจ่ายไฟควรจะมีควมไวสูง

บรรณานุกรม

- กลุ่ม CNS. ออป แอมป์. พิสิทธ์ชนเตอร์, กรุงเทพฯ.
ซีเอ็มดี. คู่มือ TTL. บริษัท ซีเอ็มดียูเคชั่น จำกัด, กรุงเทพฯ,
2522.
_____. คู่มือเทียบเบอร์ ไอซี TTL. บริษัท ซีเอ็มดียูเคชั่น จำกัด,
กรุงเทพฯ, 2521.
ถวิล พึ่งมา. การออกแบบวงจรทางโทรคมนาคม. ภาควิชา-
วิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอม-
เกล้า เจ้าคุณทหารลาดกระบัง, 2534.
บรรเจิด ดันดีกุลยาภรณ์. "การค้นคีย์ให้ได้อ่า L ตามต้องการ"
เครื่องรับส่ง เล่ม 2. หน้า 70-77.
_____. "การค้นคีย์รับค่าได้". เครื่องรับส่ง เล่ม 7 .
หน้า 80-84.
ประสิทธิ์ ประพัฒมงคลการ. หลักการระบบสื่อสาร. บริษัท ซีเอ็ม-
ดียูเคชั่น จำกัด. กรุงเทพฯ, 2533.
สุชาติ กังวารจิตต์. เครื่องรับส่งวิทยุและระบบสื่อสาร. บริษัท
ซีเอ็มดียูเคชั่น จำกัด. กรุงเทพฯ, 2532.
สำนักพิมพ์ นิตยสาร "ซีคิว" รายเดือน. C.O. Amateur Radio.
รุ่งศิลป์การพิมพ์, กรุงเทพฯ, 2533.
Mitsubishi. Mitsubishi Semiconductors RF Power
Semiconductors (Data Book).
Motorola Inc. CMOS Application-Specific Standard
ICs. USA, 1991
_____. Linear and Interface Integrated Circuits.
USA.
_____. MBCL Device Data. USA, 1989.
_____. RF Device Data Volume I.
_____. RF Device Data Volume II.
_____. Tdlcommunications Device Data.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145152-2

Parallel-Input PLL Frequency Synthesizer

Interfaces with Dual-Modulus Prescalers

The MC145152-2 is programmed by sixteen parallel inputs for the N and A counters and three input lines for the R counter. The device features consist of a reference oscillator, selectable-reference divider, two-output phase detector, 10-bit programmable divide-by-N counter, and 6-bit programmable + A counter.

The MC145152-2 is an improved-performance drop-in replacement for the MC145152-1. Power consumption has decreased and ESD and latch-up performance have improved.

- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On- or Off-Chip Reference Oscillator Operation
- Lock Detect Signal
- Dual Modulus/Parallel Programming
- 8 User-Selectable + R Values: 8, 64, 128, 256, 512, 1024, 1160, 2048
- + N Range = 3 to 1023, + A Range = 0 to 63
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates



P SUFFIX
PLASTIC
CASE 710

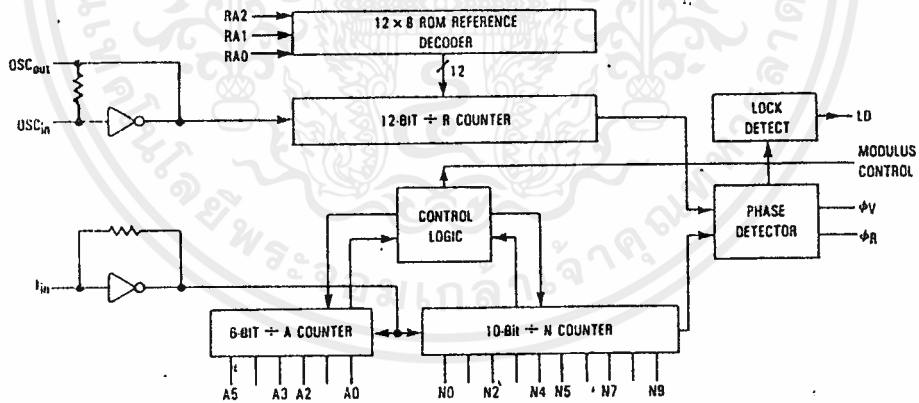


FN SUFFIX
PLCC
CASE 778

ORDERING INFORMATION

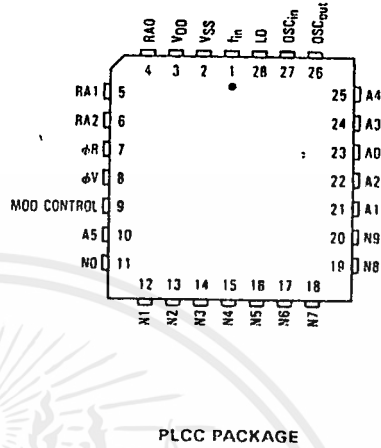
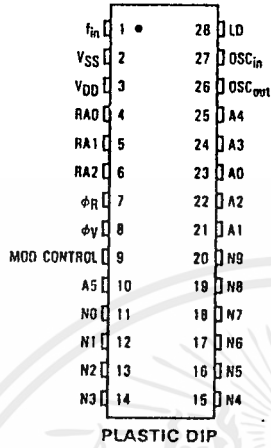
MC145152P2 Plastic DIP
MC145152FN2 PLCC Package

BLOCK DIAGRAM



NOTE. N0 through N9, A0 through A5, and RA0 through RA2 have pullup resistors not shown.

PIN ASSIGNMENTS



5

PIN DESCRIPTIONS

INPUTS

f_{in}—Frequency Input

Input to the positive edge triggered + N and + A counters. f_{in} is typically derived from a dual-modulus prescaler and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0, RA1, RA2—Reference Address Inputs

These three inputs establish a code defining one of eight possible divide values for the total reference divider. The total reference divide values are as follows:

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	64
0	1	0	128
0	1	1	256
1	0	0	512
1	0	1	1024
1	1	0	1160
1	1	1	2048

N Inputs—N Counter Programming Inputs

The N inputs provide the data that is preset into the + N counter when it reaches the count of zero. N0 is least significant digit and N9 is most significant. Pullup resistors ensure that inputs left open remain at a logic one and require only a SPST switch to alter data to the zero state.

A Inputs—A Counter Programming Inputs

The A inputs define the number of clock cycles of f_{in} that require a logic zero on the modulus control output. (See Dual-

Modulus Prescaling section.) The A inputs all have internal pullup resistors that ensure that inputs left open will remain at a logic one.

OSC_{in}, OSC_{out}—Reference Oscillator Input/Output

These pins form an on-chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSC_{in} to ground and OSC_{out} to ground. OSC_{in} may also serve as input for an externally-generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSC_{out}.

OUTPUTS

φ_R, φ_V—Phase Detector Outputs

These phase detector outputs can be combined externally for a loop error signal.

If frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by φ_V pulsing low. φ_R remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by φ_R pulsing low. φ_V remains essentially high.

If the frequency of f_V = f_R and both are in phase, then both φ_V and φ_R remain high except for a small minimum time period when both pulse low in phase.

Modulus Control—Dual-Modulus Prescale Control Output

Signal generated by the on-chip control logic circuitry for controlling an external dual-modulus prescaler. The modulus control level will be low at the beginning of a count cycle and will remain low until the + A counter has counted down from its programmed value. At this time, modulus control goes high

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145152-2

and remains high until the + N counter has counted the rest of the way down from its programmed value (N - A additional counts since both + N and + A are counting down during the first portion of the cycle). Modulus control is then set back low, the counters preset to their respective programmed values, and the above sequence repeated. This provides for a total programmable divide value $(N_T) = N \cdot P + A$ where P and P + 1 represent the dual-modulus prescaler divide values respectively for high and low modulus control levels, N the number programmed into the + N counter, and A the number programmed into the + A counter.

LD—Lock Detector Output

Lock detector signal. Essentially a high level when loop is locked (f_r, f_y of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

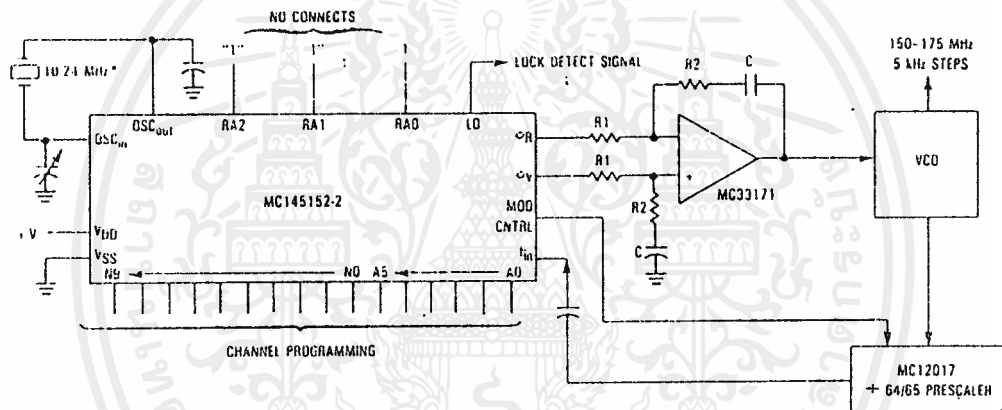
VDD

The positive power supply potential. This pin may range from +3 to +9 V with respect to VSS.

VSS

The most negative supply potential. This pin is usually ground.

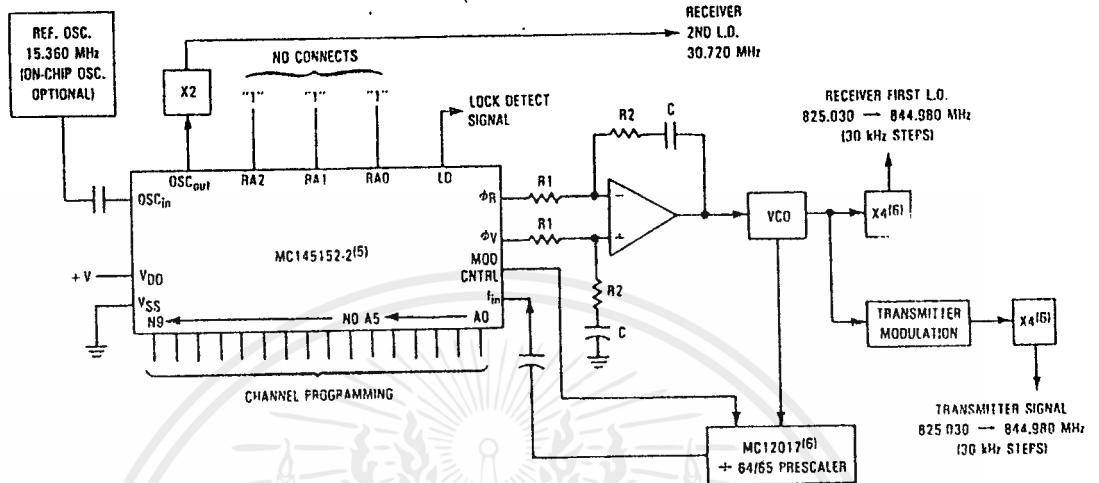
TYPICAL APPLICATIONS



* Off chip oscillator optional.

Synthesizer for Land Mobile Radio VHF Bands

MC145152-2



5

NOTES:

1. Receiver 1st. I.F. = 45 MHz, low side injection; Receiver 2nd. I.F. = 11.7 MHz, low side injection.
2. Duplex operation with 45 MHz receiver/transmit separation.
3. $f_R = 7.5 \text{ kHz}$, $\div R = 2048$.
4. $N_{total} = N \cdot 64 + A = 27501 \text{ to } 28166$; $N = 429 \text{ to } 440$; $A = 0 \text{ to } 63$.
5. MC145152-2 may be used where serial data entry is desired.
6. High frequency prescalers — e.g., MC12018 (520 MHz) and MC12022 (1 GHz) — may be used for higher frequency VCO and f_{ref} implementations.

666-Channel, Computer-Controlled, Mobile Radiotelephone Synthesizer for 800 MHz Cellular Radio Systems

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151-2•MC145152-2•MC145155-2
MC145156-2•MC145157-2•MC145158-2

FAMILY CHARACTERISTICS

MAXIMUM RATINGS* (Voltages Referenced to VSS)

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	-0.5 to +10.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient), except SW1, SW2	-0.5 to V _{DD} +0.5	V
V _{out}	Output Voltage (DC or Transient), SW1 or SW2 (R _{pullup} = 4.7 kΩ)	-0.5 to +15	V
I _{in} , I _{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
I _{DD} , I _{SS}	Supply Current, V _{DD} or V _{SS} Pins	±30	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 seconds	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

†Power Dissipation Temperature Derating:
Plastic DIP: -12 mW/°C from 65°C to 85°C
PLCC Package: -12 mW/°C from 65°C to 85°C
SOG Package: -7 mW/°C from 65°C to 85°C

These devices contain protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to these high-impedance circuits. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD} except for SW1 and SW2.
SW1 and SW2 can be tied through external resistors to voltages as high as 15 V dc, independent of the supply voltage. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}), except for inputs with pullup devices. Unused outputs must be left open.



ELECTRICAL CHARACTERISTICS (Voltages Referenced to VSS)

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
V _{DD}	Power Supply Voltage Range		-	3	9	3	9	3	9	V
I _{SS}	Dynamic Supply Current	f _{in} = OSC _{in} = 10 MHz, 1 Vp-p ac-coupled sine wave R = 128, A = 32, N = 128	3 5 9	- - -	3.5 10 30	- - -	3 7.5 24	- - -	3 7.5 24	mA
I _{SS}	Quiescent Supply Current (not including pullup current component)	V _{in} = V _{DD} or V _{SS} I _{out} = 0 μA	3 5 9	- - -	800 1200 1600	- - -	800 1200 1600	- - -	1600 2400 3200	μA
V _{in}	Input Voltage—f _{in} , OSC _{in}	Input ac-coupled sine wave	-	500	-	500	-	500	-	mVp p
V _{IL}	Low-Level Input Voltage—f _{in} , OSC _{in}	V _{out} ≥ 2.1 V V _{out} ≥ 3.5 V V _{out} ≥ 6.3 V Input dc-coupled square wave	3 5 9	- - -	0 0 0	- - -	0 0 0	- - -	0 0 0	V
V _{IH}	High-Level Input Voltage—f _{in} , OSC _{in}	V _{out} ≤ 0.9 V V _{out} ≤ 1.5 V V _{out} ≤ 2.7 V Input dc-coupled square wave	3 5 9	3.0 5.0 9.0	- - -	3.0 5.0 9.0	- - -	3.0 5.0 9.0	- - -	V
V _{IL}	Low-Level Input Voltage—except f _{in} , OSC _{in}		3 5 9	- - -	0.9 1.5 2.7	- - -	0.9 1.5 2.7	- - -	0.9 1.5 2.7	V
V _{IH}	High-Level Input Voltage—except f _{in} , OSC _{in}		3 5 9	2.1 3.5 6.3	- - -	2.1 3.5 6.3	- - -	2.1 3.5 6.3	- - -	V
I _{in}	Input Current (f _{in} , OSC _{in})	V _{in} = V _{DD} or V _{SS}	9	±2	±50	±2	±25	±2	±22	μA
I _{IL}	Input Leakage Current (Data, Clock, Enable—without Pullups)	V _{in} = V _{SS}	9	-	-0.3	-	-0.1	-	-1.0	μA
I _{IH}	Input Leakage Current (all inputs except f _{in} , OSC _{in})	V _{in} = V _{DD}	9	-	0.3	-	0.1	-	1.0	μA
I _{PL}	Pullup Current (all inputs with Pullups)	V _{in} = V _{SS}	9	-20	-400	-20	-200	-20	-170	μA
C _{in}	Input Capacitance		-	-	10	-	10	-	10	pF

Continued

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151-2•MC145152-2•MC145155-2
 MC145156-2•MC145157-2•MC145158-2

FAMILY CHARACTERISTICS

ELECTRICAL CHARACTERISTICS (Continued)

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
V _{OL}	Low-Level Output Voltage—OSC _{out}	I _{out} = 0 μA V _{in} = V _{DD}	3	—	0.9	—	0.9	—	0.9	V
			5	—	1.5	—	1.5	—	1.5	
			9	—	2.7	—	2.7	—	2.7	
V _{OH}	High-Level Output Voltage—OSC _{out}	I _{out} = 0 μA V _{in} = V _{SS}	3	2.1	—	2.1	—	2.1	—	V
			5	3.5	—	3.5	—	3.5	—	
			9	6.3	—	6.3	—	6.3	—	
V _{OL}	Low-Level Output Voltage—Other Outputs	I _{out} = 0 μA	3	—	0.05	—	0.05	—	0.05	V
			5	—	0.05	—	0.05	—	0.05	
			9	—	0.05	—	0.05	—	0.05	
V _{OH}	High-Level Output Voltage—Other Outputs	I _{out} = 0 μA	3	2.95	—	2.95	—	2.95	—	V
			5	4.95	—	4.95	—	4.95	—	
			9	8.95	—	8.95	—	8.95	—	
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage—SW1, SW2	R _{pullup} = 4.7 kΩ	—	15	—	15	—	15	—	V
I _{OL}	Low-Level Sinking Current—Modulus Control	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	1.30	—	1.10	—	0.66	—	mA
			5	1.90	—	1.70	—	1.08	—	
			9	3.80	—	3.30	—	2.10	—	
I _{OH}	High-Level Sourcing Current—Modulus Control	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.60	—	-0.50	—	-0.30	—	mA
			5	-0.90	—	-0.75	—	-0.50	—	
			9	-1.50	—	-1.25	—	-0.80	—	
I _{OL}	Low-Level Sinking Current—Lock Detect	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.25	—	0.20	—	0.15	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current—Lock Detect	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.25	—	-0.20	—	-0.15	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OL}	Low-Level Sinking Current—SW1, SW2	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.80	—	0.48	—	0.24	—	mA
			5	1.50	—	0.90	—	0.45	—	
			9	3.50	—	2.10	—	1.05	—	
I _{OL}	Low-Level Sinking Current—Other Outputs	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.44	—	0.35	—	0.22	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current—Other Outputs	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.44	—	-0.35	—	-0.22	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OZ}	Output Leakage Current—PD _{out}	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	±0.3	—	±0.1	—	±1.0	μA
I _{OZ}	Output Leakage Current—SW1, SW2	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	±0.3	—	±0.1	—	±3.0	μA
C _{out}	Output Capacitance—PD _{out}	PD _{out} —3-State	—	—	10	—	10	—	10	pF

5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151-2•MC145152-2•MC145155-2
MC145156-2•MC145157-2•MC145158-2

FAMILY CHARACTERISTICS

AC ELECTRICAL CHARACTERISTICS ($C_L = 60 \text{ pF}$, Input $t_r = t_f = 10 \text{ ns}$)

Symbol	Parameter	VDD V	Guaranteed Limit 25°C	Guaranteed Limit -40°C to 85°C	Unit
t _{PLH} , t _{PHL}	Maximum Propagation Delay, f_{in} to Modulus Control (Figures 1 and 4)	3	110	120	ns
		5	60	70	
		9	35	40	
t _{PHL}	Maximum Propagation Delay, Enable to SW1, SW2 (Figures 1 and 5)	3	160	180	ns
		5	80	95	
		9	50	60	
t _w	Output Pulse Width, ϕ_R , ϕ_V , and LD with f_R in Phase with f_V (Figures 2 and 4)	3	25 to 200	25 to 260	ns
		5	20 to 100	20 to 125	
		9	10 to 70	10 to 60	
t _{TLH}	Maximum Output Transition Time, Modulus Control (Figures 3 and 4)	3	115	115	ns
		5	60	75	
		9	40	60	
t _{THL}	Maximum Output Transition Time, Modulus Control (Figures 3 and 4)	3	60	70	ns
		5	34	45	
		9	30	38	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Lock Detect (Figures 3 and 4)	3	180	200	ns
		5	90	120	
		9	70	90	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Other Outputs (Figures 3 and 4)	3	160	175	ns
		5	80	100	
		9	60	65	

5

SWITCHING WAVEFORMS

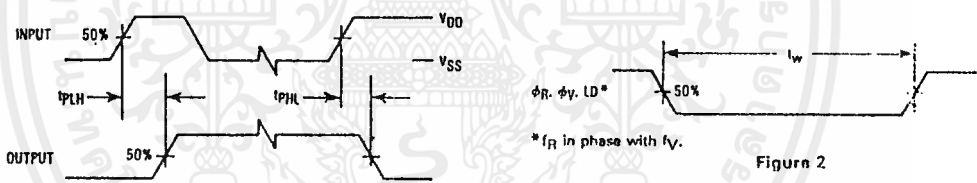


Figure 1

Figure 2

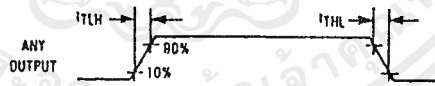
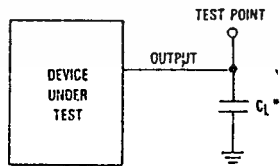
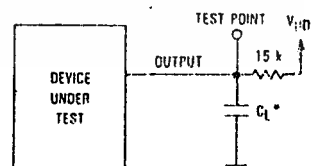


Figure 3



*Includes all probe and jig capacitance.

Figure 4. Test Circuit



*Includes all probe and jig capacitance.

Figure 5. Test Circuit

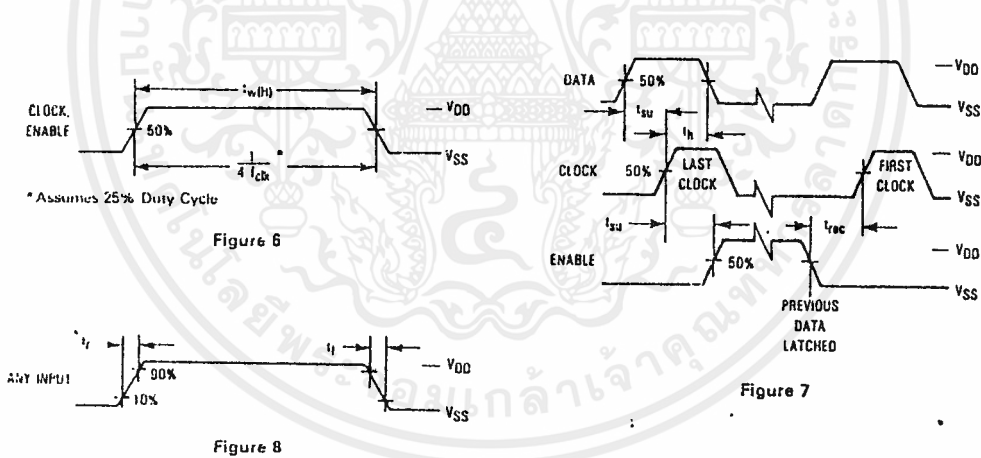
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAMILY CHARACTERISTICS

TIMING REQUIREMENTS (Input $t_r = t_f = 10$ ns unless otherwise indicated)

Symbol	Parameter	V _{DD} V	Guaranteed Limit 25°C	Guaranteed Limit -40°C to 85°C	Unit
f_{clk}	Serial Data Clock Frequency, Assuming 25% Duty Cycle NOTE: Refer to Clock $t_{w(H)}$ below (Figure 6)	3 5 9	dc to 5.0 dc to 7.1 dc to 10	dc to 3.5 dc to 7.1 dc to 10	MHz
t_{su}	Minimum Setup Time, Data to Clock (Figure 7)	3 5 9	30 20 18	30 20 18	ns
t_h	Minimum Hold Time, Clock to Data (Figure 7)	3 5 9	40 20 15	40 20 15	ns
t_{su}	Minimum Setup Time, Clock to Enable (Figure 7)	3 5 9	70 32 25	70 32 25	ns
t_{rec}	Minimum Recovery Time, Enable to Clock (Figure 7)	3 5 9	5 10 20	5 10 20	ns
$t_{w(H)}$	Minimum Pulse Width, Clock, Enable (Figure 6)	3 5 9	50 35 25	70 35 25	ns
t_r, t_f	Maximum Input Rise and Fall Times—Any Input (Figure 8)	3 5 9	5 4 2	5 4 2	μs

SWITCHING WAVEFORMS



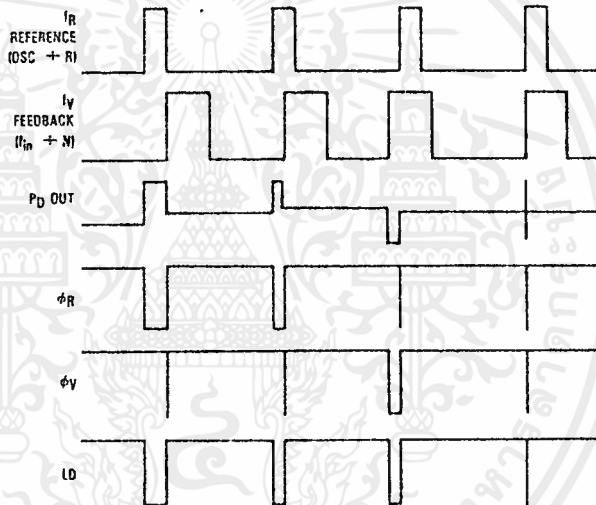
MC145151-2•MC145152-2•MC145155-2
 MC145156-2•MC145157-2•MC145158-2

FAMILY CHARACTERISTICS

FREQUENCY CHARACTERISTICS (Voltages Referenced to V_{SS} , $C_L = 50$ pF, Input $t_r = t_f = 10$ ns unless otherwise indicated)

Symbol	Parameter	Test Condition	V_{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
f_l	Input Frequency (f_{in} , OSC_{in})	$R \geq 8, A \geq 0, N \geq 8$ $V_{in} = 500$ mVp-p ac-coupled sine wave	3	—	6	—	6	—	6	MHz
			5	—	15	—	15	—	15	
			9	—	15	—	15	—	15	
		$R \geq 8, A \geq 0, N \geq 8$ $V_{in} = 1$ Vp-p ac-coupled sine wave	3	—	12	—	12	—	7	MHz
			5	—	22	—	20	—	20	
			9	—	25	—	22	—	22	
		$R \geq 8, A \geq 0, N \geq 8$ $V_{in} = V_{DD}$ to V_{SS} dc-coupled square wave	3	—	13	—	12	—	8	MHz
			5	—	25	—	22	—	22	
			9	—	25	—	25	—	25	

5



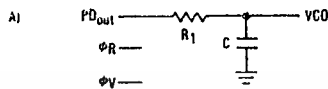
NOTE: The P_D output state is equal to either V_{DD} or V_{SS} when active. When not active, the output is high impedance and the voltage at that pin is determined by the low pass filter capacitor.

Figure 9. Phase Detector/Lock Detector Output Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN CONSIDERATIONS

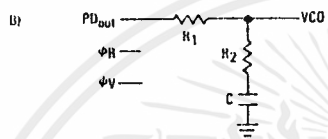
PHASE-LOCKED LOOP—LOW PASS FILTER DESIGN



$$\omega_n = \sqrt{\frac{K_\phi K_V VCO}{N H_1 C}}$$

$$\zeta = \frac{N \omega_n}{2 K_\phi K_V VCO}$$

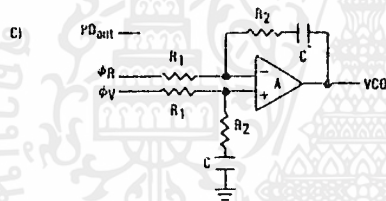
$$F(s) = \frac{1}{R_1 s C + 1}$$



$$\omega_n = \sqrt{\frac{K_\phi K_V VCO}{N C (R_1 + R_2)}}$$

$$\zeta = 0.5 \omega_n (R_2 C + \frac{H}{K_\phi K_V VCO})$$

$$F(s) = \frac{R_2 s C + 1}{(R_1 + R_2) s C + 1}$$



$$\omega_n = \sqrt{\frac{K_\phi K_V VCO}{N C R_1}}$$

$$\zeta = \frac{\omega_n R_2 C}{2}$$

ASSUMING GAIN A IS VERY LARGE, THEN:

$$F(s) = \frac{R_2 s C + 1}{R_1 s C}$$

NOTE: Sometimes R_1 is split into two series resistors each $R_1 \div 2$. A capacitor C_C is then placed from the midpoint to ground to further filter ϕ_V and ϕ_R . The value of C_C should be such that the corner frequency of this network does not significantly affect ω_n .

DEFINITIONS:

- N = Total Division Ratio in feedback loop
- K_ϕ (Phase Detector Gain) = $V_{DD}/4\pi$ for PD_{out}
- K_ϕ (Phase Detector Gain) = $V_{DD}/2\pi$ for ϕ_V and ϕ_R
- $K_V VCO$ (VCO Gain) = $\frac{2 \pi \Delta f VCO}{\Delta V VCO}$
- for a typical design ω_n (Natural Frequency) = $\frac{2\pi f_i}{10}$ (at phase detector input),
- Damping Factor: $\zeta \approx 1$

RECOMMENDED FOR READING:

- Gardner, Floyd M., *Phase-Lock Techniques (second edition)*. New York, Wiley-Interscience, 1979.
- Manassevitch, Vadim, *Frequency Synthesizers: Theory and Design (second edition)*. New York, Wiley-Interscience, 1980.
- Blanchard, Alain, *Phase-Locked Loops: Application to Coherent Receiver Design*. New York, Wiley-Interscience, 1976.
- Eggen, William F., *Frequency Synthesis by Phase Lock*. New York, Wiley-Interscience, 1981.
- Holdre, Ulrich L., *Digital PLL Frequency Synthesizers Theory and Design*. Englewood Cliffs, NJ, Prentice-Hall, 1963.
- Berlin, Howard M., *Design of Phase-Locked Loop Circuits, with Experiments*. Indianapolis, Howard W. Sams and Co., 1978.
- Kinlay, Harold, *The PLL Synthesizer Cookbook*. Blue Ridge Summit, PA, Tab Books, 1980.
- AN535, Phase-Locked Loop Design Fundamentals, Motorola Semiconductor Products, Inc., 1970.
- AN25-1, Phase-Locked Loop Design Articles, Motorola Semiconductor Products, Inc., Reprinted with permission from *Electronic Design*, 1987.
- BR504-D, Electronic Tuning Address Systems, Motorola Semiconductor Products, Inc., 1986.

DESIGN CONSIDERATIONS

CRYSTAL OSCILLATOR CONSIDERATIONS

The following options may be considered to provide a reference frequency to Motorola's CMOS frequency synthesizers. The most desirable is discussed first.

USE OF A HYBRID CRYSTAL OSCILLATOR

Commercially available temperature-compensated crystal oscillators (TCXOs) or crystal-controlled data clock oscillators provide very stable reference frequencies. An oscillator capable of sinking and sourcing 50 μ A at CMOS logic levels may be direct or dc coupled to OSC_{in}. In general, the highest frequency capability is obtained utilizing a direct-coupled square wave having a rail-to-rail (V_{DD} to V_{SS}) voltage swing. If the oscillator does not have CMOS logic levels on the outputs, capacitive or ac coupling to OSC_{in} may be used. OSC_{out}, an unbuffered output, should be left floating.

For additional information about TCXOs and data clock oscillators, please consult the latest version of the *eam Electronic Engineers Master Catalog*, the *Gold Book*, or similar publications.

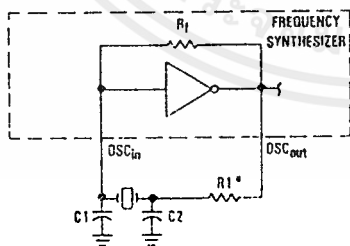
DESIGN AN OFF-CHIP REFERENCE

The user may design an off-chip crystal oscillator using ICs specifically developed for crystal oscillator applications, such as the MC12061 MECL device. The reference signal from the MECL device is ac coupled to OSC_{in}. For large amplitude signals (standard CMOS logic levels), dc coupling is used. OSC_{out}, an unbuffered output, should be left floating. In general, the highest frequency capability is obtained with a direct-coupled square wave having rail-to-rail voltage swing.

USE OF THE ON-CHIP OSCILLATOR CIRCUITRY

The on-chip amplifier (a digital inverter) along with an appropriate crystal may be used to provide a reference source frequency. A fundamental mode crystal, parallel resonant at the desired operating frequency, should be connected as shown in Figure 10.

For V_{DD} = 5 V, the crystal should be specified for a loading capacitance, C_L, which does not exceed 32 pF for frequencies to approximately 8 MHz, 20 pF for frequencies in the area of



*May be deleted in certain cases. See text.

Figure 10. Pierce Crystal Oscillator Circuit

8 to 15 MHz, and 10 pF for higher frequencies. These are guidelines that provide a reasonable compromise between IC capacitance, drive capability, swamping variations in stray and IC input/output capacitance, and realistic C_L values. The shunt load capacitance, C_L, presented across the crystal can be estimated to be:

$$C_L = \frac{C_{in}C_{out}}{C_{in} + C_{out}} + C_a + C_0 + \frac{C_1 \cdot C_2}{C_1 + C_2}$$

where

C_{in} = 5 pF (see Figure 11)

C_{out} = 6 pF (see Figure 11)

C_a = 1 pF (see Figure 11)

C₀ = the crystal's holder capacitance (see Figure 12)

C₁ and C₂ = external capacitors (see Figure 10)

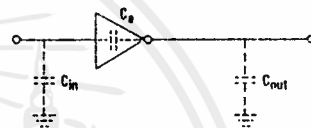
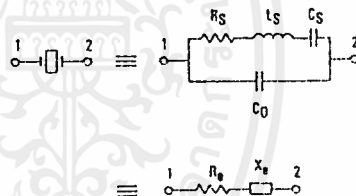


Figure 11. Parasitic Capacitances of the Amplifier



NOTE: Values are supplied by crystal manufacturer (parallel resonant crystal).

Figure 12. Equivalent Crystal Networks

The oscillator can be "trimmed" on-frequency by making a portion or all of C₁ variable. The crystal and associated components must be located as close as possible to the OSC_{in} and OSC_{out} pins to minimize distortion, stray capacitance, stray inductance, and startup stabilization time. In some cases, stray capacitance should be added to the values for C_{in} and C_{out}.

Power is dissipated in the effective series resistance of the crystal, R_e, in Figure 12. The drive level specified by the crystal manufacturer is the maximum stress that a crystal can withstand without damage or excessive shift in frequency. R₁ in Figure 10 limits the drive level. The use of R₁ may not be necessary in some cases; i.e., R₁ = 0 ohms.

To verify that the maximum dc supply voltage does not overdrive the crystal, monitor the output frequency as a function of voltage at OSC_{out}. Care should be taken to minimize

MC145151-2•MC145152-2•MC145155-2
 MC145156-2•MC145157-2•MC145158-2

DESIGN CONSIDERATIONS

loading.) The frequency should increase very slightly as the dc supply voltage is increased. An overdriven crystal will decrease in frequency or become unstable with an increase in supply voltage. The operating supply voltage must be reduced or R1 must be increased in value if the overdriven condition exists. The user should note that the oscillator start-up time is proportional to the value of R1.

Through the process of supplying crystals for use with CMOS inverters, many crystal manufacturers have developed expertise in CMOS oscillator design with crystals. Discussions with such manufacturers can prove very helpful. See Table 1.

RECOMMENDED FOR READING

Technical Note TN-24, Statek Corp.

Technical Note TN-7, Statek Corp.

E. Hafner, "The Piezoelectric Crystal Unit—Definitions and Method of Measurement", *Proc. IEEE*, Vol. 57, No. 2, Feb., 1969.

D. Kemper, L. Rosine, "Quartz Crystals for Frequency Control", *Electro-Technology*, June, 1969.

P. J. Ottowitz, "A Guide to Crystal Selection", *Electronic Design*, May, 1966.

Table 1. Partial List of Crystal Manufacturers

Name	Address	Phone
United States Crystal Corp.	3605 McCart St., Ft. Worth, TX 76110	(817) 921-3013
Crystek Crystal	2371 Crystal Dr., Ft. Myers, FL 33907	(813) 938-2109
Statek Corp.	512 N. Main St., Orange, CA 92668	(714) 639 7810

NOTE: Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of crystal manufacturers.

5

MC145151-2 • MC145152-2 • MC145155-2
 MC145156-2 • MC145157-2 • MC145158-2

DESIGN CONSIDERATIONS

DUAL-MODULUS PRESCALING

OVERVIEW

The technique of dual-modulus prescaling is well established as a method of achieving high performance frequency synthesizer operation at high frequencies. Basically, the approach allows relatively low-frequency programmable counters to be used as high-frequency programmable counters with speed capability of several hundred MHz. This is possible without the sacrifice in system resolution and performance that results if a fixed (single-modulus) divider is used for the prescaler.

In dual-modulus prescaling, the lower speed counters must be uniquely configured. Special control logic is necessary to select the divide value P or P + 1 in the prescaler for the required amount of time (see modulus control definition). Motorola's dual-modulus frequency synthesizers contain this feature and can be used with a variety of dual-modulus prescalers to allow speed, complexity and cost to be tailored to the system requirements. Prescalers having P, P + 1 divide values in the range of +3/ +4 to +128/ +129 can be controlled by most Motorola frequency synthesizers.

Several dual-modulus prescaler approaches suitable for use with the MC145152-2, MC145156-2, or MC145158-2 are:

MC12009	+ 5/ + 6	440 MHz
MC12011	+ 8/ + 9	500 MHz
MC12013	+ 10/ + 11	500 MHz
MC12015	+ 32/ + 33	225 MHz
MC12016	+ 40/ + 41	225 MHz
MC12017	+ 64/ + 65	225 MHz
MC12018	+ 128/ + 129	520 MHz
MC12022A	+ 64/65 or + 128/129	1.1 GHz
MC12032A	+ 64/65 or + 128/129	2.0 GHz

DESIGN GUIDELINES

The system total divide value, N_{total} (N_T) will be dictated by the application, i.e.

$$N_T = \frac{\text{frequency into the prescaler}}{\text{frequency into the phase detector}} = N \cdot P + A$$

N is the number programmed into the +N counter, A is the number programmed into the +A counter, P and P + 1 are the two selectable divide ratios available in the dual-modulus prescalers. To have a range of N_T values in sequence, the +A counter is programmed from zero through P - 1 for a particular value N in the +N counter. N is then incremented to N + 1 and the +A is sequenced from zero through P - 1 again.

There are minimum and maximum values that can be achieved for N_T . These values are a function of P and the size of the +N and +A counters. The constraint $N \geq A$ always applies. If $A_{max} = P - 1$, then $N_{min} \geq P - 1$. Then $N_{Tmin} = (P - 1)P + A$ or $(P - 1)P$ since A is free to assume the value of zero.

$$N_{Tmax} = N_{max} \cdot P + A_{max}$$

To maximize system frequency capability, the dual modulus prescaler output must go from low to high after each group of P or P + 1 input cycles. The prescaler should divide by P when its modulus control line is high and by P + 1 when its modulus control is low.

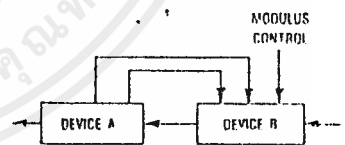
For the maximum frequency into the prescaler (f_{VCOmax}), the value used for P must be large enough such that:

- A. f_{VCOmax} divided by P may not exceed the frequency capability of f_{in} (input to the +N and +A counters).
- B. The period of f_{VCO} divided by P must be greater than the sum of the times:
 - a. Propagation delay through the dual-modulus prescaler.
 - b. Prescaler setup or release time relative to its modulus control signal.
 - c. Propagation time from f_{in} to the modulus control output for the frequency synthesizer device.

A sometimes useful simplification in the programming code can be achieved by choosing the values for P of 8, 16, 32, or 64. For these cases, the desired value for N_T results when N_T in binary is used as the program code to the +N and +A counters treated in the following manner:

- A. Assume the +A counter contains "a" bits where $2^a \geq P$.
- B. Always program all higher order +A counter bits above "a" to zero.
- C. Assume the +N counter and the +A counter (with all the higher order bits above "a" ignored) combined into a single binary counter of n + a bits in length (n = number of divider stages in the +N counter). The MSB of this "hypothetical" counter is to correspond to the MSB of +N and the LSB is to correspond to the LSB of +A. The system divide value, N_T , now results when the value of N_T in binary is used to program the "new" n + a bit counter.

By using two devices, several dual-modulus values are achievable:



DEVICE B	MC12009	MC12011	MC12013
DEVICE A	+ 20/ + 21	+ 32/ + 33	+ 40/ + 41
MC10131	+ 20/ + 21	+ 32/ + 33	+ 40/ + 41
MC10138	+ 50/ + 51	+ 80/ + 81	+ 100/ + 101
MC10154	+ 40/ + 41	+ 64/ + 65	+ 80/ + 81
	OR + 80/ + 81	OR + 128/ + 129	

NOTE: MC12009, MC12011, and MC12013 are pin equivalent. MC12015, MC12016, and MC12017 are pin equivalent.

MC33171, MC33172, MC33174, MC35171, MC35172, MC35174

2

FIGURE 5 — AC COUPLED NONINVERTING AMPLIFIER WITH SINGLE +5.0 V SUPPLY

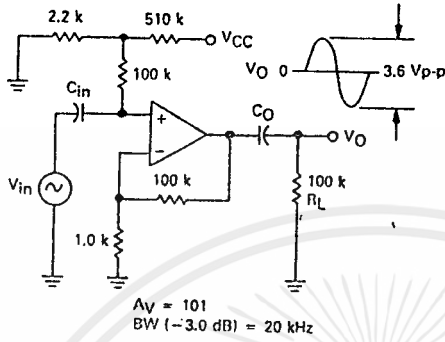


FIGURE 10 — AC COUPLED INVERTING AMPLIFIER WITH SINGLE +5.0 V SUPPLY

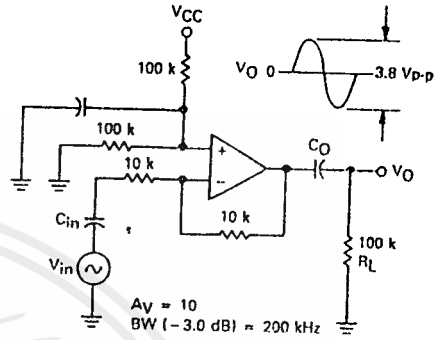


FIGURE 11 — DC COUPLED INVERTING AMPLIFIER MAXIMUM OUTPUT SWING WITH SINGLE +5.0 V SUPPLY

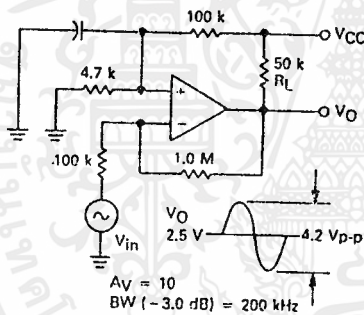
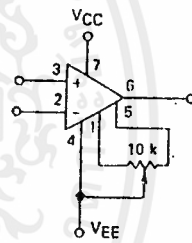


FIGURE 12 — OFFSET NULLING CIRCUIT



Offset Nulling range is approximately $\pm 80 \text{ mV}$ with a 10 k potentiometer, MC33171-MC35171 only.

FIGURE 13 — ACTIVE HIGH-Q NOTCH FILTER

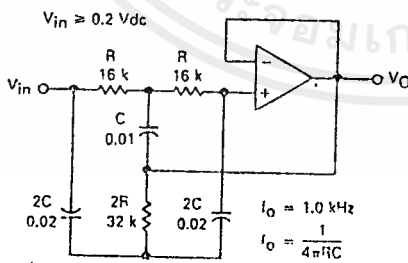
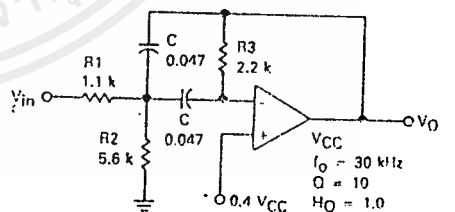


FIGURE 14 — ACTIVE BANDPASS FILTER



Given f_0 = Center Frequency
 A_0 = Gain at Center Frequency
 Choose Value f_0, Q, A_0, C
 Then
 $R_1 = \frac{R_3}{2H_0}, R_2 = \frac{R_1 R_3}{4Q^2 R_1 - R_3}$
 $R_3 = \frac{Q}{\pi f_0 C}, \frac{Q_0 f_0}{GBW} < 0.1$
 For less than 10% error from operational amplifier
 Where f_0 and GBW are expressed in Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOW POWER, SINGLE SUPPLY
OPERATIONAL AMPLIFIERS

Quality bipolar fabrication with innovative design concepts are employed for the MC33171/2/4, MC35171/2/4 series of monolithic operational amplifiers. This series of operational amplifiers operates at 180 μ A per amplifier and offers 1.8 MHz of gain bandwidth product and 2.1 V/ μ s slew rate without the use of JFET device technology. Although this series can be operated from split supplies, it is particularly suited for single supply operation, since the common mode input voltage range includes ground potential (V_{EE}). With a Darlington input stage, this series exhibits high input resistance, low input offset voltage and high gain. The all NPN output stage, characterized by no deadband crossover distortion and large output voltage swing, provides high capacitance drive capability, excellent phase and gain margins, low open-loop high frequency output impedance and symmetrical source/sink AC frequency response.

The MC33171/2/4, MC35171/2/4 series of devices are specified over the industrial/vehicular or military temperature ranges. The complete series of single, dual and quad operational amplifiers are available in the plastic and ceramic DIP as well as the SOIC surface mount packages.

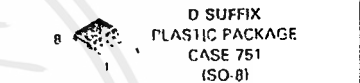
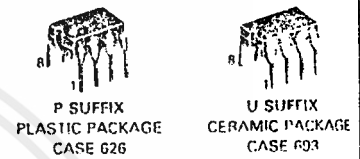
- Low Supply Current: 180 μ A (Per Amplifier)
- Wide Supply Operating Range: +3.0 V to +44 V or ± 1.5 V to ± 22 V
- Wide Input Common Mode Range Including Ground (V_{EE})
- Wide Bandwidth: 1.8 MHz
- High Slew Rate: 2.1 V/ μ s
- Low Input Offset Voltage: 2.0 mV
- Large Output Voltage Swing: -14.2 V to +14.2 V (with ± 15 V Supplies)
- Large Capacitance Drive Capability: 0 to 500 pF
- Low Total Harmonic Distortion: 0.03%
- Excellent Phase Margin: 60°
- Excellent Gain Margin: 15 dB
- Output Short Circuit Protection

ORDERING INFORMATION

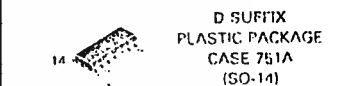
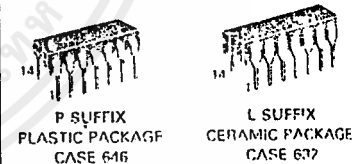
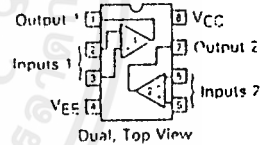
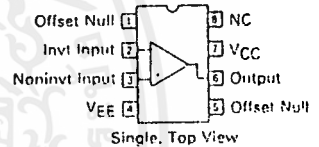
Op Amp Function	Device	Temperature Range	Package
Single	MC33171D	-40 to +85°C	SO-8
	MC35171U	-55 to +125°C	Ceramic DIP
	MC33171P	-40 to +85°C	Plastic DIP
Dual	MC33172D	-40 to +85°C	SO-8
	MC35172U	-55 to +125°C	Ceramic DIP
	MC33172P	-40 to +85°C	Plastic DIP
Quad	MC33174D	-40 to +85°C	SO-14
	MC35174L	-55 to +125°C	Ceramic DIP
	MC33174P	-40 to +85°C	Plastic DIP

MC33171, MC35171
MC33172, MC35172
MC33174, MC35174

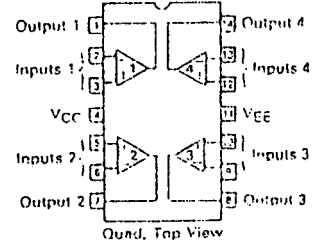
LOW POWER, SINGLE SUPPLY
OPERATIONAL AMPLIFIERS



PIN ASSIGNMENTS



PIN ASSIGNMENTS



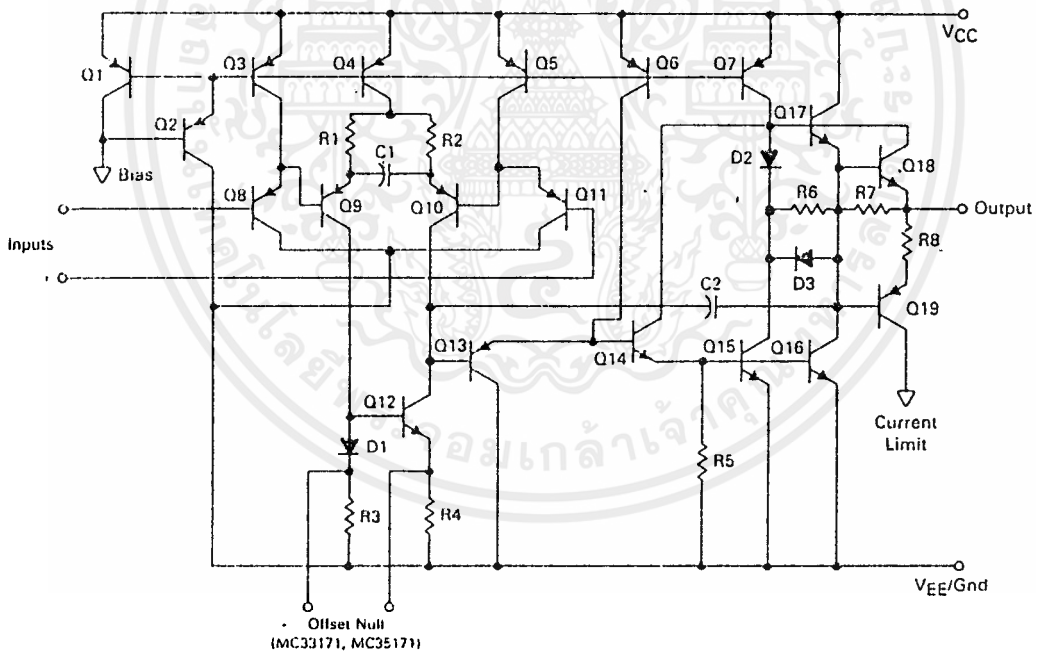
MC33171, MC33172, MC33174, MC35171, MC35172, MC35174

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC} V_{EE}	± 22	Volts
Input Differential Voltage Range	V_{IDR}	(Note 1)	Volts
Input Voltage Range	V_{IR}	(Note 1)	Volts
Output Short Circuit Duration (Note 2)	t_S	Indefinite	Seconds
Operating Ambient Temperature Range MC35171 MC35172 MC35174 MC33171 MC33172 MC33174	T_A	-55 to +125 40 to +85	$^{\circ}C$
Operating Junction Temperature	T_J	+150	$^{\circ}C$
Storage Temperature Range, Ceramic Package Plastic Package	T_{stg}	-65 to +150 55 to +125	$^{\circ}C$

Notes: 1. Either or both input voltages must not exceed the magnitude of V_{CC} or V_{EE} .
2. Power dissipation must be considered to ensure maximum junction temperature (T_J) is not exceeded.

EQUIVALENT CIRCUIT SCHEMATIC (EACH AMPLIFIER)



MOTOROLA LINEAR/INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC33171, MC33172, MC33174, MC35171, MC35172, MC35174

DC ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = -15 V, R_L connected to ground, T_A = T_{low} to T_{high} [Note 3] unless otherwise noted.)

2

Characteristic	Symbol	Min	Typ	Max	Unit
Input Offset Voltage (V _{CM} = 0 V) V _{CC} = +15 V, V _{EE} = -15 V, T _A = +25°C V _{CC} = +5 V, V _{EE} = 0 V, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, T _A = T _{low} to T _{high}	V _{IO}	—	2.0	4.5	mV
Average Temperature Coefficient of Offset Voltage	ΔV _{IO} /ΔT	—	10	—	μV/°C
Input Bias Current (V _{CM} = 0 V) T _A = +25°C T _A = T _{low} to T _{high}	I _{IB}	—	20	100 200	nA
Input Offset Current (V _{CM} = 0 V) T _A = +25°C T _A = T _{low} to T _{high}	I _{IO}	—	5.0	20 40	nA
Large Signal Voltage Gain (V _O = ±10 V, R _L = 10 k) T _A = +25°C T _A = T _{low} to T _{high}	A _{VOL}	50 25	500	—	V/mV
Output Voltage Swing V _{CC} = +5.0 V, V _{EE} = 0 V, R _L = 10 k, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, R _L = 10 k, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, R _L = 10 k, T _A = T _{low} to T _{high}	V _{OH}	3.5 13.6 13.3	4.3 14.2	— —	V
V _{CC} = +5.0 V, V _{EE} = 0 V, R _L = 10 k, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, R _L = 10 k, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, R _L = 10 k, T _A = T _{low} to T _{high}	V _{OL}	— — —	0.05 -14.2	0.15 -13.6 13.3	
Output Short Circuit Current (T _A = +25°C) Input Overdrive = 1.0 V, Output to Ground Source Sink	I _{SC}	3.0 15	5.0 27	— —	mA
Input Common Mode Voltage Range T _A = +25°C T _A = T _{low} to T _{high}	V _{ICR}	V _{EE} to (V _{CC} - 1.8) V _{EE} to (V _{CC} - 2.2)			V
Common Mode Rejection Ratio (R _S = 10 k)	CMRR	80	90	—	dB
Power Supply Rejection Ratio (R _S = 100 Ω)	PSRR	80	100	—	dB
Power Supply Current (Per Amplifier) V _{CC} = +5.0 V, V _{EE} = 0 V, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, T _A = +25°C V _{CC} = +15 V, V _{EE} = -15 V, T _A = T _{low} to T _{high}	I _D	—	180 220	250 250 300	μA

Notes: (continued)

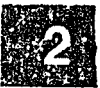
3. T_{low} = 55°C for MC35171-MC35172-MC35174
- 40°C for MC33171-MC33172-MC33174

T_{high} = 125°C for MC35171-MC35172-MC35174
= 85°C for MC33171-MC33172-MC33174

MC33171, MC33172, MC33174, MC35171, MC35172, MC35174

AC ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, R_L connected to ground, $T_A = +25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Slew Rate ($V_{in} = 10\text{ V to } \pm 10\text{ V}$, $R_L = 10\text{ k}$, $C_L = 100\text{ pF}$) $A_V = 1$ $A_V = 1$	SR	1.6	2.1	—	V/ μs
Gain Bandwidth Product ($f = 100\text{ kHz}$)	GBW	1.4	1.8	—	MHz
Power Bandwidth $A_V = \pm 10$, $R_L = 10\text{ k}$, $V_O = 20\text{ V}_{p-p}$, THD $\approx 5\%$	BWp	—	35	—	kHz
Phase Margin $R_L = 10\text{ k}$ $R_L = 10\text{ k}$, $C_L = 100\text{ pF}$	ϕ_m	—	60 45	—	Degrees
Gain Margin $R_L = 10\text{ k}$ $R_L = 10\text{ k}$, $C_L = 100\text{ pF}$	A_m	—	15 5.0	—	dB
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1.0\text{ kHz}$	e_n	—	32	—	nV/ $\sqrt{\text{Hz}}$
Equivalent Input Noise Current ($f = 1.0\text{ kHz}$)	i_n	—	0.2	—	pA/ $\sqrt{\text{Hz}}$
Differential Input Resistance $V_{CM} = 0\text{ V}$	R_{IN}	—	300	—	M Ω
Input Capacitance	C_i	—	0.8	—	pF
Total Harmonic Distortion $A_V = \pm 10$, $R_L = 10\text{ k}$, $2.0\text{ V}_{p-p} \leq V_O \leq 20\text{ V}_{p-p}$, $f = 10\text{ kHz}$	THD	—	0.03	—	%
Channel Separation ($f = 10\text{ kHz}$)	—	—	120	—	dB
Open-Loop Output Impedance ($f = 1.0\text{ MHz}$)	z_o	—	100	—	Ω



TYPICAL PERFORMANCE CURVES

FIGURE 1 — INPUT COMMON-MODE VOLTAGE RANGE versus TEMPERATURE

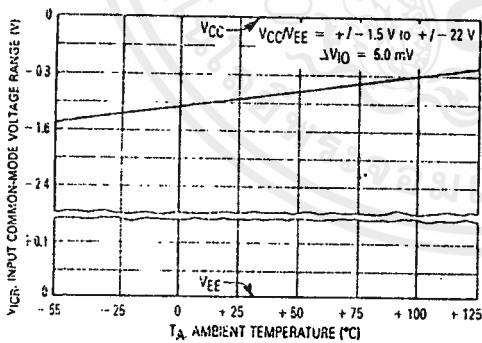
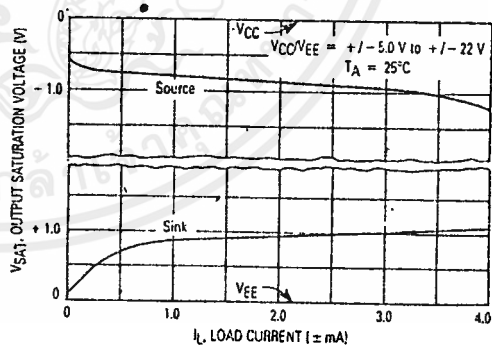


FIGURE 2 — SPLIT SUPPLY OUTPUT SATURATION versus LOAD CURRENT



MOTOROLA LINEAR/INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC33171, MC33172, MC33174, MC35171, MC35172, MC35174

2

FIGURE 3 — OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

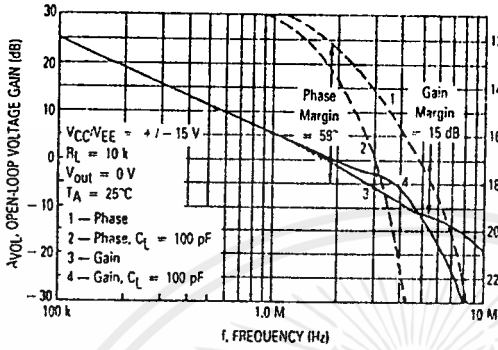


FIGURE 4 — PHASE MARGIN AND PERCENT OVERSHOOT versus LOAD CAPACITANCE

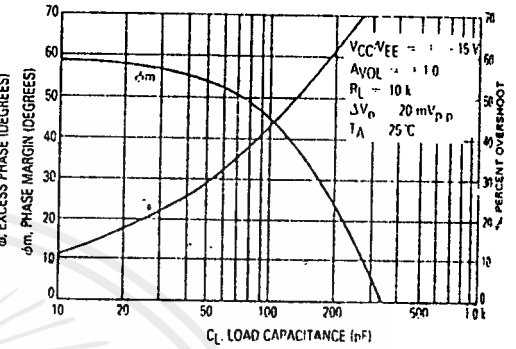


FIGURE 5 — NORMALIZED GAIN BANDWIDTH PRODUCT AND SLEW RATE versus TEMPERATURE

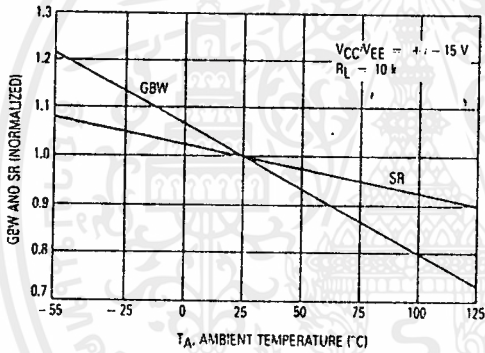


FIGURE 6 — SMALL AND LARGE SIGNAL TRANSIENT RESPONSE

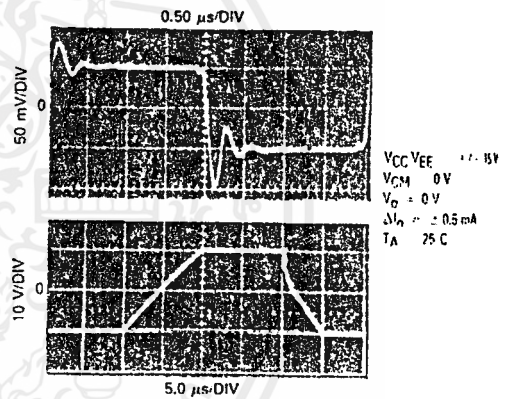


FIGURE 7 — OUTPUT IMPEDANCE versus FREQUENCY

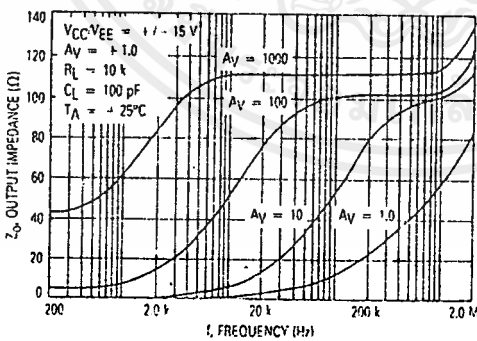
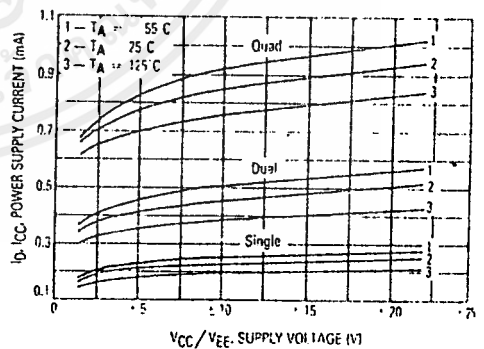


FIGURE 8 — SUPPLY CURRENT versus SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MC12015
MC12016
MC12017**

MECL PLL COMPONENTS

LOW-POWER
TWO-MODULUS
PRESCALER

LOW-POWER TWO-MODULUS PRESCALER

The MC12015, MC12016 and MC12017 are two-modulus prescalers which will divide by 32 and 33, 40 and 41, and 64 and 65 respectively. An internal regulator is provided to allow these devices to be used over a wide range of power-supply voltages. The devices may be operated by applying a supply voltage of 5.0 Vdc \pm 10% at pin 7 or by applying an unregulated voltage source from 5.5 Vdc to 9.5 Vdc to pin 8.

- 225 MHz Toggle Frequency
- Low-Power — 7.5 mA Max at 6.8 V
- Control Input and Output are Compatible with Standard CMOS
- Connecting Pins 2 and 3 Allows Driving One TTL Load
- Supply Voltage 4.5 V to 9.5 V



P SUFFIX
PLASTIC PACKAGE
CASE 626

D SUFFIX
PLASTIC SOIC PACKAGE
CASE 751



MAXIMUM RATINGS

Characteristic	Symbol	Range	Unit
Regulated Voltage, Pin 7	V _{reg}	8.0	Vdc
Power Supply Voltage, Pin 8	V _{CC}	10.0	Vdc
Operating Temperature Range	T _A	-40 to +85	°C
Storage Temperature Range	T _{stg}	-65 to +175	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = 5.5 to 9.5, V_{reg} = 4.5 to 5.5 V, T_A = -40°C to +85°C)

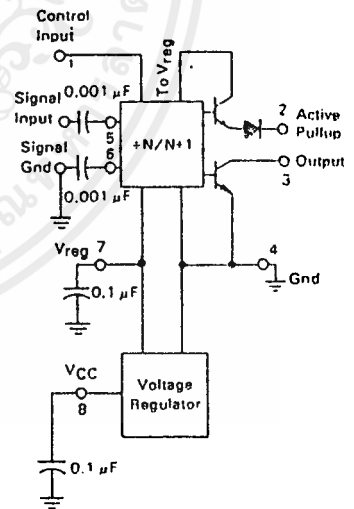
Characteristic	Symbol	Min	Typ	Max	Unit
Toggle Frequency (Sine wave input)	f _{max}	225	—	—	MHz
	f _{min}	—	—	35	MHz
Supply Current	I _{CC}	—	6.0	7.8	mA
Control Input High (+32, 40 or 64)		2.0	—	—	V
Control Input Low (+33, 41 or 65)		—	—	0.8	V
Output Voltage High* (I _{source} = 50 μ A)	V _{OH}	2.5	—	—	V
Output Voltage Low* (I _{sink} = 2 mA)	V _{OL}	—	—	0.5	V
Input Voltage Sensitivity 35 MHz 50-225 MHz	V _{in}	400	—	300	mVPP
		200	—	800	
PLL Response Time (Notes 1 and 2)	t _{PLL}	—	—	t _{out} -70	ns

Notes:

1. t_{PLL} = the period of time the PLL has from the prescaler rising output transition (50%) to the modulus control input edge transition (50%) to ensure proper modulus selection.
2. t_{out} = period of output waveform.

*Pin 2 connected to Pin 3

PRESCALER BLOCK DIAGRAM



1. V_{reg} @ pin 7 is not guaranteed to be between 4.5 and 5.5 V when V_{CC} is being applied to pin 8
2. Pin 7 is not to be used as a source of regulated output voltage.

APPLICATIONS INFORMATION CIRCUIT DESCRIPTION/PERFORMANCE FEATURES

Although the bandwidth, slew rate, and settling time of the MC33171/72/74 amplifier family is similar to low power op amp products utilizing JFET input devices, these amplifiers offer additional advantages as a result of the PNP transistor differential inputs and an all NPN transistor output stage.

Because the input common mode voltage range of this input stage includes the V_{EE} potential, single supply operation is feasible to as low as 3.0 volts with the common mode input voltage at ground potential.

The input stage also allows differential input voltages up to ± 4.1 volts, provided the maximum input voltage range is not exceeded. Specifically, the input voltages must range between V_{CC} and V_{EE} supply voltages as shown by the maximum rating table. In practice, although *not recommended*, the input voltages can exceed the V_{CC} voltage by approximately 3.0 volts and decrease below the V_{EE} voltage by 0.3 volts without causing product damage, although output phase reversal may occur. It is also possible to source up to 5.0 mA of current from V_{EE} through either input's clamping diode without damage or latchup, but phase reversal may again occur. If at least one input is within the common mode input voltage range and the other input is within the maximum input voltage range, no phase reversal will occur. If both inputs exceed the upper common mode input-voltage limit, the output will be forced to its lowest voltage state.

Since the input capacitance associated with the small geometry input device is substantially lower (0.8 pF) than that of a typical JFET (3.0 pF), the frequency response for a given input source resistance is greatly enhanced. This becomes evident in D-to-A current to voltage conversion applications where the feedback resistance can form a pole with the input capacitance of the op amp. This input pole creates a 2nd order system with the single pole op amp and is therefore detrimental to its settling time. In this context, lower input capacitance is desirable especially for higher values of feedback resistances (lower current DAC's). This input pole can be compensated for by creating a feedback zero with a capacitance across the feedback resistance, if necessary, to reduce overshoot. For 10 k Ω of feedback resistance, the MC33171/72/74 family can typically settle to within 1/2 LSB of 8 bits in 4.2 μ s, and within 1/2 LSB of 12 bits in 4.8 μ s for a 10 volt step. In a standard inverting unity gain fast settling configuration, the symmetrical slew rate is typically ± 2.1 volts/ μ s. In the classic noninverting unity gain configuration the typical output positive slew rate is also 2.1 volts/ μ s, and the corresponding negative slew rate will usually exceed the positive slew rate as a function of the fall time of the input waveform.

The all NPN output stage, shown in its basic form on the equivalent circuit schematic, offers unique advantages over the more conventional NPN/PNP transistor Class AB output stage. A 10 k Ω load resistance can typically swing within 0.8 volt of the positive rail (V_{CC}) and negative rail (V_{EE}), providing a 28.4 Vp-p swing from ± 15 volt supplies. This large output swing becomes most noticeable at lower supply voltages.

The positive swing is limited by the saturation voltage of the current source transistor Q7, the V_{BE} of the NPN pull up transistor Q17, and the voltage drop associated with the short circuit resistance, R_5 . For sink currents less than 0.4 mA, the negative swing is limited by the saturation voltage of the pull-down transistor Q15, and the voltage drop across R_4 and R_5 . For small valued sink currents, the above voltage drops are negligible, allowing the negative swing voltage to approach within millivolts

of V_{EE} . For sink currents (> 0.4 mA), diode D3 clamps the voltage across R_4 . Thus the negative swing is limited by the saturation voltage of Q15, plus the forward diode drop of D3 ($\approx V_{EE} + 1.0$ V). Therefore an unprecedented peak-to-peak output voltage swing is possible for a given supply voltage as indicated by the output swing specifications.

If the load resistance is referenced to V_{CC} instead of ground for single supply applications, the maximum possible output swing can be achieved for a given supply voltage. For light load currents, the load resistance will pull the output to V_{CC} during the positive swing and the output will pull the load resistance near ground during the negative swing. The load resistance value should be much less than that of the feedback resistance to maximize pull up capability.

Because the PNP output emitter follower transistor has been eliminated, the MC33171/72/74 family offers a 15 mA minimum current sink capability, typically to an output voltage of ($V_{EE} + 1.8$ V). In single supply applications the output can directly source or sink base current from a common emitter NPN transistor for high current switching applications.

In addition, the all NPN transistor output stage is inherently faster than PNP types, contributing to the bipolar amplifier's improved gain bandwidth products. The associated high frequency low output impedance (200 Ω typ @ 1.0 MHz) allows capacitive drive capability from 0 to 400 pF without oscillation in the noninverting unity gain configuration. The 60° phase margin and 15 dB gain margin as well as the general gain and phase characteristics are virtually independent of the source/sink output swing conditions. This allows easier system phase compensation, since output swing will not be a phase consideration. The ac characteristics of the MC33171/72/74 family also allow excellent active filter capability, especially for low voltage single supply applications.

Although the single supply specification is defined at 5.0 volts, these amplifiers are functional to at least 3.0 volts @ 25°C. However slight changes in parametrics such as bandwidth, slew rate, and dc gain may occur.

If power to this integrated circuit is applied in reverse polarity or if the IC is installed backwards in a socket, large unlimited current surges will occur through the device that may result in device destruction.

As usual with most high frequency amplifiers, proper lead dress, component placement and PC board layout should be exercised for optimum frequency performance. For example, long unshielded input or output leads may result in unwanted input output coupling. In order to preserve the relatively low input capacitance associated with these amplifiers, resistors connected to the inputs should be immediately adjacent to the input pin to minimize additional stray input capacitance. This not only minimizes the input pole for optimum frequency response, but also minimizes extraneous "pick up" at this node. Supply decoupling with adequate capacitance immediately adjacent to the supply pin is also important, particularly over temperature, since many types of decoupling capacitors exhibit great impedance changes over temperature.

The output of any one amplifier is current limited and thus protected from a direct short to ground. However, under such conditions, it is important not to allow the device to exceed the maximum junction temperature rating. Typically for ± 15 volt supplies, any one output can be shorted continuously to ground without exceeding the maximum temperature rating.

