



เครื่องวัดแบบดิจิตอล
ในแหล่งจ่ายไฟฟ้าฉุกเฉิน

(DIGITAL METER
IN EMERGENCY POWER SUPPLY)



โดย

นาย นิโรจน์ ก่อเกียรติมานะ 321151

นาย ศุภชัย เหล่าฤทธิไกร 321339

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร ปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมเทคโนโลยีการวัดคุมทางอุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2535

ปีการศึกษา 2535

เครื่องวัดแบบดิจิทัลในแหล่งจ่ายไฟฟ้าฉุกเฉิน

DIGITAL METER IN EMERGENCY POWER SUPPLY

จัดทำโดย

นาย นิโรจน์ ก่อเกียรติมานะ 321151

นาย ศุภชัย เหล่าฤทธิไกร 321339


.....อาจารย์ที่ปรึกษา

(อาจารย์ ภากร หุตะสังกาล)

บทที่ 1
ทฤษฎีที่เกี่ยวข้องกับวงจร
EMERGENCY POWER SUPPLY

หลักการการทำงานของวงจร EMERGENCY POWER SUPPLY

เมื่อกระแสไฟฟ้าสลับจากระบบจ่ายไฟปกติเกิดขัดข้อง หรือดับลงอุปกรณ์เครื่องอัดไฟ จะหยุดทำงานเป็นให้ไม่มีกระแสไฟฟ้าตรงจ่ายให้แก่เบตเตอรี ดังนั้นในขณะนั้นเบตเตอรีจะทำการจ่ายกระแสไฟฟ้าตรงสำรองออกมา ให้กับอินเวอร์เตอร์เป็นการทดแทนทันที จึงทำให้อินเวอร์เตอร์ สามารถทำการจ่ายกระแสไฟสลับให้กับโหลด จะจ่ายได้นานเพียงใดนั้น ย่อมขึ้นอยู่กับขนาดและจำนวนของเบตเตอรีที่ใช้เก็บสำรองกระแสไฟตรงนั้นอยู่

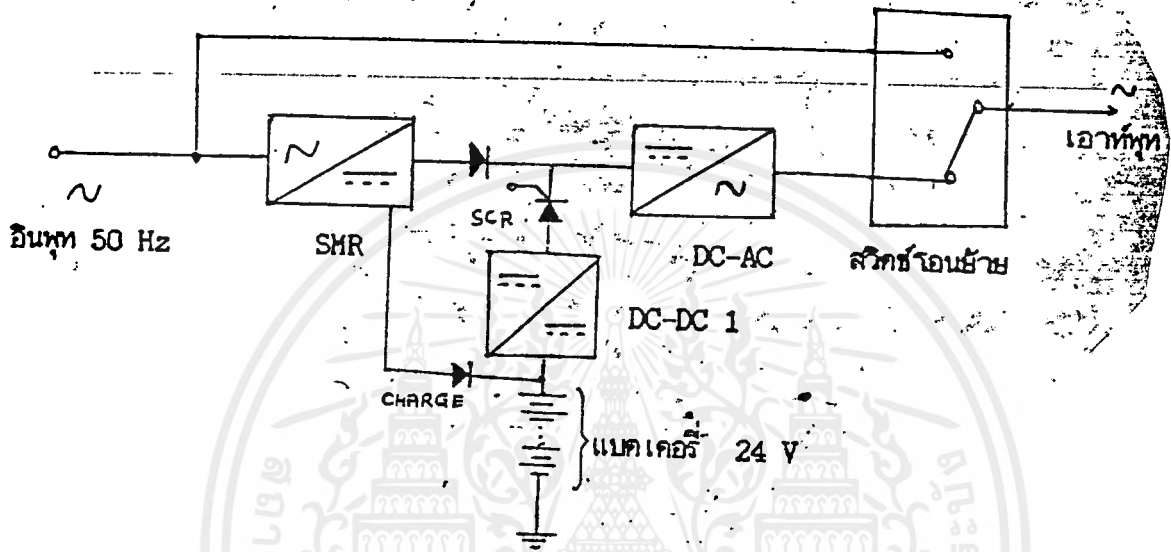
สำหรับทฤษฎีการทำงานของEMERGENCY POWER SUPPLYจะคล้ายการทำงานของระบบUPS ซึ่งระบบEMERGENCY POWER SUPPLY จะทำงานก็ต่อเมื่อไฟดับเท่านั้น

ซึ่งรายละเอียดการทำงานของระบบUPSจะกล่าวต่อไปดังนี้

UPS เป็นแหล่งจ่ายไฟ แบบต่อเนื่องซึ่งแหล่งจ่ายไฟภายนอกนั้นจะไม่มีอิทธิพลกับสัญญาณที่ออกมา ซึ่งทำให้ได้รับสัญญาณออกที่ค่อนข้างจะคงที่ และทำให้ระบบที่ใช้ทำงาน เช่น คอมพิวเตอร์หลอดแสงสว่างนั้น ยังคงสามารถทำงานได้แต่จะอยู่ในช่วงเวลาหนึ่ง ซึ่งจะได้เห็นได้ว่าในงานที่ข้อมูลมีความสำคัญมาก ๆ นั้นมีความจำเป็นต้องใช้อย่างยิ่ง

บทบาทและหน้าที่หลักของUPS คือ

- 1 ทำให้แรงดัน และความถี่ที่ออกจากUPSคงที่
- 2 ป้องกันสัญญาณรบกวนทางไฟฟ้า
- 3 แก้ไขปัญหาไฟดับ โดยจะจ่ายไฟฉุกเฉินเมื่อไฟดับ



BLOCK DIAGRAM แสดงการทำงานของระบบ UPS

UPS จะประกอบด้วยส่วนประกอบแบบหลักๆ 5 ส่วน คือ

- 1 SMR (SWITCHING MODE RECTIFIER)
- 2 วงจรประจุไฟให้กับ BATTERY
- 3 แบตเตอรี่
- 4 อินเวอร์เตอร์
- 5 สวิตช์โอนย้าย

โดยส่วนทั้งห้าจะประกอบกันเป็นระบบอยู่ระหว่างไฟเมนกับโหลด ดังรูป

รายละเอียดของส่วนต่างๆดังนี้

1 SMR

SMR จะเป็นวงจรที่ทำการแปลงไฟฟ้ากระแสสลับจากไฟเมน(220V AC) เป็นไฟฟ้ากระแสตรง เพื่อจ่ายให้แก่อินเวอร์เตอร์ทำให้เกิดเอาต์พุตเป็นสัญญาณไซน์ 220V และ วงจรแปลงผันพลังงานไฟตรง-ไฟตรง (ทำการอัดประจุให้กับแบตเตอรี่) เนื่องจากในการเปลี่ยนไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง โดยการใช้ เพาเวอร์มอสเฟต เป็นสวิทช์และยังมีการควบคุมให้กระแสมีลักษณะเป็นรูปคลื่นไซน์ตามแรงดันของไฟเมน จะช่วยให้ เพาเวอร์แฟกเตอร์ ของระบบใกล้ 1 มากขึ้น

2 วงจรประจุไฟให้กับแบตเตอรี่

เป็นส่วนที่ทำหน้าที่เป็นตัวอัดประจุให้แบตเตอรี่ (ขนาด 24V จากไฟตรงของSMRในสภาวะไฟเมนยังมีอยู่ แต่เมื่อไฟเมนดับลงวงจรนี้จะทำหน้าที่ส่งผ่านพลังงานได้ทั้งสองทิศทางจากSMRไปแบตเตอรี่และจากแบตเตอรี่ไปยังอินเวอร์เตอร์

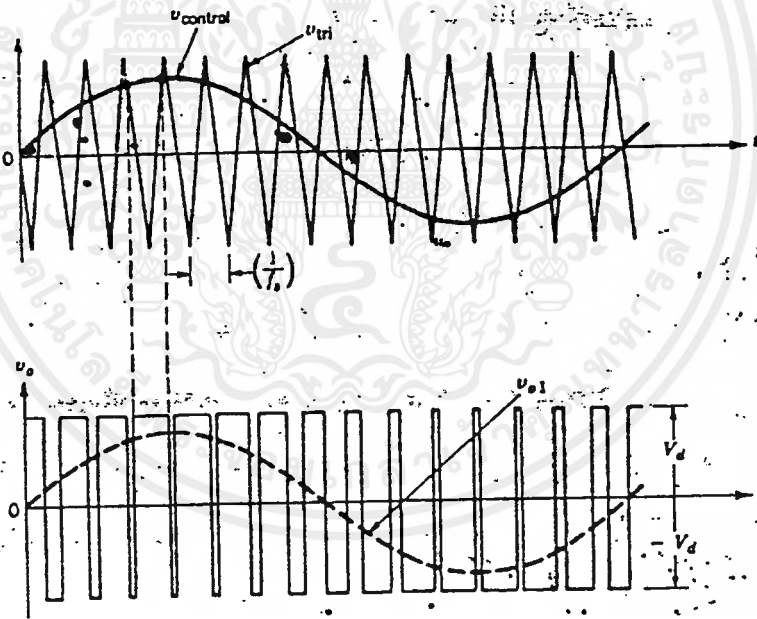
3 แบตเตอรี่

แบตเตอรี่เป็นแหล่งพลังงานสะสมของ EMERGENCY POWER SUPPLY ทำให้สามารถจ่ายพลังงานให้กับโหลดได้ เมื่อเกิดไฟดับ ระยะเวลาจ่ายไฟสำรอง(BACK UP TIME)ของEMERGENCY POWER SUPPLY จะขึ้นอยู่กับโหลดของEMERGENCY POWER SUPPLYและขนาดของแบตเตอรี่ที่ใช้ แบตเตอรี่ที่นิยมใช้ในปัจจุบันมี 2ชนิดคือ แบตเตอรี่ชนิดนิกเกิล-แคดเมียม และแบตเตอรี่ชนิดตะกั่ว-กรด ซึ่งมีความแตกต่างในเรื่องต่างๆหลายด้าน ซึ่งสามารถทราบรายละเอียดจากบริษัทผู้ผลิต

4 อินเวอร์เตอร์

วงจรอินเวอร์เตอร์ ทำหน้าที่เปลี่ยนกระแสไฟฟ้าตรงเป็นไฟฟ้ากระแสสลับ เพื่อจ่ายให้กับโหลด โดยจะใช้แรงดันขาออกเป็น AC ขนาด 220V ความถี่ 50 Hz มีเปอร์เซ็นต์ความผิดพลาดต่ำ ทำให้โหลดได้รับแรงดันคงที่ ไม่มีปัญหาเรื่องไฟตกและเกิน

วงจรอินเวอร์เตอร์นี้ประกอบไปด้วยภาคที่สำคัญ 3 ภาค คือ ภาคกำลัง ภาคควบคุมและภาคกรอง ภาคกำลังประกอบด้วยวงจรซึ่งทำหน้าที่ตัดต่อไฟตรงตามคำสั่งของภาคควบคุม ซึ่งในที่นี้ เพาเวอร์มอสเฟต เนื่องจากการออกแบบวงจรขับได้ง่ายกว่าการใช้แรงดันที่ออกจากภาคนี้อาจจะมีลักษณะพัลส์วกลบที่มีความกว้างแปรในลักษณะเป็นรูปคลื่นไซน์ดังรูป



รูปแสดงการกำเนิดสัญญาณ PWM

ภาคควบคุมจะทำหน้าที่รักษาระดับแรงดันออกให้คงที่ถึงแม้แรงดันไฟตรงจะเปลี่ยนไปก็ตาม รวมทั้งควบคุมความถี่และเฟสให้เท่ากับความถี่และเฟสของไฟฟ้ากระแสสลับที่มาจากโรงงานไฟฟ้า การควบคุมดังกล่าวอาศัยการแปรผันความกว้างของพัลส์ นอกจากนี้ภาคควบคุมยังต้องกำหนดเวลาการสวิตช์ให้เหมาะสมเพื่อเป็นการลดฮาร์โมนิกส์ของแรงดันออก

การกรองแรงดันออกจะทำให้แรงดันที่ออกจากการกำลังมีลักษณะใกล้เคียงคลื่นรูปไซน์มากขึ้น โดยวงจรกรองนี้อาจเป็นวงจร LC แบบผ่านต่ำ หรือ แบบเรโซแนนซ์

5 SWITCH โยกย้าย

เป็นสวิตช์ที่จะใช้ต่อโหลด เข้ากับไฟเมนหรือตัดไฟเมน มายังอินเวอร์เตอร์ซึ่งแบ่งเป็น 3 แบบคือ

- ระบบโอนย้ายไปข้างหน้า
- ระบบโอนย้ายย้อนกลับ
- ระบบขนานเพื่อเกินไว้

ระบบโอนย้ายไปข้างหน้าในสภาวะปกติ โหลดจะต่อกับไฟเมนแต่เมื่อไฟเมนเกิดขัดข้องสวิตช์โอนย้ายจะทำหน้าที่ต่อโหลด ตามไฟเมนจากโรงไฟฟ้า ในสภาวะปกติ แต่มีข้อดีคือ SMR ที่ออกแบบมีขนาดเล็กลง เพราะไม่ต้องจ่ายพลังงานให้อินเวอร์เตอร์ตลอดเวลา

ระบบโอนย้ายย้อนกลับ สวิตช์จะต่อโหลด เข้ากับUPS เมื่อไฟเมนยังปกติและขณะเกิดขัดข้องแต่จะตัดโหลว เข้ากับไฟเมนเมื่อกระแสที่จ่ายให้โหลดมีค่ามากกว่าที่UPSจ่ายได้ หรือUPSขัดข้องUPSในระบบนี้มีข้อดีคือโหลดได้แรงดันและความถี่ที่มีการเปลี่ยนแปลงน้อยกว่าระบบนี้

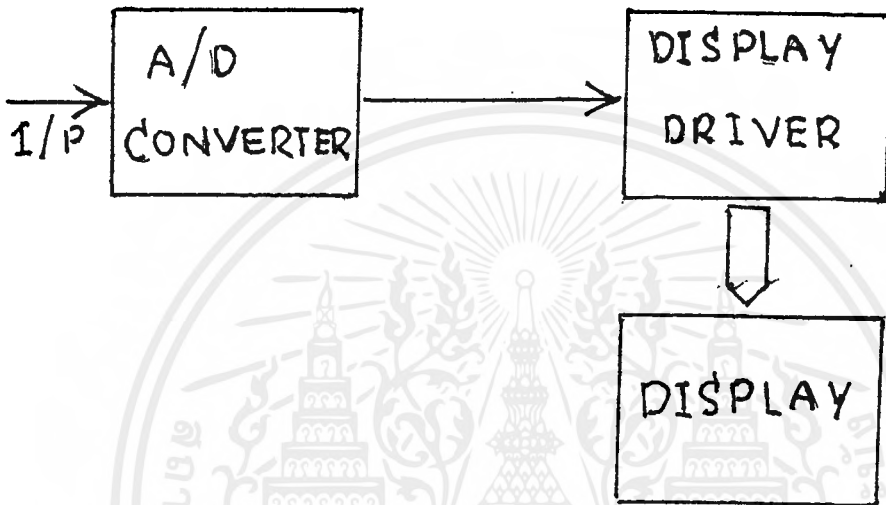
ระบบขนานเพื่อเกินไว้ จะเป็นระบบที่มีอินเวอร์เตอร์หลายตัวจ่ายโหลดร่วมกัน โดยที่แต่ละตัวจะจ่ายโหลดเท่ากับ และเมื่ออินเวอร์เตอร์เครื่องไหนเครื่องหนึ่งเสีย ตัวที่เหลือจะจ่ายโหลดแทน



บทที่ 2

หลักการทํางานของวงจร

DIGITAL METER



BLOCK DIAGRAM แสดงการทํางานของวงจร DIGITAL METER

สำหรับการทํางานของBLOCK DIAGRAM เริ่มจากINPUTซึ่งเป็น ANALOG จึงต้องเปลี่ยนเป็น DIGITAL โดยวงจรA/D CONVERTER หลังจากนั้นสัญญาณ DIGITALจะถูกขับไปโดยวงจรขับ DISPLAYDRIVER ออกไปสู่ส่วนแสดงผลซึ่งจะแสดงเป็นตัวเลข

แต่ในทางปฏิบัติเราใช้IC 7107ซึ่งเป็นIC 7107ที่รวมวงจรA/D CONVERTER, DISPLAY DRIVER โดยมีรายละเอียดการทํางานของIC 7107ดังต่อไปนี้

งานของIC 7107ดังต่อไปนี้

IC 7107เป็นIC 40ขาแบบตึ้นตะขาบทำหน้าที่เปลี่ยนสัญญาณอนาลอกเป็นดิจิตอล และขับLEDโดยในตัวIC 7107มีวงจรแสดงเครื่องหมายอัตราโน้มนัด วงจรปรับศูนย์อัตราโน้มนัด และแสดงผลออกมาเป็นตัวเลข3หลักครึ่ง

สำหรับการใช้งานจะให้IC 7107นี้มี $V_{in} = 0V$ และ FULL SCALE ที่ $200mV$ ใช้ $V_{+} = 5V$ และ $V_{-} = -5V$ และการเปลี่ยนA/Dใช้การDUAL SLOPE A/D

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

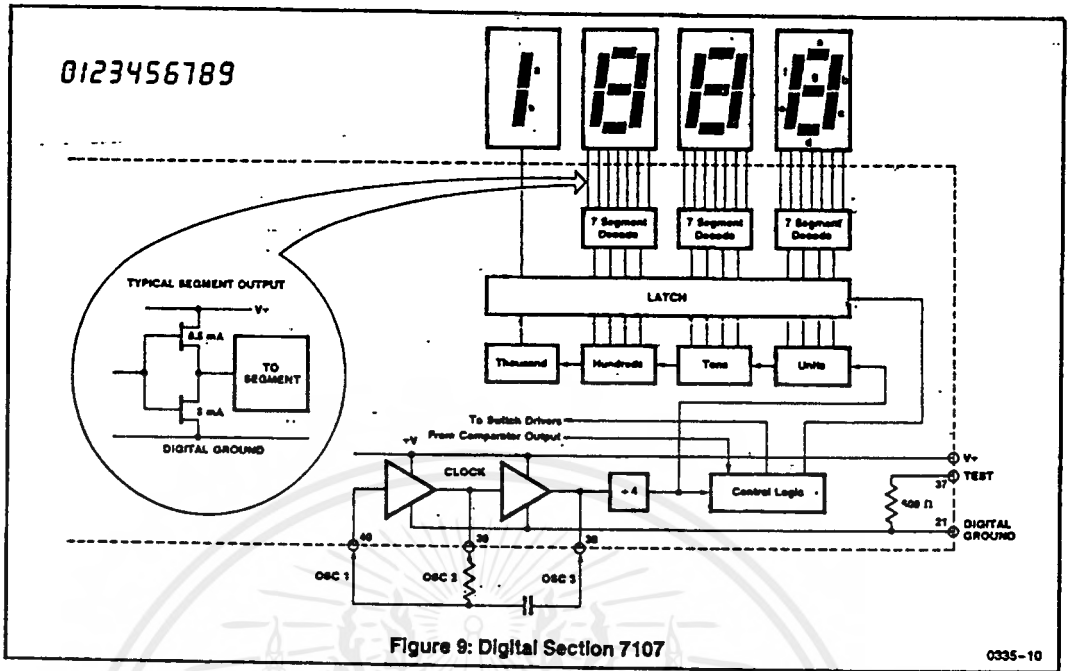


Figure 9: Digital Section 7107

0335-10

BLOCK DIAGRAM แสดงการทำงานของวงจรใน IC 7107

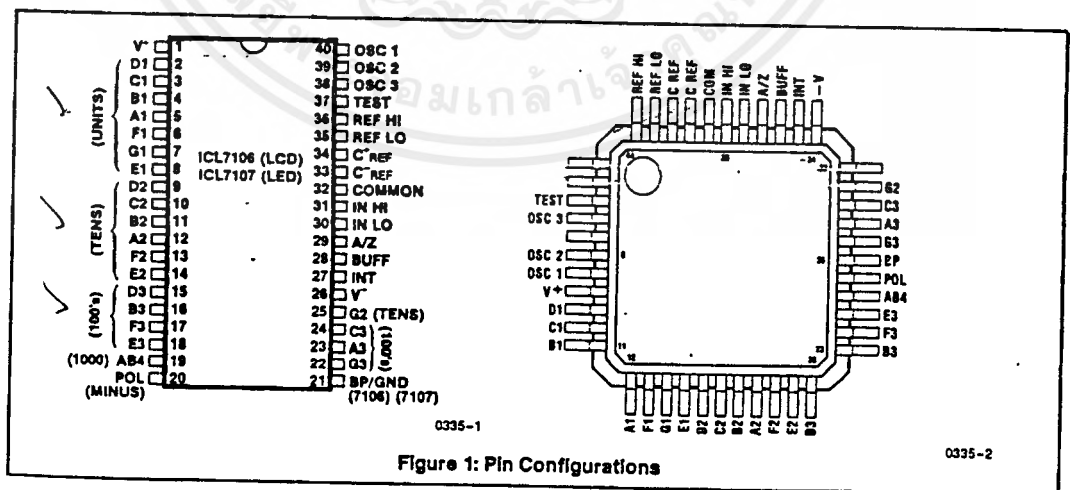


Figure 1: Pin Configurations

0335-2

รูปแสดงโครงสร้างของทรา IC 7107

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดการใช้งานขาต่างๆของIC7107

ขา 38, 39, 40 คือขา OSCILLATOR ซึ่งจะสร้าง CLOCK ใน IC นี้ RC OSCILLATOR อย่างง่าย ซึ่งถูกใช้ในงานนี้ จะทำงานด้วยความถี่ประมาณ 48Hz และจะถูกทำให้ความถี่ลดลงเหลือ 1 ใน 4 และนำไปเป็น CLOCK ของระบบ คาบของ CLOCK มีค่า $83.3\ \mu\text{s}$ และคาบของสัญญาณ INTEGRATION (1000 CLOCK PULSE) มีค่า $73.3\ \mu\text{s}$ ซึ่งจะทำให้ความถี่ในการวัดเท่ากับ 3 ครั้งใน 1 วินาที โดย SET ค่า CLOCK OSCILLATOR ที่ $48\ \text{kHz}$ จะมีผลให้ LINE ความถี่ (60Hz) ไม่เกิด NOISE ถ้า INTEGRATION PERIOD เป็นคาบความถี่ในการรวมจำนวน LINE

ขา 35, 36 คือขา REFERENCE ซึ่งประกอบด้วย REFERENCE H₁ และ REFERENCE L₀ โดย

ถ้า FULL SCALE 200mV, VOLTAGE ระหว่างขา REFH₁ และ REFL₀ ควร จะ SET ค่า REFERENCE ที่ 100mV ซึ่งค่า VOLTAGE ที่สามารถวัดได้ควร จะอยู่ใน ช่วง V(-) และ V(+)

ขา 29 คือ ขา AUTO ZERO เมื่อวงจรเริ่มทำงานและ SHORT INPUT ส่วนแสดงควรที่จะอ่านค่าได้ 0V

ขา 21 คือ ขา GROUND

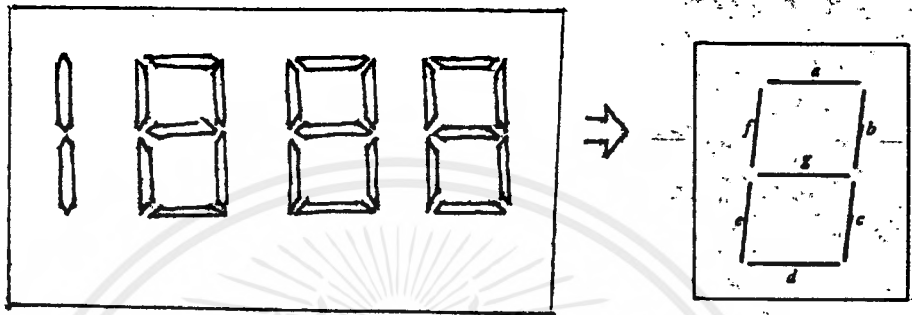
ขา 30, 31 เป็นขา IN_{L0} และ IN_{H1} ซึ่งขา INPUT นี้จะแตกต่างกันไปตาม การใช้งาน

ขา 2-ขา 25 จะเป็นขาที่ออกสู่ส่วนแสดงผล

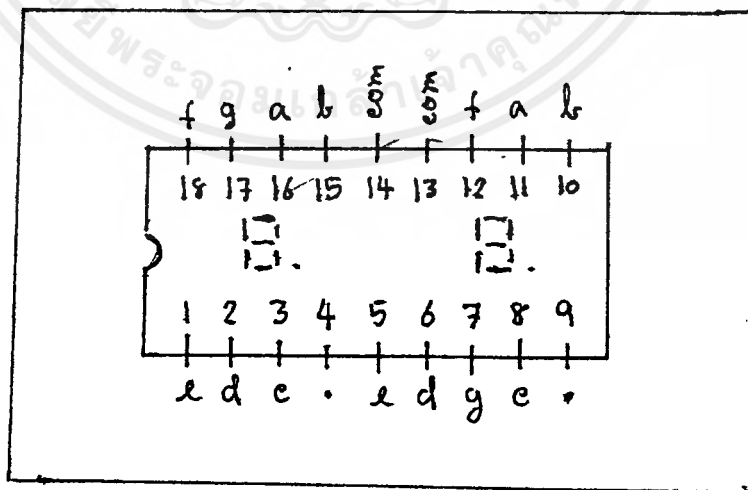
ขา 1 เป็นไฟ V(+), ขา 26 เป็น V(-)

สำหรับรายละเอียดอื่นๆดูได้จากภาคผนวกท้ายเล่ม

สำหรับส่วน DISPLAY เราใช้ 7 SEGMENT COMMON ANODE โดยมี
รายละเอียดดังรูป



รูปแสดงส่วนแสดงผล DISPLAY



รูปแสดงโครงสร้างของขา 7 SEGMENT COMMON ANODE

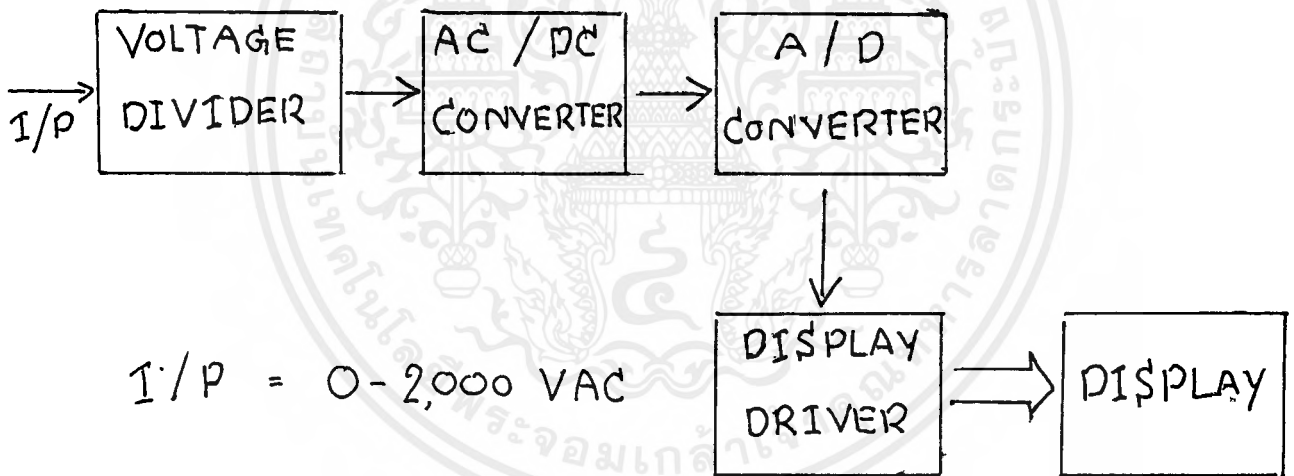
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 หลักการทำงานของวงจร DIGITAL AC VOLT METER

เป็นเครื่องวัดแรงดันไฟฟ้ากระแสสลับแบบตัวเลข ซึ่งจะวัดทางด้านOUTPUT
ของเครื่อง EMERGENCY POWER SUPPLY
ผ่านที่ใช้วัดจะอยู่ในช่วง 0-2000 V

ประกอบด้วยส่วนต่างๆดังนี้

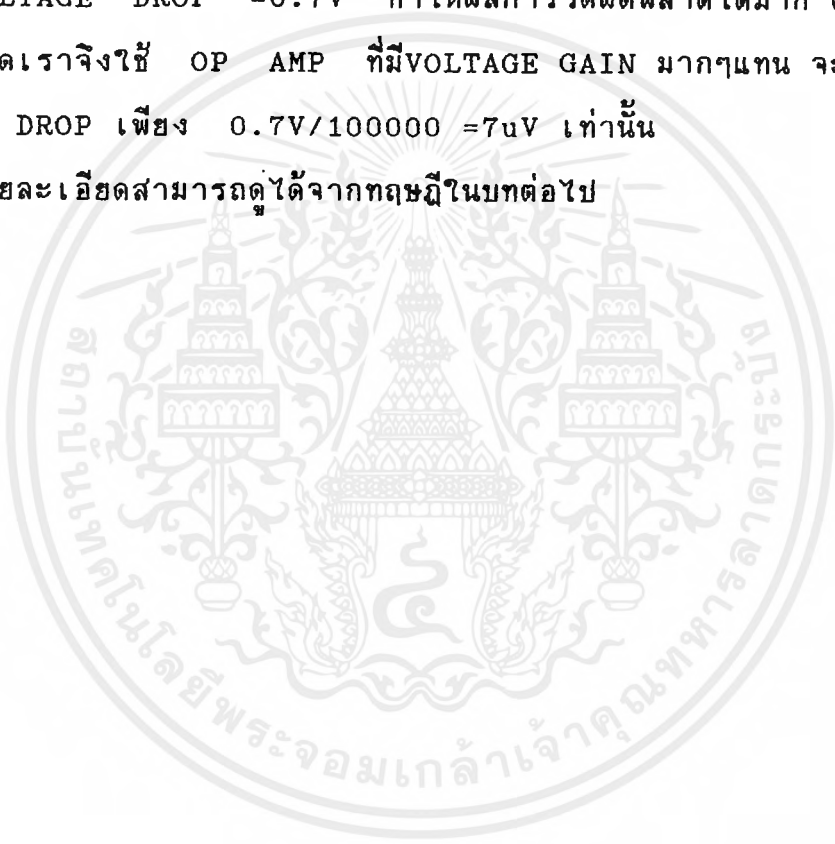
- 1) ส่วน VOLTAGE DIVIDER
- 2) ส่วน A/D CONVERTER
- 3) ส่วน DISPLAY DRIVER
- 4) ส่วน DISPLAY
- 5) ส่วน AC/DC CONVERTER

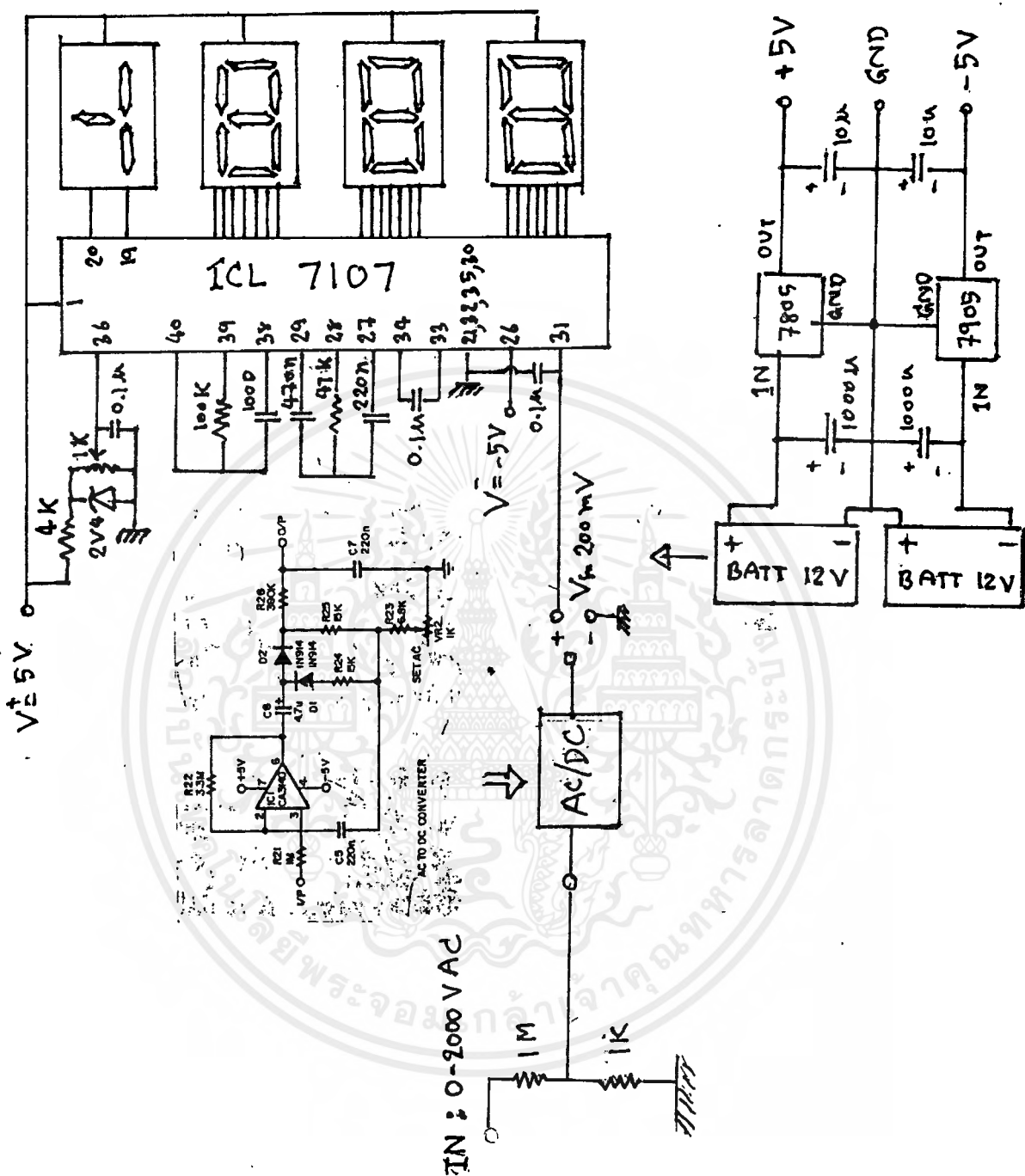


BLOCK DIAGRAM แสดงการทำงานของวงจร DIGITAL AC VOLT METER

จาก BLOCK DIAGRAM จะเห็นได้ว่ามีส่วนที่เพิ่มเข้ามา คือ ส่วน VOLTAGE DIVIDE ส่วนนี้จะทำหน้าที่ลดแรงดันจากไฟฟ้าสูงไปไฟฟ้าต่ำ FULL SCALE ที่ 200mV เพื่อเป็น INPUT ของ IC 7107 ได้ และส่วน AC/DC CONVERTER ซึ่งจะแปลงจากไฟ AC เป็น DC สำหรับการแปลงไฟ AC เป็น DC นี้ โดยปกติเราใช้ DIODE ในการ RECTIFIER ซึ่งจะเกิด VOLTAGE DROP = 0.7V ทำให้ผลการวัดผิดพลาดได้มาก ดังนั้นเพื่อให้ข้อผิดพลาดน้อยที่สุดเราจึงใช้ OP AMP ที่มี VOLTAGE GAIN มากๆ แทน จะให้ข้อผิดพลาด หรือ VOLTAGE DROP เพียง $0.7V/100000 = 7\mu V$ เท่านั้น

รายละเอียดสามารถดูได้จากทฤษฎีในบทต่อไป





รูปแสดงวงจรการทำงานของ DIGITAL AC VOLT METER

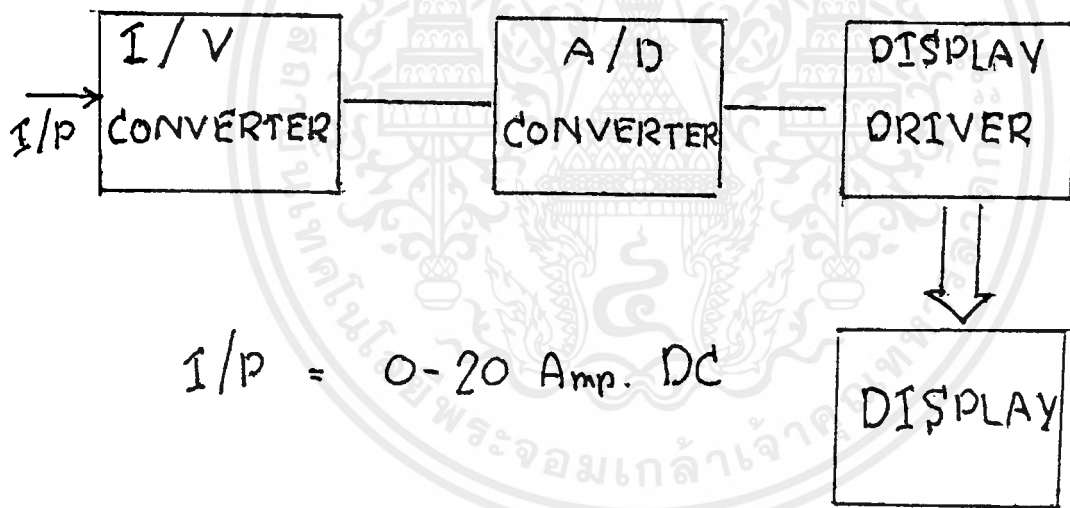
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2) หลักการทำงานของวงจร DIGITAL DC AMP METER

ใช้สำหรับวัดกระแสของไฟฟ้ากระแสตรง แสดงผลออกมาเป็นตัวเลข ซึ่งจะวัดทาง ด้าน BATTERY กล่าวคือ วัดกระแสที่ CHARGE และกระแสที่จ่ายโดย BATTERY จะมีย่านวัดในช่วง 0-20 A.

ประกอบด้วยส่วนต่างๆดังนี้

- 1) ส่วน I/V CONVERTER
- 2) ส่วน A/D CONVERTER
- 3) ส่วน DISPLAY DRIVER
- 4) ส่วน DISPLAY



BLOCK DIAGRAM แสดงการทำงานของวงจร DIGITAL DC AMP METER

จาก BLOCK DIAGRAM จะเห็นว่ามีส่วนที่เพิ่มเข้ามาคือ ส่วน I/V CONVERTER ซึ่งจะทำหน้าที่เปลี่ยนจากกระแสเป็นแรงดันนั่นคือเมื่อกระแสไหลผ่านความต้านทาน 0.01 OHM ที่เป็นตัวกำหนด RANGE จะเกิดแรงเคลื่อนตกคร่อมความต้านทานนี้ แล้วแรงดันนี้ ต้องอยู่ในย่าน FULL SCALE ที่ 200mV เพื่อเป็น สัญญาณเข้าไปใน IC 7107 ต่อไป สำหรับรายละเอียดของ I/V CONVERTER จะกล่าวละเอียดในทฤษฎีในบทต่อไป

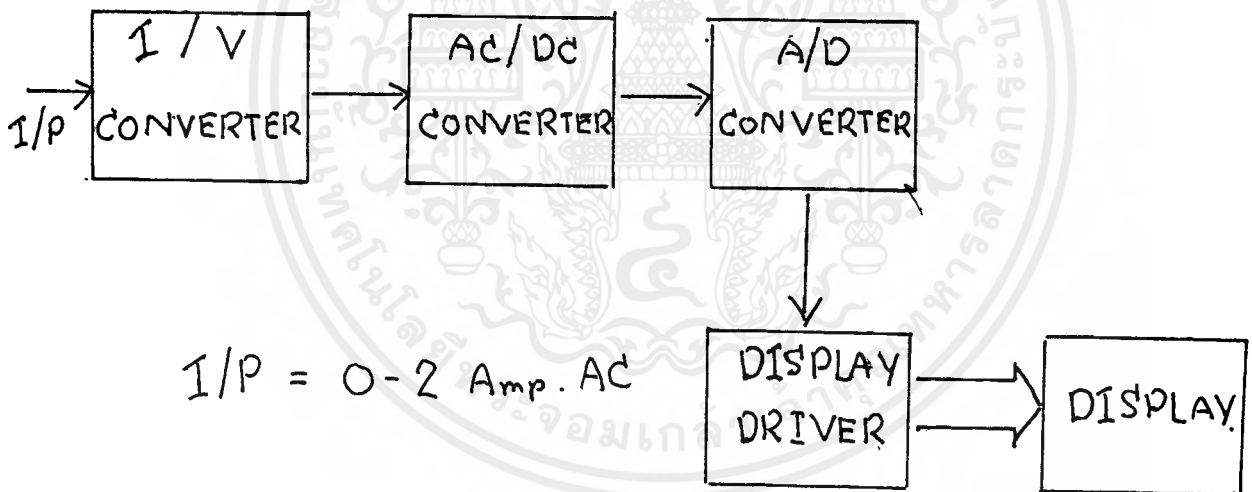


2.3) หลักการทำงานของวงจร DIGITAL AC AMP METER

ใช้สำหรับวัดกระแสไฟฟ้าของไฟฟ้ากระแสสลับ แสดงผลออกมาเป็นตัวเลขซึ่งจะวัดทางด้าน OUTPUT ของเครื่อง EMERGENCY POWER SUPPLY ย่านที่ใช้วัดจะอยู่ช่วง 0-2A FULL SCALE

ประกอบด้วยส่วนต่างๆดังนี้

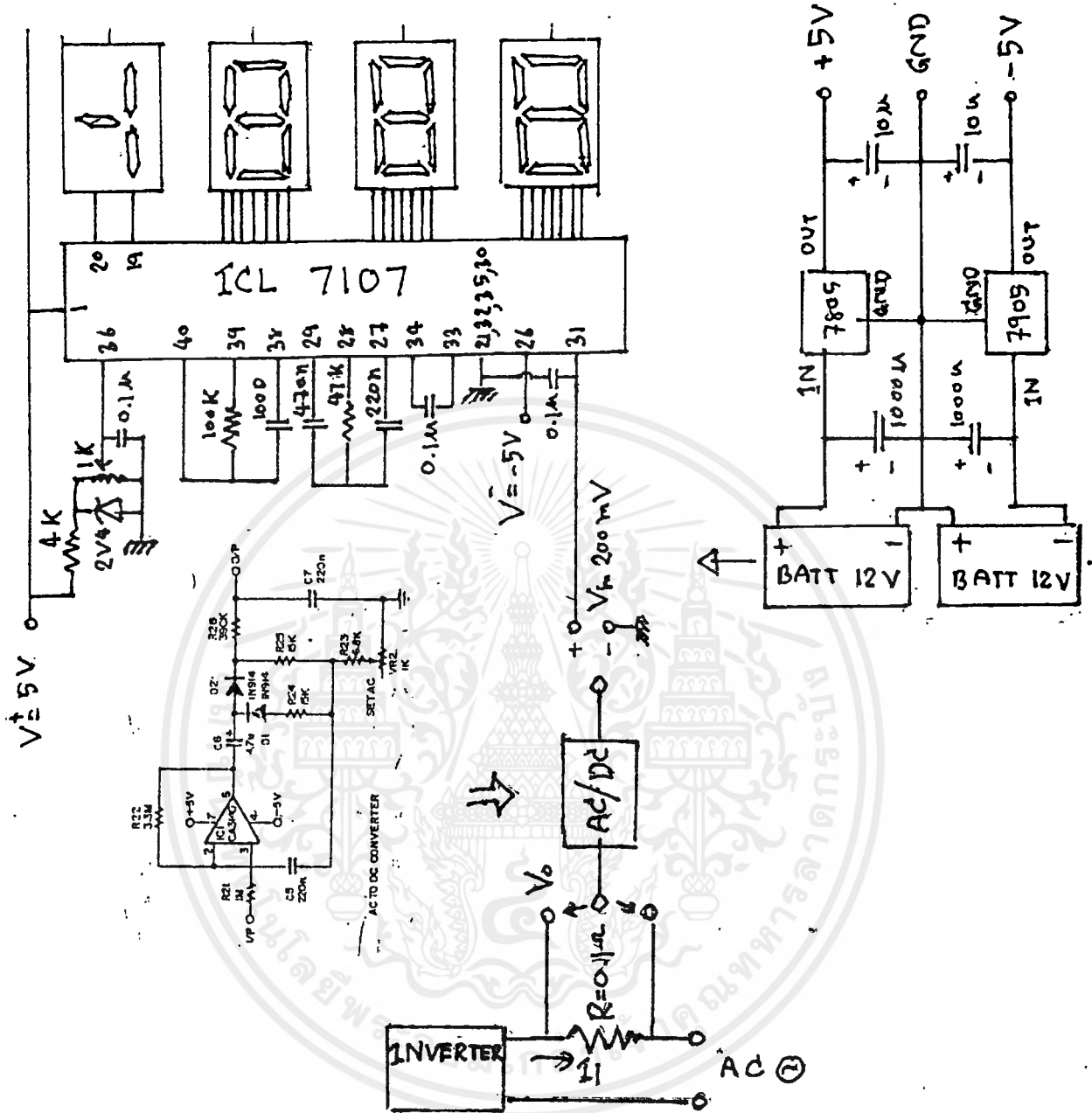
- 1) ส่วน I/V CONVERTER
- 2) ส่วน AC/DC CONVERTER
- 3) ส่วน A/D CONVERTER
- 4) ส่วน DISPLAY DRIVER
- 5) ส่วน DISPLAY



BLOCK DIAGRAM แสดงการทำงานของวงจร DIGITAL AC AMP METER

จาก BLOCK DIAGRAM มีส่วนที่เพิ่มเข้ามา คือ ส่วน I/V CONVERTER และ AC/DC CONVERTER ซึ่งได้กล่าวไว้แล้วในหัวข้อ 2.1 และ 2.2 จะไม่กล่าวต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจรการทำงานของ DIGITAL AC AMP METER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

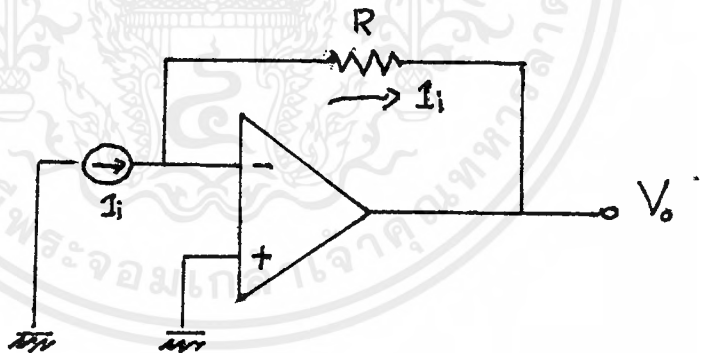
บทที่ 3ทฤษฎีที่เกี่ยวข้องกับวงจรDIGITAL METER

1) ทฤษฎีของวงจรเปลี่ยนกระแสเป็นแรงดัน (I/V CONVERTER)

การเปลี่ยนกระแสเป็นแรงดันสามารถทำได้หลายวิธี เช่น

- โดย OP AMP ใช้หลักการของวงจรขยายแบบกลับเฟส โดยแรงดัน OUTPUT จะแปรผัน โดยตรงกับกระแส INPUT และจะได้กราฟ I-V เป็น LINEAR และจากรูปจะได้

$$V_o = -I_i \cdot R$$

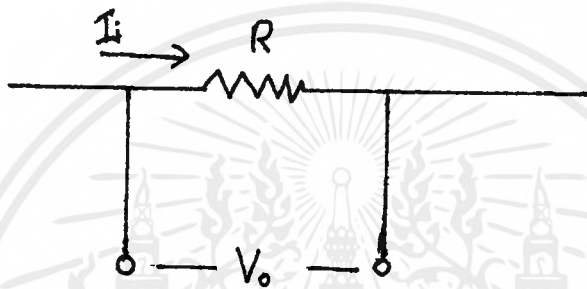


รูปแสดงวงจรการทำงานของ I/V CONVERTER แบบ OP AMP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- หรืออาจจะใช้วิธีง่ายๆคือ วัดกระแสโดยการนำความต้านทานมาต่ออนุกรมกับ สัญญาณแล้ววัดแรงเคลื่อนไฟฟ้าคร่อมความต้านทานแทน ดังรูปจะได้

$$V_o = I_i \cdot R$$



รูปแสดงวงจรการทำงานของ I/V CONVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) ทฤษฎีของวงจร AC/DC CONVERTER

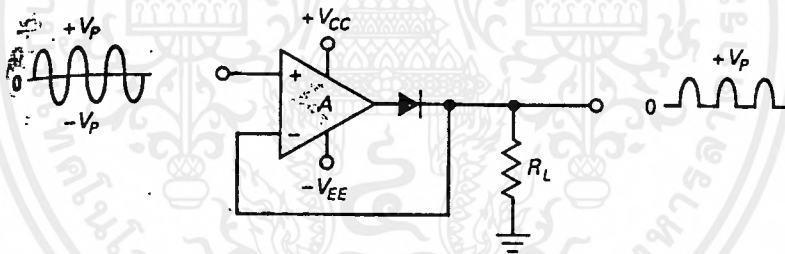
ปกติ วงจร AC/DC CONVERTER จะใช้ DIODE ในการ RECTIFIER ดังนี้

_HALF WAVE RECTIFIER

_FULL WAVE RECTIFIER

_BRIDGE RECTIFIER

ซึ่งวิธีการแบบนี้จะเกิด VOLTAGE DROP ดังนั้นเพื่อแก้ปัญหาดังกล่าวเราจึงใช้ OP AMP ที่มี GAIN ขยายสูงๆ ประกอบกับ DIODE ดังรูป



รูปแสดงวงจรการทำงานของ ACTIVE HALF WAVE RECTIFIER

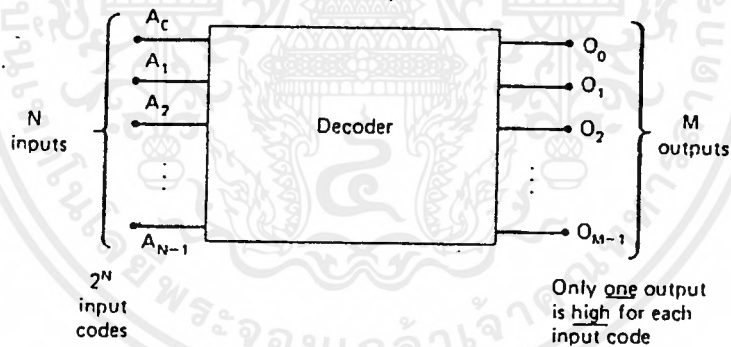
เมื่อ $V_{I,N}$ เป็นบวก DIODE จะนำกระแสและเกิด NEGATIVE FEED BACK และเมื่อ $V_{I,N}$ เป็นลบ DIODE จะไม่นำไฟฟ้าเกิดเป็น HALF WAVE OUTPUT ดังรูป และยังมี GAIN ขยายสูงเท่าไรก็จะยิ่งกำจัดผลกระทบของ KNEE VOLTAGE มากเท่านั้น เช่น $A=100000$, KNEE VOLTAGE = 0.7V. จะได้

$$V_{I,N} = 0.7 / 100000 = 7\mu V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ทฤษฎีของวงจรถอดรหัส DECODER

DECODER ก็คือ LOGIC CIRCUIT ซึ่ง CONVERT N-BIT BINARY INPUT CODE ไปเป็น M-OUTPUT LINE ซึ่งแต่ละ OUTPUT LINE นั้นจะ ACTIVED ต่อ POSSIBLE COMBINATION ของ INPUTS เพียงอันใดอันหนึ่งเท่านั้น ในรูปแสดง ให้เห็น ถึง DECODER DIAGRAM โดยทั่วไปซึ่งมี N INPUT และ M OUTPUT



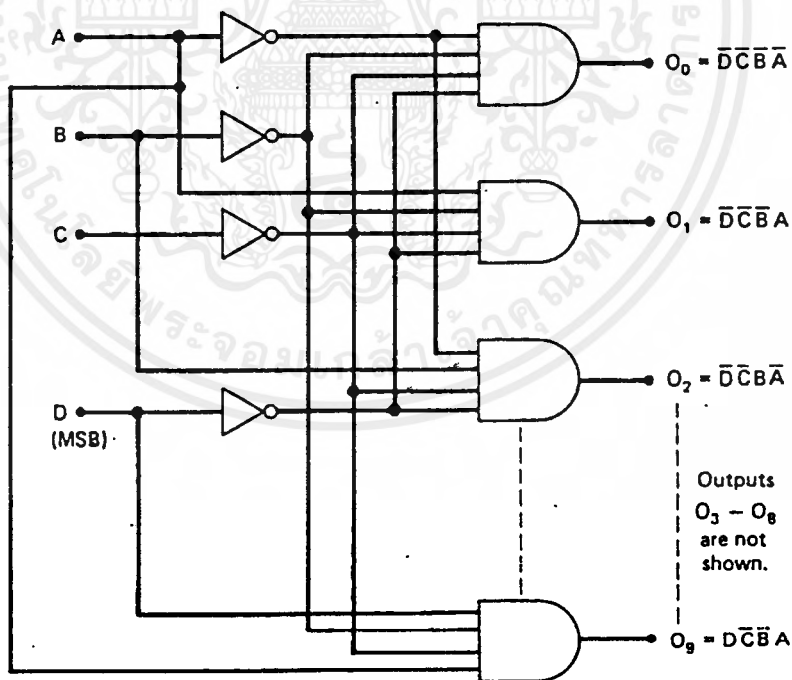
รูปแสดง DECODER DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแต่ละ INPUT ใน N INPUTS นั้นเป็นได้ทั้ง 0 หรือ 1 จึงมี POSSIBLE INPUT COMBINATION หรือ CODE อยู่ 2 ยกกำลัง N ในแต่ละค่าของ INPUT COMBINATION เหล่านี้จะมีเพียง OUTPUT เดียวใน M OUTPUT ที่ ACTIVE เป็น HIGH ส่วน OUTPUT อื่นๆที่เหลือเป็น LOW แต่ก็มีอีก DECODER เป็นจำนวนมากที่ถูก DESIGN เพื่อให้ ACTIVE LOW ที่ OUTPUT ใน

กรณีเช่นนี้ก็มักจะเขียนวงกลมเล็กๆไว้ที่ OUTPUT LINE ของ DECODER DIAGRAM บาง DECODER ก็ไม่ได้ใช้ POSSIBLE INPUT CODE ทั้งหมดคือ 2 ยกกำลัง N แต่ใช้แค่จำนวนที่เป็นจริงจำนวนหนึ่งเท่านั้นตัวอย่างเช่น BCD-TO-DECIMAL DECODER มี INPUT CODE อยู่ 4 BIT แต่ใช้แค่สิบ (ไม่ถึง 2 ยกกำลัง 4 หรือ =16) คือ BCD GROUP ตั้งแต่ 0000 ถึง 1001 ซึ่ง DECODER แบบนี้ก็มักจะถูก DESIGN ไว้ว่า ถ้ามี CODE ไหนที่ไม่ได้ใช้ ถูก APPLY มาที่ INPUT จะไม่มี OUTPUT อันไหน ACTIVE เลย

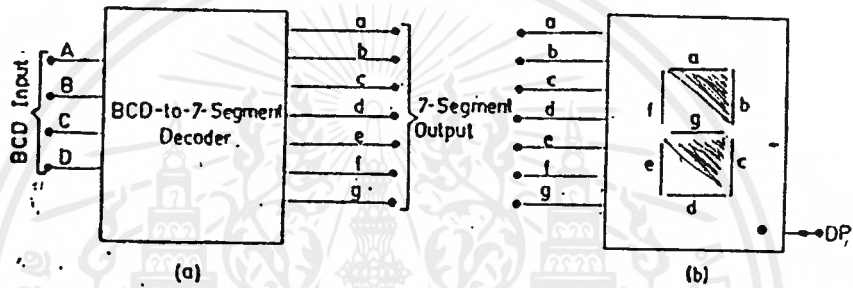
จากที่กล่าวมานี้ให้ดูรูปประกอบ



รูปแสดง

* BCD-TO-7 SEGMENT DECODER *

7 SEGMENT LED DISPLAY เป็น DEVICVE ในการ DISPLAY ที่ POPULAR มาก ในการใช้ DISPLAY DEVICE อันนี้ DATA ซึ่งอยู่ใน FORMAT ที่เป็น BCD จะได้รับการเปลี่ยนอย่างเหมาะสม โดยการใช้ BCD-TO-7 SEGMENT DECODER ดังแสดงในรูป

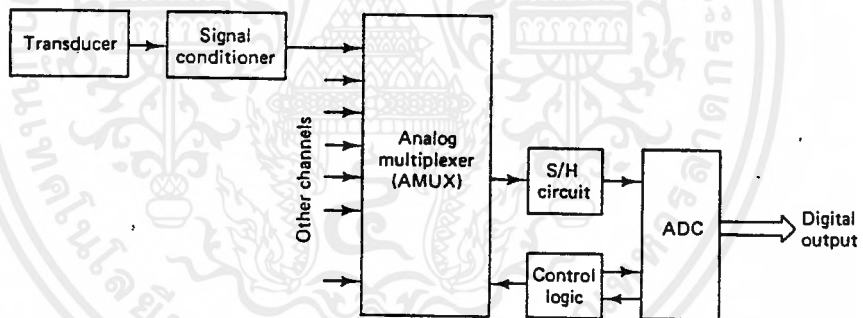


(ก) Block diagram of a BCD-to-7-segment decoder;
(ข) 7-segment LED display unit

DECODER CIRCUIT ในที่นี้มี 4 INPUT LINE เพื่อรับ BCD DATA และ 7 OUTPUT LINE เพื่อ DRIVE 7 SEGMENT DISPLAY ซึ่งOUTPUT ของ DECODER คือ A ถึง G จะต้องนำไปต่อกับ A ถึง G SEGMENTS ของ LED DISPLAY ตามลำดับ OUTPUTS ของ DECODER อาจเป็นแบบ ACTIVE LOW หรือ ACTIVE HIGH และเจ็ด SEGMENT ของตัว ก็มีทั้งแบบเจ็ด CATHODES โดยมี ANODE ร่วมกัน ในรูป แสดงถึง BCD-TO-7 SEGMENT DECODER / DRIVER IC_s ที่หาได้ง่าย

4) ทฤษฎีของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (A/D CONVERTER)

ระบบการรับข้อมูล (Data Aquisition) จากอุปกรณ์อนาลอกเพื่อนำมาประมวลผลนั้น จำเป็นต้องใช้การอินเทอร์เฟซวงจรเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอล เพื่อเปลี่ยนแปลงสัญญาณจากทรานสดิวเซอร์ 1 ตัวหรือมากกว่า ให้เป็นสัญญาณในรูปของดิจิตอล ซึ่งจะมีส่วนประกอบที่สำคัญต่างๆดังนี้ แอมพลิฟายส์, วงจรลุ่มและคงค่า (Sample and Hold circuit), มัลติเพลกเซอร์ และวงจรเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอล (Analog to Digital Converter หรือ ADC)



รูปแสดงบล็อกไดอะแกรมของระบบ Data Aquisition

ความสัมพันธ์ระหว่างอินพุทและเอาต์พุท

วงจรแปลงสัญญาณอนาลอกเป็นดิจิตอลเป็นการทำงานแบบอัตราส่วน อนาลอกอินพุท V_i จะเปลี่ยนแปลงเป็นเศษส่วน X โดยการเปรียบเทียบกับแรงดันอ้างอิง V_R ในรูปแสดงถึงความสัมพันธ์ดังกล่าว ถ้าทางเอาต์พุทเป็น n บิต ระดับความละเอียดของเอาต์พุทจะเป็น 2^n ความละเอียดของบิตต่ำสุดจะเป็น

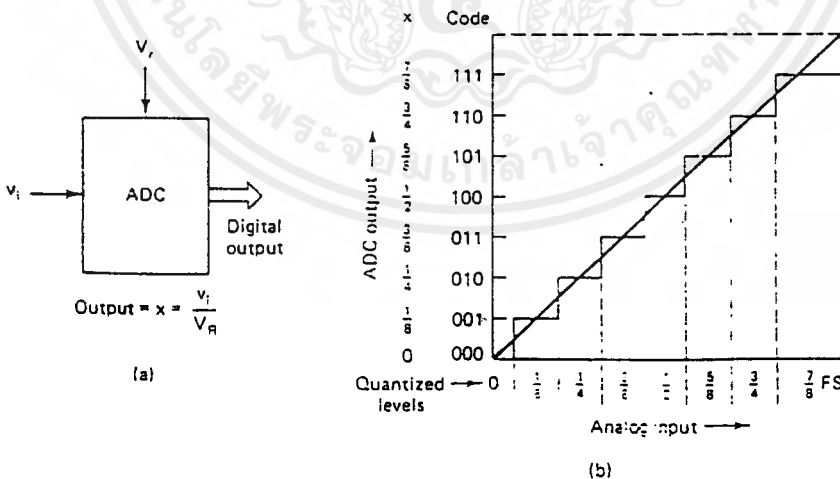
$$Q = \text{LSB} = \frac{FS}{2^n}$$

Q คือ ค่าควอนตัม LSB คือ บิตนัยสำคัญต่ำสุด

FS คือ ค่า Full Scale n คือ จำนวนบิต

รูปที่แสดงความสัมพันธ์ในการแปลงค่าของ ADC ขนาด 3 บิต

ขนาด LSB เป็น $1/8$ ของ FS สามารถแปลงค่าได้จาก $0 - 7/8$ ของ FS ที่ค่าเอาต์พุท 111 และจะเกิดค่าผิดพลาดได้ $\pm 1/2 \text{ LSB}$



รูปแสดงการแปลงสัญญาณอนาลอกเป็นดิจิตอล

(a) ความสัมพันธ์ของอินพุทและเอาต์พุท

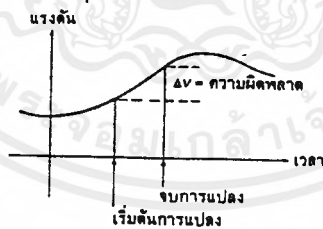
(b) คุณสมบัติของ ADC ขนาด 3 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าผิดพลาดที่เกิดจากการเปลี่ยนแปลงสัญญาณ

ค่าเอาต์พุตที่ได้ อาจเกิดการเบี่ยงเบนได้เมื่อพิจารณาจาก ค่าทรานส์เฟอ์ ฟังก์ชันของเอาต์พุต ซึ่งจะคลาดเคลื่อนจากค่าอินพุตในอุดมคติ (Ideal Input) ใน รูปที่ 2.8a เกิดออฟเซ็ท (offset) หรือ Zero error ความลาดชันของ ทรานส์เฟอ์ ฟังก์ชัน จะมีระยะห่างจากค่าอินพุตในอุดมคติ

ADC ในท้องตลาดโดยทั่วไปจะมี ออฟเซ็ท และ gain error อยู่เล็กน้อยซึ่ง สามารถกำจัดได้ด้วยการปรับแต่ง และนอกจากนี้ยังมีความผิดพลาดไม่เป็นเชิงเส้นอีกสอง อย่างคือ ในรูป Integral linearity error ซึ่งเป็นการเบี่ยงเบนสูงที่สุด ของ ทรานส์เฟอ์ฟังก์ชัน และรูป Differential linearity error

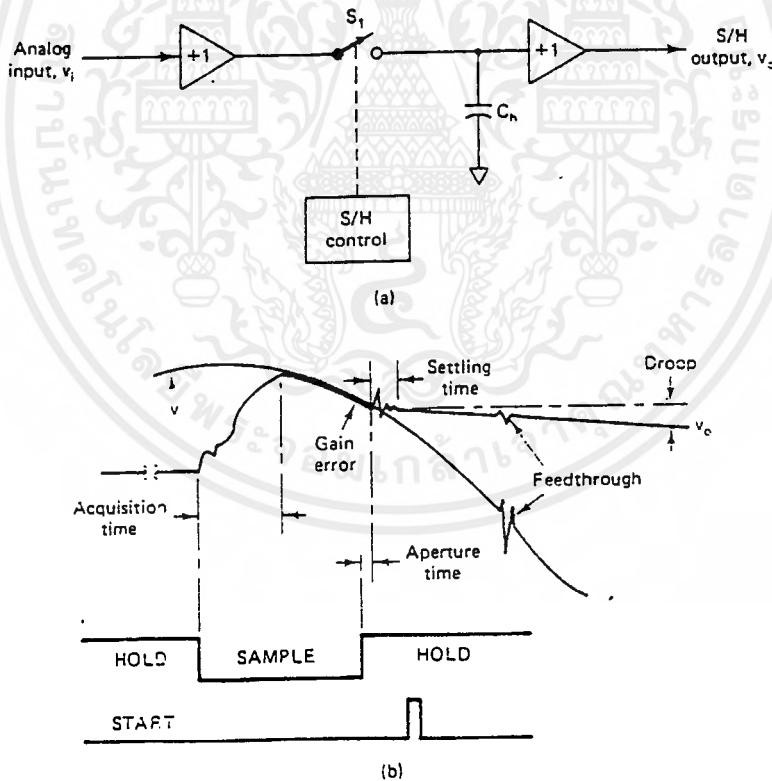


รูปแสดงความผิดพลาดจากการเปลี่ยนแปลงสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสุ่มและการคงค่า (sample and hold)

วงจรเอทูดี้ต้องการเวลาในการแปลงสัญญาณหรือที่เรียกว่า conversion time เพื่อเปลี่ยนสัญญาณอะนาลอกเป็นสัญญาณดิจิทัลที่เหมาะสม ถ้าสัญญาณอะนาลอกมีการเปลี่ยนแปลงในระหว่างช่วงเวลาการแปลง เอาต์พุตของวงจรเปลี่ยนสัญญาณอาจเกิดความผิดพลาด จึงต้องมีการป้องกันด้วยวงจรสุ่มและคงค่าสัญญาณ เพื่อใช้จับสัญญาณอะนาลอกที่จุดเริ่มของการเปลี่ยนสัญญาณ แล้วเก็บไว้ในตัวเก็บประจุระหว่างช่วงเวลาการแปลง หลังจากที่มีการเปลี่ยนสัญญาณเสร็จสิ้น จึงจับสัญญาณอะนาลอกค่าใหม่มาเก็บไว้อีกครั้งเป็นเช่นนี้ต่อไป เราจึงมักได้พบเห็นวงจรสุ่มและคงค่าสัญญาณปรากฏคู่กับวงจรเอทูดี้เสมอ



รูปแสดงวงจรการสุ่มและการคงค่า

(a) รูปแสดงวงจรการสุ่มและการคงค่า

(b) รูปแสดงสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในวงจำกัดเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเตอร์เฟสกับไมโครโปรเซสเซอร์

การอินเตอร์เฟสกับเอทูนิน ไมโครโปรเซสเซอร์มีหน้าที่ 3 อย่าง อย่างแรกคือสั่งให้เอทูนินเริ่มทำการแปลงสัญญาณ อย่างที่สองคือ ตรวจสอบสถานะของข้อมูล (สาย DATA READY) จนกว่าการเปลี่ยนสัญญาณจะเสร็จสิ้นลง ส่วนอย่างสุดท้ายคือ อ่านข้อมูลอินพุตที่เป็นดิจิตอลเข้ามา การสั่งงานไมโครโปรเซสเซอร์นั้นต้องให้มีการทำงานตามลำดับและมีคาบเวลาที่เหมาะสมสำหรับเอทูนินแต่ละตัวด้วย

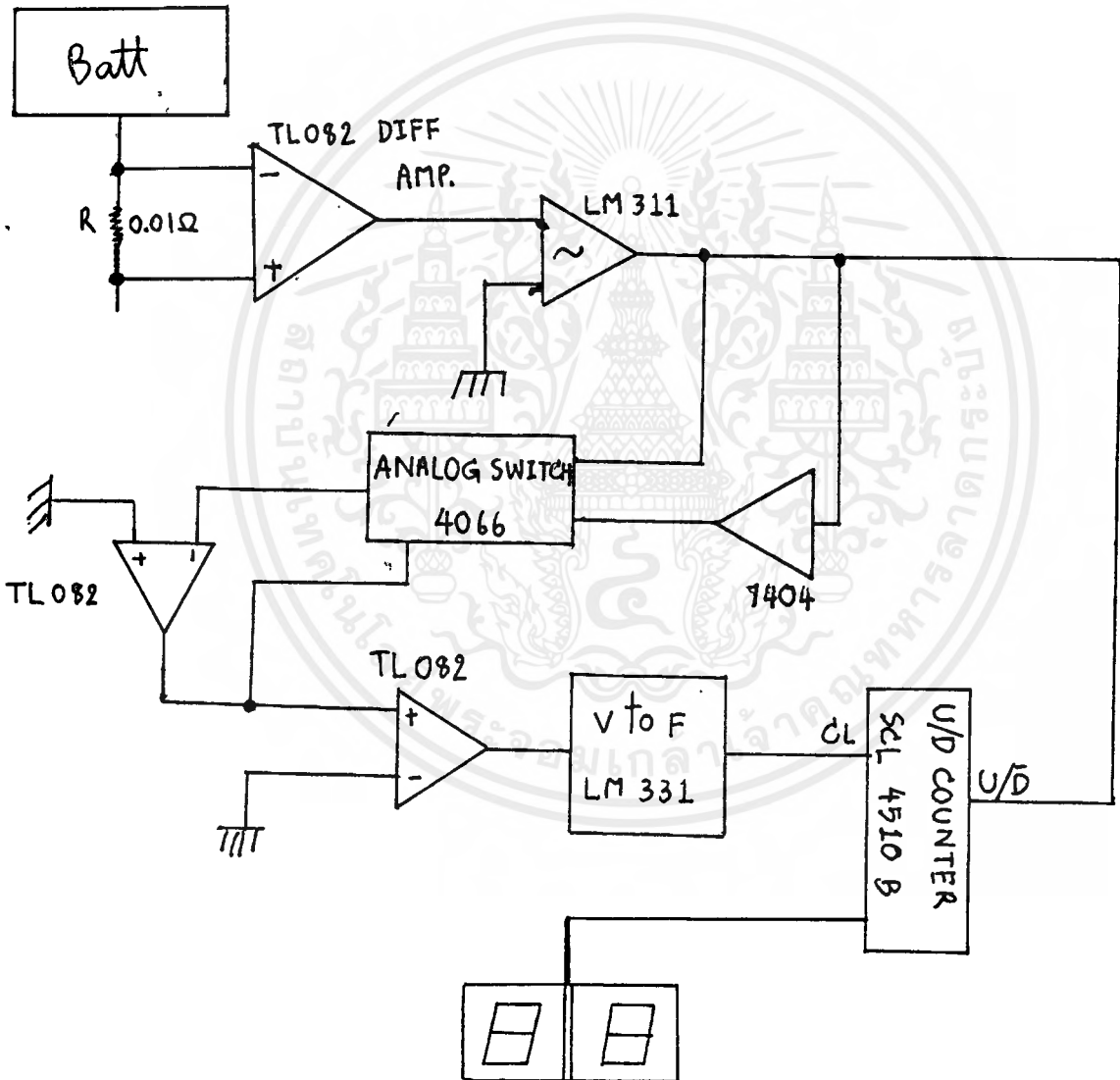


บทที่ 4

หลักการทํางานของวงจร

DIGITAL PERCENT LOAD METER

DIGITAL PERCENT LOAD METER เป็น METER แสดงเปอร์เซ็นต์โหลดที่ถูกใช้ไป และถูกประจุเข้า โดยมีการทำงานดังรูป



BLOCK DIAGRAM แสดงการทำงานของวงจร DIGITAL PERCENT LOAD METER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางาน

หลักการ คือ เมื่อนําดั้วต้านทานต่ออนุกรมกับแบตเตอรี่ จะเกิดโวลต์เตจตกคล่อมตัวต้านทาน เป็นศักย์ไฟฟ้าสูง และศักย์ไฟฟ้าต่ำ เมื่อนําศักย์ไฟฟ้าทั้งสองผ่าน DIFFERENTIAL AMP จะได้เป็นโวลต์เตจมีค่าเท่ากับโวลต์เตจตกคล่อมความต้านทานตัวนั้น ค่าโวลต์เตจตกคล่อมที่ออกมาเป็นได้ทั้งบวกและลบ ขึ้นอยู่กับว่าขณะนั้นกระแสไฟฟ้าไหลเข้าหรือไหลออกจากแลตเตอรี่ ถ้ากระแสไฟฟ้าไหลออกจะมีค่าเป็นลบและในทางตรงกันข้าม ถ้ากระแสไฟฟ้าไหลเข้ามีค่าเป็นบวก

ถ้าโวลต์เตจที่ออกมาเป็นบวกเมื่อผ่าน COMPARATOR LM311 ซึ่งเปรียบเทียบกับ GROUND ผลที่ได้เมื่อผ่าน LM 311 ก็จะมีค่าเท่ากับ 5 V. จากจุดนี้ไปใช้เป็นส่วน 2 ส่วน, ส่วนที่ 1 ต่อเข้าไปยัง U/D COUNTER SCL 4510B ตรงขา U/D เพื่อบังคับให้ SCL 4510B นับขึ้นอีกส่วนหนึ่งต่อเข้าไปยัง ANALOG SWITCH เพื่อทริคสวิทช์ให้ค่าโวลต์เตจที่ออกมาจาก DIFFERENTIAL AMP มีค่าเป็นลบ เมื่อผ่าน COMPARATOR LM311 จะได้ค่า OUTPUT ออกมาเท่ากับ 0V. จากจุดนี้ก็ไปใช้ 2 ส่วนเช่นกัน ส่วนหนึ่งจะต่อเข้าไปยัง COUNTER SCL 4510B เพื่อบังคับให้ SCL 4510B นับลง และอีกส่วนต่อเข้าไปยัง ANALOG SWITCH เพื่อทริคสวิทช์อีกตัวหนึ่งเพื่อให้ค่า VOLTAGE ที่ออกมาจาก DIFFERENTIAL AMP ซึ่งมีค่าเป็นลบผ่านค่า VOLTAGE ที่เป็นลบเข้าไปใน DIFFERENTIAL AMP อีกครั้งหนึ่งเพื่อเปลี่ยนค่าเป็นบวกเป็น INPUT เข้าไปยัง V/F LM331 เปลี่ยนเป็นความถี่ออกมาเพื่อเป็นสัญญาณ CLOCK แก่ U/D COUNTER ให้นับลงตามสัญญาณ CLOCK นั้น

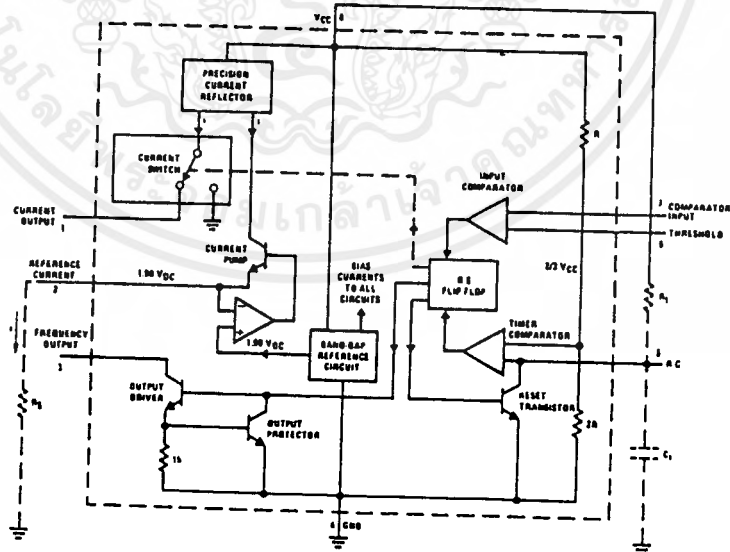
บทที่ 5ทฤษฎีที่เกี่ยวข้องกับวงจรDIGITAL PERCENT LOAD METER

ทฤษฎีที่เกี่ยวข้องเช่น I/V CONVERTER , DISPLAY DECODER ได้กล่าวไว้แล้ว จะไม่กล่าวอีกต่อไป

1) ทฤษฎีการทำงานของวงจร V/F CONVERTER

ปัจจุบัน IC ที่ทำหน้าที่เปลี่ยนแรงดันเป็นความถี่ หรือเปลี่ยนความถี่เป็นแรงดันถูกพัฒนาให้สามารถนำมาใช้งานได้สะดวก การกำหนดการทำงานทำได้โดยอุปกรณ์ RC ต่อภายนอกเล็กน้อยโดยที่อุปกรณ์ที่ทำหน้าที่หลักถูกสร้างในชิ้น IC ตัวเดียว ในปัจจุบัน LM 331 หรือ XR 4151 เป็น CHIP IC ที่นิยมใช้กันและมีอยู่อย่างแพร่หลาย ซึ่งชิ้น IC LM331 หรือ XR 4151 มี

รายละเอียดการทำงานดังนี้



รูปแสดงการทำงานของวงจร V/F CONVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปประกอบด้วย

- 1 แหล่งจ่ายกระแสบนSWITCH(SWITCH CURRENT SOURCE)
- 2 ตัวเปรียบเทียบแรงดันทางเข้า(INPUT COMPARATER)
- 3 ตัวตั้งเวลา(ONE SHOT TIMER)

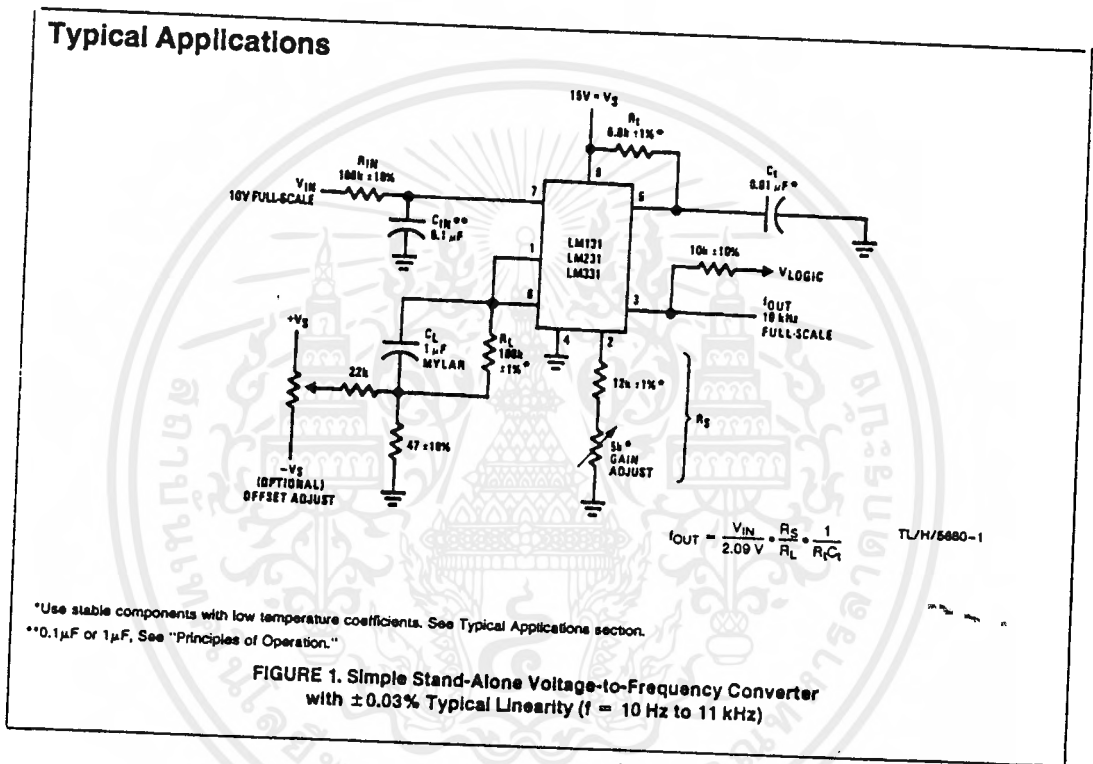
การทำงานของวงจรในรูป

แรงดันที่ขา6ถูกนำมาเปรียบเทียบกับแรงดันที่ขา7 ถ้า VOLTAGE 7 มีค่ามากกว่า VOLTAGE 6 ออปแอมป์ที่ทำหน้าที่กระตุ้น(TURN ON)ตัวตั้งเวลาและ TRANSISTER ในเวลาขณะเดียวกันแหล่งจ่ายกระแสแบบ SWITCH จะผ่าน SWITCH เพิ่มประจุให้กับCซึ่งต่อขนานกับ R ที่ขา 1 ปริมาณของประจุที่Cจะมีค่าเป็น $Q=I.T$ (ONE SHOT TIME) จะถูกกระตุ้น(TURN OFF)ให้หยุดทำงานทำให้ตัวตั้งเวลาRESETตัวเองทำให้SWITCH อยู่ในสภาวะเปิดวงจร ดังนั้นCจึงคายประจุผ่านR จนกระทั่งVOLTAGE 6 มีค่าน้อยกว่าVOLTAGE 7 เสมือนกับเป็นการเริ่มต้นการทำงานใหม่ กระแสที่ไหลผ่านC คือ

$$I_{AVE} = I \cdot (1.1 RC)F$$

และกระแสที่ไหลออกจากCมีค่าเป็น $VOLTAGE 6 / R = VOLTAGE 7 / R$ ถ้า VOLTAGE 7 มีค่าเป็น 2 เท่า ความถี่ก็จะเพิ่ม 2 เท่าเพื่อที่จะรักษาสมดุลย์ที่ทางเข้าของออปแอมป์ ดังนั้น VFC สามารถกำหนดความถี่ได้แน่นอน และเป็นสัดส่วนระหว่างระดับแรงดันทางเข้าต่อความถี่ทางออกได้ในย่านในที่กว้าง

สำหรับการสร้างวงจร FVC ทำได้โดยการนำความถี่ของสัญญาณทางเข้าเปิด-ปิด SWITCH เพื่อเก็บประจุเข้าไปในตัวเก็บประจุซึ่งแรงดันทางออกคือ แรงดันที่ตกคร่อมตัวเก็บประจุ ดังนั้นVFC ก็จะทำให้ความสัมพันธ์ของแรงดันออกกับความถี่ของสัญญาณทางเข้า



รูปแสดงการทำงานของวงจรVFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) ทฤษฎีการทำงานของวงจร COUNTER , U/D COUNTER

1 BINARY COUNTER

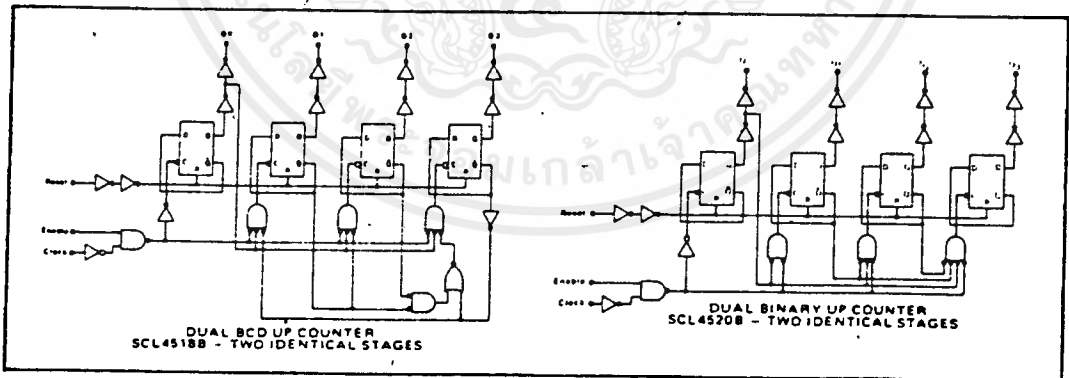
2 DECADE COUNTER

สำหรับโครงงานนี้เราใช้ U/D COUNTER IC SCL 4510B

สำหรับCOUNTER ตัวนี้สามารถกำหนดให้นับขึ้นหรือนับลงได้ ด้วยการป้อน VOLTAGE INPUT เข้าที่ขา 10 (U/D PIN)

ถ้าVOLTAGEขา 10มีค่าเป็น +5V. COUNTER นี้จะนับขึ้นถ้าขา 10 มีค่าเป็น 0V. COUNTER นี้ก็จะนับลงและ COUNTERตัวนี้ยังสามารถ

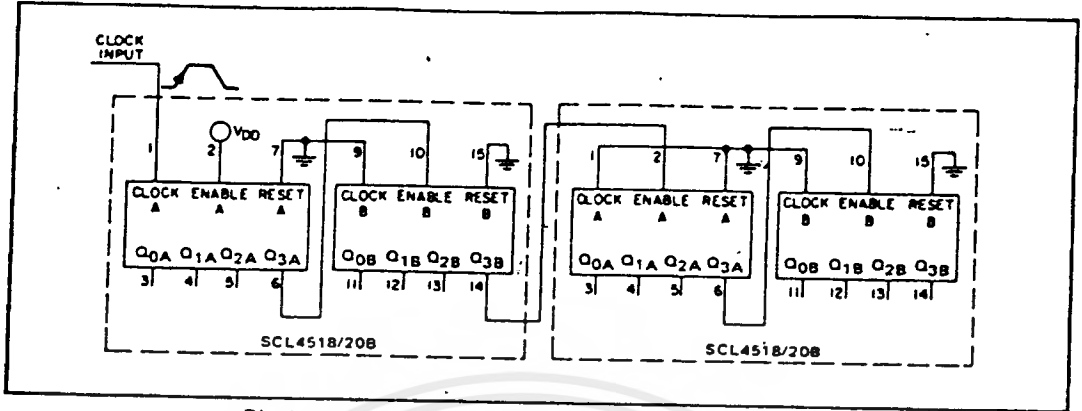
มารอตั้งค่าเริ่มต้นได้โดยการป้อน INPUT +5V เข้าที่ขา 1แล้วใส่ค่าที่เราต้องการเป็นต้นได้ที่ขา 3,4,12,13 (P1,P2,P3,P4 PIN)และ COUNTERรับสัญญาณ CLOCKเข้ามาที่ขา 15(CL PIN)



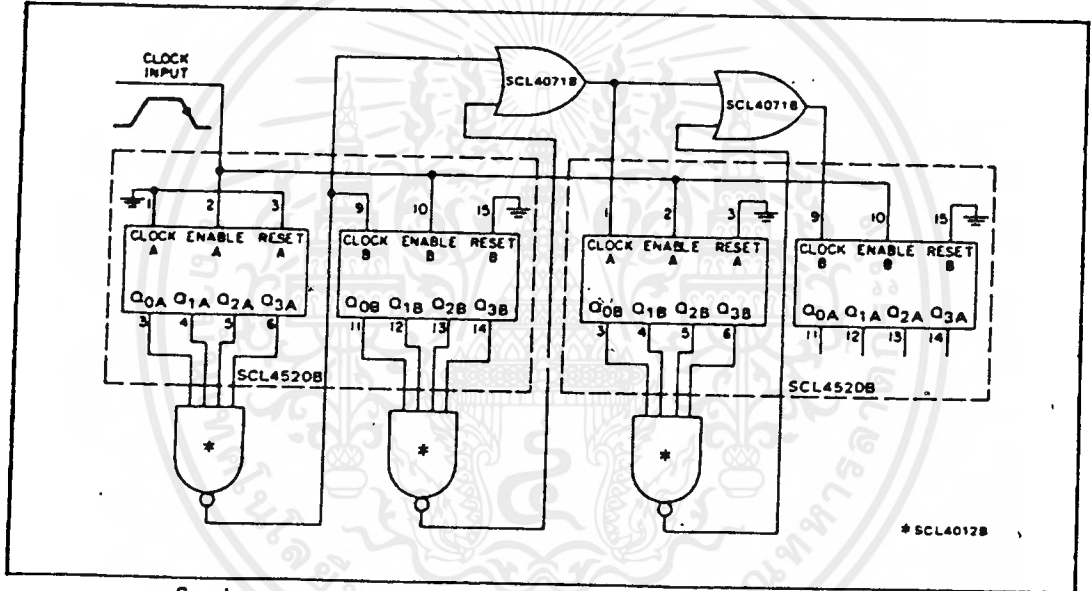
รูปแสดงการทำงานของวงจร BCD U/D COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION



Ripple cascading of four counters with positive-edge triggering.

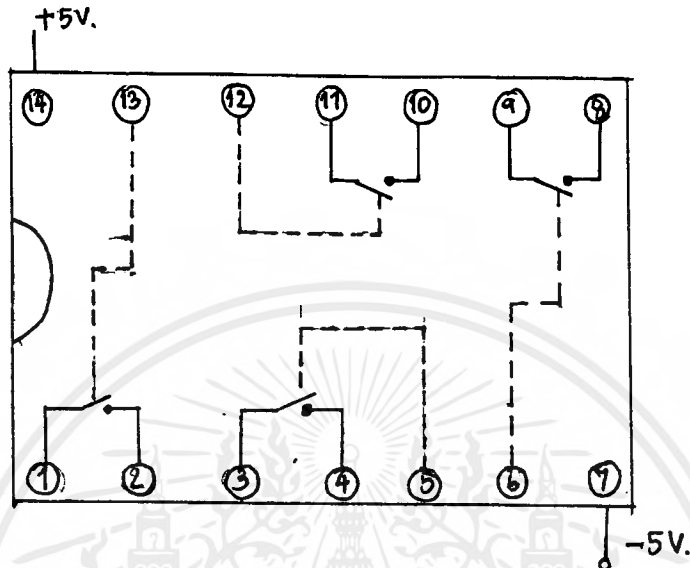


Synchronous cascading of four binary counters with negative-edge triggering.

รูปแสดงวงจรประยุกต์การทำงานของ BCD U/D COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

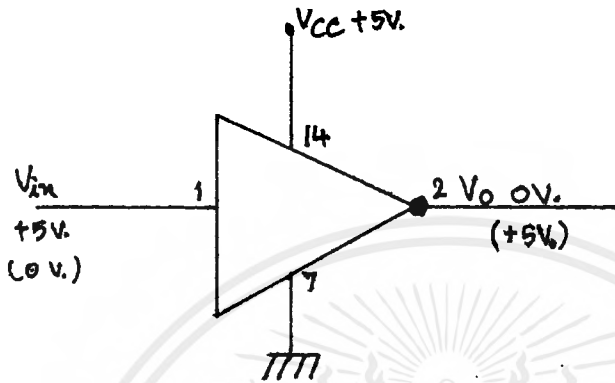
3) ทฤษฎีการทำงานของวงจร ANALOG SWITCH



รูปแสดง CONNECTION DIAGRAM

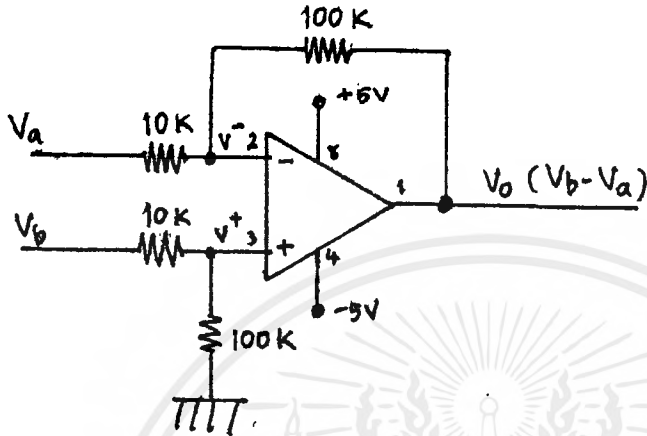
จากรูปสามารถอธิบายการทำงานได้ดังนี้ ในตัวICแต่ละตัวจะมีSWITCHอยู่ 4 ตัวและมีขาทริกอยู่ 4ขา SWITCH จะ SHORT CIRCUIT ก็ต่อเมื่อขาทริกของSWITCH แต่ระดับด้วยVOLTAGE +5V. ซึ่งจากหลักการนี้สามารถนำไปโยกย้าย FUNCTION การทำงานแต่

4) ทฤษฎีการทำงานของวงจร INVERTER



รูปแสดงการทำงานของวงจร INVERTER

จากรูปถ้า VOLTAGE INPUT มีค่าเท่ากับ +5V. , VOLTAGE OUTPUT จะมีค่าเท่ากับ 0V. ในทางกลับกันถ้า VOLTAGE INPUT มีค่าเท่ากับ 0V. , VOLTAGE OUTPUT จะมีค่าเท่ากับ +5V

5) ทฤษฎีการทำงานของวงจร DIFFERENTIAL AMP

จากรูป

$$(V_a - V^-) / 10 = (V^- - V_o) / 100$$

$$10V_a + V_o = 11V^-$$

และ

$$(V_b - V^+) / 10 = V^+ / 100$$

$$10V_b = 11V^+$$

จากกฎของ OP AMP

$$V^+ = V^-$$

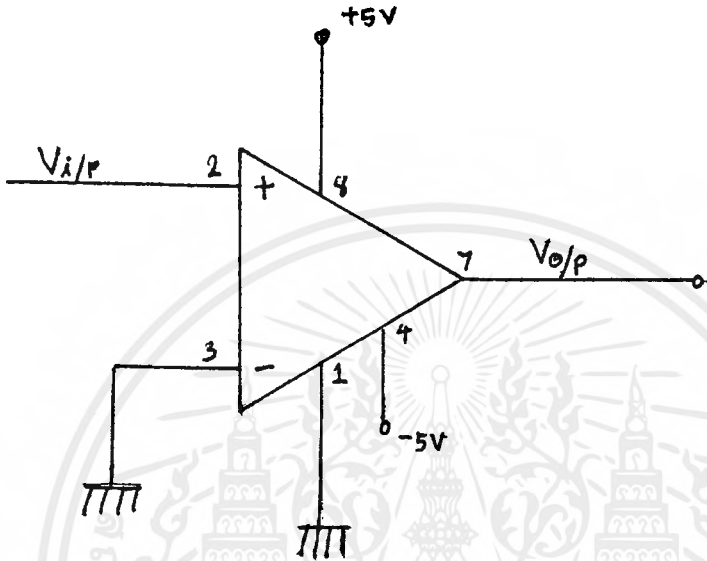
$$10V_a + V_o = 10V_b$$

$$V_o = 10(V_b - V_a)$$

จะได้ VOLTAGE OUTPUT เท่ากับ 10 เท่าของผลต่างระหว่าง V_a กับ V_b

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6) ทฤษฎีการทำงานของวงจร COMPARATOR



รูปแสดงการทำงานของวงจร COMPARATOR

สำหรับโครงการนี้เราใช้ IC COMPARATOR เบอร์ 311

เป็นส่วนใหญ่ใช้เปรียบเทียบ VOLTAGE INPUT กับ VOLTAGE OUTPUT ซึ่งกำหนดให้ VOLTAGE REFERENT เท่ากับ 0V

ถ้า VOLTAGE INPUT มีค่ามากกว่า 0V , VOLTAGE INPUT จะเท่ากับ +5V. แต่ถ้า VOLTAGE INPUT มีค่าน้อยกว่า 0V., VOLTAGE OUTPUT จะเท่ากับ 0V.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ทาง electronic อื่นๆ

ความต้านทาน (resister)

ตัวต้านทานใช้สัญลักษณ์ R ใช้เป็นตัวต้านทานการไหลของกระแสไฟฟ้าในวงจร electronic มีหน่วยเป็น ohm

แบ่งได้เป็น 4 ชนิด คือ

1. แบบตัวต้านทานคงที่
2. แบบตัวต้านทานปรับค่าได้
3. แบบตัวต้านทานความร้อน
4. แบบตัวต้านทานแสง ตัวต้านทานแสงใช้สัญลักษณ์ LDR คือสารกึ่งตัวนำจับแสงที่ไม่มี PN junction โดย
 - ความต้านทานจะสูงมาก เมื่อไม่ถูกแสง (มืด)
 - ความต้านทานจะต่ำมาก เมื่อถูกแสง (สว่าง)

การนำตัวต้านทานไปใช้งาน

โดยอาศัยการอนุกรม และขนานของตัวต้านทาน หรือนำไปใช้ร่วมกับอุปกรณ์ชนิดอื่น เช่น L หรือ C

1. ใช้เป็นตัวแบ่งแรงดัน
2. ใช้ต้านทานกระแส

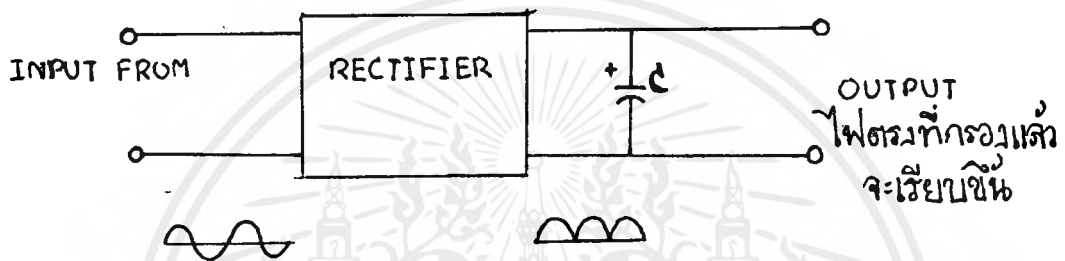
ตัวเก็บประจุไฟฟ้า

ตัวเก็บประจุใช้สัญลักษณ์ C ทำหน้าที่เก็บ electron โครงสร้างประกอบไปด้วยแผ่นโลหะ 2 แผ่นวางขนานกัน ซึ่งถ้าให้แรงดันไฟฟ้าตรงเข้าไปจะทำให้เกิดการสะสมประจุที่แผ่นโลหะทั้งสอง โดยแผ่นโลหะที่ต่อเข้ากับขั้วบวก จะสะสมประจุบวก และโลหะที่ต่อกับขั้วลบจะสะสมประจุลบ โดยระหว่างแผ่นโลหะจะกั้นด้วยฉนวนไฟฟ้า (dielectric)

การนำตัวเก็บประจุไปใช้งาน

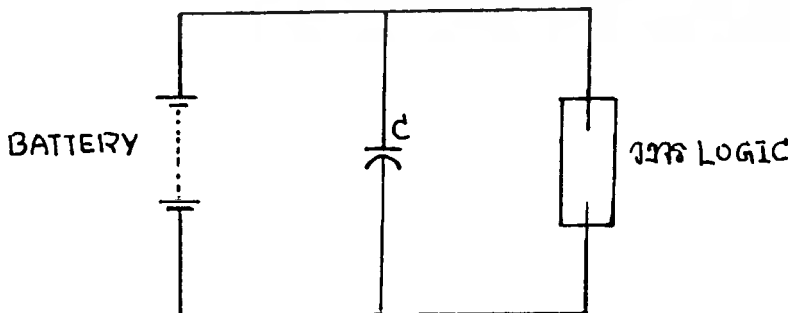
1. ใช้กรองกระแสของแหล่งจ่ายไฟ

โดย C จะทำให้คลื่นแรงดันนั้นเรียบขึ้น หรือกรอง (filter) output ที่ออกจากแหล่งจ่ายไฟให้เป็นไฟตรงที่สม่ำเสมอ



2. ขจัดการรบกวน หรือลด spike

ในกรณีที่วงจรที่มีการปิด-เปิด ซึ่งจะมีผลกระทบต่อกระแสไฟที่จ่ายให้วงจรข้างเคียง จะเกิดกระแสหรือแรงดันเปลี่ยนแปลงทันทีทันใด เรียกว่า spike (คลื่นที่มีขอบแหลม) แก้ไขโดยใช้ C ต่อขนานดังรูป



ไดโอด (diode)

ใช้สัญลักษณ์ D เป็นสารกึ่งตัวนำ PN junction โดย diode จะไม่นำกระแสจนกว่าแรงเคลื่อน forward ขึ้นถึงครุณีประตุ สำหรับ silicon diode มีแรงเคลื่อนที่จุดนี้ประมาณ 0.6V

• การนำไดโอดไปใช้งาน

1. ใช้เรียงกระแส rectifier
2. ใช้กั้นกระแส หรือขอมให้กระแสไหลทางเดียว

ซีเนอร์ไดโอด

ออกแบบให้มีปริมาณสารเจืออยู่หนาแน่น เพื่อให้การทำงานได้ในช่วงที่แรงดันย้อนกลับของ diode มีค่าลบมากๆ ซึ่งไดโอดธรรมดาอาจพังได้ หรืออีกนัยหนึ่ง ทำงานตามระดับความต่างศักย์ โดยมีแรงเคลื่อน break down ตั้งแต่ 2-200V

ไดโอดเปล่งแสง (led)

ไดโอดทั่วไป เมื่อได้รับ Forward Bias จะแผ่รังสีคลื่นแม่เหล็กไฟฟ้า แต่ไดโอดเปล่งแสง (led) ซึ่งทำจากแกเลเลียมอาเซไนด์ ฟอสไฟด์ จะเปล่งรังสีได้มากกว่า ซึ่งมากพอที่จะเป็นต้นกำเนิดของแสงช่วงที่ตาเปล่งสามารถมองเห็น

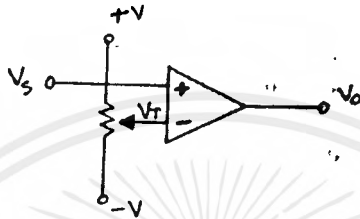
สวิตช์ (Switch)

สวิตช์ ทำหน้าที่ต่อหรือตัดวงจรไหลของกระแสไฟฟ้า อาจเป็นไฟ AC หรือ DC ก็ได้

สวิตช์ที่นำมาใช้งานมีหลายชนิด เช่น กดติดปล่อยดับ, ปล่อยติดกดดับ, ขั้วเดียวสองทาง, ขั้วเดียวทางเดียว และ สองขั้วสองทาง เป็นต้น

COMPARATOR

วงจร comparator เป็นวงจรใช้งานวงจรหนึ่งของ Op-Amp ซึ่งวงจร Op-Amp อื่น ๆ จะไม่ขอกล่าวในที่นี้



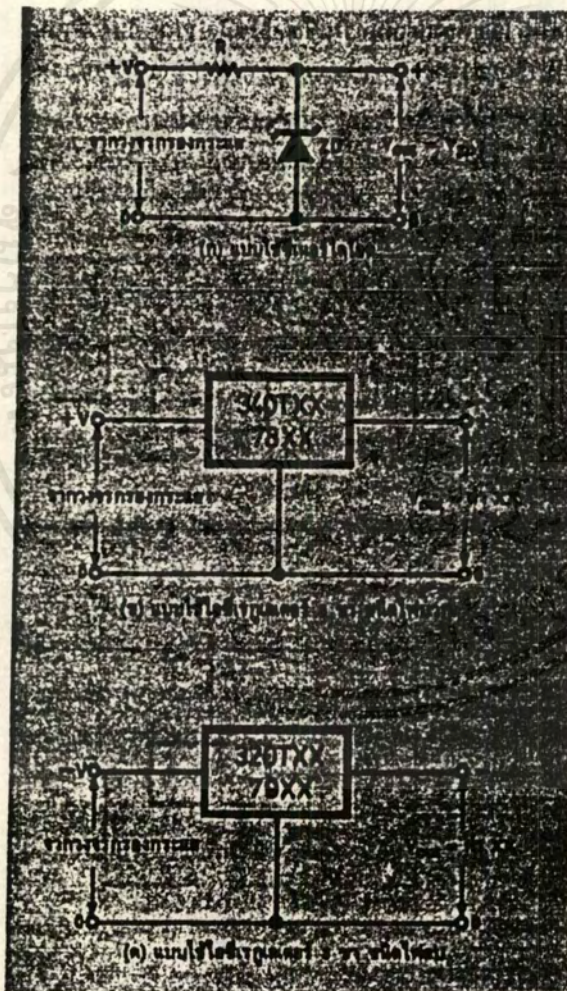
รูปวงจร Comparator

คุณสมบัติของ Comparator

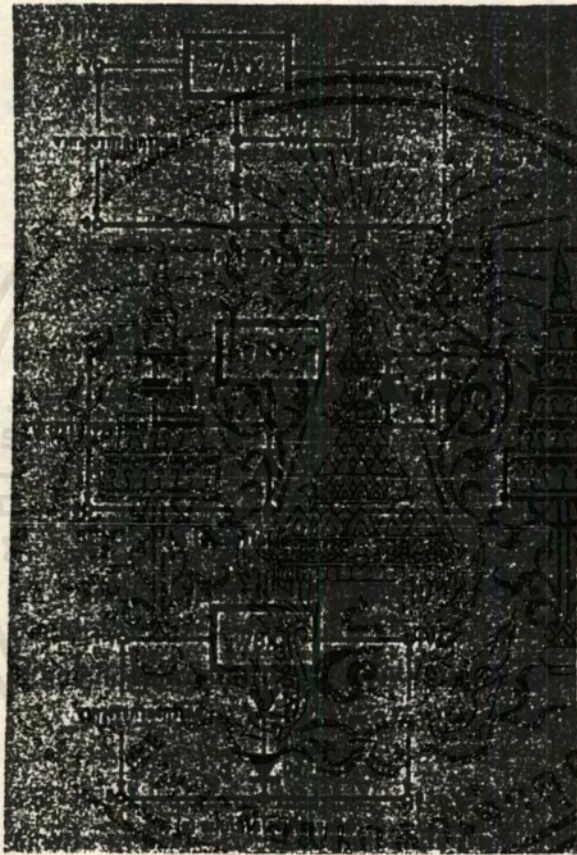
จะเห็นว่าวงจร Openloop Op-Amp จะมีอัตราขยายวงรอบสูงมากหากแรงดันที่ขาบวก มีค่าสูงกว่าแรงดันที่ขาลบ เพียงไม่กี่มิลลิโวลต์ ก็จะทำให้ Op-Amp ให้แรงดันเอาต์พุตออกมาอึดตัวทางบวก หรือถ้าแรงดันที่ขาลบมีค่าสูงกว่าแรงดันที่ขาบวกเพียงไม่กี่มิลลิโวลต์ Op-Amp ก็จะทำให้แรงดันเอาต์พุตออกมาอึดตัวที่ขาลบ ถ้าแรงดันที่ขาเข้าทั้งสองนั้นเท่ากัน ก็จะทำให้แรงดันเอาต์พุตออกมาเป็น 0 V และจะเห็นแรงดันที่ขาลบ นั้นเป็นแรงดันอ้างอิงไว้เปรียบเทียบกับขาหนึ่งที่สามารถปรับแรงดันได้ ดังนั้น วงจรแบบนี้จึงเหมาะสำหรับนำมาใช้เป็นวงจรเปรียบเทียบว่า สัญญาณที่ขาเข้าใดมีค่ามากกว่าอีกข้างหนึ่งหรือเท่ากัน เช่นในรูปข้างล่างนี้ เราตั้งแรงดันที่ขาลบของ Op-Amp. ให้เท่ากับแรงดันที่ขาลบ เมื่อใดที่มีสัญญาณเข้าแรงดันบวกมีค่าสูงกว่าแรงดันที่ขาลบ แรงดันเอาต์พุตจะเท่ากับ +V และเมื่อสัญญาณเข้าแรงดันทางลบมีค่าน้อยกว่า แรงดันที่ขาลบ แรงดันเอาต์พุตก็จะเท่ากับ -V หรือถ้าแรงดันที่ขาบวกเท่ากับแรงดันที่ขาลบ แรงดันเอาต์พุตก็จะเป็น 0

Regulator

โดยปกติแรงดันจากแหล่งจ่ายไฟ AC หรือไฟบ้าน (220 v AC) นั้น มีการเปลี่ยนแปลง ซึ่งเมื่อผ่านมายังวงจร rectifier แล้วก็ยังมีกรเปลี่ยนแปลงแรงดันอยู่บ้าง ดังนั้นเราจึงต้องมีวงจรรักษาระดับแรงดัน ซึ่งก็คือ วงจร regulator นั้นเอง ดังแสดงดังรูปข้างล่างนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากรูปข้างบน (ก) เป็นวงจร regulator แบบใช้ zener diode ใช้ง่ายราคา
ถูก แต่มีข้อจำกัดอยู่ที่กระแสทางเอาต์พุต จะเท่ากับกระแสที่ผ่านตัวต้านทาน R และแรงดัน
เอาต์พุต ก็เท่ากับแรงดัน zener ซึ่งไม่สามารถกำหนดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

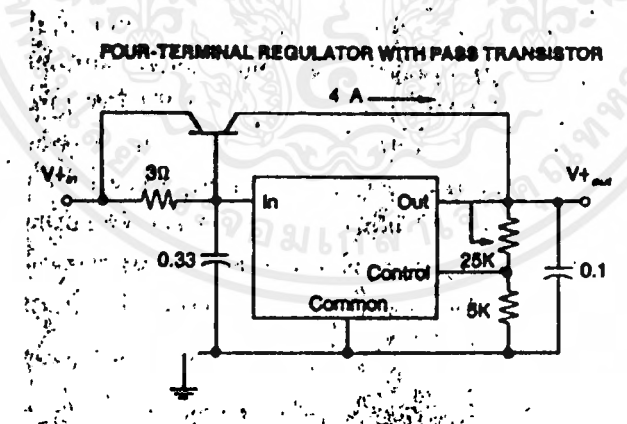
รูป (ข) เป็นวงจร regulator แบบใช้ IC สำเร็จรูป 3 ขา จ่ายแรงดันบวก นิยมมาก เพราะแรงดันเอาต์พุตมีค่าคงที่

ทั้งยังสามารถเลือกค่าการจ่ายกระแสสูงสุดได้ เช่น 78Lxx จ่ายได้สูงสุด 100 mA, 78Mxx ได้ 500 mA, 78xx ได้ 1 A, 785xx ได้ 2 A, 78Hxx ได้ 5 A.

รูป (ค) เป็นลักษณะเดียวกับรูป (ข) แต่เป็นชนิดที่จ่ายแรงดันไฟลบ ซึ่งเมื่อใช้วงจร regulator แล้ว ยังได้แรงดันไม่เป็นไปตามต้องการก็ต้องใช้ technic การเพิ่มและลดแรงดัน

แต่ตัว IC regulator ก็ยังมีข้อจำกัดที่ต้องคำนึงถึงนั่นคือ ระบบระบายความร้อนให้กับตัว IC เนื่องจากการทำงานของ IC จะมีการสูญเสียพลังงานออกไปในรูปของความร้อน จึงจำเป็นต้องติดตั้งระบบระบายความร้อนด้วย

สำหรับ IC อีกประเภทหนึ่งเป็น IC regulator แบบ 4 ขา คือมีขาควบคุมเพิ่มขึ้นมา ซึ่งจะใช้งานในกรณีที่แหล่งจ่ายพลังงานอยู่ไกลจากจุดที่นำแรงดันเอาต์พุตออกมา IC ประเภทนี้ จะลดผลจากความต้านทานในสายส่งกำลังหรือข้อต่อ หากต้องการเพิ่มการจ่ายกระแสก็ทำได้โดยเพิ่ม transistor กับตัวต้านทานขนาด 3 โอห์ม ดังรูปข้างล่าง



**SCL4049UB Inverting
SCL4050B Non-Inverting**



**CMOS
HEX BUFFERS/CONVERTERS**

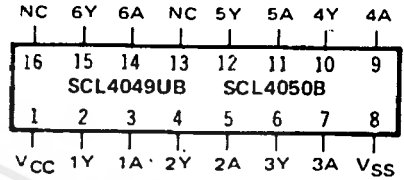
FEATURES

- ◆ Direct Drive of 2 TTL/DTL Loads
- ◆ Operation from Single Supply
- ◆ Pin-for-Pin Replacements for SCL4009B, SCL4010B

DESCRIPTION

The SCL4049UB and SCL4050B are Inverting and Non-Inverting Hex Buffers, respectively, and feature logic-level conversion using only one supply voltage (V_{CC}). The Input-signal high level (V_{IH}) can exceed the V_{CC} supply voltage when these devices are used for logic-level conversions. These devices are intended for use as CMOS-to-DTL/TTL converters and can drive directly two DTL/TTL Loads. The SCL4049UB and SCL4050B are interchangeable with SCL4009UB and SCL4010B devices, respectively. In these applications the SCL4049UB and SCL4050B are pin-compatible with the SCL4009UB and SCL4010B, respectively, and can be substituted for these devices in existing as well as in new designs. Terminal No. 16 is not connected internally on the SCL4049UB or SCL4050B; therefore, connection to this terminal is of no consequence to circuit operation.

**CONNECTION DIAGRAM
(all packages)**



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

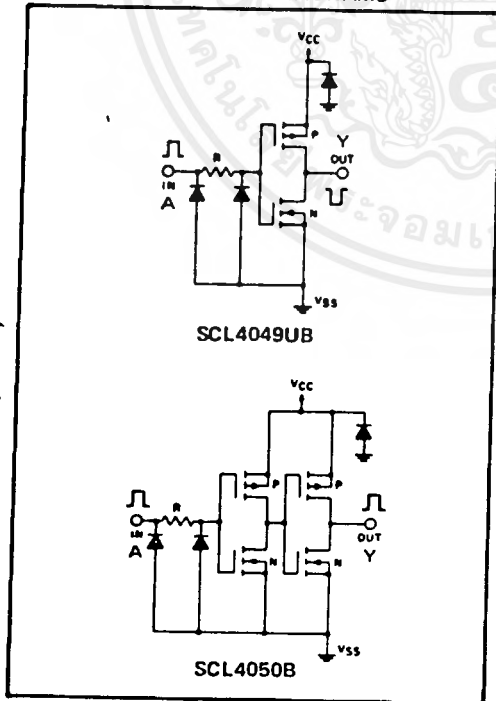
RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

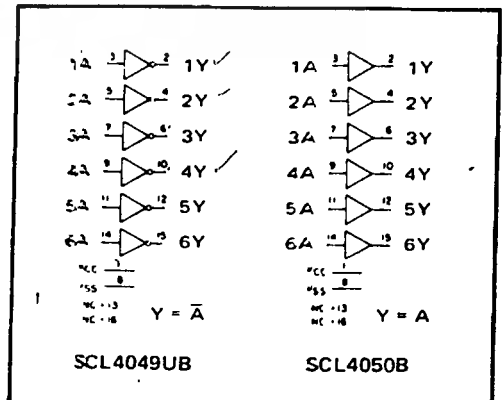
DC Supply Voltage	$V_{CC} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

Note: These devices contain input protection networks to V_{SS} only. Therefore, V_{IH} (max) may exceed V_{CC} without damage (subject to absolute maximum ratings).

SCHEMATIC DIAGRAMS



LOGIC DIAGRAMS



SCL4066B



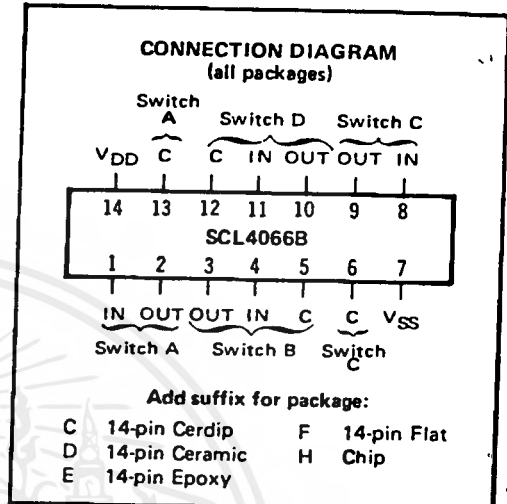
CMOS QUAD ANALOG SWITCH

FEATURES

- ◆ Transmission or Multiplexing of Analog or Digital Signals
- ◆ 80Ω Typical ON-Resistance for 15-Volt operation
- ◆ Switch ON-Resistance Matched to within 5Ω over 15-Volt Signal-Input Range
- ◆ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ◆ High Degree of Linearity:
 $\leq 0.5\%$ Distortion (typ) @ $f_{is} = 1\text{kHz}$,
 $V_{is} = 5V_{p-p}$, $V_{DD} - V_{SS} \geq 10V$, $R_L = 10k\Omega$
- ◆ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:
 $10pA$ (typ) @ $V_{DD} - V_{SS} = 10V$, $T_A = 25^\circ C$
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):
 $10^{12}\Omega$ (typ)
- ◆ Low Crosstalk between Switches:
 $-50dB$ (typ) @ $f_{is} = 0.9MHz$, $R_L = 1k\Omega$
- ◆ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ◆ Frequency Response, Switch ON = $40MHz$ (typ)

DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N-channel device on each switch is either tied to the input when the switch is ON or to V_{SS} when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold



RECOMMENDED OPERATING CONDITIONS

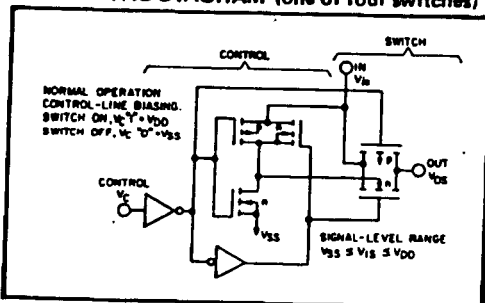
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	$^\circ C$
C, D, F, H Device		-40 to +85	$^\circ C$
E Device			

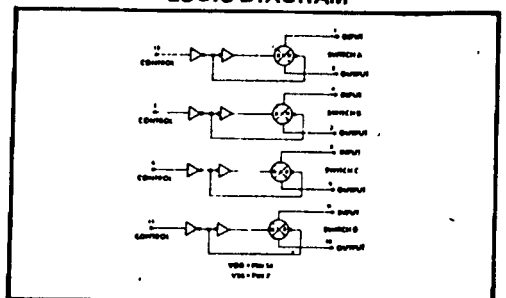
voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

SCHEMATIC DIAGRAM (one of four switches)



LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1,2}

PARAMETER	CONDITIONS	V _{SS} (Vdc)	V _{DD} (Vdc)	T _{LOW} ²		25°C			T _{HIGH} ²		Units
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD} V _{IN} = V _{SS} or V _{DD} All valid input combinations	0	5	-	0.05	-	0.0005	0.05	-	1.5	μA _{dc}
		0	10	-	0.1	-	0.001	0.1	-	3.0	
		0	15	-	0.2	-	0.002	0.2	-	6.0	
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V _{IH} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{OS} = 10μA	0	5	-	4.0	-	2.75	4.0	-	4.0	Vdc
		0	10	-	8.0	-	5.5	8.0	-	8.0	
		0	15	-	12.0	-	8.25	12.0	-	12.0	
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V _{IL} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{DS} = 10μA	0	5	1.0	-	1.0	2.25	-	1.0	-	Vdc
		0	10	2.0	-	2.0	4.5	-	2.0	-	
		0	15	3.0	-	3.0	6.75	-	3.0	-	
SWITCH INPUT/OUTPUT LEAKAGE	I _{OFF} V _C = V _{SS} V _{IS} = ±7.5Vdc	-7.5	+7.5	-	±100	-	±0.01	±100	-	±200	nA _{dc}
ON-RESISTANCE C,D,F,H device E device	R _{DN} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	220	-	80	280	-	320	Ω
		0	+15	-	-	-	-	-	-	-	
		-5	+5	-	310	-	120	400	-	550	
	0	+10	-	-	-	-	-	-	-	-	
	-2.5	+2.5	-	2000	-	270	2500	-	3500	Ω	
	0	+5	-	-	-	-	-	-	-	-	
	R _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	250	-	80	280	-	300	Ω
		0	+15	-	-	-	-	-	-	-	
		-5	+5	-	330	-	120	400	-	520	
0	+10	-	-	-	-	-	-	-	-		
-2.5	+2.5	-	2100	-	270	2500	-	3200	Ω		
0	+5	-	-	-	-	-	-	-	-		
ON-RESISTANCE MATCH (Same package)	ΔR _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	-	-	5	-	-	-	Ω
		0	+15	-	-	-	-	-	-	-	
		-5	+5	-	-	-	10	-	-	-	
0	+10	-	-	-	-	-	-	-	-		
-2.5	+2.5	-	-	-	10	-	-	-	-	Ω	
0	+5	-	-	-	-	-	-	-	-		

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

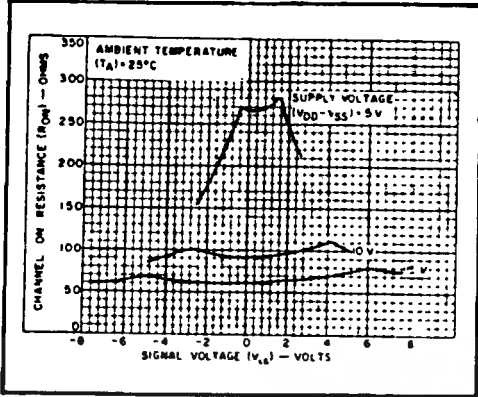
= + 85°C for E device.

³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

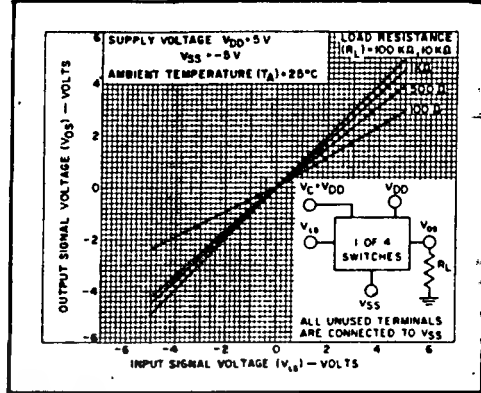
ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS ($C_L = 50\text{pF}$, $T_A = 25^\circ\text{C}$)

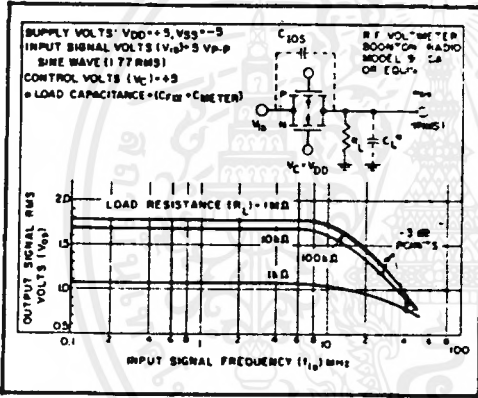
PARAMETER		CONDITIONS	V_{SS} (Vdc)	V_{DD} (Vdc)	Min.	Typ.	Max.	Units
SIGNAL INPUTS (V_{is}) AND OUTPUTS (V_{os})								
PROPAGATION DELAY TIME	t_{PLM} t_{PHL}	$V_c = V_{DD}$ $V_b = \text{Square Wave}$ $R_L = 10\text{k}\Omega$	0	5	—	20	40	ns
Signal Input to Signal Output			0	10	—	10	20	
			0	15	—	7.5	15	
BANDWIDTH (-3dB) (Sine Wave)	BW	$V_c = V_{DD}$ R_L $V_b = 5V_{pp}$ centered @ 0.0Vdc 1k Ω 10k Ω 100k Ω 1M Ω	-5	+5	—	54 40 38 37	—	MHz
INSERTION LOSS ($= 20 \log_{10} \frac{V_{os}}{V_b}$)		$V_c = V_{DD}$ R_L $V_b = 5V_{pp}$ centered @ 0.0Vdc 1k Ω 10k Ω 100k Ω 1M Ω	-5	+5	—	2.3 0.2 0.1 0.05	—	dB
SIGNAL DISTORTION (Sine Wave)		$V_c = V_{DD}$ $V_b = 5V_{pp}$ centered @ 0.0Vdc $f_b = 1.0\text{kHz}$ $R_L = 10\text{k}\Omega$	-5	+5	—	0.16	—	%
FEEDTHROUGH (-50dB)		$V_c = V_{SS}$ R_L $V_b = 5V_{pp}$ centered @ 0.0Vdc 1k Ω 10k Ω 100k Ω 1M Ω	-5	+5	—	1250 140 18 2	—	kHz
CROSSTALK (-50dB) Between two switches		$V_c(A) = V_{DD}$ $V_c(B) = V_{SS}$ $V_b(A) = 5V_{pp}$ centered @ 0.0Vdc $R_L = 10\text{k}\Omega$	-5	+5	—	0.9	—	MHz
CAPACITANCE								
Input	C_{in}					8	—	pF
Output	C_{os}	$V_c = V_{SS}$	-5	+5	—	8	—	pF
Feedthrough	C_{ios}					0.5	—	pF
CONTROL INPUT (V_C)								
PROPAGATION DELAY TIME	t_{pc}	$V_{SS} < V_b < V_{DD}$ $R_L = 10\text{k}\Omega$	0	5	—	50	100	ns
Turn on			0	10	—	25	50	
			0	15	—	20	40	
MAXIMUM INPUT FREQUENCY	f_c	$V_{SS} < V_b < V_{DD}$ $R_L = 1.0\text{k}\Omega$	0	5	—	5	—	MHz
			0	10	—	10	—	
			0	15	—	12	—	
CROSSTALK (To signal port)		$V_c = \text{Square Wave}$ $R_L = 10\text{k}\Omega$ $R_{in} = 1.0\text{k}\Omega$	0	5	—	30	—	mV
			0	10	—	50	—	
			0	15	—	100	—	



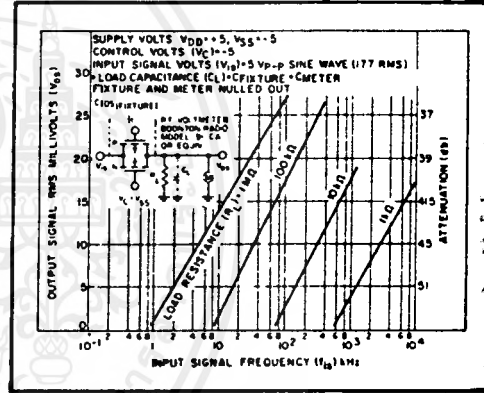
Typical channel ON resistance vs. signal voltage for three values of supply voltage ($V_{DD}-V_{SS}$)



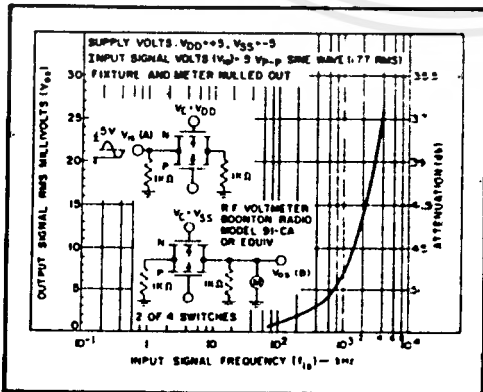
Typical ON characteristics for 1 of 4 channels.



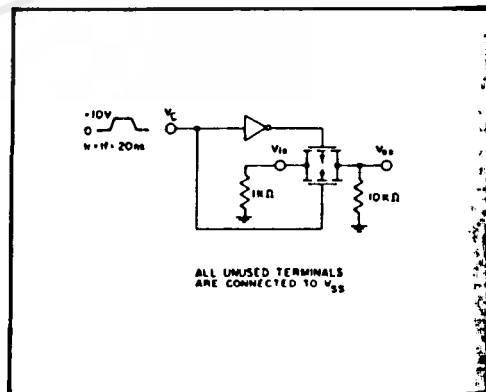
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. - switch "OFF"



Typ. crosstalk between switch circuits in the same package

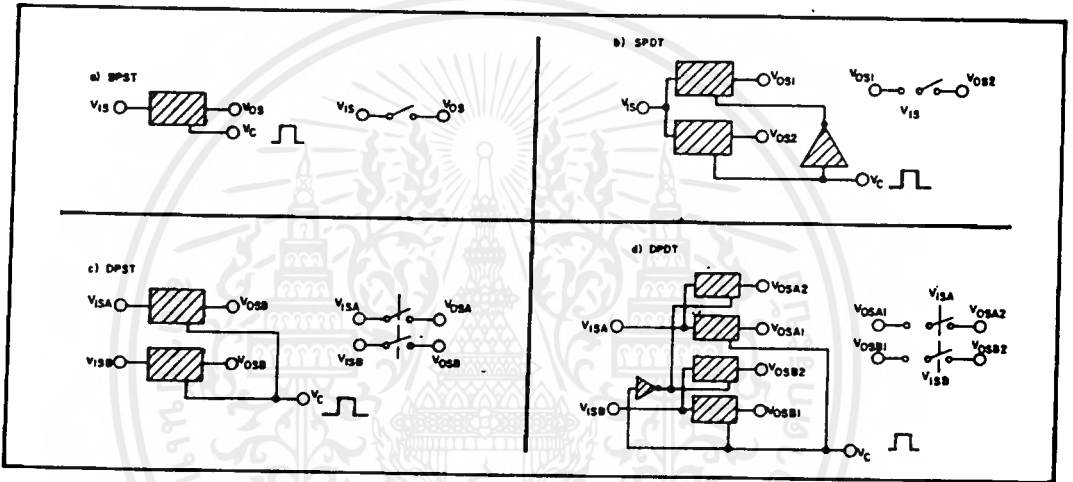


Test circuit, crosstalk-control input to signal output

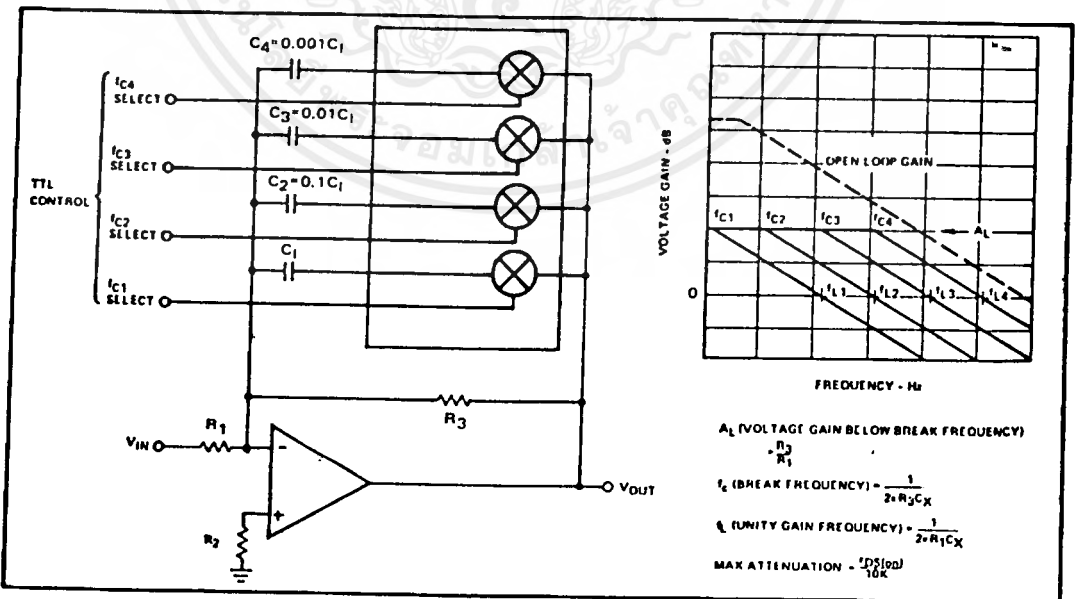
SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power sources are used to drive V_{DD} and the signal inputs, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from R_{ON} values shown). No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

APPLICATIONS INFORMATION



Basic Switch Functions using the SCL4066B



Active Low Pass Filter with Digitally Selected Break Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4510B



CMOS BCD UP/DOWN COUNTER

FEATURES

- ◆ Internally Synchronous for High Speed
- ◆ Asynchronous Preset Enable
- ◆ Asynchronous Reset
- ◆ Logic Edge-Clocked Design
- ◆ 6MHz Counting Rate @ 10Vdc
- ◆ Carry Output for Cascading Stages

DESCRIPTION

The SCL4510B consists of a four-stage Up/Down Counter with provisions for "look-ahead" carry in both counting modes. The inputs consist of a single Clock, Carry-in (Clock Enable), Reset, Up/Down, Preset Enable, and four individual Jam signals. Four separate buffered Q signals and a Carry out signal are provided as outputs.

A high Preset Enable signal allows information on the Jam inputs to preset the counter to any state asynchronously with the Clock. A high on the Reset line resets all stages to the "zero" state. The counter is advanced one count at the positive transition of the Clock when the Carry-in and Preset Enable signals are low. Advancement is inhibited when the Carry-in or Preset Enable signals are high. The Carry-out signal is normally high and goes low when the counter reaches its maximum count in the Up mode or the minimum count in the Down mode, provided the Carry-in signal is low. The Carry-in signal in the low state can thus be considered a "Clock Enable." The Carry-in terminal must be connected to V_{SS} when not in use.

The counter counts Up when the Up/Down Input is high, and Down when the Up/Down input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement. Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

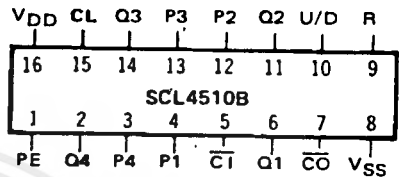
This counter finds primary use in up/down and differential counting and frequency synthesizer applications. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

TRUTH TABLE

CARRY IN	UP/DOWN	PRESET ENABLE	RESET	ACTION
1	X	0	0	No Count
0	1	0	0	Count Up
0	0	0	0	Count Down
X	X	1	0	Preset
X	X	X	1	Reset

X = Don't Care

CONNECTION DIAGRAM (all packages)



Add suffix for package:

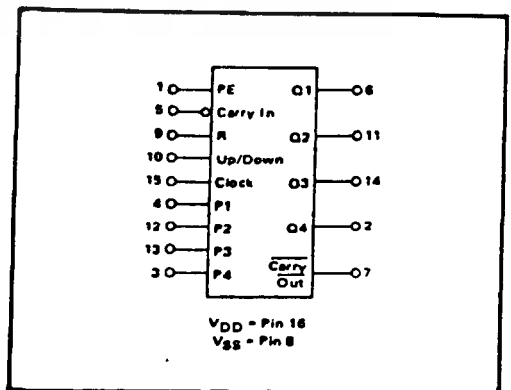
- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

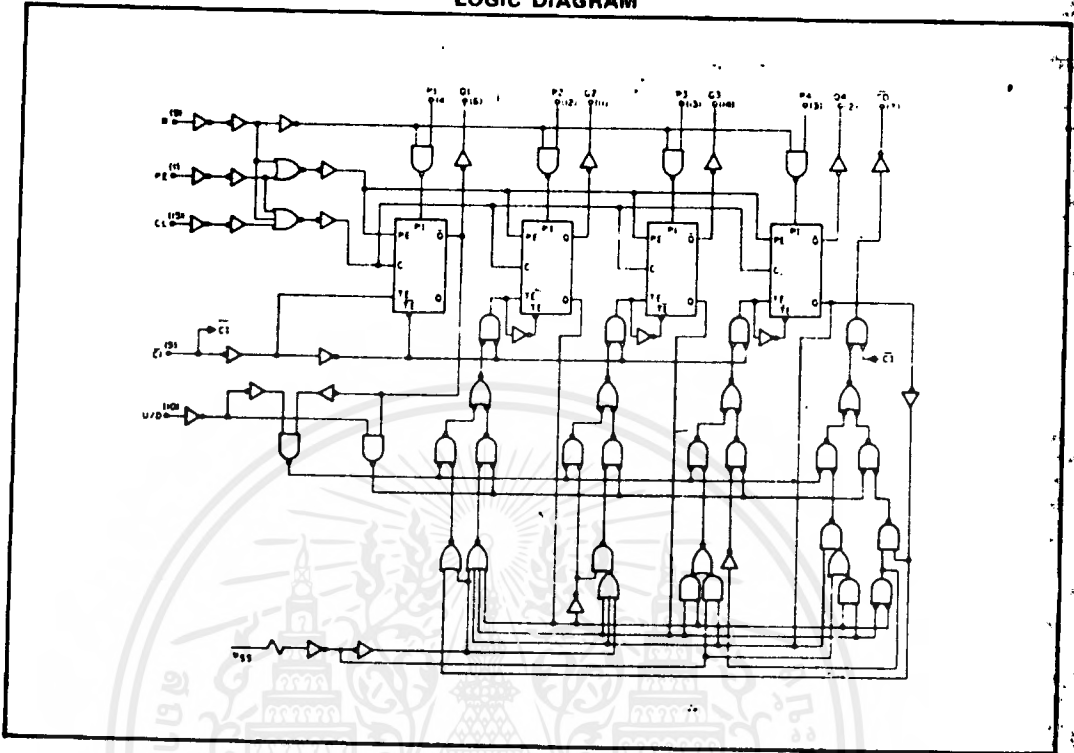
DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		40 to +85	°C

BLOCK DIAGRAM

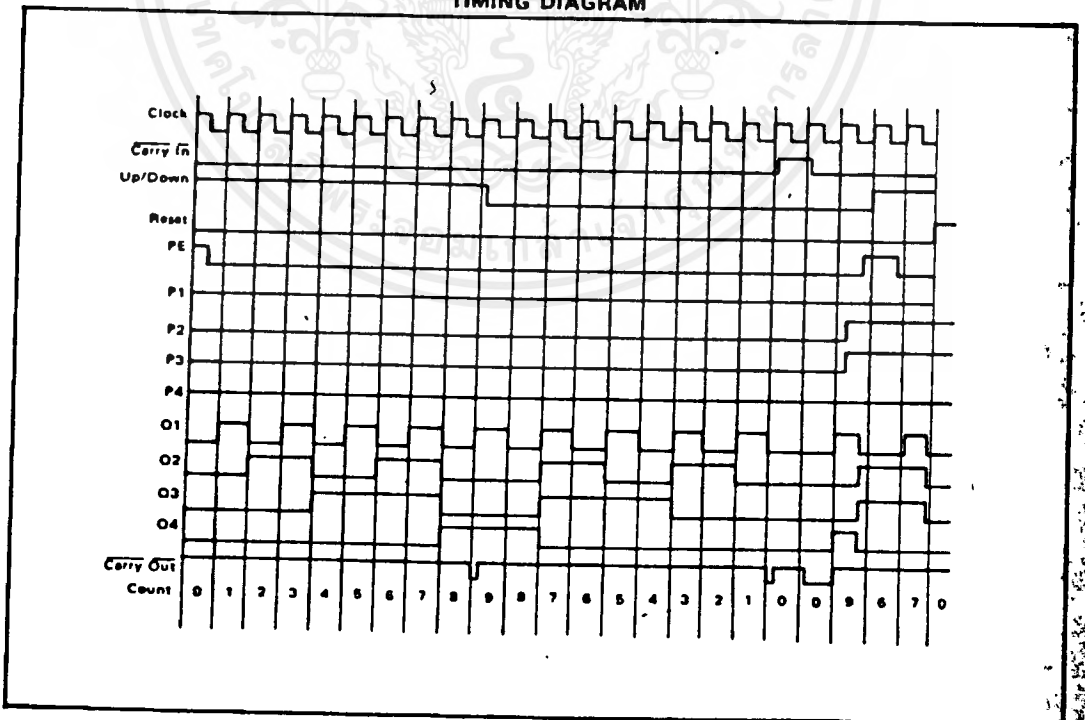


V_{DD} = Pin 16
 V_{SS} = Pin 8

LOGIC DIAGRAM



TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับราชการใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้าน
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS¹

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ³		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I _{DD}	5	V _{IN} = V _{ES} or V _{DD} All valid input combinations	-	5	-	0.05	5	-	150	μA _{dc}
	10		-	10	-	0.1	10	-	300	
	15		-	20	-	0.2	20	-	600	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

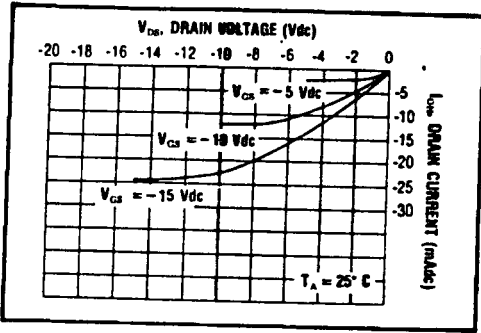
T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

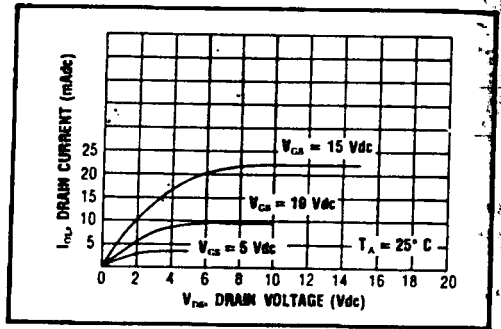
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units	
CLOCKED OPERATION						
PROPAGATION DELAY TIME Clock to Q	t _{PLH} , t _{PHL}	5	-	325	650	ns
		10	-	125	250	
		15	-	100	200	
Clock to Carry Out		5	-	325	650	ns
		10	-	125	250	
		15	-	100	200	
Carry In to Carry Out		5	-	175	350	ns
		10	-	75	150	
		15	-	55	110	
OUTPUT TRANSITION TIME	t _{FLH} , t _{FHL}	5	-	130	260	ns
		10	-	65	130	
		15	-	50	100	
MINIMUM CLOCK PULSE WIDTH	PW _{CL}	5	-	170	340	ns
		10	-	85	170	
		15	-	70	140	
MAXIMUM CLOCK FREQUENCY	f _{CL}	5	1.5	3.0	-	MHz
		10	3.0	6.0	-	
		15	4.0	8.0	-	
MAXIMUM CLOCK RISE AND FALL TIME ¹	t _{rCL} , t _{fCL}	5	15	-	-	μs
		10	15	-	-	
		15	15	-	-	
MINIMUM SETUP TIME Carry In	t _{setup}	5	-	130	260	ns
		10	-	65	130	
		15	-	50	100	
Up/Down		5	-	250	500	ns
		10	-	100	200	
		15	-	75	150	
PRESET OR RESET OPERATION						
PROPAGATION DELAY TIME Preset Enable or Reset to Q	t _{PLH} , t _{PHL}	5	-	325	650	ns
		10	-	125	250	
		15	-	100	200	
Preset Enable or Reset to Carry Out		5	-	410	820	ns
		10	-	165	330	
		15	-	130	260	
MINIMUM PRESET ENABLE OR RESET PULSE WIDTH	PW _{PE} , PW _R	5	-	100	200	ns
		10	-	50	100	
		15	-	40	80	
PRESET ENABLE OR RESET REMOVAL TIME	t _{rem}	5	-	325	650	ns
		10	-	110	220	
		15	-	90	180	

¹ When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.

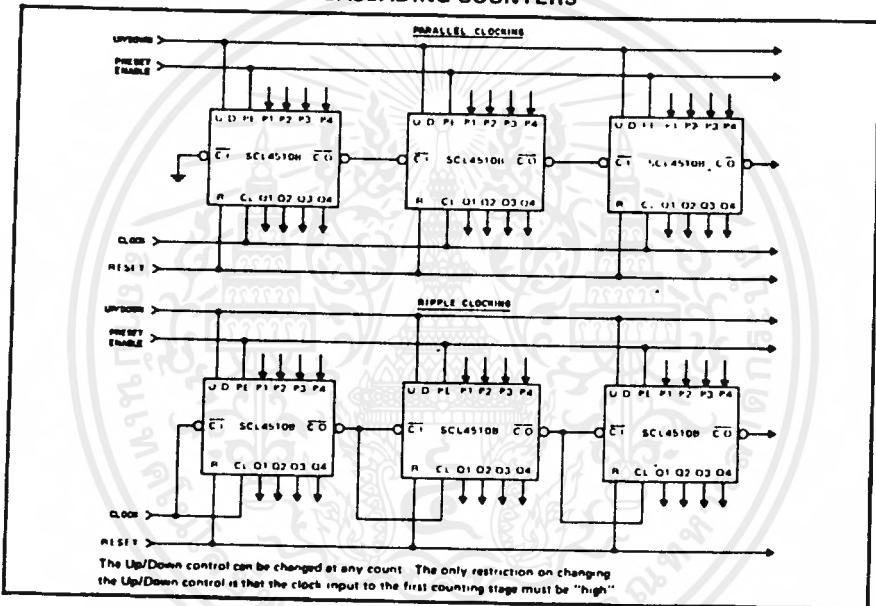


Typical P-Channel Source Current Characteristics



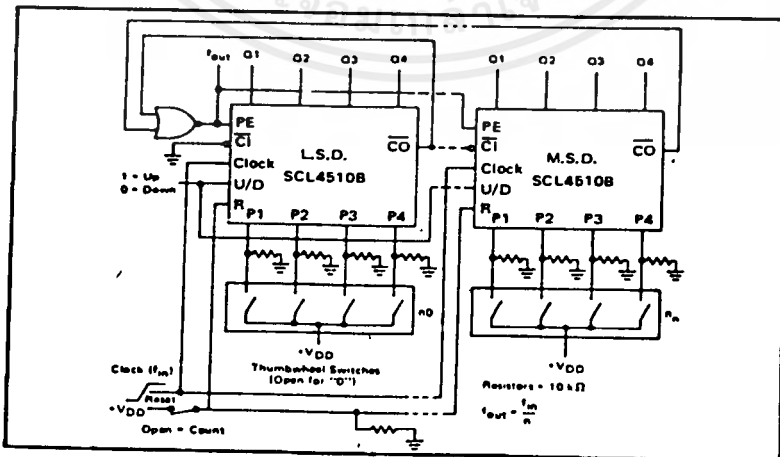
Typical N-Channel Sink Current Characteristics

APPLICATIONS INFORMATION
CASCADING COUNTERS



The Up/Down control can be changed at any count. The only restriction on changing the Up/Down control is that the clock input to the first counting stage must be "high"

Cascading Counter Packages.



Programmable Cascaded Frequency Divider

**SCL4518B
SCL4520B**



CMOS DUAL UP COUNTERS

FEATURES

- ◆ Two Independent 4-Bit Counters
- ◆ Internally Synchronous for High Speed
- ◆ Dual BCD (SCL4518B) and Dual Binary (SCL4520B) Configurations
- ◆ Direct Reset
- ◆ Logic Edge-Clocked Design
- ◆ Trigger from either Edge of Clock Signal
- ◆ Static Operation— DC to 5MHz @ 10Vdc

DESCRIPTION

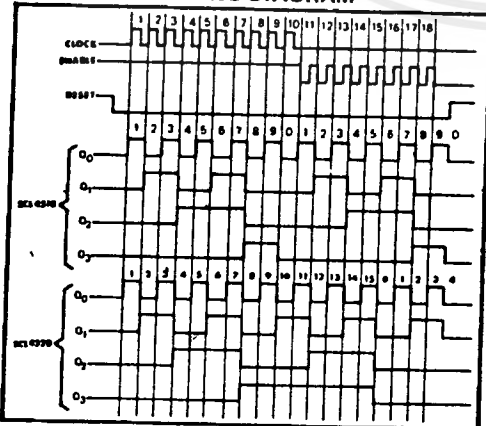
The SCL4518B Dual BCD Counter and the SCL4520B Dual Binary Counter are constructed with MOS P-channel and N-channel enhancement-mode devices in a single monolithic structure. Each consists of two identical, independent, internally synchronous 4-stage counters. The counter stages are type-D flip-flops, with interchangeable Clock and Enable lines for incrementing on either the positive-going or negative-going transition as required when cascading multiple stages. Each counter can be cleared by applying a high level on the Reset line. In addition, the SCL4518B will count out of all undefined states within two clock periods. These complementary MOS up counters find primary use in multi-stage synchronous or ripple counting applications requiring low power dissipation and/or high noise immunity.

TRUTH TABLE

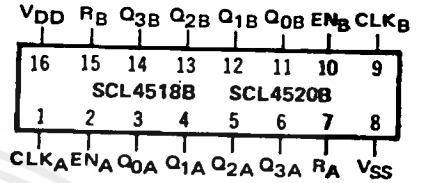
CLOCK	ENABLE	RESET	ACTION
	1	0	Increment Counter
0		0	Increment Counter
	X	0	No Change
X		0	No Change
	0	0	No Change
t		0	No Change
X	X	1	Q0 thru Q3 = 0

X = Don't Care

TIMING DIAGRAM



**CONNECTION DIAGRAM
(all packages)**



Add suffix for package:

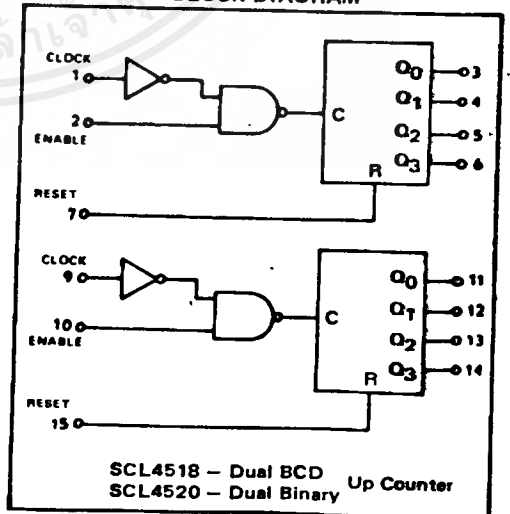
- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

- DC Supply Voltage $V_{DD} - V_{SS}$ 3 to 15 Vdc
- Operating Temperature T_A C, D, F, H Device -55 to +125 °C
- E Device -40 to +85 °C

BLOCK DIAGRAM



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS

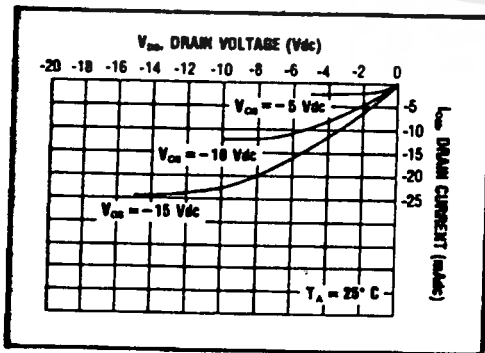
PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} = V _{ES} or V _{DD} All valid input combinations	—	5	—	0.05	5	—	150	μA _{dc}
			—	10	—	0.1	10	—	300	
			—	15	—	0.2	20	—	600	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = +85°C for E device.

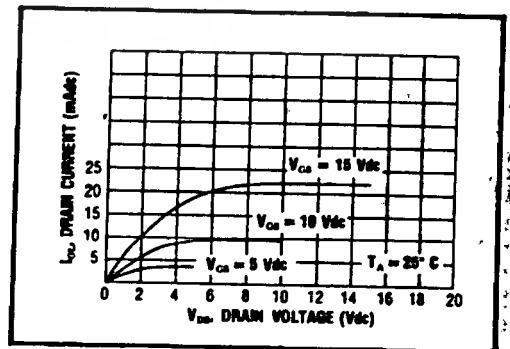
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = -25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units	
CLOCKED OPERATION						
PROPAGATION DELAY TIME From Clock or Clock Enable	t _{PLM} , t _{PHL}	5	—	225	450	ns
		10	—	100	200	
		15	—	80	160	
OUTPUT TRANSITION TIME	t _{FLM} , t _{FHL}	5	—	130	260	ns
		10	—	65	130	
		15	—	50	100	
MINIMUM CLOCK PULSE WIDTH	PW _{CL}	5	—	120	240	ns
		10	—	50	100	
		15	—	40	80	
MINIMUM CLOCK ENABLE PULSE WIDTH	PW _{CE}	5	—	200	400	ns
		10	—	90	180	
		15	—	75	150	
MAXIMUM CLOCK FREQUENCY	f _{CL}	5	1.0	2.0	—	MHz
		10	2.5	5.0	—	
		15	3.0	6.0	—	
MAXIMUM CLOCK OR CLOCK ENABLE RISE & FALL TIME ¹	t _{CL} , t _{CEL}	5	15	—	—	μs
		10	5	—	—	
		15	3	—	—	
RESET OPERATION						
PROPAGATION DELAY TIME	t _{PHL}	5	—	225	450	ns
		10	—	100	200	
		15	—	80	160	
MINIMUM RESET PULSE WIDTH	PW _R	5	—	120	240	ns
		10	—	50	100	
		15	—	40	80	
RESET REMOVAL TIME	t _{rem}	5	—	100	200	ns
		10	—	60	100	
		15	—	40	80	

¹ When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.



Typical P-Channel Source Current Characteristics

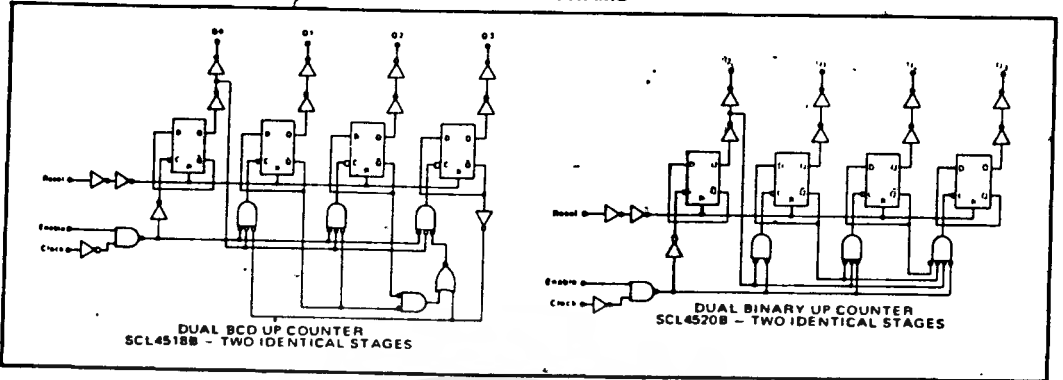


Typical N-Channel Sink Current Characteristics

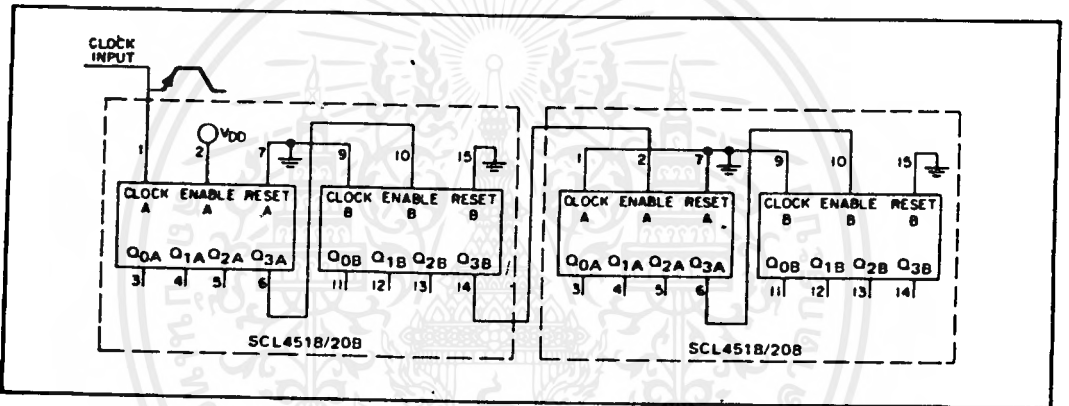
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้ใช้สำหรับงานฝึกอบรมและการศึกษานานาชาติ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4518B, SCL4520B

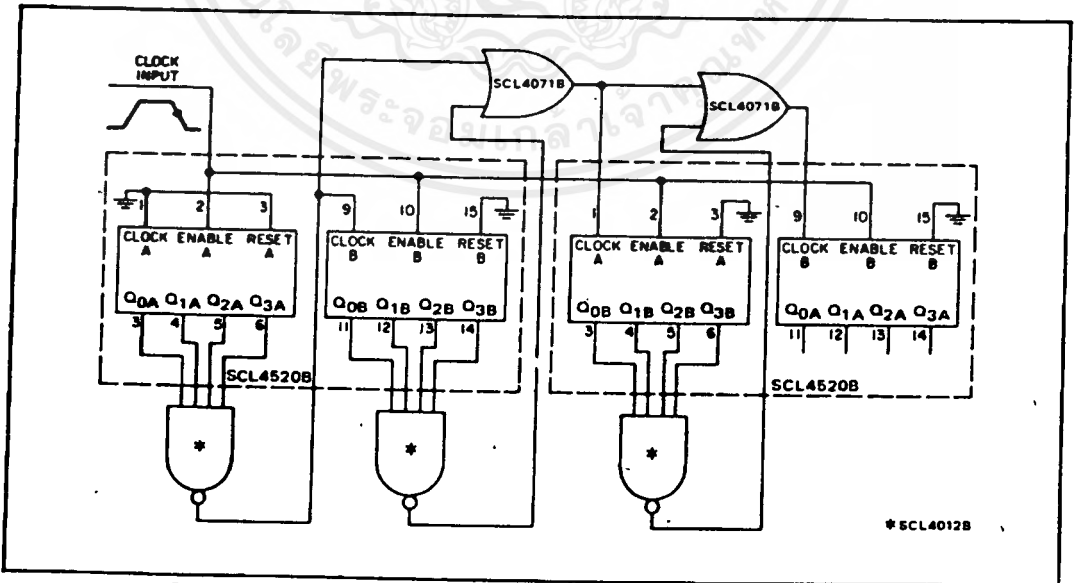
LOGIC DIAGRAMS



APPLICATIONS INFORMATION



Ripple cascading of four counters with positive-edge triggering.



Synchronous cascading of four binary counters with negative-edge triggering.

SCL4543B Preliminary



BCD-TO-SEVEN SEGMENT LATCH/DECODER/DRIVER

FEATURES

- ◆ Phase Input Signal Reproduced on Outputs for Liquid Crystal Display
- ◆ Latched Storage of Input Code
- ◆ Blanking Input for Display Intensity Modulation
- ◆ Readout Blanking for Illegal Input Combinations
- ◆ Pin Compatible with CD4056A (with Pin 7 Tied to VSS)
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4543B BCD-to-7 Segment Latch/Decoder/Driver is designed for use with liquid crystal readouts and is constructed with complementary MOS (CMOS) enhancement-mode devices. The circuit provides the functions of a 4-bit storage latch and a 8421 BCD-to-seven segment decoder and driver. The device has the capability to invert the logic levels of the output combinations. The Phase (Ph), Blanking (BI), and Latch Disable (LD) inputs are used to reverse the truth-table phase, blank the display, and store a BCD code, respectively. For liquid crystal readouts, a square wave is applied to the Ph input of the circuit and the electrically common backplane of the display. The outputs of the circuit are connected directly to the segments of the readout. For other types of readouts, such as light-emitting diode (LED), incandescent, gas discharge, and fluorescent readouts, connection diagrams are given on this data sheet.

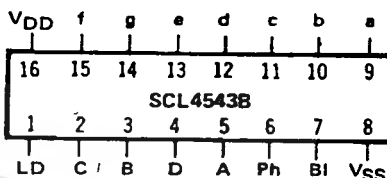
Applications include instrument (e.g., counter,

TRUTH TABLE

INPUTS				OUTPUTS										
LD	BI	Ph*	D	C	B	A	a	b	c	d	e	f	g	Display
X	1	0	X	X	X	X	0	0	0	0	0	0	0	Blank
1	0	0	0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	0	0	1	0	1	1	0	0	0	0	1
1	0	0	0	0	1	0	1	1	0	1	1	0	0	2
1	0	0	0	0	1	1	1	1	0	0	0	0	0	3
1	0	0	0	1	0	0	0	1	1	0	0	1	1	4
1	0	0	0	1	0	1	1	0	1	0	1	1	1	5
1	0	0	0	1	1	0	1	0	1	1	1	1	1	6
1	0	0	0	1	1	1	1	1	0	0	0	0	0	7
1	0	0	1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	0	0	1	1	1	0	1	1	1	1	9
1	0	0	1	0	1	0	0	0	0	0	0	0	0	Blank
1	0	0	1	0	1	1	0	0	0	0	0	0	0	Blank
1	0	0	1	1	0	1	0	0	0	0	0	0	0	Blank
1	0	0	1	1	1	0	0	0	0	0	0	0	0	Blank
1	0	0	1	1	1	1	0	0	0	0	0	0	0	Blank
0	0	0	X	X	X	X	**	**	**	**	**	**	**	**
1	1	1	1	1	1	1	Inverse of Output Combinations Above							Display as above

- X - Don't care
- 1 - Above Combinations
- * For liquid crystal readouts, apply a square wave to Ph. For common cathode LED readouts, select Ph = 0. For common anode LED readouts, select Ph = 1.
- ** Depends upon the BCD code previously applied when LD = 1.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

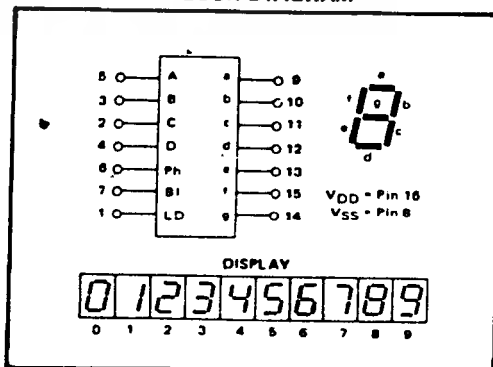
RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	V _{DD} - V _{SS}	3 to 15	Vdc
Operating Temperature	T _A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

DVM, etc.) display driver, computer/calculator display driver, cockpit display driver, and various clock, watch, and timer uses.

BLOCK DIAGRAM



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} = V _{SS} or V _{DD} All valid input combinations	—	5	—	0.05	5	—	150	μA _{dc}
			—	10	—	0.1	10	—	300	
			—	15	—	0.2	15	—	600	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

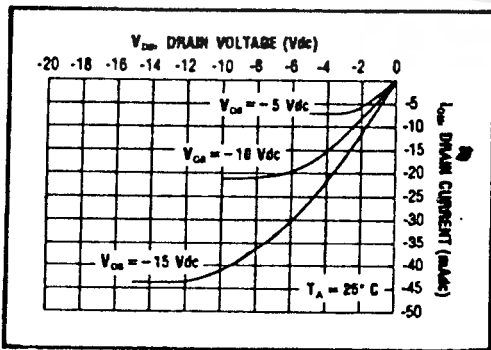
² T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

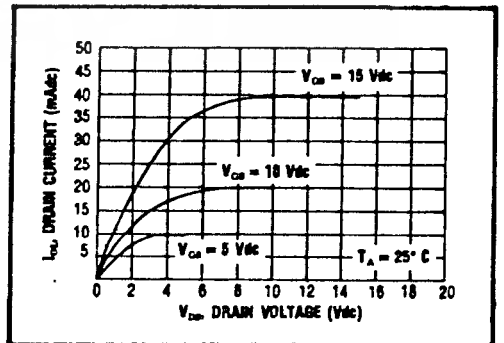
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	—	650	1100	ns
		10	—	210	420	
		15	—	160	320	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	—	100	200	ns
		10	—	50	100	
		15	—	40	80	
MINIMUM DATA INPUT SETUP TIME	t _{setup}	5	—	-40	0	ns
		10	—	-15	0	
		15	—	-10	0	
MINIMUM DATA INPUT HOLD TIME	t _{hold}	5	—	40	80	ns
		10	—	15	30	
		15	—	10	20	
MINIMUM LD PULSE WIDTH	PW _{LD}	5	—	125	250	ns
		10	—	50	100	
		15	—	40	80	



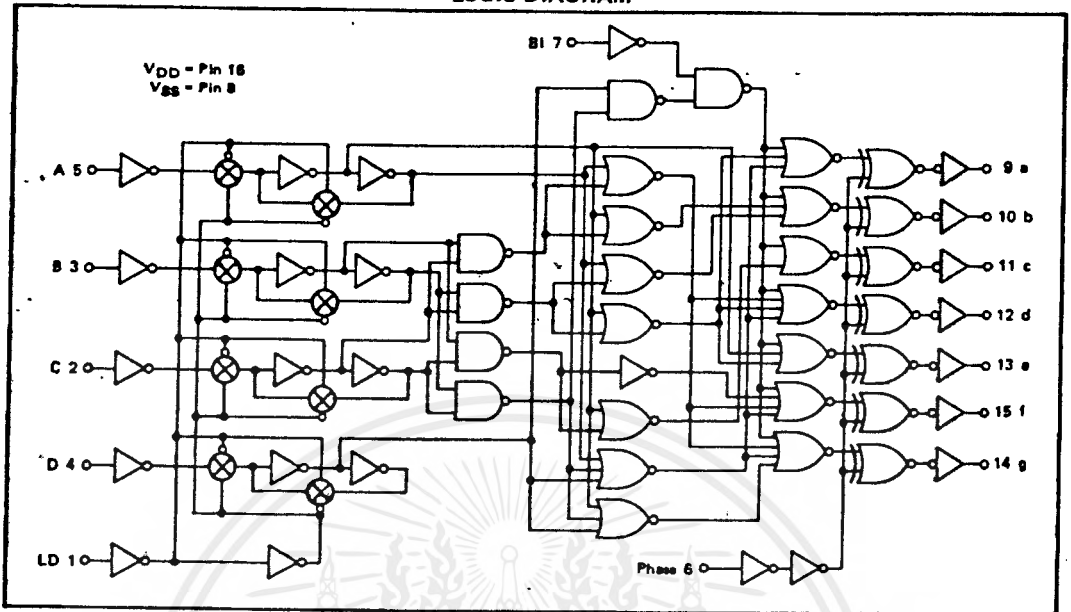
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics

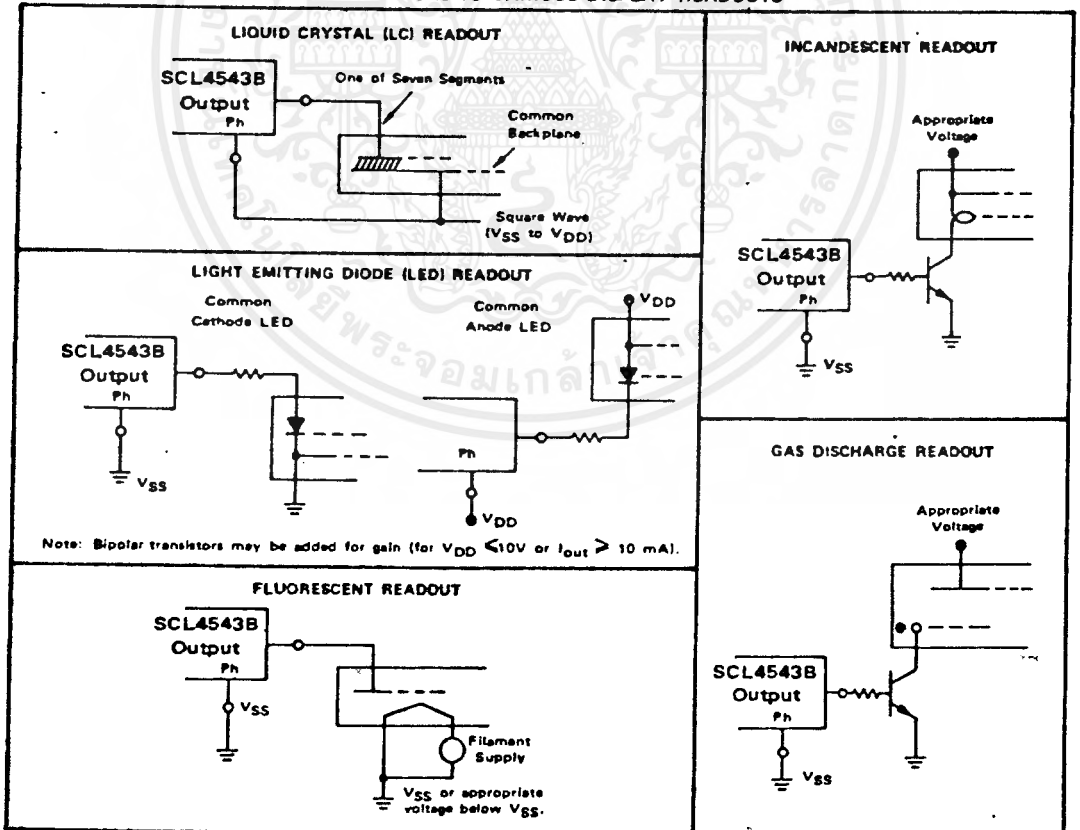
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้กันเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOGIC DIAGRAM



APPLICATIONS INFORMATION

CONNECTIONS TO VARIOUS DISPLAY READOUTS





Voltage Comparators/Buffers

LM311 voltage comparator general description

The LM311 is a voltage comparator that has input currents more than a hundred times lower than devices like the LM306 or LM710C. It is also designed to operate over a wider range of supply voltages: from standard $\pm 15V$ op amp supplies down to the single 5V supply used for IC logic. Its output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, it can drive lamps or relays, switching voltages up to 40V at currents as high as 50 mA.

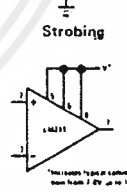
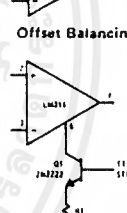
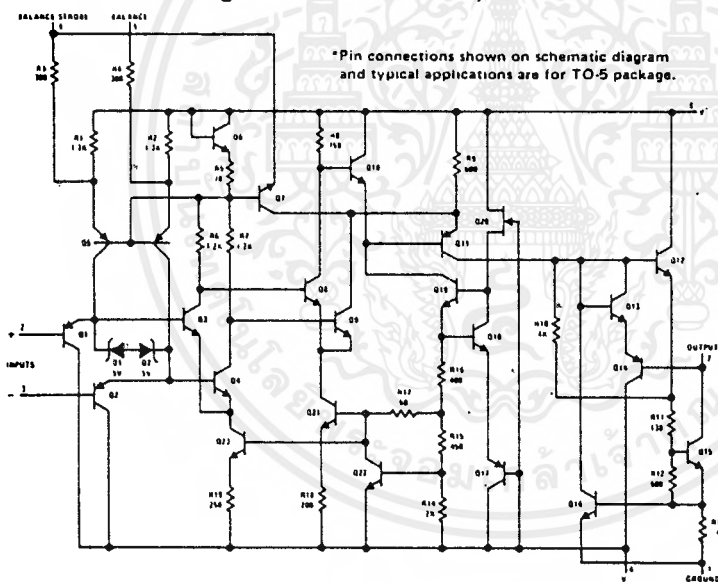
- Maximum offset current: 50 nA
- Differential input voltage range: $\pm 30V$
- Power consumption: 135 mW at $\pm 15V$

Both the input and the output of the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM306 and LM710C (200 ns response time vs 40 ns) the device is also much less prone to spurious oscillations. The LM311 has the same pin configuration as the LM306 and LM710C.

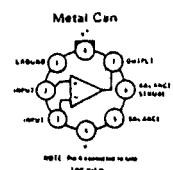
features

- Operates from single 5V supply
- Maximum input current: 250 nA

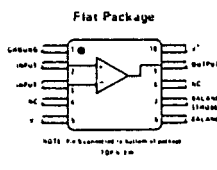
schematic diagram and auxiliary circuits



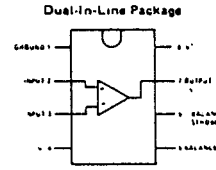
connection diagrams *



Order Number LM311H
See Package 11

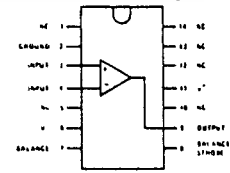


Order Number LM311F
See Package 3



Order Number LM311N
See Package 20

Dual-In-Line Package



Order Number LM311D
See Package 1 or
Order Number LM311N-14
See Package 22

absolute maximum ratings

Total Supply Voltage (V_{B+})	36V
Output to Negative Supply Voltage (V_{7+})	40V
Ground to Negative Supply Voltage (V_{1+})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$
Power Dissipation (Note 2)	500 mW
Output Short Circuit Duration	10 sec
Operating Temperature Range	$0^{\circ}C$ to $70^{\circ}C$
Storage Temperature Range	$-65^{\circ}C$ to $150^{\circ}C$
Lead Temperature (soldering, 10 sec)	$300^{\circ}C$

electrical characteristics (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 4)	$T_A = 25^{\circ}C, R_S \leq 50K$		2.0	7.5	mV
Input Offset Current (Note 4)	$T_A = 25^{\circ}C$		6.0	50	nA
Input Bias Current	$T_A = 25^{\circ}C$		100	250	nA
Voltage Gain	$T_A = 25^{\circ}C$		200		V/mV
Response Time (Note 5)	$T_A = 25^{\circ}C$		200		ns
Saturation Voltage	$V_{IN} \leq -10$ mV, $I_{OUT} = 50$ mA $T_A = 25^{\circ}C$		0.75	1.5	V
Strobe On Current	$T_A = 25^{\circ}C$		3.0		mA
Output Leakage Current	$V_{IN} \geq 10$ mV, $V_{OUT} = 35V$ $T_A = 25^{\circ}C$		0.2	50	nA
Input Offset Voltage (Note 4)	$R_S \leq 50K$			10	mV
Input Offset Current (Note 4)				70	nA
Input Bias Current				300	nA
Input Voltage Range			± 14		V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -10$ mV, $I_{SINK} \leq 8$ mA		0.23	0.4	V
Positive Supply Current	$T_A = 25^{\circ}C$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^{\circ}C$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

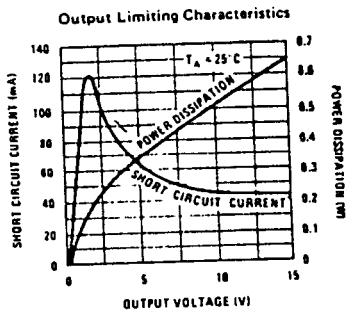
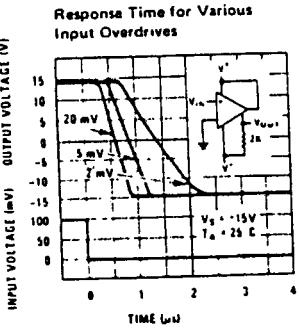
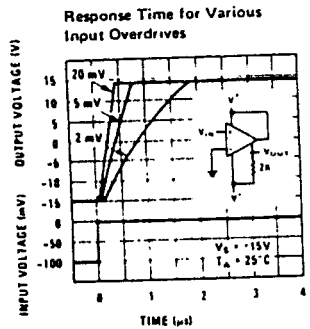
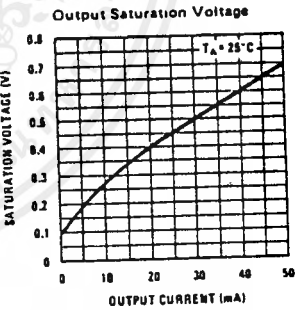
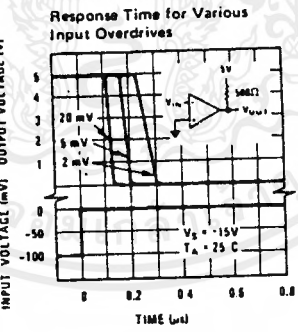
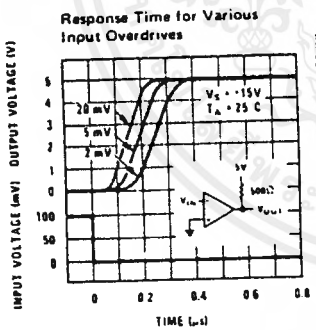
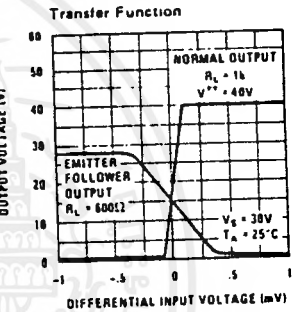
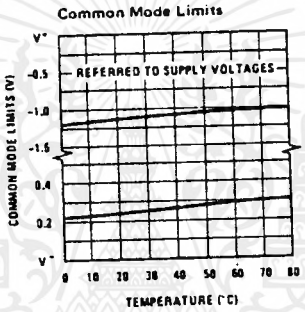
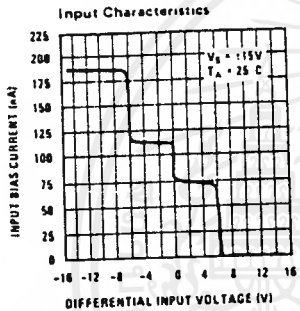
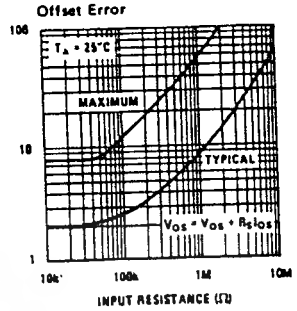
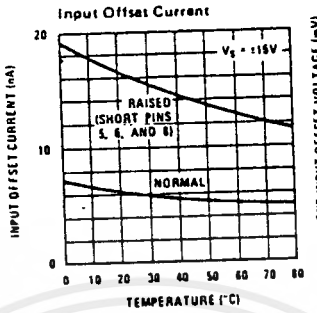
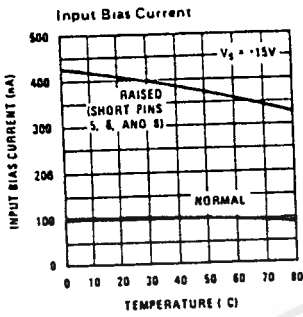
Note 2: The maximum junction temperature of the LM311 is $85^{\circ}C$. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of $150^{\circ}C/W$, junction to ambient, or $45^{\circ}C/W$, junction to case. For the flat package, the derating is based on a thermal resistance of $185^{\circ}C/W$ when mounted on a 1/16-inch-thick epoxy glass board with ten, 0.03-inch-wide, 2-ounce copper conductors. The thermal resistance of the dual-in-line package is $100^{\circ}C/W$, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0^{\circ}C < T_A < 70^{\circ}C$, unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

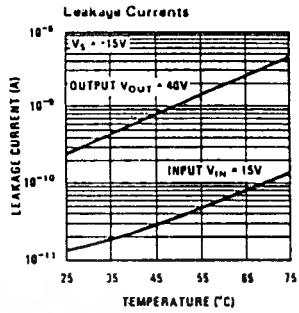
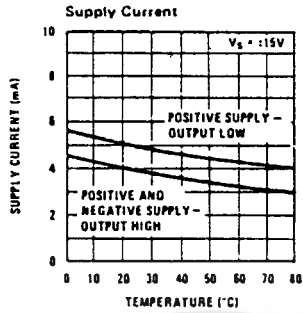
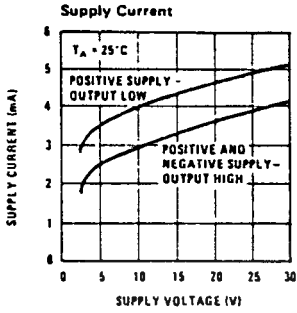
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

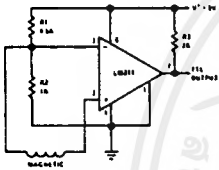
typical performance characteristics



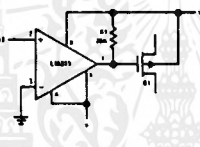
typical performance characteristics (con't)



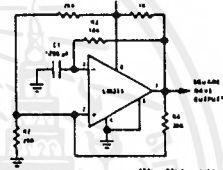
typical applications



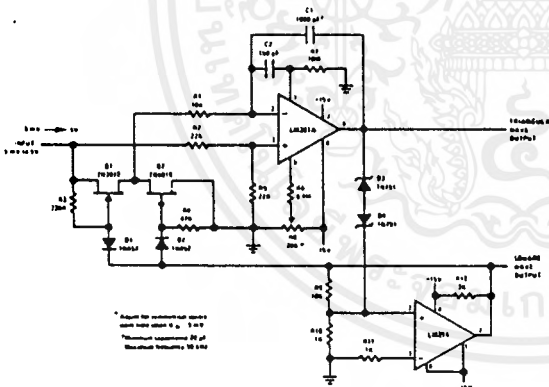
Detector for Magnetic Transducer



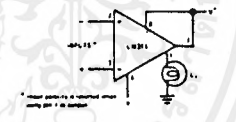
Zero Crossing Detector Driving MOS Switch



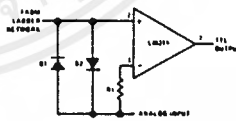
100 kHz Free Running Multivibrator



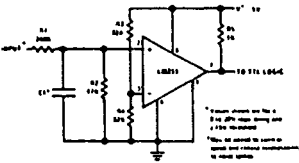
10 Hz to 10 kHz Voltage Controlled Oscillator



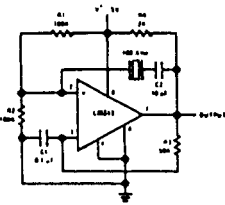
Driving Ground-Referenced Load



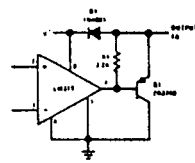
Using Clamp Diodes to Improve Response



TTL Interface with High Level Logic



Crystal Oscillator



Comparator and Solenoid Driver

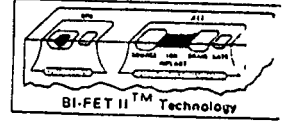
3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



National Semiconductor Corporation

PRELIMINARY



TL082CP Wide Bandwidth Dual JFET Input Operational Amplifier

General Description

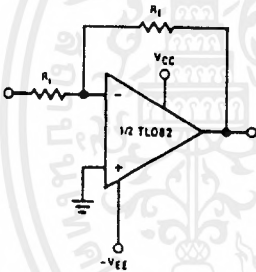
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The TL082 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and most LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

Features

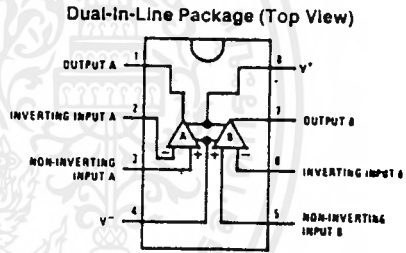
- Internally trimmed offset voltage 15 mV
- Low input bias current 50 pA
- Low input noise voltage 16nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.6 mA
- High input impedance 10¹² Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20 V_p - p$, $BW = 20 \text{ Hz} - 20 \text{ kHz}$ <0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection



TL/H/8357-1

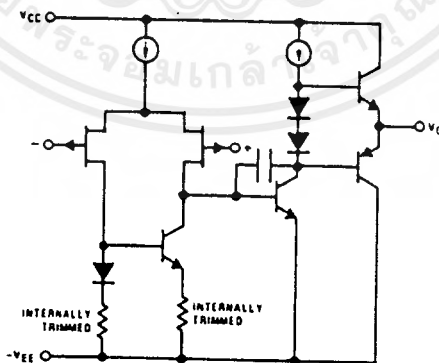
Connection Diagram



TL/H/8357-1

Order Number TL082CP
See NS Package Number N08E

Simplified Schematic



TL/H/8357-2

Absolute Maximum Ratings

For military/aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage $\pm 18V$

Power Dissipation (Note 1) $150^{\circ}C$

Operating Temperature Range $0^{\circ}C$ to $+70^{\circ}C$

Differential Input Voltage $\pm 30V$

Input Voltage Range (Note 2) $\pm 15V$

Output Short Circuit Duration Continuous

Storage Temperature Range $-65^{\circ}C$ to $+150^{\circ}C$

Lead Temp. (Soldering, 10 seconds) $260^{\circ}C$

ESD rating to be determined.

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	TL082C			Units
			Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\text{ k}\Omega, T_A = 25^{\circ}C$ Over Temperature		5	15 20	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\text{ k}\Omega$		10		$\mu V/^{\circ}C$
I_{OS}	Input Offset Current	$T_j = 25^{\circ}C$, (Notes 4, 5) $T_j \leq 70^{\circ}C$		25	200 4	pA nA
I_B	Input Bias Current	$T_j = 25^{\circ}C$, (Notes 4, 5) $T_j \leq 70^{\circ}C$		50	400 8	pA nA
R_{IN}	Input Resistance	$T_j = 25^{\circ}C$		10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V, T_A = 25^{\circ}C$ $V_O = \pm 10V, R_L = 2\text{ k}\Omega$ Over Temperature	25	100		V/mV
V_O			15			V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V, R_L = 10\text{ k}\Omega$	± 12	± 13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	± 11	+15 -12		V V
$CMRR$	Common-Mode Rejection Ratio	$R_S \leq 10\text{ k}\Omega$	70	100		dB
$PSRR$	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I_S	Supply Current			3.6	5.6	mA

AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	TL082C			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A = 25^{\circ}C, f = 1\text{ Hz-}20\text{ kHz}$ (Input Referred)		-120		dB
s_R	Slew Rate	$V_S = \pm 15V, T_A = 25^{\circ}C$	8	13		V/ μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V, T_A = 25^{\circ}C$		4		MHz
E_n	Equivalent Input Noise Voltage	$T_A = 25^{\circ}C, R_S = 100\Omega,$ $f = 1000\text{ Hz}$		25		nV/ $\sqrt{\text{Hz}}$
i_n	Equivalent Input Noise Current	$T_j = 25^{\circ}C, f = 1000\text{ Hz}$		0.01		pA/ $\sqrt{\text{Hz}}$

Note 1: If operating at elevated temperature, the device must be derated based on a thermal resistance of $115^{\circ}C/W$ junction to ambient for the N package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: The power dissipation limit, however, cannot be exceeded.

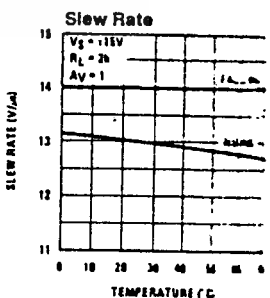
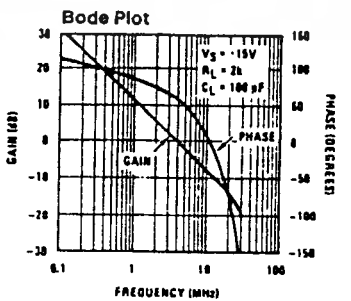
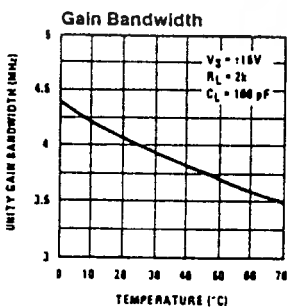
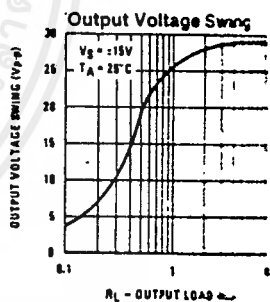
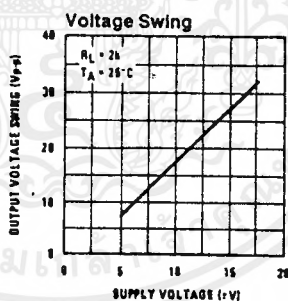
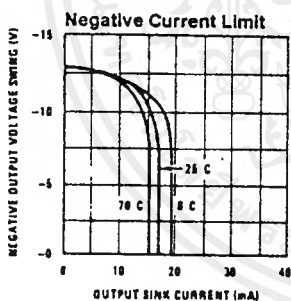
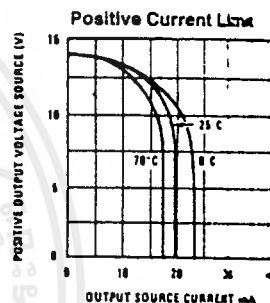
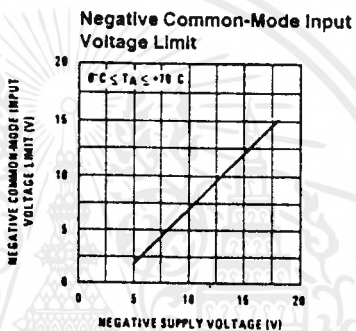
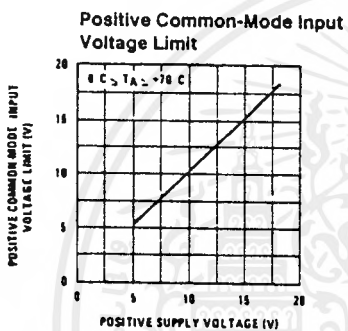
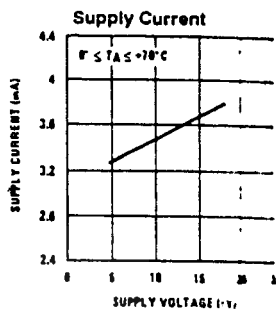
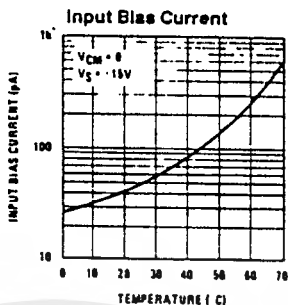
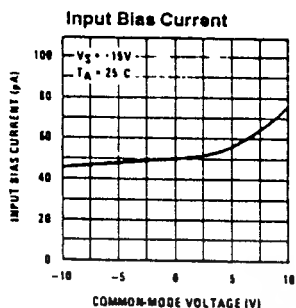
Note 4: These specifications apply for $V_S = \pm 15V$ and $0^{\circ}C \leq T_A \leq +70^{\circ}C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 5: The input bias currents are junction leakage currents which approximately double for every $10^{\circ}C$ increase in the junction temperature, T_j . Due to the limited production time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, $P_D, T_j = T_A + \theta_{JA} P_D$ where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

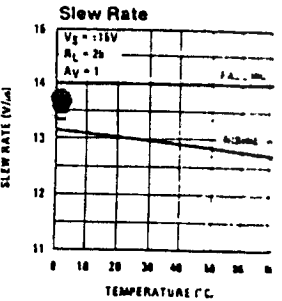
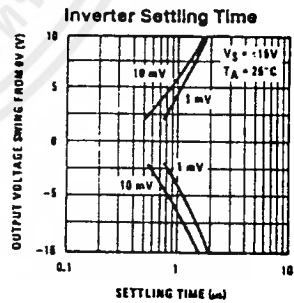
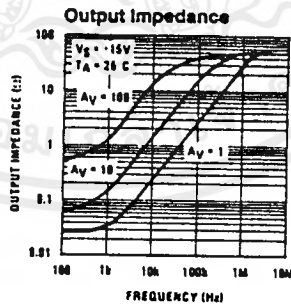
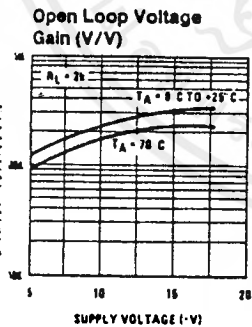
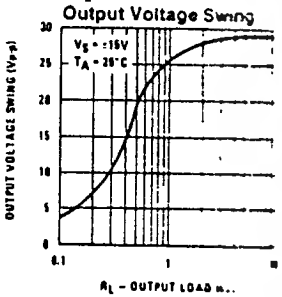
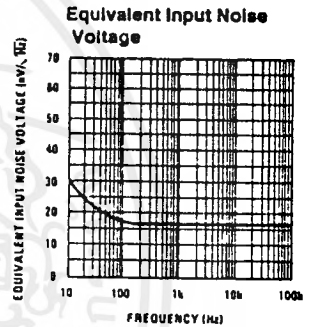
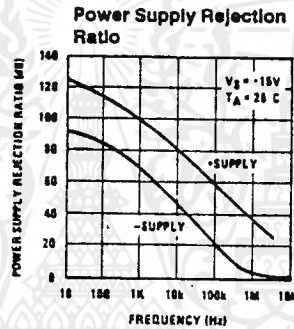
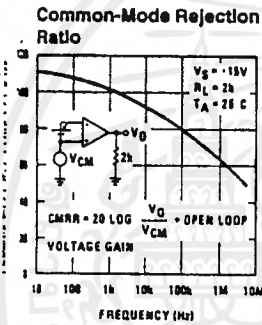
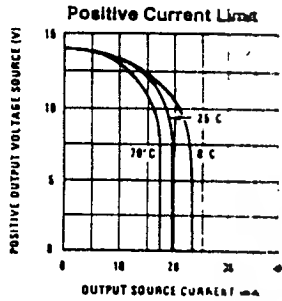
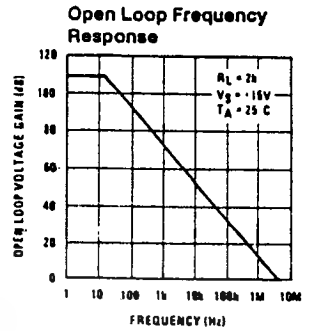
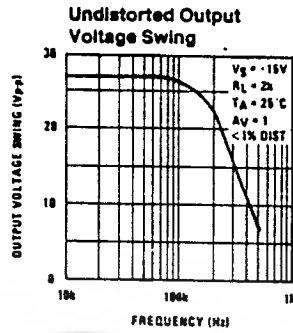
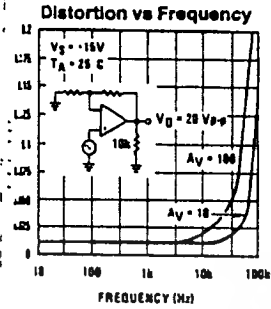
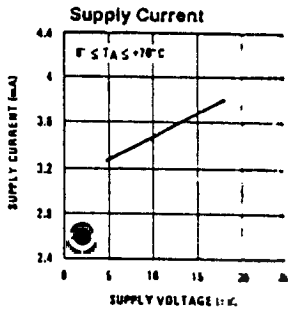
Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice.

$V_S = \pm 15V$
 $\pm 6V$ to

Typical Performance Characteristics



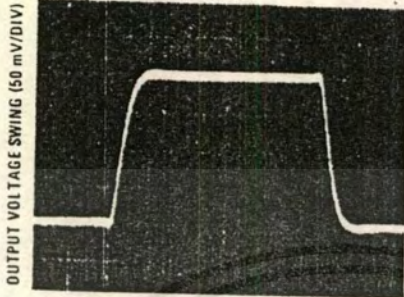
Typical Performance Characteristics (Continued)



TL/M/8357-5

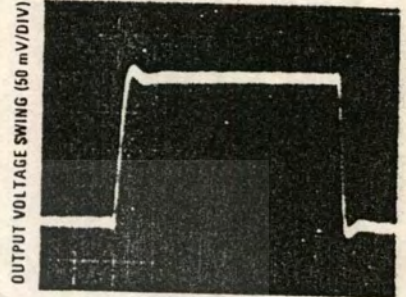
Pulse Response

Small Signal Inverting



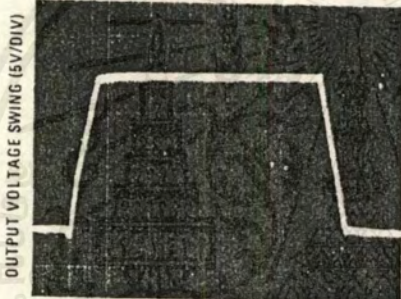
TIME (0.2 μs/DIV)

Small Signal Non-Inverting



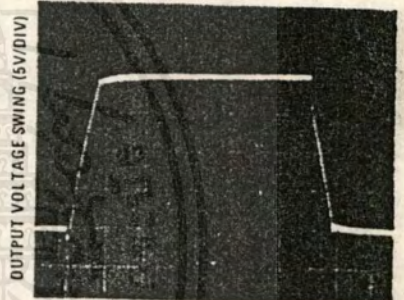
TIME (0.2 μs/DIV)

Large Signal Inverting



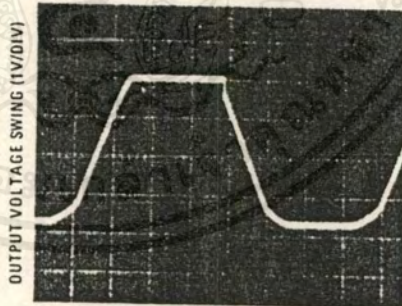
TIME (2 μs/DIV)

Large Signal Non-Inverting



TIME (2 μs/DIV)

Current Limit ($R_L = 100\Omega$)



TIME (5 μs/DIV)

Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages

should be allowed to exceed the negative supply as this can cause large currents to flow which can result in a damaged unit.

Exceeding the negative common-mode limit on either input will cause a reversal of the phase to the output and cause the amplifier output to the corresponding high or low state. Exceeding the positive common-mode limit on either input will force the amplifier output to a high state. In

Application Hints (Continued)

... occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

... the positive common-mode limit on a single input ... change the phase of the output; however, if both ... exceed the limit, the output of the amplifier will be ... a high state.

... amplifiers will operate with a common-mode input voltage ... to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. ... the negative common-mode voltage swings to within ... the negative supply, an increase in input offset voltage ...

... amplifier is individually biased by a zener reference ... allows normal circuit operation on $\pm 6V$ power supply ... voltages less than these may result in lower ... bandwidth and slew rate.

... amplifiers will drive a $2\text{ k}\Omega$ load resistance to $\pm 10V$... full temperature range of 0°C to $+70^\circ\text{C}$. If the amplifier ... is forced to drive heavier load currents, however, an ... input offset voltage may occur on the negative ... swings and finally reach an active current limit on ... and negative swings.

... designers should be taken to ensure that the power supply ... be integrated circuit never becomes reversed in polarity ... the unit is not inadvertently installed backwards

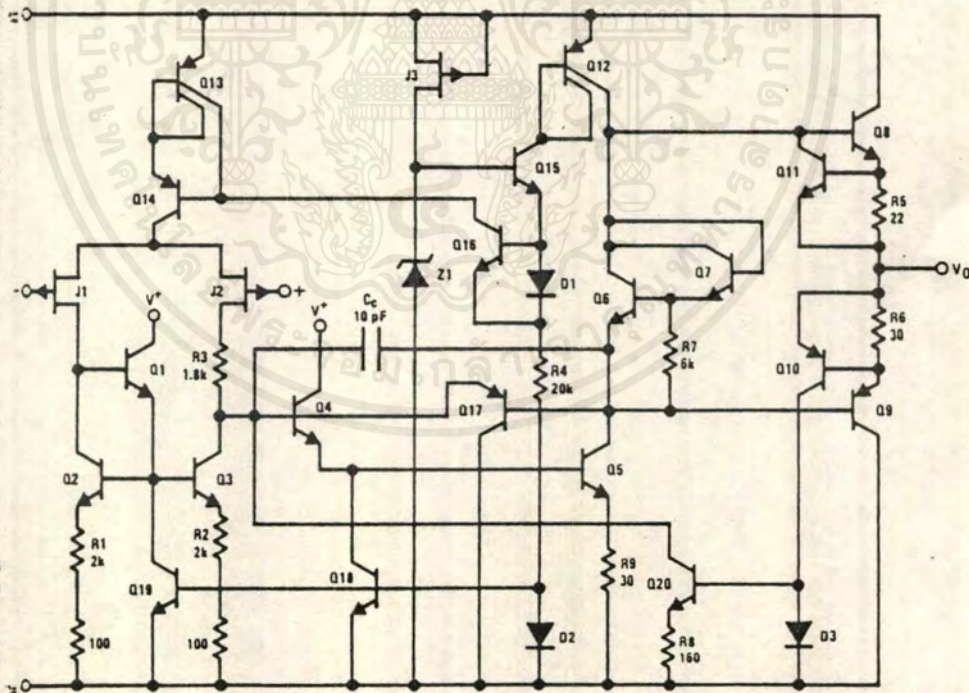
... in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

... Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

... As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

... A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Full Schematic

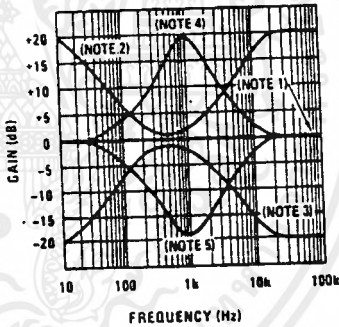
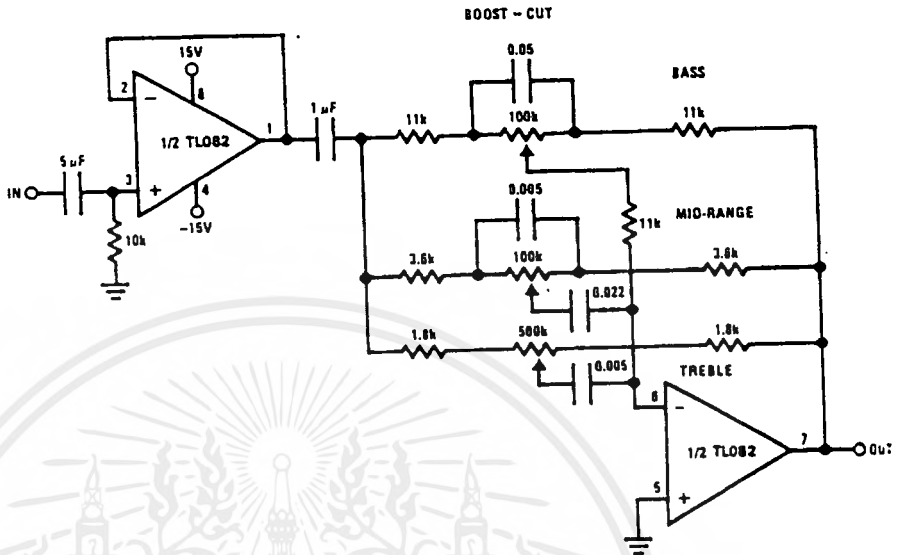


TL/H/8357-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications

Three-Band Active Tone Control



TL/H/8357-13

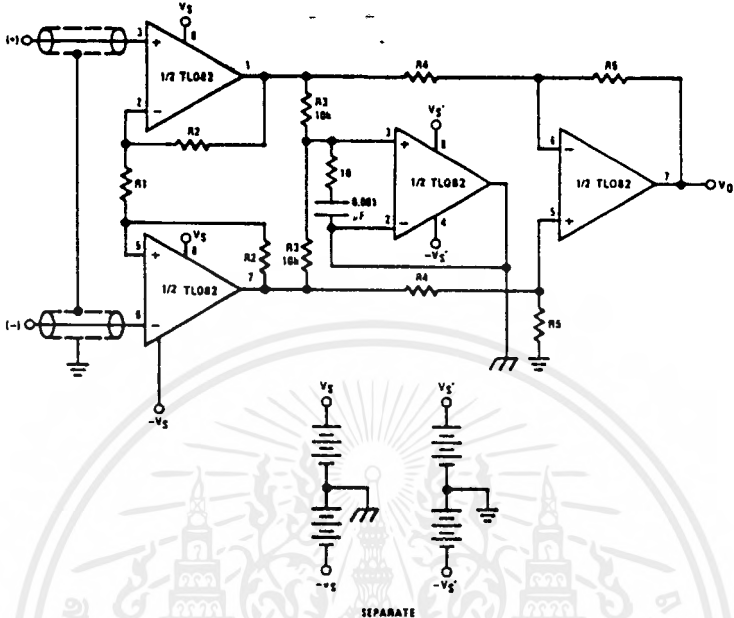
- Note 1: All controls flat.
- Note 2: Bass and treble boost, mid flat.
- Note 3: Bass and treble cut, mid flat.
- Note 4: Mid boost, bass and treble flat.
- Note 5: Mid cut, bass and treble flat.

- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Improved CMRR Instrumentation Amplifier



TL/H/8357-14

$$A_v = \left(\frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

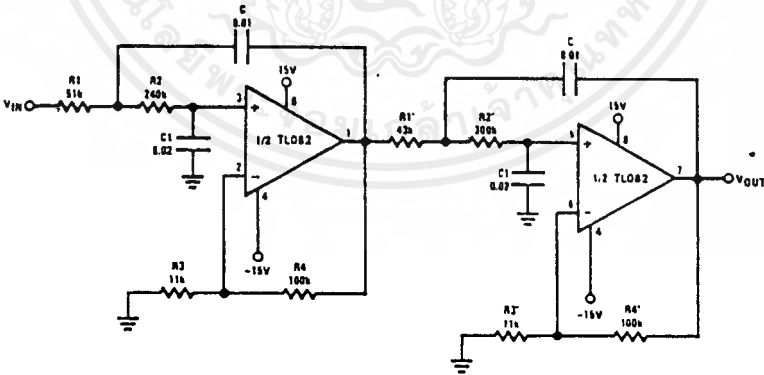
\uparrow and \downarrow are separate isolated grounds

Matching of R_2 's, R_4 's and R_5 's control CMRR

With $A_{VT} = 1400$, resistor matching = 0.01%: CMRR = -136 dB.

- Very high input impedance
- Super high CMRR

Fourth Order Low Pass Butterworth Filter

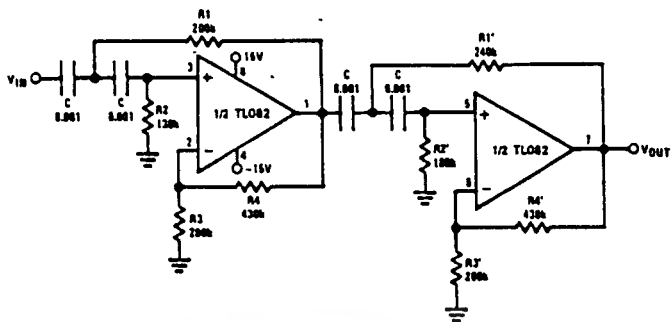


TL/H/8357-15

- Corner frequency (f_c) = $\frac{1}{\sqrt{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \frac{1}{\sqrt{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$
- Passband gain (H_0) = $(1 + R_4/R_3) (1 + R_4'/R_3')$
- First stage Q = 1.31
- Second stage Q = 0.541
- Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100
- Offset nulling necessary for accurate DC performance

Typical Applications (Continued)

Fourth Order High Pass Butterworth Filter



TL/H/8357-16

• Corner frequency (f_c) = $\sqrt{\frac{1}{R_1 R_2 C^2}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C^2}} \cdot \frac{1}{2\pi}$

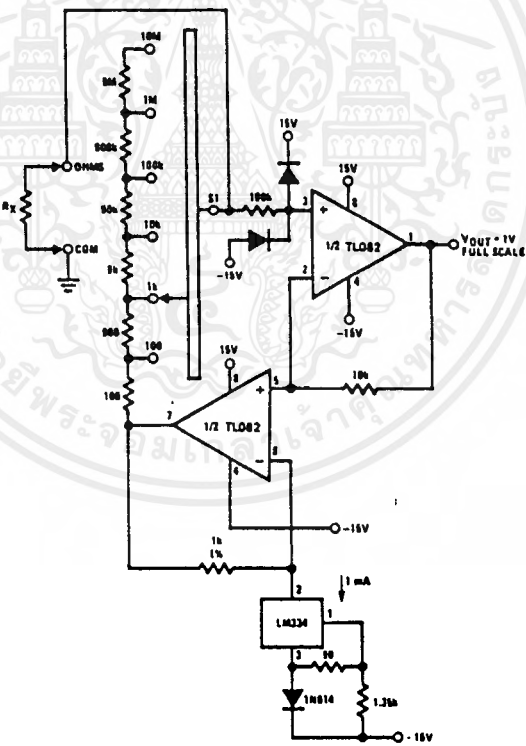
• Passband gain (H_0) = $(1 + R_4/R_3) (1 + R_4'/R_3')$

• First stage $Q = 1.31$

• Second stage $Q = 0.541$

• Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10

Ohms to Volts Converter



TL/H/8357-17

$$V_o = \frac{1V}{R_{LADDER}} \times R_x$$

Where R_{LADDER} is the resistance from switch S1 pole to pin 7 of the TL082CP.

ICL7106/ICL7107

3 1/2-Digit LCD/LED

Single-Chip A/D Converter



ICL7106/ICL7107

GENERAL DESCRIPTION

The Intersil ICL7106 and 7107 are high performance, low power 3 1/2-digit A/D converters containing all the necessary active devices on a single CMOS I.C. Included are seven-segment decoders, display drivers, a reference, and a clock. The 7106 is designed to interface with a liquid crystal display (LCD) and includes a backplane drive; the 7107 will directly drive an instrument-size light emitting diode (LED) display.

The 7106 and 7107 bring together an unprecedented combination of high accuracy, versatility, and true economy. Features auto-zero to less than 10 μ V, zero drift of less than 1 μ V/ $^{\circ}$ C, input bias current of 10 pA max., and rollover error of less than one count. True differential inputs and reference are useful in all systems, but give the designer an uncommon advantage when measuring load cells, strain gauges and other bridge-type transducers. Finally, the true economy of single power supply operation (7106), enables a high performance panel meter to be built with the addition of only 10 passive components and a display.

FEATURES

- Guaranteed Zero Reading for 0 Volts Input on All Scales
- True Polarity at Zero for Precise Null Detection
- 1pA Typical Input Current
- True Differential Input and Reference
- Direct Display Drive — No External Components Required — LCD ICL7106 — LED ICL7107
- Low Noise — Less Than 15 μ V p-p
- On-Chip Clock and Reference
- Low Power Dissipation — Typically Less Than 10mW
- No Additional Active Circuits Required
- New Small Outline Surface Mount Package Available
- Evaluation Kit Available

ORDERING INFORMATION

Part Number	Temperature Range	Package
ICL7106CPL	0 $^{\circ}$ C to +70 $^{\circ}$ C	40 pin plastic DIP
ICL7106CJL	0 $^{\circ}$ C to +70 $^{\circ}$ C	40 pin CERDIP
ICL7106CM44	0 $^{\circ}$ C to +70 $^{\circ}$ C	44 pin Surface Mount
ICL7107CJL	0 $^{\circ}$ C to +70 $^{\circ}$ C	40 pin CERDIP
ICL7107CPL	0 $^{\circ}$ C to +70 $^{\circ}$ C	40 pin plastic DIP
ICL7106EV/Kit ICL7107EV/Kit	Evaluation kits contain IC, display, circuit board, passive components and hardware.	

2

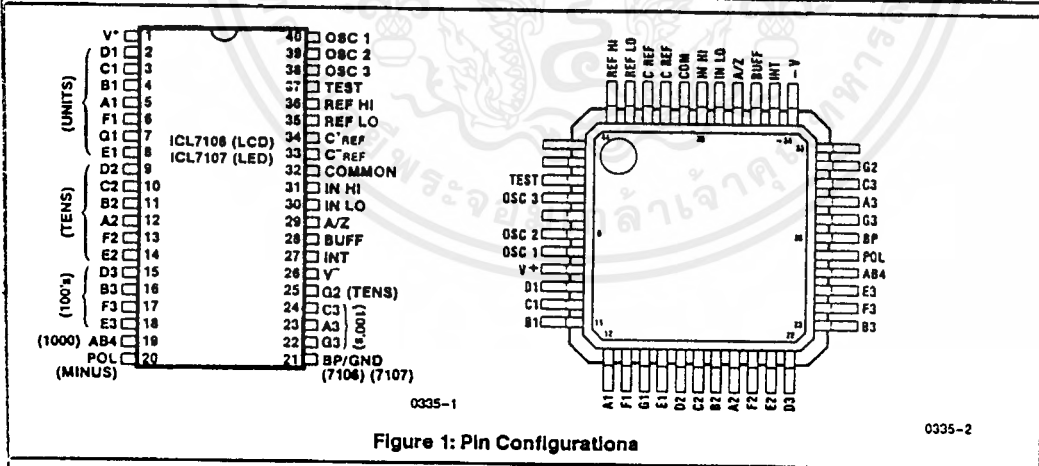


Figure 1: Pin Configurations

ICL7106/ICL7107'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

All typical values have been characterized but are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7106/ICL7107



ABSOLUTE MAXIMUM RATINGS

Supply Voltage	
ICL7106, V ⁺ to V ⁻	15V
ICL7107, V ⁺ to GND	+6V
ICL7107, V ⁻ to GND	-9V
Analog Input Voltage (either input)(Note 1)	V ⁺ to V ⁻
Reference Input Voltage (either input)	V ⁺ to V ⁻
Clock Input	
ICL7106	TEST to V ⁺
ICL7107	GND to V ⁺

Power Dissipation (Note 2)	
Ceramic Package	1000mW
Plastic Package	800mW
Operating Temperature	0°C to +70°C
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10sec)	300°C

NOTE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Note 1: Input voltages may exceed the supply voltages provided the input current is limited to $\pm 100\mu\text{A}$.

Note 2: Dissipation rating assumes device is mounted with all leads soldered to printed circuit board.

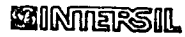
ELECTRICAL CHARACTERISTICS (Note 3)

Characteristics	Test Conditions	Min	Typ	Max	Unit
Zero Input Reading	V _{IN} = 0.0V Full Scale = 200.0mV	-000.0	± 000.0	+000.0	Digital Reading
Ratiometric Reading	V _{IN} = V _{REF} V _{REF} = 100mV	999	999/1000	1000	Digital Reading
Rollover Error (Difference in reading for equal positive and negative inputs near Full Scale)	-V _{IN} = +V _{IN} = 200.0mV	-1	$\pm .2$	+1	Counts
Linearity (Max. deviation from best straight line fit)	Full scale = 200.0mV or full scale = 2.000V (Note 6)	-1	$\pm .2$	+1	Counts
Common Mode Rejection Ratio (Note 4)	V _{CM} = $\pm 1\text{V}$, V _{IN} = 0V Full Scale = 200.0mV		50		$\mu\text{V}/\text{V}$
Noise (PK-Pk value not exceeded 95% of time)	V _{IN} = 0V Full Scale = 200.0mV		15		μV
Leakage Current Input	V _{IN} = 0 (Note 6)		1	10	μA
Zero Reading Drift	V _{IN} = 0 0° < T _A < 70°C (Note 6)		0.2	1	$\mu\text{V}/^\circ\text{C}$
Scale Factor Temperature Coefficient	V _{IN} = 199.0mV 0° < T _A < 70°C (Ext. Ref. Oppm/°C) (Note 6)		1	5	ppm/°C
V ⁺ Supply Current (Does not include LED current for 7107)	V _{IN} = 0		0.8	1.8	mA
V ⁻ Supply Current (7107 only)			0.6	1.8	mA
Analog Common Voltage (With respect to Pos. Supply)	25k Ω between Common & Pos. Supply	2.4	2.8	3.2	V
Temp. Coeff. of Analog Common (With respect to Pos. Supply)	25k Ω between Common & Pos. Supply		80		ppm/°C

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

ICL7106/ICL7107



ICL7106/ICL7107

ELECTRICAL CHARACTERISTICS (Note 3) (Continued)

Characteristics	Test Conditions	Min	Typ	Max	Unit
7106 ONLY Pk-Pk Segment Drive Voltage Pk-Pk Backplane Drive Voltage (Note 5)	V^+ to $V^- = 9V$	4	5	6	V
7107 ONLY Segment Sinking Current (Except Pin 19 & 20)	$V^+ = 5.0V$ Segment voltage = $3V$	5	8.0		mA
(Pin 19 only)		10	16		mA
(Pin 20 only)		4	7		mA

- NOTES: 1. Unless otherwise noted, specifications apply to both the 7106 and 7107 at $T_A = 25^\circ C$, $f_{clock} = 48kHz$. 7106 is tested in the circuit of Figure 2. 7107 is tested in the circuit of Figure 3.
4. Refer to "Differential Input" discussion.
5. Back plane drive is in phase with segment drive for 'off' segment, 180° out of phase for 'on' segment, Frequency is 20 times conversion rate. Average DC component is less than 50mV.
6. Not tested, guaranteed by design.

2

TEST CIRCUITS

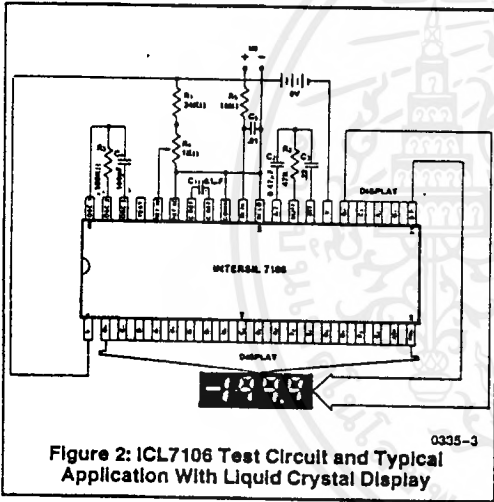


Figure 2: ICL7106 Test Circuit and Typical Application With Liquid Crystal Display

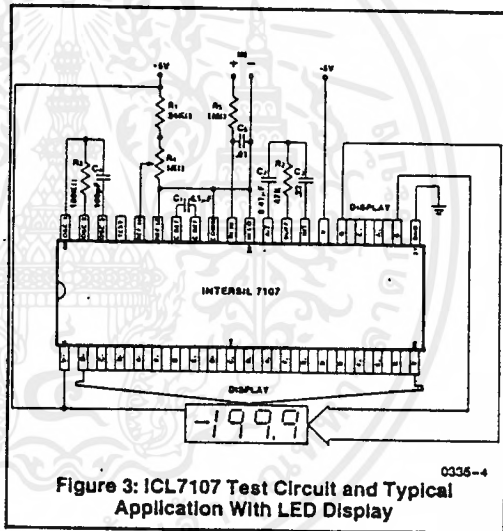


Figure 3: ICL7107 Test Circuit and Typical Application With LED Display

INTERMIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

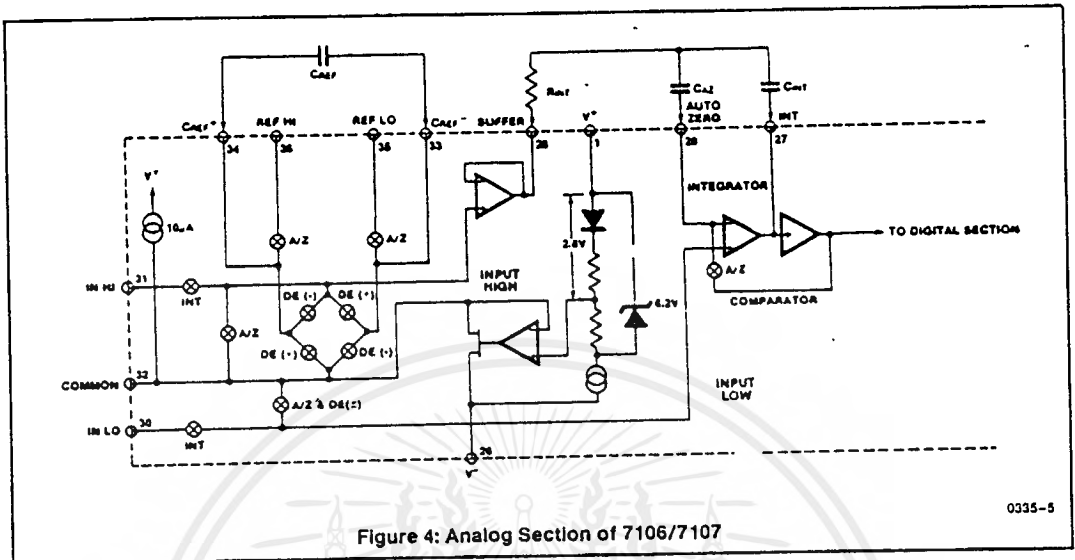


Figure 4: Analog Section of 7106/7107

DETAILED DESCRIPTION

Analog Section

Figure 4 shows the Analog Section for the ICL7106 and 7107. Each measurement cycle is divided into three phases. They are (1) auto-zero (A/Z), (2) signal integrate (INT) and (3) de-integrate (DE).

Auto-zero phase

During auto-zero three things happen. First, input high and low are disconnected from the pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the A/Z accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than $10\mu\text{V}$.

Signal Integrate phase

During signal integrate, the auto-zero loop is opened, the internal short is removed, and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time. This differential voltage can be within a wide common mode range: up to one volt from either supply. If, on the other hand, the input signal has no return with respect to the converter power supply, IN LO can be tied to analog COMMON to establish the correct common-mode voltage. At the end of this phase, the polarity of the integrated signal is determined.

De-integrate phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged reference capacitor. Circuitry within the chip ensures that the

capacitor will be connected with the correct polarity to cause the integrator output to return to zero. The time required for the output to return to zero is proportional to the input signal. Specifically the digital reading displayed is $1000 \left(\frac{V_{IN}}{V_{REF}} \right)$.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 0.5 volts below the positive supply to 1.0 volt above the negative supply. In this range, the system has a CMRR of 86 dB typical. However, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common-mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator output swing can be reduced to less than the recommended 2V full scale swing with little loss of accuracy. The integrator output can swing to within 0.3 volts of either supply without loss of linearity. See Application Note A032 for a discussion of the effects of stray capacitance.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to de-integrate a positive signal but lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for positive or negative input voltage will give a roll-over error. However, by selecting the reference capacitor such that it is

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

ICL7106/ICL7107

INTERSIL

ICL7106/ICL7107

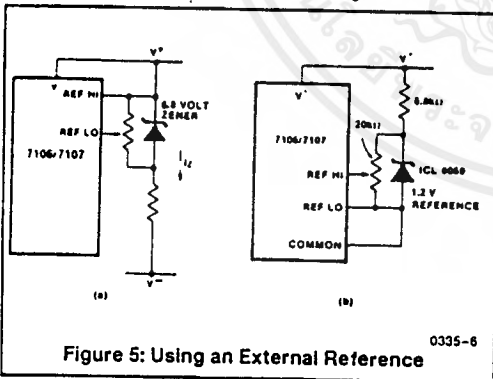
large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count worst case. (See Component Value Selection.)

Analog COMMON

This pin is included primarily to set the common mode voltage for battery operation (7106) or for any system where the input signals are floating with respect to the power supply. The COMMON pin sets a voltage that is approximately 2.8 volts more negative than the positive supply. This is selected to give a minimum end-of-life battery voltage of about 6V. However, analog COMMON has some of the attributes of a reference voltage. When the total supply voltage is large enough to cause the zener to regulate ($> 7V$), the COMMON voltage will have a low voltage coefficient (0.001%/V), low output impedance ($\approx 15\Omega$), and a temperature coefficient typically less than 80ppm/ $^{\circ}C$.

The limitations of the on-chip reference should also be recognized, however. With the 7107, the internal heating which results from the LED drivers can cause some degradation in performance. Due to their higher thermal resistance, plastic parts are poorer in this respect than ceramic. The combination of reference Temperature Coefficient (TC), internal chip dissipation, and package thermal resistance can increase noise near full scale from 25 μV to 80 μV -p-p. Also the linearity in going from a high dissipation count such as 1000 (20 segments on) to a low dissipation count such as 1111 (8 segments on) can suffer by a count or more. Devices with a positive TC reference may require several counts to pull out of an overrange condition. This is because overrange is a low dissipation mode, with the three least significant digits blanked. Similarly, units with a negative TC may cycle between overrange and a nonoverrange count as the die alternately heats and cools. All these problems are of course eliminated if an external reference is used.

The 7106, with its negligible dissipation, suffers from none of these problems. In either case, an external reference can easily be added, as shown in Figure 5.



Analog COMMON is also used as the input low return during auto-zero and de-integrate. If IN LO is different from analog COMMON, a common mode voltage exists in the system and is taken care of by the excellent CMRR of the converter. However, in some applications IN LO will be set at a fixed known voltage (power supply common for instance). In this application, analog COMMON should be tied to the same point, thus removing the common mode voltage from the converter. The same holds true for the reference voltage. If reference can be conveniently tied to analog COMMON, it should be since this removes the common mode voltage from the reference system.

Within the IC, analog COMMON is tied to an N channel FET that can sink approximately 30mA of current to hold the voltage 2.8 volts below the positive supply (when a load is trying to pull the common line positive). However, there is only 10 μA of source current, so COMMON may easily be tied to a more negative voltage thus over-riding the internal reference.

TEST

The TEST pin serves two functions. On the 7106 it is coupled to the internally generated digital supply through a 500 Ω resistor. Thus it can be used as the negative supply for externally generated segment drivers such as decimal points or any other presentation the user may want to include on the LCD display. Figures 6 and 7 show such an application. No more than a 1mA load should be applied.

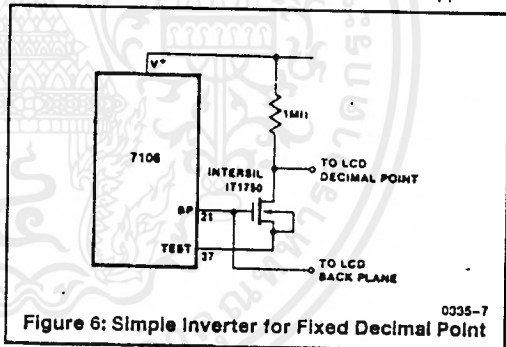


Figure 6: Simple Inverter for Fixed Decimal Point

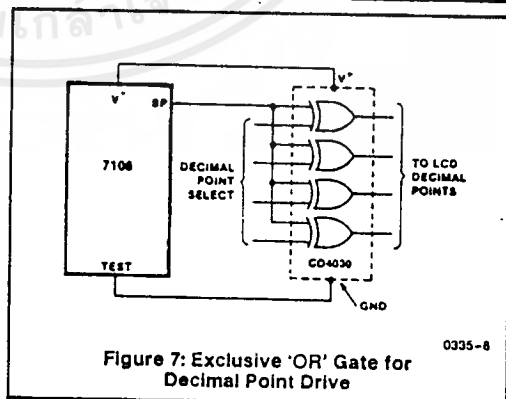


Figure 7: Exclusive 'OR' Gate for Decimal Point Drive

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

*NOTE: All typical values have been characterized but are not tested.

2

ICL7106/ICL7107



DISPLAY FONT

ICL7106/ICL7107

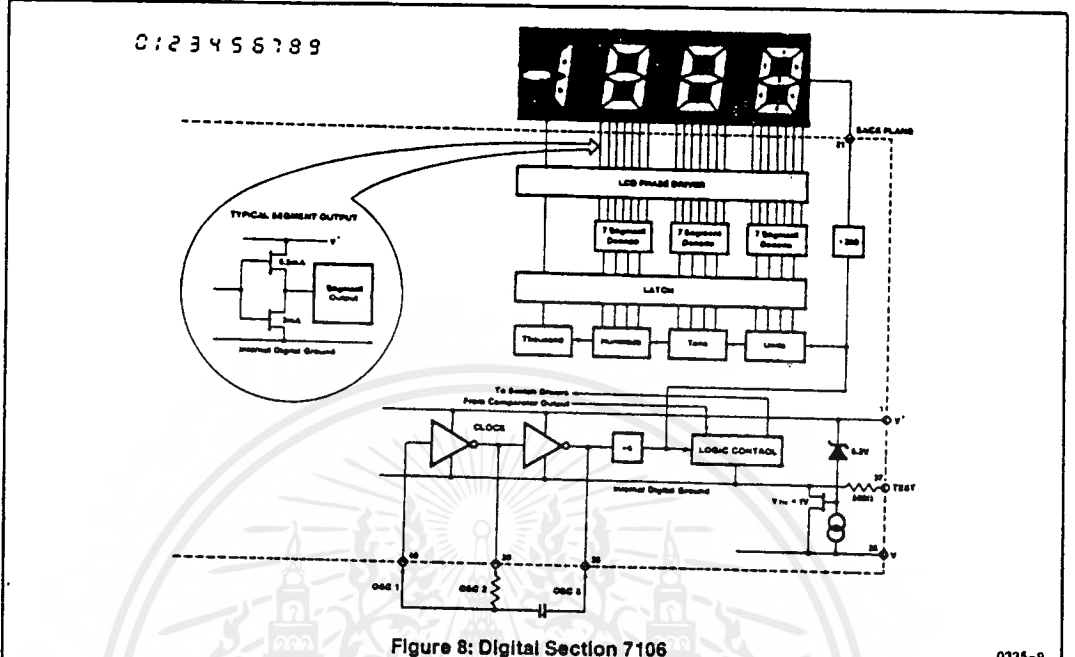


Figure 8: Digital Section 7106

0335-9

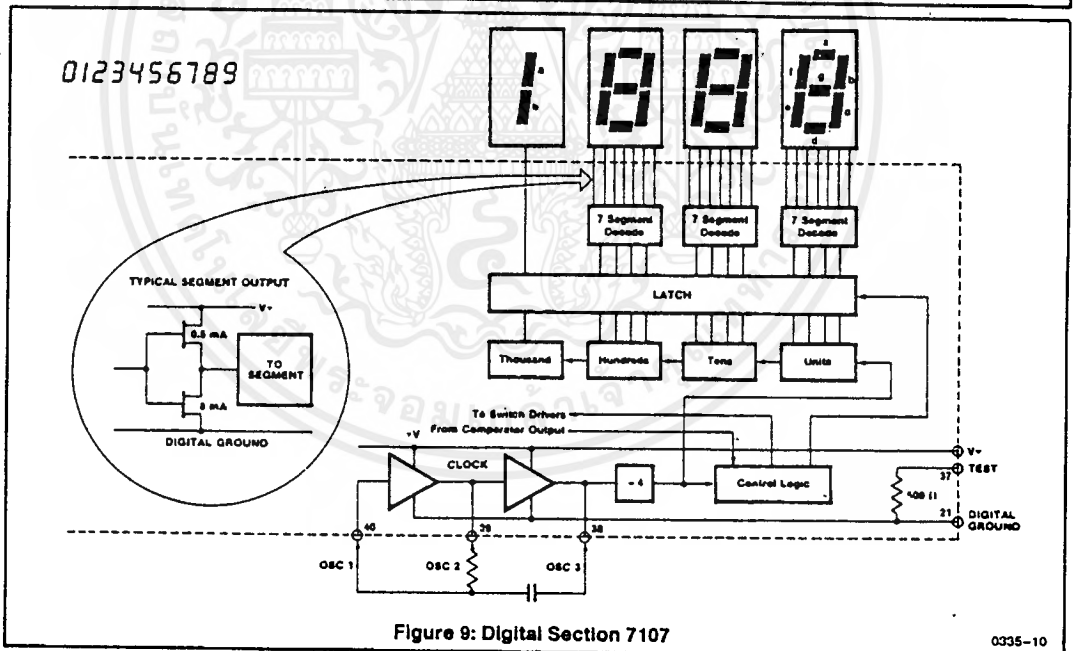


Figure 9: Digital Section 7107

0335-10

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7106/ICL7107

INTERSIL

ICL7106/ICL7107

The second function is a "lamp test". When TEST is pulled high (to V+) all segments will be turned on and the display should read — 1888. The TEST pin will sink about 10mA under these conditions.

Caution: on the 7106, in the lamp test mode, the segments have a constant DC voltage (no square-wave) and may burn the LCD display if left in this mode for several minutes.

DIGITAL SECTION

Figures 8 and 9 show the digital section for the 7106 and 7107, respectively. In the 7106, an internal digital ground is generated from a 6 volt Zener diode and a large P channel source follower. This supply is made stiff to absorb the relative large capacitive currents when the back plane (BP) voltage is switched. The BP frequency is the clock frequency divided by 800. For three readings/second this is a 60Hz square wave with a nominal amplitude of 5 volts. The segments are driven at the same frequency and amplitude and are in phase with BP when OFF, but out of phase when ON. In all cases negligible DC voltage exists across the segments.

Figure 9 is the Digital Section of the 7107. It is identical to the 7106 except that the regulated supply and back plane drive have been eliminated and the segment drive has been increased from .2 to 8 mA, typical for instrument size common anode LED displays. Since the 1000 output (pin 19) must sink current from two LED segments, it has twice the drive capability or 16mA.

In both devices, the polarity indication is "on" for negative analog inputs. If IN LO and IN HI are reversed, this indication can be reversed also, if desired.

System Timing

Figure 10 shows the clocking arrangement used in the 7106 and 7107. Three basic clocking arrangements can be used:

1. An external oscillator connected to pin 40.
2. A crystal between pins 39 and 40.
3. An R-C oscillator using all three pins.

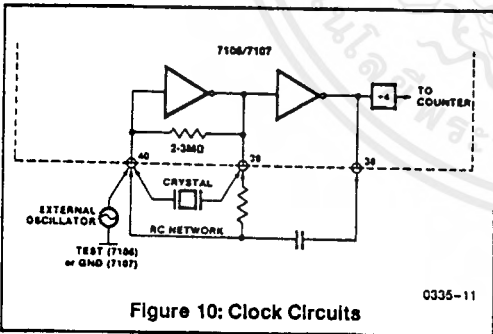


Figure 10: Clock Circuits

The oscillator frequency is divided by four before it clocks the decade counters. It is then further divided to form the three convert-cycle phases. These are signal integrate (1000 counts), reference de-integrate (0 to 2000 counts) and auto-zero (1000 to 3000 counts). For signals less than full scale, auto-zero gets the unused portion of reference deintegrate. This makes a complete measure cycle of 4,000 counts (16,000 clock pulses) independent of input voltage. For three readings/second, an oscillator frequency of 48kHz would be used.

To achieve maximum rejection of 60Hz pickup, the signal integrate cycle should be a multiple of 60Hz. Oscillator frequencies of 240kHz, 120kHz, 80kHz, 60kHz, 48kHz, 40kHz, 33 $\frac{1}{3}$ kHz, etc. should be selected. For 50Hz rejection, Oscillator frequencies of 200kHz, 100kHz, 66 $\frac{2}{3}$ kHz, 50kHz, 40kHz, etc. would be suitable. Note that 40kHz (2.5 readings/second) will reject both 50 and 60Hz (also 400 and 440Hz).

COMPONENT VALUE SELECTION

Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100 μ A of quiescent current. They can supply 20 μ A of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 2 volt full scale, 470k Ω is near optimum and similarly a 47k Ω for a 200.0 mV scale.

Integrating Capacitor

The integrating capacitor should be selected to give the maximum voltage swing that ensures tolerance build-up will not saturate the integrator swing (approx. 0.3 volt from either supply). In the 7106 or the 7107, when the analog COMMON is used as a reference, a nominal ± 2 volt full scale integrator swing is fine. For the 7107 with ± 5 volt supplies and analog COMMON tied to supply ground, a ± 3.5 to ± 4 volt swing is nominal. For three readings/second (48kHz clock) nominal values for C_{INT} are 0.22 μ F and 0.10 μ F, respectively. Of course, if different oscillator frequencies are used, these values should be changed in inverse proportion to maintain the same output swing.

An additional requirement of the integrating capacitor is that it must have a low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost.

Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system. For 200mV full scale where noise is very important, a 0.47 μ F capacitor is recommended. On the 2 volt scale, a 0.047 μ F capacitor increases the speed of recovery from overload and is adequate for noise on this scale.

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7106/ICL7107



Reference Capacitor

A 0.1 μ F capacitor gives good results in most applications. However, where a large common mode voltage exists (i.e. the REF LO pin is not at analog COMMON) and a 200mV scale is used, a larger value is required to prevent roll-over error. Generally 1.0 μ F will hold the roll-over error to 0.5 count in this instance.

Oscillator Components

For all ranges of frequency a 100k Ω resistor is recommended and the capacitor is selected from the equation $f = \frac{0.45}{RC}$. For 48KHz clock (3 readings/second), C = 100pF.

Reference Voltage

The analog input required to generate full-scale output (2000 counts) is: $V_{IN} = 2V_{REF}$. Thus, for the 200.0mV and 2.000 volt scale, V_{REF} should equal 100.0 mV and 1.000 volt, respectively. However, in many applications where the A/D is connected to a transducer, there will exist a scale factor other than unity between the input voltage and the digital reading. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.682V. Instead of dividing the input down to 200.0mV, the designer should use the input voltage directly and select $V_{REF} = 0.341V$. Suitable values for integrating resistor and capacitor would be 120k Ω and 0.22 μ F. This makes the system slightly quieter and also avoids a divider network on the input. The 7107 with $\pm 5V$ supplies can accept input signals up to $\pm 4V$. Another advantage of this system occurs when a digital reading of zero is desired for $V_{IN} \neq 0$. Temperature and weighing systems with a variable tare are examples. This offset reading can be conveniently generated by connecting the voltage transducer between IN HI and COMMON and the variable (or fixed) offset voltage between COMMON and IN LO.

7107 Power Supplies

The 7107 is designed to work from $\pm 5V$ supplies. However, if a negative supply is not available, it can be generated from the clock output with 2 diodes, 2 capacitors, and an inexpensive I.C. Figure 11 shows this application. See ICL7660 data sheet for an alternative.

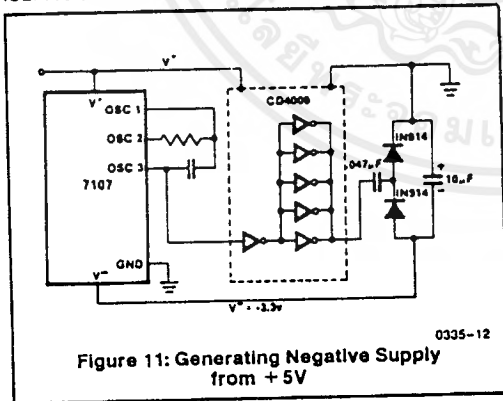


Figure 11: Generating Negative Supply from +5V

In fact, in selected applications no negative supply is required. The conditions to use a single +5V supply are:

1. The input signal can be referenced to the center of the common mode range of the converter.
2. The signal is less than ± 1.5 volts.
3. An external reference is used.

TYPICAL APPLICATIONS

The 7106 and 7107 may be used in a wide variety of configurations. The circuits which follow show some of the possibilities, and serve to illustrate the exceptional versatility of these A/D converters.

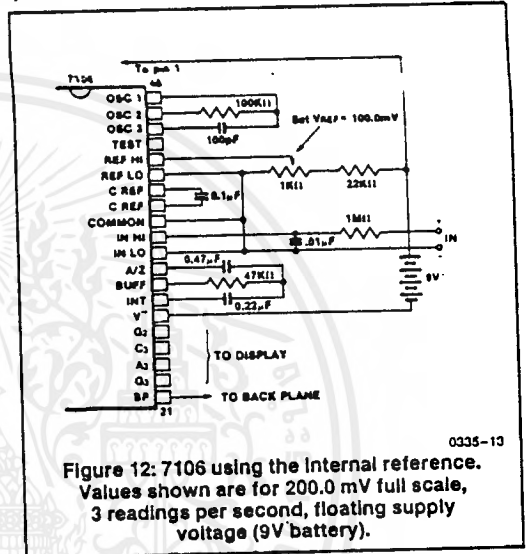
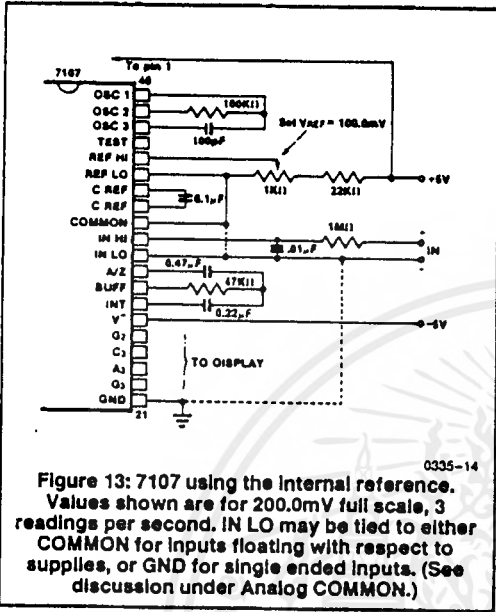


Figure 12: 7106 using the internal reference. Values shown are for 200.0 mV full scale, 3 readings per second, floating supply voltage (9V battery).

INTEGRAL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

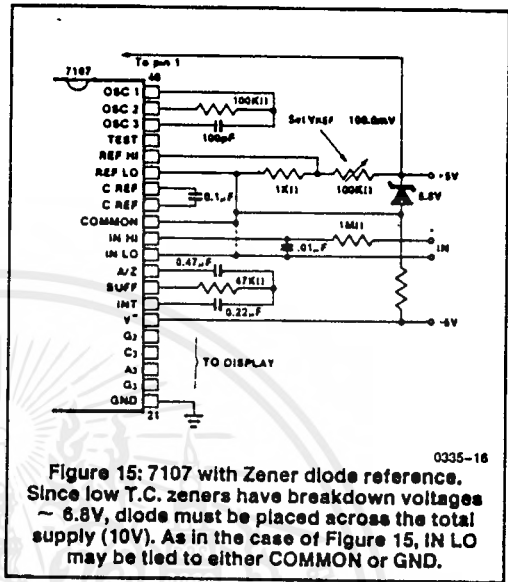
NOTE: All typical values have been characterized but are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



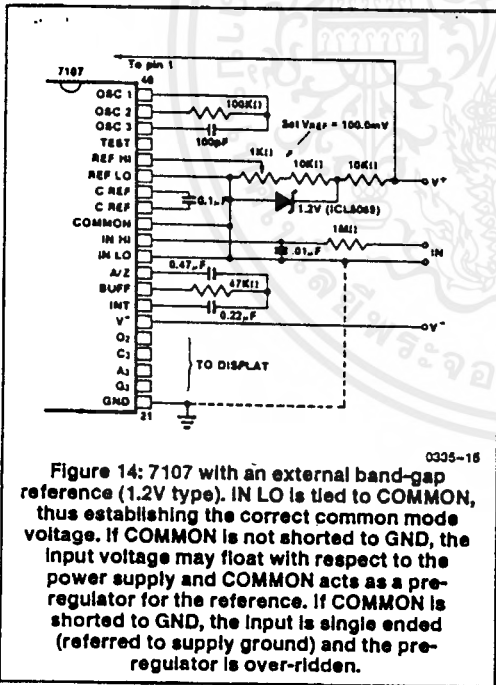
0335-14

Figure 13: 7107 using the internal reference. Values shown are for 200.0mV full scale, 3 readings per second. IN LO may be tied to either COMMON for inputs floating with respect to supplies, or GND for single ended inputs. (See discussion under Analog COMMON.)



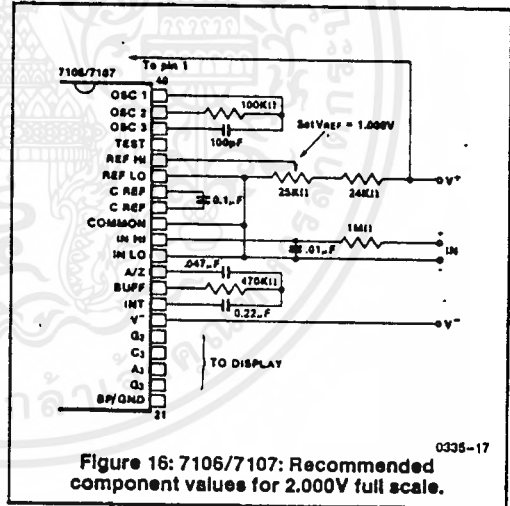
0335-16

Figure 15: 7107 with Zener diode reference. Since low T.C. zeners have breakdown voltages ~ 6.8V, diode must be placed across the total supply (10V). As in the case of Figure 15, IN LO may be tied to either COMMON or GND.



0335-15

Figure 14: 7107 with an external band-gap reference (1.2V type). IN LO is tied to COMMON, thus establishing the correct common mode voltage. If COMMON is not shorted to GND, the input voltage may float with respect to the power supply and COMMON acts as a pre-regulator for the reference. If COMMON is shorted to GND, the input is single ended (referred to supply ground) and the pre-regulator is over-riden.



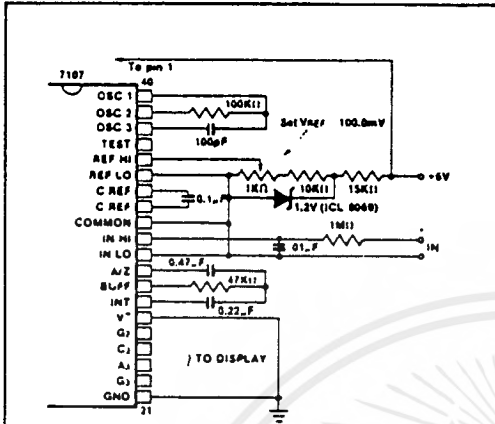
0335-17

Figure 16: 7106/7107: Recommended component values for 2.000V full scale.

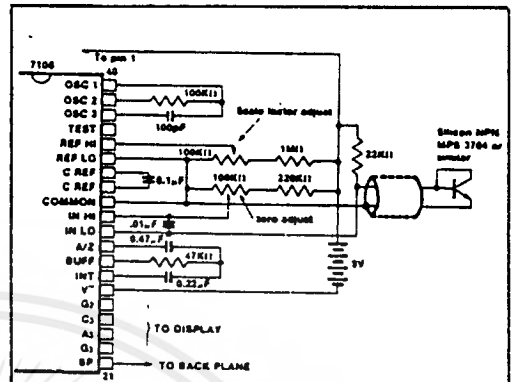
INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

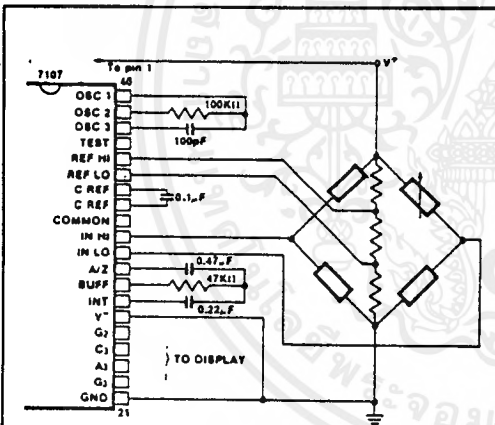
ICL7106/ICL7107



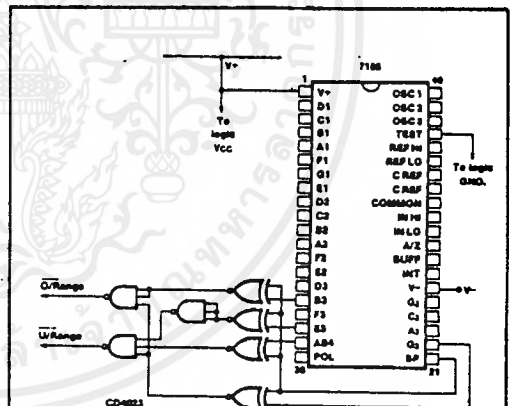
0335-18
 Figure 17: 7107 operated from single +5V supply. An external reference must be used in this application, since the voltage between V⁺ and V⁻ is insufficient for correct operation of the internal reference.



0335-20
 Figure 19: 7106 used as a digital centigrade thermometer. A silicon diode-connected transistor has a temperature coefficient of about -2mV/°C. Calibration is achieved by placing the sensing transistor in ice water and adjusting the zeroing potentiometer for a 000.0 reading. The sensor should then be placed in boiling water and the scale-factor potentiometer adjusted for 100.0 reading.



0335-19
 Figure 18: 7107 measuring ratiometric values of Quad Load Cell. The resistor values within the bridge are determined by the desired sensitivity.



0335-21
 Figure 20: Circuit for developing Underrange and Overrange signals from 7106 outputs.

INTERMIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

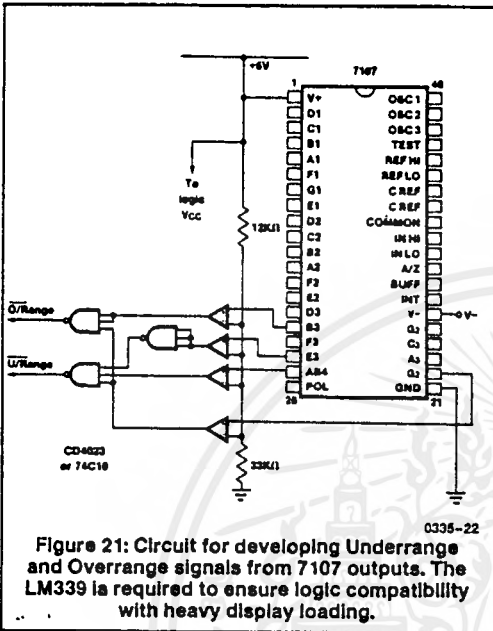


Figure 21: Circuit for developing Underrange and Overrange signals from 7107 outputs. The LM339 is required to ensure logic compatibility with heavy display loading.

al components required, then wiring a breadboard, can often cause delays of days or sometimes weeks. To avoid this problem and facilitate evaluation of these unique circuits, Intersil is offering a kit which contains all the necessary components to build a 3½-digit panel meter. With the help of this kit, an engineer or technician can have the system "up and running" in about half an hour.

Two kits are offered, the ICL7106EV/KIT and the ICL7107EV/KIT. Both contain the appropriate IC, a circuit board, a display (LCD for 7106EV/KIT, LEDs for 7107EV/KIT), passive components, and miscellaneous hardware.

APPLICATION NOTES

- A016 "Selecting A/D Converters", by David Fullagar.
- A017 "The Integrating A/D Converter", By Lee Evans.
- A018 "Do's and Don'ts of Applying A/D Converters", by Peter Bradshaw and Skip Osgood.
- A023 "Low Cost Digital Panel Meter Designs", by David Fullagar and Michael Dufort.
- A032 "Understanding the Auto-Zero and Common Mode Performance of the ICL7106/7/9 Family", by Peter Bradshaw.
- A046 "Building a Battery-Operated Auto Ranging DVM with the ICL7106", by Larry Goff.
- A052 "Tips for Using Single-Chip 3½-Digit A/D Converters", by Dan Watson.

7106/7107 EVALUATION KITS

After purchasing a sample of the 7106 or the 7107, the majority of users will want to build a simple voltmeter. The parts can then be evaluated against the data sheet specifications, and tried out in the intended application. However, locating and purchasing even the small number of addition-

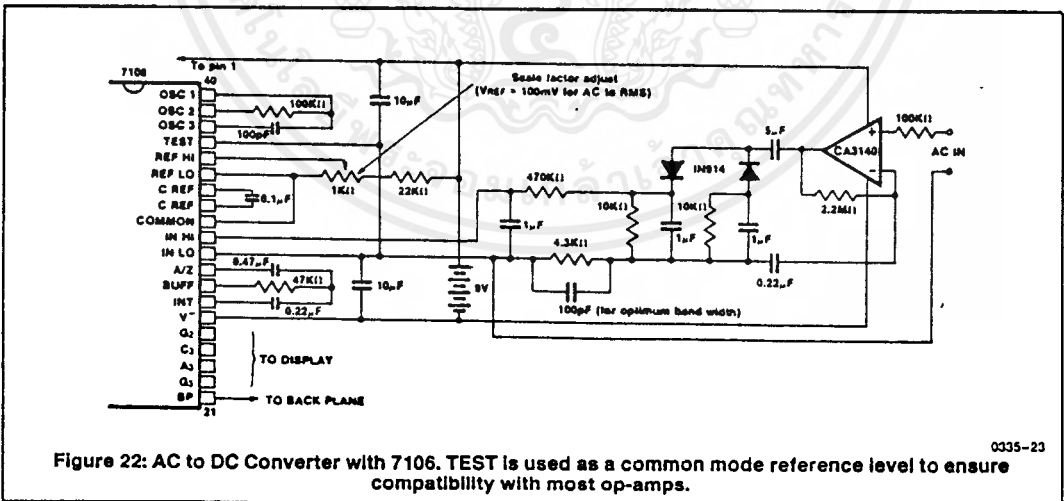
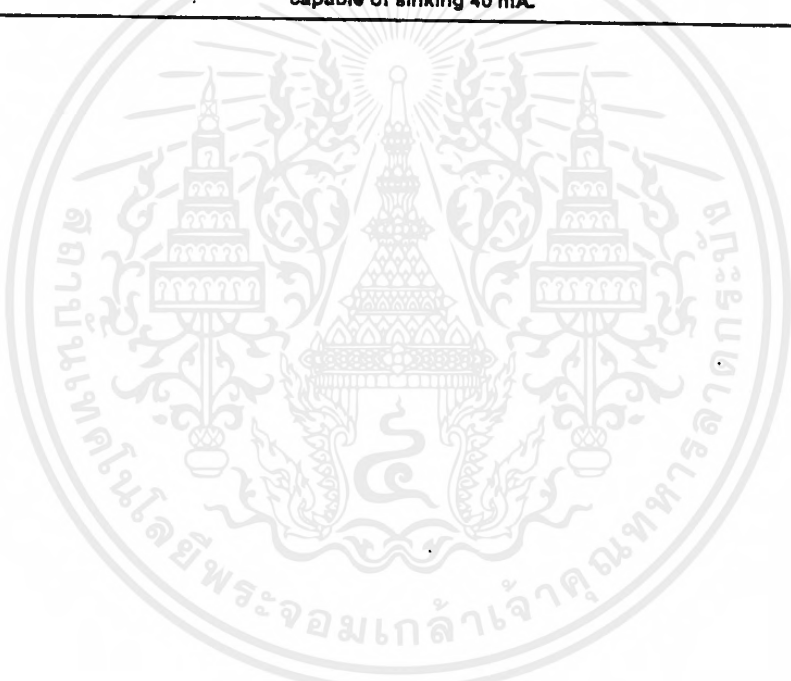
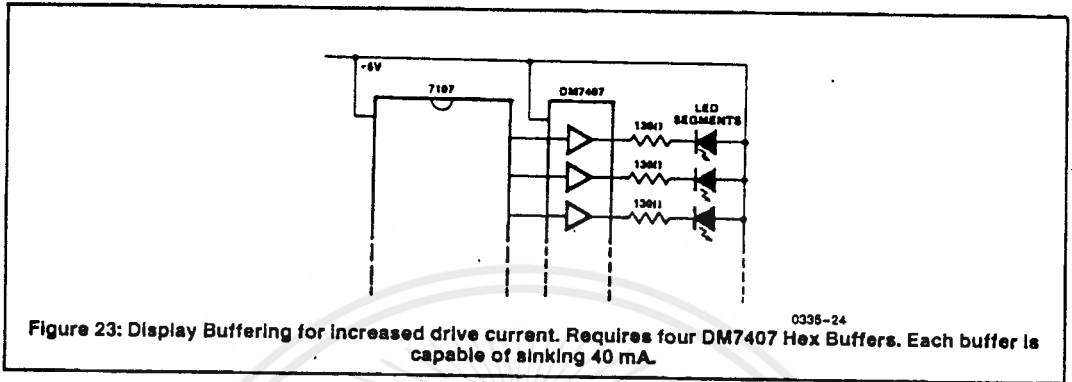


Figure 22: AC to DC Converter with 7106. TEST is used as a common mode reference level to ensure compatibility with most op-amps.

INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.



INTERSIL'S SOLE AND EXCLUSIVE WARRANTY OBLIGATION WITH RESPECT TO THIS PRODUCT SHALL BE THAT STATED IN THE WARRANTY ARTICLE OF THE CONDITION OF SALE. THE WARRANTY SHALL BE EXCLUSIVE AND SHALL BE IN LIEU OF ALL OTHER WARRANTIES, EXPRESS, IMPLIED OR STATUTORY, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR USE.

NOTE: All typical values have been characterized but are not tested.

LM131A/LM131, LM231A/LM231, LM331A/LM331 Precision Voltage-to-Frequency Converters

General Description

The LM131/LM231/LM331 family of voltage-to-frequency converters are ideally suited for use in simple low-cost circuits for analog-to-digital conversion, precision frequency-to-voltage conversion, long-term integration, linear frequency modulation or demodulation, and many other functions. The output when used as a voltage-to-frequency converter is a pulse train at a frequency precisely proportional to the applied input voltage. Thus, it provides all the inherent advantages of the voltage-to-frequency conversion techniques, and is easy to apply in all standard voltage-to-frequency converter applications. Further, the LM131A/LM231A/LM331A attains a new high level of accuracy versus temperature which could only be attained with expensive voltage-to-frequency modules. Additionally the LM131 is ideally suited for use in digital systems at low power supply voltages and can provide low-cost analog-to-digital conversion in microprocessor-controlled systems. And, the frequency from a battery powered voltage-to-frequency converter can be easily channeled through a simple photoisolator to provide isolation against high common mode levels.

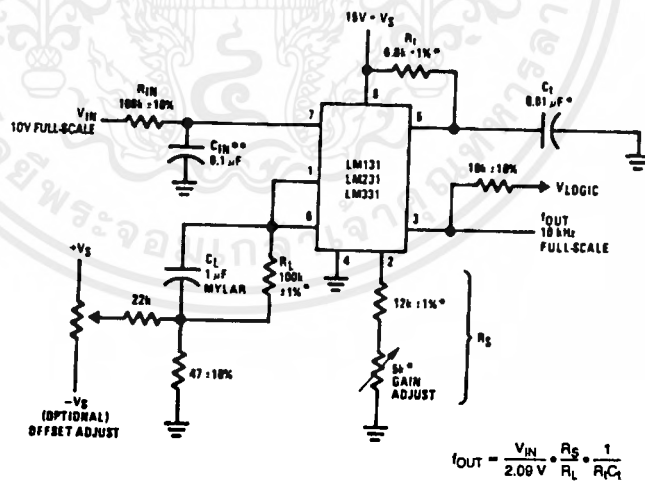
The LM131/LM231/LM331 utilizes a new temperature-compensated band-gap reference circuit, to provide excellent accuracy over the full operating temperature range, at power supplies as low as 4.0V. The precision timer circuit

has low bias currents without degrading the quick response necessary for 100 kHz voltage-to-frequency conversion. And the output is capable of driving 3 TTL loads, or a high voltage output up to 40V, yet is short-circuit-proof against V_{CC} .

Features

- Guaranteed linearity 0.01% max
- Improved performance in existing voltage-to-frequency conversion applications
- Split or single supply operation
- Operates on single 5V supply
- Pulse output compatible with all logic forms
- Excellent temperature stability, ± 50 ppm/ $^{\circ}$ C max
- Low power dissipation, 15 mW typical at 5V
- Wide dynamic range, 100 dB min at 10 kHz full scale frequency
- Wide range of full scale frequency, 1 Hz to 100 kHz
- Low cost

Typical Applications



*Use stable components with low temperature coefficients. See Typical Applications section.

**0.1 μ F or 1 μ F. See "Principles of Operation."

**FIGURE 1. Simple Stand-Alone Voltage-to-Frequency Converter
with $\pm 0.03\%$ Typical Linearity ($f = 10$ Hz to 11 kHz)**

LM131A/LM131/LM231A/LM231/LM331A/LM331

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors availability and specifications.

	LM131A/LM131	LM231A/LM231	LM331A/LM331
Supply Voltage	40V	40V	40V
Output Short Circuit to Ground	Continuous	Continuous	Continuous
Output Short Circuit to V _{CC}	Continuous	Continuous	Continuous
Input Voltage	-0.2V to +V _S	-0.2V to +V _S	-0.2V to +V _S
Operating Ambient Temperature Range	T _{MIN} T _{MAX} -55°C to +125°C	T _{MIN} T _{MAX} -25°C to +85°C	T _{MIN} T _{MAX} 0°C to +70°C
Power Dissipation (P _D at 25°C) and Thermal Resistance (θ _{JA})			
(H Package) P _D	670 mW	570 mW	570 mW
θ _{JA}	150°C/W	150°C/W	150°C/W
(N Package) P _D		500 mW	500 mW
θ _{JA}		155°C/W	155°C/W
Lead Temperature (Soldering, 10 sec.)			
Dual-In-Line Package (Plastic)	260°C	260°C	260°C
Metal Can Package (TO-5)	260°C	260°C	260°C
ESD Susceptibility (Note 4)	TBD V	TBD V	TBD V

Electrical Characteristics T_A = 25°C unless otherwise specified (Note 2)

Parameter	Conditions	Min	Typ	Max	Units
VFC Non-Linearity (Note 3)	4.5V ≤ V _S ≤ 20V T _{MIN} ≤ T _A ≤ T _{MAX}		±0.003 ±0.006	±0.01 ±0.02	% Full-Scale % Full-Scale
VFC Non-Linearity In Circuit of Figure 1	V _S = 15V, f = 10 Hz to 11 kHz		±0.024	±0.14	% Full-Scale
Conversion Accuracy Scale Factor (Gain)	V _{IN} = -10V, R _S = 14 kΩ				
LM131, LM131A, LM231, LM231A LM331, LM331A		0.95 0.90	1.00 1.00	1.05 1.10	kHz/V kHz/V
Temperature Stability of Gain	T _{MIN} ≤ T _A ≤ T _{MAX} , 4.5V ≤ V _S ≤ 20V		±30 ±20	±150 ±50	ppm/°C ppm/°C
Change of Gain with V _S	4.5V ≤ V _S ≤ 10V 10V ≤ V _S ≤ 40V		0.01 0.008	0.1 0.06	%/V %/V
Rated Full-Scale Frequency	V _{IN} = -10V		10.0		kHz
Gain Stability vs Time (1000 Hrs)	T _{MIN} ≤ T _A ≤ T _{MAX}		±0.02		% Full-Scale
Overshage (Beyond Full-Scale) Frequency	V _{IN} = -11V	10			%
INPUT COMPARATOR					
Offset Voltage	T _{MIN} ≤ T _A ≤ T _{MAX} T _{MIN} ≤ T _A ≤ T _{MAX}		±3 ±4	±10 ±14	mV mV
Bias Current			±3	±10	nA
Offset Current			-80	-300	nA
Common-Mode Range	T _{MIN} ≤ T _A ≤ T _{MAX}		±8	±100	nA
TIMER		-0.2		V _{CC} -2.0	V
Timer Threshold Voltage, Pin 5		0.63	0.667	0.70	x V _S
Input Bias Current, Pin 5	V _S = 15V 0V ≤ V _{PIN 5} ≤ 9.0V V _{PIN 5} = 10V V _{PIN 5} = 10V		±10 200 200	±100 1000 500	nA nA nA
V _{SAT} PIN 5 (Reset)	I = 5 mA		0.22	0.5	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ในทางกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics $T_A = 25^\circ\text{C}$ unless otherwise specified (Note 2) (Continued)

Parameter	Conditions	Min	Typ	Max	Units
CURRENT SOURCE (Pin 1)					
Output Current LM131, LM131A, LM231, LM231A LM331, LM331A	$R_S = 14\text{ k}\Omega, V_{PIN1} = 0$	126 116	135 136	144 156	μA
Change with Voltage	$0\text{V} \leq V_{PIN1} \leq 10\text{V}$		0.2	1.0	μA
Current Source OFF Leakage LM131, LM131A LM231, LM231A, LM331, LM331A All Devices	$T_A = T_{MAX}$		0.01 0.02 2.0	1.0 10.0 50.0	nA
Operating Range of Current (Typical)			(10 to 500)		μA
REFERENCE VOLTAGE (Pin 2)					
LM131, LM131A, LM231, LM231A LM331, LM331A		1.76 1.70	1.89 1.89	2.02 2.08	V _{DC}
Stability vs Temperature			± 60		ppm/ $^\circ\text{C}$
Stability vs Time, 1000 Hours			± 0.1		%
LOGIC OUTPUT (Pin 3)					
V _{SAT}	$I = 5\text{ mA}$		0.15	0.50	V
OFF Leakage	$I = 3.2\text{ mA}$ (2 TTL Loads), $T_{MIN} \leq T_A \leq T_{MAX}$		0.10 ± 0.05	0.40 1.0	V μA
SUPPLY CURRENT					
LM131, LM131A, LM231, LM231A	$V_S = 5\text{V}$	2.0	3.0	4.0	mA
LM231A	$V_S = 40\text{V}$	2.5	4.0	6.0	mA
LM331, LM331A	$V_S = 5\text{V}$	1.5	3.0	6.0	mA
	$V_S = 40\text{V}$	2.0	4.0	8.0	mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All specifications apply in the circuit of Figure 3, with $4.0\text{V} \leq V_S \leq 40\text{V}$, unless otherwise noted.

Note 3: Nonlinearity is defined as the deviation of I_{OUT} from $V_{IN} \times (10\text{ kHz} / -10\text{ V}_{DC})$ when the circuit has been trimmed for zero error at 10 Hz and at 10 kHz, over the frequency range 1 Hz to 11 kHz. For the timing capacitor, C_T , use NPO ceramic, Teflon®, or polystyrene.

Note 4: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Functional Block Diagram

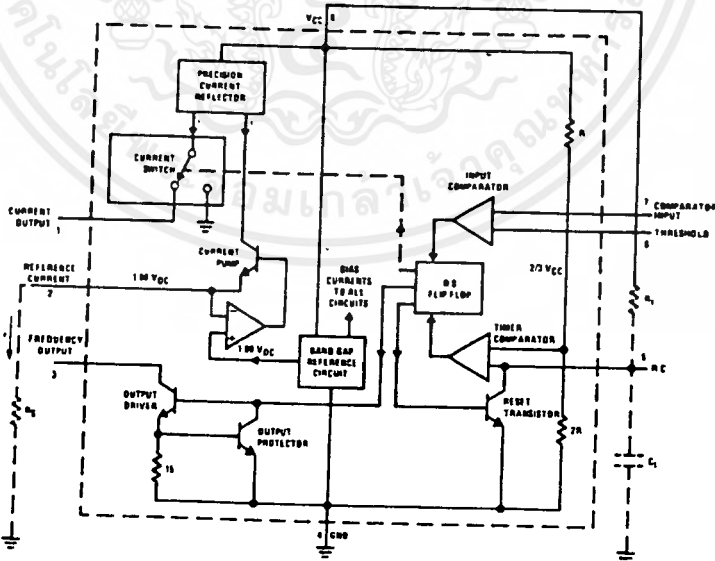


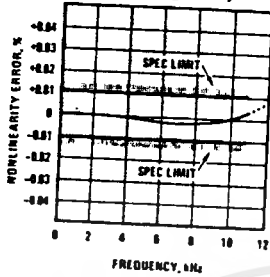
FIGURE 1a

TL/H/5860-2

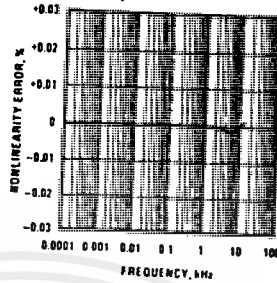
Typical Performance Characteristics

(All electrical characteristics apply for the circuit of Figure 3, unless otherwise noted.)

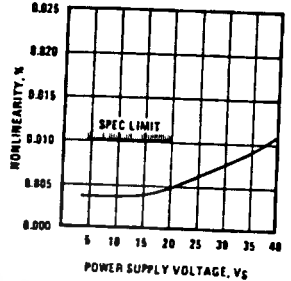
Nonlinearity Error, LM131 Family, as Precision V-to-F Converter (Figure 3)



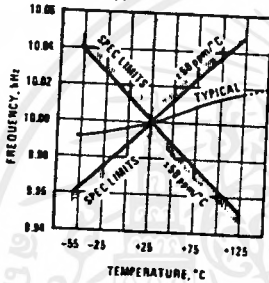
Nonlinearity Error, LM131 Family



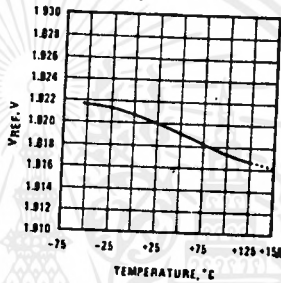
Nonlinearity vs Power Supply Voltage



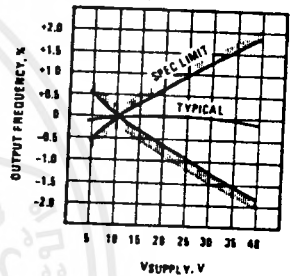
Frequency vs Temperature, LM131A



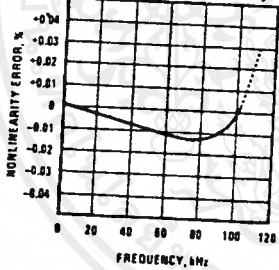
VREF vs Temperature, LM131A



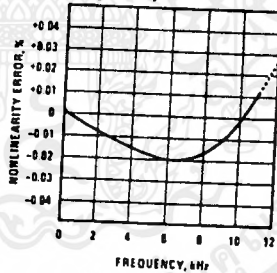
Output Frequency vs VSUPPLY



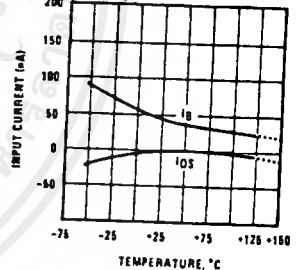
100 kHz Nonlinearity Error, LM131 Family (Figure 4)



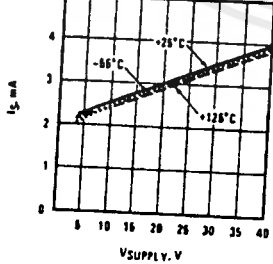
Nonlinearity Error, LM131 (Figure 1)



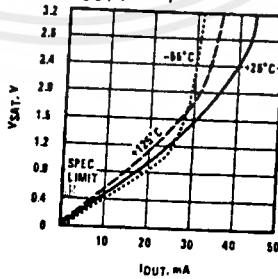
Input Current (Pins 6, 7) vs Temperature



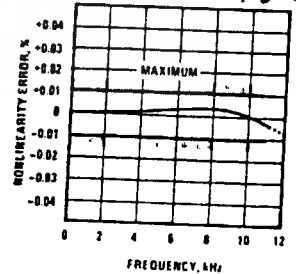
Power Drain vs VSUPPLY



Output Saturation Voltage vs IOUT (Pin 3)



Nonlinearity Error, Precision F-to-V Converter (Figure 6)



TLH/500-3

Typical Applications (Continued)

PRINCIPLES OF OPERATION OF A SIMPLIFIED VOLTAGE-TO-FREQUENCY CONVERTER

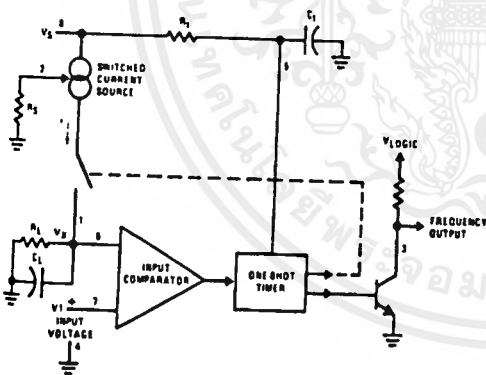
The LM131 is a monolithic circuit designed for accuracy and versatile operation when applied as a voltage-to-frequency (V-to-F) converter or as a frequency-to-voltage (F-to-V) converter. A simplified block diagram of the LM131 is shown in Figure 2 and consists of a switched current source, input comparator, and 1-shot timer.

The operation of these blocks is best understood by going through the operating cycle of the basic V-to-F converter, Figure 2, which consists of the simplified block diagram of the LM131 and the various resistors and capacitors connected to it.

The voltage comparator compares a positive input voltage, V_1 , at pin 7 to the voltage, V_x , at pin 6. If V_1 is greater, the comparator will trigger the 1-shot timer. The output of the timer will turn ON both the frequency output transistor and the switched current source for a period $t = 1.1 R_1 C_1$. During this period, the current i will flow out of the switched current source and provide a fixed amount of charge, $Q = i \times t$, into the capacitor, C_L . This will normally charge V_x up to a higher level than V_1 . At the end of the timing period, the current i will turn OFF, and the timer will reset itself.

Now there is no current flowing from pin 1, and the capacitor C_L will be gradually discharged by R_L until V_x falls to the level of V_1 . Then the comparator will trigger the timer and start another cycle.

The current flowing into C_L is exactly $I_{AVE} = i \times (1.1 \times R_1 C_1) \times f$, and the current flowing out of C_L is exactly $V_x / R_L = V_{IN} / R_L$. If V_{IN} is doubled, the frequency will double to maintain this balance. Even a simple V-to-F converter can provide a frequency precisely proportional to its input voltage over a wide range of frequencies.



TL/H/5680-4

FIGURE 2. Simplified Block Diagram of Stand-Alone Voltage-to-Frequency Converter Showing LM131 and External Components

DETAIL OF OPERATION, FUNCTIONAL BLOCK DIAGRAM (FIGURE 1a)

The block diagram shows a band gap reference which provides a stable $1.9 V_{DC}$ output. This $1.9 V_{DC}$ is well regulated over a V_S range of 3.9V to 40V. It also has a flat, low temperature coefficient, and typically changes less than $1/2\%$ over a $100^\circ C$ temperature change.

The current pump circuit forces the voltage at pin 2 to be at $1.9V$, and causes a current $i = 1.90V/R_S$ to flow. For $R_S = 14k$, $i = 135 \mu A$. The precision current reflector provides a current equal to i to the current switch. The current switch switches the current to pin 1 or to ground depending on the state of the R_S flip-flop.

The timing function consists of an R_S flip-flop, and a timer comparator connected to the external $R_1 C_1$ network. When the input comparator detects a voltage at pin 7 higher than pin 6, it sets the R_S flip-flop which turns ON the current switch and the output driver transistor. When the voltage at pin 5 rises to $2/3 V_{CC}$, the timer comparator causes the R_S flip-flop to reset. The reset transistor is then turned ON and the current switch is turned OFF.

However, if the input comparator still detects pin 7 higher than pin 6 when pin 5 crosses $2/3 V_{CC}$, the flip-flop will not be reset, and the current at pin 1 will continue to flow, in its attempt to make the voltage at pin 6 higher than pin 7. This condition will usually apply under start-up conditions or in the case of an overload voltage at signal input. It should be noted that during this sort of overload, the output frequency will be 0; as soon as the signal is restored to the working range, the output frequency will be resumed.

The output driver transistor acts to saturate pin 3 with an ON resistance of about 50Ω . In case of overvoltage, the output current is actively limited to less than 50 mA.

The voltage at pin 2 is regulated at $1.90 V_{DC}$ for all values of i between $10 \mu A$ to $500 \mu A$. It can be used as a voltage reference for other components, but care must be taken to ensure that current is not taken from it which could reduce the accuracy of the converter.

PRINCIPLES OF OPERATION OF BASIC VOLTAGE-TO-FREQUENCY CONVERTER (FIGURE 1)

The simple stand-alone V-to-F converter shown in Figure 1 includes all the basic circuitry of Figure 2 plus a few components for improved performance.

A resistor, $R_{IN} = 100 k\Omega \pm 10\%$, has been added in the path to pin 7, so that the bias current at pin 7 ($-80 nA$ typical) will cancel the effect of the bias current at pin 6 and help provide minimum frequency offset.

The resistance R_S at pin 2 is made up of a 12 k Ω fixed resistor plus a 5 k Ω (cermet, preferably) gain adjust rheostat. The function of this adjustment is to trim out the gain tolerance of the LM131, and the tolerance of R_1 , R_L and C_1 .

Typical Applications (Continued)

For best results, all the components should be stable low-temperature-coefficient components, such as metal-film resistors. The capacitor should have low dielectric absorption; depending on the temperature characteristics desired, NPO ceramic, polystyrene, Teflon or polypropylene are best suited.

A capacitor C_{IN} is added from pin 7 to ground to act as a filter for V_{IN} . A value of 0.01 μF to 0.1 μF will be adequate in most cases; however, in cases where better filtering is required, a 1 μF capacitor can be used. When the RC time constants are matched at pin 6 and pin 7, a voltage step at V_{IN} will cause a step change in I_{OUT} . If C_{IN} is much less than C_L , a step at V_{IN} may cause I_{OUT} to stop momentarily.

A 47 Ω resistor, in series with the 1 μF C_L , is added to give hysteresis effect which helps the input comparator provide the excellent linearity (0.03% typical).

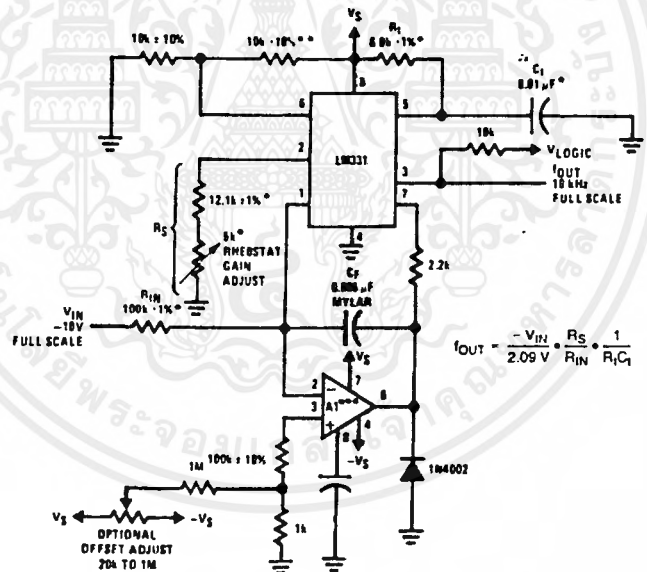
DETAIL OF OPERATION OF PRECISION V-TO-F CONVERTER (FIGURE 3)

In this circuit, integration is performed by using a conventional operational amplifier and feedback capacitor, C_f . When the integrator's output crosses the nominal threshold level at pin 6 of the LM131, the timing cycle is initiated.

The average current fed into the op amp's summing point (pin 2) is $i \times (1.1 R_f C_f) \times \{$ which is perfectly balanced with $-V_{IN}/R_{IN}$. In this circuit, the voltage offset of the LM131 input comparator does not affect the offset or accuracy of the V-to-F converter as it does in the stand-alone V-to-F converter; nor does the LM131 bias current or offset current. Instead, the offset voltage and offset current of the operational amplifier are the only limits on how small the signal can be accurately converted. Since op amps with voltage offset well below 1 mV and offset currents well below 2 nA are available at low cost, this circuit is recommended for best accuracy for small signals. This circuit also responds immediately to any change of input signal (which a stand-alone circuit does not) so that the output frequency will be an accurate representation of V_{IN} , as quickly as 2 output pulses' spacing can be measured.

In the precision mode, excellent linearity is obtained because the current source (pin 1) is always at ground potential and that voltage does not vary with V_{IN} or I_{OUT} . (In the stand-alone V-to-F converter, a major cause of non-linearity is the output impedance at pin 1 which causes i to change as a function of V_{IN}).

The circuit of Figure 4 operates in the same way as Figure 3, but with the necessary changes for high speed operation.



- *Use stable components with low temperature coefficients. See Typical Applications section.
- **This resistor can be 5 k Ω or 10 k Ω for $V_S = 8V$ to 22V, but must be 10 k Ω for $V_S = 4.5V$ to 8V.
- ***Use low offset voltage and low offset current op amps for A1: recommended types LM108, LM308A, LF411A

FIGURE 3. Standard Test Circuit and Applications Circuit, Precision Voltage-to-Frequency Converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ในกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

DETAILS OF OPERATION, FREQUENCY-TO-VOLTAGE CONVERTERS (FIGURES 5 AND 6)

In these applications, a pulse input at f_{IN} is differentiated by a C-R network and the negative-going edge at pin 6 causes the input comparator to trigger the timer circuit. Just as with a V-to-F converter, the average current flowing out of pin 1 is $I_{AVERAGE} = I \times (1.1 R_1 C_1) \times f$.

In the simple circuit of FIGURE 5, this current is filtered in the network $R_L = 100 \text{ k}\Omega$ and $1 \mu\text{F}$. The ripple will be less than 10 mV peak, but the response will be slow, with a

0.1 second time constant, and settling of 0.7 second to 0.1% accuracy.

In the precision circuit, an operational amplifier provides a buffered output and also acts as a 2-pole filter. The ripple will be less than 5 mV peak for all frequencies above 1 kHz, and the response time will be much quicker than in Figure 5. However, for input frequencies below 200 Hz, this circuit will have worse ripple than Figure 5. The engineering of the filter time-constants to get adequate response and small enough ripple simply requires a study of the compromises to be made. Inherently, V-to-F converter response can be fast, but F-to-V response can not.

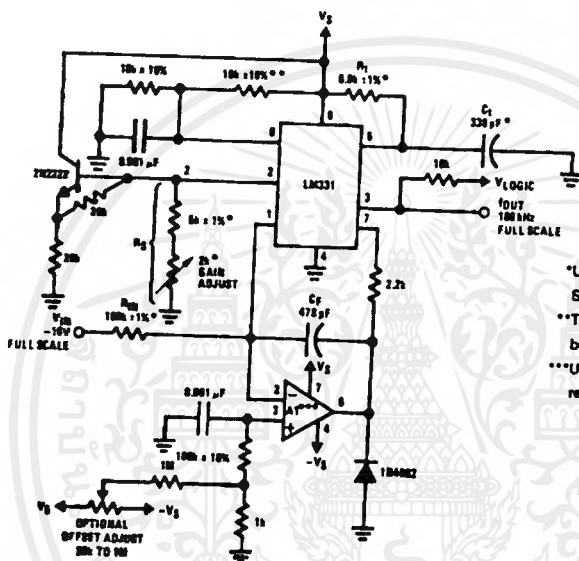
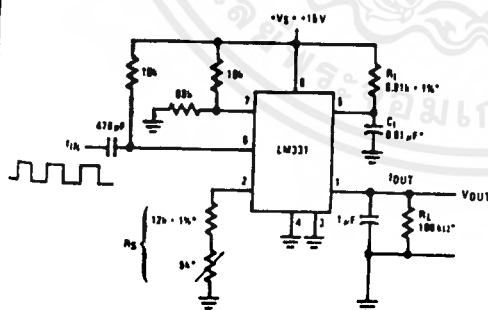


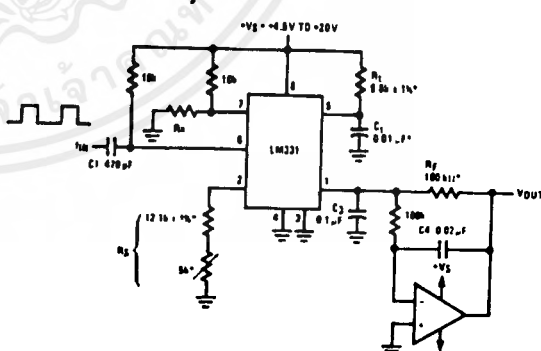
FIGURE 4. Precision Voltage-to-Frequency Converter, 100 kHz Full-Scale, $\pm 0.03\%$ Non-Linearity



$$V_{OUT} = f_{IN} \times 2.09V \times \frac{R_L}{R_S} \times (R_1 C_1)$$

*Use stable components with low temperature coefficients.

FIGURE 5. Simple Frequency-to-Voltage Converter, 10 kHz Full-Scale, $\pm 0.06\%$ Non-Linearity



$$V_{OUT} = -f_{IN} \times 2.09V \times \frac{R_F}{R_S} \times (R_1 C_1)$$

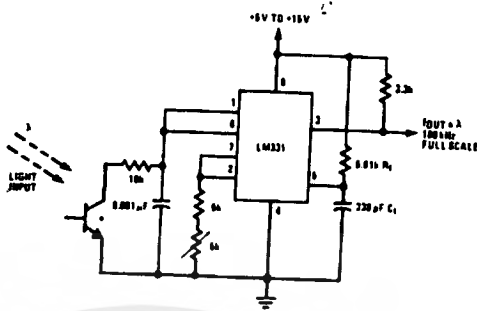
$$\text{SELECT } R_x = \frac{(V_S - 2V)}{0.2 \text{ mA}}$$

*Use stable components with low temperature coefficients.

FIGURE 6. Precision Frequency-to-Voltage Converter, 10 kHz Full-Scale with 2-Pole Filter, $\pm 0.01\%$ Non-Linearity Maximum

Typical Applications (Continued)

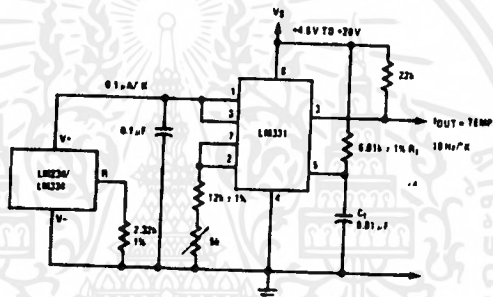
Light Intensity to Frequency Converter



*L14F-1, L14G-1 or L14H-1, photo transistor (General Electric Co.) or similar

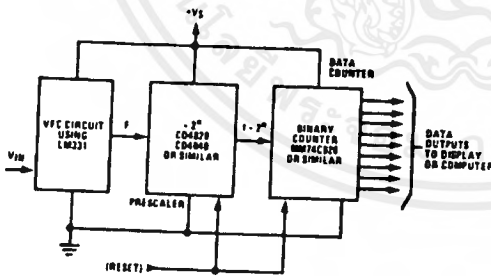
TL/H/5680-9

Temperature to Frequency Converter



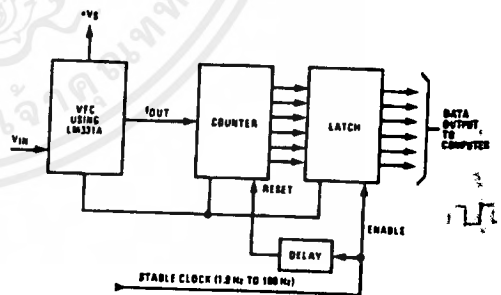
TL/H/5680-10

Long-Term Digital Integrator Using VFC



TL/H/5680-11

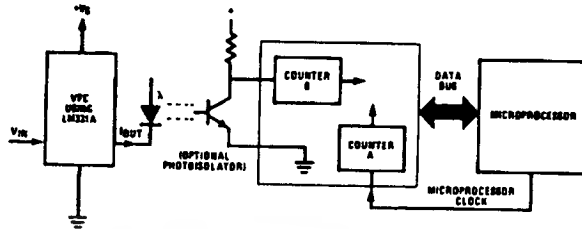
Basic Analog-to-Digital Converter Using Voltage-to-Frequency Converter



TL/H/5680-12

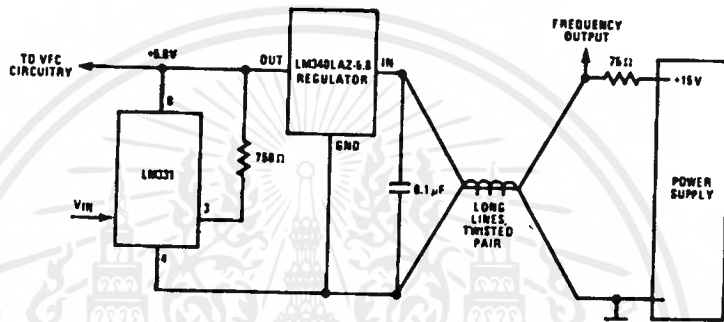
Typical Applications (Continued)

Analog-to-Digital Converter with Microprocessor



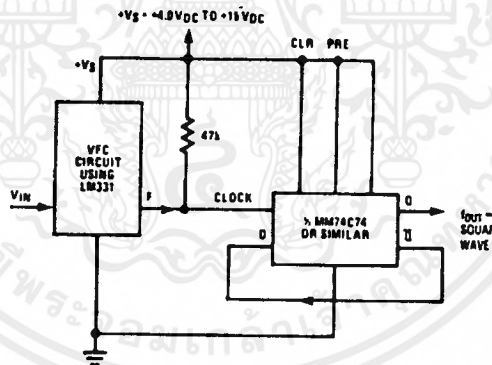
TL/H/5680-13

Remote Voltage-to-Frequency Converter with 2-Wire Transmitter and Receiver



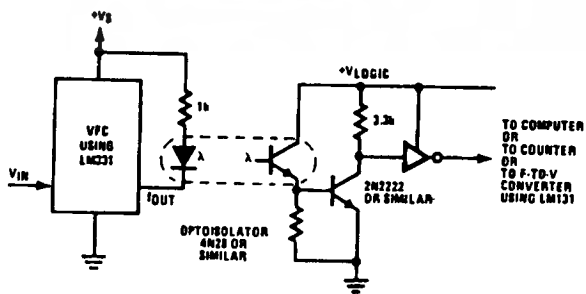
TL/H/5680-14

Voltage-to-Frequency Converter with Square-Wave Output Using 2 Flip-Flop



TL/H/5680-15

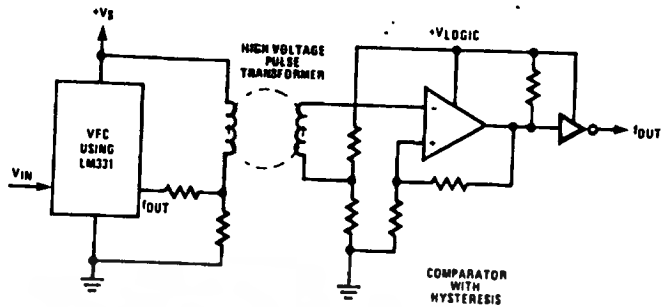
Voltage-to-Frequency Converter with Isolators



TL/H/5680-16

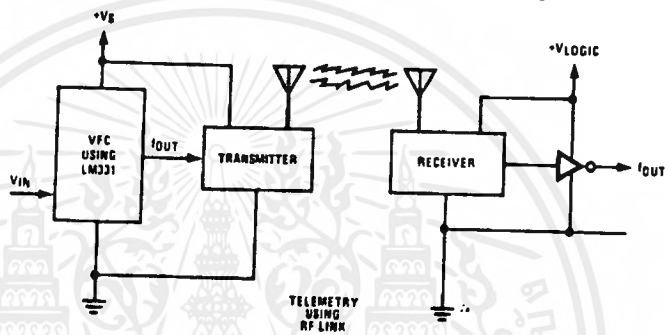
Typical Applications (Continued)

Voltage-to-Frequency Converter with Isolators



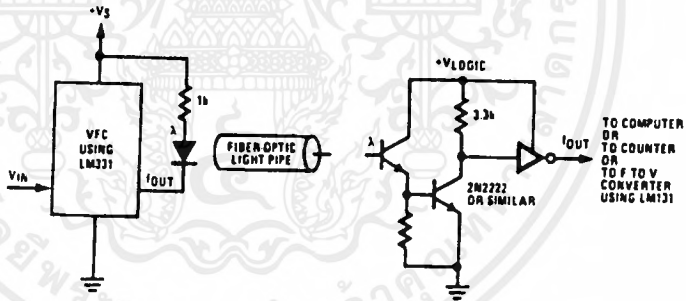
TL/H/5680-17

Voltage-to-Frequency Converter with Isolators



TL/H/5680-18

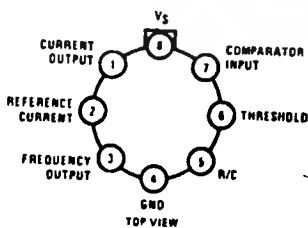
Voltage-to-Frequency Converter with Isolators



TL/H/5680-19

Connection Diagrams

Metal Can Package

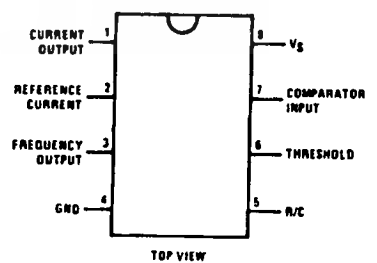


Note: Metal case is connected to pin 4 (GND.)

TL/H/5680-20

Order Number LM131AH, LM131H, LM231AH, LM231H, LM331AH or LM331H
See NS Package Number H08C

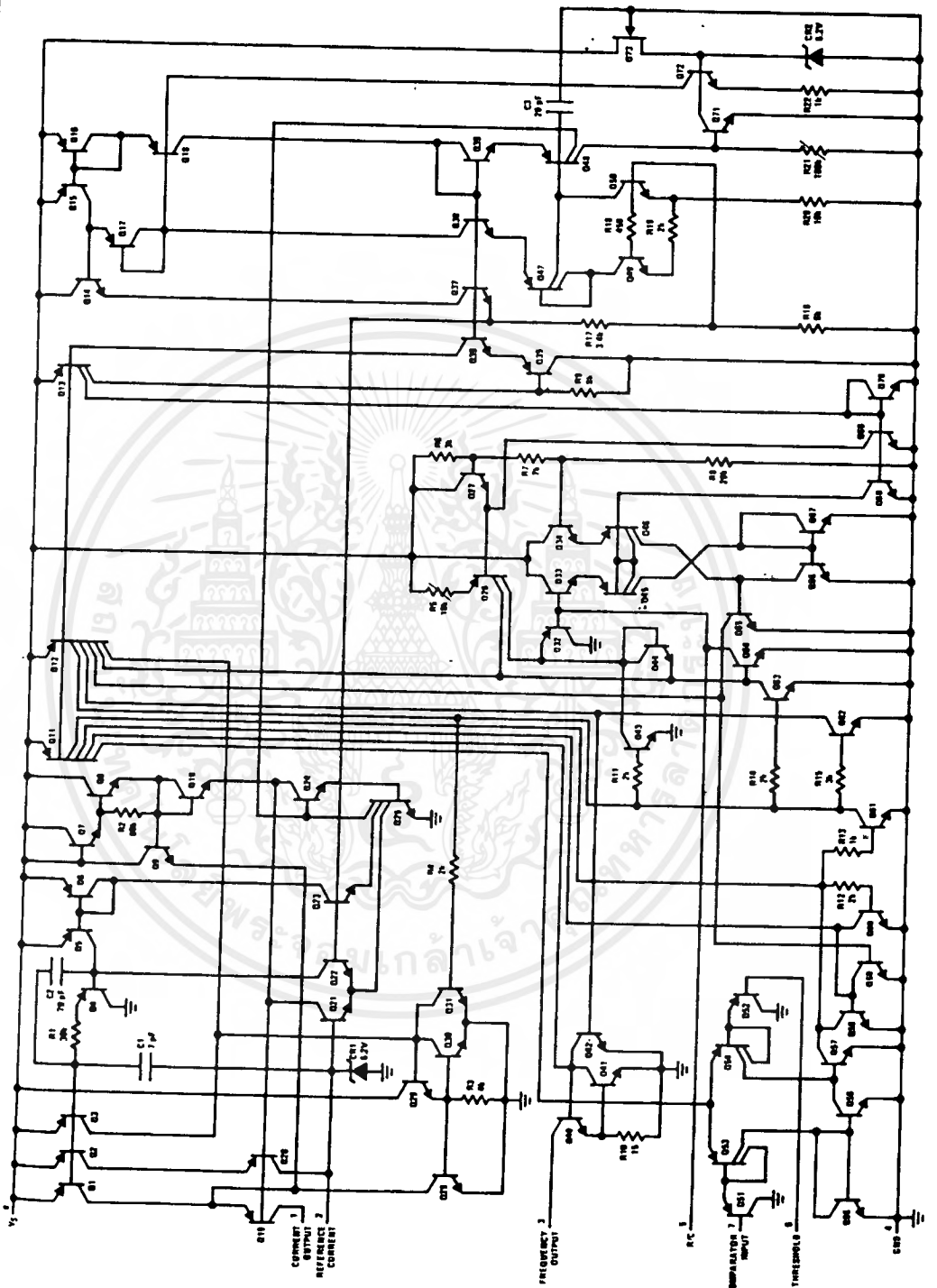
Dual-In-Line Package



TL/H/5680-21

Order Number LM231AN, LM231N, LM331AN, or LM331N
See NS Package Number N08E

Schematic Diagram



TL/H/5680-22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Introduction

The HP-type sealed lead-acid battery is a backup battery for portable equipment and office and factory automation. This battery also combines with the solar cell to make a decentralized power supply system.

The HP type sealed lead-acid battery is small and lightweight, and gives high performance while still being economical to use. In addition to these advantages, the sealed construction eliminates the necessity to fill it with water.

KOBE first developed this sealed lead-acid battery called a "colloid battery" before other Japanese Battery Manufacturers, for a large order for the signal's power supply of the Japanese National Railways. Since then, this battery has been widely applied as a portable, high performance power supply for portable televisions, and so on, to keep up with developments in new equipment.

This handbook describes the construction, technical principle, characteristics, and charge method of the HP type sealed lead-acid battery to ensure appropriate operation.

Description of the HP Type Sealed Lead-Acid Battery

Battery Features

① Maintenance free

Gas generated from water electrolysis by overcharge is absorbed and reduced to an electrolyte by the electrode.

Thus this battery is maintenance free.

② Can be installed and operated anywhere since gas generation is self-contained and there is no electrolyte leakage

There is no fluid electrolyte because the electrolyte is firmly retained by a retainer and electrodes. However, gas generated from overcharge is absorbed by the electrodes and not expelled outside the battery under normal operation.

With this feature, this battery can be built into equipment anywhere, from the factory to the home.

③ Safety measures

Excessive overcharge or an incorrect charging method may produce an extremely large volume of gas. This battery is equipped with a safety valve which detects rising internal pressure, and allows gas to the outside.

④ Ready for use when charged even after extended storage

Using a lead calcium alloy grid structure, which has a self-discharging quantity 1/3 to 1/4 smaller than conventional lead antimony grid structure batteries. This greatly extends the storage period.

⑤ High performance lead acid battery

With little internal resistance and efficient discharge characteristics, this battery can be applied to many fields. Principal applications include cycle service with repeated charges and discharges, and standby use in which the battery is normally maintained in a charged state and discharged only as required.

⑥ Economy

Can be used for, 260 or more cycles at 100% discharge in cycle service, and three to five years in standby service.

This battery is maintenance free, having a low running cost and satisfactory economy.

Its compactness, lightweight and high performance contribute to reducing the overall cost of the power supply system as a whole.

Applications

Recently products incorporating semi-conductor IC circuit devices are showing remarkable development. Various communication systems (VAN, LAN, and INS) are quickly advancing to connect portable equipment, OA equipment and FA equipment.

A power generation system with solar cells utilizing solar energy is also being put into practice. The HP type battery is the most appropriate lead-acid battery for main and emergency power supply for this purpose as well as being an energy storage means. Our product is designed for cycle use and standby use.

Specific applications:

(1) Cycle use

- * Portable VTR/TV, tape recorders, radio, and so on
- * Power tools, lawn mowers, vacuum cleaners
- * Cameras and photographic equipment
- * Portable personal computers, word processors, portable terminals, and so on.
- * Portable measuring equipment.
- * Portable telephone sets.
- * Various power toys and hobby equipment.
- * Lighting equipment.

(2) Standby use

- * UPS
- * Communications and electric equipment.
- * Emergency lighting equipment.
- * Fire alarm and security systems.
- * Various telemeter equipment.
- * Office computers, micro-computers, and other OA equipment.
- * Robots, control equipment, and other FA equipment.
- * Emergency power supply in power generation plants and substations.

(3) Solar cell power generation

- * Street lighting
- * Water pumping system
- * Portable power supply
- * Small town power system



เอกสารนี้เป็นทรัพย์สินของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่ควรนำออกนอกห้องเรียน

ท่านนั้น ไม่นับญาติให้เข้าไปใช้ประโยชน์ด้านการศึกษา
ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The construction of the HP type sealed lead-acid battery is shown in Figure 1.

Functions are described below.

(1) Positive and negative plates

Positive and negative plates are made of an active substance while including a lead-calcium alloy grid.

(2) Retainer

Unwoven glass fiber cloth, with high oxidation and heat resistance, is used here to offer superior electrolyte absorption and retaining ability and satisfactory ion conductivity.

(3) Safety valve

The safety valve opens when there is

abnormal increase in internal pressure caused by overcharging or mishandling. Gas is released from the battery to return the pressure to normal.

(4) Container and Covers

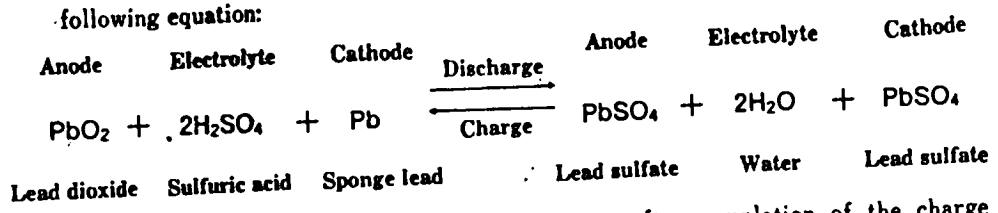
They are made of ABS resin, with sufficient strength and superior acid resistance. The container and covers are sealed to prevent electrolyte and gas leakage.



Figure 1 Construction of HP type sealed lead-acid battery

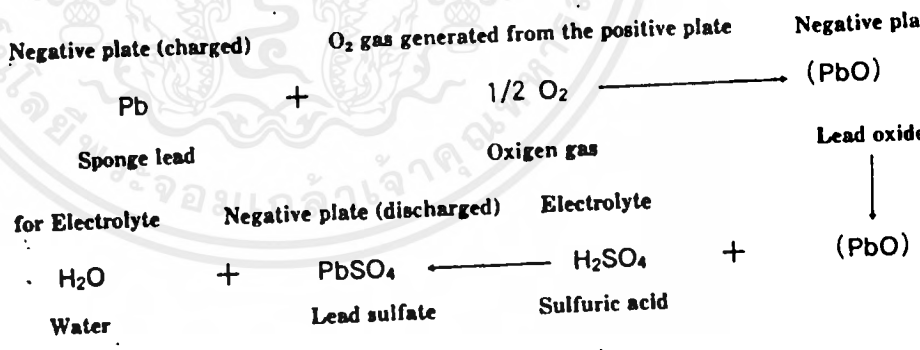
2.4 Sealing Principle

The charge/discharge reaction of the lead-acid battery can be expressed by the following equation:



In case of the vented type battery, overcharge after completion of the charge causes electrolysis of the water content of the electrolyte, which generates O_2 gas at the positive plate and H_2 gas at the negative plate. These gases are discharged to the outside. Since a drop in electrolyte level results, adding the water is occasionally needed.

The HP type battery is designed so that the negative plate does not have to be fully charged even when the positive plate is fully charged. No H_2 gas generates from the negative plate although O_2 gas generates from the overcharged positive plate. O_2 generated from the positive plate then reacts with the charged sponge lead (Pb) of the negative plate and turns into lead monoxide (PbO). The lead monoxide in turn reacts with sulfuric acid (H_2SO_4) in the electrolyte to turn into lead sulfate ($PbSO_4$), allowing the negative plate to discharge. In other words, O_2 from the positive plate is absorbed by the negative plate without being expelled to the outside. Since the negative plate develops discharging with the help of O_2 , there always exists portions free from charging. As a result, the negative plate never generates H_2 . This completely prevents loss of water. This sealing principle may be expressed as a reaction equation:



This sealing principle is illustrated in Figure 2.

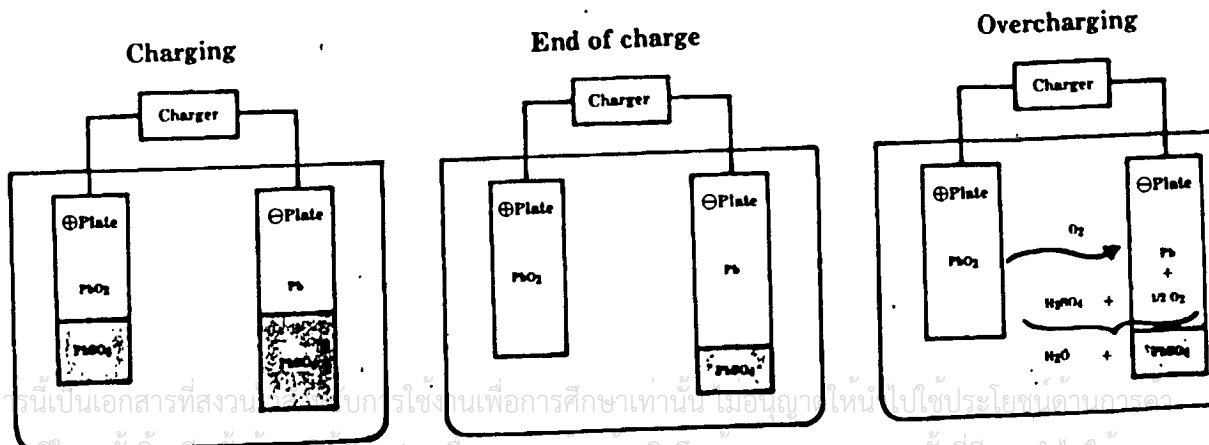


Figure 2 Sealing principle

Characteristics of the HP type Sealed Lead-acid Battery

ging

The constant voltage charge method is recommended to charge this battery. As charging proceeds, the lead sulfate of the positive plate becomes lead dioxide. When charging continues further, the positive plate begins generating O₂ to cause a sudden rise in battery voltage.

A constant voltage charge, therefore, gives rise to detection of this voltage increase and control of the charge amount. This type of charging generally employs a constant-voltage constant-current method with current limitation to prevent the initial current (at low battery voltage) from increasing.

Table 1 shows the charge voltage and maximum charge current. Figures 3 and 4 show the constant-voltage charge characteristic of the HP6.5-12.

Figures 3 and 4 show a constant-current charge initially made with a current limited to 0.1CA, with the constant-voltage charge following after the battery voltage reaches a certain level. The battery was charged at the 100% discharged state and the 50% discharged state. A charge quantity of 110-120% of the discharge quantity is needed to fully charge the battery.

The charge voltage of the battery decreases with increasing temperature and increases with decreasing temperature. Accordingly, charging with a given voltage requires increased charge current when the temperature is high and decreased charge current at a lower temperature.

Temperature compensation is not necessary when the battery is charged at an ambient temperature of 5°C (41°F) to 35°C (95°F). At a temperature below 5°C (41°F) or above 35°C (95°F), however, temperature compensation for charge voltage is necessary.

The temperature coefficient is:

(1) For cycle use

-5mV/°C cell

(2) For standby use (trickle charge or float charge)

-3.3mV/°C cell

Refer to Figure 5. In order to prevent a poor-charge under low temperature and over-charge under high temperature, the charge voltage must be set at the appropriate value according to the battery temperature.

Table 1 Charge voltage and maximum charge current

Applications	Charge voltage (V/cell)			Max. charge current (A)
	Temperature	Set point	Allowable range	
Cycle use	20°C (68°F)	2.45	2.40~2.50	0.3C
Standby use	20°C (68°F)	2.275	2.25~2.30	

เอกสารนี้เป็นเอกสารของบริษัทฯ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

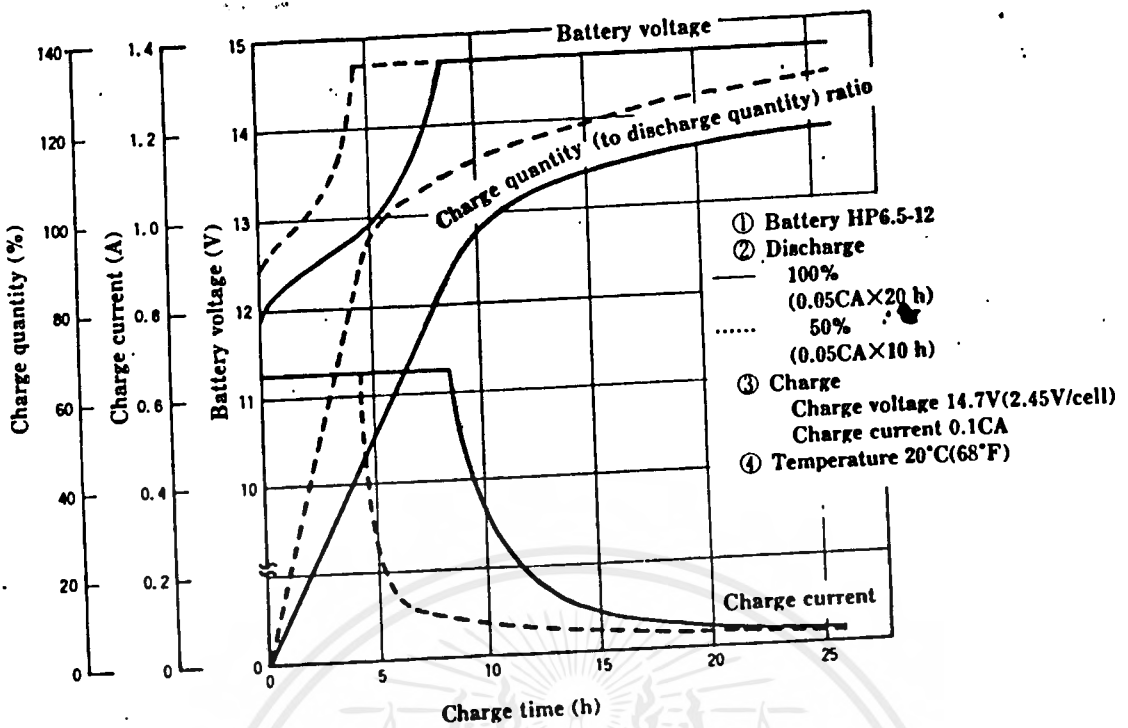


Figure 3 HP6.5-12, charge characteristic for the constant voltage 14.7V (2.45V/cell)
(Typical example of the charge characteristic for the cycle use of HP type sealed lead-acid battery)

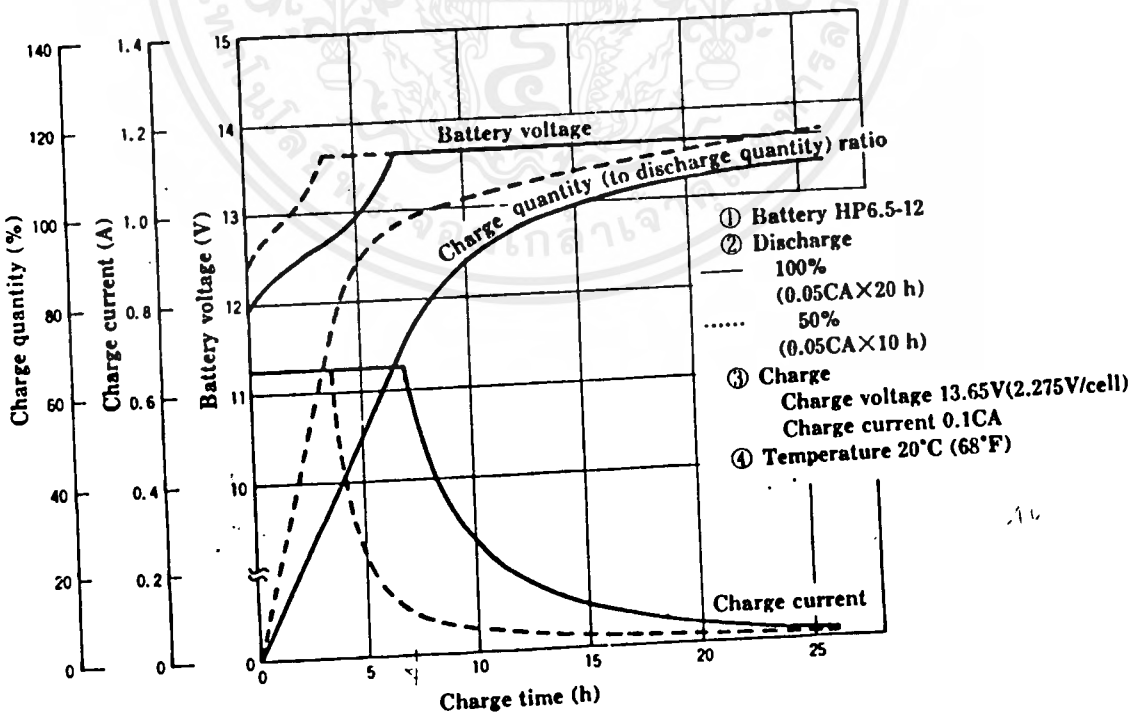
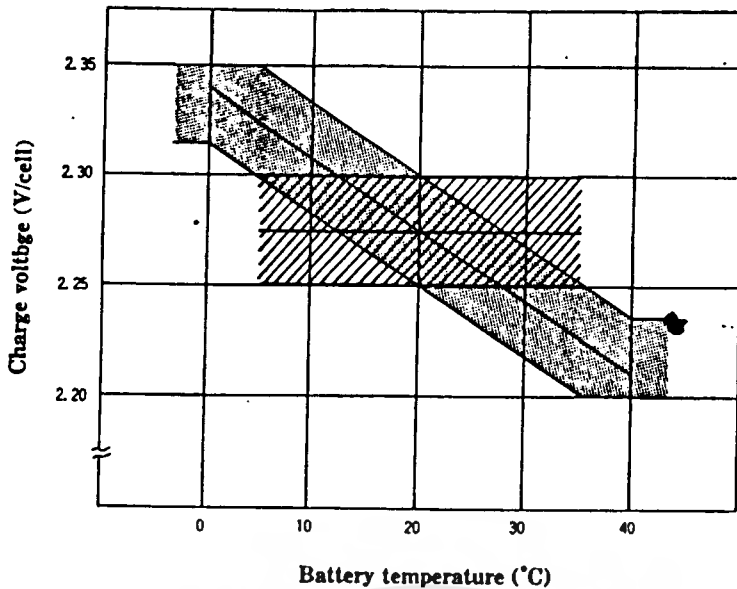


Figure 4 HP6.5-12, charge characteristic for the constant voltage 13.65V (2.275V/cell)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้โดยไม่ขออนุญาตจากฝ่ายไอซีเอ็นด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อี-ฟังก์ชันมีเหตุแต่แปลลงเนื้อหาและต่ออาจอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
lead-acid battery)



When used in a temperature range of 5 to 35°C.



When used in a temperature of 5°C or below or 35°C or above.

- (1) Even under high temperature, a charging voltage more than 2.2V/cell of open circuit voltage is required.
- (2) Even under low temperature, the charging voltage must be set at less than 2.35V/cell so as to prevent gas generating from the battery.
- (3) The battery life will be shortened as the service temperature rises.
- (4) Using the battery for a long period of time under temperature between 40 to 50°C may cause a thermal runaway.

Figure 5 Relation between battery temperature and charging voltage for standby use.

charge

The battery capacity (Ah) is a product of the discharge current (A), and time (h) to the final discharge voltage:

$$\text{Battery capacity (Ah)} = \text{Discharge current (A)} \times \text{Discharge duration time (h)}$$

From the above equation, the Discharge duration time varies depending on the discharge current. The battery capacity also greatly depends on the discharge current.

For example, compare 20 HR (Hour Rate) discharge and 1 HR discharge case:

$$\text{For 20 HR, } 0.05\text{C (A)} \times 20 \text{ (h)} = 1\text{C (Ah)}$$

$$\text{For 1 HR, } 0.6\text{C (A)} \times 1 \text{ (h)} = 0.6\text{C (Ah)}$$

This means that the capacity for the one hour case is 60% of the 20 hours case.

Evidently, increasing discharge current causes decrease in the apparent Ah capacity.

The final discharge voltage also varies depending on the discharge current.

The discharge capacity is affected by the battery temperature during discharge. Gener-

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ally, the capacity decreases when the battery temperature decreases during discharge. Discharge characteristics are described in Figure 7.

Table 2 Discharge current and final discharge voltage

Discharge current (A)	Final discharge voltage (V/cell)
$0.2C > (A)$ or intermittent discharge	1.75
$0.2C \leq (A) < 0.5C$	1.70
$0.5C \leq (A) < 1.0C$	1.55
$1.0 C < (A)$	1.30

(1) Discharge current and final discharge voltage

For the relation between discharge current and final discharge voltage, Table 2 is adopted. The battery should never be discharged to less than the predetermined final discharge voltage. Otherwise, overdischarge may result. Repeated overdischarge may cause failure to recover capacity even by charging.

(2) Discharge characteristics at various rates

Figure 6 shows the discharge performance at various rates for HP6.5-12. Figure 8 to Figure 11 show the relation between the discharge current and time. Using this figure, select the appropriate capacity for the sealed lead-acid battery.

For the final discharge voltage, refer to Table 2.

(3) Temperature and discharge capacity

Figure 7 shows the relation between temperature and discharge capacity. This figure shows the result of charge at 20°C(68°F) and discharge at various temperatures.

Avoid operation of the battery below -15°C (5°F) or beyond 50°C (122°F) since damage may occur even though the battery may still operate.

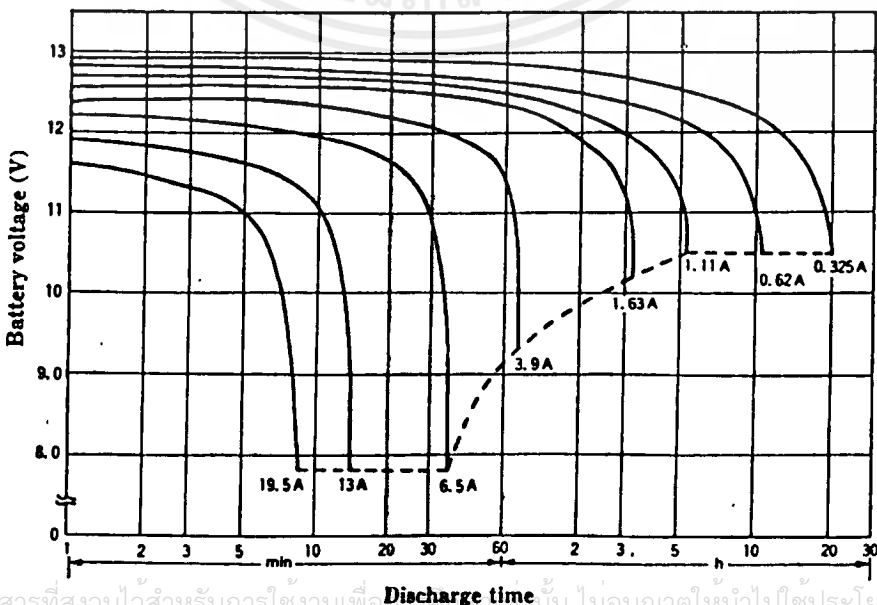


Figure 6 HP6.5-12, discharge characteristic at rates(25°C (77°F))

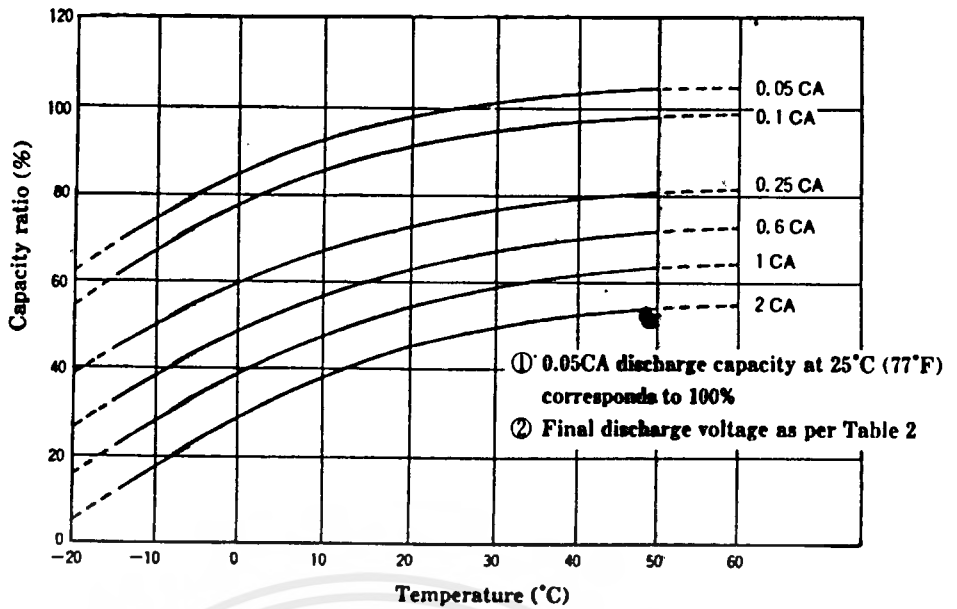


Figure 7 Temperature and discharge capacity

Table 3. Discharge current in ampere to each voltage on HP type sealed lead-acid battery

Final voltage (V/cell)	Temp. (°C)	Discharge time											
		0.5M	1M	2M	3M	4M	5M	7M	10M	15M	20M	30M	1H
1.8	25	4.0C (3.2C)	3.9C (3.15C)	3.8C (3.1C)	3.7C (3.0C)	3.5C (2.8C)	3.2C (2.6C)	2.8C (2.3C)	2.3C (2.0C)	1.8C (1.65C)	1.5C (1.4C)	1.1C	0.64C
	5	3.2C (2.55C)	3.0C (2.4C)	2.7C (2.35C)	2.5C (2.3C)	2.3C (2.15C)	2.2C (2.0C)	1.9C (1.8C)	1.75C (1.65C)	1.4C (1.3C)	1.2C (1.1C)	0.95C	0.59C
	-5	2.5C (2.1C)	2.4C (2.05C)	2.2C (2.0C)	2.1C (1.95C)	1.9C (1.8C)	1.8C (1.6C)	1.6C (1.5C)	1.4C (1.3C)	1.1C (1.0C)	0.96C (0.86C)	0.76C	0.48C
1.7	25	5.6C (4.3C)	5.1C (4.2C)	4.9C (4.0C)	4.3C (3.7C)	4.0C (3.4C)	3.6C (3.2C)	3.0C (2.75C)	2.5C (2.3C)	1.9C (1.8C)	1.6C (1.5C)	1.15C	0.67C
	5	5.1C (3.8C)	4.6C (3.65C)	3.9C (3.4C)	3.4C (3.15C)	3.0C (2.8C)	2.8C (2.5C)	2.4C (2.1C)	2.0C (1.8C)	1.6C (1.5C)	1.3C (1.2C)	1.0C	0.62C
	-5	3.6C (2.9C)	3.4C (2.7C)	3.0C (2.65C)	2.8C (2.6C)	2.5C (2.3C)	2.3C (2.0C)	2.0C (1.85C)	1.7C (1.6C)	1.3C (1.2C)	1.1C (1.0C)	0.86C	0.53C
1.65	25	6.6C (4.85C)	5.9C (4.7C)	5.2C (4.45C)	4.6C (4.05C)	4.2C (3.65C)	3.8C (3.35C)	3.2C (2.85C)	2.7C (2.35C)	2.0C (1.85C)	1.65C (1.55C)	1.2C	0.69C
	5	5.6C (3.9C)	4.9C (3.8C)	4.1C (3.6C)	3.6C (3.3C)	3.15C (2.9C)	2.95C (2.6C)	2.5C (2.2C)	2.1C (1.9C)	1.7C (1.6C)	1.4C (1.3C)	1.05C	0.64C
	-5	4.4C (3.1C)	3.9C (3.0C)	3.3C (2.9C)	2.9C (2.7C)	2.6C (2.35C)	2.4C (2.1C)	2.1C (1.9C)	1.7C (1.6C)	1.35C (1.25C)	1.15C (1.05C)	0.88C	0.54C
1.6	25	7.6C (5.4C)	6.7C (5.2C)	5.6C (4.9C)	4.9C (4.4C)	4.4C (3.9C)	3.9C (3.5C)	3.3C (3.0C)	2.8C (2.4C)	2.1C (1.9C)	1.7C (1.6C)	1.25C	0.7C
	5	6.1C (4.0C)	5.2C (3.9C)	4.3C (3.75C)	3.8C (3.5C)	3.3C (3.1C)	3.1C (2.75C)	2.6C (2.3C)	2.2C (2.0C)	1.8C (1.7C)	1.5C (1.4C)	1.1C	0.66C
	-5	5.1C (3.3C)	4.4C (3.2C)	3.5C (3.1C)	3.0C (2.75C)	2.7C (2.4C)	2.5C (2.2C)	2.2C (2.0C)	1.75C (1.65C)	1.4C (1.3C)	1.2C (1.1C)	0.9C	0.55C

* The number in bracket shows a discharge current of rated capacity above 15Ah.

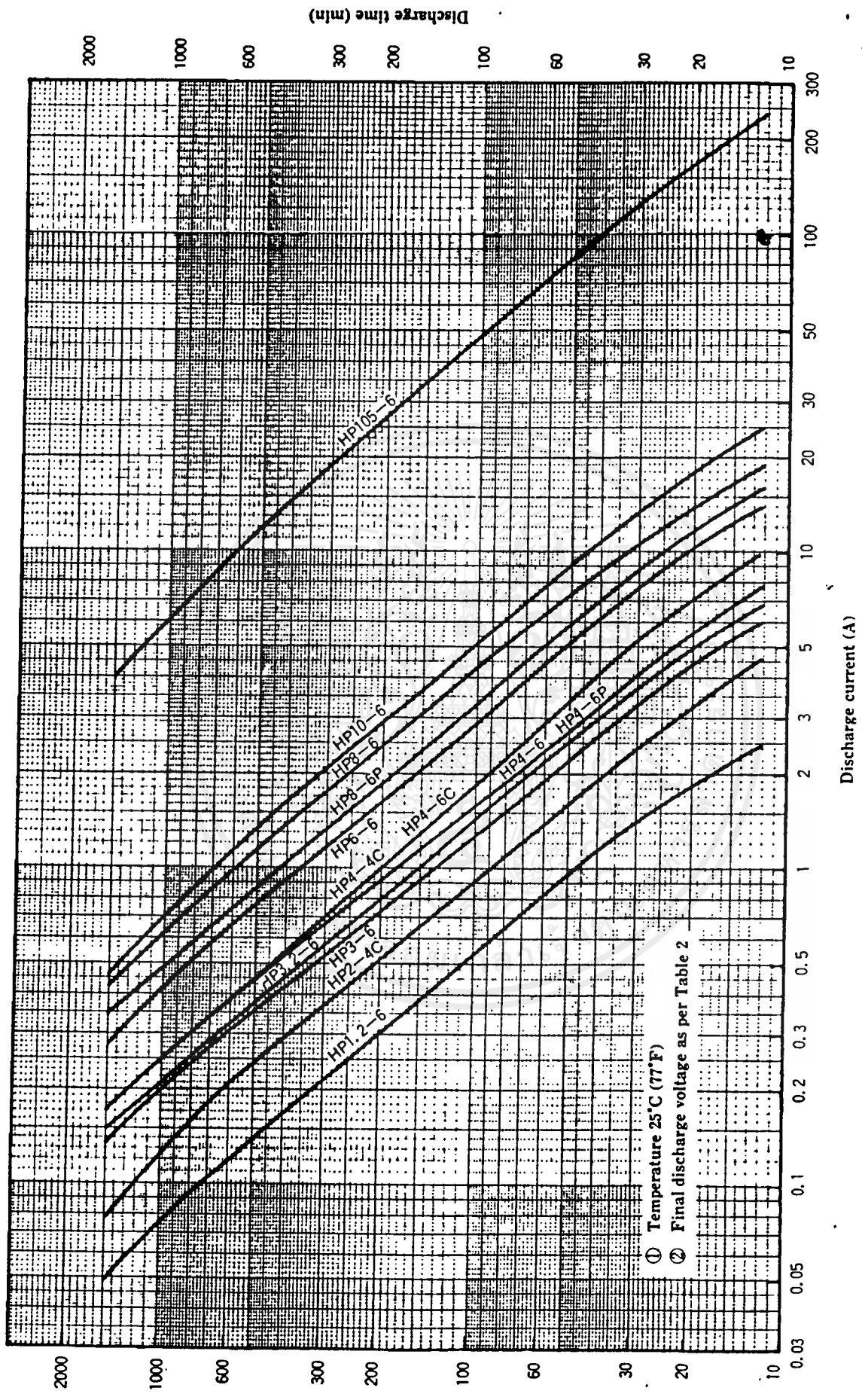


Figure 8 Discharge current and discharge duration time period of 4V and 6V HP type sealed lead-acid battery (25°C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานทางการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

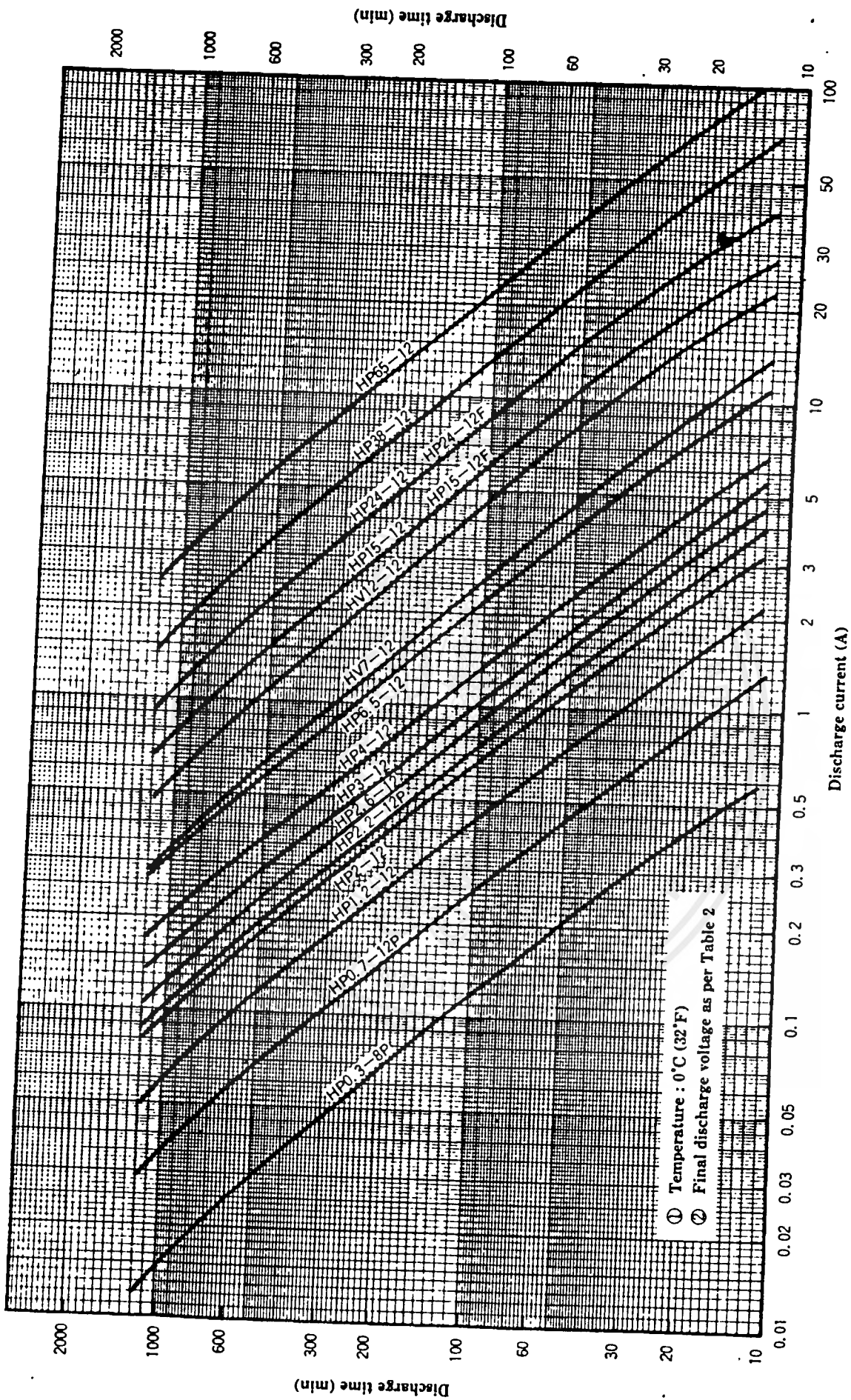


Figure 11 Discharge current and discharge duration time period of 8V and 12V HP type and HV type sealed lead-acid battery (0°C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ใ้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 Overdischarge

Compared to the alkaline battery, the sealed lead-acid battery is very sensitive to overdischarge. And overdischarge results in failure to recover normal capacity, reduced capacity, or shortened service life. Overdischarge also occurs by leaving the battery in a discharged state. The HP type sealed lead-acid battery overcomes this. If this battery is overdischarged and left standing in a discharged state for several days, it can recover its original capacity when charged.

However it is necessary to avoid overdischarge situations as much as possible. Also check the following points when charging.

Precautions:

- ① The original capacity can be recovered after two or three consecutive overdischarges or leaving the battery in discharged state. Beyond this limit, the battery may not recover to its original capacity.
- ② Always perform constant-voltage charging with a 2.45V/cell or constant-current charging with 0.05CA. The charge voltage of 2.275V/cell may not be enough to recover to the capacity above. In this case, repeat charge and discharge two or three times.

Figure 12 shows an example of the charge characteristic after overdischarge and leaving the battery in a discharged state. As this figure shows, the charge current may not flow in the initial period of charge. This is not abnormal since the charge current flows as charging continues.

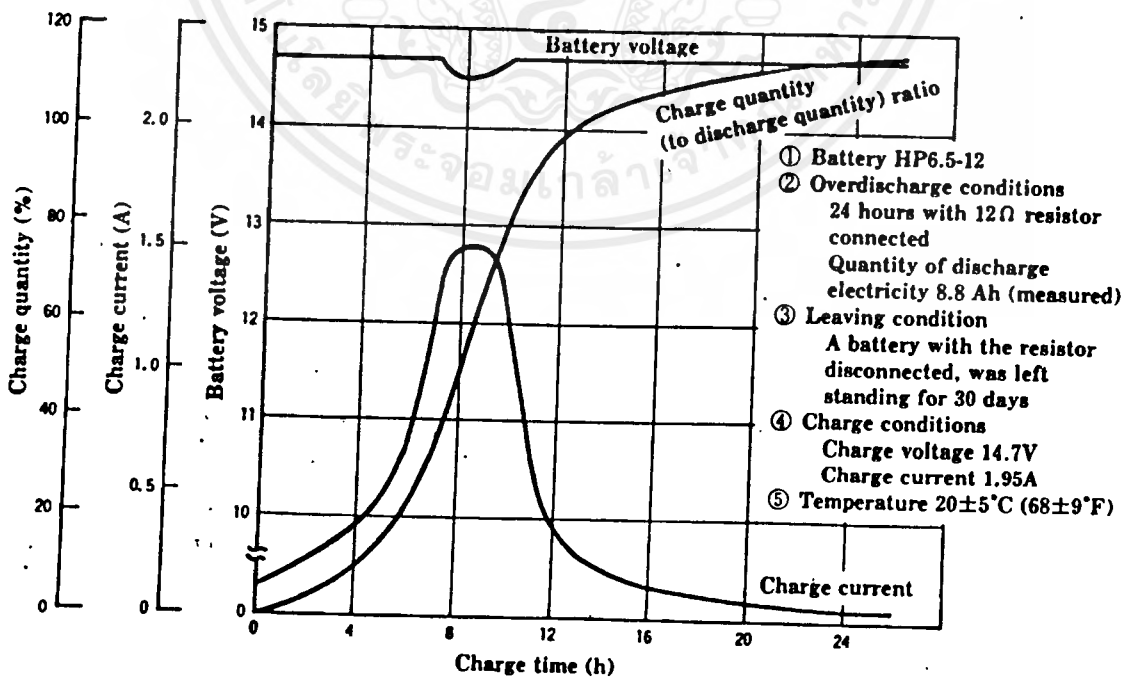


Figure 12 An example of the charge characteristic after overdischarge and leaving the battery in a discharged state

3.4 Capacity Retention and Storage

(1) Capacity retention

When the charged battery is left standing for an extended period of time, its capacity gradually decreases and enters to discharged state. The battery consumes the stored electric energy without releasing it effectively to the circuits.

This is called self-discharge.

This appearance is one of inevitable loss on the battery and it will occur even in case of battery being not used and being charged. The cause of self-discharge is chemical and electrochemical. Self-discharge for the lead-acid battery is described below.

① Chemical

Both active anode (lead dioxide) and active cathode (spongy lead) substances activated by a charge, are either decomposed or brought to gradual reaction with sulfuric acid in the electrolyte, which then changes to stable lead sulfate causing self-discharge.

② Electrochemical

Impurities brought to the battery either from local cells or oxidize or reduce both electrodes, causing self-discharge.

The HP type sealed lead-acid battery incorporates the new lead-calcium alloy grid structure uniquely developed by HITACHI. This structure almost completely eliminates self-discharge caused by the electrochemical action through dissolution of impurities (antimony, and so on) encountered in lead-acid batteries. The self-discharge quantity of the HITACHI battery is very small, 1/3 to 1/4 that of ordinary lead-acid batteries. This means that this battery has a superior capacity retention characteristic. See Figure 13, the capacity preservation characteristic and storage guideline.

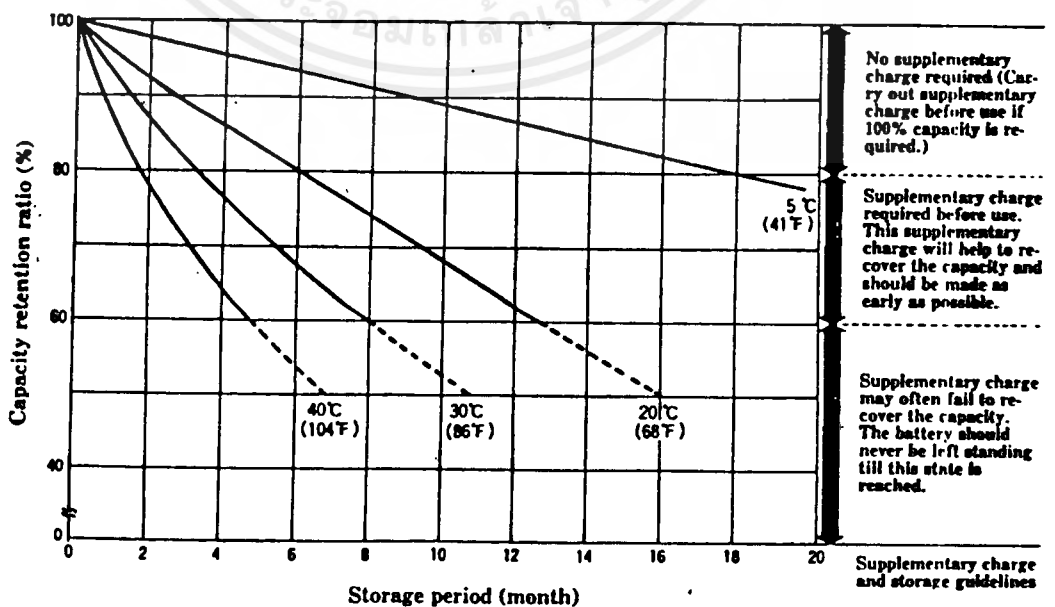


Figure 13 Capacity retention characteristic and the supplementary charge and storage guideline

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและหดยังสิ่งอื่นใดโดยไม่ได้รับอนุญาต

(2) Storage

Lead-acid batteries previously were affected by long term storage after charging. But this battery is not so affected. This battery offers longer extended storage than conventional batteries. See Figure 13.

During storage, carry out supplementary charging according to the cycle shown in Table 4.

For supplementary charging after long storage, either the constant-voltage charge with 2.45V/cell, or the constant-current charge with 0.05CA, is recommended. But, sometime, one supplementary charge may not recover to the 100% capacity. Such being the case, it should be repeated until the capacity is recovered before storage.

Table 4 Storage temperature and recommended supplementary charge interval

Storage temperature	Recommended supplementary charge interval	Supplementary charge method
Below 20°C (68°F)	Every 12 months	* more than 48 hours with a constant voltage of 2.275V/cell
20 to 30°C (68 to 86°F)	Every 8 months	* 6 to 12 hours with a constant voltage of 2.45V/cell
Over 30°C (86°F)	Storage to be avoided	* 6 to 12 hours with a constant current of 0.05CA

3.5 Service Life

Similar to other batteries, this battery develops electrode deterioration after extended use. When the service life is reached, the capacity cannot be recovered by charging.

Depending on the charge method or service temperature, this battery may have a shorter life than a lead-acid battery with a large quantity of electrolyte.

The following factors are mainly responsible in shortening of the service life of the battery :

① Discharge depth

Repetition of discharge with a large discharge quantity (that is, deep discharge) shortens the cycle life.

② Discharge current magnitude

After repeating the discharge with a small discharge quantity (that is, light discharge), a very large discharge current will shorten the cycle life.

③ Charge current magnitude

Excessively large charge current generates gas in a quantity exceeding the absorption rate of the battery. This causes internal pressure to rise, and gas is expelled by the valve. Finally the electrolyte decreases and becomes empty.

This requires particular attention during trickle or float charging.

④ Overcharge quantity

When it is overcharged, the battery component (plates, separators, and so on) will suffer for deterioration due to electrolytic oxidation. In case of trickle or float charge, the overcharge quantity is a vital factor in determining battery life.

⑤ Influence of ambient temperature

High ambient temperature accelerates deterioration of battery components. With constant-voltage charging, high ambient temperature allows an unnecessary large quantity of charge current to flow, which results in a shorter service life. Charging

at low temperature, however, causes generation of H_2 gas. This gas causes the internal pressure to increase or the electrolyte to decrease, and thereby shorten service life.

(1) Cycle service life

Figure 14 shows the relation between the discharge depth and number of cycle servicing. As the discharge depth increases during servicing the number of service cycles decreases. When used for similar loads, the battery which is designed for expanded capacity will have a better service life.

(2) Trickle (float) charge service life

Figure 15 shows the battery capacity and trickle (or float) charge service life. The dark shaded portion indicates the range of the service life characteristic.

Figure 15 applies to the trickle or float charge with the charge voltage of 2.25 to 2.30V/cell for the HP type sealed lead-acid battery.

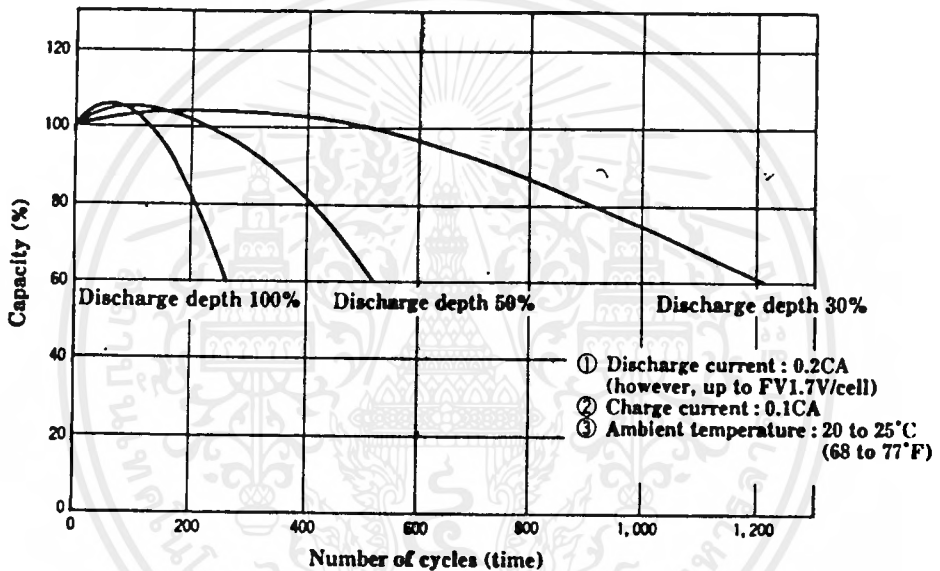


Figure 14 Cycle service life

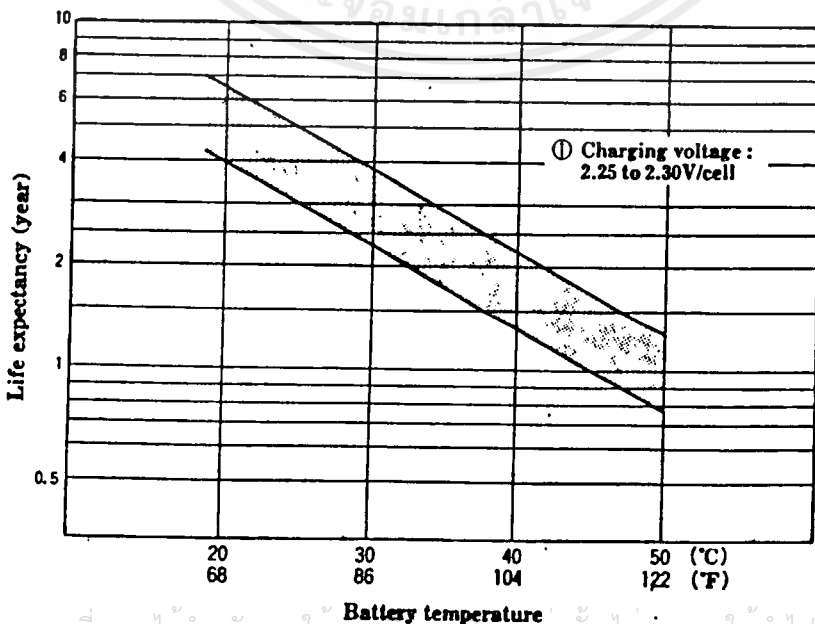


Figure 15 Relation between battery temperature and trickle (float) charge service life

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Charge Method

4.1 General

Choose the appropriate charge method according to the application and conditions of the HP type sealed lead-acid battery to get full performance from the battery. Methods available: the modified constant voltage charge method, constant current charge method, constant-voltage charge method, and two-step constant voltage method. The modified constant voltage charge method and constant voltage charge method are generally used for batteries with cycle servicing. And, the constant voltage charge method is generally used for standby servicing (trickle and float). Also, the modified constant voltage charge method is used for supplementary charge of the battery left standing for a long time. Recently the two-step constant voltage charge method is being used for rapid charging of the sealed lead-acid battery. Refer to Table 5 for the charge methods and their features.

Table 5 HP type sealed lead-acid battery charge methods and features

Charge method	Cycle service	Standby (trickle, float)	Supplementary charge	Circuit diagram
Modified constant voltage charge (simplified charge)	<ul style="list-style-type: none"> A large current flows at the initial stage of battery charge, then the charging current reduces as the battery voltage rises in the course of charge. However charging current fluctuates largely by the charger's input power fluctuations. Low cost 	Not applicable	<ul style="list-style-type: none"> Charge possible within a relatively short period Charge of batteries connected in series is possible for batteries discharged under a given condition Low cost 	Figure 16
Constant current charge	<ul style="list-style-type: none"> Charge is possible within a relatively short period Protective circuit required to prevent overcharge High cost 	Not practical	<ul style="list-style-type: none"> Charge to meet discharge quantity is possible by controlling the time 	Figure 18
Constant voltage charge (constant current constant voltage)	<ul style="list-style-type: none"> Proper charge In general, charging requires a lot of time. fast charge is possible by changing set voltage and current. Overcharge countermeasure is necessary for the final stage of charge. Normal cost 	<ul style="list-style-type: none"> Proper charge Inaccurate charge voltage may cause overcharge or undercharge. Relatively long time is necessary for recovery after deep discharge Normal cost 	<ul style="list-style-type: none"> Charge of batteries connected in series is possible for batteries discharged under a given condition Normal cost 	Figure 20
Two-step constant voltage charge	<ul style="list-style-type: none"> Reasonable fast charge High cost 	<ul style="list-style-type: none"> Charge for recovery is possible within a relatively short period even after deep discharge High cost 		Figure 22

4.2 Charge Methods

(1) Modified constant voltage charge method (simplified method)

This method is easy to handle and less costly. However, since charging voltage fluctuates affected by the charger's input power fluctuations, the following points must be kept in mind when using it.

(1) Due to lack of stability of charging voltage, this method cannot be used for trickle use.

(2) When used for cycle use, the timing of charging OFF is important so that the charging volume does not short or become excessive. If the battery is left intact while being charged, it would cause an overcharge.

An example of circuit diagram is shown in Figure 16, and an example of charging characteristics in Figure 17.

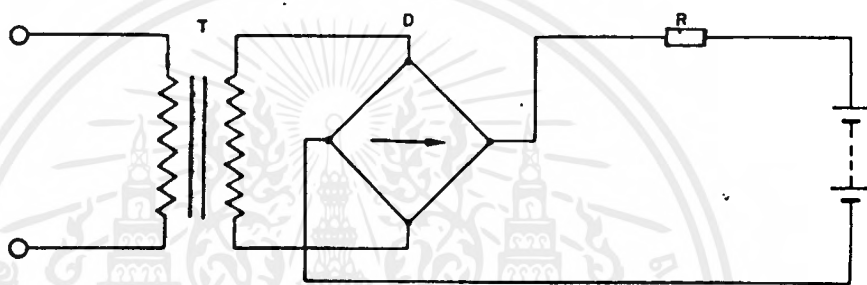


Figure 16 Modified constant voltage charge circuit

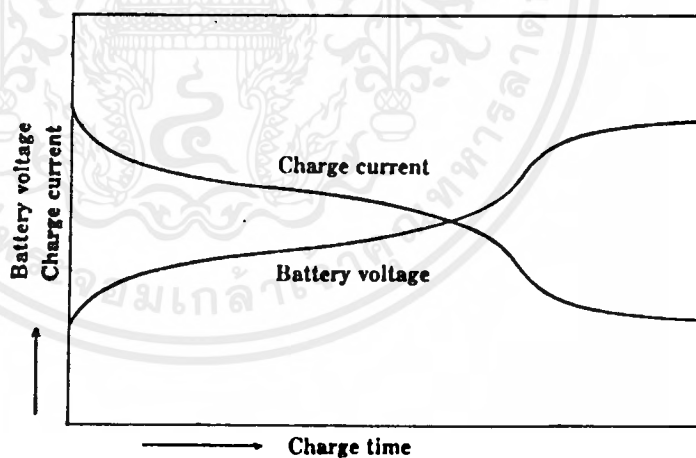


Figure 17 Modified constant voltage charge characteristic

As shown in Figure 17, a large current flows at the initial stage of battery charge, then the charging current reduces as the battery voltage rises in the course of charging. However, due to lack of stability of charging voltage, the current flowing during charging cannot be controlled. In this charging method, the battery life in cycle use shortens compared with that under the constant voltage charging method.

(2) Constant current charge method

This method consists of charging the battery with constant current.

With this method the charge time and charge quantity can easily be calculated,

however, an expensive circuit is necessary to obtain a highly accurate, constant current. Consequently, this charger is rarely used for general purpose.

Figure 18 shows an example of the constant current charge circuit. Figure 19 shows an example of the charge characteristic.

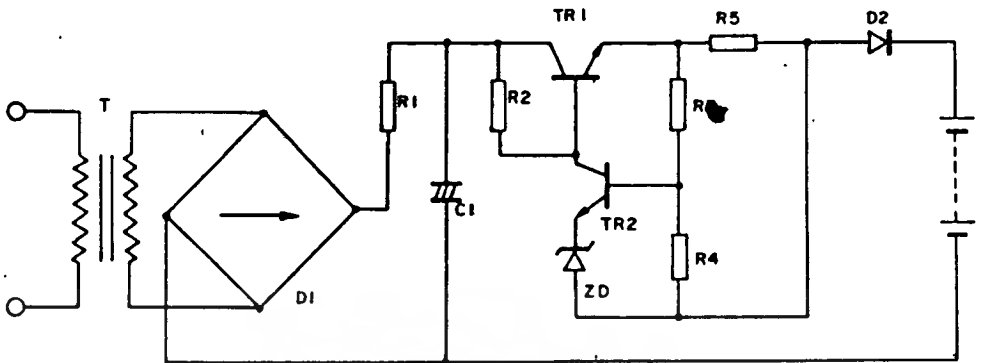


Figure 18 Constant current charge circuit

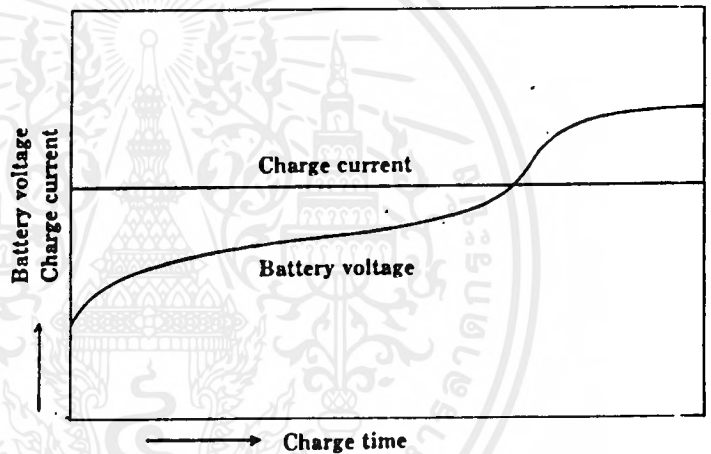


Figure 19 Constant current charge characteristic

(3) Constant voltage charge method (constant-current constant-voltage charge method)

This method consists of applying constant voltage to the battery with a constant voltage unit. This is the charge method of battery by utilizing a different voltage between its voltage and battery voltage. The charge current is initially large, and decreases towards the end of charging. It is necessary to set the charge voltage according to battery charging and temperature characteristics. Inaccurate voltage causes overcharge or undercharge.

Since there is a large current flow at the start, this method requires a large capacity charging unit, which causes the cost to increase. Consequently the constant-current constant-voltage charge method with limited initial current is widely used for cycle service and standby use batteries.

Figure 20 and 21 show an example of the constant-current constant-voltage charge circuit diagram and charge characteristic respectively. The circuit shown in Figure

20 has a temperature compensation circuit for charge voltage, which guarantees optimum charge regardless of change in the ambient temperature.

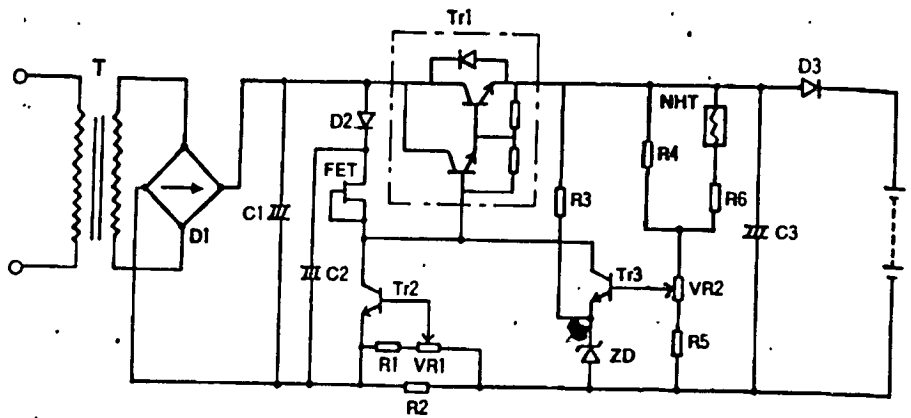


Figure 20 Constant-voltage constant-current charge circuit

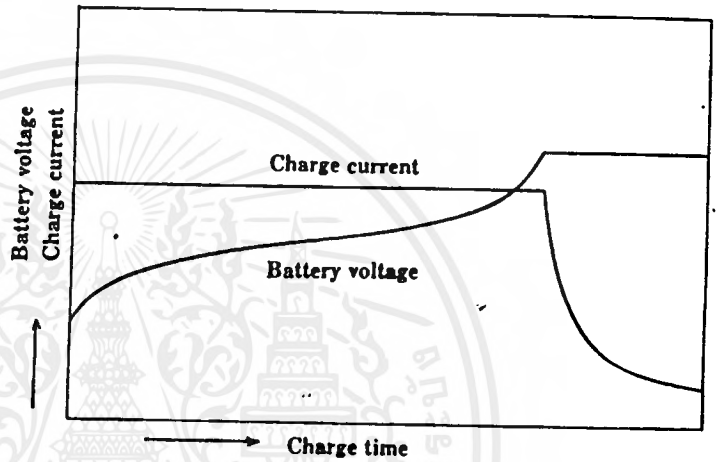


Figure 21 Constant-voltage constant-current charge characteristic

(4) Two-step constant voltage charge method

This method uses two constant-voltage devices (IC_1 and IC_2). The device with constant voltage with the set high (IC_1) is used initially. When the charge is nearly complete and the battery voltage has risen to a specified value (with the charge current decreased), the second device (IC_2) is used to switch the set voltage to the lower charge. This method enables fast charging during cycle service, without the possibility of overcharge even after long extended charge. This method also allows fast charge in standby use.

Figure 22 shows an example of the circuit diagram.

Figure 23 shows an example of charge characteristic.

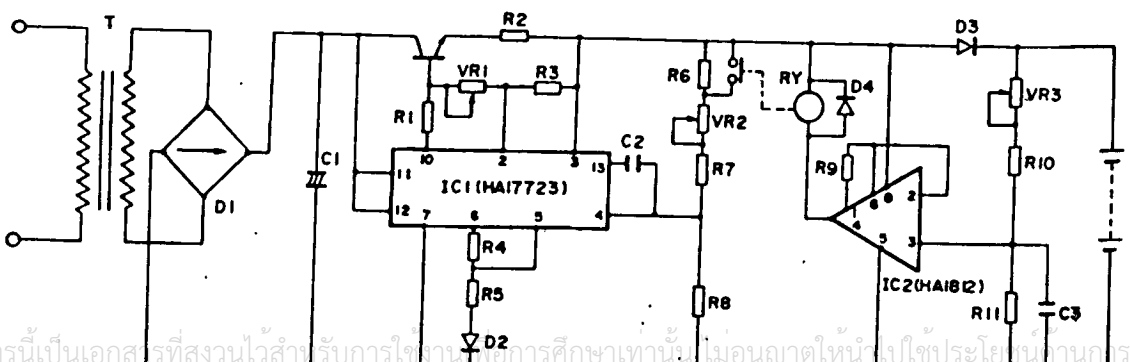


Figure 22 Two-step constant voltage circuit

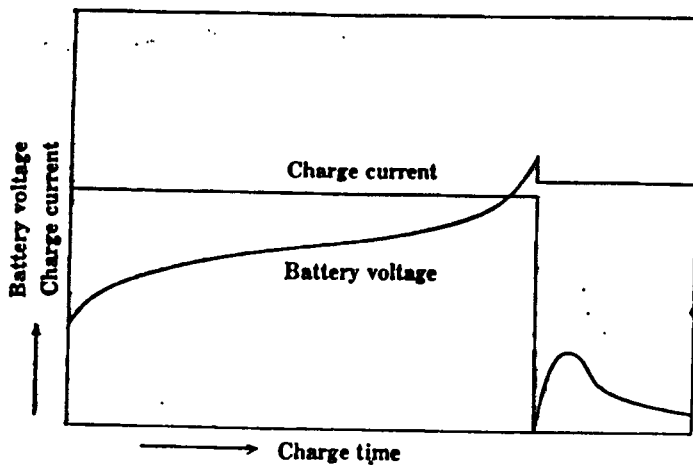


Figure 23 Two-step constant voltage charge characteristic

4.3 Charge Precautions

(1) For cycle use

The cycle use requires charging to be completed within a short period. However, care should be taken when a person is not familiar with the battery or charger.

Particularly when making fast charge, protective measures (incorporation of a backup timer, and so on) should be taken to prevent overcharge.

- ① Take safety precautions, such as, automatic cut-off of charge upon completion ; or preventing overcharge even after long extended charge by controlling the charge current.
- ② The charge characteristic is affected by the temperature. Use the temperature compensation circuit when the charge is to be made at an ambient temperature less than 5°C (41°F) or more than 35°C (95°F).
- ③ Contact our company when fast charge occurs for two or less hours.

(2) For standby use

For standby use, the trickle charge and float charge are available.

In either case, the battery is normally charged at small current enough to meet the self-discharge of battery. Power supply from the battery to the load is made only for emergencies (power failure, and so on).

This method requires a lot of time for charging, and the two-step constant-voltage charge method should be selected when the battery capacity is to be recovered within a short period after discharge. Check the following points when designing the standby use charger:

- ① Because the battery is charged continuously for a long period of time, even a slight difference in the charge voltage results in a big difference in expected service life. It is essential to ensure accurate control to minimize charge voltage fluctuation.
- ② The charge characteristic is greatly influenced by the temperature. Use the temperature compensation circuit for an ambient temperature less than 5°C

เอกสารนี้เป็นเอกสารที่สงวน (41°F) and more than 35°C (95°F). เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. Specifications List

Battery type ¹⁾	Nominal voltage (V)	Rated capacity(Ah)			Weight (Approx. kg(lbs))	Energy density (wh/ℓ)	Specific energy (wh/kg)	Internal resistance (Approx. mΩ)	Max. Discharge current 5sec (A)
		20HR 1.75 V/cell	10HR 1.75 V/cell	1 HR 1.55 V/cell					
HV 7-12	12	7	6.5	4.8	2.7 (6.0)	90	31	22	105
HV 12-12	12	12	11	8.2	4.1 (9.0)	104	35	16	180
HP 2-4C	4	2	1.85	1.3	0.29(0.64)	75	28	18	30
HP 4-4C	4	4	3.7	2.6	0.54(1.2)	79	30	12	40
HP 4-6C	6	4	3.7	2.6	0.80(1.8)	83	30	20	40
HP 1.2-6 (6M1.2)	6	1.2	1.1	0.7	0.28(0.62)	58	26	70	18
HP 3-6 (6M3.0)	6	3	2.8	1.8	0.62(1.4)	65	29	35	45
HP 3.2-6 (6M3.2)	6	3.2	3.0	1.9	0.73(1.6)	71	26	25	48
HP 4-6 (6M4.0)	6	4	3.7	2.4	0.80(1.8)	70	30	20	60
HP 4-6P (6M4.0)	6	4	3.7	2.4	0.80(1.8)	70	30	30	20
HP 6-6 (6M6.0)	6	6	5.6	3.6	1.2 (2.6)	74	30	20	90
HP 8-6 (6M8.0)	6	8	7.4	4.8	1.7 (3.8)	67	28	15	120
HP 8-6P	6	8	7.4	4.8	1.6 (3.5)	60	30	25	20
HP 10-6 (6M10)	6	10	9.3	6.0	1.9 (4.2)	84	32	10	150
HP 105-6	6	105	98	63	19.0 (41.9)	92	33	2	630
HP 0.3-8P	8	0.3	0.28	0.2	0.11(0.24)	45	22	350	1
HP 0.7-12P (12M0.7)	12	0.7	0.65	0.4	0.34(0.75)	57	25	220	9
HP 1.2-12 (12M1.2)	12	1.2	1.1	0.7	0.56(1.2)	60	26	110	18
HP 2-12 (12M1.9)	12	2	1.8	1.2	0.93(2.1)	66	26	90	30
HP 2.2-12P	12	2.2	2.0	1.3	0.78(1.7)	87	33	100	9
HP 2.6-12 (12M3.2)	12	2.6	2.4	1.6	1.4 (3.1)	49	22	110	48
HP 3-12 (12M3.0)	12	3	2.8	1.8	1.2 (2.6)	67	30	60	45
HP 4-12	12	4	3.7	2.4	1.7 (3.8)	75	28	45	60
HP 6.5-12 (12M6.0)	12	6.5	6.2	3.9	2.4 (5.3)	84	33	25	98
HP 15-12 (12M15)	12	15	14	9.0	5.9 (13.0)	78	31	15	225
HP 15-12F	12	15	14	9.0	5.9 (13.0)	78	31	15	225
HP 24-12 (12M24)	12	24	22	14	9.0 (19.9)	79	32	10	360
HP 24-12F (12M24)	12	24	22	14	9.0 (19.9)	79	32	10	360
HP 38-12	12	38	35	23	14.5 (32.0)	83	31	8	360
HP 65-12	12	65	60	39	22.0 (48.5)	77	35	8	400

¹⁾ The type number in bracket is an indication in accordance with Japanese Industrial Standard. (JIS C8702)

²⁾ Current limited constant voltage charging is recommended.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Battery type ¹⁾	Dimensions(mm(Inch))				Max. charging current (A)	Charging voltage ²⁾ (V)			
	Overall height including tabs(Max.)	Container height	Length	Width		Stand by use	Cycle use		
HV 7 -12	102 (4.02)	94 (3.70)	151 (5.94)	65 (2.56)	2.1	13.5 to 13.8 (-20mV/°C)	14.4 to 15.0 (-30mV/°C)		
HV 12-12	102 (4.02)	94 (3.70)	151 (5.94)	98 (3.86)	3.6				
HP 2 -4C	63.5(2.50)	63 (2.48)	35.5(1.40)	47.8(1.88)	0.6	-	4.8 to 5.0(-10mV/°C)		
HP 4 -4C	119.5(4.70)	119 (4.69)	35.5(1.40)	47.8(1.88)	1.2				
HP 4 -6C	119 (4.69)	118 (4.65)	51.4(2.02)	47.8(1.88)	1.2				
HP 1.2-6 (6M1.2)	59 (2.32)	51 (2.01)	97 (3.82)	25 (0.98)	0.36	6.75 to 6.9 at 20°C (68°F) (Temp. coefficient -10mV/°C)	7.2 to 7.5 at 20°C (68°F) (Temp. coefficient -15mV/°C)		
HP 3 -6 (6M3.0)	68 (2.68)	60 (2.36)	134 (5.28)	34 (1.34)	0.9				
HP 3.2-6 (6M3.2)	132 (5.20)	124 (4.88)	66 (2.60)	33 (1.30)	1.0				
HP 4 -6 (6M4.0)	110 (4.33)	102 (4.02)	70 (2.76)	48 (1.89)	1.2				
HP 4 -6P (6M4.0)	104 (4.09)	102 (4.02)	70 (2.76)	48 (1.89)	1.2				
HP 6 -6 (6M6.0)	102 (4.02)	94 (3.70)	151 (5.94)	34 (1.34)	1.8				
HP 8 -6 (6M8.0)	102 (4.02)	94 (3.70)	151 (5.94)	50 (1.97)	2.4				
HP 8 -6P	122 (4.80)	120 (4.72)	138 (5.43)	50 (1.97)	2.4				
HP 10-6 (6M10)	102 (4.02)	94 (3.70)	151 (5.94)	50 (1.97)	3.0				
HP 105-6	220 (8.66)	190 (7.48)	281 (11.1)	128 (5.04)	31.5				
HP 0.3-8P	61 (2.40)	60 (2.36)	40 (1.57)	22 (0.87)	0.1			9.0 to 9.2 (-13mV/°C)	9.6 to 10.0 (-20mV/°C)
HP 0.7-12P (12M0.7)	62.5(2.46)	61.5(2.42)	96 (3.78)	25 (0.98)	0.21			13.5 to 13.8 at 20°C (68°F) (Temp. coefficient -20mV/°C)	14.4 to 15.0 at 20°C (68°F) (Temp. coefficient -30mV/°C)
HP 1.2-12 (12M1.2)	59 (2.32)	51 (2.01)	98 (3.86)	48 (1.89)	0.36				
HP 2 -12 (12M1.9)	68 (2.68)	60 (2.36)	178 (7.01)	34 (1.34)	0.6				
HP 2.2-12P	61.5(2.42)	60.5(2.38)	200.5(7.89)	25 (0.98)	0.66				
HP 2.6-12 (12M3.2)	78 (3.07)	70 (2.76)	195 (7.68)	47 (1.85)	0.78				
HP 3 -12 (12M3.0)	68 (2.68)	60 (2.36)	134 (5.28)	67 (2.64)	0.9				
HP 4 -12	78 (3.07)	70 (2.76)	195 (7.68)	47 (1.85)	1.2				
HP 6.5-12 (12M6.0)	102 (4.02)	94 (3.70)	151 (5.94)	65 (2.56)	1.95				
HP 15-12 (12M15)	169 (6.65)	167 (6.57)	181 (7.13)	76 (2.99)	4.5				
HP 15-12	169 (6.65)	167 (6.57)	181 (7.13)	76 (2.99)	4.5				
HP 24-12 (12M24)	127 (5.00)	125 (4.92)	175 (6.89)	166 (6.54)	7.2				
HP 24-12F (12M24)	127 (5.00)	125 (4.92)	175 (6.89)	166 (6.54)	7.2				
HP 38-12	172 (6.77)	170 (6.69)	197 (7.76)	165 (6.50)	11.4				
HP 65-12	176 (6.93)	174 (6.85)	350 (13.8)	166 (6.54)	19.5				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. Specifications and Performance Data

CONTENTS

● High Power HV Type

HV 7-1226
 HV 12-1227

● HP Type

4 V Batteries

HP 2-4 C28
 HP 4-4 C29

6 V Batteries

HP 4-6 C30
 HP1.2-6 (6 M1.2)31
 HP 3-6 (6 M3.0)32
 HP3.2-6 (6 M3.2)33
 HP 4-6 (6 M4.0)34
 HP 4-6 P (6 M4.0)35
 HP 6-6 (6 M6.0)36
 HP 8-6 (6 M8.0)37
 HP 8-6 P38
 HP10-6 (6 M10)39
 HP105-640

8 V Battery

HP0.3-8 P41

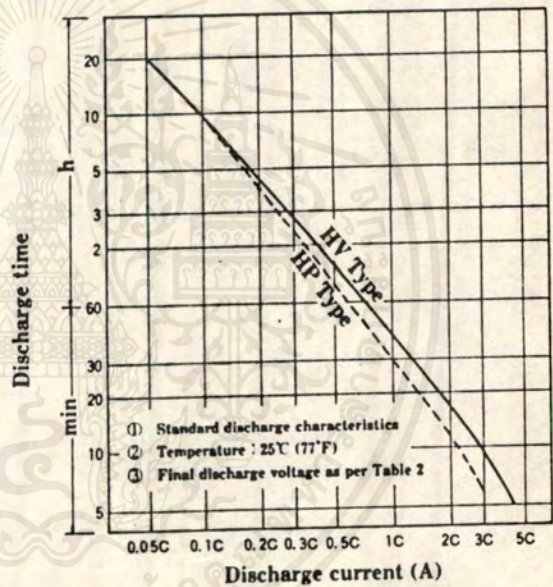
12V Batteries

HP0.7-12P (12M0.7)42
 HP1.2-12(12M1.2)43

The HV type sealed lead-acid batteries were developed for high-rate discharging use, for example, for UPS. The HV type batteries have the higher capacity and superior high-rate discharge characteristics than that of the same size HP type battery. These superior characteristics were accomplished by the improvement of active material on positive plate and the reduction of internal resistance of the battery.

For example, on 10 minutes discharge rate, the HV type sealed lead-acid batteries have 25% higher capacity than that of the same size HP type battery.

The HV type sealed lead-acid batteries will contribute to miniaturize the power equipments.



Comparison between HV type and HP type on discharge duration time period.

HP 2-12(12M1.9)44	HP24-12 F (12M24)!
HP2.2-12P45	HP38-12!
HP2.6-12(12M3.2)46	HP65-12!
HP 3-12(12M3.0)47	
HP 4-1248	
HP6.5-12(12M6.0)49	
HP15-12(12M15)50	
HP15-12F51	
HP24-12(12M24)52	

Note:
 The type number in bracket an indication in accordance with Japan Industrial Stand

เอกสารนี้เป็นเอกสารที่ส่งไปไว้สำหรับการใช้ของฝ่ายที่เกี่ยวข้องเท่านั้น ไม่ควรนำออกจากรั้วโรงงานโดยไม่ได้รับอนุญาตจากฝ่ายที่เกี่ยวข้อง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

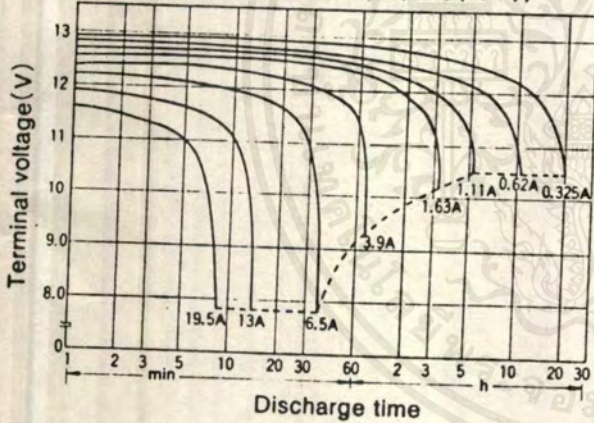
● Specification & Characteristics

Type		HP 6.5-12(12M6.0) [®]
Nominal voltage		12V
Rated capacity		6.5Ah/20 HR
Dimensions	Container Height	94mm (3.70 inches)
	Length	151mm (5.94 inches)
	Width	65mm (2.56 inches)
Weight		Approx. 2.4kg (5.3 lbs)
Capacity 25°C (77°F)	20HR 0.325 A	6.5 Ah
	5 HR 1.11 A	5.5 Ah
	1 HR 3.9 A	3.9 Ah
	1 C 6.5 A	3.25 Ah
Internal resistance		Approx. 25m Ω
Max. Discharge current		98 A (5 sec)
Charging voltage 20°C (68°F)	Standby	13.5 to 13.8V (-20mV/°C)
	Cycle use	14.4 to 15.0V (-30mV/°C)
Max. Charging current		1.95 A

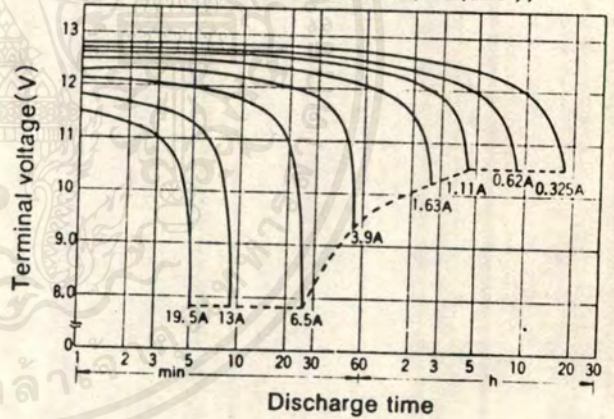


* The type number in bracket is an indication in accordance with Japanese Industrial Standard (JIS C 8702)

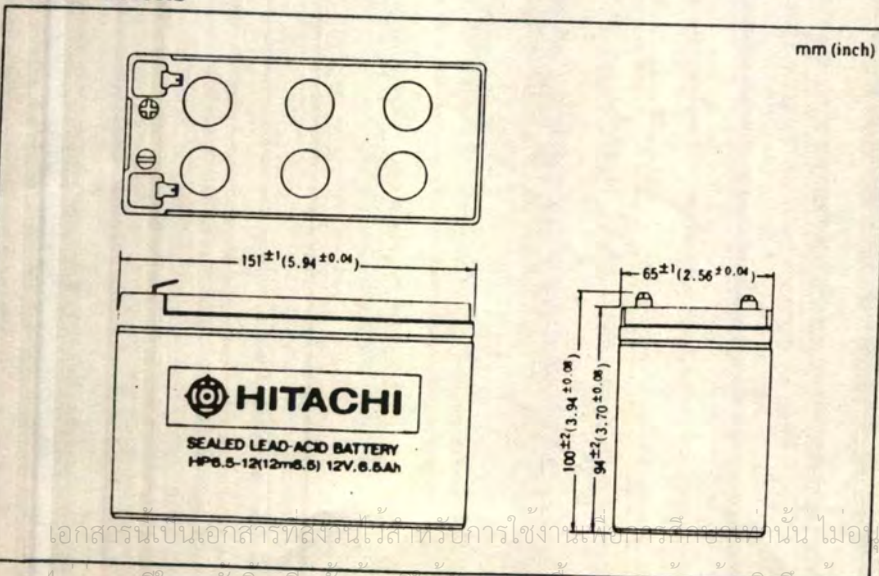
Discharge characteristics(25°C(77°F))



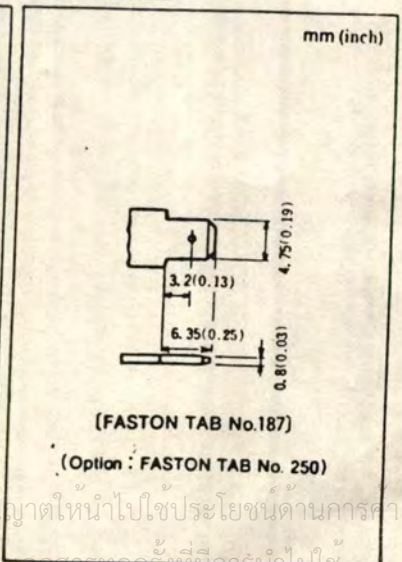
Discharge characteristics(0°C(32°F))



● Dimensions



● Terminal



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อแหล่งอื่นโดยไม่ได้รับอนุญาตจากบริษัทผู้ผลิต

HP Type Sealed Lead-Acid Battery

HP 15-12

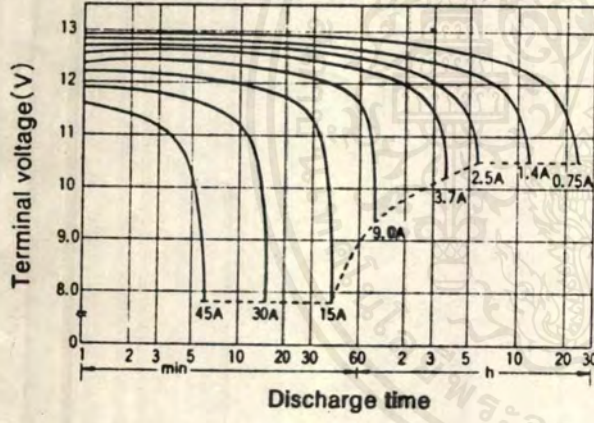
● Specification & Characteristics

Type		HP 15-12(12M15) TM	
Nominal voltage		12V	
Rated capacity		15Ah/20 HR	
Dimensions	Container Height	167mm (6.57 inches)	
	Length	181mm (7.13 inches)	
	Width	76mm (2.99 inches)	
Weight		Approx. 5.9kg (13.0 lbs)	
Capacity 25°C (77°F)	20HR 0.75 A	15 Ah	
	5 HR 2.5 A	12.5 Ah	
	1 HR 9 A	9 Ah	
	1 C 15 A	7.5 Ah	
Internal resistance		Approx. 15 mΩ	
Max. Discharge current		225 A (5 sec)	
Charging voltage 20°C (68°F)	Standby	13.5 to 13.8V (-20mV/°C)	
	Cycle use	14.4 to 15.0V (-30mV/°C)	
Max. Charging current		4.5 A	

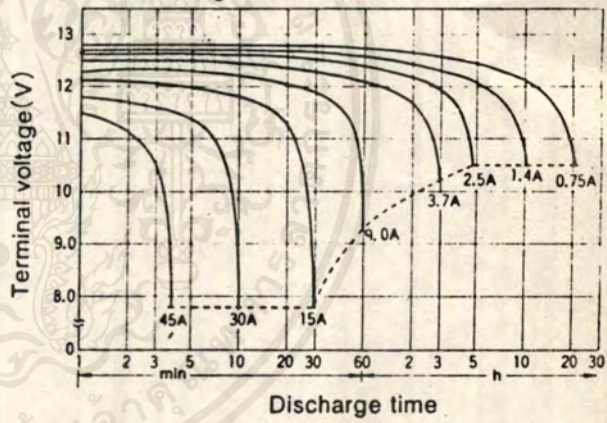


* The type number in bracket is an indication in accordance with Japanes Industrial Standard (JIS C 8702)

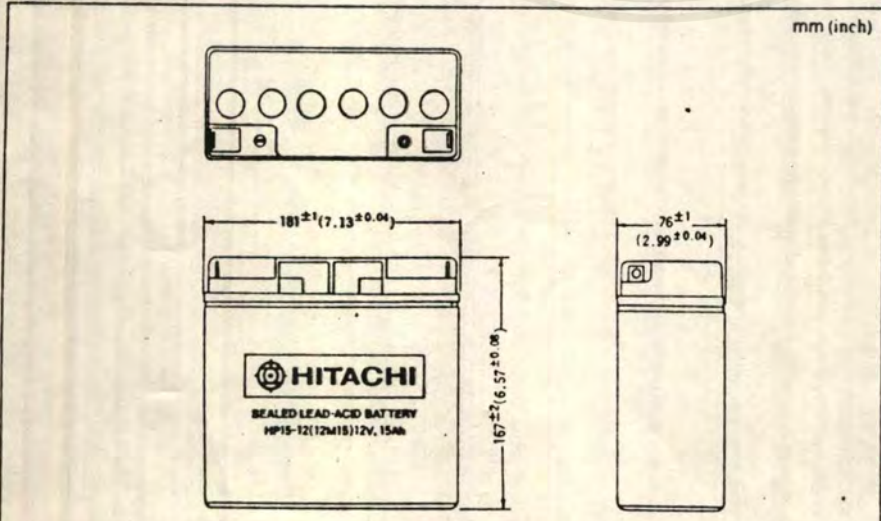
Discharge characteristics (25°C (77°F))



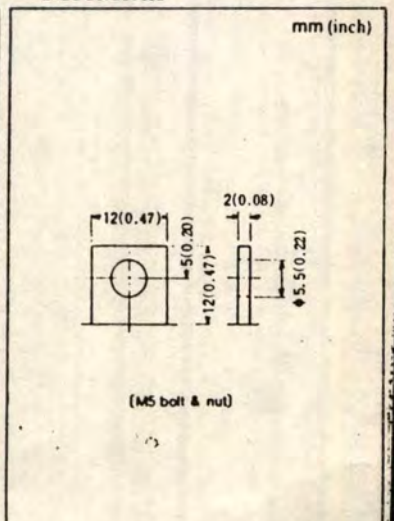
Discharge characteristics (0°C (32°F))



● Dimensions



● Terminal



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่นๆ
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้