

คุณสมบัติ ของ ไอจีบีที และ การประยุกต์ใช้งาน

CHARACTERISTICS OF IGBT AND APPLICATION

โดย

นางสาว วิไลพร ดิรกาญจน์

นาย สิทธิชัย เชมะนุเชษฐ์

นาย สุทธิรักษ์ ศรีวิชัย

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2535

คุณสมบัติ ของ ไอจีบีที และ การประยุกต์ใช้งาน

โดย

นางสาว วิไลพร ติรกาญจน์

นาย สิทธิชัย เชมะนุเชษฐ์

นาย สุทธิรักษ์ ศรีวิชัย

อาจารย์ที่ปรึกษา

รศ.ดร. วิริยะ พิเชฐจำเริญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032674

ปริญญานิพนธ์ปีการศึกษา 2535

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง คุณสมบัติ ของ ไอจีบีที และ การประยุกต์ใช้งาน

ผู้จัดทำ

1. นางสาววิไลพร ติรกาญจน์ 32.1318
2. นายสิทธิชัย เขมะนุเชษฐ์ 32.1369
3. นายสุทธิรักษ์ ศรีวิชัย 32.1377

.....อาจารย์ที่ปรึกษา

(รศ.ดร.วิริยะ พิเชฐจำเริญ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032671

คุณสมบัติ ของ ไอจีบีที และการประยุกต์ใช้งาน

วิไลพร ติรกาญจน์
สิทธิชัย เอมะนุเชษฐ์
สุทธิรักษ์ ศรีวิชัย
รศ.ดร. วิริยะ พิเชฐจำเริญ อาจารย์ที่ปรึกษา
ปีการศึกษา 2535

บทคัดย่อ

ในโครงงานนี้ได้นำเสนอถึง การศึกษาคุณสมบัติของ ไอจีบีที (Insulated Gate Bipolar Transistor) ซึ่งเป็นอุปกรณ์สวิชชิ่งชนิดหนึ่ง ที่ได้รับการพัฒนาขึ้นมาให้มีประสิทธิภาพในการทำงานสูงขึ้น โดยเป็นการรวมข้อดีของอุปกรณ์มอสเฟทและไบโพล่าจังก์ชั่นทรานซิสเตอร์ (Bipolar Junction Transistor) โดย พิจารณาถึงข้อดี และ ข้อเสียของไอจีบีที เมื่อเปรียบเทียบกับอุปกรณ์สวิทชิ่งประเภทอื่นๆ และ วงจรป้องกันของไอจีบีที ซึ่งจำเป็นสำหรับการนำไปใช้งาน เช่น วงจรสนับเบอร์ วงจรป้องกันกระแสเกิน และในโครงงานนี้ ได้ทดลองนำไอจีบีที ไปประยุกต์ใช้ในวงจรอินเวอร์เตอร์ ซึ่งใช้หลักการมอดูเลตความกว้างของพัลส์ หรือที่เรียกว่า เทคนิคของพีดับบลิวเอ็ม (PULSE WIDTH MODULATION) มาใช้เป็นสัญญาณควบคุมการสวิชชิ่ง(SWITCHING) ให้กับวงจรกำลังที่ใช้ ไอจีบีทีเป็นอุปกรณ์สวิชชิ่ง ซึ่งจะสามารถกำจัดฮาร์โมนิคอันดับต่ำออกไปได้มากกว่า วงจรที่ใช้ ไบโพล่าจังก์ชั่น-ทรานซิสเตอร์ เนื่องจากความถี่ ในการสวิทชิ่งที่สูงกว่า สัญญาณที่ออกมา จะเป็นพัลส์ ที่มีความกว้างต่างๆกันและเมื่อนำสัญญาณนี้ ไปผ่านวงจรกรองความถี่ (FILTER) ก็จะได้รูปคลื่นไซน์ (SINE) ที่มีความถี่ 50 เฮิร์ต ออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS OF IGBT AND APPLICATION

Wilaiporn Tirakarn

Sittichai Kaemanuchet

Suttiruk Sriwichai

Associate professor Dr. Viriya Pichetjamroen Advisor

1992

Abstract

This project proposes the study of a characteristics of Insulated Gate Bipolar Transistor(IGBT) which is a switching device, combines the best qualities of MOSFETs(Metal Oxide Semiconductor and BJTs (Bipolar Junction Transistor), the comparation between characteristics of IGBT and the other switching equipments, snubber circuit and over current protection of IGBT In this project , we use a pulse width modulation or PWM technique for control switching device (IGBT) in power circuit that can more eliminate the low order of harmonics than the circuit that use BJTS as switching devices The signal come out of power circuit is a signal with multiple pulse width and when we get this signal passed through the filter, sine wave signal which its frequency is 50 Hz is the output of the filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ		
สารบัญ		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ความรู้พื้นฐานเกี่ยวกับ ไอจีบีที	4
บทที่ 3	วงจรอินเวอร์เตอร์ และ ความรู้พื้นฐาน เกี่ยวกับพัลส์วิดมอดูเลชั่น	48
บทที่ 4	วงจรพีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์	56
บทที่ 5	วงจรกรองความถี่	69
บทที่ 6	หลักการและการออกแบบวงจรควบคุม	77
บทที่ 7	ผลการทดลอง	88
ภาคผนวก		103
กิตติกรรมประกาศ		123
เอกสารอ้างอิง		124

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

มีอุปกรณ์สารกึ่งตัวนำอยู่หลายชนิดที่สามารถควบคุมการทำงานได้โดยใช้สัญญาณควบคุม ซึ่งจะไม่มีกระแสไหลในสภาวะออฟ และ จะมีกระแสไหลในทิศที่กำหนดเท่านั้น ในสภาวะออน เรียกอุปกรณ์ประเภทนี้ว่า คอนโทรลสวิทช์(Controllable Switch)

คุณสมบัติทางอุดมคติของ อุปกรณ์คอนโทรลสวิทช์เหล่านี้มีดังนี้

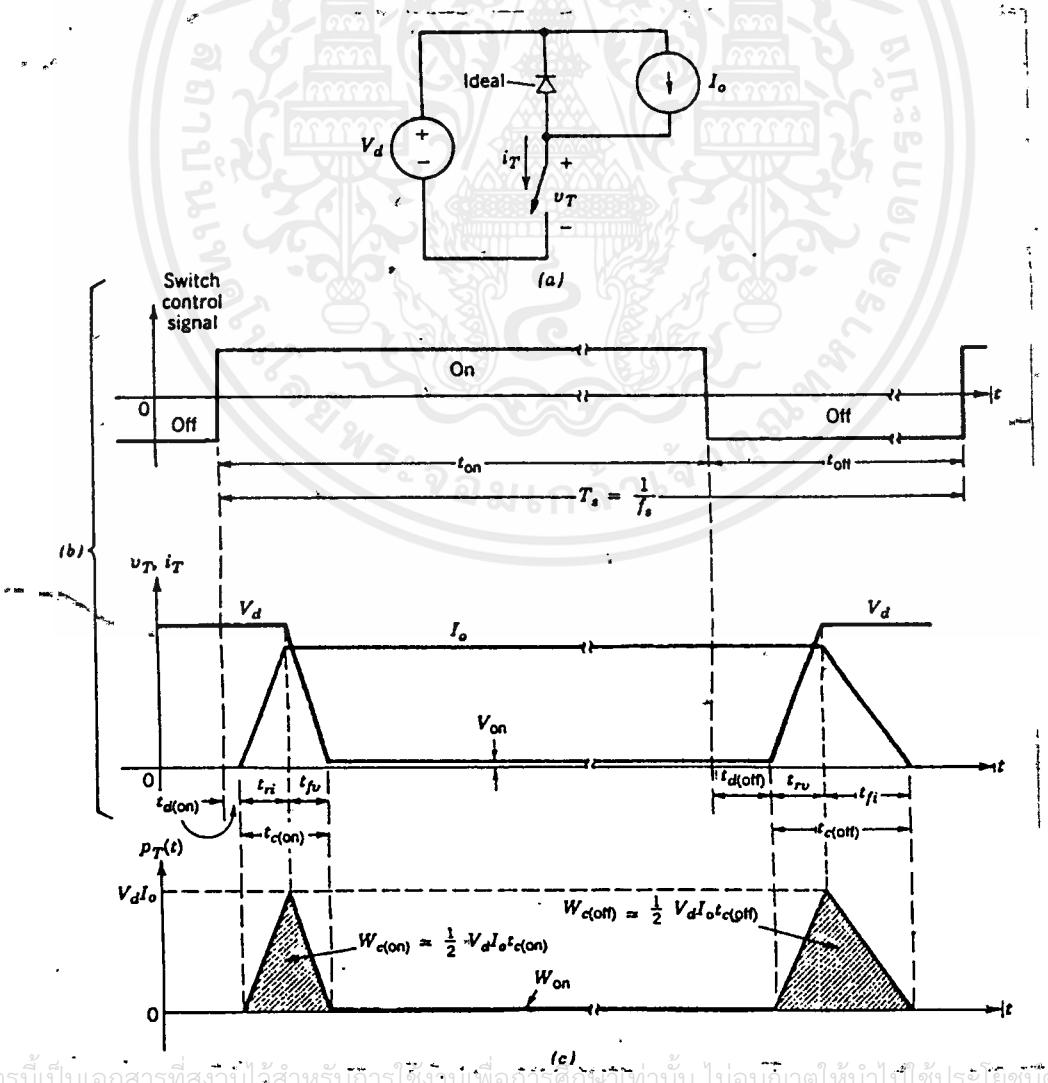
1: ทนความต่าศักย์ในทิศฟอร์วาร์ดและรีเวิร์ส (forward & reverse Voltage) ได้สูง โดยไม่มีกระแสไหลผ่าน ในสภาวะออฟ

2. นำกระแสได้สูง โดยไม่มีความต่างศักย์ตกคร่อมในสภาวะออน

3. สามารถออนหรือออฟได้ทันทีทันใดเมื่อมีสัญญาณทริกซ์

4. สูญเสียพลังงานจำนวนน้อยในการทริกให้ทำงาน

แต่อุปกรณ์จริงๆ จะมีพลังงานที่สูญเสีย ในตัวเองเสมอ ถ้าพลังงานสูญเสียมี ปริมาณมากเกินไปจะทำให้อุปกรณ์เสียหายได้ และจะมีผลกระทบถึงระบบทั้งหมดด้วย



รูป1-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังงานสูญเสียในอุปกรณ์อิเล็คโทรนิคกำลัง เป็นสิ่งที่หลีกเลี่ยงไม่ได้ โดยมีปัจจัยบางอย่างเกี่ยวข้องกับกำลังสูญเสีย ซึ่งควรจะได้รับรู้ไว้ เพื่อทำความเข้าใจกับปัจจัยเหล่านี้ และพยายามลดพลังงานสูญเสียให้มีค่าน้อยที่สุด

ให้พิจารณาวงจรดังรูปที่ 1-1a เมื่อสวิทช์ออน จะมีกระแส I_o ไหลผ่านสวิทช์และไดโอดจะถูก รีเวิร์สไบอัส (Reverse bias) เมื่อสวิทช์เทิร์นออฟ I_o ไหลผ่านไดโอด และ ความต่างศักย์ตกคร่อม สวิทช์ ก็จะมีค่าเท่ากับ ความต่างศักย์อินพุท สมมุติว่าไม่มีความต่างศักย์ตกคร่อมไดโอด รูป 1-1b แสดงรูปคลื่นของกระแส ผ่านตัวสวิทช์ และความต่างศักย์คร่อมสวิทช์ เมื่อ สวิทช์ทำงานที่ความถี่ $f_s = 1/T_s$ T_s เป็นคาบของเวลาในการสวิทชิ่ง รูปคลื่นในการสวิทชิ่ง สมมุติว่าเป็นเส้นตรงเพื่อสะดวกในการพิจารณา

พิจารณารูป 1-1b ขณะเทิร์นออน กระแสจะเริ่มไหลหลังจากหน่วงเวลาไปค่าหนึ่งนับแต่ได้รับสัญญาณควบคุมให้ทำงาน ตามด้วยเวลาที่กระแสเริ่มเพิ่มขึ้นจนเมื่อกระแสไหลเต็มที่ไดโอดจะถูกรีเวิร์สไบอัส และความต่างศักสย์คร่อมสวิทช์ก็จะตกลง เหลือค่าความต่างศักย์ในสภาวะออน V_{on} โดยใช้เวลาค่าหนึ่งเรียกว่า ระยะฟอลไทม์ของความต่างศักย์ (Volatge fall time) จากรูป1-1b จะพบว่าจะมีค่ากระแส และ ความต่างศักย์ ของสวิทช์ปรากฏขึ้นอย่างกระทันหัน ในช่วงขณะเทิร์นออน $t_c(on)$

$$t_c(on) = t_{ri} + t_{fv} \qquad 1\text{-}1$$

กำลังงานสูญเสียในอุปกรณ์ ขณะที่อยู่ในสภาวะเทิร์นออน มีค่าประมาณดังนี้

$$W_c(on) = 1/2 * V_d I_o t_c(on) \qquad 1\text{-}2$$

ในช่วงที่สวิทกำลังนำกระแสอยู่ (I_o) จะมีความต่างศักย์ตกคร่อม ตัวสวิทช์เป็นค่าความต่างศักย์ในสภาวะออน V_{on} ของสวิทช์ ทำให้มีพลังงานสูญเสียในช่วงที่ออนดังนี้

$$W(on) = V_{on} I_o t_{on} \qquad 1\text{-}3$$

$$t_{on} \gg t_{c(on)}, t_{c(off)}$$

ในขณะกำลังออฟ ก็มีพลังงานสูญเสียค่าหนึ่งดังนี้

$$t_{c(off)} = t_{rv} + t_{fi} \qquad 1\text{-}4$$

$$W_{c(off)} = 1/2 * V_d I_o t_{c(off)} \qquad 1\text{-}5$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาผลของความถี่ ค่ากำลังงานสูญเสียของอุปกรณ์มีค่าเท่ากับ

$$P_s = 1/2 * V_d I_o f_s [t_{c(on)} + t_{c(off)}] \qquad 1\text{-}6$$

และกำลังงานสูญเสียในสภาวะออนมีค่าเท่ากับ

$$P_{on} = V_{on} I_o t_{on} / T_s \qquad 1\text{-}7$$

คุณสมบัติที่เป็นที่ต้องการของอุปกรณ์สวิชชิ่งประเภทควบคุมได้

1) มีกระแสรั่วเล็กน้อยในสภาวะออฟ
2) มีความต่างศักย์ตกคร่อมในสภาวะออน น้อยมาก เพื่อให้ค่ากำลังสูญเสียในสภาวะ ออนมีค่าน้อยที่สุด
3) มีเวลาในการเทิร์นออน (turn on) และเทิร์นออฟ(turn off) ต่ำเพื่อจะได้ สามารถใช้ได้กับความถี่สูง ๆ
4) สามารถทนค่าความต่างศักย์ฟอร์วาร์ด และ รีเวิร์สได้สูง ทำให้ลดความจำเป็นที่จะต้องนำอุปกรณ์มาต่ออนุกรมซึ่งยากต่อการควบคุมและป้องกัน และถ้านำมาต่ออนุกรมก็จะทำให้ความต่างศักย์ตกคร่อมขณะออน มีค่ามาก ทำให้มีกำลังงานสูญเสีย
5) มีพิกัดกระแสสูง ทำให้ไม่ต้องนำมาต่ออนุกรมกัน ซึ่งหลีกเลี่ยงปัญหาของการเฉลี่ยกระแส
6) มีความต้านทานขณะออน (on) เป็นแบบสัมประสิทธิของอุณหภูมิแบบบวก (positive temperature coefficient) ถ้านำอุปกรณ์มาต่อแบบขนานจะได้เฉลี่ยกระแสไหลได้เท่ากัน
7) ส่วนควบคุมต้องการกำลังต่ำ ทำให้การออกแบบส่วนควบคุมทำได้ง่าย
8) สามารถทนความต่างศักย์พิกัด และกระแสพิกัดได้ในเวลาเดียวกันขณะสวิชชิ่งซึ่งจะช่วยลดความจำเป็นที่จะต้องมีวงจรป้องกันต่อคร่อมตัวอุปกรณ์
9) มีพิกัด dv/dt และ di/dt ที่สูง ทำให้ไม่จำเป็นต้องมีอุปกรณ์ภายนอกมาช่วยลด dv/dt และ di/dt เพื่อไม่เป็นอันตรายต่ออุปกรณ์

จากคุณสมบัติที่กล่าวมาข้างต้น จึงได้มีความพยายามที่จะผลิตอุปกรณ์ให้มีคุณสมบัติครอบคลุมคุณสมบัติข้างต้นให้มากที่สุด

จะเห็นว่ายิ่ง $t_{c(on)}$ มีค่ามากเท่าใด พลังงานสูญเสียยิ่งมากขึ้นเท่านั้น และถ้า V_{on} มีค่าสูง ก็จะทำให้พลังงานสูญเสียมีค่าสูงเช่นกัน

จากสมการที่ว่า $P = fW$

ถ้าเลือกอุปกรณ์ที่มีค่าพลังงานสูญเสียมาก จะไม่สามารถนำไปใช้ที่ความถี่สูงๆได้ เพราะยิ่งความถี่เพิ่มขึ้นกำลังสูญเสียก็จะเพิ่มมากขึ้นทำให้ ประสิทธิภาพของวงจรต่ำลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-47

X

บทที่ 2

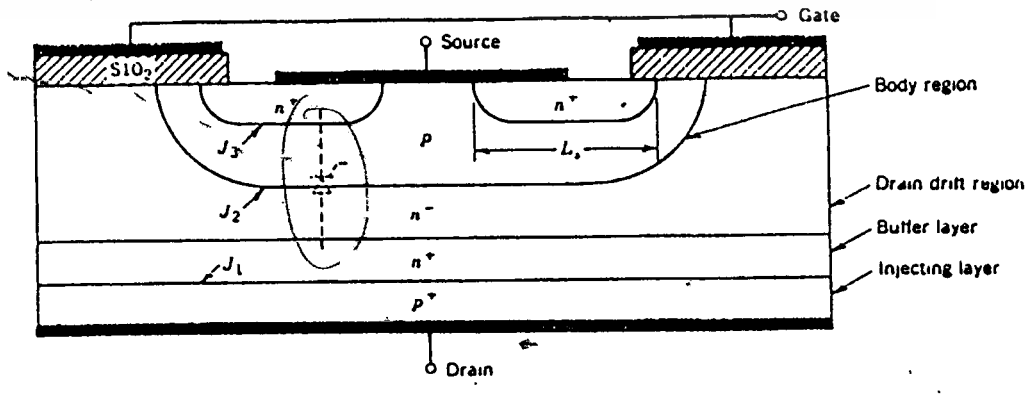
ความรู้พื้นฐานเกี่ยวกับตัว ไอจีบีที

(Insulated Gate Bipolar Transistors)

จากการศึกษาค้นคว้าเกี่ยวกับคุณสมบัติของอุปกรณ์สวิชชิ่ง ชนิดต่างๆ โดยเฉพาะที่พบเห็นมาใช้กันบ่อยๆ ได้แก่ ทรานซิสเตอร์และมอสเฟท พบว่า อุปกรณ์ 2 ชนิดนี้ มีข้อดีและข้อเสียที่ตรงข้ามกันอยู่คือ ทรานซิสเตอร์ ในสภาวะออน(on state) จะมีกำลังสูญเสียน้อย โดยเฉพาะอุปกรณ์ที่มีความต่างศักย์ตกคร่อมสูงแต่ข้อเสียของมันก็คือ มีอัตราความเร็วในการปิดเปิดหรือที่เรียกว่า ความเร็วในการสวิชชิ่งช้า โดยเฉพาะในช่วงเทิร์นออฟ(Turn off) ตรงข้ามกัน อุปกรณ์มอสเฟทมีความเร็วในการสวิชชิ่งสูงแต่ขณะเดียวกันก็มีข้อเสียคือ ที่สภาวะออนจะเกิดกำลังสูญเสียมาก โดยเฉพาะอุปกรณ์ที่มีค่าความต่างศักย์ตกคร่อมสูง จากข้อสังเกตนี้จึงมีการค้นคว้าเพื่อนำข้อดีของ ทรานซิสเตอร์ และ มอสเฟท มารวมกันไว้บนแผ่นซิลิคอนเดียวกัน เกิดเป็นอุปกรณ์ชนิดใหม่ขึ้นมาซึ่งเราเรียกว่า อินซูเลทเกทไบโพล่า ทรานซิสเตอร์ (Insulate Gate Bipolar Transistor) ซึ่งกำลังมีการนำมาประยุกต์ใช้งานอย่างกว้างขวาง นอกจากชื่อว่า ไอจีบีทีแล้ว ยังมีชื่ออื่นๆที่ใช้เรียกอุปกรณ์นี้อีก เช่น เจมเฟท(Gemfet), คอมเฟท(Comfet), ไอจีที(IGT), ไบโพล่าโมดมอสเฟท(Bipolar-mode MOSFET), หรือไบโพล่ามอสทรานซิสเตอร์(Bipolar-Mos Transistor) ในบทนี้เราจะได้อธิบายถึงโครงสร้างทั่วไป, ลักษณะการทำงาน และ ข้อจำกัดในการทำงานของไอจีบีทีต่อไป

โครงสร้างพื้นฐาน

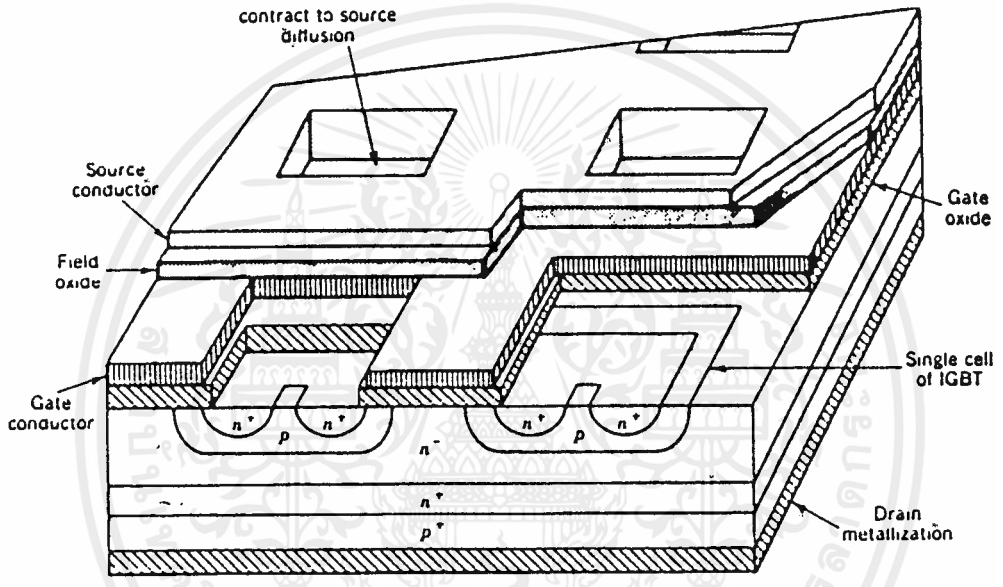
รูปตัดแนวดิ่งของ ไอจีบีทีชนิด เอ็น (N -Channel)แสดงในรูป 2-1a ซึ่ง



รูป 2-1a ภาพตัดแนวดิ่งของไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างเหมือนกับ มอสเฟทมาก ส่วนแตกต่างระหว่างอุปกรณ์สองตัวนี้ก็คือ มีการเพิ่มชั้น P^+ (p^+ layer) ที่ส่วนเดรน(Drain) ของไอจีบีที ชั้นนี้จัดเป็นรอยต่อพีเอ็น (PN Junction) หรือ J_1 ในรูป ซึ่งฉีดตัวแคร์เรียส่วนน้อย (minority carrier)เข้าไปยังส่วนที่เป็นบริเวณเดรนดริฟ (Drain Driffregion)ของส่วนที่เป็นมอสเฟทเกทและซอส (Gate , Source) ของ ไอจีบีที วางอยู่ในแนวระนาบดังรูป เหมือนกับของมอสเฟทเช่นกัน



รูป 3-1b ภาพด้านบนของไอจีบีที

ระดับของสารเจือ(Dopping Levels)ในแต่ละชั้นของไอจีบีทีเหมือนกับที่ใช้ในโครงสร้างของมอสเฟท ยกเว้นส่วนบริเวณบอดี้ (Body region)ซึ่งจะอธิบายภายหลังซึ่งในกรณีของ ไอจีบีที ชนิดพี (P-Channel) ก็มีลักษณะคล้ายกัน

ในรูป 3-1aโครงสร้างของไอจีบีที จะมีไทริสเตอร์แอบแฝงอยู่ การทำงานของไทริสเตอร์นี้เป็นสิ่งที่ต้องพยายามหลีกเลี่ยงและรายละเอียดของอุปกรณ์จริงๆมีหลายอย่างที่แตกต่างไปจากรูป ดังเช่นบริเวณบอดี้ที่เป็นสารกึ่งตัวนำประเภทพี จะมีบริเวณรอยต่อ J_2 และ J_3ที่แตกต่างไปจากรูป เพื่อให้โอกาสที่ไทริสเตอร์ทำงานมีน้อยที่สุด ส่วนซอสที่เป็นโลหะ (Souce Metallization)ในไอจีบีที มีขนาดสั้นกว่าในส่วนของมอสเฟทซึ่งมีส่วนช่วยให้ไทริสเตอร์แฝงนี้มีโอกาสทำงานน้อยลง ส่วนบัฟเฟอร์ที่มีสารกึ่งตัวที่มีสารเจือสูง(บัฟเฟอร์ n^+) (n^+buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

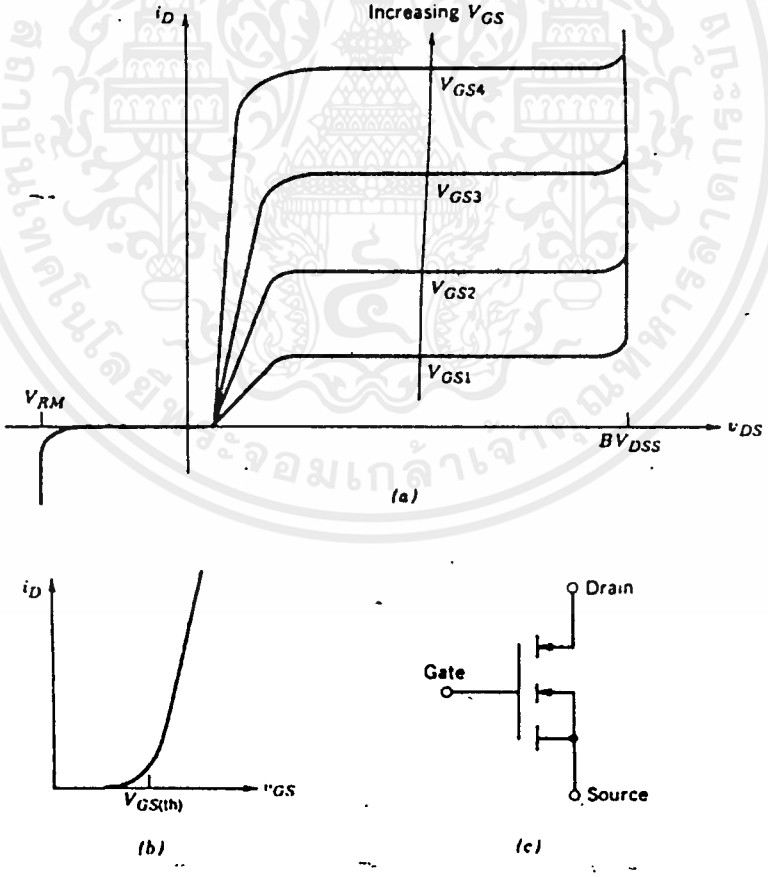
layer) ซึ่งอยู่ระหว่างชั้นของ p^+ ที่สัมพันธ์กับเดรนและ n^- ของชั้นดริฟ (Driff layer) ไม่มีความสำคัญกับการทำงานของไอจีบีที และไอจีบีทบางตัว ก็ตัดส่วนนี้ออกไปเรียกว่า ไอจีบีที แบบสมมาตร(Symmetrical IGBT) ส่วนไอจีบีทีที่ยังมีส่วนนี้อยู่เรียกว่าไอจีบีทีแบบไม่สมมาตร (Asymmetrical IGBT) ถ้าความหนาแน่นของสารเจือ และ ความหนาแน่นของชั้นนี้ถูกเลือกอย่างเหมาะสม การที่มีชั้นนี้จะช่วยในการทำงานของไอจีบีที ให้ดีขึ้นได้ 2 อย่างด้วยกัน

1. ทำให้โวลเตจดรอปในขณะออน มีค่าลดน้อยลง

2. ทำให้เวลาในขณะออฟ (Turn off time) ลดลง

แต่มีข้อเสียคือ ทำให้ความสามารถในการทนความต่างศักย์รีเวิร์ส (Reverse Blocking Voltage) ลดลงไป

สัญลักษณ์ของวงจรของไอจีบีทีชนิดเอ็นแสดงไว้ในรูปที่2-2c ทิศทางของลูกศรจะกลับทิศในกรณีของไอจีบีทีชนิด พี



รูป 2-2 คุณลักษณะของกระแสและความต่างศักย์

a) ลักษณะเอ้าท์พุท b)ทรานเฟอร์ คาแร็คเตอร์ริสติก

c) สัญลักษณ์ของ ไอจีบีทีชนิด n

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะของกระแสและศักดาไฟฟ้า

ลักษณะของกระแสและศักดาไฟฟ้าของไอจีบีทีชนิดเอ็น ดังแสดงในรูปที่3-2aในทิศฟอร์วาร์ด (Forward) จะเหมือนกับ ของ ไบโพล่าทรานซิสเตอร์ที่ใช้ในวงจรลอจิก (logic) แตกต่างกันเพียงควบคุมการทำงานด้วย ความต่างศักย์แทนที่จะควบคุมการทำงานด้วยกระแสเหมือนกับทรานซิสเตอร์ คุณสมบัติของไอจีบีที ชนิดพี ก็จะเหมือนกันเพียงแต่ ข้าของความต่างศักย์และทิศของกระแสจะกลับกัน

ที่รอยต่อ J_2 ในรูปที่ 2-1a จะกั้นฟอร์วาร์ดโวลเตจ เมื่อไอจีบีทีอยู่ในสภาวะออฟ ค่าการทนความต่างศักย์ในทิศรีเวิร์ส (Reverse Blocking Voltage) จะสามารถมีค่าเท่าค่าการทนความต่างศักย์ในทิศฟอร์วาร์ดได้ถ้าไม่มีชั้นบัฟเฟอร์ n^+ ที่รอยต่อ J_1 ในรูปที่ 2-1a เรียกว่า เป็นรอยต่อของรีเวิร์สบล็อคกิ้ง (Reverse Blocking) ถ้าในโครงสร้างของอุปกรณ์มีชั้นบัฟเฟอร์ n^+ จะทำให้ค่าความต่างศักย์เบรคดาวน์ (Breaking Voltage) มีค่าลดลงเหลือเพียงสิบกว่าโวลต์ เพราะมีปริมาณสารเจือสูงมากทั้ง2 ด้านของรอยต่อนี้ ทำให้ไม่สามารถกั้นกระแสรีเวิร์สได้

ในรูปที่3-2bเป็นกราฟแสดงความสัมพันธ์ระหว่าง I_DและV_{GS}ลักษณะเหมือนกับของมอสเฟท ลักษณะเส้นกราฟจะเป็นเชิงเส้นตลอดช่วงของกระแสเดรน และไม่เป็นเชิงเส้น ณ จุดที่กระแสเดรนมีค่าต่ำเมื่อ V_{GS} มีค่าต่ำกว่าค่าหนึ่งเรียกว่า $V_{GS(th)}$ เทรชโฮลด์โวลเตจ(Threshold Voltage)ซึ่งไอจีบีทีจะอยู่ในสภาวะออฟ หยุดการนำกระแส ความต่างศักย์คร่อมเกทและซอสสูงสุดที่ยอมให้ใช้ได้ขึ้นอยู่ค่ากระแสเดรนสูงสุดที่ยอมให้ไหล ในตัวไอจีบีที ซึ่งจะกล่าวถึงในตอนต่อไป

ลักษณะการทำงาน

การทำงานขั้นพื้นฐานของไอจีบีทีจะคล้ายกับการทำงานของมอสเฟท ซึ่งบริเวณเดรนดริฟจะมีการนำกระแส เมื่อมีการไหลของพาหะส่วนน้อย (เป็นโฮล ในกรณีของ ไอจีบีทีชนิดเอ็นดังรูปที่3-1a) เข้าสู่บริเวณดริฟ การที่จะมีพาหะส่วนน้อยไหลนี้เกิดจากการเพิ่มชั้นพิเศษเข้าไปในส่วนของมอสเฟท(มอสเฟทไม่มีส่วนนี้)ที่ชั้นเดรน ดังนั้นในสภาวะฟอร์วาร์ดไบอัส จะมีรอยต่อ pn (J_1) อยู่ระหว่างชั้นดริฟและส่วนเดรน พาหะที่ถูกฉีดเข้าไปจะทำให้ความต้านทานของบริเวณดริฟลดลง และส่งผลต่อกำลังงานสูญเสียในสภาวะออนของมอสเฟทอย่างมาก การใช้วิธีนี้จะช่วยให้สามารถนำกระแสได้สูงขึ้นกว่ามอสเฟทที่ใช้กับแรงดันสูงเท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากไอจีบีที มีลักษณะการทำงานพื้นฐานเหมือนมอสเฟท คือ ควบคุมสภาวะนำหรือไม่นำกระแส โดยใช้ความต่างศักย์ ถ้าความต่างศักย์คร่อมเกท และซอสมีค่าต่ำกว่าเทรชโฮลด์ จะไม่มีชั้นอินเวอร์ชั่น (inversion Layer) เชื่อมระหว่างเดรนและซอส จะทำให้อุปกรณ์อยู่ในสภาวะออฟ ความต่างศักย์ที่ปรากฏระหว่างเดรนและซอส จะตกคร่อมรอยต่อ J_2 และจะมีกระแสรั่วน้อยมาก ซึ่งการบล็อคสภาวะการทำงานนี้มีลักษณะเหมือนกับของมอสเฟท

บริเวณดีพลีทชั่น (DepletionLayer)ของรอยต่อ J_2 จะขยายไปสู่บริเวณดริฟ n^- เพราะบริเวณบอดี้ที่เป็นสารชนิดพี มีการใส่สารเจือสูงกว่าบริเวณดริฟมาก ถ้าความหนาของชั้นดริฟกว้างพอที่จะบรรจุ บริเวณดีพลีทชั่นได้โดยไม่ไปกระทบกับ บริเวณ p^+ อินเจคชั่น(p^+ injection layer)แล้ว ชั้นบัฟเฟอร์ n^+ ก็ไม่มีความจำเป็น ซึ่งจะทำให้สามารถกั้นค่าศักดาไฟฟ้ารีเวิร์สได้มากเท่ากับค่าศักดาไฟฟ้าฟอร์วาร์ดได้ ซึ่งจะสามารถใช้ประโยชน์ได้ในวงจรบางประเภท แต่ก็จะสามารถลดขนาดของบริเวณดริฟลงได้โดยที่ชั้นดีพลีทชั่นก็ยังขยายตัวได้ตามปกติภายใต้เงื่อนไขที่ว่า ความต่างศักย์ต้องไม่เกินค่าความต่างศักย์เบรคดาวน์ จะมีการใส่บริเวณบัฟเฟอร์ n^+ ลงไปเพื่อป้องกันมิให้ชั้นดีพลีทชั่นไปสัมผัสกับบริเวณ p^+โดยใส่ลงในบริเวณระหว่างบริเวณดริฟและบริเวณ p^+ ดังแสดงในรูป 2-1a ไอจีบีทีชนิดนี้เรียกว่าแบบไม่สมมาตร

ความหนาของบริเวณดริฟที่ลดลงจะทำให้ค่าการสูญเสียในขณะออนลดต่ำลงด้วย แต่จะทำให้ความสามารถในการทนศักดาไฟฟ้ารีเวิร์สลดลง

เมื่อความต่างศักย์คร่อมเกทและซอส มีค่าสูงกว่าเทรชโฮลด์ จะมีชั้นอินเวอร์ชั่น (inversion layer)ปรากฏขึ้นใต้เกทของไอจีบีที ซึ่งจะเชื่อม บริเวณดริฟ n^- กับซอส n^- เหมือนกับของมอสเฟท การไหลของอิเล็กตรอนผ่าน ชั้นอินเวอร์ชั่นดังในรูปที่ 2-3 ซึ่งจะมีผลให้บางส่วนของโฮลในชั้นเดรน p^+ ถูกฉีดเข้าไปในบริเวณดริฟ n^- ดังในรูป โฮลที่ถูกส่งผ่านข้ามชั้นดริฟท์จะทำได้โดยวิธีดริฟ (Driff)และวิธีการแพร่จะมีเส้นทางเดินที่แตกต่างกัน ดังในรูปที่ 2-3 และไปถึงชั้นบอดี้ของสารชนิดพี ซึ่งล้อมรอบบริเวณซอส ชนิดn^+ ทันทีที่โฮล ไปถึงชั้นบอดี้ชนิด p จะรวมตัวอย่างรวดเร็วกับอิเล็คตรอนจากแผ่น โลหะของซอสที่สัมผัสกับ ชั้นบอดี้ ทำให้โฮลที่เพิ่มเข้ามาหายไปอย่างรวดเร็ว รอยต่อของชั้นประเภทพีบอดี้และดริฟ n^- จะสะสมโฮลที่มาโดยการแพร่ และทำหน้าที่เป็นส่วนคอลเลคเตอร์ของ pnp ทรานซิสเตอร์ที่มีส่วนเบสหนา ทรานซิสเตอร์ตัวนี้, ดังในรูป 2-3b มีชั้นเดรน p^+ เป็นอีมิตเตอร์ ส่วนเบสประกอบด้วยบริเวณ ดริฟ n^- และคอลเลคเตอร์คือส่วนบริเวณบอดี้ของสารประเภท p

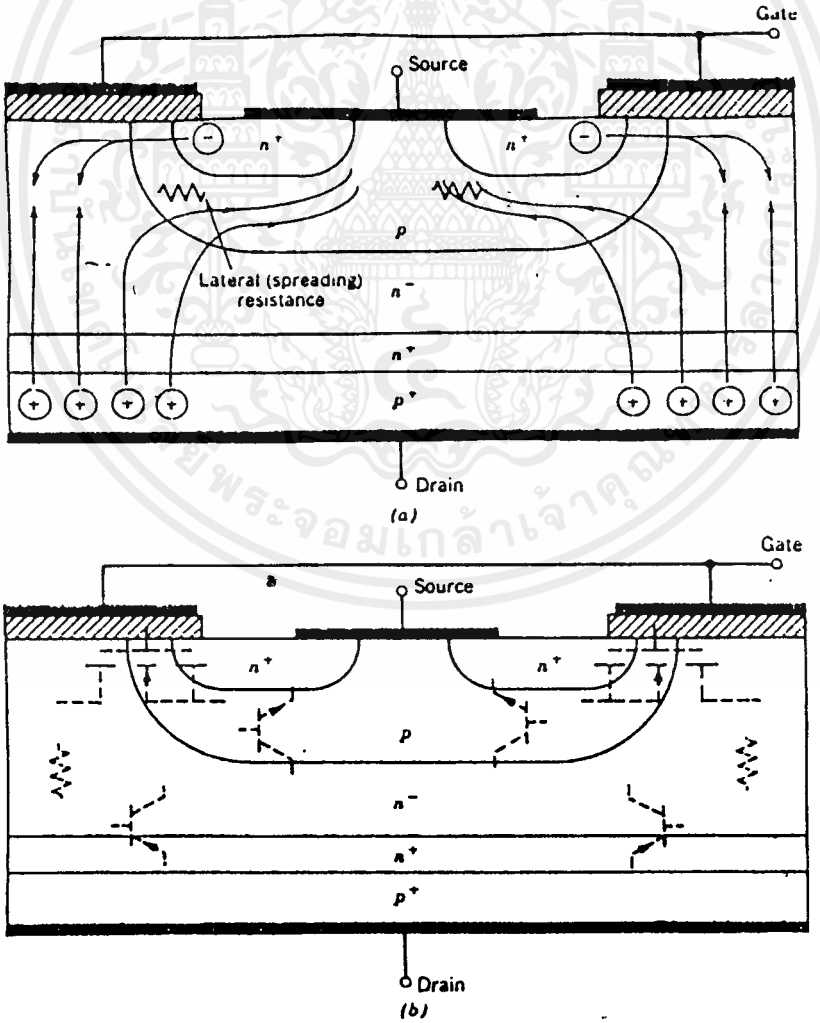
จากการที่กล่าวมาข้างต้น วงจรสมมูลย์ของการทำงานของ ไอจีบีที ได้แสดงไว้ในรูปที่ 2-4a ความต้านทานระหว่างขาเบสของ pnp ทรานซิสเตอร์และเดรนของมอสเฟท แทนค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานของบริเวณดริฟ n^- แตกต่างจากวงจรดาร์ลิงตัน (Darlingtion) ทั่วไป มอสเฟทที่ทำหน้าที่เป็นตัวขับจะเป็นส่วนที่ให้กระแสเดรนไหลผ่านทั้งหมด การแบ่งไหลที่เป็นดังนี้เป็นไปตามความต้องการ เพื่อไม่ให้ไทริสเตอร์ เทิร์นออน (turn on) ไม่งั้นจะเกิดการแลทอัพ (latch up) ในสภาวะดังกล่าวความต่างศักย์ตกคร่อมขณะออน $V_{DS(ON)}$ โดยดูตามรูป 2-4a แสดงเป็นสมการได้ดังนี้

$$V_{DS(ON)} = V_{J1} + V_{drift} + I_D R_{channel}$$

ความต่างศักย์ที่ตกคร่อม J_1 เป็นความต่างศักย์ตกคร่อมในสภาวะฟอร์วาร์ดไบอัสคร่อมรอยต่อ pn มีค่าขึ้นกับค่ากระแส มีค่าประมาณอยู่ในช่วง 0.7-1.0 V ค่าความต่างศักย์คร่อมบริเวณดริฟมีค่าคงที่ ซึ่งมีค่าน้อยกว่า V_{drift} ในมอสเฟทมาก เพราะการกระตุ้นสภาวะนำกระแสของบริเวณดริฟ โดยมีประจุส่วนน้อยจากชั้นเดรน p^+ จ่ายเข้าให้ และการเพิ่มส่วนดริฟ n^+ ก็มีส่วนช่วยลดความต้านทานลงได้มาก ส่วนค่า $R_{channel}$ มีค่าเท่ากับในมอสเฟท



2-3 a) ทางเดินกระแสในสภาวะออน

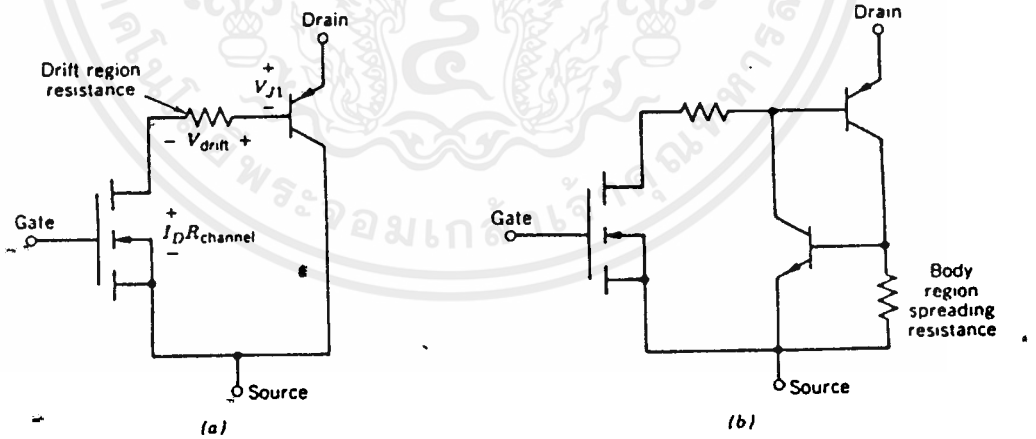
b) ส่วนที่เป็นมอสเฟท และ ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032671

การเกิดแลทอัพในไอจีบีที

สาเหตุของการเกิดแลทอัพทางเดินของโฮลไปสู่บริเวณเดริฟ (pnp ทรานซิสเตอร์ฐาเบส) มีความสำคัญต่อการทำงานของไอจีบีที อีกส่วนของโฮลที่ไหลเข้าสู่ซอสโดยเส้นทางตรง แต่ส่วนมากจะไหลไปทางอินเวอร์ชั่นเลเยอร์ เรียกกระแสส่วนนี้ว่า กระแสแลเทอรอล(lateral current) กระแสส่วนนี้จะก่อให้เกิดความต่างศักย์ตกคร่อม ความต้านทานในชั้นบอดี้ เรียกว่า ความต้านทานขยาย(spread resistance) ในรูป 2-3a ซึ่งจะจ่ายฟอร์วาร์ดไบอัสให้รอยต่อ n^+p (J_3 ในรูป 2-1a) โดยค่าความต่างศักย์สูงสุดคร่อมรอยต่อจะเกิด ณ จุดที่ชั้นอินเวอร์ชั่น พบกับส่วนซอสn^+ ค่าความต่างศักย์นี้จะมีค่าสูงพอจนบางส่วน ของอิเล็คตรอนจะถูกฉีดจาก ซอส เข้าไปยังส่วนบอดี้ และ จะทำให้ทรานซิสเตอร์ชนิด npn ในไอจีบีที ทำงาน ดังในรูป 2-3b แล้วจะส่งผลให้ pnp ทรานซิสเตอร์ที่แฝงอยู่ทำงานไปด้วย ซึ่งจะทำให้เกิดสภาวะที่ ไทริสเตอร์ในไอจีบีทีทำงาน จะทำให้ไอจีบีทีเกิดการแลทอัพขึ้น



2-4 a) วงจรสมมูลย์ของไอจีบีทีสำหรับงานทั่วไป

b) วงจรสมมูลย์ของไอจีบีทีที่มีไทริสเตอร์แฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีค่ากระแสเดรนสูงสุดใน ไอจีบีที ที่ไม่ให้ใช้เกินค่านี้มิฉะนั้น จะมีความต่างศักย์ตกคร่อมมากพอ จนทำให้ไทริสเตอร์ทำงานได้ เรียกว่า I_{DM} และจะสัมพันธ์กับ ค่าความต่างศักย์คร่อม เกทและซอสสูงสุดที่ยอมรับได้ เพื่อมิให้กระแสเดรนสูงกว่าI_{DM} เมื่อเกิดแลกอัพ กระแสเดรนจะไม่สามารถควบคุมโดย ความต่างศักย์ที่ขาเกทได้อีกแล้ว ทางเดียวที่จะออฟไอจีบีที จะทำได้โดยการ ฟอซคอมมิวเตทกระแส(Force commutation current) เหมือนกับในไทริสเตอร์ ถ้าไม่สามารถหยุดการเกิดแลทอัพได้โดยเร็ว ไอจีบีที จะถูกทำลาย เนื่องจากกำลังค่าสูงมากในขณะนั้น วงจรสมมูลย์อย่างละเอียดของไอจีบีทีแสดงไว้ในรูปที่3-4b จากที่อธิบายจะเป็นการแลทอัพแบบสแตติก (static latchup) เกิดจากกระแสต่อเนื่องของไอจีบีทีมีค่ามากกว่า ค่าวิกฤติที่ยอมได้ของตัวไอจีบีทีนั้นๆ แต่ว่าภายใต้สภาวะไดนามิกแลกอัพ (dynamic latchup) เมื่อไอจีบีทีกำลังสวิทช์จากออนไปออฟ อาจจะเกิดการแลทอัพได้เช่นกัน ที่กระแสน้อยกว่าค่าวิกฤติในสภาวะสแตติก ให้พิจารณาขณะที่ไอจีบีทีกำลังจะหยุดนำกระแส ส่วนที่เป็นมอสเฟทในตัวไอจีบีที จะออฟอย่างรวดเร็ว และส่วนกระแสทั้งหมดก็จะออฟอย่างรวดเร็วเช่นกัน ซึ่งการเปลี่ยนแปลงอย่างรวดเร็วนี้จะทำให้เกิดความต่างศักย์ค่าสูงๆ คร่อมเดรนและซอส ซึ่งจะตกคร่อม รอยต่อ J_2 ในส่วนดริฟบอดี้จะทำให้เกิดการขยายตัวอย่างรวดเร็วของบริเวณดีพลีทชั่นไปจนถึงทั้งส่วนบอดี้และบริเวณดริฟ ในกรณีของส่วนดริฟเนื่องจากมีปริมาณสารเจือต่ำ จะทำให้ค่า α_{pnp} ของพีเอ็นพีทรานซิสเตอร์ มีค่าเพิ่มขึ้น หมายความว่า จะมีโฮลจำนวนมากขึ้นที่ถูกฉีดเข้าไปในส่วนของบริเวณดริฟ และจะยังคงอยู่ในส่วนดริฟและถูกสะสมอยู่ในส่วนของรอยต่อ J_2 ขนาดของกระแสโฮลในส่วนแลเทอรอลจะเพิ่มขึ้น และจะทำให้มีโวลต์สูงขึ้น จนอยู่ในสภาวะของการแลทอัพได้ แม้ว่ากระแสที่มีอยู่ในช่วงก่อนจะออฟจะมีค่าน้อยกว่า ค่ากระแสวิกฤติของการเกิดสแตติกแลทอัพก็ตาม จะมีการกำหนดค่ากระแส I_{DM} โดยคำนึงถึงผลของการเกิดไดนามิกแลทอัพ

<u>การหลีกเลี่ยงการเกิดแลทอัพ</u>

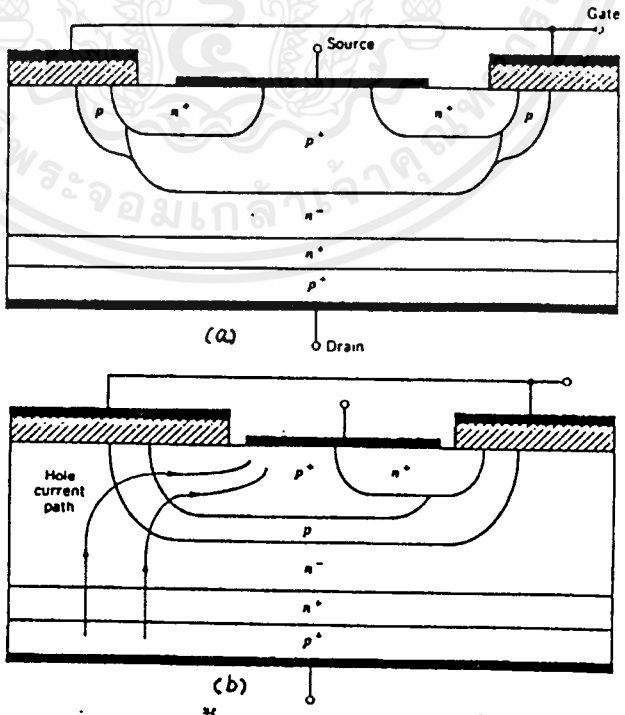
มีหลายวิธีสำหรับผู้ใช้อุปกรณ์ในการที่จะหลีกเลี่ยงการเกิดแลทอัพ และ การผลิตอุปกรณ์ที่จะเพิ่มค่ากระแสวิกฤติให้สูงขึ้นในส่วนของผู้ใช้ โดยออกแบบวงจรให้มีโอกาสที่จะเกิดกระแสสูงกว่าค่าวิกฤต มีค่าให้น้อยที่สุดเท่าที่จะทำได้ และอีกวิธีก็คือทำให้เวลาที่ใช้ในขณะออฟมีค่าเพิ่มมากขึ้น เพื่อว่าอัตราการขยายตัวของชั้นดีพลีทชั่น จะได้ช้าลงและโฮลในส่วนของบริเวณดริฟ จะใช้เวลามากขึ้นในการรวมตัวซึ่งจะทำให้ กระแสเลเทอรอล มีค่าน้อยลง ในขณะที่ไอจีบีทีกำลังออฟ ซึ่งจะทำให้เวลาในการออฟมีค่าเพิ่มขึ้นนั้น ทำได้โดยเพิ่มค่าความต้านทานต่ออนุกรมเข้าไปในส่วนของเกท

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการผลิต การผลิตที่จะเพิ่มค่ากระแสวิกฤติให้สูงขึ้นจะทำได้โดย การลดความต้านทานแบอดี้สเปรด (Body spread resistance) ในวงจรสมมูลย์ รูปที่2-4b ซึ่งทำได้หลายวิธี

วิธีแรกโดยการลดความกว้างของแลเทอรอล (lateral width) ให้เล็กลงเท่าที่จะลดได้ โดยยังมีคุณสมบัติอื่นๆเหมือน โดยดูรูปที่ 2-1a

วิธีที่สองบริเวณบอดี้ซึ่งมีสารชนิดพีจะถูกแบ่งเป็นสองส่วนที่มีความหนาแน่นของสารเจือต่างกัน ดังรูปที่ -5a ในบริเวณช่องที่จะเกิดชั้นอินเวอร์ชั่นจะมีปริมาณสารเจือปกติ และความลึกของบริเวณพี จะลึกกว่าของบริเวณซอสที่มีสารชนิด n^+ บริเวณบอดี้ที่เป็นสารชนิดพีอีกส่วนซึ่งอยู่ใต้บริเวณซอสที่เป็น n^+ จะมีปริมาณสารเจือมากเป็นพิเศษ เป็นp^+ และมีความลึกมากกว่าเดิม ซึ่งจะทำให้ ความต้านทาน แลเทอรอล มีค่าลดลง เนื่องจากมีพื้นที่หน้าตัดเพิ่มขึ้นและมีความนำมากขึ้น อีกวิธีหนึ่งในการปรับแต่งชั้นบอดี้ ทำได้โดยตัดส่วนหนึ่งของบริเวณซอสออกไป ดังรูปที่ 2-5bซึ่งจะทำให้กระแสโฮลถูกสะสมโดยส่วนที่ เอาซอสออกไปทั้งหมด วิธีนี้เรียกว่าโครงสร้างแบบโฮลบายพาส ซึ่งเป็นการเตรียมทางสำหรับกระแสโฮลอีกส่วนที่มิได้ไหลอ้อมไปทางใต้ส่วนของ ซอส วิธีนี้มีผลทำให้ค่าวิกฤติในการเกิดแลทอัพสูงขึ้น แต่ลดสภาพการนำกระแสของไอจีบีทีลง เพราะความกว้างของเกทลดลง โดยการสูญเสียบริเวณของส่วนที่เคยเป็นซอสในโครงสร้างเดิมไป

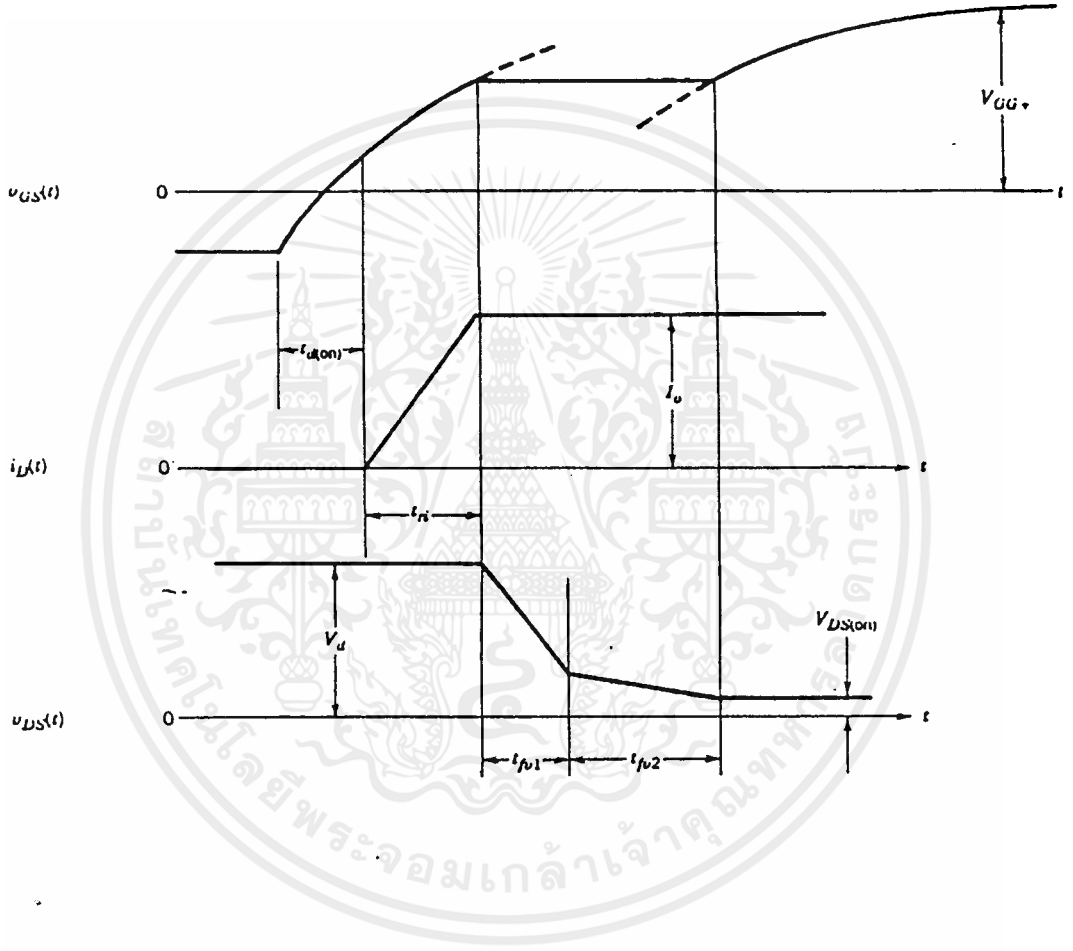


รูป 2-5 a)แสดงการปรับส่วนบอดี้โดยการครอปมากและลึก
b)ปรับโดยวิธีบายพาส สตรัคเจอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะของการสวิชชิ่ง

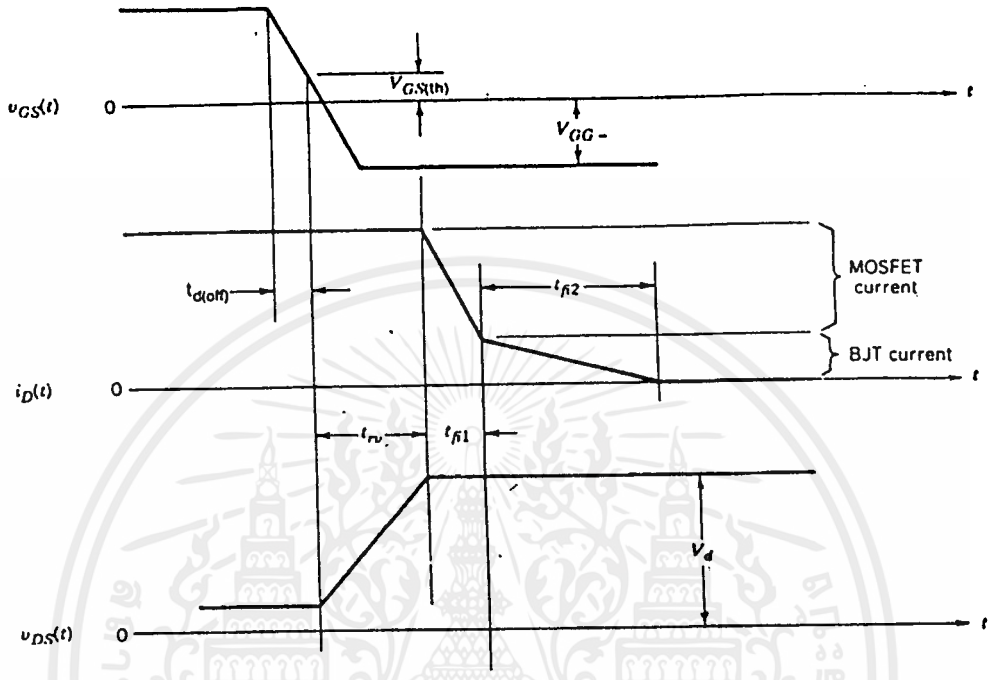
ช่วงขณะออน



รูปที่ 2-6 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะออน

มีลักษณะเหมือนการออนของมอสเฟทมาก โดยในช่วงออนจะมีปัจจัยสองอย่างที่ส่งผลต่อลักษณะของการออนในช่วง t_{fve} ตัวแรกคือ ค่าตัวเก็บประจุระหว่างขาเกทและเดรนจะมีค่าสูงขึ้นในส่วนมอสเฟทภายในไอจีบีที ที่ความต่างศักย์ระหว่างเดรนกับซอสต่ำๆ ส่วนปัจจัยตัวที่สองคือ pnpทรานซิสเตอร์ในไอจีบีที จะเปลี่ยนจากสภาวะกระตุ้น (active region) ไปสู่สภาวะนำกระแสได้ช้ากว่า ส่วนของมอสเฟทในตัวไอจีบีทีมาก ทำให้ความต่างศักย์คร่อมเดรนและซอสในสภาวะออนไม่ตกลงจนถึงค่า $V_{DS(on)}$ ในช่วงแรก ไม่เหมือนกับในมอสเฟท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-7 แสดงรูปคลื่นของกระแสและความต่างศักย์ในขณะออฟ

ช่วงขณะออฟ

ข้อแตกต่างสำคัญระหว่างการเทิร์นออฟของ ไอจีบีที และของมอสเฟท คือให้สังเกตที่รูปคลื่นของกระแสเดรน ซึ่งแตกต่างกันในสองช่วงขณะเวลา การตกลงอย่างรวดเร็วของกระแสในช่วงเวลา t_{fi1} สืบเนื่องมาจากผลการเทิร์นออฟของส่วนที่เป็นมอสเฟทในตัวไอจีบีที ส่วนหางของกระแสเดรนใน ช่วงเวลาที่สอง เนื่องมาจากประจุที่สะสมอยู่ใน บริเวณดริฟ n^- เพราะมอสเฟทถูกออฟไปแล้ว และไม่มีรีเวิร์สโวลเตจจ่ายให้แก่ขั้วของ ไอจีบีที ซึ่งสามารถทำให้เกิดกระแส เนกาทีฟ (negative current) ของเดรน ไม่มีทางที่จะเคลื่อนย้ายประจุโดยการ แคร์เรีย สเวฟ เอ้าท์(carrier sweept out)วิธีเดียวที่ประจุเกินเหล่านี้จะถูกกำจัดไปได้ก็คือ ให้พิจารณาในส่วน ของ ไอจีบีที ที่ไม่มีบริเวณบัฟเฟอร์ n^+ ก็โดยการรวมกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

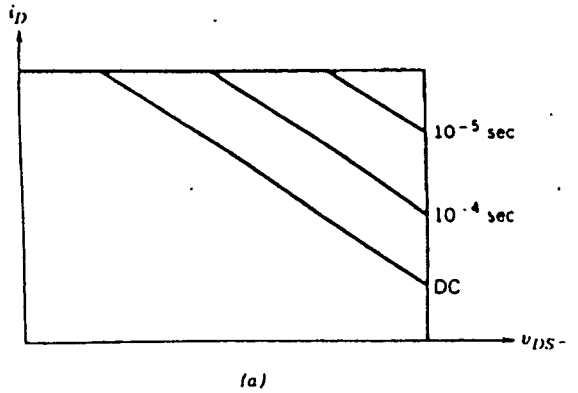
ในบริเวณดริฟ n^- ซึ่งต้องการที่จะให้ไลฟ์ไทม์ของประจุเกินในบริเวณนี้มีค่ายาวอยู่แล้วเพื่อทำให้ความต่างศักย์ตกคร่อมบริเวณมีค่าต่ำ ในสภาวะออน ดังนั้นทำให้ช่วงเวลาขณะ t_{rie} มีค่ายาวไปด้วย แต่ช่วงเวลา t_{rie} ที่ยาวขึ้นก็จะทำให้มีการสูญเสียมากขึ้นในขณะออฟ ซึ่งจะทำให้มีอุณหภูมิสูงขึ้นเนื่องจากการสูญเสีย จึงต้องมีการรอมชอมกันระหว่างค่าการสูญเสียในขณะนำกระแสกับการสูญเสียในขณะออฟ การย้ายประจุที่สะสมออกจากบริเวณดริฟโดยวิธีการแพร่ไปยัง ชั้นp^+ เรียกวิธีนี้ว่า แบ็คอินเจคชั่น(Black injection) สามารถช่วยให้เวลาลดลงได้ถ้าฟลัก จากการแพร่ของโฮลมีค่ามากพอ ในไอจีบีที ที่ไม่มีบริเวณบัฟเฟอร์ n^+ จะไม่สามารถมีการแพร่ดังกล่าวได้ เพราะว่าความหนาแน่นของโฮล มีทิศทางการกระจายความหนาแน่นที่ไม่สามารถทำให้เกิดได้ เนื่องจากความหนาแน่นของโฮลในชั้น p^+ มีค่าความหนาแน่นมากกว่าความหนาแน่นของโฮลที่เกินมาในส่วนของบริเวณดริฟ ดังนั้นโฮลส่วนเกินจึงถูกกักอยู่ในบริเวณดริฟนั้น แต่ในไอจีบีที ที่มีบริเวณบัฟเฟอร์ n^+ บริเวณนี้จะมีไลฟ์ไทม์ของประจุส่วนเกินสั้นมาก และจะทำหน้าที่เสมือนเป็นตัวลด ประจุส่วนเกินเหล่านี้ อัตราการรวมตัวที่สูงขึ้นของ โฮลในบริเวณบัฟเฟอร์ n^+ ทำให้ความหนาแน่นของโฮลค่อยๆลดลง ในบริเวณดริฟนี้ ในขณะที่กำลังเทิร์นออฟ ซึ่งทำให้เกิดฟลักจำนวนมากของการแพร่ของโฮลในทิศไปยัง บริเวณบัฟเฟอร์ซึ่งจะช่วยส่งเสริมการย้ายของโฮล ออกจากบริเวณดริฟเป็นอย่างมาก และทำให้เวลา t_{rie} สั้นลง ควรจำไว้ว่าวิธีการลดเวลาขณะเทิร์นออฟวิธีนี้ไม่ได้ลดไลฟ์ไทม์ในบริเวณดริฟ เพราะฉะนั้นจึงไม่ได้ ส่งผลให้ค่าการสูญเสียในขณะนำกระแสเปลี่ยนแปลงไป

<u>ข้อจำกัดของอุปกรณ์ และ บริเวณที่สามารถทำงานได้อย่างปลอดภัย</u>

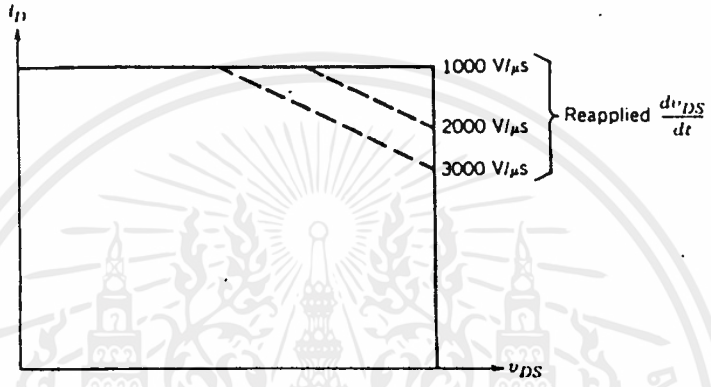
ไอจีบีที มีพื้นที่ที่สามารถทำงานได้อย่างปลอดภัยทั้งขณะออนและออฟ พื้นที่ที่สามารถทำงานได้อย่างปลอดภัย สำหรับฟอร์วาร์ดไบอัสของ ไอจีบีที ได้แสดงไว้ในรูปที่2-8a ที่เวลาในการสวิชชิ่งต่ำ พื้นที่จะเป็นสามเหลี่ยม แต่เมื่อเวลาในการสวิชชิ่งสูงขึ้นพื้นที่ก็จะลดลง เนื่องผลจากความร้อน

ในกรณีของรีเวิร์สไบอัส ในช่วงเวลาที่จะทำการออฟ ไอจีบีที จะเป็นว่าพื้นที่มีส่วนสัมพันธ์กับ ค่าอัตราการเปลี่ยนแปลงความต่างศักย์ต่อเวลา ซึ่งเกี่ยวกับการป้องกันการเกิดแลทอัพ ค่ากระแส I_{DM} สูงสุดจะถูกกำหนดไว้ โดยมากจะเป็นค่าไดนามิก เพื่อป้องกันการเกิดแลทอัพขณะเทิร์นออฟ และยังมีการกำหนดค่าความต่างศักย์ระหว่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

รูปที่2-8 a) พื้นที่ย่านปลอดภัยในการทำงาน สำหรับฟอร์วาร์ดไบอัส
b) พื้นที่ย่านปลอดภัยในการทำงาน สำหรับรีเวิร์สไบอัส

เกทและซอส ตราบที่ไม่เกินความต่างศักย์นี้ เมื่อเกิดฟอลต์(fault)ภายนอก ซึ่งพยายามที่จะทำให้กระแสเดรนสูงกว่า I_{DM} จะทำให้ไอจีบีที ออกจากสภาวะนำกระแสและเข้าสู่ย่านแอคทีฟ เมื่อกระแสมีค่าคงที่ไม่ขึ้นอยู่กับค่าความต่างศักย์ระหว่าง เดรนและซอส ภายใต้สภาวะดังกล่าว ไอจีบีต้องสามารถเทิร์นออฟให้เร็วที่สุดเท่าที่จะทำได้ เพราะจะมีกำลังงานสูงมากในขณะดังกล่าว เพื่อป้องกันการเกิดแลทอัพและยังสามารถควบคุมกระแสเดรนได้ด้วย ความต่างศักย์ระหว่างเกทและซอสอยู่

เมื่อความต่างศักย์ระหว่างเกท และ ซอส อยู่ระหว่าง 10-15 โวลต์ กระแสเดรนค่า 4-10 เท่าของกระแสพิกัดสามารถยอมรับได้ จากการทดลองยืนยันว่าอุปกรณ์สามารถทนกระแสดังกล่าวได้เป็นเวลา 5-10 ไมโครวินาที ขึ้นอยู่กับค่าความต่างศักย์ระหว่างเดรนและซอส และสามารถเทิร์นออฟได้ด้วยความต่างศักย์ระหว่างเกทและซอส ค่าความต่างศักย์สูงสุดระหว่างเดรนและซอสที่ยอมรับได้นั้น ขึ้นอยู่กับค่าความต่างศักย์เบรคดาวน์ ของ pnp ทรานซิสเตอร์ ค่า βของpnp ทรานซิสเตอร์มีค่าต่ำมาก ดังนั้นความต่างศักย์เบรคดาวน์ที่ต้องสนใจเป็นพิเศษก็คือ BV_{CBO} เป็นค่าเบรคดาวน์ของบริเวณดริฟ(รอยต่อJ_2)

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าอุณหภูมิสูงสุดของรอยต่อของ ไอจีบีที มีค่าประมาณ 150 องศาเซลเซียส คุณสมบัติที่เป็นที่ต้องการของ ไอจีบีที ก็คือ ความต่างศักย์ตกคร่อมระหว่าง เดรนและซอส มีค่าเปลี่ยนแปลงน้อยมากระหว่างที่อุณหภูมิเปลี่ยนแปลงตั้งแต่อุณหภูมิห้องจนถึงอุณหภูมิสูงสุด ต่างกับมอสเฟทที่มี ความต่างศักย์ตกคร่อมสูงขึ้น เมื่ออุณหภูมิสูงขึ้น สาเหตุที่ไอจีบีที มีความต่างศักย์ตกคร่อมค่อนข้างคงที่ ไม่ขึ้นกับอุณหภูมิเนื่องจากการผสมระหว่างส่วน ความต่างศักย์ตกคร่อมของคุณสมบัติ ที่เป็นสัมประสิทธิของอุณหภูมิทางบวก (positive temperatuer coeffecient) ของมอสเฟท และสัมประสิทธิของอุณหภูมิทางลบ(negative temperature coeffecient) ของบริเวณเดรฟ วงจรป้องกันไม่ค่อยมีความจำเป็นนักสำหรับการทำงานที่อยู่ในย่านการทำงานที่ปลอดภัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปรียบเทียบคุณสมบัติของไอจีบีที กับอุปกรณ์สวิทชิ่งประเภทอื่น

ดังที่ได้กล่าวมาแล้ว ไอจีบีที มีความต่างศักย์ตกคร่อมใกล้เคียงกับ ทรานซิสเตอร์ในขณะที่มีความต้านทางด้านอินพุทสูง และ มีความเร็วในการเทิร์นออนสูงเหมือนกับ มอสเฟท

ที่ย่านการใช้งานที่ความถี่ปานกลาง สามารถนำไอจีบีทีไปใช้งานแทนมอสเฟท ทรานซิสเตอร์ และ ไทริสเตอร์ ได้อย่างมีประสิทธิภาพ เมื่อเทียบกับไทริสเตอร์ทั่วไป ไอจีบีที มีความเร็วในการสวิทชิ่งที่สูงกว่า และ มีความต้านทานของอินพุทสูงกว่า สามารถทนต่ออัตราการเปลี่ยนของ ความต่างศักย์ dv/dt ที่สูงกว่า และ มีวงจรขับที่ไม่ยุ่งยากซับซ้อน ในขณะที่ ไทริสเตอร์บางประเภท เช่น จีทีโอ (GTO) ก็สามารถควบคุมการ ออน ออฟ ได้ด้วยสัญญาณควบคุมที่ ป้อนเข้าขาเกทได้ แต่ก็ต้องการกระแสไหลกลับทิศ ในการออฟ จีทีโอ ในขณะที่ การออฟไอจีบีที ทำได้โดยการให้ตัวเก็บประจุที่ขาเกท ได้ขับประจุออกมา แต่ไทริสเตอร์มี ความต่างศักย์ตกคร่อม ในสภาวะออน ต่ำกว่าไอจีบีที และมีค่าพิกัดการทนต่อกระแสเสิร์จ (Surge Current) ที่สูงกว่า ไอจีบีที

ในการเปรียบเทียบ ความยากง่ายของวงจรขับ ให้สมมุติว่าต้องการให้อุปกรณ์รับกระแสได้ 10 แอมป์ ถ้าใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิทชิ่ง จะต้องการกระแสจำนวนมากเพื่อที่จะควบคุมทรานซิสเตอร์ให้ทำงาน ตามต้องการ เพราะว่าทรานซิสเตอร์กำลัง มีค่าβที่ต่ำมาก ยกตัวอย่าง เช่น ทรานซิสเตอร์ที่ต้องการมีค่าβ เท่ากับ 5 ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้ถึง 10 แอมป์ จะต้องป้อนกระแสปริมาณ 2 แอมป์ เข้าที่ขาเบสของทรานซิสเตอร์ ในขณะที่ไอจีบีที ควบคุมการทำงานด้วยความต่างศักย์ที่ป้อนเข้าระหว่าง ขาเกทและอีมิทเตอร์ ซึ่งต้องการกระแสจำนวนน้อยมาก อยู่ในหน่วย นาโนแอมป์ ก็สามารถจะทำให้ไอจีบีทีทำงาน ซึ่งจะเห็นได้ว่าวงจรขับของไอจีบีที มีความง่ายกว่า วงจรขับของทรานซิสเตอร์มาก

ทรานซิสเตอร์ อาจจะใช้วงจรดาร์ลิงตั้น (Darlington) ในการขยายค่าβ เพื่อทำให้วงจรขับง่ายขึ้น แต่ความต่างศักย์ตกคร่อมในสภาวะออนจะสูงขึ้น

ส่วนวงจรขับของไอจีบีที กับ มอสเฟท มีคุณสมบัติใกล้เคียงกันมาก จนสามารถใช้แทนกันได้ แต่ถ้าใช้งานในด้านความถี่ปานกลาง ที่พิกัดกระแสและความต่างศักย์ที่สูงแล้ว ก็ควรจะเลือกใช้ไอจีบีที ในการทำงานแทนมอสเฟท เนื่องจากมีความต่างศักย์ตกคร่อมในสภาวะออนต่ำกว่า

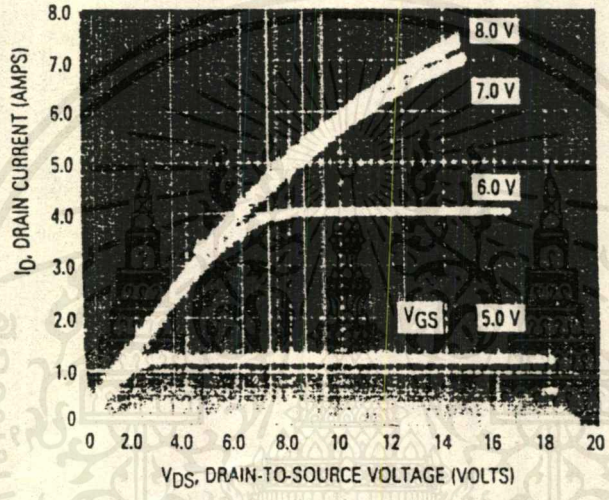
การเปรียบเทียบคุณลักษณะของเอาท์พุท ของไอจีบีทีและมอสเฟท

คุณลักษณะของเอาท์พุท ของ เพาเวอร์มอสเฟท (MTP 4N50) กับ ไอจีบีที(MGP20N50) โดยขอบเขตการทำงาน (Die Dimension) ของทั้งสองเบอร์เหมือนกัน และมีค่าความต่างศักย์เบรคดาวน์(BREAK DOWN VOLTAGE) ที่เหมือนกัน ดังแสดงไว้ในรูปที่ 2-9a, 2-9b

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

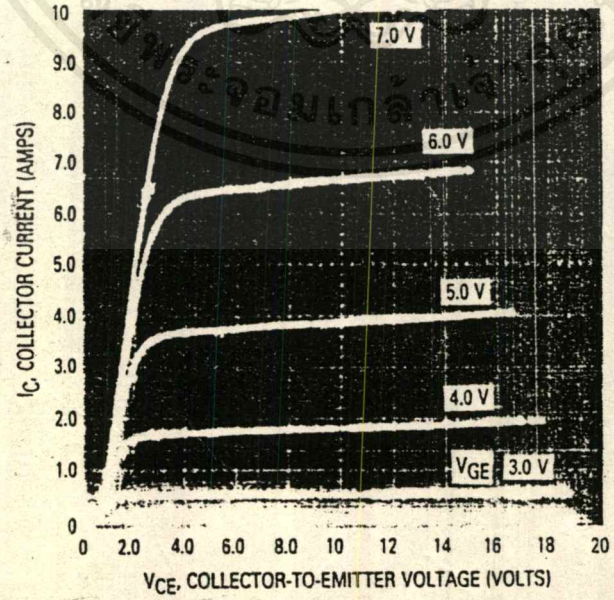
จากกราฟในรูปทั้งสอง จะมีส่วนที่ต่างกันก็คือ

1. ไอจีบีที มีความต่างศักย์ในสภาวะออนต่ำกว่ามาก ที่กระแสสูงกว่า 2 แอมป์
2. ก่อนที่ไอจีบีทีจะนำกระแส รอยต่อ พีเอ็น อันเกิดจากส่วน P^+ ที่เพิ่มลงไปในอุปกรณ์มอสเฟท และ N จะต้องอยู่ในสภาพฟอร์วาร์ดไบอัสเสียก่อน จึงจะเริ่มนำกระแส ดังนั้นจะเห็นได้ว่า ไอจีบีทีจะไม่นำกระแสในทันที ที่มีความต่างศักย์คร่อม ในทิศฟอร์วาร์ดไบอัส ต้องรอจนกว่าความต่างศักย์นั้นจะสูงพอที่จะทำให้ รอยต่อ PN อยู่ในสภาวะที่นำกระแสได้เสียก่อน เหมือนกับเส้นกราฟของไดโอด และของไทริสเตอร์



POWER MOSFET (MTP4N50)

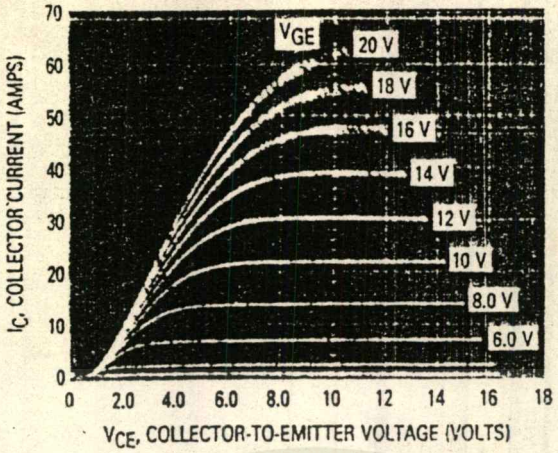
รูป2-9a



GEMFET (MGP20N50)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป2-9b



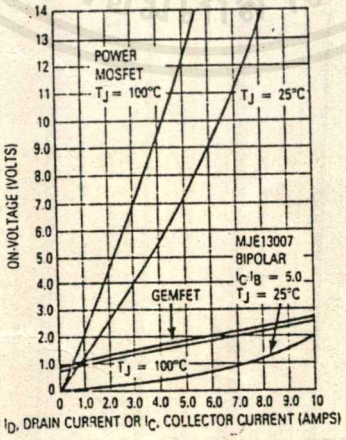
GEMFET AT HIGH DRAIN CURRENTS

รูป2-10

จากรูปที่2-10 แสดงว่าที่ 25องศาเซลเซียส 20A, 500V MGP20N50 ยังไม่มีทีท่าว่าจะเกิดการแลทอัพขึ้น ที่ระดับกระแส 62 แอมป์ ซึ่งสูงกว่าพิกัดกระแสของมอสเฟทมาก

<u>การเปรียบเทียบของ กำลังงานสูญเสียในสภาวะออน</u>

ข้อได้เปรียบของ ไอจีบีที ที่เหนือกว่ามอสเฟทก็คือ มีความต้านทานในขณะนำกระแส ที่ต่ำกว่าV_{ds}(on) ของ มอสเฟท ที่ใช้กับควมต่างศักย์สูงๆ จะมีค่าสูงตามไปด้วย และจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิของรอยต่อ และกระแสเดรนเพิ่มขึ้น ต่างกับไอจีบีทีที่ ความต้านทานจะไม่เพิ่มเปลี่ยนแปลงมากนัก เมื่อกระแสและอุณหภูมิเปลี่ยนแปลง



รูป 2-11

จากรูป2-11 เปรียบเทียบความต่างศักย์ตกคร่อมในสภาวะออน ของ มอสเฟท (MTP4N50) และ ไอจีบีที (MTM20N50) ที่กระแสเดรนค่าต่างๆ และที่อุณหภูมิของรอยต่อที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

25 และ 100 องศาเซลเซียส เพราะมอสเฟทไม่มีค่าความต่างศักย์ออฟเซท (off set voltage) ดังนั้น ที่กระแสต่ำๆ มอสเฟทจะมีความต่างศักย์ตกคร่อม เพียงเล็กน้อย แต่ที่อุณหภูมิสูงๆ ความต่างศักย์ตกคร่อม ของมอสเฟทกลับมีค่ามากกว่าของ ไอจีบีที และจากในรูปจะเห็นได้ว่า ความต่างศักย์ในสภาวะออนของทรานซิสเตอร์ขึ้นกับค่า β และ กระแสเบส

ประสิทธิภาพในการนำกระแส ไม่ได้กำหนดด้วยความต่างศักย์ เพียงอย่างเดียว แต่ กระแสเบส หรือ กระแสเกท ก็เป็นปัจจัยหนึ่ง ที่ต้องคิดถึง เนื่องจากความต้านทานของอินพุทของ ไอจีบีทีมีค่าสูงมาก ทำให้ประสิทธิภาพของ ไอจีบีที ในสภาวะออนมีค่าใกล้เคียงกับประสิทธิภาพของทรานซิสเตอร์ ทรานซิสเตอร์ที่ใช้ในการเปรียบเทียบมีค่า β=5ซึ่งจะมีกำลังงานสูญเสีย เนื่องจากกระแสเบสสูงมาก

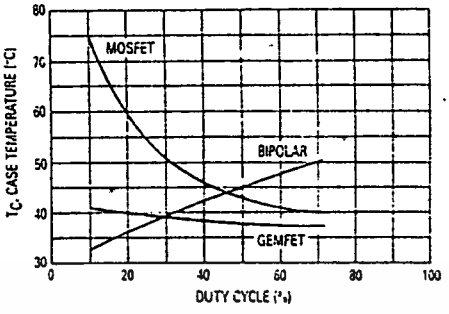
เมื่อเปรียบเทียบประสิทธิภาพในขณะออน ของอุปกรณ์แต่ละชนิดได้ใช้ อุปกรณ์ต่อไปนี้ในการเปรียบเทียบ ได้แก่ ทรานซิสเตอร์(MJE1300C) พิกัด 8 A,400V และ มอสเฟท(MTP 4N50) 4A,500V และไอจีบีที (MGM 20N50)20A,500V ความถี่ในการสวิทชิ่งคงที่ที่ 90 H_z แต่ดิวตี้ไซเคิ้ล (Duty cycle)ปรับเปลี่ยนได้ตั้งแต่ 9% -71% ในการจ่ายโหลดให้แก่มอเตอร์

TABLE 4 — On-State Efficiency Testing: Pulse Width Modulation of DC Motor

	Pulse Width (ms)	Duty Cycle %	I_C(max) or I_D(max) (A)	Case Temp (°C)	Power Dissipation (W)	On Voltage (Volts)	V_{DS} or $V_{CE(pk)}$ (Volts)	Relative Power Out (Speed)	Relative Power In
GEMFET (MTM20N50)	8.0	71	0.75	37.2	0.69	1.0	1.75	78	2.0
	6.0	54	1.0	37.4	0.70	1.1	2.0	77	2.0
	4.0	36	1.6	38.5	0.75	1.1	2.5	73	2.0
	2.0	18	2.75	39	0.79	1.5	4.0	64	2.0
	1.0	9.0	4.50	40.9	0.86	2.0	6.5	49	2.0
TMOS (MTP4N50)	8.0	71	0.75	38.6	0.76	1.0	1.75	78	2.0
	6.0	54	0.80	42.1	0.91	1.3	2.25	77	2.0
	4.0	36	1.25	49.4	1.22	2.0	3.25	70	2.0
	2.0	18	2.25	62	1.77	4.5	6.50	48	2.0
	1.0	9.0	3.50	77.4	2.44	7.5	11.00	18	2.0
BIPOLAR (MJE13007)	8.0	71	0.80	49.7	1.24	0.1	0.8	82	140
	6.0	54	1.1	45.7	1.06	0.2	1.0	81	104
	4.0	36	1.5	40.7	0.85	0.2	1.5	78	72
	2.0	18	2.75	34.8	0.59	0.3	3.0	70	36
	1.0	9.0	4.5	32.6	0.50	0.5	5.0	59	20

T = 11.2 ms T_A = 21.2°C f = 50 Hz V_{DD} = 14 V $R_{\theta HS}$ = 23°C/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป2-12

จากตารางและรูปที่ 2-12 พอจะสรุปได้ดังนี้

1. ถึงแม้ว่า ทรานซิสเตอร์จะมีความต่างศักย์ตกคร่อมในสภาวะออนต่ำ แต่ ทรานซิสเตอร์ก็ไม่ได้เป็นอุปกรณ์ที่มีประสิทธิภาพดีที่สุดที่ดิวตี้ไซเคิ้ลสูงๆ เนื่องจากกินกระแสเบสสูงเพราะค่า β มีค่าต่ำ
2. มอสเฟท มี V_{on} สูง โดยเฉพาะที่ค่ากระแสสูงๆ และอุณหภูมิสูง ขณะที่ดิวตี้ไซเคิ้ลลดลง ทำให้ความเร็วของมอเตอร์ลดลงและ แบ็คอีเอ็มเอฟ (BACK EMF) ลดลงด้วยเมื่อแบ็คอีเอ็มเอฟ ลดลงความต่างศักย์ของมอเตอร์ส่วนที่ทำให้เกิดงานสูงขึ้น มีกระแสไหลสูงขึ้น ทำห้อุณหภูมิสูงขึ้น และ ส่งผลให้อุณหภูมิสูงขึ้นด้วย
3. อุณหภูมิของ ไอจีบีที ค่อนข้างคงที่ไม่ว่า สภาพจะเปลี่ยนแปลงไปอย่างไร ต้องการกำลังอินพุทต่ำมาก และไม่ส่งผลต่อค่ากำลังงานสูญเสียที่ดิวตี้ไซเคิ้ลสูงๆ ที่ดิวตี้ไซเคิ้ลต่ำๆ กระแสสูง ไอจีบีทีจะมี V_{on} ต่ำกว่าของมอสเฟทและมีอุณหภูมิต่ำกว่าด้วย

จากการเปรียบเทียบจะเห็นว่า ไอจีบีที มีข้อได้เปรียบมากกว่า ยิ่งกระแสสูงขึ้นจะยิ่งได้เปรียบอย่างเห็นได้ชัด เพราะ ทรานซิสเตอร์จะมีกำลังสูญเสีย เนื่องจากกระแสเบสที่เพิ่มขึ้น ส่วนมอสเฟทก็จะมีความต่างศักย์ตกคร่อมในสภาวะออนสูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรขับเบส (Base drive circuit)

IGBT ต่างจากไบโพลาร์ทรานซิสเตอร์ตรงที่ IGBT ทำการควบคุมด้วยระดับแรงดัน แต่คล้ายกับอุปกรณ์ MOSFET ในลักษณะของตัวเก็บประจุที่ระหว่างขาเกทและอิมิตเตอร์ลักษณะการออกแบบวงจรอธิบายได้ดังนี้

1) ระดับแรงดันที่ใช้ในการขับเบส

1.1 สภาวะ on

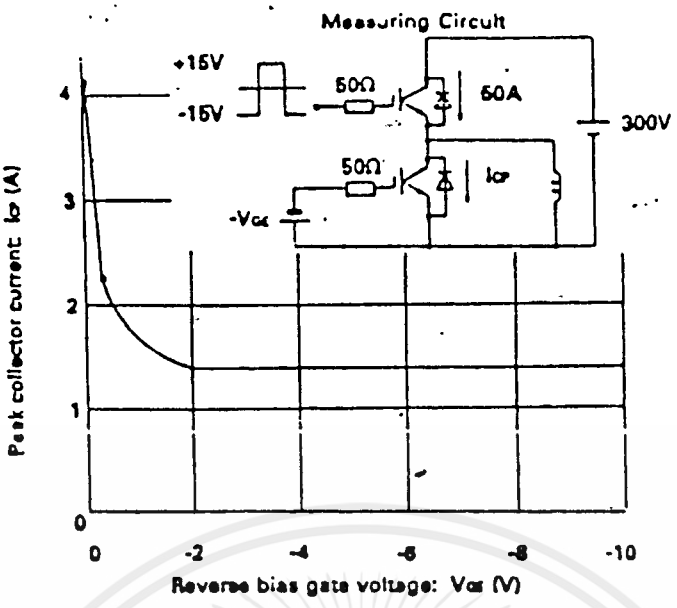
สำหรับตัว IGBT ระดับแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ในสภาวะ onจะมีค่าแปรเปลี่ยนตามแรงดันระหว่างขาเกทและอิมิตเตอร์ เช่น เมื่อต้องการแรงดันค่าต่ำๆ ระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ที่สภาวะ on เราก็จะทำการเพิ่มแรงดันระหว่างขาเกทและขาอิมิตเตอร์ให้มีค่าสูงๆแต่ต้องคำนึงถึงค่าแรงดันเบรคดาวน์ระหว่างขาเกทและอิมิเตอร์รวมถึงค่ากระแสลัดวงจร ปกติแล้วค่าแรงดันที่ป้อนที่ขาเกทใช้ค่าประมาณ 15 โวลท์ (15V)

1.2 สภาวะ off

ในวงจรอินเวอร์เตอร์ เมื่อฟรีเวลลิ่งไดโอด (free-wheeling diodes) และ แอนตี้พาแรลเรลไดโอด(anti-parallel diodes) ทำให้เกิดสัญญาณ off ไปที่ขาเกทของ IGBT ช่วงขณะนี้ค่าแรงดันสูงเนื่องจาก dV/dt เกิดขึ้นที่ตัว IGBT เป็นกรณีที่ต้องระมัดระวังเป็นพิเศษ เนื่องจากถ้าค่าแรงดันป้อนกลับระหว่างขาเกทและอิมิตเตอร์มีค่าสูงไม่พอ IGBT จะเกิดความผิดปกติในการทำงานและจะทำให้มีกระแสคอลเลคเตอร์ที่มีค่าพีคสูงไหลผ่านได้ ซึ่งจะเป็นอันตรายต่อการทำงานของIGBT เนื่องจากขณะที่IGBTทำการสวิทชิ่งที่ความถี่สูงๆ ค่ากำลังสูญเสียเนื่องจากกระแสคอลเลคเตอร์นี้ จะมีขนาดใหญ่มาก ส่งผลให้เกิดความร้อนสูงที่ตัว IGBT เรียกว่าเกิด "Overheating"

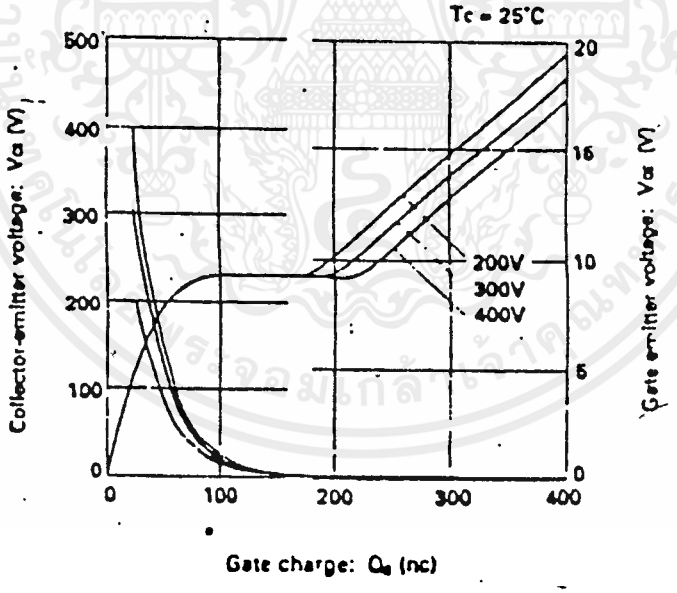
จากรูป เป็นการแสดงความสัมพันธ์ระหว่างแรงดันป้อนกลับระหว่างเบสและอิมิตเตอร์กับค่ากระแสพีคจากคอลเลคเตอร์ที่เกิดเนื่องจาก dV/dt

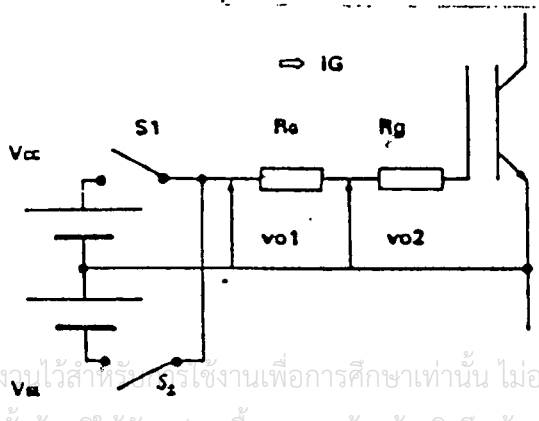
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



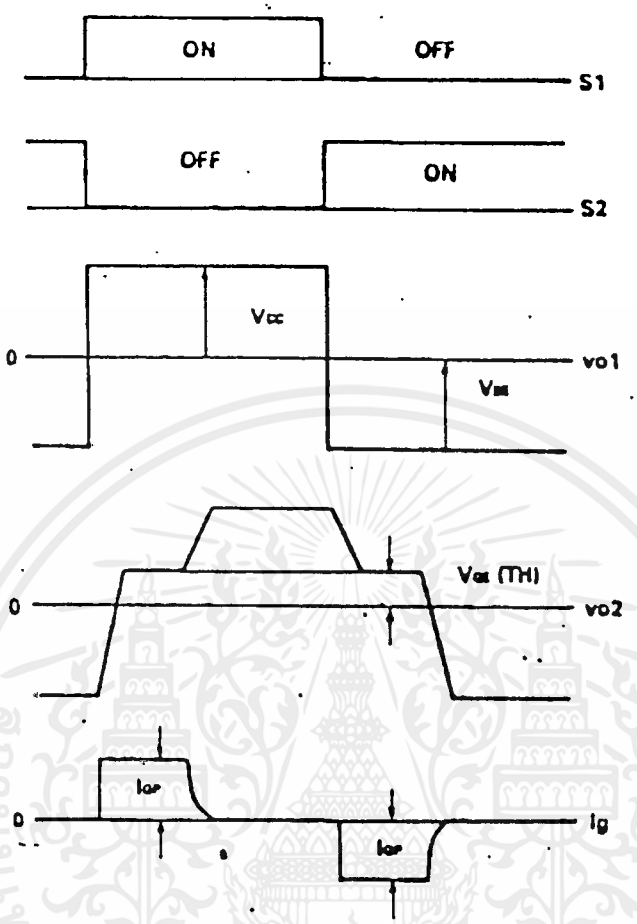
2) ค่ากระแสเอาท์พุทของวงจรขับเบส

รูปที่ แสดงคุณสมบัติการชาร์จที่ขาเกทของ IGBT เบอร์ NITM2060-100L





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจรขับเบส ค่าแรงดันเอาท์พุท และรูปคลื่นกระแส(current waveform)

ค่ากระแสพีค I_{GP} ที่เป็นกระแสเอาท์พุทจากวงจรขับเบส หาค่าได้จากสมการ

$$I_{GP} = (V_{CC}+V_{EE})/(R_G+R_g) \quad \text{----------(1)}$$

โดยที่ V_{CC} : ค่าแรงดันไบอัสตรงจากแหล่งจ่าย

V_{EE} : ค่าแรงดันไบอัสกลับจากแหล่งจ่าย

R_G : ความต้านทานเอาท์พุทของวงจรขับ

R_g : ความต้านทานภายในที่ขาเกทของ IGBT

อุปกรณ์สวิทชิ่งในวงจรขับต้องมีความสามารถทนกระแสค่าข้างต้นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับค่ากระแสเอาท์พุทเฉลี่ย I_{cc} และ I_{EE} หาได้จากสมการ

$$I_{cc} = I_{EE} = f*[(O_g/2)+(C_{ge}*V_{EE}/4)] \quad \text{----------(2)}$$

โดยที่ O_g : Gate charge

C_{ge} : Gate to emitter capacitance

$$C_{ge} = C_{iss}-C_{rss} \quad \text{----------(3)}$$

ซึ่ง C_{iss}: Input capacitance

C_{rss}: Output capacitance

3)ตัวอย่างของวงจรขับ

ส่วนของตัวIGBT และส่วนของวงจรควบคุม จะถูกแยกจากกันในการต่อเป็นวงจรอินเวอร์เตอร์ ตัวอย่างวงจรขับดังแสดงในรูป และรูป

รูปที่A แสดงตัวอย่างการใช้อุปกรณ์พวก photocouplerในการแยกส่วนวงจรควบคุมและส่วนของตัว IGBT เป็นวงจรที่เหมาะกับสัญญาณควบคุมแบบ PWM ที่รูปสัญญาณมีการเปลี่ยนแปลงรูปร่างหลายขนาด

รูปที่B เป็นตัวอย่างการใช้หม้อแปลงสัญญาณ (pulse transformer) เป็นตัวแยกวงจรควบคุมและส่วนของตัว IGBT วงจรชนิดนี้เหมาะสำหรับการสวิทชิ่งที่มีความถี่สูง มีอัตราการเปิด/ปิด เป็น 50% หรือน้อยกว่า

4)ข้อควรระวังในการออกแบบวงจรขับเบส

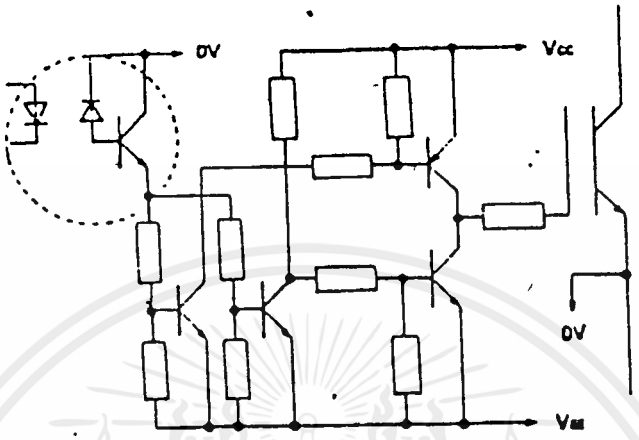
4.1 ความทนทานต่อสัญญาณรบกวนของตัว photocoupler

ควรเลือกอุปกรณ์ photocoupler ที่มีความทนทานต่อสัญญาณรบกวนสูง เนื่องจากIGBT เป็นอุปกรณ์ที่มีความเร็วในการสวิทชิ่งสูง ดังนั้น photocoupler ที่เลือกใช้ จึงควรเลือกชนิดที่มีช่วงหน่วงเวลาสั้น(short delay time)

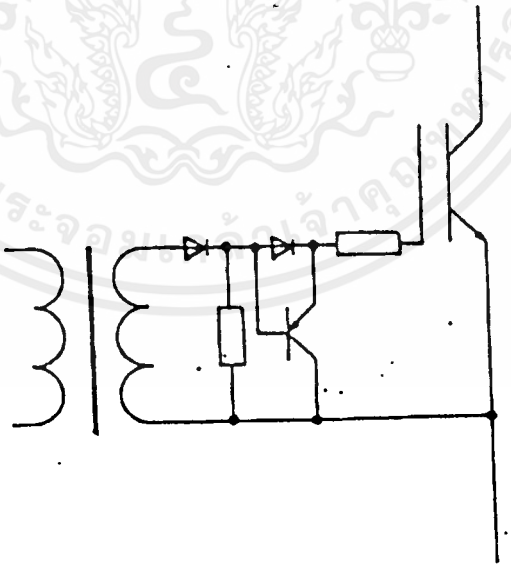
4.2 การเชื่อมต่อสายระหว่างตัว IGBT กับวงจรขับ

การต่อสายจากวงจรขับไปยังตัว IGBT ควรมีระยะสั้นๆ ทั้งนี้เพื่อหลีกเลี่ยงการเกิดสัญญาณกวัดแกว่ง(oscillation)ที่ขาเกทตัว IGBT อันเป็นผลเนื่องมาจากค่าความเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป A

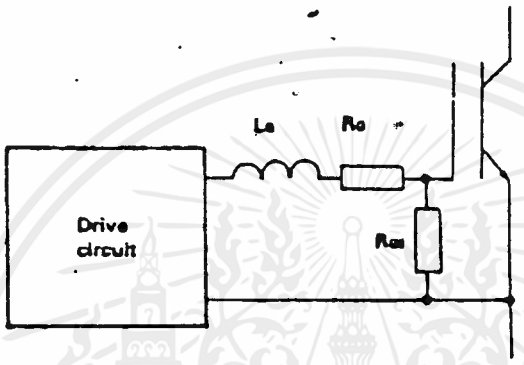


รูป B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของสาย ดังนั้นควรเดินสายในระยะสั้นที่สุดเท่าที่จะทำได้ หรืออาจจะใช้สายแบบตีเกลียวและเพื่อป้องกันการป้อนกลับของสัญญาณกวัดแกว่ง ควรเพิ่มค่าความต้านทานที่ขาเกท หรือต่อความต้านทานค่าต่ำๆคร่อมขาเกทและอิมิตเตอร์

สัญญาณกวัดแกว่งถูกกำจัดโดยการลดค่า L_g และ R_{GE} โดยเพิ่มค่า R_g



4.3 การป้องกันแรงดันเกินที่ขาเกท

ค่าแรงดันเบรคดาวน์ระหว่างขาเกทและอิมิตเตอร์ของIGBT มีค่า +20Vและ-20V หากค่าแรงดันมีค่ามากกว่า 20V ให้ทำการต่อซีเนอร์ไดโอด(Zener diode)เข้าระหว่างขาเกทและอิมิตเตอร์ เพื่อเป็นการป้องกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสนับเบอร์

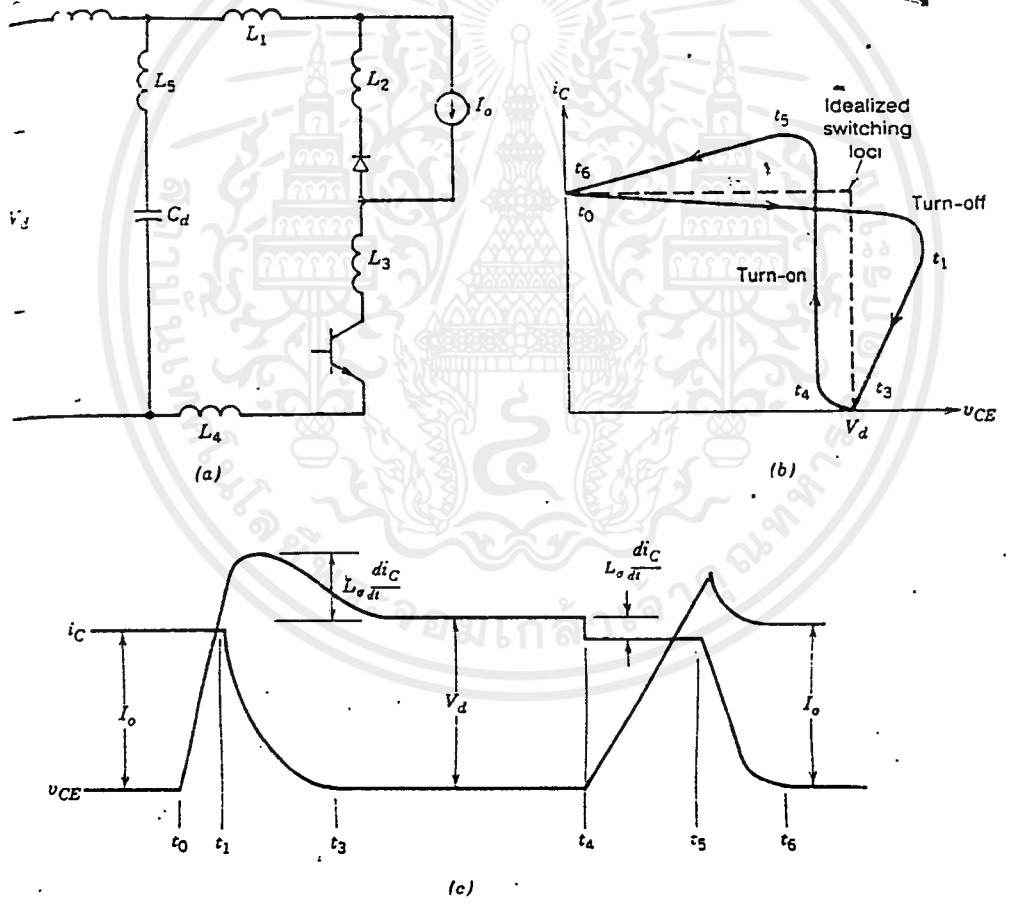
ศัวัมต้องการสำหรับวงจรสนับเบอร์

วงจรสนับเบอร์ใช้เพื่อป้องกันตัวอุปกรณ์สวิทชิ่ง โดยทำให้อุปกรณ์มีลักษณะการสวิทชิ่งที่ดีขึ้น

มีวงสนับเบอร์โดยสทั่วไป3 ชนิดคือ

1. เทิร์นออฟสนับเบอร์ (turn-off Snubber)
2. เทิร์นออนสนับเบอร์ (turn-on Snubber)
3. โอเวอร์โวลเตตจสนับเบอร์(Over Voltage Snubber)

เพื่อทำการอธิบายความจำเป็นของวงจรสนับเบอร์เหล่านี้ ให้พิจารณาวงจร ดังรูป20-36a



(a) Step-down converter circuit with stray inductance shown explicitly with (b) associated-switching trajectory and (c) the current and voltage waveforms during turn-on and turn-off.

รูป 2-36

ซึ่งได้แสดงค่าความเหนี่ยวนำของวงจร เนื่องจากสายหรืออื่นๆเอาไว้

เริ่มต้นสวิทช์กำลังนำกระแส และ $I_c=I_o$ ช่วงขณะการเทิร์นออฟ ดังรูปข้างบนที่ $t=t_o$ ความต่างศักย์ของสวิทช์ เริ่มสูงขึ้น แต่กระแสในส่วนต่างๆของวงจรยังคงเท่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และห้ามมิให้ดัดแปลงเนื้อหาต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้ง

จนกระทั่ง t_1 เมื่อฟรีวิลลิ่งไดโอด (Freewhelling Diode) เริ่มนำกระแส ทำให้กระแสของสวิทช์เริ่มลดลง อัตราการลดลงของกระแสขึ้นกับคุณสมบัติของสวิทช์และวงจรขับของมัน

ความต่างศักย์คร่อมสวิทช์สามารถคำนวณได้ดังสมการต่อไปนี้

$$V_{CE} = V_d - L_Q \, di_c/dt \qquad 2\text{-}18$$

โดย $L_Q = L_1+L_2+L_3+.....$ โดยค่าความเหนี่ยวนำเหล่านี้ ส่งผลให้ค่าความต่างศักย์มีค่าสูงขึ้นกว่า V_d เนื่องจาก di_c/dt มีค่าเป็นลบ ที่เวลา t_3 เมื่อกระแสลดลงเป็นศูนย์ ความต่างศักย์จะมีค่าลดลง และ จะมีค่าคงที่ = V_d

ขณะเทิร์นออน กระแสของอุปกรณ์สวิชชิ่ง เริ่มสูงขึ้นที่เวลา t_4 ในอัตราที่ขึ้นกับคุณสมบัติของอุปกรณ์สวิชชิ่ง สมการ 2-18 ยังคงใช้ได้กับกรณีนี้ แต่เนื่องจาก di_c/dt มีค่าเป็นบวก ทำให้ความต่างศักย์คร่อมระหว่างคอลเลคเตอร์และอีมิทเตอร์ มีค่าลดลงน้อยกว่า V_d เล็กน้อย เพราะว่ามีกระแสไหลกลับทิศของ ฟรีวิลลิ่งไดโอด ทำให้I_c มีค่ามากกว่า I_o จนกระทั่ง t_5 ไดโอดหยุดนำกระแส และความต่างศักย์ลดลงเป็นศูนย์ด้วยอัตราที่ขึ้นกับคุณสมบัติของอุปกรณ์

รูปคลื่นของการสวิชชิ่งเหล่านี้ สามารถแสดงโดยเส้นทางเดินดังในรูปที่ 2-36b โดยเส้นประแสดงเส้นทางของการสวิชชิ่งในอุดมคติ โดยสมมุติว่า ไม่มีความเหนี่ยวนำในวงจรและไม่มีกระแสไหลในไดโอดเนื่องจากค่า ความเหนี่ยวนำเหล่านั้น

จากทางเดินที่เป็นจริงจะเห็นว่าทั้งขณะเทิร์นออน และ เทิร์นออฟ ตัวอุปกรณ์สวิชชิงจะได้รับแรงเค้น เนื่องจากอุปกรณ์ขับกระแสและความต่างศักย์ที่สูงอย่างกระทันหัน และมีความต่างศักย์เกินกว่าค่า V_d มีกระแสเกินกว่าค่า I_o จึงจำเป็นต้องมีวงจรสนับเบอร์เพื่อทำการลดแรงเค้นเหล่านี้ ไม่ให้อุปกรณ์สวิชชิ่งต้องเจอกับ ความต่างศักย์ที่สูงและกระแสที่สูงเหล่านี้โดยทันทีทันใด

ในการจะวิเคราะห์วงจรสนับเบอร์จะขอสมมุติว่าค่า di/dt มีค่าคงที่ขึ้นกับคุณสมบัติของอุปกรณ์สวิชชิ่งแต่ละตัว และผลของวงจรสนับเบอร์จะไม่กระทบถึง ค่าdi/dt เลย

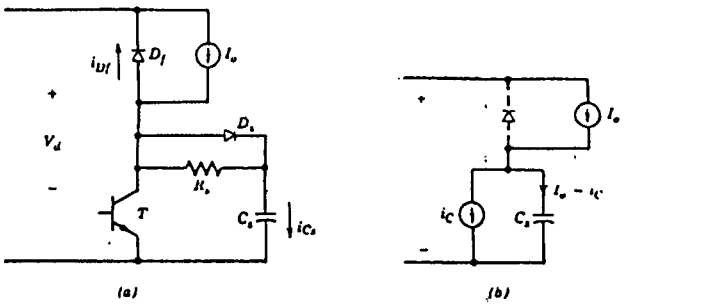
ในที่นี้จะขอกล่าวถึงเฉพาะเทิร์นออฟสนับเบอร์เพราะว่าไอจีบีทีมีการทนต่อกระแสได้สูง เพราะฉะนั้นจึงไม่จำเป็นต้องวิตกถึงเรื่องกระแสในขณะออน

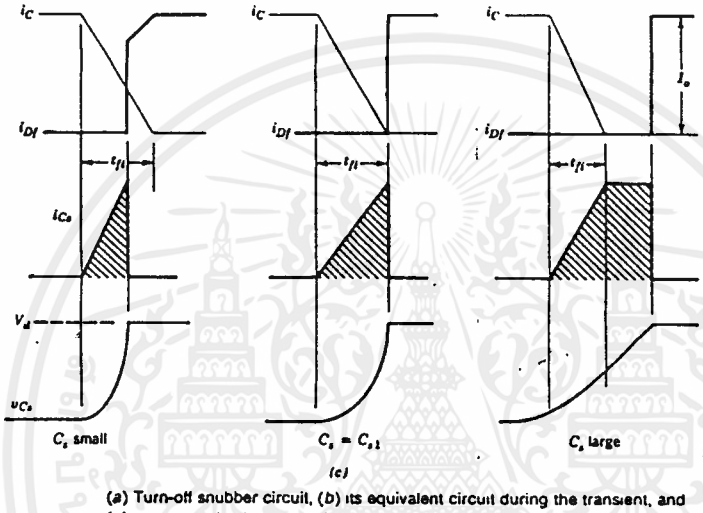
<u>เทิร์นออฟสนับเบอร์</u>

เพื่อหลีกเลี่ยงจากปัญหาขณะเทิร์นออฟ เป้าหมายของเทิร์นออฟสนับเบอร์คือ เพื่อให้มีความต่างศักย์ตกคร่อม ตัวอุปกรณ์สวิชชิ่งมค่าเป็นศูนย์ ขณะเทอร์นอฟ ซึ่งสามารถทำได้โดยต่อวงจร R-C-D คร่อมตัวสวิชชิ่ง ดังในรูปที่ 2-37a โดยสมมุติว่าไม่มีค่าความเหนี่ยวนำ อยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจร เพื่อง่ายต่อการอธิบาย ก่อนที่จะเทอร์นออฟ กระแสของอุปกรณ์สวิชชิ่งมีค่า I_o และ





(a) Turn-off snubber circuit, (b) its equivalent circuit during the transient, and (c) current and voltage waveforms during the turn-off transient. The shaded area represents the charge put on the snubber capacitance during turn-off that will be dissipated in the BJT at the next turn-on.

รูป 2-37

ความต่างศักย์เป็นศูนย์ ขณะเทอร์นออฟ (มีวงจรสนับเบอร์) กระแสของอุปกรณ์ I_c ลดลงด้วยอัตราคงที่ di_c/dt และ(I_o-I_c) ไหลเข้าตัวเก็บประจุโดยผ่าน ไดโอด ของวงจรสนับเบอร์ D_s ดังนี้ สำหรับช่วงฟอลไทม์ของกระแส (Current falltime) กระแสของตัวเก็บประจุ สามารถเขียนเป็นสมการได้ดังนี้

$$I_{cs} = I_o t/t_{fi}$$

โดย T_{cs} เป็นศูนย์ ก่อนที่จะเทิร์นออฟ ที่ $t = 0$ ความต่างศักย์คร่อมตัวเก็บประจุซึ่งมีค่าเท่ากับความต่างศักย์ คร่อมตัวอุปกรณ์สวิชชิ่ง ขณะที่ไดโอดนำกระแสสามารถเขียนเป็นสมการต่อไปนี้

$$V_{cs} = V_c = 1/c_s \int_0^t i_{cs}\, dt = [I_o t^2] / [2C_s t_{fi}]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเป็นค่าที่ยอมรับได้ในระหว่างช่วงฟอลไทม์ของกระแส ตรบเท่าที่ความต่างศักย์คร่อมตัว

เก็บประจุ มีค่าน้อยกว่า V_d วงจรสมมูลย์ ที่แสดงเงื่อนไขนี้ แสดงไว้ในรูปที่ 2-37b รูปของกระแสและความต่างศักย์ แสดงไว้ในรูปที่ 2-37c สำหรับค่าตัวเก็บประจุของวงจรสนับเบอร์ 3 ค่าด้วยกัน

สำหรับค่า C ต่ำๆ ความต่างศักย์คร่อมตัวเก็บประจุจะมีค่าเท่ากับ V_d ก่อนที่จะสิ้นสุดระยะฟอลไทม์ของกระแส ที่ขณะนั้น $V_c = V_d$ ฟรีวิลลิ่งไดโอดทำงานและจะทำให้ความต่างศักย์คร่อมอุปกรณ์สวิชชิ่ง และ ตัวเก็บประจุมีค่าเท่ากับ V_d i_{cs} มีค่าเป็นศูนย์ เพราะว่าค่า dv/dt มีค่าเป็นศูนย์

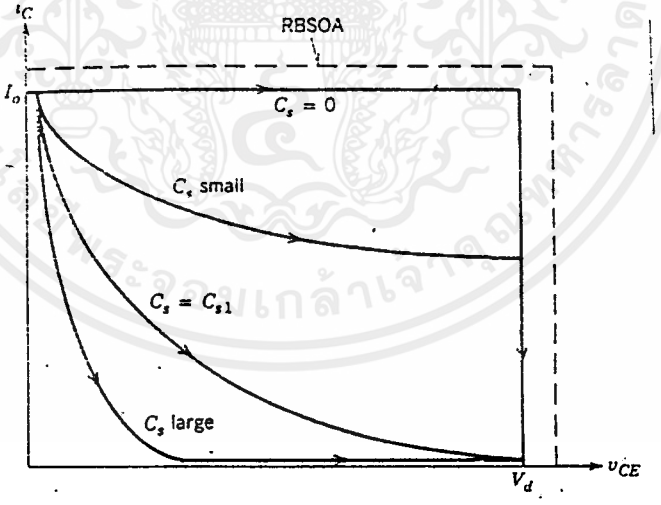
รูปถัดไปในรูปที่ 20-37c สำหรับค่า $C_s = C_{s1}$ ซึ่งทำให้ ความต่างศักย์คร่อมตัวเก็บประจุมีค่าเท่ากับ V_d พอดีที่เวลา. ฟอลไทม์ของกระแส

โดยที่สามารถคำนวณค่า C_{s1} ได้โดยแทนค่า $t = t_{fi}$, $V_{cs} = V_d$ ลงในสมการที่20-20

$$C_{s1} = I_o t_{fi} / 2V_d$$

สำหรับค่า $C_s >> C_{s1}$ จะเห็นว่า ความต่างศักย์คร่อมตัวเก็บประจุจะค่อยๆ เพิ่มขึ้นอย่างช้าๆ จนถึงค่า V_d เมื่อสิ้นสุดระยะฟอลไทม์ของกระแสไปแล้ว

เส้นทางการเทอร์นออฟสำหรับ ค่า C ต่างๆแสดงไว้ในรูปที่ 20-38



รูป 2.

เพื่อให้สามารถออกแบบวงจรสนับเบอร์ ให้เหมาะสมที่สุด จำเป็นต้องพิจารณาสภาวะเทิร์นออน ของอุปกรณ์สวิชชิ่ง เมื่อต่อเทิร์นออฟสนับเบอร์อยู่ ในขณะเทอร์นอน ให้สมมุติว่า ความต้านทาน ของวงจรสนับเบอร์เป็นศูนย์ และถือว่าไม่มี D_s มีแต่ค่าตัวเก็บประจุเพียงอย่างเดียว ดังในรูปที่ 20-39a โดย C_s นี้ส่งผลให้กระแสตอนเทอร์นออนมีค่าสูงกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I_o และกระแสจากฟรีวิลลิ่งไดโอด

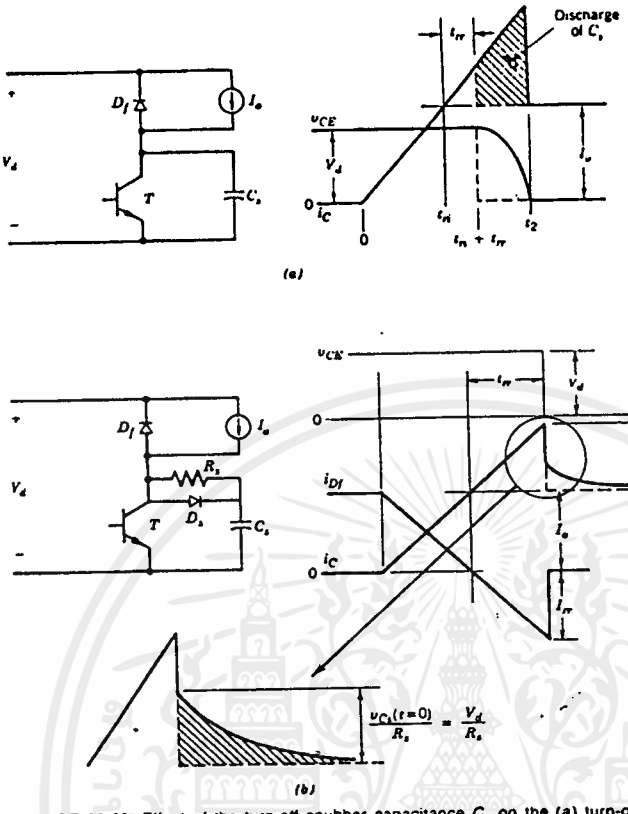


FIGURE 20-39: Effect of the turn-off snubber capacitance C_s on the (a) turn-on transient without a snubber resistance R_s and (b) with the resistance.

รูป 2-39

บริเวณที่เป็นแถบสีในรูปที่ 2-39a ใช้แทนประจุในตัวเก็บประจุ ซึ่งถูกขับออกสู่ตัวอุปกรณ์สวิชชิ่ง ประจุเหล่านี้มีค่าเท่ากับ บริเวณที่เป็นแถบสีในรูปที่ 2-37c ขึ้นอยู่กับค่า C_s ที่ใช้ ถ้าไม่มีตัวเก็บประจุของสนับเบอร์ C_s ความต่างศักย์คร่อมอุปกรณ์สวิชชิ่งจะตกลงอย่างรวดเร็ว เพราะฟอลไทม์ของความต่างศักย์มีค่าน้อยมาก ดังแสดงโดยเส้นประในรูป 2-39a ซึ่งจะทำให้กำลังงานสูญเสีย ในอุปกรณ์ขณะเทิร์นออนมีค่าต่ำ ค่า C_s ทำให้ฟอลไทม์ของความต่างศักย์มีระยะเวลายืดไปอีก ทำให้กำลังงานสูญเสียในอุปกรณ์สวิชชิ่งเพิ่มขึ้น ซึ่งสามารถคำนวณได้ดังนี้

$$W = \int_{t_{ri}+t_{rr}}^{t_2} I_c V_{CE}\, dt = \int_{t_{ri}+t_{rr}}^{t_2} I_{cs} V_{CE}\, dt + \int_{t_{ri}+t_{rr}}^{t_2} I_o V_{CE} dt$$

เทอมแรกของสมการทางขวามือ มีค่าเท่ากับพลังงานสะสมในตัวเก็บประจุ ซึ่งจ่ายออกมาในขณะที่อุปกรณ์ เทิร์นออน และยังมีกำลังงานสูญเสียอื่นๆ อีก เป็นเทอมที่2 ของสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางขวามือ ซึ่งอาจจะมากกว่าเทอมแรกก็ได้ ซึ่งกำลังงานสูญเสียตัวนี้ ขึ้นอยู่กับระยะฟอลไทม์ของความต่างศักย์ ซึ่งเกิดจากค่า C_c

รูปคลื่นของอุปกรณ์สวิชชิ่ง ในสภาวะเทิร์นออน โดยมีค่าความต้านทานของวงจรสนับเบอร์รวมอยู่ด้วย แสดงในรูปที่ 2-39b ไม่เหมือนกับแบบที่มีแต่ค่าตัวเก็บประจุตัวเดียว ความต่างศักย์ลดลงอย่างรวดเร็วจนถือว่า ลดลงอย่างทันทีทันใดได้ ดังนั้นจะไม่มีกำลังสูญเสียอื่นๆเพิ่มขึ้น เนื่องจากสนับเบอร์ ในสภาวะออน กำลังงานของตัวเก็บประจุที่คายผ่านตัวความต้านทานมีค่าดังนี้

$$W_R = C_c V_d^2/2$$

จากรูปที่ 20-39b ควรจะมีขนาดพอที่จะจำกัดกระแสไหลผ่านตัวมันให้น้อยกว่ากระแสของฟรีวิลลิ่งไดโอด

$$V_d/R_c < I_{FF}$$

โดยทั่วไปกำหนดให้ $I_{FF} = 0.2I_o$

$$V_d/R_c < 0.2I_o$$

จากรูป 20.39a ,b พบว่าการเพิ่ม ค่าความต้านทานในวงจรสนับเบอร์ทำให้การเทิร์นออนมีสภาวะดังนี้

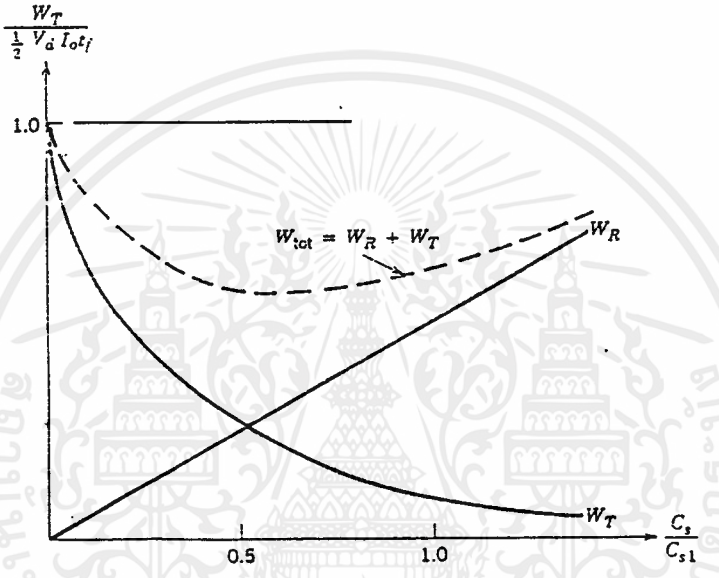
1. พลังงานสะสมในตัวเก็บประจุทั้งหมดจะ สูญเสียไปในตัวความต้านทาน ซึ่งสามารถระบาย ความร้อนได้ดีกว่าอุปกรณ์สวิชชิ่ง
2. ไม่มีการสูญเสีย จากส่วนอื่นๆเพิ่มขึ้น เนื่องจากสนับเบอร์
3. กระแสที่ตัวอุปกรณ์ต้องรับ ไม่เพิ่มขึ้นเนื่องจากสนับเบอร์

เพื่อให้สามารถทำการเลือกค่า ตัวเก็บประจุของวงจรสนับเบอร์ได้เหมาะสมยิ่งขึ้น ให้พิจารณารูปที่ 2-40 ซึ่งจะแสดงกำลังสูญเสียในตัวอุปกรณ์สวิชชิ่งในขณะเทิร์นออฟ และกำลังงานสูญเสีย ในตัวความต้านทานในขณะเทิร์นออน โดยไม่คิดการสูญเสียอื่นๆอีกในขณะเทิร์นออน ในการเลือกตัวเก็บประจุต้องพิจารณาดังนี้

1. ให้เส้นทางเทิร์นออฟของอุปกรณ์อยู่ใน ย่านการทำงานที่ปลอดภัยของ รีเวิร์สไบอัส (reverse bias safe operating area)
2. ลดการสูญเสียในตัวอุปกรณ์ให้อยู่ในย่านที่สามารถระบายความร้อนได้พอ

เอกสารนี้เป็นเอกสาร... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น... การนำไปใช้

3. พยายามให้ผลบวกของ การสูญเสียทั้งขณะเทิร์นออนและเทิร์นออฟในรูปที่ 2-40 มีค่าต่ำที่สุด



Turn-off energy dissipation in the BJT and the snubber resistance as a function of the snubber capacitance C_s.

รูป 2-40

การเลือกค่าความต้านทานของตัวเก็บประจุให้ใช้สมการที่ 20-25 และการเลือกค่าตัวเก็บประจุ ต้องแน่ใจว่า ต้องสามารถคายประจุออกได้หมด ยอมให้ความต่างศักย์คร่อมตัวเก็บประจุเหลือเพียง 0.1 V_d ในขณะที่อุปกรณ์สวิชชิ่งกำลังนำกระแสอยู่ เพื่อให้สามารถทำงานได้ต่อไปในขณะออฟ ในช่วงสภาวะออน ตัวเก็บประจุจะคายประจุออกมาด้วยค่าคงที่ของเวลาดังนี้ (time constant) $\tau_c = R_s C_s$

$$V_{cs} = V_d \, e^{-t/\tau} \qquad 2-26$$

ดังนั้นแทนค่า $V_{cs} = 0.1 \, V_d$ ในสมการที่ 20-26 ได้ว่าเวลาในการคายประจุ จะมีค่าเท่ากับ 2.3 τ_c

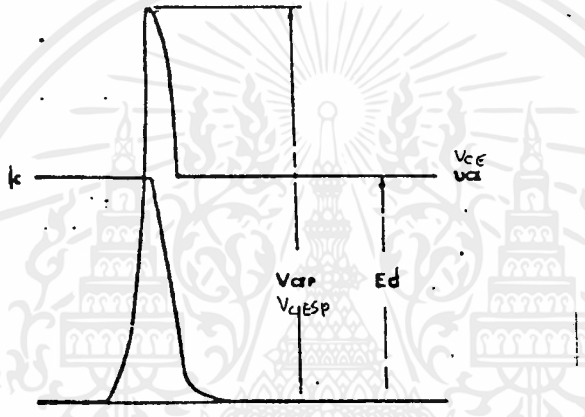
$$t_{on-state} > 2.3 \, R_s C_s \qquad 2-27$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>วงจรสนับเบอร์ สำหรับ ไอจีบีที</u> (Snubber circuit for IGBT)

วงจรสนับเบอร์เป็นวงจรที่ใช้ในการกำจัดแรงดันเสิร์จ (Surge voltage) ที่เกิดระหว่างการสวิทชิ่ง ซึ่งถือว่าเป็นวิธีการป้องกันอุปกรณ์สวิทชิ่ง วงจรสนับเบอร์สำหรับ IGBT มีลักษณะคล้ายๆกับวงจรสนับเบอร์ที่ใช้กับอุปกรณ์ไบโพลาร์ ทรานซิสเตอร์

แสดงรูปคลื่นที่วัดจากตัว IGBT ขณะสวิทช์ปิด(turn off)



I_c : กระแสคอลเลคเตอร์

V_{CE} : แรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์

แรงดันเสิร์จค่าสูงเกิดมาจาก stray inductance ขณะที่ IGBT สวิทช์ปิด

ค่าพีคของแรงดันเสิร์จ(V_{CESP}) คำนวณได้จาก

$$V_{CESP} = E_d + (L * di_c/dt) \quad \text{----------(4)}$$

ซึ่ง di_c/dt เป็นอัตราสูงสุดของการเปลี่ยนแปลงของกระแสคอลเลคเตอร์ของ IGBT

ถ้าหากค่าแรงดันนี้ มีค่าสูงกว่าค่าแรงดันเบรคดาวน์ระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ IGBT จะได้รับความเสียหาย นั่นคือ <u>วงจรสนับเบอร์จะเป็นวงจรที่พยายามควบคุมแรงดันเสิร์จให้มีค่าต่ำกว่าแรงดันเบรคดาวน์ของตัว IGBT</u>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) วงจรสนับเบอร์พื้นฐาน

2.1) วงจรสนับเบอร์แบบอาร์ซี (RC snubber circuit)

วงจรสนับเบอร์แบบอาร์ซีนี้ มีรูปแบบง่ายกว่ารูปแบบอื่น และถึงแม้ว่าวงจรสนับเบอร์แบบอาร์ซีนี้จะควบคุมค่าแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ ช่วงสวิทช์ปิด แต่ค่าความต้านทานของวงจรสนับเบอร์ต้องทำให้มีค่าต่ำ ทั้งนี้เพื่อให้ IGBT ทนต่อภาระได้ขณะสวิทช์เปิด

2.2) วงจรสนับเบอร์แบบชาร์จ ดีสชาร์จ อาร์ซีดี (Charge-discharge RCD Snubber circuit)

วงจรสนับเบอร์แบบนี้จะมี "สนับเบอร์ไดโอด" ซึ่งจะทำให้วงจรค่อนข้างยุ่งยากซับซ้อน สนับเบอร์ไดโอดนี้จะช่วยเพิ่มย่าน(rannge)ของความต้านทานแก่วงจรสนับเบอร์ เพื่อควบคุมอัตราการเพิ่มแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ ขณะเดียวกันก็เพื่อหลีกเลี่ยงปัญหาการรับปัญหาหนักของตัว IGBT ขณะสวิทช์เปิด(turn on) แต่เนื่องจากค่ากำลังสูญเสียของวงจรสนับเบอร์แบบนี้มีค่าค่อนข้างสูง จึงยังไม่ค่อยเหมาะสมกับการใช้ที่การสวิทช์ที่ความถี่สูงๆ ค่าความสูญเสียของวงจรสนับเบอร์ แบบชาร์จ ดีสชาร์จ อาร์ซีดีนี้ สามารถหาค่าได้จากสมการ

$$PRS = [l*(I_o)^2*f]/2 + [C_s*(E_d)^2*f]/2 \quad \text{----------(5)}$$

โดยที่

l : Main circuit stray inductance

I_o : กระแสคอลเลคเตอร์ของ IGBT ขณะสวิทช์เปิด

C_s : ค่าตัวเก็บประจุของวงจรสนับเบอร์(Snubber capacitance)

E_d : แหล่งจ่ายแรงดันไฟตรง

f : ความถี่ของการสวิทช์ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

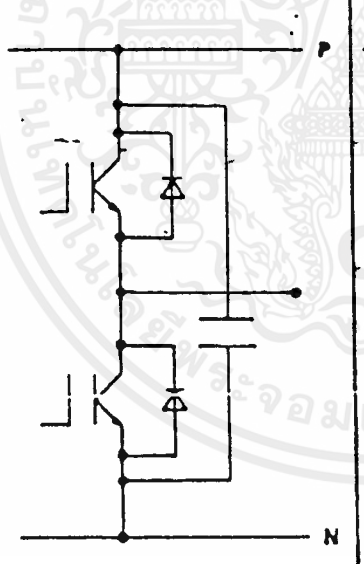
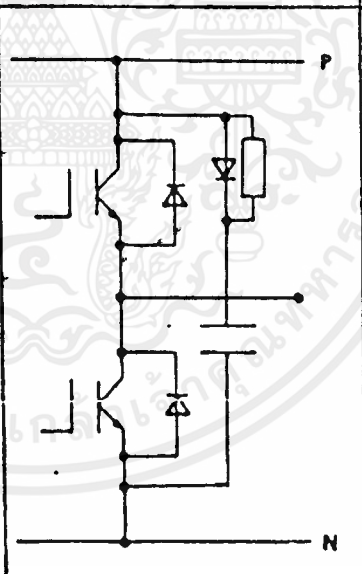
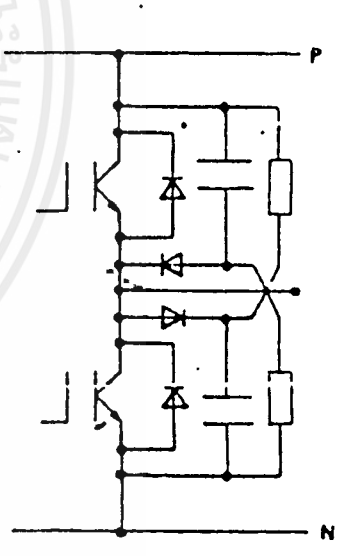
2.3) วงจรสนับเบอร์แบบดีสชาร์จ เรสเตรน อาร์ซีดี (Discharge-restraint RCD Snubber circuit)

วงจรสนับเบอร์แบบนี้มีความเหมาะสมอย่างยิ่งสำหรับIGBT ซึ่งมีความถี่ในการสวิทชิ่งสูง วงจรสนับเบอร์แบบนี้มีค่ากำลังสูญเสียต่ำ แต่วงจรสนับเบอร์แบบนี้ไม่สามารถควบคุมอัตราการเพิ่มแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ได้ในช่วงสวิทช์ปิด

ค่าความสูญเสียในวงจรสนับเบอร์แบบดีสชาร์จ เรสเตรน อาร์ซีดีนี้ สามารถหาค่าได้ดังสมการ

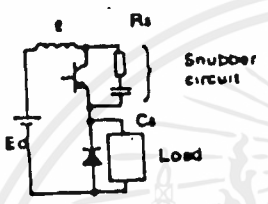
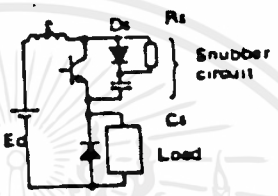
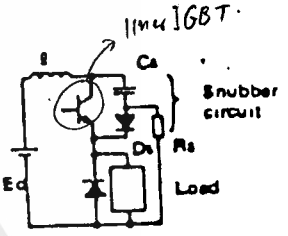
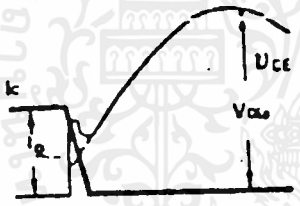
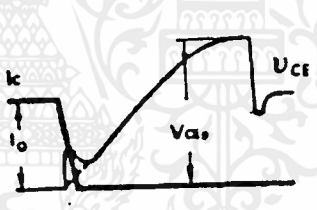
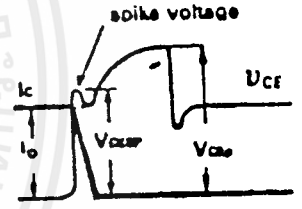
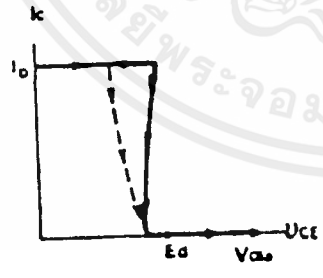
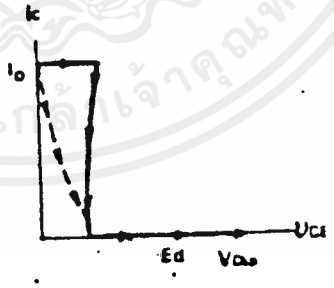
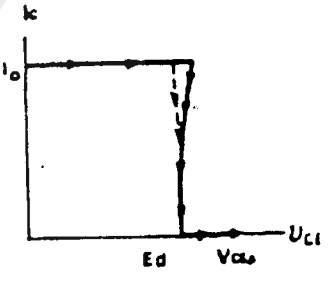
$$PRS = [1*(I_o)^2*f]/2 \quad \text{----------(6)}$$

3)ตัวอย่างของวงจรสนับเบอร์

	(a)	(b)	(c)
Connection diagram (one phase)			
Applicable range	Small capacity IGBT (to 50A)	Medium capacity IGBT (to 200A)	Large capacity IGBT (to 300A)
Notes	Tends to ring due to the LC circuit formed by main circuit inductance and snubber capacitor.	Select the correct snubber diode or a high voltage spike may be generated or ringing may occur during reverse recovery of the snubber diode.	Select the correct snubber diode or a high voltage spike may be generated or ringing may occur during reverse recovery of the snubber diode.

Note: IGBT range is for reference.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	RC snubber	Change-discharge RCD snubber	Discharge-restraint RCD snubber
Connection diagram			
Operation trace at turn-off			
Operation waveform at turn-off			

– – – – – – – Ideal snubber circuit

——————— Actual snubber circuit

รูปแสดงชนิดของวงจรสนับเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4)การออกแบบวงจรสนับเบอร์

วงจรสนับเบอร์ที่เหมาะสมกับ IGBT นั้นเป็นแบบดีสชาร์จ เรสเตรน อาร์ซีดี ซึ่งหลักการออกแบบพออธิบายได้ดังนี้

4.1)การตรวจสอบความสามารถในการทำงาน

รูปที่ 4A แสดงการทำงานของIGBT ที่ตำแหน่งสวิทช์ปิด เมื่อมีการนำวงจรสนับเบอร์แบบดีสชาร์จ เรสเตรน อาร์ซีดี มาใช้

วงจรสนับเบอร์แบบดีสชาร์จ เรสเตรน อาร์ซีดี จะทำงานเมื่อแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ มีค่าสูงกว่าแหล่งจ่ายแรงดันไฟตรง การทำงานในแบบอุดมคติแสดงในรูปด้วยเส้นประ

เนื่องจากการทำงานของ IGBT ได้รับผลกระทบจากค่าความเหนี่ยวนำที่สายจากวงจรสนับเบอร์ หรือจากแรงดันทรานเซียล(transient)ตรง ตกคร่อมที่สนับเบอร์ไดโอด จึงสามารถแสดงย่านปลอดภัยในการทำงานเป็นส่วนเส้นหนักที่ยื่นออกมาทางขวาของกราฟคุณลักษณะส่วนยื่นออกมานี้ขึ้นอยู่กับค่าแรงดันขณะสวิทช์ปิดตามตารางที่ 2

สำหรับความสามารถในการทำงานของสนับเบอร์แบบดีสชาร์จ เรสเตรน อาร์ซีดีนี้ ขึ้นอยู่กับว่า จะสามารถรักษาหรือทำให้แรงดันสไปร์(spike voltage) มีค่าต่ำกว่าค่าแรงดันระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ของ IGBT ที่ทนได้ ขณะสวิทช์ปิด

เราสามารถหาค่าแรงดันสไปร์ ได้จากสมการ

$$V_{CESP} = E_d + V_{FM} + L_s + di_c/dt \quad \text{----------(7)}$$

โดยที่

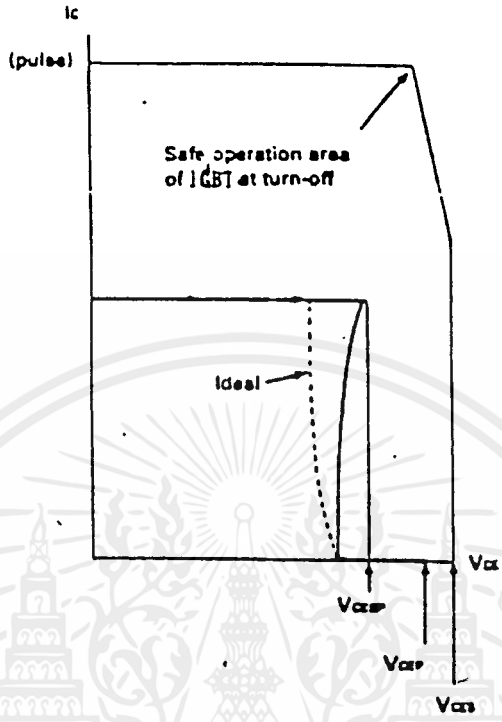
E_d : แหล่งจ่ายแรงดันไฟตรง

V_{FM} : ค่าแรงดันตรงที่ตกคร่อมสนับเบอร์ไดโอด

L_s : ค่าความเหนี่ยวนำของวงจรสนับเบอร์

di_c/dt : อัตราสูงสุดการเปลี่ยนแปลงกระแสคอลเลคเตอร์ของ IGBT ขณะสวิทช์ปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2) การคำนวณค่าตัวเก็บประจุในวงจรสนับเบอร์ (Snubber caapacitor: C_s)

เราสามารถหาค่าตัวเก็บประจุของวงจรสนับเบอร์ได้ดังสมการ

$$C_s = [\ l*(I_o)^2\ ]/(V_{CEP}-E_d)^2 \quad \text{----------(8)}$$

โดยที่

l : Main circuit stray indductance

I_o : กระแสคอลเลคเตอร์ของ IGBT ขณะสวิทช์ปิด

V_{CEP} : ค่าแรงดันสุดท้ายของตัวเก็บประจุวงจรสนับเบอร์ (Final value of snubber capacitor voltage)

E_d : แหล่งจ่ายแรงดันไฟตรง

V_{CEP} ต้องมีค่าน้อยกว่าแรงดันเบรคดาวน์ระหว่างขาคอลเลคเตอร์และอิมิตเตอร์ของ IGBT ในขณะสวิทช์ปิด

4.3) การคำนวณค่าความต้านทานในวงจรสนับเบอร์ (R_s)

ตัวต้านทานของวงจรสนับเบอร์จะต้องทำการคายประจุที่สะสมไว้ที่ตัวเก็บประจุก่อนที่ IGBT จะทำการสวิทช์ปิดในครั้งต่อไป ถ้าในสภาวะที่ตัวต้านทานในวงจรสนับเบอร์คายประจุได้ 90% ก่อนการสวิทช์ปิดครั้งต่อไป เราสามารถหาค่า R_s ได้ดังสมการ

$$R_s \leq 1/[2*3*C_s*f] \quad \text{----------(9)}$$

f : ความถี่ของการสวิทชิ่ง

ถ้าหากค่าความต้านทานวงจรสนับเบอร์นี้มีค่าต่ำเกินไป จะเกิดกระแสจากวงจรสนับเบอร์ไหลวน ทำให้กระแสพีคที่ขาคอลเลคเตอร์มีค่าสูงขึ้นขณะสวิทช์ปิด เราจึงควรให้ค่า R_s สูงเท่าที่จะเป็นไปได้ แต่ต้องอยู่ในขอบเขตของสมการที่ (9)

สำหรับค่าความสูญเสียจากความต้านทานนี้ หาค่าได้จากสมการที่ (6) โดยละค่าความต้านทานไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4) ข้อสังเกตในการเลือกสนับเบอร์ไดโอด และการเดินสาย

ค่าแรงดันกรานเชียลตรงที่ตกคร่อมสนับเบอร์ไดโอดเป็นปัจจัยหนึ่งที่ทำให้เกิดแรงดันสไปร์ขณะสวิทช์ปิด

ถ้าช่วงระยะเวลาที่สนับเบอร์ไดโอดฟื้นตัวนาน(Recovery time) ค่ากำลังสูญเสียที่เกิดขึ้นที่สนับเบอร์ไดโอดจะเพิ่มขึ้น เนื่องจากความถี่ในการสวิทชิ่งที่สูง

ค่าความเหนี่ยวนำเนื่องจากการต่อสายในวงจรสนับเบอร์ เป็นเหตุให้เกิดสไปร์(spike) ดังนั้นเราจึงควรออกแบบให้ค่าความเหนี่ยวนำที่เกิดขึ้นมีค่าต่ำที่สุดเท่าที่จะเป็นไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

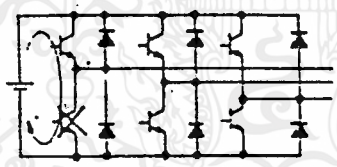
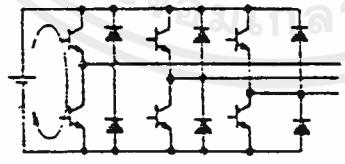
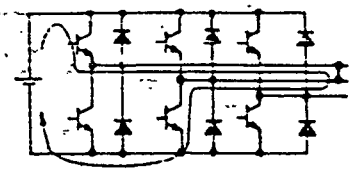
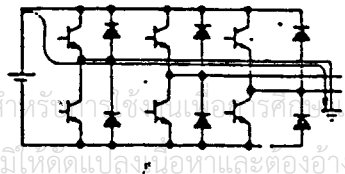
การป้องกันตัวไอจีบีทีจากการเกิดกระแสเกิน

Over Current Protection

เพื่อป้องกันตัวไอจีบีที จากกระแสเกกิน เนื่องจากการลัดวงจร , กระแสคอลเลคเตอร์ต้องถูกตัดภายในเวลา 10μsec หลังจากที่มีการลัดวงจรเกิดขึ้น

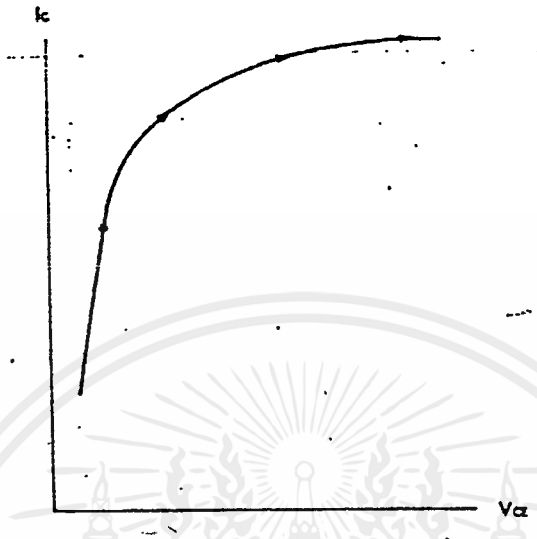
สาเหตุและวิธีการป้องกัน กระแสเกินจะได้อธิบายไว้ดังต่อไปนี้

1. อาร์มช็อตเซอร์กิต (Arm short Circuitเนื่องจากอุปกรณ์สวิทชิ่งหรือไดโอดเสียหาย
2. ซีรี่อาร์มช็อตเซอร์กิต(Series Arm short Circuit) เกิดจากความผิดพลาดของสัญญาณควบคุมอาจจะเนื่องมาจากการถูกรบกวน
3. การลัดวงจรภายนอก (Out put short Circuit) เนื่องมาจากความผิดพลาดในการเดินสาย หรือฉนวนเสื่อม
4. การลัดวงจรลงดิน (Ground short Circuit) เนื่องจากความผิดพลาดในการเดินสายหรือฉนวนเสื่อม

Kind of short-circuit	Cause
Arm short-circuit 	Transistor or diode destruction
Series arm short-circuit 	Control or drive circuit failure or malfunction due to noise
Output short-circuit 	Wiring errors or load insulation destruction
Grounding short-circuit 	Wiring errors or load insulation destruction

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

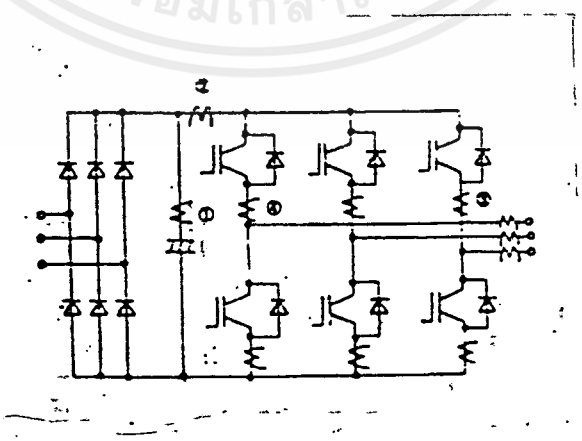
การลัดวงจรลงดินมีโอกาสเกิดน้อยที่สุด ลักษณะการทำงานของ ไอจีบีที ขณะเกิดการลัดวงจรแสดงได้ดังรูป



เมื่อเกิดการลัดวงจร กระแสคอลเลคเตอร์ของ ไอจีบีทีจะเพิ่มขึ้น เมื่อกระแสเกินค่าวิกฤติ ความต่างศักย์คร่อมคอลเลคเตอร์และ อีมิทเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว

จากคุณลักษณะดังกล่าว กระแสคอลเลคเตอร์ ขณะลัดวงจรจะถูก จำกัดอยู่ที่ค่าค่าหนึ่ง เนื่องจากมีความต่างศักย์และกระแสจำนวนมากเกิดขึ้นพร้อมกัน ทำให้ต้องสามารถตัดวงจรออกโดยเร็วที่สุด มิฉะนั้นจะเกิด สภาวะโหลดเกินได้จนไอจีบีทนไม่ได้

ตำแหน่งการติดตั้งตัวตรวจจับการลัดวงจร



จากรูปข้างบนนี้แสดงวิธีวางตำแหน่งของตัวตรวจจับ โดยตารางที่ 1 จะแสดงคุณลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น รวมทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และความสามารถในการตรวจจับชนิดของการลัดวงจร

ตำแหน่ง	คุณลักษณะ	ชนิดของการลัดวงจร
1.ต่ออนุกรมกับตัวเก็บประจุที่เป็นตัวกรองความถี่	- ใช้หม้อแปลงกระแสสลับได้ - มีความแม่นยำต่ำ	ได้ทั้ง 4 ชนิด
2.ด้านอินพุทของอินเวอร์เตอร์	- ใช้หม้อแปลงกระแสตรงได้ - มีความแม่นยำต่ำ	ได้ทั้ง 4 ชนิด
3.เอ้าท์พุทของอินเวอร์เตอร์	- ใช้หม้อแปลงกระแสสลับที่ใช้กับความถี่สูงได้ - มีความแม่นยำสูง	ลัดวงจรภายนอก ลัดวงจรลงดิน
4. ต่อนุกรมกับอุปกรณ์ต่างๆ	- ต้องใช้หม้อแปลงไฟฟ้ากระแสตรง - มีความแม่นยำสูง	ได้ทั้ง 4 ชนิด

เลือกวิธีที่เหมาะสมโดยขึ้นอยู่กับระดับของการป้องกัน

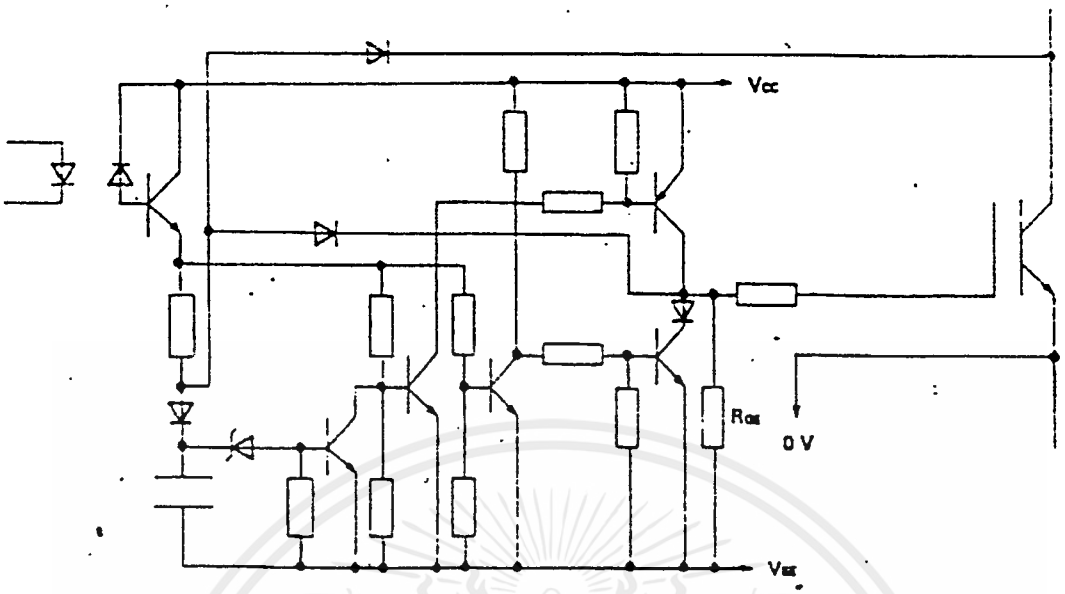
<u>ตัวอย่างของวงจรป้องกันการลัดวงจร</u>

รูป**** เป็นตัวอย่างของ วงจรป้องกันกระแสลัดวงจร สำหรับไอจีบีที ซึ่งจะทำการตรวจจับการเกิดลัดวงจร โดยเช็คค่าความต่างศักย์คร่อมตัว ไอจีบีที ที่มีค่าเพิ่มขึ้นจนผิดปกติ และจะทำให้ความต่างศักย์ที่ขาเกทมีค่าลดลง จนทำให้ ไอจีบีทีไม่สามารถนำกระแส

ถึงแม้ว่าวงจรจะซับซ้อนและต้องต่อกับ ไอจีบีที ทุกตัว แต่วิธีนี้ก็สามารถป้องกันการลัดวงจรจากสาเหตุต่างๆได้ ทั้งหมด

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น

การทำงานทั้งหมดตั้งแต่จรวจเช็ค จนถึง การป้องกันจะทำในส่วนของวงจรขับ และสามารถ



ตัดวงจรได้ด้วยความเร็วสูง วงจรในรูป **** ควรป้องกันไม่ให้เกิดสไปร์ความต่างศักย์ (Spike Voltage) คร่อมไอจีบีที ในขณะเทิร์นออน เมื่อเกิดลัดวงจรสัญญาณเอาท์พุทถูกส่งจากทั้งวงจร ออนเกท (on gate) และ ออฟเกท(off gate) ค่าตัวเก็บประจุที่อินพุทของขาเกทจะค่อยๆคายประจุผ่านความต้านทาน R_g ทำให้ไอจีบีที ออฟ ตัดวงจรในที่สุด

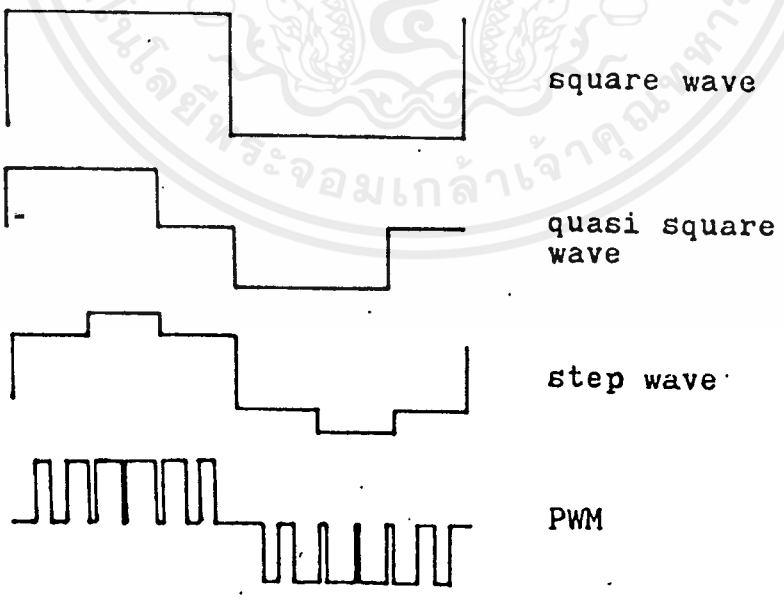
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
วงจรอินเวอร์เตอร์
และ ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชั่น

บทนำ

การเปลี่ยนกำลังไฟตรง จากแหล่งจ่ายให้เป็นกำลังไฟสลับ(ac) ที่มีแรงดันและความถี่ตามต้องการ โดยใช้อุปกรณ์สารกึ่งตัวนำ (power semiconductor device) คือนิยามของอินเวอร์เตอร์แบบสแตติก โดยรูปคลื่นที่ได้ออกมาจากวงจรอินเวอร์เตอร์แบบสแตติกนี้ไม่มีโอกาสที่จะเป็นคลื่นไซน์ได้เลย ถ้าไม่มีการกรองความถี่ รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์นี้จะมีลักษณะทีประกอบไปด้วย ผลรวมระหว่างคลื่นความถี่หลักมูล กับองค์ประกอบฮาร์โมนิค ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูล

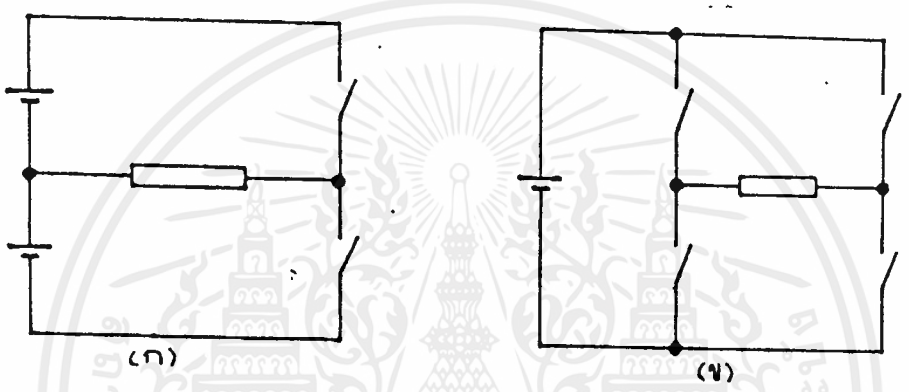
วงจรอินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะรูปคลื่นเอาท์พุท จะมีอยู่ด้วยกันหลายแบบ ดังตัวอย่างในรูป



รูปที่3.1แสดงรูปคลื่นเอาท์พุทแบบต่างๆของอินเวอร์เตอร์

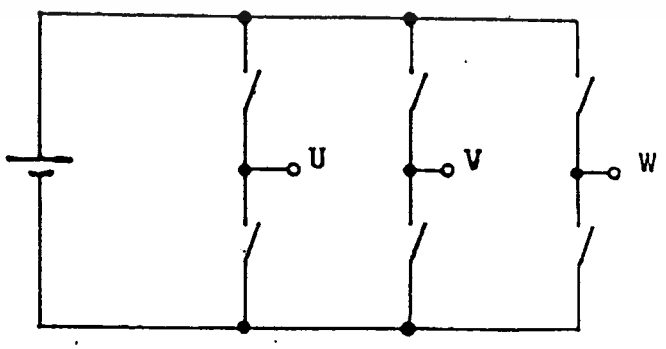
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรอินเวอร์เตอร์แบบ 1 เฟส เมื่อพิจารณาจากลักษณะของวงจร จะมีอยู่ 2 ประเภท ที่แพร่หลายคือ แบบที่ต้องอาศัยแหล่งจ่ายไฟตรงแบบที่มี แทปกลาง ซึ่งจะใช้อุปกรณ์สวิทช์เพียง2 ชุด และแบบฟูลบริดจ์ ซึ่งมีแหล่งจ่ายไฟตรง ไม่มีแทปกลาง แต่จะใช้อุปกรณ์สวิทช์ 4 ชุด ดังแสดงในรูปข้างล่างนี้



รูปที่ 3.2 แสดงวงจรอินเวอร์เตอร์แบบ 1 เฟส

วงจรทั้งสองแบบ ในรูปที่ สามารถควบคุมให้มีคลื่นเอาท์พุท ดังในรูป แบบใดก็ได้ โดยการควบคุมการปิดเปิดของสวิทต์ วงจรอินเวอร์เตอร์แบบ 3 เฟส จะมีลักษณะแบบฟูลบริดจ์ แต่มีสวิทช์เพิ่มขึ้นเป็น 6 ชุด ดังแสดงในรูป



รูปที่ 3.3 แสดงวงจรอินเวอร์เตอร์แบบ 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรอินเวอร์เตอร์แบบสแควร์เวฟเป็นวงจรแบบง่ายที่สุด แต่มีข้อเสียคือ ไม่สามารถปรับระดับแรงดันได้ และมีฮาร์โมนิคมาก จึงถูกพัฒนาเป็นแบบควอร์ซี่สแควร์เวฟ ซึ่งสามารถควบคุมระดับแรงดันได้ โดยการปรับค่าดิวตี้ไซเคิล (Duty Cycle) แต่ทั้งสองแบบยังมีองค์ประกอบฮาร์โมนิก เกิดขึ้นสูง วงจรที่มีรูปคลื่นแบบขั้นบันไดเป็นแบบ 6 สเต็ปหรือ 12สเต็ป จะมีองค์ประกอบฮาร์โมนิกที่ดีขึ้น แต่จะสิ้นเปลืองมาก ตัวอย่างเช่น วงจรแบบรูปคลื่น 6 สเต็ป จะต้องสร้างจากวงจรสแควร์เวฟถึง 3 วงจรมารวมกันโดยใช้หม้อแปลง

เมื่อได้มีการนำเทคนิคการมอดูเลตแบบต่างๆมาใช้กับวงจรอินเวอร์เตอร์ ซึ่งจะกล่าวถึงต่อไป โดยการใช้วงจรในลักษณะเดิม แต่ควบคุมการสวิทช์ให้มีความถี่สูง ทำให้ได้รูปคลื่นเอาท์พุทเป็นพีดับบลิวเอ็ม จะสามารถกำจัดองค์ประกอบลำดับต่ำๆ เช่นลำดับที่ 3,5,7ลงไปได้ ซึ่งทำให้กำลังงานสูญเสียเนื่องจากฮาร์โมนิกเหล่านี้ลดลงไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชั่น (PWM)

การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation,PWM) เป็นเทคนิคการแบ่งรูปคลื่นในหนึ่งคาบ ออกเป็นพัลส์ย่อยๆหลายพัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในบทนี้จะกล่าวถึงรูปคลื่นพีดับบลิวเอ็มชนิดต่างๆ รวมทั้งเทคนิคในการสร้างรูปคลื่นพีดับบลิวเอ็มวิธีต่างๆ

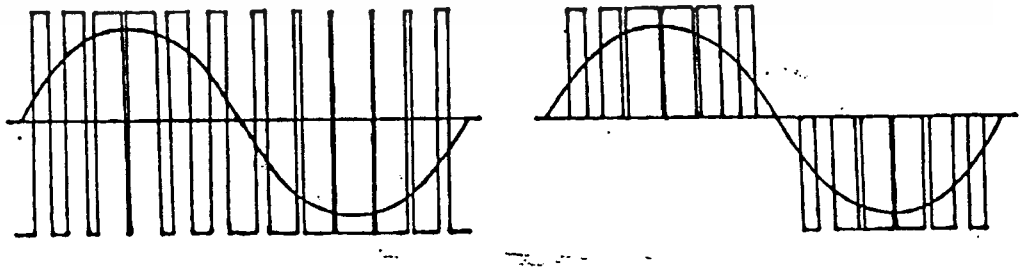
1 รูปคลื่นพีดับบลิวเอ็มแบบ 2 ระดับ และ 3 ระดับ

รูปคลื่นพีดับบลิวเอ็มมีอยู่ด้วยกันหลายชนิด แต่ชนิดที่ถูกนำมาประยุกต์ใช้มากที่สุดและเป็นชนิดพื้นฐานที่สุดได้แก่แบบ 2 ระดับ(2 level PWM) และแบบ 3 ระดับ(3 level PWM)

1)รูปคลื่นพีดับบลิวเอ็มแบบ 2 ระดับ เป็นรูปคลื่นที่มีการสวิทช์ระหว่างระดับอ้างอิง2 ระดับ คือ +E และ -E

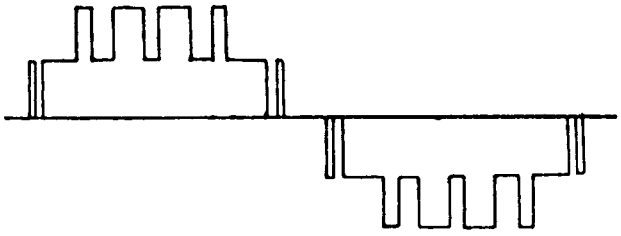
2)รูปคลื่นพีดับบลิวเอ็มแบบ 3 ระดับ เป็นรูปคลื่นที่มีการสวิทช์ระหว่างระดับอ้างอิง3 ระดับ คือ +E,0 และ -E

รูปคลื่นทั้งสองแบบมีลักษณะดังรูปที่ โดยแสดงรูปคลื่นพีดับบลิวเอ็มเปรียบเทียบกับความถี่หลักมูล(fundamental)ของรูปคลื่นพีดับบลิวเอ็มนั้น ส่วนรูปที่ เป็นตัวอย่างของรูปคลื่นพีดับบลิวเอ็มอีกแบบหนึ่งซึ่งเป็นรูปคลื่นของวงจร 3 เฟสพีดับบลิวเอ็มอินเวอร์เตอร์



รูปที่ 3.1 แสดงรูปคลื่นพีดับบลิวเอ็ม ก)แบบ 2 ระดับ ข)แบบ 3 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น



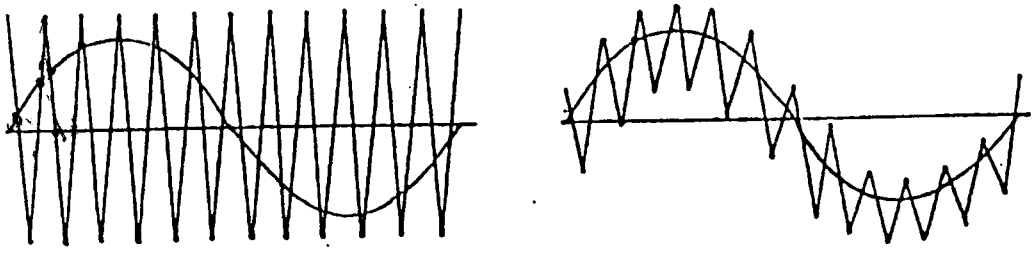
รูปที่ 3.2 แสดงรูปคลื่นพีดับบลิวเอ็มในวงจร 3 เฟสพีดับบลิวเอ็มอินเวอร์เตอร์

2 การสร้างรูปคลื่นพีดับบลิวเอ็ม

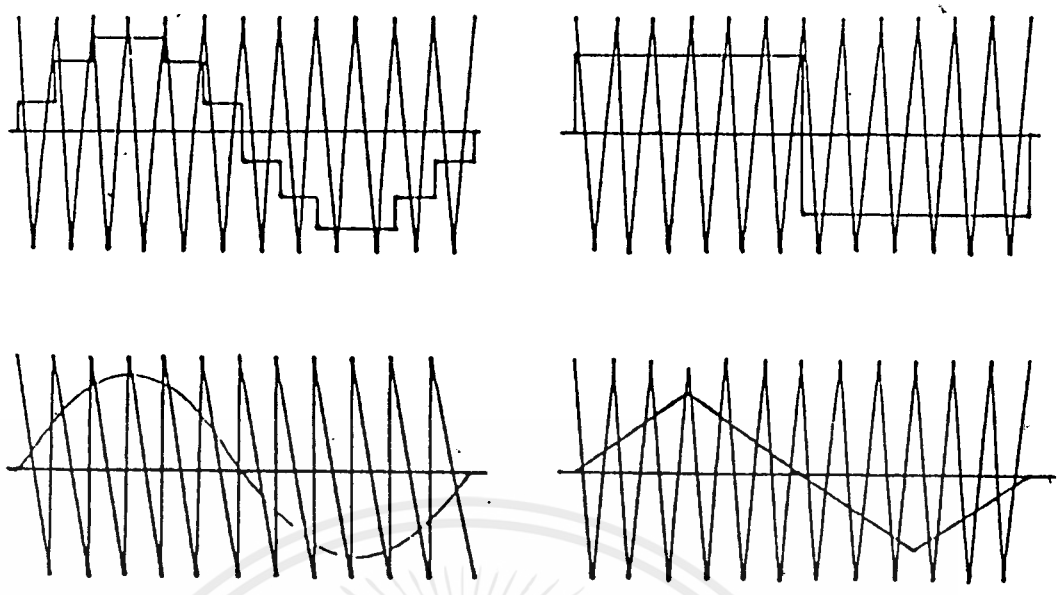
รูปคลื่นพีดับบลิวเอ็มสามารถสร้างขึ้นมาได้โดยวิธีต่างๆได้แก่

1) โดยการใช้ไมโครโปรเซสเซอร์ ซึ่งสามารถกระทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิทช์ผ่านทางพอร์ทเอาท์พุท (output port)ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่าสวิทช์มุมต่างๆออกมาแล้วเก็บไว้ในหน่วยความจำ ไมโครโปรเซสเซอร์จะอาศัยข้อมูลจากหน่วยความจำนั้น เพื่อสร้างรูปแบบ(pattern)รูปคลื่นพีดับบลิวเอ็มขึ้นมา แล้วจึงส่งผ่านพอร์ทเอาท์พุทออกมา

2) โดยใช้วงจรอิเลคทรอนิคส์ วิธีที่สะดวกที่สุดคือ ใช้วิธีการเปรียบเทียบ(Comparator) เช่น ไอซีเบอร์ LM339, LM311 เป็นต้น ซึ่งสามารถกระทำได้โดยป้อนสัญญาณอินพุทสองสัญญาณเข้าสู่วงจรเปรียบเทียบ คือสัญญาณอ้างอิง(reference)ซึ่งจะมีความถี่เท่ากับรูปคลื่นพีดับบลิวเอ็มที่ต้องการ กับสัญญาณแคเรียร์(carrier)ที่มีความถี่สูงกว่า มุมสวิทช์ของรูปคลื่นพีดับบลิวเอ็มก็คือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรเปรียบเทียบนี้สามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะ ดังตัวอย่างต่อไปนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 ตัวอย่างการสร้างรูปคลื่นพีดับบลิวเอ็มโดยการใช้วงจรเปรียบเทียบ

3 การสร้างรูปคลื่นพีดับบลิวเอ็มแบบเนเทอรอลและแบบเรกูลาร์

การสร้างรูปคลื่นพีดับบลิวเอ็มโดยการใช้วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่นพีดับบลิวเอ็ม ได้แก่

3.1) อัตราส่วนความถี่ของสัญญาณแคเรียร์ ต่อสัญญาณอ้างอิง(Frequency Ratio,N)

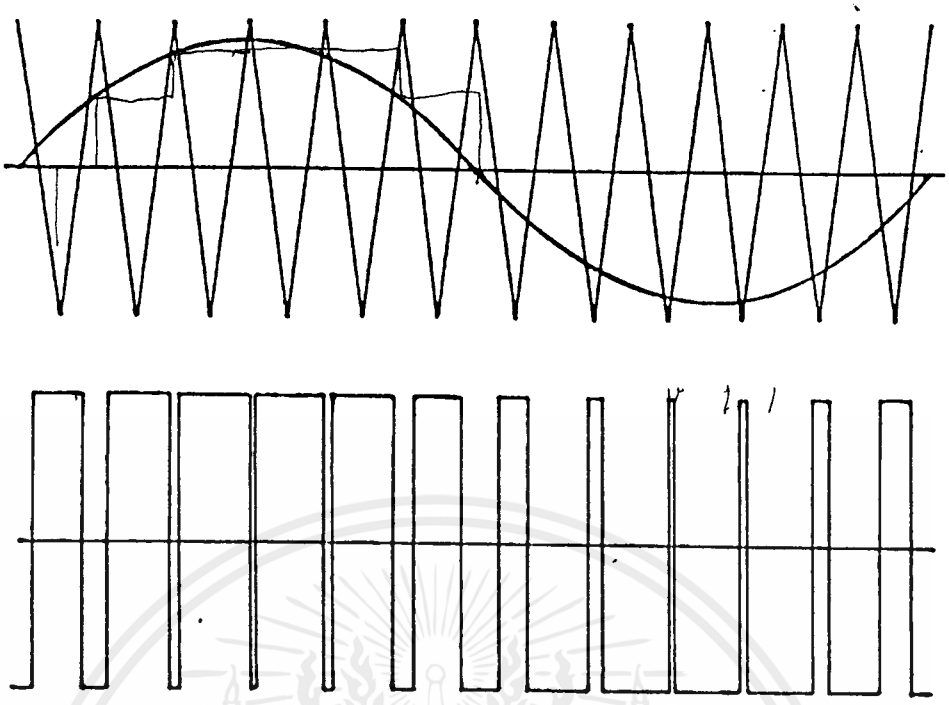
3.2)อัตราส่วนแอมปลิจูดของสัญญาณอ้างอิง ต่อสัญญาณแคเรียร์ หรืออัตราส่วนการมอดูเลชั่น (Modulation Ratio,K)

โดยปกติค่าอัตราส่วนการมอดูเลชั่นจะใช้ค่าที่อยู่ในช่วงไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์ยิ่งมากขึ้นเมื่อค่า K มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์ให้มีจำนวนเท่ากับค่า N และจำนวนมุมสวิทช์จะมีจำนวน 2N มุม ทั้งนี้ต้องอยู่ในกรณีที่ค่า K ไม่เกิน 1

3.1 การสร้างรูปคลื่นพีดับบลิวเอ็มแบบเนเทอรอลแซมพลิง

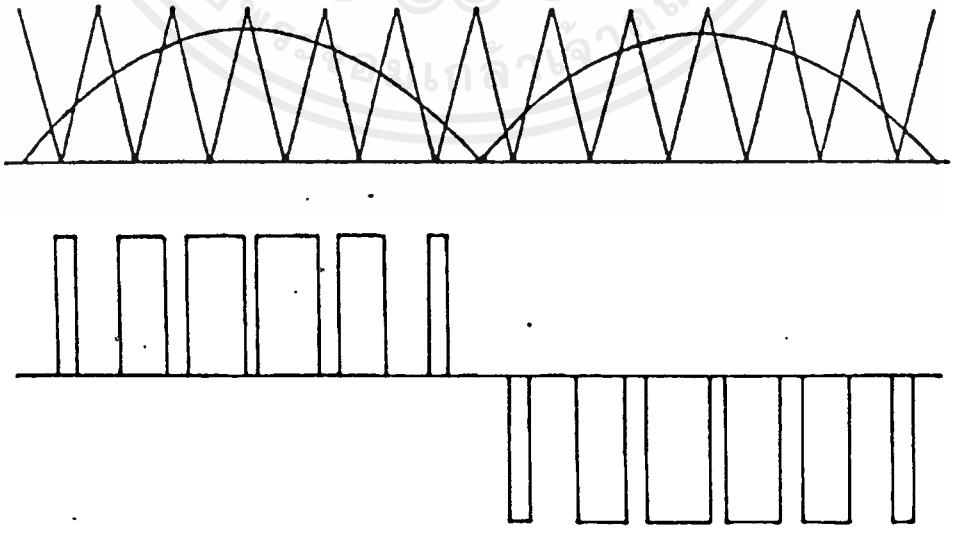
การสร้างรูปคลื่นแบบเนเทอรอลแซมพลิง(Natural Sampling)จะใช้คลื่นไซด์เป็นสัญญาณอ้างอิง และคลื่นสามเหลี่ยมเป็นสัญญาณแคเรียร์ โดยสามารถสร้างได้ทั้งแบบ 2ระดับ และแบบ 3 ระดับ การสร้างแบบ 2 ระดับ จะใช้คลื่นไซด์และคลื่นสามเหลี่ยมแบบเต็มลูกคลื่น ช่วงที่คลื่นไซด์มีค่ามากกว่าคลื่นสามเหลี่ยมการสวิทช์จะเป็นบวก และช่วงที่คลื่นไซด์มีค่าน้อยกว่าการสวิทช์จะเป็นลบ ดังแสดงในรูปที่2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 แสดงการสร้างรูปคลื่นแบบเนเทอรอลแชมพลิงชนิด 2 ระดับ

สำหรับการเปรียบเทียบแบบ 3 ระดับจะใช้คลื่นไซด์ที่เรคติไฟร์ขึ้นไปเป็นคลื่นฟูลเวฟ (full wave) เปรียบเทียบกับคลื่นสามเหลี่ยมที่ถูกยกระดับขึ้นไปเหนือเส้นกราวด์ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่า การสวิทช์จะมีค่าเป็นบวกในครึ่งคาบแรกและเป็นลบในครึ่งคาบหลัง ส่วนช่วงที่คลื่นฟูลเวฟมีขนาดน้อยกว่า การสวิทช์จะเป็นศูนย์ ดังรูปที่ 3.5

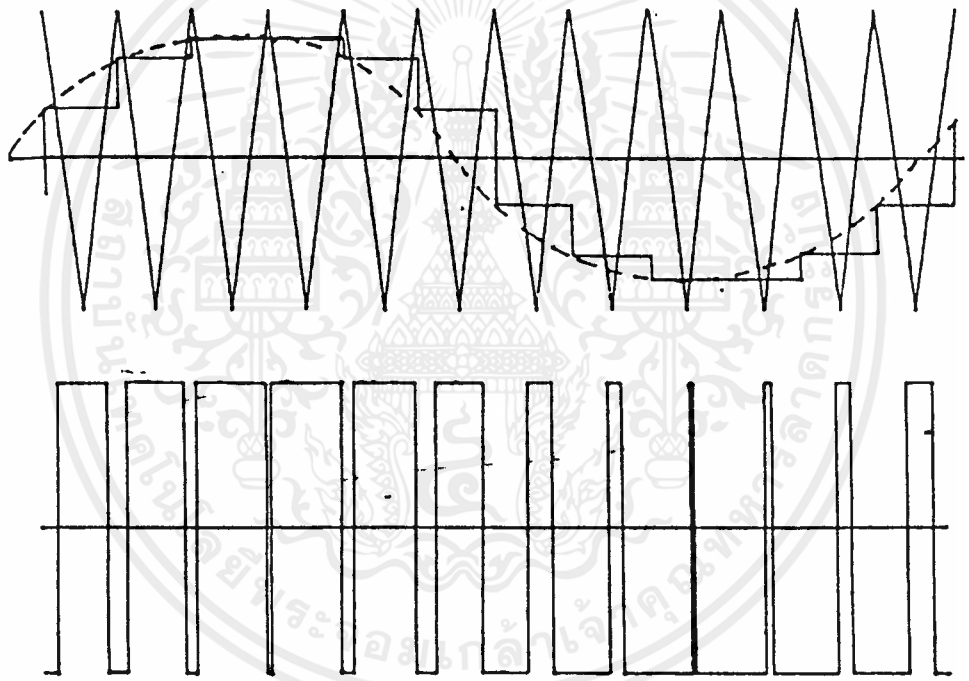


รูปที่ 3.5 แสดงการสร้างรูปคลื่นแบบเนเทอรอลแชมพลิงชนิด 3 ระดับ

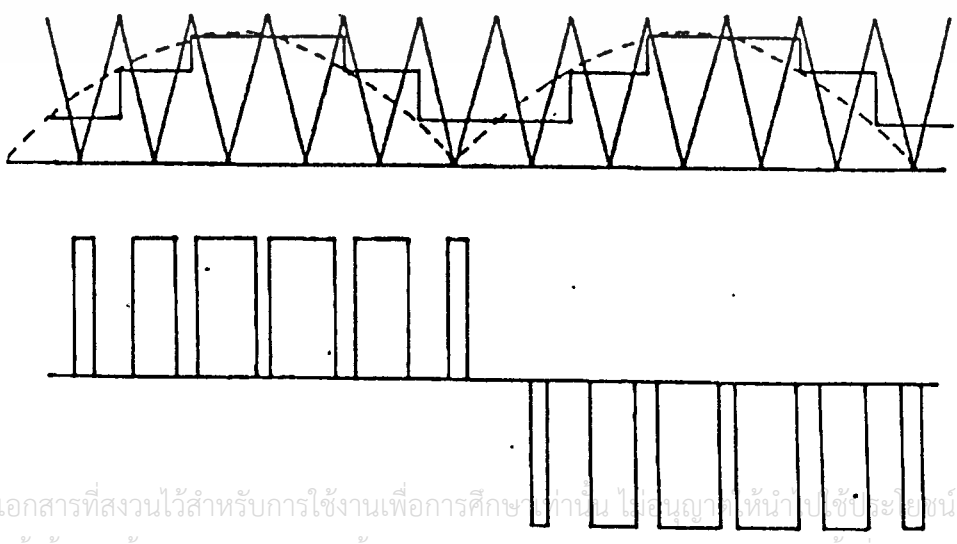
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การสร้างรูปคลื่นแบบเรกูลาร์แซมพลิง

การสร้างรูปคลื่นแบบเรกูลาร์แซมพลิง (Regular Sampling) ใช้หลักการเช่นเดียวกับแบบเนเทอรอลโดยดัดแปลงมาจากแบบเนเทอรอล เนื่องจากการเปรียบเทียบแบบเนเทอรอลนั้นระหว่างการเปรียบเทียบแต่ละครั้งส่วนของคลื่นไซด์จะไม่เป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นไซด์ผ่านวงจรแซมเพิลและโฮล (Sample&Hold) ที่มีความถี่การแซมเพิล (sample) เท่ากับความถี่ของคลื่นสามเหลี่ยมไ ด้เอาท์พุทออกมาเป็นรูปคลื่นขั้นบันได(step) แล้วจึงนำไปเข้าวงจรเปรียบเทียบกับคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่าระหว่างการเปรียบเทียบแต่ละช่วงจะมีลักษณะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้ทั้งแบบ 2 ระดับ และ 3 ระดับ ดังแสดงในรูปที่3.6 และ 3.7



รูปที่ 3.6



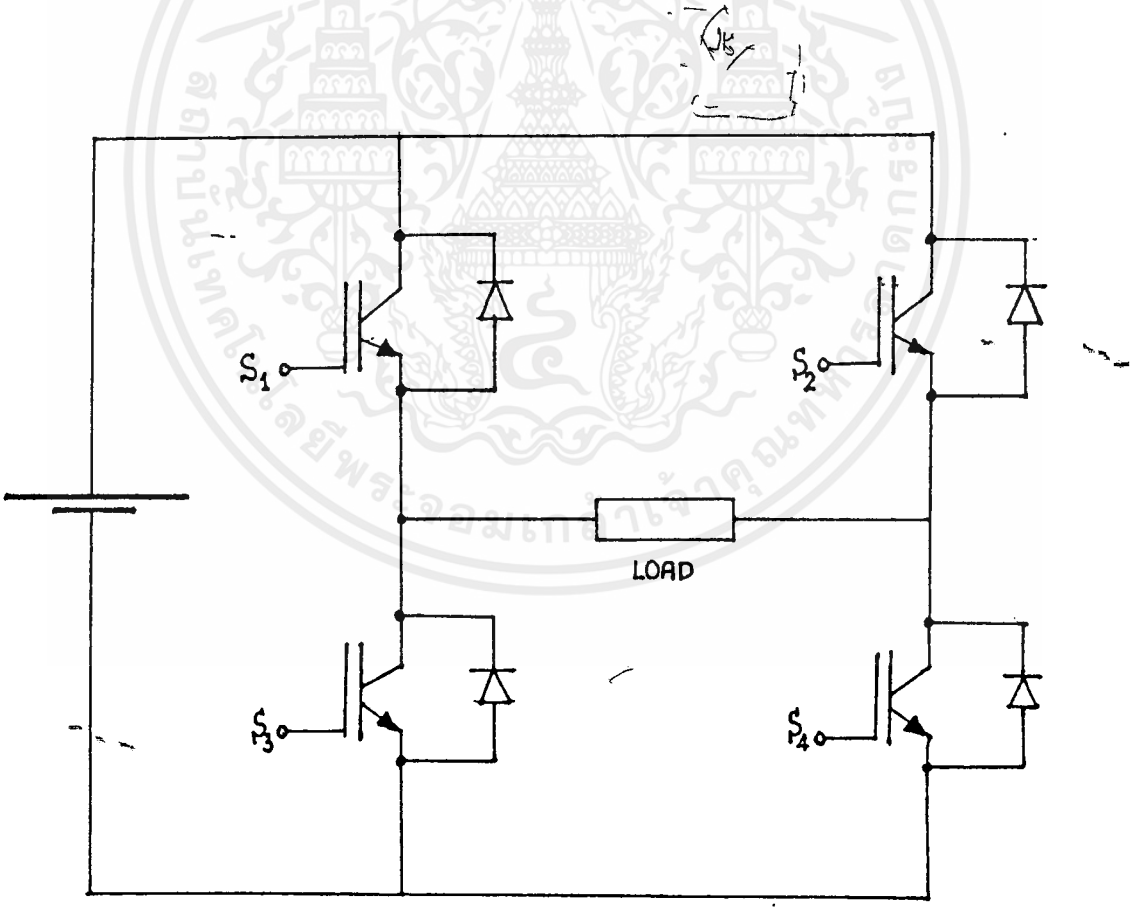
รูปที่ 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
วงจรพีดับบลิวเอ็มไซด์เวฟอินเวอร์เตอร์ *

บทนำ

วงจรพีดับบลิวเอ็มไซด์เวฟอินเวอร์เตอร์(PWM Sine Wave Inverter)เป็นวงจรเปลี่ยนไฟกระแสตรง(DC) จากแหล่งจ่ายไฟตรงให้เป็นไฟกระแสสลับ(AC) ที่มีรูปคลื่นใกล้เคียงคลื่นไซด์มากที่สุด โดยอาศัยเทคนิคการมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation, PWM) ส่วนประกอบหลักของวงจรคืออวงจรอินเวอเตอร์แบบพีดับบลิวเอ็ม ซึ่งประกอบไปด้วยอิเลคทรอนิคส์สวิทช์จำนวน 4 ชุด ต่อกันในลักษณะฟูลบริดจ์(full bridge)ดังรูป สำหรับควบคุมการไหลของกระแสในภาระ(load)ให้ไหลสลับไปมาได้ซึ่งเป็นลักษณะของไฟกระแสสลับ และทำให้เกิดแรงดันไฟฟ้าที่ภาระเป็นคลื่นพีดับบลิวเอ็ม



รูปที่4.1 วงจรพีดับบลิวเอ็มอินเวอร์เตอร์แบบฟูลบริดจ์โดยใช้ไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

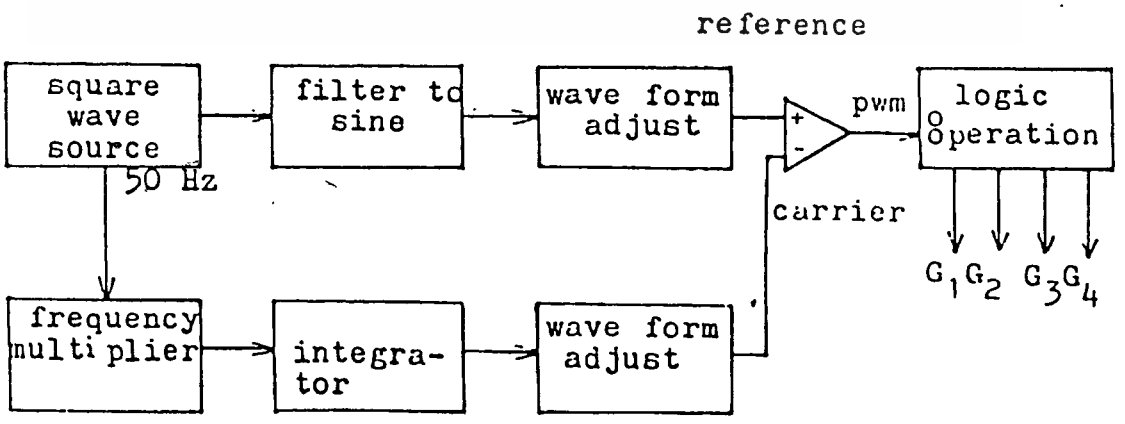
แนวความคิดในการออกแบบวงจรสร้างสัญญาณพีดับบลิวเอ็ม

การสร้างสัญญาณพีดับบลิวเอ็มโดยการใช้วงจรเปรียบเทียบดังที่ผ่านมา จะต้องมีวงจรสร้างสัญญาณอ้างอิงและสัญญาณแคเรียร์ ซึ่งทั้งสองสัญญาณจะต้องถูกสร้างมาจากแหล่งกำเนิดเดียวกัน ผลลัพธ์จากการเปรียบเทียบสัญญาณทั้งสองจะถูกนำไปสร้างสัญญาณควบคุมอิเลคทรอนิคส์สวิทช์ให้เปิดหรือปิดกระแส ในลักษณะที่ทำให้เกิดแรงดันที่ภาระเป็นรูปคลื่นพีดับบลิวเอ็ม

ให้ G_1, G_2, G_3 และ G_4 คือสัญญาณควบคุมสวิทช์ S_1, S_2, S_3 และ S_4 ดังรูป ตามลำดับ การออกแบบสัญญาณ G_1-G_4 จะอาศัยหลักการ 4 ข้อ คือ

1. ช่วงที่แรงดันที่ภาระเป็นบวกให้ S_1 และ S_4 นำกระแส
2. ช่วงที่แรงดันที่ภาระเป็นลบให้ S_2 และ S_3 นำกระแส
3. ช่วงที่แรงดันที่ภาระเป็นศูนย์ให้ S_1 และ S_2 หรือไม่ก็ S_3 และ S_4 คู่ใดคู่หนึ่งนำกระแส
4. S_1 และ S_3 จะนำกระแสพร้อมกันไม่ได้เช่นเดียวกับ S_2 และ S_4 เพราะจะทำให้แหล่งจ่ายไฟผ่านลัดวงจร ดังนั้นในการออกแบบจะให้สวิทช์ทั้งสองคู่ทำงานตรงข้ามกันตลอดเวลา

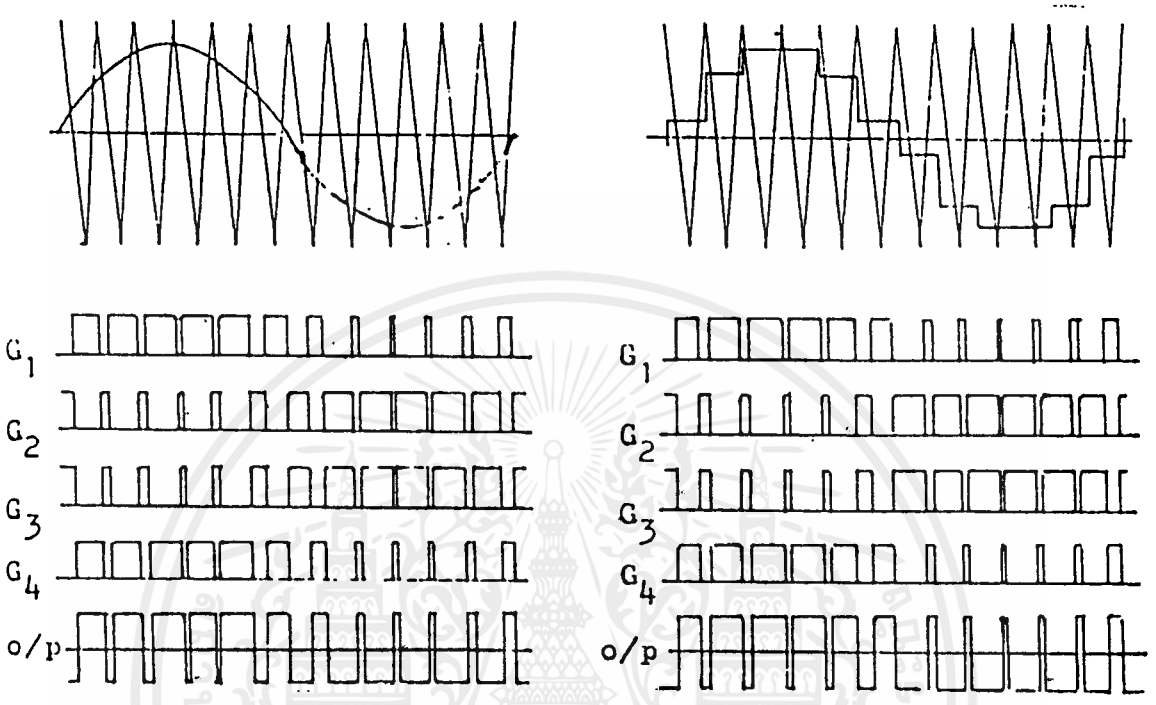
G_1-G_4 จะถูกสร้างจากผลลัพธ์ของการเปรียบเทียบสัญญาณอ้างอิงกับสัญญาณแคเรียร์ รูปด้านล่างแสดงบล็อกไดอะแกรม (block diagram) แสดงแนวความคิดในการออกแบบวงจรสร้างสัญญาณ G_1-G_4 เพื่อสร้างแรงดันรูปพีดับบลิวเอ็ม ความถี่ 50 Hz ที่ภาระ ภาคคูณความถี่ (frequency multiplier) ทำหน้าที่คูณความถี่เพื่อเพิ่มความถี่ของสัญญาณแคเรียร์ให้เป็นจำนวนเท่าของสัญญาณอ้างอิง ภาคปรับรูปคลื่น (wave form adjust) ทำหน้าที่ปรับรูปคลื่นให้เป็นไปตามข้อกำหนดของการเปรียบเทียบแบบต่างๆ ซึ่งอาจจะเป็นวงจรปรับขนาดแอมปลิจูด, วงจรปรับเฟส, วงจรรวมสัญญาณ (sum) เป็นต้น แล้วแต่ชนิดของการเปรียบเทียบสัญญาณ G_1-G_4 จะถูกสร้างจากผลลัพธ์ของการเปรียบเทียบที่ภาคกระทำทางลอจิก (logic operation)



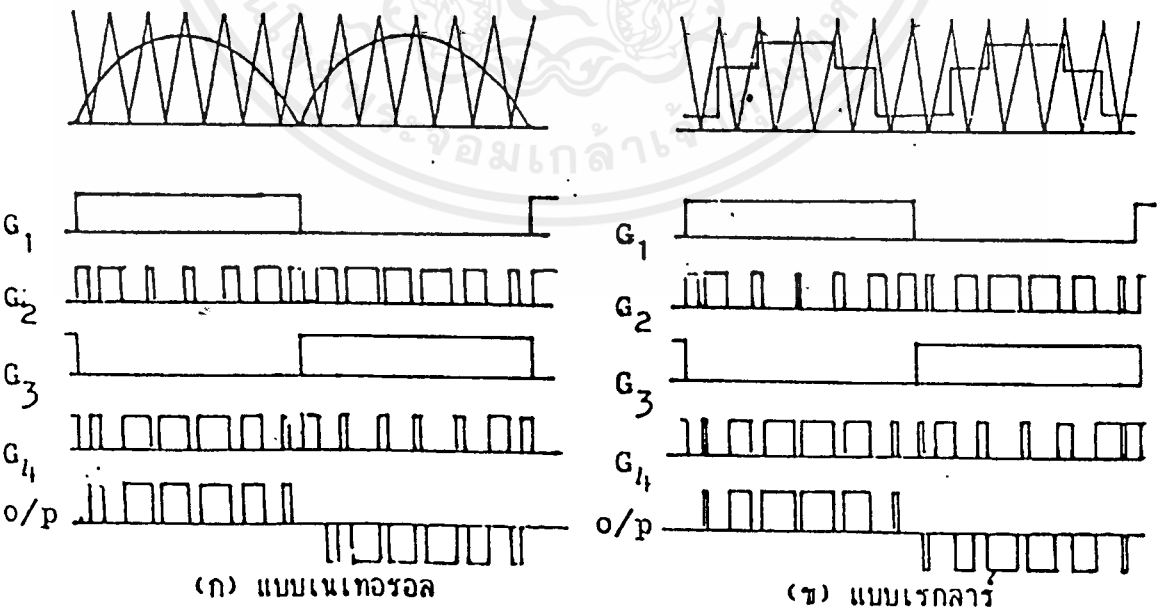
รูปที่ 4.2 บล็อกไดอะแกรมแสดงแนวความคิดในการออกแบบวงจรสร้างสัญญาณ G_1-G_4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยอาศัยลักษณะรูปคลื่นที่ใช้ในการเปรียบเทียบที่กล่าวผ่านๆมา และหลักการออกแบบสัญญาณควบคุมดังกล่าวสามารถออกแบบสัญญาณ G_1-G_4 สำหรับการเปรียบเทียบแบบ 2 ระดับ ดังรูปที่4.3 และแบบ 3 ระดับ ดังรูปที่4.4



รูปที่ 4.3

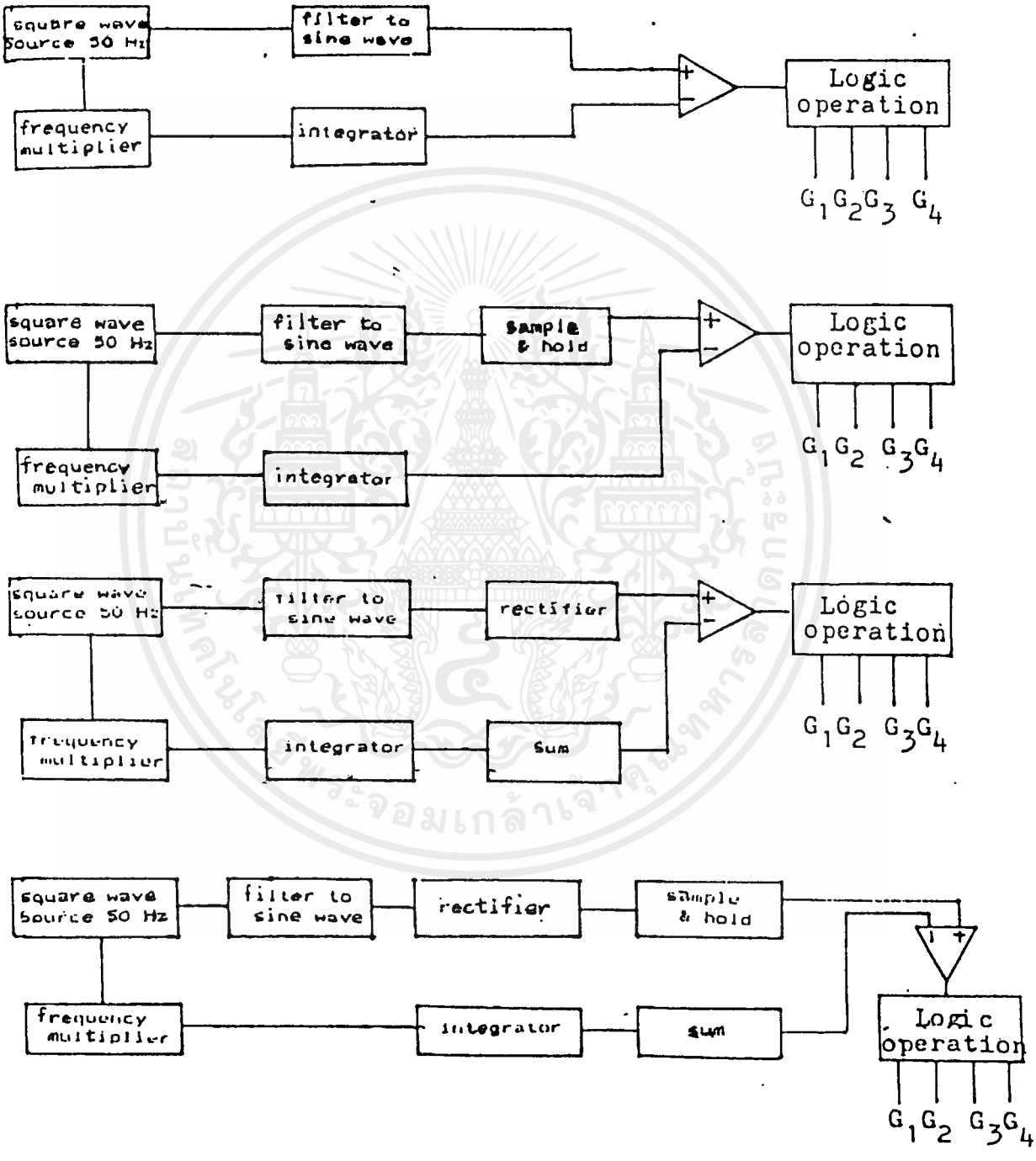


(ก) แบบเนเทอรอล (ข) แบบเรกูลาร์

รูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

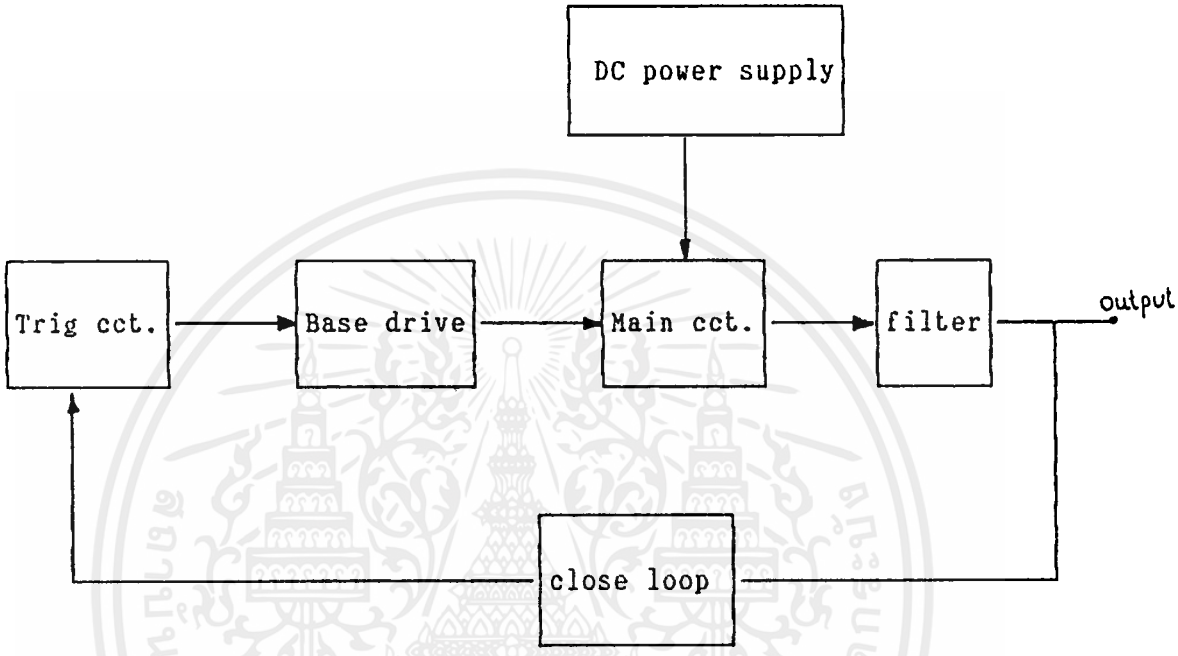
จากบล็อกไดอะแกรมในรูปที่4.2 และลักษณะสัญญาณ G_1-G_4 ในรูปที่4.3และ4.4 สามารถนำมาเขียนแผนภาพแสดงขั้นตอนการสร้างสัญญาณ G_1-G_4 สำหรับการเปรียบเทียบในแต่ละแบบดังรูปที่4.5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>ส่วนประกอบของวงจรพีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์</u>

วงจรพีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์ ประกอบด้วยวงจรส่วนต่างๆดังแสดงในรูปที่



แสดงส่วนประกอบต่างๆของวงจรพีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์

ส่วนประกอบต่างๆของวงจร ได้แก่

1. วงจรสร้างรูปแบบสัญญาณพีดับบลิวเอ็ม หรือวงจรสร้างสัญญาณทริก (trig circuit) เป็นวงจรสร้างสัญญาณควบคุม G1-G4 สำหรับการควบคุมการปิดเปิดกระแสของอิเลคทรอนิคส์สวิทช์แต่ละชุดเพื่อให้ได้แรงดันเป็นรูปคลื่นพีดับบลิวเอ็มที่ภาระ
2. วงจรขับเบส (Base drive circuit) เป็นวงจรขยายกำลังของสัญญาณ G1-G4 ที่สร้างจากวงจรทริกให้มีกระแสมากพอที่จะขับอุปกรณ์สวิชชิ่ง (switching device)ให้เข้าสู่สภาวะนำกระแสได้ โดยจะต้องมีส่วนแยก (isolate) สำหรับแยกกราวนด์ของสัญญาณทริกแต่ละสัญญาณออกจากกัน
3. วงจรกำลัง (Power circuit or Main circuit) ประกอบด้วยอุปกรณ์สวิชชิ่งและหม้อแปลงเพิ่มแรงดัน(Step up transformer)
4. วงจรกรองความถี่ (Filter) ทำหน้าที่กรององค์ประกอบฮาร์โมนิคความถี่สูงออกไปให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหลือเพียงความถี่หลักมูล (fundamental) 50 Hz ผ่านไปได้เท่านั้น

5. วงจรควบคุมลูปปิด (Close loop circuit) ทำหน้าที่ควบคุมระดับแรงดันเอาท์พุทรูปไซน์ให้คงที่ที่ภาระค่าต่างๆ
6. แหล่งจ่ายไฟตรง (DC Power Supply) เป็นแหล่งจ่ายกำลังไฟฟ้าให้แก่วงจรกำลัง เพื่อจ่ายไฟให้แก่วงจรสร้างสัญญาณทริก, วงจรควบคุมลูปปิด และวงจรขับเบส

<u>วงจรสร้างรูปแบบสัญญาณพีดับบลิวเอ็ม</u>

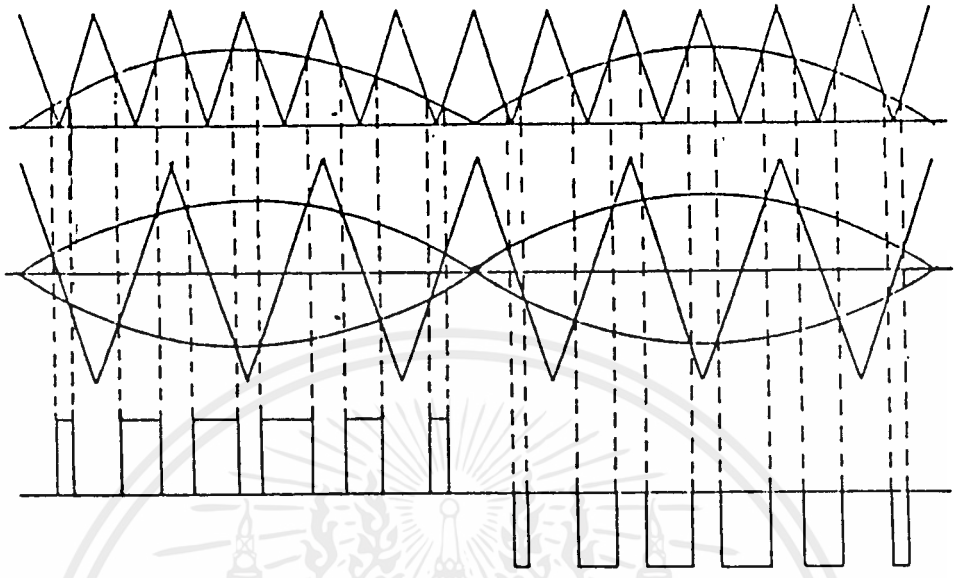
จากวงจรในรูปที่ 4.5 ซึ่งสามารถสร้างสัญญาณทริกได้ทริกได้หลายลักษณะ จะเลือกเพียงรูปแบบเดียวที่มีความเหมาะสมที่สุดนำมาใช้และปรับปรุง จากการทดลองสัญญาณแบบ 3 ระดับสามารถกรองเป็นคลื่นไซน์ได้เรียบกว่าแบบ 2 ระดับ ซึ่งสอดคล้องกับผลการวิเคราะห์องค์ประกอบฮาร์โมนิคแบบ 3 ระดับ ซึ่งจะมีขนาดองค์ประกอบฮาร์โมนิคลำดับต่ำกว่าแบบ 2 ระดับ ดังนั้นจึงเลือกใช้การเปรียบเทียบแบบ 3 ระดับ จากผลการวิเคราะห์องค์ประกอบฮาร์โมนิคของคลื่น 3 ระดับ จะเห็นว่าแบบเนเทอรอล และแบบเรกูลาร์ ให้ผลที่ใกล้เคียงกัน แบบเนเทอรอลค่อนข้างจะดีกว่าเล็กน้อยและมีวิธีสร้างที่ง่ายกว่า ดังนั้น จึงจะใช้การเปรียบเทียบแบบเนเทอรอล ส่วนค่าอัตราส่วนความถี่จะใช้เท่ากับ 200 เพราะสามารถกำจัดฮาร์โมนิคลำดับต่ำออกไปได้พอสมควร และอุปกรณ์สวิช์ไม่มีการสวิทช์บ่อยครั้งเกินไป

สรุปได้ว่าจะเลือกใช้การเปรียบเทียบแบบเนเทอรอลชนิด 3 ระดับ ค่าอัตราส่วนความถี่เท่ากับ 200 นอกจากนี้ยังได้ปรับปรุงวิธีการสร้างสัญญาณแบบใหม่ดังแสดงในรูปที่ A1 โดยใช้สัญญาณแคร์เรียร์ที่มีความถี่เพียงครึ่งหนึ่งของการเปรียบเทียบแบบเดิม วิธีสร้างแบบนี้มีข้อดี คือ

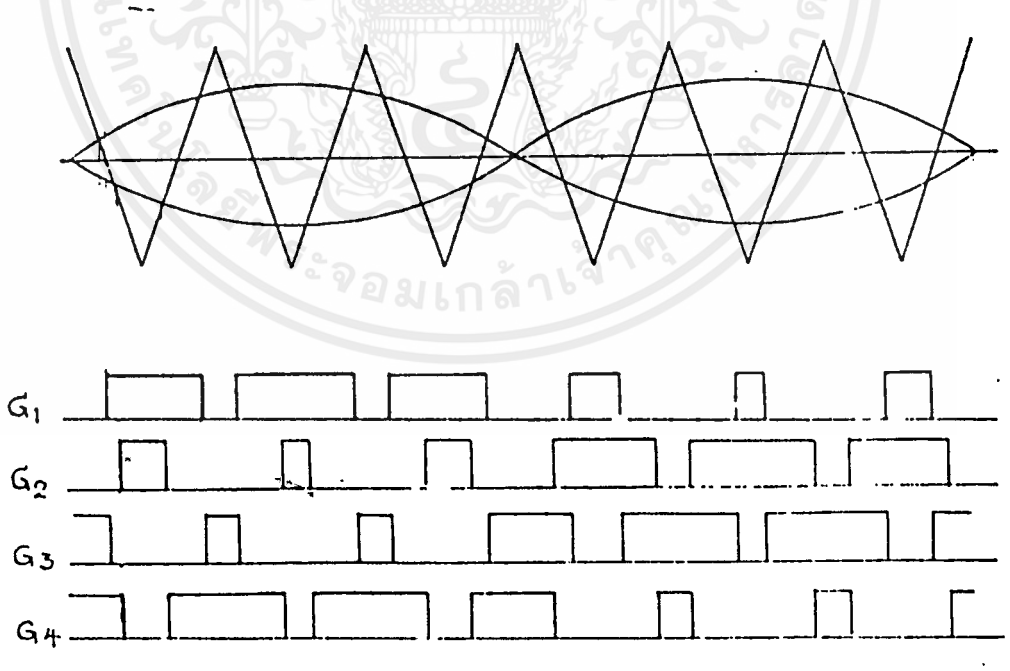
1. ให้ผลลัพธ์รูปคลื่นรูปคลื่นพีดับบลิวที่ภาระเหมือนกับแบบเดิมทุกอย่าง
2. สัญญาณทริกแต่ละสัญญาณมีความถี่เท่ากันทำให้อุปกรณ์สวิชชิ่งแต่ละชุดทำงานเท่าเทียมกัน
3. ลดจำนวนครั้งของการสวิทช์ลง โดยสัญญาณทริกแบบนี้จะมีจำนวนครั้งของการสวิทช์เพียงครึ่งหนึ่งของแบบ 2 ระดับ ที่ค่าอัตราส่วนความถี่เดียวกัน
4. ไม่ต้องมีส่วนกระทำลอจิก

สัญญาณทริก G1-G4 จะมีลักษณะดังรูปที่ A2 และวงจรสร้างสัญญาณทริกแสดงได้ดังรูปที่ A3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

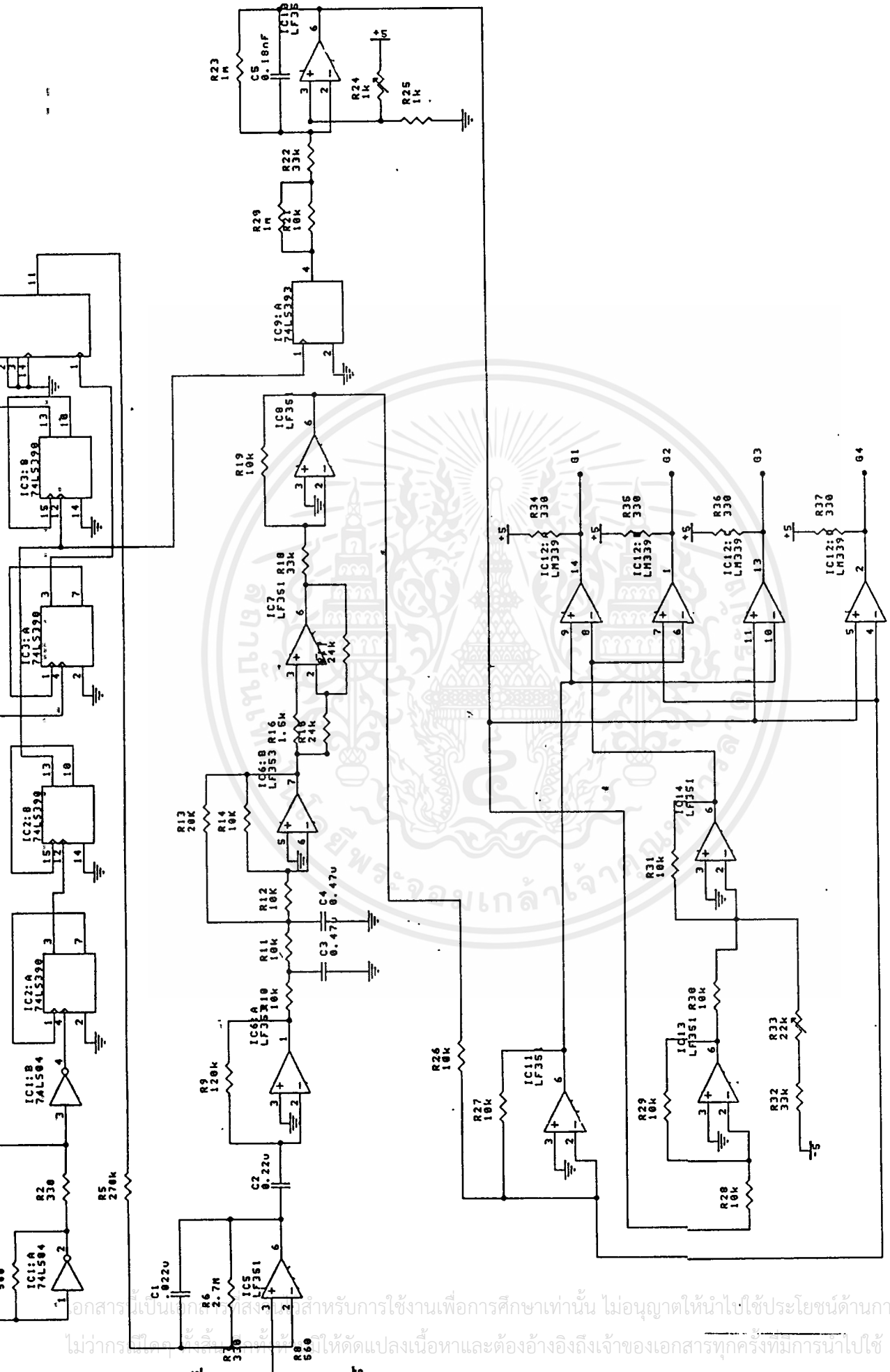


รูปที่ A1 แสดงการเปรียบเทียบแบบ 3 ระดับ วิธีเดิมและวิธีใหม่



รูปที่ A2 แสดงสัญญาณทริก G1-G4 ที่สร้างโดยวิธีการเปรียบเทียบแบบใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ A3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรสร้างสัญญาณทริกในรูปที่ สามารถอธิบายการทำงานได้ดังนี้

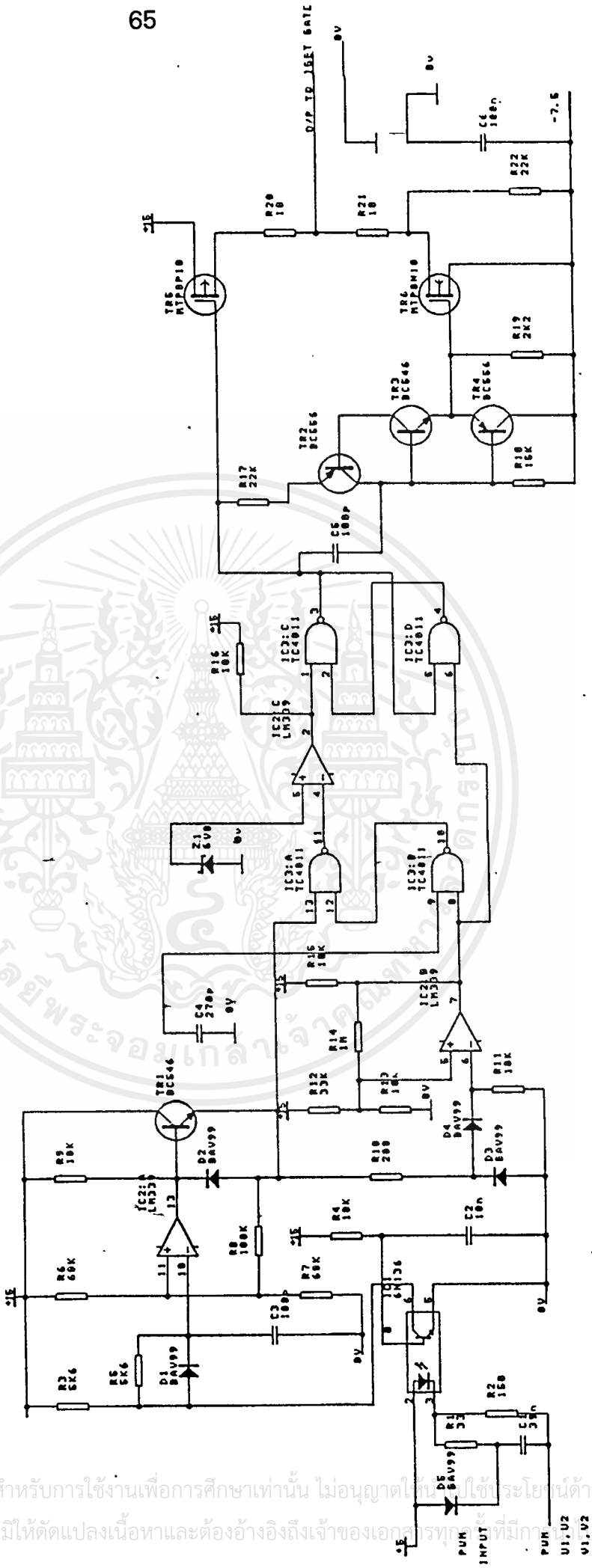
IC1-IC4 ทำหน้าที่เป็นแหล่งกำเนิดคลื่นสี่เหลี่ยมเนื่องจากต้องการความถี่เอาท์พุท 50 เฮิร์ต ดังนั้นจึงใช้คริสตัล(X-tal) 4 MHz ต่อร่วมกับ IC1 เป็นวงจรออสซิลเลเตอร์ (oscillator) IC2a-IC3b เป็นวงจรหาร 10 และ IC4 เป็นวงจรหาร 8 ซึ่งจะได้ผลลัพธ์เป็นคลื่นสี่เหลี่ยม 50 Hz

IC5-IC8,IC11 ทำหน้าที่สร้างสัญญาณอ้างอิง คือ คลื่นไซน์ IC5 เป็นวงจรอินทิเกรท เปลี่ยนคลื่นสี่เหลี่ยมให้เป็นคลื่นสามเหลี่ยม IC6 เป็นวงจรกรองสัญญาณให้ได้เป็นคลื่นไซน์ IC7 เป็นวงจรเลื่อนเฟสของคลื่นให้กลับมาตรงกับคลื่นสี่เหลี่ยม 50 เฮิร์ต IC8 เป็นวงจรปรับแอมปลิจูดของคลื่นไซน์ให้มีขนาด 5 โวลท์พีค(peak) ส่วนหนึ่งจะส่งเข้าสู่วงจรเปรียบเทียบโดยตรง อีกส่วนหนึ่งจะถูกส่งเข้าสู่ IC11 เป็นวงจรกลับเฟสคลื่นไซน์ เนื่องจากในการเปรียบเทียบต้องใช้คลื่นไซน์ 2 สัญญาณ ที่มีแอมปลิจูดเท่ากัน แต่มีเฟสตรงข้ามกัน

IC9-IC10,IC13-Ic14 ทำหน้าที่สร้างสัญญาณแคร์เรียร์ คือ คลื่นสามเหลี่ยมความถี่ 10 กิโลเฮิร์ต IC9 ทำหน้าที่เป็นวงจรหาร 4 เพื่อให้ได้คลื่นสี่เหลี่ยมความถี่ 10 กิโลเฮิร์ต จากนั้นจะส่งสัญญาณเข้าสู่ IC10 ทำหน้าที่ในการอินทิเกรทคลื่นสี่เหลี่ยมเป็นคลื่นสามเหลี่ยมความถี่ 10 กิโลเฮิร์ต คลื่นสามเหลี่ยมนี้ส่วนหนึ่งถูกส่งเข้าสู่วงจรเปรียบเทียบโดยตรง อีกส่วนหนึ่งจะส่งเข้าสู่ IC13 ,IC14 ซึ่งทำหน้าที่ในการปรับช่วงเวลาเดดไทม์ของวงจร คือ เป็นการหน่วงเวลามุมสวิทช์ ซึ่งในทางปฏิบัติทำได้โดยการยกคลื่นสามเหลี่ยมให้มีระดับสูงขึ้นเล็กน้อยจากรูปคลื่นสามเหลี่ยมเดิม รายละเอียดเดดไทม์นี้ อยู่ในภาคผนวก

IC12 เป็นวงจรเปรียบเทียบผลลัพธ์ที่ได้จากการเปรียบเทียบคือ G1,G2,G3 และ G4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรขับเบส

IC1 ใช้เบอร์ 6N136 เป็น Opto Couple ทำการแยกกราวน์ของวงจร Drive กับส่วน Control ออกจากกัน

IC2 ทำหน้าที่เป็นตัว Comparator เปรียบเทียบสัญญาณ จากรูป ขา 11 ของ IC2 จะมี V คงที่ที่ 7.5 V โดยสัญญาณ PWM จะเข้าสู่ขา 10 มีค่าระหว่าง 0 และ 15 เมื่อ V ที่ขา 10 ของ IC2 มีค่าเท่ากับ 0 V จะได้ O/P ที่ขาที่ 13 มีค่า +15 V ถ้าขาที่ 10 เป็น 15 V จะได้ O/P ขา 13 เป็น 0 V เมื่อขา 13 ของ IC2 มีค่า V = 15V จะทำให้ Transistor TR1 นำกระแสจะมี Volt ปรากฏที่ขา 13 ของ IC3 เท่ากับ 15 V และจะมี V ที่ขา 8 ของ IC2 เท่ากับ 15 V เช่นกันโดยที่ขา 9 ของ IC2 มี V คงที่ ประมาณ 3.3V ถ้า V ที่ขา 8 ของ IC2 มีค่า 15 V จะได้ O/P ที่ขา14 ของ IC2 = 0V ถ้า I/P ขา 8 IC2 = 0 V O/P ขา 14 IC2 = 15 V ซึ่งจะป้อนให้ขา 8 ของ IC3 จะเห็นได้ว่า V ที่ปรากฏที่ขา 13 และ 8 ของ IC3 จะมีค่าตรงข้ามกันเสมอ ขา 11 ของ IC3 ป้อนเข้าขา 4 ของ IC2 IC2 ทำหน้าที่กลับสัญญาณ ถ้าขา 4 ของ IC2 เป็น 1 ขา 2 จะเป็น 0 ถ้าขา 4 ของ IC2 เป็น 0 ขา 2 จะเป็น 1 NANDGATE ตัวที่ 3 และ 4 ของ IC3 ขาที่ 1 ของ IC3 และขา 6 ของ IC3 ก็จะมีสัญญาณที่มีแรงดันกลับกันตลอด (15 กับ 0) ขา 1เป็น 1 ขา 6 เป็น 0 จะได้ o/p ที่ขา 3 ของ IC3 เป็น 0 จะทำให้ Mosfetชนิด P Channel (ZVP2106)ทำงานจ่ายไฟบวก 15 Vให้ขาเกทของ IGBT ถ้าขา 3ของ IC3 เป็น 15 V จะทำให้ TR2 นำกระแส จ่ายให้ Transistor ที่ต่อแบบ Complementary ป้อน 0 V 0 V ให้ขา Gate ของ MosFet N Channal ZVP 3306 ทำให้ MosFet จ่าย V -7.5 ให้ขา Gate IGBT

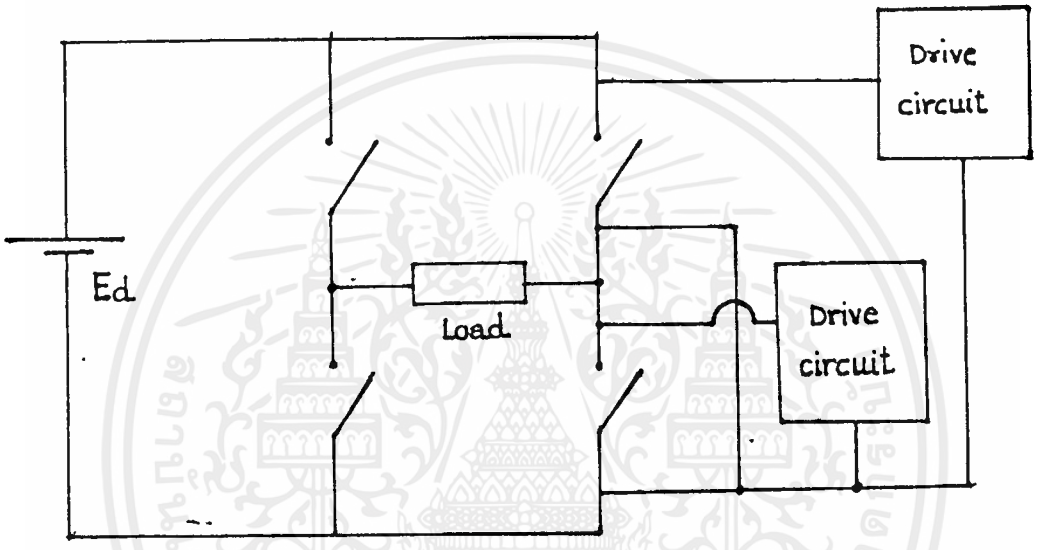
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC1				IC2
ขา13	ขา8	ขา9	ขา11	ขา2
0	1	0	1	0
0	1	1	1	0
0	1	0	-	-
0	1	1	-	-
1	0	1	0	1
1	0	0	0	1
1	0	1	-	-
1	0	0	-	-

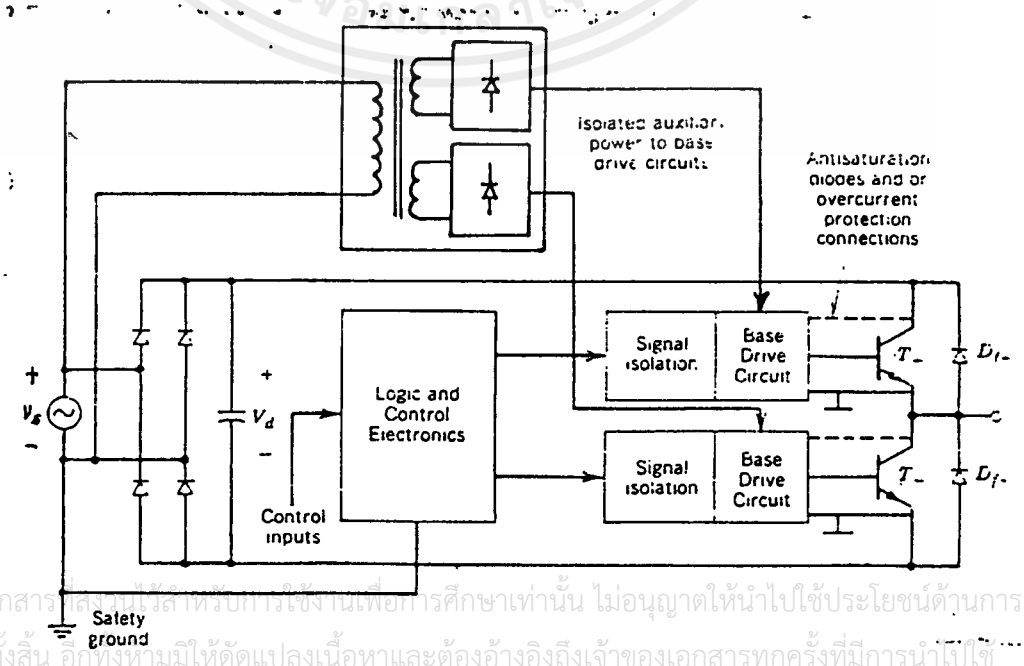
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกำลัง

ในโครงงานนี้ ใช้ตัวไอจีบีทีเป็นอุปกรณ์สวิชชิ่ง ในวงจรกำลัง เนื่องจาก ไอจีบีทีมีพิกัดกระแสและพิกัดความต่างศักย์ที่สูงพอ จึงสามารถใช้ไอจีบีที เพียงตัวเดียวไม่ต้องนำมาต่อขนานกัน โดยจะมีการแยกส่วนควบคุม และ ส่วนกำลังออกจากกัน เป็นการแยกกราวด์ของวงจรไดรว์แต่ละชุดออกจากกัน เพื่อให้วงจรกำลังสามารถทำงานเป็นอินเวอร์เตอร์ได้ เพราะถ้ากราวด์ของวงจรไดรว์ต่อถึงกัน จะทำให้เกิดการลัดวงจรลงกราวด์ในวงจรกำลังได้ แสดงได้ดังรูป



ในโครงงานนี้ใช้อุปกรณ์ออปโตคัปเปิ้ล(Opto coupler) ในการแยกกราวด์ของวงจรไดรว์ออกจากกันดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

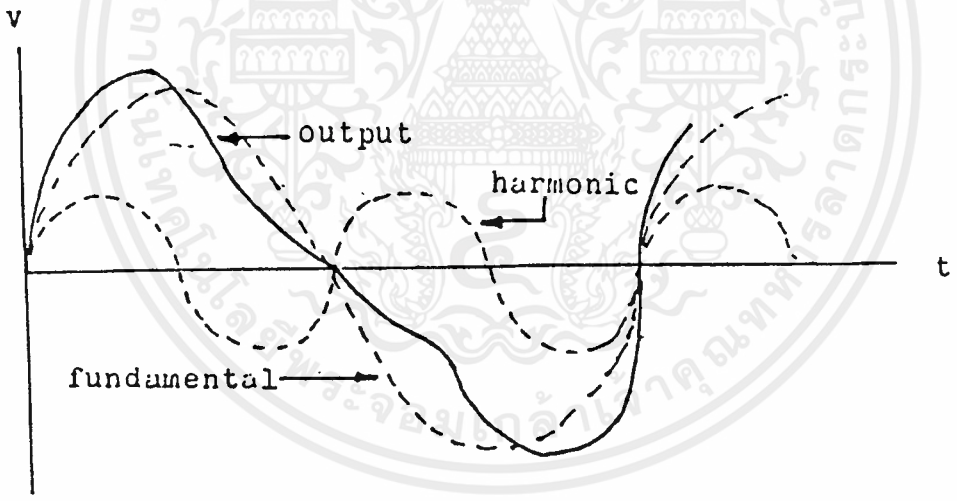
บทที่ 5

วงจรกรองความถี่ (Filter)

บทนำ

จากพื้นฐานที่ว่า คลื่นต่างๆประกอบด้วยคลื่นที่มีลักษณะรูปไซน์ที่มีความถี่อาร์โมนิกอันดับต่างๆ ผสมกันอยู่ไม่ว่าจะเป็นคลื่นรูปสามเหลี่ยม,สี่เหลี่ยม หรือแม้กระทั่งคลื่นที่มีลักษณะรูปพีดับบลิวเอ็ม ซึ่งคลื่นรูปพีดับบลิวเอ็มนี้มีฮาร์โมนิกหลายอันดับที่กลายเป็นศูนย์ไป ซึ่งขนาดของฮาร์โมนิกจะมีค่าลดลง เมื่ออันดับของฮาร์โมนิกมีค่าเพิ่มขึ้น สามารถเขียนสมการทั่วไปของคลื่นได้ ดังนี้

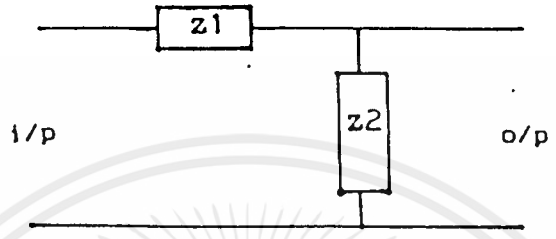
$$v = V_1 \sin(t+\phi_1) + V_2 \sin(2\ t+\phi_2)+.....$$



รูป 5.1 แสดงลักษณะของแรงเคลื่อนไฟฟ้า ที่มีอาร์โมนิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้ว่าคลื่นรูปพีดับบิลิวเอ็มจะมีฮาร์โมนิกในอันดับสูง แต่เพื่อจะทำให้คลื่นขาออกเป็นคลื่นรูปไซน์จริงๆ จึงต้องกำจัดฮาร์มอนิกอื่นๆทิ้งไปโดยใช้วงจรกรองความถี่ ซึ่งมีหลักการ ดังนี้

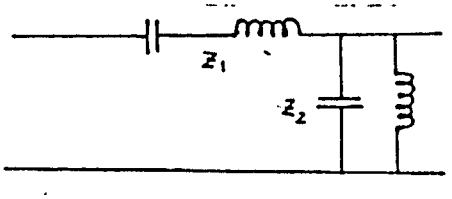


รูป5.2 รูปสมมุติของวงจรกรองความถี่

ที่ความถี่หลักจะต้องทำให้ค่า z_1 มีค่าเป็นศูนย์ และ z_2 มีค่าเป็นอนันต์ เพื่อให้คลื่นที่มีความถี่หลักผ่าน z_1 มาได้สะดวกโดยไม่มีแรงดันตกคร่อม z_1 เลยและไม่ให้มีกระแสของคลื่นที่มีความถี่หลักผ่านเข้าไปใน z_2 ได้ สำหรับคลื่นที่เป็นฮาร์โมนิกจะทำให้ค่า z_1 มีค่าเป็นอนันต์ และค่า z_2 มีค่าเป็นศูนย์ เพื่อไม่ให้กระแสฮาร์โมนิกผ่าน z_1 มาได้และถ้ามีกระแสฮาร์โมนิกผ่านมาได้บ้างก็จะทำการลัดวงจรด้วย z_2 ไป ฉะนั้นคลื่นที่ผ่านวงจรกรองความถี่ออกมาได้จึงเป็นคลื่นที่มีเฉพาะความถี่หลักเท่านั้น

<u>แนวทางการสร้างวงจรกรองความถี่</u>

สำหรับ z_1 จะให้ L และ C ต่ออนุกรมกัน ส่วน z_2 จะใช้Lและc ต่อขนานกัน เราสามารถหาความสัมพันธ์ของค่า Lและc ได้ดังนี้



รูป 5.3 แสดงวงจรกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_1 = j\omega L + \frac{1}{j\omega C}$$

$$= j(\omega L - \frac{1}{\omega C})$$

$$= j(\frac{\omega^2 LC - 1}{\omega C})$$

$$Z_2 = j\omega L . \frac{\frac{1}{j\omega C}}{j\omega L + \frac{1}{j\omega C}}$$

$$= \frac{L/C}{j(\omega^2 LC-1)/\omega C}$$

$$= -jL . \frac{\omega C}{C(\omega^2 LC - 1)}$$

$$= \frac{-j\omega L}{(\omega^2 LC-1)}$$

เราเรียกความถี่หลักนี้ว่า ความถี่รีโซแนนซ์ (Resonance)

จากข้อกำหนดเดิมที่ว่า ให้ค่าอิมพีแดนซ์ Z_1 มีค่าเท่ากับศูนย์ที่ความถี่หลักที่ค่า L และC เดียวกัน ใน Z_1 นี้จะมีค่าอิมพีแดนซ์เป็นค่ามากๆที่ความถี่ฮาร์โมนิกอันดับสูงๆ และอิมพีแดนซ์ Z_2 มีค่าเป็นอนันต์ที่ความถี่หลัก แต่จะมีค่าลดลงเหลือไม่กี่โอห์มที่ความถี่ฮาร์โมนิกอันดับสูงๆ

พิจารณาค่า L และ C ที่ความถี่หลักหรือความถี่รีโซแนนซ์ ได้ดังนี้

$$Z_1 = 0 = j(\frac{\omega_r^2 LC-1}{\omega_r C}) \text{ ; เมื่อ } \omega_r = 2\pi f_r$$

$$0 = \omega_r^2 LC-1$$

$$1/\omega_r = \sqrt{LC}$$

$$1/2\pi f_r = \sqrt{LC}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$1/2\pi f_r = \sqrt{LC}$; เมื่อ f_r เป็นความถี่รีโซแนนซ์

พิจารณาค่าอิมพีแดนซ์ที่ต่ออนุกรม ; Z_1 ที่ความถี่ฮาร์โมนิกอันดับที่ n

จาก $Z_1 = \dfrac{j(\omega LC-1)}{\omega C}$

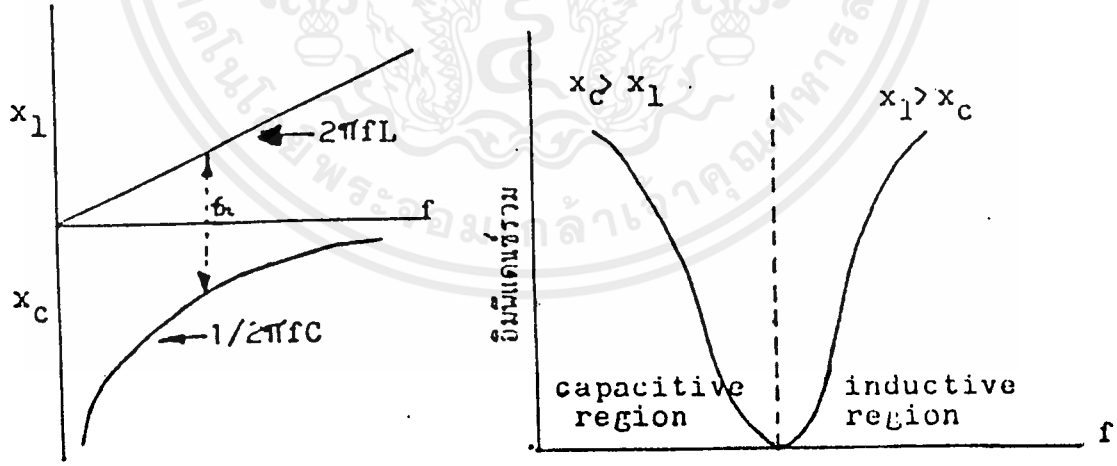
$$\omega = 2\pi n f_r$$

$$= n\omega_r$$

$$Z_1 = \frac{j(n^2\omega_r^2 LC-1)}{n\omega_r C}$$

$$Z_1 = j\left(n\omega_r L - \frac{1}{n\omega_r C}\right)$$

ฉะนั้นในส่วนของอิมพีแดนซ์ที่ต่ออนุกรม : Z_1



รูปที่ 5.4 แสดงความสัมพันธ์ ระหว่างความถี่กับค่า อิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่รีโซแนนซ์ f_r จะมีค่า $X_L = X_C$ แต่ค่าแรงดันที่ตกคร่อม L และC จะมีลักษณะต่างเฟสกัน 180 องศา ทำให้แรงดันรวมเป็นศูนย์ และที่ความถี่ฮาร์โมนิกอันดับสูงๆ จะเห็นว่าในสมการที่ 5.3 X_L จะมีค่าเพิ่มขึ้น ในขณะที่ X_C มีค่าลดน้อยลง

พิจารณาค่าอิมพีแดนซ์ที่ต่อขนาน : Z_e ที่ความถี่ฮาร์โมนิกอันดับที่ n

$$\text{จาก} \quad Z_e = \frac{-j\omega L}{(\omega LC - 1)}$$

$$= \frac{-jn\omega_r L}{(n^2\omega_r^2 LC - 1)}$$

$$= \frac{-j}{(n\omega_r C - \frac{1}{n\omega_r L})}$$

$$= \frac{j}{(\frac{1}{n\omega_r L} - n\omega_r C)}$$

$$= \frac{-1}{j(\frac{1}{n\omega_r L} - n\omega_r C)}$$

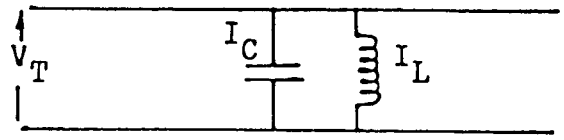
$$= \frac{1}{j(n\omega_r C - \frac{1}{n\omega_r L})}$$

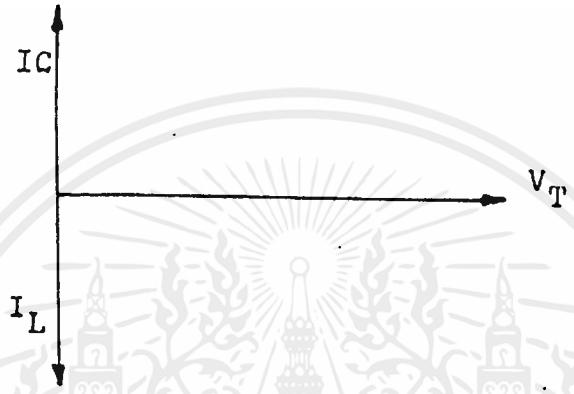
ที่ฮาร์โมนิกอันดับสูงๆ ค่า $n_r C$ จะเพิ่มขึ้นมาก ในขณะที่ค่า $\frac{1}{n\omega_r L}$ จะลดลงมาก

ฉะนั้นจึงทำให้อิมพีแดนซ์ Z_e มีค่าลดลง เมื่อฮาร์โมนิกมีอันดับสูงขึ้น

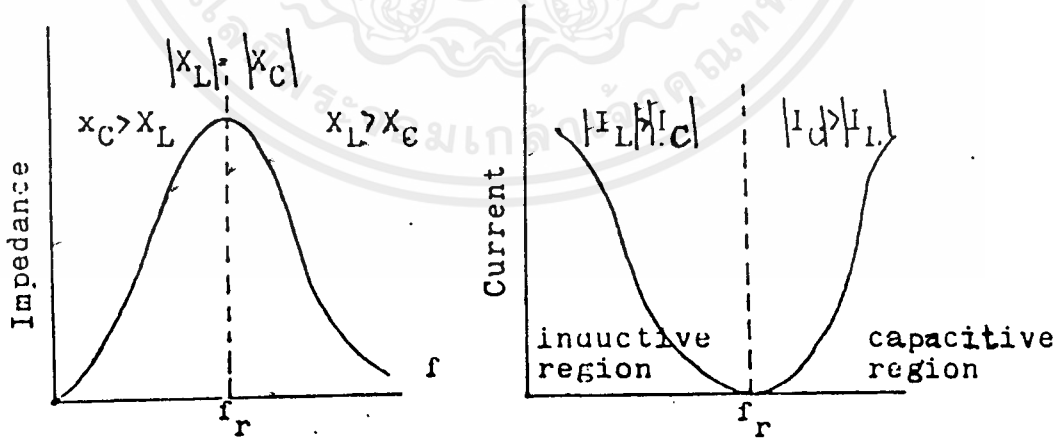
ในส่วนของอิมพีแดนซ์ที่ต่อขนาน : Z_e

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูป 5.5 แสดง current- phase diagram ที่ความถี่เรโซแนนซ์



รูปที่ 5.6 แสดง impedance response curve รูป 5.7แสดง current response curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่รีโซแนนซ์ f_r จะทำให้อิมพีแดนซ์มีค่าเป็นอนันต์ ทำให้ไม่มีกระแสไหลเข้าไปในวงจรขนานเลย แต่สำหรับที่ความถี่ฮาร์โมนิกอันดับสูงๆ จะทำให้ค่าอิมพีแดนซ์รวมลดลงมาก จึงมีกระแสฮาร์โมนิกไหลเข้าไปใน Z_2 มาก จะเห็นได้จากรูปที่ 5.7 ว่าเส้นโค้งของกระแสจะอยู่ในช่วง Capacitive region

แต่จากการที่ฮาร์โมนิกถูกอิมพีแดนซ์ Z_1 (ซึ่งมีค่าน้อยมากที่ฮาร์โมนิกอันดับสูงๆ) ลดทอนกระแสลงให้เหลือน้อยมากแล้วจึงทำให้กระแสส่วนน้อยที่เหลือรอดออกมาได้นั้นไหลลงไปใน Z_2 เกือบทั้งหมด แต่กระแสในส่วนคลื่นหลักจะไหลผ่าน Z_1 ได้สะดวกและจะไม่ไหลเข้ามาใน Z_2 เลย ฉะนั้นหลังจากที่นำ Z_1 และZ_2 มาต่อในวงจรกรองความถี่แล้ว จะทำให้ได้คลื่นขาออกเป็นคลื่นรูปไซน์ที่ความถี่ 50 เฮิร์ตซ์ดี

ในวงจรกรองความถี่นี้จะทำให้แรงดันขาเข้าและขาออก มีเฟสตรงกันดี แต่ที่จุดที่ไม่เกิดรีโซแนนซ์กันนั้นจะทำให้เกิดการLeading หรือLagging แล้วแต่กรณีของความถี่ว่าจะมากกว่าหรือน้อยกว่าความถี่รีโซแนนซ์

แรงดันจากอินเวอร์เตอร์จะประกอบด้วยแรงดันที่มีความถี่หลัก :- V_1 และแรงดันที่เป็นฮาร์โมนิก:V_m, V_n, V_y...ซึ่งทำให้มีค่าอาร์เอ็มเอส(rms)รวมดังนี้ $\sqrt{V_1^2+V_m^2+V_n^2+V_y^2}$... ขาออกแล้วจะเหลือเพียง V_1 เท่านั้น ดังนั้นจะได้อัตราส่วนแรงดันขาออกต่อแรงดัน

ขาเข้าของส่วนวงจรกรองความถี่เป็น $\frac{V_1^2}{V_1^2+V_m^2+V_n^2+V_y^2+..}$ นั่นคือ

จะมีแรงดันตกคร่อมวงจรกรองความถี่ซึ่งมีค่าเท่ากับ $\sqrt{V_m^2+V_n^2+V_y^2+...}$ ซึ่งขนาดของ V_m, V_n, V_y.... จะขึ้นอยู่กับค่า K ของสัญญาณทริก

ค่า L และC ของวงจรกรองความถี่

จากสูตรที่ได้ว่า $LC = 1/\omega^2 = 1/(2\pi f_r)^2$

โดยที่ f_r = 50 เฮิร์ต

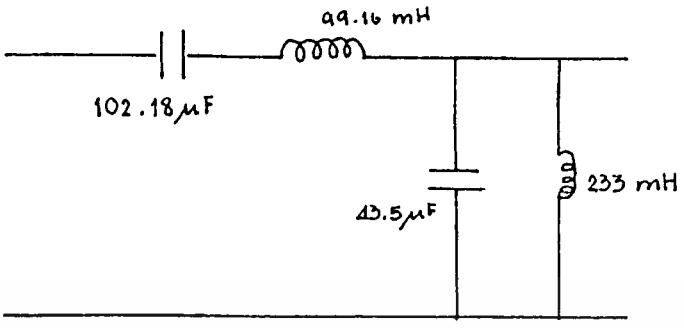
กำหนดให้ C ในวงจรอิมพีแดนซ์ที่ต่ออนุกรมมีค่าเป็น 102.18 ไมโครฟารัด

จะได้ค่า L = 99.16 มิลลิเฮนรี่

กำหนดให้ C ในวงจรอิมพีแดนซ์ที่ต่อขนานมีค่าเป็น 43.5 ไมโครฟารัด

จะได้ค่า L = 233 มิลลิเฮนรี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 5.8 แสดงค่าคาปาซิแตนซ์ และค่าความเหนี่ยวนำ ที่ใช้ในวงจรอินเวอร์เตอร์

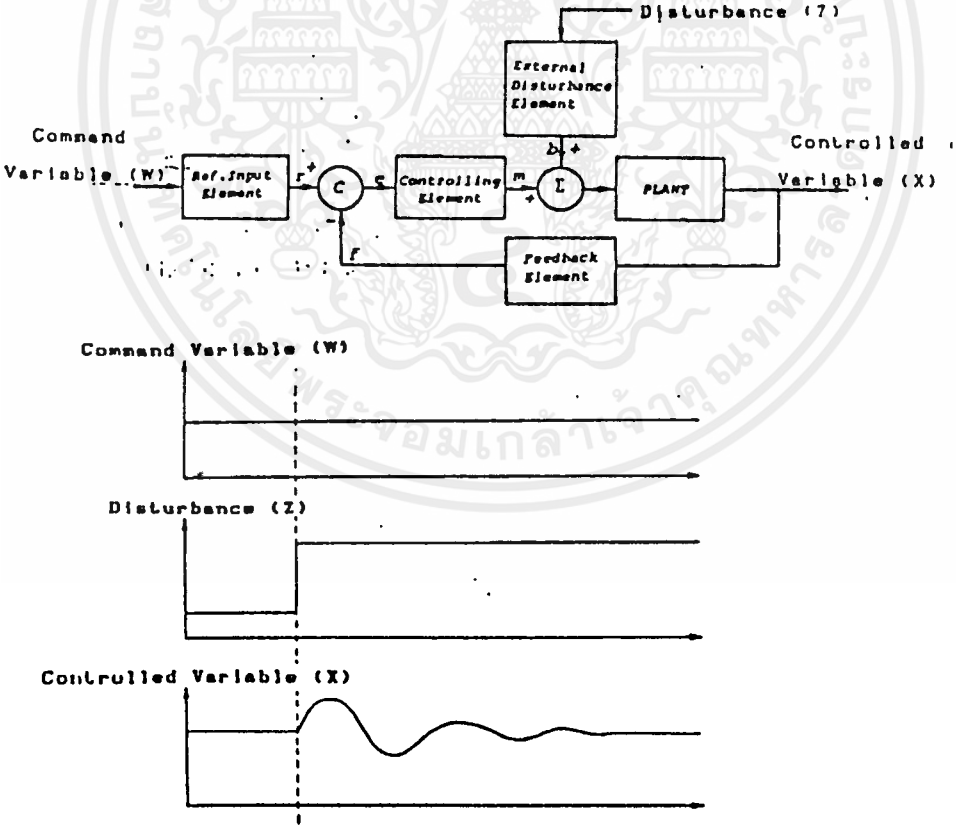
จากที่กล่าวมาข้างต้นทั้งหมดในบทนี้ เป็นทฤษฎีในการคำนวณค่า ความเหนี่ยวนำ และค่าเก็บประจุ ซึ่งในทางปฏิบัตินั้น เนื่องจาก ไอจีบีทีมีความสามารถในการสวิทชิ่งที่ ความถี่สูง ทำให้ สามารถเพิ่มอัตราส่วนการมอดูเลชั่น ซึ่งจะมีการสูญเสียน้อยลง และง่ายต่อการกรองความถี่ ซึ่งสำหรับวงจรที่ทางด้านเอาท์พุทต่อผ่านหม้อแปลง ซึ่งส่วนมากใช้สเต็ปอัพค่าความต่างศักย์ หลังจากที่ออกมาเป็นสัญญาณพีดับบลิวเอ็ม เพื่อให้ได้ ค่าความต่างศักย์ ที่เพียงพอต่อการใช้งาน สามารถใช้ค่าตัวเก็บประจุต่อขนานที่ด้านเอาท์พุทของหม้อแปลง เพื่อใช้เป็นวงจรกรองความถี่ โดยอาศัยค่าความเหนี่ยวนำซึ่งอยู่ในหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

หลักการและการออกแบบวงจรควบคุม

ข้อบกพร่องที่สำคัญของอินเวอร์เตอร์ที่สร้างขึ้นคือไม่สามารถรักษาระดับแรงดันไฟฟ้าขาออก(OutputVoltage) ให้คงที่ไว้ได้ เมื่ออินเวอร์เตอร์ได้รับภาระที่มีการเปลี่ยนแปลงจึงจำเป็นจะต้องปรับปรุงข้อบกพร่องอันนี้ ซึ่งทำได้โดยการเพิ่มเติมวงจรควบคุมในลักษณะลูปปิด (Closed-Loop Controlled Circuit)เข้าไปเพื่อให้ระบบสามารถควบคุมตัวเองได้โดยอัตโนมัติ โดยระบบจะพยายามปรับตัวเอง ในทันทีที่มีการเปลี่ยนแปลงภาระ เพื่อที่จะรักษาระดับแรงดันไฟฟ้าขาออกให้คงที่อยู่เสมอ แต่ในความเป็นจริงแล้วไม่ว่าจะออกแบบระบบควบคุมให้ดีเพียงใด ก็ไม่สามารถที่จะรักษาระดับแรงดันไฟฟ้าขาออกให้คงที่ไว้ตลอดเวลาได้ ดังแสดงในรูป



รูปที่6.1แสดงการตอบสนองของระบบที่เกิดจากการรบกวนแบบขั้น(Step Disturbance)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

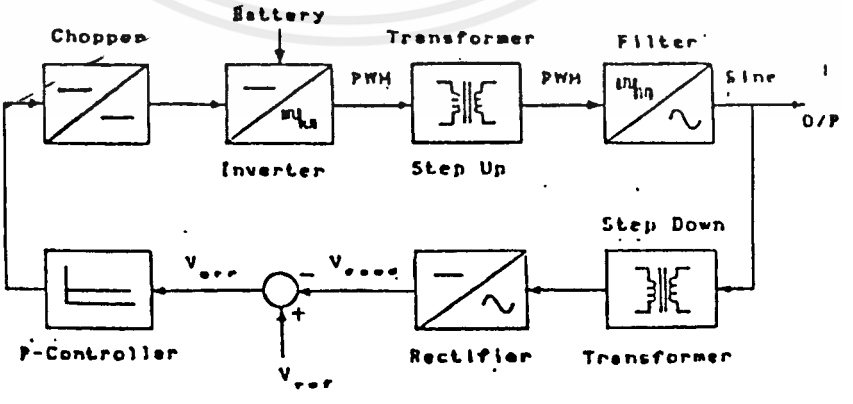
จากรูปที่6.1จะเห็นว่าเมื่อมีการรบกวนเกิดขึ้นทันทีทันใดแล้ว ตัวแปรที่ต้องดำรงรักษาไว้ (Controlled Variable)ก็จะถูกรบกวนด้วย ทำให้มีการเปลี่ยนแปลงค่าเพิ่มขึ้นและลดลงสลับกันไปอยู่ชั่วขณะ(Transient Response)แล้วการเปลี่ยนแปลงจะค่อยๆลดค่าลงจนหมดไป ทำให้มีค่าคงที่(Steady-State Response)ตามเดิม ซึ่งลักษณะของการตอบสนองของระบบต่อการรบกวนแบบขั้นนี้จะขึ้นอยู่กับประสิทธิภาพของวงจรควบคุมที่ใช้ว่าดีเพียงใด ซึ่งโดยปกติแล้ว ในการออกแบบวงจรควบคุมนั้นก็จะต้องทำการหาฟังก์ชั่นโอนย้าย (Transfer function)ของลูปที่จะควบคุมก่อน แล้วจึงทำการออกแบบวงจรควบคุม โดยทำให้ฟังก์ชั่นโอนย้ายของระบบอยู่ในรูปสมการที่สามารถควบคุมได้ นำไปเปรียบเทียบกับสมการรูปมาตรฐานแล้วปรับค่าตัวแปรให้มีค่าเท่าที่กำหนด ซึ่งเป็นวิธีที่ยุ่งยาก ในโครงงานนี้จะไม่ใช้วิธีการดังกล่าวแต่จะใช้วิธีการทดลองปรับค่าโดยตรงหลายๆครั้งจนกว่าจะได้ผลที่ต้องการ

6.1 ชนิดของการควบคุม

การควบคุมระดับแรงดันขาออกของอินเวอร์เตอร์ชนิดพีดับบลิวเอ็ม (Pulse Width Modulation Inverter หรือ PWM Inverter)ที่นิยมใช้กันนั้น มีอยู่ 2 วิธีคือ

6.1.1 การควบคุมโดยใช้วงจรสับไฟฟ้าแบบโจนส์(Jones) หรือ วงจรชอปเปอร์ (Chopper)

เป็นการควบคุมระดับแรงดันไฟตรงที่จ่ายให้กับอินเวอร์เตอร์ แสดงได้ดังรูปที่ 5.2



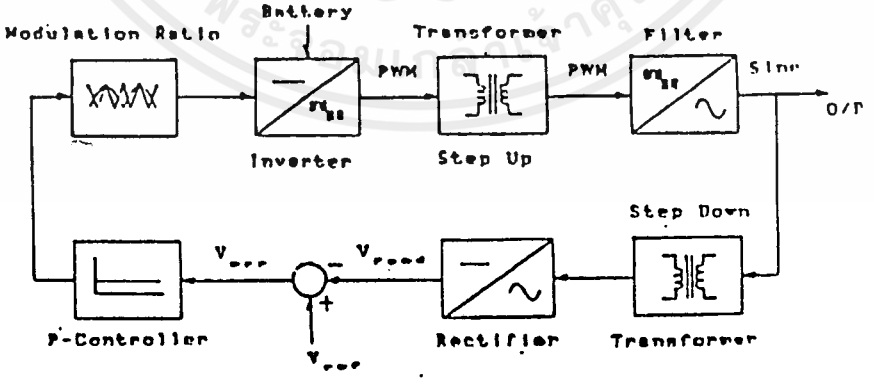
รูปที่ 6.2 แสดงการควบคุมในลักษณะลูปปิดโดยใช้วงจรชอปเปอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 6.2 อธิบายลักษณะการทำงานได้ดังนี้ แรงดันที่ป้อนกลับ(V_{feed})ที่ได้จากการลดขนาดของแรงดันที่ขาออก(V_o)ลงด้วยหม้อแปลงไฟฟ้า และถูกกรองให้เรียบด้วยวงจรเรคติไฟเออร์ (Rectifier) และวงจรกรอง(Filter) โดยจะมีค่าลดลงเป็นสัดส่วนกัน เมื่อนำมาเปรียบเทียบกับแรงดันอ้างอิง(V_{ref}) ซึ่งมีค่าคงที่ จะทำให้เกิดแรงดันคลาดเคลื่อน (V_{err})ขึ้น ซึ่งจะนำไปใช้ควบคุมวงจรควบคุมให้สร้างแรงดันควบคุม (V_{con}) ไปทำให้ค่าดิวตี้ไซเคิล(Duty Cycle)ของวงจรชอปเปอร์มีค่าเพิ่มขึ้น ทำให้แรงดันไฟตรงมีค่าเพิ่มขึ้น เป็นการเพิ่มแรงดันที่ขาออกของอินเวอร์เตอร์

6.1.2 การควบคุมโดยการควบคุมวงจรภายในของอินเวอร์เตอร์

การควบคุมโดยวิธีนี้เป็นข้อได้เปรียบของวงจรอินเวอร์เตอร์ชนิดพีดับบลิวเอ็ม ไม่ว่าจะมีลักษณะรูปคลื่นเป็นแบบเนเจอรัลแซมเปิลพีดับบลิวเอ็ม (Natural Sampled PWM)หรือแบบเรคกูลาร์แซมเปิลพีดับบลิวเอ็ม(Regular Sampled PWM) โดยจะอาศัยการควบคุมอัตราส่วนของการมอดูเลต(Modulation Ratio) ของคลื่นไซน์(SineWave)กับคลื่นรูปสามเหลี่ยม (TriangleWave) ลักษณะของการควบคุมนี้โดยทั่วไปคล้ายๆแบบแรก แสดงได้ดังรูป 6.3

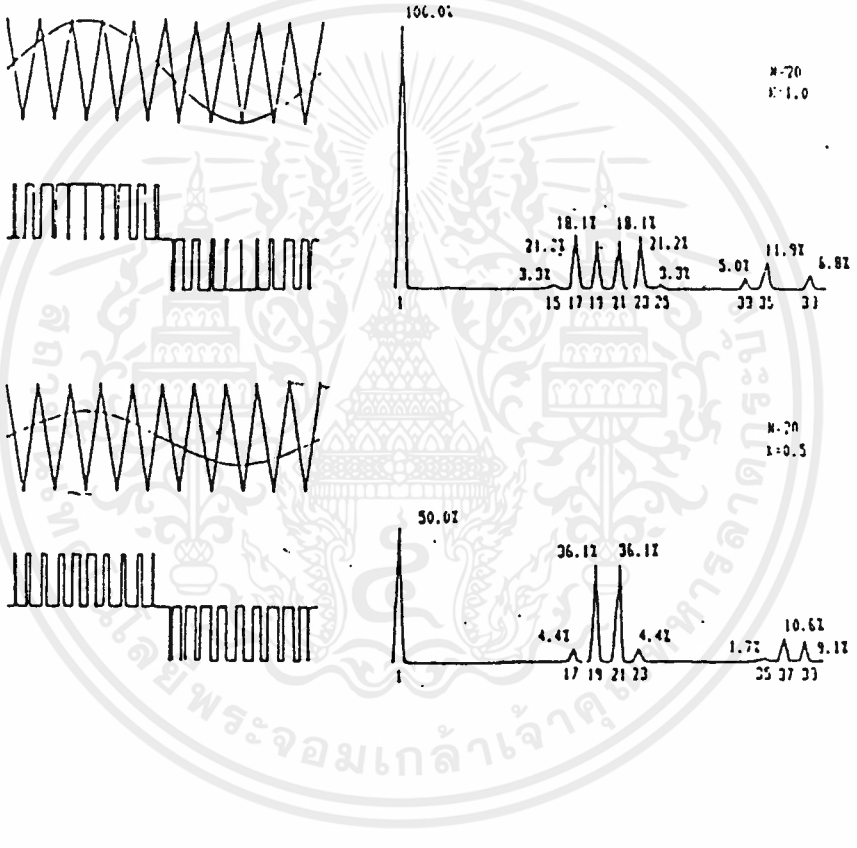


รูปที่ 6.3 แสดงการควบคุมในลักษณะลูปปิดโดยการควบคุมวงจรภายในของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 หลักการควบคุมแรงดันไฟฟ้าขาออกโดยการควบคุมวงจรภายในของอินเวอร์เตอร์

การควบคุมแรงดันไฟฟ้าขาออกโดยการควบคุมวงจรภายในของอินเวอร์เตอร์นี้ จะใช้วิธีควบคุมค่าอัตราส่วนของการมอดูเลตของคลื่นไซด์กับคลื่นรูปสามเหลี่ยม ซึ่งการปรับเปลี่ยนค่าอัตราส่วนนี้ จะทำให้ค่าเปอร์เซ็นต์ของขนาดแรงดันไฟฟ้า ซึ่งเป็นองค์ประกอบพื้นฐาน (Fundamental) ของแรงดันไฟฟ้าขาออกเปลี่ยนแปลงไป แสดงได้ดังรูป 6.4



รูปที่ 6.4 แสดงการเปลี่ยนแปลงขององค์ประกอบทางความถี่ของแรงดันไฟฟ้าขาออกเมื่อมีการเปลี่ยนแปลงอัตราส่วนของการมอดูเลต

ข้อจำกัดสำหรับการควบคุมโดยวิธีนี้คือ ค่าอัตราส่วนของการมอดูเลตจะต้องมีค่าไม่เกิน 1.0 เพราะจะทำให้เกิดฮาร์โมนิกลำดับต่ำขึ้นและต้องไม่ต่ำเกินไป เพราะการลดค่าอัตราส่วนลง จะทำให้ขนาดของแรงดันไฟฟ้าที่เป็นองค์ประกอบพื้นฐานมีค่าลดลง ในขณะที่ขนาดของฮาร์โมนิกมีค่าเพิ่มขึ้น ซึ่งจะทำให้มีการสูญเสียกำลังที่วงจรกรองความถี่มากขึ้น ดังนั้นจึงนิยมที่จะควบคุมอัตราส่วนให้อยู่ช่วง 0.5-0.9 ซึ่งข้อจำกัดนี้จะเป็นตัวจำกัดขนาดของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 วงจรควบคุม

ตัวควบคุมอัตโนมัติที่ใช้ในวงจรควบคุม จะเป็นตัวทำหน้าที่เปรียบเทียบหาความคลาดเคลื่อน (Error) ระหว่างค่าอ้างอิง(Reference)กับค่าขาออก(Output) ของระบบที่ป้อนกลับมา (Feedback) และได้รับการเปลี่ยนรูปให้อยู่ลักษณะเดียวกับค่าอ้างอิงแล้ว จากนั้นตัวควบคุมอัตโนมัติจะสร้างสัญญาณควบคุมขึ้นเพื่อที่จะนำไปทำให้ค่าความคลาดเคลื่อนมีค่าลดลงจนเป็นศูนย์หรือให้มีค่าน้อยที่สุด ลักษณะของการสร้างสัญญาณควบคุมของตัวควบคุมอัตโนมัตินี้จะเรียกว่า "กิริยาการควบคุม (ControlAction)" ซึ่งมีมากมายหลายแบบ ในที่นี้จะกล่าวถึงเฉพาะแบบที่ใช้ในโครงงานนี้เท่านั้น ดังนี้

กิริยาการควบคุมแบบพี(Proportional Operation หรือ P Operation)

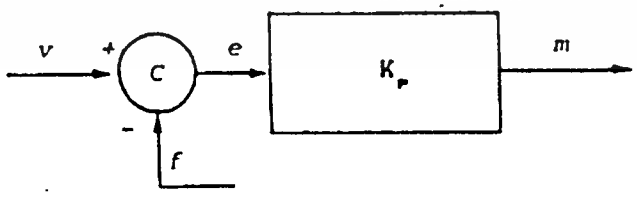
สำหรับตัวควบคุมที่มีกิริยาการควบคุมแบบพีนั้น ความสัมพันธ์ระหว่างสัญญาณควบคุมหรือค่าขาออกของตัวควบคุม m(t) กับสัญญาณค่าความคลาดเคลื่อน e(t) คือ

$$m(t) = K_p e(t) \quad \text{---}$$

หรือ $$M(s)/E(s) = K_p$$

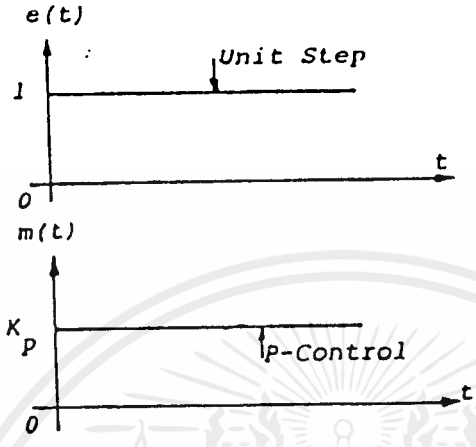
โดยที่ K_p จะเป็นค่าอัตราขยาย(Gain) ของตัวควบคุมชนิดพี

ดังนั้นตัวควบคุมแบบพี ที่ใช้จริงต้องเป็นวงจรขยายที่สามารถปรับค่าของอัตราการขยายได้

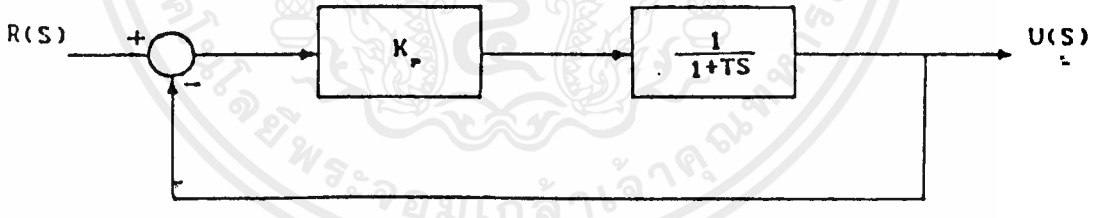


รูปที่ 6.5 บล็อกไดอะแกรม(Block Diagram) ของตัวควบคุมชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 การตอบสนองของตัวควบคุมชนิดพีต่อค่าความคลาดเคลื่อนแบบขั้น



รูปที่ 6.7 บล็อกไดอะแกรมของการแก้ค่าความคลาดเคลื่อนแบบพี

$$C(s)/R(s) = [K_p*1/1+TS]/[1+(K_p*1/1+TS)] = K_p/(1+TS+K_p)$$

$$R(s) = 1/s \text{ (Unit Step Function)}$$

$$C(s) = [K_p/(1+TS+K_p)]* 1/s$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากทฤษฎีค่าสุดท้าย(Final Value Theorem)

$$\text{Lim } C(t)=[SC(s)]_{s\to 0} = K_p/(1+TS+K_p)= K_p/(1+K_p)\ C(s)= \text{Final Value}$$

$$\text{Lim } R(t)=[SR(s)]_{s\to 0} = S*1/s = 1 \qquad R(s)= \text{Final Value}$$

ค่าความคลาดเคลื่อนออฟเซ็ท(Offset Error):$e_{ss} =1-[K_p/(1+K_p)]=1/(1+K_p)$

<u>กิริยาการควบคุมแบบพีไอ (Proportional & Integral Operation หรือ PI Operation)</u>

กิริยาการควบคุมของตัวควบคุมแบบพีไอ นั้นสามารถแสดงด้วยสมการต่อไปนี้

$$m(t) = K_p e(t)+K_1 \int_0 e(t)\ d(t)$$

หรือ $M(s)/E(s) = K_p+(K_1/s)$

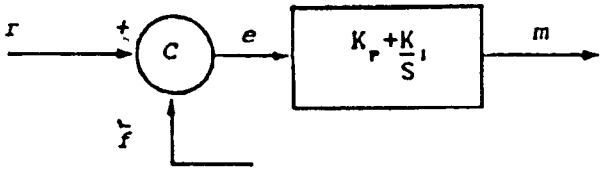
$= K_p*[1+(1/T_1S)]$; เมื่อ $K_1=K_p/T_1$

โดยที่ K_p: ค่าอัตราขยายของตัวควบคุมชนิดพี

T_1: เวลาที่ใช้ในการเพิ่มค่าของสัญญาณควบคุม จนมีขนาดเท่าค่าความคลาดเคลื่อนที่เปลี่ยนแปลงไป

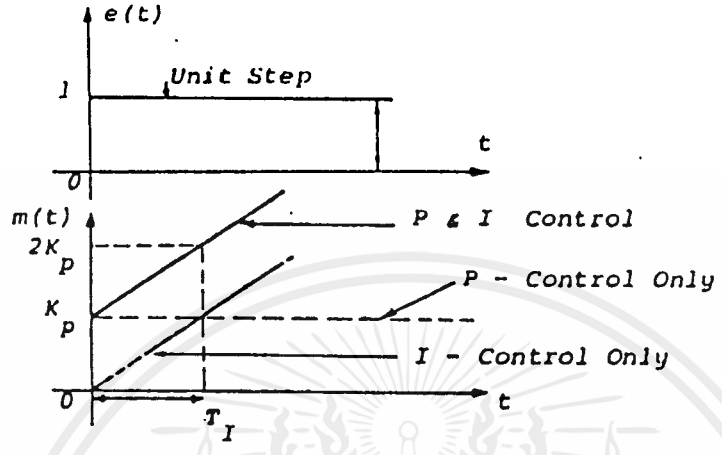
K_1: ค่าอัตราขยายของตัวควบคุมชนิดไอ(Integral Controller)

ทั้ง K_p และ T_1 เป็นค่าที่ปรับค่าได้ โดยที่การปรับ T_1 นั้นจะเป็นการปรับกิริยาการควบคุมแบบอินทิกรัล (Integral) ส่วนในการปรับค่าของ K_p นั้น จะมีผลต่อส่วนโปรปอร์ชั่นนอล(Proportional)และส่วนอินทิกรัลของกิริยาการควบคุม

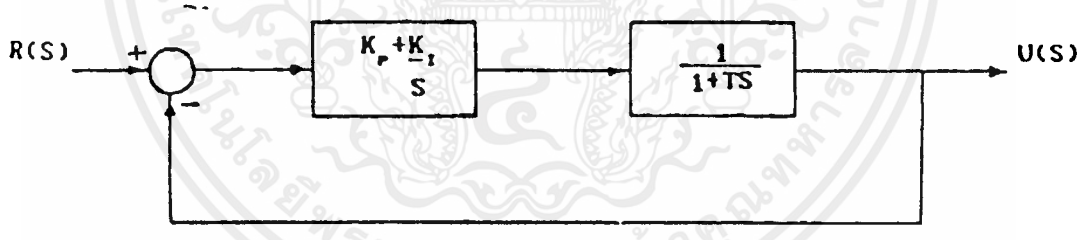


รูปที่ 6.8 บล็อกไดอะแกรมของตัวควบคุมชนิดพีไอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.9 การตอบสนองของตัวควบคุมชนิดพีไอต่อค่าความคลาดเคลื่อนแบบขั้น



รูปที่ 6.10 บล็อกไดอะแกรมของการแก้ค่าความคลาดเคลื่อนแบบพีไอ

$$C(s)/R(s) = \{(K_p+(K_1/S))*1/(1+TS)\}/\{1+(K_p+(K_1/S))*1/(1+TS)\}$$

$$= \{K_p+(K_1/S)\}/\{1+TS+K_p+(K_1/s)\}$$

$$= (K_pS+K_1)/(S+TS^2+K_pS+K_1)$$

$$R(s) = 1/s \text{ (Unit Step Function)}$$

$$C(s) = \{(K_pS+K_1)/(S+TS^2+K_pS+K_1)\} * 1/s$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

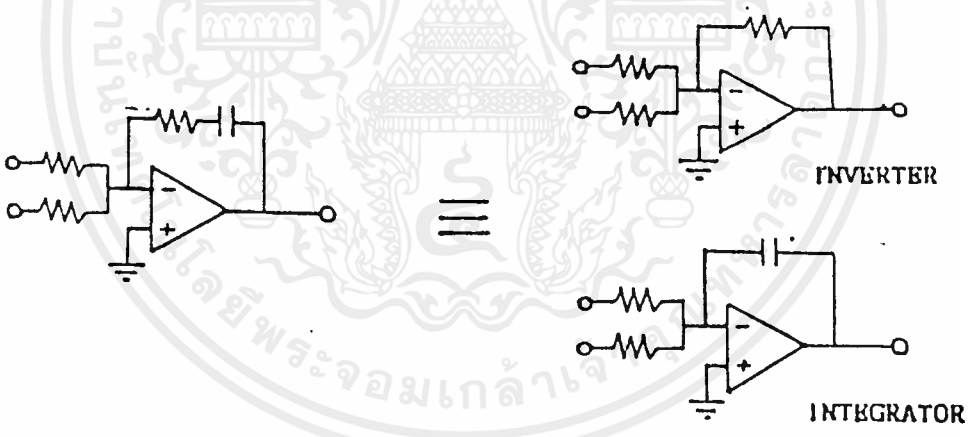
จากทฤษฎีค่าสุดท้าย

$$\lim_{t\to\infty} C(t) = \lim_{s\to 0} [SC(s)] = (K_p S + K_1)/(S + TS^2 + K_p S + K_1) = 1 \quad C(s) = \text{Final Value}$$

$$\lim_{t\to\infty} R(t) = \lim_{s\to 0} [SR(s)] = S * 1/S = 1 \quad R(s) = \text{Final Value}$$

ค่าความคลาดเคลื่อนออฟเซ็ท : $e_{ss} = 1 - 1 = 0$

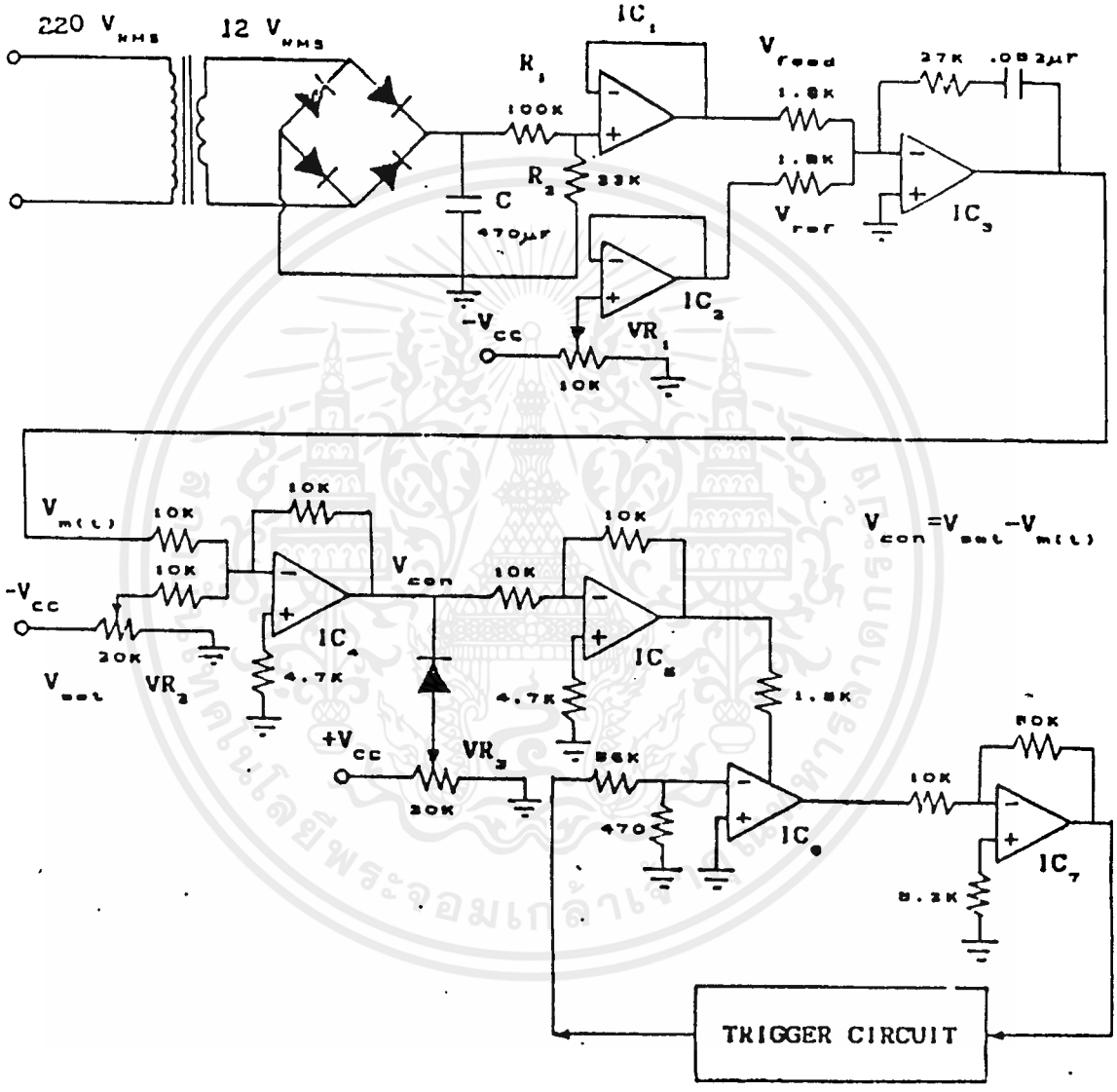
จากการวิเคราะห์ที่ผ่านมาเห็นได้ว่า การแก้ค่าความคลาดเคลื่อนโดยใช้กิริยาการควบคุมแบบพีไอ จะให้ผลดีกว่าการใช้กิริยาควบคุมแบบพี ตรงที่ทำให้ไม่มีค่าความคลาดเคลื่อนออฟเซ็ทเกิดขึ้น ดังนั้นในโครงงานนี้จะใช้กิริยาการควบคุมแบบพีไอเป็นหลัก



รูปที่ 6.11 แสดงการต่อวงจรบวกสัญญาณแบบกลับระดับแรงดันให้เป็นตัวควบคุมชนิดพีไอ

จากหลักการที่ได้กล่าวมาข้างต้นสามารถนำมาใช้ออกแบบวงจรควบคุมในลักษณะลูปปิดอย่างง่ายๆโดยใช้ตัวควบคุมชนิดพี (P Controller) หรือพีไอ(PI Controller)ได้ โดยขึ้นอยู่กับลักษณะการต่อวงจรบวกสัญญาณแบบกลับระดับแรงดัน ดังในรูป 6.12 ซึ่งในรูปเป็นการใช้ตัวควบคุมชนิดพีไอและสามารถอธิบายลักษณะการทำงานได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.12 วงจรควบคุมชนิดพีไอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มจากแรงดันไฟฟ้าขาออกของอินเวอร์เตอร์ถูกลดขนาดลงให้เหลือ $12V_{DC}$ แล้วเอาไปผ่านวงจรเรคติไฟเออร์และกรองให้เรียบด้วยตัวเก็บประจุ(C)จากนั้นจะถูกแบ่งระดับแรงดันไฟฟ้าด้วยความต้านทาน (R_1และR_2) แล้วนำไปผ่านวงจรตามแรงดัน(IC_1) ซึ่งทำหน้าที่เป็นบัฟเฟอร์(Buffer) ก็จะได้เป็นสัญญาณแรงดันป้อนกลับ(V_{feed}) สำหรับสัญญาณแรงดันอ้างอิง (V_{ref}) จะถูกกำหนดค่าโดยตัวความต้านทานปรับค่าได้(VR_1) แล้วนำไปผ่านวงจรตามแรงดัน (IC_2)เช่นเดียวกับสัญญาณแรงดันป้อนกลับจากนั้นจะนำสัญญาณแรงดันอ้างอิง ไปผ่านวงจรบวกสัญญาณแบบกลับระดับแรงดัน และสามารถปรับค่าอัตราการขยายสัญญาณได้ (IC3) ซึ่งวงจรนี้จะทำหน้าที่เป็นตัวควบคุมชนิดพี ทำให้ ได้สัญญาณแรงดันจากตัวควบคุม (V_{con})ออกมา โดยที่สัญญาณแรงดันจากตัวควบคุมนี้เกิดจากการนำสัญญาณแรงดันป้อนกลับมา เปรียบเทียบกับสัญญาณแรงดันอ้างอิง ทำให้ได้สัญญาณแรงดันคลาดเคลื่อน (V_{err}) ออกมาตามความสัมพันธ์ดังนี้ $V_{err} = V_{ref}-V_{feed}$ แล้วนำสัญญาณแรงดันคลาดเคลื่อนนี้ไปผ่านตัวควบคุมอีกที สัญญาณที่ได้ออกมาก็คือ สัญญาณแรงดันจากตัวควบคุม(V_{con})ดังกล่าวแล้ว นำสัญญาณแรงดันจากตัวควบคุมกับสัญญาณแรงดันปรับตั้ง(V_{set})ไปผ่านวงจรบวกสัญญาณแบบกลับระดับแรงดัน (IC4) ทำให้ได้สัญญาณแรงดันควบคุม (V_{con})ออกมาตามความสัมพันธ์ดังนี้$V_{con} = V_{set}-V_{con}$ โดยที่สัญญาณแรงดันปรับตั้งนี้จะถูกกำหนดค่าโดยตัวความต้านทานปรับค่าได้ (VR_2) และจะเป็นตัวกำหนดค่าระดับแรงดันของคลื่นไซน์ ซึ่งจะใช้ในวงจรเปรียบเทียบในขณะไร้ภาระ ซึ่งจะเอาไปใช้ควบคุมวงจรขยายสัญญาณโดยปรับระดับแรงดัน (IC6) ซึ่งวงจรนี้จะใช้ออปแอมป์ที่มีคุณลักษณะพิเศษโดยเฉพาะ คือเป็นโอเปอเรชั่นนอล ทรานสคอนดัคแตน แอมปลิฟลายเออร์ (Operational Transconductance Amplifier)ซึ่งจะทำหน้าที่เป็นวงจรขยายสัญญาณที่สามารถปรับค่าของอัตราการขยายสัญญาณได้ (Variable Gain Amplifier) โดยที่ค่าของอัตราการขยายสัญญาณจะเปลี่ยนแปลงตามค่าของกระแสที่ป้อนเข้าขาควบคุม (Amplifier Bias Current) หรือที่ขา 5 ของตัวออปแอมป์นั่นเอง ถ้ากระแสนี้มีค่าเพิ่มขึ้นก็จะทำให้ค่าของอัตราการขยายสัญญาณเพิ่มขึ้น และเนื่องจากสัญญาณที่ได้จาก IC6 ยังมีระดับต่ำอยู่จึงต้องนำไปผ่านวงจรขยายสัญญาณแบบกลับระดับแรงดัน(IC7) เพื่อขยายสัญญาณให้มีระดับสูงพอที่จะส่งกลับไปเพื่อใช้งานในส่วนของวงจรสร้างสัญญาณทริก (Trigger Circuit)ต่อไป ทั้งนี้ยังมีส่วนที่จะต้องทำหน้าที่เป็นตัวจำกัดกระแสที่จะป้อนเข้าขาควบคุมของ IC6 ไม่ให้มีค่ามากเกินไป เพราะจะทำให้มีค่าของอัตราการขยายสัญญาณสูงเกินทำให้เกิดกรณีโอเวอร์มอดูเลชั่น ซึ่งไม่เป็นผลดี เนื่องจากจะมีฮาร์โมนิกลำดับต่ำเกิดขึ้นในขณะที่ขนาดของแรงดันที่เป็นองค์ประกอบหลักเพิ่มขึ้นเพียงเล็กน้อย โดยที่ส่วนจำกัดกระแสนี้อย่างง่าย จะใช้เพียงตัวความต้านทานปรับค่า(VR3) กับไดโอดเท่านั้น

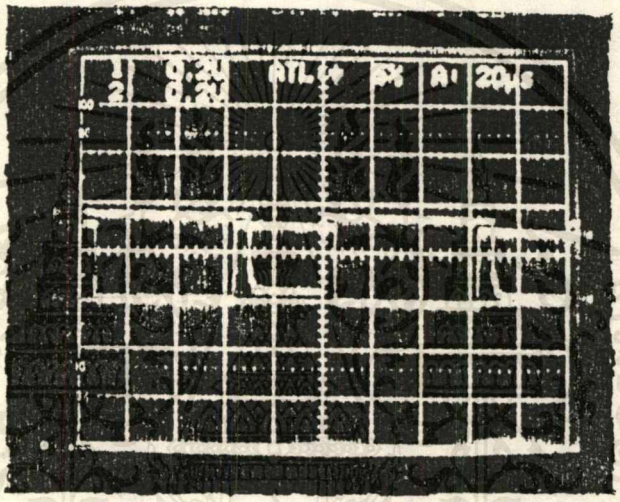
เอกสารนี้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

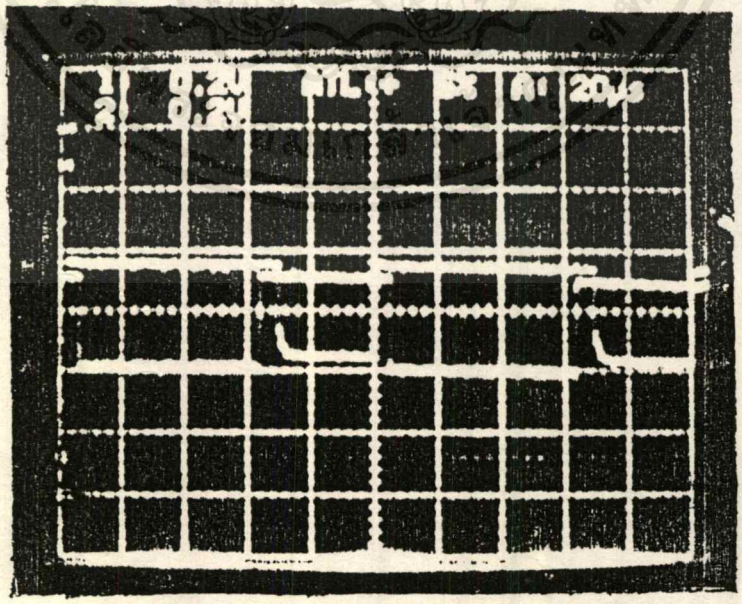
บทที่ 7

ผลการทดลอง

ผลการทดลองที่นำเสนอนี้ เป็นลักษณะของสัญญาณที่วัดได้จากวงจรส่วนต่างๆคือ จากวงจรสร้างสัญญาณทริก, วงจรขับเบส และสัญญาณจากวงจรกำลัง ได้ผลลัพธ์เป็นรูปคลื่นพัลบลิวเอ็ม

7.1 วงจรสร้างสัญญาณทริก

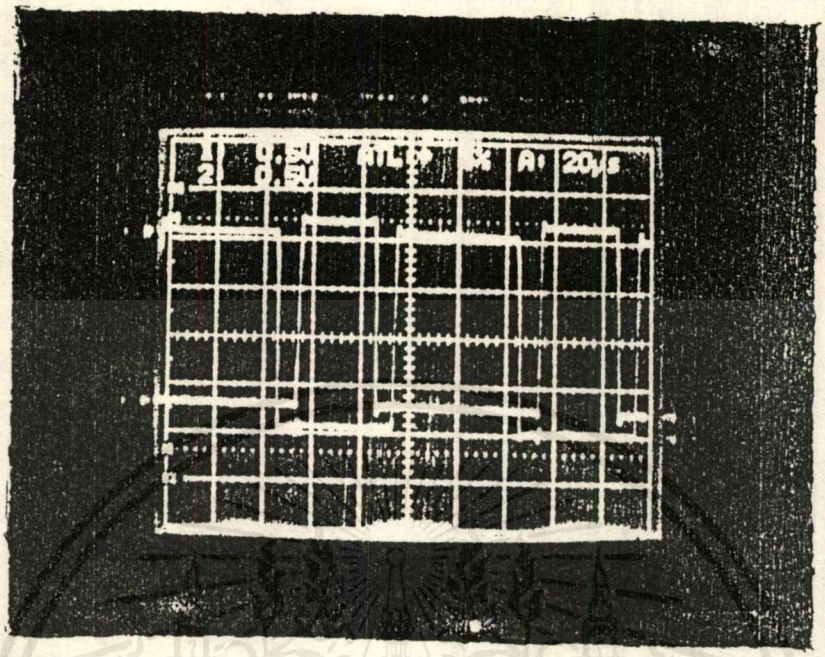


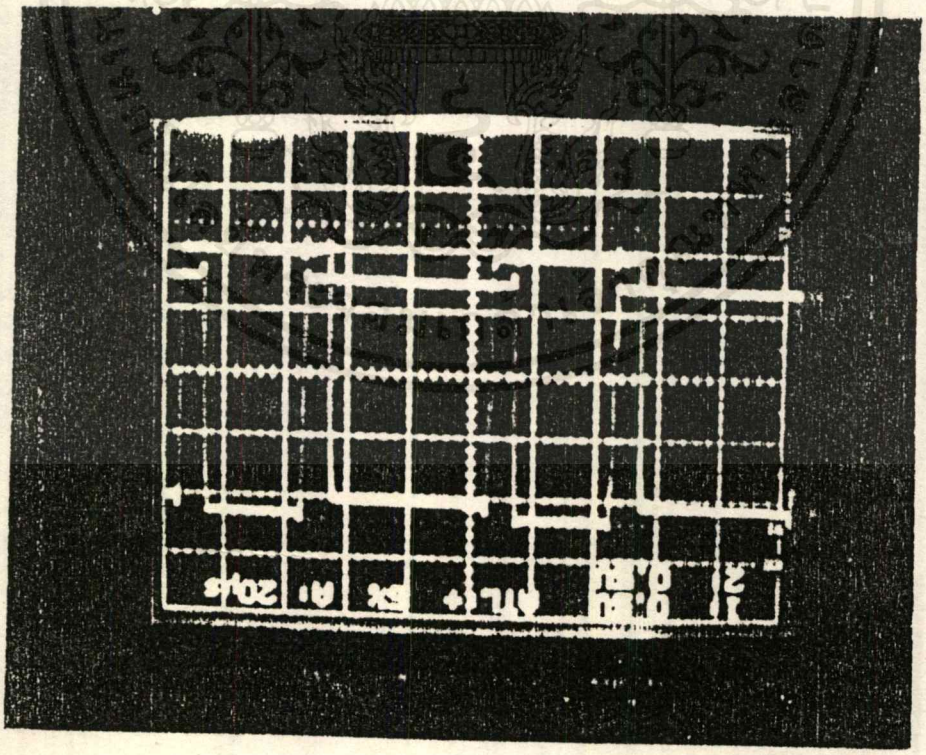


รูปแสดงสัญญาณทริกคู่ครงข้ามกัน ที่ออกจากวงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 วงจรขับเบส

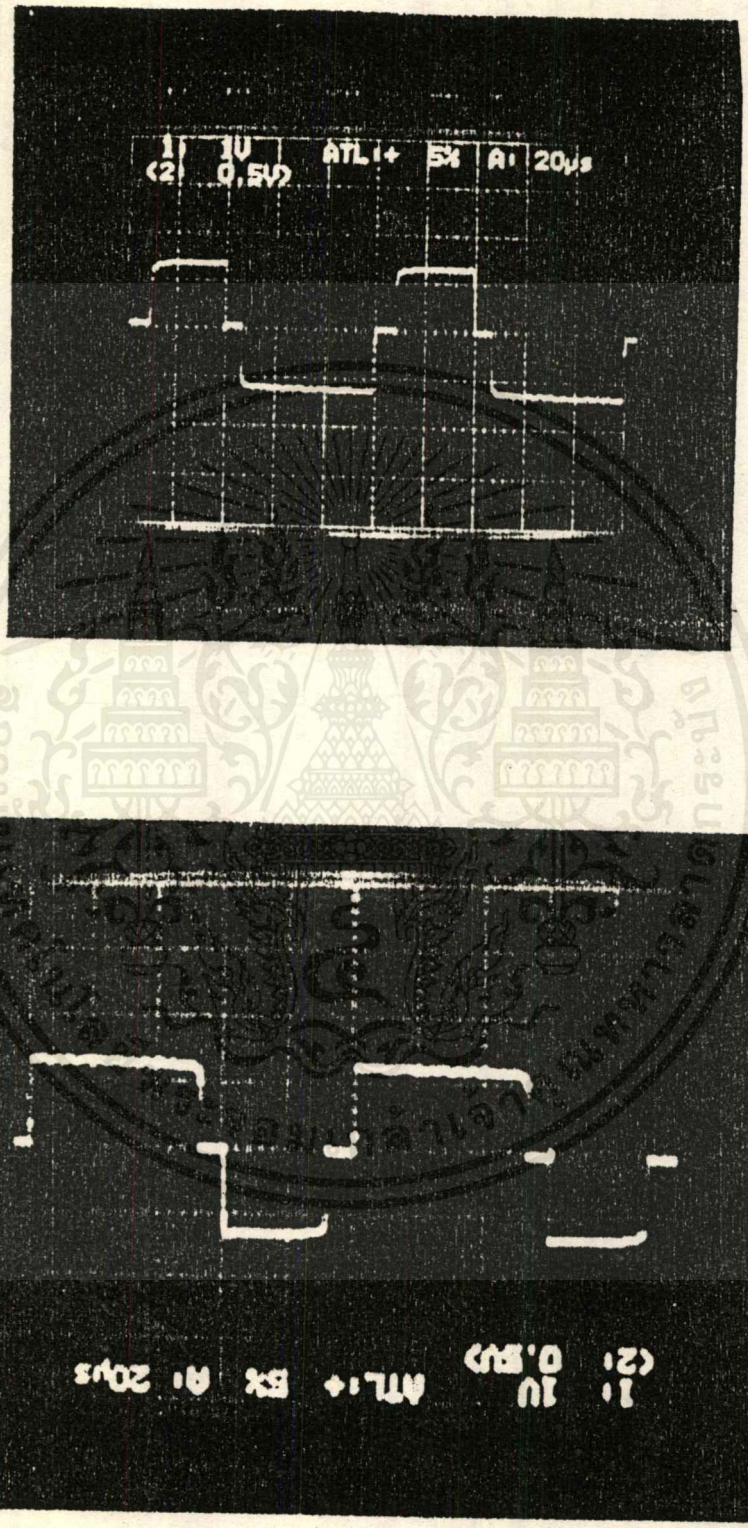




รูปแสดงสัญญาณทริกที่ผ่านออกจากวงจรขับเบสแล้ว

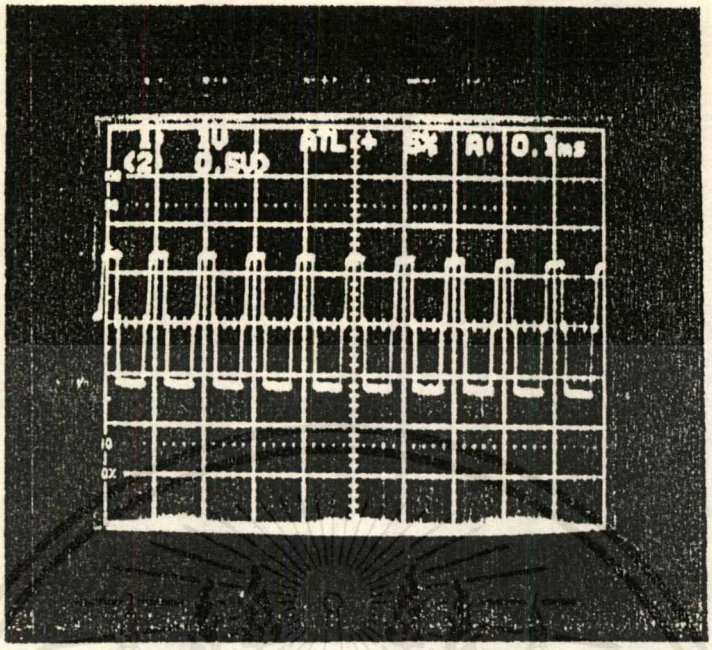
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

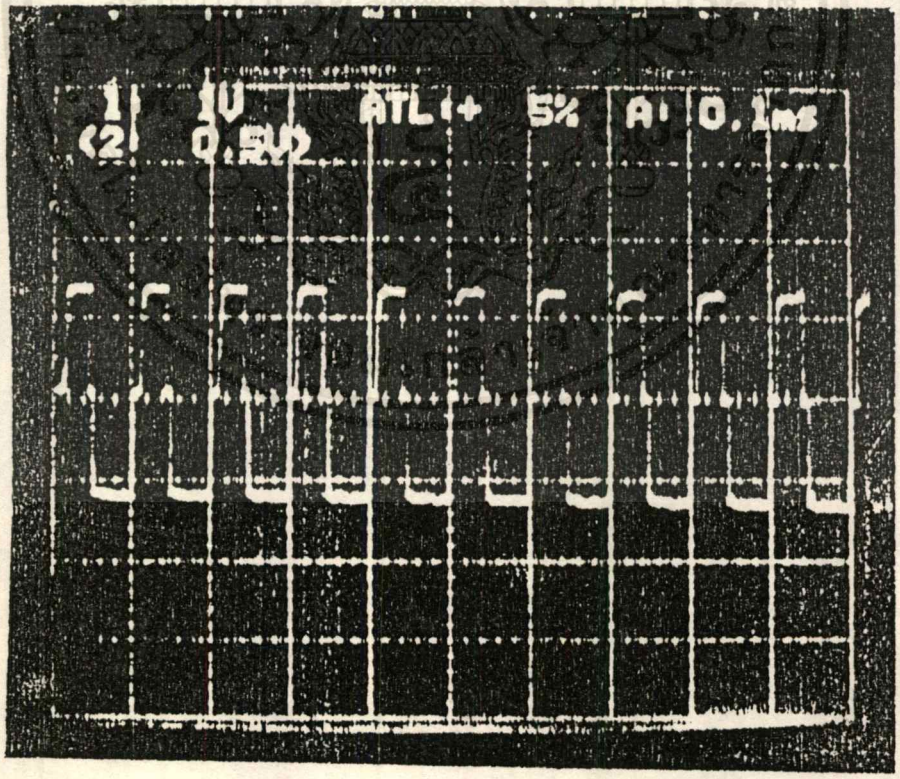
7.3 วงจรกำลัง



รูปแสดงสัญญาณรูปคลื่นพีดับบลิวเอ็มแบบเนเทอรอล 2 ระดับ

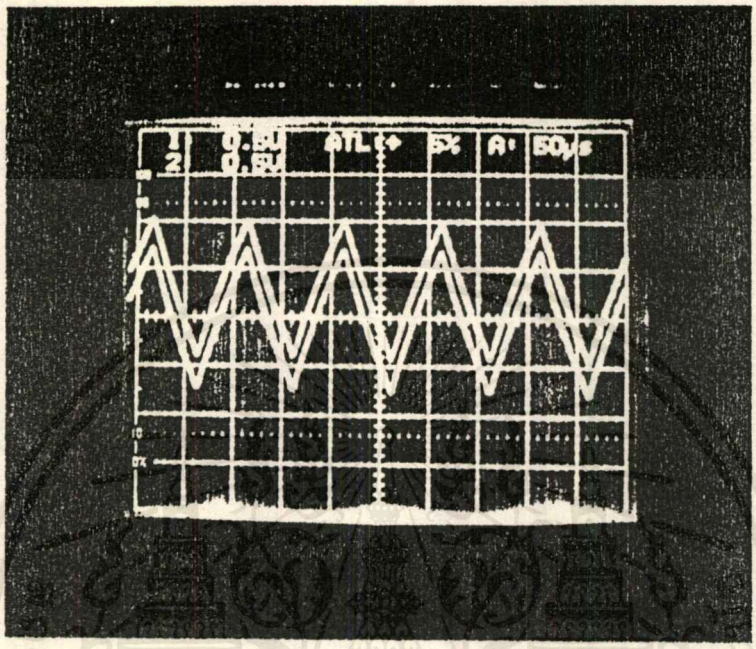
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

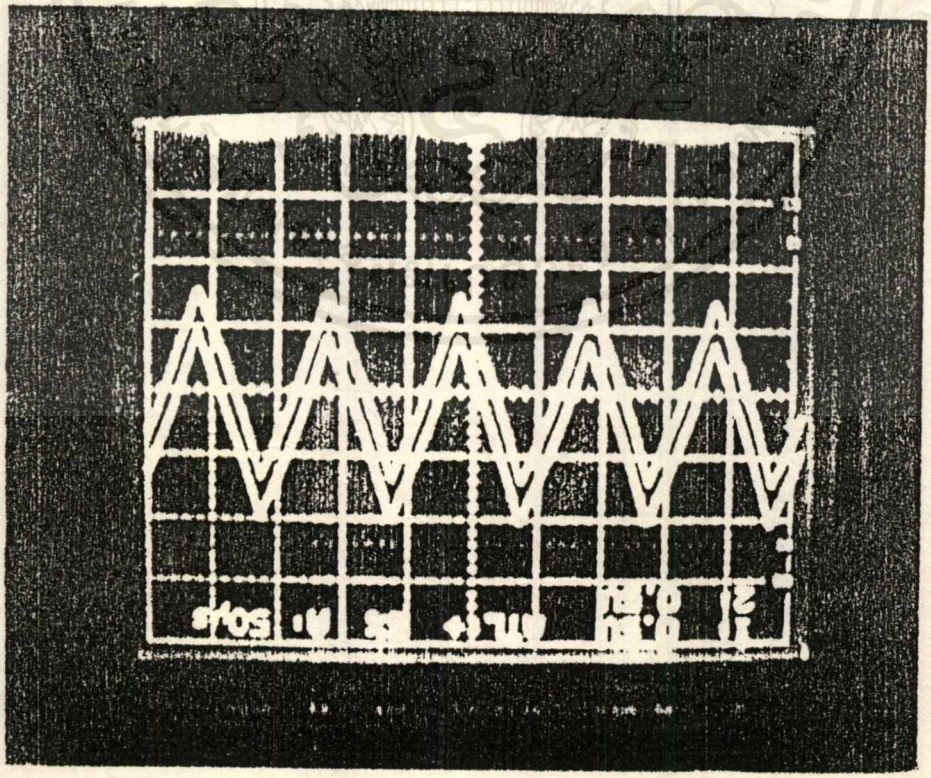




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.4 วงจรการปรับค่าเดดไทม์





รูปแสดงสัญญาณคลื่นสามเหลี่ยมความถี่ 10 kHz และลักษณะที่มีการปรับค่าเดดไทม์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง แสดงความสัมพันธ์ระหว่าง $V_{CE(on)}$ และ V_B ที่ความต่างศักย์และกระแสต่างๆ

I	V_d = 60 V		V_d = 80 V		V_d = 100 V	
	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$
5	2.8	0.56	2.8	0.56	2.8	0.56
6	3.1	0.52	3.1	0.52	3.1	0.52
7	3.4	0.485	3.4	0.485	3.4	0.485
8	3.7	0.46	3.7	0.46	3.7	0.46
9	4.0	0.44	4.0	0.44	4.0	0.44

$V_{CE(on)}$ ที่ V_B = 5 V

I	V_d = 60 V		V_d = 80 V		V_d = 100 V	
	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$
5	2.7	0.54	2.8	0.56	2.7	0.54
6	3.0	0.50	3.0	0.50	3.0	0.50
7	3.3	0.47	3.3	0.47	3.2	0.46
8	3.6	0.45	3.6	0.45	3.6	0.45
9	3.9	0.43	3.9	0.43	3.9	0.43

$V_{CE(on)}$ ที่ V_B = 7.5 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

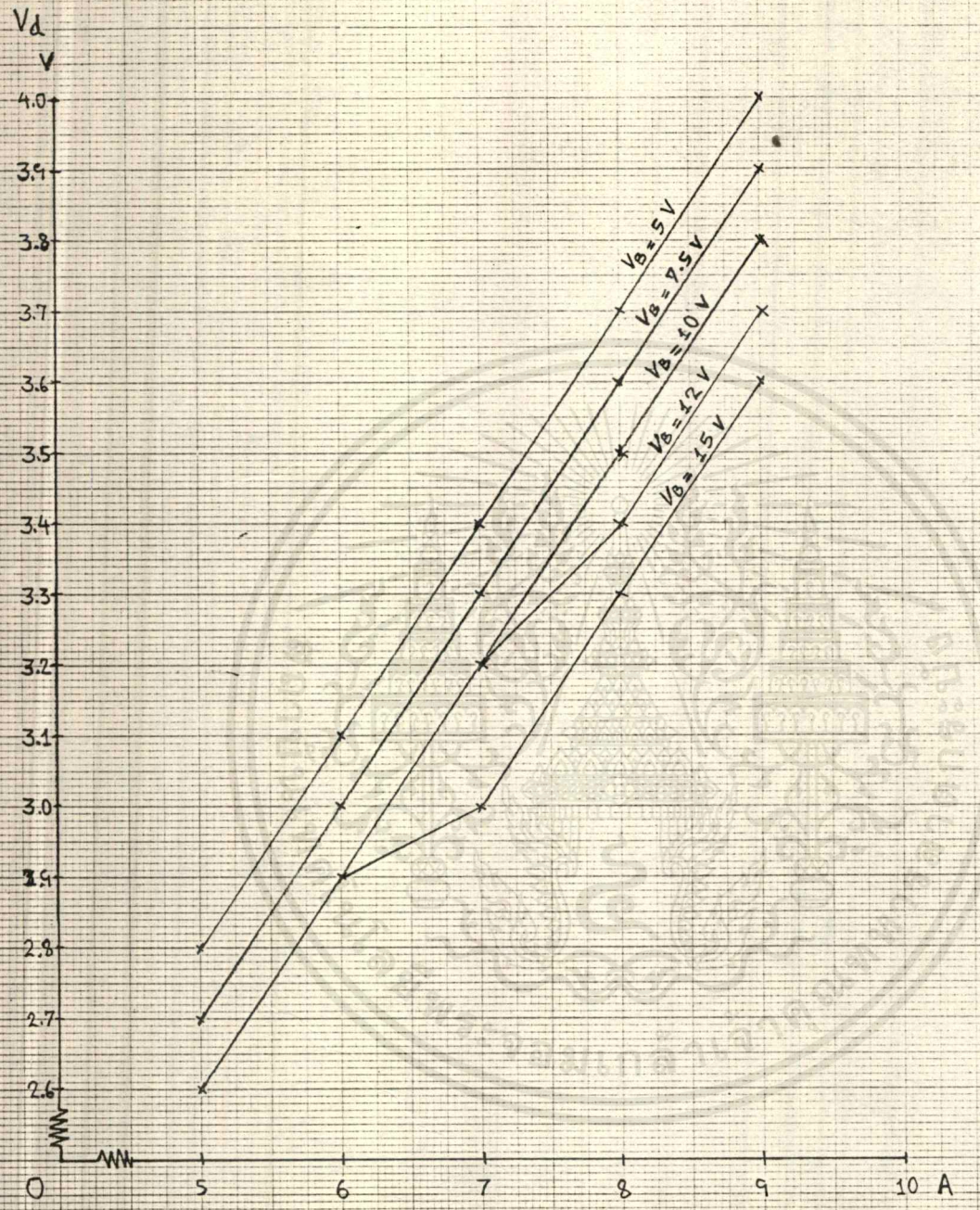
I	V_d = 60 V		V_d = 80 V		V_d = 100 V	
	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$
5	2.6	0.52	2.7	0.54	2.7	0.54
6	2.9	0.48	2.9	0.48	2.9	0.48
7	3.2	0.46	3.2	0.46	3.2	0.46
8	3.5	0.44	3.5	0.44	3.5	0.44
9	3.8	0.42	3.8	0.42	3.8	0.42

$V_{CE(on)}$ ที่ V_B = 10 V

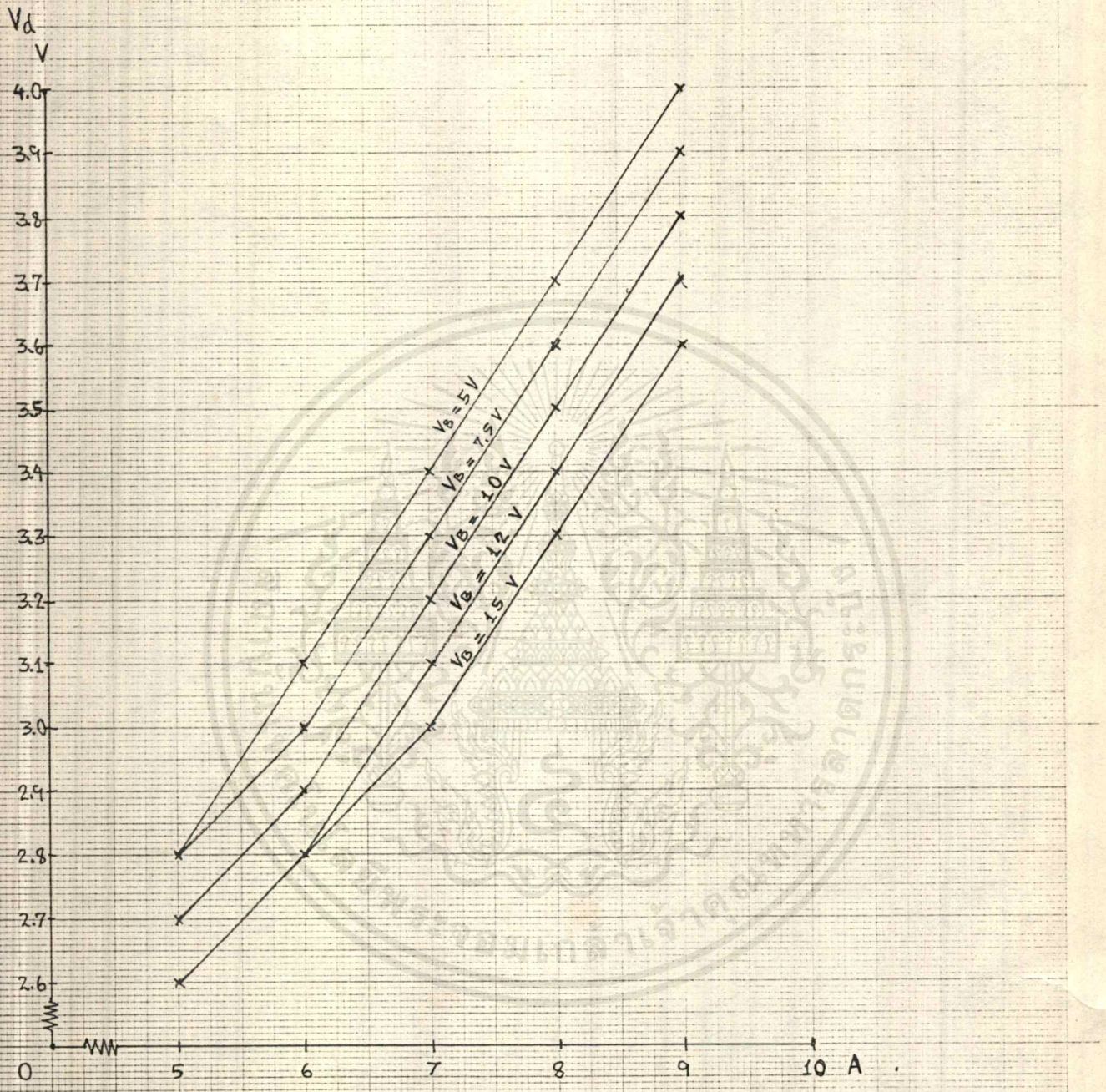
I	V_d = 60 V		V_d = 80 V		V_d = 100 V	
	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$
5	2.6		2.6		2.6	
6	2.9		2.8		2.8	
7	3.2		3.1		3.1	
8	3.4		3.4		3.4	
9	3.7		3.7		3.7	

$V_{CE(on)}$ ที่ V_B = 12 V

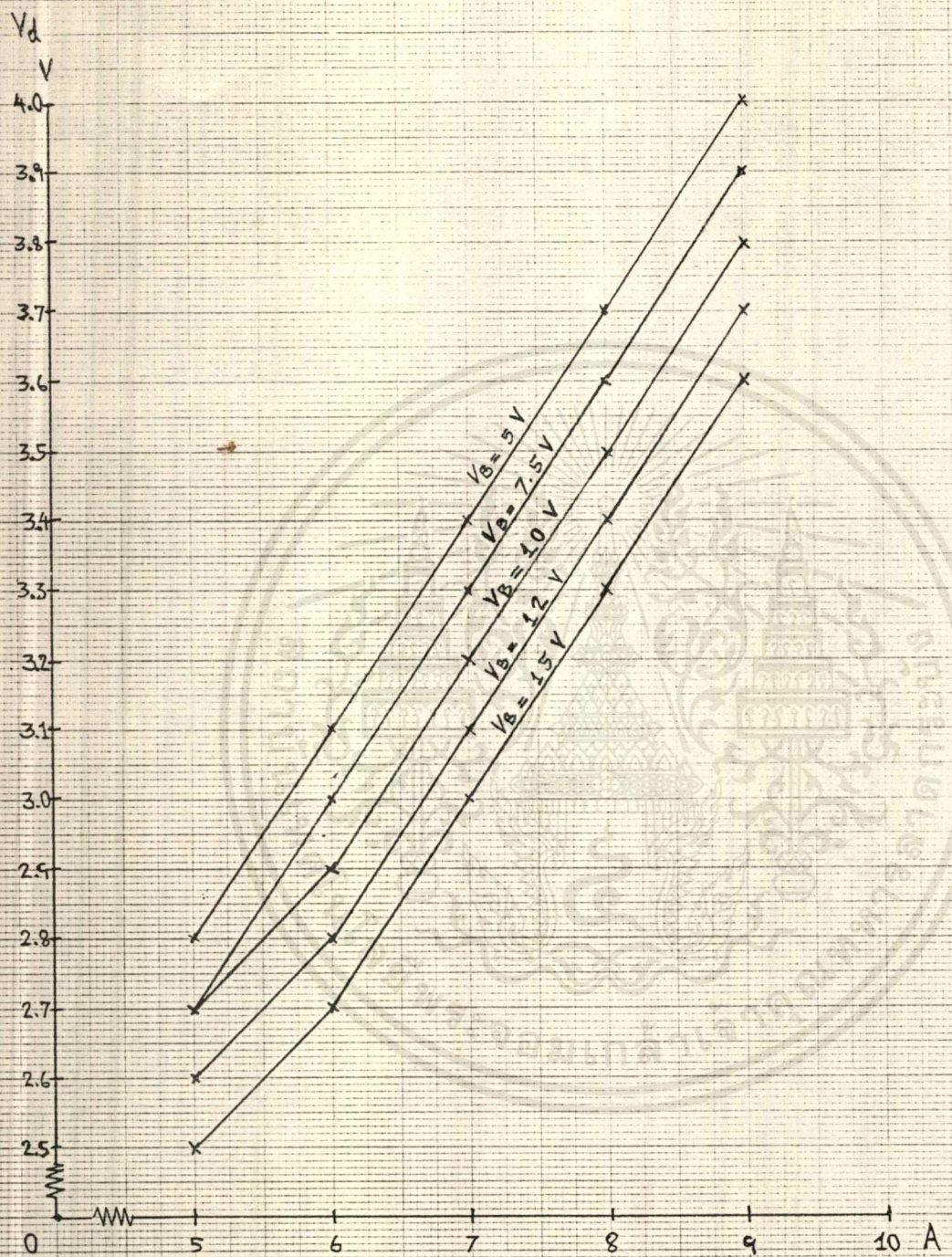
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


V_d
V
4.0
3.9
3.8
3.7
3.6
3.5
3.4
3.3
3.2
3.1
3.0
2.9
2.8
2.7
2.6
V_B = 5 V
V_B = 7.5 V
V_B = 10 V
V_B = 12 V
V_B = 15 V
0
5
6
7
8
9
10 A

$V_D = 60$ V


V_d
V
4.0
3.9
3.8
3.7
3.6
3.5
3.4
3.3
3.2
3.1
3.0
2.9
2.8
2.7
2.6
$V_B = 5$ V
$V_B = 7.5$ V
$V_B = 10$ V
$V_B = 12$ V
$V_B = 15$ V
0
5
6
7
8
9
10 A

รูปที่ $V_D = 80$ V

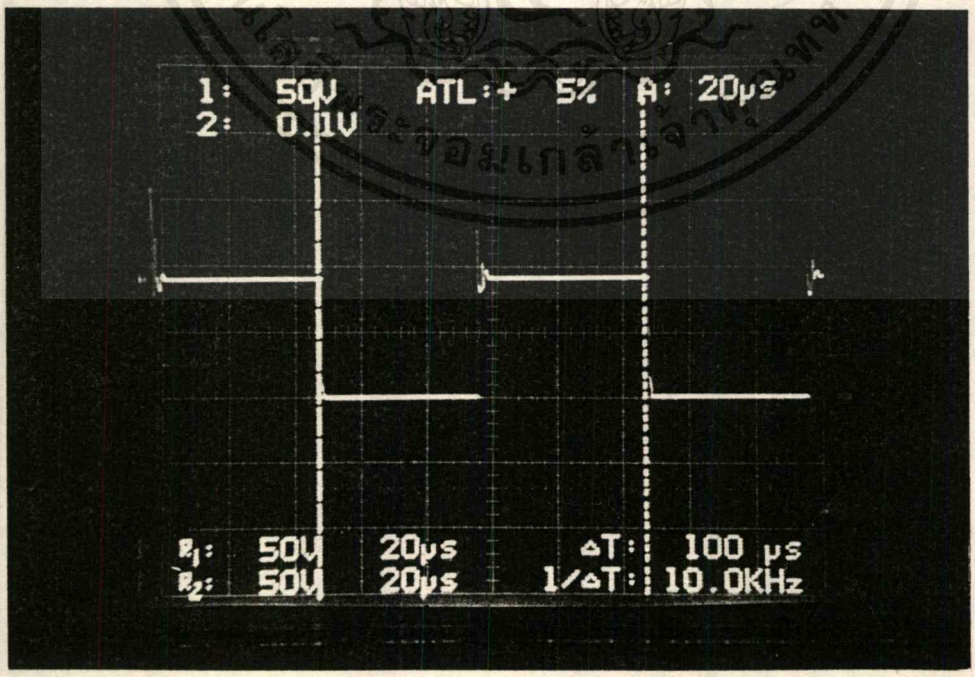

V_d
V
4.0
3.9
3.8
3.7
3.6
3.5
3.4
3.3
3.2
3.1
3.0
2.9
2.8
2.7
2.6
2.5
V_B = 5 V
V_B = 7.5 V
V_B = 10 V
V_B = 12 V
V_B = 15 V
0
5
6
7
8
9
10 A

ที่ V_D = 100 V

I	V_d = 60 V		V_d = 80 V		V_d = 100 V	
	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$	$V_{CE(on)}$	$R_{CE(on)}$
5	2.6		2.6		2.5	
6	2.9		2.8		2.7	
7	3.0		3.0		3.0	
8	3.3		3.3		3.3	
9	3.7		3.6		3.6	

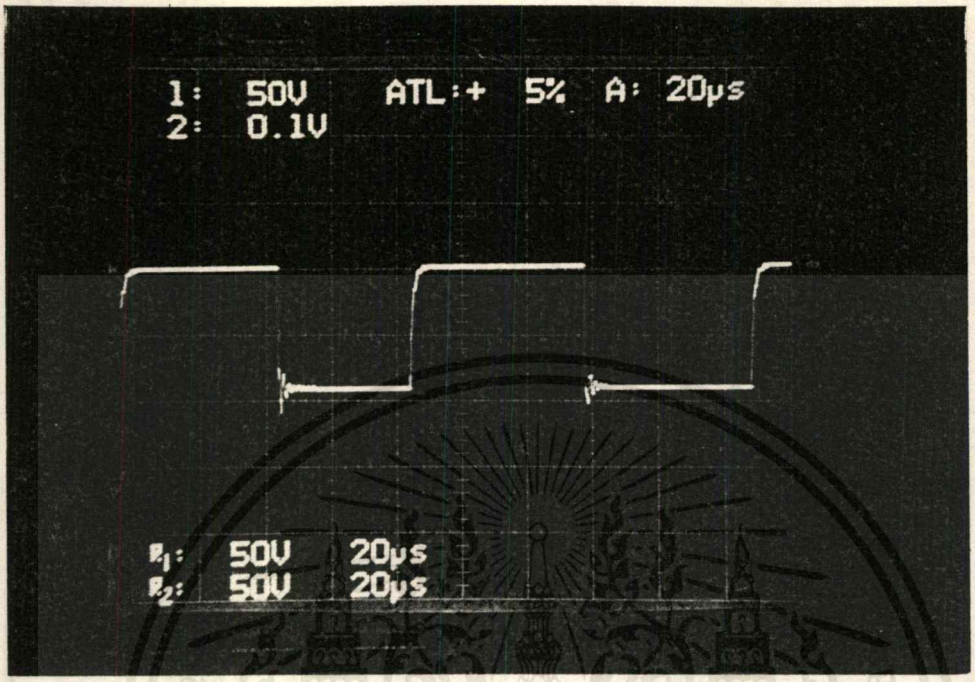
$V_{CE(on)}$ ที่ V_B = 15 V

การทดลองชับ ไอจีบีที ที่ความถี่ 10 และ 20 kH_z ที่กระแส 5 แอมป์

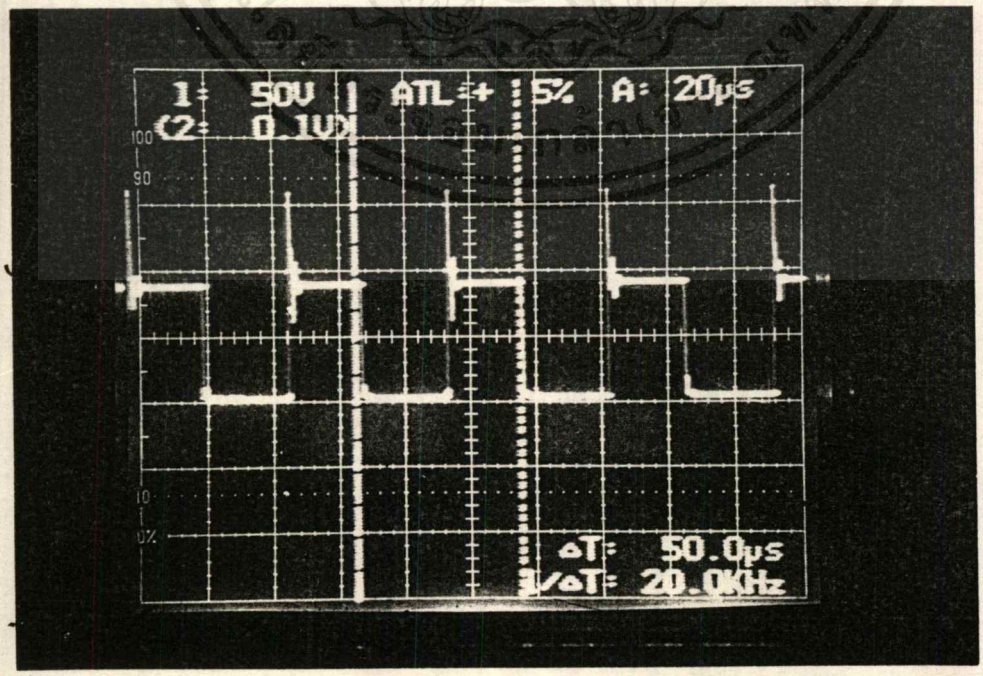


V_{CE} ที่ความถี่ 10 kH_z กระแส 5 แอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

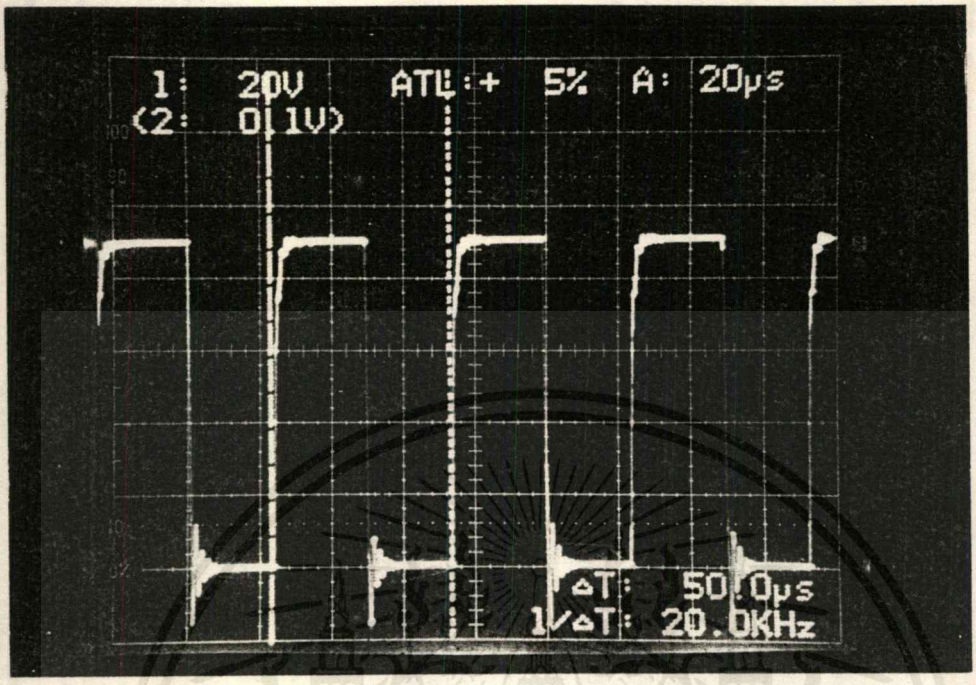


V ครอม Load ที่ความถี่ 10 kH_z ที่กระแส 5 แอมป์



V_{CE} ที่ความถี่ 20 kH_z ที่กระแส 5 แอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

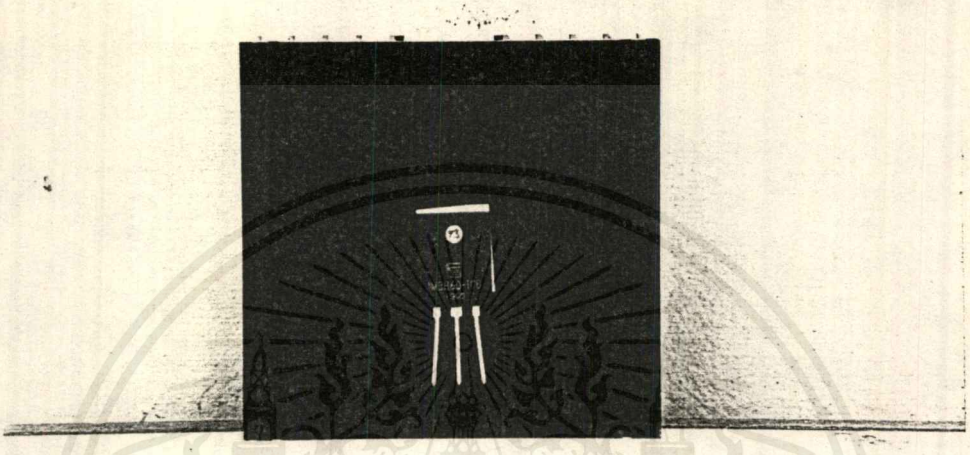


V คร่อม Load ที่ความถี่ 20 kH_z ที่กระแส 5 แอมป์

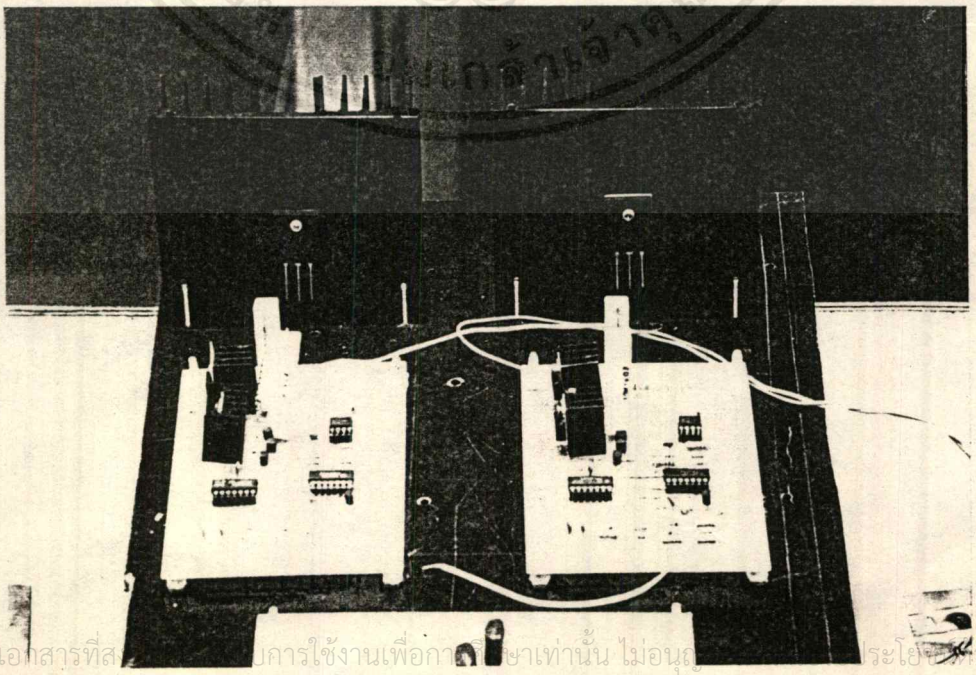
จากภาพความถี่คร่อมตัวไอจีบีที จะเห็นว่า ที่ความถี่ 20 kH_z จะมี ความต่างศักย์สไปค์ (spike Voltage) สูงกว่า ที่ความถี่ 10 kH_z และ ความถี่ 10 kH_z ที่กระแส 5แอมป์ ตัวไอจีบีที จะมีเสียงคราง ดัง และตัวไอจีบีที จะร้อน แต่ที่ความถี่ 20 kH_z จะไม่มีเสียงคราง และ ตัวไอจีบีที จะไม่ร้อน ซึ่ง มีผลตรงกับ ภาพย่านการทำงานที่ปลอดภัย ในบทที่ 2 ที่ว่า ที่ความถี่ในการสวิทชิ่งที่สูงขึ้น ตัวไอจีบีที จะสามารถนำกระแสได้มากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงภาพของชิ้นงาน

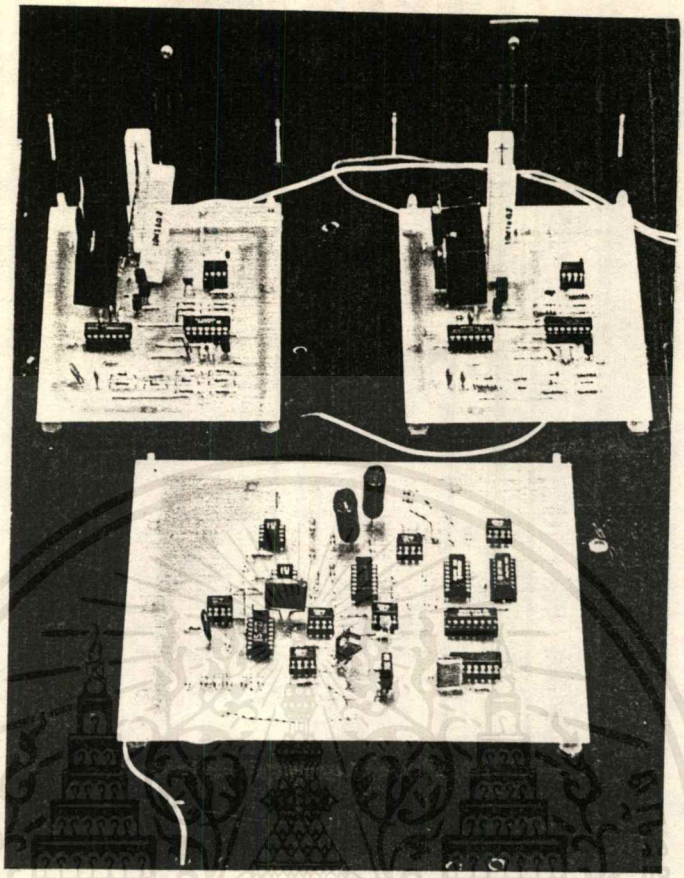


ตัวไอจีบีที

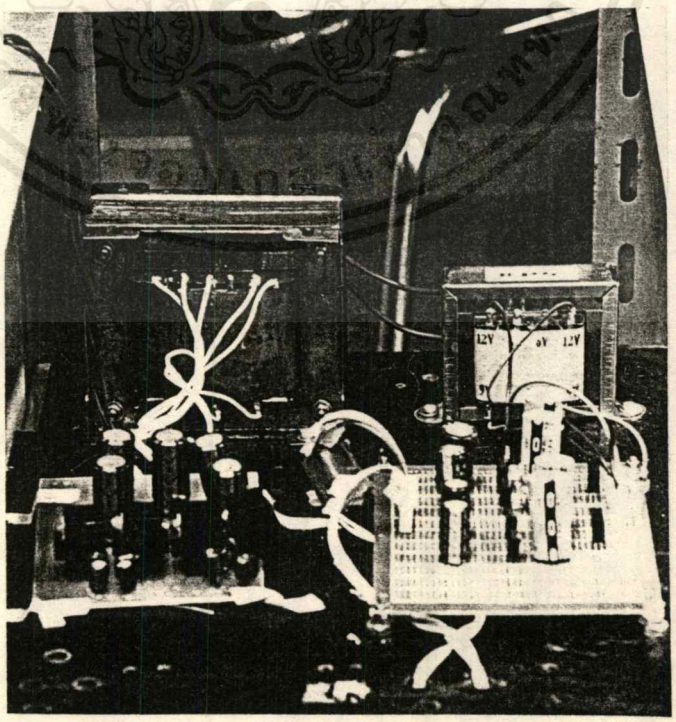


วงจรขับเบส ของ ไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

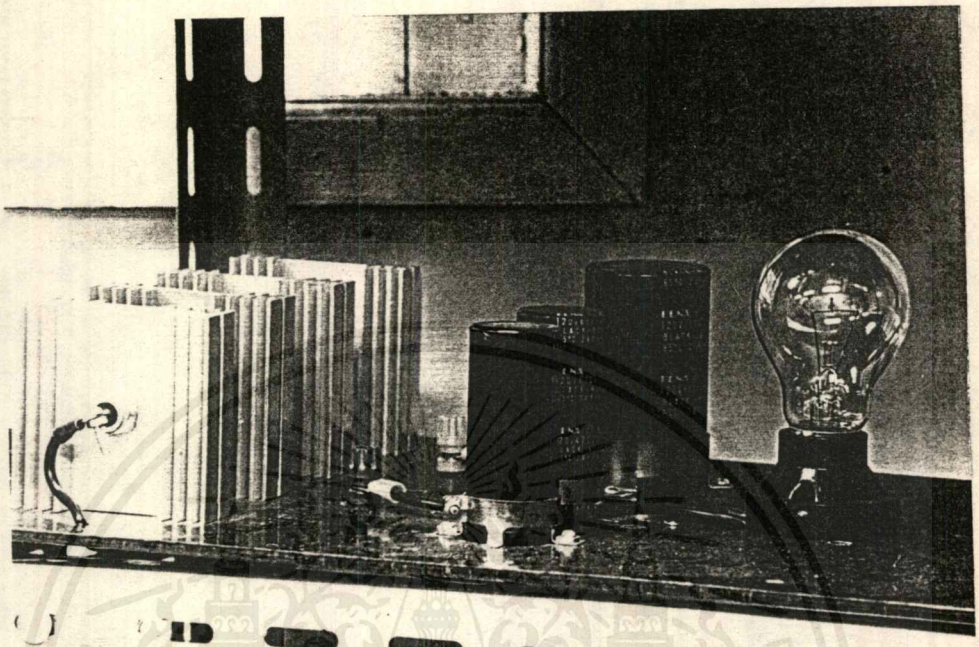


วงจร พีดับบลิวเอ็ม และวงจรขับเบส



วงจร เรกูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรบริดจ์เรคติฟาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

1) วงจรในส่วนต่างๆสามารถสร้างสัญญาณออกมาได้ตามต้องการ โดยสัญญาณสุดท้ายจะได้เป็นรูปคลื่นพีดับบลิวเอ็ม

2) สัญญาณรูปคลื่นพีดับบลิวเอ็มที่ได้รับเป็นสัญญาณแบบ 2 ระดับ เนื่องจากในการทดลองที่ได้ผลจริง ใช้การสวิทชิ่งของไอจีบีที 2ชุด โดยการใช้หม้อแปลงแบบแทปร่วม(center tap) เป็นอุปกรณ์จ่ายไฟ

3) จากรูปสัญญาณที่ปรากฏในส่วนของการปรับค่าเดดไทม์ พบว่าในทางปฏิบัติการปรับค่าเดดไทม์ คือการยกระดับสัญญาณคลื่นสามเหลี่ยมขึ้นจากเดิม แต่การปรับระดับจะมีการปรับค่าได้ในระดับที่เหมาะสมค่าหนึ่งเท่านั้น เพราะจะทำให้รูปคลื่นที่ต้องการผิดเพี้ยนได้

4) จากค่าความต่างศักย์ตกคร่อม ไอจีบีทีที่กระแสต่างๆ จะเห็นได้ว่า ค่าความต่างศักย์คร่อมไอจีบีที ที่ V_B เดียวกันจะมีค่าเท่ากันที่กระแสคอลเลคเตอร์ที่เท่ากัน และค่าความต่างศักย์คร่อมไอจีบีทีที่กระแสเดียวกัน จะมีค่าลดลงเมื่อ V_B มีค่าเพิ่มขึ้น จะเห็นว่า ค่าความต้านทานคร่อมตัวไอจีบีทีที่กระแสเบสเดียวกัน จะมีค่าลดลงที่ค่ากระแสสูงขึ้น ซึ่ง ความจริงค่าความต้านทานที่ลดลง เนื่องมาจากผล ของ อุณหภูมิคร่อมรอยต่อ ของตัวไอจีบีที ที่สูงขึ้น ซึ่งเป็นคุณสมบัติข้อหนึ่งของ ไอจีบีที ที่ว่า ค่าความต้านทานจะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น ในการเลือกใช้ ควรจะป้อน V_B ให้แก่ไอจีบีที ด้วยค่า V_B สูงสุดที่ไอจีบีทีสามารถรับได้โดยไม่ เบรคดาวน์เสียก่อน ซึ่งโดยทั่วไปก็คือ ค่าV_B ที่ = 15 V

5) จากรูปการชัย ไอจีบีทีที่ความถี่ 20 $kH_{\overline{z}}$ ได้ ซึ่งในการทำงานจริงสามารถใช้งานได้ที่ความถี่สูงกว่านี้ แต่สิ่งที่ต้องพึงระวังก็คือ ความถี่ในการสวิทชิ่งที่เพิ่มขึ้น จะทำให้เกิดโวลเตจสไปค์ ที่เพิ่มขึ้น จะมีความต่างศักย์ที่สูงมากจนอาจเกินค่าพิกัดที่ ไอจีบีทีจะทนได้ และควรระวัง เรื่องเกี่ยวกับการแลทอัพด้วย ควรเลือกใช้ให้อยู่ในย่านการทำงานที่ปลอดภัย(safe operating area)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทสรุป

ปริญญานิพนธ์ฉบับนี้ได้กล่าวถึง ทฤษฎีและการสร้างวงจรอินเวอร์เตอร์ที่เรียกว่า วงจรพีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์ ในส่วนที่พัฒนาจากวงจรอินเวอร์เตอร์อื่นๆ คือ การใช้อุปกรณ์สวิทชิ่งที่เรียกได้ว่ามีประสิทธิภาพในการทำงานสูงคือ ไอจีบีที เป็นอุปกรณ์ที่มีความเร็วในการสวิทชิ่งสูง ทำให้มีค่ากำลังสูญเสียน้อย ในเนื้อหาของปริญญานิพนธ์ได้บรรยายถึงรายละเอียดของ ไอจีบีที ไว้มากพอสมควร พอเป็นแนวทางชี้ให้เห็นว่า หากมีการพัฒนาวงจรอินเวอร์เตอร์ โดยใช้ ไอจีบีทีเป็นอุปกรณ์สวิทชิ่งในส่วนวงจรกำลัง จะทำให้วงจรอินเวอร์เตอร์มีประสิทธิภาพสูงขึ้น จากภาคผนวกที่ จะเห็นว่า ยิ่งค่าอัตราส่วนมอดูเลชั่นมีค่าสูงมากเพียงใด ค่าการสูญเสียเนื่องมาจากผลของ ฮาร์โมนิคอันดับต่ำๆ ก็จะยิ่งลดลง และจากการที่มี วงจรขับไม่ยุ่งยากซับซ้อน ทำให้ประสิทธิภาพของวงจรขับสูง และมีวงจรขับที่เล็กกระทัดรัด จนมีแนวโน้มว่าในอนาคต จะมีการรวม เอาตัวไอจีบีที และวงจรขับรวมเข้าไว้ด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



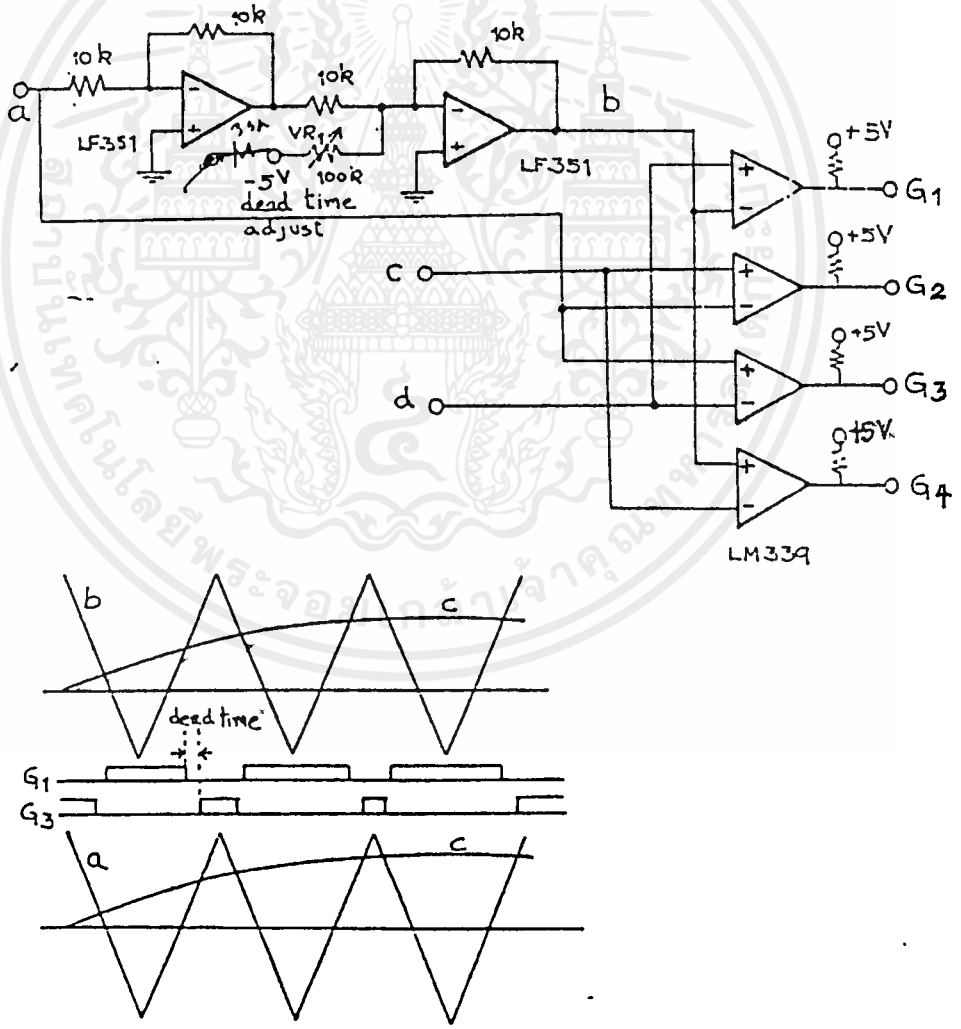
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างเดดไทม์

ในลักษณะการทำงานของวงจรกำลัง ไอจีบีที ที่อยู่กิ่งเดียวกันของวงจรจะได้รับสัญญาณที่ขาเบส ตรงข้ามกันตลอดเวลา ดังนั้นตรงจุดที่มีการสวิทช์ ไอจีบีทีตัวหนึ่งจะเริ่มเข้าสู่สภาวะนำกระแสในขณะที่ไอจีบีทีอีกตัวหนึ่งยังปิดกระแสไม่สมบูรณ์ จึงเปรียบเสมือนเกิดการลัดวงจรแหล่งจ่ายไฟตรงชั่วขณะ

การสร้างเดดไทม์เป็นการหน่วงเวลามุมสวิทช์ ให้ไอจีบีทีตัวหนึ่งหยุดนำกระแสก่อน แล้วจึงป้อนกระแสเบสให้ไอจีบีทีอีกตัวหนึ่งนำกระแส ในทางปฏิบัติทำได้โดยการยกคลื่นสามเหลี่ยมให้มีระดับสูงขึ้นเล็กน้อย มุมสวิทช์จะเหลื่อมกันดังแสดงในรูป การปรับช่วงเวลาเดดไทม์ทำได้โดยการปรับ VR_1 แต่ต้องระวังไม่ให้เดดไทม์มีค่ามากเกินไป เพราะจะทำให้รูปคลื่นเพี้ยนได้



รูปแสดง วงจรและรูปคลื่นของการสร้างเดดไทม์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติที่เป็นที่ต้องการของอุปกรณ์สวิชชิ่งประเภทควบคุมได้

1) มีกระแสรั่วเล็กน้อยในสภาวะออฟ

2) มีความต่างศักย์ตกคร่อมในสภาวะออน น้อยมาก เพื่อให้ค่ากำลังสูญเสียในสภาวะ ออนมีค่าน้อยที่สุด

3) มีเวลาในการเทิร์นออน (turn on) และเทิร์นออฟ(turn off) ต่ำเพื่อจะได้ สามารถใช้ได้กับความถี่สูง ๆ

4) สามารถทนค่าความต่างศักย์ฟอร์วาร์ด และ รีเวิร์สได้สูง ทำให้ลดความจำเป็นที่จะต้องนำอุปกรณ์มาต่ออนุกรมซึ่งยากต่อการควบคุมและป้องกัน และถ้านำมาต่ออนุกรมก็จะทำให้ความต่างศักย์ตกคร่อมขณะออน มีค่ามาก ทำให้มีกำลังงานสูญเสีย

5) มีพิกัดกระแสสูง ทำให้ไม่ต้องนำมาต่ออนุกรมกัน ซึ่งหลีกเลี่ยงปัญหาของการเฉลี่ยกระแส

6) มีความต้านทานขณะออน (on) เป็นแบบสัมประสิทธิ์ของอุณหภูมิแบบบวก (positive temperature coefficient) ถ้านำอุปกรณ์มาต่อแบบขนานจะได้เฉลี่ยกระแสไหลได้เท่ากัน

7) ส่วนควบคุมต้องการกำลังต่ำ ทำให้การออกแบบส่วนควบคุมทำได้ง่าย

8) สามารถทนความต่างศักย์พิกัด และกระแสพิกัดได้ในเวลาเดียวกันขณะสวิชชิ่งซึ่งจะช่วยลดความจำเป็นที่จะต้องมีวงจรป้องกันต่อคร่อมตัวอุปกรณ์

9) มีพิกัด dv/dt และ di/dt ที่สูง ทำให้ไม่จำเป็นต้องมีอุปกรณ์ภายนอกมาช่วยลด dv/dt และ di/dt เพื่อไม่เป็นอันตรายต่ออุปกรณ์

จากคุณสมบัติที่กล่าวมาข้างต้น จึงได้มีความพยายามที่จะผลิตอุปกรณ์ให้มีคุณสมบัติครอบคลุมคุณสมบัติข้างต้นให้มากที่สุด

จากรูป a) พื้นที่ส่วนแรงเงาเป็นกำลังสูญเสีย ในขณะออนและออฟของตัวอุปกรณ์ ซึ่งสามารถแสดงค่ากำลังสูญเสียได้ ดังสมการต่อไปนี้

ขณะกำลังออน $W_{c(on)} = 0.5\ V_d I_o t_{c(on)}$

ขณะกำลังออฟ $W_{c(off)} = 0.5\ V_d I_o t_{c(off)}$

ขณะที่ออน $W_{on} = V_{on} I_o t_{on}$

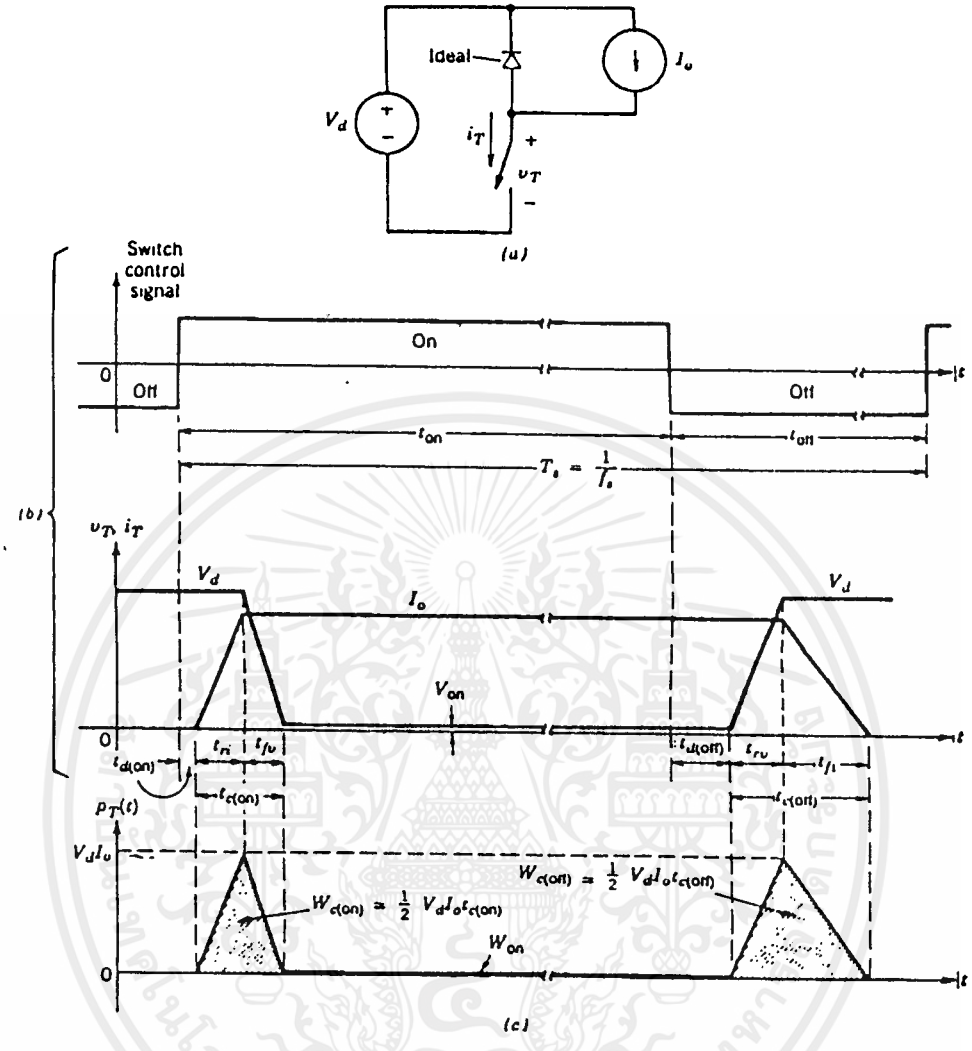
โดยที่ $t_{c(on)}$: เวลาที่ใช้ในการออน

$t_{c(off)}$: เวลาที่ใช้ในการออฟ

t_{on} : ระยะเวลาที่อุปกรณ์นำกระแส

V_{on} : ความต่างศักย์คร่อมขณะออน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จะเห็นว่ายิ่ง $t_{c(on)}$ มีค่ามากเท่าใด พลังงานสูญเสียยิ่งมากขึ้นเท่านั้น และถ้า V_{on} มีค่าสูง ก็จะทำให้พลังงานสูญเสียมีค่าสูงเช่นกัน

จากสมการที่ว่า $P = fW$

ถ้าเลือกอุปกรณ์ที่มีค่าพลังงานสูญเสียมาก จะไม่สามารถนำไปใช้ที่ความถี่สูงๆได้ เพราะยิ่งความถี่เพิ่มขึ้นกำลังสูญเสียก็จะเพิ่มมากขึ้นทำให้ ประสิทธิภาพของวงจรต่ำลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบค่าความเหนี่ยวนำ

ในการออกแบบค่าความเหนี่ยวนำในวงจรกรองความถี่ จะต้องคำนึงถึงค่าความเข้มสนามแม่เหล็ก (B) ทั้งด้านไฟกระแสสลับ(AC) และกระแสตรง(DC)

AC flux : $V = 4.44\, fNBA$ .....(1)

DC flux : $NI = \frac{B \cdot 2g}{\mu_o}$ .....(2)

$L = \frac{N^2 \mu_o A}{2g}$ .....(3)

จากสมการที่ 2 เราจะทราบจำนวนรอบที่ใช้พัน(N) ทำให้ทราบพื้นที่หน้าตัด(A) ของแกนเหล็กที่จะใช้ จากนั้นนำค่า N และ A มาแทนค่าในสมการ (3) เพื่อทราบว่าได้ค่าความเหนี่ยวนำตามต้องการหรือไม่ แล้วทำการปรับ N และ gap จนได้ ค่าความเหนี่ยนำตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTM8P08
MTM8P10
MTP8P08
MTP8P10

Designer's Data Sheet

Power Field Effect Transistor

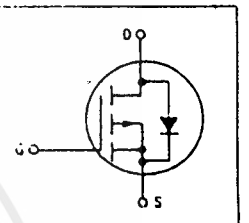
P-Channel Enhancement-Mode Silicon Gate TMOS

TMOS

TMOS POWER FETs
8 AMPERES
$r_{DS(on)}$ = 0.4 OHM
80 and 100 VOLTS

These TMOS Power FETs are designed for medium voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS}, $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads



MAXIMUM RATINGS

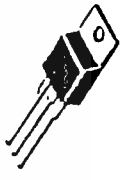
Rating	Symbol	MTM or MTP		Unit
		8P08	8P10	
Drain-Source Voltage	V_{DSS}	80	100	Vdc
Drain-Gate Voltage (R_{GS} = 1 MΩ)	V_{DGR}	80	100	Vdc
Gate-Source Voltage — Continuous — Non-repetitive ($t_p \leq 50\ \mu s$)	V_{GS} V_{GSM}	± 20 ± 40		Vdc Vpk
Drain Current — Continuous — Pulsed	I_D I_{DM}	8 25		Adc
Total Power Dissipation @ T_C = 25°C Derate above 25°C	P_D	75 0.6		Watts W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	−65 to 150		°C

THERMAL CHARACTERISTICS

Thermal Resistance Junction to Case		$R_{\theta JC}$	1.67	°C/W
Junction to Ambient	TO-204	$R_{\theta JA}$	30	
	TO-220		62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds		T_L	275	°C



MTM8P08
MTM8P10
CASE 1-04
TO-204AA



MTP8P08
MTP8P10
CASE 221A-04
TO-220AB

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTM/MTP8P08, 10

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage (V_{GS} = 0, I_D = 0.25 mA) MTM/MTP8P08	$V_{(BR)DSS}$	80	—	Vdc
MTM/MTP8P10		100	—	
Zero Gate Voltage Drain Current (V_{DS} = Rated V_{DSS}, V_{GS} = 0)	I_{DSS}	—	10	μAdc
(V_{DS} = Rated V_{DSS}, V_{GS} = 0, T_J = 125°C)		—	100	
Gate-Body Leakage Current, Forward (V_{GSF} = 20 Vdc, V_{DS} = 0)	I_{GSSF}	—	100	nAdc
Gate-Body Leakage Current, Reverse (V_{GSR} = 20 Vdc, V_{DS} = 0)	I_{GSSR}	—	100	nAdc
ON CHARACTERISTICS*				
Gate Threshold Voltage (V_{DS} = V_{GS}, I_D = 1 mA)	$V_{GS(th)}$	2	4.5	Vdc
T_J = 100°C		1.5	4	
Static Drain Source On-Resistance (V_{GS} = 10 Vdc, I_D = 4 Adc)	$r_{DS(on)}$	—	0.4	Ohm
Drain-Source On-Voltage (V_{GS} = 10 V)	$V_{DS(on)}$			Vdc
(I_D = 8 Adc)		—	4.8	
(I_D = 4 Adc, T_J = 100°C)		—	3	
Forward Transconductance (V_{DS} = 15 V, I_D = 4 A)	g_{FS}	2	—	mhos
DYNAMIC CHARACTERISTICS				
Input Capacitance (V_{DS} = 25 V, V_{GS} = 0, f = 1 MHz) See Figure 11	C_{iss}	—	1200	pF
Output Capacitance	C_{oss}	—	600	
Reverse Transfer Capacitance	C_{rss}	—	180	
SWITCHING CHARACTERISTICS* (T_J = 100°C)				
Turn-On Delay Time (V_{DD} = 25 V, I_D = 0.5 Rated I_D, R_{gen} = 50 ohms) See Figures 9, 13 and 14	$t_{d(on)}$	—	80	ns
Rise Time	t_r	—	150	
Turn-Off Delay Time	$t_{d(off)}$	—	200	
Fall Time	t_f	—	150	
Total Gate Charge (V_{DS} = 0.8 Rated V_{DSS}, I_D = Rated I_D, V_{GS} = 10 V)	Q_g	33 (Typ)	50	nC
Gate-Source Charge	Q_{gs}	16 (Typ)	—	
Gate-Drain Charge	Q_{gd}	17 (Typ)	—	
SOURCE DRAIN DIODE CHARACTERISTICS*				
Forward On-Voltage (I_S = Rated I_D, V_{GS} = 0)	V_{SD}	3 (Typ)	6	Vdc
Forward Turn-On Time	t_{on}	Limited by stray inductance		
Reverse Recovery Time	t_{rr}	300 (Typ)	—	ns
INTERNAL PACKAGE INDUCTANCE (TO-204)				
Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)	L_d	5 (Typ)	—	nH
Internal Source Inductance (Measured from the source pin, 0.25" from the package to the source bond pad)	L_s	12.5 (Typ)	—	
INTERNAL PACKAGE INDUCTANCE (TO-220)				
Internal Drain Inductance (Measured from the contact screw on tab to center of die)	L_d	3.5 (Typ)	—	nH
(Measured from the drain lead 0.25" from package to center of die)		4.5 (Typ)	—	
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad.)	L_s	7.5 (Typ)	—	

*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL ELECTRICAL CHARACTERISTICS

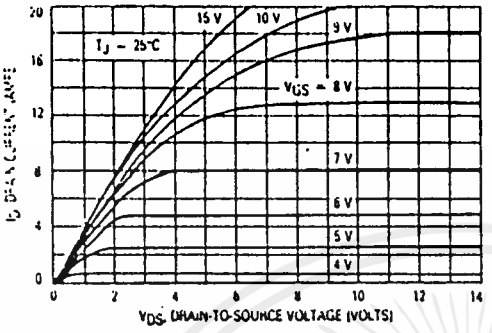


Figure 1. On-Region Characteristics

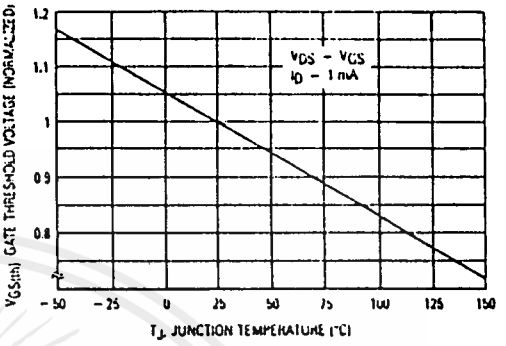


Figure 2. Gate-Threshold Voltage Variation With Temperature

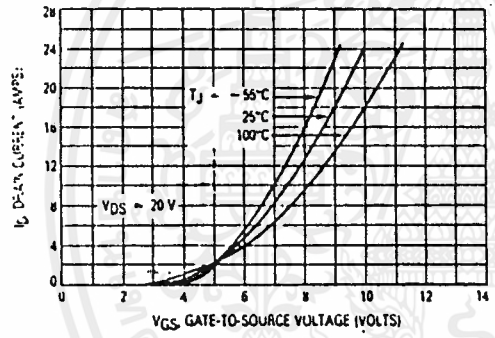


Figure 3. Transfer Characteristics

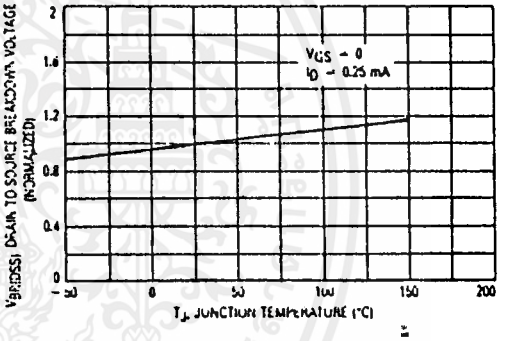


Figure 4. Normalized Breakdown Voltage versus Temperature

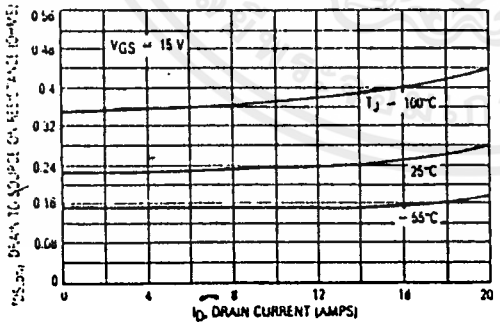


Figure 5. On-Resistance versus Drain Current

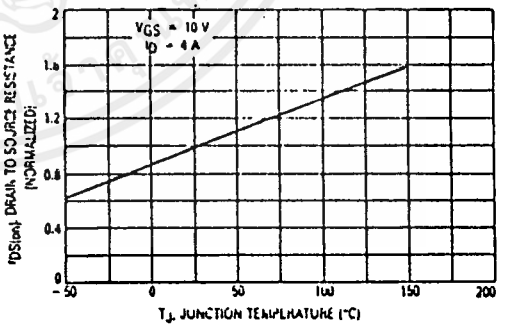


Figure 6. On-Resistance Variation With Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAFE OPERATING AREA INFORMATION

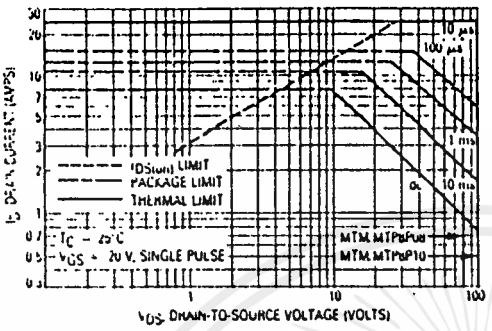


Figure 7. Maximum Rated Forward Biased Safe Operating Area

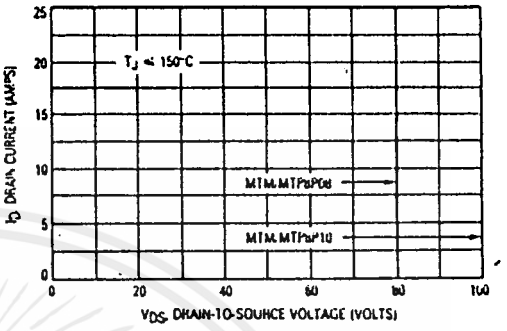


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

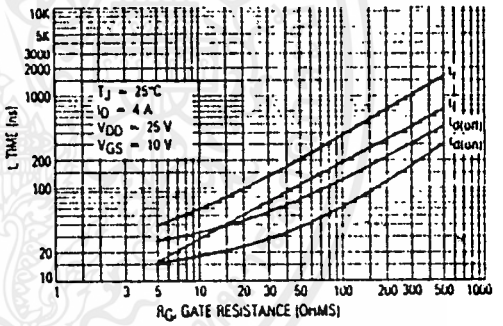


Figure 9. Resistive Switching Time Variation versus Gate Resistance

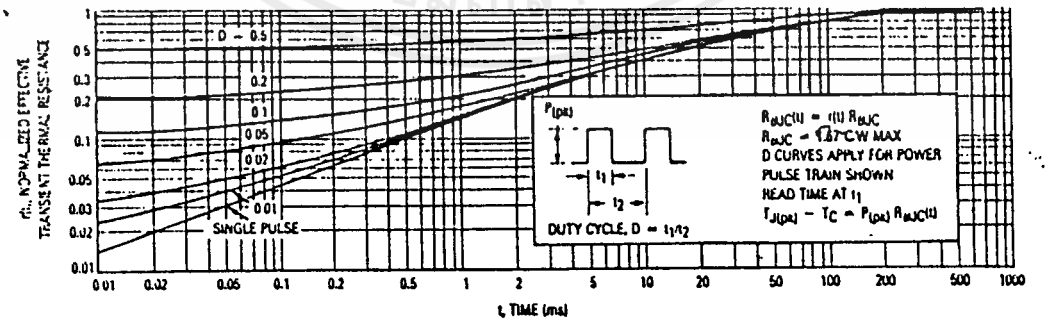


Figure 10. Thermal Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

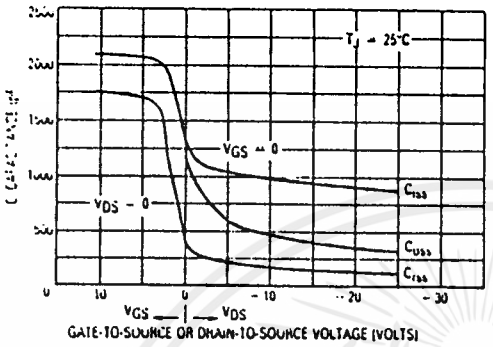


Figure 11. Capacitance Variation

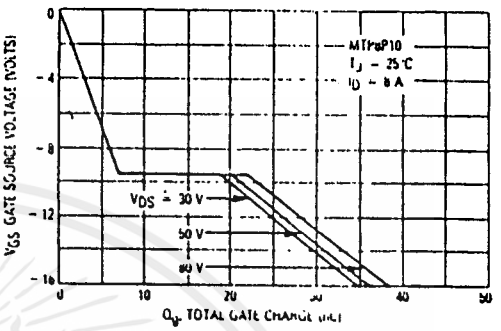


Figure 12. Gate Charge versus Gate-to-Source Voltage

RESISTIVE SWITCHING

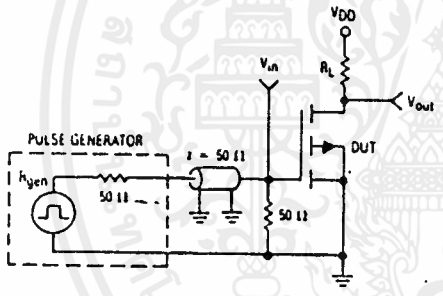


Figure 13. Switching Test Circuit

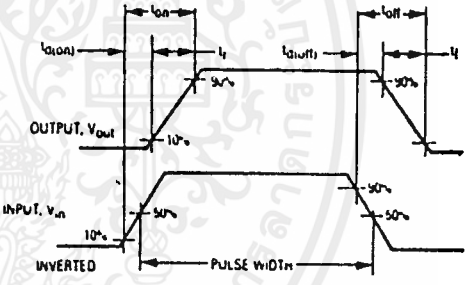
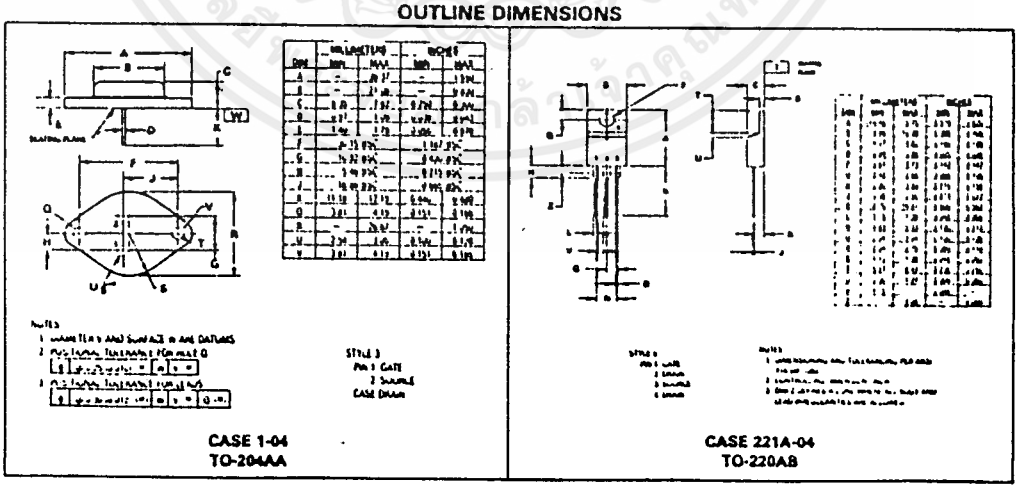


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS



CASE 1-04
TO-204AA

CASE 221A-04
TO-220AB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Designer's Data Sheet

Power Field Effect Transistor

N-Channel Enhancement-Mode Silicon Gate TMOS

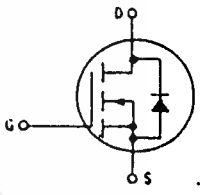
MTP8N08
MTP8N10

TMOS™

TMOS POWER FETs
8 AMPERES
$r_{DS(on)}$ = 0.5 OHM
80 and 100 VOLTS

These TMOS Power FETs are designed for medium voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS}, $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads





CASE 221A-04
TO-220AB

MAXIMUM RATINGS

Rating	Symbol	MTM or MTP 8N08	MTM or MTP 8N10	Unit
Drain-Source Voltage	V_{DSS}	80	100	Vdc
Drain-Gate Voltage (R_{GS} = 1 MΩ)	V_{DGR}	80	100	Vdc
Gate-Source Voltage — Continuous — Non-repetitive ($t_p \leq 50$ μs)	V_{GS} V_{GSM}	±20 ±40		Vdc Vpk
Drain Current Continuous Pulsed	 I_D I_{DM}	 8 20		Adc
Total Power Dissipation @ T_C = 25°C Derate above 25°C	P_D	75 0.6		Watts W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	−65 to 150		°C

THERMAL CHARACTERISTICS

Thermal Resistance Junction to Case	$R_{\theta JC}$	1.67	°C/W
Junction to Ambient TO-220	$R_{\theta JA}$	62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	T_L	275	°C

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTP8N08,10

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Max	Unit
OFF CHARACTERISTICS					
Drain-Source Breakdown Voltage (V_{GS} = 0, I_D = 0.25 mA)	MTP8N08 MTP8N10	$V_{(BR)DSS}$	80 100	— —	Vdc
Zero Gate Voltage Drain Current (V_{DS} = Rated V_{DSS}, V_{GS} = 0) (V_{DS} = 0.8 Rated V_{DSS}, V_{GS} = 0, T_J = 125°C)		I_{DSS}	— —	0.2 1	mAdc
Gate-Body Leakage Current, Forward (V_{GSF} = 20 Vdc, V_{DS} = 0)		I_{GSSF}	—	100	nAdc
Gate-Body Leakage Current, Reverse (V_{GSR} = 20 Vdc, V_{DS} = 0)		I_{GSSR}	—	100	nAdc
ON CHARACTERISTICS*					
Gate Threshold Voltage (V_{DS} = V_{GS}, I_D = 1 mA) T_J = 100°C		$V_{GS(th)}$	2 1.5	4.5 4	Vdc
Static Drain-Source On-Resistance (V_{GS} = 10 Vdc, I_D = 4 Adc)		$r_{DS(on)}$	—	0.5	Ohm
Drain-Source On-Voltage (V_{GS} = 10 V) (I_D = 8 Adc) (I_D = 4 Adc, T_J = 100°C)		$V_{DS(on)}$	— —	4.8 4	Vdc
Forward Transconductance (V_{DS} = 15 V, I_D = 4 A)		g_{FS}	1.5	—	mhos
DYNAMIC CHARACTERISTICS					
Input Capacitance	(V_{DS} = 25 V, V_{GS} = 0, f = 1 MHz) See Figure 11	C_{iss}	—	400	pF
Output Capacitance		C_{oss}	—	350	
Reverse Transfer Capacitance		C_{rss}	—	100	
SWITCHING CHARACTERISTICS* (T_J = 100°C)					
Turn-On Delay Time	(V_{DD} = 25 V, I_D = 0.5 Rated I_D, R_{gen} = 50 ohms) See Figures 9, 13 and 14	$t_{d(on)}$	—	50	ns
Rise Time		t_r	—	120	
Turn-Off Delay Time		$t_{d(off)}$	—	50	
Fall Time		t_f	—	60	
Total Gate Charge	(V_{DS} = 0.8 Rated V_{DSS}, I_D = Rated I_D, V_{GS} = 10 V) See Figure 12	Q_g	13 (Typ)	30	nC
Gate-Source Charge		Q_{gs}	6 (Typ)	—	
Gate-Drain Charge		Q_{gd}	7 (Typ)	—	
SOURCE DRAIN DIODE CHARACTERISTICS*					
Forward On-Voltage	(I_S = Rated I_D, V_{GS} = 0)	V_{SD}	1.5 (Typ)	3	Vdc
Forward Turn-On Time		t_{on}	Limited by stray inductance		
Reverse Recovery Time		t_{rr}	300 (Typ)	—	ns
INTERNAL PACKAGE INDUCTANCE (TO-220)					
Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)		L_d	3.5 (Typ) 4.5 (Typ)	— —	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad.)		L_s	7.5 (Typ)	—	

*Pulse Test: Pulse Width = 300 μs, Duty Cycle = 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTP8N08,10

TYPICAL ELECTRICAL CHARACTERISTICS

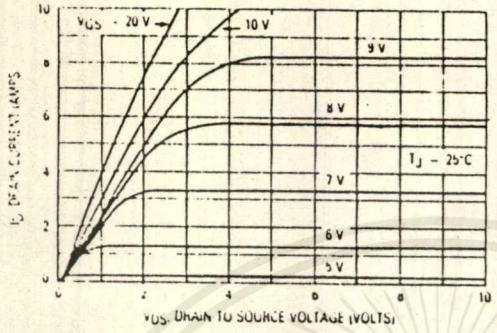


Figure 1. On-Region Characteristics

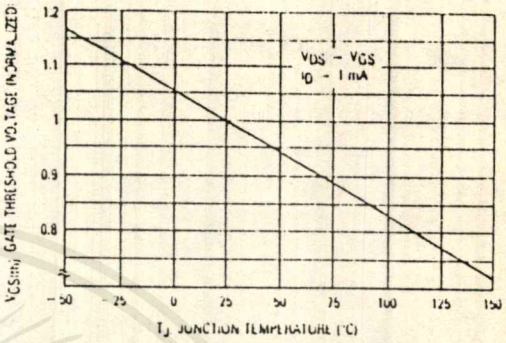


Figure 2. Gate-Threshold Voltage Variation With Temperature

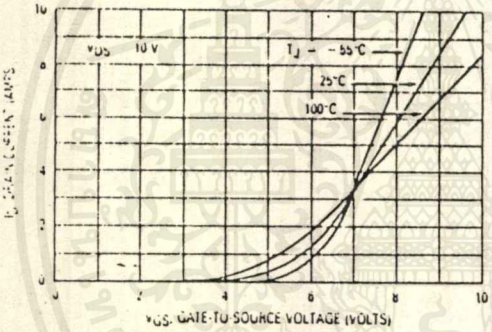


Figure 3. Transfer Characteristics

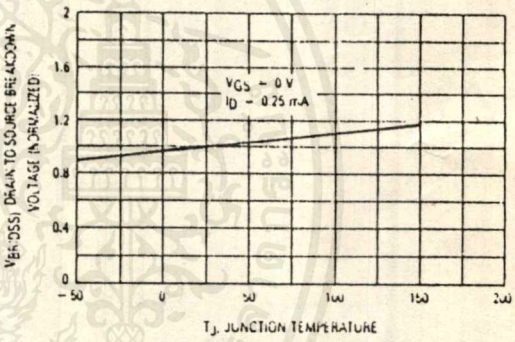


Figure 4. Breakdown Voltage Variation With Temperature

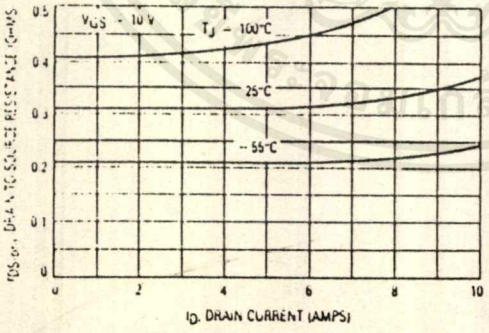


Figure 5. On-Resistance versus Drain Current

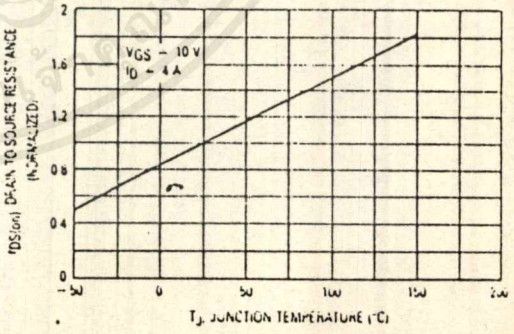


Figure 6. On-Resistance Variation With Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTP8N08,10

SAFE OPERATING AREA INFORMATION

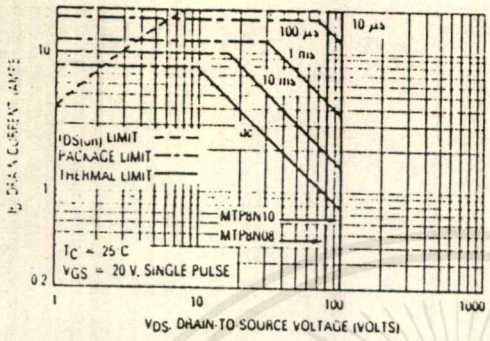


Figure 7. Maximum Rated Forward Biased Safe Operating Area

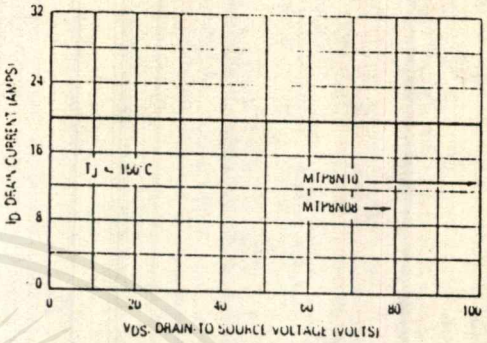


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

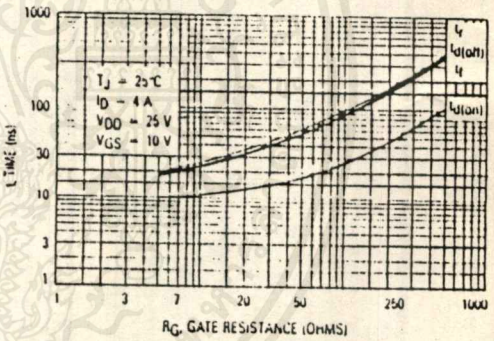


Figure 9. Resistive Switching Time Variation versus Gate Resistance

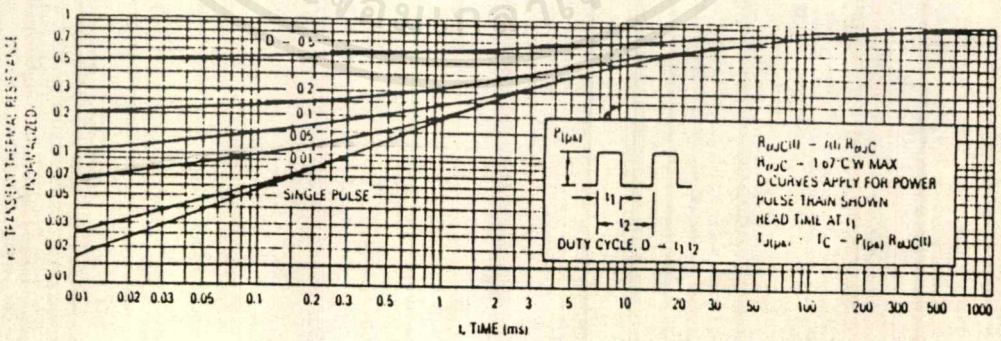


Figure 10. Thermal Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

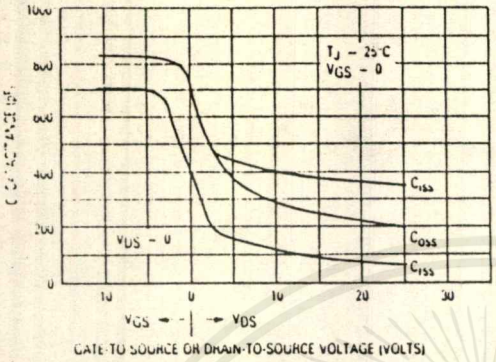


Figure 11. Capacitance Variation

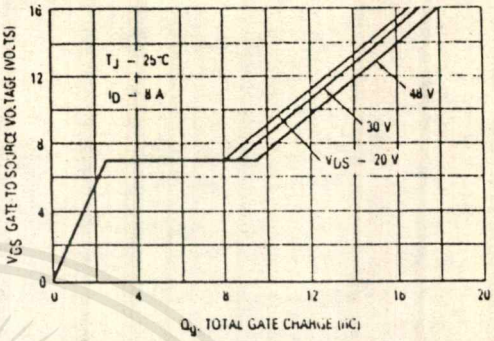


Figure 12. Gate Charge versus Gate-to-Source Voltage

RESISTIVE SWITCHING

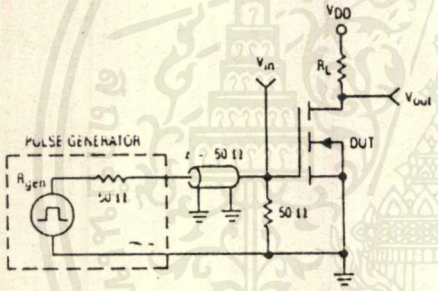


Figure 13. Switching Test Circuit

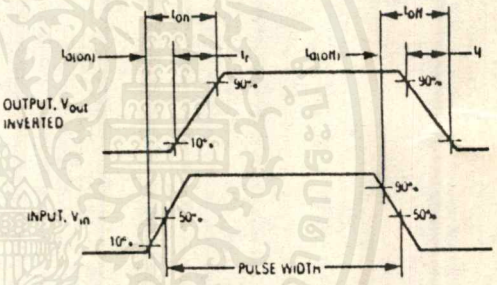
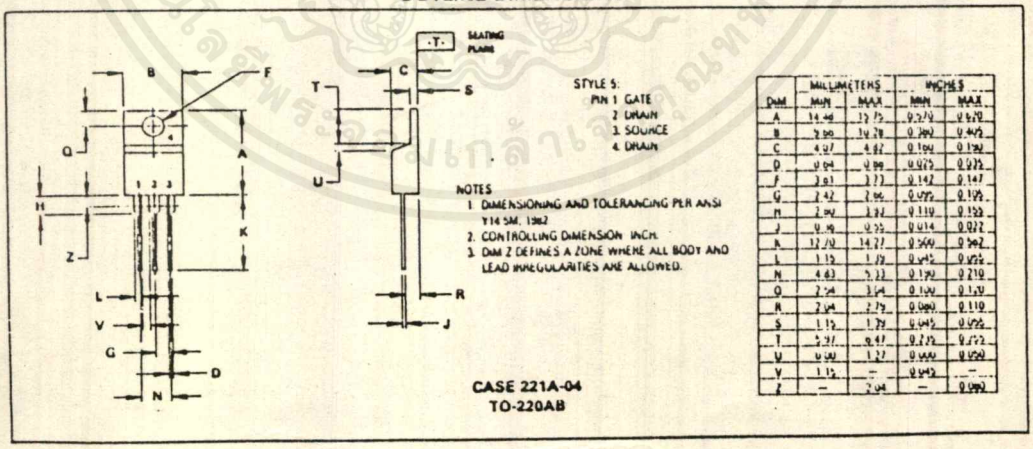


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS



Dim	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	14.48	15.75	0.570	0.620
B	9.66	10.28	0.380	0.405
C	4.07	4.82	0.160	0.190
D	0.64	0.89	0.025	0.035
F	3.61	3.73	0.142	0.147
G	2.42	2.66	0.095	0.105
H	2.80	3.93	0.110	0.155
J	0.33	0.55	0.013	0.022
K	12.70	14.27	0.500	0.562
L	1.15	1.39	0.045	0.055
N	4.83	5.33	0.190	0.210
Q	2.54	3.04	0.100	0.120
R	2.04	2.79	0.080	0.110
S	1.15	1.39	0.045	0.055
T	5.97	6.47	0.235	0.255
U	0.00	1.27	0.000	0.050
V	1.15	—	0.045	—
Z	—	2.04	—	0.080

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LM139/LM239/LM339/LM139A/LM239A/LM339A/ LM2901/LM3302 Low Power Low Offset Voltage Quad Comparators

General Description

The LM139 series consists of four independent precision voltage comparators with an offset voltage specification as low as 2 mV max for all four comparators. These were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

Application areas include limit comparators, simple analog to digital converters; pulse, squarewave and time delay generators; wide range VCO; MOS clock timers; multivibrators and high voltage digital logic gates. The LM139 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, they will directly interface with MOS logic— where the low power drain of the LM339 is a distinct advantage over standard comparators.

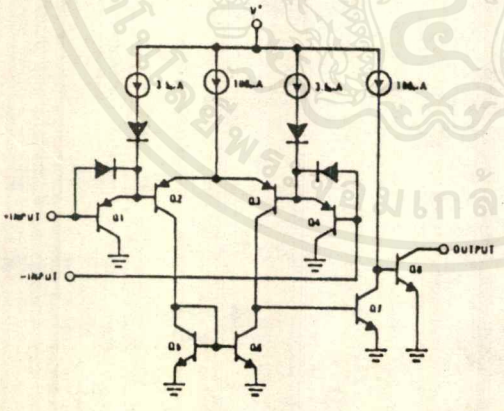
Advantages

- High precision comparators
- Reduced V_{OS} drift over temperature
- Eliminates need for dual supplies
- Allows sensing near GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

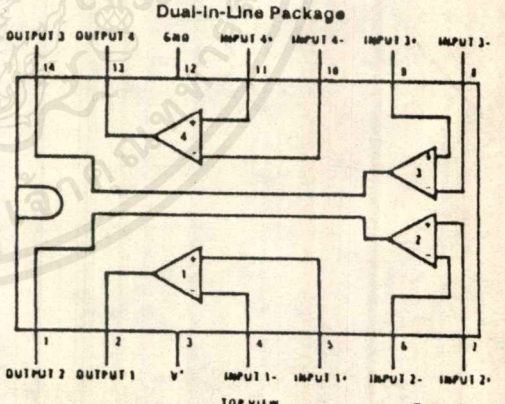
- Wide single supply voltage range or dual supplies
  LM139 series, 2 V_{DC} to 36 V_{DC} or
  LM139A series, LM2901 ±1 V_{DC} to ±18 V_{DC}
  LM3302 2 V_{DC} to 28 V_{DC}
  or ±1 V_{DC} to ±14 V_{DC}
- Very low supply current drain (0.8 mA) — independent of supply voltage
- Low input biasing current 25 nA
- Low input offset current ±5 nA
  and offset voltage ±3 mV
- Input common-mode voltage range includes GND
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage 250 mV at 4 mA
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems

Schematic and Connection Diagrams



TL/H/5706–1

Dual-In-Line Package



TOP VIEW TL/H/5706–2

Order Number LM139J, LM139AJ, LM239J, LM239AJ, LM339J, LM339AJ, LM2901J or LM3302J
See NS Package Number J14A
Order Number LM339AM, LM339M or LM2901M
See NS Package Number M14A
Order Number LM339N, LM339AN, LM2901N or LM3302N
See NS Package Number N14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อภารศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 10)

	LM139/LM239/LM339 LM139A/LM239A/LM339A LM2901	LM3302
Supply Voltage, V^+	36 V_{DC} or ± 18 V_{DC}	28 V_{DC} or ± 14 V_{DC}
Differential Input Voltage (Note 8)	36 V_{DC}	28 V_{DC}
Input Voltage	−0.3 V_{DC} to + 36 V_{DC}	−0.3 V_{DC} to + 28 V_{DC}
Input Current (V_{IN} < −0.3 V_{DC}), (Note 3)	50 mA	50 mA
Power Dissipation (Note 1)		
Molded DIP	1050 mW	1050 mW
Cavity DIP	1190 mW	
Small Outline Package	760 mW	
Output Short-Circuit to GND, (Note 2)	Continuous	Continuous
Storage Temperature Range	−65°C to + 150°C	−65°C to + 150°C
Lead Temperature (Soldering, 10 seconds)	260°C	260°C

	LM139/LM239/LM339 LM139A/LM239A/LM339A LM2901	LM3302
Operating Temperature Range		−40°C to + 85°C
LM339/LM339A	0°C to + 70°C	
LM239/LM239A	−25°C to + 85°C	
LM2901	−40°C to + 85°C	
LM139/LM139A	−55°C to + 125°C	
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)	260°C	260°C
Small Outline Package		
Vapor Phase (60 seconds)	215°C	215°C
Infrared (15 seconds)	220°C	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD rating (1.5 kΩ in series with 100 pF)	600V	600V

Electrical Characteristics ($V^+ = 5\ V_{DC}$, $T_A = 25°C$, unless otherwise stated)

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			LM239, LM339			LM2901			LM3302			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)		± 1.0	± 2.0		± 1.0	± 2.0		± 2.0	± 5.0		± 2.0	± 5.0		± 2.0	± 7.0		± 3	± 20	mV_{DC}
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, (Note 5), V_{CM} = 0V		25	100		25	250		25	100		25	250		25	250		25	500	nA_{DC}
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, V_{CM} = 0V		± 3.0	± 25		± 5.0	± 50		± 3.0	± 25		± 5.0	± 50		± 5	± 50		± 3	± 100	nA_{DC}
Input Common-Mode Voltage Range	V^+ = 30 V_{DC} (LM3302, V^+ = 28 V_{DC}) (Note 6)	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	V_{DC}
Supply Current	$R_L = \infty$ on all Comparators, $R_L = \infty$, V^+ = 36V, (LM3302, V^+ = 28 V_{DC})		0.8	2.0		0.8 1.0	2.0 2.5		0.8 1.0	2.0 2.5		0.8 1.0	2.0 2.5		0.8 1.0	2.0 2.5		0.8 1.0	2.0 2.5	mA_{DC} mA_{DC}
Voltage Gain	$R_L \geq 15\ k\Omega$, V^+ = 15 V_{DC} V_O = 1 V_{DC} to 11 V_{DC}	50	200		50	200		50	200		50	200		25	100		2	30		V/mV
Large Signal Response Time	V_{IN} = TTL Logic Swing, V_{REF} = 1.4 V_{DC}, V_{RL} = 5 V_{DC}, R_L = 5.1 kΩ,		300			300			300			300			300			300		ns
Response Time	V_{RL} = 5 V_{DC}, R_L = 5.1 kΩ, (Note 7)		1.3			1.3			1.3			1.3			1.3			1.3		µs
Output Sink Current	$V_{IN(-)}$ = 1 V_{DC}, $V_{IN(+)}$ = 0, $V_O \leq 1.5\ V_{DC}$	6.0	16		6.0	16		6.0	16		6.0	16		6.0	16		6.0	16		mA_{DC}

Electrical Characteristics ($V^+ = 5\ V_{DC}$, $T_A = 25°C$, unless otherwise stated) (Continued)

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			LM239, LM339			LM2901			LM3302			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Saturation Voltage	$V_{IN(-)} = 1\ V_{DC}$, $V_{IN(+)} = 0$, $I_{SINK} \leq 4\ mA$		250	400		250	400		250	400		250	400		250	400		250	500	mV_{DC}
Output Leakage Current	$V_{IN(+)} = 1\ V_{DC}$, $V_{IN(-)} = 0$, $V_O = 5\ V_{DC}$		0.1			0.1			0.1			0.1			0.1			0.1		nA_{DC}

Electrical Characteristics ($V^+ = 5.0\ V_{DC}$, Note 4)

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			LM239, LM339			LM2901			LM3302			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)			± 4.0			± 4.0			± 9.0			± 9.0		± 9	± 15			± 40	mV_{DC}
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$			± 100			± 150			± 100			± 150		± 50	± 200			± 300	nA_{DC}
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $V_{CM} = 0V$ (Note 5)			300			400			300			400		200	500			1000	nA_{DC}
Input Common-Mode Voltage Range	$V^+ = 30\ V_{DC}$ (LM3302, $V^+ = 28\ V_{DC}$) (Note 6)	0		$V^+ - 2.0$	0		$V^+ - 2.0$	0		$V^+ - 2.0$			$V^+ - 2.0$	0		$V^+ - 2.0$	0		$V^+ - 2.0$	V_{DC}
Saturation Voltage	$V_{IN(-)} = 1\ V_{DC}$, $V_{IN(+)} = 0$, $I_{SINK} \leq 4\ mA$			700			700			700			700		400	700			700	mV_{DC}
Output Leakage Current	$V_{IN(+)} = 1\ V_{DC}$, $V_{IN(-)} = 0$, $V_O = 30\ V_{DC}$, (LM3302, $V_O = 28\ V_{DC}$)			1.0			1.0			1.0			1.0			1.0			1.0	μA_{DC}
Differential Input Voltage	Keep all V_{IN}'s ≥ 0 V_{DC} (or V^-, if used), (Note 8)			36			36			36			36			36			28	V_{DC}

Note 1: For operating at high temperatures, the LM339/LM339A, LM2901, LM3302 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 95°C/W which applies for the device soldered in a printed circuit board operating in a still air ambient. The LM239 and LM139 must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D \leq 100\ mW$), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 20 mA independent of the magnitude of V^+.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than −0.3 V_{DC} (at 25°C).

Note 4: These specifications are limited to $-55°C \leq T_A \leq +125°C$, for the LM139/LM139A. With the LM239/LM239A, all temperature specifications are limited to $-25°C \leq T_A \leq +85°C$, the LM339/LM339A temperature specifications are limited to $0°C \leq T_A \leq +70°C$, and the LM2901, LM3302 temperature range is $-40°C \leq T_A \leq +85°C$.

Note 5: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.

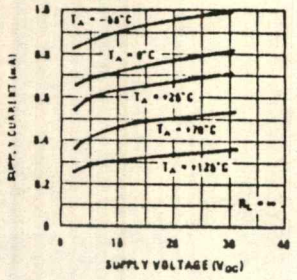
Note 6: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V^+ - 1.5V$ at 25°C, but either or both inputs can go to $+30\ V_{DC}$ without damage (25V for LM3302), independent of the magnitude of V^+.

Note 7: The response time specified is a 100 mV input step with 5 mV overdrive. For larger overdrive signals 300 ns can be obtained, see typical performance characteristics section.

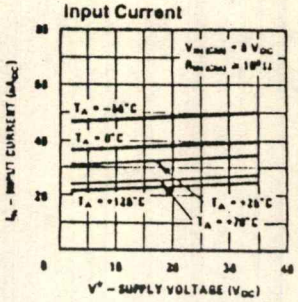
Note 8: Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, the comparators will provide a proper output state. The low input voltage state must not be less than −0.3 V_{DC} (or 0.3 V_{DC} below the magnitude of the negative power supply, if used) (at 25°C).

Typical Performance Characteristics LM139/LM239/LM339, LM139A/LM239A/LM339A, LM3302

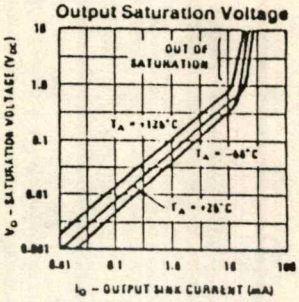
Supply Current



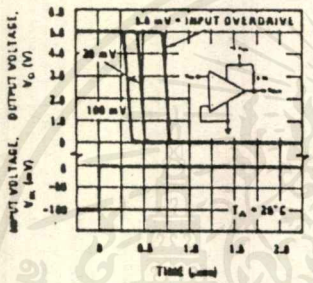
Input Current



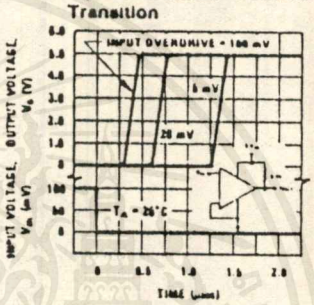
Output Saturation Voltage



Response Time for Various Input Overdrives—Negative Transition



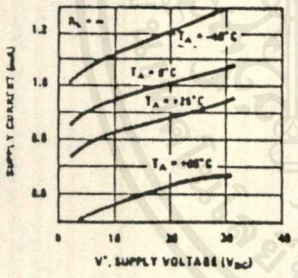
Response Time for Various Input Overdrives—Positive Transition



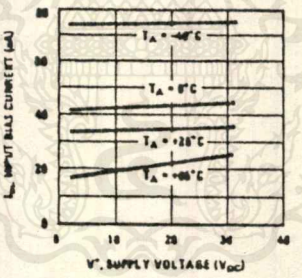
TL/H/5706–6

Typical Performance Characteristics LM2901

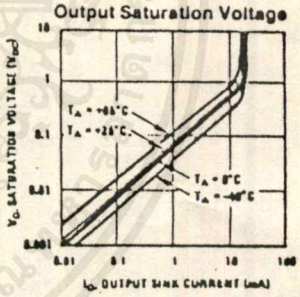
Supply Current



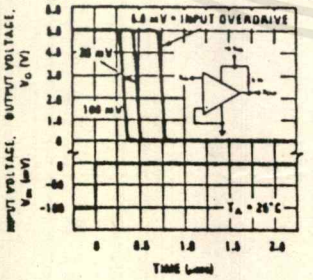
Input Current



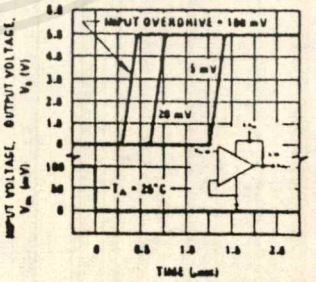
Output Saturation Voltage



Response Time for Various Input Overdrives-Negative Transition



Response Time for Various Input Overdrives-Positive Transition



TL/H/5706–7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints

The LM139 series are high gain, wide bandwidth devices which, like most comparators, can easily oscillate if the output lead is inadvertently allowed to capacitively couple to the inputs via stray capacitance. This shows up only during the output voltage transition intervals as the comparator changes status. Power supply bypassing is not required to solve this problem. Standard PC board layout is helpful as it reduces stray input-output coupling. Reducing this input resistors to $< 10\ k\Omega$ reduces the feedback signal levels and finally, adding even a small amount (1 to 10 mV) of positive feedback (hysteresis) causes such a rapid transition that oscillations due to stray feedback are not possible. Simply socketing the IC and attaching resistors to the pins will cause input-output oscillations during the small transition intervals unless hysteresis is used. If the input signal is a pulse waveform, with relatively fast rise and fall times, hysteresis is not required.

All pins of any unused comparators should be grounded.

The bias network of the LM139 series establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 2 V_{DC} to 30 V_{DC}.

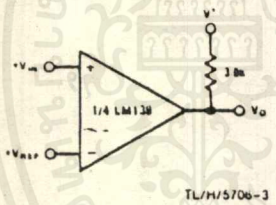
It is usually unnecessary to use a bypass capacitor across the power supply line.

The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than −0.3 V_{DC} (at 25°C). An input clamp diode can be used as shown in the applications section.

The output of the LM139 series is the uncommitted collector of a grounded-emitter NPN output transistor. Many collectors can be tied together to provide an output OR'ing function. An output pull-up resistor can be connected to any available power supply voltage within the permitted supply voltage range and there is no restriction on this voltage due to the magnitude of the voltage which is applied to the V^+ terminal of the LM139A package. The output can also be used as a simple SPST switch to ground (when a pull-up resistor is not used). The amount of current which the output device can sink is limited by the drive available (which is independent of V^+) and the β of this device. When the maximum current limit is reached (approximately 16 mA) the output transistor will come out of saturation and the output voltage will rise very rapidly. The output saturation voltage is limited by the approximately 60 Ω R_{SAT} of the output transistor. The low offset voltage of the output transistor (1 mV) allows the output to clamp essentially to ground level for small load currents.

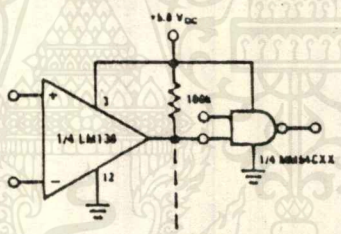
Typical Applications ($V^+ = 5.0\ V_{DC}$)

Basic Comparator



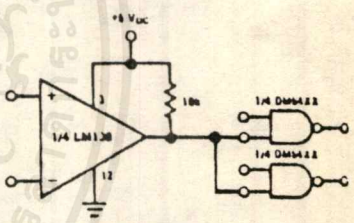
TL/H/5706–3

Driving CMOS



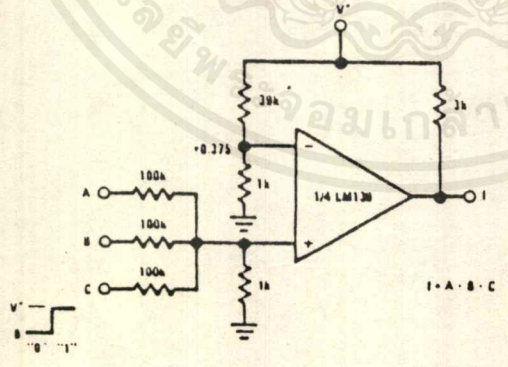
TL/H/5706–4

Driving TTL



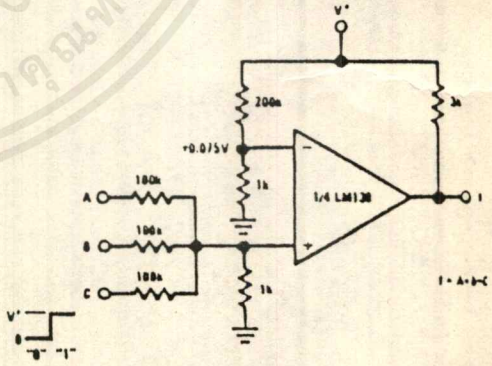
TL/H/5706–5

AND Gate



TL/H/5706–6

OR Gate



TL/H/5706–7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UDC 621.382.049.77 [621.382.23.026+621.382.33.026] :621.318.57

INTELLIGENT POWER MODULES USING IGBTs FOR INVERTERS

Masami Ichijô
Tôru Hôsen
Manabu Watanabe

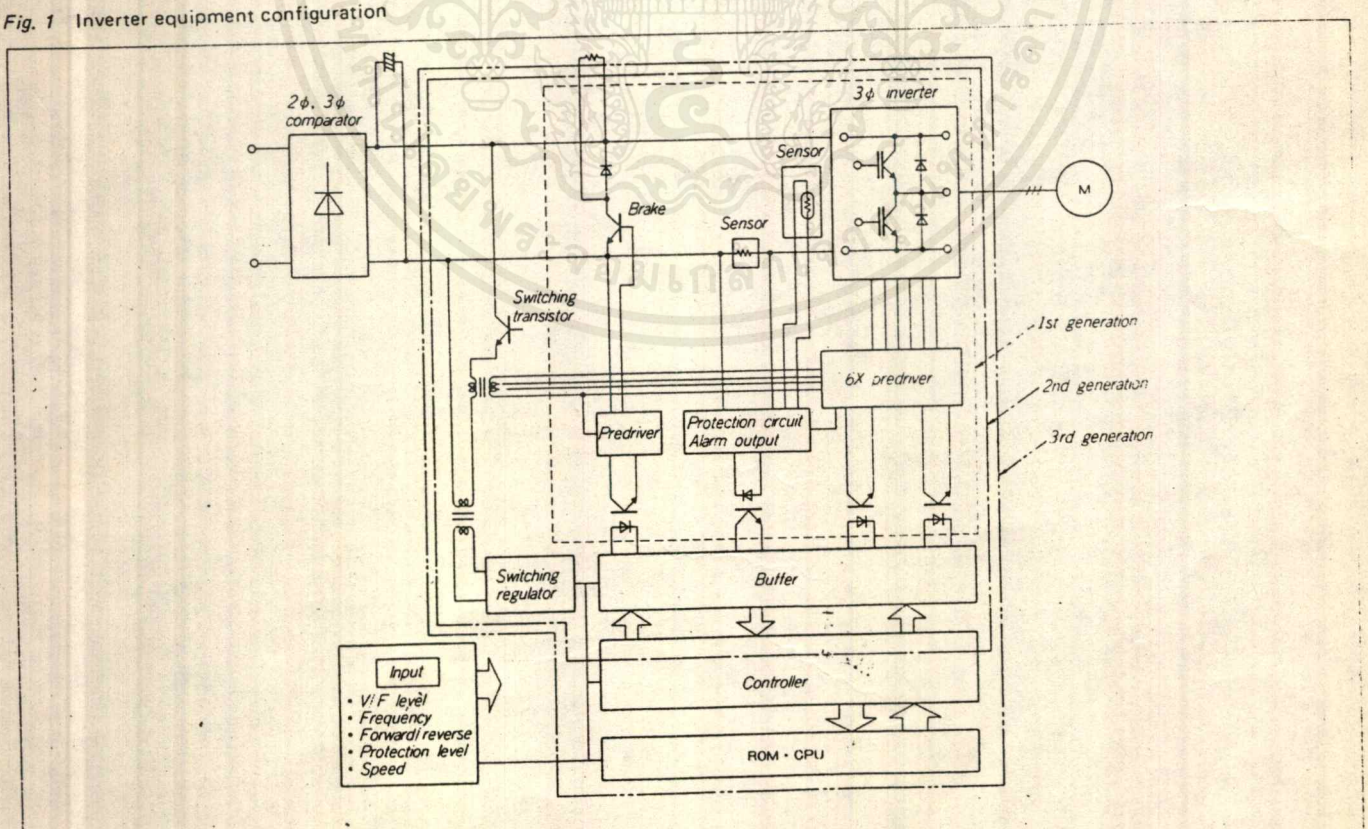
1. FOREWORD

Against the background of an age which strongly calls for energy saving, labor saving, and advanced informationalization, general-purpose inverters, NC machine tools, industrial robots, computer power supplies, and other electronics-applied equipment which support this age have grown rapidly.

Diversification of value is advancing even in home living and as the pursuit of comfort has become a more important problem, power electronics equipments, represented by the inverter air conditioner and inverter microwave oven, have become more familiar.

The growth of power electronics was supported by development of higher voltage, higher capacity and ultra-high h_{FE} bipolar transistor, and other new devices such as power MOSFET and IGBT. However, in the entry of power electronics into the age of keen competition focused on more exact and advanced control and smaller size and lower price, not only the simple function of turning power on and off, but also the advance to devices with more advanced built-in functions is strongly demanded. Fuji Electric has promoted research and development focused on advanced power device functions to meet this demand and has already commercialized and sent to the market eight kinds of intelligent power modules for inverters.

Fig. 1 Inverter equipment configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

These modules use bipolar transistors with the world's most advanced functions developed by concentration Fuji Electric's know-how.

We have just developed intelligent power modules using IGBT with faster switching speed for inverter. These modules are introduced.

2. INTELLIGENT POWER MODULE CONCEPT

The circuit configuration of inverter equipment is shown in *Fig. 1.*

Fuji Electric has the following concept regarding the intelligent power modules developed this time.

2.1 Advance of functions

The functions built into the intelligent power modules are arranged serially as shown below.

(1) 1st generation

The 1st generation had the following two built-in functions:

(a) Driver circuit which is the interface circuit that connects the power device and control circuit.

(b) Overcurrent protection circuit and overheating protection circuit.

The 1st generation of intelligent power modules were very easy to connect to the control circuit and the main circuit was very easy to manufacture.

(2) 2nd generation

The 2nd generation has the following three built-in functions:

(a) Built-in functions of 1st generation

(b) Top and bottom arms signal distribution circuit (top and bottom arms short-circuit prevention circuit)

(c) Power supply for built-in circuits

The 2nd generation intelligent power modules could be handled as block boxes that self-connected one main circuit and released from the difficult of understanding power device application technology and the difficulty of circuit deisgn.

(3) 3rd generation

The 3rd generation has the following four built-in functions:

(a) Built-in function of 2nd generation

(b) PWM control circuit

(c) Overload protection circuit (protects the module itself against overloads)

(d) Overvoltage protection circuit (protects the module itself against abnormal DC voltage)

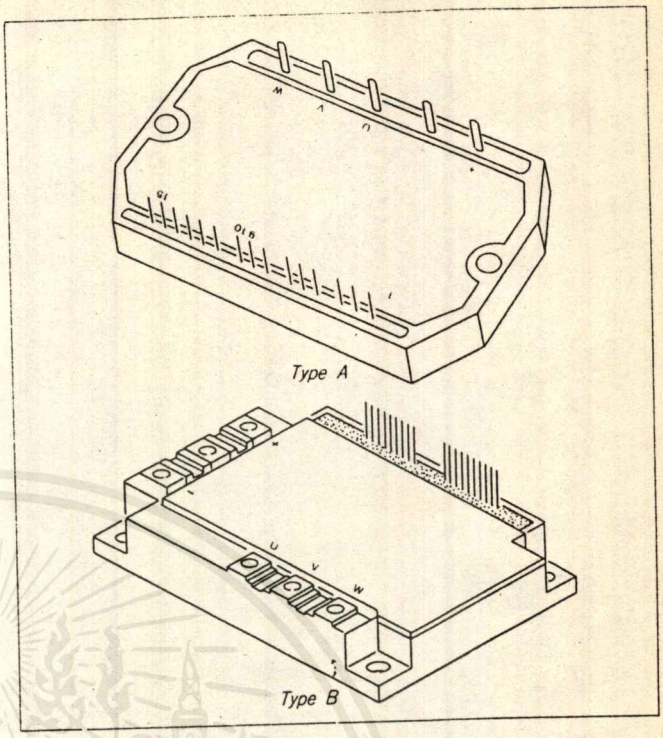
The 3rd generation intelligent power modules have the basic functions of inverter equipment.

2.2 Advance of package and onboard chip

Fuji electric considers the advance of the package and onboard chip used with the intelligent power modules as follows.

2.2.1 Current situation

Fig. 2 Intelligent module packages



Two typical packages currently available from Fuji Electric are shown in *Fig.2.*

(1) Type A

The Type A is a package suitable for low capacity devices of 30A or less. It mounts the power chip and control circuit electronics together on a single insulated substrate. Its feature is it is thin.

(2) Type B

The Type B is a package suitable for high capacity devices of 30A or more. The power chip insulated substrate and control circuit PC board are separate. Its feature is small mounting space.

2.2.2 Future direction

Currently, the same power chip as that used with ordinary power modules is mounted on the two packages described above and the control circuit is formed by using a dedicated IC or general-purpose IC and discrete electronic components. In the future, we expect to advance to smaller and more advanced functions devices with the drive circuit and protection circuits integrated on the power chip.

We also expect the package itself to be advanced to packages with a smaller thermal resistance or smaller size and lower weight and efforts to be directed toward the realization of subminiature and high performance intelligent power modules with advanced functions.

3. FEATURES OF IGBT OUTPUT TYPE INTELLIGENT POWER MODULES

The new IGBT output type intelligent power modules were realized by combining the concept of the 1st generation previously described with a Type B package. Its

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

features are summarized below.

(1) Lower loss achieved by using the newly developed 2nd generation IGBT.
(2) High speed switching made possible (20kHz correspondence) by using a high-speed photocoupler.
(3) Positive overcurrent protection made possible by using dedicated IC.
(4) Small size and high allowable loss realized by using the Type B package construction and substrate.
(5) Easy connection to the outside by using screw terminals (for power circuit) and connector terminals (for control signal).
(6) Use in high regeneration energy application made possible by built-in dynamic brake circuit.

4. IGBT OUTPUT TYPE INTELLIGENT POWER MODULES SERIES

The rated characteristics of the IGBT output type intelligent power modules are shown in *Table 1*. The modules are shown in *Fig. 3*.

There are three models of IGBT output type intelligent power models for AC 200V input inverter use. A 2nd generation IGBT is used at the inverter section for 20kHz correspondence as shown in the equivalent circuit of Fig. 4. However, a high h_{FE} bipolar transistor is used at dynamic brake circuit which is used only as a switch.

5. BUILT-IN FUNCTIONS

The built-in functions of the new IGBT output type intelligent power modules are shown in *Table 2*.

The built-in functions featured by the devleoped modules are described below.

5.1 Short-circuit protection circuit

The IGBT withstand short-circuit overcurrent for only a short time. Therefore, a circuit system which can detect overcurrents at high speed and protect the device is used with the intelligent power modules.

The principle circuit is shown in *Fig. 5*. A function which monitors the IGBT collector voltage and judges that an overcurrent is flowing when an ON command is input and $V_{CE(sat)}$ is abnormally high is provided.

Figure 6 shows the operating waveforms when the output of the intelligent power module is shorted.

Overcurrent tripping is completed with a sudden current change within 8μs after the output is shorted.

5.2 Overcurrent protection circuit

Besides the short-circuit protection circuit, an over-

Fig. 3 Intelligent power modules

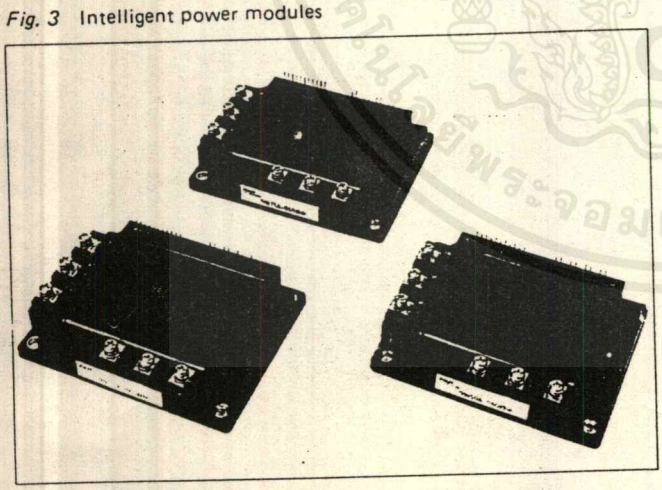


Fig. 4 Intelligent power module equivalent circuit

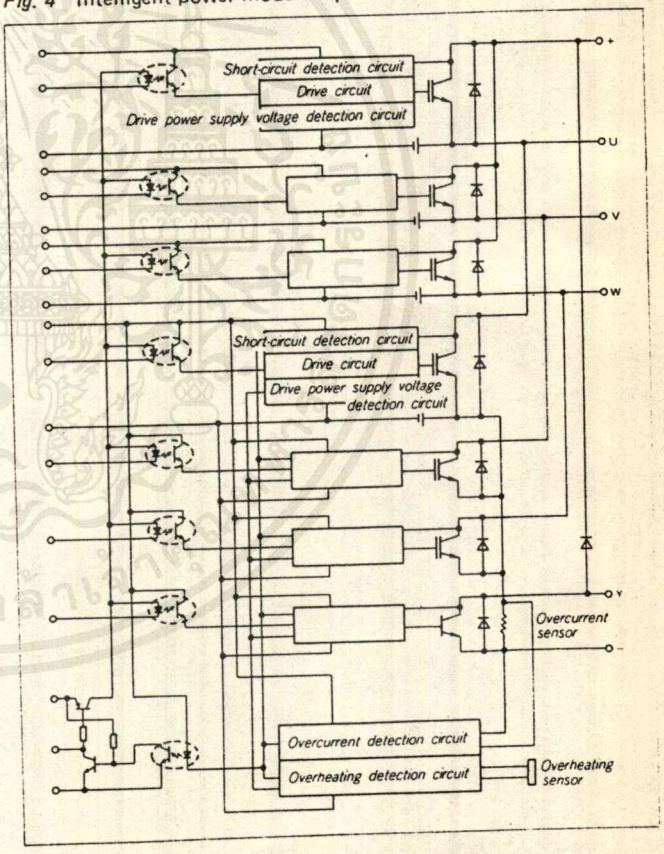


Table 1 Rated characteristics of intelligent power module

Type	Inverter section						Brake section			Predriver		Overheating protection	Overcurrent protection		Short-circuit protection		Alarm output
	V_{cc} (V)	I_c (A)	P_c (W)	t_{on} (μs)	t_{stg} (μs)	t_f (μs)	V_{cc} (V)	I_c (A)	P_c (W)	V_{pd} (V)	I_{pd} (mA)	T_{SD} (°C)	I_{SD} (A)	t_{oc} (μs)	V_{CE} (V)	t_{oc} (μs)	t_{lat} (ms)
7MB30A-060EHR	450	30	150	6	6	0.5	450	20	100	20	50	90	45	50	5	20	10~30
7MB50A-050EHR	450	50	200	6	6	0.5	450	20	100	20	50	90	75	50	5	20	10~30
7MB75A-050EHR	450	75	240	6	6	0.5	450	20	100	20	50	90	113	50	5	20	10~30

V_{pd}: drive voltage, I_{pd}: drive current, T_{SD}: protection start temperature, I_{SD}: protection start current, t_{oc}: tripping time, V_{CE}: protection start voltage, t_{lat}: output pulse width

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

Table 2 Intelligent power module built-in functions

Element	Built-in function	Number built-in
Power semi-conductor element	IGBT for inverter	6
	High-speed regeneration diode	6
	Brake transistor	1
	Brake regeneration diode	1
Sensor	Overcurrent sensor	1
	Overheating sensor	3
Driver	Forward gate voltage control circuit	7
	Reverse gate voltage control circuit	7
Light isolation	Opto coupler	8
Power supply	Gate reverse bias power supply	4
Detection circuit	Short-circuit detection circuit	6
	Overcurrent detection circuit	1
	Overheating detection circuit	1
	Drive power supply voltage detection circuit	4
Protection and self-test	Latch circuit	1
	Timer	1

Fig. 5 Short-circuit detection principle circuit

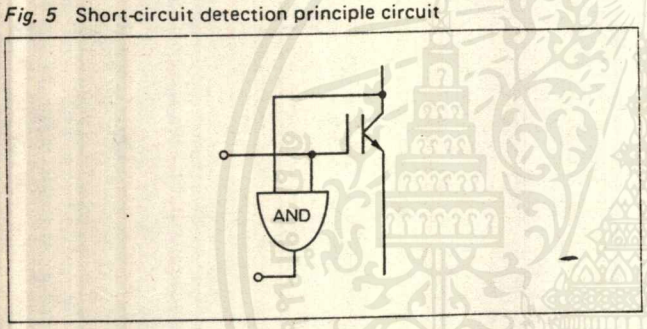
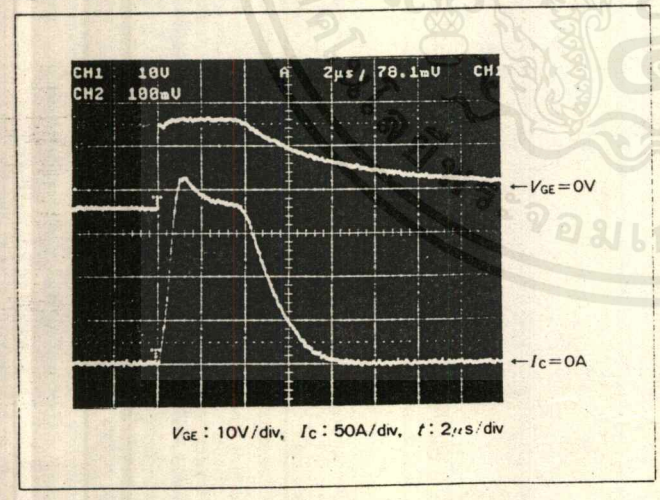


Fig. 6 7MB50A-060EHR output short-circuit protection waveforms



current is also built in.

Since the short-circuit protection circuit described previously is set at each control signal on, off cycle, with only this circuit, overcurrent, etc. in the state in which an overload is applied continuously for a comparatively long time overloads the power chip.

The overcurrent protection circuit operates and locks all the IGBTs in the off state when the power chip current reaches 1.5 times the rated value.

Table 3 Comparison of performances of existing IGBT and 2nd generation IGBT

Item			Existing IGBT	2nd generation IGBT	Units
V_{CES}		Minimum value	600	600	V
$V_{CE(sat)}$		Standard value	3.5	2.8	
		Maximum value	5.0	3.5	
Switching time	t_{on}	Standard value	0.7	0.6	μs
		Maximum value	1.2	0.8	
	t_{off}	Standard value	0.8	0.6	
		Maximum value	1.5	1.0	
	t_f	Standard value	0.4	0.2	
		Maximum value	1.0	0.35	

This off state lock is released after 10ms.

5.3 Power circuit

The newly developed 2nd generation IGBT chip is mounted on the intelligent power module as previously mentioned. The performances of the existing IGBT and 2nd generation IGBT are compared in *Table 3*. The 2nd generation IGBT also has an excellent $V_{CE(sat)}$ and switching time and is more suitable for high frequency switching.

To pull out the performances of the 2nd generation IGBT, the drive circuit uses a high-speed optocoupler at the signal isolation section.

5.4 Other circuits and functions

5.4.1 Overheating protection circuit

Three temperatures sensors are built-in with the phase of each inverter section so that the temperature of each power chip can be detected at good precision.

5.4.2 Alarm function

A function which outputs an alarm signal when the short-circuit protection circuit, overcurrent protection circuit, or overheating protection circuit operates is provided.

This alarm signals are isolated by a optocoupler and isolation processing at the control PC board is unnecessary.

6. CONCLUSION

The Fuji Electric approach to intelligent power module development and the newly developed IGBT output type intelligent power module were described.

We think that the IGBT output type intelligent power module will meet high-speed switching expectations and promote the development of higher performance, smaller, and lighter inverter equipment.

We will promote higher performance and more functional power chips and package improvements and the advance of built-in functions in the future.

สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UDC 621.382.049.76:621.382.33.026:621.318.57

vol 36

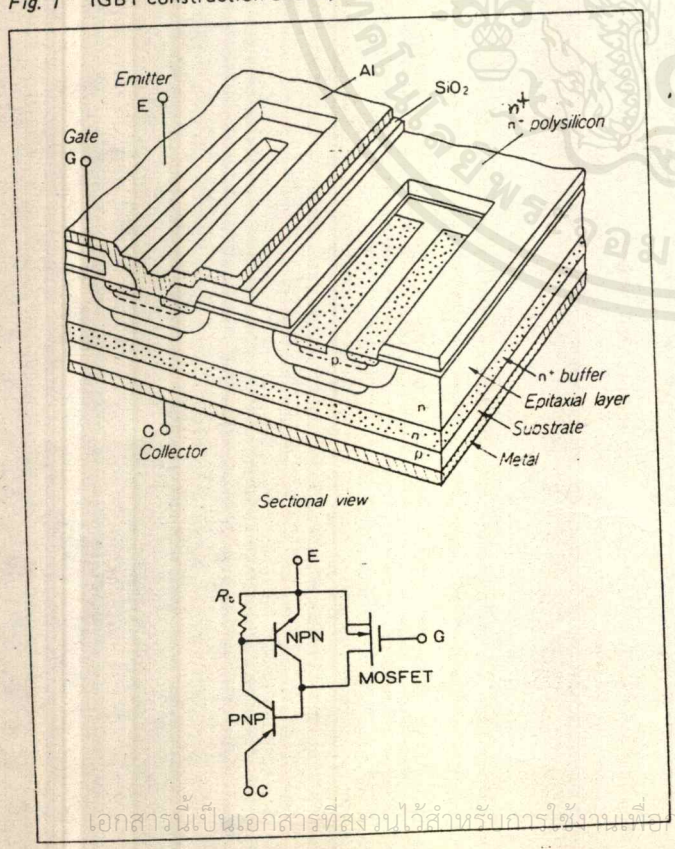
HIGH SWITCHING SPEED IGBT MODULES

Kenya Sakurai
Toshifusa Yamada
Shigeyuki Obinata

1. FOREWORD

The improvements being made in the performances of power converters is amazing. Of these, development of converters that are smaller, lighter, higher performance, more efficient, and quieter is advancing rapidly and their range of application is spreading quickly. The power device that has made this possible is the IGBT (Insulated Gate Bipolar Transistor). Fuji Electric developed an IGBT several years ago and introduced a 1st generation series of IGBT which are used in microwave ovens and inverters for motor control. Thereafter, it advanced development of a new low power loss series with a wide low power loss region as the target based on customer evaluation of and need for the 1st generation IGBT. High switching speed IGBT modules (L series) perfect for inverters for motor control, AC and DC servoamps, and uninterrupted power supplies has been developed and serialized. These IGBT modules are introduced.

Fig. 1 IGBT construction and equivalent circuit



2. TECHNICAL DEVELOPMENT OF LOW POWER LOSS IGBT

2.1 Development aims

Customer evaluation of the 1st generation IGBT showed that, depending on the application, they were not 100% satisfied with its power loss. For example, in inverter application, the power loss of the IGBT at 10 to 15kHz was not as low as expected compared to the power loss of the bipolar transistor at conventional carrier frequencies up to about 3kHz. This is thought to be due to the comparatively high on-state voltage (average 3.5V) and long fall time (average 0.5μs) of the 1st generation IGBT. Therefore, development of a 2nd generation high switching speed IGBT was promoted with a 30% or greater improvement in the on-voltage and fall time as the target based on customer needs.

2.2 Technical developments

2.2.1 Improvement of on-state voltage ($V_{CE\,(sat)}$)

The sectional construction and equivalent circuit of the IGBT are shown in *Fig. 1*. The on-state voltage of the IGBT is expressed by Ex. (1) below.

$$V_{CE(sat)} = V_{p^+-n^+} + V_{c,m} + I \cdot R_s + (R_{ch} + R_{acc} + R_{JFET}) \cdot I_{MOS} \quad \ldots\ldots (1)$$

In short, the IGBT on-state voltage is determined by the $p^+ - n^+$ junction voltage $Vp^+ - n^+$, conductivity modulated n^- region voltage drop $V_{c,m}$, other series resistance voltage drops $I.R_s$, and the power MOS section channel resistance Rch and pinching resistance (R_{JFET}). The voltage drop components computed for that dropping voltage at an IGBT of a certain cell size are shown in *Fig. 2*. In this case, the voltage drops the MOS section are especially large and of these, the voltage drop across the pinching resistance is especially large. When the lifetime of the n^- base region is

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 2 IGBT on-state voltage components (calculated)

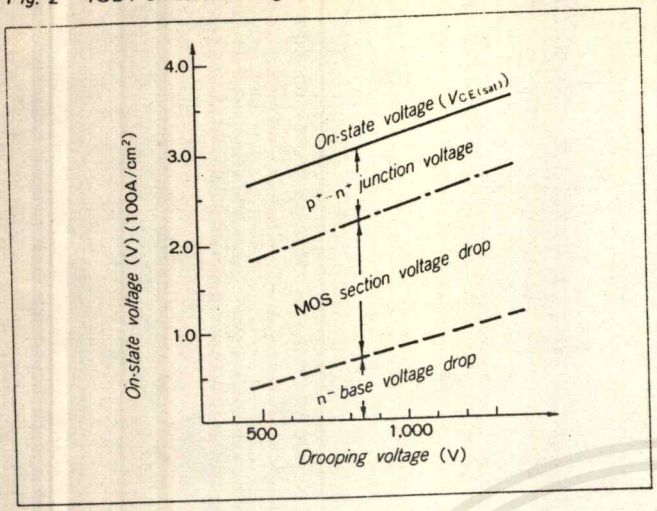
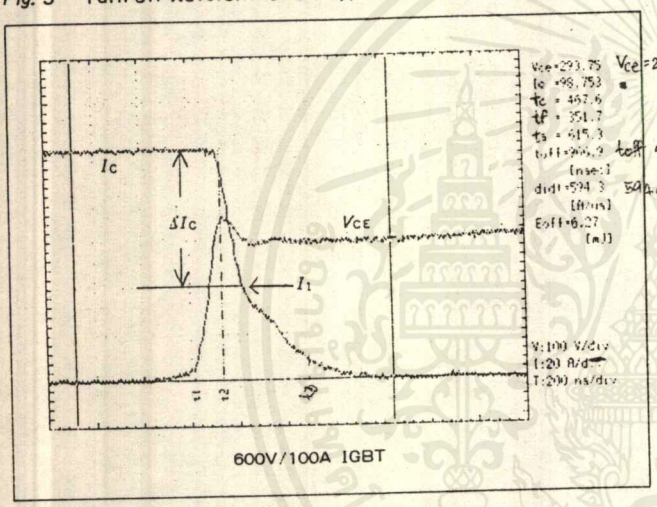


Fig. 3 Turn-off waveform of old type IGBT



lowered to realize higher speed, the voltage drop across the n⁻ base section increases suddenly like that of a PIN diode. From the results of such analysis, the following targets were set to lower the on-state voltage:

(1) Lowering MOS section resistance and increasing base current
(2) Improvement of on-state voltage and fall time trade-off by lifetime controlling technique

The main improvement contents are:

(1) Optimization of gate oxide film
(2) Cell size reduction and optimization
(3) Use of a new construction which lowers the pinching resistance
(4) Use of a new lifetime controlling technique

These technical developments lowered the on-state voltage approximately 30% compared to that of the old type IGBT.

2.2.2 Improvement of fall time (t_f)

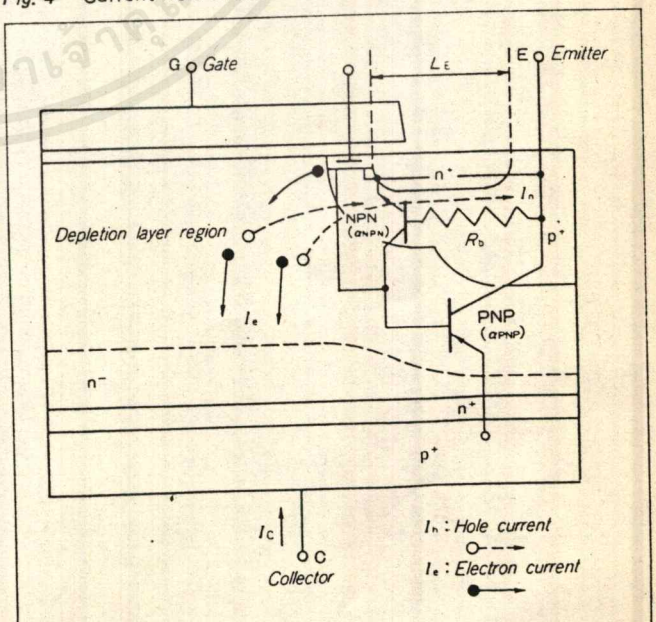
The turn-off waveforms of the old IGBT with L load are shown in *Fig. 3*. If it is assumed the current begins to drop when the gate voltage drop begins, à Cdv_{CE}/dt current, the so-called base current, is supplied by the inductance component, that is, the collector-emitter voltage rise, and a constant collector current flows continuously. However, when the V_{CE} voltage approaches a constant value, dv_{CE}/dt becomes very small and the Cdv_{CE}/dt current becomes zero and, therefore, a sudden collector current drop ΔI_C occurs. This ΔI_C is smaller than the normal on-state MOS current (I_{MOS}) because at turn-off, the effective β of the p^+ n^- – P^+ transistor becomes high due to spreading of the depletion layer. When the channel is closed and base current supplied to the n^- base becomes 0 like this, the collector current is eliminated over a comparatively long time by the extinction of recombination of the holes and electrons remaining in the n^- base at an attenuation constant determined by the carrier lifetime or back injection of the electron current to the p^+ collector, and other processes. Since most of the switching power loss of an IGBT is generated at this tail part, how to reduce this part is the main point. According to J. G. Fossum, as a result of applying the charge control method to the tail part of the IGBT, the tail current is given by the following equation:

$$I_c(t) \cong \frac{I_1 \exp(-t/\tau_H)}{1 + \dfrac{I_1 \cdot J_{NO} \cdot \tau_H}{A \cdot K_A \cdot q^2 \cdot n_i^2 \cdot D_p} \left\{1 - \exp\left(-\frac{t}{\tau_H}\right)\right\}} \quad \text{.....(2)}$$

Where, τ_H shows the high level injection lifetime and J_{NO} shows the saturation current for recombination electron injection to the p^+ collector. If J_{NO} is low enough to be ignored, the tail current is related to τ_H only and is attenuated exponentially by that recombination process. However, if J_{NO} is increased, since an a new electron back injection to p^+ collector extinction process is added to the recombination process previously mentioned, the tail time can also be reduced substantially. The following fall time reduction targets were set based on these analyzes:

(1) Increase of J_{NO}

Fig. 4 Current flow at load short-circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(2) Establishment of a lifetime controlling technique which improves the switching time and on-state voltage tradeoff.

The main improvement contents are:

(1) Optimization of the n^+ buffer and p^+ collector layer density and thickness

(2) Use of a new lifetime controlling technique

These technical developments made it possible to lower the fall time about 30% without increasing the on-state voltage.

2.3.3 Improvement of short circuit and turn-off capabilities

When a short-circuit occurs at a PWM inverter or other main circuit, high withstand voltage and large current stress are applied simultaneously to the element. The IGBT must not be destroyed before the protection circuit operates when a short circuit occurs. In the state shown in *Fig. 4*, the parasitic thyristor is latched up at $\alpha_{NPN} + \alpha_{PNP} = 1$ and gate control is lost and the IGBT is destroyed. If it is assumed that latch up takes place when the $n^+ - p$ junction potential (emitter n^+ part and p channel part junction) 0.7V exceeds the voltage drop $V_A = I_h \cdot R_b$ generated by the hole current directly below the n^+ emitter, the latch up current in the normal state is:

$$I_L = \frac{0.7}{\alpha_{PNP} \cdot R_b} \quad \text{.....(3)}$$

Therefore, to increase the latch up capability, R_b, α_{PNP}, and I_h must be reduced. The following targets were set to improve the short circuit capability:

(1) Proportional increase of MOS electron current

(2) Reduction of R_b and α_{PNP}

The main improvement contents are:

(1) Increase of MOS electron current by reducing the cell dimension.

(2) Use of R_b reduction construction

(3) Optimization of n^+ buffer and p^+ collector layer

These improvements provide a short circuit capability (short circuit pulse width rms value 20μs or more, 125°C) of a level equal to that of the old IGBT while reducing the on-state voltage substantially. When the IGBT is turned off from a large current, a high voltage is applied by the wiring inductance component, etc. When a large current and a high voltage are applied simultaneously, the charge in the depletion layer in the n^- base increases and the electric field in the depletion layer is increased and its multiplication factor increases and, finally, avalanche breakdown occurs and the IGBT is destroyed. This mechanism was analyzed by device simulation and the device construction was improved and the turn-off capability increased.

3. ELECTRICAL CHARACTERISTICS OF HIGH SWITCHING SPEED IGBT (L SERIES)

3.1 The output characteristics and on-state voltage and fall time

The output characteristics and on-state voltage and fall time tradeoff relationship of the 600V, 1200V L series and the old IGBT are compared in *Fig. 5*. For the 600V series,

Fig. 5 Output characteristics and V_{CE} and t_f tradeoff comparison

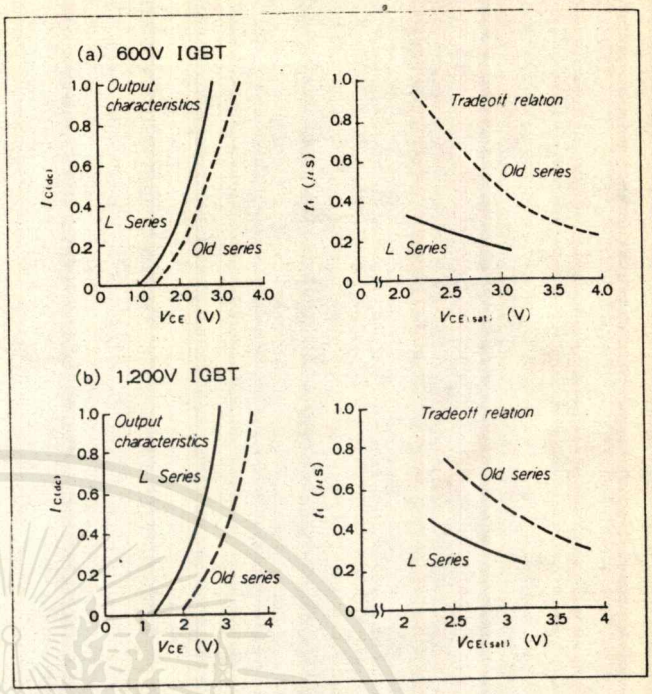


Table 1 Main electrical characteristics specifications of L Series

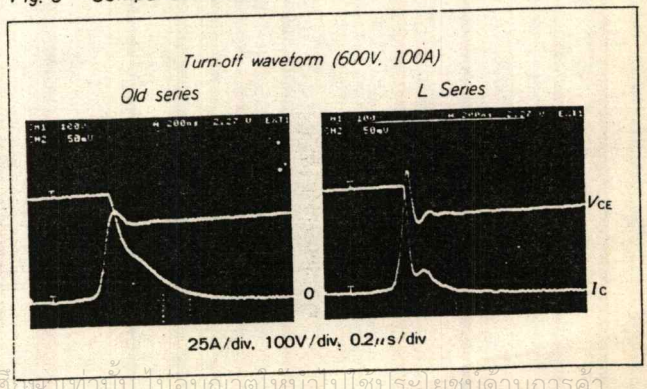
(a) 600V series

Item	Symbol	Conditions	Specification
Collector-emitter saturation voltage	$V_{CE(sat)}$	V_{GE} = 15V, $I_C = I_{C(dc)}$	Max 3.5V
Turn-on time	t_{on}	V_{CC} = 300V, $I_C = I_{C(dc)}$, V_{GE} = ±15V, R_G = specified value	Max 0.8μs
	t_{off}		Max 1.0μs
	t_f		Max 0.35μs

(b) 1200V series

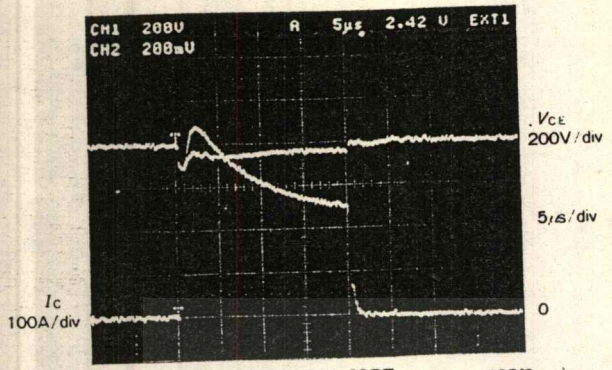
Item	Symbol	Conditions	Specification
Collector-emitter saturation voltage	$V_{CE(sat)}$	V_{GE} = 15V, $I_C = I_{C(dc)}$	Max 3.5V
Turn-on time	t_{off}	V_{CC} = 600V, $I_C = I_{C(dc)}$, V_{GE} = ±15V, R_G = specified value	Max 0.8μs
	t_{off}		Max 1.5μs
	tf		Max 0.5μs

Fig. 6 Comparison of turn-off waveforms



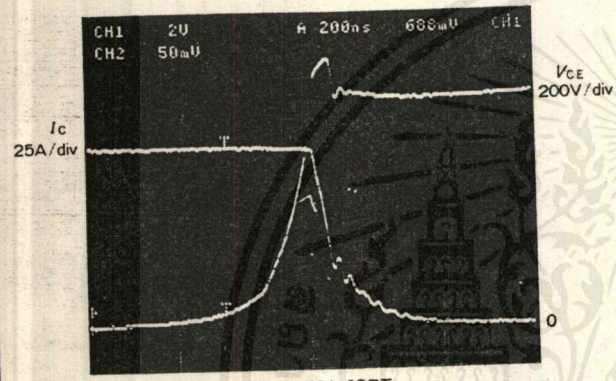
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

Fig. 7 Waveforms at load short circuit and turn-off capability measurement



1200V/50A IGBT (125℃ V_{CE}=800V)

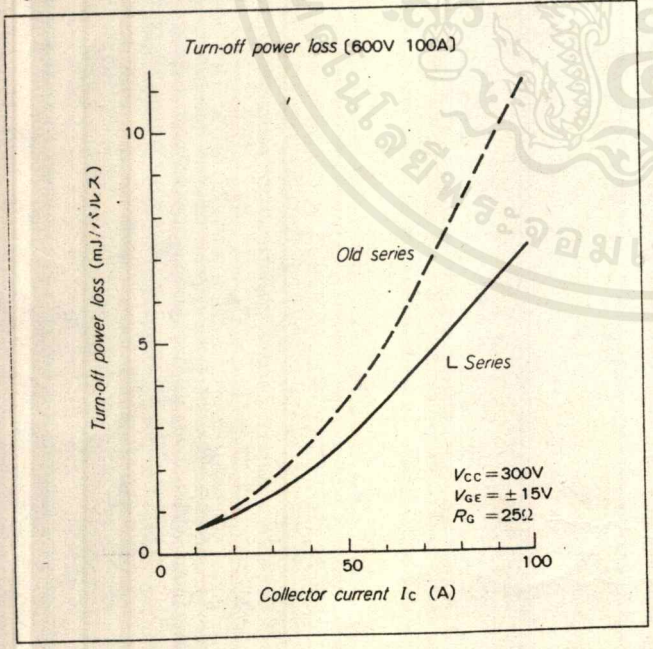
Current and voltage waveforms at load short circuit



1200V/50A IGBT

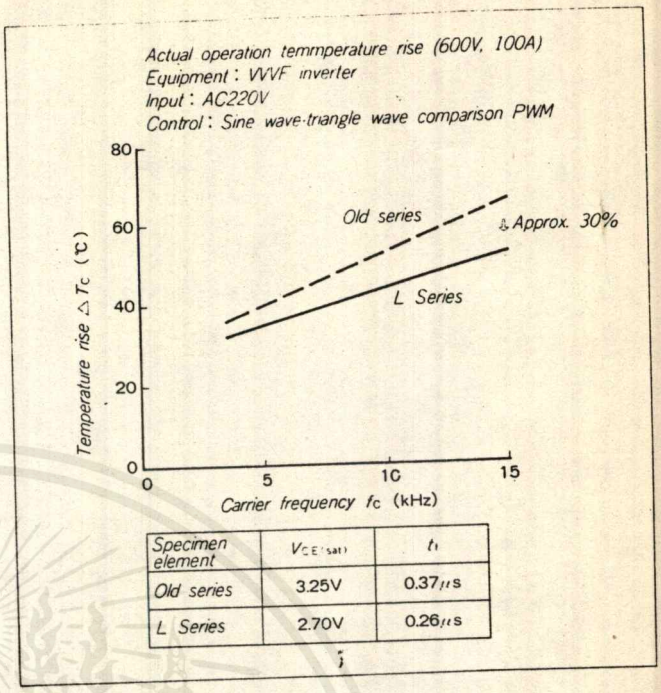
Current and voltage waveforms at turn-off capability measurement (125℃)

Fig. 8 Comparison of turn-off power loss



the average on-state voltage/fall time was improved from 3.5V/0.45μs to 2.8V/0.25μs and for the 1200V Series, the average on-state voltage/fall time was improved from 3.5V/0.45μs to 2.8V/0.35μs. The specifications of the main characteristics of the 600V and 1200V L series are shown

Fig. 9 Temperature rise at actual inverter operation



Specimen element	$V_{CE(sat)}$	t_f
Old series	3.25V	0.37μs
L Series	2.70V	0.26μs

Table 2 High switching speed IGBT modules series table

(a) 600V series

I_c (A)	Number of elements		
	6 pack	2 pack	1 pack
10	6MBI 10L-060		
15	6MBI 15L-060		
20	6MBI 20L-060		
30	6MBI 30L-060		
50	6MBI 50L-060	2MBI 50L-060	
75	6MBI 75L-060	2MBI 75L-060	
100	6MBI 100L-060	2MBI 100L-060	
150		2MBI 150L-060	
200		2MBI 200L-060	
300		2MBI 300L-060	1MBI 300L-060
400			1MBI 400L-060

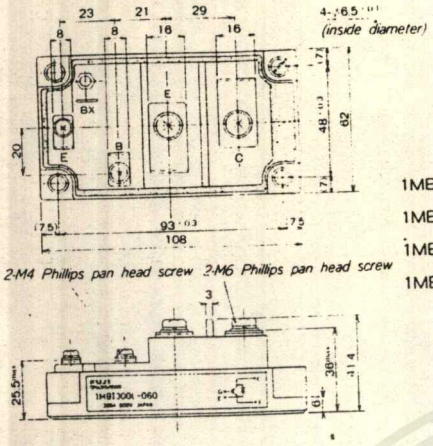
(b) 1200V series

I_c (A)	Number of elements		
	6 pack	2 pack	1 pack
8	6MBI 8L-120		
15	6MBI 15L-120		
25	6MBI 25L-120	2MBI 25L-120	
50	6MBI 50L-120	2MBI 50L-120	
75		2MBI 75L-120	
100		2MBI 100L-120	
150		2MBI 150L-120	
200			1MBI 200L-120
300			1MBI 300L-120

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

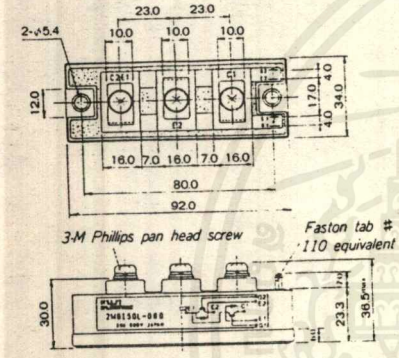
Fig. 10 IGBT modules outline dimensions

(a)



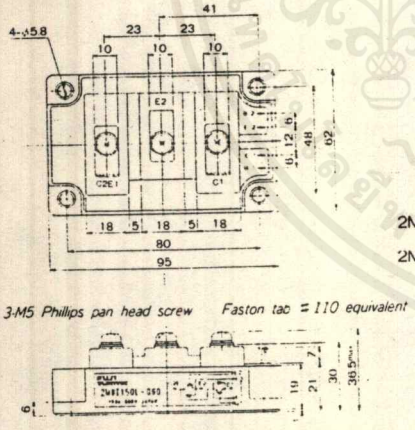
1MBI 300L-060
1MBI 400L-060
1MBI 200L-120
1MBI 300L-120

(b)



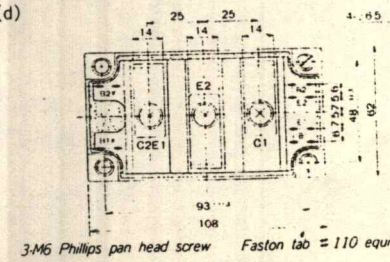
2MBI 50L-060
2MBI 75L-060
2MBI 100L-060
2MBI 25L-120
2MBI 50L-120

(c)



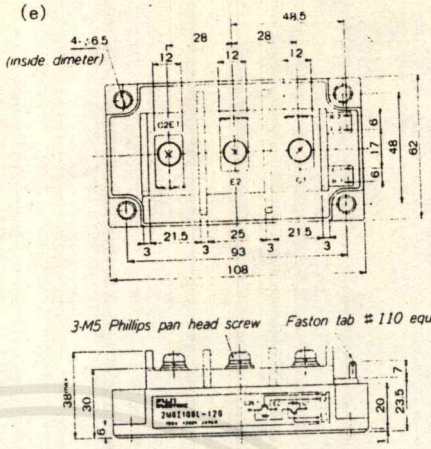
2MBI 150L-060
2MBI 200L-060

(d)



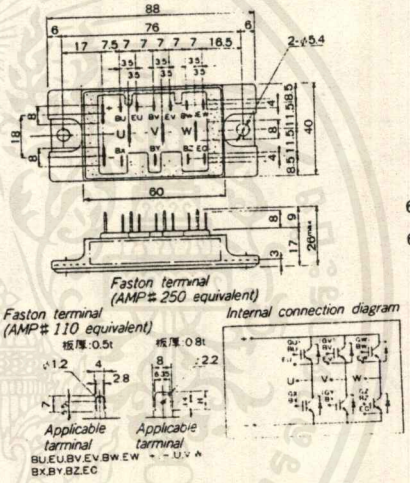
2MBI 300L-060

(e)



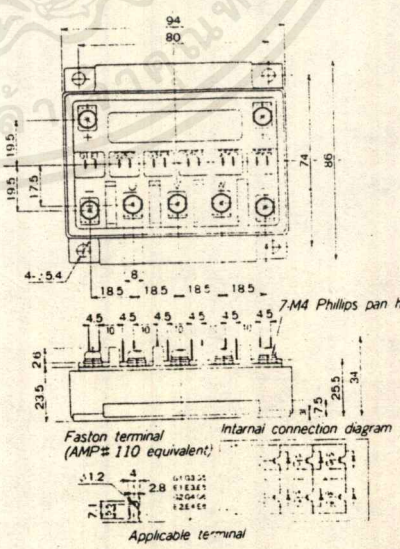
2MBI 100L-120
2MBI 150L-120

(f)



6MBI 10L-060
6MBI 8L-120

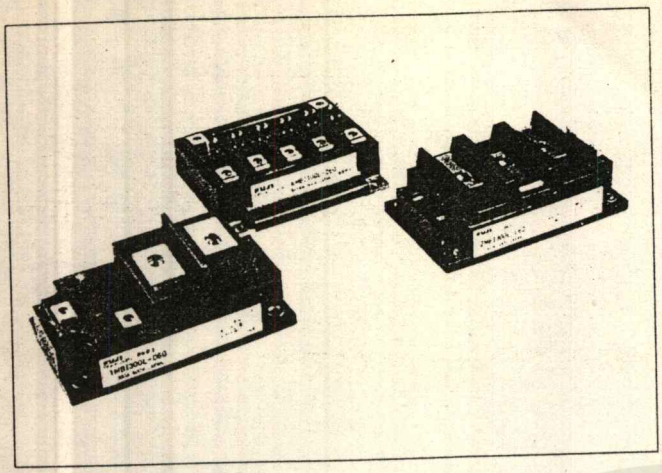
(g)



6MBI 100L-060
6MBI 25L-120
6MBI 50L-120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 11 IGBT module L Series



in *Table 1*. The 600V/100A turn-off waveforms are compared in *Fig. 6*. The IGBT module L Series can also reduce the turn-on power loss and switching power loss substantially compared to the old series. Especially, they are said to be the perfect IGBT modules for developing low acoustical noise, high performance, and small size inverters.

3.2 Short circuit and turn-off capability

The voltage and current waveforms of a 1200V/50A (L Series) IGBT module at a short circuit (T_C = 125°C) and turn-off capability (T_C = 125°C) measurement are shown in *Fig. 7*. The real short circuit time (V_{CC} = 800V, 125°C) is 20μs or more. Regarding the true gate turn-off capability (125°C) at a snubberless circuit the IGBT is not destroyed even by a current of double the collector rated current and a voltage stress of 1100V. The L Series has a sufficient breakdown capability even when abnormal.

3.3 Comparison of turn-off power loss and inverter operation power loss

The collector current and turn-off power loss relationship of a 600V/100A IGBT are compared in *Fig. 8*. The L Series can reduce the turn-off power loss about 30%. *Fig. 9* shows the relationship between the carrier frequency and IGBT module temperature rise at actual inverter operation. In the 10 to 15kHz high frequency region, the L Series can reduce the temperature rise approximately 30%. This is expected to make a large contribution to development of smaller and higher performance equipment.

4. HIGH SWITCHING SPEED IGBT MODULES SERIES

A table of the newly serialized high switching speed IGBT modules (L Series) series is shown in *Table 2*. The 600V series has been serialized from 10 to 400A and the 1200V series has been serialized from 8 to 300A. The outline dimensions of the package are shown in *Fig. 10*. The modules are shown in *Fig. 11*. We are confident that this abundant capacity series will meet the needs of the market.

5. CONCLUSION

The technical development points of the newly developed and serialized high switching speed IGBT modules (L Series) and there electrical characteristics features and the results of comparison at actual inverter operation were introduced above. These new L Series IGBT modules can reduced the total power loss approximately 30% compared to the old series. We are confident that they will meet the expectation of the inverter for motor control field which demands smaller size, higher performance, and lower acoustical noise equipment. We are also confident that they have performances which can be amply expected in the AC·DC servoamp, uninterrupted power supply, welder, and other switching mode power supply fields. Fuji Electric is already developing the next generation IGBT modules. In the future, we will accumulate technical innovations and pour our efforts into the development of high performance power devices matched to diverse market needs and contribute to the growth of the power electronics industry.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UDC 621.316.93./94..[621.382.049.76:621.382.33.026 G21.318.57]

PROTECTION OF IGBT MODULES IN INVERTER CIRCUITS

Tadashi Miyasaka
Shyuji Miyashita

1. FOREWORD

For general-purpose inverters, NC machine tools, uninterrupted power supplies, and other power converters, small size, light weight, low acoustics noise, and high efficiency are demanded. Various high-speed, low loss devices have been developed and commercialized to meet this need. The IGBT is a device with the low saturation voltage characteristic of a power bipolar transistor and the high switching speed characteristic of a MOSFET and is the power device which is currently attracting the most attention.

Application of this IGBT to a VVVF inverter is taken as an example and the overvoltage and overcurrent generation mechanism and the related element characteristics and destructive withstand capability and basic protection method are described.

2. OVERVOLTAGE PROTECTION

2.1 Main causes of overvoltage generation

Figure 1 shows the an IGBT application circuit example and *Fig. 2* shows the operation waveforms at IGBT turn-off.

When the IGBT is turned off, a high voltage is induced in the stray inductance of the main circuit by the abrupt change of the main circuit current and a switching surge voltage is generated.

The protection method against this switching surge voltage is described here.

Fig. 1 Example of application to VVVF inverter

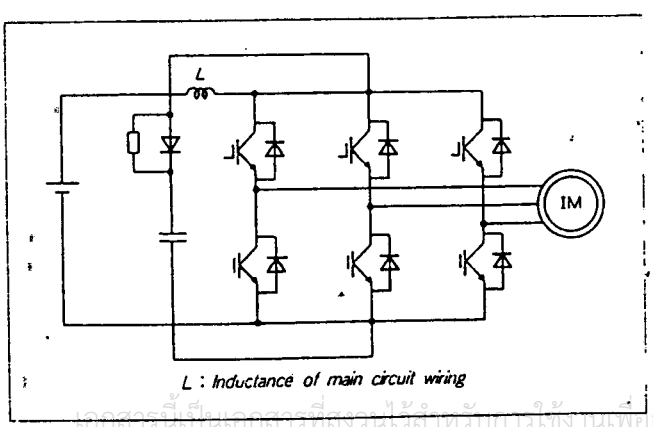


Fig. 2 IGBT turn-off operation waveforms

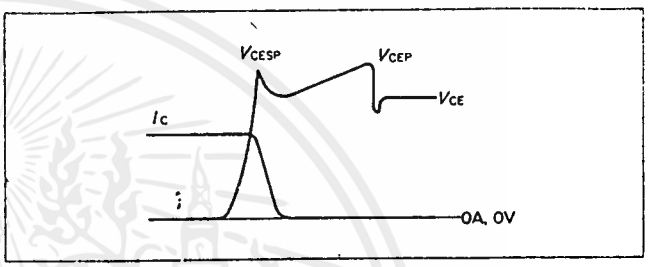
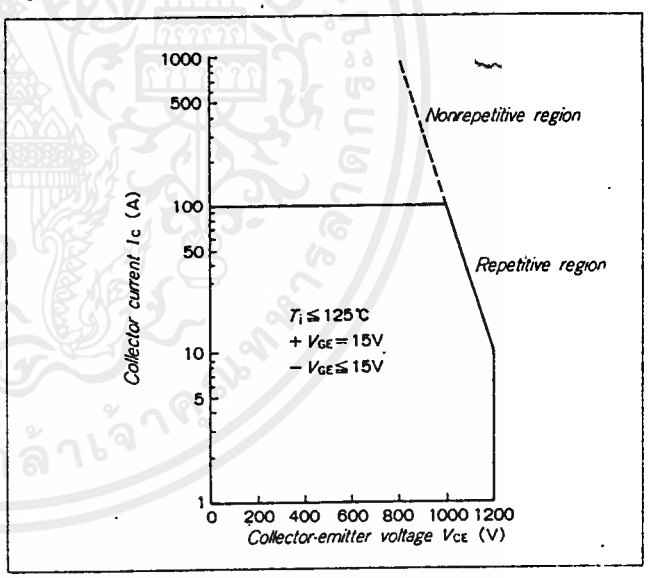


Fig. 3 IGBT RBSOA (2MBI50-120)

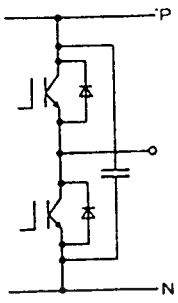
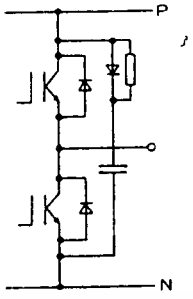
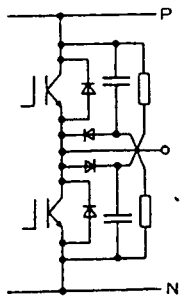


2.2 Snubber circuit

The RBSPA (Reverse Biased Safe Operating Area) of a IGBT is shown in *Fig. 3*. When the turn off locus exceeds the RBSOA due to the previously mentioned switching surge voltage, the element is destroyed. A snubber circuit is used to keep the turn-off locus within the RBSOA by controlling the switching surge voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1 Examples of snubber circuit

	(a)	(b)	(c)
Connection diagram (for one phase)			
Application objective	Small capacity IGBT (~ 50A)	Medium capacity IGBT (~ 200A)	Large capacity IGBT (300A ~)
Notes	A voltage is oscillated easily by the resonant circuit consisting of the main circuit inductance and the snapper capacitor.	If the snapper diode is selected incorrectly, a high spike voltage will be generated and a voltage will be oscillated at snapper diode reverse recovery.	If the snapper diode is selected incorrectly, a high spike voltage will be generated and a voltage will be oscillated at snappe snapper diode reverse recovery.

2.3 Types of snubber circuits

Specific snubber circuits and application objectives and notes are shown in *Table 1*.

2.4 Snubber circuit basic design method

The discharge-restraint snubber is the most practical IGBT snubber . Its basic design is described below.

(1) Snubber circuit basic design method

The capacitance (C_s) of the snubber capacitor is found from the following equation:

$$C_s = \frac{LI_o^2}{(V_{CEP} - E_d)^2} \quad \cdots\cdots (1)$$

where, L : Stray inductance of main circuit
I_o : Collector current at IGBT turn-off
V_{CEP} : Ultimate value of snubber capacitor voltage
E_d : DC power supply voltage

(Note that the allowable V_{CEP} differs with the current as shown by the RBSOA.)

(2) Snubber resistance (R_s) design

The function demanded of a snubber resistor is that is discharge the charge stored in the snubber capacitor until the IGBT performs the next turn-off operation. When the snubber resistance is found under the condition which discharges 90% of the stored charge before the next turn-off operation, the following equation is obtained:

$$R_s \leqq \frac{1}{2 \times 3 \times C_s \times f} \quad \cdots\cdots (2)$$

where, f : Switching frequency

However, if the snubber resistor is too small, the snubber circuit current will oscillate and the peak collector current at IGBT turn-on will also increased and, therefore, it should be made the largest value in the range which satisfies Eq. (2).

The snubber resistor power loss is unrelated to the snubber resistor value and is found from Eq. (3).

$$P_s = \frac{L_s \times I_o^2 \times f}{2} \quad \cdots\cdots (3)$$

where, L_s : Snubber circuit inductance

(3) RBSOA consideration method

The spike voltage V_{CEP} during the IGBT turn-off process is found from Eq. (4).

$$V_{CEP} = E_d + V_{FM} + L_s \cdot di/dt \quad \cdots\cdots (4)$$

where di/dt : Collector current rate of change during drop period
V_{FM} : Snapper diode transient forward voltage drop of snapper diode (Generally, 20-30V for 600V class snapper diode and 40-60V for 1 200V class snapper diode)

This V_{CEP} must be in the RBSOA. To suppress the V_{CEP}, the high-speed diode with a small transient forward voltage drop must be selected and the inductance of snubber circuit must be kept as possible.

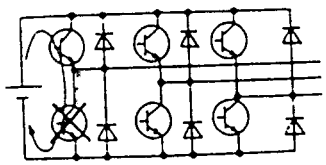
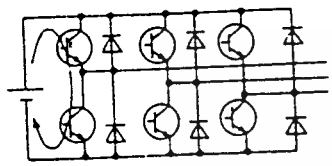
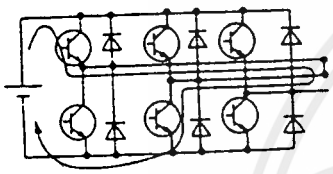
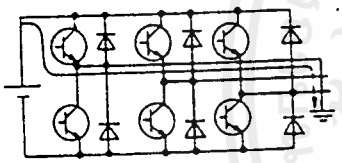
3. OVERCURRENT PROTECTION

3.1 Main causes of overcurrent generation

With a VVVF inverter, the rush current at motor starting, erroneous operation of the control circuit, or drive circuit, erroneous wiring, etc. may cause arm short circuit, output short circuit, etc. and an overcurrent may flow in the IGBT. Of these, for short circuits and other troubles, the current change is very fast and a very high voltage and large current duty is imposed on the elements

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2 Short circuit phenomena and main generation causes

Short circuit path	Cause
Arm short circuit 	Destruction of transistor or diode
Series short circuit 	Control circuit, drive circuit trouble or erroneous operation by noise.
Output short circuit 	Wiring operation, etc. man-made mistake and destruction of load insulation.
Ground short circuit 	Same as above.

and, therefore, an overcurrent must be detected quickly and the inverter self-trip so that the elements are not destroyed.

The short circuit phenomena and main generation causes at an inverter circuit are shown in *Table 2*. Short circuit phenomena can be grouped into the following four kinds:

(1) Arm short circuit
(2) Series short circuit
(3) Output short circuit
(4) Ground short circuit

The 2MBI50–120 is taken as an example and the withstand capability at various short circuits is studied and protection methods are described here.

3.2 IGBT short circuit withstand capability

The DC supply voltage at an inverter circuit is shown by Eq. (5).

$$E_d = V_{ac} \times 1.1 \times \sqrt{2} \quad \cdots\cdots\cdots\cdots\cdots (5)$$

where, power supply voltage rate of change = 10%

For AC input 480V used by a 1200V IGBT, the DC supply voltage is 747V and an elements that will not be destroyed even if a short circuit is generated at this voltage is necessary.

Fig. 4 Measurement circuit simulating arm short circuit

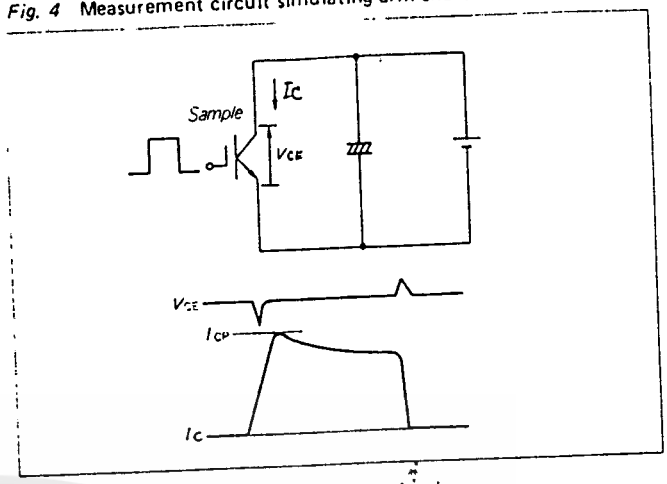


Fig. 5 Output characteristics at short circuit

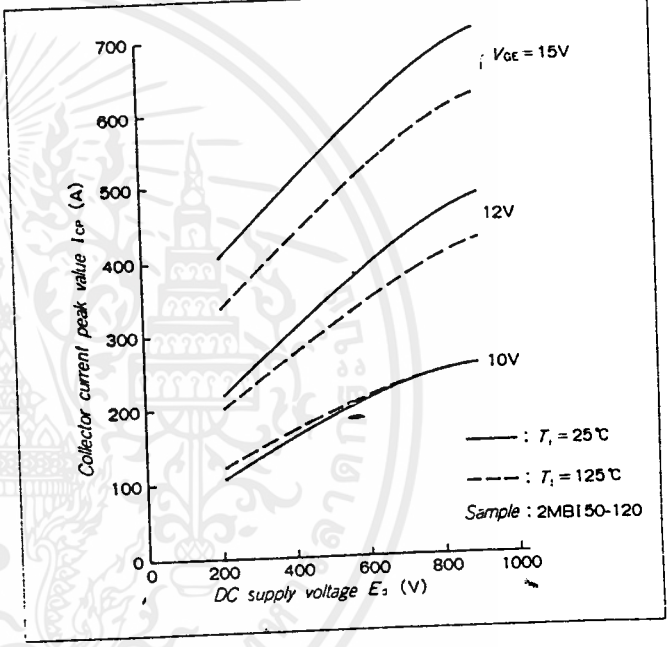
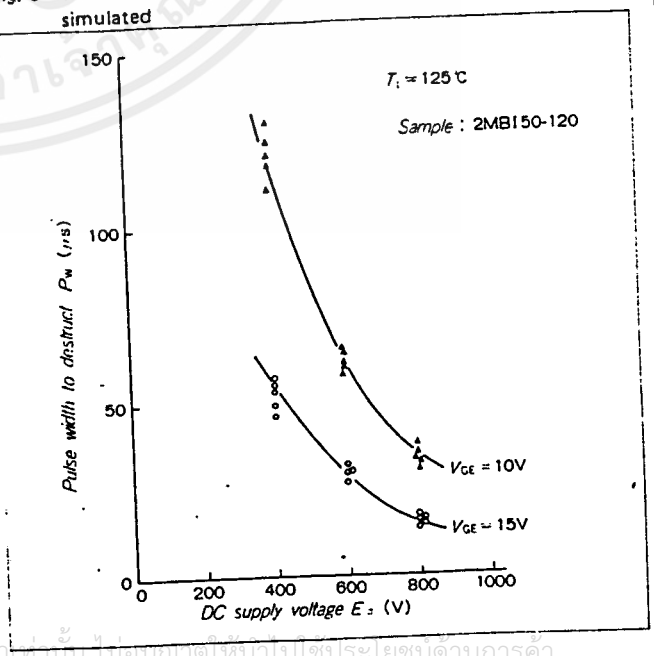


Fig. 6 Short circuit withstand capability when arm short circuit simulated



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 7 Series short circuit simulation measurement circuit and operation waveforms

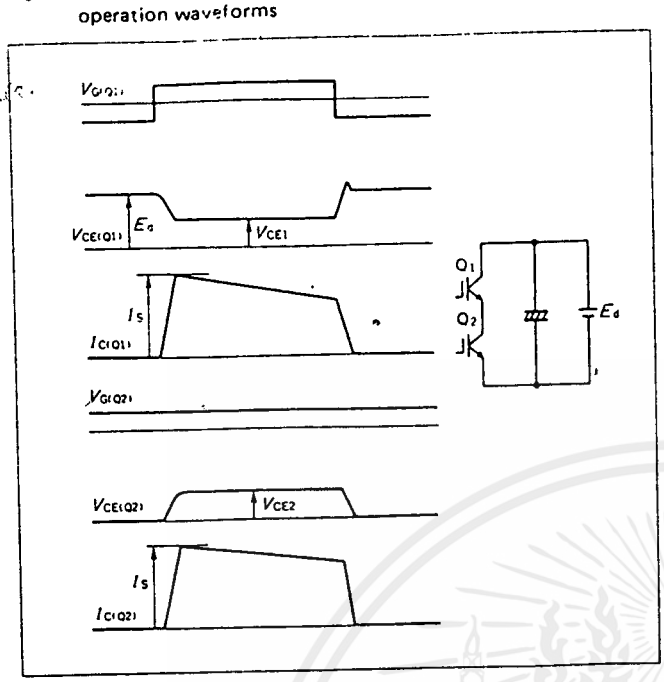


Fig. 8 IGBT output characteristics at series short circuit

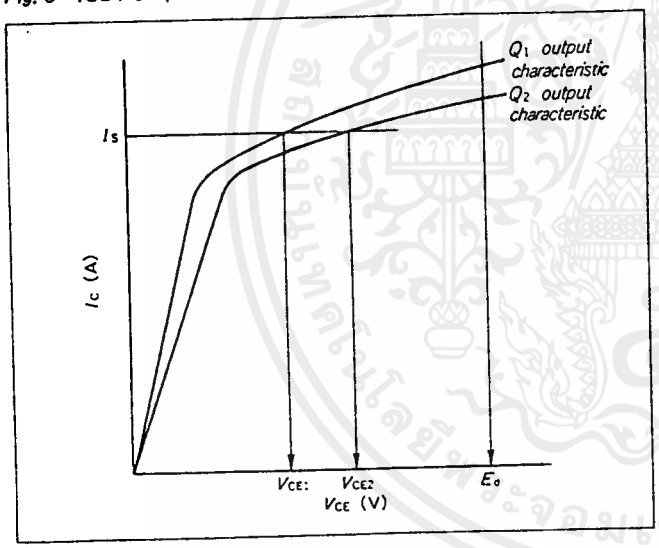


Fig. 9 Short circuit withstand capability when series short circuit simulated

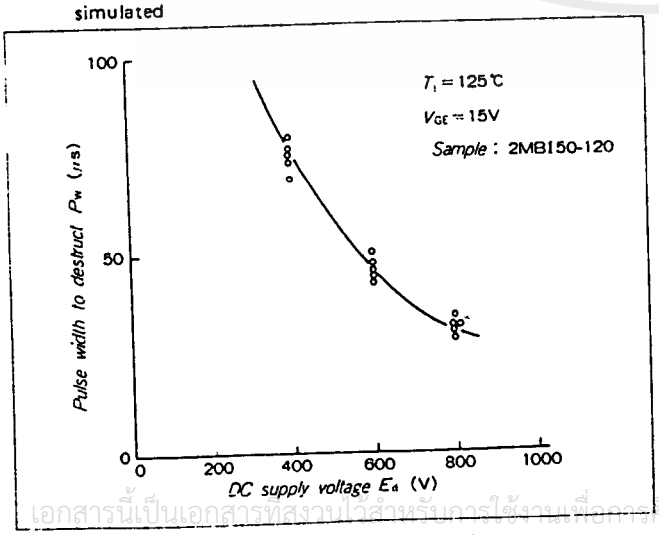


Fig. 10 Short circuit withstand capability when output short circuit simulated

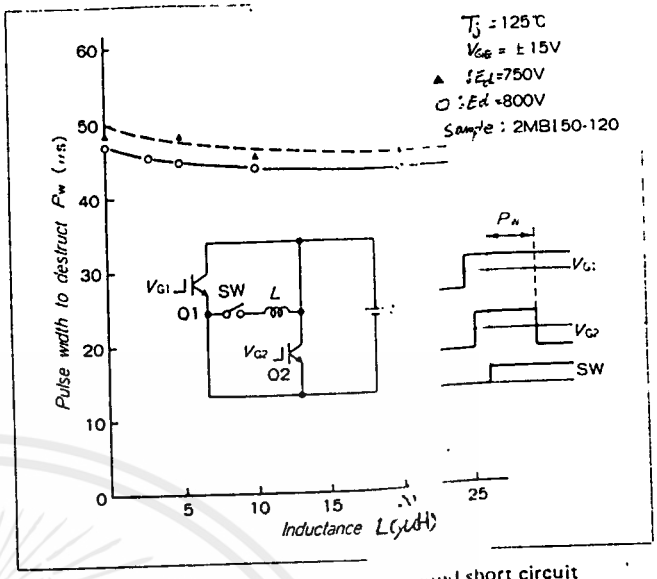
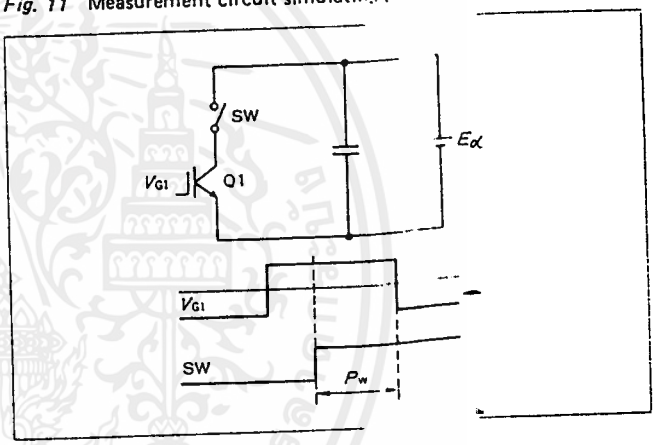


Fig. 11 Measurement circuit simulating ground short circuit



(1) Arm short circuit

A measurement circuit simulating an arm short circuit is shown in *Fig. 4* and the DC supply voltage and short circuit current change are shown in *Fig. 5*. As shown in *Fig. 5*, the collector current at short circuit is limited by the output characteristic of the IGBT and does not become a large value such as that determined by the circuit impedance. However, if E_d = 750V is taken as an example, the peak collector current becomes approximately 600A and is 12 times the rate current.

The results of measuring the pulse width to destruct at the circuit of *Fig. 4* are shown in *Fig. 6*.

(2) Series short circuit

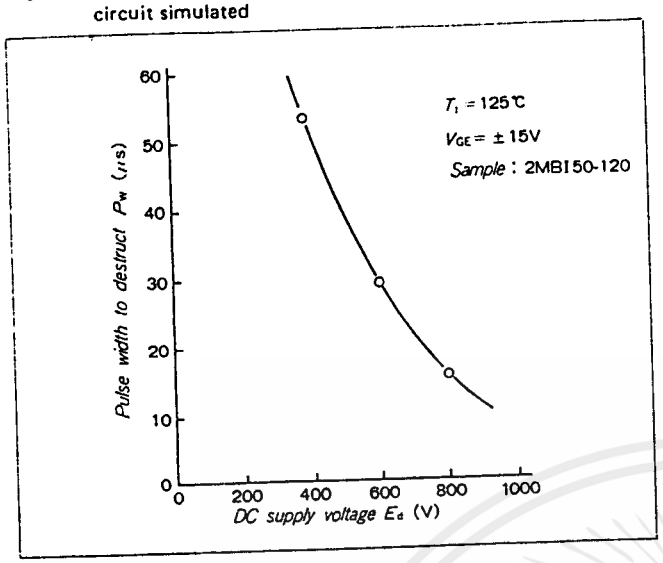
The waveforms for series short circuit with two elements are shown in *Fig. 7*. For series short circuit of two elements, as shown in *Fig. 8*, the DC voltage is divided between V_{CE1} and V_{CE2} by the output characteristic of each element and the collector current is also considered to be lower than for an arm short circuit. The destruct withstand capability data for series short circuit is shown in *Fig. 9*.

(3) Output short circuit

For an output short circuit, since the wiring inductance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 12 Short circuit withstand capability when ground short circuit simulated



from the standpoint of the short circuit path differs with the length of the output wire and the short circuit location, the short circuit current rise ratio (di_c/dt) is not constant. Therefore, it have been reported for bipolar transistor that the short circuit withstand capability become small due to the peak collector current increasing at small wiring inductance. The relationship between IGBT output short circuit withstand capability and inductance is shown in *Fig. 10*. For an IGBT, there is no wiring inductance dependence and the withstand capability does not change. Moreover, when compared by time up to destruction, it has a withstand capability of about 4 times that of *Fig. 4* which simulated an arm short circuit.

(4) Ground short circuit

A measurement circuit simulating a ground short circuit is shown in *Fig. 11*. For a ground short circuit, the sum of the reverse electromotive force and the DC supply voltage (E_{d2}) may be impressed on the IGBT and is considered to be the most severe condition of the short circuit phenomena shown in *Table 2*. The results of measurement of the pulse width to destruct means of the circuit of *Fig. 11* are shown in *Fig. 12*. If the supply voltage is the same, the short circuit withstand capability at arm short circuit (*Fig. 4*) and ground short circuit (*Fig. 11*) is about the same.

From the study results above, for an IGBT, protection against almost all short circuit phenomena is considered to be possible by evaluating the short circuit withstand capability and quickly cutting off the gate within that withstand capability.

3.3 Protection circuit example

As previously described, whereas, compared to a bipolar transistor, an IGBT is sufficient if evaluated by one kind of circuit (*Fig. 4*) for various short circuit phenomena, its pulse width to destruct is short so that high speed cutoff is necessary.

Fig. 13 Short circuit protection circuit example

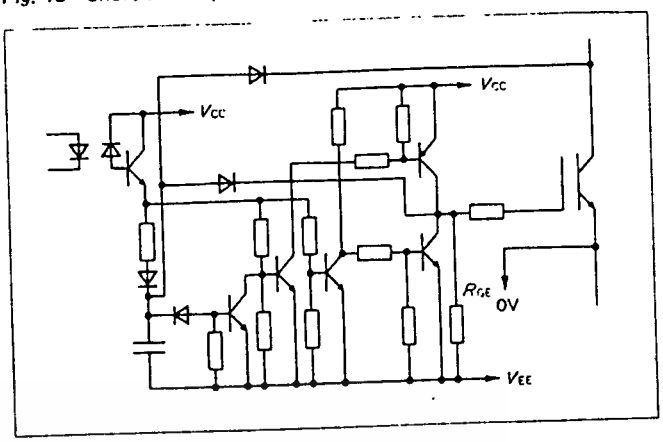


Fig. 14 IGBT RBSOA and operation orbit at short circuit

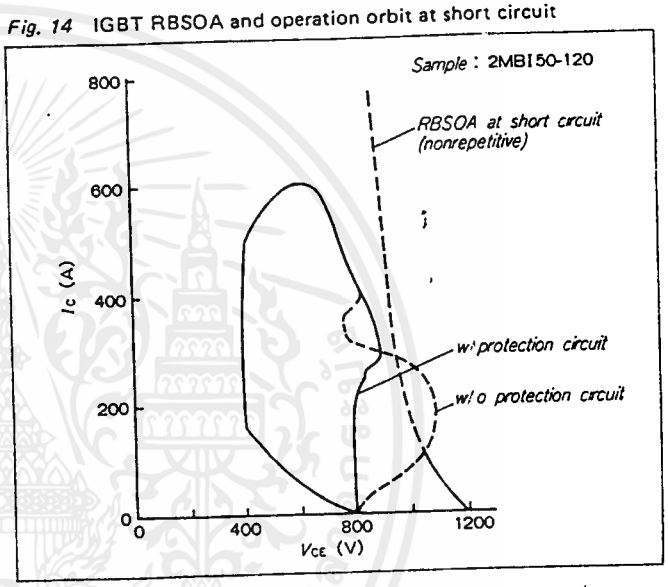
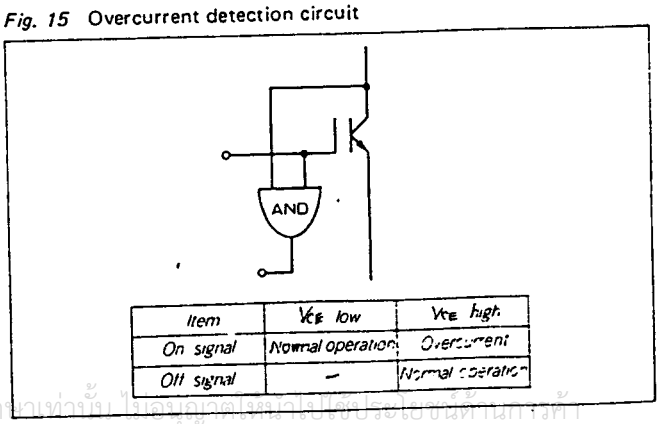


Table 3 Drive hybrid IC series table

Applicable IGBT	600V IGBT drive		1200 IGBT drive	
	~ 150A	~ 400A	~ 75A	~ 300A
Medium speed type	EXB850	EXB851	EXB850	EXB851
High speed type	EXB840	EXB841	EXB840	EXB841

Medium speed type: Drive circuit signal propagation delay Max 4μs
High speed type: Drive circuit signal propagation delay Max 1.5μs

Fig. 15 Overcurrent detection circuit



ไฟล์นี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 16 Soft cutoff operation waveforms

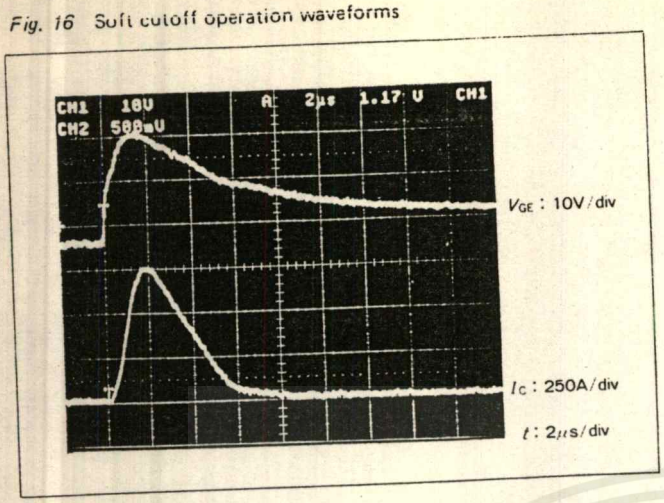
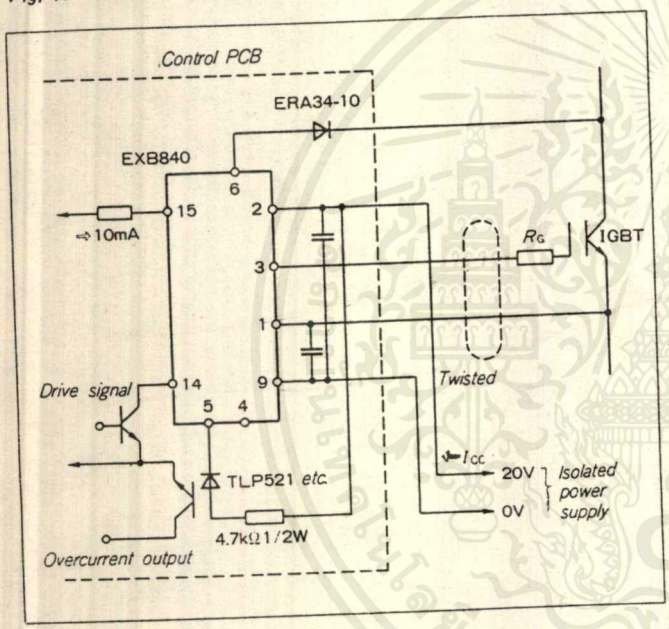


Fig. 17 EXB840 application circuit example



However, especially with large current devices, when the overcurrent at short circuit is cutoff at high speed by an IGBT, the surge voltage applied between the collector and emitter go across the RBSOA shown in *Fig. 3* and the element may be destroyed. Turning off the IGBT at slow speed at short circuit only is effective in avoiding this.

Fig. 13 is an example of a drive circuit for performing this operation. This circuit controls the turn off speed of IGBT by the conparatively high resistance when the short circuit occure, both of the output stage transistor (RGE), in the drive circuit are turned off at the sametime, and to electric charge in the gate capacitor of IGBT is discharged through high resistance (RGE), so that the IGBT turns off slowly. *Fig. 14* shows the turn off locus when this circuit is applied and not applied.

3.4 Drive hybrid IC application example

Fuji Electric has commercialized drive hybrid IC with built-in overcurrent protection circuit. An example of a circuit using this hybrid circuit is introduced here.

(1) Product series

The product series is shown in *Table 3*. Two types each by applicable IGBT current serialized for the medium and high speed types for a total of 4 types. Selection of the best driver for the application can be selected.

(2) Application circuit example

These hybrid ICs have the overcurrent detector shown in *Fig. 15* and the soft cutoff circuit at overcurrent shown in *Fig. 16* built-in.

They also have a built-in off gate reverse bias power supply circuit and since they are operated by a single power supply (20V), simplification of the drive circuit is easy.

An application circuit example using the EXB840 is shown in *Fig. 17*.

4. CONCLUSION

The overvoltage and overcurrent production technology for the IGBT module was described above. The main points are summarized below.

(1) Overvoltage protection: The operation locus is kept in the RBSOA by optimum design of the snubber.

(2) Overcurrent protection: Short circuit overcurrent protection is performed by performing element evaluation by a circuit that simulates an arm short circuit and cutting off the IGBT quickly enough that the element is not destroyed. Soft cutoff is effective in keeping the operation locus in the RBSOA at this time.

Development of technology for the application of IGBT modules to inverter circuits is said to have just started and the authors will be happy if this paper assists in the IGBT module protection circuit design.

We will put our efforts into the development of new products capable of simplifying and expanding the protection range of protection circuit further in the future.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UDC: 621.382.049.76/.77:621.382.026:621.318.57

PROGRESS IN MOS-GATED POWER DEVICES

1990

Yoshiyuki Uchida

1. Foreword

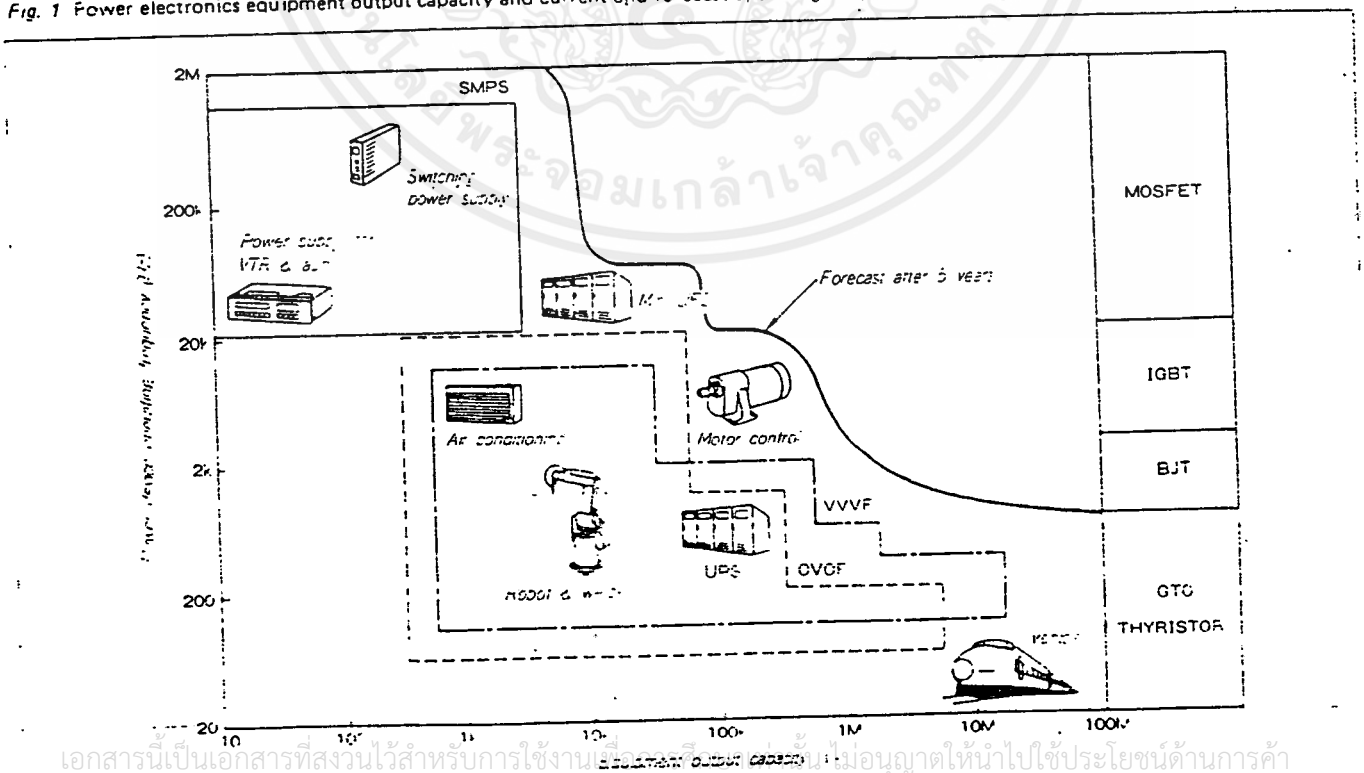
Power semiconductor devices. the key component in the aim toward advanced. efficient, small, light, and low acoustic noise power electronics equipments and system, are being developed and improved. Application to MOS (Metal-Oxide Semiconductor) gated power devices allows high speed switching and simplification of the gate driving circuit (voltage driving) of power switching devices and has led to major breakthroughs in the power electronics field. The current state of MOS-gated power device technology that has played a leading role of power devices. is described and future trends are considered.

In *Fig. 1*. the output (VA) of such typical power electronic equipments as the VVVF (Variable Voltage Variable Frequency) inverter. CVCF (Constant Voltage Constant Frequency) inverter. and SMPS (Switching Mode Power Supply) is shown on the horizontal axis and the operation frequency of the power device used is shown on the vertical axis. The power device operating frequency is set in steps. Each set value is considered to have the following meaning:

(1) Several hundred Hz : Use in high capacity equipment
(2) Several kHz : High quality output waveform
(3) 10-20 kHz : Low acoustic noise
(4) Higher : High efficiency (switching power supply)

IGBT (Insulated-Gate Bipolar Transistor) or power MOSFET and other MOS-gated devices are used in category (3) and (4) devices. The forecast after five years is shown in the figure. The operating frequency of opwer devices will be increased in the future to increase eqtipment efficiency

Fig. 1 Power electronics equipment output capacity and current and forecast operating frequency of power device used



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and quality. This is expected to be accompanied by a sudden rise in demand for MOS-gated power devices and advanced, high performance, and smaller devices.

2. POWER MOSFET

Taking advantage of their excellent high speed switching performance. the power MOSFET has already becomes the main power device for switching power supplies and its field of application is spreading. Compared to the bipolar transistor, the power MOSFET features (1) short switching time, (2) low gate driving power, (3) wide safe operating range (ASO). etc. The line-up of Fuji power MOSFET products is shown in *Table 1*. Recent technological topics are discussed below.

2.1 Improvement of basic performance

Power MOSFET are used in switching power supply, fluorescent lamp ballast, and a wide range of other fields. The performances demanded in common are (1) low on-state resistance, (2) high-speed switching, and (3) high ruggedness at abnormal circuit operation.

The annual transition of the product of the on-resistance and effective chip area ($R_{on} \cdot A$) is shown in *Fig. 2*. Lowering of the on-state resistance by technological revolution, centered about microfabrication technology, is especially noticeable with low blocking voltage devices. Trench structure devices. etc. are also being studied as a means of reducing the on-state resistance tremendously. Lowering of the on-state resistance is expected to advance further in the future. Lowering the input capacitance (C_{iss}), especially, the gate-drain (C_{GD}) capacitance. is effective in raising the switching speed. The C_{iss} of leading devices has becomes less than one-half that of the initial devices by optimiza-

Table 1 Fuji power MOSFET product line-up

Series	Features	Application
F-I	Standard series	Switching power supply. fluorescent lamp ballast, etc
F-II	30% t_{off} reduction	
FAP*-II	High ruggedness	
F-III	Logic level device	Battery-powered equipment, automobile, etc.
FAP-III	High ruggedness	
IPS	Intelligent power switch	
F-V	FRED (Fast Recovery Diode) FET	Inverter

*FAP: Fuji Avalanche Proof

Fig. 2 Annual transition of on-state resistance and effective chip area ($R_{on} \cdot A$) product versus power MOSFET blocking voltage (BV_{DSS})

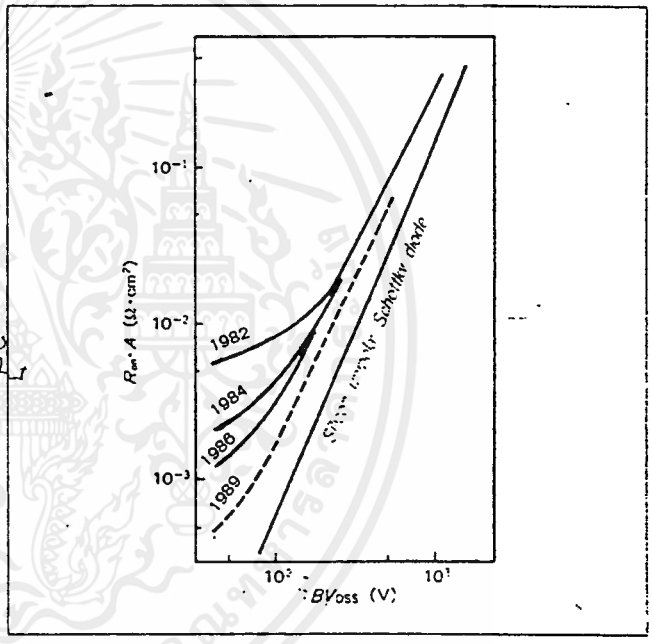
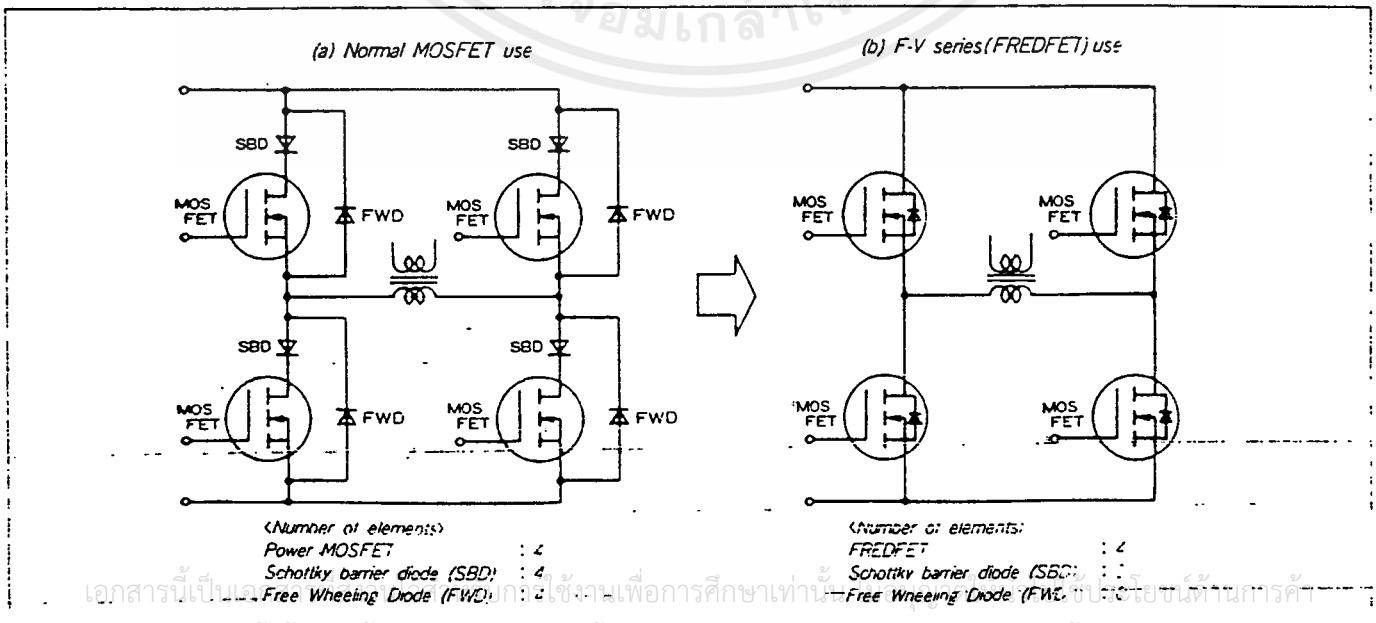


Fig. 3 Motor control circuits



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

tion of the gate oxide film thickness and optimization of the chip pattern by device simulation technology.

The main failure modes of power MOSFET are caused by (1) gate breakdown by static electricity, (2) counter electromotive force at inductance load, etc. The quality of the gate oxide film was improved as a countermeasure against the former, but a zener diode is also provided between the gate and source. In mode (2), a device that can resist breakdown even when a counterelectromotive force exceeding the maximum rating is applied and the device enters the avalanche region. Fuji Electric has developed and serialized the FAP (Fuji Avalanche Proof) series for these applications.

2.2 Logic level device (F-III)

Logic level devices that can be driven directly by microcomputer or other IC have been commercialized. These are the F-III series of *Table 1*. The normal gate driving voltage of about 10V has been lowered to 4-5V with these devices by reducing the gate film thickness and channel region resistance value control. Their application to battery-powered apparatus, including automobiles, is expanding steadily.

2.3 Devices with built-in free wheeling diode (F-V)

Motor control and similar applications require switching power devices and free wheeling diodes. Theoretically, a diode built-in between the drain and source of a power MOSFET can also be used as a free wheeling diode. However, for conventional devices, diode performance is insufficient and the diode is easily destroyed under actual usage condition. Therefore, it was used with a circuit configuration that killed the built-in diode by using a Schottky barrier diode (SBD) in addition to a discrete free wheeling diode as shown in *Fig. 3*(a). Recently, a device with built-in free wheeling diode was developed through advances in carrier lifetime control process and device design technology which eliminates current localization during turning-off of the diode. The F-V series is shown in *Table 1*. The circuit configuration can be simplified as shown in *Fig. 3* (b) by using F-V series power MOSFET. Dual packs and six packs power modules using F-V series chips are also available for inverter applications.

3. IGBT

Power MOSFET have excellent high-speed switching performance. Device with a comparatively low blocking voltage (up to about 300V) have a low on-state voltage. However, because they are unipolar devices, conductivity modulation does not occur and a big disadvantage of high blocking voltage devices is that their on-state voltage is high. Therefore, overall replacement of bipolar transistor (BJT) by power MOSFET is impossible. IGBT, which is a bipolar device with MOS gate, appeared as a device which covers the field of applications not covered by power MOSFET and technological advances are being made rapidly and will soon take over the main role of conventional

Table 2 Fuji IGBT product line-up

Class	Application		Series
Module	Motor control, UPS	~20kHz	Standard series 600V/10~400A 1200V/ 8~300A
			High-speed switching series (L series) 600V/10~400A 1200V/ 8~300A
		~5kHz	Low on-state voltage series (F series) 600V/10~400A 1200V/ 8~300A
Discrete	Microwave oven, IH cooker		900V/50~60A
	Television, display horizontal deflection circuit		1500V/12A
	Motor control		600V/10~50A 1200V/ 8~25A

Fig. 4 Fuji IGBT module series

Package	600V series	1200V series
 Six packs	10A 15A 20A	8A
 Six packs	30A	15A
 Six packs	50A 75A 100A	25A 50A
 Dual packs	50A 75A 100A	25A 50A
 Dual packs	150A	75A
 Dual packs	200A	100A
 Dual packs	300A	150A
 Single	400A	200A 300A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

switching power devices from BJT. At the present time, the features of the IGBT are:

(1) Gate drive circuit can be simplified (voltage drive)
(2) Higher switching speed than BJT
(3) High blocking voltage an low on-state voltage are available simultaneously

The Fuji Electric IGBT product line-up is shown in *Table 2*. The Spectrum of the discrete and module products are being expanded.

3.1 Module

The Fuji Electric IGBT module series is shown in *Fig. 4*. A full line-up of 600V and 1200V voltage product has been serialized.

The standard series modules called 1st generation IGBT are currently being widely used. Its main application is a low acoustical noise inverter that takes advantage of the high-speed switching performance of the IGBT. PWM (Pulse Width Modulation) control inverters usually use a carrier frequency of 1 to 3 kHz. Since the audible noise can be reduced tremendously by making the carrier frequency 10kHz or higher. some low output low acoustical noise inverters using conventional power MOSFET have been practicalized. The low acoustical noise inverter using an IGBT has become popular through the development and commercialization of the IGBT in recent years.

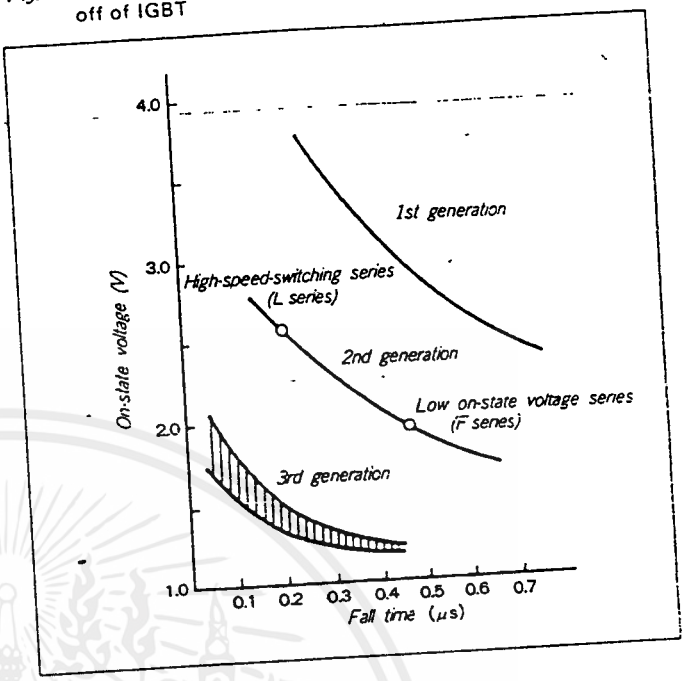
The advance of IGBT technology is amazing and a 3rd generation IGBT module is being developed. *Figure 5* shows the so-called trade off characteristic of the IGBT turn-off fall time (t_f) and on-state voltage ($V_{CE(sat)}$). Fuji Electric has developed (1) microcell use and (2) lifetime control process optimization. and other new technology. in addition to 1st generation IGBT technology. and established 2nd generation IGBT technology that improved the trade-off characteristic tremendously. The following two series have been commercialized as 2nd generation IGBT:

(1) High-speed switching series (L series)
(2) Low on-stage voltage series (F series)

The L series is for low acoustical noise inverter and other high frequency applications and features high-speed switching performance. On the other hand. the F series has a much better on-state voltage than the 1st generation standard series. It features voltage drive and low power loss and was developed with the fields in which the BJT is currently used as the target. Both the L and F series are based on the same 2nd generation technology with the design point changed. Therefore. when there were new market needs. we want to point out that design can be performed freely even with the series centered about any point on the curve of *Fig. 5* that represents 2nd generation technology.

The appearance of a 3rd generation IGBT is expected in the future. The performance target of the 3rd generation IGBT should be a leap from the 2nd generation. Performances that cannot be realized in the near future are meaningless. *Figure 5* shows the tradeoff characteristic of the 3rd generation IGBT with a width. To realize a 3rd generation IGBT, development of farther breakthrough technology is indispensable.

Fig. 5 Improvement of on-stage voltage and fall time trade off of IGBT



3.2 Discrete device

Development of TO-3P, TO-3PL. and other molded package type IGBT is progressing and the development of devices for the various applications shown in *Table 2* is being completed. a typical type is the IGBT for inverter microwave oven and about three years have passed since mass production was started. Increasing the frequency of the horizontal deflection circuit is being planned to increase television and display screen quality. In the past. a BJT was used as the horizontal deflection device. but Fuji Electric performed this development based on the idea that the IGBT is the optimum device for a high frequency horizontal deflection circuit. Especially. the applicability of the IGBT which can ignore the delay time to an autoscan circuit was confirmed. In addition. serialization for medium capacity motor control applications is advancing.

4. INTELLIGENT DEVICE

Today. intelligent power devices is a clear technological trend. The intelligent power switch (IPS), which integrates self-protection function. diagnosis function. etc. IC circuit on a power MOSFET with a blocking voltage under 100V is reaching the practicalization region in the automotive electric parts and other fields.

Announcement of high blocking voltage single-chip intelligent power devices integrating a control function in an IGBT is becoming steadily active. Realization of inexpensive isolation technology is becoming the most important technological topic and its development is progressing. Economical high blocking voltage products are expected to appear in the near future.

BJT type intelligent power modules (IPM) for inverter application were practicalized first. The IPM integrates t

ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

drive circuit, self-protection function, diagnosis function, etc. in the same module for the conventional three-phase power module and is being received widely by the market because the system engineer design time can be effectively shortened. Recently, development and commercialization of IMP using IGBT capable of higher speed switching has progressed.

5. FUTURE TREND

As mentioned by Professor Baliga at the Foreward, the realization of MOS-gated power devices is contributing substantially to improvement of the efficiency and reduction of the size and weight of power electronics systems. The impact of IGBT is especially strong. It is predicted that the IGBT will replace the BJT completely with the shift from the 2nd generation to the 3rd generation and tremendous improvement of device performance. In the next several years. technological development for realization of a 3rd generation IGBT will be one highlight. Intelligent power devices based on the IGBT will become an important development topic. It is forecast that practicalization of 600V and 1200V class blocking voltage single-chip intelligent power devices will take several years. They will have a large effect on simplification and miniaturization of the construction of the applied equipments.

High capacity MOS-gated power devices for high output capacity equipments are desired by the market. GTO with a rating of several thousand kA and several thousand kV are used in high capacity. inverter for traction and industrial use. However, a large capacity gate driving circuit (power) is necessary in GTO control. If a large capacity voltage drive type MOS-gated thyristor is developed, a noticeable affect in reducing the size, weight. energy. and price of equipment will be possible. However, technology for manufacturing large area MOS type devices cannot be developed in very short time. Development of technology for repair of faulty parts is also necessary. We will continue our efforts in many branches aimed at practicalization of large capacity MOS-gated devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VOL 35

UDC 621.382.33.049.77:[621.382.33.026:621.318.57]

MBT (IGBT) MODULES

Shôichi Furuhata
Tadashi Miyasaka
Shinji Yamaguchi

1. FOREWORD

Bipolar power transistors and power MOSFET are widely used in the motor control inverter of machine tools, robots, air conditioners, etc. and in the uninterruptible power supplies of OA equipments, medical equipments, etc.

The bipolar power transistor are commercialized up to 1,200V/800A and its range of application is wide, but since its switching time is long (turn-off time: about 10μs) and switching loss is large, its applicable frequency is limited to several kHz. The power MOSFET can operate at several tens kHz or greater, but because it is difficult to make its breakdown class large, its range of applications is limited to the low capacity field.

Recently, making the equipment smaller and lighter and lowering the noise in the audible frequency band have become a large topic with equipment used in offices and near hospitals and other places where people live. The trend is toward raising the switching frequency to 10kHz or greater as a method of solving this problem.

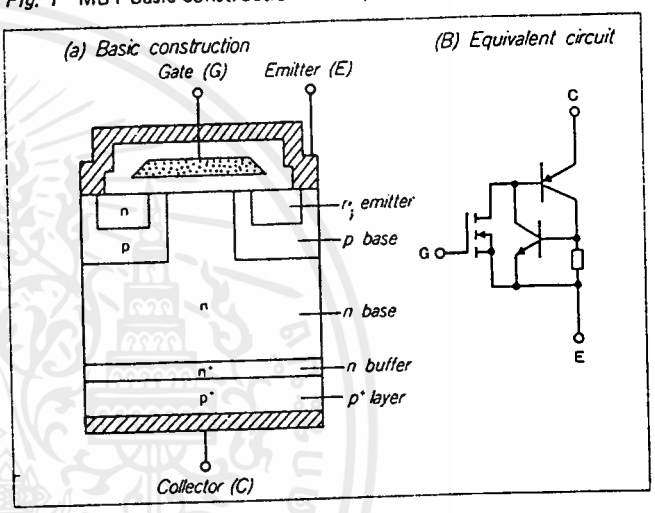
The MBT (MOS-gate Bipolar Transistor: Fuji Electric name) is a device with the voltage drive and high speed switching characteristics of the MOSFET and low saturation voltage characteristic of the bipolar transistor for the demand for a capacity and frequency above this.

An outline of the MBT developed and serialized up to about the same capacity as the bipolar transistor this time is introduced.

2. CONSTRUCTION OF THE MBT

The basic construction of the MBT is shown in *Fig. 1(a)*. Basically, the MBT consists of a construction with one p^+ layer provided at the drain side of an MOSFET. The conductivity modulation state is induced by injecting positive hole from this p^+ layer to the n base layer. The equivalent circuit is shown in *Fig. 1(b)*. It is a composite transistor with an n channel MOSFET connected to the base of a pnp transistor.

Fig. 1 MBT basic construction and equivalent circuit



3. MBT MODULE SERIES AND CONSTRUCTION

3.1 Series

The MBT modules serialized this time are shown in *Table 1*.

MBT modules with a withstand voltage of 600V and 1,200V which can be used with AC240V and 480V input and current ratings up to the 8~400A range of the bipolar power transistor have been serialized (part under development).

Generally, the voltage impressed on the power device at an inverter is considered as follows.

When the AC input is made V_{in}, the regulation is made 10%, the inverter starts the regenerating operation and an overvoltage is detected at 10% or more of the DC after rectification and the protection circuit was operated at 5% or more because of the delay of the overvoltage protection circuit, the maximum DC power supply voltage $V_{DC\,max}$ is shown by Eq. (1).

$$V_{DC\,max} = V_{in} \times \sqrt{2} \times 1.1 \times 1.1 \times 1.05 \quad \ldots\ldots\ldots (1)$$

When the spike voltage cuased by the storage inductance of the snubber wiring is made V_{SP} and margin

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1 MBT module series table

$I_{C(DC)}$ Collector current	BV_{CES} Collector-emitter voltage					
	600V			1,200V		
(A)	1-pack	2-pack	3-pack	1-pack	2-pack	6-pack
8						6MBI8-120
10			6MBI10-060 ·			
15			6MBI15-060			6MBI15-120 ·
20			6MBI20-060 ·			
25					2MBI25-120	6MBI25-120
30			6MBI30-060			
50		2MBI50-060			2MBI50-120	6MBI50-120 ·
75		2MBI75-060			2MBI75-120 ·	
100		2MBI100-060			2MBI100-120 ·	
150		2MBI150-060			2MBI150-120	
200		2MBI200-060		1MBI200-120 ·		
300		2MBI300-060 ·		1MBI300-120 ·		
400	1MBI400-060					

Fig. 2 MBT module exterior views

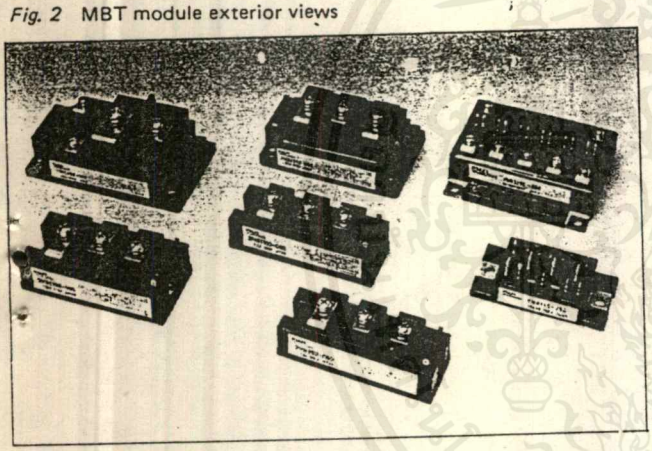
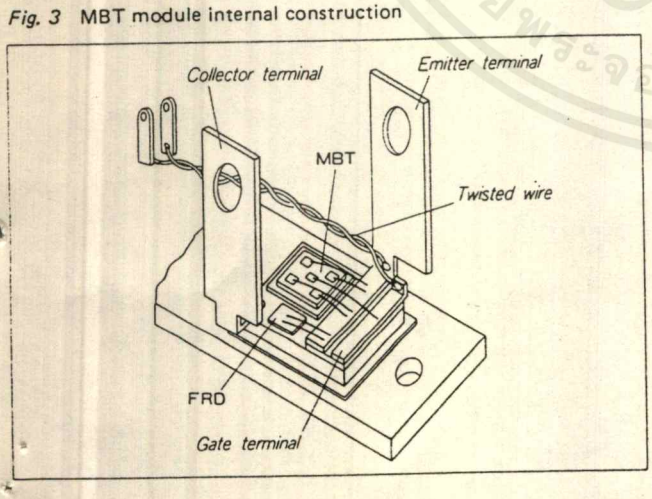


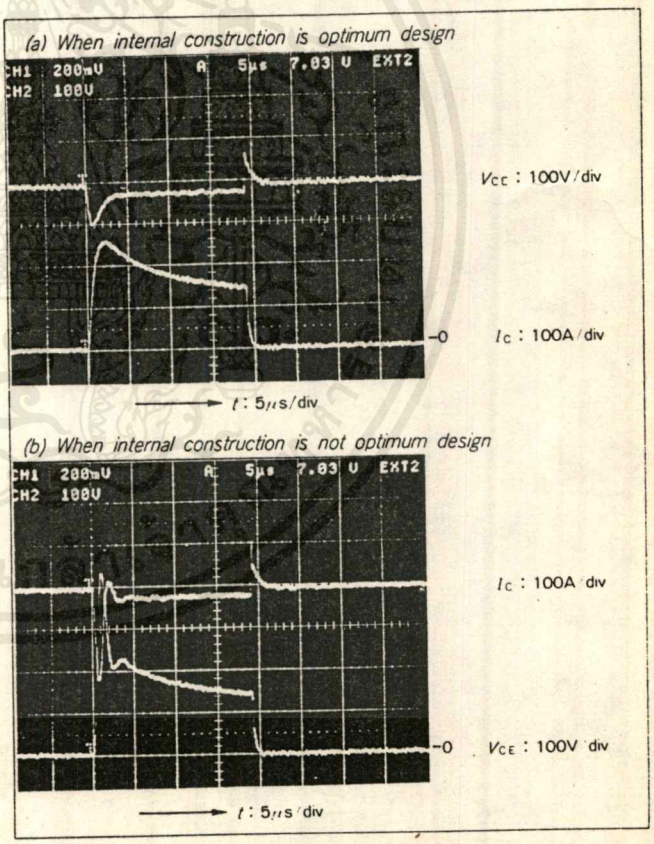
Fig. 3 MBT module internal construction



(2) is considered, the spike voltage peak value (V_{surge}) becomes Eq. (2).

$$V_{surge} = V_{DC\,max} + V_{SP} + \alpha \quad \ldots\ldots (2)$$

Fig. 4 Load short circuit waveform comparison



From Eq. (2), a 500V and 1,200V device withstand voltage is necessary for AC 240V and 480V inputs, respectively.

3.2 Construction

Exterior views and the internal construction of the MBT module are shown in *Fig. 2* and *Fig. 3*. The MBT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

is a device for processing high voltage and large current at a high frequency. It is constructured so to the gate signal is not affected by the main current. Concretely, as shown in *Fig. 3*, the inductance component of the gate wiring is minimized by

(1) making the gate and emitter Al wiring the same direction
(2) optimizing the gate-emitter terminal distance
(3) using twisted wire at the auxiliary or drive terminal wiring.

Fig. 4 shows the waveforms at a load short when the gate wiring is optimum and not suitable.

4. ELECTRICAL CHARACTERISTICS

The electrical characteristics of the 600V/50A, 2-pack: 2 MBI50-060 are introduced here as a typical example of the serialized MBT modules.

4.1 Output characteristics

The output characteristics with the collector-emitter voltage ($V_{CE(sat)}$ and collector current (I_c) relationship as a parameter are shown in *Fig. 5*. At rating I_c = 50A, V_{GE} = 15V, $V_{CE(sat)}$ is 3V strong at T_C = 25°C and 4V strong at T_C = 150°C and a lower saturation voltage characteristic than the MOSFET is shown. The temperature dependency is also smaller.

Fig. 5 Output characteristics (typical values)

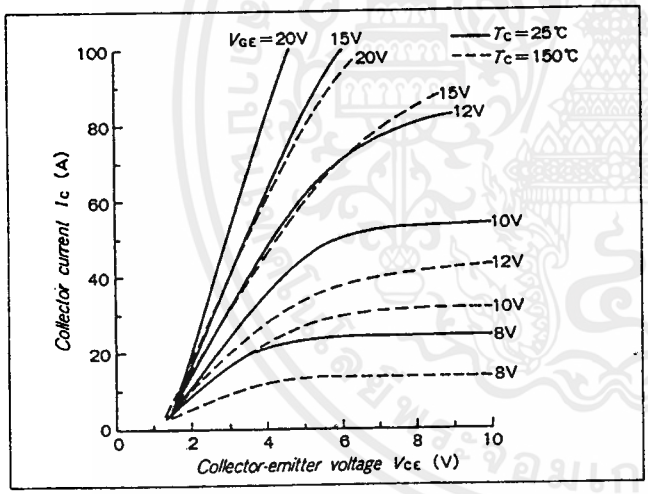
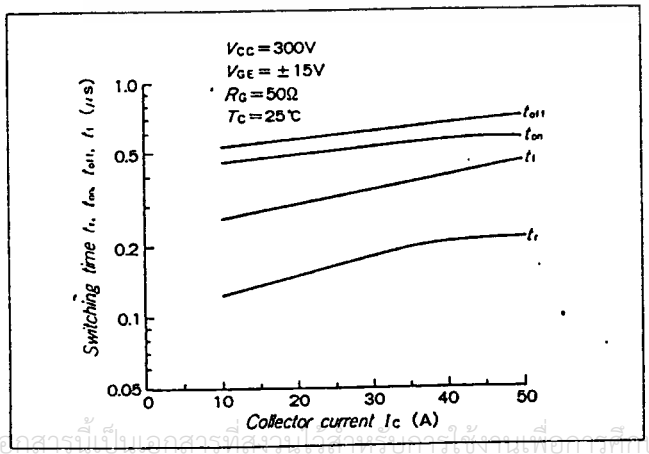


Fig. 6 Collector current-switching time characteristics (typical valu (typical values)



4.2 Switching characteristics

The relationship between switching time and collector current is shown in *Fig. 6*.

The switching time becomes longer as the collector current increases. However, at I_c, the turn-on time is a short 0.88μs and is approximately 1/10 that of a bipolar transistor of the same rating. The relationship between switching loss and collector current is compared to the bipolar transistor and shown in *Fig. 7*. At I_c, the MBT loss is approximately 10mJ/time (turn-on loss + turn-off loss) and is about 1/3 smaller than that of the bipolar transistor (approximately 30mJ/time) and high frequency operation is said to be possible.

Fig. 7 Collector current-switching loss characteristics (typical values)

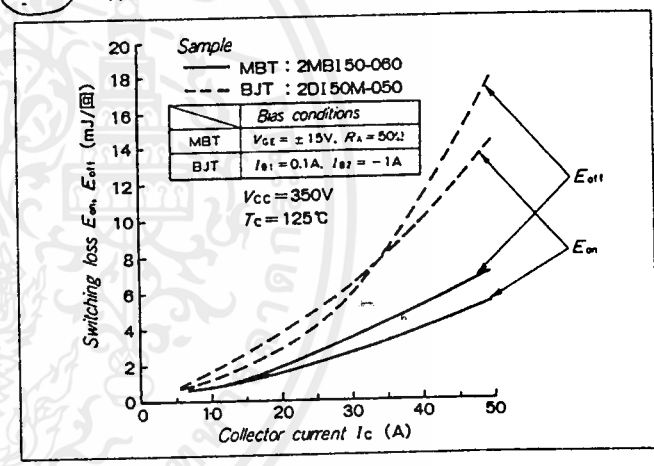
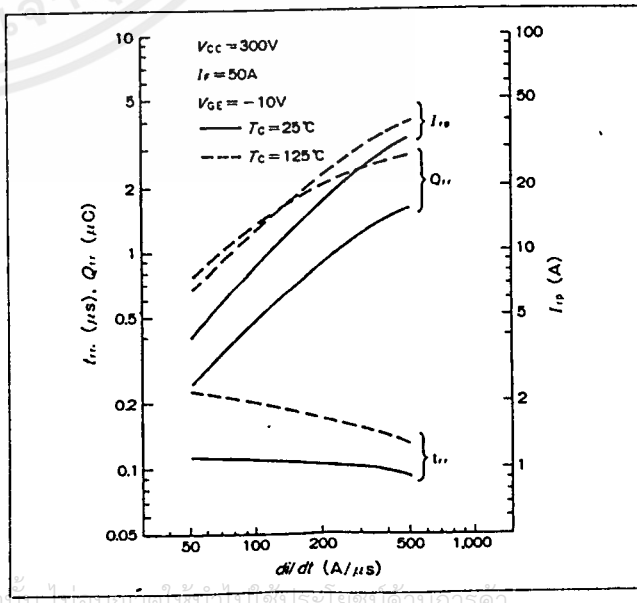


Fig. 8 Internal FWD reverse recovery characteristics (typical values



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 Freewheeling diode (FWD) characteristics

The MBT turn-on current at an inverter circuit is the sum of the load current and the FWD reverse recovery current. The MBT turn-on loss is affected considerably by the FWD recovery current characteristic. Since the FWD reverse recovery loss also increases at high frequency operation, not only the MBT, but also the FWD must have a high speed characteristic. The serialized MBT modules contain the dedicated high speed FWD having reverse recovery characteristics shown in *Fig. 8*.

5. MBT APPLICATIONS

5.1 Gate circuit design points

The device characteristics of the MBT change with the gate drive conditions, the same as the change of the switching characteristics and safe operating region of the bipolar transistor change with the base drive conditions. The relationship between the MBT gate drive conditions and device characteristics is shown in *Table 2*. This does not mean that when the gate drive conditions are changed, all the characteristics changed toward the optimum value at the same time.

The turn-off characteristic of the bipolar transistor is changed by the base conditions (I_{B1}, I_{B2}). However, as shown in *Fig. 12* and *Fig. 14*, the change of the turn-off characteristic of the MBT by the gate conditions (V_{GE}, R_G) is small. Therefore, careful attention to the turn-on characteristic, normal on characteristics, load short circuit resistance, and erroneous operation are points.

The gate circuit design approach using the 2MB150-060 data is described here.

(1) $+V_{GE}$ selection

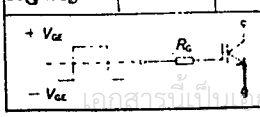
As shown in *Fig. 9*, *Fig. 10*, and *Fig. 11*, when $+V_{GE}$ is make large, $V_{CE(sat)}$ become small and the turn-on loss also becomes small. However, the collector current at a load short circuit increases and the time up to destruction becomes short. Therefore, when using the MBT at equipment which generates load short circuits, $+V_{GE}$ should be made the minimum value required. From *Fig. 9*, the recommended value when used up to the rated current (50A) is 15V which almost saturates the $V_{CE(sat)}$-$+V_{GE}$ characteristic. From *Fig. 14*, at load short circuit generation, the gate voltage must be suppressed within 5 μS which does not destroy the device.

(2) $-V_{GE}$ selection

When two MBT connected in series at an inverter circuit are turned on and off alternately, a very high dv/dt voltage is impressed between the collector and emitter of the off side device at FWD recovery. At this time, gate-emitter voltage rises above the gate threshold voltage and the collector current flows in the form of a pulse. This phenomena can be prevented by applying a reverse bias

Table 2 Relationship between gate drive condition and device characteristics

Character-istic / Condition	$V_{CE(sat)}$	$t_{on}E_{on}$	$t_{off}E_{off}$	Load short circuit resistance	dv/at current
$+V_{GE}$ large	Decrease	Decrease	–	Decrease	Increase
$-V_{GE}$ large	–	–	Small decrease	–	Decrease
R_G large	–	Increase	* Increase	–	Decrease



*: When an certain range is exceeded.

Fig. 9 Gate voltage-collector-emitter voltage characteristics (typical values)

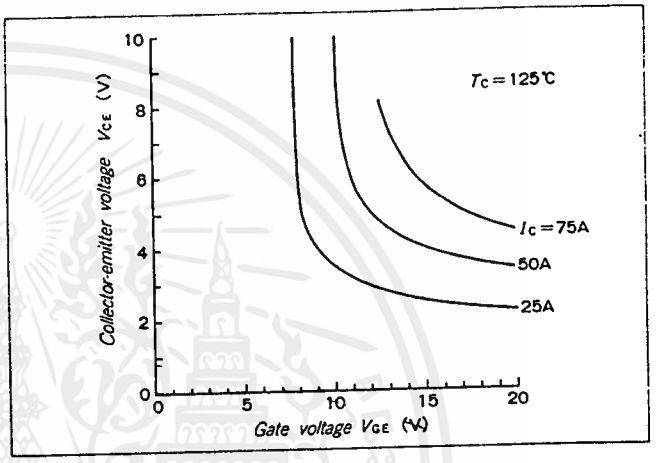


Fig. 10 Gate voltage-turn-on loss characteristics (typical values)

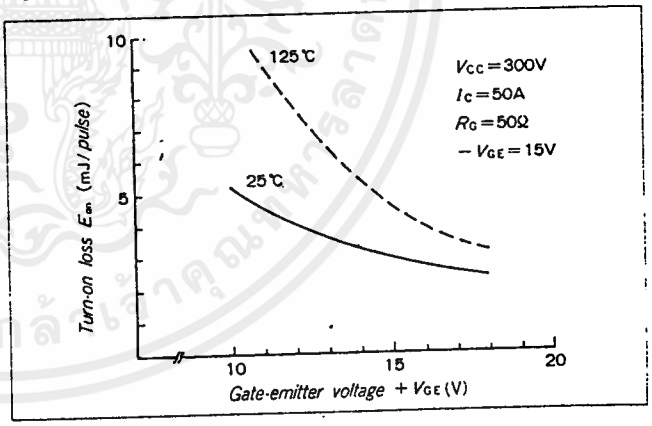
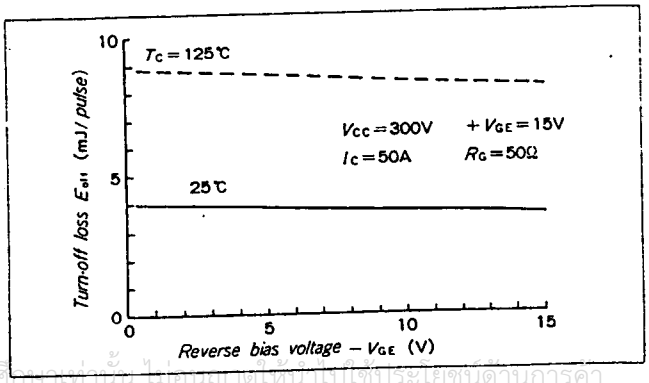


Fig. 11 Reverse bias voltage-turn-off loss characteristics (typical values)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 12 Reverse bias voltage-erroneous operation collector current characteristic (typical values)

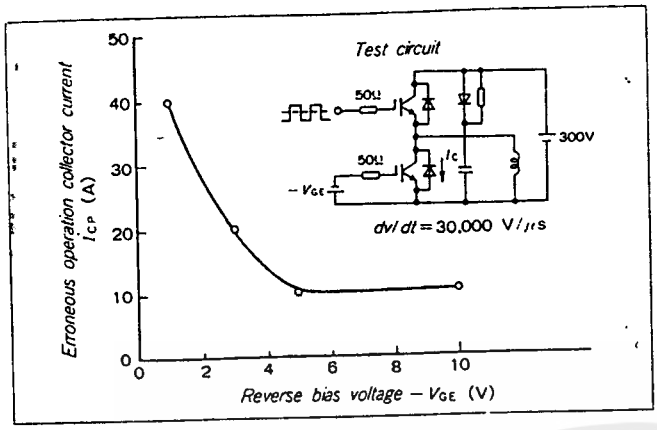


Fig. 13 Gate resistance-switching loss characteristics (typical values)

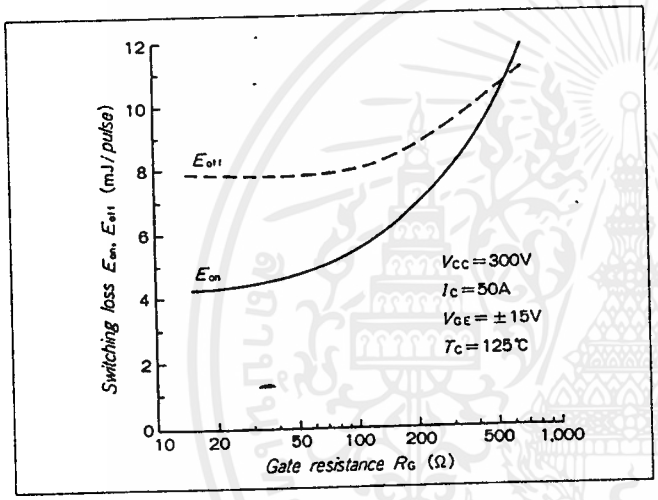


Fig. 14 Forward gate voltage-pulse width for destruction characteristics

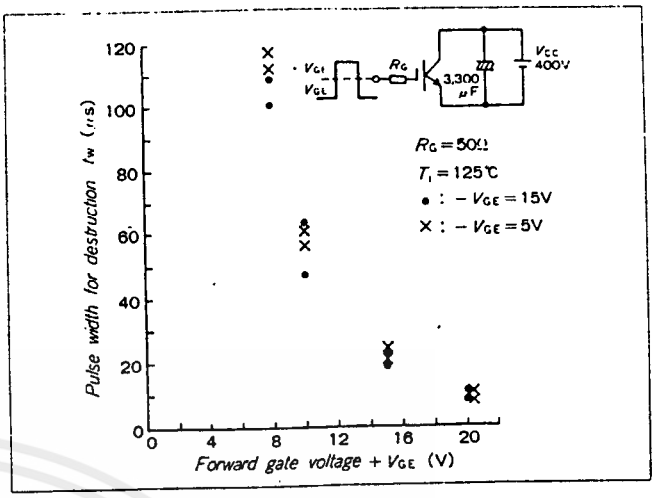
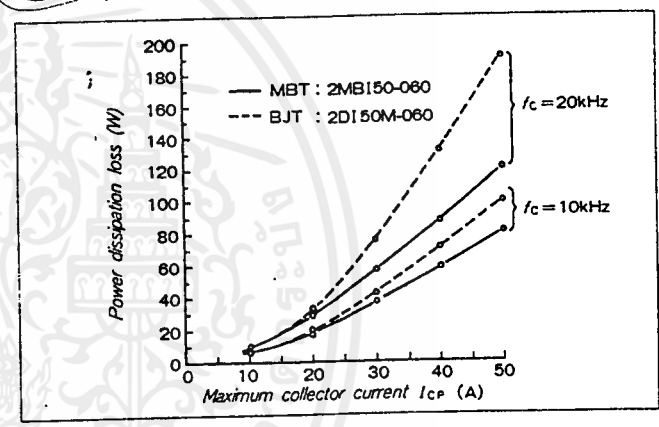


Fig. 15 Comparison of power dissipation loss in PWM inverter use (calculated values)



between the gate and emitter. *Fig. 12* shows the relationship between the erroneous on collector current and reverse bias voltage when a dv/dt of 30,000V was applied to an off state MBT. For this, a reverse bias of −5V or greater is necessary to prevent the MBT from operating erroneously.

(3) R_G selection

The relationship between the gate resistance connected in serise and switching loss is shown in *Fig. 13*. When the gate resistance (R_G) is make small, the switching loss becomes small. When R_G is made small, the di/dt at turn-on becomes high and easily causes the erroneously operation previously described and R_G loss also increases. Therefore, R_G should be made large within the range at which switching loss is not lost. The turn-on and turn-off losses of the 2MI50-060 increases sharply at R_G:100Ω or greater. R_G should be 100Ω or less.

5.2 Power dissipation loss in PWM inverter use

The power dissipation loss when the MBT is used with a PWM inverter is compared to a bipolar transistor and shown in *Fig. 15*.

Fig. 15 is the result of sine wave approximation of the inverter output current waveform by using the output characteristics and switching loss-I_c characteristics of the device and finding the average value of the sum of the switching loss and normal on loss at each carrier frequency and averaging this over the output current-cycle. This calculated value coincides well with the measured value.

6. CONCLUSION

The characteristics and application technology of the MBT module serialized this time were introduced above. We are confident that this MBT will meet the expectation of the inverter equipment field which is demanding smaller size, higher performance, and less noise. We plan to upgrade our technology farther and make efforts to develop new products which meet the diverse market demands in the future.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UDC [621.314.5:621.311.68] [621.382.33.026 621.318.57]

NEW SERIES UPSS WITH IGBTS

Kazuo Kuroki
Makoto Yatsu
Masanobu Fujikura

1. FOREWORD

The trend toward miniaturization and upgrading the performance of electronic computer hardware has been prevalent along with the improvement of micro electronic computer technology in recent years. The range of computer application systems has shown a rapid expansion covering from large systems such as the on-line system used by financial institutions to small systems such as OA, LAN and so on. It is well known that these computers are sensitive to power source voltage fluctuation (voltage decrease, momentary power failure) causing erroneous operation and even halting operation. In order to prevent such mishaps, it has been common to install a UPS.

Recently, the main target of development technology on the UPS concerns application of high frequency switching technology. This technology realizes compactness light weight, AC input harmonic current reduction, output voltage distortion reduction under capacitor input type rectifier loads and so on. The UPS application technology has been gradually extended to cover from small to large capacity UPS, and also to follow the trend toward electric current capacity increase and improvement of performance of the high-speed switching devices such as MOSFET or IGBT.

The authors have developed a compact, lightweight and high performance three-phase UPS useing IGBTs and also completed a line-up and integration of the 75kVA-200kVA UPS models. This paper introduces its technical specifications, circuit configurations, hardware structures and test results.

2. TECHNICAL SPECIFICATIONS

Table 1 shows the specifications of the UPS. This model is equipped with standard specifications to adjust fluctuation of both output voltage waveform distortion influenced by the rectifier load and unbalance ratio among the output line-to-line voltages. Also, the specifications adopt a function to suppress AC input harmonic current and AC input capacity in order to make it possible to connect the UPS to small capacity electric power supply lines without trouble. The operating method of this UPS makes it possible to reliably switch output power supply from the inverter side to the by-pass line side without interruption at the occurrence of output overcurrent, or inverter failure. (Reversal transfer type UPS without power supply interruption).

3. CIRCUIT CONFIGURATION AND THE CONSTITUENT TECHNOLOGY

This chapter explains the configuration and operation of the main circuit employed in the UPS as well as the constituent technology for mainly IGBT application and the related control technology.

(1) Main circuit configuration and function

Figure 1 shows an overall configuration diagram of the 200kVA UPS. The main circuit consists of high power factor converter, PWM inverter, inverter transformer, AC filters, AC switch and so on. Both the high power factor converter and the PWM inverter use the same units and the capacity of a single unit is 100kVA. Further, via a reactor on the converter side and a transformer on the inverter side, two units of 100kVA each are connected in parallel to obtain 200kVA.

Under the afore-said configuration, batteries are connected within the internal DC voltage lines to realize noninterruption at the AC output section.

The high power factor converter operates to convert AC input voltage up to higher DC voltage than its peak value, and the converter also functions to control AC input current waveform into a sine wave which is free from excessive distortion in order to charge the batteries and supply power to the PWM inverter.

PWM inverter produces output AC voltage on a width modulated pulse array without lower harmonic component from the DC voltage. The AC voltage on the pulse array is isolated and converted by the inverter transformer, is shaped into a sine wave voltage having low distortion via the AC filter made of leakage inductance of the inverter transformer and capacitors, then passes through the AC switch to become an AC output.

(2) IGBT stack

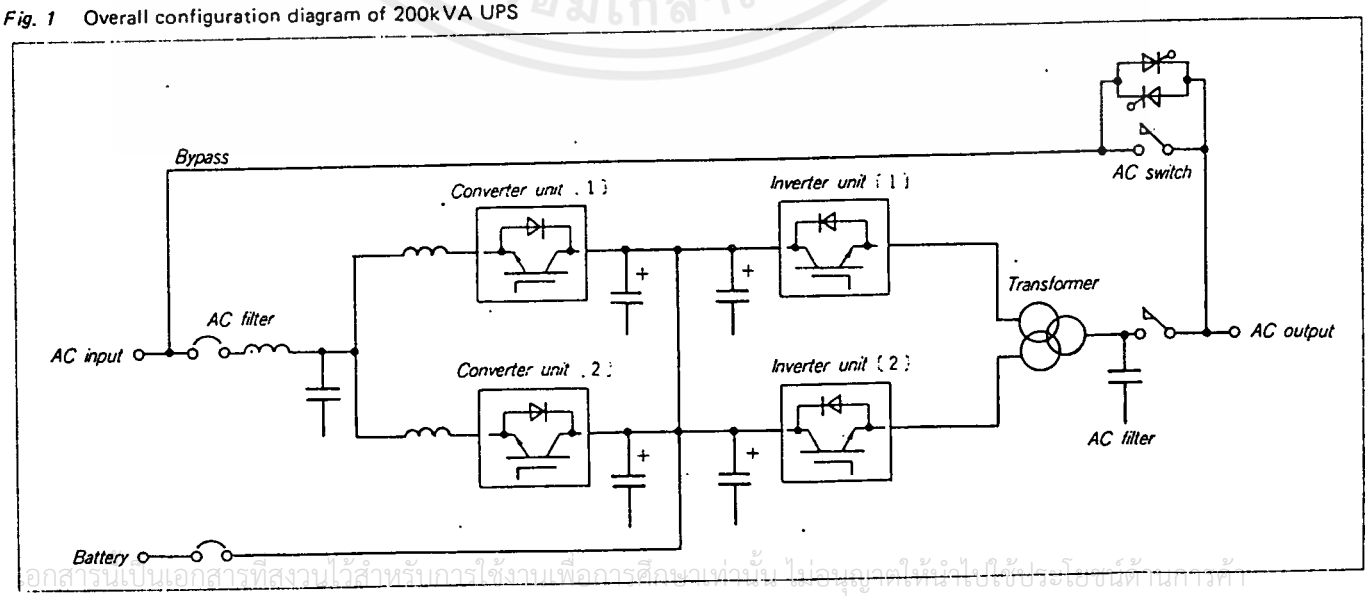
IGBT stack requires high reliability and maintainability since it is the most important element in UPS device structure. *Figure 2* shows IGBT stack circuit consisting of IGBT, gate drive circuit, snubber circuits, electrolytic capacitors

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1 Specification of IGBT type UPS

Specification \ Model		077/75	077/100	077/150	077/200
Input	Voltage	200V ± 10%			
	Frequency	50Hz or 60Hz ± 5%			
	Number of phase and wires	3-phase 3-wire system			
	Capacity [kVA]	83	110	165	220
	Input	200V ± 10% 3-phase 3-wire system (isolated neutral system)			
Output conditions	Rated capacity [kVA]	75	100	150	200
	Voltage	200V			
	Frequency	50Hz or 60Hz			
	Number of phase and wires	3-phase 3-wire system			
	Load power factor	0.7 (lagging) ~ 1.0 rating 0.8 ~ 0.9 (lagging)			
	Voltage accuracy	±1.5%			
	Transient voltage change	① 100% sudden load change: ±5% ② Input voltage ±10% sudden change: ±5% ③ Mains power interruption and recovery: ±5% ④ UPS bypass switching: ±8%			
	Response time	10ms			
	Waveform THD	Under 5% (100% linear load) Under 8% (100% non-linear load)			
	Voltage unbalance between phases	At a 100% unbalance load: 3%			
	Frequency accuracy	±0.1% (for internal oscillation)			
	External synchronous area	±1% at rated frequency			
	Overload capacity	120% 1 min., 150% 10 sec.			
	Output voltage adjustment range	±5%			
Battery	Back-up time	10 min. at a 100% load, 30 min. at a 50% load (ambient temperature +25°C)			
	Cell number	12V x 30 set (x 2)	12V x 30 set (x 3)	12V x 30 set (x 4)	12V x 30 set (x 5)
Other	Noise (average)	60dB (A)		65dB (A)	
	Ambient Temp.	−10 ~ +40°C (recommendation level +18 ~ +27°C)			
	Relative humidity	30 ~ 90%			
	Dielectric strength	2,000V 1 min. (main circuit)			
	Insulation resistance	over 3MΩ			

Fig. 1 Overall configuration diagram of 200kVA UPS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and fuses. *Figure 3* shows an independent structure of the single stack including an exclusive-use cooling fin. The single stack constitutes a corresponding single phase of both the high power factor converter and the PWM inverter, thus three stacks constitute a single unit of these converters.

Figure 4 shows the IGBT module (2MBI150-060, V_{CE} = 600V, I_C = 150A) containing two elements manufactured by Fuji Electric employed in the UPS. *Figure 5* shows the equivalent circuit of the IGBT module. Six IGBT modules are connected in parallel to increase current capacity on the single stack. Following are two items of special consideration for securing constant flow of electric current at the IGBT module regardless of steady or switching transient time periods.

First, we made a simple selection of the IGBT modules with regard to the $V_{CE(sat)}$ characteristics.

Second, we adopted a unit structure of new design that connects electrolytic capacitors directly to the conductor which connects the IGBT modules in parallel, as shown in *Fig. 3*, in order to equalize and also minimize the inductance of wirings from electrolytic capacitors to each IGBT module.

As shown in *Fig. 4*, the stack structure also makes it possible to miniaturize the snubber circuit contained within a plastic case and installed directly to each IGBT module.

(3) Gate drive circuit

Figure 6 shows an IGBT gate drive circuit diagram. High reliability is a must for the circuit since it plays an important role to isolate and transfer signals dispatched from the control circuit against the IGBT modules in the main circuit portion of UPS. Pulse transformers having intrinsic noise suppression characteristics are used for the isolation system and also, we employed a method to modulate signal from the control circuit using high frequency and transmit the signal with isolation using two pulse transformers, then demodulate it at the secondary side in order to achieve further miniaturization of the device. In order to secure higher reliability, we also adopt a built-in overcurrent protection circuit of IGBT which shuts off the gate signal as soon as $V_{CE(sat)}$ goes beyond the specified value on state of IGBT and transmits the overcurrent detection signal to the control circuit.

(4) High power factor converter control circuit

As mentioned above, the high factor converter functions to convert AC current into DC current while applying its high factor function to control AC input current into a sine wave which is free from distortion. *Figure 7* shows the converter control block diagram. The items of detection from the main circuit and AC input voltage, AC input currents and DC output voltage. AC input voltages are detected in referential sine waveforms, and command values of the converter input currents are created through multiplication of the referential sine waveforms by AVR output to maintain constant DC output voltage. The system performs instantaneous waveform control to make the detected values of actual AC input currents follow the command values of the converter input currents, and the referential sine waveforms are individually added to the control signals of each corresponding phase in order to minimize control deviation and achieve higher performance. Triangular form is adopted for carrier wave of the PWM and the frequency is set at approximately 8 kHz.

(5) PWM inverter control circuit

Figure 8 shows the modulation method employed for PWM inverter. It uses trapezoidal wave as signal wave of phase voltage and triangular wave as carrier wave. The line-to-line voltage is the difference (ex. U-V) between the two trapezoidal waves (U and V) which has 120 degrees of

Fig. 2 Connection diagram of IGBT stack

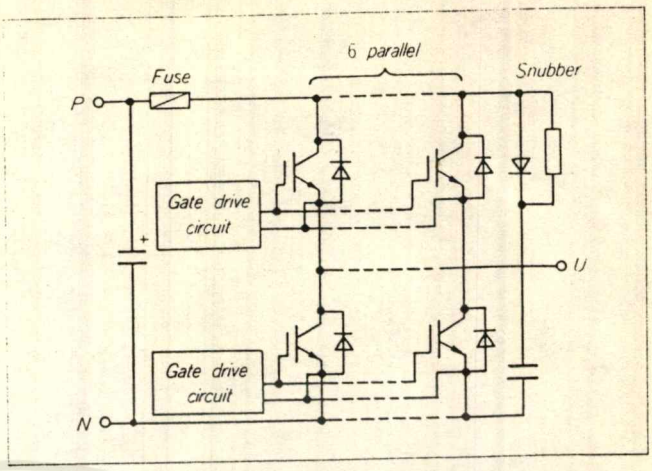
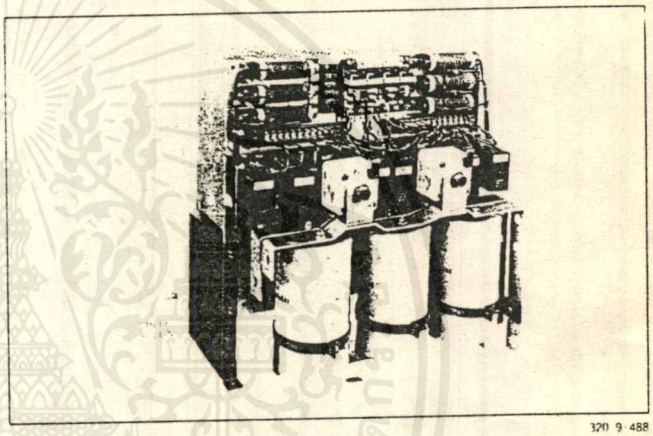
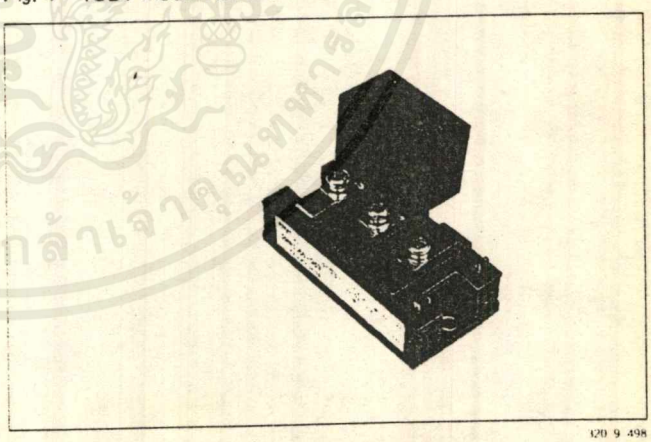


Fig. 3 Outline view of IGBT stack



320 9 488

Fig. 4 IGBT module and its snubber



320 9 498

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

phase difference between them and the fundamental sine wave component constitutes the main factor. The following expression shows the relation among V_1, E_d and λ.

$$V_1 = \lambda \times E_d/\sqrt{2} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (1)$$

Where

V_1 : Effective value of fundamental component included in line-to-line voltage (U-V)

E_d : DC voltage

λ : Control ratio (amplitude ratio between signal wave and carrier wave)

The modulation method as above increases ratio of voltage utilization in comparison with the traditional three phase PWM method for sine wave – triangular wave. Since carrier frequency is set for high frequency at the same approximately 8 kHz as the converter, sine wave with small distortion is obtained only by attaching a small AC filter.

Output voltage control of the PWM inverter is performed using both the traditional average voltage control method and the novel instantaneous waveform control method. *Figure 9* shows the inverter control block diagram. The average voltage control method automatically adjusts amplitude of trapezoidal signal wave to maintain constant rectifying average of AC output voltage. In the instantaneous waveform control method, command values of the two line-to-line voltages, V*(R-S), V*(T-S), composed from the trapezoidal waves are compared with the instantaneous values of the corresponding actually detected values. V(R-S), V(T-S), then, after passing through controllers. instantaneous wave control signals V'(R-S), V'(T-S) are created. The signal calculation circuit creates the three individual phase voltage control signals, V_R. V_S. V_T. corresponding to each arm of the inverter necessary to activate IGBT of the inverter from the two line-to-line voltage control signals. *Fig. 10* shows an operation vector diagram of the signal calculation circuit. The following is the expression of the above.

$$V_R = V'(R\text{-}S) - 1/2\ V'(T\text{-}S) \quad \cdots\cdots\cdots\cdots\cdots (2)$$

$$V_S = V'(T\text{-}S) - 1/2\ V'(R\text{-}S) \quad \cdots\cdots\cdots\cdots\cdots (3)$$

$$V_T = -1/2\ [V'(R\text{-}S) + V'(T\text{-}S)] \quad \cdots\cdots\cdots\cdots\cdots (4)$$

Figure 10 shows a balanced wave of three phase that is calculated using the above expressions and it composes signals corresponding to each individual arm of the inverter. Given the control operation as above, it enables performing the instantaneous waveform control to obtain the three line-to-line voltages which are free from excessive distortion and without mutual interference by way of the two line-to-line voltage detections.

Fig. 5 Equivalent circuit of IGBT module

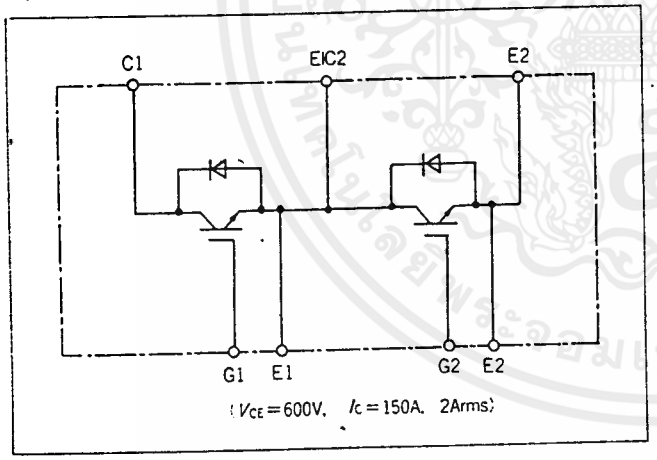


Fig. 6 IGBT's gate drive circuit diagram

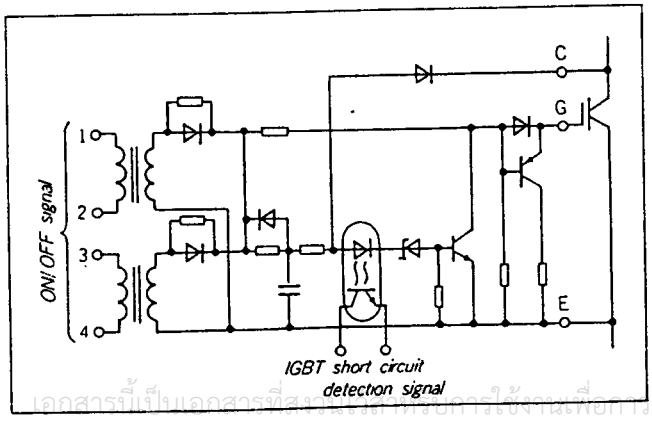


Fig. 7 Converter control block diagram

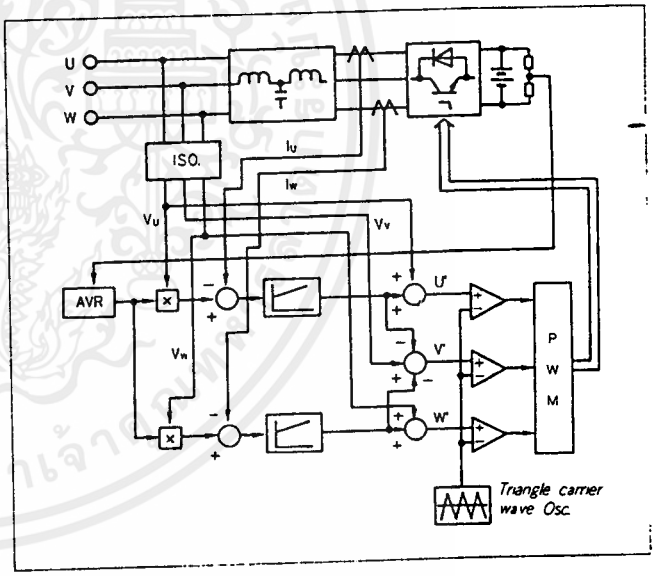
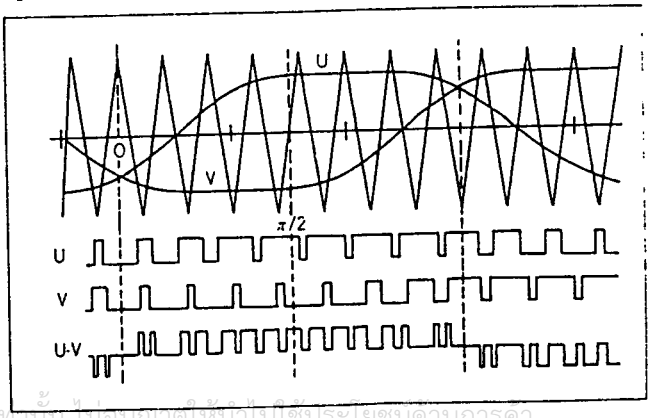


Fig. 8 Principle diagram of PWM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 9 Inverter control block diagram

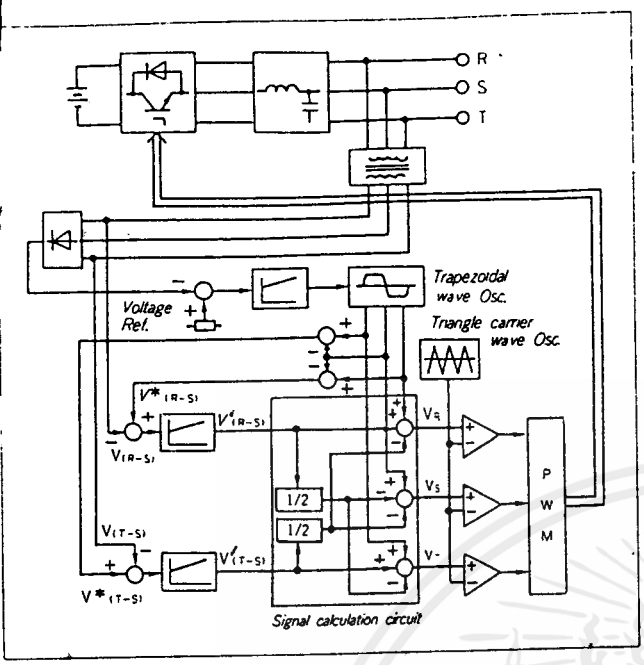
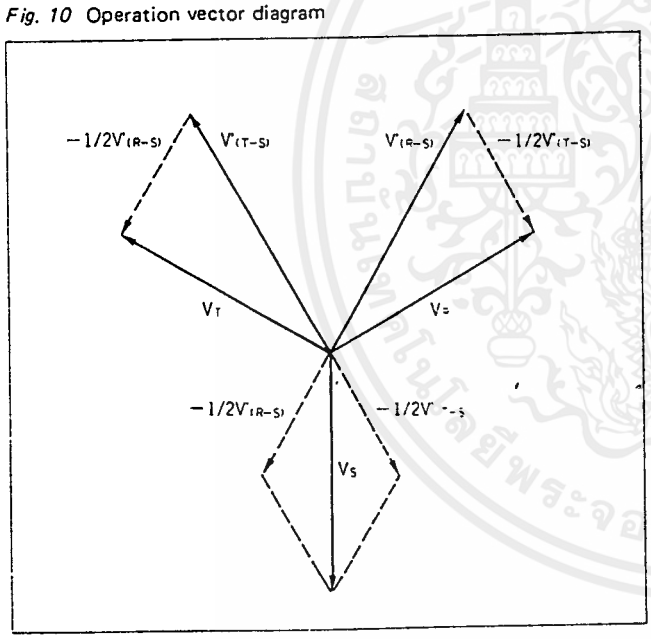


Fig. 10 Operation vector diagram



(6) Display interface

The 200kVA UPS is equipped with an operation display panel at the front of the main cubicle in order to improve the operability and maintainability. The display panel comprises integrated sheet form keyboard, LCD with back light and LED controlled by microcomputer.

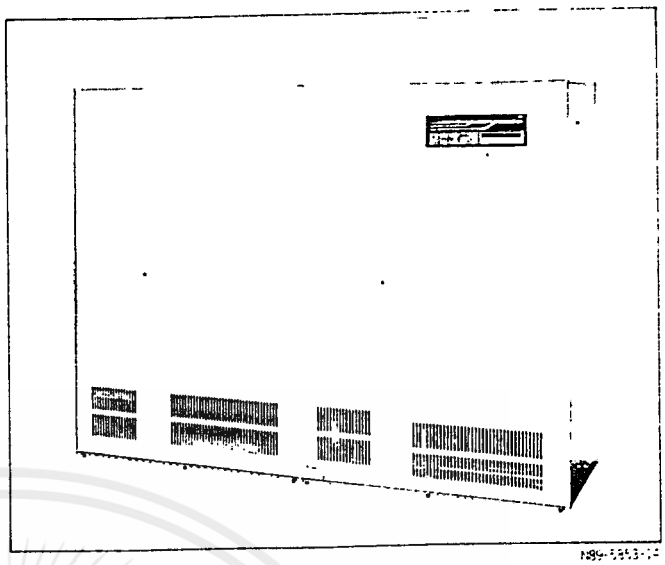
Following are the contents of the display:

① Status indication
- Graphical indication of operation status

② Measurement value indication
- Voltage, current and frequency of all the sections

③ Operation handling guidance

Fig. 11 Outline view of 200kVA IGBT UPS



④ Troubleshooting guidance

⑤ Maintenance guidance

⑥ Recording – Number of battery driven operations and total operation time period of the UPS

The UPS is also equipped with external interfaces such as RS-232C port and T link port for Fuji programmable controller. The interfaces make it possible to flexibly cope with requirements from external control such as remote control etc., and also allow connection to personal computers.

4. OUTLINE AND INTERNAL STRUCTURE

Figure 11 shows an outline view of the UPS (200kVA model). Following are the dimensions and weight (without battery).

Dimensions:
[1,100(W) x 750(D) x 1,700(H)mm] x 2 cubicles
Approx. weight: 2,000kg

Item / Model	Dimension W x D x H (mm)	Weight (kg)
77/75	900 x 750 x 1,750 1 cubicle	1,000
77/100	1,100 x 750 x 1,750 1 cubicle	1,200
77/150	900 x 750 x 1,750 2 cubicles	1,700
77/200	1,100 x 750 x 1,750 2 cubicles	2,000

The equipment design employs a two-cubicle configuration to minimize single cubicle dimensions so as to make it possible to transport them through office entrance and/or use an elevator.

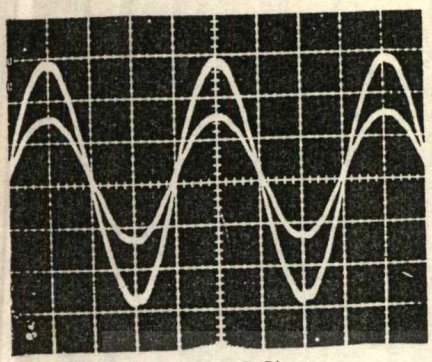
5. TEST RESULTS

(1) AC input current waveform

Figure 12 shows AC input current waveform of the 200kVA UPS. As afore-mentioned the waveform composes

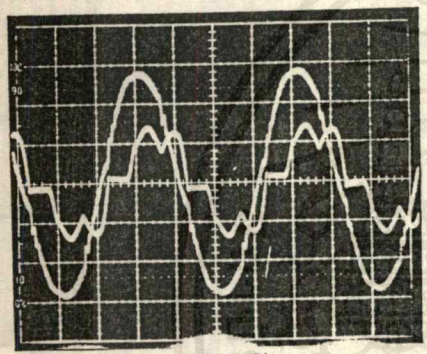
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 12 Input current waveform



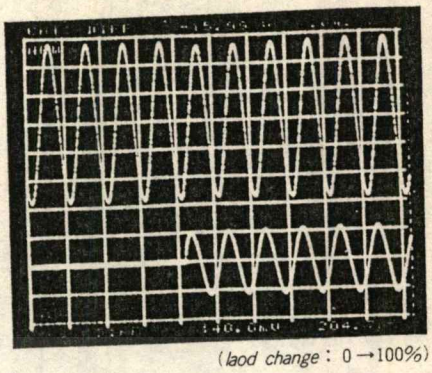
(*Iu* : 500A/div. 2.4% THD)

Fig. 13 Output voltage waveform



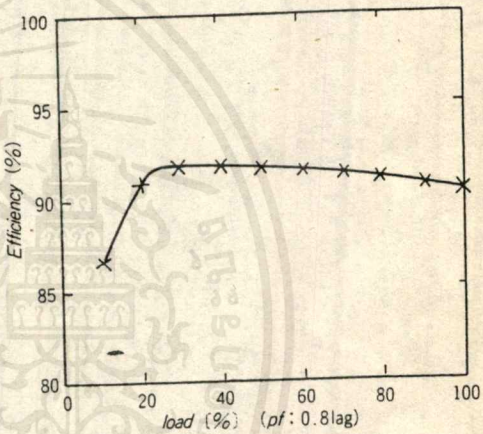
(V(R-S) : 100V/div. 3.9% THD)
(IR : 500A/div. rectifier load)

Fig. 14 Oscillogram of sudden load change



(*laod change* : 0→100%)

Fig. 15 Efficiency characteristics



a sine wave which is free from excessive distortion and the power factor is high since the equipment employs high power factor converter. The measurement test results are satisfactory with regard to the specification showing a current wave distortion factor of 2.4% and power factor of 0.99.

(2) AC output voltage waveform

Figure 13 shows AC output voltage waveform of the 200kVA UPS. As afore-mentioned the waveform distortion factor is little deteriorated even when connected to the rectifier load including a lot of harmonic components since the attached AC filter is miniaturized, and also, the instantaneous waveform controlled HF PWM inverter is installed. The measurement test results show voltage waveform distortion factor of 3.9% evidencing significant improvement in comparison with the traditional method.

(3) Output voltage fluctuation occurring at sudden change of the load

Figure 14 shows an oscillogram obtained at the occurrence of sudden change with 100% load. The test results show by the same reason as above that quantity of fluctuation of the output voltage is as small as 5-6% during the time passage of both load input and load shutoff and the specifications are well satisfied. The test results also evidenced an excellent response, that is, the settling time period taken for the voltage to be stabilized at the stationary value is only for transient of approx. 4-5 cycles.

(4) Conversion efficiency

Figure 15 shows an efficiency curve in relation to load ratio for the 200kVA UPS. The test results show a conversion efficiency ratio of 90.1% with the rated loading and also show more than 90.0% of the range of load changes extending from the ratio of 15% up to 100% of the load. The test results evidence that the 200kVA UPS is a practical use equipment.

6. CONCLUSION

The paper introduces the new three phase UPS (Uninterruptible Power System) utilizing high frequency switching technology together with the IGBT (Insulated Gate Bipolar Transistor) as switching devices. The UPS realized a compact, lightweight, low acoustic noise and high performance design to enable it to be installed at any

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

space (not necessarily an exclusive power source room) and also to be connected to small capacity electric supply lines while achieving higher power factor of AC input current and reduction of harmonic components. The target of new UPS development is to accomplish a complete system applicable to a 100% rectifying load without capacity reduction so as to enable connecting with loads such as various computers and computer related hardware.

The foreseeable power source environment of computer related hardware shows a trend toward continuous deterioration, since there are many scenes where a number of computer related hardware users share the same electric supply line as already seen at new intelligent buildings. In order to solve the problem, it is essential to develop and proceed with effective countermeasures, for example, where all the customers individually install and use their own UPS and so forth. We are proud of our new IGBT type UPS which may be installed at any available space and is supplied with complete user-friendly features, and hope you will permit us to render our utmost effort in future for further development of advanced UPS that our customers would be ready and willing to use.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยความอนุเคราะห์จากบุคคลหลายท่าน โดยเฉพาะท่านอาจารย์วิริยะ พิเชฐจำเริญ ซึ่งเป็นอาจารย์ที่ปรึกษา เป็นผู้ที่ให้ความรู้ คำแนะนำและแนวความคิด ข้อมูลต่างๆ ตลอดจนแนวทางในการดำเนินงาน และต้องขอขอบคุณนักศึกษาระดับปริญญาโท คุณสมเกียรติ จิระกาญจนากิจ ที่ได้ให้ความช่วยเหลือ คำชี้แนะในโครงงานนี้ และสุดท้ายขอขอบคุณเพื่อนๆทุกคนที่ได้ให้กำลังใจ และความรู้ใหม่ๆ จากการแลกเปลี่ยนความคิดเห็นซึ่งกันและกัน ด้วยความอนุเคราะห์จากบุคคลหลายๆท่าน ดังกล่าวมานี้จึงทำให้โครงงานสำเร็จลุล่วงไปได้ด้วยดี จึงขอขอบคุณทุกๆท่าน มา ณ โอกาสนี้ด้วย

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. Ned Mohan, Tore M. Undeland and William P. Robbins, "Insulated Gate Bipolar Transistors", Power Electronics: Converters,Applications, and design, 1989, pp.607-621.
2. Robert Boylestad and Louis Nashelsky , "Electronic Devices and circuit theory", 1987, 803 p.
3. อุดมศักดิ์ ยั่งยืน, "Power Electronics 1", คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า ธนบุรี, 250 หน้า, 2528.
4. ธีระวัฒน์ ฉิมสุนทร, สมศักดิ์ บุญปาน และ เอกพันธุ์ กรกุม, "การประยุกต์ใช้พีดับบลิวเอ็มไซน์เวฟอินเวอร์เตอร์ในแหล่งจ่ายไฟสำรอง" , ปริญญานิพนธ์วิศวกรรมศาสตร์บัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง, 135 หน้า, 2530.
5. NCS CO., LTD., "IGBT MODULE Applicaiton Mannual" 24 หน้า, 1992.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะของ ไอจีบีที และการประยุกต์ใช้

วิไลพร ติรกาญจน์
สิทธิชัย เชมะนุเชษฐ์
สุทธิรักษ์ ศรีวิชัย
รศ.ดร. วิริยะ พิเชฐจำเริญ อาจารย์ที่ปรึกษา
ปีการศึกษา 2535

บทคัดย่อ

ในโครงงานนี้ได้นำเสนอถึง การศึกษาคุณสมบัติของ ไอจีบีที (Insulated Gate Bipolar Transistor) ซึ่งเป็นอุปกรณ์สวิชชิ่งชนิดหนึ่ง ที่ได้รับการพัฒนาขึ้นมาให้มีประสิทธิภาพในการทำงานสูงขึ้น โดยเป็นการรวมข้อดีของอุปกรณ์มอสเฟทและไบโพล่าจังก์ชั่นทรานซิสเตอร์ (Bipolar Junction Transistor) โดย พิจารณาถึงข้อดี และ ข้อเสียของไอจีบีที เมื่อเปรียบเทียบกับอุปกรณ์สวิทชิ่งประเภทอื่นๆ และ วงจรป้องกันของไอจีบีที ซึ่งจำเป็นสำหรับการนำไปใช้งาน เช่น วงจรสนับเบอร์ วงจรป้องกันกระแสเกิน และในโครงงานนี้ ได้ทดลองนำไอจีบีที ไปประยุกต์ใช้ในวงจรอินเวอร์เตอร์ ซึ่งใช้หลักการมอดูเลตความกว้างของพัลส์ หรือที่เรียกว่า เทคนิคของพีดับบลิวเอ็ม (PULSE WIDTH MODULATION) มาใช้เป็นสัญญาณควบคุมการสวิชชิ่ง(SWITCHING) ให้กับวงจรกำลังที่ใช้ ไอจีบีทีเป็นอุปกรณ์สวิชชิ่ง ซึ่งจะสามารถกำจัดฮาร์โมนิคอันดับต่ำออกไปได้มากกว่า วงจรที่ใช้ ไบโพล่าจังก์ชั่น-ทรานซิสเตอร์ เนื่องจากความถี่ ในการสวิทชิ่งที่สูงกว่า สัญญาณที่ออกมา จะเป็นพัลส์ ที่มีความกว้างต่างๆกันและเมื่อนำสัญญาณนี้ ไปผ่านวงจรกรองความถี่ (FILTER) ก็จะได้รูปคลื่นไซน์ (SINE) ที่มีความถี่ 50 เฮิร์ต ออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS OF IGBT AND APPLICATION

Wilaiporn Tirakarn

Sittichai Kaemanuchet

Suttiruk Sriwichai

Dr. Viriya Pichetjamroen Advisor

1992

Abstract

This project proposes the study of a characteristics of Insulated Gate Bipolar Transistor(IGBT) which is a switching device, combines the best qualities of MOSFETs(Metal Oxide Semiconductor and BJTs (Bipolar Junction Transistor), the comparation between characteristics of IGBT and the other switching equipments, snubber circuit and over current protection of IGBT In this project ,we use a pulse width modulation or PWM technique for control switching device (IGBT) in power circuit that can more eliminate the low order of harmonics than the circuit that use BJTS as switching devices The signal come out of power circuit is a signal with multiple pulse width and when we get this signal passed through the filter, sine wave signal which its frequency is 50 Hz is the output of the filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2535

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง คุณสมบัติ ของ ไอจีบีที และ การประยุกต์ใช้

ผู้จัดทำ

1.	นางสาววิไลพร	ติรกาญจน์	32.1318
2.	นายสิทธิชัย	เขมะนุเชษฐ์	32.1369
3.	นายสุทธิรักษ์	ศรีวิชัย	32.1377

..... อาจารย์ที่ปรึกษา

(รศ.ดร.วิริยะ พิเชฐจำเริญ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2535

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง คุณสมบัติ ของ ไอจีบีที และ การประยุกต์ใช้

ผู้จัดทำ

1. นางสาววิไลพร	ติรกาญจน์	32.1318
2. นายสิทธิชัย	เขมะนุเชษฐ์	32.1369
3. นายสุทธิรักษ์	ศรีวิชัย	32.1377

..... อาจารย์ที่ปรึกษา

(รศ.ดร.วิริยะ นิเชฐจำเริญ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้