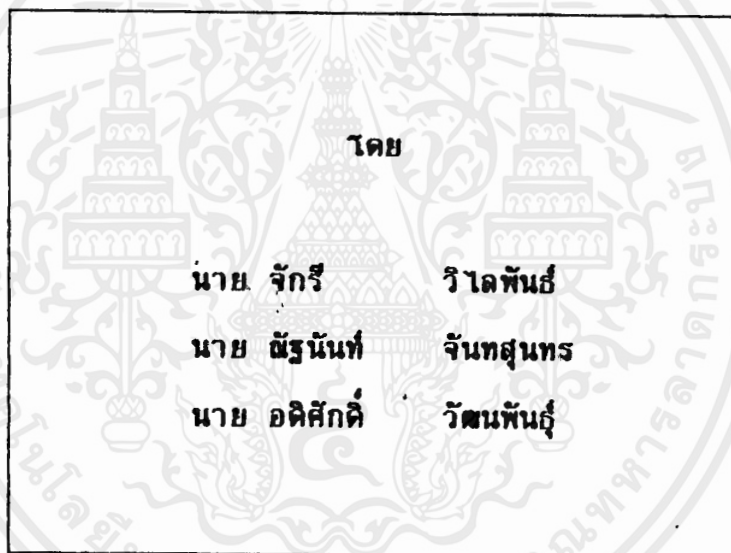




เครื่องควบคุมอุปกรณ์ไฟฟ้าไร้สาย

INTERFACE REMOTE CONTROL



โดย

นาย จักร วิไลพันธ์
นาย ธีรนนท์ จันทสุนทร
นาย อติศักดิ์ วัฒนพันธุ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร ปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขา คอมพิวเตอร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032666

ปริญญานิพนธ์ 2 (PROJECT 2)

ปีการศึกษา 2/2535

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

สาขาวิชา เทคโนโลยีคอมพิวเตอร์อุตสาหกรรม

คณะวิชา วิศวกรรมศาสตร์

สถาบัน เทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องควบคุมอุปกรณ์ไฟฟ้าไร้สาย

ผู้จัดทำ

1. นาย จักร วิไลพันธ์ รหัส 34162146
2. นาย ธีรนนท์ จันทสุนทร รหัส 34162153
3. นาย อติศักดิ์ วัฒนพันธ์ รหัส 34162179

..... อาจารย์ที่ปรึกษา

(อาจารย์ เกษตร์ ศิริสันติสัมฤทธิ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032666

เครื่องควบคุมอุปกรณ์ไฟฟ้าไร้สาย
INTERFACE REMOTE CONTROL

นาย จักร วิไลพันธ์ รหัส 34162146
นาย ณัฐนันท์ จันทสุนทร รหัส 34162153
นาย อติศักดิ์ วัฒนพันธ์ รหัส 34162179

อาจารย์ที่ปรึกษา

อาจารย์ เกษตร์ ศิริสันติสัมฤทธิ์

ปีการศึกษา 2535

บทคัดย่อ

บริษัทยาธิพนธ์ฉบับนี้ เป็นโครงการซึ่งประยุกต์ในส่วนของ การควบคุมภาระทางไฟฟ้า (LOAD) ให้ทำงาน เป็นไปตามที่ผู้ใช้งาน โดยส่งสัญญาณควบคุมภาระไฟฟ้าโดยใช้ REMOTE CONTROL ในย่านความถี่ VHF โดยกำหนด Binary Code 4 Bit และส่งสัญญาณความถี่มาที่ตัวรับสัญญาณและถอดรหัส เป็น 4 Bit รวม 16 ช่องควบคุม ในส่วนของโครงการนี้จะ เป็นส่วนที่รับรหัส Binary 4 Bit ที่ส่งมาจาก REMOTE แล้วทำการ ขั้รหัส Binary : เพื่อสร้างความถี่ที่ความถี่หนึ่งผ่านสายไฟ (AC-LINE) เพื่อส่งไปยังตัวรับ ณ จุดที่ต้องการควบคุมภาระไฟฟ้า โดยภาครับสัญญาณจะทำการแยกความถี่ที่ส่งมากับ AC-LINE แล้วทำการถอดรหัสควบคุม เพื่อสั่งการให้ RELAY ทำงานและควบคุมเปิด-ปิด ภาระทางไฟฟ้าตามช่องที่ REMOTE ส่งสัญญาณมา ในส่วนโครงการนี้ได้ พินิจจรแสดงสภาวะการทำงานของภาระไฟ เพื่อให้ผู้ควบคุมได้รับรู้ว่าภาระไฟฟ้าได้ทำงานถูกต้องตามที่สั่งงานไป ซึ่งจะหาให้การควบคุมงาน เป็นไปได้ตามวัตถุประสงค์ของผู้ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THESIS TITLE	INTERFACE	REMOTE CONTROL
STUDENT NAME	CHAKRI	WILAI PHAN
	NATTANAN	CHANTASOONTORN
	ADISAK	WATTANAPHAN
LEVEL OF STUDY	BACHELOR'S DEGREE OF INDUSTRIAL	COMPUTER TECHNOLOGY
ADVISOR	KASET	SIRISANTISAMRID

ABSTRACT

THIS THESIS IS THE APPLICATION PROJECT IN SECTION OF LOAD CONTROL FOR WORKING ACCORDING TO DIFINED. THE CONTROL SIGNAL SINDING FROM REMOTE CONTROL IN BAND VHF AND FIXED 4 BIT BINARY SEND TO ENCODER ON TRANSMITTER SECTION AND TRANSLATE BINARY CODE FOR 16 CHANNEL CONTROL TO SERIES PULSE FOR MODULATION WITH CARRIER SIGNAL IN IC # 555 WHICH GOES THROUGH RECIVED SECTION WITH MODULATE AC-LINE WHEN RECIVED AC-LINE SIGNAL BY RECIVE SECTION, IC-145027 DECODE SIGNAL CONTROL TO 4 BIT BINARY AND THROUGH SIGNAL CONTROL FROM IC 145027 FOR RELAY CONTROL AND END OF WORK AT LOAD ON-OFF. THIS THESIS INCRESSING SECTION OF FEED BACK SIGNAL AT WORKING STATE FOR USER SEE LED WHILE ON LOAD WHICH TO OPJECTIVE.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนำ

ในปัจจุบัน เทคโนโลยีในการควบคุมอุปกรณ์ไฟฟ้าได้ก้าวหน้าและพัฒนาไปไกล วิชาหมก็ เป็นอุปกรณ์ชนิดหนึ่งที่ใช้ เป็นตัวอำนวยความสะดวกในการควบคุมอุปกรณ์ระยะไกล โดยที่ เราไม่ต้องเดินไป ปิด-เปิด อุปกรณ์ไฟฟ้าด้วยตัวเอง โครงการปริญญาโท 2 ฉบับนี้ เป็นการศึกษาและพัฒนาระบบรีโมทคอนโทรลแบบ 16 ช่องสัญญาณ โดยใช้สัญญาณควบคุมผ่านทางสายไฟภายในอาคาร เพื่อส่งงานควบคุมอุปกรณ์ปลายทางที่จุดต่าง ๆ ที่ เราติดตั้งตัวรับสัญญาณควบคุม เพื่อให้ให้อุปกรณ์ไฟฟ้าทำงาน ปิด-เปิด ตามที่ เราต้องการ ซึ่งโครงการนี้ เป็นไปตามวัตถุประสงค์ของโครงการ ปริญญาโท 2 ภาควิชา เทคโนโลยีวัดคุมทางอุตสาหกรรม สาขาวิชา เทคโนโลยีคอมพิวเตอร์อุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบัน เทคโนโลยี พระจอมเกล้า เจ้าคุณทหารลาดกระบัง

คณะผู้จัดทำ

นาย จักร วิไลพันธ์

นาย ธีรพันธ์ จันทสุนทร

นาย อติศักดิ์ วัฒนพันธ์

คณะวิศวกรรมศาสตร์

สถาบัน เทคโนโลยีพระจอมเกล้าลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

▪ บทนำ.....	
▪ วัตถุประสงค์ของโครงการ.....	
▪ ขอบเขตของโครงการ.....	
บทที่ 1. ภาคส่งและส่วนแสดงสภาวะทางาน.....	1
- ENCODER.....	2
- MODULATOR.....	7
- DRIVER.....	10
- TUNER.....	11
บทที่ 2. ส่วนรับสัญญาณสภาวะการทางาน.....	12
- DEMODULATOR.....	13
- WAVE SHAPE.....	15
- DECODER.....	17
- ส่วนแสดงสภาวะทางาน.....	20
- แหล่งจ่ายไฟ.....	21
บทที่ 3. ภาครับและส่วนบ็อนกลับสภาวะการทางาน.....	25
- ส่วนรับสัญญาณ.....	25
- ส่วนควบคุม.....	25
- ส่วนบ็อนกลับสภาวะทางาน.....	28
บทที่ 4. สรุปผลโครงการ.....	30
- คู่มือการใช้เครื่อง.....	30
- ปัญหาในโครงการ.....	33
หนังสืออ้างอิง.....	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

โครงการนี้เป็นผลงานของการวิจัยเกี่ยวกับระบบควบคุมอุปกรณ์ไฟฟ้าระยะไกล ที่ใช้ภายในอาคารหรือจะประยุกต์ใช้ที่ใด ๆ ก็ได้ที่มีสายไฟฟ้า AC-LINE อยู่ โดยใช้หลักการของการผสมสัญญาณทางความถี่ในการส่งสัญญาณควบคุม ซึ่งจะ เป็นประโยชน์ต่อการควบคุมการทำงานในงานอุตสาหกรรม เช่น การควบคุมงานที่เป็นอันตราย หรือมีสารพิษ โดยที่ผู้ควบคุมไม่ต้องควบคุมอยู่บริเวณอุปกรณ์ไฟฟ้านั้น ๆ และยังสามารถประยุกต์ใช้งานได้อีกมากมายตามแต่จะนำไปใช้ ซึ่งในการทำงานของส่วนควบคุมจะมี IC 145026, IC 145027, IC 145028 เป็นตัวรับค่าแสดงผลย้อนกลับจากสัญญาณที่ส่งมาจากภาคควบคุมอุปกรณ์ไฟฟ้า เพื่อให้ เป็นไปตามที่ผู้ควบคุม REMOTE ต้องการใช้งาน ในอนาคตเรายังสามารถที่จะพัฒนาช่องสัญญาณควบคุมให้มากกว่า 16 ช่องควบคุมได้อีก จนกระทั่ง IC 145026 ทำงานได้ เต็มประสิทธิภาพ

วัตถุประสงค์ของโครงการปริญญาโท 2

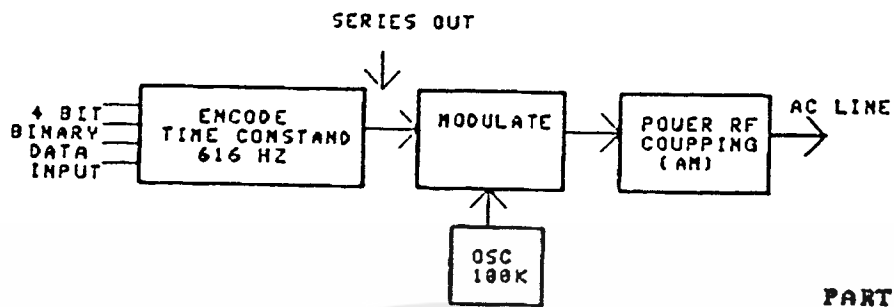
1. เพื่อหาการศึกษาถึงการควบคุมงานระยะไกลโดยใช้รหัส DIGITAL
2. เพื่อหาการศึกษาการผสมสัญญาณควบคุมกับสายไฟฟ้าภายในอาคาร
3. เพื่อหาการศึกษาถึงการส่งของสัญญาณควบคุมระยะไกล เพื่อให้มีการส่งได้ไกล โดยที่ช่องสัญญาณควบคุมไม่เปลี่ยนแปลง
4. เพื่อศึกษาถึงการตอบรับของสัญญาณควบคุมขณะที่การะทางไฟฟ้าทำงานหลังจากที่ได้รับคำสั่งจากสัญญาณควบคุม (REMOTE)
5. เพื่อให้ผู้ใช้อุปกรณ์ไฟฟ้าสามารถควบคุมอุปกรณ์ไฟฟ้าได้อย่างรวดเร็ว
6. เพื่ออำนวยความสะดวกต่อผู้ใช้งานที่อยู่ไกลจากการะทางไฟฟ้า

ขอบเขตของโครงการปริญญาโท

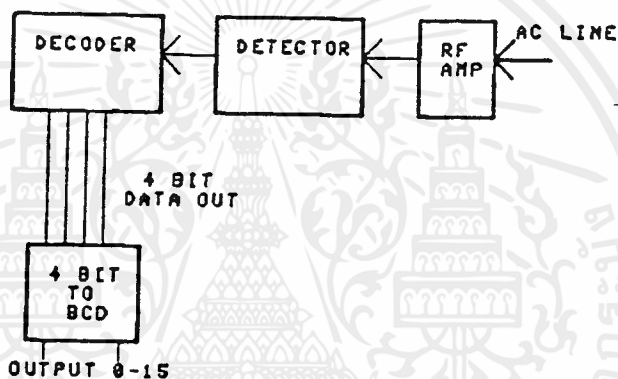
เป็นการศึกษาโครงการเกี่ยวกับ การส่งสัญญาณควบคุมแบบไร้สาย (Remote Control) ส่งให้ตัวรับสัญญาณความถี่ แล้วทำการแปลงความถี่ ให้เป็น Binary Code 4 Bit โดยที่ตัวแปลงรหัสนี้จะแปลงค่าตั้งแต่ 0000-1111 รวม 16 ช่องควบคุม เพื่อส่ง Code นี้ ให้กับชุด Interface ที่เป็นส่วนของโครงการนี้จริง ๆ แล้วแปลงสัญญาณอีกครั้ง เพื่อส่งผ่านสายไฟฟ้าภายในอาคาร (AC-LINE) ไปยังตัวถอดรหัส เพื่อควบคุมให้ภาระทางไฟฟ้า (Load) ทั้ง 16 จุด ให้ทำงานตามที่ผู้ส่งสัญญาณต้องการควบคุมที่ช่องที่ต้องการ โดยมีหลอดสัญญาณ (LED) แสดงสถานะการทำงาน ณ ตำแหน่งที่ภาระไฟฟ้าทำงาน ทำให้ผู้ควบคุมสามารถทราบถึงสถานะการทำงานของอุปกรณ์ไฟฟ้าในแต่ละจุด

บทที่ 1

ภาคส่งและส่วนแสดงสภาวะการทำงาน



PART 1



PART 2

รูปที่ 1 BLOCK DIAGRAM

จากรูปที่ 1 แสดงภาคส่งและส่วนแสดงสภาวะการทำงาน ซึ่งถูกแบ่ง เป็น 2 ส่วน คือ

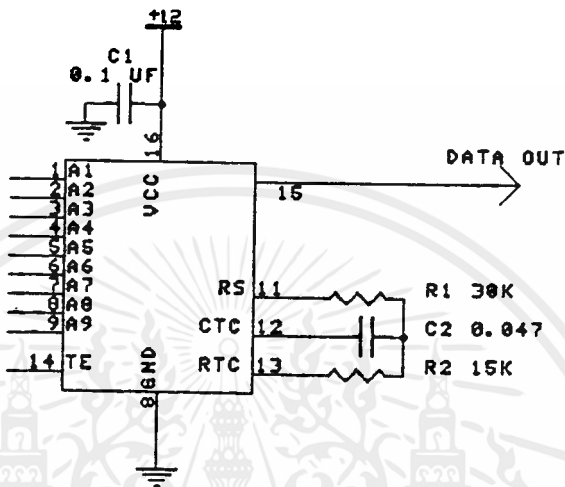
1. ส่วนส่งสัญญาณ CONTROL :-
2. ส่วนรับสัญญาณสภาวะการทำงาน

1. ส่วนส่งสัญญาณ CONTROL

ส่วนนี้จะรับสัญญาณ เป็น CODE BINARY 4 BIT จากชุดแปลงสัญญาณ Remote เป็น Binary และทำการเข้ารหัส(Encode) Binary เพื่อทำการ Modulate สัญญาณ แล้วส่งต่อไปยังส่วนต่าง ๆ ของภาคนี้ เพื่อผลิตสัญญาณความถี่ส่ง เข้า AC LINE ต่อไปยังภาครับสัญญาณ เพื่อทำการถอดรหัสสัญญาณความถี่แล้วส่งไปยังส่วนควบคุมอื่น ๆ ต่อไป เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำหรือเผยแพร่โดยไม่ผ่านการคัดค้านไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ENCODER

INPUT ของภาคส่งนั้นโดยจะรับสัญญาณ Binary 4 bit เข้าไปยังภาค ENCODER ซึ่งจะหาหน้าที่ ขั้วรหัส โดยจะมี MC 145026 เป็นหัวใจสำคัญของภาคนี้

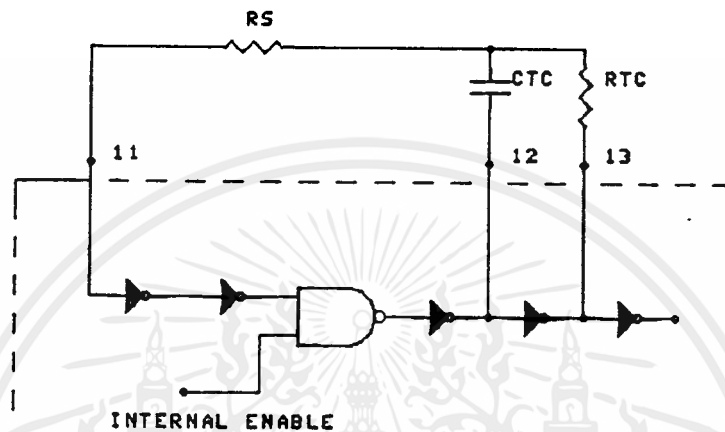


รูปที่ 2 วงจรภาค ENCODER

ในที่นี้ MC145026 จะรับ ขั้วรหัสแบบ 4 บิต ของข่าวสาร และจะส่งข่าวสารนี้ เป็นแบบอนุกรมโดยข่าวสาร จะสามารถส่งออกไปได้ทันทีที่ สวิตช์ TRANSMITENABLE (TE) ถูกกด ซึ่งมันจะทางานที่สภาวะ "low" เท่านั้น โดยเรากำหนดสถานะขา INPUT เป็น $A6/D6$ - $A9/D9$ ซึ่งภาค ENCODER นี้สามารถทำการ ขั้วรหัส ได้มากโดยขึ้นอยู่กับขา INPUT ทั้ง 9 บิต ดังนั้นเราจะกำหนดสถานะขา INPUT ของ $A1/D1$ - $A9/D9$ ขาเหล่านี้สามารถ เป็นไปได้ทั้ง 3 สถานะ คือ Trinary จึงอาจจะ เป็น (0,1,open) สถานะใดสถานะหนึ่งก็ได้โดย codes ที่สามารถทำการ ขั้วรหัสที่ เป็นไปได้ซึ่งมีความแตกต่างกันสูงสุดถึง $3^9 = 19683$ ซึ่งลำดับในการส่งนั้นจะ เริ่มต้นที่ "low level" ของขา input TE และ V_{DD} ส่วนมากจะใช้ เป็น "Positive Supply" และ V_{SS} ส่วนมากจะใช้ เป็น "Negative Supply"(GND) แล้วภาค ENCODER นี้ยังมี R_S ,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{tc}, C_{tc} ขาเหล่านี้จะเป็นส่วนของ OSCILLATOR ของการเข้ารหัส ถ้าแหล่งจ่าย สัญญาณภายนอกใช้แทน OSCILLATOR ภายใน มันจะต่อไปขา R_s, R_{tc}, C_{tc} จะ "leftopen" ซึ่งจะเห็นได้ว่า OSCILLATOR นี้ทำงานที่ความถี่กำหนด โดย RC network ภายนอก



รูปที่ 3 ENCODER OSCILLATOR INFORMATION

RC network ภายนอก โดยสามารถคำนวณได้จากสูตร

$$f = 1 / (2.3 * R_{tc} * C_{tc}') \quad (\text{HZ})$$

$$\text{FOR } 1 \text{ KHZ} \leq f \leq 400 \text{ KHZ}$$

$$\text{AT } C_{tc}' = C_{tc} + C_{\text{layout}} + 12 \text{ pF}$$

$$R_s = 2R_{tc}$$

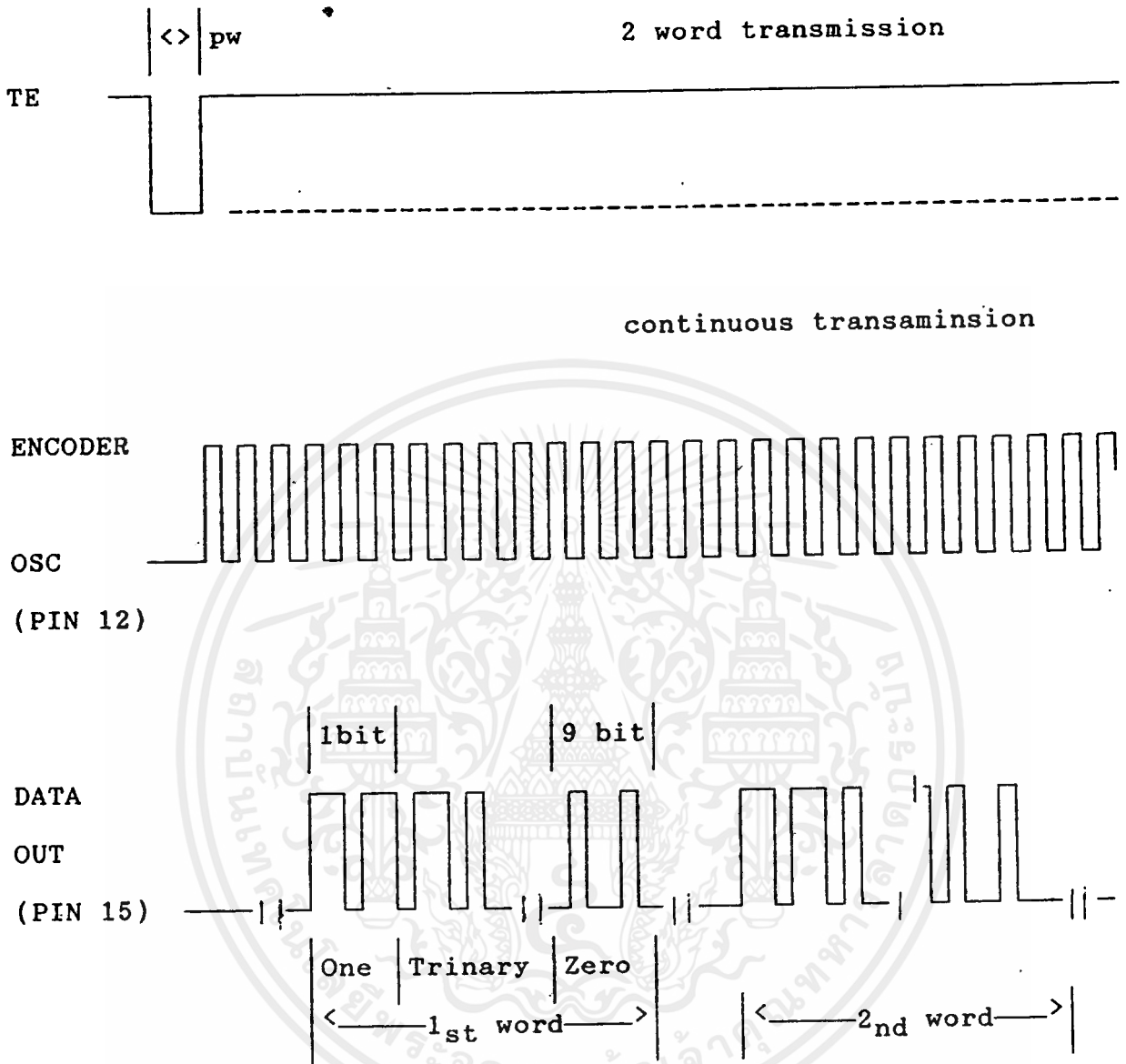
$$R_s \geq 20 \text{ K}$$

$$R_{tc} \geq 10 \text{ K}$$

$$400 \text{ pF} < C_{tc} < 15 \mu\text{F}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC 145026 ENCODER



รูปที่ 4 ENCODER TIMING DIAGRAM

ดังนั้น DATA OUT ที่ขา 15 ของ MC 145026 ที่ส่งออกไปจะส่งไปในลักษณะอนุกรมต่อกันไปขนาด 9 บิต ซึ่งในแต่ละบิตของ DATA ที่ส่งออกไปจะมีสถานะเป็น 0 , 1, open สถานะใดก็ได้ ซึ่งจะมีสัญญาณเป็นลักษณะ Pulse ที่เข้ารหัสเป็นแบบอนุกรมแล้วดัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป และส่งไปยังภาค MODULATOR โดยใช้ IC #555

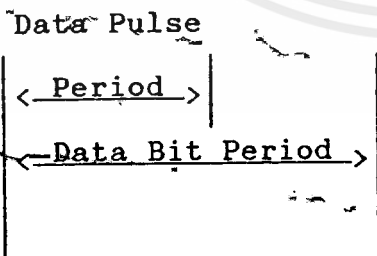
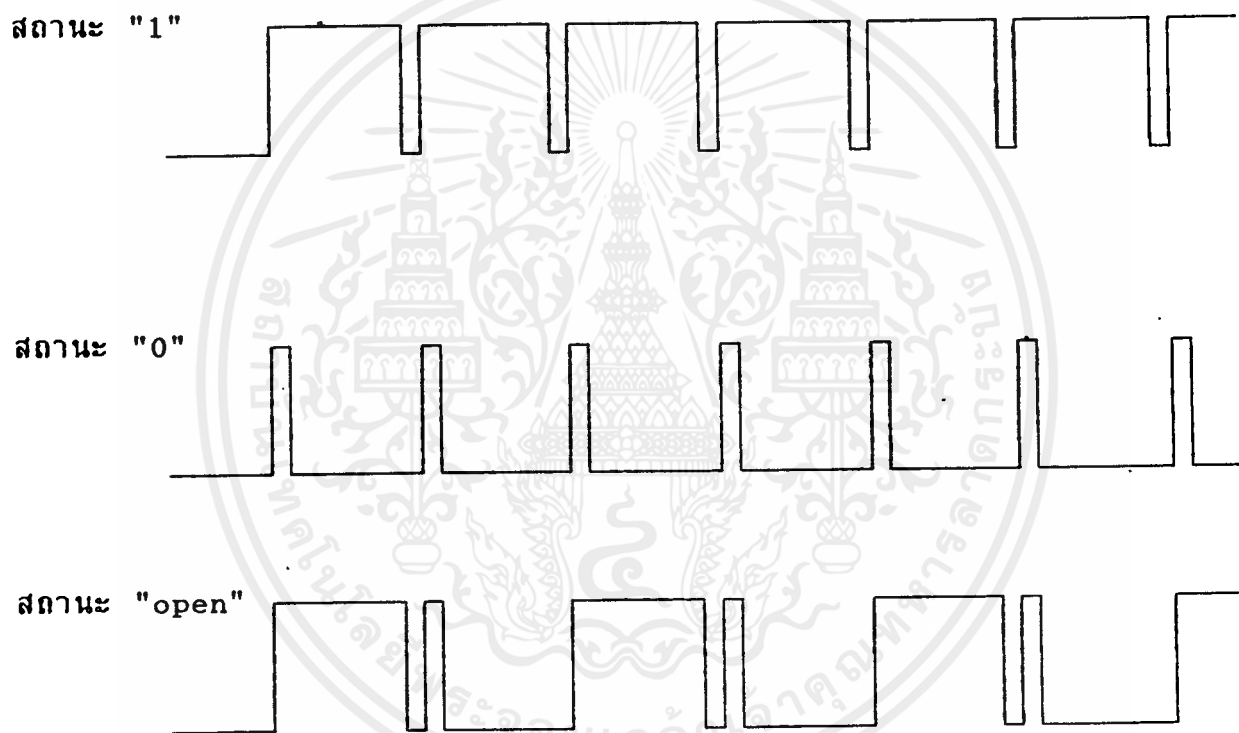
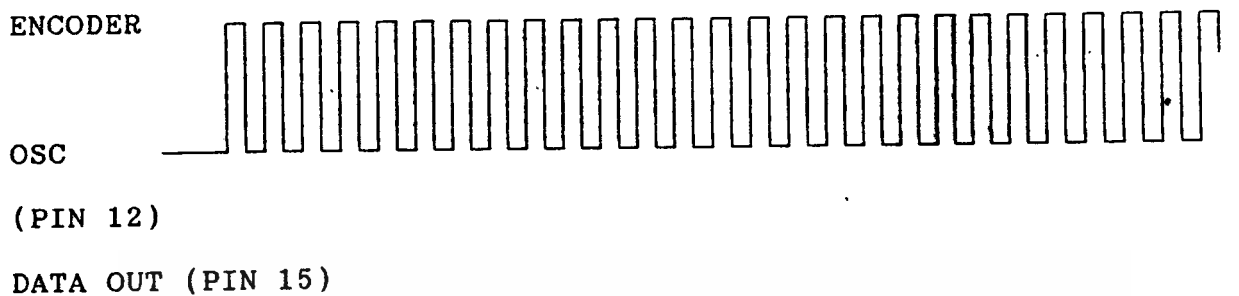
ข้อมูลต่าง ๆ จะเริ่มมีการส่งอนุกรมต่อ เนื่องกันไป ก็ต่อเมื่อทันทีที่ SWITCH TE ถูกกด (ที่ขา TE ด้รับ ACTIVE LOW) ซึ่งข้อมูลดังกล่าวจะถูกส่งออกไปมีลักษณะ เป็น WORD โดยจะถูกส่งออกไป เป็นจำนวน 2 DATA WORDS ด้วยกันซึ่งหากทางรับ ๆ DATA WORDS ทั้งสองนี้มีค่า เท่ากันแสดงว่าการส่งและการรับ ข้อมูล เป็นไปอย่างถูกต้องสมบูรณ์ที่สุด จะทำให้ทางภาครับ ๆ ผลลัพธ์ออกมา

ในการส่งแต่ละครั้ง DATA BIT จะถูกเข้ารหัสแบบ 2 DATA PULSE โดยที่โลจิก "0" จะมีลักษณะ เป็น พัลส์สั้น ๆ 2 พัลส์ต่อ เนื่องกันไป และโลจิก "1" จะมีลักษณะ เป็น แบบพัลส์ยาว ๆ 2 พัลส์ต่อ เนื่องกัน สำหรับสภาวะ "open" จะมีลักษณะการเข้ารหัส เป็น แบบพัลส์ยาว 1 ครั้ง แล้วตามด้วยพัลส์สั้น ๆ อีก 1 พัลส์ ดังแสดงการเข้ารหัสของสภาวะต่าง ๆ ดังกล่าว (0,1,open) ดังรูป



ENCODER DATA WAVEFORMS (MC 145026)

continuous transmission



รูปที่ 5 แสดงลักษณะการเข้ารหัสของ Data Bit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนวณได้จาก

$$t_1 = 0.69 (R_a + R_b) * C_1$$

ในทางอ้อม ดูที่ตัวเก็บประจุ หรือ อาร์พทูอยู่ในสถานะ GND เราสามารถคำนวณได้จาก

$$t_2 = 0.69 (R_b) * C_1$$

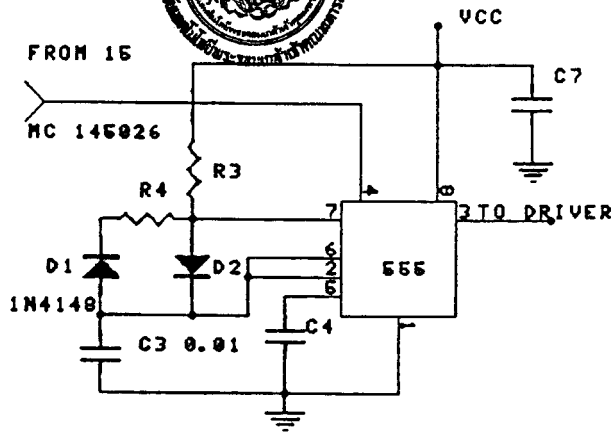
คาบเวลาในหนึ่งไซเคิลหาได้จาก

$$T = t_1 + t_2$$

ดังนั้น ความถี่ของการออสซิลเลท คือ

$$\begin{aligned} f &= 1/T \\ &= 1.44 / [(R_a + R_b) * C_1] \end{aligned}$$

ซึ่งเราจะเห็นได้ว่า วงจร ASTABLE MULTIVIBRATOR คือ วงจร OSCILLATOR ชนิดหนึ่ง แต่ ออสซิลเลทให้สัญญาณ OUTPUT มีรูปร่างเป็น square wave ความถี่ของสัญญาณออสซิลเลทเตอร์แบบนี้ควบคุมได้ง่ายโดยใช้ตัวต้านทานและตัวเก็บประจุ เท่านั้น ความถี่ที่ได้สามารถกำหนดให้มีค่าได้ตามต้องการ และ การใช้งานวงจรออสซิลเลทเตอร์ ชนิด ASTABLE MULTIVIBRATOR จะใช้ในวงจรสร้างสัญญาณรูปสี่เหลี่ยม สัญญาณนาฬิกา สัญญาณกำหนดช่วงเวลา



รูปที่ 7 แสดงภาค MODULATOR

สูตรการคำนวณ วงจร ASIABLE

ในวงจรกำหนดค่าให้ $R_a = R_7$, $R_b = R_b$, $C_1 = C_6$

$$T(\text{high}) = 0.69 \cdot (R_a + R_f) \cdot C_1$$

$$T(\text{low}) = 0.69 \cdot (R_b + R_f) \cdot C_1$$

$$T = T(\text{high}) + T(\text{low})$$

$$F = 1/T$$

$$T = 1/200 \text{ KHz} = 5 \cdot 10^{-6} = 5 \text{ us}$$

$$\text{ใช้ } C_1 = 0.01 \text{ uf} , R_t = 100$$

$$\{1\} = \{2\} = 5 \text{ us} / 2 = 2.5 \text{ us}$$

จาก 1

$$2.5 \text{ us} = 0.69 \cdot (R_a + 100) \cdot 0.01 \text{ uf}$$

$$2.5 \text{ us} / 0.01 \text{ uf} = 0.69(R_a + 100)$$

$$250 / 0.69 = R_a + 100$$

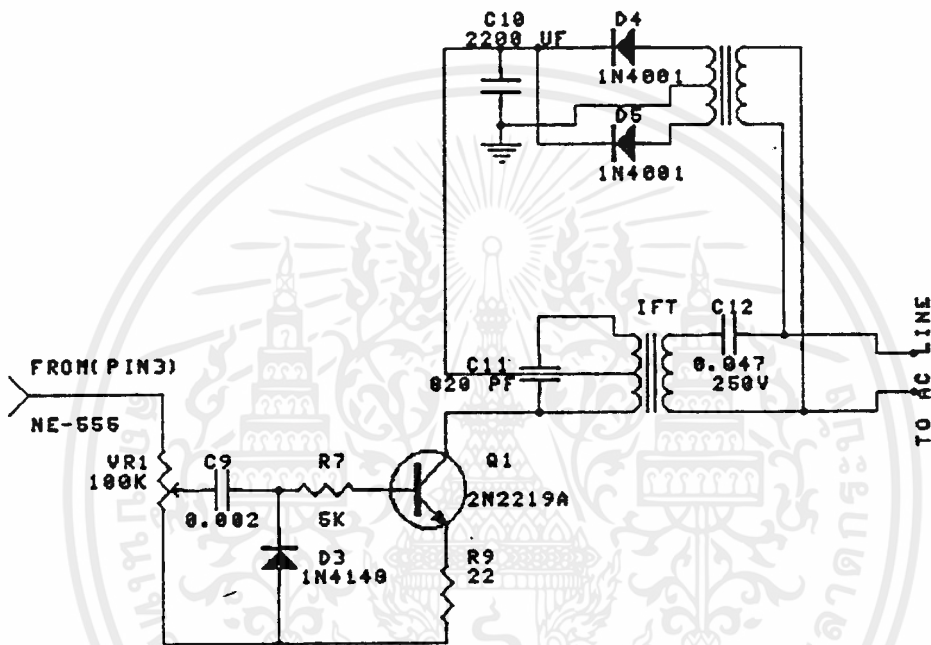
$$R_a = 362.31 - 100 \quad (150)$$

$$= 262.31 \quad (200)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

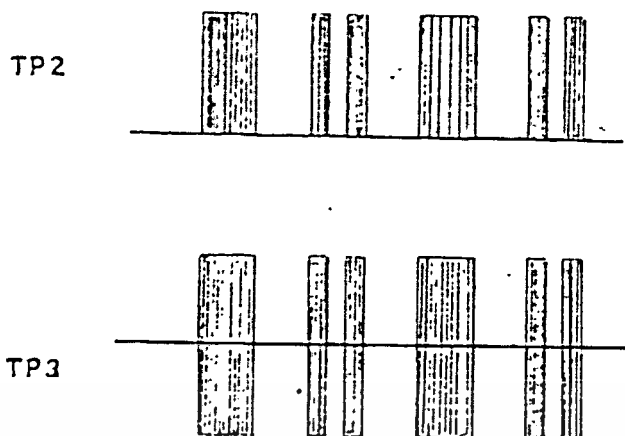
DRIVER

DATA จากภาค CODER ที่ผ่านการ MOD กับ carrier ซึ่งได้จากขา OUTPUT (ขา 3 ของ IC #555) แล้วจะถูกส่งเข้าที่ขา base ของ TRANSISTOR (Q1) ซึ่งเป็นภาค DRIVER เพื่อทำการขยายกำลังให้สูงขึ้นโดยใช้หม้อแปลง IFT จนเอาความถี่ที่ขยายแล้วนั้น coupling ผ่าน C₁₂ ไปยังสายไฟ 220 V.(AC LINE) โดยมีความแรงของสัญญาณที่ขา collector ของ TRANSISTOR (Q1) ประมาณ 30-40 V.



รูปที่ 8 วงจร Coupling ผ่าน AC LINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9 สัญญาณที่ปรากฏใน AC LINE

วงจรรزون (TUNE)

ใช้หลักการ LC RESONANT ในการเลือก ความถี่ที่เหมาะสมผ่านตัวมัน วงจรนี้ปกติเรียกวางจรแทงค์ (TANK CIRCUIT) มีคุณสมบัติ เช่นเดียวกับ RC FILTER กล่าวคือ ตัวมันจะเป็นแบนด์พาสฟิลเตอร์ (BAND PASS FILTER) จะยอมให้ความถี่ที่ต้องการผ่านเท่านั้น วงจรแทงค์สามารถจะต่อใช้งานได้หลายลักษณะตามต้องการ

ตัวหม้อแปลง IF ใช้ IF ของวิทยุ AM ธรรมดาตัวสี่ดาซึ่งใช้เบอร์อะไรก็ได้ขอเพียงให้ความต้านทานของขา 4 กับ 5 น้อยกว่าด้านขา 3 กับขา 4

การปรับแต่ง

ความถี่ของแต่ละแชนแนลที่ออกแบบไว้คือ 100 และ 200 อาจไม่ตรงเลยทีเดียว ปรับให้ตรงกันระหว่างตัวส่งกับตัวรับก็ใช้ได้ การปรับตัวส่งก่อนอื่นอย่าเพิ่งต่อเอาที่พุทของ T₂ เข้ากับสายไฟ 220 V ให้เอาออสซิลโลสโคปวัดสัญญาณที่ขดเค้นคันดารี หมุนสวิทช์ S₁ ปรับความถี่ให้ได้ความต้องการ แล้วจูน Transformer (IF) โดยใช้ไขควงหมุนแกนไปมาให้ได้สัญญาณแรงที่สุด ส่วนที่ตัวรับใช้วงจรตามรูป ตามปกติเลยไม่ต้องปลดอะไรออก ให้เสียบปลั๊กตัวส่งและตัวรับเข้ากับไฟ 220 V แล้วเปิดเครื่องให้ทำงานวัดสัญญาณที่ขา 3 ของ IF แล้วจูนให้ได้สัญญาณสูงสุด เป็นขั้นตอนการปรับความไวภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

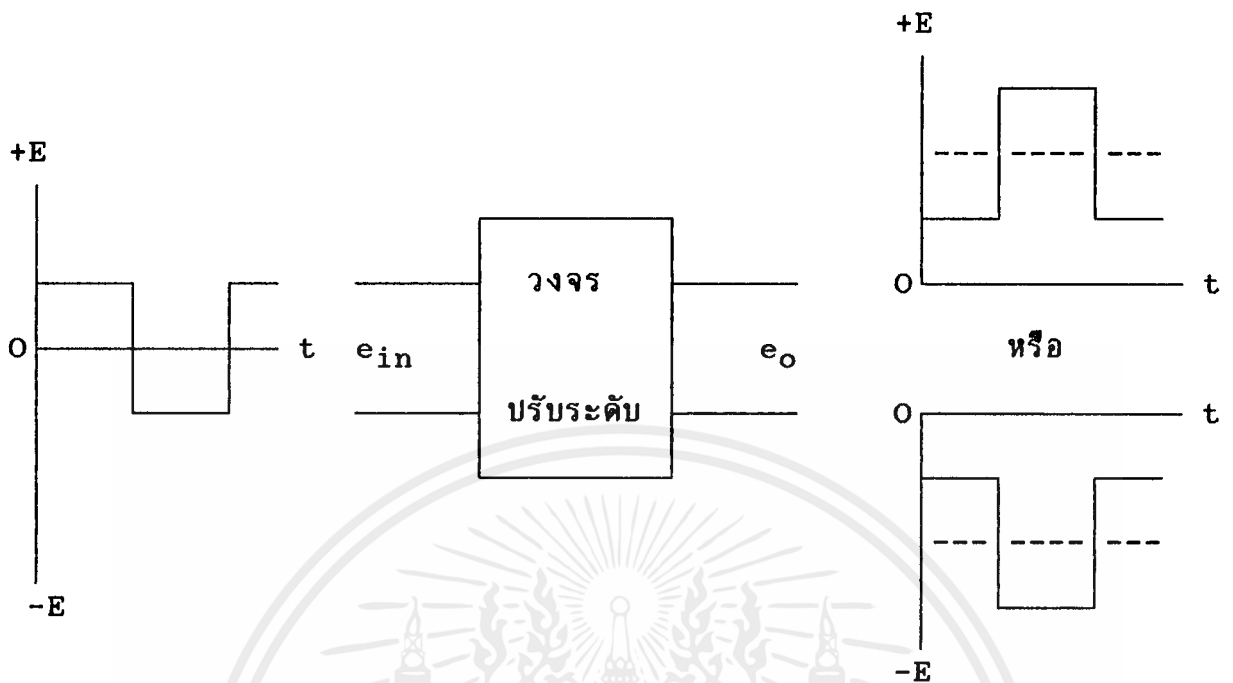
ส่วนรับสัญญาณสภาวะการทำงาน

ส่วนนี้จะรับสัญญาณจากภาครับและส่วนบ็อนกลับสภาวะการทำงาน ผ่าน AC LINE สัญญาณที่อยู่ในสายไฟ 220 โวลต์ (AC LINE) จะ coupling ผ่าน C_4 เข้าไปยัง วงจรจูน ซึ่ง C_1 จะเป็นตัวกั้นไฟ 220 โวลต์ เข้ามาในวงจร หลังจากสัญญาณเข้ามา แล้ว IFT จะทำการจูนเอาความถี่ที่ต้องการออกมาซึ่งจะมีความถี่ Resonance หลังจาก จูนความถี่พาดต้องการออกมาแล้วความถี่ดังกล่าวนี้จะถูกบ็อน เข้าไปยังภาคขยาย ซึ่งจะหา หน้าที่ยขยายสัญญาณให้สูงขึ้น DRIVE สัญญาณให้มีความถี่สูงขึ้นก่อนที่จะบ็อนให้แก่วงจรปรับระ ดับของสัญญาณ เพื่อขยายระดับสัญญาณให้ เป็นค่าบวกก่อนจะ เข้าวงจร DETECTOR ซึ่งในวงจร Peak detector วงจรนี้ทำหน้าที่ แยกสัญญาณคลื่นพาดออกจากสัญญาณ Pulse code เพื่อ เอาสัญญาณ Pulse code ส่ง เข้าวงจร Schmitt trigger Comparator ซึ่งสัญญาณ คลื่นพาดจะถูก BYPASS ทิ้งไป เมื่อสัญญาณ Pulse code เข้า วงจร Schmitt trigger comparator เปรียบ เที่ยบกับแรงดันอ้างอิงหากสัญญาณ Pulse code ที่ได้มี มากกว่า ก็จะทำให้ output มีลักษณะ เป็น "high" ถ้าหากสัญญาณ Pulse code ที่ได้มี คำน้อยกว่า ก็ทำให้ output มีลักษณะ เป็น "low" เพื่อที่จะทำการ เปรียบ เที่ยบ และตก แต่งขอบสัญญาณให้ดีขึ้น สำหรับที่จะนำไปบ็อน ให้แก่ IC MC145027 (DECODER) ที่ขา 9 ซึ่งจะมิตัสสัมพันธ์กับรหัสของ เครื่องรับที่ติดตั้งอยู่และจะส่งผล เป็น DATA 4 BIT ไปยัง IC 4067 เพื่อถอดรหัส เป็นสภาวะของช่องนั้น ๆ ว่า เป็นสภาวะใด ๆ

วงจรรปรับระดับของสัญญาณ (CLAMPER)

วงจร CLAMPER เป็นวงจรที่ เพิ่มค่าไฟ DC-Voltage ให้กับสัญญาณ AC (Pulse) บางครั้ง เรียกว่า วงจร dc restorer (วงจร เพิ่มกระแสตรง) หรือ วงจร dc Insertercircuit (วงจร เคิมกระแสตรง) สัญญาณ AC ที่จะใส่ระดับสัญญาณ DC เข้า ไปในสัญญาณจะเป็น Sine Wave หรือ Pulse ใด ๆ ก็ได้ ซึ่งสัญญาณที่ผ่านวงจร CLAMPER นี้จะ เปลี่ยนระดับ DC-Voltage ของสัญญาณที่บ็อน เข้าไป เท่านั้น ส่วนรูปร่าง ของสัญญาณไม่ เปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

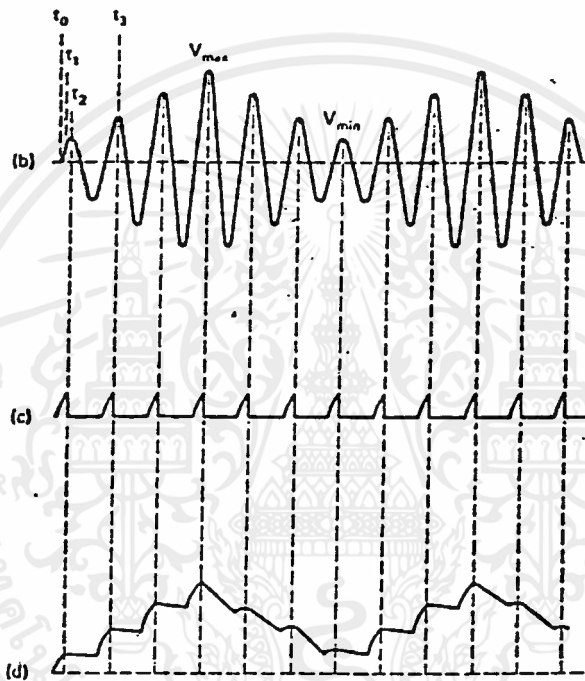
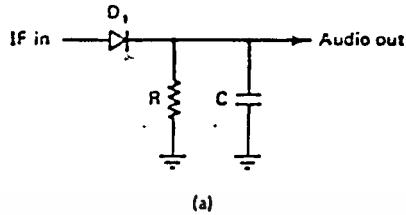


รูปที่ 10 แสดงคุณสมบัติและลักษณะของสัญญาณแรงดันรูป square ที่ input และ output ของวงจรรีโอดีตัวเก็บประจุ

DEMODULATOR

ภาค DEMODULATOR นี้จะมีหน้าที่แยก (detects) สัญญาณเสียง (A.F) ออกจากสัญญาณวิทยุ (R.F Carrier) เพื่อเอาสัญญาณ A.F ไปใช้งาน กรณีนี้เราใช้สัญญาณ Pulse แทนสัญญาณ A.F ดังนั้นเมื่อทำการ Detects สัญญาณออกมาแล้วเราก็จะได้สัญญาณ Pulse code ที่ต้องการออกมาเช่นกัน ซึ่งภาค DEMODULATOR นี้จะใช้วงจร Peak

detector เป็นตัว detects สัญญาณออกมา ดังแสดงดังรูป



รูปที่ 11 วงจร Peak detector

ข้อแตกต่างระหว่าง AM modulator และ AM demodulator คือ output ของ modulator จะจูน เพื่อให้ความถี่ผลบวกผ่าน ส่วน output ของ demodulator จะจูน เพื่อให้ความถี่ผลต่างออก การ demodulator แสดงดังรูป ซึ่งเรา เรียกว่า Diode detector หรือ Peak detector เพราะว่า มันจะ detects ค่า peak ของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

input หรือ เรียกว่า Shape(envelope) detector เพราะมัน detects ขอบของ สัญญาณ input

จากรูปข้างบน รูป b แสดงสัญญาณ input ของ AM mod รูป c เป็นสัญญาณกระแสของ Diode และรูป d เป็นสัญญาณ output ที่ผ่านการ detector แล้ว

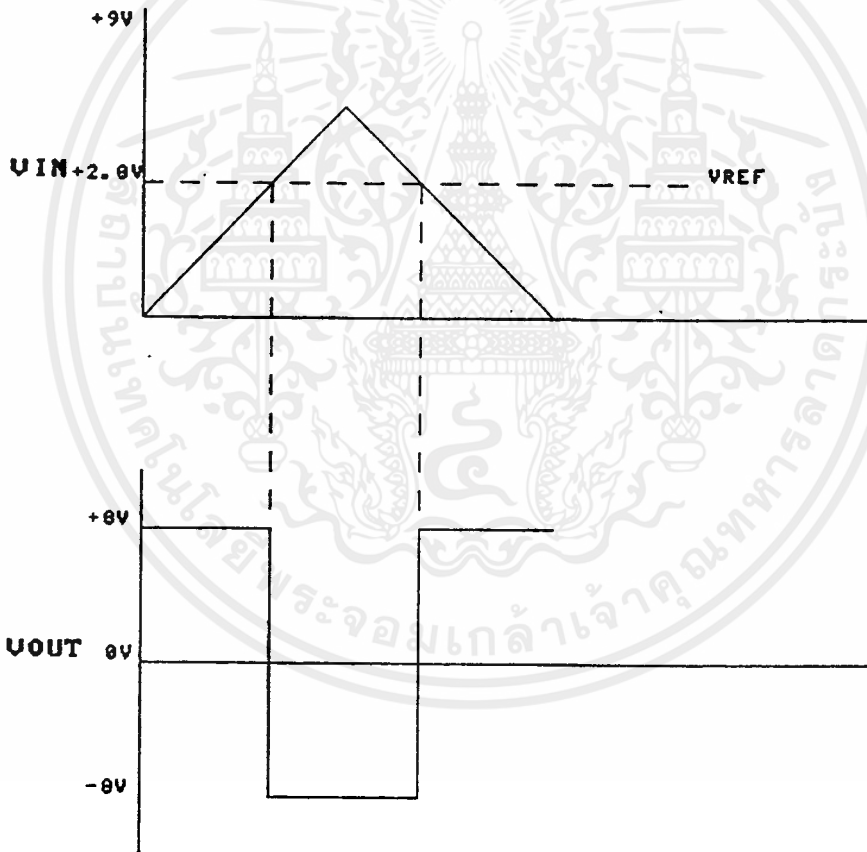
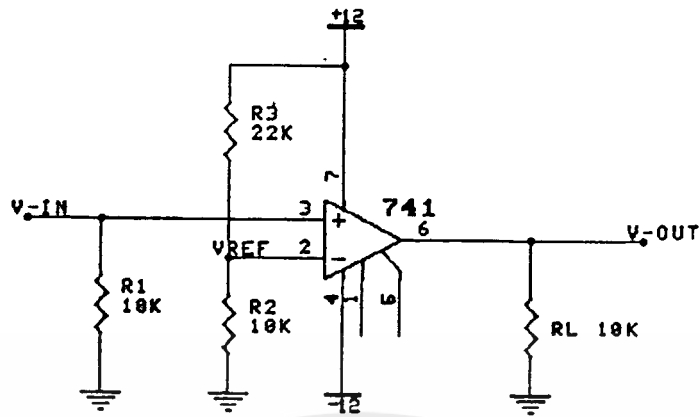
WAVE SHAPE

เป็นการปรับแต่งให้รูปสัญญาณที่ผ่านการ Detects ออกมาให้ความเป็น Square wave มากยิ่งขึ้น โดยเราใช้ วงจร Schmitt trigger comparator ซึ่งประยุกต์ จากวงจร คอมพาราเรเตอร์ (Comparator) อีกทีหนึ่ง

วงจร Schmitt trigger comparator

เรานำวงจร Comparator มาเป็นวงจร Schmitt trigger ดังรูป ซึ่งให้ แรงดันอ้างอิงแรงดันหนึ่งที่เข้า input ใดเข้าหนึ่งของ OP-AMP (ในรูปใช้ขา non-inverting) เพื่อที่จะตรวจวัดระดับสัญญาณที่เป็น input ว่ามีค่ามากกว่าหรือน้อยกว่า ระดับแรงดันอ้างอิงถ้ามากกว่าแรงดันอ้างอิงจะทำให้ output ออกมาเป็น $-V_{CC}$ แต่ถ้า input มีค่าน้อยกว่าแรงดันอ้างอิงจะทำให้ output ออกมาเป็น $+V_{CC}$ ซึ่งแรงดันอ้างอิงสามารถหาได้จากสูตร

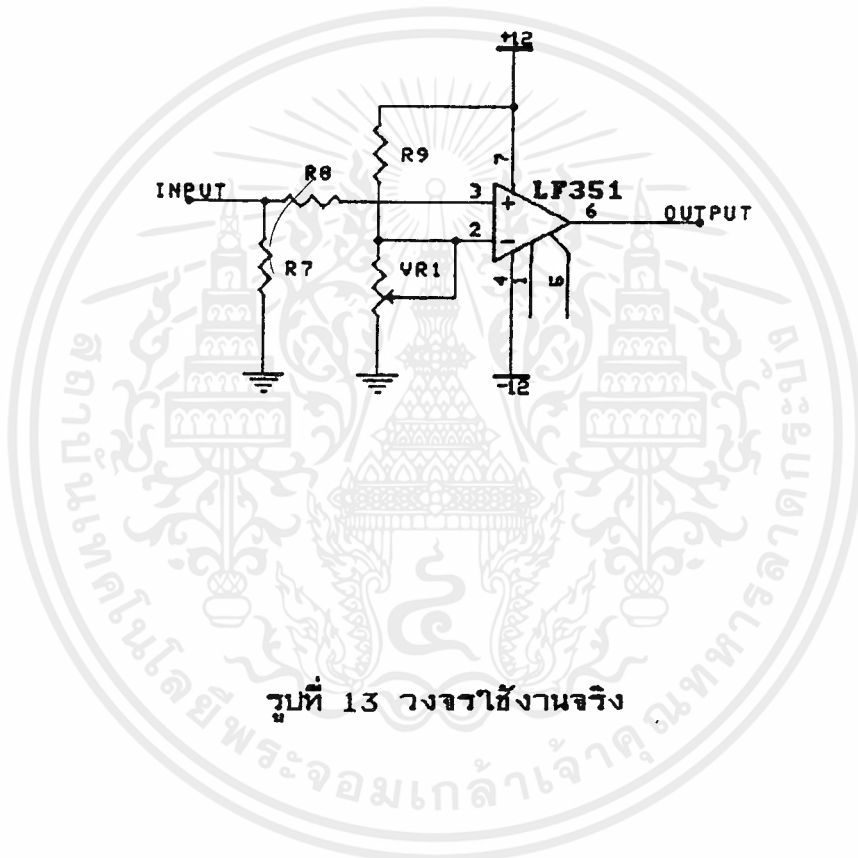
$$V_{ref} = [R2/(R2 + R3)] * (+V_{CC})$$



รูปที่ 12 วงจร Schmitt trigger comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจร ที่ใช้จริงดังแสดงในรูปข้างล่าง ซึ่งหลักการคล้ายกัน ต่างกันที่ เรา เอา แรงดันอ้างอิง เข้าที่ขา inverting ส่วน input บ้อน เข้าขา non-inverting เพราะ ฉะนั้น output ที่ออกมาจะไม่กลับเฟสกับ input ซึ่ง input ที่เข้ามาก็เป็น Square wave อยู่แล้ว เพียงแต่เรา ต้องการความ เป็น Square wave มากยิ่งขึ้น เพื่อ ข้างวงจร DECODER แล้วรหัส จะไม่ผิดพลาด

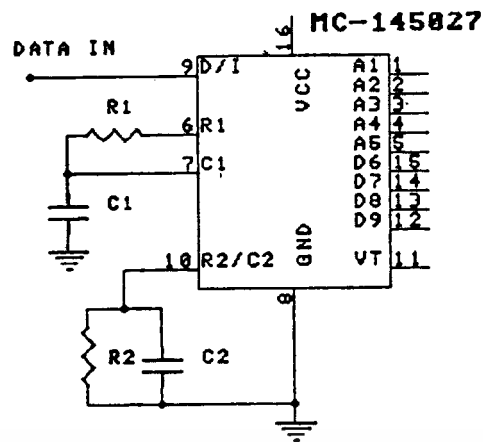


รูปที่ 13 วงจรใช้งานจริง

DECODER

ภาค DECODER นี้จะหาหน้าที่รับสัญญาณที่ส่งเข้ามาแล้วทำการถอดรหัสดูว่า ตรงกลับค่า ADDRESS ที่ Set ไว้หรือเปล่าถ้าตรงก็จะให้ output ออกมา เพื่อนำไป Control load อีกที ในภาคนี้มี IC MC145027 เป็นหัวใจสำคัญในการ Decode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 14 MC-145027

จากรูป แสดงขาของ IC MC145027 ซึ่งขาต่าง ๆ มีรายละเอียดดังนี้

ขา A1 - A5

- ขาเหล่านี้ เป็น Address input ที่เรา Set ไว้ให้ตรงกับ ค่า Address ของตัว เพื่อที่จะได้ output ออกมาที่ขา VT

ขา D6 - D9

- ขานี้จะเป็น DATA ที่จะส่งต่อออกมา เมื่อขา Address ตรงกับ Address ที่ส่งมา

ขา R₁ , C₁

- ขาทั้งสองนี้ต่อกับ Resistor และ Capacitor เพื่อใช้เป็นตัวกำหนดความแคบหรือความกว้างของ Pulse ที่เป็นรหัส ค่า time constant $R_1 * C_1$ จะถูกตั้งไว้ 1.72 ของ transmit clock periode ดังนั้น $R_1 * C_1 = 3.95 R_{TC} * C_{TC}$

ขา R₂ / C₂

- ขานี้จะมี Resistor และ Capacitor ต่อขนานกันต่อ ขานี้กับขา V_{EE} เพื่อเป็นการแยก การส่งครั้งสุดท้ายกับครั้งใหม่ ซึ่งค่า time constant $R_2 * C_2$ จะเป็น 33.5 ของคาบเวลาการส่ง (4 data bit periods) โดย $R_2 * C_2 = 77 R_{TC} C_{TC}$

สูตรการออกแบบ

$$\begin{aligned} \text{จากสูตร } f_{CEC} &= 1/(2.3 R_{TC} C_{TC}) \\ R_{11} C_8 &= 3.95 R_{TC} C_{TC} \\ R_{12} C_9 &= 77 R_{TC} C_{TC} \end{aligned}$$

$$\begin{aligned} \text{ซึ่งค่า } R_{TC} &\geq 10K \\ 100pF &\leq C_{TC} \leq 15\mu F \\ R_{11} &\geq 10K \\ C_8 &\geq 400pF \\ R_{12} &\geq 100K \\ C_9 &\geq 700pF \end{aligned}$$

ขา Valid Transmission , VT

- เป็นขา Output จะเป็นระดับสูง(High) เมื่อ
 1. การส่ง Address ตรงกับ Address ของตัวรับ
 2. การส่ง Data Word แรกและสอง ต้องเหมือนกัน

ขา VT

- เป็น "High" จนกระทั่งการรับไม่ตรงตามเงื่อนไข หรือ ไม่มีสัญญาณ เข้ามา เป็นเวลา 4 Data Bit

ขา V_{pp}

- ขาแหล่งจ่ายไฟบวก

ขา V_{EE}

- ขาแหล่งจ่ายไฟลบ(ส่วนใหญ่ใช้ เป็น กราวด์)

การออกแบบ DECODER คำนวณหาตัว F1,C1,R2,C2

$$\begin{aligned} \text{จากสูตร } F_{osc} &= 1/(2*3*R_{tc}*C_{tc}) \\ R_1*C_1 &= 3.95*R_{tc}*C_{tc} \\ R_2*C_2 &= 77*R_{tc}*C_{tc} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งคือ

$$R_{tc} \geq 10 \text{ K}$$

$$100\text{pf} \leq C_{tc} \leq 15 \text{ uf}$$

$$R_1 \geq 10 \text{ K}$$

$$C_1 \geq 400 \text{ pf}$$

$$R_2 \geq 100 \text{ K}$$

$$C_2 \geq 700 \text{ pf}$$

จากที่เราใช้ความถี่ $F_{osc} = 616 \text{ Hz}$ และใช้ $C_{tc} = 0.047 \text{ uf}$ ดังนั้น

$$R_{tc} = 1 / (616 * 2.3 * 0.047 * 10^{-6})$$

$$= 15 \text{ K}$$

$$R_s = 2R_{tc}$$

$$= 30 \text{ K}$$

จาก $R_1 C_1 = 3.95 * R_{tc} * C_{tc}$ ใช้ $C_1 = 0.12 \text{ uf}$ ดังนั้น

$$R_1 = (3.95 * 15 * 10^{-3} * 0.047 * 10^{-6}) / (0.12 * 10^{-6})$$

$$= 23.2 \text{ K} \quad \text{ใช้} \quad 24 \text{ K}$$

จาก $R_2 C_2 = (77 * R_{tc} * C_{tc})$ ใช้ $C_2 = 0.12 \text{ uf}$ ดังนั้น

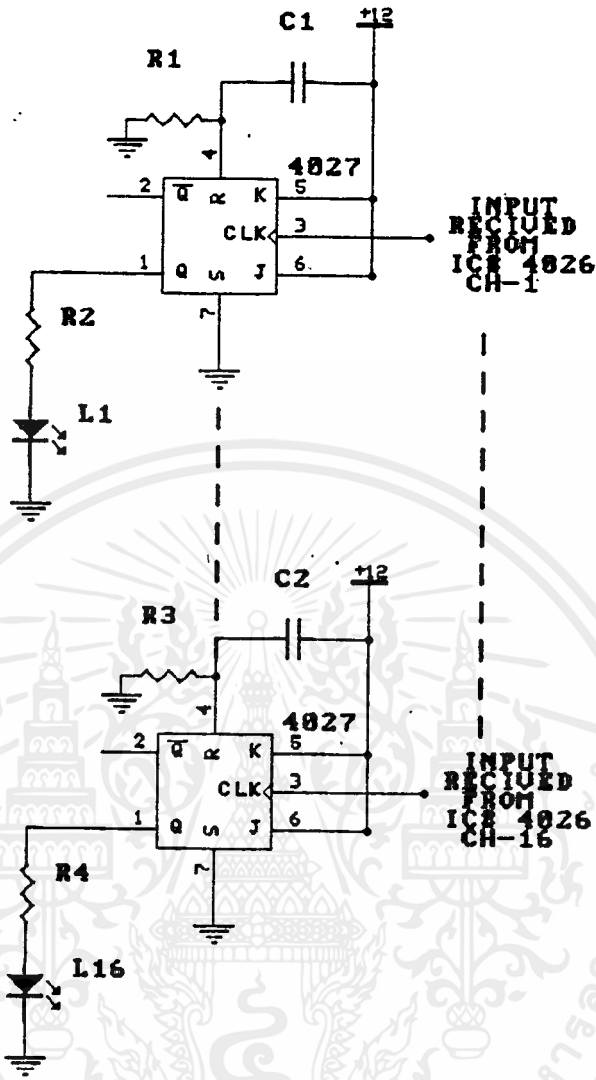
$$R_2 = (77 * 1.5 * 10^{-3} * 0.047 * 10^{-6}) / (0.12 * 10^{-6})$$

$$= 452.4 \text{ K} \quad \text{ใช้} \quad 470 \text{ K}$$

ส่วนแสดงสภาวะการทำงาน (CHANNEL SHOW)

ส่วนนี้จะรับ Data ที่รับได้จาก IC 145027 เข้ามายัง IC 4067 โดยจะถอดรหัส 4 Bit ที่ได้ เป็น 16 ช่อง โดยขา D6, D7, D8, D9 ของ MC 14027 จะถูกต่อกับขา Input A, B, C, D ของ IC 4067 และมันจะให้ Output ต่อ มีออร์หัสที่ผ่าน เข้ามาในส่วนรับสัญญาณสภาวะการทำงานถูกต้อง โดยขา VT ของ IC 145027 จะเป็นตัวบ่อนสัญญาณ ENABLE ให้ขา X ของ IC 4067 เพื่อส่ง OUTPUT แต่ละช่วงควบคุมไปขับ LED เพื่อแสดงผล ดังรูปล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 15 วงจรแสดงผลของควมคุม

แหล่งจ่ายไฟ (Power Supply)

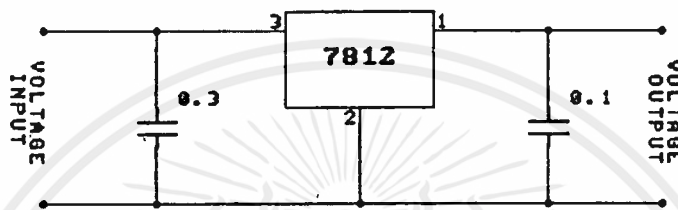
ภาคจ่ายไฟที่ใช้ใน เครื่องส่งและ เครื่องรับแบ่งได้ เป็น 2 ส่วน คือ

1. แบบ REGULATOR
2. แบบ UNREGULATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบ REGULATOR หรือแบบคงที่

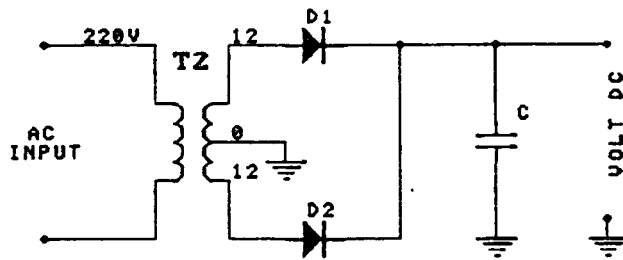
แรงดันที่ Output จะคงที่ เมื่อ Load เปลี่ยนแปลงไป เมื่อนำมาจ่ายแรงดันให้กับภาค Oscillator จะทำให้ได้ความถี่ที่คงที่ ซึ่งแหล่งจ่ายไฟแบบคงที่นี้ เราใช้ IC REGULATED เบอร์ 7812 ซึ่งแรงดัน output จะเท่ากับ 5 โวลต์ และมีการจัดวงจรดังนี้



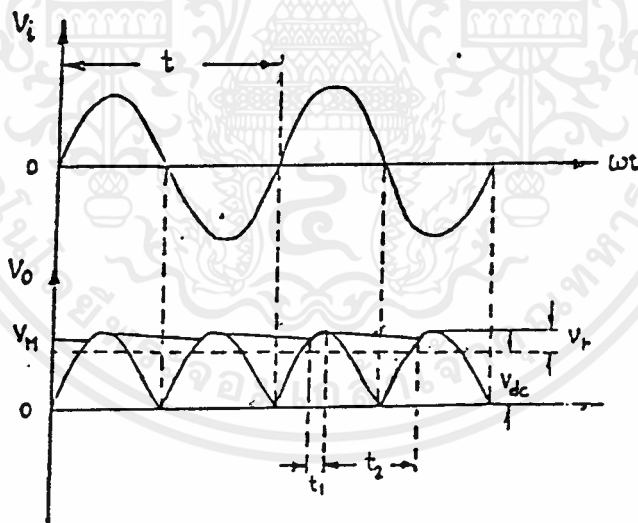
รูปที่ 16 วงจรภาคจ่ายไฟแบบคงที่

แบบ UNREGULATOR หรือแบบไม่คงที่

แรงดันที่ Output จะไม่คงที่ เมื่อ Load เปลี่ยนแปลงไป เมื่อนำมาจ่ายแรงดันให้กับภาค Oscillator จะทำให้ได้ความถี่ที่ไม่คงที่



รูปที่ 17 วงจรภาคจ่ายไฟแบบไม่คงที่ ชนิด FULL WAVE



t_1 = ช่วงที่ C-Charge , t_2 = ช่วงที่ C-Discharge

รูปที่ 18 WAVE FORM วงจรภาคจ่ายไฟแบบไม่คงที่ ชนิด FULL WAVE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก V_{dc} หาได้จาก $V_{dc} = -I_{dc}/4f_c$

V_m : Peak Rectifier Voltage เมื่อยังไม่มี C-Filter

I_{dc} : กระแสที่ไหลผ่าน Load

f : ความถี่ไหลสลับ

ส่วน RIPPLE VOLTAGE (V_r) หาได้จาก

$$V_r = I_{dc} / (4 \cdot 3 \cdot f_c)$$

เมื่อให้ output Voltage และ Ripple Voltage เราสามารถหา Percent Ripple (%r) ได้ดังนี้

$$\% r = V_r / (V_{dc} * 100)$$

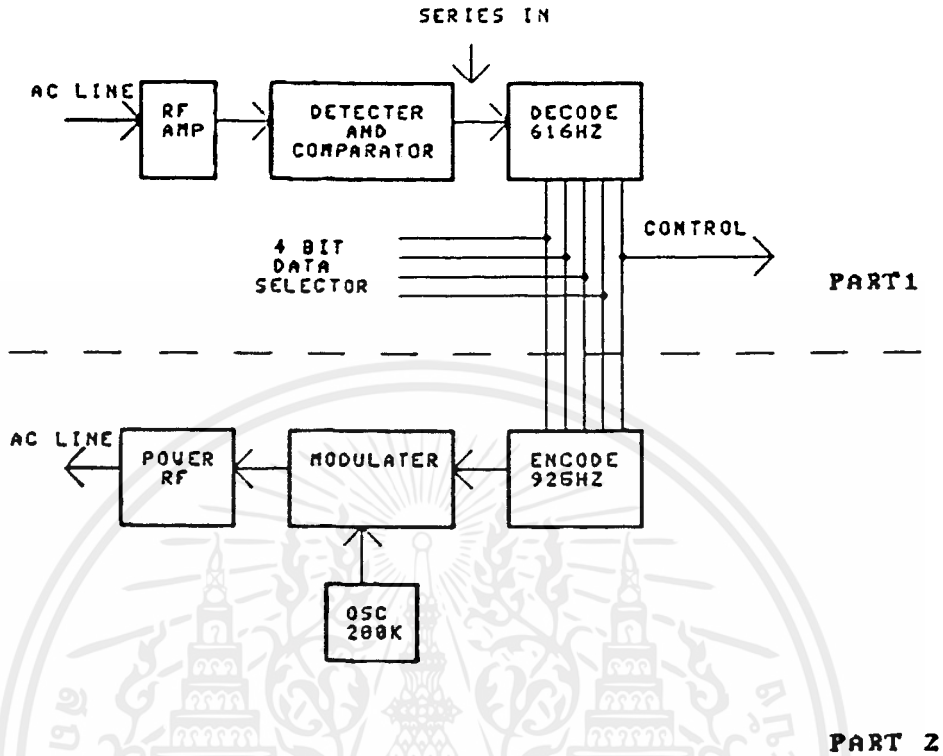
ดังนั้น ค่า Ripple Factor ที่จะแปรผันเป็นส่วนกลับ กับ ค่าคาบาซึเตอร์ ดังนั้น ถ้า ต้องการวงจรที่มี REGULATION ดีขึ้นจะต้อง เลือกค่า C ให้มากขึ้น และยังขึ้นอยู่กับ โหลด (R_L) ที่นำมาต่อด้วย

ส่วนค่า PEAK INVERSE VOLTAGE OF DIODE (PIV) คือค่าแรงดันย้อนกลับขณะ REVERSE BIOS ของไดโอดที่ทนได้ ซึ่งดูได้จากข้อมูลจา พะของไดโอด เบอร์นั้น

$$PIV = 2V_m$$

บทที่ 3

ภาครับและส่วนป้อนกลับสภาวะการทำงาน



รูปที่ 19 BLOCK DIAGRAM

ภาครับและส่วนป้อนกลับสภาวะการทำงาน ในภาคนี้ถูกแบ่งออกเป็น 3 ส่วนคือ

1. ส่วนรับสัญญาณ CONTROL
2. ส่วน CONTROL
3. ส่วนป้อนกลับสภาวะการทำงาน

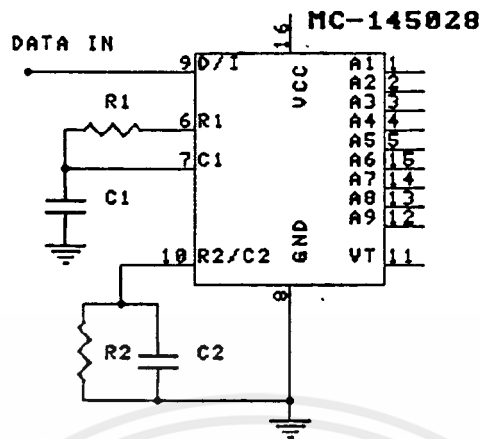
1. ส่วนรับสัญญาณ CONTROL

จะมีลักษณะการทำงานเหมือนกับ ส่วนรับสัญญาณสภาวะการทำงานของภาคส่ง และ ส่วนแสดงสภาวะการทำงาน มีส่วนแตกต่างคือ จะใช้ IC MC 145028 แทน MC 145027 ในการ DECODE โดย SCT ขา A6, A7, A8, A9 ของ IC MC 145028 ให้ตรงกับรหัสของการส่ง ที่ส่งผ่าน AC LINE เข้ามาและสภาวะของขา A6, A7, A8, A9 นี้จะถูกส่ง เป็น CODE ไปให้ส่วนป้อนกลับสภาวะการทำงาน เพื่อส่งออกไป เป็นสัญญาณ ให้ส่วนรับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผนผังสภาวะการทำงาน ให้ภาคส่งแสดงผลในภาพแสดงสภาวะในแต่ละช่องของการทำงาน และจะให้ OUT ที่ ขา 11 (VT) ออกไปยังส่วน CONTROL



รูปที่ 20 MC-145028

OUTPUT ของ MC-145028 เป็น ADDRESS ทั้งหมด 9 ขา ส่วน MC-145027 5 ขาแรกเป็น ADDRESS ส่วน 4 ขาหลังเป็น DATA

DECODER นี้จะหาหน้าที่รับสัญญาณที่ส่งเข้ามาแล้วทำการถอดรหัส ว่าตรงกับค่า ADDRESS ที่ SET ไว้หรือไม่ ถ้าตรงก็จะให้ OUTPUT ออกมา เพื่อนำไป CONTROL LOAD อีกรหัส

- ขา 6 และ 7 ต่อกับ R1, C1 เพื่อเป็นตัวกำหนดความแคบหรือกว้างของ PULSE ที่เป็นรหัสค่า TIME CONSTANT $F1 \cdot C1$ จะถูกตั้งไว้ 1.72 ของ TRANSMIT CLOCK PERIOD นั้น

$$R1 \cdot C1 = 3.95 \cdot R_{tc1} \cdot C_{tc}$$

- ขา 10 ขานี้ต่อกับ R2, C2 แบบขนานกันกับ Ground เพื่อเป็นการแยกการส่งครั้งสุดท้ายกับครั้งใหม่ ซึ่งต่อ Time Constant $R2 \cdot C2$ จะเป็น 33.5 ของคาบเวลาการส่งโดย

$$R2 \cdot C2 = 77 \cdot R_{tc} \cdot C_{tc}$$

VALID เป็น OUTPUT "HIGH" เมื่อการส่ง ADDRESS ตรงกับ ADDRESS ของตัวรับและการส่ง DATA WORD แรกและสองต้องเหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูตรคำนวณความถี่

ความถี่ที่ 2 $F_{osc} = 925 \text{ Hz}$ และใช้ $C_{tc} = 0.047 \text{ uf}$ ดังนั้น

$$R_{tc} = 1/(925 * 23 * 0.047 * 10^{-6}) = 10 \text{ K}$$

$$R_s = 2R_{tc} = 20 \text{ K}$$

จาก $R_1 C_1 = 3.95 * R_{tc} * C_{tc}$ ใช้ $C_1 = 0.12 \text{ uf}$ ดังนั้น

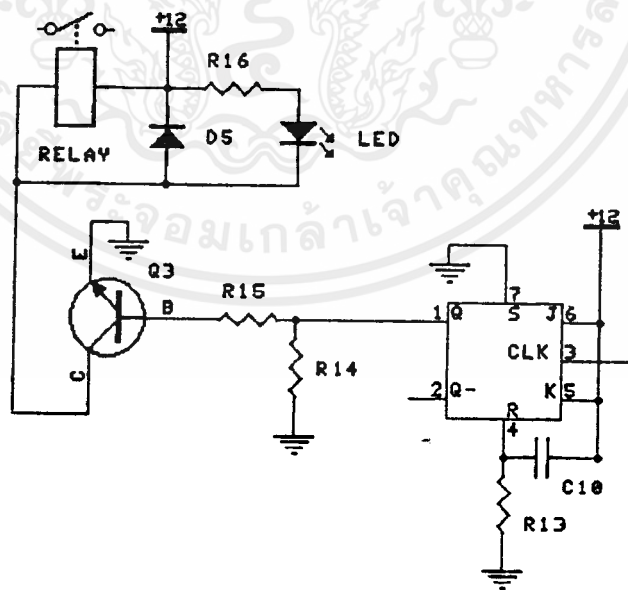
$$\begin{aligned} R_1 &= (3.95 * 10 * 10^3 * 0.047 * 10^{-6}) / (0.12 * 10^{-6}) \\ &= 15.4708 \text{ K} \text{ ใช้ } 15 \text{ K} \end{aligned}$$

จาก $R_2 C_2 = (77 * R_{tc} * C_{tc})$ ใช้ $C_2 = 0.12 \text{ uf}$ ดังนั้น

$$\begin{aligned} R_2 &= (77 * 10 * 10^3 * 0.047 * 10^{-6}) / (0.12 * 10^{-6}) \\ &= 301.58 \text{ K} \text{ ใช้ } 300 \text{ K} \end{aligned}$$

2. ส่วน CONTROL

ภาคนี้จะประกอบด้วย วงจร Toggle วงจรขับ Relay ดังแสดงในรูป



รูปที่ 21 วงจร CONTROL ON/OFF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก ำนำไปใช้

การทำงานของวงจรถ

เมื่อบางจรถเริ่มทำงาน C_{10} และ R_{13} จะทำการ Reset วงจรถ Toggle วัตที่ขา 1 (ขา Q) วัตเป็น "0" (low) และเมื่อบมีสัญญาณ VT ส่ง วัตเข้า ซึ่งเป็น Pulse หนึ่งลูก วัตมาที่ขา CK ของวงจรถ Toggle จะวัตให้ output วัตที่ขา 1 (ขา Q) เป็น "1" (high) ส่งแรงดันนี้ผ่าน R_{15} วัตขา Base ของ Transistor วัตให้ Transistor วัตงานวัตให้ Relay วัตงานวัตด้วยสวัตช์ ปิด (TURN ON) Load สามารถวัตงานวัตได้ และเมื่อบมี สัญญาณ VT มาอีกวัตจะวัตให้วัตที่ขา 1 (ขา Q) ของ IC MC 145028 มีสถานะ "0" (low) วัตให้ไม่มีแรงดันวัตขับ วัต Base ของ Transistor ดั่งนั้นวัตให้ Transistor วัตไม่วัตงาน และ Relay ก็ไม่วัตงาน เช่นกัน ดั่งนั้น สวัตช์ก็วัตเปิด (TURN OFF) LOAD ก็วัตหยุดการวัตงานดั่งนั้น เราสามารถควบคุมการ ON/OFF ของ LOAD วัตได้โดยการส่งข้อมูล ค่า Address มาวัตครั้งวัตให้ ON วัตครั้งสองวัตให้ OFF ซึ่งวัตในแต่ละวัตของ วัตเครื่องวัตรับจะมี Address วัตไม่วัตซ้ำกันอยู่แล้ว

3. ส่วนบ้อนกลับสภาวะการวัตงาน

ส่วนนี้วัตจะ เหมือนกับส่วนส่งสัญญาณ CONTROL ในภาคส่งและส่วนแสดงสภาวะการวัตงาน วัตจะวัตรับ CODE จากส่วนรับสัญญาณ CONTROL วัต SET วัตวัตที่ขา A6, A7, A8, A9 ของ IC MC 145028 และวัตจะ วัตสัญญาณ VT วัตขา 11 ของ MC 145028 ผ่าน Not Gate บ้อนวัตที่ขา TE ของ IC MC 145026 วัตเพื่อวัตให้วงจรถวัตงาน วัตโดยวงจรถจะส่ง เป็น Code วัตที่ เหมือนกันกับที่อยู่ที่ในภาครับ วัตแสดงสภาวะที่ภาคส่งในส่วนแสดงสภาวะการวัตงาน

ในการคำนวณ

กำหนดวัตให้ความถี่ วัต = 100 KHz และ 200 KHz

$$T = 1/100 \text{ KHz} = 1 \times 10^{-5} = 10 \text{ us}$$

กำหนด Duty cycle = 50 %

$$T(\text{high}) = T(\text{low}) = 10 \text{ us}/2 = 5 \text{ us}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตวัตให้นำไปใช้ประโยชน์ด้านการค้า วัตไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิวัตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกวัตครั้งที่มีการนำไปใช้

$$\text{ใช้ } C1 = 0.01 \text{ uf, } Rf = 300 \text{ (330)}$$

$$\text{จาก } T(\text{high}) = 0.69 * (Ra+Rt) * C1$$

$$5 \text{ us} = 0.69 * (Ra+300) * 0.01 \text{ uf}$$

$$0.69(Ra+300) = 5 \text{ us}/0.01 \text{ uf}$$

$$Ra+300 = 500/0.69$$

$$Ra = 724.6-300 \quad (330)$$

$$= 424.6 \quad (390)$$

$$\text{ตัว } Rb=Ra = 424.6$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

สรุปผลโครงการงานปริญญาโท

ผลการทดสอบโครงการงานปริญญาโท 2 ในส่วนของตัวควบคุมการะทางไฟฟ้า โดยผ่านสัญญาณควบคุมทางสายไฟฟ้า (AC-LINE) นี้ สามารถที่จะรับรหัส Binary 4 Bit ที่ถูกแปลงมาจากสัญญาณความถี่ VHF จากตัวส่ง (Remote) ได้ตามที่ตั้งเป้าหมายของการควบคุมไว้คือ รับ 4 Bit 16 ช่องควบคุม และสามารถส่งสัญญาณที่แปลงมาจาก Binary 4 Bit โดยทำการ Modulate ไปกับ Ac-line และแปลงความถี่สัญญาณควบคุมที่ Mod มากับ AC-LINE ด้วย IC # 145027 เพื่อ Control Relay ให้ On-Off การะไฟฟ้าได้ และยังส่งสัญญาณที่แสดงสถานะทางานของการะไฟฟ้ากลับไปยังชุดที่รับสัญญาณจาก Remote เพื่อแสดงให้รู้ว่าการะไฟฟ้าทางาน โดยใช้ IC #4067 เป็นตัวควบคุมการแสดงผลของ LED ของช่องควบคุมทั้ง 16 ช่องสัญญาณ

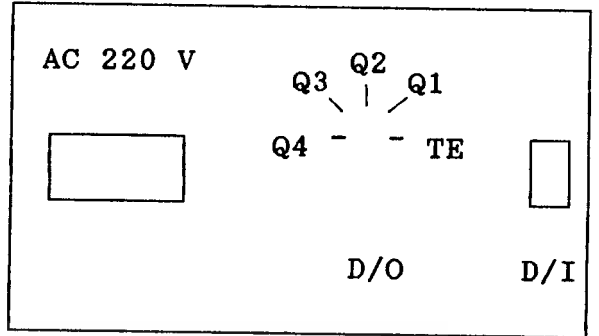
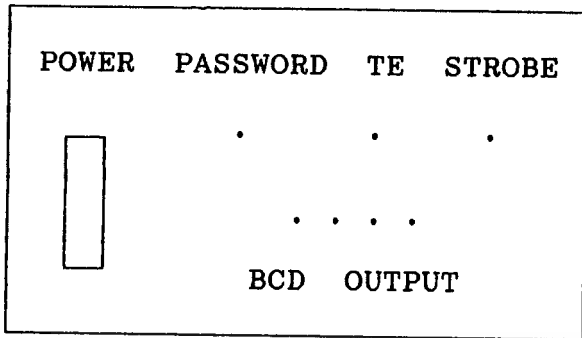
คู่มือการใช้งาน

ชุดควบคุมอุปกรณ์ไฟฟ้าทางโทรศัพท์ผ่านสาย AC LINE ประกอบด้วยส่วนประกอบ 4 ส่วนคือ

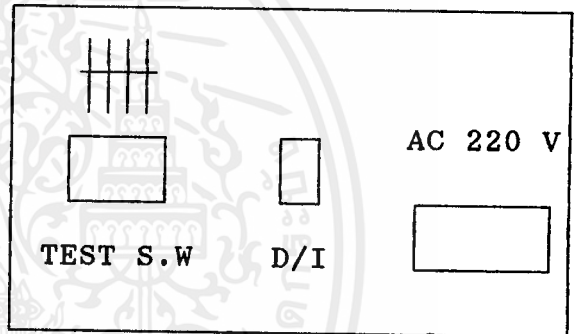
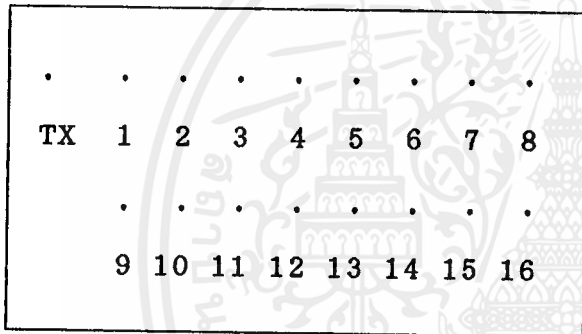
1. TELEPHONE

1	2	3
4	5	6
7	8	9
*	0	#

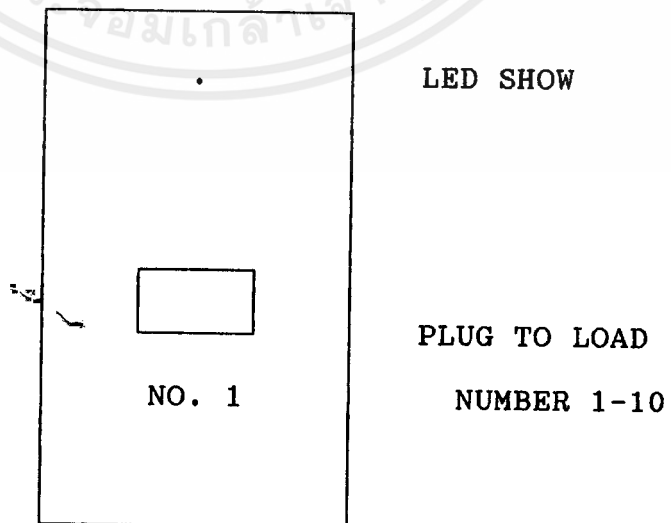
2. RF REMOTE CONTROL



3. TRANSMITTER



4. RECIVER

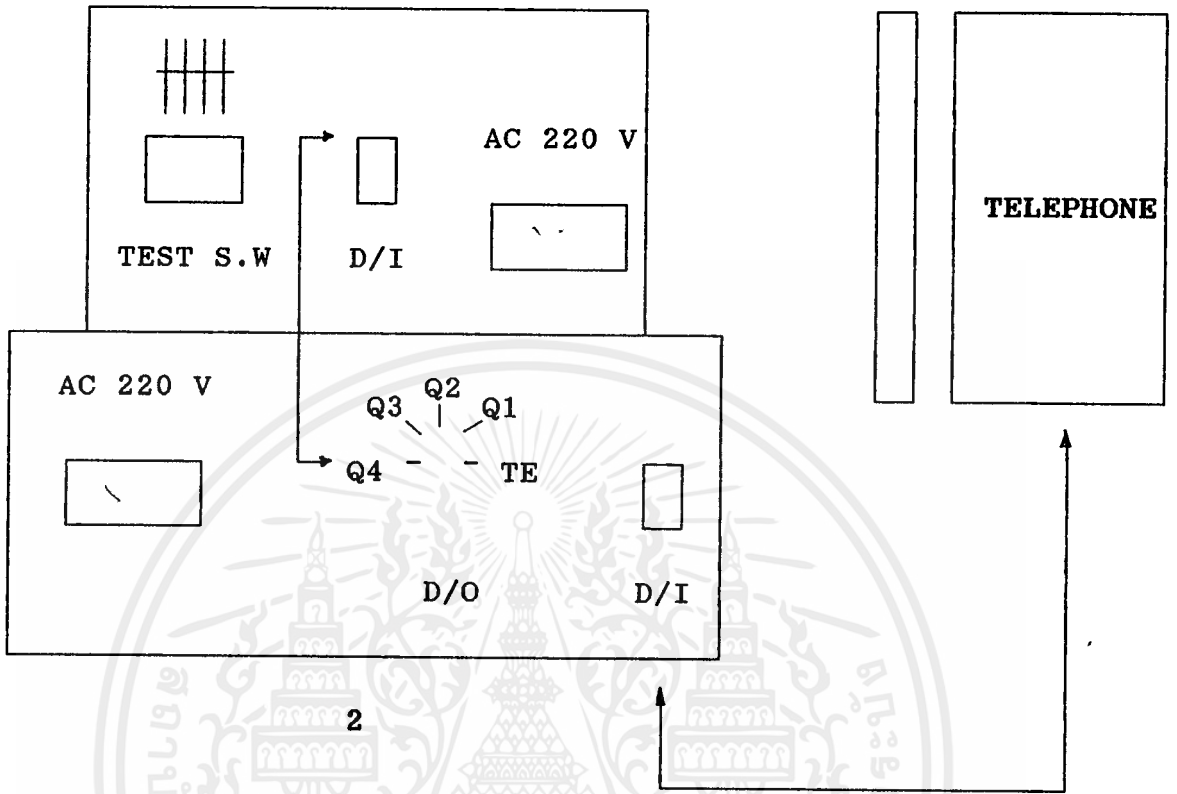


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transmitter

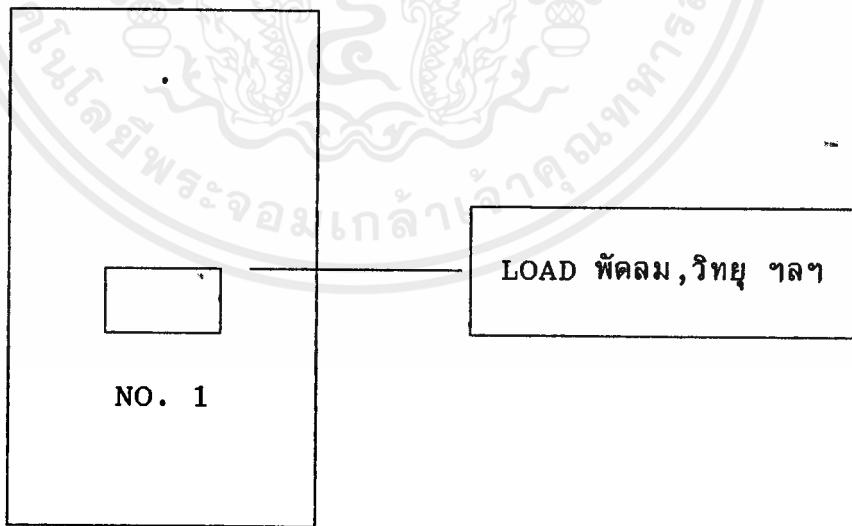
3

1



Reciver

4



การนำโครงการไปใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในโครงการนี้เราจะ Set ให้ ควบคุมอุปกรณ์ไฟฟ้าได้เพียง 10 จุดเท่านั้น คือ ใช้ Pass Word ผ่านคือเบอร์ 1 4 5 6 เป็นตัวเข้ารหัสและสั่งงานตาม Number ของอุปกรณ์เบอร์นั้น ๆ คือ 1,2,3,4,5,6,7,8,9,0 ซึ่งถ้ากดปุ่ม 0 จะสั่งงานอุปกรณ์ เบอร์ 10 โดยที่กด Tone 1 ครั้ง อุปกรณ์ทำงานไฟ LED SHOW สถานะการทำงานและ เมื่อกดซ้ำอีก 1 ครั้ง เป็นการยกเลิกการทำงานของอุปกรณ์และถ้าต้องการยกเลิก Pass word ทั้งหมดให้กดปุ่ม # และการสั่งงานครั้งต่อไปให้เข้ารหัสผ่านเหมือนเดิม

ปัญหาในการทำการทดสอบโครงการ

ปัญหาการทดสอบการทำงานในส่วนต่าง ๆ ของโครงการปริณิษฐานี้ 2 นี้จะมี ปัญหาในเรื่องของการปรับแต่งสัญญาณพาหะ (Carrier) ในแต่ละส่วนของวงจร ปัญหาในเรื่องของสัญญาณรบกวน (Noise) จากอุปกรณ์ไฟฟ้าภายในบ้านหรือสำนักงาน เช่น เครื่องคอมพิวเตอร์ โทรทัศน์ เป็นต้น ปัญหาของจุดเชื่อมต่อระบบไฟฟ้าที่ใช้ Modulate กับสัญญาณควบคุมอาจหลวมทำให้สัญญาณความถี่ผิดเพี้ยนได้ในบางครั้ง ดังนั้นในการทดสอบโครงการทั้งหมด จึงต้องระวังในเรื่องปัญหาต่าง ๆ ที่กล่าวมาข้างต้น แต่อย่างไรก็ดีปัญหาต่าง ๆ สามารถแก้ไขได้ โดยปรับแต่งสัญญาณมาตรฐานในส่วนต่าง ๆ และคำนวณหาค่า อุปกรณ์ R หรือ C เพื่อควบคุมสัญญาณให้ได้ตามต้องการทั้ง 16 Channel และสามารถขับ Load ได้ตามของเขตของงานตามวัตถุประสงค์ข้างต้น

แนวทางพัฒนา

แนวทางพัฒนาสำหรับโครงการนี้ คือ สามารถขยายช่องควบคุมเพิ่มขึ้นหรืออาจเพิ่มขีดความสามารถในการรับ Data Input ตามแต่ Code ที่ใช้เป็น Signal Input หรือ อาจจะประยุกต์ในการรับสถานะ Output ไปใช้งานตามความเหมาะสม ซึ่งต้องขึ้นอยู่กับวัตถุประสงค์ของงานจริง ว่าต้องการ Control แบบใด สำหรับโครงการนี้ เป็นการอาศัยการควบคุมทางความถี่ และอุปกรณ์รอบข้าง ซึ่งจะได้เป็นแนวทางในการพัฒนา และแก้ไขต่อเติมในขั้นตอนต่อไป

อุปกรณ์

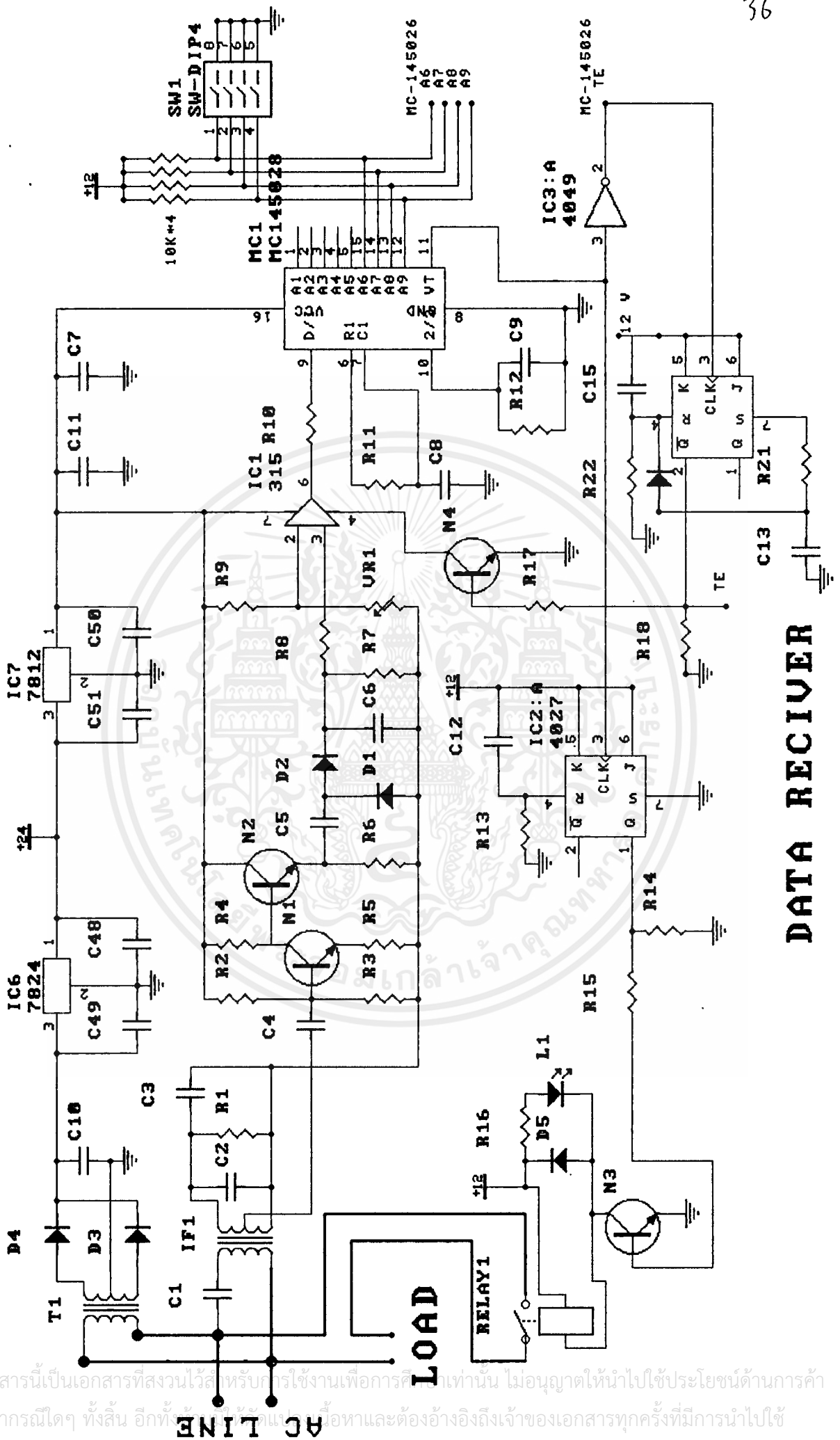
R1,R29 = 50 K	C1,C21,C24,C33 = 0.047 uF/250V
R2,R30 = 100 K	C2,C34
R3,R31 = 10 K	C3,C35 = 820 pF
R4,R32 = 8.2 K	C4,C36 = 0.01 uF
R5,R33 = 820 K	C5,C37 = 0.001 uF
R6,R34 = 1 K	C6,C38 = 0.001 uF
R7,R35 = 100 K	C7,C39,C23 = 1. uF/16V
R8,R36 = 100 K	C8,C40 = 0.12 uF.
R9,R37 = 1.5 K	C9,C41 = 0.12 uF
R10,R38 = 2.2 K	C10,C47 = 1000 uF/16V
R11,R39 = 24 K	C11,C43 = 1 uF
R12,R10 = 470 K	C12 = 47 uF/16V
R13 = 10 K	C13,C32 = 0.047 uF
R14 = 1 K	C14,C31 = 0.01 uF
R15 = 100 K	C15,C30 = 0.01 uF
R16 = 1 K	C16,C29 = 1 uF/16V
R17,R28 = 220	C17,C28 = 0.047 uF
R18,R27 = 200	C18,C27 = 0.002 uF
R19,R26 = 330 K	C19,C26
R20,R25 = 1 K	C20,C25
R21,R24 = 5.1 K	C42 = 0.1 uF
R22,R23 = 470 K	C44 = 1 uF
	C45 = 0.1 uF
	C46 = 1 uF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC1	LM315	D1,D2,D12,D13	1N4148
IC2	4027	D3,D4,D5,D14,D15	1N4001
IC3	4049	D8,D9	1N4148
IC4	LM7812	D6,D7,D10,D11	1N4148
IC5	LM7824		
MC1	145028	N3	TR 2SC458
MC2	145026	N5,N6	TR C1984
MC3	145026	L1,L2,L3	LED
MC4	145028	IF1,IF2,IF3,IF4	(BACK)
NE1	555		
NE2	555		
CD1	4067		



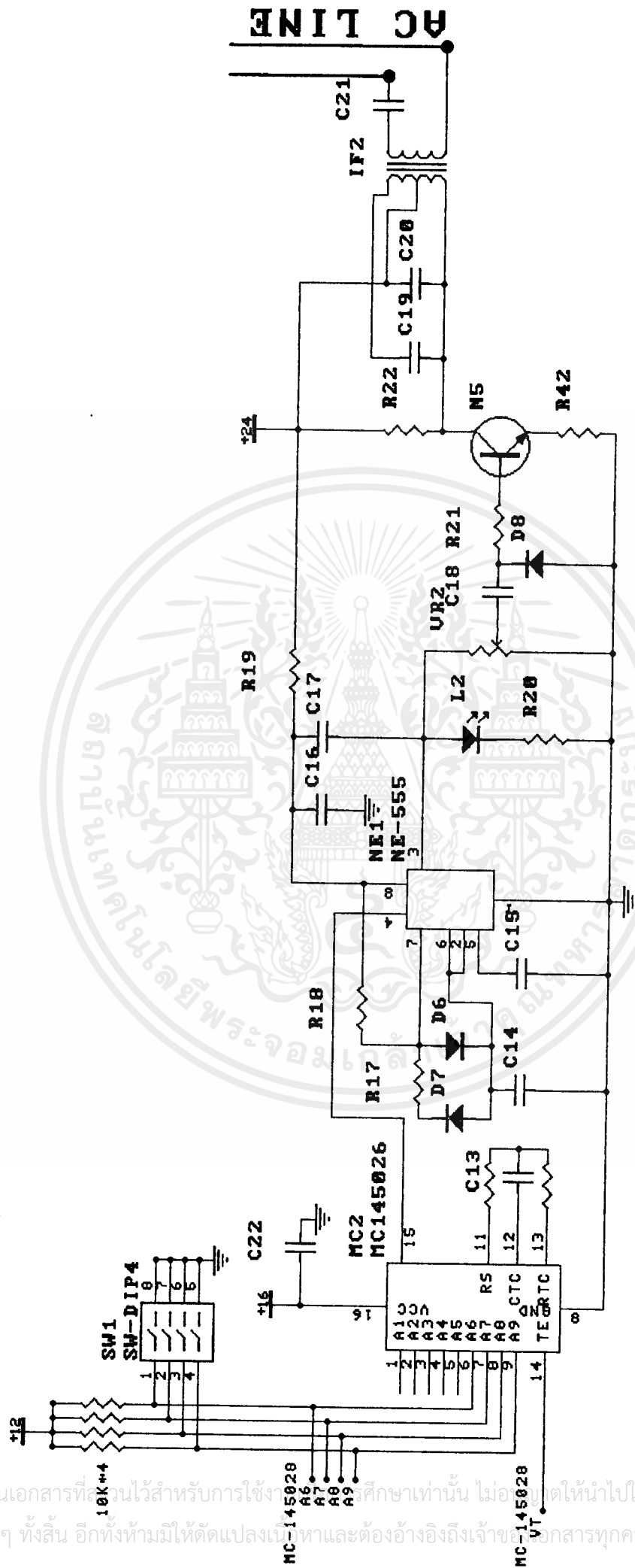
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DATA RECEIVER

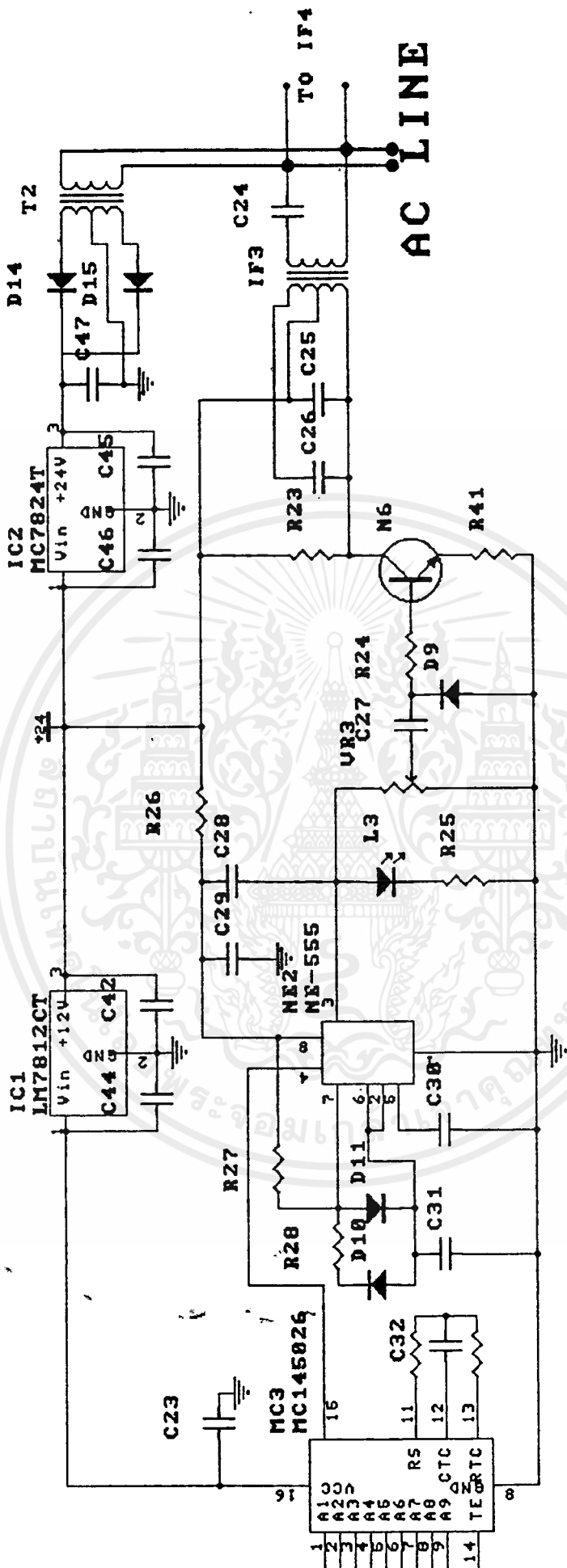
PC LINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



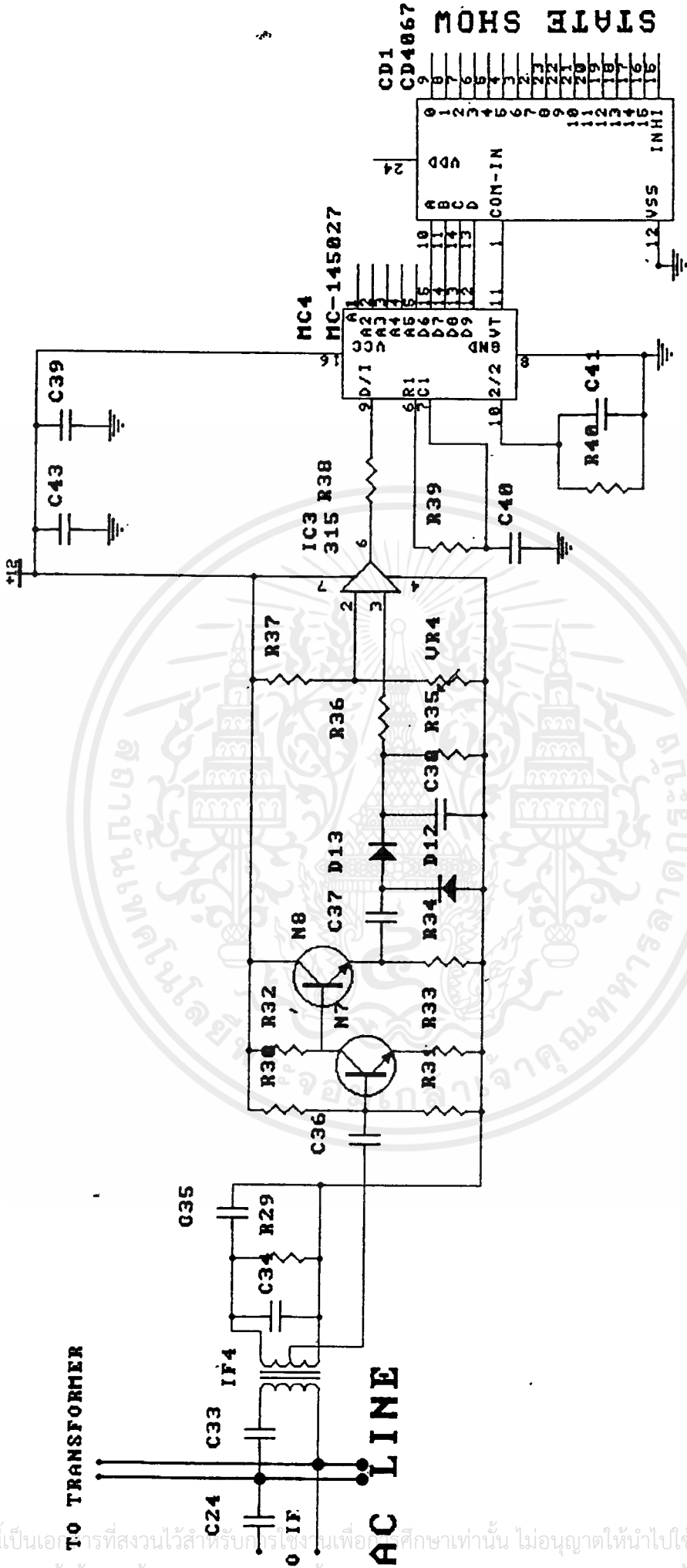
FEED BACK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้... ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DATA TRANSMISSTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

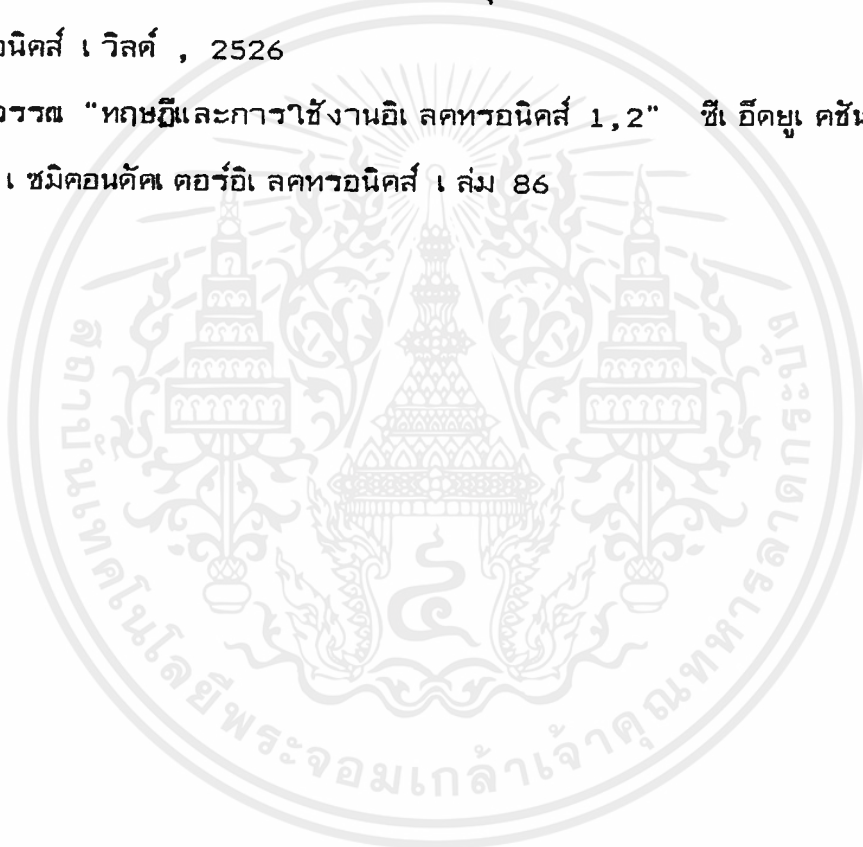


RECIVER CHANNEL SHOW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- A. BRUCE CARLSON "COMMUNICATION SYSTEM" MC GRAW HILL, 1986
- TEXT BOOK "MOTOROLA CMOS DATA" MOTOROLA INC., 1978
- THESIS 1991 "BUDING AUTOMATION"
- ผศ. มนัส สังวรศิลป์ , ผศ. สมเกียรติ ศุภเดช "ทฤษฎีและการออกแบบวงจรพัลส์"
อิเล็กทรอนิกส์ เวิลด์ , 2526
- ยืน ภู่วรวรรณ "ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ 1,2" ซีอีดียู เคชั่น , 2530
- วารสาร เชมิคอนคัตเตอร์อิเล็กทรอนิกส์ เล่ม 86



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MC145026
MC145027
MC145028
MC145029**

Advance Information

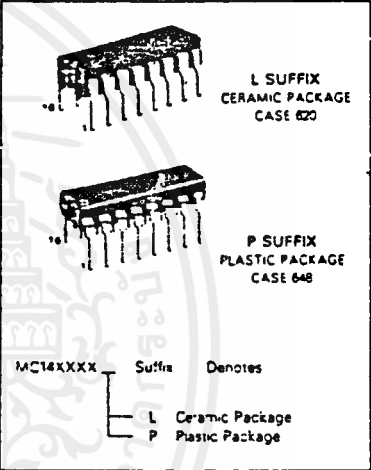
**MC145026 ENCODER,
MC145027/MC145028/MC145029 DECODERS**

The MC145026 will encode nine bits of information and serially transmit this information upon receipt of a transmit enable, \overline{TE} , (active low) signal. Nine inputs may be encoded with binary data (0, 1, open) allowing 39 (19,663) different codes.

Three decoders are presently available, all use the same transmitter — the MC145026. The decoders receive the 9-bit word and interpret some of the bits as address codes and some as data. The MC145027 interprets the first five transmitted bits as address and the last four bits as data. The MC145028 interprets the first four transmitted bits as address and the last five bits as data. The MC145029 treats all nine bits as address. If no errors are received, the MC145027 outputs four data bits, and the MC145029 outputs five data bits, while the transmitter sends address codes that match that of the receiver. A valid transmission output will go high on the decoders when they recognize an address that matches that of the decoder. Other receivers can be produced with different address/data ratios.

- May be Addressed in either Binary or Tertiary
- Tertiary Addressing Maximizes Number of Codes
- Interfaces with RF, Ultrasonic, or Infrared Transmission Media
- On-Chip R/C Oscillator, No Crystals Required
- High External Component Tolerances, Can Use $\pm 5\%$ Components
- Standard B-Series Input and Output Characteristics
- 4.5 to 18 V Operation
- 2.9 V Low-Voltage Version Also Available by Special Order

CMOS MSI
(LOW-POWER COMPLEMENTARY MOS)
**REMOTE CONTROL
ENCODER/DECODER PAIRS**



PIN ASSIGNMENTS

<p>A1/D1 1 16 VDD</p> <p>A2/D2 2 15 Data Out</p> <p>A3/D3 3 14 \overline{TE}</p> <p>A4/D4 4 13 PTC</p> <p>A5/D5 5 12 CTC</p> <p>A6/D6 6 11 RS</p> <p>A7/D7 7 10 A9/D9</p> <p>VSS 8 9 A8/D8</p> <p>MC145026 Encoder</p>	<p>A1 1 16 VDD</p> <p>A2 2 15 D6</p> <p>A3 3 14 D7</p> <p>A4 4 13 D8</p> <p>A5 5 12 D9</p> <p>R1 6 11 VT</p> <p>C1 7 10 R2/C2</p> <p>VSS 8 9 Data In</p> <p>MC145027 Decoder</p>	<p>A1 1 16 VDD</p> <p>A2 2 15 A6</p> <p>A3 3 14 A7</p> <p>A4 4 13 A8</p> <p>A5 5 12 A9</p> <p>R1 6 11 VT</p> <p>C1 7 10 R2/C2</p> <p>VSS 8 9 Data In</p> <p>MC145028 Decoder</p>	<p>A1 1 16 VDD</p> <p>A2 2 15 D6</p> <p>A3 3 14 D7</p> <p>A4 4 13 D8</p> <p>A5 5 12 D9</p> <p>R1 6 11 VT</p> <p>C1 7 10 R2/C2</p> <p>VSS 8 9 Data In</p> <p>MC145029 Decoder</p>
--	---	---	---

**MC145029
CANCELLED**

This document contains information on a new product. Specifications and information herein are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

MAXIMUM RATINGS (Voltages Referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V _{DD}	-0.5 to -1.8	V
Input Voltage, All Inputs	V _{in}	-0.5 to V _{DD} - 0.5	V
DC Input Current, per Pin	I _{in}	± 10	mA
Operating Temperature Range	T _A	-40 to +85	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V _{DD} V	-40°C		25°C		+85°C		Unit		
			Min	Max	Min	Typ	Max	Min		Max	
Output Voltage V _{in} = V _{DD} or 0	"0" Level V _{OL}	5.0	-	0.05	-	0	0.05	-	0.05	V	
		10	-	0.05	-	0	0.05	-	0.05		
		15	-	0.05	-	0	0.05	-	0.05		
	"1" Level V _{in} = 0 or V _{DD}	V _{OH}	5.0	4.95	-	4.95	5.0	-	4.95	-	V
			10	9.95	-	9.95	10	-	9.95	-	
			15	14.95	-	14.95	15	-	14.95	-	
Input Voltage I _V = 4.5 or 0.5 V I _V = 9.0 or 1.0 V I _V = 13.5 or 1.5 V	"0" Level V _{IL}	5.0	-	1.5	-	2.25	-	1.5	-	V	
		10	-	3.0	-	4.50	-	3.0	-		
		15	-	4.0	-	6.25	-	4.0	-		
	"1" Level I _V = 0.5 or 4.5 V I _V = 1.0 or 9.0 V I _V = 1.5 or 13.5 V	V _{IH}	5.0	3.5	-	3.5	2.75	-	3.5	-	V
			10	7.0	-	7.0	5.50	-	7.0	-	
			15	11.0	-	11.0	6.25	-	11.0	-	
Output Drive Current I _{OH} = 2.5 V I _{OH} = 4.6 V I _{OH} = 9.5 V I _{OH} = 13.5 V I _{OL} = 0.4 V I _{OL} = 0.5 V I _{OL} = 1.5 V	Source I _{OH}	5.0	-2.5	-	-2.1	-4.2	-	-1.7	-	mA	
		5.0	-0.52	-	-0.44	-0.88	-	-0.36	-		
		10	-1.3	-	-1.1	-2.25	-	-0.9	-		
	Sink I _{OL}	5.0	0.52	-	0.44	0.88	-	0.36	-	mA	
		10	1.3	-	1.1	2.25	-	0.9	-		
		15	3.6	-	3.0	6.25	-	2.4	-		
Input Current - \bar{E} (MC145026, Pullup Device)	I _{in}	5.0	-	-	3.0	4.0	5.0	-	-	μA	
Input Current R _S (MC145026) Data In (MC145027, MC145028, MC145029)	I _{in}	15	-	±0.3	-	±0.00001	±0.3	-	±1.0	μA	
Input Current A1-A10 (MC145026) A1-A5 (MC145027) A1-A9 (MC145028) A1-A4 (MC145029)	I _{in}	5.0	-	-	-	±55	±110	-	-	μA	
		10	-	-	-	±300	±500	-	-		
		15	-	-	-	±650	±1000	-	-		
Input Capacitance (V _{in} = 0)	C _{in}	-	-	-	-	5.0	5	-	-	pF	
Quiescent Current - MC145026	I _{DD}	5.0	-	-	-	0.0050	0.10	-	-	μA	
		10	-	-	-	0.0100	0.20	-	-		
		15	-	-	-	0.0150	0.30	-	-		
Quiescent Current - MC145027, MC145028, MC145029	I _{DD}	5.0	-	-	-	30	50	-	-	μA	
		10	-	-	-	60	100	-	-		
		15	-	-	-	90	150	-	-		
Total Supply Current - MC145026 (I _C = 20 kHz)	I _T	5.0	-	-	-	100	200	-	-	μA	
		10	-	-	-	200	400	-	-		
		15	-	-	-	300	600	-	-		
Total Supply Current - MC145027, MC145028, MC145029 (I _C = 20 kHz)	I _T	5.0	-	-	-	200	400	-	-	μA	
		10	-	-	-	400	800	-	-		
		15	-	-	-	600	1200	-	-		

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

SWITCHING CHARACTERISTICS $I_{CL} = 50 \mu A$, $T_A = 25^\circ C$

Characteristic	Symbol	VDD	Min	Typ	Max	Unit
Output Rise and Fall Time	t_{rLH} t_{fHL}	5.0 10 15	— — —	100 50 40	200 100 80	ns
Data In Rise and Fall Time (MC145027, MC145028, MC145029)	t_{rLH} t_{fHL}	5.0 10 15	— — —	— — —	15 15 15	ns
Encoder Clock Frequency	f_{cl}	5.0 10 15	C C 0	— — —	2 5 10	MHz
Decoder Frequency (Referenced to Encoder Clock) (See Figure 10)	f_{cl}	5.0 10 15	1 1 1	— — —	240 410 450	kHz
\overline{TE} Pulse Width	t_{WL}	5.0 10 15	65 30 20	— — —	— — —	ns
System Propagation Delay (\overline{TE} to Valid Transmission)	—	—	—	182	—	Clock Cycles
Tolerance on Timing Components ($\Delta R_1 - \Delta C_1 - \Delta R_2 - \Delta C_2$)	—	—	—	—	± 25 ± 25	%

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits nine bits of binary data as defined by the state of the A7-D1-A9-D9 input pins. These pins may be in either of three states (0, 1, open) allowing $3^9 = 19,683$ possible codes. The transmit sequence is initiated by a low level on the \overline{TE} input pin. Each time the \overline{TE} input is forced low, the encoder outputs two identical data words. Between the two data words no signal is sent for three data bit times. If the \overline{TE} input is kept low, the encoder continuously transmits the data word.

Each transmitted data bit is encoded into two data pulses (See Figure 7). A logic zero is encoded as two consecutive short pulses, a logic one as two consecutive long pulses, and an open as a long pulse followed by a short pulse. The input state is determined by using a weak output device to try to force each input first low, then high. If only a high state results from the two tests, the input is assumed to be hard wired to VDD. If only a low state is obtained, the input is assumed to be hard wired to VSS. If both a high and a low can be forced at an input, it is assumed to be open and is encoded as such.

The \overline{TE} input has an internal pullup device so that a simple switch may be used to force the input low. While \overline{TE} is high, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When \overline{TE} is brought low, the oscillator is started, and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the Data Out output pin.

Transmission must be initiated by using the \overline{TE} pin rather than by holding \overline{TE} low and applying power to the device because an internal reset occurs after the first transmit sequence.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical data words, is examined bit by bit as it is received. The first five bits are assumed to be address

bits and must be encoded to match the address input at the receiver. If the address bits match, the next four (data) bits are stored and compared to the last valid data stored. As the second encoded word is received, the address must again match, and if it does, the data bits are checked against the previously stored data bits. If the two words of data (four bits each) match, the data is transferred to the output data latches by \overline{VT} and will remain until new data replaces it. At the same time, the Valid Transmission output pin is brought high and will remain high until an error is received or until no input signal is received for four data bit times.

Although the address information is encoded in trinary, the data information must be either a one or a zero. A trinary (open) will be decoded as a logic one.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address bits are used and no data output is available. The Valid Transmission output is used to indicate that a valid address has been received.

Although address information is normally encoded in trinary, the designer should be aware that, for the MC145028, the ninth address bit (A9) must be either a one or a zero. This pin, therefore, can accept only $2 \times 3^8 = 13,122$ different codes. A trinary (open) A9 will be interpreted as a logic 1. However, if the encoder sends a trinary (or logic 1) and the decoder address is a logic 1 (or trinary) respectively, the valid transmission output length will be shortened to the $R1 \times C1$ time constant.

MC145029

This decoder operates like the MC145027, but it assumes the first four received bits to be address bits and the remaining five received bits to be data.

DOUBLE TRANSMISSION DECODING

Although the encoder sends two words for error checking, a decoder does not necessarily wait for two transmitted words to be received before issuing a valid transmission output.

MC145026, MC145027, MC145028, MC145029

PIN DESCRIPTIONS

MC145026 ENCODER

A1/D1-A9/D9, ADDRESS/DATA INPUTS (PINS 1, 2, 3, 4, 5, 6, 7, 9, 10) – These inputs are encoded and the data is serially output from the encoder.

RS, CTC, RTC, OSCILLATOR COMPONENTS (PINS 11, 12, 13) – These pins are part of the oscillator section of the encoder. If an external signal source is used instead of the internal oscillator, it should be connected to the RS input and the RTC and CTC pins should be left open.

TE, TRANSMIT-ENABLE INPUT (PIN 14) This active low input initiates transmission when forced low. An internal pullup device keeps this input normally high.

Data Out, DATA OUTPUT (PIN 15) – This is the output of the encoder that serially presents the encoded word.

VDD, POSITIVE SUPPLY (PIN 16) – The most positive power supply.

VSS, NEGATIVE SUPPLY (PIN 8) – The most negative supply (usually ground).

MC145027, MC145028, MC145029 DECODERS

A1-A5 (MC145027), A1-A9 (MC145028), A1-A4 (MC145029), ADDRESS INPUTS – These address inputs must match the corresponding encoder inputs in order for the decoder to output data.

D5-D9 (MC145027), D5-D9 (MC145028), DATA OUTPUTS – These outputs present the information that is on the corresponding encoder inputs. Note: only binary data will be acknowledged; a binary open will be decoded as a logic one.

R1, C1, PULSE DISCRIMINATOR (PINS 6, 7) – These pins accept a resistor and capacitor that are used to determine whether a narrow pulse or a wide pulse has been encoded. The time constant $R1 \times C1$ should be set to 1/72 encoder (transmitter) clock periods. $R1/C1 = 3.95 RT/CTC$.

R2, C2, DEAD TIME DISCRIMINATOR (PIN 10) – This pin accepts a resistor and a capacitor to VSS that are used to detect both the end of an encoded word and the end of transmission. The time constant $R2 \times C2$ should be 33.5 encoder (transmitter) clock periods (four data bit periods). $R2/C2 = 77 RT/CTC$. This time constant is used to determine that Data In has remained low for four data bit times (end of transmission). A separate comparator looks at a voltage equivalent two data bit times ($0.4 R2/C2$) to detect the dead time between transmitted words.

VT, VALID TRANSMISSION (PIN 11) – This output goes high when the following conditions are satisfied:

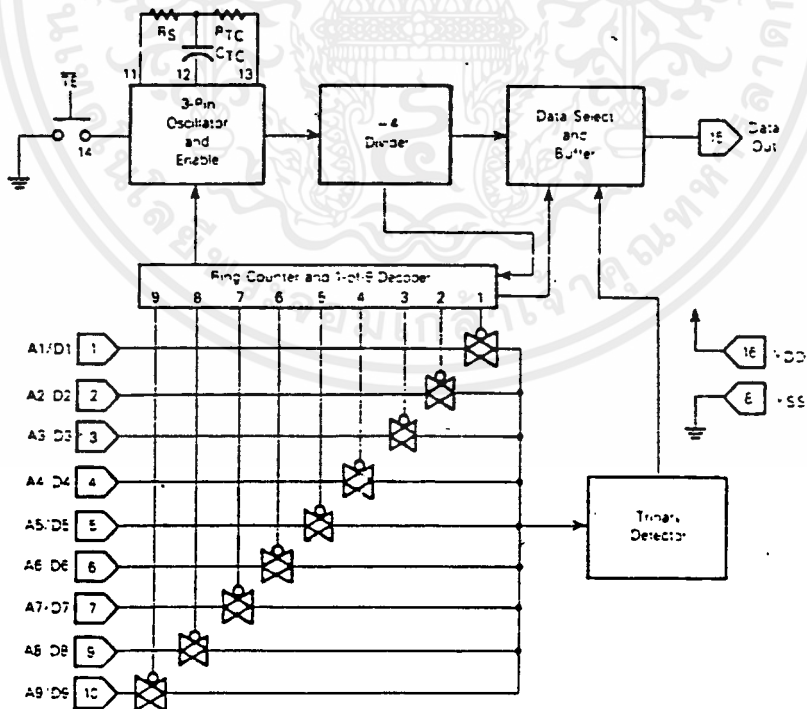
1. the transmitted address matches the receiver address, and
2. the transmitted data matches the last valid data received (MC145027 and MC145029, only).

VT will remain high until a mismatch is received or no input signal is received for four data bit times.

VDD, POSITIVE SUPPLY (PIN 16) – The most positive power supply.

VSS, NEGATIVE SUPPLY (PIN 8) – The most negative supply (usually ground).

FIGURE 1 – MC145026 ENCODER BLOCK DIAGRAM



MC145026, MC145027, MC145028, MC145029

FIGURE 2 - MC145027 DECODER BLOCK DIAGRAM

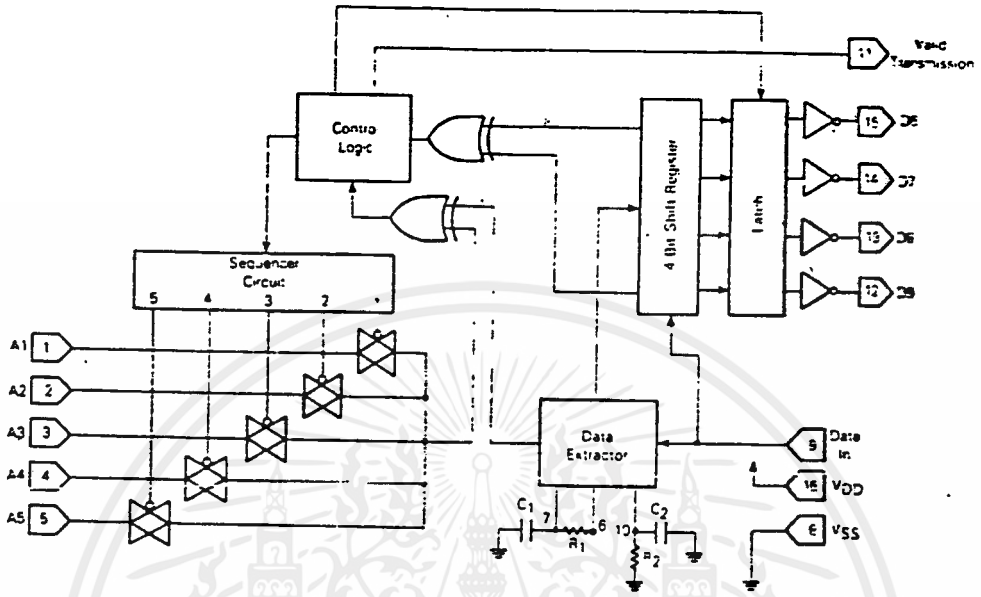
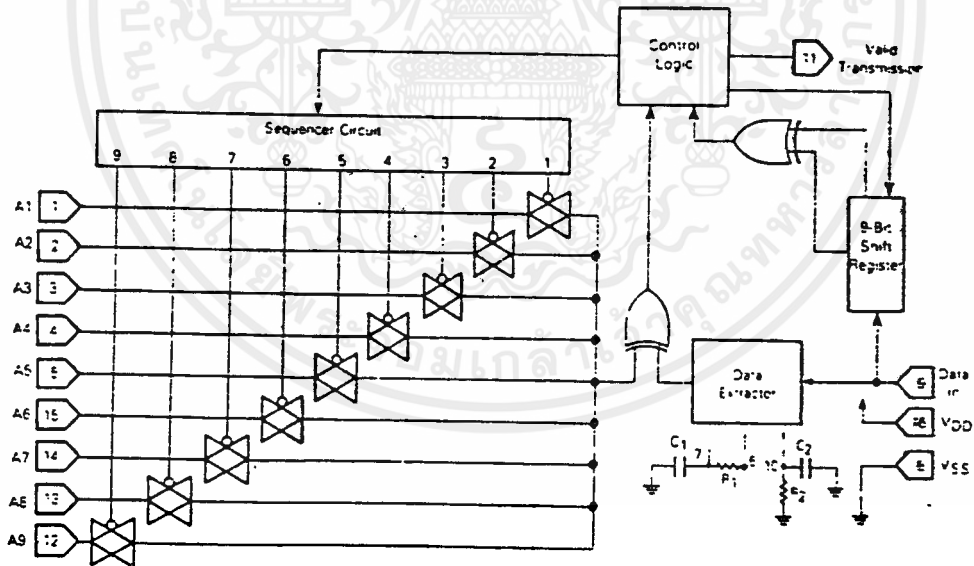


FIGURE 3 - MC145028 DECODER BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

FIGURE 4 - MC145029 DECODER BLOCK DIAGRAM

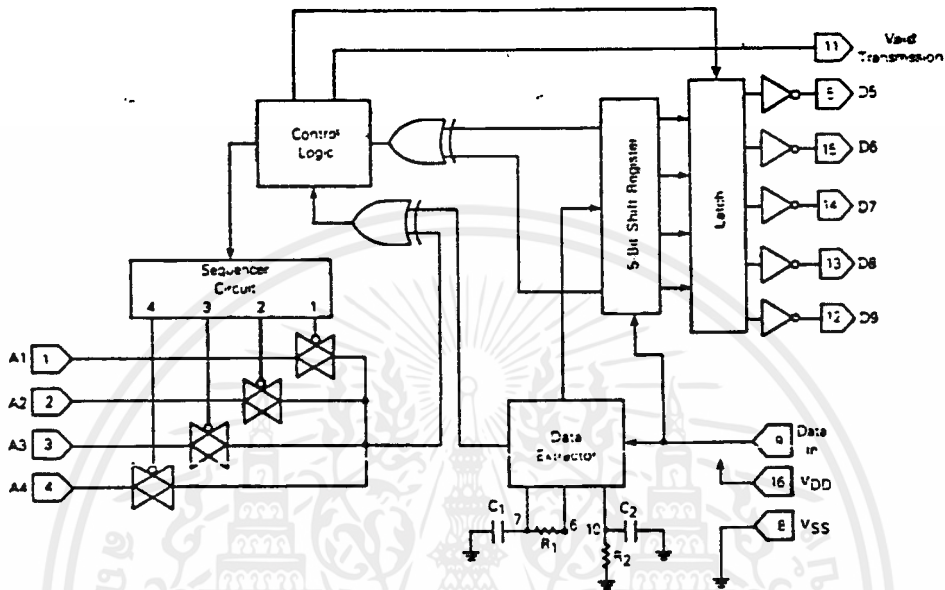
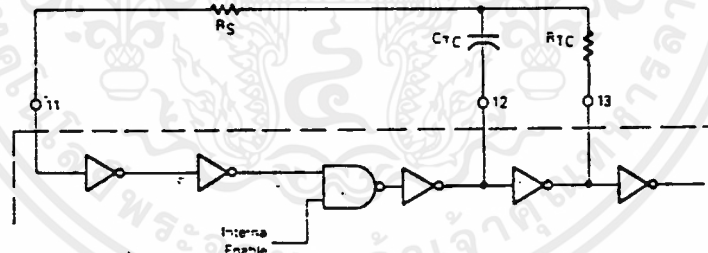


FIGURE 5 - ENCODER OSCILLATOR INFORMATION



This oscillator will operate at a frequency determined by the external RC network, i.e.,

$$f = \frac{1}{2.3 R_{TC} C_{TC}} \text{ (Hz)}$$

for $10 \text{ kHz} \leq f \leq 500 \text{ kHz}$

where $C_{TC} = C_{int} + 12 \text{ pF}$

$R_S = 2 R_{TC}$

$R_S \geq 20 \text{ k}$

$R_{TC} \geq 10 \text{ k}$

$400 \text{ pF} < C_{TC} < 15 \text{ nF}$

The value for R_S should be chosen to be ≥ 2 times R_{TC} . This range will ensure that current through R_S is insignificant compared to current through R_{TC} . The upper limit for R_S must ensure that $R_S \times 5 \text{ pF}$ input capacitance is small compared to $R_{TC} \times C_{TC}$.

For frequencies outside the indicated range, the formula will be less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz . Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than $1 \text{ M}\Omega$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

FIGURE 6 - ENCODER/DECODER TIMING DIAGRAM

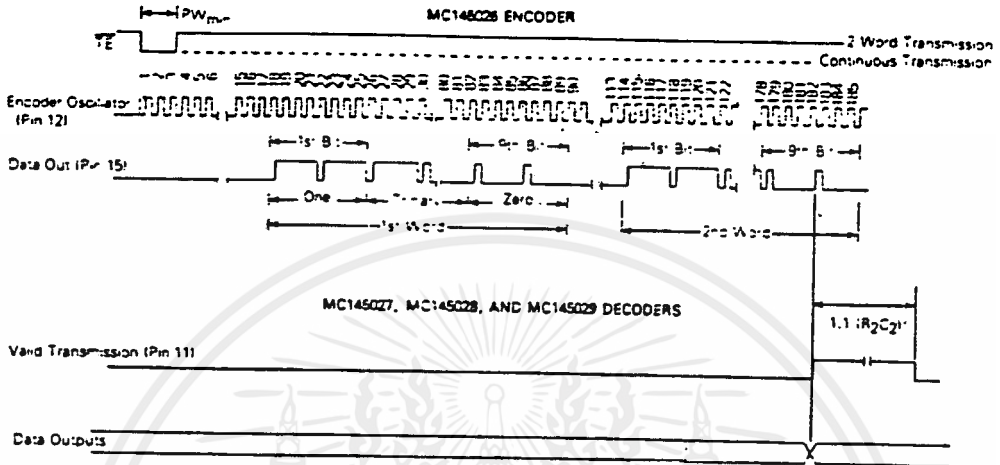
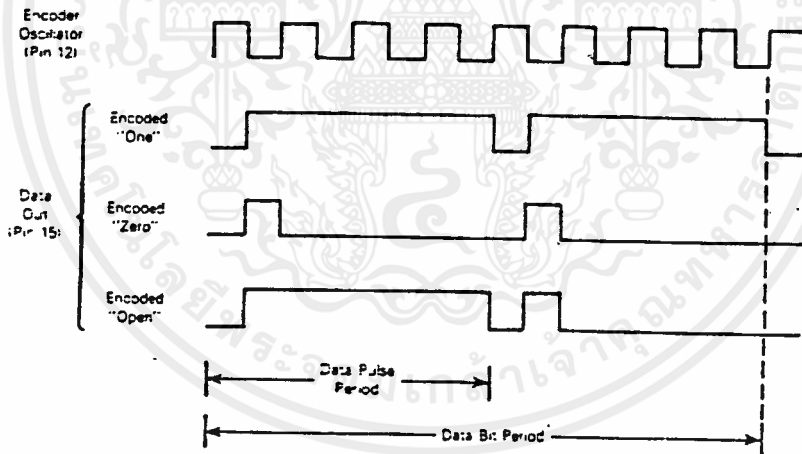


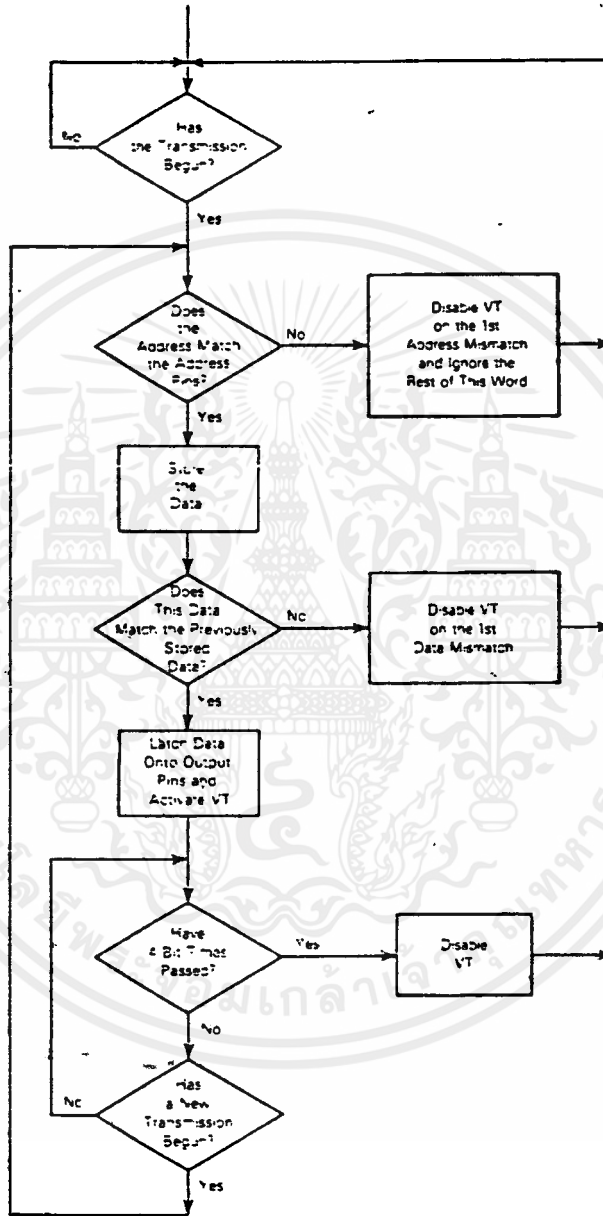
FIGURE 7 - MC145026 ENCODER DATA WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

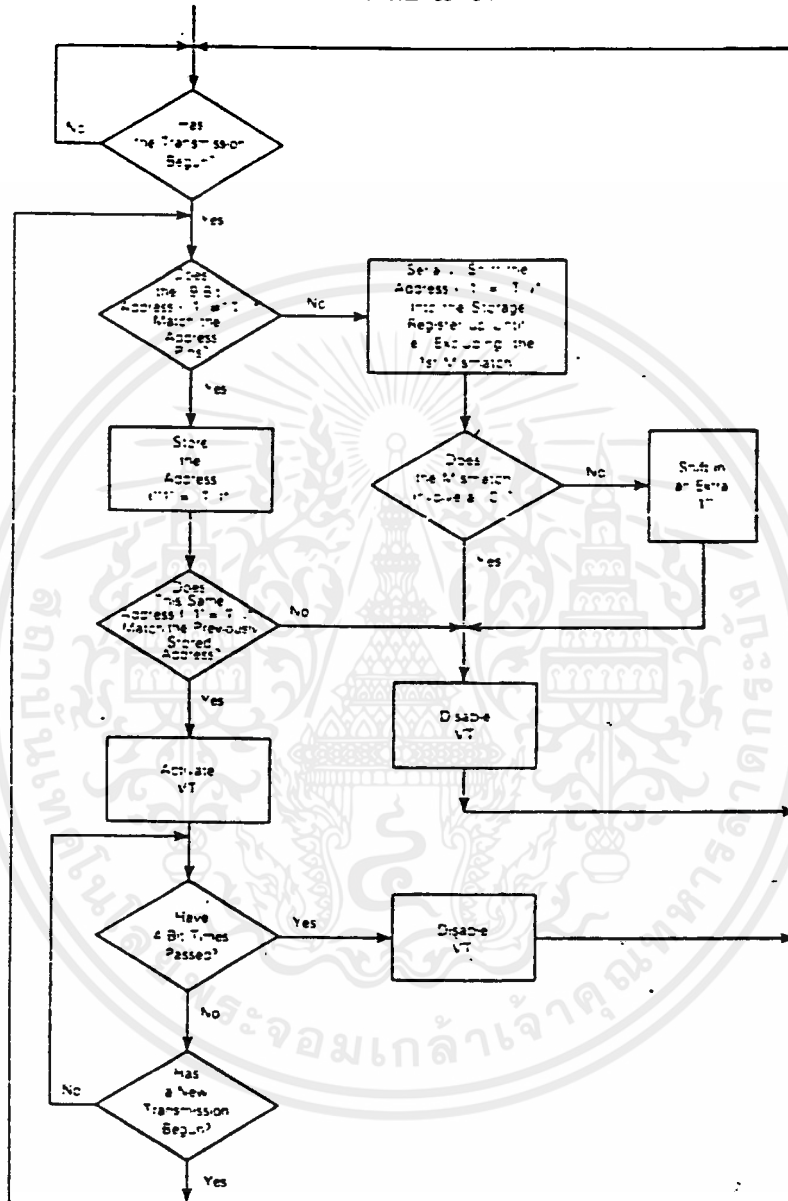
FIGURE 8 - MC145027, MC145029 FLOWCHART



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

FIGURE 9 - MC145028 FLOWCHART

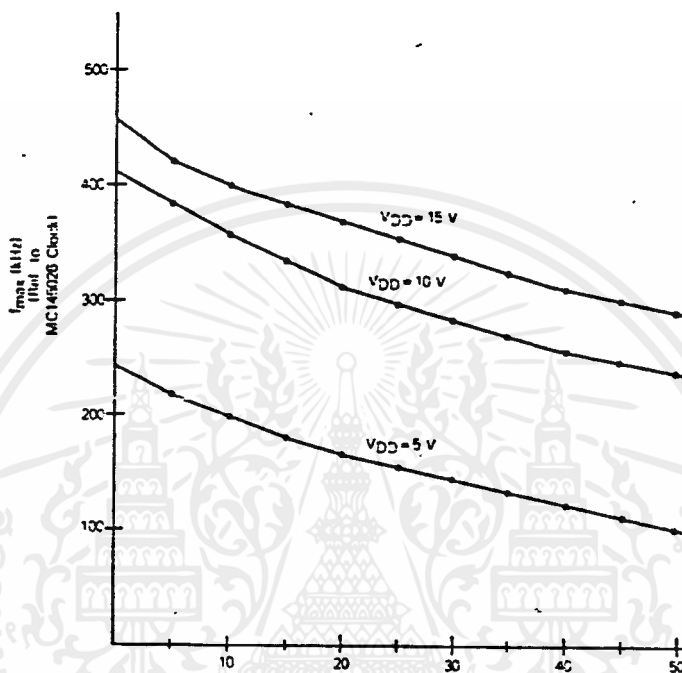


*For shift register comparisons a "T" is stored as a "1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

FIGURE 10 - f_{max} vs. C_{load}
MC145027, MC145028, and MC145029

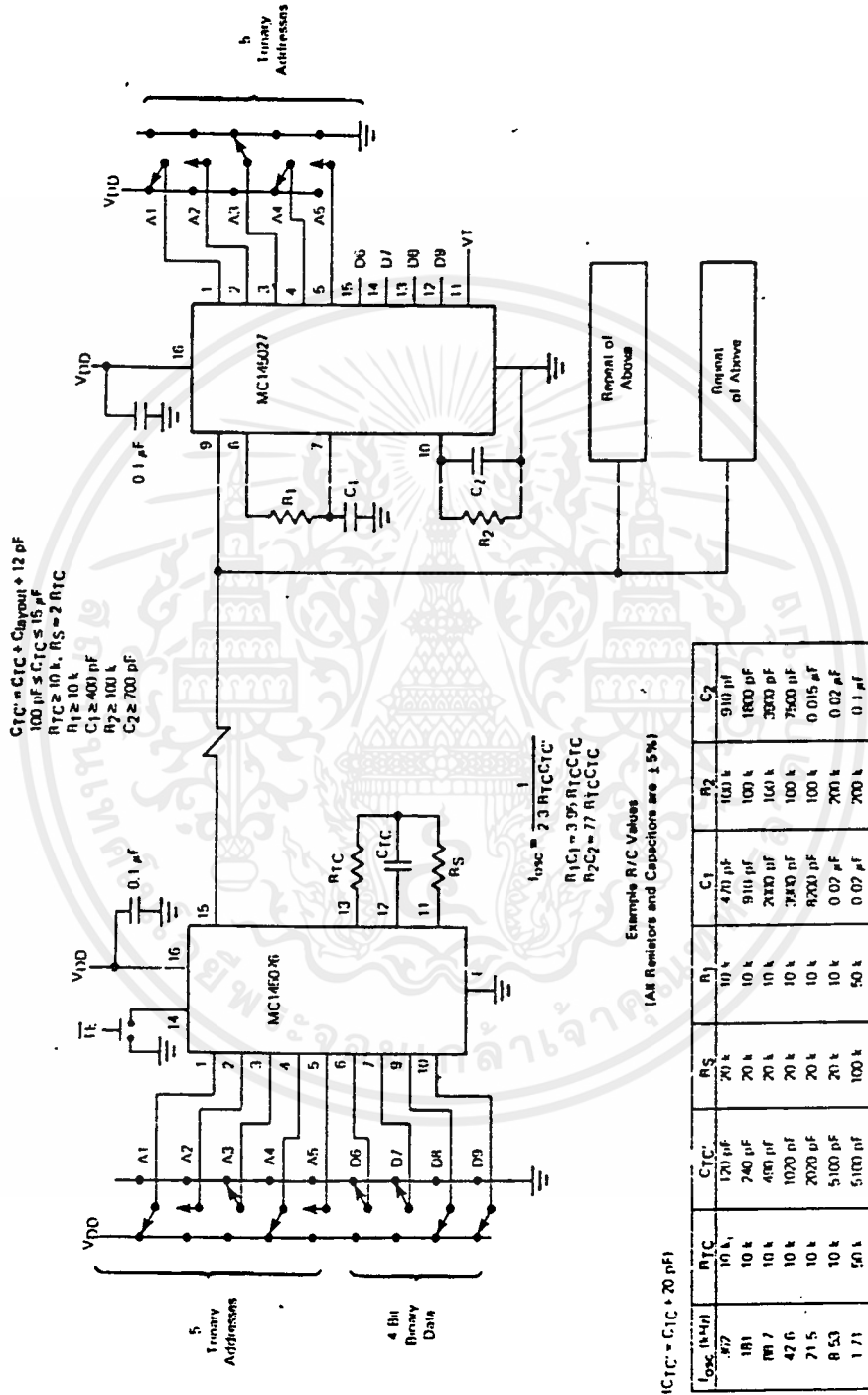


C_{load} is C_F for Pins 1-5, MC145027, Pins 1-5 and 12-15, MC145028,
Pins 1-4, MC145029.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026, MC145027, MC145028, MC145029

FIGURE 11 - TYPICAL APPLICATION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC14027B

DUAL J-K FLIP-FLOP

The MC14027B dual J-K flip-flop has independent J, K, Clock (C), Set (S) and Reset (R) inputs for each flip-flop. These devices may be used in control, register, or toggle functions.

- Quiescent Current = 2.0 nA/package typical @ 5 Vdc
- Noise Immunity = 45% of VDD typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Single Supply Operation – Positive or Negative
- Toggle Rate = 3.0 MHz typical @ 5 Vdc
- Logic Swing Independent of Fanout
- Logic Edge-Clocked Flip-Flop Design
Logic state is retained indefinitely with clock level either high or low; information is transferred to the output only on the positive-going edge of the clock pulse
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4027B

CMOS SSI

(LOW POWER COMPLEMENTARY MOS)

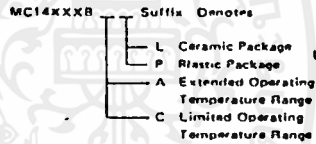
DUAL J-K FLIP-FLOP



L SUFFIX
CERAMIC PACKAGE
CASE 620

P SUFFIX
PLASTIC PACKAGE
CASE 648

ORDERING INFORMATION



MAXIMUM RATINGS (Voltages referenced to VSS)

Rating	Symbol	Value	Unit
DC Supply Voltage	VDD	0.5 to +18	Vdc
Input Voltage, All Inputs	Vin	0.5 to VDD + 0.5	Vdc
DC Current Drain per Pin	I	10	mAdc
Operating Temperature Range -- AL Device	TA	-55 to +125	°C
CL/CP Device		-40 to +85	
Storage Temperature Range	Tstg	-65 to +150	°C

TRUTH TABLE

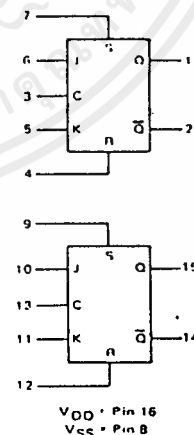
C†	INPUTS				OUTPUTS*		
	J	K	S	R	Qn‡	Qn+1	Qn+1
1	X	0	0	0	0	1	0
1	X	0	0	0	1	1	0
1	0	X	0	0	0	0	1
1	0	X	0	0	1	0	1
1	X	X	0	0	X	Qn	Qn
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	1

No Change

X = Don't Care
 † = Level Change
 ‡ = Present State
 * = Next State

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that Vin and Vout be constrained to the range VSS < (Vin or Vout) < VDD. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either VSS or VDD).

BLOCK DIAGRAM



VDD = Pin 16
 VSS = Pin 8

MC14027B

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V _{DD} Vdc	T _{low} [*]		25°C			T _{high} [*]		Unit	
			Min	Max	Min	Typ	Max	Min	Max		
Output Voltage V _{in} V _{DD} or 0 "0" Level	V _{OL}	5.0	-	0.05	-	0	0.05	-	0.05	Vdc	
		10	-	0.05	-	0	0.05	-	0.05		
		15	-	0.05	-	0	0.05	-	0.05		
V _{in} 0 or V _{DD} "1" Level	V _{OH}	5.0	4.95	-	4.95	5.0	-	4.95	-	Vdc	
		10	9.95	-	9.95	10	-	9.95	-		
		15	14.95	-	14.95	15	-	14.95	-		
Input Voltage [†] (V _O = 4.5 or 0.5 Vdc) (V _O = 9.0 or 1.0 Vdc) (V _O = 13.5 or 1.5 Vdc) "0" Level	V _{IL}	5.0	-	1.5	-	2.25	1.5	-	1.5	Vdc	
		10	-	3.0	-	4.50	3.0	-	3.0		
		15	-	4.0	-	6.75	4.0	-	4.0		
	"1" Level	V _{IH}	5.0	3.5	-	3.5	2.75	-	3.5	-	Vdc
			10	7.0	-	7.0	5.50	-	7.0	-	
			15	11.0	-	11.0	8.25	-	11.0	-	
Output Drive Current (AL Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 4.6 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) Source	I _{OIH}	5.0	-1.2	-	-1.0	-1.7	-	-0.7	-	mAdc	
		5.0	-0.25	-	-0.2	-0.36	-	-0.14	-		
		10	-0.62	-	-0.5	-0.9	-	-0.35	-		
		15	-1.0	-	-1.5	-3.5	-	-1.1	-		
	Sink	I _{OIL}	5.0	0.64	-	0.51	0.88	-	0.36	-	mAdc
			10	1.6	-	1.3	2.25	-	0.9	-	
15	4.2	-	3.4	8.8	-	2.4	-	-			
Output Drive Current (CL/CP Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 4.6 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) Source	I _{OIH}	5.0	-1.0	-	-0.8	-1.7	-	-0.6	-	mAdc	
		5.0	-0.2	-	-0.16	-0.36	-	-0.12	-		
		10	-0.5	-	-0.4	-0.9	-	-0.3	-		
		15	-1.4	-	-1.2	-3.5	-	-1.0	-		
	Sink	I _{OIL}	5.0	0.52	-	0.44	0.88	-	0.36	-	mAdc
			10	1.3	-	1.1	2.25	-	0.9	-	
15	3.6	-	3.0	8.8	-	2.4	-	-			
Input Current (AL Device)	I _{in}	15	-	±0.1	-	±0.00001	±0.1	-	±1.0	μA dc	
Input Current (CL/CP Device)	I _{in}	15	-	±0.3	-	±0.00001	±0.3	-	±1.0	μA dc	
Input Capacitance (V _{in} = 0)	C _{in}	-	-	-	-	5.0	7.5	-	-	pF	
Quiescent Current (AL Device) (Per Package)	I _{DD}	5.0	-	1.0	-	0.002	1.0	-	30	μA dc	
		10	-	2.0	-	0.004	2.0	-	60		
		15	-	4.0	-	0.006	4.0	-	120		
Quiescent Current (CL/CP Device) (Per Package)	I _{DD}	5.0	-	4.0	-	0.002	4.0	-	30	μA dc	
		10	-	8.0	-	0.004	8.0	-	60		
		15	-	16	-	0.006	16	-	120		
Total Supply Current ^{**} I (Dynamic plus Quiescent, Per Package) (C _L = 50 pF on all outputs, all buffers switching)	I _T	5.0	I _T = (0.80 μA/kHz) f + I _{DD}								μA dc
10	I _T = (1.60 μA/kHz) f + I _{DD}										
15	I _T = (2.40 μA/kHz) f + I _{DD}										

*T_{low} = -55°C for AL Device, -40°C for CL/CP Device.
 T_{high} = +125°C for AL Device, +85°C for CL/CP Device.
 †Noise immunity specified for worst case input combination.
 Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V_{DD} = 5.0 Vdc
 2.0 Vdc min @ V_{DD} = 10 Vdc
 2.5 Vdc min @ V_{DD} = 15 Vdc
 ‡To calculate total supply current at loads other than 50 pF:
 I_T(C_L) = I_T(50 pF) + 2 × 10⁻³ (C_L - 50) V_{DD} f
 where I_T is in μA (per package), C_L in pF, V_{DD} in Vdc, and f in kHz is input frequency.
 **The formulas given are for the typical characteristics only at 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V _{DD}	Min	Typ	Max	Unit
Output Rise Time t _{TLH} = (3.0 ns/pF) C _L + 30 ns t _{TLH} = (1.5 ns/pF) C _L + 15 ns t _{TLH} = (1.1 ns/pF) C _L + 10 ns	t _{TLH}	5.0 10 15	– – –	180 90 65	360 180 130	ns
Output Fall Time t _{THL} = (1.5 ns/pF) C _L + 25 ns t _{THL} = (0.75 ns/pF) C _L + 12.5 ns t _{THL} = (0.55 ns/pF) C _L + 12.5 ns	t _{THL}	5.0 10 15	– – –	100 50 40	200 100 80	ns
Propagation Delay Time Clock to Q t _{PLH} , t _{PHL} = (1.7 ns/pF) C _L + 90 ns t _{PLH} , t _{PHL} = (0.66 ns/pF) C _L + 42 ns t _{PLH} , t _{PHL} = (0.5 ns/pF) C _L + 25 ns Set to Q t _{PLH} , t _{PHL} = (1.7 ns/pF) C _L + 90 ns t _{PLH} , t _{PHL} = (0.66 ns/pF) C _L + 42 ns t _{PLH} , t _{PHL} = (0.5 ns/pF) C _L + 25 ns Reset to Q t _{PLH} , t _{PHL} = (1.7 ns/pF) C _L + 265 ns t _{PLH} , t _{PHL} = (0.66 ns/pF) C _L + 67 ns t _{PLH} , t _{PHL} = (0.5 ns/pF) C _L + 50 ns	t _{PLH} , t _{PHL}	5.0 10 15 5.0 10 15 5.0 10 15	– – – – – – – – –	175 75 50 175 75 50 350 100 75	350 150 100 350 150 100 450 200 150	ns
Setup Times	t _{su}	5.0 10 15	140 50 35	70 25 17	– – –	ns
Minimum Hold Times	t _h	5.0 10 15	140 50 35	70 25 17	– – –	ns
Clock Pulse Width	t _{WH} , t _{WL}	5.0 10 15	330 110 75	165 55 38	– – –	ns
Clock Pulse Frequency	f _{cl}	5.0 10 15	– – –	3.0 9.0 13	1.5 4.5 6.5	MHz
Clock Pulse Rise and Fall Time	t _{TLH} , t _{THL}	5.0 10 15	– – –	– – –	15 5.0 4.0	μs
Set and Reset Pulse Width	t _{WH}	5.0 10 15	250 100 70	125 50 35	– – –	ns

* The formula given is for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1402/B

FIGURE 1 - DYNAMIC SIGNAL WAVEFORMS (J, K, Clock, and Output)

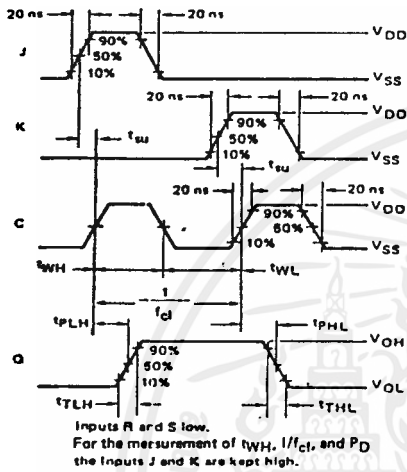
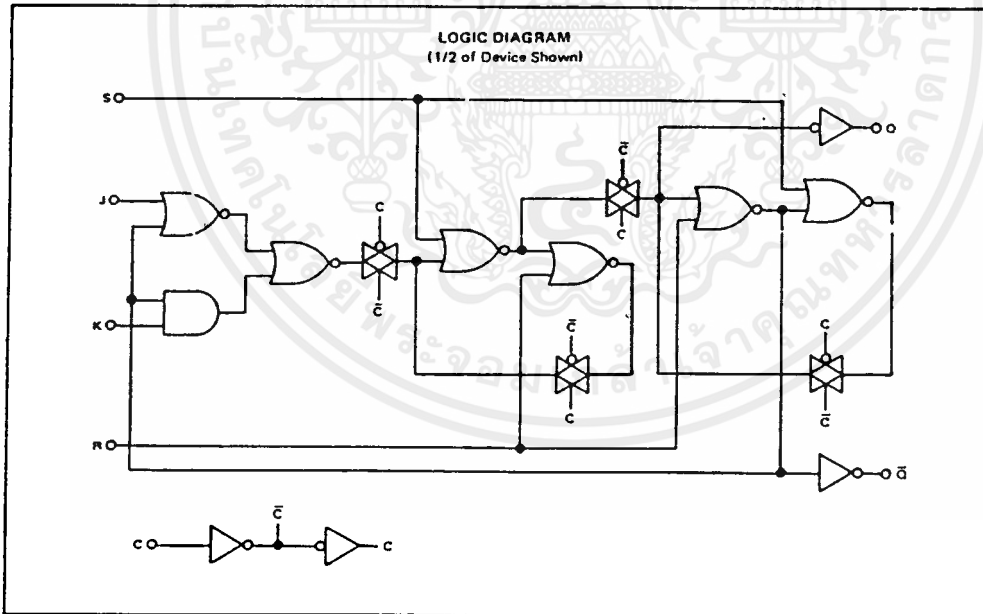
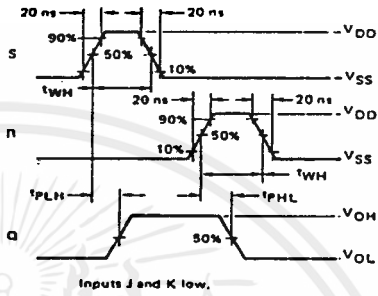


FIGURE 2 - DYNAMIC SIGNAL WAVEFORMS (Set, Reset, and Output)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC14049UB MC14050B

HEX BUFFERS

The MC14049UB hex inverter/buffer and MC14050B noninverting hex buffer are constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. These complementary MOS devices find primary use where low power dissipation and/or high noise immunity is desired. These devices provide logic-level conversion using only one supply voltage, V_{CC} . The input-signal high level (V_{IH}) can exceed the V_{CC} supply voltage for logic-level conversions. Two TTL/DTL Loads can be driven when the devices are used as CMOS-to-TTL/DTL converters ($V_{CC} = 5.0\text{ V}$, $V_{OL} \leq 0.4\text{ V}$, $I_{OL} > 3.2\text{ mA}$). Note that pin 16 is not connected internally on these devices; consequently connections to this terminal will not affect circuit operation.

- High Source and Sink Currents
- High-to-Low Level Converter
- Quiescent Current = 2.0 nA/package typical @ 5 Vdc
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Meets JEDEC UB Specifications - MC14049UB
Meets JEDEC B Specification - MC14050B

CMOS SSI

(LOW POWER COMPLEMENTARY MOS)

HEX BUFFERS

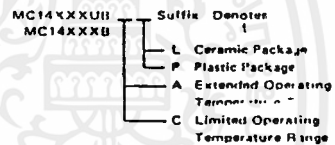
Inverting - MC14049UB
Noninverting - MC14050B



L SUFFIX
CERAMIC PACKAGE
CASE 620

P SUFFIX
PLASTIC PACKAGE
CASE 64E

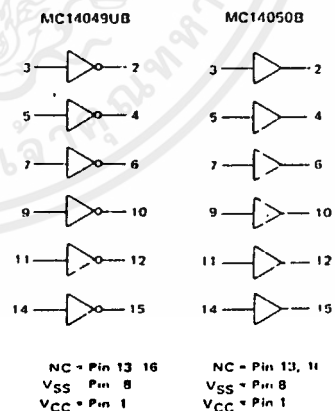
ORDERING INFORMATION



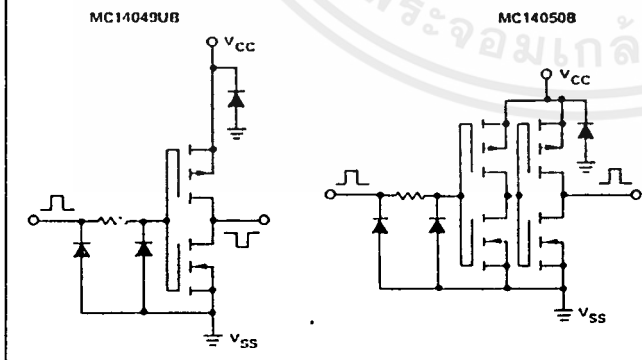
MAXIMUM RATINGS (Voltages referenced to V_{SS} , Pin 8)

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	0.5 to +18	Vdc
Input Voltage, All Inputs	V_{in}	-0.5 to +18	Vdc
DC Current Drain per Input Pin	I	10	mAdc
DC Current Drain per Output Pin	I	45	mAdc
Operating Temperature Range	T_A	55 to +125	C
		40 to +85	C
Storage Temperature Range	T_{stg}	65 to +150	C

LOGIC DIAGRAMS



CIRCUIT SCHEMATIC (1/6 OF CIRCUIT SHOWN)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14049UB • MC14050B

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD Vdc	T _{low} *		25°C			T _{high} *		Unit
			Min	Max	Min	Typ	Max	Min	Max	
Output Voltage V _{in} = VDD or 0	"0" Level VOL	5.0	-	0.05	-	0	0.05	-	0.05	Vdc
		10	-	0.05	-	0	0.05	-	0.05	
		15	-	0.05	-	0	0.05	-	0.05	
	"1" Level VOH	5.0	4.95	-	4.95	5.0	-	4.95	-	Vdc
		10	9.95	-	9.95	10	-	9.95	-	
		15	14.95	-	14.95	15	-	14.95	-	
Input Voltage #MC14049UB (V _O = 4.5 Vdc) (V _O = 9.0 Vdc) (V _O = 13.5 Vdc)	"0" Level VIL	5.0	-	1.0	-	2.25	1.0	-	1.0	Vdc
		10	-	2.0	-	4.50	2.0	-	2.0	
		15	-	2.5	-	6.75	2.5	-	2.5	
	"1" Level VIH	5.0	4.0	-	4.0	2.75	-	4.0	-	Vdc
		10	8.0	-	8.0	5.50	-	8.0	-	
		15	12.5	-	12.5	8.25	-	12.5	-	
Input Voltage #MC14050B (V _O = 0.5 Vdc) (V _O = 1.0 Vdc) (V _O = 1.5 Vdc)	"0" Level VIL	5.0	-	1.5	-	2.25	1.5	-	1.5	Vdc
		10	-	3.0	-	4.50	3.0	-	3.0	
		15	-	4.0	-	6.75	4.0	-	4.0	
	"1" Level VIH	5.0	3.5	-	3.5	2.75	-	3.5	-	Vdc
		10	7.0	-	7.0	5.50	-	7.0	-	
		15	11	-	11	8.25	-	11	-	
Output Drive Current (AL Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	Source IOH	5.0	-1.6	-	-1.25	-2.5	-	-0.9	-	mA/c
		10	-1.6	-	-1.3	-2.5	-	-0.9	-	
		15	-4.7	-	-3.75	-10	-	-2.7	-	
	Sink IOL	5.0	3.75	-	3.2	6.0	-	2.2	-	mA/c
		10	10	-	8.0	16	-	5.6	-	
		15	30	-	24	40	-	17.0	-	
Output Drive Current (CL/CP Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	Source IOH	5.0	-1.5	-	-1.25	-2.5	-	-1.0	-	mA/c
		10	-1.5	-	-1.25	-2.5	-	-1.0	-	
		15	-4.5	-	-3.75	-10	-	-3.0	-	
	Sink IOL	5.0	3.6	-	3.2	6.0	-	2.6	-	mA/c
		10	9.6	-	8.0	16	-	6.6	-	
		15	28	-	24	40	-	19	-	
Input Current (AL Device)	I _{in}	15	-	0.1	-	0.00001	0.1	-	1.0	μA/c
Input Current (CL/CP Device)	I _{in}	15	-	0.3	-	0.00001	0.3	-	1.0	μA/c
Input Capacitance (V _{in} = 0)	C _{in}	-	-	-	-	10	20	-	-	pF
Quiescent Current (AL Device) (Per Package)	IDD	5.0	-	1.0	-	0.002	1.0	-	30	μA/c
		10	-	2.0	-	0.004	2.0	-	60	
		15	-	4.0	-	0.006	4.0	-	120	
Quiescent Current (CL/CP Device) (Per Package)	IDD	5.0	-	4.0	-	0.002	4.0	-	30	μA/c
		10	-	8.0	-	0.004	8.0	-	60	
		15	-	16	-	0.006	16	-	120	
Total Supply Current**I (Dynamic plus Quiescent, Per Package) (C _L 50 pF on all outputs, all buffers switching)	IT	5.0	IT = (1.8 μA/kHz) f + IDD							μA/c
		10	IT = (3.5 μA/kHz) f + IDD							
		15	IT = (5.3 μA/kHz) f + IDD							

*T_{low} = 55°C for AL Device, -40°C for CL/CP Device.
 T_{high} = +125°C for AL Device, +85°C for CL/CP Device.
 †To Calculate total supply current at loads other than 50 pF:
 $I_T(C_L) = I_T(50 \text{ pF}) + 6 \times 10^{-3} (C_L - 50) V_{DD} f$
 where: I_T is in μA (per package), C_L in pF, V_{DD} in Vdc, and f in kHz is input frequency.
 **The formulas given are for the typical characteristics only at 25°C.

#Noise immunity specified for worst case input combination
 B Suffix Noise Margin for both "1" and "0" level =
 1.0 Vdc min @ VDD = 5.0 Vdc
 2.0 Vdc min @ VDD = 10 Vdc
 2.5 Vdc min @ VDD = 15 Vdc
 UB Suffix Noise Margin for both "1" and "0" level =
 0.5 Vdc min @ VDD = 5.0 Vdc
 1.0 Vdc min @ VDD = 10 Vdc
 1.0 Vdc min @ VDD = 15 Vdc

MC14049UB • MC14050B

FIGURE 2 – TYPICAL OUTPUT SOURCE CHARACTERISTICS

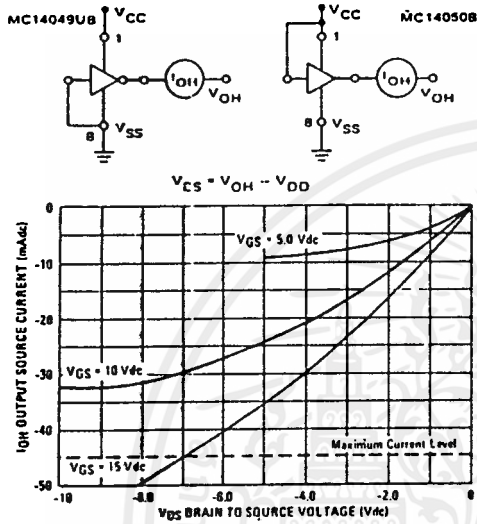


FIGURE 3 – TYPICAL OUTPUT SINK CHARACTERISTICS

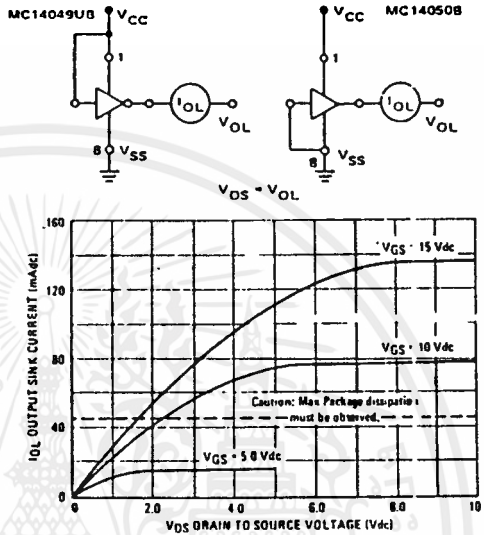


FIGURE 4 – AMBIENT TEMPERATURE POWER DERATING

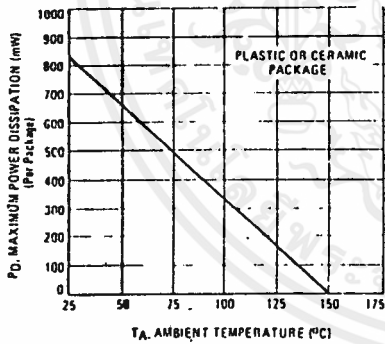
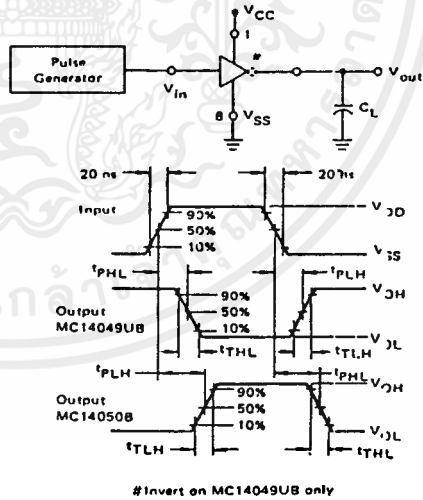


FIGURE 5 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be constrained to the range $V_{SS} < V_{in}$ or $V_{out} < V_{DD}$. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

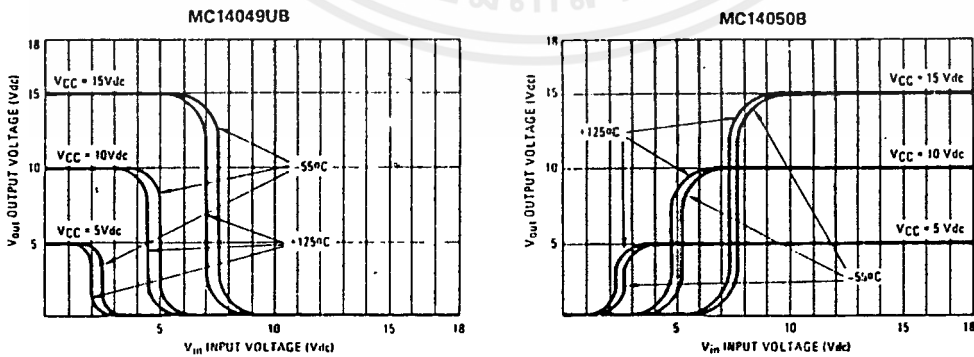
MC14049UB • MC14050B

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V _{DD} V _d c	Min	Typ	Max	Unit
MC14049UB						
Output Rise Time t _{TLH} = (0.8 ns/pF) C _L + 60 ns t _{TLH} = (0.3 ns/pF) C _L + 35 ns t _{TLH} = (0.27 ns/pF) C _L + 26.5 ns	t _{TLH}	5.0 10 15	— — —	100 50 40	160 100 60	ns
Output Fall Time t _{TFL} = (0.3 ns/pF) C _L + 25 ns t _{TFL} = (0.12 ns/pF) C _L + 14 ns t _{TFL} = (0.1 ns/pF) C _L + 10 ns	t _{TFL}	5.0 10 15	— — —	40 20 15	60 40 30	ns
Propagation Delay Time t _{PLH} = (0.38 ns/pF) C _L + 61 ns t _{PLH} = (0.20 ns/pF) C _L + 30 ns t _{PLH} = (0.11 ns/pF) C _L + 24.5 ns	t _{PLH}	5.0 10 15	— — —	80 40 30	120 65 50	ns
Propagation Delay Time t _{PHL} = (0.38 ns/pF) C _L + 11 ns t _{PHL} = (0.12 ns/pF) C _L + 9 ns t _{PHL} = (0.11 ns/pF) C _L + 4.5 ns	t _{PHL}	5.0 10 15	— — —	30 15 10	60 30 20	ns
MC14050B						
Output Rise Time t _{TLH} = (0.7 ns/pF) C _L + 65 ns t _{TLH} = (0.25 ns/pF) C _L + 37.5 ns t _{TLH} = (0.2 ns/pF) C _L + 30 ns	t _{TLH}	5.0 10 15	— — —	100 50 40	160 80 60	ns
Output Fall Time t _{TFL} = (0.2 ns/pF) C _L + 30 ns t _{TFL} = (0.06 ns/pF) C _L + 17 ns t _{TFL} = (0.04 ns/pF) C _L + 13 ns	t _{TFL}	5.0 10 15	— — —	40 20 15	60 40 30	ns
Propagation Delay Time t _{PLH} = (0.33 ns/pF) C _L + 63.5 ns t _{PLH} = (0.19 ns/pF) C _L + 30.5 ns t _{PLH} = (0.06 ns/pF) C _L + 27 ns	t _{PLH}	5.0 10 15	— — —	80 40 30	140 80 60	ns
Propagation Delay Time t _{PHL} = (0.2 ns/pF) C _L + 30 ns t _{PHL} = (0.1 ns/pF) C _L + 15 ns t _{PHL} = (0.05 ns/pF) C _L + 12.5 ns	t _{PHL}	5.0 10 15	— — —	40 20 15	80 40 30	ns

*The formula given is for the typical characteristics only.

FIGURE 1 – TYPICAL VOLTAGE TRANSFER CHARACTERISTICS versus TEMPERATURE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



National
Semiconductor
Corporation

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

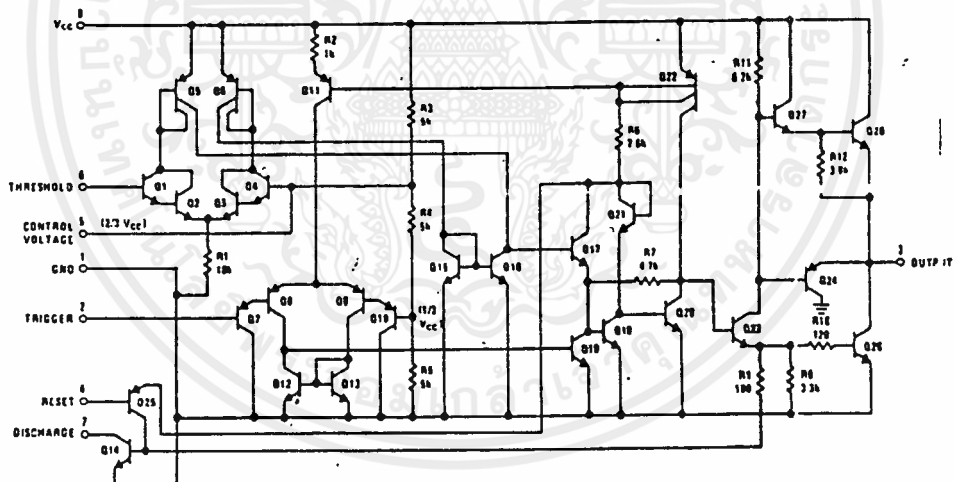
Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes

Schematic Diagram



TL/H/ 651-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage +18V
 Power Dissipation (Note 1) LM555H, LM555CH 760 mW
 Operating Temperature Ranges
 LM555CN, LM555CN 1180 mW
 LM555C 0°C to +70°C
 LM555 -55°C to +125°C
 Storage Temperature Range -65°C to +150°C

Soldering Information

Dual-In-Line Package
 Soldering (10 Seconds) 260°C
 Small Outline Package
 Vapor Phase (60 Seconds) 215°C
 Infrared (15 Seconds) 220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Supply Voltage ¹		4.5		18	4.5		16	V
Supply Current	V _{CC} = 5V, R _L = ∞ V _{CC} = 5V, R _L = ∞ (Low State) (Note 2)		3 10	5 12		3 10	6 15	mA mA
Timing Error, Monostable								
Initial Accuracy			0.5			1		%
Drift with Temperature	R _A , R _B = 1k to 100k, C = 0.1 μF, (Note 3)		30			50		ppm/°C
Accuracy over Temperature			1.5			1.5		%
Drift with Supply			0.05			0.1		%/V
Timing Error, Astable								
Initial Accuracy			1.5			2.25		%
Drift with Temperature			90			150		ppm/°C
Accuracy over Temperature			2.5			3.0		%
Drift with Supply			0.15			0.30		%/V
Threshold Voltage			0.687			0.667		x V _{CC}
Trigger Voltage	V _{CC} = 15V V _{CC} = 5V	4.8 1.45	5 1.67	5.2 1.9		5 1.67		V V
Trigger Current			0.01	0.5		0.5	0.9	μA
Reset Voltage		0.4	0.5	1	0.4	0.5	1	V
Reset Current			0.1	0.4		0.1	0.4	nA
Threshold Current	(Note 4)		0.1	0.25		0.1	0.25	μA
Control Voltage Level	V _{CC} = 15V V _{CC} = 5V	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	V V
Pin 7 Leakage Output High			1	100		1	100	nA
Pin 7 Sat (Note 5)								
Output Low	V _{CC} = 15V, I _T = 15 mA		150			180		mV
Output Low	V _{CC} = 4.5V, I _T = 4.5 mA		70	100		80	200	mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics $T_A = 25^\circ\text{C}$, $V_{CC} = +5\text{V to } +15\text{V}$, (unless otherwise specified) (Continued)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Output Voltage Drop (Low)	$V_{CC} = 15\text{V}$		0.1	0.15		0.1	0.25	V
	$I_{\text{SINK}} = 10\text{ mA}$		0.4	0.5		0.4	0.75	V
	$I_{\text{SINK}} = 50\text{ mA}$		2	2.2		2	2.5	V
	$I_{\text{SINK}} = 100\text{ mA}$		2.5			2.5		V
	$I_{\text{SINK}} = 200\text{ mA}$		2.5			2.5		V
Output Voltage Drop (High)	$V_{CC} = 5\text{V}$		0.1	0.25		0.25	0.35	V
	$I_{\text{SINK}} = 8\text{ mA}$ $I_{\text{SINK}} = 5\text{ mA}$							V
Output Voltage Drop (High)	$I_{\text{SOURCE}} = 200\text{ mA}$, $V_{CC} = 15\text{V}$		12.5			12.5		V
	$I_{\text{SOURCE}} = 100\text{ mA}$, $V_{CC} = 15\text{V}$	13	13.3		12.75	13.3		V
	$V_{CC} = 5\text{V}$	3	3.3		2.75	3.3		V
Rise Time of Output			100			100		ns
Fall Time of Output			100			100		ns

Note 1: For operating at elevated temperatures the device must be derated above 25°C based on a $+150^\circ\text{C}$ maximum junction temperature and a thermal resistance of $164^\circ\text{C}/\text{w}$ (TO-5), $106^\circ\text{C}/\text{w}$ (DIP) and $170^\circ\text{C}/\text{w}$ (SO-8) junction to ambient.

Note 2: Supply current when output high typically 1 mA less at $V_{CC} = 5\text{V}$.

Note 3: Tested at $V_{CC} = 5\text{V}$ and $V_{CC} = 15\text{V}$.

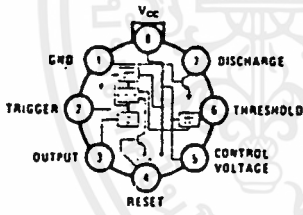
Note 4: This will determine the maximum value of $R_A + R_B$ for 15V operation. The maximum total ($R_A + R_B$) is 20 M Ω .

Note 5: No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.

Note 6: Refer to RET555X drawing of military LM555H and LM555J versions for specifications.

Connection Diagrams

Metal Can Package

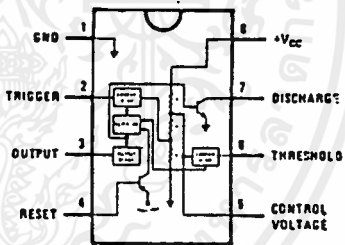


Top View

TL/H/7851-2

Order Number LM555H or LM555CH
See NS Package Number H08C.

Dual-In-Line and Small Outline Packages



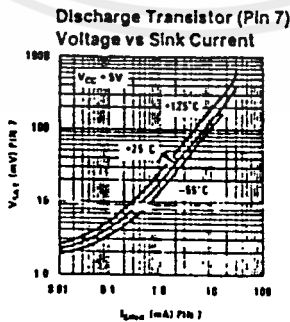
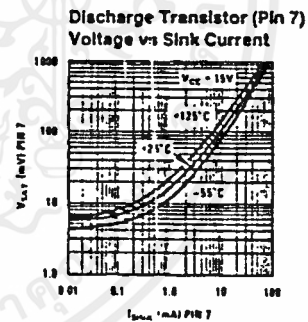
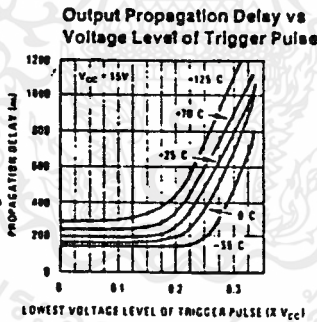
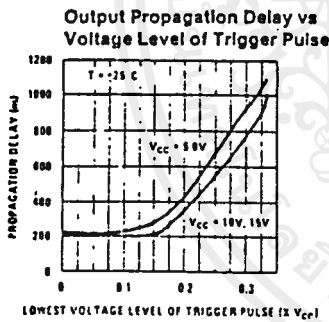
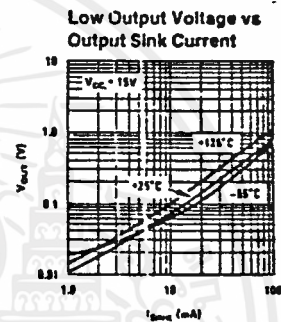
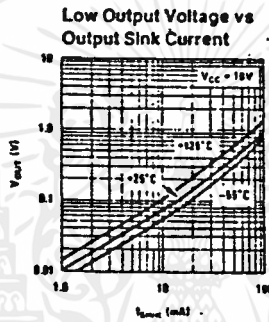
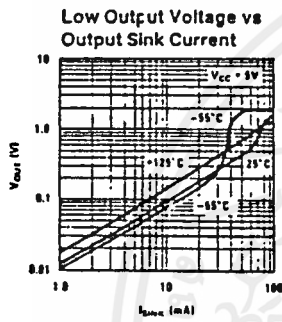
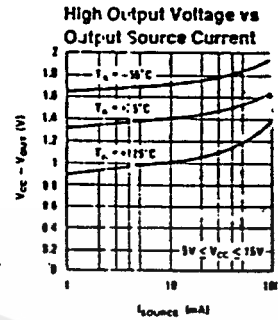
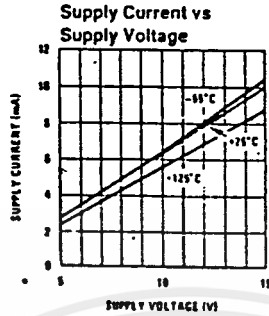
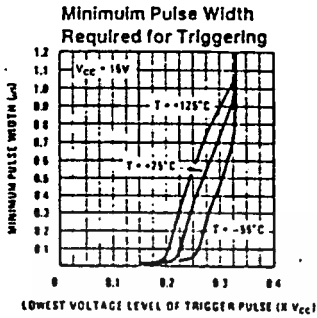
Top View

TL/H/7851-3

Order Number LM555J, LM555CJ,
LM555CM or LM555CN
See NS Package Number J08A, M08A or N08B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage	± 18V
Power Dissipation (Note 1)	500mW
Operating Temperature Range	0°C to +70°C
T _J (MAX)	115°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
V _{OS}	Input Offset Voltage	R _S = 10kΩ, T _A = 25°C Over Temperature		5	10	mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10kΩ		10	13	mV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 3, 4) T _J ≤ 70°C		25	100	pA
I _B	Input Bias Current	T _J = 25°C, (Notes 3, 4) T _J ≤ 70°C		50	200	pA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ± 15V, T _A = 25°C V _O = ± 10V, R _L = 2kΩ Over Temperature	25	100		V/mV
V _O	Output Voltage Swing	V _S = ± 15V, R _L = 10kΩ	± 12	± 13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ± 15V	± 11	+ 15 - 12		V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I _S	Supply Current			1.8	3.4	mA

AC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
SR	Slew Rate	V _S = ± 15V, T _A = 25°C		13		V/μs
GBW	Gain Bandwidth Product	V _S = ± 15V, T _A = 25°C		4		MHz
e _n	Equivalent Input Noise Voltage	T _A = 25°C, R _S = 100Ω, f = 1000Hz		16		nV/√Hz
i _n	Equivalent Input Noise Current	T _J = 25°C, f = 1000Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperature, the device must be derated based on a thermal resistance of 150°C/W junction to ambient or 45°C/W junction to case.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for V_S = ± 15V and 0°C ≤ T_A ≤ +70°C. V_{OS}, I_B and I_{OS} are measured at V_{CM} = 0.

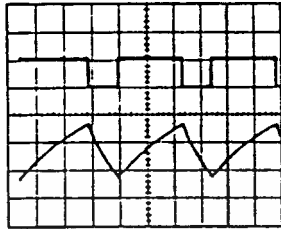
Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. T_J = T_A + θ_{J-A} P_D where θ_{J-A} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously, in accordance with common practice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

Figure 5 shows the waveforms generated in this mode of operation.



VCC = 5V
TIME = 20 μ s/DIV.
RA = 3.9 k Ω
RB = 3 k Ω
C = 0.01 μ F

Top Trace: Output 5V/Div.
Bottom Trace: Capacitor Voltage 1V/Div.

TL/H/7851-9

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

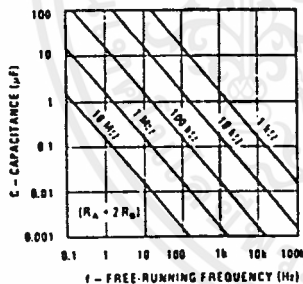
$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is: $D = \frac{R_B}{R_A + 2R_B}$

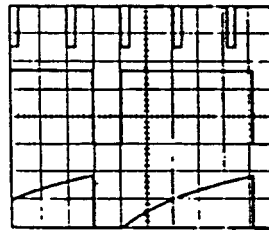


TL/H/7851-10

FIGURE 6. Free Running Frequency

FREQUENCY DIVIDER

The monostable circuit of Figure 1 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.



TL/H/7851-11

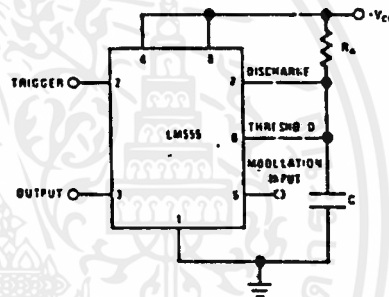
VCC = 5V
TIME = 20 μ s/DIV.
RA = 9.1 k Ω
C = 0.01 μ F

Top Trace: Input 4V/Div.
Middle Trace: Output 2V/Div.
Bottom Trace: Capacitor 2V/Div.

FIGURE 7. Frequency Divider

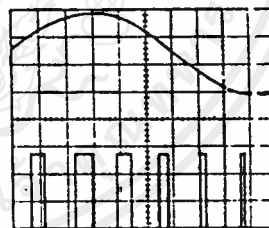
PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.



TL/H/7851-12

FIGURE 8. Pulse Width Modulator



TL/H/7851-13

VCC = 5V
TIME = 0.2 ms/DIV.
RA = 9.1 k Ω
C = 0.01 μ F

Top Trace: Modulation 1V/Div.
Bottom Trace: Capacitor Voltage 2V/Div.

FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

This application uses the timer connected for astable operation, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the threshold voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

Applications Information (Continued)

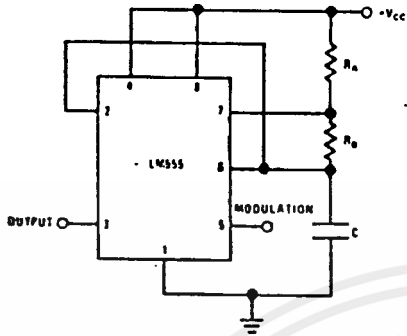
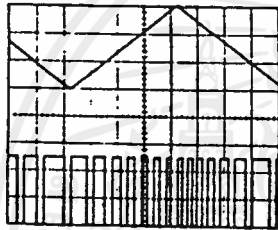


FIGURE 10. Pulse Position Modulator

TL/H/7851-14



Top Trace: Modulation Input 1V/Div.
Bottom Trace: Output 2V/Div.
VCC = 5V
TIME = 0.1 ms/DIV.
RA = 3.9 kΩ
RB = 3 kΩ
C = 0.01 μF

FIGURE 11. Pulse Position Modulator

LINEAR RAMP

When the pullup resistor, RA, in the monostable circuit is replaced by a constant current source, a linear ramp is generated. Figure 12 shows a circuit configuration that will perform this function.

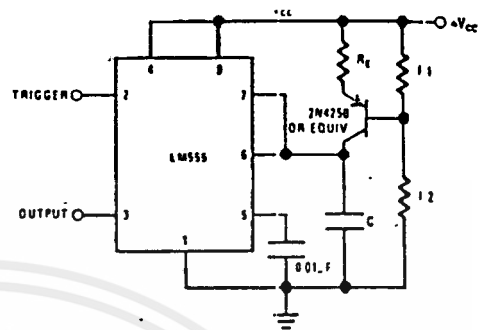


FIGURE 12

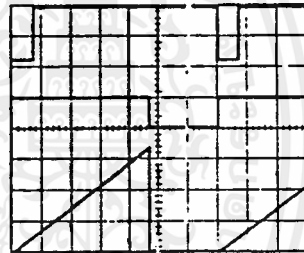
TL/I/7851-16

Figure 13 shows waveforms generated by the linear ramp.

The time interval is given by:

$$T = \frac{2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)}$$

$V_{BE} \approx 0.7V$



Top Trace: Input 3V/Div.
Middle Trace: Output 5V/Div.
Bottom Trace: Capacitor Voltage 1V/Div.
VCC = 5V
TIME = 20 μs/DIV.
R1 = 47 kΩ
R2 = 100 kΩ
RE = 2.7 kΩ
C = 0.01 μF

FIGURE 13. Linear Ramp

TL/I/7851-17

50% DUTY CYCLE OSCILLATOR

For a 50% duty cycle, the resistors RA and RB may be connected as in Figure 14. The time period for the out-

Applications Information (Continued)

Output high is the same as previous, $t_1 = 0.693 R_A C$. For the output low it is $t_2 =$

$$\left[\frac{R_A R_B}{R_A + R_B} \right] \text{CLn} \left[\frac{R_A - 2R_B}{2R_A - R_B} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$

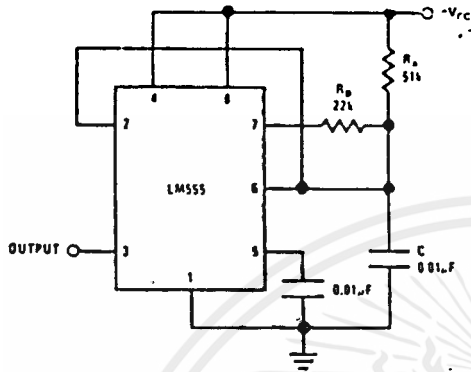


FIGURE 14. 50% Duty Cycle Oscillator

TL/M/7851-10

Note that this circuit will not oscillate if R_B is greater than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the lower comparator.

ADDITIONAL INFORMATION

Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is $0.1 \mu\text{F}$ in parallel with $1 \mu\text{F}$ electrolytic.

Lower comparator storage time can be as long as $10 \mu\text{s}$ when pin 2 is driven fully to ground for triggering. This limits the monostable pulse width to $10 \mu\text{s}$ minimum.

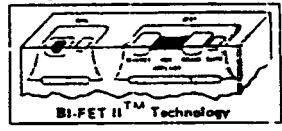
Delay time reset to output is $0.47 \mu\text{s}$ typical. Minimum reset pulse width must be $0.3 \mu\text{s}$, typical.

Pin 7 current switches within 30 ns of the output (pin 3) voltage.

National Semiconductor

Operational Amplifiers/Buffers

LF351 Wide Bandwidth JFET Input Operational Amplifier



General Description

The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

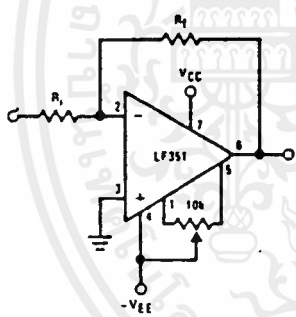
The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applica-

tions where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

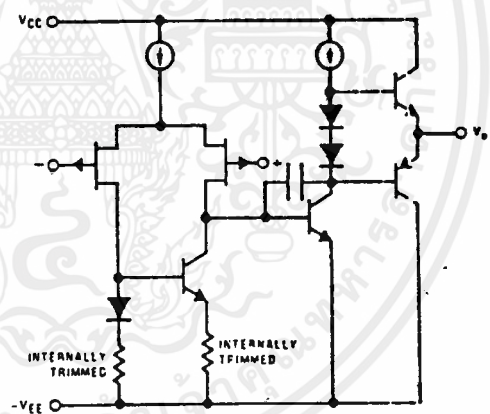
Features

- Internally trimmed offset voltage **10mV**
- Low input bias current **50pA**
- Low input noise voltage **16nV/√Hz**
- Low input noise current **0.01pA/√Hz**
- Wide gain bandwidth **4MHz**
- High slew rate **13V/μs**
- Low supply current **1.8mA**
- High input impedance **10¹²Ω**
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20V_{p-p}$, $BW = 20Hz-20kHz$ **<0.02%**
- Low 1/f noise corner **50Hz**
- Fast settling time to 0.01% **2μs**

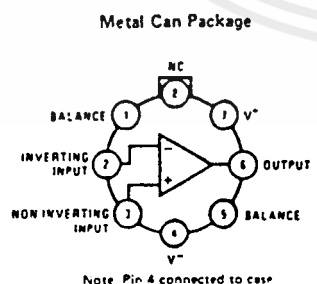
Typical Connection



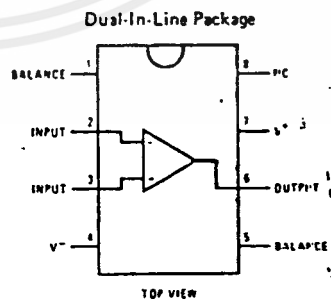
Simplified Schematic



Connection Diagrams (Top Views)



Order Number LF351H
See NS Package H08C



Order Number LF351N
See NS Package N08A

Application Information

MONOSTABLE OPERATION

In this mode of operation, the timer functions as a one-shot (Figure 1). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than $1/3 V_{CC}$ to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.

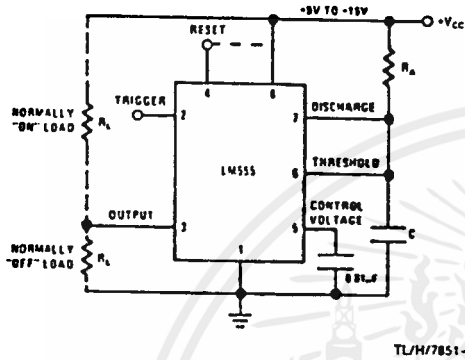
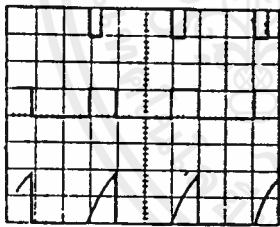


FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1 R_A C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



$V_{CC} = 5V$
TIME = 0.1 ms/DIV.
 $R_A = 9.1 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Input 5V/Div.
Middle Trace: Output 5V/Div.
Bottom Trace: Capacitor Voltage 2V/Div.

FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of R_A, C values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

ASTABLE OPERATION

If the circuit is connected as shown in Figure 4 (pins 2 and 6 connected) it will trigger itself and free run as a

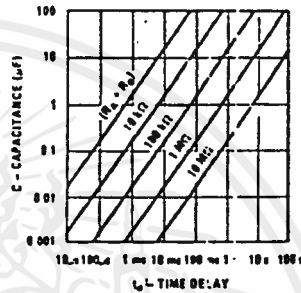


FIGURE 3. Time Delay

multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.

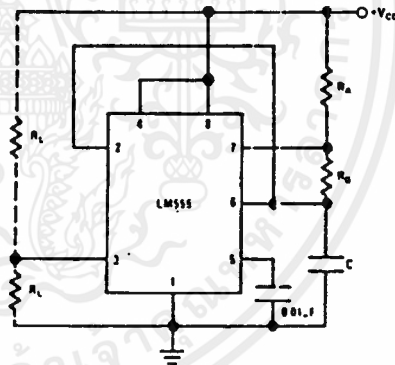
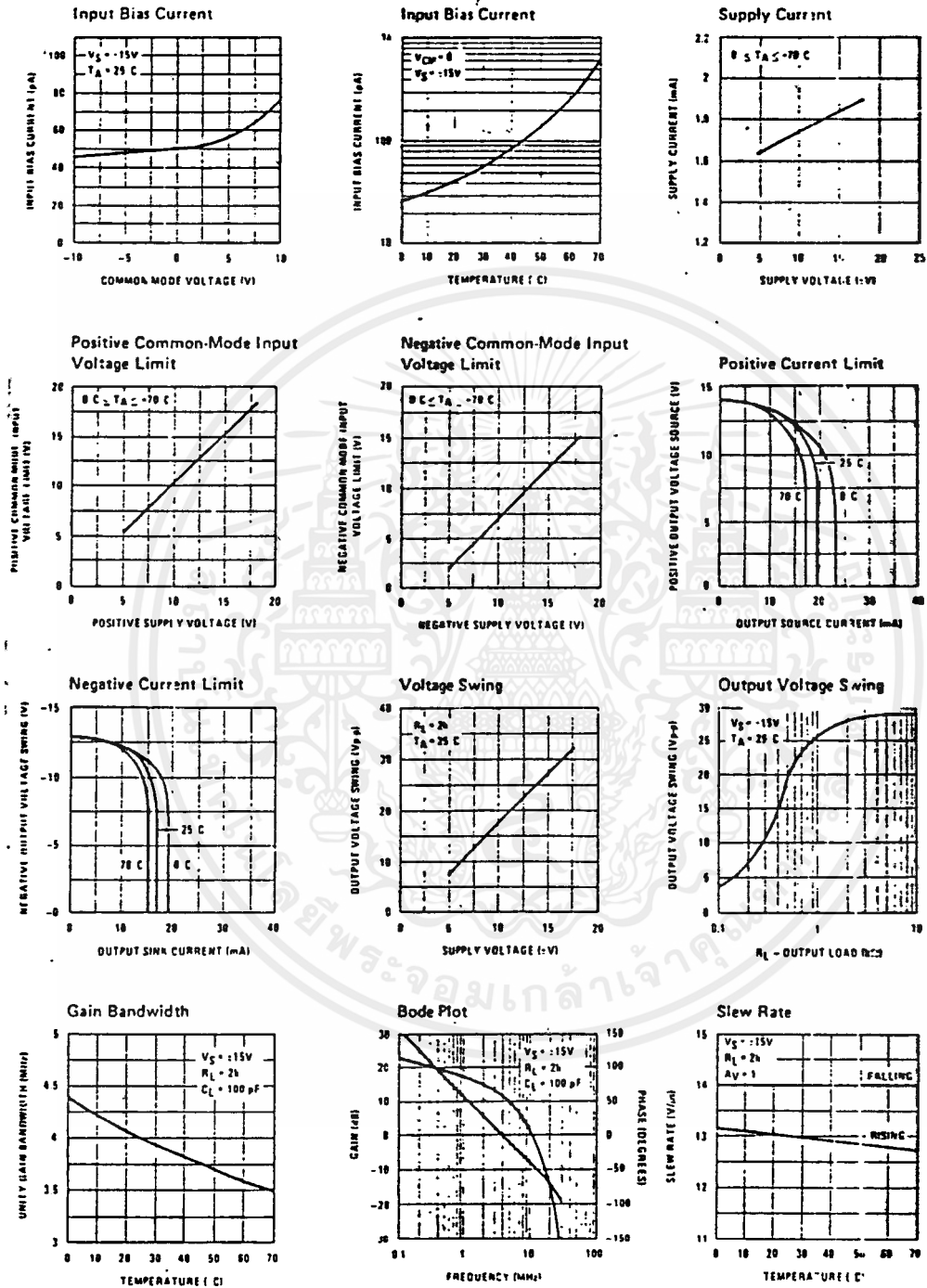


FIGURE 4. Astable

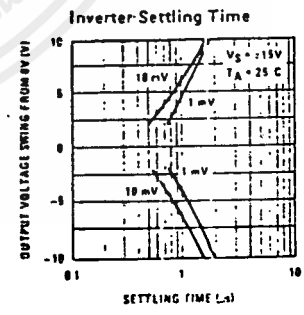
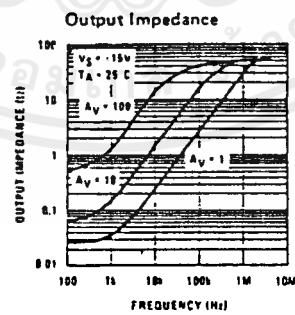
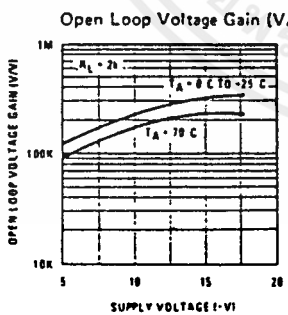
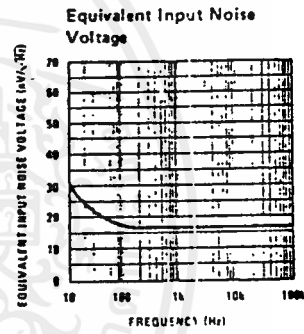
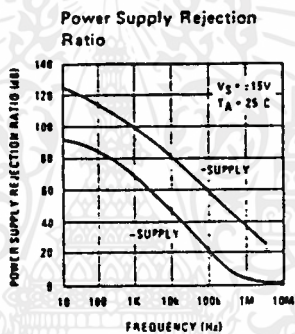
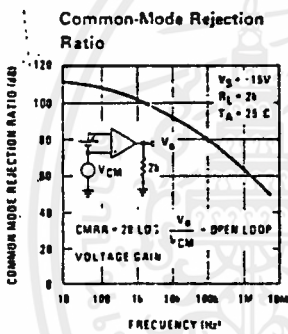
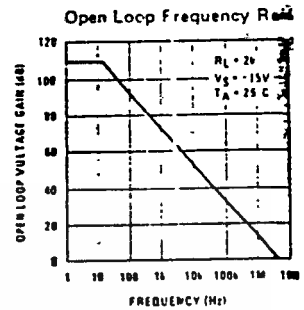
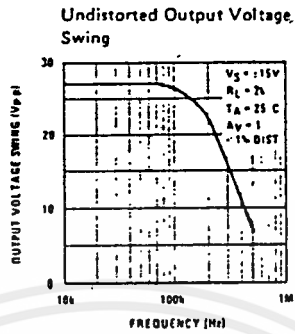
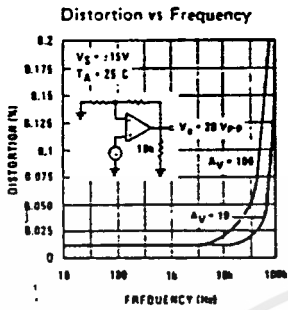
In this mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Typical Performance Characteristics



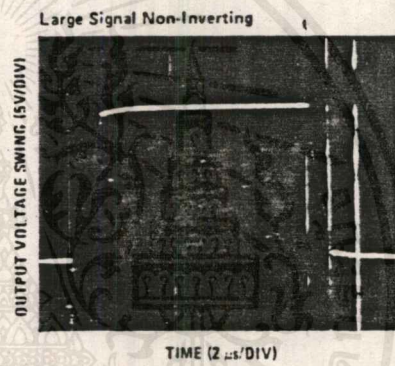
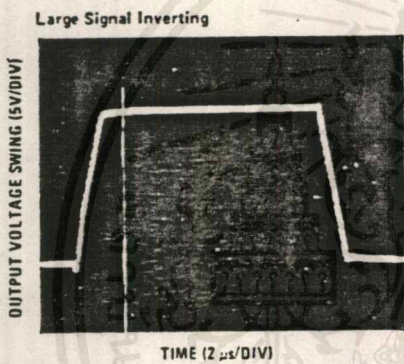
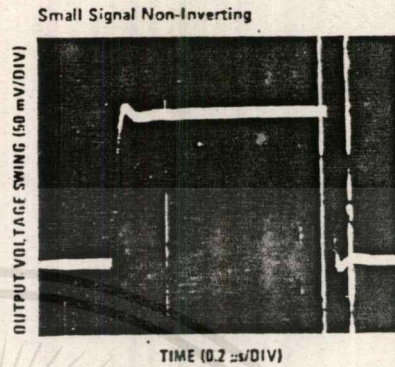
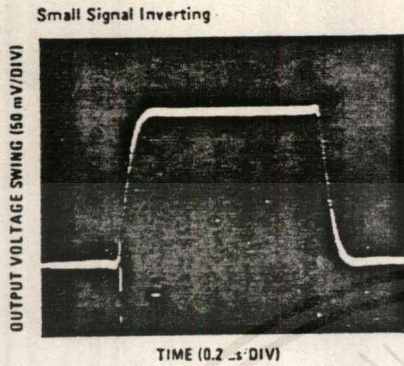
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

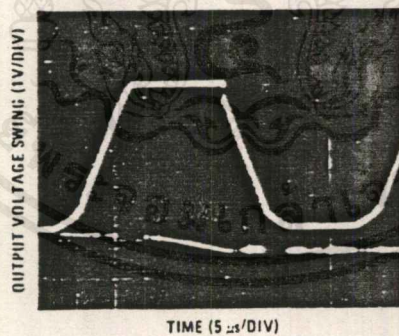


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pulse Response



Current Limit ($R_L = 100\Omega$)



Application Hints

The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be

allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will cause a reversal of the phase to the output and force the amplifier output to the corresponding high or low state. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

high state. In neither case does a latch occur since raising the input back into the common-mode range again puts the output back into the linear region, thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the gain of the output, however, if both inputs exceed the common-mode limit, the output of the amplifier will be forced to a high state.

The amplifier will operate normally with a common-mode input voltage equal to the positive common-mode limit; however, the gain bandwidth and slew rate are reduced in this condition. When the negative common-mode voltage swings to within 3V of the negative common-mode limit, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on $\pm 4V$ power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The LF351 will drive a 2 k Ω load resistance to $\pm 10V$ over the full temperature range of 0°C to +70°C. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed

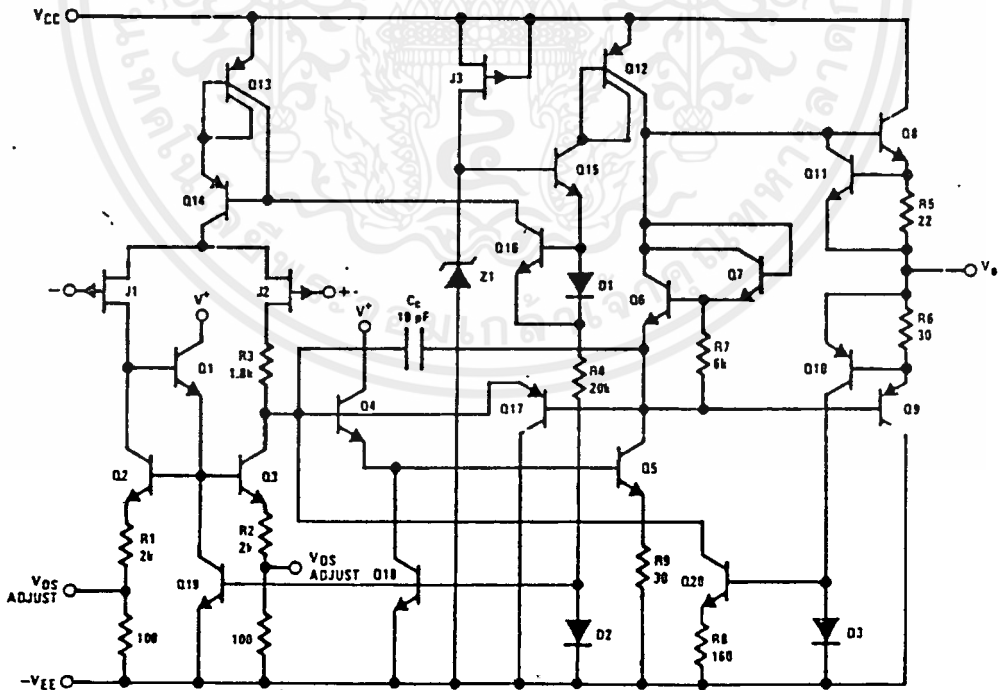
backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

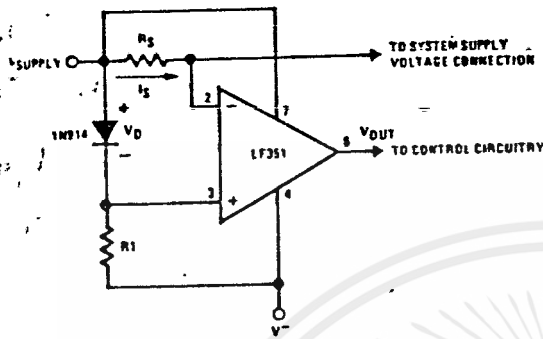
Detailed Schematic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

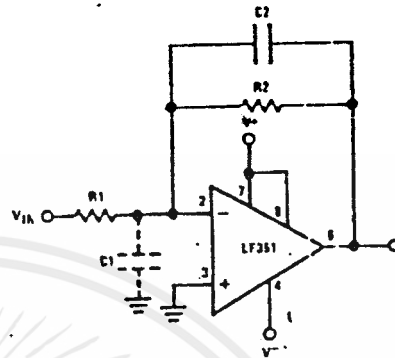
Typical Applications

Supply Current Indicator/Limiter



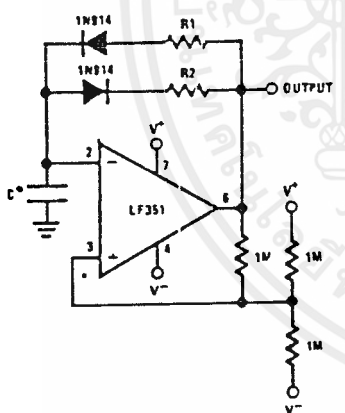
- V_{OUT} switches high when $R_S I_S > V_D$

Hi- Z_{IN} Inverting Amplifier



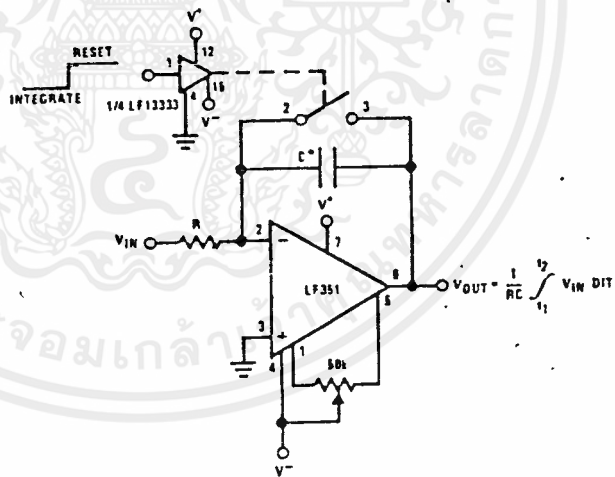
Parasitic input capacitance C_1 (3 pF for LF351 plus any additional layout capacitance) interacts with feedback elements and creates undesirable high frequency pole. To compensate, add C_2 such that: $R_2 C_2 \approx R_1 C_1$.

Ultra-Low (or High) Duty Cycle Pulse Generator



- $t_{OUTPUT\ HIGH} \approx R_1 C_n \frac{4.8 - 2V_S}{4.8 - V_S}$
- $t_{OUTPUT\ LOW} \approx R_2 C_n \frac{2V_S - 7.8}{V_S - 7.8}$
- where $V_S = V^+ + IV^-$
- low leakage capacitor

Long Time Integrator



- Low leakage capacitor
- 50k pot used for less sensitive V_{OS} adjust

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้