



การควบคุมความเร็วของอินดักชั่นมอเตอร์ 3 เฟส

THREE PHASE INDUCTION MOTOR SPEED CONTROL

ผู้ร่วมโครงการ	นาย โรจน์ประเสริฐ เสถียรจากรุก	รหัส	32.1263 ✓
	Mr. ROTPRASERT SATHIENJARUGAN	NO.	32.1263
	นาย วรวุฒิ วาสิโนนท	รหัส	32.1282 ✓
	Mr. WORAWUT WASINANONT	NO.	32.1282
	นางสาว ศิริรัตน์ แสงทวี	รหัส	32.1334 ✓
	Miss SIRIRAT SANGTAWEE	NO.	32.1334

อาจารย์ที่ปรึกษา

นาย ศุภกิจ จุตะวิริยะ

ADVISOR

Mr. SUPAKIT JUTAWIRIYA

ภาคการศึกษาที่ 2 ปีการศึกษา 2535

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

LECTURER IN DEPARTMENT OF ELECTRICAL ENGINEERING

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในภาควิชาวิศวกรรมไฟฟ้า ไม่ให้นำไปใช้ประโยชน์ด้านการค้า

Faculty of Engineering ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032656

ปริญญาโทปีการศึกษา 2535

ภาควิชา ไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมความเร็วของอินดักชันมอเตอร์ 3 เฟส

ผู้ร่วมจัดทำ

นาย	โรจน์ประเสริฐ	เสถียรจากรการ	รหัส	32.1263
นาย	วรวิ	วาสิยานนท์	รหัส	32.1282
น.ส.	ศิริรัตน์	แสงทวี	รหัส	32.1334

(...*ศิริรัตน์*...*จตุระวิริยะ*...)

นาย ศักดิ์จ จตุระวิริยะ

อาจารย์ที่ปรึกษา

การควบคุมความเร็วของอินดักชั่นมอเตอร์ 3 เฟส

THREE PHASE INDUCTION MOTOR SPEED CONTROL

โรจน์ประเสริฐ เสถียรจรรยาการ

วรวิณี วาสิยานนท์

ศิริรัตน์ แสงทวี

นาย ศุภกิจ จุฑะวิริยะ อาจารย์ที่ปรึกษา

ปีการศึกษา 2535

บทคัดย่อ

ปริญญาโทฉบับนี้เป็นการพัฒนาส่วนของวงจรควบคุมความเร็วมอเตอร์เหนี่ยวนำ 3 เฟส ด้วยเทคนิค อแดปทีฟเคอเรนท์ คอนโทรล (Adaptive current control) ให้สามารถทำงานได้ โดยอัตโนมัติแบบ โคลส ลูป (close loop) โดยการนำเอา speed sensor ตรวจจับความเร็วจริงมา เปรียบเทียบกับความเร็วอ้างอิงที่กำหนดไว้ และนำผลการเปรียบเทียบไปควบคุมขนาดสัญญาณขาเข้าอ้างอิง ค่ากระแสไหลดชั่วขณะจะถูกตรวจจับโดย เคอเรนท์ ทรานส์ฟอร์มเมอร์ (current transformer) มาเปรียบเทียบกับสัญญาณขาเข้าอ้างอิงชั่วขณะ และควบคุมความแตกต่างของสัญญาณทั้งสองให้มีค่าไม่เกิน แมกซ์มีม โวลเตจ (maximum) และ มินิมีม โวลเตจ (minimum voltage) โดยการสวิตซ์ของอินเวอร์เตอร์ความเร็วสูง

—

THREE PHASE INDUCTION MOTOR SPEED CONTROL

ROTPRASERT SATHIENJARUGAN

WORAWUT WASINANONT

SIRIRAT SANGTAWEE

Mr. SUPAKIT JUTAWIRIYA Advisor

1992

ABSTRACT

This project is a development of the control part in 3 phase adaptive control to obtain an automatic closed loop speed control. The method is achieved by use a speed sensor detect the speed to compare with the reference side. The instantaneous of the load current is compared to the instantaneous value of sine wave reference by current transformer and the difference between a maximum voltage and minimum voltage.

# สารบัญ

บทคัดย่อ

Abstract

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีพื้นฐานเกี่ยวกับการขับมอเตอร์เหนี่ยวนำและอินเวอร์เตอร์	2
2.1	บทนำ	2
2.2	ทฤษฎีเบื้องต้นและวงจรสมมูลย์ของมอเตอร์เหนี่ยวนำ	2
2.3	วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ	5
2.4	อินเวอร์เตอร์สำหรับการขับมอเตอร์เหนี่ยวนำ	12
2.5	เทคนิคการสร้างคลื่น PWM ต่างๆ สำหรับอินเวอร์เตอร์	19
2.6	สรุป	30
บทที่ 3	อุปกรณ์สวิตชิงแบบเพาเวอร์ทรานซิสเตอร์	31
3.1	เพาเวอร์ทรานซิสเตอร์	31
3.2	ข้อมูลสำคัญที่ใช้ในการเลือกเพาเวอร์ทรานซิสเตอร์	32
3.3	การต่อขานานและคาร์ลิงต้นของเพาเวอร์ทรานซิสเตอร์	33
3.4	ความสูญเสียในอุปกรณ์สวิตชิงทรานซิสเตอร์	34
3.5	เหตุที่เลือกทรานซิสเตอร์เป็นอุปกรณ์สวิตชิงในวงจรอินเวอร์เตอร์	36
บทที่ 4	เทคนิค Adaptive current controlled	37
บทที่ 5	ระบบวงจรควบคุม Adaptive current controlled และวงจรกำลังของอินเวอร์เตอร์	40
5.1	ระบบวงจรกำลังที่ออกแบบและสร้างขึ้น	40
5.2	ระบบแหล่งจ่ายไฟและการแยกส่วนระหว่างวงจรควบคุมและวงจรกำลัง	43
5.3	การออกแบบและสร้างวงจรควบคุม adaptive current	44
5.4	วงจรป้องกัน	52
5.5	วงจรขับเบส	53
5.6	การออกแบบวงจรสับเบส	56
5.7	ชิ้นงานปริ๊นตูป๊อท์บอร์ด	
บทที่ 6	การทดลองและผลการทดลอง	60
6.1	ผลการทดสอบคุณสมบัติของ speed-torque curve ของมอเตอร์เหนี่ยวนำ 3 เฟส	60
บทที่ 7	สรุปผลและวิจารณ์การทดลอง	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1บทนำ

ในปัจจุบัน มีการพัฒนาและวิจัยอย่างกว้างขวางในการใช้อินเวอร์เตอร์เพื่อขับเคลื่อน อินดักชันมอเตอร์ เนื่องจากคุณสมบัติที่เหมาะสมหลายประการของ อินดักชันมอเตอร์ เช่น มีโครงสร้างที่แข็งแรง ราคาไม่แพง มีประสิทธิภาพสูง ไม่มีปัญหาเกี่ยวกับ คอมมิวเตเตอร์ ต้องการการบำรุงรักษาน้อยกว่าการควบคุมความเร็วของอินดักชันมอเตอร์โดยทั่วไป จะมีการควบคุมการทำงาน 2 ย่าน คือ เมื่อความถี่ของอินเวอร์เตอร์ ต่ำกว่าความถี่กำหนด (base frequency) มอเตอร์จะมี ทอร์คสูงสุดคงที่ โดยการรักษาให้ฟลักซ์ของสนามแม่เหล็กในช่องอากาศ มีค่าคงที่ ซึ่งเป็นผลจากการรักษาอัตราส่วน แรงดัน ต่อความถี่ ให้คงที่ตลอดช่วง ส่วนในกรณีที่มีความถี่สูงกว่าความถี่กำหนด จะเป็นการควบคุมให้พาเวอร์เอาต์พุตมีค่าคงที่ โดยมีฟลักซ์ของสนามแม่เหล็กในช่องอากาศลดลงเพื่อไม่ให้มอเตอร์เกิดโอเวอร์โวลต และปัญหาเกี่ยวกับฉนวน เนื่องจากแรงดันสูงเกินพิกัด ซึ่งทำให้มอเตอร์เสียหาย

ในปริธยานุพนธ์นี้ ได้ศึกษาและทดลองใช้ PWM อินเวอร์เตอร์ ร่วมกับเทคนิคการ Adaptive current controlled เพื่อใช้ขับเคลื่อนมอเตอร์เหนี่ยวนำ และได้พัฒนาในส่วนวงจรควบคุมให้สามารถทำงานได้โดยอัตโนมัติแบบ close loop เพื่อให้มีประสิทธิภาพดียิ่งขึ้น

## บทที่ 2

### ทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำและอินเวอร์เตอร์

#### 2.1 บทนำ

ในโรงงานอุตสาหกรรมประมาณได้ว่า 90% ของเครื่องต้นกำลังจะใช้มอเตอร์เหนี่ยวนำทั้งสิ้นโดยเฉพาะโรเตอร์แบบกรงกระรอก(squirrel cage) ซึ่งจะมีโครงสร้างที่แข็งแรง ทนทาน มีความเฉื่อยต่ำ น้ำหนักเบา ทำงานได้ที่อุณหภูมิสูง การซ่อมบำรุงไม่บ่อยครั้งมากนักเพราะไม่มีปัญหาเกี่ยวกับแปรงถ่านราคาถูก และมีขนาดเล็กกว่าดีซีมอเตอร์เมื่อเปรียบเทียบกับอัตราเร็ว และกำลังเท่ากันหรือมีอัตราส่วนกำลังต่อน้ำหนักสูง สามารถทำงานได้ทุกสภาวะแวดล้อมและ เสียงต่อการระเบิดได้เพราะไม่มีปัญหาเกี่ยวกับประกายไฟที่เกิดจากคอมมิวเตเตอร์ นอกจากนี้ไม่มีปัญหาเกี่ยวกับฉนวนจากการพัฒนาทางด้านอิเล็กทรอนิกส์กำลัง ทำให้การควบคุมความเร็วของอินดัคชั่นมอเตอร์โดยการใส่สแตตติคอนเวอร์เตอร์ทำได้ง่าย มีประสิทธิภาพสูงและมีราคาถูกลงกว่าเดิมมาก นอกจากนี้ยังได้มีการพัฒนาวิธีการควบคุมใหม่ๆ เช่น เวกเตอร์คอนโทรลหรือ Field oriented control ซึ่งทำให้เอซีมอเตอร์มีขีดความสามารถใกล้เคียงกับดีซีมอเตอร์ถึงแม้เอซีมอเตอร์จะมีคุณสมบัติที่ตีหลายประการดังได้กล่าวมาแล้วก็ตามแต่ราคาของอินเวอร์เตอร์และความยุ่งยากในการควบคุมเอซีมอเตอร์ ทำให้การแพร่กระจายของระบบขับเคลื่อนปรับความเร็วได้ที่ใช้เอซีมอเตอร์ไม่เป็นไปอย่างรวดเร็วเท่าที่ควร แต่อย่างไรก็ตามการพัฒนาทางด้านอิเล็กทรอนิกส์ ทั้งด้านกำลังและการควบคุมจะทำให้ระบบขับเคลื่อนปรับความเร็วได้โดยใช้เอซีมอเตอร์จะมีราคาถูกลงขนาดเล็กลงและความเชื่อถือได้สูงขึ้น อันจะทำให้ระบบขับเคลื่อนที่ใช้เอซีมอเตอร์ได้รับความนิยมอย่างแพร่หลายในอนาคตอันใกล้

#### 2.2 ทฤษฎีเบื้องต้นและวงจรมูลฐานของมอเตอร์เหนี่ยวนำ

##### 2.2.1 หลักการมอเตอร์เหนี่ยวนำ

มอเตอร์เหนี่ยวนำจะประกอบด้วยส่วนสเตเตอร์ และส่วนโรเตอร์โดยส่วนโรเตอร์จะทำหน้าที่รับพลังงานจากแหล่งจ่ายไฟผ่านส่วนสเตเตอร์โดยอาศัยหลักการเหนี่ยวนำจะทำให้เกิดการเหนี่ยวนำทำให้เกิดสนามแม่เหล็กอยู่ในแอร์แก๊ป (air gap) ซึ่งอยู่ระหว่างส่วนสเตเตอร์และส่วนโรเตอร์ สนามแม่เหล็กนี้จะหมุนด้วยความเร็วเชิงโคโรนัส ตามสมการ

$$N_s = 120f/P$$

[2.1]

- โดยที่  $N_m$  = ความเร็วเชิงโคจรของสนามแม่เหล็ก (rpm)  
 $f$  = ความถี่ไฟฟ้าให้กับขดลวดเตเตอร์ (Hz)  
 $P$  = จำนวนขั้วแม่เหล็กของสเตเตอร์

ในขณะที่โรเตอร์อยู่กับที่ จะมีการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ซึ่งมีความถี่เดียวกับแหล่งจ่ายไฟ ทอร์กเริ่มต้นที่เกิดขึ้นจะเป็นผลจากการกระทำระหว่างฟลักซ์ใน air gap และ rotor magnetomotive force (mmf) แต่ในขณะที่โรเตอร์มีความเร็วเท่ากับความเร็วเชิงโคจรของสนามแม่เหล็กจะไม่มีการเหนี่ยวนำขึ้นที่ขั้วโรเตอร์ ดังนั้นไม่มีทอร์กเกิดขึ้น และขณะที่โรเตอร์มีความเร็ว  $N_m$  จะทำให้เกิดการเหนี่ยวนำขึ้นบนโรเตอร์และจะทำให้เกิดทอร์ก ความแตกต่างสัมพัทธ์ของความเร็วทั้งสองนี้เรียกว่า สลิป หรือ การไถล (slip, s)

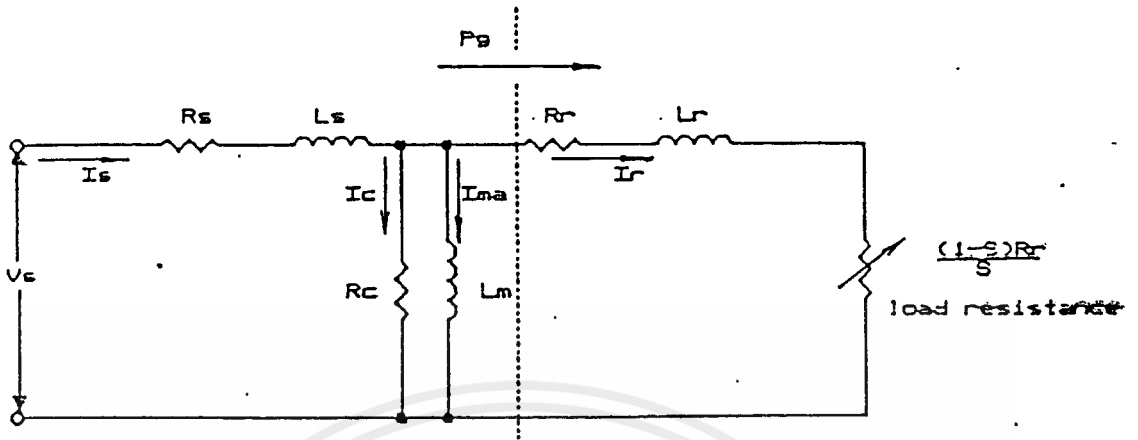
$$\begin{aligned} S &= (N_m - N_r) / N_m & [2.21] \\ &= (W_m - W_r) / W_m \\ &= W_{sl} / W_m \end{aligned}$$

- โดยที่  $W_m$  คือ ความถี่เชิงมุมของสเตเตอร์  
 $W_r$  คือ ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์  
 $W_{sl}$  คือ ความถี่เชิงมุมสลิป

### 2.2.2 วงจรสมมูลย์

จากรูปที่ 2.1 เป็นวงจรสมมูลย์ต่อเฟสของมอเตอร์เหนี่ยวนำประกอบด้วยค่าพารามิเตอร์ดังต่อไปนี้

- $L_m$  คือ ค่าความเหนี่ยวนำร่วม  
 $R_m, R_r$  คือ ความต้านทานขดลวดของสเตเตอร์และโรเตอร์ตามลำดับ  
 $R_r / S$  คือ ความต้านทานโหลด



รูปที่ 2.1 แสดงวงจรสมมูลทางไฟฟ้าของมอเตอร์เหนี่ยวนำ

การวิเคราะห์วงจรสมมูล

- กำลังขาเข้าของมอเตอร์  $P_{in} = 3V_{\phi} I_{\phi} \cos \phi$  [2.3]
  - กำลังสูญเสียที่ขดลวดเตเตอร์  $P_{I_s} = 3I_s^2 R_s$  [2.4]
  - กำลังที่ผ่าน air gap  $P_g = 3I_r^2 R_r / s$  [2.5]
  - กำลังสูญเสียที่โรเตอร์  $P_{I_r} = 3I_r^2 R_r$  [2.6]
  - กำลังขาออก  $P_o = P_g - P_{I_r} = [3I_r^2 R_r (1-s)] / s$  [2.7]
  - กำลังที่เพลลา  $P_{mech} = P_o - P_{fw}$  [2.8]
- $P =$  กำลังที่สูญเสียเนื่องจากแรงเสียดทาน และกำลังลมต้าน

ทอร์กมอเตอร์ (developed torque,  $t_d$ ) หาได้จากสมการ

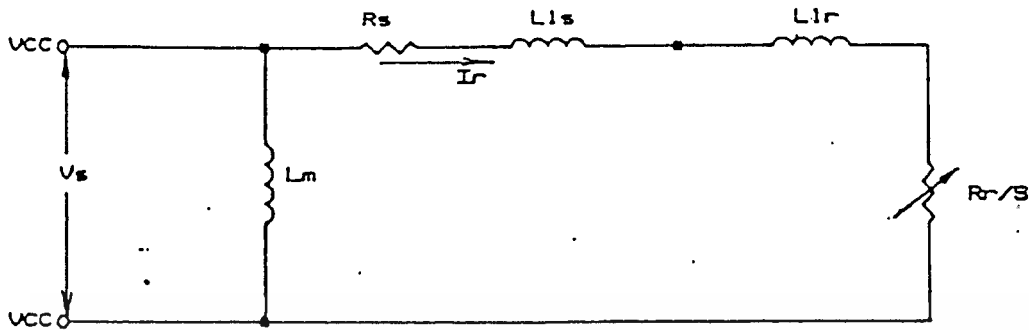
$$T_d = P_o / \omega_m = [3I_r^2 R_r (1-s)] / \omega_m s = (3PI_r^2 R_r) / 2s\omega_m \quad [2.9]$$

ซึ่ง  $\omega_m = (2/P)\omega_r$  คือ ความเร็วเชิงกลของโรเตอร์ (rad/s)

วงจรสมมูลอยู่ในรูปที่ 2.1 สามารถทำให้ง่ายได้ขึ้นดังในรูปที่ 2.2 ดังนั้นกระแส  $I_r$  สามารถคำนวณได้จากสมการดังนี้

$$I_r = V / \sqrt{(R + R_r / s)^2 + \omega_m^2 (L_s + L_r)^2} \quad [2.10]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดงวงจรสมมูลอย่างง่ายของมอเตอร์เหนี่ยวนำ

ถ้าความต้านทานขดลวดเตเตอร์ ( $R_r$ ) มีค่าน้อยมาก จากวงจรสมมูลอย่างประมาณสามารถตัดค่า  $R_r$  และ  $L_{lr}$  ออกได้ เมื่อความเร็วของโรเตอร์มีค่าต่ำกว่าปกติ 10% ดังนั้นสมการทอร์คจะเป็นดังนี้

$$T_d = \left[ \frac{3P(V_m/W_m)^2 W_{m1} R_r I}{2 R_r^2 + W_{m1}^2 L_{lr}^2} \right] \quad [2.11]$$

โดยที่ 
$$I_r = \frac{SV_m}{R_r + W_{m1}^2 L_{lr}^2} \quad [2.12]$$

$$\cos\theta_r = \frac{R_r}{\sqrt{R_r^2 + W_{m1}^2 L_{lr}^2}} \quad [2.13]$$

จากสมการที่ (2.11) ค่าของ  $V_m/W_m$  คือ air gap flux ( $\Phi_m$ ) ถ้าพิจารณาการทำงานที่มีสลิปต่ำ ดังนั้น  $R_r^2 \gg W_{m1}^2 L_{lr}^2$  สมการ (2.11) สามารถเขียนสมการใหม่ได้ดังนี้

$$T_d = (3/2)P(1/R_r) W_{m1}^2 \quad [2.14]$$

$$T_d = \frac{3}{2} P \frac{W_{m1}^2}{R_r} \quad [2.15]$$

ซึ่ง ถ้ากำหนดให้  $\omega_m$  หรือ  $V_m/W_m$  มีค่าคงที่ก็จะได้ว่าทอร์คขึ้นอยู่กับค่า slip angular frequency

### 2.3 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ

วิธีการควบคุมความเร็วรอบของอินดัคชั่นมอเตอร์นี้ เมื่อพิจารณาสมการความเร็วของมอเตอร์สมการที่ (2.16) ซึ่งมาจากสมการที่ (2.1) และ (2.2) ศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

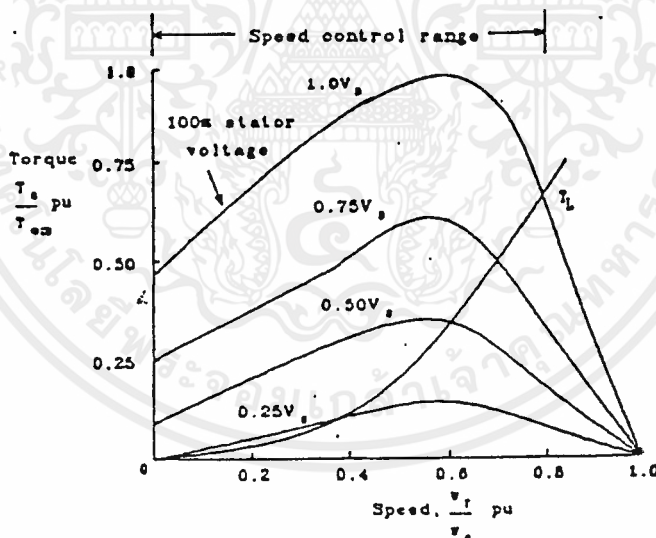
$$N = (1-s) * (120/P) * f \quad \text{rpm}$$

[2.16]

ดังนั้น การควบคุมความเร็วทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ ( $f$ ) สลิปของโรเตอร์ ( $s$ ) และจำนวนขั้วของสเตเตอร์ ( $P$ ) และวิธีการควบคุมที่เหมาะสมที่สุด คือการควบคุมความถี่ของแหล่งจ่ายไฟโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่อง ประสิทธิภาพของมอเตอร์สูง ในขณะที่การควบคุมความเร็วของอินดักชันมอเตอร์ โดยการเปลี่ยนจำนวนขั้วจะทำได้จำกัดช่วงการเปลี่ยนความเร็วแคบและไม่ต่อเนื่องและใช้ได้กับอินดักชันที่ออกแบบไว้พิเศษเท่านั้น ส่วนการควบคุมความเร็วของมอเตอร์มีประสิทธิภาพต่ำลง เพราะประสิทธิภาพของมอเตอร์ขึ้นอยู่กับค่าสลิป

### 2.3.1 การควบคุมแรงดันของสเตเตอร์ (stator voltage control)

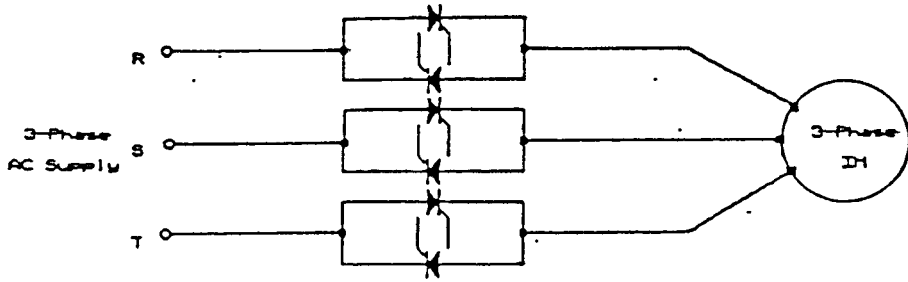
การควบคุมแรงดันของสเตเตอร์ในช่วงของความเร็วของมอเตอร์ จะแคบและไม่เหมาะสมกับงานที่ต้องการทอร์คเริ่มต้นสูง สำหรับกราฟความสัมพันธ์ระหว่าง ทอร์ค-ความเร็วของอินดักชัน มอเตอร์ที่ได้จากวิธีการควบคุมแรงดันขดสเตเตอร์นี้แสดงได้ตามรูปที่ 2.3



รูปที่ 2.3 Speed-torque curve ของมอเตอร์เหนี่ยวนำและไหลด

ซึ่งทอร์คจะเปลี่ยนแปลงตามแรงดันที่จ่ายให้กับขดสเตเตอร์ของมอเตอร์และ Torque-speed curve ของไหลดนั้น แสดงในรูปที่ 2.3 เช่นกัน ลักษณะของทอร์คไหลดนี้จะแปรโดยตรงกับความเร็วกำลังสอง

ดังนั้นเราสามารถปรับความเร็ว ของระบบได้โดยการปรับแรงดันมอเตอร์ เพื่อให้จุดตัดระหว่าง Torque-speed curve ของมอเตอร์ตัดกับ Torque-speed curve ของไหลดที่ความเร็วหรือสลิปที่ต้องการ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ทั่วทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงวงจรกำลัง 3- AC Power Controller

การควบคุมความเร็วของอินดัคชั่นมอเตอร์ โดยการควบคุมแรงดันของสเตเตอร์จะใช้วิธีการควบคุมแบบควบคุมเฟสของไฟไลน์ (phase control) ซึ่งแสดงในรูปที่ 2.4 เป็นวิธีที่ทำได้ง่ายและมีราคาถูก แต่ระบบจะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์ของกำลังการสูญเสียในโรเตอร์ของมอเตอร์จะเพิ่มขึ้นตามสลลิป (s) นอกจากนี้แล้วกำลังสูญเสียในสเตเตอร์จะเพิ่มขึ้นของกระแสในสเตเตอร์เมื่อสลลิปเพิ่มขึ้น ประสิทธิภาพของมอเตอร์รวมทั้งทอร์คจะลดลงมาก โดยเฉพาะที่ความเร็วต่ำๆ เนื่องจากมอเตอร์ต้องทำงานที่สลลิปค่าสูง นอกจากนี้วิธีควบคุมเฟสของไฟไลน์นี้ จะทำให้เกิดอาร์โมนิกส์ขึ้นทั้งในเอซีไลน์และมอเตอร์เอง ทำให้เกิดการสูญเสียเพิ่มขึ้น อีกทั้งเพาเวอร์แฟคเตอร์ของระบบก็จะลดลงตามความเร็วของมอเตอร์ด้วย

จากข้อเสียที่ได้กล่าวมาแล้วทำให้การใช้งานของระบบควบคุมความเร็วโดยใช้การควบคุมแรงดันของสเตเตอร์ ถูกจำกัดอยู่เฉพาะในระบบที่มีขนาดเล็กและขนาดกลาง ซึ่งต้องการราคาถูกมากกว่าจะสนใจเรื่องประสิทธิภาพ และเพาเวอร์แฟคเตอร์โดยทั่วไปจะใช้กับโหลดที่ต้องการทอร์คสตาร์ทที่ต่ำ เช่น บลิ้ม หรือพัดลม ซึ่งมีทอร์คเพิ่มตามความเร็วกำลังสองและลักษณะของความเร็ว-ทอร์ค ดังกล่าวนี้อาจทำให้ระบบควบคุมแรงดันของสเตเตอร์มีเสถียรภาพมากขึ้นด้วย

### 2.3.2 การควบคุม Slip Power

การควบคุมความเร็วของอินดัคชั่นโดยการควบคุมสลลิปของโรเตอร์นั้นนอกจากจะทำโดยการควบคุมแรงดันของแหล่งจ่ายไฟแล้ว อาจจะทำได้โดยการควบคุมกำลังในโรเตอร์ของอินดัคชั่นมอเตอร์ซึ่งจะได้จากสมการซึ่งแสดงความสัมพันธ์ระหว่างกำลังออก ( $P_{mach}$ ) และกำลังสูญเสียในโรเตอร์ ( $P_r$ ) กับกำลังที่ส่งผ่านจากสเตเตอร์ไปยังโรเตอร์ (air-gap power,  $P_g$ ) ดังนี้คือ

$$P_{mach} = (1-s)P_g \quad [2.17]$$

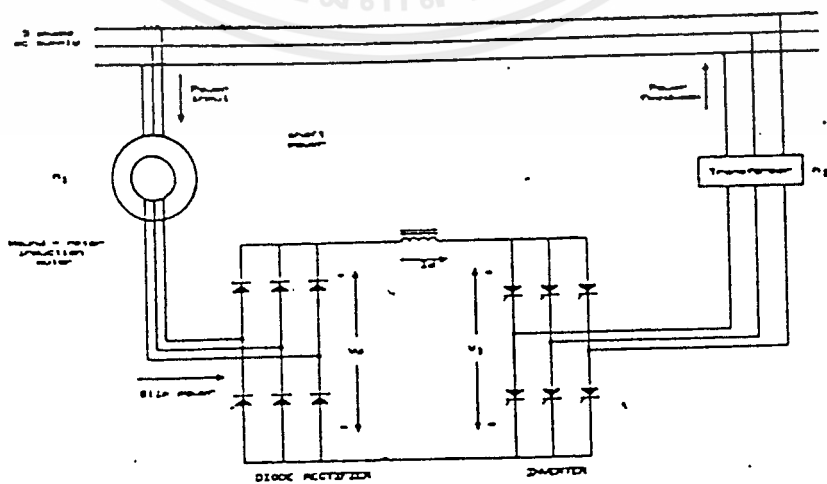
$$P_r = sP_g$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีข้อบกพร่องเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการแก้ไข

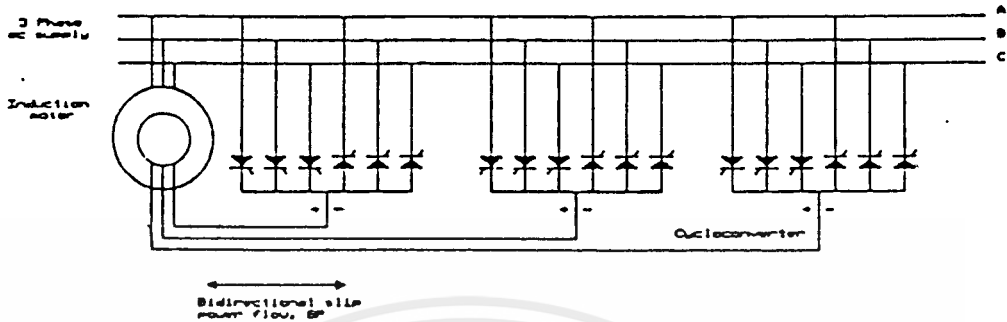
จากสมการเหล่านี้จะเห็นว่าถ้าสามารถควบคุมอัตราส่วนระหว่างกำลังสูญเสียในโรเตอร์กับกำลังออกของมอเตอร์ก็สามารถควบคุมสลิปของโรเตอร์ได้ เช่น ในกรณีของอินดัคชั่นมอเตอร์แบบขดลวดนั้น (Wound rotor induction motor) ควบคุมสลิปของโรเตอร์โดยการแปรค่าของความต้านทานที่ต่อเข้ากับวงจรของโรเตอร์การควบคุมความเร็วโดยวิธีนี้ ถึงแม้จะทำให้ยุ่งแต่จะมีข้อเสียในแง่ประสิทธิภาพของระบบ โดยเฉพาะที่ความเร็วต่ำๆ หรือที่สลิปค่าสูงๆ จะเห็นได้จากค่าของ rotor power ratio ซึ่งเป็นอัตราส่วนของกำลังออก ( $P_{\text{mach}}$ ) กับกำลังเข้าของโรเตอร์ ( $P_r$ ) ตามสมการที่ 2.20

$$\text{rotor power ratio} = [P_{\text{mach}} / P_r] = (1 - S) \quad [2.20]$$

การที่ประสิทธิภาพของมอเตอร์มีค่าต่ำในย่านความเร็วต่ำเนื่องจาก  $P_r$  เพิ่มขึ้นตามสลิป อย่างไรก็ตามที่ตามประสิทธิภาพของอินดัคชั่นมอเตอร์ที่ควบคุมความเร็วด้วยการควบคุม slip power นั้นสามารถปรับปรุงให้ดีขึ้นโดยการนำเอา slip power ไปใช้ให้เกิดประโยชน์แทนการเปลี่ยนเป็นความร้อนในความต้านทานของโรเตอร์ การควบคุมความเร็วของอินดัคชั่นมอเตอร์โดยการควบคุม slip power นั้นอาจจะทำได้โดยการแปลงไฟสลิปในโรเตอร์ที่มีความถี่เท่ากับความถี่ของสายส่งเพื่อนำไปใช้ประโยชน์ต่อไปซึ่งระบบดังกล่าวคือ ระบบเครเมอร์ (Kramer System) แสดงในรูปที่ 2.5 นอกจากนี้อาจจะควบคุม slip power โดยการใช้ไซโคลคอนเวอร์เตอร์ซึ่งสามารถส่งกำลังจากโรเตอร์กลับเข้าสายส่งหรือจ่ายพลังงานจากสายส่งเข้าไปในโรเตอร์ของมอเตอร์ทำให้สามารถควบคุมความเร็วของมอเตอร์ ทั้งในย่านความถี่ต่ำกว่าหรือสูงกว่าความเร็วซิงโครนัสได้ระบบดังกล่าวนี้คือ ระบบเชอร์เบียส (Scherbius System) ตามรูปที่ 2.6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้รูปที่ 2.5 แสดงระบบวงจรเครเมอร์ เอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แสดงวงจรเซอ์เบีส

2.3.3 การควบคุมด้วยไซโคลคอนเวอร์เตอร์

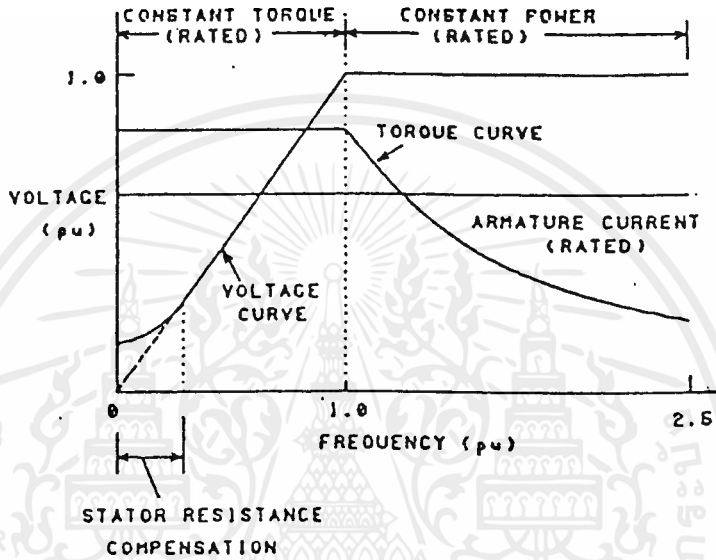
ไซโคลคอนเวอร์เตอร์ (Cyclo converter) เป็นวงจรที่ทำการเปลี่ยนความถี่ กล่าวคือ แปลงพลังงานไฟสลับที่ความถี่หนึ่งไปเป็นอีกความถี่หนึ่ง ที่ปรับค่าได้โดยตรง โดยไม่ผ่านดิซริลิ่งค์ โดยทั่วไป ความถี่ขาออกของไซโคลคอนเวอร์เตอร์จะต่ำกว่าความถี่ขาเข้า คือ อยู่ในย่าน 0 Hz ถึง 1/3 ของความถี่ขาเข้า แต่ก็ยังมีวงจรแปลงความถี่โดยตรงที่ให้ความถี่ขาออกสูงกว่าความถี่ขาเข้า ส่วนใหญ่ไซโคลคอนเวอร์เตอร์ในการขับเคลื่อนมอเตอร์ที่มีความเร็วต่ำ และขนาดกำลังมอเตอร์ขนาดใหญ่ ความถี่ขาออกของไซโคลคอนเวอร์เตอร์อาจแปลงได้ โดยใช้เทคนิคของการควบคุมเฟส

ข้อเสียของไซโคลคอนเวอร์เตอร์ ก็คือแปรรความถี่ในย่านที่จำกัด ตัวประกอบกำลัง (power factor) ที่ขาเข้ามีค่าต่ำ และแรงดันขาออกมีอาร์โมนิกส์สูง ข้อดีที่สำคัญของไซโคลคอนเวอร์เตอร์ก็คือ

- ประสิทธิภาพดีขึ้น เนื่องจากไม่มีดิซริลิ่งค์
- สามารถควบคุมองค์ประกอบหลักมูลของแรงดันขาออกภายในไซโคลคอนเวอร์เตอร์
- สามารถใช้การสับเปลี่ยนการนำกระแสโดยไลน์คอมมิวเตท (line commutation) ซึ่งซับซ้อนน้อยกว่าการสับเปลี่ยนการนำกระแสแบบบังคับ (forced commutation)

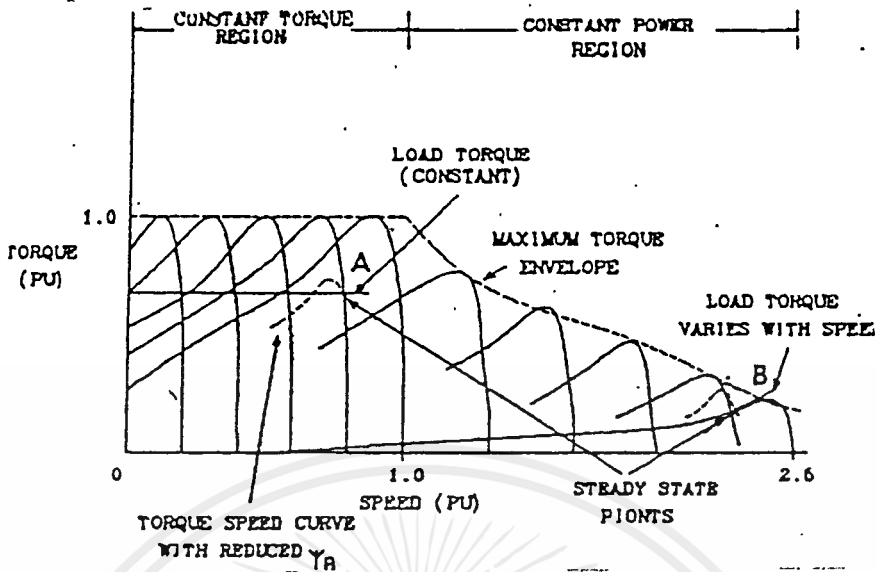
2.3.4 การควบคุมด้วยการเปลี่ยนแรงดันและความถี่ (Variable Voltage, Variable frequency) หรือ VVVF

เทคนิคนี้เป็นที่รู้จักกันดี และเป็นเทคนิคที่เหมาะสมที่สุดสำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งใช้อินเวอร์เตอร์ขับเคลื่อนเพื่อที่จะให้ได้แรงดันและความถี่ทางด้านเอาต์พุตเป็นไปตามที่ต้องการของหลักการควบคุมความเร็วรอบของมอเตอร์ แสดงในรูปที่ 2.7



รูปที่ 2.7 แสดงการเปลี่ยนแปลงของแรงดัน, ทอร์ค, กระแสสเตเตอร์กับความถี่

ชนิดมอเตอร์ที่ใช้จะต้องมีคุณสมบัติ slip ต่ำซึ่งจะเป็นการเพิ่มประสิทธิภาพและความเร็วมอเตอร์จะเปลี่ยนตามการเปลี่ยนความเร็วเชิงโคโรนัล ของสนามแม่เหล็กในช่องอากาศอยู่ระหว่างส่วนสเตเตอร์และโรเตอร์ การที่จะเปลี่ยนความเร็วเชิงโคโรนัลได้นี้สามารถทำได้โดยการแปรเปลี่ยนความถี่ของอินเวอร์เตอร์ ซึ่งลักษณะการควบคุมความถี่นั้นจะคล้ายกับการควบคุมดีซีมอเตอร์ กล่าวคือ เมื่อต้องการเพิ่มความเร็วของอินดัคชั่นมอเตอร์ทำได้โดยการเพิ่มความถี่ของแรงดันออกของอินเวอร์เตอร์ แต่การเพิ่มความถี่อย่างเดียวจะทำให้แอร์แก๊ปฟลักซ์ของมอเตอร์ลดลง เนื่องจากการลดลงของ magnetizing current อันเป็นผลเนื่องมาจากการเพิ่มของ magnetizing reactance ซึ่งเมื่อ air-gap flux ลดลงจะทำให้ทอร์คสูงสุดของมอเตอร์ลดลงเพื่อที่จะรักษาลักษณะในแอร์แก๊ป และทอร์คสูงสุดให้คงที่จำเป็นต้องเพิ่มแรงดันออกของอินเวอร์เตอร์ตามความถี่ คือ รักษาอัตราส่วนของแรงดันออก (V) ต่อความถี่ (f) หรือ  $v/f$  ให้คงที่จะทำให้ทอร์คคงที่ เช่นเดียวกับในการควบคุมดีซีมอเตอร์ ที่ควบคุมแรงดันอาร์เมเจอร์ และรักษาสถาณแม่เหล็กให้คงที่ ทำให้อินดัคชั่นมอเตอร์มีลักษณะเป็นการขับเคลื่อนที่ให้ทอร์คคงที่การควบคุมให้อินดัคชั่นมอเตอร์มีทอร์คสูงสุดที่จะทำได้ในย่านความเร็วที่ต่ำกว่าความเร็วกำหนด (base speed) หรือความถี่ต่ำกว่า base frequency (p.u.) ดังแสดงในรูปที่ 2.8



รูปที่ 2.8 แสดง Speed-torque Curve ของมอเตอร์เมื่อใช้วิธีการควบคุม VVVF

ในย่านความถี่ต่ำๆ การรักษาให้  $v/f$  คงที่จะไม่เป็นการเพียงพอที่จะทำให้ทอร์คสูงสุดมีค่าคงที่ ทั้งนี้เพราะที่ความถี่ต่ำๆ magnetizing current ไม่ได้ขึ้นอยู่กับ magnetizing reactance เพียงอย่างเดียว เนื่องจากความต้านทานของสเตเตอร์จะมีค่าใกล้เคียงกับ magnetizing reactance ดังนั้น จะต้องเพิ่มแรงดันที่จ่ายให้กับสเตเตอร์ของอินดัคชั่นมอเตอร์ เพื่อชดเชยแรงดันที่ตกคร่อมความต้านทานของสเตเตอร์ ทำให้การเปลี่ยนแปลงแรงดันกับความถี่ เป็นไปตามเส้นทึบของกราฟรูปที่ 2.7 แทนการเปลี่ยนแปลงตามเส้นประซึ่งเป็นกราฟ  $v/f$  มีค่าคงที่

ส่วนในย่านที่ความเร็วสูงกว่า base speed ไม่สามารถรักษาทอร์คได้คงที่ เนื่องจากจะทำให้มอเตอร์ overload ซึ่งจะทำให้มอเตอร์เสียหายได้ ดังนั้น จึงรักษาแรงดันให้คงที่ที่กำหนดซึ่งจะทำให้ทอร์คสูงสุดลดลง เนื่องจากการลดลงของ air gap flux ของอินดัคชั่นมอเตอร์ดังแสดงในรูปที่ 2.7 การควบคุมความเร็วในย่านนี้กำลังออกสูงสุดของอินดัคชั่นมอเตอร์ จะมีค่าคงที่ เช่นเดียวกับดีซีมอเตอร์ ด้วยการลดความเข้มของสนามแม่เหล็กเรียกเป็นการทำงานให้ constant power region หรือ field weakening region ดังในรูปที่ 2.7 ซึ่งเป็นทอร์คความเร็วเคิฟของอินดัคชั่นมอเตอร์ สำหรับแรงดันและความถี่ เห็นได้ว่าจุดทำงานจะอยู่ที่จุดตัดระหว่าง torque-speed curve ของอินดัคชั่นมอเตอร์กับทอร์คโหลด จุด A เป็นจุดทำงานกรณี load torque มีค่าคงที่ ในขณะที่จุด B เป็นจุดทำงานในกรณีที่ load torque แปรกับความถี่ เนื่องจากการควบคุมความเร็วของอินดัคชั่นมอเตอร์โดย

เอกลีกรับผิดชอบการพิมพ์และจัดจำหน่ายเอกสารนี้โดยไม่คิดค่าลิขสิทธิ์หรือค่าพิมพ์ใดๆทั้งสิ้น หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูงและขอสงวนสิทธิ์ในเนื้อหาเอกสารทุกครั้งที่มีการนำไปใช้

วิธีนี้จะเป็นการแปรทั้งความถี่และแรงดันจึง เรียกว่าการควบคุมนี้ว่า Variable voltage variable frequency drive (VVVF) การควบคุมอินดักชั่นมอเตอร์โดยวิธี VVVF นี้จะทำให้สามารถเร่งเครื่อง จากความเร็วเป็นศูนย์ไปสู่ความเร็วที่ต้องการโดยมีทอร์คสูงสุดได้ และสามารถควบคุมให้เข้าสู่สภาวะอยู่ คงตัว (steady state) นอกจากนี้ในตอนที่ต้องการหยุดอินดักชั่นมอเตอร์ อาจจะควบคุมให้สลิบมีค่าเป็น ลบซึ่งจะทำให้อินดักชั่นมอเตอร์ทำงานเป็น induction generator เปลี่ยนพลังงานกลเป็นพลังงานไฟฟ้าป้อนกลับเข้าไปยังอินเวอร์เตอร์ ถ้ามีการสลายพลังงานนี้ทิ้งไปที่ตัวต้านทานเรียกว่า dynamic braking หรือถ้าป้อนกลับเข้า AC line จะเป็น regenerative braking ซึ่งทำได้ยากกว่า

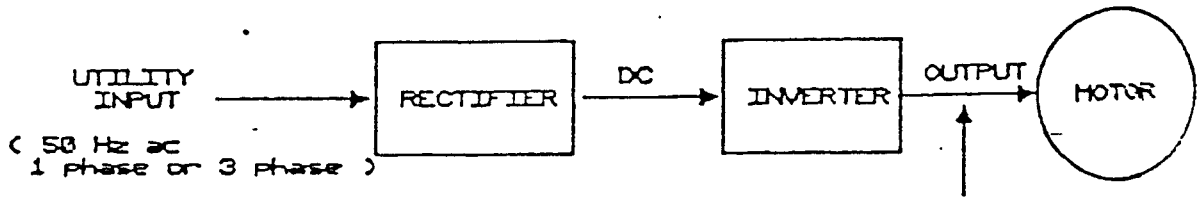
เนื่องจากแรงดันเอาต์พุทของอินเวอร์เตอร์ ที่ใช้ในการขับเคลื่อนมอเตอร์ไม่ได้เป็นรูปไซน์ ดังนั้นมอเตอร์จะได้รับแรงดันฮาร์โมนิกส์ ซึ่งจะทำให้เกิดสนามแม่เหล็กหมุนใน air gap ด้วยความเร็วที่สูงกว่าสนามแม่เหล็ก เนื่องจากความถี่พื้นฐาน (fundamental frequency) มาก ดังนั้นกระแสที่เกิดเนื่องจากฮาร์โมนิกส์ จะไม่ขึ้นกับสลิบของมอเตอร์ ทำให้กระแสเนื่องจากแรงดันฮาร์โมนิกอาจจะมีค่ามากกว่ากระแสขององค์ประกอบมูลฐาน (fundamental component) เมื่อมอเตอร์มีโหลดน้อยๆ ทำให้กระแสของมอเตอร์มากขึ้น ดังนั้น เราจำเป็นต้องนำมาพิจารณาในการเลือกขนาดของมอเตอร์ด้วย นอกจากนี้สนามแม่เหล็กที่เกิดจากแรงดันฮาร์โมนิกส์ที่อาจจะหมุนไปทางเดียวกัน หรือสวนทางกับ fundamental air gap flux จะทำให้เกิดทอร์คขึ้น ซึ่งโดยทั่วไปจะถูกกรองออกไปเนื่องจากความเฉื่อย (inertia) ของระบบ แต่ถ้าความถี่ของทอร์คที่เกิดขึ้น มีค่าใกล้เคียงกับความถี่เรโซแนนซ์ (resonance) ของระบบเชิงกลอาจจะทำให้เกิด hunting อันจะเป็นผลเสียต่อระบบได้

#### 2.4 อินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ

อินเวอร์เตอร์ที่ใช้ในงานการควบคุมมอเตอร์เหนี่ยวนำ จะต้องสามารถเปลี่ยนแปลงแรงดันและความถี่ได้ซึ่งจะทำหน้าที่เชื่อมโยงระหว่างระบบจ่ายไฟ (Utility Power System) และมอเตอร์ ดังนั้นอินเวอร์เตอร์ที่ดีต้องมีคุณสมบัติพื้นฐานที่สอดคล้องกับความต้องการของมอเตอร์ดังต่อไปนี้

1. สามารถที่จะปรับความถี่ได้ เป็นสัดส่วนกับความเร็วรอบที่ต้องการ
2. สามารถปรับแรงดันเอาต์พุทเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ ( $v/f$ ) ให้คงที่ตลอดช่วงแรงบิดคงที่ตามต้องการ
3. สามารถจ่ายกระแสได้เต็มพิกัดที่ความถี่ใดๆ ซึ่งอยู่ในช่วงทอร์คคงที่ที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงบล็อกโตอะแกรมของระบบอินเวอร์เตอร์เพื่อการขับนำมอเตอร์เหนี่ยวนำ

ในรูปที่ 2.9 แสดงหลักการพื้นฐานซึ่งแหล่งจ่ายไฟเข้า เอซี จะถูกเปลี่ยนเป็นแรงดันดีซีโดยใช้เร็คติไฟเออร์ที่สามารถควบคุมแรงดันได้ หรือควบคุมไม่ได้ก็ได้ (Controlled or Uncontrolled rectifier) และอินเวอร์เตอร์จะทำหน้าที่เปลี่ยนแรงดันไฟ ดีซี ให้เป็นเอซี ที่สามารถเปลี่ยนแรงดันและความถี่ได้ โดยทั่วไประบบอินเวอร์เตอร์สามารถจำแนกออกตามชนิดของอินเวอร์เตอร์ได้เป็น 2 แบบใหญ่ๆ คือ

1. อินเวอร์เตอร์แบบจ่ายแรงดัน (Voltage-Source Inverter): VSI
2. อินเวอร์เตอร์แบบจ่ายกระแส (Current-Source Inverter): CSI

โดยอินเวอร์เตอร์ทั้งสองแบบนี้จะให้คุณสมบัติ และลักษณะของรูปคลื่นของแรงดัน และกระแสที่แตกต่างกันและเหมาะสมกับการใช้งานที่แตกต่างกันออกไปด้วย

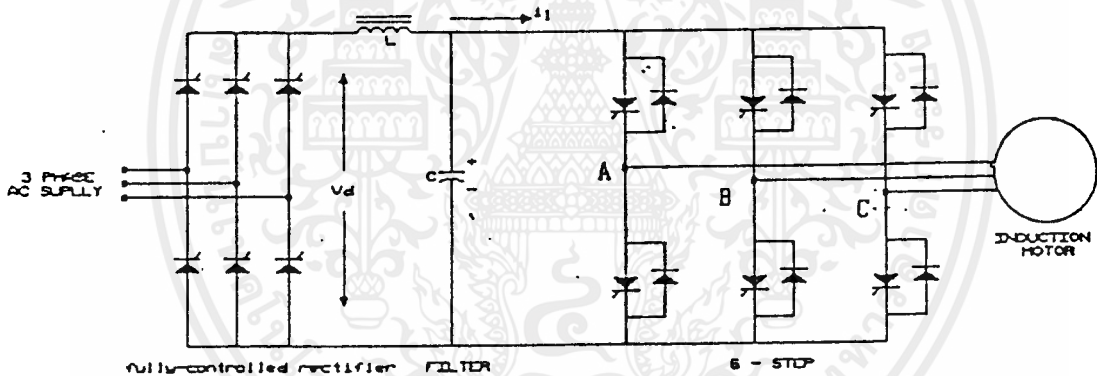
#### 2.4.1 Voltage Source Inverter Drives

โครงสร้างแรงดันดีซีซึ่งมีขนาด filter capacitor  $C$  ที่มีค่ามาก อาจกล่าวได้ว่าแรงดันอินพุทของอินเวอร์เตอร์มีค่าคงที่ ทำให้แรงดันเอาท์พุทของอินเวอร์เตอร์คงที่ไม่ขึ้นอยู่กับการโหลด และโดยทั่วไปแบ่งออกได้เป็นสองชนิดด้วยกันคือ 6-step อินเวอร์เตอร์ และ PWM อินเวอร์เตอร์ ข้อดีของโวลต์เตจซอร์สอินเวอร์เตอร์สามารถควบคุมแรงดันและความถี่ได้ง่าย ปรับความถี่ได้ในย่านกว้างและใช้ได้กับมอเตอร์หลายๆตัวที่ทำงานพร้อมๆ กันส่วนข้อเสียมักมีปัญหาในเรื่องลัดวงจร (shoot through) ของอุปกรณ์สวิตชิ่งภายในกึ่งเดียวกันของอินเวอร์เตอร์ ในทางปฏิบัติใช้วงจรลัดเอาท์ที่มีการสร้างเดดไทม์ (dead time) เป็นส่วนช่วยในการป้องกัน

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือมีการใช้ในทางการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

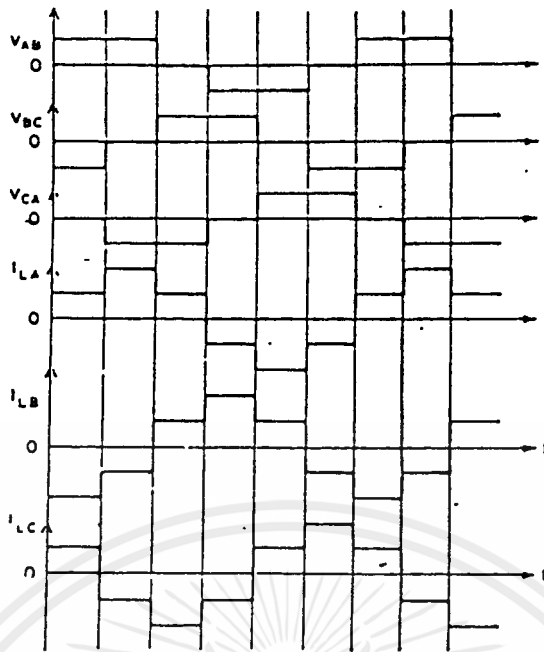
- 6-step อินเวอร์เตอร์

6-step อินเวอร์เตอร์สามารถควบคุมจ่ายแรงดันเอาต์พุตที่ปรับเปลี่ยนความถี่ได้ จากรูปที่ 2.10(a) จะมีการควบคุมแรงดันเอาต์พุตที่ส่วนของดีซีลิงค์ซึ่งใช้ fully-controlled rectifier และจะมีการควบคุมความถี่ของเอาต์พุตที่อินเวอร์เตอร์ แรงดันโวลต์ทางด้านเอาต์พุตที่ได้ จะมีรูปร่างเป็นคลื่นกึ่งสแควร์ (quasi-square) ส่วนแรงดันเฟสจะมีรูปคลื่นเป็น 6-step ดังแสดงใน รูปที่ 2.10 (b) อุปกรณ์สวิตช์ในแต่ละตัวในอินเวอร์เตอร์จะมีการสวิตช์เพียง 2 ครั้งในหนึ่งคาบ ความถี่ของแรงดันมูลฐาน และเนื่องจากว่าต้องมีการควบคุมแรงดันดีซีลิงค์โดยใช้เรกติไฟเออร์ที่มีไทรส เตอร์เป็นอุปกรณ์ตัดต่อโซลิตสเทท โดยการควบคุมแรงดันดีซีลิงค์โดยใช้เรกติไฟเออร์เป็นอุปกรณ์ตัดต่อ โซลิตสเทท โดยการควบคุมเฟสทำให้เพาเวอร์แฟกเตอร์ทางด้านอินพุตมีค่าต่ำซึ่งเป็นข้อเสีย เราสามารถแก้ไขได้โดยเปลี่ยนมาใช้ dc/dc คอนเวอร์เตอร์ที่เป็นชอปเปอร์ควบคุมทำให้ค่าเพาเวอร์แฟกเตอร์ ดีขึ้นได้



รูปที่ 2.10 (a) แสดงวงจรกำลังของ 6-step อินเวอร์เตอร์

โดยปกติ Voltage fed drives ชนิด 6-step นี้ใช้กับมอเตอร์ขนาดกำลังต่ำไปจนถึงขนาด ปานกลางและจะใช้ได้ดีในช่วงความถี่ของอินเวอร์เตอร์สูงจะไม่มีปัญหาของการ switching loss แต่อย่างไรก็ตามลักษณะการควบคุมเพื่อที่จะให้  $v/f$  คงที่ จะต้องควบคุมวงจรกำลัง 2 ส่วน คือในส่วน ของดีซีลิงค์ และอินเวอร์เตอร์ทำให้ระบบซับซ้อนและยุ่งยากทำให้เสถียรภาพของระบบต่ำลง



รูปที่ 2.10 (b) แสดงรูปคลื่นทางด้านเอาต์พุตของ 6-step อินเวอร์เตอร์  
-PWM อินเวอร์เตอร์

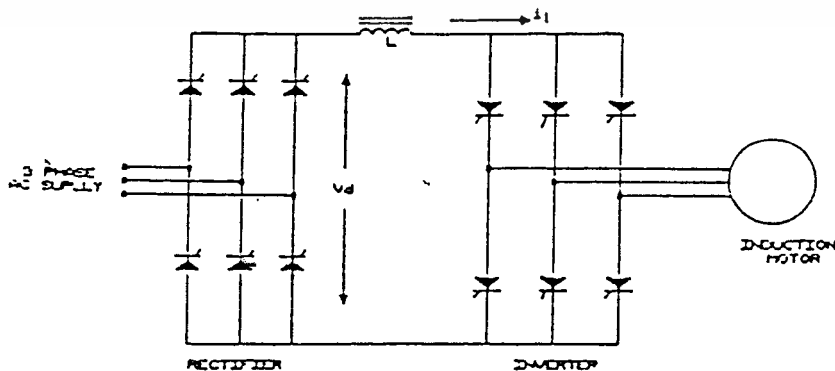
โครงสร้างของ PWM อินเวอร์เตอร์ในส่วนองแรงดันดิซิงค์สามารถใช้รีคตไฟเออร์ที่เป็นไดโอด ทำให้แรงดันของดิซิงค์มีค่าคงที่ซึ่งไม่อาจสามารถควบคุมแรงดันดิซิงค์ได้ ทำให้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุตขึ้นและลดขนาด LC ฟิลเตอร์ให้เล็กลง ดังนั้นความถี่และแรงดันเอาต์พุตองแรงดันมูลฐานสามารถควบคุมโดยใช้เทคนิคของ PWM ซึ่งอยู่ในส่วนองอินเวอร์เตอร์ เทคนิค PWM นี้จะให้แรงดันเอาต์พุตที่มีองค์ประกอบฮาร์โมนิกส์อันดับต่ำน้อยลงแต่จำนวนครั้งองการสวิทชิงสูงขึ้นดังนั้นจึงมีปัญหาการกระเพื่อมของทอร์คสำหรับเทคนิคองการสร้างแพทเทิร์น การสวิทชิงอง PWM จะได้กล่าวอย่างละเอียดในหัวข้อ 2.5

ถึงแม้ว่า PWM อินเวอร์เตอร์ลดการสูญเสียของมอเตอร์เนื่องจากผลของฮาร์โมนิกก็ตาม แต่ประสิทธิภาพของอินเวอร์เตอร์ค่อนข้างจะต่ำลง เพราะผลของจำนวนสวิตช์ที่สูงขึ้น ดังนั้นในการออกแบบที่ดี ควรจะคำนึงถึงความถี่การสวิตช์ควรจะเพิ่มขึ้นในค่าที่ยอมรับได้ของอุปกรณ์สวิตช์ซึ่ง เพื่อที่จะรักษาความสัมพันธ์ระหว่างการสูญเสียของอินเวอร์เตอร์ที่สูงขึ้นกับการลดลงของการสูญเสียในแมชชีน

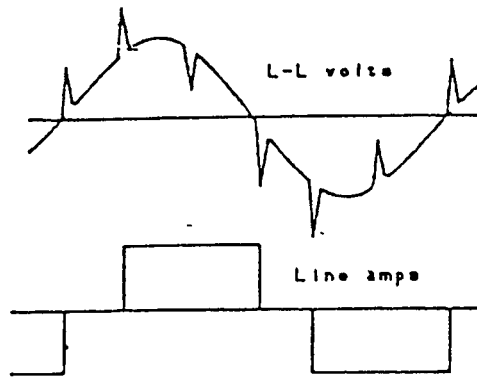
#### 2.2.4 Current Source Inverter

วงจรกำลังของ current source อินเวอร์เตอร์แสดงในรูปที่ 2.12(a) จะประกอบด้วยไทรสเตอร์เรกติไฟเออร์ ที่สามารถควบคุมได้โดยการควบคุมเฟสของเอซีไลน์ และยังมีอินดักเตอร์ขนาดใหญ่ต่ออนุกรมอยู่ แต่ไม่มีตัวเก็บประจุต่อขนานอยู่ด้วยเพื่อสร้างแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ ซึ่งเป็นข้อแตกต่างของโครงสร้างทางวงจรจากโวลต์เตจซอร์สอินเวอร์เตอร์ อย่างไรก็ตาม อาจใช้ไดโอดเรกติไฟเออร์กับดีซีชี้อุปเปอร์เพื่อทำหน้าที่ควบคุมกระแสได้เหมือนกัน ในส่วนของอินเวอร์เตอร์จะมีไทรสเตอร์เพื่อทำหน้าที่ควบคุมกระแสที่สามารถเปลี่ยนความถี่ได้เพื่อจ่ายให้กับแมชชีน รูปร่างของกระแสที่จ่ายออกทางด้านเอาต์พุตขึ้นอยู่กับแพทเทิร์นของการควบคุมที่อินเวอร์เตอร์อาจจะเป็น 6-step หรือ PWM ก็ได้ แต่ลักษณะของแรงดันทางด้านเอาต์พุตจะมีรูปร่างเข้าใกล้รูปไซน์ (ซึ่งเป็นข้อแตกต่างจากโวลต์เตจซอร์สในเรื่องของรูปคลื่น) นอกจากนี้ แรงดันทางด้านเอาต์พุตยังเกิดสไปค์เนื่องจากคอมมิวเตตติ้งแสดงในรูปที่ 2.12 (b)

สำหรับรูปคลื่นกระแส 6-step ที่เกิดใน current fed inverter นี้อาจเป็นปัญหาของความร้อนเนื่องจากฮาร์โมนิกส์ และการออสซิลเลตของทอร์คในขณะทำงานที่ความเร็วรอบต่ำ การกระเพื่อมของทอร์ค (torque pulsation) นี้สามารถที่จะลดให้น้อยลงได้โดยการใช้เทคนิค PWM ถ้าเป็นแมชชีนขนาดกำลังสูงๆ อาจใช้อินเวอร์เตอร์สองตัว ที่มีเฟสเฟ้นที่สามารถสร้าง รูปกระแส 12-step ได้ซึ่งผลของฮาร์โมนิกส์และการกระเพื่อมของทอร์คของ 12-step อินเวอร์เตอร์นี้จะลดลงไปมากเมื่อเทียบกับ 6-step



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งรูปที่ 2.12 (a) วงจรกำลังของ Current Source Inverter



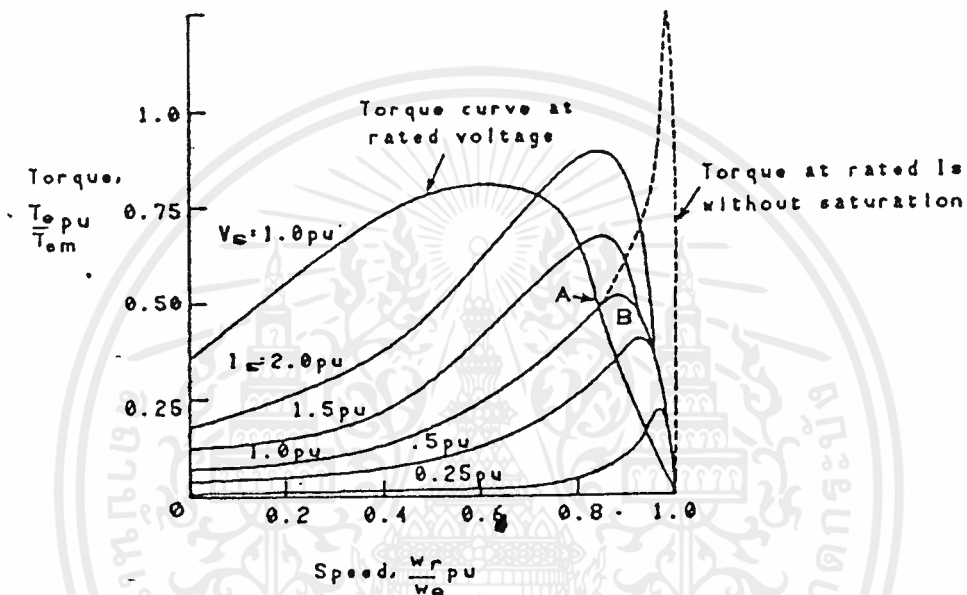
รูปที่ 2.12 (b) แสดงแรงดันและกระแสทางด้านเอาต์พุต

current fed inverter drive มีข้อดีหลายๆ อย่างซึ่งสามารถสรุปได้ดังนี้วงจรกำลังจะใหญ่และไว้วางใจได้ดี และไม่มีโอกาสที่จะมีการ shoot through อย่างเช่นใน voltage fed inverter อินเวอร์เตอร์สามารถฟื้นคืนจากการล้มเหลวของ commutation ของไทรสเตอร์ได้ กระแสฟลลท์ที่เกิดขึ้นในอินเวอร์เตอร์จะเพิ่มขึ้นจากการล้มเหลวของ commutation ของไทรสเตอร์ได้ กระแสฟลลท์ที่เกิดขึ้นในอินเวอร์เตอร์จะเพิ่มขึ้นอย่างช้าๆ ซึ่งสามารถเคลียร์ โดยการลดสัญญาณเกทของเร็คติไฟเออร์ได้ นอกจากนี้จำนวนคอมโพเนนท์ในอินเวอร์เตอร์ยิ่งน้อย จะทำให้การสูญเสียเนื่องจากการคอมมิวเตทค่อนข้างต่ำลง เพราะเนื่องจากการควบคุมไทรสเตอร์เพียงหกตัวทำให้วงจรควบคุมง่ายและมีเสถียรภาพมากขึ้น อินเวอร์เตอร์สามารถออกแบบให้ใช้ไทรสเตอร์เพียงหกตัวทำให้วงจรควบคุมง่ายและมีเสถียรภาพมากขึ้น อินเวอร์เตอร์สามารถออกแบบให้ใช้ไทรสเตอร์ที่มีเกรด low speed ในส่วนของเร็คติไฟเออร์ได้ลักษณะที่สำคัญอย่างหนึ่งของ current fed inverter คือ การทำงานในโหมดของรีเจนเนเรทีฟ (regenerative) โดยแมชชีนจะทำหน้าที่เป็น generator ที่มี slip เป็นลบ และมุมจุดชนวน ของไทรสเตอร์อินเวอร์เตอร์จะปรับค่า เพื่อให้แรงดันอินพุต  $V_u$  กลับหัว ขณะที่กระแส  $I_u$  ยังคงมีทิศทางเดิมอยู่ แรงดันเร็คติไฟเออร์  $V_d$  จะกลับทิศโดยการหน่วงมุมจุดชนวน ดังนั้นจึงมี กำลังไฟฟ้าเข้ามายัง source

ถึงแม้ว่าจะมีข้อดีมากมายที่ได้กล่าวมาแล้วสำหรับ current fed inverter แต่ก็ยังมีข้อจำกัดอีกมากคือ ช่วงความถี่ของอินเวอร์เตอร์ที่สามารถปรับได้ค่อนข้างต่ำ และไม่สามารถทำงานได้ที่สภาวะไร้อโหลด ซึ่งต้องมีกระแสไหลอย่างน้อยที่สุดที่จะทำให้มีการคอมมิวเตทในอินเวอร์เตอร์ได้และนอกจากนี้ขนาดของ dc link inductance และตัวเก็บประจุของการคอมมิวเตทจะใหญ่ทำให้อินเวอร์เตอร์แบบนี้ค่อนข้างใหญ่ เทอะทะราคาแพง การคอมมิวเตทจะขึ้นอยู่กับค่าชั้บทรานเซียนซ์ inductance ของแมชชีนซึ่งเป็นการเพิ่มค่า transient over voltage ที่เทอร์มินอลของแมชชีนได้ การตอบสนองของ

drive นี้ค่อนข้างช้าและมีแนวโน้มที่จะมีปัญหของการเสถียรภาพที่ light load และสภาวะความเร็วรอบสูง current fed inverter นี้จะใช้ได้ในมอเตอร์เพียงกึ่งเดียว และมีขนาดกำลังปานกลางไปจนถึงขนาดกำลังสูง ถ้านำไปใช้กับมอเตอร์หลายๆ ตัวจะมีปัญหา

ในรูปที่ 2.13 ลักษณะคุณสมบัติ torque-speed ของ IM ที่ขับเคลื่อนโดย current fed inverter สำหรับกระแส  $I_s$  ต่างๆกันโดยค่าความถี่มีค่าคงที่จะเป็นได้ว่าแรงบิดของ IM



รูปที่ 2.13 แสดง Torque-speed curves ที่มีการเปลี่ยนแปลงกระแสที่ stator

ในตอนเริ่มเดินเครื่องจะมีค่าต่ำมากเมื่อเทียบกับการขับเคลื่อนโดยใช้ voltage fed inverter ทั้งนี้เพราะที่ความเร็วต่ำๆ โรเตอร์อิมพีแดนซ์จะมีค่าต่ำทำให้แรงดันของมอเตอร์ต่ำ เมื่อแรงดันเข้ามอเตอร์น้อย air gap flux จะมีค่าน้อย ดังนั้นแรงบิดของ IM เพิ่มขึ้น แรงดันเข้าของมอเตอร์จะเพิ่มขึ้นทำให้ air gap flux และแรงบิดเพิ่มขึ้นตาม ถ้าแกนเหล็กของมอเตอร์ไม่อิ่มตัวทอร์คของมอเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว เมื่อความเร็วเข้าใกล้ความเร็วซิงโครนัส จากนั้นก็จะลดลงด้วยสโลปที่ชันมาก และมีค่าเป็นศูนย์เมื่อความเร็วเท่ากับความเร็วซิงโครนัส ตามเส้นกราฟที่เป็นเส้นประ อย่างไรก็ตาม เนื่องจากจะมีการอิ่มตัวของแกนเหล็กของมอเตอร์ ทำให้ทอร์คของมอเตอร์จะแปรตามความเร็วตามกราฟที่เป็นเส้นทึบ เราจะสามารถควบคุมให้มอเตอร์ทำงานในช่วงที่ torque-speed curve ของมอเตอร์มีสโลปเป็นบวกตามแนวที่เป็นจุดตัด ระหว่างลักษณะสมบัติของ voltage fed และ current fed inverter (A) หรืออาจควบคุมให้มอเตอร์มีสโลปเป็นลบ (B) การทำงานในบริเวณค่าสโลปเป็นบวกจะมีสลิปสูงทำให้ rotor current และ rotor loss มากกว่าแต่ air gap flux จะไม่อิ่มตัว และ magnetizing current จะมีค่าเท่ากับค่าที่กำหนดแต่ถ้ามอเตอร์ทำงานใน

บริเวณที่มีสลิปเป็นลบ rotor current จะมีค่าน้อย แต่เนื่องจากแกนเหล็กของมอเตอร์จะเริ่มอิ่มตัว ดังนั้น magnetizing current และ Iron loss ซึ่งมีค่ามากกว่าที่จุด A ทำให้มอเตอร์ร้อน ดังนั้น เราจึงมักจะให้มอเตอร์ทำงานในบริเวณที่สลิปเป็นบวก แต่เนื่องจากในบริเวณดังกล่าวมอเตอร์จะไม่มีเสถียรภาพ ดังนั้นเราจึงมักจะให้มอเตอร์ทำงานในระแวกที่มีสลิปเป็นบวก แต่เนื่องจากในบริเวณดังกล่าวมอเตอร์จะไม่มีเสถียรภาพ ดังนั้นเราจึงจำเป็นต้องมีการควบคุมการป้อนกลับเพื่อรักษาให้ air gap flux คงที่ ซึ่งทำได้โดยการควบคุมกระแสและสลิปของมอเตอร์ เพื่อให้จุดทำงานของมอเตอร์ที่ขับเคลื่อนด้วย current fed inverter แปรไปตาม torque-speed curve ที่มีสลิปเป็นลบของมอเตอร์ที่ขับเคลื่อนด้วย voltage fed อินเวอร์เตอร์ หรือกล่าวอีกนัยหนึ่งก็คือเราจะควบคุมให้ IM ที่ขับเคลื่อนด้วย current fed inverter ทำงานใน constant air gap flux mode

## 2.5 เทคนิคการสร้าง PWM แบบต่างๆสำหรับ อินเวอร์เตอร์

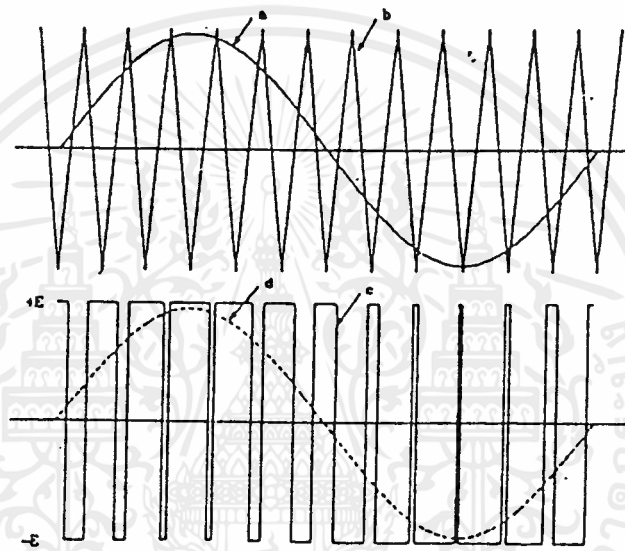
ตามที่ได้กล่าวมาแล้ว 6-step อินเวอร์เตอร์ นั้นเหมาะสำหรับช่วงความถี่ของอินเวอร์เตอร์มีค่าสูง เพราะสัญญาณควบคุมค่อนข้างง่ายและการสูญเสียของการสวิตซ์ซึ่งต่ำ เนื่องจากจำนวนครั้งของการสวิตซ์ต่อหนึ่งไซเคิลของความถี่มูลฐานมีค่าต่ำแต่ปัญหาที่พบในอินเวอร์เตอร์ชนิดนี้ คือผลของฮาร์โมนิกส์จะมีผลต่อการสูญเสียในแมชชีน และการกระเพื่อมของทอร์คที่ความถี่ของอินเวอร์เตอร์มีค่าต่ำๆ นอกจากนี้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุทจะมีค่าต่ำ เนื่องจากการใช้เรกติไฟเออร์ที่มีการควบคุมแบบเลื่อนเฟส และปัญหาการเสถียรภาพจะมีมากขึ้นที่ความเร็วรอบมอเตอร์ต่ำ เนื่องจาก LC ฟิลเตอร์ใน ดีซีลิงค์

จากปัญหาเหล่านี้สามารถที่จะแก้ไขได้โดยการใช้ PWM อินเวอร์เตอร์ ซึ่งดีซีลิงค์ได้จากเรกติไฟเออร์ที่เป็นบริดจ์ไดโอดและ LC ฟิลเตอร์ ดังนั้นแรงดันและความถี่ขององค์ประกอบมูลฐานจะถูกควบคุมโดยวงจรอิเล็กทรอนิกส์อยู่ในอินเวอร์เตอร์ โดยสร้างเป็นพัลส์วิดท์หลายๆ พัลส์ โครงสร้างของ PWM อินเวอร์เตอร์ แสดงได้ในรูปที่ 2.11 แต่อุปกรณ์สวิตซ์จะถูกสวิตซ์ให้ออนและ ออฟเป็นจำนวนหลายๆ ครั้งในหนึ่งไซเคิลของการควบคุมแรงดัน ดังนั้นองค์ประกอบของฮาร์โมนิกส์อันดับต่ำจึงไม่เกิดขึ้นเทคนิคของ PWM ทั่วๆไปสามารถแยกได้ดังนี้

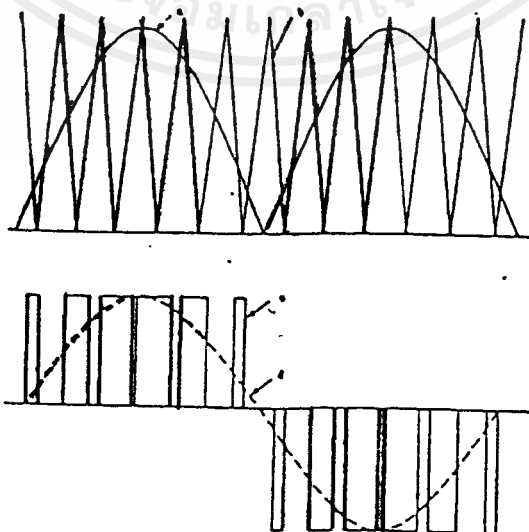
### 2.5.1 Sinusoidal Pulse Width Modulation (SPWM)

เป็นเทคนิคที่นิยมใช้ในโรงงานอุตสาหกรรมสามารถสร้างได้โดยการใช้วงจรอิเล็กทรอนิกส์ ซึ่งเป็นวิธีที่สะดวกที่สุดหรืออาจใช้วิธีไมโครโปรเซสเซอร์โดยโปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณสถานะสวิตซ์ซึ่งเป็นวิธีที่แน่นอน หลักการของ Natural Sampled PWM จะใช้คลื่นพาหะเป็นรูปสามเหลี่ยมนำมา

เปรียบเทียบกับสัญญาณรูปซายน์ ซึ่งเป็นสัญญาณเมื่อคูณเลตที่มีความถี่เท่ากับความถี่มูลฐานของการเปรียบเทียบ จะเกิดจุดตัดกันของรูปคลื่นทั้งสองนำมากำหนดเป็นสัญญาณการสวิตช์ของอุปกรณ์สวิตซ์ซึ่งในวงจรหลักของอินเวอร์เตอร์ ในรูปที่ 2.14(a) เป็นลักษณะของ NS PWM ชนิด 2 ระดับ ซึ่งเป็นรูปคลื่นที่มีการสวิตช์ 2 ระดับคือ  $+E$  และ  $-E$  และลักษณะของ NS PWM ชนิด 3 ระดับ ซึ่งเป็นรูปคลื่นที่มีการสวิตช์ 3 ระดับ คือ  $+E, 0$  และ  $-E$  ซึ่ง PWM ชนิด 3 ระดับขนาดของอาร์โมนิคส์อันดับต่ำจะมีค่าน้อยกว่าชนิด 2 ระดับสำหรับคลื่นพาหะที่เป็น สามเหลี่ยมนี้ จะใช้ร่วมกันของทั้งสามเฟส ทำให้ได้รูปคลื่นเอาท์ของสามเฟสอินเวอร์เตอร์ตาม รูปที่ 2.14 (b)



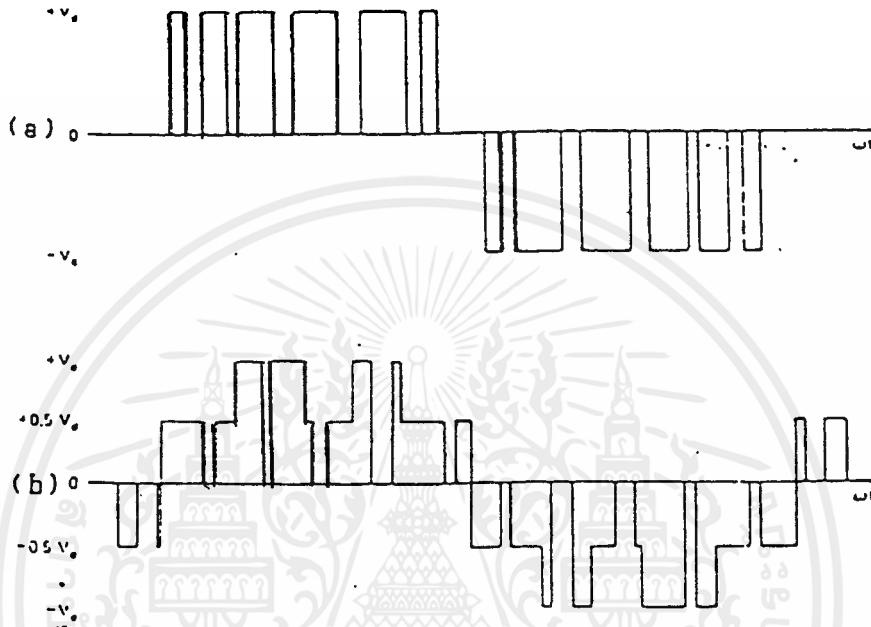
กรณี SPWM 2 ระดับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและทรัพย์สินทางปัญญาของเอกสารทุกครั้งที่มีการนำไปใช้

กรณี SPWM 3 ระดับ

- รูปที่ 2.14 (a) แสดงรูปคลื่น a: สัญญาณอ้างอิงรูปซายน์  
 b: สัญญาณคลื่นนาฬิก  
 c: สัญญาณสวิตชิง  
 d: สัญญาณฟันคางเมนทอล



รูปที่ 2.14 (b) แสดงแรงดัน line และ phase ของ PWM inverter

(a) แรงดันระหว่างไลน์, (b) แรงดันเฟส

ลักษณะรูปคลื่นของ PWM นี้จะประกอบด้วยองค์ประกอบมูลฐานที่มีทั้งความถี่และแอมพลิจูดซึ่งสามารถเปลี่ยนแปลงได้ครอบคลุมความถี่และแรงดันตามลำดับของรูปคลื่นสัญญาณมอดูเลต ในการวิเคราะห์ฮาร์โมนิกส์ของรูปคลื่นเอาท์พุทสามารถทำได้จากการกระจายฟูเรียร์แบบธรรมดา และแบบ Double Fourier Series Expansion ซึ่งสมการที่เกิดขึ้น โดยใช้วิธีการ Double Fourier คือ

$$V(t) = M(V_d) \sin(\omega_r t + \alpha) + \text{Bessel function harmonics term} \quad [2.21]$$

ซึ่ง  $M$  คือ ดัชนีของการมอดูเลต

$\omega_r$  เป็นความถี่มูลฐานซึ่งเป็นความถี่เดียวกับความถี่การมอดูเลต

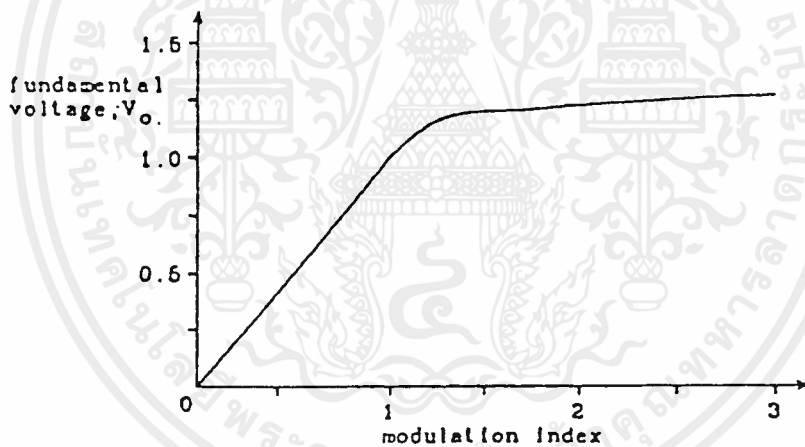
$\alpha$  เป็น phase shift ของเอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีเมล: [info@scs.kmutt.ac.th](mailto:info@scs.kmutt.ac.th) และด้วยอำนาจของเอกสารทุกครั้งที่มีการนำไปใช้

$V_u$  คือ ค่า peak ของแอมพลิฟิเคชันสัญญาณการมอดูเลต

$V$  คือ ค่า peak ของแอมพลิฟิเคชันพาหะ

ในทางอุดมคติแล้วค่า  $M$  จะแปรค่าอยู่ระหว่าง 0 และ 1 และความสัมพันธ์ระหว่างแรงดันมอดูเลตและเอาท์พุทจะเป็นแบบเชิงเส้นซึ่งถ้าค่า  $M$  มากกว่าหนึ่งจะเกิดการ "over modulation" เป็นผลให้เกิดการหายไปของจำนวนพัลส์ ทำให้ความสัมพันธ์ระหว่างแรงดันมูลฐาน และดัชนีการมอดูเลตไม่เป็นเชิงเส้น ถ้าเพิ่มค่า  $M$  มากๆ ในที่สุดจำนวนพัลส์จะลดลงจนเป็น square wave ซึ่งจะให้ค่ายูทิลิตี้แฟคเตอร์สูง ซึ่งจะให้ค่าแรงดันพินดาเมนทอลสูงขึ้นด้วย ความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมอดูเลต แสดงได้ในรูปที่ 2.15 มีเทคนิคบางอย่างที่สามารถเพิ่มแรงดันมูลฐานได้ในขณะอยู่ในช่วงลิเนียร์ โดยการเพิ่มฮาร์โมนิกส์ที่สามเข้าไปรวมกับสัญญาณการมอดูเลต แต่อย่างไรก็ตาม ปัญหาของพัลส์ที่แคบที่สุดของ PWM สามารถทำให้เกิดปัญหาเกี่ยวกับการคอมมิวเตชันในไทรสเตอร์ และ snubber relaxation รวมทั้งการลัดวงจรในแก๊ง (shoot through) ของอินเวอร์เตอร์ ดังนั้นเวลาน้อยที่สุดของวงจรถูกเอาทิ้งจะเป็นสิ่งที่ควรคำนึง



รูปที่ 2.15 แสดงความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมอดูเลตของเทคนิค SPWM

อัตราส่วนของความถี่คลื่นพาหะ ต่อความถี่ของสัญญาณการมอดูเลต หรือสัญญาณอ้างอิง (frequency ratio) จะมีผลต่อความถี่ฮาร์โมนิกส์ที่เกิดขึ้นและการสูญเสียของอุปกรณ์สวิตซ์ซึ่งและ จะเป็นตัวกำหนดจำนวนพัลส์ PWM ที่เกิดขึ้นในหนึ่งไซเคิล ถ้า frequency ratio สูงจำนวนพัลส์ PWM สูงและถ้า frequency ratio ต่ำจะทำให้พัลส์ PWM ต่ำ จากการวิเคราะห์หองค์ประกอบฮาร์โมนิก สรุปได้ว่าลำดับฮาร์โมนิกส์ที่เกิดขึ้นคือ

ซึ่ง  $[W_c$  คือ carrier frequency,  $W_m$  คือ modulating frequency]

โดยที่  $n = 1, 3, 5, \dots$      $K = 0, 2, 4, \dots$

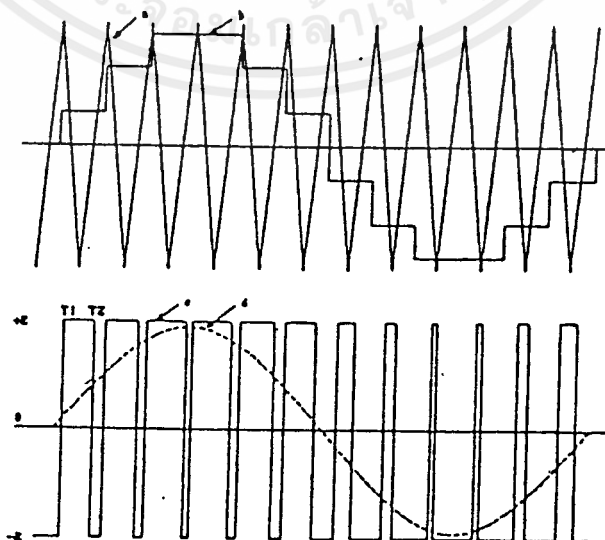
$n = 2, 4, 6, \dots$      $K = 1, 3, 5, \dots$

เมื่อ  $n$  คือ กลุ่มอันดับฮาร์โมนิกหลัก

$K$  คือ อันดับฮาร์โมนิกย่อยหรือรอบข้าง

ลักษณะการเกิดฮาร์โมนิกของเทคนิค SPWM นี้จะเกิดเป็นกลุ่มๆ และมีฮาร์โมนิกย่อยอยู่รอบข้างฮาร์โมนิกหลัก ดังนั้นลำดับกลุ่มของฮาร์โมนิกหลักจะขึ้นอยู่กับ frequency ratio และขนาดของฮาร์โมนิกจะขึ้นอยู่กับดัชนีการมอดูเลตซึ่งหมายความว่าที่ค่าดัชนีการมอดูเลตเดียวกันแต่ค่า frequency ratio ต่างกัน ขนาดขององค์ประกอบฮาร์โมนิกกลุ่มเดียวกันจะมี ขนาดเท่ากันแต่ตำแหน่งการเกิดจะต่างกันเมื่อ frequency ratio มีค่าสูงขึ้น จำนวนฮาร์โมนิกของกระแส line ของอินเวอร์เตอร์กรองออกด้วย leakage reactance ของมอเตอร์และรูปคลื่นของกระแสยิ่งเข้าใกล้รูปไซน์มากขึ้นการสูญเสียของการสวิตช์ของอุปกรณ์สวิตช์ ยิ่งมีมากขึ้น ดังนั้นการเลือกค่า frequency ratio จึงขึ้นอยู่กับการยอมรับระหว่างการสูญเสียใน อินเวอร์เตอร์และมอเตอร์ เมื่อค่า frequency ratio สูงขึ้นการสูญเสียในมอเตอร์จะลดลงก็ตาม แต่จะมีการสูญเสียในอุปกรณ์สวิตช์ของอินเวอร์เตอร์มากขึ้นด้วย

เทคนิค PWM ที่นิยมใช้เทคนิคหนึ่งโดยอาศัยเทคนิคแบบ Uniform sampling ดังแสดงในรูปที่ 2.16 ซึ่งใช้วิธีหลักการของคลื่นพาหะในหลักการของ Natural sampling พัลส์ที่ได้จะไม่สมมาตรกับแอมป์ของคลื่นพาหะ ในขณะที่ แบบ Uniform Sampling จะสมมาตรกันเสมอ วิธี Uniform sampling จะเป็นวิธีการที่ง่ายกับการที่จะสร้างโดยใช้ไมโครคอมพิวเตอร์จะให้ ผลลดขนาดของฮาร์โมนิกความถี่ต่ำและสามารถกำจัด subharmonics ซึ่งเกิดในโหมดของ free-running

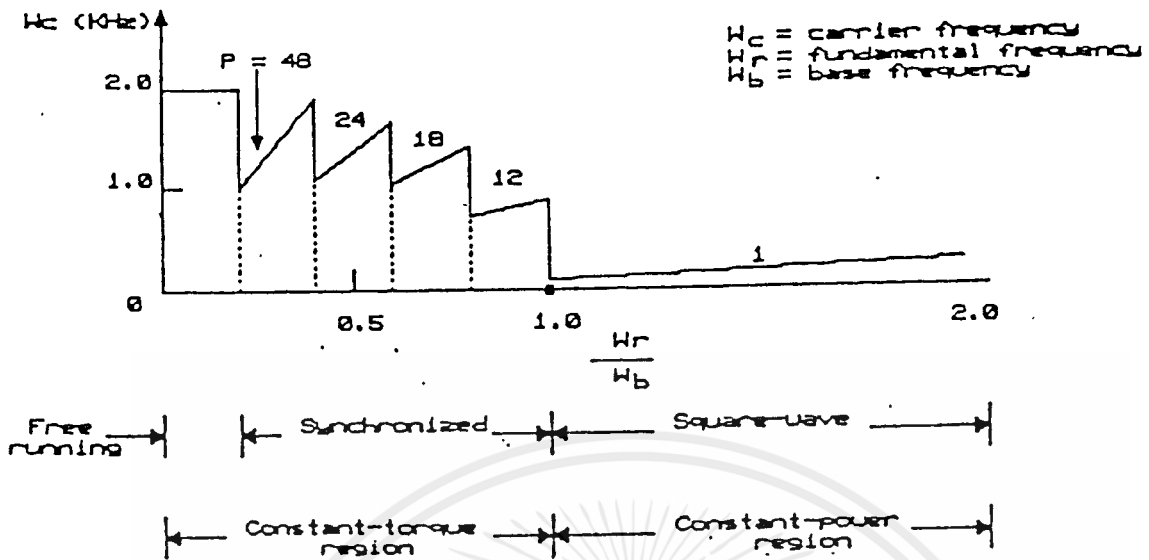


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 2.16 แสดงรูปคลื่น PWM แบบ Uniform Sampling

นอกจากจะใช้สัญญาณการมอดูเลตที่เป็นรูปซายน์แล้วยังมีการใช้รูปคลื่นสี่เหลี่ยมคางหมูได้เหมือนกัน ซึ่งจะให้ผลลัพธ์ที่สมมาตรที่เอาท์พุทของอินเวอร์เตอร์และสามารถควบคุมแรงดันเอาท์พุท ได้อย่างเชิงเส้นจากช่วงศูนย์จนถึงรูปคลื่นสี่เหลี่ยมโดยการเปลี่ยนแอมพลิจูดของคลื่นมอดูเลตแต่อย่างไรก็ตามเมื่อมีการเปลี่ยนไปสู่โหมด square wave แล้ว อาร์โมนิคของเอาท์พุทขณะทำงานในโหมด square wave จะต่ำกว่าในขณะที่ทำงานแบบ PWM ในขณะที่ ยูติลิตี้แฟคเตอร์ ของ square wave จะสูงกว่าของ PWM

### การเปลี่ยนจำนวนพัลส์ PWM สัมพันธ์กับความถี่

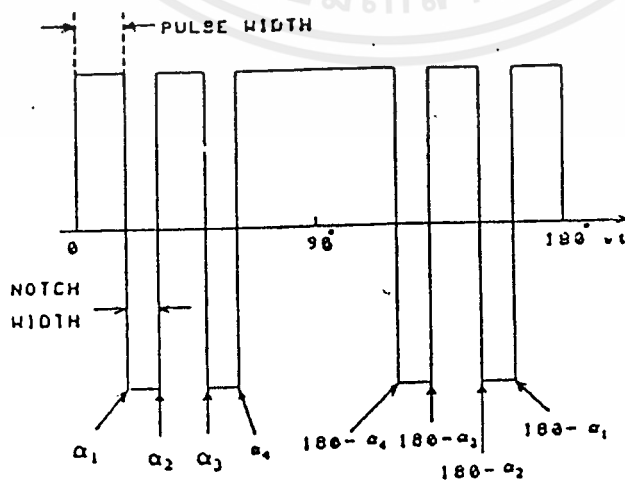
สำหรับในงานการขับเคลื่อนความเร็วของมอเตอร์นั้น แรงดันและความถี่จะต้องเปลี่ยนแปลงตามรูปที่ 2.7 โดยในย่านกำลังคงที่แรงดันจะต้องถูกควบคุมโดยหลักการของ PWM เพื่อให้ฟลักซ์ใน air gap มีค่าคงที่ เพื่อที่ลดอาร์โมนิคส์ในแรงดันและกระแสของเอาท์พุทอินเวอร์เตอร์และลดการสูญเสียของการสวิตชิ่งในอุปกรณ์สวิตชิ่งจะมีการควบคุมพัลส์ PWM โดยวิธีการเปลี่ยนเกียร์ (gear-changing) แบบซิงโครนัสทำให้จำนวนพัลส์ PWM ต่อไซเคิล เปลี่ยนอย่างทันทีทันใด ซึ่งในช่วง ความถี่ของอินเวอร์เตอร์ต่ำจะกำหนดให้จำนวนพัลส์ PWM สูงในช่วงความถี่อินเวอร์เตอร์สูงจะทำให้จำนวนพัลส์ PWM สูงในช่วงความถี่อินเวอร์เตอร์สูงจะทำให้จำนวนพัลส์ PWM ต่ำลง ก็จะเป็นการจำกัดความถี่ของการสวิตชิ่งไม่ให้เกินขอบเขตที่กำหนดไว้ จากรูปที่ 2.17 ที่ค่าความถี่มูลฐานต่ำ ความถี่ของคลื่นนาหะถูกรักษาให้มีค่าคงที่ การทำงานของอินเวอร์เตอร์จะอยู่ในโหมด ฟรีรันนิ่ง หรือออสซิลเลชันซึ่งจะทำให้เฟสมีการเลื่อนไปมาอย่างต่อเนื่อง ทำให้เกิดปัญหา subharmonics แต่อย่างไรก็ตามผลอันตรายนี้อาจไม่คำนึงถึงเพราะว่าอัตราส่วนของความถี่มีค่ามาก เมื่อความถี่มูลฐานมีค่าสูงขึ้น ค่า  $P$  จะเปลี่ยนค่าเป็นสเกลแบบซิงโครนัสมีค่าลดลงเพื่อที่จะให้ความถี่ของคลื่นนาหะที่มีค่าสูงสุด และต่ำสุดยังคงอยู่ในขอบเขตที่กำหนด จนกระทั่งใกล้ความถี่กำหนดจะมีการเปลี่ยนจากโหมดซิงโครนัส PWM ไปสู่โหมด square wave ซึ่งในขณะนี้ความถี่ของคลื่นนาหะจะมีค่าเท่ากับความถี่มูลฐาน ดังนั้น การควบคุมพัลส์จึงควรออกแลให้เหมาะสมเพื่อไม่ให้มีการเปลี่ยนแรงดันในขณะที่มีการเปลี่ยนค่า  $P$  และนอกจากนี้ควรหลีกเลี่ยงปัญหาการ เปลี่ยนกลับไปกลับมาของค่า  $P$  ที่อยู่ติดกันโดยการสร้างแถบฮิสเตอรีซิส (hysteresis band) ณ จุดวิกฤตของการเปลี่ยนค่า  $P$



รูปที่ 2.17 แสดงความสัมพันธ์ระหว่างความถี่มูลฐานและความถี่สวิทซ์ของอุปกรณ์สวิทซ์

### 2.5.2 เทคนิคการกำจัดฮาร์โมนิกส์

เทคนิคนี้สามารถควบคุมแรงดันมูลฐานและกำจัดองค์ประกอบฮาร์โมนิกที่ไม่ต้องการออกไปหลักการของวิธีการนี้ จะทำการคำนวณหามุมของการสวิทซ์โดยใช้สมการการกระจายอนุกรมฟูเรียร์แบบทั่วไปตำแหน่งมุมแบสภาวะสวิทซ์ซึ่งถูกเก็บในรูปแบบ look-up table ไว้ในหน่วยความจำ โดยมีไมโครโปรเซสเซอร์ และ down counter ทำงานร่วมกันเพื่อสร้างสัญญาณ PWM โดยดึงข้อมูลที่เก็บไว้ในหน่วยความจำออกมา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกเรื่องที่มีให้เห็นบ่อยๆ และได้ยินบ่อยๆ ของสิ่งของที่เราใช้บ่อยๆ ที่มีการนำไปใช้

รูปที่ 2.18 แสดงรูป PWM โดยวิธีการกำจัดฮาร์โมนิกส์

จากรูปที่ 2.18 ลักษณะคลื่นจะสมมาตรหนึ่งโนลี่ ของคาบและสมการอนุกรมฟูเรียร์ของฟังก์ชัน คือ

$$f(t) = \sum (a_n \cos n\theta + b_n \sin n\theta) \quad [2.23]$$

$$\text{ซึ่ง } a_n = (1/\pi) \int f(t) \cos n\theta \, d\theta \quad [2.24]$$

$$b_n = (1/\pi) \int f(t) \sin n\theta \, d\theta \quad [2.25]$$

เนื่องจากลักษณะแรงดันรูปคลื่น PWM ตามรูป 2.18 ดังนั้น จะมีแต่ฮาร์โมนิคคี่เท่านั้นจะได้ว่า

$$a_n = 0 \quad [2.26]$$

$$b_n = (4/\pi) \int f(t) \sin n\theta \, d\theta \quad [2.27]$$

สมมติให้แรงดันรูปคลื่น PWM มีแอปพลิเคชัน  $f(t) = 1$  ดังนั้น

$$b_n = (4/\pi) [1 + 2(-\cos n\alpha_1 + \cos n\alpha_2 - \dots + \cos n\alpha_k)] \quad [2.28]$$

$$= (4/\pi) [1 + 2(-1)^k \cos n\alpha_k] \quad [2.29]$$

โดยที่ สมการ (1) จะประกอบด้วยตัวแปร  $k$  ตัว (เช่น  $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_k$ ) ซึ่งจะมีสมการ  $k$  สมการเพื่อที่จะแก้สมการ มุมจำนวน  $k$  ตัว ซึ่งแรงดันมูลฐานสามารถถูกควบคุมได้และ จะมีฮาร์โมนิคส์ที่ถูกจำกัด  $k-1$  ฮาร์โมนิคส์ อย่างไรก็ตาม ฮาร์โมนิคส์อันดับสามและอันดับฮาร์โมนิคส์อันดับที่มีผลคูณของ 3 จะถูกจำกัดไปเมื่อใช้กับไฟสามเฟส เช่น สมมติให้  $k=3$  ดังนั้นสามารถเขียนสมการได้ 3 สมการดังนี้ คือ

องค์ประกอบมูลฐาน :

$$b_1 = (4/\pi) [1 - 2\cos\alpha_1 + 2\cos\alpha_2 - 2\cos\alpha_3] \quad [2.30]$$

องค์ประกอบฮาร์โมนิคส์อันดับ 5 :

$$b_5 = (4/5\pi) [1 - 2\cos 5\alpha_1 + \cos 5\alpha_2 - 2\cos 5\alpha_3] \quad [2.31]$$

$$= 0$$

องค์ประกอบฮาร์โมนิคส์อันดับ 7 :

$$b_7 = (4/7\pi) [1 - 2\cos 7\alpha_1 + 2\cos 7\alpha_2 - 2\cos 7\alpha_3] \quad [2.32]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในโครงการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสมการ 3 สมการข้างบนนี้ สามารถใช้วิธีการทางนิวเมอริคอลโดยใช้วิธีนิวตันราปสันหลายตัวแปรเพื่อแก้สมการ  $\alpha_1, \alpha_2, \alpha_3$  สำหรับองค์ประกอบมูลฐานที่ต้องการ

ข้อเสียของวิธีนี้คือถ้าต้องการกำจัดฮาร์โมนิกส์หลายๆ อันดับจะทำให้มีการเก็บตำแหน่งมุมและสภาวะมุมสวิทช์ในหน่วยความจำเป็นจำนวนมากทำให้ไม่สะดวก ดังนั้นจึงมีการใช้เทคนิค ผสมของเทคนิคPWM (hybrid PWM) ซึ่งเป็นเทคนิคอย่างหนึ่งที่น่าสนใจมากโดยเมื่ออินเวอร์เตอร์ทำงานในย่านความถี่และแรงดันต่ำจะใช้วิธี SPWM ในขณะที่ย่านความถี่สูงและแรงดันสูงจะใช้วิธีกำจัดฮาร์โมนิกส์ ทำให้ไม่มีปัญหาเกี่ยวกับการสูญเสียเนื่องจากฮาร์โมนิกส์และสวิทช์ วิธีกำจัดฮาร์โมนิกส์ยังสามารถใช้ในย่าน constant power ได้อีกด้วย

### 2.5.3 เทคนิค Minimum Ripple Current

ข้อเสียของเทคนิคการกำจัดฮาร์โมนิกส์อีกอย่างหนึ่งก็คือ จะทำให้ฮาร์โมนิกส์อันดับต่ำที่ไม่ต้องการกำจัดมีค่าสูงขึ้นอย่างมาก เพราะว่า การสูญเสียในแมชชีนเนื่องจากผลฮาร์โมนิกส์ถูกกำหนดโดยฮาร์เอ็มเอส ของกระแสรีปเปิล (rms ripple current) ดังนั้นกระแสรีปเปิลจึงเป็นพารามิเตอร์ที่ควรจะพิจารณาให้มีค่าน้อยที่สุดแทนที่จะไปกำจัดฮาร์โมนิกส์ที่ต้องการออกไป เทคนิคนี้จะสมมติให้ไม่คิดผลของ skin effect ของพารามิเตอร์ แมชชีนซึ่งอาจจะเป็นสิ่งที่ไม่ถูกต้องมากนัก โดยเฉพาะอย่างยิ่งแล้วสำหรับขดโรเตอร์สมการ rms ripple current ถูกกำหนดโดย

$$I_{\text{ripple}} = \sqrt{I_3^2 + I_5^2 + I_7^2 + I_9^2 + \dots} \quad [2.33]$$

$$= \sqrt{I_{3m}^2/2 + I_{5m}^2/2 + I_{7m}^2/2 + I_{9m}^2/2} \quad [2.34]$$

$$= \sqrt{1/2 \sum_{n=3}^{\infty} [V_n/nW_E L I^2]} \quad [2.35]$$

ซึ่ง  $I_3, I_5 =$  กระแส rms ของฮาร์โมนิกส์อันดับ 3, 5, etc

$I_{3m}, I_{5m}, \text{etc} =$  ค่าพีคของกระแสฮาร์โมนิกส์

$n =$  อันดับของฮาร์โมนิกส์

$V_n =$  ค่าพีคขององค์ประกอบฮาร์โมนิกส์ อันดับที่  $n$

$I =$  ลิกเกจ อินดักแตนซ์ ของแมชชีน ต่อ เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังให้เหตุผลแก่ผู้ที่เกี่ยวข้องอย่างจริงจังถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

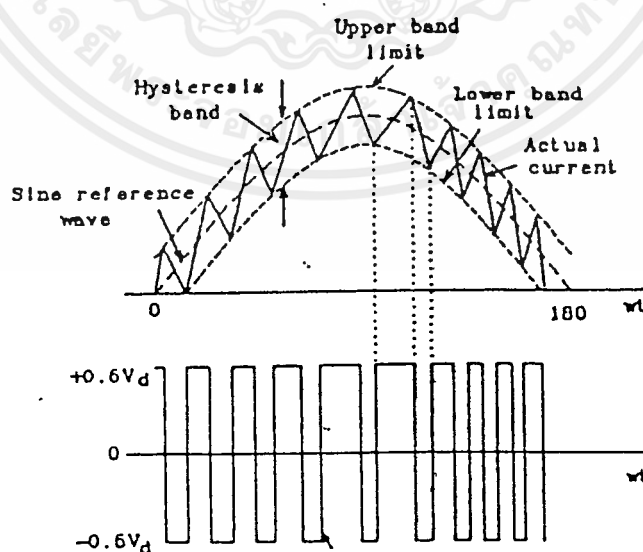
ดังนั้น กำลังสูญเสียของขดลวดเนื่องจากผลของฮาร์โมนิกส์ คือ  $P_L = 3I_{\text{ripple}}^2 R$  ซึ่ง  $R$  คือ effective resistance ของแม่ขั้วต่อเฟส

จากสมการที่ 2.29 ซึ่งเป็นการหาตำแหน่งมุมแทนลงในสมการที่ 2.34 ก็จะพบว่า  $I_{\text{ripple}}$  เป็นฟังก์ชันของตำแหน่งมุม โดยการใช้โปรแกรมทางคอมพิวเตอร์ก็สามารถแก้  $\alpha$  ตำแหน่งมุมที่ทำให้เกิด  $I_{\text{ripple}}$  น้อยที่สุดได้ ดังนั้นเทคนิคการพิจารณาให้ harmonic loss มีค่าน้อยที่สุดจะเป็นสิ่งที่ต้องการมากกว่าเทคนิคการกำจัดฮาร์โมนิกส์

#### 2.5.4 วิธี Adaptive Current Control PWM

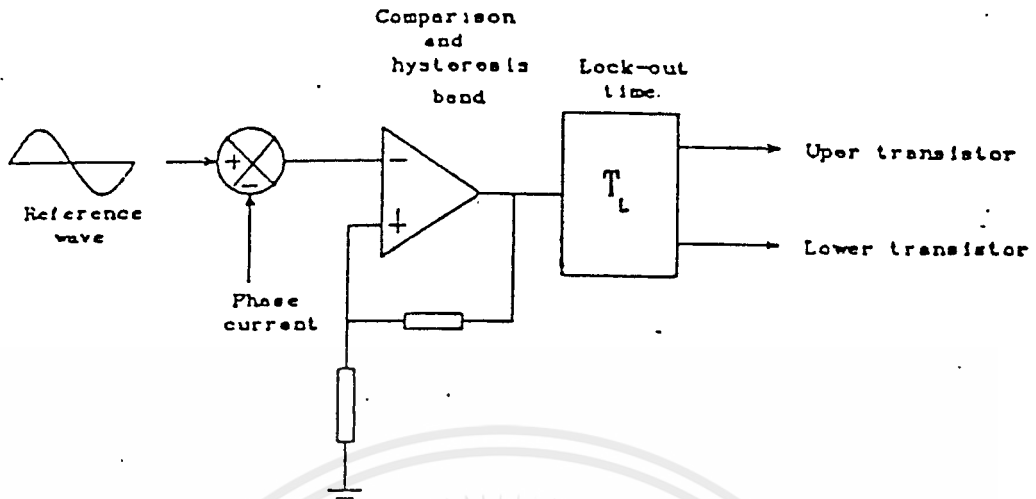
จากการวิเคราะห์ลักษณะฮาร์โมนิกส์ของรูปคลื่นแรงดันเอาต์พุทของ VSI ที่ได้กล่าวแล้วนั้นได้สมมติให้ แรงดัน ดิซี-ลิงค์มีค่าในทางอุดมคติจะมีคั้งที่ไม่เกิดริบเบิล แต่ในทางปฏิบัติริบเบิล จะเกิดได้เนื่องจากค่าของ LC หรือ C filter มีค่าไม่มากพอ ดังนั้น เทคนิค PWM ที่สามารถควบคุมกระแสโดยขอบเขตของฮิสเตอร์รีซิส หรือมีการปรับตัวเองโดยอัตโนมัติก็จะแก้ปัญหานี้ได้เป็นอย่างดี เทคนิคนี้จะให้การควบคุมกระแสลักษณะการเกิดตามรูป 2.19 (a) โดยวงจรควบคุมจะสร้างกระแสอ้างอิงซึ่งมีขนาดและความถี่ตามต้องการซึ่งจะนำมาเปรียบเทียบกับกระแสเฟสจริงตามรูป 2.19 (b)

เมื่อกระแสเกินค่าขอบเขตฮิสเตอร์รีซิสที่กำหนดไว้ ทรานซิสเตอร์ตัวบนในกิ่งของวงจรบริดจ์อินเวอร์เตอร์จะหยุดนำกระแส (turn-off) ในขณะที่ทรานซิสเตอร์ตัวล่างจะนำกระแส (turn on) เป็นผลให้แรงดันเอาต์พุทเปลี่ยนจาก  $+0.5V_d$  เป็น  $-0.5V_d$  และกระแสจะเริ่มลดลงจนกระทั่งกระแสลดลงมาถึงขอบเขตล่างของฮิสเตอร์รีซิสจะมีการเปลี่ยนการสวิตช์ โดยทรานซิสเตอร์ตัวบนจะนำกระแส และทรานซิสเตอร์ตัวล่างจะหยุดนำกระแส ซึ่งเป็นการครบรอบของการ



รูปที่ 2.19 (a) แสดงหลักการเกิดรูปคลื่น PWM โดยเทคนิค Adaptive Current Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 (b) แสดงวงจรควบคุมเทคนิค Adaptive Current Control

สวิทช์ในวงจรรูป 2.19(b)  $T_L$  จะเป็นเวลาเดดไทม์ของวงจรล็อก-เอาต์ เพื่อป้องกันไม่ให้เกิดการฟลลท์เนื่องจาก shoot-through ของทรานซิสเตอร์ตัวบนและล่าง กระแสจริงจะถูกบังคับให้ติดตามสัญญาณอ้างอิงให้อยู่ในขอบเขตฮิสเตอร์รีซิสที่ต้องการ โดยการสวิทช์กลับไปกลับมาของทรานซิสเตอร์ตัวบนและล่าง ดังนั้นกระแสรีเบิล พิค-ทูป-พิก จึงถูกควบคุมให้ปรับตัวอยู่ในขอบเขตฮิสเตอร์รีซิสตามค่า  $V_u$  ที่มีการกระเพื่อม ดังนั้นกระแส ripple อาร์เอ็มเอส ซึ่งจะสัมพันธ์กับกระแส ripple พิค-ทูป-พิก ซึ่งจะถูกควบคุมทำให้ลดการ heating ของแมชชีน การควบคุมกระแสที่คอย่างอินสแตนเตเนียส (instantaneous) จะเป็นข้อดีสำหรับอุปกรณ์สวิทช์ซึ่งอย่างเช่น เพาเวอร์ทรานซิสเตอร์ซึ่งจะไวต่อกระแสพิกมาก โหมดการควบคุมกระแส สามารถเปลี่ยนจากโหมด PWM ไปสู่โหมดแรงดันสแควร์เวฟ ซึ่งอยู่ในย่านกำลังคงที่ ได้อย่างต่อเนื่อง

## 2.6 สรุป

ในบทนี้ได้เสนอทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำ และชนิดของอินเวอร์เตอร์ เพื่อใช้ขับเคลื่อนมอเตอร์ ตลอดจนเทคนิคการสร้างแพทเทิร์นต่างๆ เพื่อใช้กับอินเวอร์เตอร์ ซึ่งจะให้ข้อดีและข้อเสียที่ต่างกันไป โดยจุดประสงค์หลักของเทคนิคเหล่านี้ได้แก่

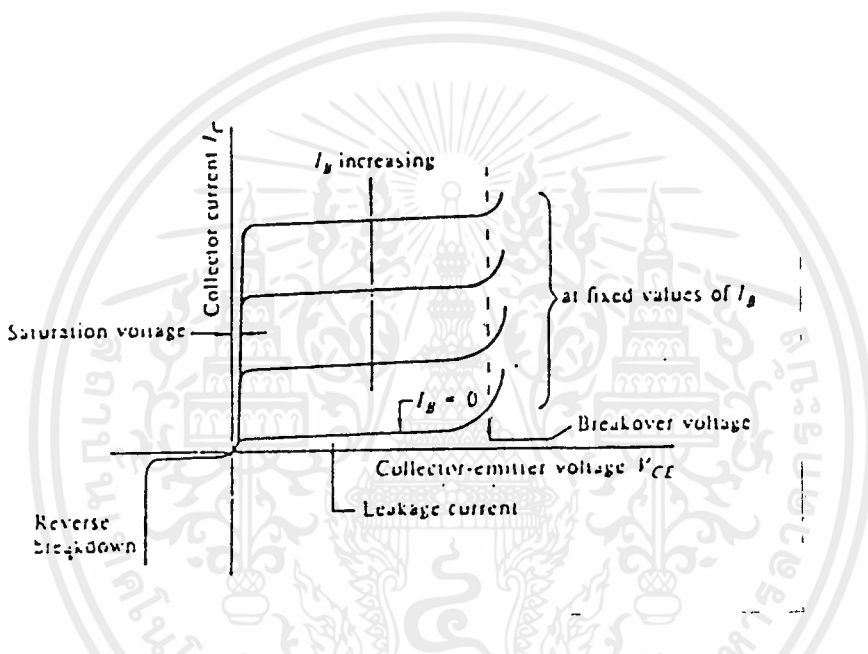
1. สามารถควบคุมแรงดันและความถี่ได้ง่าย
2. ลดทอนองค์ประกอบของฮาร์โมนิกส์อันดับต่ำให้น้อยลง
3. ให้มีการทำงานในโหมดของอัตราส่วนแรงดันเอาต์พุตต่อความถี่ที่ตั้ง และโหมดของแรงดันเอาต์พุตคงที่
4. ให้ค่ายูทิลิตี้เซชันแฟคเตอร์ของรูปคลื่นที่แรงดัน ดีไซน์สูง
5. ลดการสูญเสียของการสวิทชิงและฮาร์โมนิกส์ในแมชชีน
6. วงจรที่ควบคุมไม่ยุ่งยากซับซ้อนราคาประหยัด มีความไว้วางใจและเสถียรภาพสูง

## บทที่ 3

## อุปกรณ์อิเล็กทรอนิกส์แบบพาเวอร์ทรานซิสเตอร์

## 3.1 Power Transistor

ทรานซิสเตอร์จะมีแบบ NPN หรือ PNP แต่มักจะใช้แบบ NPN ขณะที่มันทำงานและมีค่า  $V_{ce}$  อยู่  $I_c$  จะแปรค่าเป็นสัดส่วนกับ  $I_b$  ดังนั้นคือ  $I_c = \beta I_b$  ซึ่งมีค่าอยู่ในช่วง 15-100 คุณสมบัติของ Transistor จะเป็นดังรูป

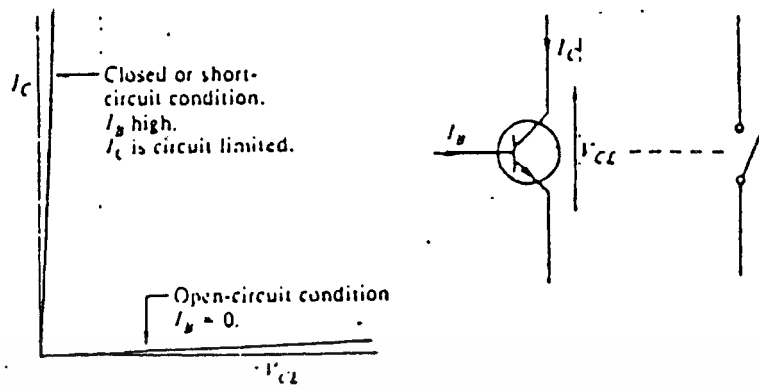


รูปที่ 3.1 รูปแสดงคุณสมบัติของ Transistor N-P-N

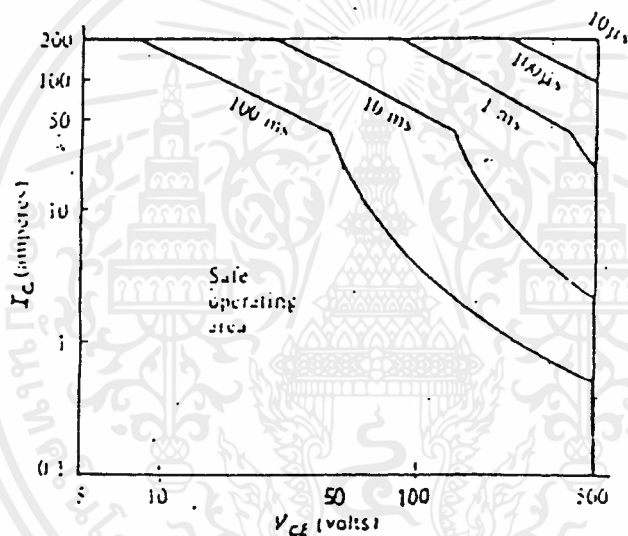
เมื่อมีค่า  $V_{ce}$  เพิ่มขึ้นเรื่อยๆ จะเกิดจุด Breakover voltage จะทำให้ทรานซิสเตอร์นิ่งได้หรือเมื่อก่อน Reverse voltage จะเกิด Breakdown ระหว่าง  $V_{BE}$  ประมาณ 10 v ดังนั้นเพื่อป้องกันกรณีนี้เกิดขึ้น จึงได้ต่อไดโอดคร่อมระหว่างขา C กับ E ดังรูปที่แสดงลักษณะของทรานซิสเตอร์แบบบาร์ลิ่งตัน

ในการนำไปใช้งานจะใช้เป็นสวิตช์ปิดเปิด เมื่อมีกระแสเบสจะเป็นการปิดสวิตช์เมื่อนำกระแสเบสออกจะเป็นการเปิดสวิตช์ ซึ่งกระแสเบสจะต้องมากพอที่จะให้ทรานซิสเตอร์ Saturation ได้ซึ่งก็คือการปิดสวิตช์นั่นเอง เพื่อให้ทรานซิสเตอร์ทำงานได้อย่างมีประสิทธิภาพจะต้องไม่เกินค่า  $I_c$  ;  $V_{ce}$  ที่กำหนดซึ่งอยู่ภายในบริเวณที่เรียกว่า Safe Operation area ดังรูปส่วนค่าเวลาในรูปเป็นคาบเวลาของการสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 (a) แสดงการเป็นสวิตช์ของทรานซิสเตอร์



รูปที่ 3.2 (b) ย่านการใช้งานที่ปลอดภัย (safe operating area)

3.2 ข้อมูลสำคัญที่ใช้ในการเลือก Power Transistor

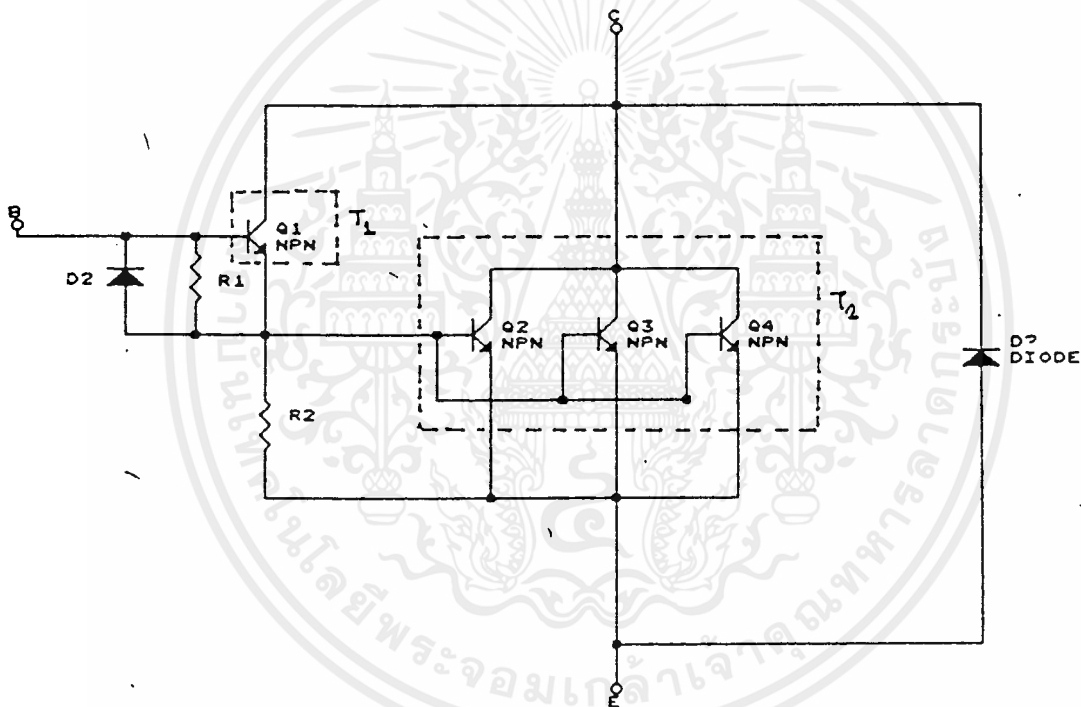
1.  $V_{CE(s)}$ ,  $V_{CE(x)}$  โวลต์ที่ตกคร่อม  $V_{CE}$  ได้สูงสุดเมื่อไม่มีกระแส, แรงดันย้อนกลับสูงสุดตามลำดับ
2.  $V_{CE(sat)}$  โวลต์เมื่อทรานซิสเตอร์ saturate ค่านี้จะต่างกันเมื่อค่ากระแสเบสต่างกัน
3. ค่า  $h_{FE} = I_C / I_B$  เมื่อทรานซิสเตอร์ saturate ค่านี้จะเปลี่ยนแปลงไปขึ้นอยู่กับกระแส Collector และอุณหภูมิ
4.  $I_{C(sat)}$  คือ ค่ากระแส Collector สูงสุดที่  $V_{CE(sat)}$
5.  $t_{on}$ ,  $t_{stg}$ ,  $t_{off}$  ช่วงเวลาเปิด, storage time, ช่วงเวลาปิดของ Transistor

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 การต่อขนานและคาร์ลิงตันของเพาเวอร์ทรานซิสเตอร์

ปกติอัตราการขยายของเพาเวอร์ทรานซิสเตอร์มีค่าต่ำประมาณ 5-10 เท่า ดังนั้น เพาเวอร์ทรานซิสเตอร์จะต้องมีการขับลากเพาเวอร์ทรานซิสเตอร์ช่วย (Auxiliary Transistor) จะสามารถลดกระแสเบส ( $I_B$ ) ได้ทำให้ลดปัญหาของวงจรขับเคลื่อนที่ต้องจ่ายกระแสเบสมากๆด้วย อีกทั้งเพาเวอร์ทรานซิสเตอร์ที่สามารถทนแรงดันและกระแสได้สูง จะมีราคาแพง ดังนั้นจึงได้ใช้วิธีการต่อขนานและคาร์ลิงตันเพาเวอร์ทรานซิสเตอร์เพื่อเพิ่มความสามารถในการรับกระแสและเพิ่มอัตราการขยาย ดังแสดงในรูปที่ 3.3 การต่อขนานและคาร์ลิงตันในรูป จะได้อัตราขยายรวมเป็นดังนี้

$$\beta = \beta_1 + \beta_1 \beta_2 + \beta_2 (1 - V_{BE2} / R_2 I_{B1})$$



รูปที่ 3.3 แสดงการต่อขนานและคาร์ลิงตันของเพาเวอร์ทรานซิสเตอร์

เพาเวอร์ทรานซิสเตอร์  $T_1$  ที่ใช้ต่อคาร์ลิงตัน เป็นตัวช่วยในการขับกระแสเบสให้กับเพาเวอร์ทรานซิสเตอร์หลักที่ต่อขนานกัน 3 ตัว เพื่อเพิ่มความสามารถในการรับกระแสได้มากขึ้น อัตราการขยายรวมจะประมาณเท่ากับอัตราการขยายของ  $T_1$  คูณกับอัตราการขยายของ  $T_2$  ส่วนความต้านทาน  $R_1$  และ  $R_2$  ในวงจรจะมีค่าน้อยๆ ทำหน้าที่เป็นทางผ่านของกระแสลึกลับ (Leakage current) และลดอัตราการขยายในทรานซิสเตอร์หลัก เมื่อเพาเวอร์ทรานซิสเตอร์หลักหยุดนำกระแสไดโอด  $D_2$  เป็นทางผ่านของกระแสเบสที่เป็นลบ ( $I_{B2}$ ) ในขณะที่  $T_1$  หยุดนำกระแสก่อน  $T_2$  ส่วนไดโอด  $D_1$  เป็น Anti-parallel diode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า สำหรับฟรีวีล (freewheel) กระแสในกรณีที่มีโหลดเป็นอินดักทีฟเพาเวอร์ทรานซิสเตอร์ที่ต่อแบบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดาร์ลิ่งตันจะมีช่วงเวลาสวิทช์ให้นำกระแส ( $t_{on}$ ) ช่วงเวลาสวิทช์ให้หยุดนำกระแส ( $t_{off}$ ) มีค่ามาก เนื่องจากเพาเวอร์ทรานซิสเตอร์ที่ดาร์ลิ่งตันกันจะทำงานไม่พร้อมกัน โดย  $T_1$  จะทำงานก่อน  $T_2$  เสมอ ทำให้ช่วงเวลาสวิทช์มีค่าเท่ากับช่วงเวลาสวิทช์ของเพาเวอร์ทรานซิสเตอร์ทั้งหมดรวมกันเอง  $T_1 + T_2$  และ ค่าสตอเรจใหม่  $t_{st}$  จะมีค่าเท่ากับ  $t_{s1} + t_{s2}$  ดังนั้นความเร็วในการสวิทช์จึงมีค่าต่ำกว่าเพาเวอร์ทรานซิสเตอร์แบบธรรมดา

ข้อควรระวังในการต่อขานาน คือ เพาเวอร์ทรานซิสเตอร์แต่ละตัวที่นำมาขานานกันจะต้องมีอัตราขยายเท่ากันซึ่งทำได้โดยการทดสอบหาค่าอัตราขยายก่อนที่จะนำมาต่อขานานกัน ถ้าอัตราขยายไม่เท่ากัน เพาเวอร์ทรานซิสเตอร์แต่ละตัวจะแย่งกันรับกระแสไม่เท่ากัน ทำให้เกิดพลังงานที่สูญเสียเป็นความร้อนในแต่ละตัวไม่เท่ากันและจะมีผลต่ออัตราขยายของเพาเวอร์ทรานซิสเตอร์ซึ่งเปลี่ยนแปลงตามอุณหภูมิ เพาเวอร์ทรานซิสเตอร์ตัวที่มีอัตราขยายสูงกว่าอาจจะรับกระแส  $I_c$  สูงเกินพิกัด ทำให้เกิดฟอร์เวิร์ดไบอัสเซคกันเบรคดาวน์ (Reverse bias second breakdown) ได้

นอกจากนี้เพาเวอร์ทรานซิสเตอร์แต่ละตัว จะต้องเกิดสมดุลย์ทางไดนามิกส์ (Dynamic balance) นั่นคือมีค่า  $t_{on}, t_{off}$  และ  $t_{st}$  หรือมีช่วงเวลาในการสวิทช์เท่ากัน ถ้าไม่เท่ากัน อาจทำให้เกิดรีเวอร์สไบอัสเซคกันเบรคดาวน์ได้ นอกจากนี้ลักษณะการติดตั้งและการต่อสาย (Wiring) ก็มีผลอย่างมากต่อการต่อขานานและดาร์ลิ่งตัน การต่อสายยาวๆ และทรานซิสเตอร์อยู่ห่างกันมากจะมีโอกาสเกิดการทำงานไม่สมดุลย์และเป็นสาเหตุให้เกิดสัญญาณรบกวนมาก

### 3.4 ความสูญเสียในอุปกรณ์สวิทช์ขิงทรานซิสเตอร์

อุปกรณ์สวิทช์ขิงแบบเพาเวอร์ทรานซิสเตอร์มีขอบเขตของความถี่ในการสวิทช์ ซึ่งขึ้นอยู่กับช่วงเวลา rise time และ fall time และเมื่อความถี่ของการสวิทช์สูงก็จะมีผลทำให้เกิดความสูญเสียขิงที่อุปกรณ์สวิทช์ขิงขิง ความสูญเสียดังกล่าวอยู่ในรูปของ switching loss, conduction loss และ off-state loss แต่ผลของความสูญเสียเนื่องจาก off-state มีค่าน้อยเมื่อเทียบกับความสูญเสียขิง 2 ขิงขิงไม่น่ามาพิจารณา และสามารถหาสมการความสูญเสียเนื่องจาก switching loss ขิง conduction loss ขิงขิง

#### 1.) ความสูญเสียจากการนำกระแส (conduction loss)

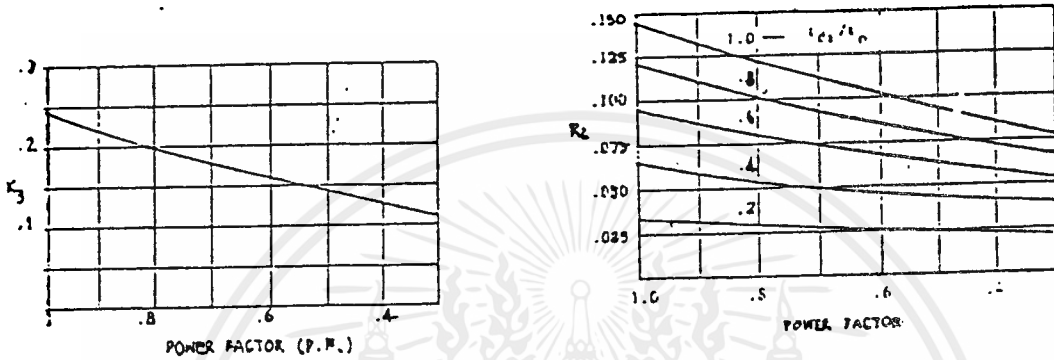
เมื่อ conduction loss = on-state loss + dynamic saturation loss

$$P_{cond} = K_1 V_{CE(sat)} I_c + K_2 (0.1V - V_{CE(sat)}) I_c + 0.318 I_c V_{CE(sat)}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับเพื่อการศึกษาเท่านั้น ไม่ให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ  $V_c$  = supply voltage  
 $I_c$  = peak collector current  
 $M$  = percent modulation/100 ( $M < 1$ )  
 $I_b$  = base current ( $I_b$  constant)

และ  $K_3, K_4$  เป็นค่าคงที่หาจากกราฟดังรูป



รูปที่ 3.4

2.) ความสูญเสียจากการสวิตช์ (switching loss)

2.1 ความสูญเสียขณะหยุดนำกระแส (turn-off loss)

$$P_{off} = (1/2) K V_c I_c t_{cf} f_o$$

เมื่อ  $K = (1/2) \{ (1 - \cos \theta) / 2 - 1/4 [\sin(2(1 - \cos \theta))] \}$

และ  $t_{cf}$  = turn-off crossover time

$f_o$  = switching frequency

2.2 ความสูญเสียขณะเริ่มนำกระแส (turn-on loss)

$$P_{on} = (1/2) K_r V_c I_c t_r f_o + K_n V_c I_c t_n f_o + K_7 V_c Q_n f_o$$

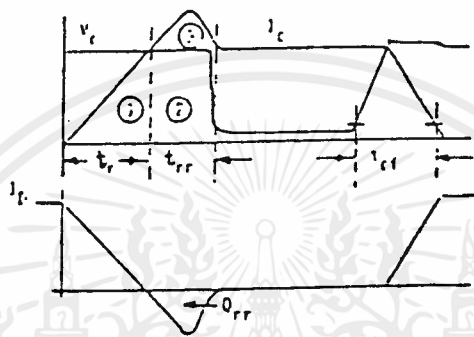
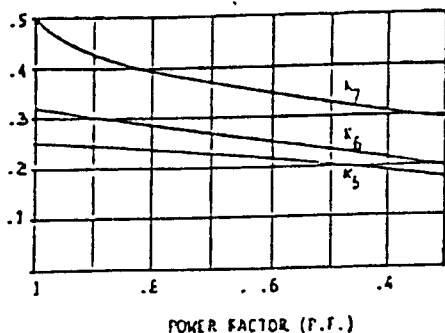
เมื่อ  $t_r$  = transistor rise time

$t_n$  = diode reverse recovery time

$Q_n$  = diode reverse recovery charge

และ  $K_r, K_n, K_7$  เป็นค่าคงที่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 หรือหาจากกราฟดังรูปกราฟหาค่าคงที่  $K_r, K_n, K_7$   
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ยกเว้นหากมีเหตุเปลี่ยนแปลงเนื้อหาและต้องแจ้งเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 รูปแสดงรูปคลื่นการสวิตช์เมื่อโหลดเป็น INDUCTIVE LOAD

ความถี่ของอุปกรณ์สวิตช์ซึ่งในปริภูมิตั้งแต่ 1 KHz ถึง 2 KHz เพื่อลดผลของความสูญเสียในเพาเวอร์ทรานซิสเตอร์เมื่อความถี่ในการสวิตช์มีค่าสูง และเพื่อลดผลของความสูญเสียในมอเตอร์เนื่องจาก ฮาโมนิกส์ เมื่อความถี่ในการสวิตช์มีค่าต่ำ

### 3.5 เหตุผลที่เลือก transistor เป็นอุปกรณ์สวิตช์ในวงจรอินเวอร์เตอร์

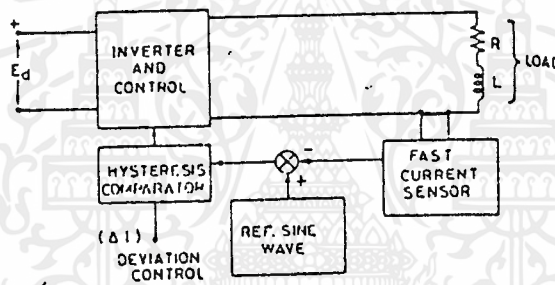
การเลือกใช้ transistor ดีตรงที่ไม่จำเป็นต้องมีวงจร Commutating เหมือนกับ Thyristor ซึ่งมันสามารถหยุดนำกระแสได้โดยเพียงแต่เอาสัญญาณที่ขั้วเบสออกเท่านั้น การสวิตช์ต้องอยู่ในที่มันสามารถสวิตช์ได้ และสามารถสวิตช์ได้เร็วกว่า Thyristor จึงทำให้ใช้งานในช่วงความถี่สูงและแบบ PWM ได้ ข้อเสีย คือจะต้องมีกระแสตลอดเวลาและทน Volt ได้น้อยกว่า Thyristor แต่มีน้ำหนักเบากว่าอีกทั้งราคาถูกทำให้ประหยัดอีกด้วย

สิ่งสำคัญที่ต้องระวังคือต้องไม่ให้ Transistor ที่อยู่ในแกนเดียวกันทำงานพร้อมกันเพราะจะทำให้เกิดการลัดวงจรทำให้อุปกรณ์เสียหายได้

## บทที่ 4

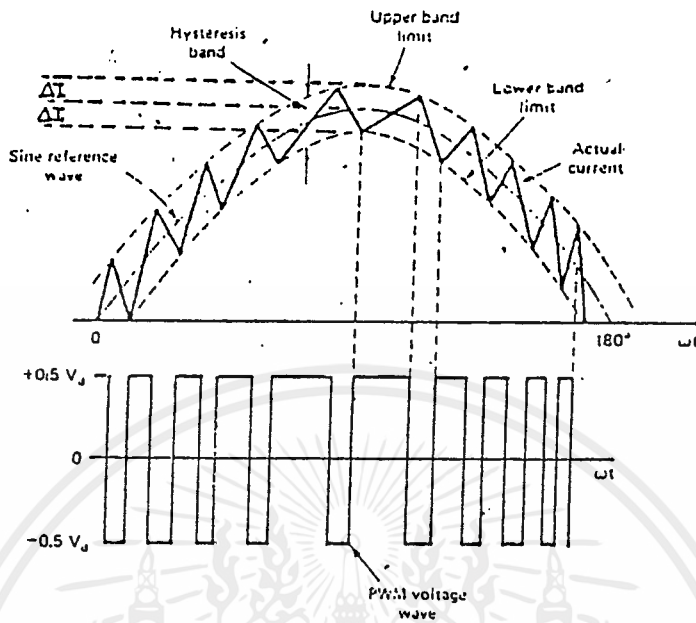
เทคนิค Adaptive Current-Control PWM Inverter

จุดประสงค์ของเทคนิคนี้เพื่อให้รูปคลื่นกระแสที่เกิดขึ้นแปรตามรูปคลื่นอ้างอิง ซึ่งมีลักษณะดังรูปแบบที่ร่วมกันของเทคนิค PWM ใน Voltage-source inverters และเทคนิค current control ของ current-source inverters การ sensor กระแสจะเป็นส่วนที่สำคัญในการ adaptive วิธีการนี้ค่าของกระแสไหลด (instantaneous value of the load current) เปรียบเทียบกับค่าของรูปคลื่นไซน์อ้างอิง ความแตกต่างระหว่าง 2 สัญญาณจะอยู่ภายในค่าที่กำหนดโดยการ switching ของอินเวอร์เตอร์ระหว่าง maximum voltage กับ minimum voltage แสดงบล็อกการทำงานดังรูป

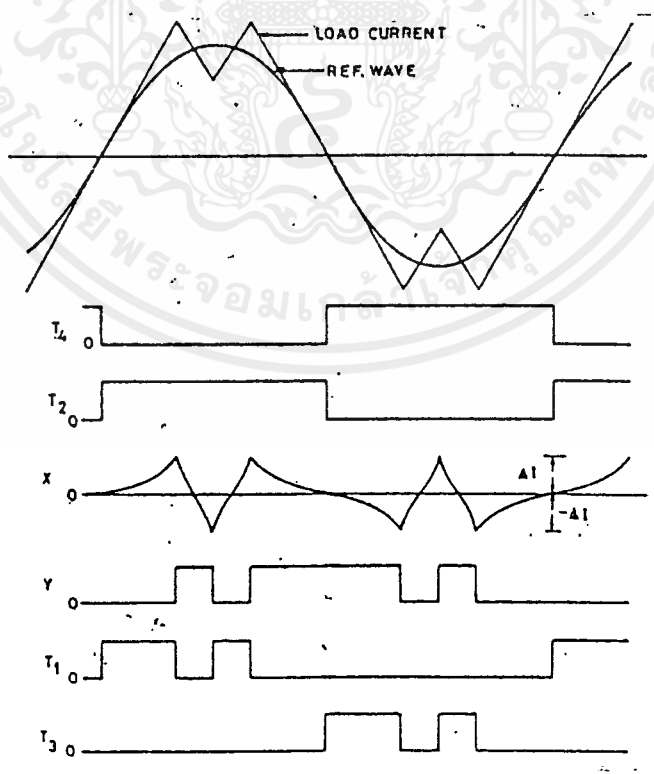


รูปที่ 4.1 บล็อกการทำงานพื้นฐานของ Adaptive current generation

รูปแบบการควบคุมประกอบไปด้วย หม้อแปลงกระแส, สัญญาณ sine อ้างอิงซึ่งสามารถปรับได้ทั้งขนาดและความถี่, hysteresis comparator, voltage\_source inverter ค่ากระแสไหลดได้มาจากหม้อแปลงกระแส นำมาเปรียบเทียบกับสัญญาณอ้างอิง เมื่อไรก็ตามที่กระแสไหลดจริงเบี่ยงเบนจากค่าอ้างอิงโดยมีค่ามากกว่าค่าที่กำหนดไว้  $(\Delta I)$  inverter จะทำงานเพื่อลดค่าเบี่ยงเบนนี้ ดังนั้นกระแสจริงจะถูกจำกัดภายใต้ความกว้าง  $2\Delta I$  และมีรูปคลื่นอ้างอิงสำหรับรูปคลื่นกระแส และ รูปคลื่นโวลเตจแสดงดังรูป



รูปที่ 4.2 คลื่นกระแสและรูปคลื่นโวลเตจ

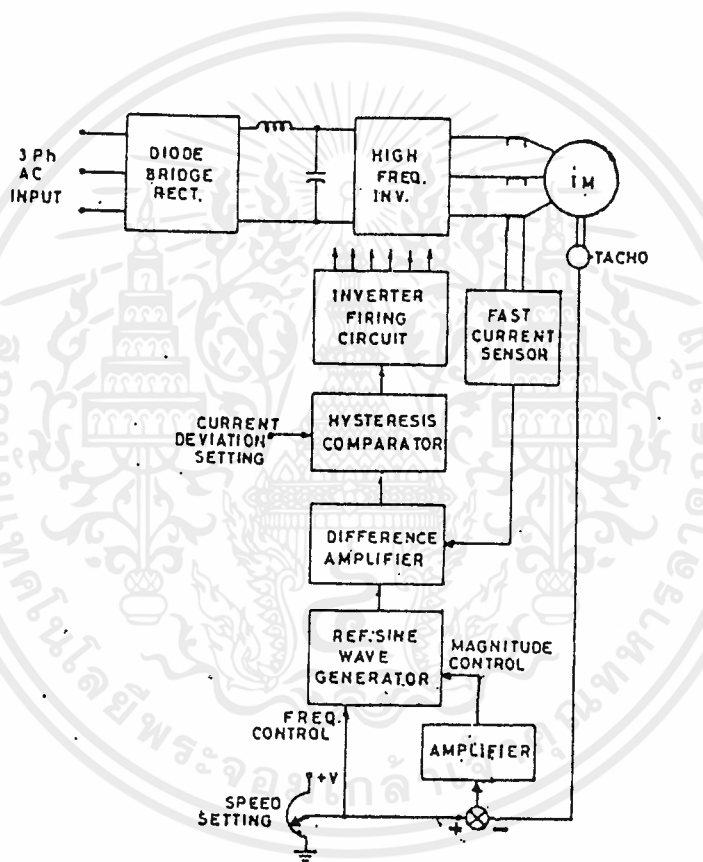


รูปที่ 4.3 คลื่นที่จุดต่างๆของวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตีพิมพ์และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3 เฟส inverter ใน project นี้ให้ three half bridge inverter โวลเตจที่ไหลจะสวิงอยู่ระหว่าง  $+V_d/2$  และ  $-V_d/2$  ดังนั้นรูปคลื่นอ้างอิงที่ใกล้ศูนย์ rise time และ falt time ของกระแสไหลจะมีค่าเท่ากัน แต่ที่ค่าสูงสุดของรูปคลื่นอ้างอิง กระแสจะตกอย่างรวดเร็ว

ในแต่ละกรณี การเบี่ยงเบนกระแสไหลสามารถที่จะถูกตรวจจับ และ load voltage จะ reverse เพื่อทำให้กระแสติดตามรูปคลื่นอ้างอิง วิธีการนี้ กระแสไหล จะถูกควบคุมเนื่องจากการผิดปกติด้านไหลและอินเวอร์เตอร์ จะถูกสวิตช์เพื่อจำกัดกระแสรูปคลื่นกระแสไหลจะดีกว่า ลักษณะของ current-source inverter



รูปที่ 4.4 การจำลองระบบควบคุมพื้นฐานที่สมบูร์น

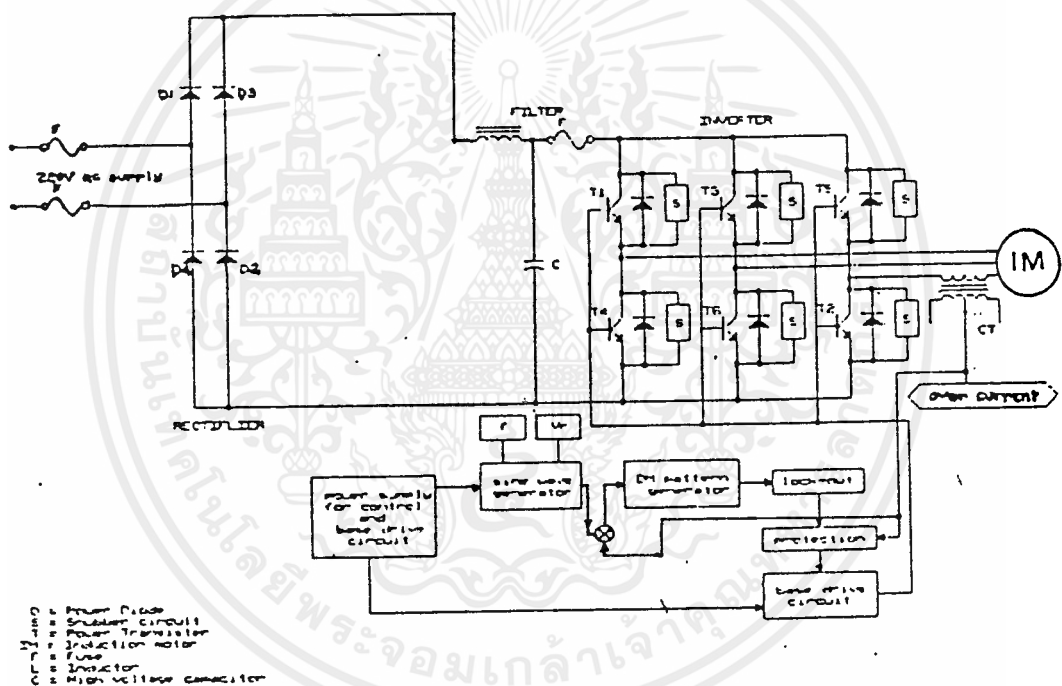
บล็อกไดอะแกรมของรูปที่แสดง วงจรกำลังประกอบไปด้วย diode bridge rectifier ซึ่งจะคงค่า voltage dc link และ LC filter จะกรองให้ ripple ลดลงเพื่อจ่ายเข้า inverter วงจรควบคุมประกอบด้วยแหล่งกำเนิดสัญญาณ sine reference, differential amp, hysteresis compaator และวงจร inverter firing การเบี่ยงเบนของความเร็วจริงจากความเร็วอ้างอิงจะถูกนำมาเปรียบเทียบกับความแตกต่างและเข้าสู่ hysteresis comparator เพื่อสร้างสัญญาณในการสวิตช์ transist inverter เพื่อลดความแตกต่างของกระแส

## บทที่ 5

## ระบบวงจรควบคุมแบบ Adaptive current control และวงจรกำลังของ inverter

ในบทนี้ จะกล่าวถึงระบบวงจรควบคุมทั้งหมด และวงจรกำลังที่ได้ออกแบบสร้างขึ้นเป็นระบบซึ่งประกอบด้วย รีคตีไฟเออร์ ดิซคิงค์ และอินเวอร์เตอร์ เพื่อทดสอบการทำงานของเทคนิค Adaptive control เมื่อนำไปใช้กับอินเวอร์เตอร์ชนิดจ่ายแรงดันที่มีโหลดเป็นมอเตอร์เหนี่ยวนำ

## 5.1 ระบบวงจรกำลังที่ออกแบบและสร้างขึ้น



รูปที่ 5.1

วงจรกำลังตามรูปที่ 5.1 ประกอบด้วยส่วนสำคัญ ดังนี้

1. วงจรส่วนแปลงกระแสสลับ 1 เฟส เป็นกระแสตรง และ LC ฟิลเตอร์
2. วงจรส่วนกรองกระแสตรง (LC ฟิลเตอร์) ทางด้านอินพุตอินเวอร์เตอร์
3. อินเวอร์เตอร์ 3 เฟสชนิดเฟาเวอร์ทราซิสเตอร์

เอกสารนี้เป็นวงจรถ่ายแบบ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การทำงานของวงจรหลัก

### 5.1.1 วงจรส่วนแปลงไฟกระแสสลับ 1-เฟสให้เป็นไฟกระแสตรงและ LC ฟิลเตอร์

วงจรส่วนนี้ประกอบด้วย ไดโอด 4 ตัวต่อกันแบบ ฟูลบริดจ์ (full bridge) ทำหน้าที่รับไฟ ac อินพุตจากไลน์ 1 เฟสแล้วเปลี่ยนเป็นไฟกระแสตรงที่มีริปลีกก่อนเข้าสู่ LC ฟิลเตอร์เพื่อกรองให้เรียบดังนั้นเพื่อที่จะรับไป ac อินพุตดังกล่าว บริดจ์ไดโอดในทางปฏิบัตินี้จะต้องสามารถรับอินพุได้อย่างน้อย 115 % ของแรงดันขาเข้า แต่ต้องคำนึงถึง over voltage อีกด้วย ค่ากระแสสลับก็ต้องเพื่อไว้ในขณะที่เกิดการกระชากกระแสอีกถึง 50 % สำหรับในกรณี ของบริดจ์ไดโอดเรกติไฟเออร์นี้ สามารถคำนวณหาแรงดันไฟกระแสตรงเฉลี่ยที่จะจ่าย ดังนี้

$$V_{out(dc)} = [2V_m (R_L)] / (R_c + R_L)$$

เมื่อ  $V_m$  = แรงดันพีค ac ไลน์อินพุต

$R_L$  = ความต้านทานโหลด

$R_c$  = ความต้านทาน chock L

$$\text{แรงดันริปลีกที่เกิดขึ้น} = 3V_m / [3 - \sqrt{2}] w^2 LC$$

$$\text{กระแสริปลีก} = 4V_m / [3\sqrt{2}] 2wLI$$

$$\% \text{ ริปลีก} = 100 / [6\sqrt{2}] w^2 LC$$

ค่าอินดักแตนซ์ของ choke L ที่ควรเลือกใช้คำนวณได้โดยอาศัยเงื่อนไข  $I_{ac} < I_{dc}$  ดังนั้น

$$4V_m / [6\sqrt{2}] wLI = 2V_m / [3] R_{L(max)} I \text{ และ } R_{L(max)} = 3wI$$

$$L = R_{L(max)} / 3w$$

ในระบบที่ใช้ไดโอดเป็นเรกติไฟเออร์ จะทำให้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุตดีขึ้นและค่าริปลีกมีค่าไม่สูงมากเมื่อเทียบกับเรกติไฟเออร์ที่สามารถควบคุมแรงดันได้ (controllable rectifier) ที่ใช้ phase control

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.2 วงจรส่วนกรองกระแสตรงให้เรียบ (LC filter)

ในเทคนิค PWM อินเวอร์เตอร์ แรงดันดีซีลิงค์ หรือ แรงดันที่ ดีซีบัล ไม่จำเป็นต้องมีการเปลี่ยนแปลงไปตามความถี่เหมือน 6-step อินเวอร์เตอร์ แต่จะคงที่แรงดันไว้เสมอ ไม่ว่าโพลของอินเวอร์เตอร์มีการเปลี่ยนแปลงไปก็ตาม

ตัวเหนี่ยวนำ  $L$  จะป้องกันการกระชากกระแส โดยไม่ให้มีการเปลี่ยนแปลงกระแสเร็วเกินไปถ้าใช้ค่า  $L$  มากจะไม่มี ริปเปิลของกระแส แต่จะทำให้แรงดันดีซีตกไปในขณะที่ตัวเก็บประจุ  $C$  ถ้ามีค่ามากจะทำให้ voltage regulation ดี ซึ่งไม่ทำให้เกิดการกระเพื่อมของแรงดัน ดีซีลิงค์ แต่ในการชาร์จ ประจุจะถึงกระแสมากในช่วงแรก ดังนั้นในระบบอินเวอร์เตอร์ชนิดจ่ายแรงดันจึงควรมีค่า  $C$  ขนาดใหญ่เพียงพอและทนแรงดันสูง เพื่อจะได้มั่นใจว่าไม่เกิดริปเปิลของแรงดันดีซีลิงค์ ที่จะจ่ายให้กับอินเวอร์เตอร์และค่าที่เหมาะสมของ LC ฟิเตอร์ ควรจะให้ค่า  $L$  มีค่าน้อยส่วนค่า  $C$  มีค่ามากเพื่อให้ค่าอิมพีแดนซ์ทางด้านอินพุตอินเวอร์เตอร์ต่ำ

### 5.1.3 วงจรกำลังอินเวอร์เตอร์ 3 เฟส

วงจร 3 เฟสอินเวอร์เตอร์จะเป็นวงจรที่สำคัญที่สุดของระบบ AC drive นี้เพราะจะทำหน้าที่เปลี่ยนกระแสตรงเป็นกระแสสลับ และสามารถปรับเปลี่ยนแรงดันและความถี่เอาท์พุทได้ สาเหตุที่เลือกเอาเพาเวอร์ทรานซิสเตอร์เป็นอุปกรณ์สวิตชิง เพราะมีความเร็วในการสวิตชิงสูง เมื่อเทียบกับไทรสเตอร์และที่สำคัญเทคนิค adaptive แบบนี้ สามารถออกแบบควบคุมความถี่สวิตชิงที่มีค่ามากที่สุดเพื่อให้เหมาะสมกับการทำงานของเพาเวอร์ทรานซิสเตอร์ นอกจากนี้เทคนิคการ adaptive ยังสามารถกำหนดขอบเขตของการสวิตชิง อยู่ในช่วงการทำงานที่เหมาะสมของเพาเวอร์ทรานซิสเตอร์ได้อีกด้วย วงจรกำลัง 3 เฟสอินเวอร์เตอร์ที่ออกแบบสร้างขึ้นเป็นชนิดจ่ายแรงดัน เพราะควบคุมง่าย แต่ปัญหาที่สำคัญมากของอินเวอร์เตอร์ชนิดนี้ คือ การลัดวงจรในกึ่ง ซึ่งจะทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้

ข้อดีของเพาเวอร์ทรานซิสเตอร์อีกข้อหนึ่งคือ ไม่ต้องมีวงจรช่วยหยุดนำกระแส ทำให้การควบคุมไม่ยุ่งยากเพียงแต่ควบคุมกระแสที่จ่ายแก่ขาเบส ก็จะสามารถควบคุมการนำ และหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์ได้ นอกจากนี้เพาเวอร์ทรานซิสเตอร์จะเหมาะสมกับระดับงานขนาดปานกลาง และในขณะนี้กำลังมีการพัฒนาขีดความสามารถของเพาเวอร์ทรานซิสเตอร์ให้ มีกำลังสูงกว่านี้

ส่วนฟริววิลลิงไดโอด ที่ต่อขนานกับเพาเวอร์ทรานซิสเตอร์ จะต้องเป็นชนิดฟื้นตัวเร็ว (fast recovery diode) ต่อแบบ anti parallel ก็เพื่อให้ทางเดินของกระแสไหลอย่างต่อเนื่องเมื่อโพลเป็นชนิดอินคัททิฟโพล

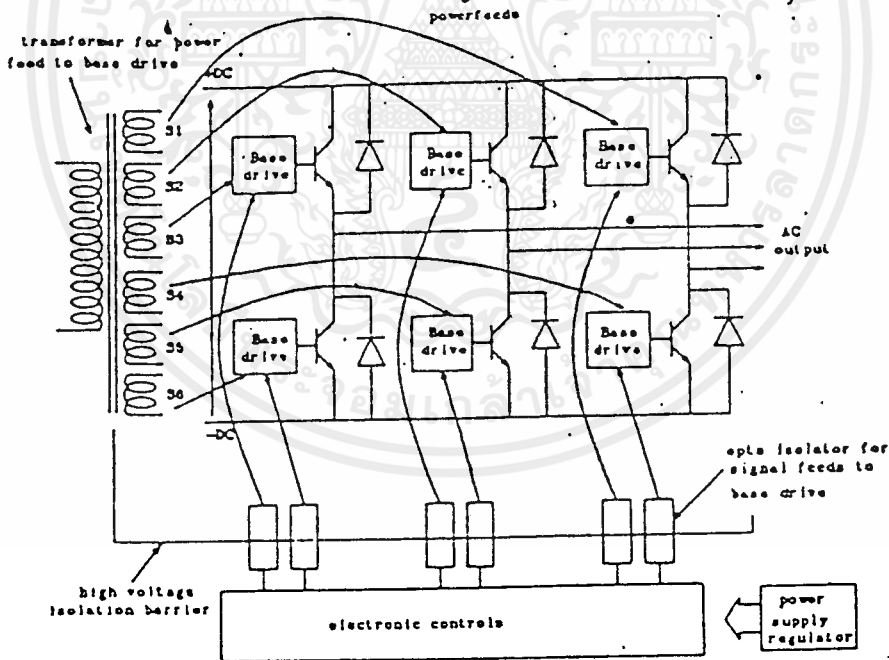
เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันวิจัยสวทช. ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.4 วงจรป้องกันวงจรหลัก (main circuit protection)

ระบบที่ดี จะต้องมีส่วนวงจรป้องกันสมบูรณ์ที่สุด อาจจะเป็นอุปกรณ์ป้องกัน เช่น ฟิวส์ เบรกเกอร์ แต่ถ้าจะให้ปลอดภัยที่สุดจะต้องมีวงจรป้องกันกระแสเกินหรือแรงดันเกิน อย่างเช่น วงจร crow bar แต่ในระบบนี้มีวงจรป้องกันหนึ่งแห่งคือ ทางด้านกระแสออกก่อนเข้ามอเตอร์ได้ ใช้ CT เป็นตัวจับและนำสัญญาณไปเปรียบเทียบกับค่าที่ตั้งไว้ในวงจรควบคุม ทำให้อินเวอร์เตอร์หยุดทำงานเมื่อมีกระแสฟอลต์เกิดขึ้นสามารถป้องกันระบบไว้ได้อย่างปลอดภัย

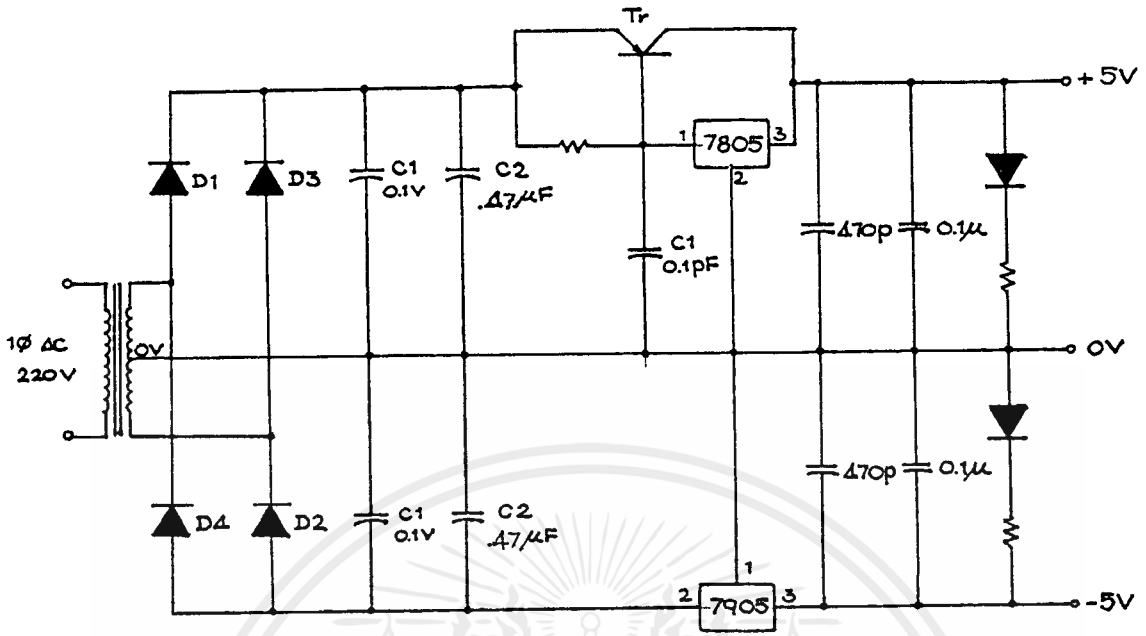
### 5.2 ระบบแหล่งจ่ายไฟและการแยกส่วนระหว่างวงจรควบคุมและวงจรกำลัง

แหล่งจ่ายไฟให้แก่วงจรควบคุมได้จากแรงดันไฟ เอซี ที่ผ่านวงจรกรองสัญญาณรบกวนและนำมาทำเป็นแหล่งจ่ายไฟตรงเรกกูเลตที่มีระดับแรงดันหลายระดับ คือ +5, GND, -5, -15, +15, -12, +12



รูปที่ 5.2 แสดงระบบจ่ายไฟและการแยกส่วน (DC regulated power supply)

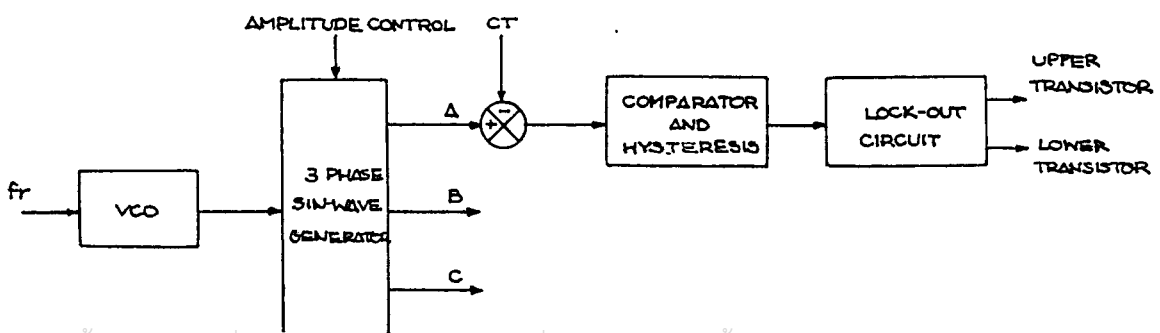
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 แสดงวงจรแหล่งจ่ายไฟตรงให้กับวงจรขับเบสเพาเวอร์ทรานซิสเตอร์

เนื่องจากเพาเวอร์ทรานซิสเตอร์แต่ละตัวจะทำงานที่คิกซ์ไฟฟ้าแตกต่างกันจึงต้องมีการแยกกราวด์ของเพาเวอร์ทรานซิสเตอร์แต่ละตัวออกจากกันนอกจากนี้ยังต้องการแยกส่วน (isolate) วงจรควบคุมออกจากวงจรกำลังโดยส่วนมากอาจใช้ฉนวนทรานส์ฟอร์เมอร์หรือ รูปที่ 5.2 แสดง แหล่งจ่ายไฟและการแยกส่วนโดยใช้ opto isolator ซึ่งจำเป็นต้องใช้แหล่งจ่ายไฟตรงเรคทูล์คที่เป็นอิสระ กันทั้ง 6 ชุดเพื่อจ่ายให้กับวงจรขับเบสโดยได้จากหม้อแปลงตัวเดียวกันจ่ายไฟทั้งไฟบวกและไฟลบซึ่งสามารถขยายกระแสได้เพียงพอกับความต้องการจองกระแสเบสของกระแสเบสของเพาเวอร์ทรานซิสเตอร์ในวงจรกำลังวงจรของแหล่งไฟตรงเรคทูล์คสำหรับวงจรขับเบสที่กล่าวนี้ แสดงในรูปที่ 5.3

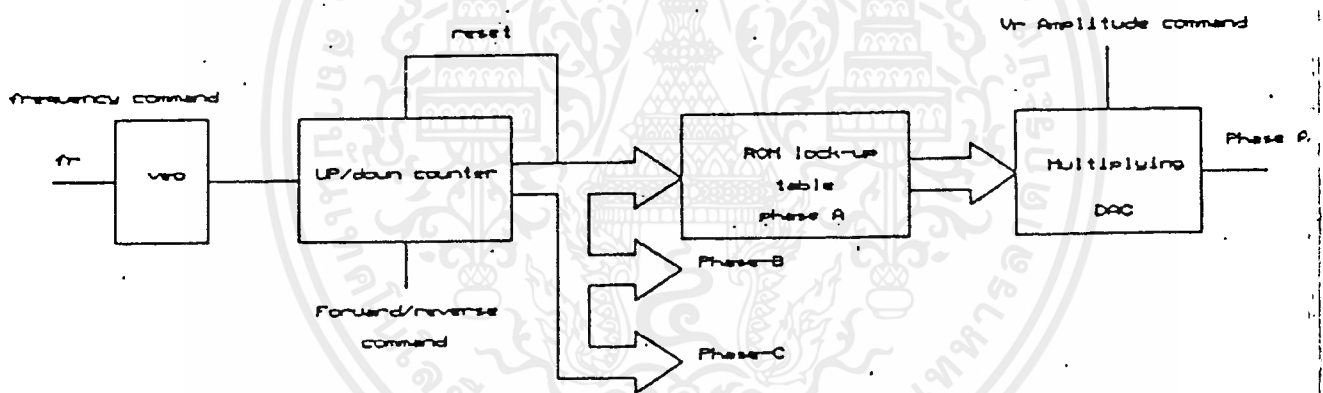
5.3 การออกแบบและสร้างวงจรควบคุม adaptive current



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดรูปที่ 5.4 หาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกไดอะแกรมของรูป 5.4 ซึ่งประกอบด้วยฟังก์ชันต่างๆ ดังนี้

- VCO ทำหน้าที่เปลี่ยนแรงดันอนาล็อกที่แทน frequency command ใช้เป็นสัญญาณนาฬิกาที่มีความถี่ frequency เพื่อส่งต่อให้กับวงจรสร้างสัญญาณนับในหน่วยสร้างสัญญาณอ้างอิงรูปไซน์ 3
- หน่วยรับสัญญาณอ้างอิงรูปไซน์ 3 เฟส ซึ่งสามารถปรับเปลี่ยนแอมพลิจูดและความถี่ตามที่ต้องการสำหรับเอาต์พุตของอินเวอร์เตอร์ โดย frequency เป็นความถี่ของสัญญาณไซน์ซึ่งถูกควบคุมโดย frequency command และ แอมพลิจูดนี้จะเป็นสัดส่วนโดยตรงกับแรงดัน  $V_c$  ซึ่งเป็นสัญญาณอนาล็อกที่แทน voltage command
- Comparison and hysteresis เป็นตัวเปรียบเทียบสัญญาณระหว่าง sine wave และ Phase current ซึ่งใช้ CT sense จากกระแสเข้ามอเตอร์จะได้สัญญาณเป็น PWM
- ล็อคเอาต์ ทำหน้าที่แยกสัญญาณควบคุมเฟสเวอรัทธานซิสเตอร์ตัวบนและตัวล่างของแต่ละกึ่งใน inverter แบบบริดจ์ และยังได้สร้าง dead time เพื่อป้องกันการลัดวงจรของแต่ละกึ่ง เนื่องจากการทำงานพร้อมกันของเฟสเวอรัทธานซิสเตอร์ตัวบนและตัวล่าง



รูปที่ 5.5 แสดงบล็อกไดอะแกรมหลักการสร้างสัญญาณคลื่นไซน์ 3 เฟส

### 5.3.1 การออกแบบและสร้างสัญญาณคลื่นไซน์ 3 เฟส

จากรูปที่ 5.5 เป็นการสร้างสัญญาณไซน์เพื่อทำเป็นสัญญาณอ้างอิง ทำได้โดยการเก็บข้อมูลของคลื่นรูปไซน์อยู่ในรูป look up table ไว้ในหน่วยความจำแบบ EPROM โดยแต่ละข้อมูลเป็นเลขดิจิตอลที่แทนค่า แอมพลิจูดของคลื่นไซน์ที่แทนค่าที่มุมต่างๆ ค่าความละเอียดของคลื่นไซน์ขึ้นอยู่กับจำนวนข้อมูลที่เก็บไว้ ดังนั้นถ้าสมมติว่ามีการเก็บข้อมูลรูปไซน์หนึ่งไซเคิลจำนวน  $2^8$  หรือ  $2^{16}$  ข้อมูล ดังนั้นข้อมูลแต่ละตำแหน่งจะอยู่ห่างกัน 1,406 องศา ข้อมูลที่จะเก็บในหน่วยความจำเก็บอยู่ในรูปของเลขฐานสิบหกสามารถคำนวณหาค่าของข้อมูลเหล่านี้จากสมการ 5.1

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_m \sin \omega t = [V_{r-f} R_o (A_1/2 + A_2/4 + A_3/8 + A_4/16 + A_5/32 + A_6/64 + A_7/128 + A_8/256)/R_{14}] - V_{r-f} R_o / R_o \quad [5.1]$$

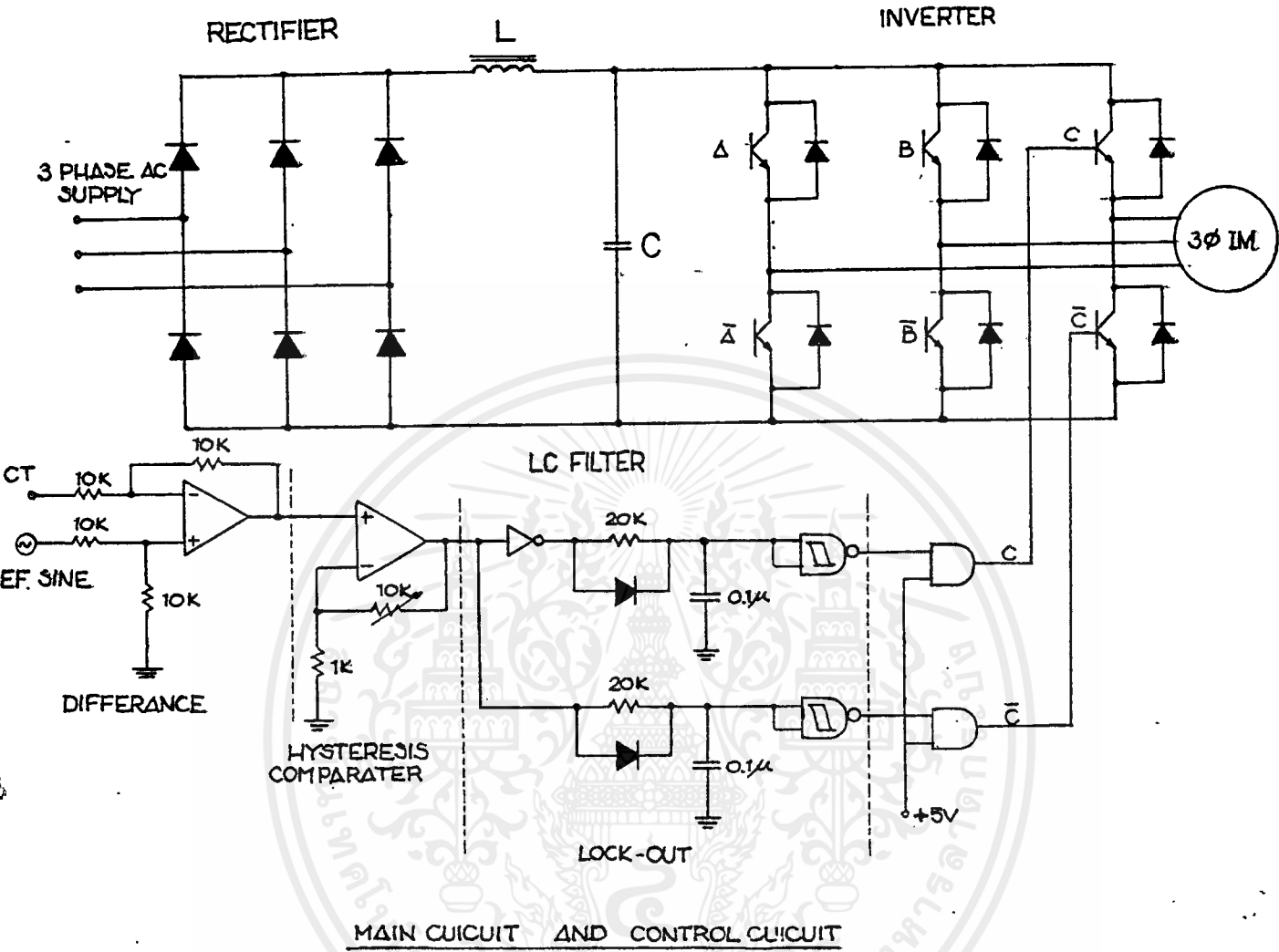
เมื่อ  $V_m$  = แรงแดันสูงสุดคลื่นไซน์  
 $V_{r-f}$  = แรงแดันไฟกระแสตรงซึ่งเป็นแรงแดันอ้างอิง  
 $A_1 - A_8$  = ข้อมูลที่คำนวณได้เมื่อแปลงเป็นเลขฐาน 2  
 $R_o, R_{14}, R_{15}$  = ค่าความต้านทานโดยที่  $R = 2R$   
 (ดูรูปที่ 5.6 ของวงจรสร้างคลื่นรูปไซน์)

ค่าของข้อมูลทั้ง 256 ข้อมูลนี้ถูกแสดงในตาราง ของภาคผนวก การสร้างข้อมูลของสัญญาณไซน์ โดยเก็บไว้ในหน่วยความจำแล้วใช้การอ้างอิงแอดเดรสเพื่อเรียกข้อมูลออกมาใช้งานเป็นวิธี การของการเปิดตาราง (look-up table) การอ้างอิงแอดเดรสจะใช้ไอซีเบอร์ 4516 ซึ่งเป็น 8 bit up/down counter เป็นตัวนับสัญญาณนาฬิกาและใช้ไอซีเบอร์ 4046 เป็น VCO เป็นตัวสร้างสัญญาณนาฬิกา ในการนับนี้จะนับขึ้นจาก 0 ถึง 255 หรือนับลงจาก 255 ถึง 0 ซึ่งเป็นการนับคลื่นไซน์ครบหนึ่งไซเคิลตัวนับจะมีการรีเซ็ตแล้วกลับมาเริ่มนับใหม่เพื่อสร้างคลื่นไซน์ไซเคิลถัดไป ในการออกแบบถ้าต้องการสัญญาณไซน์มีความถี่จาก 0-10 KHz ดังนั้นความถี่ของสัญญาณนาฬิกา  $f_c$  จึงมีค่าระหว่าง 0-25.6 KHz โดยประมาณ ที่เอาท์พุทของ EPROM จะเป็นสัญญาณดิจิตอลจึงต้องเปลี่ยนเป็นสัญญาณอนาล็อกของรูปไซน์ โดยใช้ DAC ไอซีเบอร์ 1406 ที่สามารถควบคุม voltage command เพื่อปรับเปลี่ยนแอมพลิจูดของคลื่นไซน์ได้และสัญญาณอนาล็อกรูปไซน์ที่จะต้องผ่านวงจร current to voltage converter เพื่อเปลี่ยนสัญญาณอนาล็อกที่อยู่ในรูปกระแสให้เป็นแรงแดันที่เป็นคลื่นไซน์สามารถนำไปใช้งานได้

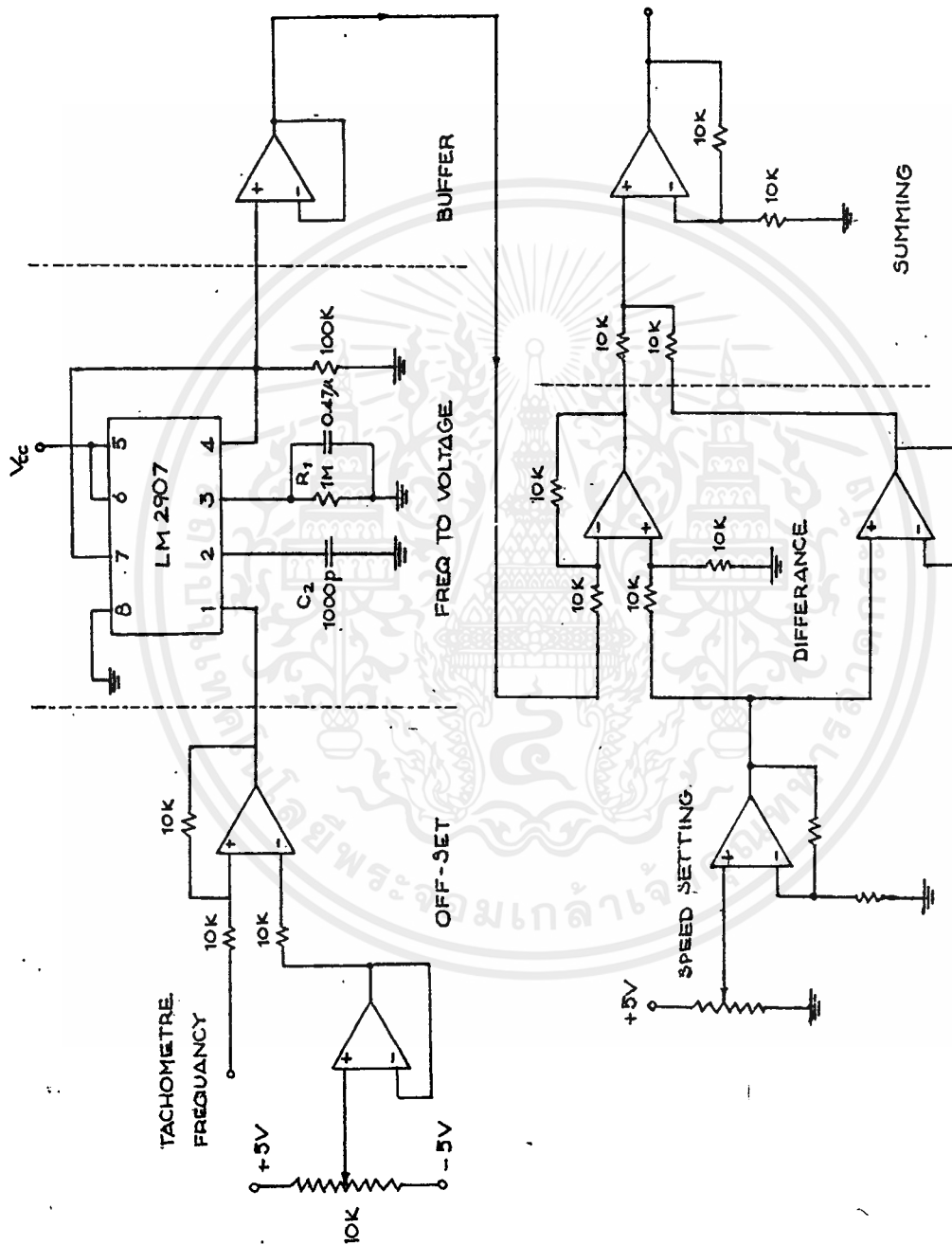
ดังนั้นสัญญาณไซน์ที่สร้างจากวงจรนี้สามารถปรับเปลี่ยนความถี่ได้โดยการปรับเปลี่ยนแรงแดันไฟตรงที่แทน frequency command ที่ VCO ในขณะที่เดียวกันแอมพลิจูดของสัญญาณไซน์ก็สามารถปรับเปลี่ยนได้โดยการเปลี่ยนแปลงแรงแดันกระแสตรงที่  $V_{r-f}$  ของ DAC ซึ่งก็คือ voltage command  $V_r$  ลักษณะของสัญญาณไซน์ที่สร้างขึ้นนี้จึงเป็น VVVF

ทำนองเดียวกันที่เฟส B และเฟส C ของสัญญาณไซน์ก็มีการเก็บข้อมูลที่มีค่าเหมือนเฟส A เพียงแต่มีการเลื่อนตำแหน่งไปจากเฟส A เท่ากับ 120 และ 240 องศาตามลำดับส่วนสัญญาณควบคุมต่างๆ ก็เป็นสัญญาณเดียวกันกับเฟส A นอกจากนี้การกลับเฟสซีแควนซ์ของสัญญาณไซน์ทำได้โดยอาศัย forward /reverse command ของ counter มีประโยชน์ในการกลับเฟสหรือเปลี่ยนทิศการหมุนของมอเตอร์  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่  
 เห็นด้วยว่า ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

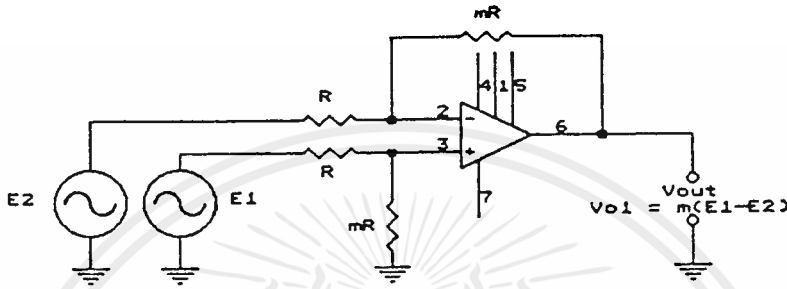


FEED-BACK CONTROL CIRCUIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

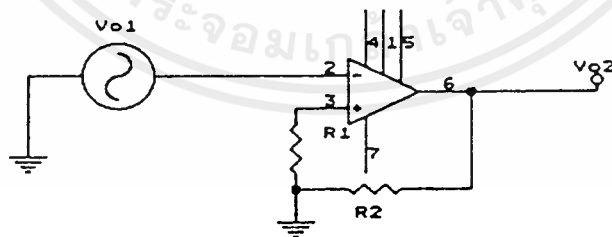
5.3.2 ส่วน Comparison และ Hysteresis

ส่วน comparator, hysteresis จะเป็นส่วนที่ทำการเปรียบเทียบระหว่างสัญญาณไซน์อ้างอิง ที่เราร่างกับสัญญาณที่จับมาจาก current transformer ซึ่งลักษณะของวงจรขยายสัญญาณแบบดิฟเฟอเรนเชียลจะเป็นดังนี้



รูปที่ 5.8 แสดงวงจรขยายสัญญาณแบบดิฟเฟอเรนเชียล

ซึ่งวงจรที่ใช้ในการทำโปรเจกต์นี้จะใช้ค่า  $m = 1$  ซึ่งจะทำให้  $V_o = E_1 - E_2$  และ  $E_1$  ของเราคือ ค่าไซน์อ้างอิง และ  $E_2$  คือค่าสัญญาณที่จับมาจาก current transformer และจะนำสัญญาณเอาท์พุทนี้ไปเข้าวงจรเปรียบเทียบที่มีฮิสเตอร์ซิส ซึ่งลักษณะของวงจรเป็นดังนี้

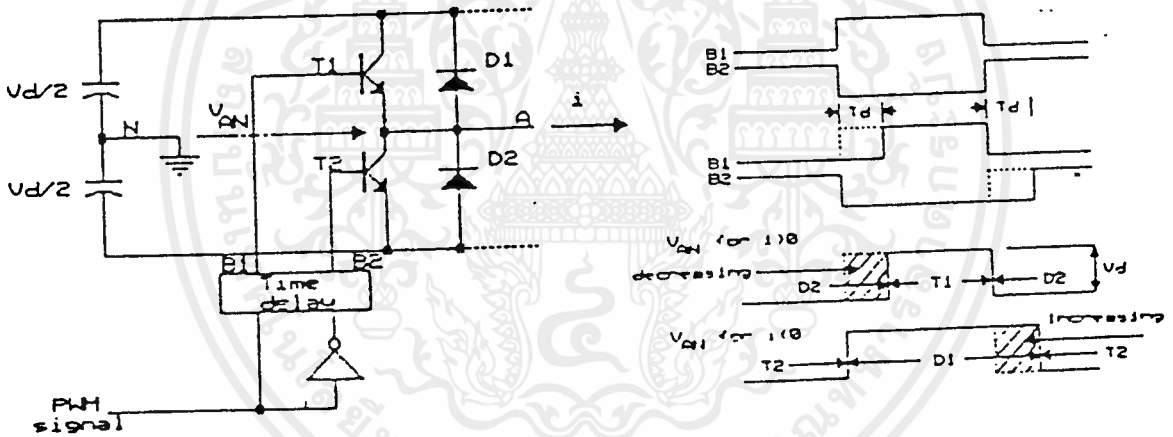


รูปที่ 5.9 แสดงวงจรเปรียบเทียบที่มีฮิสเตอร์ซิส

จากวงจรจะได้ Upper threshold voltage =  $V_{u.c} = R_1 / (R_1 + R_2)$  และ lower threshold voltage =  $V_{l.c} = R_2 / (R_1 + R_2)$  นั่นคือ กรณีที่  $V_{o1}$  มีค่ามากกว่า  $V_{u.c}$  จะทำให้  $V_{o2}$  ถูกล็อกไว้ที่  $V_{u.c}$  และถ้า  $V_{o1}$  มีค่าน้อยกว่า  $V_{l.c}$  จะทำให้  $V_{o2}$  ถูกล็อกไว้ที่  $V_{l.c}$  แล้วนำสัญญาณเอาท์พุทที่  $V_{o2}$  ไปเข้าส่วนของวงจร lock out

5.3.3 วงจรล็อคเอาท์ (Lock out circuit)

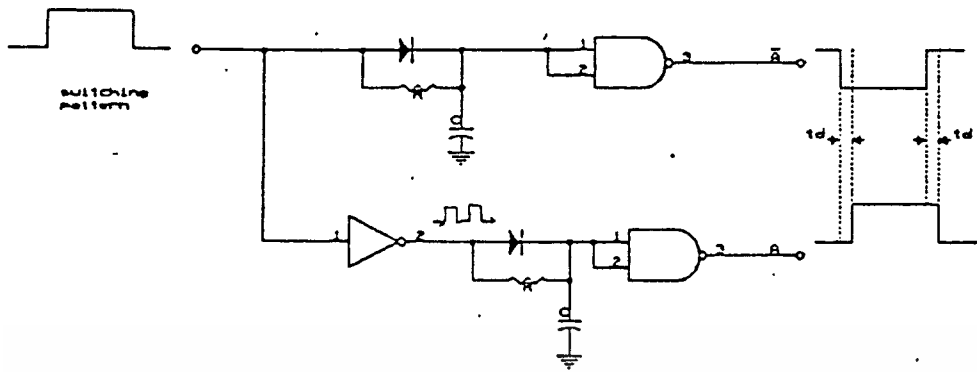
เป็นวงจรที่จะแยกสัญญาณที่จะนำไปควบคุมทรานซิสเตอร์ตัวบน และตัวล่างในกิ่งเดียวกันของ บริดจ์อินเวอร์เตอร์ตามรูปที่ 5.10 (a) โดยมีการสร้างเดดไทม์ dead time ซึ่งเป็นการป้องกันไม่ ให้เฟาเวอร์ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน ในขณะที่มีการสลับเปลี่ยนการนำกระแส อันเนื่อง จากผลสต่อเร็วใหม่ของทรานซิสเตอร์ซึ่งจะทำให้เกิดลัดวงจรในกิ่งชั่วขณะ ผลก็คืออาจทำให้เฟาเวอร์ ทรานซิสเตอร์เสียหายได้ หลักการสร้างเดดไทม์ทำได้โดยการหน่วงสัญญาณการนำกระแสของทรานซิส เตอร์แต่ละตัวออกไปเท่ากับ  $t_d$  ดังแสดงในรูปที่ 5.10 (b) วงจรล็อคเอาท์อย่างง่ายที่ออกแบบ แสดงได้ในรูปที่ 5.11



a) วงจรกำลังของอินเวอร์เตอร์      b) สัญญาณต่างๆเมื่อมีการสร้าง dead time

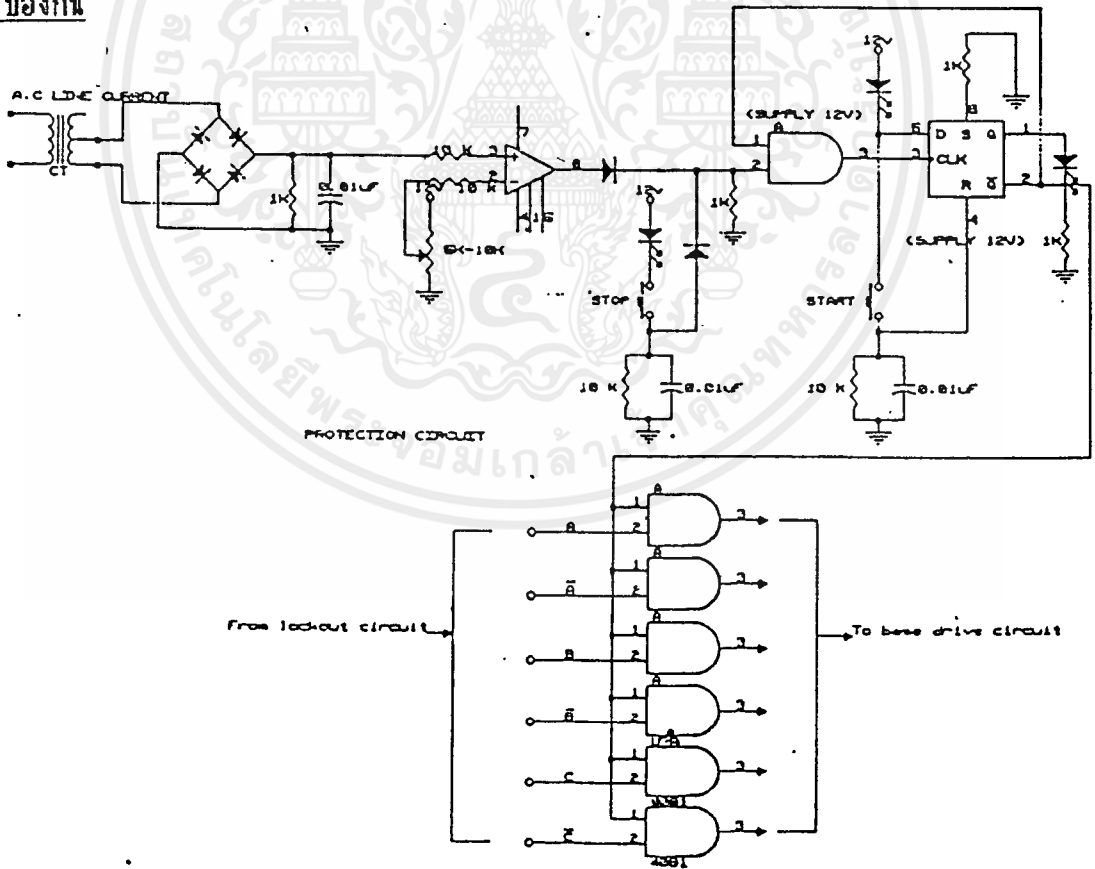
รูปที่ 5.10 แสดงหลักการสร้างวงจรล็อคเอาท์

ในทางทฤษฎีพบว่าถ้าค่าของเดดไทม์สูงจะทำให้แรงดันมูลฐานมีค่าลดลงไปจากเดิม และจะมีผล ทำให้มีอาร์โมนิคส์อันดับต่ำมีค่าสูงขึ้น ดังนั้นการกำหนด ค่าเดดไทม์ควรกำหนดให้มีค่า ที่เหมาะสมซึ่งมี ความสัมพันธ์กับค่า  $t_r, t_f$  ของทรานซิสเตอร์ จากการทดลองค่าที่เหมาะสม ได้เลือกค่าประมาณ 25 ไมโครวินาที ซึ่งสามารถตั้งค่าได้จากค่าคงที่เวลา RC ที่อยู่ในวงจรรูปที่ 5.11



รูปที่ 5.11 แสดงวงจรลอคเอาต์ที่ออกแบบ

5.4 วงจรป้องกัน



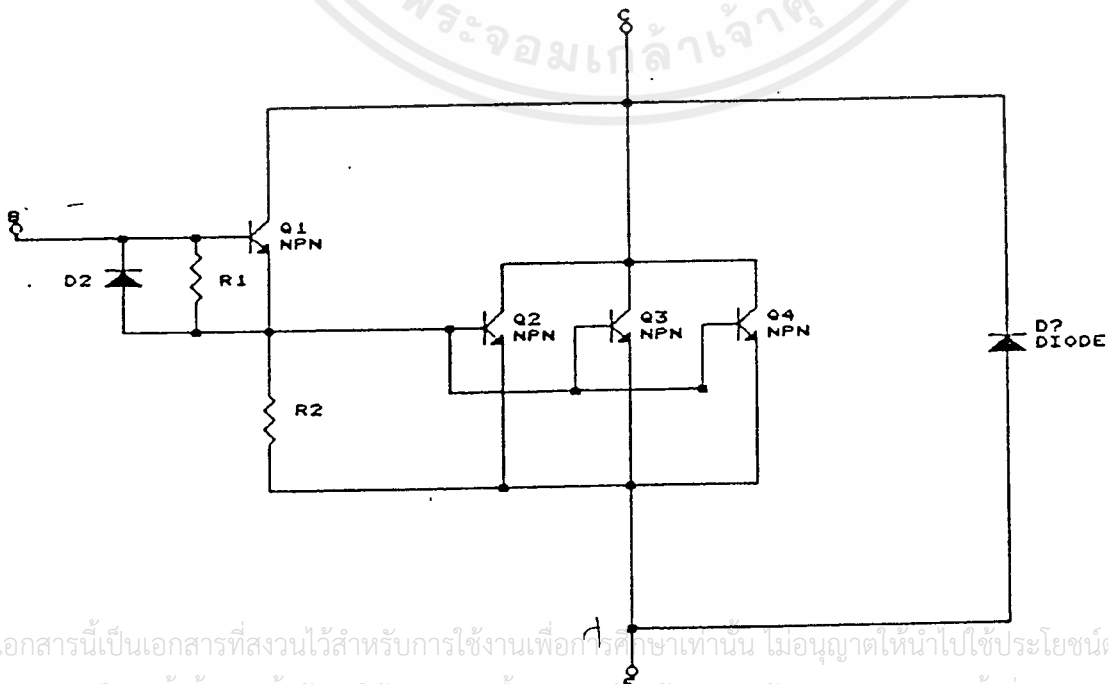
รูปที่ 5.12 แสดงวงจรควบคุมของการป้องกันวงจรหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรป้องกันที่สร้างขึ้นนี้ตามรูปที่ 5.12 จะทำหน้าที่ป้องกันระบบไว้ได้ กล่าวคือ เมื่อมีสัญญาณกระแสที่ผิดปกติจาก CT (current transformer) เกินกว่าค่าที่ตั้งไว้จะทำให้เอาต์พุตของวงจรนี้มี ลอจิกสถานะ "0" ซึ่งจะนำไป AND กับสัญญาณแพทเทอร์นที่ผ่านจากวงจรลอคเอาท์ ทำให้ เป็นการปิดกั้นไม่ให้สัญญาณแพทเทอร์นส่งออกไปยังวงจรขับเบสของเพาเวอร์ทรานซิสเตอร์ได้จะทำให้อินเวอร์เตอร์หยุดการทำงาน

### 5.5 วงจรขับเบส (Base Drive Circuit)

วงจรขับเบส จะออกแบบใช้กับเพาเวอร์ทรานซิสเตอร์มีทั้งหมด 6 ชุดด้วยกัน โดยใช้สำหรับวงจรกำลัง 3 เฟส อินเวอร์เตอร์ รูปที่แสดงข้างล่างแสดงวงจรของเพาเวอร์คาร์ลิงตันทรานซิสเตอร์ที่ใช้ในการทดลอง เบอร์ c1413A สามารถรับกระแสได้ 15 A และทนแรงดัน 400 V เหมาะกับการใช้งานด้าน AC drive เนื่องจากมีการคาร์ลิงตัน ดังนั้น จึงมีอัตราการขยายกระแสสูงทำให้ใช้กระแสเบสในการควบคุมน้อย เพราะโดยปกติแล้วเพาเวอร์ทรานซิสเตอร์ที่ไม่มีคาร์ลิงตัน จะมีอัตราการขยาย กระแสค่อนข้างต่ำ ข้อมูลตามตารางข้างล่างของเพาเวอร์ทรานซิสเตอร์มีค่าเวลาไต่ขึ้น ( $t_{on}$ ) เวลาไต่ลง ( $t_{off}$ ) และค่าสโตเรจใหม่ ซึ่งค่าเหล่านี้จะลดลงได้ถ้ามีวงจรขับเบสที่เหมาะสม ตามทฤษฎีควรให้กระแสเบสมีการไหลย้อนกลับและมีค่าเกือบเป็น 2 เท่าของกระแสเบสฟอร์เวิร์ด ในขณะที่ turn-off และกระแสเบสย้อนกลับควรจะไม่ให้มีการกระชากกระแสสูงค่าลบอย่างรวดเร็ว ในทางปฏิบัติควรให้มีการใส่ค่าอินดักเตอร์แฝง (stray inductance) เข้าไปในวงจรในส่วนเป็นรีเวอร์สไบอัสเพื่อที่จะไม่ให้ค่า  $-di/dt$  มากเกินไปอาจจะทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อที่จะให้กระแสในระหว่าง turn-on มีค่าน้อย ควรจะให้กระแสเบสมีการโอเวอร์ชุตของ ขอบขาขึ้นกระแสประมาณสองเท่าของค่ากระแสเบสที่สภาวะคงที่ รูปที่ 5.14 จะแสดงรูปของกระแสเบสที่จะทำให้การทำงานที่เหมาะสมสำหรับความเร็วของสวิตช์ที่ต้องการ ดังนั้นในการออกแบบวงจรขับเบสจึงคำนึงถึงการให้กระแสเบสอย่างเหมาะสม และการป้องกันเพาเวอร์ทรานซิสเตอร์ รูปที่ 5.15 แสดงวงจรขับเบสที่ได้ออกแบบขึ้นจะประกอบด้วยส่วนต่างๆที่สำคัญดังต่อไปนี้

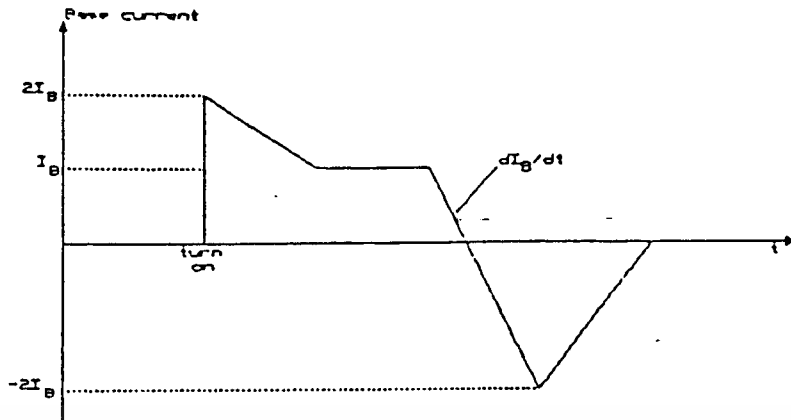
1. ส่วนแยกกราวด์ ระหว่างวงจรควบคุมและวงจรกิจัก เพื่อป้องกันการรบกวนและอันตรายจากไฟแรงดันสูง จากวงจรกิจักโดยใช้ออปโตคัปเปอเรอร์ (opto-coupler) ไอซีเบอร์ 4N25 โดยมีการต่อวงจรช่วยเพิ่มเติมในลักษณะที่เพิ่มขีดความสามารถในด้านความเร็ว และไม่ให้มีการเลื่อนเฟสระหว่างสัญญาณอินพุตและเอาต์พุต
2. ส่วนป้องกันไม่ให้เพาเวอร์ทรานซิสเตอร์อิ่มตัวจนเกินไป (over saturation) โดยใช้ไดโอด ซึ่งจะทำหน้าที่เรคทูล์กระแสเบสอย่างอัตโนมัติขึ้นอยู่กับกระแสคอลเลคเตอร์เพื่อให้เพาเวอร์ทรานซิสเตอร์ทำงาน อยู่ในสภาวะกึ่งอิ่มตัว (quasi saturation) เป็นผลทำให้ลดค่าสโตเรจไทม์
3. ส่วนของการโอเวอร์ชุตขอบขาขึ้นกระแสเบส โดยใช้สปีดอัปคาปาซิเตอร์  $C_2$  เพื่อเพิ่มความเร็วในการสวิตช์ เมื่อนำกระแส
4. ส่วนของการให้กระแสเบสไหลย้อนกลับโดยใช้ทรานซิสเตอร์  $T_4$  ช่วยในการรีเวอร์สไบอัส เพื่อเร่งการหยุดนำกระแสให้เร็วขึ้น
5. ส่วนของการจำกัดกระแสเบสที่เป็นลบ โดยใช้ตัวเหนี่ยวนำ  $L_1$  เพื่อป้องกันไม่ให้  $dI_B/dt$  ของกระแสเบสมีค่าสูงเกินไป

### การทำงาน

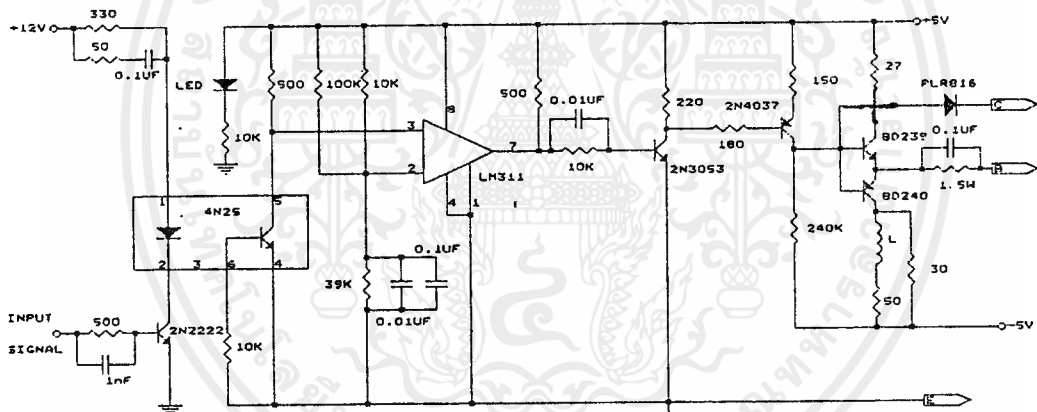
เมื่อพัลส์บวกของสัญญาณสวิตช์ถูกส่งให้กับวงจรขับเบส จะเป็นการฟอร์เวิร์ดไบอัสให้กับเพาเวอร์ทรานซิสเตอร์ โดยทรานซิสเตอร์  $T_4$  จะนำกระแสทำให้มีกระแสไหลออกเบสของทรานซิสเตอร์  $T_2, T_3$  จึงนำกระแสและขยายกระแสเพื่อจ่ายแก่เบสของทรานซิสเตอร์  $T_1$  ทำให้  $T_1$  นำกระแสในขณะที่ ทรานซิสเตอร์  $T_4$  จะไม่นำกระแส ดังนั้น จะมีกระแสไหลไปยังเบสของเพาเวอร์ทรานซิสเตอร์อย่างเพียงพอ เพาเวอร์ทรานซิสเตอร์จึงนำกระแส

เมื่อพัลส์ลบถูกส่งเข้ามาจะเป็นการรีเวอร์สไบอัสให้กับเพาเวอร์ทรานซิสเตอร์ โดยทรานซิสเตอร์  $T_4$  จะไม่นำกระแสทำให้  $T_2, T_3$  ไม่นำกระแสด้วยเหมือนกัน ดังนั้น จะมีกระแสไหลออกจาก เบสของทรานซิสเตอร์  $T_4$  ทำให้  $T_4$  นำกระแส ดังนั้น กระแสจึงไหลออกจากเบสของเพาเวอร์ทรานซิสเตอร์ทำให้เพาเวอร์ทรานซิสเตอร์หยุดนำกระแส

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.14 แสดงรูปร่างของกระแสเบสในทางอุดมคติ

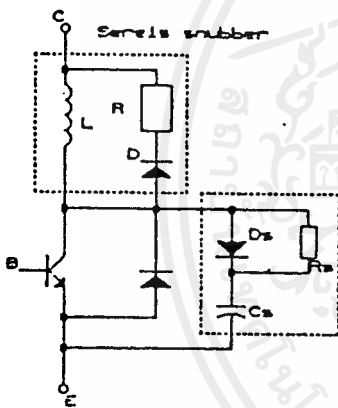


รูปที่ 5.15 แสดงวงจรขับเบส 1 ชุด

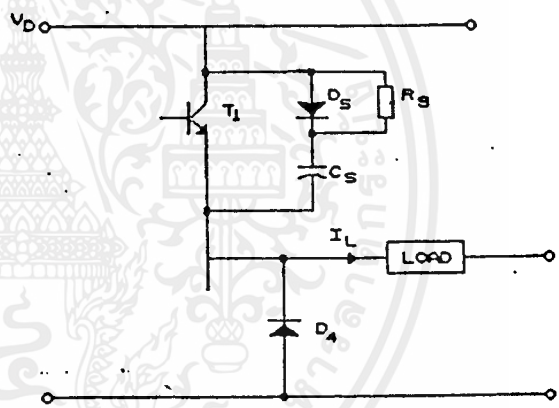
จากการทดลองพบว่าเพาเวอร์ซัพพลายที่จ่ายให้กับวงจรขับเบส โดยมีการเรกกูเลตแรงดัน ขนาด 8 โวลต์ ซึ่งจะมีโปร่งแรงดันอยู่ในระหว่าง  $\pm 2$  โวลต์ ซึ่งสามารถที่จะมีผลกระทบต่อการทำงานของ การขับเบสได้ สาเหตุของการเกิดสไปร์นี้เนื่องมาจากผลของการสวิทช์ของเพาเวอร์ทรานซิสเตอร์ ที่มีการดาร์ลิ่งตัน ซึ่งจะกระชากแรงดันของซัพพลาย เทคนิคอย่างหนึ่งที่สามารถที่จะแก้ได้คือ ติดตั้งตัวเก็บประจุขนาด 2200 ไมโครฟารัด ระหว่างแรงดัน DC และกราวด์ และต้องติดตั้งในแผ่นปริ้นท์ (PCB) เพื่อให้ค่าอินดักแตนซ์ของสายซัพพลายอยู่ในรูปของการดีคัปปลิง (decoupling) กับตัวเก็บประจุทำให้สามารถลดอิมพีแดนซ์ของแหล่งจ่ายและลดการเหนี่ยวนำแม่เหล็กจากการแผ่กระจาย ที่แฝงอยู่

5.6 การออกแบบวงจรสแน็บเบอร์ (Snubber Circuit)

วงจรสแน็บเบอร์เป็นวงจรช่วยภายนอกที่ใส่เพิ่มเข้าไปให้กับเพาเวอร์ทรานซิสเตอร์แต่ละตัวเพื่อป้องกันไม่ให้มีกระแสและแรงดันเกินค่าพิกัดโดยไม่มีผลกระทบต่อการทำงานของวงจรหลัก วงจรสแน็บเบอร์มีทั้งแบบอนุกรมและแบบขนานโดยแบบอนุกรมจะช่วยลดสไปค์ของกระแส (current spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ในขณะเริ่มนำกระแส ส่วนแบบขนานจะลดสไปค์ของแรงดัน (voltage spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ในขณะเริ่มหยุดนำกระแส ดังนั้นจึงเป็นสิ่งจำเป็นมากที่จะต้องออกแบบวงจรสแน็บเบอร์ให้มีค่าเหมาะสมกับงานที่ใช้ ตัวอย่างของวงจรสแน็บเบอร์ที่ใช้ในการทดลอง จะใช้เพียงสแน็บเบอร์แบบขนานก็เพียงพอแล้ว ตามรูปที่ 5.16(b) ประกอบด้วย  $R_s, D_s, C_s$



รูปที่ 5.16 แสดงวงจรสแน็บเบอร์แบบอนุกรมและแบบขนาน



รูปที่ 5.16 วงจรสแน็บเบอร์ที่ใช้ในการทดลอง

การทำงานของวงจรสแน็บเบอร์

พิจารณา รูปที่ 5.16 (b) ขณะทรานซิสเตอร์เริ่มหยุดนำกระแส สมมติให้กระแสทรานซิสเตอร์ลดลงเป็นเชิงเส้น กระแสจะผ่าน  $D_s$  เข้ามาชาร์จประจุที่  $C_s$  โดยค่าโวลเตจตกคร่อมแสดงได้ด้วยสมการ

$$V_{C_s} = (1/C_s) \int I_L dt \tag{5.21}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับควารใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{C_s} = (1/C_s) (I_L / \omega_c) \sin \omega_c t \tag{5.31}$$

เมื่อ  $I_L$  คือ ค่ากระแสไหลลด ;  $t_f$  คือ fall time  
 ค่าแรงดันที่ตกคร่อมตัวเก็บประจุ  $C_u$  มีค่า  $V_{co}$  ที่เวลา  $t = t_f$   
 จะได้ว่า

$$V_{co} = 0.5(I_L t_f) / C_u \quad [5.4]$$

ดังนั้นค่าตัวเก็บประจุที่จะใช้ในการออกแบบควรมีค่า

$$C_u \geq (I_L t_f) / 2V_{co} \quad [5.5]$$

หลังจากเมื่อเวลาผ่าน  $t_f$  ไปแล้ว  $C_u$  ยังคงถูกชาร์จด้วยกระแสไหลลดคงที่ต่อไปทำให้แรงดันตกคร่อม  $C_u$  มีค่าสูงกว่าแหล่งจ่าย  $V_D$  เพราะเนื่องจากมีอินดักแตนซ์ในวงจร และในที่สุดก็จะตกลงมาเท่ากับแหล่งจ่ายพลังงานที่เก็บสะสมไว้ใน  $C_u$  คือ

$$E_{cu} = 0.5 C_u (V_D)^2 \quad [5.6]$$

เมื่อทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง พลังงานจะถูกสลายที่ความต้านทาน  $R_u$  ถ้าให้  $f$  เป็นค่าความถี่ในการใช้งานของทรานซิสเตอร์ ค่าพลังงานถูกสลายที่ความต้านทาน  $R_u$  คือ

$$P_{R_u} = 0.5 C_u (V_D)^2 f \quad [5.7]$$

ในขณะที่ทรานซิสเตอร์นำกระแสขึ้น ความต้านทาน  $R_u$  จะจำกัดค่ากระแสดีซาร์จค่าหนึ่งให้อยู่ในช่วงที่ปลอดภัย ถ้าให้  $I_{u1}$  คือ ค่ากระแสสูงสุดที่ทรานซิสเตอร์ยอมให้ผ่านได้โดยปลอดภัยและ  $I_L$  คือค่ากระแสไหลลดขณะนำกระแส และสมมติว่า เท่านั้นที่จำกัดค่ากระแสดีซาร์จของตัวเก็บประจุ ดังนั้นค่า  $R_u$  หาได้จาก

$$R_u > V_D / (I_{u1} - I_L) \quad [5.8]$$

ซึ่งสมการที่ 5.8 จะเป็นสมการที่หาค่าที่น้อยที่สุด ของ  $R_u$  โดยประมาณสำหรับค่า  $R_u$  ที่มากที่สุดสามารถหาได้จากช่วงคาบเวลาของการนำกระแสที่น้อยที่สุด ( $T_{on(min)}$ ) ของทรานซิสเตอร์โดยไม่คิดผลของค่าอินดักแตนซ์ที่ต่ออนุกรมอยู่ การออกแบบคาบเวลานำกระแสน้อยที่สุดควรมีค่าน้อยอย่างน้อยเป็น 3 เท่าของค่าคงที่เวลา  $R_u C_u$  ดังสมการ

$$T_{on(min)} \geq 3 R_u C_u \quad [5.9]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_u < T_{on(min)} / 3C_u \quad [5.10]$$

นั่นคือการออกแบบค่า  $R_{\square}$  ควรมีค่าน้อยพอที่จะทำให้การคายประจุใน  $C_{\square}$  เกิดขึ้นอย่างรวดเร็วเมื่อรวมสมการ (5.8) และ (5.10) นี้

$$V_D / (I_{\square} - I_L) \leq R_{\square} \leq T_{on(min)} / 3C_{\square} \quad [5.11]$$

จากสมการ 5.8, 5.9 แสดงให้เห็นว่าค่า  $R_{\square}$  ควรเป็นค่าที่เหมาะสมเพื่อที่จะจำกัดกระแสสูงสุดที่ไหลผ่านทรานซิสเตอร์ ขณะเดียวกันควรเป็นค่าที่ให้ค่าไทม์คอนสแตนต์  $R_{\square} C_{\square}$  น้อยกว่าช่วงเวลานำกระแสของทรานซิสเตอร์ ทั้งนี้เราสามารถหาค่า  $R_{\square}$  และ  $C_{\square}$  ได้รวมทั้งหากำลังที่สูญเสียใน  $R_{\square}$  ได้จากสมการ (5.7)

ในการทดลอง กำหนดให้  $V_D = 280 \text{ V}$  ,  $V_{CD} = 50 \text{ V}$   
 $I_L = 10 \text{ A}$  ,  $I_{\square} = 15 \text{ A}$   
 $t_r = 1 \text{ s}$  ,  $T_{on(min)} = 20 \text{ s}$

สามารถคำนวณหาค่าตัวต้านทาน  $R_{\square}$  และตัวเก็บประจุ  $C_{\square}$  ของวงจรสับเบอร์ได้ดังนี้

$$\begin{aligned} C_{\square} &> I_L t_r / 2V_{CD} \\ &> [(10)(1)(10)^{-6}] / (2)(50) \\ &> 0.1 \text{ s} \end{aligned}$$

จึงเลือกค่า  $C = 0.1 \text{ s}$  และทนแรงดัน 630 v

และจากสมการที่ (5.10)  $V_D / [I_{\square} - I_L] \leq R_{\square} \leq T_{on(min)} / 3C_{\square}$

แทนค่าข้อมูลที่กำหนดให้จะได้

$$280 / (15 - 10) \leq R_{\square} \leq 20 \text{ s} / 3(0.1) \text{ F}$$

$$55 \text{ โอห์ม} \leq R_{\square} \leq 66.67 \text{ โอห์ม}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากใช้ความถี่ในการสวิตซ์ซิ่งของทรานซิสเตอร์ที่มากที่สุดประมาณ 2 KHz ดังนั้นการคำนวณกำลังสูญเสียที่สลายใน  $R_{\text{ce}}$  ได้

$$\begin{aligned} P_{\text{ce}} &= (0.5)(0.1) s(280)^2(2\text{KHz}) \\ &= 7.84 \quad \text{วัตต์} \end{aligned}$$

ดังนั้นเลือกตัวต้านทาน  $R_{\text{ce}}$  เท่ากับ 55 โอห์ม 10 วัตต์

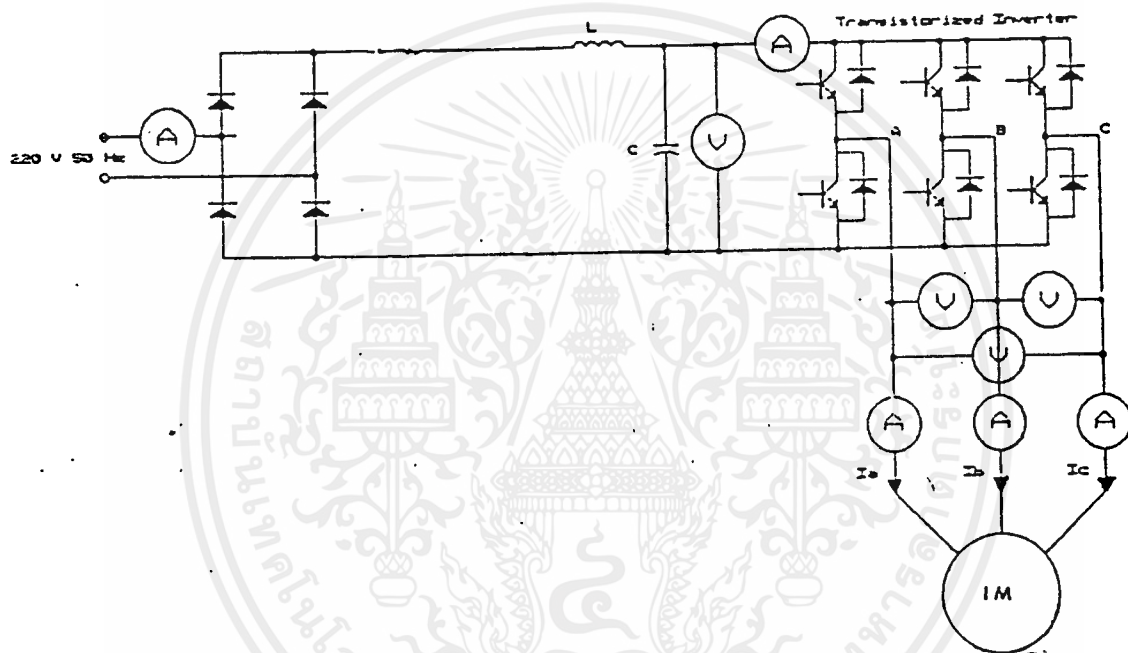


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

## การทดลองและผลการทดลอง

อินเวอร์เตอร์เครื่องต้นแบบที่ได้สร้างขึ้น โดยใช้เทคนิค Adaptive Current Controlled สามารถนำไปทดลอง โดยขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟสชนิด Squirrel-cage ขนาด 1-HP, 4-pole เพื่อหาคุณสมบัติต่างๆ ของอินเวอร์เตอร์ที่ได้สร้างขึ้นวงจรที่ใช้ในการทดลองและเครื่องมือที่ใช้ในการวัด แสดงได้ดังรูปที่ 6.1

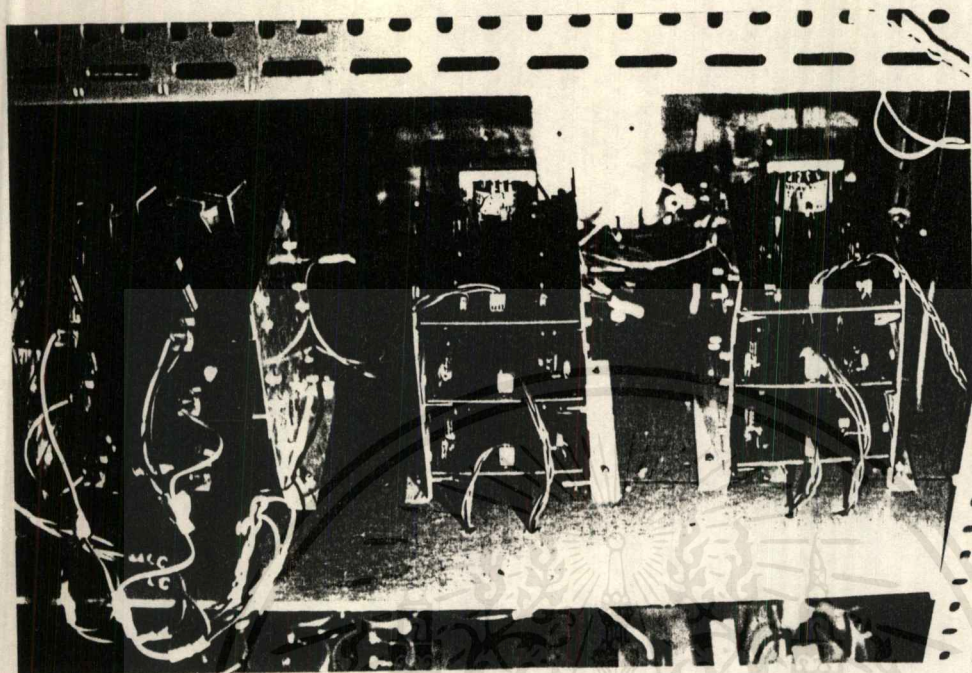


รูปที่ 6.1 แสดงวงจรการทดลองและเครื่องมือที่ใช้ในการวัด

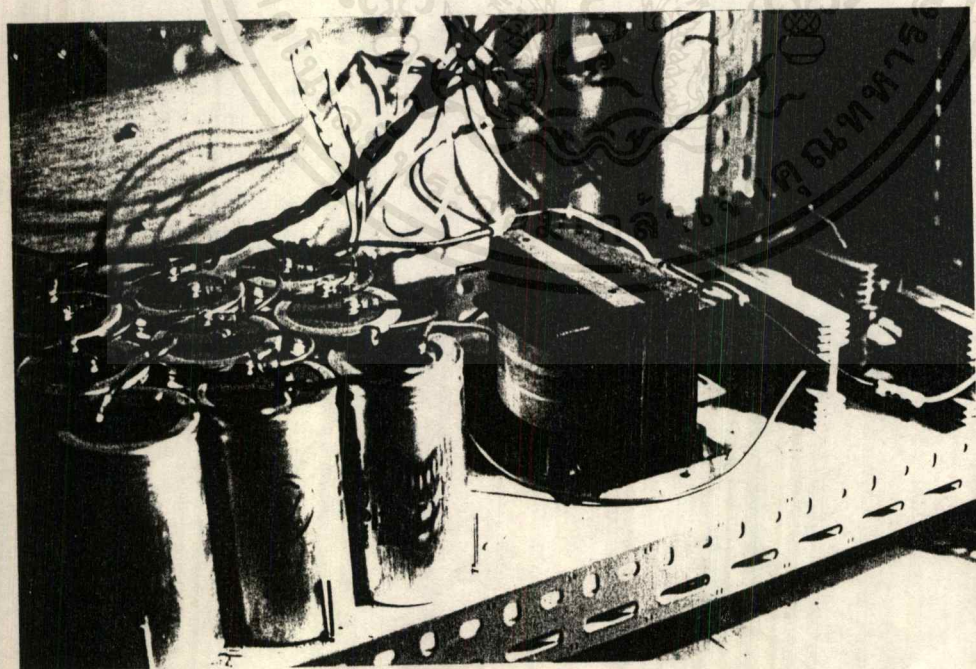
### 6.1 ผลการทดลองคุณสมบัติของ speed-torque curve ของมอเตอร์เหนี่ยวนำ 3 เฟส

ตารางแสดงผลของแรงบิดกับความเร็วมอเตอร์เหนี่ยวนำ 3 เฟส ที่ความถี่ค่าต่างๆ โดยการปรับให้  $\sin\theta$  reference ไว้ที่ค่าคงที่  $4 \text{ V}_{\text{dc}}$  โดยจ่าย dc link เท่ากับ  $200 \text{ V}$  ตลอดการทดลอง และโหลดของมอเตอร์ที่ใช้ไม่ได้ใช้โหลดทางกลเป็นหลักถ่วงน้ำหนักที่สภาวะคงตัว (steady state) ก็คือได้ว่าแรงบิดของมอเตอร์จะเท่ากับแรงบิดของโหลด ผลการทดลองจะเห็นว่า ช่วงความถี่ของอินเวอร์เตอร์จาก  $0 \text{ Hz}$  ถึงความถี่กำหนดอินเวอร์เตอร์จะทำงานอยู่ในโหมดคลื่น PWM จะให้แรงบิดสูงสุดมีค่าคงที่ ส่วนเมื่อความถี่สูงกว่าความถี่กำหนดอินเวอร์เตอร์จะทำงานในโหมดคลื่นสแคว์เวฟจะให้แรงบิดสูงสุดมีค่าลดลง ซึ่งสอดคล้องกับหลักการขับเคลื่อนมอเตอร์เหนี่ยวนำด้วยอินเวอร์เตอร์ เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกพันหาไปใช้ประโยชน์ด้านการค้า

ไม่มีกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

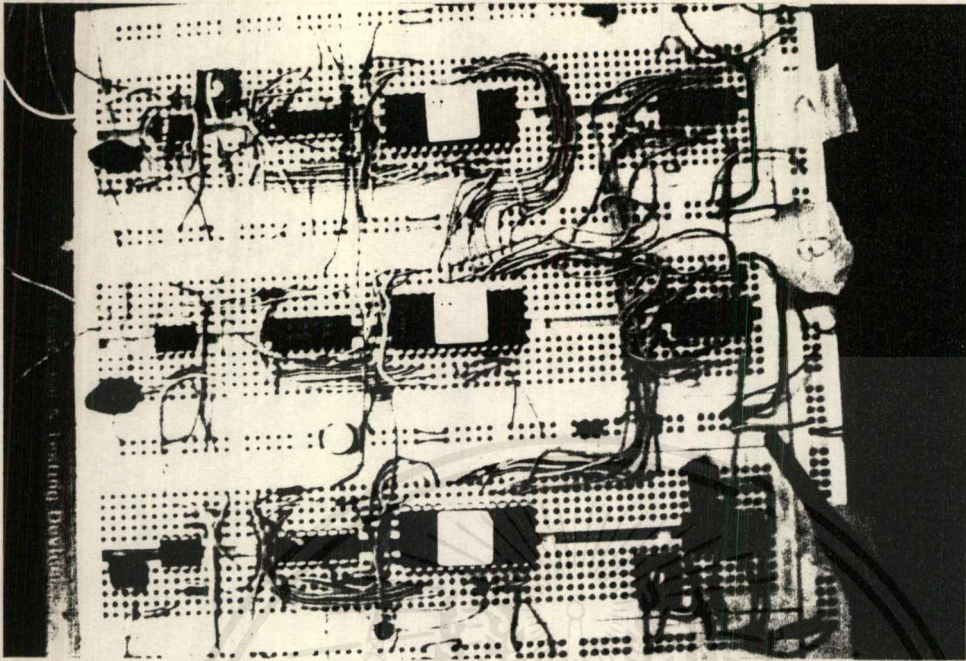


รูปแสดงชุด เพาเวอร์ซัพพลาย ที่จ่ายให้กับวงจร ขับเบส

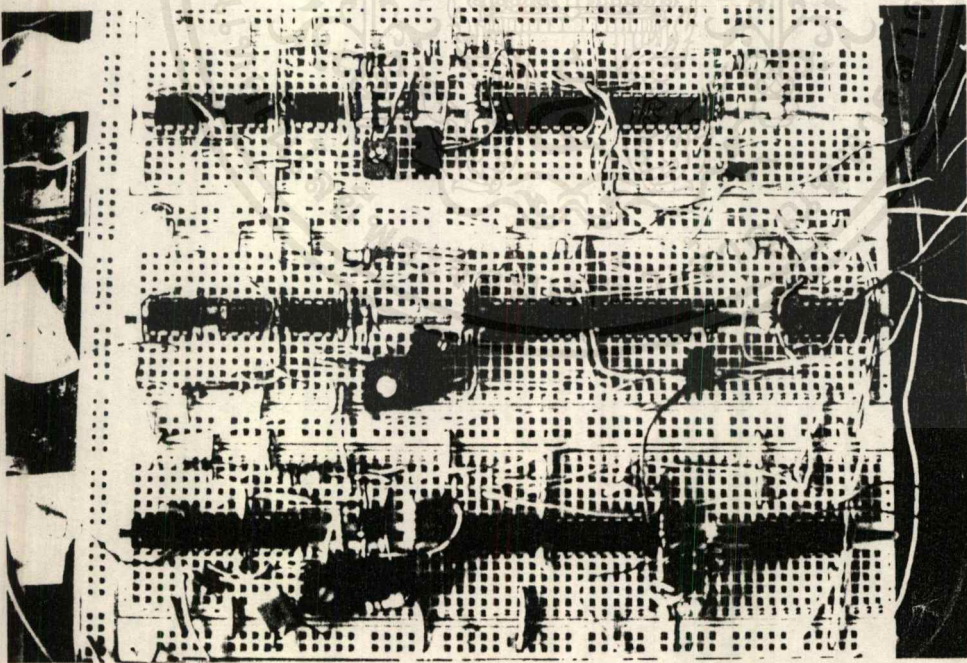


รูปแสดงชุด บริดเจ็คต์ไฟลาย สามเฟสและวงจร ฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

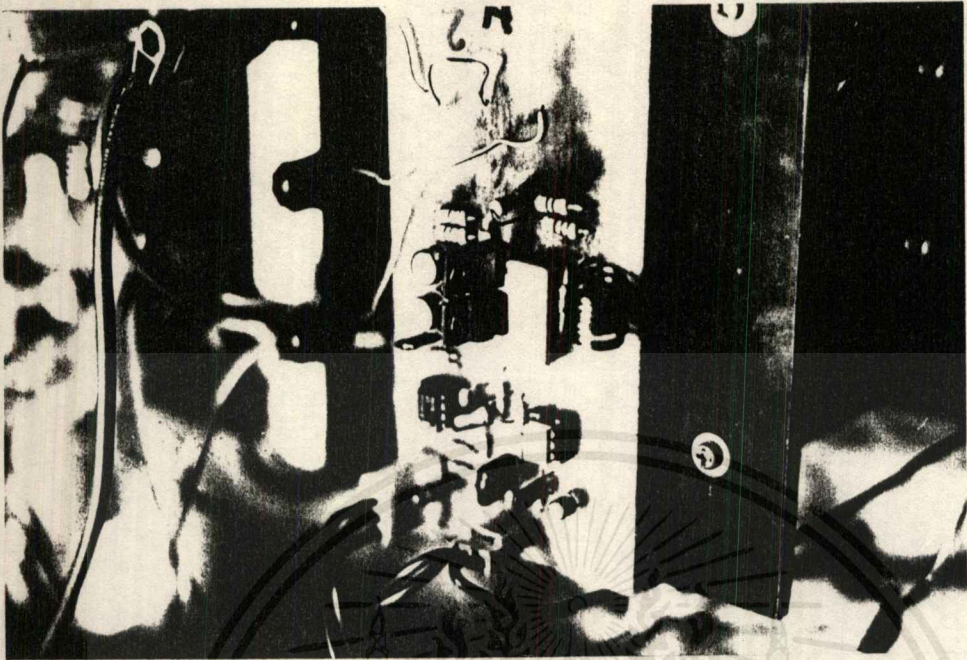


รูปแสดงวงจร สร้างสัญญาณ ซายย์ อ่างอิง



รูปแสดงวงจร คอนโทล

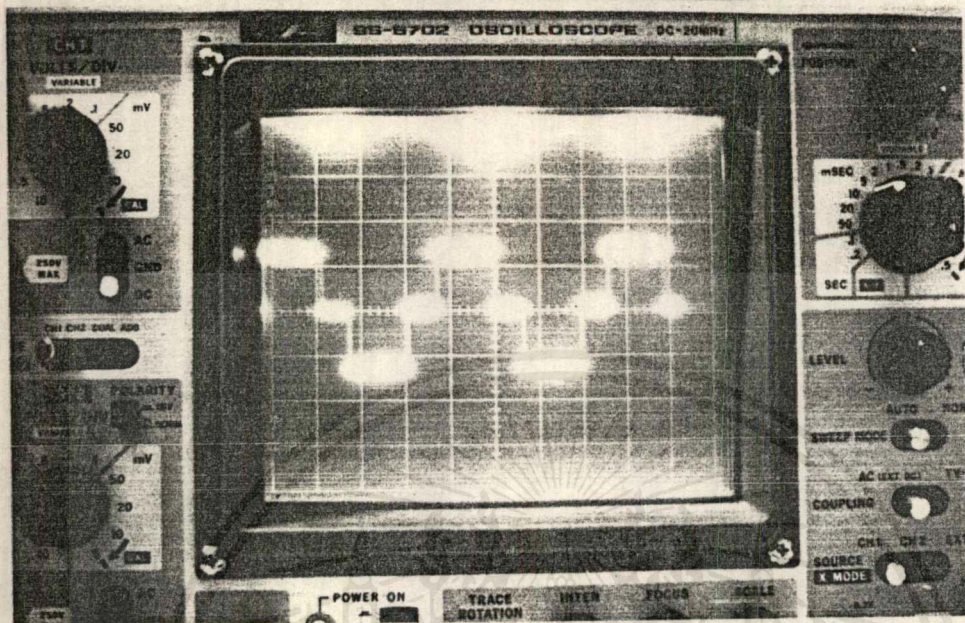
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



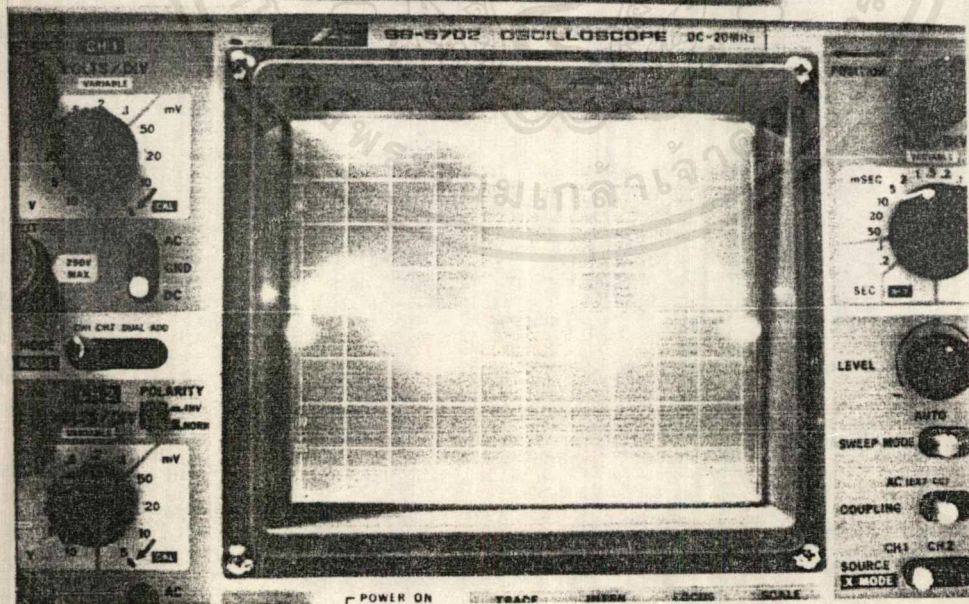
รูปแสดง วงจร เบลไตฟ ที่ติดตั้งบนชุด เพาเวอร์ กรานซิสเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

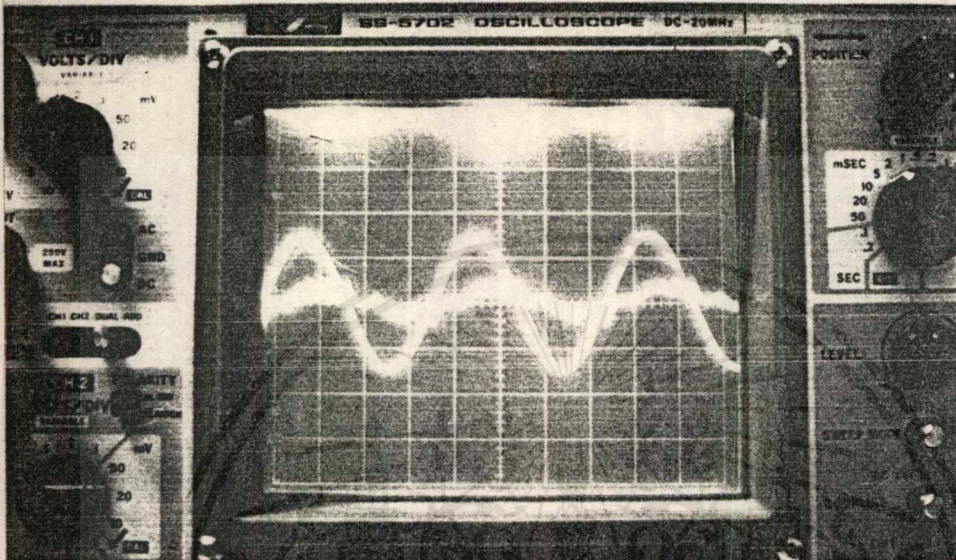


รูปแสดงไลน์ โวลเตจ ของมอเตอร์ ในโหมด สแควร์ เวฟ

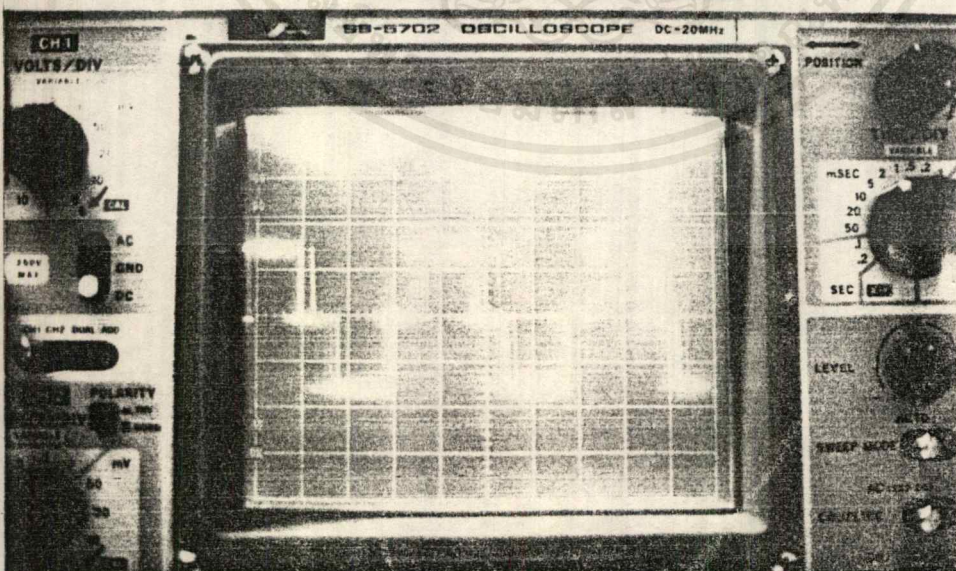


รูปแสดงเฟส โวลเตจ ของมอเตอร์ ในโหมด สแควร์ เวฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

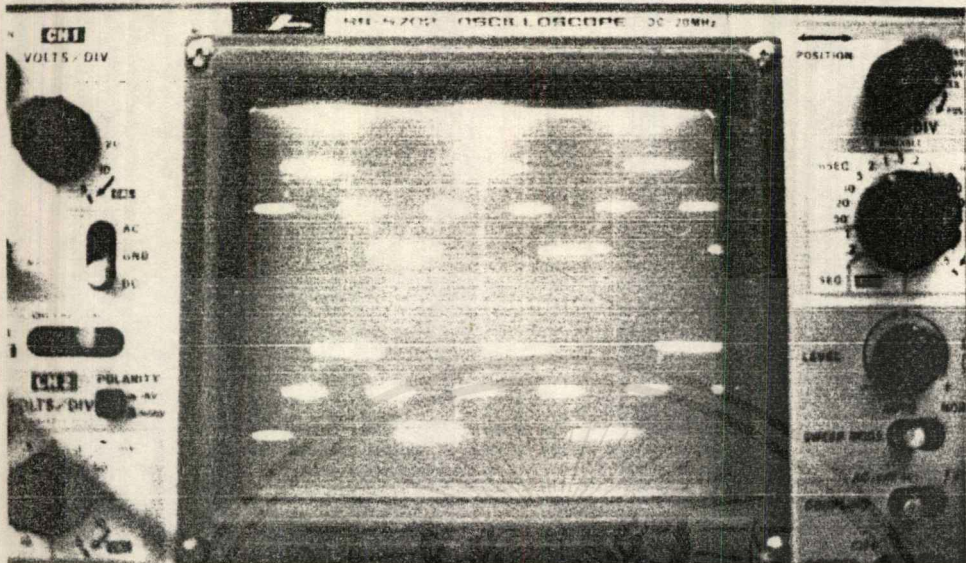


รูปแสดงชุด ซ้าย อ่างอิงและกระแสที่เซนเซอร์จากเคอเรนทรานฟอร์เมอร์

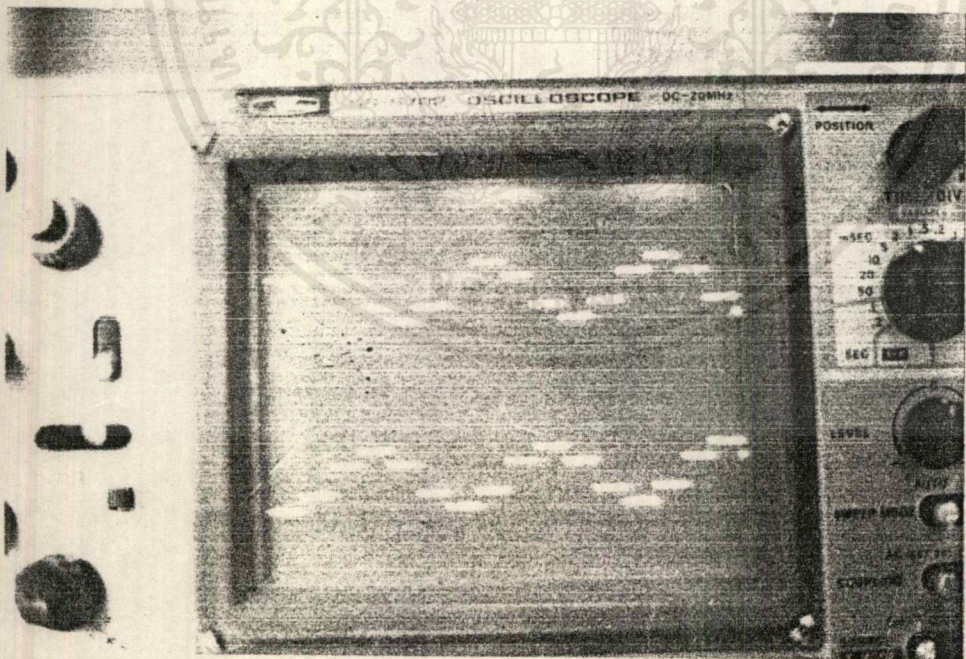


รูปแสดงชุด คลื่นเพ็ดบลิวเอ็ม โวลจเตจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

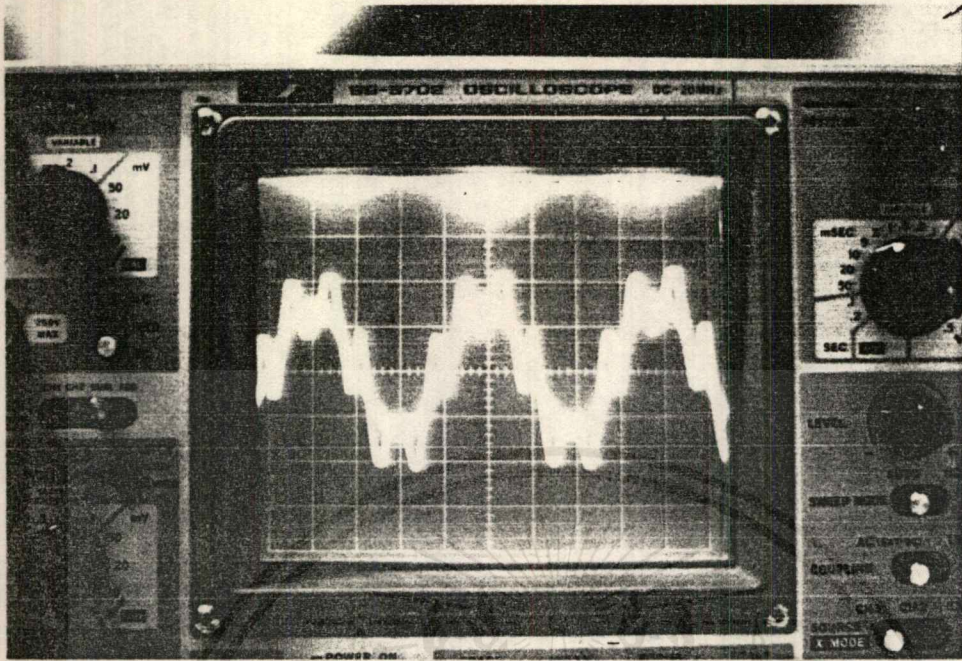


รูปแสดงไลน์ โวลเตจ ของมอเตอร์ เทียบเฟส A และ B

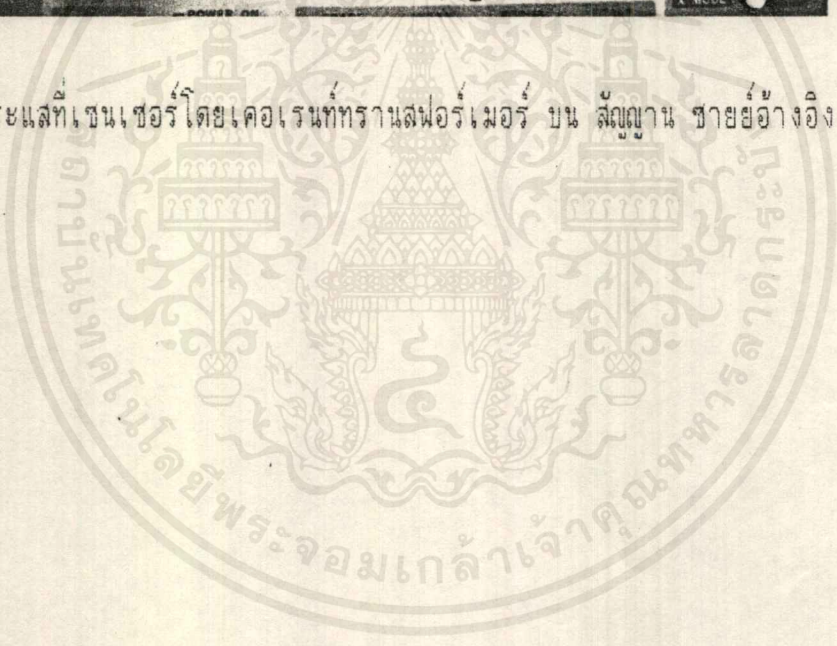


รูปแสดงเฟส โวลเตจ ของมอเตอร์ เทียบเฟส A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดง กระแสที่เซนเซอร์โดยเคอเรนที่ทรานส์ฟอร์มเมอร์ บน สลูด्यान ซายยั้งอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	แรงบิด (Nm)	โวลต์ DC link (volt)	$V_{u-L}$ (volt)	กระแสไหลค (A)	ความเร็วรอบ (rpm)
30	0.000	200	145	0.60	857
	0.175	200	143	0.60	862
	0.350	200	142	0.65	858
	0.525	200	142	0.70	852
	0.700	200	142	0.70	848
	0.875	200	142	0.75	839
	1.050	200	142	0.77	832
	1.225	200	140	0.80	815
35	0.000	200	143	0.50	1008
	0.175	200	143	0.54	995
	0.350	200	140	0.57	988
	0.525	200	140	0.60	980
	0.700	200	135	0.67	963
40	0.000	200	140	0.47	1188
	0.175	200	145	0.50	1180
	0.350	200	142	0.55	1170
	0.525	200	140	0.60	1153
45	0.000	200	145	0.40	1283
	0.175	200	145	0.47	1273
	0.350	200	145	0.52	1251
	0.525	200	145	0.58	1210
50	0.000	200	145	0.40	1467
	0.175	200	145	0.45	1444
	0.350	200	148	0.52	1412

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทสรุปและวิจารณ์การทดลอง

จากการทดสอบอินเวอร์เตอร์ ที่สร้างขึ้นเพื่อใช้ขับเคลื่อน 3 เฟส อินดักชันมอเตอร์ ให้ผลเป็นที่น่าพอใจระดับหนึ่ง ซึ่งสอดคล้องกับผลทางทฤษฎีที่ได้จากการวิเคราะห์ คุณสมบัติที่ได้จากการทดสอบอินเวอร์เตอร์สามารถที่จะนำไปขับเคลื่อนมอเตอร์เหนี่ยวนำได้ ปัญหาอย่างหนึ่งในการทดสอบคือเครื่องมือที่ใช้วัด เช่น แอมมิเตอร์ , โวลจมิเตอร์ เป็นชนิดที่ใช้กับความถี่ไฟสลับ ในช่วง 40-50 Hz เนื่องจากลักษณะของรูปคลื่น PWM ไม่ได้เป็นรูป ซายน์ที่แท้จริง ซึ่งจะประกอบด้วยองค์ประกอบมูลฐานและฮาร์โมนิคมีผลทำให้เกิดความผิดพลาดต่อค่าที่อ่านได้ ผลการทดสอบแรงบิดกับความเร็วของมอเตอร์ โดยใช้โหลดทางกล เป็นเหล็กถ่วงน้ำหนัก วัดแรงบิดและความเร็วในขณะที่มีการทำงานคงตัว พบว่าแรงบิดที่ได้มีค่าไม่สูงนัก เนื่องจากไม่สามารถเพิ่มแรงดันได้สูงถึงที่นักัดการทำงานได้เพราะ ความผิดพลาดของวงจรขับเบสซึ่งทำให้วงจรกำลังไม่สามารถ ทำงานได้เต็มประสิทธิภาพ

ในโปรเจกนี้ยังไม่สามารถ เชื่อมต่อวงจรส่วนฟีดแบคคอนโทรล(Feedback control)เข้ากับวงจรคอนโทรลในส่วนฟอร์เวิร์ดพาส(Forward path)ได้ เนื่องจากยังมีปัญหาในการเซตค่า ออฟเซต(Offset) ของวงจรคอนโทรลและวงจรฟีดแบคเข้าด้วยกัน ตลอดจนค่าความเป็นลิเนียร์ของวงจรแปลงความถี่เป็นแรงดันและวงจรถาโคมิเตอร์(Tachometer) ที่มีค่าไม่เท่ากัน และค่าความผิดพลาดของเคอเรนทรานส์ฟอร์มเมอร์ทั้งสามเฟสที่ไม่บาลานซ์กัน

ภาคผนวก

ข้อมูลที่เก็บไว้ใน หน่วยความจำ EPROM เพื่อให้ในการสร้างสัญญาณไซน์อ้างอิง 3 เฟส

EPROM A

<u>Address</u>	<u>Data</u>																
0000	80	83	86	89	8C	8F	92	96	99	9C	9F	A2	A5	A8	AB	AE	B1
0011	83	86	89	8C	8F	C1	C4	C7	C9	CC	CE	D1	D3	D5	D8	DA	DC
0022	DE	E0	E2	E4	E6	E8	EA	EC	ED	EE	F0	F2	F3	F5	F6	F7	F8
0033	F9	FA	FB	FC	FC	FD	FE	FE	FF	FF	FF	FF	FF	FF	FF	FF	FF
0044	7F	8F	9E	FE	FD	FC	FC	FB	FA	F9	F3	F7	F6	F5	F3	F2	F0
0055	5F	ED	EC	EA	E3	E6	E4	E2	E0	DE	DC	DA	D8	D5	D3	D1	CE
0066	CC	C9	C7	C4	C1	BF	8C	89	86	B3	B1	AE	AB	AE	A5	A2	9F
0077	9C	99	96	92	8F	8C	89	86	83	80	7D	7A	77	74	71	6E	6A
0088	67	64	61	5E	5B	58	55	52	4F	4D	4A	47	44	41	3F	3C	39
0099	37	34	32	2F	2D	28	23	26	24	22	20	1E	1C	1A	18	16	14
00AA	13	11	10	E	D	B	A	9	8	7	6	5	4	4	3	2	2
00BB	1	1	1	1	1	1	1	1	1	1	1	2	2	3	4	4	5
00CC	6	7	8	9	A	B	D	E	10	11	13	14	16	18	1A	1C	1E
00DD	20	22	24	26	28	2B	2D	2F	32	34	37	39	3C	3F	41	44	47
00EE	4A	4D	4F	52	55	58	5B	5E	61	64	67	6A	6E	71	74	77	7A
00FF	7D																

EPROM B

0000	11	10	E	D	B	A	9	8	7	6	5	4	4	3	2	2	1
0011	1	1	1	1	1	1	1	1	1	1	2	2	3	4	4	5	6
0022	7	8	9	A	B	D	E	10	11	13	14	16	18	1A	1C	1E	20
0033	22	24	26	28	2B	2D	2F	32	34	37	39	3C	3F	41	44	47	4A
0044	4D	4F	52	55	58	5B	5E	61	64	67	6A	6E	71	74	77	7A	7D
0055	80	83	86	89	8C	8F	92	96	99	9C	9F	A2	A5	A8	AB	AE	B1
0066	B3	B6	B9	BC	BF	C1	C4	C7	C9	CC	CE	D1	D3	D5	D8	DA	DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EPROM B

<u>Address</u>	<u>Data</u>																
0077	DE	EO	E2	E4	E6	E8	EA	EC	ED	EF	FO	F2	F3	F5	F6	F7	F8
0083	F9	FA	FB	FC	FD	FE	FE	FF	FF	FF	FF	FF	FF	FF	FF	FF	FF
0099	FF	FF	FE	FE	FD	FC	FC	FB	FA	F9	F8	F7	F6	F5	F3	F2	F0
00AA	EF	ED	EC	EA	E8	E6	E4	E2	EO	DE	DC	DA	D8	D5	D3	D1	CE
00BB	CC	C9	C7	C4	C1	BF	BC	B9	B5	B3	B1	AE	AB	A8	A5	A2	9F
00CC	9C	99	96	92	8F	8C	89	86	83	80	7D	7A	77	74	71	6E	6A
00DD	67	64	61	5E	5B	58	55	52	4F	4D	4A	47	44	41	3F	3C	39
00EE	37	34	32	2F	2D	2B	28	26	24	22	20	1E	1C	1A	18	15	14
00FF	13																

EPROM C

0000	ED	EC	EA	E8	E6	E4	E2	EO	DE	DC	DA	D8	D5	D3	D1	CE	CC
0011	C9	C7	C4	C1	BF	BC	B9	B6	B3	B1	AE	AB	A8	A5	A2	9F	9C
0022	99	96	92	8F	8C	89	86	83	80	7D	7A	77	74	71	6E	6A	67
0033	64	61	5E	5B	58	55	52	4F	4D	4A	47	44	41	3F	3C	39	37
0044	34	32	2F	2D	2B	28	26	24	22	20	1E	1C	1A	18	16	14	13
0055	11	10	E	D	B	A	9	8	7	6	5	4	4	3	2	2	1
0066	1	1	1	1	1	1	1	1	1	1	2	2	3	4	4	5	6
0077	7	8	9	A	B	D	E	10	11	13	14	16	18	1A	1C	1E	20
0088	22	24	26	28	2B	2D	2F	32	34	37	39	3C	3F	41	44	47	45
0099	4D	4F	52	55	58	5B	5E	61	64	67	6A	6E	71	74	77	7A	7D
00AA	80	83	86	89	8C	8F	92	96	99	9C	9F	A2	A5	A8	AB	AE	B1
00B3	B3	96	B9	BC	BF	C1	C4	C7	C9	CC	CE	D1	D3	D5	D8	DA	DC
00CC	DE	EO	E2	E4	E6	EO	EA	EC	ED	EF	FO	F2	F3	F5	F6	F7	F8
00DD	F9	FA	FB	FC	FC	FD	FE	FE	FF	FF	FF	FF	FF	FF	FF	FF	FF
00EE	FF	FF	FE	FE	FD	FC	FC	FB	FA	F9	F8	F7	F6	F5	F3	F2	F0
00FF	EF																

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LM2907 Tachometer/Speed Switch Building Block Applications

National Semiconductor  
Application Note 162



## INTRODUCTION

Frequency to voltage converters are available in a number of forms from a number of sources, but invariably require significant additional components before they can be put to use in a given situation. The LM2907, LM2917 series of devices was developed to overcome these objections. Both input and output interface circuitry is included on chip so that a minimum number of additional components is required to complete the function. In keeping with the systems building block concept, these devices provide an output voltage which is proportional to input frequency and provide zero output at zero frequency. In addition, the input may be referred to ground. The devices are designed to operate

from a single supply voltage, which makes them particularly suitable for battery operation.

## PART 1—GENERAL OPERATION PRINCIPLES

### Circuit Description

Referring to *Figure 1*, the family of devices all include three basic components: an input amplifier with built-in hysteresis, a charge pump frequency to voltage converter, and a versatile op amp/comparator with an uncommitted output transistor. LM2917 incorporates an active zener regulator on-chip. LM2907 deletes this option. Both versions are obtainable in 14-pin and in 8-pin dual-in-line molded packages, and in special order in other packages.

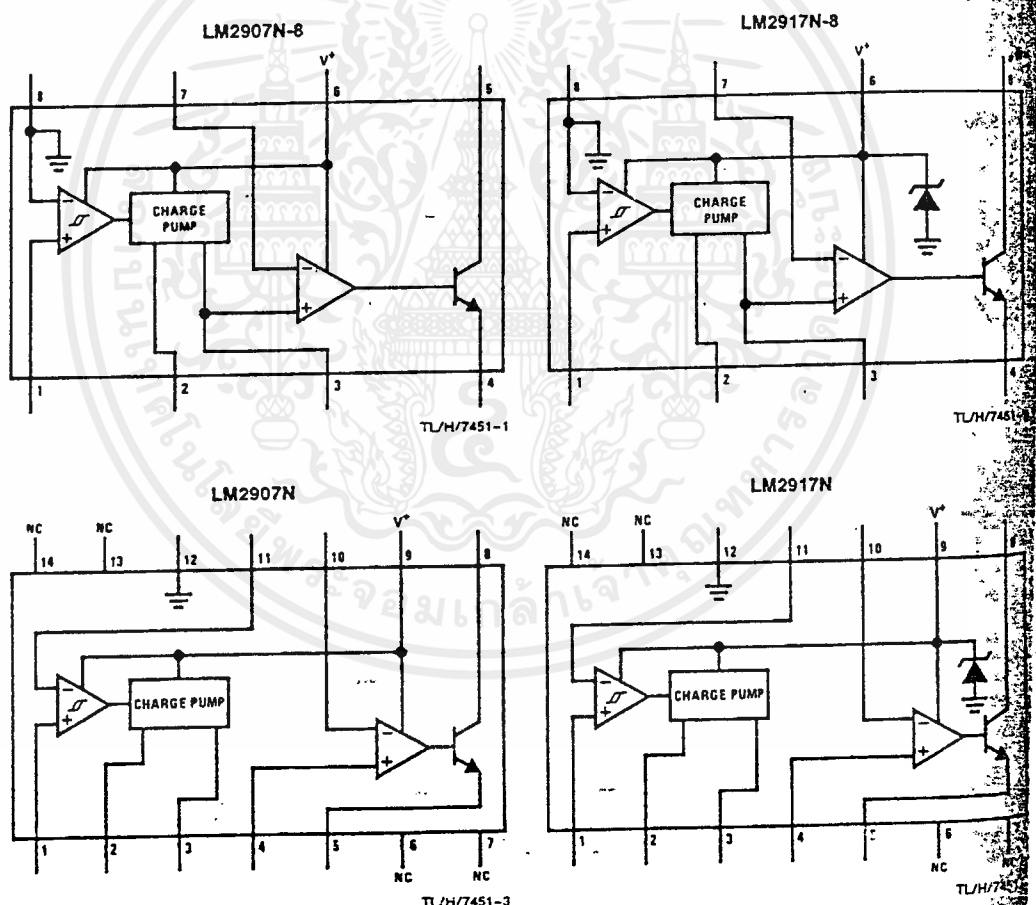


FIGURE 1. Block Diagrams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Input Hysteresis Amplifier

The equivalent schematic diagram is shown in *Figure 2*. Q1 through Q11 comprise the input hysteresis amplifier. Q1 through Q4 comprise an input differential amplifier which, by virtue of PNP level shifting, enables the circuit to operate with signals referenced to ground. Q7, Q8, D4, and D5 comprise an active load with positive feedback. This load behaves as a bi-stable flip-flop which may be set or reset depending upon the currents supplied from Q2 and Q3. Consider the situation where Q2 and Q3 are conducting equally, i.e. the input differential voltage is zero. Assuming Q7 to be conducting, it will be noted that the current from Q3 will be drawn by Q7 and Q8 will be in the "OFF" state. This allows the current from Q2 to drive Q7 in parallel with D4 and a small resistor. D4 and Q7 are identical geometry devices, so that the resistor causes Q7 to be biased at a higher level than D4. Thus Q7 will be able to conduct more current than Q3 provides. In order to reverse the state of Q7 and Q8, it will be necessary to reduce the current from Q2 below that provided by Q3 by an amount which is established by R1. It can be shown that this requires a differential input to Q1 and Q4, of approximately 15mV. Since the circuit is symmetrical, the threshold voltage to reverse the state is 15 mV in the other direction. Thus the input amplifier has built-in hysteresis at  $\pm 15$  mV. This provides clean switching where noise may be present on the input signal, and allows total rejection of noise below this amplitude where there is no input signal.

### Charge Pump

The charge pump is composed of Q12 through Q32. R4, R5, and R6 provide reference voltages equal to 1/4 and 3/4 of supply voltage to Q12 and Q13. When Q10 turns "ON" or "OFF," the base voltage at Q16 changes by an amount equal to the voltage across R5, that is  $1/2 V_{CC}$ . A capacitor connected between Pin 2 and ground is either charged by Q21 or discharged by Q22 until its voltage matches that on the base of Q16. When the voltage on Q16 base goes low, Q16 turns "ON," which results in Q18 and Q26 turning on, which causes the current, sourced by Q19 and Q20, to be shunted to ground. Thus Q21 is unable to charge pin 2. Meanwhile, Q27 and Q30 are turned off permitting the 200  $\mu$ A sourced by Q28 and Q29 to enter the emitters of Q31 and Q32 respectively. The current from Q31 is mirrored by Q22 through Q24 resulting in a 200  $\mu$ A discharge current through pin 2. The external capacitor on pin 2 is thus discharged at a constant rate until it reaches the new base voltage on Q16. The time taken for this discharge to occur is given by:

$$t = \frac{CV}{I} \quad (1)$$

where C = capacitor on pin 2.

V = change in voltage on Q16 base

I = current in Q22

During this time, Q32 sources an identical current into pin 3. A capacitor connected to pin 3 will thus be charged by the same current for the same amount of time as pin 2. When the base voltage on Q16 goes high, Q18 and Q26 are turned off while Q27 and Q30 are turned "ON." In these conditions, Q21 and Q25 provide the currents to charge the capacitors on pins 2 and 3 respectively. Thus the charge

required to return the capacitor on pin 2 to the high level voltage is duplicated and used to charge the capacitor connected to pin 3. Thus in one cycle of input the capacitor on pin 3 gets charged twice with a charge of CV.

Thus the total charge pumped into the capacitor on pin 3 per cycle is:

$$Q = 2 CV \quad (2)$$

Now, since  $V = V_{CC}/2$

$$\text{then } Q = CV_{CC} \quad (3)$$

A resistor connected between pin 3 and ground causes a discharge of the capacitor on pin 3, where the total charge drained per cycle of input signal is equal to:

$$Q1 = \frac{V3 \cdot T}{R}$$

where V3 = the average voltage on pin 3

T = period of input signal

R = resistor connected to pin 3

In equilibrium  $Q = Q1$

$$\text{i.e., } CV_{CC} = \frac{V3 \cdot T}{R} \quad (4)$$

$$\text{and } V3 = V_{CC} \cdot \frac{RC}{T} \quad (5)$$

$$\text{or } V3 = V_{CC} \cdot R \cdot C \cdot f \quad (6)$$

where f = input frequency

### Op Amp/Comparator

Again referring to *Figure 2*, the op amp/comparator includes Q35 through Q45. A PNP input stage again provides input common-mode voltages down to zero, and if pin 8 is connected to  $V_{CC}$  and the output taken from pin 5, the circuit behaves as a conventional, unity-gain-compensated operational amplifier. However, by allowing alternate connections of Q45 the circuit may be used as a comparator in which loads to either  $V_{CC}$  or ground may be switched. Q45 is capable of sinking 50 mA. Input bias current is typically 50 nA, and voltage gain is typically 200 V/mV. Unity gain slew rate is 0.2 V/ $\mu$ s. When operated as a comparator Q45 emitter will switch at the slew rate, or the collector of Q45 will switch at that rate multiplied by the voltage gain of Q45, which is user selectable.

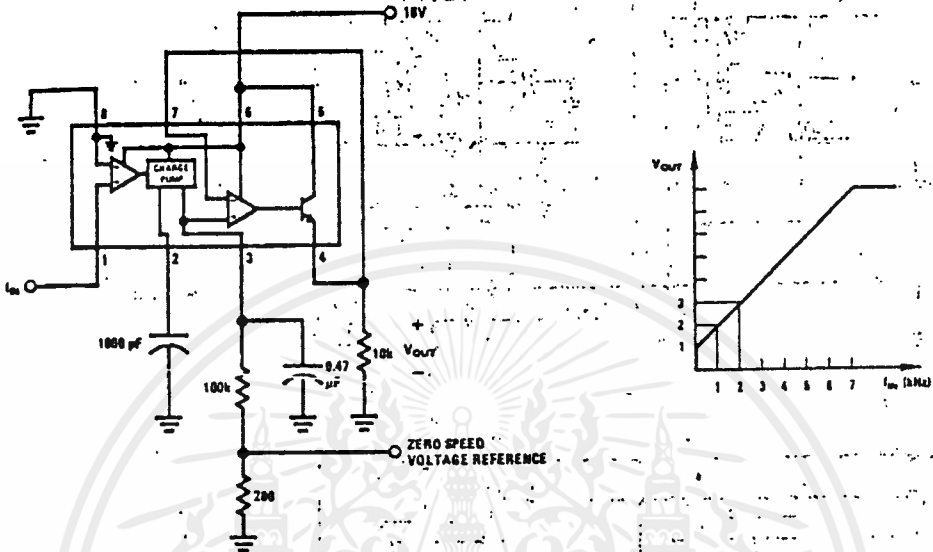
### Active Zener Regulator

The optional active zener regulator is also shown in *Figure 2*. D8 provides the voltage reference in conjunction with Q33. As the supply voltage rises, D8 conducts and the base voltage on Q33 starts to rise. When Q33 has sufficient base voltage to be turned "ON," it in turn causes Q34 to conduct current from the power source. This reduces the current available for D8 and the negative feedback loop is thereby completed. The reference voltage is therefore the zener voltage on D8 plus the emitter base voltage of Q33. This results in a low temperature coefficient voltage.

### Input Levels and Protection

In 8-pin versions of the LM2907, LM2917, the non-inverting input of the op amp/comparator is connected to the output of the charge pump. Also, one input to the input hysteresis amplifier is connected to ground. The other input (pin 1) is then protected from transients by, first a 10k $\Omega$  series resis-

Changing the Output Voltage for an Input Frequency of Zero

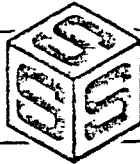


Changing Tachometer Gain Curve or Clamping the Minimum Output Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B  
SCL4446B



# CMOS PHASE-LOCKED LOOPS

## FEATURES

- ◆ Very low power consumption – 70  $\mu$ W (typ) @  $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/°C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
  1. Exclusive-OR network
  2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

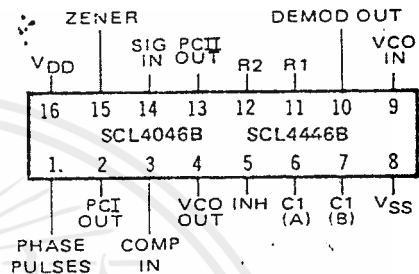
## APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

## DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal  $PCI_{out}$ , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals  $PCI_{out}$  and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal  $VCO_{out}$  whose frequency is determined by the voltage of input  $VCO_{in}$  and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the  $VCO_{in}$  signal is needed but no loading can be tolerated. The inhibit input  $Inh$ , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

## CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

## BLOCK DIAGRAM

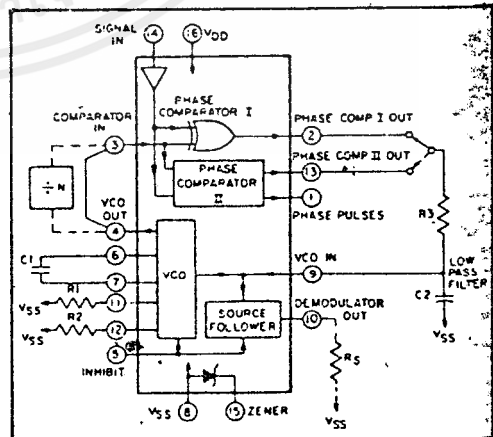


Fig. 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ( $10^{12}\Omega$ ) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor ( $R_S$ ) of  $50k\Omega$  or more should be connected from this terminal to  $V_{SS}$ . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0"  $\leq 30\%$  ( $V_{DD}-V_{SS}$ ), logic "1"  $\geq 70\%$  ( $V_{DD}-V_{SS}$ )]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to  $V_{DD}/2$ . The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency ( $f_o$ ).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ( $2f_c$ ).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ( $2f_L$ ). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between  $0^\circ$  and  $180^\circ$ , and is  $90^\circ$  at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

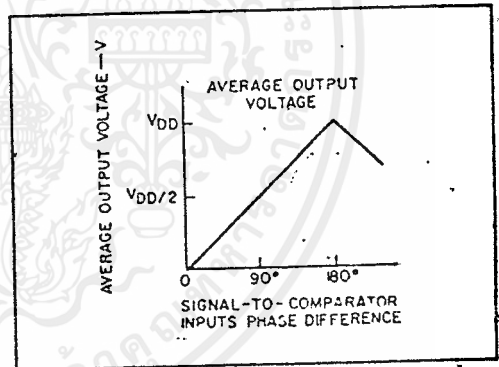


Fig. 2 - Phase-comparator I characteristics at low-pass filter output.

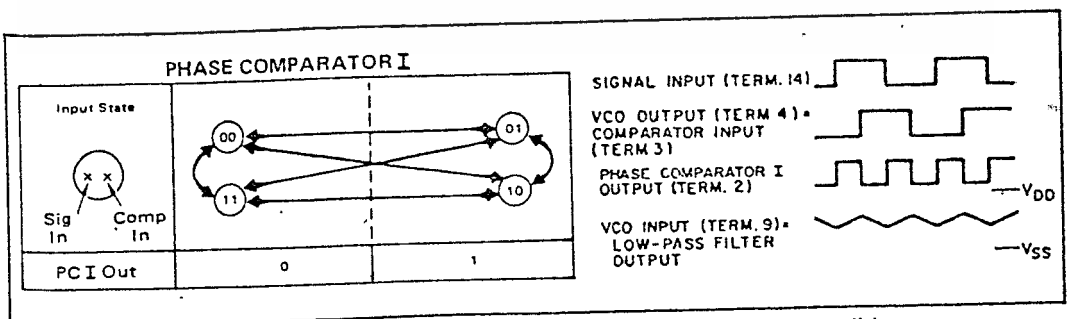


Fig. 3 - Typical waveforms employing phase comparator I in locked condition

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$$R1, R2 \geq 2k\Omega, R3 \geq 10k\Omega$$

$$C1 \geq 15pF$$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, $f_0$		VCO in PLL system will adjust to lowest operating frequency, $f_{min}$	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	$2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{R3C2}}$		$f_C = f_L$	
Loop Filter Component Selection	<p>For <math>2f_C</math>, see Ref.</p>			
Phase Angle between Signal and Comparator	90° at center frequency ( $f_0$ ), approximating C° and 180° at ends of lock range ( $2f_L$ )		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	<ul style="list-style-type: none"> <li>Given: <math>f_0</math></li> <li>Use <math>f_0</math> with Fig.5a to determine R1 and C1</li> </ul>	<ul style="list-style-type: none"> <li>Given: <math>f_0</math> and <math>f_L</math></li> <li>Calculate <math>f_{min}</math> from the equation <math>f_{min} = f_0 - f_L</math></li> <li>Use <math>f_{min}</math> with Fig. 5b to determine R2 and C1</li> <li>Calculate <math>\frac{f_{max}}{f_{min}}</math> from the equation <math>\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}</math></li> <li>Use <math>\frac{f_{max}}{f_{min}}</math> with Fig.5c to determine ratio R2/R1 to obtain R1</li> </ul>	<ul style="list-style-type: none"> <li>Given: <math>f_{max}</math></li> <li>Calculate <math>f_0</math> from the equation <math>f_0 = \frac{f_{max}}{2}</math></li> <li>Use <math>f_0</math> with Fig.5a to determine R1 and C1</li> </ul>	<ul style="list-style-type: none"> <li>Given: <math>f_{min}</math> &amp; <math>f_{max}</math></li> <li>Use <math>f_{min}</math> with Fig.5b to determine R2 and C1</li> <li>Calculate <math>\frac{f_{max}}{f_{min}}</math></li> <li>Use <math>\frac{f_{max}}{f_{min}}</math> with Fig.5c to determine ratio R2/R1 to obtain R1</li> </ul>

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

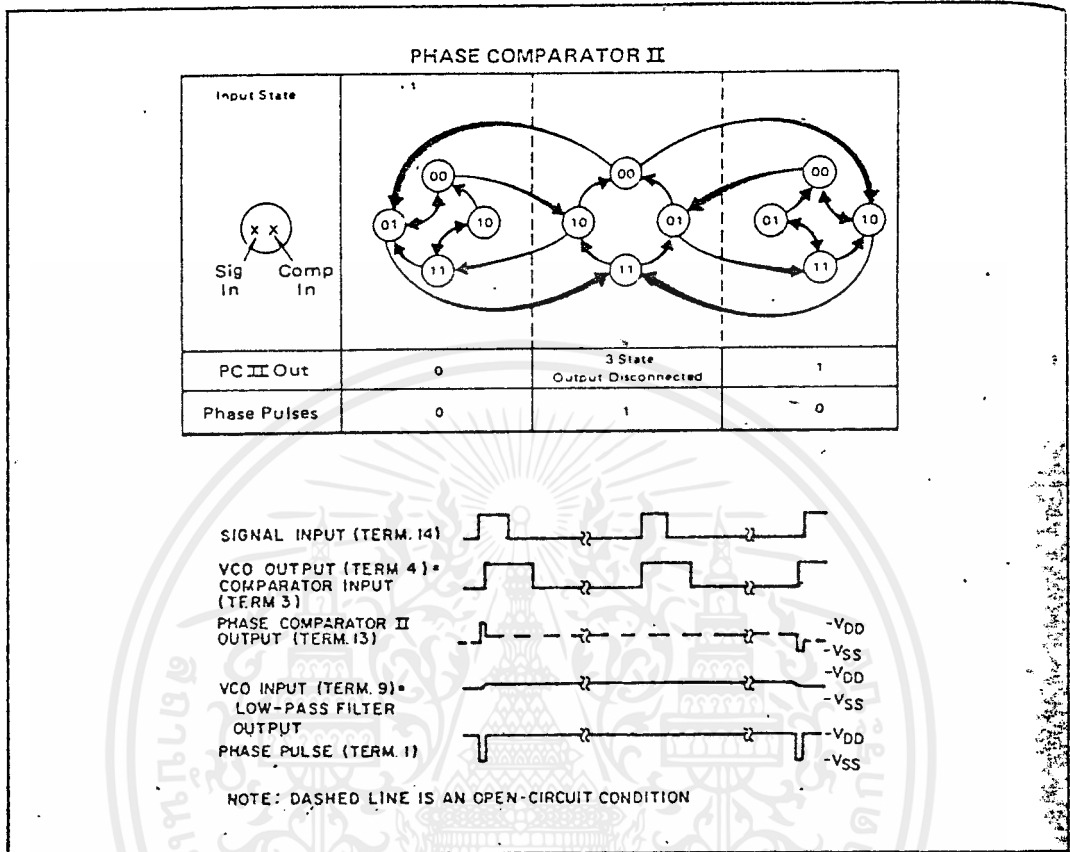


Fig. 4 — Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to  $V_{DD}$  or down to  $V_{SS}$ , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

**MOTOROLA  
SEMICONDUCTOR  
TECHNICAL DATA**

**MC1408  
MC1508**

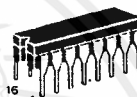
**EIGHT-BIT MULTIPLYING  
DIGITAL-TO-ANALOG CONVERTER**

... designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

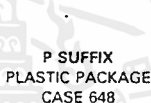
- Eight-Bit Accuracy Available in Both Temperature Ranges  
Relative Accuracy:  $\pm 0.19\%$  Error maximum  
(MC1408L8, MC1408P8, MC1508L8)
- Seven and Six-Bit Accuracy Available with MC1408 Designated by 7 or 6 Suffix after Package Suffix
- Fast Settling Time -- 300 ns typical
- Noninverting Digital Inputs are MTTL and CMOS Compatible
- Output Voltage Swing -- +0.4 V to -5.0 V
- High-Speed Multiplying Input  
Slew Rate 4.0 mA/ $\mu$ s
- Standard Supply Voltages: +5.0 V and -5.0 V to -15 V

**EIGHT-BIT MULTIPLYING  
DIGITAL-TO-ANALOG  
CONVERTER**

**SILICON MONOLITHIC  
INTEGRATED CIRCUIT**



**L SUFFIX  
CERAMIC PACKAGE  
CASE 620**

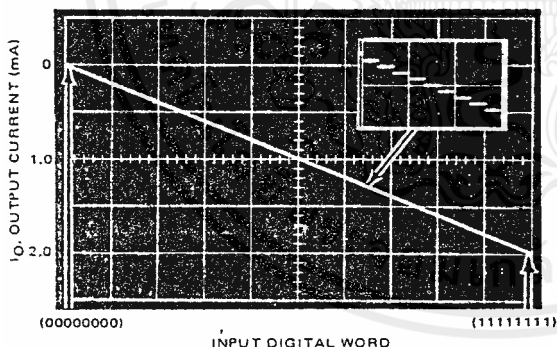


**P SUFFIX  
PLASTIC PACKAGE  
CASE 648**

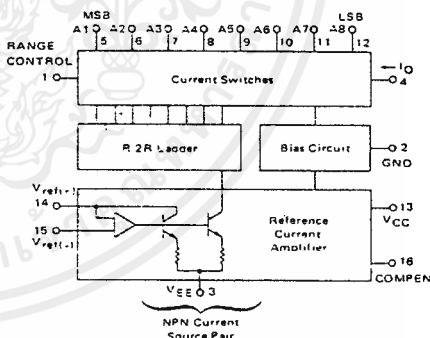


**6**

**FIGURE 1 - D-to-A TRANSFER CHARACTERISTICS**



**FIGURE 2 - BLOCK DIAGRAM**



**TYPICAL APPLICATIONS**

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and DVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

MOTOROLA LINEAR/INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MC1408, MC1508

### MAXIMUM RATINGS ( $T_A = +25^\circ\text{C}$ unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	$V_{CC}$	+5.5	Vdc
	$V_{EE}$	-16.5	
Digital Input Voltage	$V_5$ thru $V_{12}$	0 to +5.5	Vdc
Applied Output Voltage	$V_O$	+0.5, -5.2	Vdc
Reference Current	$I_{14}$	5.0	mA
Reference Amplifier Inputs	$V_{14}, V_{15}$	$V_{CC}, V_{EE}$	Vdc
Operating Temperature Range	$T_A$	MC1508	-55 to +125
		MC1408 Series	0 to +75
Storage Temperature Range	$T_{stg}$	-65 to +150	$^\circ\text{C}$

### ELECTRICAL CHARACTERISTICS ( $V_{CC} = +5.0$ Vdc, $V_{EE} = -15$ Vdc, $\frac{V_{ref}}{R_{14}} = 2.0$ mA, MC1508L8: $T_A = -55^\circ\text{C}$ to $+125^\circ\text{C}$ , MC1408L Series: $T_A = 0$ to $+75^\circ\text{C}$ unless otherwise noted. All digital inputs at high logic level.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale $I_O$ ) MC1508L8, MC1408L8, MC1408P8 MC1408P7, MC1408L7, See Note 1 MC1408P6, MC1408L6, See Note 1	4	$E_r$	-	-	$\pm 0.19$ $\pm 0.39$ $\pm 0.78$	%
Settling Time to within $\pm 1/2$ LSB (includes $t_{PLH}$ ) ( $T_A = +25^\circ\text{C}$ ) See Note 2	5	$t_S$	-	300	-	ns
Propagation Delay Time $T_A = +25^\circ\text{C}$	5	$t_{PLH}, t_{PHL}$	-	30	100	ns
Output Full Scale Current Drift		$TC_{I_O}$	-	-20	-	PPM/ $^\circ\text{C}$
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	$V_{IH}$ $V_{IL}$	2.0 -	- -	- 0.8	Vdc
Digital Input Current (MSB) High Level, $V_{IH} = 5.0$ V Low Level, $V_{IL} = 0.8$ V	3	$I_{IH}$ $I_{IL}$	- -	0 -0.4	0.04 -0.8	mA
Reference Input Bias Current (Pin 15)	3	$I_{15}$	-	-1.0	-5.0	$\mu\text{A}$
Output Current Range $V_{EE} = -5.0$ V $V_{EE} = -15$ V, $T_A = 25^\circ\text{C}$	3	$I_{OR}$	0 0	2.0 2.0	2.1 4.2	mA
Output Current $V_{ref} = 2.000$ V, $R_{14} = 1000$ $\Omega$	3	$I_O$	1.9	1.99	2.1	mA
Output Current (All bits low)	3	$I_{O(min)}$	-	0	4.0	$\mu\text{A}$
Output Voltage Compliance ( $E_r \leq 0.19\%$ at $T_A = +25^\circ\text{C}$ ) Pin 1 grounded Pin 1 open, $V_{EE}$ below -10 V	3	$V_O$	-	-	-0.55, -0.4 -5.0, +0.4	Vdc
Reference Current Slew Rate	6	$SR_{I_{ref}}$	-	4.0	-	mA/ $\mu\text{s}$
Output Current Power Supply Sensitivity		$PSRR(-)$	-	0.5	2.7	$\mu\text{A}/\text{V}$
Power Supply Current (All bits low)	3	$I_{CC}$ $I_{EE}$	- -	+13.5 -7.5	+22 -13	mA
Power Supply Voltage Range ( $T_A = +25^\circ\text{C}$ )	3	$V_{CCR}$ $V_{EER}$	+4.5 -4.5	+5.0 -15	+5.5 -16.5	Vdc
Power Dissipation All bits low $V_{EE} = -5.0$ Vdc $V_{EE} = -15$ Vdc All bits high $V_{EE} = -5.0$ Vdc $V_{EE} = -15$ Vdc	3	$P_D$	- -	105 190	170 305	mW

Note 1. All current switches are tested to guarantee at least 50% of rated output current.

Note 2. All bits switched.

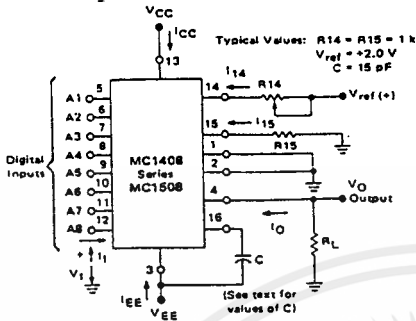
MOTOROLA LINEAR/INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC1408, MC1508

## TEST CIRCUITS

FIGURE 3 - NOTATION DEFINITIONS TEST CIRCUIT



$V_1$  and  $I_1$  apply to inputs A1 thru A8

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K \left\{ \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right\}$$

where  $K \cong \frac{V_{ref}}{R_{14}}$

and  $A_N = "1"$  if  $A_N$  is at high level  
 $A_N = "0"$  if  $A_N$  is at low level

FIGURE 4 - RELATIVE ACCURACY TEST CIRCUIT

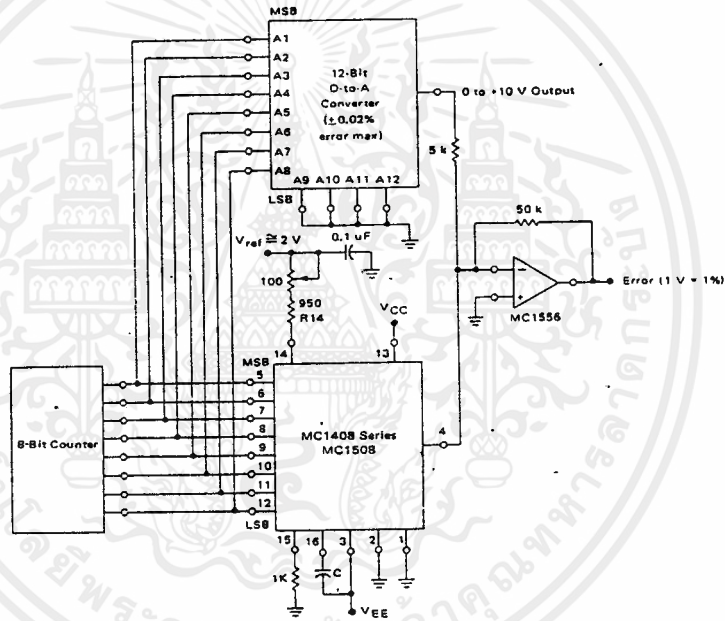
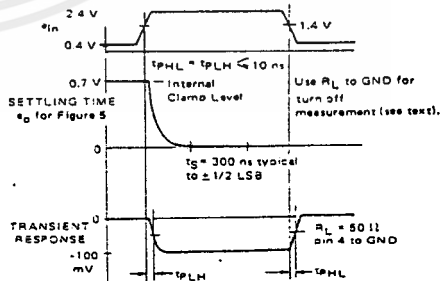
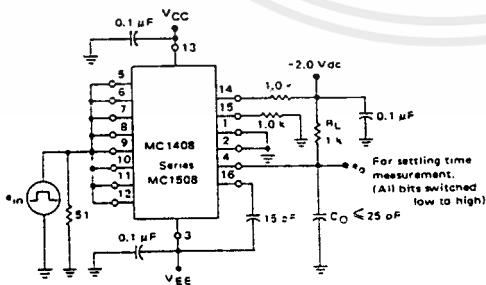


FIGURE 5 - TRANSIENT RESPONSE and SETTLING TIME



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC1408, MC1508

## TEST CIRCUITS (continued)

FIGURE 6 — REFERENCE CURRENT SLEW RATE MEASUREMENT

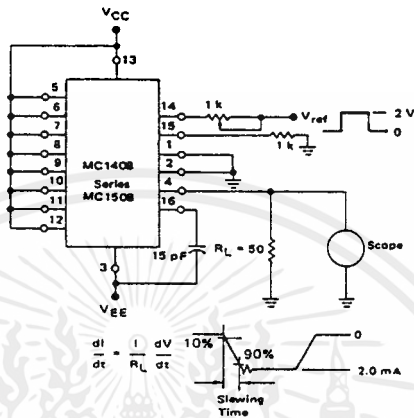


FIGURE 7 — POSITIVE  $V_{ref}$

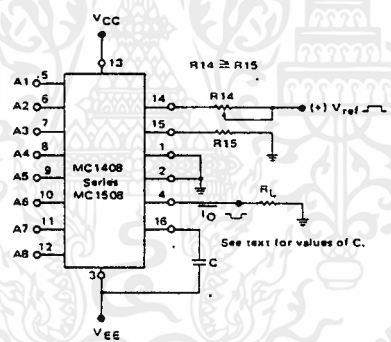
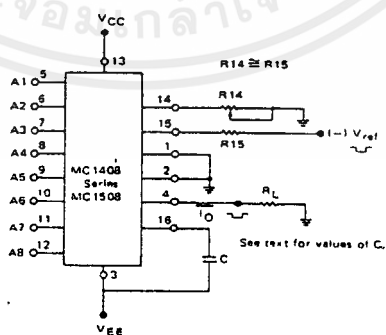
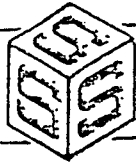


FIGURE 8 — NEGATIVE  $V_{ref}$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4516B



# BINARY UP/DOWN COUNTER

CMOS

## FEATURES

- † Internally Synchronous for High Speed
- † Asynchronous Preset Enable
- † Asynchronous Reset
- † Logic Edge-Clocked Design
- † 6MHz Counting Rate @ 10Vdc
- † Carry Output for Cascading Stages

## DESCRIPTION

The SCL4516B consists of a four-stage Up/Down Counter with provisions for "look-ahead" carry in both counting modes. The inputs consist of a single Clock, Carry-in (Clock Enable), Reset, Up/Down, Preset Enable, and four individual Jam signals. Four separate buffered Q signals and a Carry-out signal are provided as outputs.

A high Preset Enable signal allows information on the Jam inputs to preset the counter to any state asynchronously with the Clock. A high on the Reset line resets all stages to the "zero" state. The counter is advanced one count at the positive transition of the Clock when the Carry-in and Preset Enable signals are low. Advancement is inhibited when the Carry-in or Preset Enable signals are high. The Carry-out signal is normally high and goes low when the counter reaches its maximum count in the Up mode or the minimum count in the Down mode, provided the Carry-in signal is low. The Carry-in signal in the low state can thus be considered a "Clock Enable." The Carry-in terminal must be connected to V<sub>SS</sub> when not in use.

The counter counts Up when the Up/Down input is high, and Down when the Up/Down input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement. Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

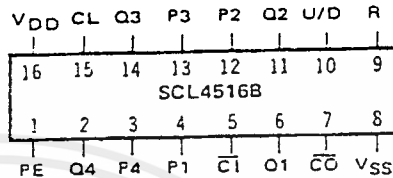
This counter finds primary use in up/down and differential counting and frequency synthesizer applications. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

## TRUTH TABLE

CARRY IN	UP/DOWN	PRESET ENABLE	RESET	ACTION
1	X	0	0	No Count
0	1	0	0	Count Up
0	0	0	0	Count Down
X	X	1	0	Preset
X	X	X	1	Reset

X = Don't Care

## CONNECTION DIAGRAM (all packages)



Add suffix for package:

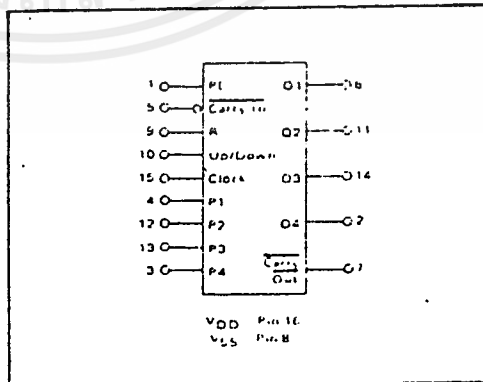
- C 16-pin CerDip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

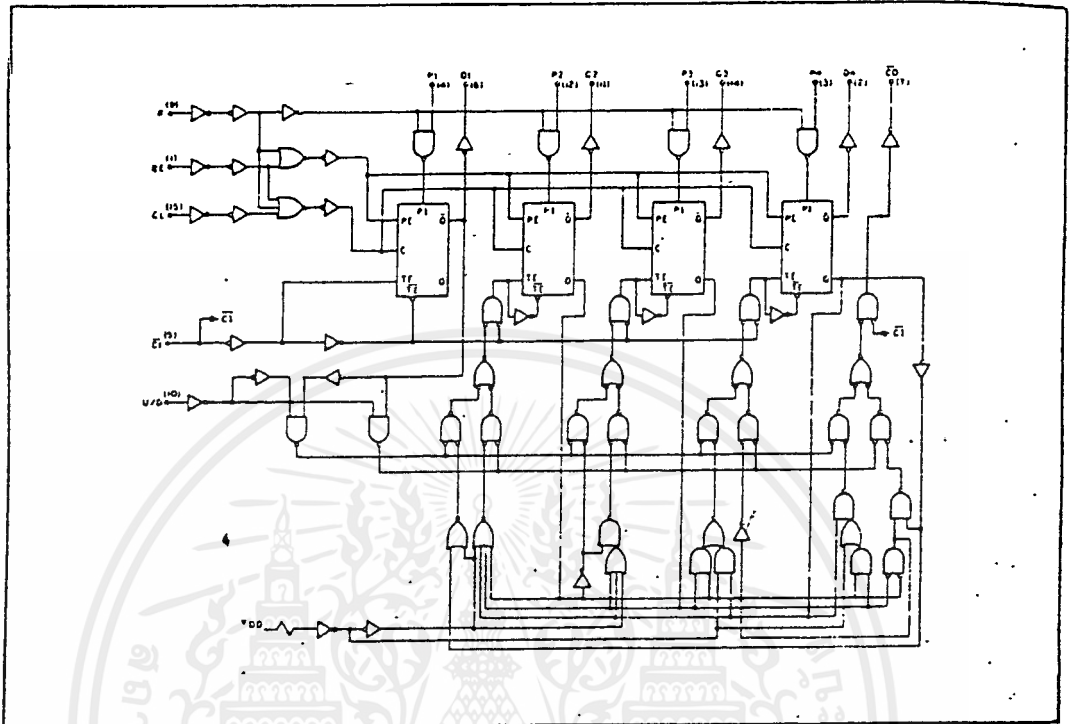
DC Supply Voltage	V <sub>DD</sub> - V <sub>SS</sub>	3 to 15	Vdc
Operating Temperature	T <sub>A</sub>	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C

## BLOCK DIAGRAM

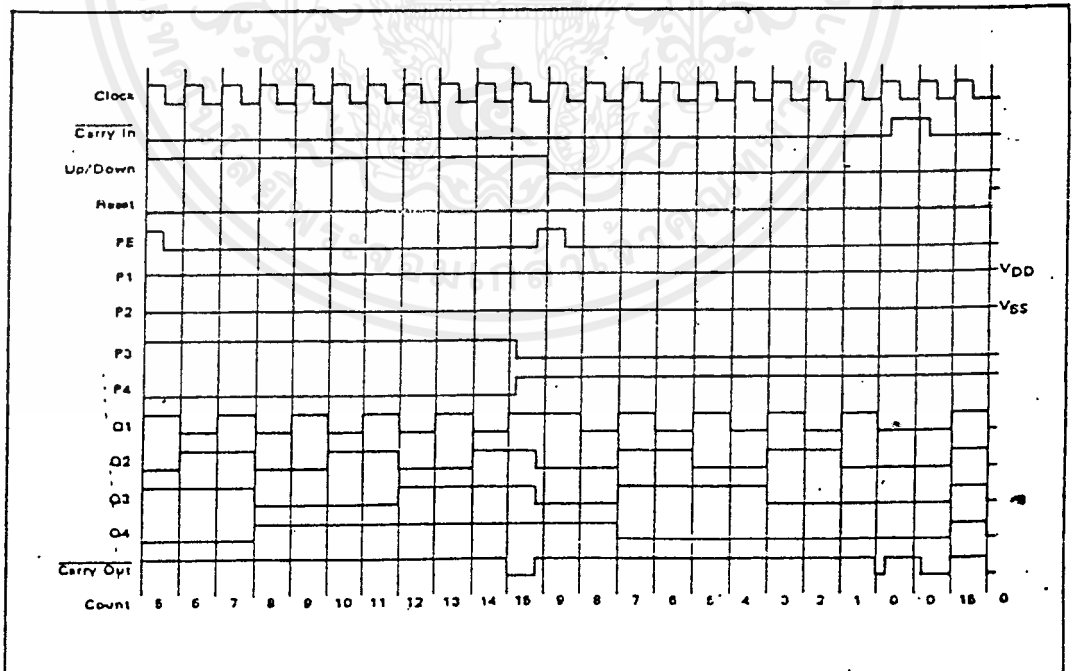


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOGIC DIAGRAM



TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS<sup>1</sup>

PARAMETER	V <sub>DD</sub> (V <sub>dc</sub> )	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I <sub>DD</sub>	5	V <sub>IN</sub> = V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	—	5	—	0.05	5	—	150	μA <sub>dc</sub>
	10		—	10	—	0.1	10	—	300	
	15		—	20	—	0.2	20	—	600	

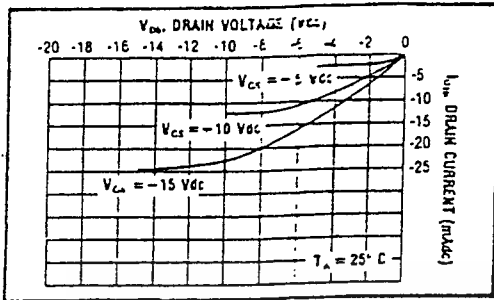
NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".  
<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
 = -40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
 = +85°C for E device.

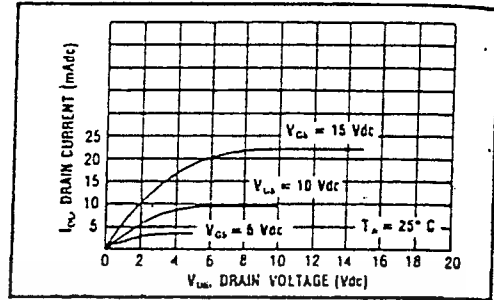
DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

PARAMETER	V <sub>DD</sub> (V <sub>dc</sub> )	Min.	Typ.	Max.	Units	
<b>CLOCKED OPERATION</b>						
PROPAGATION DELAY TIME Clock to Q	t <sub>PLH</sub> , t <sub>PHL</sub>	5	—	325	650	ns
		10	—	125	250	
		15	—	100	200	
Clock to Carry Out		5	—	325	650	ns
		10	—	125	250	
		15	—	100	200	
Carry In to Carry Out		5	—	175	350	ns
		10	—	75	150	
		15	—	55	110	
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>TML</sub>	5	—	130	260	ns
		10	—	65	130	
		15	—	50	100	
MINIMUM CLOCK PULSE WIDTH	PW <sub>CL</sub>	5	—	170	340	ns
		10	—	85	170	
		15	—	70	140	
MAXIMUM CLOCK FREQUENCY	f <sub>CL</sub>	5	1.5	3.0	—	MHz
		10	3.0	6.0	—	
		15	4.0	8.0	—	
MAXIMUM CLOCK RISE AND FALL TIME <sup>1</sup>	t <sub>rCL</sub> , t <sub>fCL</sub>	5	15	—	—	μs
		10	15	—	—	
		15	15	—	—	
MINIMUM SETUP TIME Carry In	t <sub>setup</sub>	5	—	130	260	ns
		10	—	65	130	
		15	—	50	100	
Up/Down		5	—	250	500	ns
		10	—	100	200	
		15	—	75	150	
<b>PRESET OR RESET OPERATION</b>						
PROPAGATION DELAY TIME Preset Enable or Reset to Q	t <sub>PLH</sub> , t <sub>PHL</sub>	5	—	325	650	ns
		10	—	125	250	
		15	—	100	200	
Preset Enable or Reset to Carry Out		5	—	410	820	ns
		10	—	165	330	
		15	—	130	260	
MINIMUM PRESET ENABLE OR RESET PULSE WIDTH	PW <sub>PE</sub> , PW <sub>R</sub>	5	—	100	200	ns
		10	—	50	100	
		15	—	40	80	
PRESET ENABLE OR RESET REMOVAL TIME	t <sub>rem</sub>	5	—	325	650	ns
		10	—	110	220	
		15	—	90	180	

<sup>1</sup> When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.

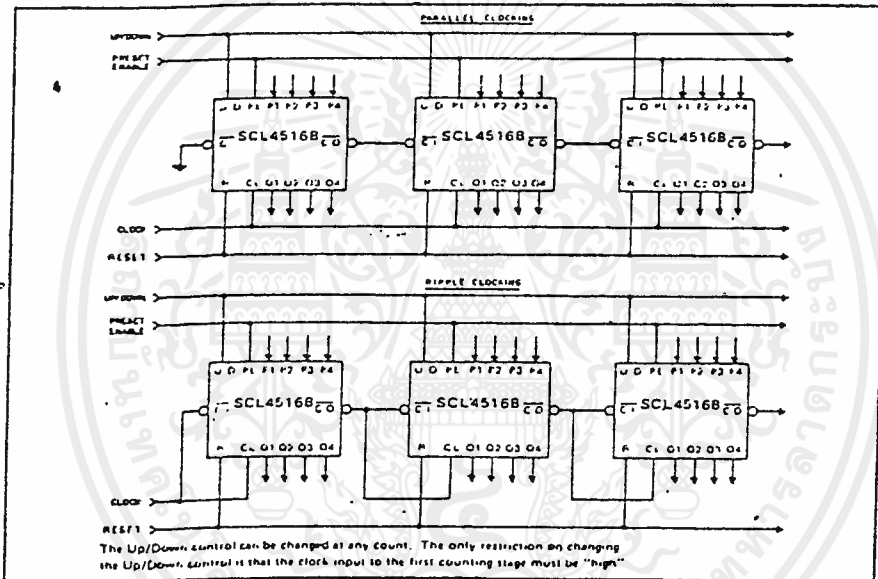


Typical P-Channel Source Current Characteristics

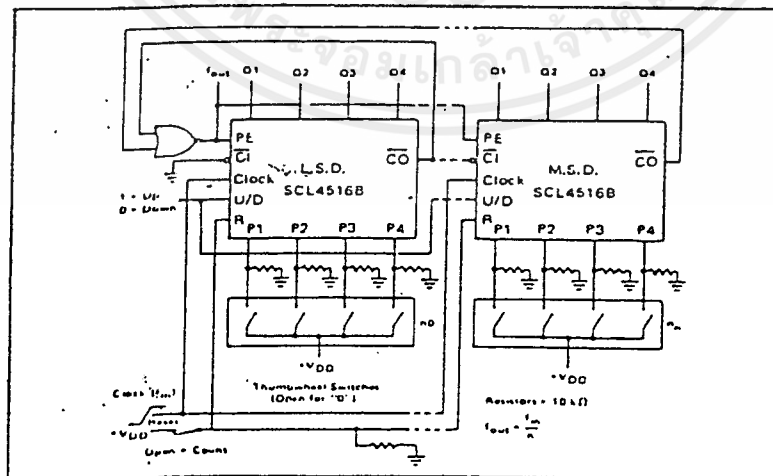


Typical N-Channel Sink Current Characteristics

APPLICATIONS INFORMATION  
CASCADING COUNTERS



Cascading counter packages.



Programmable Cascaded Frequency Divider

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TOSHIBA

8,192 WORD x 8 BIT UV ERASABLE AND ELECTRICALLY PROGRAMMABLE READ ONLY MEMORY

N-CHANNEL SILICON STACKED GATE MOS

TMM2764D  
TMM2764D-2

## DESCRIPTION

The TMM2764D is a 8192 word x 8 bit ultraviolet light erasable and electrically programmable read only memory. For read operation, the TMM2764D's access time is 200 ns, and the TMM2764D operates from a single 5-volt power supply and has low power standby mode which reduces the power dissipation without increasing access time. The standby mode is achieved by applying a TTL-high level signal to the  $\overline{CE}$  input. The maximum active current is 120mA

## FEATURES

- Single 5-volt power supply
- Fast access time : TMM2764D 250 ns  
TMM2764D-2 200 ns
- Power dissipation :  
120 mA (active current) Max.  
35 mA (standby current) Max.
- Low power standby mode :  $\overline{CE}$

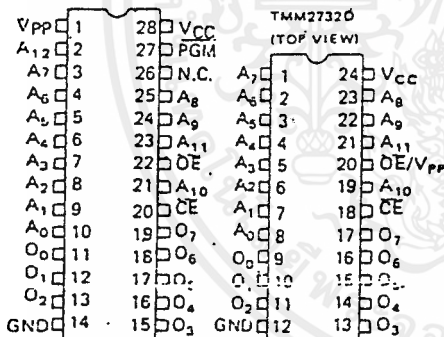
and the maximum standby current is 35mA.

For program operation, the programming is achieved by applying a 50ms active TTL low program pulse to the PGM input, and it is possible to program sequentially individually, or at random.

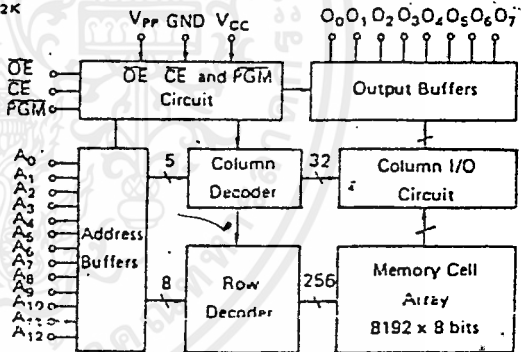
The TMM2764D is fabricated with the N-channel silicon double layer gate MOS technology and is packaged in a standard 28 pin dual in line cerdip package.

- Output buffer control :  $\overline{OE}$
- Fully static operation
- Programs with one 50 ms pulse
- Single location programming
- Three state outputs
- Inputs and outputs TTL compatible
- Pin compatible with 12764 and ROM TMM2364P

## PIN CONNECTION (TOP VIEW)



## BLOCK DIAGRAM



## MODE SELECTION

## PIN NAMES

A <sub>0</sub> ~ A <sub>12</sub>	Address Inputs
O <sub>0</sub> ~ O <sub>7</sub>	Outputs (Inputs)
$\overline{CE}$	Chip Enable Input
$\overline{OE}$	Output Enable Input
PGM	Program Control Input
N.C.	No Connection
V <sub>PP</sub>	Program Supply Voltage
V <sub>CC</sub>	V <sub>CC</sub> Supply Voltage (+5V)
GND	Ground

Mode	Pin	PGM (27)	$\overline{CE}$ (20)	$\overline{OE}$ (22)	V <sub>PP</sub> (1)	V <sub>CC</sub> (26)	O <sub>0</sub> ~ O <sub>7</sub> (11~13, 15~19)	Power
Read		H	L	L	5V	5V	Data Out	
Output Deselect		*	*	H	5V	5V	High Impedance	Active
Standby		*	H	*	5V	5V	High Impedance	Standby
Program		L	L	*	5V	5V	Data in	
Program Inhibit		*	H	*	5V	21V	High Impedance	Active
Program Verify		H	L	L	5V	5V	High Impedance	
Program Verify		H	L	L	5V	5V	Data Out	

Note: \* : H or L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### MAXIMUM RATINGS

SYMBOL	ITEM	RATING	UNIT
V <sub>CC</sub>	V <sub>CC</sub> Power Supply Voltage	-0.6 ~ 7.0	V
V <sub>PP</sub>	Program Supply Voltage	-0.6 ~ 22.0	V
V <sub>IN</sub>	Input Voltage	-0.6 ~ 7.0	V
V <sub>OUT</sub>	Output Voltage	-0.6 ~ 7.0	V
P <sub>D</sub>	Power Dissipation	1.5	W
T <sub>SOLDER</sub>	Soldering Temperature · Time	260 · 10	°C · sec
T <sub>STRG.</sub>	Storage Temperature	-65 ~ 125	°C
T <sub>OPR.</sub>	Operating Temperature	0 ~ 70	°C

### READ OPERATION

#### D.C. RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V <sub>IH</sub>	Input High Voltage	2.0	-	V <sub>CC</sub> + 1.0	V
V <sub>IL</sub>	Input Low Voltage	-0.3	-	0.8	V
V <sub>CC</sub>	V <sub>CC</sub> Power Supply Voltage	4.75	-	5.25	V
V <sub>PP</sub>	V <sub>PP</sub> Power Supply Voltage	2.0	V <sub>CC</sub>	V <sub>CC</sub> + 0.6	V

#### D.C. and OPERATING CHARACTERISTICS

(T<sub>a</sub> = 0 ~ 70°C, V<sub>CC</sub> = 5V ± 5% Unless otherwise noted)

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I <sub>LI</sub>	Input Current	V <sub>IN</sub> = 0 ~ V <sub>CC</sub>	-	-	± 10	μA
I <sub>CC1</sub>	Supply Current (Standby)	CE = V <sub>IH</sub>	-	-	35	mA
I <sub>CC2</sub>	Supply Current (Active)	CE = V <sub>IL</sub>	-	-	120	mA
V <sub>OH</sub>	Output High Voltage	I <sub>OH</sub> = -400 μA	2.4	-	-	V
V <sub>OL</sub>	Output Low Voltage	I <sub>OL</sub> = 2.1 mA	-	-	0.4	V
I <sub>PP1</sub>	V <sub>PP</sub> Current	V <sub>PP</sub> = 0 ~ V <sub>CC</sub> + 0.6	-	-	± 10	μA
I <sub>LO</sub>	Output Leakage Current	V <sub>OUT</sub> = 0.4 ~ V <sub>CC</sub>	-	-	± 10	μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### A.C. CHARACTERISTICS

( $T_a = 0 \sim 70^\circ\text{C}$ ,  $V_{CC} = 5V \pm 5\%$ ,  $V_{pp} = 2.0V \sim V_{CC} + 0.6V$ , Unless otherwise noted)

SYMBOL	PARAMETER	CONDITIONS	TMM2764D-2		TMM2764D		UNIT
			MIN.	MAX.	MIN.	MAX.	
$t_{ACC}$	Address Access Time	$\overline{CE} = \overline{OE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	—	200	—	250	ns
$t_{CE}$	$\overline{CE}$ to Output Valid	$\overline{OE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	—	200	—	250	ns
$t_{OE}$	$\overline{OE}$ to Output Valid	$\overline{CE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	—	70	—	100	ns
$t_{PGM}$	$\overline{PGM}$ to Output Valid	$\overline{OE} = \overline{CE} = V_{IL}$	—	70	—	100	ns
$t_{DF1}$	$\overline{CE}$ to Output in High-Z	$\overline{OE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	0	60	0	90	ns
$t_{DF2}$	$\overline{OE}$ to Output in High-Z	$\overline{CE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	0	60	0	90	ns
$t_{DF3}$	$\overline{PGM}$ to Output in High-Z	$\overline{OE} = \overline{CE} = V_{IL}$	0	60	0	90	ns
$t_{OH}$	Output Data Hold Time	$\overline{CE} = \overline{OE} = V_{IL}$ , $\overline{PGM} = V_{IH}$	0	—	—	—	ns

### A.C. Test Conditions

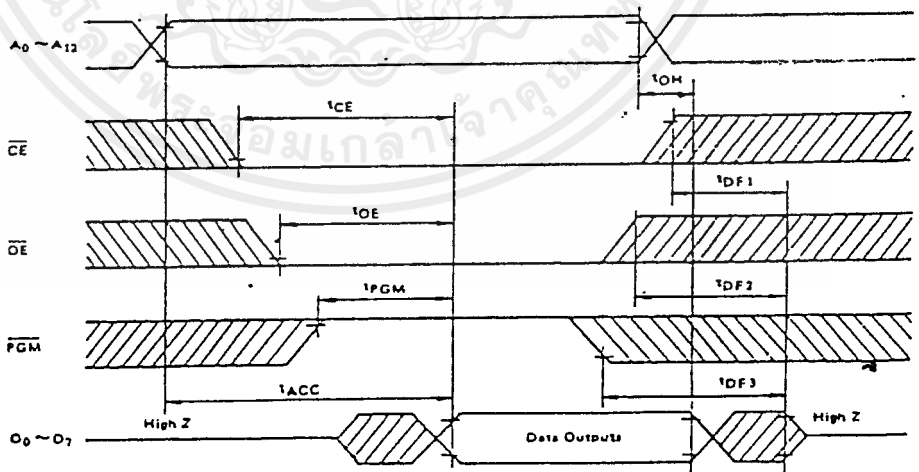
- Output Load : 1 TTL Gate and  $C_L = 100\text{pF}$
- Input Pulse Rise and Fall Times : 10ns Max.
- Input Pulse Levels : 0.8V to 2.2V
- Timing Measurement Reference Level : Inputs 1V and 2V, Outputs 0.8V and 2.0V

### CAPACITANCE • ( $T_a = 25^\circ\text{C}$ , $f = 1\text{MHz}$ )

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$C_{IN}$	Input Capacitance	$V_{IN} = 0V$	—	4	6	pF
$C_{OUT}$	Output Capacitance	$V_{OUT} = 0V$	—	8	12	pF

\* This parameter is periodically sampled and is not 100% tested.

### TIMING WAVEFORMS (READ)



## PROGRAM OPERATION

### D.C. RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
$V_{IH}$	Input High Voltage	2.0	—	$V_{CC} + 1.0$	V
$V_{IL}$	Input Low Voltage	-0.3	—	0.8	V
$V_{CC}$	$V_{CC}$ Power Supply Voltage	4.75	5.0	5.25	V
$V_{PP}$	$V_{PP}$ Power Supply Voltage	20.5	21.0	21.5	V

### D.C. and OPERATING CHARACTERISTICS $(T_a = 25 \pm 5^\circ\text{C}, V_{CC} = 5V \pm 5\%, V_{PP} = 21V \pm 0.5V)$

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$I_{LI}$	Input Current	$V_{IN} = 0 \sim V_{CC}$	—	—	$\pm 10$	$\mu\text{A}$
$V_{OH}$	Output High Voltage	$I_{OH} = -400 \mu\text{A}$	2.4	—	—	V
$V_{OL}$	Output Low Voltage	$I_{OL} = 2.1\text{mA}$	—	—	0.4	V
$I_{CC}$	$V_{CC}$ Supply Current	—	—	—	120	mA
$I_{PP}$	$V_{PP}$ Supply Current	$V_{PP} = 21.5V$	—	—	30	mA

### A.C. PROGRAMMING CHARACTERISTICS $(T_a = 25 \pm 5^\circ\text{C}, V_{CC} = 5V \pm 5\%, V_{PP} = 21V \pm 0.5V)$

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$t_{AS}$	Address Setup Time	—	2	—	—	$\mu\text{s}$
$t_{AH}$	Address Hold Time	—	2	—	—	$\mu\text{s}$
$t_{CES}$	$\overline{CE}$ Setup Time	—	2	—	—	$\mu\text{s}$
$t_{CEH}$	$\overline{CE}$ Hold Time	—	2	—	—	$\mu\text{s}$
$t_{DS}$	Data Setup Time	—	2	—	—	$\mu\text{s}$
$t_{DH}$	Data Hold Time	—	2	—	—	$\mu\text{s}$
$t_{PS}$	PGM Setup Time	—	2	—	—	$\mu\text{s}$
$t_{PH}$	PGM Hold Time	—	2	—	—	$\mu\text{s}$
$t_{OES}$	$\overline{OE}$ Setup Time	—	2	—	—	$\mu\text{s}$
$t_{VS}$	$V_{PP}$ Setup Time	—	2	—	—	$\mu\text{s}$
$t_{PW}$	Program Pulse Width	$\text{PGM} = \overline{CE} = V_{IL}$	45	50	55	ms
$t_{CP}$	Program Recovery Time	—	0	—	—	$\mu\text{s}$
$t_{PRT}$	Program Pulse Rise Time	—	5	—	—	ns
$t_{PFT}$	Program Pulse Fall Time	—	5	—	—	ns
$t_{CE}$	$\overline{CE}$ to Output Valid	—	—	—	250	ns
$t_{OE}$	$\overline{OE}$ to Output Valid	—	—	—	100	ns
$t_{DF1}$	$\overline{CE}$ to Output in High Z	$\overline{OE} = V_{IL}$	—	—	90	ns
$t_{DF2}$	$\overline{OE}$ to Output in High Z	$\overline{CE} = V_{IL}$	—	—	90	ns

### A.C. Test Conditions

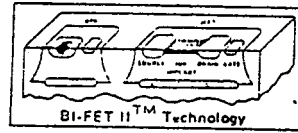
- Output Load : 1TTL Gate and  $C_L$  (100 pF)
- Input Pulse Rise and Fall Times : 10ns Max.
- Input Pulse Levels : 0.8 ~ 2.2V
- Timing Measurement Reference Level : Input 1V and 2V ; Output 0.8V and 2.0V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Operational Amplifiers/Buffers

### LF351 Wide Bandwidth JFET Input Operational Amplifier



#### General Description

The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (Bi-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

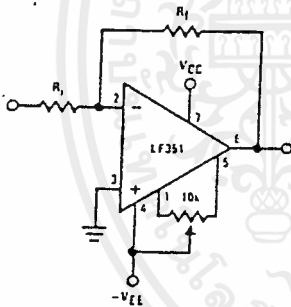
The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applica-

tions where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

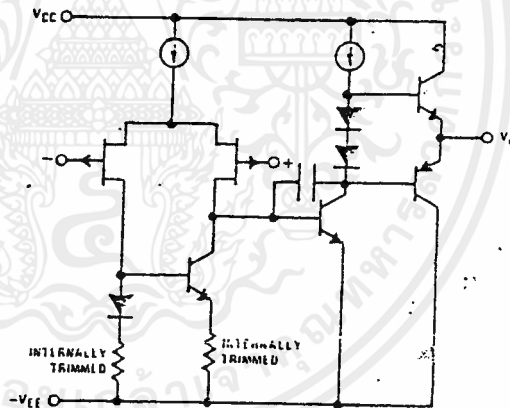
#### Features

■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	16 nV/√Hz
■ Low input noise current	0.01 pA/√Hz
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	10 <sup>12</sup> Ω
■ Low total harmonic distortion $A_v = 10$ , $R_L = 10k$ , $V_O = 20$ Vp-p, $BW = 20$ Hz-20 kHz	< 0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

#### Typical Connection

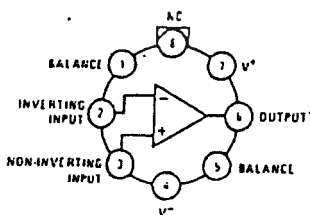


#### Simplified Schematic



#### Connection Diagrams (Top Views)

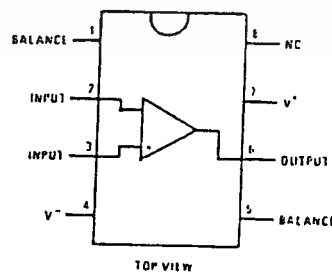
Metal Can Package



Note: Pin 4 connected to case.

Order Number LF351H  
See NS Package H08C

Dual-in-Line Package



TOP VIEW

Order Number LF351N  
See NS Package N05A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings

Supply Voltage	±18V
Power Dissipation (Note 1)	500mW
Operating Temperature Range	0°C to +70°C
T <sub>J</sub> (MAX)	115°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

## DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
V <sub>OS</sub>	Input Offset Voltage	R <sub>S</sub> = 10kΩ, T <sub>A</sub> = 25°C Over Temperature		5	10 13	mV mV
ΔV <sub>OS</sub> /ΔT	Average TC of Input Offset Voltage	R <sub>S</sub> = 10kΩ		10		μV/°C
I <sub>OS</sub>	Input Offset Current	T <sub>J</sub> = 25°C, (Notes 3, 4) T <sub>J</sub> < 70°C		25	100 4	pA nA
I <sub>B</sub>	Input Bias Current	T <sub>J</sub> = 25°C, (Notes 3, 4) T <sub>J</sub> < 70°C		50	200 8	pA nA
R <sub>IN</sub>	Input Resistance	T <sub>J</sub> = 25°C		10 <sup>12</sup>		Ω
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> = ±15V, T <sub>A</sub> = 25°C V <sub>O</sub> = ±10V, R <sub>L</sub> = 2kΩ Over Temperature	25	100		V/mV V/mV
V <sub>O</sub>	Output Voltage Swing	V <sub>S</sub> = ±15V, R <sub>L</sub> = 10kΩ	±12	±13.5		V
V <sub>CM</sub>	Input Common-Mode Voltage Range	V <sub>S</sub> = ±15V	±11	+15 -12		V V
CMRR	Common-Mode Rejection Ratio	R <sub>S</sub> < 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I <sub>S</sub>	Supply Current			1.8	3.4	mA

## AC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
SR	Slew Rate	V <sub>S</sub> = ±15V, T <sub>A</sub> = 25°C		13		V/μs
GBW	Gain Bandwidth Product	V <sub>S</sub> = ±15V, T <sub>A</sub> = 25°C		4		MHz
e <sub>n</sub>	Equivalent Input Noise Voltage	T <sub>A</sub> = 25°C, R <sub>S</sub> = 100Ω, f = 1000Hz		16		nV/√Hz
i <sub>n</sub>	Equivalent Input Noise Current	T <sub>J</sub> = 25°C, f = 1000Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperature, the device must be derated based on a thermal resistance of 150°C/W junction to ambient or 45°C/W junction to case.

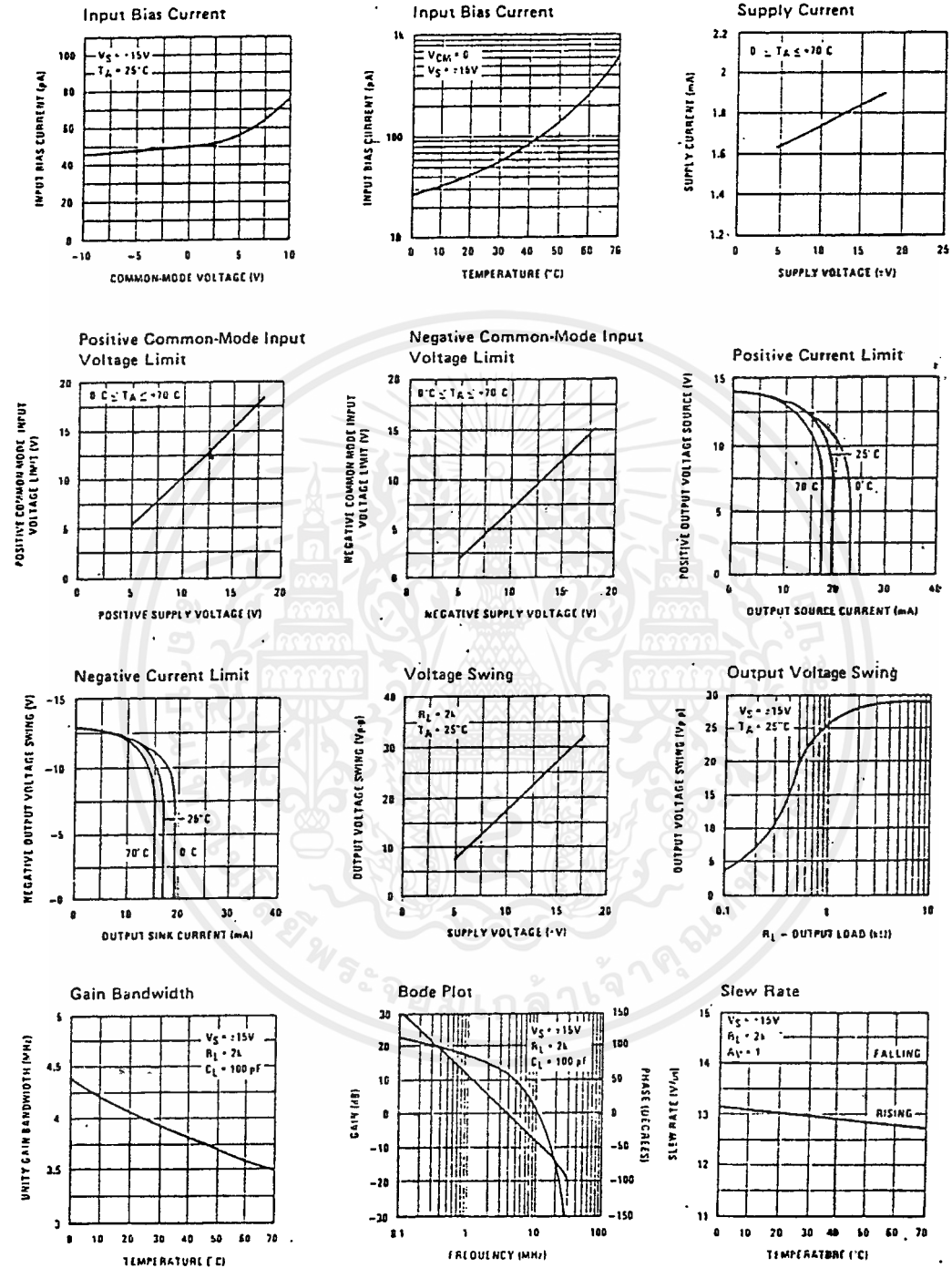
Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for V<sub>S</sub> = ±15V and 0°C < T<sub>A</sub> < +70°C. V<sub>OS</sub>, I<sub>B</sub> and I<sub>OS</sub> are measured at V<sub>CM</sub> = 0.

Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T<sub>J</sub>. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P<sub>D</sub>. T<sub>J</sub> = T<sub>A</sub> + θ<sub>JA</sub> P<sub>D</sub> where θ<sub>JA</sub> is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

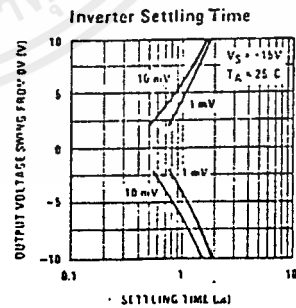
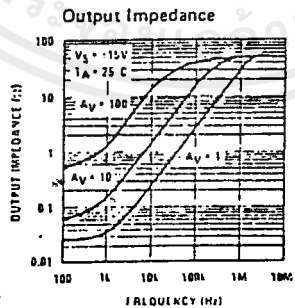
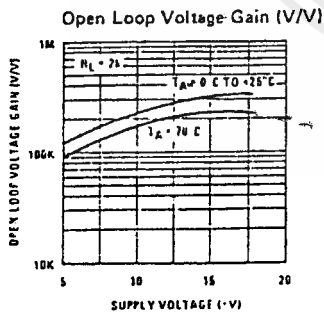
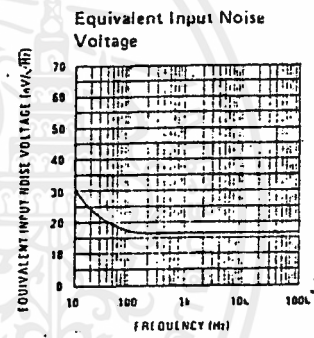
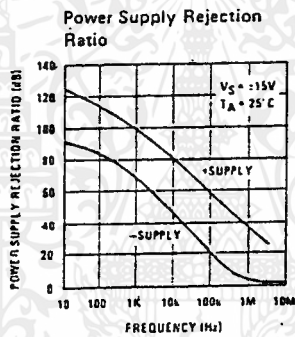
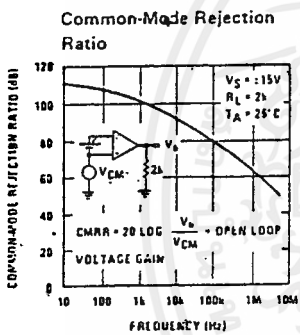
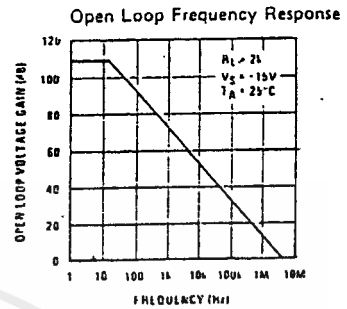
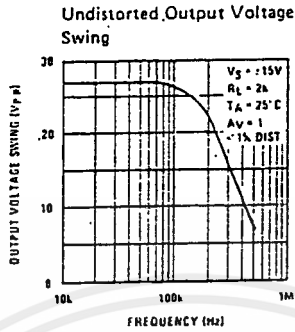
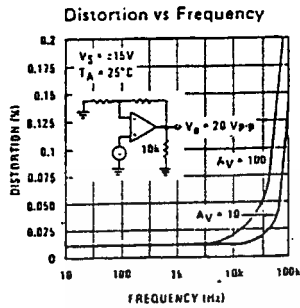
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice.

## Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะผิดใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued)

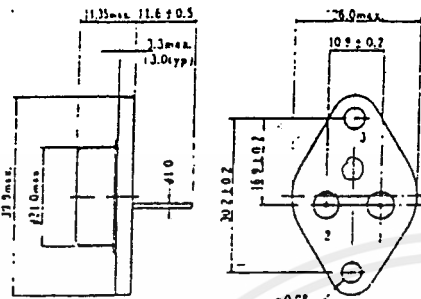


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 2SC1413A(H)

シリコン NPN 三基拡散形  
高電圧電力スイッチング、水平偏向出力用

SILICON NPN TRIPLE DIFFUSED  
HIGH VOLTAGE POWER SWITCHING  
HORIZONTAL DEFLECTION OUTPUT

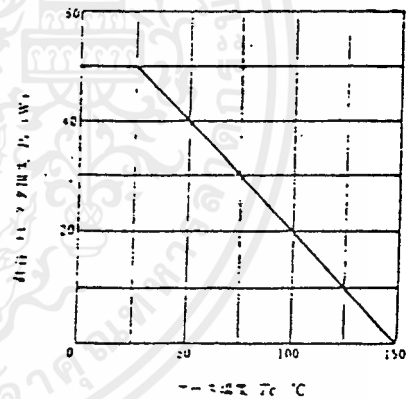


1. ベース Base
  2. エミッタ Emitter
  3. コレクタ Collector (ケース Case)
- (Dimensions in mm)

## 絶対最大定格 ABSOLUTE MAXIMUM RATINGS · $T_a=25^\circ\text{C}$

項目	Symbol	2SC1413A(H)	Unit
コレクタ・ベース電圧	$V_{CBO}$	1500	V
コレクタ・エミッタ電圧	$V_{CEO}$	500	V
エミッタ・ベース電圧	$V_{EBO}$	6	V
コレクタ電流	$I_C$	5	A
ピークコレクタ電流	$I_{C(max)}$	16	A
許容コレクタ損失	$P_C^*$	50	W
許容コレクタ損失	$P_C^{**}$	20	W
接合部温度	$T_j$	150	$^\circ\text{C}$
保存温度	$T_{stg}$	-45~+150	$^\circ\text{C}$

## 許容コレクタ損失のケース温度による変化 MAXIMUM COLLECTOR DISSIPATION CURVE



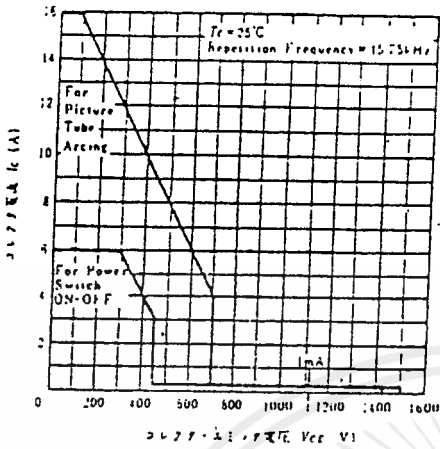
- $T_c=25^\circ\text{C}$ に於ける許容値
- シリコンエイルを塗布した釘風のマイク板を介して散热器(200mm×300mm×1.5mm厚)に接した時の許容値
- Value at  $T_c=25^\circ\text{C}$
- Value when attach on the heat sink plate (200mm×300mm×1.5mm厚)に接した時

## 電気的特性 ELECTRICAL CHARACTERISTICS ( $T_a=25^\circ\text{C}$ )

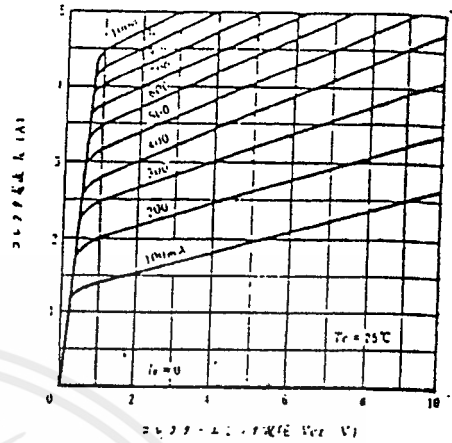
項目	Symbol	Test Condition	min.	max.	Unit
コレクタ・エミッタ間電圧	$V_{CE(sat)}$	$I_C=10\text{mA}$ , $R_{th}=\infty$	500	—	V
エミッタ・ベース間電圧	$V_{BE(sat)}$	$I_C=10\text{mA}$ , $I_E=0$	6	—	V
コレクタ遮断電流	$I_{CBO}$	$V_{CE}=1500\text{V}$ , $V_{BE}=1.5\text{V}$	—	1	mA
コレクタ・エミッタ飽和電圧	$V_{CE(sat)}$	$I_C=5\text{A}$ , $I_E=1.2\text{A}$	—	10	V
ベース・エミッタ飽和電圧	$V_{BE(sat)}$	$I_C=5\text{A}$ , $I_E=1.2\text{A}$	—	2	V
下 降 係 数	$I_f$	$I_C=3\text{A}$ , $I_{B1}=0.7\text{A}$ , $I_{B2}=-2.7\text{A}$ , $L_E=0$	—	2.3	$\mu\text{s}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

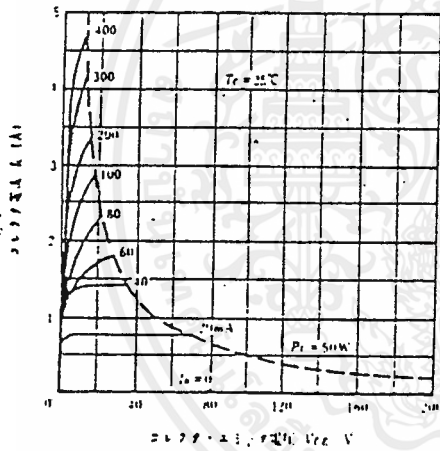
安全動作領域  
AREA OF SAFE OPERATION



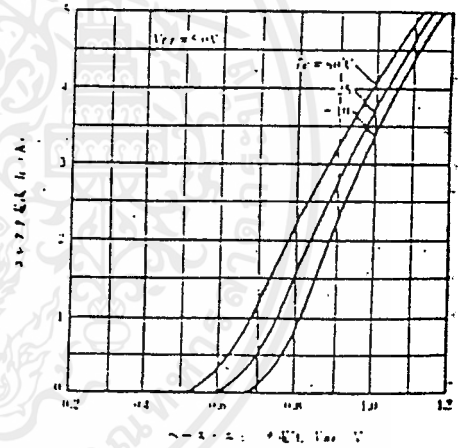
エミッタ接地出力静特性(1)  
TYPICAL OUTPUT CHARACTERISTICS



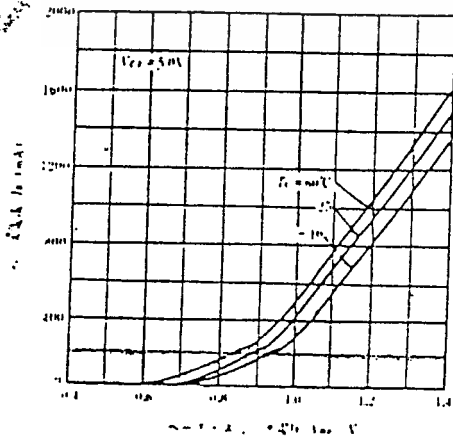
エミッタ接地出力静特性(2)  
TYPICAL OUTPUT CHARACTERISTICS



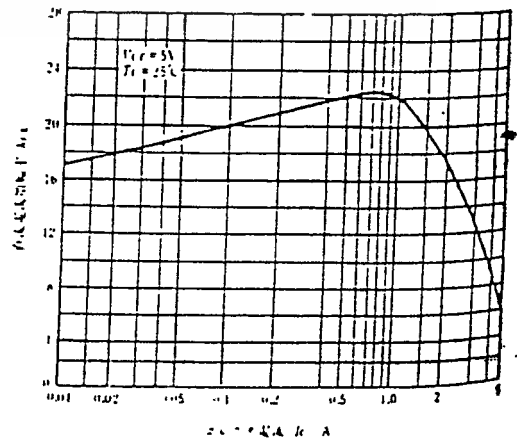
エミッタ接地伝達静特性  
TYPICAL TRANSFER CHARACTERISTICS



エミッタ接地入力静特性  
TYPICAL INPUT CHARACTERISTICS

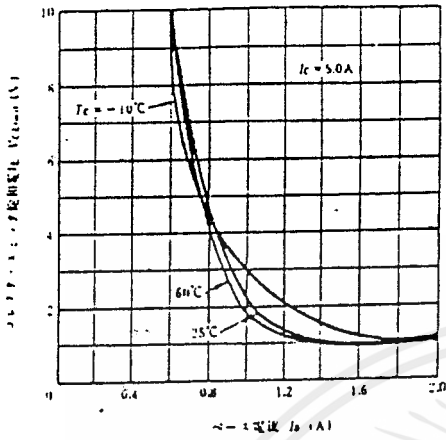


直流電流増幅率対コレクタ電流特性  
DC CURRENT TRANSFER RATIO VS. COLLECTOR CURRENT

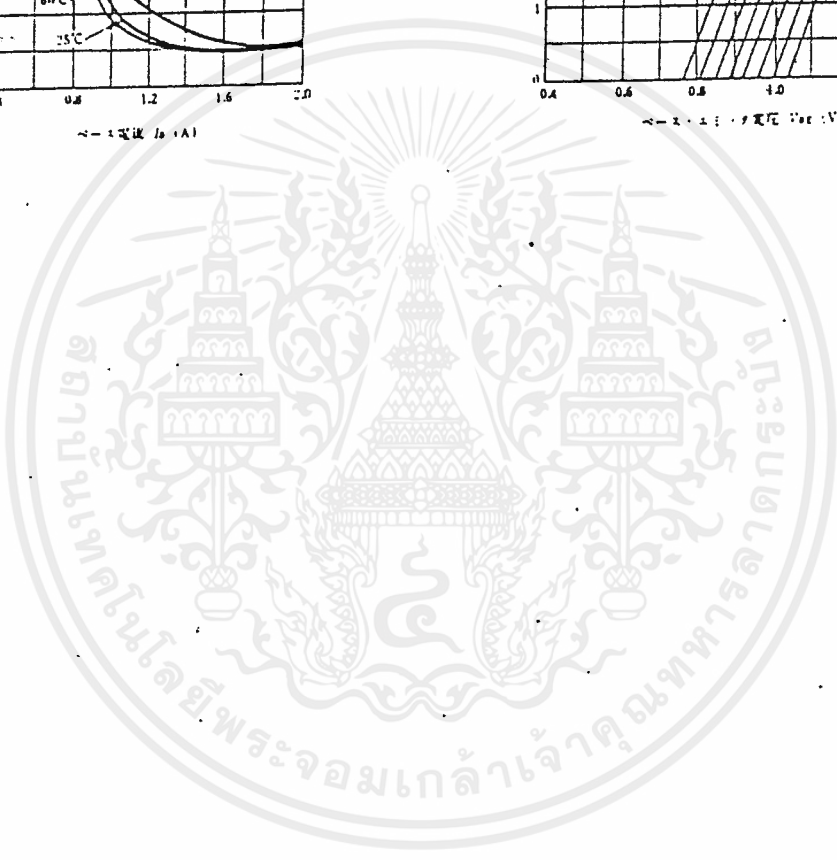
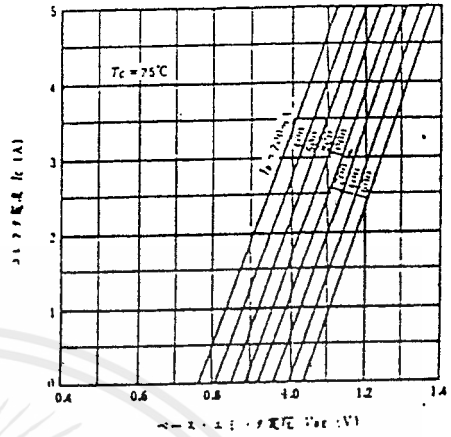


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

コレクタ・エミッタ飽和電圧対ベース電流特性  
 COLLECTOR TO EMITTER SATURATION VOLTAGE  
 VS. BASE CURRENT



コレクタ電流対ベース・エミッタ電圧特性  
 COLLECTOR CURRENT  
 VS. BASE TO EMITTER VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ขอขอบคุณอาจารย์ ศุภกิจ จุฑะวิริยะ เป็นอย่างสูงที่ได้ให้ความรู้ให้คำปรึกษาแนะนำ และความช่วยเหลือในด้านต่างๆ เกี่ยวกับการทำปริญญาโทจนสำเร็จโดยตลอด ขอขอบคุณคณะและห้องสมุดคณะวิศวกรรมศาสตร์ ลาดกระบัง ที่เป็นแหล่งสนับสนุนทางด้านตำราและเอกสารอ้างอิงรวมทั้งเครื่องมือ อุปกรณ์ในการทำการโปรเจค

ขอขอบคุณเพื่อนร่วมรุ่น 28 ทุกคนที่มีส่วนช่วยเหลือในการทำปริญญาโทจนสำเร็จลงได้อย่างสมบูรณ์

ผู้จัดทำ

19/3/36



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. A. B. plunkett, "A CURRENT-CONTROLLED PWM TRANSISTOR INVERTER DRIVE", IEEE/IAS 1979 Annual Meeting: pp, 785-789, 1979
2. DAVID M. EROD, "CURRENT CONTROL OF VSI-PWM INVERTERS", IEEE, VOK. IA-21, NO. 4, MAY. JUNE 1985: (562-570)
3. Rasappag. Palaniappan, "A Control Strategy for Reference Wave Adaptive Current Generation", IEEE/IAS 1980 Annual Meeting
4. นิตวัส ไชยเขตต์ม โปบุลย์ กอแก้วทองดี "การควบคุมความเร็วมอเตอร์เหนี่ยวนำด้วย PWM อินเวอร์เตอร์ ชนิดใช้ ทรานซิสเตอร์", ปรึญญาพนธ์ ภาควิชาวิศวกรรมไฟฟ้าสถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง ปี 2534
3. ศิริชัย มงคลพันธ์, ศิริพงษ์ มุ่งสันติสุข, อติศร สิทธิธรรมวัตติ "การขับมอเตอร์เหนี่ยวนำ ด้วยวิธี แดปป์โคอร์เรนต์คอนโทรล พี-ดับบลิว-เอ็ม อินเวอร์เตอร์", ปรึญญาพนธ์ ภาควิชา วิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง ปี 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้