



เครื่องทดสอบการตอบสนองในย่านความถี่เสียง

Audio Frequency Tester



โดย
นาย วุฒิเลิศ รุ่งฉาย
นาย วรณสิทธิ์ นิโรจน์รัมย์
นาย ปวเรศร์ ศิริจันทร์ภาณุ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษา
ตามหลักสูตรปริญญา อดสาหกรรมศาสตรบัณฑิต
ภาคเทคนิคอุตสาหกรรม สาขาโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032646

ปริญญาโทปีการศึกษา 2535

ภาควิชา เทคโนโลยีอุตสาหกรรม สาขาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องทดสอบการตอบสนองในย่านความถี่เสียง

AUDIO FREQUENCY TESTER

ผู้จัดทำ...

นาย ปวเรศร์	ดิรินทร์ภาณ	34.132157
นาย วรณสิทธิ์	นิโรจน์รัมย์	34.132162
นาย วุฒิเลิศ	รุ่งฉาย	34.132165

อาจารย์ที่ปรึกษา ...

อ. จักริ ทิมภาคย์วิศิษฐ์

(.....)

คณะกรรมการสอบปริญญาโท

..... ประธานกรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกา
032640

คำนำ

โครงการชุดนี้ ถูกทดลอง และสร้างขึ้น เพื่อการเรียนรู้อัจฉริยะ และการคำนวณ
ต่างๆ จากที่ได้รับการศึกษามาตั้งแต่ต้น ทางด้านนี้เพราะโครงการชุดนี้จะประกอบ
ด้วยส่วนต่างๆ หลายส่วนที่แตกต่างกัน ทำให้มีโอกาสที่จะศึกษาได้หลายแง่มุมของปัญ-
หา ที่ไม่สามารถหาโอกาสและเวลาได้ศึกษาได้อย่างเต็มที่ ดังนั้นในบางส่วนของ
โครงการชุดนี้ ที่ยังพอมีทางที่จะแก้ไขให้ดีขึ้นได้ แต่จะยังคงไว้ไว้อย่างนั้นเพื่อบันทึกผล
และคิดถึงสาเหตุ และแนวทางแก้ไขที่เป็นไปได้ไว้.

โครงการชุดนี้ไม่ได้คาดหวังไว้ว่า จะสมบูรณ์แบบทุกอย่าง ด้วยเวลาและความ
รู้ที่มีอย่างจำกัด แต่ก็ได้จัดทำขึ้นเพื่อต้องการดูว่าที่คิดไว้ไว้อย่างนั้น แล้ว เป็นไป
ได้มากน้อยเพียงใด.

จากบทสรุปของโครงการนี้ ทำให้รู้ว่า ถ้าเราคิดถึงส่วนที่จะก่อให้เกิดถึงปัญหา
ได้มากเพียงใด ปัญหาที่ตามมาภายหลังก็จะลดน้อยลงเท่านั้น.

.....

สารบัญ

บทคัดย่อ

บล็อกไดอะแกรม

1 Generator 1-1

1 การทำงานในเบื้องต้นของ XR-2206 1-2

1.1 การควบคุม 1-2

1.2 Frequency sweep 1-2

1.3 Output amplitude 1-3

2 วงจร generator ที่ใช้จริง 1-4

หลักการควบคุมผ่านคอมพิวเตอรื 1-8

สรุป 1-8

2 Attenuation 2-1

สรุป 2-6

3 วงจรขยายกำลังสัญญาณ 3-1

3.1 Differential Amplifier 3-3

3.1.1 ทฤษฎีวงจขยายความแตกต่าง 3-3

3.1.2 Common-mode และ differential-mode signals 3-4

3.1.3 การวิเคราะห์ถึงจุด Q-point 3-6

3.2 การวิเคราะห์ในลักษณะของสัญญาณขนาดเล็ก 3-10

3.3 Common-mode rejection ratio 3-14

3.4 ทฤษฎีวงจขยายกระแสคงที่ 3-16

3.4.1 วงจขยายกระแสคงที่ ที่ใช้ทรานซิสเตอร์ตัวเดียว 3-16

- 3.4.2 วงจรจ่ายกระแสตรงที่ ใช้ทรานซิสเตอร์ 2 ตัว 3-18
- 3.5 วงจรขยายความแตกต่างกับแหล่งจ่ายกระแสตรงที่ 3-20
 - 3.5.1 การทำงานในสภาวะสงบ 3-21
 - 3.5.2 ความต้านทานทางด้านอินพุท 3-22
- 3.6 Cascode Amplifier 3-23
 - 3.6.1 ทฤษฎีมิลเลอร์ 3-25
 - 3.6.2 การนำทฤษฎีมิลเลอร์มาประยุกต์ใช้งาน 3-27
- 3.7 แนวการออกแบบวงจรขยายสัญญาณที่ใช้จริง 3-28
- สรุป 3-35
- 4 AC TO DC RECTIFIER 4-1
 - 4.1 ทำความเข้าใจเกี่ยวกับการเรียงกระแส 4-2
 - 4.2 Linear half-wave rectifiers 4-3
 - 4.2.1 Inverting linear half-wave rectifier, positive output 4-3
 - 4.2.2 Inverting linear half-wave rectifier' negative output 4-6
 - 4.3 Precision rectifier 4-7
 - 4.3.1 ชนิดของ precision full-wave rectifier 4-8
 - 4.4 AC-to-DC converter 4-11
 - 4.4.1 AC-to-DC conversion or MAV circuit 4-11
 - 4.4.2 Precision rectifier -
ที่มีการรวมกราวด์ทางอินพุท 4-12
 - 4.4.3 Ac-to-DC converter 4-14
- 5 วงจรที่ใช้ในทางปฏิบัติ 4-15

5 Analog to digital and digital to analog converter 5-1

5.1 Digital to analog converter : DAC 5-1

5.1.1 Settling time 5-7

5.1.2 Multiplying DAC converter 5-7

5.2 Analog-to-digital converters ADC 5-7

5.2.1 Successive Approximation (SA) ADCs 5-8

5.2.2 Tracking หรือ servo ADCs 5-9

5.2.3 Flash (Parallel) ADCs 5-11

5.3 ADC ที่ใช้งานจริง 5-14

สรุป 5-14

6 ปริมาตรสำหรับภาควัดความถี่และเฟส 6-1

สรุป 6-3

7 วงจรนับความถี่ 7-1

สรุป 7-4

8 ภาควัดเฟส 8-1

สรุป 8-5

9 Variable electronic load 9-1

9.1 ทฤษฎีของ FET 9-1

9.1.1 Junction field-effect transistors :-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12.2 การทดสอบวงจร LPF แบบ active 12-4

12.3 การทดสอบ HPF แบบ active 12-9

สรุป 12-9

13 สรุปปัญหาทั้งหมด 13-1



บทคัดย่อ

เครื่องทดสอบการตอบสนองความถี่ในย่านความถี่เสียง(audio frequency tester)นี้ มีจุดประสงค์เพื่อที่จะใช้วัดการตอบสนองต่อความถี่ และเฟสของอุปกรณ์หรือวงจรใดๆ ที่ทำงานในย่านความถี่เสียง. เครื่องทดสอบนี้จะประกอบด้วยส่วนประกอบต่างๆ คือ

1. ชุดกำเนิดสัญญาณความถี่ที่ให้รูปแบบของสัญญาณได้ 2 แบบคือ แบบซายน์ และสี่เหลี่ยม ซึ่งสามารถปรับขนาดของแอมพลิจูดได้ตามต้องการ.
2. ชุดวัดความถี่ขนาด 8 หลัก 2 ช่อง.
3. ชุดโวลต์อิมพีแดนซ์ที่เปลี่ยนแปลงค่าความต้านทานได้.
4. วงจรขยายกำลัง แบบดีวีดีที่กว้าง

เครื่องทดสอบชุดนี้ จะถูกควบคุมและแสดงผลด้วยคอมพิวเตอร์ ซึ่งสามารถเก็บผลการทดสอบลงบนกระดาษได้. และเครื่องทดสอบชุดนี้ถูกสร้างขึ้น อันปราศจากการอ้างอิงถึงวิธีการจากแหล่งใดๆ นั่นคือทุกสิ่งทุกอย่างที่ทำขึ้นมา และบันทึกผลไว้ใน thesis เล่มนี้จะเป็นส่วนที่ สร้างขึ้นเพื่อทดลอง. เก็บผลการทดลอง และปัญหาที่ควรแก้ไขทั้งหมดไว้ เพื่อนำไปพัฒนาและปรับปรุงต่อไป.

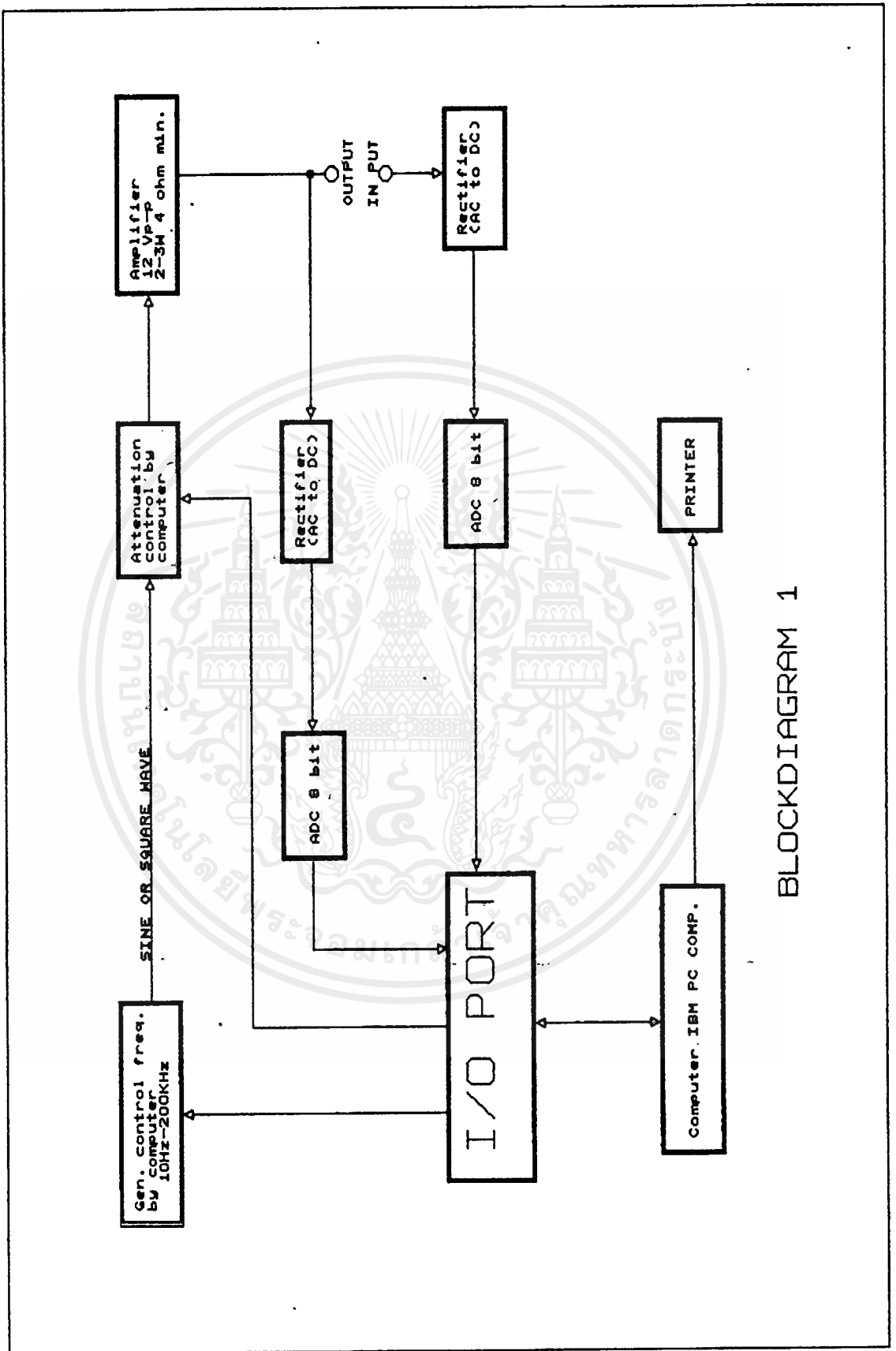
ABSTRACT

This equipment is invented for the objective of testing responsibility with frequency and phase of a circuit or equipment that involves in working on audio frequency. This tester is composed of :

1. Signal generator that can generate 2 waveforms of signal. Their sine and square wave, which can assign the amplitude of signal too.
2. Frequency counter of 8 digits and 2 channel.
3. Electronic load that can vary value of resistance.
4. Wideband power amplifier.

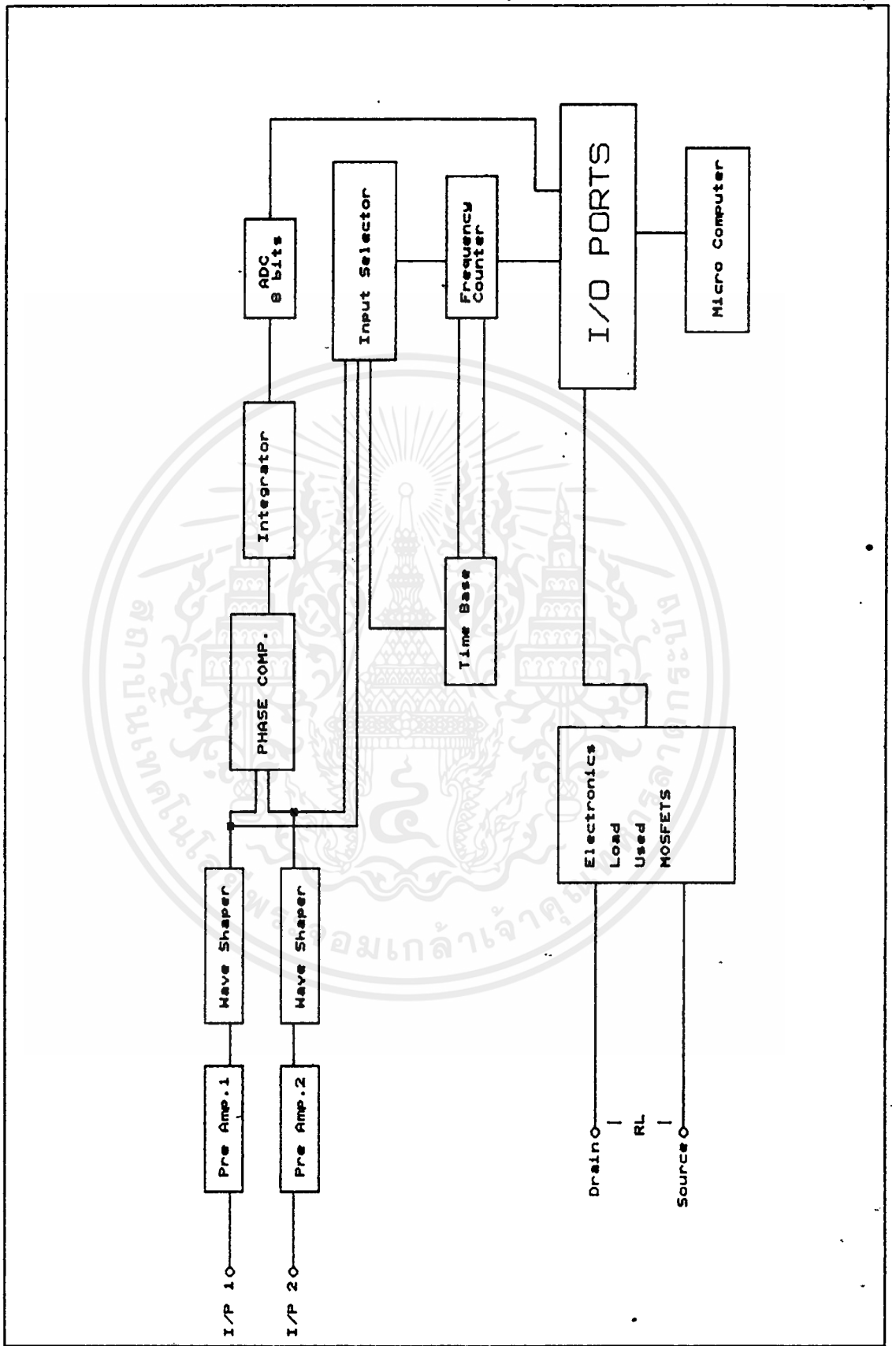
This tester is controlled and displayed the result by computer which can be recorded the result on paper too. This tester is invented without refer from anything. So this tester is invented from testing and practicing that is create and record result test and all problem on this thesis for development and improve in the future.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BLOCKDIAGRAM 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



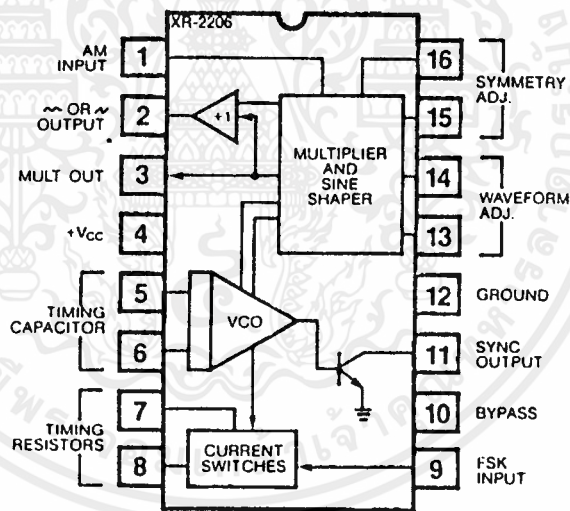
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

Generator

Generator เป็นวงจรกําเนิดความถี่ ที่จะใช้ในการสแกนความถี่ออกทางเอาต์พุท สามารถกําเนิดความถี่ได้ตั้งแต่ 10 Hz ถึง 200 KHz ซึ่งจะควบคุมความถี่ผ่านทางคอมพิวเตอร์.

ในการสร้างความถี่นั้น จะใช้ไอซีที่ทำหน้าที่กําเนิดความถี่โดยเฉพาะ เบอร์ XR-2206 Monolithic Function Generator ซึ่งให้ลักษณะของสัญญาณได้ 3 แบบคือ ซายน์, สามเหลี่ยม และสี่เหลี่ยม ในที่นี้จะใช้เพียงสองแบบคือ ซายน์ กับสี่เหลี่ยมเท่านั้น.



รูปที่ 1-1 ลักษณะการจัดขาและบล็อกไดอะแกรมของ XR-2206

ลักษณะพิเศษของ XR-2206

ความเพี้ยนของสัญญาณซายน์	5%,	(ปานกลาง)
เสถียรภาพทางอุณหภูมิ	20ppm/ C,	"
Wide Sweep Range	2000:1,	"

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการใช้งานเพื่อการศึกษาเท่านั้น ไม่นานผู้ใดเห็นใ้บใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linear Amplitude Modulation

TTL Compatible FSK Controls

แหล่งจ่ายไฟ

10V ถึง 26V

ปรับ duty cycle ได้ตั้งแต่

1% ถึง 99%

1. การทำงานในเบื้องต้นของ XR-2206

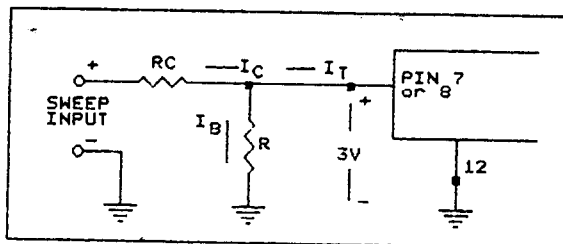
1.1 การควบคุม

ความถี่ของการออสซิลเลท f_o จะกำหนดโดยตัวเก็บประจุ timing ที่ต่อคร่อมระหว่างขา 5 และขา 6 และตัวต้านทาน timing R ที่ต่ออยู่กับขา 7 หรือขา 8 ความถี่ที่ได้คือ

$$f_o = 1/RC \dots \text{Hz} \dots \dots \dots (1)$$

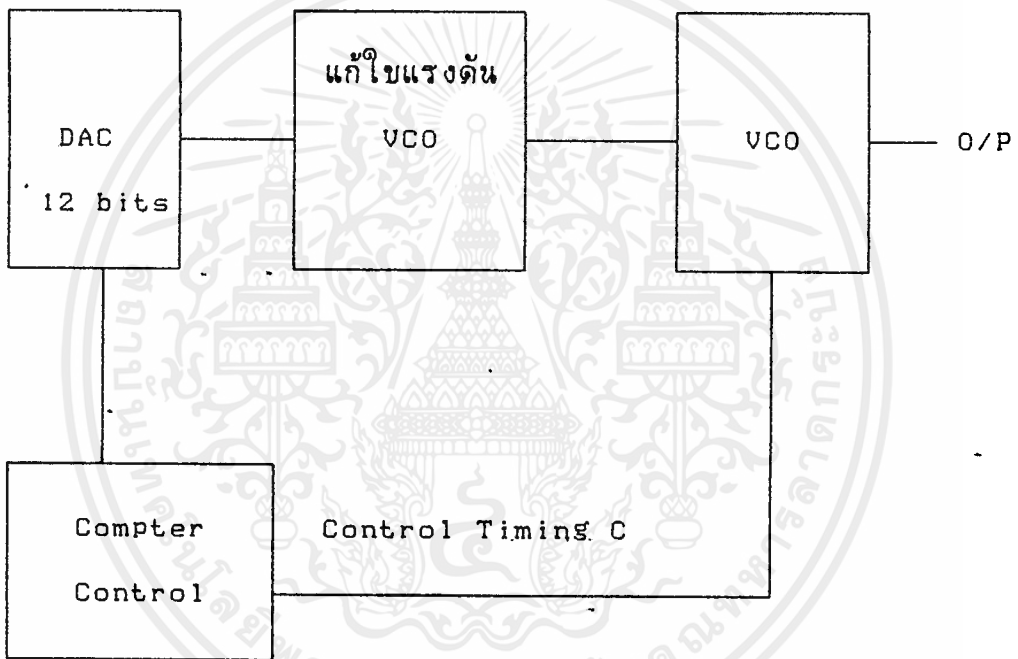
และสามารถปรับค่าความถี่ได้โดยการเปลี่ยนค่า R หรือ C ได้. ค่าของ R ไม่ควรที่จะต่ำกว่า 1 K Ω หรือมากกว่า 1 M Ω . ค่าอนุกรมจะอยู่ในสภาวะเสถียรดีที่สุดเมื่อ R อยู่ในช่วง 4K Ω < R < 200K Ω . ค่าของ C จะอยู่ในช่วง 1000pF ถึง 100 μ F.

1.2 Frequency Sweep



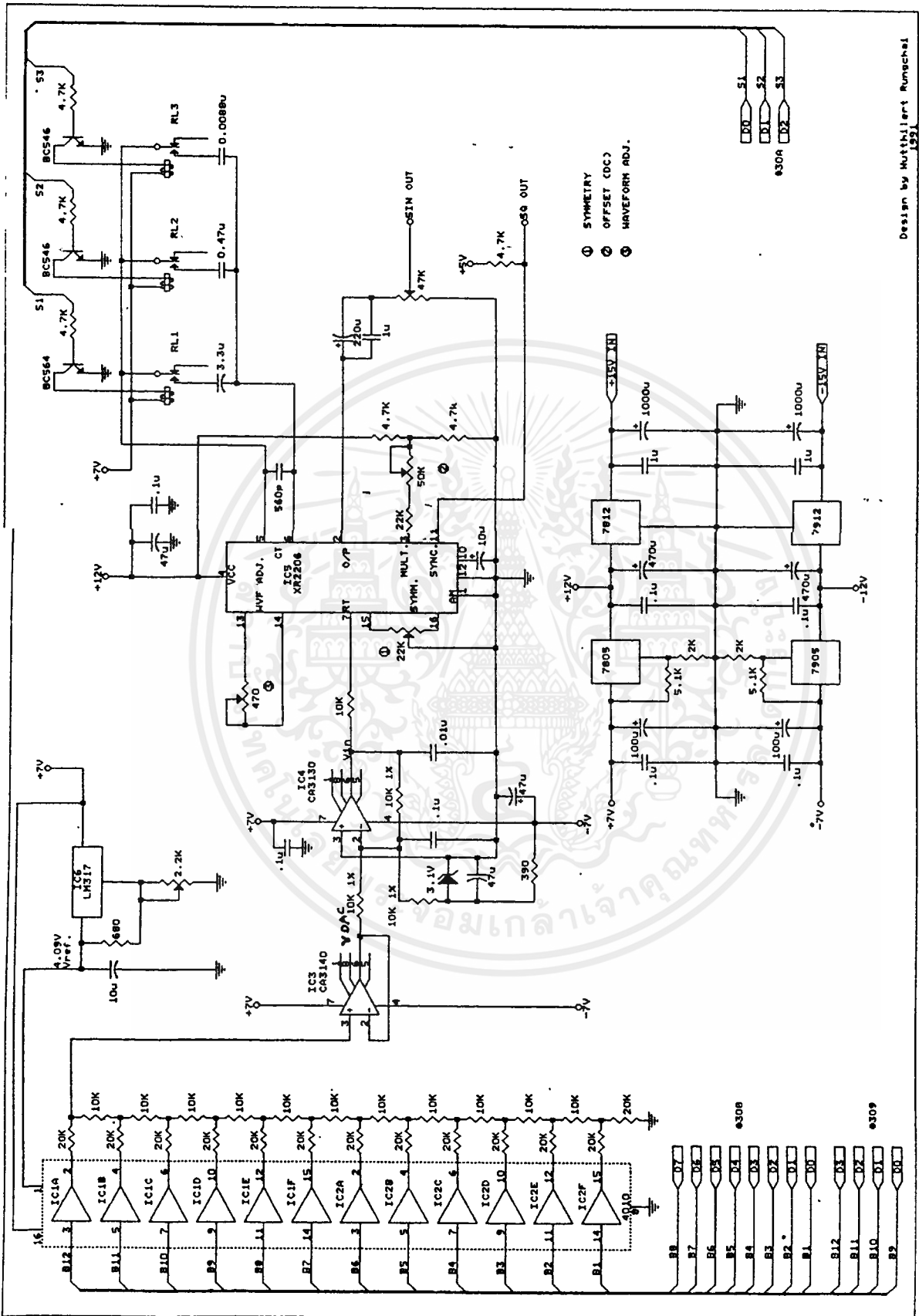
2 วงจร Generator ที่ใช้จริง

วงจรสมบูร์นของ Generator ที่ใช้งานจริงแสดงอยู่ในหน้าที่ 1-5 และบล็อก ไดอะแกรมแสดงอยู่ในรูปที่ 1-3



รูปที่ 1-3 บล็อกไดอะแกรมของ Function Generator

จากบล็อกไดอะแกรม DAC ขนาด 12 bits จะทำหน้าที่แปลงข้อมูลตัวเลขที่รับมาจาก computer ซึ่งใช้กำหนดความถี่ ให้เป็นระดับแรงดัน DC ในวงจรส่วนนี้ ถ้าดูในรูปในหน้าที่ 1-5 ก็จะประกอบไปด้วยไอซี buffer ประเภท CMOS เบอร์ 4010, ชุด network ของตัวต้านทานค่า 20K และ 10K ต่อเป็นวงจร R, 2R, ไอซี 1 #CA3140 และชุดสร้างแรงดันอ้างอิงที่ประกอบไปด้วยไอซี LM317 และตัวต้านทานประกอบ. เหตุที่ต้องใช้ไอซี CMOS เบอร์ 4010 ก็เพราะว่าไอซีเบอร์นี้มีจุดต่อไฟเลี้ยงสองจุดแยกกัน ถ้าไม่ใช้ไอซีนี้แล้วจะทำให้การควบคุมแรงดันแต่ละสแต็ปของการแปลงดิจิทัลเป็นอนาล็อกเป็นไปไม่ได้เลย ชุดสร้างแรงดันอ้างอิงจะถูกปรับให้มี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าแรงดันทางเอาต์พุตเท่ากับ 4.๘9 โวลต์ และไอซีออปแอมป์เบอร์ CA314๘ จะทำหน้าที่เป็น buffer เพื่อไม่ให้วงจรในส่วนต่อไปมาโหลดชุดตัวต้านทาน network.

ในบล็อกของวงจรแก้ไขแรงดัน VCO นั้น เนื่องจากการควบคุม VCO ในไอซี XR-22๐6 จะมีลักษณะที่จะควบคุมการเปลี่ยนความถี่ได้ยาก เพราะว่าลักษณะของไอซีเบอร์นี้คือ จะต้องทำให้กระแสไหลออกจากขา 7 หรือ 8 มากขึ้นเมื่อต้องการให้ VCO ผลิตความถี่เพิ่มขึ้น นั่นคือต้องให้ระดับแรงดันที่จุด Vin น้อยลงเมื่อต้องการเพิ่มความถี่ ซึ่งจะขัดความรู้สึกที่ว่า เมื่อจะเพิ่มความถี่ก็ควรที่จะเพิ่มระดับแรงดัน ดังนั้นจึงต้องมีวงจรนี้เข้ามา เพื่อแปลงลักษณะการเพิ่มความถี่ โดยมีการเพิ่มระดับแรงดันหลักการทำงานของวงจรคือ จัดวงจรให้เป็นแบบ Inverting summing amplifier โดยจัดให้แรงดันที่ได้จาก DAC รวมกับค่าแรงดันที่มีขนาดเท่ากับ ค่าแรงดันอ้างอิงภายใน VCO ที่มีค่าประมาณ 3 V. แต่ให้มีค่าเป็นลบ ซึ่งกำหนดด้วยซีเนอร์ไดโอดขนาด 3.1 โวลต์ วงจร Inverting summing amplifier จะมีอัตราขยายเท่ากับ 1. จากสูตรเดิมการหาความถี่ของวงจร VCO ในวงจรสมบูรณ์นั้น ถ้าไม่มีวงจรแก้ไขแรงดันจะลักษณะของสมการคือ

$$f = \frac{3 - V_{in}}{3 * R * C} \text{ Hz} \dots\dots\dots(5)$$

ซึ่ง R เป็น ตัวต้านทานที่ต่อกับขา 7 หรือ ขา 8 ในหน่วยโอห์ม. C เป็นตัวเก็บประจุ timing ที่ต่อระหว่างขา 5 และ 6 ของ XR-22๐6 และลักษณะสมการของวงจรแก้ไขแรงดันคือ

$$\begin{aligned} V_{in} &= -(-3 + VD_{AC}) \\ &= 3 - VD_{AC} \quad V. \dots\dots\dots(6) \end{aligned}$$

หลักการควบคุมผ่าน Computer

ในการควบคุมความถี่นั้น จะต้องหาค่ารหัสดิจิทัลประจำค่าความถี่นั้น เพื่อส่งรหัสดังกล่าวผ่าน I/O Port จากสมการที่(7) จะได้ว่า

$$VDAC = 3 * R * C * f \dots\dots\dots(๗)$$

ซึ่ง f เป็นความถี่ที่ต้องการ R จะคงที่ที่ 10K ส่วน C จะขึ้นอยู่กับว่า f อยู่ในช่วงความถี่ช่วงใด รหัสทางตัวเลขจะเท่ากับ

$$Code = VDAC / (Vref / 2^b) \dots\dots\dots(๘)$$

Vref เป็นแรงดันอ้างอิงที่ได้จากชุดสร้างแรงดันอ้างอิง b เป็นจำนวนบิตของ DAC ซึ่งเท่ากับ 12 บิต code จะเป็นรหัสตัวเลขที่ต้องส่งให้กับ DAC ผ่าน I/O Port.

ในทางปฏิบัติแล้ว การหาค่า code จะไม่สามารถใช้สูตรได้โดยตรง ต้องมีการชดเชยค่าผิดพลาดที่เกิดจากวงจร เช่นค่า C หรือ R timing หรือแรงดันอ้างอิงภายในภาค vco ที่ไม่เที่ยงตรงที่ 3 โวลท์ และแรงดันที่ได้จากซีเนอร์ไดโอดในวงจรแก้ไขแรงดันก็ไม่ได้ตาม spec จึงต้องแก้ไขชดเชยในโปรแกรม ให้ได้ความถี่ผิดพลาดจากกำหนดไม่เกิน 5 เปอร์เซ็นต์.

สรุป

แหล่งกำเนิดสัญญาณนี้ จะสามารถให้กำเนิดความถี่ได้ตั้งแต่ ต่ำกว่า 10 Hz ถึง 200. KHz. และต้องควบคุมแรงดันของระบบให้ราบเรียบคงที่ให้มากที่สุด เพราะจะมีผลต่อความถี่ที่กำเนิดออกไป เพราะว่าถ้าแหล่งจ่ายไฟถ้าไม่เรียบแล้ว จะทำให้ความถี่ไม่คงที่ เกิดเป็นการส่งผลการ modar แบบ FM ออกไปด้วยนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



หนังสืออ้างอิง

Data Sheet of EXAR XR-2206

คู่มือไอซี CMOS 4000 Series
ซีเอ็ดยูเคชั่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

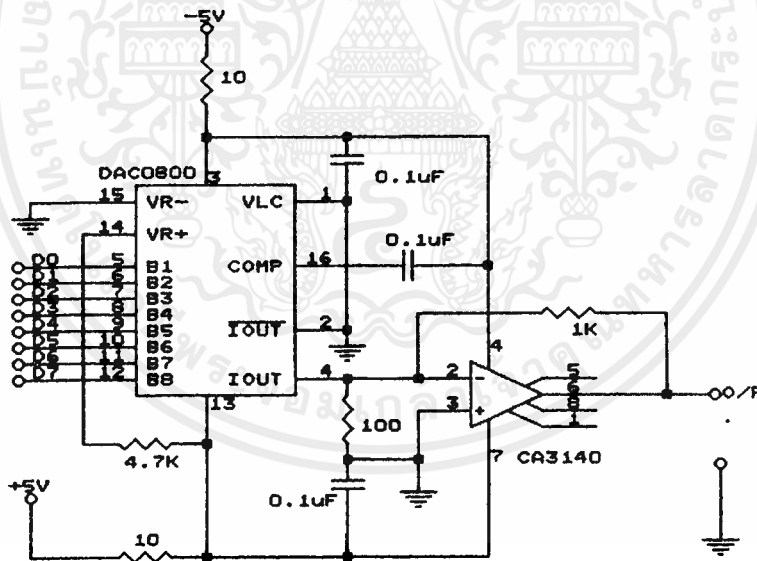
03264

บทที่ 2

ATTENUATION

วงจร attenuation เป็นส่วนสำคัญของระบบที่จะใช้ควบคุมขนาด (amplitude) ที่จะส่งออกไปให้กับวงจรที่จะทดสอบ และการควบคุมอัมพลิจูดนั้นต้องกระทำผ่าน computer ได้อย่างต่อเนื่อง. Attenuation นี้จะอาศัยไอซี Digital to Analog มาใช้ในการลดทอนสัญญาณ ซึ่งมีวงจรสมบูรณแสดงในรูปหน้าที่ 2-3.

ในการออกแบบวงจรลดทอนสัญญาณ ที่ใช้ DAC นี้จะอาศัยการพิจารณาจากสมการของ DAC ขนาด 8 บิต เพราะว่า DAC ที่ใช้ในที่นี้มีขนาด 8 บิต

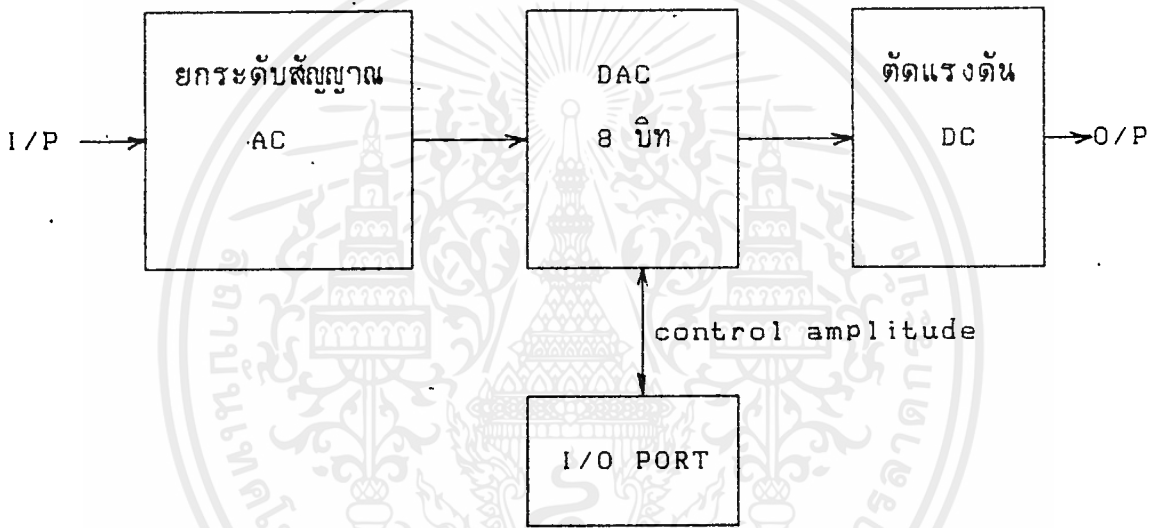


รูปที่ 2-1 วงจร DAC ที่ใช้ DAC0800

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูปที่ 2-1 จะมีสมการคือ

$$V_o = (V_{ref} * R_3 / R_1) [(D_7 / 2) + (D_6 / 4) + (D_5 / 8) + (D_4 / 16) + (D_3 / 32) + (D_2 / 64) + (D_1 / 128) + (D_0 / 256)] \dots \dots \dots (1)$$

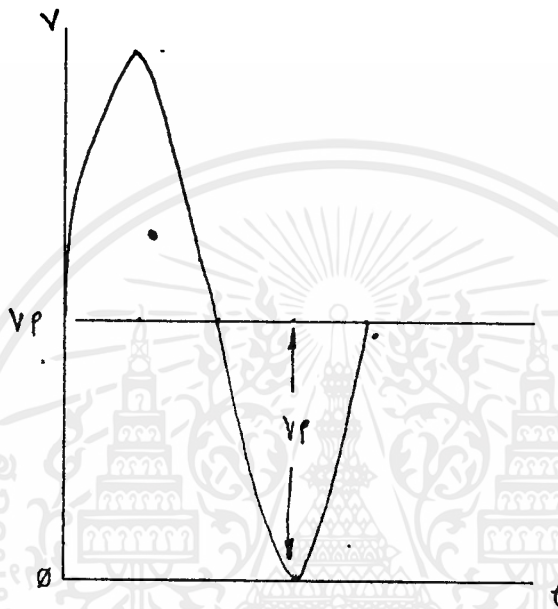


รูปที่ 2-2 บล็อกไดอะแกรมของ attenuator

รูปที่ 2-2 แสดงบล็อกไดอะแกรมของ attenuator ที่ใช้ DAC เพื่อควบคุมขนาดอัมพลิจูดสัญญาณด้วย computer แนวความคิดและรายละเอียดจะได้กล่าวต่อไป

จากสมการที่ (1) จะเห็นว่าระยะห่างของสเปกตรัมจะขึ้นอยู่กับขนาดของ V_{ref} และขนาดของ V_o ก็จะขึ้นอยู่กับขนาดของ V_{ref} ด้วย นั่นคือถ้าเราให้ V_{ref} เปลี่ยนแปลง V_o ก็จะเปลี่ยนแปลงตามไปด้วย ด้วยเหตุผลดังกล่าว เราก็จะให้สัญญาณที่ต้องลดทอนมาเป็นแรงดันแทนแรงดัน V_{ref} แต่ต้องทำการยกระดับสัญญาณ AC ที่ต้องการลดทอนนี้ ให้อยู่เหนือระดับ DC ดังรูปที่ 2-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-4 แสดงสัญญาณที่ต้องการลดทอนถูกยกให้สูงขึ้น

จากรูปที่ 2-4 สัญญาณ AC ขนาด $1.28 V_{p-p}$ ถูกยกระดับให้สูงขึ้นระดับศูนย์โวลต์ เพื่อให้เป็นแรงดันอ้างอิงแก่ DAC. ที่ให้สัญญาณ AC มีขนาด $1.28 V_{p-p}$ นี้ก็เพื่อให้แต่ละ step มีขนาดเท่ากับ $0.005 V$. สมมติว่าให้สัญญาณควบคุมที่เป็นดิจิตอลมีค่าเป็น 255 หรือ FFH หรือ 11111111B ซึ่งเป็นค่า full scale ของ Attenuator ให้พิจารณาระดับของ V_o โดยใช้วงจรในรูปที่ 2-1 ได้ดังนี้

ให้ $R_1 = R_2 = R_3 = 1K$

ช่วงที่ 1 เมื่อระดับสัญญาณ AC เท่ากับศูนย์ นั่นคือ V_{ref} จะมีค่าเท่ากับ $0.64 V$

จากสมการที่(1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่ข้อมูลใดๆ ของทางบริษัทไปยังเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงที่ 2 เมื่อระดับของ AC มีค่าบวกสูงสุด $V_{ref} = 1.28 \text{ V}$.

$$\begin{aligned} V_o &= 1.28 * (0.9961) \\ &= 1.275 \text{ V} \end{aligned}$$

ช่วงที่ 3 เมื่อระดับ AC เป็นลบสูงสุด $V_{ref} = 0 \text{ V}$.

$$\begin{aligned} V_o &= 0 * (0.9961) \\ &= 0 \text{ V.} \end{aligned}$$

จะเห็นว่า V_o จะมีขนาดที่ใกล้เคียงกับสัญญาณ V_{ref} ที่เกิดจากสัญญาณ AC ที่ต้องการลดทอน เมื่อสัญญาณ V_o ผ่านตัวเก็บประจุที่ใช้กับแรงดัน DC จะได้สัญญาณ AC ที่เป็นทั้งค่าบวกและลบ นั่นคือถ้าให้ค่าตัวเลขเป็น FFH แล้วจะถือว่าวงจรมีการลดทอนเป็น 0 dB.

พิจารณากรณีที่ให้ค่าตัวเลขเป็น 80H หรือ 128 ซึ่งเป็นค่าครึ่งหนึ่งของการพิจารณาในครั้งที่แล้วนี้

ช่วงที่ 1 เมื่อสัญญาณ AC เป็นศูนย์ $V_{ref} = 0.64 \text{ V}$.

$$\begin{aligned} V_o &= 0.64 * (0.5) \\ &= 0.32 \text{ V.} \end{aligned}$$

ช่วงที่ 2 เมื่อสัญญาณ AC มีค่าบวกสูงสุด $V_{ref} = 1.28 \text{ V}$.

$$\begin{aligned} V_o &= 1.28 * (0.5) \\ &= 0.64 \text{ V.} \end{aligned}$$

ช่วงที่ 3 เมื่อสัญญาณ AC มีค่าลบสูงสุด $V_{ref} = 0 \text{ V}$.

$$\begin{aligned} V_o &= 0 * (0.5) \\ &= 0 \text{ V.} \end{aligned}$$

จะเห็นว่าสัญญาณทางเอาต์พุตจะลดลงครึ่งหนึ่งเมื่อเทียบกับการลดค่าตัวเลขลงมาครึ่งหนึ่งถ้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่นกัน ในกรณีที่ให้ค่าตัวเลขเป็น 0H ก็จะเป็นผลให้ไม่มีสัญญาณออกทางเอาต์พุต ดังนั้นวงจรจะสามารถลดทอนสัญญาณได้. จากวงจรสมบรูณ์ ในหน้าที่ 2-3 VR3 ก็คือ R1, R6 ก็คือ R2 และ VR4 ก็คือ R3. วงจรยกระดับสัญญาณ AC จะประกอบไปด้วย IC1B, R1, R2, R3, R4, R5, VR1 และ VR2 ต่อเป็นวงจร Non-inverting amplifier โดยจะขยายให้สัญญาณที่เข้ามาทางอินพุต อยู่เหนือระดับ DC ศูนย์โวลต์ เพราะออปแอมป์ถูกไบอัสด้วยแรงดันอินพุตบวกที่ขา 5 ผ่าน R2 และ VR1 ส่วน VR2 จะใช้ปรับอัตราขยายของวงจรให้ได้ขนาดของ V_{ref} ที่เหมาะสม. วงจรนี้จะให้ระดับของการลดทอน เท่ากับ 2^b ระดับ ซึ่ง b เป็นจำนวนบิตของ DAC.

การใช้งาน DAC ใน mode นี้จะเรียกว่า multiplying DAC (MDAC).

สรุป

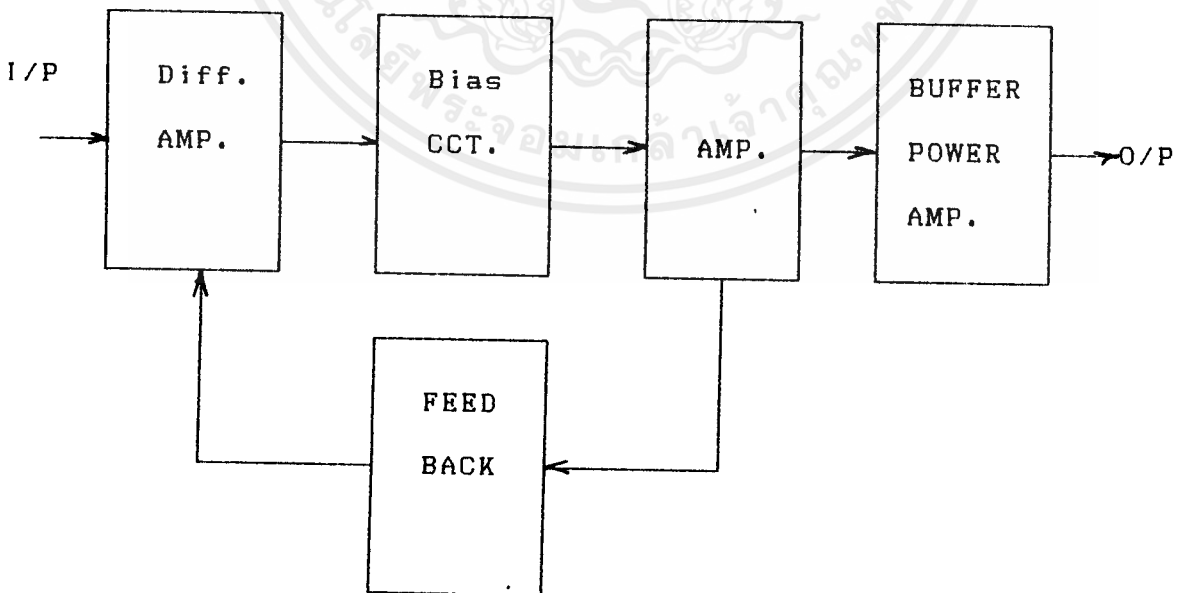
วงจร attenuation นี้ยังสามารถใช้ได้ดีกับงานทางด้าน audio เพราะให้การตอบสนองต่อความถี่ มากกว่า 200 KHz แต่มีข้อเสียคือ เมื่อมีการเปลี่ยนระดับการลดทอนจะเกิดสัญญาณ transient ดังปนออกมา. เกี่ยวกับการแปลงดิจิตอลเป็นอะนาลอก และการแปลงอะนาลอกเป็นดิจิตอล จะได้กล่าวในบทต่อไป.

บทที่ 3

วงจรขยายกำลังสัญญาณ : POWER AMPLIFIER

ในการที่จะทำการทดสอบอุปกรณ์ ที่ต้องใช้กำลังสัญญาณในการทดสอบที่ค่อนข้างสูง เช่น วงจร crossover network ที่ใช้แบ่งย่านความถี่ให้กับลำโพง หรือการทดสอบการตอบสนองของลำโพง หรืออื่นๆ นั้น สัญญาณที่ได้จากชุด Generator จะไม่มีความแรงมากพอ จำต้องมีการขยายกำลังสัญญาณให้แรงขึ้นอีก ซึ่งโดยทั่วไปแล้วสัญญาณต้องมีขนาดไม่ต่ำกว่า 1 วัตต์.

ในโครงการชุดนี้ได้ออกแบบวงจรขยาย ให้สามารถจ่ายกำลังได้ถึง 4 วัตต์ ที่ 4 โอห์ม ในการออกแบบนั้น จะออกแบบให้วงจรสามารถตอบสนองความถี่ได้สูงสุด ที่กำลังสูงๆ และจุดเอาต์พุตกับส่วนป้อนกลับของวงจรจะต้องแยกจากกัน เพื่อป้องกันความเพี้ยนอันเกิดจากความไม่เป็น pure resistance ของวงจร หรืออุปกรณ์ที่จะนำมาเป็นโหลดเพื่อทดสอบ.



รูปที่ 3.1 บล็อกไดอะแกรมของวงจรขยาย

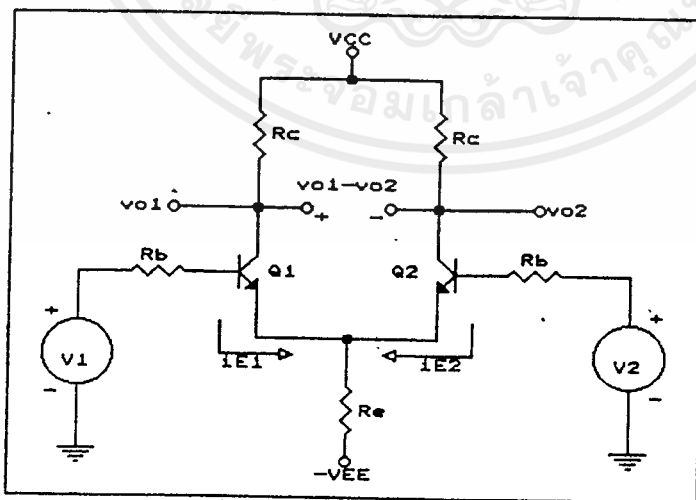
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 Differential Amplifier

วงจรในหน้าที่ 3-28 เป็นวงจรสมบรูณ์ของวงจรขยายกำลังสัญญาณ ในส่วนของภาคแรกจะเป็นวงจรขยายความแตกต่าง ที่ประกอบ Q_1, Q_2, Q_3, Q_4 และ Q_5 . Q_1 และ Q_2 จะทำหน้าที่เป็นส่วนขยายความแตกต่าง Q_3 และ Q_4 จะทำหน้าที่เป็น cascode amplifier เพื่อลดผลของค่าความจุระหว่าง BC ของ Q_1 และ Q_2 ซึ่งจะกล่าวอย่างละเอียดต่อไป ส่วน Q_5 จะทำหน้าที่เป็นตัวจ่ายกระแสคงที่ ซึ่งจะทำให้วงจรขยายมี impedance ที่สูงขึ้นกว่าการใช้ ตัวต้านทานธรรมดาซึ่งก็จะได้กล่าวต่อไป.

3.1.1 ทฤษฎีวงจรขยายความแตกต่าง

วงจรขยายความแตกต่าง เป็นวงจรที่นิยมใช้เป็นส่วนของภาคอินพุทกันทั่วไป เพราะ เป็นวงจรที่ให้อัตราขยายสูง และสามารถตัดสัญญาณรบกวนที่เข้ามา กับไฟเลี้ยงได้ดี และยังใช้เป็นวงจรเปรียบเทียบอีกด้วย.



รูปที่ 3.3 วงจรขยายความแตกต่างเบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรพื้นฐานของวงจรขยายความแตกต่างแสดงในรูปที่ 3.3 จะเห็นว่าวงจรมี 2 อินพุตคือ v_1 และ v_2 และมี 3 เอาท์พุทคือ v_{o1} , v_{o2} และ $v_{o1} - v_{o2}$. ความสำคัญของวงจรจะอยู่ที่ เอาท์พุทจะเป็นสัดส่วนของความแตกต่างระหว่างสัญญาณทั้งสองอินพุท นั่นคือวงจรจะสามารถใช้ขยายความแตกต่างระหว่างสองอินพุท หรือใช้ขยายสัญญาณจากอินพุทด้านเดียว โดยที่อีกอินพุทหนึ่งต่อลงกราวด์ไว้.

จะเห็นว่าทรานซิสเตอร์ที่ใช้ในวงจรนั้นจะต้องมีคุณสมบัติ ที่เหมือนกันทุกประการ ในการวิเคราะห์นี้จะพิจารณาให้ Q_1 และ Q_2 มีคุณสมบัติที่เหมือนกันทุกประการ.

3.1.2 Common-mode และ differential-mode signals

เมื่อวงจรขยายแบบขยายความแตกต่างนี้ ถูกนำมาใช้ขยายความแตกต่างระหว่างสัญญาณสองอินพุท มันก็จะถูกเน้นหนักในวิธีการอันนี้คือ คิดถึงค่าความแตกต่างระหว่างแรงดันทางอินพุท ซึ่งจะเรียกว่า v_d มีสมการคือ

$$\dot{v}_d = v_2 - v_1 \dots\dots\dots(3.1.1a)$$

อันนี้จะเรียกว่า โหมดความแตกต่าง (differential-mode) หรือ differential-mode input voltage. สำหรับการจัดวงจรให้ทำการคิดหาค่าเฉลี่ยของแรงดันอินพุท ซึ่งจะเรียกว่า v_a มันจะมีรูปสมการคือ

$$v_a = (v_2 + v_1)/2 \dots\dots\dots(3.1.1b)$$

ซึ่ง v_a เป็นค่าเฉลี่ยของแรงดันทั้งสองอินพุท วิธีการจัดวงจรให้ขยายแบบนี้จะถูกเรียกว่า โหมดแรงดันอินพุทร่วม (common-mode input voltage).

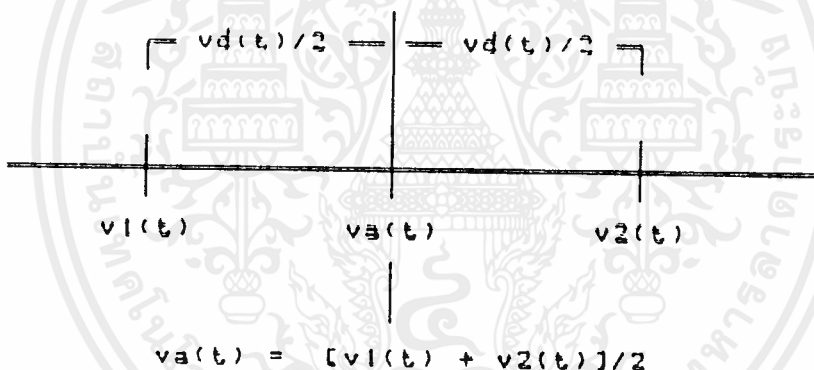
เราสามารถหาสมการของ v_1 และ v_2 ที่เป็นฟังก์ชันของ v_d และ v_a ได้ โดยการแก้สมการ (3.1.1a) และ (3.1.1b) ผลที่ได้ก็คือ $v_1 = v_a - v_d/2$ และ $v_2 = v_a + v_d/2$ นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_2 = v_a + v_d/2 \dots\dots\dots(3.1.2a)$$

และ

$$v_1 = v_a - v_d/2 \dots\dots\dots(3.1.2b)$$

จากสมการเหล่านี้ เราจะเห็นว่าแรงดันอินพุตนี้สามารถที่จะแทนได้ด้วย เทอมของ โหมดแรงดันอินพุตร่วมกับ โหมดความแตกต่างของแรงดันอินพุตได้ กราฟที่ใช้แสดงความหมายของนิยามเหล่านี้จะแสดงในรูปที่ 3.4



รูปที่ 3.4 กราฟการจำแนกแรงดันทางอินพุต

ในการใช้งานวงจรขยายความแตกต่างนั้น สัญญาณอินพุตที่มีลักษณะแตกต่างกัน จะถูกขยาย ขณะที่สัญญาณอินพุตที่มีลักษณะเหมือนกันจะถูกตัดออกไป คือจะไม่ถูกขยายออกมา.

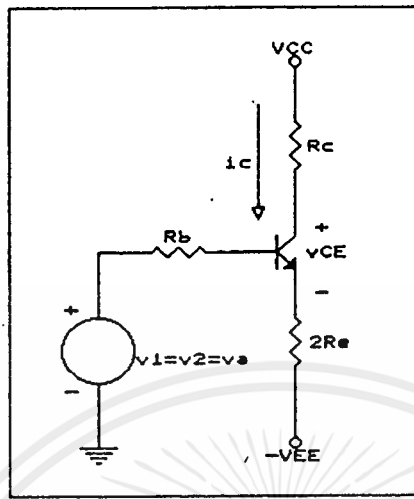
เพราะโดยธรรมชาติของวงจรขยายความแตกต่างแล้ว (ให้พิจารณารูปที่ 3.3) ในการไหลของกระแส i_c ของทรานซิสเตอร์แต่ละตัวจะเท่ากันในขณะที่แรงดันอินพุตเป็นศูนย์ ถ้าทรานซิสเตอร์มีคุณสมบัติที่เหมือนกัน ดังนั้นถ้าวัดหาค่าแรงดันทางเอาต์พุตที่ v_{o1} และ v_{o2} เทียบกันจะเท่ากับศูนย์ ถ้ามีแรงดันเข้ามาทางอินพุตทั้งสองเท่ากันพอดี ก็จะทำให้กระแส i_c ของทรานซิสเตอร์แต่ละตัว ไหลเพิ่มขึ้นในอัตราที่เท่ากัน เมื่อเปรียบเทียบขนาดของแรงดัน ทางเอาต์พุตก็จะเท่ากับศูนย์ ซึ่งแสดงให้เห็นว่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและตั้งอ้างอิงถึงเว็บไซต์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

วงจรถยายจะไม่ทำการขยายเมื่อสัญญาณทางอินพุต มีขนาดแรงดันเท่ากันในเวลาหรือเฟสเดียวกัน หรือในแบบการขยายความแตกต่าง ถ้า $v_1 = v_2$ จะได้ความแตกต่างทางอินพุต v_d เป็นศูนย์ และในแบบอินพุตร่วม $v_a = v_1 = v_2$ หรือกล่าวได้ว่าถ้า $v_1 = -v_2$ ค่าอินพุตแบบร่วมจะเป็นศูนย์ ขณะที่อินพุตในแบบความแตกต่างจะมีค่า $v_d = 2v_2 = -2v_1$.

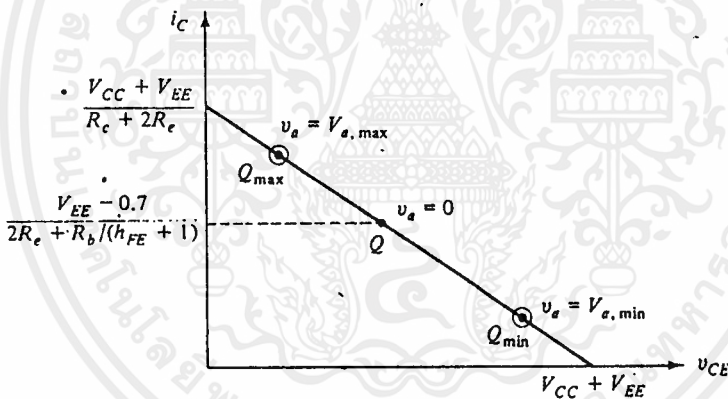
3.1.3 การวิเคราะห์ถึงจุด Q-point

เมื่อทำการศึกษาเฉพาะภาคขยายสัญญาณ จะพบว่าเส้น load line (ac หรือ dc) ที่สมบรูณ์นั้นจะเป็นเส้นทางการทำงานของวงจรถาย collector บนข้อจำกัดของการเปลี่ยนแปลงของสัญญาณอินพุต. เส้นทางการทำงานนี้จะ เป็นเส้นในแนวตรงเมื่อวงจรถายประกอบไปด้วยตัวต้านทาน และแหล่งจ่าย (sources) เท่านั้น. ในขณะนี้เรามีสัญญาณสองอินพุต ดังนั้นเส้นทางการทำงานนี้จะกลายเป็นช่วง (region) ตามคุณลักษณะของ collector ซึ่งที่ทรานซิสเตอร์แต่ละตัวจะให้ค่าสูงสุด และค่าต่ำสุดของสองสัญญาณอินพุต. ในส่วนนี้เราจะกำหนดขอบเขตของช่วงการทำงาน อันนี้จะก่อให้เกิดความสัมพันธ์ ซึ่งสามารถที่จะใช้สร้างความแน่ใจได้ว่า ขอบเขตเหล่านี้จะให้การทำงานที่เป็นเชิงเส้น บนย่านที่คาดหมายไว้ ตามการเปลี่ยนแปลงของสัญญาณอินพุต.

โดยปกติแล้ว เมื่อเราต้องการที่จะหาจุด Q-point ของวงจรถยาย เราจะคิดที่สัญญาณอินพุตเป็นศูนย์ สำหรับวงจรถยายแบบขยายความแตกต่างแล้ว จะเริ่มวิเคราะห์จุด Q-point โดยทำการสมมติให้ความแตกต่างของสัญญาณทางอินพุตเป็นศูนย์ อันนี้จะกระทำได้โดยการ ให้ขนาดของสัญญาณอินพุตทั้งสองที่ค่าเท่ากัน ดังนั้นจากสมการ (3.1.1b) เราจะได้ $v_a = v_1 = v_2$. กับการสมมติให้วงจรมีความสมมาตรกัน จะสามารถแยกขา Emitters ออกจากกันได้ และแทนค่าความต้านทาน R_e เป็น $2R_e$ ในแต่ละขา Emitter แสดงในรูปที่ 3.5. ค่าแรงดันที่ขา Emitter นั้นจะไม่มีการเปลี่ยนแปลง ซึ่งสามารถตรวจสอบได้โดยใช้กฎของ KVL ในวงจรรูปที่ 3.3 ซึ่ง เป็นวงจรถายเดิม จะได้สมการคือการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีก $v_{E1} = v_{E2} = (i_{E1} + i_{E2})R_e - v_{EE} \dots (3.1.3)$



รูปที่ 3.5 วงจรเสมือนสำหรับทรานซิสเตอร์แต่ละตัว เมื่อ $v_1 = v_2 = v_a$.



รูปที่ 3.6 Common-mode load line ของวงจรในรูปที่ 3.5

เมื่อ $v_1 = v_2$ ที่จุดสมมาตร $i_{e1} = i_{e2} = i_e$ ดังนั้นจากสมการ(3.1.3)จะจัดรูปได้ใหม่คือ

$$v_{e1} = v_{e2} = i_e (2R_e) - V_{EE} \dots\dots\dots (3.1.4)$$

ค่าแรงดันนี้จะมีค่าแน่นอนเหมือนแรงดันที่ขา Emitter ที่หาได้ในวงจรที่แยกจากกันของรูปที่ 3.5.

สมการของเส้น load-line ซึ่งจะใช้ได้เมื่อ $v_a = v_1 = v_2$ จะหาได้โดยการใช้อุปกรณ์ของ KVL รอบๆ ลูปของ collector-emitter ในรูปที่ 3.5:

เอกสารนี้เป็นเอกสารที่ $v_{ce} = V_{CC} - i_c R_c$ การ $i_e (2R_e) + V_{EE}$ อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งยัง $\approx V_{CC} + V_{EE} - i_c (R_c + 2R_e)$ จำของเอกสารทุกครั้งที่มีการนำไปใช้

กระแส Emitter (เกิดจากกระแส collector) จะหาได้โดยใช้กฎ KVL รอบๆ ลูปของ base-emitter:

$$v_a = i_B R_b + V_{BE} + i_E (2R_e) - V_{EE} \dots\dots\dots (3.1.6a)$$

เมื่อ $i_B = i_E / (h_{fe} + 1)$, $i_E \cong i_C$, และ $v_{BE} = 0.7 \text{ V}$, สมการที่ (3.1.6a) จะจัดรูปได้ใหม่คือ

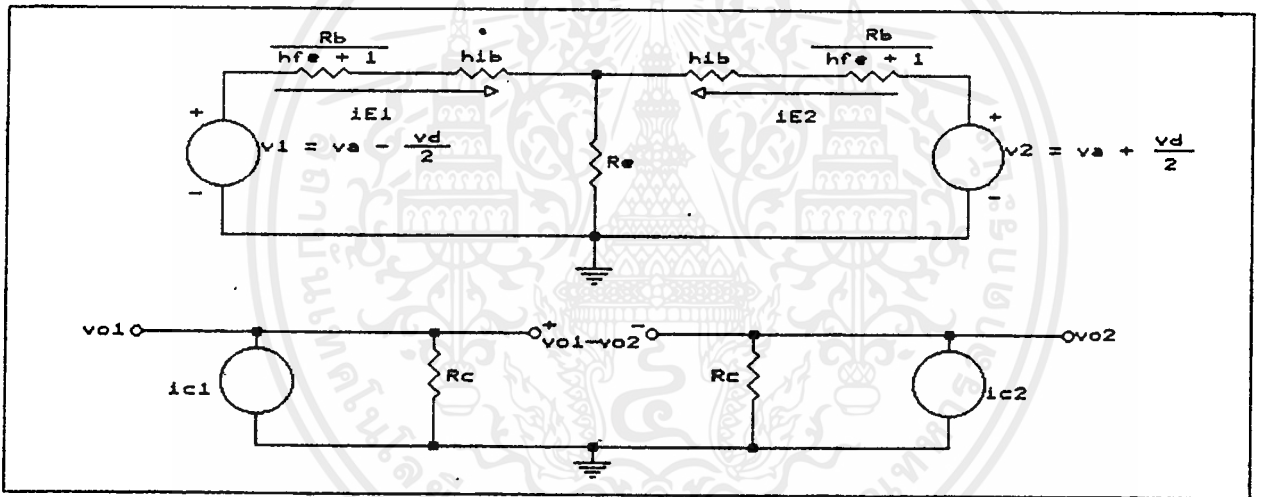
$$i_C \cong \frac{v_a + V_{EE} - 0.7}{2R_e + R_b / (h_{fe} + 1)} \dots\dots\dots (3.1.6b)$$

สมการ (3.1.6) ที่ได้ จะไม่ต้องพิจารณาที่เกิดจาก h_{ie} และพิจารณาให้ v_{BE} เป็นค่าคงที่. ในกรณีนี้การประมาณค่าให้ได้ค่าที่ตีมากที่สุด ได้เมื่อให้อิมพีแดนซ์ h_{ie} เป็นค่าที่ถูกมองสะท้อนเข้าไปในขา emitter ในรูปที่ 3.5 คือ $h_{ie} / (h_{fe} + 1)$ ค่าอิมพีแดนซ์นี้จะไปอนุกรมกับ $2R_e$ ซึ่งจะต้องเป็นค่าความต้านทานที่มีค่ามากในทางปฏิบัติ.

สมการของ load-line (3.1.5) จะพล็อตได้ดังในรูป 3.6. เมื่อมีเพียงอินพุทร่วมอันเดียว ก็จะเรียกว่า common-mode load-line. ในที่นี้ Q จะเป็นจุดสงบ (quiescent point) ที่หาได้จากสมการ (3.1.6b) โดยให้อินพุท common mode v_a มีค่าเป็นศูนย์ ที่จุด Q_{MAX} และ Q_{MIN} จะแทนจุดทำงาน ที่หาได้เมื่อทำการแปลงค่าของ v_a จากค่าบวกเป็นค่า $v_{a_{MAX}}$ ไปถึงค่าลบเป็นค่า $v_{a_{MIN}}$ กับค่าที่อินพุท differential-mode เท่ากับศูนย์. เราจะต้องให้ความสนใจต่อเส้น load-line ที่เหมือนกันที่จะใช้กับทรานซิสเตอร์แต่ละตัว เมื่อกระแส collector ของทรานซิสเตอร์แต่ละตัวเท่ากัน เช่นเดียวกันกับที่อินพุทจะมีแรงดันอินพุทเท่ากัน ไม่ต้องคำนึงถึงค่าของ v_a . เมื่อมีกระแส collector ไหลเท่ากัน และวงจรมีความสมมาตรกัน ค่าแรงดันที่ขา collector จะต้องเหมือนกัน และค่าของแรงดันเอาท์พุท $v_{o1} - v_{o2}$ ที่อยู่ระหว่างขา collector ก็จะเป็นศูนย์ ไม่ต้องสนใจค่าของ v_a การที่ $v_{o1} = v_{o2}$ ทั้งนี้ เฉพาะที่ขา collector ขาเดียวแรงดัน v_{o1} และ v_{o2} จะเปลี่ยน

3.2 การวิเคราะห์ในลักษณะของสัญญาณขนาดเล็ก

ในตอนนี้จะถึงช่วงการหาเงื่อนไขที่ต้องการ ที่จะทำให้แน่ใจได้ว่าวงจรมีการทำงานเป็นแบบเชิงเส้น. ตรงนี้เราจะวาดวงจรเสมือนของวงจรในแบบสัญญาณขนาดเล็ก ซึ่งอุปกรณ์ประกอบทั้งหมดจะถูกมองกลับเข้าไปใน emitterหมด. วงจรที่ได้ดังแสดงในรูปที่ 3.7



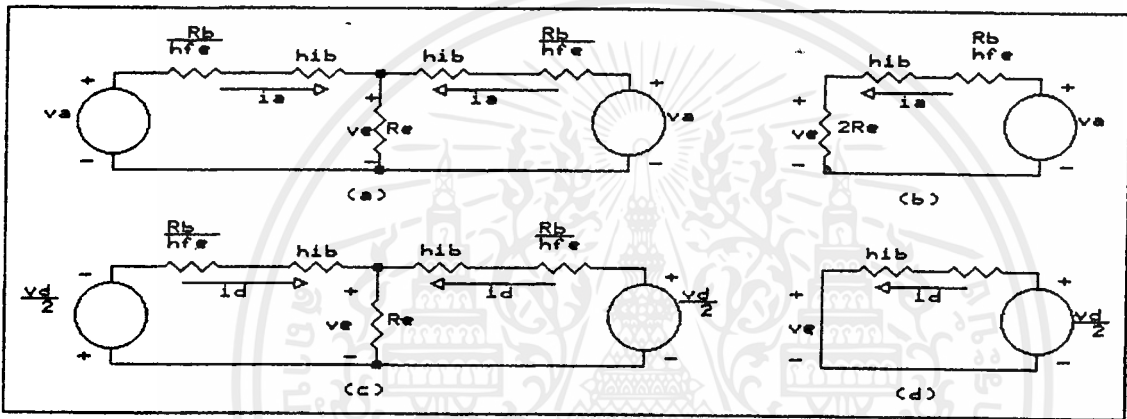
รูปที่ 3.7 วงจรขยายแบบขยายความแตกต่าง ในเงื่อนไขของสัญญาณขนาดเล็ก

(a) วงจรเสมือนทางด้านอินพุตที่อุปกรณ์ทั้งหมดถูกมองกลับเข้าไปใน emitter

(b) วงจรเสมือนทางด้านเอาต์พุต

ในรูปที่ 3.7a ถ้าให้ $v_d = 0$ ซึ่งจะแสดงให้เห็นว่า มีความสมมาตรกันของ $i_{E1} = i_{E2}$ เช่นเดียวกันถ้าให้ $v_a = 0$ ก็จะได้ $i_{E1} = -i_{E2}$. เราจะใช้ความเป็นจริงเหล่านี้เป็นตัวหา i_{E1} และ i_{E2} โดยใช้หลักการของ superposition. ในขั้นแรกจะเซตให้ $v_d = 0$ แล้วทำการหาค่าเฉลี่ย หรือ common-mode, กระแส emitter ทั้ง i_{E1} และ i_{E2} ให้ได้ค่า $i_{E1} = i_{E2} = i_{Ea}$. จากนั้นให้ค่า $v_a = 0$ แล้วหาค่ากระแส dif-

ferential-mode ที่ขา emitter $i_{e2} = -i_{e1} = i_d$.



รูปที่ 3.8 วงจรเสมือนของ emitter ที่ใช้คำนวณกระแส emitter $i_{e2,1} = i_a \pm i_d$. (a) วงจรที่ใช้คำนวณกระแส common-mode i_a ; (b) วงจรเสมือนที่ลดรูปลงมา. (c) วงจรที่ใช้คำนวณกระแส differential-mode current i_d ; (d) วงจรเสมือนที่ลดรูปลง.

ในรูปที่ 3.8a จะเป็นวงจรของวงจรในรูปที่ 3.6a เมื่อ $v_d = 0$. เมื่อกระแสที่ไหลใน R_e มีค่าเป็น $2i_a$, แรงดันที่ขา emitter จะมีค่าเป็น $v_e = 2R_e i_a$. จากที่วงจรเป็นแบบสมมาตร เราสามารถแยก R_e เป็นสองตัวขนานกัน (แต่ละตัวมีค่า $2R_e$) แล้วแบ่งวงจรเป็นครึ่งหนึ่ง เพื่อให้หาวงจรเสมือนที่ลดรูปให้เล็กลง ดังรูปที่ 3.8b. นี้แรงดันที่ emitter v_e จะเหมือนกันอย่างแน่นนอนกับวงจรในรูปที่ 3.8a. การที่เราจะใช้รูปที่ 3.8b ในการหากระแส common-mode i_a แยกสารทุกครั้งที่มีการนำไปใช้

$$i_a = \frac{v_a}{2R_e + h_{ib} + R_b/(h_{fe}+1)} \dots\dots\dots(3.2.1)$$

ในรูปที่ 3.8c เป็นวงจรเสมือนของวงจรในรูป 3.7a เมื่อ $v_a = 0$. เพราะขั้วของทั้งสองแหล่งจ่าย $v_e = 0$. เนื่องจากวงจรสามารถลดรูปลงได้ ดังแสดงในรูปที่ 3.8d. กระแส i_d คือ

$$i_d = \frac{v_d/2}{h_{ib} + R_b/(h_{fe}+1)} \dots\dots\dots(3.2.2)$$

ใช้ทฤษฎี superposition เราจะทำการรวมสมการ(3.2.1)กับ สมการ (3.2.2) เข้าด้วยกัน จะได้

$$i_{e1} = \frac{v_a}{2R_e + h_{ib} + R_b/(h_{fe}+1)} + \frac{v_d/2}{h_{ib} + R_b/(h_{fe}+1)} \dots\dots(3.2.3a)$$

$$i_{e2} = \frac{v_a}{2R_e + h_{ib} + R_b/(h_{fe}+1)} + \frac{v_d/2}{h_{ib} + R_b/(h_{fe}+1)} \dots\dots(3.2.3b)$$

จะใช้วงจรเสมือนทางด้านเอาต์พุตที่แสดงในรูปที่ 3.8b และสมมติให้ i_{ic} เป็นการคำนวณเอาต์พุตที่ v_{u1} , v_{u2} และ $v_{u1} - v_{u2}$ ได้คือ

$$v_{o1} = -Rc i_{c1} = \frac{Rc/2}{h_{ib} + R_b/(h_{fe}+1)} v_d$$

$$v_a = \frac{Rc}{2R_e + h_{ib} + R_b(h_{fe}+1)} v_d \dots\dots\dots(3.2.4a)$$

$$v_{o2} = -Rc i_{c2} = -\frac{Rc/2}{h_{ib} + R_b/(h_{fe}+1)} v_d$$

$$v_a = \frac{Rc}{2R_e + h_{ib} + R_b(h_{fe}+1)} v_d \dots\dots\dots(3.2.4b)$$

และ $v_{o1} - v_{o2} = \frac{Rc}{h_{ib} + R_b/(h_{fe} + 1)} v_d \dots\dots\dots(3.2.5)$

สมการ(3.2.5) แสดงอย่างชัดเจนว่า $v_{o1} - v_{o2}$ เป็นสัดส่วนโดยตรงกับแรงดันอินพุต differential-mode $v_d = v_2 - v_1$. เอาท์พุท v_{o1} และ v_{o2} ก็เป็นสัดส่วนกับแรงดัน differential-mode ด้วย แต่จะประกอบไปด้วยเทอมที่เป็นสัดส่วนแรงดันอินพุต common-mode $v_a = (v_1 + v_2)/2$ ด้วย. วงจรขยายแบบขยายความแตกต่างในทางอุดมคติแล้ว เอาท์พุทจะเป็นสัดส่วนกับ v_d อย่างเดียว

เท่านั้น นั่นคือถ้าเอาที่พ่วงจะติดที่ระหว่างขา collector ขาใดขาหนึ่งกับกราวด์แล้ว วงจรขยายจะห่างไกลจากอุดมคติมาก

3.3 COMMON-MODE REJECTION RATIO

โดยการใส่สมการ(3.2.4) เราสามารถเขียนแรงดันทางเอาต์พุต v_{o1} และ v_{o2} ได้คือ

$$v_{o1} = A_d v_d - A_a v_a \dots\dots\dots(3.3.1a)$$

และ $v_{o2} = -A_d v_d - A_a v_a \dots\dots\dots(3.3.1b)$

ซึ่ง A_d เป็นอัตราขยายในแบบ differential-mode คือ

$$A_d = \frac{R_c/2}{h_{ib} + R_b/(h_{fe} + 1)} \dots\dots\dots(3.3.1c)$$

ซึ่ง A_a เป็นอัตราขยายในแบบ common-mode คือ

$$A_a = \frac{R_c}{2R_e + h_{ib} + R_b/(h_{fe} + 1)} \dots\dots\dots(3.3.1d)$$

วงจรรขยายแบบขยายความแตกต่างในทางอุดมคตินั้น แรงดันเอาต์พุตจะเป็นสัดส่วนกับ v_d เท่านั้น จะไม่ขึ้นอยู่กับแรงดัน common-mode v_a ให้นำไปใช้ในการคำนวณค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขยายแบบขยายความแตกต่างจะมี $A_a = 0$. เจ็อนไซอันนี้จะไม่สามารเป็นจริงได้ ในทางปฏิบัติ เมื่อทำให้ $A_a = 0$ ค่าของ R_e จะมีค่าเป็นค่าอนันต์ (infinite). ในการวัดค่าที่ต่างออกไปจากอดมคติ เป็นค่าขนาดที่เรียกว่า *Common-mode rejection ratio* (CMRR). นิยามของ CMRR ก็คือเป็นอัตราส่วนของ อัตราขยาย แบบแตกต่าง กับอัตราขยายแบบร่วม:

$$CMRR = A_d/A_a \dots\dots\dots(3.3.2a)$$

เมื่อนำสมการ(3.31c) และ(3.3.1d)มาใช้ CMRR จะกลายเป็น

$$CMRR = \frac{2R_e + h_{ib} + R_b/h_{fe}}{2(h_{ib} + R_b/h_{fe})} \dots\dots\dots(3.3.2b)$$

ถ้าจะให้ เป็นค่าความจริงได้ ในทางปฏิบัติ $2R_e \gg h_{ib} + R_b/h_{fe}$ นั่นคือ

$$CMRR \cong \frac{R_e}{h_{ib} + R_b/h_{fe}} \dots\dots\dots(3.3.2c)$$

แรงดันทางเอาต์พุตสามารถเขียนได้ จากสมการ(3.3.1a) คือ

$$\begin{aligned} V_{o_1} &= A_{vd}[1 - (A_{va}/A_{vd})] \\ &= A_{vd}[1 - ((v_a/v_d)/CMRR)] \dots\dots\dots(3.3.3) \end{aligned}$$

นั่นคือ สำหรับ v_{o_1} จะเป็นสัดส่วนกับ v_d นั้น จะต้องให้ค่า CMRR มากกว่า 10. ด้านการคำนวณโดยทั่วไปเราจะเห็นว่า CMRR ควรที่จะเลือกให้มีค่าเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$CMRR \gg v_a/v_d \dots\dots\dots(3.3.4)$$

3.4 ทฤษฎีวงจรร่วมที่ : Constant Current

วงจรร่วมที่แสดงที่ คือวงจรที่ให้อัตราการใช้ของกระแสที่คงที่ ไม่ว่าโหลดหรือแหล่งจ่ายไฟจะเปลี่ยนแปลงไป โดยที่ไม่เกินขีดจำกัดของวงจรมันๆ

3.4.1 วงจรร่วมที่ที่ใช้ทรานซิสเตอร์ตัวเดียว

วงจรร่วมที่ที่ใช้ทรานซิสเตอร์ตัวเดียว ดังแสดงในรูปที่ 3.9 ในรูปที่ 3.9a จะเป็นวงจรร่วมที่ที่ใช้กับไฟเลี้ยงบวก ส่วนในรูปที่ 3.9b เป็นวงจรร่วมที่ที่ใช้กับไฟลบ ในที่นี้จะกล่าวถึงเฉพาะรูป 3.9a ค่ากระแสที่จะเป็นไปตามสมการ

$$i_L \cong [V_{DZ} - V_{BE}] / R_e \dots\dots\dots(3.4.1)$$

ค่า impedance ของวงจรร่วมที่จะเป็นไปตามสมการ

$$R_d = V_c / i_L \dots\dots\dots(3.4.2)$$

ซึ่ง v_c คือค่าแรงดันระหว่างขา collector กับกราวด์ หรือมีค่าเท่ากับ หรือมีค่าเท่ากับ

$$V_c = V_{CC} - i_L * R_L \dots\dots\dots(3.4.3)$$

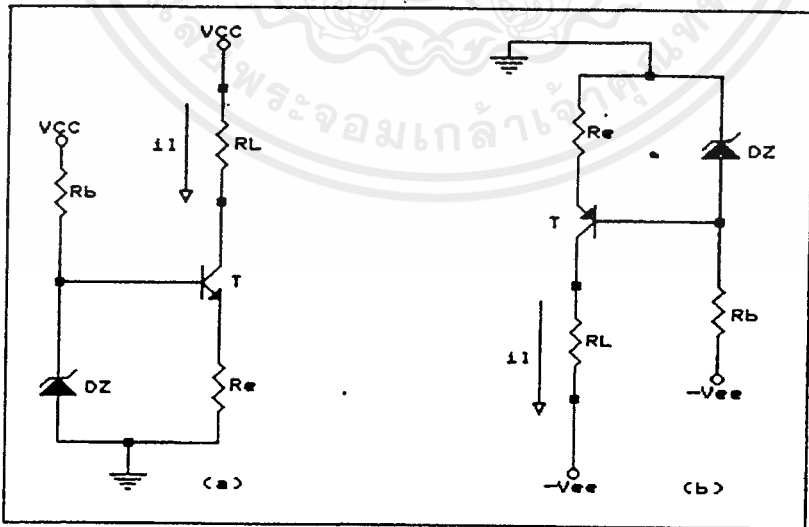
แทนสมการ(3.4.3) ในสมการ(3.4.2) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้าม R_d หัก $(V_{CC} / i_L) - R_L$ ฝั่งอินพุตของเอกสารทุกครั้ง (3.4.4) ใช้

จากวงจรในรูปที่ 3.9a และสมการ (3.4.4) จะเห็นว่าค่าของ R_L จะมีค่าได้สูงสุดต้องไม่มากกว่า $V_{cc}/i_L - R_e$ ในกรณีที่ให้ค่าของแรงดันอิมิต์ของทรานซิสเตอร์เท่ากับศูนย์ หรือกล่าวอีกได้ว่าค่าความต้านทาน R_L จะมีค่าเพิ่มขึ้นได้สูงสุดที่ทำให้ทรานซิสเตอร์ทำงานที่จุดอิมิต์ ถ้ามากกว่าค่านี้แล้ว จะทำให้ค่ากระแสเกิดการเปลี่ยนแปลง.

สำหรับค่าความต้านทานโหลด R_L ต่ำสุดนั้นจะไม่มีปัญหาเท่าไรนัก ซึ่งก็จะขึ้นอยู่กับค่าพารามิเตอร์ของทรานซิสเตอร์ที่ใช้

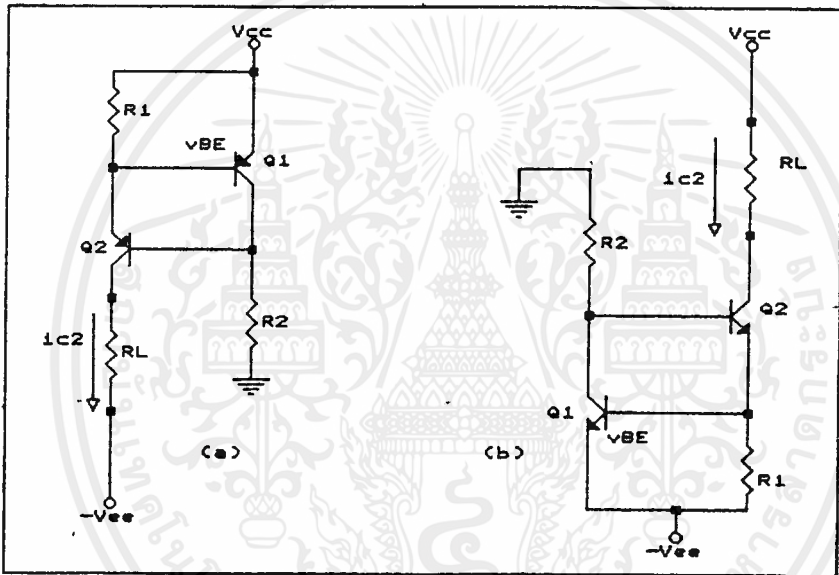
ปัญหาของการไม่คงที่ของกระแส นั้น ถ้าพิจารณาจากสมการที่ (3.4.1) จะเห็นว่าขึ้นอยู่กับค่าแรงดันของ zener diode ซึ่งจะแปรไปตามอุณหภูมิที่ตัวของมัน และการให้กระแสไบอัสกับ zener diode ดังนั้นการเลือกใช้ zener diode จะต้องพิจารณาถึงสัมประสิทธิ์ทางอุณหภูมิของ zener diode ในแต่ละค่าแรงดันด้วย.



รูปที่ 3.9 วงจรจ่ายกระแสคงที่ที่ใช้ทรานซิสเตอร์เดี่ยวร่วมกับ zener diode ในการคำนวณว่ากรณีใด (a) เป็นวงจรที่ทำงานกับไฟเลี้ยงบวก (b) เป็นวงจรที่ทำงานกับไฟเลี้ยงลบไปใช้

3.4.2 วงจรจ่ายกระแสคงที่ ที่ใช้ทรานซิสเตอร์ 2 ตัว

ในส่วนของแล้ว วงจรจะเป็นการทำงานในแบบเชิงเส้นธรรมดา แต่การใช้ทรานซิสเตอร์ 2 ตัวมาสร้างวงจรจะเป็นการทำงานในแบบสวิทช์ วงจรจ่ายกระแสแบบนี้ ดังแสดงในรูปที่ 3.10



รูปที่ 3.10 วงจรจ่ายกระแสคงที่ที่ใช้ทรานซิสเตอร์ 2 ตัว

(a) วงจรที่ใช้กับไฟบวก (b) วงจรที่ใช้กับไฟลบ

จากวงจรในรูปที่ 3.10a จะเห็นว่าค่ากระแส i_{c2} จะมีค่าเท่ากับ

$$i_{c2} = (V_{BE1} / R1) - i_{b2} \approx V_{BE1} / R1 \dots \dots \dots (3.4.5)$$

พิจารณาขณะที่ i_L เพิ่มขึ้นจนทำให้แรงดันตกคร่อม $R1$ มีค่าเท่ากับหรือมากกว่า V_{BE1} จะทำให้ $Q1$ ON มีกระแสไหลผ่าน $R2$ มากขึ้นจะมีแรงดันที่ตกคร่อมตัวมันมากขึ้น จะเกิดการไบอัสกลับให้กับ $Q2$ จึงทำให้ $Q2$ หยุดนำกระแสหรือจ่ายกระแสลดลง

นั่นคือ i_L ไหลน้อยลง ทำให้แรงดันตกคร่อม R_1 น้อยลงจนน้อยกว่า V_{BE1} ทำให้ Q_1 จ่ายกระแส i_{c1} น้อยลง ทำให้มี i_{b2} ไหลมากขึ้น ทำให้มี i_L ไหลเพิ่มมากขึ้น เป็นอย่างนี้ด้วยความเร็วสูง ดังนั้นค่ากระแสที่ไหลเป็น i_L จึงมีค่าสูงสุดเป็นไปตามสมการ(3..4.5)

ค่าของ R_2 จะต้องไม่มากเกินไปที่จะทำให้ i_{b2} ไหลน้อยจนเกินไป ซึ่งอาจจะประมาณค่าได้ตามสมการ

$$R_2 = \frac{V_{CC} - V_{BE1} - V_{BE2}}{i_{b2}} \dots\dots\dots(3.4.6)$$

ซึ่ง i_{b2} จะมีค่าเท่ากับ i_L/hfe_{a2}
 ค่าอิมพีแดนซ์ของวงจรจะมีค่าเท่ากับ

$$R_d = \frac{V_{CC} - V_{RL}}{i_L} \dots\dots\dots(3.4.7)$$

ซึ่งจะมีค่าแปรเปลี่ยนไปตามค่าของ R_L จึงเป็นค่าความต้านทานแบบ dynamic. ถ้าใช้วงจรที่อาศัยแรงดัน V_{BE} มาเป็นตัวกำหนดค่า i_L อย่างเดียวอาจจะ คุณสมบัติของวงจรแปรไปตามอุณหภูมิได้ เพราะค่าแรงดัน V_{BE} จะเปลี่ยนแปลงตามอุณหภูมิ ซึ่ง จะแก้ปัญหาได้โดยการใช้ อุปกรณ์ที่ให้แรงดันตกคร่อมคงที่ มีสัมประสิทธิ์ทางอุณหภูมิที่ ใกล้เคียงศูนย์ มาต่อระหว่าง emitter ของ Q_1 กับ V_{CC} หรือให้มีสัมประสิทธิ์ทางอุณหภูมิชดเชยกับสัมประสิทธิ์ทางอุณหภูมิของ Q_1 .

3.5 วงจรขยายความแตกต่างกับแหล่งจ่ายกระแสตรงที่

ในการหาให้ได้ค่า CMRR สูงสุดตามการพิจารณาสมการ(3.3.2c). เมื่อ

$h_{ib} = V_T / I_{Ea}$ สมการ(3.3.2c) สามารถเขียนได้ใหม่คือ

$$CMRR = \frac{R_e}{V_T / I_{Ea} + R_b / h_{fe}} \dots \dots \dots (3.5.1a)$$

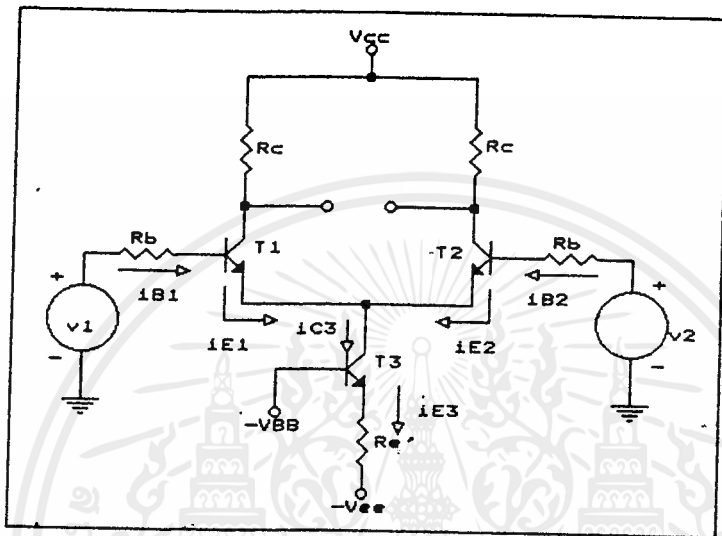
ถ้า R_b / h_{fe} ถูกเลือกให้มิต่ำน้อยกว่า h_{ib} มากๆ เราจะได้

$$CMRR = \frac{R_e I_{Ea}}{V_T} \dots \dots \dots (3.5.1b)$$

ซึ่ง $V_T = kT/q \approx 25 \text{ mV}$

นั่นคือค่า CMRR สามารถทำให้มีค่าเพิ่มขึ้นได้โดยการเพิ่ม $R_e I_{Ea}$ อย่างเดียวเท่านั้น หรือเป็นค่าแรงดันที่ตกคร่อม R_e . ในวิธีการนี้จะถูกจำกัดโดยค่าการทนกำลังสูญเสียของ R_e , กำลังของแหล่งจ่ายไฟเลี้ยง และอื่นๆ.

ในทางปฏิบัติวงจรขยายความแตกต่างมักจะใช้ แหล่งจ่ายกระแสตรงที่ที่ตำแหน่งของ R_e ดังแสดงในรูปที่ 3.11. ในวงจรนี้จะมี Q_3 ทำหน้าที่เป็นตัวจ่ายกระแสตรงที่ ซึ่งจะช่วยให้จ่ายกระแสตรงได้ตามต้องการ และมี impedance ที่ค่อนข้างสูง คือมีค่า $1/h_{oe3}$ ซึ่งจะ เป็นค่าที่มองเข้าไปที่ collector. ค่า impedance นี้จะใช้แทนค่า R_e ในสมการ(3.5.1). ตัวอย่าง ค่าของ $1/h_{oe3}$ ซึ่งจะมีค่าปานกลางประมาณ 500K และให้ $I_{CQ3} \approx 0.5 \text{ mA}$. แล้วใช้สมการ(3.5.1b) จะเห็นว่าค่าของ $CMRR \approx 10,000$. ถ้าจะลองเปรียบเทียบกับวงจรในรูปที่ 3.3 ซึ่งจะใช้ค่า $R_e = 500K$ และให้ $I_{Ea} = 0.5 \text{ mA}$ นั่นคือจะต้องใช้ V_{Ea} ถึง 250 V และกำลังสูญเสียบน R_e จะมีค่าถึง 125 mW. เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 วงจรขยายความแตกต่างกับแหล่งจ่ายกระแสคงที่

3.5.1 การทำงานในสภาวะสงบ : Quiescent operation

กระแสสงบ I_{CQ3} ที่จ่ายโดย Q3 จะมีค่าคือ

$$I_{CQ3} = \frac{V_{EE} - V_{BE} - 0.7}{R_{e'}} \dots\dots\dots(3.5.2)$$

และค่าคงที่นี้จะต้องไม่ทำให้ Q3 อยู่ในสภาวะอิ่มตัว(saturate). นั่นคือค่าของ V_{CE} จะต้องมากกว่า $V_T [2.2 + \ln(h_{fe}/h_{fc})]$ สำหรับค่าปานกลางของทรานซิสเตอร์คือ $h_{fe} = 100, h_{fc} = 0.01$ ดังนั้นค่าของ V_{CE} จะต้องมากกว่า 285 mV ถ้าจะให้แน่ใจได้ว่าทรานซิสเตอร์ทำงานอยู่ในช่วงลิเนียร์ ค่าต่ำสุดของ V_{CEQ3} จะต้องมากกว่าหรือเท่ากับ 0.35 V. งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ขอสงวนสิทธิ์ในสิ่งที่ปรากฏในรูปที่ 3.11 คือผลรวมของกระแส

แต่ emitter i_{E1} และ i_{E2} จะเท่ากับค่ากระแส i_{C3} คงที่ของ $Q3$ หรือเท่ากับ I_{CQ3} :

$$i_{E1} + i_{E2} = I_{CQ3} = \text{const} \dots\dots\dots(3.5.3)$$

3.5.2 ความต้านทานทางอินพุท

ในการหาค่าความต้านทานทางด้านอินพุทของวงจรขยายความแตกต่าง จะถูกมองโดยแหล่งจ่ายทางอินพุท v_1 และ v_2 เราจะต้องทำให้ค่าความต้านทานทั้งหมดทางด้านขา base เข้าไปอยู่ในวงจรทางด้าน emitter ให้หมด (ดูรูปที่ 3.7a) ผลที่ได้ของการทำเช่นนี้จะแสดงในรูปที่ 3.12 และจะต้องเข้าใจถึงความแตกต่างระหว่างวงจรมีกับวงจรที่แสดงในรูปที่ 3.7a ด้วย ค่าความต้านทานทางด้านอินพุท R_i จะทำการวัดระหว่างขา base ของ $Q1$ กับ $Q2$ ซึ่งจะเห็นว่า

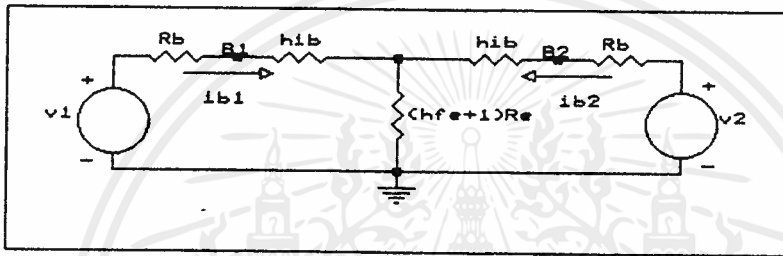
$$R_i \approx 2h_{ie} \dots\dots\dots(7.5.4)$$

ถ้า $I_{EQ1} = I_{EQ2} = 0.1 \text{ mA}$ และ $h_{fe} + 1 = 100$ นั่นคือ

$$h_{ie} = (h_{fe} + 1)V_T / I_{EQ} = 25K$$

$$R_i = 50K$$

ถ้าต้องการให้อิมพีแดนซ์มีค่าสูงขึ้น จะสามารถทำได้โดยการลดกระแส i_{EQ1} และ i_{EQ2} หรือใช้ FET แทน BJT.



รูปที่ 3.12 วงจรเสมือนสัญญาณขนาดเล็กที่มองผ่านเข้าไปทางขา base

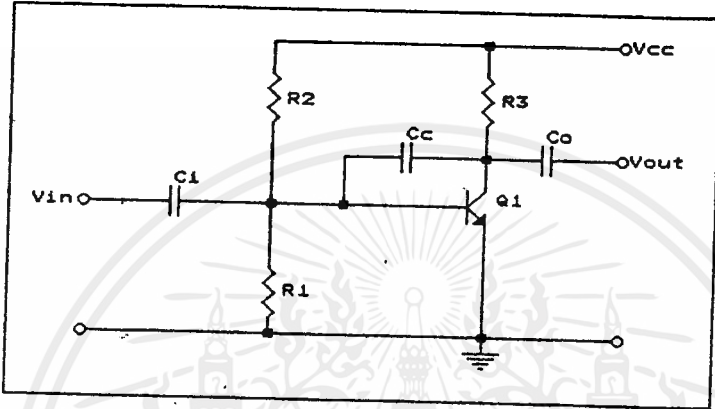
3.6 Cascode Amplifier

วงจรขยายแบบคาสโคดเป็นวงจรที่ใช้ขยายสัญญาณความถี่สูง ที่ให้ผลการตอบสนองความถี่ที่ดีกว่าวงจรขยายแบบอิมิตเตอร์ร่วมธรรมดา เมื่อจัดเป็นวงจรขยายแรงดัน

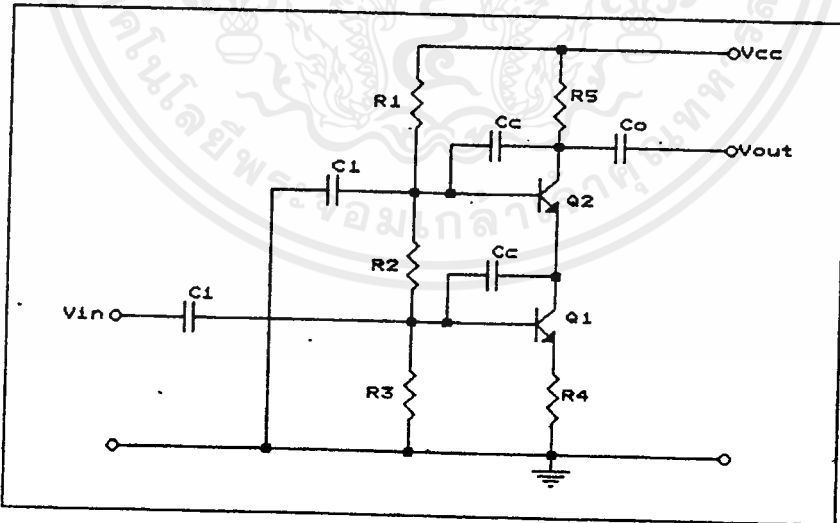
ในรูปที่ 3.13 เป็นวงจรขยายอิมิตเตอร์ร่วม สามารถที่จะขยายแรงดันได้ แต่มีข้อด้อยคือ เมื่อนำไปใช้กับความถี่สูง เนื่องจากค่าความจุระหว่าง base กับ collector (C_c) ของทรานซิสเตอร์จะยอมให้สัญญาณความถี่สูงย้อนกลับมาทาง base ซึ่งจะทำให้เกิดการป้อนกลับแบบลบ ที่เราไม่ต้องการขึ้น ที่เรียกกันว่าปรากฏการณ์มิลเลอร์ (Miller effect) ซึ่งจะได้กล่าวถึงปรากฏการณ์นี้ อย่างละเอียดอีกครั้ง การเกิดปรากฏการณ์นี้จะทำให้การตอบสนองในย่านความถี่สูงไม่ดี

เมื่อพิจารณาในด้านการขยายสัญญาณความถี่เสียง วงจรอิมิตเตอร์ร่วมนี้ก็จะถูกจำกัดในด้านความถี่สูงเช่นกัน อินพุต impedance ของวงจรจะลดลงและเกิดความเพี้ยนขึ้นได้ โดยเฉพาะอย่างยิ่ง เอากัณฑ์มีความแรงเท่าไร ความเพี้ยนของสัญญาณก็จะมากตาม ขณะเดียวกันเอากัณฑ์ impedance ก็สูงขึ้น ทั้งนี้ขึ้นอยู่กับค่า

ของความต้านทานโหลด collector



รูปที่ 3.13 วงจรขยายอิมิเตอร์ร่วมกับค่า C_c



รูปที่ 3.14 วงจรขยายแบบคาสโคดเบื้องต้น

ในรูปที่ 3.14 เป็นวงจรขยายแบบคาสโคดที่ประกอบด้วยทรานซิสเตอร์ 2 ตัว การค้ำต่ออนุกรมกัน คือ Q_1 และ Q_2 โดยทั้งสองตัวได้รับแรงดันไบอัสจากการแบ่งแรงดันใช้

ของ R1, R2 และ R3 C1 ทำหน้าที่กรองสัญญาณไฟสลับที่ขาเบสของ Q2 และที่ขาอิมิตเตอร์ของ Q2 จะมีแรงดันต่ำกว่าที่ขา base อยู่ประมาณ 0.6 V เป็นแรงดันคงที่จ่ายให้กับ collector ของ Q1 ซึ่ง Q1 จัดวงจรในลักษณะอิมิตเตอร์ตาม โดยสัญญาณที่ตกคร่อม R4 จะเหมือนกับสัญญาณทางอินพุตที่ขา base ทั้งเฟสและอัมพลิจูด

Q1 ทำหน้าที่ 2 อย่างด้วยกันคือ เปลี่ยนสัญญาณแรงดันที่เข้ามาเป็นให้เป็นกระแสเพื่อขับให้กับ Q2 หรือที่เรียกว่าวงจรขยาย transconductance หน้าที่อีกอย่างหนึ่งคือทำให้อินพุต impedance สูงขึ้น ทั้งนี้เนื่องจากแรงดันที่ collector ของ Q1 ถูกควบคุมให้คงที่ โดยผลจาก emitter ของ Q2 ซึ่งทำให้ผลกระทบที่เกิดจากความจุแฝงใน Q1 ไม่เกิดขึ้น

Q2 ถูกจัดให้ทำงานในลักษณะวงจรเบสร่วม กระแสจาก Q1 จะทำให้เกิดแรงดันตกคร่อม R5 และเกิดแรงดันเอาต์พุตขึ้นซึ่งมาจากการทำงานของ Q1 ขณะที่ผลของความจุแฝงระหว่าง base กับ collector ของ Q2 ถูกกำจัดโดย C1.

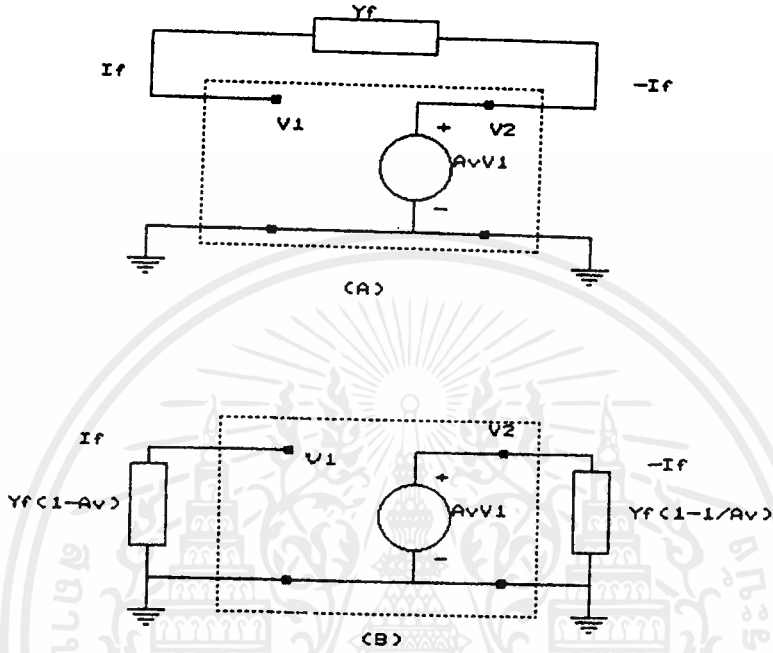
3.6.1 ทฤษฎีมิลเลอร์ : Miller Theorem

ทฤษฎีของมิลเลอร์มักจะนิยมใช้ในการวิเคราะห์ วงจรที่มีการป้อนกลับซึ่งจะรวมถึงเรื่องของความถี่สูง, วงจรขยายแรงดันที่เป็นแบบกลับสัญญาณ ที่มีค่าความจุต่ออยู่ระหว่างขั้ว อินพุตกับเอาต์พุตด้วย. จะใช้วงจร Two-port ในการช่วยอธิบายถึงทฤษฎีของมิลเลอร์ วงจรจะแสดงอยู่ในรูปที่ 3.15a. ค่า admittance Y_f จะต่ออยู่ระหว่างขั้วอินพุต V_1 กับเอาต์พุต V_2 . แรงดันเอาต์พุต V_2 จะสมมติให้เป็นสัดส่วนกับแรงดันอินพุต V_1 นั่นคือ

$$V_2 = A_v V_1 \dots\dots\dots (3.3.1)$$

ความสัมพันธ์อันนี้จะเป็นลักษณะทางอุดมคติของ VCVS ที่มีอัตราขยาย A_v ต่ออยู่ระหว่างขั้ว V_2 กับกราวด์. กระแสจะไหลเข้าไปใน Y_f จากขั้ว V_1 ค่ากระแส I_f จะสามารถเขียนได้ตามกฎของโอห์ม และสมการที่ (3.6.1) ได้

$$I_f = Y_f(V_1 - A_v V_1) = Y_f(1 - A_v)V_1 \dots\dots\dots(3.3.2)$$



รูปที่ 3.15 (a) วงจรของ Two-port ที่ใช้อธิบายกฎของมิลเลอร์
 (b) วงจร (a) ที่เปลี่ยนใหม่โดยใช้ทฤษฎีของมิลเลอร์

กระแสที่ไหลเข้าไปใน Y_f จากขั้ว v_2 คือ $-I_f$ สามารถเขียนให้อยู่ในเทอมของ v_2 ได้โดยใช้สมการ(3.6.1) และกฎของโอห์มคือ

$$\begin{aligned} -I_f &= Y_f[V_2 - V_2/A_v] \\ &= Y_f[1 - 1/A_v]V_2 \dots\dots\dots(3.6.3) \end{aligned}$$

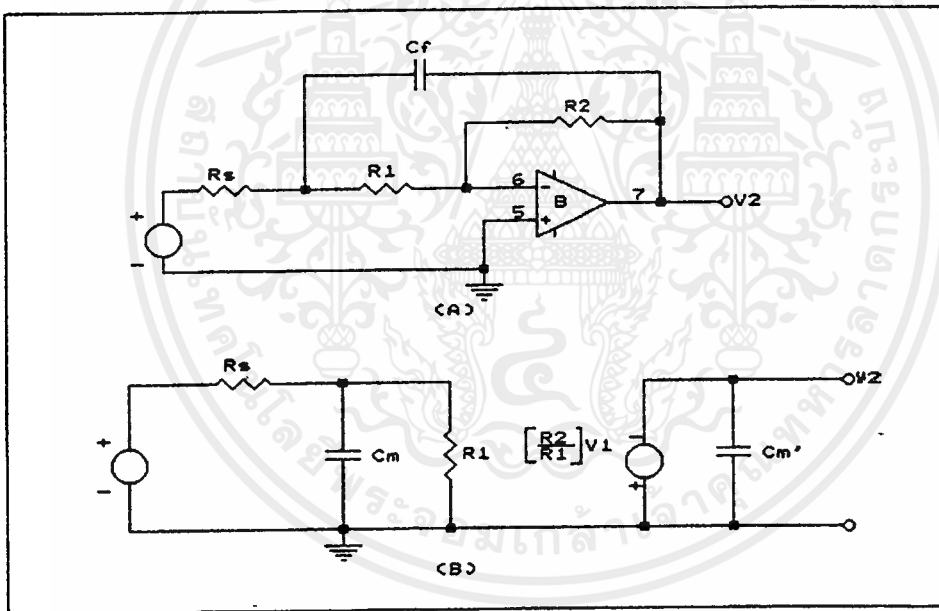
นั่นคือถ้าวงจรในรูปที่ 3.15a วาดใหม่เป็นดังรูป 3.15b แล้ว การไหลของกระแสที่ขั้ว 1 และ 2 จะไม่เปลี่ยน. ค่า admittance $Y_m = Y_f(1 - A_v)$ จะต่ออยู่ระหว่างขั้ว 1 กับกราวด์ ค่า admittance $Y_m' = Y_f(1 - 1/A_v)$ จะต่ออยู่ระหว่างขั้ว 2 กับกราวด์.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.2 การนำทฤษฎีมิลเลอร์มาประยุกต์ใช้งาน

พิจารณาวงจรที่ใช้ OP-AMP ในรูป 3.16a ด้วยเหตุที่ op-amp มีลักษณะเป็น
อุดมคติ อัตราขยายแบบกลับสัญญาณจาก V1 ถึง V2 คือ

$$V2/V1 = A_v = -R2/R1 \dots\dots\dots(3.6.4)$$



รูปที่ 3.16 (a) วงจร op-amp ที่ใช้แสดงถึงการนำทฤษฎีของมิลเลอร์

(b) วงจรที่ลดรูปแสดงถึงค่าความจุ Miller

$$C_m = C_f(1+R2/R1)$$

ค่าความนำ (admittance) ที่ต่อระหว่างขั้ว V2 กับ V1 คือ $Y_f = sC_f$ ซึ่งแสดงการคำนวณอยู่ในรูปของ Laplace. จากการอธิบายก่อนหน้านี้เราจะเห็นว่า C_f สามารถที่จะใช้

ย้ายออกจากขั้ว V_1 และ V_2 แล้วแทนด้วย admittance Y_m ที่ต่อจากขั้ว 1 กับกราวด์ Y_m นี้สามารถเขียนได้คือ

$$Y_m = sC_f(1 - A_v)$$

$$= sC_f(1 + (R_2/R_1)) = sC_m \dots\dots\dots(3.6.5)$$

ค่าความจุ $C_m = C_f(1+R_2/R_1)$ ซึ่งเรียกว่า Miller Capacitance.

ถ้า $R_2/R_1 > 1$ จะทำให้แหล่งจ่ายมองเห็นค่าความจุ ทางอินพุตมีขนาดใหญ่คือ C_m ต่อกับกราวด์ ซึ่งจะมีผลกับ R_s ต่อกันเป็นวงจร low-pass filter. ค่า admittance ทางด้านเอาต์พุต Y_m' จะไม่มีผลต่ออัตราขยายของวงจรในกรณีนี้ อัตราขยายทั้งหมดของวงจรในรูปที่ 3.16a คือ

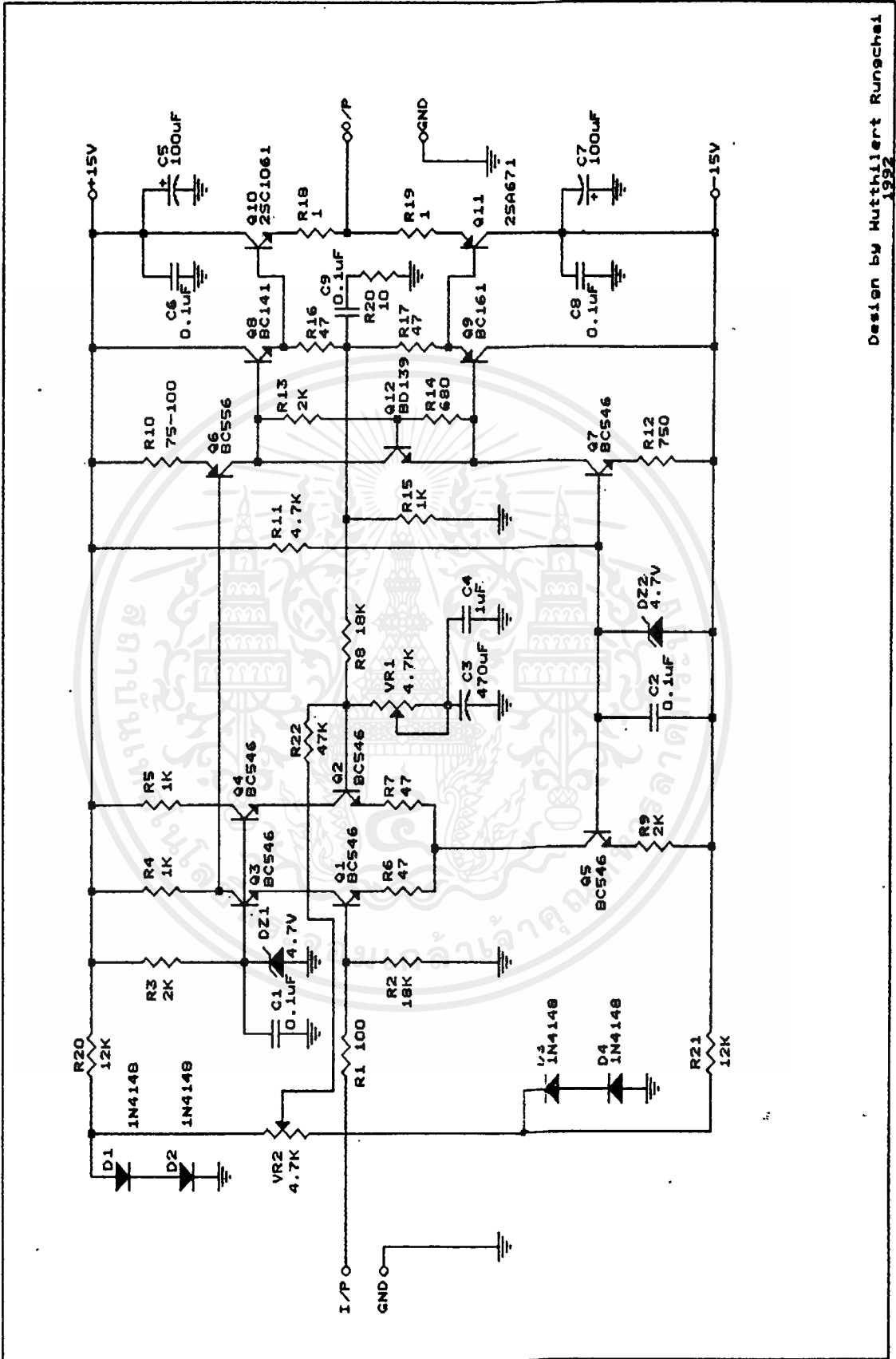
$$\frac{V_2}{V_1} (s) = - \frac{R_2/(R_s+R_1)}{sC_fR_s \frac{(R_1 + R_2)}{(R_1 + R_s)} + 1} \dots\dots\dots(3.6.6)$$

การใช้ทฤษฎี Miller นี้จะเป็นไปได้ ถ้าแรงดันเอาต์พุต V_2 ถูกกำหนดโดยแหล่งจ่ายในอุดมคติ v_{cvs} .

ดังนั้นการแก้ปัญหาที่จะทำให้วงจร สามารถตอบสนองต่อความถี่ที่ขึ้นนั้นสามารถทำได้โดยการใช่วงจรขยายแบบคาสโคเดมาช่วย.

3.7 แนวการออกแบบวงจรขยายสัญญาณที่ใช้จริง

จากบล็อกไดอะแกรมที่แสดงในรูปที่ 3.1 นั้น ได้พัฒนาให้สมบูรณ์ได้เป็นวงจรที่แสดงในหน้าที่ 3-28 (รูปที่ 3.17). เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Design by Nutthient Rungschal
1992

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการคือ จะใช้วงจรขยายความแตกต่างมาเป็นส่วนของด้านอินพุท แล้วนำแรงดันสัญญาณเอาต์พุทของภาคนี้ไปควบคุมกระแสในภาคที่สอง แล้วให้เอาต์พุทของภาคที่ 2 ส่งไปยังวงจรในภาคที่ 3 ซึ่งที่ภาคที่ 3 นี้จะเป็นส่วนของเอาต์พุทที่มองโดยภาคขยายความแตกต่างในภาคแรก ในภาคที่ 3 จะจัดวงจรให้เป็นแบบ complementary push-pull ส่วนในภาคที่ 4 จะเป็นส่วนของเอาต์พุทของวงจร หรือเป็นส่วนที่จ่ายกำลังสูง.

ในภาคแรกจะเป็นวงจรขยายความแตกต่างที่ใช้แหล่งจ่ายคงที่ เพื่อผลของค่า CMRR จะได้มีค่าที่สูงขึ้น และประกอบด้วยวงจรขยายแบบคาสโคด. Q1 และ Q2 จะทำหน้าที่เป็นวงจรขยายความแตกต่าง ที่มีอินพุท + เป็นด้านที่สัญญาณอินพุทเข้า และอินพุท - จะเป็นส่วนที่สัญญาณป้อนกลับเข้ามา.

ถ้าพิจารณาโดยที่ไม่มีวงจรขยายแบบคาสโคด จะหาค่า Miller Capacitor ได้คือ.

วงจรเลือกใช้ทรานซิสเตอร์เบอร์ BC564 จากสเปคของโรงงานจะมีค่า $h_{fe} = 125$, $C_{obmax} = 4.5 \text{ pf}$ ดังนั้นค่า Mill capacitor จะมีค่า

$$C_m = C_{ob} (1 + g_m R_L) \dots \dots \dots (3.7.1)$$

$$= 4.5 (1 + 0.04 * 1000)$$

$$= 184.4 \text{ pf}$$

ซึ่ง $g_m = A_v = h_{fe} / h_{ie}$; $h_{ie} = (25 \text{ mV} / I_{cQ}) * h_{fe}$; $I_{cQ} = 1 \text{ mA}$

ซึ่งค่าความจุตัวนี้จะถูกมองว่าต่ออยู่กับ base กับกราวด์ ถ้าใช้ทรานซิสเตอร์ที่มีค่า h_{fe} ที่สูงขึ้นอีกค่า C_m ก็จะมีค่าใหญ่ขึ้น วงจรคาสโคดจึงนำมาใช้แก้ปัญหานี้.

วงจรคาสโคด(ดูในรูป 3.17) จะประกอบไปด้วย Q3 และ Q4 จัดให้เป็นวงจร common-base ที่ควบคุมแรงดันให้คงที่โดย DZ1 ด้วยแรงดัน 4.7 V ดังนั้นแรงที่ collector ของ Q1 และ Q2 จะมีค่าคงที่เท่ากับ 4 V.

กำหนดกระแสสงบของวงจรขยายความแตกต่างให้มีค่า 1 mA ในแต่ละแขนของวงจรขยายความแตกต่าง ซึ่งค่ากระแสนี้จะมีผลโดยตรงต่อค่า h_{ie} และค่า g_m การคำนวณค่าของทรานซิสเตอร์อื่นในวงจรนี้จะทำให้ h_{ie} มีค่าอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$h_{ie} = V_T * h_{fe} / I_{cQ} \dots \dots \dots (3.7.2)$$

ซึ่ง $V_T = kT/q \approx 25mV$

$$h_{ie} = 25 * 125 = 3125 \Omega$$

$$\begin{aligned} s_m &= A_v = h_{fe} / h_{ie} \dots \dots \dots (3.7.3) \\ &= 0.04 \text{ s} \end{aligned}$$

จากการที่ให้อุปกรณ์มี $I_{cQ} = 1 \text{ mA}$ จะก่อให้เกิดกำลังสูญเสียที่ Q1 และ Q2 คือ

$$P_{d_{Q1,2}} = V_{ce} * I_{cQ} \dots \dots \dots (3.7.4)$$

เป็นกำลังสูญเสียขณะที่ไม่มีสัญญาณเข้ามา จะมีค่า

$$P_{d_{Q1,2}} \approx 4V * 1mA = 4 \text{ mW}$$

ซึ่งจะมีค่าต่ำมากถึงแม้จะมีสัญญาณเข้ามาสูงสุด ที่จะทำให้ i_c มีค่าสูงสุดที่ค่า 2 mA.

วงจรใช้ไฟเลี้ยง 15V และให้ RL ของวงจรมีค่า 1 K Ω (R4, R5) เพื่อที่จะทำให้มีแรงดันตกคร่อมตัวมันเป็น 1V ดังนั้นจะมีแรงดันตกคร่อม Q3 หรือ Q4 เท่ากับ 15-4-1 = 10 V ก่อให้เกิดกำลังสูญเสียที่ตัวมัน 10 mW ซึ่งก็ยังมีความต่ำอยู่มากเมื่อเทียบกับอัตราทนกำลังของมัน. การเลือกแรงดัน $V_{ce_{Q3,4}}$ ในที่นี้ไม่ได้เลือกให้อยู่ที่ $(V_{cc} - 4)/2 = 5.5 \text{ V}$ เพราะจะทำให้ได้กำลังทางเอาต์พุตต่ำเกินไป ที่แรงดัน $V_{ce_{Q3,4}} = 10 \text{ V}$ นี้ก็ยังทำให้การสวิงของกระแสในภาคที่ 2 เป็นไปได้สูงสุดตามต้องการโดยไม่เกิดการทำงานถึงจุดอิ่มตัว.

ส่วนของวงจรจ่ายกระแสคงที่จะประกอบไปด้วย Q5, R9 และ DZ2 อัตราของกระแสจะเท่ากับ $I_{E_{Q1}} + I_{E_{Q2}} \approx 2 \text{ mA}$ ซึ่งจะกำหนดโดย R9 และ VDZ2 โดยวงจรจ่ายกระแสคงที่ตัวนี้จะมีผลต่อคุณภาพวงจรเป็นอย่างมาก เพราะถ้าการจ่ายกระแส

เป็นไปไม่สม่ำเสมอแล้ว จะเกิดเป็นสัญญาณรบกวนออกมาทางเอาต์พุตได้. อัตรากระแส
แสดงที่เท่ากับ

$$I_{EQ1} + I_{EQ2} = (VDZ2 - V_{BE5})/R9 \dots\dots\dots(3.7.5)$$

หรือ

$$R9 = (VDZ2 - V_{BE5})/(I_{EQ1} + I_{EQ2})$$

$$= 4/2 = 2K$$

ในภาคที่ 2 จะเป็นส่วนที่จะใช้ขับให้กับภาคที่ 3 ที่เป็นส่วนเอาต์พุตของวงจรที่
มองโดยวงจรรขยายความแตกต่าง และประกอบด้วยส่วนที่ทำหน้าที่ไบอัสให้กับภาค
เอาต์พุตทั้งหมด.

ในภาคนี้จัดให้ทำงานในคลาสิกเอ โดยทรานซิสเตอร์ Q6 เป็นตัวควบคุมการ
ไหลของกระแสที่ส่งให้กับภาคเอาต์พุตแรก โดยจัดให้ Q7 ทำหน้าจ่ายกระแสคงที่ใน
ภาคนี้ กระแสสงบในภาคนี้คือ ค่ากระแสคงที่ที่กำหนดโดย DZ2 กับ R12. ในสภาวะ
สงบนั้น เมื่อกำหนดค่ากระแสคงที่แล้วจะต้องทำให้ Q6 จ่ายกระแสเท่ากับ ค่ากระแส
คงที่ด้วย ซึ่ง I_{CQ6} จะมีค่าดังสมการ

$$I_{CQ6} = I_{CQ7} = (VR4 - V_{BEQ6})/R10 \dots\dots\dots(3.7.6)$$

การกำหนดค่ากระแสสงบในภาคนี้ นั้น จะต้องพิจารณาการทำงานของวงจร คือ ถ้า Q6
หยุดจ่ายกระแสอันเนื่องจากมีสัญญาณซิกนอลเข้ามาที่อินพุตภาคแรกสูงสุด นั่นคือกระแส
ที่จะส่งให้กับภาคเอาต์พุตแรกจะ ได้จากการดึงของ Q7 ค่าๆ นี้จะต้องมากพอที่จะส่ง
ให้เอาต์พุตจ่ายกระแสสูงสุดตามที่ต้องการได้ ในทำนองเดียวกันกับที่มีสัญญาณซิกนอลเข้า
มาทางอินพุตภาคแรกสูงสุด จะต้องทำให้ Q6 จ่ายกระแสออกมามากกว่า ค่ากระแสคงที่
ซึ่งส่วนที่จ่ายออกมาเกินค่ากระแสคงที่นี้ จะเป็นกระแสเอาต์พุตส่งให้กับภาคขับ ถ้าจะ
ให้สมมาตรแล้ว ค่าที่จ่ายเพิ่มขึ้นของ Q6 นี้จะต้องเป็น 2 เท่าของกระแสคงที่.

ถ้ากำหนดค่ากระแสคงที่ให้มีค่ามากเกินไป ก็จะก่อให้เกิดการสูญเสียโดยเปล่า
ประโยชน์ เป็นค่าความร้อนสะสมที่ตัวของ Q6 และ Q7 ซึ่งจะมิผลทำให้มีกระแสที่

ไหลใน Q6 เพิ่มขึ้นตามอุณหภูมิ เกิดการไม่สมดุลย์ของการไหลของกระแส ทำให้เสถียรภาพของวงจรเลวลง ในภาคนี้เลือกค่ากระแสคงที่ให้มีความประมาณ 5 mA ซึ่งจะทำให้ Q6 มีกำลังสูญเสียในสภาวะไม่มีสัญญาณประมาณ 70 mW และ Q7 มีความประมาณ 55 mW จะอยู่ในย่านที่ปลอดภัย.

ค่าของ R10 จะหาได้โดยสมการ

$$\begin{aligned}
 R_{10} &= (V_{R4} - V_{BE_{Q6}}) / I_{C_{Q7}} \dots\dots\dots (3.7.7) \\
 &= (1 - 0.65) / 5\text{mA} \\
 &= 70 \Omega \cong 75 \Omega
 \end{aligned}$$

ขณะที่มีแรงดันตกคร่อม R10 สูงสุดก็จะจ่ายแสงได้ตามต้องการ หรือมากกว่า.

ในส่วนของวงจรไบอัส นั้นการกำหนดค่าแรงดัน จะต้องหาแรงดันที่ต้องการ จากทางด้านเอาท์พุทเข้ามาว่าต้องการเท่าไร ซึ่งค่าแรงดันไบอัสนี้ จะใช้เป็นตัวลดความเพี้ยนตรงจุดศูนย์ของสัญญาณเอาท์พุท ที่เรียกว่า Crossover distortion และเป็นตัวกำหนดคลาสของการทำงาน. จากวงจรในรูปที่ 3.1 กำหนดให้ภาคสุดท้ายสุดทำงานในคลาส AB ให้มีกระแสสงบประมาณ 50 mA จะทำให้มีแรงดันที่วัดระหว่างขา base ของ Q10 กับ Q11 มีค่าเท่ากับ

$$= V_{R18} + V_{R19} + V_{BE_{10}} + V_{BE_{11}}$$

สำหรับทรานซิสเตอร์กำลังแล้ว ค่า V_{BE} จะมีความประมาณ 0.5 V

$$\cong 0.05 + 0.05 + 0.5 + 0.5$$

$$\cong 1.1 \text{ V}$$

แล้วรวมค่าของแรงดัน $V_{BE_{Q6,9}}$ อีก 1.3 V เป็น 2.4 V จากนั้นจะหาค่าความต้านทานที่ประกอบในวงจรไบอัสอันประกอบด้วย Q12, R13 และ R14 เพื่อที่จะทำให้แรงดันตกคร่อม Q12 ได้เท่ากับ 2.4 กรณีในวงจรนี้.

เลือกให้ R14 เท่ากับ 680 Ω

$$\begin{aligned}
 R_{13} &= (V_{BIAS} - V_{BEQ_{12}}) / (V_{BEQ_{12}} / R_{14}) \dots (3.7.8) \\
 &= (2.4 - 0.65) / (0.65 / 680) \\
 &= 1830.77 \Omega \cong 2 \text{ K}\Omega
 \end{aligned}$$

ค่ากระแสของ Q8 และ Q9 จะหาได้จาก

$$\begin{aligned}
 I_{CQ_{8,9}} &\cong (V_{BIAS} - 2V_{BEQ_{8,9}}) / (R_{16} + R_{17}) \dots (3.7.9) \\
 &= (2.4 - 1.3) / (47 + 47) \\
 &\cong 10 \text{ mA}
 \end{aligned}$$

ค่ากำลังสูญเสียของ Q8 และ Q9 ในสภาวะสงบหาได้คือ

$$\begin{aligned}
 P_{d_{Q_{8,9}}} &= (V_{CC} - V_{R_{16,17}}) * I_{CQ_{8,9}} \dots (3.7.10) \\
 &= (15 - 0.47) * 10 \text{ mA} \\
 &= 0.145 \text{ W}
 \end{aligned}$$

ค่ากำลังสูญเสียในสภาวะสงบของ Q10 และ Q11 จะหาได้จากสมการ

$$\begin{aligned}
 P_{d_{Q_{10,11}}} &\cong V_{CC} * I_{CQ_{10,11}} \dots (3.7.11) \\
 &= 15 \text{ V} * 50 \text{ mA} \\
 &= 0.75 \text{ W}
 \end{aligned}$$

โหนดของวงจรที่มองเห็นโดยวงจรขยายความแตกต่างคือ R15 อัตราขยายทั้งหมดกำหนดโดย R8 และ VR1 เหตุที่ต้องใช้ VR1 ให้ปรับค่าได้ก็เพราะ จะสามารถปรับค่าอัตราขยายให้ได้ตามต้องการซึ่งจะเท่ากับ 10 เท่า และจะต้องปรับให้ชดเชยการแบ่งแรงดันทางด้านอินพุท และการที่อัตราขยายไม่เท่ากับ 1 พอดีของภาคเอ็กสทรีมเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ในระบบอื่นการแก้ไขอาจทำได้ทั้งนี้ทั้งนั้น อีกทั้งยังมีเหตุผลเบื้องหลังและที่อยู่เบื้องหลังของเอกสารนี้

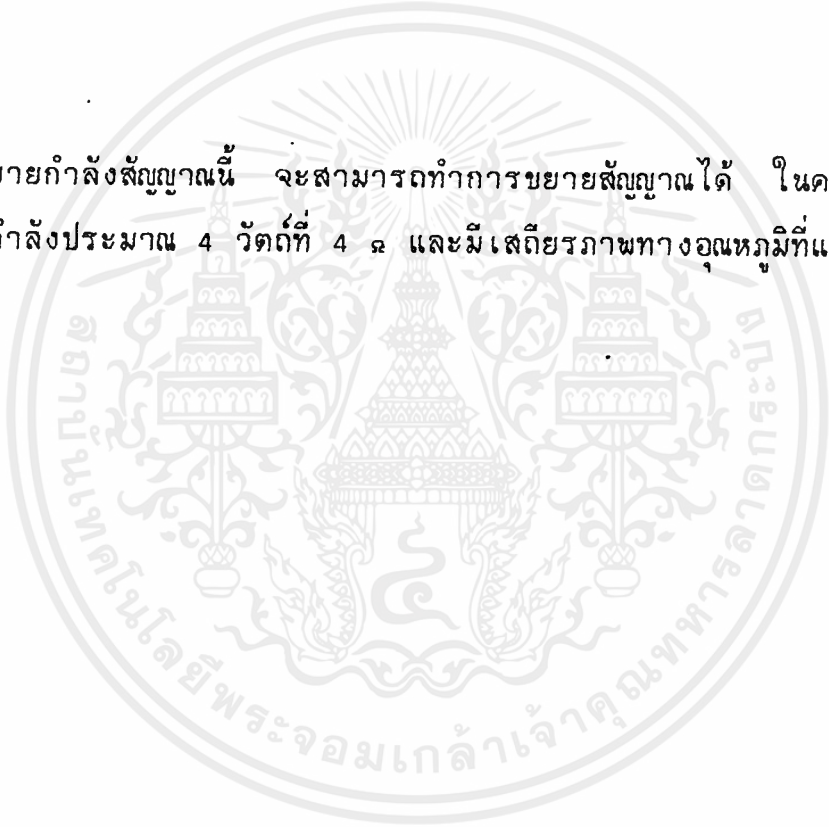
D1-D4 จะใช้สร้างแรงดันคงที่ให้กับ VR2 ไม่ว่าแรงดันไฟเลี้ยงจะเปลี่ยนแปลงอย่างไร และทำให้ลดสัญญาณรบกวนที่จะเข้ามาจากไฟเลี้ยงลงได้.

อินพุทอิมพีแดนซ์ของวงจรมีค่าประมาณเท่ากับ $R2 = 18K$.

ในขณะที่ทดลองปล่อยวงจรทำงานไประยะหนึ่ง จะเกิดการออสซิลเลทขึ้น จึงได้เพิ่มวงจรที่เรียกว่า โชเบลเนทเวอร์ค ครอบระหว่างตัวต้านทานโหลด.

สรุป

วงจรขยายกำลังสัญญาณนี้ จะสามารถทำการขยายสัญญาณได้ ในความถี่ย่านกว้าง และให้กำลังประมาณ 4 วัตต์ที่ 4 Ω และมีเสถียรภาพทางอุณหภูมิที่แน่นอน.



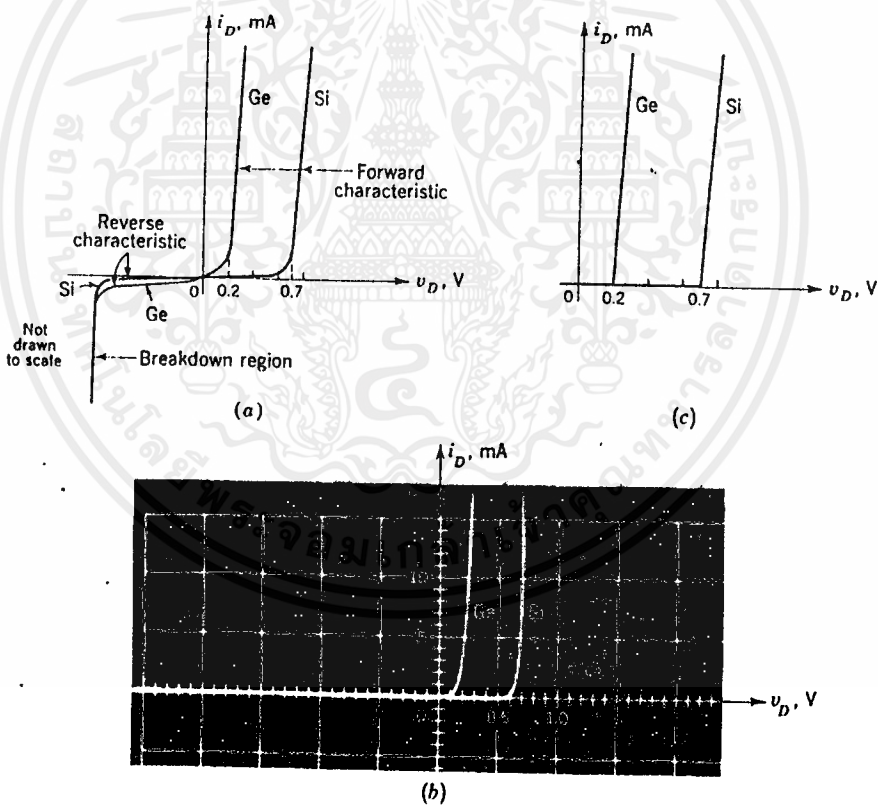
หนังสืออ้างอิง

1. Electronic Circuits Discrete And Integrated.
Third Edition.
Donald L. Schilling
Charles Belove
McGRAW-HILL
2. Analog Electronic Circuits Analysis and
Application.
Robert B. Northrop. University Connecticut.
ADDISON-WESLEY PUBLISHING COMPANY.

บทที่ 4

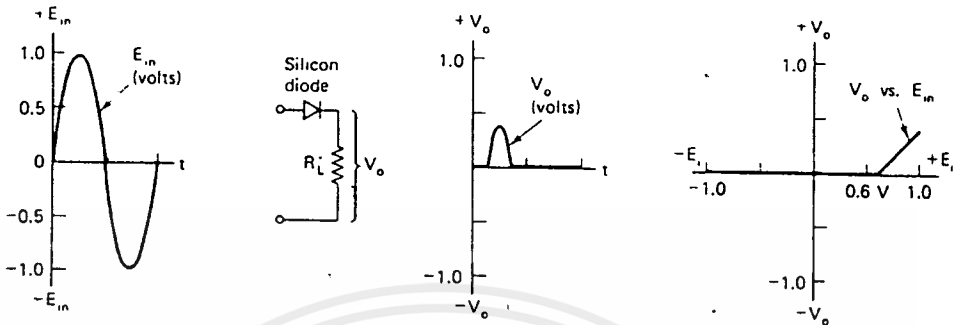
AC TO DC RECTIFIER

ในการที่จะวัดสัญญาณที่เป็นสัญญาณไฟสลับนั้น จะต้องแปลงสัญญาณไฟสลับที่จะวัดให้เป็นระดับทางไฟตรงก่อน เพื่อง่ายต่อการนำไปแสดงผล หรือแปลงค่าเป็นดิจิทัลโดยไอซี ADC. ในการแปลงสัญญาณไฟสลับให้เป็นไฟตรงนั้น ถ้าขนาดสัญญาณมีขนาดใหญ่แล้ว ก็ใช้ไดโอดกับตัวเก็บประจุ มาทำการเรียงกระแส ก็เพียงพอที่จะอนุโลมค่าความถูกต้องได้ เพราะจะมีค่าความผิดพลาดที่เกิดจากความไม่เป็นอุดมคติของไดโอดหรืออุปกรณ์สารกึ่งตัวนำตรงจุดศูนย์ ถ้าเป็นไดโอดแบบซิลิกอน จะต้องมีความดันตกคร่อมที่ตัวมันแบบ Forward มากกว่า 0.6 V โดยประมาณ ไดโอดจึงถือว่านำกระแสได้ รูปแสดงคุณลักษณะของไดโอดในรูปที่ 4.1

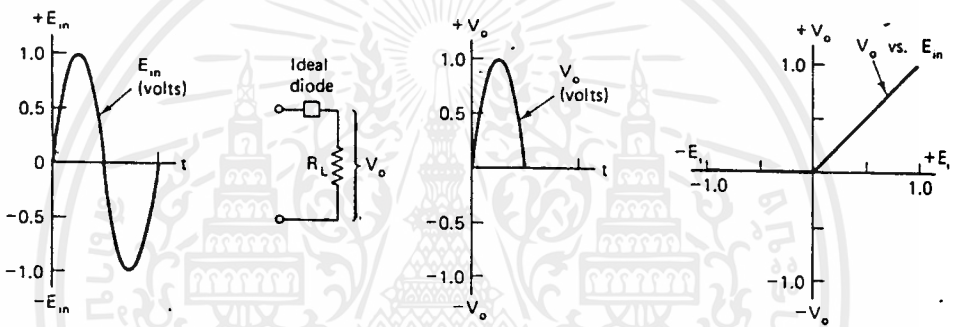


รูปที่ 4.1 คุณลักษณะของไดโอด (a) คุณลักษณะที่เป็นจริงของไดโอด
(b) แสดงคุณลักษณะโดยใช้ฮอสซิลอสโคป (c) แสดงคุณลักษณะใน
แนวเส้นตรง (piecewise-linear)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) Real diodes cannot rectify small ac voltages because of the diode's 0.6-V voltage drop



(b) A linear or precision half-wave rectifier circuit precisely rectifies any ac signal regardless of amplitude and acts as an ideal diode

รูปที่ 4.2 แสดงค่าแรงดันเอาต์พุตที่ได้จากการใช้ไดโอดซิลิกอนมาเรียงกระแส
(a) เมื่อใช้ไดโอดจริงๆ (b) เมื่อใช้ไดโอดอุดมคติ.

ถ้าสัญญาณไฟสลับที่มีขนาดเล็กมากๆ (น้อยกว่า 0.6V) การใช้ไดโอดกับตัวเก็บประจุเพียงสองอย่างจะไม่สามารถทำการเรียงกระแสได้เลย แต่สัญญาณที่จะวัดนั้นมีขนาดเล็กมากๆ จึงต้องมีวงจรพิเศษเพื่องานนี้ นั่นคือใช้ op-amp มาช่วย.

4.1 ทำความเข้าใจเกี่ยวกับการเรียงกระแส

Linear half-wave rectifiers.

วงจรเรียงกระแสแบบครึ่งคลื่นจะให้เอาต์พุตที่ขึ้นอยู่กั ขนาด และ ขั้ว ของแรงดันทางอินพุต.

Precision full-wave rectifiers.

วงจรเรียงกระแสแบบเต็มคลื่นนี้ จะให้เอาต์พุทเป็นสัดส่วนกันกับขนาด แต่ไม่ขึ้นอยู่กับขั้วของแรงดันทางอินพุท. precision full-wave rectifiers อาจเรียกอีกอย่างว่า วงจรค่าสัมบูรณ์ (absolute-value circuit).

4.2 LINEAR HALF-WAVE RECTIFIERS

วงจรเรียงกระแสแบบครึ่งคลื่นจะให้เอาต์พุทออกมาเพียงครึ่งเดียวของสัญญาณอินพุทเท่านั้น และให้เอาต์พุทเป็นศูนย์ในช่วงอีกครึ่งคลื่นที่เหลือ. สัญญาณครึ่งคลื่นของอินพุทที่ส่งเข้ามาสามารถที่จะทำให้กลับขั้ว หรือไม่กลับได้. มันสามารถที่จะขยายขนาดของอัมพลิจูด, ลดขนาดอัมพลิจูด หรือไม่เปลี่ยนแปลงค่าของอัมพลิจูดก็ได้ ขึ้นอยู่กับการเลือกค่าความต้านทาน และตำแหน่งของไดโอดในวงจร op-amp.

4.2.1 Inverting Linear Half-Wave Rectifier.

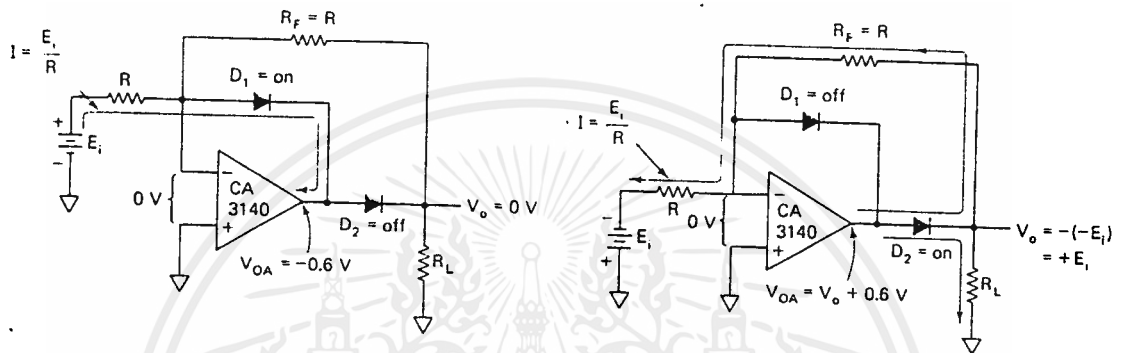
Positive Output

วงจรขยายแบบกลับสัญญาณ จะถูกนำมาใช้ในการเรียงกระแสในอุดมคติ (เป็นเชิงเส้นที่แน่นอน) โดยเพิ่มไดโอดเข้ามาในวงจรขยายแบบกลับสัญญาณ 2 ตัวดังในรูปที่ 4.3. เมื่อ E_i เป็นบวกในรูปที่ 4.3a ไดโอด D_1 จะนำกระแสทำให้แรงดันเอาต์พุทของ op-amp เป็น V_o มีค่าเป็นลบ ≈ 0.6 V ในตอนนี้ D_2 จะถูกไบอัสกลับ. แรงดันเอาต์พุทของวงจรจะเท่ากับศูนย์ เพราะว่ากระแสอินพุท I ไหลผ่าน D_1 . สำหรับวัตถุประสงค์ในทางปฏิบัติ จะไม่ให้มีกระแสไหลผ่าน R_f เลย และ $V_o = 0$.

หมายเหตุ โหลด R_L จะเป็นตัวต้านทานอย่างเดียวเท่านั้น ถ้าโหลดเป็นตัวเก็บประจุ, ตัวเหนี่ยวนำ, แหล่งจ่ายแรงดันหรือกระแส แรงดัน V_o จะไม่เท่ากับศูนย์.

ในรูปที่ 4.3b เมื่อแรงดันอินพุท E_i เป็นลบ แรงดันเอาต์พุทของ op-amp จะขึ้นไปเป็นบวก. เหตุนี้จะทำให้ D_2 นำกระแส. วงจรจะทำงานเหมือนกับวงจรขยายแบบกลับสัญญาณ เมื่อ $R_f = R_i$ แล้ว $V_o = -(-E_i) = +E_i$. เมื่อขา(-)

ของ op-amp มีศักย์เป็นกราวด์ ไดโอด D_1 จะถูกไบอัสกลับ. กระแสอินพุทจะกำหนดโดย E_i/R_i และอัตราขยายกำหนดโดย $-R_f/R_i$. พิงระลึกไว้เสมอว่าสมการของอัตราขยายนี้จะ เป็นไปได้ก็ต่อเมื่ออินพุทเป็นลบเท่านั้น และ V_o จะเป็นบวกอย่างเดียว.

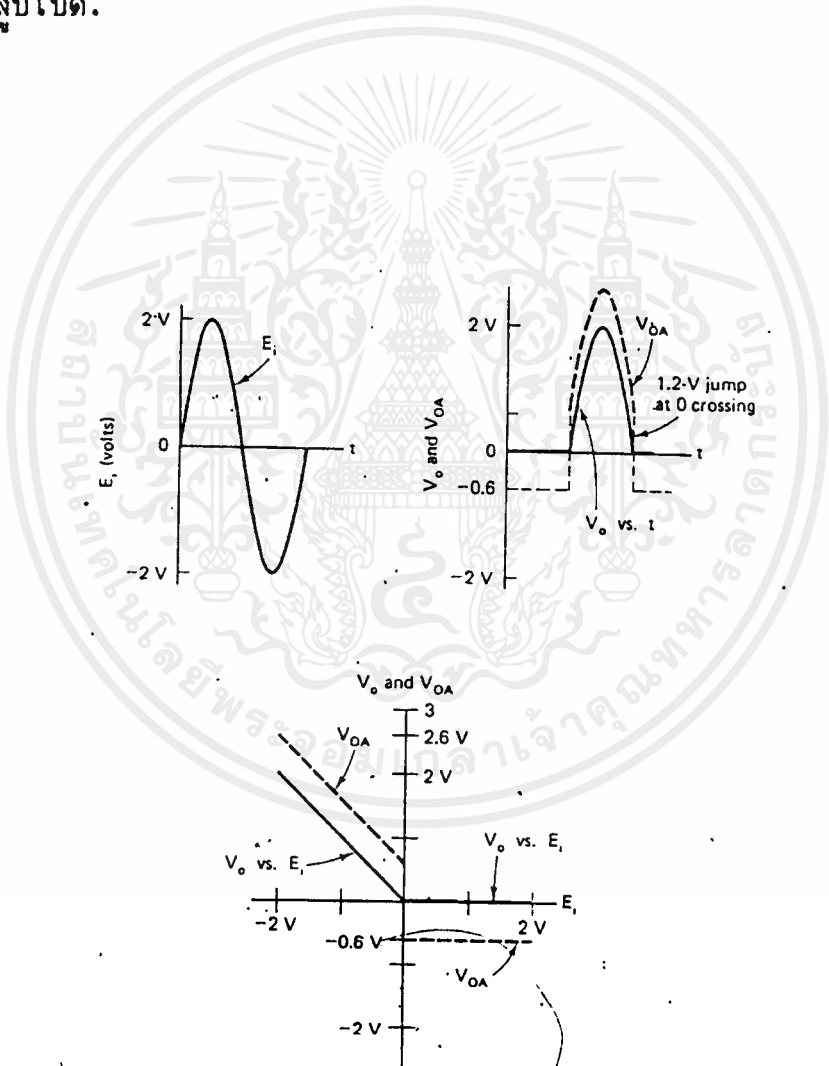


รูปที่ 4.3 วงจรขยายแบบกลับสัญญาณที่มีไดโอด 2 ตัว ใช้ในการเรียงกระแสในแบบอุดมคติ

การทำงานของวงจรแสดงเป็นรูปคลื่นในรูปที่ 4.4. V_o จะมีค่าเป็นบวกได้อย่างเดียวเท่านั้นในการตอบสนองแบบเชิงเส้นที่มีอินพุทเป็นลบ. คุณสมบัติที่สำคัญที่สุดของวงจร Linear half-wave rectifiers นี้จะพิจารณาได้ดังต่อไปนี้. ไดโอดธรรมดา นั้น ถ้าสัญญาณมีแรงดันต่ำกว่าแรงดัน Threshold ของไดโอดแล้ว จะไม่สามารถทำการเร็คติไฟลายได้เลย. อย่างไรก็ตาม โดยการต่อไดโอดในวงจรป้อนกลับของ op-amp แรงดัน threshold ของไดโอดจะถูกตัดออกไปได้. ตัวอย่างเช่นในรูปที่ 4.3b ให้แรงดัน E_i มีค่าต่ำกว่า -0.1 V. E_i และ R_i จะแปลงแรงดันที่ต่ำนี้เป็นกระแส ไหลผ่าน D_2 . V_{OA} จะมีค่าเป็น แรงดันตกคร่อมไดโอดบวกแรงดันคร่อม R_f และกระแสที่ไหลผ่าน R_f ก็คือค่ากระแสที่มีค่าเท่ากับ E_i/R_i นั่นคือแรงดันเอาท์พุทจะเท่ากับอินพุทถ้า $R_f = R_i$. ดังนั้น ถึงแม้แรงดันที่อินพุทเพียงมิลลิโวลต์ ก็จะสามารถเร็คติไฟลายได้ ซึ่งแรงดันไบอัสตรงตกคร่อมไดโอด จะถูกป้อนให้

จาก op-amp.

สุดท้าย สิ่งเกิดรูปคลื่นเอาท์พุทของ op-amp V_{oA} ในรูปที่ 4.4 เมื่อ E_i มีค่าศูนย์ (กำลังจะเปลี่ยน) V_{oA} จะกระโดด $-0.6V$ ไป $+0.6V$ มันจะสวิตช์จากการจ่ายแรงดันตกคร่อมให้กับ D2 ไปจ่ายให้กับ D1. การกระโดดนี้สามารถดูได้โดย differentiator ที่แสดงการข้ามจุดศูนย์. ในระหว่างการกระโดดนี้ op-amp จะทำงานเป็นลูปเปิด.



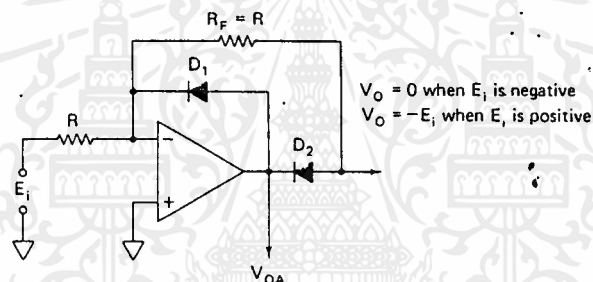
รูปที่ 4.4 อินพุท, เอาท์พุท และคุณลักษณะการส่งผ่านเอาท์พุทของวงจร

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์. ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

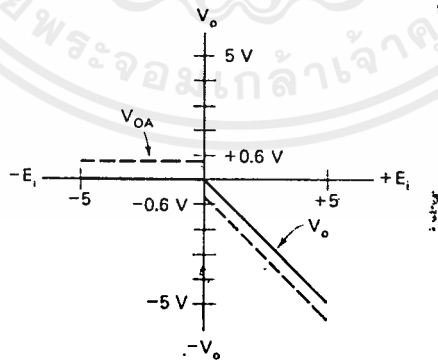
4.2.2 Inverting Linear Half-Wave Rectifier,

Negative Output

ไดโอดในรูปที่ 4.3 สามารถต่อกลับทางได้ดังแสดงในรูปที่ 4.5 ในขณะนี้จะมียellowสัญญาณอินพุตด้านบวกเท่านั้นที่ถูกส่งออกมา และถูกกลับสัญญาณด้วย. แรงดันที่เอาต์พุต V_o จะเท่ากับศูนย์โวลต์ ที่ทุกสัญญาณที่เป็นลบทางอินพุต. การทำงานของวงจรนั้นจะสรุปโดยการพล็อตค่าของ V_o และ V_{OA} ต่อ E_i ในรูปที่ 4.5b.



(a) Inverting linear half-wave rectifier: negative output



(b) Transfer characteristic V_o vs. E_i

รูปที่ 4.5 วงจรที่ทำการกลับไดโอดจากวงจรในรูปที่ 4.3

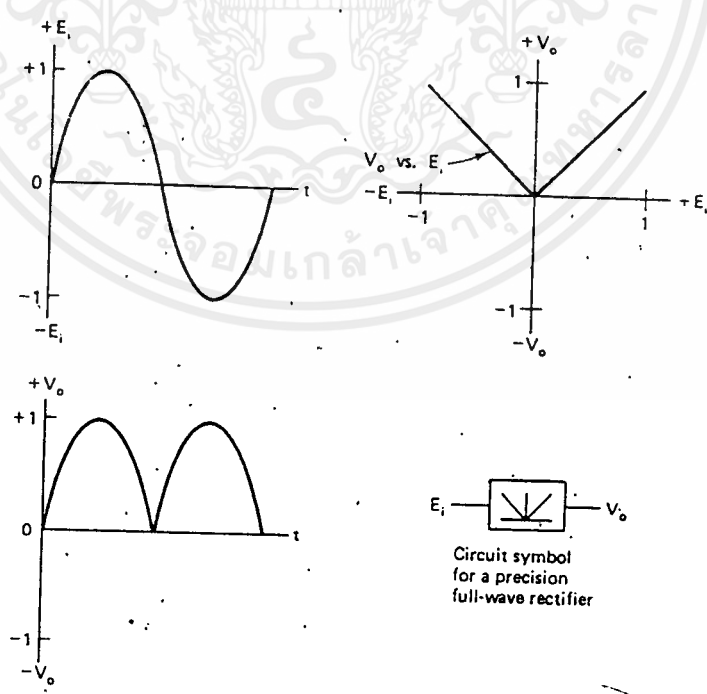
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 PRECISION RECTIFIER: THE ABSOLUTE-VALUE CIRCUIT

Precision full-wave rectifier จะให้สัญญาณขั้วใดขั้วหนึ่งออกมาตรงขั้วกัน ส่วนอีกขั้วหนึ่งจะถูกกลับ สัญญาณครึ่งไซเคิลทั้งคู่จะผลัดกันออกมาทางเอาต์พุท และที่เอาต์พุทของวงจรจะมีอยู่ขั้วเดียว วงจรเรียงกระแสแบบนี้จะสามารถเรียงกระแสได้ถึงแม้สัญญาณอินพุทจะมีอัมพลิจูดเป็นมิลลิโวลท์.

คุณลักษณะของ ideal precision rectifier แสดงในรูปที่ 4.6.

วงจรเรียงกระแสแบบเที่ยงตรง (precision rectifier) นี้จะเรียกอีกอย่างหนึ่งว่าวงจรมูลค่าสัมบูรณ์ (absolute-value circuit) ค่าสัมบูรณ์ของจำนวนหรือแรงดัน จะเท่ากับขนาดของสัญญาณ. ตัวอย่างเช่นค่าสัมบูรณ์ของ $|+2|$ และ $|-2|$ เท่ากับ $+2$. รูปที่ 4.6 แสดงถึงเอาต์พุทที่มีขนาดเท่ากับค่าสัมบูรณ์ของอินพุท. ในวงจรเรียงกระแสแบบเที่ยงตรงนี้จะให้เอาต์พุทเป็นบวก หรือลบขึ้นอยู่กับว่าจะวางไดโอดอย่างไร.



รูปที่ 4.6 แรงดันอินพุทของ precision full-wave rectifier และค่า

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายหรือใช้ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 ชนิดของ precision full-wave rectifier

จะมี precision rectifier อยู่ 3 แบบที่จะกล่าวในที่นี้ แบบแรกเป็นแบบราคาถูกเพราะว่าใช้ op-amp 2 ตัว ไดโอด 2 ตัวและตัวต้านทาน 5 ตัวที่มีค่าเท่ากัน. ข้อเสียของมันคือ มีอินพุทอิมพีแดนซ์ต่ำ แบบที่ 2 จะให้อินพุทอิมพีแดนซ์ที่สูง แต่ต้องการค่าความต้านทาน ที่มีค่าความเที่ยงตรงสูง แต่จะไม่หมดทุกตัว. แบบสุดท้ายจะมีการรวมโหนดที่กราวด์เสมือน ซึ่งจะได้อีกกล่าวต่อไป.

วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่มีค่าความต้านทานเท่ากัน

แบบแรกของวงจรเรียงกระแสแบบนี้ แสดงในรูปที่ 4.7. วงจรนี้จะใช้ตัวต้านทานที่มีค่าเท่ากัน และมีอินพุทอิมพีแดนซ์เท่ากับค่าของ R. รูปที่ 4.7a แสดงทิศทางของกระแส และขั้วของแรงดันสำหรับสัญญาณอินพุทเป็นบวก. ไดโอด D_p จะนำกระแสเมื่อ op-amp ทั้งคู่ทำงานเป็นตัวกลับสัญญาณ แล้ว $V_o = +E_i$.

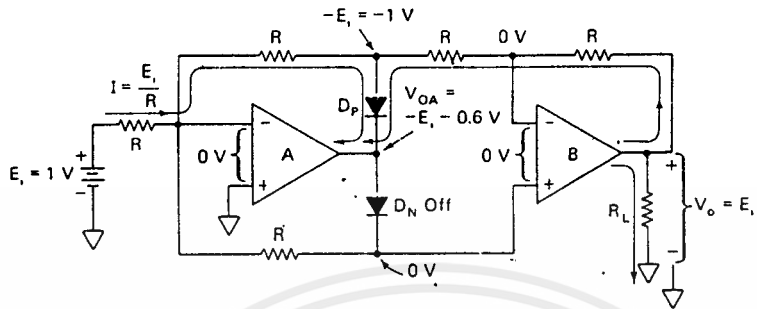
รูปที่ 4.7b แสดงถึงเมื่อสัญญาณอินพุทเป็นลบ ไดโอด D_n จะนำกระแส. กระแสทางอินพุท I จะมีการแบ่งดังรูป เมื่อ op-amp B ทำงานเป็นตัวกลับสัญญาณ. ดังนั้นแรงดันทางเอาต์พุทจะเป็นบวกทุกๆ ขั้วของอินพุท E_i และ V_o จะเท่ากับค่าสัมบูรณ์ของ E_i

รูปคลื่นในรูปที่ 4.7c จะแสดงถึงว่า จะมีขั้วเป็นบวกเสมอ และเท่ากับค่าสัมบูรณ์ของแรงดันอินพุท. ถ้าจะทำให้ได้ขั้วเป็นลบทุกๆ ขั้วของอินพุททำได้โดยกลับทิศทางของไดโอด.

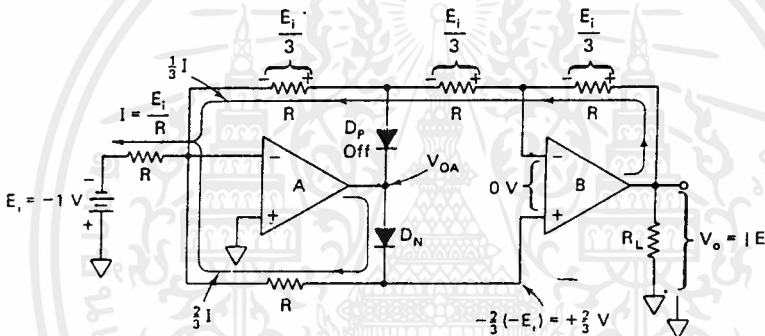
วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่มีอินพุทอิมพีแดนซ์สูง

เป็นวงจรเรียงกระแสแบบเที่ยงตรงแบบที่สอง จะแสดงอยู่ในรูปที่ 4.8 สัญญาณอินพุทจะต่อเข้ากับขาอินพุท noninverting ของ op-amp ที่มีอินพุทอิมพีแดนซ์สูง ในรูปที่ 4.8a จะแสดงถึงว่าจะเกิดอะไรขึ้นเมื่ออินพุทเป็นบวก. E_i และ R_i เป็นตัวกำหนดค่ากระแสที่ไหลผ่านไดโอด D_p . ที่ขา - (ลบ) ของ op-amp ทั้งคู่จะมีศักย์เป็นบวกเท่ากับ E_i ดังนั้นจะไม่มีการไหลผ่าน R_2, R_3 และ R_4 . นั่นคือ $V_o = E_i$ ทุกๆ แรงดันอินพุทที่เป็นบวก.

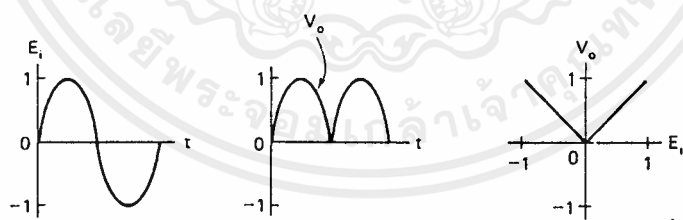
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) For positive inputs D_p conducts; op amps A and B act as inverting amplifiers



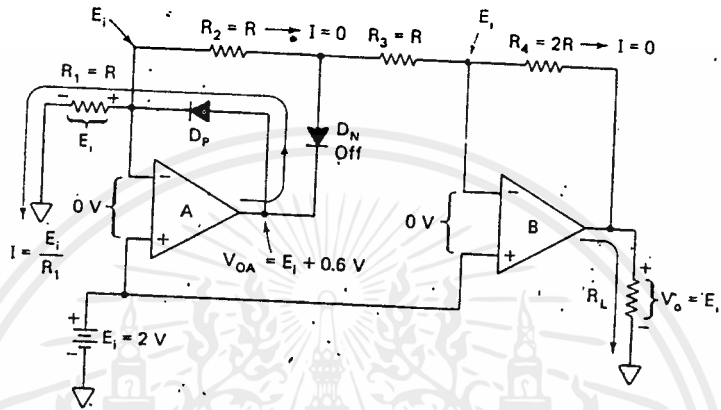
(b) For negative inputs, D_n conducts



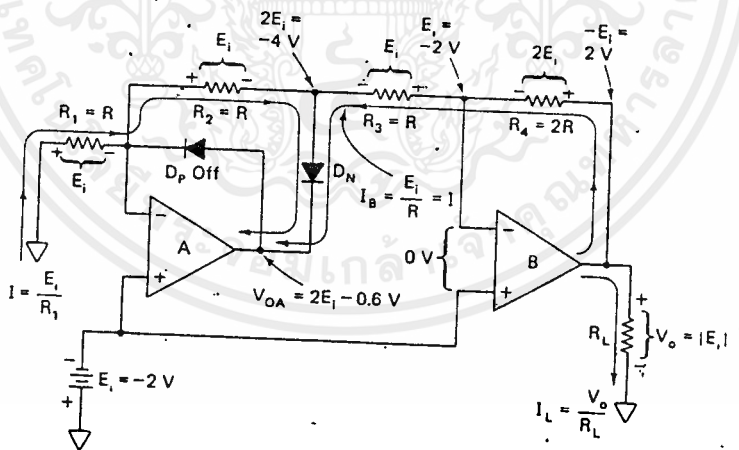
(c) Waveshapes

รูปที่ 4.7 วงจรค่าสัมบูรณ์ หรือวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) Voltage levels for positive inputs: $V_o = +E_i$ for all positive E_i



(b) Voltage levels for negative inputs: $V_o = -(-E_i) = |E_i|$

รูปที่ 4.8 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่มีอินพุทอิมพีแดนซ์สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ E_i เปลี่ยนไปเป็นค่าลบในรูปที่ 4.8b E_i และ R_1 จะเป็นตัวกำหนดกระแสที่ไหลผ่าน R_1 และ R_2 ทำให้ไดโอด D_{N1} ON. เมื่อ $R_1 = R_2 = R$ ขาเอาโนดของไดโอด D_{N1} จะมีค่า $2E_i$ หรือ $2(-E_i) = -4V$. ที่ขา - (ลบ) ของ op-amp B จะมีค่า $-E_i$. แรงดันตกคร่อม R_3 จะมีค่า $2Ri - E_i$ หรือ $(-4V) - (-2V) = -2V$. แรงดันตกคร่อมนี้ จะทำให้เกิดกระแส I_3 ไหลผ่านทั้ง R_3 และ R_4 เท่ากับกระแสทางด้านอินพุต I . ดังนั้น V_o จะเป็นบวกเมื่อ E_i เป็นลบ. นั่นคือแรงดัน V_o จะเป็นบวกเสมอที่ทุกขั้วแรงดัน E_i ดังนั้น $V_o = |E_i|$.

รูปคลื่นของวงจรนี้จะเหมือนกับรูปในรูปที่ 4.7c หมายถึง ค่าสูงสุดของ E_i จะถูกจำกัดโดยค่าแรงดันอิ่มตัวด้านลบของ op-amp.

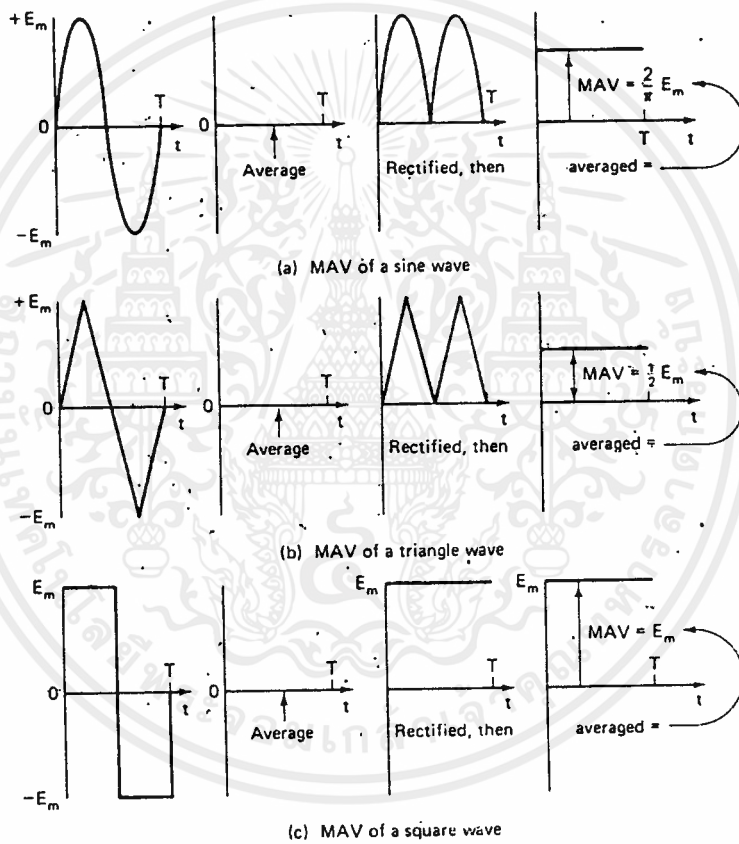
4.4 AC-TO-DC CONVERTER

4.4.1 AC-to-DC Conversion or MAV Circuit

ในส่วนนี้จะแสดงถึงวิธีการออกแบบและสร้างวงจร op-amp ที่ใช้คำนวณหาค่าเฉลี่ยของการเรียงกระแสสลับ. วงจรแบบนี้จะเรียกว่า ac-to-dc converter หรือ mean-absolute-value : MAV.

การทำงานของวงจร MAV จะใช้รูปที่ 4.9 ซึ่งจะมีทั้งรูปคลื่นไซน์, สามเหลี่ยมและสี่เหลี่ยม ที่มีขนาดเท่ากับค่า peak. คลื่นทั้งซีกบวกและลบจะมีขนาดเท่ากันในแต่ละรูปคลื่น. เนื่องจากค่าเฉลี่ยของแต่ละสัญญาณจะเป็นศูนย์ ดังนั้นจะไม่สามารถแสดงค่าที่เป็นค่าเฉลี่ยโดยใช้วงจรหาค่าเฉลี่ย หรือ DC โวลท์มิเตอร์ได้. อย่างไรก็ตาม MAV ของแต่ละสัญญาณก็จะมีค่าที่แตกต่างกันออกไป (ดูรูปที่ 4.9).

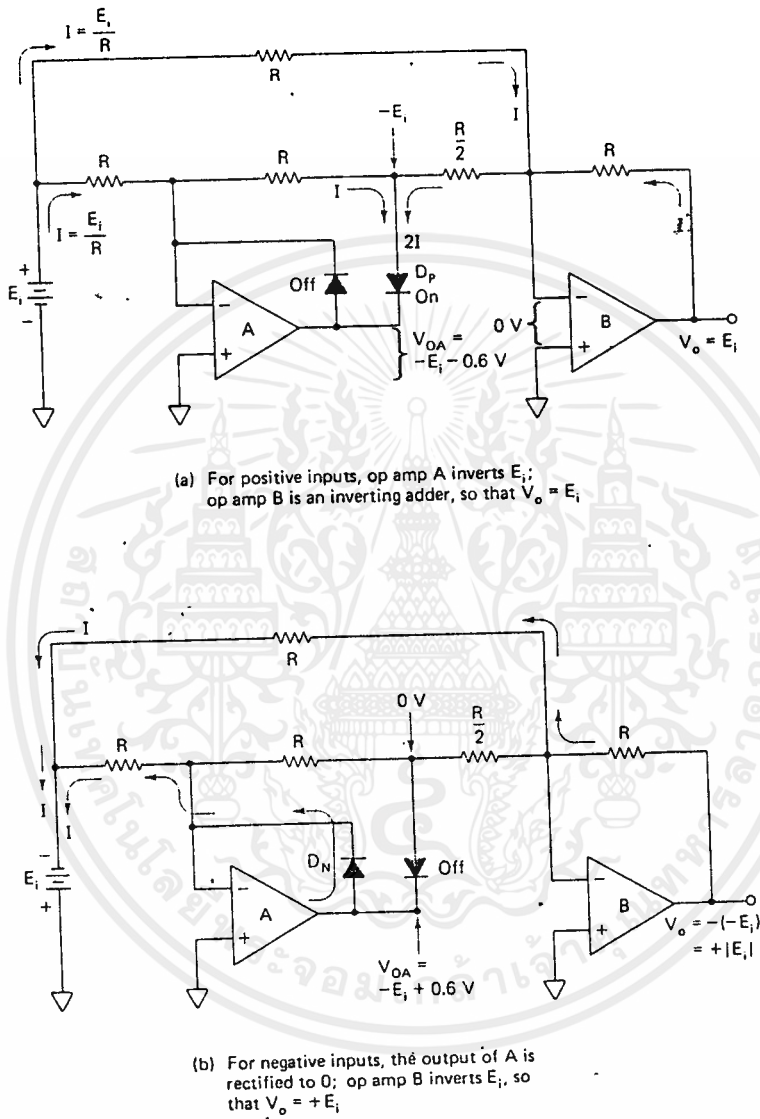
ค่า MAV ของแรงดันของคลื่นจะมีค่าประมาณเท่ากับค่า rms ของมัน. ดังนั้นวงจร MAV ที่มีราคาถูกสามารถที่จะใช้แทนวงจรที่ใช้คำนวณหาค่า rms ที่มีราคาแพงได้.



รูปที่ 4.9 แสดงค่า mean-absolute-value ของแต่ละรูปแบบคลื่น

4.4.2 Precision Rectifier ที่มีการรวมกราวด์ทางอินพุต

ในการสร้างวงจร ac-to-dc converter เราจะเริ่มที่วงจรเรียงกระแสแบบแน่นอน (precision rectifier) หรือวงจรขยายค่าสัมบูรณ์ตามในรูปที่ 4.10 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



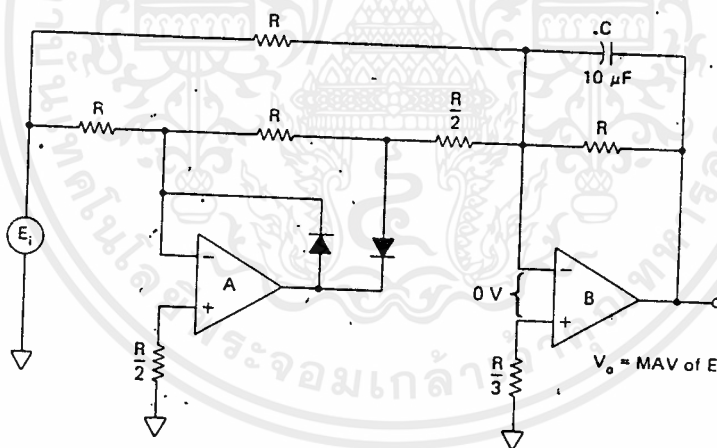
รูปที่ 4.10 วงจรขยายค่าสัมบูรณ์. $R = 20K$

สำหรับช่วงที่อินพุตเป็นบวก ในรูปที่ 4.10a op-amp A จะทำการกลับขั้ว E_i . Op-amp B จะทำการรวมเอาที่พิกัดของ op-amp A กับ E_i แล้วให้เอาที่พิกัดของวงจรเป็น $V_o = E_i$. ในช่วงที่อินพุตเป็นลบดังในรูปที่ 4.10b op-amp B จะทำการกลับขั้วของ $-E_i$ และ เอาที่พิกัดของวงจร V_o จะเป็น $+E_i$. ให้นำนั้นคือเอาที่พิกัดการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของวงจร V_o จะเป็นบวกและเท่ากับค่าสัมบูรณ์ของอินพุท.

4.4.3 AC to DC Converter

จะมีการเพิ่มตัวเก็บประจุที่มีค่าค่อนข้างมาก และมีอัตราการรั่วไหลต่ำเข้าไปในวงจรในรูปที่ 4.10 จะทำให้ได้วงจรขยาย MAV หรือ ac-to-dc converter ดังแสดงในรูปที่ 4.11. ตัวเก็บประจุ C จะทำการเฉลี่ยค่าการเรียงกระแสที่เอาท์พุทของ op-amp B. ถ้ามีสัญญาณดังในรูปที่ 4.9 ป้อนเข้ามาในวงจร ac-to dc converter เอาท์พุทของมันจะเป็น MAV ของสัญญาณอินพุทแต่ละสัญญาณ.



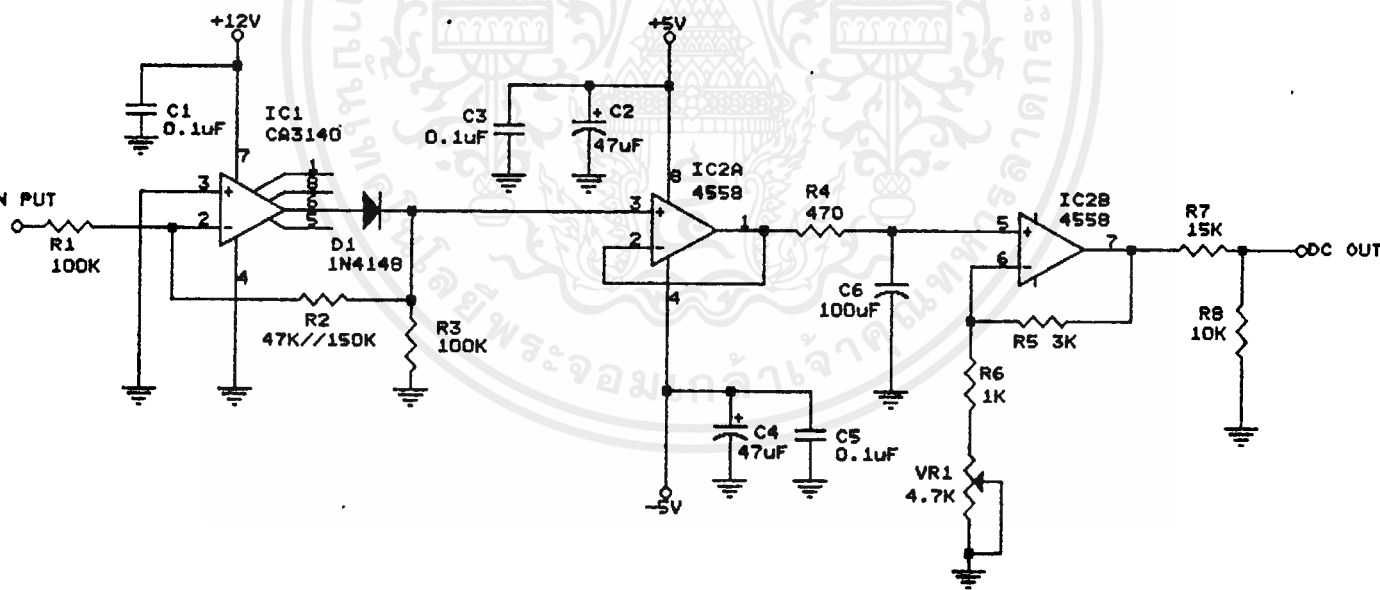
รูปที่ 4.11 วงจรขยายค่าสัมบูรณ์ที่มีการเพิ่มตัวเก็บประจุเข้าไป จะเป็นวงจร ac-to-dc converter หรือ MAV.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทั้งหมดที่กล่าวมาตั้งแต่ต้น เพื่อที่จะให้เกิดความเข้าใจในหลักการในการแปลงกระแสไฟสลับเป็นกระแสไฟตรง ที่ใช้อุปกรณ์มาช่วยนั้น จะมีข้อเสียคือมีการตอบสนองต่อความถี่ไฟสลับต่ำ.

5. วงจรที่ใช้ในทางปฏิบัติ

ทฤษฎีวงจรที่กล่าวมาแล้วข้างต้น เป็นเพียงทฤษฎีที่ใช้เพื่อให้เข้าใจถึงความจำเป็นที่ต้องใช้วงจรที่พิเศษออกไปจาก การใช้แค่เพียงไดโอดธรรมดาในการทำเรียงกระแส ก็เพราะคุณลักษณะของไดโอดที่ไม่เป็นอุดมคติ จึงต้องใช้อุปกรณ์เข้ามาช่วย เพื่อให้การเรียงกระแสที่ระดับสัญญาณต่างๆ เป็นไปได้ถูกต้องมากที่สุด แต่วงจรที่กล่าวมาแล้วนั้นจะให้การตอบสนองที่ไม่สูงมากนัก อย่างดีที่สุดก็ไม่เกิน 100 KHz ถึงแม้จะมีการใช้เทคนิคในการเพิ่มความเร็วยังไงก็ตาม ดังนั้นวงจรที่ใช้จริงจึงต้องต่างออกไป เพื่อให้การตอบสนองที่ความถี่สูงที่สุด วงจรที่ใช้จะแสดงในรูปที่ 4.12



รูปที่ 4.12 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้จริง

อัตราขยายของวงจรคือ

$$\text{Gain} = R2/R1 = X = R3/(R1+R2+R3)$$

$$R3 = R1[(X + X^2)/(1 - x)]$$

การทำงานของวงจร ในกรณีที่สัญญาณอินพุตเข้ามาเป็นบวก D_1 จะอยู่ในสถานะ off กระแสที่ไหลผ่าน R_1 จะผ่าน R_2 มายัง R_3 ทั้งหมด ดังนั้นที่เอาต์พุตจึงมีสถานะเป็นบวกเช่นเดียวกับอินพุต จะเห็นว่าเมื่อสัญญาณอินพุตเป็นบวก เอาต์พุตก็จะยังเป็นบวกถึงแม้ว่าออปแอมป์จะต่ออยู่ในลักษณะ Inverting Amplifier เพราะว่าไดโอด D_1 off อยู่จึงทำให้กระแสที่ไหล R_2 ไหลผ่าน R_3 หมด แรงดันเอาต์พุตจึงเป็นบวก. เมื่อสัญญาณอินพุตเป็นลบ ที่ขา 6 ของออปแอมป์จะเป็นบวก ทำให้ไดโอดอยู่ในสถานะ on แรงทางเอาต์พุตที่ขาคาโทดของไดโอดจะเป็นบวก เป็นการทำงานที่ครบรูปของ Inverting Amplifier จะเห็นได้ว่าเอาต์พุตจะเป็นบวกเสมอไม่ว่าอินพุตจะเป็นบวกหรือลบ จึงเป็นการเรียงกระแสแบบเต็มคลื่น ที่ใช้ไดโอดเพียงตัวเดียว.

เพราะว่าวงจรนี้ใช้ไดโอดเพียงตัวเดียว จึงทำให้ความเร็วในการสวิตช์สูงขึ้นมากกว่าวงจรที่ใช้ไดโอดสองตัว แต่ข้อเสียของวงจรคือ ในการที่เอาต์แรงดันเอาต์พุตไปใช้นั้น วงจรที่จะต่อร่วมต้องมีอิมพีแดนซ์ทางอินพุตสูงมาก เพื่อไม่ให้มาไหลลดค่าความต้านทาน R_3 ของวงจร ซึ่งจะทำให้แรงดันทางเอาต์พุตผิดไป วงจรสมบูรณ์จะแสดงอยู่ในหน้าที่ 4-15 ค่าความต้านทานที่ใช้นั้น จะไม่ตรงกับการคำนวณเลยทีเดียว แต่จะอาศัยการชดเชยด้วยวงจรขยายในภาคต่อไปแทน.

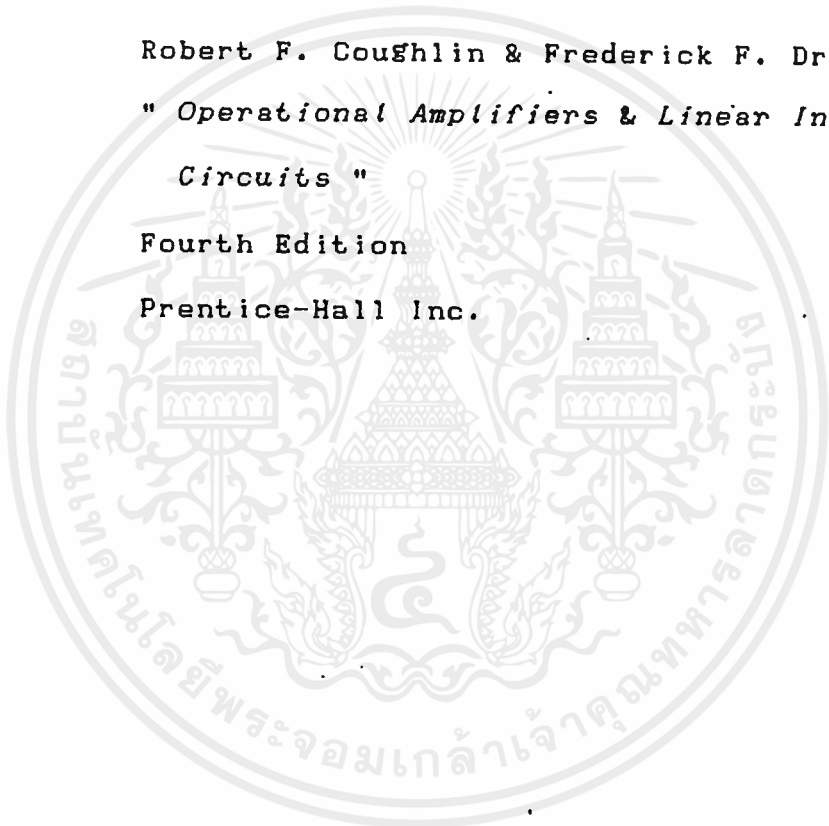
การตอบสนองต่อความถี่สูงที่ช่วงความถี่สูงประมาณ 150 KHz ขึ้นไปจะยังไม่ดีพอ สำหรับวงจรนี้.

สรุป

วงจรที่ใช้งานจริงนี้จะให้ผลการตอบสนองต่อความถี่ ตั้งแต่ความถี่ต่ำสุด จนถึง 130 KHz ถ้าเกินกว่านี้จะให้ที่เลวลง ถ้านำผลไปใช้หาค่าในเชิงอัตราส่วนก็จะให้ผลไม่ผิดพลาดมากนัก จนถึง 200 KHz.

หนังสืออ้างอิง

Robert F. Coughlin & Frederick F. Driscoll
" *Operational Amplifiers & Linear Integration
Circuits* "
Fourth Edition
Prentice-Hall Inc.



บทที่ 5

Analog To Digital And Digital to Analog Converter

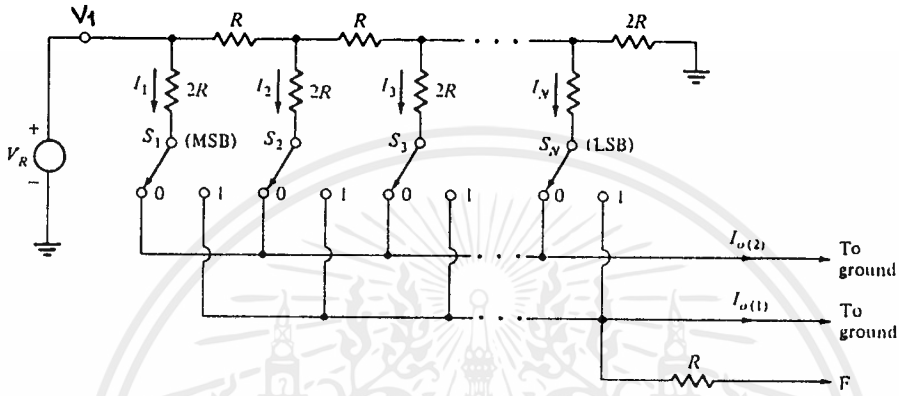
ในการที่จะทำให้ระบบ computer กับระบบที่เป็น analog สามารถติดต่อควบคุมหรือประมวลผลร่วมกันได้อย่างสมบูรณ์นั้น จะต้องใช้วงจรแปลง analog เป็น digital หรือวงจรแปลง digital เป็น analog แล้วแต่กรณี มาใช้เชื่อมต่อระหว่างระบบที่ต่างกันนี้ เพื่อให้ระบบ digital เข้าใจสัญญาณ analog ในรูปแบบ digital หรือให้ระบบ analog ทำงานตามสัญญาณ digital ในรูปแบบ analog

5.1 Digital To Analog Converter : DAC

DAC เป็นระบบทางอิเล็กทรอนิกส์ที่ใช้แปลงค่ารหัสสัญญาณทาง digital เป็นแรงดันทาง analog. อินพุทของ DAC จะให้เป็นลักษณะของรหัสเลขฐาน 2. วงจร DAC มีหลายแบบที่ใช้กัน แต่ในที่นี้จะยกกล่าวเพียงแบบเดียว คือแบบ R-2R หรือ Current-scaling เพราะแบบของ DAC แบบนี้จะใช้งานใน Project ชุดนี้.

วงจรที่กล่าวถึงนี้จะ เป็นแบบที่มี transient ที่เกิดจากการสวิตซ์ซึ่งต่ำ และมีความเร็วในการสวิตซ์ที่สัมพันธ์กันทุกบิตสูง. พิจารณาวงจรในรูปที่ 5-1 ที่แสดงถึง DAC หรือ current scaling แบบ R-2R ขนาด N บิต. V_{ref} เป็นแรงดันอ้างอิงของ DAC โดยทั่วไปจะมีค่าเป็น +5V หรือ +10V แล้วแต่ DAC ที่ใช้. และ V_{ref} นี้ยังเป็นสัญญาณแบบ 2 บิตที่เปลี่ยนแปลงตามเวลาได้ DAC ที่ใช้งานในแบบของ V_{ref} ที่เปลี่ยนแปลงได้นี้จะเรียกว่า multiplying DAC (MDAC).

หมายเหตุ วงจรในรูปที่ 5-1 กระแส $I_{0(1)}$ และ $I_{0(2)}$ จะไหลลงกราวด์อย่างเดียวกัน กระแสคงที่จะไหลผ่านตัวต้านทาน $2R$ แล้วจะได้แรงดัน $V_1 \dots V_N$ เป็นค่าคงที่. เอาท์พุทอันเดียว หรือทั้งคู่สามารถที่จะต่อเข้ากับ virtual ground ที่จุด summing ของออปแอมป์ในวงจรเปลี่ยนกระแสเป็นแรงดันได้. วัตถุประสงค์ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 Current scaling DAC ladder R-2R. $S_1 \dots S_N$ เป็น สวิตช์แบบ SPOT MOS ที่ถูกกระตุ้นโดยสัญญาณเลขฐาน 2 ทางอินพุต. แหล่งจ่ายอ้างอิงจะต้องจ่ายกระแส $I_R = V_R/R$. (การพิจารณา R-2R ladder นั้นจะถูก V_R มองเห็นเป็น R ในหน่วยโอห์ม ที่มองเข้าไปใน node V1). จากการพิจารณา เราจะเห็นว่า $I_1 = I_R/2$, $I_2 = I_R/4$ ไปเรื่อยๆ. ฉะนั้น ค่า $I_{o(1)}$ สูงสุด จะเกิดขึ้นได้เมื่อ อินพุตเลขฐานสองเป็น "1" หมด มีสมการคือ

$$I_{o(1)max} = (V_R/R) \left((1/2^1) + (1/2^2) + (1/2^3) + \dots + (1/2^N) \right) = (V_R/R) \left((2^N - 1)/2^N \right) \dots \dots \dots (5.1)$$

กระแสเอาต์พุตของ DAC นี้คือ

$$I_{o(1)} = (V_R/R) \sum_{k=1}^N D_k / 2^k \dots \dots \dots (5.2)$$

และ

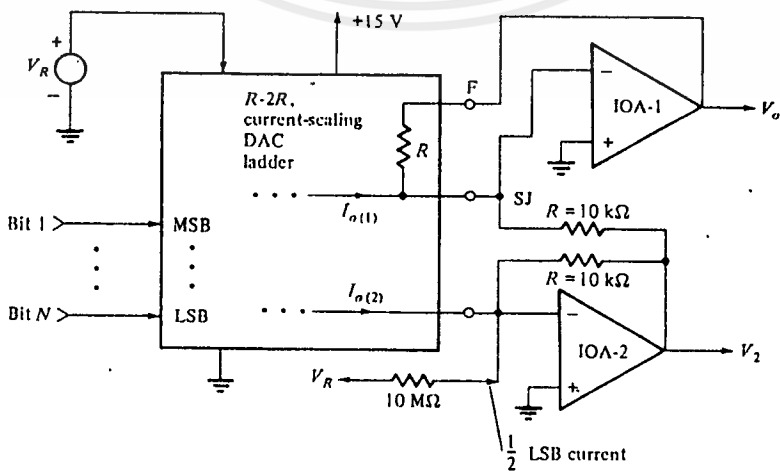
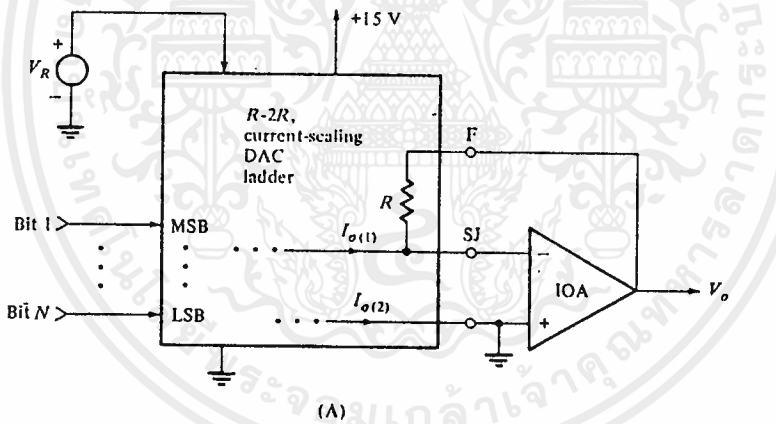
$$\frac{V_R}{R} \left[\frac{2^N - 1}{2^N} \sum_{k=1}^N D_k \right]$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษานั้น \sum ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา $\frac{V_R}{R}$ ต้อง $\frac{2^N - 1}{2^N}$ อีกการทุกครั้งที่มีการนำไปใช้

ขณะที่ $D_k = 0$ หรือ 1 , และ D_1 เป็น MSB และ D_N เป็น LSB ของ input word.

Current-scaling DAC ladder ทั่วไป จะใช้อุปแอมป์ในการแปลง $I_{o(1)}$ หรือ $I_{o(2)}$ ให้เป็นแรงดัน. ในรูปที่ 5.2(A) แสดงให้เห็นถึงการทำงาน ของ current-scaling แบบ R-2R ที่เลขฐานสองเป็นแบบ unipolar. ในการต่อ DAC แบบนี้จะมีสมการคือ

$$V_O = -R \left[(V_R/R) \sum_{k=1}^N D_k / 2^k \right] = -(V_R/2) \sum_{k=1}^N D_k 2^{k-1} / 2^N \dots (5.4)$$



รูปที่ 5.2 (A) การทำงานของ DAC ในแบบ unipolar binary. (B) การทำงานของ DAC แบบ offset binary. $R = 10 \text{ k}\Omega$. SJ คือจุดรวม virtual ground

ตารางที่ 5.1 เอาท์พุทของ DAC แบบ unipolar ที่มี N= 8

D	Vo
0000 0000	0
0000 0001	$-V_R/256$
1000 0000	$-V_R (128/256)$
1111 1111	$-V_R (255/256)$

ในตารางที่ 5.1 จะแสดงถึง V_o ต่อค่า D ของ unipolar binary ที่ต่อกับ DAC ค่าเอาท์พุทสูงสุดจะเป็น $-V_R (2^N - 1)/2^N$ ที่ค่อนข้างจะน้อยกว่า $-V_R$. ในแต่ละสแต็ปของ LSB คือ

$$\Delta V_o = -V_R/2^N \dots \dots \dots (5.5)$$

ในการทำงานแบบ offset binary ของ R-2R current-scaling ladder นั้น จะใช้อุปแอมป์ 2 ตัว ที่ให้แรงดันเอาท์พุทสัมพันธ์กัน อยู่ใน range ของ $\pm V_R$ โดยประมาณ ในกรณีต่างๆ ไป เอาท์พุทของ offset binary DAC สามารถเขียนเป็นสมการได้ดังนี้

$$V_o = -R I_o(1) - V_2 = -R I_{o(1)} - (-R I_{o(2)}) + \Delta V_o/2$$

$$= -V_R \sum_{k=1}^N (D_k/2^k) + V_R \left[\frac{2^{N-1}}{2^N} - \sum_{k=1}^N (D_k/2^k) \right] + \Delta V_o/2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= -2V_R \sum_{k=1}^N (D_k / 2^k) + V_R (2^{N-1} / 2^N) + \Delta V_o / 2 \dots (5.6)$$

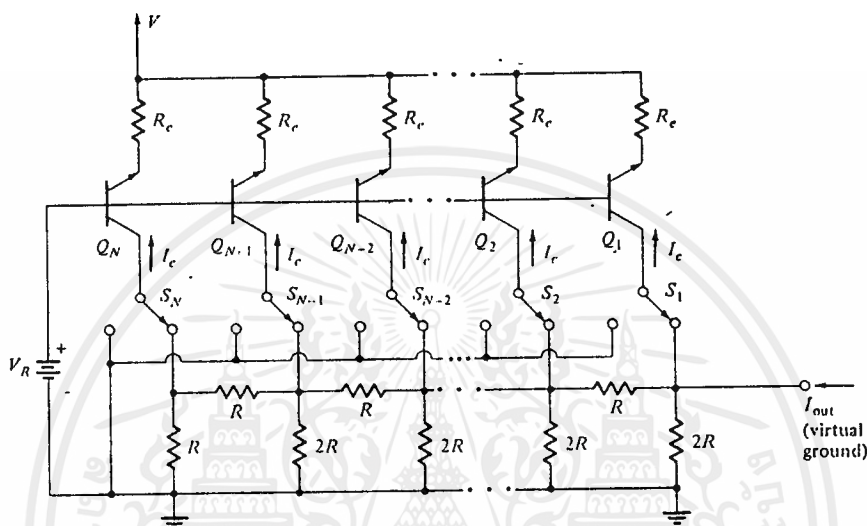
ในเทอมของ $\Delta V_o / 2$ จะมีขนาดเท่ากับ step ของ 1/2 LSB จะใช้ทำให้คุณลักษณะของการโอนย้ายของ DAC นี้เป็นฟังก์ชันคี่. ในตารางที่ 5.2 จะแสดงค่าที่มีขนาดปานกลางของ V_o ต่อ D สำหรับ offset binary DAC นี้.

ตารางที่ 5.2 Coding และเอาท์พุทของ offset binary DAC ขนาด 10 บิต

D	V_o
11111 11111	$-V_R (511/512)$
10000 00001	$-V_R (1/512)$
10000 00000	0
01111 11111	$+V_R (1/512)$
00000 00000	$+V_R (511/512)$

หมายเหตุ ค่าแรงดัน 1/2 LSB ในสมการที่ (5.6) ไม่ต้องสนใจเมื่อจะหาค่า V_o .

ในทางปฏิบัติ IC DAC จะออกแบบให้ใช้แหล่งจ่ายกระแสแบบ R-2R ladder. ในรูปที่ 5.3 แสดงถึง DAC ซึ่งมีทรานซิสเตอร์ และ emitter resistor : R_e ใช้ทำเป็นแหล่งจ่ายกระแสที่มีค่าเท่ากับ N ตัว ที่ต่อเข้ากับ R-2R ladder หรือ ground ขึ้นอยู่กับสภาวะของ bit controlling ที่สวิตช์. R-2R ladder จะทำตัวเป็นตัวลดทอนที่จะจัดสัดส่วนกระแสทางเอาท์พุท. ตัวต้านทาน R_e จะต้องใหญ่พอที่จะ minimize ผลที่เกิดจากการเกิดความแตกต่างกันของ V_{BE} ของทรานซิสเตอร์แต่ละตัว. ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 R-2R DAC ขนาด N บิต ที่ใช้สวิทช์เท่ากับแหล่งจ่ายกระแสตรงที่ S_1 จะทำงานด้วยค่าของ MSB S_N จะทำงานด้วย LSB V_R จะกำหนดค่ากระแส I_c ซึ่งมีค่า $I_c = (V_R - V_{BE} - V_-) / \alpha_F R_c$.

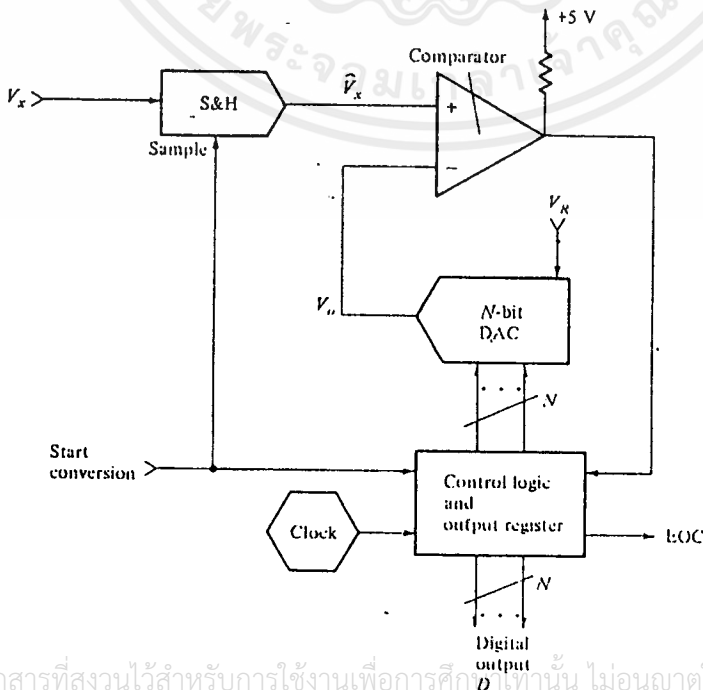
R-2R ladder จะมีปฏิกิริยาต่อแหล่งจ่ายกระแส I_c แต่ละตัว จะได้ว่า

$$I_{out} = 2I_c [(D1/2^1) + (D2/2^2) + \dots + (DN/2^N)] \dots \dots (5.7)$$

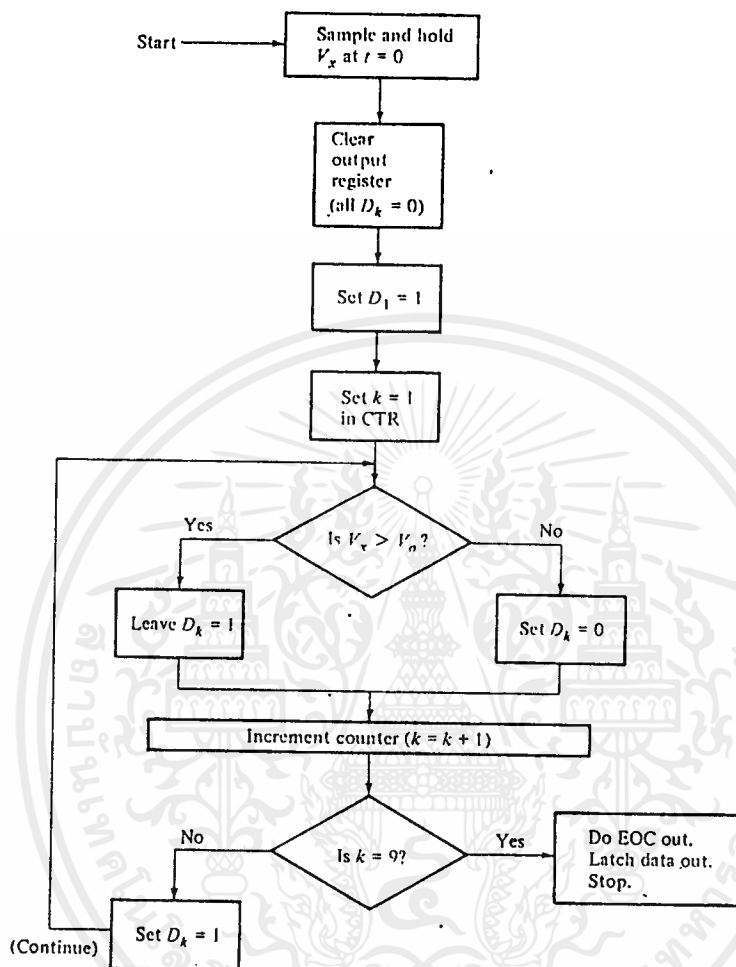
- ขณะที่
- D1 คือ บิตนัยสำคัญสูงสุด MSB
 - DN คือ บิตนัยสำคัญต่ำสุด LSB

5.2.1 Successive Approximation (SA) ADCs

บล็อกไดอะแกรมของ SA ADC แสดงอยู่ในรูปที่ 5.4 ADC แบบนี้จะใช้ DAC และชุดเปรียบเทียบทาง analog ในการออกแบบ ADC ชนิดนี้ ที่มีช่วงเวลาในการแปลงอยู่ในช่วงจาก 5 μ s ถึง 15 μ s ในระดับปานกลาง. กระบวนการในการแปลงสัญญาณของ SA ADC ขนาด 8 บิตจะเริ่มที่ สัญญาณ analog ทางอินพุต V_x จะถูกสุ่มตัวอย่าง (sample) แล้วค้างค่าไว้ที่ $t=0$ จากนั้นที่เอาท์พุทของ register จะเป็นศูนย์ (clear) จากนั้น D1 จะเป็น "1" (MSB) ส่วนบิตอื่นๆ จะเป็นศูนย์ $D_k = 0$ เป็นการกำหนดให้เอาท์พุท analog ของ DAC V_o มีค่าเท่ากับ $V_R (128/256) = V_R/2$. ชุดเปรียบเทียบจะทำการเปรียบเทียบที่ $snr(V_x - V_R/2)$. ถ้า $snr(V_x - V_R/2) = 1$ D1 ก็ยังคงเป็น "1" ถ้า $snr(V_x - V_R/2) = -1$ D1 จะเป็น "0" ก็จะสมบูรณ์ในกระบวนการรอบแรก (MSB) จากนั้น D2 ก็จะเป็น "1" (D1 ก็ยังคงค่าเดิมจากในรอบแรก) ชุดเปรียบเทียบจะทดสอบดูว่า $V_x > V_o$ หรือไม่ ($V_o = V_R/2 * D1 + V_R/4$) ถ้าใช่ D2 = "1" ถ้าไม่ใช่ D2 = "0" ก็จะสมบูรณ์ในกระบวนการในรอบที่ 2. กระบวนการแบบเดียวกันนี้จะดำเนินต่อไปจนกระทั่งครบการแปลงทั้ง 8 บิต ก็จะสรุปเป็น flowchart ในรูปที่ 5.5



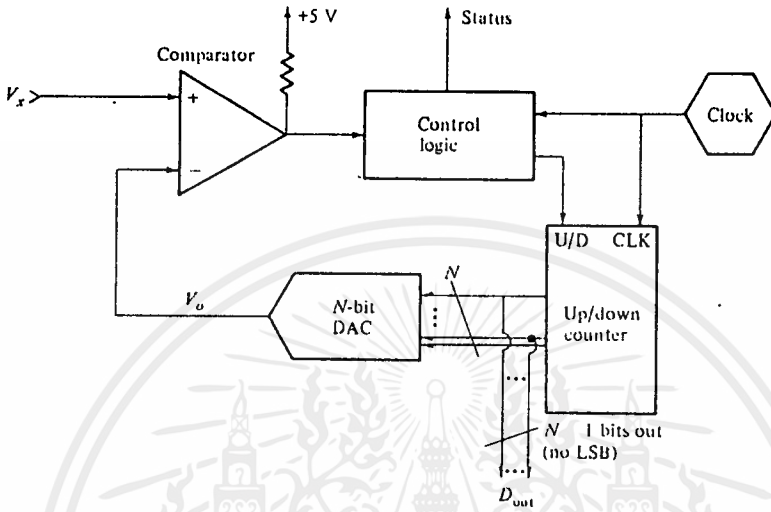
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 5.4 บล็อกไดอะแกรมของ successive approximation ADC การนำไปใช้



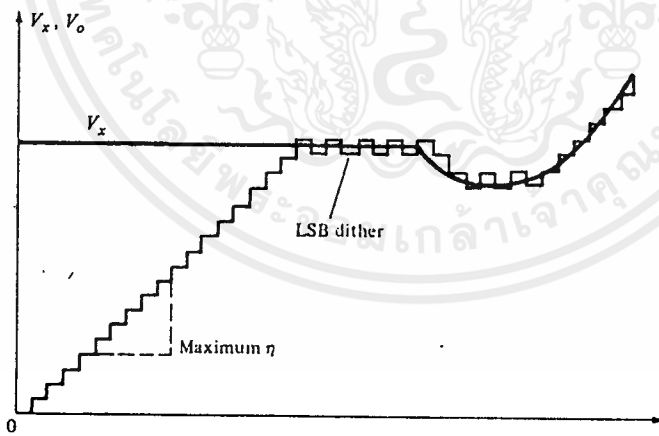
รูปที่ 5.5 Flowchart สำหรับการทำงานของ SA ADC ขนาด 8 บิต D1 = MSB และ D8 = LSB.

5.2.2 Tracking หรือ Servo ADCs

บล็อกไดอะแกรมของ tracking ADC แสดงในรูปที่ 5.6 Tracking ADC เป็นระบบแบบความเร็วมัธยสัมพันธ์ที่ทำให้ลักษณะที่ดีที่สุดสำหรับการแปลงสัญญาณ dc หรือสัญญาณ ac ความถี่ต่ำๆ ให้เป็นดิจิทัล. Waveforms ที่ได้จากการทำงาน จะดูได้จากในรูปที่ 5.7. หมายเหตุ ในสภาวะคงตัว v_o จะมีการเปลี่ยนแปลงขึ้นๆ ลงๆ ที่ระดับ $1/2$ LSB แถวๆ ค่า v_o เพราะว่าตัว counter จะนับขึ้นและนับลงสลับกัน. ที่สภาวะคงตัวนี้ ที่เอาท์พุทดิจิทัลจะไม่ใช้ LSB ไลน์. ถ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 บล็อกไดอะแกรมของ tracking (servo) ADC



รูปที่ 5.7 Tracking ADC waveforms.

Slew rate สูงสุดของ servo ADC จะหาได้จาก การรู้ค่าบเวลาของสัญญาณนาฬิกาที่ใช้, T_c , จำนวนบิตของ DAC, N , และค่า V_o สูงสุด, $V_{o(max)}$. อัตรา slew rate จะมีหน่วยเป็นโวลต์ต่อวินาที ค่าสูงสุด $|dV_o/dt|$ ของ ADC นี้สามารถคิดหาได้โดยปราศจาก gross error. ซึ่งจะหาได้จาก

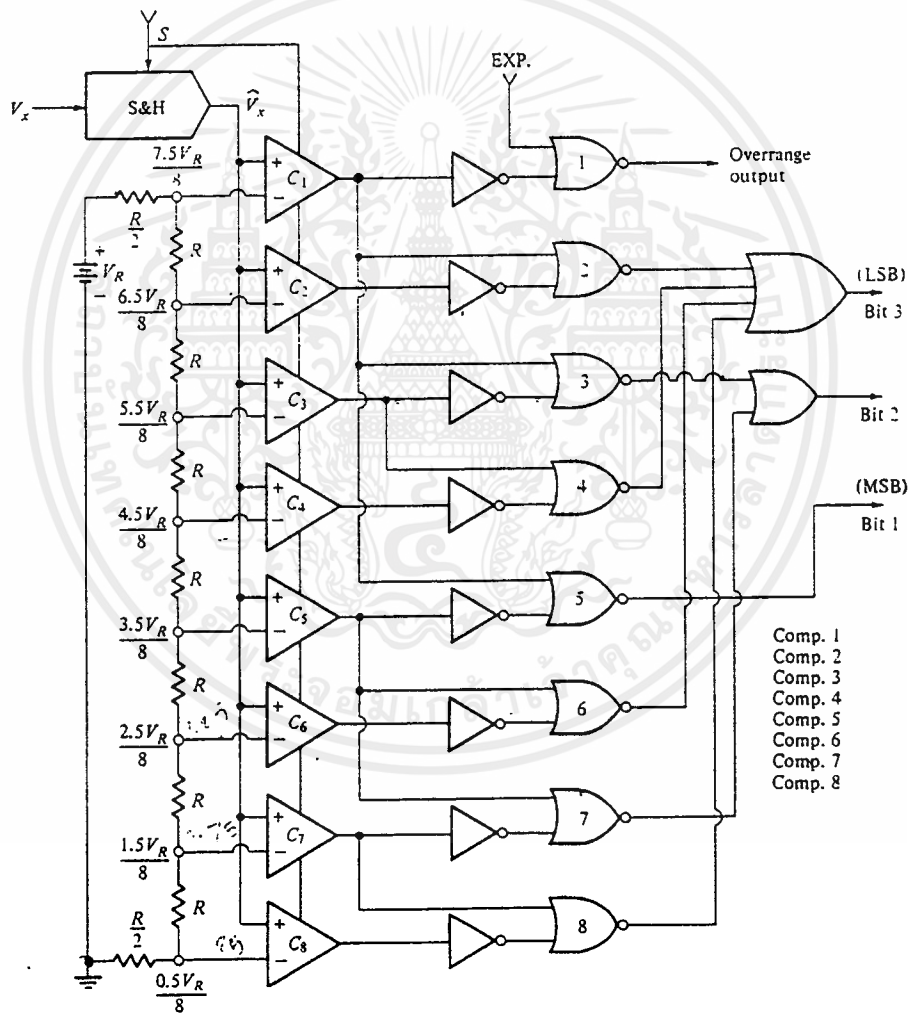
$$n = V_{o(max)} / 2^N T_c \quad V/s \quad \dots \dots \dots (5.8)$$

ถ้า $N = 10$ บิต, $T_c = 5 \times 10^{-7}$ s, และ $V_{o(max)} = 10$ V. อัตรา slew rate ก็จะได้เป็น $n = 0.01953$ V/ μ s. ถ้า tracking ADC มีการรีเซ็ตหลังจากการเปลี่ยนแปลงในแต่ละครั้ง มันก็จะสามารถแปลงสัญญาณขนาด 10 โวลต์ ที่อัตราเร็ว 1953 การแปลงต่อวินาที. วิธีหนึ่งที่จะดูอัตราการแปลงของ ADC ชนิดนี้จะสมมติให้สัญญาณ $V_x(t) = 5 + 5 \sin(\omega t)$. ดังนั้นค่าสูงสุด $|dV_x/dt| = 5\omega$ จะต้องน้อยกว่า slew rate นั่นคือ $5\omega < 1.953 \times 10^4$ V/s หรือ $\omega < 3.906 \times 10^3$ rad/s หรือ $f_{max} = \omega/2\pi = 622$ Hz สำหรับการแปลงที่กระทำโดยปราศจาก gross error บนส่วนทั้งหมดของ waveform $V_x(t)$.

5.2.3 Flash (Parallel) ADCs

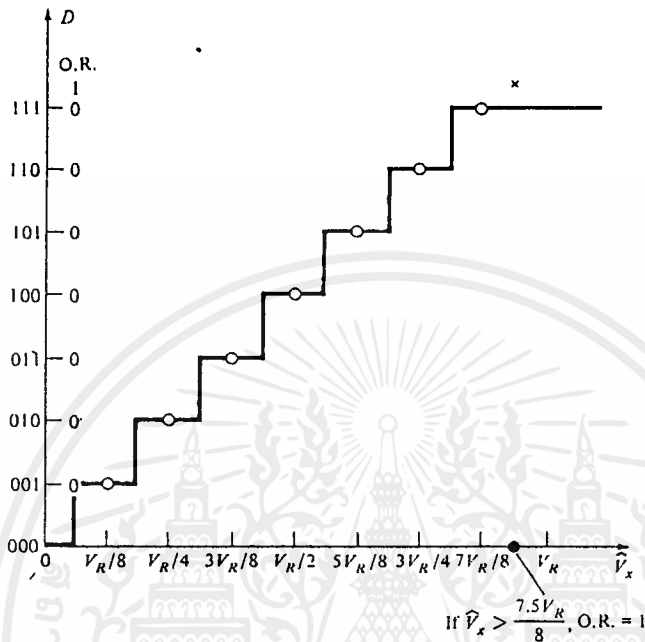
Flash ADCs (FADCs) เป็น ADC ชนิดที่มีความเร็วสูงสุด และมีราคาแพงมาก. บางครั้งก็มีการทำงานที่อัตราเร็วถึง 100 megasamples/s. FADCs จะมีการนำไปใช้ใน modern broadband digital oscilloscopes และในระบบการประมวลผลสัญญาณแบบ digital. โดยทั่วไปแล้ว ADCs แบบนี้จะใช้ลอจิกเกตประเภท high-speed bipolar (ECL) และต่อมาก็ใช้พวก LSI หรือ hybrid LSI ICs. ในรูปที่ 5.8 แสดงถึง FADC ขนาด 3 บิต ที่มีตัวเปรียบเทียบจำนวน $2^N - 1$ ตัวใช้สำหรับการเข้ารหัสทางเอาท์พุท ตัวเปรียบเทียบตัวที่ 8 จะใช้ตรวจการเกิด overrange ของอินพุท ($V_x > 7.5V_x/8$). คุณลักษณะของอินพุท/เอาท์พุทของ FADC ขนาด 3 บิตจะแสดงในรูปที่ 5.9.

อินพุทของตัวเปรียบเทียบสามารถที่จะ buffered ด้วยวงจร follower ได้ เพื่อที่จะใช้ลดค่าความนำ (admittance) ของตัวเปรียบเทียบลง.



รูปที่ 5.8 วงจรของ ADC แบบ flash ขนาด 3 บิตที่เข้ารหัสเป็น binary

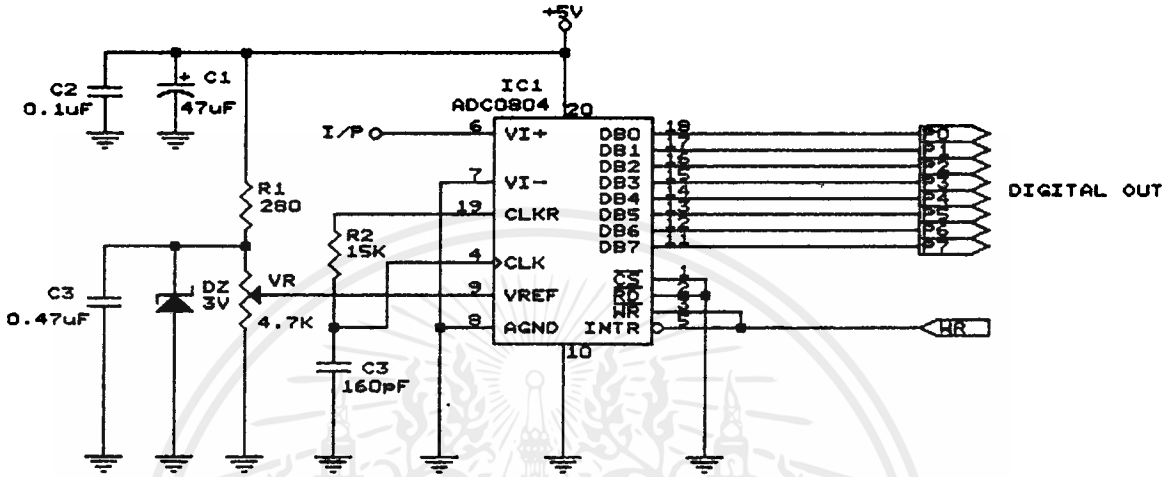
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9 คุณลักษณะของ I/O ของ FADC ขนาด 3 บิตในรูปที่ 5.8

ในการทำงานนั้น ตัวเปรียบเทียบจะทำการเปรียบเทียบ ขนาดแรงดันที่ได้จากชุด S&H (sampled and hold) ต่ำกว่าแรงดันที่ได้จาก S&H มากกว่าแรงดันที่ขา(-) ของมัน ตัวเปรียบเทียบก็จะให้เอาท์พุทเป็น "1" ถ้าต่ำกว่าก็จะให้เป็น "0" ดังนั้นความเร็วของวงจร ในการแปลงระดับแรงดันอะนาลอกให้เป็นดิจิทัลจะสูง หรือขึ้นอยู่กับ การสวิตช์เปลี่ยนสถานะทางเอาท์พุทของตัวเปรียบเทียบ (ออปแอมป์) เป็นส่วนใหญ่ และจะขึ้นอยู่กับความเร็วของลอจิกเกต ที่จะใช้เข้ารหัสออกทางเอาท์พุท. จะเห็นได้ว่า การทำงานของ ADC ชนิดนี้เป็นลักษณะตอบสนองกับสัญญาณอินพุทเลย ส่วนแบบแรกๆ ที่กล่าวมานั้นจะต้องใช้เวลาในการเพิ่มหรือลด ระดับแรงดันที่ใช้เปรียบเทียบ กับสัญญาณอินพุท (ใช้เวลาในการ count) จึงทำให้มีการทำงานในการแปลงช้าตอบสนองต่อสัญญาณ ac ได้ต่ำ. ในการเพิ่มความละเอียดของ flash ADC นั้นจะทำได้โดย ทำการเพิ่มชุดของตัวเปรียบเทียบ และชุดเข้ารหัสทางเอาท์พุท.

5.3 ADC ที่ใช้งานจริง



รูปที่ 5.10 แสดงวงจร ADC ที่ใช้ ADC0804

จากวงจรในรูปที่ 5.10 เป็นวงจรที่ใช้งานจริงในเรื่องของการวัดค่าอัตราส่วนในเรื่องของการหาการตอบสนองความถี่ และในส่วนของการวัดเฟส ซึ่งจะมีใช้ทั้งหมด 3 ชุดด้วยกัน. ในการใช้งาน ADC0804 นั้น จะต้องให้พัลส์ที่เป็นลอจิก "๑" แก่ขา 5 และ ๓ ก่อนจึงจะได้เอาท์พุทดิจิตอลค่าใหม่ออกมา และจะแลทซ์ค้างอยู่อย่างนั้นจนกว่าจะให้พัลส์ลอจิก "๑" แก่ขา 5 และ ๓ อีกครั้ง. การปรับค่าเอาท์พุท digital ให้สอดคล้องกับแรงดันอินพุท analog นั้น สามารถทำได้โดยการปรับ VR ซึ่งเป็นการปรับแรงดันอ้างอิงให้แก่ ADC0804 นั้นเอง การใช้งานวงจร ADC นี้จะใช้งานให้ทำหน้าที่เป็นโวลท์มิเตอร์.

สรุป

ในส่วนของวงจรแปลง digital เป็น analog นั้นจะมีใช้ในวงจร AT-TENUATION และวงจรโพลดิเล็กทอนิคส์ที่เปลี่ยนแปลงค่าได้ ซึ่งแต่ละวงจรก็จะแตกต่างกันเล็กน้อย และมีขนาดของสัญญาณดิจิตอล 8 บิต. ในส่วนของวงจรแปลง analog เป็น digital นั้น ก็จะมีขนาดของสัญญาณ digital ขนาด 8 บิต หรือระดับความละเอียด 256 ระดับ ทำให้การวัดสัญญาณ analog ได้ในย่านที่แคบตั้งนั้น

ขอบเขตของสัญญาณ analog ไม่ว่าจะเป็นส่วนของการวัดการตอบสนองของความถี่ หรือ วัดทางเฟส ก็จะให้ย่านการทดสอบที่แคบ คือจะมีข้อจำกัดอยู่ ทางแก้หรือการพัฒนาต่อไปนั้น อาจจะเป็นการเพิ่มขนาดบิทหรือไม่ก็ทำการออกแบบวงจร ให้วงจรสามารถ วัดแรงดันทางอินพุตได้สูง ซึ่งจะเป็นการแบ่งย่านแรงดันอินพุต เช่นเดียวกับกับโวลท์ มิเตอร์ต่างๆ ไป หรือจะทำการควบคุมการเลือกย่านแรงดันทางอินพุต ด้วยคอมพิวเตอร์ก็ได้.



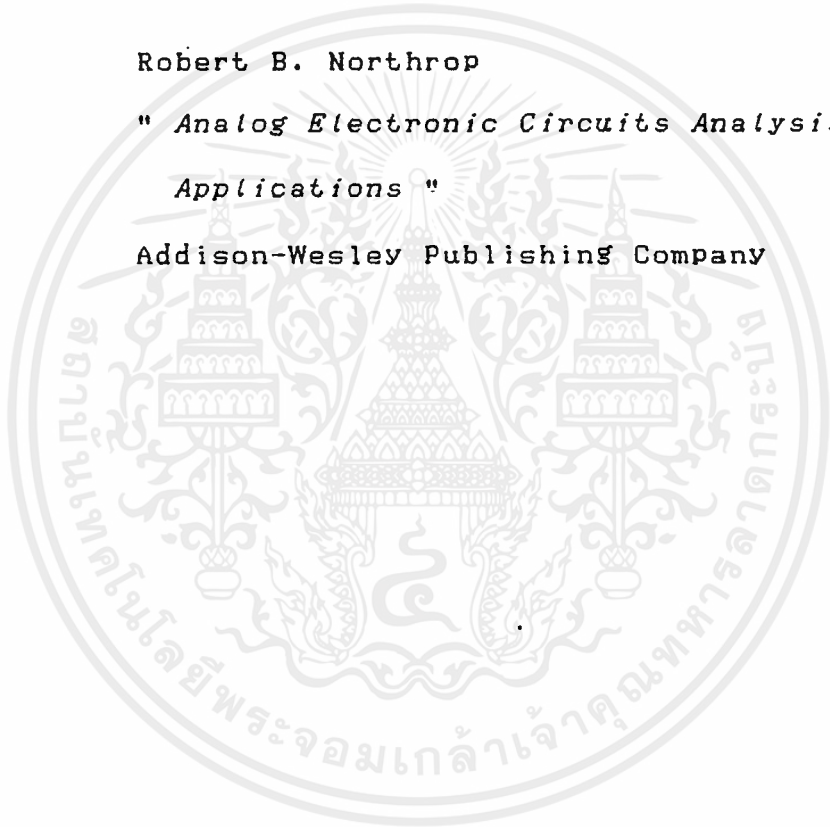
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

Robert B. Northrop

" *Analog Electronic Circuits Analysis and Applications* "

Addison-Wesley Publishing Company



บทที่ 6

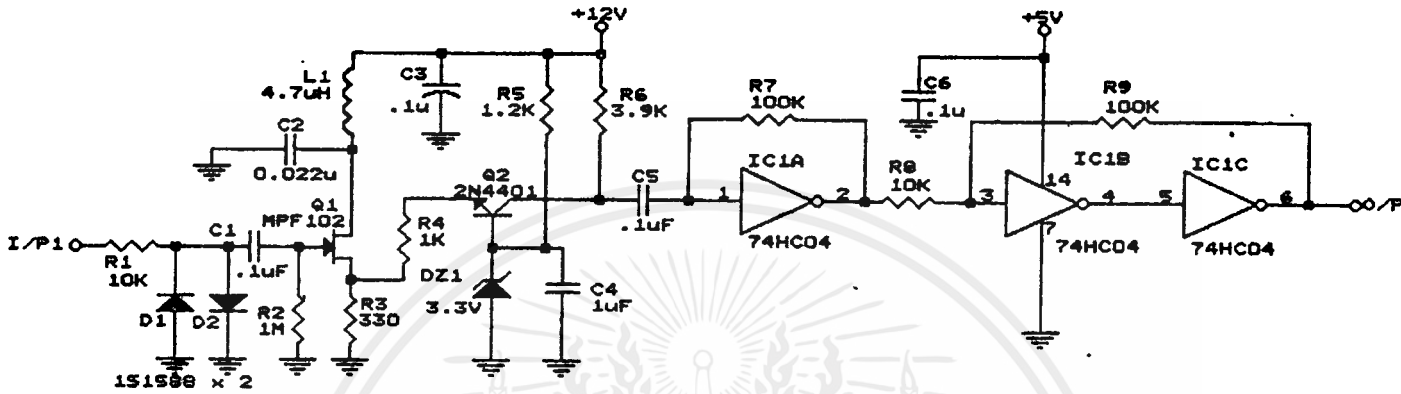
ปริแอมป์สำหรับภาควัดความถี่และ เฟส

ในการวัดความถี่หรือเฟสนั้น เพื่อให้การวัดที่ระดับสัญญาณต่างๆ เป็นไปได้ด้วยดีนั้น จะต้องมปริแอมป์ขยายสัญญาณ ก่อนที่จะป้อนให้กลับภาควัดความถี่ หรือวัดเฟสต่อไป



รูปที่ 6-1 บล็อกไดอะแกรมของปริแอมป์

บล็อกไดอะแกรมของวงจรส่วนนี้แสดงในรูปที่ 6-1 ภาคอินพุทจะทำหน้าที่ป้องกันแรงดันอินพุทสูงเกินไป ซึ่งจะใช้ตัวต้านทานและไดโอด เป็นเน็ตเวิร์คป้องกัน. ภาคขยายจะใช้ JFET และ ไบโพลาทรานซิสเตอร์มาทำหน้าที่ขยาย โดยที่ JFET เป็นเป็นวงจรขยายภาคแรก และให้ไบโพลาทรานซิสเตอร์เป็นวงจรขยายที่สอง เหตุที่ใช้ JFET เป็นภาคขยายภาคแรก ก็เพราะต้องการให้ได้ ค่าอิมพีแดนซ์ทางอินพุทสูงสุดเท่าที่จะเป็นไปได้. การจัดวงจรขยายคือจะให้ JFET เป็นวงจรขยายแบบ เดรนร่วม ให้เอาต์พุทออกที่ขาซอร์ท ส่วนไบโพลาทรานซิสเตอร์จะต่อเป็นวงจรขยายแบบเบสร่วม การใช้ลักษณะของวงจรขยายดังกล่าวนี้ มีจุดประสงค์เพื่อให้วงจรสามารถตอบสนองต่อความถี่สูงได้สูงสุด. ส่วนวงจรปรับรูปคลื่นนั้นจะใช้ปรับรูปคลื่นต่างๆ ให้เป็นสี่เหลี่ยมที่มีระดับทางเอาต์พุทเป็นแบบ TTL.



รูปที่ 6-2 วงจรสมบรูณ์ของภาคปริแอมป์

จากวงจร R1, D1 และ D2 จะเป็นวงจรป้องกันแรงดันเกิน ถ้าแรงดันที่อินพุท สูงเกิน ๐.6 โวลท์ ไดโอด D1 และ D2 จะทำงาน ทำให้ JFET ไม่ได้รับความเสียหายจากแรงดันอินพุทที่สูงเกิน. ส่วน JFET จะถูกไบอัสให้มีกระแส I_{DQ} ประมาณ 2 mA, L1 จะเป็น RF Chock ที่ให้ป้องกันสัญญาณรบกวนความถี่สูง ที่มาจากแหล่งจ่ายไฟเลี้ยง. การไบอัสวงจรของไบโพลาร์ทรานซิสเตอร์ จะเป็นแบบเบสร่วม โดยใช้ DZ1 เป็นแหล่งจ่ายแรงดันคงที่ไบอัสให้กับทรานซิสเตอร์

$$R6 = (12 - 3.1) / 7\text{mA} = 1.27 \text{ K}\Omega \approx 1.2 \text{ K}\Omega$$

ให้ R7 เท่ากับ 3.9 K เพราะฉะนั้น กระแสลงบของทรานซิสเตอร์จะประมาณเท่ากับ 1.5 mA กระแส I_E ก็ประมาณเท่ากับ I_C จะหา R4 ได้ดังนี้

$$R4 = [V_{EQ2} - V_B] / I_E$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น $V_{EQ2} = [I_E + I_{DQ}]R3 \approx 1.16 \text{ V}$ ของเอกสารทุกครั้งที่มีการนำไปใช้

$$R4 = [2.45 - 1.16] / 1.5$$

$$= 0.86 \text{ K}\Omega \cong 1 \text{ K}\Omega$$

สัญญาณที่เอาท์พุทของ Q2 จะ คัปปลิ่งผ่าน C5 ส่งให้กับ IC1A ซึ่งจัดวงจรให้มีการขยายเพิ่มขึ้นอีก แล้วส่งต่อให้กับ IC1B และ IC1C ที่ต่อเป็นวงจรมัลติทริกเกอร์.

วงจรมัลติทริกเกอร์สามารถขยายสัญญาณต่างๆ ประมาณตั้งแต่ 5 mV ขึ้นมาได้ โดยที่เอาท์พุทจะสลับเหลี่ยมระดับของ TTL

$$V_P \cong (R9 - R10)V_{CC} / 2R10$$

$$V_N \cong (R10 - R9)V_{CC} / 2R10$$

ข้อเสียของวงจรมัลติทริกเกอร์คือ เมื่อแรงดันสูงกว่า 0.6 โวลต์และไดโอด D1 และ D2 ทำงานจะทำให้อินพุทอิมพีแดนซ์ต่ำลงเหลือประมาณเท่ากับ R1 ซึ่งจะมีผลต่อวงจรและผลการวัดเฟสผิดพลาดไป ถ้าเอาท์พุทของวงจรมัลติทริกเกอร์มีอิมพีแดนซ์สูง.

วงจรมัลติทริกเกอร์จะเป็นเพียงข้างเดียว การใช้งานจริงจะใช้วงจรมัลติทริกเกอร์สองชุด.

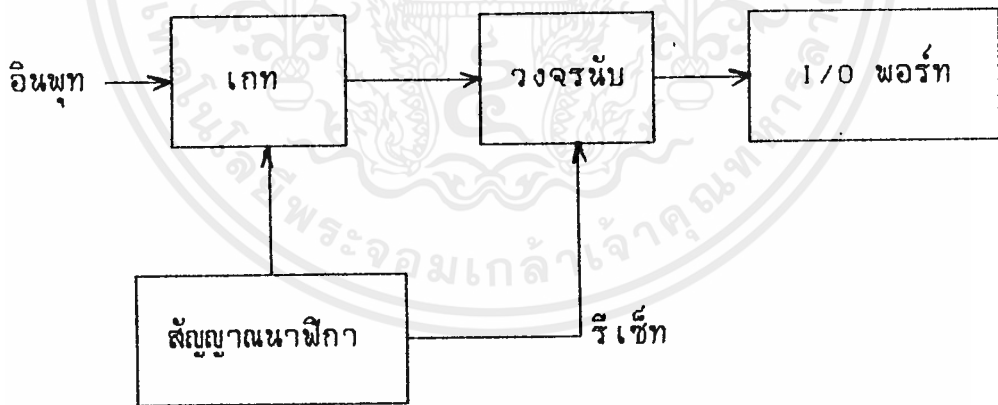
สรุป

วงจรมัลติทริกเกอร์นี้สามารถที่จะขยายสัญญาณที่มีขนาดต่างๆ ได้ดี แต่ยังมีข้อเสียคืออินพุทอิมพีแดนซ์ยังมีค่าต่ำเกินไป เพราะถ้าเพิ่มค่าอิมพีแดนซ์ให้สูงขึ้นแล้ว จะทำให้ความสามารถในการขยายที่ระดับต่างๆ ต่ำลงไป แต่แก้ไขได้โดยการเพิ่มอัตราขยายของวงจรมัลติทริกเกอร์.

บทที่ 7 วงจรรีบความถี่

วงจรรีบความถี่นี้ จะใช้หน่วยความถี่ของสัญญาณต่างๆ ที่ผ่านการขยายมาจากภาคปริแอมป์แล้ว

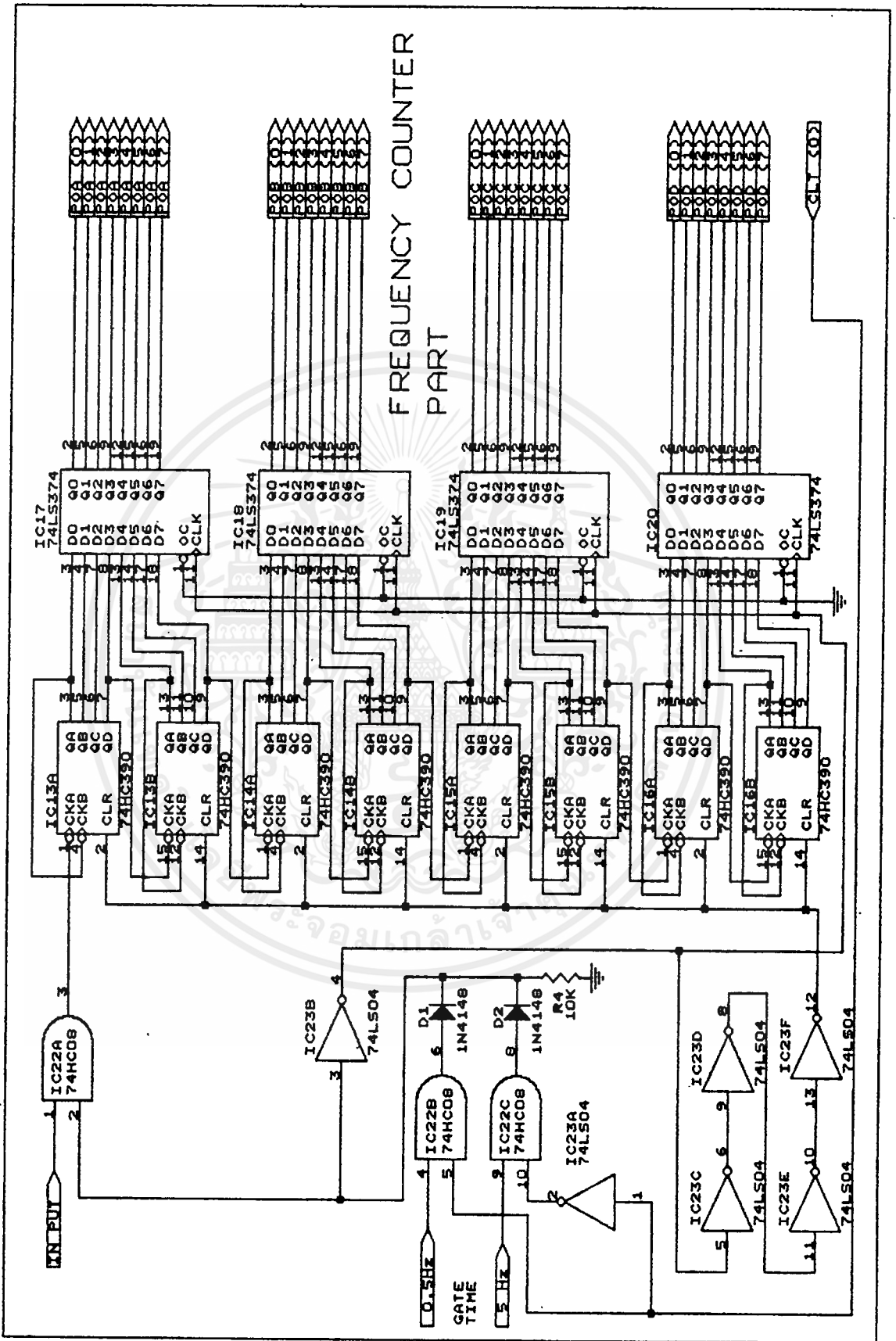
หลักการของภาควัดความถี่คือ จะใช้สัญญาณนาฬิกา มาปิดเปิดเกต เพื่อให้สัญญาณความถี่ที่ต้องการวัด เข้าไปในวงจรรีบ นั่นคือให้สัญญาณที่ต้องการรู้ค่าความถี่ เข้าไปเป็นสัญญาณนาฬิกาแก่วงจรรีบ โดยที่กำหนดเวลาที่จะยอมให้วงจรรีบ ได้รับสัญญาณที่ต้องการวัดไว้ เป็นค่าที่แน่นอน หรือเป็นช่วงเวลาที่ปิดเปิดเกตที่แน่นอนนั่นเอง มีบล็อกไดอะแกรมดังรูป



รูปที่ 7-1 บล็อกไดอะแกรมของภาคนับความถี่

สัญญาณนาฬิกาจะใช้ X-TAL ต่อกับ NOT-GATE เป็นวงจรถ่ายความถี่ขนาด 2 MHz แล้วผ่านวงจรถ่ายความถี่ จนได้ความถี่สุดท้ายไปใช้ปิดเปิดเกต 2 ค่าคือ 0.5 Hz และ 5 Hz ซึ่งจะได้ค่าความกว้างของพัลส์ขนาด 1 และ 10 วินาทีตามลำดับ. วงจรสมบูรณ์ของภาคกำเนิดสัญญาณนาฬิกาแสดงในรูปที่ 7-2

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นชอบใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในส่วนของการนับความถี่แสดงในหน้าที่ 7-4 การเลือกค่าเวลาในการเปิดเกทนั้นจะเลือกผ่านพอร์ทคอนโทรล โดยใช้ IC21B,C ที่เป็น AND-GATE เป็นตัวสลับเวลาเปิดเกทที่ต้องการ D1,D2 และ R4 จะต่อเป็นวงจร OR-GATE ส่วน IC21A ทำหน้าที่เป็นเกทสำหรับปิดและเปิดให้สัญญาณความถี่ที่ต้องการ เข้าสู่วงจรนับซึ่งประกอบไปด้วยไอซี Decade Counter #74HCT390 ต่ออนุกรมกัน 8 ตัว เพื่อแสดงผลขนาด 8 หลัก และใช้ไอซี 17 ถึง 20 #74LS347 เป็น buffer สำหรับพักหรือแลชค่าข้อมูลที่วัดได้ส่งให้กับ I/O PORT. ไอซี 22C ถึง 22F จะทำหน้าที่เป็นวงจรหน่วงเวลา เพื่อที่จะให้ไอซี counters รีเซ็ตเอาท์พุทของตัวเองหลังจากที่ไอซี buffer รับข้อมูลจากไอซี counters เสร็จเรียบร้อยแล้ว. การรีเซ็ตของ counters และการเก็บค่าทางเอาท์พุทของไอซีบัฟเฟอร์จะเกิดขึ้นทุกครั้งที่ สัญญาณนาฬิกาสำหรับปิดเปิดเกทเปลี่ยนจาก "1" เป็น "0".

การเลือกเวลาในการเปิดปิดเกททำได้ดังนี้คือถ้าให้ลอจิก "1" แก่ CLT (0) ก็จะเป็นการเลือกเวลาขนาด 1 วินาที ให้เป็นลอจิก "0" ก็จะได้เวลา 0.1 วินาที ส่วนข้อมูลหรือผลที่นับได้ที่ค้างอยู่ที่เอาท์พุทของบัฟเฟอร์ จะส่งให้กับ I/O พอร์ทๆ ละ 2 หลัก ค่าที่อ่านไปได้โดยพอร์ทนั้น จะถูกมองรวมกันเป็นฐานสิบหก ต้องนำผลที่ได้จากพอร์ทไปทำการแปลง เพื่อให้แสดงผลด้วยค่าที่ถูกต้อง ซึ่งจะได้กล่าวในส่วนของโปรแกรมต่อไป.

สรุป

วงจรมับความถี่นี้ สามารถนับความถี่ได้ 8 หลัก ความถี่สูงสุดที่วัดได้จะขึ้นอยู่กับความเร็วการตอบสนองของไอซีที่ใช้ในวงจร ด้วยจำนวนหลักขนาด 8 หลักนี้สามารถวัดความถี่ได้สูงสุด 100 MHz ซึ่งก็เกินย่าน audio. ในส่วนของวงจรมับที่ประกอบด้วยไอซี counters นั้นจะต่อกันเป็นการนับแบบ asynchronous กันซึ่งมีผลให้ใช้กับความถี่ได้ไม่สูงนัก. และการเลือกค่าเวลาในการใช้ปิดเปิดเกท จะมีให้เลือกเพียง 2 ค่า แต่ก็สามารถเพิ่มได้ โดยการออกแบบวงจรเพิ่มในส่วนของการเลือกค่าเวลาปิดเปิดเกท.

หนังสืออ้างอิง

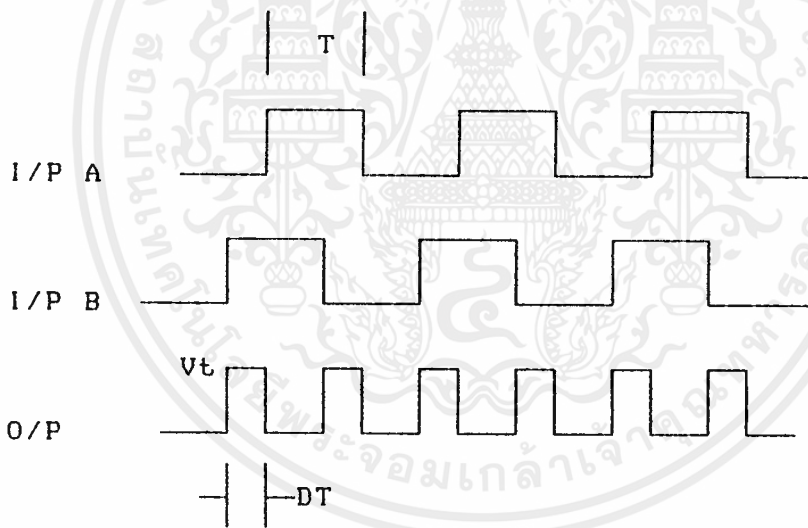
คู่มือ/เทียบเบอร์ ไอซี TTL
บริษัท ซีเอ็ดยูเคชั่น จำกัด กรุงเทพฯ



บทที่ 8

ภาควัดเฟส

ในส่วนนี้จะเป็นส่วนของการวัดความต่างเฟส. ในวงจรที่ประกอบไปด้วย L และ C นั้นย่อมที่จะมีการเลื่อนเฟสเกิดขึ้น เมื่อความถี่เปลี่ยนไปเสมอ. หลักการของการวัดเฟสคือ จะนำสัญญาณจากสองที่ มาทำการ XOR กัน ก็จะได้ค่าความแตกต่างของการต่างเฟสกัน ความกว้างของพัลส์ที่ได้ทางเอาต์พุต XOR-GATE จะขึ้นอยู่กับค่าความต่างเฟสกันของสัญญาณทางอินพุต ดังไดอะแกรมข้างล่างนี้



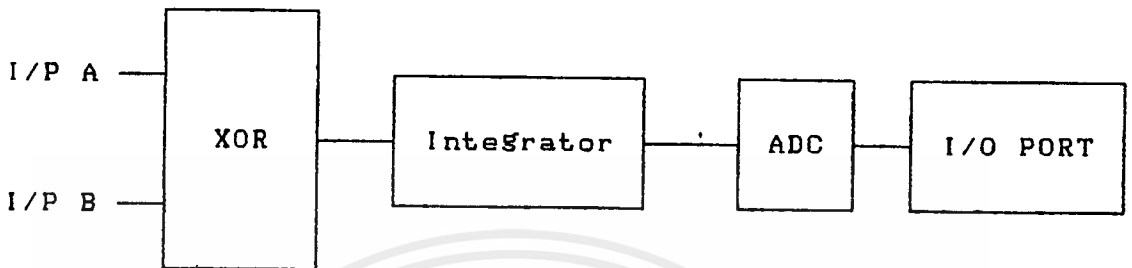
รูปที่ 8-1 ไดอะแกรมของสัญญาณที่ใช้หาค่าการเลื่อนเฟส

เมื่อทำการอินทิเกรตสัญญาณ O/P ที่ได้ ก็จะได้ดังนี้

$$V_{DC} = V_t \cdot DT / T \quad V$$

จะเห็นว่าแรงดัน DC ที่ได้จะเป็นสัดส่วนกับความต่างเฟส DT/T

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8-2 บล็อกไดอะแกรมของชุดวัดเฟส

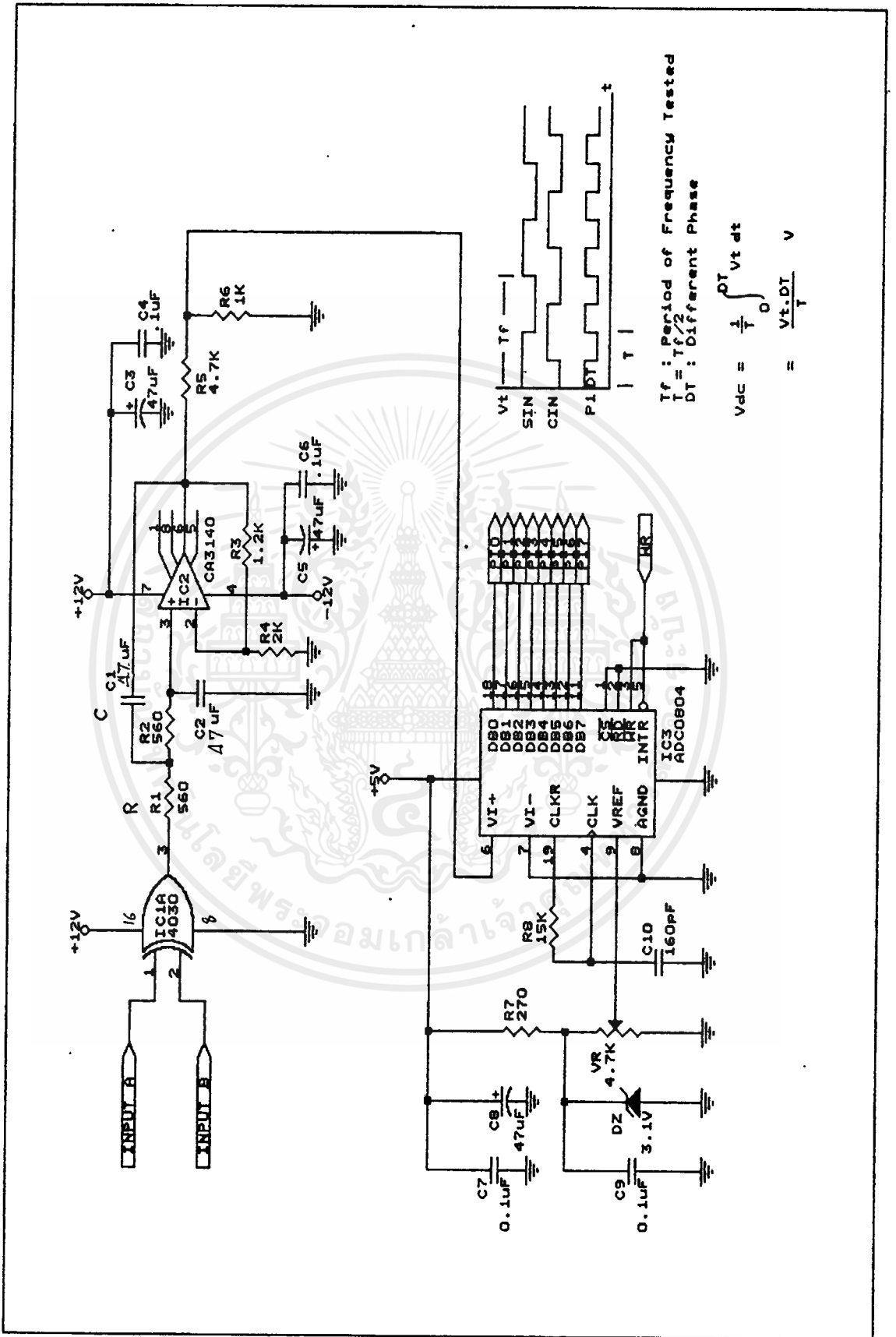
วงจรสมบรูณ์ของชุดวัดเฟสแสดงในหน้าที่ 8-3

วงจรที่ใช้ในการอินทิเกรตสัญญาณ จะเป็นวงจร Low pass filter อันดับ 2 แบบบัตเตอร์เวิร์ท ซึ่งเป็นแบบ active filter จุดตัดความถี่ของวงจรจะมีค่าเท่ากับ

$$F_c = 1/2\pi 560 \times 6.8 \mu F \approx 40 \text{ Hz}$$

ในการทดลองวงจรนี้ และที่ค่าจุดตัดความถี่ของวงจรค่านี้ จะให้ผลการวัดในช่วงความถี่ต่ำกว่า 40 Hz มีการกระเพื่อมสูงมาก เพราะค่าแรงดัน DC ที่ได้ไม่เรียบพอ ถ้าลดจุดตัดความถี่ลงมา ก็จะทำให้การวัดจะใช้เวลามากขึ้น จุดประสงค์หลักก็เพราะต้องการศึกษาความเป็นไปได้ ในการวัดเฟสเท่านั้น ค่าผิดพลาดของการวัดอีกอย่างก็คือ ในการวัดความต่างเฟสนั้น จะใช้วงจรปริแอมป์ชุดเดียวกันกับการวัดความถี่มาจับสัญญาณที่ต้องการหาความต่างเฟส ซึ่งวงจรมีอิมพีแดนซ์ไม่สูงมากนัก เมื่อทำการวัด อิมพีแดนซ์ทางอินพุทของปริแอมป์จะไปโหลดวงจรที่ถูกวัด ทำให้ตำแหน่งของการเลื่อนเฟสผิดไป ถ้าเพิ่มค่าอินพุทอิมพีแดนซ์ของปริแอมป์ ก็จะทำให้การวัดที่ระดับสัญญาณต่ำๆ เลวลง.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



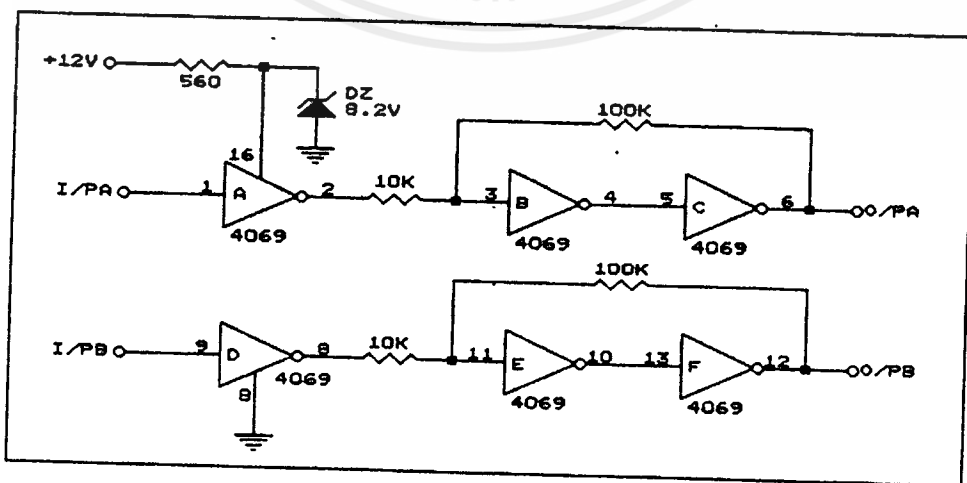
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดตัดความถี่ของ integrator สามารถกำหนดได้จากสมการ

$$F_c = 1/2\pi RC \dots\dots\dots 8-1$$

ซึ่งเป็นสมการของวงจรมัลติเพลกซ์ แบบ active อันดับ 2

ปัญหาอีกอย่างที่เกิดขึ้น เมื่อใช้อินพุทของชุดวัดเฟส กับชุดวัดความถี่ขนานกัน ก็ให้เกิดการผิดพลาดในการวัดความถี่ จึงต้องแยกอินพุทออกจากกัน โดยใช้รีเลย์มาตัดต่อ และจากการใช้ไอซีแบบ CMOS ในชุดวัดเฟสซึ่งใช้ไฟเลี้ยงสูงกว่า แต่ให้ไอซีแบบ TTL ในส่วนของการปรับรูปคลื่น ซึ่งเป็นส่วนเอาต์พุทของปริแอมป์ จึงเกิดการแตกต่างกันระหว่างระดับ threshold ของการเป็น "1" หรือ "0" ของไอซี จากที่ชุดของการวัดเฟสจะใช้ไฟเลี้ยงขนาด +12 V ซึ่งมีระดับ threshold อยู่ที่ 8 V แต่เอาต์พุทของปริแอมป์จะเป็นระดับ TTL +5 V ซึ่งต่ำกว่าระดับ threshold ของชุดวัดเฟส ทำให้ไอซีในชุดวัดเฟสไม่สามารถมองเห็นระดับที่เป็น "1" ของเอาต์พุทปริแอมป์ได้ จึงต้องมีวงจรมาครั้นกลางระหว่างอินพุทของชุดวัดเฟส กับเอาต์พุทของปริแอมป์ ซึ่งมีวงจรมีดังรูปที่ 8-4



จากวงจรในรูปที่ 8-4 จะใช้ไอซี NOT-GATE แบบ CMOS มาใช้งาน โดยให้ไฟเลี้ยงของวงจรมีค่าประมาณ 8 V. นั่นคือระดับเอาต์พุตสูงสุด (ลอจิก "1") จะมีความประมาณ 8 โวลต์ซึ่งสูงกว่าระดับ threshold ของการมองเห็นเป็นลอจิก "1" ของชุดวัดเฟส (มี threshold ≈ 6 V) ทำให้ชุดวัดรับรู้ว่ามียลอจิกหนึ่งมาที่อินพุตได้ และจากการใช้ไฟเลี้ยงของชุดครันกลางนี้เป็น 8 V ทำให้มีระดับ threshold ของการมองเห็นลอจิก "1" ทางด้านอินพุตเป็น 4 V ซึ่งต่ำกว่าค่าเอาต์พุตลอจิก "1" ของปริอแมมป์ ทำให้ชุดครันกลางนั้นมองเห็นลอจิก "1" ที่ส่งมาจากปริอแมมป์ได้.

เหตุที่ต้องให้ชุดวัดเฟสใช้ไฟเลี้ยงสูงสุดก็เพราะจะทำให้ได้ระดับแรงดันที่ตีเทคค่าความต่างเฟสออกมาได้สูงพอ.

การแปลงค่าที่ได้จากการตีเทคความต่างเฟสนั้น เดิมทีจะนำแรงดันที่ได้จากการตีเทคมาความคุมความถี่ ในวงจร VCO ภายในไอซี PLL #4๘46 แต่จะเกิดความล่าช้าในการแสดงผล และความไม่เป็นเชิงเส้นของวงจร VCO เอง จึงได้เปลี่ยนมานำแรงดันที่ได้จากการตีเทค มาแปลงเป็นดิจิตอลโดยตรงเลย ทำให้มีการทำงานที่เร็วขึ้น

สรุป

ในการวัดเฟสนี้จะเป็นการวัดเพียงความแตกต่างเฟสเท่านั้น ไม่สามารถบอกได้ว่า เฟสอันไหนนำหน้า หรือล้าหลัง. ความละเอียดในการวัดนั้น ขึ้นอยู่กับความละเอียด หรือจำนวนบิตของ ADC และย่านแรงดันที่แปลงออกมาได้ จากความกว้างของพัลส์ ที่ได้จากการต่างเฟสของสัญญาณที่วัด.

ในทางปฏิบัติแล้ว จะเกิดข้อผิดพลาดขึ้นเมื่อสัญญาณด้านใดด้านหนึ่ง มีขนาดลดลงต่ำมากๆ จนภาคปริอแมมป์ไม่สามารถขยายสัญญาณให้มีรูปคลื่นที่ถูกต้องได้ ผลของการวัดก็จะผิดพลาดออกไปมากขึ้น.

หนังสืออ้างอิง.

คู่มือ ไอซี CMOS 4000 SERIES
บริษัท ซีเอ็ดยูเคชั่น จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ ๑

VARIABLE ELECTRONIC LOAD

โหลดที่เปลี่ยนแปลงค่าได้นี้ เป็นการประยุกต์ใช้ MOSFET มาทำเป็นโหลดโดยการควบคุมให้ค่าความต้านทานระหว่าง Drain และ Source ด้วยการเปลี่ยนแรงดันระหว่าง Gate กับ Source.

๑.๑ ทฤษฎีของ FET

Field-effect Transistors แบ่งเป็น 2 แบบคือ Junction field-effect transistors: JFET และ Metal oxide semiconductor field-effect transistor : MOSFET. ในส่วนนี้จะกล่าวถึงคุณสมบัติของ FET และใช้สมการทางคณิตศาสตร์แสดงถึงความสัมพันธ์ต่างๆ ของ FET.

๑.๑.๑ Junction field-effect transistors : JFETs

กราฟแสดงแรงดันและกระแสของ JFET ชนิด N channel แสดงในรูปที่ ๑-1 (A) กราฟเหล่านี้จะแบ่งเป็นสามช่วงคือ ohmic หรือ triode region, linear saturation หรือ pinchoff region และ breakdown region.

ในช่วง ohmic region กระแส drain สามารถที่จะประมาณค่าได้คือ

$$I_D = I_{DSS} [2(1+V_{GS}/V_P)(V_{DS}/V_P) - (V_{DS}/V_P)^2] \dots\dots 9-1$$

สำหรับ $0 < V_{DS} < |V_{GS} + V_P|$

ที่ $V_{GS} \ll V_P$ แล้วในสมการที่ ๑-1 จะประมาณได้คือ

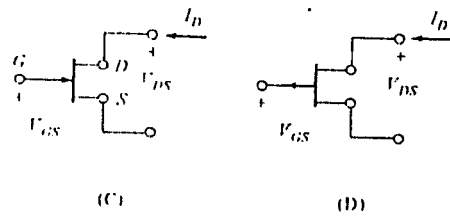
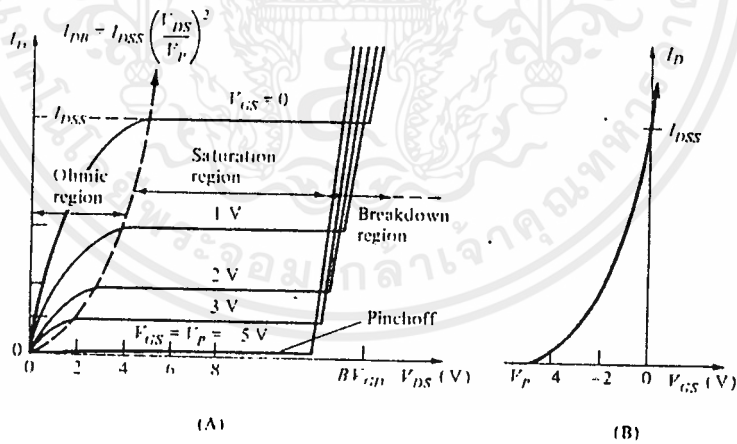
$$I_D = I_{DSS} [2(1+V_{GS}/V_P)(V_{DS}/V_P)] \dots\dots\dots 9-2$$

ขณะที่ I_{DSS} เป็นกระแส drain ที่วัดได้ ภายใต้เงื่อนไขของ $V_{GS} = 0$ และเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{DS} > |(V_{GS} + V_P)|$. V_P เป็นแรงดัน pinchoff นั่นคือ $V_P = V_{DS}$ ขณะที่ $I_D \rightarrow 0$, ให้ $V_{DS} > |(V_{GS} + V_P)|$. (หมายเหตุ เมื่อ $V_{DS} > |(V_{GS} + V_P)|$ JFET จะอยู่ในช่วง pinchoff region.)

จากสมการ 9-2 เราจะเห็นว่ากราฟ $I_D = f(V_{GS}, V_P)$ จะผ่านจุดกำเนิดสไลป์ของ I_D จะเป็นฟังก์ชันของ V_{GS} และสามารถที่จะพิจารณาให้เป็นการใช้แรงดันควบคุมค่าความนำ, $\sigma_{d.s.}$:

$$\sigma_{d.s.} = I_{DSS} \left[\frac{2(1 + V_{GS}/V_P)}{V_P} \right] \dots \dots \dots 9-3$$



รูปที่ 9-1 (A) กราฟแรงดันและกระแส drain-source ของ JFET แบบ n-channel. (B) กราฟ I_D -VS- V_{GS} ของ JFET n-channel. (C) สัญลักษณ์ของ JFET nchannel. (D) สัญลักษณ์ของ JFET p-channel. สิ่งที่มีการนำไปใช้

ในช่วง saturation pinchoff region กระแส drain จะมีสมการคือ

$$I_D = I_{DSS} (1 - V_{GS} / V_P)^2 \quad \text{สำหรับ } V_{DS} > |V_{GS} + V_P| \dots\dots\dots 9-4$$

ขณะที่ $I_D = f(V_{DS}, V_{GS})$ กราฟจะใกล้เคียงกับแวนอน ที่ค่าของ V_{GS} คงที่ในช่วง $V_{DS} > V_{GS} > V_P$. คุณลักษณะตามกฎกำลังสองในช่วงอิมิตันซ์ของ JFET จะเป็นปัญหาที่ย่อยาก ในการออกแบบวงจรขยายแบบเชิงเส้น เพราะในช่วงอิมิตันซ์ จะก่อให้เกิดอาร์โมนิคส์สูงขึ้น. อย่างไรก็ตามสามารถที่จะใช้ JFET ทำงานได้ดีในเรื่องของ Low-noise mixers ในระบบเครื่องรับวิทยุแบบซูเปอร์เฮเทอโรไดรอน.

ในช่วง saturation region จะแยกจากช่วง ohmic region ด้วยขอบเขตที่มีลักษณะเป็น parabolic นั่นคือ JFET จะอยู่ในช่วง ohmic region ที่ค่า $I_D > I_{DSS}$ ที่ V_{DS} คงที่ และในช่วง saturation region ที่ค่า $I_D < I_{DSS}$. I_{DSS} จะได้จากสมการคือ

$$I_{DSS} = I_{DSS} (V_{DS} / V_P)^2 \dots\dots\dots 9-5$$

JFET แบบ p-channel จะพิจารณาให้ I_D และ V_{DS} เป็นลบ Reverse-biased VGS (และ V_P) จะเป็นบวก ความสัมพันธ์ต่างๆ จะมีทิศทางเดียวกับ n-channel ดังแสดงในรูปที่ 9-1(C). Transconductance ของ JFET จะหาได้จาก

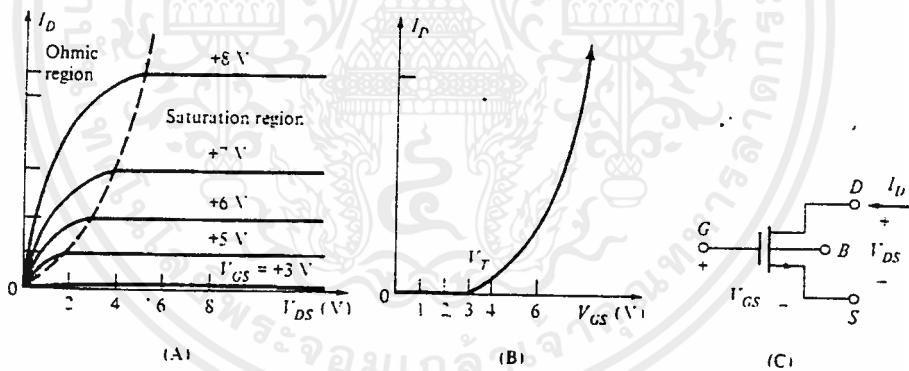
$$g_m = \left. \frac{i_D}{v_{GS}} \right|_{v_{DS}} \dots\dots\dots 9-6$$

ในช่วง saturation สามารถที่จะหาได้จากสโลปของกราฟ I_D ต่อ V_{GS} ในรูปที่ 9-1(B). สำหรับ JFET แบบ n-channel สโลปนี้จะเป็นบวกที่เด่นชัดอยู่เหนือช่วงไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุที่แสดงโดยที่และโดยยังอยู่ในใจของเอกสารที่พิมพ์ออกมา

$v > v_{gs} > v_p$. สำหรับ JFET แบบ p-channel I_D จะเป็นลบ และ v_{gs} จะเป็นบวกอยู่เหนือช่วง $v < v_{gs} < v_p$. สมการที่ 9-4 สำหรับ $I_D = f(v_{ds}, v_{gs})$ จะคงที่ที่ I_{DSS} จะเป็นลบ. ดังนั้นกราฟ I_D ต่อ v_{gs} ของ p-channel จะมีสโลปเป็นบวกด้วย และ transconductance ของ JFET ก็จะเป็นบวกด้วย.

9.1.2 Metal oxide semiconductor field-effect transistor : MOSFET

MOSFET แบ่งการทำงานได้เป็น 2 แบบคือ แบบ enhancement กับแบบ depletion.



รูปที่ 9-2 (A) กราฟของ drain-source volt-ampere ของ MOSFET n-channel แบบ enhancement. (B) กราฟ I_D -vs.- V_{gs} ของ MOSFET n-channel แบบ enhancement. (C) สัญลักษณ์ของ MOSFET n-channel แบบ enhancement.

คุณลักษณะของแรงดันและกระแสของ MOSFET n-channel แบบ enhancement จะแสดงในรูปที่ 9-2(A). ช่อง n ของ MOSFET นี้จะอยู่ใน p-substrate เพราะว่าจะใช้พาหิ์เคลื่อนที่จำนวนมากใน substrate จะถูกดึงไปเป็น channel region โดยสนามอิเล็คตรอนบวกที่เกิดจาก ศักย์ไฟฟ้าระหว่าง gate กับ source

ที่มีค่ามากกว่า V_T . V_T เป็นแรงดัน threshold ของ MOSFET. ที่ V_{GS} มากกว่า V_T ก็จะอยู่ในรูปของ n-channel และถ้า $|V_{DS}| > |V_{GS} - V_T|$ ช่อง n ก็จะมีอิมิตัว และโกลั้ว จะคงที่ $I_D =$ คุณสมบัติ $f(V_{DS}, V_{GS})$ ที่สังเกตในช่องอิมิตัว. I_D จะอธิบายได้ในทางคณิตศาสตร์ ในช่วงของการอิมิตัวคือ

$$I_D = K(V_{GS} - V_T)^2 = (K/V_T^2) [(V_{GS}/V_T) - 1]^2$$

สำหรับที่ $0 < |V_{GS} - V_T| < |V_{DS}|$ 9-7

MOSFET n-channel แบบ enhancement จะมีช่วงการทำงานในช่วง liner หรือ ohmic channel ด้วย ซึ่ง

$$I_D = K[2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

สำหรับที่ $0 < |V_{DS}| < |V_{GS} - V_T|$ 9-8

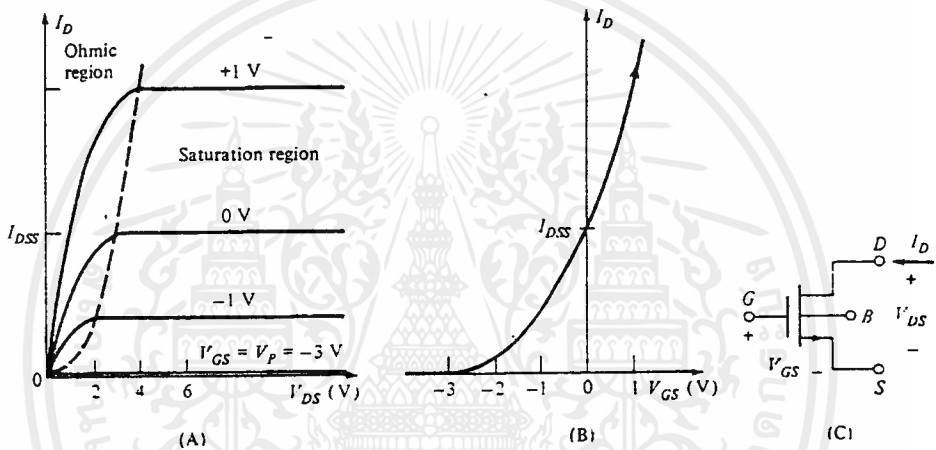
ในสมการที่ 9-7 และ 9-8 K เป็นค่าคงที่ที่เป็นฟังก์ชันทางคณิตศาสตร์ของ MOSFET และเป็นค่าคงที่ที่แน่นอนในทางกายภาพ. สมการของเส้นที่ใช้แบ่งแยกช่วงการทำงานช่วง ohmic กับช่วง saturation คือ

$$I_{DS} = KV_{DS}^2 \dots\dots\dots 9-9$$

การที่จะได้สมการสำหรับ MOSFET n-channel แบบ enhancement ก่อนหน้านี้ จะสมมติให้ substrate (B) ต่อกับขั้ว source. ถ้า substrate ถูกทำให้เป็นขั้วเมื่อเทียบกับ source V_T จะเพิ่มขึ้น และกราฟ I_D ต่อ V_{GS} จะเลื่อนไปทางขวา ดังแสดงในรูปที่ 9-2(B).

MOSFET n-channel แบบ depletion จะมีการโด้ปบางๆ ที่ p-substrate ข้างใต้ฐาน โด้ปบางๆ ที่ n-channel ที่ต่อกับ drain และ source ที่มีการโด้ปอย่างหนัก. ในรูปที่ 9-3(A) แสดงถึงคุณสมบัติของแรงดันและกระแส

ของ MOSFET n-channel แบบ depletion รูปที่ 9-3 (B) แสดงกราฟถึง I_D ต่อ V_{DS} สำหรับในเงื่อนไขของการอิมิตัว และสัญลักษณ์ของ MOSFET แบบนี้แสดงในรูปที่ 9-3(C).



รูปที่ 9-3 (A) กราฟแสดงแรงดันและกระแสของ drain-source ของ MOSFET n-channel แบบ depletion. (B) กราฟ I_D ต่อ V_{GS} สำหรับ MOSFET n-channel แบบ depletion. (C) สัญลักษณ์ของ MOSFET n-channel แบบ depletion. จะเหมือนกันกับ MOSFET n-channel แบบ enhancement. ในช่วงอิมิตัวจะมีสมการคือ

$$I_D = I_{DSS} [1 - V_{GS} / V_P]^2 \quad \text{สำหรับ } V_{DS} > |V_{GS} - V_P| > 0 \dots\dots 9-10$$

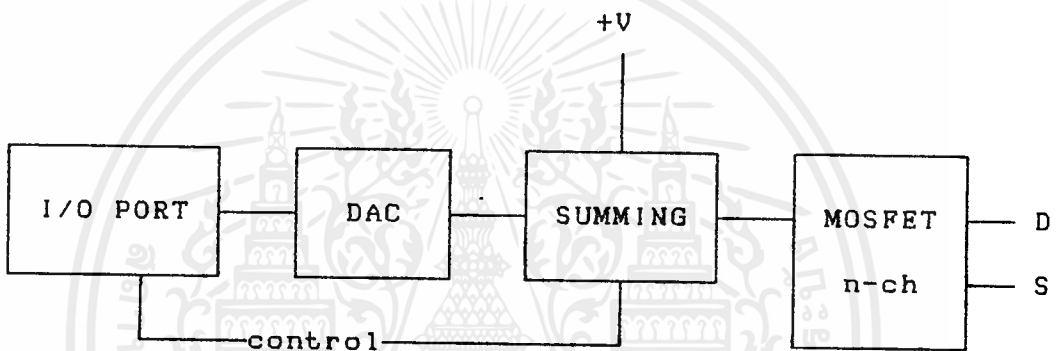
ในช่วง ohmic จะมีสมการคือ

$$I_D = I_{DSS} [2(1 - V_{GS} / V_P)(V_{DS} / V_P) - (V_{DS} / V_P)^2] \quad \text{สำหรับที่ } 0 < V_{DS} < |V_{GS} + V_P| \dots\dots 9-11$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและตัดแต่งอ้างอิงของเอกสารทุกประการ

9.2 Variable electronic load

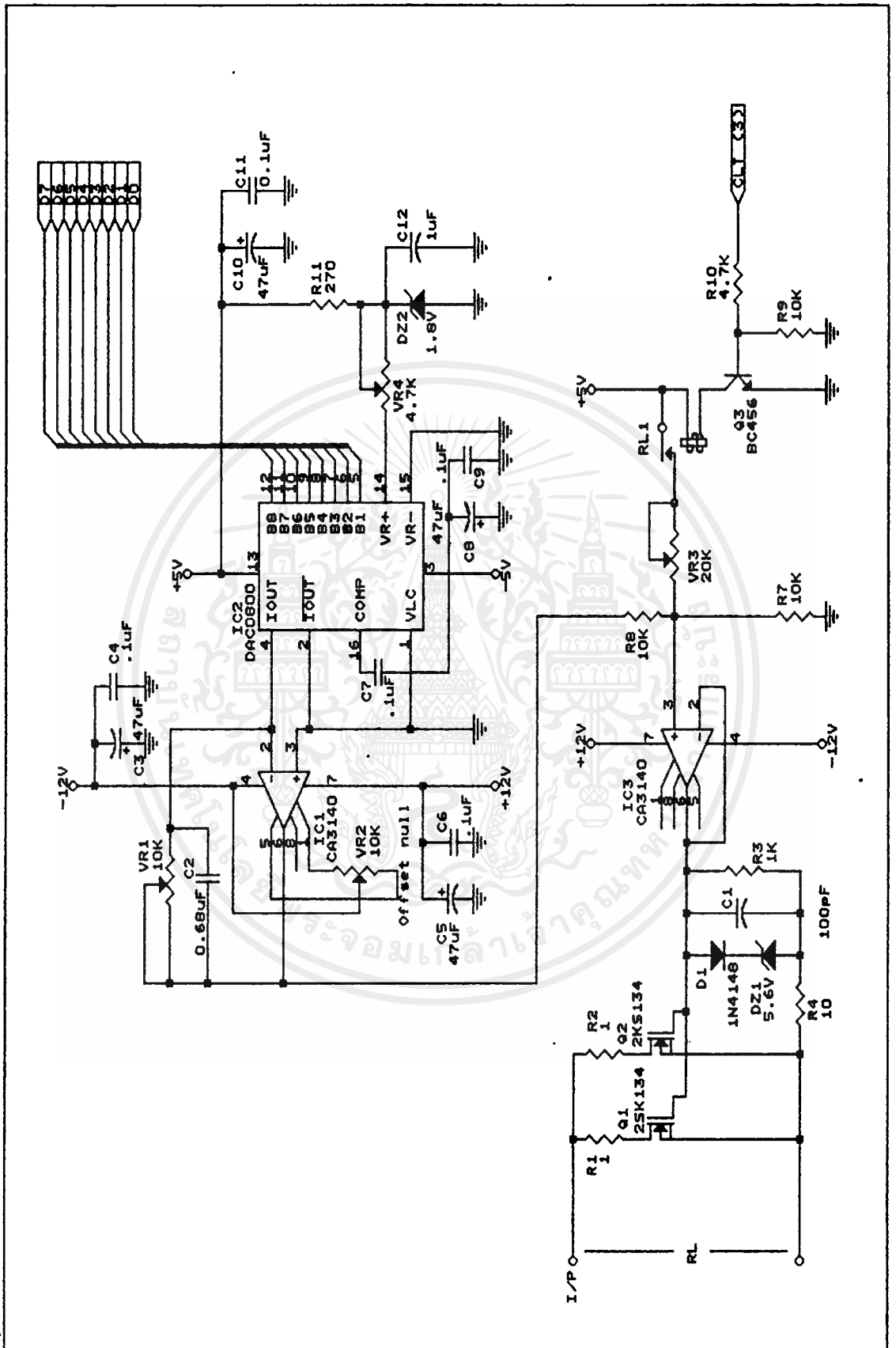
โหลดที่เปลี่ยนแปลงค่าได้นี้ เป็นการประยุกต์ในงาน MOSFET ในแบบ enhancement ชนิด n-channel โดยการควบคุมค่าแรงดันระหว่างขา gate กับ source เพื่อที่จะทำให้ conductance ระหว่าง drain และ source มีค่าความต้านทานตามต้องการ มีบล็อกไดอะแกรมของระบบดังในรูปที่ 9-4



รูปที่ 9-4 แสดงถึงบล็อกไดอะแกรมของโหลดที่เปลี่ยนแปลงค่าได้

I/O Port จะทำหน้าที่รับข้อมูลจาก computer ส่งให้กับระบบ ซึ่งก็จะมีทั้งที่เป็นข้อมูลกำหนดค่าความต้านทาน และสัญญาณที่ใช้ควบคุมการ summing เพื่อให้ได้ค่าแรงดันในการควบคุมระหว่าง gate กับ source กว้างขึ้น. ภาค DAC จะทำหน้าที่แปลงค่ารหัสดิจิทัล ที่รับมาจากพอร์ท ให้เป็นแรงดันเพื่อส่งให้กับขา gate. ค่าความต้านทานจะวัดได้ระหว่างขา drain และ source.

วงจรสมบูร์นของโหลดที่เปลี่ยนแปลงค่าได้นี้จะแสดงอยู่ในหน้าที่ 9-8. จากวงจร ในส่วนของ DAC จะใช้ไอซี #DAC0808 ซึ่งเป็นไอซีสำหรับแปลงดิจิทัลเป็นอนาลอกขนาด 8 บิต แปลงสัญญาณดิจิทัลที่รับมาจาก I/O port ไอซี DAC นี้จะทำงานร่วมกับออปแอมป์ IC1 ทำหน้าที่แปลงสัญญาณ โดยสามารถปรับค่าของแต่ละสไลด์ได้ ด้วย VR4 และ VR1 เอาท์พุทที่ได้จากส่วนของ DAC จะส่งให้กับ summing amp ที่มีอัตราขยายเท่ากับหนึ่ง เพราะค่าแรงดันที่ได้รับจาก DAC ที่ระดับดิจิทัลสูงสุด ยังไม่มากพอ จะต้องสวิตช์มารวมกับค่าแรงดันคงที่อีกค่าหนึ่ง ด้วยการควบคุมผ่าน I/O ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้حدثแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มาไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

port ซึ่งจะควบคุมรีเลย์ให้ตัดต่อแรงดันไฟตรงที่คงที่ ที่จะให้เข้ามาบวกเพิ่ม และปรับค่าแรงดันที่บวกเพิ่มให้เหมาะสมด้วย VR3. D1 และ DZ1 จะทำหน้าที่ป้องกันค่าแรงดันเกินที่ป้อนให้กับขา gate ของ MOSFET ในส่วน MOSFET นั้นจะใช้ 2 ตัวขนานกันเพื่อให้ทนกำลังวัตต์ได้สูงขึ้น

สรุป

วงจรของโหนดที่เปลี่ยนแปลงค่าได้นี้ จะมีลักษณะที่เป็นงานทดลองมากกว่า ดังนั้นเสถียรภาพจะยังไม่ดีนัก แรงดันที่ใช้ควบคุม MOSFET จะยังไม่เรียบ หรือคงที่มากพอทำให้ค่าความต้านทานที่ได้คงที่ ซึ่งอาจแก้ไขได้โดยเพิ่มฟิลเตอร์ระหว่างเอาต์พุตของ summing amp กับขา gate ของ MOSFET. และการตอบสนองของ MOSFET จะไม่เป็นเชิงเส้น จึงเป็นการยากที่จะกำหนดค่าความต้านทานที่ต้องการ เป็นตัวเลขบนคอมพิวเตอร์โดยตรงได้เลย จึงต้องอาศัยวัดเอา แล้วเปลี่ยนค่าที่คอมพิวเตอร์ไปเรื่อยๆ จนได้ค่าที่ต้องการ. ค่าความต้านทานที่ได้ี้จะมีค่าตั้งแต่ 1 Ω จนถึงมากกว่า 10 M Ω .

หนังสืออ้างอิง

Analog Electronic Circuits Analysis and Applications. Robert B. Northrop
ADDISON-WESLEY PUBLISHING COMPANY.

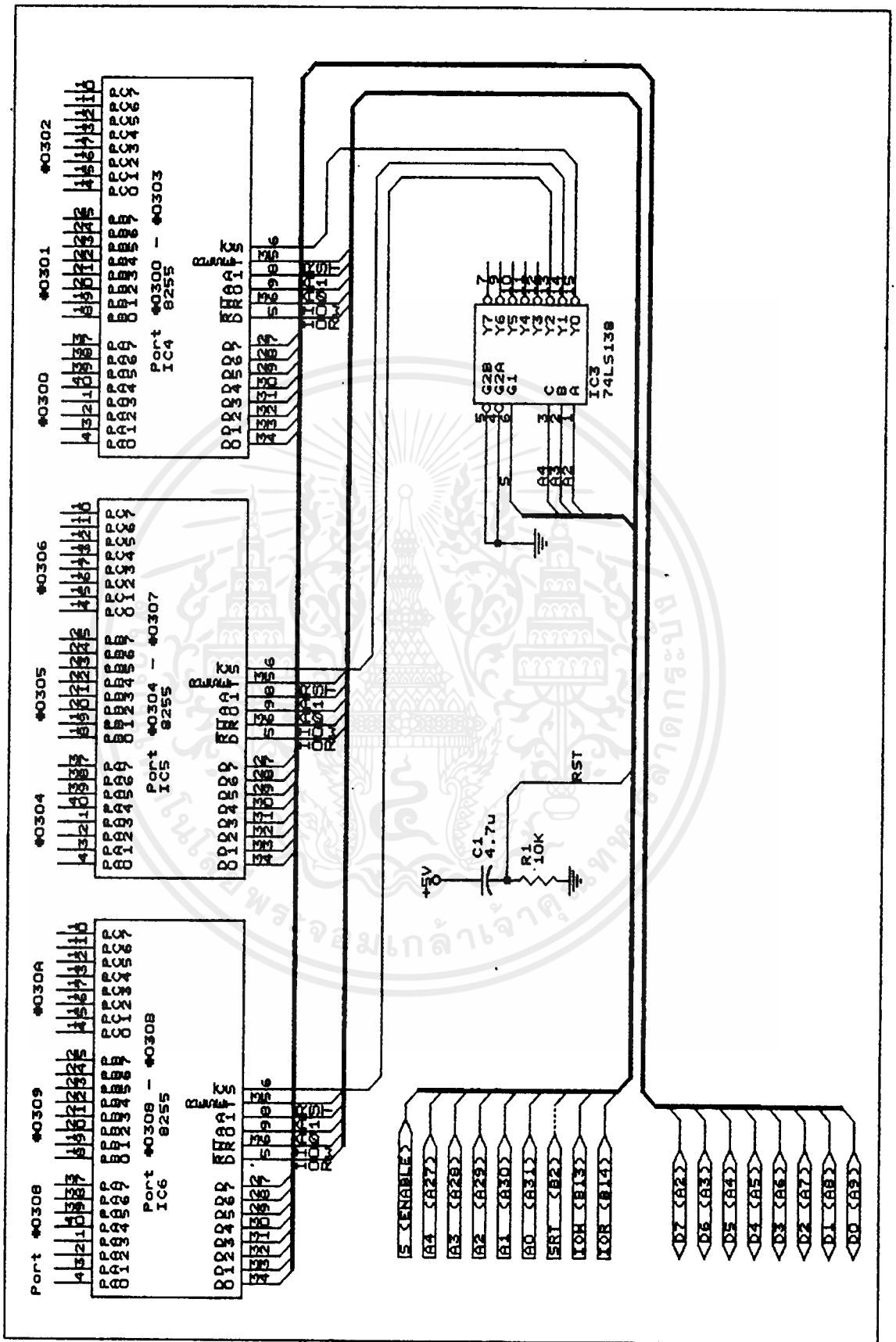
บทที่ 10

I/O PORTS AND INTERFACE CARD

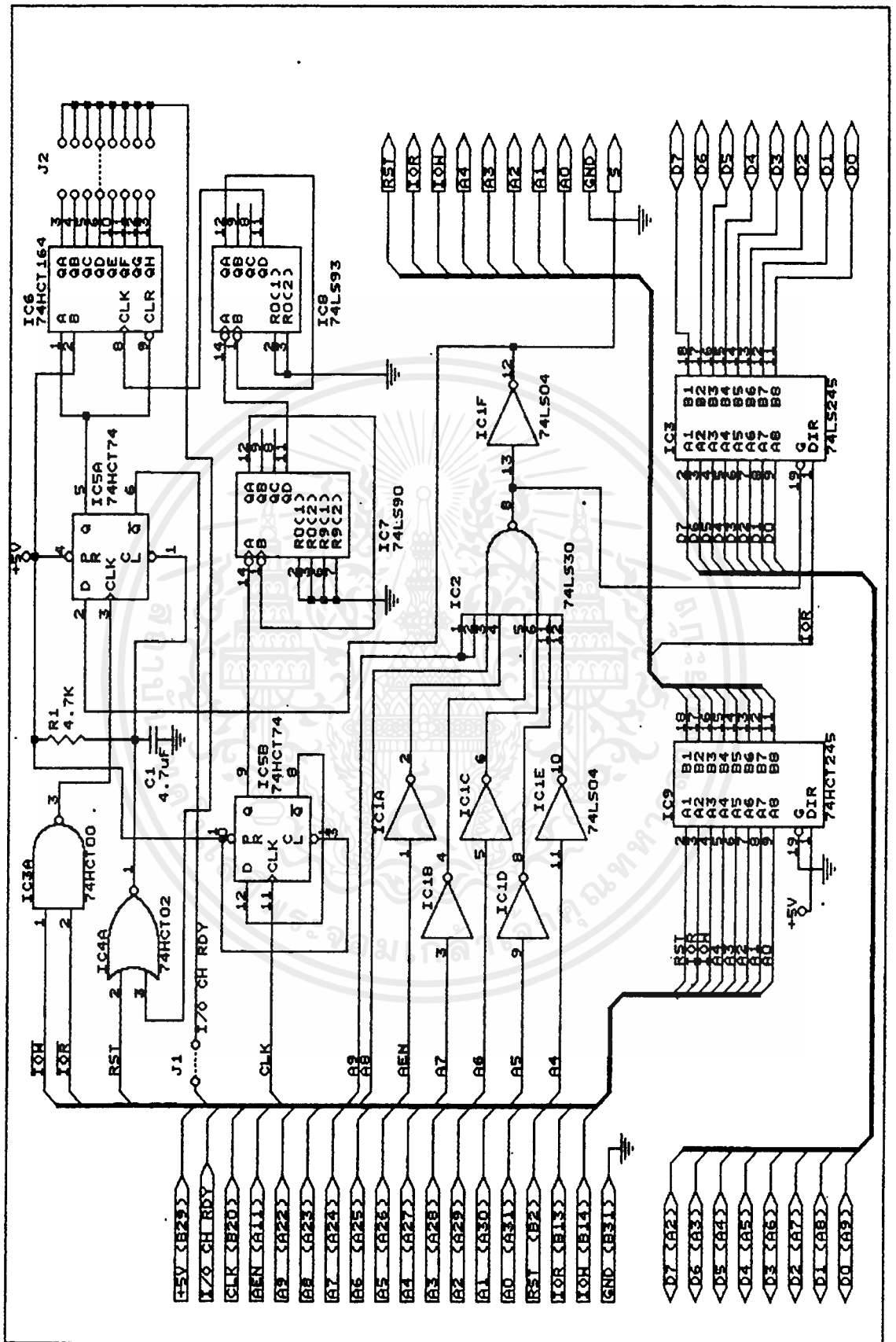
ส่วนของ I/O Port และ Interface card นี้ จะเป็นส่วนที่ใช้เชื่อมระบบทั้งหมดเข้ากับคอมพิวเตอร์ เพื่อใช้คอมพิวเตอร์ควบคุมระบบต่างๆ

10.1 I/O Ports

I/O พอร์ตจะใช้ไอซีสำเร็จรูปเบอร์ 8255 มาสร้างระบบพอร์ต ซึ่งใช้ไอซีทั้งหมด 6 ตัวด้วยกัน ตัวละ 3 พอร์ตก็จะได้พอร์ตทั้งหมด 18 พอร์ต แต่ใช้งานไม่หมดทุกพอร์ต. การถอดรหัสพอร์ตจะใช้ไอซี #74LS138 มาเป็นเลือกไอซีพอร์ต ส่วนการถอดรหัสหมายเลขพอร์ตอีกส่วนจะอยู่ใน interface card. วงจรของพอร์ตจะแสดงอยู่ในหน้าที่ 10-2 ซึ่งจะแสดงไว้เพียง 9 พอร์ตเท่านั้น ส่วนอีก 9 พอร์ตจะมีลักษณะเหมือนกันต่างกันตรงสายสัญญาณเลือกไอซีพอร์ตเท่านั้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10.2 Interface Card

วงจรรีจิสเตอร์เฟส จะแสดงในหน้าที่ 10-3 ซึ่งจะประกอบด้วยวงจรถอดรหัส หมายเลขพอร์ท จะถอดรหัสหมายเลขพอร์ทตั้งแต่หมายเลข 300 ถึง 31FH ซึ่งจะประกอบด้วยหมายเลขของพอร์ทที่ใช้งานจริง กับพอร์ทภายในไอซี 8255 เองที่ใช้เพื่อการควบคุมพอร์ทต่างๆ ให้เป็นพอร์ทอินพุท หรือเอาต์พุท ขึ้นอยู่กับรหัสที่ส่งเข้าไปใน control port ของ 8255.

ในวงจรของการ์ด interface นี้จะประกอบด้วยส่วนของ wait state อีกส่วนหนึ่ง มีจุดประสงค์เพื่อที่จะให้ระบบทำงานได้กับคอมพิวเตอร์ที่รัน ที่ความถี่สูงเกินกว่าอุปกรณ์บางตัวของระบบจะทำงานได้ทัน มีหลักการทำงานของ wait state คือ จะทำการหน่วงเวลา สัญญาณสำหรับการอ่านหรือเขียนออกไป โดยการให้ลอจิกแก่ขา I/O CH RDY ของคอมพิวเตอร์ นั่นคือช่วงเวลาที่จะหน่วงนั้นจะขึ้นอยู่กับ ระยะเวลาในการหน่วง ซึ่งในส่วนนี้จะใช้วงจรหารความถี่มาทำงาน ซึ่งประกอบด้วยไอซี 6, 7 และ 8.

ไซเคิลของการทำงาน ในการอ่านหรือเขียนกับพอร์ท ซึ่งเป็นอุปกรณ์ I/O จะใช้เวลาในกระบวนการ 4 ไซเคิลของสัญญาณนาฬิกาหลักที่ CPU ได้รับ ถ้าที่ขา I/O CH RDY มีลอจิกเป็น "0" จำนวนไซเคิลของกระบวนการติดต่อพอร์ทจะเพิ่มขึ้น นั่นก็คือจะเป็นการลดความถี่ที่จะส่งเข้าไปในสายเชื่อมโยง มีความถี่ต่ำลง.

สรุป

ในส่วนของ I/O Ports และ Interface นี้ ได้ออกแบบให้ใช้งานได้เต็มช่วงที่กำหนดให้ prototype มาตรฐานของ IBM PC. สัญญาณข้อมูลเข้าและออกจะมี การผ่านบัฟเฟอร์ทั้งหมด ในส่วนของ wait state นั้นจะใช้จัมเปอร์เพื่อที่จะสามารถเลือกจะใช้หรือไม่ใช้ wait state ได้ และเลือกช่วงเวลาของ wait state ได้.

หนังสืออ้างอิง

การอินเทอร์เฟส IBM PC

सानินทร์ ถาวรศาสนวงศ์ B.Eng., (KMITL)

ทินกร ดัก B.Eng., (KMITL)

พิสิทธ์เซ็นเตอร์ การพิมพ์ (PC)

คู่มือ/เทียบเบอร์ ไอซี TTL

ซี เอ็ดยูเคชั่น

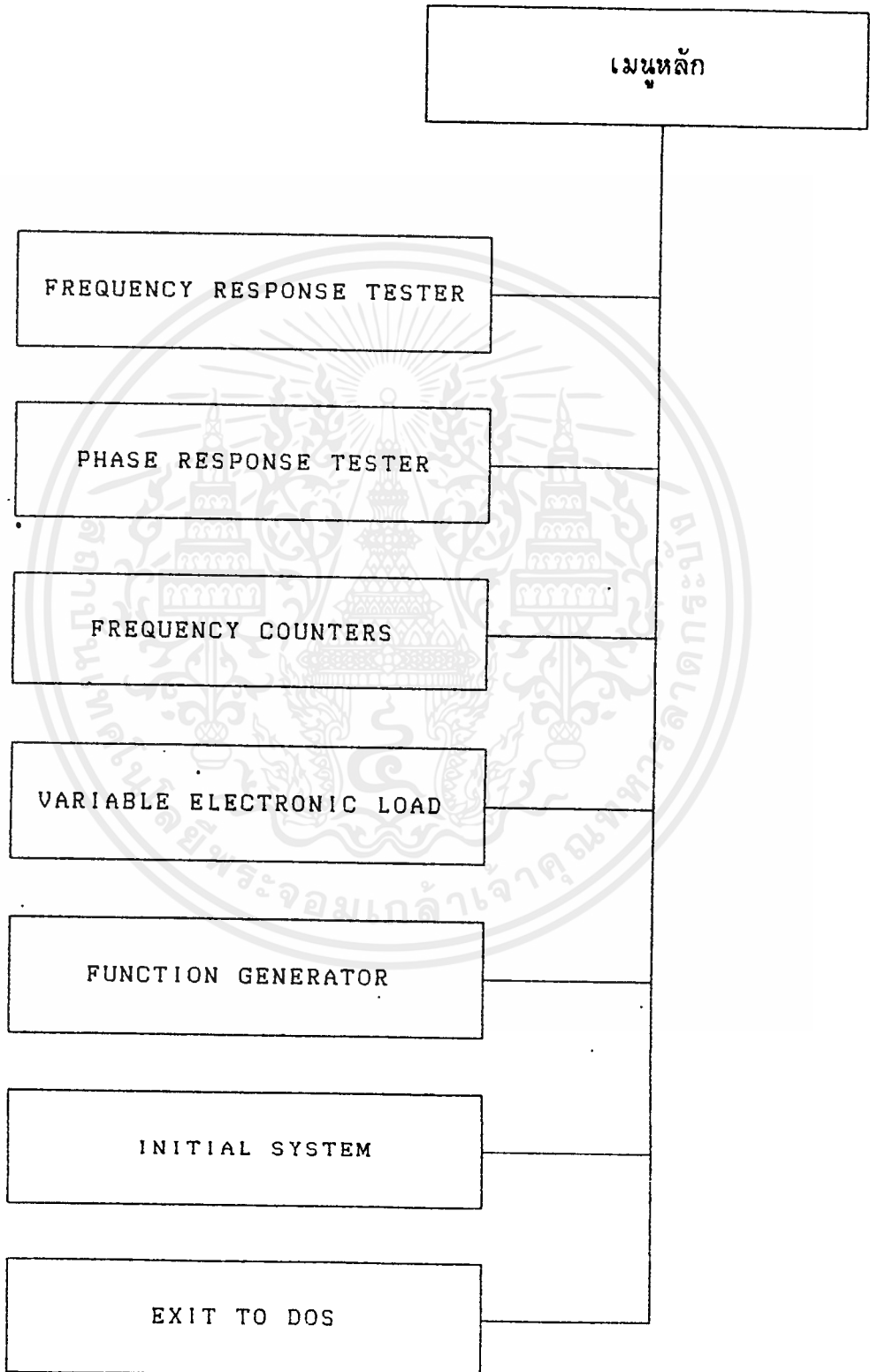
บทที่ 1 1

PROGRAM CONTROLLER

ในส่วนนี้จะกล่าวถึงเกี่ยวกับโปรแกรม ที่ใช้ควบคุมระบบ โปรแกรมจะถูกพัฒนา
บนภาษา PASCAL เป็น TURBO PASCAL Version 5.5 ของบริษัทบอร์แลนด์. ใน
การพัฒนาโปรแกรมนี้ จะอาศัยทำการทดลองโปรแกรมทีละส่วน ของแต่ละวงจรใน
project นี้ แล้วจึงนำมาเขียนเป็นโปรแกรมหลักรวมกันทั้งหมดอีกครั้งหนึ่ง. ในตอนนี้
จะขอล่าวถึงไฟล์ชาร์ตของโปรแกรมก่อนเป็นอันดับแรก. ระบบของโปรแกรมนั้นจะ
จัดทำเป็นลักษณะของเมนูให้เลือกว่าจะใช้งานในส่วนใดของระบบ จากนั้นโปรแกรม
ก็จะแยกไปทำงานในส่วนนั้น เมื่อเสร็จสิ้นกระบวนการแล้วก็จะกลับสู่เมนูอย่างเดิม.

11.1 MAIN MENU

ไฟล์ชาร์ตของโปรแกรมเมนูจะแสดงในหน้าที่ 11-2. ส่วนของ FREQUENCY
RESPONSE TESTER นั้นจะเป็นส่วนที่ทำงานเกี่ยวกับการวัดหาการตอบสนองต่อความ
ถี่. ส่วนของ PHASE RESPONSE TESTER นั้นจะทำงานเกี่ยวกับการวัดหาผลตอบ
สนองทางเฟส เมื่อความถี่เปลี่ยนไป. ส่วนของ FREQUENCY COUNTERS จะทำ
งานเกี่ยวกับการวัดความถี่. ส่วนของ VARIABLE ELECTRONIC LOAD จะทำงาน
เกี่ยวกับการสร้างค่าความต้านทาน เพื่อใช้ในการทดลองวงจรต่างๆ. ส่วนของ
FUNCTION GENERATOR จะเป็นส่วนที่ทำหน้าที่เกี่ยวกับการให้กำเนิดความถี่ ซึ่งจะ
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

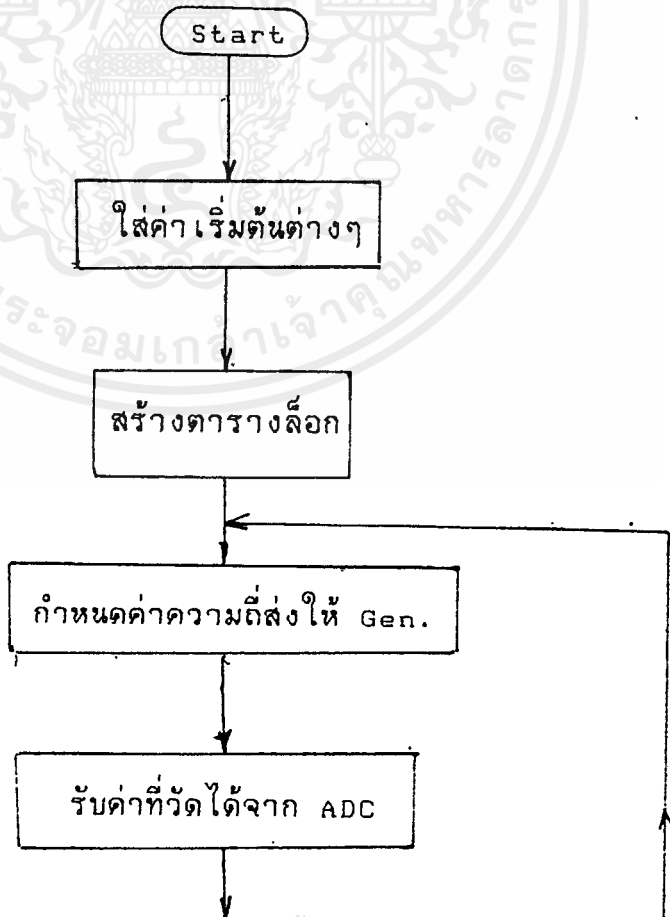


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่ข้อมูลใดๆ ที่มีการนำไปใช้
รูปที่ 11-1 แสดงไฟล์ชาร์ตของเมนูหลัก

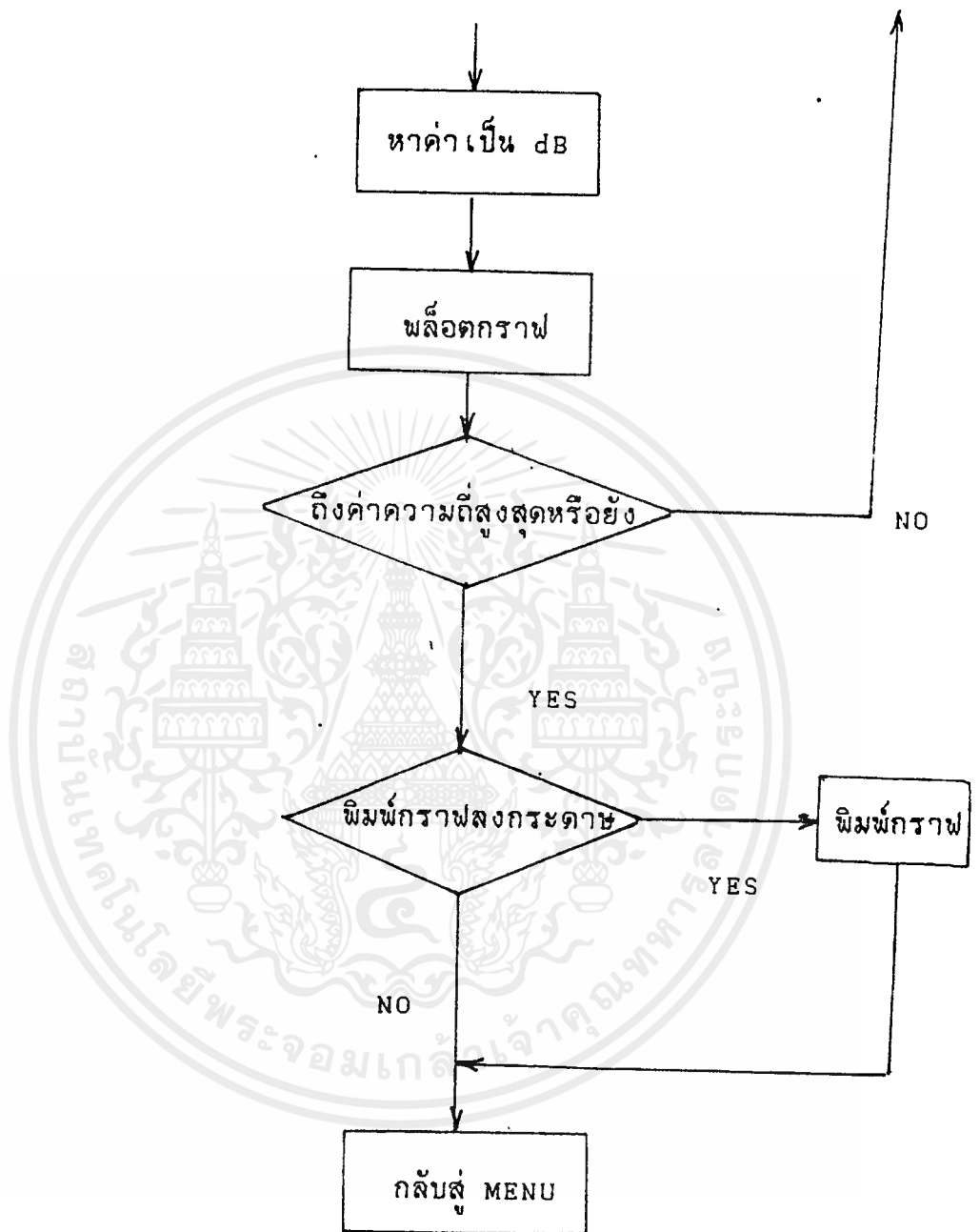
ให้รูปแบบของคลื่นได้ 2 แบบคือ ซ้าย และสี่เหลี่ยม และสามารถปรับเปลี่ยนขนาด อัมพลิจูดได้. ส่วนของ INITIAL SYSTEM จะเป็นส่วนที่ทำหน้าที่ SET ระบบต่างๆ ซึ่งจะทำการเซ็ทลักษณะของ I/O พอร์ตในกรณีที่ ระบบเกิดไฟดับหรือเปิดสวิตช์เพาเวอร์ของระบบ ทีหลังการรันโปรแกรม. ส่วนของ EXIT TO DOS จะเป็นส่วนที่ใช้ ออกจากโปรแกรม โดยจะทำการคืนค่าต่างๆ ที่กำหนดไว้ต่างออกไปจากปกติในโปรแกรม แล้วออกสู่ DOS. ในส่วนของโปรแกรมเมนูส่วนนี้ จะอยู่ในหน้า P-42 - P-43.

11.2 FREQUENCY RESPONSE TESTER PART

โปรแกรมในส่วนนี้ จะมีไฟล์ชาร์ตดังรูปที่ 11-2.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกรูปที่ 11-2 ไฟล์ชาร์ตของโปรแกรมวัดการตอบสนองคว่ำมีให้นำไปใช้

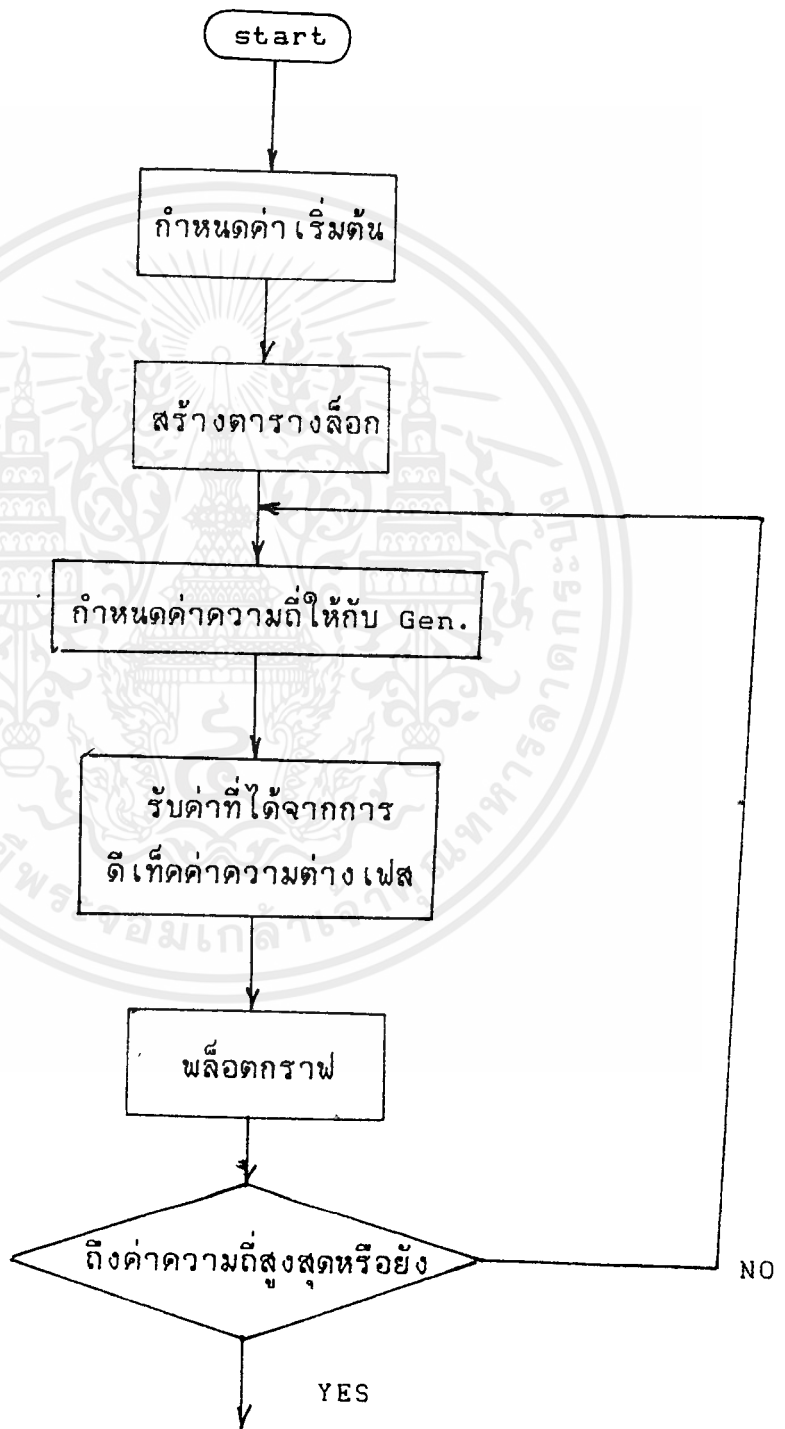


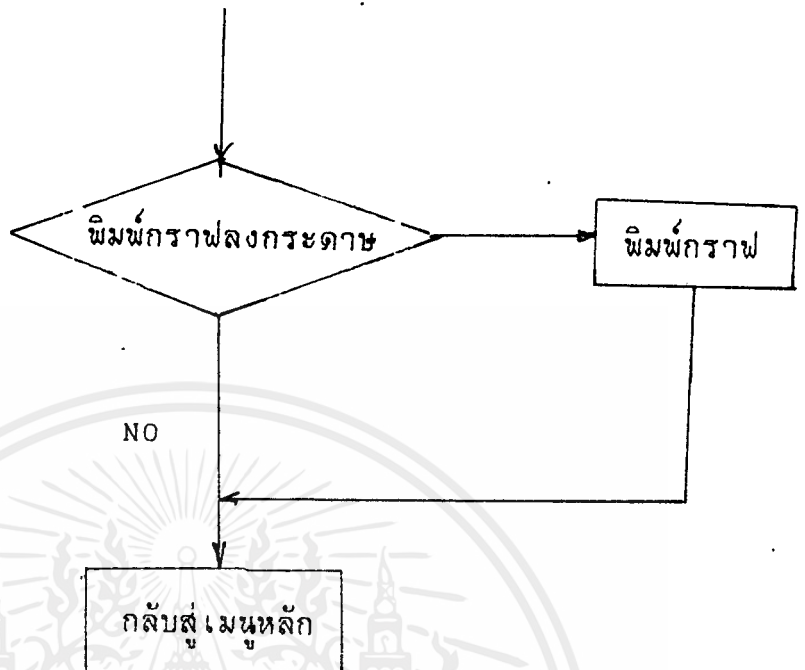
รูปที่ 11-2 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกระบวนการใส่ค่าเริ่มต้นต่างๆ นั้น โปรแกรมจะให้ทำการเปลี่ยนแปลงค่า โดยเริ่มจากการเปลี่ยนค่าความถี่เริ่มต้น, เปลี่ยนค่าสเกลตาราง dB ด้านสูง, เปลี่ยนค่าสเกลตาราง dB ด้านต่ำ และเปลี่ยนค่าอัมพลิจูดตามลำดับ โดยที่ให้โปรแกรมกำหนดค่าเริ่มต้นต่างๆ ไว้ก่อน ซึ่งที่ความถี่เริ่มต้นจะกำหนดไว้ที่ 10 Hz dB ด้านสูงกำหนดไว้ที่ 10 dB dB ด้านต่ำกำหนดไว้ที่ -10 dB และอัมพลิจูดกำหนดไว้ที่ 0 V. โปรแกรมการรับค่าการเปลี่ยนแปลงต่างๆ จะอยู่ใน procedure Freq-Res หน้าที่ P-18 ถึง P-21. ในส่วนของตารางสร้างตารางล็อกนั้น จะทำการสร้างตารางที่เป็นแบบ logarithm ขนาด 4 ช่วงหรือ 4 decade ซึ่งจะสามารถทดสอบย่านความถี่ได้ตั้งแต่ 10 Hz ถึง 100 KHz. Procedure ในการสร้างตารางล็อก จะอยู่ในหน้าที่ P-15 ถึง P-17 ชื่อ procedure Tablelog. ในรูปของการสแกนความถี่และพล็อตกราฟนั้น จะอยู่ใน procedure scanfreqdB ซึ่งจะเริ่มในหน้าที่ P-6 ถึง P-10. ในกระบวนการสแกนความถี่นั้น จะทำการคำนวณหาความถี่ที่เปลี่ยนไปในเชิง logarithm แล้วคำนวณหาค่าที่อยู่ในรูปของแรงดันที่จะไปควบคุมความถี่ จากนั้นนำค่าแรงดันที่คำนวณได้ แปลงเป็นค่าตัวเลขในเชิงดิจิตอล แล้วทำการแยกส่งให้กับพอร์ทที่เกี่ยวข้อง. ค่าแรงดันที่คำนวณได้จากค่าความถี่จะอยู่ในตัวแปร vr และค่าทางดิจิตอลที่จะส่งให้กับพอร์ทจะอยู่ในตัวแปร vr1 และ vr2 โดยที่ vr1 จะเป็นค่าด้าน LSB จะส่งให้กับพอร์ทหมายเลข ๓๐๘. ส่วน vr2 จะเป็นค่าทาง MSB จะส่งให้กับพอร์ทหมายเลข ๓๐๙. ส่วนพอร์ทหมายเลข ๓๐a จะเป็นพอร์ทสำหรับความคุมค่า capacitor timing. ทางด้านการวัดขนาดสัญญาณเพื่อนำมาหาอัตราส่วนนั้น จะทำการอ่านค่าจาก ADC ผ่านพอร์ทหมายเลข ๓๐4 และ ๓๐5 โดยที่หมายเลข ๓๐4 จะเป็นส่วนของทางด้านอินพุท (Vin) และหมายเลข ๓๐5 จะเป็นทางที่ใช้วัดทางเอาท์พุท (Vout). การพิมพ์กราฟลงบนกระดาษจะใช้โปรแกรม PIZZAZ มาช่วย.

11.3 PHASE RESPONSE TESTER PART





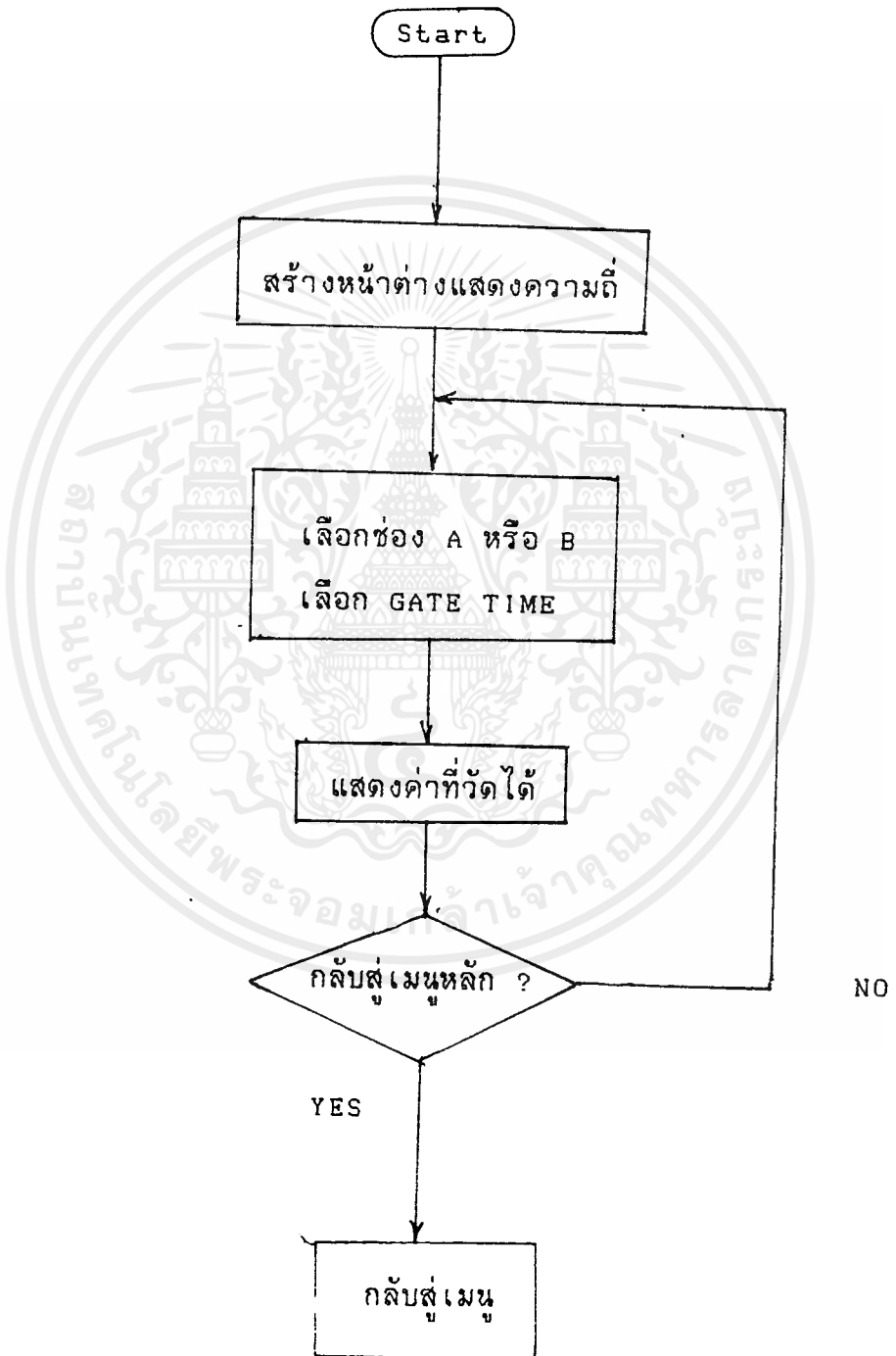
รูปที่ 11-3 (ต่อ)

ในส่วนของการวัดเฟสนี้ จะมีโครงสร้างโปรแกรมคล้ายกันกับ การวัดการตอบสนองความถี่ มีไฟล์ชาร์ตดังในรูปที่ 11-3 ในส่วนของการใส่ค่าเริ่มต้นนั้น จะกำหนดไว้ให้เปลี่ยนแปลงค่าสองค่าคือ ความถี่เริ่มต้นและขนาดของอัมพลิจูด มีโปรแกรมอยู่ในหน้าที่ P-21 ถึง P-23 ชื่อ procedure phasemeasurement. การสร้างตารางล๊อคนั้นจะเป็นโปรแกรมเดียวกันกับที่ใช้ในการหาการตอบสนองความถี่. ในส่วนของการสะแกนความถี่และพล็อตกราฟนั้น จะคล้ายกันกับการหาการตอบสนองความถี่ต่างกันตรงการรับค่าของผลที่ได้เข้ามาเท่านั้น. ในการรับค่าที่ได้จากการดิเทคเฟสจะรับค่าจาก ADC ผ่าน I/O พอร์ตหมายเลข ๓๓๘. การปรับแต่งค่าทางดิจิตอลนั้นจะใช้วงจร inverting amp มาช่วย เพราะ inverting amp จะให้เฟสทางเอาต์พุตต่างจากอินพุต 180 องศาที่แน่นอน และจะทำการปรับให้เส้นกราฟวิ่งที่เส้นสเกลที่ 180 องศาพอดี โดยปรับที่ภาค ADC.

ในส่วนของการพิมพ์กราฟ และกระบวนการต่อมาก็จะเหมือนกับ โปรแกรมที่แล้ว.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.4 FREQUENCY COUNTERs

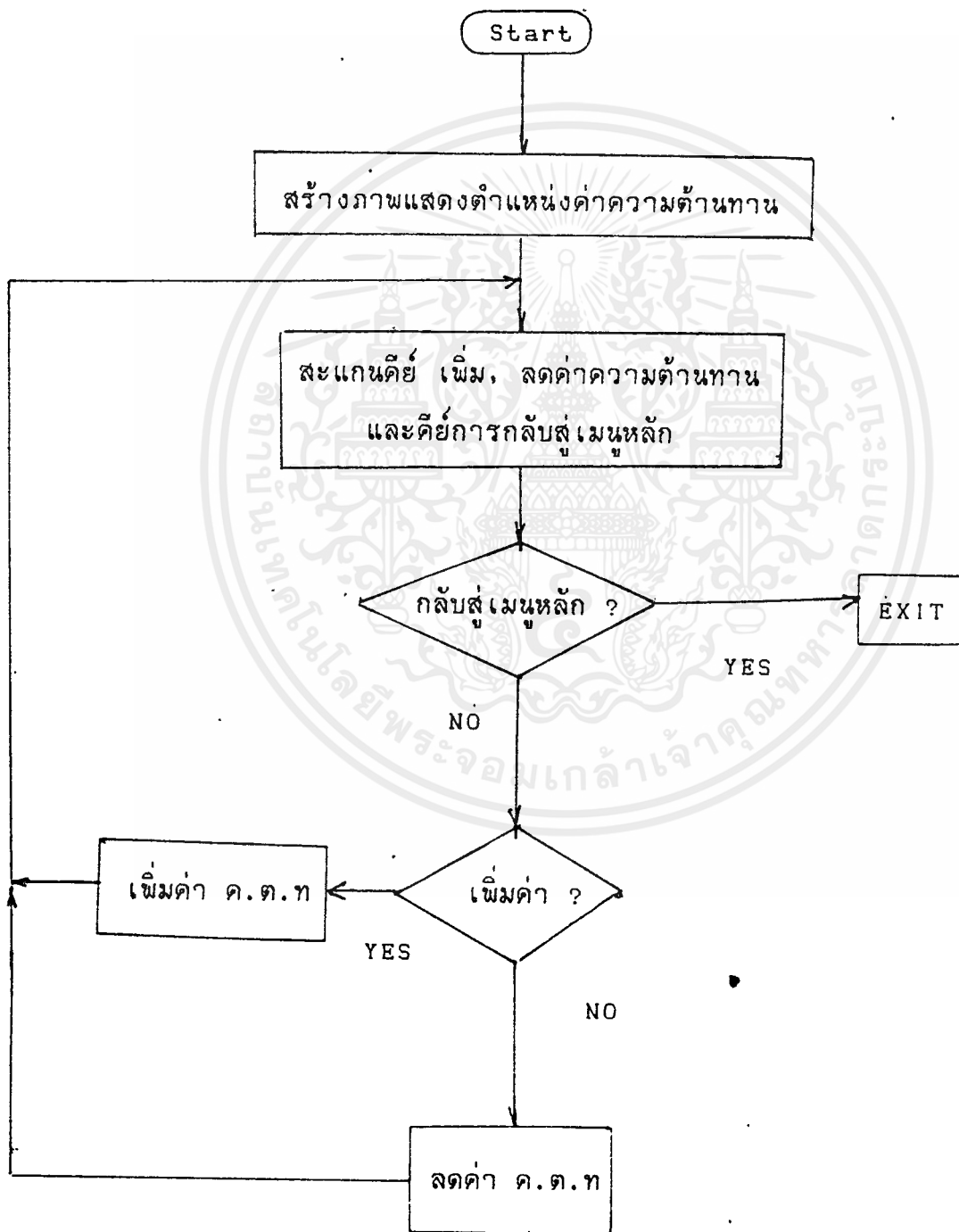


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากไฟล์ชาร์ตในรูปที่ 11-4 เป็นไฟล์ชาร์ตของการวัดความถี่. โปรแกรมในส่วนเริ่มต้นของการวัดความถี่จะอยู่ในหน้าที่ P-28 ถึง P-29 ชื่อ procedure FreqCount โปรแกรมจะเริ่มสร้างหน้าต่างเพื่อแสดงความถี่ แล้วเข้าสู่โปรแกรมน้อยๆที่เป็น procedure ชื่อ scancount ในหน้าที่ P-27 ถึง P-28 ใน procedure นี้จะเป็นส่วนที่ทำการสะแกนคีย์ต่างๆ เพื่อเลือกช่องที่จะวัด, เลือกเวลาของการปิดเปิด GATE ซึ่งมีสองค่าคือ 1s และ 0.1s, คีย์ของการเริ่มนับ และการออกสู่เมนูหลัก.

เมื่อกดคีย์ให้นับได้คือคีย์ "C" โปรแกรมก็จะไปรันใน procedure ที่ชื่อ dispfreq (ในหน้าที่ P-25 ถึง P-26) ซึ่งที่ procedure นี้ก็จะไปรันโปรแกรมที่เป็น procedure ที่ชื่อ Infreq (ในหน้าที่ P-24) ซึ่งจะเป็นการรับค่าความถี่ที่วัดเข้ามาได้ ตั้งแต่พอร์ทที่ ๓3๐e, ๓31๐ - 312 รวม 4 พอร์ทด้วยกัน. ด้วยเหตุที่แต่ละพอร์ทนั้นจะประกอบไปด้วยตัวเลขของ 2 หลักรวมกันอยู่และค่าที่ได้จะเป็นเลขฐานสิบที่เป็นผลรวมของหลัก(digit)ทั้ง 2 หลัก จึงต้องมีโปรแกรมเพื่อแยกเอาเลขของแต่ละหลักออกจากกัน และแปลงค่าให้ถูกต้องด้วย procedure ที่ชื่อ sepfreq ที่อยู่ในหน้าที่ P-24. Procedure สำหรับการแปลงค่านั้นจะอยู่ในหน้าที่ P-23 ถึง P-24 ชื่อ procedure dectohex. จากนั้นก็จะกำหนดตำแหน่งของแต่ละหลักให้ถูกต้องด้วยการคูณด้วย 1๐ - 1๐๐๐๐๐๐ แล้วทำการบวกตัวเลขทั้งแปดหลัก เข้าด้วยกัน เพื่อให้ง่ายต่อการแสดงผล ค่าที่ได้จากการบวกเข้าด้วยกันแล้วนี้จะ ถูกแก้ไขข้อผิดพลาดก่อนแสดงที่หน้าจอ จากนั้นก็จะกลับไปยัง procedure scancount อีกครั้ง เพื่อรอรับคีย์ต่อไป.

11.5 VARIABLE ELECTRONIC LOAD



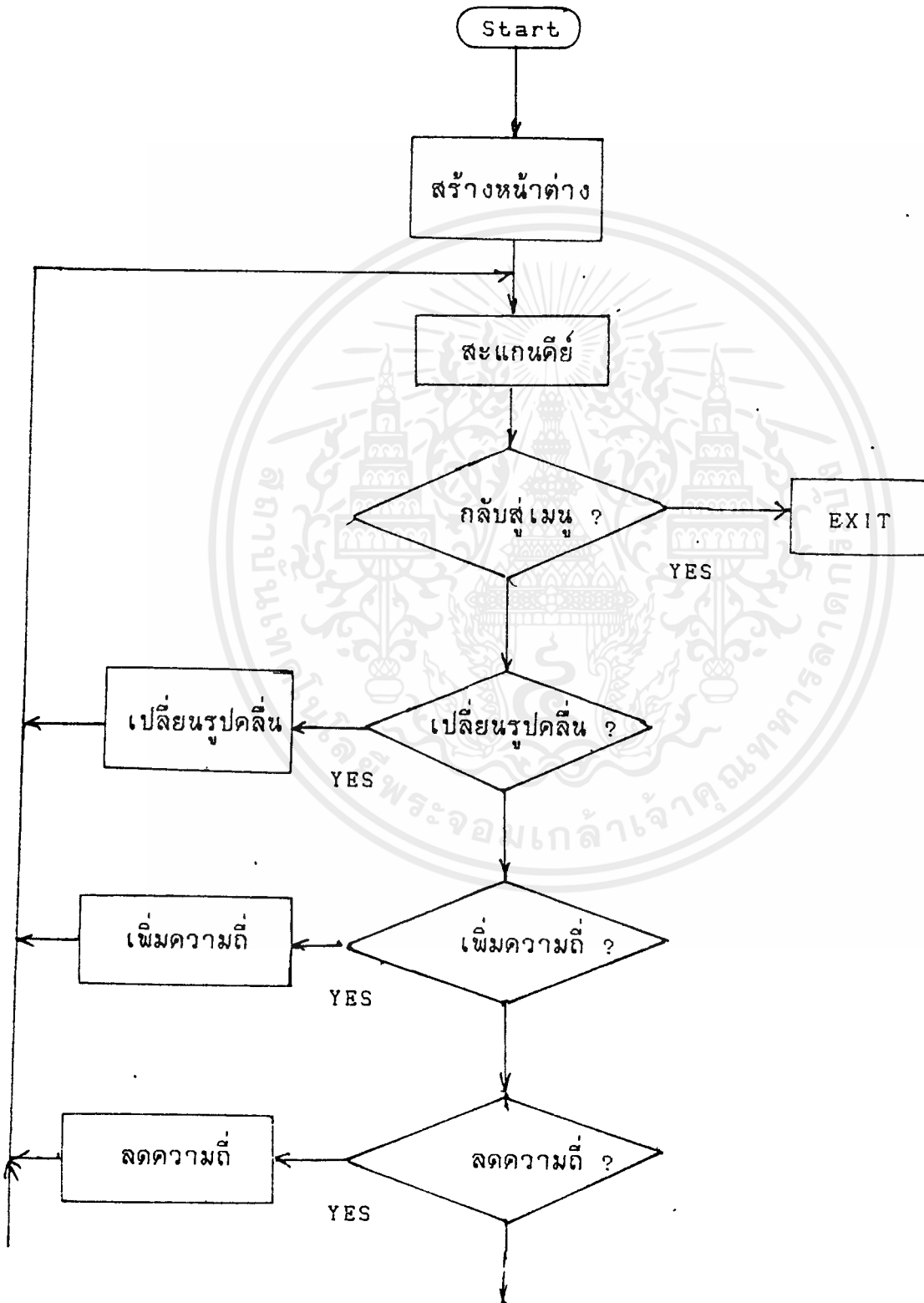
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ รูปที่ 11-5 ไฟล์ชาร์ตของการสร้างค่าความต้านทานโหลดครั้งที่มีการนำไปใช้

รูปที่ 11-5 จะเป็นไฟล์ชาร์ตของระบบการสร้างความต้านทาน ซึ่งจะมีโปรแกรมเป็น procedure ชื่อ load อยู่ในหน้าที่ P-30 ถึง P-32. โปรแกรมนี้จะทำงานในกราฟฟิกโหมด โดยจะทำการสร้างภาพต่างเพื่อใช้บอกผลการประมาณค่าของค่าความต้านทาน ด้วยเหตุเพราะไม่ทราบค่าของ ค่าความต้านทานที่แน่นอนได้. เมื่อสร้างภาพต่างๆ เสร็จแล้วก็จะรอรับการเลือกคีย์ ที่มีคีย์ของการเพิ่มค่า, คีย์ของการลดค่า และคีย์กลับสู่เมนูหลัก.

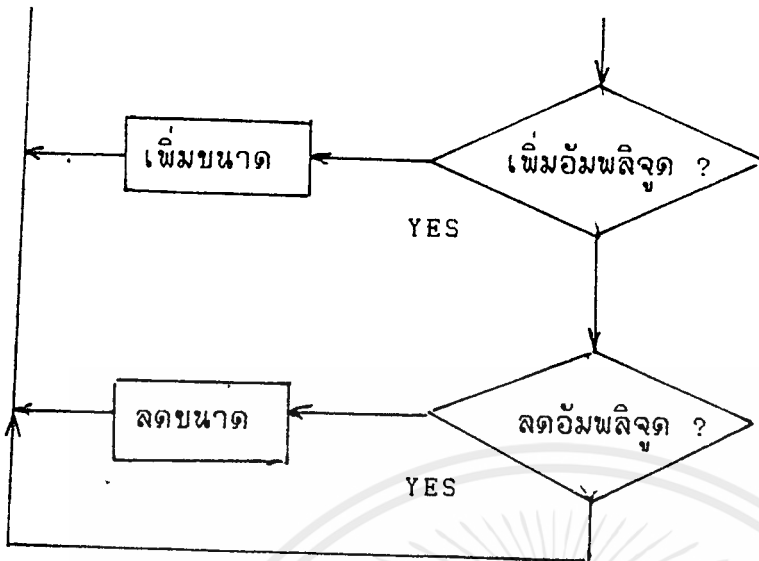
เมื่อกดคีย์เพื่อเพิ่มค่าความต้านทาน โปรแกรมก็จะไปทำงานใน procedure ที่ชื่อ Inc ที่แสดงอยู่ในหน้าที่ P-29 ถึง P-30 โปรแกรมจะทำการลบค่าตัวเลขที่จะส่งให้กับพอร์ทควบคุม (หมายเลข ๓๓๑ และ ๓๓๖) เหตุที่ต้องเป็นการลบค่านั้นก็เพราะว่าจะเป็นการลดค่าแรงดันที่จะป้อนให้กับขา Gate ของ MOSFET ถ้าแรงดันระหว่าง G กับ S ของ MOSFET ลดลงค่าความต้านทานของ MOSFET จะเพิ่มขึ้น. เมื่อทำการลบค่าแล้ว จะเปลี่ยนตำแหน่งของการประมาณค่าความต้านทาน และส่งค่าผลกลับไปยังพอร์ท ๓๓๑ และ ๓๓๖ ซึ่งจะมีการแยกค่าให้แต่ละพอร์ทก่อน.

เมื่อกดคีย์เพื่อลดค่าความต้านทาน โปรแกรมก็จะไปงานใน procedure ที่ชื่อ Dec ในหน้าที่ P-29 กระบวนการต่างๆ ก็จะเป็นเช่นเดียวกันกับการเพิ่มค่าความต้านทาน เพียงแต่จะเป็นการบวกค่าเพิ่ม เพื่อเพิ่มค่าแรงดันระหว่าง G กับ S ของ MOSFET ให้สูงขึ้น ซึ่งจะทำให้ค่าความต้านทานระหว่าง D กับ S ลดลง.

11.6 FUNCTION GENERATOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งรูปที่ 11-6 ไฟล์ชาร์ตของ Function Generator ทุกครั้งที่มีการนำไปใช้



รูปที่ 11-6 (ต่อ)

ในส่วนนี้จะ เป็นส่วนของการสร้างสัญญาณความถี่ หรือ generator ซึ่งจะผลิตความถี่ออกมาได้ทั้งสัญญาณซายน์ และสี่เหลี่ยม และปรับขนาดของอัมพลิจูดได้ มีโฟลล์-ชาร์ตดังในรูปที่ 11-6. โปรแกรมจะอยู่ในหน้าที่ P-39 ถึง P-41 เป็น procedure หลักของ function generator ที่ชื่อ funcgen.

โปรแกรมจะทำการสร้างหน้าต่างต่าง แสดงตัวหนังสือต่างๆแล้วเข้าสู่การเลือกคีย์ โดยที่โปรแกรมจะถูกเขียน ให้มีการผ่านคีย์หนึ่งตัวก่อนที่จะเข้าสู่ การเปลี่ยนแปลงค่าต่างๆ เพื่อป้องกันการกดคีย์เปลี่ยนแปลงค่าโดยไม่ตั้งใจ โดยจะกดคีย์ F1 จะเป็นการเข้าสู่ ส่วนของการเปลี่ยนแปลงความถี่. กด F2 จะเป็นการเข้าสู่ส่วนของการเปลี่ยนแปลงอัมพลิจูด. กด ESC จะเป็นการออกจากการเปลี่ยนแปลงค่าใดๆ. กด F3 จะเป็นการเปลี่ยนรูปแบบของคลื่น.

ถ้ากด F1 ซึ่งจะเป็นการเปลี่ยนความถี่ โดยที่โปรแกรมจะไปทำงานใน procedure ที่ชื่อ sqf ซึ่งมีโปรแกรมอยู่ในหน้าที่ P-34 ถึง P-37. ภายในโปรแกรม procedure นี้ก็จะแยกไปทำงานการเพิ่มค่า หรือลดค่าความถี่อีกครั้งหนึ่ง.

ถ้าเพิ่มความถี่ก็จะไปทำงานใน procedure ที่ชื่อ changeup มีโปรแกรมอยู่ในหน้าที่ P-34. ใน procedure changeup นี้ จะทำการบวกค่าความถี่ขึ้นพร้อม กับแสดงผลบนจอ แล้วไปทำงานใน procedure ของการจัดการตัวเลขที่ส่งให้กับพอร์ทควบคุม ที่ติดต่อกับวงจร generator ที่ชื่อ procedure sqw มีโปรแกรมอยู่ในหน้าที่ P-33 ถึง P-34. Procedure sqw นี้จะทำการคำนวณหาค่าแรงดัน VCO

ที่จะใช้กำหนดความถี่ แล้วแปลงเป็นค่าทางดิจิทัล แบ่งแยกส่งให้กับพอร์ทแต่ละพอร์ท ที่มีขนาด 8 บิต.

กระบวนการแบ่งแยกค่าตัวเลขเพื่อส่งให้กับพอร์ทคือ เมื่อได้ค่าแรงดัน VCO แล้ว จะหาค่าในทางดิจิทัลได้โดยการหารด้วย $1E-3$ เก็บไว้ในตัวแปร vr เพราะแต่ละระดับของ DAC จะมีค่า 1 mV นำค่าที่ได้มาหารด้วย 256 โดยไม่คิดเศษ และไม่มีการปัดเศษ ผลหารที่ได้จะเป็นค่าทาง MSB เก็บอยู่ในตัวแปร vr2 แล้วนำค่าของ vr2 คูณด้วย 256 เก็บไว้ในตัวแปร vrp นำ vr มาลบด้วย vrp จะได้ผลลัพธ์เป็นส่วนของ LSB เก็บในตัวแปร vr1 แล้วส่งให้กับพอร์ทต่อไป พอร์ททางด้าน MSB คือหมายเลข ๓๓๐9 ทางด้าน LSB คือหมายเลข ๓๓๐8.

ถ้าเป็นการลดความถี่ โปรแกรมจะไปทำงานใน procedure ที่ชื่อ change-down มีโปรแกรมอยู่ในหน้าที่ P-34 โดยจะทำการลดความถี่ลง จากนั้นก็จะทำกระบวนการเช่นเดียวกันกับการเพิ่มความถี่ ดังที่ได้กล่าวมาแล้วข้างต้น.

ในส่วนของการเพิ่มลดความถี่นี้จะมีทั้งแบบเพิ่มละเอียด และเพิ่มหยาบเพื่อทำการเปลี่ยนแปลงค่าความถี่ทำได้รวดเร็วขึ้น มีกระบวนการอันเดียวกัน แต่ค่าที่จะมาบวก หรือลบที่ละเอียดจะต่างกัน.

ถ้าจะเป็นการเพิ่มลดขนาดของอัมพลิจูด จะต้องกด F2 โปรแกรมจะไปทำงานใน procedure ที่ชื่อ sqamp มีโปรแกรมอยู่ในหน้าที่ P-37 ถึง P-39. เมื่อกดคีย์เพิ่มความถี่ โปรแกรมจะไปทำงานใน procedure changeampup มีโปรแกรมอยู่ในหน้าที่ P-37 ก็จะมีกระบวนการบวกค่าของแรงดันที่ต้องการเพิ่ม แล้วแปลงค่าให้อยู่ในรูปของดิจิทัล ส่งให้กับพอร์ทหมายเลข ๓๓๐2 ซึ่งเป็นพอร์ทที่ติดต่อกับวงจร ATTENUATOR.

ถ้าเป็นการลดขนาดอัมพลิจูด ก็จะไปทำงานใน procedure ที่ชื่อ change-ampdn ซึ่งมีโปรแกรมอยู่ในหน้าที่ P-37 จะมีกระบวนการต่างๆ เหมือนกันกับการเพิ่มค่าอัมพลิจูด แต่จะเป็นการลบค่าแรงดันลง.

11.7 INITIAL SYSTEM

ในส่วนนี้จะ เป็นโปรแกรมที่ใช้ในกรณี เกิดการขัดข้องขึ้นกับระบบ หรือเปิดไฟเข้าเครื่องภายหลังจากรันโปรแกรมควบคุมแล้ว จะได้ไม่ต้องออกจากโปรแกรม เพื่อรันโปรแกรมใหม่ เพราะโดยปกติแล้วเมื่อเริ่มรันโปรแกรม โปรแกรมจะถูกตั้งไว้ให้ setup ระบบก่อนเสมอ. Procedure ของการ set up ระบบจะอยู่ในหน้าที่ P-32. โปรแกรมจะทำการส่งค่าที่จะใช้กำหนดให้พอร์ตต่างๆ ใน 8255 ให้เป็นพอร์ตเป็นอินพุท หรือเอาต์พุท โดยส่งค่าควบคุมเข้าไปใน control port ของ 8255 โปรแกรมในส่วนนี้จะอยู่ในหน้าที่ P-1 ซึ่งจะได้แจ้งลักษณะและหน้าที่ของแต่ละพอร์ตไว้หมดแล้ว.

สรุป

ในโปรแกรมทั้งหมดนี้ ยังมีส่วนของ procedure อื่นๆ ที่ทำหน้าที่สนับสนุนการทำงานของโปรแกรมทั้งหมด อยู่อีกมากแต่จะไม่ขอกล่าวอธิบายในที่นี้ เพราะเป็นส่วนกระบวนการง่ายๆ และไม่ให้เนื้อหาในการอธิบายโปรแกรมมากเกินไป.

และโปรแกรมทั้งหมดนี้ เป็นโปรแกรมที่พัฒนาขึ้นเพื่อดูผลการทำงาน ของระบบเป็นส่วนใหญ่ ซึ่งจะต้องมีการพัฒนาต่อไปอีก.

ค่าผิดพลาดต่างๆ ของระบบ จะทำการแก้ไขด้วยโปรแกรม ดังนั้นถ้ามีการปรับแต่งจุดใดๆ ในระบบแล้ว จะทำให้ผลที่ได้ต่างๆ ผิดไป ต้องแก้ในส่วนของโปรแกรมด้วยเช่นกัน.

การควบคุมพอร์ตใน 8255 สามารถหาดูได้ตามหนังสือที่เกี่ยวกับ อุปกรณ์สนับสนุน ไมโครโปรเซสเซอร์ต่างๆ ไป.

Program project;

(*

Programed by Wutthilert Rungchai
Telecommunications Industrial Technology
Faculty of Engineering KMIT'L

*)

uses crt,dos,graph,font,driver;

label lp;

var fl,upper,lower,ampl : real;

Procedure Initial; { Set up I/O ports of #8255 }

begin

{ 302 (C) Out Control Amplitude,
304 (A) In ADC1; 305 (B) In ADC2; 306 (C) Out Control Load,
308 (A) Out LSB Control Freq.; 309 (B lsb) Out MSB Control Freq.
30A (C lsb) Out Control Relays.
30d (B) Out Control : D0 ADC, D1 Load, D2 SIN or SQ;
30e (C) In Freq. Frist digit
310 (A) In Freq. Third digit; 311 In Freq. Fifth digit;
312 (C) In Freq. Seventh digit;
314 (A) Out Control : D0 0.5/5 Hz; D1,D2 : 00 200KHz in,
01 Freq2, 10 Freq1, 11 Phase Measurment; }

port[\$303] := \$90; { [A]:Input, [B]:Output, [C]:Output}

port[\$307] := \$92;

port[\$30b] := \$80;

port[\$30f] := \$89;

port[\$313] := \$9b;

port[\$317] := \$80;

port[\$302] := \$00; { Set Minimum Amplitude }

port[\$308] := \$00; { Set Minimum Frequency }

port[\$309] := \$00; { "-----" }

```

port[$30a] := $01; { "-----" }
port[$30d] := $04; { Set Mode Sine Wave }
end;

Procedure Opengraph; { Into graphic mode }
var gd,gm,vgadriver,font1,font2,font3,font4 : integer;
begin
    vgadriver:= registerbgidriver(@egavgadriver);
    font1 := registerbgifont(@sansfont);
    font2 := registerbgifont(@tripfont);
    font3 := registerbgifont(@gothfont);
    font4 := registerbgifont(@littfont);
    gd := detect;
    initgraph(gd,gm,'');
end;

{ Set cursor on }
Procedure Oncursor;
var cursormode : integer Absolute $0040:$0060;
    vport : integer Absolute $0040:$0063;
begin
    port[vport] := 10;
    port[vport+1] := hi(cursormode) and $df;
    port[vport] := 11;
    port[vport+1] := lo(cursormode);
end;

{ Set cursor off }
procedure offcursor;
var cursormode : integer Absolute $0040:$0060;
    vport : integer absolute $0040:$0063;
begin
    port[vport] := 10;

```

```

port[vport+1] := hi(cursormode) or #20;
port[vport]   := 11;
port[vport+1] := lo(cursormode);

end;

{ Creating background color for text mode }
procedure Background;
type ScreenArray = array[1..25,1..80,1..2] of char;
var coloscreen : ScreenArray Absolute $B800:$0000;
    row,col : integer;
begin
    window(1,1,80,25);
    for row := 1 to 80 do
    begin
        for col := 1 to 25 do
        begin
            coloscreen[col,row,1] := #219;
            coloscreen[col,row,2] := #7;
        end;
    end;

    textattr := #7f;
    gotoxy(30,2); write('Industrial Technology');
    gotoxy(30,3); write('Faculty Of Engineering');
    gotoxy(22,4); write('King Mongkut''s ');
    gotoxy(37,4); write('Institute Of Technology');
    gotoxy(35,5); write('Ladkrabang');
    textattr := #0f;

end;

Procedure Error;

begin
    sound(1000); delay(500);
    nosound;

```

```

end;

{ Make border or window }
Procedure Block(x,y,x1,y1:integer);
var i : integer;
begin
    textattr := #0e;           { Color of border }
    gotoxy(x,y); write(#219);
    gotoxy(x,y1); write(#219);
    for i := x+1 to x1-1 do
    begin
        gotoxy(i,y); write(#223);
        gotoxy(i,y1); write(#220);
    end;
    gotoxy(x1,y); write(#219);
    gotoxy(x1,y1); write(#219);
    for i := y+1 to y1-1 do
    begin
        gotoxy(x,i); write(#219);
        gotoxy(x1,i); write(#219);
    end;
end;
end;

```

```

{ Make shadow for border or window }
Procedure shadow(x,y,x1,y1:integer);
type position = array[1..25,1..80,1..2] of char;
var colorpst : position absolute #b800:#0000;
    i,j : integer;
begin
    for j := x+4 to x1+4 do
    begin
        for i := y+1 to y1+1 do
        begin

```

```

        colorpst[i,j,1] := #219;
        colorpst[i,j,2] := #02; { Color of shadow }
    end;
end;
end;

```

{ Clear inside border or window }

```

Procedure clearly(x,y,x1,y1:integer);

```

```

var i,j : integer;

```

```

begin

```

```

    window(x+1,y+1,x1-1,y1-1); { Set bound window }

```

```

    clrscr;

```

```

    window(1,1,80,25); { Clear bound window }

```

```

end;

```

{ Indreat amplitude }

```

procedure amplup(am:real);

```

```

var i,amp : integer;

```

```

begin

```

```

    am := (am/0.107); { Set analogue to digital value }

```

```

    amp := round(am); { Set to integer }

```

```

    for i := 0 to amp do { Delay increating of amplitude }

```

```

    begin

```

```

        port[$302] := i;

```

```

        delay(10);

```

```

    end;

```

```

end;

```

{ Decreat amplitude }

```

procedure ampldown(am:real);

```

```

var i,amp : integer;

```

```

begin

```

```

    am := (am/0.078);

```

```

amp := round(am);
for i := amp downto 0 do
begin
    port[$302] := i;
    delay(10);
end;
end;

```

```

procedure scanEsc(var code: byte);

```

```

var regs:registers;

```

```

begin

```

```

    regs.ah := $01;

```

```

    intr ($16,regs); { Interrupt 16, mode 1 }

```

```

    code := regs.al;

```

```

end;

```

```

{ Scan frequency for Frequency response test }

```

```

procedure scanfreqdB(f1,ampl,upper,lower:real; xmn,ymn:integer);

```

```

label loop1,loop2;

```

```

var i,xa,ya,x,y,ctrelay,flsb,fmsb,center,z,max : integer;

```

```

    k,f,f1,c,vr,vr1,vr2,vrp,factor,a,b,dB,ADC1,ADC2:real;

```

```

    st1,st2:string;

```

```

    code : byte;  regs : registers;

```

```

begin

```

```

    amplup(ampl);          { Up amplitude of signal }

```

```

    dB := (upper-lower)/6; { Find dB per channel in vertical }

```

```

    a := lower*-1;

```

```

    a := (a/dB)*50;        { 50 pions ts per channel }

```

```

    center := round(a);

```

```

    b := 50/db;

```

```

    f := f1;

```

```

    x := xmn; ya := ymn+300;

```

```

    {start}

```

```

if f <= 40 then begin
    c := 3.3E-6; ctrelay := $01; factor := 2.95 end;

if (f > 40) and (f <= 400) then begin
    c := 0.362E-6; ctrelay := $02; factor := 2.7 end;

vr := 10000*c*f*factor;
vr := round(vr/(1E-3));
vr2 := int(vr/256); { get MSB and no over 15 or $0f}
vrp := 256*vr2;    { get LSB }
vr1 := vr-vrp;
flsb := round(vr1); { Real to Integer }
fmsb := round(vr2); { Real to Integer }
port[$308] := flsb; { Out port }
port[$309] := fmsb; { " " }
port[$30a] := ctrelay; { " " }
delay(50);
port[$30d] := $05; delay(50);
port[$30d] := $04; { Make pulse for start ADC }
ADC1 := port[$304];
if ADC1 = 0 then ADC1 := 1;
    ADC1 := ADC1*0.0585;
ADC2 := port[$305];
if ADC2 = 0 then ADC2 := 1;
    ADC2 := ADC2*0.0585;
a := 20*ln(adc2/adc1)/ln(10); { Calculate to dB }
y := round(a*b);
y := ya-y-center;
if y >= ya then y := ya;
if y <= (ya-300) then y := (ya-300);
moveto(x,y);

repeat

```

```

scanEsc(code);
if code = 27 then
begin
    ampldown(ampl);exit
end;
f1 := f;
for i := 1 to 9 do
begin
    k := 120*(ln((i+1)/i)/ln(10)); { Find value of logarithm }
    xa := round(k); { Find number points per channel }
    f1 := f1/xa;
    xa := x + xa; { set xa an end point channel }
    repeat
    f := f+f1;
    if f >= 200000 then f := 200000; { Limit Hi Freq. }
    if f <= 40 then begin
        c := 3.3E-6; ctrely := $01; factor := 2.95 end;
    if (f > 40) and (f <= 400) then begin
        c := 0.362E-6; ctrely := $02; factor := 2.7 end;
    if (f > 400) and (f <= 1000) then begin
        c := 7E-9; ctrely := $04; factor := 2.9 +
            ((f-400)/600) end;
    if (f > 1000) and (f < 12000) then begin
        c := 7E-9; ctrely := $04; factor := 3.9 end;
    if f >= 12000 then begin
        c := 560E-12; ctrely := $00; factor := 3.1 end;
    if f >= 30000 then begin
        c := 560E-12; ctrely := $00; factor := 3.3 end;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if f >= 200000 then f := 200000;    { Limit Hi Freq. }
vr := 10000*c*f*factor;
vr := round(vr/(1E-3));
vr2 := int(vr/256); { get MSB and no over 15 or #0f}
vrp := 256*vr2;    { get LSB }
vr1 := vr-vrp;
flsb := round(vr1); { Real to Integer }
fmsb := round(vr2); { Real to Integer }
port[$308] := flsb;
port[$309] := fmsb;
port[$30a] := ctrelay;
delay(100);
port[$30d] := $05; delay(100);
port[$30d] := $04; { Make pulse for start ADC }
ADC1 := port[$304];
if adc1 = 0 then adc1 := 1;
adc1 := adc1*0.058;
ADC2 := port[$305];
if adc2 = 0 then adc2 := 1;
adc2 := adc2*0.058;
a := 20*ln(adc2/adc1)/ln(10); { Calculate dB type }
y := round(a*b);
y := ya-y-center;
if y >= ya then y := ya;
if y <= ya-300 then y := ya-300;
x := x + 1;
scanEsc(code);
if code = 27 then
begin
    ampldown(ampl); exit
end;
lineto(x,y);

```

```

        until x >= xa;
    end;
    until (x >= xmn + 480);
    ampldown(ampl);
    sound(1200);
    delay(400);
    nosound
end;

```

```

{ Procedure Scan Frequency For Phase measurement }

```

```

procedure scanfreqph(f1,ampl,upper,lower:real; xmn,ymn:integer);
label loop1,loop2;
var i,xa,ya,x,y,ctrelay,f1sb,fmsb,xtp,ytp,center,z,pt1,pt2,
    pt3,pt4 : integer;
    k,f,f1,c,vr,vr1,vr2,vrp,factor,a,b,dgt,ph : real;
    st1,st2 : string;
    code,ct : byte; regs : registers;
begin
    amplup(ampl);
    ct := $0c;
    port[$30d] := ct; { Set Sine Wave }
    port[$314] := $01; { Set Phase Measurement And gate = 0.1 sec.}
    ph := (upper-lower)/6; { Find zero level }
    a := lower*(-1); { " " }
    a := (a/ph)*50; { " " }
    center := round(a); { " " }
    b := ph/50; { A degree per point }
    f := f1;
    x := xmn; ya := ymn+300;
    {start}

```

```

if f <= 40 then begin
    c := 3.3E-6; ctrely := $01; factor := 2.95 end;

if (f > 40) and (f <= 400) then begin
    c := 0.362E-6; ctrely := $02; factor := 2.7 end;

vr := 10000*c*f*factor;    { R*C*f*Factor }
vr := round(vr/(1E-3));
vr2 := int(vr/256); { get MSB and no over 15 or $0f}
vrp := 256*vr2;    { get LSB }
vr1 := vr-vrp;
flsb := round(vr1); { Real to Integer }
fmsb := round(vr2); { Real to Integer }
port[$308] := flsb;
port[$309] := fmsb;
port[$30a] := ctrely;

ct := ct OR $80; { Set bit 8th for make pluse start ADC }
port[$30d] := ct;
delay(50);
ct := ct AND $0c; { Clear bit 8th }
port[$30d] := ct;
dgt := port[$300];
dgt := dgt/1.1;
y := round(dgt);
y := ya+y-center;
if y >= ya then y := ya;
if y <= (ya-300) then y := (ya-300);
moveto(x,y);
repeat
scanEsc(code);
if code = 27 then
begin

```

```

        ampldown(ampl);exit
end;
setcolor(yellow);
f1 := f;
for i := 1 to 9 do
begin
    k := 120*(ln((i+1)/i)/ln(10));
    xa := round(k); { Find number points per channel }
    f1 := f1/xa;
    xa := x + xa; { set xa is end point channel }
    repeat
    f := f+f1;
    if f <= 40 then begin
        c := 3.3E-6; ctrelay := $01; factor := 2.95 end;
    if (f > 40) and (f <= 400) then begin
        c := 0.362E-6; ctrelay := $02; factor := 2.7 end;
    if (f > 400) and (f <= 1000) then begin
        c := 7E-9; ctrelay := $04; factor := 2.9 +
        ((f-400)/600) end;
    if (f > 1000) and (f < 12000) then begin
        c := 7E-9; ctrelay := $04; factor := 3.9 end;
    if f >= 12000 then begin
        c := 560E-12; ctrelay := $00; factor := 3.1 end;
    if f >= 30000 then begin
        c := 560E-12; ctrelay := $00; factor := 3.3 end;
    if f >= 200000 then f := 200000; { Limit Hi Freq. }
    vr := 10000*c*f*factor;

```

```

vr := round(vr/(1E-3));
vr2 := int(vr/256); { get MSB and no over 15 or $0f}
vrp := 256*vr2;    { get LSB }
vr1 := vr-vrp;
flsb := round(vr1); { Real to Integer }
fmsb := round(vr2); { Real to Integer }
port[$308] := flsb;
port[$309] := fmsb;
port[$30a] := ctrelay;
ct := ct OR $80; { Set bit 8th for make pluse start ADC }
port[$30d] := ct;
delay(50);
ct := ct AND $0c; { Clear bit 8th }
port[$30d] := ct;
dgt := port[$300];
dgt := dgt/1.1;
y := round(dgt);
y := ya+y-center;
if y >= ya then y := ya;
if y <= ya-300 then y := ya-300;
x := x + 1;
scanEsc(code);
if code = 27 then
begin
    ampldown(ampl); exit
end;
lineto(x,y);
until x >= xa;
end;
until (x >= xmn + 480) or (f >= 200000);
ampldown(ampl);
sound(1200);
delay(400);

```

```

        nosound
    end;

    procedure ScaledG(upper,lower:real; xmn,ymn:integer);
    var k : real;
        xa,ya,xmx,ymx,i : integer;
        st1,st2 : string;
    begin
        settextstyle(3,0,2);
        outtextxy(xmn+140,ymn-70,'Phase Response Test');
        settextstyle(2,0,5);
        k := (upper-lower)/6;
        ya := ymn-3;
        outtextxy(xmn-45,ymn-20,'Phase');
        for i := 1 to 7 do
        begin
            str(upper:1:2,st1);
            if upper >= 100 then xa := xmn-53;
            if (upper < 100) and (upper >= 10) then xa := xmn-45;
            if (upper < 10) and (upper >= 0) then xa := xmn-37;
            if (upper < 0) and (upper > -10) then xa := xmn-70;
            if (upper <= -10) and (upper > -100) then xa := xmn-53;
            if upper < -99.999 then xa := xmn - 60;
            outtextxy(xa,ya,st1);
            ya := ya+50;
            upper := upper-k;
        end;
    end;

    procedure ScaledB(upper,lower:real; xmn,ymn:integer);
    var k : real;
        xa,ya,xmx,ymx,i : integer;
        st1,st2,st3 : string;

```

```

begin
    settextstyle(3,0,2);
    outtextxy(xmn+110,ymn-70,'Frequency Response Test');
    settextstyle(2,0,5);
    k := (upper-lower)/6;
    ya := ymn;
    outtextxy(xmn-25,ymn-20,'dB');
    for i := 1 to 7 do
        begin
            str(upper:3:2,st1);
            if (upper >= 0) and (upper < 10) then xa := xmn-37;
            if (upper >= 10) and (upper < 100) then xa := xmn-45;
            if upper >= 100 then xa := xmn-53;
            if (upper < 0) and (upper > -10) then xa := xmn -45;
            if (upper <= -9.99) and (upper > -100) then xa := xmn-53;
            if (upper < -99.99) or (upper = -100) then xa := xmn-61;
            outtextxy(xa,ya-3,st1);
            ya := ya+50;
            upper := upper-k;
        end;
    end;

    procedure Freqlabel(xmn,ymn:integer; fl :real);
    var xmx,ymx,i:integer; st1:string;
        k:real;
    begin
        outtextxy(xmn+190,ymn+330,'Scale : x');
        str(fl:1:0,st1);
        outtextxy(xmn+270,ymn+330,st1);
    end;

    procedure Tablelog(fl,upper,lower,ampl: real; id : integer);
    var gd,gm,Freql,a :integer;

```

```

xmn,ymn,xmx,ymx,i,j,xa,ya: integer;
st1,st2,st3 : string;
k : real; key : char;
dd,mm,yy,dw : word;

begin
  opengraph;
  xmn := 100; ymn := 100;
  xmx := getmaxx; ymx := getmaxy;
  ya := 0;
  setlinestyle(1,$0,0);
  setbkcolor($03);
  for i := 1 to 7 do
  begin
    line(xmn,ya+ymn,xmn+480,ya+ymn);
    ya := ya+50;
  end;
  a := xmn;
  for i := 1 to 4 do
  begin
    for j := 2 to 10 do
    begin
      k := 120*(ln(j/(j-1)))/(ln(10));
      ya := round(k);
      line(a+ya,ymn,a+ya,400);
      a := a+ya;
    end;
  end;

  setlinestyle(0,0,3);           {set bardor}
  rectangle(xmn,ymn,xmn+480,ymx-79);
  setlinestyle(0,0,0);
  getdate(yy,mm,dd,dw);
  settextstyle(2,0,5);

  str(yy,st1); str(mm,st2); str(dd,st3);

```

```

outtextxy(xmn-3,ymn+310,'1');
outtextxy(xmn+117,ymn+310,'10');
outtextxy(xmn+237,ymn+310,'100');
outtextxy(xmn+357,ymn+310,'1K');
outtextxy(xmn+477,ymn+310,'10K');
outtextxy(xmn+20,ymn-30,'Measuring Object :');
outtextxy(xmn+295,ymn-30,'Date D/M/Y : / / ');
outtextxy(xmn+396,ymn-30,st3);
outtextxy(xmn+420,ymn-30,st2);
outtextxy(xmn+444,ymn-30,st1);
freqlabel(xmn,ymn,f1);
if id = 1 then scaledB(upper, lower, xmn, ymn);
if id = 2 then scaledg(upper, lower, xmn, ymn);
if id = 1 then scanfreqdb(f1, ampl, upper, lower, xmn, ymn);
if id = 2 then scanfreqph(f1, ampl, upper, lower, xmn, ymn);
setcolor($Of);
outtextxy(xmn+50,ymn+360,'Esc : Exit');
outtextxy(xmn+200,ymn+360,'Print Screen : Hard Copy');
repeat
key := readkey;
until key = #27;
closegraph;
end;

```

{ Increat or Decreat variable }

```

Procedure Count(var counter,min,max,c:real; x1,y1:integer;
var key1:char);

```

```

var key :char;

```

```

begin

```

```

key1 := #0;

```

```

repeat

```

```

gotoxy(x1,y1); write(' ');

```

```

gotoxy(x1,y1); write(counter:0:2);

```

```

key := readkey;
if key = #72 then counter := counter + c;
if key = #80 then counter := counter - c;
if counter > max then counter := min;
if counter < min then counter := max;
until (key = #27) or (key = #13) ;
if key = #13 then exit;
if key = #27 then key1 := #27;
end;

```

```

{ Frequency response test }
Procedure FreqRes;
label loop,loop1,loop2,loop3,loop4;
const x1 = 19; y1 = 7; x2 = 56; y2 = 17; id = 1;
var i,code,xp,yp,amp : integer;
    fl,upper,lower,ampl,min,max,c:real; key,key1 : char;
begin
    fl := 10; upper := 10; lower := -10; ampl := 0;
    code := 0;
    loop4:
    offcursor;
    background;
    shadow(x1,y1-2,x2,y2-2);
    block(x1,y1,x2,y2);
    'clearly(x1,y1,x2,y2);
    textattr := $7f;
    gotoxy(15,23); write(' Up : Add '); gotoxy(35,23);
    write(' Down : Sub '); gotoxy(55,23); write(' Esc : To Menu ');
    window(x1+1,y1+1,x2-1,y2-1);
    window(x1+1,y1+1,x2-1,y2-1);
    textattr := $0f;
    gotoxy(8,1); write('FREQUENCY RESPONSE TEST');
    textattr := $0e;

```

```

for i := 1 to (x2-x1-1) do
begin
    gotoxy(1,3); write(#223);
end;
textattr := $0f;
gotoxy(5,4); write('Lower Frequency ');
gotoxy(5,5); write('Upper dB ');
gotoxy(5,6); write('Lower dB ');
gotoxy(5,7); write('Amplitude ');
gotoxy(7,9); write(' New Edit '); gotoxy(25,9); write(' OK ');
gotoxy(25,4); write(fl:0:0);
gotoxy(25,5); write(upper:0:2);
gotoxy(25,6); write(lower:0:2);
gotoxy(25,7); write(ampl:0:2);
loop:
textattr := $f0;
gotoxy(4,4); write(' Lower Frequency ');
textattr := $0f;
min := 10; max := 100; c:=10; xp := 25; yp := 4;
count(fl,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,4); write(' Lower Frequency ');
textattr := $f0;
gotoxy(4,5); write(' Upper dB ');
textattr := $0f;
min := -100; max := 100; c := 0.5; xp := 25; yp := 5;
count(upper,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,5); write(' Upper dB ');
textattr := $f0;
gotoxy(4,6); write(' Lower dB ');
textattr := $0f;
xp := 25; yp := 6;

```

```

count(lower,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,6); write(' Lower dB      ');
textattr := $f0;
gotoxy(4,7); write(' Amplitude      ');
textattr := $0f;
min := 0; max := 15; c := 0.5; xp := 25; yp := 7;
count(ampl,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,7); write(' Amplitude      ');
loop1:
textattr := $f0;
gotoxy(7,9); write(' New Edit '); textattr :=$0f;
repeat
key := readkey;
until (key = #77) or (key = #75) or (key = #13) or (key = #27);
if key = #75 then goto loop1;
if key = #13 then begin gotoxy(7,9); write(' New Edit ');
goto loop end;
if key = #27 then exit;
loop2:
gotoxy(7,9); write(' New Edit ');
textattr := $f0;
gotoxy(25,9); write(' OK '); textattr := $0f;
repeat
key := readkey;
until (key = #77) or (key = #75) or (key = #13) or (key = #27);
case key of
#77 : goto loop2; { Right arrow key }
#75 : begin      { Left arrow key }
gotoxy(25,9); write(' OK '); goto loop1;
end;
#13 : goto loop3; { Enter key }

```

```

        #27 : exit;          { Esc key }
    end;
    loop3:
    tablelog(f1,upper,lower,ampl,id);
    goto loop4;
end;

Procedure Phasemeasurement;
label loop,loop1,loop2,loop3,loop4;
const x1 = 20; y1 = 7; x2 = 59; y2 = 17; id = 2;
var f1,upper,lower,ampl,min,max,c:real; i,xp,yp:integer;
    key,key1 : char;
begin
    port[$30d] := $0c;
    port[$314] := $01;{ Set Gate = 0.1 s. & Phase Measure }
    f1 := 10;
    upper := 90;
    lower := -180;
    ampl := 2;
    loop4:
    offcursor;
    background;
    shadow(x1,y1,x2,y2);
    block(x1,y1,x2,y2);
    clearly(x1,y1,x2,y2);
    textattr := $7f;
    gotoxy(15,23); write(' Up : Add '); gotoxy(35,23);
    write(' Down : Sub '); gotoxy(55,23); write(' Esc : To Menu ');
    window(x1+1,y1+1,x2-1,y2-1);
    textattr := $0f;
    gotoxy(10,1); write('PHASE RESPONSE TEST');
    textattr := $0b;

    for i := 1 to (x2-x1-1) do

```

```

begin
    gotoxy(1,3); write(#223);
end;
textattr := $Of;
gotoxy(5,4); write('Lower Frequency ');
gotoxy(5,6); write('Amplitude ');
gotoxy(7,9); write(' New Edit '); gotoxy(25,9); write(' OK ');
gotoxy(25,4); write(fl:0:0);
gotoxy(25,6); write(ampl:0:2);
loop:
textattr := $f0;
gotoxy(4,4); write(' Lower Frequency ');
textattr := $Of;
min := 10; max := 100; c:=10; xp := 25; yp := 4;
count(fl,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,4); write(' Lower Frequency ');
textattr := $f0;
gotoxy(4,6); write(' Amplitude ');
textattr := $Of;
min := 0; max := 12; c := 0.5; xp := 25; yp := 6;
count(ampl,min,max,c,xp,yp,key1);
if key1 = #27 then exit;
gotoxy(4,6); write(' Amplitude ');
loop1:
textattr := $f0;
gotoxy(7,9); write(' New Edit '); textattr := $Of;
repeat
key := readkey;
until (key = #77) or (key = #75) or (key = #13) or (key = #27);
if key = #75 then goto loop1;
if key = #13 then begin gotoxy(7,9); write(' New Edit ');
goto loop end;

```

```

if key = #27 then exit;
loop2:
gotoxy(7,9); write(' New Edit ');
textattr := $f0;
gotoxy(25,9); write(' OK '); textattr := $0f;
repeat
key := readkey;
until (key = #77) or (key = #75) or (key = #13) or (key = #27);
case key of
#77 : goto loop2;
#75 : begin
gotoxy(25,9); write(' OK '); goto loop1;
end;
#13 : goto loop3;
#27 : begin
port[$30d] := $04;
exit;
end;
end;
loop3:
tablelog(fl,upper,lower,ampl,id);
goto loop4;
end;

```

{ Convert decimal to hexa of frequency counters }

```

procedure dectohex(var h:integer);

```

```

var hex:integer;

```

```

begin

```

```

if (h < 16) then hex := h;

```

```

if (h > 9) and (h < 26) then

```

```

hex := h - 6;

```

```

if (h > 31) and (h < 48) then

```

```

hex := h - 12;

```

```

if (h > 41) and (h < 64) then
    hex := h - 18;
if (h > 57) and (h < 80) then
    hex := h - 24;
if (h > 73) and (h < 96) then
    hex := h - 30;
if (h > 89) and (h < 112) then
    hex := h - 36;
if (h > 105) and (h < 128) then
    hex := h - 42;
if (h > 121) and (h < 144) then
    hex := h - 48;
if (h > 137) and (h < 154) then
    hex := h - 54;
h := hex;
end;

procedure InFreq(var prt1,prt2,prt3,prt4 : integer);
begin
    prt1 := port[$30e];
    prt2 := port[$310];
    prt3 := port[$311];
    prt4 := port[$312];
end;

procedure sepfreq(frq : integer; var dl,dh : real);
begin
    dectohex(frq);
    dh := frq div 10;
    dl := frq mod 10;
end;

procedure SwapCount(f,gate:integer);

```

```

var p : byte;

begin
    if f = 04 then
        begin
            textattr := $0f;
            gotoxy(4,7); write(' Counter B ');
            textattr := $7f;
            gotoxy(4,4); write(' Counter A ');
            textattr := $0f;
            p := f OR gate;
            port[$314] := p;
        end;
    if f = 02 then
        begin
            textattr := $0f;
            gotoxy(4,4); write(' Counter A ');
            textattr := $7f;
            gotoxy(4,7); write(' Counter B ');
            textattr := $0f;
            p := f OR gate;
            port[$314] := p;
        end;
    if gate = 00 then
        begin
            gotoxy(24,10); write(' 1 ');
        end;
    if gate = 01 then
        begin
            gotoxy(24,10); write('0.1');
        end;
end;

```

```

procedure dispfreq(y,gate : integer);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

label loop;
var i,pt1,pt2,pt3,pt4 : integer;
    dg : array[1..8] of real;
    code : byte;
    dg1,dg2,dg3,dg4,dg5,dg6,dg7,dg8,dgt : real;
begin
    Infreq(pt1,pt2,pt3,pt4);
    sepfreq(pt1,dg1,dg2);
    sepfreq(pt2,dg3,dg4);
    sepfreq(pt3,dg5,dg6);
    sepfreq(pt4,dg7,dg8);
    dg2 := dg2*10;
    dg3 := dg3*100;
    dg4 := dg4*1000;
    dg5 := dg5*10000;
    dg6 := dg6*100000;
    dg7 := dg7*1000000;
    dg8 := dg8*10000000;

    dg[1] := dg1; dg[2] := dg2; dg[3] := dg3; dg[4] := dg4;
    dg[5] := dg5; dg[6] := dg6; dg[7] := dg7; dg[8] := dg8;

    dgt := dg1;
    for i := 2 to 8 do
    begin
        dgt := dg[i] + dgt;
    end;

    if gate = 0 then dgt := dgt/2;
    if gate = 1 then dgt := dgt*10*1.082;
    gotoxy(20,y); write('          ');
    gotoxy(20,y); write(dgt:8:0);

end;

```

```

procedure scancount;
label loop;
var pt1,pt2,pt3,pt4,location, cnt,gate : integer;
    key : char;
    regs:registers;
begin
    location :=04; gate := 00;
    cnt := 04;           { counter A }
loop:
repeat
key := readkey;
until (key = #27) or (key = 'c') or (key = 'C') or (key = #59) or
(key = #60);
case key of
    #27 : exit;
    'C','c' : dispfreq(location,gate);
    #59 : begin
        if gate = 00 then gate := 01 else gate := 00;
        end;
    #60 : begin
        if cnt = 04 then
        begin
            cnt := 02; location := 07; end else
        begin
            cnt := 04; location := 04
        end;
        end;
    end;
end;
swapcount(cnt,gate);
goto loop;
end;

```

```

Procedure FreqCount;
label loop;
const x1 = 20; y1 = 7; x2 = 60; y2 = 18;
var i : integer;
    key : char;
begin
    background;
    shadow(x1-7,y1,x2-7,y2);
    block(x1,y1,x2,y2);
    clearly(x1,y1,x2,y2);
    window(x1+1,y1+1,x2-1,y2-1);
    textattr := $0f;
    gotoxy(11,1); write('FREQUENCY COUNTERS');
    textattr := $0b;
    for i := 1 to (x2-x1-1) do
    begin
        gotoxy(i,3); write(#223);
        gotoxy(i,6); write(#223);
        gotoxy(i,9); write(#223);
    end;
    textattr := $0f;
    gotoxy(4,4); write(' Counter A ; Hz');
    gotoxy(4,7); write(' Counter B ; Hz');
    gotoxy(10,10); write(' Gate ; Sec. ');
    window(1,1,80,25);
    textattr := $7f;
    gotoxy(7,23); write(' F1 : Gate ');
    gotoxy(23,23); write(' F2 : Counter A/B ');
    gotoxy(47,23); write(' C : Count ');
    gotoxy(61,23); write(' Esc : Return ');
    window(x1+1,y1+1,x2-1,y2-1);
    textattr := $7f;
    gotoxy(4,4); write(' Counter A ');

```

```

port[$314] := $04;
textattr := $0f;
gotoxy(24,10); write(' 1 ');
scancount;
end;

{ Reduce value of load }
Procedure Dec(var load : real;var g : integer );
var msbint,lsbint : integer;
    msbreal,lsbreal : real;
begin
    load := load + 1; { increat "load" for decreat resistance}
    if load > 510 then load := 510;
    setcolor(green);
    line(g,205,g,245);
    g := g - 1;
    if g < 120 then g := 120;
    setcolor(green);
    line(g,205,g,245);
    msbreal := int(load/256);
    msbint := round(msbreal);
    lsbreal := msbreal*256;
    lsbreal := load-lsbreal;
    lsbint := round(lsbreal);
    port[$301] := msbint;
    port[$306] := lsbint;
end;

{ Increat load value }
procedure Inc(var load : real;var g : integer);
var msbint,lsbint : integer;
    msbreal,lsbreal : real;
begin

```

```

load := load - 1;
if load <= 50 then load := 50;
setcolor(yellow);
line(g,205,g,245);
g := g + 1;
if g >= 510 then g := 510;
setcolor(green);
line(g,205,g,245);
msbreal := int(load/256);
msbint := round(msbreal);
lsbreal := msbreal*256;
lsbreal := load-lsbreal;
lsbint := round(lsbreal);
port[#301] := msbint;
port[#306] := lsbint;
end;
{ Variable electronic load }
Procedure Load;
label loop;
var i,g : integer;
k : char;
load : real;
begin
opengraph;
setbkcolor(7);
settextstyle(3,0,2);
outtextxy(200,150,'Variable Electronic Load');
settextstyle(0,0,0);
outtextxy(30,430,#27);
outtextxy(30,430,' Key : Decreat Resistance');
outtextxy(270,430,#26);
outtextxy(270,430,' Key : Increat Resistance');

```

```

outtextxy(510,430,'Esc : Return');

load := 50;
g     := 510;
inc(load,g);

setlinestyle(0,0,0);
setcolor(blue);

rectangle(114,200,516,250);
setcolor(yellow);

for i := 119 to 511 do
    line(i,205,i,245);
settextstyle(0,0,2);
setcolor(lightred);
outtextxy(114,180,#234);
outtextxy(510,180,#234);
outtextxy(495,180,'M');
setlinestyle(0,0,3);
setcolor(green);
line(g,205,g,245);
setcolor(lightblue);

for i := 270 to 330 do
    line(119,330,511,i);
setcolor(blue);
settextstyle(0,0,0);
outtextxy(190,340,'<< = = = = RESISTANCE = = = >>');
settextstyle(3,0,2);
outtextxy(230,15,'Industail Technology');
outtextxy(215,40,'Faculty Of Engineering');
rectangle(40,100,600,400);

loop:
repeat
k := readkey;

until (k = #75) or (k = #77) or (k = #27);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

case k of
    #77 : begin
        closegraph;
        exit
    end;
    #75 : Dec(load,g); { Left arrow key }
end;
goto loop;
end;

{ Set up I/O ports #8255 }
procedure initsystem;
const x1 = 20; y1 = 7; x2 = 59; y2 = 15;
begin
    background;
    shadow(x1,y1,x2,y2);
    block(x1,y1,x2,y2);
    clearly(x1,y1,x2,y2);
    window(x1+1,y1+1,x2-1,y2-1);
    initial;
    gotoxy(8,1); write('::: Initial System :::');
    gotoxy(5,3); write('This process will be setting all ');
    gotoxy(2,4); write('I/O ports case system stop or turn');
    gotoxy(2,5); write('on switch after run program. ');
    textattr := $8e;
    sound(2500);
    gotoxy(12,7); write(' Press any key ');
    textattr := $0e;
    delay(500);
    nosound;
    repeat until keypressed;
    window(1,1,80,25);

```

```
end;
```

```
Procedure sqw(f:real);
```

```
var i,flsb,fmsb,ctr : integer;
```

```
    f1,c,factor,vr,vr1,vr2,vrp : real;
```

```
begin
```

```
    f := f+f1;
```

```
    if f >= 200000 then f := 200000;    { Limit H1 Freq. }
```

```
    if f <= 40 then begin
```

```
        c := 3.3E-6; ctr := $01; factor := 2.95 end;
```

```
    if (f > 40) and (f <= 400) then begin
```

```
        c := 0.362E-6; ctr := $02; factor := 2.7 end;
```

```
    if (f > 400) and (f <= 1000) then begin
```

```
        c := 7E-9; ctr := $04; factor := 2.9 + ((f-400)/600) end;
```

```
    if (f > 1000) and (f < 12000) then begin
```

```
        c := 7E-9; ctr := $04; factor := 3.9 end;
```

```
    if f >= 12000 then begin
```

```
        c := 560E-12; ctr := $00; factor := 3.1 end;
```

```
    if f >= 30000 then begin
```

```
        c := 560E-12; ctr := $00; factor := 3.3 end;
```

```
    vr := 10000*c*f*factor;
```

```
    vr := round(vr/(1E-3));
```

```
    vr2 := int(vr/256); { get MSB and no over 15 or $0f }
```

```
    vrp := 256*vr2;    { get LSB }
```

```
    vr1 := vr-vrp;
```

```
    flsb := round(vr1); { Real to Integer }
```

```
    fmsb := round(vr2); { Real to Integer }
```

```

port[$308] := flsb;
port[$309] := fmsb;
port[$30a] := ctr;
end;

```

```

Procedure changeup(var count : real; min,max,c : real);
begin
    count := count + c;
    if count < min then count := min;
    if count > max then count := max;
    gotoxy(18,6); write(' '); { clear }
    gotoxy(19,6); write(count:0:1);
    sqw(count);
end;

```

```

Procedure changedown(var count : real; min,max,c : real);
begin
    count := count - c;
    if count < min then count := min;
    if count > max then count := max;
    gotoxy(18,6); write(' '); { clear }
    gotoxy(19,6); write(count:0:1);
    sqw(count);
end;

```

```

Procedure sqf(var f,ampl: real; x1,y1,x2,y2 : integer);
label loop;
const min = 10; max = 200000;
var key : char;
    c : real;
    k : integer;
begin
    k := 0; { Sine }

```

```

textattr := $7f;
gotoxy(2,6); write(' Frequency ');
window(1,1,80,25);
textattr := $f0;
gotoxy(1,23); write('
gotoxy(40,23); write('
textattr := $6f;
gotoxy(20,21); write(' F3 : Waveform ');
gotoxy(40,21); write(' Up : Add ');
gotoxy(55,21); write(' Dn : Sub ');
gotoxy(16,23); write(' Pg Up : Hi Add ');
gotoxy(35,23); write(' Pg Dn : Hi Sub ');
gotoxy(54,23); write(' Esc : Return ');
window(x1+1,y1+1,x2-1,y2-1);
textattr := $0b;
gotoxy(2,8); write(' Amplitude ');
loop:
key := readkey;
case key of
    #72 : begin          { Up key }
        c := 0.5;
        changeup(f,min,max,c);
    end;
    #80 : begin          { DN key }
        c := 0.5;
        changedown(f,min,max,c);
    end;
    #73 : begin          { PageUp Key }
        c := 100;
        changeup(f,min,max,c);
    end;
    #81 : begin          { PageDn Key }
        c := 100;

```

```

        changedown(f,min,max,c);
    end;
#27 : begin
        textattr := $0b;
        gotoxy(2,6); write(' Frequency ');
        window(1,1,80,25);
        textattr := $f0;
        gotoxy(20,21); write('
        gotoxy(40,21); write('
        textattr := $0b;
        window(x1+1,y1+1,x2-1,y2-1);
        exit;
    end;
#61 : begin
        if k = 0 then
        begin
            k := 1;
            port[$30d] := $00; { Set Mode SQ }
            textattr := $0b;
            gotoxy(19,4); write(' ');
            gotoxy(19,4); write(' Sqaare Wave ');
        end
        else
        begin
            k := 0;
            port[$30d] := $04;
            textattr := $0b;
            gotoxy(19,4); write(' ');
            gotoxy(19,4); write(' Sine Wave ');
        end;
    end;
end;

goto loop;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
end;
```

```
Procedure changeampup( Var ampl : real; min,max,c : real);
```

```
var amp : integer;
```

```
begin
```

```
    ampl := ampl + c;
```

```
    if ampl < min then ampl := min;
```

```
    if ampl > max then ampl := max;
```

```
    textattr := $0b;
```

```
    gotoxy(18,8); write(' ');
```

```
    gotoxy(19,8); write(ampl:0:1);
```

```
    amp := round(ampl/0.107);
```

```
    port[$302] := amp;
```

```
end;
```

```
Procedure changeampdn( Var ampl : real; min,max,c : real);
```

```
var amp : integer;
```

```
begin
```

```
    ampl := ampl - c;
```

```
    if ampl < min then ampl := min;
```

```
    if ampl > max then ampl := max;
```

```
    textattr := $0b;
```

```
    gotoxy(18,8); write(' ');
```

```
    gotoxy(19,8); write(ampl:0:1);
```

```
    amp := round(ampl/0.107);
```

```
    port[$302] := amp;
```

```
end;
```

```
Procedure sqamp( var ampl:real; x1,y1,x2,y2: integer);
```

```
label loop;
```

```
const min = 0; max = 15;
```

```
var key : char;
```

```
    c : real;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

k : integer;
begin
  k := 0;
  window(1,1,80,25);
  textattr := #f0;
  gotoxy(1,23); write(' ');
  gotoxy(40,23); write(' ');
  textattr := #6f;
  gotoxy(10,23); write(' F3 : Waveform ');
  gotoxy(30,23); write(' Up : Add ');
  gotoxy(45,23); write(' Dn : Sub ');
  gotoxy(60,23); write(' Esc : Return ');
  window(x1+1,y1+1,x2-1,y2-1);
  textattr := #7f;
  gotoxy(2,8); write(' Amplitude ');
loop:
  key := readkey;
  case key of
    #72 : begin
      c := 0.1;
      changeampup(ampl,min,max,c);
    end;
    #80 : begin
      c := 0.1;
      changeampdn(ampl,min,max,c);
    end;
    #27 : begin
      textattr := #0b;
      gotoxy(2,8); write(' Amplitude ');
      exit;
    end;
    #61 : begin { F3 }
      if k = 0 then

```

```

begin
    k := 1;
    port[$30d] := $00; { Set Mode SQ }
    textattr := $0b;
    gotoxy(19,4); write('          ');
    gotoxy(19,4); write(' Sqaare Wave ');
end
else
begin
    k := 0;
    port[$30d] := $04;
    textattr := $0b;
    gotoxy(19,4); write('          ');
    gotoxy(19,4); write(' Sine Wave ');
end;
end;
end;
goto loop;
end;

Procedure funcgen;
label loop;
const x1 = 21; y1 = 7; x2 = 59; y2 = 17;
var key : char;
    i,k : integer;
    f,ampl : real;
begin
    k := 0;
    f := 10;
    port[$30a] := 01;
    ampl := 0;
    sqw(f);

    port[$30d] := 04; { Set Mode Sqaarewave }

```

```

background;
shadow(x1,y1,x2,y2);
block(x1,y1,x2,y2);
clearly(x1,y1,x2,y2);
window(x1+1,y1+1,x2-1,y2-1);
for i := 1 to x2-x1-1 do
begin
    gotoxy(i,3); write(#223);
end;
textattr := $0f;
gotoxy(7,1); write(' ::: Function Generator ::: ');
textattr := $0b;
gotoxy(2,4); write(' Waveform      : ');
gotoxy(2,6); write(' Frequency      :           Hz');
gotoxy(2,8); write(' Amplitude     :           Vp-p');
gotoxy(19,4); write(' Sine Wave ');
gotoxy(19,6); write(f:0:1);
gotoxy(19,8); write(ampl:0:1);
window(1,1,80,25);
textattr := $7f;
gotoxy(10,23); write(' F1 : Change Freq. ');
gotoxy(30,23); write(' F2 : Change Amplitude ');
gotoxy(60,23); write(' Esc : Exit ');
window(x1+1,y1+1,x2-1,y2-1);
textattr := $0b;
gotoxy(19,6); write(f:0:1);
gotoxy(19,8); write(ampl:0:1);
{sqf(f,x1,y1,x2,y2);}
loop:
window(1,1,80,25);
textattr := $f0;
gotoxy(1,23); write(' ');
gotoxy(30,23); write(' ');

```

```

gotoxy(50,23); write(' ');
textattr := $6f;
gotoxy(3,23); write(' F1 : Change Freq. ');
gotoxy(24,23); write(' F2 : Change Amplitude ');
gotoxy(49,23); write(' F3 : Waveform ');
gotoxy(67,23); write(' Esc : Exit ');
window(x1+1,y1+1,x2-1,y2-1);
key := readkey;
case key of
    #27 : exit;
    #59 : sqf(f,ampl,x1,y1,x2,y2);
    #60 : sqamp(ampl,x1,y1,x2,y2);
    #61 : begin { F3 }
        if k = 0 then
            begin
                k := 1;
                port[$30d] := $00; { Set Mode SQ }
                textattr := $0b;
                gotoxy(19,4); write(' ');
                gotoxy(19,4); write(' Square Wave ');
            end
        else
            begin
                k := 0;
                port[$30d] := $04;
                textattr := $0b;
                gotoxy(19,4); write(' ');
                gotoxy(19,4); write(' Sine Wave ');
            end;
        end;
    end;
end;
goto loop;
end;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Procedure menu;
label loop;
const x1 = 22; y1 = 6;
      x2 = 57; y2 = 21;
var i : integer;
      key : char;
begin
  offcursor;
  port[$30d] := $04;
  background;
  shadow(x1,y1,x2,y2);
  block(x1,y1,x2,y2);
  clearly(x1,y1,x2,y2);
  window(x1+1,y1+1,x2-1,y2-1);
  gotoxy(2,1); write('::: Audio Frequency Tester :::');
  textattr := $0e;
  for i := 1 to (x2-x1-1) do
  begin
    gotoxy(i,3); write(#223)
  end;
  textattr := $0e;
  gotoxy(8,5); write('Frequency Response Tester');
  gotoxy(8,6); write('Phase Response Tester');
  gotoxy(8,7); write('Frequency Counters');
  gotoxy(8,8); write('Variable Electronic Load');
  gotoxy(8,9); write('Function Generator');
  gotoxy(8,10); write('Initial system');
  gotoxy(8,11); write('Exit');
  textattr := $0f;
  gotoxy(3,5); write('[1]');
  gotoxy(3,6); write('[2]');
  gotoxy(3,7); write('[3]');

```

```

gotoxy(3,8); write('[4]');
gotoxy(3,9); write('[5]');
gotoxy(3,10); write('[6]');
gotoxy(3,11); write('[E]');
repeat
gotoxy(3,14); write('You choose number ? [ 1..6,E ] ');
key := readkey;
until (key = '1') or (key = '2') or (key = '3') or (key = '4')
or (key = '5') or (key = '6') or (key = 'e') or (key = 'E');
case key of
    '1'      : freqRes;
    '2'      : Phasemeasurement;
    '3'      : FreqCount;
    '4'      : Load;
    '5'      : FuncGen;
    '6'      : initsystem;
    'E','e'  : begin
                port[$302] := 00;
                port[$308] := 00;
                port[$309] := 00;
                port[$30a] := 01;
                oncursor;
                window(1,1,80,25);
                clrscr;
                halt
            end;
end;
end;
end;

Procedure logo;
label loop;
const color:array[1..5] of integer = (4,5,6,7,8);
var i,x:integer;

```

```

begin
    opengraph;
    setbkcolor(7);
    settextstyle(1,0,5);
    setusercharsize(5,4,5,1);
    setcolor(12);
    outtextxy(120,20,'Audio Frequency Tester');
    setcolor(15);
    outtextxy(100,5,'Audio Frequency Tester');
    settextstyle(2,0,5);
    outtextxy(280,200,'Version 1.0');
    outtextxy(230,240,'Presented by ...');
    outtextxy(300,270,'Pavares');
    outtextxy(378,270,'Kirintrabhanu');
    outtextxy(500,270,'34132157');
    outtextxy(300,290,'Wannasith');
    outtextxy(378,290,'Nirothram');
    outtextxy(500,290,'34132162');
    outtextxy(300,310,'Wutthilert Rungchai');
    outtextxy(500,310,'34132165');
    setcolor(4);
    settextstyle(2,0,6);
    outtextxy(260,220,'Janury 1993');
    outtextxy(240,360,'Telecommunications');
    outtextxy(220,380,'Industrial Technology');
    outtextxy(220,400,'Faculty Of Engineering');
    outtextxy(300,420,'KMITL');
    while not keypressed do
    begin
        setcolor(15);
        settextstyle(2,0,5);
        outtextxy(225,460,'Press any key to continous');
        delay(400);
    end
end

```

```
        setcolor(7);
        settextstyle(2,0,5);
        outtextxy(225,460,'Press any key to continuous');
        delay(400);
    end;
    closegraph;
end;
```

```
{ Main program }
```

```
begin
```

```
    offcursor;
```

```
    directvideo := true;
```

```
    checksnow := true;
```

```
    initial;
```

```
    clrscr;
```

```
    logo;
```

```
    lp;
```

```
    menu;
```

```
    goto lp;
```

```
end.
```

```

unit Drivers;

interface

procedure ATTDriverProc;
procedure CgaDriverProc;
procedure EgaVgaDriverProc;
procedure HercDriverProc;
procedure PC3270DriverProc;

implementation

procedure ATTDriverProc; external;
{ $L ATT.OBJ }

procedure CgaDriverProc; external;
{ $L CGA.OBJ }

procedure EgaVgaDriverProc; external;
{ $L EGAVGA.OBJ }

procedure HercDriverProc; external;
{ $L HERC.OBJ }

procedure PC3270DriverProc; external;
{ $L PC3270.OBJ }

end.

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
unit Fonts;

interface

procedure GothicFontProc;
procedure SansSerifFontProc;
procedure SmallFontProc;
procedure TriplexFontProc;

implementation

procedure GothicFontProc; external;
{ $L GOTH.OBJ }

procedure SansSerifFontProc; external;
{ $L SANS.OBJ }

procedure SmallFontProc; external;
{ $L LITT.OBJ }

procedure TriplexFontProc; external;
{ $L TRIP.OBJ }

end.
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

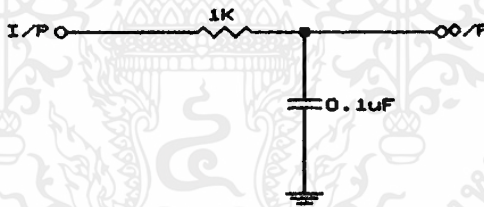
บทที่ 12

ผลการทดสอบระบบ

ผลการทดสอบนี้เป็นผลจากการทดลอง โดยใช้วงจรฟิลเตอร์ทั้งแบบ passive filter และ active filter. ในส่วนของ active filter จะใช้วงจรแบบอันดับสองเพื่อทดสอบดูว่า อัตราขยายวงจรมีผลต่อกราฟการตอบสนองด้วย.

12.1 การทดสอบวงจร Low-pass filter แบบ passive

วงจรที่ใช้ทดสอบแสดงในรูปข้างล่าง

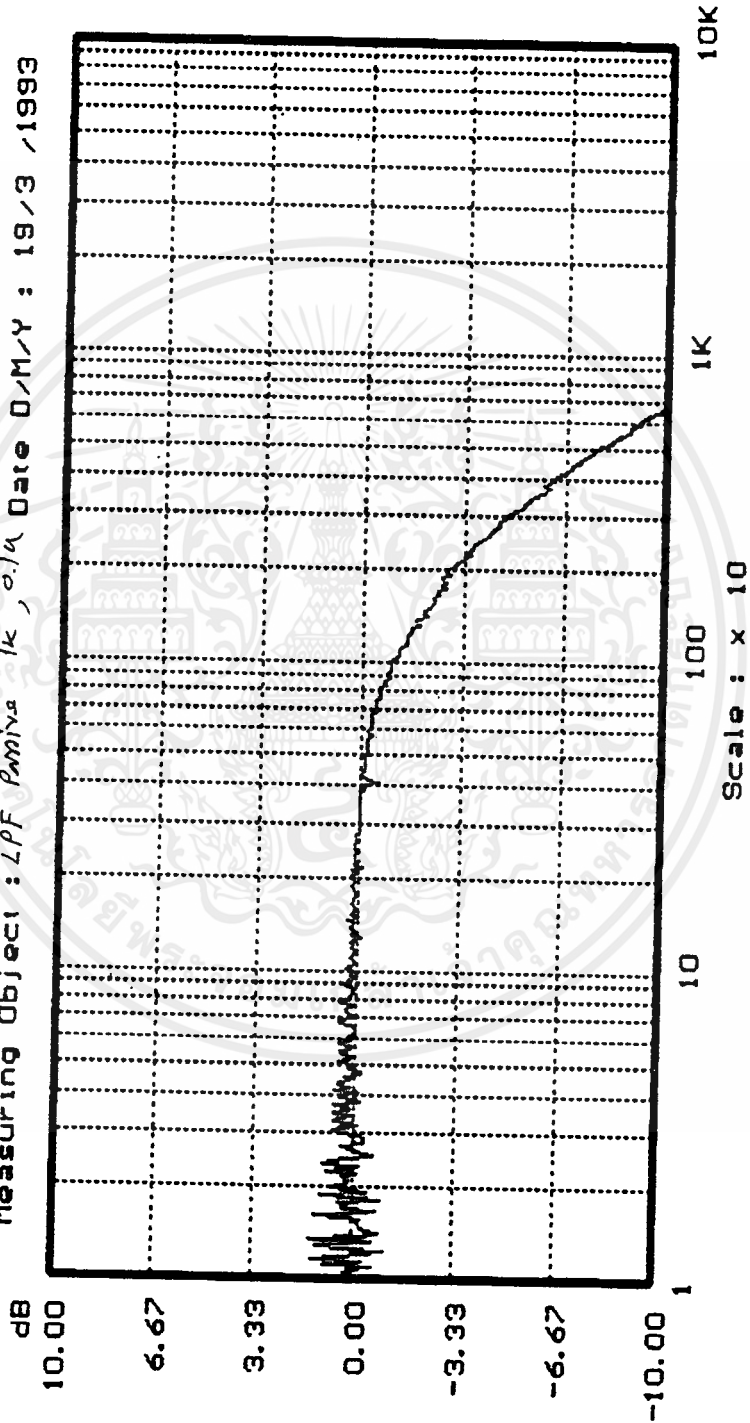


รูปที่ 21-1 วงจร LPF ที่ใช้ในการทดสอบ

การทดสอบจะ เลือก เมนุการทดสอบการตอบสนองความถี่ก่อน จากวงจรจะมีจุดตัดความถี่อยู่ที่ประมาณ 1.5 KHz แต่เพราะผลของอิมพีแดนซ์ทางอินพุทของวงจร วัดแรงดันทางเอาต์พุทของ LPF จะทำให้จุดตัดเลื่อนออกไปทางขวา (ที่ -3 dB) เล็กน้อยกราฟผลการทดสอบที่ได้จะแสดงในหน้าที่ 12-2 และในหน้าที่ 12-3 จะเป็นของการวัดการตอบสนองทางเฟส ในการวัดทางเฟสนั้นจะเห็นว่า เมื่อความถี่สูงขึ้นขนาดทางเอาต์พุทจะต่ำมาก จะเกิดความเพี้ยนในการวัดขึ้น ซึ่งที่จริงกราฟควรจะมีที่ระดับ ๑๘ องศาไปเรื่อยๆ.

Frequency Response Test

Measuring Object : LPF *Passiva* 1k , 0.1u Date 0/M/Y : 19/3 /1993

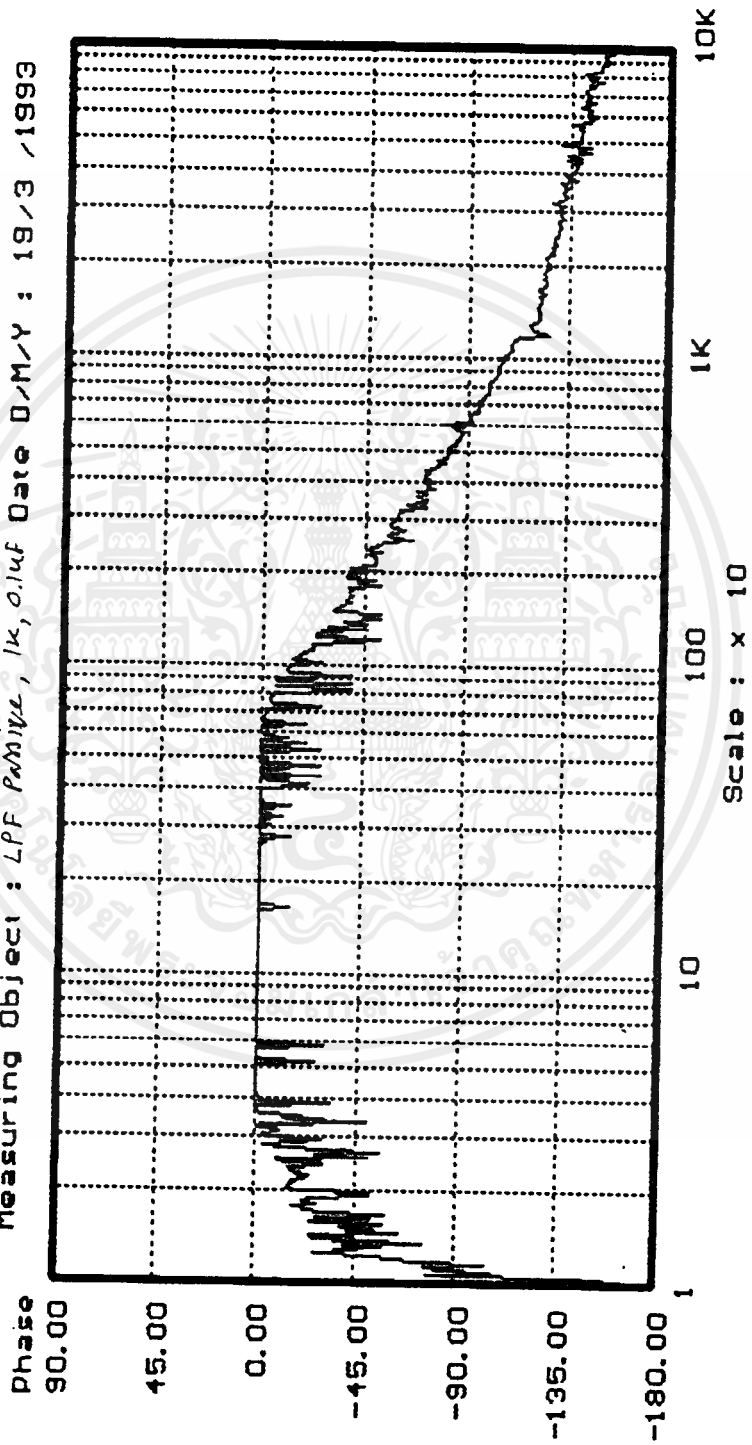


Scale : x 10

Esc : Exit Print Screen : Hard Copy

Phase Response Test

Measuring Object : LFF P_{noise} , 1K, 0.1 μ F Date D/M/Y : 19/3 /1993



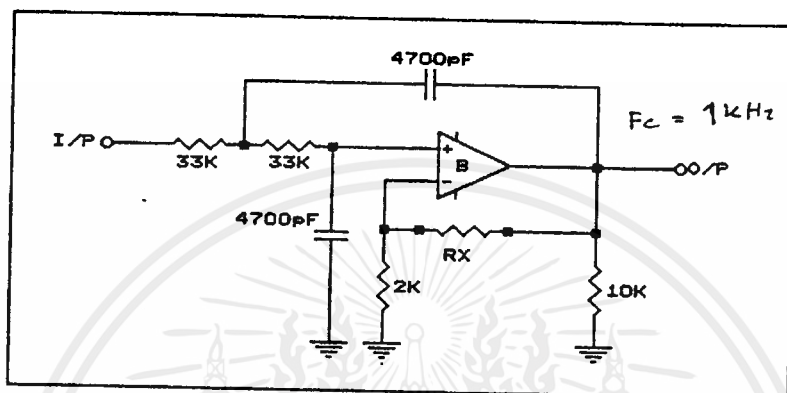
Scale : x 10

Esc : Exit

Print Screen : Hard Copy

12.2 การทดสอบวงจร LPF แบบ active

วงจรที่ใช้ทดสอบจะแสดงในรูปที่ 12-2



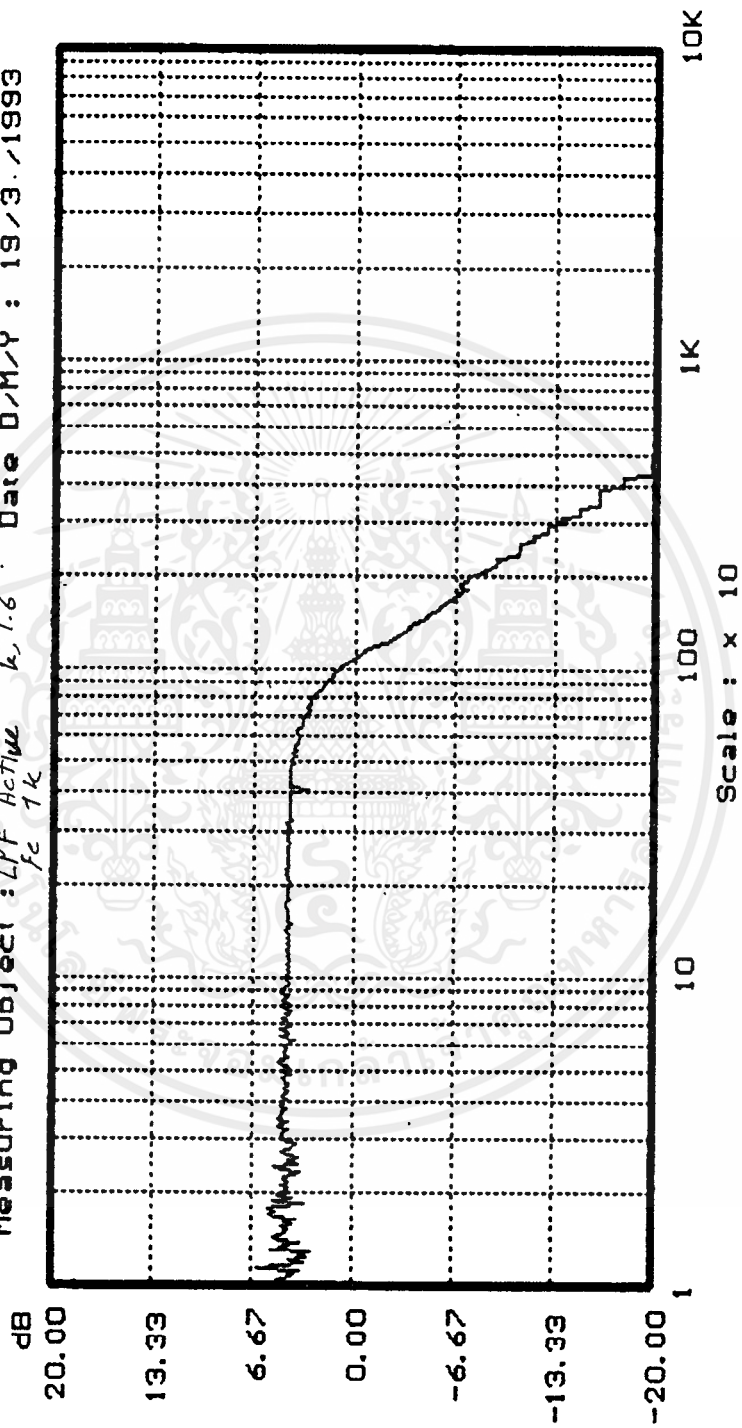
รูปที่ 12-2 วงจร LPF แบบ active order 2nd

จากวงจรค่า RX จะเปลี่ยนไป 2 ค่าคือ 1.2 K และ 3.3 K เพื่อให้ได้ค่า G ของวงจรเป็น 1.6 และ 2.65 ตามลำดับ ซึ่งค่าที่จะทำให้วงจร มีการตอบสนองที่ราบเรียบคือค่า 1.6 (จริงๆ คือ 1.58). ผลการทดสอบที่ค่า RX เป็น 1.2 K แสดงในหน้าที่ 12-5 และผลการทดสอบทางเฟสจะอยู่ในหน้าที่ 12-6 และ 12-7 ในหน้าที่ 12-6 นั้นจะเป็นกรณีที่วงจร integrator ในวงจรวัดเฟสภายในระบบใช้จุดตัดความถี่ที่ประมาณ 40 Hz ส่วนในหน้าที่ 12-7 กรณีเลื่อนจุดตัดลงมาอยู่ที่ 6 Hz กราฟจะราบเรียบมากขึ้น.

เมื่อเปลี่ยนค่า RX เป็นค่า 3.3 K ผลการตอบสนองจะแสดงอยู่ในหน้าที่ 12-8. อันนี้ไม่ได้ทดสอบการตอบสนองทางเฟสไว้

Frequency Response Test

Measuring Object : LPP Active $k, 1.6$ · Date D/M/Y : 19/3./1993
 f_c 1k

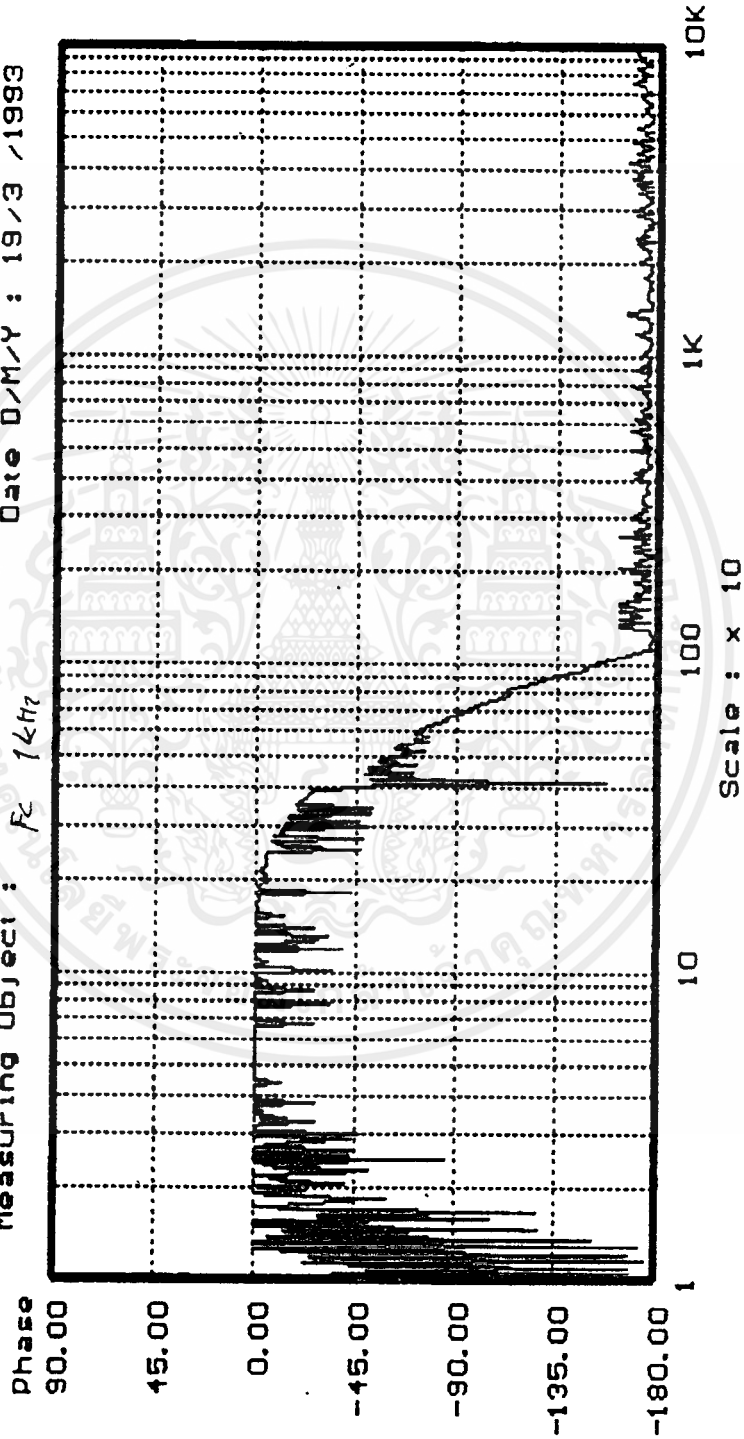


Scale : x 10

Esc : Exit Print Screen : Hard Copy

Phase Response Test

Measuring Object: LPP Active k i.c
Fc 1kHz
Date D/M/Y: 19/3/1993



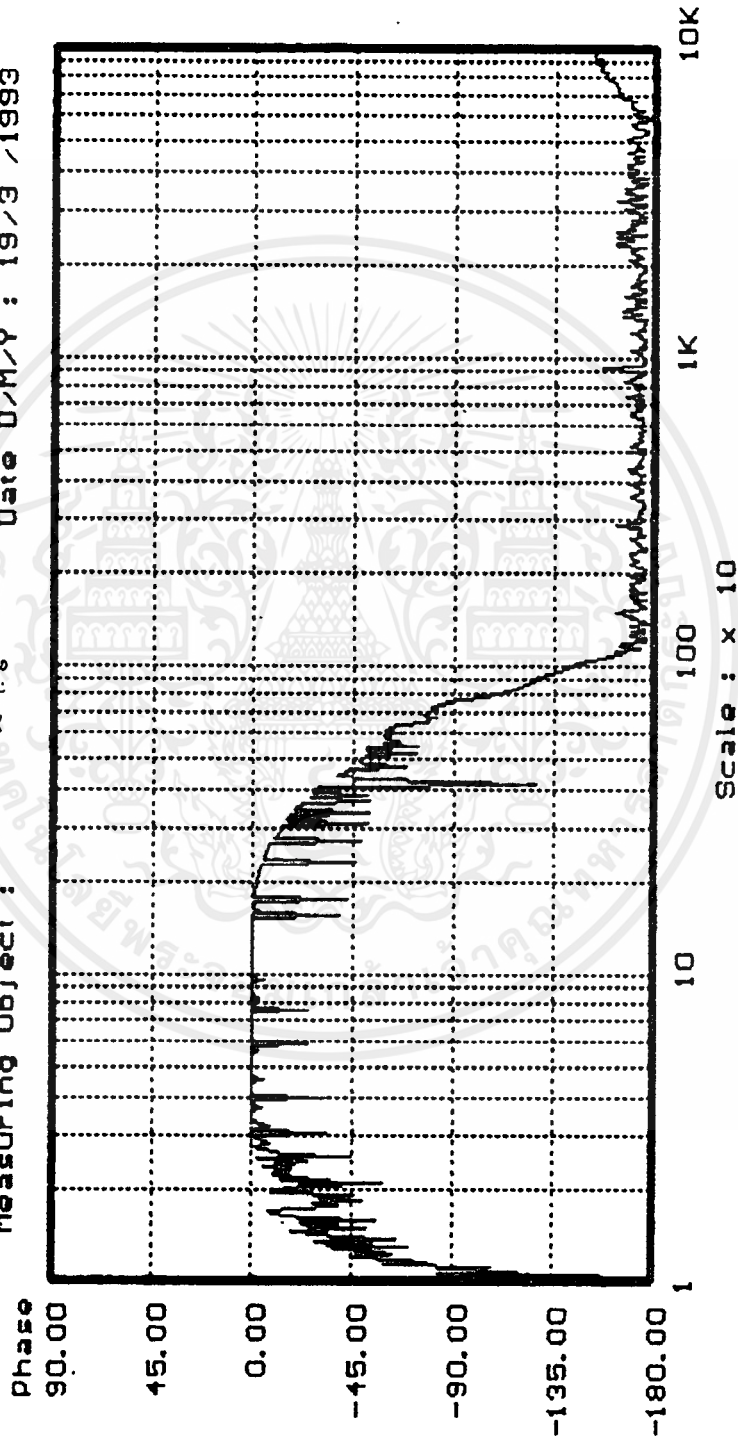
Scale : x 10

Print Screen : Hard Copy

Esc : Exit

Phase Response Test

Measuring Object : LFF ^{k 1.6} Date D/M/Y : 19/3 /1993

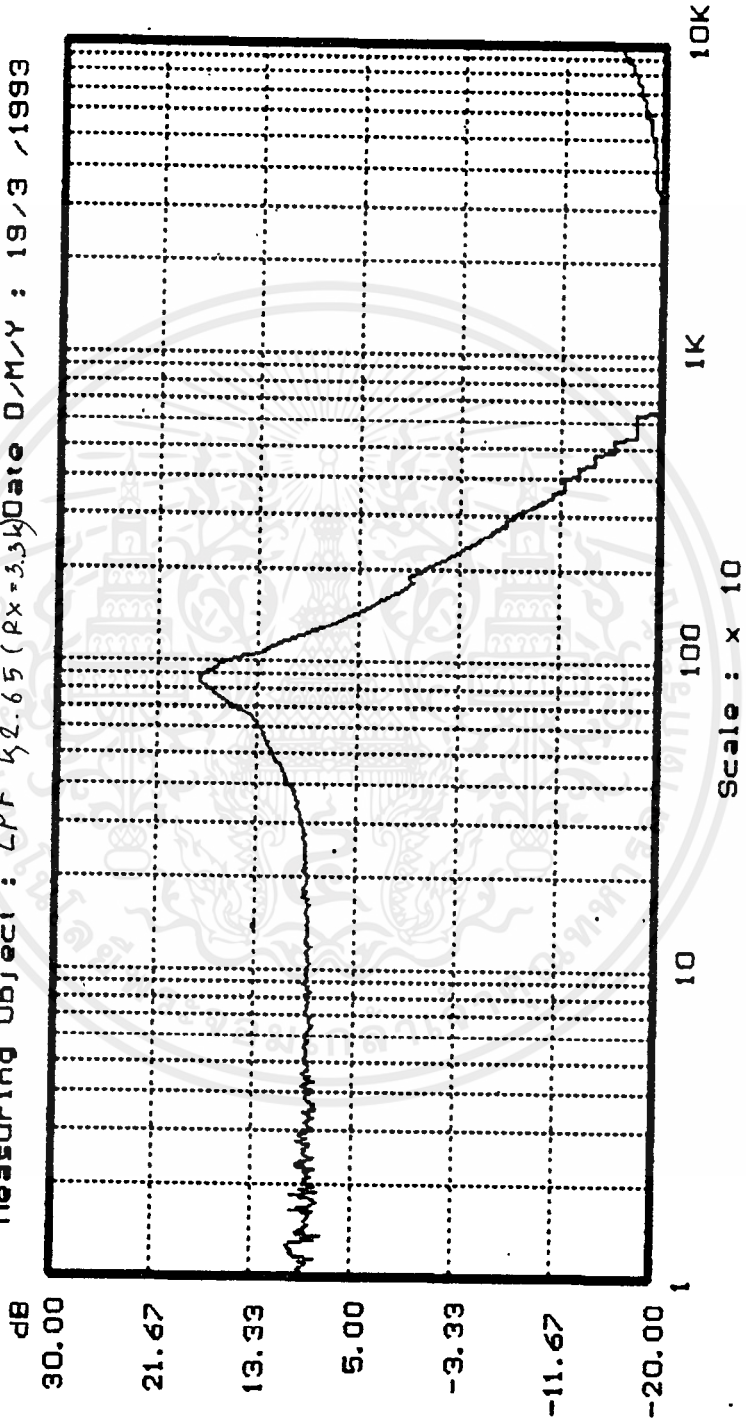


Scale : x 10 Print Screen : Hard Copy
Esc : Exit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency Response Test

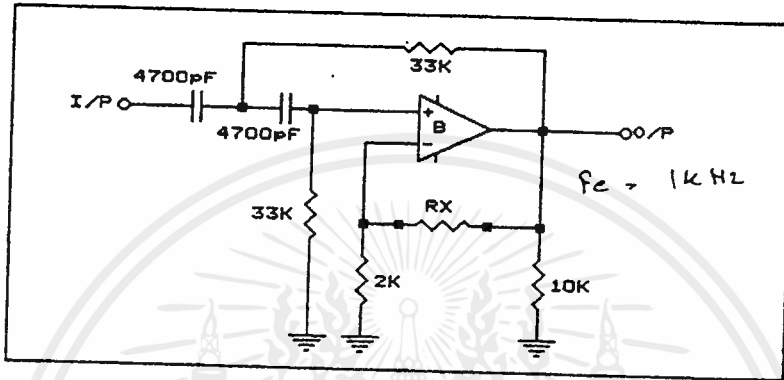
Measuring Object : LPF 42.65 (Px=3.3k) Date D/M/Y : 19/3 /1993



Scale : x 10
Esc : Exit Print Screen : Hard Copy

12.3 การทดสอบ HPF แบบ active

วงจรที่ใช้ทดสอบจะแสดงในรูปที่ 12-3



รูปที่ 12-3 วงจร HPF แบบ active order 2nd

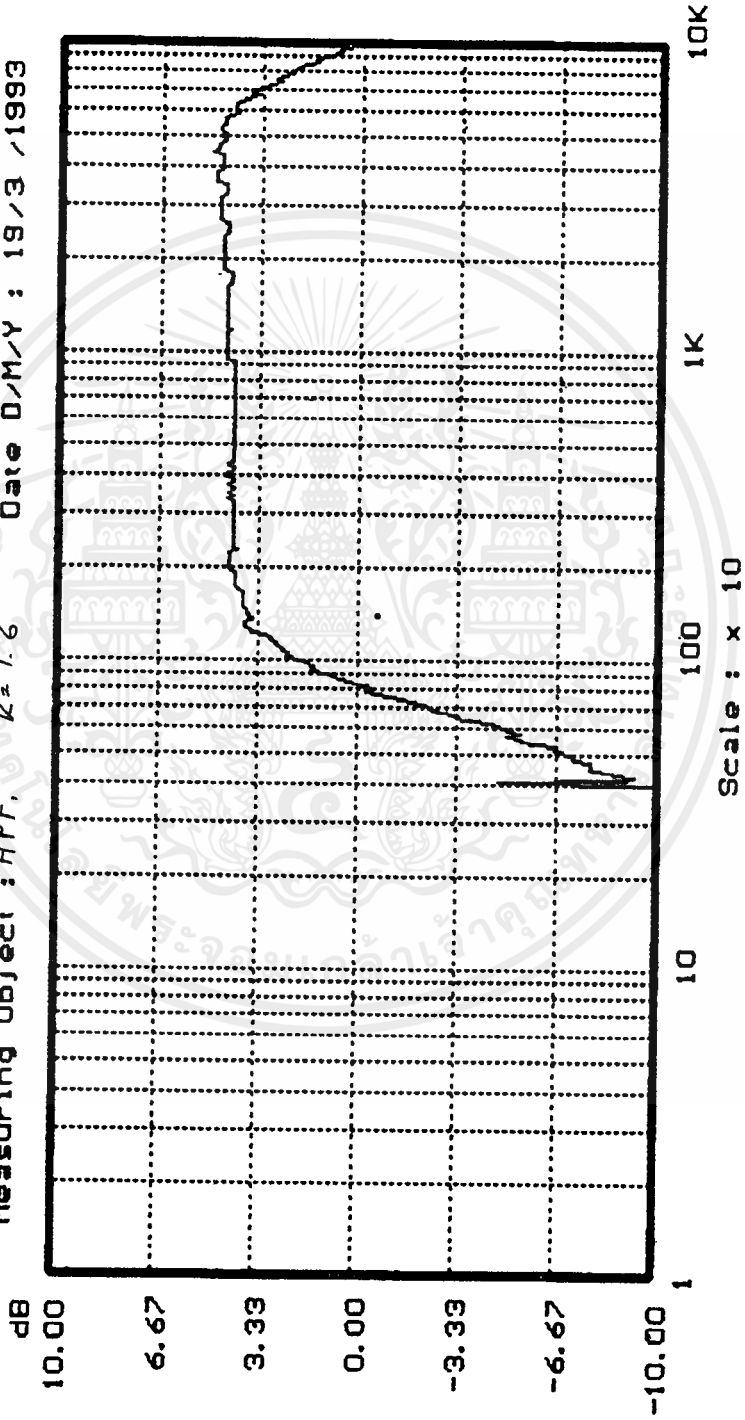
ค่าของ RX ในวงจรจะเป็นค่าเดียวกันกับการทดสอบของ LPF แบบ active ผลการทดสอบการตอบสนองต่อความถี่ ในหน้าที่ 12-10 จะเป็นที่ใช้ RX เท่ากับ 1.2 K. และในหน้าที่ 12-11 จะเป็นผลการตอบสนองทางเฟสที่ $RX = 1.2 K$ เช่นกัน. เมื่อใช้ RX เป็น 3.3 K จะได้ผลการตอบสนองความถี่ดังแสดงในหน้าที่ 12-12 และผลตอบสนองทางเฟสจะอยู่ในหน้าที่ 12-13.

สรุป

การทดสอบจะให้ผลที่น่าพอใจ แม้ว่าเส้นกราฟจะไม่ราบเรียบ อย่างในทางทฤษฎี แต่ก็พอที่เรียนรู้ถึงคุณสมบัติของวงจรทดสอบได้.

Frequency Response Test

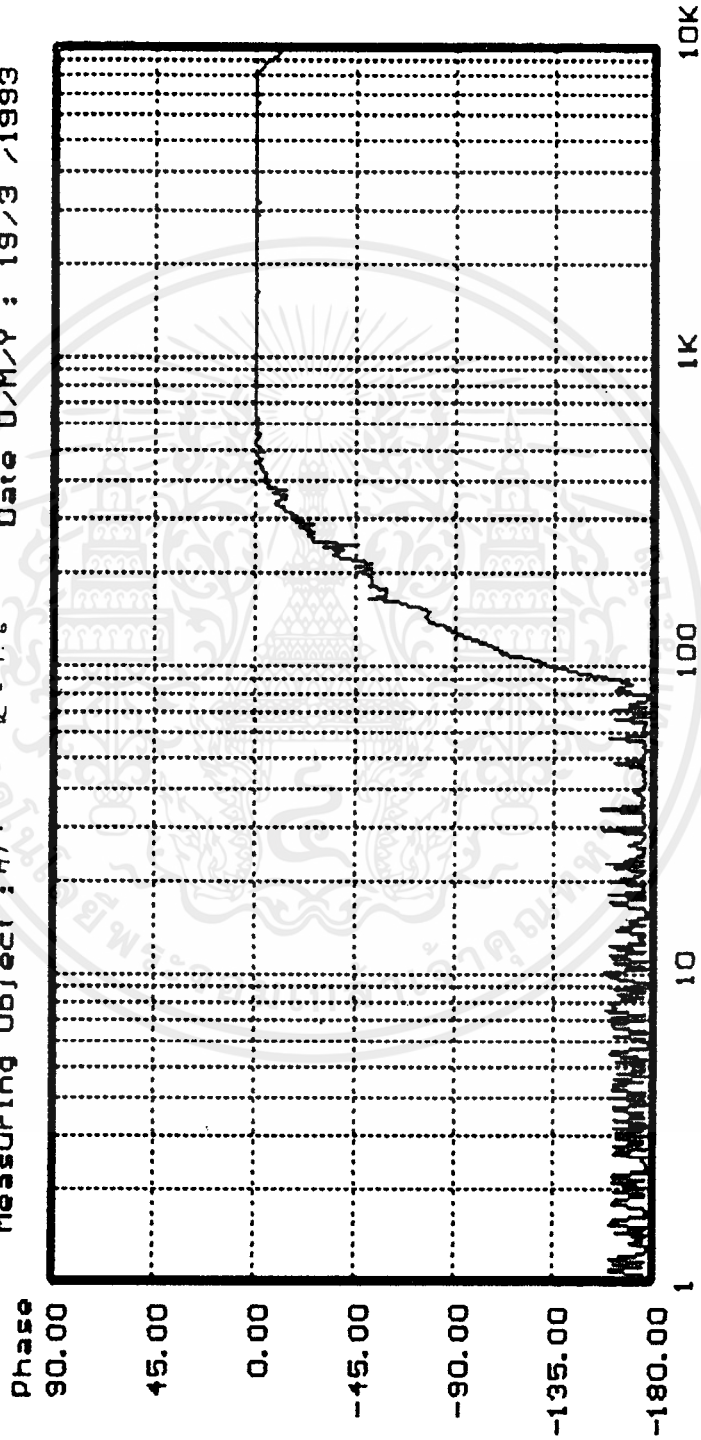
Measuring Object : HPF, $k=1.6$ Date D/M/Y : 19/3/1993



Esc : Exit Print Screen : Hard Copy

Phase Response Test

Measuring Object : HPF $k = 1.6$ Date D/M/Y : 19/3 /1993



Scale : x 10

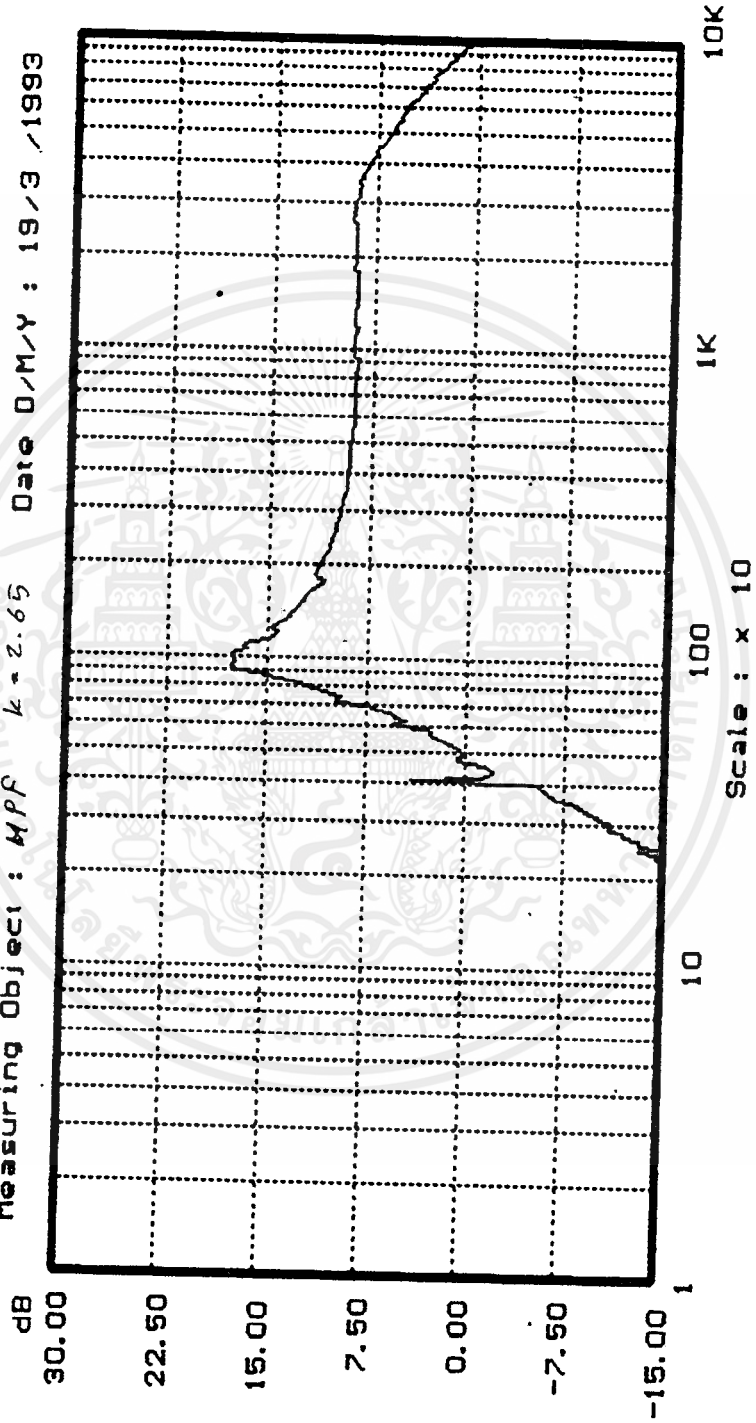
Print Screen : Hard Copy

Esc : Exit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency Response Test

Measuring Object : MPF $k = 2.65$ Date D/M/Y : 19/3 /1993

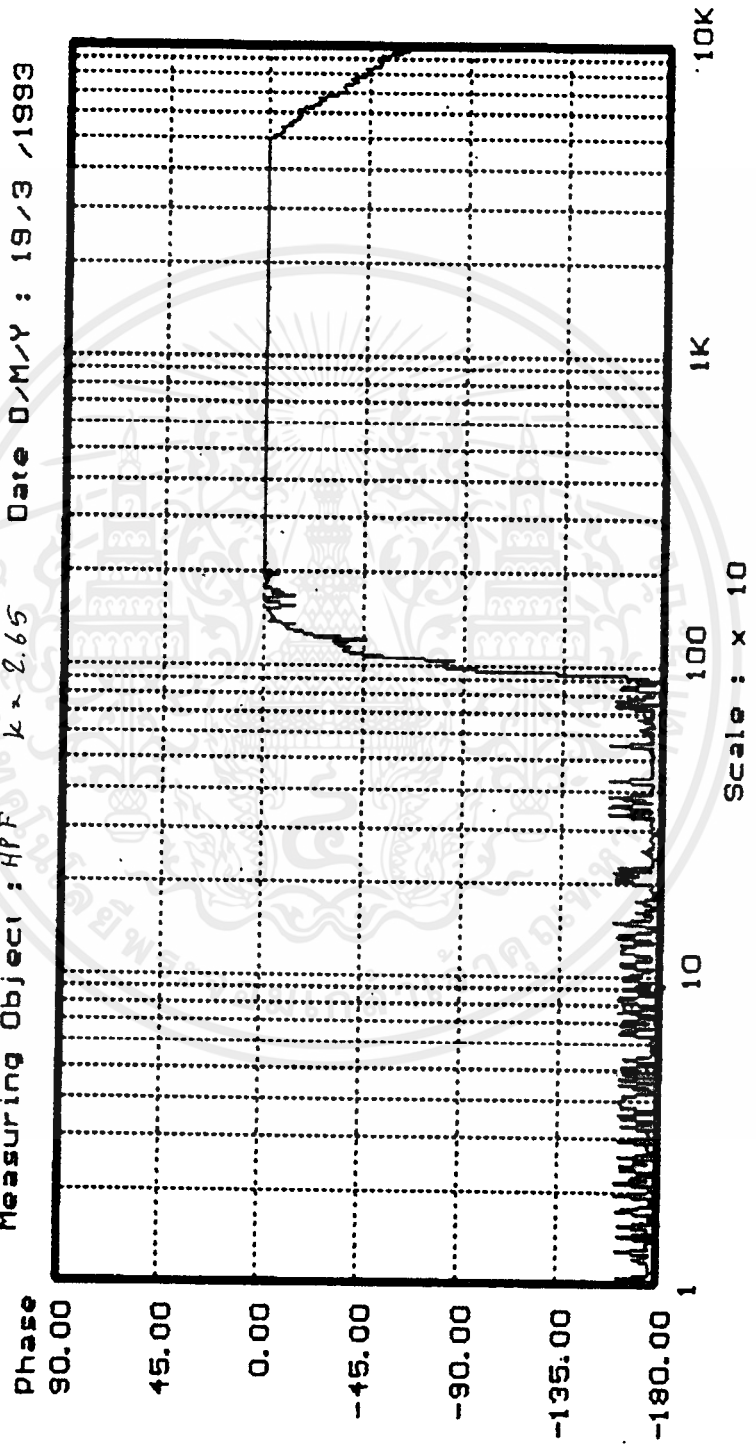


Esc : Exit

Print Screen : Hard Copy

Phase Response Test

Measuring Object : HPF $k = 2.65$ Date 0/M/Y : 19/3 /1993



Esc : Exit Print Screen : Hard Copy

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 13

สรุปปัญหาทั้งหมด

Generator ระบบจ่ายไฟของ Generator ยังไม่ดีพอ และไม่ควรรีใช้แหล่งจ่ายร่วมกับวงจรอื่นๆ เพราะความถี่ที่ได้จะไม่นิ่ง. การเปลี่ยนความถี่ในช่วงการเปลี่ยนค่า C timing ยังไม่ดีแต่สามารถแก้ไขได้ที่โปรแกรม และควรให้มีการใช้ C timing หลายช่วง.

Attenuation ถ้าระบบจ่ายไฟที่จ่ายให้กับวงจร attenuatoion ไม่คงที่จะทำให้รูปคลื่นที่ได้ทางเอาต์พุทเพี้ยนไป.

วงจรขยายสัญญาณ ยังให้ขนาดแรงดันของ สัญญาณเอาต์พุทได้ต่ำเกินไป เป็นเพราะไฟเลี้ยงวงจรต่ำไป.

วงจรเร็คติฟลาย ในช่วงความถี่ต่ำตั้งแต่ 10 Hz ถึงประมาณ 60 Hz ยังให้ระดับแรงดัน DC ไม่เรียบหรือคงที่ เป็นเพราะวงจรฟิลเตอร์ที่อยู่ข้างหน้าภาคสุดท้ายใช้ค่าตัวเก็บประจุยังไม่มากพอ แต่ถ้าเพิ่มค่าให้มากขึ้นก็จะทำให้ใช้เวลาในการที่จะให้แรงดันถึงจุดคงที่ เมื่อมีการเปลี่ยนแปลงขนาดแรงดันทางอินพุทมากขึ้น. และที่ความถี่มากกว่า 70 KHz ขึ้นไปผลของการเร็คติฟลายจะผิดพลาดสูงมาก แต่การใช้งานเพื่อทดสอบวงจรต่างๆ ที่อยู่ในย่าน 10 Hz ถึง 20 KHz ซึ่งอยู่ในย่านความถี่เสียงจะให้ค่าที่พอยอมรับได้.

วงจร ADC ที่ใช้แปลงอะนาลอกเป็นดิจิตอล ยังมีช่วงการรับค่าแรงดันทางอินพุทที่ไม่กว้างมากนักทำให้ช่วงของขนาด dB ในการทดสอบแคบไปด้วย แต่ในภาควัดการตอบสนองทางเฟส จะครอบคลุมเพียงพอ. ทางแก้คือออกแบบวงจรทางด้านอินพุทของการเร็คติฟลายให้เลือกย่านแรงดันได้โดยอัตโนมัติ ให้สามารถรับขนาดแรงดันได้

เอกสารนี้เป็นลิขสิทธิ์ของสถาบันเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

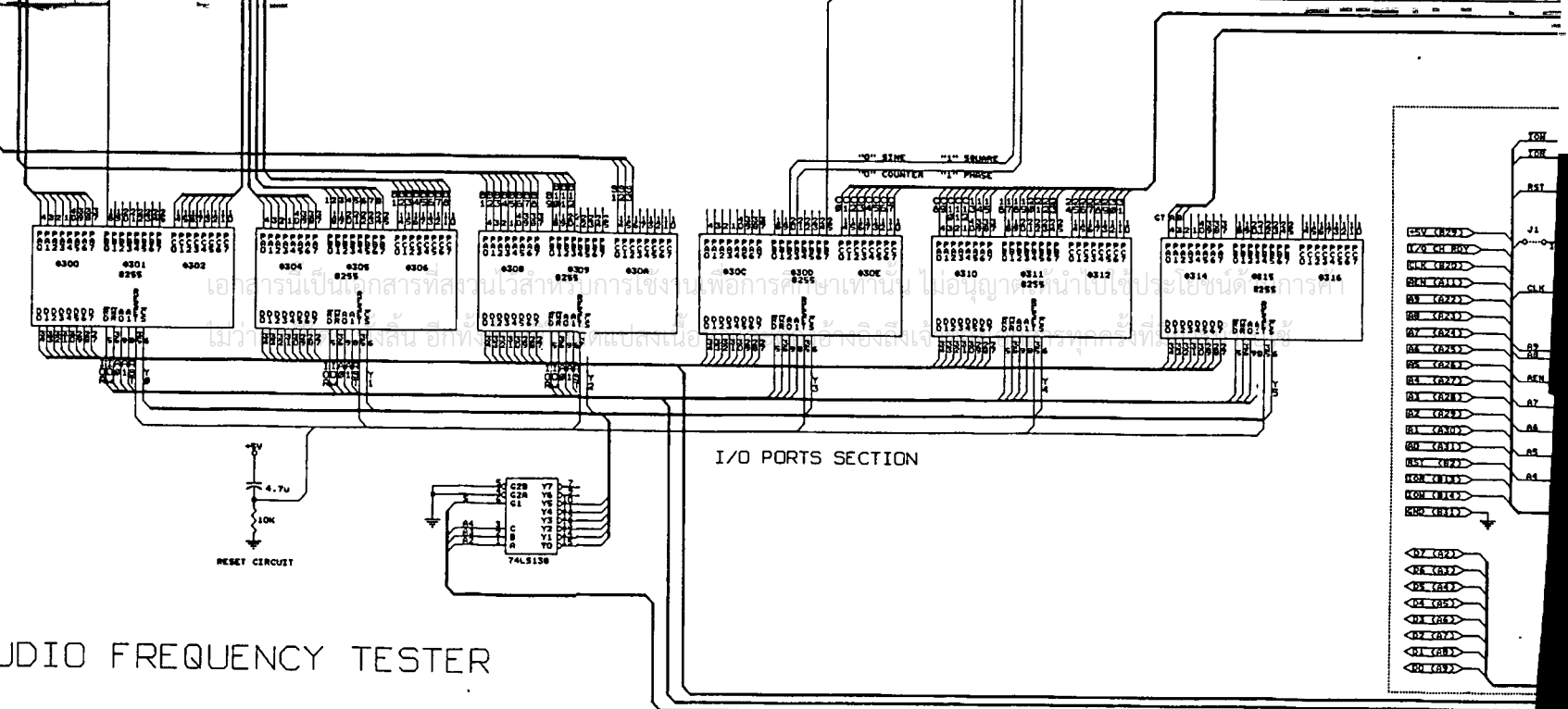
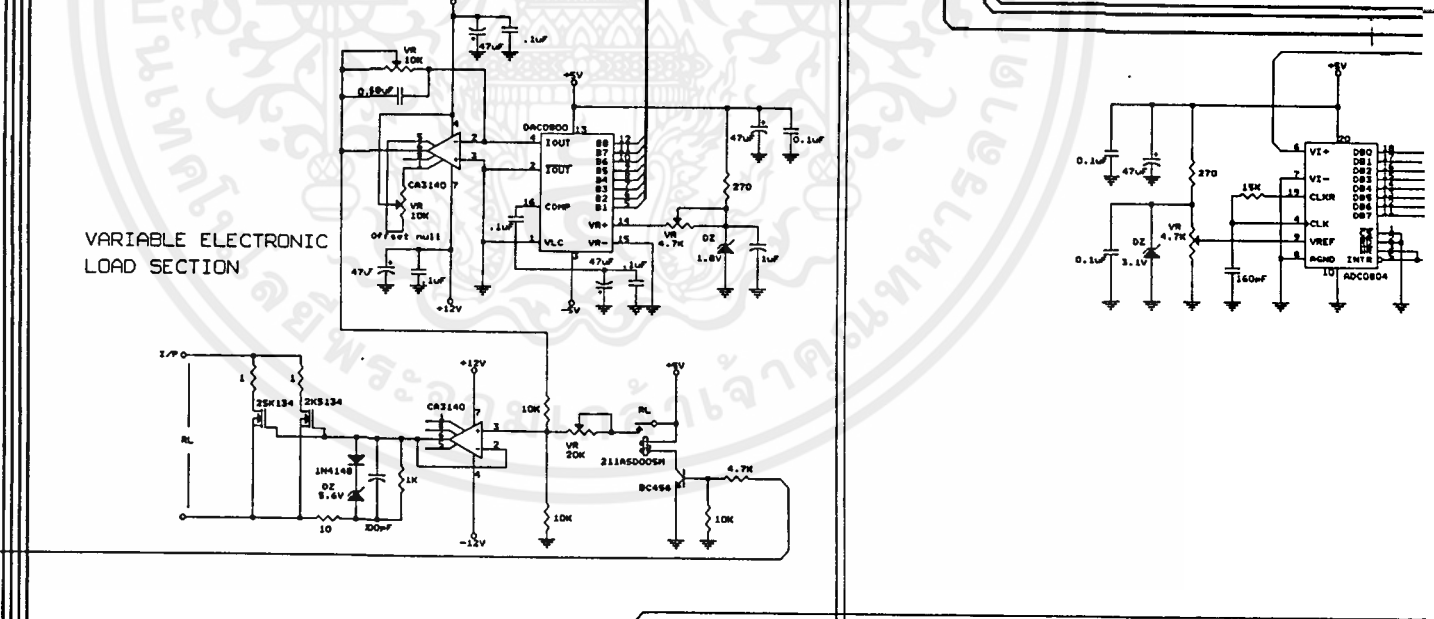
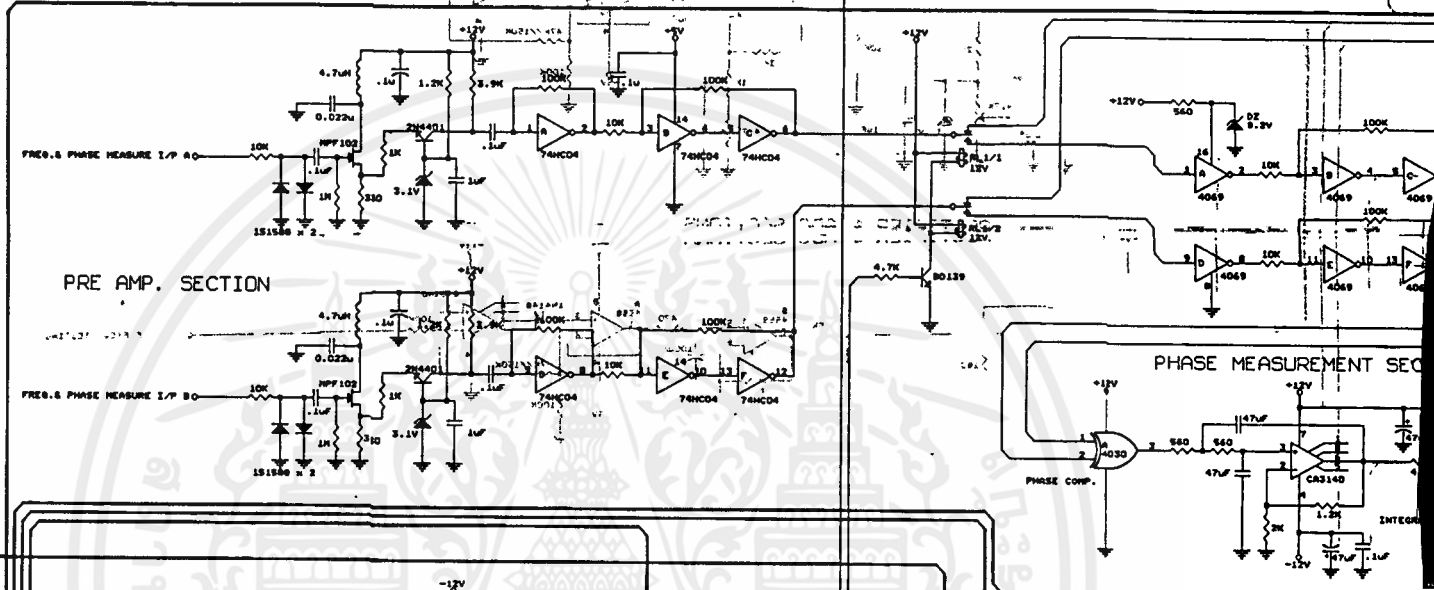
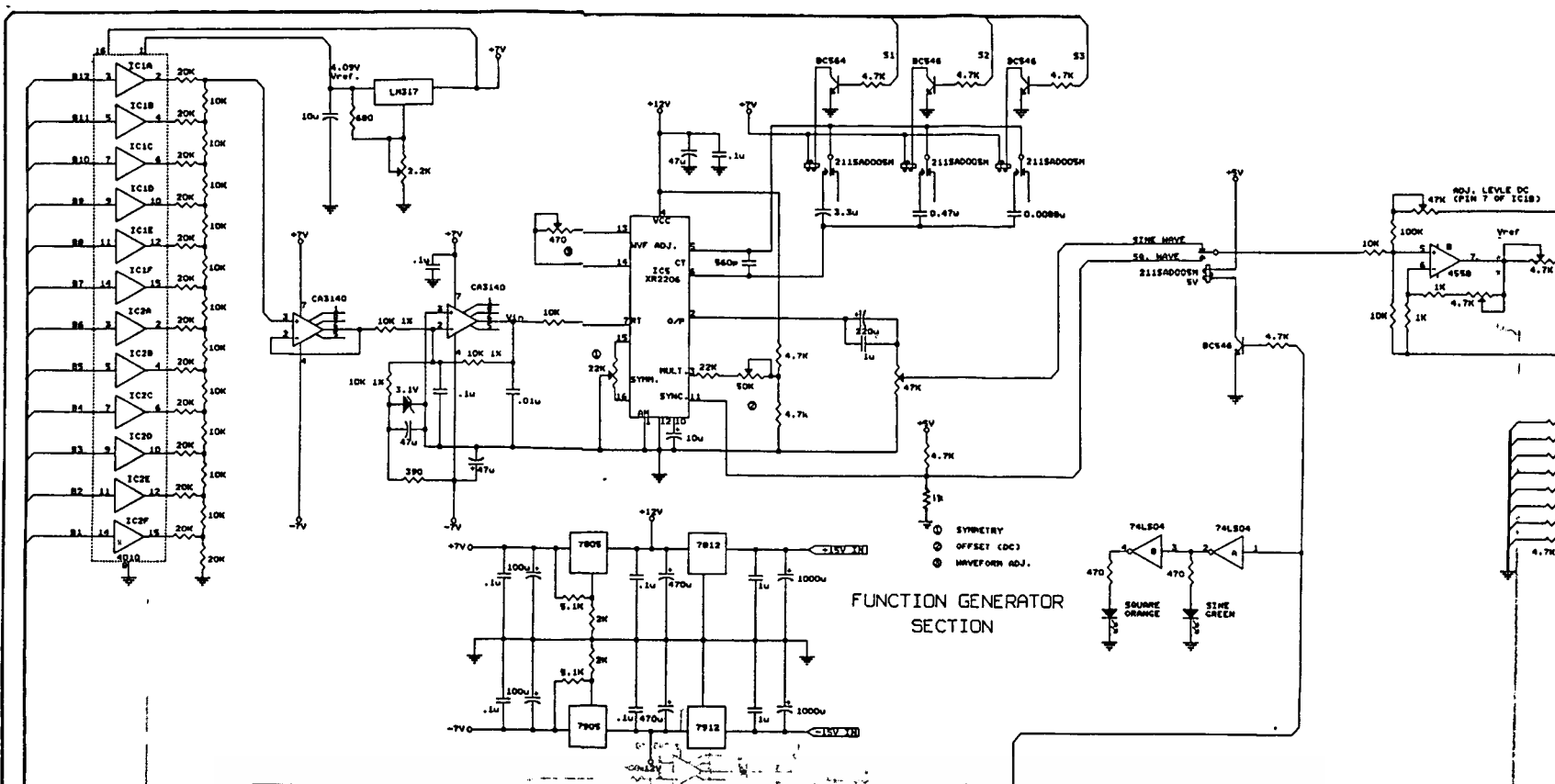
สูงๆ เพื่อที่จะทำให้ได้อัตราส่วนของเอาท์พุทกับอินพุท ของวงจรทดสอบมีค่าสูง.

ภาควัดความถี่ ความเที่ยงตรงของวงจรสร้างสัญญาณนาฬิกายังต่ำ แต่แก้ไขที่โปรแกรมได้.

ภาควัดการตอบสนองของทางเฟส วงจร integrator หรือวงจร LPF ยังมีจุดตัดความถี่ที่สูงเกินไป ทำให้แรงดัน DC ที่ตีเท็ดได้จากค่าความต่างเฟส ในช่วงความถี่ต่ำไปราบเรียบ กราฟที่ได้จะมีค่าผิดพลาดสูง.

วงจรจ่ายไฟเลี้ยง ให้การเร่คกูเรชั่นที่ไม่ดี จ่ายกระแสได้ต่ำ ที่ใช้ในโครงการนี้เต็มพิกัดกระแสแล้ว ทำให้ระบบขาดความเชื่อถือลงไปมาก.

อิเล็กทรอนิกส์ไหลด การกำหนดค่าความต้านทานโดยตรงทำไม่ได้ เพราะการเปลี่ยนแปลงค่าความต้านทานระหว่าง D กับ S ไม่เป็นเชิงเส้น ตลอดตั้งแต่ค่าความต้านทานต่ำสุด จนถึงค่าสูงสุด ขณะที่การเปลี่ยนแปลงแรงดันระหว่าง G กับ S เป็นเชิงเส้นมากกว่า. คุณภาพของแหล่งจ่ายไฟจะเป็นส่วนสำคัญที่จะทำให้ได้ค่าความต้านทานที่คงที่ เพราะในขณะนี้ค่าความต้านทานที่ได้จะมีการแกว่งไปมาเล็กน้อย.



AUDIO FREQUENCY TESTER



MOTOROLA
Semiconductors

BOX 20912, PHOENIX, ARIZONA 85036

DUAL WIDEBAND OPERATIONAL AMPLIFIER

The MC4558, MC4558AC, and MC4558C combine all the outstanding features of the MC1458 and, in addition, possess three times the unity gain bandwidth of the industry standard.

- 2.5 MHz Unity Gain Bandwidth Guaranteed on MC4558 and MC4558AC
- 2 MHz Unity Gain Bandwidth Guaranteed on MC4558C
- Internally Compensated
- Short-Circuit Protection
- Gain and Phase Match between Amplifiers
- Low Power Consumption
- Low Noise Selections Offered — N Suffix

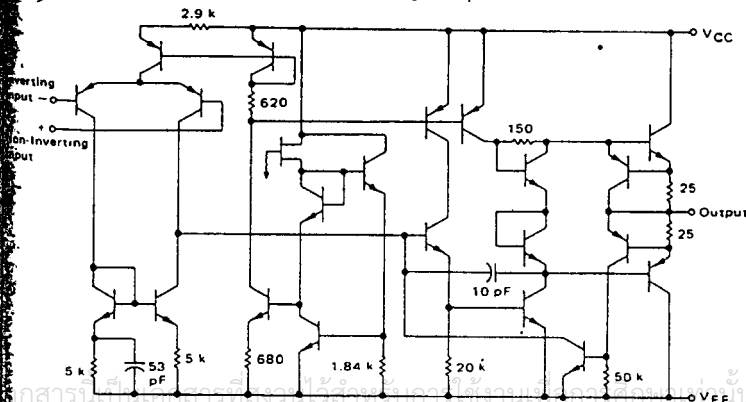
MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	MC4558	MC4558AC	MC4558C	Unit
Power Supply Voltage	V_{CC}	+22	+18	+18	Vdc
	V_{EE}	-22	-18	-18	Vdc
Input Differential Voltage	V_{ID}	±30			Volts
Input Common Mode Voltage (Note 1)	V_{ICM}	±15			Volts
Output Short-Circuit Duration (Note 2)	t_S	Continuous			
Operating Ambient Temperature Range	T_A	See Ordering Information Below			
Storage Temperature Range	T_{stg}	Metal and Ceramic Packages		-65 to +150	$^\circ\text{C}$
		Plastic Package		-55 to +125	
Junction Temperature	T_J	Metal and Ceramic Packages		175	$^\circ\text{C}$
		Plastic Package		150	

Note 1. For supply voltages less than ±15 V, the absolute maximum input voltage is equal to the supply voltage.

Note 2. Short circuit may be to ground or either supply.

EQUIVALENT CIRCUIT SCHEMATIC
(1/2 of Circuit Shown)



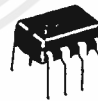
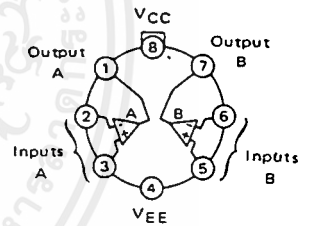
MC4558,
MC4558AC, MC4558C,
MC4558N, MC4558NC

DUAL WIDE BANDWIDTH OPERATIONAL AMPLIFIER

SILICON MONOLITHIC INTEGRATED CIRCUIT

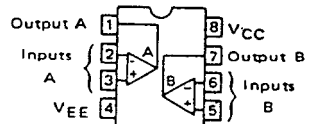


G SUFFIX
METAL PACKAGE
CASE 601



P1 SUFFIX
PLASTIC PACKAGE
CASE 626

U SUFFIX
CERAMIC PACKAGE
CASE 693



ORDERING INFORMATION

Device	Temperature Range	Package
MC4558, NG	-55 to +125 $^\circ\text{C}$	Metal Can
MC4558NU, U	-55 to +125 $^\circ\text{C}$	Ceramic DIP
MC4558CG, NCG	0 to +70 $^\circ\text{C}$	Metal Can
MC4558ACP1, CP1, NCP1	0 to +70 $^\circ\text{C}$	Plastic DIP
MC4558CU, NCU	0 to +70 $^\circ\text{C}$	Ceramic DIP

FREQUENCY CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	MC4558, MC4558AC			MC4558C			Units
		Min	Typ	Max	Min	Typ	Max	
Unity Gain Bandwidth	BW	2.5	2.8	—	2.0	2.8	—	MHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$ unless otherwise noted.)

Input Offset Voltage ($R_S < 10\text{ k}\Omega$)	V_{IO}	—	1.0	5.0	—	2.0	6.0	mV
Input Offset Current	I_{IO}	—	20	200	—	20	200	nA
Input Bias Current	I_{IB}	—	80	500	—	80	500	nA
Input Resistance	r_i	—	2.0	—	—	80	500	M Ω
Input Capacitance	C_i	—	1.4	—	—	2.0	—	pF
Common Mode Input Voltage Range	V_{ICR}	± 12	± 13	—	± 12	± 13	—	V
Large Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	A_v	50	200	—	20	200	—	V/mV
Output Resistance	r_o	—	75	—	—	75	—	Ω
Common Mode Rejection Ratio ($R_S < 10\text{ k}\Omega$)	CMRR	70	90	—	70	90	—	dB
Supply Voltage Rejection Ratio ($R_S < 10\text{ k}\Omega$)	PSRR	—	30	150	—	30	150	$\mu\text{V/V}$
Output Voltage Swing ($R_L > 10\text{ k}\Omega$) ($R_L > 2\text{ k}\Omega$)	V_O	± 12 ± 10	± 14 ± 13	—	± 12 ± 10	± 14 ± 13	—	V
Output Short-Circuit Current	I_{OS}	10	20	40	10	20	40	mA
Supply Currents (Both Amplifiers)	I_D	—	2.3	5.0	—	2.3	5.6	mA
Power Consumption (Both Amplifiers)	P_C	—	70	150	—	70	170	mW
Transient Response (Unity Gain) ($V_i = 20\text{ mV}$, $R_L > 2\text{ k}\Omega$, $C_L < 100\text{ pF}$) Rise Time ($V_i = 20\text{ mV}$, $R_L > 2\text{ k}\Omega$, $C_L < 100\text{ pF}$) Overshoot ($V_i = 10\text{ V}$, $R_L > 2\text{ k}\Omega$, $C_L < 100\text{ pF}$) Slew Rate	T_{LH} t_{os} SR	—	0.3 15 1.6	—	—	0.3 15 1.6	—	μs % V/ μs

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{high}$ to T_{low} unless otherwise noted.)

Input Offset Voltage ($R_S < 10\text{ k}\Omega$)	V_{IO}	—	1.0	6.0	—	—	7.5	mV
Input Offset Current ($T_A = T_{high}$) ($T_A = T_{low}$) ($T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$)	I_{IO}	—	7.0 85	200 500	—	—	—	nA
Input Bias Current ($T_A = T_{high}$) ($T_A = T_{low}$) ($T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$)	I_{IB}	—	30 300	500 1500	—	—	300	nA
Common Mode Input Voltage Range	V_{ICR}	± 12	± 13	—	—	—	800	V
Common Mode Rejection Ratio ($R_S < 10\text{ k}\Omega$)	CMRR	70	90	—	—	—	—	dB
Supply Voltage Rejection Ratio ($R_S < 10\text{ k}\Omega$)	PSRR	—	30	150	—	—	—	$\mu\text{V/V}$
Output Voltage Swing ($R_L > 10\text{ k}\Omega$) ($R_L > 2\text{ k}\Omega$)	V_O	± 12 ± 10	± 14 ± 13	—	± 12 ± 10	± 14 ± 13	—	V
Large Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$)	A_v	25	—	—	15	—	—	V/mV
Supply Currents (Both Amplifiers) ($T_A = T_{high}$) ($T_A = T_{low}$)	I_D	—	—	4.5 6.0	—	—	5.0 6.7	mA
Power Consumption (Both Amplifiers) ($T_A = T_{high}$) ($T_A = T_{low}$)	P_C	—	—	135 180	—	—	150 200	mW

* $T_{high} = 125^\circ\text{C}$ for MC4558 and 70°C for MC4558C and MC4558AC.
 $T_{low} = -55^\circ\text{C}$ for MC4558 and 0°C for MC4558C and MC4558AC.
 † I_{IB} is out of the amplifier due to PNP input transistors.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOISE CHARACTERISTICS (Applies for MC4558N and MC4558NC only, $V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	MC4558N			MC4558NC			Unit
		Min	Typ	Max	Min	Typ	Max	
Burst Noise (Popcorn Noise) (BW = 1.0 Hz to 1.0 kHz, $t = 10\text{ s}$, $R_S = 100\text{ k}\Omega$) (Input Referenced)	E_n	-	-	20	-	-	20	$\mu\text{V}_{\text{peak}}$

FIGURE 1 - BURST NOISE versus SOURCE RESISTANCE

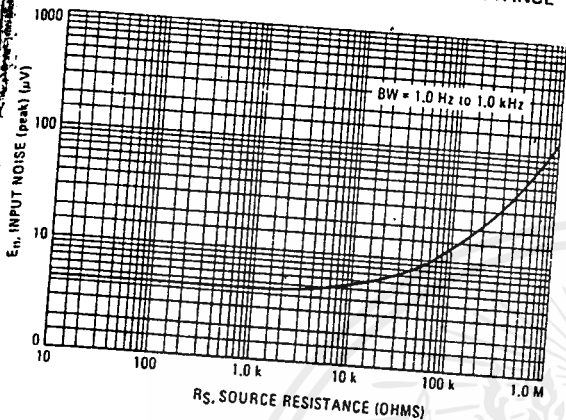


FIGURE 2 - RMS NOISE versus SOURCE RESISTANCE

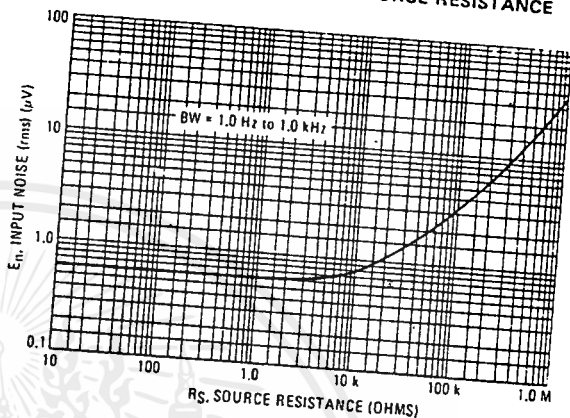


FIGURE 3 - OUTPUT NOISE versus SOURCE RESISTANCE

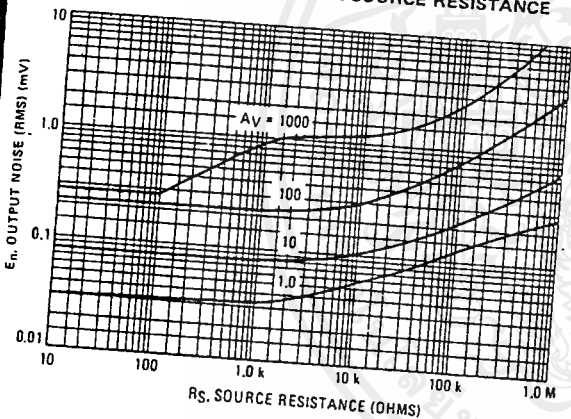


FIGURE 4 - SPECTRAL NOISE DENSITY

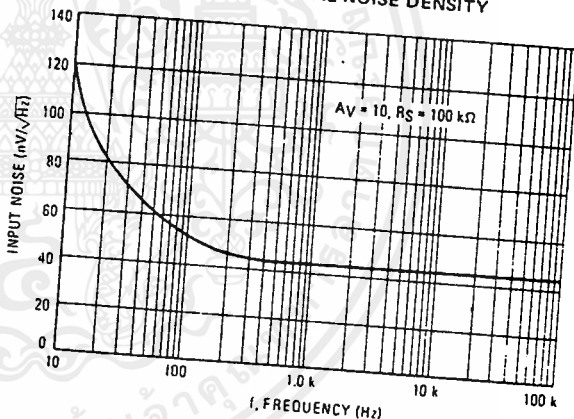
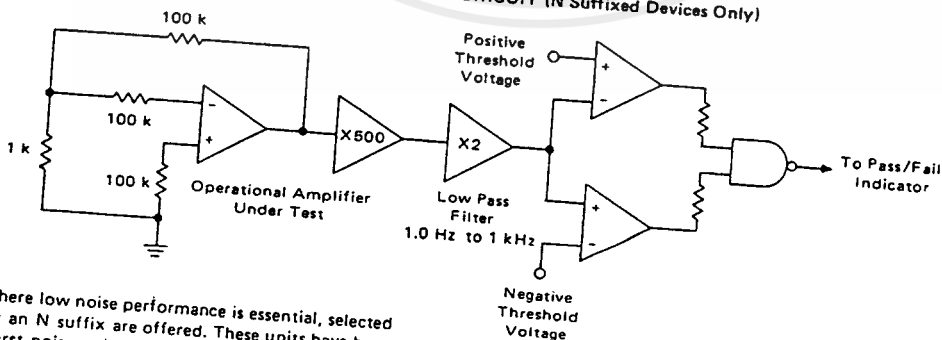


FIGURE 5 - BURST NOISE TEST CIRCUIT (N Suffixes Devices Only)



applications where low noise performance is essential, selected devices denoted by an N suffix are offered. These units have been tested for burst noise pulses on a special noise test system. Unlike conventional peak reading or RMS meters, this system was specially designed to provide the quick response time essential to burst (popcorn) noise testing.

The test time employed is 10 seconds and the 20 μV peak limit refers to the operational amplifier input thus eliminating errors in the closed-loop gain factor of the operational amplifier under test.

MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 6 - OPEN LOOP FREQUENCY RESPONSE

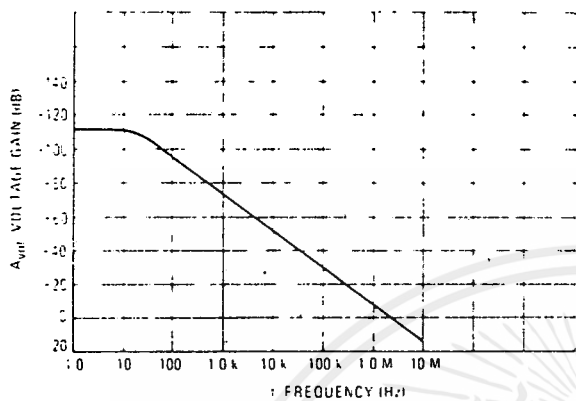


FIGURE 7 - PHASE MARGIN versus FREQUENCY

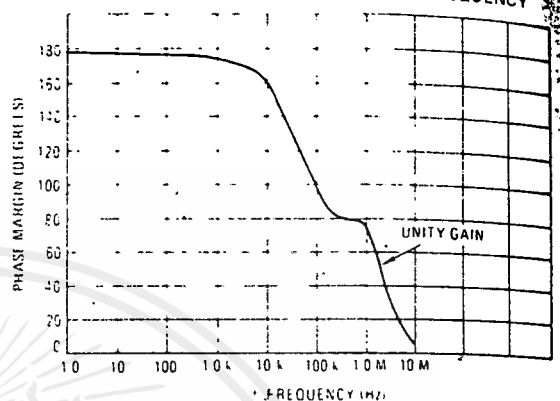


FIGURE 8 - POSITIVE OUTPUT VOLTAGE SWING versus LOAD RESISTANCE

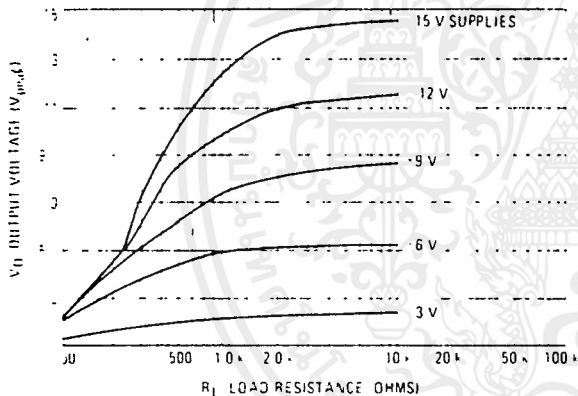


FIGURE 9 - NEGATIVE OUTPUT VOLTAGE SWING versus LOAD RESISTANCE

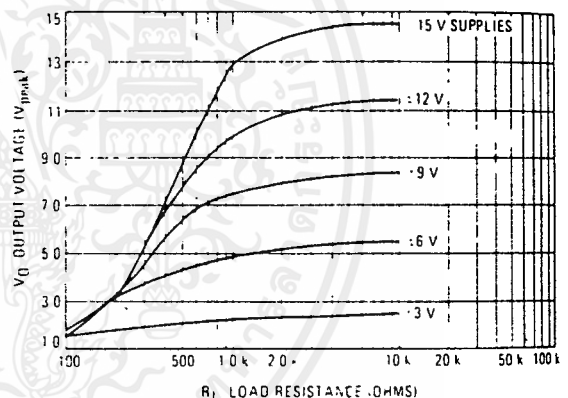


FIGURE 10 - POWER BANDWIDTH (LARGE SIGNAL SWING versus FREQUENCY)

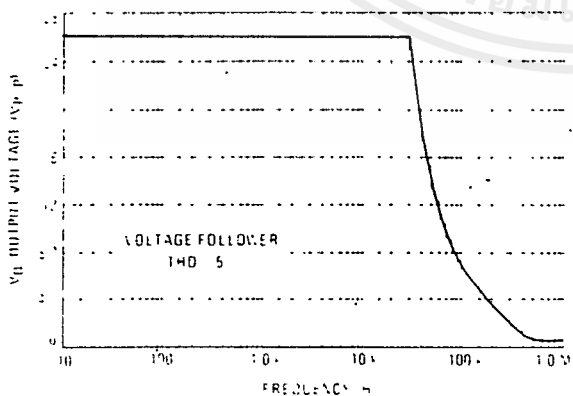
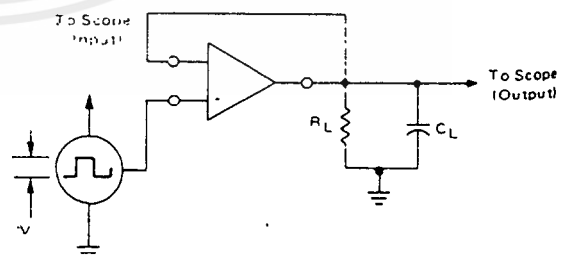


FIGURE 11 - TRANSIENT RESPONSE TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THERMAL INFORMATION

The maximum power consumption an integrated circuit can tolerate at a given operating ambient temperature, can be found from the equation:

$$P_{D(T_A)} = \frac{T_{J(max)} - T_A}{R_{\theta JA(Typ)}}$$

Where: $P_{D(T_A)}$ = Power Dissipation allowable at a given operating ambient temperature. This must be greater than

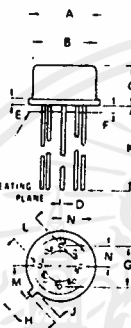
the sum of the products of the supply voltages and supply currents at the worst case operating condition.

$T_{J(max)}$ = Maximum Operating Junction Temperature as listed in the Maximum Ratings Section
 T_A = Maximum Desired Operating Ambient Temperature
 $R_{\theta JA(Typ)}$ = Typical Thermal Resistance Junction to Ambient

OUTLINE DIMENSIONS

G SUFFIX
METAL PACKAGE
CASE 601
 $R_{\theta JA} = 160^{\circ}\text{C/W (Typ)}$

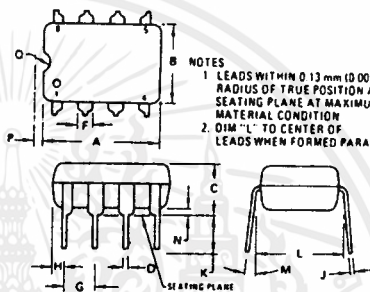
NOTE
 1 LEADS WITHIN 0.25 mm (0.010)
 DIA OF TRUE POSITION AT
 SEATING PLANE AT MAXIMUM
 MATERIAL CONDITION



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.51	9.40	0.335	0.370
B	7.75	8.51	0.305	0.335
C	4.19	4.70	0.165	0.185
D	0.41	0.48	0.016	0.019
E	0.25	1.02	0.010	0.040
F	0.25	1.02	0.010	0.040
G	5.08 BSC		0.200 BSC	
H	0.71	0.86	0.028	0.034
J	0.74	1.14	0.029	0.045
K	12.70	-	0.500	-
L	3.05	4.06	0.120	0.160
M	45° BSC		45° BSC	
N	2.41	2.67	0.095	0.105

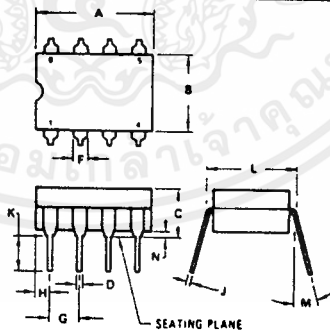
P1 SUFFIX
PLASTIC PACKAGE
CASE 626
 $R_{\theta JA} = 100^{\circ}\text{C/W (Typ)}$

NOTES
 1 LEADS WITHIN 0.13 mm (0.005)
 RADIUS OF TRUE POSITION AT
 SEATING PLANE AT MAXIMUM
 MATERIAL CONDITION
 2 DIM "L" TO CENTER OF
 LEADS WHEN FORMED PARALLEL



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.80	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.52	0.040	0.060
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.82	3.43	0.111	0.135
L	7.37	7.87	0.290	0.310
M	-	10°	-	10°
N	0.51	0.76	0.020	0.030
P	0.13	0.38	0.005	0.015
Q	0.76	1.02	0.030	0.040

U SUFFIX
CERAMIC PACKAGE
CASE 693
 $R_{\theta JA} = 100^{\circ}\text{C/W (Typ)}$



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.91	10.92	0.390	0.430
B	6.27	6.99	0.245	0.275
C	4.32	5.08	0.170	0.200
D	0.41	0.51	0.016	0.020
F	1.40	1.80	0.055	0.070
G	2.54 BSC		0.100 BSC	
H	1.14	1.65	0.045	0.065
J	0.20	0.30	0.008	0.012
K	3.18	4.06	0.125	0.160
L	7.37	7.87	0.290	0.310
M	-	15°	-	15°
N	0.51	1.02	0.020	0.040

NOTES
 1 LEADS WITHIN 0.13 mm (0.005)
 RAD OF TRUE POSITION AT
 SEATING PLANE AT MAXIMUM
 MATERIAL CONDITION
 2 DIMENSION "L" TO CENTER
 OF LEADS WHEN FORMED
 PARALLEL



MOTOROLA Semiconductor Products Inc.