ปริญญานิพนธ์

เครื่องเก็บภาพขนาด 512 x 512 จุด โดยใช้หน่วยความจำความเร็วสูง

โดย

นายพิชัย	วิทยานนท์	34131121
นายรณภูมิ	ศรีสันสนีย์	34131128
นายวิเชียร	นิลช้อย	34131130
นายนพดล	สุนทรวงษ์	34132111
นายสุวรรณไชย	สถิรพันธุ์	34132135

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร

ปริญญาอุตสาหกรรมศาสตร์บัณฑิต

ภาควิชา เทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบัน เทคโนโลยีพระจอม เกล้า เจ้าคุณทหาร ลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032618

FACULTY OF ENGINEERING

KING MONGKUT' INSTITUTE OF TECHNOLOGY

LADKRABANG

PROJECT

512 X 512 PIXELS OF COLOUR DIGITIZER USING HIGH ACCESSTIME MEMORY DEVICES

PROJECT REPORT SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIRMENTS

FOR THE BACHELOR'S DEGREE

DEPARTMENT OF INDUSTRIAL TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT' INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032618

หัวข้อปริญญานิพนธ์ เครื่องเก็บภาพสีขนาด 512 x 512 จุด โดยใช้หน่วยความจำที่มีความเร็วสูง

โดย	นาย พิชัย	วิทยานนท์	34131121
	นาย รณภูมิ	ศรีศันสนีย	34131128
	นาย วิเชียร	นิลช้อย	34131130
	นาย นพดล	สุนทรวงศ์	34132111
	นาย สุวรรณไชย	สถิรพันธ์	34132135

อาจารย์ที่ปรึกษา อาจารย์ ดลชัย สุขเจริญผล

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัตินับปริญญานิพนธ์ ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์

คณะกรรมการสอบปริญญานิพนธ์

..... อาจารย์ที่ปรึกษา
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

512 x 512 PIXELS OF COLOUR DIGITIZER USING HIGH ACCESSTIME MEMORY DEVICES

MR. PICHAI WITTAYANONT

MR. RHONNAPHOOM SISUNSANEE

MR. VICHIEN NINCHOI

MR. NOPPADOL SOONTORNWONG

MR. SUWANCHAI SATHIRAPAN

PROJECT REPORT SUBMITTED IN PARTIAL OF THE REQUIRMENT

FOR THE BACHEOR'S DEGREE

DEPARTMENT OF INDUSTIAL TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่อง เก็บสัญญาณภาพสีขนาด 512 x 512 จุด
โดยใช้หน่วยความจำความ เร็วสูง

นักศึกษา	นาย พิชัย	วิทยานนท์	34131121
	นาย รณภูมิ	ศรีศันสนีย	34131128
	นาย วิเชียร	นิลช้อย	34131130
	นาย นพดล	สุนทรวงษ์	34132111
	นาย สุวรรณชัย	สถิรพันธ์	34132135
อาจารย์ที่ปรึกษา	นาย คลชัย	สุขเจริญผล	
ระดับการศึกษา	อุสาหกรรมศาสตร์บัณฑิต		
ปีการศึกษา	พ.ศ.2535		

บทคัดย่อ

ในเรื่องของการ เก็บข้อมูลภาพลงสู่หน่วยความจำนั้น ในสมัยก่อนความ เร็วในการ เก็บข้อมูลภาพจะทำได้ช้าและ เก็บรายละ เอียดของข้อมูลภาพได้น้อย ซึ่งอุปกรณ์ที่สามารถทำงานที่ความถี่สูงๆนั้นมีราคาแพงมากและหาซื้อได้ยาก แต่ในปัจจุบัน เทคโนโลยีต่างๆได้พัฒนาไปได้ไกล ทำให้ราคาของหน่วยความจำถูกลงอีกทั้งความ เร็วของหน่วยความจำก็มากขึ้นด้วย ดังนั้นจึง เป็นที่น่าสนใจในการศึกษา เป็นอย่างยิ่ง ซึ่งข้อมูลที่ได้สามารถนำมาคำนวณหรือประมวลผลได้

ในโครงงานฉบับนี้จะ เป็นการสร้าง เครื่อง เก็บสัญญาณภาพโดยจะรับสัญญาณที่ เป็นสัญญาณอนาลอกไป เก็บโดย เปลี่ยน เป็นสัญญาณทางดิจิจอล ซึ่งในโครงงานนี้จะ เป็นการ เก็บลงสู่หน่วยความจำและดึงข้อมูลออกจากหน่วยความจำ เพื่อไปแสดงผลทางมอนิ เตอร์โดยตรงซึ่งยังไม่ เกี่ยวข้องกับการอิน เตอร์ เฟสสำหรับ เครื่องไมโครคอมพิว เตอร์โดยในโครงงานนี้จะใช้อุปกรณ์ใหม่ๆที่แตกต่างจากนักศึกษารุ่นก่อนๆได้ทำมาแล้วโดยใช้อุปกรณ์จากประ เทศญี่ปุ่น เพิ่ม เติมมา โดย เราจะศึกษาว่าถ้าใช้อุปกรณ์ตัวใหม่ๆ เข้ามาจะพัฒนา เรื่องกระบวนการ เก็บภาพได้แค่ไหนและ เพื่อ เป็นแนวทางในการพัฒนาร่วมกับ เครื่องไมโครคอมพิว เตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	512 x 512 pixel of color digitizer using high access time memory devices		
Name	Mr. Pichai	wittayanont	34131121
	Mr. Rhonnaphoom	sisunsanee	34131128
	Mr. Vichien	ninchoi	34131130
	Mr. Noppadol	soontornwong	34132111
	Mr. Suwanchai	sathirapan	34132135
Thesis Advisor	Mr. Dolchai	sukcharuenpol	
Level of Study	Bachelor Degree in industrial (Electronic and telecommunication)		
Academic	Year 1992		

Abstract

Many year ago keeping Image to memory (or digitizer) was very slow and resolution was limited. The device which can operate at high frequency have very expensive and difficult to find , There fore they are't appoximately to this project.

In the present the many technology are developed. The cost of those one were lower and increse the speed so. This device is appoximated to study about the image processing,which can calculate and processing the data.

This project will produce image processing which accept the analog signal to keep in the memory by changing signal to the digital information. This project is keeping the picture in to memory and take it out from the memory directly, which not about interfacing with microcomputer. In this project will use the device which come from japan , therefore we will study result of using new device and this project is away to develop to using image processing with the microcomputer in the future.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ หน้า

บทคัดย่อ

ABSTRACT

บทที่ 1 บทนำ 1

1.1 ความเป็นมาของปริญญานิพนธ์ 1

1.2 วัตถุประสงค์ 2

1.3 ขอบข่ายของปริญญานิพนธ์ 2

1.4 เนื้อหาของปริญญานิพนธ์ 3

บทที่ 2 ความรู้ทั่วไปเกี่ยวกับทฤษฎีโทรทัศน์ 4

2.1 ส่วนประกอบในภาพ 4

2.2 ระบบการส่งสัญญาณภาพ 4

2.3 การสะแกนนิ่ง 6

2.3.1 การนสะแกนแบบไม่สลับเส้น 7

2.3.2 การสะแกนแบบสลับเส้น 8

2.5 มาตรฐานสัญญาณโทรทัศน์สี 14

2.5.1 สัญญาณขาวดำ 15

2.5.2 สัญญาณสี 15

2.5.3 สัญญาณเบริสต์ 16

2.5.4 ค่ามาตรฐานของสัญญาณซิงค์ทางแนวนอน และสัญญาณสบัดกลับทางแนวนอน 17

2.5.5 ค่ามาตรฐานของฟิลด์ซิงค์และฟิลด์แบลงค์กิ้ง 19

2.6 ทฤษฎีแสงสีและการแสดงภาพสี 21

2.6.1 แสงเป็นคลื่นแม่เหล็กไฟฟ้า 22

2.6.2 คุณสมบัติทางฟิสิกส์ของแสงสี 23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

2.6.4 การพิจารณาแสงสีในลักษณะ เวก เตอร์ 24
2.7 มาตรฐานสัญญาณโทรทัศน์แบบต่าง ๆ 25
2.8 มาตรฐาน NTSC 26
2.9 ระบบ SECAM 29
2.9.1 การส่งแบบ PAL 30
บทที่ 3 การแสดงสัญญาณภาพทางดิจิตอล 37
3.1 บทนำของการแสดงภาพทางดิจิตอล 37
3.2 การกำหนดความละ เอียดภาพ 37
3.3 ลักษณะการ เก็บข้อมูลภาพทางดิจิตอลขนาด 256 x 256 จุดต่อภาพ 47
3.4 ลักษณะการ เก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 256 จุดต่อภาพ 47
3.5 ลักษณะการ เก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ 49
3.6 การ เก็บข้อมูลทางดิจิตอลโดยตรง 51
3.7 ใช้หลักการ เลื่อนข้อมูลภาพ 54
บทที่ 4 การออกแบบและการแสดงภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ 57
4.1 บทนำของการออกแบบและการแสดงภาพสี 57
4.2 ส่วนของวงจรแยกสัญญาณสี 58
4.2.1 หลักการแยกสัญญาณ RGB ออกจาก สัญญาณวีดีโอ 59
4.2.2 การทำงานของส่วนแยกสัญญาณ RGB ออกจาก สัญญาณวีดีโอที่ใช้งานจริงของ เครื่อง 62
4.3 การทำงานของแอด เดรส เจน เนอ เร เตอร์ 63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

4.4 ส่วนของหน่วยความจำในการ เก็บข้อมูลภาพสี 65

4.5 ส่วนของการ เปลี่ยนแปลงสัญญาณ 66

4.5.1 วงจร เปลี่ยนรูปสัญญาณอนาล็อก เป็นสัญญาณดิจิตอล 66

4.5.2 วงจรภาค D/A 68

4.5.3 แสดงการคำนวณ GAIN การขยายของ OP-AMP ที่ใช้ในภาค A/D และ D/A 70

บทที่ 5 ผลการทดลอง 71

5.1 สัญญาณที่ออกจากภาค RGB ทั้ง 3 สี 71

5.2 สัญญาณที่ออกจากภาค A/D CONVERTER ทั้ง 3 สี 73

5.3 สัญญาณที่ออกจากภาค D/A Converter ทั้ง 3 สี 75

5.4 แสดงภาพที่ปรากฏทางมอนิเตอร์ เมื่อป้อนอินพุทด้วย PATTERN GENERATER 77

5.5 แสดงลักษณะ เครื่องหลังจากลงอุปกรณ์ เรียบร้อยแล้ว 78

บทที่ 6 สรุปผลการดำเนินงานและแนวทางในการพัฒนาต่อไป 79

6.1 สรุปผลการดำเนินงาน 79

6.2 แนวทางในการพัฒนาต่อไป 80

เอกสารอ้างอิง

ภาคผนวก ก วงจรส่วนต่าง ๆ ของเครื่อง

ภาคผนวก ข ลายปริ้นของวงจรที่ใช้ทุกภาคของ เครื่อง

ภาคผนวก ค รายละ เอียดและข้อมูลต่าง ๆ เกี่ยวกับ IC ที่ใช้ใน เครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณ คุณพ่อคุณแม่ที่ให้ความช่วยเหลือและอุปการะในทุก ๆด้าน

ขอกราบขอบพระคุณท่านอาจารย์ ดลชัย สุขเจริญผล ที่ได้ประสิทธ์ประสาทความรู้ ตลอดจนให้คำปรึกษาแนะแนวทางและวิธีการแก้ไขปัญหาต่าง ๆให้ลุล่วงไปด้วยดี รวมทั้งขอขอบพระคุณพี่ ๆ บริษัท ดิจิตอลโปรเจกต์ ที่เอื้อเฟื้อสถานที่ในการดำเนินงานและอุปกรณ์เครื่องใช้ในการอำนวยความสะดวกต่าง ๆ จนทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี จึงใคร่ขอขอบพระคุณท่านผู้ที่ได้กล่าวนามมา ณ ที่นี้

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของปริญญานิพนธ์

ในปัจจุบันการเปลี่ยนข้อมูลทางอนาล็อก (analog) ไปเป็นข้อมูลทางดิจิตอล (digital) ถูกนำมาใช้ประโยชน์กันอย่างกว้างขวาง โดยเฉพาะการเปลี่ยนข้อมูลอนาล็อก ที่เป็นข้อมูลภาพ (image) ให้เป็นข้อมูลที่สามารถนำมาคำนวณ หรือการประมวลผลได้ ซึ่งมีการศึกษากันอย่างจริงจังในสาขาวิชาการประมวลผลภาพ (Image Precessing) และสามารถนำไปประยุกต์ใช้ประโยชน์ได้อย่างมากมาย เป็นต้นว่า การพัฒนาการมองเห็นของหุ่นยนต์ในโรงงานอุตสาหกรรม การวิเคราะห์แยกแยะชนิดของสิ่งของหรือการจดจำลายมือเขียน การวิเคราะห์ภาพถ่ายดาวเทียมที่เกี่ยวกับทรัพยากรธรรมชาติและอื่นๆอีกมาก แต่การเรียนรู้ในวิชาด้านนี้จำเป็นที่จะต้องใช้เครื่องมือที่มีความสามารถสูงและอีกหลายอย่างประกอบกัน เช่น คอมพิวเตอร์ที่มีความไวและหน่วยความจำมากๆ เครื่องเปลี่ยนสัญญาณภาพอนาล็อกที่มีความไวสูง เป็นต้น

ในสมัยก่อนนั้นจะมีใช้เฉพาะในหน่วยงานที่สำคัญเท่านั้นเพราะมีราคาแพงมากและไม่แพร่หลายมีใช้กันน้อย การเก็บข้อมูลภาพทางดิจิตอลเริ่มต้นจากการเก็บข้อมูลภาพขนาด 64 x 64 จุดต่อภาพ (ในแต่ละเส้นสะแกนจะทำการเก็บข้อมูลภาพจำนวน 64 จุดภาพ และเก็บทั้งหมด 64 เส้น ใน 1 ภาพ) ภาพที่ได้เป็นภาพที่หยาบมาก เห็นภาพประกอบด้วยจุดสี่เหลี่ยมจัตุรัส ทำให้มองเห็นรายละเอียดของภาพต่ำ ต่อมาการพัฒนาทางด้านเทคโนโลยี่ได้ก้าวหน้าขึ้นมาอีกระดับหนึ่ง การเก็บข้อมูลภาพทางดิจิตอลจึงสามารถเก็บข้อมูลภาพได้รายละเอียดของภาพมากขึ้นเป็นลำดับ จนเป็นเครื่องเก็บข้อมูลภาพทางดิจิตอลขนาด 256 x 256 จุดต่อภาพ ใช้พื้นที่หน่วยความจำในการเก็บข้อมูลภาพทั้งหมด 64 กิโลไบท์ (KByte) ภาพที่ได้มีความละเอียดมากพอสมควร แต่ในงานการวิเคราะห์ข้อมูลภาพบางอย่างต้องใช้ความละเอียดของภาพสูงมาก ตัวอย่าง เช่น การสร้างภาพ 3 มิติ , การส่งสัญญาณภาพโทรทัศน์แบบ Boardcast เป็นต้น ต่อมาได้พัฒนาเป็นเครื่องเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 256 จุดต่อภาพ ใช้พื้นที่หน่วยความจำทั้งหมด 128 กิโลไบท์ (KByte) ภาพที่ได้มีความละเอียดของภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพิ่มขึ้นกว่าเดิม 2 เท่า ก็มากพอสำหรับการนำเอาข้อมูลภาพนี้ไปใช้งานที่ต้องการความละเอียดของภาพสูงได้ แต่ขีดจำกัดจะกระทำได้ะฉพาะภาพขาวดำ ทำให้ไม่สามารถใช้ในงานที่เกี่ยวกับภาพสีได้เลย

ส่วนในปัจจุบันนี้เครื่องมือต่างๆ เช่น ไมโครคอมพิวเตอร์ก็ได้มีการพัฒนาให้มีความสามารถที่ทำงานในด้านความไวได้สูงขึ้นและหน่วยความจำก็มากขึ้นทั้งที่ราคาก็ถูกลงและสามารถหาซื้อได้ภายในประเทศ เราจึงสามารถศึกษาประมวลผลภาพได้โดยใช้วิธีการเก็บข้อมูลภาพลงสู่หน่วยความจำโดยตรงได้ โดยไม่ต้องใช้วิธีการเพิ่มความเร็ว (access time) ของหน่วยความจำออกเป็นโดยใช้เทคนิคการเลื่อนข้อมูลหรือการแบ่งพื้นที่ของหน่วยความจำออกเป็นหลายชุด ในปริญญานิพนธ์เล่มนี้จึงเสนอการทดลองเก็บข้อมูลภาพที่เป็นอนาล็อกให้เป็นข้อมูลทางดิจิตอล และบันทึกลงหน่วยความจำที่มีความเร็วสูง โดยใช้วิธีเก็บข้อมูลภาพโดยตรงว่ามีประสิทธิภาพสักเพียงใด

1.2 <u>วัตถุประสงค์ของโครงงาน</u>

1) เพื่อศึกษาลักษณะการเก็บข้อมูลภาพสีให้ได้ความละเอียดของภาพมากลงสู่หน่วยความจำความเร็วลงโดยใช้วิธีเก็บข้อมูลภาพโดยตรง

2) เพื่อศึกษาเกี่ยวกับทฤษฎีของแสงสี

3) ออกแบบและสร้างเครื่องเก็บภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ โดยใช้หน่วยความจำความเร็วต่ำ ตามเป้าหมายที่ได้ตั้งเอาไว้

4) เพื่อเพิ่มขอบเขตของการนำเอาข้อมูลภาพที่ได้ไปประยุกต์ใช้งานให้กว้างขวางต่อไป

5) เพื่อเป็นแนวทางในการนำเอาข้อมูลภาพสีไปประยุกต์ใช้งาน

6) เป็นการเสริมสร้างงานวิจัยและพัฒนาเทคโนโลยีเกี่ยวกับการเก็บและการประยุกต์ใช้งานของข้อมูลภาพที่ได้

1.3 <u>ขอบเขตของปริญญานิพนธ์</u>

ปริญญานิพนธ์ฉบับนี้เป็นการออกแบบและสร้างเครื่องเก็บภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ ซึ่งเป็นการนำเอาสัญญาณภาพสีจากกล้องวีดีโอหรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแหล่งกำเนิดสัญญาณภาพสีต่างๆ ที่ได้มาทำการเก็บสู่หน่วยความจำทั้ง 3 สีแยกกัน เพื่อที่จะนำเอาข้อมูลภาพที่ได้ไปใช้ประโยชน์ในงานต่างๆที่เกี่ยวกับภาพได้ แต่สำหรับการทดลองใช้งานของเครื่องได้แสดงออกที่จอภาพโททัศน์สี หรือจอมอนิเตอร์สีทั่วไป

1.4 <u>เนื้อหาของปริญญานิพนธ์</u>

บทที่ 2 กล่าวถึงความรู้ทั่วไปเกี่ยวกับทฤษฎีสีและระบบโทรทัศน์สี ซึ่งเป็นการกล่าวแบบคร่าวๆ โดยเลือกเอาเฉพาะที่เกี่ยวข้องกับที่ใช้ในปริญญานิพนธ์ฉบับนี้

บทที่ 3 กล่าวถึงลักษณะการแสดงภาพสีทางดิจิตอลและการเก็บข้อมูลภาพลงสู่หน่วยความจำวีดีโอแรมในแบบต่างเพื่อเป็นแนวทางในการศึกษาวิทยานิพนธ์ฉบับนี้ได้ดียิ่งขึ้น

บทที่ 4 กล่าวถึงหลักการออกแบบและสร้างเครื่องแสดงผลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ ตลอดจนการทำงานในส่วนต่างๆ ของเครื่อง ซึ่งจะแยกกล่าวไปเป็นส่วนๆ เพื่อให้เข้าใจถึงส่วนต่างๆ ของเครื่องได้อย่างละเอียด

บทที่ 5 กล่าวถึงผลการทดลองของเครื่อง

บทที่ 6 กล่าวถึงการสรุปผลงานวิจัยนี้และแนวทางการพัฒนาต่อไป

ภาคผนวก ก. วงจรส่วนต่างๆของเครื่อง

ภาคผนวก ข. ข้อมูลของแต่ละอุปกรณ์ต่างๆที่ใช้ในเครื่องเก็บภาพสีขนาด 512 x 512 จุดต่อภาพ โดยที่ใช้หน่วยความจำความเร็วสูงโดยวิธีการเก็บข้อมูลภาพลงสู่หน่วยความจำโดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ความรู้ทั่วไป เกี่ยวกับทฤษฎีโทรทัศน์สี

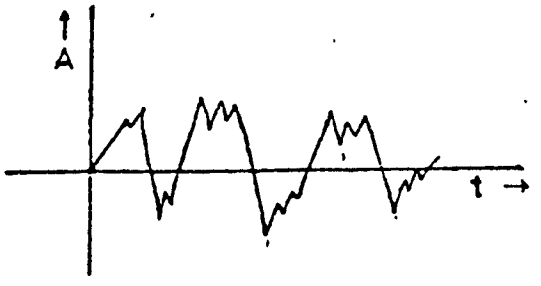
ก่อนที่จะกล่าวถึงการเก็บภาพซึ่งเป็นการเปลี่ยนสัญญาณอนาล็อก(ANALOG)ให้เป็นข้อมูลทางดิจิตอล (DIGITAL)เก็บไว้ในหน่วยความจำของไมโครคอมพิวเตอร์นั้นจะต้องทำความเข้าใจเกี่ยวกับลักษณะของภาพที่จำเป็นก่อน

2.1 ส่วนประกอบในภาพ

ภาพที่เรามองเห็นที่จะประกอบด้วยจุดเล็กๆ จำนวนมากมายซึ่งเราเรียกว่าพิคเจอร์อีเลเมนท์(Picture elemant)ในระบบโทรทัศน์และระบบการถ่ายรูปพิคเจอร์อีเลเมนท์เหล่านี้เป็นพื้นที่สี่เหลี่ยมจัตุรัสเล็ก ๆ ซึ่งทำให้เกิดขึ้นโดยเส้นแนวนอนและแนวตั้งจะแบ่งภาพออกเป็นส่วน ๆ แต่ละส่วนจะมีขนาดเท่ากัน แต่มีความสว่างไม่เท่ากันภาพโทรทัศน์ที่เรามองเห็นจะประกอบไปด้วย พิคเจอร์อีเลเมนท์จำนวนมากมายคล้ายๆ กับรูปถ่ายของหนังสือพิมพ์ซึ่งประกอบด้วยจุดเล็กๆ มากมายภาพของหนังสือพพิมพ์ต่างๆ จากภาพโทรทัศน์ตรงที่เป็นจุดดำบนกระดาษขาวแต่ละจุดเป็นสีดำเท่ากันตลอดแต่ละขนาดแต่ละจุดไม่เท่ากัน

2.2 ระบบการส่งสัญญาณภาพ

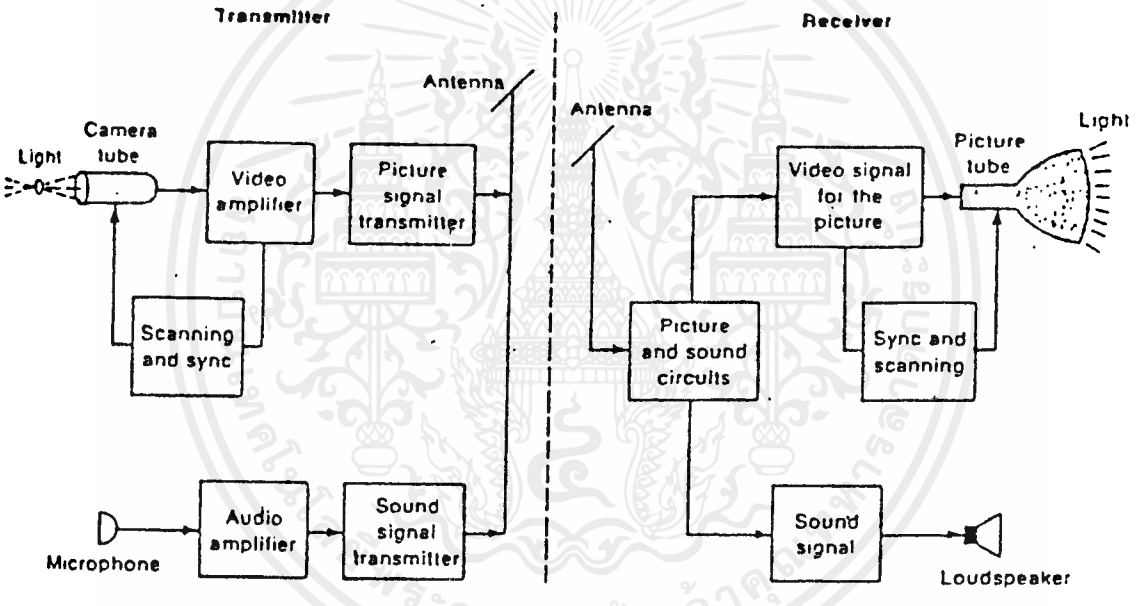
ระบบการส่งโดยทั่วไปแล้วคลื่นเสียงสามารถแทนด้วยคลื่นดังแสดงในรูปที่ 2.1 จะเห็นว่าทางด้านแนวนอนแทนด้วยเวลาและทางแนวตั้งแทนขนาดของคลื่นเสียง



รูปที่ 2.1 ขนาดของคลื่นเสียงเปลี่ยนแปลงตามเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแรงดันของเสียงจะเปลี่ยนไปตามเวลาเท่านั้นจึงสามารถเปลี่ยนเป็นสัญญาณไฟฟ้าได้โดยตรง และสามารถนำไปผสมกับคลื่นพาห์ของคลื่นแม่เหล็กไฟฟ้าส่งออกไปในอากาศได้ง่าย แต่ในระบบโทรทัศน์พิคเจอร์อีเลเมนท์ซึ่งประกอบเป็นภาพโทรทัศน์จะกระจายอยู่ทั่วไปพิคเจอร์อีเลเมนท์เหล่านี้ ไม่สามารถจะนำพาห์ด้วยคลื่นแม่เหล็กไฟฟ้าเพียงคลื่นเดียวในเวลาเดียวกันได้ เพราะว่าพิคเจอร์อีเลเมนท์แต่ละตัวเปลี่ยนความสว่างจากจุดหนึ่งไปอีกจุดหนึ่งอย่างรวดเร็วมาก ดังนั้นสัญญาณภาพจึงต้องส่งไปโดยระบบที่เรียกว่า (Scanning) ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 การส่งโทรทัศน์แบบขนาน

จากรูปที่ 2.2 ภาพจะถูกแบ่งออกเป็นเส้นขนานหลายๆ เส้น ความสว่างของพิคเจอร์อีเลเมนท์แต่ละจุด จะถูกเปลี่ยนเป็นสัญญาณไฟฟ้าในลักษณะเช่นเดียวกับการพิมพ์หนังสือด้วยพิมพ์ดีดจากด้านซ้ายไปขวาและจากบนลงล่างนั่งเอง สัญญาณเหล่านี้จะถูกนำพาด้วยระบบการส่งออกอากาศที่ด้านส่งด้วยความเร็วสูงภาพก็จะปรากฏขึ้นได้

นี่ก็คือหน้าที่ของการสะแกนการที่ภาพถูกแบ่งออกเป็นจุดเล็กๆ เป็นระเบียบทางด้านส่งและจะถูกสร้างขึ้นใหม่ที่ด้านรับก็เป็นหน้าที่ของซิงโครไนเซชั่น (Synchronization)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ก็มีปัญหายุ่งยากอีกอันหนึ่งคือ เราจำเป็นต้องส่งจำนวนภาพต่อวินาทีให้มากที่สุดคือประมาณ 16 ภาพต่อวินาที ขึ้นไปจึงจะทำให้สายตาของเรามองเห็นว่าวัตถุเคลื่อนที่ได้อย่างต่อเนื่อง

ปัจจุบันนี้การส่งโทรทัศน์มีจำนวนภาพ/วินาที โดยใช้มาตรฐาน FCC คือ จะส่ง 30 ภาพต่อวินาที 525 เส้นต่อวินาทีและมาตรฐาน CCIR จะส่ง 25 ภาพ/วินาที 625 เส้นต่อวินาที

2.3 <u>การสะแกนนิ่ง (Scanning)</u>

หน้าที่ของการสะแกนก็เพื่อที่จะเลือกพิคเจอร์อีเลเมนท์ ของภาพที่ชัดเจนบนฉากมาเรียงตามลำดับเพื่อทำการส่งและสร้างขึ้นมาใหม่ทางด้านรับ ให้ตรงกับด้านส่ง การสะแกนหมายถึงจำนวนเส้นของการสะแกนต่อหนึ่งภาพ และจำนวนภาพที่ส่งออกไปต่อวินาที ถ้าเราส่งจำนวนต่อวินาทีมากมายเท่าไหร่ การกระพริบของภาพก็จะลดลงเท่านั้น ยิ่งเพิ่มจำนวนเส้นในการสะแกนก็ยิ่งจะได้ภาพที่ละเอียดชัดเจนยิ่งขึ้น

ให้จำนวนของพิคเจอร์อีเลเมนท์ = N

ให้จำนวนเส้นในการสะแกน = n

ความสูงของภาพ = h

ความกว้างของภาพ = b

จะหาความสัมพันธ์ได้ว่า

$$N = (b/h) * n2 \quad \text{.....(2.1)}$$

b/h คืออัสเปคท์เรโช (aspect ratio) ซึ่งมีค่า = 3/4

จะเห็นว่าความชัดเจนของภาพจะขึ้นอยู่กับ จำนวนพิคเจอร์อีเลเมนท์ N ให้ความถี่ของการสะแกนในแนวตั้ง Fv เท่ากับจำนวนภาพ/วินาที ฉะนั้นความถี่ในการสะแกนแนวนอน Fh เท่ากับจำนวนภาพต่อวินาทีคูณด้วยจำนวนเส้นสะแกนโทรทัศน์ระบบ CCIR นั้น จะมีจำนวนเส้นในการสะแกนเท่ากับ 625 เส้นต่อหนึ่งภาพ และมีจำนวนภาพ/วินาที เท่ากับ 25 ฉะนั้นเราสามารถหาความถี่ในการสะแกนในแนวนอนจะได้

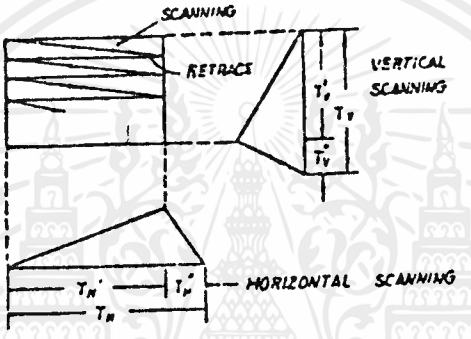
$$Fh = 25 \times 625 = 15{,}625 \text{ Hz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$N = Fh/Fv = 15625/25 = 625 \text{ เส้น}$$

การสะแกนอาศัยรูปคลื่นแบบฟันเลื่อยดังแสดงในรูป 2.3



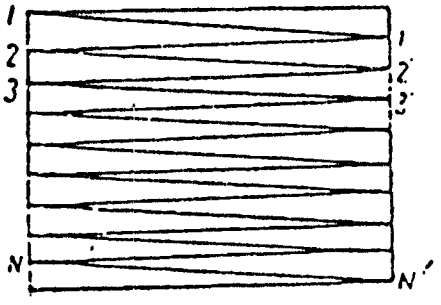
รูปที่ 2.3 การสะแกนรูปคลื่นแบบฟันเลื่อย

จากรูปที่ 2.3 จะเห็นว่า การสะแกนจะกระทำไปพร้อม ๆ กัน ทางแนวนอนและแนวตั้ง โดยที่ความถี่ในการสะแกนต่างกัน แต่ขนาดทางแนวนอนและแนวตั้งที่จะทำให้เกิดการสะแกนจะวางอยู่ในตำแหน่งตั้งฉากซึ่งกันและกัน โดยทั่วไปแล้ววิธีการสะแกนมีอยู่ 2 วิธี คือ

1. โปรแกรสซีพสะแกนนิ่ง (progressive scanning) หรือนอนอินเตอร์เลซด์สะแกนนิ่ง (non interlaced scanning)
2. อินเตอร์เลซด์สะแกนนิ่ง (interlaced scanning)

2.3.1 การสะแกนแบบไม่สลับเส้น(Non-Interlaced Scanning)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 โปรเกรสซีพสะแกนนิ่ง

การสะแกนของสัญญาณภาพแบบนี้ จากรูปจะเห็นว่าภาพจะถูกสะแกนจากซ้ายไปขวาและสะแกนจากบนลงล่าง คือ จาก 1-1',2-2',3-3' N-N' แล้วก็มาเริ่มสะแกน 1-1'ใหม่

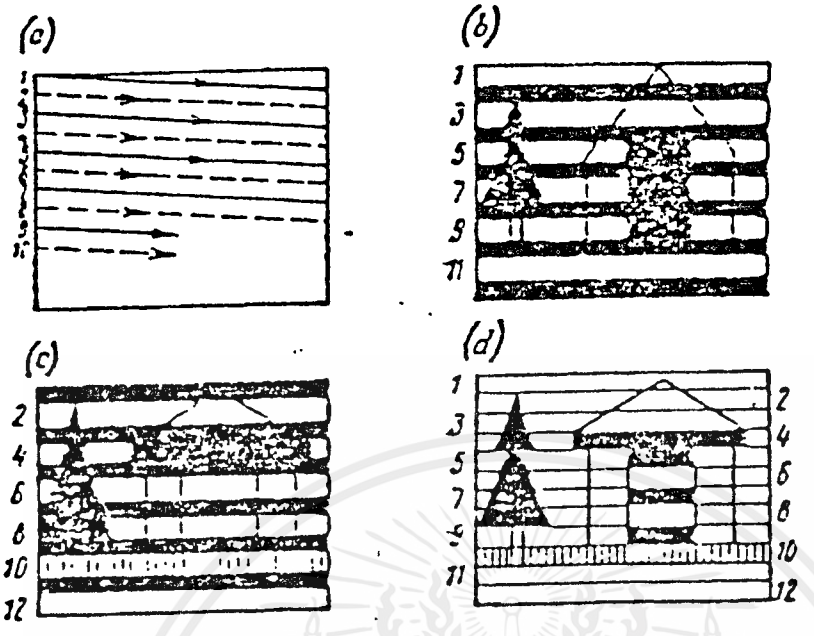
การสะแกนแบบนี้เป็นหลักการเบื้องต้นของการสะแกนในระบบโทรทัศน์และการสะแกนสัญญาณแบบนี้ส่วนใหญ่จะนำไปใช้ในระบบแสดงผลภาพของไมโครคอมพิวเตอร์ทั่วไปซึ่งลดความยุ่งยากในการอ่านข้อมูลที่จะนำไปแสดงที่จอมอนิเตอร์ได้

2.3.2 การสะแกนแบบสลับเส้น (Interlaced Scanning)

อินเตอร์เลซด์สะแกนนิ่งเป็นการสะแกนที่ดีกว่าแบบโปรเกรสซีพมากเพราะสามารถเพิ่มจำนวนภาพต่อวินาทีได้โดยใช้แบนด์วิดท์เท่าเดิม

หลักการสะแกนดังแสดงให้เห็นได้ในรูปที่ 2.5 การสะแกนแบบนี้จะเริ่มสะแกนเส้นคี่ก่อนคือ เริ่ม 1-1',3-3',5-5',....13-13' แล้วก็มาเริ่มสะแกนเส้นคู่ 2-2',4-4'.....12',12'

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



a)การสะแกนสัญญาณแบบสลับเส้นสะแกน

b)การสะแกนสัญญาณภาพในเส้นคี่(Odd fleld)

c)การสะแกนสัญญาณภาพในเส้นคู่(Even Field)

d)ภาพที่ได้จากการสะแกนครบหนึ่งภาพ

รูปที่ 2.5 แสดงการสะแกนสัญญาณภาพแบบสลับเส้นสะแกน(Interlaced Scanning)

การสะแกนเส้นคี่แล้วมาสะแกนเส้นคู่แล้วกลับมาสะแกนเส้นคี่อีกเรื่อยๆ ไป การสะแกนก็มีหลักการเช่นเดียวกับการสะแกนแบบโปรเกรสซีทสะแกนนิ่งนั่นเองแต่เราสะแกนสองครั้งนำมาซ้อนเป็นภาพ ๆ เดียว

ในระบบอินเตอร์เลซด์สะแกนนิ่งจำนวนเส้นสะแกนจะต้องเป็นเลขคี่เสมอก็เพราะว่าการสะแกนแบบสลับเส้นกระทำได้จากการสะแกนทางแนวนอนและแนวตั้งโดยอัตโนมัติ การสะแกนแนวตั้งที่เป็นเลขคี่จะสิ้นสุดลงที่เส้นสุดท้ายของเส้นสะแกนแนวนอน ดังแสดงในรูปที่ 2.6 จะเห็นความสัมพันธ์ระหว่างการสะแกนแนวนอนและแนวตั้งที่กระทำไปพร้อมๆ กัน

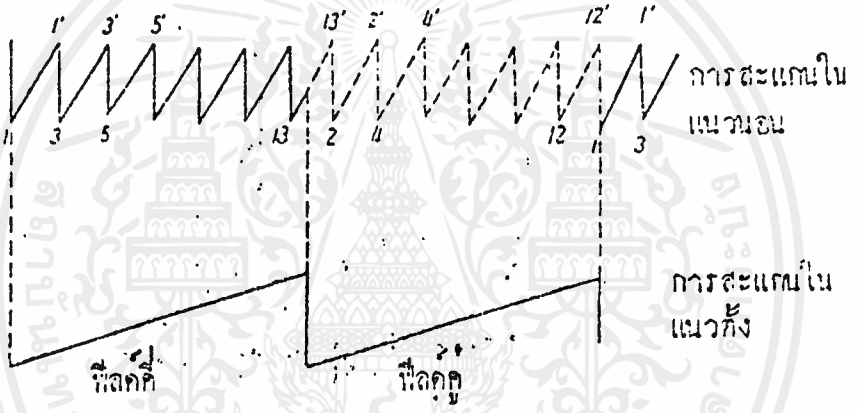
ในรูปนี้สมมุติว่าเวลาในช่วงสะบัดกลับเป็นศูนย์ แต่ความจริงในช่วงที่สะบัดกลับของการสะแกนจะเสียเวลาบ้างเล็กน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032618

ถ้าจำนวนเส้นในการสะแกนเป็นเลขคู่แล้วในทางปฏิบัติจะทำไม่ได้ก็เพราะว่ารูปร่างของคลื่นแบบฟันเลื่อยทางแนวตั้งและแนวนอนจะต้องต่างกัน และแยกกันทำงาน การสะแกนเสร็จสิ้นลงครั้งหนึ่งเราเรียกว่า ฟิลด์สะแกนนิ่ง (Fl) การสะแกนครบหนึ่งภาพเรียกว่า เฟรมสะแกนนิ่ง (Ff) ฉะนั้นได้

$$Ff = 1/2 \quad Fl \qquad Hz \quad \ldots\ldots\ldots(2.2)$$



รูปที่ 2.6 รูปคลื่นแบบฟันเลื่อยของการสะแกนแบบอินเตอร์เลซด์

ใน 1 เฟรม จะประกอบด้วย 2 ฟิลด์ คือ

1. ฟิลด์คู่ (odd Field)
2. ฟิลด์คี่ (Even Field)

ฟิลด์คู่และฟิลด์คี่ เฟรมจะมีความถี่เป็นครึ่งหนึ่งของฟิลด์เสมอ เมื่อเปรียบเทียบข้อดีและข้อเสียของระบบ อินเตอร์เลซด์ กับโปรเกรสซีพพอสรุปได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดี

กรณีจำนวนเส้นสะแกนและจำนวนภาพต่อวินาทีเท่ากัน ระบบอินเตอร์เลซด์จะให้การกระพริบน้อยกว่า และสามารถเพิ่มจำนวนภาพได้

ข้อเสีย

การที่จะทำให้เกิดอินเตอร์เลซด์นั้นยากและมักจะเกิดการทับกันของเส้นที่เรียกว่า ไลน์ แพริ่ง (line pairing) ทำให้เส้นสะแกนลดลงฉนั้นรายละเอียดและความชัดเจนของภาพจะลดลงด้วย นอกจากนี้การสร้างชิ้งค์จะลำบากและยุ่งยากกว่า

แต่เนื่องจากการสะแกน (Scan) ของสัญญาณภาพบนจอเครื่องรับโทรทัศน์ยังเกิดปัญหาเรื่องการกระพริบของแสงบนหน้าจอ (Flicker) ด้วยเหตุนี้การสร้างภาพหรือการสะแกนสัญญาณภาพบนจอเครื่องรับโทรทัศน์จะใช้การสะแกนสัญญาณภาพเป็นเส้นแบบสลับเส้น

ในระบบ 625 เส้น(CCIR) จะแบ่งการสะแกนออกเป็น 2 ฟิลด์ คือ ฟิลด์แรกเป็นการสะแกนเส้นคี่เริ่มสะแกนจากเส้นสะแกนที่ 1 จากขอบบนซ้ายสุดไปขวาสุดและจากบนลงล่างจะสิ้นสุดการสะแกนในเส้นที่ 313 (ฟิลด์ที่ 2) และจะสะแกนในลักษณะเดียวกับในฟิลด์แรกซึ่งจะเป็นการสะแกนแทรก(Track)หรือที่เรียกว่าเส้นสะแกนในทางแนวนอน(Line period)ระหว่างเส้นสะแกนในครั้งแรกดังรูป2.7

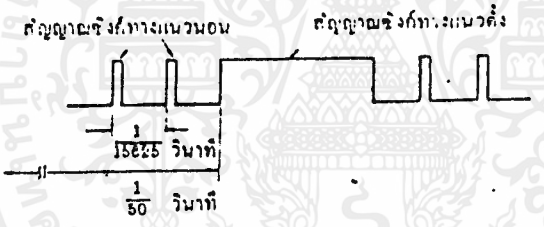
ในการสะแกนของสัญญาณลักษณะนี้จะช่วยลดการกระพริบของภาพบนหน้าจอให้น้อยลงได้

ด้วยเหตุนี้ในงานวิจัยจึงออกแบบวงจรให้มีการสะแกนของข้อมูลภาพบนจอมอนิเตอร์(ในโหมดการอ่านข้อมูลภาพออกสู่มอนิเตอร์) เป็นแบบสลับเส้นสะแกน

เรื่องสำคัญอีกอย่างหนึ่งของการส่งและการรับสัญญาณโทรทัศน์ก็คือ จะต้องสามารถหาวิธีการที่ทำให้ การสะแกนของภาพที่เกิดขึ้นในกล้องโทรทัศน์นั้นเกิดขึ้นพร้อมกันกับการสะแกนของภาพที่จอหลอดภาพของเครื่องรับโทรทัศน์ หรือทำให้ความถี่ของกระแสรูปฟันเลื่อยของวงจรหักเหทางแนวนอนและแนวตั้งของกล้องโทรทัศน์เท่ากันตลอดเวลากับความถี่ของวงจรหักเหทางแนวนอนและแนวตั้งทางจอหลอดภาพของเครื่องรับโทรทัศน์หากความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถี่ของกระแสรูปฟันเลื่อยในวงจรทางเครื่องส่งโทรทัศน์ไม่เท่ากันตลอดเวลากับความถี่ของกระแสรูปฟันเลื่อยในวงจรทางเครื่องรับโทรทัศน์ ก็จะพบว่าภาพจะล้มหรือไม่มีภาพทางเครื่องรับโทรทัศน์ การทำให้ความถี่ของกระแสรูปฟันเลื่อยทางด้านเครื่องส่งทางโทรทัศน์เท่ากันตลอดเวลากับความถี่ของกระแสรูปฟันเลื่อยทางด้านเครื่องรับโทรทัศน์นี้เรียกว่าเกิดการเข้าจังหวะ (Synchronization)ขึ้น ในทางปฏิบัติสถานีโทรทัศน์จะต้องส่งสัญญาณชนิดหนึ่งเรียกว่า สัญญาณซิงค์ (Synchronizing Signal) หรือ (Sync Pulse Signal)ไปพร้อมกับสัญญาณภาพซึ่งมีทั้งทางแนวนอนและแนวตั้งตามที่แสดงไว้ในรูปที่ 2.7 และ รูปที่ 2.8



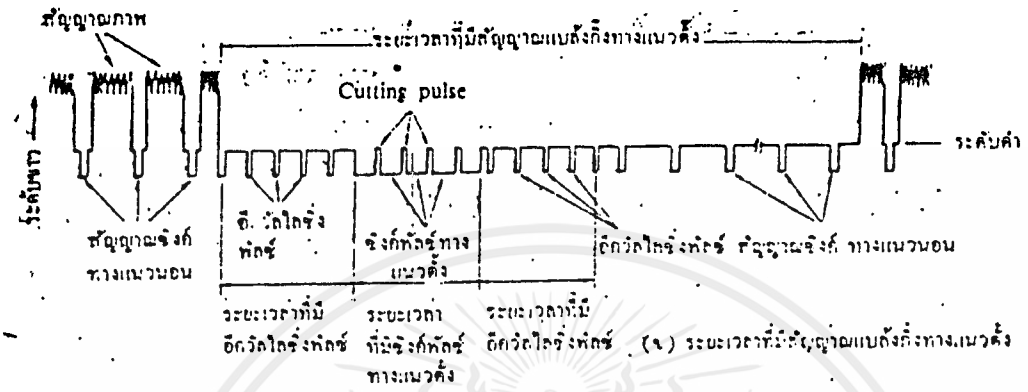
รูปที่ 2.7 รูปร่างของสัญญาณซิงค์

สัญญาณซิงค์นี้จะประกอบด้วยสัญญาณซิงค์ทางแนวนอน (Horizontal Synchronizing Signal)หรือที่เรียกว่า ไลน์ซิงค์(Line Sync.) ซึ่งในมาตรฐานระบบ 625 เส้น (มาตรฐาน CCIR)จะมีความถี่ 15,625 Hz หรือจะมี Sync Pulse ครั้งหนึ่งในทุกๆ ครั้งที่เส้นสะแกนในแนวนอนกับสัญญาณซิงค์ทางแนวตั้ง(Vertical Synchronizing Signal)หรือที่เรียกว่า ฟิลด์ซิงค์(Field Sync.)ซึ่งจะมีความถี่ 50 HzหรือจะมีSync Pulse ครั้งหนึ่ง

ในขณะที่มีการสะแกนฟิลด์เส้นคี่หรือฟิลด์เส้นคู่เสร็จสิ้นลงสัญญาณซิงค์เหล่านี้จะส่งไปพร้อมๆ กับสัญญาณ ในช่วงระยะเวลาของเส้นสะแกนสบัดกลับหรือช่วงระยะเวลาที่เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สะแกนกำลังหันกลับไปเริ่มต้นใหม่ (Flyback Period)



รูปที่ 2.8 รูปร่างของสัญญาณซิงค์ที่ใช้ในการส่งโทรทัศน์

ในทางปฏิบัติสถานีโทรทัศน์จะต้องส่งสัญญาณต่างๆ หลายอย่างออกอากาศไปให้เครื่องรับโทรทัศน์ เพื่อทำให้เกิดภาพที่จอหลอดภาพของเครื่องรับโทรทัศน์ในลักษณะเดียวกัน และพร้อมกันกับการสะแกนภาพของกล้องโทรทัศน์สัญญาณต่างๆ

1. สัญญาณภาพ (Video Signal)
   - สัญญาณภาพขาวดำ (Luminance Signal)
   - สัญญาณภาพสี(Chrominance Signal)
2. สัญญาณเบริสต์(Burst Signal)
3. สัญญาณแบล้งค์กิ้ง(Blanking Signal)
4. สัญญาณซิ้งค์(Synchronizing Signl)
5. สัญญาณอีควัลไลซิ่ง(qgualzing Signal)

สัญญาณต่างๆ ตามรูปนี้จะรวมอยู่เป็นรูปร่างเดียวกัน ซึ่งเรียกว่า สัญญาณภาพรวม(Composite Video Signal) แล้วใช้คลื่นพาห์ของภาพเป็นตัวพาออกอากาศรวมกับคลื่นพาห์ของสัญญาณเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณภาพ (Video Signal)

เป็นสัญญาณที่ใช้เพื่อทำให้เกิดภาพที่จอหลอดภาพ

สัญญาณเบริสต์ (Burst Signal)

เป็นสัญญาณที่ใช้ในการอ้างอิงเพื่อทำการแยกสีออกจากสัญญาณสีรวม

สัญญาณแบล้งกิ้ง (Blanking Signal)

เป็นสัญญาณที่ใช้เพื่อลบเส้นสะแกนสบัดกลับทั้งในแนวนอนและแนวตั้ง เพื่อมิให้เป็นที่สังเกตเห็นได้ชัดทางจอหลอดภาพ

สัญญาณซิงค์ (Synchronzling Signal)

เป็นสัญญาณที่ทำให้การสะแกนของภาพที่เกิดขึ้นในกล้องโทรทัศน์นั้นเกิดขึ้นพร้อมกันกับการสะแกนของภาพที่จอหลอดภาพของเครื่องรับโทรทัศน์ หรือทำให้ความถี่ของกระแสรูปฟันเลื่อยของวงจรหักเหทางแนวนอน และแนวตั้งของกล้องโทรทัศน์เท่ากันตลอดเวลากับความถี่ของวงจรหักเหทางแนวนอนและแนวตั้งทางจอหลอดภาพของเครื่องรับโทรทัศน์หากความถี่ของกระแสรูปฟันเลื่อย ในวงจรทางเครื่องส่งโทรทัศน์ไม่เท่ากันตลอดเวลากับความถี่ของกระแสรูปฟันเลื่อย ในวงจรทางเครื่องรับโทรทัศน์ก็จะพบว่าภาพจะล้มหรือไม่มีภาพทางเครื่องรับโทรทัศน์

สัญญาณอีควัลไลซิ่ง (Equalizing Signal)

เป็นสัญญาณที่ใช้เพื่อช่วยทำให้สัญญาณซิงค์ทางแนวตั้งยังคงมีรูปร่างดีเหมือนเดิม หลังจากแยกออกมาจากสัญญาณซิงค์ทางแนวนอนในเครื่องรับโทรทัศน์แล้ว สัญญาณนี้มีความถี่เป็นสองเท่าของสัญญาณซิงค์ทางแนวนอน ซึ่งจะช่วยทำให้การสะแกนไข้วกันทางเครื่องรับโทรทัศน์เป็นไปโดยเรียบร้อยรวมทั้งสัญญาณซิงค์ทางแนวนอนก็ไม่ขาดหายไป

2.5 มาตรฐานสัญญาณโทรทัศน์สี

จะขอกล่าวถึงรายละเอียดเกี่ยวกับระบบ CCIR-B ที่ใช้ในประเทศไทย

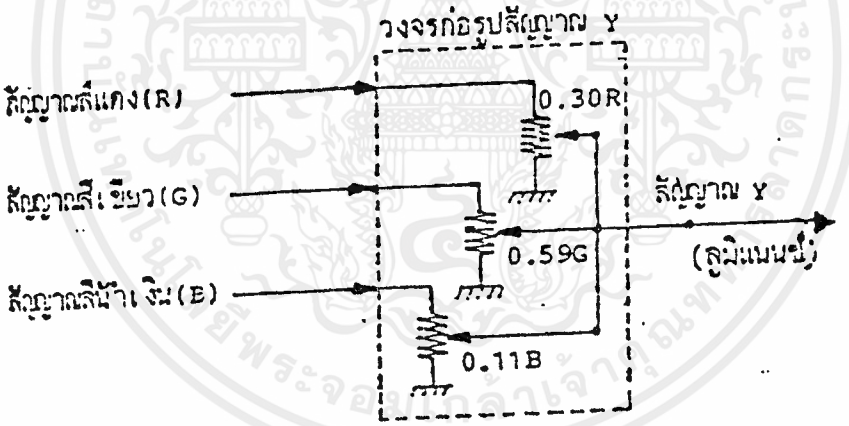
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบ CCIR-B จะใช้เส้นในการสะแกนจำนวน 625 เส้น และอินเตอร์เลสด์ของภาพ 2:1หนึ่งภาพจะประกอบด้วย 2 ฟิลด์ความถี่ของฟิลด์เท่ากับ 50 Hz ฉนั้นจำนวนภาพต่อวินาทีเท่ากับ 25 ~~Hz~~ ภาพ ความถี่ทางแนวนอนเท่ากับ 625 x 25 = 15625 Hz มีอัตราความสูงต่อความกว้างของภาพเท่ากับ 4:3

2.5.1 สัญญาณขาวดำ(Luminance Signal)

ในการส่งสัญญาณโทรทัศน์สีนั้น จำเป็นจะต้องส่งสัญญาณความสว่างหรือสัญญาณภาพขาวดำใช้สัญลักษณ์ Y เพื่อให้เครื่องรับโทรทัศน์ขาวดำสามารถรับได้และเพื่อนำไปหักล้างกับสัญญาณความต่างสี R-Y,B-Y,G-Y ได้เป็นสัญญาณ RGB สำหรับป้อนให้จอมอนิเตอร์ต่อไป ส่วนผสมของสัญญาณ Y เขียนได้เป็น

$$Y = 0.30R + 0.59G + 0.11B \quad .....(2.3)$$



รูปที่ 2.9 แสดงการก่อรูปสัญญาณ Y

2.5.2 สัญญาณสี(Chrominance Signal)

ในการส่งสัญญาณสีในระบบโทรทัศน์สี เพื่อเป็นการลดแถบสัญญาณที่ส่งออกอากาศจะส่งเฉพาะสัญญาณความต่างสี R-Y,B-Y แต่จะส่งสัญญาณสีเขียวแฝงมาในรูปของสัญญาณ Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ 2.10 จะเห็นว่าสัญญาณสีเขียวผสมอยู่ในสัญญาณ Y มากที่สุด ด้วยเหตุนี้ที่เครื่องรับโทรทัศน์สีจะต้องมีวงจรสร้างสัญญาณความต่างสี G-Y (วงจร G-Y Matrix) ที่เครื่องรับโทรทัศน์สี เขียนเป็นสมการได้ดังนี้

จาก

$$Y = 0.30R + 0.59G + 0.11B \quad .....(2.4)$$

$$R-Y = 0.70R - 0.59G + 0.11B \quad .....(2.5)$$

$$B-Y = -0.30R - 0.59G + 0.89B \quad .....(2.6)$$

นำสัญญาณความต่างสี R-Y, B-Y ที่มีสมการดังในสมการที่ (2.4) , (2.5) ข้างบทนำสร้างสัญญาณความต่างสี G-Y ที่วงจร G-Y Matrix

จาก

$$Y = 0.30Y + 0.59Y + 0.11Y \quad .....(2.6)$$

สมการที่ (2.4) - (2.6) ได้เป็น

$$0 = 0.30(R-Y) + 0.59(G-Y) - 0.11(B-Y)$$

$$0.59(R-Y) = -0.30(G-Y) - 0.11(B-Y)$$

$$(G-Y) = -0.51(R-Y) - 0.18(B-Y) \quad .....(2.7)$$

สัญญาณความต่างสี R-Y,B-Y,G-Y จะนำมาหักลบกับสัญญาณ Y จะได้เป็นสัญญาณสี RGB

2.5.3 <u>สัญญาณเบริสต์(Burst Signal)</u>

สัญญาณเบริสต์ เป็นสัญญาณที่เครื่องส่งสัญญาณโทรทัศน์สีส่งมาพร้อมกับสัญญาณความต่างสี เพื่อเป็นสัญญาณอ้างอิงในการควบคุมการผลิตสัญญาณความถี่ 4.43 MHz ที่วงจรซับแคเรียร์ออสเลเซอร์(Subcarrier Oscillator) เพื่อนำไปหักล้างกับสัญญาณซับแคเรียที่มาจากเครื่องส่งเพื่อแยกเอาสัญญาณความต่างสี R-Y และB-Y ออกจากสัญญาณสีรวม (Chrominace)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

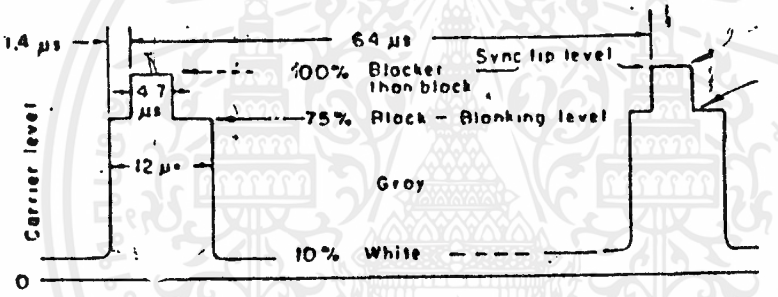
2.5.4 ค่ามาตรฐานของสัญญาณซิงค์ทางแนวนอน(Horizontol Sync.) และสัญญาณสบัดกลับทางแนวนอน(Horizontol Blanking)

ขนาดและเวลาของสัญญาณภาพระหว่างการสะแกนทางแนวนอน 1 เส้น (H) ซึ่งมีค่าเท่ากับ 64 μs ดังแสดงในรูปที่ 2.3

ไลน์พีเรียด (line period)

ไลน์พีเรียดนี้เป็นระยะเวลาที่ใช้ในการสะแกนเสร็จสมบูรณ์ไป 1 เส้น ความถี่ทางแนวนอนเท่ากับ 625 x 25 = 15625 เส้นใน 1 วินาที

ฉะนั้นจึงหาค่าระยะเวลาได้จาก



รูปที่ 2.10 ค่ามาตรฐานของซิ้งและแบล้งค์กิ้งทางแนวนอน

ได้จาก

$$H = 1/fh = 1/15625 = 64 \text{ us}$$

ไลน์แบล้งค์กิ้ง (Line Blanking : LB)

ค่านี้จะเป็นช่วงเวลาที่ใส่ซิ้งค์พัลส์ระยะเวลานี้อีเลคตรอนบีมจะสบัดกลับ ช่วงนี้จะถูกรักษาไว้ที่ระดับดำซึ่ง LB = 0.19 H

$$LB = 0.19 \star 64\ \mu S$$

$$= 1\ \mu S$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระยะเวลาของไลน์แบล้งค์กิ้ง จะแบ่งออกเป็น 3 ส่วน คือ

1. ช่วงสัญญาณซิงค์ (Line Sync.)
2. ช่วงฟร้อนพอร์ช (Front porch)
3. ช่วงแบคพอร์ช (Back porch)

1. ไลน์ซิ้งค์พัลส์ (HS)

เป็นพัลส์เล็กๆ ที่มีความสำคัญมากจะถูกส่งจากด้านส่งไปยังเครื่องรับ เพื่อทำให้การสะแกนทางแนวนอนของเครื่องรับถูกต้องความกว้างของไลน์ซิงค์พัลส์ HS = 0.075H ไมโครวินาที

จะได้ว่าช่วงไลน์ซิงค์พัลส์(HS)เท่ากับ

Line Sync Pulse = 0.075H

= 7.5 % ของ 64 μS

= 0.075 * 64 μS

= 4.8 μS

แต่ในทางปฏิบัติแล้วจะอยู่ในช่วง 4.5 ถึง 4.9 ไมโครวินาทีและมีไรส์ไทม์ (rise time) น้อยกว่า 0.25 ไมโครวินาที

2. พร้อนพอร์ช (front porch) แบคพอร์ช(Back Porch)

จุดเริ่มต้นของช่วงนี้จะไม่เริ่มที่แบล้งค์กิ้งแต่จะตามหลังจุดเริ่มต้นของแบล้งค์กิ้งประมาณ 2% ของไลน์พีเรียด ซึ่งระยะนี้เรียกว่าระยะพร้อนท์พอร์ช เพื่อให้เวลาของไลน์ซิ้งค์แต่ละตัวได้เริ่มต้นใหม่ที่ระดับดำคงที่ และหลีกเลี่ยงจากการสร้างไลน์ซิ้งช์ในเครื่องรับการเปลี่ยนแปลงของระดับขาวดำของภาพเป็นการแยกซิ้งค์ออกจากอิทธิพลของช่วงท้ายของสัญญาณซึ่งจะสูงสุดเมื่อสัญญาณขาวเกิดขึ้นที่ช่วงท้ายการสะแกน ช่วงนี้จึงแทนสัญญาณขาวที่เกิดขึ้นให้เป็นสัญญาณดำ ทำให้การเริ่มต้นของซิ้งช์พัลส์ถูกต้อพรอนท์พอร์ท = 2.5 %H ไมโครวินาที

เพราะฉะนั้นช่วงแบคพอร์ชจึงเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Front Porch = 2.5 % ของ Line lanking

= 0.025 x 64 μS

= 1.5 ไมโครวินาที

3. <u>แบคพอร์ช(Back Porch)</u>

ระดับของสัญญาณภาพโดยทั่วไปจะกำหนดให้ระดับการมอดูเลทของคลื่นพาห์ยอดของซิงค์จะทำให้การมอดูเลท 100% จะให้การมอดูเลทแบบซิ้งค์เป็นลบ เมื่อมีระดับขาวซึ่งระดับสัญญาณจะลดลงไปทางลบแต่ช่วงแบล้งค์กิ้งรักษาระดับไว้ที่ 75% และยอดของระดับขาวจะรักษาไว้ที่ระดับ 10% ซึ่งค่า 10% ของคลื่นพาห์ภาพนี้จำเป็น เครื่องรับระบบอินเตอร์แคร์เรียร์ (Inter Carier System)เพื่อบีท (beat) กับคลื่นพาห์เอียงจะให้ความถี่ 5.5 เมกกะเฮิทซ์

เพราะฉะนั้นช่วงแบคพอร์ท (back porch)ประมาณเท่ากับ

Back Porch = 10 % ของ Line Blanking

= 0.1 x 64 μS

= 5.8 ไมโครวินาที

2.5.5 <u>ค่ามาตรฐานของฟิลด์ซิงค์(Field Sync.) และฟิลด์แบล้งค์กิ้ง (Field Blanking)</u>

เมื่อการสะแกนเสร็จสิ้นลงหลังจากสะแกนไปแล้ว 312.5 เส้น พิลด์ซิ้งค์พัลส์จะนำมาใส่ไว้ในสัญญาณภาพมีดังรูปร่างดังแสดงในรูปที่ 2.2 แยกเป็นพีลด์คี่และพีลด์คู่

<u>ฟิลด์แบล้งค์กิ้งพีเรียด (Feild Blanking period)</u>

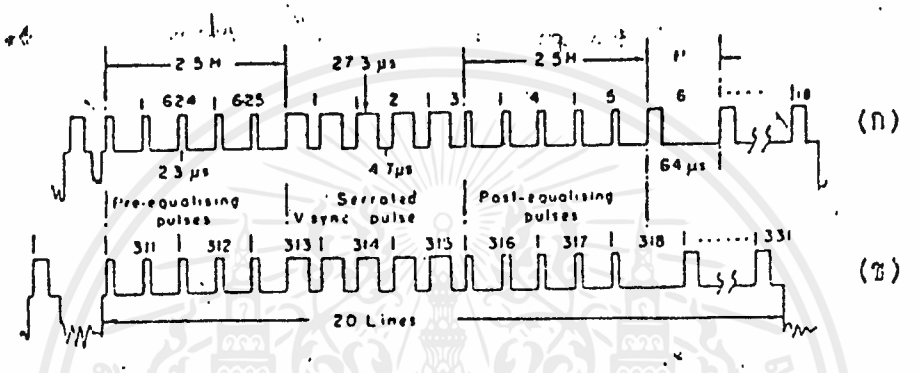
เป็นช่วงเวลาที่สัญญาณภาพสะแกนหมดแล้วในหนึ่งพีลด์จะเริ่มสะแกนอีกพีลด์หนึ่งช่วงนี้จะถูกรักษาไว้ในระดับดำ เพื่อป้องกันไม่ให้มองเห็นสัญญาณในจอภาพช่วงนี้มีระยะเวลาเท่ากับ 20 เท่าของไลน์ซิ้งค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VB = 20H

= 20 x 64 μS

= 1280 μS



รูปที่ 2.11 พีลด์ซิ้งค์และพีลด์แบล้งค์กิ้งมาตรฐาน

(ก) พีลด์คี่

(ข) พีลด์คู่

พีลด์ซิ้งพัลส์ (Field Synce. Pulse)

พิลด์ซิงค์พัลส์ คือพัลส์ทางแนวตั้งมีความกว้างของพัลส์ประมาณ 2.5 เท่าของ ไลน์พีเรียด ในช่วงพัลส์นี้จะบรรจุด้วยเซอเรตเตดพัลส์ (Seratted pulses) ซึ่งมีความกว้างของพัลส์เท่ากับ 4.7 ไมโครวินาที

ระยะห่างระหว่างพัลส์ = 32 S - 4.7 μS

= 27.3 ไมโครวินาที

พัลส์เหล่านี้ใส่ไว้เพื่อให้ออซซิลเลเตอร์ของเครื่องรับทางแนวนอนล็อก (lock) กับซิ้งค์ที่ส่งมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีควัลไลซิ่งพัลส์ (Equalizing pulses)

อีควัลไลซิ่ง เป็นพัลส์แคบๆ ที่มีความกว้างของพัลส์ประมาณ 2.3 ไมโครวินาทีใส่ไว้ก่อนและหลังพีลด์พัลส์ จำนวน 5 พัลส์ ความกว้างของ 5 พัลส์ จะเท่ากับ 2.5 ไลน์พีเรียด

ช่วงอีควัลไลซิงพัลส์ = 2.5H

= 0.025 x 64 μS

= 4.7 μS

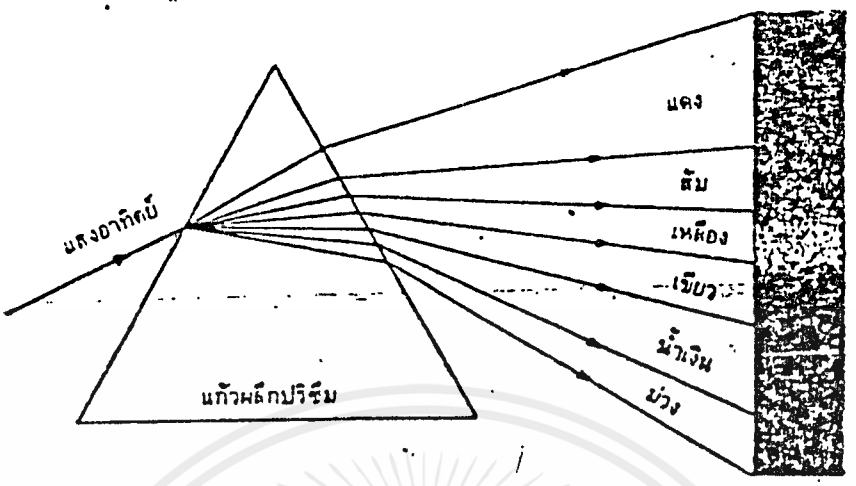
พัลส์ที่อยู่ก่อนพีลด์ซิ้งค์พัลส์เรียกว่าปรีอีควัลไลซิ่งพัลส์ (pre-equalizing pulses) พัลส์เหล่านี้จะทำให้การสะแกน แบบอินเตอร์เลซด์ได้สมบูรณ์เพราะที่เครื่องรับทีวีจะให้พีลด์ซิ้งค์พัลส์ทั้งพีลด์คี่และพีลด์คู่ที่มีรูปร่างเหมือนกันและมีจุดเริ่มต้นในการสะแกนเหมือนกัน

2.6 ทฤษฎีแสงสีและการแสดงภาพสี

2.6.1 แสงเป็นคลื่นแม่เหล็กไฟฟ้า

ก่อนอื่นเราต้องทำความเข้าใจเกี่ยวกับการเกิดสีและการผสมแสงสีกันก่อน แสงสีที่ตามองเห็นเกิดจากแสงสีนั้นๆ เข้าตาเรา จะเห็นได้จากเมื่อเราทดลองใช้แสงสีขาวส่องผ่านปริซึมรูปทรงสี่เหลี่ยมและมีฉากสีขาวรับภาพด้านหลังจะเห็นเป็นแถบสี 7 ปรากฏที่ฉากรับภาพดังในรูปี้ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 แสดงการแยกแสงอาทิตย์ออกเป็นแสงสีรุ้ง

แสงสีเป็นคลื่นแม่เหล็กไฟฟ้าชนิดหนึ่ง ซึ่งมีความยาวของคลื่นแต่ละแสงสีต่างกันโดยคลื่นแสงที่ตาคนเราสามารถมองเห็นได้อยู่ในช่วง 380-780 นาโนเมตร(nm)

ขอบเขตของความยาวคลื่นของแสงสีต่าง ๆ มีค่าประมาณดังนี้

แสงสี	ม่วง	ประมาณ	380-430	นาโนเมตร(nm)
แสงสี	น้ำเงิน	ประมาณ	430-470	นาโนเมตร(nm)
แสงสี	เขียวเงิน	ประมาณ	470-500	นาโนเมตร(nm)
แสงสี	เขียว	ประมาณ	500-560	นาโนเมตร(nm)
แสงสี	เหลือง	ประมาณ	560-590	นาโนเมตร(nm)
แสงสี	ส้ม	ประมาณ	590-605	นาโนเมตร(nm)
แสงสี	แดง	ประมาณ	605-780	นาโนเมตร(nm)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.2 <u>คุณสมบัติทางฟิสิกส์ของแสงสี</u>

องค์ประกอบของแสงสีมี 3 ประการ คือ

1) สีสัน (Hue) หมายถึง ตัวกำหนดความถี่ของแสงสีให้เกิดเป็นแสงสีต่าง ๆ เช่น เมื่อเรามองเห็นวัตถุสีแดงนั่นหมายความว่าสีสัน (Hue) ของวัตถุนั้นเป็นสีแดงนั่นเอง

2) ความเข้มสี (Saturetion) หมายถึง อัตราส่วนการผสมของแสงสีต่าง ๆ กับแสงสีขาว

3) ความสว่าง (Brightness) เป็นการวัดความสว่างแสงสีที่ตาคนเราสามารถรับรู้ได้ เช่น ตาคนเรารับรู้ว่าแสงสีเหลืองสว่างกว่าแสงสีแดงและน้ำเงิน เป็นต้นจากองค์ประกอบทั้ง 3 ของแสงสีจะได้ว่าแสงสีมีพลังงานเท่ากันแต่ความถี่ไม่เท่ากัน แต่ความสว่างสีเท่ากันจะเป็นคนละสีกัน ซึ่งสรุปได้ว่า ความสว่างขึ้นอยู่กับว่า แสงสีนั้นมีสีขาวผสมอยู่มากหรือน้อยเพียงใด

2.6.3 <u>กฎการผสมแสงสี (Low of Additve Colour Mixing)</u>

ทฤษฎีการผสมแสงสีของกาสแมน (Grazzman'Law) ประกอบด้วย 3 ข้อคือ

1) แสงสีที่ได้จากการรวมของแม่สี (Primary Colour) 2 สีจะไม่สามารถทำให้เกิด เป็นแม่สีที่สามได้ เช่น เอาแสงสีแดงรวมกับแสงสีน้ำเงินจะไม่เป็นสีเขียว เป็นต้น

2) สเปคตรัมความสว่างของแสงสี (Spectrum Colour) ที่จะเอามาผสมกันต้องอยู่ภายในไดอะแกรมสีของนิวตัน (Newton's Colour Circuit) ซึ่งจะเท่ากับความสว่างของแสงสีเดิมทั้งสองบวกกัน หรือแสงสีที่ได้ต้องเป็นจุดที่อยู่บนเส้นที่เชื่อมต่อระหว่างแสงสีเดิมทั้งสอง ตัวอย่าง เช่น เอาแสงสีแดง ซึ่งมีความสว่าง m ลูเมนต์(lm)รวมกับสีเขียวมีความสว่าง n ลูเมนต์ จะได้สีเหลืองที่มีความสว่าง (m + n) ลูเมนต์ เป็นต้น

3) กฎการผสมแสงสี (Color Mixing) แสงสีที่ได้จากการผสมจะยังคงคุณลักษณะของสีเดิมอยู่ ตัวอย่างเช่น ถ้านำเอาสี (A) ผสมกับ สี (B) ได้เป็นสี (P) และสี (C) ผสมกับสี (D) ได้เป็นสี (Q)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้วจะเป็นไปตามกฎสามข้อคือ

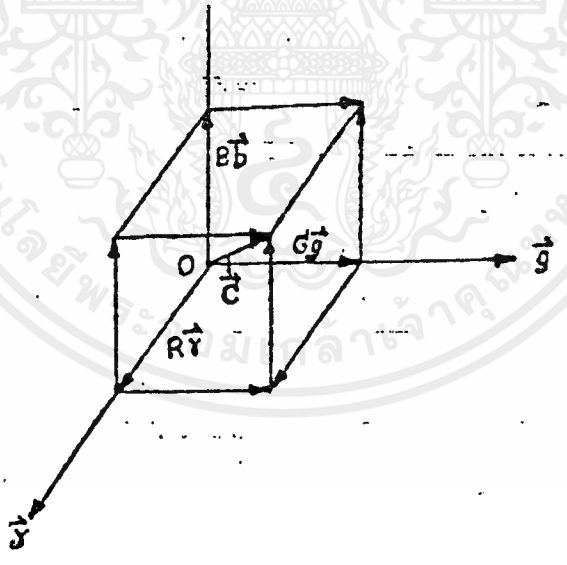
ก) ถ้า (A) = (C) และ (B) = (D) จะได้ (P) = (Q)

ข) ในทางตรกันข้าม ถ้า (P) = (Q) และ (A) = (C) จะได้ (B) = (D)

ค) ถ้า (U) = (V) และ (V) = (W) จะได้ (U) = (W)

2.6.4 <u>การพิจารณาแสงสีในลักษณะของเวกเตอร์ (Vector Representation of Colour)</u>

ในการหาส่วนประกอบของแสงสีที่เกิดขึ้นว่ามีส่วนประกอบของแสงสีแดง (Red), สีเขียว (Green), สีน้ำเงิน (Blue) อยู่บนแกน X,Y, Z ตามลำดับ) โดยให้จุด O เป็นจุดกำเนิดสี (Original of Colour Point) ส่วนสีที่ได้จากการรวมของแม่สีแทนด้วยเวกเตอร์ C ตามรูปที่ 2.8



<u>รูปที่ 2.8</u> แสดงสัญญาณสีด้วยเวกเตอร์

จากรูปที่ 2.8 เมื่อเราให้ r,g,b เป็นเวกเตอร์หนึ่งหน่วย (Unit Vector) ที่มีทิศทางตามรูปที่ 2.8 จากรูปเราจะเขียนความสัมพันธ์ของเวกเตอร์ C ได้เป็น

$$C = Rr + gG + bB \quad \text{----------(2.8)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และถ้าเราให้ R=G=B=1 แทนค่าใน (2.3-1) จะได้

$$C = r + g + b \quad \text{----------(2.9)}$$

ซึ่งตามทฤษฎีสี เมื่อเรารวมแม่สีทั้งสามสี (สีแดง, เขียว, น้ำเงิน) ด้วยอัตราส่วนที่เหมาะสมจะได้แสงสีขาว ดังในสมการที่ 2.9

2.7 มาตรฐานสัญญาณโทรทัศน์สีแบบต่างๆ (Color Television Signal Standard)

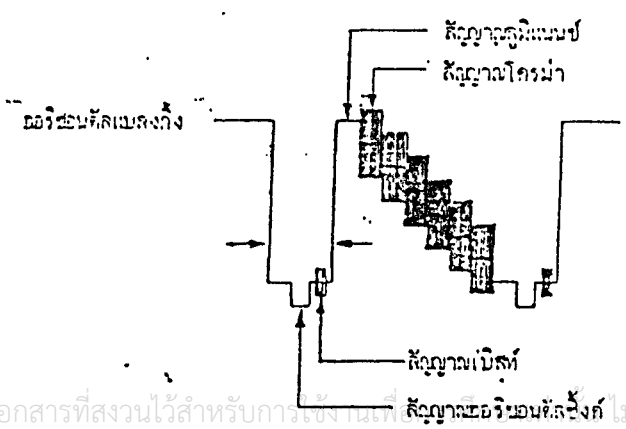
เนื่องจากสัญญาณที่ได้จากกล้องถ่ายโทรทัศน์ ซึ่งมีถึง 3 สี ไม่สามารถส่งออกอากาศได้โดยตรงเพราะข้อกำหนดระบุให้สัญญาณโทรทัศน์สีต้องส่งออกอากาศโดยใช้ย่านความถี่ (Frequency Range) และ ความกว้างของแถบสีแต่ละช่อง(Channel Band width) เท่ากันกับของการส่งสัญญาณโทรทัศน์ขาวดำ โดยจะมีหลักการดังนี้

1) สัญญาณลูมิแนนซ์ (Luminance Signal)

เป็นสัญญาณระหว่างความสว่างหรือสัญญาณขาวดำ ที่รวมทั้งสัญญาณควบคุมตำแหน่งภาพต่างๆ จะส่งออกอากาศในลักษณะเดียวกันกับของสัญญาณโทรทัศน์ขาวดำ คือ ผสมกับคลื่นพาหะของสัญญาณภาพ (Video Carrier) โดยตรงในแบบ AM (Amplitude Modulation) แล้วส่งออกอากาศไป

2) สัญญาณสี (Chrominace Signal)

มีอยู่ 3 สัญญาณคือ สัญญาณสีแดง(Red), เขียว(Green), น้ำเงิน(Blue) จะรวมเป็นสองสัญญาณ คือ สัญญาณความต่างสี R-Y ได้จากการผสมกันระหว่างสัญญาณสีแดงกับสัญญาณลูมิแนนซ์ (Y) ที่ถูกกับเฟสไป 180 องศาและสัญญาณความ



รูปที่ 2.8.1 แสดงสัญญาณสีรวม(Composite Video)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แตกต่างสี B-Y ก็ทำในลักษณะเดียวกันโดยใช้สัญญาณสีน้ำเงิน จากนั้นสัญญาณความแตกต่างสีทั้งสองจะถูกนำไปผสมรวมกับซับแคร์เรียร์ที่สร้างขึ้นแล้วส่งไปรวมตัวกับสัญญาณลูมิแนนซ์ก่อรูปเป็นสัญญาณคอมโพสิทวีดีโอ (Composit Video) และผสมกับคลื่นพาหะสัญญาณภาพได้เป็นสัญญาณโทรทัศน์สีส่งออกอากาศ ภาคที่ทำหน้าที่สร้างสัญญาณโครม่า(Chroma Signal) ก็คือ วงจรภาคโครม่า เอนโค้ดเดอร์(Chroma Encoder) ส่วนทางเครื่องรับโทรทัศน์จะทำการแยกสัญญาณแม่สีกลับคืนมาเป็นสัญญาณสี แดง,เขียว,น้ำเงิน โดยวงจรภาคโครม่าดีโค้ดเดอร์(Chroma Decoder) ซึ่งทั้งภาคโครม่าดีโค้ดเดอร์มีข้อแม้ว่าต้องเป็นมาตรฐานเดียวกัน

มาตรฐานในการส่งส่งสัญญาณโทรทัศน์สีแบ่งออกเป็น 3 มาตรฐานคือ

1) มาตรฐาน NTSC (The National Television System Committee)
2) มาตรฐาน SECAM (Sequential Colour A Memory)
3) มาตรฐาน PAL (Phase Alternation by line)

2.8 <u>มาตรฐาน NTSC (The national Television System Commitee)</u>

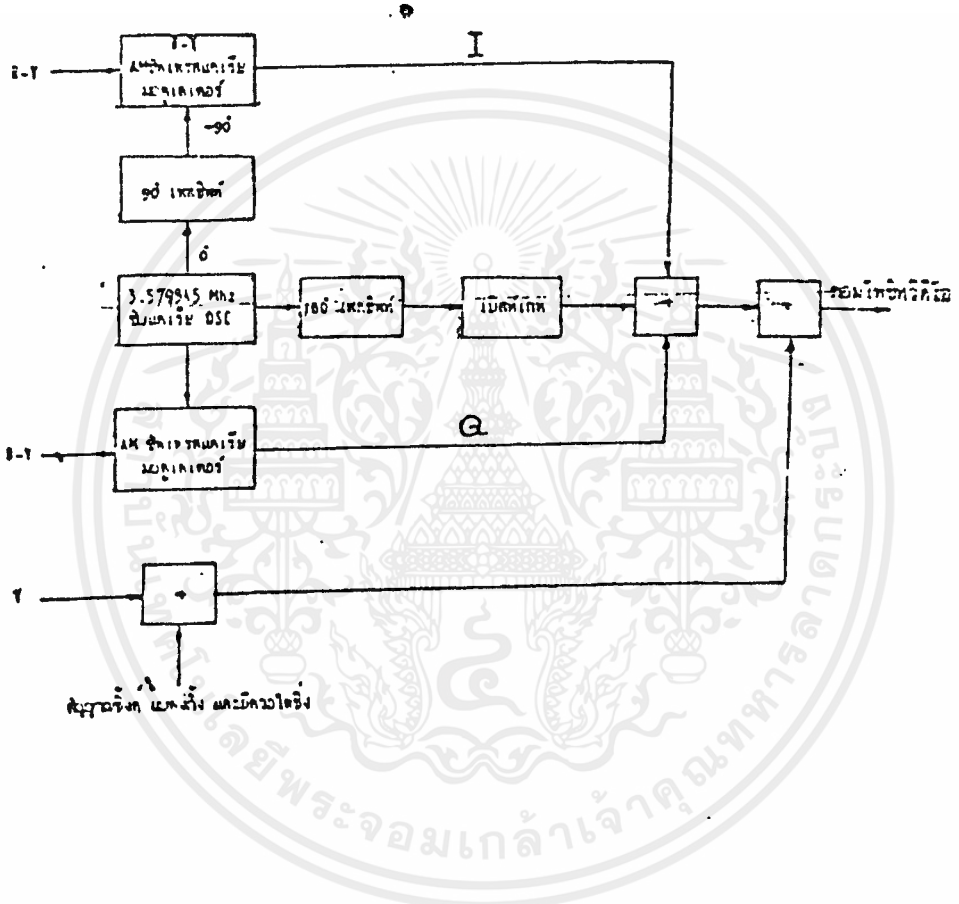
ระบบนนี้เกิดขึ้นก่อนระบบอื่นๆซึ่งถือเป็นระบบแม่ (The Mother of All Ctv System) ซึ่งมีบล็อกไดอะแกรมวงจรในภาคโครม่าเอนโค้ดเดอร์ (Chroma Encoder) ดังรูป 2.12

รายละเอียดมาตรฐานระบบ NTSC

จำนวนเส้นต่อภาพ	525	เส้น
จำนวนภาพต่อวินาที	30	ภาพ
จำนวนฟิลด์ต่อวินาที	60	ฟิลด์
ความถี่การหักเหทางแนวนอน	15,750	เฮิร์ท (Hz)
ความถี่ของซับแคเรีย	3.579545	เมกกะเฮิร์ท (Mhz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบนด์วิทด์สัญญาณ I	≤0.4 - 1.3	เมกกะเฮิร์ท (Mhz)
แบนวิทด์สัญญาณ Q	≤0.4	เมกกะเฮิร์ท (Mhz)



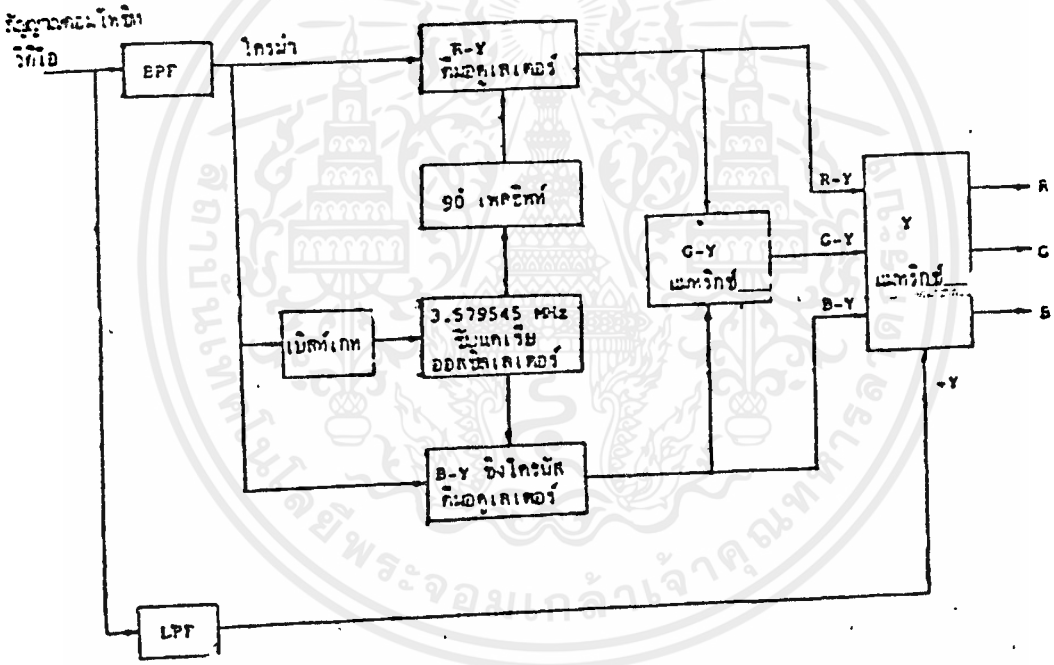
รูปที่ 2.12 บล็อกไดอะแกรมภาคเอนโค้ดเดอร์ มาตรฐาน NTSC

จากที่ได้กล่าวมาแล้วว่าวงจรภาคเอนโค้ดเดอร์ (Encoder) เป็นวงจรรวมสัญญาณสี(Chroma) เพื่อนำไปสร้างเป็นสัญญาณคอมโพสิทวีดีโอ (Composite Video Signal)ต่อไป

ในภาคเอนโค้ดเดอร์ของระบบ NTSC ซึ่งใช้ความถี่ 3.579545 MHz เป็นสัญญาณซับแคเรีย จากรูปสัญญาณนี้จะแยกเป็น 3 ทาง ทางแรกส่งไปมอดูเลท(Modulate)กับสัญญาณความต่างสี B-Y โดยตรงในแบบเอเอ็มซับแคเรียมอดูเลเตอร์ (AM

เอกสารนี้จัดเก็บเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Suppress Carrier Modulator) ได้เป็นสัญญาณ Q ทางที่สองของซับแคเรีย จะถูกเลื่อนเฟสให้เร็วกว่าเดิม 90 องศา แล้วส่งไปผสมกับสัญญาณความต่างสี R-Y ในลักษณะเดียวกัน ได้เป็นสัญญาณ I ส่วนอีกทางของสัญญาณซับแคเรีย จะส่งไปเลื่อนเฟสให้ผิดไปจากเดิม 180 องศา แล้วส่งไปยังวงจรเบิสท์เกท (Burst Gate) เพื่อควบคุมการสร้างสัญญาณเบิสท์ (Burst Signal) หลังจากนั้นก็ทำสัญญาณ Q, Iและสัญญาณเบิสท์มาผสมรวมกับสัญญาณควบคุมตำแหน่งภาพได้เป็นสัญญาณคอมโพสิทวีดีโอออกที่เอาท์พุทต่อไป



รูปที่ 2.13 บล็อกไดอะแกรมภาคดีโค้ดเดอร์ มาตรฐาน NTSC

สัญญาณคอมโพสิทวีดีโอที่อินพุทของภาคดีโค้ดเดอร์ (Decoder) จะถูกแยกเป็น 2 ทางโดยวงจร BPF (Bandpass Filter) แยกเอาสัญญาณโครม่าร์และเบิสท์เกท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่งป้อนให้ R-Y ซิงโคนัสดีมอดูเลเดอร์ (Sychronouse Demodulator),B-Y ซิงโครนัสดีมอดูเลเตอร์และเบิสท์เกท ดังในรูปที่ 28 ส่วนวงจร LPF (Lowpass Filter) จะแยกสัญญาณลูมิแนนซ์ (Luminance ,Y แมทริกซ์ (Matriec)

สัญญาณเบิสท์ จากวงจรเบิสท์เกทจะส่งไปควบคุมเฟสของซันแคเรีย 3.579545 Mhz ที่วงจรซับแคเรียออสซิเลเตอร์ (Subcarrier Oscilator) สัญญาณนี้จะใช้ควบคุมการแยกเอาสัญญาณความต่างสี R-Y,B-y ออกมาทางเอาร์พุทของวงจรดีมอดูเลเตอร์ ซึ่งสัญญาณ R-Y,B-Y ส่วนหนึ่งจะถูกส่งไปสร้างสัญญาณความต่างสี G-Y ที่วงจร G-Y จากนั้นสัญญาณ R-Y,B-Y,G-Y จะนำมาผสมรวมกับสัญญาณ Y ที่วงจร Y แมทริกซ์ จะได้สัญญาณแม่สีทั้งสาม คือ สีแดง(R),สีเขียว (G),สีน้ำเงิน (B)

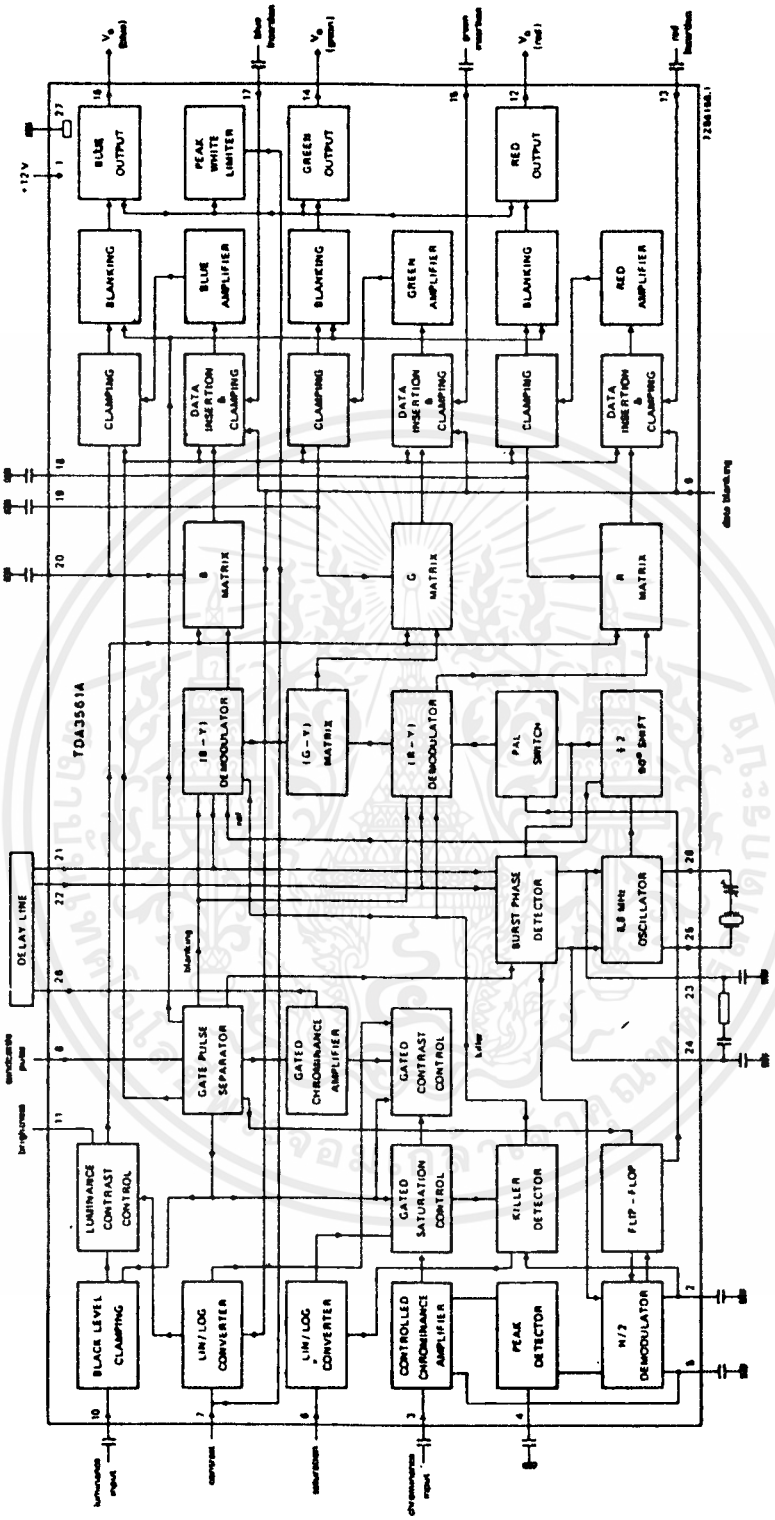
2.9 ระบบ SECAM (Sequentia Color with Memory or Sequential a Memory)

ระบบนี้ที่พันาจากระบบ NTSC เพื่อแก้ความคลาดเคลื่อนทางสีสัน เนื่องจากความคลาดเคลื่อนทางเฟสของสัญญาณสีและเพื่อป้องกันสัญญาณรบกวนจะทำการมอดูเลทสัญญาณความต่างสีกับคลื่นพาหะแบบฟรีเควนซีมอดูเลชั่น (Frequency Modulation, FM) แต่ในระบบ NTSC เป็นแบบแอมพลิจูดมอดูเลชั่น (Amplitude Modulation, AM) ซึ่งทำให้เกิดสัญญาณรบกวน (Niose) ได้ง่าย

รายละเอียดมาตรฐาน SECAM

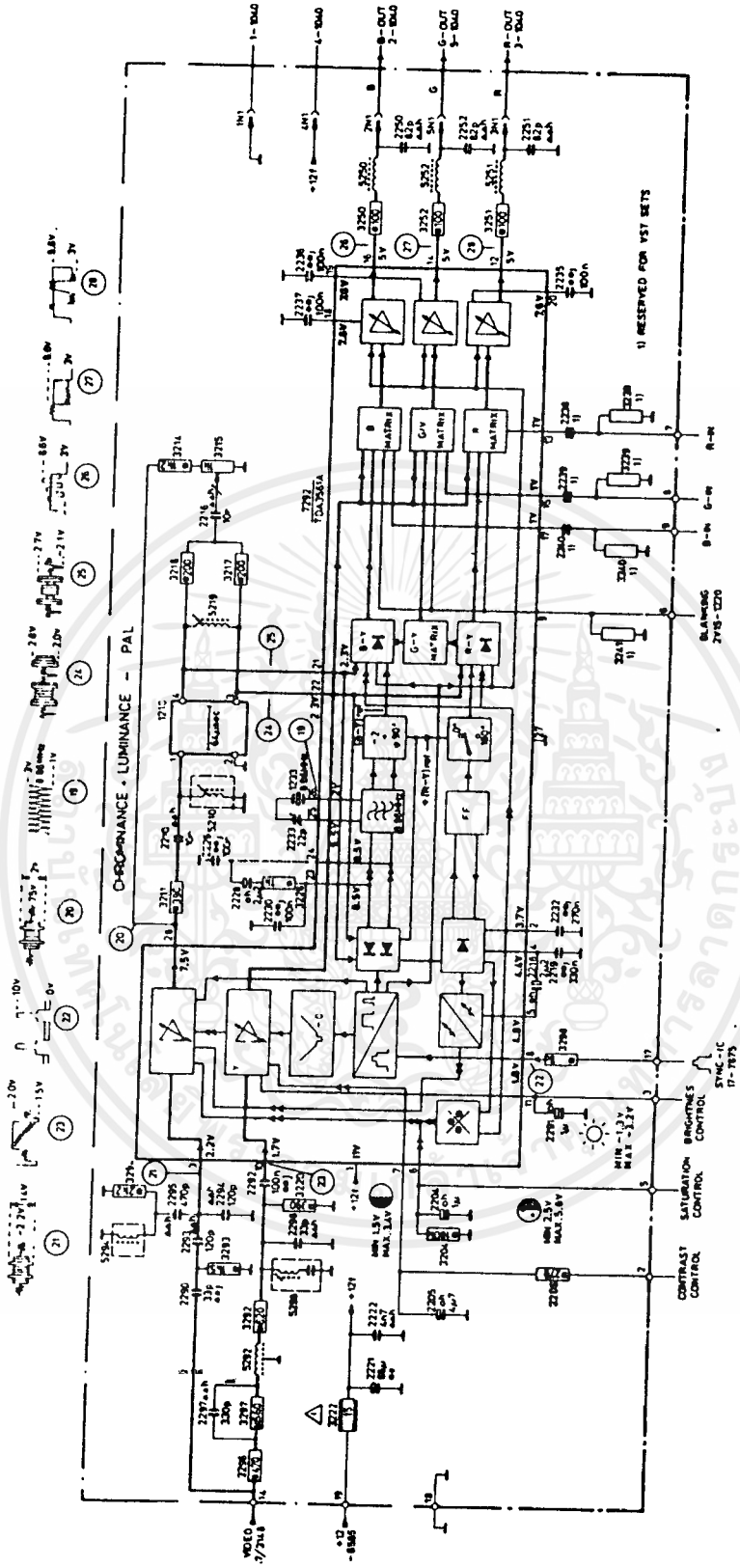
จำนวนเส้นต่อภาพ	625	เส้น
จำนวนภาพต่อวินาที	25	ภาพ
จำนวนเส้นต่อวินาที	50	ฟิลด์
ความถี่การหักเหทางแนวนอน	15625	เฮิร์ท (Hz)
ความถี่ซับแคเรีย	R-Y = 4,40625	MHz
	B-Y = 4.250	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป ๑ แสดงตัวอย่างบล็อกไดอะแกรมภายในตัว IC ที่เป็นระบบ PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

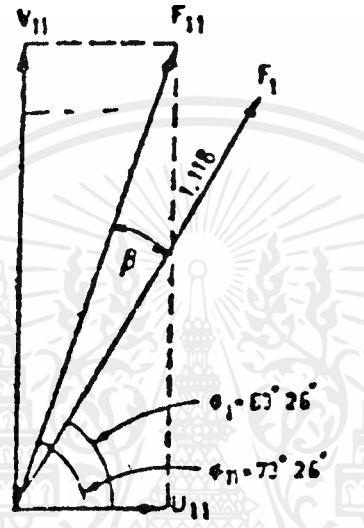


รูป B แสดงตัวอย่างวงจรและลักษณะสัญญาณที่จุดต่าง ๆของ Pal Ic

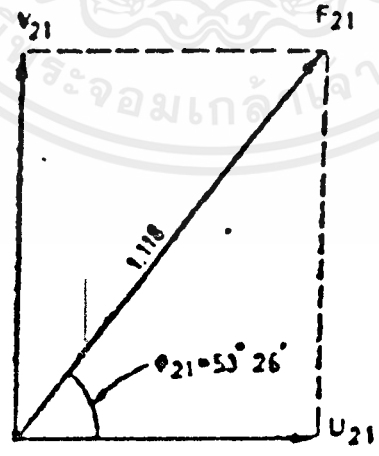
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแก้ความผิดพลาดทางเฟสของสัญญาณโทรทัศน์สีในระบบ PAL เนื่องจากในการส่งสัญญาณภาพโทรทัศน์สีอาจมีสัญญาณรบกวนทำให้เฟสของสัญญาณภาพสีเกิดผิดพลาดไป

ดังนั้นในการส่งสัญญาณภาพโทรทัศน์สีในระบบ PAL จะทำการสลับเฟสสัญญาณภาพสีแบบเส้นเว้นเส้น



(ก)

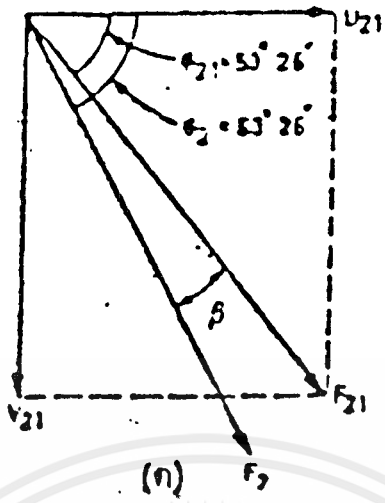


(ข)

เวกเตอร์ F11, F21 แทนสัญญาณภาพสีที่ผิดพลาดทางเฟสในเส้นที่ 1, 2 ตามลำดับ

เวกเตอร์ F1, F2 แทนสัญญาณภาพสีที่ถูกต้องในเส้นที่ 1,2 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

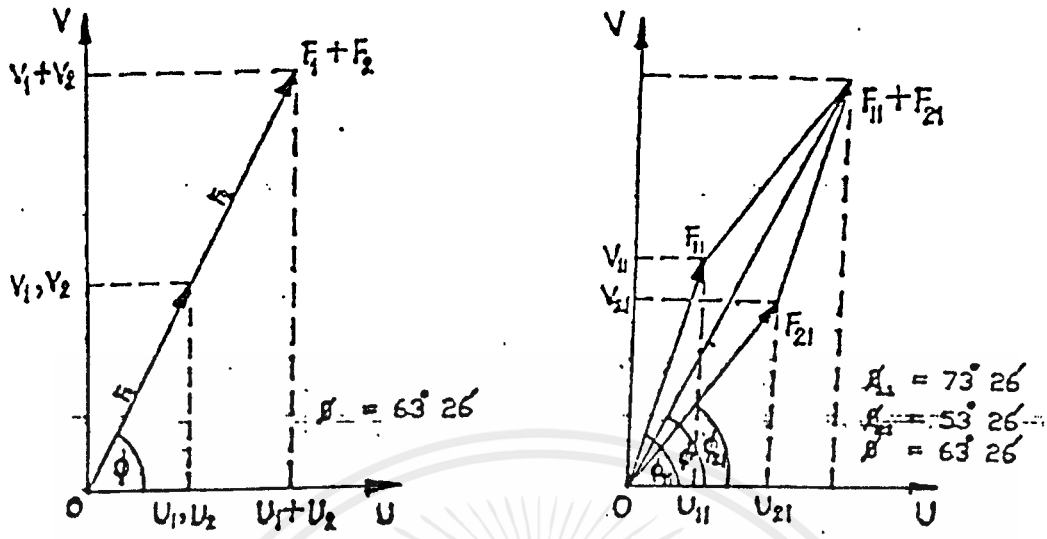


เวกเตอร์ F11, F21 แทนสัญญาณภาพสีที่ผิดพลาดทางเฟสในเส้นที่ 1, 2 ตามลำดับ
เวกเตอร์ F1, F2 แทนสัญญาณภาพสีที่ถูกต้องในเส้นที่ 1,2 ตามลำดับ

รูปที่ 2.16 แสดงการส่งสัญญาณภาพโทรทัศน์สีในระบบ PAL

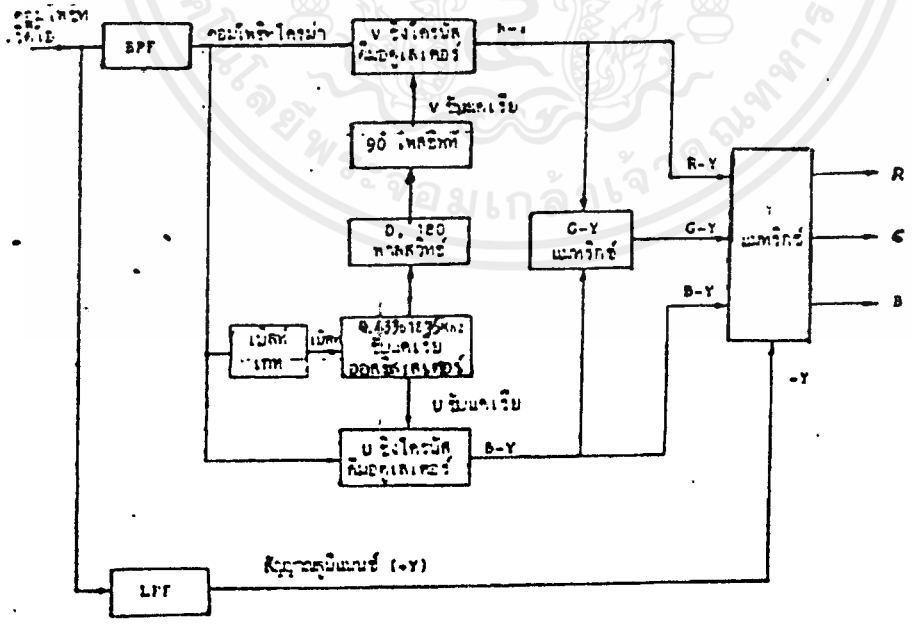
ในรูปที่ 2.16 สัญญาณภาพสี V,U เป็นเวกเตอร์แทนสัญญาณสี R-Y ตามลำดับ ในรูปที่ 2.16 ก) เป็นการแสดงความผิดพลาดทางเฟสของสัญญาณสีในเส้นที่ 1 (สัญญาณ F11) โดยสมมุติให้สัญญาณภาพสีรวมในเส้นสะแกนที่ 1 มีเฟสผิดพลาดเพิ่มขึ้น 10 องศา ซึ่งจะเห็นว่าสัญญาณสี U11 มีขนาดน้อยลงกว่า U1 และ V11 มีขนาดมากกว่า V1 ส่วนในรูปที่ 2.16 ข) เป็นการแสดงความผิดพลาดทางเฟสของสัญญาณสีในเส้นที่ 2 (สัญญาณ F21) โดยสัญญาณภาพสีรวมในเส้นสะแกนที่ 2 มีเฟสผิดพลาดเพิ่มขึ้น 10 องศา แต่เมื่อทำการสลับเฟสของสัญญาณภาพสี V ไป 180 องศา (ทิศทางลงล่างป ทำให้ขนาดของสัญญาณ V21 น้อยกว่า V2 และสัญญาณ U21 มีขนาดยาวกว่า U2 แต่ในวงจรภาครับสัญญาณภาพโทรทัศน์สีในระบบ PAL จะมีการสลับเฟสสัญญาณภาพสี (เฉพาะเส้นที่มีการสลับเฟส) ให้มีลักษณะเหมือนเดิม ดังในรูปที่ 2.16 ดังนั้นเมื่อนำสัญญาณภาพสีรวมในเส้นสะแกนที่ 1 กับเส้นที่ 2 มารวมกันในลักษณะของเวกเตอร์จะได้ดังรูปที่ 2.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก) แสดงสัญญาณภาพสีรวมที่มีเฟสถูกต้อง ข) แสดงสัญญาณภาพสีรวมที่มีการชดเชยทางเฟสด้วยระบบพาล (PAL)

รูปที่ 2.17 แสดงการเฉลี่ยเพื่อลดความผิดพลาดทางเฟสของสัญญาณภาพสี จะเห็นว่าการชดเชยความผิดพลาดทางเฟสของสัญญาณสีในระบบ PAL จะช่วยทำให้ค่าเฉลี่ยของสัญญาณภาพสีรวมมีเฟสค่าใกล้เคียงกับสัญญาณสีเดิมมากที่สุด



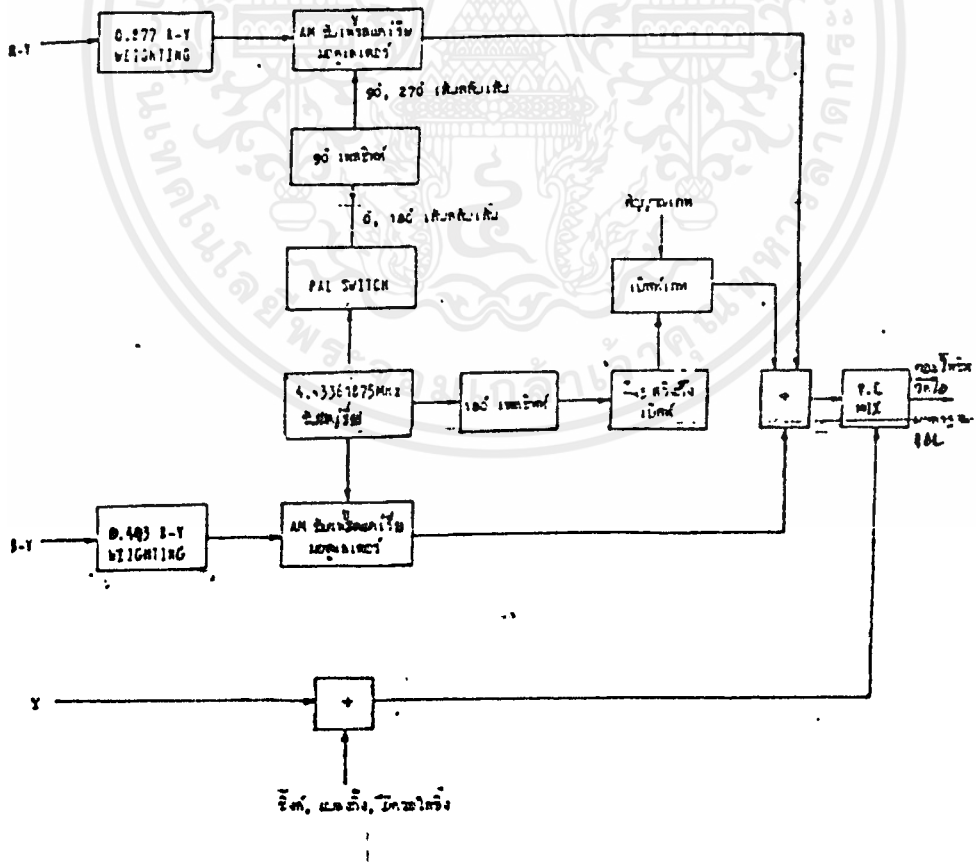
รูปที่ 2.18 แสดงบล็อกไดอะแกรมวงจรภาคเอนโค้ดเดอร์ ระบบมาตรฐาน PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อคไดอะแกรมจะเห็นว่าสัญญาณความต่างสี R-Y และ B-Y จะถูกลอดทอนสัญญาณลงด้วยวงจรเวตติ้ง (Weighting) เพื่อให้ระดับสัญญาณเหมาะสมก่อนส่งไปผสมกับสัญญาณซับแคเรีย

วงจรซับแคเรียออสซิเลเตอร์ (Oscilator) จะสร้างสัญญาณซับแคเรียความถี่ 4.43 MHz เพื่อส่งไปผสมกบสัญญาณสีโดยแบ่งเป็นสองทาง ทางหนึ่งผสมกับสัญญาณ B-Y แบบแอมพลิจูดมอดูเลเตอร์ (Amplitude Modulation) ได้เป็นสัญญาณ u ส่วนอีกทางหนึ่งจะนำไปผ่านวงจรพาลสวิทช์ (PAL Switch) เพื่อเลื่อนเฟสของสัญญาณซับแคเรียให้มีเฟส +90 องศา แบบสลับเส้นเว้นเส้นแล้วส่งไปผสมกับสัญญาณ R-Y ในลักษณะเดียวกับในสัญญาณ B-Y ได้เป็นสัญญาณ V

สัญญาณโครมา u,v จะนำมาผสมกับสัญญาณเบิสท์และสัญญาณซิงค์และสัญญาณ Y ได้เป็นสัญญาณคอมโพสิทวีดีโอออกสู่มอนิเตอร์



<u>รูปที่ 2.19</u> แสดงบล็อคไดอะแกรมของวงจรภาคดีโค้ดเดอร์ของระบบมาตรฐาน PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณคอมโพสิทวีดีโอในระบบพาล จะถูกป้อนเป็นสัญญาณอินพุทของวงจรภาคดีโค้ดเดอร์ โดยแยกเป็นสองทาง ทางหนึ่งจะนำไปสร้างสัญญาณสี (Chroma) ด้วยวงจรกรองความถี่เฉพาะช่วง (Bandpass Filter, BPF) ส่วนอีกทางหนึ่งจะนำไปสร้างสัญญาณลูมิแนนซ์ ด้วยวงจรกรองความถี่ต่ำ (Lowpass Filter, LPF)

สัญญาณสีที่ได้จะนำมาผสมกับสัญญาณซับแคเรียที่ถูกสร้างขึ้นในเครื่องรับโทรทัศน์สี เพื่อหักล้างกับสัญญาณซับแคเรียของเครื่องส่งที่ส่งมาพร้อมกับสัญญาณสีต่างๆ จะเห็นได้เป็นสัญญาณความต่างสี R-Y, B-Y เพื่อนำมาสร้างเป็นสัญญาณ G-Y โดยใช้อัตราส่วนดังนี้

$$(G-Y) = 0.51\ (R-Y) - 0.158(B-Y) \qquad (3.15)$$

จากนั้นจะนำเอาสัญญาณความต่างสีทั้งสาม (สัญญาณ R-Y, B-Y, G-Y) มาผสมกับสัญญาณ Y เพื่อให้ได้เป็นสัญญาณสี RGB เพื่อป้อนไปยังมอนิเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การแสดงสัญญาณภาพทางดิจิตอล

(Digital Display)

3.1 บทนำ

เนื่องจากสัญญาณภาพที่ได้จากกล้องวีดีโอ (video Camera) เป็นสัญญาณภาพแบบอนาล็อก (Analog Signal) ดังนั้นถ้าเราจะทำการเก็บข้อมูลภาพที่ได้นี้จะต้องทำการแปลงสัญญาณภาพแบบอนาล็อกให้เป็นข้อมูลภาพทางดิจิตอล (Analog to Digital converter) เสียก่อนแล้วจึงนำไปเก็บลงสู่หน่วยความจำหรือ วีดีโอแรม (Video RAM) ได้ แต่เนื่องจากการสะแกนของสัญญาณภาพที่ได้จากกล้องวีดีโอมีความเร็วสูงมาก เวลาที่ใช้ในการสะแกนสัญญาณภาพแต่ละภาพประมาณ 40 มิลลิวินาที (Millisecond, ms) ในกรณีที่เราต้องการเก็บข้อมูลภาพให้ได้รายละเอียดของภาพมากจะต้องใช้สัญญาณคล็อก (clock) ในการสุ่มข้อมูลภาพของวงจร A/D (วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล) ที่ความถี่สูง แต่ก่อนอุปกรณ์พวกนี้มีแต่เฉพาะใช้กับงานความเร็วต่ำๆ แต่ปัจจุบันการพัฒนาเทคโนโลยีทางด้านการผลิตอุปกรณ์ทางอิเลคทรอนิคส์ได้ก้าวหน้าไปอย่างรวดเร็ว ได้ผลิตอุปกรณ์ที่ใช้แปลงสัญญาณอนาล็อกเป็นข้อมูลทางดิจิตอลโดยสร้างเป็นชิฟไอซี (Chip IC) สำเร็จรูปที่มีความเร็วสูงออกสู่ตลาด ในงานวิจัยนี้ได้เลือกใช้ Flash A/D เบอร์ HA 19211 เป็น A/D ขนาด 8 บิท (bits) สามารถแสดงระดับสัญญาณได้ถึง 256 ระดับและมีความเร็วสูงสุดในการทำงาน 30 เมกกะ sampling/sec นอกจากนี้ยังมีราคาไม่แพงมากเกินไปทำให้เหมาะสมกับงานด้านการเก็บข้อมูลภาพ

เพื่อความเข้าใจเรื่องการเก็บภาพให้ดียิ่งขึ้น ขอกล่าวถึงเรื่องความละเอียดของภาพก่อน

3.2 การกำหนดความละเอียดของภาพ (Picture Definition)

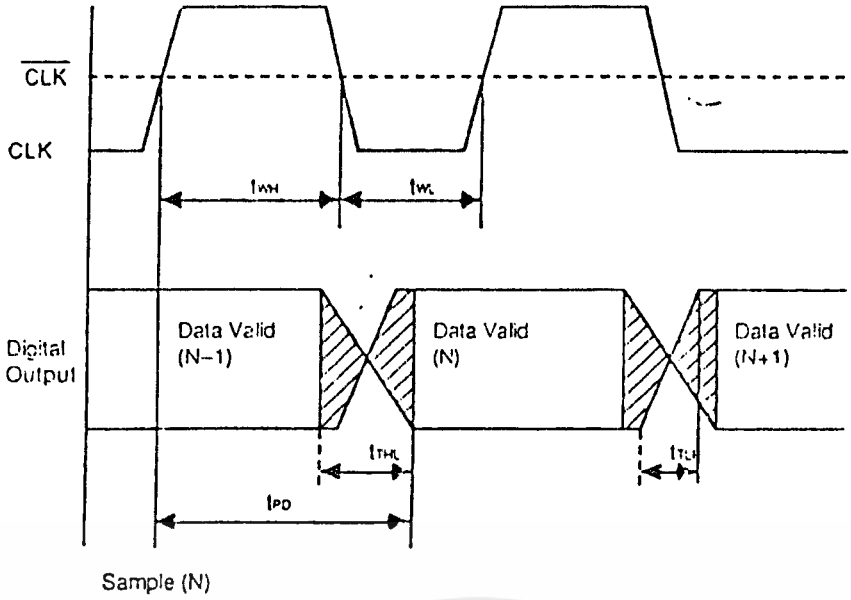
การกำหนดความละเอียดของภาพที่ปรากฏบนจอมอนิเตอร์ (Monitor) เป็นสิ่งจำเป็นมาก เพราะถ้าให้ภาพที่ปรากฏบนจอมอนิเตอร์มีความละเอียดของภาพน้อยเกินไป จะทำให้การมองเห็นภาพไม่ชัดและได้ความละเอียดของภาพต่ำและมองเห็นเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

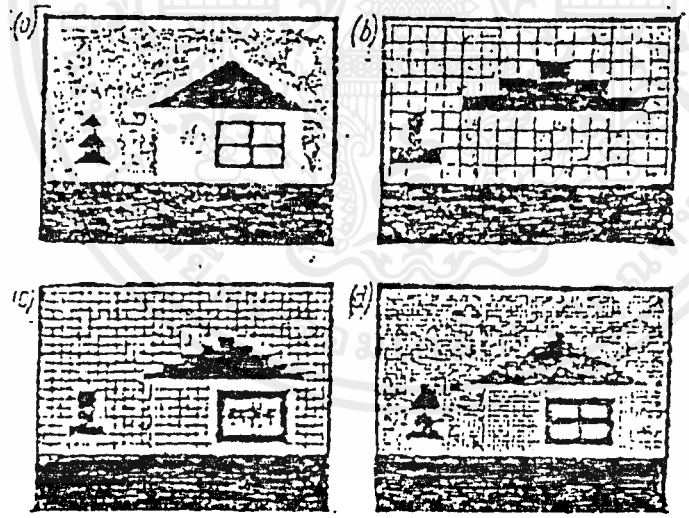
ภาพกระพริบดูแล้วไม่สบายตา แต่ถ้าความละเอียดของภาพมากเกินไป จะต้องออกแบบระบบยุ่งยากซับซ้อนมากขึ้น

<u>รูปที่ 3.1</u> แสดงรูปจริงของไอซี HA19211

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่3.2 แสดงไดอะแกรมเวลาการเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอลของ HA19211 ดังนั้นการกำหนดความละเอียดของภาพนับว่าเป็นสิ่งจำเป็นมากอันหนึ่ง และเพื่อให้ความละเอียดของภาพที่ใช้เหมาะสมต่อการตอบสนองต่อการมองเห็นของตาคนเรามากที่สุด ซึ่งหลักการวิเคราะห์ดังจะกล่าวต่อไป

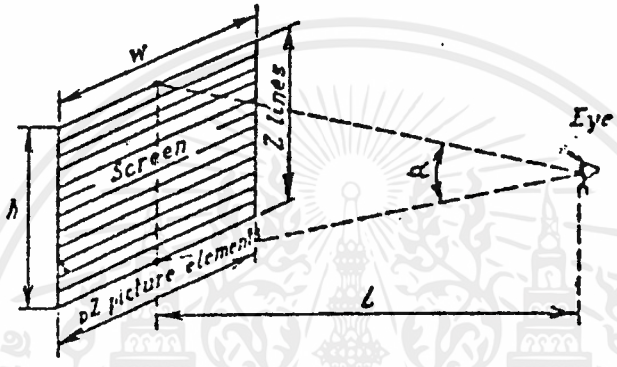


a) ภาพที่ได้จากจอภาพโทรทัศน์ทั่วไป b) ภาพที่มีความละเอียดของภาพ 190 จุด/ภาพ
c) ความละเอียดของภาพ 770 จุด/ภาพ d) ความละเอียดของภาพ 2100 จุด/ภาพ

รูปที่ 3.3แสดงความละเอียดของภาพบนหน้าจอมอนิเตอร์ที่ความละเอียดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อความสะดวกในการคำนวณจะกำหนดให้จำนวนจุดภาพทั้งหมดเป็น N และอัตราส่วนของภาพเป็น P มีค่าเท่ากับ W/H เมื่อ W เป็นความกว้างของภาพ , H เป็นความสูงของภาพ ดังในรูปที่ 3.4



รูปที่ 3.4 ใช้คำนวณหาจำนวนเส้นสะแกนที่สามารถเห็นข้อมูลภาพได้ชัดที่สุด

โดยจำนวนจุดภาพ (N) มีความสัมพันธ์กับจำนวนเส้นสะแกนของจอภาพ (Z) ในแต่ละภาพ เขียนความสัมพันธ์ได้เป็น

$$N = P.Z.Z = P.Z\ 2 \quad \text{----------} \quad (3.1)$$

จากการทดลองค้นคว้าในมาตรฐานสากล กำหนดค่าต่างๆ ดังนี้คือ P = 4/3,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z = 625 . จากสมการที่ 2.1 เขียนได้เป็น

N = (/3)(625) = 520,832 จุด

เนื่องจากค่าที่คำนวณได้นี้เป็นค่าทางอุดมคติ แต่ในทางความเป็นจริงต้องพิจารณาจารณาการสะแกนในช่วงแบลงค์หรือช่วงการสะบัดกลับ (Retrace) ทางแนวตั้ง (Vertical Blanking) และทางแนวนอน (Horizontal Blanking) ในทางปฏิบัติต้องพิจารณาเกี่ยวกับการสะบัดกลับของการสะแกนสัญญาณภาพ (ไม่มีข้อมูลภาพ) โดยให้อัตราส่วนของการสะบัดกลับกับการสะแกนสัญญาณภาพเป็น

$$\theta = t2/T \quad \text{----------} \quad (3.2)$$

เมื่อ t2 เป็นเวลาในการสะแกนของเส้นสะบัดกลับ, T เป็นเวลาในการสะแกนข้อมูลภาพโดยแบ่งเป็น 2 ทิศทาง (ทางแนวตั้งกับทางแนวนอน) และ θ เป็นอัตราส่วนการสะบัดกลับต่อการสะแกนข้อมูลภาพ เพื่อความสะดวกได้พิจารณาเป็น 2 ส่วน คือ

a) $\theta v = t2v/Tv = (1.5ms)(20ms) = 0.075$
(สำหรับการสะแกนทางแนวดิ่ง (vertical Scanning))

b) $\theta h = t2h/Th = (10 \text{ ถึง } 14 \text{ us})/(64 \text{ us}) = 0.16 \text{ ถึง } 0.22$
(สำหรับการสะแกนทางแนวนอน (Horizontal Scanning)

เนื่องจากการสะแกนในช่วงสัญญาณแบลงค์จะไม่มีสัญญาณภาพ ดังนั้นจำนวนจุดภาพที่ใช้จริงคือ

$$Ntrue = P \star Z (1-\theta h) \star Z \star (1-\theta v) \quad \text{----------} \quad (3.3)$$

$$Ntrue = (1-\theta h)(1-\theta v)N \quad \text{----------} \quad (3.4)$$

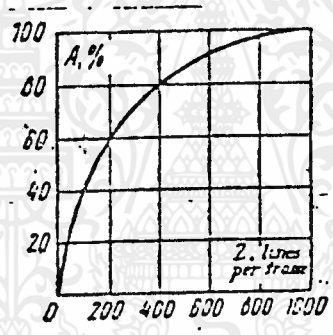
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ntrue = (0.78 ถึง 0.84) * 0.925 * 520,832

Ntrue = 375,780 ถึง 404,687 จุดภาพ

คิดโดยเฉลี่ยแล้วจำนวนจุดภาพที่ได้จริงประมาณ 400,000 จุดภาพ

จากสมการที่ 3.1 ข้างบน จะเห็นว่าจำนวนจุดภาพจะขึ้นอยู่กับจำนวนเส้นสะแกนของจุดภาพด้วย เนื่องจากถ้าเลือกจำนวนเส้นสะแกนมาก จะทำให้ความละเอียดของภาพที่ได้จะมีมาก แต่ระบบที่ใช้จะต้องมีความยุ่งยากซับซ้อนมากขึ้น แต่ถ้าในจำนวนเส้นสะแกนน้อยเกินไปจะทำให้ความละเอียดของภาพต่ำ ด้วยเหตุนี้จึงต้องเลือกเส้นสะแกนที่เหมาะสม จากการทดลองค้นคว้าได้เขียนความสัมพันธ์ระหว่างเปอร์เซนต์ความละเอียดของภาพที่ได้กับจำนวนเส้นสะแกน (Z) ได้ดังกราฟรูปที่ 3.5



รูปที่ 3.5 แสดงความสัมพันธ์ระหว่างเปอร์เซนต์การมองเห็นกับจำนวนเส้นสะแกนต่อภาพ

จากการทดลอง ถ้าให้ระยะระหว่างเส้นสะแกนเท่ากับ 1 ลิปดา หรือ 1/60 องศา เพื่อนำไปใช้หาจำนวนเส้นสะแกนของสัญญาณภาพบนจอภาพ โดยให้ระยะจากตาผู้ชมถึงจอมอนิเตอร์เป็น 3 ถึง 4 เท่าของความสูงของจอมอนิเตอร์ (L = 3 ถึง 4 h) ในรูปที่ 2.4 และให้ α คือ มุมที่ผู้ชมมองความสูงของจอมอนิเตอร์ เขียนความสัมพันธ์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น

$$\alpha = (h/L)(180/\pi) \text{ ---------- (3.5)}$$

$$= 140 \text{ to } 200$$

เมื่อเส้นราสเตอร์ (Raster) คือ เส้นสะแกนบนจอภาพที่ทำให้เกิดเป็นภาพขึ้นที่จอมอนิเตอร์ ถ้าแต่ละเส้นสะแกนห่างกัน 1 ลิปดา ดังนั้นเส้นสะแกนสูงวสุดในแต่ละภาพเป็น

เมื่อ 1 ลิปดา = 1/60 องศา

$$Z_{max} = (14 \text{ to } 20)/60$$

$$= 840 \text{ to } 1200 \text{ ---------- (3.6)}$$

ถ้าเราเปรียบเทียบระบบการสะแกนสัญญาณภาพในระบบโทรทัศน์ที่ใช้อยู่ในประเทศไทย (625 เส้น) กับจำนวนการสะแกนสูงสุดที่คำนวณได้คือ 1200 เส้นต่อภาพ กราฟในรูปที่ 2.5 เป็นกราฟที่ได้จากการทดลอง แสดงความสัมพันธ์ระหว่างเปอร์เซนต์ความละเอียดภาพกับจำนวนเส้นสะแกน จะเห็นว่าเปอร์เซนต์ความละเอียดภาพจะเพิ่มขึ้นอย่างรวดเร็วในช่วง 0 - 500 เส้นสะแกน และเพิ่มขึ้นปานกลางในช่วง 500-700 เส้นสะแกน และตั้งแต่ 700 เส้นสะแกนเป็นต้นไปจะมีเปอร์เซนต์ความละเอียดภาพเพิ่มขึ้นน้อยมากประมาณ 5 เปอร์เซนต์

ในการกำหนดจำนวนเส้นสะแกนเป็นสิ่งจำเป็นต่อการพิจารณาทั้งทางด้านเทคนิคและทางด้านเศรษฐศาสตร์ ควบคู่กันไปด้วย ซึ่งจากการทดลองเห็นว่าจำนวนเส้นสะแกนที่เหมาะสมในการสะแกนสัญญาณภาพประมาณ 625 เส้นสะแกน ยกเว้นงานบางอย่างที่ต้องการความละเอียดสูง เช่น ทางด้านวิทยาศาสตร์และเทคโนโลยีบางแขนง, ทางการแพทย์ เป็นต้น

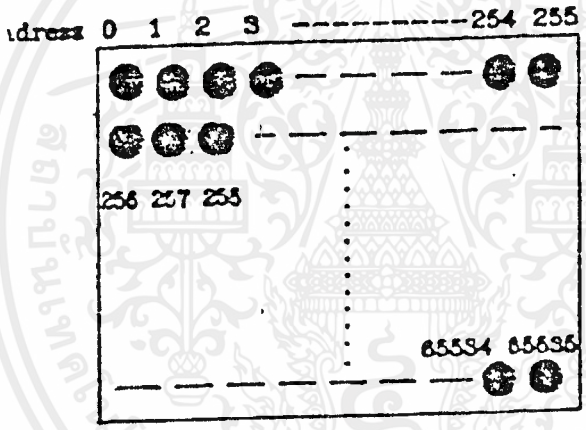
3.3 ลักษณะการเก็บข้อมูลภาพทางดิจิตอลขนาด 256 x 256 จุดต่อภาพ

การเก็บข้อมูลภาพในตอนแรกเริ่มพัฒนาจากการเก็บข้อมูลภาพที่มีความละเอียดต่ำ (ขนาด 64*64 จุดต่อภาพ) เนื่องจากข้อจำกัดเรื่องความเร็วของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ใช้ต่อมาได้มีการพัฒนาให้สามารถเก็บข้อมูลภาพให้ได้ความละเอียดสูงมากขึ้นตามลำดับ จนเป็นเครื่องเก็บข้อมูลภาพทางดิจิตอล ขนาด 256 x 256 จุดต่อภาพ

การเก็บข้อมูลภาพทางดิจิตอลขนาด 256 x 256 จุดต่อภาพ ภาพที่ได้มีความละเอียดของภาพสูงพอสมควรเหมาะสำหรับการนำข้อมูลภาพที่ได้ไปทำขบวนการ (Process) ต่างๆ ที่ไม่มีลักษณะการเก็บข้อมูลภาพดังในรูปที่ 3.6



รูปที่ 3.6 แสดงการจัดพื้นที่หน่วยความจำในการเก็บข้อมูลภาพ ขนาด 256 x 256 จุดต่อภาพ

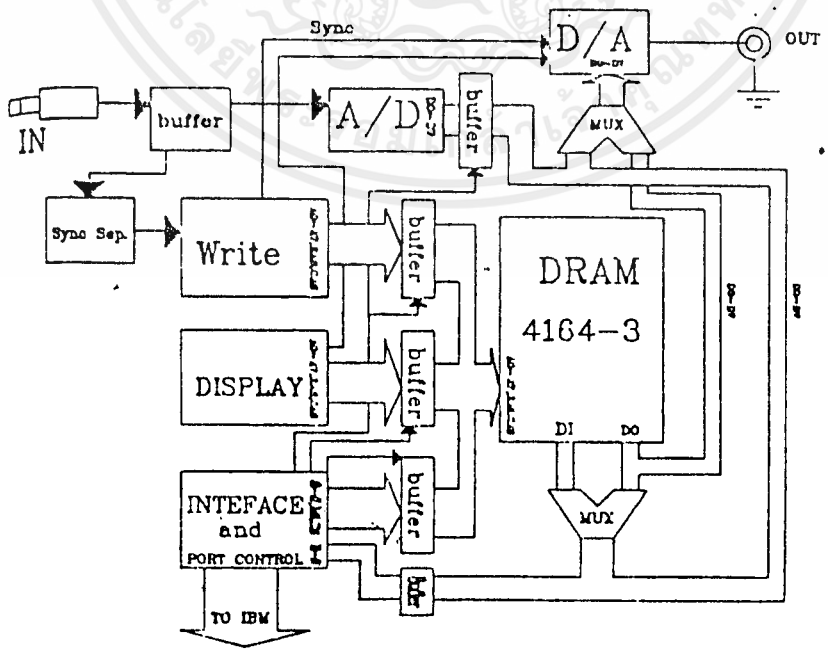
ลักษณะการเก็บข้อมูลภาพลงสู่หน่วยความจำโดยเริ่มจากบนซ้ายมือสุดเป็นแอดเดรส 00 ของหน่วยความจำและนับไปทางขวามือจนถึงขวาสุด เป็นแอดเดรสที่ 255 ต่อจากนั้นจะเริ่มเก็บทางซ้ายมือสุดของเส้นถัดไปเป็นแอดเดรสที่ 256 เก็บต่อไปในลักษณะนี้จนถึงจุดทางขวาล่างสุดเป็นแอดเดรสที่ 65535 รวมแล้วต้องใช้พื้นที่หน่วยความจำทั้งหมด 64 กิโลไบท์ (Kbytes)

ในลักษณะเช่นนี้ เราสามารถเขียนข้อมูลภาพที่ถูกเปลี่ยนเป็นข้อมูลดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัว Flash A/D ได้ทันเวลาเนื่องจากใน 1 เส้นสะแกนทางแนวนอนมีระยะเวลาประมาณ 64 ไมโครวินาที และระยะแสดงภาพที่ต้องเปลี่ยนเป็นสัญญาณทางดิจิตอลจะมีประมาณ 80 เปอร์เซนต์ (percent) ของสัญญาณทั้งหมด ก็คือ 64 x 0.8 = 51.2 ไมโครวินาที ส่วนที่เหลือก็จะเป็นช่วงของ แบลงค์ (Blank) ไป ดังนั้นเมื่อต้องการเก็บภาพแต่ละเส้นด้วยจุดภาพ 256 จุดภาพก็จะมีเวลาในการเขียนภาพแต่ละจุดลงสู่หน่วยความจำเป็น 200 นาโนวินาที {(51.2uS)/(256) = 200 nS} ก็สามารถที่จะทำวงจรนับเขียนภาพลงสู่วีดีโอแรมได้ทันในการสะแกนภาพ (scaning) ในแต่ละพิลค์เนื่องจากค่าของแอดเซสไทม์ (access time) ซึ่งก็คือเวลาที่ใช้ในการอ่าน/เขียนหน่วยความจำให้เสร็จสิ้นโดยสมบูรณ์โดยทั่วไปแล้ว ทั้งหน่วยความจำแบบสแตติก (static ram) และ ไดนามิกส์ (dynamic ram)} จะมีค่าประมาณ 200 นาโนวินาที

ในระบบเก็บภาพนั้น นอกจากภาพจะถูกเปลี่ยนเป็นสัญญาณดิจิตอล และเก็บลงสู่หน่วยความจำแล้ว ภาพที่เก็บนั้นยังต้องสามารถนำมาแสดงได้อีกและไมโครคอมพิวเตอร์ต้องสามารถใช้หน่วยความจำภาพนี้ได้อย่างสะดวกด้วย ดังนั้นวงจรส่วนที่จำเป็นจะต้องมี แสดงดังตัวอย่างบล็อกไดอะแกรมของเครื่องเก็บภาพขนาด 256 x 256 ในรูปที่ 3.7



รูปที่ 3.7 แสดงบล็อกไดอะแกรมของเครื่องเก็บสัญญาณภาพสีขนาด 256*256 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **การหาความจุของภาพดิจิตอล**

ในระบบ 625 เส้น 1 เส้น จะใช้เวลา 64 mS เราจะเลือกเก็บแต่ภาพ 80 % หรือ 51.2 mS ซึ่งเวลาที่ตัดทิ้งไปเป็นช่วงเวลาของสัญญาณซิงค์ทางแนวนอนและสัญญาณแบล้งดิ้งทางแนวนอน

จะได้ 256 จุด ใช้เวลา 51.2 mS

1 จุด จะใช้เวลาเท่ากับ 51.2 mS = 0.2μS

จะเป็นเวลาที่เขียนสู่หน่วยความจำ SRAM 256

ในหนึ่งฟิลด์จะมี 312.5 เส้น แต่เมื่อพิจารณารูปสัญญาณ จะเห็นว่าช่วงเวอร์แบลงก็จะใช้เวลา 25 H หรือ 25 เส้น ดังนั้น เราจะเก็บแต่สัญญาณภาพจริง คือ

312.5 - 25 = 287.5 เส้น

จะได้จำนวนจุดในหนึ่งฟิลด์เท่ากับ 287.5 x 256 = 73600 จุด และถูกบรรจุเป็นข้อมูลรหัส 8 bit เก็บไว้ในหน่วยความจำ ฉะนั้น หน่วยความจำหนึ่งฟิลด์จะต้องมีขนาดความจุดังนี้

ขนาดความจุในหนึ่งฟิลด์ = 287.5 x 256 x 8 bit

= 588800

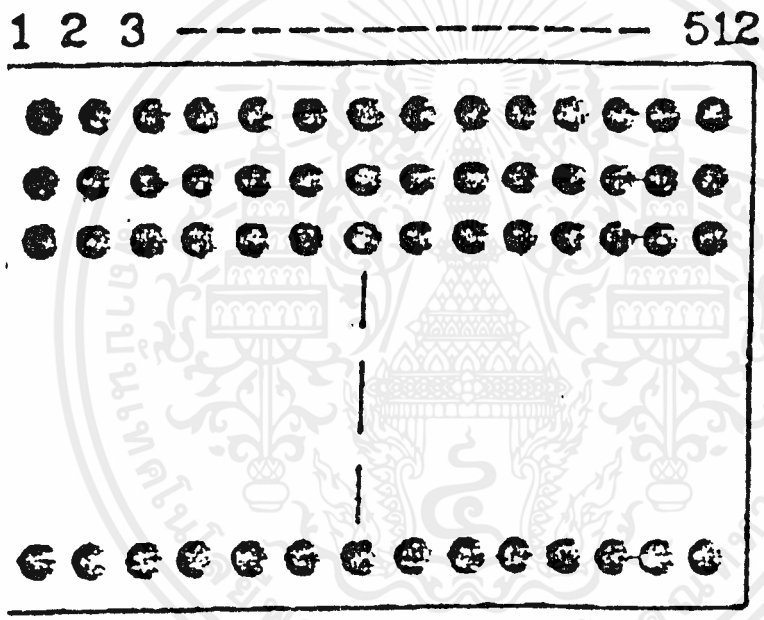
หรือเท่ากับ 71.875 กิโลไบท์

ถ้าความถี่ที่ใช้ในการสุ่มจะมีค่าเท่ากับ $\frac{1}{.2\mu S}$ = 5 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ลักษณะการเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 256 จุดต่อภาพ

เนื่องจากในงานบางอย่างที่ต้องการความละเอียดสูงในการวิเคราะห์ตัวอย่าง เช่น การสร้างภาพสามมิติหรือการวิเคราห์ข้อมูลภาพขนาด 256 x 256 จุดต่อภาพ ซึ่งจะต้องทำการเก็บข้อมูลภาพเพิ่มขึ้นเป็น 2 เท่า ของการเก็บข้อมูลภาพขนาด 256 x 256 จุดต่อภาพ



รูปที่ 3.8 แสดงลักษณะการเก็บข้อมูลภาพขนาด 512 x 256 จุดต่อภาพ

การเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 256 จุดต่อภาพ ก็คือการเก็บข้อมูลภาพในแต่ละเส้นสะแกนเท่ากับ 512 จุด และทำการเก็บข้อมูลภาพจำนวน 256 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่เนื่องจากว่าการสะแกนของสัญญาณภาพโทรทัศน์สีในแต่ละเส้นสะแกนมีความเร็วสูงมากประมาณ 64 ไมโครวินาที us โดยแบ่งเป็นการสะแกนของสัญญาณของสัญญาณภาพเสีย 80% หรือประมาณ 51.2 ไมโครวินาที ส่วนเวลาที่เหลือเป็นการสะแกนของสัญญาณแบลงค์ ด้วยเหตุนี้เราต้องใช้สัญญาณคล็อกในการสุ่มสัญญาณภาพ (Sampling) ในส่วนของวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอลเท่ากับ 1000 นาโนวินาที (51.2 ไมโครวินาที/512 จุด)

การหาขนาดความจุของภาพ

จะได้ 512 จุด จะใช้เวลา 51.2 μS

1 จุด จะใช้เวลา $\frac{51.2}{512} = 0.1$ μS

เก็บภาพจริงๆจะเก็บ 287.5 เส้น

ขนาดความจุในหนึ่งภาพ = 287.87512

= 143.75 กิโลไบท์

แต่ในความจริงแล้วเมื่อเราเก็บภาพขนาด 512 x 256 จุดต่อภาพ เราจะเก็บจำนวนเส้นสะแกนทั้งหมด 256 เส้นเท่านั้น ในหนึ่งภาพมี 625 เส้น ทางแนวนอน และจะต้องเสียเส้นสะแกนในการสะแกนทางแนวตั้งไป 50 เส้น ฉะนั้น

สัญญาณภาพจริง = 256 - 50 = 575

เมื่อเราเก็บข้อมูลภาพ 256 เส้นสะแกนต่อภาพ จะต้องตัดทิ้งไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

= 575-256=319

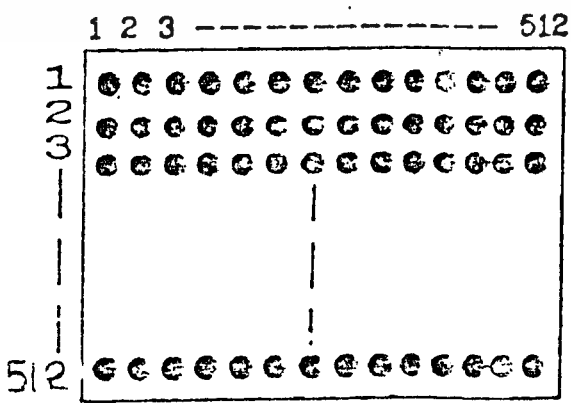
เมื่อเราตัดเส้นสะแกนทิ้งไปเช่นนี้ จึงก่อให้เกิดปัญหาภาพรายละเอียดไม่ครบถ้วน จึงจำเป็นที่จะต้องเพิ่มเส้นสะแกนให้มากขึ้น

3.5 ลักษณะการเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ

จากที่พบว่าการเก็บข้อมูลภาพขนาด 256 x 256 และ 512 x 256 จุดต่อภาพ ไม่คมชัดนัก อีกทั้งรายละเอียดของภาพไม่เพียงพอเนื่องจากการที่เราตัดเส้นสะแกนของภาพไป 319 เส้น (ในระบบการเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x 256 จุดต่อภาพ) จึงทำให้ภาพบางส่วนหายไป ต่อมาจึงเพิ่มจำนวนจุดในแต่ละเส้นสะแกนและเพิ่มเส้นสะแกนให้มากขึ้น แต่ในความเป็นจริงแล้วเราไม่สามารถเพิ่มจำนวนจุดในแต่ละเส้นสะแกน หรือเพิ่มจำนวนเส้นสะแกนต่อภาพ ไม่สามารถทำได้ตามความพอใจ เนื่องจาก access time ของหน่วยความจำมีจำกัด คือหน่วยความจำจะสามารถเก็บข้อมูลได้ทันตามความเร็วของการส่งข้อมูลภาพในกรณีของการเก็บข้อมูลภาพโดยตรง (ดังนั้นจึงเกิดเทคนิคที่จะเก็บอ่านข้อมูลได้เมื่อใช้หน่วยความจำที่มี access time ต่ำ เช่น การแบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด หรือใช้หลักการเลื่อนข้อมูลภาพ ซึ่งจะได้กล่าวในหัวข้อต่อไป

ผลกระทบที่เกิดจากการที่เราเพิ่มจำนวนจุดให้มากขึ้นในทางแนวนอน เมื่อคิดเวลาที่ใช้ในการเก็บหรืออ่าน จะได้ดังนี้

การเก็บ 256*256 จากหัวข้อที่ 3.3



รูปที่ 3.9 แสดงการเก็บข้อมูลภาพขนาด 512 x 512 จุดต่อภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเก็บข้อมูลภาพขนาด 512 x 512 จุดต่อภาพ

การหาขนาดความจุของภาพ

จะได้ 512 จุด จะใช้เวลา 51.2 μS

1 จุด จะใช้เวลา $\frac{51.2}{512}$ = 0.1 μS

เก็บภาพจริงๆจะเก็บ 287.5 เส้น

.. ขนาดความจุในหนึ่งพิลด์ = 287.87512

= 143.75 กิโลไบท์

แต่ในความจริงแล้วเมื่อเราเก็บภาพขนาด 512 x ~~256~~ 512 จุดต่อภาพ เราจะเก็บจำนวนเส้นสะแกนทั้งหมด ~~256~~ 512 เส้นเท่านั้น ในหนึ่งภาพมี 625 เส้น ทางแนวนอน และจะต้องเสียเส้นสะแกนในการสะแกนทางแนวตั้งไป 50 เส้น ฉะนั้น

สัญญาณภาพจริง = ~~256~~ 625 - 50 = 575

เมื่อเราเก็บข้อมูลภาพ ~~256~~ 512 เส้นสะแกนต่อภาพ จะต้องตัดทิ้งไป

= 575 - 512 = 63

เมื่อตัดเส้นสะแกนไปเพียง 63 เส้น ทำให้ภาพมีรายละเอียดครบถ้วนมากขึ้น ในสมัยก่อนหน่วยความจำที่ขายในท้องตลาดมักจะมีความเร็วต่ำ (ทำงานช้า) จึงไม่สามารถเก็บข้อมูลภาพโดยตรงได้ จึงได้นำเทคนิคต่างๆ มาช่วยในการเก็บดังที่กล่าวมาแล้ว แต่ในปัจจุบันหน่วยความจำที่มีขายตามท้องตลาดจะมี access time สูงขึ้นกว่าเก่ามาก อย่างเร็วที่สุด 60 nS

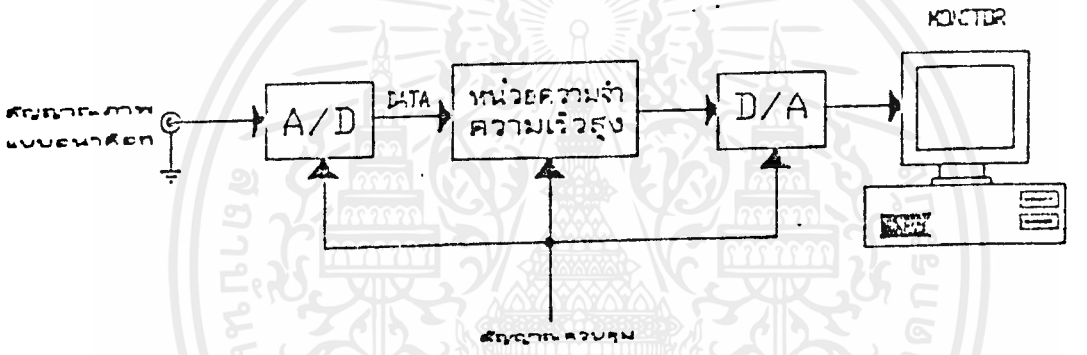
ในปริญญานิพนธ์ฉบับนี้ จะทดลองการเก็บข้อมูลภาพทางดิจิตอลขนาด 512 x

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

512 จุดต่อภาพ โดยวิธีการเก็บข้อมูลภาพลงสู่หน่วยความจำที่มีความเร็วสูงโดยตรง

3.6 <u>การเก็บข้อมูลภาพทางดิจิตอลลงสู่หน่วยความจำโดยตรง</u>

วิธีนี้จะสะดวกและง่ายที่สุด เพราะใช้อุปกรณ์ประกอบในวงจรน้อยที่สุด แต่เนื่องจากว่าวิธีนี้จะต้องใช้หน่วยความจำชนิดพิเศษ กล่าวคือ จะต้องใช้หน่วยความจำที่มีความเร็วสูง หลักการเก็บข้อมูลภาพด้วยวิธีนี้ดังแสดงในรูปที่ข้างล่าง



<u>รูปที่ 3 A</u> รูปแสดงบล็อกไดอะแกรมการเก็บข้อมูลภาพโดยตรง

จากบล็อกไดอะแกรมในรูปข้างบน จะเห็นว่าวิธีการเก็บข้อมูลภาพด้วยวิธีนี้จะใช้อุปกรณ์ประกอบน้อยมาก จึงทำให้ง่ายแก่การออกแบบแก้ไข แต่ปัญหาใหญ่ของวิธีนี้คือต้องใช้หน่วยความจำที่มีความเร็วสูง ต้องสั่งซื้อจากต่างประเทศ แต่ขณะนี้ในเมืองไทยก็มีหน่วยความจำที่มีความเร็วสูงจำหน่ายแล้วในราคาที่ไม่สูงนัก ทำให้วิธีการเก็บข้อมูลภาพทางดิจิตอลลงสู่หน่วยความจำโดยตรงเหมาะสำหรับการเก็บภาพ แต่จะไม่เหมาะที่จะใช้กับการเก็บข้อมูลภาพโดยใช้หน่วยความจำที่มีความเร็วต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีข้อเสียสำหรับการเก็บข้อมูลภาพโดยตรง

ข้อดี

1) ใช้อุปกรณ์ประกอบวงจรน้อย

2) ออกแบบวงจรได้ง่าย

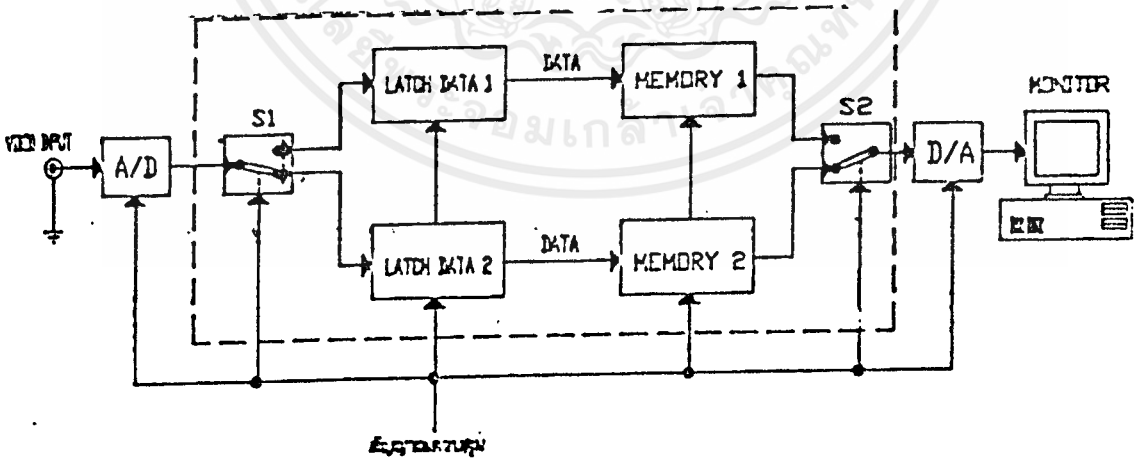
ข้อเสีย

1) อุปกรณ์หน่วยความจำที่ใช้ต้องเป็นแบบสามารถใช้งานกับที่ความเร็วสูง และมีความจุมากอีกด้วย

2) ถ้ามีการขยายระบบให้ใหญ่ขึ้นต้องเลือกหน่วยความจำที่มีความเร็วสูงขึ้น

การแบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด

การเก็บข้อมูลภาพในลักษณะนี้จะแบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด หลักการนี้แสดงดังบล็อกไดอะแกรมในรูปข้างล่าง สมมุติให้แบ่งหน่วยความจำออกเป็น 2 ชุด



รูปที่ 3 B บล็อกไดอะแกรมการเก็บข้อมูลภาพโดยวิธีแบ่งชุดหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกไดอะแกรมในรูปข้างบนจะเห็นว่า หลักการเก็บข้อมูลภาพในลักษณะนี้จะแบ่งหน่วยความจำออกเป็น 2 ชุด (Page) สลับชุดกันเขียนข้อมูลภาพ เพื่อให้สามารถเก็บข้อมูลาภพที่มีความเร็วสูงลงสู่หน่วยความจำความเร็วปกติ (Access Time ประมาณ 250 นาโนวินาที nS) ได้

การทำงานของการเก็บข้อมูลภาพในลักษณะนี้ เริ่มจากนำเอาข้อมูลภาพที่ออกจากเอาท์พุทของวงจรใน A/D (ส่วนการเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล) มาผ่านวงจร สวิทช์ S1 เลือกชุดของหน่วยความจำที่จะใช้เขียนโดยเริ่มจากชุดที่ 1 (สวิทช์เลือกอยู่ตำแหน่งบน) ข้อมูลภาพที่ผ่านเข้ามาจะผ่านวงจรหน่วยข้อมูลชั่วคราว (Data Latch) ช่วยเก็บข้อมูลไว้ในขณะที่สวิทช์ S1 สับไปที่หน่วยความจำชุดที่ 2 เพื่อให้หน่วยความจำชุดแรกมีเวลาเขียนข้อมูลภาพได้ทัน ส่วนหน่วยความจำชุดที่ 2 ก็ใช้หลักการเขียนข้อมูลภาพลักษณะเดียวกัน ซึ่งจะเห็นว่าเวลาในการเขียนข้อมูลภาพลงสู่หน่วยความจำแต่ละครั้งจะมีเวลานานเป็น 2เท่า (กรณีแบ่งพื้นที่หน่วยความจำออกเป็น 2 ชุด) ของความเร็วในการสะแกนของสัญญาณภาพ จากหลักการนี้จะทำให้สามารถใช้หน่วยความจำที่มีความเร็วต่ำเก็บข้อมูลภาพที่มีการสะแกนสัญญาณภาพความเร็วสูงได้ ส่วนการนำเอาข้อมูลภาพออกสู่มอนิเตอร์ (Monitor) ก็มีสวิทช์สำหรับสลับชุดของหน่วยความจำ ในรูปแสดงด้วยสวิทช์ S2 เพื่อให้ข้อมูลภาพมีลักษณะเหมือนกับตอนที่ออกมาจากวงจรในส่วน A/D

<u>ข้อดีข้อเสียสำหรับการเก็บข้อมูลภาพแบบแบ่งชุดหน่วยความจำ</u>

<u>ข้อดี</u>

1) หน่วยความจำซึ่งเป็นหัวใจของการเก็บข้อมูลภาพไม่จำเป็นต้องใช้หน่วยความจำที่มีความเร็วสูง สามารถใช้หน่วยความจำที่มีความเร็วปกติทั่วไป (ประมาณ 250 นาโนวินาที,nS)

2) ทำให้สามารถหาซื้ออุปกรณ์ภายในประเทศได้

3) สามารถขยายระบบให้สามารถเก็บข้อมูลภาพได้ความละเอียดมากขึ้นได้

<u>ข้อเสีย</u>

1) ต้องมีวงจรสวิทช์เลือกชุดของหน่วยความจำหลายชุด (กรณีใช้หน่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความจำหลายชุด)

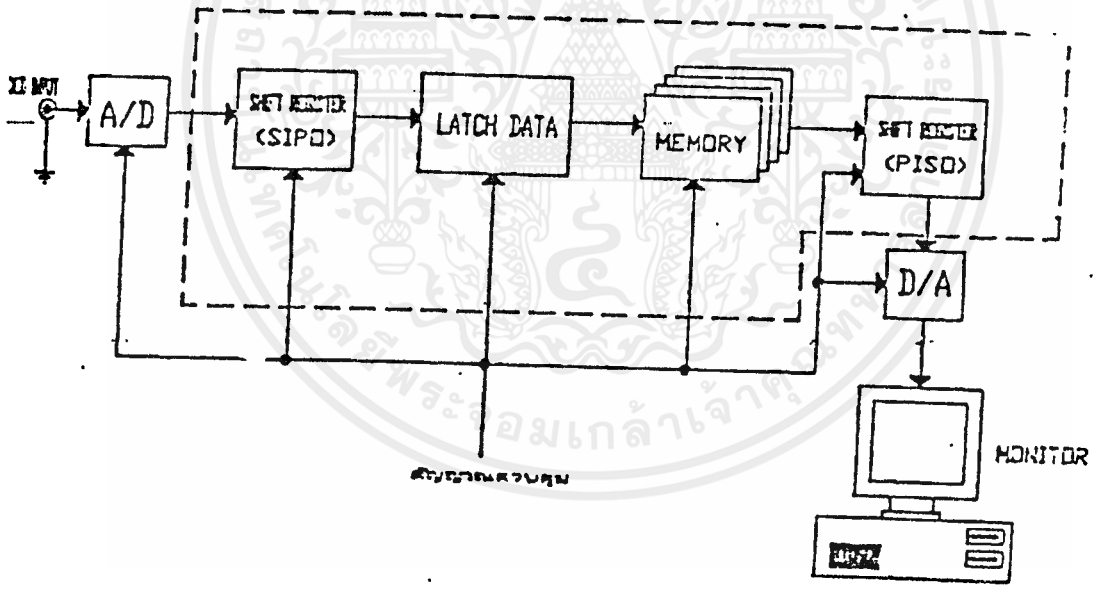
2) การทำงานของสวิทช์แต่ละชุดต้องสัมพันธ์ต่อเนื่องกัน มิฉะนั้นแล้วทำให้ข้อมูลภาพขาดหายไปได้

3) เนื่องจากต้องมีการสับสวิทช์เพื่อเปลี่ยนชุดของหน่วยความจำตลอดเวลา ทำให้เกิดการผิดพลาดของข้อมูลภาพได้

4) การออกแบบวงจรยุ่งยาก เนื่องจากถ้าเป็นระบบใหญ่ๆ จะต้องใช้วงจรสวิทช์จำนวนมาก ทำให้ตัวเครื่องใหญ่ และวงจรมีความยุ่งยากซับซ้อน

3.7 ใช้หลักการเลื่อนข้อมูลภาพ

วิธีนี้จะช่วยแก้ไขข้อเสียของการเก็บข้อมูลภาพในสองวิธีแรกซึ่งมีโครงสร้างของระบบดังในบล็อกไดอะแกรมข้างล่าง



รูปที่ 3 C บล็อกไดอะแกรมการเก็บข้อมูลภาพโดยวิธีการเลื่อนข้อมูลภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปข้างบนส่วนที่อยู่ในกรอบเส้นประเป็นวงจรการเก็บข้อมูลภาพโดยใช้หลักการเลื่อนข้อมูลภาพประกอบด้วยส่วนใหญ่ๆดังนี้คือ

1) วงจรในส่วนการเลื่อนข้อมูลภาพ (Shift Register) จะทำการเลื่อนข้อมูลภาพที่ได้จากวงจรในส่วนของ A/D เป็นแบบเข้าอนุกรม (Series) เพื่อเขียนลงสู่หน่วยความจำแบบขนาน (Parallel)

2) วงจรหน่วงข้อมูลชั่วคราว (Data Latch) เพื่อหน่วงข้อมูลภาพที่จะเขียนลงสู่หน่วยความจำในแต่ละครั้ง

3) หน่วยความจำ (Video RAM) เป็นพื้นที่ที่ใช้เกจข้อมูลภาพของระบบ

4) วงจรในส่วนการเลื่อนข้อมูลภาพออก (Shift Register) จะทำการเลื่อนข้อมูลภาพที่ส่งออกมาจากหน่วยความจำแบบขนานและทำการเลื่อนออกไปยังวงจร D/A (วงจรเปลี่ยนสัญญาณดิจิตอลเป็นอนาล็อก) แบบอนุกรมเพื่อให้ข้อมูลภาพสีที่ได้มีลักษณะเหมือนกันกับตอนที่ออกมาจากวงจรในส่วน A/D

<u>การทำงานของการเก็บข้อมูลภาพแบบเลื่อนข้อมูลภาพ</u>

ข้อมูลภาพทางดิจิตอลที่ออกจากวงจรในส่วน A/D จะมีการสะแกนของสัญญาณภาพความเร็วสูง ถ้าเราเขียนข้อมูลภาพลงสู่หน่วยความจำวีดีโอแรมโดยตรงจะทำให้หน่วยความจำเก็บข้อมูลภาพได้ไม่ทัน ดังนั้นในหลักการนี้จะใช้การเลื่อนข้อมูลภาพที่ออกจากวงจรในส่วน A/D เข้าแบบอนุมกรมแล้วส่งไปเขียนลงสู่หน่วยความจำแบบขนาน กล่าวคือในทุกครั้งที่มีการเลื่อนข้อมูลภาพเข้าแบบอนุกรมจนครบตามที่กำหนดไว้แล้วจะถูกส่งไปเขียนลงสู่หนวยความจำวีดีโอแรมแบบขนานทุกครั้ง โดยผ่านวงจรหน่วงข้อมูลภาพชั่วคราว (Data Latch) เพื่อทำการหน่วงข้อมูลภาพไว้จนกว่าหน่วยความจำวีดีโอแรมจะเขียนข้อมูลภาพเสร็จสิ้นแต่ละขบวนการ

ในการนำเอาข้อมลภาพออกสู่มอนิเตอร์เพื่อให้ข้อมูลภาพมีลักษณะเหมือนกับข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มูลภาพที่ออกมาจากวงจรในส่วนของ A/D จึงต้องผ่านวงจรเลื่อนข้อมูลภาพ (Shift Register) เป็นแบบเข้าขนานและส่งออกแบบอนุกรม ข้อมูลภาพที่ได้จะส่งออกไปแสดงที่มอนิเตอร์ต่อไป

ข้อดีข้อเสียของการเก็บข้อมูลภาพแบบเลื่อนข้อมูลภาพ

ข้อดี

1) หน่วยความจำที่ใช้เก็บข้อมูลภาพสามารถใช้หน่วยความจำที่มีความเร็วปกติทั่วไปได้

2) ใช้อุปกรณ์ประกอบของวงจรน้อย เมื่อเทียบกับวิธีที่ 2

3) ถ้าต้องการขยายระบบให้สามารถเก็บข้อมูลภาพให้ละเอียดมากขึ้นสามารถทำได้ง่ายเพียงแต่แก้ไขตรงส่วนเชทจำนวนบิทของวงจรเลื่อนข้อมูลภาพ กับเพิ่มจำนวนชุดหน่วยความจำเท่านั้นเอง

ข้อเสีย

1) สัญญาณควบคุมของวงจรเลื่อนข้อมูลภาพต้องมีความแน่นอนและต้องสัมพันธ์กับข้อมูลภาพที่ออกมาจากวงจรในส่วน A/D โดยใช้สัญญาณนาฬิกาจากแหล่งกำเนิดเดียวกัน

2) ต้องจัดเรียงข้อมูลภาพในวงจรเลื่อนข้อมูลภาพกับวงจรในส่วนการเขียนข้อมูลภาพลงสู่หน่วยความจำให้ถูกต้อง มิฉะนั้นแล้วจะทำให้ข้อมูลภาพที่ได้ผิดพลาดได้

จากการเปรียบเทียบข้อดีข้อเสียของการเก็บข้อมูลภาพใน 3 วิธีที่กล่าวมาแล้วข้างต้น จะเห็นว่าหลักการเก็บข้อมูลภาพในแบบที่ 3 เหมาะสมกับการเก็บข้อมูลภาพที่ต้องการความละเอียดของภาพมากและถ้าต้องการขยายระบบให้สามารถเก็บข้อมูลภาพให้มากขึ้นก็กระทำได้โดยง่าย และใช้อุปกรณ์เพิ่มอีกไม่มาก ทำให้ราคาการสร้างตัวเครื่องมีราคาถูกลง ดังนั้นในงานวิจัยนี้ จึงนำเอาเทคนิคการเลื่อนข้อมูลภาพมาใช้ในการแสดงข้อมูลภาพสีขนาด 512 x 512 จุดต่อภาพ ซึ่งเป็นการนำเอาข้อมูลภาพที่ได้จากกล้องวีดีโอมาทำการเก็บลงสู่หน่วยความจำวีดีโอแรมทั้งหมด 3 เพจสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบและสร้างเครื่องแสดงผลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ

(512 x 512 Pixels color Image Display)

4.1 บทนำ

ตามที่กล่าวมาแล้วว่า ในการเก็บข้อมูลภาพที่มีการสะแกนด้วยความเร็วสูง ให้ได้ความละเอียดของภาพมาก มีการเก็บได้หลายวิธีตามที่ได้กล่าวมาแล้วในบทที่ 4 แต่ในปริญญานิพนธ์เล่มนี้จะเป็นการเก็บขอ้มูลและสู่หน่วยความจำ

โดยผลงานวิจัยนี้เป็นการออกแบบและสร้างเครื่องแสดงภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ โดยการนำเอาสัญญาณภาพสีรวม (Composite Video) ที่ได้จากแหล่งกำเนิดสัญญาณภาพ ตัวอย่างเช่น จากกล้องวีดีโอ, เครื่องเล่นวีดีโอ, เครื่องรับโทรทัศน์สี สัญญารสีรวมที่ได้จะผ่านวงจรในส่วนการแยกสัญญาณสีรวมออกเป็นสัญญาณแม่สีทั้งสามคือ สัญญาณสีแดง, เขียว, น้ำเงิน โดยวงจรเครื่องรับโทรทัศน์สีแล้วนำสัญญาณแม่สีทั้งสามผ่านขบวนการเก็บข้อมูลภาพสีลงสู่หน่วยความจำวีดีโอแรมทั้งสามเพจสีพร้อมกันและสามารถเอาข้อมูลภาพที่ได้แสดงออกที่จอมอนิเตอร์สีทั่วไป

เพื่อความสะดวกในการทดลองออกแบบให้ตัวเครื่องแสดงภาพสีทางดิจิตอลใช้สวิทส์เพื่อกดเมื่อต้องการเก็บหรือแสดงภาพ

<u>ส่วนประกอบของเครื่องผลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ</u>
ประกอบด้วยส่วนต่าง ๆ ดังนี้

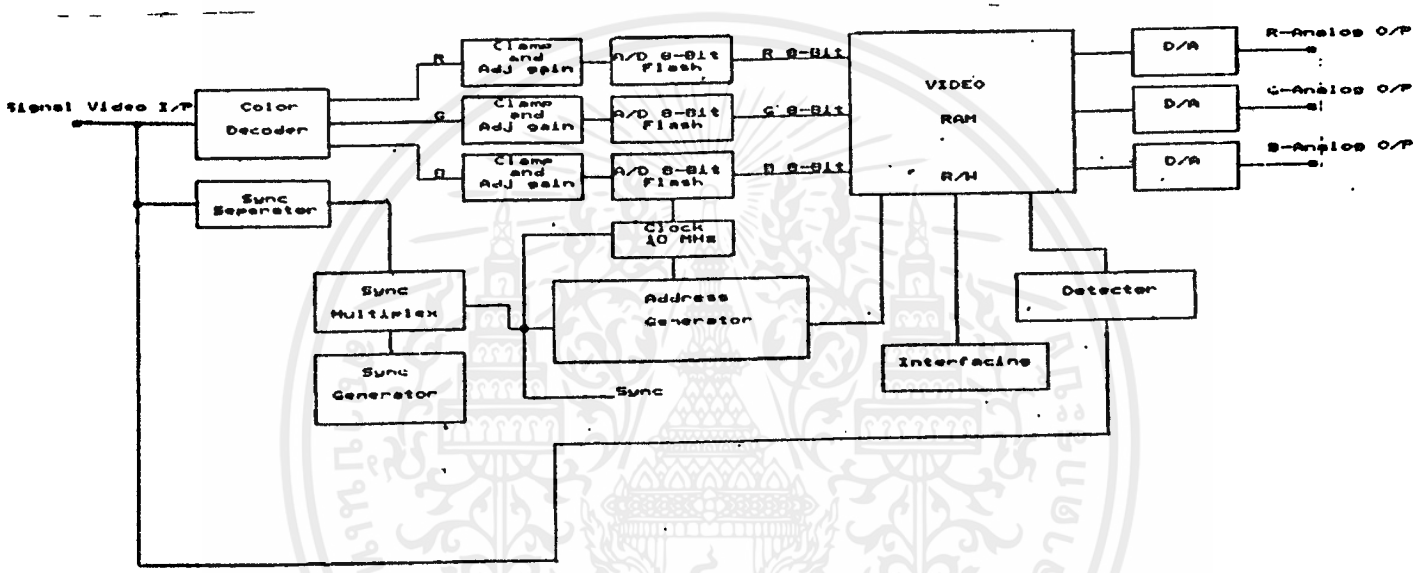
1) ส่วนการแยกสัญญาณสีรวม(Color Decoder) ออกเป็นสัญญาณสีทั้งสาม (สัญญาณสี RGB) จากรูปเขียนด้วยบล็อก Color Decoder

2) ส่วนการสร้างแอดเดรสของหน่วยความจำวีดีโอแรม(Address Genertor) จากรูปที่ 6.1 จะเห็นว่าประกอบด้วยบล็อก Sync Gen,บล็อก Analog SW และบล็อก Address Gen

3) ส่วนของหน่วยความจำวีดีโอแรม (Video Ram) จากรูปที่ 6.1 ประกอบด้วย 3 บล็อก Red SRAM 32K-4,บล็อก Green SARM 32K-4,Blue SRAM 32K-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) ส่วนการเปลี่ยนรูปภาพ (Signal Converter) จากรูปที่ 6.1 ประกอบด้วย การเปลี่ยนรูปสัญญาณอนาล็อก (Analog) เป็นข้อมูลทางดิจิตอล (Digital) ในรูปแสดงด้วยบล็อก A/D (เปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล) และการเปลี่ยนสัญญาณดิจิตอลเป็นอนาล็อก ในรูปแสดงด้วย บล็อก D/A (เปลี่ยนสัญญาณดิจิตอลเป็นอนาล็อก)



รูปที่ 4.1 แสดงบล็อกไดอะแกรมเครื่องแสดงภาพสีทางดิจิตอลขนาด512x512จุดต่อภาพ

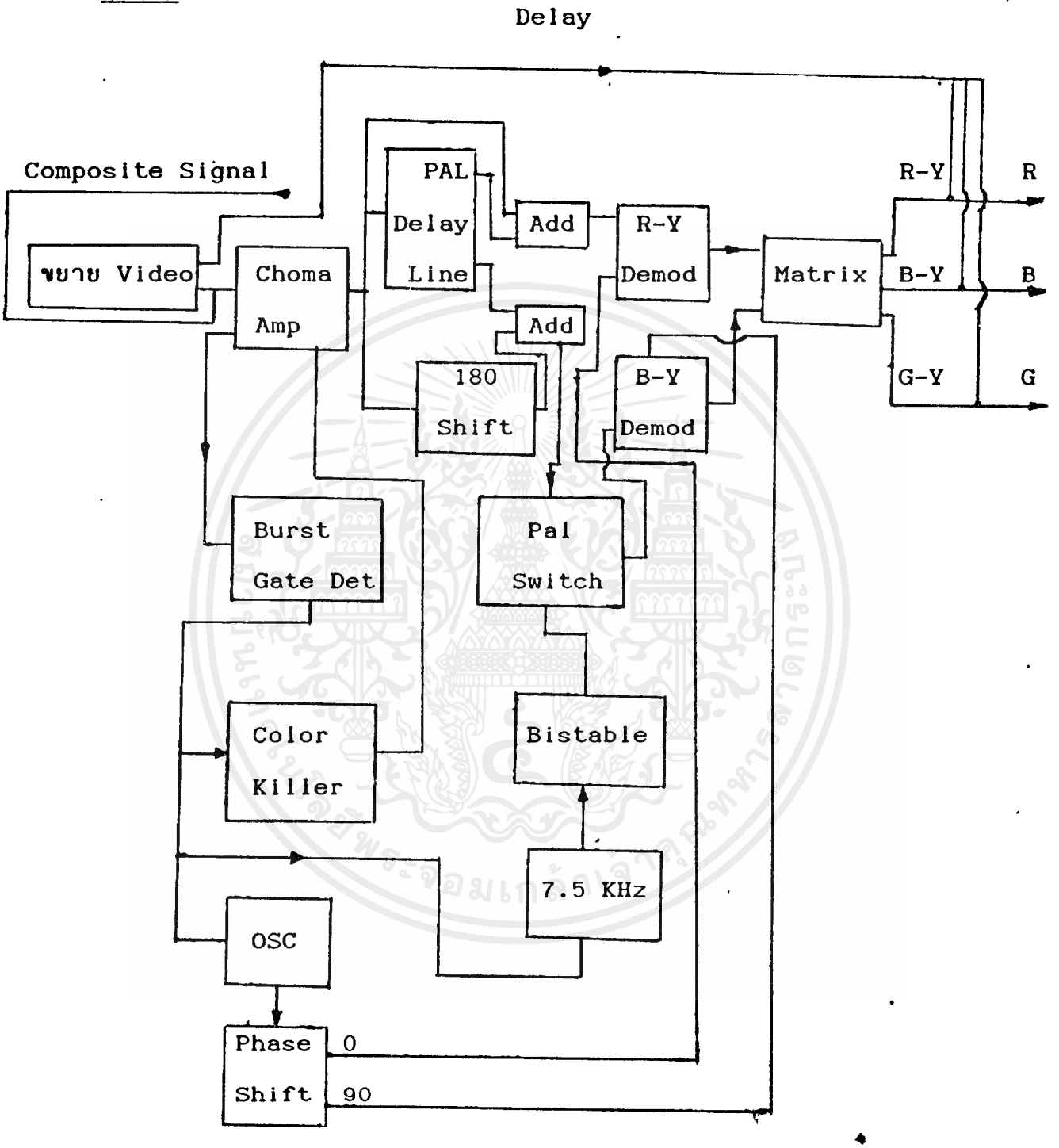
4.2ส่วนของวงจรแยกสัญญาณสี (Composit Video Seperator)

เนื่องจากเอาท์พุท (Output) ของกล้องวีดีโอ หรือจากเครื่องกำเนิดสัญญาณสีรวม (Composit Video) ที่ใช้กันอยู่โดยทั่วไปมีด้วยกันหลายแบบกล่าวคือ สัญญาณเอาท์พุทเป็นนสัญญาณภาพสีรวมเพียงเส้นเดียวหรือระบบที่มีสัญญาณเอาท์พุท 4 เส้น ประกอบด้วยสัญญาณ สีแดง,สีเขียว,สีน้ำเงิน และสัญญาณซิงค์ (Sync Signal) ด้วยเหตุนี้เพื่อสะดวกแก่การใช้งานในการออกแบบเครื่องเก็บและแสดงผลภาพสีทางดิจิตอล จึงออกแบบไว้สองลักษณะ คือ

- รับสัญญาณอินพุทแบบ สัญญาณภาพสีรวม (Composit Video Input)
- รับสัญญาณอินพุทแบบ สัญญาณแม่สีทั้งสามแยกกัน (RGB Signal Input)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1



รูป a แสดง BLOCK DIAGRAM ของการแยกสัญญาณ RGB ออกจาก COMPOSITE VIDEO SIGNAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการแยกสัญญาณ RGB ออกจากสัญญาณ COMPOSITE VIDEO SIGNAL

จากรูป a จะเริ่มจากสัญญาณจาก Video Amp เป็นสัญญาณ Composite Video Signal โดยแยกเป็น 2 ส่วน ส่วนหนึ่งเป็นสัญญาณ Y ไปรอที่ภาค Summing ที่ภาคสุดท้าย สัญญาณอีกส่วนจะมาเข้าภาคขยาย Choma Amp เพื่อขยายสัญญาณสี โดยสัญญาณ Choma Amp ส่วนหนึ่งจะเข้ามาที่ภาค Burst จะทำหน้าที่บังคับให้ oscillator ผลิตความถี่ Carrier ออกมาให้ตรงกับทางด้านเครื่องส่งเพื่อไปใช้ในการดีเทคต่อไป โดย OUT PUT ของภาค Burst อีกส่วนจะไปกระตุ้นให้ภาค Color Killer ทำงานเมื่อ Color Killer ทำงานจะมีผลให้ภาค Choma Amp ทำงานส่งสัญญาณสีออกไปที่ภาค PAL Delay line

ภาค PAL DELAY จะทำหน้าที่หน่วงเวลาไป 64 us (1H) โดยที่สัญญาณ Choma ที่เข้ามาจะแบ่งเป็น 4 ส่วนคือ

1) ส่วนสัญญาณที่เข้า ภาค Adder ชุดบน
2) ส่วนสัญญาณที่เข้า ภาค Adder ชุดล่าง
3) ส่วนสัญญาณที่เข้า ภาค PAL Delay Line
4) ส่วนสัญญาณที่เข้า ภาค Burst

เมื่อสัญญาณที่ผ่าน PAL Delay Line ไป Add กับ สัญญาณ CHOMA ส่วนที่หนึ่ง ได้เป็นสัญญาณ B-Y ส่วนสัญญาณที่ PAL DELAY ส่วนที่สองจะมา Add กับสัญญาณ Choma ที่ชุดล่าง ซึ่งถูก Shift Phase ไป 180 องศา เมื่อไป Add กันแล้วได้เป็นสัญญาณ R-Y ตามหลักการของระบบ PAL

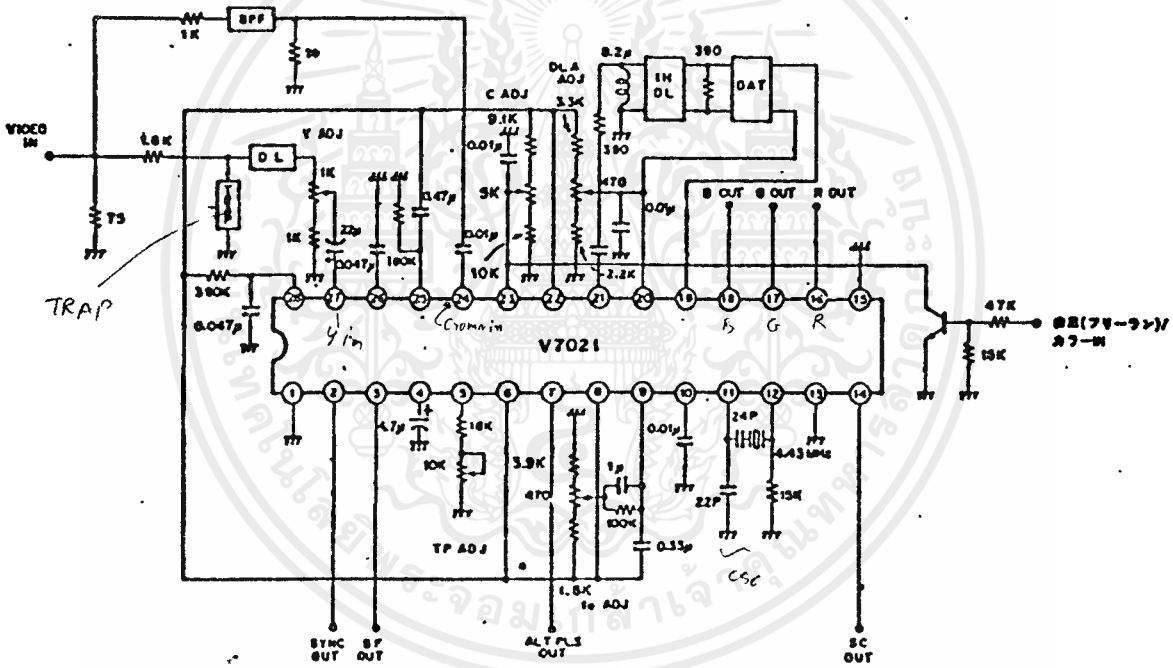
สัญญาณส่วนที่สี่ จะไปเข้าที่ภาค Burst เพื่อไปควบคุมให้ภาค Color Killer และภาค Oscillator ทำงาน ดังนั้นเมื่อภาค Color Killer ทำงานจะไป Bias ให้ภาค Video Amp ทำงานให้ OUT PUT ไปเป็นสัญญาณทั้ง 3 ส่วนดังกล่าวข้างต้น

สัญญาณที่ OUT PUT ของภาค Color Killer อีกส่วนจะมาทริกให้วงจร Bistable ทำงานโดยจะให้ OUT PUT เป็น HIGH กับ LOW สลับไปมา

ส่วนภาค Oscillator จะไปควบคุมให้ภาค Phase Shift ทำงานผลิตความถี่ โดยให้ OUT PUT ต่างเฟสกัน 90 องศา ไป DEMOD กับ (R-Y) กับ (B-Y) ที่ภาค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(R-Y) DEMOD , (B-Y) DEMOD ตามลำดับ เนื่องจากเครื่องส่งจะใช้การ MOD แบบต่างเฟส 90 องศา ดังนั้นเมื่อ DEMOD กันแล้วจะได้สัญญาณ (R-Y) กับ (B-Y) พร้อมที่จะเข้าวงจรภาค MATRIX โดยภาคนี้จะทำการรวมสัญญาณ (R-Y)และ (B-Y) ได้สัญญาณ (G-Y) จากนั้นสัญญาณทั้งสามจะไป SUMMING กับ สัญญาณ Y ก็จะได้ สัญญาณ RGB ตามต้องการ



แสดงการใช้งาน Ic เบอร์ VL 7021 ในภาค RGB DECODER

รูป b แสดงวงจรของภาคแยก RGB ที่ใช้งาน

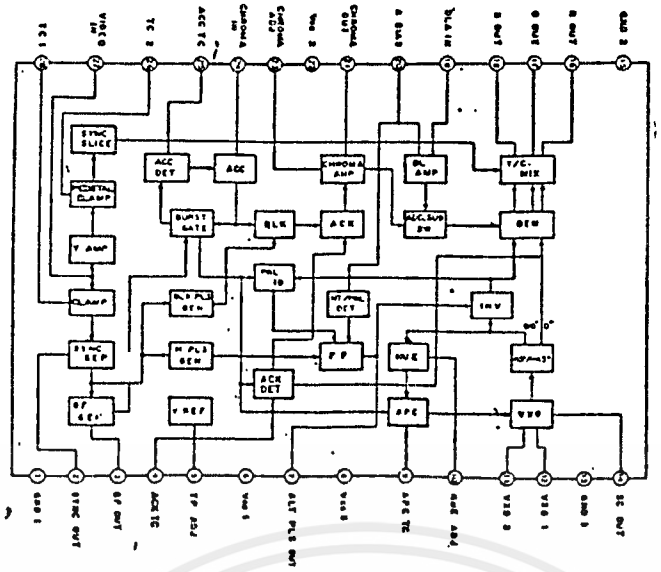
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 หลักการทำงานและรายละเอียดของวงจรที่ใช้งานจริง

จากรูป b วงจรแยก RGB ที่ใช้งานจริงอาศัย IC VL7021 จะอธิบายเทียบกับหลักการได้โดยเริ่มจาก สัญญาณ VIDEO IN เข้ามาจะเป็นสัญญาณ COMPOSITE VIDEO โดยแยกเป็น 2 ส่วน ส่วนแรกจะมาผ่านวงจร BAND PASS FILTER เพื่อกรองความถี่ของ CARRIER 4.43 MHz ลงกราวด์ให้เหลือแต่สัญญาณ CHOMA เข้าที่ขา 24 ซึ่งเป็นขา CHOMA IN ของ IC จากนั้น OUT PUT จะมาเข้าภาค ACC [AUTOMATIC COLOR CONTROL] เพื่อปรับความถี่ให้อินพุทภาค BURST GATE โดยสัญญาณที่ออกจาก BURST GATE จะแยกเป็น 2 ส่วนคือในส่วนแรกจะไปควบคุมภาค ACK [AUTOMATIC COLOR KILLER] เมื่อภาค ACK ทำงานจะให้ OUT PUT ไป BIAS ให้กับภาค CHOMA AMP ได้ OUT PUT ไปเข้าสู่ภาค DELAY LINE ซึ่งจะจัดอุปกรณ์ภายนอกช่วยคือ 1H DELAY และ DAT ทำการหน่วงไป 1H หรือ 64 us แล้วขยายที่ภาค DL AMP แล้วส่งไปที่ภาค ADD/SUB กับสัญญาณ CHOMA อีกส่วนที่ออกจาก CHOMA AMP โดยตรง (ดูรูปประกอบ) ได้เป็นสัญญาณ (R-Y)กับ (B-Y) ไปรอที่ภาค Y/C MIX , ส่วนขา 11,12 จะเป็นตัวให้ความถี่ OSCILLATOR โดยอาศัยอุปกรณ์ผลิตคว่มถี่จากภายนอก ในที่นี้เราใช้ X-TAL เป็นตัวผลิตความถี่ให้กับขา 11,12 ซึ่งจะผลิตความถี่ 4.43 MHz เพื่อมาทำการ DEMOD ร่วมกับสัญญาณ ACK ส่วนหนึ่ง รวมทั้งสัญญาณ (R-Y) กับ (B-Y) ด้วยก็จะได้สัญญาณ (G-Y) ออกมา

สัญญาณ VIDEO IN ส่วนที่สองจะมาผ่านวงจร TRAP เพื่อกำจัดสัญญาณต่าง ๆ ออกให้เหลือแต่สัญญาณ Y แล้วทำการหน่วงโดย DL สามารถปรับได้ด้วย VR 1K ไปเข้าขา 27 แล้วมาทำการขยายด้วยภาค Y AMP แล้วนำไป MIX กับสัญญาณ (R-Y),(B-Y),(G-Y) ได้ OUT PUT เป็นสัญญาณ RGB ออกที่ขา 16,17,18 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป C แสดง BLOCK DIAGRAM ของ IC VL7021

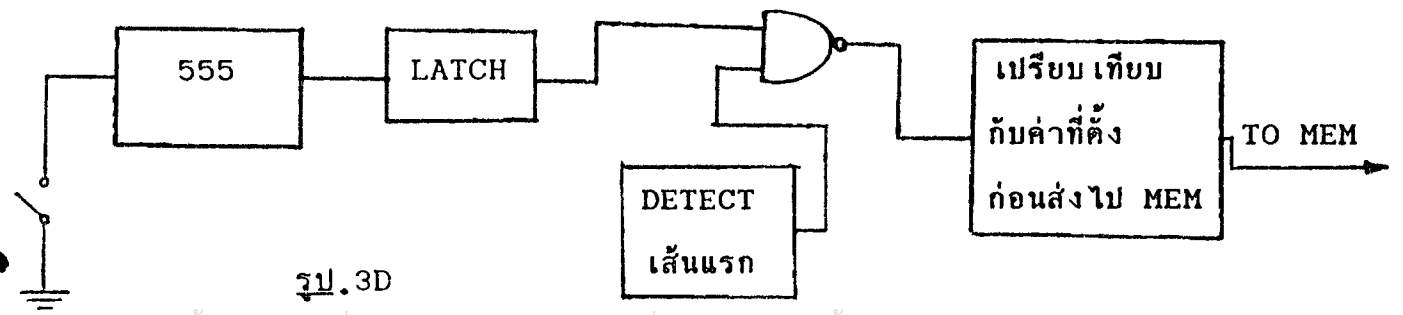
4.3 การทำงานของแอดเดรสเจนเนอเรเตอร์ (ADDRESS GENERATER)

ในส่วนของแอดเดรสเจนเนอเรเตอร์เราแบ่งการทำงานได้ดังต่อไปนี้คือ

1. ส่วนของสวิทช์จับภาพที่ต้องการ
2. ส่วนของดีเทคเส้นสะแกนเส้นแรกของภาพ
3. ส่วนของสวิทช์แสดงภาพออกทางจอภาพ
4. ส่วนของการสร้างสัญญาณซิงค์(Sync)

ภาพที่เราต้องการจะเก็บลงสู่หน่วยความจำถ้าเป็นระบบพาล(pal)จำนวนเส้นสะแกนมีทั้งหมด 625เส้นต่อหนึ่งภาพ ซึ่งถูกแบ่งออกเป็น 2 ฟิลด์คือ ฟิลด์คี่ 312.5เส้นและฟิลด์คู่อีก 312.5เส้น ส่วนที่เป็นภาพจริงแล้วนั้นมีแค่ 287.5 เส้นเท่านั้นดังนั้นเราจำต้องมีส่วนวงจรเกี่ยวกับการเก็บเส้นของภาพที่แท้จริงเพื่อเป็นการประหยัดหน่วยความจำ ซึ่งมีราคาแพงและไม่จำเป็นต้องเก็บส่วนที่ไม่ต้องการโดยการใช้วงจรนับเส้นที่ต้องการเปรียบเทียบกับค่าที่เราตั้งค่าไว้

ส่วนการ เลือกจับภาพที่ต้องการ



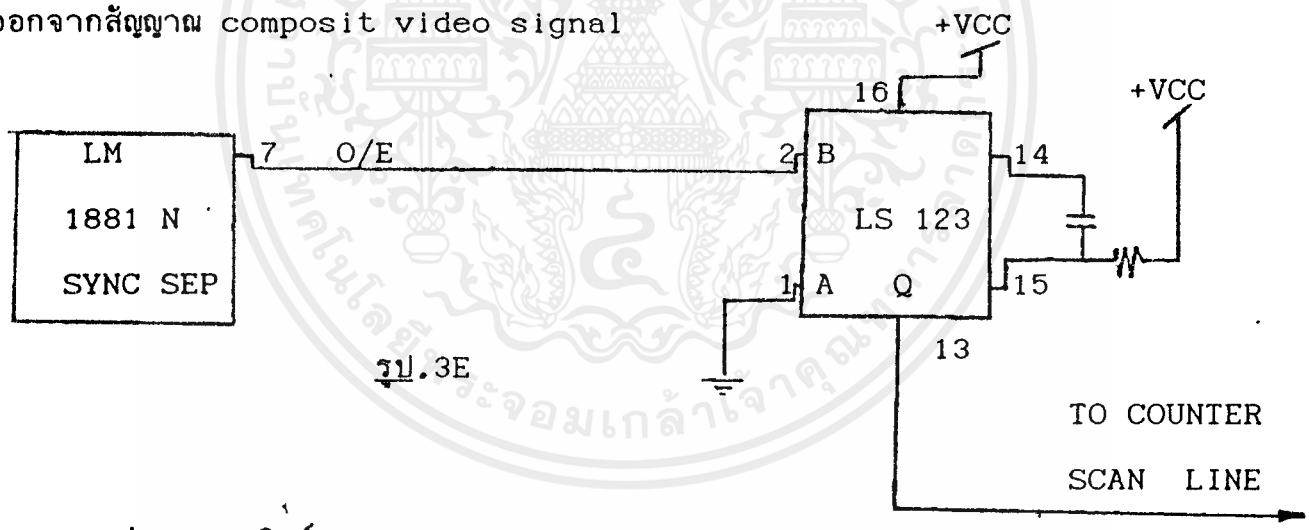
รูป.3D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรส่วนนี้มี IC 555เป็นวงจรหน่วงเวลาการในป้องกันสวิทช์หน่าสัมผัสเปิด ซึ่งถ้ามีการเปิดของหน้าสัมผัสสวิทช์จะมีพัลส์เพียงลูกเดียวเท่านั้นซึ่งให้เอ้าท์พุทออกมาเป็นhigh("1")ให้กับวงจรเคาร์เตอร์เพื่อคงสภาวะข้อมูลเอาไว้เพื่อรอการดีเทคฟิลด์คี่เส้นแรกของภาพ ถ้าไม่มีส่วนนี้ในการเก็บภาพเราจะได้ภาพไม่ครบภาพเพราะอาจจะกดสวิทช์เพื่อเก็บภาพในขณะอยู่ที่เส้นสะแกนอื่นๆ ซึ่งเป็นผลให้ภาพที่ได้ไม่เต็มภาพอาจจะครึ่งๆกลางเราจึงต้องอาศัยวงจรการดีเทคฟิลด์เส้นแเมื่อได้เส้นแรกของฟิลด์คี่แล้วเราจะนำสัญญาณที่ได้ไปนับเส้นสะแกนแล้วเปรียบเทียบกับวงจรเปรียบเทียบกับค่าที่ตั้งเอาไว้ว่าต้องการจะเก็บภาพเริ่มต้นในเส้นสะแกนที่เท่าไรเพื่อไปสั่งให้เปิดเกทให้วงจรนับแอดเดรส(address gen) เริ่มทำการ นับเป็นแอดเดรสแรก

ส่วนของการดีเทคเส้นแรกฟิลด์คี่ของภาพ

ในส่วนวงจรนี้เราใช้ IC LS123 เป็นตัวดีเทคขอบขาขึ้นของพัลส์ ซึ่งพัลส์ที่นำมาใช้ดีเทคนี้ได้มาจากเอ้าท์พุทขาของ IC 1881N ซึ่งเป็น IC ทำหน้าที่แยกสัญญาณซิงค์ออกจากสัญญาณ composit video signal



รูป.3E

ส่วนของสวิทช์แสดงภาพออกทางจอภาพ

ในส่วนนี้จะเหมือนกับส่วนของสวิทช์จับภาพ แต่จะแตกต่างกันตรงที่ต้องมีวงจรกำเนิดสัญญาณซิงค์มาช่วยในการแสดงสัญญาณภาพด้วย ซึ่งเราใช้ IC 234N เป็นวงจรกำเนิดซิงค์แล้วนำมารวมกับสัญญาณภาพ ที่ออกทางจอภาพเพื่อให้ได้ภาพนิ่งออกทางจอภาพตามที่เราต้องการ

ส่วนของการสร้างสัญญาณซิงค์

แสดงวงจร (ADDRESS GENERTOR) ด้งภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ส่วนของหน่วยความจำในการเก็บข้อมูลภาพสี

การทำงานของวงจร VIDEO MEMORY

ส่วนของ VIDEO MEMORY เราได้นำ STATICS RAM รุ่นใหม่ซึ่งมีความเร็วสูงมากในการนำข้อมูลเข้า (Access lime) เป็นเบอร์ HM628128LP-8 ซึ่งมีความเร็วในการเข้าถึงข้อมูลประมาณ 80 นาโนวินาที และมีความจุ 128 x 8 บิท

ในการเติมภาพเข้าสู่ Memory ขนาดของภาพ 512 x 512 จุด และแบ่งการเติมภาพสีออกเป็น 3 สี คือ สีแดง สีเขียวและสีน้ำเงิน (RGB) เราแบ่งแต่ละเพจสีใช้หน่วยความจำจำนวน 256 KB ต่อหนึ่งภาพ (2 ฟิลด์) จะใช้ Memory ทั้งหมดในการเติมภาพ 1 ภาพ ขนาด 128 x 8 บิท จำนวน 6 ตัว (ดูรูปที่ 4.4) IC 18-IC13

ถ้าเราต้องการในการเติมภาพขนาด 256 KB ต่อหนึ่งภาพ ในส่วนแอดเดรส (ADDRESS) A0-A17 (218=256 K)เราใช้ไอซีเคาร์เตอร์ขนาด 4 bits (#74LS93) มาทำเป็นค่าตั้งแอดเดรสใช้เป็นวงจรนับขนาด 256K โดยที่ IC Memory แต่ละตัวมีการว่าง ADDRESS เพียง A0-A16 โดย A17 จะมีสภาวะเป็น "1" ผ่าน Not Gate เป็นสภาวะ "0" ไปเลือก CS IC MEMORY ถัดไป ซึ่งจะทำให้การค้างแอดเดรสครบ 256 K พอดี

การทำงานของภาค VIDEO MEMORY จะเริ่มจากการเขียนข้อมูลภาพลงบน Memory ในแต่ละเพจสี คือ เมื่อมีการกดสวิทช์ในการจับภาพที่ต้องการ (CAPTURE) เราจะได้สัญญาณภาพเขียนข้อมูลภาพ WR เพื่อไปสั่งใน IC Memory รับสภาวะการเขียนข้อมูลและขาสตาร์ท Start ของ IC (74LS08) จะมีความถี่ประมาณ 10 MHz หรือ Timing 0.1 ps เมื่อมีสัญญาณ H-BNK ขนาด 51.2 μs ซึ่งจะมีสภาวะเป็น "1" มาที่ขา 1 ของ IC1 จะทำให้ OUTPUT ของ IC1 ขา 3 มี clock จำนวน 512 ลูก เข้าไปทำวงจรนับ 256 K ซึ่งเป็นการนับครั้งละ 512 ครั้ง จนกระทั่งครบ 262144 ครั้ง ซึ่งเป็นการนับครบ 256 K และภาพที่ได้จากการแซมปล้าจากวงจร A/D จะถูกนำเข้าไปเก็บยัง Memory ขนาด ดาต้า 8 bits ซึ่งมีทางเข้าทางด้าน RAM ตามรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการอ่านข้อมูลออกไปจาก Memory โดยการกดสวิทช์ Display ภาพเราจะได้สัญญาณ Pulse ขารีเซท Counter เป็น "1" มารีเซ็ท Counter ทำให้ไปเริ่มต้นที่ Address แรก และสัญญาณขา WR จะมีสภาวะเป็น "1" ซึ่งเป็น MODE ของการ Read ข้อมูลจาก Memory และที่ขา Start ของ IC1 จะมีสัญญาณ H-BLank ขนาด 51.2 μs มาเปิด Gate ให้ทำงานโดยมี Clock ขนาด 10 MHz ทำให้เอาท์พุทของ Gate IC 1 มี Clock จำนวน 512 ลูก ออกไปยังวงจรนับก็จะถึงข้อมูล ออกมาครั้งละ 512 Address จนกระทั่งครบ 226144 Address ทำให้ภาพครบ 1 ภาพ พอดี ดังนั้นจำต้องมีการสั่งสัญญาณ H-Bank ขนาด 51.2 μs มา 512 ครั้ง จึงจะได้ภาพครบ 1 ภาพ พอดี เท่ากับการเก็บข้อมูล

4.5 <u>ส่วนการเปลี่ยนแปลงสัญญาณ</u>

วงจรในส่วนนี้เป็นส่วนที่มีความสำคัญมากส่วนหนึ่ง เนื่องจากว่าสัญญาณภาพที่ได้จากกล้องวีดีโอหรือแหล่งกำเนิดสัญญาณภาพทั่วไป จะให้สัญญาณภาพในลักษณะเป็นสัญญาณอนาล็อก แต่เมื่อเราต้องการเก็บข้อมูลภาพนั้นลงหน่วยความจำ ก็จำเป็นที่จะต้องแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล และเมื่อต้องการแสดงผลภาพกับไปที่มอนิเตอร์ ก็จำเป็นต้องแปลงสัญญาณดิจิตอลกลับมาเป็นสัญญาณอนาล็อกตามเดิม ดังนั้นวงจรในการแปลงสัญญาณจึงมี 2 วงจร

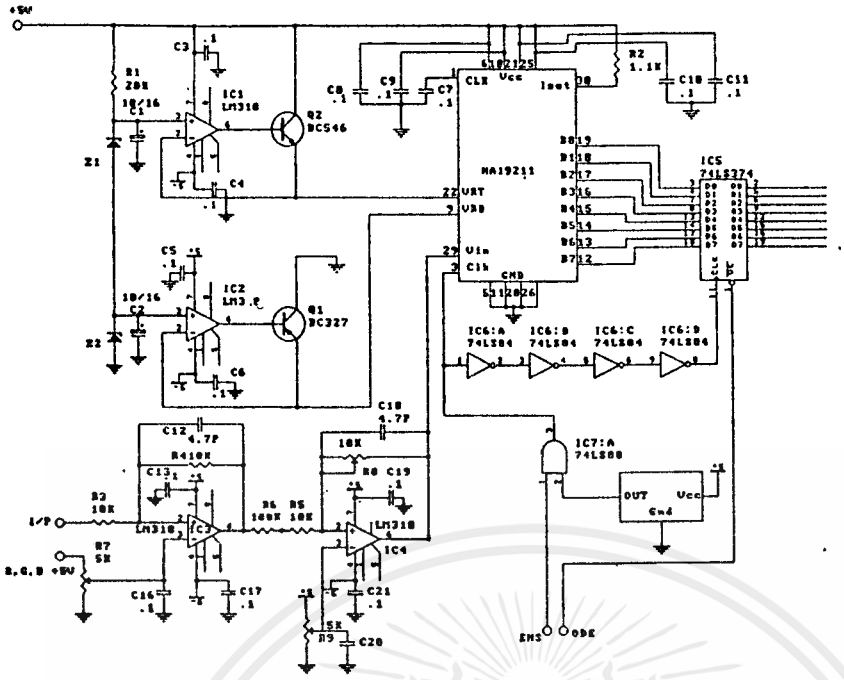
1) วงจรเปลี่ยนรูปสัญญาณภาพสีอนาล็อกเป็นสัญญาณดิจิตอล

2) วงจรเปลี่ยนรูปสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก

4.5.1 <u>วงจรเปลี่ยนรูปสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล</u>

ในการเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิตอบจะใช้ชิพไอซีที่ทำงานที่ความเร็วสูง คือใช้ความถี่ในการแซมปลิ้งภาพขนาด 10 MHz นั่นหมายความว่าข้อมูลแต่ละครั้งที่ถูกเปลี่ยนเป็นดิจิตอลจะมีเวลาประมาณ 100 นาโนวินาที ก่อนจะมีการสุ่มข้อมูลครั้งต่อไป และในปริญญานิพนธ์นี้ เป็นการเก็บข้อมูลภาพคนละเพจสีกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงวงจรเปลี่ยนรูปสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

จากรูป ใช้ IC เบอร์ HA19211 BNT และสัญญาณ RGB คือสัญญาณ input ของวงจร สัญญาณนี้จะถูกนำมา clamp ด้วย IC LM318 โดยสามารถปรับระดับได้ที่ VR 5 กิโลโอห์ม จากนั้นสัญญาณจะถูกนำมาปรับเกนให้เหมาะสมก่อนเข้าไอซี A/D สัญญาณที่เข้ามาจะถูกแซมปลิ้งด้วยความถี่ 10 MHz และถูกแปลงเป็นดิจิตอลส่งให้ไอซีเบอร์ 74LS374 ซึ่งเป็นตัว out put Latch

สำหรับแรงดัน VRT และ VRB เป็นแรงดันอ้างอิงภายนอก เพื่อให้การแปลงสัญญาณเที่ยงตรง จำเป็นต้องรักษาแรงดันนี้ให้คงที่และปราศจากสัญญาณรบกวน ซึ่งสามารถทำได้โดยอาศัยการดีคัปปลิ้ง เพื่อบายพาสสัญญาณรบกวนลงกราวด์

สัญญาณคล็อกจะถูกสร้างและส่งไป AND กับสัญญาณควบคุม ซึ่งจะหยุดการแซมปลิ้งสัญญาณ เมื่อเป็นช่วงของการอ่านข้อมูลออก

<u>การทำงานของวงจร A/D</u>

เนื่องจากการเก็บและแสดงข้อมูลภาพสีทาง DIGITAL จะเก็บในลักษณะแยกเก็บคนละเพจสีดังนั้นวงจรในส่วนของ A/D จะประกอบด้วย 3 ชุด คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) ชุดขยายสัญญาณ R

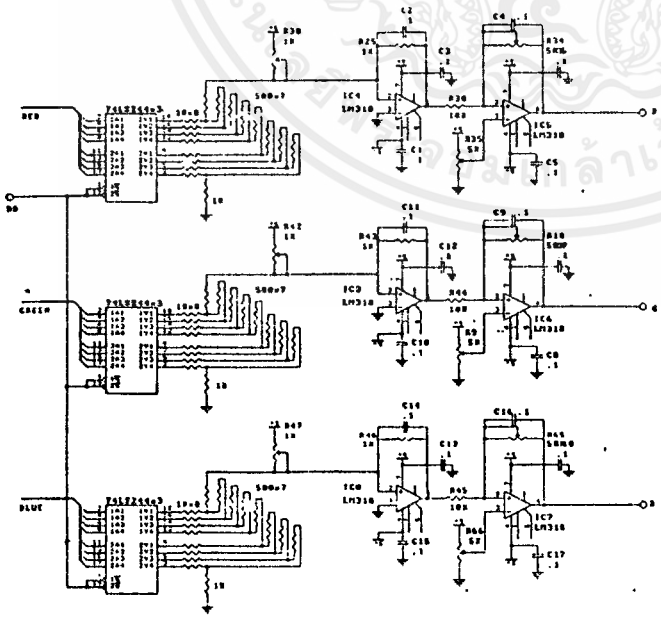
2) ชุดขยายสัญญาณ G

3) ชุดขยายสัญญาณ B

จากรูปวงจรเราจะเห็นได้ว่าอินพุทของ A/D จะรับสัญญาณสี RGB ซึ่งผ่านการยกระดับสัญญาณมาแล้วจากภาค COLOR DECODER เพื่อนำไป SAMPLING เป็นข้อมูล 8 Bit ของแต่ละเพจสีทั้ง 3 ชุด ซึ่งในการแปลง สัญญาณ ANALOG เป็นสัญญาณ DIGITAL เราใช้วงจร FLASH A/D IC เบอร์ HA 19211 ทำหน้าที่ SAMPLING สัญญาณ ANALOG เป็นข้อมูลทาง DIGITAL ซึ่ง IC เบอร์นี้สามารถทำงานที่ความถี่สูงสุด 30 msps(millon sampling per second) ซึ่งจะใช้ clock จาก CYSTAL มีความถี่ 10 MHz หรือ 100 ns เพื่อให้ได้ความละเอียดของข้อมูลภาพเป็น 512 จุดในแต่ละเส้นสะแกนสัญญาณข้อมูล DIGITAL 8 BIT ก็จะนำไปใช้งานต่อไปในส่วนของ memory

4.5.2 ภาค D/A (DIGITAL TO ANALOG CONVERTOR)

D/A ก็จะมี 3 ชุด (3 เพจสี) เช่นเดียวกันกับภาค A/D



รูปที่ 4.5 แสดงวงจร Digital To Analog Converter [D/A]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะอธิบายเพียงชุดเดียวก่อน

เมื่อสัญญาณ RGB ที่มาจากหน่วยความจำเป็นข้อมูล DIGITAL 8 bit มาเข้า IC เบอร์ LS 244 3 ตัว ซึ่งข้อมูล 8 bit ที่เข้ามาจะมีความเร็วสูง และ out put จาก IC LS244 จะถูกจัดเป็นวจร Ladder 2 R Ladder เพื่อให้ out put ที่ได้เป็นสัญญาณทาง ANALOG ตามต้องการ โดยค่า R ที่ใช้ทางแนวตั้งจะต้องเท่ากันหมด และ Register ทางแนวนอน ก็ต้องมีค่าเท่ากันด้วย ตามหลักการ Ladder ที่ out put จากวงจร Ladder จะเป็นสัญญาณ ANALOG จึงเปลี่ยนตาม INPUT ,เมื่อสัญญาณที่ออกจากวงจร 2 R Ladder อาจมีระดับสัญญาณต่ำไม่แน่นอน จึงต้องเพิ่มส่วนของวงจรขยายสัญญาณ ANALOG อีก 1 ส่วน โดยในที่นี้เราจะใช้วงจรขยาย op-amp 2 ตัว โดยสามารถปรับ gain ได้ จึงเลือกใช้วงจรขยาย op-amp มาใช้งาน เพื่อให้ได้ระดับของสัญญาณ RGB ตามต้องการไปป้อนเข้า monitor ร่วมกับสัญญาณ SYNC ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณ GAIN ของ OP-AMP ที่ใช้ในภาค A/D CONVERTER

จากรูปที่ 4.4 สัญญาณอินพุทเข้าที่ IC3 ทำหน้าที่ปรับระดับแรงดันและสามารถปรับได้ตั้งแต่ +5V ถึง -5V (DC) ซึ่ง GAIN การขยายสามารถคำนวณได้ ซึ่งจะยกตัวอย่างภาค A/D CONVERTER ภาคใดภาคหนึ่งก่อนดังต่อไปนี้คือ

AV = -R4/R3

= 10K/10K

= 1.....#

ดังนั้น GAIN การขยายจะมีค่าเท่ากับ 1

ส่วน IC4 จะทำหน้าที่ลด GAIN ลงในกรณีที่สัญญาณทางด้านอินพุทเข้ามาแรงเกินไป ซึ่งเราสามารถคำนวณ GAIN ได้ดังนี้คือ

AV = -R8/R5

= 10K/10K

= 1.....#

ดังนั้น GAIN ของ IC4 จะมีค่าเท่ากับ 1 เช่นเดียวกับ GAIN ของ IC3 แต่ GAIN ของ IC4 สามารถปรับได้ตั้งแต่ 0-1 เท่า

ซึ่งในแต่ละภาค RGB ของ A/D CONVERTER ก็จะคำนวณได้โดยทำนองเดียวกัน

การคำนวณ GAIN ของ OP-AMP ที่ใช้ในภาค D/A CONVERTER

จากรูปที่ 4.5 ก็จะมีวิธีคำนวณเหมือนกับในรูปที่ 4.4 ดังนี้คือ

AV ของ IC4 = -R25/R38 = 1K/1K = 1.....#

ดังนั้น IC4 มี GAIN การขยายเท่ากับ 1

GAIN การขยายของ IC5 สามารถคำนวณได้ดังนี้คือ

AV = R34/R38 = 50K/10K = 5 เท่า

GAIN การขยายของ IC5 สามารถปรับได้ตั้งแต่ 0-5 เท่า

ซึ่งในแต่ละภาค RGB ของ D/A CONVERTER ก็จะคำนวณได้โดยทำนองเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

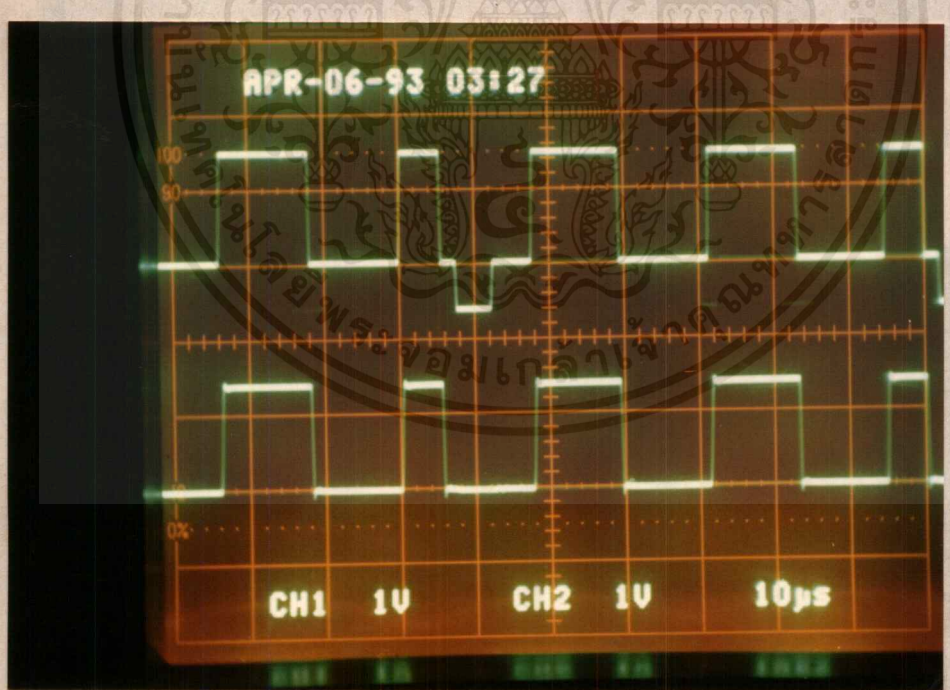
บทที่ 5

ผลการทดลอง

ในการใช้งานเครื่องจะเริ่มจากสัญญาณอินพุทของเครื่องจะนำเอาสัญญาณภาพสีรวมหรือคอมโพสิทวิดีโอ (Composit Video) มาแยกเป็นสัญญาณสี RGB สำหรับเก็บลงสู่หน่วยความจำวีดีโอแรมโดยผ่านวงจร A/D Converter และแสดงออกสู่จอมอนิเตอร์ โดยผ่านวงจร D/A Converter โดยเราจะแยกผลของการทดลองแต่ละภาคออกเป็นส่วน ๆดังนี้

5.1) สัญญาณที่ออกจากภาค RGB

ในการทดสอบภาคนี้เริ่มจากป้อนสัญญาณคอมโพสิทวีดีโอ (Composite video) จาก Pattern Generater แล้วนำมาแยกออกให้เหลือเพียงสัญญาณ RGB โดยอาศัยวงจรภาค RGB Decoder และได้แสดงสัญญาณต่าง ๆดังรูปที่ 5.1

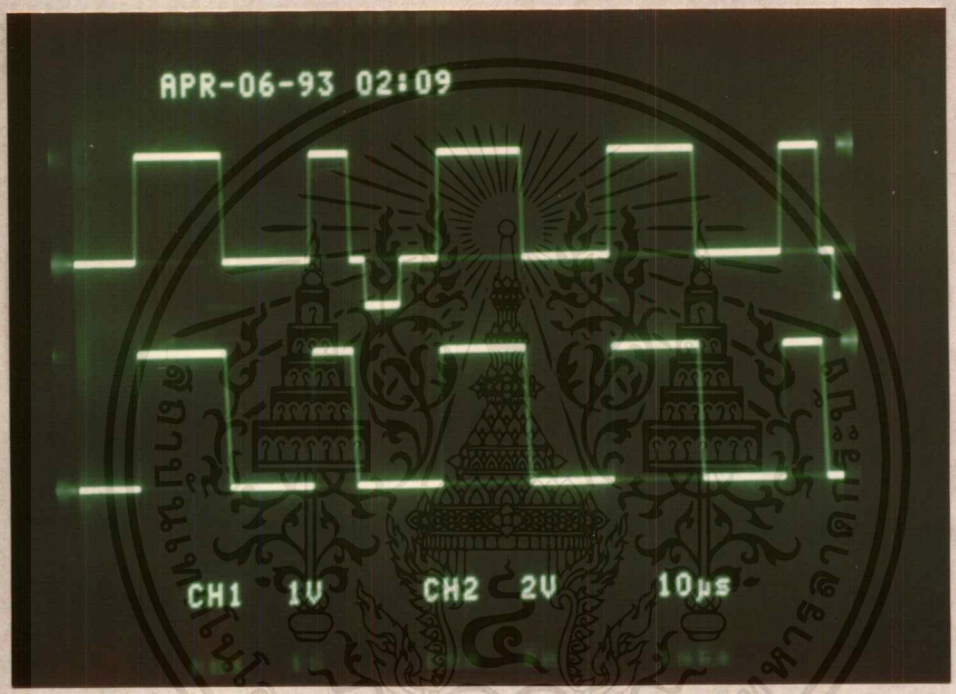


รูปที่ 5.1.1 แสดงสัญญาณคอมโพสิทวีดีโอเทียบกับสัญญาณ R จากภาค RGB Decoder

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

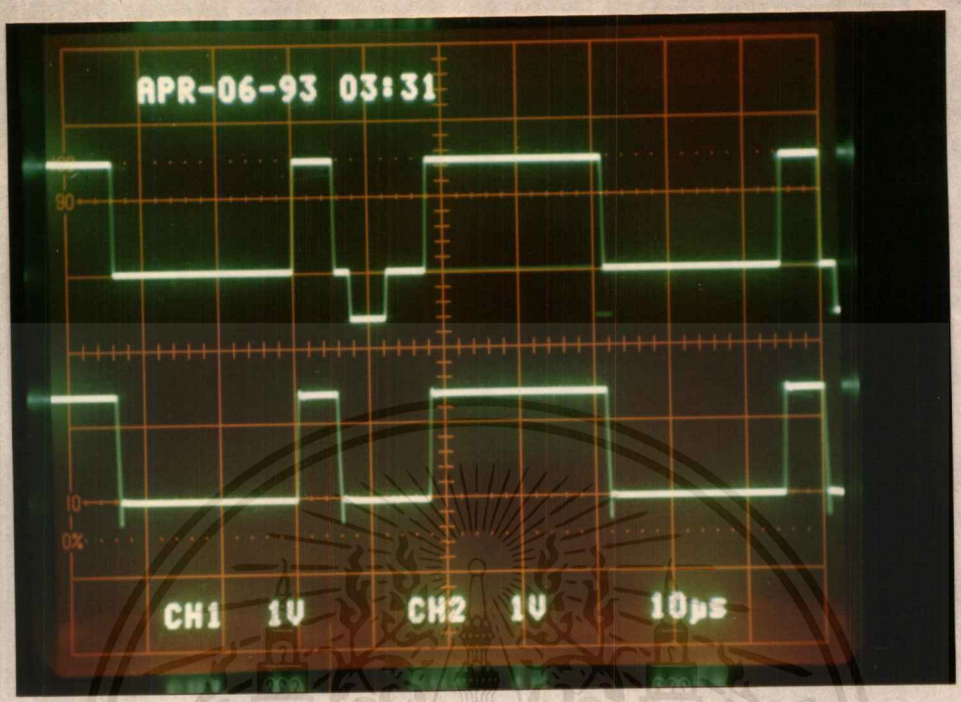
5.2 สัญญาณที่ออกจากภาค A/D Converter

ในการทดสอบภาคนี้เริ่มจากป้อนสัญญาณอินพุทที่เป็นสัญญาณอนาล็อกโดยอาศัย Funtion Generater เป็นตัวป้อนและวัดเอาท์พุทที่เป็นสัญญาณดิจิตอลจากวงจร A/D Converter และได้สัญญาณต่าง ๆดังกล่าวในรูปที่ 5.2

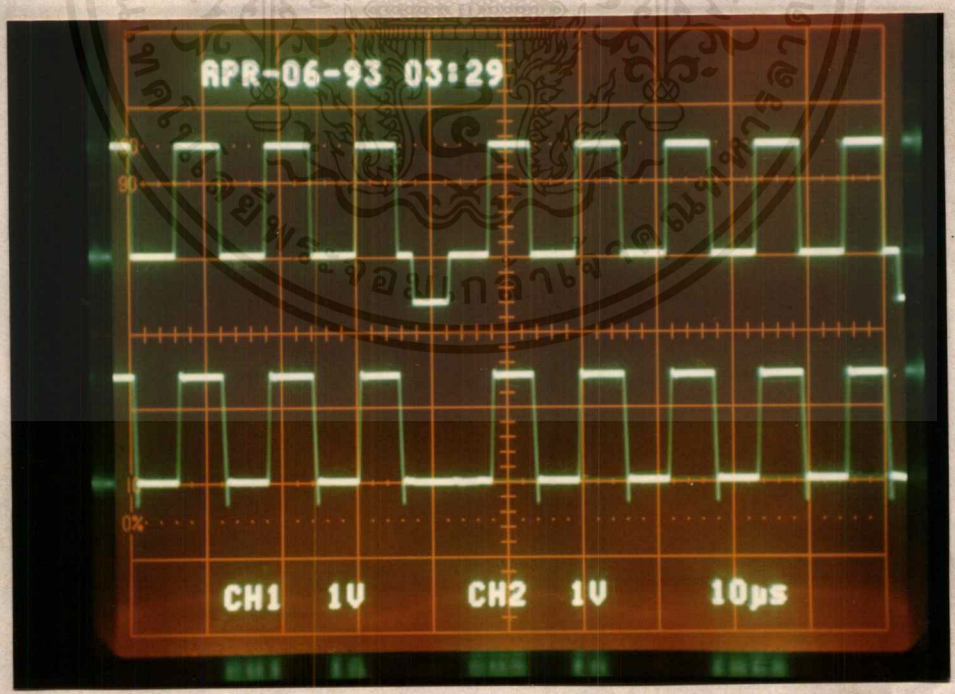


รูปที่ 5.2.1 แสดงสัญญาณอนาล็อกจาก Function Genereter เทียบกับสัญญาณ R จากเอาพุท์ของภาค A/D Converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2.2 แสดงสัญญาณอนาล็อกจาก Funtion Generaterเทียบกับสัญญาณ G จากเอาท์พุทของภาค A/D Converter

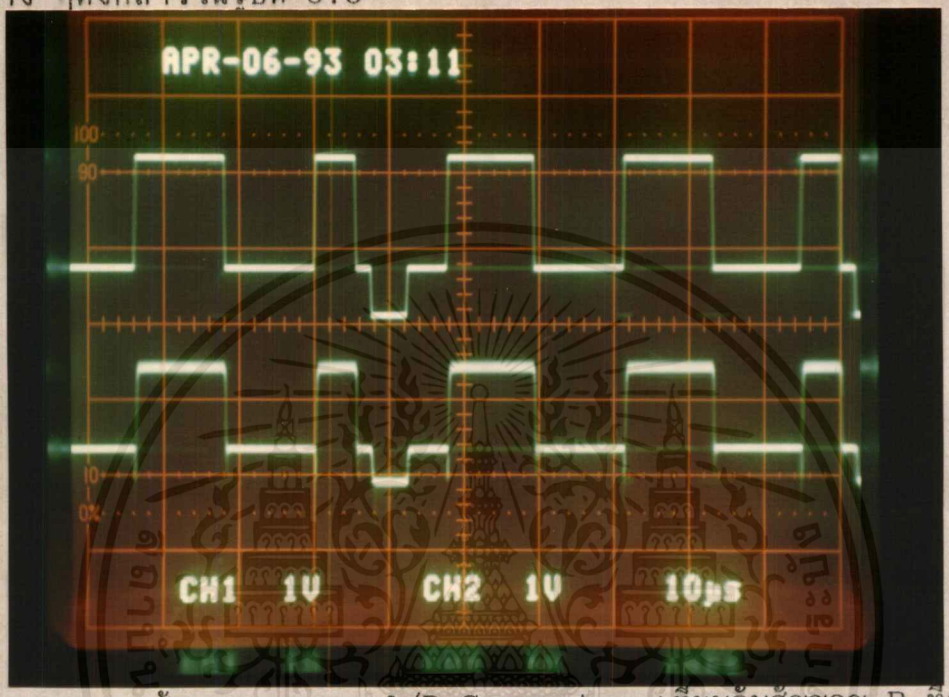


รูปที่ 5.2.3 แสดงสัญญาณอนาล็อกจาก Function Generater เทียบกับสัญญาณ B จากเอาท์พุทของภาค A/D Converter

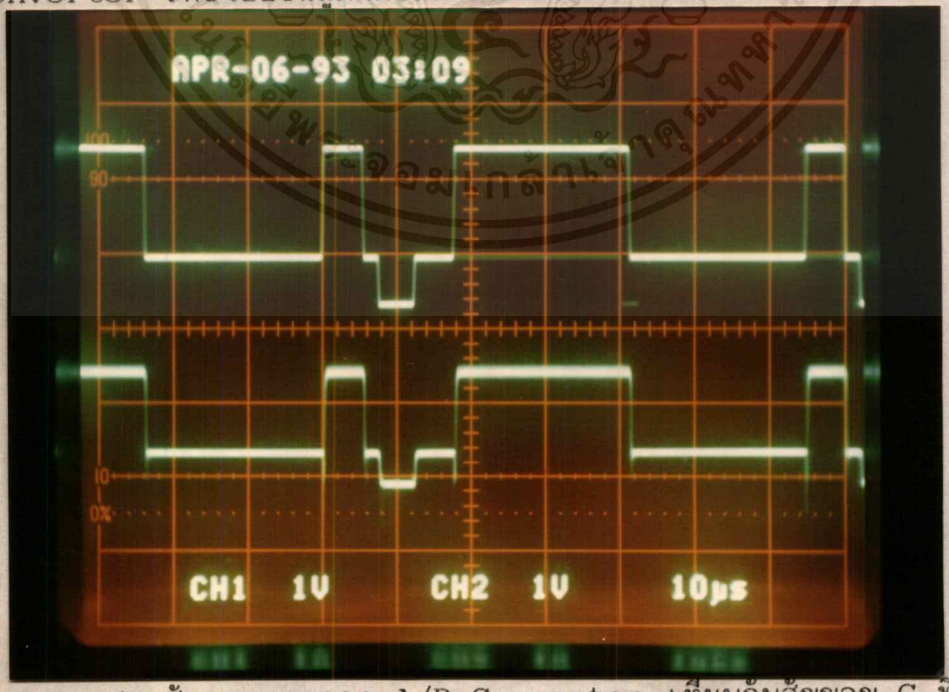
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 สัญญาณที่ออกจากภาค D/A Converter

ในการทดสอบภาคนี้เริ่มจากป้อนสัญญาณที่ออกจากภาค A/D Converter ซึ่งเป็นสัญญาณดิจิตอลแล้ววัดสัญญาณเอาท์พุทที่ออกจากภาค D/A Converter และได้แสดงสัญญาณต่าง ๆดังกล่าวในรูปที่ 5.3

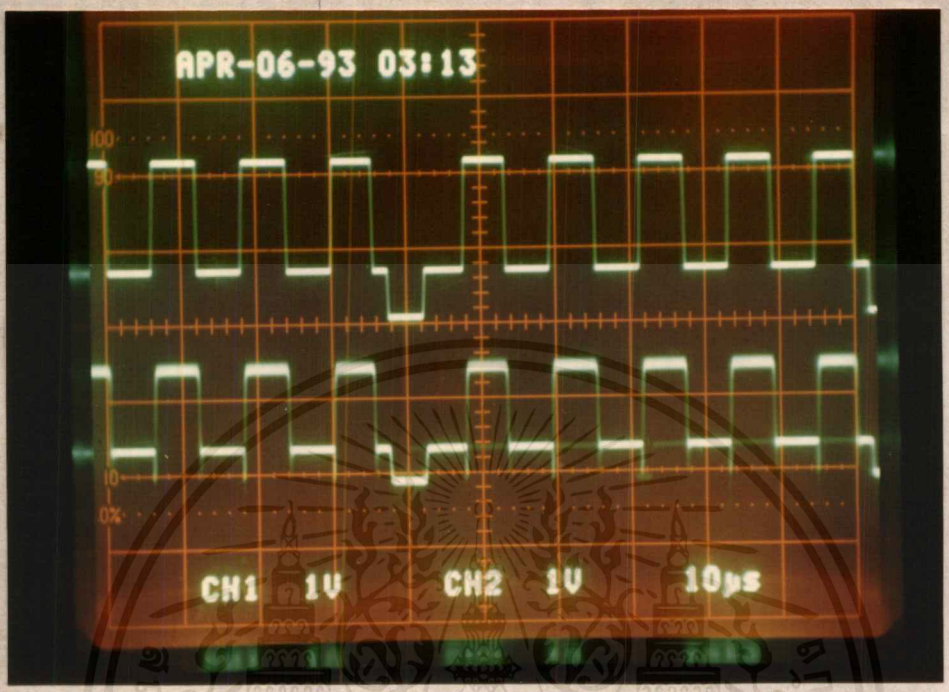


รูปที่ 5.3.1 แสดงสัญญาณจากภาค A/D Converter เทียบกับสัญญาณ R ที่ออกจากภาค D/A Converter เพื่อไปป้อนสู่ภาคแสดงผลต่อไป



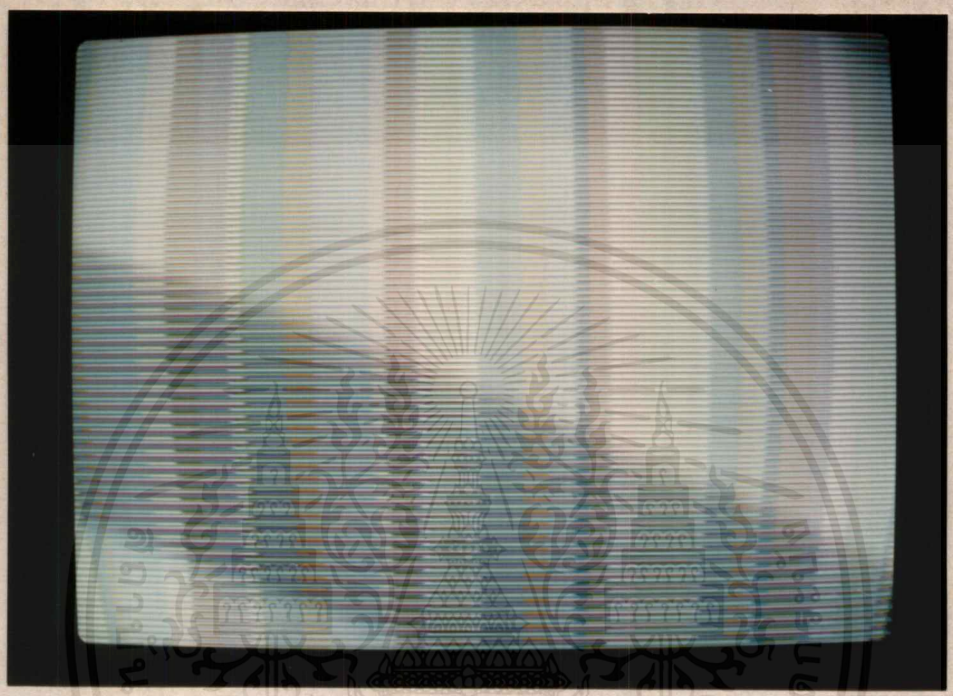
รูปที่ 5.3.2 แสดงสัญญาณจากภาค A/D Converter เทียบกับสัญญาณ G ที่ออกจากภาค D/A Converter เพื่อไปป้อนสู่ภาคแสดงผลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



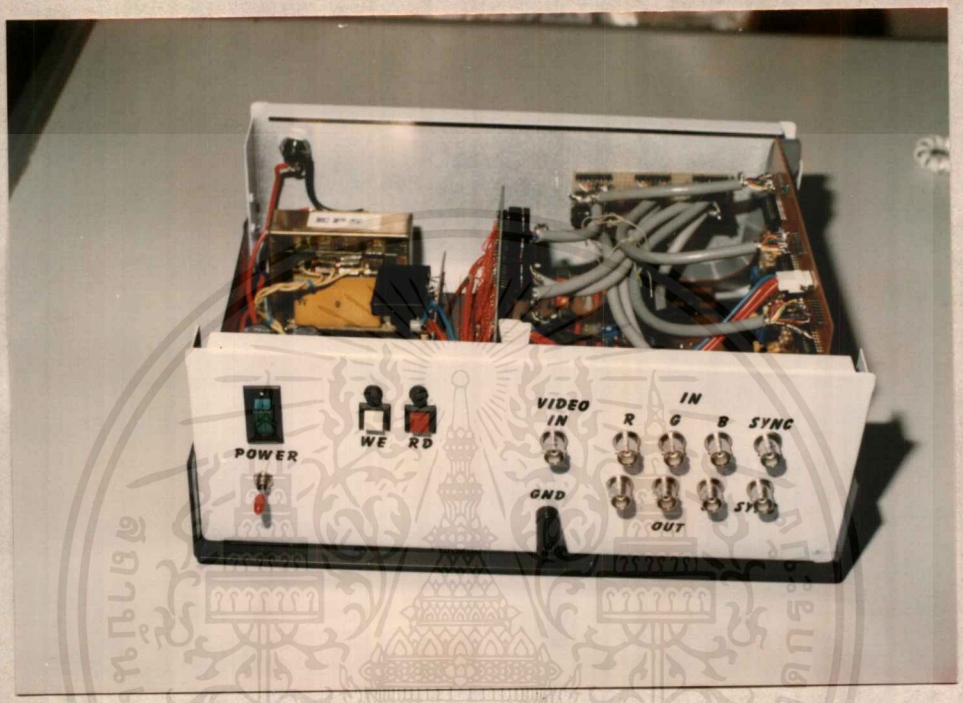
<u>รูปที่ 5.3.3</u> แสดงสัญญาณจากภาค A/D Converterเทียบกับสัญญาณ B ที่ออกจากภาค D/A Converter เพื่อไปป้อนสู่ภาคแสดงผลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงภาพที่ปรากฏบนจอมอนิเตอร์เมื่อป้อนอินพุทด้วย PATTERN GENERATER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงลักษณะของเครื่องหลังจากลงอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปผลการดำเนินงานและแนวทางในการพัฒนาต่อไป

6.1 สรุปผลการดำเนินงาน

ในการสร้างเครื่องเก็บและแสดงข้อมูลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพโดยใช้หน่วยความจำความเร็วสูง ซึ่งเป็นการเอาสัญญาณ composit video มาทำการแยกเป็นข้อมูลภาพสี คือ สีแดง(R),สีเขียว(G),สีน้ำเงิน(B)แยกเก็บลงสู่หน่วยความจำโดยตรงในแต่ละเพจสี ซึ่งใช้หน่วยความจำวีดีโอแรมความจุสูงเก็บข้อมูลภาพทางดิจิตอล โดยในการเก็บข้อมูลภาพจะใช้วิธีการสะแกนแบบสลับเส้น(Interlace Scanning)โดยจะเก็บที่ฟิลด์คี่ก่อน แล้วจึงค่อยเก็บฟิลด์คู่ ส่วนในการอ่านข้อมูลภาพจากวีดีโอแรมสู่จอมอนิเตอร์จะใช้การสะแกนแบบไม่สลับ(Noninterlace Scanning) ในการที่เราใช้หน่วยความจำความจุสูงๆก็เพื่อลดความซับซ้อนและขนาดของตัวเครื่องลง ในการแสดงผลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพจะช่วยทำให้จำนวนจุดภาพทางแนวตั้งและแนวนอนของภาพมีขนาดเหมาะสม(1:1)ทำให้ภาพสีที่ปรากฏบนจอมอนิเตอร์เป็นภาพสีที่มีขนาดแน่นอนที่ขนาดหนึ่ง

ปัญหาที่พบมากก็คือ ในภาค colour decoder เป็นการทดลองทำการแยกสี RGB โดยใช้ IC V7021 จากประเทศญี่ปุ่น ดังนั้นอุปกรณ์ภายนอก เช่น BPF (Bandpass Filter),DL(Delay Line 330ns), DAT(Delay-Time ADJ Transformer) ค่อนข้างที่จะหายากในตลาดบ้านเรา เพราะห้างร้านที่ขายอุปกรณ์ทางด้านนี้ม่ได้ส่งซื้ออุปกรณ์พวกนี้มา และสัญญาณ Output ต่างๆของวงจรนี้จะเกิด Noise เพราะทำงานที่ความถี่สูงฉะนั้นในการออกแบบวงจรจะต้องทำการ Shield อย่างดี และปัญหาอีกอย่างที่พบคือ ภาค A/D Convertor จะใช้ IC เบอร์ HA19211BNT 8bit Flash ลักษณะรูปคลื่นทาง ดิจิตอล Output ก็คงยังเกิด Noise อีกเช่นกัน ทำนองเดียวกันการออกแบบควรทำการ Shield Ground Plane และ Capacitor Decoupling เพราะต้องทำงานที่ความถี่สูง เนื่องจากตัวเครื่องมีขนาดเล็กจะใช้ Power Supply + 5โวลต์และ - 5 โวลต์ขนาด 2 Amp ก็เพียงพอ

เอกสารนี้ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 <u>แนวทางพัฒนาต่อไป</u>

เนื่องจากในปริญญานิพนธ์นี้เป็นการเก็บข้อมูลภาพสีขนาด 512 x 512 จุดต่อภาพโดยใช้หน่วยความจำความเร็วสูง โดยจะเก็บลงสู่หน่วยความจำโดยตรงของแต่ละเพจสีสำหรับงานบางอย่างที่ต้องการความละเอียดของภาพมากกว่านี้ ก็สามารถใช้หลักการเดียวกันในการพัฒนาให้เป็น 1024 x 512 หรือ 1024 x 1024 ได้โดยเพิ่ม Clock ในการสุ่มเป็น 20MHz ส่วน A/D 8 Bit Flashเบอร์ HA 19211BNI ที่ใช้ในปริญญานิพนธ์เล่มนี้สามารถใช้ได้เพราะ A/D เบอร์นี้มีความเร็วสูงมากโดยมีค่า 30 MHz และใช้กำลังงานต่ำ (Low Power) อีกทั้งยังสามารถหาได้ไม่ยากนักและราคาก็ไม่แพงด้วย

ส่วนภาค Video RAM ต้องหาหน่วยความจำที่มีความเร็วสูงมาก (50 ns) แต่หน่วยความจำที่มีความเร็วเท่านี้จะหาได้ยากมากดังนั้นเราอาจใช้หน่วยความจำเบอร์นี้แทนก็ได้เพียงแต่ ลักษณะการเก็บข้อมูลภาพต้องใช้วิธีเลื่อนข้อมูลภาพซึ่งสามารถเก็บข้อมูลภาพได้และตัวเครื่องก็มีลักษณะไม่ใหญ่มากนักและยังสามารถพัฒนาในการใช้งานร่วมเครื่องไมโครคอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

(1) นายอรรถสิทธิ์ หล่าสกุล "เครื่องเก็บข้อมูลภาพขนาด 512 x 256 จุดต่อภาพโดยใช้หน่วยความจำความเร็วต่ำ" วิทยานิพนธ์สำหรับวิศวกรรมศาสตร์มหาบัณฑิตสาขาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง ปีการศึกษา 2535

(2) นายวิวัฒน์ ศรีเพ็ง "เครื่องแสดงผลภาพสีทางดิจิตอลขนาด 512 x 512 จุดต่อภาพ"วิทยานิพนธ์สำหรับปริญญาวิศวกรรมมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า สถาเทคโนโลยีพระจอมเกล้าลาดกระบัง

(3) นายวิชัย สุรพัฒน์ "วิศวกรรมโทรทัศน์" หน้า 1 - 24

(4) เซมิคอนดัคเตอร์อิเลคทรอนิคส์ ฉบับที่ 103 หน้า 319 - 322

(5) เซมิคอนดัคเตอร์อิเลคทรอนิคส์ ฉบับที่ 109 หน้า 140 - 143

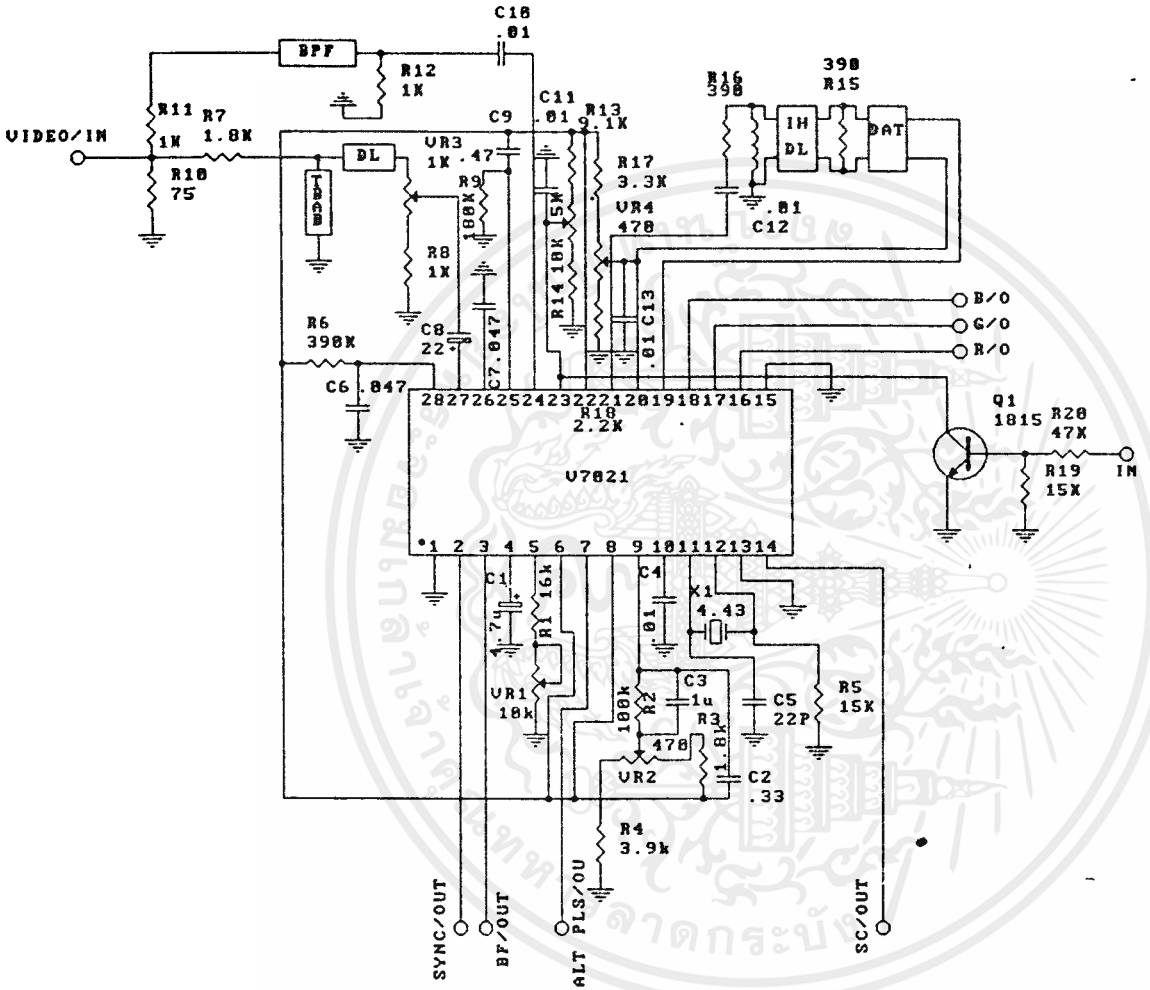
(6) ซีเอ็ด "คู่มือเทียบเบอร์ IC TTL" THE WORLD TTL,IC DATA & CROSS-REFERENCE GUIDE

(7) TEXAS INSTRUMENT DATA BOOK "LOGIC TTL"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

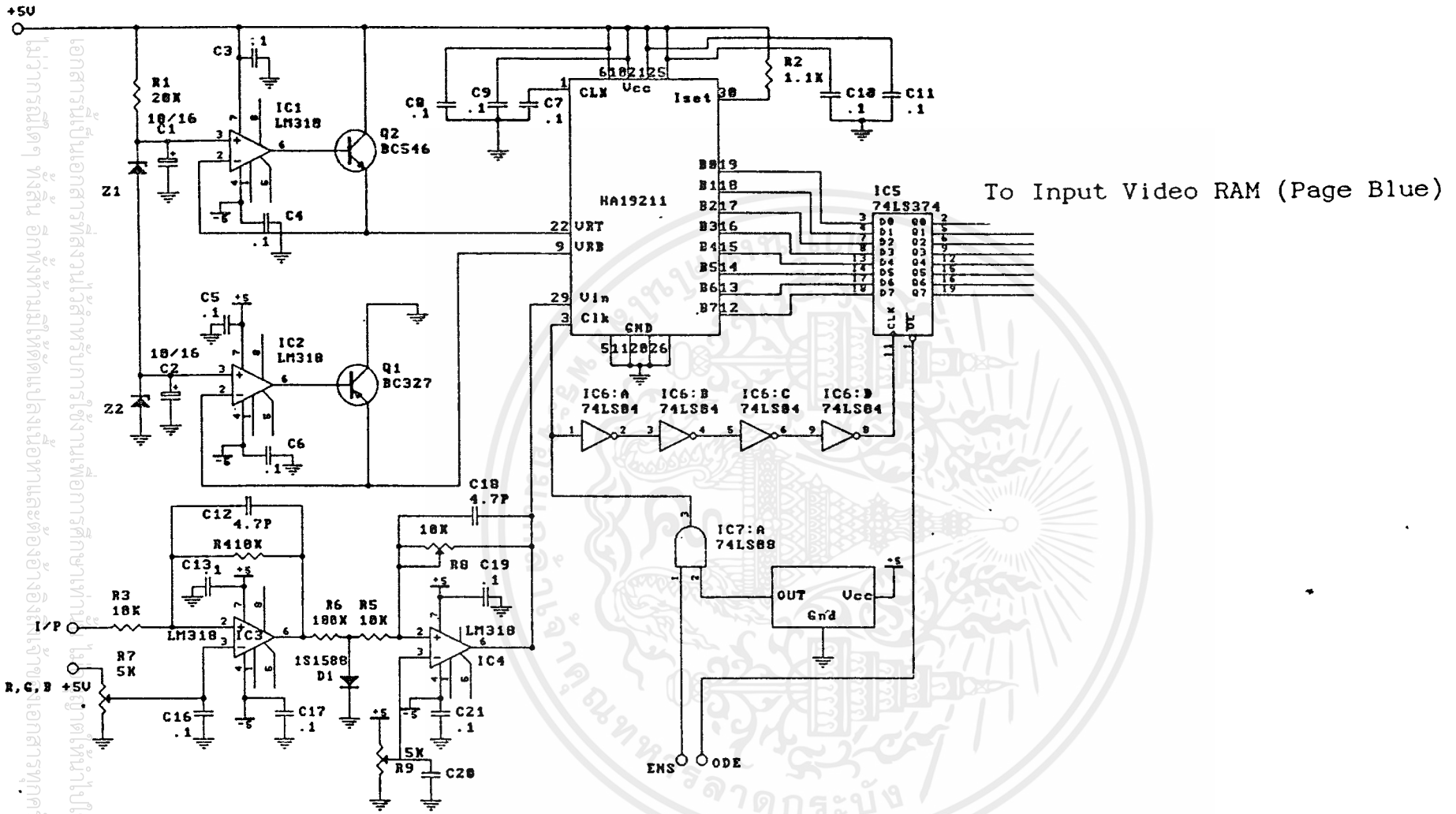
ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

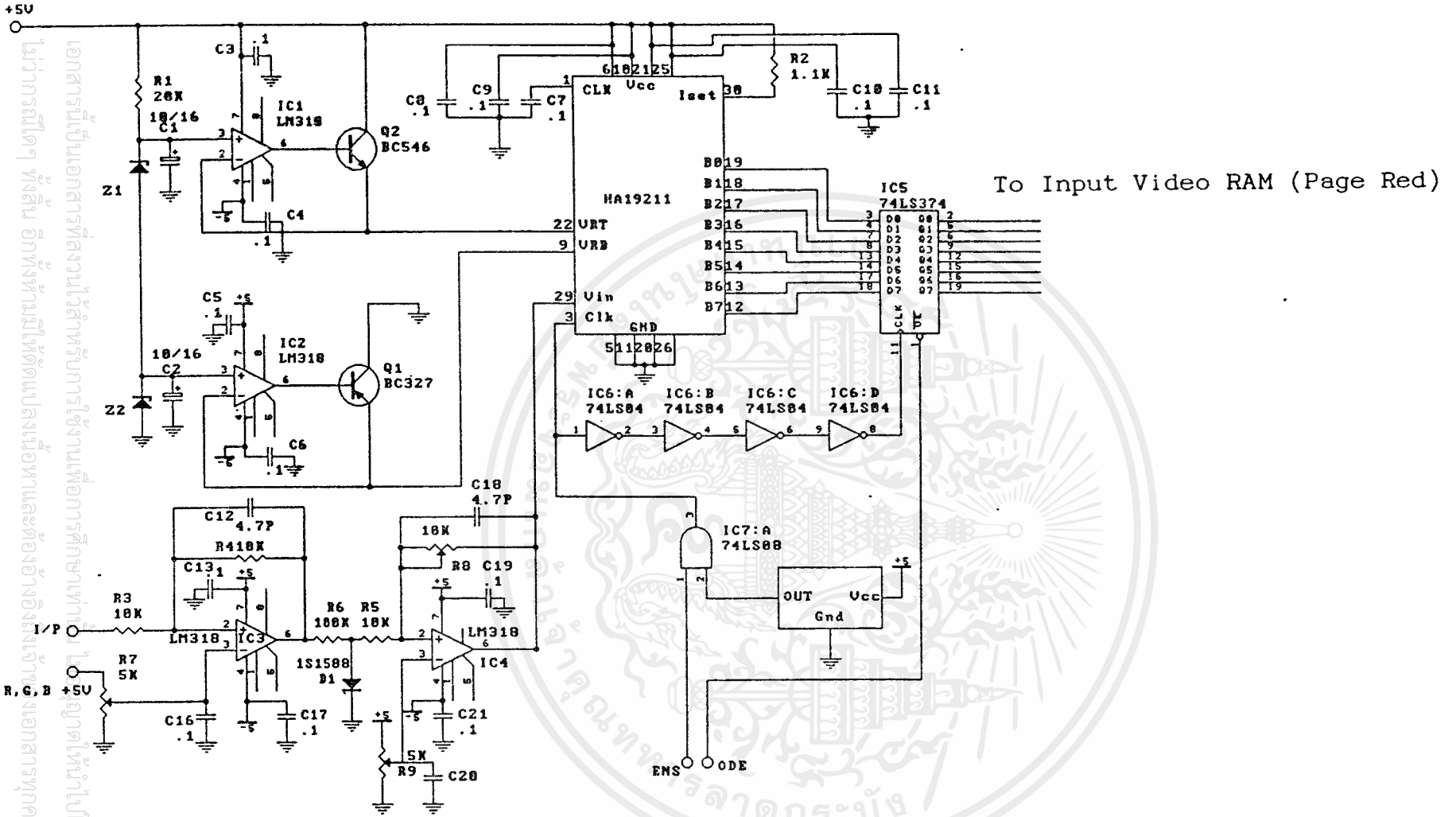


Title	R G B Colour Decoder		
Size A3	Number		Revision
Date: 1-APR 1993		Sheet of	
File: PAL/1		Drawn By: SUTIN S.	

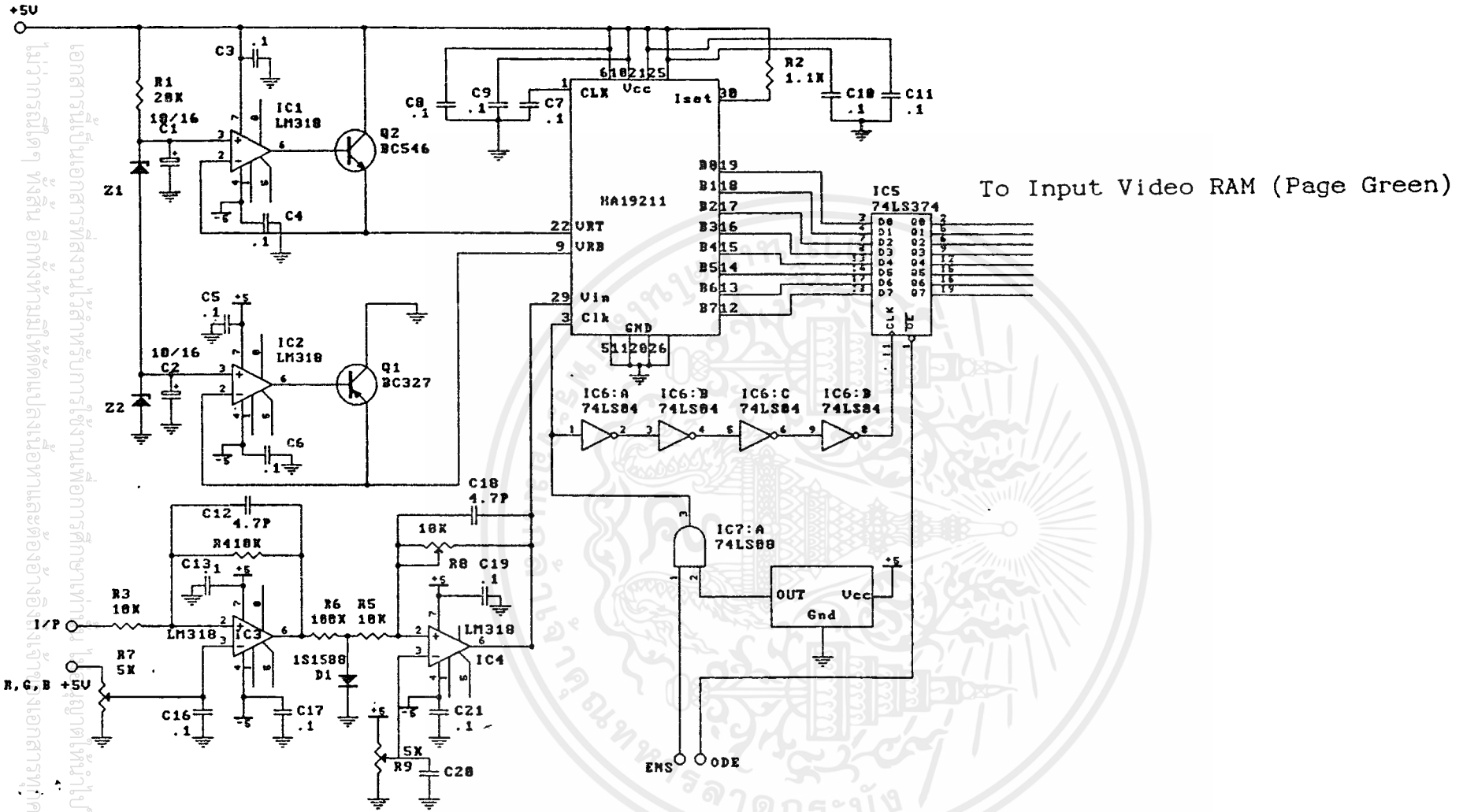
ศูนย์วิทยทรัพยากร จุฬาลงกรณ์มหาวิทยาลัย



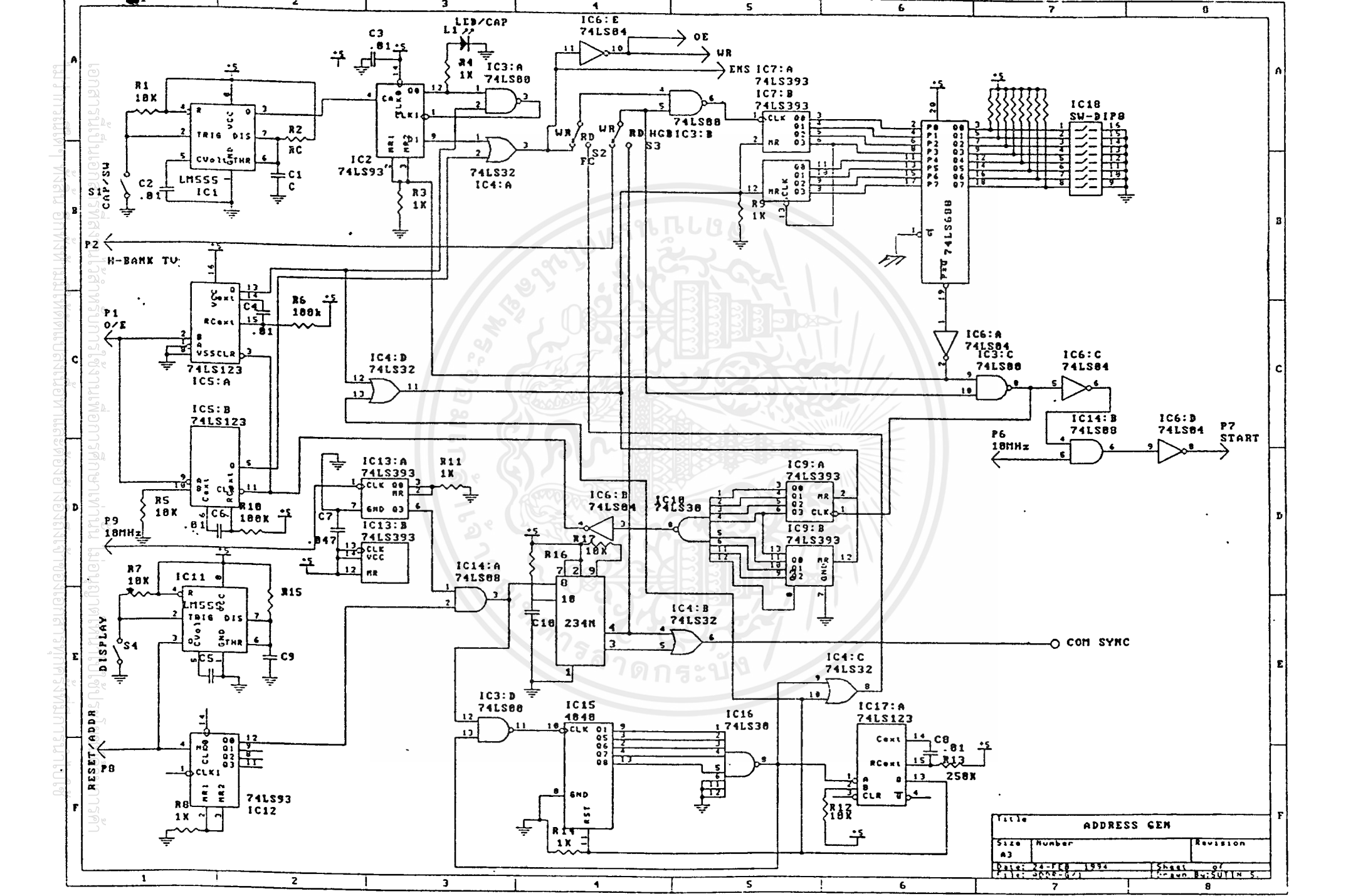
Title	ANALOG TO DIGITAL (R)		
Size A3	Number		Revision
Date: 21-FEB 1994		Sheet of	
File: A-D/1		Drawn By: SUTIN S.	

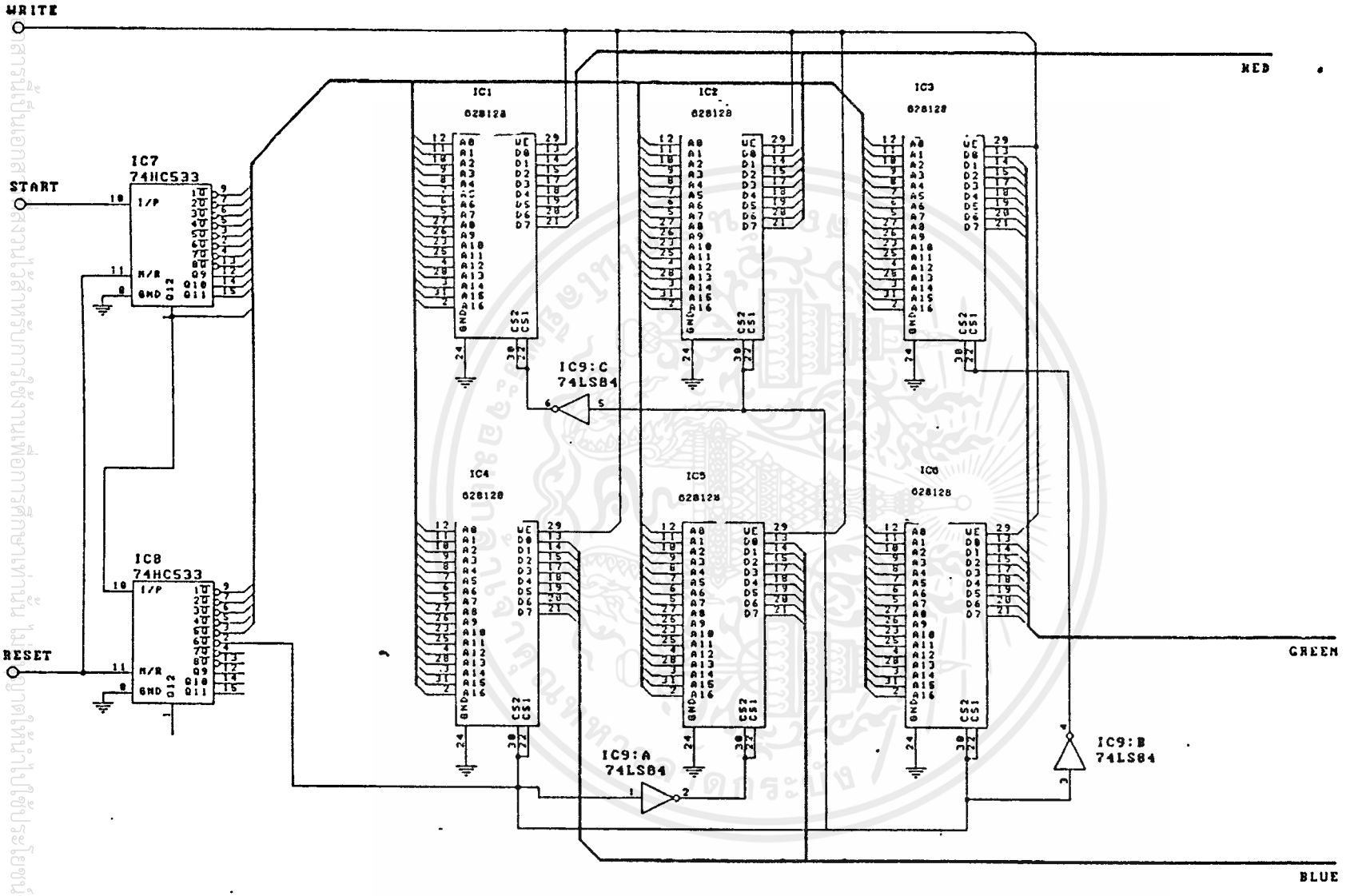


Title	ANALOG TO DIGITAL (6,7)	
Size A3	Number	Revision
Date: 24-FEB 1994 File: A-D/I	Sheet of	Drawn By: SUTIN S.

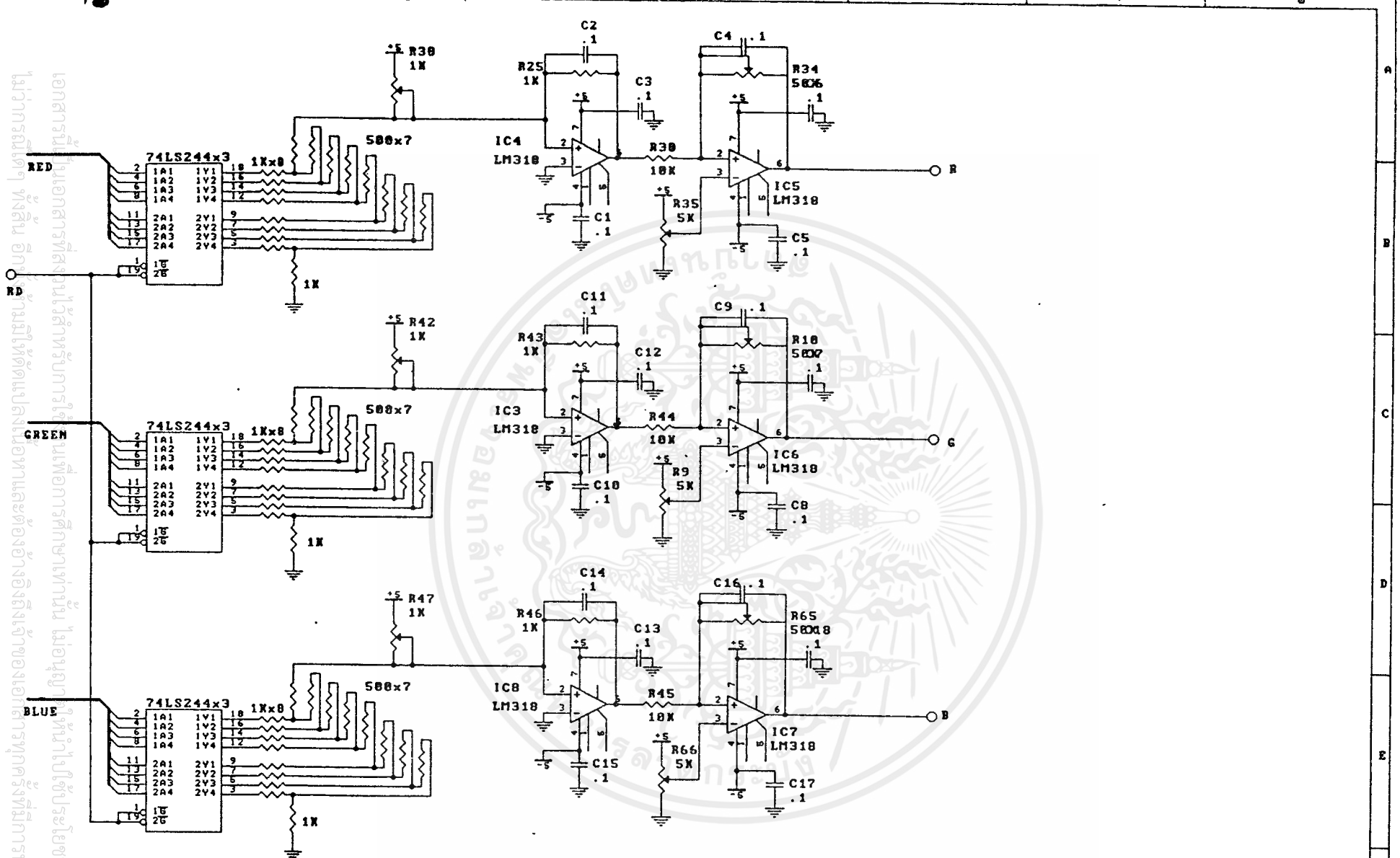


Title	ANALOG TO DIGITAL (B)	
Size A3	Number	Revision
Date: 24-FEB 1994		Sheet of
File: A-D/1		Drawn By: SUTIN S.


LED/CAP
L1
C3
.01
R4
1K
IC3:A
74LS00
IC6:E
74LS04
OE
WR
EMS
IC7:A
74LS393
IC7:B
74LS393
R1
10K
R2
RC
C1
C
C2
.01
LM555
IC1
S1
CAP/SW
IC2
74LS93
R3
1K
74LS32
IC4:A
WR
RD
S2
FC
WR
RD
HGB
S3
IC3:B
74LS08
IC18
SW-DIP8
R9
1K
74LS688
P2
H-BANK TV
P1
O/E
74LS123
IC5:A
R6
100K
C4
.01
IC4:D
74LS32
IC6:A
74LS04
IC3:C
74LS08
IC6:C
74LS04
IC5:B
74LS123
IC14:B
74LS08
IC6:D
74LS04
P7
START
P6
10MHz
IC13:A
74LS393
R11
1K
R5
10K
R10
100K
C6
.01
C7
.047
IC13:B
74LS393
P9
10MHz
IC6:B
74LS04
IC10
74LS30
IC9:A
74LS393
IC9:B
74LS393
R17
10K
R16
10
C10
.234M
IC14:A
74LS08
IC4:B
74LS32
COM SYNC
R7
10K
IC11
LM555
R15
S4
DISPLAY
C5
C9
IC4:C
74LS32
IC3:D
74LS00
IC15
4040
IC16
74LS30
IC17:A
74LS123
C8
.01
R13
250K
R12
10K
R14
1K
RESET/ADDR
P8
R8
1K
74LS93
IC12
Title
ADDRESS GEN
Size
A3
Number
Revision
Date: 24-FEB 1994
Sheet of
File: ADDR-G.SCH
Drawn By: SUTIN S.



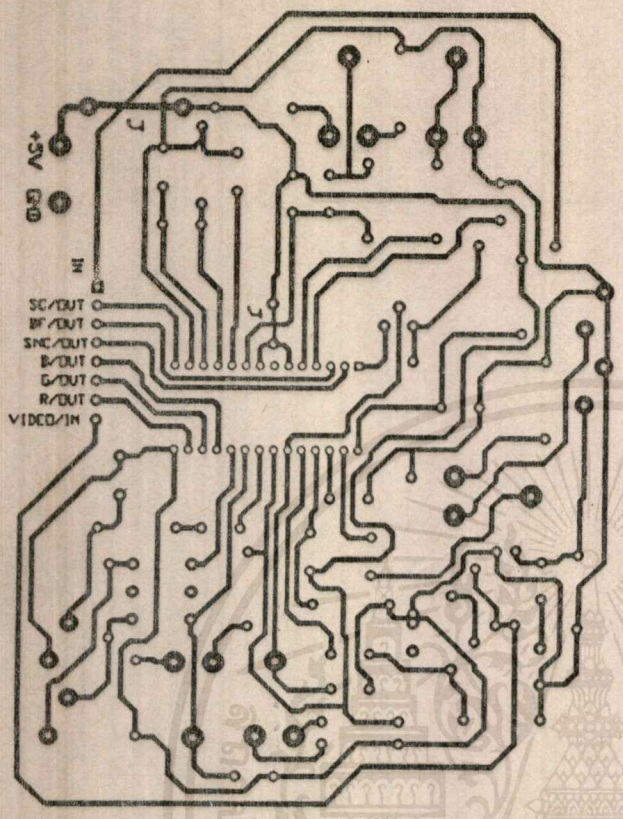
Title	VIDEO MEMORY	
Size A3	Number	Revision
Date: 1-APR-1993	Sheet of	
File: MEM1	Drawn By: SUYIM S.	

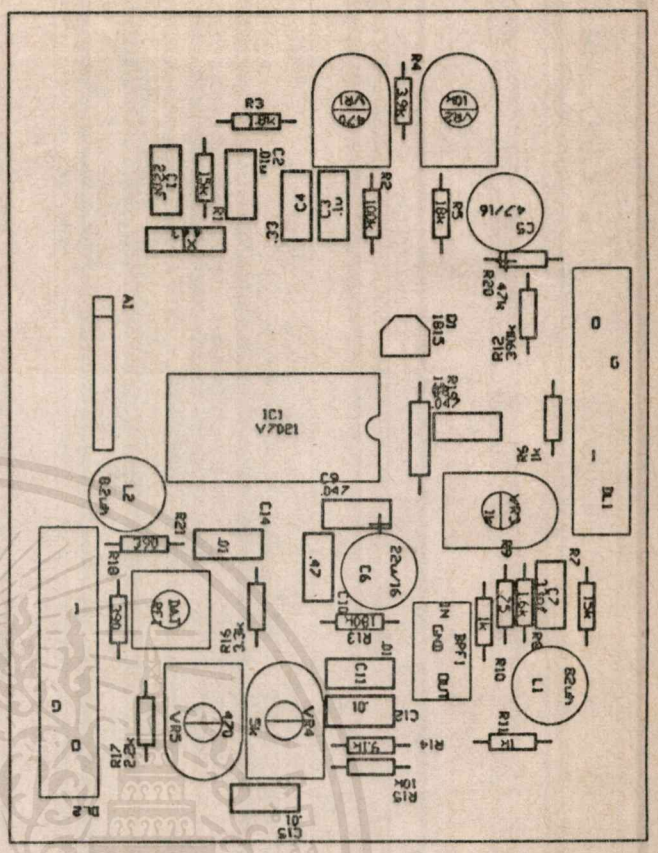


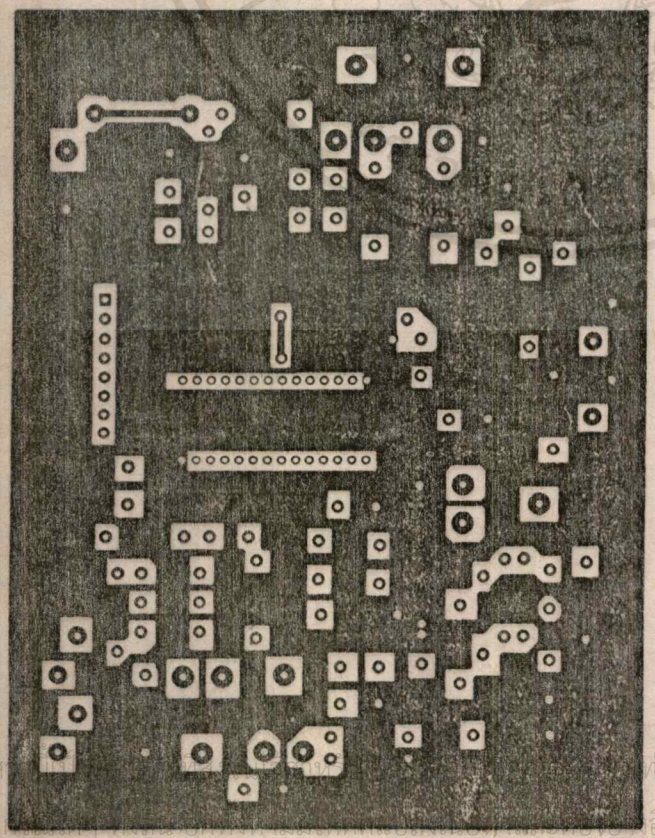
Title	DIGITAL TO ANALOG		
Size A3	Number		Revision
Date: 24-FEB 1994		Sheet of	
File: D-A7		Drawn By: SUTIN S.	

ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

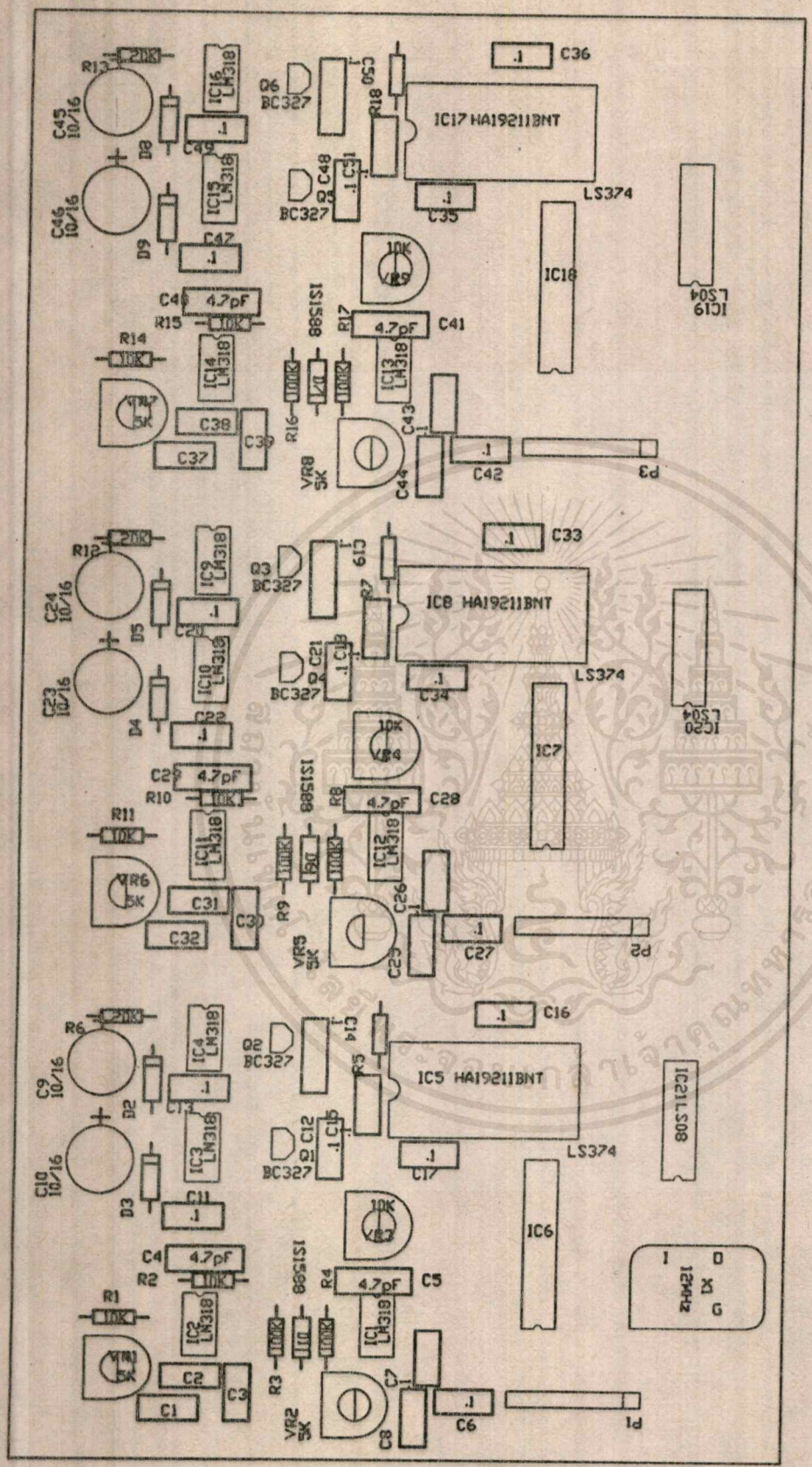






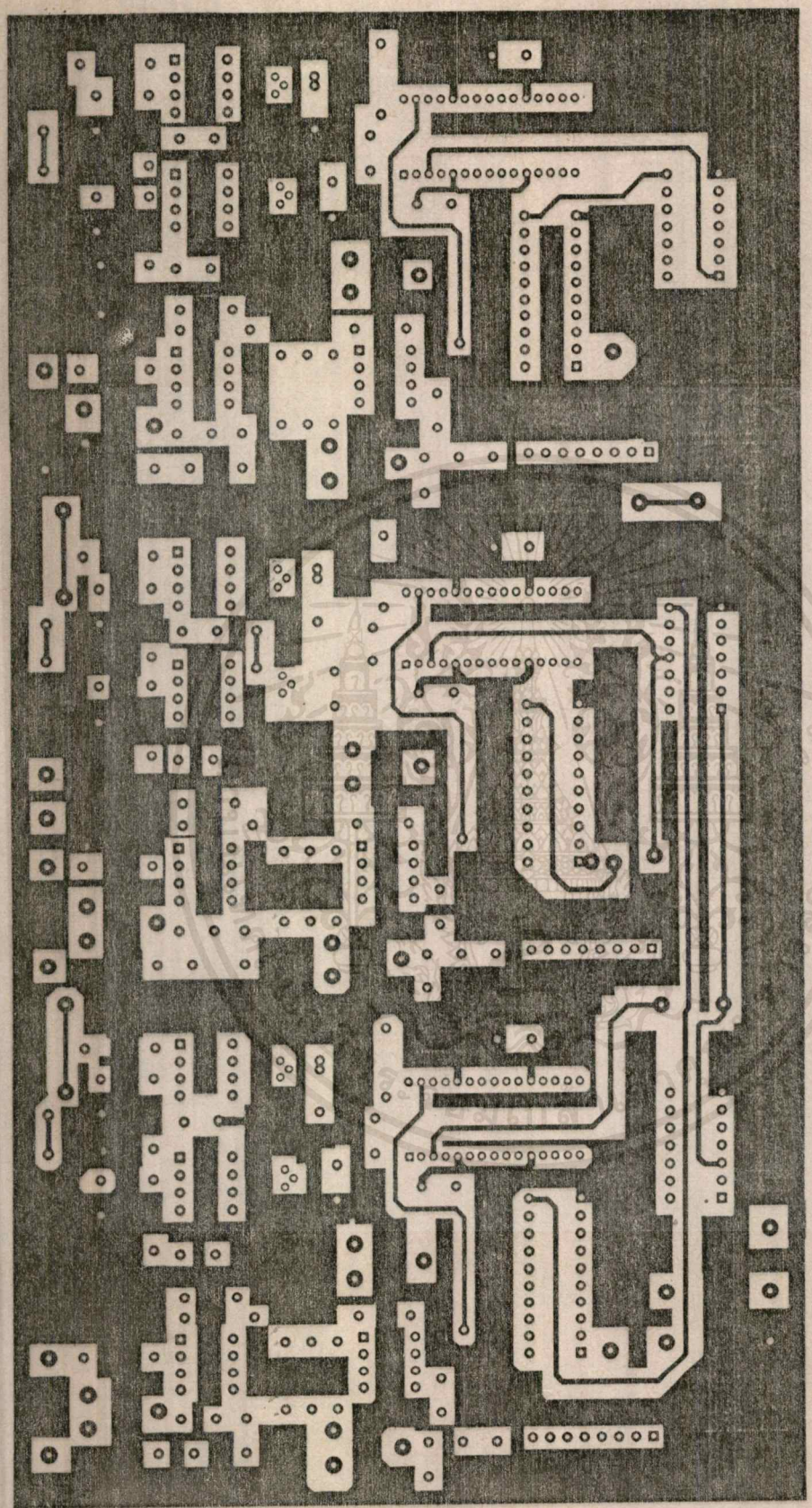
แสดงตำแหน่งอุปกรณ์และลายวงจร (ด้านบนและด้านล่าง)ของวงจรภาค COLOR DECODER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



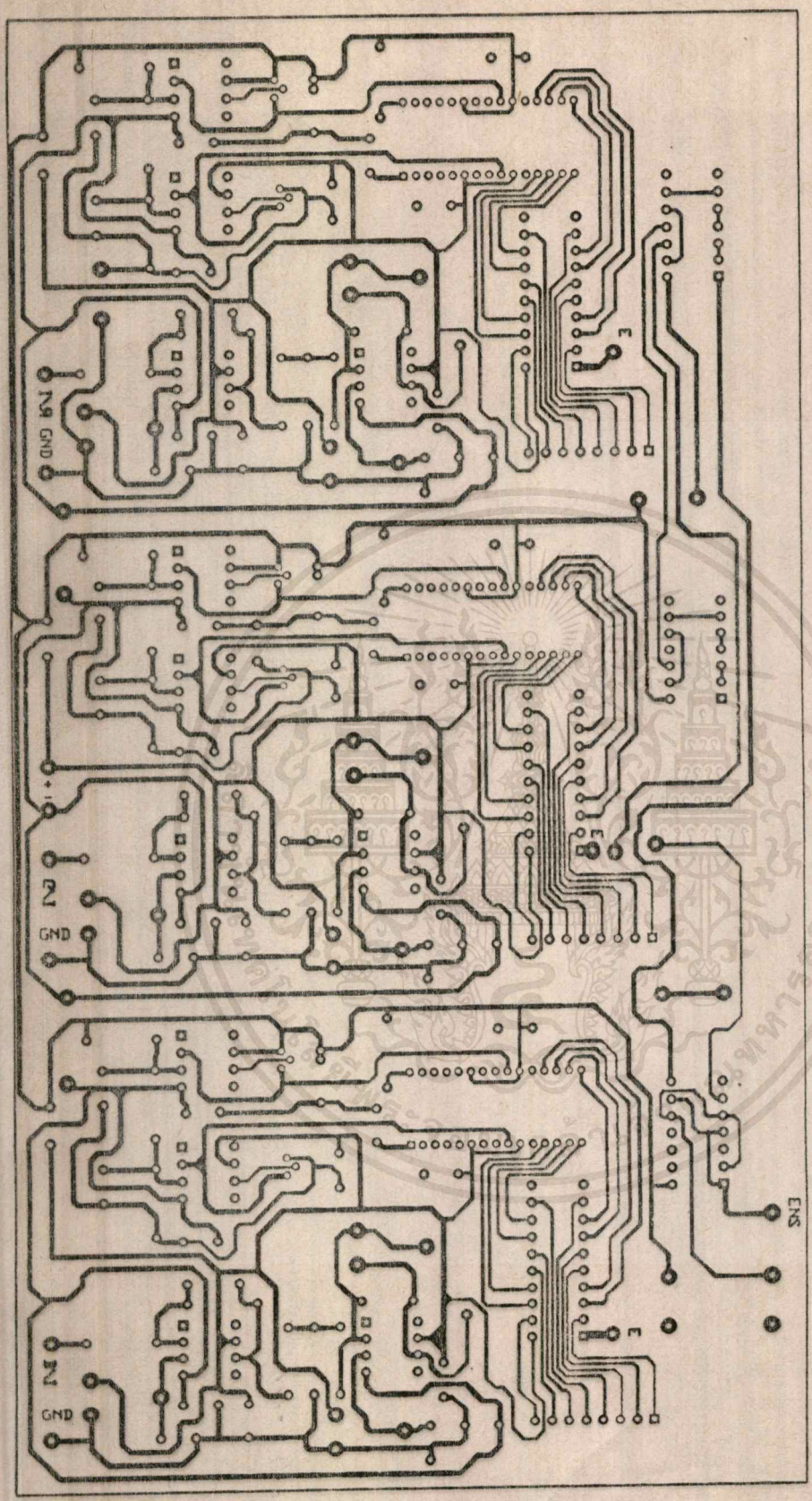
แสดงตำแหน่งอุปกรณ์วงจรภาค A/D CONVERTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



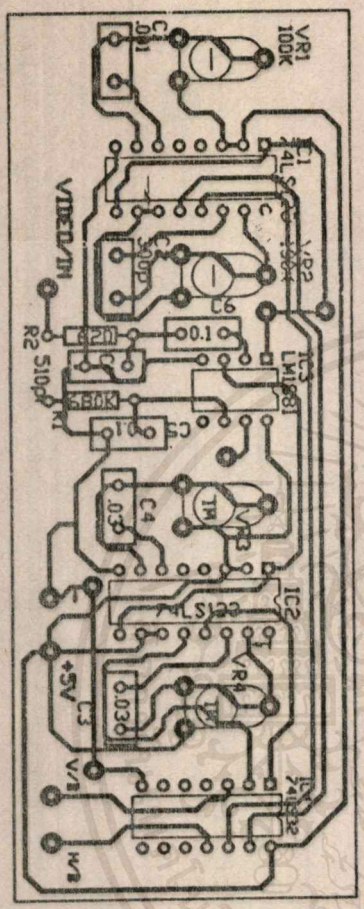
แสดงลายวงจร(ด้านบน)ภาค A/D CONVERTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



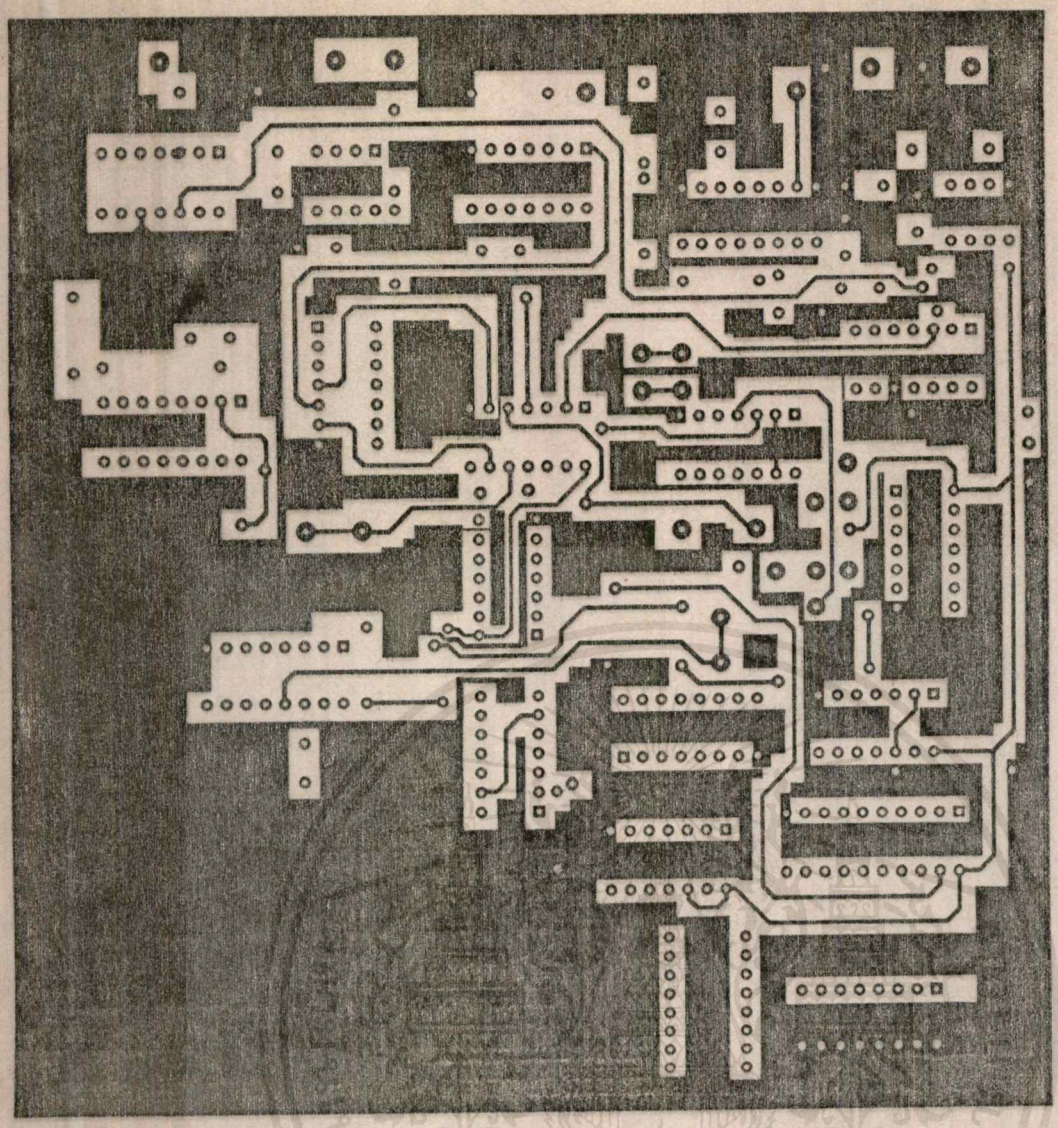
แสดงลายวงจร(ด้านล่าง)ภาค A/D CONVERTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



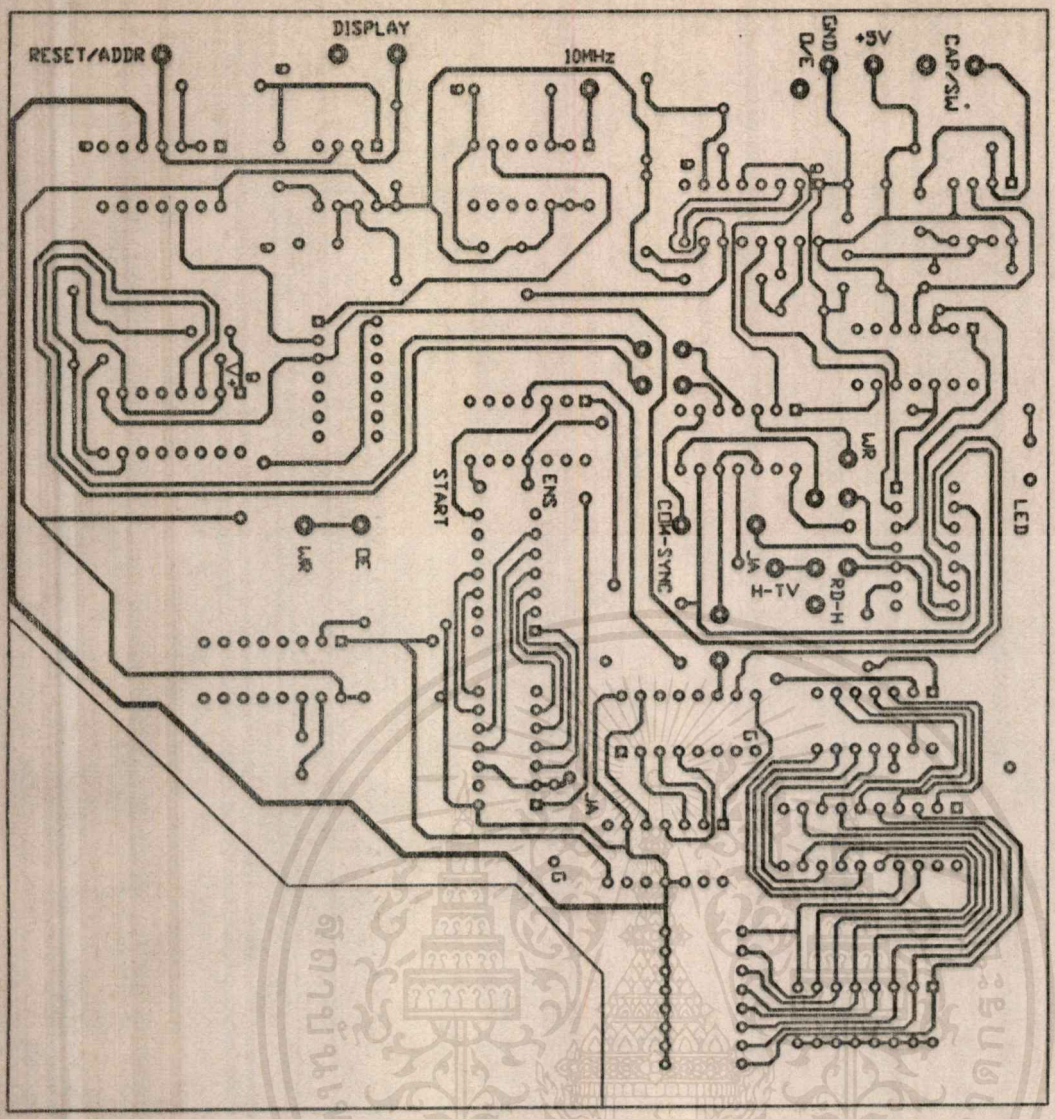
แสดงตำแหน่งอุปกรณ์และลายวงจรของภาค SYNC SEPERATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



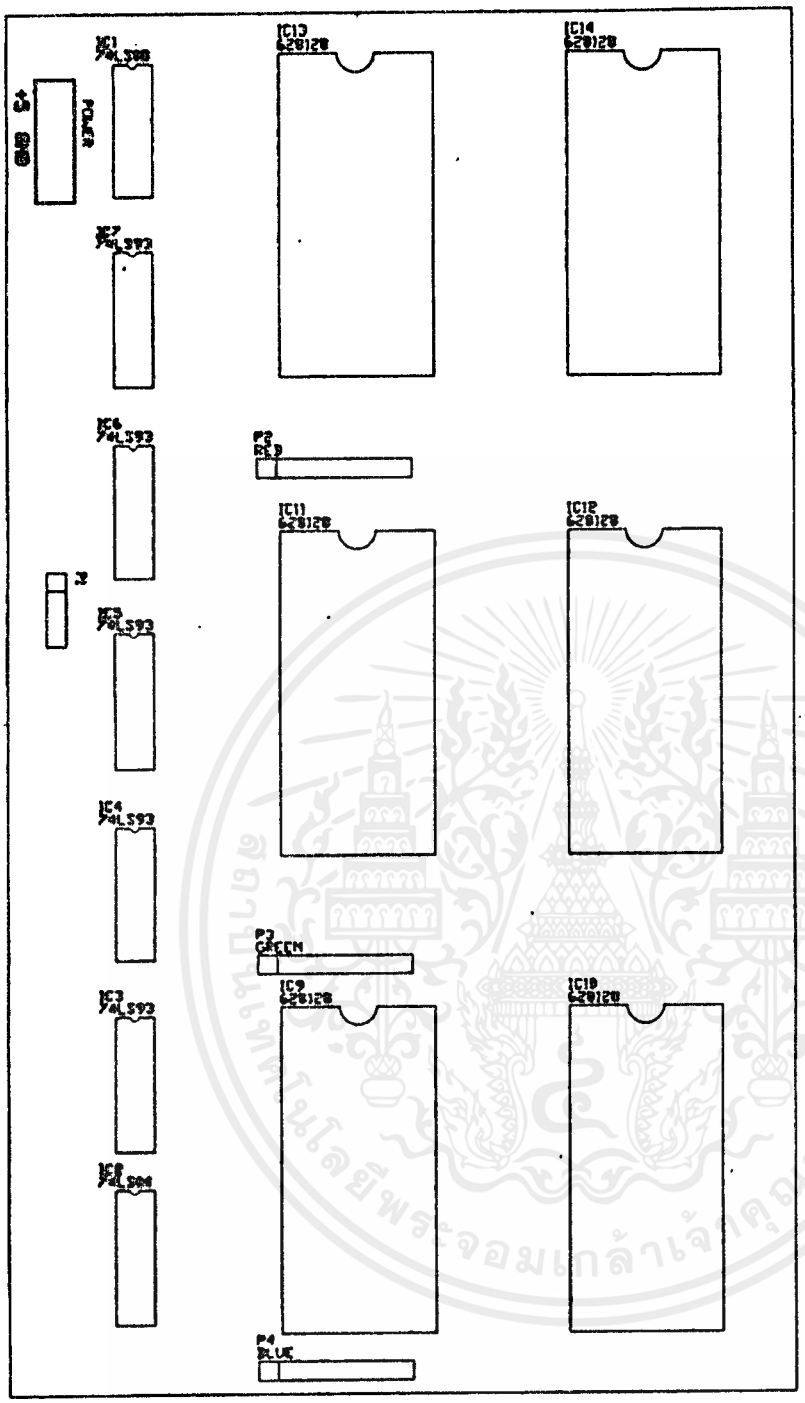
แสดงลายวงจรของภาค ADDRESS GENERTOR (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



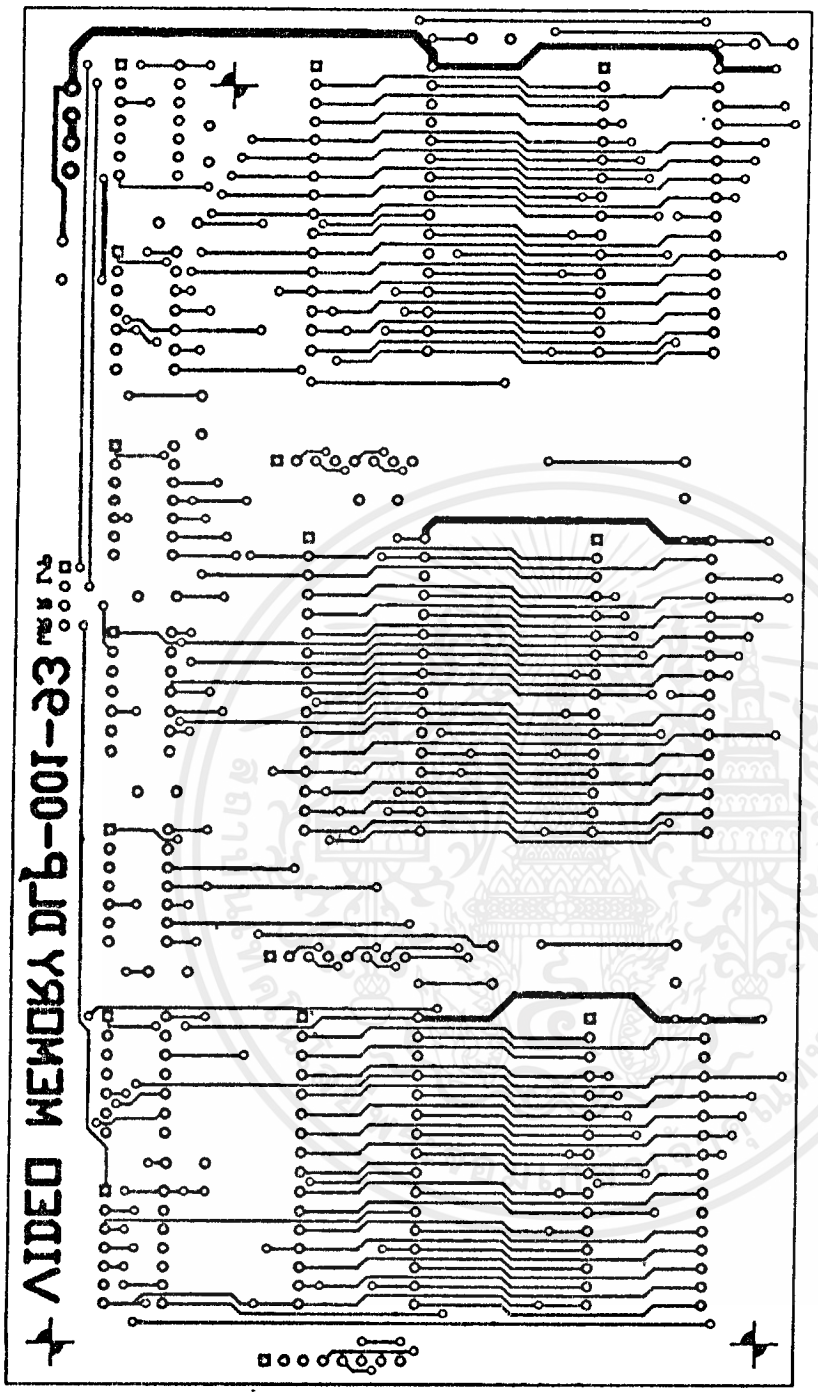
แสดงลายวงจรของภาค ADDRESS GENERATOR (ด้านล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงตำแหน่งอุปกรณ์ของวงจรภาค VIDEO MEMRY

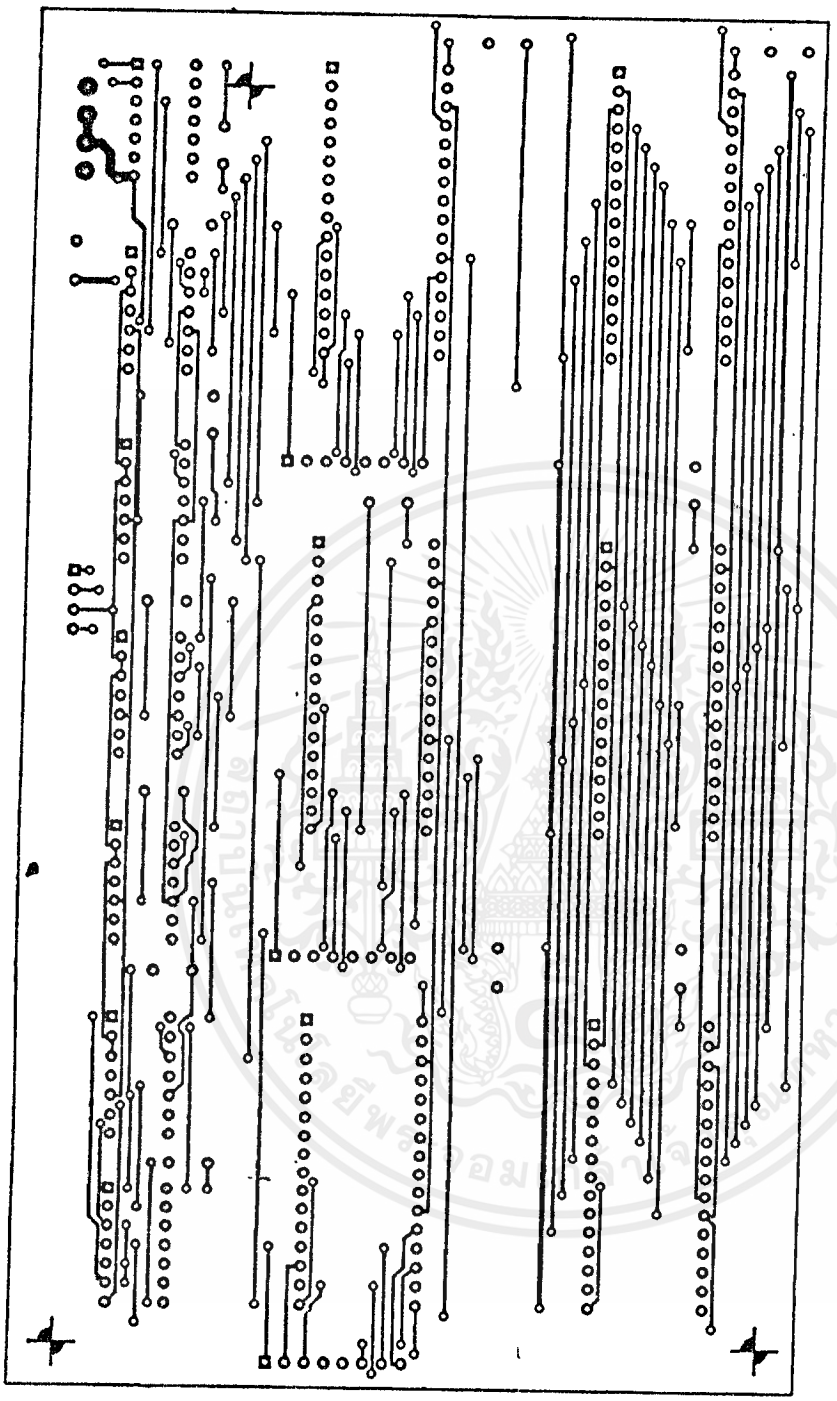
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงลายวงจร(ด้านล่าง)ภาค VIDEO MEMORY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

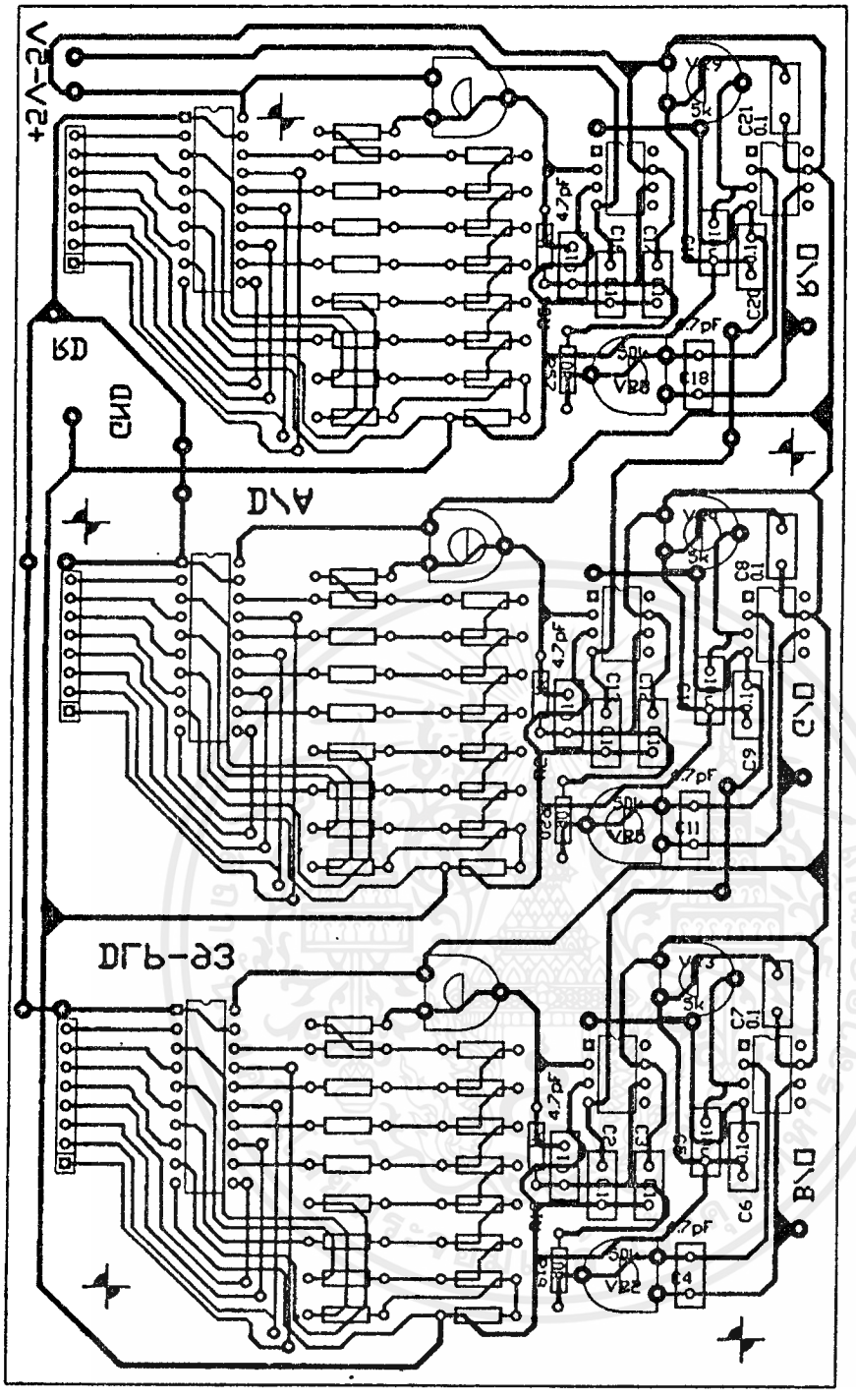
V- PCB Top Layer



แสดงลายวงจร(ด้านบน)ภาค VIDEO MEMORY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D-A_1PCB Check Plot



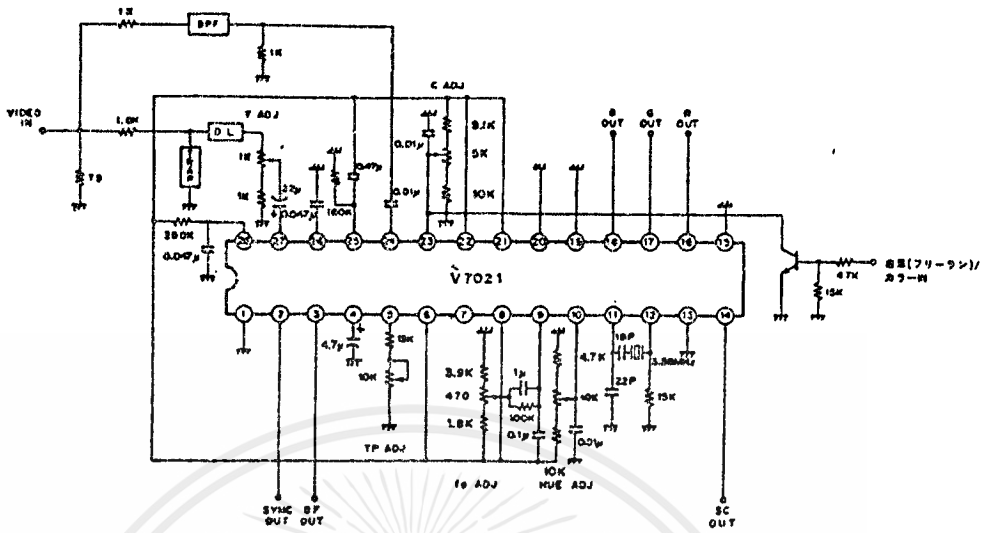
แสดงตำแหน่งอุปกรณ์และลายวงจรภาค D/A CONVERTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

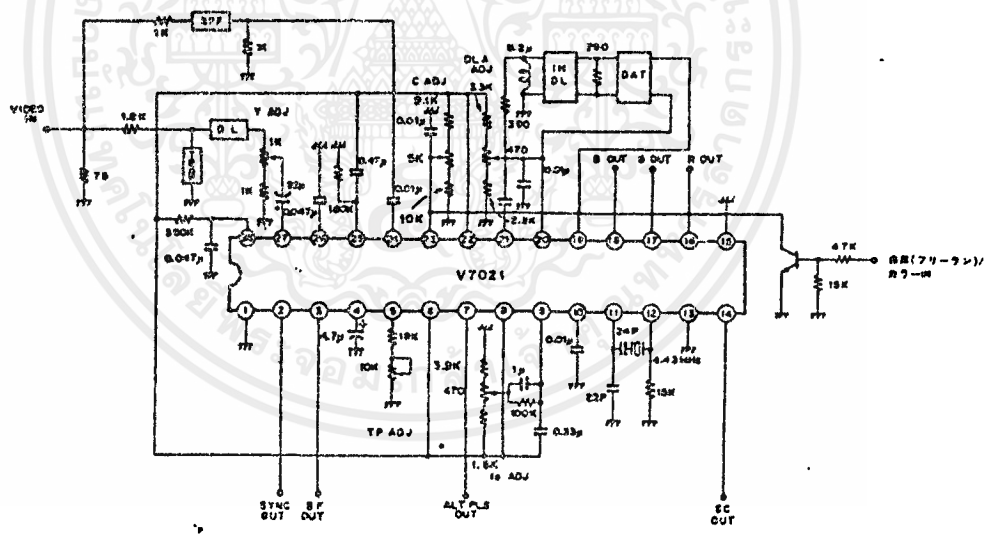
ภาคผนวก ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

応用回路例 (NTSCモード)



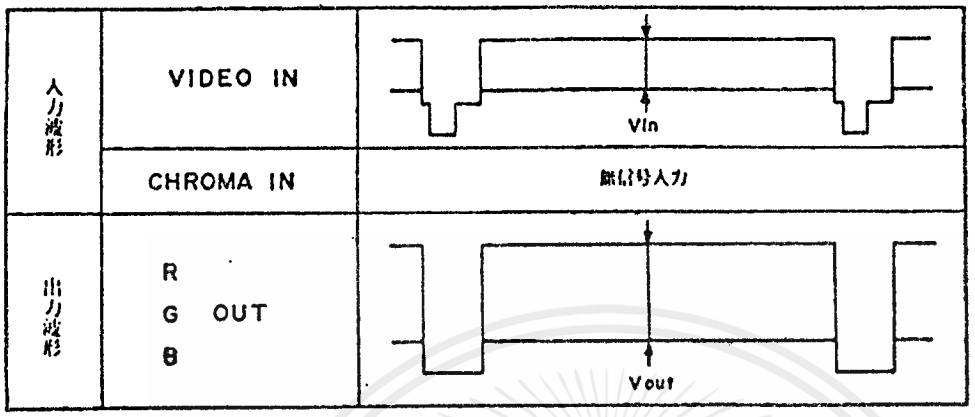
応用回路例 (PALモード)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

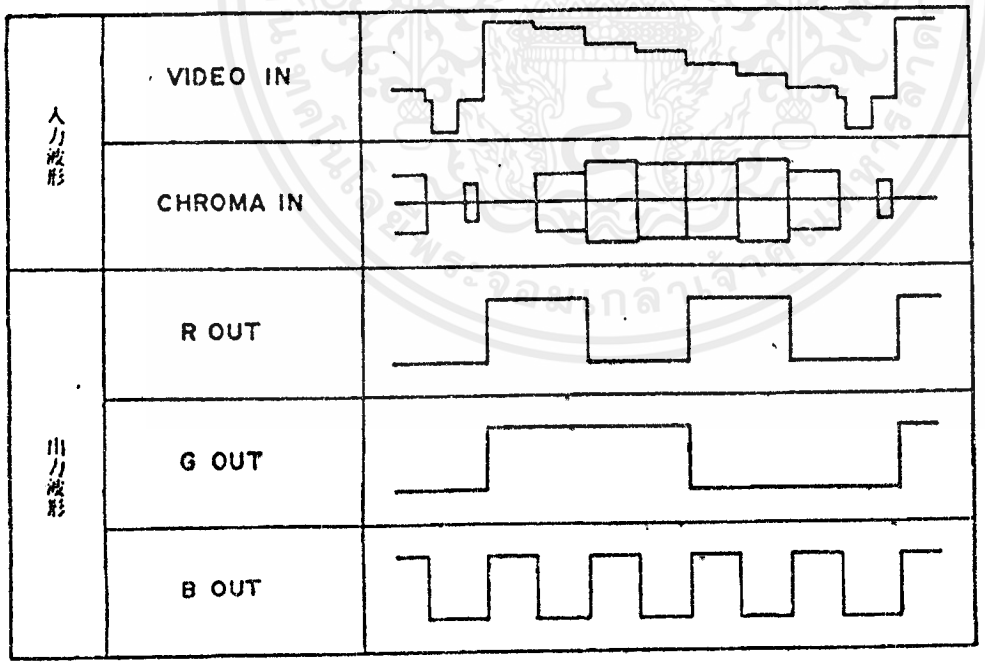
測定方法詳細

1. ビデオアンプ電圧利得



$$Gv = 20 \log \frac{Vout}{Vin} (dB)$$

2. 原色出力電圧



調整手順 1. B出力が同振幅になるようにHUE ADJを調整します。
2. B出力が1Vp-pになるようにCHROMA ADJを調整します。

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SONY. V7021

NTSC/PALデコーダ

概　要

V7021は、コンポジットビデオ信号をアナログRGB信号に変換するためのデコーダICで、画像処理を行うのに必要なコンポジットシンク、バーストフラッグ、サブキャリア、ラインオルタネート信号出力を備え、NTSC、PAL両方式に対応できます。

特　長

- 5V単一電源動作
- 低消費電力（約85mW）
- NTSC、PAL両方式に対応可能
- コンポジットシンク、バーストフラッグ、サブキャリア、ラインオルタネート信号出力

構　造

バイポーラ　シリコン　モノリシック　IC

機　能

同期分離、コンポジットシンク出力、バーストフラッグ出力、ACC、ACK、APC、デモジュレータ、Y/Cミキサ、DL AMP、PAL ID、HUEコントロール

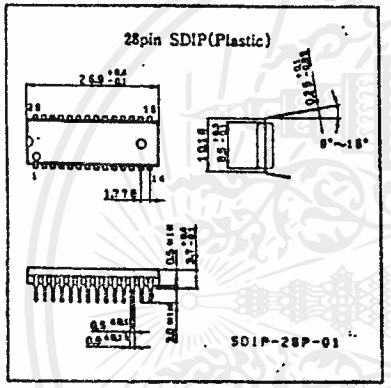
絶対最大定格

・電源電圧	Vcc	10	V
・動作温度	Topr	−20〜+75	℃
・保存温度	Tstg	−55〜+150	℃
・許容損失	Pn	1250	mW

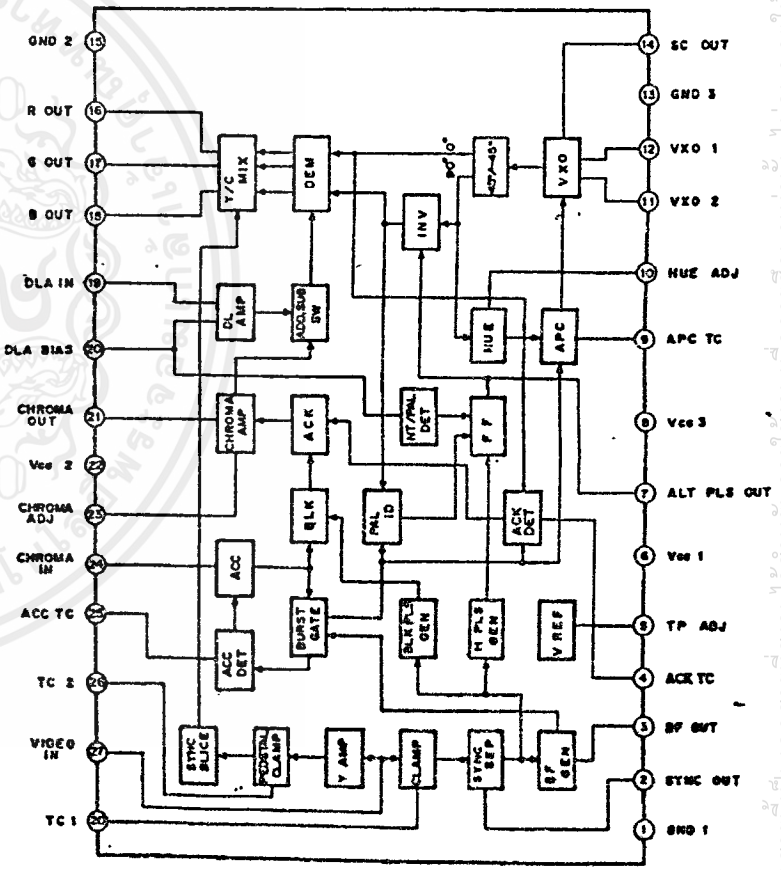
動作電源電圧

	Vcc	5 ± 0.25	V

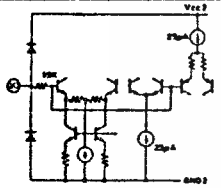
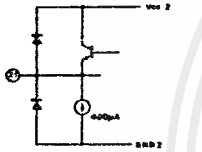
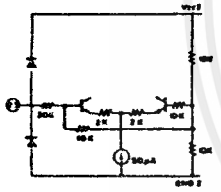
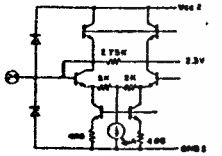
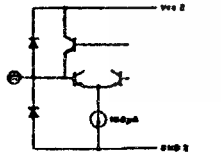
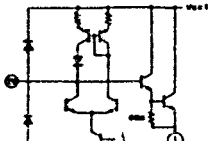
外形寸法図　　単位：mm



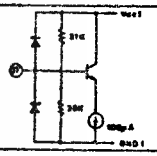
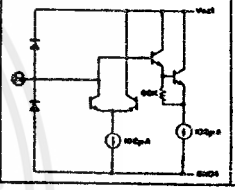
ブロック図および端子配列図



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

端子番号	端子記号	端子電圧	等価回路	端子説明
20	DLA BIAS	+2.3V (PAL) 0V (NTSC)		NTSC/PALモード切り換えおよびDLアンプ利得調整端子です。 この端子に加える電圧により、NTSC/PALモード切り換えおよびPALモードのDLアンプの利得調整ができます。 $V_{20} \leq 0.8V$ ；NTSCモード $2.0V \leq V_{20} \leq 2.6V$ ；PALモード 可変範囲 ±3dB以上
21	CHROMA OUT	3.7V typ.		クロマ出力端子です。 NTSCモード時は Vcc 2 に接続します。 PALモード時は 1HDLの入力に接続します。
22	Vcc 2	+5V		デモジュレータ、Y/Cミキサ部の電源端子です。
23	CHROMA ADJ	2.5V typ.		クロマアンプ利得調整用端子です。 この端子に加える電圧によりクロマアンプの利得調整ができます。 $V_{23} \leq 0.8V$ ；白黒モード(フリーラン) $2.0V \leq V_{23} \leq 3.0V$ ；カラーモード 可変範囲 −20〜0dB以上
24	CHROMA IN	2.3V typ.		クロマ信号入力端子です。 標準入力レベルはバースト振幅143mVp-pです。
25	ACC TC			ACC（自動カラー調整）時定数用端子です。
26	TC 2			ペデスタルクランプ時定数用端子です。

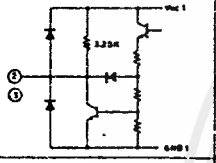
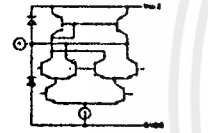
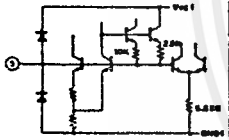
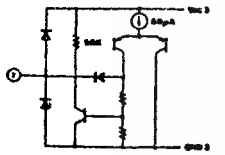
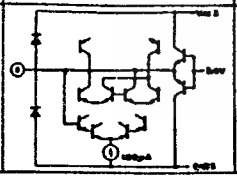
SONY.　　V7021

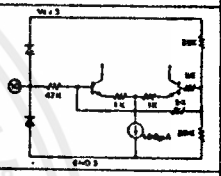
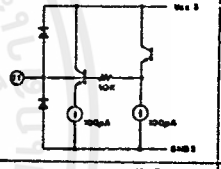
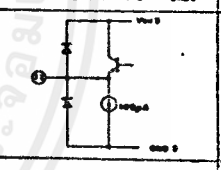
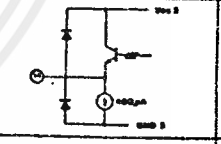
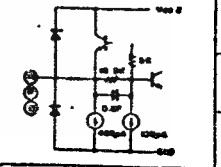
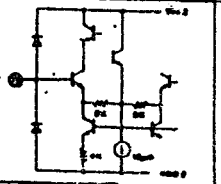
端子番号	端子記号	端子電圧	等価回路	端子説明
27	VIDEO IN	2.7V typ.		ビデオ信号（輝度＋同期信号）の入力端子です。 標準入力レベルは0.36Vp-pです。
28	TC 1			SYNC SEPのためのフィードバッククランプ時定数用端子です。

สถาบันเทคโนโลยีพระจอมเกล้า
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเอกสารนี้ทุกครั้งที่มีการนำไปใช้

端子説明

＊外部印可電圧

端子番号	端子記号	端子電圧	等価回路	端子説明
1	GND 1	0V		Y AMP、SYNC SEP部のGND端子です。
2	SYNC OUT	H;2.4V min. L;0.4V max.		コンポジット　シンクの出力端子です。 (TTLレベル)
3	BF OUT			バーストフラッグ出力端子です。 (TTLレベル)
4	ACK TC	3.1V		ACK(自動カラーキラー)の時定数用端子です。
5	TP ADJ	1.23V typ.		バーストフラッグ位置調整用端子です。 この端子から引き出す電流を変えることにより、バーストフラッグの位置を1H(BF)=5.6μsに調整できます。
6	Vcc 1	+5V		Y AMP、SYNC SEP部の電源端子です。
7	ALT PLS OUT	H;2.4V min. L;0.4V max.		ラインオルタネートパルス出力端子です。 NTSCモード時：L PALモード時：1H毎にHとLが交互
8	Vcc 3	+5V		APC、HUE、VXO部の電源端子です。
9	APC TC	+3.4V		APC（色同期）時定数およびfo調整用端子です。 この端子に加えるDC電圧を可変することにより、VXOのフリーラン周波数を調整できます。

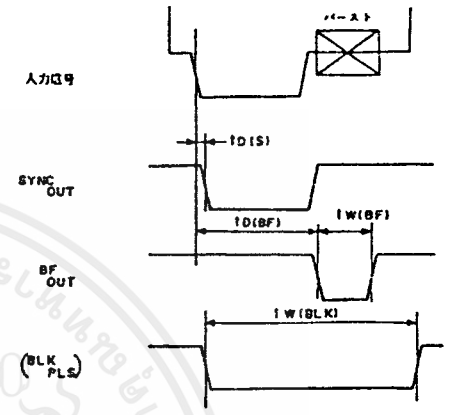
端子番号	端子記号	端子電圧	等価回路	端子説明
10	HUE ADJ	+2.0V		HUE（色相）調整用端子です。 この端子に0～5Vの電圧を加えることにより、±30°以上のHUE調整が可能です。 PALモード時はコンデンサで接地します。
11	VXO 2	3.1V typ.		水晶発振子用端子です。
12	VXO 1	3.3V typ.		水晶発振子用端子です。
13	GND 3	0V		APC、HUE、VXO部のGND端子です。
14	SC OUT	1.8V typ.		サブキャリア出力端子です。
15	GND 2	0V		デモジュレータ、Y/C ミキサ部のGND端子です。
16	R OUT	2.0V typ.		R出力端子です。
17	G OUT			G出力端子です。
18	B OUT			B出力端子です。
19	DLA IN	+2.3V (PAL) 0V (NTSC)		DLアンプ入力端子です。 NTSCモード時は接地して下さい。 PALモード時は1HDLの出力を接続します。

電気的特性　　(Ta＝25℃　Vcc＝5V　電気的特性測定回路図参照)

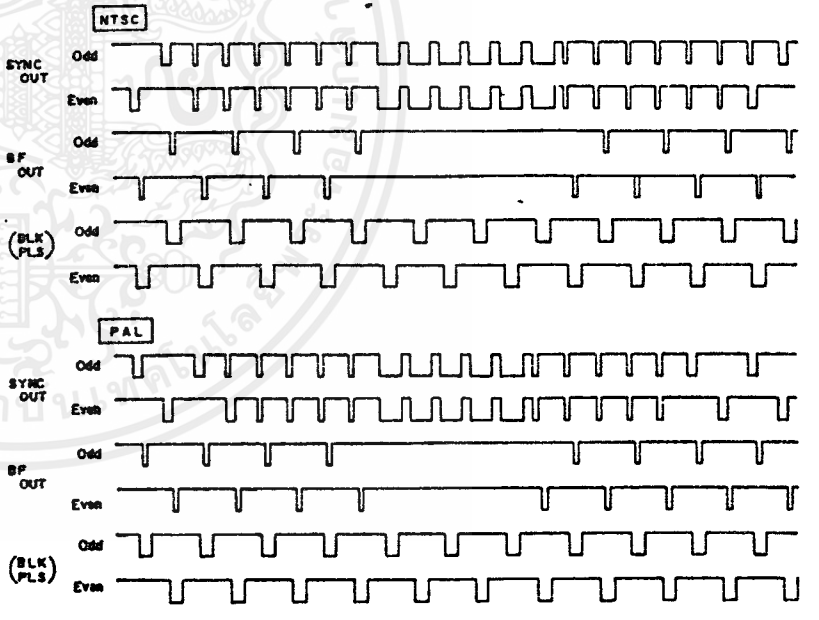
測定項目		記号	条件	入力信号 V	入力信号 C	測定点	最小値	標準値	最大値	単位
消費電流 1		Icc1	クロマ入力無信号 PALモード	2	−	6	3.45	4.55	6.70	mA
消費電流 2		Icc2				22	5.48	7.24	10.65	mA
消費電流 3		Icc3				8	3.13	4.13	6.07	mA
ビデオアンプ電圧利得		$V_{O(R)}$	V_{AC}＝0.1Vp-p f＝100KHz V_{DC}＝0.125V 測定方法詳細−1参照	1	−	16	10.8	11.8	12.8	dB
		$V_{O(G)}$				17				
		$V_{O(B)}$				18				
ビデオアンプ周波数特性		$f_{C(R)}$	100KHzの出力を0dBとして、−3dBになる入力の周波数	1	−	16	5.0			MHz
		$f_{C(G)}$				17				
		$f_{C(B)}$				18				
ビデオアンプ最大出力		$V_{OM(R)}$	V_{AC}＝0.32Vp-p f＝100KHz V_{DC}＝0.16V	1	−	16	1.1			Vp-p
		$V_{OM(G)}$				17				
		$V_{OM(B)}$				18				
復調出力DC電圧		$E_{ODC(R)}$	クロマ入力無信号	2	−	16	1.4	2.0	2.8	V
		$E_{ODC(G)}$				17				
		$E_{ODC(B)}$				18				
原色出力電圧		$E_{O(R)}$	測定方法詳細−2参照	3	5/7	16	0.9	1.0	1.1	Vp-p
		$E_{O(G)}$				17				
		$E_{O(B)}$				18				
復調出力残留キャリア		$CL_{(R)}$	クロマ入力無信号 3.58MHz成分	2	−	16			40	mVp-p
		$CL_{(G)}$				17				
		$CL_{(B)}$				18				
ACC特性1		ACC1	$ACC1=\frac{Voc\ (Vin=-14dB)}{Voc\ (Vin=0dB)}$	3	5/7	21	−3.0	−1.0		dB
ACC特性2		ACC2	$ACC2=\frac{Voc\ (Vin=+6dB)}{Voc\ (Vin=0dB)}$	3	5/7	21		+1.0	+3.0	dB
カラーキラーレベル		ck	カラーキラー動作時のクロマ入力レベル	3	5/7	24	−44	−38	−32	dB
APC引込範囲		fp		2	6/8	14	±300			Hz
シンク出力	Hレベル	$V_{OH(S)}$		2	−	2	2.4			V
	Lレベル	$V_{OL(S)}$							0.4	
	遅延時間	$t_{D(S)}$					0.4	0.5	0.6	μs
バーストフラッグ出力	Hレベル	$V_{OH(BF)}$		2	−	3	2.4			V
	Lレベル	$V_{OL(BF)}$		2	−	3			0.4	V
	パルス巾	$t_{W(BF)}$	$t_{D(BF)}$=5.6μsにADJした時	2	−	3	2.2	2.4	2.6	μs
ブランキングパルス巾		$t_{W(BLK)}$		2	4	18	9.0	10.0	11.0	μs
サブキャリア出力電圧		$V_{O(SC)}$		3	5/7	14	400	500		mVp-p
オルタネートパルス出力	Hレベル	$V_{OH(ALT)}$	PALモード	3	5/7	7	2.4			V
	Lレベル	$V_{OL(ALT)}$							0.4	

回路系タイムチャート

H同期



V同期



HA19211B, HA19212 Series

High-High-Speed, Low-Power 8-bit A/D Flash Converter

The HA19211B/HA19212 series high-speed, low-power 8-bit A/D flash converters require no sampling or polling circuits. The digital outputs and clock inputs of these monolithic bipolar ICs are fully TTL/CMOS compatible.

These devices are suitable for high-speed image processing applications such as video signal digitization.

Features

- 8-bit resolution (with overflow)
- Low power consumption (250mW typ.)
- High conversion rate (30 samples per second (sps) typ)
- Single power supply operation: +5V
- Built-in output latch circuit
- TTL/CMOS compatible digital outputs and clock inputs

Applications

- Digital TV/VCR
- Industrial pattern recognition equipment
- High-speed measuring devices

Differences between the HA19211 and HA19212

Except for different overflow codes (see table 1), the HA19211B and HA19212 are identical.

Ordering Information

Type No.	Package
HA19211BP	600mil 28-pin plastic DIP (DP-28)
HA19211BNT	400mil 30-pin plastic shrink DIP (DP-30S)
HA19211BMP	44-pin plastic QFI (MP-44)
HA19212P	600mil 28-pin plastic DIP (DP-28)
HA19212NT	400mil 30-pin plastic shrink DIP (DP-30S)
HA19212MP	44-pin plastic QFI (MP-44)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 3. Interface Circuit Example

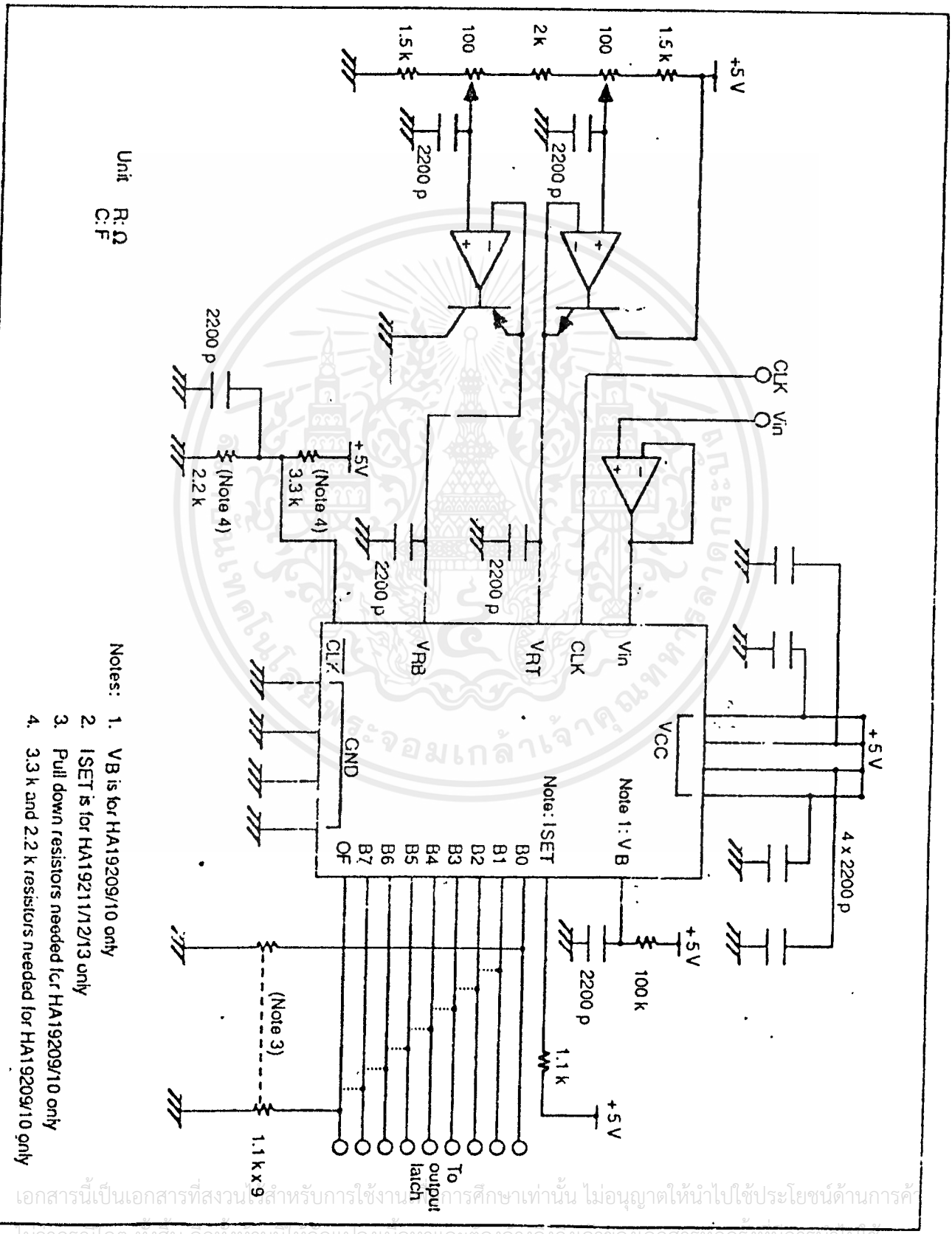


Figure 3-1. Interface Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 4. Power Supply

4.1 Vcc/GND Terminals

All Vcc and GND terminals (four of each) should be connected to the appropriate power rail.

4.2 Decoupling

Decoupling capacitors (Ceramic 2200 p) should be connected across adjacent Vcc/GND pins as shown in figure 4-1. For maximum benefit these should be as close to the IC as possible.

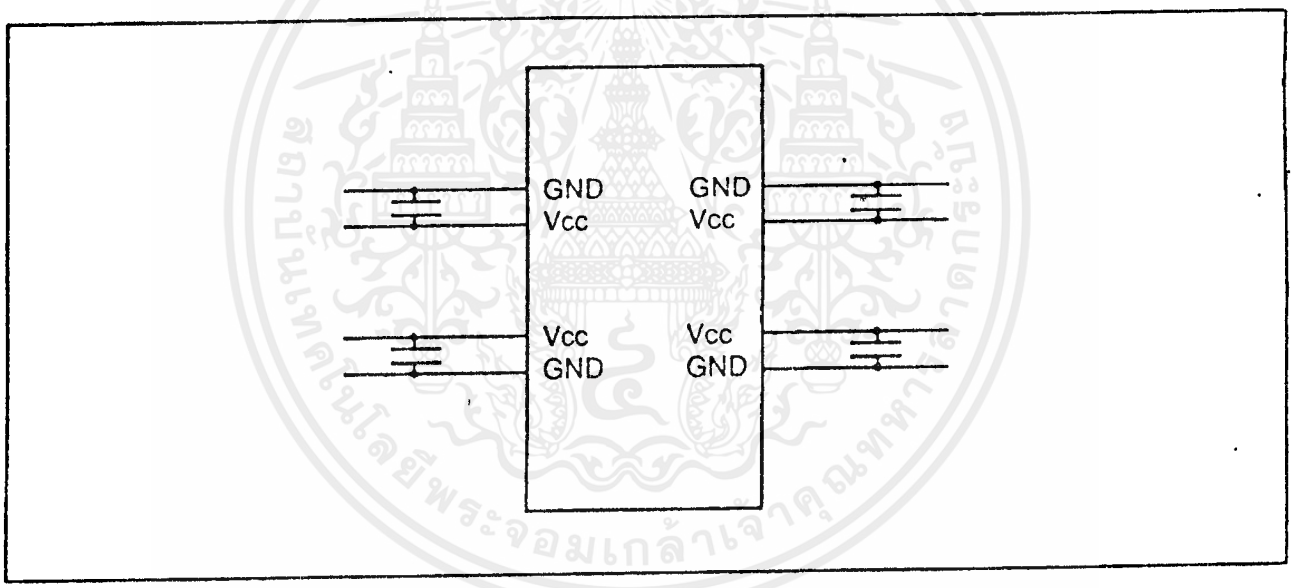


Figure 4-1. Power Supply Decoupling

4.3 Separate Digital/Analog Supply

If there are digital Vcc/GND and analog Vcc/GND rails in the application equipment it is best to use the Digital supply for the A/D converter. The analog input terminals of the IC are floating with reference to Vcc/GND.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 5. Reference Voltage

5.1 Separate Digital/Analog Supply

The analog to digital conversion is based on the voltage of VRT and VRB terminals. To achieve accurate conversion it is essential to keep VRT/VRB free from noise, for this reason it is best to power the VRT/VRB generation circuitry from the Analog supply if separate supplies are available.

5.2 Decoupling

VRT and VRB inputs should have bypass capacitors to analog ground. A ceramic (2200 p) and electrolytic (10 µ) should be connected to prevent high and low frequency noise. Especially, the ceramic capacitor should be as near to VRT/VRB terminals of the IC as possible (see figure 5-1).

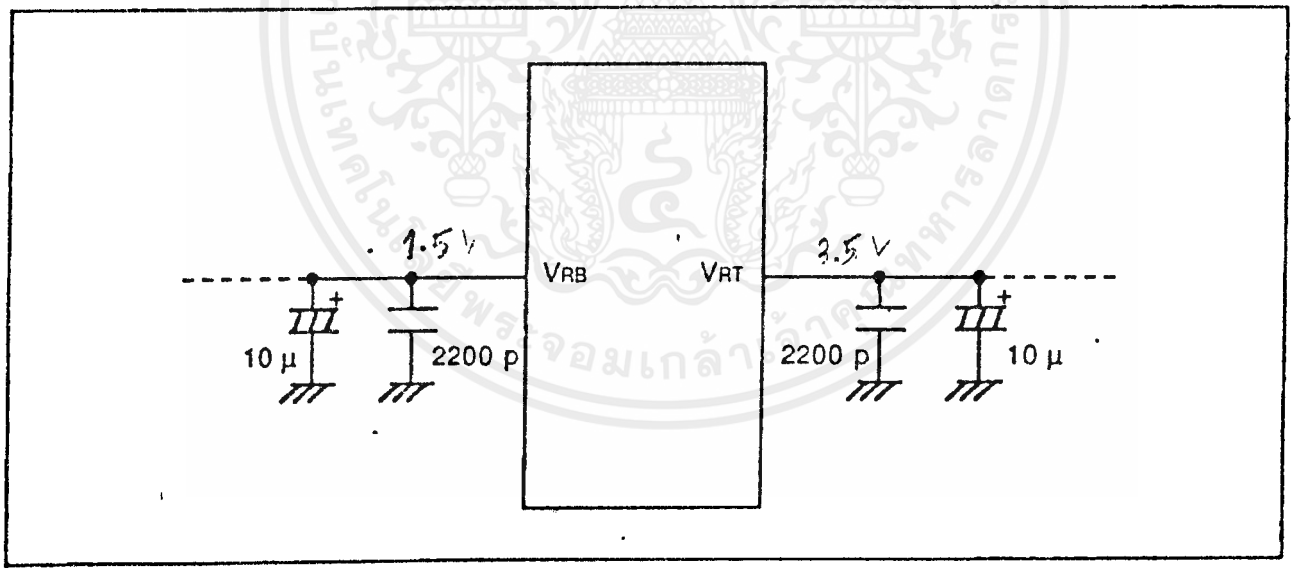


Figure 5-1. VRT/VRB Decoupling

5.3 Reference Correction

Usually the data sheet linearity is sufficient and VRM correction is not required. In this case VRM can be left open circuit, or a Ceramic Capacitor (2200 p) can be connected between VRM and analog GND.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 6. Analog Input

6.1 Equivalent Circuit

The equivalent circuit is shown in figure 6-1.

Cin is due to the wiring capacitance and Iin is a linear current due to the 256 comparators (128 comparators on HA19213). The characteristics are shown in figure 6-2.

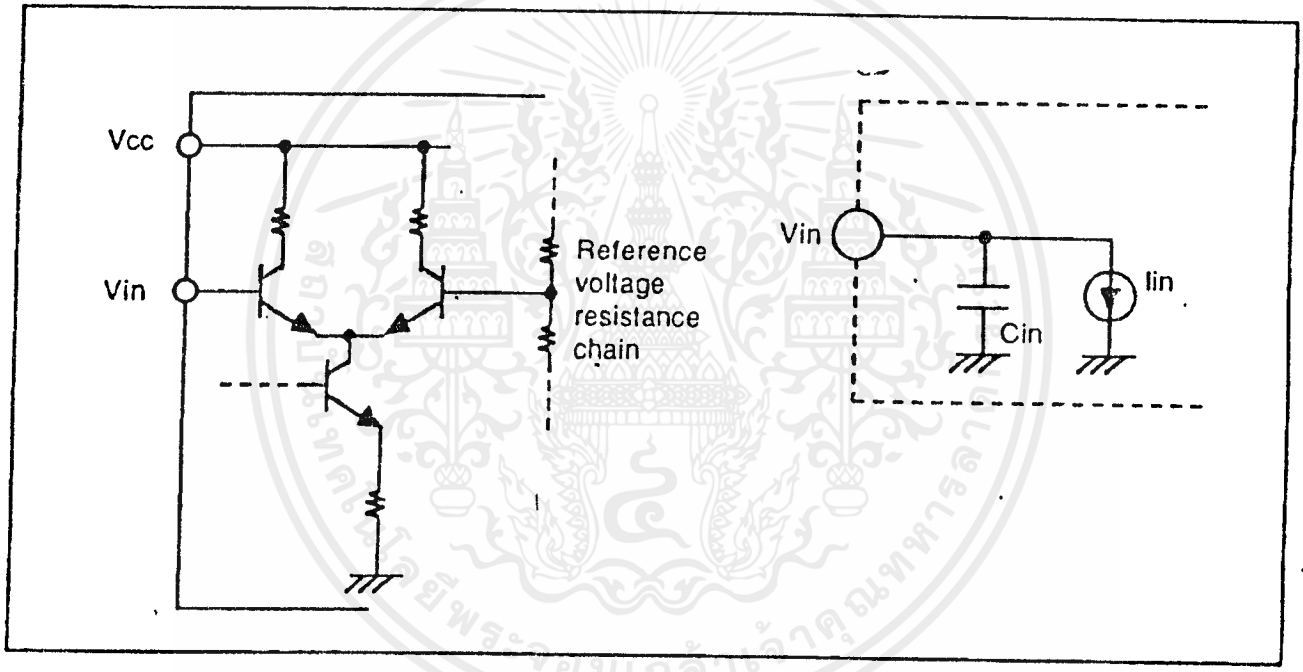
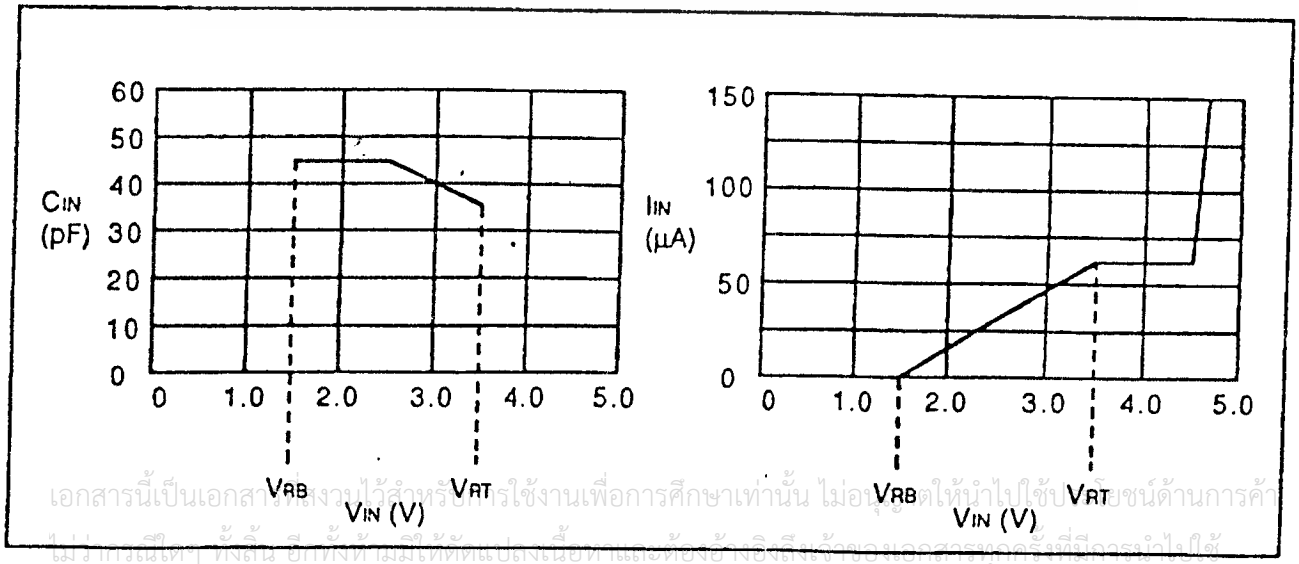


Figure 6-1. Analog Input and Equivalent Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 6-2. Analog Input Characteristics (HA19209 to HA19212)

6.2 Analog Input Signal

The input signal should be capable of driving the input capacitance Cin at 2 Vpp and high frequency without distortion. This can be achieved by using an op-amp with a high slew rate and wide bandwidth. Drive impedance can also be lowered (several tens of ohms) by using an emitter follower.

6.3 Layout

The signal path between analog input and the driver circuit should be as short as possible to avoid cross coupling. Avoid a layout which has paths parallel or close to other signals (especially the clock line etc.).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 7. Clock Circuit

7.1 CLK and $\overline{CLK}$

CLK and $\overline{CLK}$ are differential inputs as shown in figure 7-1. This means that a DC bias of 1.5 V or more is needed to prevent saturation of the differential switch current source, the bias can be on CLK or $\overline{CLK}$.

The IC clock is high when $V_{CLK} > V_{\overline{CLK}}$ and low when $V_{CLK} < V_{\overline{CLK}}$.

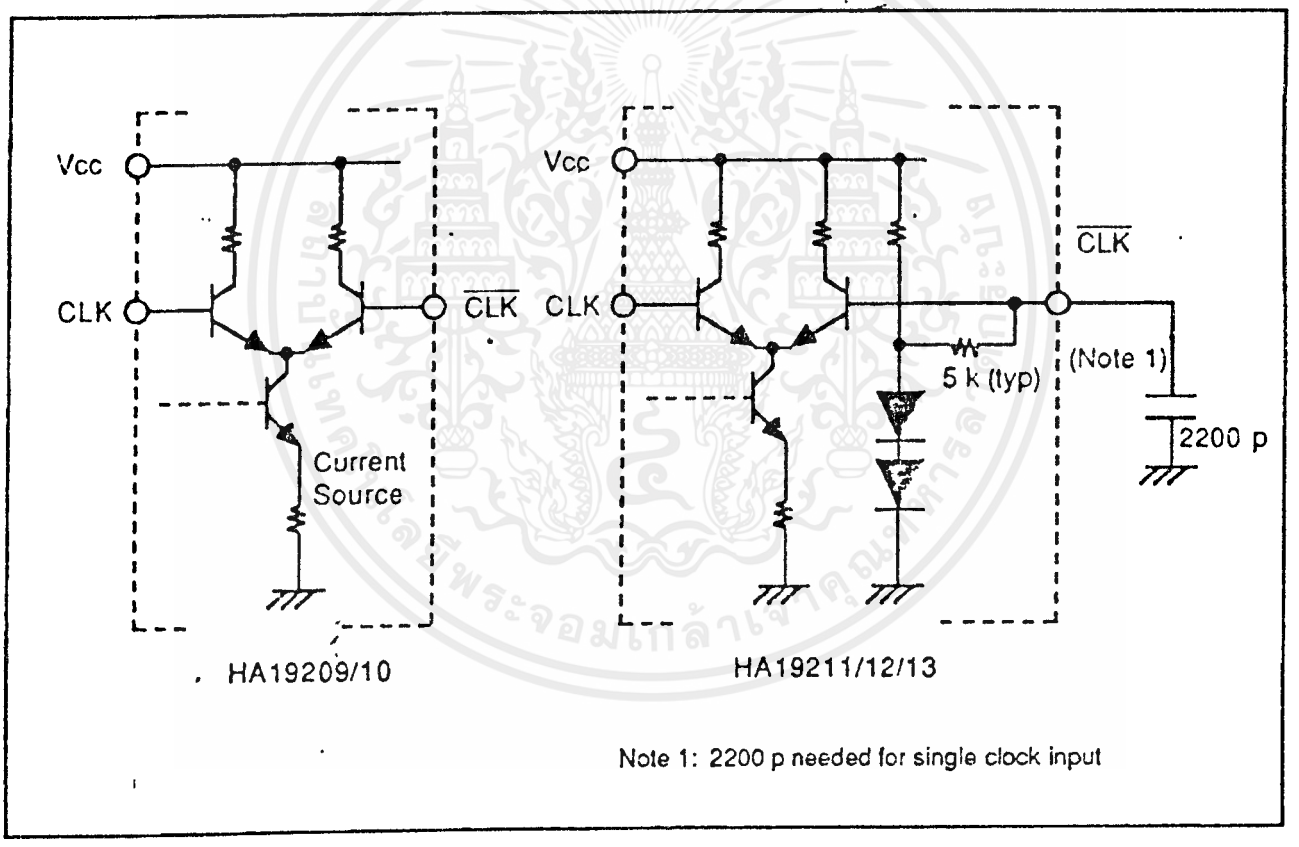


Figure 7-1. Internal Clock Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 Clock Driving

There are two methods of clock driving. Usually a DC bias is applied to CLK or $\overline{CLK}$ and the other is used as the clock input. Alternatively a complementary dual clock source may be used. See figure 7-2.

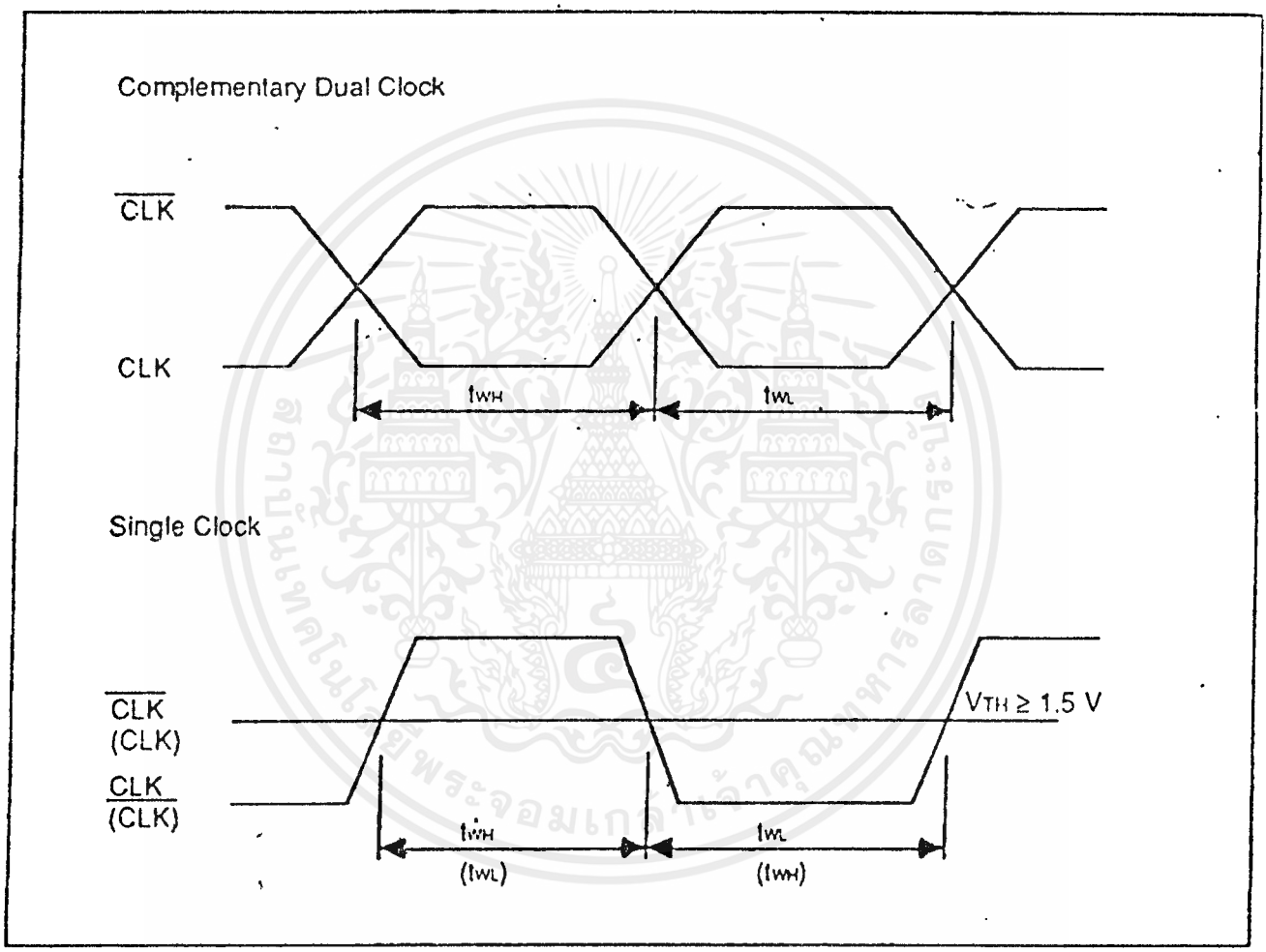


Figure 7-2. Clock Source Alternatives

In the case of a single clock source the DC level, V_{TH}, can be provided by a potential divider as shown in figure 7-3. The values of R1 and R2 should be between 1 k and 10 k. The ceramic decoupling capacitor (2200 p) is needed to bypass current synchronized with the clock, which leaks to CLK and $\overline{CLK}$. This capacitor should be placed as close to the clock terminal as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 Clock Leakage

A pulse current synchronized with the clock is carried to the analog input terminal, this is known as 'clock leak'. Hitachi A/D converters have a two stage pre-amp/comparator circuit to reduce this to a minimum but there is still a residual effect.

The current pulse causes a voltage pulse at Vin due to the analog drive impedance (The voltage pulse is 2 to 3 mVpp with 50 Ω driving impedance, maximum frequency component is to 100 MHz). This voltage pulse has no effect on the A/D converter characteristics. However interaction with the surrounding circuit will be made worse by long wires between the driving circuit and Vin terminal, or resonance due to wire inductance and input capacitance. In this case ferrite beads or several tens of ohms resistance can be used near the analog input terminal to change the resonant characteristics.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

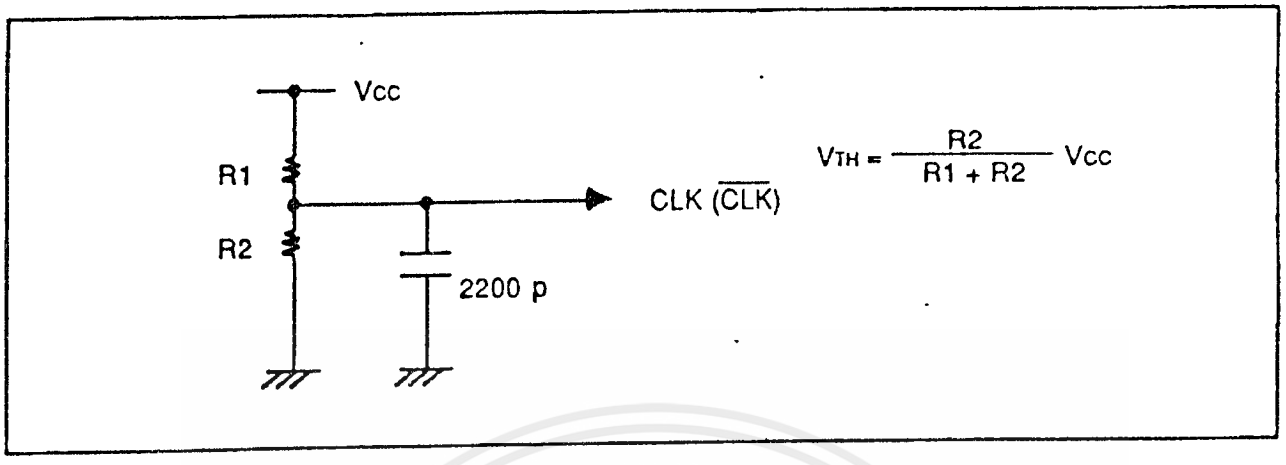


Figure 7-3. Clock Threshold Circuit

The value of V_{TH} depends on the logic family used in the external circuit. For LSTTL V_{TH} = 1.5 V and 2.5 V is used for CMOS. (In this case the A/D clock operates below the 2.7 V V_{OH} (Min) specification of LSTTL).

For the HA19211/12/13 the threshold level is internally applied to $\overline{CLK}$ as shown in figure 7-1, so just the bypass capacitor is needed on $\overline{CLK}$ when using a single clock source.

If a dual clock is used it must be a true complementary source. An inverter can not be used to generate $\overline{CLK}$ because of the phase shift, see figure 7-4. The A/D clock current source will be saturated for the duration of the inverter delay.

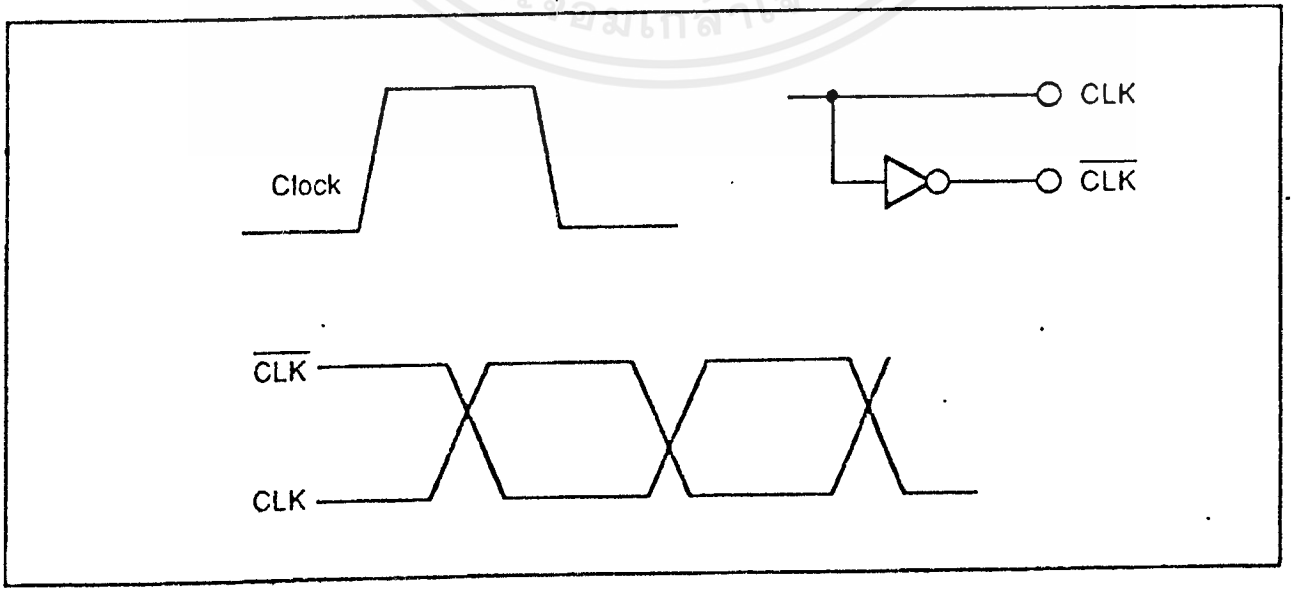


Figure 7-4. Incorrect Clock Drive Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Section 8. Digital Outputs

8.1 Digital Output Circuit

The V_{OH} output level needs to be high to maintain compatibility with a CMOS 'H' level. This is achieved by using an emitter follower output. The output is pulled to the 'L' state by an constant current source. This technique avoids spike current generation during 'H' to 'L' transitions.

The constant current source structure of the HA19209/10 differs from the HA19211/12/13 as described below.

8.2 HA19209/10 Digital Outputs

The output constant current source is 0.6 mA (typ) this maintains compatibility with LSTTL loads (LSTTL inputs act as a 0.4 mA (max) Source), CMOS load requirements are also satisfied by this structure (see figure 8-1).

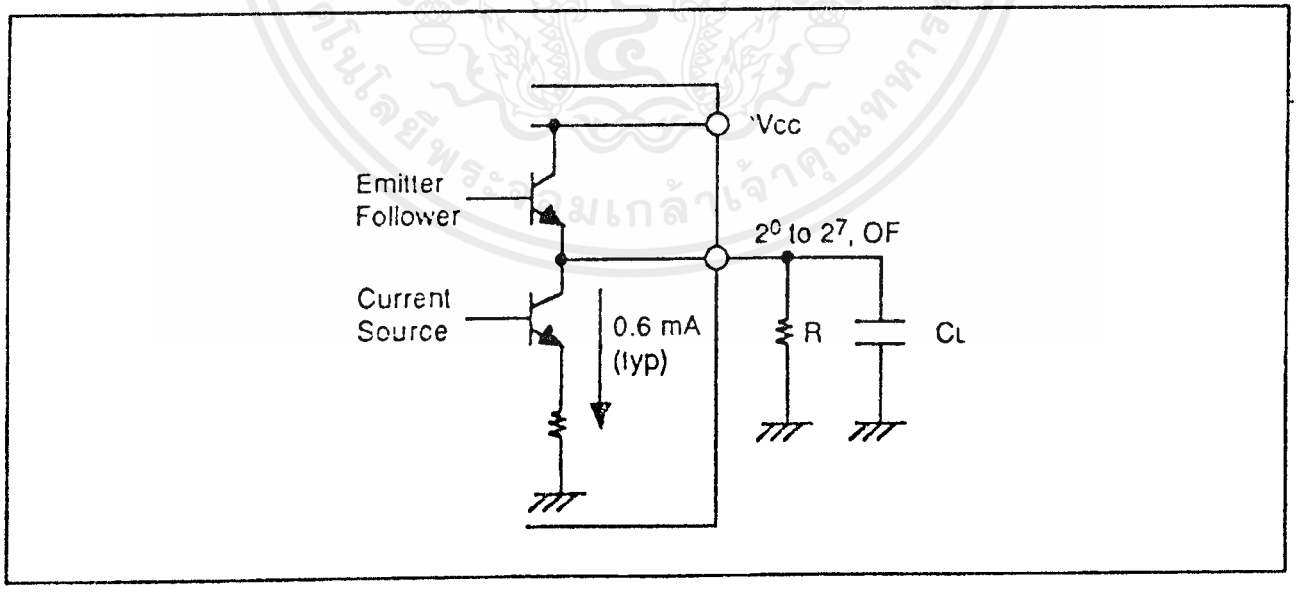


Figure 8-1. HA19209/10 Digital Output and Load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

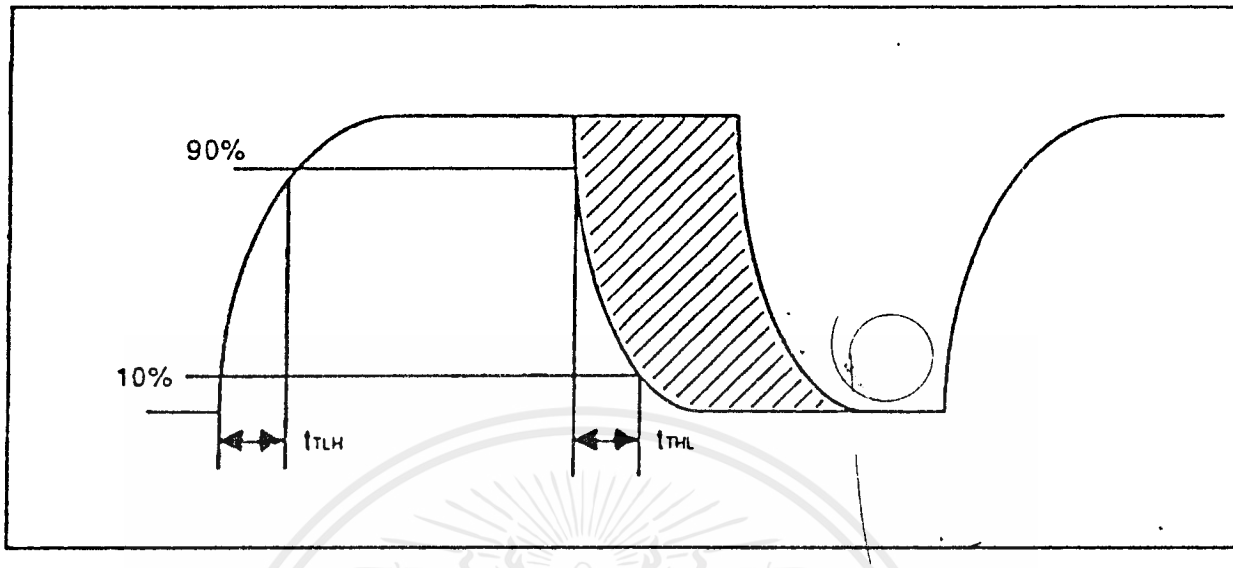


Figure 8-2. Digital Output Waveform

The output waveform is shown in figure 8-2. The rise time (t_{TLH}) is not influenced by load capacitance C_L (assuming C_L is small) or pull-down resistance R. But the fall time (t_{THL}) depends on the time taken to remove the charge stored in C_L. The discharge is achieved by IC constant current source (0.6 mA typ) and R (figure 8-1).

The recommended value for R is 1.1 k, but in the case of conversion rates below 20 Msps th pull down resistance can be increased to reduce system power dissipation.

(The timing margin for external latching of the digital data reduces as rise time increases.)

In the case of HA19209/10 a pull down resistor is required for each digital output 2^0 to 2^7, C

8.3 HA19211/12/13 Digital Outputs

The HA19211/12/13 digital outputs have the fall time adjusted by a single resistor. This sets the current source value (Is) so external pull down resistors are not needed. R_{ISET} is connect between V_{CC} and the ISET terminal as shown in figure 8-3.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

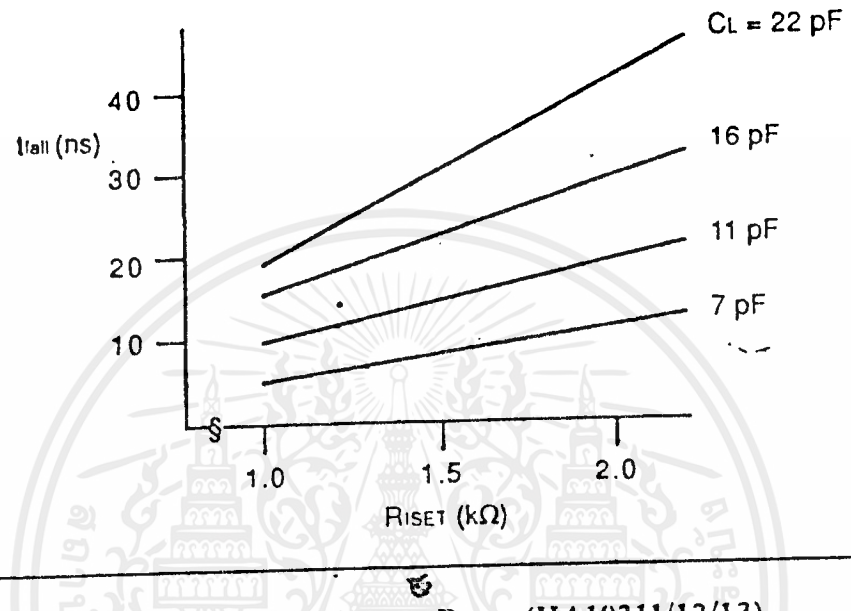


Figure 8-4. Fall Time vs RISET (HA19211/12/13)

8.4 Output Data Timing

The HA19209/10 do not have an internal digital data latch, so the output data timing diagram is different from HA19211/12/13.

i) HA19209/10

The two main periods in the A to D cycle are 'Sample' and 'Data hold'.

While CLK is low in 'Sample' mode the comparators are transparent, if the analog input voltage is changed the digital output also changes. Because the digital output changes are not synchronized to CLK during this period the data is not valid.

When CLK is high the comparators are in 'data hold' mode, this means the digital outputs do not change when analog input voltage changes. The data is valid after a period 'tpd' from the CLK rising edge. As shown in figure 8-5, the data remains valid for a period tw

The timing margin (for external latch) is increased by extending the 'data hold' duration. To achieve this the CLK high duration is extended. The recommended values are 50%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

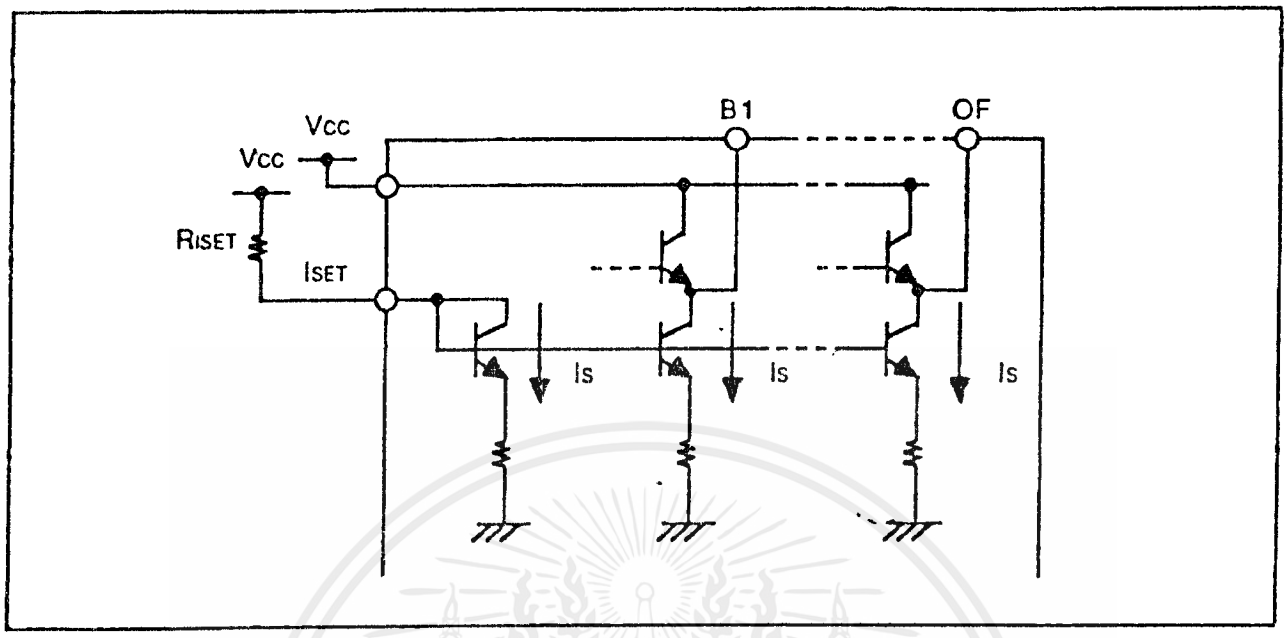


Figure 8-3. HA19211/12/13 Digital Outputs

The fall time is approximately given by the following equation.

$$t_{fall} \fallingdotseq \frac{C_L (V_{OH} - V_{OL}) (R_{SET} + 60)}{4.25}$$

Where V_{OH} = Digital output high level (V)
V_{OL} = Digital output low level (V)
C_L = Load capacitance (F)

Figure 8-4 shows typical values of fall time (90% to 10%) against RISET with various values of load capacitance.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

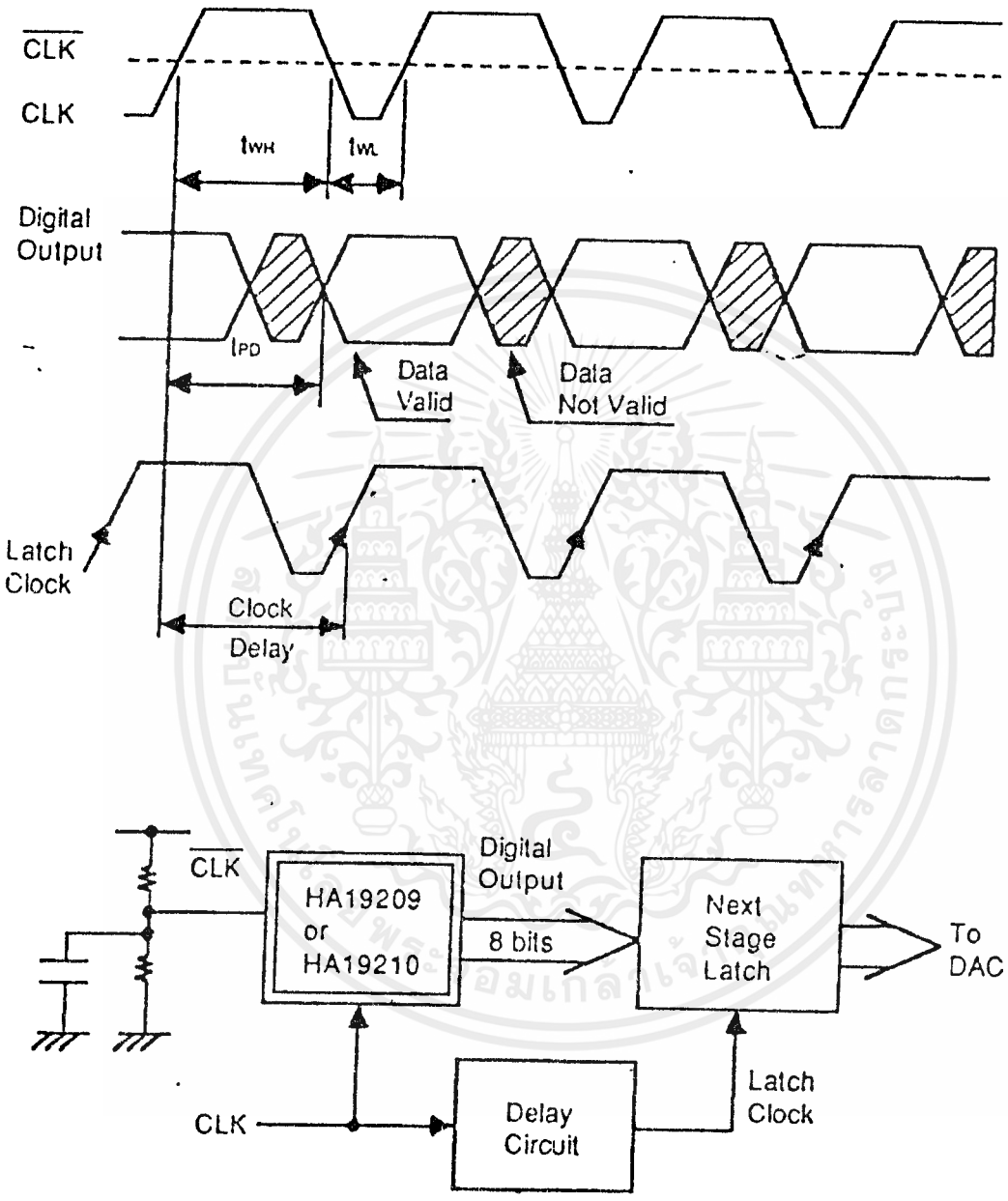


Figure 8-5. Output Data Timing for HA19209/10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ii) HA19211/12/13

The internal digital output latch in the HA19211/12/13 maintains valid data during the transparent 'Sample' phase. This extends the 'data valid' duration at the digital outputs as shown in figure 8-6.

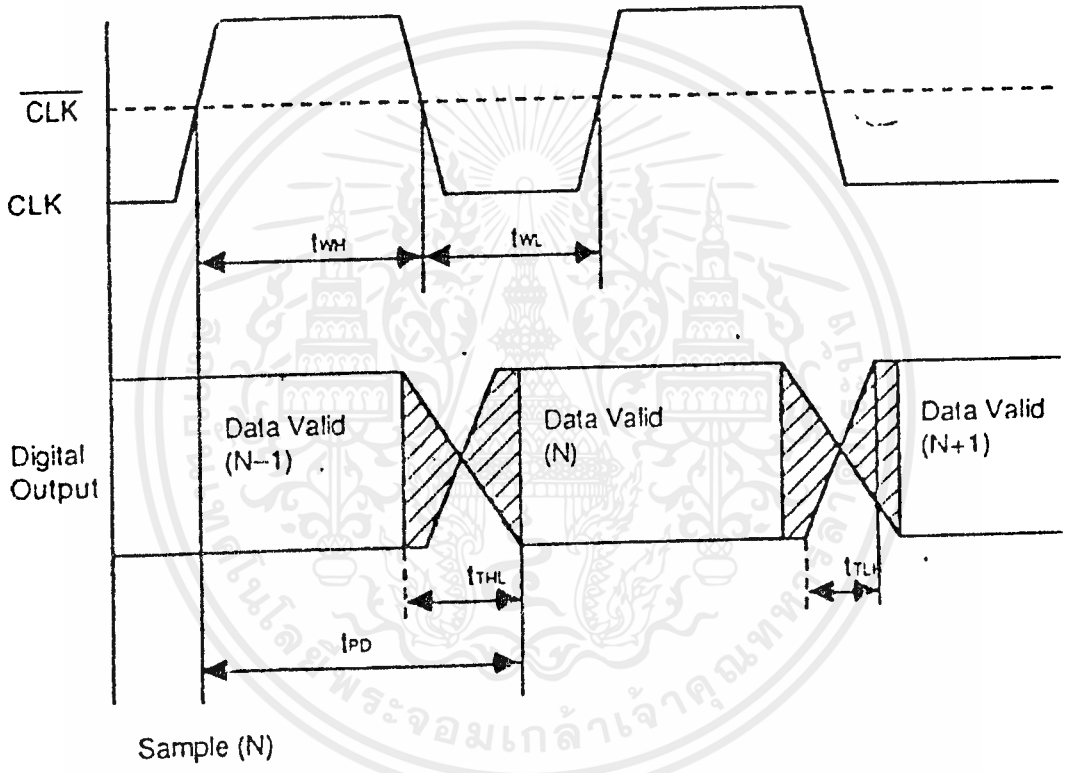


Figure 8-6. Output Data Timing for HA19211/12/13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	13.2V
Input Voltage	3 Vp-p
Output Sink Currents; Pins 1, 3, 5	5 mA
Output Sink Current; Pin 7	2 mA
Package Dissipation (Note 1)	1100 mW
Operating Temperature Range	0°C ~ 70°C
Storage Temperature Range	−65°C to + 150°C
ESD Susceptibility (Note 2)	2 kV
Soldering Information	
Dual-In-Line Package (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics

V_{CC} = 5V; Rset = 680 kΩ; T_A = 25°C; Unless otherwise specified

Parameter	Conditions	Typ	Tested Limit (Note 3)	Design Limit (Note 4)	Units (Limits)
Supply Current	V_{CC} = 5V; Outputs at Logic 1	5.2	10		mAmax
	V_{CC} = 12V; Outputs at Logic 1	5.5	12		mAmax
DC Input Voltage	Pin 2	1.5	1.3 1.8		Vmin Vmax
Input Threshold Voltage	Note 5	70	55 85		mVmin mVmax
Input Discharge Current	Pin 2; V_{IN} = 2V	11	8 16		µAmin µAmax
Input Clamp Charge Current	Pin 2; V_{IN} = 1V	0.8	0.2		mAmin
R_{SET} Pin Reference Voltage	Pin 6; Note 6	1.22	1.10 1.35		Vmin Vmax
Composite Sync. & Vertical Outputs	I_{OUT} = 40 µA; Logic 1	4.5	4.0		Vmin
	I_{OUT} = 1.6 mA; Logic 1	3.6	2.4		Vmin
Burst Gate & Odd/Even Outputs	I_{OUT} = 40 µA; Logic 1	4.5	4.0		Vmin
Composite Sync. Output	I_{OUT} = −1.6 mA; Logic 0; Pin 1	0.2	0.8		Vmax
Vertical Sync. Output	I_{OUT} = −1.6 mA; Logic 0; Pin 3	0.2	0.8		Vmax
Burst Gate Output	I_{OUT} = −1.6 mA; Logic 0; Pin 5	0.2	0.8		Vmax
Odd/Even Output	I_{OUT} = −1.6 mA; Logic 0; Pin 7	0.2	0.8		Vmax
Vertical Sync Width		230	190 300		µsmin µsmax
Burst Gate Width	2.7 kΩ from Pin 5 to V_{CC}	4	2.5 4.7		µsmin µsmax
Vertical Default Time	Note 7	65	32 90		µsmin µsmax

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a package thermal resistance of 110° C/W, junction to ambient.

Note 2: ESD susceptibility test uses the "human body model, 100 pF discharged through a 1.5 kΩ resistor".

Note 3: These parameters are guaranteed and 100% production tested. These limits are not used to calculate outgoing quality levels.

Note 4: Design Limits are guaranteed but not 100% production tested. These limits are not used to calculate outgoing quality levels.

Note 5: Relative difference between the input clamp voltage and the minimum input voltage which produces a horizontal output pulse.

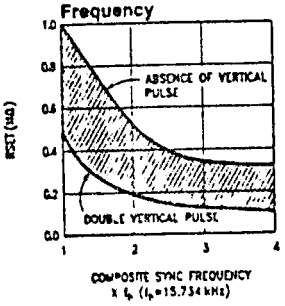
Note 6: Careful attention should be made to prevent parasitic capacitance coupling from any output pin (Pins 1, 3, 5, and 7) to the R_{SET} pin (Pin 6).

Note 7: Delay time between the start of vertical sync (at input) and the vertical output pulse.

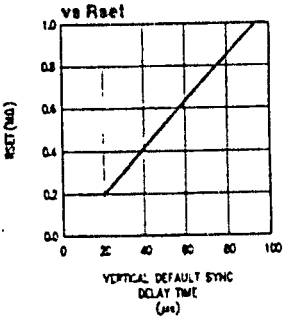
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Performance Characteristics

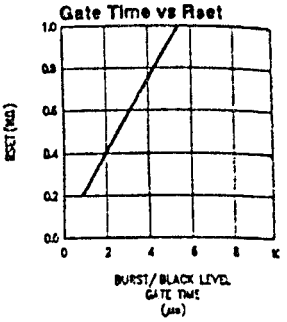
Reset Value Selection vs Composite Sync Frequency



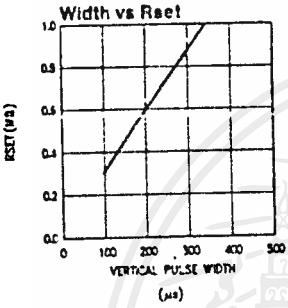
Vertical Default Sync Delay Time vs Reset



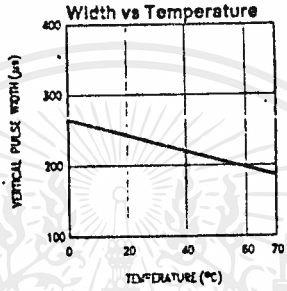
Burst/Black Level Gate Time vs Reset



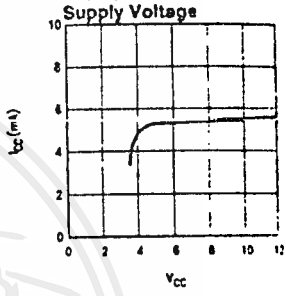
Vertical Pulse Width vs Reset



Vertical Pulse Width vs Temperature



Supply Current vs Supply Voltage



Application Notes

The LM1881 is designed to strip the synchronization signals from composite video sources that are in, or similar to, the N.T.S.C. format. Input signals with positive polarity video (increasing signal voltage signifies increasing scene brightness) from 0.5V (p-p) to 2V (p-p) can be accommodated. The LM1881 operates from a single supply voltage between 5V DC and 12V DC. The only required external components beside power supply and set current decoupling are the input coupling capacitor and a single resistor that sets internal current levels, allowing the LM1881 to be adjusted for source signals with line scan frequencies differing from 15.734 kHz. Four major sync signals are available from the IC: composite sync including both horizontal and vertical scan timing information; a vertical sync pulse; a burst gate or back porch clamp pulse; and an odd/even output. The odd/even output level identifies which video field of an interlaced video source is present at the input. The outputs from the LM1881 can be used to gen-lock video camera/VTR signals with graphics sources, provide identification of video fields for memory storage, recover suppressed or contaminated sync signals, and provide timing references for the extraction of coded or uncoded data on specific video scan lines.

To better understand the LM1881 timing information and the type of signals that are used, refer to *Figure 2(a–e)* which shows a portion of the composite video signal from the end of one field through the beginning of the next field.

COMPOSITE SYNC OUTPUT

The composite sync output, *Figure 2(b)*, is simply a reproduction of the signal waveform below the composite video black level, with the video completely removed. This is obtained by clamping the video signal sync tips to 1.8V DC at Pin 2 and using a comparator threshold set just above this voltage to strip the sync signal, which is then buffered out to Pin 1. The threshold separation from the clamped sync tip is nominally 70 mV which means that for the minimum input level of 0.5V (p-p), the clipping level is close to the halfway point on the sync pulse amplitude (shown by the dashed line on *Figure 2(a)*.) This threshold separation is independent of the signal amplitude, therefore, for a 2V (p-p) input the clipping level occurs at 11% of the sync pulse amplitude. The charging current for the input coupling capacitor is 1.8 mA, whereas the discharge current is only 11 µA, typically. This allows relatively small capacitor values to be used—0.1 µF is generally recommended.

Normally the signal source for the LM1881 is assumed to be clean and relatively noise-free, but some sources may have excessive video peaking, causing high frequency video and chroma components to extend below the black level reference. Some video discs keep the chroma burst pulse present throughout the vertical blanking period so that the burst actually appears on the sync tips for three line periods instead of at black level. A clean composite sync signal can be generated from these sources by filtering the input signal. When the source impedance is low, typically 75Ω, a 680Ω resistor in series with the source and a 510 pF capacitor to ground will form a low pass filter with a corner frequency of 500 kHz. This bandwidth is more than sufficient to pass the sync pulse portion of the waveform; however, any subcarrier content in the signal will be attenuated by almost 40 dB effectively taking it below the comparator threshold. Filtering will also help if the source is contaminated with high frequency noise. The output waveforms will become delayed from between 40 ns to as much as 200 ns due to this filter. This much delay will not usually be significant but it does contribute to the sync delay produced by any additional signal processing. Since the original video may also undergo processing, the need for time delay correction will depend on the total system, not just the sync stripper.

VERTICAL SYNC OUTPUT

A vertical sync output is derived by internally integrating the composite sync waveform *(Figure 3)*. Horizontal sync pulses are not able to charge the integrating capacitor sufficiently because of their short duty cycle, but when the vertical retrace interval is reached, the broad serrated pulse charges the capacitor past a fixed threshold. Once the threshold is reached, the next serration in the sync waveform triggers an R-S flipflop and starts the vertical output pulse at Pin 3. Simultaneously an internal oscillator begins clocking a counter. When a count of eight is reached the vertical output pulse is terminated and the circuit resets. Both the time required to reach the integrator threshold and the period of the oscillator are programmed by an external resistor at Pin 6. For an N.T.S.C. signal with 32 µs between serrations, a 680 kΩ resistor will ensure the vertical output pulse will start coincident with the leading edge of the first vertical serration *(Figure 2c)*. If the resistor value gets too small it becomes possible for the oscillator circuit to time out before the input vertical sync period has ended. When this is the case, the sequence will repeat and a double vertical output pulse will appear. Therefore, the resistor value for a given horizontal scan rate is chosen small enough to trigger the vertical output pulse on the first serration yet not so small as to give a double pulse, rather than attempting to choose a value that gives a specific output pulse width. If the incoming vertical sync is not serrated, the integrating capacitor is allowed to charge to a second threshold which automatically initiates the vertical output pulse sequence. In this instance, the start of the vertical pulse as well as the pulse period will be dependent on the resistor value.

ODD/EVEN FIELD PULSE

An unusual feature of LM1881 is an output level from Pin 7 that identifies the video field present at the input to the LM1881. This can be useful in frame memory storage applications or in extracting test signals that occur only in alternate fields. For a composite video signal that is interlaced, one of the two fields that make up each video frame or picture must have a half horizontal scan line period at the end of the vertical scan—i.e., at the bottom of the picture. This is called the "odd field" or "field 1". The "even field" or "field 2" has a complete horizontal scan line at the end of the field. An odd field starts on the leading edge of the first equalizing pulse, whereas the even field starts on the leading edge of the second equalizing pulse of the vertical retrace interval. *Figure 2(a)* shows the end of the even field and the start of the odd field.

To detect the odd/even fields the LM1881 again integrates the composite sync waveform *(Figure 3)*. A capacitor is charged during the period between sync pulses and discharged when the sync pulse is present. The period between normal horizontal sync pulses is enough to allow the capacitor voltage to reach a threshold level of a comparator that clears a flipflop which is also being clocked by the sync waveform. When the vertical interval is reached, the shorter integration time between equalizing pulses prevents this

Application Notes (Continued)

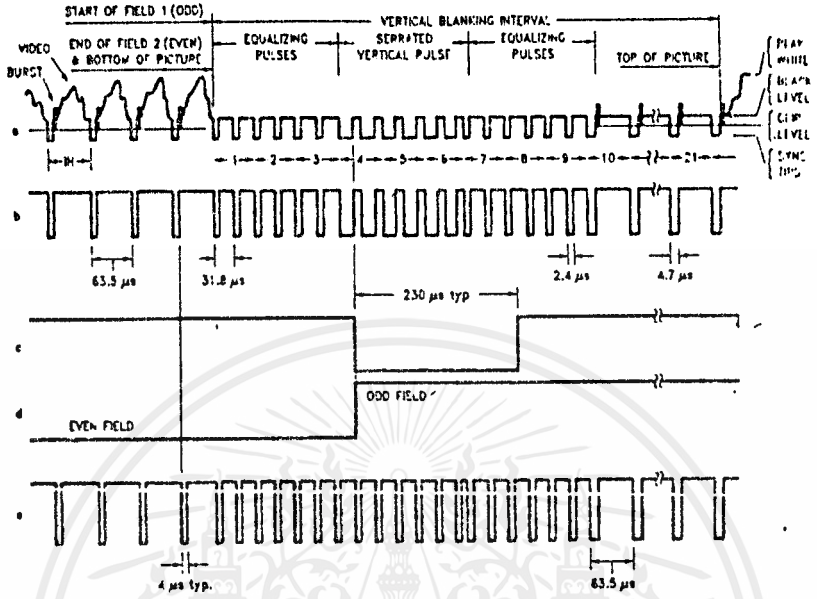
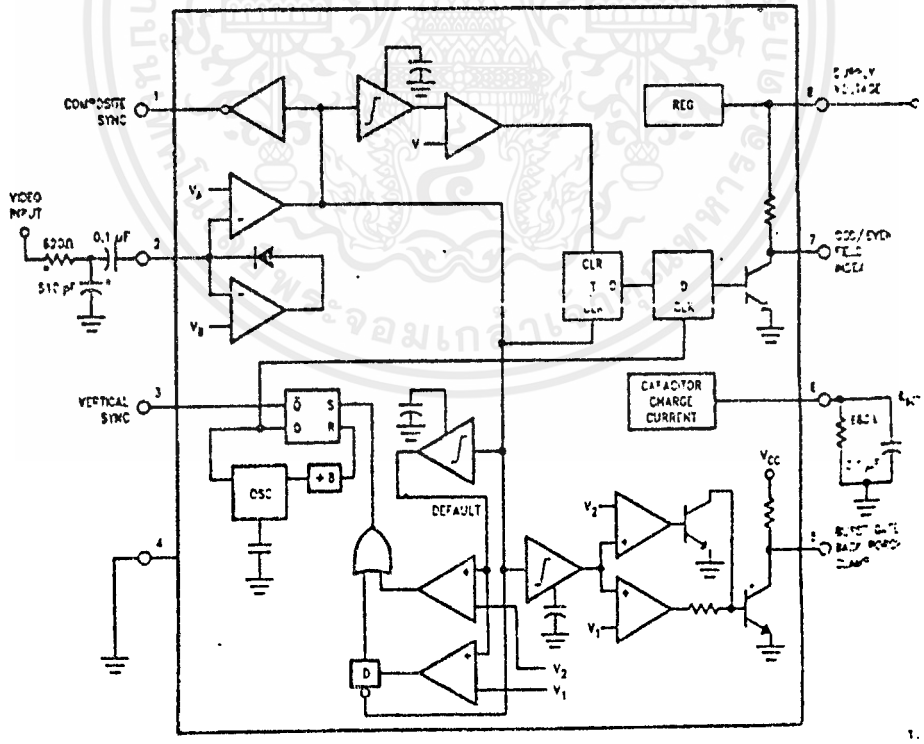


FIGURE 2. (a) Composite Video; (b) Composite Sync; (c) Vertical Output Pulse; (d) Odd/Even Field Index; (e) Burst Gate/Back Porch Clamp



*Components Optional. See Text

FIGURE 3

Application Notes (Continued)

threshold from being reached and the Q output of the flip-flop is toggled with each equalizing pulse. Since the half line period at the end of the odd field will have the same effect as an equalizing pulse period, the Q output will have a different polarity on successive fields. Thus by comparing the Q polarity with the vertical output pulse, an odd/even field index is generated. Pin 7 remains low during the even field and high during the odd field.

BURST/BACKPORCH OUTPUT PULSE

In a composite video signal, the chroma burst is located on the backporch of the horizontal blanking period. This period, approximately 4.8 μs long, is also the black level reference for the subsequent video scan line. The LM1881 generates a pulse at Pin 5 that can be used either to retrieve the chroma burst from the composite video signal (thus providing a subcarrier synchronizing signal) or as a clamp for the DC restoration of the video waveform. This output is obtained simply by charging an internal capacitor starting on the trailing edge of the horizontal sync pulses. Simultaneously the output of Pin 5 is pulled low and held until the capacitor charge circuit times out—4 μs later. A shorter output burst gate pulse can be derived by differentiating the burst output using a series C-R network. This may be necessary in applications which require high horizontal scan rates in combination with normal (60–120 Hz) vertical scan rates.

APPLICATIONS

Apart from extracting a composite sync signal free of video information, the LM1881 outputs allow a number of interesting applications to be developed. As mentioned above, the burst gate/backporch clamp pulse allows DC restoration of the original video waveform for display or remodulation on an R.F. carrier, and retrieval of the color burst for color synchronization and decoding into R.G.B. components. For frame memory storage applications, the odd/even field level allows identification of the appropriate field ensuring the correct read or write sequence. The vertical pulse output is particularly useful since it begins at a precise time—the rising edge of the first vertical serration in the sync waveform. This means that individual lines within the vertical blanking period (or anywhere in the active scan line period) can easily be extracted by counting the required number of transitions in the composite sync waveform following the start of the vertical output pulse.

The vertical blanking interval is proving popular as a means to transmit data which will not appear on a normal T.V. receiver screen. Data can be inserted beginning with line 10 (the first horizontal scan line on which the color burst appears) through to line 21. Usually lines 10 through 13 are not used which leaves lines 14 through 21 for inserting signals, which may be different from field to field. In the U.S., line 19 is normally reserved for a vertical interval reference signal (VIRS) and line 21 is reserved for closed caption data for the hearing impaired. The remaining lines are used in a number of ways. Lines 17 and 18 are frequently used during studio processing to add and delete vertical interval test signals (VITS) while lines 14 through 18 and line 20 can be used for Videotex/Teletext data. Several institutions are proposing to transmit financial data on line 17 and cable systems use the available lines in the vertical interval to send decoding data for descrambler terminals.

Since the vertical output pulse from the LM1881 coincides with the leading edge of the first vertical serration, sixteen positive or negative transitions later will be the start of line 14 in either field. At this point simple counters can be used to select the desired line(s) for insertion or deletion of data

VIDEO LINE SELECTOR

The circuit in *Figure 4* puts out a single video line according to the binary coded information applied to line select bits b0–b7. A line is selected by adding two to the desired line number, converting to a binary equivalent and applying the result to the line select inputs. The falling edge of the LM1881's vertical pulse is used to load the appropriate number into the counters (MM74C193N) and to set a start count latch using two NAND gates. Composite sync transitions are counted using the borrow out of the desired number of counters. The final borrow out pulse is used to turn on the analog switch (CD4066BC) during the desired line. The falling edge of this signal also resets the start count latch, thereby terminating the counting.

The circuit, as shown, will provide a single line output for each field in an interlaced video system (television) or a single line output in each frame for a non-interlaced video system (computer monitor). When a particular line in only one field of an interlaced video signal is desired, the odd/even field index output must be used instead of the vertical output pulse (invert the field index output to select the odd field). A single counter is needed for selecting lines 3 to 14; two counters are needed for selecting lines 15 to 253; and three counters will work for up to 2046 lines. An output buffer is required to drive low impedance loads.

MULTIPLE CONTIGUOUS VIDEO LINE SELECTOR WITH BLACK LEVEL RESTORATION

The circuit in *Figure 5* will select a number of adjoining lines starting with the line selected as in the previous example. Additional counters can be added as described previously for either higher starting line numbers or an increased number of contiguous output lines. The back porch pulse output of the LM1881 is used to gate the video input's black level through a low pass filter (10 kΩ, 10 μF) providing black level restoration at the video output when the output selected line(s) is not being gated through

Typical Applications

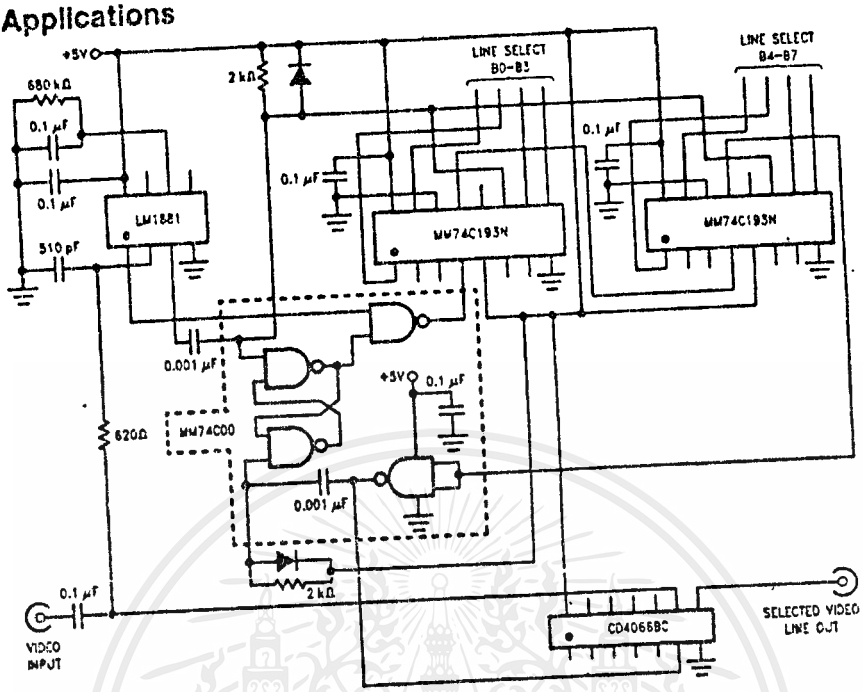


FIGURE 4. Video Line Selector

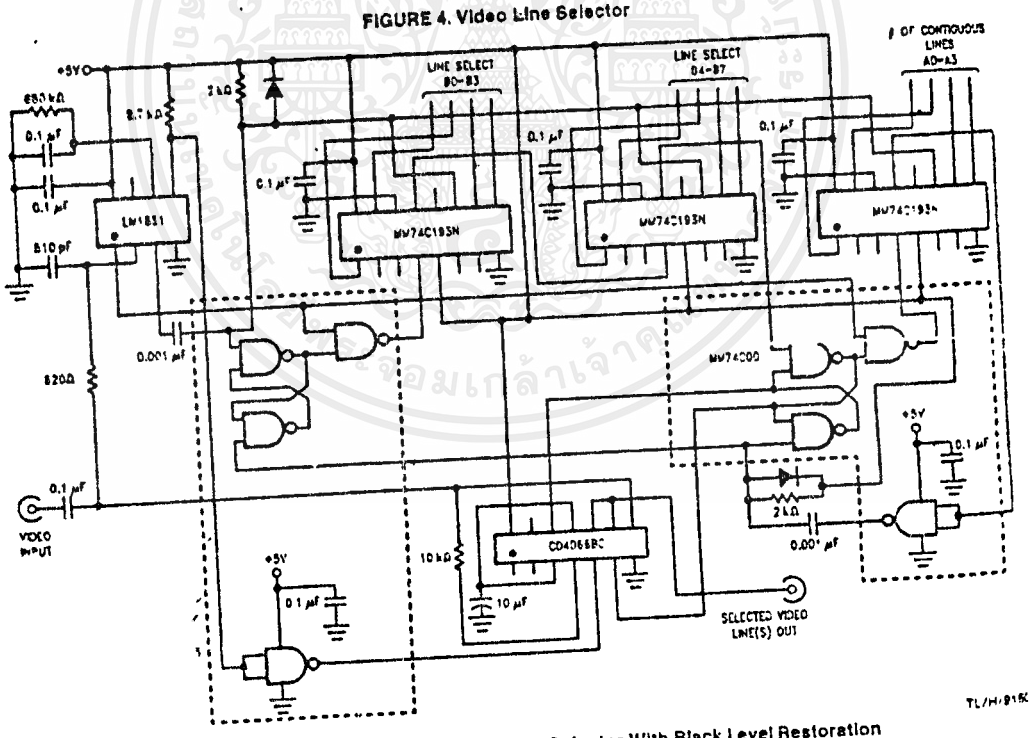


FIGURE 5. Multiple Contiguous Video Line Selector With Black Level Restoration

National Semiconductor Corporation

LM1886 TV Video Matrix D to A

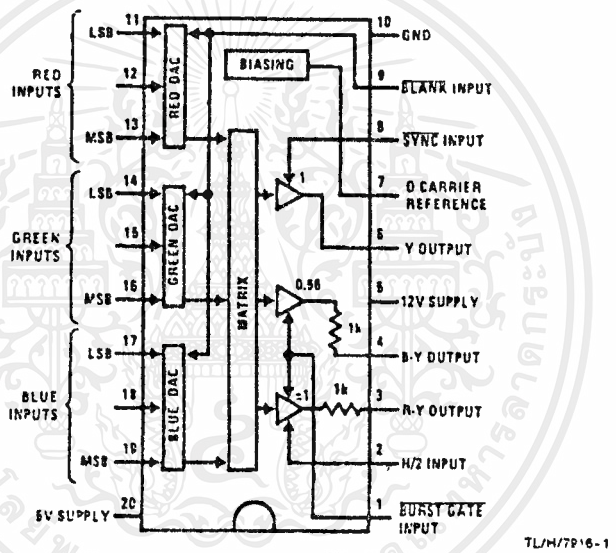
General Description

The LM1886 is a TV video matrix D to A converter which encodes luminance and color difference signals from 3-bit red, green and blue inputs. The luminance output is encoded from the NTSC equation Y = 0.3R + 0.59G + 0.11B and the R-Y and B-Y outputs are weighted to prevent overmodulation. A built-in R-Y and burst gate polarity switch allow European PAL compatible signals to be encoded. All output levels including an RF O Carrier Bias Voltage have been referenced to 5V for direct connection to the LM1889 TV video modulator. When used in combination with the LM1889 and a suitable sync generator, 3-bit, R, G and B information may be encoded to both composite video and RF channel carrier.

Features

- Complete digital-to RF coding with LM1889
- 1-pin PAL/NTSC mode select
- True NTSC matrix
- 8 levels of grey scale
- Allows wide range of colorimetry
- Low power TTL inputs
- Wideband luminance output
- Weighted R-Y, B-Y outputs

Connection Diagram

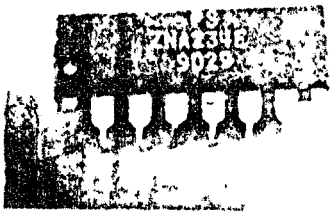


Top View

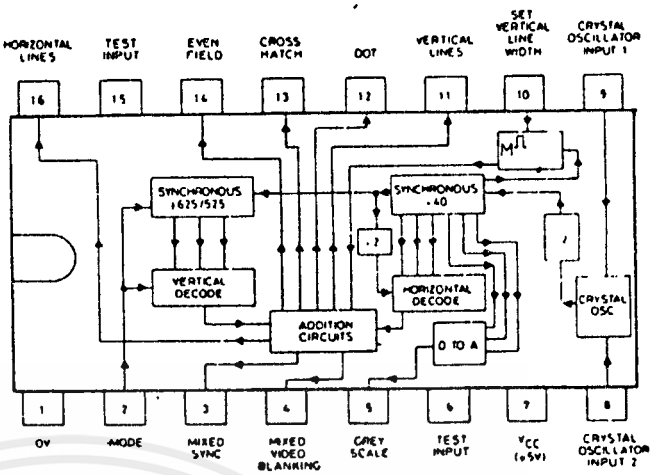
FIGURE 1

Order Number LM1886N
See NS Package Number N20A

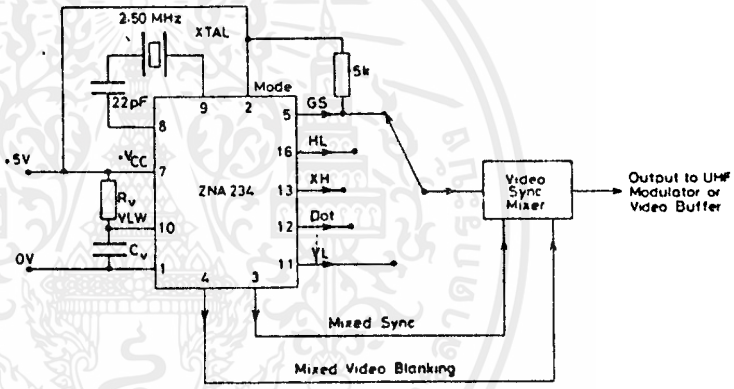
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



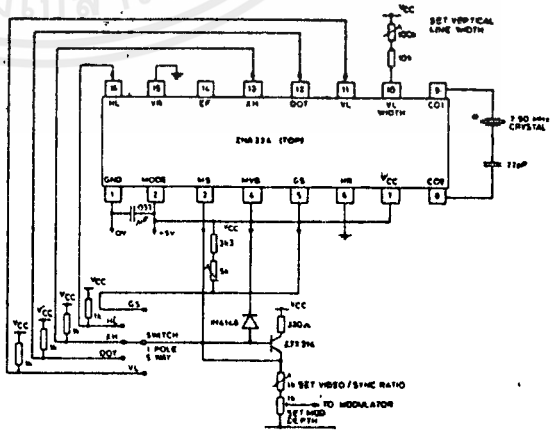
รูปที่ 1 รูปร่างภายนอกของ ZNA234E



รูปที่ 2 โครงสร้างภายในและการจัดขาของ ZNA234E

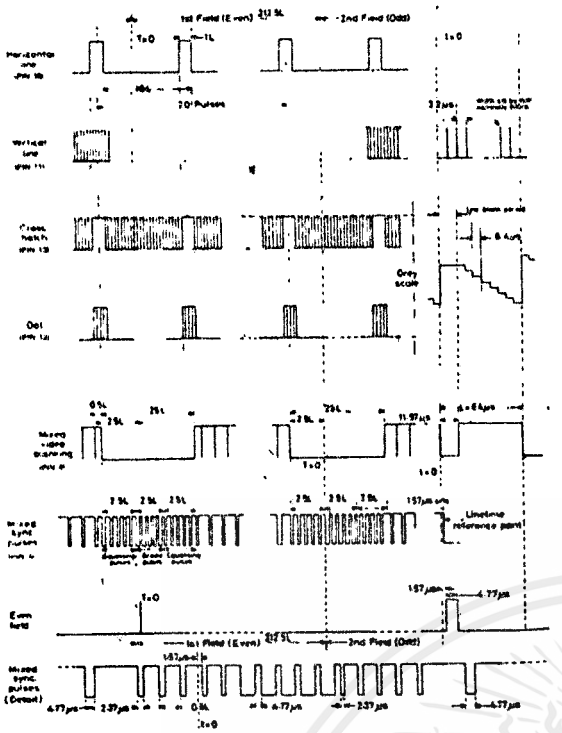


รูปที่ 3 วงจรใช้งานเบื้องต้นของ ZNA234E

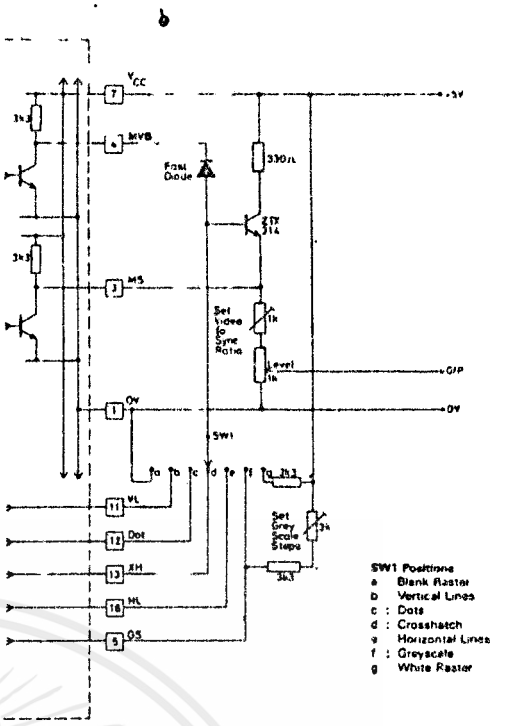


รูปที่ 4 วงจรที่สมบูรณ์ใช้งานได้ของ ZNA234E

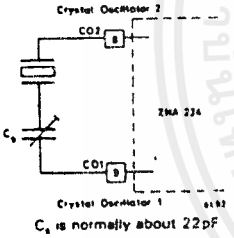
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



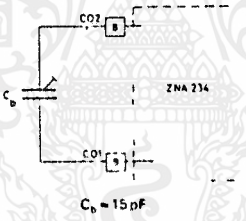
รูปที่ 5 รูปสัญญาณเอาต์พุตของ ZNA234E ในระบบ 625 เส้น



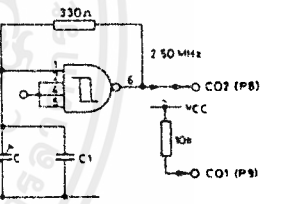
รูปที่ 6 แสดงการต่อวงจรผสมสัญญาณ ซิงค์กับสัญญาณวิดีโออย่างง่าย และตัวต้านทานภายในของ ZNA234E



(ก) สำหรับวงจรที่ต้องการเสถียรภาพ (Crystal 2.5 MHz และทริมเมอร์)

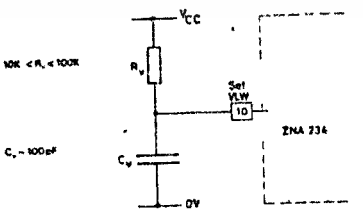


(ข) สำหรับวงจรที่ไม่ต้องการเสถียรภาพดีนัก (ทริมเมอร์ตัวเดียว)



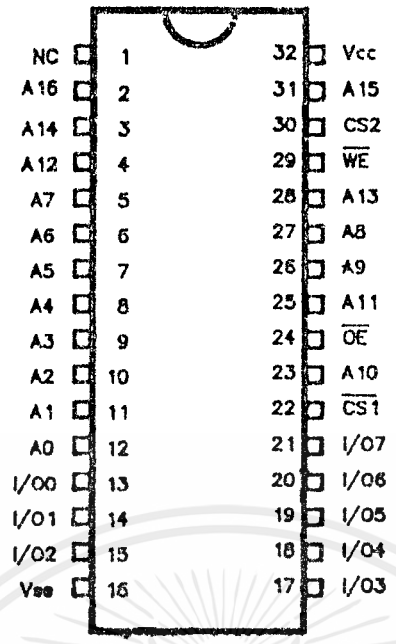
(ค) วงจรออสซิลเลเตอร์อีกแบบหนึ่ง

รูปที่ 7 การจัดวงจรออสซิลเลเตอร์แบบต่าง ๆ



รูปที่ 8 การต่ออุปกรณ์ R_V และ C_V เพื่อกำหนดขนาดความกว้างของเส้นบนจอโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

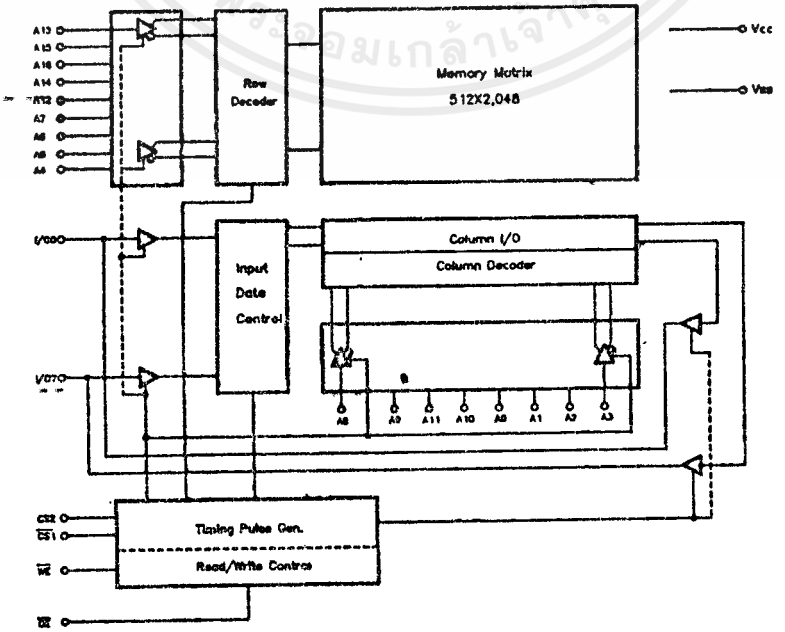


ชื่อสัญญาณของ HM628128

ขา	ชื่อสัญญาณ
A_0-A_{16}	แอดเดรส
I/O_0-I/O_7	อินพุต/เอาต์พุต
$\overline{CS1}$	อีนาเบิลชิพ 1
CS2	อีนาเบิลชิพ 2
$\overline{WE}$	สัญญาณการเขียน
$\overline{OE}$	เอาต์พุตอีนาเบิล
NC	ไม่ใช้งาน
V_{cc}	ไม่บวก
V_{ss}	กราวด์

การจัดสัญญาณเลือกโหมดการทำงานใน HM628128

โหมด	ฟังก์ชัน							
	E	G	PGM	V_{pp}	V_{cc}	A_9	A_{16}	O_7-O_0
Page Date Latch	V_{IH}	V_{IL}	V_{IH}	V_{pp}	V_{cc}	X	X	D_{IN}
Programming One Byte	V_{IL}	V_{IH}	V_{IL}	V_{pp}	V_{cc}	X	X	D_{IN}
Programming Four Byte	V_{IH}	V_{IH}	V_{IL}	V_{pp}	V_{cc}	X	X	HI-Z
Program Inhibit	X	V_{IL}	V_{IL}	V_{pp}	V_{cc}	X	X	HI-Z
	X	V_{IH}	V_{IH}					



บล็อกไดอะแกรมโครงสร้างของ HM628128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า