ปีการศึกษา 2535

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติและระบบควบคุมการสั่งงานทางโทรศัพท์

จัดทำโดย

1. นาย สมบัติ จู้ดาศรี รหัส 34131132 ชั้น 2/1N

2. นาย อำนาจ วงศ์เนตร รหัส 34131140 ชั้น 2/1N

อาจารย์ที่ปรึกษา

อาจารย์ ชวลิต เบญจางคประเสริฐ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2535

ภาควิชา เทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติและระบบควบคุมการสั่งงานทางโทรศัพท์

ผู้จัดทำ

1. นาย อำนาจ วงศ์เนตร 34131132 ET

2. นาย สมบัติ จุดาศรี 34131140 ET

.... อาจารย์ที่ปรึกษา

(........................)

.... กรรมการ

(........................)

.... กรรมการ

(........................)

.... กรรมการ

(........................)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
032589

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติและระบบควบคุมสั่งงานทางโทรศัพท์

นาย อำนาจ วงศ์เนตร

นาย สมบัติ จุดาศรี

อาจารย์ที่ปรึกษา อ.ชวลิต เบญจางคประเสริฐ

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้แสดงให้เห็นลักษณะ โครงสร้างของเครื่องชุมสายสาขาอัตโนมัติและระบบควบคุมสั่งงานทางโทรศัพท์ ระบบควบคุมการสั่งงานทางโทรศัพท์มีความสามารถในการควบคุมโหลดได้จำนวน 8 ช่องควบคุม และส่วนของระบบชุมสายอัตโนมัติสามารถติดต่อกับภายนอกได้จำนวน 1 คู่สาย ระบบติดต่อภายในสามารถติดต่อได้ 4 คู่ สายซึ่งสามารถใช้เป็นระบบอัตโนมัติซึ่งไม่มีโอเปอเรเตอร์ ประหยัดพลังงาน และค่าใช้จ่าย อุปกรณ์ที่ใช้เป็น อุปกรณ์ที่หาได้ง่ายตามท้องตลาด ซึ่งเหมาะแก่การศึกษาและการนำไปใช้ในสำนักงานขนาดเล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRONIC PRIVATE AUTOMATIC BRANCH EXCHANGE AND CONTROL TELEPHONE SYSTEM

Mr. SOMBAT JUDASRI 34131132
Mr. AMNART WAGNNAAT 34131140

Mr. CHAWALID BENJAGNKAPRASERT
(ADVISER)

ABSTRACT

this project present the structure of" PABX" control IN telephone control unit has eight channels lead contraller and PABX has external and 4 internal contatc, alsocan then usc as automatic system witheut operator low cost and energy conswmtion All conponent is wideiy wse and satisty of office automation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง		หน้า
บทคัดย่อ		ก
ABSTRACT		ข
สารบัญ		ค
บทนำ		ง
บทที่ 1	ความรู้ทั่วไปเกี่ยวกับโทรศัพท์	1
	1.1 การสื่อสารทางโทรศัพท์	1
	1.2 KEY TELEPHONE	5
	1.3 มาตราฐานสัญญาณโทรศัพท์	7
	1.4 สัญญาณความถี่ DTMF	9
บทที่ 2	ตู้สาขาโทรศัพท์	10
	2.1 ประเภทของตู้สาขาโทรศัพท์	10
	2.2 ชนิดของตู้สาขาโทรศัพท์	10
	2.3 วิวัฒนาการทางเทคโนโลยีของตู้สาขาโทรศัพท์	11
	2.4 โครงสร้างภายในของตู้สาขาโทรศัพท์	15
	2.5 คุณสมบัติของการบริการพิเศษของตู้สาขาโทรศัพท์	15
บทที่ 3	โครงสร้างและหลักการ	
	3.1 MT 8870	18
	3.2 หลักการสร้างเครื่องชุมสาย	26
บทที่ 4	ผลการทดลอง	
	4.1 ผลการทดลองของวงจรภาคอินพุท	31
	4.2 ผลการทดลองวงจรกำเนิดสัญญาณต่าง ๆ	33
	4.3 ผลการทดลองทางเดินสัญญาณเสียง	34
	4.4 ผลการทดลองวงจรสายนอก	34
ภาคผนวก		
	เอกสารอ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

ปัจจุบันความเจริญก้าวหน้าทางวิทยาศาสตร์และเทคโนโลยี เป็นไปอย่างรวดเร็ว ความเจริญก้าวหน้าเหล่านี้แพร่ขยายไปทั่วโลก โดยต้องการอาศัยการสื่อสาร และการคมนาคม จึงสามารถกล่าวได้ว่าการคมนาคมและการสื่อสาร เป็นสื่อกลางความเจริญก้าวหน้าทั้งมวลในโลก

การสื่อสารมีหลายรูปแบบที่จะกล่าวถึงในที่นี้ คือ การสื่อสารทางโทรศัพท์โทรศัพท์เป็นเครื่องมือสื่อสารที่สะดวกและรวดเร็ว และง่ายต่อการใช้งานตลอดจนค่าใช้จ่ายน้อยกว่าถ้าเปรียบเทียบกับการศึกษาระบบอื่นๆ เช่น โทรเลข ไปรษณีย์ เป็นต้น และในช่วงความเจริญก้าวหน้าในด้านอุตสาหกรรมและธุรกิจต่าง ๆ เกิดขึ้นอย่างมากมายและรวดเร็วจึงทำให้เกิดชุมชนอยู่รวมกันเป็นกลุ่มๆ และปัญหาการติดต่อสื่อสารกันทางด้านโทรศัพท์ก็เริ่มเกิดปัญหากันมากขึ้น เนื่องจากปริมาณของผู้ใช้มากขึ้น จนผู้ให้บริการไม่สามารถที่จะตอบสนองความต้องการของผู้ใช้โทรศัพท์ได้ทัน และในกรณีที่ผู้ให้บริการพยายามเพิ่มคู่สายเพื่อสนองความต้องการนั้น อุปกรณ์ส่วนใหญ่ทางด้านโทรศัพท์ส่วนมากยังต้องนำมาจากต่างประเทศ จึงเป็นการเสียค่าใช้จ่ายมาก ดังนั้นกลุ่มของเราได้ตระหนักในปัญหาดังกล่าวมานี้ จึงได้ร่วมมือกันคิดทำตู้โทรศัพท์แบบ Non Operator PABX ขึ้นมา โดยจะลงทุนต่ำแต่ใช้ประโยชน์ได้สูง ตู้สาขาโทรศัพท์แบบ Non Opertor PABX มีลักษณะคล้ายกับชุมสายขนาดเล็ก หรือที่นิยมเรียกว่าโทรศัพท์อัตโนมัติ เป็นอุปกรณ์โทรศัพท์ที่ใช้ในงานหรือชุมชนขนาดเล็ก หรือตลอดจนครอบครัวที่มีขนาดใหญ่ ซึ่งในการติดต่อวงจรโทรศัพท์ทั้งภายในและภายนอก ทำให้การติดต่อโทรศัพท์ภายในและภายนอกเป็นไปอย่างรวดเร็ว เพิ่มประสิทธิภาพในการติดต่อเป็นอย่างมาก ซึ่งระบบทั่วไปยังต้องใช้ opertor เป็นคนต่อสายภายนอกให้กับเครื่องภายใน จึงเป็นการสิ้นเปลืองพลังงานในการควบคุม และในบางกรณีการส่งข้อมูลหรือข่าวสารของบุคคลเป็นความลับจึงไม่จำเป็นที่จะให้บุคคลอื่นแอบฟังอีกเหตุผลหนึ่งการใช้ opertor เป็นผู้ต่อสายนั้นการทำงานของผู้ต่อสายจะทำงานเป็นระยะเวลาซึ่งไม่สะดวกในการโอนสายตลอด 24 ชั่วโมง ในอีกส่วนหนึ่งของเครื่องควบคุมนี้ยัง

สามารถควบคุมการทำงานของเครื่องใช้ไฟฟ้าในสำนักงาน และครอบครัวขนาดใหญ่ เพื่อเพิ่มประสิทธิภาพในการทำงาน และควบคุมอุปกรณ์ทางโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
ความรู้ทั่วไปเกี่ยวกับโทรศัพท์

1.1 การสื่อสารทางโทรศัพท์

โทรศัพท์ ก็คือ เครื่องมือสื่อสารเชื่อมโยงน้ำเสียง และ คำพูดระหว่างบุคคลซึ่งอยู่ ณ สถานที่แห่งหนึ่งกับบุคคลที่ต้องการติดต่อด้วย ณ สถานที่อีกแห่งหนึ่ง ให้สามารถพูดจาโต้ตอบกันได้ประดุจบุคคลทั้งสองอยู่ใกล้ชิดกัน ส่วนประกอบของการสื่อสารทางโทรศัพท์แบ่งออกเป็น

1.1.1 เครื่องโทรศัพท์

สิ่งแรกที่ท่านมีและมองเห็นได้ชัด ก็คือ ตัวเครื่องโทรศพท์ที่ว่างอยู่บนโต๊ะทำงานของท่านมีปากพูดหูฟังสำหรับยกขึ้นมาให้ท่านพูดและยังมีหน้าปัดสำหรับหมุนหมายเลข เพื่อหมุนหมายเลขที่ท่านต้องการและประสงค์จะพูดด้วย

1.1.2 สายโทรศัพท์หรือข่ายโทรศัพท์

จากตัวเครื่องโทรศัพท์มีสายโทรศัพท์อย่างน้อย 1 คู่ หรือ 2 เส้น เพื่อเชื่อมโยงและเป็นสื่อนำกระแสคลื่นจากไมโครโฟนปากพูดไปยังลำโพงและหูฟังของผู้รับ ณ เครื่องโทรศัพท์ปลายทางอีกเครื่องหนึ่งได้ เพื่อจะให้การใช้โทรศัพท์จากเครื่องหนึ่ง ไปอีกเครื่องหนึ่งพูดติดต่อกันได้สะดวก โดยมิถูกรบกวนจากผู้เช่ารายอื่น และไม่ประสงค์จะให้ผู้เช่ารายอื่นได้ยินการสนทนาระหว่างท่านกับผู้ที่ประสงค์จะพูดด้วย เครื่องโทรศัพท์แต่ละเครื่องแต่ละหมายเลขจึงต้องมีสายโทรศัพท์เป็นของตนเองคู่หนึ่งโดยเฉพาะ ไม่เกี่ยวกับผู้เช่ารายอื่น และ เครื่องโทรศัพท์ทุกเครื่องจะต้องมีสายโยงโดยตรงไปยังชุมสาย

1.1.3 ชุมสายโทรศัพท์หรือเครื่องชุมสาย

ที่เรียกเว่าสายก็เพราะ สายทุกคู่ของแต่ละหมายเลขจะไปปรากฎ เป็นหัวหมุดรอคอยการต่อเชื่อมระหว่างผู้เรียก และผู้ถูกเรียกเป็นคู่ ๆ กัน ถ้าเป็นชุมสายแบบใช้พนักงานต่อพนักงานสลับสายก็จะเป็นผู้เสียบสายต่อให้ ถ้าเป็นชุมสายแบบอัติโนมัติเครื่องต่อโทรศัพท์ซึ่งประกอบด้วยเครื่องกลไกทางไฟฟ้ามากมายก็จะทำหน้าที่ต่อให้

วิวัฒนาการของชุมสายโทรศัพท์

ในระยะแรกที่มีการใช้โทรศัพท์นั้น ระบบการต่อสายแบบ Manual Swithch Board พนักงานสลับสายจะเป็นผู้เสียบสายจากเครื่องโทรศัพท์ต่างๆ ต่อเข้าหากันเมื่อมีเลขหมายโทรศัพท์เพิ่มมากขึ้นการต่อสายแบบนี้ เกิดความยุ่งยากมาก ชุมสายโทรศัพท์รุ่นแรกนั้นทำงานโดยอาศัย Pulse จากเครื่องโทรศัพท์ไปควบคุมอุปกรณ์ต่อสาย (Switching Equipment) ให้ทำงานเป็นจังหวะ ๆ ตามตัวเลขที่ผู้ใช้โทรศัพท์หมุน ระบบนี้ยังมีใช้อยู่ทั่วไป เรียกว่าระบบ Step by Step

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ Strowger ถึงแม้ว่าระบบ Step by Step จะมีราคาถูกและทำงานได้ผลดีก็ตาม แต่ก็ยังทำงานช้า และ ประสิทธิภาพต่ำไม่สามารถให้บริการใหม่ ๆ ได้ และ ที่สำคัญที่สุด คือ ไม่สามารถทำงานได้ผลดีในเขตที่มีการใช้โทรศัพท์มาก (High telephone traffic area) เช่นในเมืองหลวงและชุมชนใหญ่ ๆ

การวิวัฒนาการระบบชุมสายโทรศัพท์ขั้นต่อไป คือ ชุมสายระบบ Crossbar ซึ่งได้มีการเปลี่ยนแปลงที่สำคัญจากระบบเดิม คือ ในระบบ Step by Step นั้น ชุมสายโทรศัพท์ที่ใช้ Pulse ที่ได้รับจากเครื่องโทรศัพท์ แต่จะต้องเป็นตัวต่ออุปกรณ์ตามขั้นตอนเพื่อให้สามารถต่อโทรศัพท์สองหมายเลขเข้าหากันได้ ส่วนในระบบ Crossbar ชุมสายจะเก็บ (Store) Pulse ทุกตัวที่หมุนไว้ก่อนจนครบแล้วจึงต่อหมายเลขเข้าหากัน ด้วยวิธีนี้ การต่อโทรศัพท์รวดเร็วขึ้นกว่าเดิมมาก อุปกรณ์ที่ใช้เก็บ Pulse เรียกว่า Register และอุปกรณ์ที่ใช้ควบคุมการต่อเลขหมาย เรียกว่า Marker

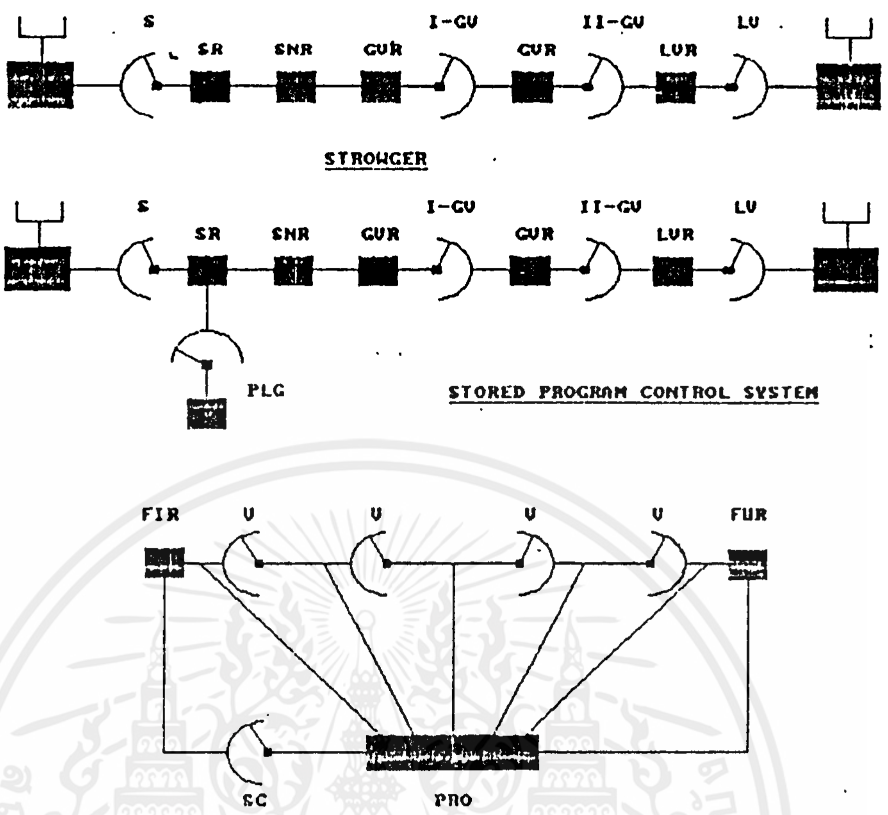
ในการใช้โทรศัพท์แต่ละครั้ง Register และ Marker จะทำงานเป็นระยะเวลาสั้น ๆ เฉพาะช่วงที่รับ Pulse และต่อเลขหมายเท่านั้น เมื่อเสร็จแล้วก็ว่างและสามารถไปรับ Pulse และต่อการใช้โทรศัพท์รายอื่นๆ ต่อไป ดังนั้นจะเห็นว่า Register และ Maker จำนวนไม่กี่ตัวสามารถทำหน้าที่ต่อสายได้ สำหรับชุมสายขนาดใหญ่ที่มีการใช้โทรศัพท์สูงเนื่องจากมีการใช้อุปกรณ์สำหรับควบคุมร่วมกันนั่นเอง บางครั้งจึงนิยมเรียกระบบแบบนี้ว่าระบบ Common Control ในชุมสายระบบนี้มีอุปกรณ์ที่เรียกว่า Translator ซึ่งสามารถ Translate จุดต่อคู่สายของโทรศัพท์เลขหมายใดเลขหมายหนึ่งไปอยู่ที่ตำแหน่งใด ๆ เป็นการชั่วคราวได้ โดยไม่จำเป็นต้องมีจุดต่อประจำตลอดไป เรื่องเช่นนี้ชุมสาย Step by Step ทำไม่ได้

ชุมสายแบบ Crossbar มีคุณสมบัติเด่นกว่าชุมสายแบบ Step by Step หลายประการเช่น

1. สามารถลดขนาด พื้นที่ ที่ติดตั้งได้มากเพราะ Switch ทำงานอย่างมีประสิทธิภาพมากขึ้น
2. ตัว Crossbar switch ไม่ยุ่งยากในการบำรุงรักษา
3. ระบบ Common Control ควบคุมการทำงานของอุปกรณ์ทั้งชุมสาย สามารถให้บริการใหม่ๆ ได้ในราคาพอสมควร
4. อุปกรณ์มี Noise ต่ำ
5. มี Alternative Routing

ชุมสายระบบ CROSSBAR มีระบบการทำงานดังรูป 1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

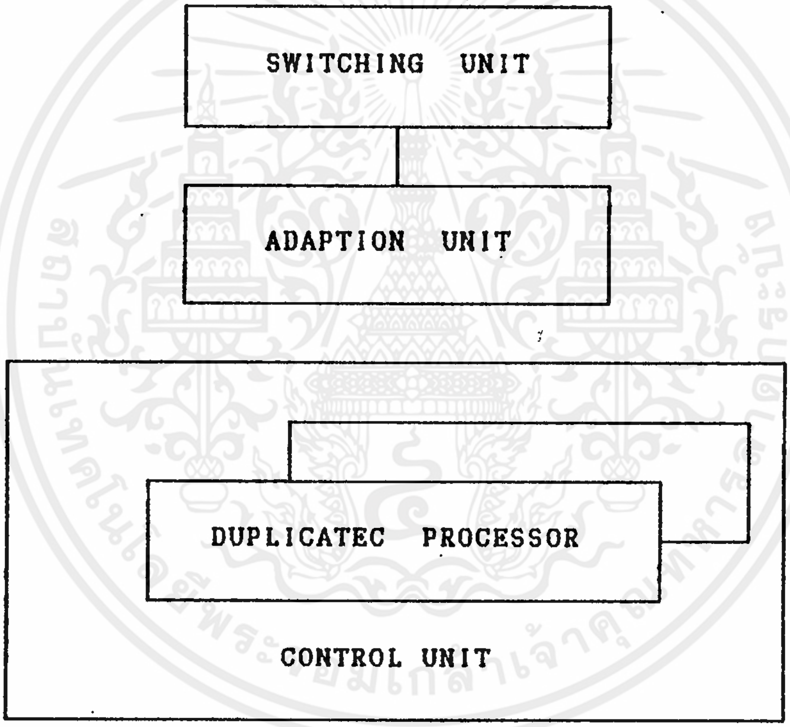


รูปที่ 1.1 แสดงระบบการทำงานของชุมสายระบบครอสบาร์

S	=	Line finder
GV	=	Group selector
LV	=	Final selector
SR	=	Finder relay set
SNR	=	Cord circuit relay set
GVR	=	Group selector relay set logic and Memory unit
LVR	=	Final -Selector Relay set
V	=	Switches
FIR	=	Signal receiving and Signal sending unit incoming
FUR	=	Signal receiving and Signal sending unit outgoing
SE	=	Scanner
PRO	=	Processor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิวัฒนาการของชุมสายโทรศัพท์ยุคต่อมากอาจกล่าวได้ว่า เป็นยุคของสายระบบอิเล็กทรอนิกส์ (Electronic Switching System) หลายประเทศที่มีความก้าวหน้าทางกิจการโทรศัพท์ได้ตกลงใจรับหลักการระบบทำงานของชุมสายแบบนี้ โดยการเพิ่มชุมสายใหม่ หรือขยายเลขหมายของชุมสายเก่าด้วยชุมสายแบบอิเล็กทรอนิกส์ทั้งหมดโครงสร้างโดยกว้าง ๆ ของชุมสาย Electronic Switching System ได้แสดงไว้ดังรูปที่ 1.2



รูปที่ 1.2 แสดงโครงสร้างของชุมสาย Electronic Switching

ชุมสาย Electronic Switching System มี Line Scanner ที่จะตรวจสภาพของทุก ๆ หมายเลข 5 ครั้งต่อวินาที ถ้าพบว่าเครื่องโทรศัพท์เครื่องใดเครื่องหนึ่งถูกยกหูขึ้นจะตรวจสอบที่สายนั้นถึง 100 ครั้งต่อวินาที จนกระทั่งได้รับ Pulse จากการหมุนหรือรับสัญญาณกดปุ่มครบทุกตัว หลังจากนั้นวงจร Logic และ Memory จะหาเส้นทางต่อให้ และส่ง Instruction ไปที่ Switching Network เพื่อทำหน้าที่ต่อจริงๆ รายการทางเทคนิคของชุมสายElectronic Switching System ที่สำคัญมีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Switching Unit
2. Control Unit
3. Dimension and Ambient Conditions
4. Adaptation to Enviroment

ระบบ Electronic Switching System เมื่อเปรียบเทียบกับระบบ Crossbar

1. ใช้ Floor space น้อยลง
2. เสียงรบกวนน้อยกว่า เนื่องจากไม่ใช้ Rotary Switch หรือ Relay
3. บำรุงรักษาง่าย
4. อุปกรณ์ที่ใช้เป็นแบบ Plug-in ช่วยให้ติดตั้งได้เร็วกว่า
5. ชุมสายแบบ Electronic Switch System สามารถใช้ส่ง Data ได้
6. บริการพิเศษ เช่น Push-Button Dialling , Addreaviated เป็นต้น
7. ระบบ Redunacy ซึ่งป้องกัน Down time
8. สามารถให้ข้อมูลได้ทันที เช่น การวัด Traffic, change, Fault rate

KEY TELEPHNE

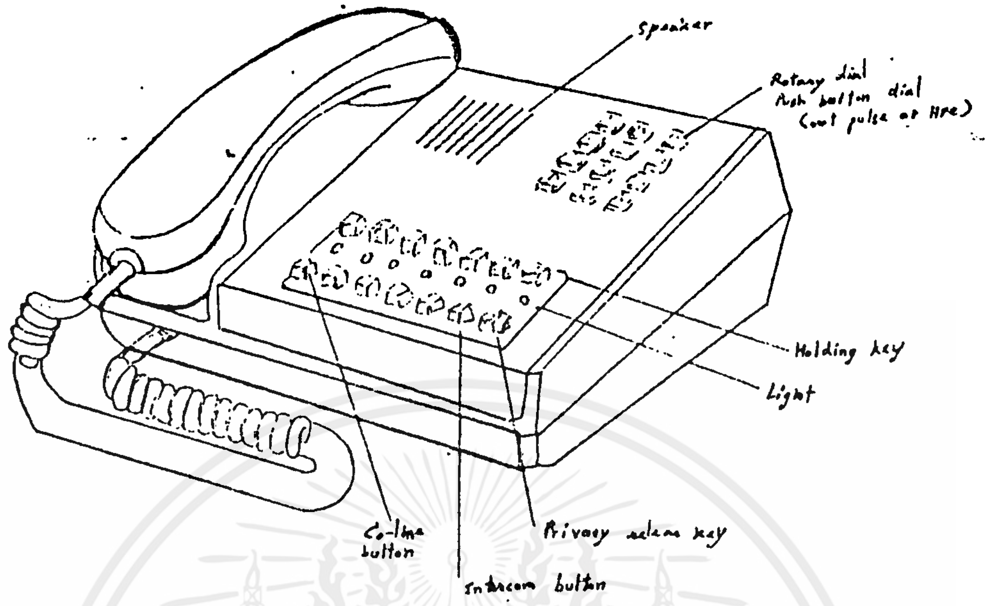
Key Telephone เป็นระบบโทรศัพท์ชนิดหนึ่งซึ่งนิยมใช้กันในปัจจุบัน ตามบริษัทหรือสำนักงาน ซึ่งระบบเหมาะสำหรับขยายคู่สายโทรศัพท์ภายในบริษัท หรือสำนักงานได้เป็นอย่างดี ซึ่งการทำงานของระบบนี้ จะยกตัวอย่างการทำงานของระบบ Key Telephone ระบบหนึ่งมากล่าว

Push Button ที่อยู่บน Key Telephone นอกจากจะประกอบไปด้วย Button Release และ Hook Release แล้วก็จะมีส่วนที่เป็น Push Button เป็นที่สำคัญอีก 3 ส่วน คือ

1. ส่วนที่ใช้สำหรับ Co-line
2. Holding
3. Intercom Holding

ดังแสดงในรูปที่ 1.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การทำงานของ Key Telephone

ก.Co or PBX Incoming Calls

เมื่อมีการเรียกเข้ามายัง Co -lines จะแสดงให้รู้โดยจะมี Buzzer ดังขึ้นและหลอดไฟจะติด หรือ Buzzer ดังขึ้นพร้อมกับสัญญาณไฟ ก็แสดงว่าสัญญาณเรียกเข้า มาจึงทำการกดปุ่ม Co-line พร้อมยกหูขึ้น และสอบถามหมายเลขที่ผู้เรียกเข้ามาต้องการแล้วทำการต่อหมายเลขตามที่ผู้เรียกต้องการ เมื่อใช้ Co-line เรียบร้อยแล้วจึงทำการวางหูบน Hook Release ซึ่งทำให้ Push Button ของ Co-line กลับอยู่สภาพเดิมโดยอัตโนมัติและสัญญาณไฟก็จะดับลง

ข.Co or PBX outing calls

เมื่อมีสัญญาณเรียกออกเราจะเริ่มทำการยกหูขึ้นและกด line Pick - up ให้ตรงคู่สายที่ต้องการ เมื่อได้ยิน dial tone ก็หมุนหน้าปัด (Dial) ตามหมายเลขผู้เรียกต้องการ (หรือบางระบบอาจเพียงต่อ line ให้ผู้เรียก แล้วผู้เรียกจะหมุนหมายเลขที่ต้องการเอง

ค. Holding or PBX lines

หากต้องการ "Hold" Co หรือ PBX line call เมื่อใช้โทรศัพท์ภายในก็กด Push Button Hold แล้วกด Push Button Co-line (EX)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง. <u>การทำงานกรณีที่ Power ไม่เพียงพอ</u>

เมื่อ Power ไม่เพียงพอจะทำให้ Signal indicating lamp, Buzzer และ Holding line unit ไม่ทำงานนั้น Key Telephone จำเป็นต้องออกแบบให้ทำงานได้อย่างต่อเนื่องแม้ว่า Power จะไม่เพียงพอ Co-line จะทำการ Outgoing Call และ Incoming Call ได้

<u>การติดตั้ง Key Telephone</u>

ก. Key telephone จะติดตั้งอยู่บนโต๊ะ และ Cable connector ของ Key Telephone จะต่อเข้ากับ Distribution Connector โดยใช้ Plug หรือ Jack

ข. Telephone Number จะมีเรียบร้อยแล้วเมื่อโทรศัพท์ออกมาจากโรงงานแต่หากจะเปลี่ยน Number โทรศัพท์บางเครื่องจะต้องเปลี่ยนก่อนทำการติดตั้ง

ค. หากสถานที่ตั้งอยู่ห่างจาก Central Line มากกว่า 1.5 แล้วไปปรับ Plugของ Key Telephone Circuit เป็น Plugged "OUT"

<u>มาตรฐานสัญญาณโทรศัพท์</u>

สัญญาณโทรศัพท์เป็นสิ่งจำเป็นในการใช้งานโทรศัพท์ ดังนั้น เพื่อให้เครื่องโทรศัพท์ใช้งานร่วมกันได้ จึงได้กำหนดมาตรฐานของสัญญาณโทรศัพท์ขึ้นเพื่อบอกสภาวะการใช้งานของเครื่องโทรศัพท์ สัญญาณต่าง ๆ ได้แก่

<u>สัญญาณแนวกรม (Dial Tone)</u>

เป็นสัญญาณความถี่ขนาด 425 H_z ทำการส่งต่อเนื่องกัน ใช้บอกให้ฝ่ายเรียกเริ่มทำการหมุนหรือกดหมายเลข เพื่อการเรียกออกได้

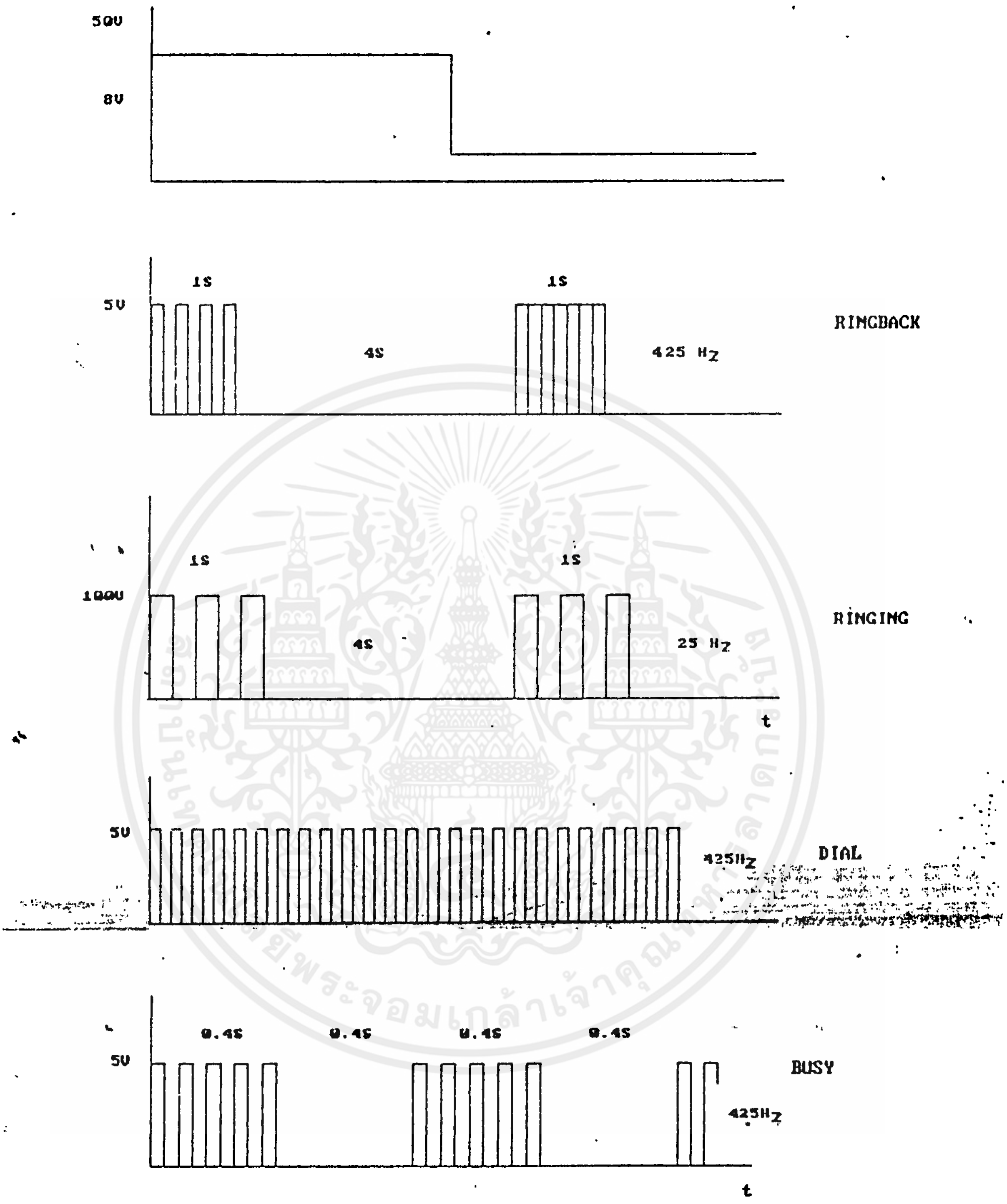
<u>สัญญาณเรียกกลับ (Ring Back Tone)</u>

เป็นสัญญาณความถี่ขนาด 425 H_z ทำการส่ง 1 วินาที และหยุด 4 วินาที สลับกันไปเพื่อบอกให้ฝ่ายเรียกรู้ว่าเรียกคู่สายได้แล้วเพียงแต่รอฝ่ายรับมารับสายเพื่อทำการสนทนาติดต่อกัน

<u>สัญญาณกระดิ่ง (Ringing Tone)</u>

เป็นสัญญาณความถี่ประมาณ 425 H_z ทำการส่ง 1 วินา และหยุดที่ 4 วินาทีสลับกันไปเช่นเดียวกับสัญญาณเรียกกลับ แต่จะมีระดับแรงไฟสูงกว่า เพื่อบอกให้ฝ่ายรับทราบว่ามีการเรียกเข้ามาเพื่อทำการยกหูแล้วสนทนาติดต่อกันต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.4 สัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ห้องสมุดคณะวิศวกรรมศาสตร์

สัญญาณความถี่ DTMF (DIAL TONE MULTI FREQUENCY)

ระบบสัญญาณโทรศัพท์ DTMP(Dial Tone Multi Frequeney) ซึ่งในปัจจุบันนี้เป็นที่แพร่หลายที่เรียกกันตามท้องตลาดว่า โทรศัพท์กดปุ่มนั้นในการส่งข้อมูลหลักตัวเลขในการใช้เรียกหมายเลขนั้น ตัวเลขเหล่านี้จะถูกแปลงและส่งเป็นในรูปของรหัสความถี่ (Tone Codes) สองความถี่พร้อมกันในย่านของความถี่เสียง (300 - 3400 H_z)พร้อมกันตามมาตรฐานสัญญาณโทรศัพท์ที่กำหนดโดยCCITT มีมาตรฐานดังตารางข้างล่างนี้

ความถี่ (H_z)	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ห้องสมุดคณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทที่ ๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
032589

ตู้สาขาโทรศัพท์

ประเภทของตู้สาขาโทรศัพท์

ตู้สาขาโทรศัพท์แบบ Private Branch Exchange หรือเรียกย่อว่า PBX เป็นอุปกรณ์ชุมสายโทรศัพท์ชนิดหนึ่ง ทำหน้าที่คล้ายชุมสายโทรศัพท์แบบใช้พนักงานต่อในการติดต่อคู่สายในหรือเลขหมายภายนอก ตู้สาขาโทรศัพท์แบบ Manual จะต้องใช้พนักงานสลับสายโทรศัพท์

ตู้สาขาโทรศัพท์อัตโนมัติ (Private Automatic Branch Exchange) หรือเรียกย่อว่า PABX เป็นตู้สาขาโทรศัพท์ชนิดที่สามารถต่อคู่สายโทรศัพท์ภายใน สามารถต่อกับสายขององค์การโทรศัพท์เพื่อให้ได้สัญญาณให้หมุนจากชุมสายโทรศัพท์และสามารถหมุนเลขหมายภายนอกได้ตามต้องการ

ดังนั้น ตู้สาขาโทรศัพท์มีหน้าที่ในการติดต่อระหว่างสายภายในด้วยกันและระหว่างสายภายในกับภายนอกได้ การทำงานของตู้สาขาโทรศัพท์จะเหมือนกับชุมสายโทรศัพท์ คือ ใช้สัญญาณกระดิ่งในการเรียกใช้การหมุนหน้าปัดหรือการกดปุ่มเพื่อเป็นรหัสในการกำหนดจุดหมายของการต่อสายโทรศัพท์

ตู้สาขาโทรศัพท์ยังมีความสามารถพิเศษกว่าชุมสายโทรศัพท์อีกหลายประการ เช่น สามารถโอนสายที่เรียกมาจากภายนอกให้ต่อกับเครื่องใดเครื่องหนึ่งก็ได้ สามารถตัดจากสายภายในออกไปสู่ภายนอกได้ โดยใช้รหัสเพียงเบอร์เดียว นอกจากนั้นตู้สาขาโทรศัพท์อิเล็กทรอนิกส์ใหม่จะมีหน้าที่การทำงานในการอำนวยความสะดวกให้ผู้ใช้อีกมากมาย

ชนิดของตู้สาขาโทรศัพท์

แบ่งตู้สาขาโทรศัพท์ตามการใช้งานเป็น

1. PBX (Private Branch Exchange)เป็นตู้สาขาที่ใช้พนักงานเป็นผู้สลับสาย เป็นตู้สาขาโทรศัพท์แบบง่าย ๆ ราคาถูก นิยมใช้ในหอพัก โรงแรม เป็นต้น

2. KTS (Key Telephone System)เป็นระบบโทรศัพท์ที่ตัวเครื่องรับโทรศัพท์มีปุ่มกดมากกว่าโทรศัพท์ธรรมดา สามารถกดเลือกสายได้จากเครื่องรับโทรศัพท์จึงไม่จำเป็นต้องมีพนักงานสลับสาย ระบบโทรศัพท์ชนิดนี้ จะต้องมีตู้สาขาโทรศัพท์ เช่นเดียวกัน ส่วนมานิยมใช้ในสำนักงานและธุรกิจขนาดเล็กและกลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. PABX (Private Automatic Branch Exchance) เป็นตู้สาขาโทรศัพท์อัตโนมัติสามารถใช้กับเครื่องรับโทรศัพท์แบบธรรมดา ทั้งชนิดหมุนหน้าปัดและแบบกดปุ่มความถี่ได้ ขนาดใหญ่มักจะมีพนักงานสำหรับรับสายนอก เพื่อโอนต่อไปยังสายภายในการโทรออกจากสายในไปสู่ภายนอกสามารถทำได้โดยอัตโนมัติ

นอกจากนั้นยังสามารถแบ่งชนิดตู้สาขาออกตามหลักการทำงานของวงจร คือ

1. ตู้สาขาโทรศัพท์แบบครอสบาร์ใช้สวิทช์แม่เหล็กไฟฟ้าในการติดต่อคู่สาย

2. ตู้สาขาโทรศัพท์แบบ SPC (Stored Program Control) ใช้โปรแกรมในการกำหนดหน้าที่การทำงานของระบบ หรือถ้าจะแบ่งตามวิธีการติดต่อคู่สายหรือการสวิทช์สามารถแบ่งออกได้เป็น 2 ชนิด คือ

1. แบบ Space Divisionเป็นการใช้วิธีการสลับสาย โดยตัดต่อคู่สายของโทรศัพท์โดยตรง มีโครงสร้างที่ง่ายเมื่อเปรียบเทียบกับแบบ Time Division และส่วนใหญ่ใช้กับตู้สาขาโทรศัพท์ขนาดเล็กและขนาดกลาง

2. แบบ Time Division เป็นการสลับสายโดยอาศัยเทคนิคแบบดิจิตอลกล่าวคือใช้วิธีแบ่งช่วงเวลา (Time Slot) ให้กับคู่สายที่ต้องการติดต่อกัน

และถ้าจะแบ่งขนาดของตู้สาขาโทรศัพท์ ซึ่งดูจากจำนวนสายภายใน (Extension Line) หรือจำนวนสายของเครื่องรับโทรศัพท์สูงสุดที่สามารถต่อกับตู้สาขาโทรศัพท์ได้ อาจจะยึดถือเกณฑ์ต่อไปนี้

ขนาดเล็ก	Ext < 16
ขนาดกลาง	16 < Ext < 50
ขนาดใหญ่	50 < Ext < 200
ขนาดใหญ่มาก	Ext < 200

<u>วิวัฒนาการของเทคโนโลยีของตู้สาขาโทรศัพท์</u>

เทคโนโยีของตู้สาขาโทรศัพท์นั้นได้มีการพัฒนาตนเองมาตามลำดับ ซึ่งอาจจะรวบรวมมีการพัฒนาทางด้านฮาร์ดแวร์ได้ดังนี้ คือ

1. ตู้สาขาโทรศัพท์ระบบ Manual
2. ตู้สาขาโทรศัพท์แบบใช้อุปกรณ์เครื่องกลไฟฟ้า
3. ตู้สาขาโทรศัพท์ระบบอิเล็กทรอนิกส์

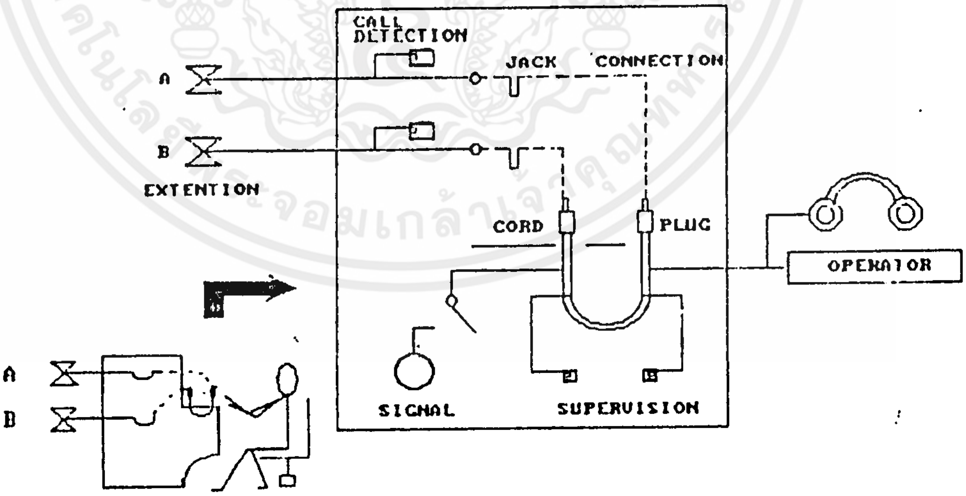
ต่อไปจะกล่าวถึง รายละเอียดโดยสังเขปของตู้สาขาโทรศัพท์แบบต่าง ๆ ดังกล่าวนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตู้สาขาโทรศัพท์ระบบ Manual

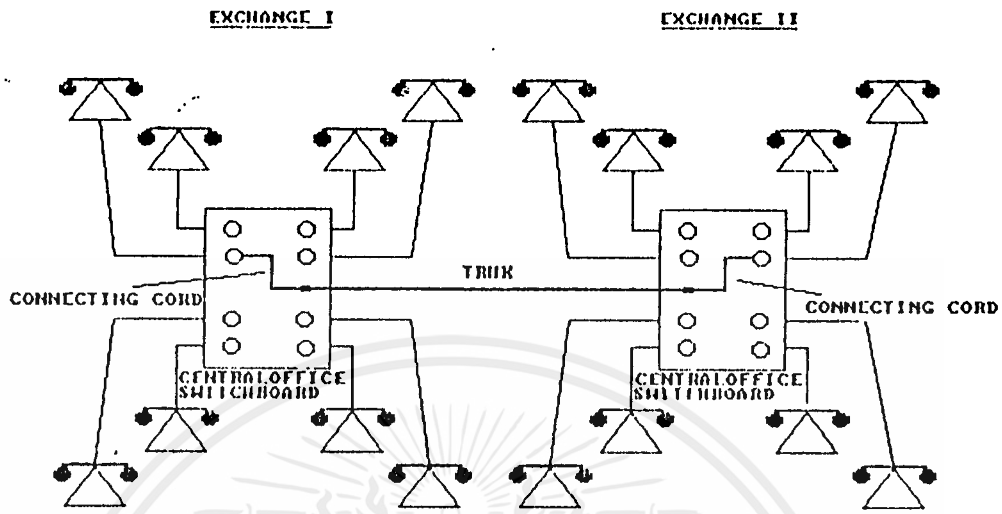
ตู้สาขาโทรศัพท์แบบนี้เป็นแบบดั้งเดิมที่ใช้กันในสมัยแรก ๆ ลักษณะของตัวตู้สาขานั้นจะจัดทำอยู่ในรูปแผงขั้วสายโทรศัพท์ จะมีขั้วสายโทรศัพท์ของสายภายใน (Extension) กับสายภายนอก (Trunk) มารวมกันอยู่ และโอเปอร์เรเตอร์จะทำหน้าที่รับสายทั้งภายในและภายนอก จากนั้นก็จะทำการต่อสายให้ตามความต้องวการของผู้เารียกเข้ามาก การต่อสายก็จะทำการต่อไปโดยใช้สายโยง (Cord)ที่ทำไว้ใช้งานโดยเฉพาะโยงระหว่างขั้วายโทรศัพท์ที่ต้องการติดต่อกัน รูปที่ 2.1 แสดงกรณีที่เป็นการติดต่อกันระหว่างสายภายใน สำหรับรูปที่ 2.2 แสดงกรณีของการติดต่อกันระหว่างโทรศัพท์ขึ้นอยู่กับตู้สาขาโทรศัพท์คนละตู้ ซึ่งกรณีนี้จะต้องผ่านสายภายนอกจากตู้หนึ่งไปยังอีกตู้หนึ่ง

ตู้สาขาโทรศัพท์ระบบ Manual นี้เป็นแบบที่ง่ายที่สุดมีต้นทุนการผลิตต่ำและไม่ต้องการเทคโนโลยีสูง แต่มีข้อเสียในการใช้งาน กล่าวคือ การต่อสายนั้นจะต้องผ่านโอเปอร์เรเตอร์ในอัตราส่วนที่สูงเมื่อเปรียบเทียบกับระบบใหม่ที่มีเทคนิคในการให้บริการที่ดีกว่า นอกจากนั้นความสะดวกในการใช้งานก็อยู่ในระดับต่ำ เพราะไม่มีความสามารถพิเศษอะไรทั้งสิ้น



รูปที่ 2.1 การต่อสายของตู้สาโทรศัพท์ระบบ Manual กรณีที่ต่อสายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 การต่อสายระหว่างโทรศัพท์ที่ขึ้นอยู่กับตู้สาขาโทรศัพท์คนละตู้โดยผ่านสายภายนอก

ตู้สาขาโทรศัพท์แบบใช้อุปกรณ์เครื่องกลไฟฟ้า

ตู้สาขาแบบนี้ เป็นตู้สาขาโทรศัพท์อัตโนมัติ แบบที่ใช้อุปกรณ์เครื่องกลไฟฟ้า (Elec tromechanical device)ในการตอบสนองสัญญาณเรียกต่าง ๆ และ ต่อสายให้ตามหมายเลขที่เรียกเข้ามา ตู้สาขาที่ใช้ฮาร์ดแวร์ประเภทนี้ ได้แก่แบบ Step-by-Step ซึ่งมีความสามารถจำกัดมาก อย่างไรก็ตามตู้สาขาทั้งสองแบบนี้ใช้การเคลื่อนไหวทางกลในการตอบสนองสัญญาณเรียก นอกจากนั้นจุดสัมผัสก็เป็นจุดสัมผัสเชิงกล ดังนั้นจึงมีอายุใช้งานและความเชื่อถือได้จำกัดตัวอุปกรณ์จะมีขนาดใหญ่และการบำรุงรักษาทำได้ลำบาก ในปัจจุบันตู้สาขาทั้ง สองแบบไม่มีการผลิตใหม่แล้ว ส่วนที่ใช้อยู่ตามที่ต่าง ๆ นั้นจะมีอายุมากกว่า 5 ปีขึ้นไปทั้งสิ้น เพราะในระยะหลังนี้ตู้สาขาโทรศัพท์อิเล็กทรอนิกส์ที่ใช้เทคโนโลยีแบบใหม่ซึ่งดีกว่าในหลาย ๆ ด้านได้ เข้ามาแทนที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

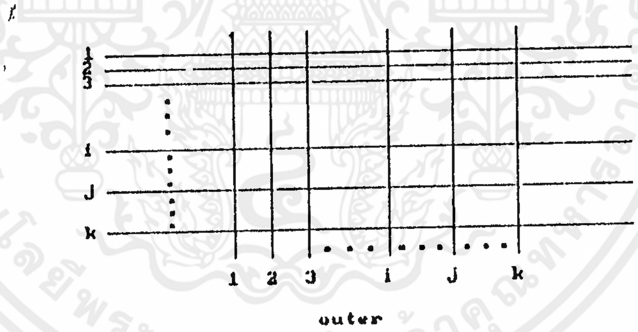
ตู้สาขาโทรศัพท์อิเล็กทรอนิกส์

ตู้สาขาโทรศัพท์อิเล็กทรอนิกส์แบบนี้ เป็นแบบที่ใช้อุปกรณ์อิเล็กทรอนิกส์มาแทนรีเลย์ในการตัดต่อวงจรทั้งหลาย จากการพัฒนาของเทคโนโลยีทางด้านการผลิต ICSI และ VISI ได้ทำให้ขนาดของอุปกรณ์เล็กลงตามลำดับ ในขณะเดียวกันการใช้ ไมโครโปรเซสเซอร์ในการควบคุมการทำงานของระบบ ก็ทำให้ตู้สาขาระบบนี้มีความสามารถพิเศษเพิ่มขึ้นอีกหลายประการและเป็นที่นิยมใช้ในปัจจุบัน ในตู้สาขาโทรศัพท์อิเล็กทรอนิกส์นี้ ยังแบ่งย่อยออกเป็น 2 ชนิด ตามวิธีการสลับสายดังนี้คือ

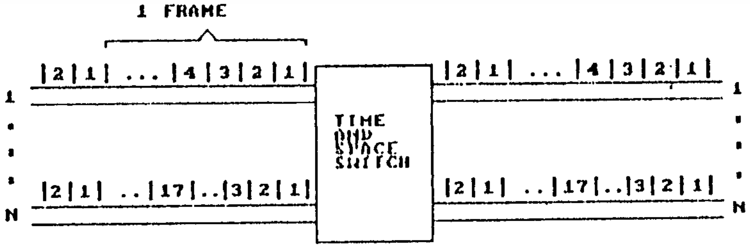
1. แบบ Space Division

2. แบบ Time Division

แบบ Space Division นั้นเป็นการใช้วิธีการสลับโดยตัดต่อคู่สายของโทรศัพท์โดยตรง ดังนั้น ตู้สาขาโทรศัพท์แบบ Manual สายก็ดี แบบ Step -by -Step และแบบครอสบาร์ก็ดี ล้วนแต่เป็น Space Division หรือ ที่เรียกว่าเป็นแบบอนาล็อกนี้ก็จะใช้สวิทช์อิเล็กทรอนิกส์ในการตัดต่อ



รูปที่ 2.3 แสดงหลักการทำงานของตู้สาขาแบบ Space division



รูปที่ 2.4 แสดงหลักการทำงานของตู้สาขาแบบ Time division

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบ TDM (Time Division Modulation) เป็นแบบที่ใช้การตัดต่อคู่สายโดยใช้วงจรอิเล็กทรอนิกส์ แบบดิจิตอลสลับไปตั้งแต่เครื่องแรกจนหมดแล้วกลับมาทำใหม่อีก ในลักษณะที่เรียกว่า แบบมัลติเพลกซ์ (Multiplexer) ลักษณะการทำงานดังแสดงไว้ในรูปที่ 2.4

โครงสร้างภายในของตู้สาขาโทรศัพท์

ตู้สาขาโทรศัพท์ ซึ่งเป็นตู้สาขาโทรศัพท์ขนาดเล็ก จะมีโครงสร้างภายในเหมือนกับตู้สาขาโทรศัพท์อัตโนมัติซึ่งใช้ไมโครคอมพิวเตอร์ควบคุมการทำงานอยู่ภายใน จะมีโครงสร้างดังแสดงในรูป 2.5

ตู้สาขาโทรศัพท์จะมีทั้งสายภายในและสายภายนอก สายภายในจะต่อไปยังเครื่องรับโทรศัพท์ที่ต่ออยู่ภายในระบบ ส่วนสายภายนอกจะหมายถึง สายขององค์การโทรศัพท์หรือสายจากตู้สาขาอื่นทั้งสายภายในและภายนอกจะต่อเข้าไปยังสวิทชิ่งเนตเวิร์ค (Switching network) ซึ่งเป็นศูนย์กลางการสลับสายทำหน้าที่ตัดต่อคู่สาย ให้เครื่องโทรศัพท์ภายในสามารถสนทนากันได้หรือติดต่อให้คู่สายภายในต่อกับสายภายนอก เป็นต้นนอกจากนั้น แหล่งกำเนิดสัญญาณหน้าปัดสัญญาณเรียกกลับสัญญาณไม่ว่างก็จะต่อเข้ากับสวิทช์ซิ่งเนตเวิร์คนี้เพื่อให้สามารถส่งสัญญาณไปให้โทรศัพท์แต่ละเครื่องได้

ดังที่กล่าวมาแล้วว่าตู้สาขาโทรศัพท์จะต้องควรตรวจการยกหูโทรศัพท์รับการหมุนหมายเลขสัญญาณโทรเข้าจากสายภายนอก การตรวจสถานะของโทรศัพท์จะเป็นหน้าที่ของวงจร Line Circuit (LC) และ วงจร Outgoing Trunk (OT) สถานะของสายจะถูกส่งผ่านไปให้หน่วยควบคุมกลางของระบบ ซึ่งเป็นไมโครคอมพิวเตอร์ เพื่อทำการวิเคราะห์และส่งสัญญาณออกไปควบคุมสวิทซิ่งเนตเวิร์คอีกทีหนึ่ง

การทำงานของไมโครคอมพิวเตอร์ จะเป็นไปตามโปรแกรมที่จัดไว้ในหน่วยความจำการทำงานของตู้โทรศัพท์ และความสามารถของตู้สาขาโทรศัพท์ จะถูกกำหนดโดยโปรแกรมนี้ ดังนั้น ระบบที่ใช้ไมโครคอมพิวเตอร์เป็นหน่วยควบคุมกลางมักจะถูก เรียกกว่าเป็นระบบโทรศัพท์ชนิด STOREPROGRAM CONTROL หรือ ที่เรียกย่อว่าระบบ SPC ซึ่งใช้โปรแกรมหรือซอฟท์แวร์ในการควบคุมการทำงาน

คุณสมบัติการบริการพิเศษของตู้สาขาโทรศัพท์

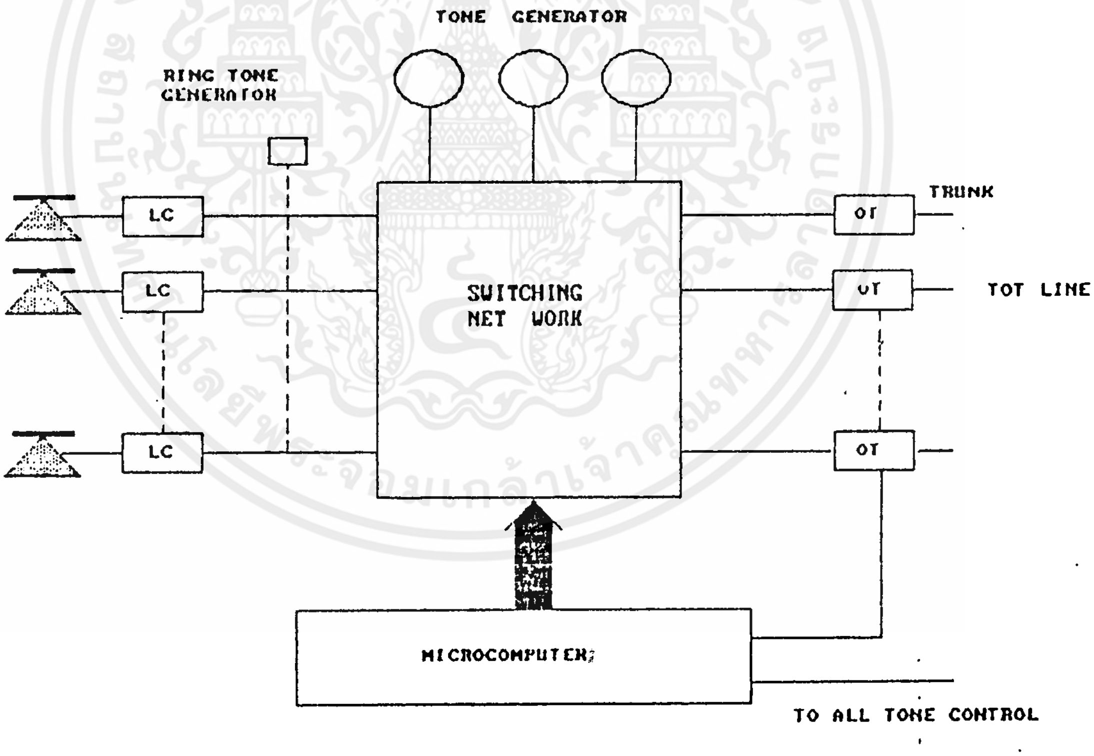
ตู้สาขาโทรศัพท์อัตโนมัติ นอกจากจะมีหน้าที่ในการสลับสายให้เครื่องโทรศัพท์ภายในสามารถติดต่อกันได้แล้ว ยังมีคุณสมบัติอื่น ๆ ที่อำนวยความสะดวกในการใช้งานอีกได้แก่

เอกสารนี้เป็นเอกสาร... การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. การเรียกออกภายนอก เมื่อต้องการติดต่อกับสายภายนอก เช่น สายจากองค์การโทรศัพท์ก็สามารถทำได้โดยการหมุนรหัสที่กำหนดให้ระบบ เช่น "0" ตู้สาขาโทรศัพท์จะตรวจดูสายนอกที่ว่างและทำการต่อสายในกับสายนอกนั้นให้อย่างอัตโนมัติ

2. การโอนสาย เมื่อมีการเรียกจากสายนอกเข้ามายังตู้สาขา โทรศัพท์จะทำการส่สายภายนอกเข้ากับสายภายในเครื่องใดเครื่องหนึ่งที่กำหนดไว้ เมื่อเครื่องนั้นรับสายก็สามารถโอ' สายนอกนั้นไปให้สายภายในเครื่องอื่นได้

3. หมุนหมายเลขทวนเมื่อหมุนหมายเลขโทรศัพท์ โดยเฉพาะการติดต่อกับสายภายนอ ถ้าเครื่องปลายทางไม่ว่างและต้องการหมุนหมายเลขนั้นซ้ำ อีกครั้งก็สามารถทำได้โดยการหมุนรหั ที่กำหนดตู้สาขาโทรศัพท์จะหมุนหมายเลขสุดท้ายให้เองได้อย่างอัตโนมัติ



รูปที่ 2.5 โครงสร้างของตู้สาขาโทรศัพท์อิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การจำหมายเลขหมายเลขโทรศัพท์ที่มีการใช้งานบ่อย ๆ สามารถบันทึกเก็บไว้ในหน่วยความจำของตู้สาขาโทรศัพท์ เมื่อต้องการหมุนหมายเลขก็ใช้วิธีหมุนรหัสที่กำหนด

5. การเรียกกลับ เมื่อโทรไปหาเครื่องโทรศัพท์อื่นแต่สายไม่ว่าง ถ้าต้องการให้มีการเรียกกลับโดยอัตโนมัติ ก็ใช้วิธีหมุนรหัสที่กำหนด เมื่อเครื่องโทรศัพท์นั้นว่างนั้นว่างตู้สาขาโทรศัพท์จะโทรมา เรียกผู้ใช้พร้อมกับ โทรไปยังเครื่องโทรศัพท์หมายเลข ที่ต้องการเองโดยอัตโนมัติ

6. การรับสายแทนกัน เมื่อโทรศัพท์เครื่องข้าง ๆ ถูกเรียก แต่ยังไม่มีผู้รับสายเราสามารถรับสายนั้นได้โดยการหมุนรหัสที่กำหนด

7. Night transfer การโอนการรับสายนอกเวลาราชการไปให้เครื่องโทรศัพท์เครื่องใดเครื่องหนึ่งโดยเฉพาะ เช่น เครื่องที่ตู้ยามสามารถทำได้โดยการหมุนรหัสที่กำหนด

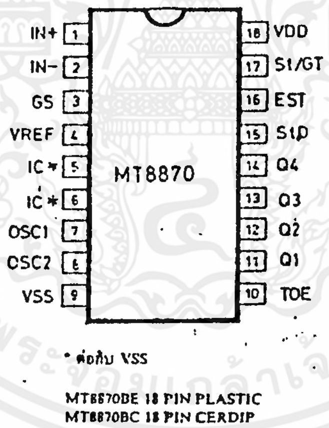
8. Follow me ในกรณีที่ไม่อยู่และต้องการโอนการเรียกไปยังเครื่งอหมายเลขอื่นก็สามารถทำได้โดย การกดรหัสที่กำหนดตามด้วยหมายเลขเครื่องโทรศัพท์ที่ต้องการโอนไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT 8870
ไอซีถอดรหัสความถี่ของโทรศัพท์ชนิดกดปุ่ม (DTMF)

เมื่อเอ่ยถึงไอซีทางโทรศัพท์ ช่างหรือวิศวกรส่วนใหญ่มักจะส่ายหน้า สาเหตุก็เนื่องมาจากบ้านเราไม่ค่อยมีผู้นำเข้ามาจำหน่ายหายาก คู่มือไม่มี ขาดการเผยแพร่ทั้ง ๆ ที่ในปัจจุบันโทรศัพท์มีความสำคัญกับชีวิตประจำวันของเรา อย่างมากมายและ นับวันก็จะยิ่งทวีความสำคัญเพิ่มมากขึ้นทุกที และ อุตสาหกรรมทางด้านโทรศัพท์และ การสื่อสารก็ขยายตัวขึ้นอย่างรวดเร็ว ดังนั้นช่างหรือวิศวกรอย่างพวกเราก็หน้าที่จะมาศึกษาเอาไว้ เพื่อจะได้นำมาใช้งานได้ในโอกาศต่อไป.

ก่อนอื่นขอให้ความหมายของคำว่า "ถอดรหัสความถี่โทรศัพท์" อันหมายถึงการแปลงสัญญาณความถี่ซึ่งเกิดจากการกดปุ่มตัวเลขของโทรศัพท์ ชนิดกดปุ่ม (ชนิด Tone หรือ DTMF) ให้เป็นระบบตัวเลขทางดิจิตอล ซึ่งไอซี MT 8870 ใช้แปลงความถี่โทรศัพท์ให้เป็นเลขฐานสอง ขนาด 4 บิต...



รูปที่ 1 แสดงรายละเอียดขาของ MT8870

ในยุคก่อนการออกแบบวงจรถอดรหัสความถี่ของโทรศัพท์ มักใช้ไอซีจำพวกเฟสล็อกลูป ซึ่งสร้างปัญหาสารพัด ไม่ว่าเรื่องของความถี่ที่เปลี่ยนแปลงไป การปรับแต่งวงจร ขนาดของวงจรที่ใหญ่เพราะต้องใช้ไอซีจำนวนมาก...

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>คุณสมบัติของ MT8870</u>

* เป็นตัวรับและถอดรหัสความถี่ (DTMF receiver)
* กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
* สามารถตั้งอัตราการขยายภายในตัวไอซีได้
* สามารถปรับการ์ไทม์ (Grard time) ได้
* เป็นไอซีคุณภาพสูง

<u>การนำ MT8870 ไปใช้งาน</u>

* นำไปใช้งานด้านรีโมตคอนโทรล
* เครื่องป้องกันโทรศัพท์ทางไกล
* ใช้ในงานเกี่ยวกับเครดิตการ์ด
* ใช้งานร่วมกับคอมพิวเตอร์
* ใช้ในเครื่องชุมสายขนาดย่อย หรือ PABX
* ใช้กับงานทางด้านโทรศัพท์ทั่วไป
* เครื่องกันขโมย
* การควบคุมอุปกรณ์ทางโทรศัพท์
* ใช้ทำเครื่องสอบถามทางโทรศัพท์

<u>โครงสร้างของ MT 8870</u>

โครงสร้างภายในของ MT 8870 ประกอบไปด้วยวงจรกรองความถี่และวงจรถอดรหัสฟังก์ทางดิจิตอลเป็นไอซีที่สร้างโดยใช้เทคโนโลยี ISC^2-CMOS ในส่วนของวงจรกรองความถี่ใช้เทคนิคของสวิตช์คาปาซิเตอร์ฟิลเตอร์สำหรับกรองความถี่สูงและความถี่ต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิตอลเพื่อตรวจจับและรหัสทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิต และ เช็คช่วงที่สัญญาณเข้ามาส่วนภาคอินพุตเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้โดยต่ออุปกรณ์ภายนอกเอาต์พุตเป็นวงจรแลตช์ 3 สถานะ รูปที่2 แสดงโครงสร้างภายในของ MT 8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชั่นการทำงานภายใน MT8870

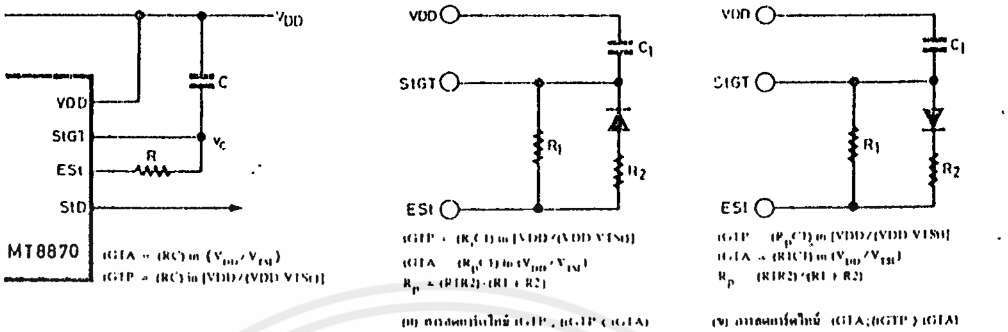
ภายใน MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ...

* ภาคกรองความถี่ (Filter section)
* ภาคถอดรหัส (Decoder section)
* ภาคตรวจสอบสัญญาณ (Steering circuit)
* ภาคกำเนิดความถี่ (Oscillator)

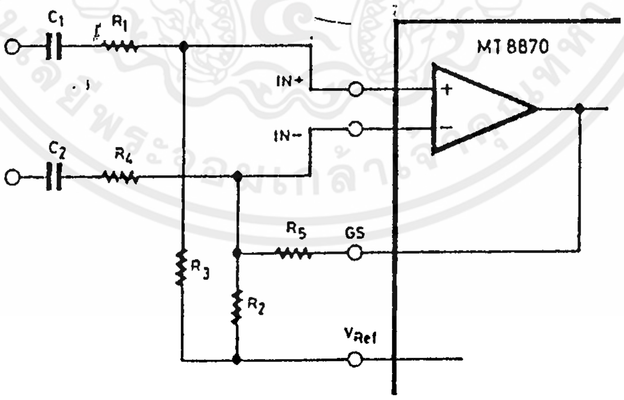
F_{LOW}	F_{HIGH}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0

รูปที่ 4 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ด
ไทม์ (Gard Time) พร้อมวิธีคำนวณ



รูปที่ 6 แสดงการต่อวงจรภาคอินพุต

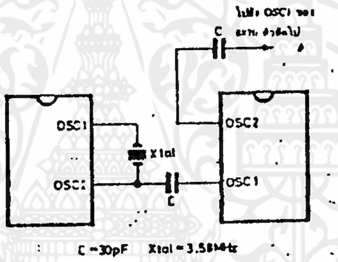
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคกรองสัญญาณความถี่

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือ ช่วงความถี่สูงและช่วงความถี่ต่ำ โดยใช้วงจรกรองแถบความถี่อันดับ 6 ชนิดสวิตช์คาร์ปาซิเตอร์ (Six-order switched capacitor band pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือช่วงความถี่สูงและความถี่ต่ำ

ภาคถอดรหัส

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิตอล และมีการตรวจสอบความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่ อื่นเข้ามาผสม



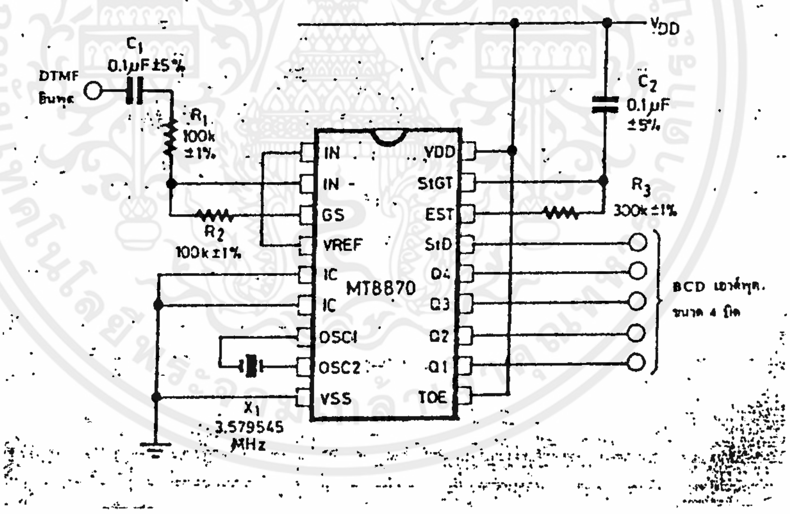
รูปที่ 7 แสดงการต่อวงจรขีดความถี่

เมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา ESt (early steering) ก็จะแอคทีฟสำหรับค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ นั้น แสดงในรูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่โดยสังเกตจากระยะเวลา การกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควรมิฉะนั้นวงจรส่วนนี้ จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา ESt จะเป็น "High" นานใกล้เคียงกับระยะเวลาที่มีความถี่ DTMF เข้ามา จากรูปที่ 5 เมื่อขา ESt เป็น "High" ทำให้ vc สูงขึ้นตัวเก็บประจุ จะคายประจุทำให้แรงดัน vc สูงขึ้นจนถึงค่าเทรชโฮลด์วงจรถอดรหัส จึงจะถอดรหัสออกเป็นตัเลขขนาด 4 บิทรายละเอียดการทำงานขอให้ดูจากแผนภูมิเวลาหรือไทม์มิ่งไดะแกรม (timing diagrame) ในรูปที่ 9 จะเข้าใจได้ง่ายกว่า



รูปที่ 8 แสดงวงจรใช้งานเบื้องต้นของ MT8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>อธิบายขั้นตอนการทำงาน</u>

A - ตรวจพบความถี่เข้ามา แต่คาบเวลาที่ไม่ถูกต้อง เอาต์พุตไม่เปลี่ยน

B - ความถี่ #n ถูกตรวจพบและมีคาบเวลาที่ถูกต้อง ความถี่ถูกถอดรหัสและแลตช์ไว้ที่เอาต์พุต

C - จบความถี่ #n ช่วงห่างถูกต้อง เอาท์พุทยังคงแลตช์อยู่จนกว่าจะได้รับความถี่ที่ถูกต้องใหม่

D - เอาท์พุทเปลี่ยนเป็นไฮอิมพิแดนซ์

E - ความถี่ #n+1 ถูกตรวจพบ คาบเวลาถูกต้อง ความถี่ถูกถอดรหัสและแลตช์ไว้

F - ความถี่ #n+1 หายไป ช่วงห่างไม่ถูกต้อง เอาท์พุทยังคงแลตช์อยู่

G - จบความถี่ #n+1 ช่วงหายถูกต้อง เอาท์พุทยังแลตช์อยู่ยังแลตช์อยู่จนถึงความถี่ใหม่ที่ถูกต้อง

<u>อธิบายคำศัพท์</u>

Vin - สัญญาณความถี่ DTMP เข้ามา

EST - Early Sterring Output ใช้แสดงความถี่ที่ถูกต้อง

St/GT - Steering input/Guard Time Output สำหรับต่อกับ RC ภายนอก

Q1-Q4 - เอาท์พุท BCD ขนาด 4 บิต

StD - Delayed Steering Output ใช้แสดงว่าความถี่ที่ได้รับ หรือหายไปมีคาบเวลาตามที่กำหนด เพื่อแสดงความถูกต้องของสัญญาณ

TOE - Tone Output Enable (input) ใช้ควบคุม Q1-Q4ให้ได้ไฮอิมพิแดนซ์

tpec - คาบเวลานานสุดที่ตรวจพบความถี่ DTMF แล้วยังไม่ถูกต้อง

trec - คาบเวลาสั้นที่สุดที่ต้องการเพื่อแสดงว่าสัญญาณถูกต้อง

tid - เวลาสั้นสุดระหว่างสัญญาณ DTMF ที่ถูกต้อง 2 สัญญาณ

tdo - เวลานานสุดที่ยอมให้สัญญาณหายไปได้ในคาบเวลาความถี่ที่ถูกต้อง

tdp - เวลาที่ใช้ในการตรวจพบสัญญาณความถี่ DTMF ที่ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

tda - เวลาที่ใช้ในการตรวจการหายไป ของสัญญาณความถี่ DTMF ที่ถูกต้อง

tgTP - การ์ดไทม์ของการปรากฏความถี่ DTMF

tgTA - การ์ดไทม์ของการหายไปของความถี่ DTMF

สำหรับคำว่าการ์ดไทม์ (gate time) นั้นหมายถึงช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะต้องนานเท่ากับหรือมากกว่าช่วงเวลาที่เราตั้งไว้ จึงจะได้รับการยอมรับว่าสัญญาณความถี่นั้นถูกต้องหรือพูดได้ว่าเวลาที่เราตั้งไว้โดย RC ก็คือ การ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามาสั้นกว่าก็จะไม่มีการถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาดูได้จากรูปที่ 5

ภาคขยายสัญญาณความแตกต่าง

วงจรส่วนอินพุทของ MT 8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราการขยาย โดยต่อวงจรภายนอกเพิ่มเข้าไปรูปที่ 6 แสดงการต่อวงจรภายนอกเข้ากับอินพุทซึ่งสามารถคำนวณอัตราการขยายความแตกต่างของอินพุทและอิมพแดนซ์ได้ดังนี้...

อัตราขยาย (A diff) = R5/R1

อินพุทอิมพิแดนซ์ (Z_{in} diff)

= 2 R1^2 + (1/wc)^2

ภาคกำเนิดความถี่

ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายในเพียงแต่ต่อแร่คริสตอลขนาด 3.58 M_{Hz} ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงในรูปที่ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SET 8255

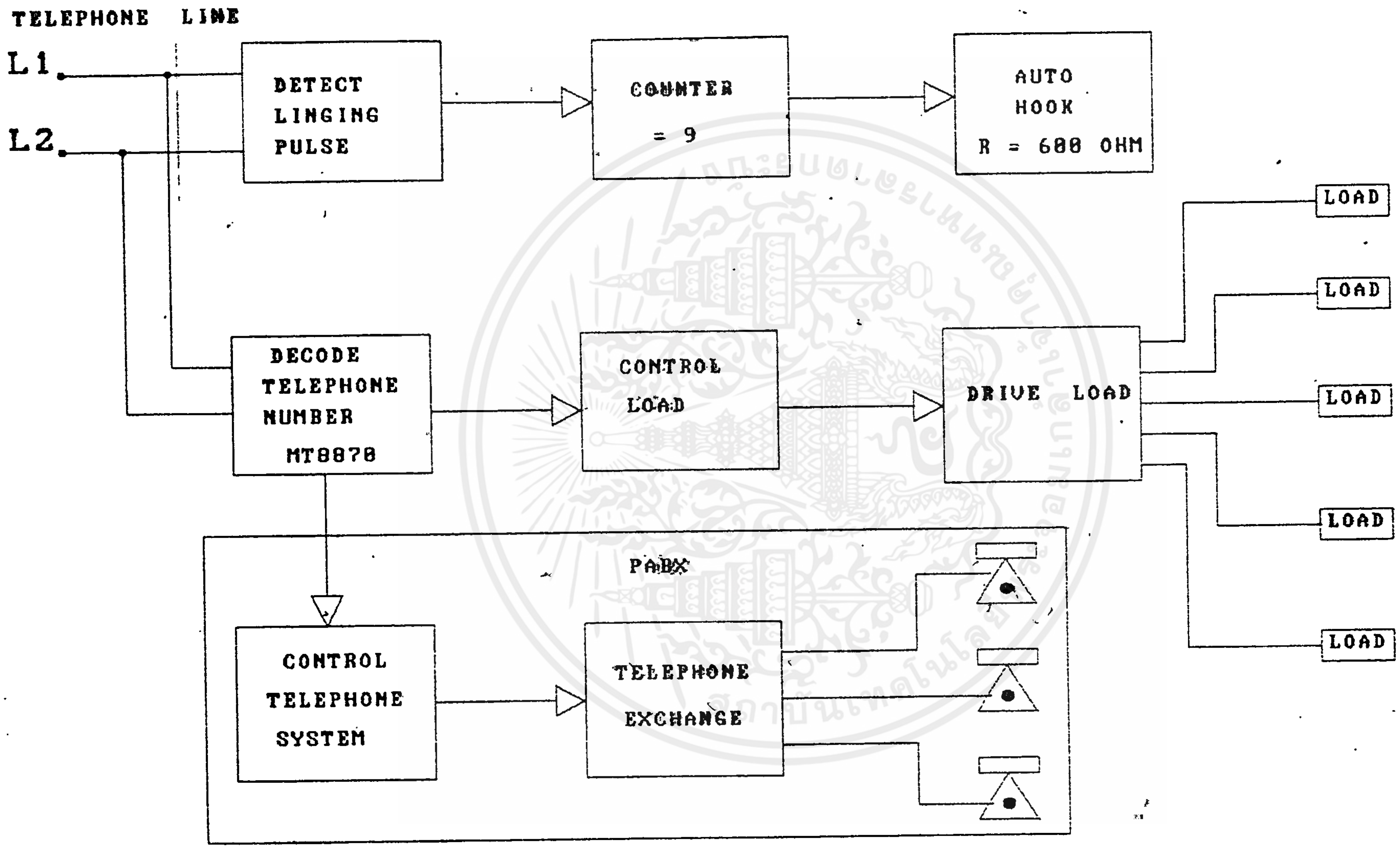
```
     XOR A
     CALL DELAY
     LD B,FOH
SET: LD A,83H     ; กำหนด control word
     OUT 83,A
     DJNZ SET
     LD A,40H
     OUT 82,A
     LD HL,23FFH  ; RESET หน่วยความจำตำแหน่ง 23FF
     LD(HL),OOH
```

MAIN PROGRAM

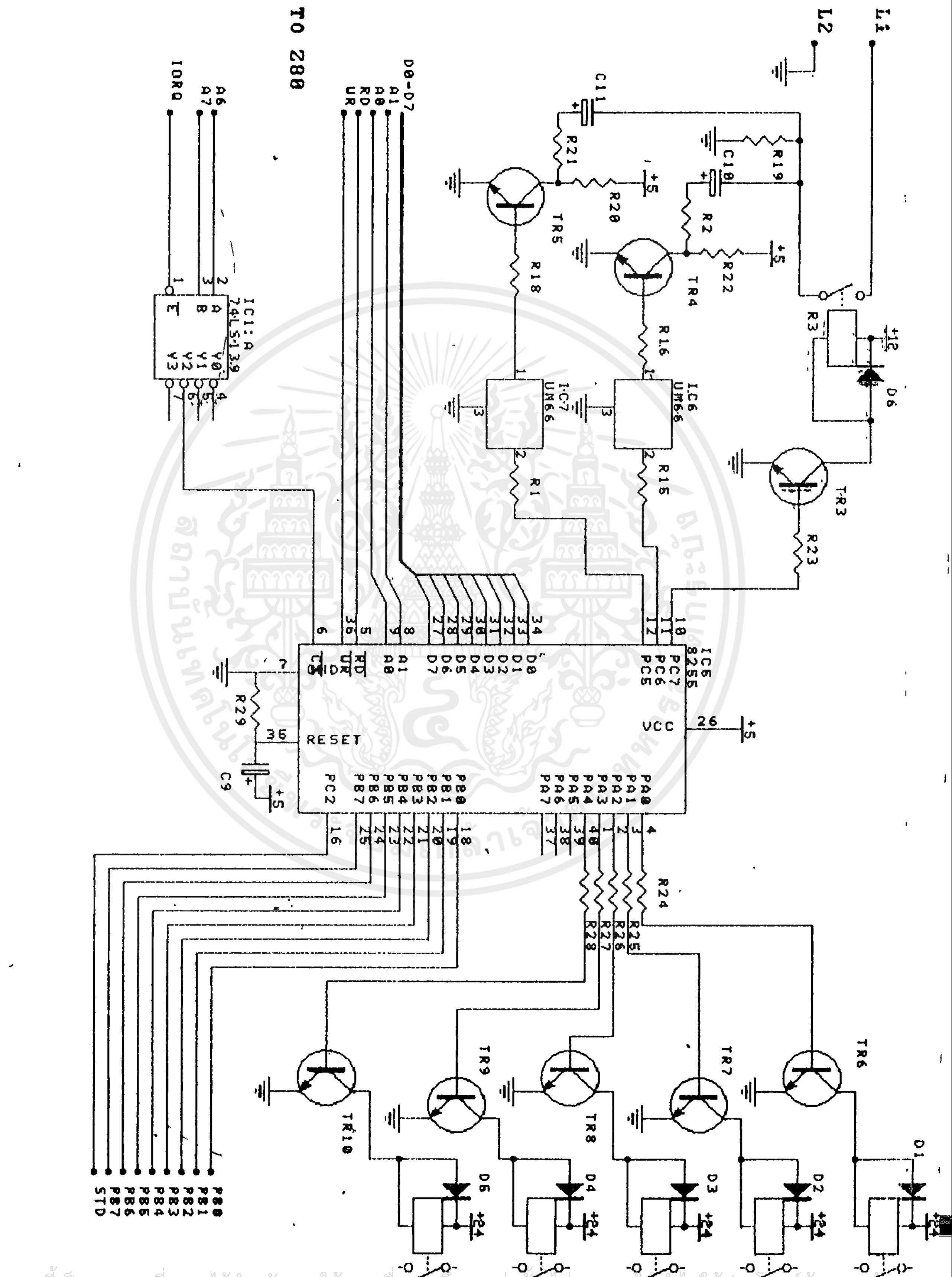
```
START :LD B,OOH
CALL1 :CALL TEST  ; ไปตรวจสอบว่ามีสัญญาณกระดิ่งหรือไม่
       IN A,82H  ; ตรวจสอบ MT 8870
       AND O4H
       CP O4H
LOOP  :IN A,81
       LD C,A
       AND O4H
       CP O4H
       JP Z,LOOP
       LD A,C
       AND  OFH
       CP OBH         check ว่าเป็น * หรือไม่
       JP NZ,REC
       LD B,O2H
       LD HL,23FFH
       LD A,(HL)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

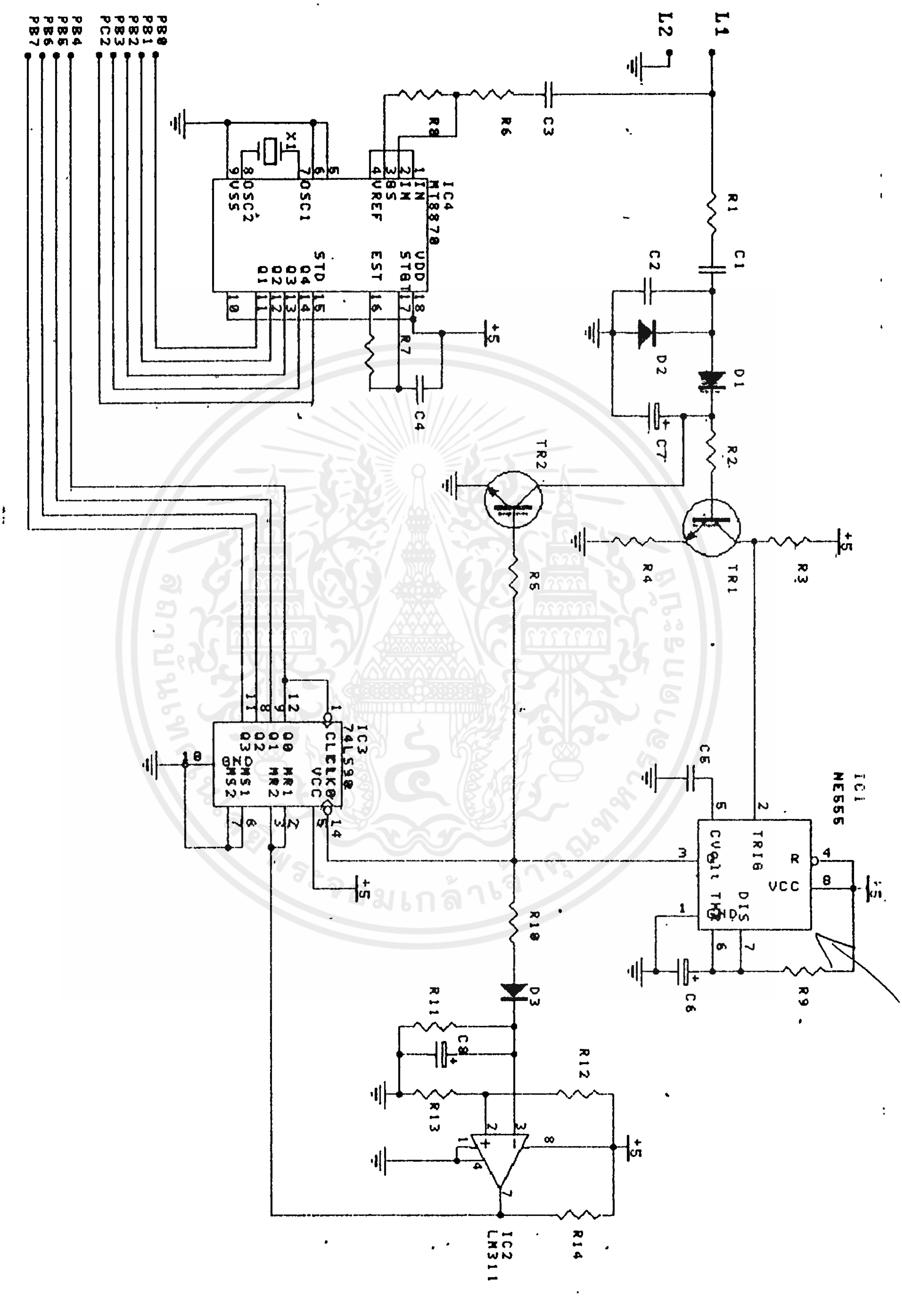
AUTOMATIC TELEPHONE SYSTEM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        RES 06,A
        RES 07,A
        OUT 80,A
        DEC HL
        JP CALL1
REC :   LD A,B
        CP 02H
        JP NZ, B=1
        LD A,C
        AND 0F
        CP 0A
        JP Z, RESET
        LD (HL),A
        DEC B
        JP CALL1
B=1 :   CP 01
        JP NZ, START
        INC HL
        LD (HL),C
        JP LOAD
```

ON/OFF LOAD

```
LOAD:   DEC HL
        AND 0FH
        CP 0AH
        JP Z, OFF
        CP 01H
        JP Z,ON
        JP START
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ON LOAD

```
OUT-A: LD (HL),A
       TES 06,A
       SET 07,A
       OUT 80,A
       JP START
```

OFF LOAD

```
OUT-B: LD (HL),A
       RES 07,A
       SET 06,A
       OUT 80,A
       JP START
```

NUMBER OF LOAD

```
ON :   INC HL
       LD A,(HL)
       INC HL
       AND OFH
       CP 02H              ; ON LOAD
       JP NZ, LOAD2
       LD A,(HL)
       SET 0,A
       JP OUT-A
LOAD2: CP 03H              ; เปิด Load 2
       JP NZ, LOAD3
       LD A, (HL)
       SET 1,A
       JP OUT-A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LOAD3: CP 04H              ; เปิด Load 3
       NP NZ, LOAD4
       LD A, (HL)
       SET 2,A
       NP OUT-A
LOAD4: CP 05H              ; เปิด Load 4
       JP NZ, LOAD5
       LD A, (HL)
       SET 3,A
       NP OUT-A
LOAD5: CP 05H              ; เปิด Load 5

       JP NZ, START
       LD A, (HL)
       SET 4,A
       JP OUT-A
 OFF : INC HL
       LD A,(HL)
       INC HL
       AND OFH
       CP 02H              ; ปิด Load 1
       JP NZ, OFF2
       LD  A, (HL)
       RES 0,A
       JP OUT-B
OFF2 : CP 03H
       JP NZ, OFF3
       LD A,(HL)
       RES 1,A
       JP OUT-B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
OFF3 : CP 04H              ; ปิด Load 3
       JL NZ, OFF4
       LD A, (HL)
       RES 2,A
       JP OUT-B
OFF4 : CP 05H              ; ปิด Load 4
       JP NZ, OFF5
       LD A, (HL)
       RES 3,A
       JP OUT-B
OFF5 : CP 06 H             ; ปิด Load 5
       JP NZ,START
       ID A, (HL)
       RES 4,A
       JP OUT-B
```

DELAY

```
DELAY: PUSH HL
       LD HL,5000H
LOOP1: DEC HL
       LC A,H
       OR L
       JP NZ, LOOP1
       POP HL
       RET
```

TEST 7490

```
TEST : IN A, 82H
       AND A, 80H
       CP A, 80H
       JP NZ, AUTO
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        EXX
        DEC HL
        LD A, H
        OR L
        JP NZ, END1
        LD A, 00H
        OUT 82,A
END1 :  EXX
        RET
AUTO :  EXX
        LD HL, FFFFH
        LD B,F0
        IN A, 81H
        AND A, F0H
        CP 90H            ; ถ้ามีสัญญาณกระดิ่ง 9 ครั้ง รับอัตโนมัติ
        JP NZ, END2
        LD A, 80
        OUT 82,A
END2 :  EXX
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการออกแบบและโครงสร้างของชุมสายโทรศัพท์อัตโนมัติ

หลักการออกแบบชุมสายโทรศัพท์

จำเป็นต้องคำนึงถึงผลที่เกิดขึ้นเมื่อนำชุมสายต่อเข้ากับระบบโทรศัพท์หลักซึ่งข้อที่สำคัญที่สุดคือต้องไม่รบกวนหรือทำให้ระบบโทรศัพท์หลักทำงานผิดพลาด และยังสามารถติดต่อกับระบบโทรศัพท์ได้ด้วย ดังนั้นการออกแบบชุมสายจึงต้องคำนึงถึงมาตราฐาน ที่องค์การโทรศัพท์กำหนดไว้ ทั้งนี้ก็เพื่อป้องกันผลเสียหายที่อาจเกิดขึ้นได้ และยังช่วยให้การศึกษาในอนาคต ทำได้อย่างมีระบบและมีความเชื่อได้

ข้อกำหนดของชุมสายโทรศัพท์มีดังนี้

- อิมพิแดนซ์ของวงจรที่ความถี่เสียง 600 โอหม์
- ค่าความต้านทานระหว่างสายตัวนำ กับ กราวด์ของระบบต้องมีค่าอย่างน้อย 20 กิโลโอหม์
- กระแสในสายโทรศัพท์มีค่าอย่างน้อย 20 มิลลิแอมป์
- การลดทอนระหว่างชุมสาย โทรศัพท์ กับเครื่องโทรศัพท์สูงสุดไม่เกิน 7 dB
- การลดทอนสัญญาณรบกวนในระบบไม่เกิน 33 dB
- อุปกรณ์ที่มีความเกี่ยวข้องกับสัญญาณกระดิ่ง หรือวงจรตรวจจับสัญญาณกระดิ่ง ต้องมีอิมพิแดนซ์มากกว่า 800โอหม์ ที่ความถี่ 25H_z และไม่น้อยกว่า 20 กิโลโอห์ม ที่ความถี่1 KH_z

การเชื่อมต่อกระดิ่งหรือวงรจตรวจจับกระดิ่งต้องต่อผ่านตัวเก็บประจุ ค่า 1 ถึง 2.2 ไมโครฟารัด

- กระดิ่งหรือวงจร ตรวจจับสัญญาณกระดิ่ง จะต้องจะต้องสามารถทำงานได้ที่ระดับสัญญาณกระดิ่งตั้งแต่ 35 โวลต์ และสูงสุดไม่เกิน 110 โวลต์ ที่ความถี่ 25 H_z

สัญญาณ	ความถี่(H_z)	อัตราการติด_ ดับ(วินาที)	ระดับของสัญญาณ(dBm)
ให้หมุน	400	ต่อเนื่องกันตลอด	-20 ถึง -10
เรียกกลับ	400	2:4	-15 ถึง -5
ไม่ว่าง	400	0.5 : 0.5	-15 ถึง -5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างของชุมสายโทรศัพท์อัตโนมัติ

โครงสร้างของชุมสายโทรศัพท์สาขาอัตโนมัติ นำเสนอในปริญญานิพนธ์นี้ จะประกอบไ ด้วย ส่วนสำคัญ ดังต่อไปนี้คือ

- โครงสร้างทางด้านอาร์ดแวร์ (hord wore) จะเป็นส่วนกำหนดวงจรทั้ หมดของตัวเครื่องชุมสายสาขาอัตโนมัติ
- โครงสร้างทางด้านซอฟแวร์ (solf wore) จะเน้นในส่วนที่เกี่ยวกั โปรแกรม คำสั่งที่ใช้ในการควบคุมการทำงานของชุมสายอัตโนมัติให้สามารถทำงานได้ตรงตาม คุณสมบัติ ที่กำหนดไว้ข้างต้น

โครงสร้างทางอาร์ดแวร์ (hard ware)

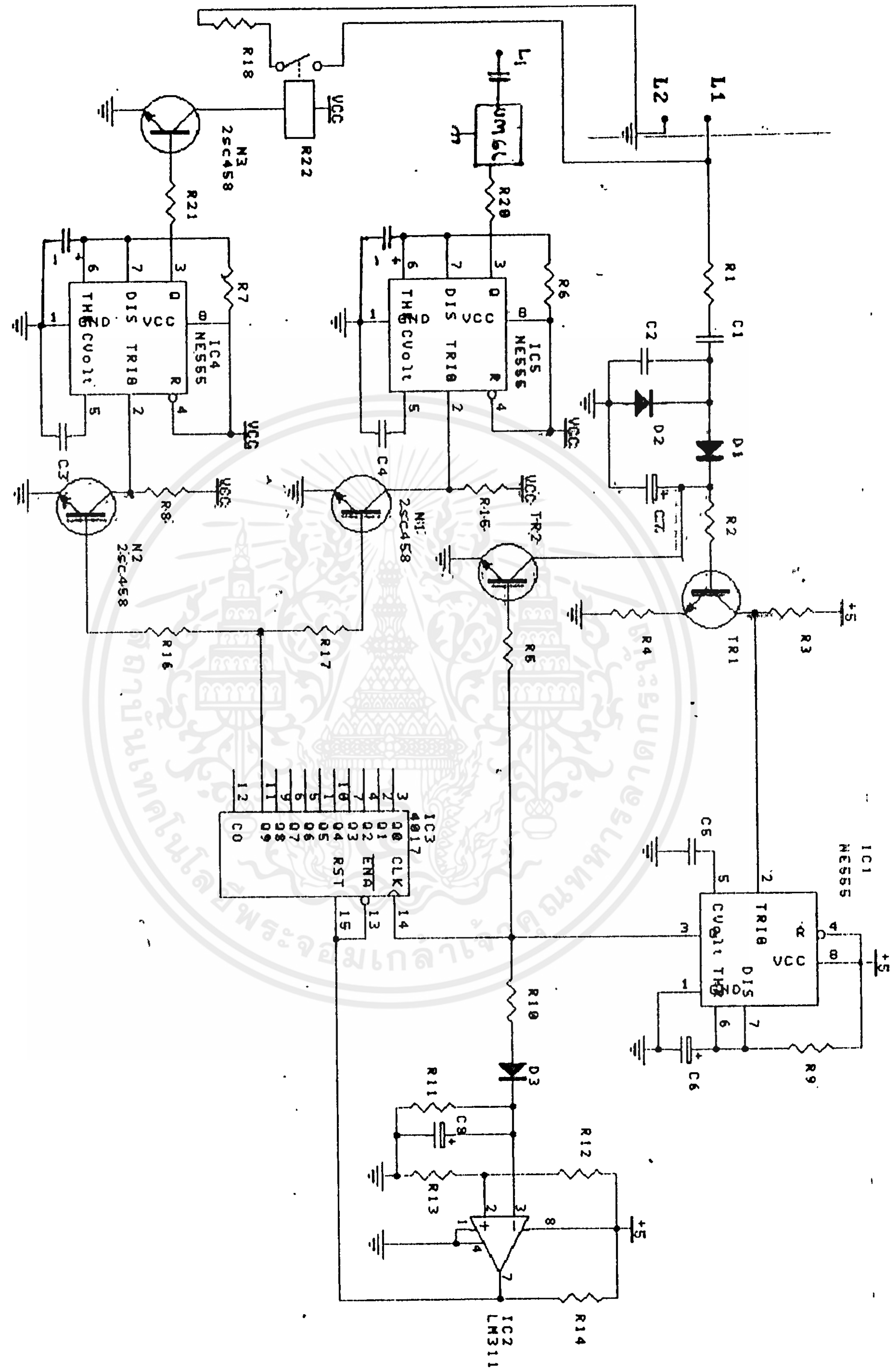
เราสามารถแบ่งส่วนต่าง ๆ ทางด้าน อารด์ แวร์ ออกเป็นส่วนต่าง ๆ ได้ดังนี้

- ส่วนควบคุมหรือส่วนระบบไมโครโปรเซสเซอร์
- ส่วน อินพุท เอาท์พุท
- ตรวจสอบสัญญาณกระดิ่ง
- ส่วนติดต่อภายใน
- ส่วนติดต่อภายนอก
- ส่วนสร้างสัญญาณ

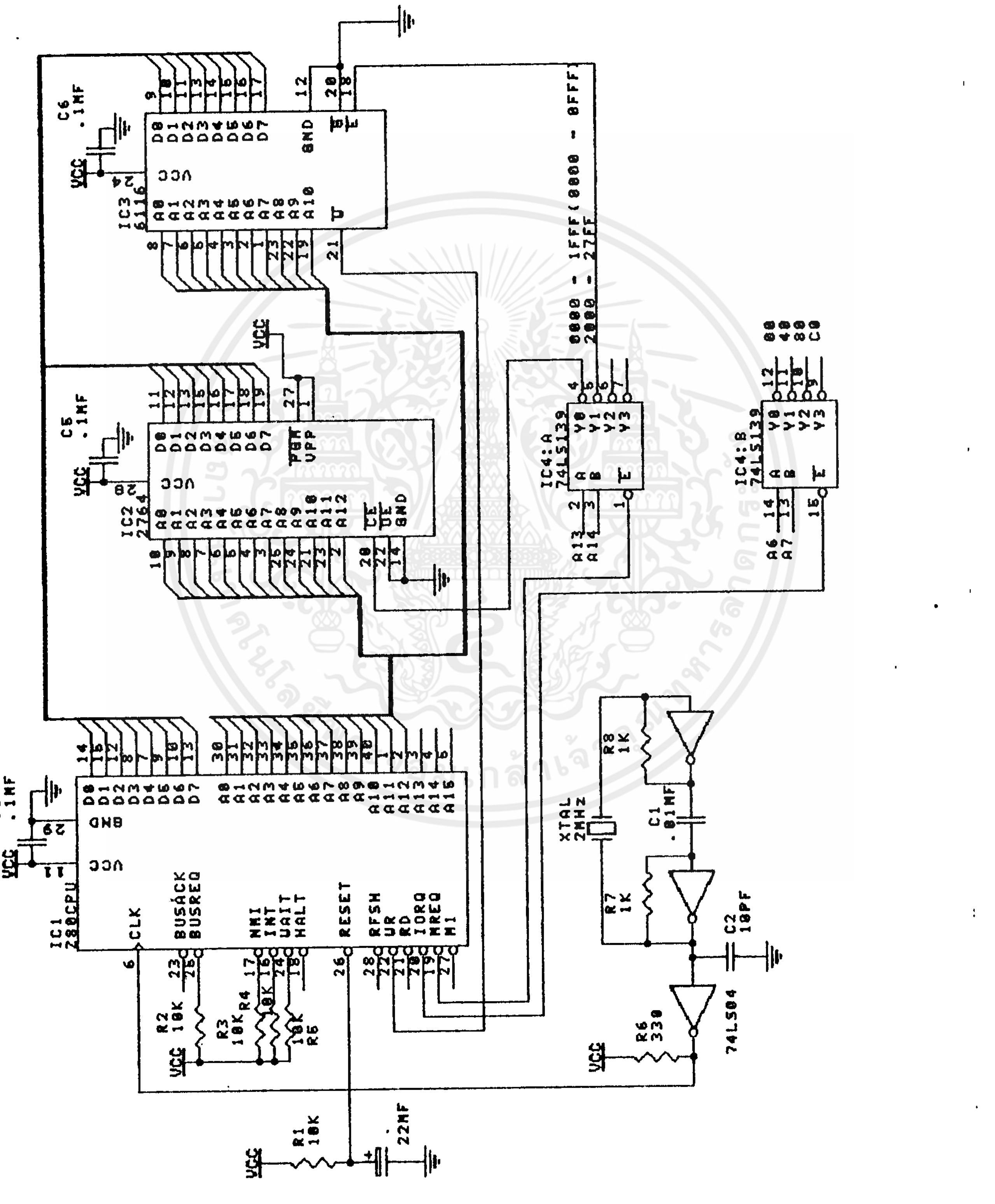
ส่วนควบคุมหรือส่วนควบคุมระบบไมโครโปรเซสเซอร์

ไมโครโปรเซสเซอร์ที่นำมาใช้ได้แก่ เบอร์ Z80 ซึ่งมีลักษณะพิเศษทางด้านอาร์ดแวร์ หลายประการ เช่น มีโครางสร้างที่มีความสามารถ รวมอยู่ในชิปเดียว ใช้อัตราของสัญญาณนาฬิก ถึง 4 M_{Hz} ในปัจจุบันสามารถเพิ่มอัตราเร็วของสัญญาณนาฬิกาได้ถึง 8 M_{Hz} ใช้แหล่งจ่าย ไฟเลี้ยงชุดเดียวคือ 5 โวลท์ และต้องการสัญญาณนาฬิกาเพียงเฟสเดียว อุปกรณ์ ที่เป็นชินประ กอบได้ง่ายปัจจุบันมีผู้ประกอบชิป Z80 ด้วยเทคโนโลยี่อื่นๆอีกเช่น CMOS ทำให้เสียกำลังงาน น้อยมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรานำไมโครโปรเซสเซอร์ Z80 มาสร้างเป็นไมโครคอมพิวเตอร์ Z80 และระบบฮาร์ดแวด์ พื้นฐานของไมโครคอมพิวเตอร์ Z80 ประกอบด้วย

1 แหล่งจ่ายไฟตรงขนาด 5 โวลท์

2 วงรจกำเนิดสัญญารนาฬิกา

3 อุปกรณ์หน่วยความจำ RAM และ ROM

4 วงจรอินพุทและเอาต์พุท

5 PCU Z80

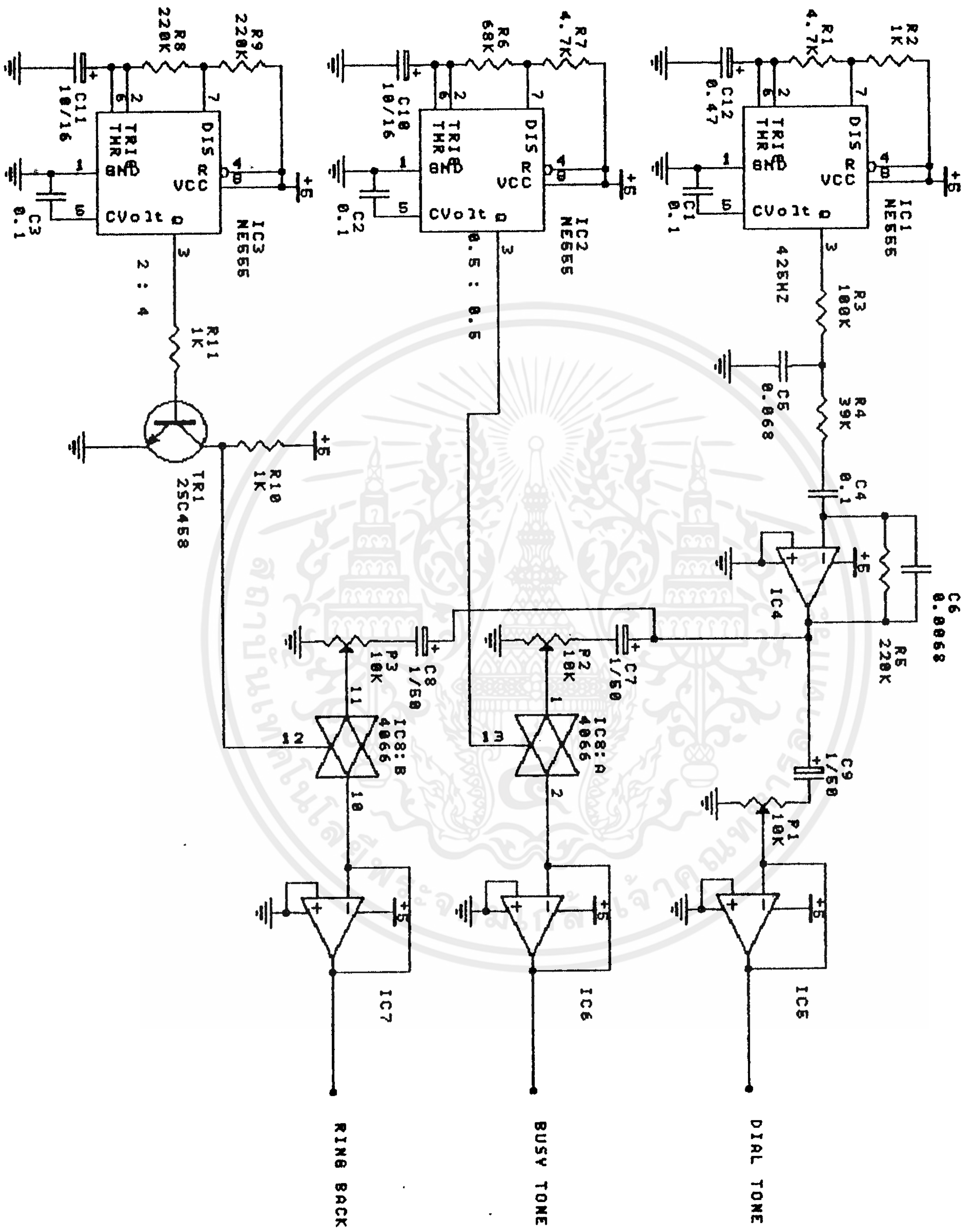
สำหรับไมโครโปรเซสเซอร์ Z80 ที่นำมาใช้ในปริญญานิพนธ์นี้ แสดงให้เห็นในรูปที่ 3.3 IC_1 คือไมโครโปรเซสเซอร์ Z80 CPU ซึ่งใช้สัญญาณนาฬิกา 3.579545 MH_z IC_2 เป็นหน่วยความจำประเภท ROM มีหน้าที่เก็บโปรแกรมควบคุมระบบทั้งหมดของเครื่องชุมสายอัตโนมัติ IC ที่ใช้เบอร์ 2764 ที่ความจุขนาด 8 กิโลไบท์ IC_3 เป็นหน่วยความจำประเภท RAM เบอร์ 6116 มีความจุขนาด 2 กิโลไบท์ มีหน้าที่ เก็บสภาวะต่าง ๆ ของชุมสายอัตโนมัติ IC_{4A} เป็น IC ถอดรหัสแอดเดรส เพื่อแสดงตำแหน่งของหน่วยความจำ ROM และ RAM โดยหน่วยความจำ ROM จะเริ่มตั้งแต่แอดเดรสที่ 0000 - 1FFF และ RAM ตำแหน่งแอดเดรสเริ่มที่ 2000 -27FF IC_{4B} ทำหน้าที่ถอดรหัสตำแหน่ง พอร์ต อุปกรณ์ อินพุท เอาท์พุท โดยตำแหน่งที่กำหนดไว้มี 4 พอร์ต คือ 00 ,40, 80, CO IC_{4A} และ IC_{4B} เป็น IC ที่อยู่ภายในตัวเดียวกันใช้เบอร์ " 74LS139 " IC_5 ทำหน้าที่สร้างสัญญารนาฬิกาที่มีความถี่ 3.579545 MH_z เฟสเดียว

ส่วนอินพุท เอาท์พุท

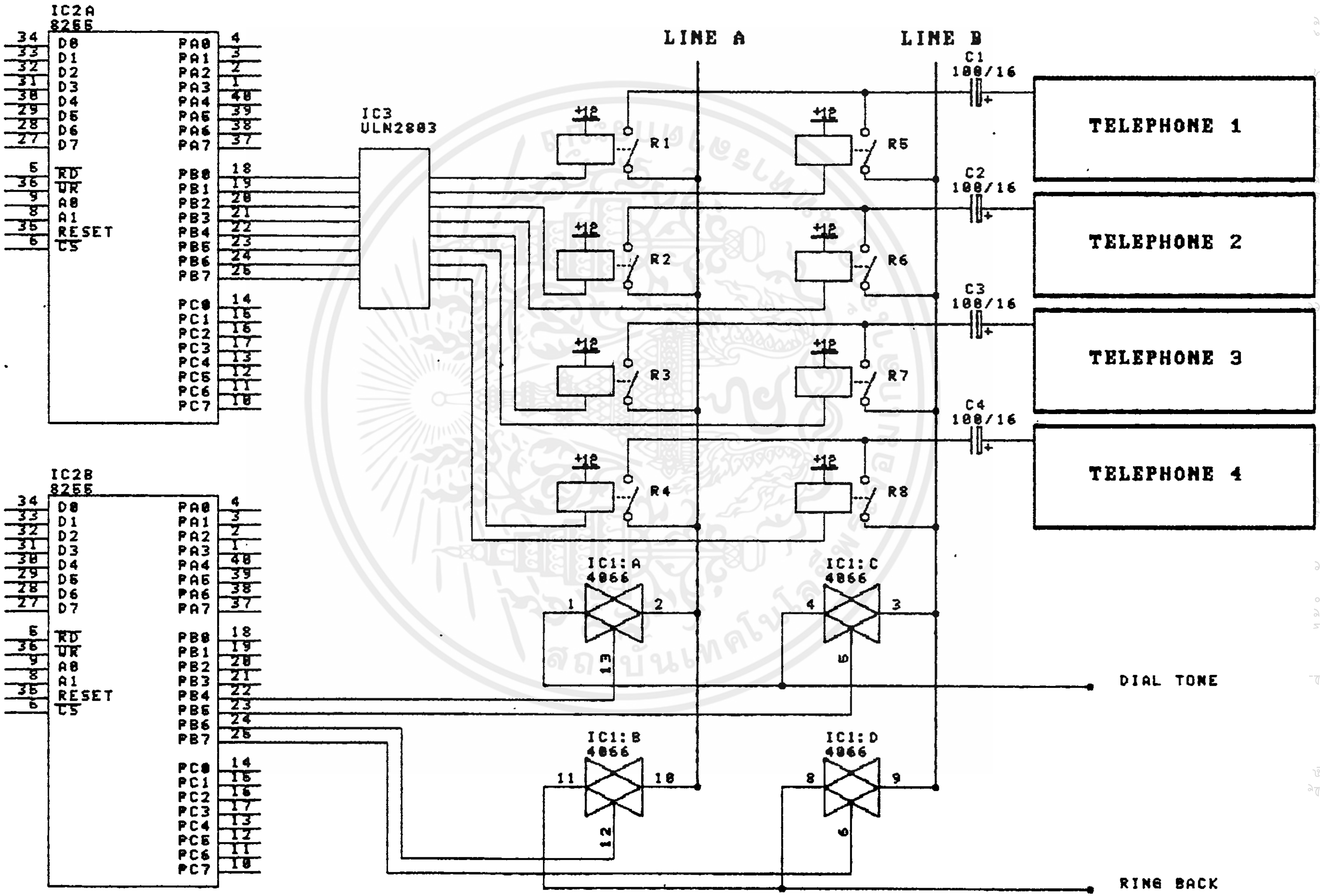
อุปกรณ์ที่ทำหน้าที่เป็นอินพุท เอาท์พุท ได้แก่ IC เบอร์ 8255 เป็นไอซีในตระกูลของ 8080 ซึ่งบริษัทอินเทลได้ออกแบบมาให้ใช้งานร่วมกับ PCU 8080 อย่างไรก็ตามเราสามารถนำมประยุกต์ใช้กับ Z-80 ได้ง่ายเช่นกัน

8255 เป็น IC ที่ต่อเป็นพอร์ตให้กับไมโครโปรเซสเซอร์ได้ 3 พอร์ต โดยมีโครงสร้างพื้นฐานดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเรียกพอร์ตของ 8255 จะเรียกพอร์ตต่างๆ ว่าพอร์ต A,B และ C โดยพอร์ต C แยกเป็น 2 ส่วน คือ พอร์ต C ล่าง หรือตั้งแต่ PC_0-PC_3 มีจำนวน 4 บิต และพอร์ต C บน ตั้งแต่ PC_4-PC_7 ที่พิเศษคือพอร์ตทุกพอร์ตเป็นได้ทั้งพอร์ตอินและพอร์ตเอ้าท์

สำหรับเครื่องชุมสายอัตโนมัตินี้จะต้องใช้ 8255 จำนวน 2 ตัว โดยมีพอร์ทอินพุท 20 พอร์ต และพอร์ตเอ้าท์พุท 24 พอร์ต ซึ่งมีรายละเอียดต่างๆ ของพอร์ตให้เห็นดังรูป

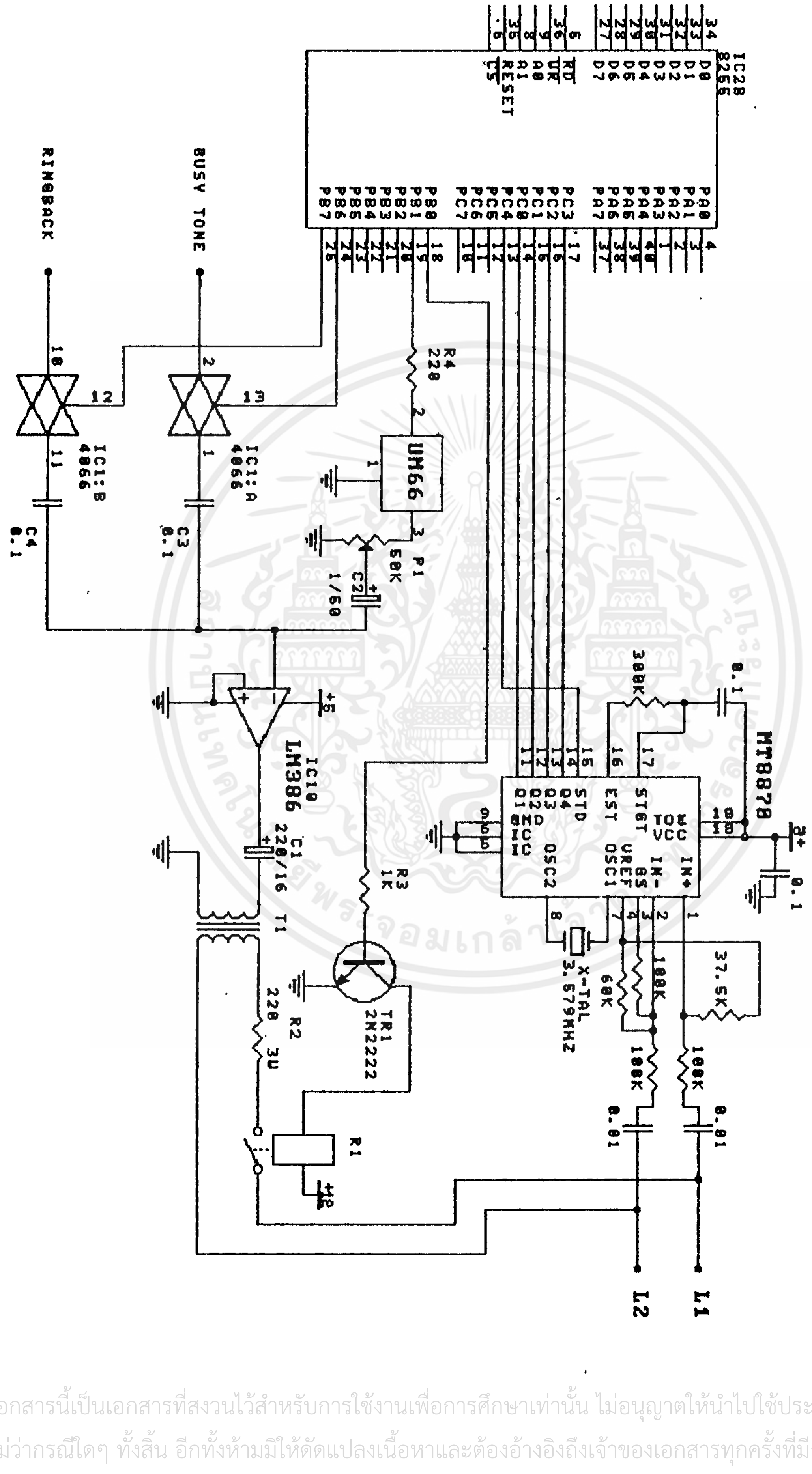
ส่วนตรวจสอบสัญญาณกระดิ่งและการยกหูอัตโนมัติ

สาเหตุที่ต้องมีส่วนตรวจสอบสัญญาณกระดิ่ง ก็เพราะว่าเครื่งชุมสายอัตโนมัติเครื่องนี้ได้ออกแบบฟังก์ชัน พิเศษสำหรับ ผู้เรียกเข้า ให้สามารถโอนอัตโนมัติได้เองโดยไม่ต้องผ่าน operator ซึ่งเป็นความสะดวกสบายอีกรูปแบบหนึ่งของเครื่องชุมสายโทรศัพท์อัตโนมัติที่ใช้ในปัจจุบันนี้ การตรวจสอบสัญญาณกระดิ่งนี้จะตรวจสอบจำนวนครั้งของสัญญาณที่ส่งมาจากองค์การโทรศัพท์ เมื่อครบจำนวนครั้งที่ต้องก็จะทำการยกหูอัตโนมัติ โดยต่อค่าความต้านทาน 600 โอห์มเข้ากับคู่สายขององค์การโทรศัพท์ดังนั้นองค์การจะตรวจสอบได้ว่ามีการยกหูโทรศัพท์แล้วจึงยกเลิกการส่งสัญญาณกระดิ่งมา ในขณะที่ผู้เรียกเข้าก็จะได้ยินเสียงสัญญาณเรียกกลับซึ่งแสดงว่ามีผู้มารับสายแล้ว แต่ถ้าเป็นการยกหูอัตโนมัติจะส่งสัญญาณผู้เรียกเข้าให้ทราบ ผู้เรียกเข้าจึงทราบว่าเป็นการยกหูอัตโนมัติ แล้วทำการกดปุ่มโทรศัพท์ตามหมายเลขที่ต้องการเพื่อทำการฌอนอัตโนมัติเครื่องชุมสายอัตโนมัติก็จะส่งสัญญาณกระดิ่งไปยังผู้ที่เรียกเข้าที่ต้องการติดต่อด้วย และสัญญาณเรียกกลับไปให้ผู้เรียกเข้าถ้าโทรศัพท์ที่ต้องการติดต่อยังว่างอยู่ ถ้าไม่ว่างก็จะส่งสัญญาณไม่ว่างไปให้ผู้เรียกเข้า

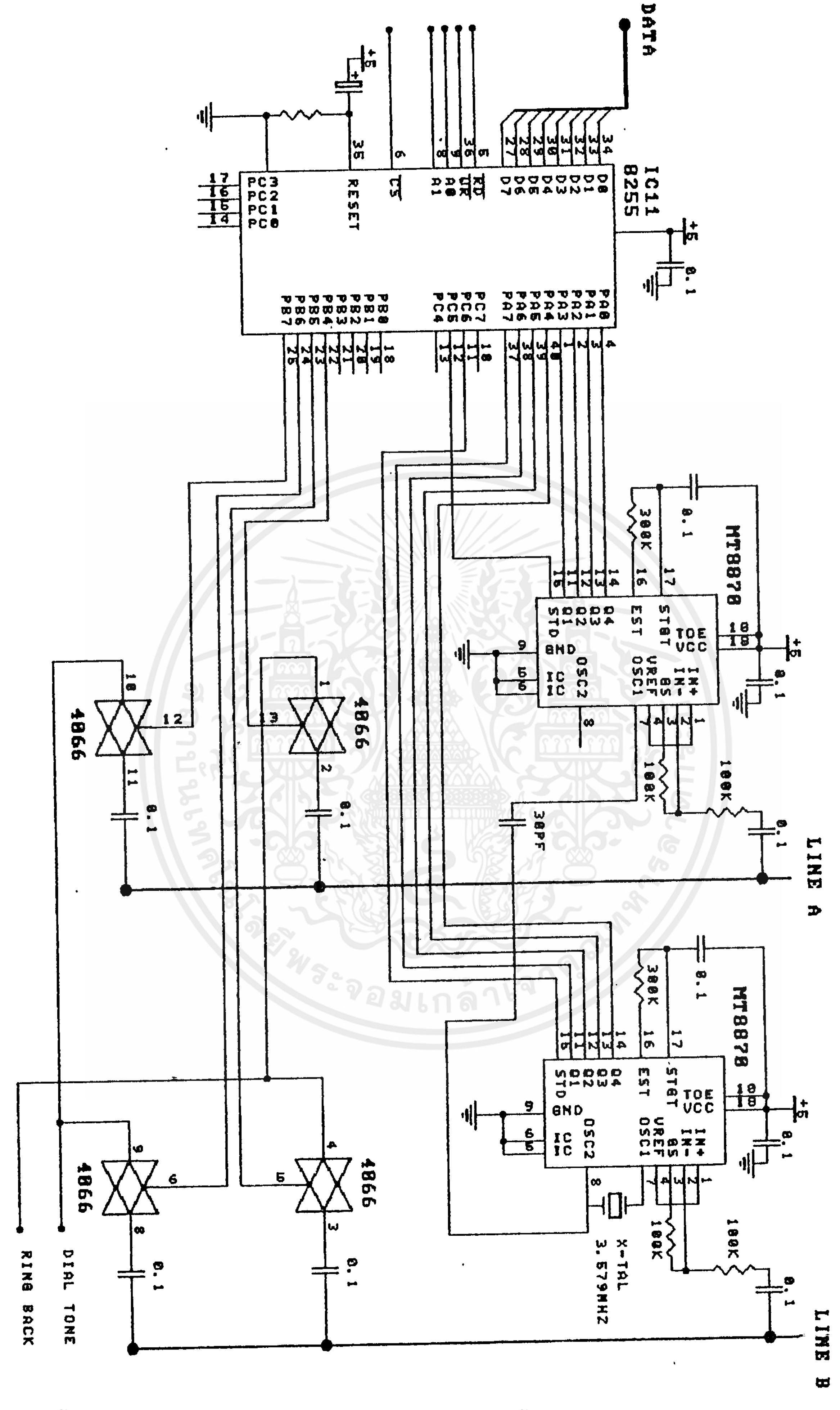
รายละเอียดของวงจรส่วนตรวจสอบสัญญาณกระดิ่ง และส่วนยกหูอัตโนมัติแสดงให้เห็นดังรูป

หลักการทำงานของวงจรมีดังนี้ R 30k C 0.47μF และ C 0.01 μF ทำหน้าที่ลดระดับแรงดันของสัญญาณกระดิ่งให้เล็กลง แล้วทำการเปลี่ยนเป็นไฟตรงโดยบริดจ์เรตติไฟร์เราจะแยกระบบขององค์การ กับเครื่องชุมสายโทรศัพท์อัตโนมัติของเราออกจากกัน โดยใช้อุปกรณ์ OPTO IC TIL 126 ซึ่งทำหน้าที่ส่งสัญญาณกระดิ่งที่ส่งมาแต่ละครั้งให้เป็นพัลซ์ แล้วทำการทริกโมโนสเตเบิล เพื่อสร้างพัลซ์ที่มีความยาวมากขึ้น จะนำไปเป็นสัญญาณนาฬิกาของวงจรนับ IC 74LS93 จะทำหน้าที่เป็นวงจรนับเป็นเลขฐานสองขนาด 4 บิต แล้วต่อเข้ากับ IC 74LS154เป็น IC BCD-to-Decimal Decoder จะนับตั้งแต่ 0 ถึง 9 เราจะนำเอ้าท์พุทของ IC 74LS154 ต่อกับระบบควบคุม เพื่อแสดงจำนวนครั้งของจำนวนกระดิ่งโดยต่อผ่าน IC 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนติดต่อภายใน

เราจะแบ่งคู่สายสำหรับการติดต่อภายในออกเป็น 2 คู่สาย โดยให้ชื่อว่า line A และ line B แสดงให้เห็นดังรูป

อุปกรณ์ที่ทำหน้าที่ติดต่อโทรศัพท์เข้ากับคู่สายคือ RELAY 1 คู่สายต่อโทรศัพท์ได้ 2 เครื่อง ดังนั้นการติดต่อภายในจึงสามารถติดต่อกันได้ครั้งละ 2 คู่สาย

วิธีการใช้โทรศัพท์สำหรับส่วนติดต่อภายใน

สมมติว่า ผู้ต้องการติดต่ออยู่ที่โทรศัพท์หมายเลขหนึ่ง เมื่อผู้ต้องการติดต่อยกหูโทรศัพท์ขึ้นจะได้ยินเสียงสัญญาณให้หมุนและผู้ต้องการติดต่อก็กดปุ่มโทรศัพท์เป็นรหัส 3 ตัว ของเครื่องที่ต้องการติดต่อ เมื่อกดเสร็จสัญญาณให้หมุนก็จะหายไป ระบบควบคุมจะตรวจสอบว่าโทรศัพท์ที่ต้องการติดต่อด้วยถูกใช้งานหรือเปล่า ถ้าว่างระบบควบคุมจะส่งสัญญาณกระดิ่งไปยังโทรศัพท์ที่ต้องการติดต่อ แล้วส่งสัญญาณไปยังผู้ที่ต้องการติดต่อในเวลาเดียวกัน เมื่อโทรศัพท์ที่ต้องการติดต่อยกหูขึ้น ส่วนตรวจสอบการยกหูโทรศัพท์ก็จะส่งสัญญาณไปยังหน่วยควบคุม หน่วยควบคุมก็จะยกเลิกสัญญาณกระดิ่งและสัญญาณเรียกกลับ แล้วทำการต่อโทรศัพท์ทั้งสองเครื่องเข้าด้วยกันโดยผ่าน RELAY 1-8 เข้าด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม เช็คระบบ

```
          XOR    A
          LD SP, 2600
          EXX
          LD B , 03
          CAALL  DELAY
          LD B , 10
LOOP  :   LD A , 88
          OUT 43, A
          LD A , 99
          OUT 03,A
          DEC  B
          JP NZ, LOOP
          LD A,  00
          OUT 40 ,A
          OUT 41 ,A
          OUT 42 ,A
          OUT 01 ,A
          LD HL,2000
          LD B,10
LOOP  :   LD (HL),A
          INCHL
          DEC B
          JP NZ,LOOP1
          LD DE,2004
          EXX
          LD DE,2007
          EXX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมหน่วงเวลา

```
DELAY : LOOP3 : LD  HL , 8FFF
        LOOP2 : DER HL
                LD  A , H
                OR  R
                JPNZ , LOOP2
                DEC  B
                JPNZ , LOOP3]
                EXX
                RET
```

โปรแกรมตรวจสอบสัญญาณกระดิ่ง

```
CHECK :   LD A ,(200A)
          CP 01
          RET  Z
          IN  A , 01
          AND  02
          CP   02
          JP NZ ,RING
          LD  HL ,(200B)
          DEC HL
          LD A ,H
          OR L
          JP NZ , RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            LD A ,(200C)
            DEC  A
            JP Z , RESET
            LD  HL ,FFFF
            LD  (200B),HL
            LD  (200D),A
            RET
RESET       IN  A , 01
            RES  2
            OUT  01, A
            RET
RET         LD (200B),HL
            RET
RINGING : LD  HL , FFFF
            LD  (200B) ,HL
            LD  A , 10
            LD  (200D),A
            IN  A ,02
            AND  80
            CP   80
            RET  Z
            IN A, 01
            SET 2
            SET 1
            OUT 01 ,A
            EXX
            LD B , 10
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CALL DELAY
        IN A , 01
        RES 1
        OUT  01 , A
        RET
```

โปรแกรม OFF RELAY ตัวตรวจการ OFF HOOK

```
HOOK :  IN  A , 42
        LD  C,A
        AND 80
        CP  80
        JP  Z , T3
        IN  A , 40
        RES  1
        OUT  40 ,A
        JP  TELE  2
T3 :    IN  A , 41
        RES  2
        RES  5
        OUT  41, A
        IN  A , 42
        RES  2
        OUT  42 , A
TELE2 : LD A ,C
        AND  40
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CP   40
        JP   Z , T2
T2 :    IN   A ,40
        RES  7
        OUT  40 , A
        JP   TELE 1
        IN   A , 41
        RES  1
        RES  6
        OUT  41 , A
        IN A , 42
        RES  0
        OUT  42, A
TELE1 : LD   A ,C
        AND  20
        CP   20
        JP Z, T1
        IN A , 40
        RES  4
        OUT  40,A
        JP TELE 4
T1 :    IN   A, 41
        RES  0
        RES  7
        OUT 41 , A
        IN   A, 42
        RES  3
        OUT  42, A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
TELE 4 :  LD A, C
          AND 10
          CP  10
          JP Z ,T4
          IN A ,40
          RES 0
          OUT  40, A
          RET
T4 :      IN A ,41
          RES  3
          RES  5
          OUT  41 ,A
          IN A , 42
          RES 1
          OUT 42,A
          RET
```

โปรแกรม ควบคุม สัญญาณ DIAL

```
INTERAAL :IN A , 42
          LD C , A
          LD B , 03
          AND    80
          CP     80
          JP NZ , DIAL
          LD A , C
          LD B , 02
          AND 40
          CP  40
          JP NZ , DTAL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            LD A, C
            LD  B, 04
            AND 10
            CP  10
            JP NZ, DIAL
            RET
DIAL :      LD  A ,(2000)
            CP 01
            JP Z , SUB B
            LD A , 01
            LD (2000), A
            LD A, B
            LD (2000), A
            CP  03
            JP NZ , T2A
            IN A , 41
            SET  5
            OUT  41 , A
            JP DIAL A
T2 A :      CP  02
            JP NZ ,T4A
            IN  A, 41
            SET  6
            OUT  41, A
            JP DIAL A
T4 A :      CP  04
            RET NZ
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
          IN  A ,41
          SET 4
          OUT 41 ,A
DIALA :   IN A , 01
          SET 5
          OUT 01 , A
          RET
BUB B :   LD  A, 01
          LD (2002), A
          LD  A , B
          LD (2003), A
          CP  03
          JP NZ , T2B
          IN  A , 41
          SET  1
          OUT  41, A
          JP  DIAL B
T2B :     CP  02
          JP NZ , T4B
          IN  A , 41
          SET  2
          OUT  41 , A
          JP  DIAL  B
T4B :     CP  04
          RET NZ
          IN  A , 41
          SET  3
          OUT 41 , A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DIALB :   IN A , 01
          SET 4
          OUT  01 , A
          RET
```

โปรแกรม ตรวจ การกดรหัสเรียก

```
DTMFA :   IN A , 02
          AND 40
          CP  40
          RET .NZ
LOOP :    IN  A, 01
          RES  5
          OUT 01 , A
          IN A, 00
          LD C , A
          IN A, 02
          AND  40
          CP  40
          JP Z ,LOOP
          LD  A , C
          AND OF
          LD (DE) ,A
          INC DE
          LD A ,E
          CP 07
          CALL Z , SYSTEM A
          RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DTMF B     IN A ,02
           AND  20
           CP   20
           RET  NZ
           IN A , 01
           OUT 01 , A
LOOP :     IN A ,00
           LD C , A
           IN A , 02
           AND  20
           CP  20
           JP Z , LOOP
           LD A ,C
           AND FO
           EXX
           LD (DE),A
           INC DE
           LD A ,E
           CP OA
           CALL , Z SYSTEM B
           EXX
           RET
           LD  DE ,2004
SYSTEM A :LD  HL ,2004
           LD A , (HL)
           CP 04
           RET  NZ
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC  HL
                LD A ,(HL)
                CP 01
                RET NZ
                INC HL
                LD A,(HL)
                CP  04
                JP NZ ,03A
                IN A , 42
                AND 20
                CP  20
                JP NZ , BUSY A
                IN A, 01
                SET  3
                OUT  01, A
                IN A ,40
                SET 4
                OUT  40,A
                RET
BUSY :          CALL BUSY A
                RET
03A             LD A ,(HL)
                CP 03
                JP NZ , 02A
                IN A , 42
                AND  80
                CP   80
                JP  NZ, BUSY B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            IN A ,01
            SET  3
            OUT 01, A
            IN A , 40
            SET  1
            OUT  40, A
            RET
BUSY 3 :    CALL BUSY A
            RET
02A         LD A, (HL)
            CP  02
            JP NZ, 01A
            IN A, 42
            AND  40
            CP  40
            JP NZ , BUSY 2
            IN A ,01
            SET  3
            OUT  01,A
            IN  A , 40
            SET   7
            OUT  40, A
            RET
BUSY2 :     CALL  BUSY A
            RET
01A :       LD A, (HL)
            CP 01
            RET  NZ
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        IN A ,02
        AND 10
        CP  10
        JP ZN , BUSY 1
        IN A , 01
        SET 3
        OUT  01, A
        IN A ,40
        SET  0
        SET  6
        OUT  40,A
        RET
BUSY 1 : CALL  BUSY A
        RET
```

โปรแกรม ต่อ สัญญาณ busy

```
BUSY A : LD A ,(2001)
        CP 04
        JP NZ, CP03
        IN A ,42
        SET  1
        OUT 42, A
        RET
CP 03 :  CP  03
        JP NZ, CP 02
        IN A ,42
        SET 2
        OUT 42 , A
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CP 02 :   CP 02
          JP ZN , CP 01
          IN A , 42
          SET  0
          OUT 42 ,A
          RET
CP 01 :   CP  01
          RET NZ
          IN A ,42
          SET  3
          OUT A, 42
          RET
BUSY B :  LD A ,(2004)
          JP  COMMAN
          LD  DE, 2007
SYSTEM B: LD  HL, 2007
          LD A ,(HL)
          CP 40
          RET NZ
          INC  HL
          LD A ,(HL)
          CP  10
          RET  NZ
          INC  HL
          LD A ,(HL)
          CP  40
          JP NZ ,BOB
          IN A, 42
          AND  20
          CP  20
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            JP NZ , BUZY 4B
            IN A ,01
            SET  6
            OUT  01,A
            IN A, 40
            SET A
            OUT 40 , A
            RET
BUSY B:     CALL BUSY B
            RET
30 B :      LD A (HL)
            CP  30
            JP NZ, 20B
            IN A ,42
            AND  80
            CP   80
            JP NZ , BUSY 3B
            IN A ,01
            SET  6
            OUT  01, A
            IN A , 40
            SET  1
            OUT 40, A
            RET
BUSY B:     CALL BUSY B
            RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
20 B:      LD A , (HL)
           CP 20
           JP NZ , 10 B
           IN A ,42
           AND  40
           CP   40
           JP NZ , BUSY 2B
           IN A , 01
           SET  6
           OUT  01, A
           IN A, 40
           SET  7
           OUT 40, A
           RET
BUSY 2B:   CALL  BUSY B
           RET
01 B:      LD A ,(HL)
           CP  10
           RET NZ
           IN  A, 42
           AND  10
           CP   10
           JP  NZ ,BUSY 1B
           IN A ,01
           SET  6
           OUT 01 ,A
           IN A ,40
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            SET  0
            SET  6
            OUT  40,A
            RET
BUSY B:     CALL   BUSY B
            RET
```

โปรแกรมต่อ คู่สาย LINE A

```
LD  :       LD A,(2000)
            CP 01
            RET NZ
            LD A ,(2001)
            CP 04
            JP NZ , HOOK 3
            IN A, 42
            AND  20
            CP   20
            JP NZ ,CONTROCK
            RET
OFF  :      CALL  OFF BELL
            JP END
HOOK 3      LD A, (2001)
            CP  03
            JP NZ, HOOK 2
            IN  A, 42
            AND  80
            CP   80
            JP Z , OFF
            IN A, 42
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        AND  04
        CP   04
        JP NZ ,CONTRUCK
        RET
OFF :   CALL OFF BELL
        JP  END
HOOK 2  LD A,(2001)
        CP   02
        JP NZ, HOOK 1
        IN  A, 42
        AND  40
        CP   40
        JP  Z, OFF
        IN A, 42
        AND  01
        CP   01
        JP NZ, CONTRACK
        RET
OFF :   CALL  OFF  BELL
        JP END
HOOK 1  LD A, (2001)
        CP  01
        JP  NZ,END
        IN  A, 42
        AND  10
        CP   10
        JP Z, OFF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
          IN A, 42
          AND   08
          CP    08
          JP NZ, CONTROCK
          RET
OFF :     CALL OFF BELL
          JP END
END :     LD  A, 00
          LD  HL,2000
          LD (HL),A
          INC  HL
          LD (HL),A
          RET
```

โปรแกรม ต่อคู่สาย ต่อระบบ LA

```
LONTRACK: LD A,(2006)
          LD B, A
          CP  0
          RET Z
          CP  04
          JP NZ , A33
          IN A, 42
          AND  20
          CP   20
          RET Z
          IN A ,40
          RES  4
          OUT 40, A
          IN  A ,01
          RES  3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        OUT  41, A
        CALL  CLEAR A
        RET
A33 :   LD A ,B
        CP 03
        JP NZ, A22
        AND  80
        CP   80
        RET  Z
        IN  A, 40
        RES  1
        OUT  40, A
        IN  A, 01
        RES  3
        OUT  01,A
        IN A, 41
        SET  2
        OUT  41,A
        CALL  CLEAR A
        RET
        LD A, B
A22 :   CP  02
        JP NZ, A11
        IN A, 42
        AND   40
        CP    40
        RET Z
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        IN A, 40
        RES 7
        OUT  40,A
        IN A,01
        RES  3
        OUT  01,A
        IN  A, 41
        SET
        OUT  40, A
        CALL  CLEAR A
        RET
A11 :   LD  A, B
        CP  01
        RET  NZ
        IN A, 42
        AND  10
        CP   10
        RET  Z
        IN A, 40
        RES  0
        OUT  40,A
        IN A, 01
        RES 3
        OUT  01, A
        IN A, 41
        SET  0
        OUT 41 , A
        CALL  CLEAR A
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสัญญาณกระดิ่ง

```
OFF BELL: LD A,(2006)
          CP 04
          JP NZ,AA3
          IN A, 40
          RES 4
          OUT 40 A  ,
          CALL CLEAR A
          RET
AA3 :     CP 03
          JP NZ,AAZ
          RES 1
          OUT 40,A
          CALL CLEAR A
          RET
AA2 :     CP 02
          JP NZ ,AA1
          IN A,40
          RES  7
          OUT  40,A
          CALL CLEAR A
          RET
AA1 :     CP  01
          RET NZ
          IN A, 40
          RES  0
          OUT  40, A
          CALL  CLARE A
          RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม MEMORY

```
CLEAR A : HL ,2004
          LD A ,00
          LD (HL) , A
          INC  HL
          LD (HL),A
          INC  HL
          LD (HL), A
          INC HL
          LD (HL), A
          RET
```

โปรแกรม ต่อคู่สาย LINE B

```
LB :      LD   A,(2002)
          CP   01
          RET NZ
          LD A,(2003)
          CP   04
          JP   NZ,HOOK 3B
          IN A, 42
          AND  20
          CP   20
          JP   NZ, OFF B
          IN A, 42
          AND  02
          CP   02
          JP   NZ ,CONTRACK B
          RET
          CALL  OFF
          JP   END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
HOOK 3 B: LD A, (2003)
          CD  03
          JP  NZ,HOOK B
          IN  A, 42
          AND  80
          CP   80
          JP  Z, OFF B
          IN A, 42
          AND  04
          CP   04
          JP  NZ,CONTRACK B
          RET
OFF B :   CALL  OFF BELE
          JP END
HOOK 2 :  LD A, (2003)
          CP  02
          JP  NZ,HOOK B
          IN A, 42
          AND  40
          CP   40
          JP Z, OFF B
          IN  A, 42
          AND  01
          CP   01
          JP NZ ,CONTRACK B
          RET
OFF B :   CALL  OFF BELL
          JP  END B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
HOOK 1 B: LD   A ,(2003)
          CP   01
          JP   NZ,END B
          IN   A, 42
          AND  10
          CP   10
          JP   Z, OFF B
          IN   A, 42
          AND  08
          CP   08
          JP   NZ, CONTRACK B
          RET
OFF  1 B: CALL  OFF  BELL B
          JP   END
END  :    LD A,00
          LD (HL)2002
          LD (HL),A
          INC  HL
          LD (HL),A
          RET
```

โปรแกรม CONTRACK B

```
CONTRCCK B LD  A, (2009)
           LD B, A
           CP  00
           RET Z
           CP  40
           JP NZ ,B33
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        IN A, 42
        AND  20
        CP   20
        RET  Z
        IN  A, 40
        RES  A
        OUT  40, A
        IN A, 01
        RES  6
        OUT  01,A
        IN  A, 41
        SET A
        OUT  41, A
        CALL  C;EAR B
        RET
B 33 :  LD A, B
        CP 30
        JP NZ ,42
        IN A, 42
        AND  80
        CP   80
        RET  Z
        IN  A, 40
        RES  1
        OUT  40, A
        IN  A, 01
        RES  6
        OUT  01, A
        IN A, 41
        SET  5
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            OUT   41, A
            CALL  CLAR B
            RET
B 22 :      LD A, B
            CP 20
            JP NZ, A11
            IN A, 42
            AND  40
            CP   40
            RET   Z
            IN  A,  40
            RES  7
            OUT  40, A
            IN  A,01
            RES  6
            OUT  01,A
            IN  A, 41
            SET  6
            OUT  40, A
            CALL  CLEAN B
            RET
B 11 :      LD A, B
            CP  10
            RET  NZ
            IN  A ,42
            AND   10
            CP    10
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RET 2
IN A, 40
RES 0
OUT 40, A
IN A, 01
RES 6
OUT 01, A
IN A, 41
SET 7
OUT 41, A
CALL CLEAR B
RET
```

โปรแกรม หยุด สัญญาณกระดิ่ง

```
OFF BELL B LD A, (2009)
           CP 40
           JP NZ, BB3
           IN A, 40
           RES 4
           OUT 40 ,A
           CALL CLEAR B
           RET
BB 3 :     CP 30
           JP NZ,AAZ
           IN A, 40
           RES 1
           OUT 40, A
           CALL CLEAR B
           RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BB 2 :    CP  20
          JP  NZ, BB1
          IN  A,40
          RES  7
          OUT  40, A
          CALL  CLEAR B
          RET
BB 1 :    CP 01
          RET NZ
          IN A , 40
          RES  0
          OUT  40 ,A
          CALL CLEAR B
          RET
CLEOR B:  LD  A, 00
          LD  HL, 2007
          LD (HL), A
          INC  HL
          LD (HL), A
          INC  HL
          LD (HL), A
          RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

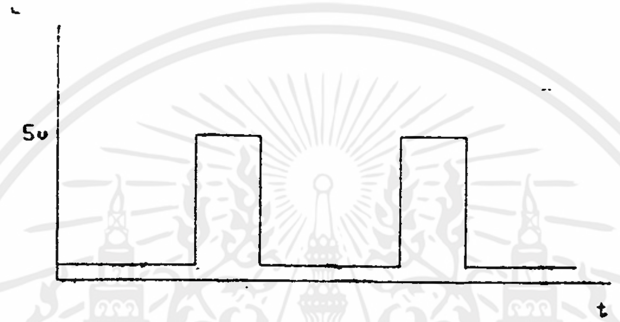
บทที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

4.1 ผลการทดลองของภาคอินพุท

4.1.1 ส่วนวงจรผลิตสัญญาณ แอด์เซ็ทบิท เมื่อทำการยกหูโทรศัพท์ สามารถทำการตรวจจับสัญญาณได้ดังรูป 4.1



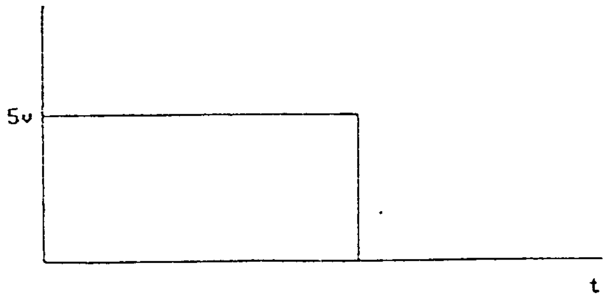
รูปร่างของพัลซ์ก่อนเข้าวงจร

รูปร่างของพัลซ์หลังออกจากวงจร

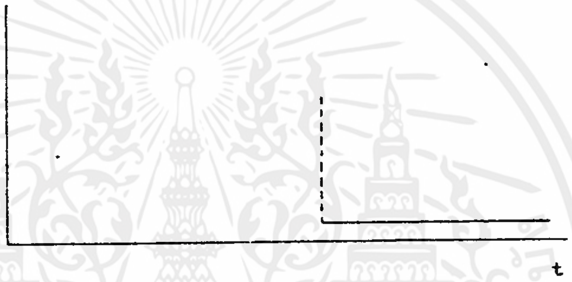
รูปที่ 4.2 แสดงสัญญาณไดแอลบิท

4.1.2 ส่วนวงจรผลิตสัญญาณไดแอลบิท เมื่อหน้าปัทม์โทรศัพท์ได้สัญญาณ ดั่งรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เมื่อวางหูโทรศัพท์



เมื่อยกหูโทรศัพท์

รูปที่ 4.1 แสดงสัญญาณแฮนด์เซ็ทบิท

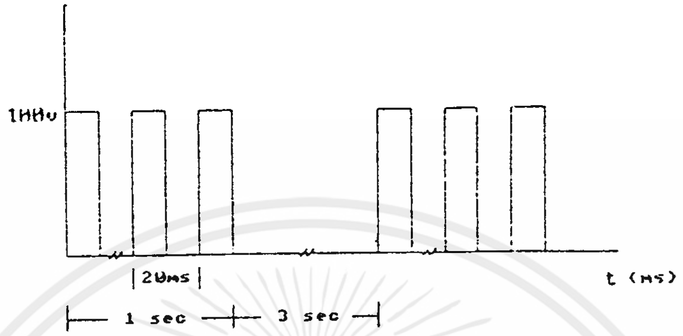
4.1.3 ส่วนวงจรนับพัลซ์และวงจรถอดระหัสความถี่ เมื่อทำการหมุนหรือกดหน้าปัทม์สามารถอ่านค่าได้ถูกต้องโดยได้ผลเป็นเลขฐานสองตัวอย่าง

หมายเลขที่หมุน	สถานะลอจิก			
	Q4	Q3	Q2	Q1
5	0	1	0	1
9	1	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

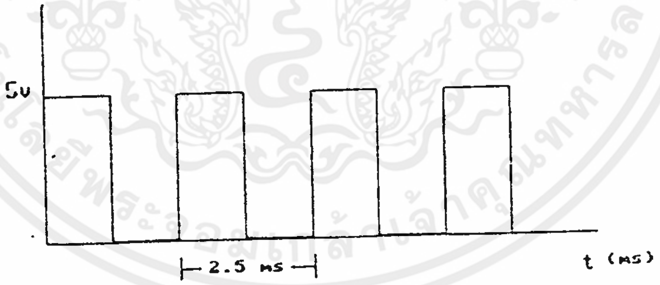
4.2 ผลการทดลองวงจรกำเนิดสัญญาณต่าง ๆ

4.2.1 วงจรกำเนิดสัญญาณ สามารถผลิตสัญญาณที่มีขนาด 75 โวลท์ความถี่ 20 เฮรทซ์ ออกมาเป็นช่วง ๆ ช่วงเป็นประมาณ 1 วินาที ช่วงปิดประมาณ 3 วินาที



รูปที่ 3 แสดงสัญญาณเรียก

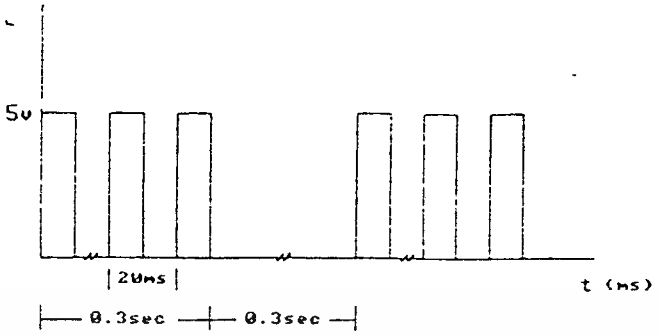
4.2.2 วงจรกำเนิดสัญญาณให้หมุน ผลิตสัญญาณที่มีขนาด 5 โวลท์ ความถี่ประมาณ 400 เฮิรมซ์ ต่อเนื่องตลอดดังรูปที่ 4



รูปที่ 4 แสดงสัญญาณให้หมุน

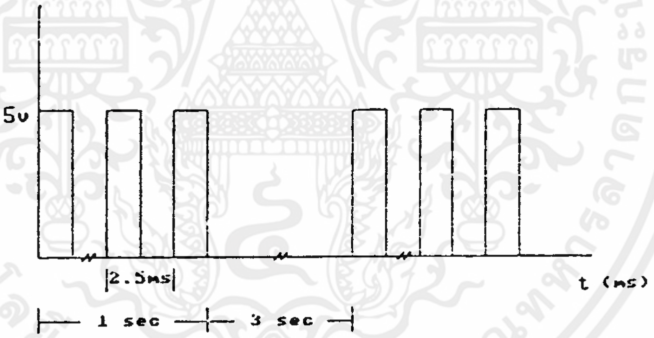
4.2.3 วงจรกำเนิดสัญญาณไม่ว่าง ผลิตสัญญาณที่มีขนาด 5โวลท์ ความถี่ประมาณ 500 เฮรทซ์ ออกมาเป็นช่วง ๆ ช่วงระประมาณ 0.3 วินาที ดังรูปที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงสัญญาณไม่ว่าง

4.2.4 วงจรกำเนิดสัญญาณ เรียกกลับ สามารถผลิตสัญญาณที่มีขนาด 5 โวลท์ ความถี่ประมาณ 400 เฮรทซ์ มีช่วงเปิด 1 วินาที และ ช่วงปิด 2 วินาที



รูปที่ 6 แสดงสัญญาณเรียกกลับ

4.3 ผลการทดลองทางเดินสัญญาณเสียง

เมื่อทำการส่งสัญญาณเสียงผ่านวงจรสามารถผ่านได้ปกติ แต่ยังมีเสียงรบกวนเล็กน้อ และไม่เกิดการรบกวนเมื่อเลือกใช้พร้อมกัน 2 เส้นทาง

4.4 ผลการทดลองวงจรควมคุมภายนอก

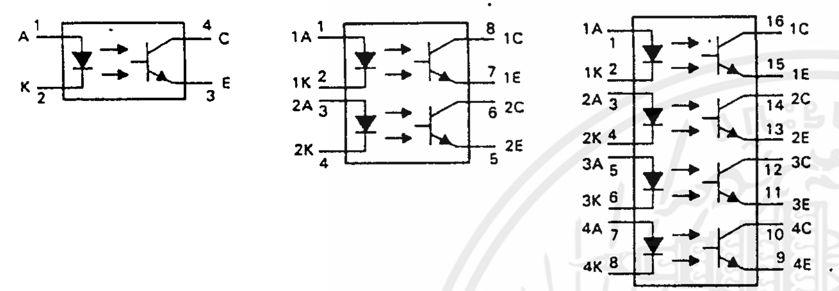
สามารถตรวจจับได้ว่ามีสัญญาณเรียกจากภายนอก และ สามารถถอดรหัสความถี่ได้ถู ต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

schematic diagrams



absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Input-to-output voltage (see Note 1) .... ±3.535 kV peak or dc (±2.5 kV rms)
Collector-emitter voltage (see Note 2) .... 35 V
Emitter-collector voltage .... 7 V
Input diode reverse voltage .... 5 V
Input diode continuous forward current at (or below) 25°C free-air temperature (see Note 3) .... 50 mA
Continuous power dissipation at (or below) 25°C free-air temperature:
Phototransistor (see Note 4) .... 150 mW
Input diode plus phototransistor per channel (see Note 5) .... 200 mW
Storage temperature range .... −55°C to 125°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

NOTES: 1. This rating applies for sine-wave operation at 50 or 60 Hz. Service capability is verified by testing in accordance with UL requirements.
2. This value applies when the base-emitter diode is open circuited.
3. Derate linearly to 100°C free-air temperature at the rate of 0.67 mA/°C.
4. Derate linearly to 100°C free-air temperature at the rate of 2 mW/°C.
5. Derate linearly to 100°C free-air temperature at the rate of 2.67 mW/°C.

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

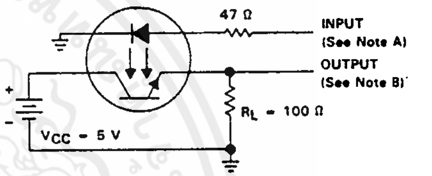
PARAMETER			TEST CONDITIONS	MIN	TYP	MAX	UNIT
$V_{(BR)CEO}$	Collector-emitter breakdown voltage		I_C = 0.5 mA, I_F = 0	35			V
$V_{(BR)ECO}$	Emitter-collector breakdown voltage		I_C = 100 μA, I_F = 0	7			V
I_R	Input diode static reverse current		V_R = 5 V			10	μA
$I_{C(off)}$	Off-state collector current		V_{CE} = 24 V, I_F = 0			100	nA
CTR	Current transfer ratio	TIL191, TIL192, TIL193	I_F = 5 mA, V_{CE} = 5 V	20%			
		TIL191A, TIL192A, TIL193A		50%			
		TIL191B, TIL192B, TIL193B		100%			
V_F	Input diode static forward voltage		I_F = 20 mA			1.4	V
$V_{CE(sat)}$	Collector-emitter saturation voltage		I_F = 5 mA, I_C = 1 mA			0.4	V
C_{io}	Input-to-output capacitance		V_{in-out} = 0, f = 1 MHz, See Note 6		1		pF
r_{io}	Input-to-output internal resistance		V_{in-out} = ±1 kV, See Note 6		10^{11}		Ω

NOTE 6: These parameters are measured between all input-diode leads shorted together and all phototransistor leads shorted together.

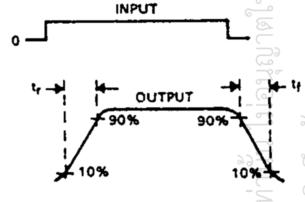
switching characteristics at 25°C free-air temperature

PARAMETER		TEST CONDITIONS	TYP	UNIT
t_r	Rise time	V_{CC} = 5 V, $I_{C(on)}$ = 2 mA, R_L = 100 Ω, See Figure 1	6	μs
t_f	Fall time		6	μs

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



Adjust amplitude of input pulse for $I_{C(on)}$ = 2 mA

VOLTAGE WAVEFORMS

NOTES: A. The input waveform is supplied by a generator with the following characteristics: Z_{OUT} = 50 Ω, $t_r \le 15$ ns, t_w = 100 μs, duty cycle = 1%.
B. The output waveform is monitored on an oscilloscope with the following characteristics: $t_r \le 12$ ns, $R_{in} \ge 1$ MΩ, $C_{in} \le 20$ pF.

FIGURE 1. SWITCHING TIMES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้าน
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

FORWARD CURRENT
vs
FORWARD VOLTAGE

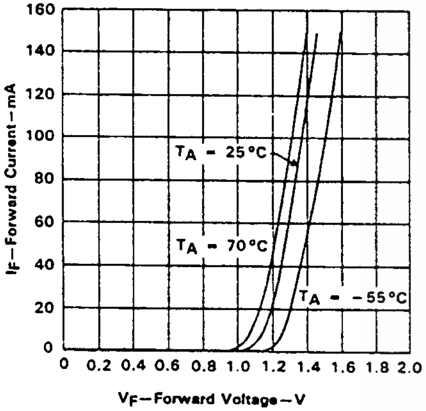


FIGURE 2

TIL191, TIL192, TIL193
COLLECTOR CURRENT
vs
COLLECTOR-EMITTER VOLTAGE

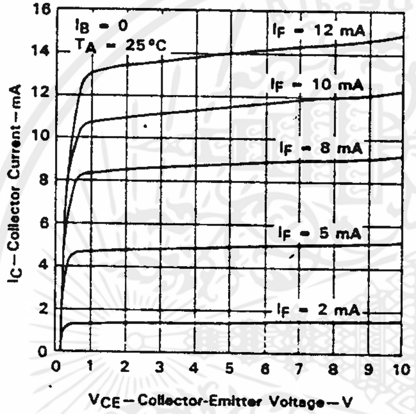


FIGURE 3

NORMALIZED ON-STATE COLLECTOR CURRENT
vs
INPUT DIODE FORWARD CURRENT

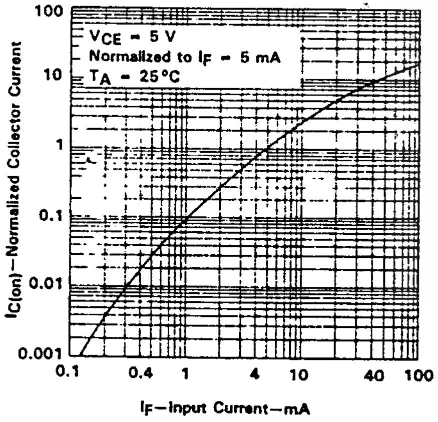


FIGURE 4

RELATIVE ON-STATE COLLECTOR CURRENT
vs
FREE-AIR TEMPERATURE

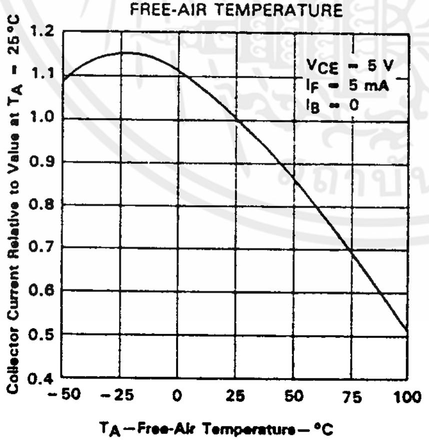


FIGURE 5

TYPICAL CHARACTERISTICS

TYPICAL COLLECTOR-EMITTER
SATURATION VOLTAGE
vs
FREE-AIR TEMPERATURE

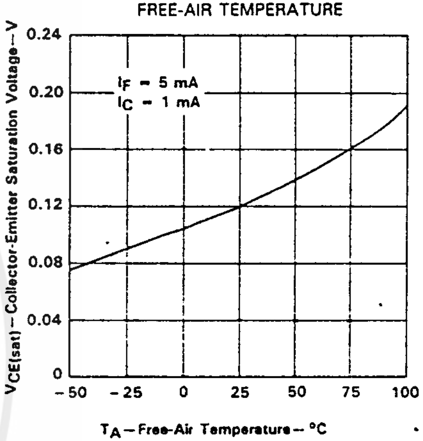


FIGURE 6

TYPICAL APPLICATION DATA

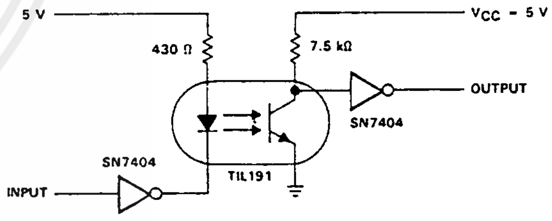


FIGURE 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำ

TYPICAL CHARACTERISTICS

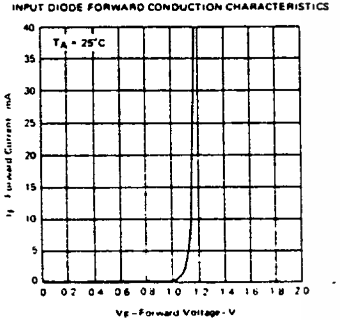


FIGURE 4

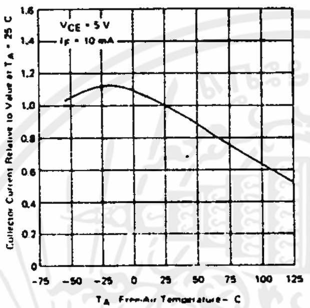


FIGURE 5

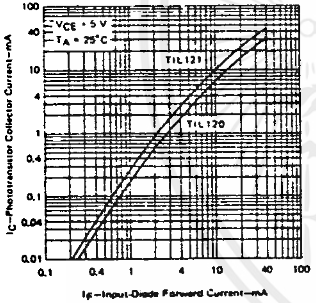


FIGURE 6

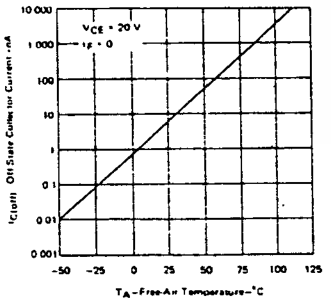


FIGURE 7

TIL120

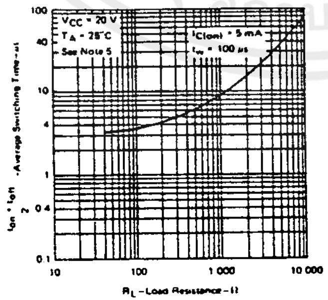


FIGURE 8

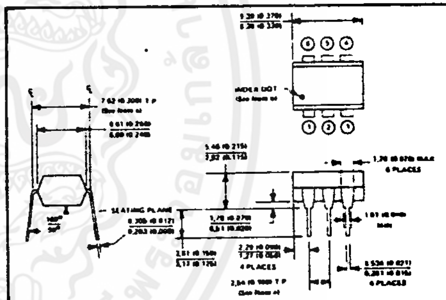
D2227, MAY 1977—REVISED DECEMBER 1982

COMPATIBLE WITH STANDARD TTL INTEGRATED CIRCUITS

- Gallium Arsenide Diode Infrared Source Optically Coupled to a Silicon N-P-N Phototransistor
- High Direct-Current Transfer Ratio
- High-Voltage Electrical Isolation . . . 5000-V Rating
- Plastic Dual-In-Line Package
- High-Speed Switching: t_r = 2 µs, t_f = 2 µs Typical
- Typical Applications Include Remote Terminal Isolation, SCR and Triac Triggers, Mechanical Relays, and Pulse Transformers

mechanical data

The package consists of a gallium arsenide infrared-emitting diode and an n-p-n silicon phototransistor mounted on a 6-lead frame encapsulated within an electrically nonconductive plastic compound. The case will withstand soldering temperature with no deformation and device performance characteristics remain stable when operated in high-humidity conditions. Unit weight is approximately 0.52 grams.



ion Leads are within 0,13 mm (0.005 inch) radius of
b. true position (T.P.) with maximum material condition and unit installed.
Pin 1 identified by index dot.
Terminal connections:
1. Anode
2. Cathode } Infrared-emitting diode
3. No internal connection
4. Emitter
5. Collector } Phototransistor
6. Base

FALLS WITHIN JEDEC MO-001AM DIMENSIONS
ALL LINEAR DIMENSIONS ARE IN MILLIMETERS AND PARENTHETICALLY IN INCHES

absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Input-to-Output Voltage	±5 kV
Collector-Base Voltage	70 V
Collector-Emitter Voltage (See Note 1)	30 V
Emitter-Collector Voltage	7 V
Emitter-Base Voltage	7 V
Input-Diode Reverse Voltage	3 V
Input-Diode Continuous Forward Current	100 mA
Continuous Power Dissipation at (or below) 25°C Free-Air Temperature:	
Infrared-Emitting Diode (See Note 2)	150 mW
Phototransistor (See Note 3)	150 mW
Total, Infrared-Emitting Diode plus Phototransistor (See Note 4)	250 mW
Storage Temperature Range	−55°C to 150°C
Lead Temperature 1,6 mm (1/16 inch) from Case for 10 Seconds	260°C

NOTES: 1. This value applies when the base-emitter diode is open-circuited.
2. Derate linearly to 100°C free-air temperature at the rate of 2 mW/°C.
3. Derate linearly to 100°C free-air temperature at the rate of 2 mW/°C.
4. Derate linearly to 100°C free-air temperature at the rate of 3.33 mW/°C.

electrical characteristics at 25°C free-air temperature

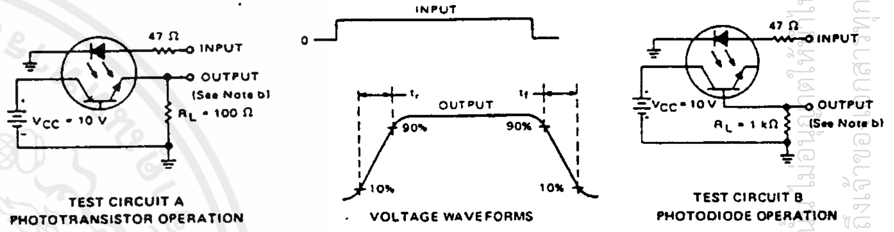
PARAMETER			TEST CONDITIONS	TIL124 MIN	TIL124 TYP	TIL124 MAX	TIL125 MIN	TIL125 TYP	TIL125 MAX	TIL126 MIN	TIL126 TYP	TIL126 MAX	UNIT
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage		$I_C = 10\ \mu A$, $I_E = 0$, $I_F = 0$	70			70			70			V
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage		$I_C = 1\ mA$, $I_B = 0$, $I_F = 0$	30			30			30			V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage		$I_E = 10\ \mu A$, $I_C = 0$, $I_F = 0$	7			7			7			V
I_R	Input Diode Static Reverse Current		$V_R = 3\ V$			10			10			10	µA
$I_{C(on)}$	On-State Collector Current	Phototransistor Operation	$V_{CE} = 10\ V$, $I_F = 10\ mA$, $I_B = 0$	1	3		2	5		5	9		mA
		Photodiode Operation	$V_{CB} = 10\ V$, $I_F = 10\ mA$, $I_E = 0$	5	20		5	20		5	20		µA
$I_{C(off)}$	Off-State Collector Current	Phototransistor Operation	$V_{CE} = 10\ V$, $I_F = 0$, $I_B = 0$		1	50		1	50		1	50	nA
		Photodiode Operation	$V_{CB} = 10\ V$, $I_F = 0$, $I_E = 0$		0.1	20		0.1	20		0.1	20	
h_{FE}	Transistor Static Forward Current Transfer Ratio		$V_{CE} = 5\ V$, $I_C = 10\ mA$, $I_F = 0$	50	100		100	200		100	550		
V_F	Input Diode Static Forward Voltage		$I_F = 10\ mA$		1.2	1.4		1.2	1.4		1.2	1.4	V
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage		$I_C = 1\ mA$, $I_F = 10\ mA$, $I_B = 0$		0.25	0.4		0.25	0.4		0.25	0.4	V
r_{io}	Input-to-Output Internal Resistance		$V_{in-out} = 500\ V$, See Note 5	10^{11}			10^{11}			10^{11}			Ω
C_{io}	Input-to-Output Capacitance		$V_{in-out} = 0$, $f = 1\ MHz$, See Note 5		1	1.3		1	1.3		1	1.3	pF

NOTE 5: These parameters are measured between both input-diode leads shorted together and all the phototransistor leads shorted together.

switching characteristics at 25°C free-air temperature

PARAMETER			TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_r	Rise Time	Phototransistor Operation	$V_{CC} = 10\ V$, $I_{C(on)} = 2\ mA$, $R_L = 100\ \Omega$, See Test Circuit A of Figure 1		5	10	µs
t_f	Fall Time				5	10	
t_r	Rise Time	Photodiode Operation	$V_{CC} = 10\ V$, $I_{C(on)} = 20\ \mu A$, $R_L = 1\ k\Omega$, See Test Circuit B of Figure 1		1		µs
t_f	Fall Time				1		

PARAMETER MEASUREMENT INFORMATION



NOTES: a. The input waveform is supplied by a generator with the following characteristics: $Z_{out} = 50\ \Omega$, $t_r \le 15$ ns, duty cycle ≈ 1%, $t_w = 100\ \mu s$.
b. The output waveform is monitored on an oscilloscope with the following characteristics: $t_r \le 12$ ns, $R_{in} \ge 1\ M\Omega$, $C_{in} \le 20$ pF.

FIGURE 1–SWITCHING TIMES

TYPICAL CHARACTERISTICS

COLLECTOR CURRENT
vs
INPUT-DIODE FORWARD CURRENT

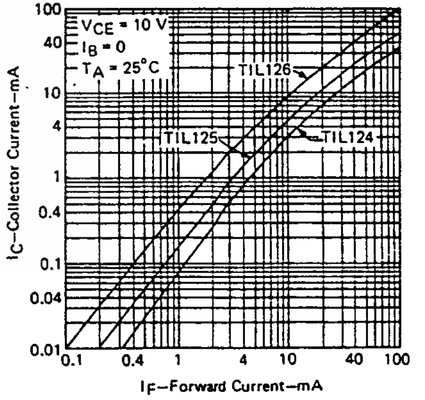


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4066B — CMOS QUAD ANALOG SWITCH

FEATURES

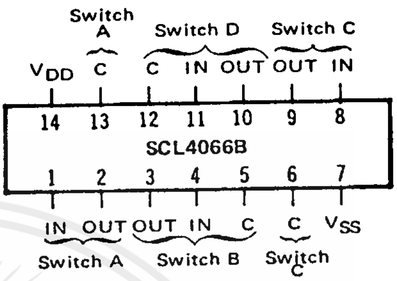
- ♦ Transmission or Multiplexing of Analog or Digital Signals
- ♦ 80Ω Typical ON-Resistance for 15-Volt operation
- ♦ Switch ON-Resistance Matched to within 5Ω over 15-Volt Signal-Input Range
- ♦ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ♦ High Degree of Linearity:
  $\leqslant$0.5% Distortion (typ) @ $f_{is} \doteq$ 1kHz,
  V_{is} = 5$V_{p\text{-}p}$, V_{DD}-$V_{SS} \geqslant$ 10V, R_L = 10kΩ
- ♦ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:
  10pA (typ) @ V_{DD}-V_{SS}= 10V, T_A = 25°C
- ♦ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):
  10^{12} Ω (typ)
- ♦ Low Crosstalk between Switches:
  -50dB (typ) @ f_{is} = 0.9MHz, R_L = 1kΩ
- ♦ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ♦ Frequency Response, Switch ON = 40MHz (typ)

DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N-channel device on each switch is either tied to the input when the switch is ON or to V_{SS} when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

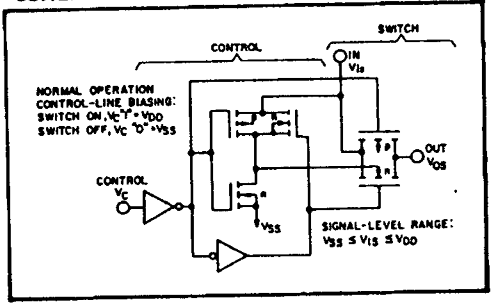
C	14-pin Cerdip	F	14-pin Flat
D	14-pin Ceramic	H	Chip
E	14-pin Epoxy		

RECOMMENDED OPERATING CONDITIONS

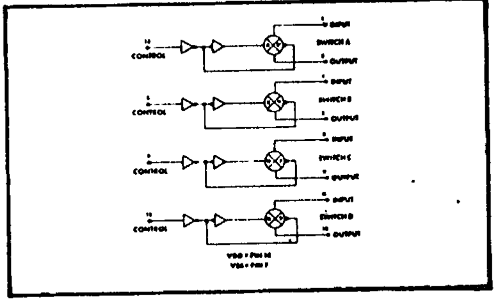
For maximum reliability:

DC Supply Voltage	V_{DD} - V_{SS}	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

SCHEMATIC DIAGRAM (one of four switches)



LOGIC DIAGRAM



STATIC CHARACTERISTICS [1,3]

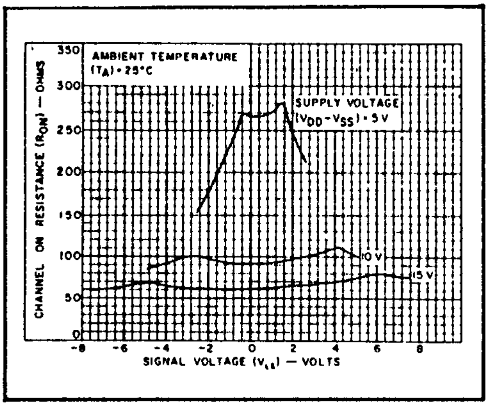
PARAMETER		CONDITIONS	V_{SS} (Vdc)	V_{DD} (Vdc)	T_{LOW}[2] Min.	T_{LOW}[2] Max.	25°C Min.	25°C Typ.	25°C Max.	T_{HIGH}[2] Min.	T_{HIGH}[2] Max.	Units
QUIESCENT DEVICE CURRENT	I_{DD}	$V_{IN} = V_{SS}$ or V_{DD}	0	5	–	0.05	–	0.0005	0.05	–	1.5	μAdc
		All valid input	0	10	–	0.1	–	0.001	0.1	–	3.0	
		combinations	0	15	–	0.2	–	0.002	0.2	–	6.0	
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V_{IH}	$V_{IS} = V_{SS}$	0	5	–	4.0	–	2.75	4.0	–	4.0	Vdc
		$V_{OS} = V_{DD}$	0	10	–	8.0	–	5.5	8.0	–	8.0	
		$I_{OS} = 10\mu A$	0	15	–	12.0	–	8.25	12.0	–	12.0	
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V_{IL}	$V_{IS} = V_{SS}$	0	5	1.0	–	1.0	2.25	–	1.0	–	Vdc
		$V_{OS} = V_{DD}$	0	10	2.0	–	2.0	4.5	–	2.0	–	
		$I_{OS} = 10\mu A$	0	15	3.0	–	3.0	6.75	–	3.0	–	
SWITCH INPUT/OUTPUT LEAKAGE	I_{OFF}	$V_C = V_{SS}$, $V_{IS} = \pm 7.5Vdc$	-7.5	+7.5	–	±100	–	±0.01	±100	–	±200	nAdc
ON-RESISTANCE C,D,F,H device	R_{ON}	$V_C = V_{DD}$, $V_{SS} \leq V_{IS} \leq V_{DD}$, $R_L = 10k\Omega$	-7.5 / 0	+7.5 / +15	–	220	–	80	280	–	320	Ω
			-5 / 0	+5 / +10	–	310	–	120	400	–	550	Ω
			-2.5 / 0	+2.5 / +5	–	2000	–	270	2500	–	3500	Ω
E device	R_{ON}	$V_C = V_{DD}$, $V_{SS} \leq V_{IS} \leq V_{DD}$, $R_L = 10k\Omega$	-7.5 / 0	+7.5 / +15	–	250	–	80	280	–	300	Ω
			-5 / 0	+5 / +10	–	330	–	120	400	–	520	Ω
			-2.5 / 0	+2.5 / +5	–	2100	–	270	2500	–	3200	Ω
ON-RESISTANCE MATCH (Same package)	ΔR_{ON}	$V_C = V_{DD}$, $V_{SS} \leq V_{IS} \leq V_{DD}$, $R_L = 10k\Omega$	-7.5 / 0	+7.5 / +15	–	–	–	5	–	–	–	Ω
			-5 / 0	+5 / +10	–	–	–	10	–	–		Ω
			-2.5 / 0	+2.5 / +5	–	–	–	10	–	–		Ω

NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
[2] T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] This device has been designed for balanced output drive current specifications. Consult Family Specifications.

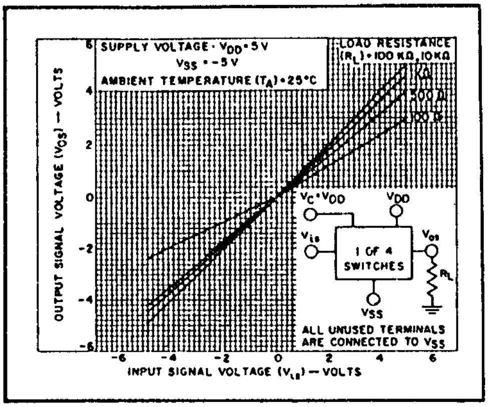
ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

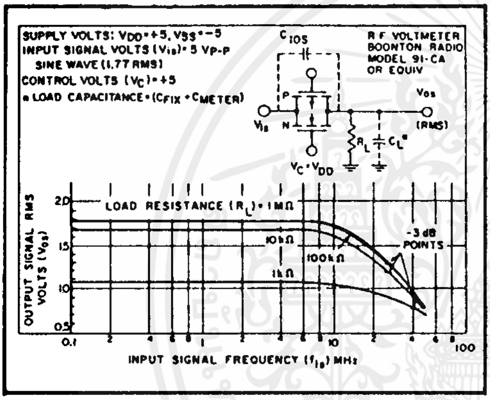
PARAMETER		CONDITIONS		V_{SS} (Vdc)	V_{DD} (Vdc)	Min.	Typ.	Max.	Units
SIGNAL INPUTS (V_{is}) AND OUTPUTS (V_{os})									
PROPAGATION DELAY TIME Signal Input to Signal Output	t_{PLH}, t_{PHL}	$V_c=V_{DD}$ V_{is}=Square Wave R_L = 10kΩ		0 0 0	5 10 15	– – –	20 10 7.5	40 20 15	ns
BANDWIDTH (-3dB) (Sine Wave)	BW	$V_c=V_{DD}$ $V_{is}=5V_{p-p}$ centered @ 0.0Vdc	R_L 1kΩ 10kΩ 100kΩ 1MΩ	-5	+5	– – – –	54 40 38 37	– – – –	MHz
INSERTION LOSS $(=20\ \log_{10}\frac{V_{os}}{V_{is}})$		$V_c=V_{DD}$ $V_{is}=5V_{p-p}$ centered @ 0.0Vdc	R_L 1kΩ 10kΩ 100kΩ 1MΩ	-5	+5	– – – –	2.3 0.2 0.1 0.05	– – – –	dB
SIGNAL DISTORTION (Sine Wave)		$V_c=V_{DD}$ $V_{is}=5V_{p-p}$ centered @ 0.0Vdc f_{is}=1.0kHz R_L = 10kΩ		-5	+5	–	0.16	–	%
FEEDTHROUGH (-50dB)		$V_c=V_{SS}$ $V_{is}=5V_{p-p}$ centered @0.0Vdc	R_L 1kΩ 10kΩ 100kΩ 1MΩ	-5	+5	– – – –	1250 140 18 2	– – – –	kHz
CROSSTALK (-50dB) Between two switches		$V_c(A)=V_{DD}$ $V_c(B)=V_{SS}$ $V_{is}(A)=5V_{p-p}$ centered @ 0.0Vdc R_L = 10kΩ		-5	+5	–	0.9	–	MHz
CAPACITANCE Input Output Feedthrough	 C_{is} C_{os} C_{ios}	$V_C = V_{SS}$		-5	+5	– – –	8 8 0.5	– – –	pF pF pF
CONTROL INPUT (V_C)									
PROPAGATION DELAY TIME Turn on	t_{PC}	$V_{SS} \leq V_{is} \leq V_{DD}$ R_L = 10kΩ		0 0 0	5 10 15	– – –	50 25 20	100 50 40	ns
MAXIMUM INPUT FREQUENCY	f_c	$V_{SS} \leq V_{is} \leq V_{DD}$ R_L = 1.0kΩ		0 0 0	5 10 15	– – –	5 10 12	– – –	MHz
CROSSTALK (To signal port)		V_c=Square Wave R_L = 10kΩ R_{in} = 1.0kΩ		0 0 0	5 10 15	– – –	30 50 100	– – –	mV



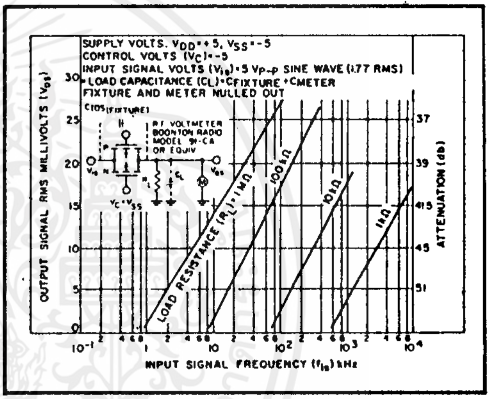
Typical channel ON resistance vs. signal voltage for three values of supply voltage (V_{DD}-V_{SS})



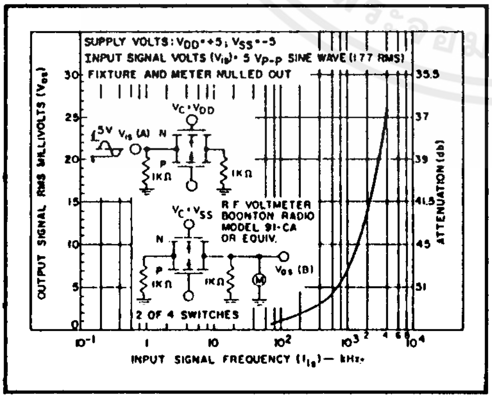
Typical ON characteristics for 1 of 4 channels.



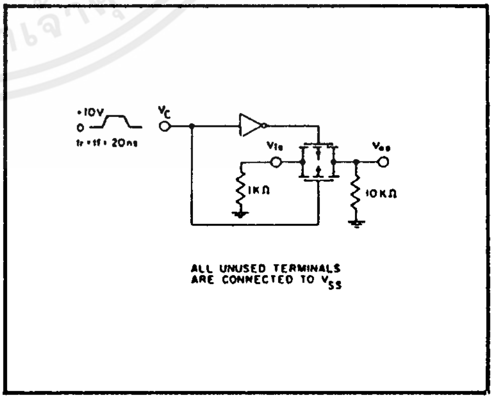
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. — switch "OFF"



Typ. crosstalk between switch circuits in the same package

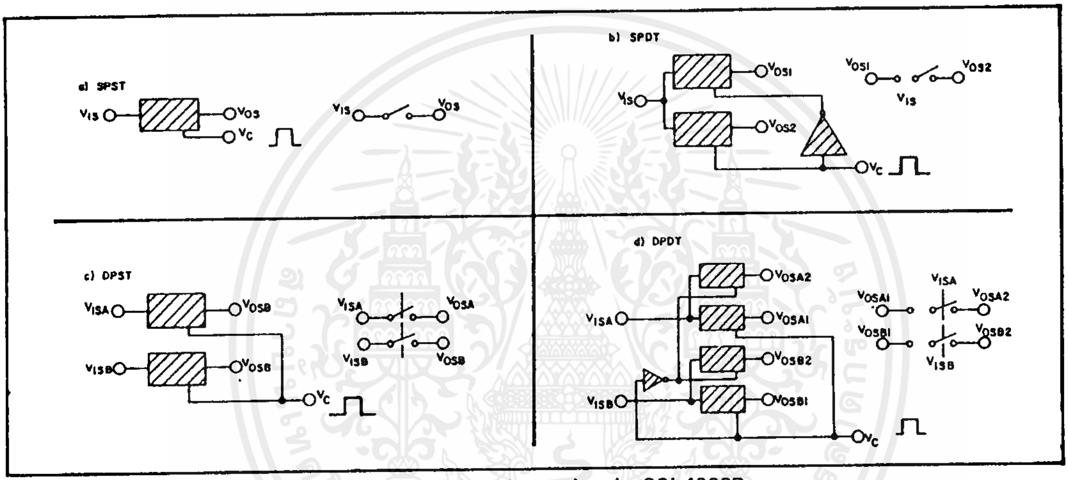


Test circuit, crosstalk-control input to signal output

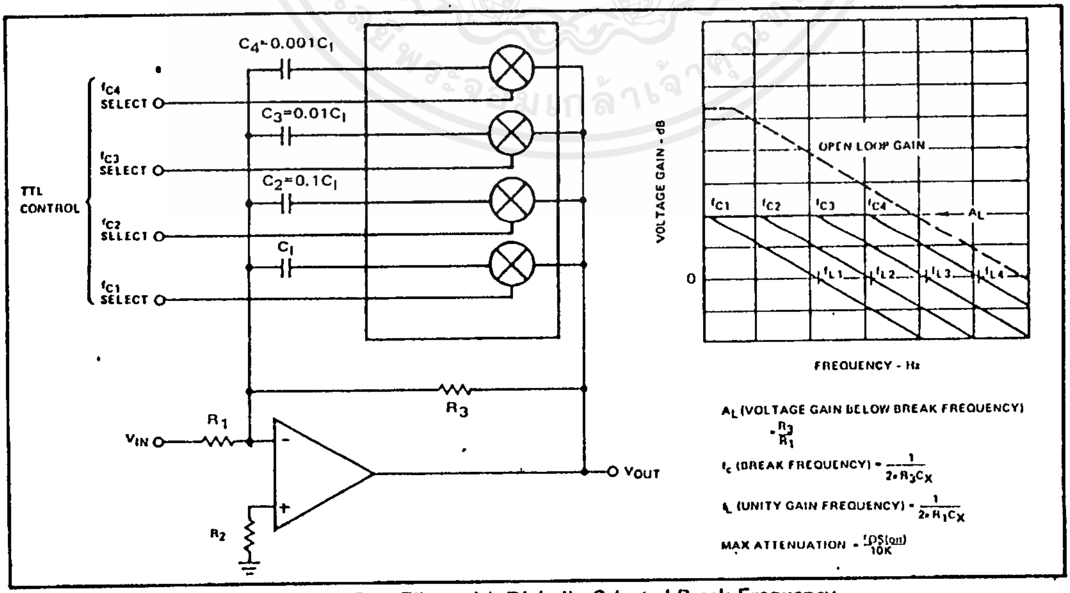
SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power sources are used to drive V_{DD} and the signal inputs, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from R_{ON} values shown).
   No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

APPLICATIONS INFORMATION



Basic Switch Functions using the SCL4066B



Active Low Pass Filter with Digitally Selected Break Frequency

5404/7404 Hex Inverter

	Schottky TTL					High-Speed TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
I.	SN54S04	J①			W①	SN54H04	J①			W①
	SN74S04	J①	N①			SN74H04	J①	N①		
IRCHILD	FM54S04/FM9S04	D①				FM54H04/FM9H04	D①			F②
	FC74S04/FC9S04	D①	P①			FC74H04/FC9H04	D①	P①		
OTOROLA						MC3108	L①			F①
						MC3008	L①	P①		F①
S. C.						DM54H04	J①	N①		
	DM74S04		N①			DM74H04	J①	N①		
HILIPS										
	N74S04		①			N74H04		①		
GNETICS	S54S04	F①	A①		W①	S54H04	F①	A①		W②
	N74S04	F①	A①		W①	N74H04	F①	A①		
EMENS										
JITSU										
TACHI										
	HD74S04	①	P①							
TSUBISHI										
	M5S004		P①							
C										
	74S04		C①							
OSHIBA										

	Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
I.	SN54LS04	J①			W②	SN5404	J①			W②	SN54L04	J①	N①	T②	
	SN74LS04	J①	N①			SN7404	J①	N①			SN74L04	J①	N①	T②	
IRCHILD	FM54LS04/FM9LS04	D①			F①	FM5404/FM9N04	D①			F②					
	FC74LS04/FC9LS04	D①	P①		F①	FM7404/FC9N04	D①	P①							
OTOROLA						MC5404	L①			F②					
	SN74LS04		P①			MC7404	L①	P①							
S. C.	DM54LS04					DM5404	J①	N①		W②	DM54L04	J①	N①		F②
	DM74LS04					DM7404	J①	N①			DM74L04	J①	N①		F②
HILIPS															
	N74LS04		①			FJH241/7404		①							
GNETICS						S5404	F①	A①		W②					
	N74LS04		A①			N7404	F①	A①							
EMENS															
						FLH211		①							
JITSU															
	74LS04		M①			MB418	①	M①							
TACHI															
	HD74LS04		P①			HD7404/HD2522	①	P①							
TSUBISHI															
	M74LS04		P①			M53204		P①							
C															
	74LS04		C①			μPB235	D①								
OSHIBA															
						TD3404A		P①							

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

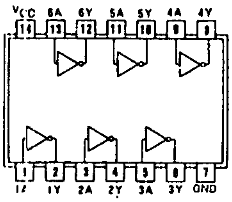
	SN54LS04 MIN	NOM	MAX	SN74LS04 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-400			-400	μA
Low-level output current I_{OL}			4			8	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

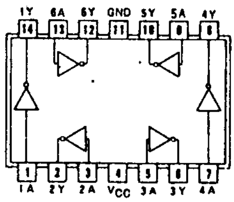
	PARAMETER	TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC}=MIN, I_I=-18mA				-1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				-0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC}=MAX	54LS Family	-20		-100	mA
			74LS Family	-20		-100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		1.2	2.4	mA
I_{CCL}	Supply current		Total, outputs low		3.6	6.6	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15PF, R_L=2KΩ			9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)

①

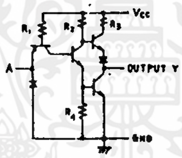


②



positive logic:
$Y = \overline{A}$

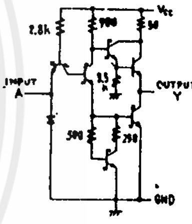
Schematics (each gate)



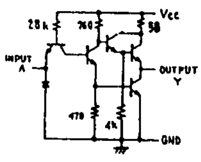
CIRCUIT	R1	R2	R3	R4
'04	4k	1.6k	130	1k
'L04	40k	20k	500	12k

Input clamp diodes not on SN54L'/SN74L' circuits.

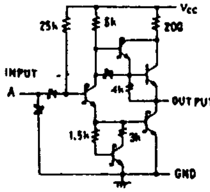
'04, 'L04 CIRCUITS



'S04 CIRCUIT



'H04 CIRCUIT



'LS04 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

5408/7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S08	J①			W①						SN54LS08	J①			W①	SN5408	J①			W①					
	SN74S08	J①	N①								SN74LS08	J①	N①			SN7408	J①	N①							
FAIRCHILD	FM54S08/FM9S08	D①			F①	FM54H08/FM9H08	D①			F①	FM54LS08/FM9LS08	D①			F①	FM5408/FM9N08	D①			F①					
	FC74S08/FC9S08	D①	P①		F①	FC74H08/FC9H08	D①	P①			FC74LS08/FC9LS08	D①	P①		F①	FC7408/FC9N08	D①	P①							
MOTOROLA						MC3101	L①			F①															
						MC3001	L①	P①		F①	SN74LS08		P①			MC7408		P①							
N.S.C.						DM54H08	J①	N①			DM54LS08		P①			DM5408	J①	N①		W①	DM54L08				
						DM74H08	J①	N①			DM74LS08		P①			DM7408	J①	N①			DM74L08				
PHILIPS																									
	N74S08		①			N74H08		①			N74LS08		①			N7408		①							
SIGNETICS						S54H08	F①	A①		W①						S5408	F①	A①		W①					
	N74S08		A①			N74H08	F①	A①			N74LS08		A①			N7408	F①	A①							
SIEMENS																									
																FLH381		①							
FUJITSU																									
											74LS08		M①												
HITACHI																									
											HD74LS08		P①			HD7408/HD2550	①	P①							
MITSUBISHI																									
											M74LS08		P①			M53208		P①							
NEC																									
											74LS08		C①			μPB234	D①								
TOSHIBA																									
																TD3408		P①							

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

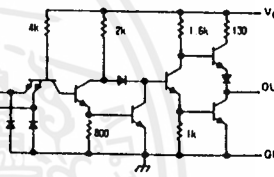
recommended operating conditions

	SN54LS08 MIN	NOM	MAX	SN74LS08 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−800			−800	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

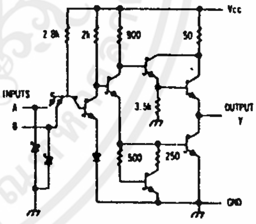
electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}= 2V, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V I_{OL} = 4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX	V_{IH}=2.7V			20	μA
I_{IL}	Low-level input current	V_{CC}=MAX	V_{IL}=0.4V			−0.4	mA
I_{OS}	Short circuit output current ◆	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		2.4	4.8	mA
I_{CCL}	Supply current		Total, outputs low		4.4	8.8	mA
I_{CC}	Supply current	V_{CC}=5V,	Average pergate. (50% duty cycle)		0.85		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}= 5V, T_A=25°C, C_L=15pF, R_L=2kΩ			8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	20	ns

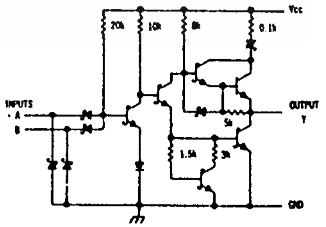
Schematics (each gate)



'08 CIRCUIT



'S08 CIRCUIT

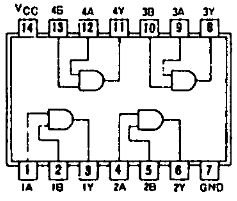


'LS08 CIRCUIT

Resistor values shown are nominal and in ohms.

Pin Assignment (Top View)

①



positive logic:
Y=AB

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended opering conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time, and for SN54S'/SN74S', duration of output short circuit should not exceed one second.

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL				
	Device Type	C	P	M	CF	Device Type	C	P	M	CF	Device Type	C	P	M	CF
T.I.	SN54S32	J①			W①						SN54LS32	J①			W①
	SN74S32	J①	N①								SN74LS32	J①	N①		
FAIRCHILD	FM54S32/FM9S32	D①			F①						FM54LS32/FM9LS32	D①			F①
	FC74S32/FC9S32	D①	P①		F①						FC74LS32/FC9LS32	D①	P①		F①
MOTOROLA															
											SN74LS32		P①		
N.S.C.											DM74LS32		①		
											DM54LS32		①		
PHILIPS															
	N74S32		①								N74LS32		①		
SIGNETICS															
											N74LS32		A①		
SIEMENS															
FUJITSU															
											74LS32		M①		
HITACHI															
											HD74LS32		P①		
MITSUBISHI															
											M53LS32		P①		
NEC															
											74LS32	C①			
TOSHIBA															

	Standard TTL					Low-Power TTL				
	Device Type	C	P	M	CF	Device Type	C	P	M	CF
T.I.	SN5432	J①			W①					
	SN7432	J①	N①							
FAIRCHILD	FM5432/FM9N32	D①			F①					
	FC7432/FC9N32	D①	P①							
MOTOROLA										
N.S.C.	DM5432	J①	N①		W①	DM54L32				
	DM74232	J①	N①			DM74L32				
PHILIPS										
	N7432		①							
SIGNETICS	S5432	F①	A①		W①					
	N7432	F①	A①							
SIEMENS	FLH631		①							
FUJITSU										
HITACHI										
	HD7432	①	P①							
MITSUBISHI										
NEC										
TOSHIBA										

Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions 1000 1000

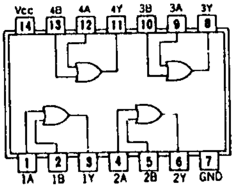
	SN54LS32			SN74LS32			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OH}−MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OL}=4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		3.1	6.2	mA
I_{CCL}	Supply current		Total, outputs low		4.9	9.8	mA
I_{CC}	Supply current	V_{CC}=5V	Average pergate (50% duty cycle)		1.0		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L 2kΩ			14	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				14	22	ns

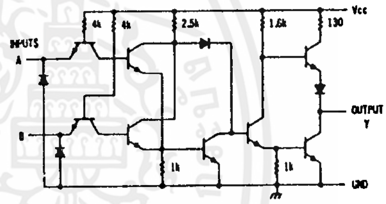
Pin Assignment (Top View)

①

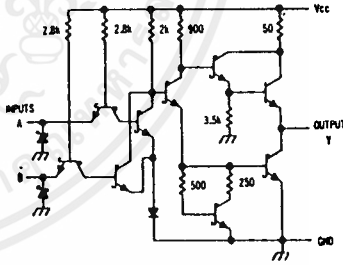


positive logic:
Y=A+B

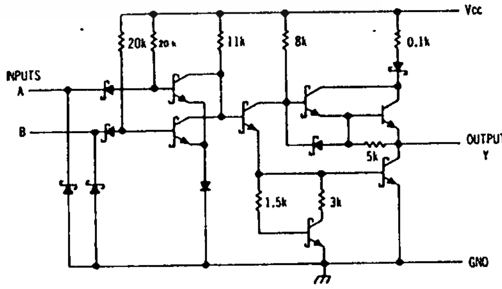
Schematics(each gate)



'32 CIRCUIT



'S32 CIRCUIT



'LS32 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time.

5490/7490 Decade Counter

	Schottky TTL Device Type	High-Speed TTL Device Type	Low-Power Schottky TTL Device Type	C	P	M	CF	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T.I.			SN54L90	J			W	SN5490A	J			W	SN54L90A	J	N	T	
			SN74L90	J	N			SN7490A	J	N			SN74L90A	J	N	T	
FAIRCHILD	—	—	FM54LS90 FM?LS90	D			F	FM5490 FM9390	D			F					
	—	—	FC74LS90 FC?LS90	D	PT		F	FC7490 FC9390	D	P							
MOTOROLA	—	—						MC5490	L			F					
			SN74LS90		P			MC7490	L	P		F					
N. S. C.			DM54LS90		[illegible]			DM5490	J	N		W	DM54L90	J	N		F
			DM74LS90		F			DM7490	J	N			DM74L90	J	N		F
PHILIPS			N74LS90		[illegible]			FJJ141 7490		[illegible]							
SIGNETICS								S5490	F	A		W					
			N74LS90		A			N7490	F	A							
SIEMENS								FLJ161		[illegible]							
FUJITSU																	
HITACHI	—		HD74LS90		P			HD7490A/HD2519	[illegible]	P							
MITSUBISHI			M74LS90		P			M53290		P							
NEC								μPB219	D	C							
TOSHIBA								TD3490A		P							

Electrical Characteristics SN54LS/SN74LS90A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

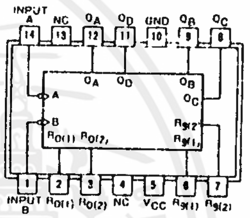
		SN54LS90A MIN	SN54LS90A NOM	SN54LS90A MAX	SN74LS90A MIN	SN74LS90A NOM	SN74LS90A MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400	μA
Low-level output current, I_{OH}				4			8	mA
Count frequency, f_{count}	A input	0		32	0		32	MHz
	B input	0		16	0		16	
Pulse width, t_w	A input	15		15	15			ns
	B input	30			30			
	Reset inputs	15			15			
Reset inactive-state setup, t_{setup}		25			25			ns
Operating free-air temperature, T_A		55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER #			TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage		V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=−400μA		2.7	3.4		V
V_{OL}	Low-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	Any reset	V_{CC}=MAX, V_I=7V				0.1	mA
		A input	V_{CC}=MAX, V_I=5.5V				0.2	
		B input					0.4	
I_{IH}	High-level input current	Any reset	V_{CC}=MAX, V_I=2.7V				20	μA
		A input					40	
		B input					80	
I_{IL}	Low-level input current	Any reset	V_{CC}=MAX, V_I=0.4V				−0.4	mA
		A input					−2.4	
		B input					3.2	
I_{OS}	Short-circuit output current ◆		V_{CC}=MAX	SN54'LS	−20		−100	mA
				SN74'LS	−20		−100	
I_{CC}	Supply current		V_{CC}=MAX, See Note 2			9	15	mA
f_{max}	from A to output Q_A		V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ		32	42		MHz
	from B to output Q_B				16			
t_{PLH}	from A to output Q_A					10	16	ns
t_{PHL}						12	18	
t_{PLH}	from A to output Q_D					32	48	ns
t_{PHL}						34	50	
t_{PLH}	from B to output Q_B					10	16	ns
t_{PHL}						14	21	
t_{PLH}	from B to output Q_C					21	32	ns
t_{PHL}						23	35	
t_{PLH}	from B to output Q_D					21	32	ns
t_{PHL}						23	35	
t_{PHL}	from Set-to-0 to Any output					26	40	ns
t_{PLH}	from Set-to-9 to output Q_A, Q_D					20	30	ns
t_{PHL}	from Set-to-9 to output Q_B, Q_C					26	40	

Pin Assignment (Top View)

①



NC – No internal connection

Function Table

BCD COUNT SEQUENCE
'90A, 'LS90, 'L90 (See Note 3)

COUNT	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

BI-QUINARY (5-2)
'90A, 'LS90, 'L90 (See Note 3)

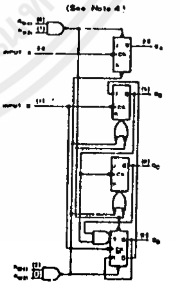
COUNT	Q_A	Q_D	Q_C	Q_B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

RESET/COUNT
'90A, 'LS90, 'L90 (See Note 3)

$R_{0(1)}$	$R_{0(2)}$	$R_{9(1)}$	$R_{9(2)}$	QD	QC	QB	QA
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

Functional Block Diagram

(See Note 4)



'90A,'LS90,'L90 DECADE COUNTER

NOTES:
1. This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R_0 inputs, and it also applies between the two R_9 inputs.
2. I_{CC} is measured with all outputs open, both R_0 inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.
3. Output Q_A is connected to input B for BCD count. Output Q_D is connected to input A for bi-quinary count. H = high level, L = low level, X = irrelevant.
4. The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.

‡ All typical values are at V_{CC}=5V, T_A=25°C.

◆ Not more than one output should be shorted at a time.

§ Q_A Outputs are tested at I_{OL}=16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.

f_{max} ≡ maximum count frequency.
t_{PLH} = propagation delay time, low to high-level output
t_{PHL} = propagation delay time, high-to-low-level output

5493/7493 4-Bit·Binary Counter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T. I.											SN54LS93	J①			W①	SN5493A	J①			W①	SN54L93	J②	N②	T②	
											SN74LS93	J①	N①			SN7493A	J①	N①			SN74L93	J②	N②	T②	
FAIRCHILD											FM54LS93 FM9LS93	D①			F①	FM5493 FM9393	D①			F①					
											FC74LS92, FC9LS92	D①	P①			FC7493 FC9393	D①	P①							
MOTOROLA																MC5493	L①								
											SN74LS93		P①			MC7493	L①	P①							
N. S. C.											DM54LS93		①			DM5493	J①	N①		W①	DM54L93	J②	N②		F②
											DM74LS93		①			DM7493	J①	N①			DM74L93	J②	N②		F②
PHILIPS											N74LS93		①			FJJ221 7493		①							
																S5493	F①	A①		W①					
SIGNETICS											N74LS93		A①			N7493	F①	A①							
SIEMENS																FLJ181		①							
FUJITSU																									
HITACHI											HD74LS93		P①			HD7493A/HD2520	①	P①							
MITSUBISHI											M74LS93		P①			M53293		P①							
NEC																μPB223	D①	C①							
TOSHIBA																TD3493A		P①							

Electrical Characteristics SN54LS93A/SN74LS93A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		−65°C to 150°C

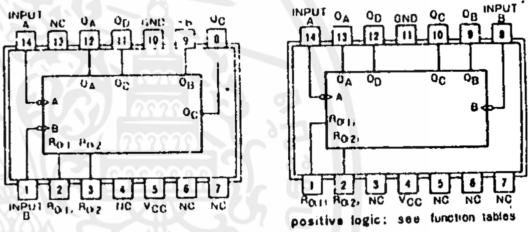
recommended oprating conditions

		SN54LS93A MIN	NOM	MAX	SN74LS93A MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				400			400	μA
Low-level nutput current, I_{OL}				4			8	mA
Count frequency, f_{count}	A input	0		32	0		32	MHz
	B input	0		16	0		16	
Pulse width, t_w	A input	15			15			ns
	B input	30			30			
	Reset inputs	15			15			
Reset inactive-state setup, t_{setup}		25			25			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER ■			TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-levl input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage		V_{CC}=MIN, I_I= 18mA				−1.5	V
V_{OH}	High-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=−400μA		2.7	3.4		V
V_{OL}	Low-levl output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	Any reset	V_{CC}=MAX, V_I=7V				0.1	mA
		A input	V_{CC} MAX, V_I 5.5V				0.2	
		B input					0.2	
I_{IH}	High-level input current	Any reset	V_{CC}=MAX, V_I=2.7V				20	μA
		A input					80	
		B input					80	
I_{IL}	Low-level input currrent	Any reset	V_{CC}=MAX, V_I=0.4V				0.4	mA
		A input					2.4	
		B input					1.6	
I_{OS}	Short-circuit output current ◆		V_{CC}=MAX	SN54LS	−20		100	mA
				SN74LS	−20		−100	
I_{CC}	Supply current		V_{CC}=MAX, See Note 2			9	15	mA
f_{max}	from A to output Q_A		V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ		32	42		MHz
	from B to output Q_B				16			
t_{PLH}	from A to output Q_A					10	16	ns
t_{PHL}						12	18	
t_{PLH}	from A to output Q_D					46	70	ns
t_{PHL}						46	70	
t_{PLH}	from B to output Q_B					10	16	ns
t_{PHL}						14	21	
t_{PLH}	from B to output Q_C					21	32	ns
t_{PHL}						23	35	
t_{PLH}	from B to output Q_D					34	51	ns
t_{PHL}						34	51	
t_{PHL}	from Set-to-0 to Any output					26	40	ns

Pin Assignments (Top View)



positive logic: see function tables
NC No internal connection

Function Table

COUNT SEQUENCE
'93A,'LS93,'L93 (See Note 3,4)

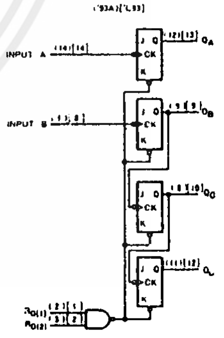
COUNT	OUTPUT Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

RESET/COUNT
'93A,'LS93,'L93 (See Note 4)

RESET INPUTS $R_{0(1)}$	$R_{0(2)}$	OUTPUT Q_D	Q_C	Q_B	Q_A
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

Functional Block Diagram

(see Note 5)



'93A,'LS93,'L93
4-BIT BINARY COUNTER

NOTES:

1. This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R_0 inputs.
2. I_{CC} is measured with all outputs open, both R_0 inputs grounded following momentary connection to 4.5V, and all other inputs grounded.
3. Output Q_A is connected to input B.
4. H=high level, L=low level, X=irrelevant.
5. The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time.
§ Q_A outputs are tested at I_{OL}=16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
■ f_{max}=maximum count frequency t_{PLH}=propagation delay time, low-to-high-level output t_{PHL}=propagation delay time, high-to-low-level output

54139／74139 Dual 2-Line-to-4-Line Decoder／Demultiplexer

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S139	J①			W①						SN54LS139	J①			W①										
	SN74S139	J①	N①								SN74LS139	J①	N①												
FAIRCHILD	／FM93S139	D①									FM54LS139／FM9LS139	D①			F①										
	FC74S139／FC93S139	D①									FC74LS139／FC9LS139	D①	P①		F①										
MOTOROLA																									
											SN74LS139		P①												
N.S.C.											DM54LS139		①												
	DM74S139										DM74LS139		①												
PHILIPS																									
	N74S139		J①								N74LS139		①												
SIGNETICS	S54S139	F①	B①		W①																				
	N74S139	F①	B①		W①						N74LS139		A①												
SIEMENS																									
FUJITSU											74LS139		M①												
HITACHI											HD74LS139		P①												
MITSUBISHI											M74LS139		P①												
NEC											74LS139		C①												
AMD																									

Electrical Characteristics SN54LS139/SN74LS139

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended opering conditions

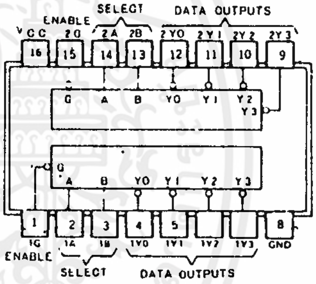
	SN54LS139			SN74LS139			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			400			400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER *		TEST CONDITIONS †			MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA					1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OH} = −1mA		SN54LS	2.5	3.4		V
				SN74LS	2.7	3.4		
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OL} = 8mA				0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V					0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V					20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.5V					0.4	mA
I_{OS}	Short circuit output current ◆	V_{CC} = MAX,			20		-100	mA
I_{CC}	Supply current	V_{CC} = MAX, Outputs enabled and open				6.8	11	mA
t_{PLH}	from Binary select to Any output	V_{CC} = 5 V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	levels of delay	2		13	20	ns
t_{PHL}						22	33	
t_{PLH}				3		18	29	ns
t_{PHL}						25	38	
t_{PLH}	from Enable to Any output			2		16	24	ns
t_{PHL}						21	32	

Pin Assignment (Top View)

①



positive logic: see function table

Function Table

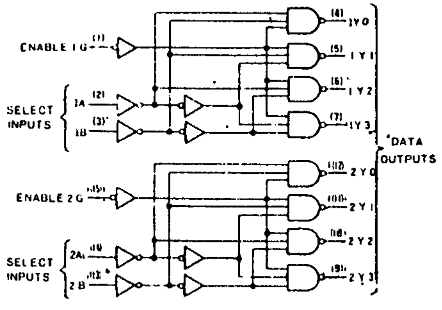
'S139 'LS139

(EACH DECODER／DEMULTIPLEXER)

INPUTS			OUTPUTS			
ENABLE	SELECT					
G	B	A	Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

H high level, L low level, X irrelevant

Functional Block Diagram



'S139 'LS139 DECODER/DEMUTIPLEXER'

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C
◆ Not more than output should be shorted at a time
* t_{PLH} = propagation delay time, low-to-high-level output; t_{PHL} = propagation delay time, high-to-low-level output

54145/74145 BCD-to-Decimal Decoder/Driver with Open-Collector Output (15V Output)

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.											SN54LS145	J 1			W 1	SN54145	J 1			W 1					
											SN74LS145	J 1	N 1			SN74145	J 1	N 1							
FAIRCHILD																FM54145 FM93145	D 1								
																FC74145/FC93145	D 1	P 1							
MOTOROLA																MC54145	L 1								
																MC74154	L 1	P 1							
N.S.C.																DM54145	J 1			W 1					
																DM74145	J 1	N 1		W 1					
PHILIPS											N74LS145		1			N74145		1							
																S54145	F 1			W 1					
SIGNETICS											N74LS145		A 1			N74145		B 1							
SIEMENS																FLL111T		1							
FUJITSU											74LS145		M 1			MB443	1	M 1							
HITACHI																HD74145/HD2555		P 1							
MITSUBISHI											M74LS145		P 1			M53345		P 1							
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS145/SN74LS145

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

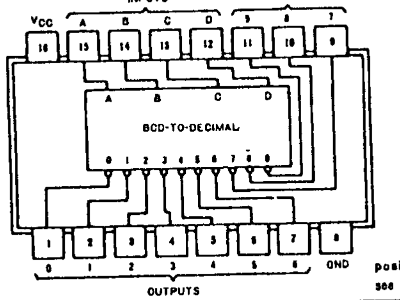
	SN54145			SN74145			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
Off-state output voltage			15			15	V
Operating free-air temperature, T_A	55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
$V_{O(on)}$	On-state output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V	$I_{O(on)}$ = 80mA		2.3	3	V
			$I_{O(on)}$ = 24mA		0.35	0.5	
$V_{O(off)}$	Off-state output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, $I_{O(off)}$ = 250μA		15			V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.4V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{CC}	Supply current	V_{CC} = MAX, See Note	SN54LS145		7	13	mA
			SN74LS145		7	13	
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, T_A = 25°C, C_L = 45pF, R_L = 665Ω				50	ns
t_{PHL}	Propagation delay time, high-to-low-level output					50	ns

Pin Assignment (Top View)

①



positive logic : see function table

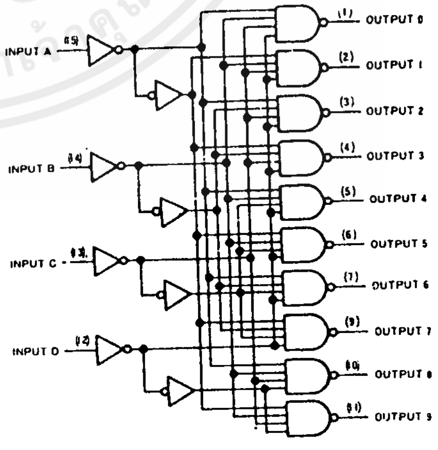
FUNCTION TABLE

'145

NO	INPUTS				OUTPUTS									
	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L
INVALID	H	L	H	L	H	H	H	H	H	H	H	H	H	H
	H	L	H	H	H	H	H	H	H	H	H	H	H	H
	H	H	L	L	H	H	H	H	H	H	H	H	H	H
	H	H	L	H	H	H	H	H	H	H	H	H	H	H
	H	H	H	L	H	H	H	H	H	H	H	H	H	H
	H	H	H	H	H	H	H	H	H	H	H	H	H	H

H = high level (off), L = low level (on)

Functional Block Diagram



'145 BCD-TO-DECIMAL DECODER/DRIVER

NOTE: I_{CC} is measured with all inputs grounded and outputs open.

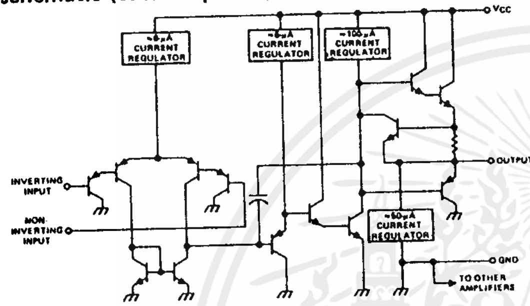
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

TYPES LM124, LM224, LM324 QUADRUPLE OPERATIONAL AMPLIFIERS

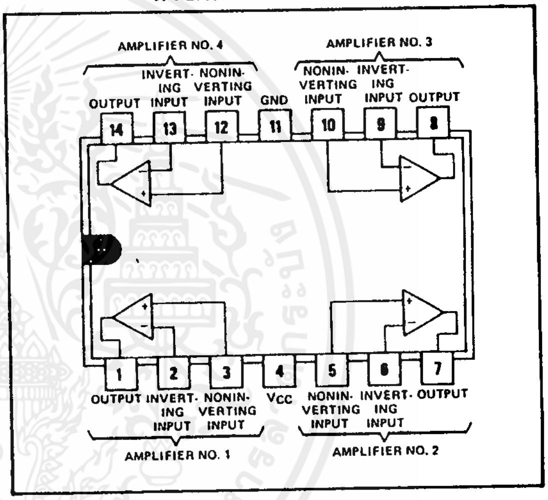
BULLETIN NO. DL-S 12248, SEPTEMBER 1975 – REVISED OCTOBER 1979

- Wide Range of Supply Voltages Single Supply . . . 3 V to 30 V or Dual Supplies
- Low Supply Current Drain Independent of Supply Voltage . . . 0.8 mA Typ
- Common-Mode Input Voltage Range Includes Ground Allowing Direct Sensing near Ground
- Low Input Bias and Offset Parameters
  - Input Offset Voltage . . . 2 mV Typ
  - Input Offset Current . . . 3 nA Typ (LM124)
  - Input Bias Current . . . 45 nA Typ
- Differential Input Voltage Range Equal to Maximum-Rated Supply Voltage . . . ±32 V
- Open-Loop Differential Voltage Amplification . . . 100 V/mV Typ
- Internal Frequency Compensation

schematic (each amplifier)



J OR N DUAL-IN-LINE OR W FLAT PACKAGE (TOP VIEW)



description

These devices consist of four independent, high-gain, frequency-compensated operational amplifiers that were designed specifically to operate from a single supply over a wide range of voltages. Operation from split supplies is also possible so long as the difference between the two supplies is 3 volts to 30 volts and Pin 4 is at least 1.5 volts more positive than the input common-mode voltage. The low supply current drain is independent of the magnitude of the supply voltage.

Applications include transducer amplifiers, d-c amplification blocks, and all the conventional operational amplifier circuits that now can be more easily implemented in single-supply-voltage systems. For example, the LM124 can be operated directly off of the standard five-volt supply that is used in digital systems and will easily provide the required interface electronics without requiring additional ± 15-volt supplies.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	32 V
Differential input voltage (see Note 2)	±32 V
Input voltage range (either input)	−0.3 V to 32 V
Duration of output short-circuit (one amplifier) to ground at (or below) 25°C free-air temperature ($V_{CC} \leq 15$ V) (see Note 3)	unlimited
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 4)	900 mW
Operating free-air temperature range: LM124	−55°C to 125°C
LM224	−25°C to 85°C
LM324	0°C to 70°C
Storage temperature range	−65°C to 150°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds: J or W package	300°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds: N package	260°C

NOTES:
1. All voltage values, except differential voltages, are with respect to the network ground terminal.
2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
3. Short circuits from outputs to V_{CC} can cause excessive heating and eventual destruction.
4. For operation above 25°C free-air temperature, refer to Dissipation Derating Table. In the J package, LM124 chips are alloy-mounted; LM224 and LM324 chips are glass-mounted.

Copyright © 1979 by Texas Instruments Incorporated

TYPES LM111, LM211, LM311 DIFFERENTIAL COMPARATORS WITH STROBES

BULLETIN NO. DL-S 11797, SEPTEMBER 1973—REVISED OCTOBER 1979

- Fast Response Times
- Strobe Capability
- Designed to be Interchangeable with National Semiconductor LM111, LM211, and LM311
- Maximum Input Bias Current. . . 300 nA
- Maximum Input Offset Current. . . 70 nA
- Can Operate From Single 5-V Supply

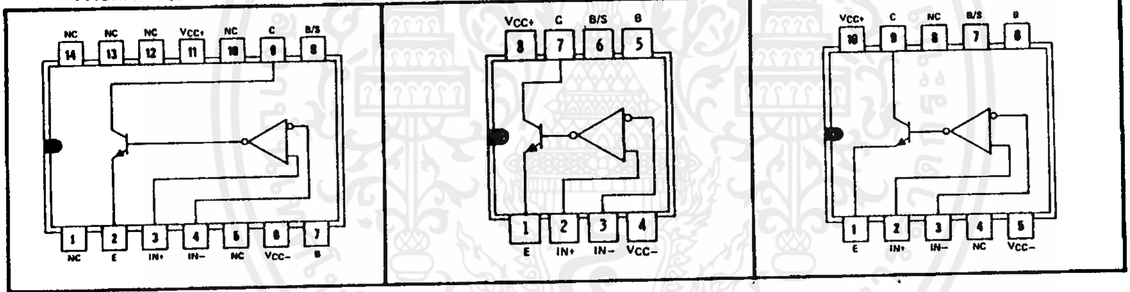
description

The LM111, LM211, and LM311 are single high-speed voltage comparators. These devices are designed to operate from a wide range of power supply voltage, including ±15-volt supplies for operational amplifiers and 5-volt supplies for logic systems. The output levels are compatible with most DTL, TTL, and MOS circuits. These comparators are capable of driving lamps or relays and switching voltages up to 50 volts at 50 milliamperes. All inputs and outputs can be isolated from system ground. The outputs can drive loads referenced to ground, V_{CC+}, or V_{CC-}. Offset balancing and strobe capability are available and the outputs can be wire-OR connected. If the strobe input is low, the output will be in the off state regardless of the differential input. Although slower than the TL506 and TL514, these devices are not as sensitive to spurious oscillations.

The LM111 is characterized for operation over the full military temperature range of −55°C to 125°C, the LM211 is characterized for operation from −25°C to 85°C, and the LM311 is characterized for operation from 0°C to 70°C.

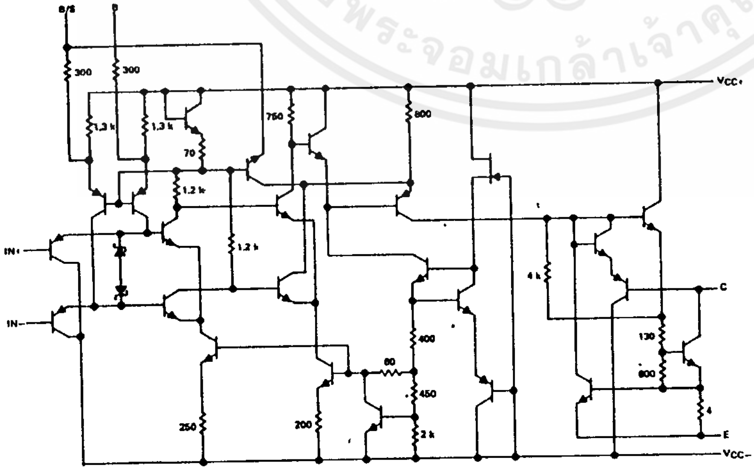
terminal assignments

J OR N DUAL-IN-LINE PACKAGE (TOP VIEW) | JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW) | U FLAT PACKAGE (TOP VIEW)



NC—No internal connection

schematic



B	Balance
B/S	Balance/Strobe
C	Collector Output
E	Emitter Output
IN+	Noninverting Input
IN−	Inverting Input
NC	No Internal Connection
V_{CC+}	Positive Supply Voltage
V_{CC-}	Negative Supply Voltage

Resistor values shown are nominal and in ohms.

Copyright © 1979 by Texas Instruments Incorporated

DIFFERENTIAL COMPARATORS WITH STROBES

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

		LM111	LM211	LM311	UNIT
Supply voltage, V_{CC+} (see Note 1)		18	18	18	V
Supply voltage, V_{CC-} (see Note 1)		−18	−18	−18	V
Differential input voltage (see Note 2)		±30	±30	±30	V
Input voltage (either input, see Notes 1 and 3)		±15	±15	±15	V
Voltage from emitter output to V_{CC-}		30	30	30	V
Voltage from collector output to V_{CC-}		50	50	40	V
Duration of output short-circuit (see Note 4)		10	10	10	s
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 5)		500	500	500	mW
Operating free-air temperature range		−55 to 125	−25 to 85	0 to 70	°C
Storage temperature range		−65 to 150	−65 to 150	−65 to 150	°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds	J, JG, or U package	300	300	300	°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds	N or P package		260	260	°C

NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between V_{CC+} and V_{CC-}.

2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or ±15 volts, whichever is less.
4. The output may be shorted to ground or either power supply.
5. For operation above 25°C free-air temperature, refer to Dissipation Derating Curves, Section 2. In the J and JG packages, LM111 chips are alloy-mounted; LM211 and LM311 chips are glass-mounted.

electrical characteristics at specified free-air temperature, $V_{CC\pm} = \pm 15$ V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†			LM111, LM211 MIN	LM111, LM211 TYP‡	LM111, LM211 MAX	LM311 MIN	LM311 TYP‡	LM311 MAX	UNIT
V_{IO}	Input offset voltage	$R_S \le 50$ kΩ,	See Note 6	25°C		0.7	3		2	7.5	mV
				Full range			4			10	
I_{IO}	Input offset current	See Note 6		25°C		4	10		6	50	nA
				Full range			20			70	
I_{IB}	Input bias current	V_O = 1 V to 14 V		25°C		75	100		100	250	nA
				Full range			150			300	
$I_{IL(S)}$	Low-level strobe current	$V_{(strobe)}$ = 0.3 V,	$V_{ID} \le -10$ mV	25°C		−3			−3		mA
V_{ICR}	Common-mode input voltage range			Full range		±14			±14		V
A_{VD}	Large-signal differential voltage amplification	V_O = 5 V to 35 V,	R_L = 1 kΩ	25°C	40	200		40	200		V/mV
I_{OH}	High-level (collector) output current	V_{ID} = 5 mV,	V_{OH} = 35 V	25°C		0.2	10				nA
				Full range			0.5				µA
		V_{ID} = 10 mV	V_{OH} = 35 V	25°C					0.2	50	nA
V_{OL}	Low-level (collector-to-emitter) output voltage	I_{OL} = 50 mA	V_{ID} = −5 mV	25°C		0.75	1.5				V
			V_{ID} = −10 mV	25°C					0.75	1.5	
		V_{CC+} = 4.5 V, V_{CC-} = 0 V, I_{OL} = 8 mA	V_{ID} = −6 mV	Full range		0.23	0.4				
			V_{ID} = −10 mV	Full range					0.23	0.4	
I_{CC+}	Supply current from V_{CC+}, output low	V_{ID} = −10 mV,	No load	25°C		5.1	6		5.1	7.5	mA
I_{CC-}	Supply current from V_{CC-}, output high	V_{ID} = 10 mV,	No load	25°C		−4.1	−5		−4.1	−5	mA

†Unless otherwise noted, all characteristics are measured with the balance and balance/strobe terminals open and the emitter output grounded. Full range for LM111 is −55°C to 125°C, for LM211 is −25°C to 85°C, and for LM311 is 0°C to 70°C.

‡All typical values are at T_A = 25°C.

NOTE 6: The offset voltages and offset currents given are the maximum values required to drive the collector output up to 14 V or down to 1 V with a pull-up resistor of 7.5 kΩ to V_{CC+}. Thus these parameters actually define an error band and take into account the worst-case effects of voltage gain and input impedance.

 1079

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

switching characteristics, V_{CC+} = 15 V, V_{CC-} = −15 V, T_A = 25°C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Response time, low-to-high-level output	R_C = 500 Ω to 5 V, C_L = 5 pF, See Note 7		115		ns
Response time, high-to-low-level output			165		ns

NOTE 7: The response time specified is for a 100-mV input step with 5-mV overdrive and is the interval between the input step function and the instant when the output crosses 1.4 V.

TYPICAL CHARACTERISTICS

INPUT OFFSET CURRENT vs FREE-AIR TEMPERATURE

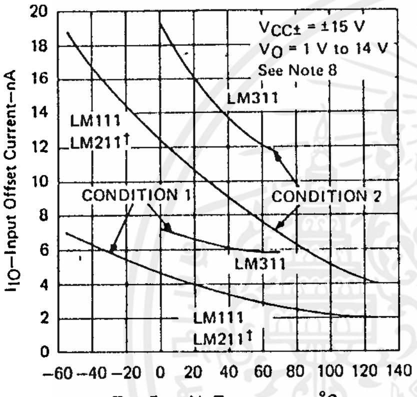


FIGURE 1

INPUT BIAS CURRENT vs FREE-AIR TEMPERATURE

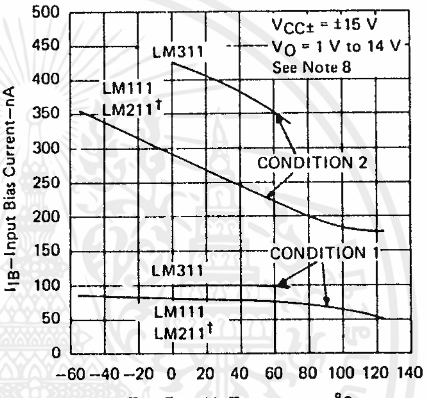


FIGURE 2

VOLTAGE TRANSFER CHARACTERISTICS

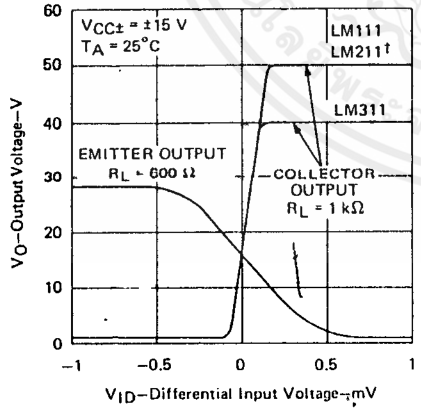
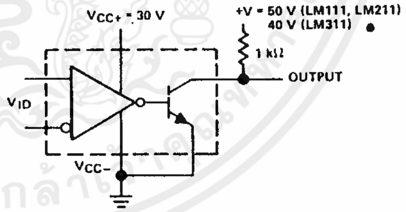
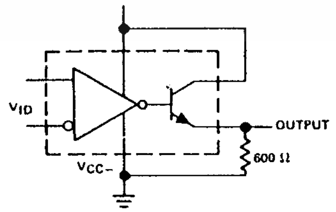


FIGURE 3



COLLECTOR OUTPUT TRANSFER CHARACTERISTIC TEST CIRCUIT FOR FIGURE 3



EMITTER OUTPUT TRANSFER CHARACTERISTIC TEST CIRCUIT FOR FIGURE 3

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

NOTE 8: Condition 1 is with the balance and balance/strobe terminals open. Condition 2 is with the balance and balance/strobe terminals connected to V_{CC+}.

TYPICAL CHARACTERISTICS

OUTPUT RESPONSE FOR VARIOUS INPUT OVERDRIVES

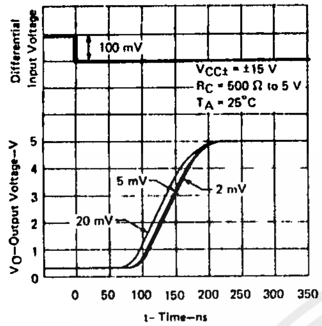
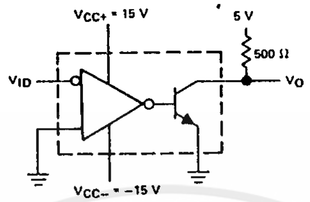


FIGURE 4



TEST CIRCUIT FOR FIGURES 4 AND 5

OUTPUT RESPONSE FOR VARIOUS INPUT OVERDRIVES

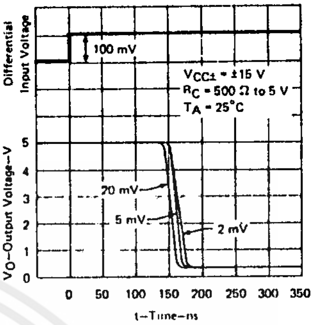


FIGURE 5

OUTPUT RESPONSE FOR VARIOUS INPUT OVERDRIVES

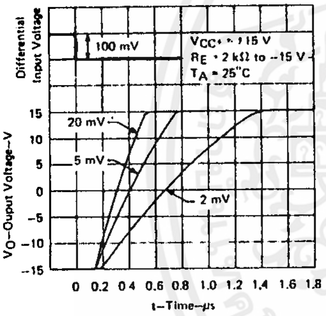
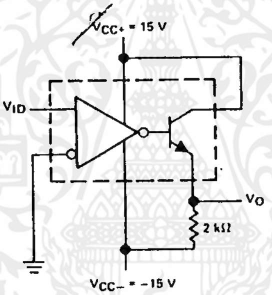


FIGURE 6



TEST CIRCUIT FOR FIGURES 6 AND 7

OUTPUT RESPONSE FOR VARIOUS INPUT OVERDRIVES

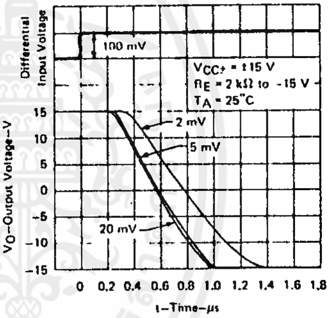


FIGURE 7

OUTPUT CURRENT and DISSIPATION vs OUTPUT VOLTAGE

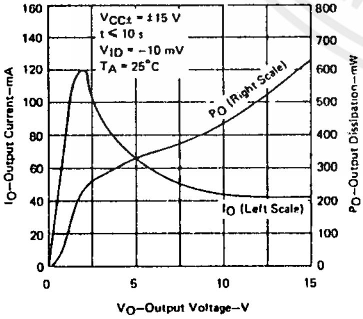


FIGURE 8

SUPPLY CURRENT FROM V_{CC+} vs SUPPLY VOLTAGE V_{CC+}

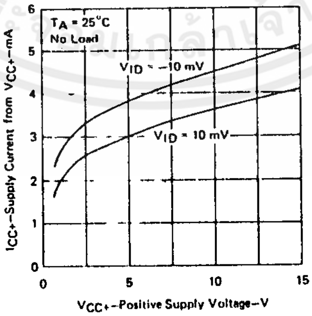


FIGURE 9

SUPPLY CURRENT FROM V_{CC-} vs SUPPLY VOLTAGE V_{CC-}

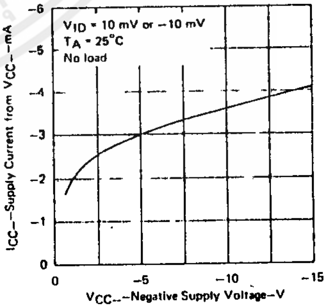


FIGURE 10

TYPICAL APPLICATION DATA

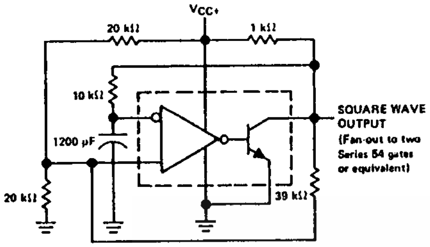


FIGURE 11—100-kHz FREE-RUNNING MULTIVIBRATOR

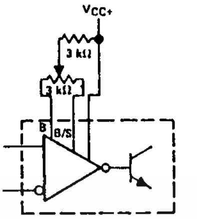


FIGURE 12 OFFSET BALANCING

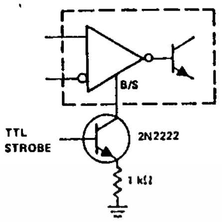


FIGURE 13—STROBING

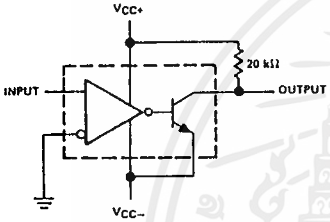
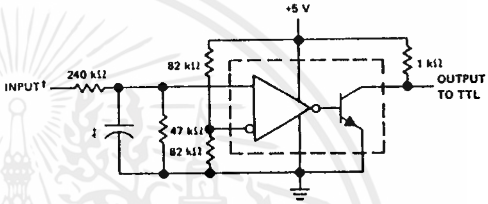


FIGURE 14—ZERO-CROSSING DETECTOR



†Resistor values shown are for a 0-to-30-V logic swing and a 15-V threshold.

‡May be added to control speed and reduce susceptibility to noise spikes.

FIGURE 15—TTL INTERFACE WITH HIGH-LEVEL LOGIC

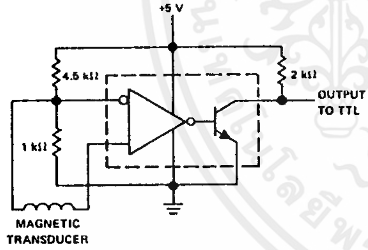


FIGURE 16—DETECTOR FOR MAGNETIC TRANSDUCER

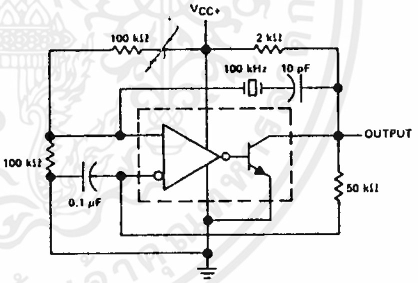


FIGURE 17—100-kHz CRYSTAL OSCILLATOR

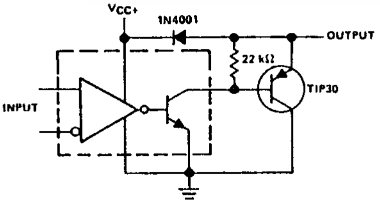
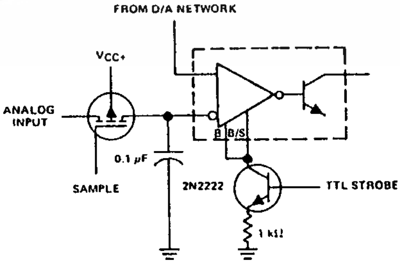


FIGURE 18—COMPARATOR AND SOLENOID DRIVER



Typical input current is 50 pA with inputs strobed off.

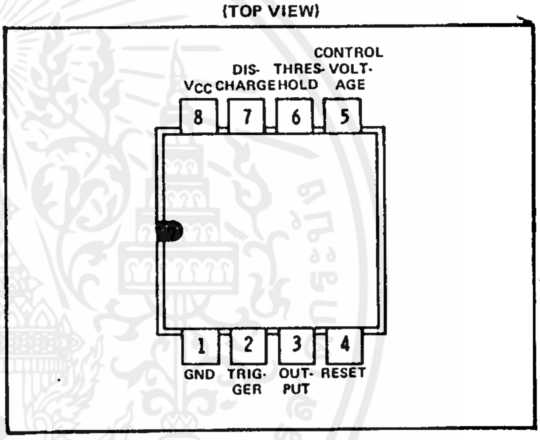
FIGURE 19—STROBING BOTH INPUT AND OUTPUT STAGES SIMULTANEOUSLY

TYPES SE555, NE555 PRECISION TIMERS

BULLETIN NO. DL-S 12053, SEPTEMBER 1973—REVISED OCTOBER 1979

- Timing from Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Designed to be Interchangeable with Signetics SE555/NE555

JG OR P DUAL-IN-LINE PACKAGE
(TOP VIEW)



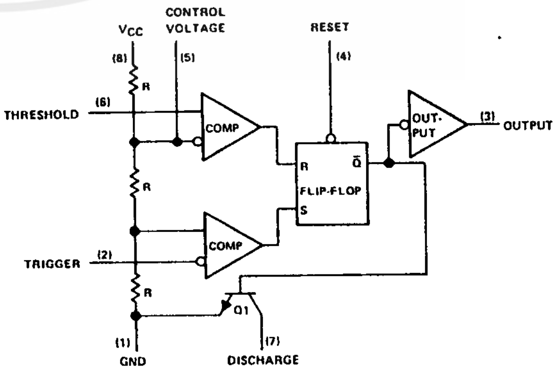
description

The SE555 and NE555 are monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

The threshold and trigger levels are normally two-thirds and one-third, respectively, of V_{CC}. These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. When the threshold input rises above the threshold level, the flip-flop is reset and the output goes low. The reset input can override all other inputs and can be used to initiate a new timing cycle. When the reset input goes low, the flip-flop is reset and the output goes low. When the output is low, a low-impedance path is provided between the discharge terminal and ground.

The output circuit is capable of sinking or sourcing current up to 200 milliamperes. Operation is specified for supplies of 5 to 15 volts. With a 5-volt supply, output levels are compatible with TTL inputs.

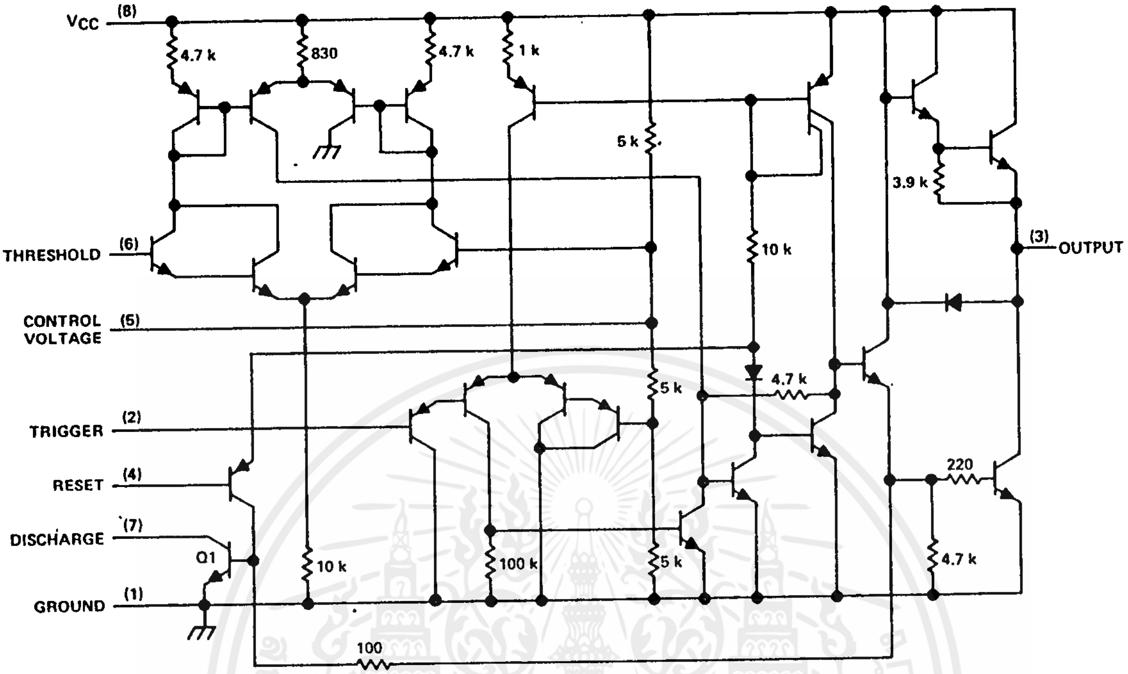
functional block diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Copyright © 1979 by Texas Instruments Incorporated

schematic



Resistor values shown are nominal and in ohms.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)		18 V
Input voltage (control voltage, reset, threshold, trigger)		V_{CC}
Output current		±225 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2)		600 mW
Operating free-air temperature range:	SE555	−55°C to 125°C
	NE555	0°C to 70°C
Storage temperature range		−65°C to 150°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds: JG package		300°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds: P package		260°C

NOTES: 1. All voltage values are with respect to network ground terminal.
2. For operation above 25°C free-air temperature, refer to Dissipation Derating Table. In the JG package, SE555 chips are alloy-mounted, NE555 chips are glass-mounted.

recommended operating conditions

	SE555			NE555			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5		18	4.5		16	V
Input voltage, V_I (control voltage, reset, threshold, trigger)			V_{CC}			V_{CC}	V
Output Current, I_O			±200			±200	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics at 25°C free-air temperature, V_{CC} = 5 V to 15 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS		SE555 MIN	SE555 TYP	SE555 MAX	NE555 MIN	NE555 TYP	NE555 MAX	UNIT
Threshold voltage level as a percentage of supply voltage				66.7			66.7		%
Threshold current (see Note 3)				0.1	0.25		0.1	0.25	μA
Trigger voltage level	V_{CC} = 15 V		4.8	5	5.2		5		V
	V_{CC} = 5 V		1.45	1.67	1.9		1.67		
Trigger current				0.5			0.5		μA
Reset voltage level			0.4	0.7	1	0.4	0.7	1	V
Reset current				0.1			0.1		mA
Control voltage (open-circuit)	V_{CC} = 15 V		9.6	10	10.4	9	10	11	V
	V_{CC} = 5 V		2.9	3.3	3.8	2.6	3.3	4	
Low-level output voltage	V_{CC} = 15 V	I_{OL} = 10 mA		0.1	0.15		0.1	0.25	V
		I_{OL} = 50 mA		0.4	0.5		0.4	0.75	
		I_{OL} = 100 mA		2	2.2		2	2.5	
		I_{OL} = 200 mA		2.5			2.5		
	V_{CC} = 5 V	I_{OL} = 5 mA					0.25	0.35	
		I_{OL} = 8 mA		0.1	0.25				
High-level output voltage	V_{CC} = 15 V	I_{OH} = −100 mA	13	13.3		12.75	13.3		V
		I_{OH} = −200 mA		12.5			12.5		
	V_{CC} = 5 V	I_{OH} = −100 mA	3	3.3		2.75	3.3		
Supply current	Output low, No load	V_{CC} = 15 V		10	12		10	15	mA
		V_{CC} = 5 V		3	5		3	6	
	Output high, No load	V_{CC} = 15 V		9	11		9	14	
		V_{CC} = 5 V		2	4		2	5	

NOTE 3: This parameter influences the maximum value of the timing resistors R_A and R_B in the circuit of Figure 13. For example when V_{CC} = 5 V the maximum value is $R = R_A + R_B \approx 20\ M\Omega$.

operating characteristics, V_{CC} = 5 V and 15 V

PARAMETER	TEST CONDITIONS†		SE555 MIN	SE555 TYP	SE555 MAX	NE555 MIN	NE555 TYP	NE555 MAX	UNIT
Initial error of timing interval	R_A = 1 kΩ to 100 kΩ,	T_A = 25°C		0.5	2		1		%
Temperature coefficient of timing interval	R_B = 0 to 100 kΩ,	T_A = MIN to MAX		30	100		50		ppm/°C
Supply voltage sensitivity of timing interval	C = 0.1 μF	T_A = 25°C		0.05	0.2		0.1		%/V
Output pulse rise time	C_L = 15 pF,	T_A = 25°C		100			100		ns
Output pulse fall time				100			100		ns

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

DISSIPATION DERATING TABLE

PACKAGE	POWER RATING	DERATING FACTOR	ABOVE T_A
JG (Alloy-Mounted Chip)	600 mW	8.4 mW/°C	79°C
JG (Glass-Mounted Chip)	600 mW	6.6 mW/°C	59°C
P	600 mW	8.0 mW/°C	75°C

Also see Dissipation Derating Curves, Section 2.

FIGURE 1

6

TYPICAL CHARACTERISTICS†

LOW-LEVEL OUTPUT VOLTAGE
vs
LOW-LEVEL OUTPUT CURRENT

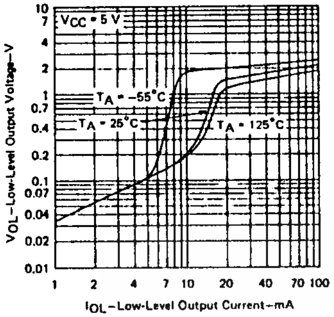


FIGURE 1

LOW-LEVEL OUTPUT VOLTAGE
vs
LOW-LEVEL OUTPUT CURRENT

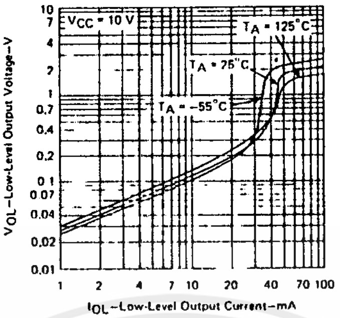


FIGURE 2

LOW-LEVEL OUTPUT VOLTAGE
vs
LOW-LEVEL OUTPUT CURRENT

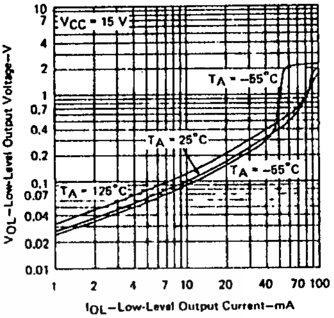


FIGURE 3

DROP BETWEEN SUPPLY VOLTAGE AND OUTPUT
vs
HIGH-LEVEL OUTPUT CURRENT

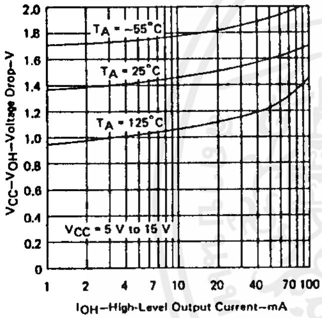


FIGURE 4

SUPPLY CURRENT
vs
SUPPLY VOLTAGE

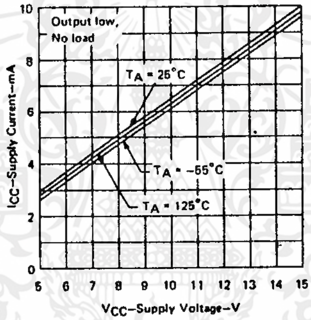


FIGURE 5

MINIMUM PULSE WIDTH REQUIRED
FOR TRIGGERING
vs
LOWEST VOLTAGE LEVEL OF
TRIGGER PULSE

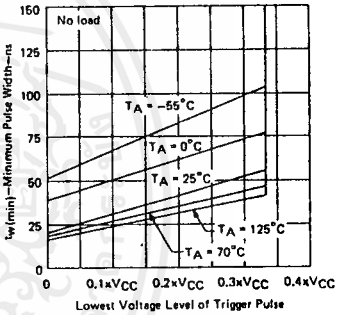


FIGURE 6

NORMALIZED OUTPUT PULSE WIDTH
(MONOSTABLE OPERATION)
vs
SUPPLY VOLTAGE

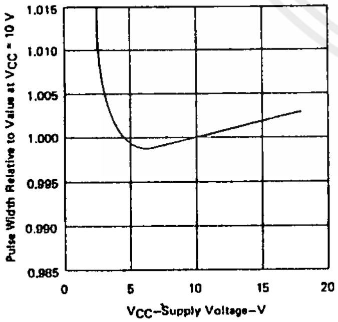


FIGURE 7

NORMALIZED OUTPUT PULSE WIDTH
(MONOSTABLE OPERATION)
vs
FREE-AIR TEMPERATURE

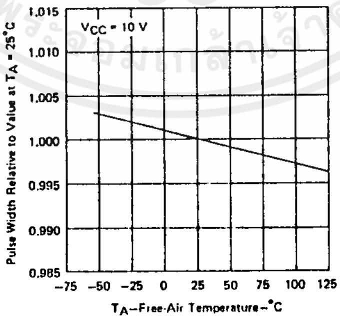


FIGURE 8

PROPAGATION DELAY TIME
vs
LOWEST VOLTAGE LEVEL
OF TRIGGER PULSE

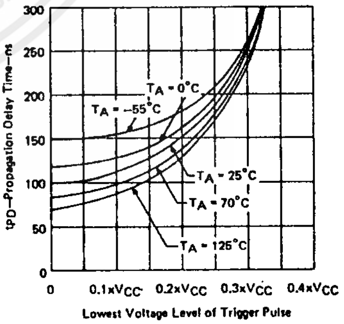


FIGURE 9

† Data for temperatures below 0°C and above 70°C are applicable for SE555 circuits only.

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

TYPICAL APPLICATION DATA

monostable operation

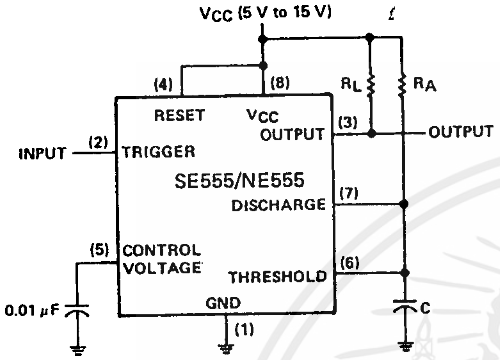


FIGURE 10–CIRCUIT FOR MONOSTABLE OPERATION

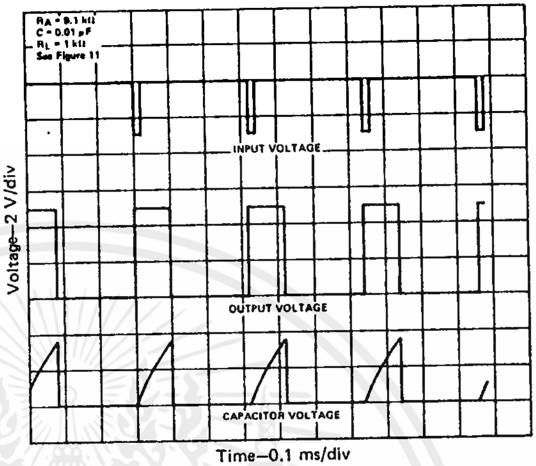


FIGURE 11–TYPICAL MONOSTABLE WAVEFORMS

For monostable operation, the SE555/NE555 may be connected as shown in Figure 10. If the output is low, application of a negative-going pulse to the trigger input sets the flip-flop ($\overline{Q}$ goes low), drives the output high, and turns off Q1. Capacitor C is then charged through R_A until the voltage across the capacitor reaches the threshold voltage of the threshold input. If the trigger input has returned to a high level, the output of the threshold comparator will reset the flip-flop ($\overline{Q}$ goes high), drive the output low, and discharge C through Q1.

Monostable operation is initiated when the trigger input voltage falls below the trigger threshold. Once initiated, the sequence will complete only if the trigger input is high at the end of the timing interval. Because of the threshold level and saturation voltage of Q1, the output pulse width is approximately $t_w = 1.1\ R_A C$. Figure 12 is a plot of the time constant for various values of R_A and C. The threshold levels and charge rates are both directly proportional to the supply voltage, V_{CC}. The timing interval is therefore independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to the reset and trigger terminals during the timing interval will discharge C and re-initiate the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. When the reset input is not used, it should be connected to V_{CC} to prevent false triggering.

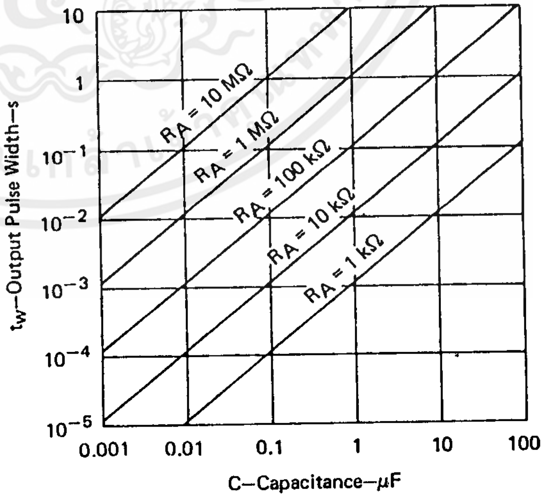
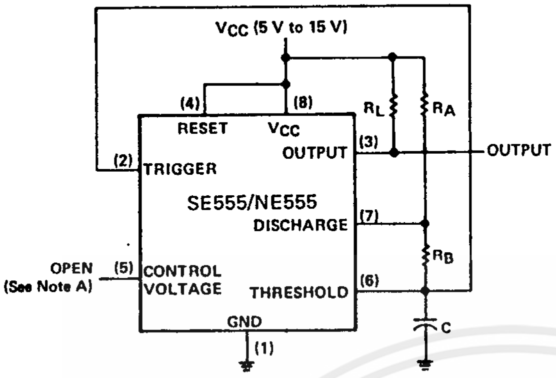


FIGURE 12–OUTPUT PULSE WIDTH vs CAPACITANCE

TYPICAL APPLICATION DATA

astable operation



NOTE A: Decoupling the control voltage input (pin 5) to ground with a capacitor may improve operation. This should be evaluated for individual applications.

FIGURE 13—CIRCUIT FOR ASTABLE OPERATION

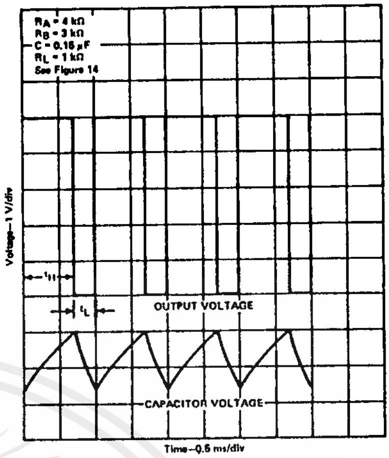


FIGURE 14—TYPICAL ASTABLE WAVEFORMS

Addition of a second resistor, R_B, to the circuit of Figure 10, as shown in Figure 13, and connection of the trigger input to the threshold input will cause the SE555/NE555 to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B.

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and therefore the frequency and duty cycle) are independent of the supply voltage.

Figure 14 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L may be found by:

$$t_H = 0.693\,(R_A + R_B)\,C$$

$$t_L = 0.693\,(R_B)\,C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693\,(R_A + 2R_B)\,C$$

$$\text{frequency} \approx \frac{1.44}{(R_A + 2R_B)\,C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

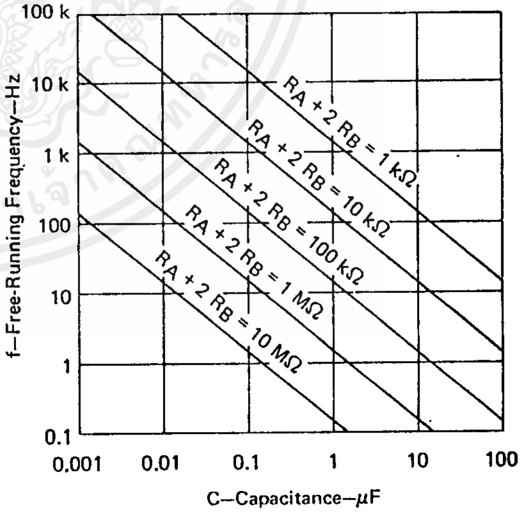


FIGURE 15—FREE-RUNNING FREQUENCY

TYPICAL APPLICATION DATA

missing-pulse detector

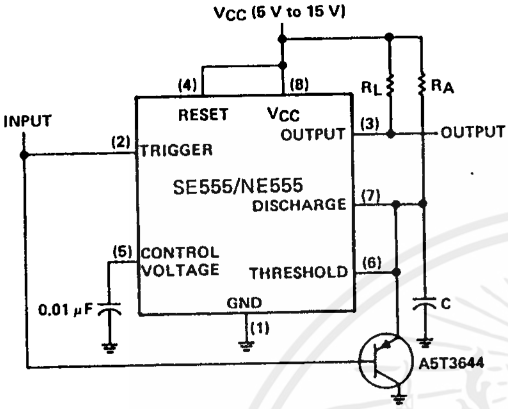


FIGURE 16—CIRCUIT FOR MISSING-PULSE DETECTOR

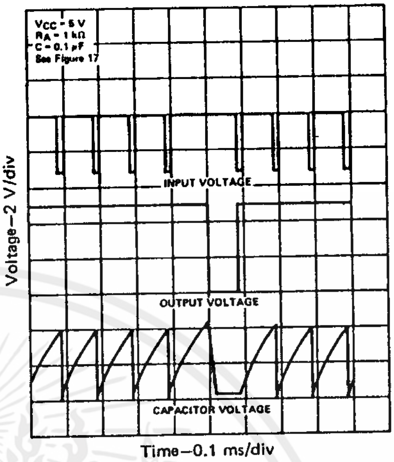


FIGURE 17—MISSING-PULSE DETECTOR WAVEFORMS

The circuit shown in Figure 16 may be utilized to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is continuously retriggered by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train will permit the timing interval to be completed, thereby generating an output pulse as illustrated in Figure 17.

frequency divider

By adjusting the length of the timing cycle, the basic circuit of Figure 10 can be made to operate as a frequency divider. Figure 18 illustrates a divide-by-3 circuit that makes use of the fact that retriggering cannot occur during the timing cycle.

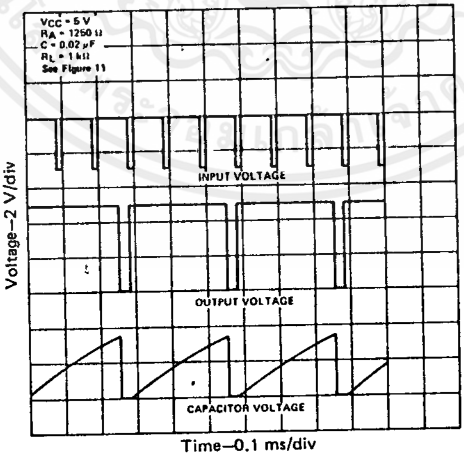
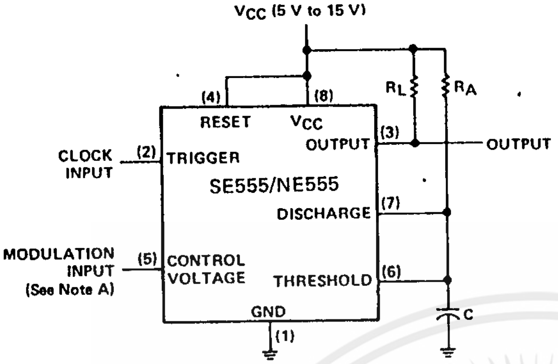


FIGURE 18—DIVIDE-BY-THREE CIRCUIT WAVEFORMS

6

TYPICAL APPLICATION DATA

pulse-width modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SE555/NE555 should be considered.

FIGURE 19—CIRCUIT FOR PULSE-WIDTH MODULATION

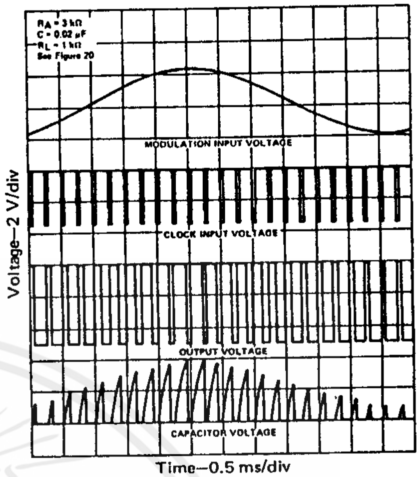
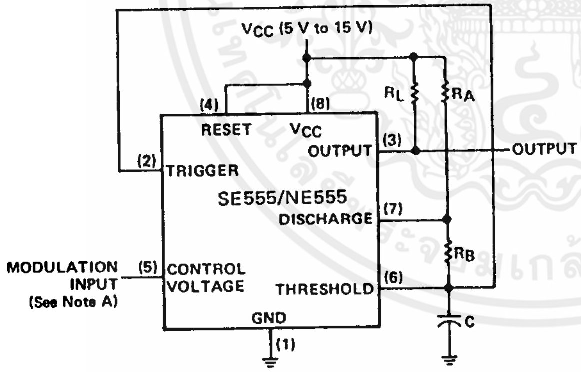


FIGURE 20—PULSE-WIDTH-MODULATION WAVEFORMS

The operation of the timer may be modified by modulating the internal threshold and trigger voltages. This is accomplished by applying an external voltage (or current) to the control voltage pin. Figure 19 is a circuit for pulse-width modulation. The monostable circuit is triggered by a continuous input pulse train and the threshold voltage is modulated by a control signal. The resultant effect is a modulation of the output pulse width, as shown in Figure 20. A sine-wave modulation signal is illustrated, but any wave-shape could be used.

pulse-position modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SE555/NE555 should be considered.

FIGURE 21—CIRCUIT FOR PULSE-POSITION MODULATION

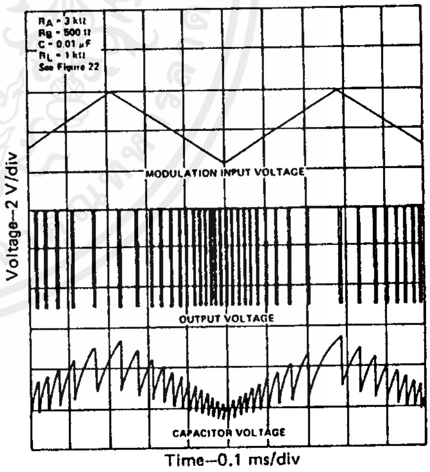
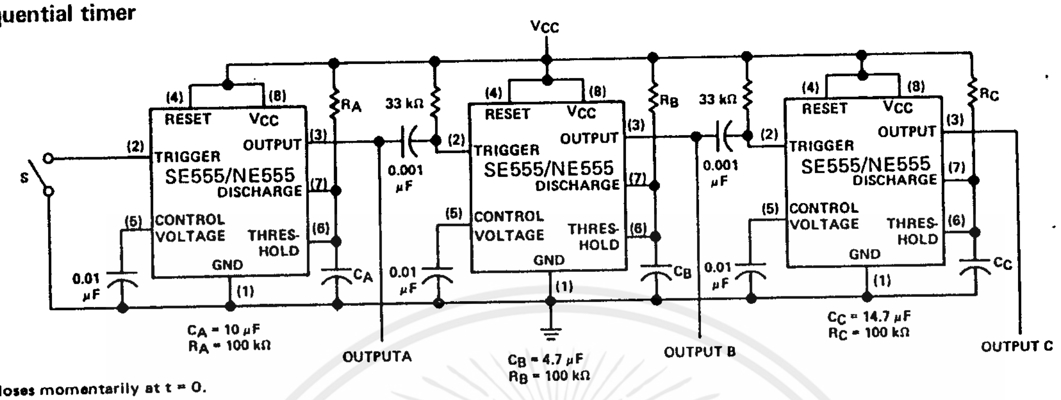


FIGURE 22—PULSE POSITION-MODULATION WAVEFORMS

The SE555/NE555 may be used as a pulse-position modulator as shown in Figure 21. In this application, the threshold voltage, and thereby the time delay, of a free-running oscillator is modulated. Figure 22 shows such a circuit, with a triangular-wave modulation signal, however, any modulating wave-shape could be used.

TYPICAL APPLICATION DATA

sequential timer



S closes momentarily at t = 0.

FIGURE 23—SEQUENTIAL TIMER CIRCUIT

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications such as test equipment require activation of test signals in sequence. SE555/NE555 circuits may be connected to provide such sequential control. The timers may be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. Figure 23 illustrates a sequencer circuit with possible applications in many systems and Figure 24 shows the output waveforms.

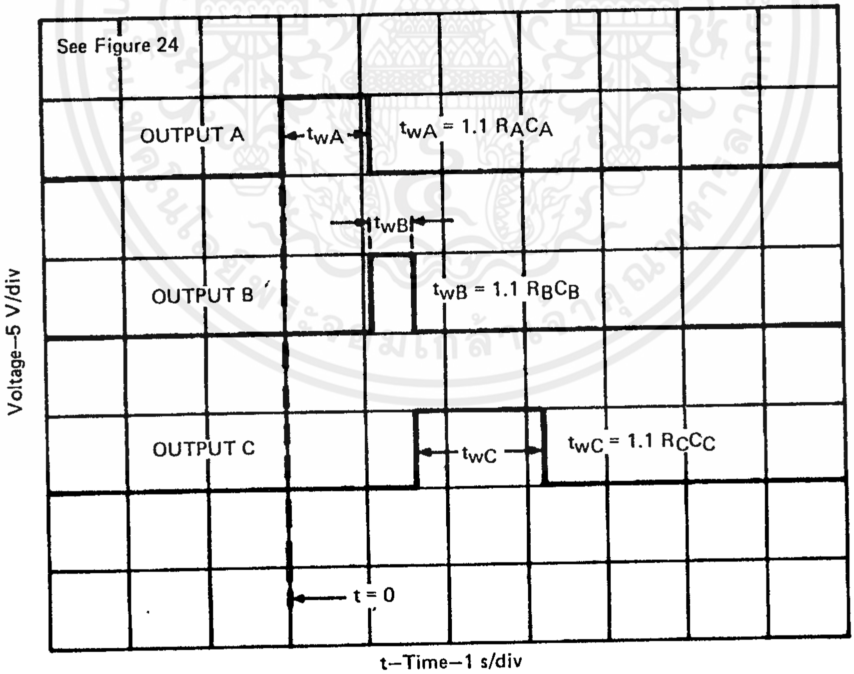


FIGURE 24—SEQUENTIAL TIMER WAVEFORMS