เครื่องชุมสายโทรศัพท์

สาขาอัตโนมัติ

PRIVATE AUTOMATIC BRANCH EXCHANGE

โดย

กิตติพงษ์ วัฒนกุลเจริญ

ธีรยุทธ์ โพธิ์เลิศสวัสดิ์

สันติ ดันติปัญญากุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมอิเลคทรอนิคส์

สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032554

ปีการศึกษา 2535

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

โดย

กิตติพงษ์ วัฒนกุลเจริญ

ธีรยุทธ์ โพธิ์เลิศสวัสดิ์

สันติ ตันติปัญญากุล

อาจารย์ที่ปรึกษา

รศ.ดร. มนัส สังวรศิลป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032554

ปริญญานิพนธ์ปีการศึกษา 2535

ภาควิชา อิเล็กทรอนิคส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

ผู้จัดทำ

1. นาย กิตติพงษ์ วัฒนกุลเจริญ 321021
2. นาย ธีรยุทธ์ โพธิ์เลิศสวัสดิ์ 321126
3. นาย สันติ ตันติปัญญากุล 321367

..... อาจารย์ที่ปรึกษา

(อ. มนัส สังวรศิลป์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่	เรื่อง	หน้า
1	บทนำ	1
2	ความรู้เบื้องต้นเกี่ยวกับโทรศัพท์	2
3	โครงสร้างและการทำงาน	12
4	โครงสร้างวงจรการควบคุมด้วยไมโครโปรเซสเซอร์	24
5	ผลการทดลองและสรุป	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

กิตติพงษ์ วัฒนกุลเจริญ 321021
ธีรยุทธ์ โพธิ์เลิศสวัสดิ์ 321126
สันติ ตันติปัญญากุล 321367

อาจารย์ที่ปรึกษา
อาจารย์ มนัส สังวรศิลป์

ภาคการศึกษาที่ 2 ปีการศึกษา 2535

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ นำเสนอการพัฒนาเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติที่สามารถขยายคู่สายโทรศัพท์จาก 2 คู่สายเป็น 16 คู่สาย แต่ในโครงงานนี้จะทดลองเพียงแค่ 2 คู่สายเป็น 8 คู่สายเท่านั้นทั้งนี้สามารถเพิ่มเติมเป็น 16 คู่สายได้ มีคุณสมบัติพิเศษในการที่ผู้ใช้โทรศัพท์สามารถติดต่อโดยตรง เข้าหาเครื่องลูกได้โดยไม่จำเป็นต้องใช้พนักงานต่อสายที่ระบบชุมสายทั่วไปใช้อยู่ ทำให้การติดต่อสื่อสารรวดเร็วประหยัดกำลังคน ทั้งนี้ได้ใช้ไมโครคอนโทรลเลอร์ ควบคุมการทำงานของระบบซึ่งทำให้ระบบมีประสิทธิภาพสูงและได้ออกแบบวงจรส่วนของซับสไครเบอร์ลูปโดยใช้อุปกรณ์ทางอิเล็กทรอนิคส์ ทำให้ระบบมีราคาถูกลงมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRIVATE AUTOMATIC BRANCH EXCHANGE

KITTIPONG WATTANAKULJALERN 321021

THEERAYOOT POLERDSAWASD 321126

SANTI TANTIPANYAKUL 321367

ADVISOR

MANAS SUNGWORRASILP

SEMESTER 2nd, 1992

ABSTRACT

This thesis presents how to develop the Private Automatic Branch Exchange system that can expand line-telephone from 2 lines to 16 lines but it will be only 2lines to 8 lines You can expand to 16 lines in the future. And it has a special capability in direct extension dialing so an operator,who normally work with a private branchexchange system is not necessary to be cause of saving people,being fast communication.In addition to use microcontroller to control all parts of system and design subscriber loop with electronic devices so it has good efficiency and low cost.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการติดต่อสื่อสารได้กลายเป็นกิจกรรมที่สำคัญที่สุดอย่างหนึ่ง ของมนุษย์ในยุคที่มีสภาพทางเทคโนโลยีและการแข่งขันทางธุรกิจสูง และวิธีการติดต่อสื่อสารที่นิยมกันมากที่สุดวิธีหนึ่งในปัจจุบันก็คือการติดต่อทางโทรศัพท์เนื่องจากเป็นวิธีที่ง่าย สะดวก รวดเร็ว ประหยัดทั้งเงินและเวลาในการติดต่อ ดังนั้นในองค์การที่จำเป็นต้องมีการติดต่อกันทั้งภายในและภายนอกองค์การจึงต้องมีการติดตั้งระบบโทรศัพท์ เพื่อเอื้ออำนวยความสะดวกในการติดต่อซึ่งกันและกัน

แต่เดิมในการติดต่อสื่อสารในระบบโทรศัพท์ระหว่างภายในและภายนอก องค์การนั้นจะแยกระบบและอุปกรณ์ติดต่อระหว่างภายในและภายนอกออกจากกัน เช่น มีโทรศัพท์ติดต่อกับชุมสายภายนอกได้ 2-4 คู่สาย และใช้อินเตอร์คอมสำหรับการติดต่อภายในซึ่งจะเห็นได้ว่าสิ้นเปลืองค่าใช้จ่ายมาก จึงได้มีการพัฒนาโดยจัดทำเป็นระบบชุมสายสาขาส่วนบุคคล (Private Branch Exchange หรือ PBX) ซึ่งเป็นระบบชุมสายขนาดเล็กที่ควบคุมการทำงานโดยพนักงานโทรศัพท์กลาง (Operator) ซึ่งพนักงานโทรศัพท์กลางจะเป็นผู้รับสายจากภายนอกองค์การ และเรียกออกไปยังภายนอกองค์การตามความต้องการของผู้ใช้ภายในองค์การ ซึ่งจะเห็นได้ว่าอาจจะทำให้เกิดความล่าช้าในกรณีที่ต้องการเร่งด่วนจึงมีการแก้ไขปัญหาโดยการสร้างระบบชุมสายสาขาอัตโนมัติขึ้น โดยในการติดต่อนั้นไม่ต้องผ่านพนักงานโทรศัพท์กลาง ทำให้สะดวกและรวดเร็วยิ่งขึ้น

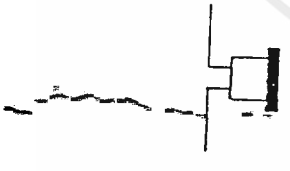
สำหรับโครงงานนี้ ได้เสนอจัดทำระบบชุมสายสาขาอัตโนมัติ (Private Automatic Branch Exchange หรือ PABX) ที่มีการควบคุมการทำงานด้วยระบบไมโครโปรเซสเซอร์โดยขยายคู่สายจากองค์การโทรศัพท์ภายนอก 1 คู่สาย ให้เป็นคู่สายโทรศัพท์ภายใน 4คู่สาย โดยใช้ไอซีที่ทำหน้าที่เป็นสวิทช์ (Cross Point Switch) ทำหน้าที่เชื่อมต่อคู่สายภายนอกที่ส่งมาจากองค์การโทรศัพท์กับคู่สายโทรศัพท์ภายในเข้าด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่2
ความรู้เบื้องต้นเกี่ยวกับโทรศัพท์

2.1 ส่วนประกอบของโทรศัพท์

เครื่องโทรศัพท์ (Telephone Set) ประกอบด้วยส่วนที่สำคัญดังนี้คือ เครื่องส่ง(Transmitter),เครื่องรับ(Receiver),กระดิ่ง(Ringer),สวิทช์ฮุค(Hook Switch) และหน้าปัดสำหรับหมุนหรือกดหมายเลข(Dial)สำหรับเครื่องส่งและเครื่องรับ รวมเรียกว่า ปากพูดหูฟัง (Handset) ซึ่งเป็นอุปกรณ์ที่ใช้สำหรับเปลี่ยนพลังงานเสียงที่เกิดจากการพูดให้เป็นพลังงานไฟฟ้าและเปลี่ยนพลังงานไฟฟ้าที่ได้รับให้เป็นพลังงานเสียงอีกครั้งโดยใช้เครื่องส่งเป็นตัวเปลี่ยนพลังงานเสียงให้เป็นพลังงานไฟฟ้า และใช้เครื่องรับเป็นตัวเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานเสียง สัญลักษณ์ที่ใช้สำหรับเครื่องส่งและเครื่องรับ แสดงดังรูปที่1



สัญลักษณ์ของเครื่องส่ง

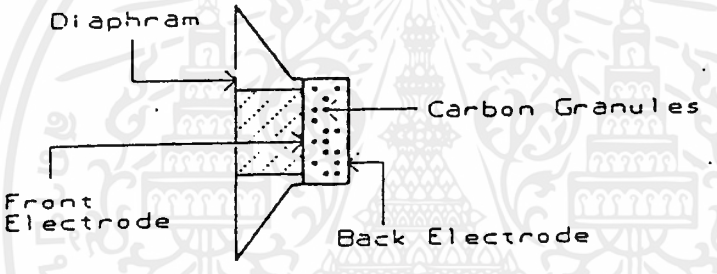
สัญลักษณ์ของเครื่องรับ

รูปที่ 1 สัญลักษณ์ของเครื่องส่งและเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1 เครื่องส่ง

เครื่องโทรศัพท์นั้น จำเป็นที่จะต้องใช้เครื่องที่มีประสิทธิภาพและความไวสูง จึงต้องใช้เครื่องส่งแบบคาร์บอน (Carbon) ซึ่งประกอบด้วยชิ้นส่วนเล็กๆของคาร์บอน เรียกว่าผงถ่าน (Carbon Granule) แผ่นคาร์บอนอิเล็กโทรด (Carbon electrode) จำนวน 2 แผ่น และไดอะแฟรม(Diaphrame) ดังรูปที่2



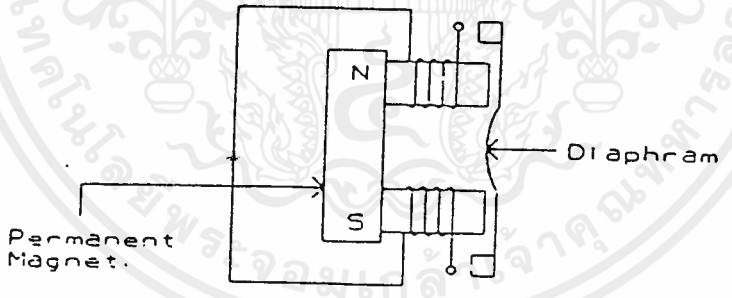
รูปที่ 2 ส่วนประกอบของเครื่องส่ง

เมื่อคลื่นเสียงกระทบกับแผ่นไดอะแฟรม จะทำให้แผ่นไดอะแฟรมสั่นไปมา พลังงานเสียงก็จะเปลี่ยนเป็นพลังงานกล ในตำแหน่งที่แผ่นไดอะแฟรมถูกกดจะทำให้แผ่นอิเล็กโทรดแผ่นหน้าเคลื่อนที่เข้า เป็นผลทำให้ผงถ่านถูกอัดติดกันมากยิ่งขึ้น การอัดตัวของผงถ่านเหล่านี้จะทำให้ความต้านทานระหว่างแผ่นอิเล็กโทรดมีค่าลดลง ในทางตรงกันข้าม เมื่อแผ่นไดอะแฟรมเคลื่อนที่ออก ก็จะเป็นผลทำให้แผ่นอิเล็กโทรดแผ่นหน้าเคลื่อนที่ออกด้วย ซึ่งจะทำให้ความต้านทานของเครื่องส่งเพิ่มขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 <u>เครื่องรับ</u>

หลักการของเครื่องรับ คือ มีขดลวดพันอยู่ที่ขั้วทั้งสองของแม่เหล็กถาวรที่ต่อกันแบบอนุกรม แต่ขดลวดจะพันกลับทิศทางกัน แม่เหล็กถาวรนี้จะมีอำนาจแม่เหล็กดึงดูดแผ่นไดอะแฟรมเข้ามา เมื่อมีกระแสไฟสลับ (Speech current) ไหลผ่านขดลวดก็จะมีผลทำให้เกิดเส้นแรงแม่เหล็กขึ้น ทิศทางของเส้นแรงแม่เหล็กมีทิศทางตรงกันข้ามกับทิศทางกระแสไฟฟ้าที่ไหลในวงจรซึ่งอาจไปเสริมหรือต้านกับเส้นแรงแม่เหล็กของแม่เหล็กถาวร แผ่นไดอะแฟรมก็จะเคลื่อนที่เข้าหรือออกตามขนาดและความถี่ของกระแสไฟสลับนั้น ซึ่งจะมีผลทำให้เกิดคลื่นเสียงที่มีขนาดและความถี่เท่ากับกระแสไฟสลับที่ไหลเข้ามาในวงจร คลื่นเสียงที่เกิดขึ้นนั้นย่อมจะต้องมีการสูญเสียไปบ้างเนื่องจากมีการเปลี่ยนรูปพลังงาน ดังนั้น outputของคลื่นเสียงจะน้อยกว่าinputของพลังงานไฟฟ้าที่ได้รับที่เครื่องรับ



รูปที่ 3 ส่วนประกอบของเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

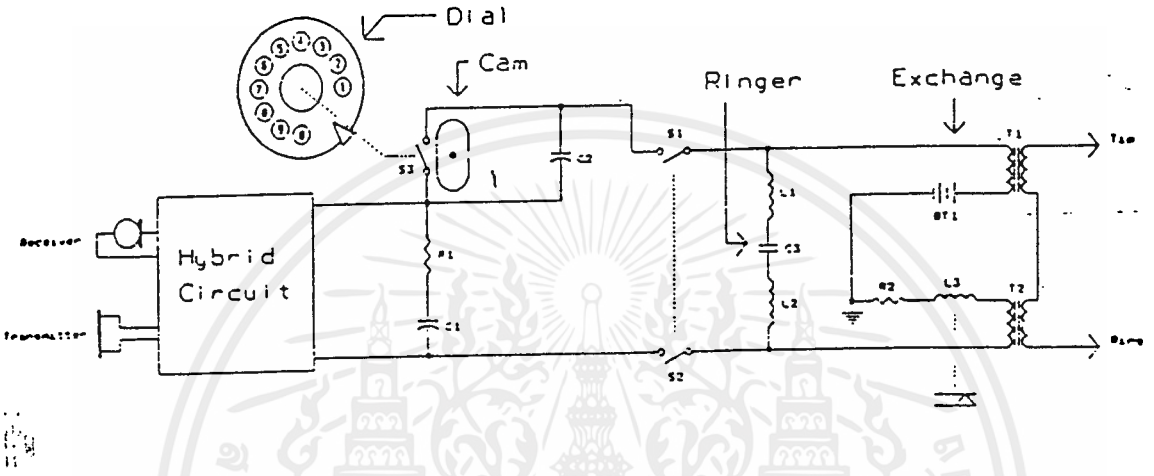
2.1.3 กระดิ่ง

กระดิ่งของเครื่องโทรศัพท์นั้นเมื่อมีการเรียกเข้า กระดิ่งที่เครื่องโทรศัพท์ของผู้ถูกเรียกจะดังขึ้น ซึ่งจะหมายถึงชุมสายโทรศัพท์ได้ทำการส่งกระแสไฟฟ้าสลับ (Ringing voltage)มาป้อนที่กระดิ่งของเครื่องรับโทรศัพท์ โดยทั่วไปแล้วกระแสไฟฟ้าสลับจะมีค่าประมาณ 75-80 โวลต์ ความถี่ 18-25 เฮิร์ท

2.1.4 หน้าปัด

หน้าปัดของเครื่องโทรศัพท์มีอยู่ 2 แบบคือ แบบหมุน(Rotary dial)ซึ่งการหมุนจะทำให้เกิดพัลส์ขึ้นเป็นจำนวนเท่ากับเลขหมายที่หมุน และแบบกดปุ่ม(Push button) ซึ่งใช้กรรมวิธีของการผสมความถี่ในการส่งเลขหมายโทรศัพท์ หน้าปัดแบบหมุนนั้น เมื่อผู้เรียกยกปากพูดหูฟังขึ้นจากที่รองรับ (Cradle)จะทำให้Hook switch S_1 และ S_2 ปิดวงจรของสายเส้นTipและRingซึ่งเป็นผลทำให้ครบวงจรของรีเลย์(Relay coil)ในชุมสายโทรศัพท์อุปกรณ์สวิทช์ในชุมสายก็จะส่งสัญญาณให้หมุน(Dial tone)มายังเครื่องโทรศัพท์ของผู้เรียก เพื่อเป็นสัญญาณแสดงให้ผู้เรียกทราบว่าเริ่มหมุนหมายเลขได้แล้ว และชุมสายโทรศัพท์ก็พร้อมที่จะรับหมายเลขที่ผู้เรียกหมุนเมื่อผู้เรียกหมุนหมายเลขใดหมายเลขหนึ่งและเมื่อหมุนเสร็จแล้วปล่อยมือ หน้าปัดของเครื่องโทรศัพท์จะหมุนกลับที่เดิม ขณะที่หน้าปัดหมุนกลับที่เดิมจะมีผลคือทำให้ลูกเบี้ยว(Cam)หมุนตาม การหมุนของลูกเบี้ยวนี้จะทำให้สวิทช์ S_3 เปิดและปิดเป็นจำนวนครั้งเท่ากับเลขหมายที่หมุน การที่สวิทช์ S_3 ปิดวงจรจะทำให้กระแสไหลได้ และเมื่อสวิทช์ S_3 เปิดวงจร กระแสก็จะหยุดไหล การที่กระแสไหลและหยุดไหลก็จะมีผลทำให้เกิดพัลส์ขึ้น และจำนวนพัลส์ที่เกิดขึ้นก็จะมีจำนวนเท่ากับเลขหมายที่หมุน เช่น หมุนเลข 1 จะเกิด 1 พัลส์ถ้าเลข 5 ก็จะเกิด 5 พัลส์ส่วนเลข 0 จะเกิด 10 พัลส์ เป็นต้น

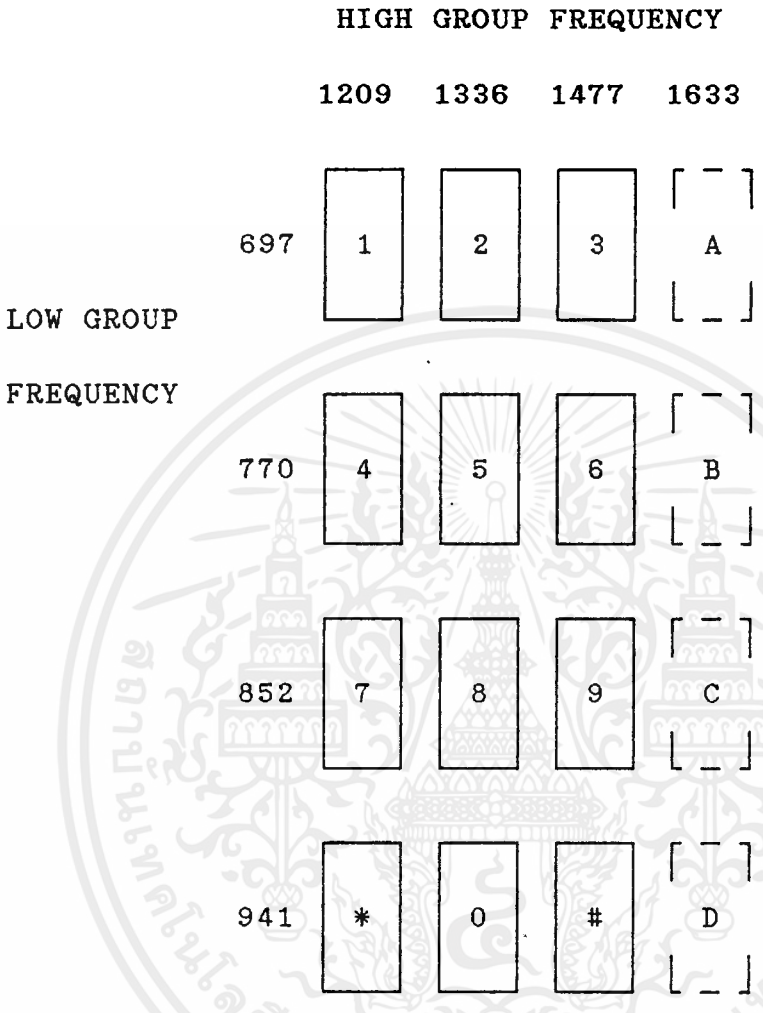
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 วงจรของโทรศัพท์แบบหมุน

สำหรับหน้าปัดแบบกดปุ่มใช้กรรมวิธีการผสมความถี่ ในการส่งเลขหมายโทรศัพท์โดยทั่วไปมี 12 ปุ่มแบ่งเป็น 4 แถวและ 3 คอลัมน์ แต่มีเครื่องโทรศัพท์บางแบบจะมี 16 ปุ่มโดยเพิ่มคอลัมน์ที่ 4 ความถี่ที่ใช้ในแต่ละแถวและคอลัมน์จะมีความถี่ต่างกัน โดยแบ่งความถี่เป็นสองกลุ่มคือกลุ่มของความถี่ทั้ง 4 แถวเรียกว่ากลุ่มความถี่ต่ำ (Low Group Frequency) และกลุ่มความถี่ทั้ง 4 คอลัมน์เรียกว่ากลุ่มความถี่สูง (High Group Frequency) การกดหมายเลขใดๆจะทำให้วงจรภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่นกดเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1336 Hz เป็นต้น มาตรฐานความถี่ที่ใช้กันและตำแหน่งเลขหมายต่างๆจะถูกจัดให้มีดังรูป โดยกำหนดค่าความผิดพลาดที่ยอมให้เกิดขึ้นได้เท่ากับ 1.5 %สำหรับการผลิตความถี่และ 2.5 %สำหรับการรับเลขหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงความถี่ของโทรศัพท์แบบกดปุ่ม

2.2 ประเภทของชุมสายโทรศัพท์

ชุมสายโทรศัพท์แบ่งออกเป็น 2 ประเภทใหญ่ๆ คือ

1. ชุมสายโทรศัพท์ที่มีเครื่องโทรศัพท์ของผู้เช่าต่อเข้าโดยตรง ได้แก่

1.1ชุมสายโทรศัพท์ท้องถิ่น(Local Exchange)หมายถึงชุมสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่มีเครื่องรับของผู้เช่าต่อเข้าโดยตรงมีขนาดตั้งแต่ 100 หมายเลขถึง 10,000 หมายเลข หรือมากกว่า

1.2ชุมสายโทรศัพท์สาขาหรือตู้สาขา(Private Branch Exchangeหรือ PBX)มีลักษณะคล้ายกับชุมสายโทรศัพท์ท้องถิ่น แต่จะใช้ติดต่อกันภายในสำนักงานโดยไม่ต้องผ่านชุมสายท้องถิ่นเลย ชุมสายโทรศัพท์สาขาหรือตู้สาขาเป็นชุมสายที่มีบริการพิเศษ(Facilities)แก่เลขหมายภายใน(Extension)ได้หลายอย่างซึ่งก็ขึ้นอยู่กับว่าตู้สาขานั้นมีขีดความสามารถเป็นอย่างไร นอกจากนี้ในกรณีที่ตู้สาขาได้เชื่อมต่อกับชุมสายโทรศัพท์ท้องถิ่น ก็จะทำให้โทรศัพท์เลขหมายภายในสามารถติดต่อไปยังเลขหมายภายนอกได้โดยผ่านชุมสายโทรศัพท์ท้องถิ่น ในทำนองเดียวกันโทรศัพท์จากเลขหมายภายนอกก็สามารถเรียกเข้าไปยังเลขหมายภายในโดยผ่านตู้สาขาได้ ตู้สาขาจะมีขนาดตั้งแต่น้อยกว่า 10 เลขหมายจนถึง 10,000 เลขหมาย หรือมากกว่า

2.ชุมสายโทรศัพท์ที่ไม่มีเครื่องโทรศัพท์ต่อเข้าโดยตรง หรือชุมสายโทรศัพท์ต่อผ่านหมายถึงชุมสายที่ไม่มีเลขหมายของผู้เช่าต่อเข้ามาโดยตรง แต่จะบริการการเรียกระหว่างชุมสายท้องถิ่นกับชุมสายท้องถิ่นด้วยกัน การเรียกระหว่างโทรศัพท์ 2 เลขหมายนั้นอาจเรียกผ่านไปยังชุมสายต่อผ่านหลายๆชุมสายก็ได้ ได้แก่

2.1 ชุมสายต่อผ่านท้องถิ่น(Tandom Exchange)เป็นชุมสายที่ใช้สำหรับต่อผ่านภายในโครงข่ายท้องถิ่น(Local Network)หนึ่งๆเท่านั้น

2.2 ชุมสายต่อผ่านทางไกล(Transit Exchange)เป็นชุมสายโทรศัพท์ที่ใช้สำหรับต่อผ่านไปยังโครงข่ายท้องถิ่นอื่นๆ

2.3 ชุมสายโทรศัพท์สาขาหรือตู้สาขา

ชุมสายโทรศัพท์สาขาหรือตู้สาขา เป็นชุมสายโทรศัพท์แบบหนึ่งที่นิยมใช้กันมากภายในสำนักงาน เช่น บริษัท โรงแรม ห้างร้าน เป็นต้นการเรียกติดต่อกันภายในตู้สาขา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยกันเองจะไม่ผ่านชุมสายท้องถิ่นซึ่งจะทำให้มีความสะดวก รวดเร็ว และประหยัดเวลา หากตู้สาขาได้ทำการเชื่อมต่อกับชุมสายท้องถิ่นด้วยวงจร Trunk line ก็จะทำให้เลขหมายภายในและเลขหมายภายนอกสามารถติดต่อกันได้โดยผ่านชุมสายท้องถิ่น โดยทั่วไปแล้วจำนวนวงจรTrunk ของตู้สาขา ซึ่งใช้สำหรับการติดต่อระหว่างเลขหมายภายในและเลขหมายภายนอกจะมีไม่เกิน 15% ของจำนวนเลขหมายภายใน เช่นตู้สาขาขนาด 500 เลขหมายจะมีจำนวนวงจร Trunk ไม่เกิน 75 Trunkเมื่อเลขหมายภายในต้องการเรียกออกภายนอก ก็สามารถเรียกได้โดยการหมุน 1 เลขหมาย หรือมากกว่าซึ่งจะทำให้ได้รับสัญญาณให้หมุนของชุมสายท้องถิ่น จากนั้นก็หมุนตามด้วยเลขหมายที่ต้องการได้เลย สำหรับเลขหมายภายนอกนั้นเมื่อต้องการติดต่อกับเลขหมายภายในก็สามารถเรียกได้โดยหมุนหมายเลขของวงจร Trunk จากนั้นก็ขึ้นอยู่กับว่าตู้สาขานั้นจะมีขีดความสามารถเพียงไรในการติดต่อกับเลขหมานภายในและข้อกำหนดขององค์การโทรศัพท์แห่งประเทศไทยที่ได้กำหนดไว้

2.4 การบริการพิเศษ

ชุมสายโทรศัพท์สาขาอัตโนมัติ มีการบริการพิเศษเป็นจำนวนมาก การบริการพิเศษนี้จะเป็นส่วนที่ได้รับการพัฒนาทางด้านโปรแกรม ซึ่งผู้ใช้จะสามารถใช้บริการได้ต่อเมื่อได้มีการโปรแกรมที่ตู้สาขาแล้ว การบริการพิเศษโดยทั่วไปแล้วมีดังนี้

1. การพักสายเพื่อเรียกซ้อน
2. การโอนสาย
3. การประชุมร่วม
4. การเรียกกลับอัตโนมัติ
5. การเตือนว่ามีผู้เรียกเข้าขณะใช้สาย
6. การกำหนดการตอบรับโดยเครื่องอื่นเมื่อมีการใช้งานอยู่
7. การจัดกลุ่มหมายเลขพิเศษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032554

8 . การย่อเลขหมาย

9. การทวนเลขหมาย

10. การเรียกเข้าหาเลขหมายภายในโดยตรง

11. การตอบการเรียกรับแทน

12.การเตือนว่ามีการดักฟังการสนทนา

การบริการเหล่านี้เป็นเพียงส่วนหนึ่งเท่านั้น ในปัจจุบันได้มีการพัฒนาให้มีการบริการเพิ่มขึ้นจากเดิมอีกมาก

2.5 ระบบสัญญาณต่างๆของโทรศัพท์

สัญญาณต่างๆที่ใช้ในระบบโทรศัพท์ ประกอบด้วย

1. สัญญาณเรียก(Ringing Tone)เป็นสัญญาณที่ใช้สำหรับบอกแก่ผู้ที่อยู่ปลายทางว่าขณะนี้มีผู้ที่ต้องการจะติดต่อด้วย ซึ่งได้เรียกเข้ามายังโทรศัพท์เครื่องนั้น สัญญาณนี้จะเป็นสัญญาณไฟสลับที่มีขนาดประมาณ 75-100 โวลต์ และความถี่ 25-50 เฮิร์ท โดยจะดัง 1 วินาทีและดับ 3 วินาที สลับกันไป จนกว่าจะมีผู้รับสายหรือครบตามเวลาที่กำหนด

2.สัญญาณให้หมุน (Dial Tone) เป็นสัญญาณที่ใช้บอกแก่ผู้เรียก เมื่อผู้เรียกยกหูโทรศัพท์ เพื่อจะติดต่อไปยังคู่สายปลายทางให้หมุนหมายเลขที่ต้องการจะติดต่อนั้นได้ โดยจะเป็นสัญญาณไฟสลับขนาด 5 โวลต์ ความถี่ 400 เฮิร์ท

3. สัญญาณไม่ว่าง (Busy Tone) เป็นสัญญาณที่ใช้บอกแก่ผู้เรียกหลังจากที่ผู้เรียกได้ทำการหมุนหมายเลขที่ต้องการติดต่อด้วยเรียบร้อยแล้ว ว่าขณะนี้คู่สายปลายทางที่ต้องการติดต่อด้วยกำลังใช้งานอยู่ จึงไม่สามารถตัดต่อคู่สายโดยจะเป็นสัญญาณไฟสลับขนาด 5 โวลต์ ความถี่ 400 Hz ดัง 0.5 วินาที และ ดับ 0.5 วินาที สลับกันไป

4.สัญญาณเรียกกลับ (RING BACK TONE) สัญญาณนี้จะเกิดขึ้นในลำดับเดียวกับสัญญาณไม่ว่าง เป็นการบอกให้ผู้เรียกทราบว่า สามารถติดต่อกับคู่สายปลายทางได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และรอให้ผู้ที่อยู่ปลายทางทำการตอบรับ สัญญาณเรียกจะเป็นสัญญาณไฟสลับขนาด 5 โวลต์ ความถี่ 400 Hz ดัง 1 วินาที และดับ 3 วินาทีสลับกันไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่3

โครงสร้างและการทำงาน

3.1 ขีดความสามารถของเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

การพัฒนาเครื่องชุมสายโทรศัพท์ทำให้มีขีดความสามารถดังนี้

1. สามารถขยายคู่สายโทรศัพท์จาก 2 คู่สายเป็น 8 คู่สาย
2. จะมีเครื่องลูกตอบรับสายนอก เครื่องหนึ่งเสมอ
3. เครื่องลูกสามารถต่อถึงกันได้โดยการหมุนเลขหมายเครื่องลูกที่ต้องการ
4. กรณีเครื่องลูกต้องการติดต่อกับคู่สายภายนอกทำได้โดยกดเลข 0 ก่อนจึงกดเลขหมายที่ต้องการติดต่อ
5. ใช้กับเครื่องโทรศัพท์แบบกดปุ่ม

3.2 โครงสร้างการทำงานของเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

โครงสร้างของเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ ประกอบด้วยส่วนต่างๆ ดังนี้ คือ

1. ส่วนเชื่อมต่อโทรศัพท์ภายใน(Internal telephone interface)ทำหน้าที่แยกสัญญาณรับส่ง จ่ายไฟเลี้ยงให้แก่เครื่องโทรศัพท์ภายใน แสดงสถานะยกหู และควบคุมการส่งสัญญาณเรียก ซึ่งสามารถใช้วงจรทางอิเล็กทรอนิคส์มาทำงานแทนไอซีที่ทำหน้าที่นี้ซึ่งมีชื่อเรียกว่า Subscriber Loop Interface Circuit มีผลทำให้วงจรมีราคาถูกลงอย่างมาก

2. ส่วนเชื่อมต่อโทรศัพท์ภายนอก (External telephone interface) ทำหน้าที่เชื่อมต่อกับคู่สายโทรศัพท์ภายนอกแสดงสถานะการเรียกจากโทรศัพท์ภายนอก การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พักสายโทรศัพท์ซึ่งสถานะเหล่านี้จะส่งไปยังส่วนของไมโครโปรเซสเซอร์ เพื่อให้ไมโครโปรเซสเซอร์ทำการต่อคู่สายโทรศัพท์ภายในกับคู่สายโทรศัพท์ภายนอก

4 3. ส่วนถอดรหัสความถี่โทรศัพท์ (DTMF Decoder) ใช้ไอซีเบอร์ MT8870 ทำหน้าที่แปลงสัญญาณความถี่ที่เกิดจากการกดปุ่มของเครื่องโทรศัพท์แต่ละหมายเลข ให้เป็นเลขฐานสอง 4 บิทตามค่าหมายเลขที่กดเพื่อแจ้งสถานะให้ไมโครโปรเซสเซอร์ทราบ

3 4.ส่วนสร้างสัญญาณ ทำหน้าที่สร้างสัญญาณ ringing ringback dial busyและ music เพื่อแสดงสถานะของโทรศัพท์ในขณะนั้นๆให้ผู้ใช้ได้รับรู้

2 5.ส่วนสวิทช์ควบคุมการตัดต่อ (Cross Point Switch) ทำหน้าที่เชื่อมต่อคู่สายโทรศัพท์ภายนอกกับคู่สายโทรศัพท์ภายในที่ต้องการติดต่อ และระหว่างคู่สายโทรศัพท์ภายในด้วยกันเอง รวมทั้งการส่งสัญญาณให้หมุน สัญญาณเรียกกลับ สัญญาณไม่ว่างให้เครื่องลูกภายใน ซึ่งควบคุมโดยไมโครโปรเซสเซอร์

1 6. ส่วนไมโครโปรเซสเซอร์ (Microprocessor) ทำหน้าที่ควบคุมระบบทั้งหมด เช่นการตัดต่อคู่สายโทรศัพท์ การส่งสัญญาณต่างๆ การส่งสถานะการยกหู การเก็บสถานะต่างๆ ทั้งนี้ในส่วนนี้จะทำงานโดยโปรแกรมที่เขียนขึ้น

3.3 การทำงานของเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

Microprocessor จะตรวจสอบสถานะการเรียกของคู่สายโทรศัพท์ภายนอกจากส่วนตรวจสอบสัญญาณเรียก และการใช้งานของคู่สายภายในโดยตรวจสอบสถานะการยกหูหลังจากนั้นจะส่งสัญญาณเรียกให้เครื่องลูกที่ต้องการ เมื่อผู้รับทำการยกหู ส่วนเชื่อมต่อภายในก็จะส่งสถานะ Hook ไปส่วน Microprocessor เพื่อให้ Microprocessor ส่งสัญญาณไปควบคุมการตัดต่อทางเดินของสัญญาณ พร้อมทั้งส่งสัญญาณไปdisableสัญญาณเรียกในส่วนเชื่อมต่อคู่สายภายในทำให้ผู้เรียกจากภายนอกสามารถติดต่อกับผู้รับที่เครื่องลูกได้

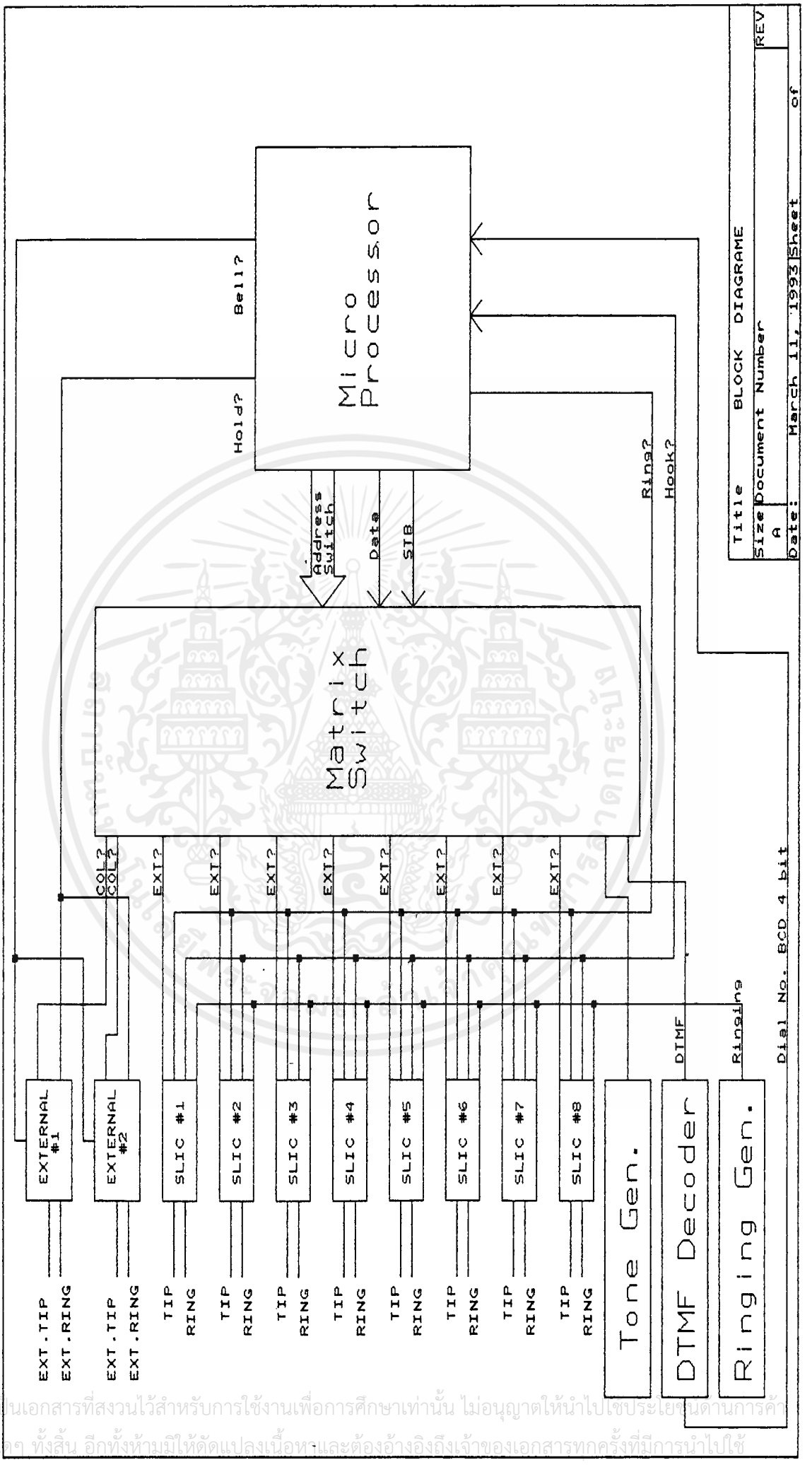
เมื่อผู้เรียกจากเครื่องลูกภายในต้องการติดต่อกับเครื่องภายนอก การทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเริ่มต้นเมื่อผู้เรียกยกหูโทรศัพท์ ก็จะส่งสถานะการยกหูไปยัง Microprocessorเพื่อให้ส่งสัญญาณให้หมุนไปยังโทรศัพท์เครื่องลูกเพื่อให้ผู้เรียกกดหมายเลขที่ต้องการติดต่อ กับเครื่องภายนอกเมื่อส่วน Microprocessor ได้รับรหัสเลขหมายโทรศัพท์จากส่วนถอดรหัสความถี่โทรศัพท์และตรวจสอบแล้วทราบว่าต้องการติดต่อกับเครื่องโทรศัพท์ภายนอก ก็จะส่งสัญญาณไปควบคุมการตัดต่อช่องทางเดินสัญญาณระหว่างคู่สายภายในกับภายนอก ทำให้ผู้เรียกสามารถติดต่อกับเครื่องที่ต้องการได้โดยผ่านเครื่องชุมสายโทรศัพท์

กรณีที่ต้องการติดต่อกันเอง การทำงานจะคล้ายกับกรณีที่ผู้เรียกจากเครื่องลูกภายในต้องการติดต่อกับภายนอกคือเมื่อผู้เรียกได้รับสัญญาณให้หมุนจาก Microprocessor ก็จะสามารถกดหมายเลขของเครื่องลูกปลายทางที่ต้องการจะติดต่อทันทีเมื่อส่วน Microprocessorได้รับรหัสหมายเลขที่กดจากส่วนถอดรหัสความถี่โทรศัพท์ จะทำการตรวจสอบสถานะการใช้งานของเครื่องลูกปลายทางที่ตรงกับรหัสนั้นๆ ถ้าพบว่ามีการใช้งานอยู่ ส่วน Microprocessor ก็จะส่งสัญญาณไม่ว่างให้แก่เครื่องลูกทางด้านผู้เรียก แต่ถ้าไม่ได้ใช้งานอยู่ ก็จะส่งสัญญาณเรียกให้เครื่องลูกปลายทางและส่งสัญญาณเรียกกลับให้เครื่องลูกทางด้านผู้เรียก จนกระทั่งมีการยกหูที่เครื่องปลายทาง Microprocessor ก็จะทำการ disableสัญญาณทั้งสอง และส่งสัญญาณควบคุมการตัดต่อช่องทางเดินของสัญญาณ 2 คู่สายนั้นไปยังส่วนสวิทช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การทำงานของวงจร

3.4.1 ส่วนเชื่อมต่อกับสายโทรศัพท์ภายนอก

จากวงจร EXTERNAL TELEPHONE INTERFACE เมื่อมีสัญญาณเรียกจากองค์การโทรศัพท์เข้ามา ซึ่งจะส่งสัญญาณ sine wave 90 Vp-p เข้ามาจะผ่าน relay และผ่าน C_1 ซึ่งกันไฟ DC จากนั้นจะทำการ rectifier และผ่าน C_2 ทำหน้าที่กรองสัญญาณซึ่งทำให้สัญญาณ BELL มีค่าประมาณ 5 โวลต์ ถ้าไม่มีสัญญาณเรียกเข้ามาสัญญาณ BELL จะมีค่าเป็น 0 โวลต์ สัญญาณ BELL นี้จะส่งไปที่ส่วนของ CPU ซึ่งจะทำการ CHECK สายในว่างหรือไม่โดย CHECK จากสถานะ HOOK ของวงจร INTERNAL TELEPHONE INTERFACE ถ้าสัญญาณ HOOK มีค่าเท่ากับ 0 โวลต์ แสดงว่าโทรศัพท์ยังใช้งานอยู่ CPU จะส่งค่า 0 โวลต์ไปที่ HOLD ทำให้ RELAY ยังไม่ทำงานจนกว่าโทรศัพท์สายในวางลง ทำให้สถานะ HOOK มีค่าประมาณ 5 โวลต์และส่งไปให้ CPU เพื่อทำให้ส่งสัญญาณ 5 โวลต์ไปที่สาย RINGใน INTERNAL TELEPHONE INTERFACE ทำให้สัญญาณเรียก 90 Vp-p 20 Hz เข้าที่สายในและCPUยังไป CONTROL MATRIX SWITCH ให้ข้ามไปที่ตำแหน่งของ EXT กับ COL ทำให้โทรศัพท์สายนอกกับสายในต่อถึงกัน เมื่อโทรศัพท์สายในยกขึ้นทำให้สถานะ HOOK มีค่า 0 โวลต์ซึ่งจะส่งค่า 0 โวลต์ไปที่ CPU จากนั้น CPU จะส่งสัญญาณขนาด 5 โวลต์มาที่ HOLD ทำให้ RELAY ทำงาน เมื่อถึงขนาดนี้แล้วโทรศัพท์จากสายนอก ก็จะคุยกับสายในได้โดยผ่าน R7 ซึ่งจะทำหน้าที่เสมือนโทรศัพท์ขณะยกหูซึ่งทำให้ทางองค์การรู้ว่ามีการใช้โทรศัพท์ ทำให้เกิดการติดต่อกันโดยสัญญาณเสียงจะผ่าน C2 โดยมี TRANSFORMER เป็นตัว ISOLATE สัญญาณระหว่างองค์การกับ EXTERNAL TELEPHONE INTERFACE สัญญาณในการติดต่อจาก TRANSFORMER จะส่งไปยัง Cross point switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2ส่วนติดต่อคู่สายโทรศัพท์ภายใน

วงจร INTERNAL TELEPHONE INTERFACE นั้นโทรศัพท์สายในไม่ว่าจะติดต่อกับสายนอกหรือสายในก็ตาม C4 จะทำหน้าที่กันไฟ DC แต่ยอมให้สัญญาณเสียงผ่านได้ โดยที่D1และD2 ทำหน้าที่ไม่ให้สัญญาณเสียงมีค่าเกิน +5 โวลต์และ - 5 โวลต์ ส่น Tr2 ทำหน้าที่เป็นตัวจ่ายไฟเลี้ยงให้โทรศัพท์ภายใน ส่วนการ DETECT การยกหูหรือวางหู สามารถ CHECK โดยขณะที่มีการยกหูจะทำให้กระแสไฟที่เลี้ยงโทรศัพท์ผ่านทำให้ IC_1 ทำงาน ทำให้สัญญาณที่ขา HOOK มีค่าเป็น 0 โวลต์ แต่ขณะที่วางหู กระแสไฟที่เลี้ยงโทรศัพท์ไม่สามารถผ่านไปได้ทำให้ IC_1 ไม่ทำงานทำให้สัญญาณที่ขา HOOK มีขนาด 5โวลต์

3.4.3ส่วนกำเนิดสัญญาณ

ส่วนวงจรสร้างสัญญาณจะทำการสร้างสัญญาณลักษณะต่างๆ ที่ใช้ภายในชุมสายโทรศัพท์สาขาอัตโนมัติ ซึ่งลักษณะของสัญญาณบางชนิดจะแตกต่างไปจากสัญญาณขององค์การโทรศัพท์ เช่น สัญญาณเรียกและสัญญาณเรียกกลับ เพื่อให้ผู้ใช้ทราบได้โดยทันที หลักการในการสร้างวงจรกำเนิดสัญญาณนี้ โดยใช้ไอซีเบอร์ 555 ซึ่งเป็นไอซีตั้งเวลาและนับ (Timer/Counter) เป็นวงจร astable สร้างสัญญาณ ขนาด 5 โวลต์ความถี่ 800 Hz ให้แก่ไอซี 4040 ทำการนับที่ค่าต่างๆเพื่อให้เกิดสัญญาณโทรศัพท์ที่มีค่าความถี่ต่างๆกัน นอกจากนี้ยังต้องนำสัญญาณมาANDกันเพื่อให้ได้สัญญาณที่มีคุณสมบัติตามต้องการ ทั้งนี้ต้องคำนึงถึงคุณสมบัติของสัญญาณเป็นหลัก ส่วนกำเนิดสัญญาณพักสายโทรศัพท์(music)นั้นใช้UM66เป็นตัวสร้างสัญญาณนี้

3.4.4ส่วนถอดรหัสความถี่โทรศัพท์

ส่วนวงจรถอดรหัสความถี่โทรศัพท์ ซึ่งเป็นความถี่ผสมที่เกิดจากการกดปุ่มตัวเลขของโทรศัพท์ชนิดกดปุ่ม ให้เป็นตัวเลขทางดิจิตอลที่สามารถใช้เป็นข้อมูลสำหรับวงจรส่วนไมโครโปรเซสเซอร์ต่อไปได้

สำหรับวงจรถอดรหัสความถี่โทรศัพท์ในโครงงานนี้ ใช้ไอซีเบอร์ MT8870

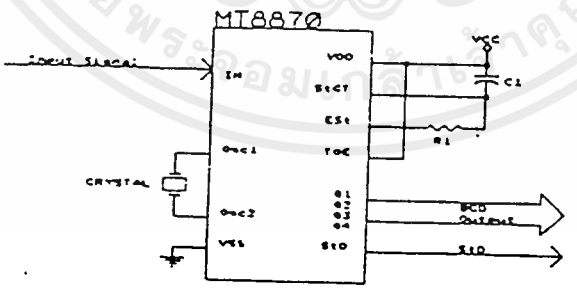
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Intergradted DTMF Receiver) ซึ่งเป็นไอซีที่ทำหน้าที่แปลงความถี่โทรศัพท์ให้เป็นเลขฐานสองขนาด 4 บิท ตามค่าความถี่โทรศัพท์ที่เกิดจากการกดปุ่มหมายเลขต่างๆของโทรศัพท์ ดังแสดงค่าที่ถอดรหัสได้ในตาราง3.1

วงจรส่วนถอดรหัสความถี่โทรศัพท์ มีหลักการดังนี้

ไอซีMT8870 จะทำการแยกสัญญาณความถี่ที่เข้ามาทางอินพุทออกเป็น 2 กลุ่มความถี่ คือช่วงความถี่สูง และช่วงความถี่ต่ำ โดยใช้วงจรกรองแถบความถี่ และทำการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตราฐานหรือไม่ เพื่อป้องกันไม่ให้ความถี่อื่นผสมเข้ามา

นอกจากนี้ยังมีการตรวจสอบช่วงความถี่ที่เข้ามาอีกด้วย ว่ามีระยะเวลาตามที่กำหนดไว้หรือไม่ โดยตรวจสอบจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นไอซีจะไม่รับสัญญาณความถี่ที่ถูกกดนั้นมาถอดรหัส เนื่องจากระยะเวลาของสัญญาณความถี่นั้นน้อยเกินไป



รูปที่6 บล็อกไดอะแกรมของวงจรถอดรหัสความถี่โทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F_{low}	F_{high}	number	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
825	1209	7	H	0	1	1	1
825	1336	8	H	1	0	0	0
825	1477	9	H	1	0	0	1
941	1209	0	H	1	0	1	0
941	1336	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
825	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	Any	L	Z	Z	Z	Z

หมายเหตุ Z หมายถึง สภาพความต้านทานสูง F_{low} คือ ช่วงความถี่ต่ำ

F_{high} คือ ช่วงความถี่สูง

ตารางที่3.1 ค่าที่ถอดรหัสได้จากการกดหมายเลขโทรศัพท์ของMT8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาต่างๆทำหน้าที่ดังนี้

ขา Est (Early Steering Out) ใช้แสดงความถี่ที่ถูกต้อง โดยที่ขานี้จะให้เอาท์พุทเป็นลอจิกสูง (High) เมื่อมีความถี่ที่ถูกต้องเข้ามา และจะคงสถานะอยู่นานเท่ากับระยะเวลาของความถี่ที่เข้ามา

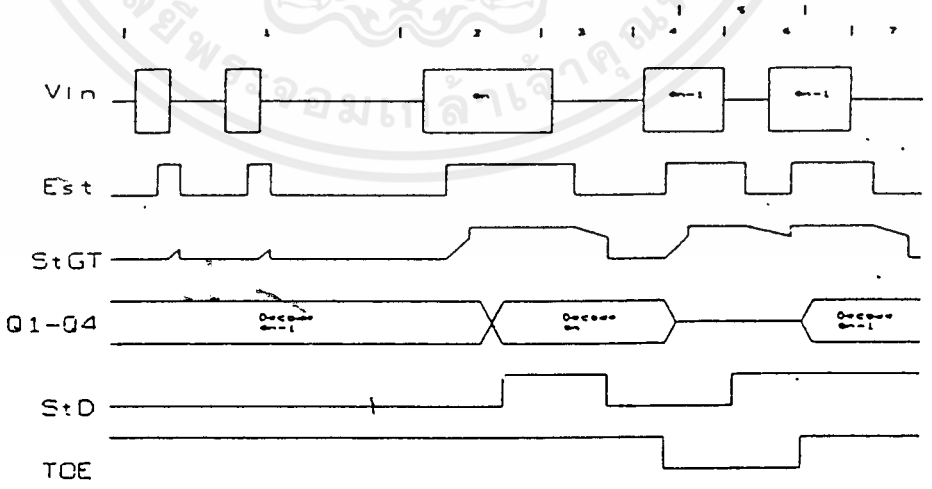
ขา St/GT (streeringInput/Grard Time) สำหรับต่อกับตัวความต้านทานและตัวเก็บประจุภายนอก เพื่อกำหนดค่าเวลาการ์ดไทม์

ขา Q_1-Q_4 เป็นเอาท์พุทของเลขฐานสองขนาด 4 บิต ที่ถอดรหัสได้

ขา Std (Delay Streering Output)ใช้แสดงว่าความถี่ที่ได้รับหรือหายไปมีคาบเวลาตามที่กำหนด เพื่อแสดงความถูกต้องของสัญญาณ

ขา TOE (Tone Output Enable) คือขาอีนาเบิลสัญญาณออก เป็นอินพุทที่ใช้ควบคุม Q_1-Q_4 ให้อยู่ในสภาพความต้านทานสูง เมื่อมีลอจิกต่ำ (Low) เข้ามาที่ขานี้

การทำงานของวงจรถอดรหัสความถี่โทรศัพท์ สามารถเขียนอธิบายเป็นแผนภูมิเวลา (Timing Diagram) ได้ดังรูปที่ 7



รูปที่ 7 แผนภูมิเวลา (Timing Diagram) การทำงานของ MT8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเวลาที่ 1 สัญญาณ ที่ขา Est เป็นลอจิกสูง เนื่องจากตรวจพบว่ามีความถี่เข้ามาแต่ คาบเวลาหรือระยะเวลาที่เข้ามาไม่ถูกต้อง (คาบเวลาสั้นไป) จึงไม่ทำการถอดรหัสความถี่นี้ ดังนั้นเอาท์พุทไม่มีการเปลี่ยนแปลง

ช่วงเวลาที่ 2 มีความถี่เข้ามาใหม่อีกครั้งหนึ่ง (ความถี่ #n)ซึ่งมีคาบเวลาที่ถูกต้อง(คือค่ากับหรือมากกว่าค่าเวลาการ์ไทม์ที่กำหนดไว้) ดังนั้น ความถี่ที่เข้ามาใหม่นี้จะถูกถอดรหัสและแลตช์ (Latch) ไว้ที่เอาท์พุท

ช่วงเวลาที่ 3 หมดความถี่ #n ตรวจสอบช่วงห่างว่าถูกต้องหรือไม่ เอาท์พุทยังคงถูกแลตช์ไว้จนกว่าจะได้รับความถี่ที่ถูกต้องใหม่

ช่วงเวลาที่ 4 ความถี่ #n+1 เข้ามาใหม่สัญญาณที่ขา Est เปลี่ยนเป็นลอจิกสูงอีกครั้งหนึ่ง

ช่วงเวลาที่ 5 เอาท์พุทเปลี่ยนเป็นอยู่ในสภาพความต้านทานสูง เนื่องจากการดิสเอเบิลเอาท์พุท (สัญญาณที่ขา TOE เป็นลอจิกต่ำ)

ช่วงเวลาที่ 6 ความถี่ #n+1 เข้ามาใหม่อย่างถูกต้องและอีนาเบิลเอาท์พุทแล้วจึงทำการถอดรหัสและแลตช์ไว้

ช่วงเวลาที่ 7 หมดความถี่ #n+1 ช่วงห่างถูกต้องเอาท์พุทยังแลตช์อยู่จนกว่าจะมีความถี่ใหม่เข้ามา

3.4.5 วงจรป้องกันไมโครโปรเซสเซอร์แฮงก์ (วอตช์-ด็อก)

เมื่อมีสัญญาณกระตุ้นจากซีพียูอย่างต่อเนื่อง ที่เอาท์พุทของ IC1 จะเป็นHigh ตลอด เพราะเป็นวงจรโมโนสเตเบิลแบบกระตุ้นซ้ำ เมื่อสัญญาณที่กระตุ้นจากซีพียูขาดช่วงไปจากเวลาที่กำหนด นั้นคือช่วงเวลา T1 ที่เอาท์พุทของ IC1 จะตกลงเป็น Low เป็นผลให้ IC2 ทำงานที่เอาท์พุทของ IC2 จะเป็น High และเมื่อเวลา T2 หมดลง ที่เอาท์พุทของ IC2 จะเป็น Low ทำให้ไปกระตุ้น IC1 ให้ทำงานและเอาท์พุทของ IC1 จะเป็น High อีกครั้งหนึ่งและหากซีพียูมีสัญญาณมากระตุ้นเรื่อยๆที่เอาท์พุทของ IC1 จะเป็น High

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตลอด

ช่วงเวลา T1เป็นช่วงเวลาที่เกิดจากวงจรโมโนสเตเบิลของ IC1 ส่วนช่วงเวลา T2 นั้นเป็นช่วงเวลาที่เกิดจากวงจรโมโนสเตเบิลของ IC2

ช่วงเวลาของวงจรหาได้จากการค่านวณหาค่าตัวต้านทานและตัวเก็บประจุได้จาก

$$Ton = 0.3RC(1+0.7/R)$$

$$Ton = 0.3R + 0.21C$$

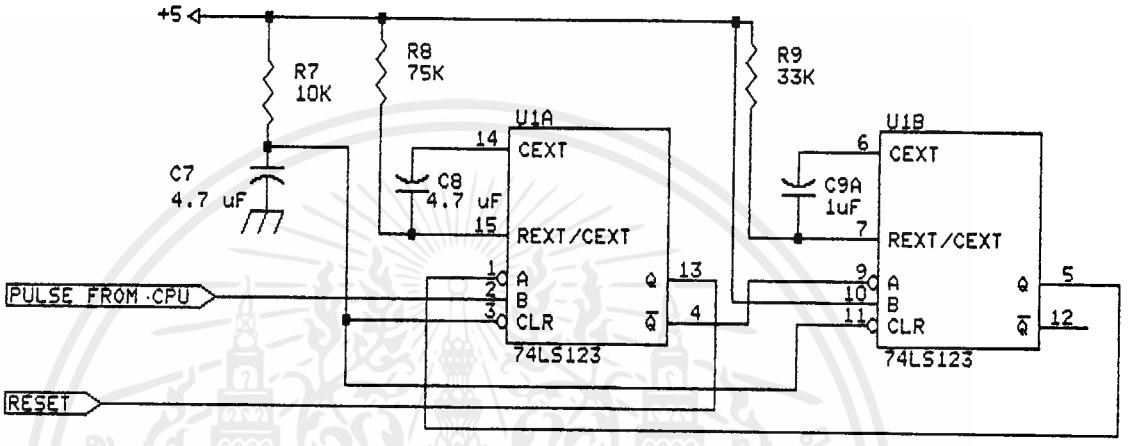
$$R = \frac{Ton}{0.3C} - 0.7$$

IC1(T1) กำหนดให้มีช่วงเวลาเป็น 100 มิลลิวินาที ส่วน IC2(T2)กำหนดให้มีช่วงเวลาเป็น 10 มิลลิวินาที

ใน IC1 กำหนดให้ตัวเก็บประจุ (C) มีค่าเท่ากับ 4.7 uF จะได้ค่า R ประมาณ 70K

ใน IC2 กำหนดให้ตัวเก็บประจุ (C) มีค่าเท่ากับ 1 uF จะได้ค่า R ประมาณ 33K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่8 วงจรวอตช์-ด็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่4

โครงสร้างวงจรการควบคุมด้วยไมโครโปรเซสเซอร์

สำหรับการควบคุมการทำงานของตู้ชุมสายโทรศัพท์สาขาอัตโนมัติ(PABX) ใช้ไมโครโปรเซสเซอร์ เบอร์ 8039 ควบคุม โดยที่เบอร์นี้อยู่ในตระกูลเดียวกับ 8048 เพราะฉนั้นในการอธิบาย เพื่อความสะดวกจะอธิบายโดยใช้ตระกูล -48 มาอธิบาย

ทำไมถึงใช้ ไอซี8039

สาเหตุที่ใช้ ไอซี8749 เนื่องจากเป็นชิพที่ค่อนข้างพร้อม หรือมีความสมบูรณ์อยู่ในตัวมันเองคือไม่เพียงแต่จะประกอบด้วยส่วน CPU อย่างเดียวเท่านั้น ยังประกอบด้วยส่วนของหน่วยความจำ ส่วนของพอรท์ ส่วนไทเมอร์ เคาน์เตอร์ EPROMขนาด 2 Kไบท์ในตัวและอื่นอีกมากมายทั้งหมดนี้รวมอยู่ในชิพเดียวกัน จึงเรียกว่า ไมโครคอมพิวเตอร์ชิพเดียว(MICROCOMPUTER CHIP SINGLE) อีกทั้งราคาไม่แพงอีกด้วย

ขาสัญญาณต่าง ๆ ของ 8039 มีดังนี้

1. T_0 เป็นขาอินพุททดสอบ หรือใช้เป็นขาเอาท์พุท สัญญาณนาฬิกาของระบบ
2. XTAL1 เป็นขาอินพุทของสัญญาณนาฬิกาที่ใช้เป็น ฐานเวลาของระบบ หรืออาจจะต่อคริสตอลเข้ากับขา $XTAL_1$ และ $XTAL_2$ ก็ได้
3. $XTAL_2$ ต่อคริสตอลกับขานี้ เพื่อให้วงจรออสซิลเลเตอร์ภายในทำงานได้
4. RESET เป็นสัญญาณอินพุทแอฟทีฟศูนย์ ใช้รีเซตระบบในตัว 8048
5. ss เป็นสัญญาณอินพุทแอคทีฟศูนย์ ที่ทำงานร่วมกับ ALE เวลาตรวจสอบโปรแกรมด้วยวิธี SINGLE STEP
6. INT เป็นอินพุทของสัญญาณอินเตอร์รัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.EA เป็นสัญญาณอินพุทเพื่อเลือกให้ 8048 รันโปรแกรมในหน่วยความจำโปรแกรมภายนอกหรือภายใน

8.RD เป็นสัญญาณเอาท์พุทที่แอคทีฟศูนย์ เมื่อ 8048 อ่านข้อมูลจากหน่วยความจำโปรแกรมที่อยู่ภายนอก

9.PSEN เป็นสัญญาณเอาท์พุทที่แอฟทีฟศูนย์ เมื่อ 8048 เฟทช์คำสั่งจากหน่วยความจำภายนอกที่อยู่ข้างนอก

10.WR เป็นสัญญาณเอาท์พุทที่แอฟทีฟศูนย์ เมื่อ 8048 เขียนข้อมูลลงในหน่วยความจำข้อมูลภายนอก

11.ALE เป็นสัญญาณที่ใช้แลทช์แอดเดรส ที่มัลติเล็กซ์มาทางดาต้าบัสและใช้แลทช์ข้อมูลทางพอร์ท 2 ด้วย

12-19 DB_0-DB_7 ดาต้าบัส เป็นทางผ่านเข้าออกของข้อมูล และแอดเดรส

20. V_{SS} กราวด์ของระบบ 8048

21-24 P_{20}-P_{23} 4 บิทล่างของพอร์ท 2

25 PROG เป็นสัญญาณ STROBE สำหรับการขยายพอร์ทด้วย 8243

26. V_{DD} ต่อกับแบตตอรี่ขนาดเล็ก เพื่อเลี้ยงแรมภายใน ไม่ให้ข้อมูลสูญหายเมื่อไม่มีไฟเลี้ยง V_{CC}

27-34 P_{10}-P_{17} พอร์ท1

35-38 P_{24}-P_{27} 4บิทบนของพอร์ท 2

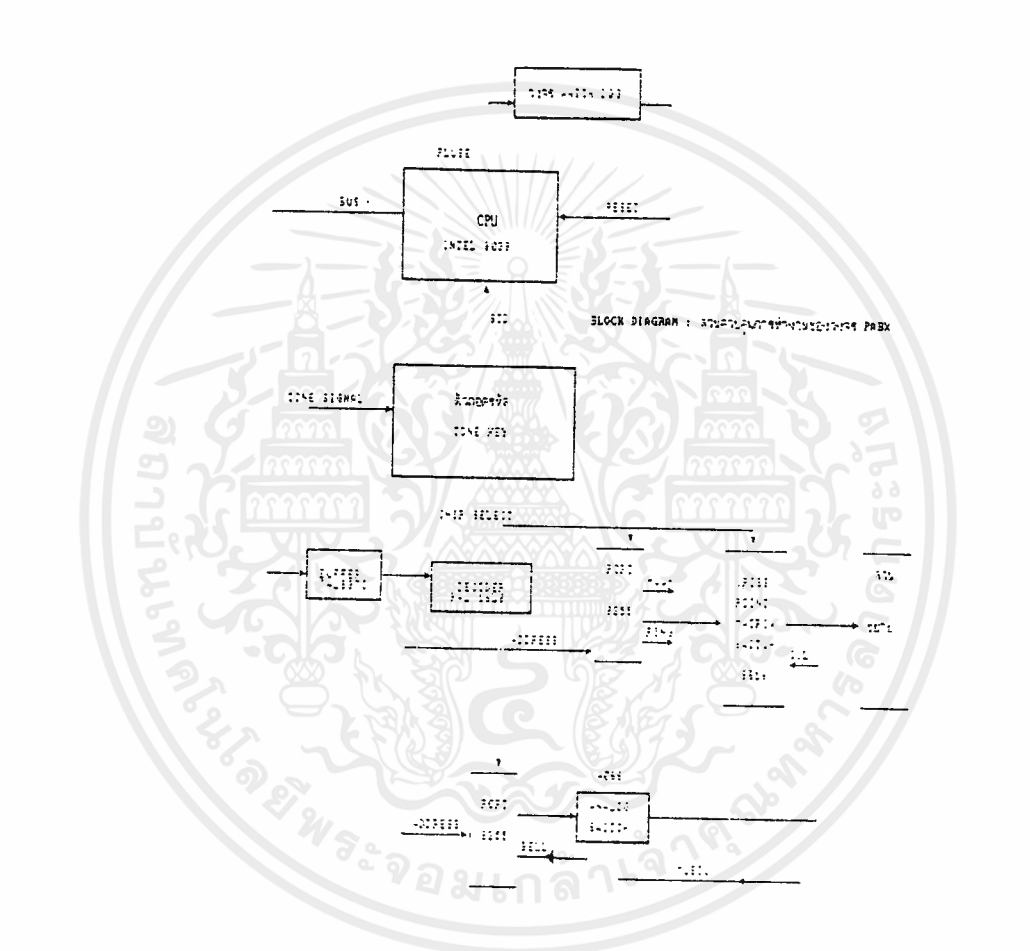
39. T_1 เป็นขาอินพุททดสอบ หรือใช้เป็นขาอินพุทของสัญญาณนาฬิกาที่ป้อนให้แก่ไทเมอร์\เคาวน์เตอร์ ภายในตัว 8048

40.V_{CC} ต่อกับไฟเลี้ยง +5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบการทำงานของส่วนควบคุมส่วนกลาง

ใช้ cpu 8039 ซึ่งเป็นตระกูลใน 8048 ซึ่งใช้เพราะเป็น IC ที่ราคาถูก สามารถ ทำอย่างมีประสิทธิภาพสูงเมื่อเทียบกับราคา โดยจะอธิบายได้ตาม BLOCK DIAGRAM ดังนี้

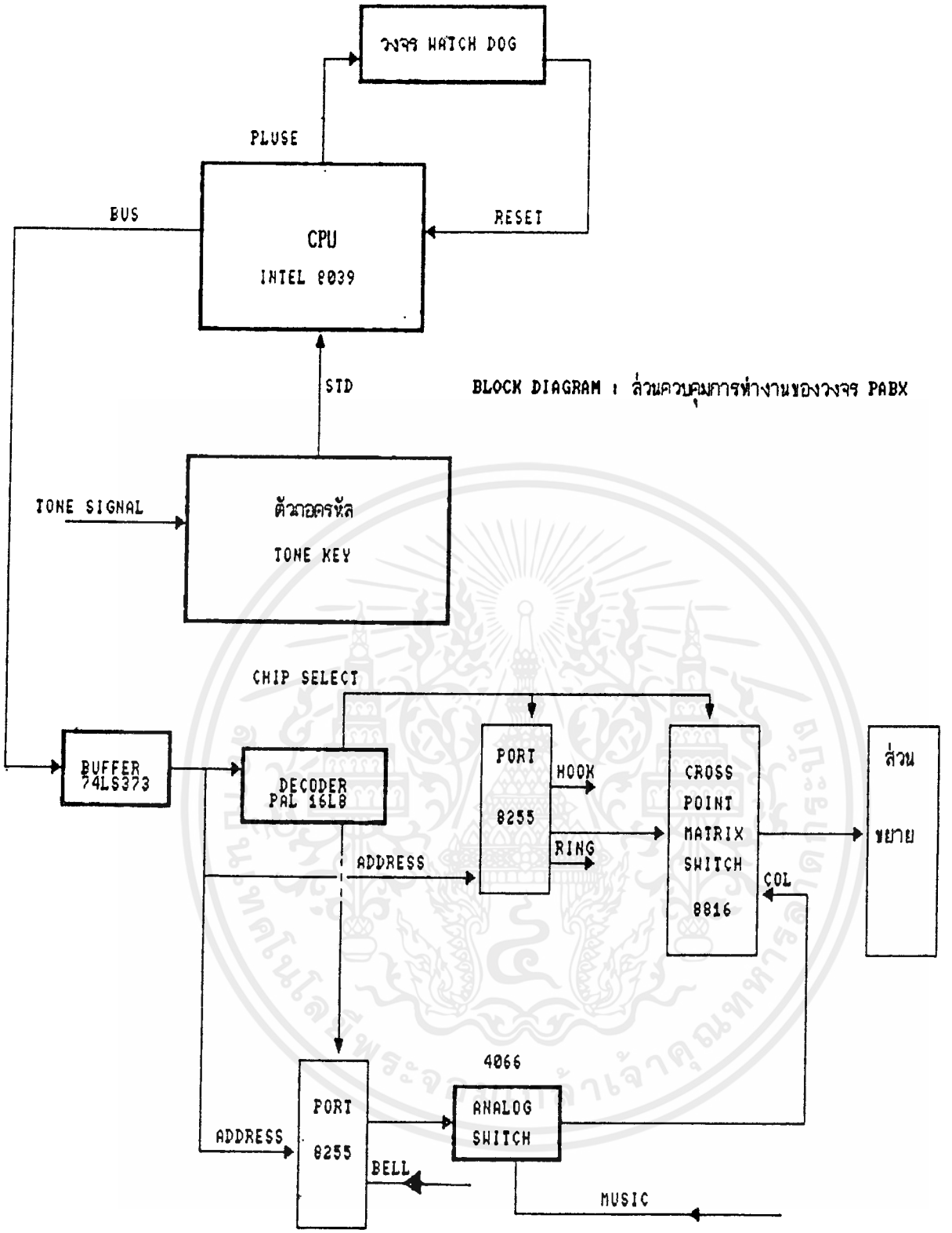


ส่วน CPU ซึ่งควบคุมโดย 8039 มี CHIP MEMORY เบอร์ 2732 RUN ด้วยความถี่ 11 MHz โดยใช้ IC เบอร์ 8870

ส่วนถอดรหัส

ใช้ IC MT 8870 รับค่าสัญญาณ PLUSE TONE ที่ต่อมาจาก MT8816 โดยที่ IC ตัวนี้ถอดรหัสออกมาเป็นค่าเลขฐาน 2 จำนวน 4 บิทส่งไปยัง PORT 8255 เพื่อนำค่าเข้าไปใน CPU โดยมีวงจร WATCH DOG คอยตรวจอาการแฮงค์ของ CPU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BLOCK DIAGRAM : ส่วนควบคุมการทำงานของวงจร PABX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร WATCH DOG

ใช้ขาที่ 6 ของ PORT2 ของ CPU คอยส่งสัญญาณไปกระตุ้นกับ วงจรเป็นระยะๆ เพื่อไม่วงจรไปรีเซต CPU

ตัวตัดต่อสวิทช์ MT 8816

เป็นตัวตัดต่อระหว่าง โทรศัพท์สายในกับสายสัญญาณ และ โทรศัพท์สายนอก โดยใช้ IC MT8816 เป็นตัวเชื่อมโดยรับค่า ADDRESS จาก PORT 8255 เป็นตัวกำหนดจุดของ DOT MATRIX

โดยที่ IC ตัวนี้ประกอบด้วย ขาต่างๆ ดังนี้

ADDRESS มีอยู่ 7 บิท ซึ่งเป็นการกำหนดจุด X และ Y จำนวน 16 * 8จุด ของ IC

DATA เป็นขาอินพุท ซึ่งกำหนดจุด DOT MATRIX ว่า ON หรือ OFF

STB,CS เป็นขา CHIP SELECT ของ IC

X0-X3 ต่อเข้ากับสายสัญญาณต่างๆ ของ วงจรINTERFACE ต่างๆ

X4-X7 ต่อเข้ากับสัญญาณ COL ของ วงจร INTERFACE สายนอก

X10-X12 ไม่ต่อกับอะไร เพราะมีไว้กรณีเพื่อใช้ในการตัดต่อสายในด้วยกัน

X14-X15 ต่อเข้ากับสัญญาณ DTMF ที่มาจาก MT 8870

Y0-Y7 ต่อเข้ากับสายที่เชื่อมต่อถึง โทรศัพท์ภายใน

นอกจากนี้ยังมีส่วนของ ANALOG SWITCH โดยใช้ IC 4066 เพื่อทำการตัดต่อสัญญาณ MUSIC กับสายนอกกรณีมีการวางพักสาย

PORT INPUT/OUTPUT

PORT INPUT\OUTPUT ที่ใช้ในวงจรนี้ มีดังนี้

PORT ของ CPU 8039

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BUS DATA สามารถเป็นได้ทั้ง แอดเดรส และ บัสข้อมูล

PORT 1 4 บิทล่างเป็นสายสัญญาณHOLDที่ต่อเข้ากับวงจร INTERFACE สายนอก

PORT 2 บิท 0-3 เป็นแอดเดรสของหน่วยความจำ 2732

บิท 4 เป็นเอาท์พุทเพื่อทำการ RESET IC MT8816

บิท 5 เป็นเอาท์พุทที่ไปกระตุ้นให้กับ วงจร WATCH DOG

บิท 6-7เป็นอินพุทเพื่อตรวจสอบค่า'STD 'ของวงจรถอดรหัส

PORT 8255

ตัวที่ 1

PORT A เป็นแอดเดรสสำหรับควบคุม MT8816

PORT B เป็นอินพุทต่อเข้ากับสัญญาณ HOOK ของวงจร INTERFACEสายในแต่ละตัวโดยที่ ค่าสัญญาณHOOK '0' หมายถึง โทรศัพท์ยกหู

PORT C เป็นเอาท์พุทต่อเข้ากับสัญญาณ RING ของ วงจร NTERFACE สายในของแต่ละตัว ให้ได้ค่าRING '1' หมายถึงส่งสัญญาณให้เครื่องโทรศัพท์สายในดังขึ้น

ตัวที่ 2

PORT A เป็นอินพุทที่นำค่าบิท 4 บิทซึ่งหลังจากได้ทำการถอดรหัส จาก IC MT8870 เรียบร้อยโดย

4 บิทล่างของ PORT A นำเข้ามาจาก MT8870 ตัวที่ 1

4 บิทล่างของ PORT A นำเข้ามาจาก MT8870 ตัวที่ 2

PORT C 4 บิทล่างเป็นเอาท์พุท สำหรับควบคุมสัญญาณ MUSIC านเข้าไปยังวงจร INTERFACE สายนอก

PORT C 4 บิทบนเป็นอินพุท สำหรับควบคุมสัญญาณ BELL (ผ่านเข้าไปยังวงจร INTERFACE สายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม PABX

โปรแกรมจะแบ่งการตรวจสอบออกเป็น 2 ส่วน ดังนี้

1.ส่วนตรวจสอบสายนอก จะตรวจสอบสายนอกว่า

1.1ถ้าสายนอกว่างก็จะตรวจสอบว่ามีสัญญาณจากภายนอกติดต่อเข้ามาหรือไม่จากสัญญาณ BELL ถ้าไม่มีสัยยาณจากภายนอกติดต่อเข้ามา ก็จะไปตรวจสอบสายในทั้งหมดก่อน จึงจะกลับมาตรวจสอบสายนอกสายต่อไป แต่ถ้ามีสัญญาณจากภายนอกติดต่อเข้ามาก็จะตรวจสอบสายนอก 4 สายแรกว่าว่างหรือไม่ ถ้าสายในไม่ว่างเลย ก็จะส่งสัญญาณ BUSY ให้แก่สายนอก แต่ถ้าสายในว่างก็จะส่งสัญญาณ RINGING ให้แก่สายใน พร้อมทั้งต่อ MATRIX SWITCHให้แก่สายนอกและสายในนั้นๆ และเก็บสถานะของสายนอกและสายใน

1.2 ถ้าสายนอกไม่ว่าง ก็จะตรวจสอบสถานะว่าขณะนั้นได้ถูกใช้งานโดยสายในสายใดและตรวจสอบสถานะของ HOOK เพื่อตรวจสอบว่าสายในวางหูหรือยังถ้าวางหูแล้วก็จะตัด MATRIX SWITCH ทำการยกเลิกการติดต่อระหวางสายนอกและสายในพร้อมทั้งเก็บสถานะสายในและสายนอก แต่ถ้ายังไม่วางหูก็จะข้ามไปตรวจสอบสายในต่อไป

2.ส่วนตรวจสอบสายใน

เริ่มต้นตรวจสอบว่ามีสัญญาณ RINGING เข้ามาหรือไม่

2.1ถ้ามีสัญญาณ RINGING จะตรวจสอบสายในนั้นที่สถานะ HOOK ว่ายกหูหรือไม่ ถ้าไม่ยกหูก็จะข้จมไปตรวจสอบสายในสายอื่น แต่ถ้าสายในยกหูก็จะดับสัญญาณ RINGING และสัญญาณ RINGBACK

2.2 ถ้าไม่มีสัญญาณ RINGING จะตรวจสอบว่าสายในนั้นว่างอยู่หรือไม่

2.2.1 ถ้าว่างก็ตรวจสอบว่าสายในนั้นได้ยกหูหรือไม่จากสถานะ HOOK ถ้ายกหูก็จะส่งสัญญาณ DIALให้สายในและรอรับรหัสจากการกดเลขโทรศัพท์

"0" คือการติดต่อสายนอก จะตรวจสอบสายนอกว่าว่างหรือไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าว่างก็จะต่อสายนอกให้แก่สายในที่ต้องการติดต่อ แต่ถ้าไม่ว่างก็จะส่งสัญญาณ BUSY แทน

"1-8"คือการติดต่อกับสายใน จะตรวจสอบสายในที่ถูกเรียกว่าว่างหรือไม่ ถ้าว่างก็จะส่งสัญญาณ RINGING ให้สายในที่ถูกเรียกและตัดสัญญาณ DIAL ออกพร้อมทั้งส่งสัญญาณ RINGBACK มาให้สายในที่ขณะนั้นเรียกอยู่ และตัดต่อ MATRIX SWITCH ระหว่างสายในทั้งสองนั้น แต่ถ้าสายในไม่ว่างก็จะส่งสัญญาณ BUSYแทน

ถ้าไม่ยกหูก็จะเก็บสถานะว่าสายในนั้นว่างอยู่ และทำการตัด MATRIX SWITCHทุกจุดที่ต่อกับสายในที่ตรวจสอบอยู่ในขณะนั้น และดับสัญญาณทั้งหมด

2.2.2 ถ้าไม่ว่าง ก็จะตรวจสอบที่สถานะ HOOK ว่ามีการกด HOOK หรือไม่ ถ้ามีการกดแล้ว ก็จะตรวจสอบว่ากดนานหรือไม่นาน ถ้านาน ก็จะเป็นการยกเลิกการติดต่อไปเลย แต่ถ้ากดไม่นาน ก็จะเป็นการโอนสาย หรือใช้บริการอื่นๆเช่นพักสาย ประชุมร่วม เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทดลองและสรุป

ผลการทดลอง

ผลการทดลองแบ่งเป็นสองส่วนคือ

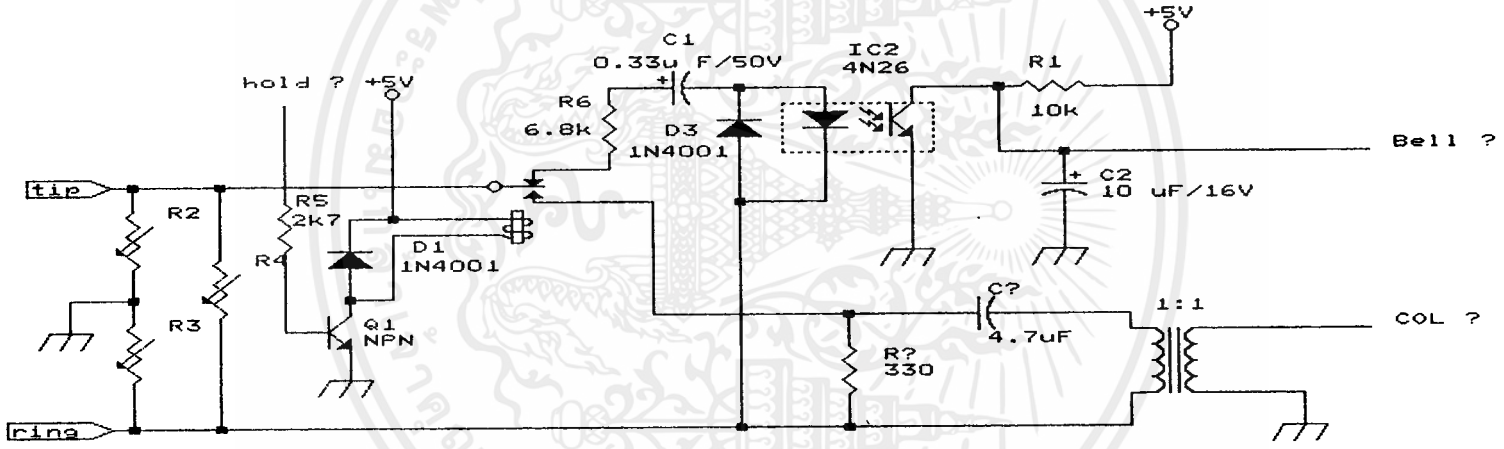
1.ผลการทดลองวงจรติดต่อสายใน (Internal telephone interface) สามารถติดต่อระหว่างสายในกับสายใน ได้ยินเสียงดังชัดเจน

2.ผลการทดลองวงจรติดต่อสายนอก(External telephone interface) เมื่อโทรเข้ามาสามารถติดต่อกับสายในได้ยินเสียงดังชัดเจน และเมื่อสายในโทรออกสายนอกก็ได้ยินเสียงดังชัดเจนเช่นกัน

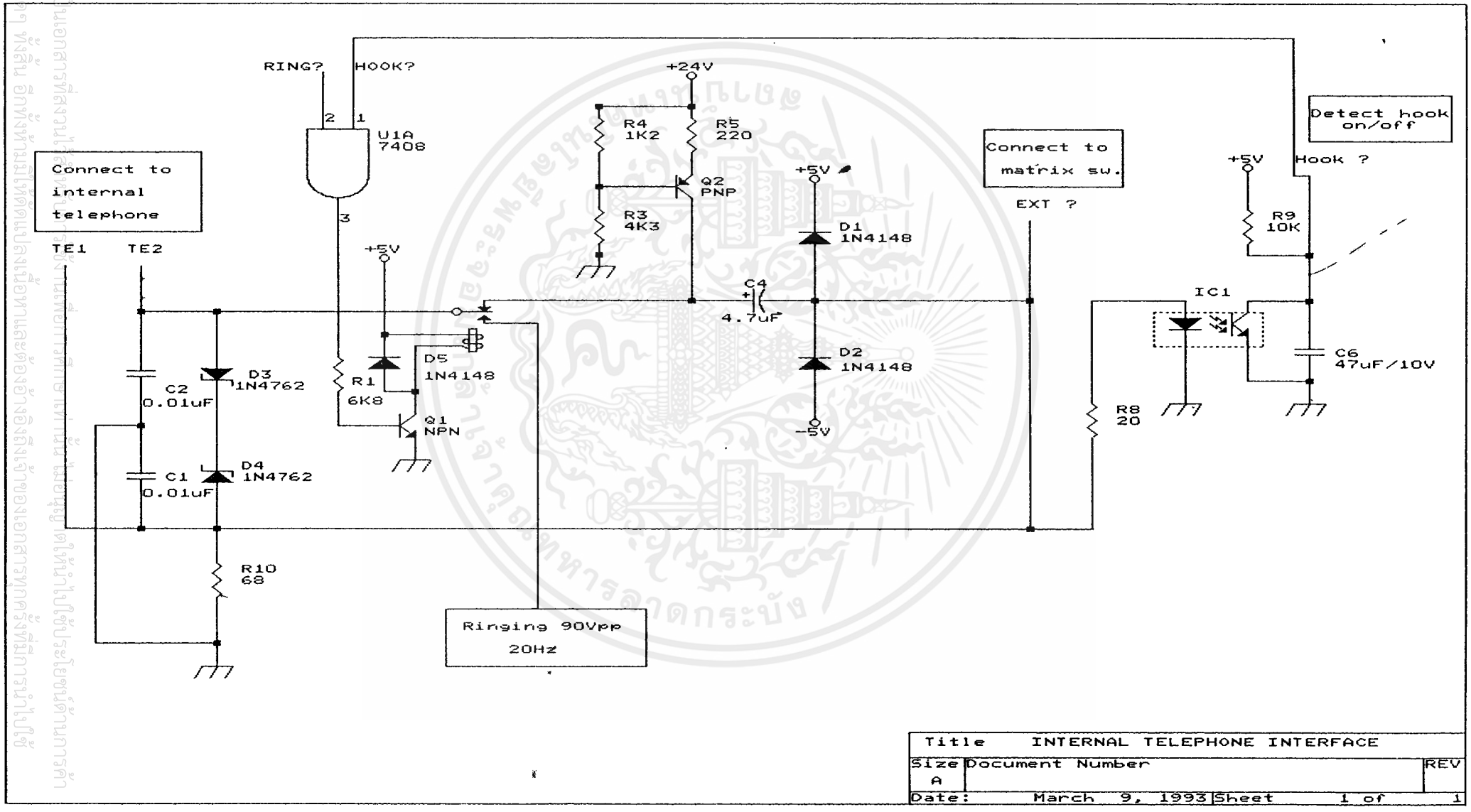
สรุป

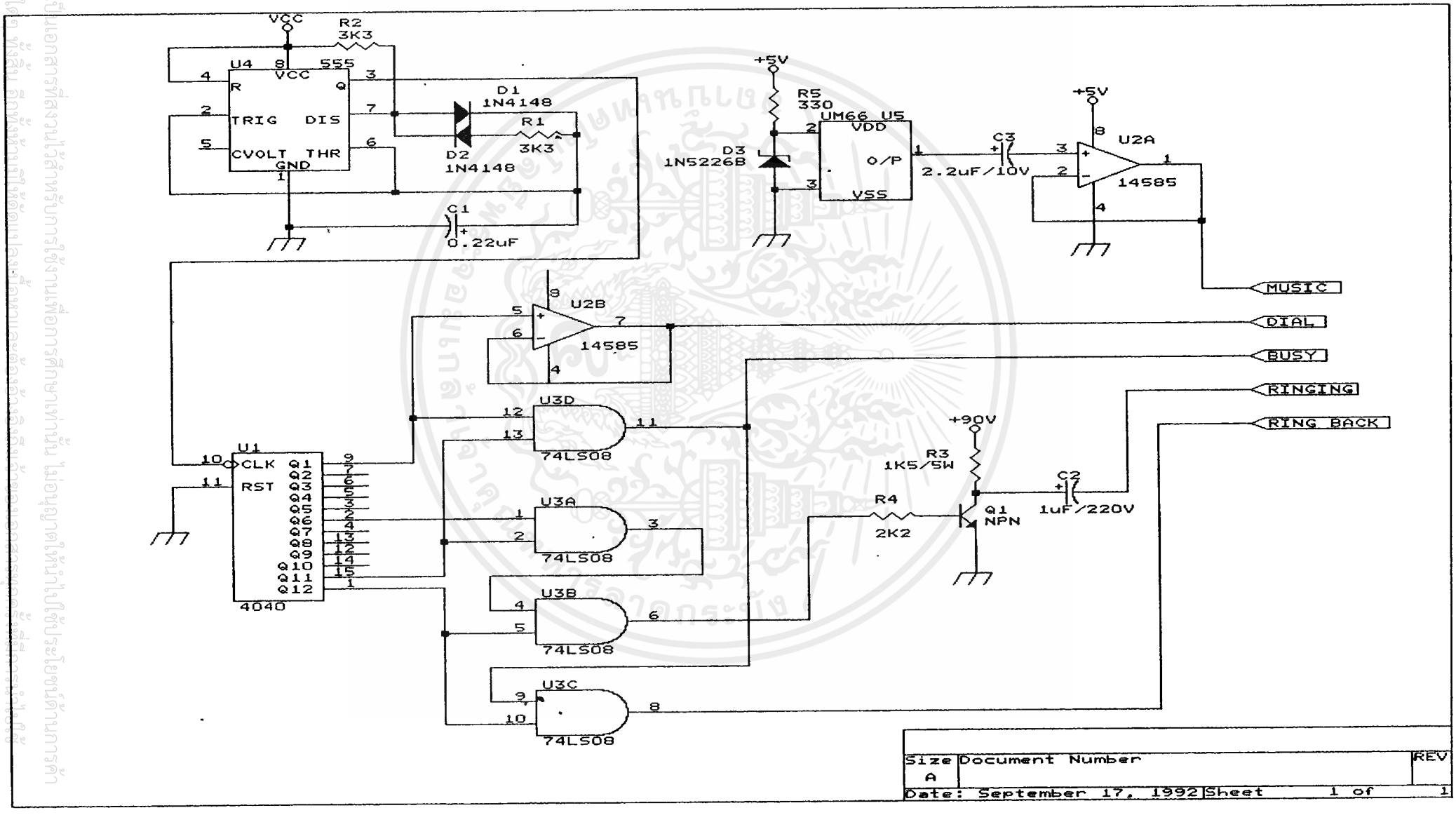
โครงงานตู้ชุมสายโทรศัพท์สาขาอัตโนมัติที่ได้จัดทำขึ้นนี้ สามารถติดต่อถึงกันได้และมีเสียงดังชัดเจน ซึ่งโครงงานนี้สามารถพัฒนาต่อไปเป็นระบบดิจิตอลได้ โดยเพิ่มวงจรไฮบริดที่ส่วนตัดต่อของวงจร ทำการแปลงสัญญาณจากอนาลอกเป็นดิจิตอล และทำการตัดต่อแบบ Digital speed pathสำหรับส่วนของโปรแกรมสามารถเพิ่มฟังก์ชันการทำงาน เช่น การโอนสาย การพักสาย การประชุมร่วม การรับแทน เป็นต้น ซึ่งทำให้การทำงานมีประสิทธิภาพมากยิ่งขึ้น

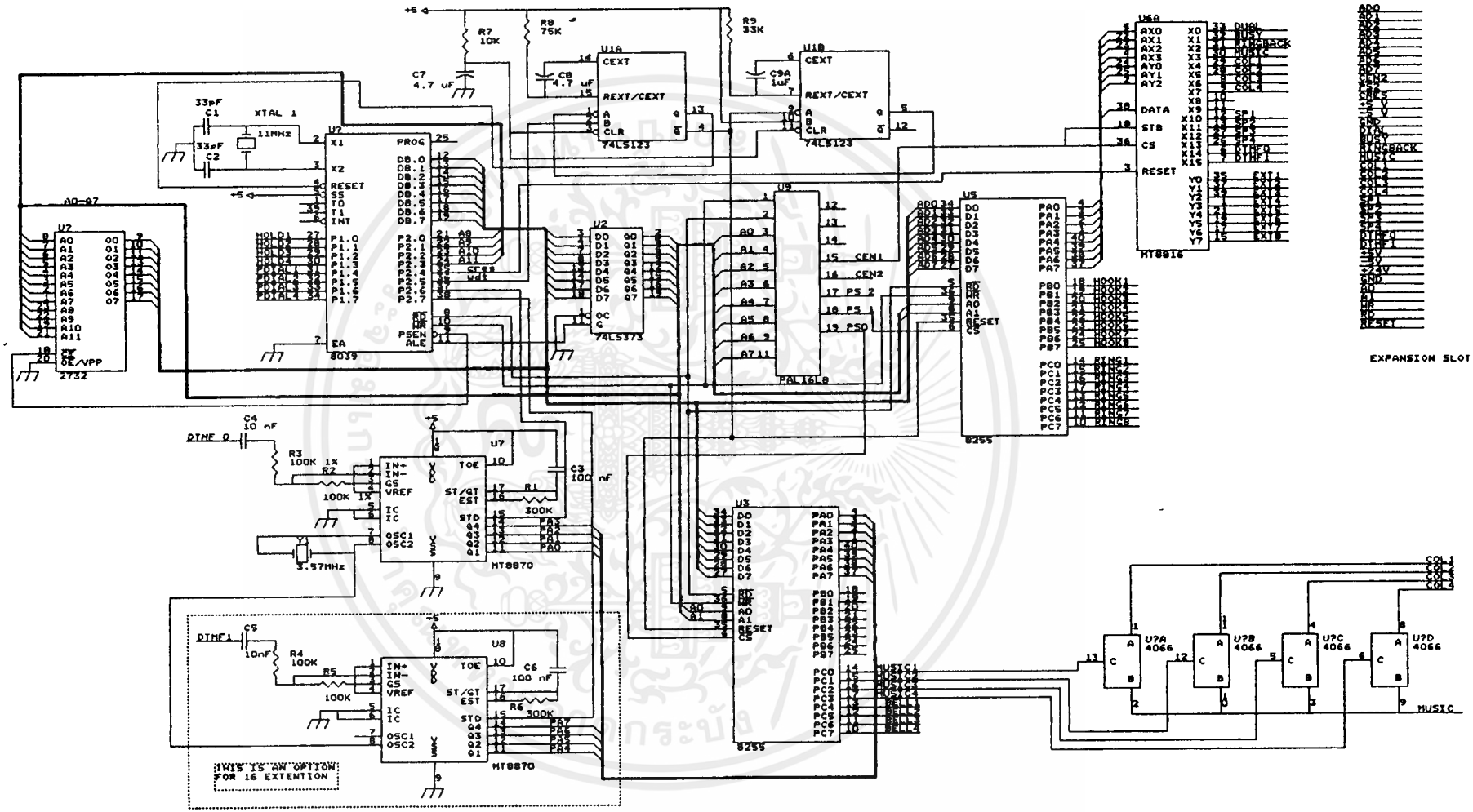
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



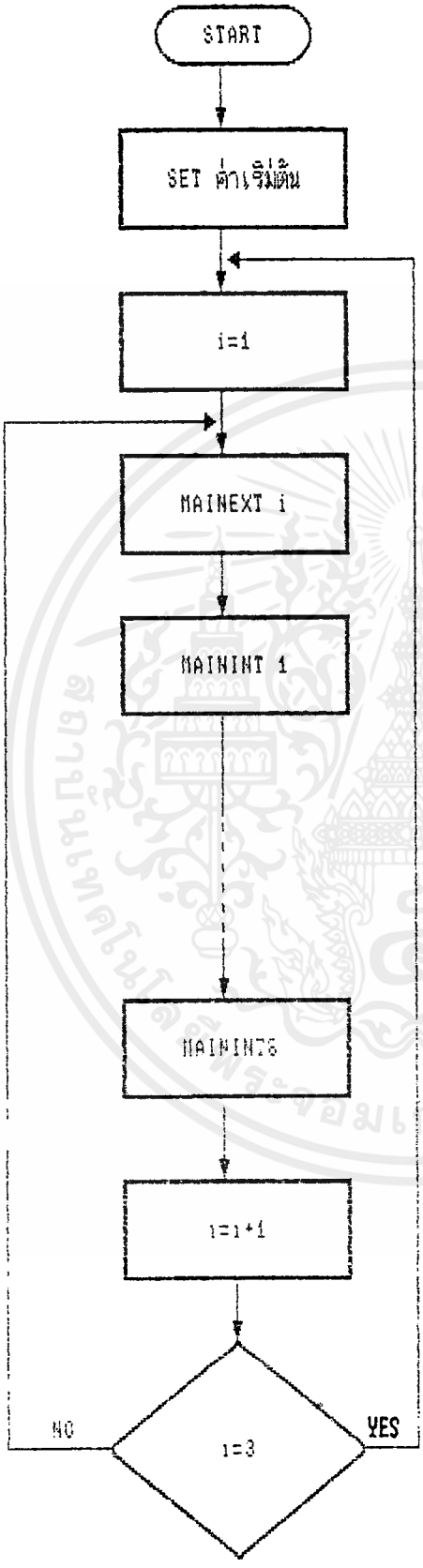
Title: External Telephone Interface		
Size: A	Document Number	REV
Date: March 9, 1993	Sheet 1 of 1	


RING?
HOOK?
U1A
7408
+24V
R4
1K2
R5
220
Q2
PNP
R3
4K3
+5V
D1
1N4148
C4
4.7uF
D2
1N4148
-5V
Connect to
internal
telephone
TE1
TE2
+5V
D5
1N4148
R1
6K8
Q1
NPN
C2
0.01uF
D3
1N4762
C1
0.01uF
D4
1N4762
R10
68
Ringing 90Vpp
20Hz
Connect to
matrix sw.
EXT ?
R8
20
Detect hook
on/off
+5V
Hook ?
R9
10K
IC1
C6
47uF/10V
Title INTERNAL TELEPHONE INTERFACE
Size A
Document Number
REV
Date: March 9, 1993
Sheet 1 of 1


VCC
R2
3K3
U4
555
R
Q
TRIG
DIS
CVOLT
THR
GND
D1
1N4148
D2
1N4148
R1
3K3
C1
0.22uF
+5V
R5
330
UM66 U5
VDD
O/P
VSS
D3
1N5226B
C3
2.2uF/10V
U2A
14585
MUSIC
U2B
14585
DIAL
BUSY
RINGING
RING BACK
U3D
74LS08
U1
CLK
RST
Q1
Q2
Q3
Q4
Q5
Q6
Q7
Q8
Q9
Q10
Q11
Q12
4040
U3A
74LS08
U3B
74LS08
U3C
74LS08
+90V
R3
1K5/5W
R4
2K2
Q1
NPN
C2
1uF/220V
Size
A
Document Number
REV
Date: September 17, 1992
Sheet 1 of 1

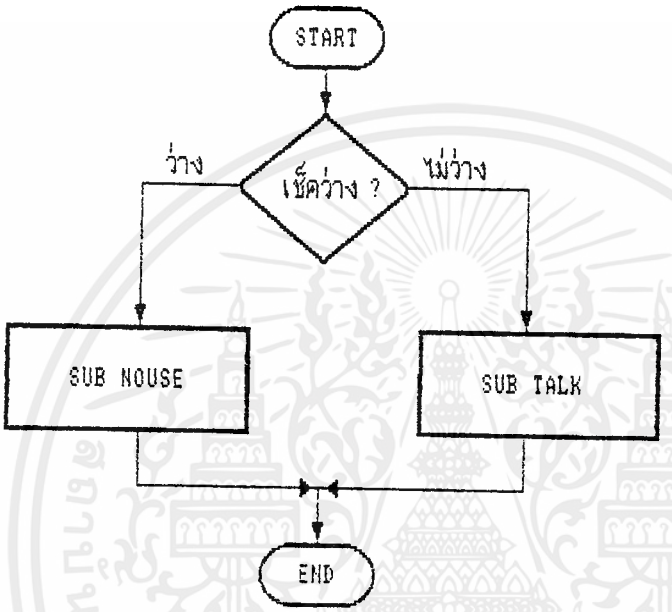

XTAL 1
11MHz
33pF
C1
C2
R7
10K
C7
4.7 uF
R8
75K
R9
33K
C8
4.7 uF
C9A
1uF
74LS123
8039
2732
74LS373
P8L16L8
8255
MT8816
MT8870
3.57MHz
R1
300K
R2
100K
R3
100K
R4
100K
R5
100K
R6
300K
C3
100 nF
C4
10 nF
C5
10nF
C6
100 nF
DTMF 0
DTMF 1
THIS IS AN OPTION
FOR 16 EXTENTION
U7A
4066
U7B
4066
U7C
4066
U7D
4066
MUSIC
EXPANSION SLOT

MAIN PABX



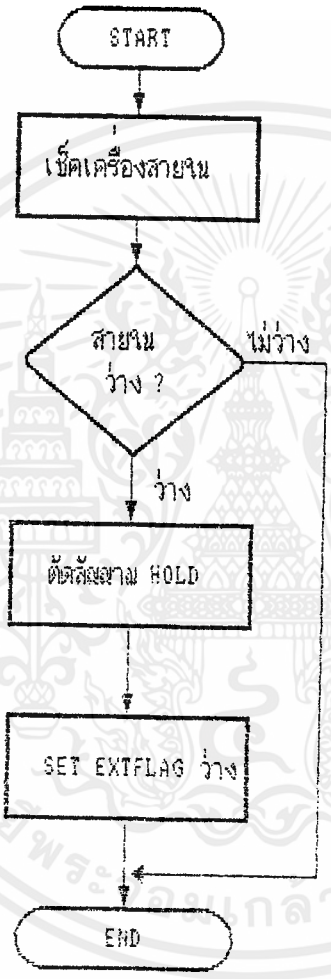
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAINEXT



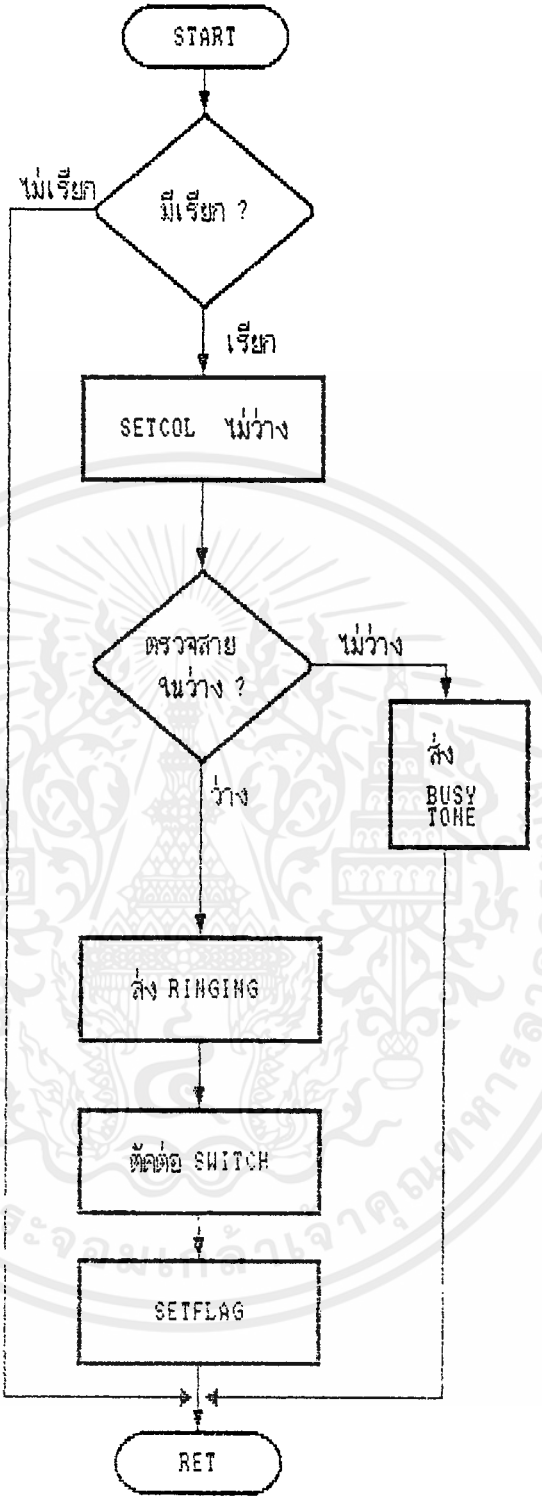
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE TALK



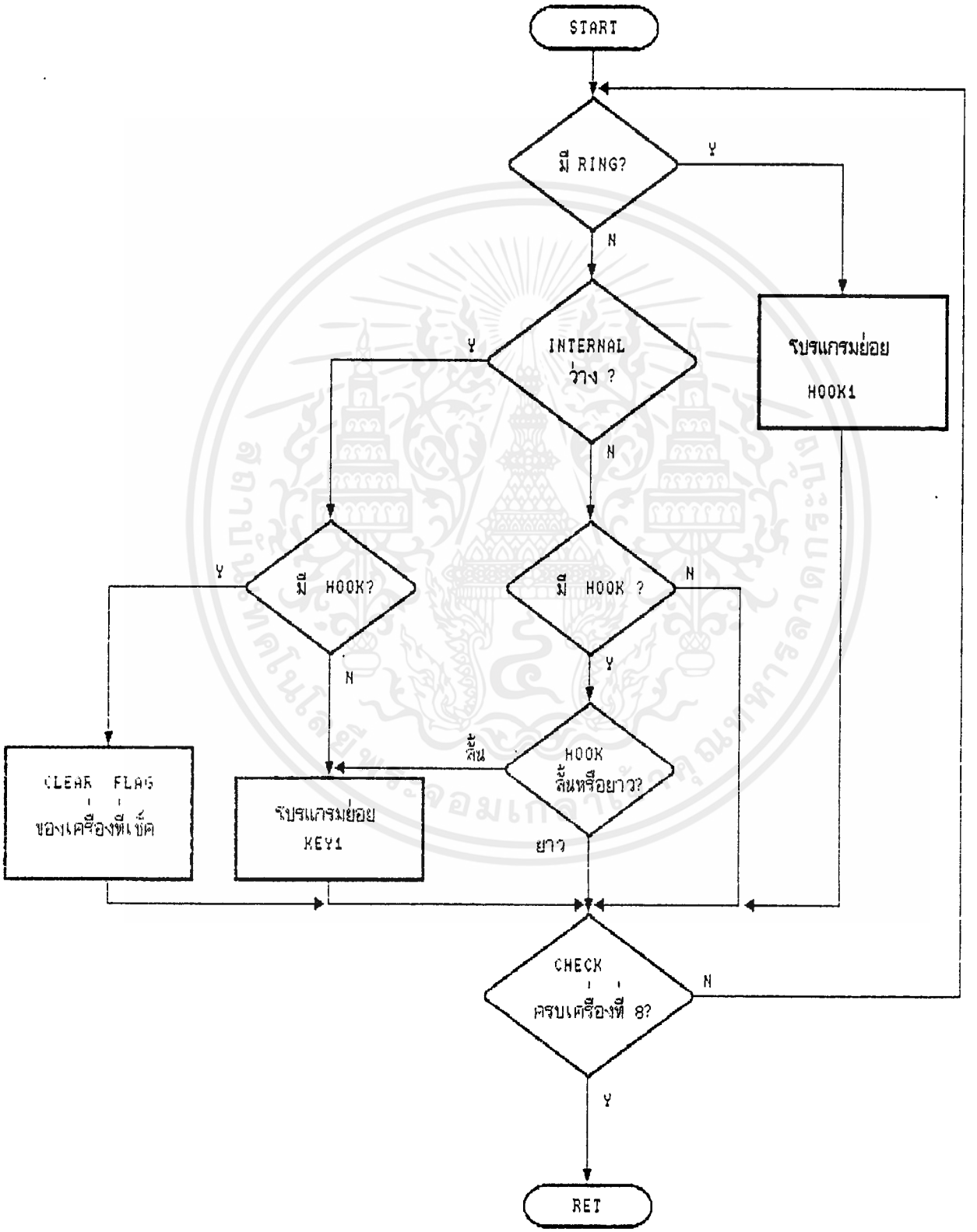
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE NOUSE



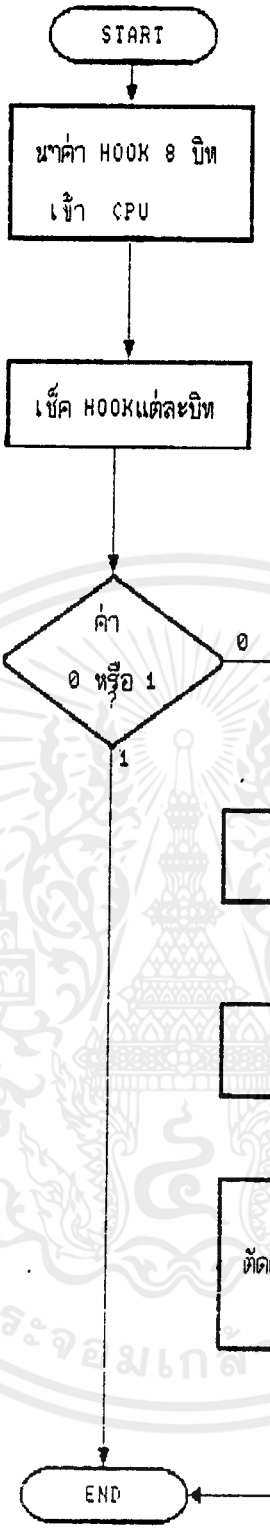
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBPROGRAM MAININT



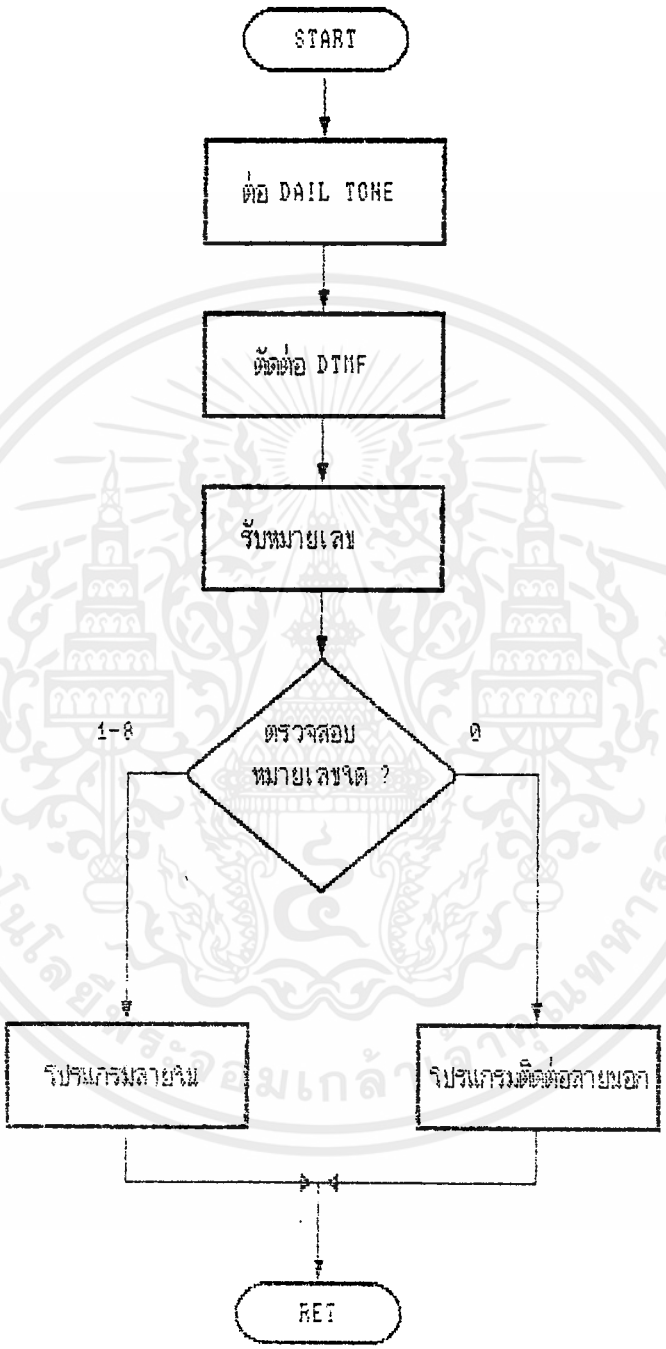
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จิปรแกรม HOOK1



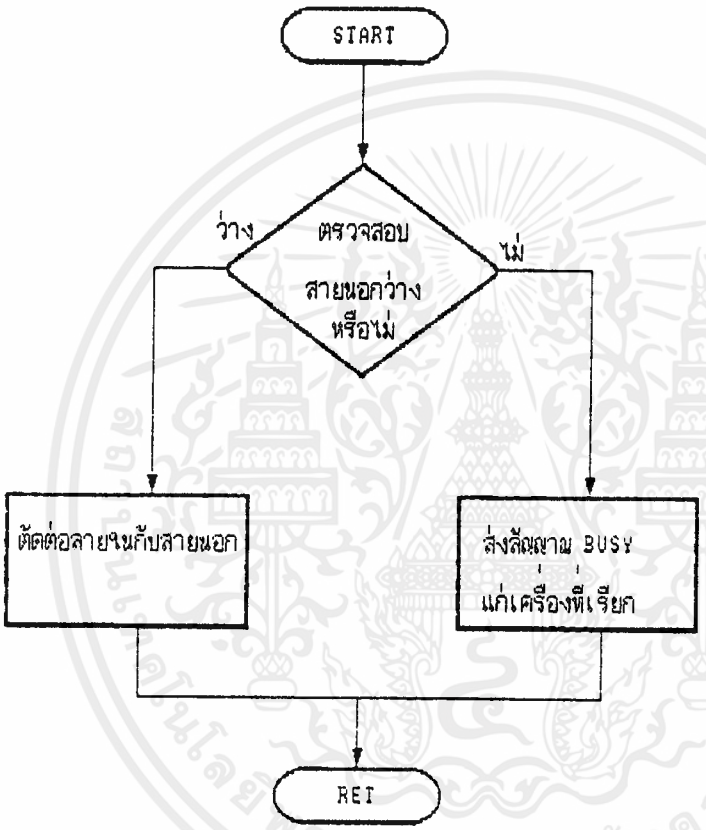
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม KEY1

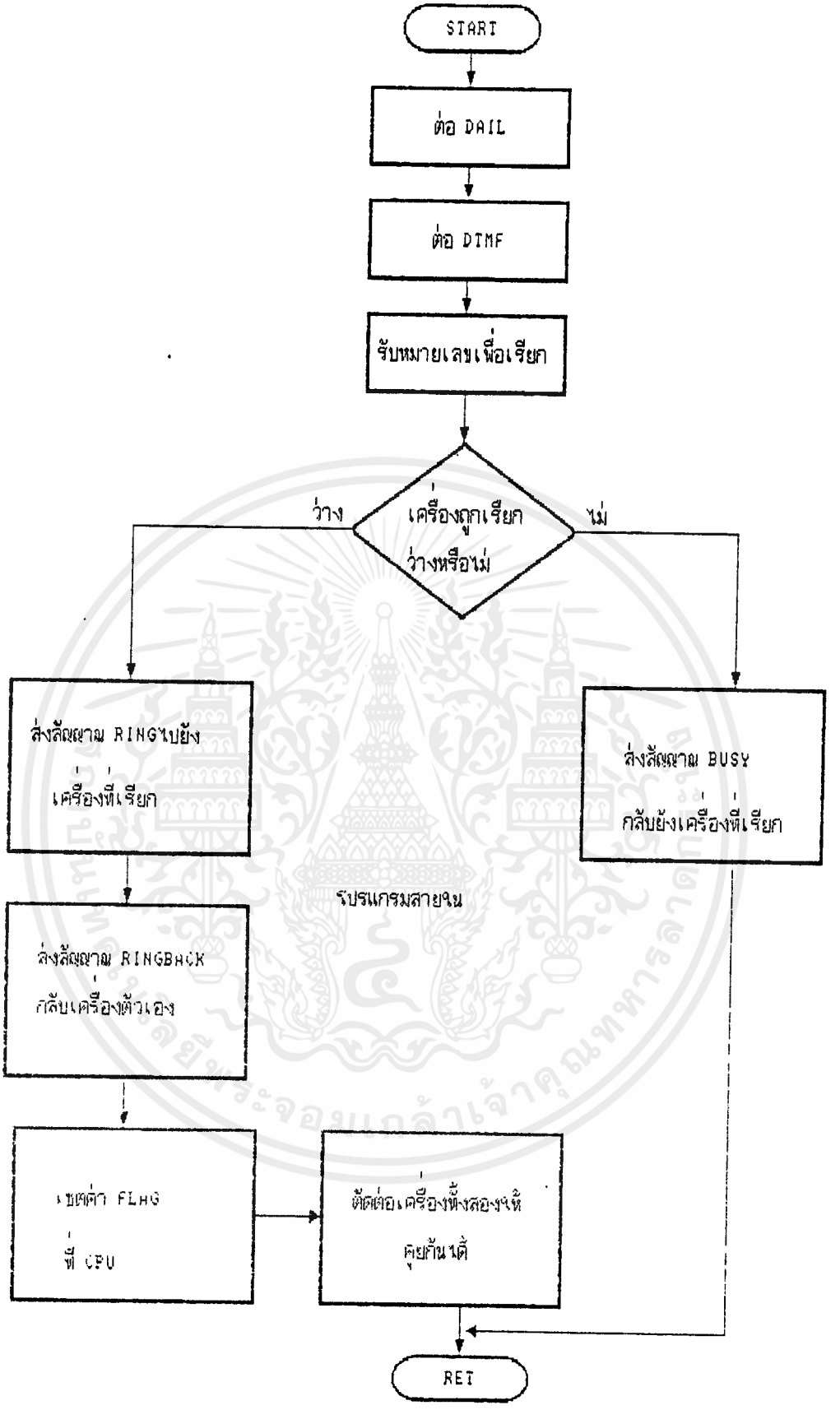


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่แกรม ติดต่อสายนอก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MITEL

ISO-CMOS MT8816
8 x 16 Analog Switch Array
Advance Information

9161-002-101-NA ISSUE 1 January 1988

Features

- Low on-state resistance
- Internal control latches
- Large amplitude analog signal capacity
- Low distortion
- Typical -90 dB crosstalk at 1 kHz 2 Vpp
- Low power consumption ISO-CMOS technology

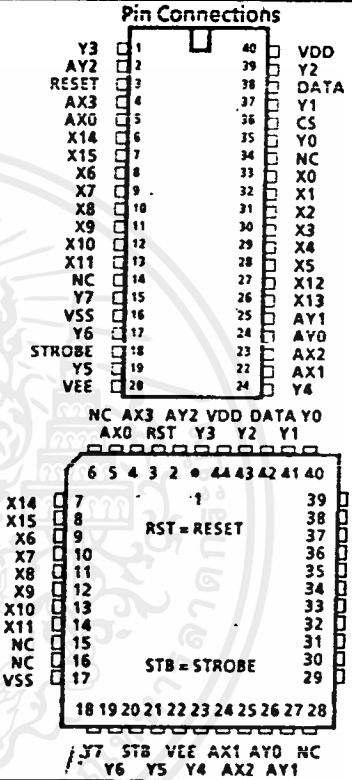
Applications

- Key systems
- PBX systems
- Mobile radio
- Test equipment /instrumentation
- Analog/digital multiplexers

Description

The Mitel MT8816 is fabricated in MITEL's ISO-CMOS technology providing low power dissipation and high reliability. The device contains a 8 x 16 array of crosspoint switches along with a 7 to 128 line decoder and latch circuits. Any one of the 128 switches can be addressed by selecting the appropriate 7 address bits. The selected switch can be turned on or off by applying a logical one or zero to the DATA input. V_{SS} is the ground reference of the digital inputs. The range of the analog signal is from V_{DD} to V_{EE}. CS allows the crosspoint array to be cascaded for matrix expansion.

Pin Connections



Ordering Information -40° to 85°C

MT8816AC	40 Pin CERDIP
MT8816AE	40 Pin PLASTIC DIP
MT8816AP	44 Pin PLCC

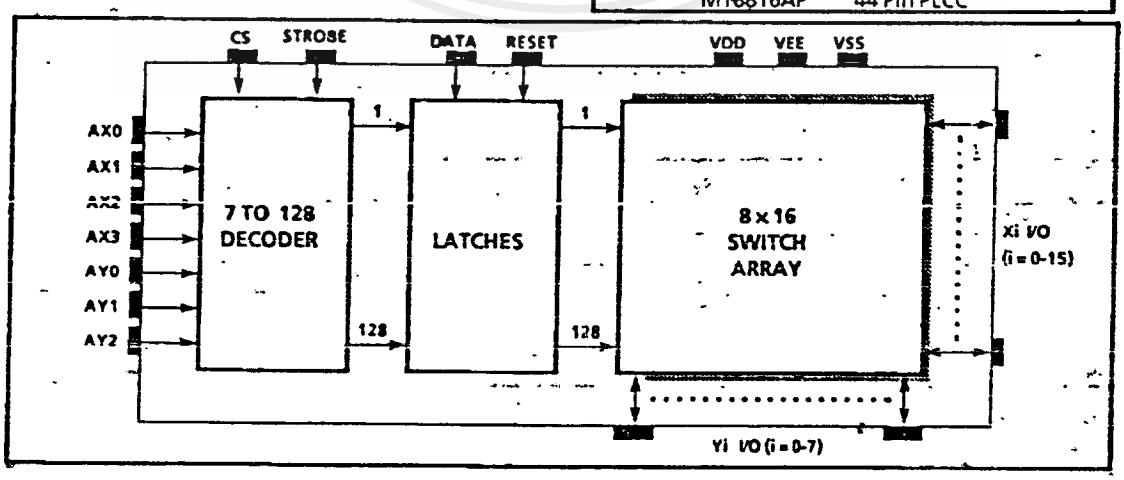


Figure 1- Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

MT8870B-1 AC Electrical Characteristics† - Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ	Max	Units	Notes
1	SIGNAL CONDITIONS	Valid input signal levels (each tone of composite signal)		-31			dBm	1,2,3,5,6,9
				21.8			mV_{RMS}	1,2,3,5,6,9
						+1	dBm	1,2,3,5,6,9
						869	mV_{RMS}	1,2,3,5,6,9
2		Input Signal Level Reject		-37			dBm	1,2,3,5,6,9
				10.9			mV_{RMS}	1,2,3,5,6,9
3		Positive twist accept				6	dB	2,3,6,9
4		Negative twist accept				6	dB	2,3,6,9
5		Freq. deviation accept		± 1.5% ± 2Hz				2,3,5,9
6		Freq. deviation reject		± 3.5%				2,3,5,9
7		Third tone tolerance		-18.5			dB	2,3,4,5,9,12
8		Noise tolerance			-12		dB	2,3,4,5,7,9,10
9		Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

† V_{DD} = 5 V, V_{SS} = 0, T_A = 25°C and f_C = 3.579545 MHz using test circuit shown in Figure 2.

NOTES

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ± 1.5% ± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 Input DTMF Tone Level at -25 dBm (-28 dBm at GS Pin) Interference Frequency Range between 480-3400 Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์

AC Electrical Characteristics†

† - Voltages are with respect V_{EE} = 0V, V_{DD} = 12V, V_{SS} = 7V unless otherwise stated.

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
7	Setup Time CS to STROBE	t_{CSS}	20			ns	R_L = 1kΩ, C_L = 50pF
8	Hold Time Address to STROBE	t_{AH}	20			ns	R_L = 1kΩ, C_L = 50pF
9	Hold Time CS to STROBE	t_{CSH}	20			ns	R_L = 1kΩ, C_L = 50pF
10	STROBE Pulse Width	t_{SPW}	40			ns	R_L = 1kΩ, C_L = 50pF
11	Crosstalk between channels			-90		dB	f = 1 kHz, V_{IN} = 2Vpp, R_L = 10kΩ
12	Crosstalk between channels			-90		dB	f = 5 kHz, V_{IN} = 2Vpp, R_L = 10kΩ
13	Crosstalk between channels*			-60		dB	f = 1 MHz, V_{IN} = 0.775Vpp, R_L = 75Ω
14	Crosstalk between channels*			-40		dB	f = 10 MHz, V_{IN} = 0.775Vpp, R_L = 75Ω
15	Delay through switch	t_{PS}		10	40	ns	R_L = 1kΩ, C_L = 50 pF
16	Feedthrough Channel Off			-95		dB	All switches Off f = 1 kHz, V_{IN} = 2Vpp, R_L = 10kΩ
17	Frequency Response at -3dB			45		MHz	Channel is On f = 1 kHz, V_{IN} = 2Vpp, R_L = 10kΩ
18	Harmonic Distortion			0.05		%	f = 1 kHz, V_{IN} = 2Vpp, R_L = 10kΩ
19	RESET Pulse Width	t_{RPW}	200			ns	R_L = 1kΩ, C_L = 50pF
20	CS/STROBE to Switch Status Delay	t_S		150	200	ns	R_L = 1kΩ, C_L = 50 pF
21	DATA to Switch Status Delay	t_D		150	200	ns	R_L = 1kΩ, C_L = 50 pF
22	RESET to Switches Status Delay	t_R		150	200	ns	R_L = 1kΩ, C_L = 50 pF

‡ Timing is over recommended temperature range.
‡ Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.
* For PLCC packages only, limits for DIPs are -55dB at 1 MHz and -35 dB at 10 MHz.

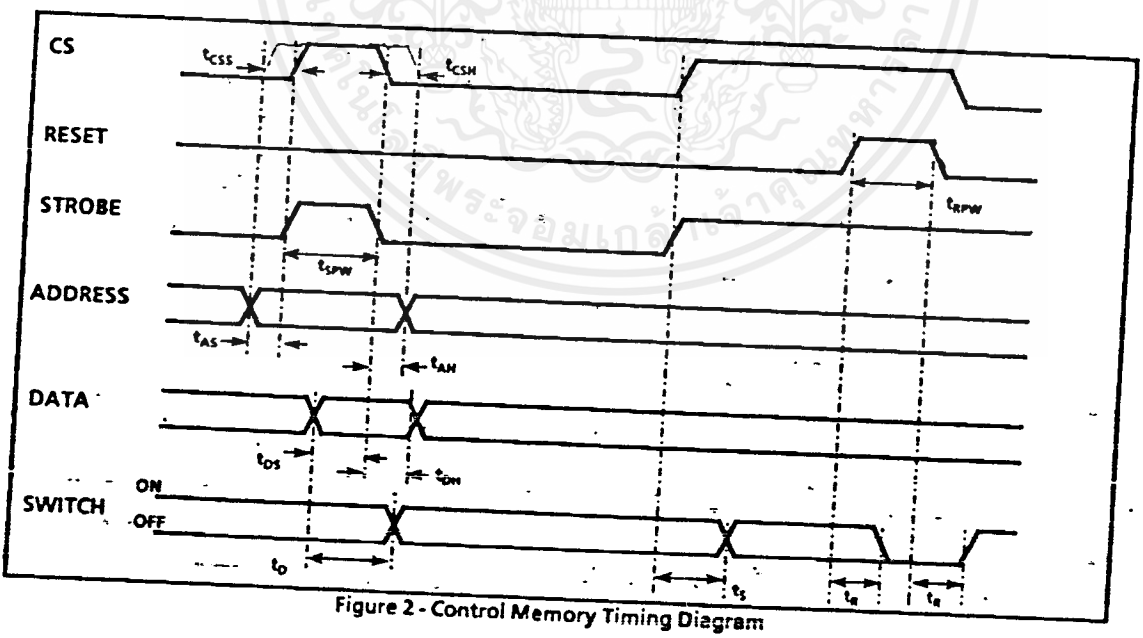


Figure 2 - Control Memory Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Pin Description

Pin #	Name	Description
1	Y3	Y3 Analog (Input/Output): this is connected to the Y3 column of the switch array.
2	AY2	Y2 Address Line (Input): this is used to select Y2 column of switches.
3	RESET	Master RESET (Input): this is used to turn off all switches regardless of the condition of CS.
4,5	AX3,AX0	X3 and X0 Address Lines (Inputs): these are used to select X3 and X0 rows of switches.
6,7	X14, X15	X14 and X15 Analog (Inputs/Outputs): these are connected to the X14 and X15 rows of the switch array.
8-13	X6-X11	X6-X11 Analog (Inputs/Outputs): these are connected to the X6-X11 rows of the switch array.
14	NC	No Connection
15	Y7	Y7 Analog (Input/Output): this is connected to the Y7 column of the switch array.
16	VSS	Digital Ground Reference (Input).
17	Y6	Y6 Analog (Input/Output): this is connected to the Y6 column of the switch array.
18	STROBE	STROBE (Input): enables function selected by address and data. Address must be stable before STROBE goes high and DATA must be stable on the falling edge of the STROBE.
19	Y5	Y5 Analog (Input/Output): this is connected to the Y5 column of the switch array.
20	VEE	Negative Power Supply (Input).
21	Y4	Y4 Analog (Input/Output): this is connected to the Y4 column of the switch array.
22, 23	AX1,AX2	X1 and X2 Address Lines (Inputs): these are used to select X1 and X2 rows of switches.
24, 25	AY0,AY1	Y0 and Y1 Address Lines (Inputs): these are used to select Y0 and Y1 columns of switches
26, 27	X13, X12	X13 and X12 Analog (Inputs/Outputs): these are connected to the X13 and X12 rows of the switch array.
28 - 33	X5-X0	X5-X0 Analog (Inputs/Outputs): these are connected to the X5-X0 rows of the switch array.
34	NC	No Connection.
35	Y0	Y0 Analog (Input/Output): this is connected to the Y0 column of the switch array.
36	CS	Chip Select (Input): this is used to select the device.
37	Y1	Y1 Analog (Input/Output): this is connected to the Y1 column of the switch array.
38	DATA	DATA (Input): a logic high input will turn on the selected switch and a logic low will turn off the selected switch.
39	Y2	Y2 Analog (Input/Output): this is connected to the Y2 column of the switch array.
40	VDD	Positive Power Supply (Input).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

AX0	AX1	AX2	AX3	AY0	AY1	AY2	Connection
0	0	0	0	0	0	0	X0 - Y0
1	0	0	0	0	0	0	X1 - Y0
0	1	0	0	0	0	0	X2 - Y0
1	1	0	0	0	0	0	X3 - Y0
0	0	1	0	0	0	0	X4 - Y0
1	0	1	0	0	0	0	X5 - Y0
0	1	1	0	0	0	0	X12 - Y0
1	1	1	0	0	0	0	X13 - Y0
0	0	0	1	0	0	0	X6 - Y0
1	0	0	1	0	0	0	X7 - Y0
0	1	0	1	0	0	0	X8 - Y0
1	1	0	1	0	0	0	X9 - Y0
0	0	1	1	0	0	0	X10 - Y0
1	0	1	1	0	0	0	X11 - Y0
0	1	1	1	0	0	0	X14 - Y0
1	1	1	1	0	0	0	X15 - Y0
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	1 ↓ 1	0 ↓ 0	0 ↓ 0	X0 - Y1 ↓ ↓ X15 - Y1
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 0	1 ↓ 1	0 ↓ 0	X0 - Y2 ↓ ↓ X15 - Y2
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	1 ↓ 1	1 ↓ 1	0 ↓ 0	X0 - Y3 ↓ ↓ X15 - Y3
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 0	0 ↓ 0	1 ↓ 1	X0 - Y4 ↓ ↓ X15 - Y4
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	1 ↓ 1	0 ↓ 0	1 ↓ 1	X0 - Y5 ↓ ↓ X15 - Y5
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 0	1 ↓ 1	1 ↓ 1	X0 - Y6 ↓ ↓ X15 - Y6
0 ↓ 1	0 ↓ 1	0 ↓ 1	0 ↓ 1	1 ↓ 1	1 ↓ 1	1 ↓ 1	X0 - Y7 ↓ ↓ X15 - Y7

Figure 3 - Address Decode Truth Table

Functional Description

The MT8816 is an analog switch matrix with an array size of 8 x 16. The switch array is arranged such that there are 8 columns by 16 rows. The columns are referred to as the Y inputs/outputs and the rows are the X inputs/outputs. The crosspoint analog switch array will interconnect any X I/O with any Y I/O when turned on and provide a high degree of isolation when turned off. The control memory consists of a 128 bit write only RAM in which the bits are selected by the address inputs (AY0-AY2, AX0-AX3). Data is presented to the memory on the DATA input. Data is asynchronously written into memory whenever both the CS (Chip Select) and STROBE inputs are high and are latched on the falling edge of STROBE. A logical "1" written into a memory cell turns the corresponding crosspoint switch on and a logical "0" turns the crosspoint off. Only the crosspoint switches corresponding to the addressed memory location are altered when data is written into memory. The remaining switches retain their previous states. Any combination of X and Y inputs/outputs can be interconnected by establishing appropriate patterns in the control memory. A logical "1" on the RESET input will asynchronously return all memory locations to logical "0" turning off all crosspoint switches regardless of whether CS is high or low. Two ground pins (V_{SS} and V_{EE}) are provided for the MT8816 to enable switching of negative analog signals. The range for digital signals is from V_{DD} to V_{SS} while the range for analog signals is from V_{DD} to V_{EE}.

Address Decode

The seven address inputs along with the STROBE and CS (Chip Select) are logically ANDed to form an enable signal for the resettable transparent latches. The DATA input is buffered and is used as the input to all latches. To write to a location, RESET must be low and CS must go high while the address and data are set up. Then the STROBE input is set high and then low causing the data to be latched. The data can be changed while STROBE is high, however, the corresponding switch will turn on and off in accordance with the DATA input. DATA must be stable on the falling edge of STROBE in order for correct data to be written to the latch.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์

MITEL

ISO2-CMOS MT8870B/MT8870B-1
Integrated DTMF Receiver

9161-002-051-NA ISSUE 2 December 1987

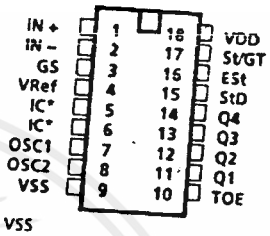
Features

- Complete DTMF Receiver
- Low Power Consumption
- Internal Gain Setting Amplifier
- Adjustable Guard Time
- Central Office Quality

Applications

- Receiver System for British Telecom (BT) or CEPT Spec (MT8870B-1)
- Paging Systems
- Repeater Systems/Mobile Radio
- Credit Card Systems
- Remote Control
- Personal Computers

Pin Connections



* Connected to VSS

Ordering Information

MT8870BE/MT8870BE-1 Plastic DIP
MT8870BC/MT8870BC-1 Cerdip
-40°C to +85°C

Description

The MT8870B/MT8870B-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions, fabricated in Mitel's double poly ISO²-CMOS technology. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

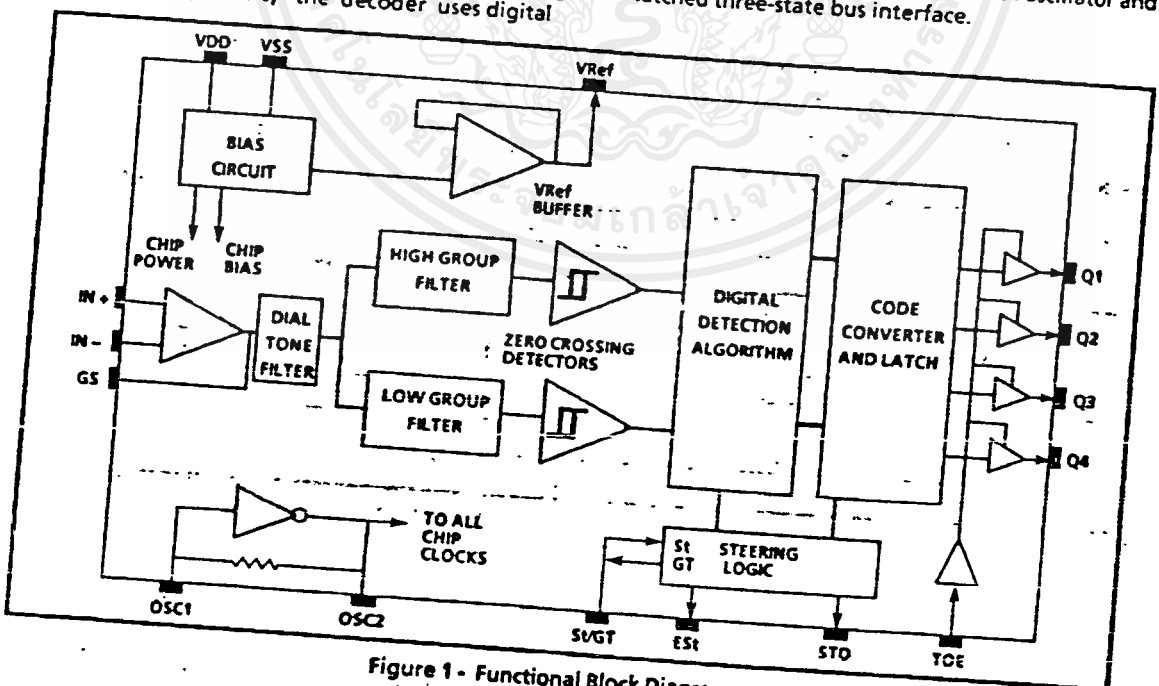


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ

Absolute Maximum Ratings[1]

	Parameter	Symbol	Min	Max	Units
1	Power supply voltage V_{DD}-V_{SS}			6	V
2	Voltage on any pin		V_{SS} – 0.3	V_{DD} + 0.3	V
3	Current at any pin (other than supply)			10	mA
4	Operating temperature	T_A	– 40	+ 85	°C
5	Storage temperature		– 65	+ 150	°C
6	Package power dissipation			1000	mW

[1] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ[1]	Max	Units	Test Conditions
1		Positive Supply Voltages	V_{DD}		5		V	V_{SS} = 0V
2		Oscillator Clock Frequency	fc		3.579545		MHz	
3		Oscillator Frequency Tolerance	Δfc		± 0.1		%	

[1] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing

DC Electrical Characteristics - V_{DD} = 5.0V ± 5%, V_{SS} = 0V. Voltages are with respect to ground (V_{SS}) unless otherwise stated.

		Characteristics	Sym	Min	Typ[1]	Max	Units	Test Conditions
1	SUPPLY	Operating supply voltage	V_{DD}	4.75	5.0	5.25	V	
2		Operating supply current	I_{DD}		3.0	9.0	mA	
3		Power consumption	P_O		15	45	mW	f = 3.58 MHz; V_{DD} = 5V
4	INPUTS	High level input	V_{IH}	3.5			V	
5		Low level input voltage	V_{IL}			1.5	V	
6		Input leakage current	I_{IH}/I_{IL}		0.1		μA	V_{IN} = V_{SS} or V_{DD}
7		Pull-up (source) current	I_{SO}		7.5	15	μA	TOE (pin 10) = 0V
8		Input impedance (IN +, IN –)	R_{IN}		10		MΩ	@ 1 kHz
9		Steering threshold voltage	V_{TSt}	2.2		2.5	V	
10	OUTPUTS	Low level output voltage	V_{OL}			V_{SS} + 0.03	V	No load
11		High level output voltage	V_{OH}	V_{DD}-0.03			V	No load
12		Output low (sink) current	I_{OL}	1	2.5		mA	V_{OUT} = 0.4 V
13		Output high (source) current	I_{OH}	0.4	0.8		mA	V_{OUT} = 4.6 V
14		V_{Ref} output voltage	V_{Ref}	2.4		2.7	V	No load
15		V_{Ref} output resistance	R_{OR}		10		kΩ	

[1] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์

Operating Characteristics[1] - Voltages are with respect to ground (V_{SS}) unless otherwise stated

Gain Setting Amplifier

	Characteristics	Sym	Min	Typ[2]	Max	Units	Test Conditions
1	Input leakage current	I_{IN}		100		nA	$V_{SS} \le V_{IN} \le V_{DD}$
2	Input resistance	R_{IN}		10		MΩ	
3	Input offset voltage	V_{OS}		25		mV	
4	Power supply rejection	PSRR		60		dB	1 KHz
5	Common mode rejection	CMRR		60		dB	-3.0V ≤ V_{IN} ≤ 3.0V
6	DC open loop voltage gain	A_{VOL}		65		dB	
7	Open loop unity gain bandwidth	f_C		1.5		MHz	
8	Output voltage swing	V_O		4.5		V_{pp}	$R_L \ge 100K\Omega$ to V_{SS}
9	Maximum capacitive load (GS)	C_L		100		pF	
10	Maximum resistive load (GS)	R_L		50		KΩ	
11	Common mode range	V_{CM}		3.0		V_{pp}	No Load

[1] V_{DD} = 5 V, V_{SS} = 0 V, T_A = 25°C

[2] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

MT8870B AC Electrical Characteristics[1] - Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ	Max	Units	Notes
1	SIGNAL CONDITIONS	Valid input signal levels (each tone of composite signal)		-29			dBm	1,2,3,5,6,9
				27.5			mV_{RMS}	1,2,3,5,6,9
						+ 1	dBm	1,2,3,5,6,9
						869	mV_{RMS}	1,2,3,5,6,9
2		Positive twist accept			10		dB	2,3,6,9
3		Negative twist accept			10		dB	2,3,6,9
4		Freq. deviation accept		± 1.5% ± 2Hz			Nom.	2,3,5,9
5		Freq. deviation reject		± 3.5%			Nom.	2,3,5,9
6		Third tone tolerance			-16		dB	2,3,4,5,9
7		Noise tolerance			-12		dB	2,3,4,5,7,9,10
8		Dial tone tolerance			+ 22		dB	2,3,4,5,8,9,11

[1] V_{DD} = 5 V, V_{SS} = 0, T_A = 25°C and f_C = 3.579545 MHz using test circuit shown in Figure 2.

NOTES

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ± 1.5% ± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Absolute Maximum Ratings*

- Voltages are with respect to V_{EE} unless otherwise stated

	Parameter		Symbol	Min	Max	Units
1	Supply Voltage		V_{DD}	-0.3	15.0	V
			V_{SS}	-0.3	V_{DD} + 0.3	V
2	Analog Input Voltage			-0.3	V_{DD} + 0.3	V
3	Digital Input Voltage			V_{SS}-0.3	V_{DD} + 0.3	V
4	Current on any I/O Pin			-	± 12	mA
5	Storage Temperature		T_S	-65	+ 150	°C
6	Power Dissipation	PLASTIC DIP	P_D		0.6	W
		CERDIP	P_D		1.0	W

*Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions

- Voltages are with respect to V_{EE} unless otherwise stated

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Operating Temperature	T_O	-40	25	85	°C	
2	Supply Voltage	V_{DD}	4.5		13.2	V	
		V_{SS}	V_{EE}		V_{DD}-4.5	V	
3	Analog Input Voltage	V_{INA}	V_{EE}		V_{DD}	V	
4	Digital Input Voltage		V_{SS}		V_{DD}	V	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics†

- Voltages are with respect to V_{EE} = 0V, V_{DD} - V_{EE} = 12V unless otherwise stated

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Quiescent Supply Current	I_{DD}		1	100	µA	Digital Inputs at V_{SS} or V_{DD}
				0.4	1.5	mA	Digital Inputs at 2.4V, V_{SS} = V_{DD} - 5.0
				7	15	mA	Digital Inputs at 2.4V, V_{SS} = V_{EE}
2	On-state Resistance V_{DD}-V_{EE} = 12V	R_{ON}		40	75	Ω	V_{DC} = V_{DD}/2, $\lvert V_X - V_Y \rvert$ = 0.2V
	V_{DD}-V_{EE} = 10V				90	Ω	
	V_{DD}-V_{EE} = 5V				200	Ω	
3	Difference in on-state resistance between 2 switches	ΔR_{ON}		4	10	Ω	V_{DC} = V_{DD}/2, $\lvert V_X - V_Y \rvert$ = 0.2V
4	Off-state Leakage Current	I_{OFF}		± 1	± 500	nA	$V_X - V_Y$ = V_{DD} - V_{EE}
5	Current through a switch	I_{MAX}			± 10	mA	
6	Input Logic "0" level	V_{IL}			0.8	V	V_{SS} = V_{DD} -4.5
7	Input Logic "1" level	V_{IH}	2.0			V	V_{SS} = V_{DD} -5.5
8	Input Logic "1" level	V_{IH}	3.0			V	V_{SS} = V_{DD} -12.0
9	Input Leakage (digital pins)	I_{LEAK}		0.1	10	µA	Inputs to V_{SS} or V_{DD}

† DC Electrical Characteristics are over recommended temperature range.
‡ Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

AC Electrical Characteristics†

- Voltages are with respect to V_{EE} = 0V, V_{DD} = 12V, V_{SS} = 7V unless otherwise stated.

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Switch Capacitance	C_S		20		pF	f = 1 MHz
2	Digital Input Capacitance	C_{DI}		10		pF	f = 1 MHz
3	Feedthrough Capacitance	C_F		0.2		pF	f = 1 MHz
4	Hold Time DATA to STROBE	t_{DH}	20			ns	R_L = 1kΩ, C_L = 50pF
5	Setup Time DATA to STROBE	t_{DS}	20			ns	R_L = 1kΩ, C_L = 50pF
6	Setup Time Address to STROBE	t_{AS}	20			ns	R_L = 1kΩ, C_L = 50pF

† Timing is over recommended temperature range.
‡ Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้าน

AC Electrical Characteristics -- Voltages are with respect to ground (V_{SS}) unless otherwise stated

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms	see Figure 3
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	see Figure 3
3		Tone duration accept	t_{REC}			40	ms	User adjustable
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	User adjustable
5		Interdigit pause accept	t_{ID}			40	ms	User adjustable
6		Interdigit pause reject	t_{DO}	20			ms	User adjustable
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE = V_{DD}
8		Propagation delay (St to StD)	t_{PStD}		12		μs	TOE = V_{DD}
9		Output data set up (Q to StD)	t_{QStD}		3.4		μs	TOE = V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	RL = 10KΩ CL = 50 pF
11		Propagation delay (TCE to Q DISABLE)	t_{PTD}		300		ns	RL = 10KΩ CL = 50 pF
12	CLOCK	Crystal /clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
13		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
14		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
15		Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
16		Capacitive load (OSC2)	C_{LO}			30	pF	

† V_{DD} = 5.0V, V_{SS} = 0V, T_A = 25°C and f_c = 3.579545 MHz, using test circuit shown in Figure 2.
‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

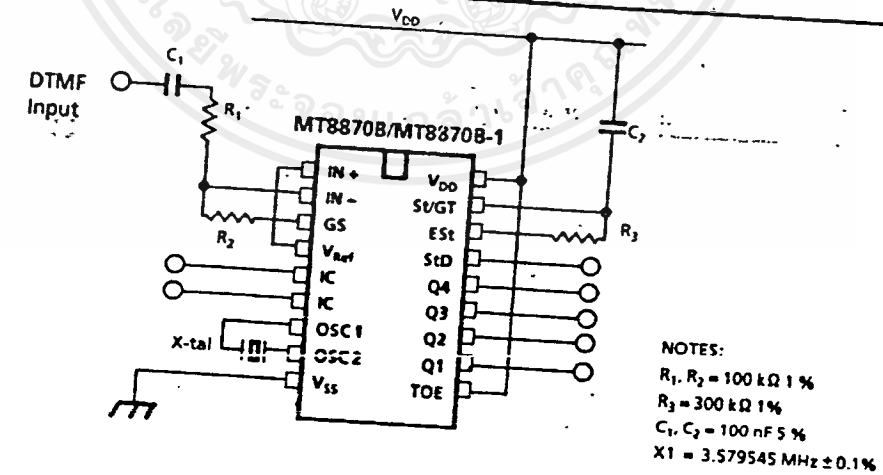


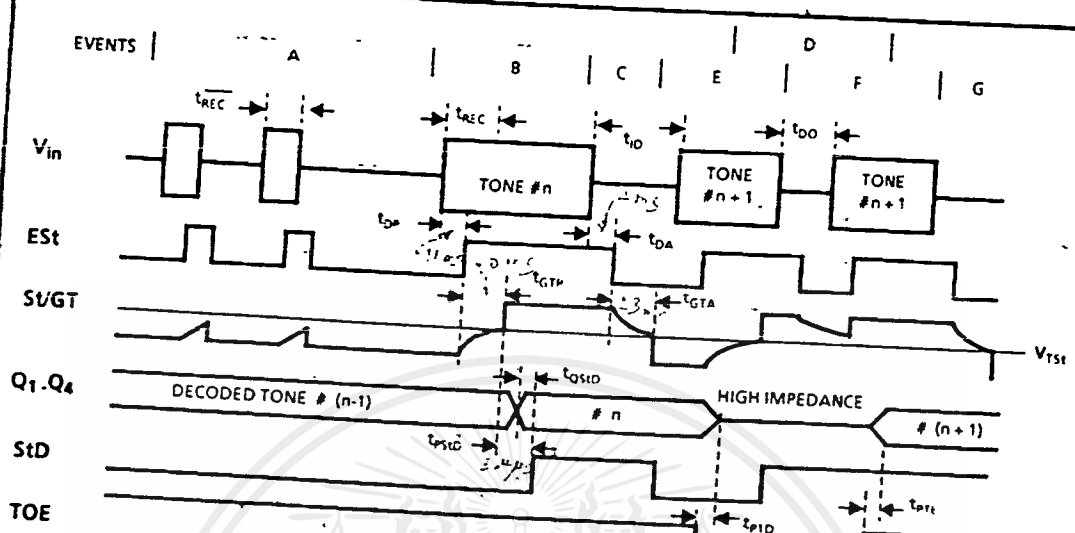
Figure 2 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ

Pin Description

Pin #	Name	Description
1	IN +	Non-Inverting Op-Amp (Input).
2	IN –	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V_{Ref}	Reference Voltage (Output). Nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig.2).
5	IC	Internal Connection. Must be tied to V_{SS}.
6	IC	Internal Connection. Must be tied to V_{SS}.
7	OSC1	Clock (Input).
8	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	V_{SS}	Negative Power Supply (Input).
10	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V_{TSt}
16	ESt	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	V_{DD}	Positive power supply (Input).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



EXPLANATION OF EVENTS

A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS.
C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.
D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED
G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

V_{in} DTMF COMPOSITE INPUT SIGNAL.
ESt EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
St/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
StD DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
t_{ID} MINIMUM TIME BETWEEN VALID DTMF SIGNALS.
t_{DO} MAXIMUM ALLOWABLE DROPOUT DURING VALID DTMF SIGNAL.
t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
t_{GTP} GUARD TIME, TONE PRESENT.
t_{GTA} GUARD TIME, TONE ABSENT.

Figure 3- Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Functional Description

The MT8870B/MT8870B-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 4). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ESt) output will go to an active state. Any subsequent loss of signal condition will cause ESt to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v_c (see Figure 5) to rise as the capacitor discharges. Provided signal condition is maintained (ESt remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD}. GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate

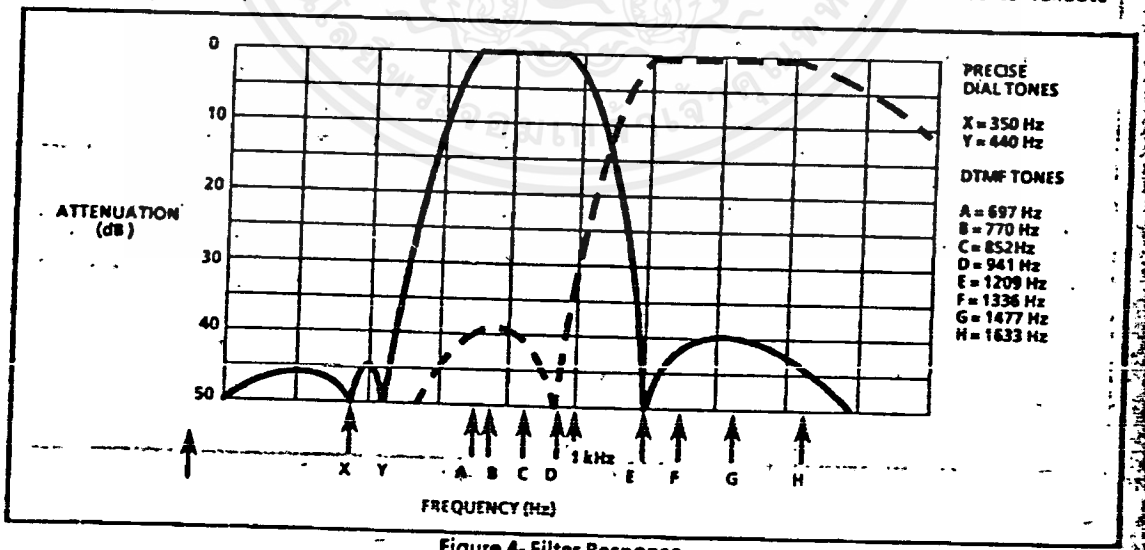


Figure 4- Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ

the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 5 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$
$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 3) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone dropouts are required. Design information for guard time adjustment is shown in Figure 6.

Differential Input Configuration

The input arrangement of the MT8870B/MT8870B-1 provides a differential-input operational amplifier as well as a bias source(V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 2 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Figure 7 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5.

F_{LOW}	F_{HIGH}	NO.	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

L = LOGIC LOW, H = LOGIC HIGH, Z = HIGH IMPEDANCE

Table 1. Functional Decode Table

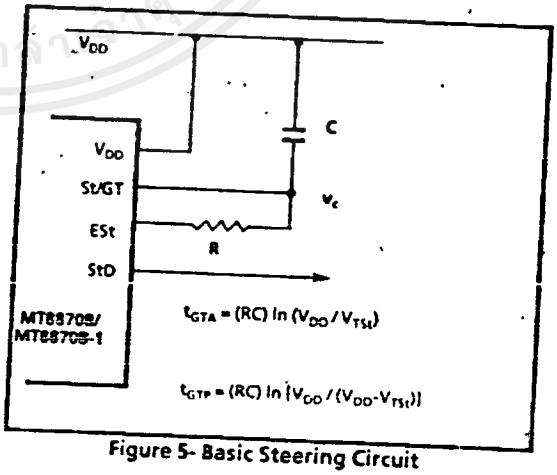


Figure 5- Basic Steering Circuit

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

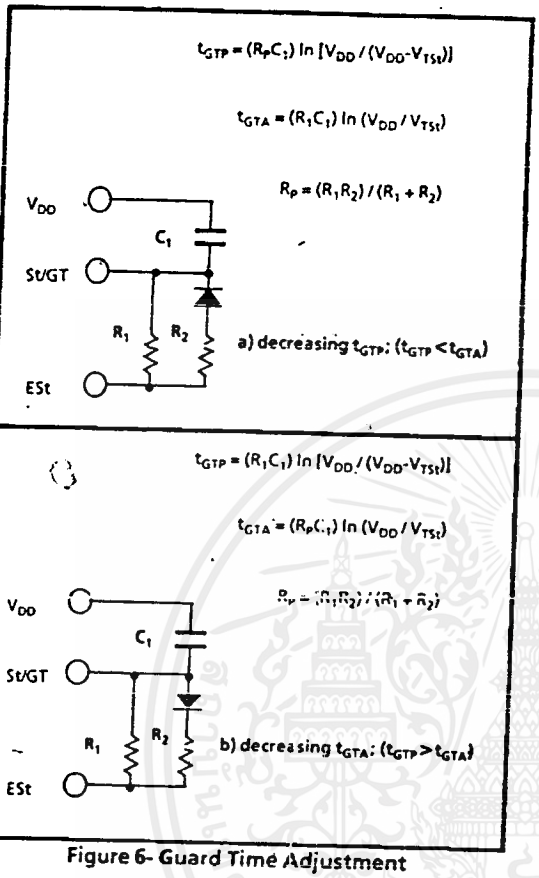


Figure 6- Guard Time Adjustment

normally connected as shown in Figure 2 (Single Ended Input Configuration). However, it is possible to configure several MT8870B/MT8870B-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 8 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, ie; precision balancing capacitors are not required.

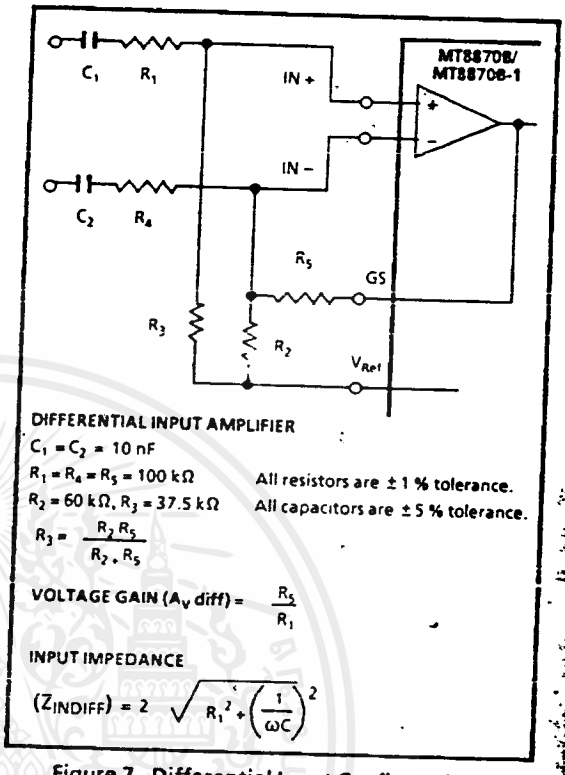


Figure 7- Differential Input Configuration

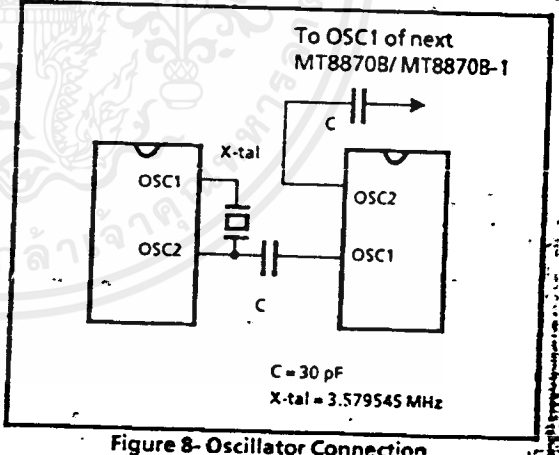


Figure 8- Oscillator Connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

APPLICATION

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 10 illustrates the use of MT8870B-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870B-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 9.

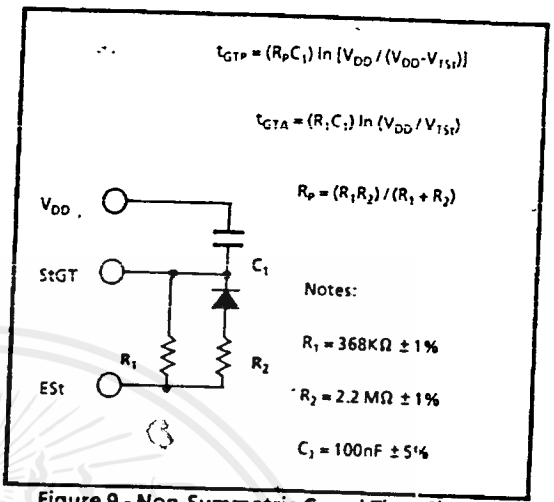


Figure 9 - Non-Symmetric Guard Time Circuit

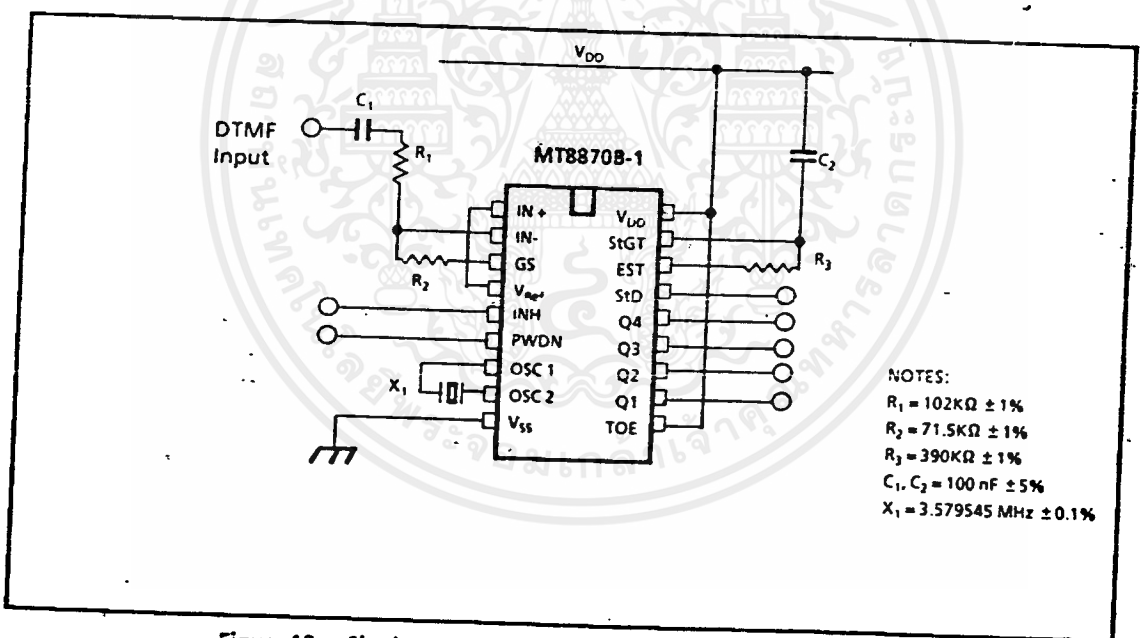


Figure 10 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงไปด้วยดี ทั้งนี้เนื่องจากได้รับความกรุณาจาก รศ.ดร.มนัส สังวรศิลป์ ได้ให้เกียรติเป็นอาจารย์ที่ปรึกษา อาจารย์ ประภากร สุวรรณะ อาจารย์ขนิษฐา แซ่ตั้ง และชุมนุมอิเลคทรอนิคส์ได้ให้ความช่วยเหลือ ให้คำแนะนำและเอื้อเฟื้ออุปกรณ์ตลอดจนสถานที่ที่ใช้ในการทดลอง คณะผู้จัดทำขอกราบขอบพระคุณอย่างสูงไว้ ณ ที่นี้

นอกจากนี้ขอขอบคุณ คุณชาญณรงค์ อ่างทอง ที่เอื้อเฟื้อคอมพิวเตอร์ พี่ๆ และเพื่อนๆทุกท่านที่ได้ให้การสนับสนุนช่วยเหลือ เอื้อเฟื้ออุปกรณ์ ในการทดลองมาโดยตลอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บรรณานุกรม

1.ธวัชชัย เลื่อนฉวี , "เทคโนโลยีโทรศัพท์" , ห้างหุ้นส่วนจำกัดภาพพิมพ์ บางกอกน้อย กรุงเทพ

2.มนูญ สุขเกษม,ไฟฟ้าสื่อสาร,"ตู้สาขาภายในอิเล็กทรอนิคส์อัตโนมัติ",การประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 1 , ภาควิชาวิศวกรรมไฟฟ้า 8 สถาบันอุดมศึกษา ,มิถุนายน 2521,หน้า2-5-1ถึง2-5-7

3.ซีเอ็ดยูเคชั่น,"MICROPROCESSOR DATA BOOK", ซีเอ็ดยูเคชั่น , 1st 2529

4.ซีเอ็ดยูเคชั่น, " CHIP SUPPORT AND MEMORY DATA BOOK " ซีเอ็ดยูเคชั่น,1st 2529

5.บรรณาธิการ,"ไอซีน่าสน MT8870 ",เซมิคอนดักเตอร์อิเล็กทรอนิคส์ ซีเอ็ดยูเคชั่น,ฉบับที่ 88 กันยายน-ตุลาคม 2531 ,หน้า 210-214

6.บรรณาธิการ,"เทคนิคการออกแบบวงจรดิจิตอล", เซมิคอนดักเตอร์อิเล็กทรอนิคส์,ซีเอ็ดยูเคชั่น,ฉบับที่ 108 กรกฎาคม 2534 ,หน้า 126-129

7.ซีเอ็ดยูเคชั่น," คู่มือ ไอซี CMOS 4000 SERIES ",ซีเอ็ดยูเคชั่น, 1st 2529

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า