



ระบบควบคุมอุณหภูมิ 3 จุด
ด้วยไมโครโพรเซสเซอร์

TEMPERATURE CONTROL SYSTEM THREE POINT BY MICROPROCESSOR

โดย

มนัสวี บุญประเสริฐ 321236

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปี การศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการ
032539

ระบบควบคุมอุณหภูมิ 3 จุดด้วยไมโครโปรเซสเซอร์

มนัสวี หนูประเสริฐ

อ.สมศักดิ์ เข็ญศิริกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2535

บทคัดย่อ

ในปฏิยานิพนธ์ฉบับนี้ เรียบเรียงขึ้นจากโครงงานที่พัฒนาขึ้น เพื่อใช้ในการควบคุมอุณหภูมิของเตาหลอมในขอบเขต 20 ถึง 275 องศาเซลเซียสด้วยคอมพิวเตอร์โดยให้มีการรับรู้และเปลี่ยนแปลงอุณหภูมิในเตาหลอมเป็นค่าต่างศักดาไฟฟ้าด้วยทรอโมคัปปลิงประกอบด้วยวงจรขยายสัญญาณต่างๆ ค่าศักดาไฟฟ้าที่รับรู้จากระบบจะถูกส่งผ่านไปยังคอมพิวเตอร์ เพื่อทำการเปรียบเทียบกับค่าที่ต้องการ การทำงานจะถูกกำหนดโดยโปรแกรมซึ่งอยู่ในหน่วยความจำ มีการรับข้อมูลโดยติดต่อผ่านทางวงจรเปลี่ยนสัญญาณแอนาลอกเป็นสัญญาณดิจิตอล มีการแสดงค่าการควบคุมในส่วนแสดงผล และวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนาลอก ไปควบคุมวงจรควบคุมการทริกของ SCR ที่มุมต่าง ๆ ของเฟส เพื่อที่จะควบคุมการจ่ายพลังงานแก่ขดลวดความร้อนมากหรือน้อยตามข้อมูลที่ได้จากคอมพิวเตอร์ อันเป็นครบกระบวนการในแต่ละรอบ ซึ่งระบบควบคุมทั้งหมดจะทำงานร่วมกันไปจนกระทั่งได้อุณหภูมิตามค่าที่โปรแกรม

TEMPERATURE CONTROLLED SYSTEM THREE POINT BY MICROPROCESSOR

MANUSSAWEE BOONPRASERD

SOMSAK CHEARSIRIKUN ADVISOR

1992

ABSTRACT

This project is a computer application on stove temperature control system. The sensor are termocouple that will generate each voltage in each temperature. This voltage is amplified and decorated by differential amplifier. The measureel signal transmit to the computur by analog to digital circuit, and the computer compares with the set-point. In operation, by program in memory unit receiving data from user and showing the result on display, then sends the calculated digital signal back to the system by digital to analog circuit. This control signal will control triggering controled of SCR that is phase angle. Phase angle will control paid of energy to test conductor, depends on the control signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ

Abstract

บทที่ 1 บทนำ

บทที่ 2 การทำงานด้านฮาร์ดแวร์ของวงจร

-ส่วนเอทวูดี

-ส่วนดีทวูเอ

-การอินเตอร้เฟลกับไมโครโปรเซสเซอร์

-ส่วนควบคุมเฟลทริกและส่วนจ่ายพลังงาน

-ส่วนวงจรรขยาย

บทที่ 3 วิธีการควบคุมทางด้านซอฟต์แวร์และผังของโปรแกรม

ภาคผนวก ก.

ภาคผนวก ข.

ภาคผนวก ค.

ภาคผนวก ง.

เอกสารอ้างอิง

1.1 กล่าวนำ

ในการควบคุมอุณหภูมิที่ให้ความเที่ยงตรงสูงนั้น วิธีหนึ่งที่ใช้การมากคือการควบคุมโดยใช้ระบบไมโครโพรเซสเซอร์มาทำการควบคุมแบบดิจิทัล ซึ่งในการควบคุมแบบนี้ จะมีความสะดวกในการตั้งค่าและแก้ไขค่าอุณหภูมิ การเพิ่มหรือลดอุณหภูมิและรักษาอุณหภูมิให้คงที่ นอกจากนี้การควบคุมทั้งระบบให้มียุณหภูมิเป็นสัดส่วนกัน ความสามารถทำกันได้ง่าย รวมทั้งการพัฒนาหรือเพิ่มเติมเตาหลอมที่ทำได้สะดวกขึ้น ทั้งนี้ในการควบคุมนั้น ผู้ที่มาทำการควบคุมไม่จำเป็นต้องมีความเข้าใจการทำงานของวงจรอย่างลึกซึ้ง ก็สามารถใช้งานตัวควบคุมได้

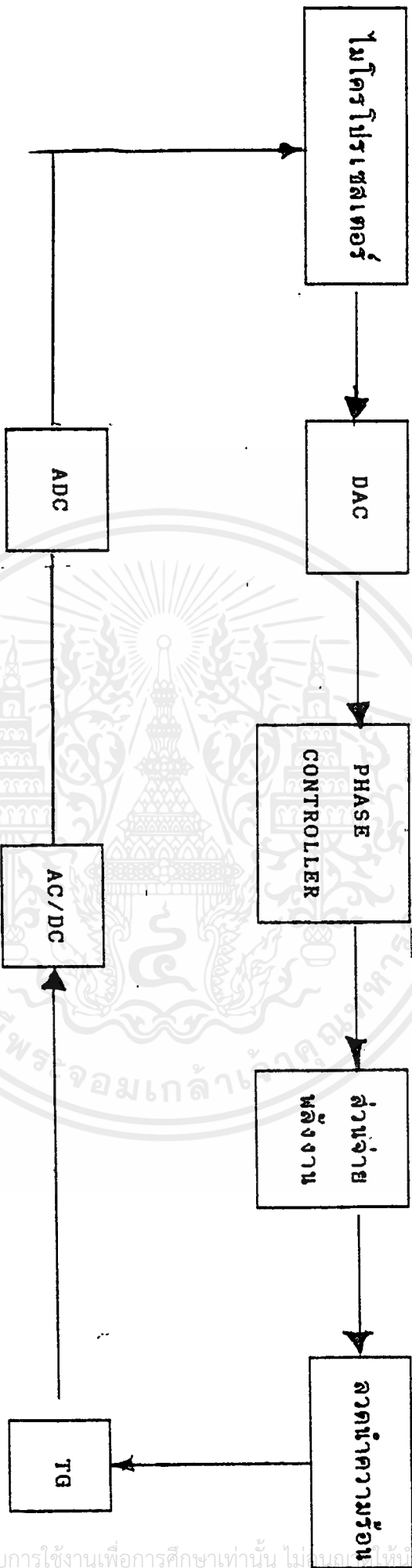
1.2 วัตถุประสงค์ในการทำปริญญานิพนธ์

เพื่อศึกษาวิธีการควบคุมอุณหภูมิของเตาหลอม ให้ได้วิธีที่สะดวกต่อการควบคุมโดยใช้ไมโครโพรเซสเซอร์ เพื่อเป็นแนวทางในการพัฒนาการควบคุมอุณหภูมิต่อไป

วงจรควบคุมและวงจรถ่ายพลังงาน

ในการควบคุมโดยใช้ไมโครโปรเซสเซอร์เป็นตัวประมวลผลนั้น ข้อมูลที่ส่งให้ไมโครโปรเซสเซอร์รวมทั้งข้อมูลที่ได้จากการประมวลผลแล้ว จะถูกส่ง และรับโดยวงจรถ่ายพลังงาน ซึ่งมีทั้งส่วนแปลงสัญญาณอนาล็อกเป็นดิจิทัล, ส่วนแปลง สัญญาณดิจิทัลเป็นอนาล็อก, ส่วนสร้างสัญญาณตรีกควบคุมเฟสของ SCR, ส่วนแปลง สัญญาณไฟสลับจากทาโคเจนเนอเรเตอร์เป็นไฟกระแสตรงโดยมีโครงสร้างการควบคุมดังรูปที่ 2.1





รูปที่ 2.1 บล็อกไดอะแกรมแสดงการควบคุม

2.1 โครงสร้างและหน้าที่การทำงาน

จากรูปที่ 2.1 แสดงให้เห็นถึงโครงสร้างของวงจรควบคุมซึ่งสามารถแยกได้เป็นส่วนต่าง ๆ ดังนี้

1. ส่วนแอนาล็อก (ADC)
2. ส่วนดิจิทัล (DAC)
3. ส่วนควบคุมเฟลทริก
4. ส่วนจ่ายพลังงาน
5. ส่วนแปลงไฟกระแสสลับเป็นกระแสตรง

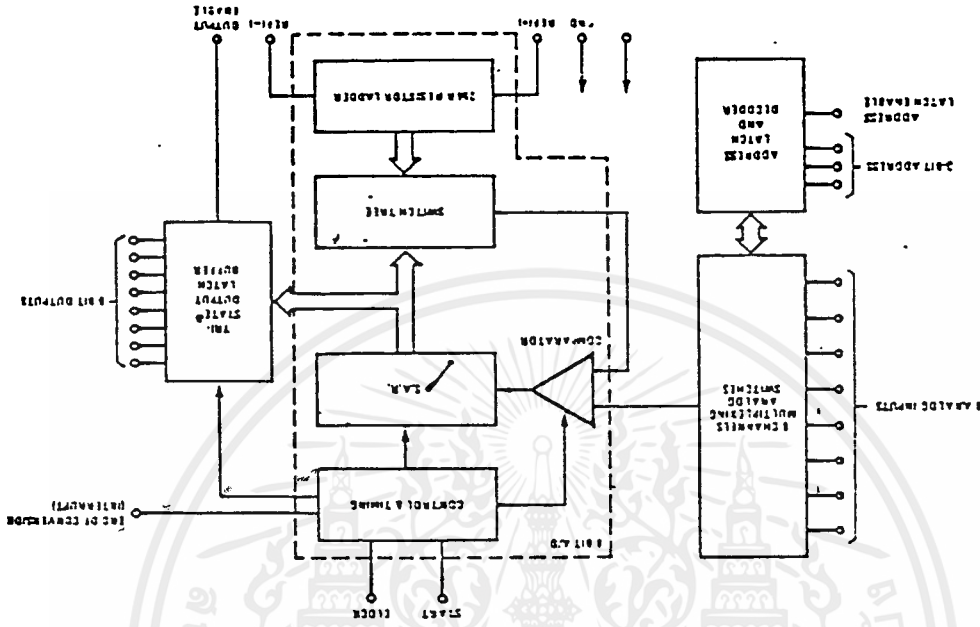
หน้าที่ของส่วนต่าง ๆ

- 2.1.1 ส่วนแอนาล็อก ทำหน้าที่ แปลงสัญญาณอนาล็อกที่มีเรนจ์ (Range) อยู่ในช่วง 0-4 โวลต์ เป็นสัญญาณดิจิทัลขนาด 8 บิต โดยจะทำการแปลงสัญญาณอนาล็อกของไฟกระแสตรงจากส่วนแปลงไฟกระแสสลับเป็นกระแสตรง
- 2.1.2 ส่วนดิจิทัล ทำหน้าที่แปลงสัญญาณดิจิทัลขนาด 8 บิต จากไมโครโปรเซสเซอร์มาเป็นสัญญาณอนาล็อกที่เป็นกระแสมีค่าตั้งแต่ 0-2 มิลลิแอมแปร์
- 2.1.3 ส่วนควบคุมเฟลทริก ทำหน้าที่นำค่าที่ได้จากส่วนดิจิทัลไปเปรียบเทียบกับสัญญาณรูปสามเหลี่ยม ในตัวคอมพิวเตอร์ (comparator) ผลของตัวคอมพิวเตอร์จะให้สัญญาณที่มีจุดเริ่มต้น เป็นมุมเฟสตามระดับต่าง ๆ ของสัญญาณจากส่วนดิจิทัล
- 2.1.4 ส่วนจ่ายพลังงาน จะควบคุมการจ่ายพลังงานที่เป็นไฟกระแสตรงโดยไทรสเตอร์และไทรสเตอร์จะทำงานตามสัญญาณทริกที่ได้รับจากส่วนควบคุมเฟลทริก
- 2.1.5 ส่วนแปลงไฟกระแสสลับเป็นกระแสตรง จะทำหน้าที่แปลงไฟกระแสสลับจากทาโคเจนเนอเรเตอร์ที่มีโวลต์เตจเฉลี่ย 0-24 โวลต์เอซี มาเป็นไฟกระแสตรงอยู่ในเรนจ์ของแอนาล็อก คือ 0-4 โวลต์ดีซี

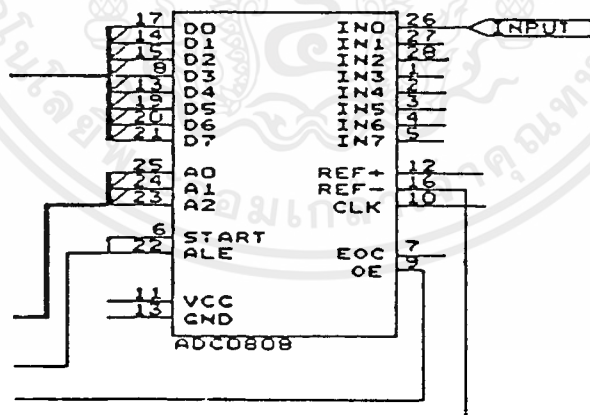
2.2 รายละเอียดการทำงานของส่วนต่าง ๆ

2.2.1 ส่วนเอทู้ติ

ทำหน้าที่แปลงสัญญาณอนาล็อกในเรนจ์ 0-4 โวลต์ เป็นสัญญาณดิจิทัลขนาด 8 บิต โดยใช้ไอซีเอทู้ติ เบอร์ 0808 มีบล็อกไดอะแกรมดังรูป 2.2 และจะแปลงสัญญาณที่สัญญาณขาของ CLK A/D



รูป 2.2 บล็อกไดอะแกรมส่วนเอทู้ติ



รูปที่ 2.3 รูปการใช้งานเอทู้ติ

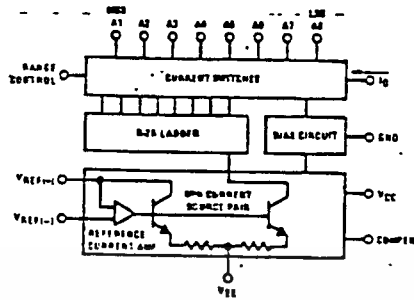
ขั้นตอนการทำงานของ ADC 0808 เป็นดังนี้ เมื่อมีอนาล็อก อินพุตเข้ามาเอาต์พุตจะถูกป้อนสัญญาณเลือกแอดเดรสที่ขา 23 , 24 , 25 ต่อมาจะถูกป้อนสัญญาณ ALE เพื่อนำค่าอนาล็อกอินพุตเข้ามาทำการแปลง ต่อมาจะถูกป้อนสัญญาณ START เพื่อเริ่มการแปลงจากนั้นก็หน่วงเวลาสักครู่เมื่อแปลงข้อมูลเสร็จจะถูกป้อนสัญญาณ OE เพื่อนำข้อมูลที่แปลงแล้วออกมายังขาตาต้า (data) เมื่อไมโครโปรเซสเซอร์รับข้อมูลแล้วก็เคลียร์สัญญาณ OE

ส่วนขา CLK ก็ต้องป้อนสัญญาณนาฬิกาโดยใช้วงจรอสเตเบิล โดยใช้ตัวอินเวอร์ต ที่ให้เอาต์พุต 2 สถานะเป็นไฮ (high) และโลว์ (low) โดยมีการชาร์จ (charge) และดิสชาร์จ (discharge) ของตัวคาปาซิเตอร์เป็นตัวแปรเปลี่ยนสถานะระหว่างไฮกับโลว์ ซึ่งความถี่ของสัญญาณที่ได้ก็ขึ้นอยู่กับค่าขนาดของตัวคาปาซิเตอร์ ซึ่งค่าความถี่ของสัญญาณนาฬิกาที่ใช้งานประมาณ 640 KHz

ส่วนขา REF และ REF ก็ต้องป้อนแรงดันอ้างอิง โดย REF ต่อกราวด์ส่วน REF ก็ป้อนแรงดันคงที่ 4 โวลต์ซึ่งแรงดันคงที่นี้ ได้ใช้ออฟ แอมป์เบอร์ LM 358 ทำหน้าที่เป็นโวลต์เทจฟอลโลวเวอร์ (voltage follower) โดยรับสัญญาณมาจากค่าความต้านทานปรับค่าได้โดยใช้หลักการแบ่งโวลต์เทจ (voltage divider) โดยมีซีเนอร์ไดโอด (zener diode) เป็นตัวควบคุมแรงดันที่คร่อมความต้านทาน

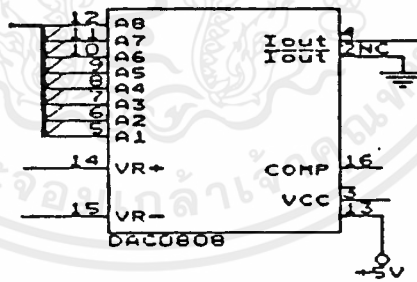
2.2.2 ส่วนคิทเอ

โดยใช้ DAC 0808 ซึ่งจะรับข้อมูล 8 บิต จากไมโครโปรเซสเซอร์เพื่อนำมาแปลงเป็นสัญญาณอนาล็อก ซึ่งเป็นกระแส Iout จะมีค่าตั้งแต่ 0-2 มิลลิแอมป์ ในช่วงการใช้งาน บล็อกไดอะแกรมเป็นดังรูป 3.6



รูปที่ 2.5 บล็อกโดยแกรมการทำงานของติทุเอ

การใช้งานดังรูป



รูปที่ 2.6 รูปการใช้งานติทุเอ

จากรูปที่ 2.7

ที่ขา 14 ต้องป้อน v_{r+} ด้วยเรฟเฟอเรนซ์โวลต์ที่ตรง (reference voltage) โดยเป็น v_{ref} ที่ได้จากการปรับค่าของความต้านทานที่ปรับค่าได้หมายเลข R แล้วผ่านความต้านทานเบอร์ R มีค่า 1K โอห์ม แล้วนำมาต่อยังขา VR, v_{ref} มีค่า 2 โวลต์

ทำให้ได้ i_{out} มีค่าเท่ากับ $v_{ref}/R (A_{1,2} + A_{2,4} + A_{3,6} + A_{4,16} + A_{5,32} + A_{6,64} + A_{7,128} + A_{8,256})$ โดย $A_1 - A_8$ เป็นข้อมูลที่ส่งจากไมโครโปรเซสเซอร์

ที่ขา 15 คือขา VR-ต้องป้อนด้วยกราวด์ผ่าน R มีค่า 1K โอห์ม

เมื่อได้ i_{out} ที่ขา 4 ที่มีทิศทางไหลเข้าตัวไอซี ก็นำมาผ่านวงจรแปลงกระแสเป็นโวลต์ตรงที่ใช้ออฟแอมป์ เบอร์ LM 741 ซึ่งโวลต์ตรงที่ได้มีค่าเท่ากับ ความต้านทานปรับค่าได้ 10 Kโอห์ม $\times i_{out}$ โวลต์ตรงที่ได้ก็นำไปผ่านวงจรดิฟเฟอเรนเชียล แอมพลิไฟเออร์ (differential Amplifier) โดยใช้ออฟแอมป์เบอร์ LM 358 โดยเอาที่พิกที่ได้จะเป็นคักตามีค่าเท่ากับค่า v_{ref-} คักคาที่ได้จากวงจรแปลงกระแสเป็นโวลต์ตรงโดย v_{ref} ในที่นี้คือ โวลต์ตรงที่ได้จากการปรับค่าของความต้านทานค่า 10 Kโอห์มที่ปรับค่าได้

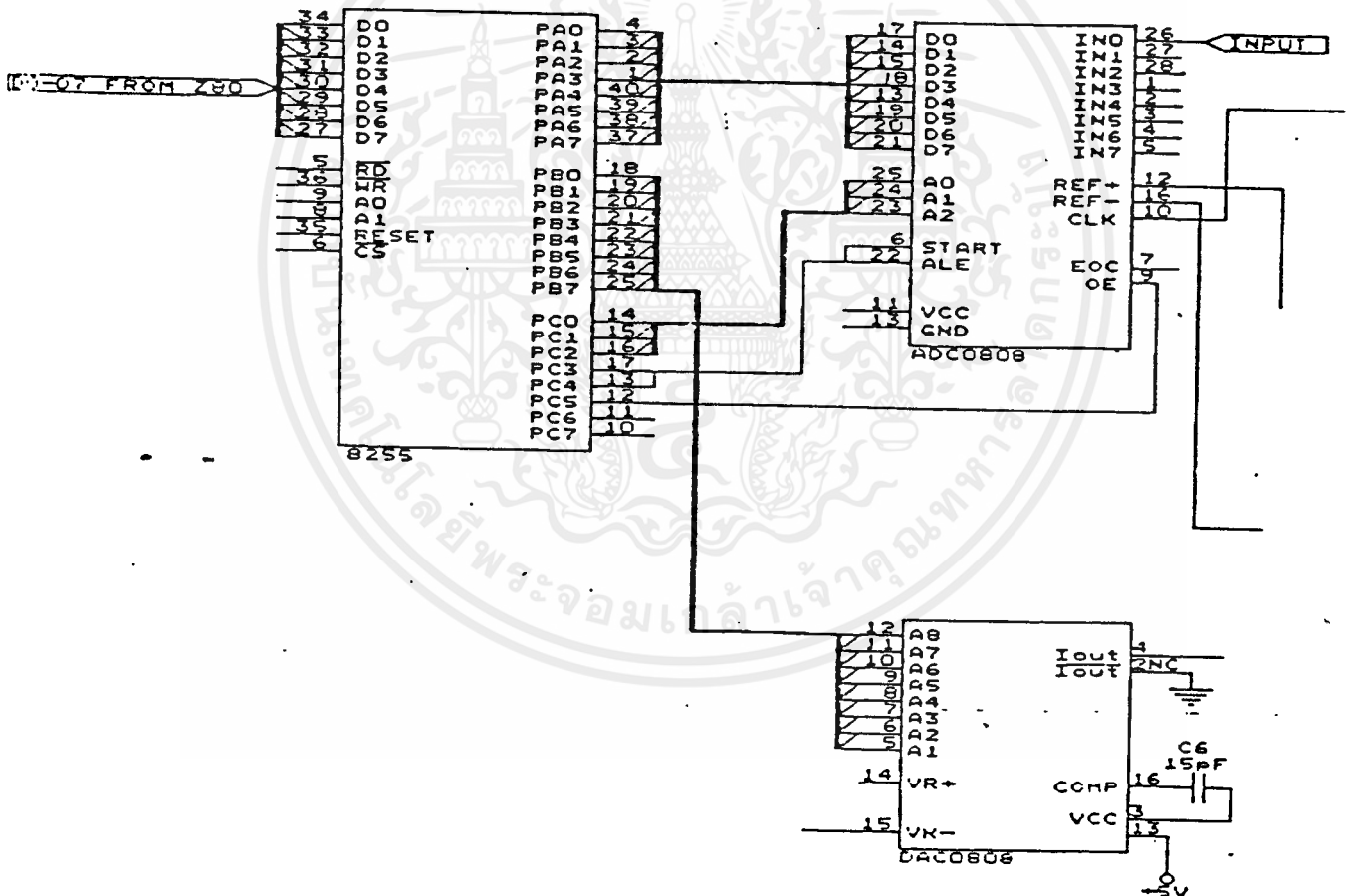
เอาที่พิกที่ได้จากวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์นี้จะนำมาจ่ายให้กับส่วนวงจรสร้างสัญญาณตรีกเพื่อควบคุมเฟลตต่อไป

2.3 การอินเตอร์เฟสกับไมโครโปรเซสเซอร์

การติดต่อข้อมูลของวงจรวางควบคุมกับตัวซีพียู (cpu) นั้นใช้ไอซี 8255 ทำหน้าที่เป็นพอร์ต (port) ติดต่อระหว่างกัน

โดยไอซี 8255 นั้นสามารถเลือกติดต่อได้ 4 แอดเดรส โดยเป็นพอร์ตที่รับจ่ายค่าแก่ ADC 0808 และ DAC 0808 3 แอดเดรส และอีก 1 แอดเดรส นั้นสำหรับค่า control word เพื่อเลือกลักษณะการทำงานของพอร์ต

ไอซี 8255 จะรับข้อมูลจ่ายข้อมูลแบบขนาด 8 บิต โดยติดต่อโดยตรงกับ DAC 0808 และ ADC 0808 จะติดต่อพอร์ตรับค่าจาก ADC 0808 1 พอร์ต และพอร์ตที่จ่ายค่ากับ ADC 0808 และ DAC 0808 ตัวละ 1 พอร์ต

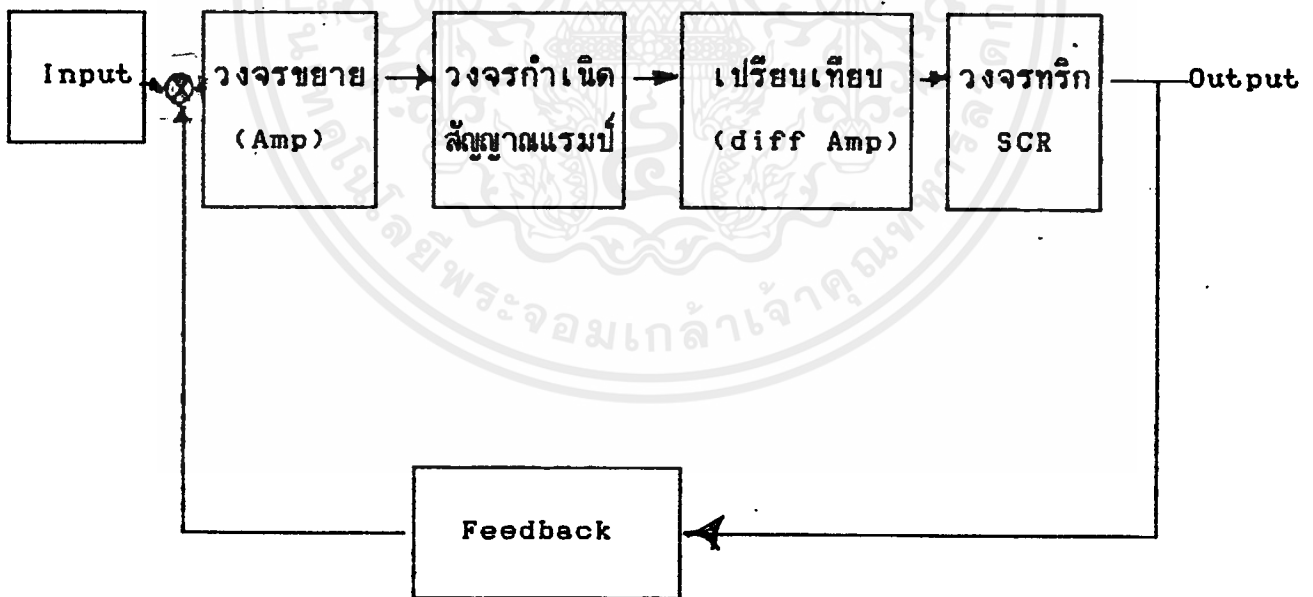


รูปที่ 2.11 แสดงการติดต่อระหว่างไอซี 8255 กับส่วน เกอูติ และ ดิกูเอ


2.4 ส่วนควบคุมเฟสทริก

เอาท์พุทของวงจร ดิทัเอ จะผ่านเข้าไปยังส่วนควบคุมวงจรเฟสทริกทางขา 02 วงจรประกอบด้วยส่วนขยาย สัญญาณที่ออกจากส่วนขยายนี้จะไปควบคุมวงจรที่เกิดสัญญาณแรมพ์ที่จะนำไปขับพลังงานของวงจรเฟสทริก วงจรทั้งหมดนี้จะมีส่วนปิดแบร์ควบคุมการทำงานของส่วนขยายอีกทีหนึ่ง

ระบบควบคุมเฟส ประกอบด้วยวงจรต่างๆที่ทำงานสัมพันธ์กัน ทำให้เกิดการทริกของมมูเฟสนั้นๆ มุมในการทริกถูกควบคุมโดยความต่างศักย์ (Input) ที่เข้ามา พลังงานที่ได้จากการทริกเฟสของไฟ 220V ขึ้นอยู่กับมุมการทริกของเฟสว่าจะทริกตรงส่วนไหนของเฟส ซึ่งจะกล่าวในรายละเอียดต่อไป การทำงานของระบบควบคุมเฟสมีระบบการทำงานดังบล็อกไดอะแกรมต่อไปนี้



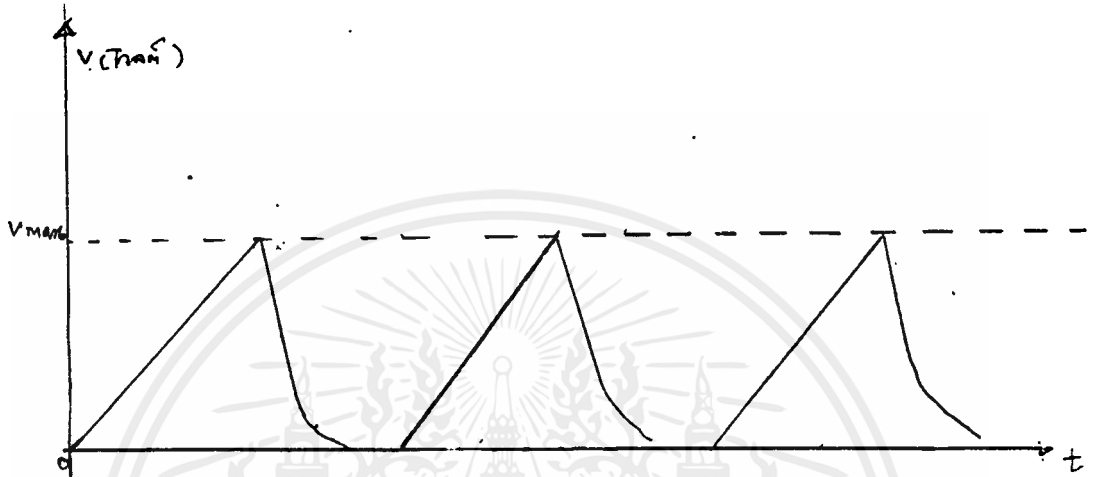
การทำงาน

จากรูปที่  เป็นวงจรของระบบควบคุมเฟส สัญญาณ input จะรวมกับสัญญาณ Feedback แล้วผ่านวงจรขยาย (amplifier) ที่ IC1A เข้าไปยัง ส่วนของวงจรถูกำเนิดสัญญาณ Ramp วงจรส่วนนี้ทำหน้าที่ผลิตสัญญาณรูปสามเหลี่ยมขึ้น ที่มีความถี่เท่ากับ 50Hz เพราะนำสัญญาณจากส่วนของ Power Supply นำมา ขับทรานซิสเตอร์ Q3 ให้ทำงาน on และ off เพื่อใช้ในการ Charge และ Discharge ของ C9

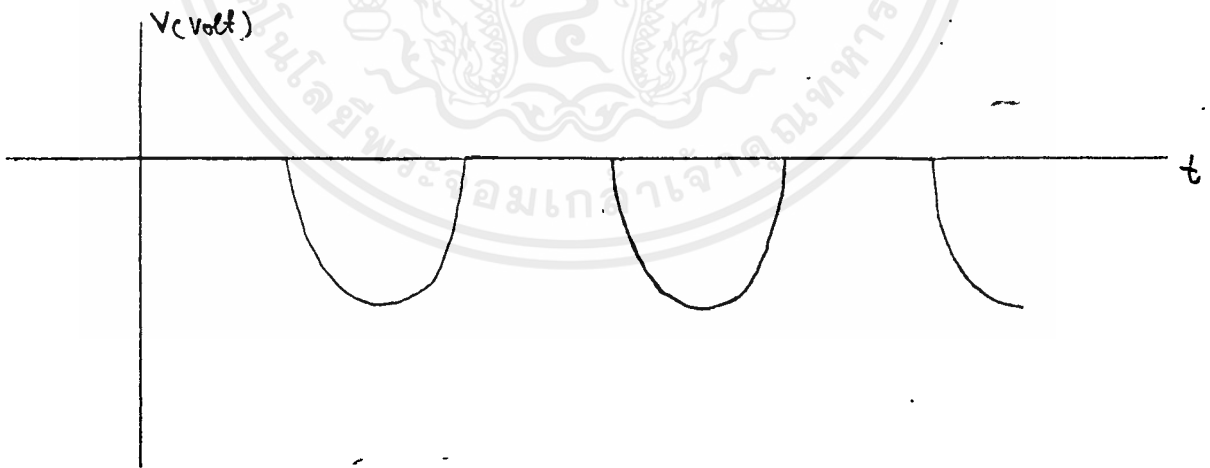
สัญญาณจากวงจรขยายเข้ามาถูกขยายด้วยทรานซิสเตอร์ Q2 ได้ O/P ออกมาค่าหนึ่งที่กำหนดคอนเดนเซอร์ของ Q2 สัญญาณ O/P นี้จะถูก Charge และ Discharge ด้วย C9 และ Q3

ถ้า Q3 off ความต่างศักย์ O/P ที่ขา Q2 จะทำการ Charge ไปยัง C9

และถ้า Q3 on C9 จะถูก Discharge ผ่าน Q3 ลง Ground มีลักษณะการทำงานของสัญญาณดังรูป



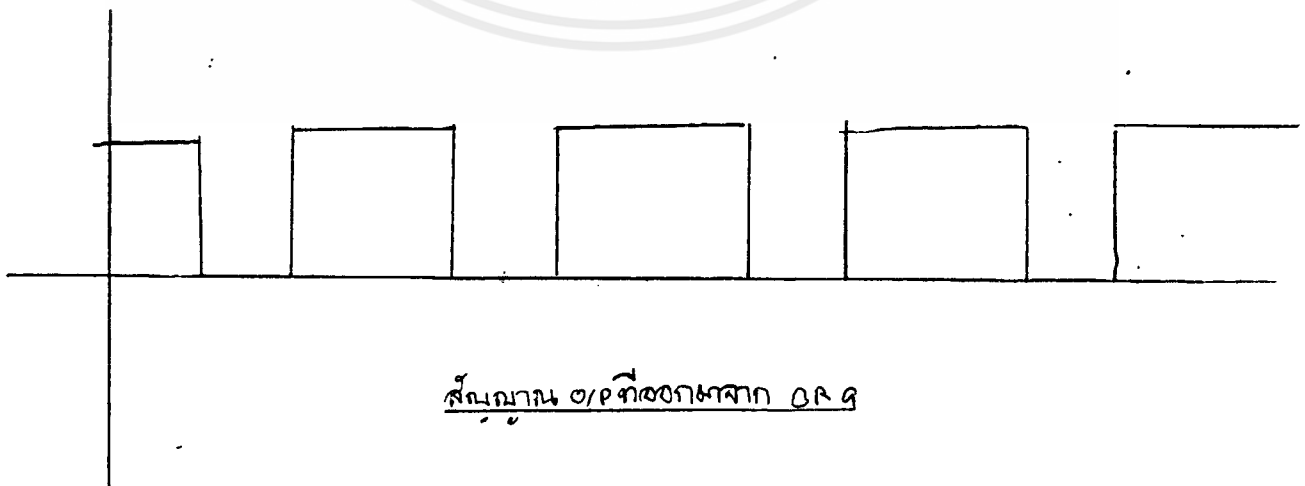
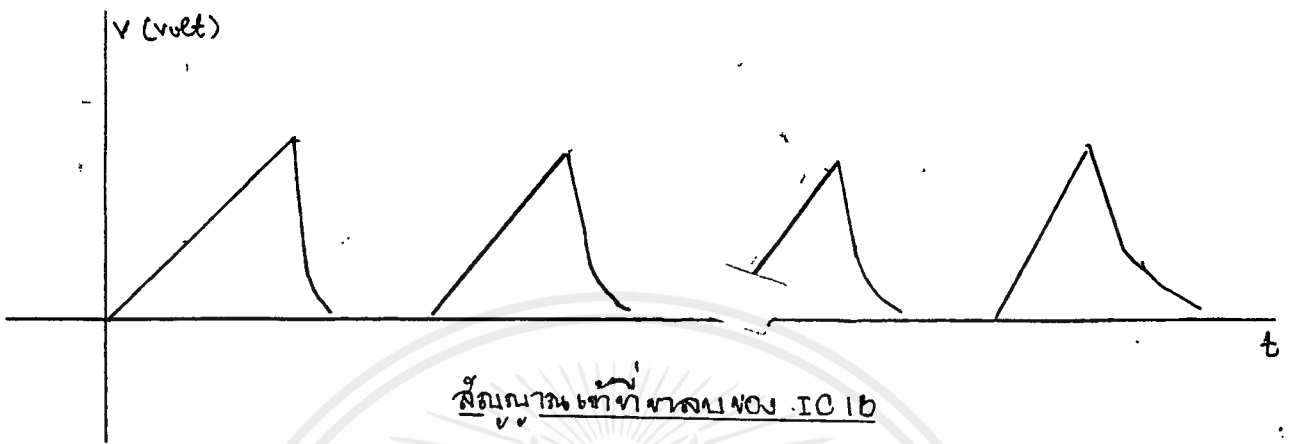
สัญญาณต่าง ๆ TP1 มีคาบ 0.04ms



สัญญาณที่ทำงานตามข้อที่ 3

สัญญาณ ramp ที่ได้จะเข้าไปยังส่วนของ different amp ที่ขาลบของ IC1B จะทำการเปรียบเทียบกับความต่างศักย์ที่ขาบวกของ IC1B ถ้าหาสัญญาณที่ได้มีค่าน้อยกว่าสัญญาณที่ขาบวก O/P จะเป็น 7 และถ้ามากกว่าจะเป็น +17 และ O/P จะออกมาเฉพาะสัญญาณที่เป็นบวกเพราะมี C29 ป้องกันไม่ให้ไปลบออกมากการทำงานจะเกิดคลื่นออกมา Ton และ Toff ขึ้นอยู่กับค่าความต่างศักย์ของขาที่นำมาเปรียบเทียบกับการทำงานของวงจรดังรูป

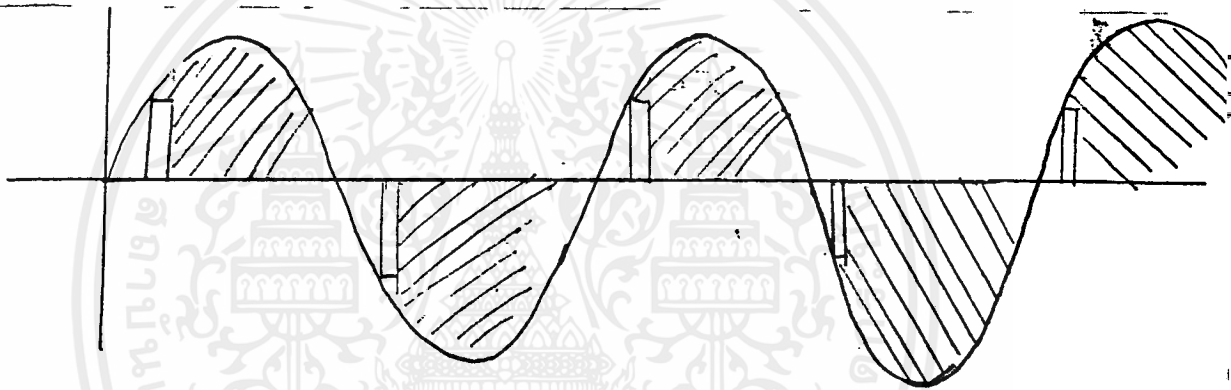




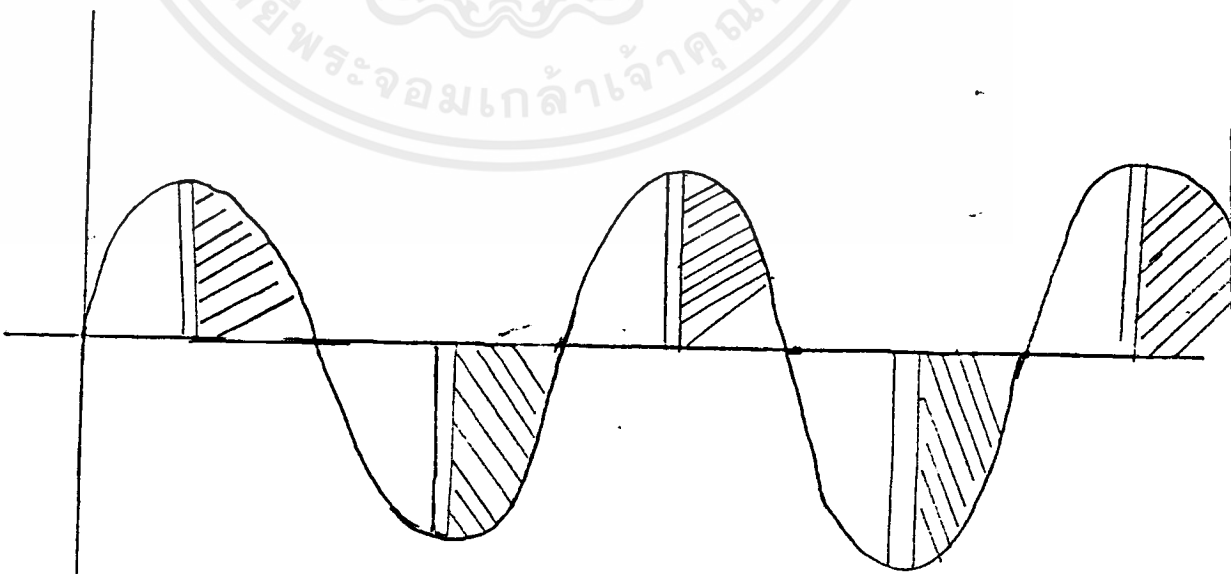
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พลา์นที่ไ้จะผ่านไ้ยัง IC2 และ IC3 ซึ่งไ้เป็น IC Isorate ชนิดหนึ่ง แยกการทํางานของ power ตํากับ power สูงออกจากกันโดยไ้แสงเป็นตั้ขั้บ ถ้าไดโอด on ไ้ริสเตอร์ จะทํางานและถ้าไดโอด off ไ้ริสเตอร์จะไม้ทํางาน สัญญาที่ไ้จากส่วนของ diff amp จะเป็นตั้กำหนดการทริกของขาเกต (G_1, G_2) ที่ไ้รับสัญญาจาก K_1, K_2

b_1 จะทํานํ้าที่ lead ไ้กับสัญญา K_1, K_2 สัญญาจาก G_1, G_2 จะเข้าไ้ยังขาเกตของ SCR สองตั้ที่ต่อขนานกลับขั้กัน ทํ้าให้ไป 220V เคลื่อนที่ไ้ทั้งบวกและลบ พลังจะถูกควบคุมโดยการทริกตรงมุมของเฟสสัญญา 220V ที่ขา G_1, G_2 ถ้าทริกที่มุมตํ้า ๆ คํ้าหนึ่งก็จะมีพลังงานมากกว่าทริกที่มุมสูง เพราะพื้นที่ของพลังงานไม้เท่ากันดังรูปที่



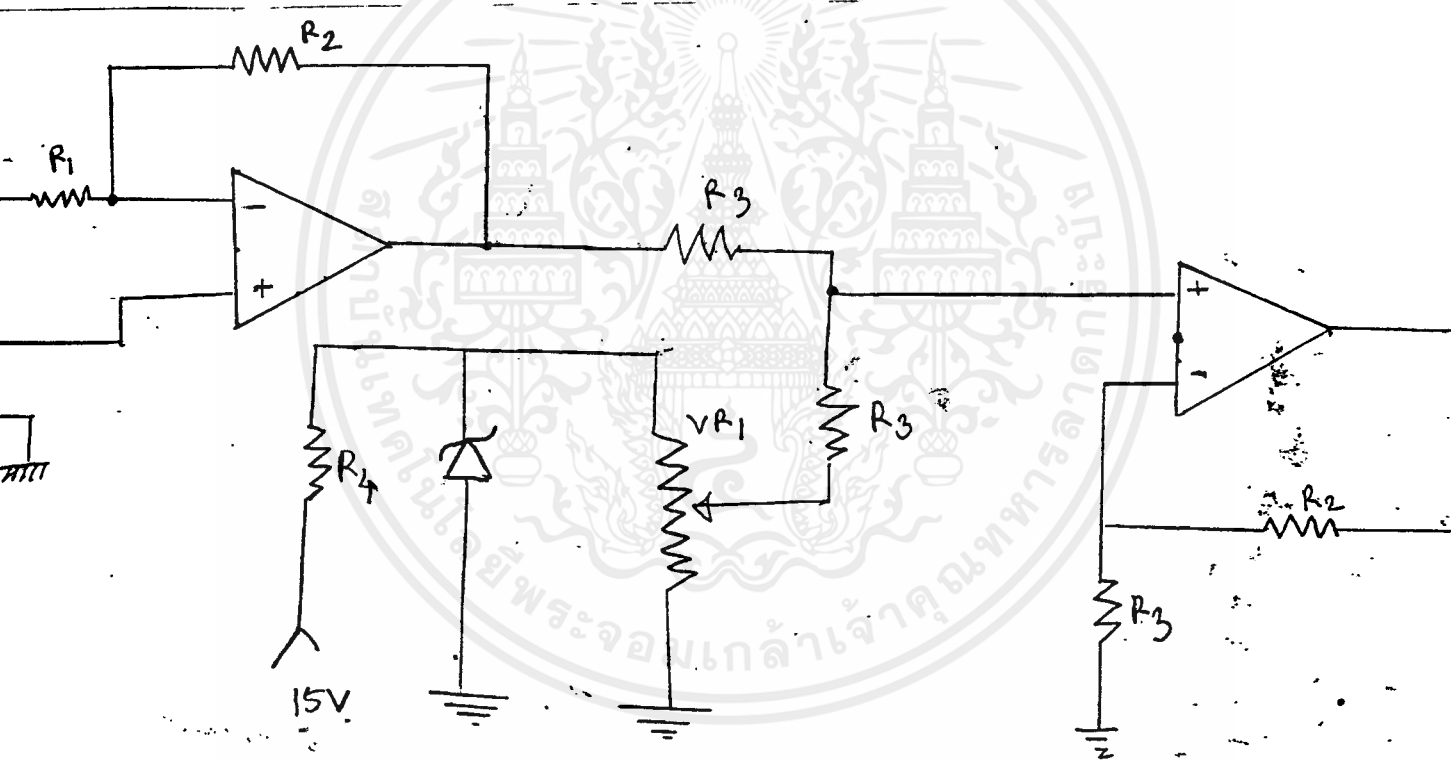
แสดง พ.ทของ พลังงานของไฟ 220
เมื่อมุมทริกเฟส ตํ้า



จะเห็นว่า รูปที่ (ก) มีพื้นที่ใช้งานมากกว่ารูปที่ (ข) ดังนั้นรูป ก จึงให้พลังงานมากกว่ารูป ข ส่วนแรงวงจร Feed Back จะนำสัญญาณ o/p ของเฟลท์ที่ถูกทริกไปเรีกดิฟายและนำไปเปรียบเทียบกับสัญญาณ Input ที่เข้ามา

2.5 วงจรขยายสัญญาณ

สัญญาณทรานซิวเตอร์ที่ใช้ในเทอร์โมคัปปลิงวัตต์ จะมีสัญญาณที่เล็กมาประมาณ 40 $\mu\text{v}/\text{c}$ จึงทำเป็นจะต้องขยายสัญญาณให้ได้ 10mv วงจรขยายสัญญาณที่ใช้เป็นแบบนอนอินเวอร์ตติ้งแอมป์ (Non Inverting Amplifier) ดังรูปที่



รูปที่ ๑ แสดงวงจรขยายแบบนอนอินเวอร์ตติ้งแอมป์

การออกแบบ

ใช้วงจรมายแบบอินเวอร์ตติ้งต่อเคชเคทกัน

$$\text{Gain}_{\text{รวม}} = A * A$$

$$\text{Gain1 Gain2} = 245.7 ; \text{Gain1} = \text{Gain2}$$

$$\text{Gain แต่ละอัน} = 50$$

$$\text{Gain1} = R1+1; R2 = 50K ; R1 = 1.2 K$$

VR1 ทำหน้าที่ปรับให้ความต่างศักย์ของ o/p มีค่าเป็นบวก

โปรแกรมควบคุมอุณหภูมิ

โปรแกรมควบคุมอุณหภูมินี้ใช้ไมโครโปรเซสเซอร์ CPU Z80 เป็นตัวหลักในการควบคุมมีลักษณะการทำงานดังนี้

- สามารถควบคุมอุณหภูมิ ตั้งแต่ 20C-275C
- สามารถควบคุมอุณหภูมิที่มีลักษณะแตกต่างกันได้ 6 จุด
- การตั้งอุณหภูมิแต่ละจุดสามารถป้อนตัวเลขใส่เข้าไปได้
- แสดงผลค่าที่เราตั้งไว้ เปรียบเทียบค่าจริงที่วัดได้

การทำงานของโปรแกรม

มีหลักการและขั้นตอนการทำงานดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของโปรแกรมโดยรวม

มีขั้นตอนการทำงานดังโฟรชาร์ตต่อไปนี้



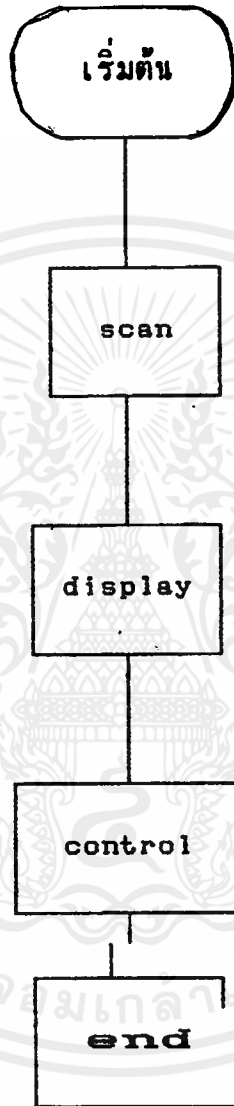
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขึ้นแรกต้อง set ค่าเริ่มต้นการทำงานก่อน เช่น ค่าของ port i/p o/p ค่า address เริ่มต้นของส่วนเก็บข้อมูลของตัวแปรต่าง ๆ จำนวนการวน loop
- display one เป็นส่วนแสดงผลออกมาบัง LED seven segment ของ ST บอร์ด แสดงให้เห็นถึงชื่อของผลโครงการและพร้อมที่จะเริ่มต้นการทำงาน
- Main เป็นส่วนของโปรแกรมที่สำคัญมากที่สุด การจัดระบบต่าง เช่น i/p o/p, แสดงผล, ควบคุมอุณหภูมิ, เปรียบเทียบค่า, อ่านค่าข้อมูล โปรแกรมส่วนนี้จะเป็นตัวจัดการทั้งหมด
- Delay เป็นการหน่วงเวลาเพื่อให้ระบบของโปรแกรมมีการตอบสนองค่า i/p, o/p ได้ดีที่สลับไม่เร็วเกินไปจนทำให้การทำงานผิดพลาดได้

ส่วนของโปรแกรมหลัก (Main program)

ประกอบด้วยโปรแกรมย่อย หรือฟังก์ชันย่อยที่จะจัดการกับระบบให้ปฏิบัติตามวัตถุประสงค์ที่กำหนดไว้ มีหลักการและขั้นตอนการทำงานดังโปรแกรมข้างล่างนี้

main



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Scan จะเป็นส่วนของโปรแกรมที่ทำหน้าที่เช็คค่า กด Key หมายเลขไหน เมื่อกดแล้วจะตรวจสอบว่าเป็น Key ที่อนุญาตให้ใช้งานได้หรือไม่ ถ้าอนุญาตก็จะตรวจสอบดูว่า เป็นKey ตัวเลขหรือ Key ฟังก์ชัน

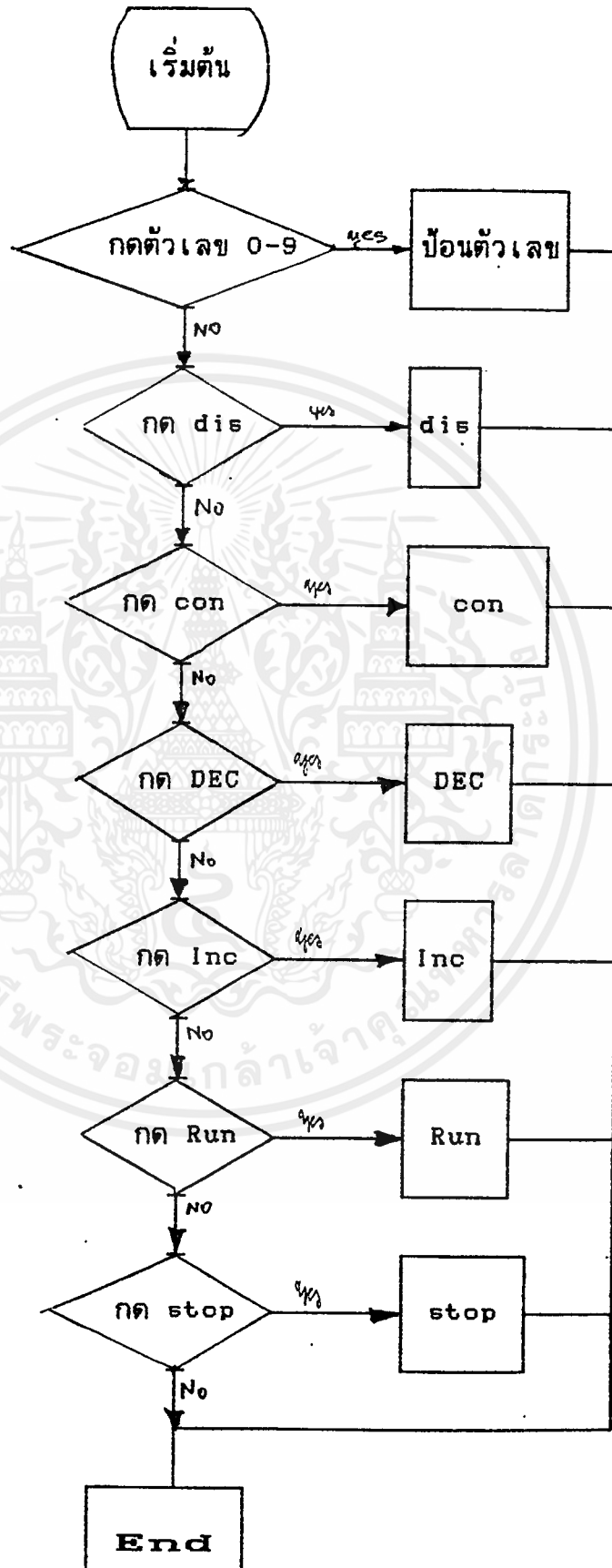
1.1 Key ตัวเลข มีเลข 0-9 ระบบอยู่ในสถานะที่ป้อนตัวเลขได้คือสถานะ con ระบบนี้สามารถป้อนตัวเลขได้ 3 หลัก เป็นระบบป้อนตัวเลขเป็น shift left หมายถึงตัวเลขใหม่ที่ป้อนจะเข้าไปอยู่หลักที่ 1 ทำให้เลขหลักที่ 1,2 เดิมก็จะเคลื่อนที่ไปอยู่หลักที่ 2,3 ตามลำดับ และตัวเลขที่ 3 จะหายออกไป

1.2 Key ฟังก์ชัน ระบบจะตรวจสอบว่ากดไปที่ฟังก์ชันใดก็ตามก็จะเข้าไปทำงานที่ฟังก์ชันนั้น ฟังก์ชันในระบบนี้มีด้วยกัน 6 ฟังก์ชันดังนี้

1. dis แสดงผลของอุณหภูมิจริงที่จัดค่าได้จากเทอร์โมคัปเปิล
2. control แสดงตัวเลขหรือสามารถตั้งค่าตัวเลขของอุณหภูมิเพื่อที่จะให้ระบบควบคุมอุณหภูมิจากที่ได้ตั้งค่าไว้
3. INC ตรวจสอบหรือแก้ไขอุณหภูมิไปยังจุดที่ถึคขึ้นไป
4. dEC ตรวจสอบหรือแก้ไขอุณหภูมิไปยังจุดที่ถึคลงมา
5. Run ระบบทำงานได้ต่อไป
6. stop หยุดการทำงานแต่ยังคงรักษาสถานะอุณหภูมิปัจจุบันให้คงที่

ขั้นตอนการทำงานมีลักษณะดังต่อไปนี้

Scan

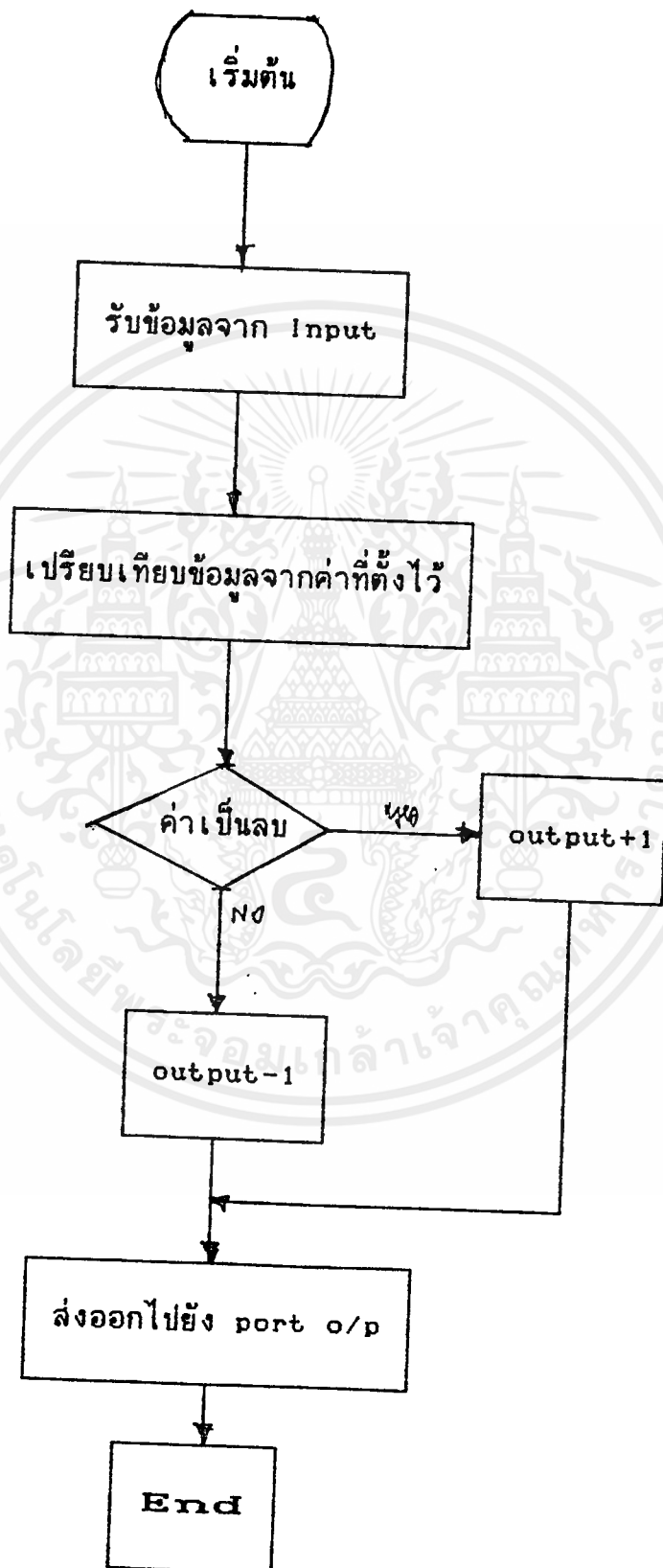


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

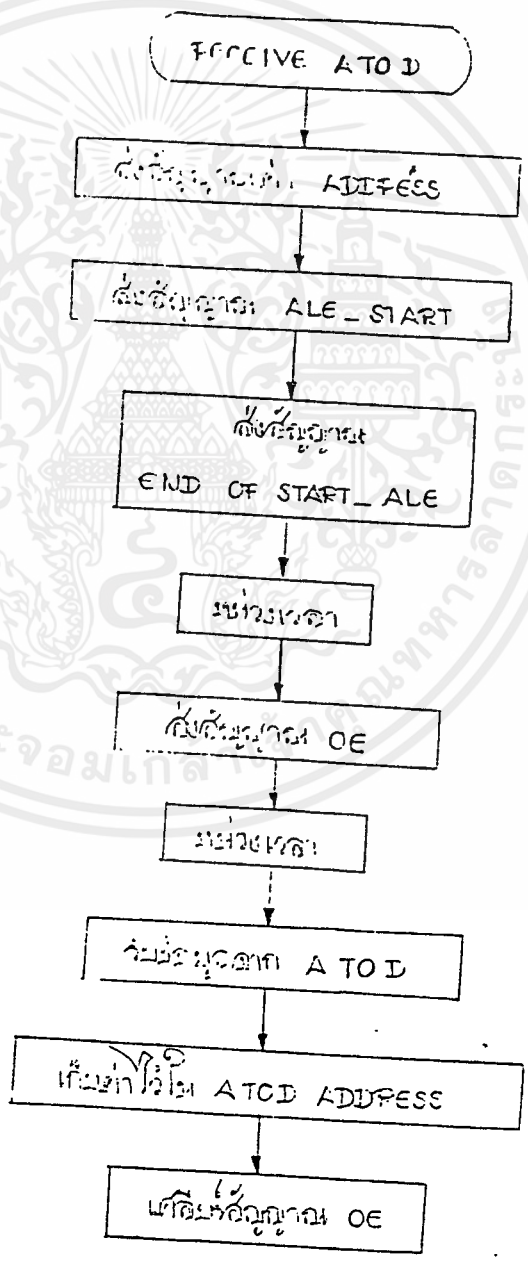
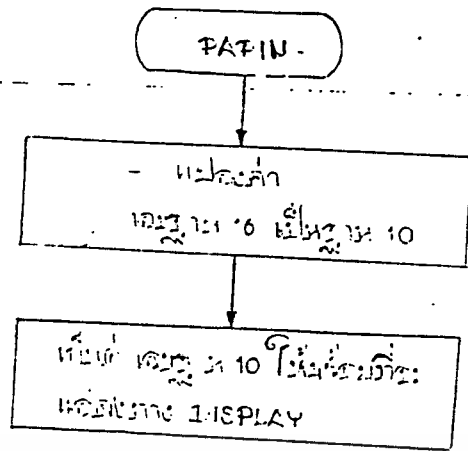
- ฟังก์ชัน display เป็นส่วนแสดงผลออกมาถึง Seven segment แสดงสถานะของอุณหภูมิที่ได้จากการ control
- ฟังก์ชัน control เป็นส่วนในการควบคุมอุณหภูมิเปรียบเทียบกับค่าที่ตั้งขึ้นกับอุณหภูมิจริงที่วัดได้ และทำการควบคุมในอุณหภูมินั้นอยู่ในระดับที่เราได้ตั้งไว้ มีขั้นตอนการทำงานดังนี้



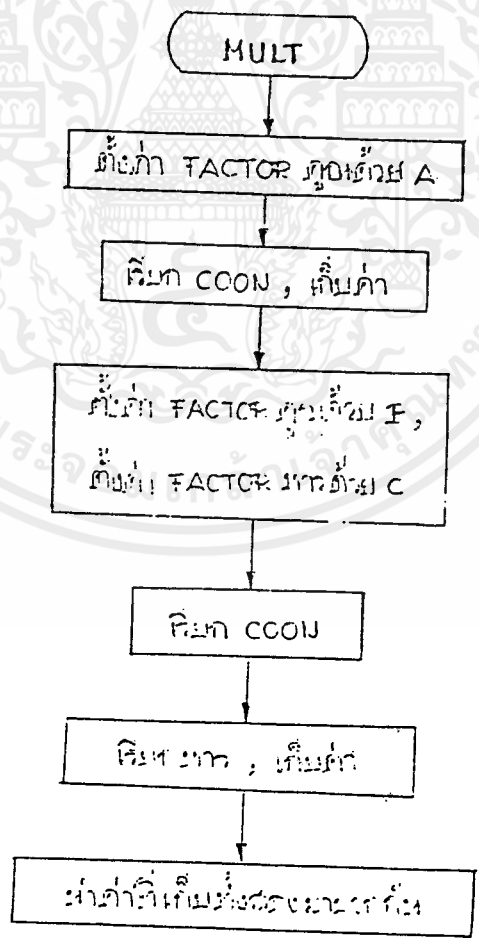
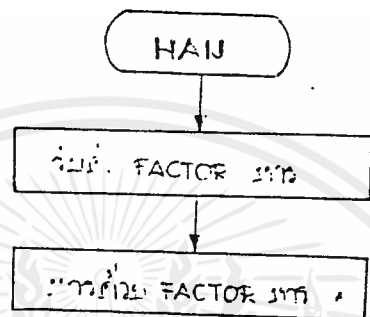
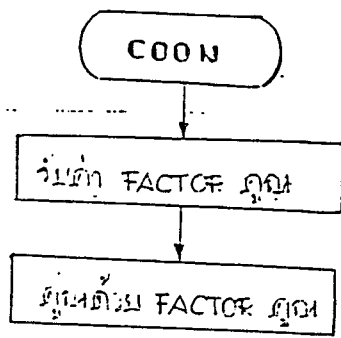
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



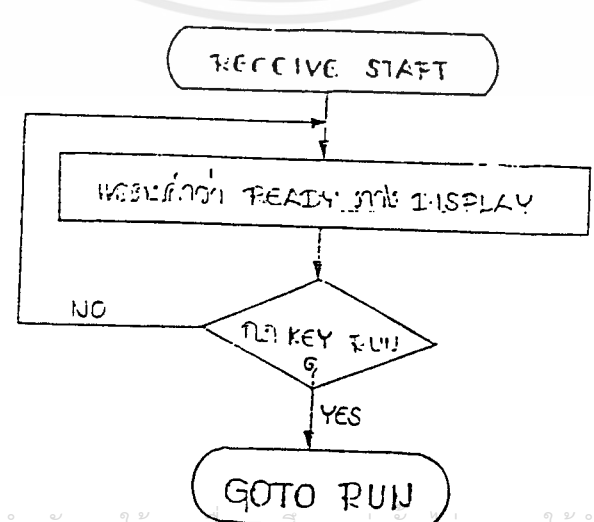
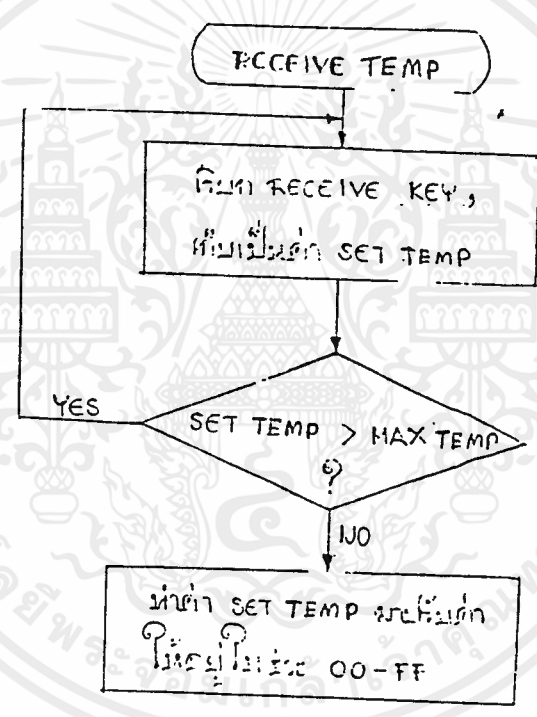
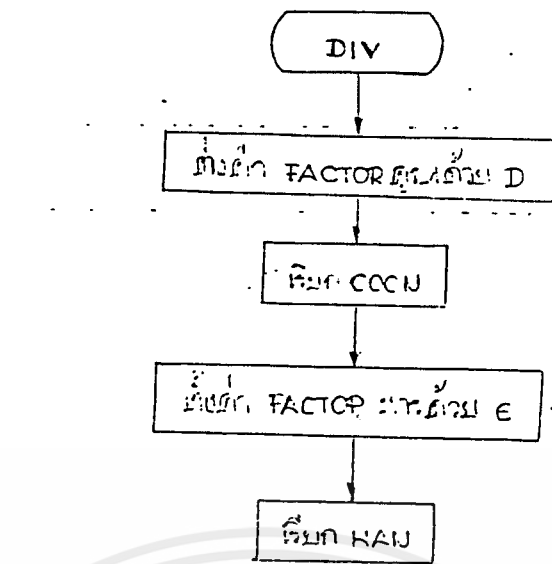
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



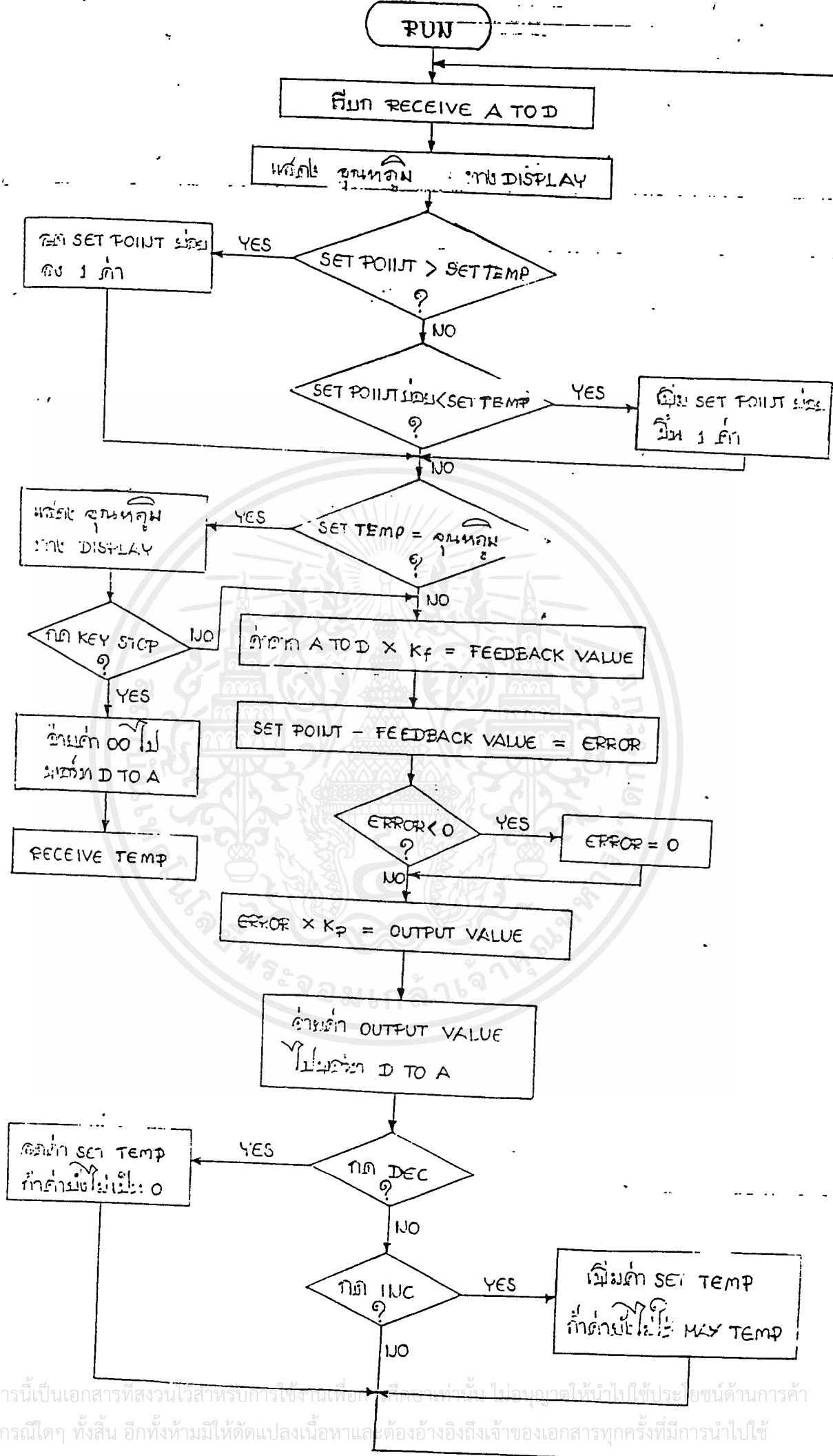
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อ... ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

				ORG	2000H
3		3000		DISP1:	EQU 3000H
4		300D		TDISP1:	EQU 300DH
5		300E		CONDI:	EQU 300EH
6		300F		C_D:	EQU 300FH
7		3010		KEEP:	EQU 3010H
8		3011		JOP:	EQU 3011H
9		3012		COLUM:	EQU 3012H
10		3013		ADDC:	EQU 3013H
11		302A		ADDD:	EQU 302AH
12		3040		CMEM:	EQU 3040H
13		304A		WORK:	EQU 304AH
14		304B		DMEM:	EQU 304BH
15		3059		TEMP:	EQU 3059H
16					
17	2000	3E 00		LD	A, 00H
18	2002	32 0E 30		LD	(CONDI), A
19	2005	32 0F 30		LD	(C_D), A
20	2008	32 11 30		LD	(JOP), A
21	200B	32 59 30		LD	(TEMP), A
22	200E	32 4A 30		LD	(WORK), A
23	2011	3E 90		LD	A, 90H
24	2013	D3 9F		LD	(9FH), A
25	2015	CD 26 20		OUT	CALL DISPLAY1
26					
27	2018	06 0A		LD	B, 10
28	201A	D9	MAIN:	LD	
29	201B	CD 4F 20	MAIN1:	EXX	
30	201E	D9		CALL	SCANKEY
31	201F	10 F9		EXX	
32	2021	CD F8 21		DJNZ	MAIN1
33	2024	18 F2		CALL	CONT
34				JR	MAIN
35	2026	3E 03			
36	2028	D7	DISPLAY1:	LD	A, 03H
37	2029	21 00 30		RST	10H
38	202C	DD 21 0D 30		LD	HL, DISP1
39	2030	DD 36 00 01		LD	IX, TDISP1
40	2034	11 E7 3F		LD	(IX), 01H
41	2037	01 06 00	CHAND:	LD	DE, 3FE7H
42	203A	E5		LD	BC, 0006H
43	203B	ED B0		PUSH	HL
44	203D	3E 04		LDIR	
45	203F	06 40		LD	A, 04H
46	2041	D7		LD	B, 40H
47	2042	E1		RST	10H
				POP	HL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

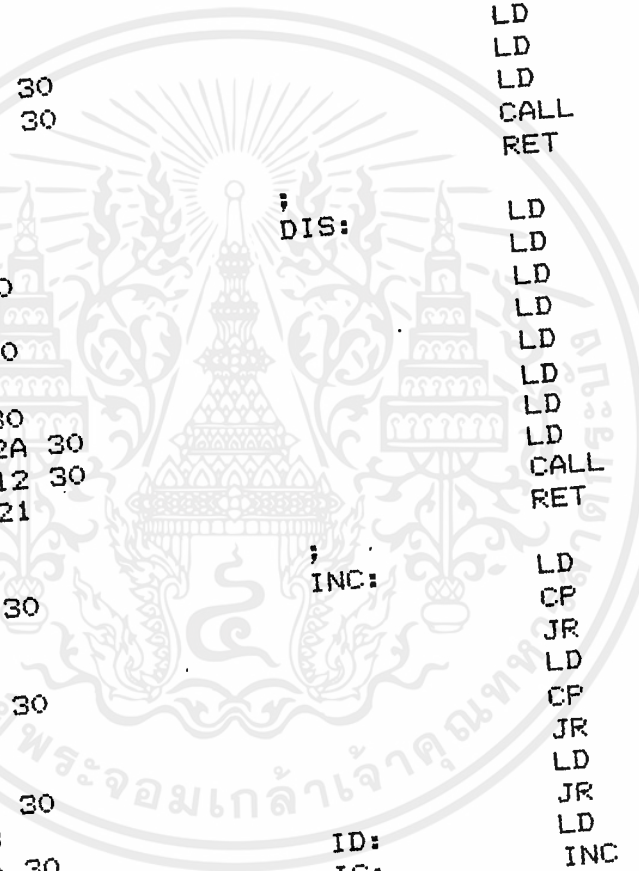
105 20BA 3E 00
106 20BC 32 4A 30
107 20BF C9
108 20C0 3E FF
109 20C2 32 4A 30
110 20C5 C9
111
112 20C6 3E FF
113 20C8 32 0E 30
114 20CB 3E 01
115 20CD 32 0F 30
116 20D0 3E 00
117 20D2 32 12 30
118 20D5 DD 21 13 30
119 20D9 FD 21 12 30
120 20DD CD C8 21
121 20E0 C9
122
123 20E1 3E FF
124 20E3 32 0E 30
125 20E6 3E 02
126 20E8 32 0F 30
127 20EB 3E 00
128 20ED 32 12 30
129 20F0 DD 21 2A 30
130 20F4 FD 21 12 30
131 20F8 CD C8 21
132 20FB C9
133
134 20FC 3A 0E 30
135 20FF FE 00
136 2101 28 2C
137 2103 3A 0F 30
138 2106 FE 02
139 2108 28 05
140 210A 21 13 30
141 210D 18 03
142 210F 21 2A 30
143 2112 FD 34 00
144 2115 3E 06
145 2117 FD BE 00
146 211A 20 04
147 211C ED 36 00 05
148 2120 ED 7E 00
149 2122 FD 86 00
150 2124
151 2127 85
152 2128 6F
153 2129 E5
154 212A DD E1
155 212C CD C8 21
156 212F C9
157
158 2130 3A 0E 30
159 2133 FE 00
160 2135 28 2C
161 2137 3A 0F 30

```

```

STOP: LD A,0
LD (WORK),A
RET
RUN: LD A,FFH
LD (WORK),A
RET
;
CON: LD A,FFH
LD (CONDI),A
LD A,01
LD (C_D),A
LD A,0
LD (COLUM),A
LD IX,ADDC
LD IY,COLUM
CALL OPER
RET
;
DIS: LD A,FFH
LD (CONDI),A
LD A,02
LD (C_D),A
LD A,0
LD (COLUM),A
LD IX,ADDD
LD IY,COLUM
CALL OPER
RET
;
INC: LD A,(CONDI)
CP 0
JR Z,RET_3
LD A,(C_D)
CP 02
JR -Z,ID
LD HL,ADDC
LD IC
LD HL,ADDD
LD (IY)
INC
LD A,06H
CP (IY)
JR NZ,MUCH
LD (IY),05
LD A,(IY)
ADD A,A
ADD A,(IY)
ADD A,L
LD L,A
PUSH HL
POP IX
CALL OPER
RET
RET_3:
;
DEC: LD A,(CONDI)
CP 0
JR Z,RET_4
LD A,(C_D)

```



เอกสารนี้เป็นเอกสารงานในหน้าที่การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่าการถือลิขสิทธิ์ในสิ่งเหล่านี้ให้แต่เพียงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

48 2043 23
49 2044 DD CB 00 2E
50 2048 DD CB 00 7E
51 204C 28 E6
52 204E C9
53
54 204F 3E 04
55 2051 06 01
56 2053 D7
57 2054 3E FF
58 2056 32 FB 3F
59 2059 06 15
60 205B 3E 05
61 205D D7
62 205E 10 FB
63 2060 3A FB 3F
64 2063 FE FF
65 2065 28 20
66 2067 32 10 30
67 206A FE 0A
68 206C 38 1A
69 206E FE 10
70 2070 28 48
71 2072 FE 12
72 2074 28 4A
73 2076 FE 14
74 2078 28 4C
75 207A FE 15
76 207C 28 63
77 207E FE 13
78 2080 28 7A
79 2082 FE 11
80 2084 CA 30 21
81 2087 C9
82
83 2088 3A 0E 30
84 208B FE 00
85 208D 28 2A
86 208F 3A 0F 30
87 2092 FE 02
88 2094 28 23
89 2096 06 04
90 2098 DD CB 02 0E
91 209C 10 FA
92 209E 3E 0F
93 20A0 DD A6 02
94 20A3 DD 77 01
95 20A6 3E F0
96 20A8 DD A6 02
97 20AB 21 10 30
98 20AE 46
99 20AF B0
100 20B0 DD 77 02
101 20B3 CD CB 21
102 20B6 CD 64 21
103 20B9 C9
104

```

SCANKEY:

LSCAN:

RET_1:

KEYNUM:

MUNN:

RET_2:

```

INC HL
B↑ (IX),
JR Z, CHAND

RET

LD A, 04H
LD B, 01H
RST 10H
LD A, FFH
LD (3FFBH), A
LD B, 15H
LD A, 05H
RST 10H
LDJNZ LSCAN
LD A, (3FFBH)
LD FFH
LD Z, RET_1
LD (KEEP), A
LD OAH
LD C, KEYNUM
LD 10H
LD Z, STOP
LD 12H
LD Z, RUN
LD 14H
LD Z, CON
LD 15H
LD Z, DIS
LD 13H
LD Z, INC
LD 11H
LD Z, DEC

LD A, (CONDI)
LD 00
LD Z, RET_2
LD A, (C_D)
LD 02
LD Z, RET_2
LD B, 04H
LD (IX+2)
LD RRC
LDJNZ MUNN
LD A, 0FH
LD (IX+2)
LD (IX+1), A
LD A, FOH
LD (IX+2)
LD HL, KEEP
LD B, (HL)
LD B
LD (IX+2), A
LD CALL
LD CALL
LD RET
LD OPER
LD CHEX

```

เอกสารนี้เป็นทรัพย์สินของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

162	213A	FE 02			CP	02
163	213C	28 05			JR	Z, ID1
164	213E	21 13 30			LD	HL, ADDC
165	2141	18 03			JR	IC1
166	2143	21 2A 30		ID1:	LD	HL, ADDD
167	2146	FD 35 00		IC1:	DEC	(IY)
168	2149	3E FF \			LD	A, FFH
169	214B	FD BE 00 \ *				
170	214E	20 04			CP	(IY)
171	2150	FD 36 00 00			JR	NZ, MUCH1
172	2154	FD 7E 00		MUCH1:	LD	(IY), 00
173	2157	87			LD	A, (IY)
174	2158	FD 86 00			ADD	A, A
175	215B	85			ADD	A, (IY)
176	215C	6F			ADD	A, L
177	215D	E5			LD	L, A
178	215E	DD E1			PUSH	HL
179	2160	CD C8 21			POP	IX
180	2163	C9		RET_4:	CALL	OPER
181					RET	
182	2164	DD 4E 02		; CHEX:	LD	C, (IX+2)
183	2167	DD 7E 01			LD	A, (IX+1)
184	216A	FE 00			CP	00
185	216C	20 0B			JR	NZ, NEW
186	216E	3E 20			LD	A, 20H
187	2170	B9			CP	C
188	2171	38 06			JR	C, NEW
189	2173	3E 20			LD	A, 20H
190	2175	4F			LD	C, A
191	2176	DD 71 02			LD	(IX+2), C
192	2179	DD 7E 01		NEW:	LD	A, (IX+1)
193	217C	FE 02			CP	02
194	217E	28 3D			JR	Z, LOOP1
195	2180	38 40			JR	C, LOOP3
196	2182	DD 7E 02			LD	A, (IX+2)
197	2185	FE 20		LOOP:	CP	20H
198	2187	30 2D			JR	NC, LOOP4
199	2189	FE 0A			CP	10
200	218B	30 04			JR	NC, LOOP5
201	218D	06 80			LD	B, 80H
202	218F	18 02			JR	LOOP6
203	2191	06 90		LOOP5:	LD	B, 90H
204	2193	E6 0F		LOOP6:	AND	0FH
205	2195	B0			OR	B
206	2196	DD 46 01			LD	B, (IX+1)
207	2199	05			DEC	B
208	219A	32 F4 3F		LOOP7:	LD	(3FF4H), A
209	219D	78			LD	A, B
210	219E	32 F5 3F			LD	(3FF5H), A
211	21A1	3E 00			LD	A, 0
212	21A3	32 F6 3F			LD	(3FF6H), A
213	21A6	3E 0B			LD	A, 0BH
214	21A8	D7			RST	10H
215	21A9	21 40 30			LD	HL, CMEM
216	21AC	3A 12 30			LD	A, (COLUMN)
217	21AF	85			ADD	A, L
218	21B0	6F			LD	A

```

219 21B1 3A F2 3F          LD      A, (3FF2H)
220 21B4 77                LD      (HL), A
221 21B5 C9                RET
222 21B6 D6 20          LOOP4: SUB  A, 20H
223 21B8 DD 46 01        LD      B, (IX+1)
224 21BB 18 DD          JR      LOOP7
225 21BD 79          LOOP1: LD      A, C
226 21BE FE 76        CP      76H
227 21C0 38 C3        JR      C, LOOP
228 21C2 3E 02        LOOP3: LD      A, 02
229 21C4 06 55        LD      B, 55H
230 21C6 18 D2        JR      LOOP7
231
232
233 21C8 DD 7E 00          ; OPER: LD      A, (IX)
234 21CB 32 F0 3F        LD      (3FF0H), A
235 21CE DD 7E 01        LD      A, (IX+1)
236 21D1 32 EF 3F        LD      (3FEFH), A
237 21D4 DD 7E 02        LD      A, (IX+2)
238 21D7 32 F1 3F        LD      (3FF1H), A
239 21DA 3E 07          LD      A, 07
240 21DC D7                RST    10H
241 21DD 3E 39          LD      A, 39H
242 21DF 32 E8 3F        LD      (3FE8H), A
243 21E2 3A 0F 30        LD      A, (C_D)
244 21E5 FE 01          CP      01
245 21E7 28 04          JR      Z, CHAC
246 21E9 3E 5E          LD      A, 5EH
247 21EB 18 02          JR      THEN
248 21ED 3E 39          CHAC: LD      A, 39H
249 21EF 32 E8 3F        THEN: LD      (3FE8H), A
250 21F2 3E 40          LD      A, 40H
251 21F4 32 E9 3F        LD      (3FE9H), A
252 21F7 C9                RET
253
254 21F8 21 4B 30        ; CONT: LD      HL, DMEM
255 21FB 0E 00          LD      C, 0
256 21FD 11 2A 30        LD      DE, ADDD
257 2200 3A 4A 30        LD      A, (WORK)
258 2203 FE 00          CP      0
259 2205 28 66          JR      Z, RETU
260 2207 3E 90          LD      A, 90H
261 2209 D3 9F          OUT    (9FH), A
262 220B 79          COT:  LD      A, C
263 220C D3 9E          OUT    (9EH), A
264 220E F6 08          OR     08H
265 2210 D3 9E          OUT    (9EH), A
266 2212 E6 07          AND    07H
267 2214 D3 9E          OUT    (9EH), A
268 2216 06 08          LD      B, 08H
269 2218 C5          COUNT: PUSH   BC
270 2219 C1          POP    BC
271 221A C5          PUSH   BC
272 221B C1          POP    BC
273 221C 10 FA          DJNZ  COUNT

```

274 221E F6 10
275 2220 D3 9E

OR 10H
OUT (9EH), A

Mon Mar 15 1993 14:11

Page 6

276	2222	00		NOP	
277	2223	DB 9C		IN	A, (9CH)
278	2225	77		LD	(HL), A
279	2226	C6 14		ADD	A, 20
280	2228	30 44		JR	NC, KOOK
281	222A	7E		LD	A, (HL)
282	222B	CD 73 22		CALL	KOOP
283	222E	3A F4 3F		LD	A, (3FF4H)
284	2231	C6 20		ADD	A, 20H
285	2233	32 F4 3F		LD	(3FF4H), A
286	2236	13	KOOD:	INC	DE
287	2237	3A F5 3F		LD	A, (3FF5H)
288	223A	12		LD	(DE), A
289	223B	13		INC	DE
290	223C	3A F4 3F		LD	A, (3FF4H)
291	223F	12		LD	(DE), A
292	2240	13		INC	DE
293	2241	0C		INC	C
294	2242	23		INC	HL
295	2243	3E 06		LD	A, 06
296	2245	B9		CP	C
297	2246	20 C3		JR	NZ, COT
298	2248	CD C8 21		CALL	OPER
299	224B	21 4B 30		LD	HL, DMEM
300	224E	3A 40 30		LD	A, (CMEM)
301	2251	BE		CP	(HL)
302	2252	38 0C		JR	C, DECE
303	2254	2B 17		JR	Z, RETU
304	2256	3A 59 30		LD	A, (TEMP)
305	2259	FE FF		CP	FFH
306	225B	2B 10		JR	Z, RETU
307	225D	3C		INC	A
308	225E	1B 0B		JR	OUT_1
309	2260	3A 59 30	DECE:	LD	A, (TEMP)
310	2263	FE 00		CP	00
311	2265	2B 06		JR	Z, RETU
312	2267	3D		DEC	A
313	2268	D3 9D	OUT_1:	OUT	(9DH), A
314	226A	32 59 30		LD	(TEMP), A
315	226D	C9	RETU:	RET	
316			;		
317	226E	CD 73 22	KOOK:	CALL	KOOP
318	2271	1B C3		JR	KOOD
319			;		
320	2273	32 F2 3F	KOOP:	LD	(3FF2H), A
321	2276	C5		PUSH	BC
322	2277	E5		PUSH	HL
323	2278	3E 0A		LD	A, 0AH
324	227A	D7		RST	10H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0808, ADC0809



A to D, D to A

ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters With 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

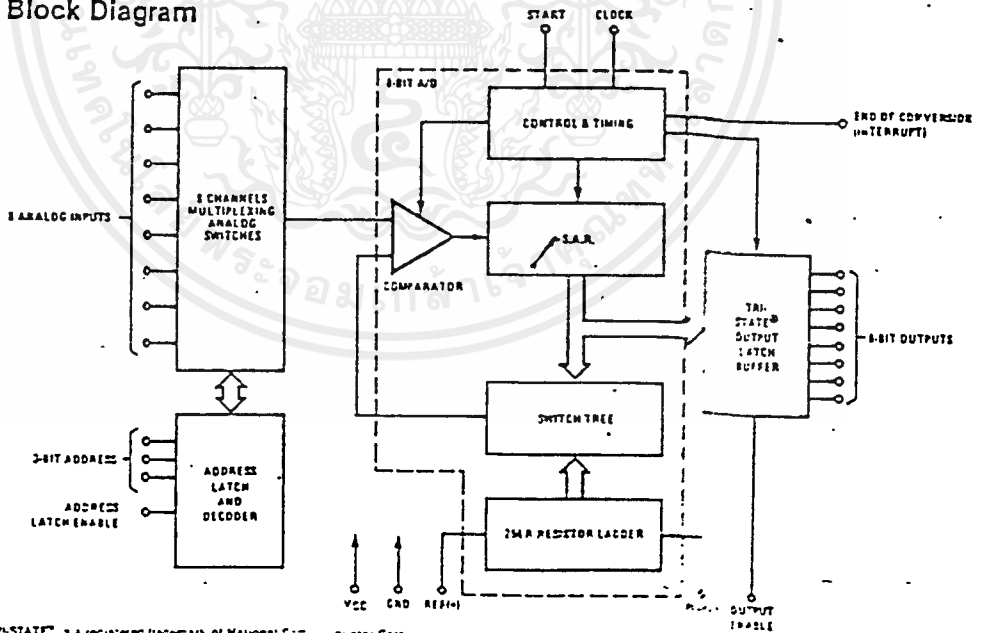
The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

Features

- Resolution — 8-bits
- Total unadjusted error — $\pm 1/2$ LSB and ± 1 LSB
- No missing codes
- Conversion time — 100 μ s
- Single supply — 5 V_{CC}
- Operates ratiometrically or with 5 V_{CC} or analog span adjusted voltage reference
- 8-channel multiplexer with latched control logic
- Easy interface to all microprocessors, or operate "stand alone"
- Outputs meet TTL voltage level specifications
- 0V to 5V analog input voltage range with single 5V supply
- No zero or full-scale adjust required
- Standard hermetic or molded 28-pin DIP package
- Temperature range — 40°C to +85°C or -55°C to +125°C
- Low power consumption — 15 mW
- Latched TRI-STATE[®] output

Block Diagram



Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V _{CC}) (Note 3)	8.5V
Voltage at Any Pin Except Control Inputs	-0.3V to (V _{CC} + 0.3V)
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-85°C to +150°C
Package Dissipation at T _A = 25°C	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range (Note 1)	T _{MIN} ≤ T _A ≤ T _{MAX} -55°C ≤ T _A ≤ +125°C
ADC0808CJ, ADC0808CCN, ADC0809CCN	-40°C ≤ T _A ≤ +85°C
Range of V _{CC} (Note 1)	4.5 V _{DC} to 6.0 V _{DC}

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V_{DC} = V_{REF(+)}, V_{REF(-)} = GND, T_{MIN} ≤ T_A ≤ T_{MAX} and f_{CLK} = 640 kHz -- unless otherwise stated.

Parameter	Conditions	Min	Typ	Max	Units
ADC0808					
Total Unadjusted Error (Note 5)	25°C T _{MIN} to T _{MAX}			± 1/2 ± 3/4	LSB LSB
ADC0809					
Total Unadjusted Error (Note 5)	0°C to 70°C T _{MIN} to T _{MAX}			± 1 ± 1 1/4	LSB LSB
Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		V _{CC} +0.10	V _{DC}
V _{REF(+)} Voltage, Top of Ladder	Measured at Ref(+)		V _{CC}	V _{CC} +0.1	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$ Voltage, Center of Ladder		V _{CC} /2-0.1	V _{CC} /2	V _{CC} /2+0.1	V
V _{REF(-)} Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
Comparator Input Current	f _c = 640 kHz (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ 4.5V ≤ V_{CC} ≤ 5.5V, -55°C ≤ T_A ≤ +125°C unless otherwise noted
ADC0808CCJ, ADC0808CCN, and ADC0809CCN 4.75V ≤ V_{CC} ≤ 5.25V, -40°C ≤ T_A ≤ +85°C unless otherwise noted

Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER					
I _{OFF(+)} OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 5V, T _A = 25°C T _{MIN} to T _{MAX}		10	200	nA μA
I _{OFF(-)} OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 0, T _A = 25°C T _{MIN} to T _{MAX}	-200 -1.0	-10		nA μA
CONTROL INPUTS					
V _{IN(1)} Logical "1" Input Voltage			V _{CC} -1.5		V
V _{IN(0)} Logical "0" Input Voltage				1.5	V
I _{IN(1)} Logical "1" Input Current (The Control Inputs)	V _{IN} = 15V			1.0	μA
I _{IN(0)} Logical "0" Input Current (The Control Inputs)	V _{IN} = 0	-1.0			μA
I _{CC} Supply Current	f _{CLK} = 640 kHz		0.3	3.0	mA

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ, $4.5V \leq V_{CC} \leq 5.5V$, $-55^\circ C \leq T_A \leq +125^\circ C$ unless otherwise noted.
 ADC0808CCJ, ADC0808CCN, and ADC0809CCN $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted

ADC0808, 1

Parameter	Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)					
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$	$V_{CC}-0.4$		V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$		0.45	V
$V_{OUT(E)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$		0.45	V
I_{OUT}	TRI-STATE [®] Output Current	$V_O = 5V$ $V_O = 0$		3	μA μA

Electrical Characteristics

Timing Specifications: $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μs
t_{HI}, t_{HO}	OE Control to Q Logic State	$C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_{HI}, t_{OH}	OE Control to HI-Z	$C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
f_c	Conversion Time	$f_c = 640 \text{ kHz}$, (Figure 5) (Note 7)	60	100	116	μs
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		$8 + 2 \mu s$	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE [®] Output Capacitance	At TRI-STATE [®] Outputs, (Note 12)		10	15	pF

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Functional Description

Multiplexer: The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table 1 shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (Figure 1) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached +1/2 LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

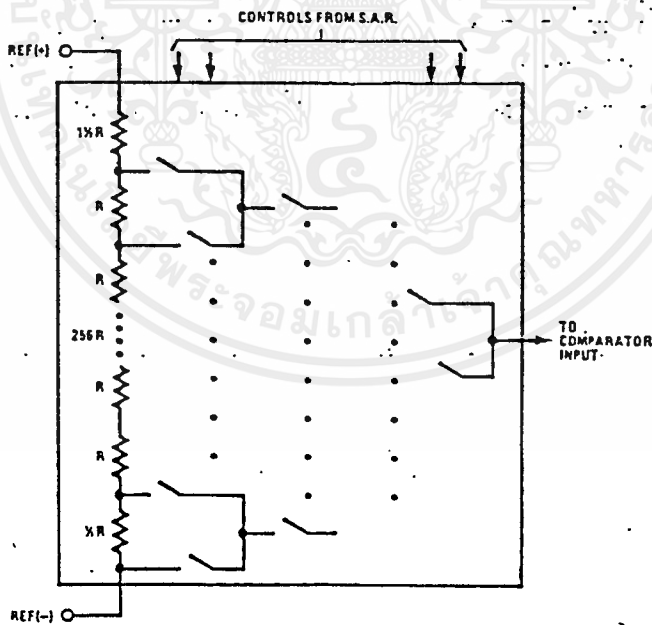


FIGURE 1. Resistor Ladder and Switch Tree

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the

comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

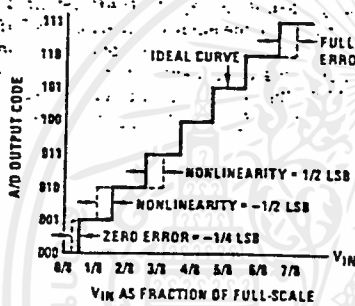


FIGURE 2. 3-Bit A/D Transfer Curve

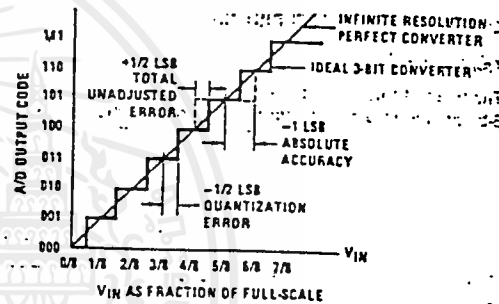


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

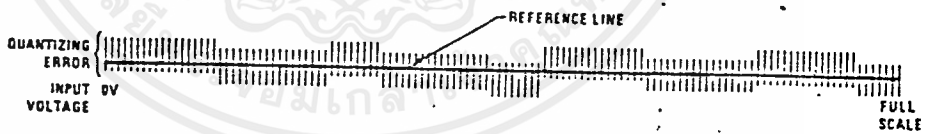
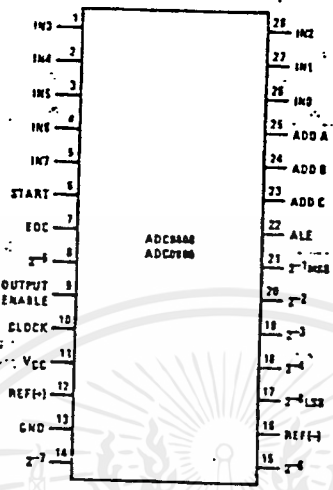


FIGURE 4. Typical Error Curve

Connection Diagram

Dual-In-Line Package



TOP VIEW

Timing Diagram

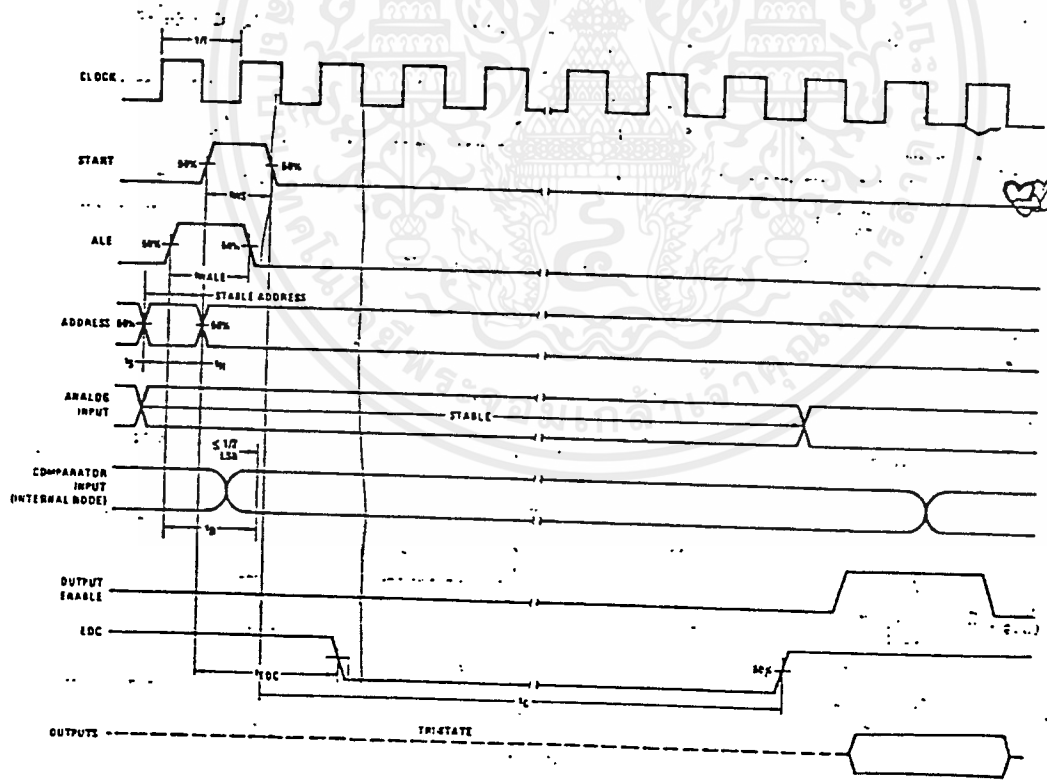


FIGURE 5

MANUS
SWEE

8

Typical Performance Characteristics

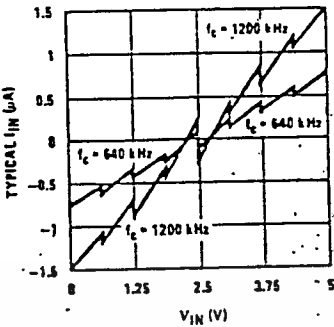


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

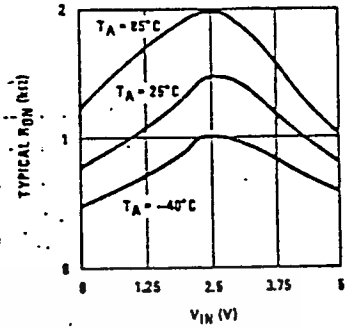


FIGURE 7. Multiplexer R_{OH} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

TRI-STATE® Test Circuits and Timing Diagrams

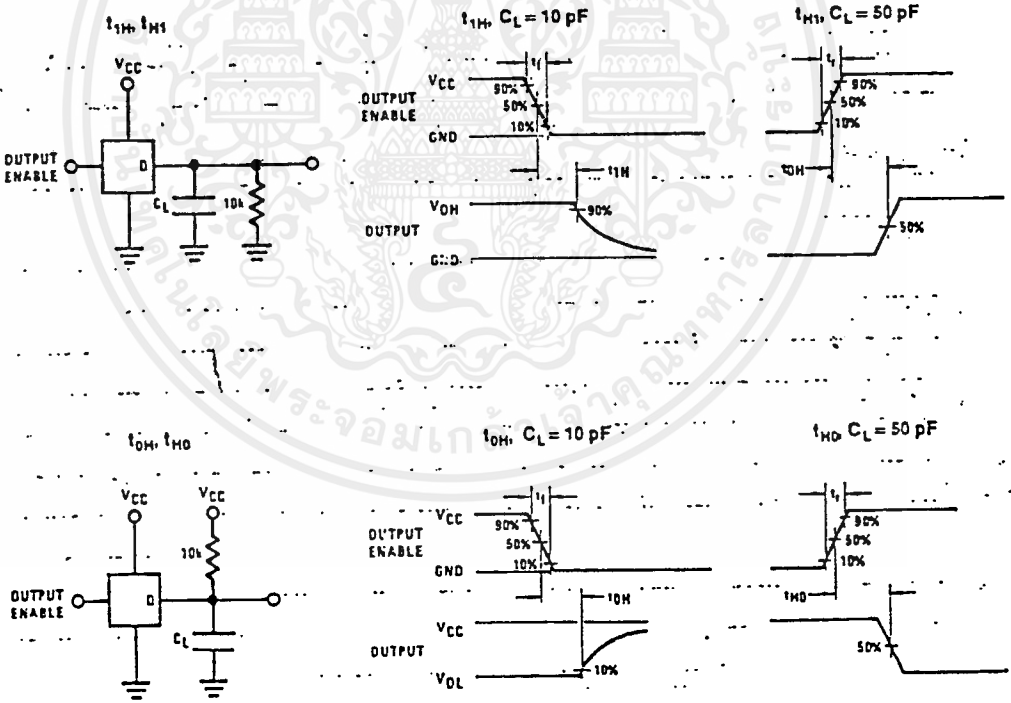


FIGURE 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

OPERATION

1.0 Ratiometric Conversion

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{fs} - V_Z} = \frac{D_x}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808

V_{fs} = Full-scale voltage

V_Z = Zero voltage

D_x = Data point being measured

D_{MAX} = Maximum data limit

D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratiometric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 Resistor Ladder Limitations

The voltages from the resistor ladder are compared to the selected input 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, $Ref(+)$, should not be more positive than the supply, and the bottom of the ladder, $Ref(-)$, should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

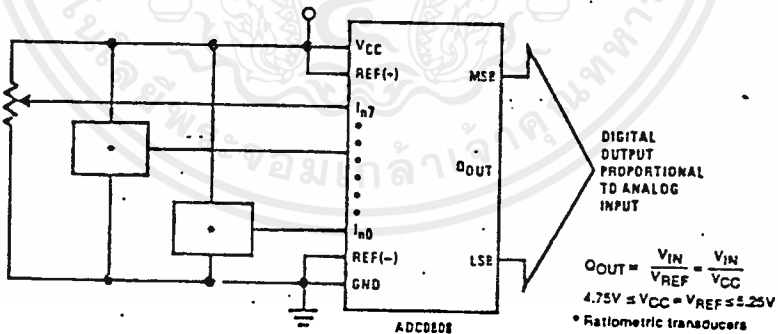


FIGURE 9. Ratiometric Conversion System

Applications Information (Continued)

The ADC0808 needs less than a millamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the millamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

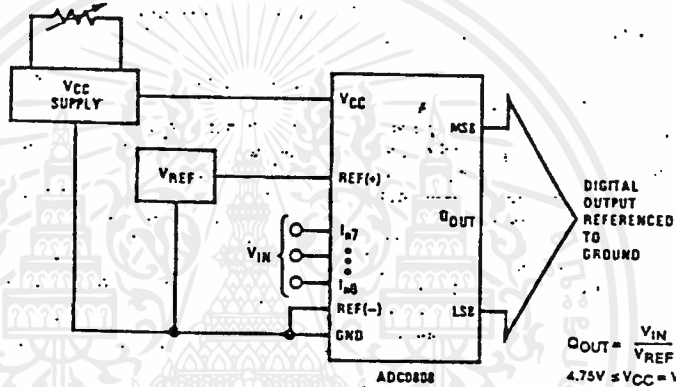


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

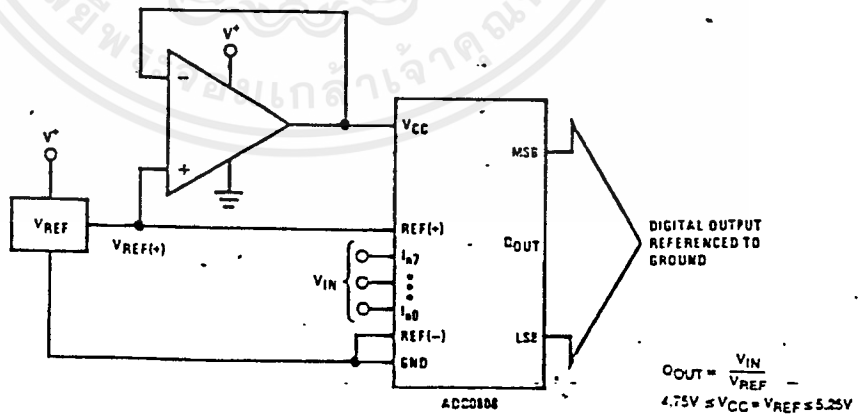


FIGURE 11. Ground Referenced Conversion System with Reference Generating V_{CC} Supply

Applications Information (Continued)

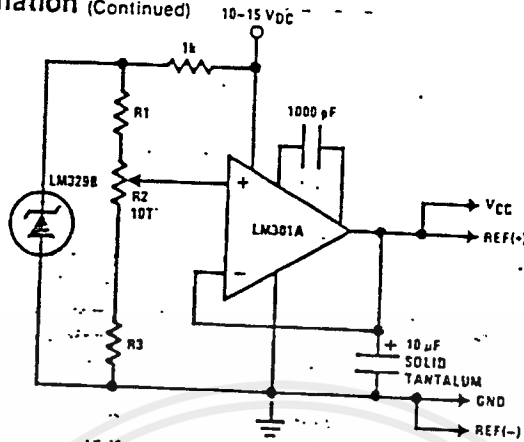


FIGURE 12. Typical Reference and Supply Circuit

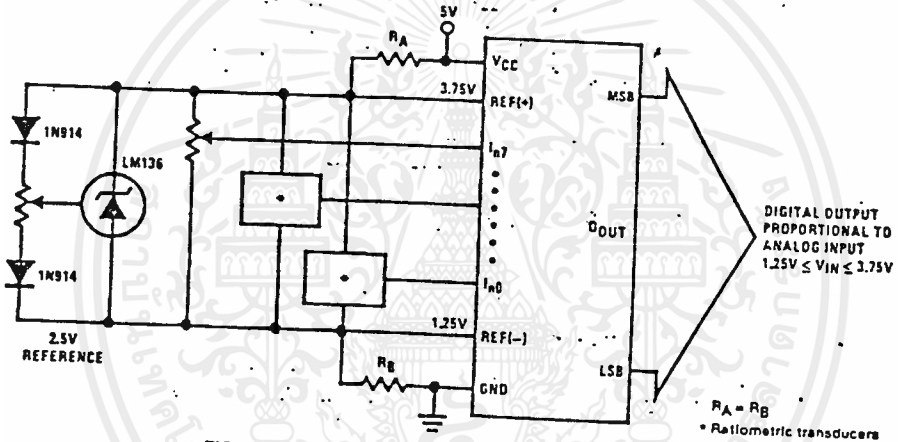


FIGURE 13. Symmetrically Centered Reference

3.0 Converter Equations

The transition between adjacent codes N and N + 1 is given by:

$$V_{IN} = \left[(V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} + \frac{1}{512} \right] + V_{TUE} \right] + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} = \left[(V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] + V_{TUE} \right] + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \approx \text{Absolute Accuracy} \quad (4)$$

- where: V_{IN} = Voltage at comparator input
- $V_{REF(+)}$ = Voltage at Ref(+)
- $V_{REF(-)}$ = Voltage at Ref(-)
- V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} - 512$)

4.0 Analog Comparator Inputs

The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

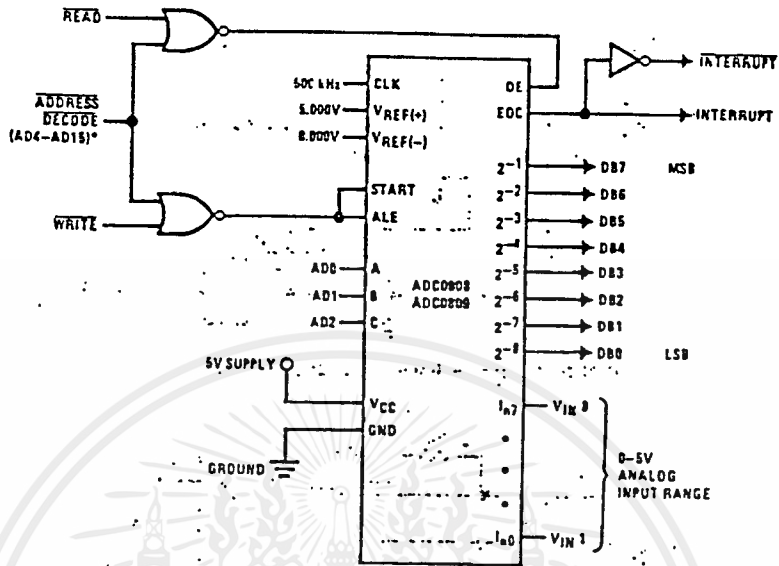
The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.



Typical Application



* Address latches needed for 8085 and SC/MP Interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
Z-80	RD	WR	INT $\bar{7}$ (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA \rightarrow 2-RW	VMA \rightarrow 2-RW	\bar{IRQA} or \bar{IRCB} (Thru PIA)

Ordering Information

TEMPERATURE RANGE		- 40°C to + 85°C		- 55°C to + 125°C
Error	$\pm 1/2$ Bit Unadjusted	ADC0808CCN	ADC0808CCJ	ADC0808CJ
	± 1 Bit Unadjusted	ADC0809CCN		
Package Outline		N28A Molded DIP	J28A Hermetic DIP	J28A Hermetic DIP

DAC0808, DAC0807, DAC0806 8-Bit D/A Converters

General Description

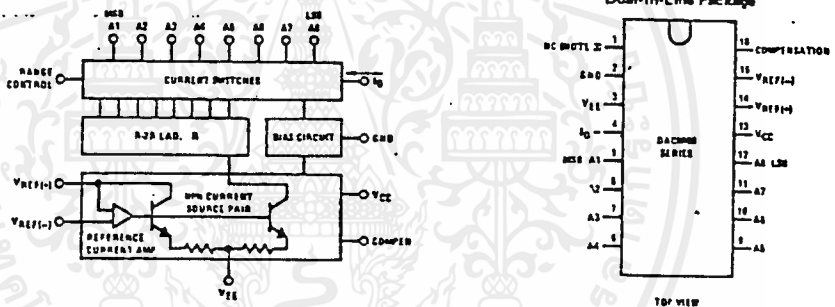
The DAC0808 series is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with $\pm 5V$ supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ± 1 LSB of $255 I_{REF}/256$. Relative accuracies of better than $\pm 0.19\%$ assure 8-bit monotonicity and linearity while zero level output current of less than $4 \mu A$ provides 8-bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: $\pm 0.19\%$ error maximum (DAC0808)
- Full scale current match: ± 1 LSB typ
- 7 and 6-bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/ μs
- Power supply voltage range: $\pm 4.5V$ to $\pm 18V$
- Low power consumption: 33 mW @ $\pm 5V$

Block and Connection Diagrams



Typical Application

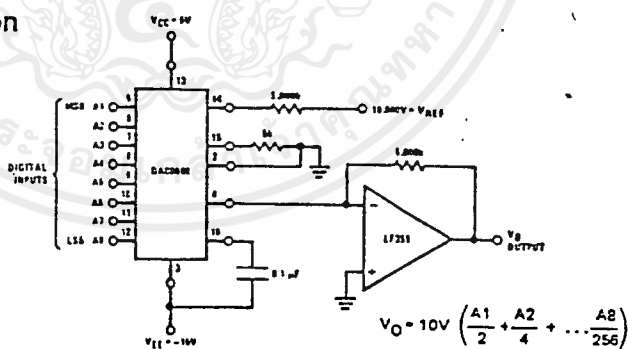


FIGURE 1. +10V Output Digital to Analog Converter

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS*					
		D PACKAGE (D16C)		J PACKAGE (J16A)	N PACKAGE (N16A)		
8-bit	$-55^{\circ}C \leq T_A \leq +125^{\circ}C$	DAC0808LD	MC1508LB	DAC0808LCJ	MC1408LB	DAC0808LCN	MC1408PB
7-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$			DAC0807LCJ	MC1408L7	DAC0807LCN	MC1408P7
6-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$			DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6

* Note: Devices may be ordered by using either order number.

Absolute Maximum Ratings

Power Supply Voltage	
VCC	+18 VDC
VEE	-18 VDC
Digital Input Voltage, V5-V12	
Applied Output Voltage, VO	-10 VDC to +18 VDC
Reference Current I ₁₄	-11 VDC to +18 VDC
Reference Amplifier Inputs, V14, V15	5 mA
	VCC, VEE

Power Dissipation (Package Limitation)		1000 mW
Derate above T _A = 25°C		6.7 mW/°C
Operating Temperature Range		
DAC0808L	-55°C ≤ T _A ≤ +125°C	
DAC0808LC Series	0 ≤ T _A ≤ +75°C	
Storage Temperature Range		-65°C to +150°C

Electrical Characteristics

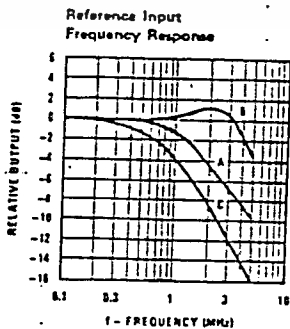
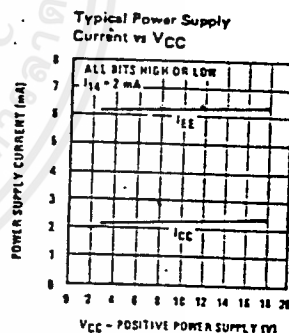
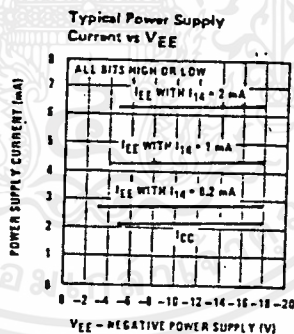
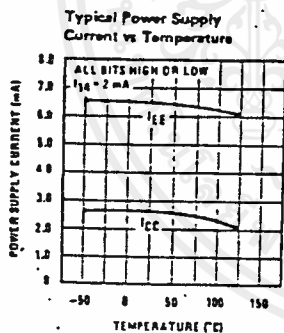
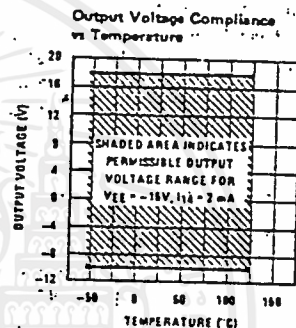
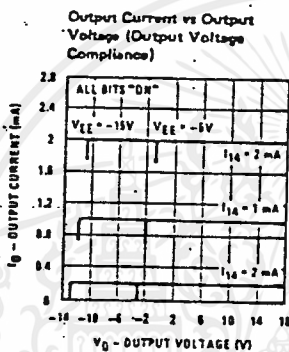
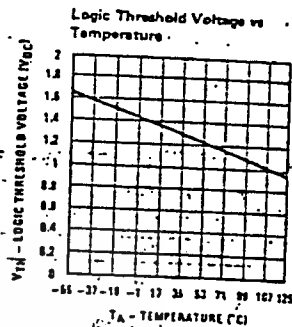
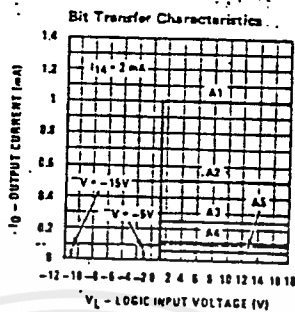
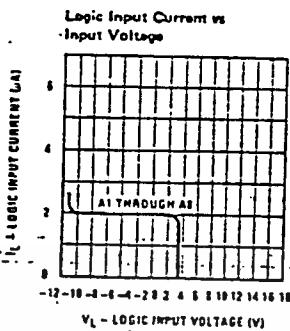
(VCC = 5V, VEE = -15VDC, VREF/R14 = 2 mA, DAC0808: T_A = -55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, T_A = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
E _r Relative Accuracy (Error Relative to Full Scale I _O)	(Figure 4)				%	
	DAC0808L (LM1508-8)			±0.19	%	
	DAC0808LC (LM1408-8)			±0.39	%	
	DAC0807LC (LM1408-7), (Note 1) DAC0806LC (LM1408-6), (Note 1)			±0.78	%	
Settling Time to Within 1/2 LSB (Includes t _{PLH})	T _A = 25°C (Note 2), (Figure 5)		150		ns	
t _{PLH} Propagation Delay Time	T _A = 25°C, (Figure 5)		30	100	ns	
TCIO Output Full Scale Current Drift			±20		ppm/°C	
MSB Digital Input Logic Levels	(Figure 3)					
V _{IH} High Level, Logic "1"		2			VDC	
V _{IL} Low Level, Logic "0"				0.8	VDC	
MSB Digital Input Current	(Figure 3)					
	High Level V _{IH} = 5V Low Level V _{IL} = 0.8V		0 -0.003	0.040 -0.8	mA	
I ₁₅ Reference Input Bias Current	(Figure 3)		-1	-3	μA	
	Output Current Range	(Figure 3) V _{EE} = -5V V _{EE} = -15V, T _A = 25°C	0 0	2.0 2.0	2.1 4.2	mA
I _O Output Current	(Figure 3) V _{REF} = 2.000V, R ₁₄ = 1000Ω, (Figure 3)	1.9	1.99	2.1	mA	
	Output Current, All Bits Low	(Figure 3)	0	4	μA	
	Output Voltage Compliance Pin 1 Grounded, VEE Below -10V	E _r ≤ 0.19%, T _A = 25°C			-0.55, +0.4 -5.0, +0.4	VDC VDC
SR _{1REF} Reference Current Slew Rate	(Figure 6)	4	8		mA/μs	
	Output Current Power Supply Sensitivity	-5V ≤ V _{EE} ≤ -16.5V		0.05	2.7	μA/V
I _{CC} Power Supply Current (All Bits Low)	(Figure 3)					
			2.3 -4.3	22 -13	mA mA	
V _{CC} Power Supply Voltage Range	T _A = 25°C, (Figure 3)					
		4.5	5.0	5.5	VDC	
VEE Power Dissipation		-4.5	-15	-16.5	VDC	
	All Bits Low	V _{CC} = 5V, V _{EE} = -5V		33	170	mW
		V _{CC} = 5V, V _{EE} = -15V		106	306	mW
	All Bits High	V _{CC} = 15V, V _{EE} = -5V V _{CC} = 15V, V _{EE} = -15V		90 160		mW mW

Note 1: All current switches are tested to guarantee at least 50% of rated current.
 Note 2: All bits switched.
 Note 3: Range control is not required.

Typical Performance Characteristics

$V_{CC} = 5V, V_{EE} = -15V, T_A = 25^\circ C$, unless otherwise noted



Unless otherwise specified: $R_{14} = R_{15} = 1 k\Omega, C = 15 pF$, pin 16 to V_{EE} ; $R_L = 50\Omega$, pin 4 to ground.

Curve A: Large Signal Bandwidth Method of Figure 7, $V_{REF} = 2 V_{p-p}$ offset 1V above ground

Curve B: Small Signal Bandwidth Method of Figure 7, $R_L = 250\Omega, V_{REF} = 50 mV_{p-p}$ offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no op amp, $R_L = 50\Omega, R_S = 50\Omega, V_{REF} = 2V, V_S = 100 mV_{p-p}$ centered at 0V.

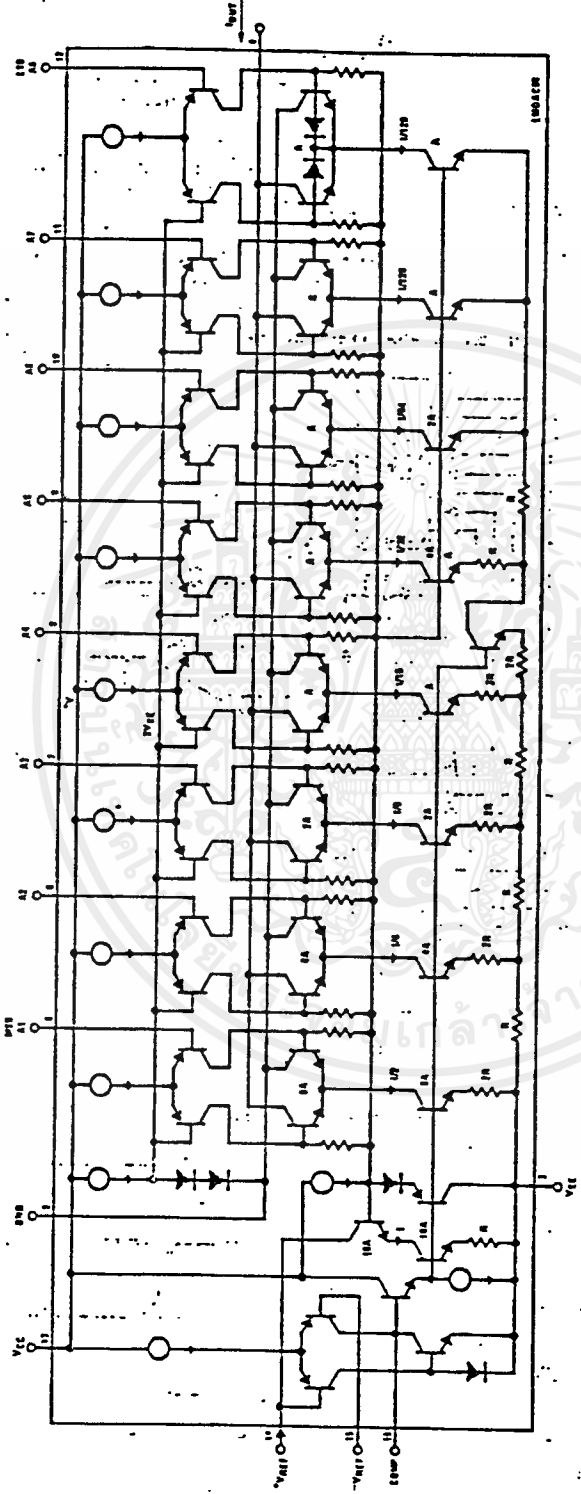
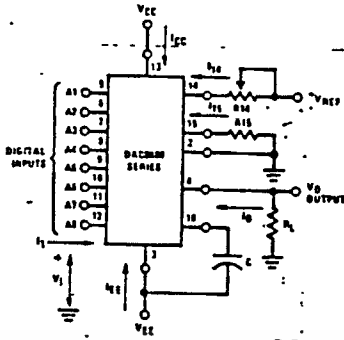


FIGURE 2. Equivalent Circuit of the DAC0808 Series

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits



V_1 and I_1 apply to inputs A1-A8.

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_0 = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

where K is $\frac{V_{REF}}{R_{14}}$

and $A_N = -1$ if A_N is at high level

$A_N = 0$ if A_N is at low level

FIGURE 3. Notation Definitions Test Circuit

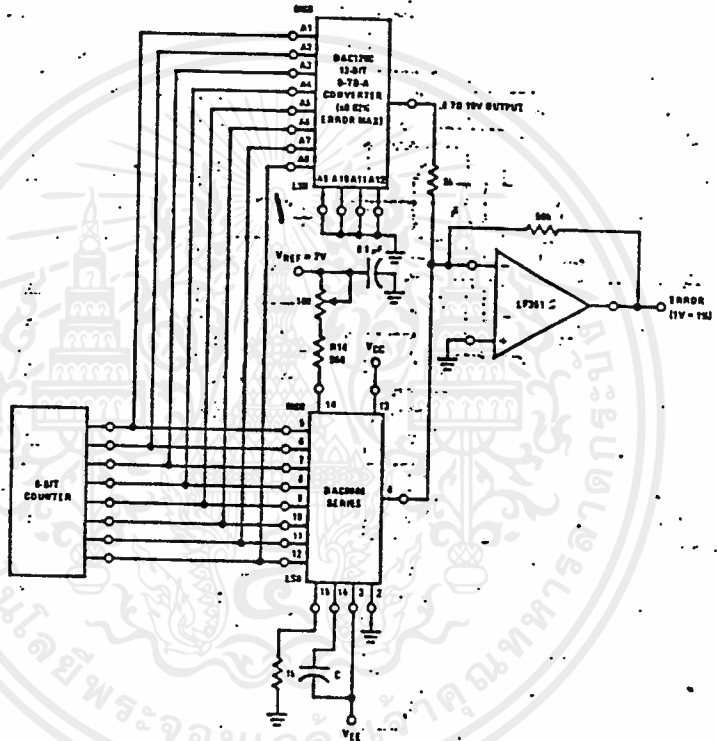


FIGURE 4. Relative Accuracy Test Circuit

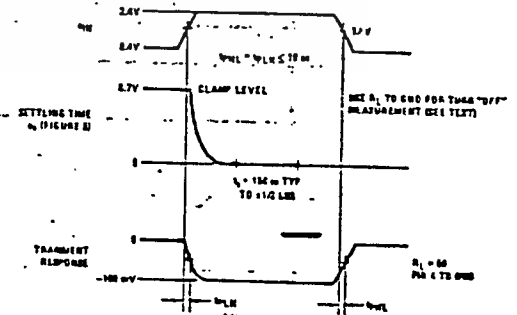
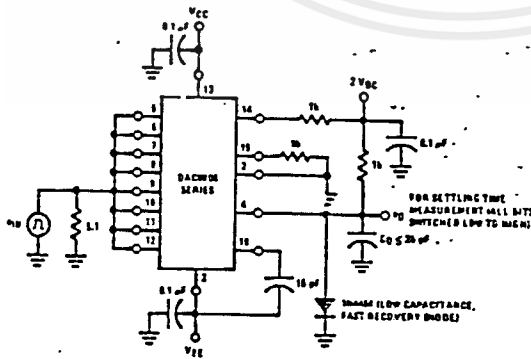


FIGURE 5. Transient Response and Settling Time

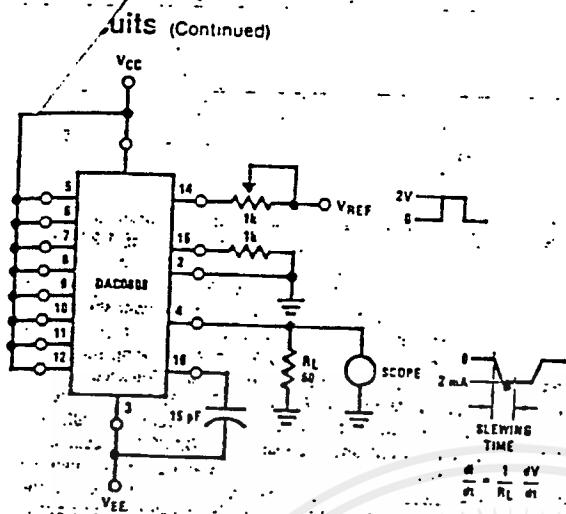


FIGURE 6. Reference Current Slew Rate Measurement.

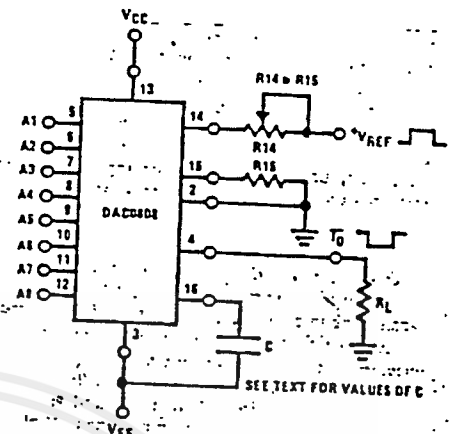


FIGURE 7. Positive VREF.

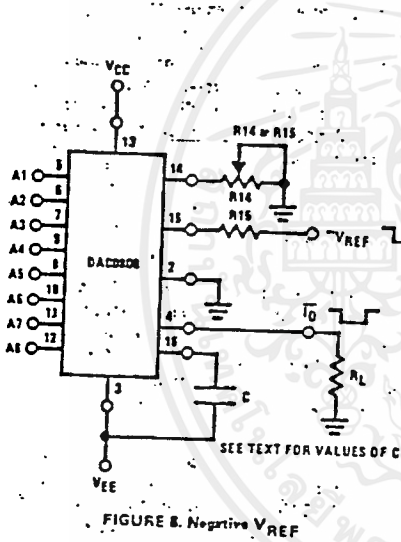


FIGURE 8. Negative VREF.

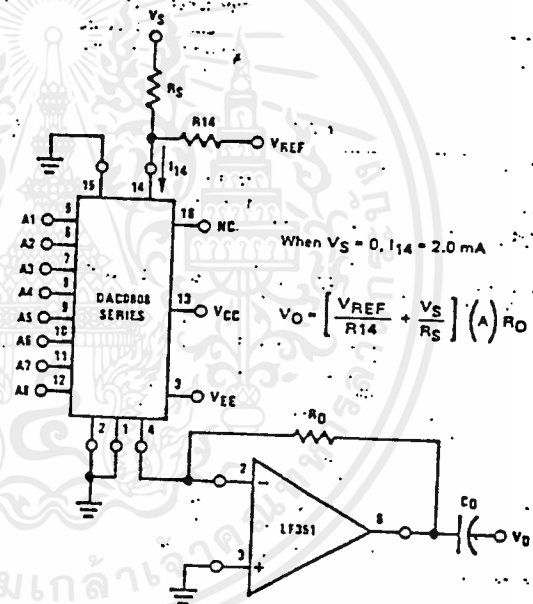


FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit.

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I_{14} , must always flow into pin 14, regardless of the set-up method or reference voltage polarity.

Connections for a positive voltage are shown in Figure 7. The reference voltage source supplies the full current

I_{14} . For bipolar reference signals, as in the multiplying mode, R_{15} can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R_{15} with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R_{14} to maintain proper phase margin; for R_{14} values of 1, 2.5 and 5 k Ω , minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either VEE or ground, but using VEE increases negative supply rejection.

Application Hints (Continued)

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor to VEE on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the VEE supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μ F to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of -0.6 to 0.5V when VEE = -5V due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to -5V where the negative supply voltage is more negative than -10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 k Ω between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 Ω do not significantly affect performance, but a 2.5 k Ω load increases worst-case settling time to 1.2 μ s (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than -7V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking

of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within $\pm 1/2$ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μ A) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of $\pm 1/2$ of one part in 65,536, or $\pm 0.00076\%$, which is much more accurate than the $\pm 0.019\%$ specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μ A to 4 mA, the additional error contributions are less than 1.6 μ A. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within $\pm 1/2$ LSB, for 8-bit accuracy, and 100 ns to $1/2$ LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when $R_L \leq 500\Omega$ and $C_O \leq 25$ pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

LM134/LM234/LM334 3-Terminal Adjustable Current Sources

General Description

The LM134/LM234/LM334 are 3-terminal adjustable current sources featuring 10,000:1 range in operating current, excellent current regulation and a wide dynamic voltage range of 1V to 40V. Current is established with one external resistor and no other parts are required. Initial current accuracy is $\pm 3\%$. The LM134/LM234/LM334 are true floating current sources with no separate power supply connections. In addition, reverse applied voltages of up to 20V will draw only a few microamperes of current, allowing the devices to act as both a rectifier and current source in AC applications.

The sense voltage used to establish operating current in the LM134 is 64 mV at 25°C and is directly proportional to absolute temperature (°K). The simplest one external resistor connection, then, generates a current with $\approx +0.33\%/^{\circ}\text{C}$ temperature dependence. Zero drift operation can be obtained by adding one extra resistor and a diode.

Applications for the new current sources include bias networks, surge protection, low power reference, ramp generation LED driver, and temperature sensing. The

LM134-3/LM234-3 and LM134-6/LM234-6 are specified as true temperature sensors with guaranteed initial accuracy of $\pm 3^{\circ}\text{C}$ and $\pm 6^{\circ}\text{C}$, respectively. These devices are ideal in remote sense applications because series resistance in long wire runs does not affect accuracy. In addition, only 2 wires are required.

The LM134 is guaranteed over a temperature range of -55°C to $+125^{\circ}\text{C}$, the LM234 from -25°C to $+100^{\circ}\text{C}$ and the LM334 from 0°C to $+70^{\circ}\text{C}$. These devices are available in TO-46 hermetic and TO-92 plastic packages.

Features

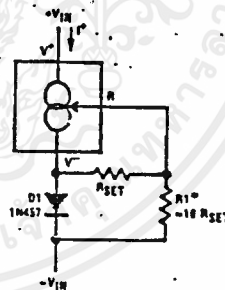
- Operates from 1V to 40V
- 0.02%/V current regulation
- Programmable from 1 μA to 10 mA
- True 2-terminal operation
- Available as fully specified temperature sensor
- $\pm 3\%$ initial accuracy

Typical Applications

Basic 2-Terminal Current Source

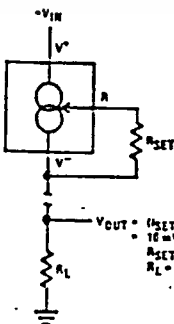


Zero Temperature Coefficient Current Source

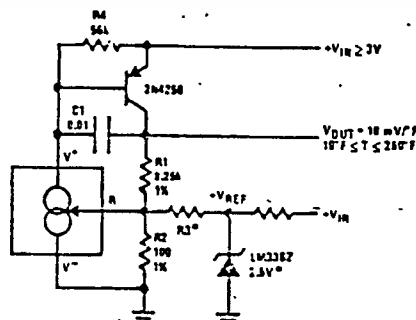


Select ratio of R1 to RSET to obtain zero drift. $I^+ = 2 I_{SET}$

Terminating Remote Sensor for V_I Stage Output



Ground Referred Fahrenheit Thermometer



Select $R_3 = V_{REF}/583 \mu\text{A}$. V_{REF} may be any stable positive voltage $\geq 2\text{V}$. Trim R_3 to calibrate.

LM134/LM234/LM334

Absolute Maximum Ratings

V ⁺ to V ⁻ Forward Voltage	40V
LM134/LM234	30V
LM334/LM134-3/LM134-6/LM234-3/LM234-6	20V
V ⁺ to V ⁻ Reverse Voltage	5V
R Pin to V ⁻ Voltage	10 mA
Set Current	200 mW
Power Dissipation	-55°C to +125°C
Operating Temperature Range	-25°C to +100°C
LM134/LM134-3/LM134-6	0°C to +70°C
LM234/LM234-3/LM234-6	300°C
LM334	
Lead Temperature (Soldering, 10 seconds)	

Electrical Characteristics (Note 1)

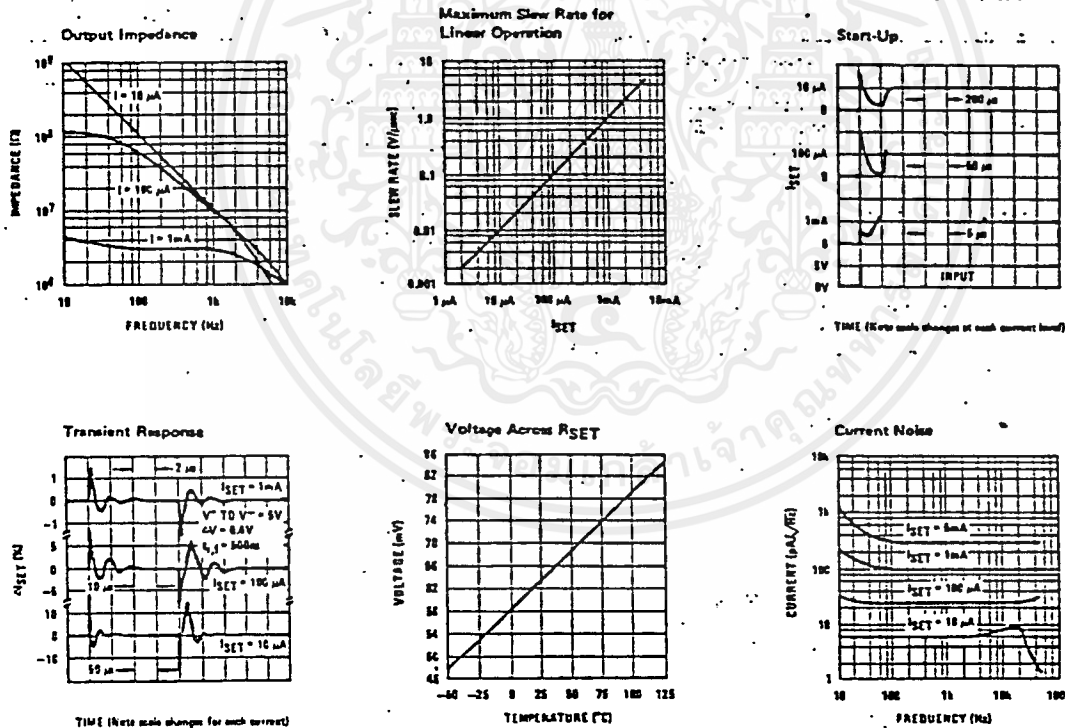
PARAMETER	CONDITIONS	LM134/LM234			LM334			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Set Current Error, V ⁺ = 2.5V, (Note 2)	10 μA ≤ I _{SET} ≤ 1 mA			3			6	%
	1 mA < I _{SET} ≤ 5 mA			5			8	%
	2 μA ≤ I _{SET} < 10 μA			8			12	%
Ratio of Set Current to V ⁻ Current	10 μA ≤ I _{SET} ≤ 1 mA	14	18	23	14	18	26	
	1 mA ≤ I _{SET} ≤ 5 mA		14			14		
	2 μA ≤ I _{SET} ≤ 10 μA		18	23	14	18	26	
Minimum Operating Voltage	2 μA ≤ I _{SET} ≤ 100 μA		0.8			0.8		V
	100 μA < I _{SET} ≤ 1 mA		0.9			0.9		V
	1 mA < I _{SET} ≤ 5 mA		1.0			1.0		V
Average Change in Set Current with Input Voltage	1.5 ≤ V ⁺ ≤ 5V		0.02	0.05		0.02	0.1	%/V
	2 μA ≤ I _{SET} ≤ 1 mA							
	5V ≤ V ⁺ ≤ 40V		0.01	0.03		0.01	0.05	%/V
	1.5V ≤ V ≤ 5V		0.03			0.03		%/V
	1 mA < I _{SET} ≤ 5 mA							
Temperature Dependence of Set Current (Note 3)	5V ≤ V ≤ 40V		0.02			0.02		%/V
	25 μA ≤ I _{SET} ≤ 1 mA	0.96T	T	1.04T	0.96T	T	1.04T	
Effective Shunt Capacitance			15			15		pF

Note 1: Unless otherwise specified, tests are performed at T_J = 25°C with pulse testing so that junction temperature does not change during test.
 Note 2: Set current is the current flowing into the V⁺ pin. It is determined by the following formula: I_{SET} = 67.7 mV/R_{SET} (@ 25°C). Set current error is expressed as a percent deviation from this amount. I_{SET} increases at 0.336%/°C @ T_J = 25°C.
 Note 3: I_{SET} is directly proportional to absolute temperature (°K). I_{SET} at any temperature can be calculated from: I_{SET} = I₀ (T/T₀) where I₀ is I_{SET} measured at T₀ (°K).

Electrical Characteristics (Continued) (Note 1)

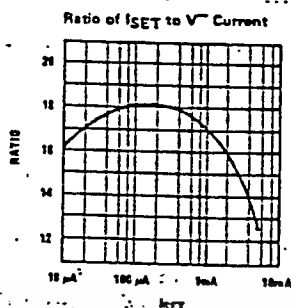
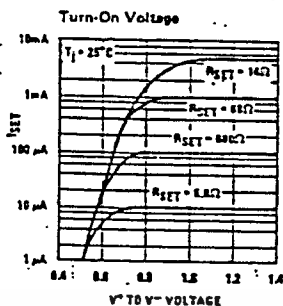
PARAMETER	CONDITIONS	LM134-3, LM234-3			LM134-6, LM234-6			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Set Current Error, $V^+ = 2.5V$, (Note 2)	$100 \mu A \leq I_{SET} \leq 1 mA$ $T_j = 25^\circ C$			± 1			± 2	%
Equivalent Temperature Error				± 3			± 6	$^\circ C$
Ratio of Set Current to V^- Current	$100 \mu A \leq I_{SET} \leq 1 mA$	14	18	26	14	18	26	
Minimum Operating Voltage	$100 \mu A \leq I_{SET} \leq 1 mA$		0.9			0.9		V
Average Change in Set Current with Input Voltage	$1.5 \leq V^+ \leq 5V$ $100 \mu A \leq I_{SET} \leq 1 mA$		0.02	0.05		0.02	0.1	%/V
	$5V \leq V^+ \leq 30V$		0.01	0.03		0.01	0.05	%/V
Temperature Dependence of Set Current (Note 3) and Equivalent Slope Error	$100 \mu A \leq I_{SET} \leq 1 mA$	0.98T	T	1.02T	0.97T	T	1.03T	%
Effective Shunt Capacitance			15			15		pF

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)



Application Hints

The LM134 has been designed for ease of application, but a general discussion of design features is presented here to familiarize the designer with device characteristics which may not be immediately obvious. These include the effects of slewing, power dissipation, capacitance, noise, and contact resistance.

SLEW RATE

At slew rates above a given threshold (see curve), the LM134 may exhibit non-linear current shifts. The slewing rate at which this occurs is directly proportional to I_{SET} . At $I_{SET} = 10 \mu\text{A}$, maximum dV/dt is $0.01V/\mu\text{s}$; at $I_{SET} = 1 \text{ mA}$, the limit is $1V/\mu\text{s}$. Slew rates above the limit do not harm the LM134, or cause large currents to flow.

THERMAL EFFECTS

Internal heating can have a significant effect on current regulation for I_{SET} greater than $100 \mu\text{A}$. For example, each $1V$ increase across the LM134 at $I_{SET} = 1 \text{ mA}$ will increase junction temperature by $\approx 0.4^\circ\text{C}$ in still air. Output current (I_{SET}) has a temperature coefficient of $\approx 0.33\%/^\circ\text{C}$, so the change in current due to temperature rise will be $(0.4)(0.33) = 0.132\%$. This is a 10:1 degradation in regulation compared to true electrical effects. Thermal effects, therefore, must be taken into account when DC regulation is critical and I_{SET} exceeds $100 \mu\text{A}$. Heat sinking of the TO-46 package or the TO-92 leads can reduce this effect by more than 3:1.

SHUNT CAPACITANCE

In certain applications, the 15 pF shunt capacitance of the LM134 may have to be reduced, either because of loading problems or because it limits the AC output impedance of the current source. This can be easily accomplished by buffering the LM134 with an FET as shown in the applications. This can reduce capacitance to less than 3 pF and improve regulation by at least an order of magnitude. DC characteristics (with the exception of minimum input voltage), are not affected.

NOISE

Current noise generated by the LM134 is approximately 4 times the shot noise of a transistor. If the LM134 is used as an active load for a transistor amplifier, input

referred noise will be increased by about 12 dB. In many cases, this is acceptable and a single stage amplifier can be built with a voltage gain exceeding 2000.

LEAD RESISTANCE

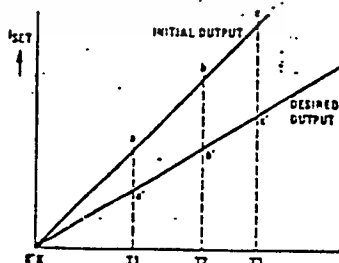
The sense voltage which determines operating current of the LM134 is less than 100 mV . At this level, thermocouple or lead resistance effects should be minimized by locating the current setting resistor physically close to the device. Sockets should be avoided if possible. It takes only 0.7Ω contact resistance to reduce output current by 1% at the 1 mA level.

SENSING TEMPERATURE

The LM134 makes an ideal remote temperature sensor because its current mode operation does not lose accuracy over long wire runs. Output current is directly proportional to absolute temperature in degrees Kelvin, according to the following formula:

$$I_{SET} = \frac{(227 \mu\text{V}/^\circ\text{K})(T)}{R_{SET}}$$

Calibration of the LM134 is greatly simplified because of the fact that most of the initial inaccuracy is due to a gain term (slope error) and not an offset. This means that a calibration consisting of a gain adjustment only will trim both slope and zero at the same time. In addition, gain adjustment is a one point trim because the output of the LM134 extrapolates to zero at 0°K , independent of R_{SET} or any initial inaccuracy.



This property of the LM134 is illustrated in the accompanying graph. Line abc is the sensor current before

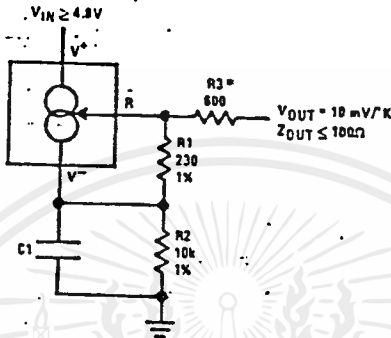
Application Hints (Continued)

trimming. Line a'b'c' is the desired output. A gain trim done at T2 will move the output from b to b' and will simultaneously correct the slope so that the output at T1 and T3 will be correct. This gain trim can be done on RSET or on the load resistor used to terminate the LM134. Slope error after trim will normally be less than ±1%. To maintain this accuracy, however, a low temperature coefficient resistor must be used for RSET.

A 33 ppm/°C drift of RSET will give a 1% slope error because the resistor will normally see about the same temperature variations as the LM134. Separating RSET from the LM134 requires 3 wires and has lead resistance problems, so is not normally recommended. Metal film resistors with less than 20 ppm/°C drift are readily available. Wire wound resistors may also be used where best stability is required.

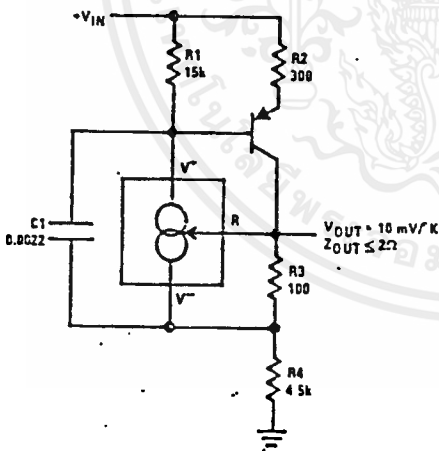
Typical Applications (Continued)

Low Output Impedance Thermometer

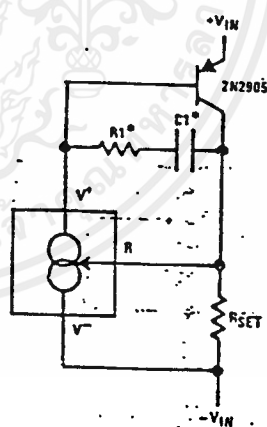


*Output impedance of the LM134 at the "R" pin is approximately $\frac{-R_O \Omega}{16}$, where R_O is the equivalent external resistance connected to the V^- pin. This negative resistance can be reduced by a factor of 5 or more by inserting an equivalent resistor in series with the output.

Low Output Impedance Thermometer



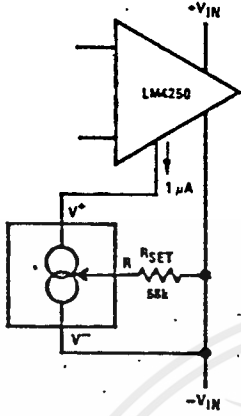
Higher Output Current



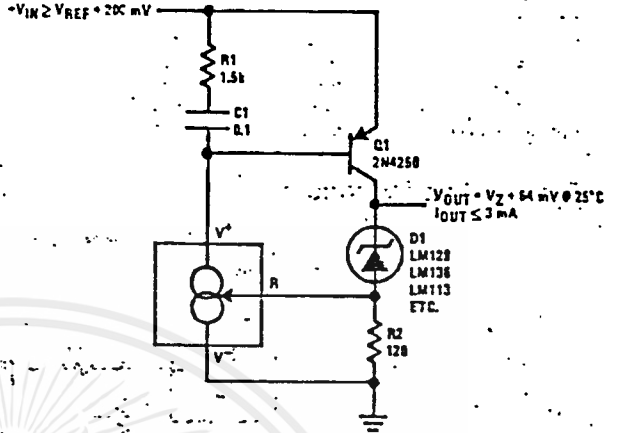
*Select R1 and C1 for optimum stability

Typical Applications (Continued)

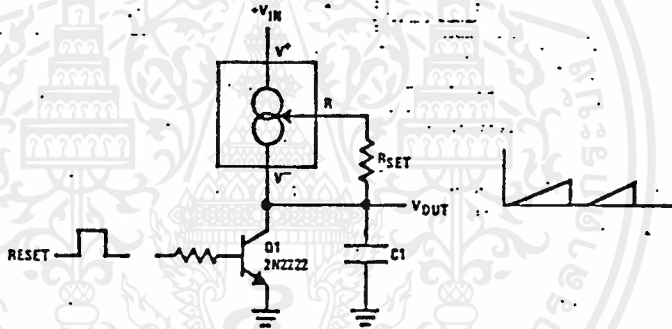
Micropower Bias



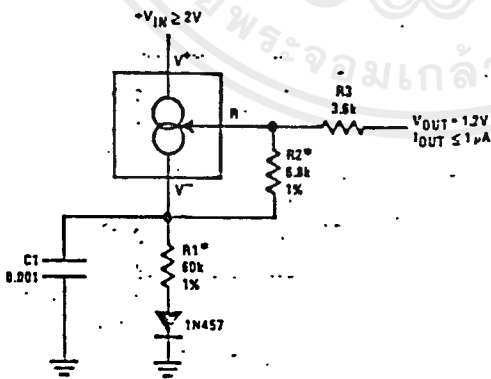
Low Input Voltage Reference Driver



Ramp Generator

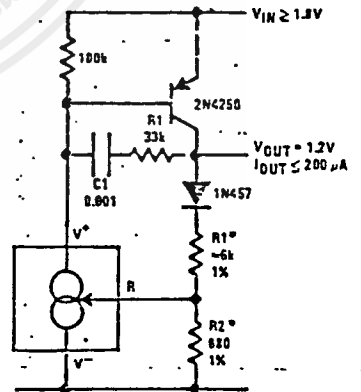


1.2V Reference Operates on 10 μA and 2V



*Select ratio of R1 to R2 to obtain zero temperature drift

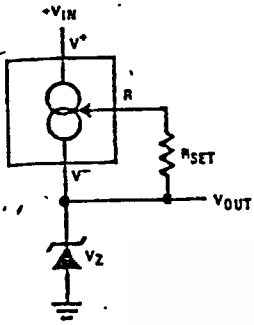
1.2V Regulator with 1.8V Minimum Input



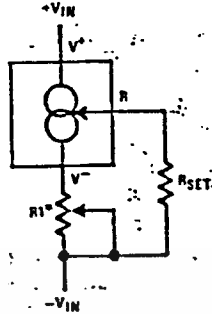
*Select ratio of R1 to R2 for zero temperature drift

Typical Applications (Continued)

Zener Biasing

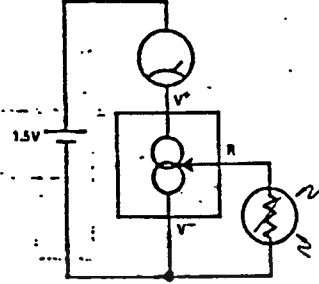


Alternate Trimming Technique

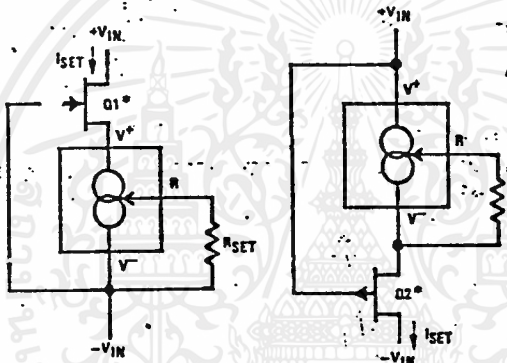


*For ±10% adjustment, select RSET 10% high, and make R1 = 3 RSET

Buffer for Photoconductive Cell

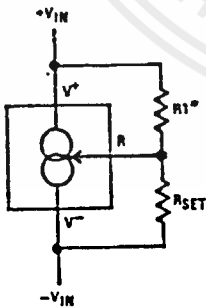


FET Cascoding for Low Capacitance and/or Ultra High Output Impedance.



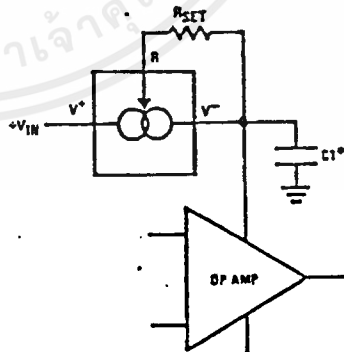
*Select Q1 or Q2 to ensure at least 1V across the LM134. $V_p (1 - I_{SET}/I_{DSS}) \geq 1.2V$.

Generating Negative Output Impedance



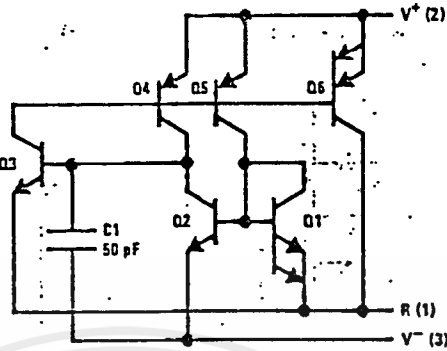
* $Z_{OUT} = -16 \cdot R1$ ($R1/V_{IN}$ must not exceed I_{SET})

In-Line Current Limiter

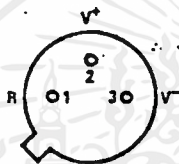


*Use minimum value required to ensure stability of protected device. This minimizes inrush current to a direct short.

Schematic and Connection Diagrams



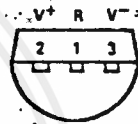
TO-46
Metal Can Package



BOTTOM VIEW

Pin 3 is electrically connected to case

TO-92
Plastic Package



BOTTOM VIEW

Order Number LM134H, LM134H-3, LM134H-6, LM234H,
LM234H-3, LM234H-6 or LM334H
See NS Package H03H

Order Number LM334Z, LM234Z-3 or LM234Z-6
See NS Package Z03A

เอกสารอ้างอิง

1. B W. Williams , " POWER ELECTRONICS Devices , Drivers and Applications " , Mac Fillan , Education LTD. , 1988
2. Boyd Larson , " POWER CONTROL ELECTRONICS " , Mcgraw Hill Book Company , 1986
3. Douglas V.Hall , " Microprocessors and Interfacing Programming and Hardware " , Trentice Hall , inc. , 1983
4. LINEAR DATA BOOK 1982 National Semiconductor
5. Rodney Zaks , Programming The Z 80 " , Sybex , 1983

