เครื่องรับสัญญาณดาวเทียม

SATELLITE RECEIVER

โดย

นายศรินทร์ วาณิชย์เจริญชัย

นายวิวัฒน์ วัฒนลออสมบูญ

นางสาวศิริพร ศรีสินธุ์อุไร

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032525

ปริญญานิพนธ์ ปีการศึกษา 2535

ภาควิชาวิศวกรรมอิเลคทรอนิคส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรับสัญญาณดาวเทียม

โดย

1. นายศรินทร์ วานิชย์เจริญชัย 321046
2. นายวิวัฒน์ วัฒนลออสมบุญ 321309
3. นางสาวศิริพร ศรีสินธุ์อุไร 321333

.....

(รศ. ประกิจ ตังติสานนท์)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032525

สารบาญ

บทคัดย่อ

1. บทนำ 1

- หลักการเบื้องต้นของระบบสื่อสารผ่านดาวเทียม
- ระบบเครื่องรับสัญญาณดาวเทียม 7

2. ทฤษฎี 15

- วงจรขยาย (Amplifier)
- วงจรออสซิลเลเตอร์ (Oscillator) 17
- วงจรมิกเซอร์ (Mixer) 20
- วงจรกรองความถี่ (Filter) 23
- วงจรจำกัดขนาดสัญญาณ (Limiter) 48
- วงจรดีเทคสัญญาณ (Detector) 50

3. การออกแบบ 55

4. การทดลอง และสรุป 60

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SATELLITE RECEIVER

Sarin Wanutchareonchai

Wiwat Watanalaorsombun

Siriporn Srisinurei

Mr. Prakit Tangtisanon Advisor

Abstract

The study of Satellite Commuication in this thesis is emphasis on television receiving only from Satellite (TVRO). The TVRO earth terminal consists of small antenna, low noise amplifier (LNA), down converter, aand IF receiver.

The input frequency for IF receiver that construct in this thesis is 70 MHz , Bandwidth of 36 MHz . This receiver consists of amplifiers, filters, video detector, audio detector. The output Signals from this receiver are video and audio signal to connect the TV. terminal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับสัญญาณดาวเทียม

ศรินทร์ วาณิชย์เจริญชัย
วิวัฒน์ วัฒนลออสมบูญ
ศิริพร ศรีสินธุ์อุไร
อาจารย์ที่ปรึกษา
รศ. ประกิจ ตังคิสานนท์
ปีการศึกษา 2535

บทคัดย่อ

ในยุคของข้อมูลข่าวสาร เทคโนโลยีที่ใช้ในการการติดต่อสื่อสารรับ-ส่งข้อมูลข่าวสารต่าง ๆ ถือได้ว่าเป็นหัวใจสำคัญในการทำให้ข้อมูลข่าวสารที่มีอยู่ถูกนำไปใช้ให้เกิดประโยชน์สูงสุด ระบบสื่อสารผ่านดาวเทียมเป็นระบบที่กำลังเข้ามามีบทบาทอย่างมากในด้านการสื่อสารโทรคมนาคม ทั้งภายในประเทศ และระหว่างประเทศ จึงได้จัดทำปริญญานิพนธ์นี้ขึ้นเพื่อศึกษาระบบสื่อสารผ่านดาวเทียม โดยจะเน้นที่เครื่องรับสัญญาณดาวเทียม โดยเครื่องรับสัญญาณดาวเทียมที่จัดทำขึ้นนี้เป็นเครื่องรับสัญญาณที่ทำหน้าที่รับสัญญาณโทรทัศน์จากดาวเทียม โดยจะรับสัญญาณอินพุท ความถี่ 70 MHz แบนด์วิดธ์ 36 MHz ภายในประกอบด้วย ส่วนวงจรขยายสัญญาณ ส่วนวงจรกรองความถี่แบบแบนด์พาสฟิลเตอร์ ส่วนดิเทคเตอร์ของสัญญาณภาพ ส่วนดิเทคเตอร์ของสัญญาณเสียง เพื่อให้ได้สัญญาณเอาท์พุทเป็นสัญญาณภาพ และสัญญาณเสียง สามารถต่อเข้ากับเครื่องรับโทรทัศน์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการสื่อสารดาวเทียมกำลังมีบทบาทอย่างมาก ในหลายๆ ด้านไม่ว่าจะเป็นในด้านการติดต่อสื่อสารภายในประเทศ และระหว่างประเทศ การสำรวจทรัพยากรธรณี การสำรวจภูมิประเทศ งานด้านการทหาร งานด้าน Broadcast และนอกจากนี้ สาเหตุที่ทำให้ดาวเทียมถูกนำมาใช้มากขึ้นก็เพราะว่า ในปัจจุบันการจัดสรรความถี่ (Allowcation Frequency) ทั้งในย่านความถี่ HF (High-Frequency) จนถึงย่านความถี่ UHF (Ultra High Frequency) หรือไมโครเวฟต่ำเริ่มเต็ม ทำให้ต้องมีการหันมาใช้การสื่อสารดาวเทียมกันมากโดยเฉพาะทางด้าน Broadcast เราสามารถที่จะสร้างเครื่องรับสัญญาณโทรทัศน์จากดาวเทียมได้ไม่ยากถ้ามีความพร้อมทางด้านปัจจัยต่าง ๆ

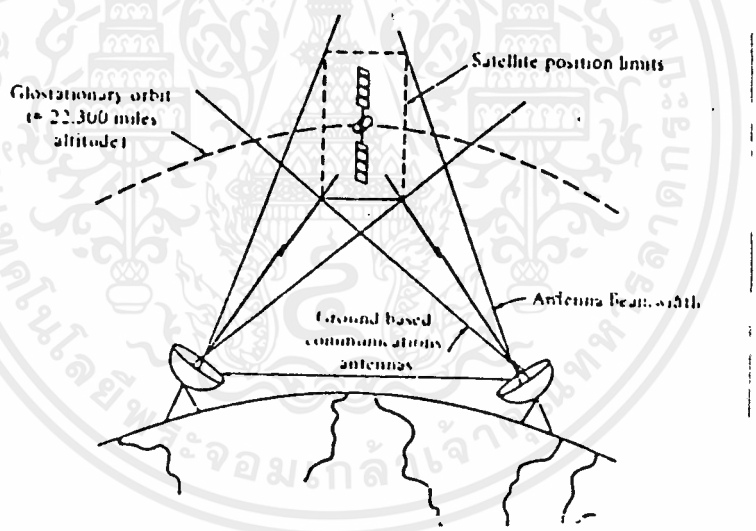
ปัจจุบันการสื่อสารด้วยดาวเทียมทางด้าน Broadcast โดยเฉพาะทางด้านโทรทัศน์ได้มีการหันมาใช้ดาวเทียมมากขึ้น ในอนาคตประเทศไทยก็จะมีดาวเทียมใช้เป็นของตนเองซึ่งคาดกันว่าในด้าน Television Broad-casting ก็จะใช้ดาวเทียมนี้ด้วย

การรับสัญญาณโทรทัศน์จากดาวเทียมโดยตรงนี้ เรียกว่า Television Receive Only (TVRO) ซึ่งในอนาคตเมื่อประเทศไทยมีดาวเทียมมาใช้เราก็สามารถที่จะรับสัญญาณโทรทัศน์จากดาวเทียมได้ ในย่านความถี่ C-Band และ KU-Band. ซึ่งในโครงงานนี้จะนำเสนอ การสร้างเครื่องรับสัญญาณโทรทัศน์จากดาวเทียมในย่านความถี่ C-Band

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.1 หลักการเบื้องต้นของระบบการสื่อสารผ่านดาวเทียม

การติดต่อสื่อสารผ่านดาวเทียมประกอบด้วยส่วนสำคัญ ได้แก่ สถานีภาคพื้นดิน (Earth Station) และดาวเทียม โดยที่ดาวเทียมทำหน้าที่เป็นสถานีทวนสัญญาณ มีช่องความถี่ใช้งาน (Transponder) หลายช่องแล้วแต่การนำไปใช้งาน เช่น การส่งข้อมูล การส่งสัญญาณภาพ และการส่งสัญญาณเสียง เป็นต้น ลักษณะการติดต่อผ่านดาวเทียมระหว่างสถานีภาคพื้นดิน 2 สถานีแสดง ดังรูป 1.1 มีสถานีต้นทางส่งสัญญาณขาขึ้น (Uplink) ที่ความถี่ค่าหนึ่งไปยังดาวเทียม ซึ่งทำหน้าที่แปลงความถี่ให้ต่ำลง แล้วขยายสัญญาณก่อนส่งลงมาเป็น สัญญาณขาลง (Downlink)



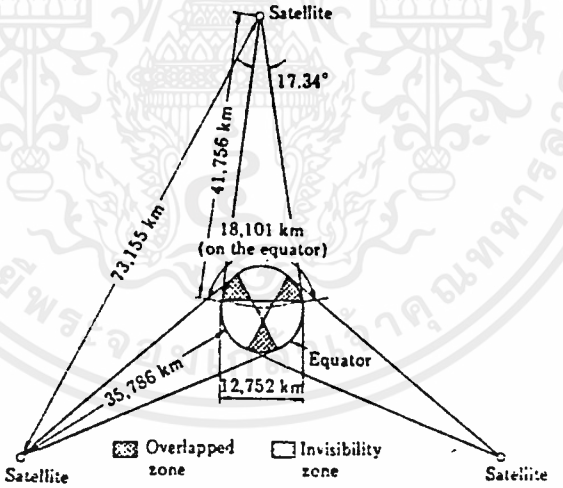
รูป 1.1 การติดต่อระหว่างสถานีภาคพื้นดินผ่านดาวเทียม

โดยทั่วไป ดาวเทียมลอยอยู่สูงจากผิวโลกประมาณ 22,300 ไมล์ หรือประมาณ 35,680 กิโลเมตร บริเวณเหนือเส้นศูนย์สูตรลอยนิ่งอยู่กับที่เมื่อเทียบกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งใดๆ บนพื้นโลก ทำให้มีรัศมีการทำงาน ครอบคลุมพื้นที่การส่งสัญญาณจากดาวเทียมได้ถึงประมาณ 1 ใน 3 ของผิวโลก ดังนั้นถ้าใช้ดาวเทียม 3 ดวงก็จะทำให้สามารถเชื่อมต่อการสื่อสารได้ทั่วโลก โดยการจัดตำแหน่งของดาวเทียมทั้ง 3 ดวง แสดงดังรูป 1.2 จะเห็นได้ว่ามีพื้นที่บางส่วนของผิวโลกสามารถติดต่อผ่านดาวเทียมได้ถึง 2 ดวง (Overlapped Zone) ซึ่งมีพื้นที่บางส่วนที่ไม่สามารถใช้ดาวเทียมได้ (Invisibility Zone) ซึ่งมักจะเป็นบริเวณขั้วโลก เนื่องจากไม่ค่อยจะมีการติดต่อสื่อสารมากนัก และไม่คุ้มกับการที่จะต้องเพิ่มดาวเทียมขึ้นมาอีก

ยังมีดาวเทียมอีกประเภทหนึ่งคือดาวเทียมที่ไม่ลอยนิ่งอยู่กับที่ แต่จะโคจรรอบโลกด้วยคาบเวลาและเส้นทางแตกต่างกันไปแล้วแต่การใช้งาน เฉพาะ ได้แก่ ดาวเทียมสำรวจทรัพยากร ดาวเทียมสำหรับการพยากรณ์อากาศ เป็นต้น

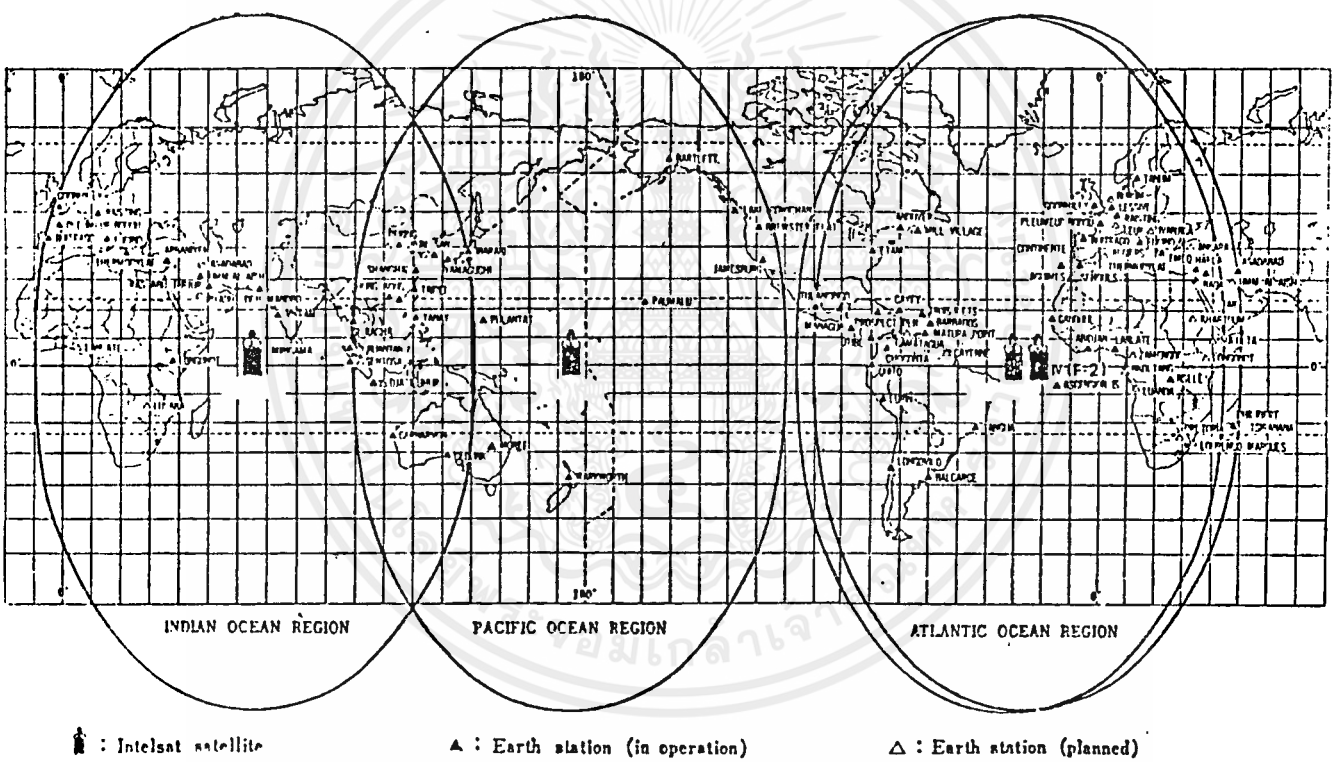


รูป 1.2 การจัดตำแหน่งของดาวเทียม 3 ดวงในการเชื่อมต่อการสื่อสารทั่วโลก

ตัวอย่างของการใช้ดาวเทียมหลายดวง ที่ทำให้สามารถติดต่องสื่อสารกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั่วโลก คือ ดาวเทียมอินเทลแซท (Intelsat) ที่มีการใช้งานและพัฒนาเรื่อยมาตั้งแต่ อินเทลแซท-1 อินเทลแซท-2 จนปัจจุบันกำลังจะมีการส่งอินเทบแซท-6 ขึ้นไป เพื่อเพิ่มขีดความสามารถในการสื่อสาร และทดแทนรุ่นแรกๆ ที่หมดอายุการใช้งานแล้ว จากรูป 1.3 แสดงพื้นที่การใช้งานครอบคลุมพื้นผิวโลกของดาวเทียมอินเทลแซท-4 มี 4 ดวง ได้แก่ F-2, F-3, F-4 และ F-5 จะเห็นว่า F-2 และ F-3 มีการใช้งานในบริเวณใกล้เคียงกัน เนื่องจากเป็นบริเวณที่มีการใช้งานกันมาก



รูป 1.3 พื้นที่การใช้งานของดาวเทียม อินเทลแซท-4

- การส่งสัญญาณขึ้นสู่ดาวเทียม

ในที่นี้จะกล่าวถึง เฉพาะการส่งสัญญาณโทรทัศน์ โดย เริ่มจาก สัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าสู่การประมวลผลทางสัญญาณ โดยรวมกับสัญญาณเสียงที่ถูกผสมมาก่อนกับความถี่พาหะย่อย (Subcarrier) แต่ละช่องซึ่งผสมแบบ เอฟ เอ็ม (Freguency-Modulation) แล้วเข้าสู่การผสมในช่วงความถี่กว้าง (Wideband) ได้เอาท์พุทเป็นสัญญาณเอฟ เอ็ม ที่ความถี่กลาง (Intermediate Frequency ; IF) ความถี่ 70 MHz มีแบนด์วิดธ์ (Bandwidth) 36 MHz ที่มีทั้งสัญญาณภาพ และสัญญาณเสียงผสมมาด้วย จากนั้นขยายสัญญาณให้มีความแรงขึ้น แล้วจึงกรองเอาเฉพาะช่วงความถี่ที่ต้องการ สัญญาณที่ได้จะถูกแปลงให้มีความถี่สูงขึ้นด้วยอุปกรณ์แปลงความถี่ขึ้น (Upconverter) อยู่ที่ความถี่ย่าน C-band (5925-6425 MHz) แล้วขยายสัญญาณให้มีความแรงขึ้นอีกครั้งด้วย High Power Amplifier (HPA) ก่อนจะส่งออกไปยังดาวเทียม โดยผ่านจานสายอากาศซึ่งก็ช่วยเพิ่มระดับสัญญาณให้แรงขึ้นด้วย

- การทวนสัญญาณที่ดาวเทียม

มีขั้นตอนการทำงานดังนี้ เริ่มจากสัญญาณขาขึ้นจากสถานีภาคพื้นดินมีช่วงกว้างความถี่ 500 MHz ผ่านสายอากาศรับ แล้วถูกกรองเอาเฉพาะช่วงความถี่ที่ต้องการ โดยวงจรแบนด์พาสฟิลเตอร์ (Band-Pass Filter) เข้าสู่อุปกรณ์แปลงความถี่ให้ต่ำลง (Down Converter) จากความถี่ย่าน 6 GHz ไปเป็นความถี่ย่าน 4 GHz กรองเอาความถี่เฉพาะช่วงที่ต้องการโดยแบนด์พาสฟิลเตอร์ แล้วขยายสัญญาณให้มีความแรงขึ้นก่อนจะส่งผ่านจานสายอากาศลงมายังสถานีภาคพื้นดิน

การที่ต้องแปลงความถี่ไปนี้ เพื่อป้องกันไม่ให้สัญญาณขาขึ้น และสัญญาณขาลงเกิดการรบกวนกัน และการแปลงให้ความถี่ต่ำลง เนื่องจากทำได้สะดวกกว่า และอุปกรณ์มีน้ำหนักเบากว่า ช่วยทำให้น้ำหนักรวมของดาวเทียมไม่มากจนเกินไปนัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การรับสัญญาณจากดาว เทียม

มีขั้นตอนการทำงานดังนี้ เริ่มจากสัญญาณขาลงที่ส่งมาจากดาว เทียม เข้าสู่ระบบสายอากาศ ซึ่งช่วย เพิ่มระดับสัญญาณให้สูงขึ้น แล้วถูกขยายสัญญาณ โดยมีสัญญาณรบกวนต่ำ ด้วยวงจรโลว์นอยส์แอมปลิไฟร์ (Low Noise Amplifier; LNA) จากนั้นแปลงความถี่ให้ต่ำลงจนได้สัญญาณที่ ความถี่กลาง 70 MHz แล้วแยกสัญญาณ เดิม (Baseband) ซึ่งในที่นี้คือสัญญาณภาพและสัญญาณ เสียงออกมา โดยสถานีภาคพื้นดินจะนำไปส่งออกอากาศต่อไป

ดาว เทียมในปัจจุบันมีทรานส์polon เดอร์ 12 ชุด เมื่อใช้ เทคนิคการนำความถี่กลับมาใช้งาน (Frequency Reused) จะทำให้ดาว เทียม เสมือนมี 24 ทรานส์polon เดอร์ แต่ละทรานส์polon เดอร์จะครอบคลุมแถบความถี่ 36 MHz

การจัดช่องสัญญาณโทรทัศน์ทำได้ 2 ลักษณะ คือ

1. มี 1 ช่องสัญญาณภาพต่อ 1 ทรานส์polon เดอร์
2. มี 2 ช่องสัญญาณภาพต่อ 1 ทรานส์polon เดอร์

ในการจัดช่องสัญญาณโทรทัศน์บนดาว เทียมนั้นจะทำการแยกช่องความถี่ของสัญญาณภาพ และช่องความถี่ของสัญญาณ เสียงออกจากกัน

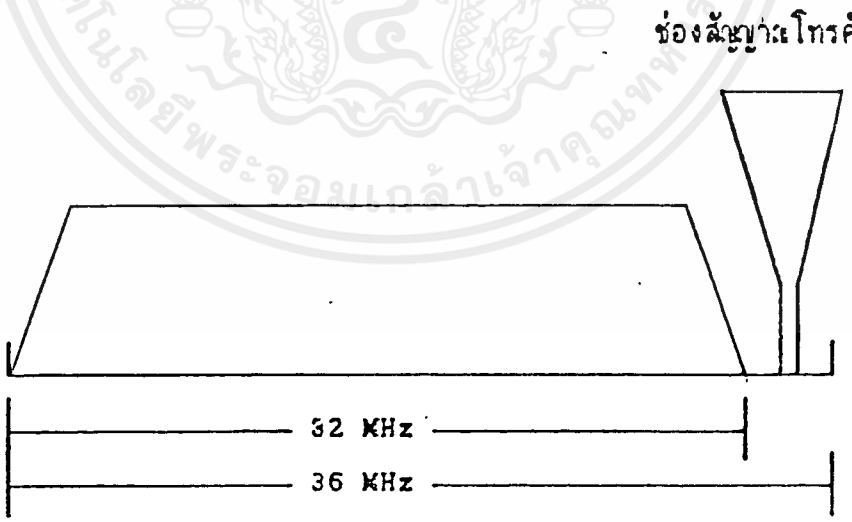
- แบบ เต็มทรานส์polon เดอร์ สัญญาณภาพจะครอบคลุมแถบความถี่ของทรานส์polon เดอร์ไปประมาณ 30 kHz ส่วนสัญญาณคลื่นพาหะของ เสียง ใช้แถบความถี่กว้างประมาณ 2.5 kHz สำหรับแถบความถี่ที่ เหลือ เป็นช่องสัญญาณโทรศัพท์ ที่ใช้ในการติดต่อระหว่างสถานี แต่ในบางกรณีแถบความถี่ที่ เหลือจากสัญญาณภาพอาจใช้ไปกับระบบ เสียงไปทั้งหมดก็ได้

- แบบครึ่งทรานส์polon เดอร์ จะใช้ในระบบสื่อสารดาว เทียมระหว่างประเทศ โดยแต่ละช่องสัญญาณภาพจะใช้ความถี่กว้างถึง 17.5 MHz ทำให้ต้องส่งสัญญาณ เสียงไปกับทรานส์polon เดอร์อื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

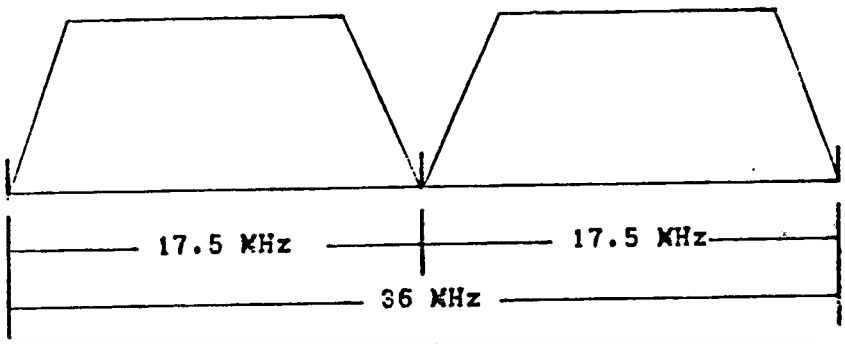
1.2 ระบบเครื่องรับสัญญาณดาวเทียม (Satellite Receiver)

ในระบบสื่อสารโทรทัศน์ผ่านดาวเทียม จะประกอบไปด้วยองค์ประกอบย่อยดังนี้คือ ส่วนที่เป็นสถานีหลักที่เป็นต้นเครือข่ายของระบบ และสถานีภาคพื้นดิน และส่วนของดาวเทียมที่ทำหน้าที่ถ่ายทอดสัญญาณครอบคลุมลงมายังภาคพื้นดินระบบเครื่องรับสัญญาณดาวเทียม เป็นส่วนที่ทำหน้าที่รับสัญญาณไมโครเวฟขาลง มาผ่านกระบวนการตามขั้นตอนต่าง ๆ เพื่อแยกสัญญาณภาพ และสัญญาณเสียงออกมาจากคลื่นพาหะความถี่ไมโครเวฟ แล้วนำไปทำการมอดดูเลทเป็นสัญญาณปกติที่ใช้ในการแพร่ภาพโทรทัศน์ สำหรับการรับสัญญาณดาวเทียมในระบบ TVRO (Television Receive Only) ไม่จำเป็นต้องมีสถานีภาคพื้นดินคอยรับสัญญาณดาวเทียมมาแปลงเป็นสัญญาณโทรทัศน์ แล้วค่อยทำการส่งสัญญาณภาพออกอากาศทางโทรทัศน์ แต่จะสามารถนำเครื่องรับสัญญาณดาวเทียมระบบ TVRO ต่อเข้ากับเครื่องรับโทรทัศน์เพื่อรับสัญญาณโทรทัศน์จากดาวเทียมได้โดยตรง



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

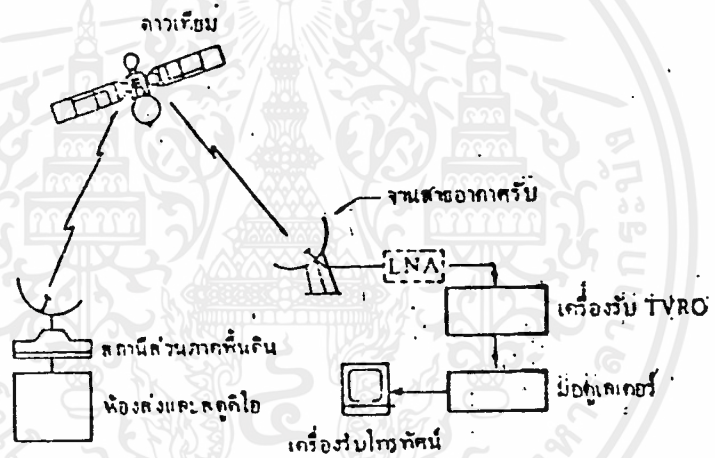


(ข)

รูปที่ 1.1 การจัดช่องสัญญาณโทรทัศน์ของระบบสื่อสารผ่านดาวเทียม

(ก). แบบเด็มทรานสปอนเดอร์

(ข). แบบครึ่งทรานสปอนเดอร์

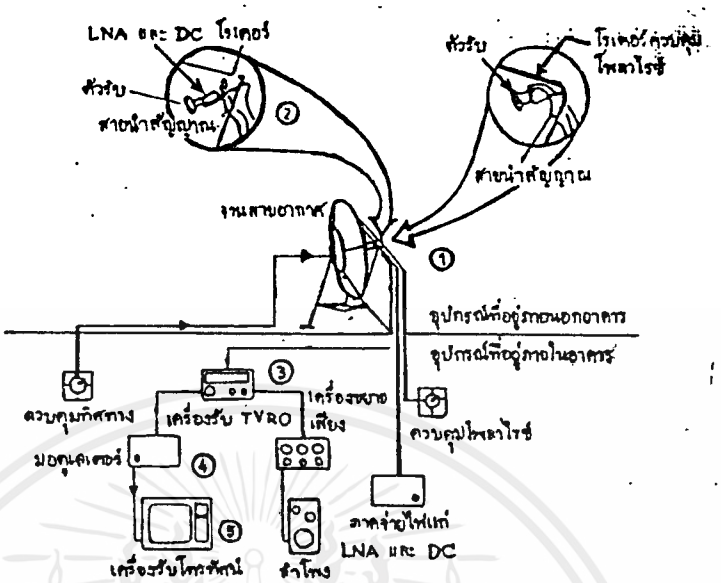


รูปที่ 1.2 องค์ประกอบพื้นฐานของระบบสื่อสารผ่านดาวเทียม

ระบบ Satellite Receiver ประกอบด้วยอุปกรณ์หลัก 5 ส่วนด้วยกันดังแสดงในรูปที่ 1.3

1. จานสายอากาศรับ
2. เครื่องขยายชนิดสัญญาณรบกวนต่ำ หรือ LNA (Low Noise Amplifier) และเครื่องแปลงความถี่ให้ต่ำลง หรือ DC (Down Converter)
3. เครื่องรับ Satellite Receiver
4. เครื่องผสมสัญญาณโทรทัศน์ หรือ มอดูเลเตอร์
5. เครื่องรับโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 อุปกรณ์หลัก 5 ส่วนของระบบ Satellite Receiver

อุปกรณ์อื่นๆ นอกเหนือจากนี้เป็นอุปกรณ์ที่อำนวยความสะดวก ซึ่งแล้วแต่บริษัทผู้ผลิตระบบ Satellite Receiver แต่ละรายมีรายละเอียด ฟังก์ชั่นการทำงานที่ต่างกัน เช่น ระบบหาทิศทางดาวเทียมอัตโนมัติ ซึ่งอาศัยการควบคุมมอเตอร์หมุนแกนต่างๆของตัวสะท้อนสายอากาศ ระบบควบคุมระยะไกล หรือ รีโมทคอนโทรล ฯลฯ

การทำงานของระบบ Satellite Receiver เริ่มจากสัญญาณไมโครเวฟขาลง จานสายอากาศจะหันตรงไปยังดาวเทียมที่ต้องการรับ สัญญาณขาลงที่รับได้นี้มีกำลังต่ำมาก(อยู่ที่ระดับของ 10^{-12} วัตต์) เนื่องจากระยะทางไกลมาก และขนาดจำกัดของแหล่งจ่ายพลังงานบนดาวเทียม ที่ให้เอาท์พุท แต่ละทรานสปอนเดอร์ได้ เพียงประมาณ 5 วัตต์

ประกอบกับการสูญเสียเนื่องจากระยะทางที่มีค่าสูงถึง 196-200 เดซิเบล จานสายอากาศของ Satellite Receiver จึงจำเป็นต้องใช้แบบที่มีอัตราขยายสูง ซึ่งได้แก่ จานสายอากาศแบบ พาราโบลิค

<u>จานสายอากาศ</u>

จานสายอากาศ ทำหน้าที่สะท้อนคลื่นไปยังจุดโฟกัส ซึ่งมีตัวรับสัญญาณอยู่ คลื่นจะผ่านต่อไปยังเครื่องขยาย วงจรขยายรบกวนต่ำ และเครื่องแปลงความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
032525

ทำการแปลงความถี่ต่ำลงมาเป็นย่าน UHF หรือ VHF สัญญาณนี้ถือเป็นสัญญาณ IF ซึ่งจะผ่านสายเคเบิ้ลเข้าไปยังเครื่องรับ Satellite Receiver ทำการดีมอดูเลทนำสัญญาณภาพ และสัญญาณเสียงออกมา

สัญญาณภาพและสัญญาณเสียง จะส่งต่อให้มอดดูเลเตอร์ ทำการมอดดูเลทแบบ AM ให้เป็นสัญญาณ RF สำหรับเครื่องรับโทรทัศน์ สัญญาณ RF นี้มีลักษณะเดียวกับสัญญาณพาหะ ที่ใช้ในการแพร่ภาพโทรทัศน์ปกติ ซึ่งจะเป็นระบบ PAL , NTSC หรือ SECAM ก็แล้วแต่มาตราฐาน ซึ่งใช้ในแต่ละประเทศ สัญญาณ RF ซึ่งได้จากการ มอดดูเลเตอร์ของ Satellite Receiver จะอยู่ในย่าน VHF ช่อง 3 หรือ ช่อง 4

<u>เครื่องขยายสัญญาณชนิดสัญญาณรบกวนต่ำ (LNA)</u> และ<u>เครื่องแปลงความถี่ให้ต่ำลง (Down Converter)</u>

คลื่นไมโครเวฟขาลงที่สะท้อนจากสายอากาศ จะไปรวมที่จุดโฟกัส ซึ่งมีตัวรับฟีดฮอร์น หรือไดโพลรอรับอยู่ จากนั้นผ่านท่อนำคลื่นเข้าสู่เครื่องขยายสัญญาณชนิดสัญญาณรบกวนต่ำ เป็นการขยายสัญญาณเบื้องต้นก่อนคุณสมบัติของ วงจรขยายรบกวนต่ำถูกออกแบบให้มีสัญญาณรบกวนต่ำอย่างมาก เพื่อที่จะไม่ทำให้เกิดสัญญาณรบกวนไปบดบัง สัญญาณไมโครเวฟที่รับได้ (ที่มีกำลังอ่อนมากอยู่แล้ว) คุณสมบัติหรือพารามิเตอร์สำคัญของ วงจรขยายรบกวนต่ำ ก็คือ อุณหภูมิของสัญญาณรบกวน (noise temperature) และอัตราขยาย (Gain)

ในระบบสื่อสารดาวเทียม สัญญาณรบกวนอันเนื่องมาจาก ความร้อนมีผลต่อภาครับเป็นอย่างมาก ในทางฟิสิกส์เราสามารถแปลงค่า กำลังของสัญญาณรบกวนมาเทียบเป็นค่าในหน่วยองศาสมบูรณ์ได้และเรียกว่า "อุณหภูมิสัญญาณรบกวน" คล้ายกับพารามิเตอร์ NF (noise figure) ภาคขยายในย่านความถี่ต่ำทั่วไป ยิ่งค่าอุณหภูมิสัญญาณรบกวนยิ่งต่ำ ก็แสดงว่า วงจรขยายรบกวนต่ำ ตัวนี้มีระดับสัญญาณรบกวนต่ำที่มีคุณภาพดี

สำหรับอัตราขยายของ วงจรขยายรบกวนต่ำ บ่งบอกในหน่วย เดซิเบล มีค่าทั่วไปประมาณ 30 - 35 เดซิเบล (หรือประมาณ 1000 - 3000 เท่า) วงจรขยายรบกวนต่ำ ในปัจจุบันจะมีค่าเฉลี่ยของอุณหภูมิสัญญาณรบกวนประมาณ 100 องศาเคลวิน ขยาย 50 เดซิเบล ถ้าดีหน่อยก็ไม่เกิน 60 องศาเคลวิน ขยาย 60 เดซิเบล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของวงจรขยายรบกวนต่ำ มีความสัมพันธ์กับขนาดของจานสายอากาศโดยตรง ถ้าเราเลือกใช้จานสายอากาศขนาดเล็ก ก็ต้องเลือก วงจรขยายรบกวนต่ำ ที่มีคุณสมบัติดีพิเศษ ตามปกติแล้วเราจะพิจารณา ขนาดของจานสายอากาศก่อน แล้วจึงแปรค่าคุณสมบัติของ วงจรขยายรบกวนต่ำ ตามไป ตัวอย่างเช่น จานสายอากาศขนาด 3 เมตร ที่ใช้กับ วงจรรยายรบกวนต่ำ 100 องศาเคลวิน จะมีคุณสมบัติเป็นเช่นเดียวกับจานสายอากาศขนาด 1.8 เมตร ที่ใช้กับวงจรขยายรบกวนต่ำ 60 องศาเคลวิน

โครงสร้างภายใน วงจรขยายรบกวนต่ำในปัจจุบันจะใช้เฟตชนิดแกลเลี่ยมอาร์เซไนด์ เป็นอุปกรณ์ขยายสัญญาณ โดยมีการรล่อเย็นให้มีอุณหภูมิต่ำมากเป็นค่าลบหลายสิบองศาเซลเซียส อากาศภายในตัว วงจรขยายรบกวนต่ำ จะต้องมีการควบคุมให้น้ำพาความร้อน น้อยที่สุด อาจมีปัญหาหลาย ๆ อย่างที่เกิดเนื่องจากวงจรขยายรบกวนต่ำ รั่ว เกิดการถ่ายเทอากาศภายนอกและภายใน ทำให้คุณสมบัติการทำงานของมันเลวมาก

ด้านท้ายของ วงจรขยายรบกวนต่ำ เป็นขั้วต่อด้านเอาต์พุท โดยจะส่งผ่านโดยสายโคแอกเชียลพิเศษ ที่มีขนาดใหญ่เรียกว่า *เฮลิแอกซ์ RG-213* ไปยังเครื่องแปลงความถี่ที่ต่ำลง (ต่อไปจะเรียกว่า Down Converter)

Down Converter ทำหน้าที่แปลงความถี่จากย่านไมโครเวฟ (C band หรือ Ku band) ลงมาที่ความถี่ IF ในย่าน VHF หรือ UHF ในปัจจุบันความถี่ IF มีให้เลือกหลายค่า แล้วแต่บริษัทผู้ผลิต เช่น 70 MHz , 950 MHz หรือ 1450 MHz

Down Converter มีจุดต่อใช้งาน 3 จุดด้วยกัน คือ อินพุทจากวงจรขยายรบกวนต่ำ , เอาต์พุทซึ่งเป็น IF และ อินพุทที่เป็นสัญญาณควบคุมการจูนเลือกช่องสัญญาณ ซึ่งมาจากเครื่องรับ Satellite Receiver (ซึ่งมีผลทำให้เราสามารถจูนเลือกทรานสปอนเดอร์ ต่าง ๆ) สัญญาณ IF จะส่งผ่านสายโคแอกเชียล RG-59 ไปยัง RF อินพุทของเครื่องรับ Satellite Receiver ต่อไป

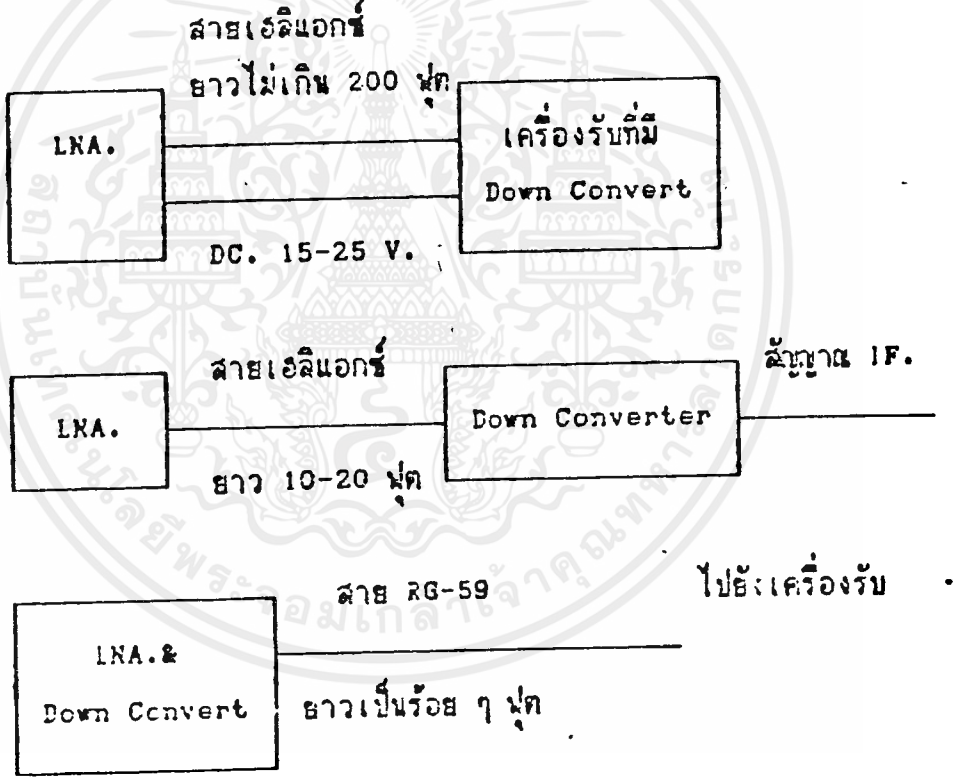
การทำงานของ DOWN CONVERTER ก็คือภาคมิกเซอร์ในย่านความถี่ที่ต่ำกว่านั่นเอง ปัจจุบันบริษัทผู้ผลิตได้รวม วงจรขยายรบกวนต่ำ และ Down Converter เข้าในตัวเดียวกัน และรวมเรียกว่า LNC (Low-Noise converter) เพื่อลดขนาดของมันลง ลดสายเคเบิ้ลเฮลิแอกซ์ซึ่งมีราคาแพง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(เดิมนั้น Down Converter จะอยู่ภายในอาคาร เราต้องใช้สายเคเบิ้ลต่อเชื่อมจาก วงจรขยายรบกวนต่ำ เข้าไป) อีกทั้งแน่นอนว่าคัดการลดทอนเนื่องจากสายเคเบิ้ลส่วนนี้ไปได้ เนื่องจากความถี่ยิ่งสูงการลดทอนสัญญาณเนื่องจากสายเคเบิ้ลก็ยิ่งสูงไปด้วย

เครื่องรับ Satellite Receiver

เครื่องรับ Satellite Receiver ทำหน้าที่โดยตรงในการคืนคูเลชั่นสัญญาณภาพ และสัญญาณเสียงกลับมา และการจูนเลือกช่องสัญญาณจากแต่ละทรานสปอนเดอร์ของดาวเทียม รูปแบบของเครื่องรับ Satellite Receiver ในปัจจุบันมีมากหน้าหลายตา แต่จุดประสงค์การทำหน้าที่ของมันก็ยังเป็นเช่นเดิม



รูปที่ 1.4 วิวัฒนาการของเครื่องรับ Satellite Receive

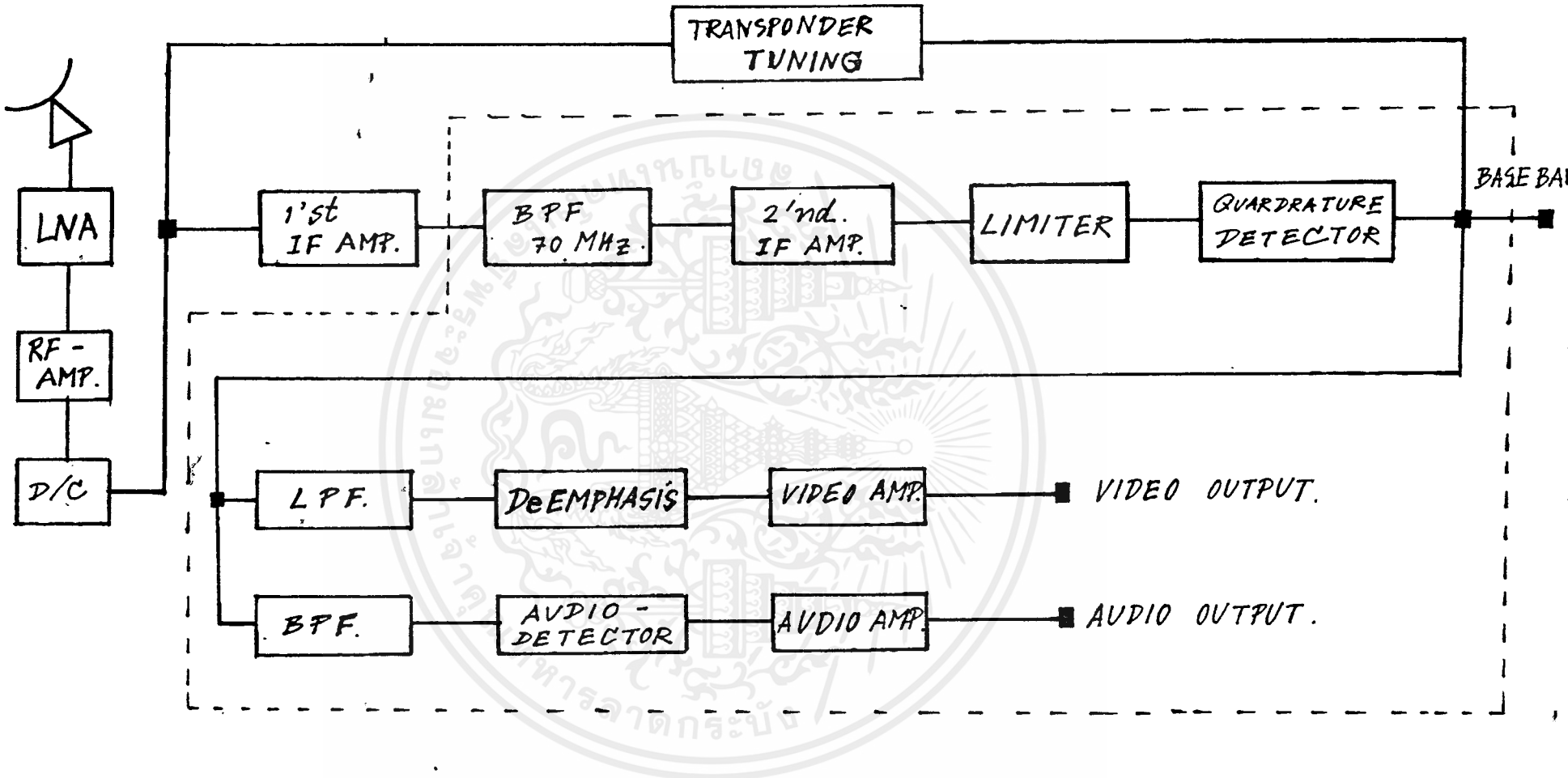
จากรูปที่ 1.4 แสดงให้เห็นถึงวิวัฒนาการของเครื่องรับ Satellite Receiver ซึ่งเปลี่ยนแปลงตามการเปลี่ยนแปลงของตำแหน่งติดตั้ง Down Converter รูป 1.4 ก. คือระบบดั้งเดิม ซึ่ง Down Converter รวมอยู่กับเครื่องรับภายในอาคาร ต้องใช้สายเคเบิ้ลเอลิแอกซ์ ยาวมากเพื่อต่อเชื่อมจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรขยายรบกวนต่ำ เข้ามาในอาคาร ต่อมาก็ขยับขยายเอา Down Converter ไปไว้ใกล้กับ วงจรขยายรบกวนต่ำ มากขึ้น ดังรูปที่ 1.4 ข. และในรูปที่ 1.4 ค. เป็นระบบสุดท้ายซึ่งเอา วงจรขยายรบกวนต่ำและ Down Converter รวมกันเป็น Low Noise Converter ติดตั้งที่จุดโฟกัสของจานสายอากาศ แล้วต่อเชื่อมด้วยสายโคแอกเชียลราคาถูกเข้ามายังเครื่องรับภายในอาคาร

นอกจากหน้าที่ในการดีมอดูเลชั่น และการจูนแล้ว เครื่องรับ Satellite Receiver ยังมีหน้าที่อื่น ๆ อีก เช่น ควบคุมการหมุนเปลี่ยนทิศทางของจานสายอากาศในการชี้ดาวเทียม การเปลี่ยนโพราไรเซชั่น ฯลฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SATELLITE RECEIVER

BLOCK DIAGRAM

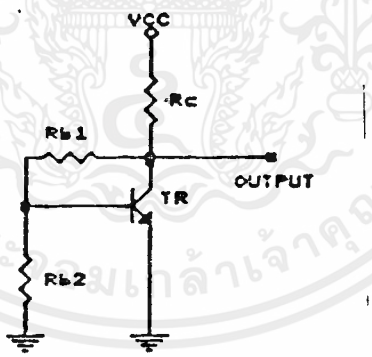
บทที่ 2
ทฤษฎี

เครื่องรับสัญญาณดาว เทียม ประกอบไปด้วยองค์ประกอบหลักหลายส่วนดังที่จะกล่าวถึงในบทนี้ โดยองค์ประกอบต่าง ๆ ของ เครื่องรับสัญญาณดาว เทียมจะ เชื่อมต่อกันดังบล็อคไดอะแกรม ...

2.1 วงจรขยาย (Amplifier)

2.1.1 IF Amplifier

หน้าที่หลักของวงจร IF Amplifier คือจะทำหน้าที่ขยายสัญญาณ IF ที่ผ่านออกมาจากวงจร Band-Pass Filter หรือ SAW Filter ซึ่งภายในวงจร Band-Pass Filter นี้ จะเป็นตัวที่ทำให้เกิดการสูญเสียของสัญญาณอย่างมาก ถ้าเราป้อนสัญญาณ IF เข้าไปยังวงจร Demodurator สัญญาณ IF อาจจะมีขนาดของสัญญาณต่ำเกินไปกว่าที่วงจร Demodulator จะทำงานได้ เราจึงต้องทำการขยายสัญญาณ IF ให้แรงขึ้น และเป็นการเพิ่ม Signal - to - Noise (S/N) ให้มีค่าสูงขึ้น



รูปที่ 2.1.1 วงจรพื้นฐานของ IF Amplifier

วงจรขยายสัญญาณ IF Amplifier จะใช้ Common Emitter ที่มี Collector Resistive Feedback และ มีการเชื่อมต่อระหว่างภาคด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Capacitor โดยทรานซิสเตอร์ที่จะใช้ในวงจร IF Amplifier จะต้องมีความถี่ Gain Bandwidth Cut-off สูงกว่า 70 MHz มีขั้นตอนในการคำนวนดังนี้

$$V = V_{cc} * R_2 / (R_c + R_{b2} + R_{b2})$$

$$I = V - V / R$$

$$I = V / R_c$$

$$I \sim I_c$$

$$I_c = \beta * I_b$$

2.1.2 Video Amplifier

Video Amplifier เป็นส่วนที่ทำหน้าที่ขยายสัญญาณภาพที่ดีเทคคลื่นพาหะออกไปแล้ว เนื่องจากสัญญาณภาพมีช่วง Band Width ที่กว้างมาก วงจรขยายสัญญาณภาพจึงเป็นวงจรขยายแบบ Wide Bandwidth Amplifier ซึ่งจะแตกต่างจากวงจรขยายทั่วไปคือ วงจรขยายสัญญาณภาพจำเป็นต้องมีคุณสมบัติในการตอบสนองความถี่ได้ตลอดย่านความถี่ที่ใช้ในการส่งสัญญาณภาพ นั่นคือสามารถขยายสัญญาณได้ในช่วงความถี่ที่กว้างมาก การที่จะทำให้วงจรขยายสัญญาณได้ในช่วงความถี่กว้างอาจทำได้หลายวิธี เช่น การลด Gain ของวงจรลงมา , การใช้การป้อนกลับแบบลบ เป็นต้น

Video Amlifier ในที่นี้จะใช้ไอซีแบบ Differential Video Amplifier เบอร์ NE 592 ซึ่งสามารถขยายสัญญาณได้ในช่วง BandWidth 90 MHz ปรับค่า Gain ของวงจรได้จากการควบคุมค่าความต้านทานภายนอกที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่ออยู่กับขา Gain Select ของไอซี เอาท์พุทของ NE 592 มี 2 ทาง ทั้งสองกลับเฟสกัน 180 องศา เอาท์พุท ขา 8 เป็นสัญญาณภาพ และเอาท์พุท ขา 7 เป็น Inverse Video

2.2 ออสซิล เล เตอร์ (OSCILLATOR)

2.2.1 เงื่อนไขการออสซิ เล เตอร์

เงื่อนไขในการออสซิล เลทของวงจรออสซิล เล เตอร์

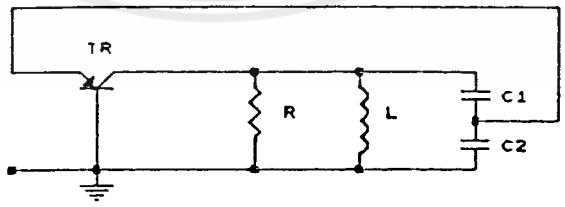
1. ต้องมีการป้อนกลับ (Feedback) จาก เอาท์พุทมายังอินพุท และต้องมีค่าลูป เกน (Loop Gain) อย่างน้อย เท่ากับหนึ่ง และมี เฟสชิฟ (Phase Shift) เท่ากับศูนย์องศา

2. ค่าส เทอร์นแพค เตอร์ ของวงจรจะต้องน้อยกว่าหนึ่ง

3. ค่าดี เทอร์มิแนนท์ของสมการ Node Voltge หรือ Mesh Current ต้อง เท่ากับศูนย์

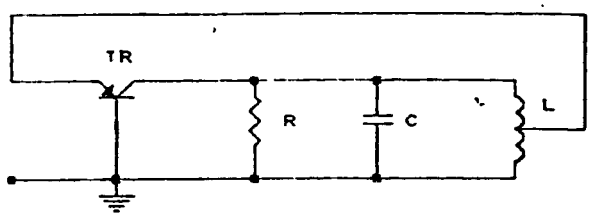
2.2.2 วงจรออสซิล เล เตอร์แบบป้อนกลับ

วงจรที่แสดงในรูป 2.2.1 - 2.2.4 เป็นวงจรออสซิล เล เตอร์แบบป้อนกลับที่ใช้กันมากที่สุด ปกติมักจะใช้ทรานซิส เตอร์ แต่วงจรแบบอื่น และอุปกรณ์แบบอื่นก็สามารถใช้ได้ เพื่อให้ เสถียรภาพดีขึ้นอาจใช้ผลึกควอทซ์ (Quart Crystal) แทนรีแอคแตนท์ตัวใดตัวหนึ่งในวงจร

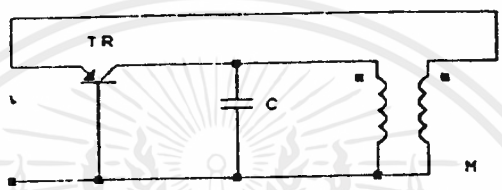


รูป 2.2.1 Colpitts Oscillators

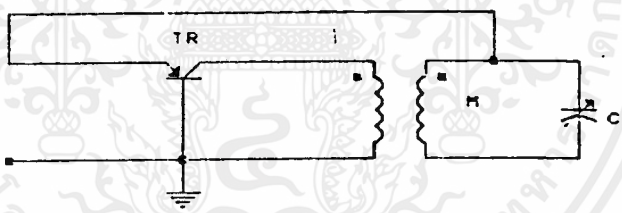
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



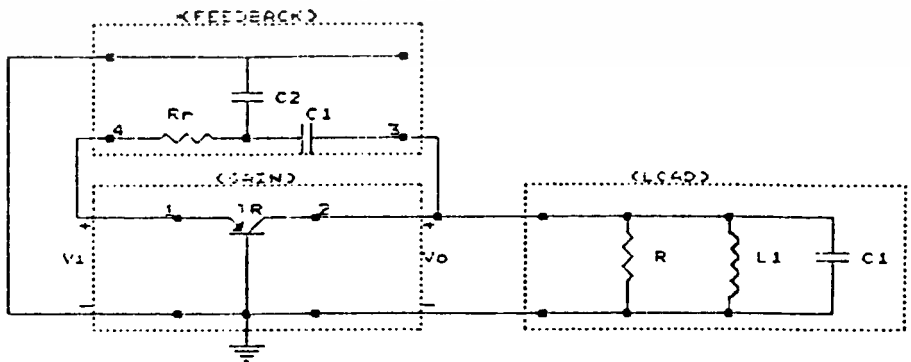
รูป 2.2.2 Hartley Oscillators



รูป 2.2.3 Tuned - Output Oscillators



รูป 2.2.4 Tuned - Input Oscillators



รูป 2.2.5 Colpitts Oscillators แปงตามการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป C_r ถูกต่อเข้าไปเพื่อให้การปรับความถี่ง่ายขึ้น R_r ช่วยลดผลจากการเปลี่ยนไปของ อินพุทแอดมิตแตนท์ของทรานซิสเตอร์ ค่าแรงดัน V_i ที่อินพุทพอร์ทจะทำให้เกิดแรงดันเอาท์พุท V_o ค่า V_o/V_i จะถูกกำหนดโดยพารามิเตอร์ของทรานซิสเตอร์ และค่าโหลดทั้งหมดที่ปรากฏทางด่านเอาท์พุทพอร์ท ซึ่งค่าโหลดทั้งหมดนี้คือ ค่าความต้านทาน จากส่วนของโหลดขนานกับค่าความต้านทานที่มองเข้าไปยังจุด 3 ของวงจรป้อนกลับ

เพื่อให้การออสซิลเลตมีเสถียรภาพ วงจรป้อนกลับต้องป้อน โวลเตจ V_o กลับไปยังอินพุทของทรานซิสเตอร์ ซึ่งหมายความว่า จะต้องมีอัตราการขยายเท่ากับหนึ่ง (Unity Gain) และ Phase Shift = 0 องศา รอบลูป 1-2-3-4-1 วงจรจะออสซิลเลทที่ความถี่ ซึ่งให้ค่า Phase Shift ตามที่กล่าว โดยที่อัตราขยายรอบลูปก่อนเกิดการออสซิลเลทต้องมากกว่าหนึ่ง โดยปกติแล้วความถี่ของการออสซิลเลทจะขึ้นอยู่กับการกำหนดค่า L , C ในวงจร ต่คุณสมบัติของทรานซิสเตอร์ และ Phase Angle ของอัตราขยายก็อาจมีผลอย่างมากต่อความถี่ของการออสซิลเลท

วงจรออสวิลเลเตอร์ส่วนมากจะใช้วงจร Common Emitter , Common Base , Common Gate , Common Drain สำหรับทรานซิสเตอร์ นิยมใช้วงจร Common Base สำหรับออสซิลเลเตอร์ เนื่องจาก

1. มีการป้อนกลับภายในตัวทรานซิสเตอร์น้อย ทำให้สามารถควบคุมการป้อนกลับได้ด้วยอุปกรณ์ภายนอก

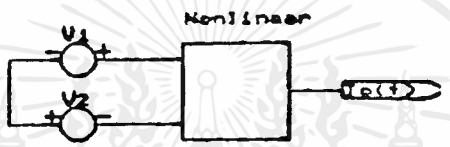
2. อัตราการขยายกระแส (α) มี Phase Shift น้อยมาก และมีขนาดเกือบเท่ากัน จนถึงความถี่ประมาณ $f_o / 2$ ซึ่งถ้าเป็นวงจรแบบ Common Emitter ค่าอัตราการขยายกระแส (β) จะลดลงเท่ากับ 6 Decibel Octave สำหรับที่ความถี่สูง และมีค่า Phase Shift 90 องศา ซึ่งทำให้การวิเคราะห์วงจรทำได้ยากลำบากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 MIXER

อุปกรณ์ซึ่งมีการทำงานไม่เป็นเชิงเส้นใดๆ สามารถใช้เป็นมิกเซอร์ เพราะว่าการทำให้เกิดความถี่ที่ไม่ได้ป้อนเข้ามาทางอินพุท ต้องอาศัยความไม่เป็นเชิงเส้น (Non Linear) ดังนั้นมิกเซอร์ อาจใช้ไดโอด, ทรานซิสเตอร์, เฟท หรือแม้แต่ รีแอคเตอร์ที่อื่มตัว การออกแบบวงจรจะพิจารณาถึง เกน , นอยซ์ฟิกเกอร์, เสถียรภาพ, ไดนามิกส์เรนจ์ และอินเตอร์มอดดูเลชั่น และครอสมอดดูเลชั่น

2.3.1 ทฤษฎีพื้นฐานของมิกเซอร์



รูปที่ 2.4.1 แสดงวงจรมิกเซอร์แบบง่าย

รูปที่ 2.4.1 แสดงให้เห็นถึงมิกเซอร์แบบง่าย ซึ่งประกอบด้วยอุปกรณ์ที่การทำงานไม่เป็นเชิงเส้น และมีอินพุทโวลท์เตจ $V_1(t)$ และ $V_2(t)$ ซึ่งมีความถี่ f_1 และ f_2 ตามลำดับถ้าอุปกรณ์ที่ใช้ มีการทำงานเป็นเชิงเส้นแล้วเอาท์พุทโวลท์เตจ หรือกระแสจะประกอบด้วยความถี่ f_1 และ f_2 เท่านั้น แต่อุปกรณ์ที่การทำงานไม่เป็นเชิงเส้น จะทำให้เกิดความถี่อื่นๆออกมา โดยทั่วไปความสัมพันธ์ของอินพุท และเอาท์พุทในโดเมนของเวลา (Time Domain) สามารถแสดงได้ด้วยอนุกรมของ เทย์เลอร์ (Taylor Serie)

$$I_0(t) = I_0 + aV_1(t) + b[V_2(t)]^2 + c[V_1(t)]^3 + .. \qquad [2.4.1]$$

$$V_2(t) = [\, V_1\cos(W_r t) + V_2\cos(W_0 t) \,] \qquad [2.4.2]$$

$$I_0(t) = I_0 + s[V_1\cos(W_r t) + V_2\cos(W_0 t)]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$+ b[V_1\cos(W_r t) + V_2\cos(W_0 t)]^2$$

$$+ c[V_1\cos(W_r t) + V_2\cos(W_0 t)]^2$$

$$[V_1\cos A + V_2\cos B]^2$$

$$= [\ V_1\cos A + 2V_1\cos A\cos B + [V_2\cos B]^2$$

$$= [\ V_1^2 + V_1^2\cos(2W_r t)]/2 + V_1V_2[\cos(W_r t+W_0 t) + \cos(W_r t-W_0 t)] + [V_2^2 + \cos(2W_r t)]/2 \qquad [2.4.3]$$

$$[A+B]^3 = A^3 + 3A^2B + 3AB^2 + B^3 \qquad [2.4.4]$$

$$I_0(t) = I_0 + [V_2ccs(W_r t) + V_2\cos(W_0 t)] + [V_1^2/2 + V_1^2/2\cos(2W_r t) + V_1V_2\cos(W_0 t+W_r t) + V_2^2/2 + V_2^2/\cos(2W_0 t)]..+...+[V_1^2/2\cos(w_r t)+V_1^3/4 (\cos 3W_r t + \cos W_r t)]+[(3V_1^2V_2)/2\cos W_0 t + 3V_1^2V_2 (\cos(2W_r t+W_0 t)+\cos(2W_r t-W_0 t))]...+...+[3V_1V_2^3 \cos W_r t+(3V_1V_2^2)/4 (\cos(W_r t+2W_0 t) + \cos (W_r t-2W_r t))] + [V_2^2/w\cos W_0 t + V_2^2/4(\cos 3W_r t + \cos W_0 t)] \qquad [2.4.5]$$

โดยที่ I_0 คือกระแส DC ทางเอาท์พุท และ $V_1(t)$ คือผลรวมของสัญญาณทางอินพุทที่งหมด ถ้าสัญญาณทางอินพุทมีเพียงความถี่เดียว ความไม่เป็นเชิงเส้นจะทำให้ฮาร์มอนิคส์ (Harmonics) ของความถี่นั้น และทำให้กระแสดีซีเปลี่ยนแปลงไป ถ้าอินพุทประกอบด้วยหลายความถี่ เอาท์พุทจะประกอบด้วย ทั้งฮาร์มอนิคส์ และผลบวก, ผลต่างของความถี่จากเทอมที่เป็นกำลังสอง ในสมการ [2.4.1] เรียกว่า ผลจากอินเตอร์มอดดูเลชั่นออร์เดอร์ที่สอง (Second Order - Intermodulation) และจากเทอมกำลังสาม เรียกว่า ผลจากออร์เดอร์ที่สาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ซึ่งมีการทำงาน เป็น Square - Law เป็นอุปกรณ์ซึ่ง เหมาะสมสำหรับงานของมิก เซอร์ที่สุด เนื่องจากจะ เกิดผลของความถี่ที่ไม่ต้องการจำนวนน้อยที่สุด ถ้าอุปกรณ์มี่

$$I_0(t) = aV_1(t) + v[V_1(t)]^2 \qquad [2.4.6]$$

และอินพุท

$$V_1(t) = V_1\cos W_1 t + V_2\cos W_2 \qquad [2.4.7]$$

กระแสทาง เอาท์พุทจะ เป็น

$$I_0(t) = aV_2\cos W_1 t + aV_2\cos W_2 t + bV_1{}^2\cos^2 W_1 t + bV_2{}^2\cos^2 W_2 t + 2vB_2V_2\cos W_1 t\cos W_2 t \qquad [2.4.8]$$

เทอมสุดท้ายของ [2.4.8] ทำให้ได้ เอาท์พุทที่ต้องการนั่นคือ

$$2vB_1V_2\cos W_1 t\cos W_2 t = vB_1V_2[\cos(W_1-W_2)t + \cos(W_1+W_20t] \qquad [2.4.9]$$

จะ เห็นว่าขนาดของแอมปลิจูดของผลต่าง และผลบวกของความถี่ทั้งสองจะขึ้นอยู่กับผลคูณของ V_1 และ V_2 ของสัญญาณอินพุท

โดยทั่วไปสำหรับมิก เซอร์ที่ใช้ใน เครื่องรับ เอาท์พุทที่ต้องการคือผลต่างของทั้งสองความถี่ทางอินพุท , ความถี่ฮาร์มนิคส์ และผลบวกของความถี่ทั้งสองจะถูกกำจัดทิ้งโดยการกรองความถี่ (Filter) หรือวิธีอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ฟิลเตอร์ (Filter)

2.5.1 วงจร Band-Pass Filter

หน้าที่หลักของวงจร Band-Pass Filter คือให้ความถี่ผ่านไปได้ช่วงความถี่หนึ่งๆ เท่านั้น คือจะให้ผ่านได้ตั้งแต่ W_1-W_2 โดยความถี่ f_1, f_2 จะวัดที่จุด -3 เดซิเบล (Half Power Point) โดยมีความถี่ Center ที่ f_0 โดย f_0 บางครั้งเราเรียกว่า ความถี่ค่าเฉลี่ยเรขาคณิต และมีค่าลดทอนของขนาดสัญญาณที่จุด Stop Frequency ปกติจะมากกว่า 40 เดซิเบลขึ้นไป และรูปแบบของ Response ของฟิลเตอร์มี 3 แบบ คือ

1. Butterworth Response
2. Chebyshev Response
3. Bessel Response

โดย Response ในแต่ละแบบจะมี response ที่มีคุณลักษณะแตกต่างกันไปซึ่งการจะนำไปใช้จะต้องทราบว่าควรนำแบบใดมาใช้ โดยในวิทยานิพนธ์นี้จะใช้ Band-Pass Filter แบบ Chebyshev Filter ซึ่งจะมี Response ที่มีการลดทอนมากกว่าแบบอื่น แต่มีข้อเสียคือ ค่าของ Phase จะไม่ราบเรียบ (Flat Response) ใน Band-Pass Filter นี้ จะกำหนดให้มีค่า Ripple ของ Response เท่ากับ 1.0 เดซิเบลและมีค่าลดทอนมากกว่า 40 เดซิเบล ที่จุด Stop Band

2.5.2 การออกแบบฟิลเตอร์โดยใช้วิธีการใช้อิมเมจพารามิเตอร์ (Filter by the image parameter method)

การออกแบบวงจรฟิลเตอร์วิธีการนี้ จะสามารถนำไปใช้กับการออกแบบ Band-Pass และ Stop Band โดยอาศัยคุณสมบัติของการต่อกันแบบ Cascade ของ Two-Port Network ซึ่งเป็นการต่อ Cascade กันของวงจร Low-Pass และ High-Pass

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.3 อิมเมจอิมพีแดนซ์และทรานเฟอร์ฟังก์ชั่น ของ Two-Port Network

(Image Impedances and Transfer F^n for Two-Port N.W.)

ในการออกแบบวงจรฟิลเตอร์ เราจะใช้ค่าอิมเมจอิมพีแดนซ์ และโวลท์เตจทรานเฟอร์ฟังก์ชั่นของ Network โดยการใช้วิธีอิมเมจพารามิเตอร์

หลักการของ Two-Port Network จะแสดงในรูปที่ 2.5.1 ซึ่งเราจะเรียก Network นี้ว่า ABCD Network ดยทิศทางของกระแส I_2 จะมีทิศทางไหลออกจาก Network ซึ่งค่าอิมเมจพารามิเตอร์นี้ เราจะกำหนดให้เป็น Z_{11} และ Z_{12}

Z_{11} คือค่าอิมพุทอิมพีแดนซ์ที่ Port 1 เมื่อมี Z_{12} ต่ออยู่ที่ Port 2

Z_{12} คือค่าอิมพุทอิมพีแดนซ์ที่ Port 2 เมื่อมี Z_{11} ต่ออยู่ที่ Port 1

$$V_1 = AV_2 + BI_2 \qquad [2.5.1]$$

$$I_1 = CV_2 + DI_2 \qquad [2.5.2]$$

อิมพุทอิมพีแดนซ์ที่ Port 1 เมื่อ Port 2 ต่อด้วย Z_{12} จะได้

$$Z_{in1} = V_1/I_1 = A.V_2 + B.I_2 \,/\, C.V_2 + D.I_2$$

$$= A.Z_{12} + B \,/\, C.Z_{12} + D \qquad [2.5.3]$$

แต่ $V_2 = Z_{12}.I_2$

จากสมการที่ 2.5.1, 2.5.2 โดย V_2 และ I_2 จะใช้อินเวอร์ส ABCD Matrix จะได้ AD-BC = 1 เพราะนั้นจะได้

$$V_2 = D.V_2 - B.I_2 \qquad [2.5.4]$$

$$I_2 = -C.V_1 + A.I_2 \qquad [2.5.5]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะฉนั้นอินพุทอิมดีแดนซ์ที่ Port 2 โดยที่ Port 1 ต่อด้วย Z_{11} สมการหาได้โดย

$$Z_{in2} = -V_2/I_2 = -D.V_1 + B.I_1 \;/\; C.V_2 - A.I_2$$

$$= D.Z_{22} + B \;/\; C.Z_{22} + A \qquad [2.5.6]$$

แต่ $V_1 = Z_{11}.I_1$

เราจะได้ $Z_{int} = Z_{22}$ และ $Z_{in2} = Z_{12}$ จากสมการที่ 2.5.3 และ 2.5.6 จะเป็นสมการของอิมพีแดนซ์

รูปที่ 2.5.1 Two-Port Network ในรูปของอิมเมจอิมพีแดนซ์

$$Z_{11}(C.Z_{12}+D) = A.Z_{12} + B \qquad [2.5.7]$$

$$A_{11}.D - B = Z_{12}(A-C.Z_{11}) \qquad [2.5.8]$$

จะได้ $Z_{11} = (AB/CD)$ [2.5.9]

$Z12 = (BD/AC)$ [2.5.10]

โดยที่ $Z_{12} = D.Z_{11} / A$ ถ้า Network สมมาตรกัน ดังนั้นจะได้ $A = B$ และ $Z_{11} = Z_{12}$ หลังจากที่ได้ค่าอิมเมจพารามิเตอร์แล้วเราจะมาหาค่า โวลท์เตจทรานเฟอร์ฟังก์ชั่น โดยจะต่อด้วยค่าอิมเมจอิมพีแดนซ์ซึ่งจะแสดงดังรูปที่ 2.5.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ 2.5.4

$$V_2 = D.V_1 - B.I_2 = (D - B/Z_{11}).V_1 \qquad [2.5.11]$$

(แต่เราจะให้ $V_1 = I_1.Z11$) เราจะได้อัตราส่วนโวลท์เตจ (Voltage Ratio)

$$V_2/V_1 = D - B/Z_{11} = D - B\,(CD / AB)$$

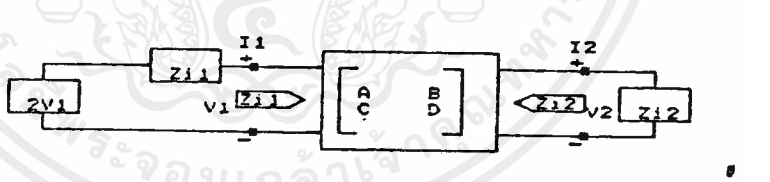
$$= D/A.\ (AD - BC) \qquad [2.5.12]$$

$$I_2/I_1 = -C.V_1/I_1 + A = -C.Z_{11} + A$$

$$= A/B.\ (AD - BC) \qquad [2.5.13]$$

ค่าแฟคเตอร์ D/A ในสมการ 2.5.12, 2.5.13 ซึ่งเราสามารถหาค่า Propagation Factor ได้คือ

$$e^{-\gamma} = AD - BC \qquad [2.5.14]$$



รูปที่ 2.5.2 Two-Port Network ในรูปของอิมเมจอิมพีแดนซ์ และมีแหล่งจ่าย

โดยที่ $\gamma = j$ แต่ $e^{\gamma} = 1/(AD - BC)$

$$= (AD - BC) / (AD - BC)$$

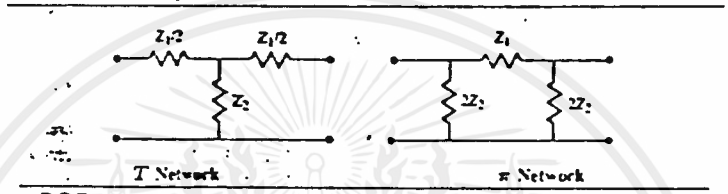
$$= AD + BC \qquad [2.5.15]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ $\cosh \gamma = (e^{\gamma} + e^{-\gamma})/2$ [2.5.16]

ซึ่งเราจะได้ว่า $\cosh \gamma = AD$ [2.5.17]

มีวงจรที่ใช้มากใน Two - Port Network คือวงจรแบบ T และ π ซึ่งจะเป็นวงจรสมมาตร ดังแสดงในตารางที่ 2.5.1 ซึ่งจะมีค่าอิมเมจพารามิเตอร์ และ Propagation Factor



T Network	π Network
ABCD parameters	*ABCD* parameters
$A = 1 + Z_1/2Z_2$	$A = 1 + Z_1/2Z_2$
$B = Z_1 + Z_1^2/4Z_2$	$B = Z_1$
$C = 1/Z_2$	$C = 1/Z_2 + Z_1/4Z_2^2$
$D = 1 + Z_1/2Z_2$	$D = 1 + Z_1/2Z_2$
Z parameters	*Y* parameters
$Z_{11} = Z_{22} = Z_2 + Z_1/2$	$Y_{11} = Y_{22} = 1/Z_1 + 1/2Z_2$
$Z_{12} = Z_{21} = Z_2$	$Y_{12} = Y_{21} = 1/Z_1$
Image impedance	Image impedance
$Z_{IT} = \sqrt{Z_1 Z_2}\sqrt{1 + Z_1/4Z_2}$	$Z_{I\pi} = \sqrt{Z_1 Z_2}\sqrt{1 + Z_1/4Z_2} = Z_1 Z_2 / Z_{IT}$
Propagation constant	Propagation constant
$e^{\gamma} = 1 + Z_1/2Z_2 + \sqrt{(Z_1/Z_2) + (Z_1^2/4Z_2^2)}$	$e^{\gamma} = 1 + Z_1/2Z_2 + \sqrt{(Z_1/Z_2) + (Z_1^2/4Z_2^2)}$

ตารางที่ 2.5.1 อิมเมจพารามิเตอร์ของ Network T และ π

2.5.4 Constant - K Filter Sections

การพัฒนา Low-Pass และ High-Pass Filter จะมีพื้นฐานมาจากวงจรแบบ T ดังแสดงดังรูปที่ 2.5.3 โดยที่ High-Pass Filter จะประกอบด้วย ค่าอินดักแตนซ์ และค่าคาปาซิเตอร์ ซึ่งจะทำการกั้นสัญญาณความถี่สูง และ จะยอมให้สัญญาความถี่ต่ำผ่านไปได้ ซึ่งอาศัยผลจากตารางที่ 2.5.1 โดยจะให้

$$Z_1 = JWL \quad \text{และ} \quad Z_2 = 1/jWC$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.5.3 Two-Pass Constant-K ในรูปของ T และ π

ดังนั้นค่า Image Impedance

$$Z_{2T} = L/C \cdot 1-W^2LC/4 \qquad [2.5.18]$$

เราจะหาความถี่ Cutoff คือ

$$W_e = 2/\sqrt{LC} \qquad [2.5.19]$$

และ Nominal Characteristic Impedance (Ro)

$$Ro = L/C = K \qquad [2.5.20]$$

โดยที่ค่า K คงที่ สมการที่ 2.5.18 จะได้

$$Z_{1T} = Ro \ (1-W^2/Wc^2) \qquad [2.5.21]$$

เมื่อ $Z_{1T} = Ro$ โดยที่ $W = 0$

ค่า Propogation Factor จากตารางที่ 2.5.1 จะได้

$$e^{\Gamma} = 1\ 2W^2/Wc^2 + 2W/Wc.\ W^2/Wc^2 - 1 \qquad [2.5.22]$$

โดยที่ค่าความถี่ทั้งสองความถี่จะต้อง เป็นไปตาม เงื่อนไขต่อไปนี้

1. โดยที่ W<Wc : จะเป็น Pass Band Filter สมการที่ 2.5.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะแสดงค่า Real และ สมการที่ 2.5.21 จะแสดงค่า Imaginaly แต่ W^2/Wc^2-1 จะเป็นค่าลบและ $e_r = 1$

$$e_r = (1-2W^2/Wc^2)^2 + 4W^2/Wc^2\ (1-W^2/Wc^2) = 1$$

2. โดยที่ W<Wc : จะเป็น Stop Band Filter สมการที่ 2.5.21 จะเป็นค่า Imaginay และสมการที่ 2.5.22 จะแสดงค่า Real ด้วยและ $-1<e^r<0$ (ซึ่งก็คือการคิด Limit จาก W -> Wc และ W ->) อัตราการลดทอน (Attenustor Rate) ที่ W >> Wc จะเป็น 40 dB/Cascade

ปกติค่าเฟส และค่าลดทอนจะแสดงดังในรูปที่ 2.5.4 จะสังเกตเห็นว่าการลดทอน ( ) จะเป็น 0 หรือมีค่าเล็กน้อย ที่ใกล้จุดความถี่ Cut off จะมีจนถึง -> หรือ W ->

สำหรับ Low-Pass Filter ในรูปที่ 2.5.3 เราจะให้ $Z_1 = jWL$ และ $Z_2 = 1/jWC$ ซึ่ง Propagation Factor จะมีค่าเหมือนกับใน Low-Pass Filter วงจร T Network และความถี่ Cutoff (Wc0 และ Nominal Characteristic Impedance (Ro) จะเหมือนกันใน T Network ที่ได้ดังสมการที่ 2.5.19 และ 2.5.20

ที่ $w = 0$ เราจะให้ $Z_{1T} = Z_1 = Ro$

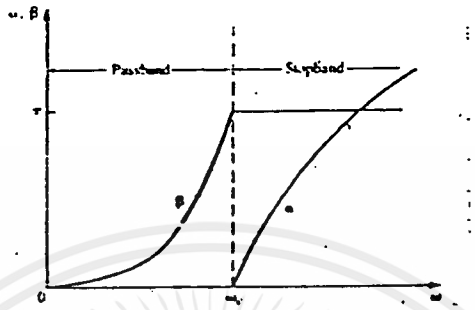
โดยที่ Z_2 คือ Image Impedance ของวงจร Low-Pass แบบ Network แต่ Z_1 และ Z_{iT} ปกติจะมีค่าไม่เท่ากันที่ความถี่ต่างๆ

High-pass Filter จะแสดงในรูปที่ 2.5.5 เราจะเห็นว่าตำแหน่งของ Inductor และ Capacitor จะตรงกันข้ามกับใน Low-Pass ซึ่งจะได้สมการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Ro = L/C \qquad [2.5.23]$$

$$Wc = 1/2.\ LC \qquad [2.5.24]$$



รูปที่ 2.5.4 คุณสมบัติของ Low-Pass Constant-k ในรูปที่ 2.5.3

2.5.5 n-Derived Filter Sections

เราจะเห็นว่าการใช้วงจรฟิลเตอร์แบบ Constant K จะมีประโยชน์ในทางด้านที่อัตราการลดทอน จะมีค่าน้อยที่ความถี่ Cut off แต่ค่า Image Impedance จะไม่คงที่ จึงมีการดัดแปลงให้เป็นการฟิลเตอร์แบบ m-Derived ซึ่งจะช่วยในการแก้ปัญหาที่เกิดขึ้นในการฟิลเตอร์แบบ Constant-K

รูปที่ 2.5.5 High-Pass Constant-k ในรูป T และ π

จะแสดงการฟิลเตอร์แบบ m-Derived ซึ่งสมการจากแบบ Constant-K เราจะแทนใหม่ด้วย Z_2 และ Z_2'

$$Z_1' = m.Z_1 \qquad [2.5.25]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 2.5.1

$$Z_1' = (Z_1.Z_2 + Z_1)/4$$

$$= (Z_1'.Z_2' + Z_1'^2 /4$$

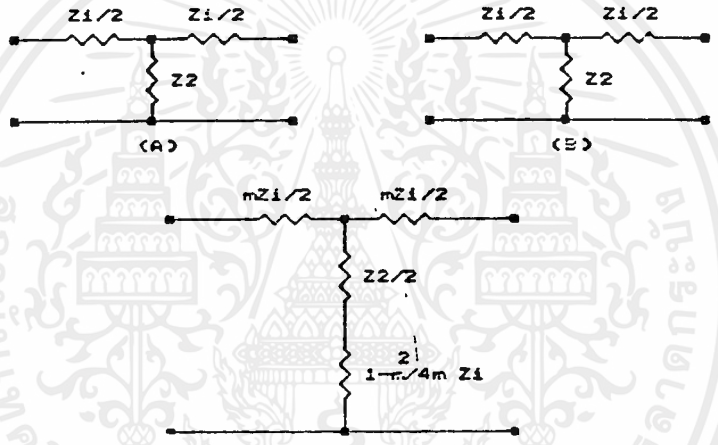
$$= (m\ Z_1Z_2' + m^2\ Z_1^2 /4 \qquad [2.5.26]$$

หาค่า Z_2' จะได้

$$Z_2' = Z_2/m + Z_1/4m - mZ_1 /4$$

$$= Z_2/m + (1-m^2)/4m.Z1 \qquad [2.5.27]$$

Z_2' จะถูกแทนด้วย 2 ส่วนต่ออนุกรมกันดังรูปที่ 2.5.6



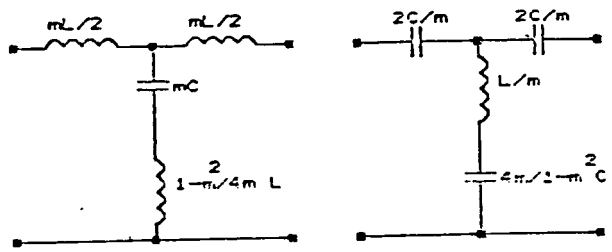
รูปที่ 2.5.6 m-Derived Filter จาก Constant-k

สำหรับ Low-Pass Filter จะให้ Z_1 = jWL และ Z_2 = 1/jWc

จากสมการที่ 2.5.25 และ 2.5.27 จะได้

$$Z_1' = jwLm \qquad [2.5.28]$$

$$Z_2' = 1/jWCm + (1-m^2).jWL / 4m \qquad [2.5.29]$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.5.7 เราจะหาค่า Propagation Factor ได้จากตาราง 2.5.1

$$e^{\Gamma} = 1 + (Z_2'/2Z_2') + (Z_1'/Z_2')\,(1+Z_1/4Z_2') \qquad [2.5.30]$$

$$Z_1'/Z_2' = jWLm \,/\, [(1/jWCm) + jWLm\,(1-m^2)/4m]$$

$$= (2Wm/Wc)^2 \,/\, [1-(1-m^2)(W/Wc)^2] \qquad [2.5.31]$$

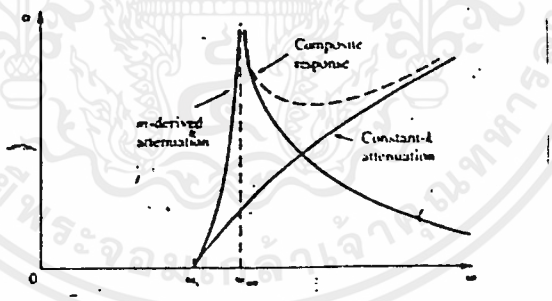
โดย $Wc = 2/\sqrt{LC}$

$$1 + Z_2'/4Z_2' = [1 - (W/Wc)^2] \,/\, [1 - (1-m^2)\,(W/Wc)^2$$

[2.5.32]

ถ้า $0 < m < 1$ ผลที่ได้คือ e^{Γ} จะเป็นค่า Real และ $|\,e^{\Gamma}\,| > 1$ สำหรับ $W > Wc$ ดังนั้น Stopband จะเริ่มที่ $W = Wc$ สำหรับใน Constant-K จนกระทั่ง เมื่อ $W = W_0$ จะได้

$$W_0 = W_c \,/\, (1-m^2) \qquad [2.5.33]$$



รูปที่ 2.5.8 ชนิดของการลดทอนของ Response สำหรับ Constant-k m-Derived และ Composite Filter

2.5.6 การออกแบบวงจรฟิลเตอร์โดยวิธี Insertion Loss (Filter Design by the Insertion Loss Method)

วงจรฟิลเตอร์ที่ดีควรจะมีการลดทอนเป็นศูนย์ ที่ช่วง Passband และจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีการลดทอนเป็นอนันต์ที่ช่วง Stopband และการตอบสนองทางเฟส เป็นลักษณะที่ Linear ในช่วง Pass-Band

วิธีการแบบอิมเมจพารามิเตอร์ที่ตรงจุดตัดจะมีการตอบสนองที่ไม่ดี ส่วนในแบบ Insertion Loss ที่จุดตัดจะมีมุมที่สูง ซึ่งก็จะทำให้วงจรฟิลเตอร์มีลักษณะใกล้เคียงกันในอุดมคติ

- คุณสมบัติของอัตราการสูญเสียกำลังงาน

(Characterization by Power Loss Ratio)

P_{LW} = กำลังงานที่มาจากแหล่งจ่าย / กำลังงานที่โหลด

$$= P_{inc} / P_{load}$$

$$= 1 / [\, 1 - |r(W)|^2 \,] \qquad [2.5.34]$$

$$IL = 10 \log P_{LR} \qquad [2.5.35]$$

โดยที่

P_{LW} - อัตราการสูญเสียกำลังงาน

IL - Insertion Loss หน่วยเป็น dB

จาก

$$|r(W)|^2 = N(W^2) / [M(W^2) + N(W^2)\,] \qquad [2.5.36]$$

เมื่อ M และ N เป็นค่าโพลิโนเมียลจำนวนจริง ใน W^2 แทนลงในสมการที่ 2.5.34 จะได้

$$P_{LW} = 1 + M(W^2) / N(W^2) \qquad [2.5.37]$$

Maximally Flat เป็นคุณสมบัติที่เรียกว่า Binomial หรือ Butterworth Response ที่จะทำให้การตอบสนองความถี่ของ Pass-Band มีความเรียบมากที่สุดโดยการเพิ่ม Order ของวงจรฟิลเตอร์

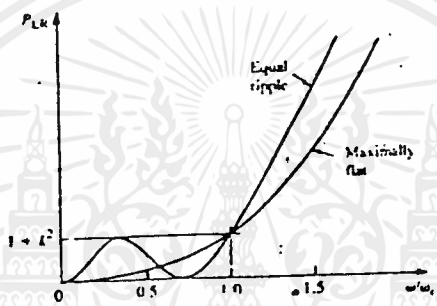
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{LW} = 1 + k^2 (W/Wc)^{2M} \qquad [2.5.38]$$

เมื่อ N - จำนวน Order ของวงจรฟิลเตอร์

Wc - ความถี่ Cutoff

สำหรับใน Pass-Band จะเริ่มตั้งแต่ W = 0 ถึง W = Wc ที่ขอบของแถบความถี่จะมีอัตราการสูญเสียกำลังงาน เท่ากับ $1 + k^2$ ถ้าที่จุด -3 dB ค่า k = 1



รูปที่ 2.5.9 แสดงผลของ Maximally Flat และ Equal - Ripple

เมื่อ W > Wc การลดทอนจะมีค่าเพิ่มขึ้นดังในรูปที่ 2.5.9 และเมื่อ W >> Wc, $P_{LM} \sim k^2 . (W/Wc)_{2M}$ จากรูป อัตราการสูญเสียกำลังงานจะมีอัตราการเพิ่มเป็น 20 dB/Decade

Low-Pass Filter ที่มี Order ที่ N จะได้

$$P_{LM} = 1 + k^2 . T_M^2 . (W/Wc) \qquad [2.5.39]$$

ซึ่งจะทำให้จุด Cutoff มีรูป Curve ที่คม และการตอบสนองช่วง Pass-Band จะมีระดับของRipple เท่ากับ $1+ k^2$ ดังใน รูปที่ 2.5.9 ค่า $T_M (x)$ จะมีค่าระหว่าง +/-1 โดยที่ $|x| < 1$ แต่ k_2 จะถูกกำหนดโดยระดับของ Ripple โดยค่า x สูงสุดจะมีค่าที่

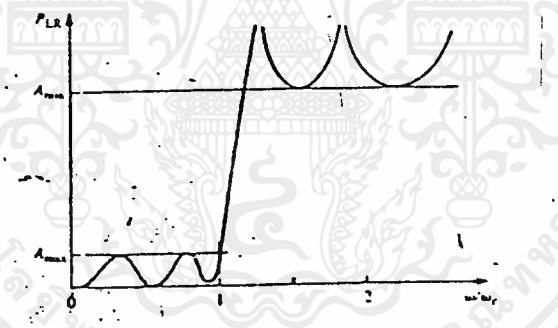
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$T_N(x) \sim 1/2(2x)^M$ โดยที่ $W>>Wc$ จะได้ค่า Insertion Loss

$$P_{LR} = (k^2/4).(2W/Wc)^{2M} \qquad [2.5.40]$$

อัตราการเพิ่มขึ้นจะเป็น 20N dB/Decade แต่การสูญเสียในแบบ Chebyshev จะมีค่ามากกว่าในแบบ Polynomial Response

Elliptric Function จากวิธีการทั้งสองแบบที่แล้ว จะทำให้มีการลดทอนเพิ่มขึ้นใน Stop-Band มีอยู่หลายวิธีที่จะทำให้ มีการลดทอนต่ำที่ Stopband ซึ่งใน Elliptric Funtion นี้ในช่วง Cutoff ดีขึ้น ซึ่งจะมีค่า Ripple ในช่วง Stop-Band ดีกว่าในช่วง Pass-Band ดังแสดงในรูปที่ 2.5.10 ซึ่งจากรูปจะมีการลดทอนมากที่ Passband (A_{max}) และจะมีการลดทอนต่ำที่ Stop-Band (A_{min})



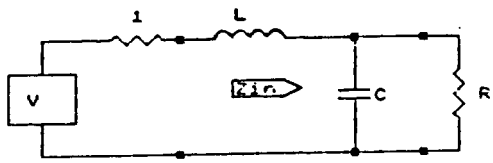
รูปที่ 2.5.10 Elliptic Function ของ Low-Pass Filter

2.5.7 Maximium Flat Low-Pass Filter Prototype

วงจร Low-Pass Filter จะประกอบด้วย 2 ส่วนดังแสดงในรูปที่ 2.5.11 ซึ่งก็คือ L และ C เราจะเห็นว่า ถ้าอิมพีแดนซ์ของแหล่งจ่ายมีค่า = 1 โอห์ม แล้วจะได้ความถี่ Cutoff Wc = 1 จากสมการที่ 2.5.38 จะให้อัตราการสูญเสียกำลังงาน N = 2 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{LM} = 1 + W^4 \qquad [2.5.41]$$



รูปที่ 2.5.11 วงจร Low-Pass Filter ที่ N = 2

ค่าอินพุทอิมพีแดนซ์ของวงจรฟิลเตอร์จะมีค่าเท่ากับ

$$Zin = jWL + R.(1-jWRC)/(1+W_2R_2C_2) \qquad [2.5.42]$$

แต่

$$r = (Zin - 1)/(Zin + 1) \qquad [2.5.43]$$

อัตราการสูญเสียกำลังงานสามารถเขียนได้เป็น

$$P_{LM} = 1/(1-|r|^2)$$

$$= \frac{1}{1-[(Zin-1)/(Zin+1)].[(Zin^{\#}-1)/(zin^3+1)]}$$

$$= \frac{|Zin+1|^2}{2(Zin+Zin^{\#})} \qquad [2.5.44]$$

โดยที่ $Zin + Zin^{\#} = 2R / 1 + W^2 R^2 C^2 \qquad [2.5.45]$

และ $|Zin + 1|^2 = \left(\frac{R}{1 + W^2R^2C^2} + 1\right)^2 + \left(W_L - \frac{WCR^2}{1 + W^2R^2C^2}\right)^2$

จากสมการที่ 2.4.44 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$p^{LR} = \frac{1+W^2R^2C^2}{4R} \cdot \frac{R+1}{1+W^2R^2C^2} + \frac{W_L - WCR^2}{1+W^2R^2C^2} \quad 2$$

$$= (1/4R)(R^2+2R+1+R^2W^2C^2+W^2L^2+W^4L^2R^2C^2-2W^2LCR2)$$

$$= 1+(1/4R)\,[(1-R^2)+L^2-2LCR^2)\ W^2 + L^2C^2R^2W^4] \qquad [2.5.47]$$

สังเกตุจากเทอมของโพลิโนเมียลจาก W^2 เปรียบเทียบกับผลจากสมการที่ 2.5.41 ให้ $R = 1$, $P_{LM} = 1$, $W = 0$ เมื่อนำมารวมกัน เทอมของ W^2 ก็จะหมดไป จะได้

$$C^2 + L^2 - 2LC = (C-L)^2 = 0 \qquad [2.5.48]$$

หรือ $L = C$ เมื่อค่า $W^4 = 1$ จะได้

$$1/4L^2\ C^2 = 1/4L^2 \qquad [2.5.49]$$

$$L = C = 2 \qquad [2.5.50]$$

ในด้านการทำ Filter ให้ดีทำได้โดยการเพิ่มจำนวนของส่วนประกอบ N แต่ในทางปฏิบัติไม่สามารถเพิ่มค่า N ได้มาก สำหรับการ Normalized ของการออกแบบ Low - Pass Filter จะให้อิมพีแดนซ์ของแหล่งจ่ายเท่ากับ 1 โอห์ม และความถี่ Cutoff $W_C = 1$ เราจะได้ค่าส่วนประกอบของวงจรต่อแบบ Ladder ดังรูปที่ 2.5.12

ตาราง 2.5.2 จะแสดงค่าของส่วนประกอบ สำหรับ Low-Pass Filter สำหรับ N = 1 - 10 จากวงจร Ladder ค่าส่วนประกอบจะเริ่มตั้งแต่ g_0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือ ค่าอิมพิแดนซ์ที่แหล่งจ่าย จนถึง g_{N+1} คือ อิมตีแดนซ์ที่โหลด ส่วนประกอบเหล่านี้จะต่อแบบอนุกรม และแบบขนานสลับกันไป

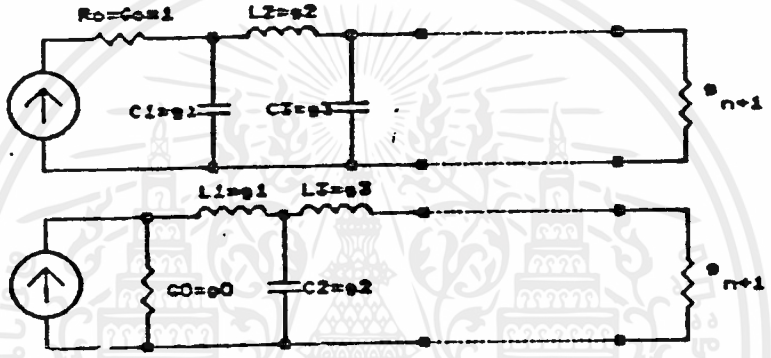
g_0 = ค่าความต้านทานที่แหล่งกำเนิด (รูปที่ 2.5.12a)

ค่าความนำที่แหล่งกำเนิด (รูปที่ 2.5.12b)

g_k = ค่าคาปาซิแตนซ์ที่ต่อขนาน

g_{N+1} = ค่าความต้านทานที่โหลด ถ้า g_M เป็นคาปาซิเตอร์ต่อขนาน

ค่าความนำที่โหลด ถ้า g_n เป็นอินดักเตอร์ต่ออนุกรม



รูปที่ 2.5.12 วงจร Ladder ของวงจร Low-Pass Filter

a) วงจรจะเริ่มต้นด้วยการต่อแบบขนาน

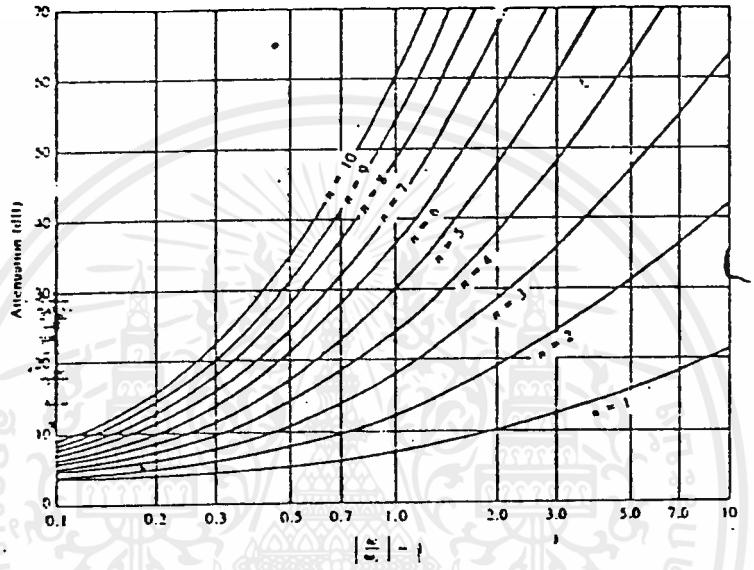
b) วงจรจะเริ่มต้นด้วยการต่อแบบอนุกรม

N	g_1	g_2	g_3	g_4	g_5	g_6	g_7	g_8	g_9	g_{10}	g_{11}
1	2.0000	1.0000									
2	1.4142	1.4142	1.0000								
3	1.0000	2.0000	1.0000	1.0000							
4	0.7654	1.8478	1.8478	0.7654	1.0000						
5	0.6180	1.6180	2.0000	1.6180	0.6180	1.0000					
6	0.5176	1.4142	1.9318	1.9318	1.4142	0.5176	1.0000				
7	0.4450	1.2470	1.8019	2.0000	1.8019	1.2470	0.4450	1.0000			
8	0.3902	1.1111	1.6629	1.9615	1.9615	1.6629	1.1111	0.3902	1.0000		
9	0.3473	1.0000	1.5321	1.8794	2.0000	1.8794	1.5321	1.0000	0.3473	1.0000	
10	0.3129	0.9080	1.4142	1.7820	1.9754	1.9754	1.7820	1.4142	0.9080	0.3129	1.0000

ตารางที่ 2.5.2 ตารางแสดงค่าส่วนประกอบของ Maximally Flat Low-Pass Filter (g_0 = 1, Wc = 1, N = 1-10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูปที่ 2.5.12 สามารถที่จะประกอบแทนกันได้ และจะให้การตอบสนอง เหมือนกัน ในการออกแบบ เพื่อจะใช้งานจริง จะต้องมีการกำหนดขนาด และ Order ของวงจรฟิลเตอร์ ส่วนในรูปที่ 2.5.12 จะแสดงคุณสมบัติของการลดทอนที่เปลี่ยนแปลงตามค่า N กับความถี่ Normalized ถ้าต้องการ N > 10 เราสามารถทำได้โดยการนำมาต่อ Cadcase กัน



รูปที่ 2.5.13 กราฟแสดงความสัมพันธ์ของการลดทอน กับความถี่ Normalized ของวงจรฟิลเตอร์

2.5.8 Equal-Ripple Low-Pass Filter Prototype

จากสมการที่ 2.5.39

$$P_{LM} = 1 + k^2 T_N^{\,2}(W) \qquad [2.5.51]$$

โดย $1+k^2$ คือ ระดับของ Ripple ใน Passband แต่ค่าโพลินเมียลของ Chebyshev จะได้

$T_M(0) = 0$ เมื่อ N เป็นเลขคี่

$= 1$ เมื่อ N เป็นเลขคู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ 2.5.51 จะแสดงให้เห็นว่า วงจรฟิลเตอร์นี้จะมีอัตราการสูญเสียกำลังงานเป็น Unity ที่ W = 0, N เป็นเลขคี่ และอัตราการสูญเสียกำลังงานจะมีค่าเป็น $1 + k^2$ ที่ W = 0, N เป็นเลขคู่ ซึ่งจะเห็นว่าทั้งสองค่าจะขึ้นอยู่กับค่าของ N

สำหรับส่วนประกอบในวงจรฟิลเตอร์รูปที่ 2.5.11 อัตราการสูญเสียกำลังงานจะอยู่ในเทอมของค่าของส่วนประกอบในสมการที่ 2.5.47

จาก $T^2(x) = 2x^2 - 1$

จากสมการที่ 2.5.47 และ 2.5.51 จะได้

$$1 + k^2(4W^4-4W^2+1) = 1 + 1/4R\,[(1-R^2) + (R^2C^2+L^2-2LCR^2)\,W^2 + L^2\,C^2\,R^2\,W^4] \qquad [2.5.52]$$

ซึ่งจะทำให้เราสามารถหาค่า R , L และ C ถ้าเราทราบระดับของ Ripple (กำหนดโดย k^2) ดังนั้นที่ W = 0 จะได้

$$k^2 = (1-R)^2 / 4R \qquad [2.5.53]$$

$$R = 1 + 2k^2 - 2k\ 1+k^2 \qquad [2.5.54]$$

เมื่อ N เป็นเลขคู่ จากสมการกระสิทธิภาพของ W^2 และ W^4 มารวมกันจะได้

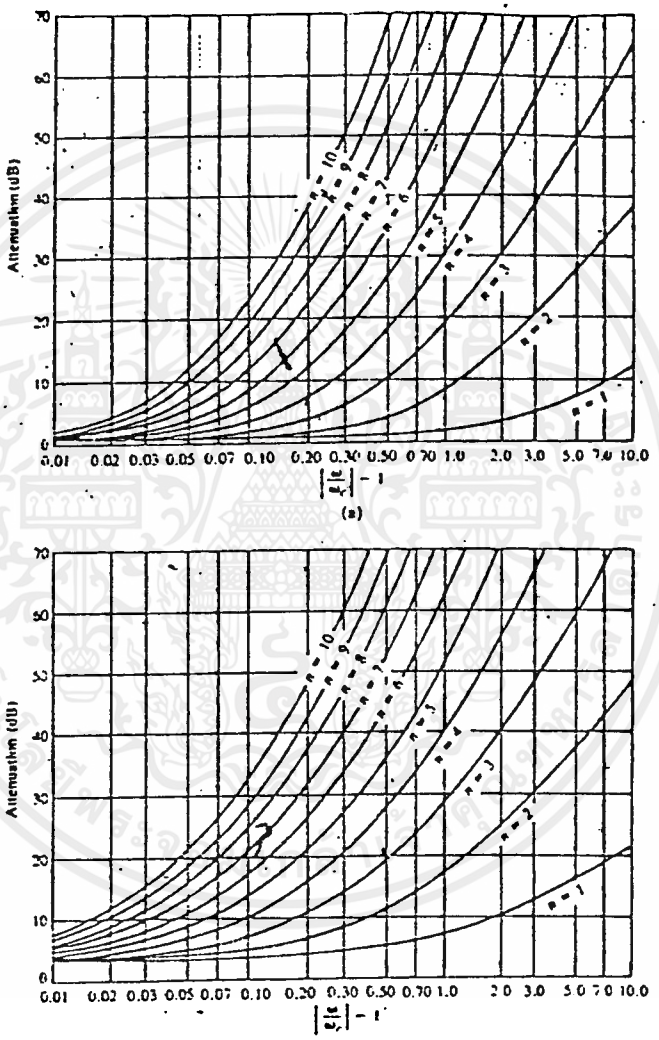
$$4k^2 = L^2C^2R^2 / 4R \qquad [2.5.55]$$

$$-4k^2 = (R^2C^2 + 1^2 - 2LCR^2) / 4R \qquad [2.5.56]$$

ดังนั้นเราจะสามารถหาค่า L และ C สำหรับค่า R จะต้องไม่เป็น Unity ตารางที่ใช้ออกแบบวงจร Low-Pass Filter เราจะ Normalized ค่าอิมพีแดนซ์ของแหล่งจ่าย และความถี่ Cutoff (Wo'= 1)และสามารถที่จะประยุกต์ใช้กับวงจร Ladder ในรูปที่ 2.5.12 ข้อมูลที่ใช้ในการออกแบบขึ้นอยู่กับระดับของ Ripple

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5.3 เป็นตารางที่จะแสดงค่าส่วนประกอบต่าง ๆของวงจร Low-Pass Filter ที่มีการ Normalized ไว้แต่ต้น โดยจะมีระดับของ Ripple ที่ 0.5 dB และ 0.3 dB โดย N = 1-10 จะสังเกตเห็นว่าอิมพีแดนซ์ของโหลด g_{N+1} ไม่เท่ากับ 1 ที่ N เป็นเลขคู่ ถ้าเป็นการลดทอนของ Stop-Band รูปกราฟจะแสดงดังรูปที่ 2.5.14 ซึ่งจะต้องกำหนดจากค่า N ของ Ripple



รูปที่ 2.5.14 กราฟแสดงความสัมพันธ์ของ การลดทอนกับความถี่ Normailzed ของวงจรฟิลเตอร์ โดยระดับของ Ripple

a) ระดับของ Ripple ที่ 0.5 dB

b) ระดับของ Ripple ที่ 0.3 dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5.3 ตารางแสดงค่าส่วนประกอบของวงจร Equal-Ripple low-pass filter (g_0 = 1, Wc = 1, N = 1 - 10 0.5 dB และ 0.3 dB ของ Ripple

TABLE 9.4 Element Values for Equal-Ripple Low-Pass Filter Prototypes ($g_0 = 1$, $\omega_c = 1$, $N = 1$ to 10, 0.5 dB and 3.0 dB ripple)

0.5 dB Ripple

N	g_1	g_2	g_3	g_4	g_5	g_6	g_7	g_8	g_9	g_{10}	g_{11}
1	0.6986	1.0000									
2	1.4029	0.7071	1.9841								
3	1.5963	1.0967	1.5963	1.0000							
4	1.6703	1.1926	2.3661	0.8419	1.9841						
5	1.7058	1.2296	2.5408	1.2296	1.7058	1.0000					
6	1.7254	1.2479	2.6064	1.3137	2.4758	0.8696	1.9841				
7	1.7372	1.2583	2.6381	1.3444	2.6381	1.2583	1.7372	1.000			
8	1.7451	1.2647	2.6564	1.3590	2.6964	1.3389	2.5093	0.8796	1.9841		
9	1.7504	1.2690	2.6678	1.3673	2.7239	1.3673	2.6678	1.2690	1.7504	1.0000	
10	1.7543	1.2721	2.6754	1.3725	2.7392	1.3806	2.7231	1.3485	2.5239	0.8842	1.9841

3.0 dB Ripple

N	g_1	g_2	g_3	g_4	g_5	g_6	g_7	g_8	g_9	g_{10}	g_{11}
1	1.9953	1.0000									
2	3.1013	0.5339	5.8095								
3	3.3487	0.7117	3.3487	1.0000							
4	3.4389	0.7483	4.3471	0.5920	5.8095						
5	3.4817	0.7618	4.5381	0.7618	3.4817	1.0000					
6	3.5045	0.7685	4.6061	0.7929	4.4641	0.6033	5.8095				
7	3.5182	0.7723	4.6386	0.8039	4.6386	0.7723	3.5182	1.0000			
8	3.5277	0.7745	4.6575	0.8089	4.6990	0.8018	4.4990	0.6073	5.8095		
9	3.5340	0.7760	4.6692	0.8118	4.7272	0.8118	4.6692	0.7760	3.5340	1.0000	
10	3.5384	0.7771	4.6768	0.8136	4.7425	0.8164	4.7260	0.8051	4.5142	0.6091	5.8095

Source: Reprinted from G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures* (Dedham, Mass.: Artech House, 1980) with permission.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.9 การแปลงฟิลเตอร์ (Filters Transformation)

จากวงจร Low-Pass Filter ที่ Normalized โดยจะให้ค่าอิมพิแดนซ์ที่แหล่งจ่าย Rs = 1 โอหม์, และความถี่ Cutoff Wc = 1 จากนั้นเราสามารถที่แปลงให้เป็นวงจร High-Pass Filter , Band-Pass Filter หรือ Band-Stop Filter ได้โดยการแปลงจากวงจร Low-Pass Filter

- ขนาดของอิมพีแดนซ์ และความถี่ (Impedance and Frequency Scaling)

ขนาดของอิมพีแดนซ์ในการออกแบบ จะให้ค่าความต้านทานที่แหล่งจ่ายและโหลดจะมีค่าเป็น Unity (เว้นแต่ถ้าค่า N ใน Equal-Ripple Filter เป็นเลขคู่ ค่าความต้านทานของโหลดจึงจะมีค่าไม่เป็น Unity ได้) ค่าความต้านทานของแหล่งจ่ายจะถูกรวมเข้ากับค่าอิมพิแดนซ์จะได้

$$L' = Ro.L \qquad [2.5.57]$$

$$C' = C / Ro \qquad [2.5.58]$$

$$R_s' = Ro \qquad [2.5.59]$$

$$R_l' = Ro.R_l \qquad [2.5.60]$$

ขนาดของความถี่สำหรับวงจร Low-Pass Filter เราสามารถจะเปลี่ยนความถี่ Cutoff ของวงจร Low-Pass Filter ได้ตั้งแต่ Unity ถึง Wc โดยขนาดของความถี่จะขึ้นอยู่กับแฟคเตอร์ 1/Wc โดยจะแทน W ด้วย W/Wc

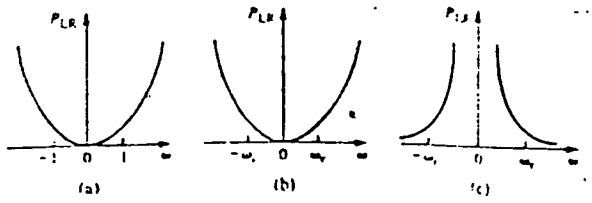
$$W <- W/Wc \qquad [2.5.61]$$

ซึ่ง เราจะได้ค่าอัตราการสูญเสียกำลังงานใหม่คือ

$$P_{LR}'(W) = P_{LR}(W/Wc) \qquad [2.5.62]$$

โดย Wc คือความถี่ Cutoff ใหม่ เกิดขึ้นเมื่อ W = Wc ซึ่งสามารถที่จะเขียนรูปของ Passband ใหม่ได้ดังรูปที่ 2.5.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5.15 ขนาดของความถี่ของวงจร Low-Pass Filter และการแปลงเป็น High-Pass

ค่าของอุปกรณ์ใหม่นี้ จะขึ้นอยู่กับการแทนค่าด้วยสมการ 2.5.61 ซึ่งค่ารีแอคแตนซ์ที่ต่ออนุกรม คือ jWl_k และ ซับเซตแตนซ์ที่ต่อขนาน คือ jWc_k

$$jX_k = jW/Wc.L_k = jWL_k' \quad [2.5.63]$$

$$jB_k = jW/Wc.C_k' = jWC_k' \quad [2.5.64]$$

ดังนั้นค่าอุปกรณ์ใหม่จะเป็น

$$L_k' = L_k/Wc \quad [2.5.65]$$

$$C_k' = C_k/Wc \quad [2.5.66]$$

เมื่อได้ค่าของอิมพีแดนซ์และความถี่แล้วจากผลในสมการที่ 2.5.57 , 2.5.58, 2.5.59, 2.5.60 และสามารถจะรวมกับสมการที่ 2.5.65, 2.5.66, 2.5.67, 2.5.68 จะได้

$$L_k' = Ro.L_k/Wc \quad [2.5.67]$$

$$C_k' = C_k/Ro.Wc \quad [2.5.68]$$

การแปลงจาก Low-Pass ไปเป็น High-Pass ค่าความถี่จะแทนด้วย

$$W <- - W/Wc \quad [2.5.69]$$

ในลักษณะเดียวกันของ Low-Pass จะได้

$$C_k' = 1/Wo.L_k \quad [2.5.70]$$

$$L_k' = 1/Wo.C_k \quad [2.5.71]$$

เมื่อนำมารวมกับสมการที่ 2.5.57, 2.5.58, 2.5.59, 2.5.60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_k' = 1/Ro.Wc.L_k \qquad [2.5.72]$$

$$L_k' = Ro/Wc.C_k \qquad [2.5.73]$$

2.5.10 การแปลงเป็น Band-Pass และ Band-Stop

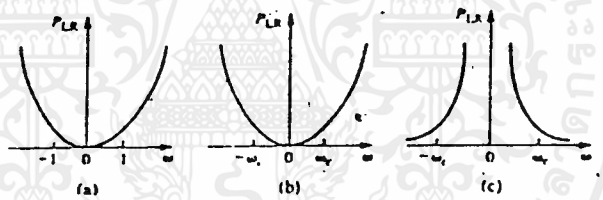
วงจร Low-Pass Filter สามารถที่จะแปลงเป็น Band-Pass หรือ Bandstop ได้ดังรูป 2.5.16 โดยที่ W_1 และ W_2 เป็นขอบของ Pass-Band ซึ่งการตอบสนองของ Bandpass จะถูกแทนด้วย

$$W <- (W/W_2 - W_1).(W/Wo - Wo/W)$$

$$W <- 1 / (W/Wo - Wo/W) \qquad [2.5.74]$$

โดย $\Delta = 1 / (W/Wo - Wo/W)$ [2.5.75]

ถ้าให้ $Wo = W.W$ [2.5.76]



รูปที่ 2.5.16 การแปลงความถี่ของ Band-Pass และ Band-Stop

จากสมการที่ 2.5.74 เป็นคุณสมบัติของ bandpass ดังรูปที่ 2.5.16b จาก Low-Pass ในรูปที่ 2.5.16a

$$\text{เมื่อ } W = Woi\ (1/\Delta).(W/Wo - Wo/W) = 0 \qquad [2.5.77]$$

$$W = W_i i\ (1/\Delta).(W/Wo - Wo/W)$$

$$= (1/\Delta).(W_1^2 - Wo^2)/WoW_1 = -1 \qquad [2.5.79]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$W = W_2 i\ (1/\Delta).\ (W/Wo - Wo/W)$$

$$= (1/\Delta).\ (W_2^2 - Wo_2)/WoW_2 = 1 \qquad [2.5.79]$$

เราจะได้อุปกรณ์โดยใช้สมการที่ 2.5.74 ซึ่งจะได้ค่ารีแอคแตนซ์ที่ต่ออนุกรม และค่าซับ เซตแตนซ์ที่ต่อขนาน ดังนี้

$$Jb_k = (j/\Delta).(W/Wo - Wo/W).L_k$$

$$= jWl_k/\ Wo - jWol_k/\ W$$

$$= jWLk' - j/WC_k' \qquad [2.5.80]$$

ซึ่งจะได้ L และ C ดังนี้

$$L_k' = L_k\ /\ Wo \qquad [2.5.81]$$

$$C_k' = \Delta\ /\ Wol_k \qquad [2.5.82]$$

เช่นเดียวกัน

$$Jb_k = (j/\Delta).(W/Wo - Wo/W).C_k$$

$$= jWC_k/\ Wo - jWoC_k/\ W$$

$$= jWC_k' - j/WL_k' \qquad [2.5.83]$$

ซึ่งจะได้ L และ C ดังนี้

$$L_k' = \Delta\ /\ WoC_k \qquad [2.5.84]$$

$$C_k' = C_k\ /\ Wo \qquad [2.5.85]$$

อุปกรณ์ของ Low-Pass Filter เปลี่ยนเป็นวงจรริแอคแตนซ์ แบบอนุกรม (ค่าอิมพีแดนซ์ต่ำสุดที่ริแอคแตนซ์) และสามารถที่จะเปลี่ยนเป็น วงจรริแอคแตนซ์แบบขนาน (อิมพีแดนซ์สูงสุดที่ริแอคแตนซ์) ทั้งสองวงจรจะมี ความถี่ริแอคแตนซ์ที่ Wc ซึ่งเราสามารถที่เปลี่ยนไปเป็นวงจร Band-Stop ได้โดยให้

$$W <- \Delta.(W/Wo - Wo/W)^{-1} \qquad [2.5.87]$$

โดยที่ Δ และ Wo จะกำหนดเหมือนกันใน Pass-Band ค่าอินดักเตอร์ที่ต่ออนุกรมใน Low-Pass จะถูกแปลงเป็นวงจร LC แบบขนาน ซึ่งจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L_k' = \Delta . L_k / Wo \qquad [2.5.88]$$

$$C_k' = 1/Wo . .L_k \qquad [2.5.89]$$

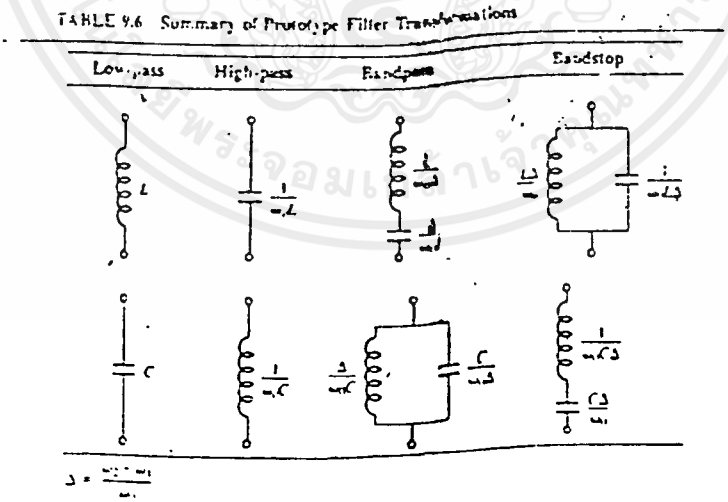
และคาปาซิเตอร์ที่ต่อขนาน จะถูกแปลงเป็นวงจร LC แบบอนุกรม

$$L_k' = 1/Wo . .L_k \qquad [2.5.90]$$

$$C_k' = .C_k/Wo \qquad [2.5.91]$$

ซึ่งการแปลงจาก Low-Pass Filter ไปเป็น High-Pass Filter, Band-pass Filter และ Band-Stop Filter สามารถที่จะใช้ได้จากตารางที่ 2.5.4

ตารางที่ 2.5.4 รูปแบบการแปลงฟิลเตอร์



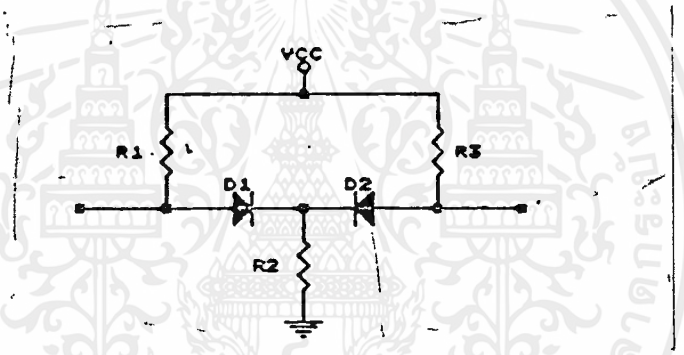
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6. <u>วงจร Limiter</u>

ส่วนวงจร Limiter จะใช้วงจรบลิบยอดสัญญาณ (Clipping) ทั้งชีกบวกและชีกลบเพื่อทำให้สัญญาณมีขนาดของสัญญาณคงที่ที่ระดับหนึ่ง และการบลิบยอดสัญญาณจะเป็นการจำกัด Noise ที่เข้ามารบกวนขนาดของสัญญาณและยังทำให้วงจร Demodurator ทำงานได้ในระดับของสัญญาณที่แน่นอน

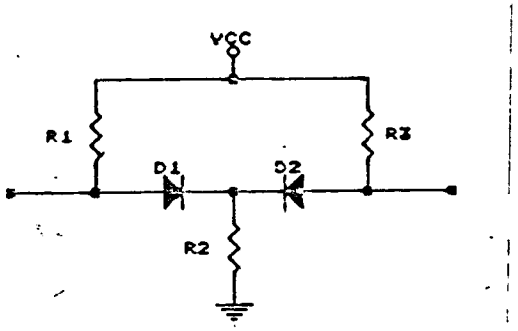
วงจร Limiter จะใช้หลักการของวงจร Clipping ที่ใช้แรงดัน Cut in ของไดโอดเป็นจุดกำหนดแรงดันที่จะบลิบ ดังนั้น ถ้าเราต้องการให้สัญญาณมีขนาดคงที่เราจึงต้องบลิบยอดสัญญาณทั้ง 2 ด้านโดยเราสามารถที่จะพิจารณาวงจรได้ โดยแยกการพิจารณาตามขั้วของสัญญาณที่เข้ามาดังนี้

เมื่อสัญญาณมีขั้วเป็นบวกเข้ามาจะได้วงจรเทียบเท่าคือ



การพิจารณาเมื่อสัญญาณที่มีขั้วเป็นบวก เข้ามาจะสามารถผ่านไดโอดไปได้โดยจะถูกบลิบที่ระดับของแรงดัน Cut-in ของไดโอดประมาณ 0.25 Volt. ในไดโอดแบบเยอรมันเนียม ส่วนสัญญาณที่มีขั้วเป็นลบจะไม่ผ่านไดโอดไปได้เพราะในกรณีนี้ไดโอดจะมีความต้านทานสูงมากๆ จึงเสมือนเปิดวงจร (Open Circuit)

เมื่อสัญญาณมีขั้วเป็นลบเข้ามาจะได้วงจรเทียบเท่าคือ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณเป็นลบเข้ามาการทางาน จะเหมือนกับวงจรข้างบนเพียงแต่จะกลับกันกล่าวคือสัญญาณที่มีข้วลบจะสามารถผ่านไดโอดไบโต้ ในขณะที่สัญญาณที่มีข้วบวกจะไม่สามารถผ่านไดโอด D_2 ไบโต้ และในการพิจารณาวงจรทั้ง 2 วงจร ไดโอดทั้ง D_2 จะถูกไบอัสตรงพร้อมกัน

ในการหาค่าความต้านทานที่จะมาจำกัดกระแสไบอัสให้แก่ไดโอดทั้ง 2 ตัว กระแสไบอัสตรง ของไดโอดแบบเยอรมันเนียมจะมีค่าไม่เกิน 20 mA, เพื่อความปลอดภัยแก่ตัวไดโอดเราจะกำหนดให้มีกระแสไบอัสแก่ไดโอ 5mA, และยังทำให้ Noise ในไดโอดมีค่าไม่มากเกินไป และแรงดันที่จ่ายให้ V_{cc} = 12V.

$$R_{\text{forward bine}} = VCC / ID$$

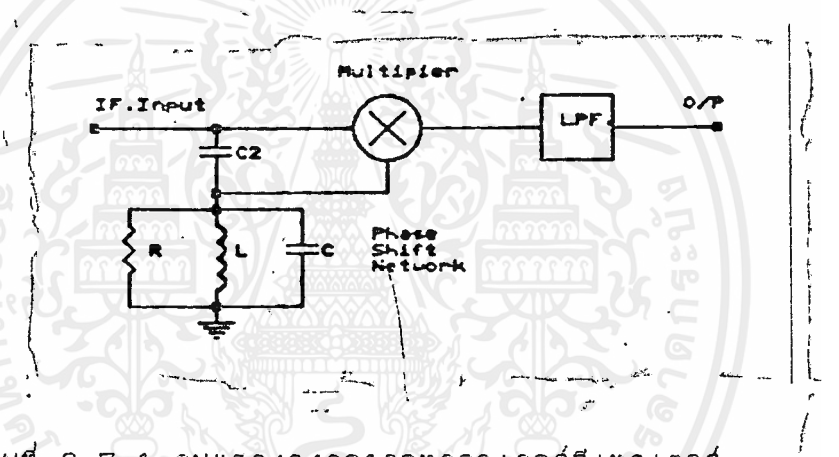
$$= 12V./5mA. = 2.2\ kohm.$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 วงจรดีเทคสัญญาณ

2.7.1 วงจรดีเทคสัญญาณภาพ และคลื่นพาหะของสัญญาณเสียง

ในการดีเทคสัญญาณภาพออกจากคลื่นพาหะ เราจะใช้การดีเทคชนิดแบบควอทดราเจอร์ (Quadrature Detector) ในการดีเทคสัญญาณภาพออกจากคลื่นพาหะ ซึ่งการดีเทคชนิดนี้จะเป็นการดีเทคชนิดแบบ เอฟเอ็ม โดยการทำงานของควอทดราเจอร์ดีเทคเตอร์ จะทำงานโดยการที่จะรับสัญญาณทางอินพุทมา 2 ทางโดยทั้งสองจะมีเฟสต่างกัน 90 องศา จากนั้นเราจะนำสัญญาณทั้งสองมาคูณกัน แล้วจากนั้นจะผ่าน วงจรกรองความถี่ (Low-Pass Filter) เพื่อกรองเอาเฉพาะสัญญาณที่เราต้องการออกมาซึ่งมีลักษณะดังรูป



รูปที่ 2.7.1 รูปแสดงวงจรควอทดราเจอร์ดีเทคเตอร์

จากวงจรจะเห็นว่ามีวงจร Phase Shift Network ซึ่งจะทำหน้าที่ทำการเลื่อนเฟส จากอินพุทปกติไปจากเดิม เพื่อเฟสต่างจากเดิม 90 องศา

$$= /2 \pm k(W-W) = /2 - k\,W \qquad [2.7.1]$$

โดยที่

	–	ค่าความต่างเฟส	(เรเดียน)
W	–	ค่าความถี่กลาง	(เรเดียน)
W	–	ค่าความถี่ขณะใดขณะหนึ่ง	(เรเดียน)
W	=	W – W	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าสมมุติสัญญาณอินพุทของวงจรเป็น V sinWt ส่วนวงจรที่ผ่านวงจร Phase Shift จะได้เป็น

$$V \sin(Wt + /2 - k W) = V_0 \cos(Wt - kW) \qquad [2.7.2]$$

เมื่อนาสัญญาณทั้งสองมาคูณกัน

$$[V_0 \sin Wt].[V_0 \cos(Wt - kW)]$$

$$= V_0^2 \sin Wt.\cos(Wt - k W)$$

$$= 1/2.V_0^2[\sin(wWt - k W) + \sin(k W) \qquad [2.7.3]$$

ซึ่งเมื่อผ่าน Low Pass Filter ก็จะได้เทอม

$$1/2.V_0^2.\sin(k W)$$

ถ้า $k W < 0.25$ เรเดียนจะได้ว่า

$$\sin(k W) \simeq k W \qquad [2.7.4]$$

ซึ่งเทอมนี้จะเป็นเชิงเส้นาน W และจะได้สัญญาณเอาท์พุทที่ต้องการจากวงจรานรูป วงจร Phase Shift จะเป็นวงจร ราชแนนท์แบบขนาน โดยจะมีการราชแนนท์ที่ความถี่ W_0 และการเลื่อนเฟส ระหว่าง V_{in} และ V_0 จะเป็น

$$= \text{Arg}\ (V_0/V_{in}) \simeq /2 - \tan^{-2}(Q_0) \qquad [2.7.5]$$

เมื่อ Q_0 - เป็นค่า Q ที่ความถี่ W_0

$$= W/W0 \qquad [2.7.6]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการเลื่อนเฟสของ วงจรดีเทคเตอร์นั้น ไม่จำเป็นต้องที่ 90 องศา แต่อาจจะเป็น 45 องศา หรือ 135 องศาก็ได้ และจะได้ผลลัพท์ที่คล้ายกันเช่น ถ้าที่ความถี่กลาง W_0, $R = 1 / W_0$

C_2 ที่ความถี่ใดๆ W การเลื่อนเฟส ของสมการ [2.7.5] จะเป็น

$$= \tan^{-1} \frac{W_0/W}{1+Q_0(W_0/W)\ [W/W_0-W_0/W]} \qquad [2.7.7]$$

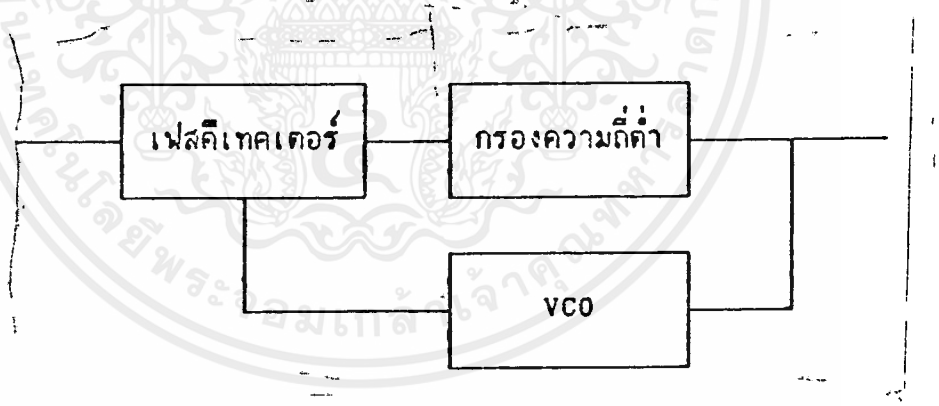
2.7.2 <u>วงจรดีเทคสัญญาณภาพ</u>

สัญญาณภาพรวม (Composite Video) ที่ถูกดีเทคคืนพาหะไมโครเวฟออกเบแล้วนั้นจะประกอบไปด้วย สัญญาณภาพ และ พาหะย่อยของสัญญาณเสียง จึงต้องทำการแยกสัญญาณเสียง ออกจากสัญญาณภาพ โดยการผ่านวงจร Low pass Filter เพื่อกันไม่ให้สัญญาณเสียงเข้ามารบกวน หลังจากนั้นก็จะเข้า วงจร Video de-emphasis เพื่อปรับระดับของสัญญาณ อันเป็นผลเนื่องมาจากการ Pre-emphasis ทางด้านส่ง หากพิจารณาคุณสมบัติของสัญญาณรบกวนในระบบการส่งสัญญาณแบบ เอฟ.เอ็ม จะพบว่า แอมปลิจูดของสัญญาณรบกวนจะสูงขึ้นตามความถี่ ทำให้ที่ความถี่สูงเกิดสัญญาณรบกวนมากกว่าช่วงความถี่ต่ำ วิธีการที่จะแก้ไขให้คุณสมบัติของสัญญาณที่ความถี่ดีขึ้นก็คือ การยกระดับสัญญาณให้มีแอมปลิจูดสูงขึ้นในช่วงความถี่สูง ให้ระดับของสัญญาณ และสัญญาณรบกวนแตกต่างกันมากพอเพื่อที่ Noise จะรบกวนได้ยาก เราเรียกกระบวนการนี้ว่า Pre-emphasis และเมื่อสัญญาณเข้าสู่ด้านรับ และทำการแยกพาหะออกไปแล้ว เราจึงจำเป็นต้องชดเชยผลที่เกิดจาก Pre-emphasis จึงต้องมีการ De-emphasis ซึ่งก็คือการลดระดับความแรงของสัญญาณในช่วงความถี่สูงลง เพื่อให้สัญญาณมีลักษณะที่เหมือนกับก่อนส่ง เมื่อสัญญาณผ่านวงจร De-emphasis แล้วก็จะทำการขยายสัญญาณให้เป็นสัญญาณ Video Output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.3 <u>วงจรดีเทคสัญญาณเสียง</u>

ในกรณีนี้เราจะดีเทคสัญญาณเสียงซึ่งมีการ Modulation แบบ F.M. โดยใช้วงจรใช้วงจรเพสล็อกลูบ (Phase Lock Loop) ซึ่งวงจร PLL.ส่วนใหญ่มักจะอยู่ในรูปของไอซี ซึ่งสามารถนามาใช้งานได้อย่างสะดวก ภายในวงจร PLL. จะประกอบไปด้วยองค์ประกอบหลักสาคัญคือ เพสดีเทคเตอร์ (Phase Detector) ฟิลเตอร์ชนิด Low-Pass และออสซิลเลเตอร์ที่ควบคุมความถี่ด้วยแรงดัน Voltage ControI Ostillator หรือ VCO ซึ่ง VCO นี้จะออสซิลเลตที่ความถี่อินพุท IF. วงจรเพสดีเทคเตอร์ จะทาหน้าที่เปรียบเทียบความถี่ของสัญญาณอินพุท กับสัญญาณจาก VCO. ผลลัพธ์ที่ได้จะเป็นแรงดันที่ความถี่ของ VCO. คลาดเคลื่อนไปจากความถี่อินพุทเรียกว่า แรงดันคลาดเคลื่อน (Error Voltege) แรงดันนี้มีค่าเป็นสัดส่วนกับผลต่างของความถี่อินพุท กับ VCO. แรงดันนี้จะนาไปกรองโดยฟิลเตอร์ชนิด Low-Pass เพื่อกาจัดสัญญาณความถี่สูงๆ ที่ปะปนทั้งไป ฟิลเตอร์ดังกล่าวนิยมเรียกว่า Loop Filter จะเป็นตัวกาหนดคุณลมบัติของวงจร PLL เช่น ช่วงความถี่จะล็อก รวมทั้งช่วงเวลาที่ลูบาใช้ในการล็อกความถี่กับอินพุท



รูปแสดงวงจรภายในของเพสล็อกลูบ

แรงดันคลาดเคลื่อนหลังจากรองความถี่ด้วย low-pass filter แล้วจะนาไปควบคุมความถี่ของ VCO คือเมื่อมีความถี่อินพุทเปลี่ยนไปทางบวก (สูงขึ้น) แรงดันคลาดเคลื่อนจะเกิดขึ้นที่เอาท์พุทของเพสดีเทคเตอร์ แรงดันที่จะถูกกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และนำไบบังคับ VCO ให้ออสซิลเลทที่ความถี่สูง เพิ่มตามความถี่อินพุท เมื่อสัญญาณอินพุทที่ป้อนมาเป็นสัญญาณ FM. VCO จะพยายามเปลี่ยนความถี่ตามการเปลี่ยงเบนไบจากความถี่ของสัญญาณ FM ฉนั้นแรงดันคลาดเคลื่อนก็เป็นสัญญาณที่มอทดูเลทมา (หลังจากที่เปรียบเทียบระหว่างสัญญาณอินพุทกับ VCO แล้ว)

สัญญาณภาพรวมหรือ Base Band จะผ่านฟิลเตอร์ 5-8 MH_Z ซึ่งสัญญาณจะต้องการที่ความถี่ 6.2 MH_Z มี Band width 250 kH_Zจะผ่านเข้าวงจร phase lock loop ซึ่งเราจะใช้เบอร์ NE 564 โดยจะทำหน้าที่ควบคุมคุณภาพแบบวงจรปิด ให้มีเสถียรภาพในการรับเสียงดีขึ้น เนื่องจากคลื่นพาหะย่อยจะมอดดูเลทให้มี ช่วงการแกว่งของความถี่เพียง 10% ของการมอทดูเลทั้งย่านและถูกควบคุมการแกว่ง ดังนั้นการรับจะต้องควบคุมคุณภาพการรับให้ดี การ lock ของ Phase Lock Loop จะสามารถทำ VCO ย่อยๆ ขึ้นโดยสามารถปรับความถี่ได้โดย Varicap Diode ย่านที่ปรับคือ 5-8 MH_Z ซึ่งหลังจากปรับ Sub Carrier Tuning ซึ่งการปรับตัวนี้จะเป็นตัวช่วยปรับละเอียดให้ Phase Lock Loop เป็น AFC (Automatic Frequency Control) และ ตัดคลื่นรบกวนต่างๆ ซึ่งสัญญาณเสียงจะถูกแยกจากคลื่นพาหะโดย RC Filter และสัญญาณจะถูกขยายก่อนที่จะส่งออกเป็นสัญญาณ "Audio Output"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบ

3.1 ควอดราเจอร์ดีเทคเตอร์ (Quardrature Detector)

สำหรับวงจรดีเทคเตอร์สัญญาณ ซึ่งมีค่าความถี่กลาง 70 MHz และมีค่าแบนด์วิดท์ 24 MHz สามารถคำนวณค่าอุปกรณ์ของวงจร Phase Shift ได้ดังนี้

$$\Delta f = + 12 \text{ MHz}$$

จากสมการ

$$W = (W_o - W_o / 1 + 1/Q)$$

$$2\pi \times 12\times10^6 = 2\pi \times 70\times10^6 - 2\pi \times 70\times10^6 /(1 + 1/Q_o)$$

$$Q_o = 2.19$$

เราจะใช้ $Q_o = 2.00$

ถ้ากำหนดให้ $R = 1 / w_o C_2 = 50$ โอห์ม

$$50 = 1 / (2\pi \times 70\times10^6 \times C_2)$$

$$C_1 = 45.47 \text{ pF}$$

สำหรับวงจรรีโซแนนซ์แบบขนาน

$$Q = RW_oC_1$$

$$2 = 50 \times 2\pi \times 70\times10^6 C_1$$

$$C_1 = 9.09 \text{ pF}$$

$$L = 1 / W^2 C_1$$

$$L = 56.8 \text{ nH}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรดีมอดูเลเตอร์จะใช้ไอซีแบบ Balanced Modulator / Demodulator เบอร์ MC1496 ซึ่งเป็นไอซีที่สามารถ สร้างสัญญาณเอาท์พุทจากสัญญาณอินพุทสองสัญญาณ โดยวงจรดีมอดูเลเตอร์นี้จะรับสัญญาณเอาท์พุทตัวที่ 1 ของวงจรลิมิตเตอร์มาเข้าที่ ขา 8 ของ MC 1496 และ สัญญาณเอาท์พุทอีกตัวหนึ่งจะนำไปผ่านวงจรเลื่อนความต่างเฟสจาก 180 องศา ให้เหลือความต่างเฟส 90 องศา แล้วต่อเข้ากับ ขา 4 ของ MC 1496 ซึ่งวงจรดีมอดูเลเตอร์นี้จะทำการแยกเอาสัญญาณ Base Band ออกจากคลื่นพาหะความถี่ IF 70 MHz ซึ่งสัญญาณ Base Band จะประกอบด้วย สัญญาณภาพรวม (Composite Video) และสัญญาณเสียงซึ่งยังมี Subcarrier ของเสียงรวมอยู่ด้วย หลังจากที่ได้สัญญาณเอาท์พุทเบสแบนด์แล้ว ก็จะนำไปต่อเข้ากับวงจรขยายสัญญาณ เพื่อขยายความแรงของสัญญาณก่อนที่จะนำไปทำการแยกสัญญาณเสียงออกจากสัญญาณภาพต่อไป

3.2 วงจรจำกัดขนาดสัญญาณ (LIMITER)

เพื่อให้วงจรดีมอดูเลเตอร์ทำงานได้ในระดับสัญญาณที่แน่นอน ก่อนที่สัญญาณจะผ่านเข้าวงจรดีมอดูเลเตอร์ จะต้องมีการจำกัดขนาดของสัญญาณให้คงที่เสียก่อน โดยใช้ไอซีลิมิตเตอร์ เบอร์ MC 10116 ซึ่งเป็นวงจรขยายความแตกต่าง ซึ่งเมื่อได้รับแรงดันไบอัสจะทำหน้าที่เป็น วงจร Schmitt Trigger เพื่อทำให้สัญญาณที่เอาท์พุทคงที่ และยังช่วยลดสัญญาณรบกวนของวงจรโดยจะตัด Impulse Noise ออกไปโดยสัญญาณเอาท์พุทที่ได้จะมีอยู่สองขา มีเฟสต่างกัน 180 องศา นำไปต่อเข้ากับส่วนของวงจรดีมอดูเลเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 วงจรแบนด์พาสฟิลเตอร์ (Band-Pass Filter)

จากวงจร Low-Pass Filter ที่ N = 3

จากตารางที่ 2.3.5 เราจะใช้ค่า Ripple ที่ 0.5 dB ที่ N = 3 จะได้

$$g_1 = 1.5963 = L_1$$

$$g_2 = 1.0967 = L_2$$

$$g_3 = 1.5963 = L_3$$

ความถี่ f_o = 6.5 MHz มี Band Width = 3 MHz

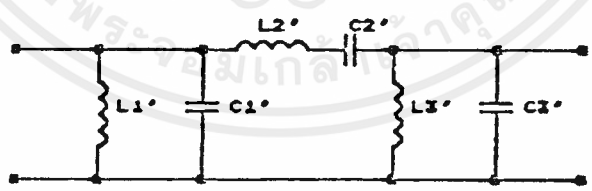
เพราะฉะนั้น

$$\Delta = 3 / 6.5 = 0.07$$

$$W_o = 2\Delta \times 6.5 \text{ MHz} = 40.8 \times 10^6$$

$$Z_o = 75 \text{ โอห์ม}$$

จากวงจร Low-Pass Filter แปลงไปเป็นวงจร High-Pass Filter โดยใช้ตารางที่ 2.5.4



$$L_1' = \Delta \times Z_o / W_o \times C_1$$

$$= (.07 \times 75) / (40.8 \times 10^6 \times 1.5963)$$

$$= 86.6 \text{ nH}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_1' = C_1 / W_o \times \Delta \times Z_o$$
$$= 1.5963 / (40.8\times10^6 \times 0.07)$$
$$= 7.45 \text{ pF}$$

$$L_2' = L_2 \times W_o \times \Delta$$
$$= (1.0967 \times 75) / (40.8\times10^6 \times 0.17)$$
$$= 20.85 \text{ pF}$$

$$C_2' = \Delta / W_o \times L_2 \times Z_o$$
$$= 0.07 / (40.8\times10^6 \times 1.5963 \times 75)$$
$$= 20.85 \text{ pF}$$

$$L_1' = L_3' = 86.6 \text{ nH}$$

$$C_1' = C_3' = 7.45 \text{ pF}$$

3.4 วงจรแยกสัญญาณเสียง (Audio Detector)

วงจรแยกสัญญาณเสียงนี้จะทำหน้าที่ แยกสัญญาณเสียงออกจากสัญญาณพาหะย่อยของเสียงโดยใช้หลักการของเฟสล็อคลูป (Phase Lock Loop)ในกรณีนี้จะใช้ IC PLL เบอร์ NE 564 ซึ่งมีโครงสร้างภายใน ตามบล็อคไดอะแกรมตามรูปที่ 3.4.1 ซึ่งเราจะต้องคำนวณหาค่า C ที่จะต่อเข้ากับ VCO (Voltage Control Oscillator) ภายในตัวไอซี ซึ่งค่า C นี้จะเป็นตัวกำหนด ค่าความถี่ในการออสซิลเลทของ VCO (Voltage Control Oscillator)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก Data Sheet ของ NE 564

$$f_o = 1 / [25 \times R_c \times (C_1+C_s)]$$

โดย f_o :: ความถี่ Free Running มีค่า 5 - 8 MHz

R_C :: ค่าความต้านทานภายใน

C_1 :: Stay Capacitance

ที่ f_o = 5 MHz

C_1 = $(1 / 25 \times R_C \times f_o)$

= $(1 / 25 \times 100 \times 5\ MHz)$

= 80 pF

ที่ f_o = 8 MHz

C_1 = $(1 / 25 \times R_C \times f_o)$

= $(1 / 25 \times 100 \times 8\ MHz)$

= 50 pF

เพราะฉะนั้นค่า C จะมีค่าอยู่ระหว่าง 50 - 80 pF

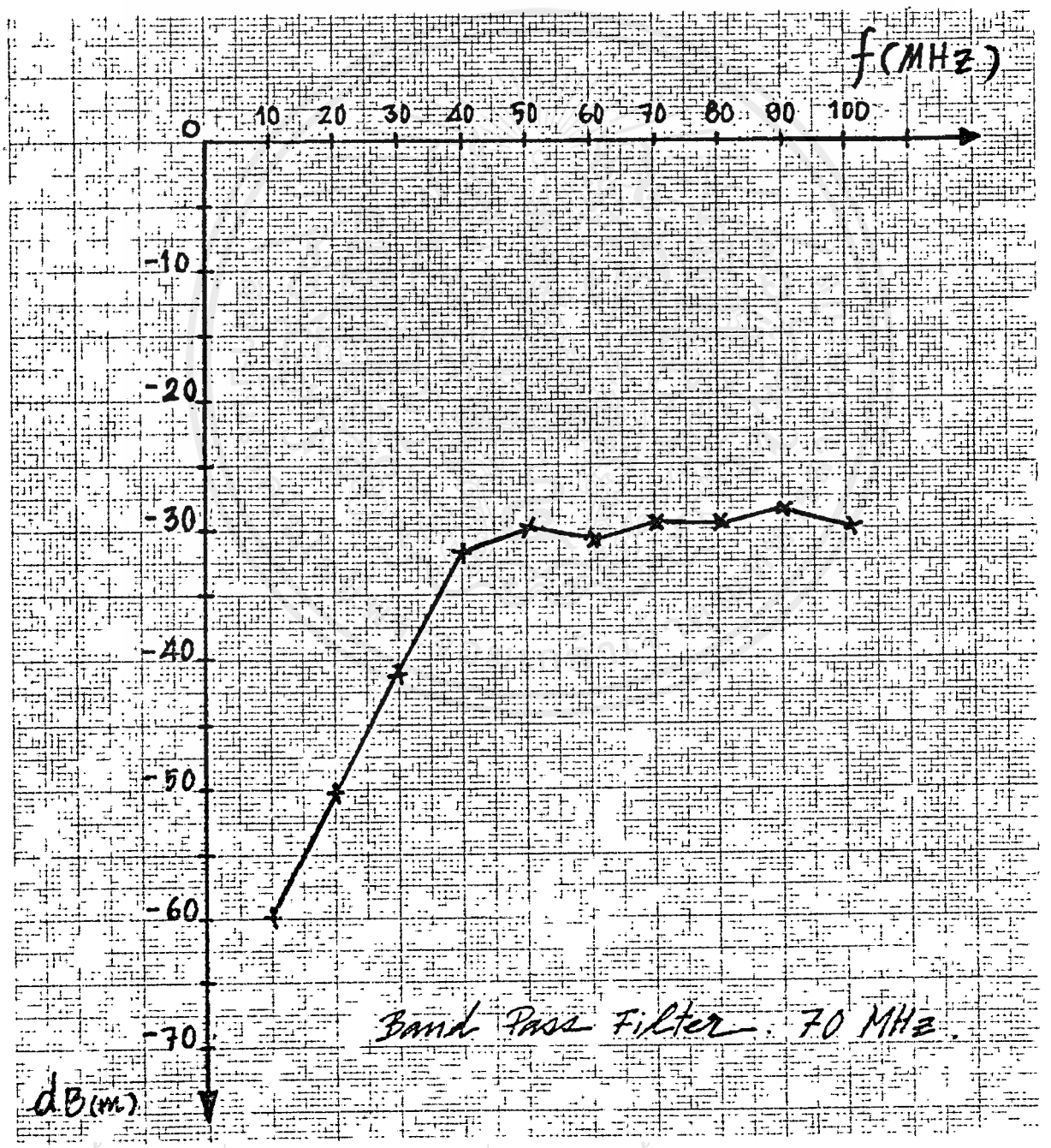
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง และสรุป

4.1 วงจรแบนด์พาสฟิลเตอร์ความถี่ 70 MHz

ฟิลเตอร์ที่ใช้นี้เป็น SAW Filter ความถี่ 70 MHz จากการทดลองเมื่อป้อนสัญญาณอินพุทความถี่ค่าต่าง ๆ จะได้ผลการทดลองดังกราฟต่อไปนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรขยายสัญญาณ IF

จากการทดลอง เมื่อป้อนสัญญาณ IF ความถี่ 70 MHz เข้าไปในส่วนของวงจรขยายซึ่งใช้ทรานซิสเตอร์ชนิดความถี่สูง BFR 91 2 ตัว ปรากฏว่าในส่วนนี้ใช้งานได้ดี สัญญาณเอาท์พุทที่ได้ออกมามีรูปร่างไม่ผิดเพี้ยนไปจากสัญญาณเดิม และมีอัตราขยาย 25 dB

4.3 วงจรจำกัดขนาดสัญญาณ

จากการทดลอง เมื่อป้อนสัญญาณ IF ความถี่ 70 MHz ที่ได้จากวงจรขยาย เข้าไปในวงจรจำกัดขนาดสัญญาณ ซึ่งใช้ไอซีเบอร์ MC 10116 เอาท์พุทที่ได้จะมีระดับสัญญาณที่ลดลง แต่ยังคงรูปร่างของสัญญาณเดิม สัญญาณเอาท์พุทที่ขา 2 และ ขา 3 จะมีเฟสแตกต่างกัน 180 องศา

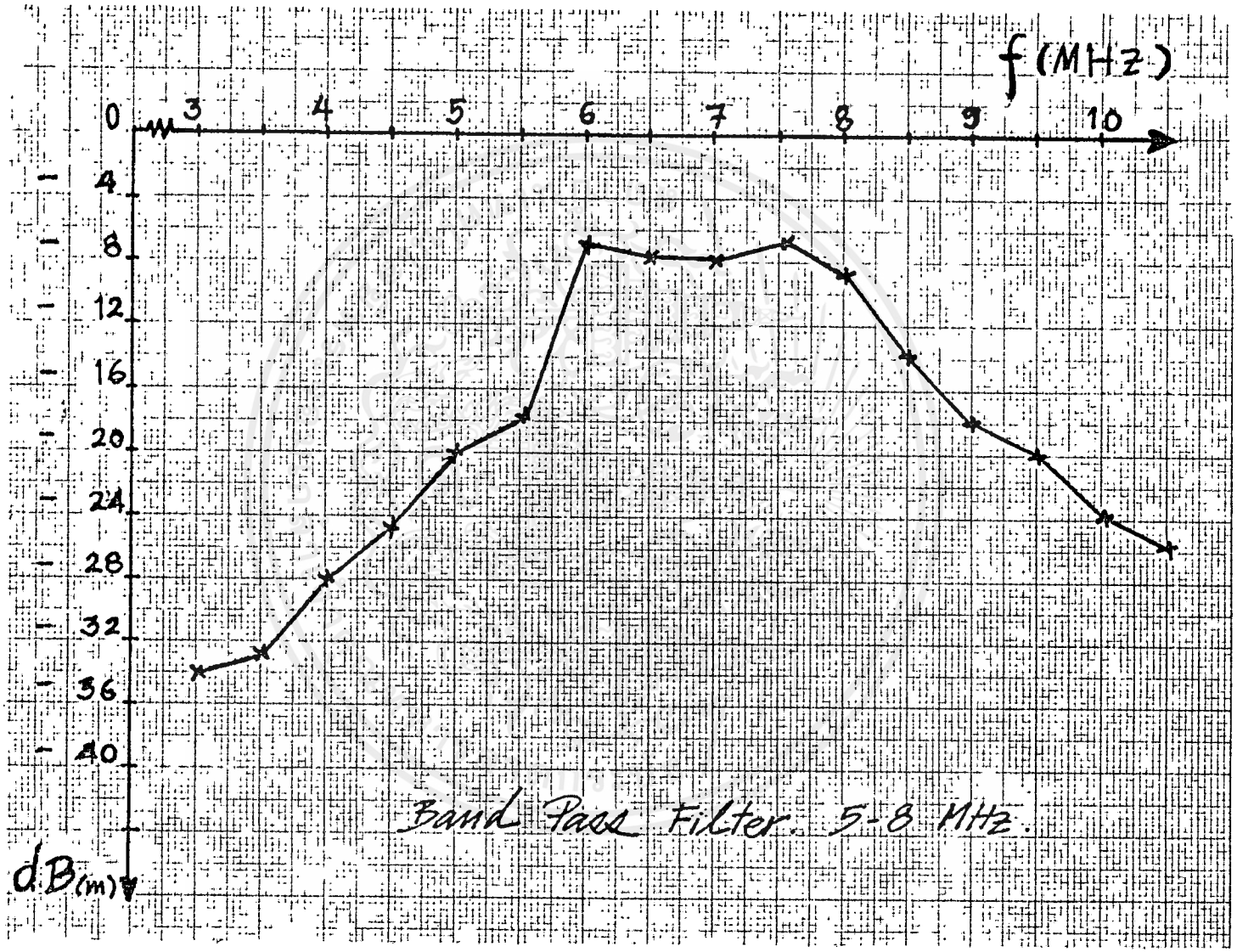
4.4 วงจรขยายสัญญาณภาพ

จากการทดลอง เมื่อป้อนสัญญาณภาพความถี่ 6 MHz ในส่วนของวงจรขยายสัญญาณภาพซึ่งใช้ไอซีเบอร์ NE 592 สัญญาณเอาท์พุทที่ได้มีอัตราขยาย 6 dB เอาท์พุทที่ได้ออกมามีสัญญาณรบกวนเล็กน้อย เมื่อปรับค่าความต้านทานที่เปลี่ยนค่าได้ให้วงจรมีอัตราขยายสูงขึ้นกว่า 6 dB สัญญาณเอาท์พุทจะมีรูปร่างผิดเพี้ยนไปจากเดิมมาก

4.5 วงจรแบนด์พาสฟิลเตอร์ 5-8 MHz

วงจรแบนด์พาสฟิลเตอร์นี้จะใช้ Oder 3 ฟิลเตอร์ที่ออกแบบนี้มีช่วงแบนด์วิทที่กว้างเกินไป ซึ่งอาจทำให้สัญญาณภาพซึ่งมีความถี่ใกล้เคียงกับความถี่ของพาหะย่อยของสัญญาณเสียงผ่านเข้ามาด้วย จึงควรออกแบบโดยใช้ Oder ที่สูงกว่านี้ ซึ่งก็จะทำให้การสร้างวงจรยุ่งยากซับซ้อนขึ้นไปอีก จากการทดลองได้ผลการทดลองดังกราฟต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผลการทดลองแบนด์พาสฟิลเตอร์ 5-8 MHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 สรุป

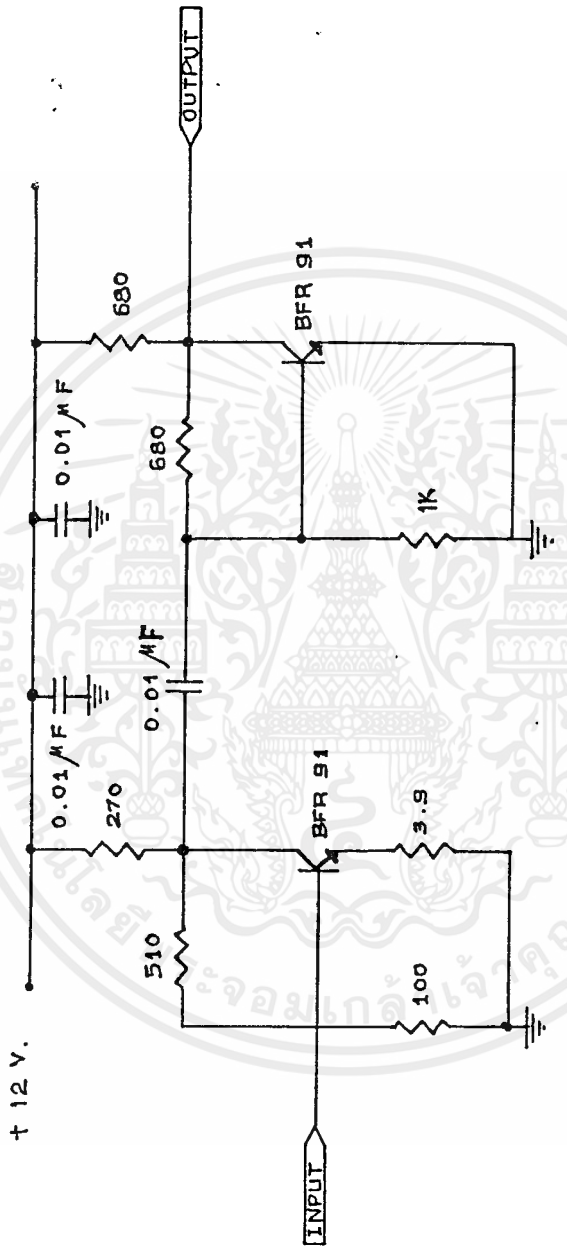
ในการจัดทำเครื่องรับสัญญาณดาวเทียมในครั้งนี้ มีอุปสรรค และข้อจำกัดในการทำอยู่มากทั้งในเรื่องอุปกรณ์ เครื่องมือต่าง ๆ ที่ใช้สำหรับการทดลองวงจรที่ทำงานในช่วงความถี่สูง และเนื่องจากทางภาควิชาไม่มีอุปกรณ์สำหรับรับสัญญาณจริงจากดาวเทียม จึงต้องแก้ปัญหาโดยใช้วิธีการสร้างสัญญาณเสมือนโดยใช้ Generator เพื่อใช้ในการทดลอง ดังนั้นโครงงานนี้จึงเป็นลักษณะของงานทดลองวิจัย หากจะนำไปใช้งานจริงยังต้องมีการปรับปรุงอีกมาก เนื่องจากสัญญาณที่รับมาโดยตรงจากดาวเทียมจะมีความแรงของสัญญาณที่ต่ำมาก เนื่องจากถูกส่งมาเป็นระยะทางไกลมาก และมีสัญญาณรบกวนมาก ทำให้การออกแบบวงจรขยาย และ วงจรกรองสัญญาณทำได้ยากขึ้น เนื่องจากต้องคำนึงถึงเรื่องของแบนด์วิทที่ต้องครอบคลุมช่วงความถี่ที่ใช้งาน และต้องตัดสัญญาณรบกวนที่รับมาพร้อมกับสัญญาณดาวเทียมออกไปให้มากที่สุด รวมทั้งสัญญาณรบกวนที่เกิดจากอุปกรณ์ต่าง ๆในวงจร โดยเฉพาะในส่วนของวงจรที่ทำงานในช่วงความถี่ที่สูงมาก ๆ นอกจากนี้ยังต้องพิจารณาเรื่องการ Maching และเรื่องประสิทธิภาพของสัญญาณภาพ และเสียงที่ต้องมีการแสดงผลออกทางเครื่องรับโทรทัศน์ ซึ่งจะต้องให้ภาพ และเสียงที่มีความชัดเจน สามารถแสดงข้อมูลข่าวสาร และสื่อความหมายได้ครบถ้วนเช่นเดียวกับสัญญาณที่ส่งมาจากภาคส่ง เหล่านี้ล้วนเป็นปัจจัยสำคัญที่จะละเลยเสียมิได้ในการสร้างเครื่องรับสัญญาณโทรทัศน์จากดาวเทียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

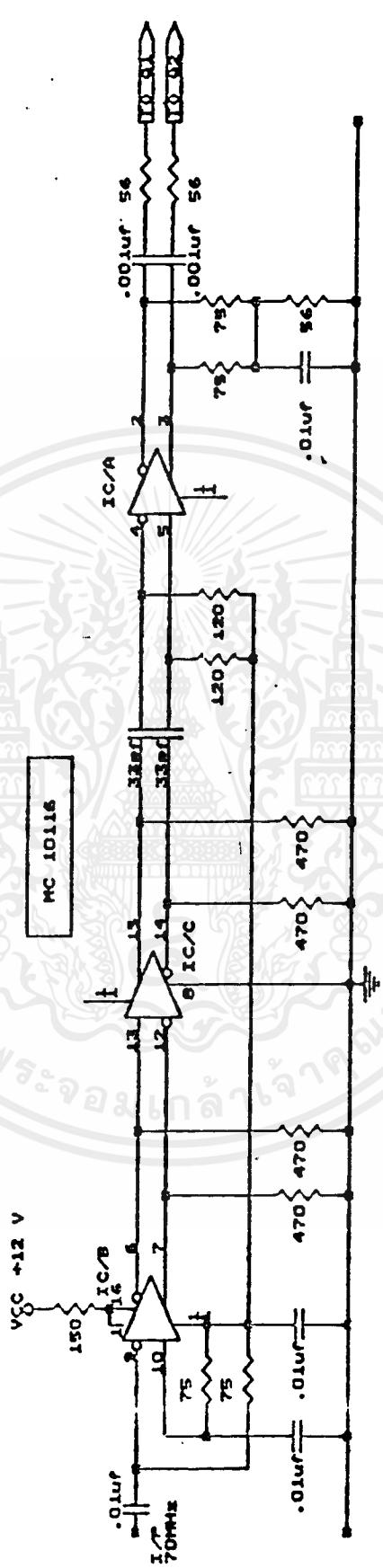
APPENDIX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



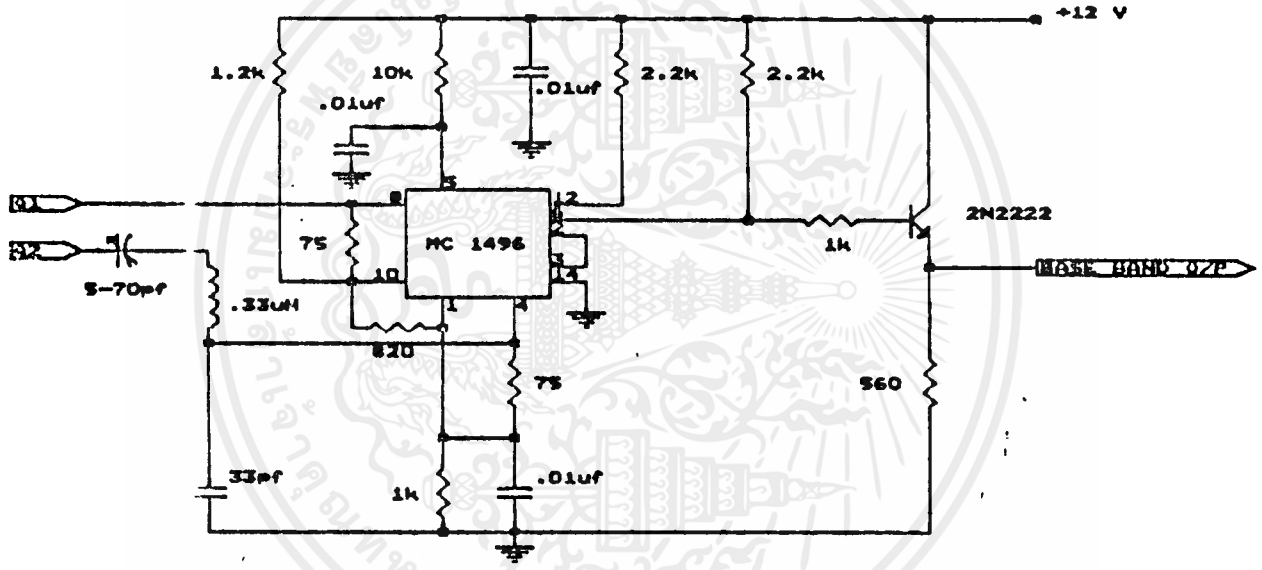
IF AMPLIFIER :: BFR91

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

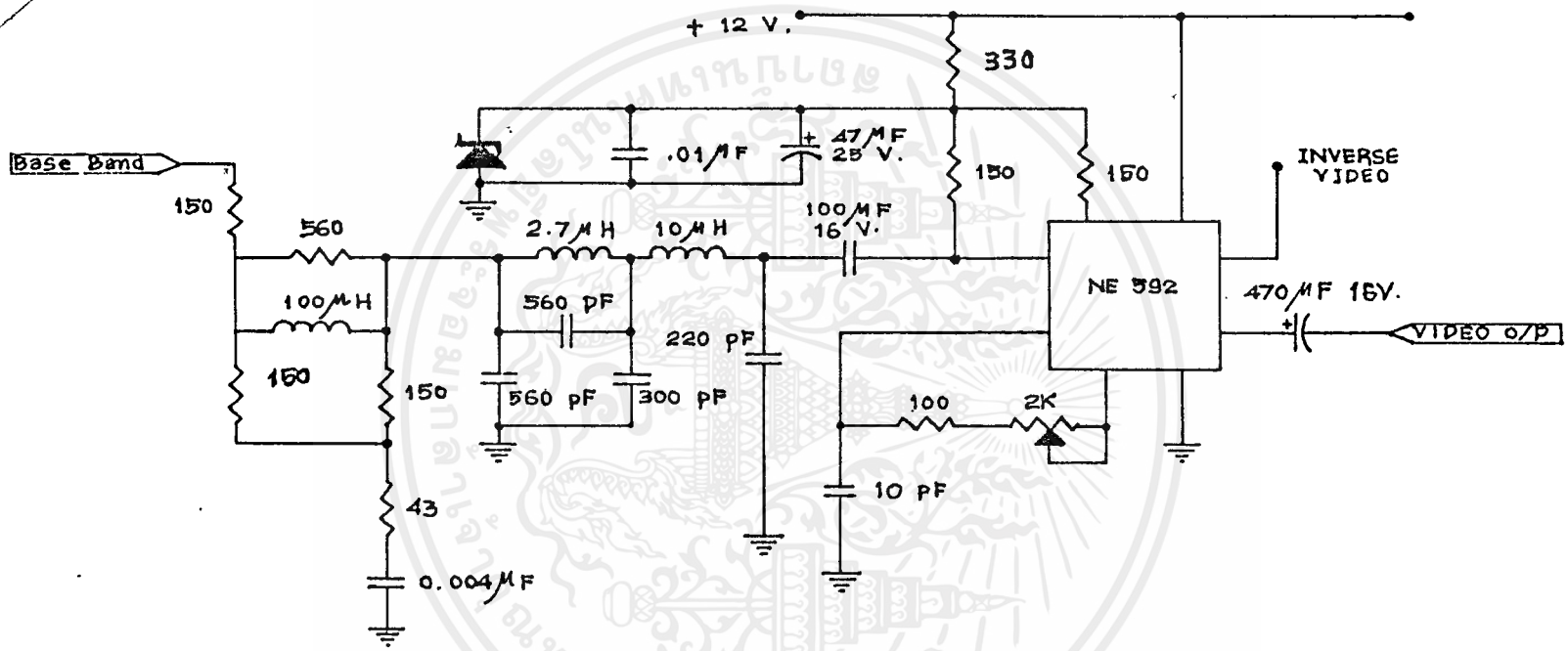


LIMITER :: MC10116

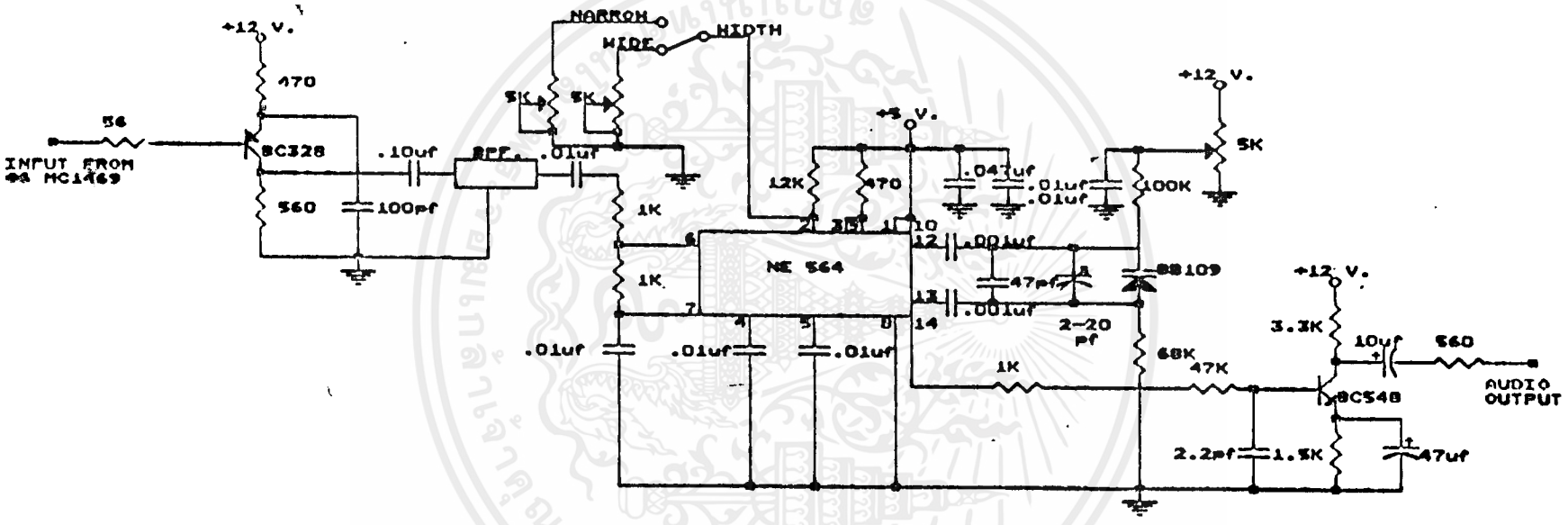
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



QUARDRATURE DETECTOR : : MC1496



VIDEO AMPLIFIER :: NE592



AUDIO DETECTOR :: NE564

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

NE592
SE592

VIDEO AMPLIFIER

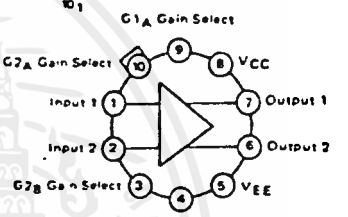
SILICON MONOLITHIC
INTEGRATED CIRCUIT

DIFFERENTIAL TWO STAGE VIDEO AMPLIFIER

The SE/NE592 is a monolithic, two stage, differential output, wideband video amplifier. It offers fixed gains of 100 and 400 without external components and adjustable gains from 400 to 0 with one external resistor. The input stage has been designed so that with the addition of a few external reactive elements between the gain select terminals, the circuit can function as a high pass, low pass, or band pass filter. This feature makes the circuit ideal for use as a video or pulse amplifier in communications, magnetic memories, display and video recorder systems. The 592 is a pin-for-pin replacement for the MC1733.

- 90 MHz Bandwidth
- Adjustable Gains From 0 to 400
- Adjustable Pass Band
- No Frequency Compensation Required

H SUFFIX
METAL PACKAGE
CASE 603

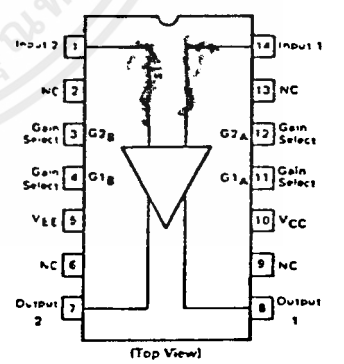


(Top View)
*Pin 5 connected to case

N SUFFIX
PLASTIC PACKAGE
CASE 646

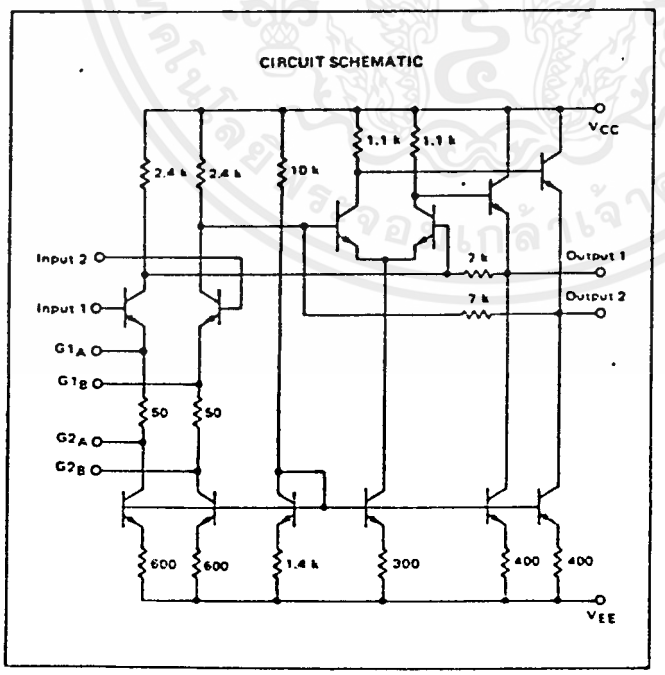
D SUFFIX
PLASTIC PACKAGE
CSE 751A
(SO-14)

PIN CONNECTIONS



(Top View)

CIRCUIT SCHEMATIC



ORDERING INFORMATION

Device	Temperature Range	Package
NE592D NE592N NE592H	0 to 70°C	SO-14 Plastic DIP Metal Can
SE592H	−55 to + 125°C	Metal Can

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC} V_{EE}	+8.0 −8.0	Volts
Differential Input Voltages	V_{ID}	±5.0	Volts
Common-Mode Input Voltage	V_{IC}	±6.0	Volts
Output Current	I_O	10	mA
Operating Ambient Temperature Range SE592 NE592	T_A	 -55 to +125 0 to +70	°C
Operating Junction Temperature Range Metal and Ceramic Packages Plastic Package	T_J	 175 150	°C
Storage Temperature Range Metal and Ceramic Packages Plastic Package	T_{stg}	 -65 to +150 -55 to +125	°C

ELECTRICAL CHARACTERISTICS T_A = 25°C unless otherwise noted. (V_{CC} = +6.0 V, V_{EE} = -6.0 V, V_{CM} = 0)

Characteristic	Symbol	SE592 Min	SE592 Typ	SE592 Max	NE592 Min	NE592 Typ	NE592 Max	Units
Differential Voltage Gain — Figure 3 (R_L = 2 kΩ, e_{out} = 3 Vp-p) (Gain 1, Note 1) (Gain 2, Note 2)	A_{vd}	 300 90	 400 100	 500 110	 250 80	 400 100	 600 120	V/V
Bandwidth — Figure 3 (Gain 1, Note 1) (Gain 1, Note 2)	BW	 – –	 40 90	 – –	 – –	 40 90	 – –	MHz
Rise Time — Figure 3 (Gain 1, e_{out} = 1 Vp-p, Note 1) (Gain 2, e_{out} = 1 Vp-p, Note 2)	t_{TLH} t_{THL}	– –	10.5 4.5	– 10	– –	10.5 4.5	– 12	ns
Propagation Delay — Figure 3 (Gain 1, e_{out} = 1 Vp-p, Note 1) (Gain 2, e_{out} = 1 Vp-p, Note 2)	t_{PLH} t_{PHL}	– –	7.5 6.0	– 10	– –	7.5 6.0	– 10	ns
Input Resistance (Gain 1, Note 1) (Gain 2, Note 2)	R_{in}	– 20	4.0 30	– –	– 10	4.0 30	– –	kΩ
Input Capacitance (Gain 2, Note 2)	C_{in}	–	2.0	–	–	2.0	–	pF
Input Offset Current (Gain 3, Note 3) — Fig. 2	I_{IO}	–	0.4	3.0	–	0.4	5.0	μA
Input Bias Current (Gain 3, Note 3) — Fig. 2	I_{IB}	–	9.0	20	–	9.0	30	μA
Input Noise Voltage (Gain 1 and Gain 2) (BW = 1 kHz to 10 MHz) — Figure 1	V_n	–	12	–	–	12	–	μV(rms)
Input Voltage Range (Gain 2, Note 2) — Fig. 3	V_{in}	±1.0	–	–	±1.0	–	–	V
Common-Mode Rejection Ratio — Figure 3 (Gain 2, V_{CM} = ±1 V, f ≤ 100 kHz) (Gain 2, V_{CM} = ±1 V, f = 5 MHz)	CMRR	 60 –	 86 60	 – –	 60 –	 86 60	 – –	dB
Supply Voltage Rejection Ratio — Figure 2 (Gain 2, Δ V_S = ±0.5 V)	PSRR	50	70	–	50	70	–	dB
Output Offset Voltage — Figure 2 (Gain 3, R_L = ∞, Note 3)	V_{OO}	–	0.35	0.75	–	0.35	0.75	V
Output Common-Mode Voltage — Figure 2 (R_L = ∞, Gain 3, Note 3)	V_{CMO}	2.4	2.9	3.4	2.4	2.5	3.4	V
Output Voltage Swing — Figure 3 (R_L = 2k, Gain 2, Note 2)	V_O	3.0	4.0	–	3.0	4.0	–	Vp-p
Output Resistance	r_o	–	20	–	–	20	–	Ω
Power Supply Current — Figure 2 (R_L = ∞, Gain 2, Note 2)	I_D	–	18	24	–	18	24	mA

Note 1. Gain select pins $G1_A$ and $G1_B$ connected together.

Note 2. Gain select pins $G2_A$ and $G2_B$ connected together.

Note 3. All gain select pins open.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS $T_A = T_{high}$ to T_{low} unless otherwise noted.* (V_{CC} = +6.0 Vdc, V_{EE} = -6.0 Vdc, V_{CM} = 0)

Characteristic	Symbol	SE592 Min	SE592 Typ	SE592 Max	NE592 Min	NE592 Typ	NE592 Max	Units
Differential Voltage Gain – Figure 3 (R_L = 2 kΩ, e_{out} = 3 Vp-p)	A_{vd}							V/V
(Gain 1, Note 1)		200	–	600	250	–	600	
(Gain 2, Note 2)		80	–	120	80	–	120	
Input Resistance (Gain 2)	R_{in}	8.0	–	–	8.0	–	–	kΩ
Input Offset Current (Gain 3) – Figure 2	$\lvert I_{IO} \rvert$	–	–	5.0	–	–	6.0	μA
Input Bias Current (Gain 3) – Figure 2	I_{IB}	–	–	40	–	–	40	μA
Input Voltage Range (Gain 2) – Figure 3	V_{in}	±1.0	–	–	±1.0	–	–	V
Common-Mode Rejection Ratio – Figure 3 (Gain 2, V_{CM} = ±1 V, f ≤ 100 kHz)	CMRR	50	–	–	50	–	–	dB
Supply Voltage Rejection Ratio – Figure 2 (Gain 2, Δ V_S = ±0.5 V)	PSRR	50	–	–	50	–	–	dB
Output Offset Voltage (Gain 3) – Figure 2	V_{OO}	–	–	1.2	–	–	1.5	V
Output Voltage Swing (Gain 2) – Figure 3	V_O	2.5	–	–	2.5	–	–	Vp-p
Power Supply Current (Gain 2) – Figure 2	I_D	–	–	27	–	–	27	mA

*T_{low} = 0°C for NE592, -55°C for SE592
T_{high} = +70°C for NE592, +125°C for SE592

GENERAL TEST CIRCUITS
FIGURE 1

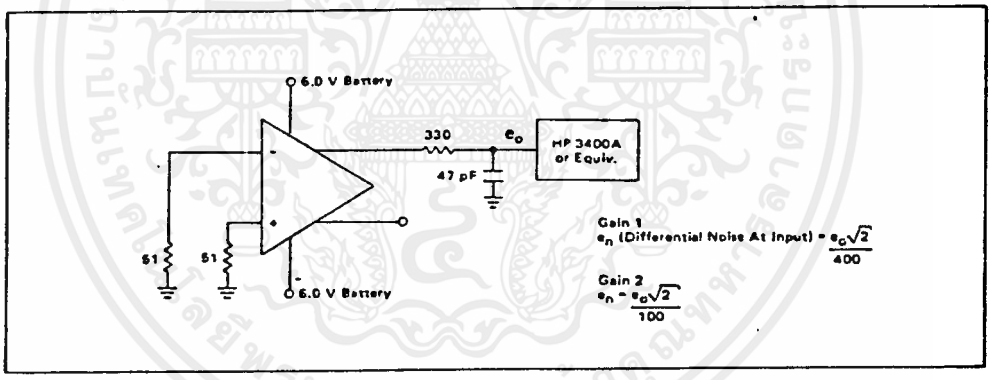


FIGURE 2

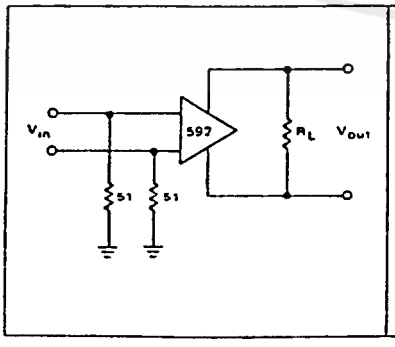
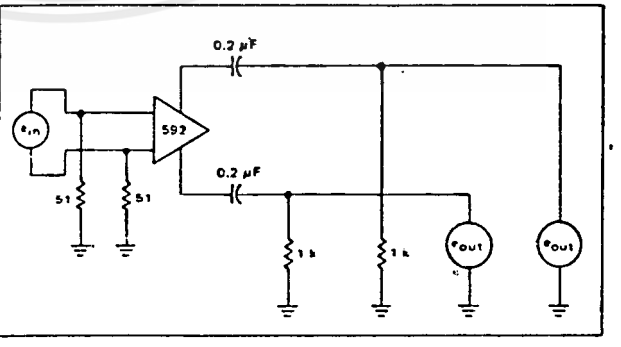


FIGURE 3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 4 – GAIN 1 versus FREQUENCY

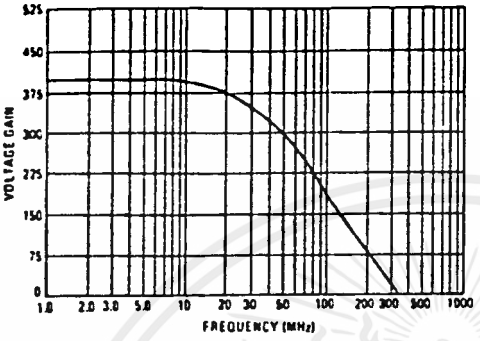


FIGURE 5 – GAIN 2 versus FREQUENCY

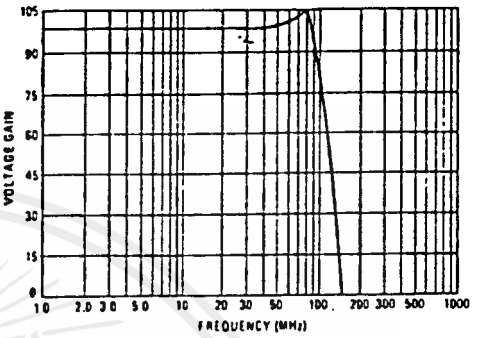


FIGURE 6 – OUTPUT VOLTAGE SWING AS A FUNCTION OF FREQUENCY

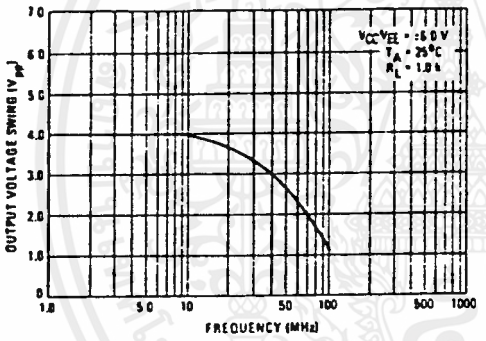


FIGURE 7 – OUTPUT VOLTAGE SWING AS A FUNCTION OF LOAD RESISTANCE

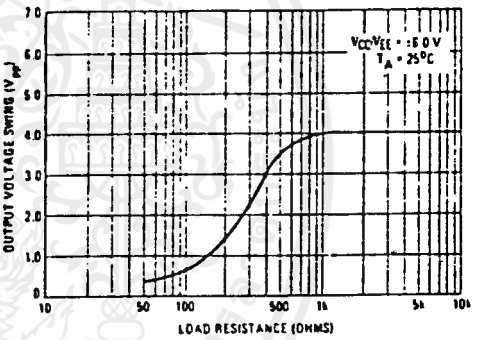
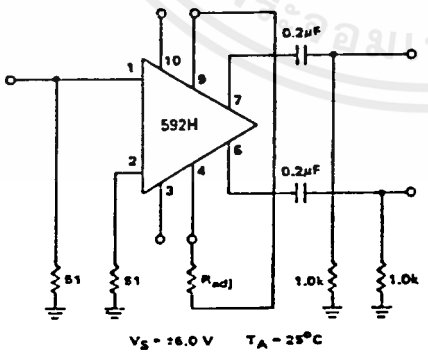
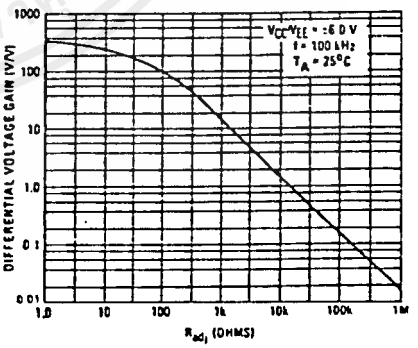


FIGURE 8 – VOLTAGE GAIN AS A FUNCTION OF R_{adj} RESISTANCE





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 9 – DISK/TAPE PHASE MODULATED READBACK SYSTEMS

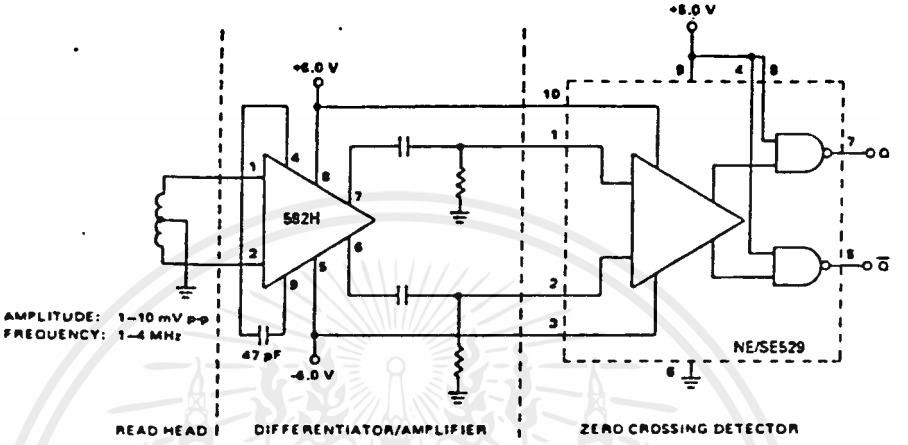
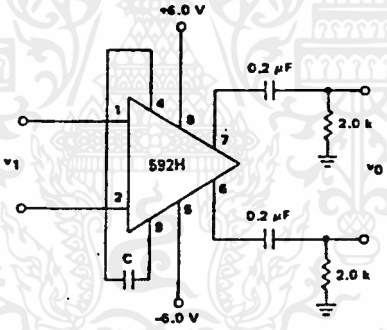


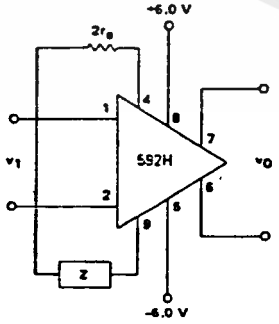
FIGURE 10 – DIFFERENTIATION WITH HIGH COMMON MODE NOISE REJECTION



FOR FREQUENCY $f_1 \ll 1/2\pi(32)C$

$$v_O \approx 1.4 \times 10^4 C \frac{dv_1}{dt}$$

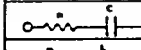
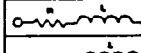
FIGURE 11 – FILTER NETWORKS



$$\frac{v_O(s)}{v_1(s)} \approx \frac{1.4 \times 10^4}{Z(s) + 2r_g}$$

$$\approx \frac{1.4 \times 10^4}{Z(s) + 32}$$

BASIC CONFIGURATION

Z NETWORK	FILTER TYPE	v_O/v_1 TRANSFER FUNCTION
	Low Pass	$\frac{1.4 \times 10^4}{L}\left[\frac{1}{s + R/L}\right]$
	High Pass	$\frac{1.4 \times 10^4}{R}\left[\frac{1}{s + 1/RC}\right]$
	Band Pass	$\frac{1.4 \times 10^4}{L}\left[\frac{s}{s^2 + R/L\,s + 1/LC}\right]$
	Band Reject	$\frac{1.4 \times 10^4}{R}\left[\frac{s^2 + 1/LC}{s^2 + 1/LC + s/RC}\right]$

NOTE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MWA110
MWA120
MWA130

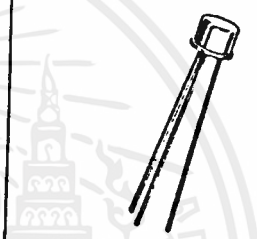
The RF Line

WIDEBAND HYBRID AMPLIFIERS

. . . single stage amplifiers designed for broadband linear applications up to 400 MHz.

- Low-Cost TO-39 Type Package
- Gain 14 dB Typ
- 50 Ω Input and Output Impedance
- Fully Cascadable for Any Gain
- Thin Film Construction
- Hermetic Package
- Guaranteed Performance from -25°C to +125°C

DC-400 MHz WIDEBAND GENERAL-PURPOSE HYBRID AMPLIFIERS

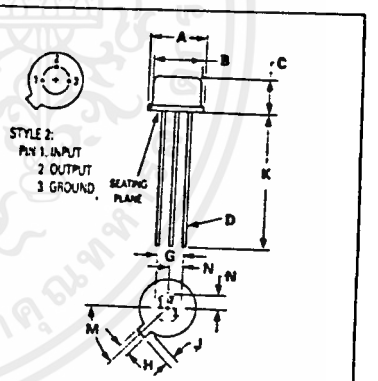


MAXIMUM RATINGS

Rating	Symbol	Value			Unit
		MWA110	MWA120	MWA130	
RF Input Power	P_{in}	← 100 →			mW
DC Supply Current	I_D	25	55	100	mA
Maximum Case Temperature	T_C	← 125 →			°C
Storage Temperature Range	T_{stg}	← −65 to +200 →			°C

OPERATING CONDITIONS

Device Voltage	V_D	2.9	5.0	5.5	Vdc
Device Current	I_D	10	25	60	mAdc
Decoupling Impedance	Z_D	1000	1000	330	Ω



NOTE:
1. LEADS WITHIN 0.36 mm (0.014) DIA OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.51	9.40	0.335	0.370
B	7.75	8.51	0.305	0.335
C	3.81	4.57	0.150	0.180
D	0.41	0.48	0.016	0.019
G	5.08 BSC		0.200 BSC	
H	0.71	0.86	0.028	0.034
J	0.74	1.14	0.029	0.045
K	12.70	—	0.500	—
M	45° BSC		45° BSC	
N	2.54 BSC		0.100 BSC	

CASE 31A-01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MWA110, MWA120, MWA130

ELECTRICAL CHARACTERISTICS (T_C = -25 to +125°C, 50 Ω system and specified operating conditions)

Characteristic	Symbol	Min	Typ	Max	Unit
Frequency Range	BW	0.1	–	400	MHz
Power Gain	G_p	13	14	–	dB
Response Flatness	F	–	0	±1.0	dB
Input VSWR MWA110/120		–	–	2.5:1	–
MWA130		–	–	3:1	–
Output VSWR MWA110/120/130		–	–	2.5:1	–
Output @ 1 dB Gain Compression					dBm
MWA110		–	-2.5	–	
MWA120		–	+8.2	–	
MWA130		–	+18	–	
Noise Figure	NF				dB
MWA110		–	4.0	–	
MWA120		–	5.5	–	
MWA130		–	7.0	–	
Reverse Isolation	P_{RI}				dB
MWA110		–	18.8	–	
MWA120		–	19.2	–	
MWA130		–	16.8	–	
Harmonic Output	d_{so}				dB
MWA110 (P_{out} = -9 dBm)		–	-24	–	
MWA120 (P_{out} = 0 dBm)		–	-34	–	
MWA130 (P_{out} = +10 dBm)		–	-35	–	

FIGURE 1 – DEVICE VOLTAGE versus DEVICE CURRENT

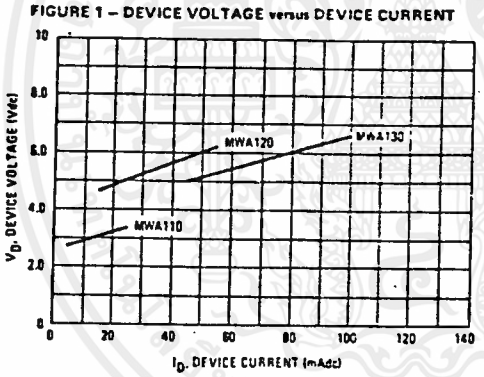


FIGURE 2 – DEVICE CURRENT versus CASE TEMPERATURE

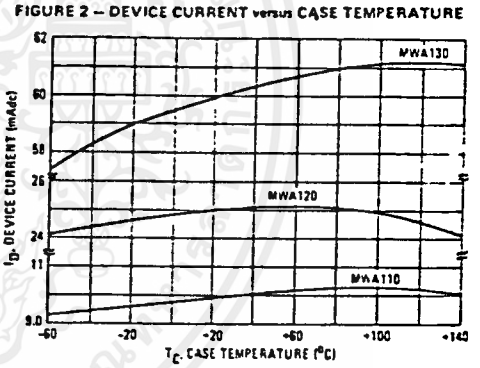


FIGURE 3 – POWER GAIN versus FREQUENCY

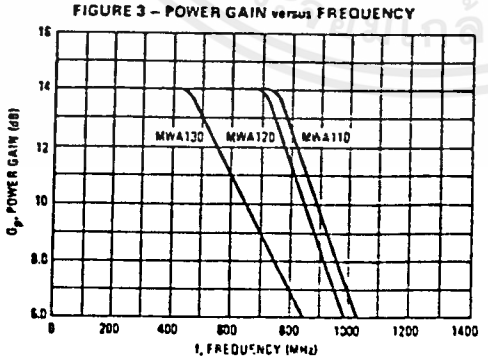
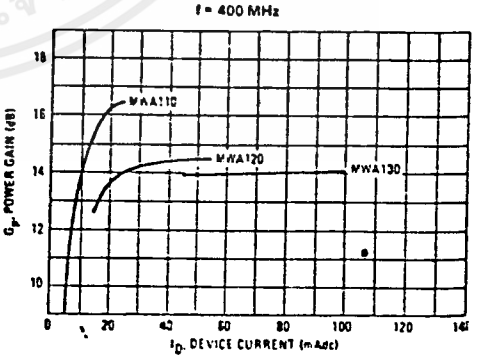


FIGURE 4 – POWER GAIN versus DEVICE CURRENT
f = 400 MHz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 5 – POWER GAIN versus CASE TEMPERATURE
f = 100 MHz

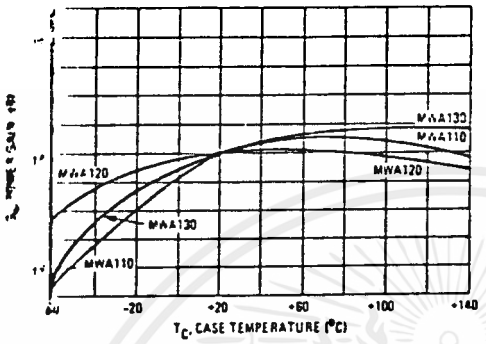


FIGURE 6 – POWER GAIN versus CASE TEMPERATURE
f = 400 MHz

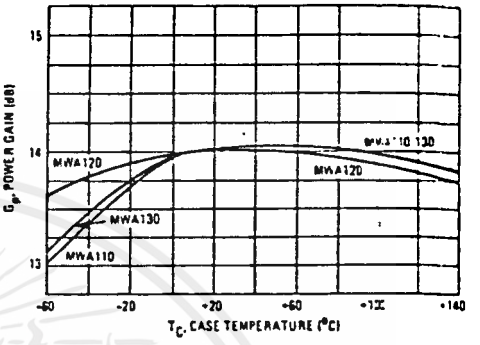


FIGURE 7 – VSWR versus FREQUENCY
MWA110

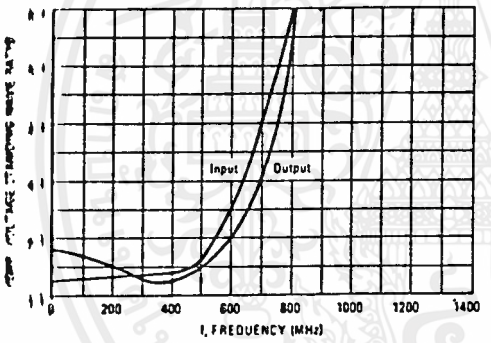


FIGURE 8 – VSWR versus FREQUENCY
MWA120

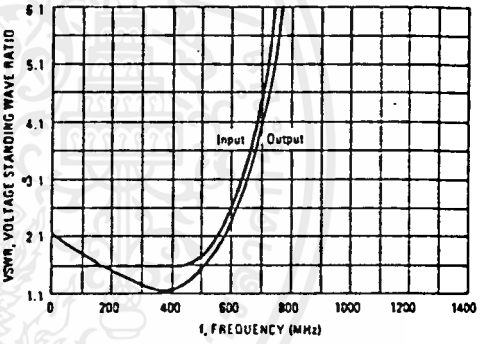
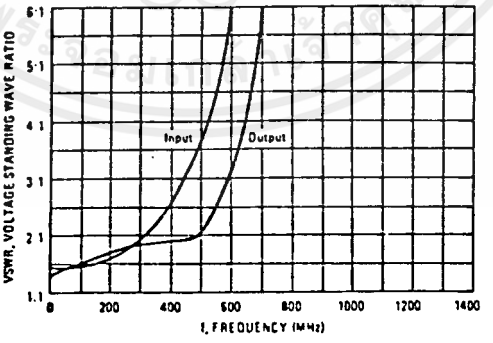


FIGURE 9 – VSWR versus FREQUENCY
MWA130



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 10 – INPUT AND OUTPUT IMPEDANCE versus FREQUENCY MWA110

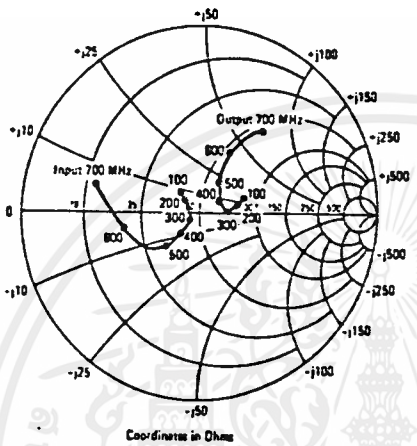


FIGURE 11 – INPUT AND OUTPUT IMPEDANCE versus FREQUENCY MWA120

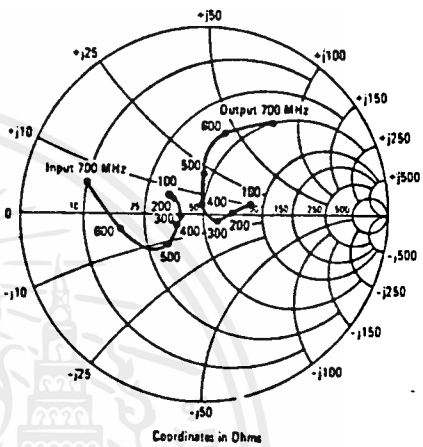


FIGURE 12 – INPUT AND OUTPUT IMPEDANCE versus FREQUENCY MWA130

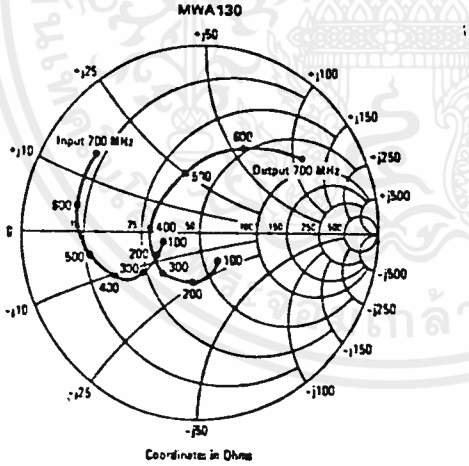
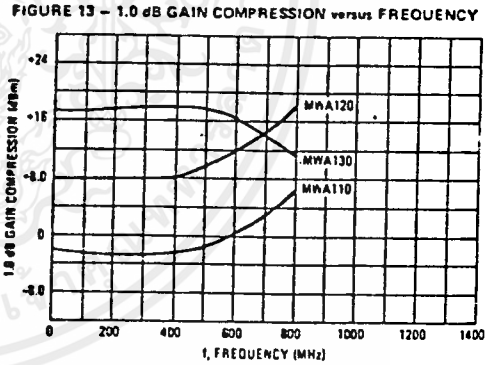


FIGURE 13 – 1.0 dB GAIN COMPRESSION versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 14 – 1.0 dB GAIN COMPRESSION versus DEVICE CURRENT
f = 400 MHz

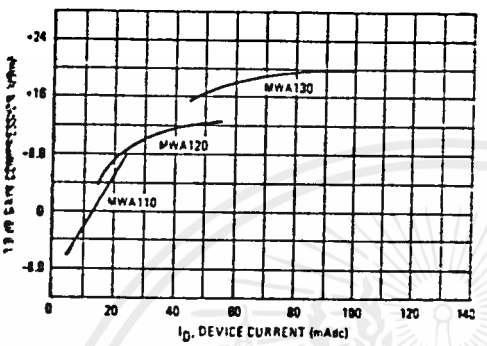


FIGURE 15 – 1.0 dB GAIN COMPRESSION versus CASE TEMPERATURE
f = 400 MHz

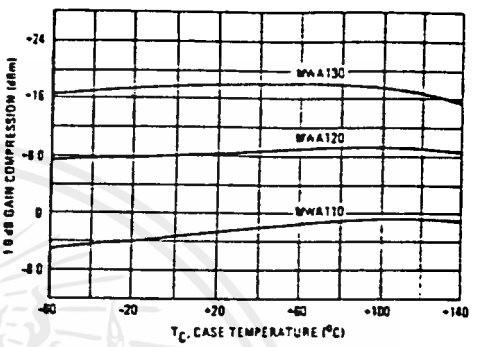


FIGURE 16 – NOISE FIGURE versus FREQUENCY

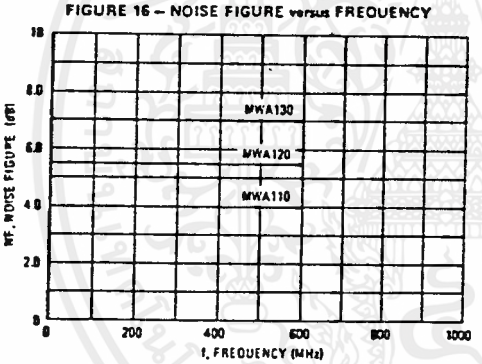


FIGURE 17 – REVERSE ISOLATION versus FREQUENCY

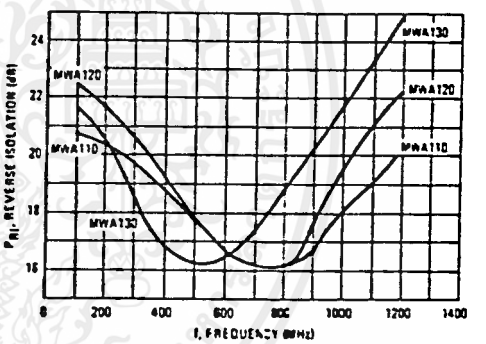


FIGURE 18 – SECOND HARMONIC OUTPUT versus FREQUENCY

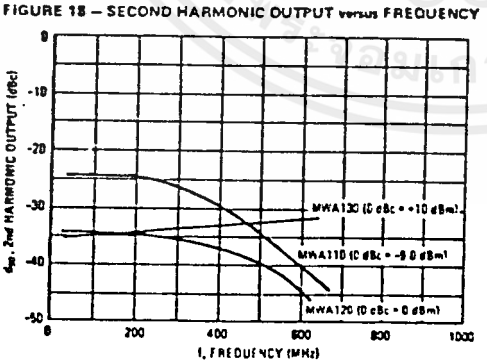
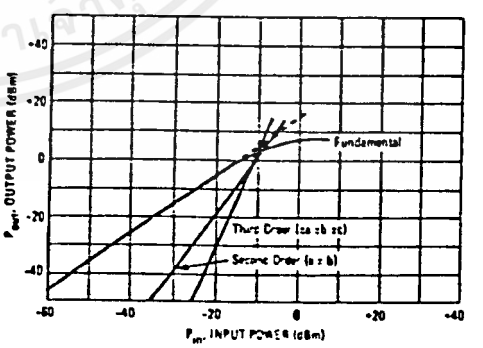


FIGURE 19 – SECOND AND THIRD ORDER INTERCEPT
MWA110



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 20 – SECOND AND THIRD ORDER INTERCEPT
MWA120

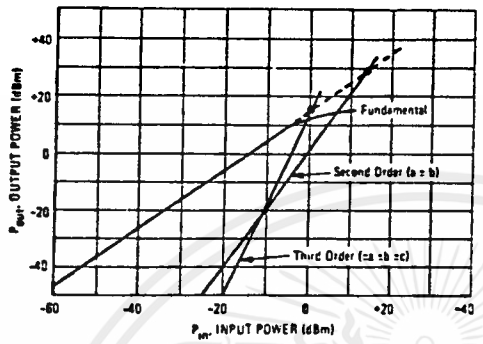


FIGURE 21 – SECOND AND THIRD ORDER INTERCEPT
MWA130

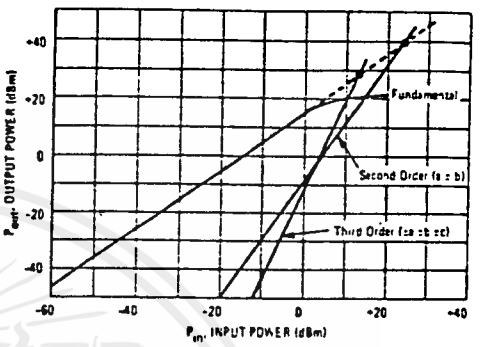


FIGURE 22 – INTERMODULATION DISTORTION
versus POWER OUTPUT
MWA110

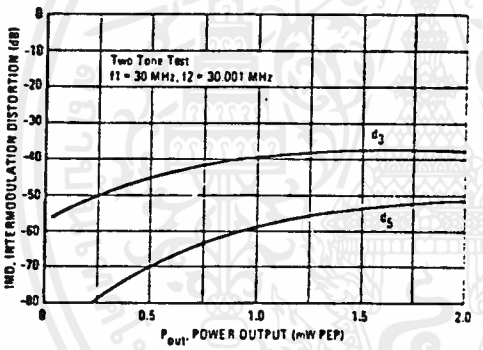


FIGURE 23 – INTERMODULATION DISTORTION
versus POWER OUTPUT
MWA120

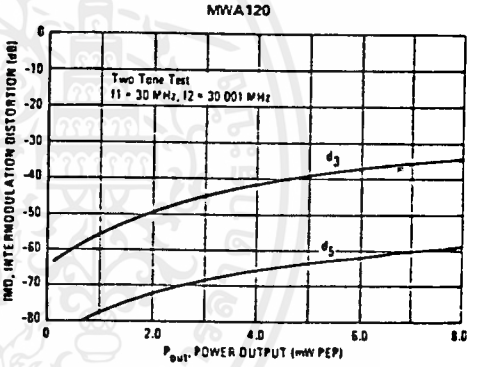


FIGURE 24 – INTERMODULATION DISTORTION
versus POWER OUTPUT
MWA130

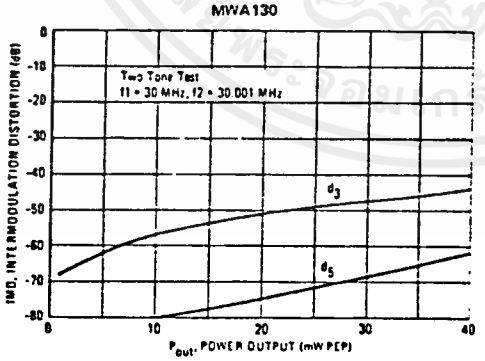
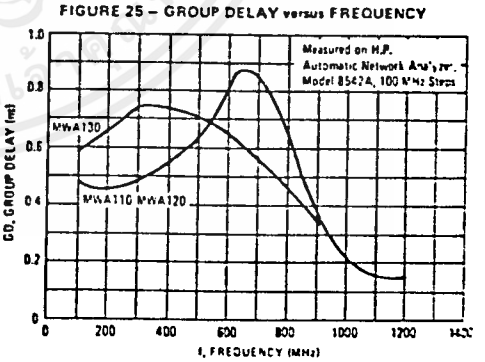


FIGURE 25 – GROUP DELAY versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

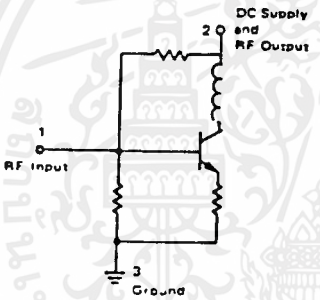
MWA SERIES HYBRID AMPLIFIER APPLICATIONS INFORMATION

The MWA series hybrid amplifiers are designed for wideband general purpose applications in 50 Ω systems. Fully cascadable for any gain combination, operable at voltages as low as 3 Vdc, and external control of the low frequency corner make the MWA amplifiers extremely versatile gain blocks.

Basic Circuit Configuration

Figure 26 shows the basic internal circuit. It is important to note that the specified operating conditions of voltage, current, and external decoupling impedance must be applied to the units in order to achieve the published electrical characteristics.

FIGURE 26 – INTERNAL CIRCUIT



Amplifier Application

The circuit schematic for a simple amplifier design is shown in Figure 27. External to the MWA hybrid amplifier the only components required are:

Decoupling elements – Bypass Capacitor
Decoupling Impedance
(resistor/inductor)

DC Blocking Capacitors at the RF input and output.

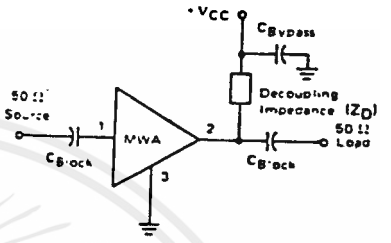
External Decoupling Impedance

In all cases the external bias (decoupling elements) must present an impedance which is large compared to the 50 Ω load impedance to minimize RF gain reduction. The loss in gain due to the decoupling impedance is given by the equation:

$$\text{Loss} = 20 \text{ Log } \frac{Z_D}{Z_D + 25} \text{ dB}$$

where Z_D = decoupling impedance in ohms. For example, if Z_D = 1 kΩ, Loss = 0.214 dB.

FIGURE 27 – AMPLIFIER SCHEMATIC DIAGRAM



Supply Voltage

The value of the external decoupling resistive impedance (R_D) determines the supply voltage (+V_{CC}) and is determined by the following equation:

$$V_{CC} = R_D \times I_D + V_D$$

where I_D and V_D are the device current and voltage stated in the data sheet. For example, for MWA110,

$$I_D = 10 \text{ mA}$$
$$V_D = 2.9 \text{ V}$$

and, if R_D = 330 Ω, then

$$V_{CC} = 6.2 \text{ V}$$

More commonly V_{CC} is predetermined and R_D may be calculated from:

$$R_D = \frac{V_{CC} - V_D}{I_D}$$

If an RF choke is used for decoupling, then the supply voltage (V_{CC}) required is equal to the device voltage (V_D).

Low Frequency Response

The value of the blocking capacitors determines the low frequency response of the amplifier. The following expression is used to determine the blocking capacitor value to yield a desired 3 dB low frequency corner (f_{LFC}).

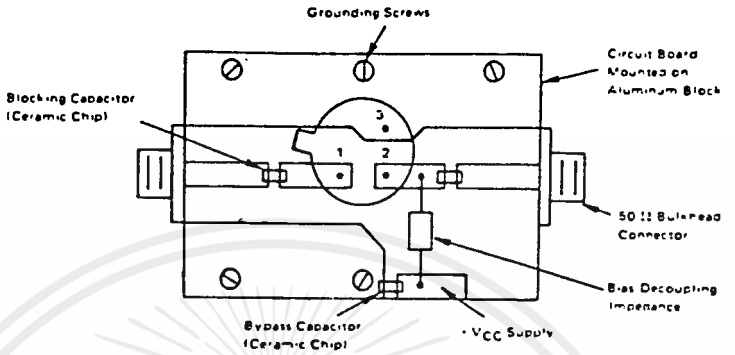
$$C_{Block}(\text{Farads}) = \frac{1}{100 \times f_{LFC}(\text{Hz})}$$

Bypass Capacitor

The reactive impedance of the bypass capacitor should be small compared to the impedance of the decoupling element at the lowest frequency of operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 28 – TEST FIXTURE



Note: The circuitry indicated is on the underside of the printed circuit board with sockets for the amplifier pins. The case of the amplifier should contact the printed circuit board top surface to ensure effective RF grounding.

Text Fixture

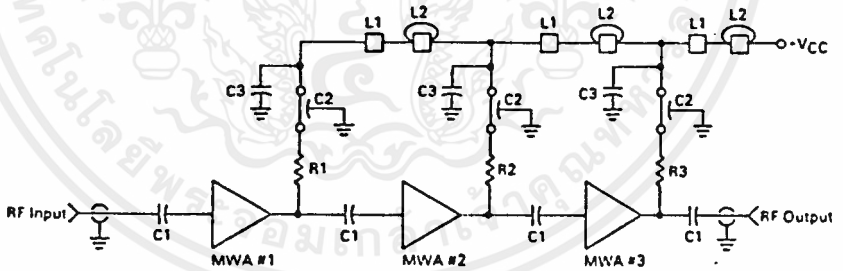
The 50 Ω input/output impedance levels of the MWA hybrids are most easily preserved on a circuit board by using 50 Ω microstrip transmission lines. Figure 28 is an example of a circuit board layout which utilizes microstrip transmission lines in conjunction with other sound RF construction techniques.

The characteristic impedance and corresponding line width of the microstrip are a function of the circuit board dielectric constant and thickness. The table lists appropriate line widths for 50 Ω microstrip lines on commonly used circuit board materials.

MATERIAL TYPE	DIELECTRIC CONSTANT	DIELECTRIC THICKNESS INCHES	LINE WIDTH INCHES
Teflon Fiberglass	2.5	0.03125	0.090
		0.0625	0.180
Fiberglass Epoxy	5.0	0.0625	0.100

As in all good RF circuit designs, care should be taken to minimize parasitic lead inductances and to provide adequate grounding.

FIGURE 29 – TYPICAL CASCADE



The dc isolation components shown are critical in maintaining good stability in multi-stage designs. Keep Pin #3 (Ground) as short as possible preferably soldering the case to the ground plane for best gain flatness to 1000 MHz.

C1 — For operation to 400 MHz, 1000 pF, 50 mil Chip Capacitor – ATC 50 mil Case (5.0 MHz L.F.)
C1 — For operation to 1000 MHz, 0.018 mF, Chip Capacitor for 0.25 MHz L.F. Cut-Off
C2 — Feedthru Capacitor Centralab SFT-102, 1000 pF or Metuchen 54-794002-681M, 680 pF
C3 — 0.1 μF Sprague 3CZ5U104X0050C5 – 50 Volt
L1 — Ferroxcube Shielding Bead 56-590-65/4A – Single Wire
L2 — Ferroxcube Shielding Bead 56-590-65/4A – 2 Turns #26 AWG

Cascading

The inherent stability of the MWA hybrid modules makes possible the cascading of two or more units with no oscillatory problems. Figure 29 shows a typical 3 hybrid cascade with measured data for 400 MHz and 1000 MHz hybrids.

	Cascade 1	Cascade 2
Frequency Range	0.25 to 400 MHz	5.0 to 1000 MHz
Gain	43.5 dB	20.5 dB
Gain Flatness	±1.0 dB	±0.75 dB
Input VSWR	2.0:1	2.4:1
Output VSWR	1.2:1	2.1:1
V_{CC} Supply	12 Vdc	30 Vdc
I Supply	44 mAdc	150 mAdc
MWA #1	MWA110	MWA320
MWA #2	MWA110	MWA330
MWA #3	MWA120	MWA330
R1	1000 Ω	1000 Ω
R2	1000 Ω	500 Ω
R3	300 Ω	500 Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE-LOCKED LOOPS—SYMBOLS AND DEFINITIONS

Absolute Maximum Rating

Operating safe zones exceeding these limits could cause permanent damage to the device and are not meant to imply that devices can operate at these limits.

Capture Range ($2f_c$, $2\omega_c$)**

Although the loop will remain in lock throughout its lock range, it may not be able to acquire lock at the tracking range extremes because of the selectivity afforded by the low-pass filter. The capture range also is centered at f_o' with the equal deviations called the *Lock-in* or *Pull-in Ranges*. The capture range can never exceed the lock range.

Closed Loop Gain (CLG)

The output signal frequency and phase can be determined from a product of the CLG and the input signal where the CLG is given by

$$CLG = \frac{K_v}{1 + K_v} \qquad \text{(Equation 1.4)}$$

Damping Factor (ζ)

The standard damping constant of a second order feedback system. For the PLL, ζ refers to the ability of the loop to respond quickly to an input frequency step without excessive overshoot.

Free-Running Frequency (f_o', ω_o')

Also called the *center frequency*, this is the frequency at which the loop VCO operates when not locked to an input signal. The "prime" superscripts are used to distinguish the free-running frequency from f_c' and ω_n' which are used for the general oscillator frequency. (Many references use f_o' and ω_o' for both the free-running and general oscillator frequency and leave the proper choice for the reader to infer from the context.) the appropriate units for f_o' and ω_o' are Hz and radians per second respectively.

Lock Range ($2f_L$, $2\omega_L$)*

The range of frequencies over which the loop will remain in lock. Normally the lock range is centered at the free-running frequency unless there is some nonlinearity in the system which limits the frequency deviation on one side of f_o'. The deviations from f_o' are referred to as the *Tracking Range* or *Hold-in Range*. (See figure 1.6.) The tracking range is therefore one-half of the lock range.

Lock-Up Time (t_L)***

The transient time required for a free-running loop to lock. This time depends principally upon the bandwidth selectivity designed into the loop with the low-pass filter. The lock-up time is inversely proportional to the selectivity bandwidth. Also, lock-up time exhibits a statistical spreading due to random initial phase relationships between the input and oscillator phases.

Loop Gain (K_v)

The product of K_d, K_o, and the low-pass filters gain at dc. K_c is evaluated at the appropriate input signal level and K_o at the appropriate ω_o'. K_v has units of $(sec)^{-1}$.

Loop Noise Bandwidth (B_L)

A loop property relating ω_n and τ which describes the effective bandwidth of the received signal. Noise and signal components outside this bandwidth are greatly attenuated.

Natural Frequency (ω_n)

The characteristic frequency of the loop, determined mathematically by the final pole positions in the complex plane or determined experimentally as the modulation frequency for which an underdamped loop gives the maximum frequency deviation from f_o' and at which the phase error swing is the greatest.

Package Type Designation

See full package designations in Appendix.

Phase Comparator Conversion Gain (K_d)

The conversion constant relating the phase comparators output voltage to the phase difference between input and VCO signals when the loop is locked. At low input signal levels, K_d is also a function of signal amplitude. K_d has units of volts per radian (V/rad).

Power Dissipation

The power that the device can safely handle at 25°C. The dissipation must be derated as indicated for the individual package type.

T_A

Ambient temperature range. Range of the surrounding environment of the operating device.

T_J

Junction Temperature. The maximum temperature of the device. 150°C is standard for silicon devices.

T_{SOLD}

Soldering Temperature. The temperature which can be applied to the lead frame of the device for short periods of time (normally specified for a duration of 10 sec).

T_{STG}

Storage temperature-range. Temperature range that the device can be stored in a non-operating condition.

Truth Tables

0 is logic level low
1 is logic level high
X — don't care condition — has no effect under circuit conditions listed.

*Also called Synchronization Range
**Also called Acquisition Range.
***Also called Acquisition Time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

NE/SE564

DESCRIPTION

The NE564 is a versatile, high guaranteed frequency Phase Locked Loop designed for operation up to 50MHz. As shown in the block diagram, the NE564 consists of a VCO, limiter, phase comparator, and post detection processor.

APPLICATIONS

- High speed modems
- FSK receivers and transmitters
- Frequency synthesizers
- Signal generators
- Various satcom/TV systems

FEATURES

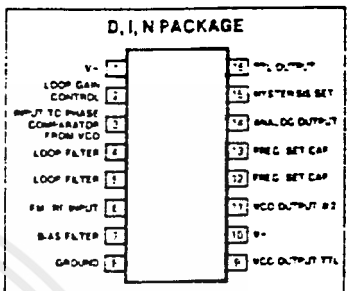
- Operation with single 5V supply
- TTL compatible inputs and outputs
- Guaranteed operation to 50MHz
- External loop gain control
- Reduced carrier feedthrough
- No elaborate filtering needed in FSK applications
- Can be used as a modulator
- Variable loop gain (Externally Controlled)

OUTLINE OF SETUP PROCEDURE

1. Determine operating frequency of the VCO –.
   If ÷ N in feedback loop, then $f_o = N \times f_{in}$.
2. Calculate value of the VCO frequency set capacitor:
   $$C_O = \frac{1}{2500 f_o}$$
3. Set I_2 (current sinking into Pin 2) for ≅ 200μA. After operation is obtained, this value may be adjusted for best dynamic behavior.
4. Check VCO output frequency with digital counter at Pin 9 of device (loop open, VCO to be det.). Adjust C_O trim or frequency adj. Pin 4-5 for exact center frequency if needed.
5. Close loop and inject input signal to Pin 6. Monitor Pin 3 and 6 with two channel scope. Lock should occur with $\Delta\phi_{3\text{-}6}$ equal to 90° (phase error).
6. If pulsed burst or ramp frequency is used for input signal, special loop filter design may be required in place of simple single capacitor filter on Pin 4 and 5. (See PLL application section in Analog Manual.)
7. The input signal to Pin 6 and the VCO feedback signal to Pin 3 must have a duty cycle of 50% for proper operation of the phase detector. Due to the nature of a balanced mixer if signals are not 50% in duty cycle, D.C. offsets will occur in the loop which tend to create an artificial or biased VCO offset.
8. For multiplier circuits where phase jitter is a problem, loop filter capacitors may be increased to a value of 10–50μF on Pin 4, 5. Also careful supply decoupling may be necessary. This includes the counter chain V_{CC} lines.

PIN CONFIGURATION

D, I, N PACKAGE



TOP VIEW

ORDER NUMBERS

NE/SE564I NE/SE564N

NE/SE564D

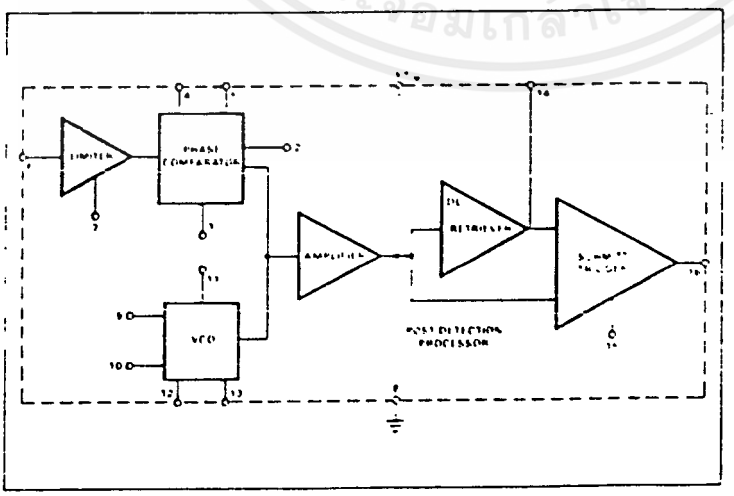
ABSOLUTE MAXIMUM RATINGS

	PARAMETER		RATING	UNIT
V+	Supply voltage			
	Pin 1		14	
	Pin 10		6	
P_D	Power dissipation		600	mW
T_A	Operating temperature	NE	0 to 70	°C
	Operating temperature	SE	−55 to +125	°C
t_{stg}	Storage temperature		−65 to 150	°C

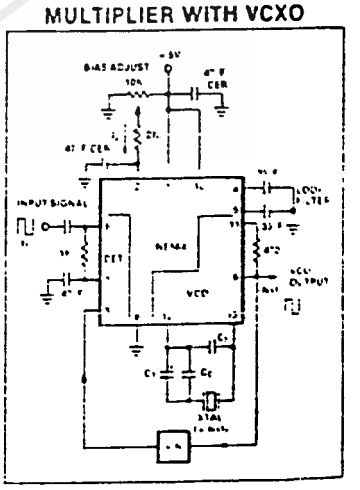
NOTE

Operation above 8 volts will require heatsinking of the case

BLOCK DIAGRAM



NE564 PHASE LOCKED FREQUENCY MULTIPLIER WITH VCXO



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

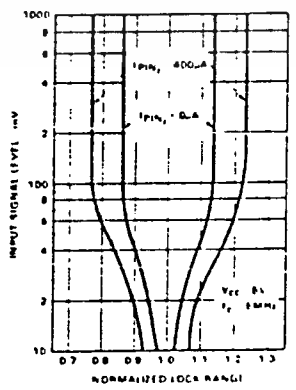
NE/SE564

ELECTRICAL CHARACTERISTICS V_{CC} = 5V, T_A = 25°C f_c = 5MHz, I_B = 400μA unless otherwise specified

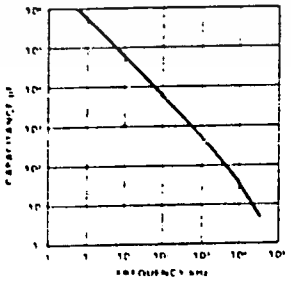
PARAMETER	TEST CONDITIONS	SE564			NE564			UNIT
		Min	Typ	Max	Min	Typ	Max	
Maximum VCO frequency	C_1 = 0	50	65		45	60		MHz
Lock range	Input ≥ 200mVrms T_A = 25°C	40	70		40	70		% of f_c
	= 125°C	20	30					
	= −55°C	50	60					
	= 0°C					70		
	= 70°C					40		
Capture range	Input ≥ 200mVrms, R_L = 27Ω	20	30		20	30		% of f_o
VCO frequency drift with temperature	f_c = 5MHz, T_A = −55°C to 125°C		400	1000				PPM °C
	= 0°C to 70°C					400	1250	
	f_c = 500KHz, T_A = −55°C to 125°C		250	500				
	= 0°C to 70°C					400	850	
VCO free running frequency	$f_c = \frac{1}{25R_1C_1}$, C_1 = 80pF, R_1 = 1000Ω "Internal"	4	5	6	3.5	5	7	MHz
VCO frequency change with supply voltage	V_{CC} = 4.5V to 5.5V		3	8		3	8	% of f_c
Demodulated output voltage	Modulation frequency: 1KHz							
	f_c = 5MHz, input deviation:							
	2% T = 25°C	16	28		16	28		mVrms
	1% T = 25°C	8	14		8	14		mVrms
	= 0°C					13		mVrms
	= −55°C	6	10					mVrms
	= 70°C					15		mVrms
	= 125°C	12	16					mVrms
Distortion	Deviation: 1% to 8%		1			1		%
Signal to noise ratio	Std condition, 1% to 10% dev.		40			40		dB
AM rejection	Std condition, 30% AM		35			35		dB
Demodulated Output at operating voltage	Modulation frequency: 1KHz							
	f_c = 5MHz, input deviation: 1%							
	V_{CC} = 4.5V	7	12		7	12		mVrms
	V_{CC} = 5.5V	8	14		8	14		mVrms
Supply current	V_{CC} = 5V I_1, I_{10}		45	60		45	60	mA
Output								
"1" output leakage current	V_{OUT} = 5V, Pin 16, 9		1	20		1	20	μA
"0" output voltage	I_{OUT} = 2mA, Pin 16, 9		0.3	0.6		0.3	0.6	V
	I_{OUT} = 6mA, Pin 16, 9		0.4	0.8		0.4	0.8	V

TYPICAL PERFORMANCE CHARACTERISTICS

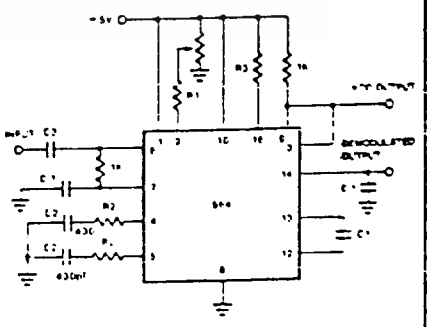
LOCK RANGE vs SIGNAL INPUT



VCO CAPACITOR vs FREQUENCY

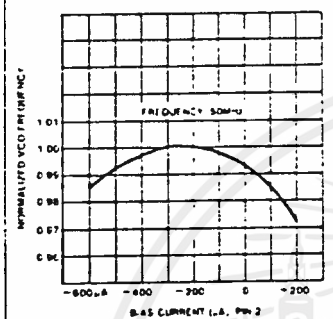


SE/NE 564 TEST CIRCUIT

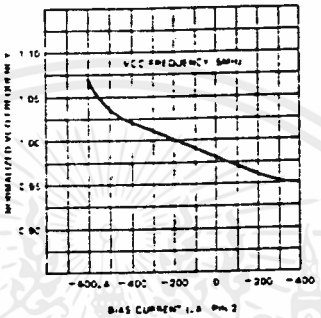


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

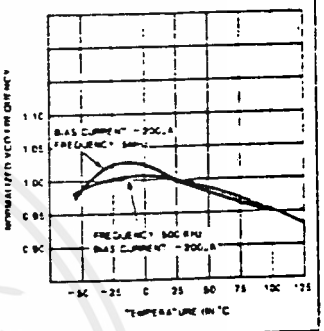
TYPICAL NORMALIZED VCO FREQUENCY AS A FUNCTION OF PIN 2 BIAS CURRENT



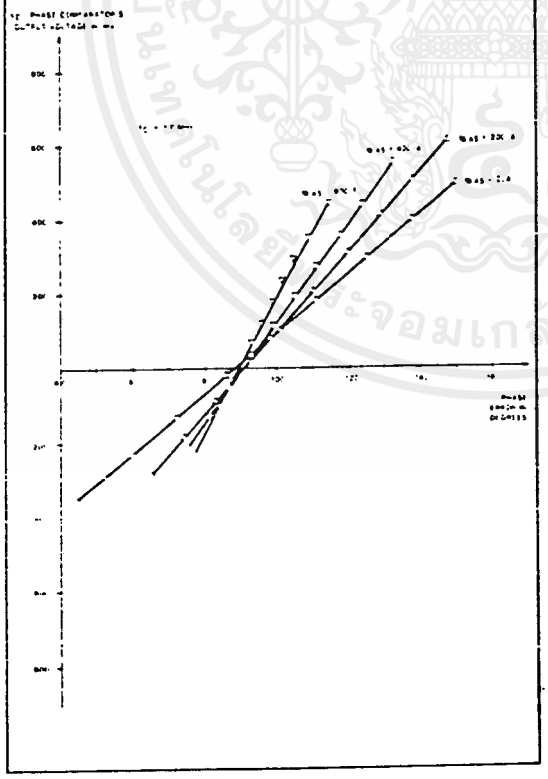
TYPICAL NORMALIZED VCO FREQUENCY AS A FUNCTION OF PIN 2 BIAS CURRENT



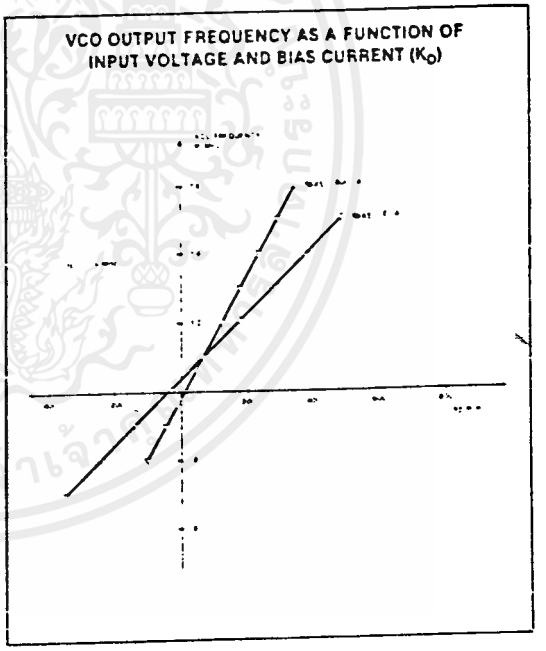
NORMALIZED VCO FREQUENCY AS A FUNCTION OF TEMPERATURE



VARIATION OF THE PHASE COMPARATOR'S OUTPUT VOLTAGE VERSUS PHASE ERROR AND BIAS CURRENT (K_D)



VCO OUTPUT FREQUENCY AS A FUNCTION OF INPUT VOLTAGE AND BIAS CURRENT (K_O)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP NE/SE564

FUNCTIONAL DESCRIPTION (figure 1)

The NE564 is a monolithic phase locked loop with a post detection processor. The use of Schottky clamped transistors and optimized device geometries extends the frequency of operation to greater than 50MHz. In addition to the classical PLL applications the NE564 can be used as a modulator with a controllable frequency deviation.

The output voltage of the PLL can be written as shown in the following equation

$$V_O = \frac{(f_{in} - f_o)}{K_{vco}} \qquad \text{Equation 1}$$

K_{VCO} = conversion gain of the VCO
f_{in} = frequency of the input signal
f_o = free running frequency of the VCO

The process of recovering FSK signals involves the conversion of the PLL output into logic compatible signals. For high data rates, a considerable amount of carrier will be present at the output of the PLL due to the wideband nature of the loop filter. To avoid the use of complicated filters, a comparator with hysteresis or Schmitt trigger is required. With the conversion gain of the VCO fixed, the output voltage as given by Equation 1 varies according to the frequency deviation of f_{in} from f_o. Since this differs from system to system, it is necessary that the hysteresis of the Schmitt trigger be capable of being changed, so that it can be optimized for a particular system. This is accomplished in the 564 by varying the voltage at pin 15 which results in a change of the hysteresis of the Schmitt trigger.

For FSK signals an important factor to be considered is the drift in the free running frequency of the VCO itself. If this changes due to temperature, according to Equation 1 it will lead to a change in the dc levels of the PLL output, and consequently to errors in the digital output signal. This is especially true for narrow band signals where the deviation in f_{in} itself may be less than the change in f_o due to temperature. This effect can be eliminated if the dc or average value of the signal is retrieved and used as the reference to the comparator. In this manner, variations in the dc levels of the PLL output do not affect the FSK output.

VCO Section

Due to its inherent high frequency performance, an emitter coupled oscillator is used in the VCO. In the circuit, shown in the equivalent schematic, transistors Q_{21} and Q_{23} with current sources Q_{25}–Q_{26} form the basic oscillator. The free running frequency of the oscillator is shown in the following equation

$$f_o = \frac{1}{25\, R_C\, (C_1 + C_S)} \qquad \text{Equation 2}$$

$R_C = R_{19} = R_{20} = 100\Omega$ (INTERNAL)
C_1 = external frequency setting capacitor
C_S = stray capacitance

Variation of V_d (phase detector output voltage) changes the frequency of the oscillator. As indicated by Equation 2, the frequency of the oscillator has a negative

EQUIVALENT SCHEMATIC

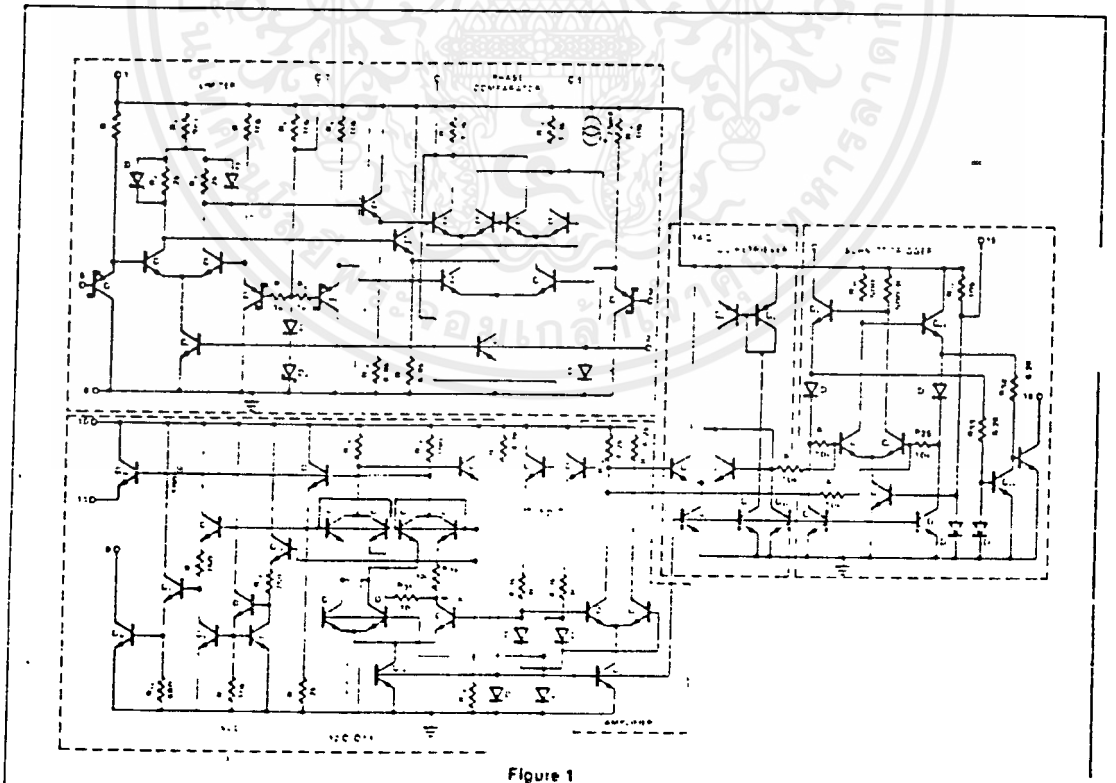


Figure 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

temperature coefficient due to the positive temperature coefficient of the monolithic resistor. To compensate for this, a current I_R with negative temperature coefficient is introduced to achieve a low frequency drift with temperature.

Phase Comparator Section

The phase comparator consists of a double balanced modulator with a limiter amplifier to improve AM rejection. Schottky clamped vertical PNPs are used to obtain TTL level inputs. The loop gain can be varied by changing the current in Q_4 and Q_{15} which effectively changes the gain of the differential amplifiers. This can be accomplished by introducing a current at pin 2.

Post Detection Processor Section

The post detection processor consists of a unity gain transconductance amplifier and comparator. The amplifier can be used as a dc retriever for demodulation of FSK signals and as a post detection filter for linear FM demodulation. The comparator has adjustable hysteresis so that phase jitter in the output signal can be eliminated.

As shown in the equivalent schematic, the dc retriever is formed by the transductance amplifier $Q_{42}-Q_{43}$ together with an external capacitor which is connected at the amplifier output (pin 14). This forms an integrator whose output voltage is shown in the following equation:

$$V_0 = \frac{g_m}{C_2} V_{in} dt \qquad \text{Equation 3}$$

g_m = transconductance of the amplifier
C_2 = capacitor at the output (pin 14)
V_{in} = signal voltage at amplifier input

With proper selection of C_2, the integrator time constant can be varied so that the output voltage is the dc or average value of the input signal for use in FSK, or as a post detection filter in linear demodulation.

The comparator with hysteresis is made up of $Q_{49}-Q_{50}$ with positive feedback being provided by $Q_{47}-Q_{48}$. The hysteresis is varied by changing the current in Q_{52} with a resulting variation in the loop gain of the comparator. This method of hysteresis control, which is a dc control, provides symmetric variation around the nominal value.

Design Formula

The free running frequency of the VCO is shown by the following equation:

$$f_c = \frac{1}{25\ R_c\ (C_1 + C_s)} \qquad \text{Equation 4}$$

R_c = 100Ω
C_1 = external cap in farads
C_s = stray capacitance

FM DEMODULATOR AT 5V

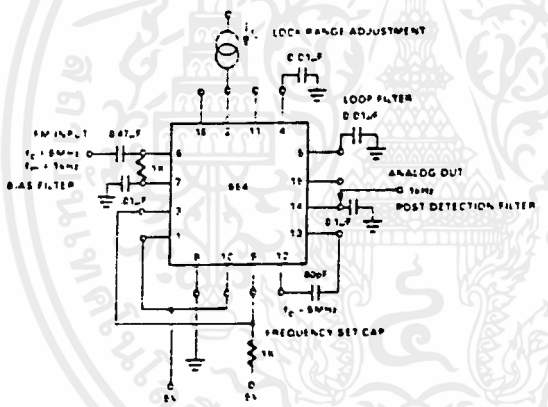


Figure 2

FM DEMODULATOR AT 12V

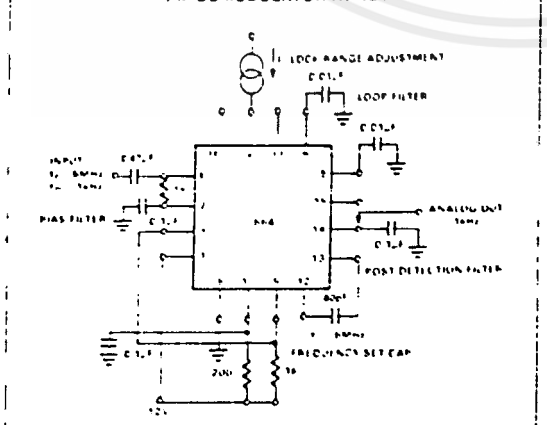


Figure 3

MODULATOR

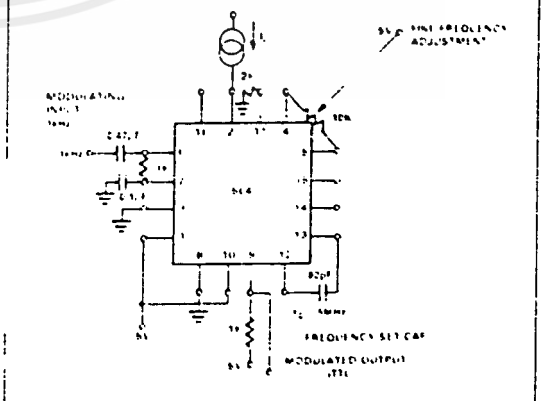


Figure 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The loop filter diagram shown is explained by the following equation

$$F(s) = \frac{1}{1 + sRC_3} \qquad \text{Equation 5}$$

$R = R_{12} = R_{13} = 1.3k\Omega$ (INTERNAL)

By adding capacitors to pins 4 and 5 two poles are added to the loop transfer function at $\omega = \frac{1}{RC_3}$

APPLICATIONS

FM DEMODULATOR

The NE564 can be used as an FM demodulator. The connections for operation at 5V and 12V are shown in figures 2 and 3 respectively. The input signal is ac coupled with the output signal being extracted at pin 14. Loop filtering is provided by the capacitors at pins 4 and 5 with additional filtering being provided by the capacitor at pin 14. Since the conversion gain of the VCO is not very high, to obtain sufficient demodulated output signal the frequency deviation in the input signal should be 1% or higher.

MODULATION TECHNIQUES

The NE564 phase locked loop can be modulated at either the loop filter ports (pins 4 and 5) or the input port (pin 6) as shown in figure 4. The approximate modulation frequency can be determined from the frequency conversion gain curve shown in figure 5. This curve will be appropriate for signals injected into pins 4 and 5 as shown in figure 4.

FSK Demodulation

The 564 PLL is particularly attractive for FSK demodulation since it contains an internal voltage comparator and VCO which have TTL compatible inputs and outputs, and it can operate from a single 5 volt power supply. Demodulated dc voltages associated with the mark and space frequencies are recovered with a single external capacitor in a dc retriever without utilizing extensive filtering networks. An internal comparator, acting as a Schmitt trigger with an adjustable hysteresis, shapes the demodulated voltages into compatible TTL output levels. The high frequency design of the 564 enables it to demodulate FSK at high data rates in excess of 1.0M baud.

Figure 5 shows a high-frequency FSK decoder designed for input frequency deviations of ± 1.0MHz centered around a free-running frequency of 10.8MHz. The value of the timing capacitance required was estimated from figure 8 to be approximately 40pF. A trimmer capacitor was added to fine tune f_o' to 10.8MHz.

The lock range graph indicates that the ± 1.0MHz frequency deviations will be within the lock range for input signal levels greater than approximately 50mV with zero pin 2 bias current. While strictly this figure is appropriate only for 5MHz, it can be used as a guide for lock range estimates at other f_o' frequencies.

The hysteresis was adjusted experimentally via the 10kΩ potentiometer and 2kΩ bias arrangement to give the waveshape shown in figure 7 for 20K, 500K, 2M baud rates with square wave FSK modulation. Note the magnitude and phase relationships of the phase comparators output voltages with respect to each other and to the FSK output. The high frequency sum components of the input and VCO frequency also are visible as noise on the phase comparators outputs.

10.8MHz FSK DECODER USING THE 564

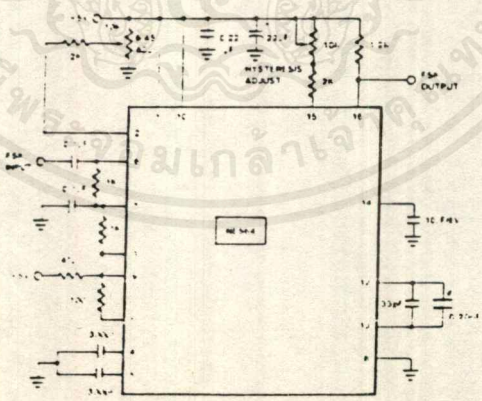
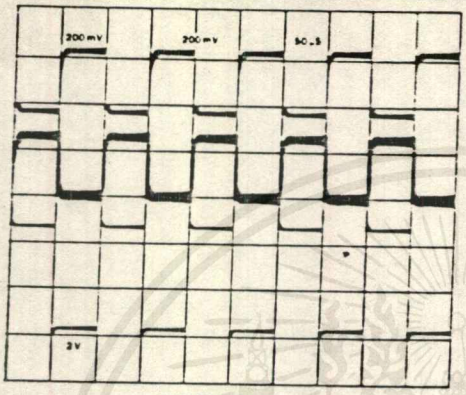


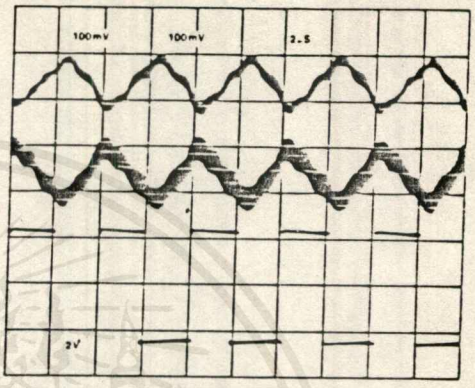
Figure 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

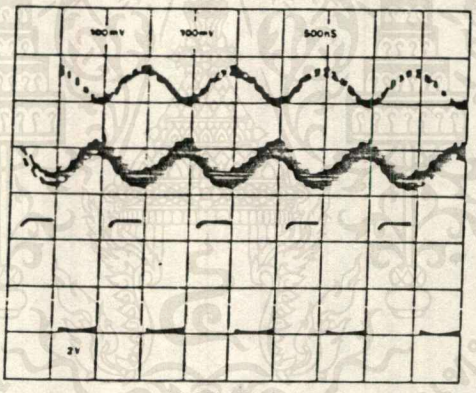
PHASE COMPARATOR (PINS 4 AND 5) AND FSK (PIN 16) OUTPUTS FOR DATA RATES OF



(a) 20K BAUD



(b) 500K BAUD



(c) 2.0M BAUD

NOTE
Top trace-pin 4
Center trace-pin 5
Bottom trace-pin 16

Figure 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC1496
MC1596

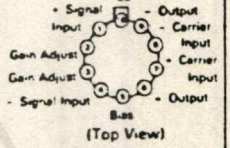
BALANCED MODULATOR/DEMODULATOR

BALANCED MODULATOR/ DEMODULATOR

. . . designed for use where the output voltage is a product of an input voltage (signal) and a switching function (carrier). Typical applications include suppressed carrier and amplitude modulation, synchronous detection, FM detection, phase detection, and chopper applications. See Motorola Application Note AN-531 for additional design information.

- Excellent Carrier Suppression – 65 dB typ @ 0.5 MHz
  – 50 dB typ @ 10 MHz
- Adjustable Gain and Signal Handling
- Balanced Inputs and Outputs
- High Common Mode Rejection – 85 dB typ

G SUFFIX
METAL PACKAGE
CASE 603

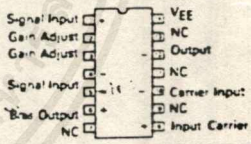


L SUFFIX
CERAMIC PACKAGE
CASE 632

D SUFFIX
PLASTIC PACKAGE
CASE 751A
(SO-14)

P SUFFIX
PLASTIC PACKAGE
CASE 646

PIN ASSIGNMENTS



ORDERING INFORMATION

Device	Temperature Range	Package
MC1496D	0°C to +70°C	SO-14
MC1496G		Metal Can
MC1496L		Ceramic DIP
MC1496P		Plastic DIP
MC1596G	-55°C to +125°C	Metal Can
MC1596L		Ceramic DIP

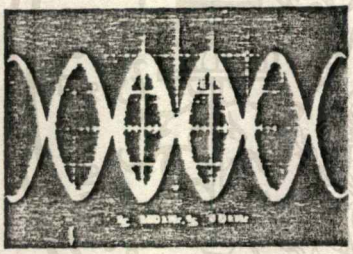


FIGURE 1 – SUPPRESSED CARRIER OUTPUT WAVEFORM

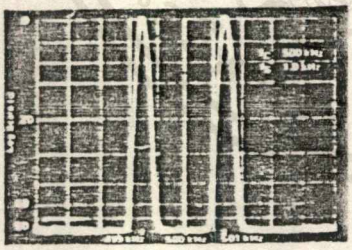


FIGURE 2 – SUPPRESSED CARRIER SPECTRUM

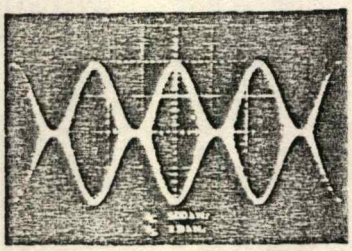


FIGURE 3 – AMPLITUDE MODULATION OUTPUT WAVEFORM

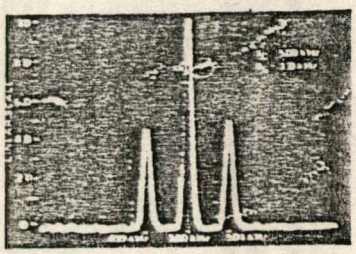


FIGURE 4 – AMPLITUDE-MODULATION SPECTRUM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Applied Voltage ($V_6 - V_7$, $V_8 - V_1$, $V_8 - V_7$, $V_8 - V_4$, $V_7 - V_4$, $V_7 - V_1$, $V_8 - V_4$, $V_6 - V_8$, $V_2 - V_5$, $V_3 - V_5$)	ΔV	30	Vdc
Differential Input Signal	$V_7 - V_8$ $V_4 - V_1$	±5.0 ±(5 + I_5R_e)	Vdc
Maximum Bias Current	I_5	10	mA
Thermal Resistance, Junction to Air Ceramic Dual In-Line Package Plastic Dual In-Line Package Metal Package	$R_{\theta JA}$	 100 100 160	°C/W
Operating Temperature Range MC1496 MC1596	T_A	 0 to +70 −55 to +125	°C
Storage Temperature Range	T_{stg}	−65 to +150	°C

ELECTRICAL CHARACTERISTICS* (V_{CC} = +12 Vdc, V_{EE} = −8.0 Vdc, I_5 = 1.0 mAdc, R_L = 3.9 kΩ, R_e = 1.0 kΩ, T_A = +25°C, all input and output characteristics are single-ended, unless otherwise noted.)

Characteristic	Fig.	Note	Symbol	MC1596 Min	MC1596 Typ	MC1596 Max	MC1496 Min	MC1496 Typ	MC1496 Max	Unit
Carrier Feedthrough	5	1	V_{CFT}							
V_C = 60 mV(rms) sine wave and offset adjusted to zero, f_C = 1.0 kHz				—	40	—	—	40	—	μV(rms)
f_C = 10 MHz				—	140	—	—	140	—	
V_C = 300 mVp-p square wave: offset adjusted to zero, f_C = 1.0 kHz				—	0.04	0.2	—	0.04	0.4	mV(rms)
offset not adjusted, f_C = 1.0 kHz				—	20	100	—	20	200	
Carrier Suppression (f_S = 10 kHz, 300 mV(rms))	5	2	V_{CS}							dB
f_C = 500 kHz, 60 mV(rms) sine wave				50	65	—	40	65	—	
f_C = 10 MHz, 60 mV(rms) sine wave				—	50	—	—	50	—	
Transadmittance Bandwidth (Magnitude) (R_L = 50 ohms)	8	3	BW_{3dB}							MHz
Carrier Input Port, V_C = 60 mV(rms) sine wave, f_S = 1.0 kHz, 300 mV(rms) sine wave				—	300	—	—	300	—	
Signal Input Port, V_S = 300 mV(rms) sine wave, $\|V_C\|$ = 0.5 Vdc				—	80	—	—	80	—	
Signal Gain V_S = 100 mV(rms), f = 1.0 kHz; $\|V_C\|$ = 0.5 Vdc	10	3	A_{VS}	2.5	3.5	—	2.5	3.5	—	V/V
Single-Ended Input Impedance, Signal Port, f = 5.0 MHz	6	—								
Parallel Input Resistance			r_{ip}	—	200	—	—	200	—	kΩ
Parallel Input Capacitance			c_{ip}	—	2.0	—	—	2.0	—	pF
Single-Ended Output Impedance, f = 10 MHz	6	—								
Parallel Output Resistance			r_{op}	—	40	—	—	40	—	kΩ
Parallel Output Capacitance			c_{op}	—	5.0	—	—	5.0	—	pF
Input Bias Current $I_{bS} = \frac{I_1 + I_4}{2}$; $I_{bC} = \frac{I_7 + I_8}{2}$	7	—								μA
			I_{bS}	—	12	25	—	12	30	
			I_{bC}	—	12	25	—	12	30	
Input Offset Current $I_{ioS} = I_1 - I_4$; $I_{ioC} = I_7 - I_8$	7	—								μA
			$\|I_{ioS}\|$	—	0.7	5.0	—	0.7	7.0	
			$\|I_{ioC}\|$	—	0.7	5.0	—	0.7	7.0	
Average Temperature Coefficient of Input Offset Current (T_A = −55°C to +125°C)	7	—	$\|TC_{Iio}\|$	—	2.0	—	—	2.0	—	nA/°C
Output Offset Current ($I_6 - I_9$)	7	—	$\|I_{oo}\|$	—	14	50	—	14	80	μA
Average Temperature Coefficient of Output Offset Current (T_A = −55°C to +125°C)	7	—	$\|TC_{Ioo}\|$	—	90	—	—	90	—	nA/°C
Common-Mode Input Swing, Signal Port, f_S = 1.0 kHz	9	4	CMV	—	5.0	—	—	5.0	—	Vp-p
Common-Mode Gain, Signal Port, f_S = 1.0 kHz, $\|V_C\|$ = 0.5 Vdc	9	—	ACM	—	−85	—	—	−85	—	dB
Common-Mode Quiescent Output Voltage (Pin 6 or Pin 9)	10	—	V_{out}	—	8.0	—	—	8.0	—	Vp-p
Differential Output Voltage Swing Capability	10	—	V_{out}	—	8.0	—	—	8.0	—	Vp-p
Power Supply Current $I_6 + I_9$	7	6								mAdc
I_{10}			I_{CC}	—	2.0	3.0	—	2.0	4.0	
			I_{EE}	—	3.0	4.0	—	3.0	5.0	
DC Power Dissipation	7	5	P_D	—	33	—	—	33	—	mW

* Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL OPERATING INFORMATION*

Carrier Feedthrough

Carrier feedthrough is defined as the output voltage at carrier frequency with only the carrier applied (signal voltage = 0).

Carrier null is achieved by balancing the currents in the differential amplifier by means of a bias trim potentiometer (R_1 of Figure 5).

Carrier Suppression

Carrier suppression is defined as the ratio of each sideband output to carrier output for the carrier and signal voltage levels specified.

Carrier suppression is very dependent on carrier input level, as shown in Figure 22. A low value of the carrier does not fully switch the upper switching devices, and results in lower signal gain, hence lower carrier suppression. A higher than optimum carrier level results in unnecessary device and circuit carrier feedthrough, which again degenerates the suppression figure. The MC1596 has been characterized with a 60 mV(rms) sinewave carrier input signal. This level provides optimum carrier suppression at carrier frequencies in the vicinity of 500 kHz, and is generally recommended for balanced modulator applications.

Carrier feedthrough is independent of signal level, V_S. Thus carrier suppression can be maximized by operating with large signal levels. However, a linear operating mode must be maintained in the signal-input transistor pair — or harmonics of the modulating signal will be generated and appear in the device output as spurious sidebands of the suppressed carrier. This requirement places an upper limit on input-signal amplitude (see Figure 20). Note also that an optimum carrier level is recommended in Figure 22 for good carrier suppression and minimum spurious sideband generation.

At higher frequencies circuit layout is very important in order to minimize carrier feedthrough. Shielding may be necessary in order to prevent capacitive coupling between the carrier input leads and the output leads.

Signal Gain and Maximum Input Level

Signal gain (single-ended) at low frequencies is defined as the voltage gain,

$$A_{VS} = \frac{V_O}{V_S} = \frac{R_L}{R_e + 2r_e} \text{ where } r_e \approx \frac{26\text{ mV}}{I_5\text{ (mA)}}$$

A constant dc potential is applied to the carrier input terminals to fully switch two of the upper transistors "on" and two transistors "off" (V_C = 0.5 Vdc). This in effect forms a cascode differential amplifier.

Linear operation requires that the signal input be below a critical value determined by R_E and the bias current I_5.

$$V_S \leq I_5 R_E \text{ (Volts peak)}$$

Note that in the test circuit of Figure 10, V_S corresponds to a maximum value of 1 volt peak.

Common Mode Swing

The common-mode swing is the voltage which may be applied to both bases of the signal differential amplifier, without saturating the current sources or without saturating the differential amplifier itself by swinging it into the upper switching devices. This swing is variable depending on the particular circuit and biasing conditions chosen.

Power Dissipation

Power dissipation, P_D, within the integrated circuit package should be calculated as the summation of the voltage-current products at each port, i.e. assuming $V_9 = V_6$, $I_5 = I_6 = I_9$ and ignoring base current, $P_D = 2 I_5 (V_6 - V_{10}) + I_5 (V_5 - V_{10})$ where subscripts refer to pin numbers.

Design Equations

The following is a partial list of design equations needed to operate the circuit with other supply voltages and input conditions.

A. Operating Current

The internal bias currents are set by the conditions at pin 5. Assume:

$$I_5 = I_6 = I_9$$

$$I_B << I_C \text{ for all transistors}$$

then:

$$R_5 = \frac{V^- - \phi}{I_5} - 500\ \Omega \quad \text{where: } R_5 \text{ is the resistor between pin 5 and ground}$$

ϕ = 0.75 V at T_A = +25°C

The MC1596 has been characterized for the condition I_5 = 1.0 mA and is the generally recommended value.

B. Common-Mode Quiescent Output Voltage

$$V_6 = V_9 = V^+ - I_5 R_L$$

Biasing

The MC1596 requires three dc bias voltage levels which must be set externally. Guidelines for setting up these three levels include maintaining at least 2 volts collector-base bias on all transistors while not exceeding the voltages given in the absolute maximum rating table;

$$30\text{ Vdc} \geq [(V_6, V_9) - (V_7, V_8)] \geq 2\text{ Vdc}$$

$$30\text{ Vdc} \geq [(V_7, V_8) - (V_1, V_4)] \geq 2.7\text{ Vdc}$$

$$30\text{ Vdc} \geq [(V_1, V_4) - (V_5)] \geq 2.7\text{ Vdc}$$

The foregoing conditions are based on the following approximations:

$$V_6 = V_9,\ V_7 = V_8,\ V_1 = V_4$$

Bias currents flowing into pins 1, 4, 7, and 8 are transistor base currents and can normally be neglected if external bias dividers are designed to carry 1.0 mA or more.

Transadmittance Bandwidth

Carrier transadmittance bandwidth is the 3 dB bandwidth of the device forward transadmittance as defined by:

$$|Y_{21C}| = \left.\frac{i_o\text{ (each sideband)}}{v_s\text{ (signal)}}\right| V_O = 0$$

Signal transadmittance bandwidth is the 3 dB bandwidth of the device forward transadmittance as defined by:

$$|Y_{21S}| = \left.\frac{i_o\text{ (signal)}}{v_s\text{ (signal)}}\right| V_C = 0.5\text{ Vdc}, V_O = 0$$

*Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Coupling and Bypass Capacitors C_1 and C_2

Capacitors C_1 and C_2 (Figure 5) should be selected for a reactance of less than 5.0 ohms at the carrier frequency.

Output Signal, V_o

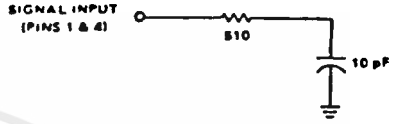
The output signal is taken from pins 6 and 9, either balanced or single-ended. Figure 12 shows the output levels of each of the two output sidebands resulting from variations in both the carrier and modulating signal inputs with a single-ended output connection.

Negative Supply, V_{EE}

V_{EE} should be dc only. The insertion of an RF choke in series with V_{EE} can enhance the stability of the internal current sources.

Signal Port Stability

Under certain values of driving source impedance, oscillation may occur. In this event, an RC suppression network should be connected directly to each input using short leads. This will reduce the Q of the source-tuned circuits that cause the oscillation.



An alternate method for low-frequency applications is to insert a 1 kOhm resistor in series with the inputs, pins 1 and 4. In this case input current drift may cause serious degradation of carrier suppression.

TEST CIRCUITS*

*Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

FIGURE 5 – CARRIER REJECTION AND SUPPRESSION

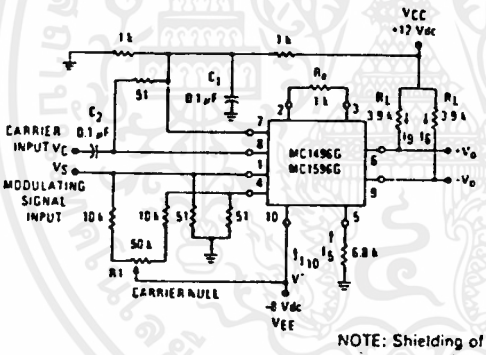
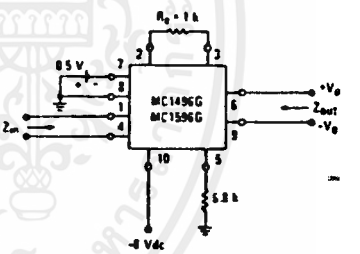


FIGURE 6 – INPUT-OUTPUT IMPEDANCE



NOTE: Shielding of input and output leads may be needed to properly perform these tests

FIGURE 7 – BIAS AND OFFSET CURRENTS

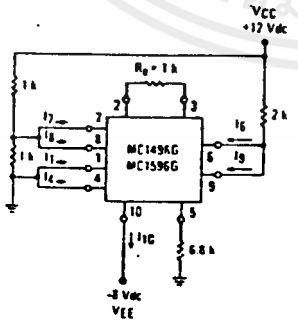
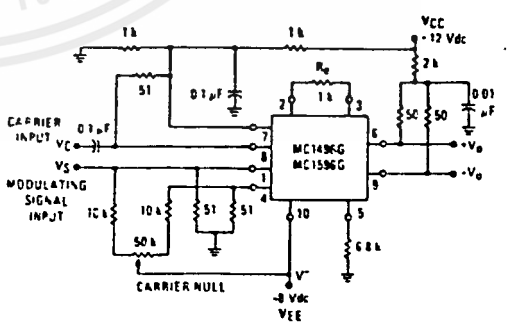


FIGURE 8 – TRANSCONDUCTANCE BANDWIDTH



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS (continued)

FIGURE 9 – COMMON MODE GAIN

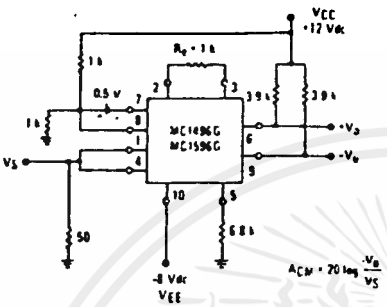
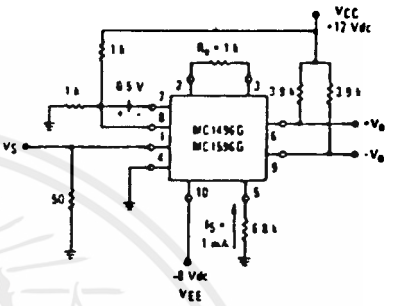


FIGURE 10 – SIGNAL GAIN AND OUTPUT SWING



TYPICAL CHARACTERISTICS

Typical characteristics were obtained with circuit shown in Figure 5, f_C = 500 kHz (sine wave), V_C = 60 mV(rms), f_S = 1 kHz, V_S = 300 mV(rms), T_A = +25°C unless otherwise noted.

FIGURE 11 – SIDEBAND OUTPUT versus CARRIER LEVELS

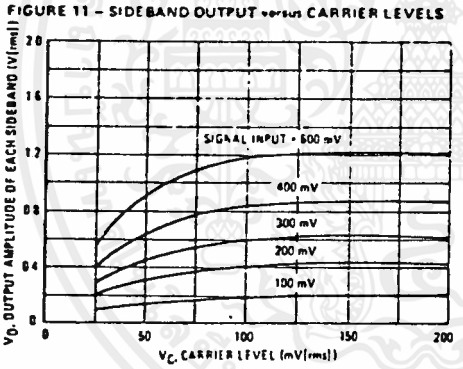


FIGURE 12 – SIGNAL PORT PARALLEL EQUIVALENT INPUT RESISTANCE versus FREQUENCY

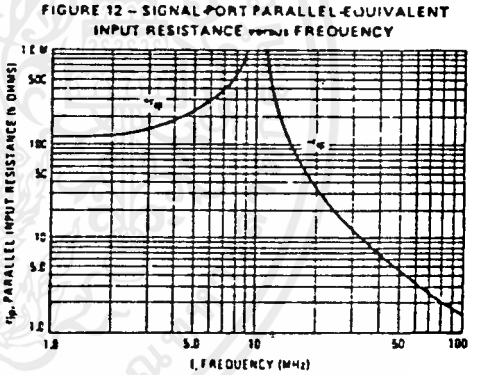


FIGURE 13 – SIGNAL PORT PARALLEL EQUIVALENT INPUT CAPACITANCE versus FREQUENCY

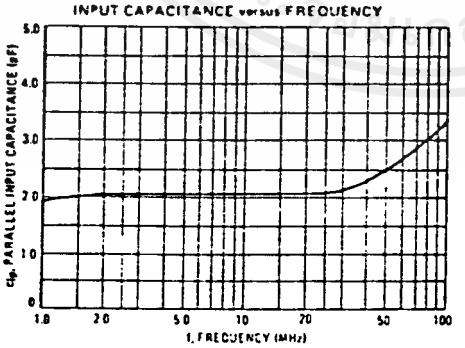
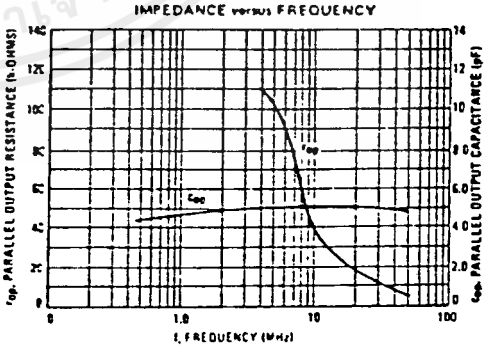


FIGURE 14 – SINGLE-ENDED OUTPUT IMPEDANCE versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS (continued)

Typical characteristics were obtained with circuit shown in Figure 2, f_C = 500 kHz (sine wave), V_C = 60 mV(rms), f_S = 1 kHz, V_S = 300 mV(rms), T_A = +25°C, unless otherwise noted.

FIGURE 15 – SIDEBAND AND SIGNAL PORT TRANSADMITTANCES versus FREQUENCY

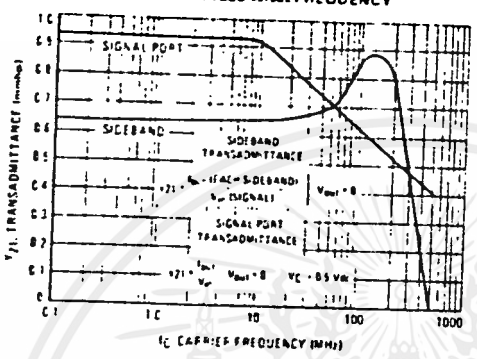


FIGURE 16 – CARRIER SUPPRESSION versus TEMPERATURE

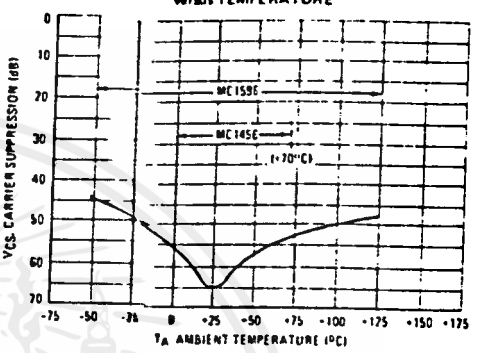


FIGURE 17 – SIGNAL-PORT FREQUENCY RESPONSE

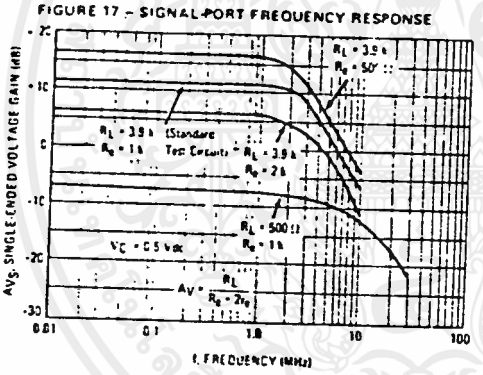


FIGURE 18 – CARRIER SUPPRESSION versus FREQUENCY

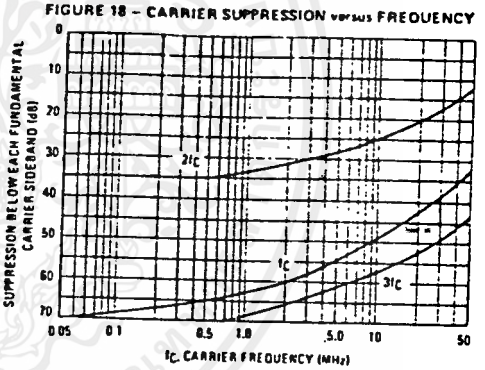


FIGURE 19 – CARRIER FEEDTHROUGH versus FREQUENCY

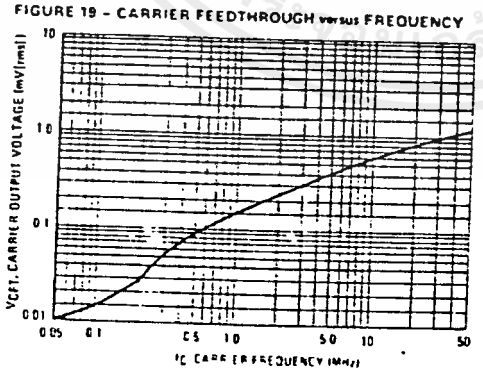
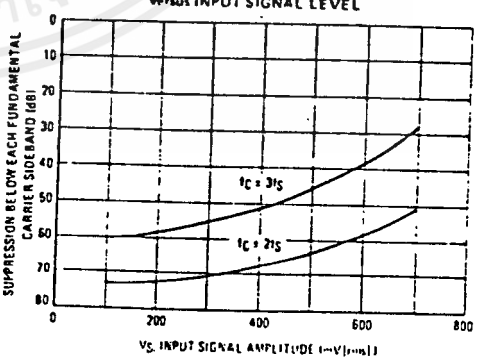


FIGURE 20 – SIDEBAND HARMONIC SUPPRESSION versus INPUT SIGNAL LEVEL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS (continued)

FIGURE 21 – SUPPRESSION OF CARRIER HARMONIC SIDEBANDS versus CARRIER FREQUENCY

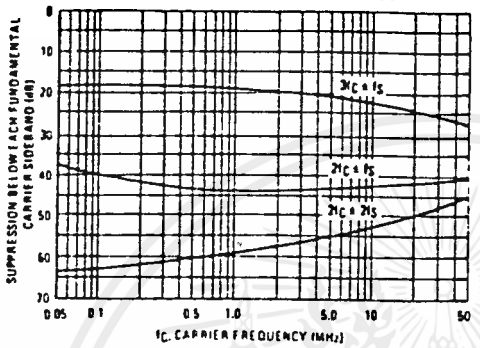
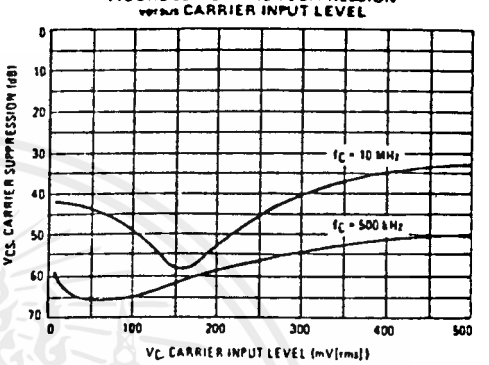


FIGURE 22 – CARRIER SUPPRESSION versus CARRIER INPUT LEVEL



OPERATIONS INFORMATION

The MC1596/MC1496, a monolithic balanced modulator circuit, is shown in Figure 23.

This circuit consists of an upper quad differential amplifier driven by a standard differential amplifier with dual current sources. The output collectors are cross-coupled so that full-wave balanced multiplication of the two input voltages occurs. That is, the output signal is a constant times the product of the two input signals.

Mathematical analysis of linear ac signal multiplication indicates that the output spectrum will consist of only the sum and difference of the two input frequencies. Thus, the device may be used as a balanced modulator, doubly balanced mixer, product detector, frequency doubler, and other applications requiring these particular output signal characteristics.

The lower differential amplifier has its emitters connected to the package pins so that an external emitter resistance may be used. Also, external load resistors are employed at the device output.

Signal Levels

The upper quad differential amplifier may be operated either in a linear or a saturated mode. The lower differential amplifier is operated in a linear mode for most applications.

For low-level operation at both input ports, the output signal will contain sum and difference frequency components and have an amplitude which is a function of the product of the input signal amplitudes.

For high-level operation at the carrier input port and linear operation at the modulating signal port, the output signal will contain sum and difference frequency components of the modulating signal frequency and the fundamental and odd harmonics of the carrier frequency. The output amplitude will be a constant times the modulating signal amplitude. Any amplitude variations in the carrier signal will not appear in the output.

FIGURE 23 – CIRCUIT SCHEMATIC*

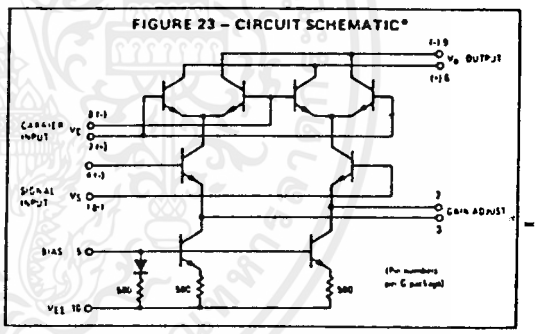
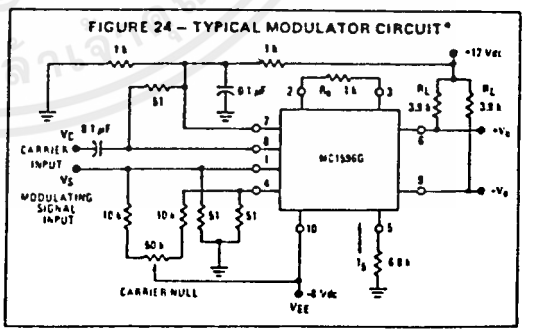


FIGURE 24 – TYPICAL MODULATOR CIRCUIT*



*Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATIONS INFORMATION (continued)

The linear signal handling capabilities of a differential amplifier are well defined. With no emitter degeneration, the maximum input voltage for linear operation is approximately 25 mV peak. Since the upper differential amplifier has its emitters internally connected, this voltage applies to the carrier input port for all conditions.

Since the lower differential amplifier has provisions for an external emitter resistance, its linear signal handling range may be adjusted by the user. The maximum input voltage for linear operation may be approximated from the following expression:

$$V \approx (I_5)(R_E) \text{ volts peak}$$

This expression may be used to compute the minimum value of R_E for a given input voltage amplitude.

FIGURE 25 – TABLE 1
VOLTAGE GAIN AND OUTPUT FREQUENCIES

Carrier Input Signal (V_C)	Approximate Voltage Gain	Output Signal Frequency(s)
Low-level dc	$\frac{R_L V_C}{2(R_E + 2r_e)\left(\frac{KT}{q}\right)}$	f_M
High-level dc	$\frac{R_L}{R_E + 2r_e}$	f_M
Low-level ac	$\frac{R_L V_C(rms)}{2\sqrt{2}\left(\frac{KT}{q}\right)(R_E + 2r_e)}$	$f_C \pm f_M$
High-level ac	$\frac{0.637 R_L}{R_E + 2r_e}$	$f_C \pm f_M, 3f_C \pm f_M, 5f_C \pm f_M, \ldots$

The gain from the modulating signal input port to the output is the MC1596/MC1496 gain parameter which is most often of interest to the designer. This gain has significance only when the lower differential amplifier is operated in a linear mode, but this includes most applications of the device.

As previously mentioned, the upper quad differential amplifier may be operated either in a linear or a saturated mode. Approximate gain expressions have been developed for the MC1596/MC1496 for a low level modulating signal input and the following carrier input conditions:

1) Low level dc
2) High level dc
3) Low-level ac
4) High level ac

These gains are summarized in Table 1, along with the frequency components contained in the output signal.

NOTES
1. Low-level Modulating Signal, V_M, assumed in all cases. V_C = Carrier Input Voltage.
2. When the output signal contains multiple frequencies, the gain expression given is for the output amplitude of each of the two desired outputs, $f_C + f_M$ and $f_C - f_M$.
3. All gain expressions are for a single-ended output. For a differential output connection, multiply each expression by two.
4. R_L = Load resistance.
5. R_E = Emitter resistance between pins 2 and 3.
6. r_e = Transistor dynamic emitter resistance, at +25°C;
$$r_e \approx \frac{26 \text{ mV}}{I_5 \text{ (mA)}}$$
7. K = Boltzmann's Constant, T = temperature in degrees Kelvin, q = the charge on an electron.
$$\frac{KT}{q} \approx 26 \text{ mV at room temperature}$$

APPLICATIONS INFORMATION

Double sideband suppressed carrier modulation is the basic application of the MC1596/MC1496. The suggested circuit for this application is shown on the front page of this data sheet.

In some applications, it may be necessary to operate the MC1596/MC1496 with a single dc supply voltage instead of dual supplies. Figure 26 shows a balanced modulator designed for operation with a single +12 Vdc supply. Performance of this circuit is similar to that of the dual supply modulator.

AM Modulator

The circuit shown in Figure 27 may be used as an amplitude modulator with a minor modification.

All that is required to shift from suppressed carrier to AM operation is to adjust the carrier null potentiometer for the proper amount of carrier insertion in the output signal.

However, the suppressed carrier null circuitry as shown in Figure 27 does not have sufficient adjustment range. Therefore, the modulator may be modified for AM operation by changing two resistor values in the null circuit as shown in Figure 28.

Product Detector

The MC1596/MC1496 makes an excellent SSB product detector (see Figure 29).

This product detector has a sensitivity of 3.0 microvolts and a dynamic range of 90 dB when operating at an intermediate frequency of 9 MHz.

The detector is broadband for the entire high frequency range. For operation at very low intermediate frequencies down to 50 kHz the 0.1 μF capacitors on pins 7 and 8 should be increased to 1.0 μF. Also, the output filter at pin 9 can be tailored to a specific intermediate frequency and audio amplifier input impedance.

As in all applications of the MC1596/MC1496, the emitter resistance between pins 2 and 3 may be increased or decreased to adjust circuit gain, sensitivity, and dynamic range.

This circuit may also be used as an AM detector by introducing carrier signal at the carrier input and an AM signal at the SSB input.

The carrier signal may be derived from the intermediate frequency signal or generated locally. The carrier signal may be introduced with or without modulation, provided its level is sufficiently high to saturate the upper quad differential amplifier. If the carrier signal is modulated, a 300 mV(rms) input level is recommended.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

Doubly Balanced Mixer

The MC1596/MC1496 may be used as a doubly balanced mixer with either broadband or tuned narrow band input and output networks.

The local oscillator signal is introduced at the carrier input port with a recommended amplitude of 100 mV(rms).

Figure 30 shows a mixer with a broadband input and a tuned output.

Frequency Doubler

The MC1596/MC1496 will operate as a frequency doubler by introducing the same frequency at both input ports.

Figures 31 and 32 show a broadband frequency doubler and a tuned output very high frequency (VHF) doubler, respectively.

Phase Detection and FM Detection

The MC1596/MC1496 will function as a phase detector. High-level input signals are introduced at both inputs. When both inputs are at the same frequency the MC1596/MC1496 will deliver an output which is a function of the phase difference between the two input signals.

An FM detector may be constructed by using the phase detector principle. A tuned circuit is added at one of the inputs to cause the two input signals to vary in phase as a function of frequency. The MC1596/MC1496 will then provide an output which is a function of the input signal frequency.

TYPICAL APPLICATIONS

Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

FIGURE 26 – BALANCED MODULATOR
(+12 Vdc SINGLE SUPPLY)

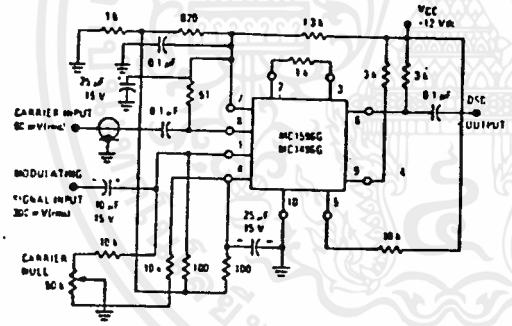


FIGURE 27 – BALANCED MODULATOR-DEMODULATOR

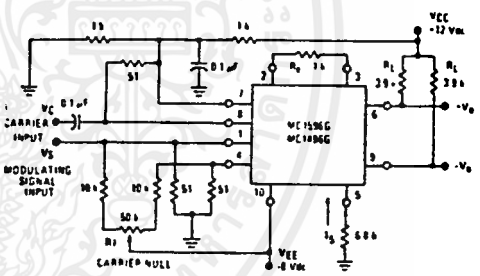


FIGURE 28 – AM MODULATOR CIRCUIT

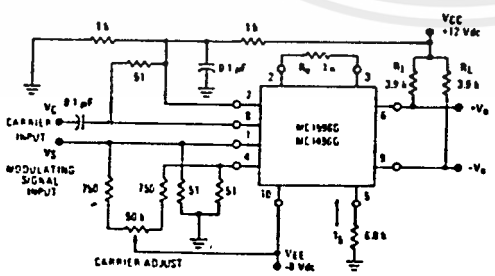
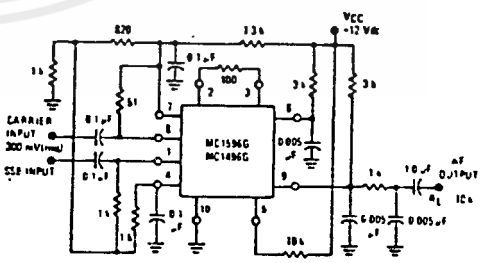


FIGURE 29 – PRODUCT DETECTOR
(+12 Vdc SINGLE SUPPLY)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATIONS (continued)

Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

FIGURE 30 – DOUBLY BALANCED MIXER
(BROADBAND INPUTS, 9.0 MHz TUNED OUTPUT)

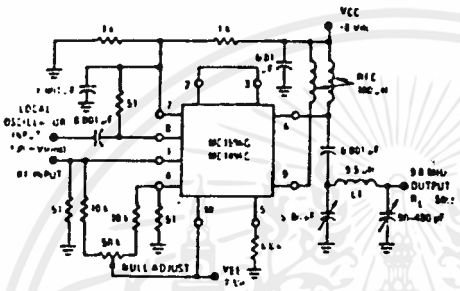


FIGURE 31 – LOW FREQUENCY DOUBLER

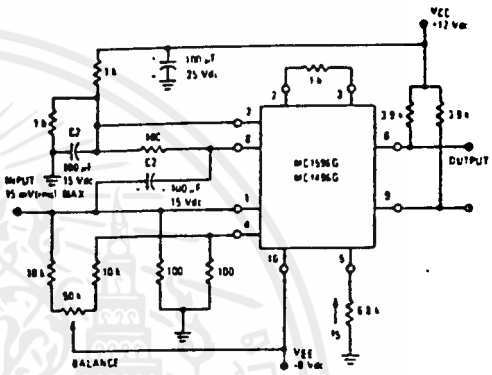
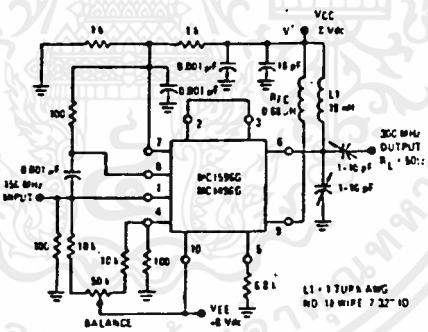
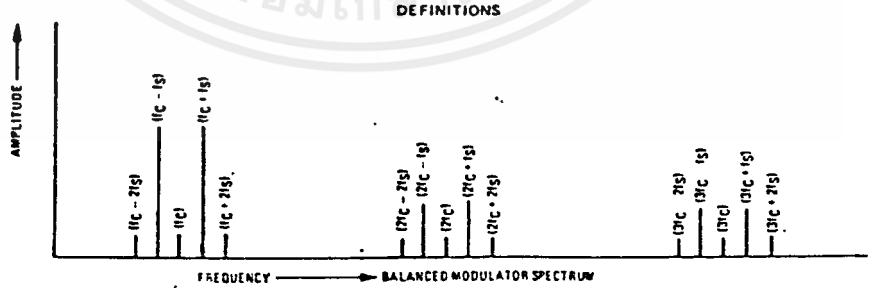


FIGURE 32 – 150 to 300 MHz DOUBLER



DEFINITIONS



f_C	CARRIER FUNDAMENTAL	$f_C \pm nf_S$	FUNDAMENTAL CARRIER SIDEBAND HARMONICS
f_S	MODULATING SIGNAL	nf_C	CARRIER HARMONICS
$f_C \pm f_S$	FUNDAMENTAL CARRIER SIDEBANDS	$nf_C \pm f_S$	CARRIER HARMONIC SIDEBANDS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC10116

MECL 10K SERIES

TRIPLE LINE RECEIVER

TRIPLE LINE RECEIVER

The MC10116 is a triple differential amplifier designed for use in sensing differential signals over long lines. The base bias supply (V_{BB}) is made available at pin 11 to make the device useful as a Schmitt trigger, or in other applications where a stable reference voltage is necessary.

Active current sources provide the MC10116 with excellent common mode noise rejection. If any amplifier in a package is not used, one input of that amplifier must be connected to V_{BB} (pin 11) to prevent upsetting the current source bias network.

Complementary outputs are provided to allow driving twisted pair lines, to enable cascading of several amplifiers in a chain, or simply to provide complement outputs of the input logic function.

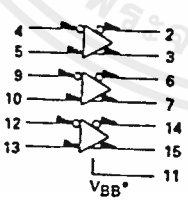
P_D = 85 mW typ/pkg (No Load)
t_{pd} = 2.0 ns typ
t_r, t_f = 2.0 ns typ (20%–80%)

L SUFFIX
CERAMIC PACKAGE
CASE 620

P SUFFIX
PLASTIC PACKAGE
CASE 648

FN SUFFIX
PLCC
CASE 775

LOGIC DIAGRAM

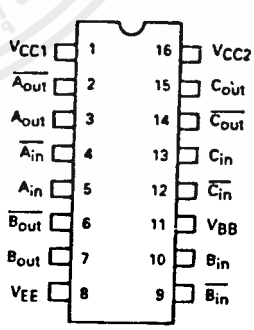


V_{CC1} = Pin 1
V_{CC2} = Pin 16
V_{EE} = Pin 8

*V_{BB} to be used to supply bias to the MC10116 only and bypassed (when used) with 0.01 μF to 0.1 μF capacitor.

When the input pin with the bubble goes positive, its respective output pin with bubble goes positive.

DIP PIN ASSIGNMENT



Pin assignment is for Dual-in-line Package.
For PLCC pin assignment, see tables on page 1-31.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

Each MECL 10,000 series has been designed to meet the dc specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to – 2.0 volts. Test procedures are shown for only one gate. The other gates are tested in the same manner.

Characteristic	Symbol	Pin Under Test	MC10116 Test Limits -30°C Min	-30°C Max	+25°C Min	+25°C Typ	+25°C Max	+85°C Min	+85°C Max	Unit
Power Supply Drain Current	I_E	8		23		17	21		23	mAdc
Input Current	I_{inH}	4		150			95		95	µAdc
	I_{CBO}	4		1.5			1.0		1.0	µAdc
High Output Voltage	V_{OH}	2	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	Vdc
		3	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	Vdc
Low Output Voltage	V_{OL}	2	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	Vdc
		3	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	Vdc
High Threshold Voltage	V_{OHA}	2	-1.080	–	-0.980	–	–	-0.910		Vdc
		3	-1.080	–	-0.980	–	–	-0.910		Vdc
Low Threshold Voltage	V_{OLA}	2	–	-1.655	–	–	-1.630	–	-1.595	Vdc
		3	–	-1.655	–	–	-1.630		-1.595	Vdc
Reference Voltage	V_{BB}	11	-1.470	-1.280	-1.350	–	-1.230	-1.295	-1.150	Vdc
Switching Times (50 Ω Load)			Min	Max	Min	Typ	Max	Min	Max	
Propagation Delay	t_{4+2+}	2	1.0	3.1	1.0	2.0	2.9	1.0	3.3	ns
	t_{4-2-}	2	↓	↓	↓	↓	↓	↓	↓	↓
	t_{4+3-}	3								
	t_{4-3+}	3								
Rise Time (20% to 80%)	t_{2+}	2	1.1	3.6	1.1		3.3	1.1	3.7	
	t_{3+}	3								
Fall Time (20% to 80%)	t_{2-}	2								
	t_{3-}	3								

@ Test Temperature	TEST VOLTAGE VALUES (Volts) $V_{IH\ max}$	$V_{IL\ min}$	$V_{IHA\ min}$	$V_{ILA\ max}$	V_{BB}	V_{EE}
-30°C	-0.890	-1.890	-1.705	-1.500	From	-5.2
+25°C	-0.810	-1.850	-1.105	-1.475	Pin	-5.2
+85°C	-0.700	-1.825	-1.035	-1.440	11	-5.2

Characteristic	Symbol	Pin Under Test	TEST VOLTAGE APPLIED TO PINS BELOW $V_{IH\ max}$	$V_{IL\ min}$	$V_{IHA\ min}$	$V_{ILA\ max}$	V_{BB}	V_{EE}	V_{CC} Gnd
Power Supply Drain Current	I_E	8		4,9,12			5,10,13	8	1,16
Input Current	I_{inH}	4	4	9,12			5,10,13	8	1,16
	I_{CBO}	4		9,12			5,10,13	8,4	1,16
High Output Voltage	V_{OH}	2	4	9,12			5,10,13	8	1,16
		3	9,12	4			5,10,13	8	1,16
Low Output Voltage	V_{OL}	2	9,12	4			5,10,13	8	1,16
		3	4	9,12			5,10,13	8	1,16
High Threshold Voltage	V_{OHA}	2		9,12	4		5,10,13	8	1,16
		3	9,12		–	4	5,10,13	8	1,16
Low Threshold Voltage	V_{OLA}	2	–	9,12		4	5,10,13	8	1,16
		3	9,12		4	–	5,10,13	8	1,16
Reference Voltage	V_{BB}	11					5,10,13	8	1,16
Switching Times (50 Ω Load)					Pulse In	Pulse Out		-3.2 V	+2.0 V
Propagation Delay	t_{4+2+}	2			4	2	5,10,13	8	1,16
	t_{4-2-}	2			↓	2	↓	↓	↓
	t_{4+3-}	3				3			
	t_{4-3+}	3				3			
Rise Time (20% to 80%)	t_{2+}	2				2			
	t_{3+}	3				3			
Fall Time (20% to 80%)	t_{2-}	2				2			
	t_{3-}	3			↓	3	↓	↓	↓

กิตติกรรมประกาศ

ขอขอบพระคุณอย่างสูงต่ออาจารย์ประกิจ ตังติสานนท์ ในฐานะอาจารย์ที่ปรึกษา ทางผู้จัดทำได้รับคำปรึกษาแนะนำ พร้อมทั้งการดูแล เอาใจใส่ระหว่างการทำปริญญานิพนธ์ฉบับนี้ ตั้งแต่ต้น จนจบการศึกษา จนสำเร็จเรียบร้อยลงด้วยดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. ณรงค์ เหมกรณ์ . เอกสารประกอบการเรียนวิชา " Satellite Communication ", คณะวิศวกรรมศาสตร์ สจล.

2. K.Miya , " Satellite Communication Technology " KDD Engineering and Consulting, Inc, Inc, Tokyo, Japan.

4. T.Pratt , C.W.Bastian " Satellite Communication " . John Wiley Sons, 1986.

5. M.K.Labar , Colonel , " Introduction to Satellite Communication ", U.S.Army Communications Command, 1975

6. Connelly J., Analog Integrated Circuit, Wiley, New York.

7. James K.Hardy, " High Freguency Circuit Design ",Reston Plublishing Company, Inc, Prentice Hall Company, Reston, Veginia, USA.

8. Millman J., " Microelectronics ", McGraw-Hill, New York.

9. Soclof S., " Analog Integrated Circuit, Design and Applications ", McGraw-Hill, New York.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้