ดิจิไตเซอร์การ์ดขนาด 512 x 256 จุด

512x256 pixels digitizer card

โดย

นายนฤพนธ์ พนากุลชัยวิทย์ 34161112

นายสิทธิ์ชัย บุญปิยทัศน์ 34161137

ปริญญานิพนธ์เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

สาขาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032518

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

สาขา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง ดิจิไตเซอร์การ์ดขนาด 512 x 256 จุด

512 x 256 pixels digitizer card

ผู้จัดทำ

1.นายนฤพนธ์ พนากุลชัยวิทย์ 34161112

2.นายสิทธิชัย บุญปิยทัศน์ 34161137

.....อาจารย์ที่ปรึกษา

(อาจารย์ เกษตร ศิริสันติสัมฤทธิ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032518

ดิจิไตเซอร์การ์ดขนาด 512 x 256 จุด

นาย นฤพนธ์ พนากุลชัยวิทย์
นาย สิทธิ์ชัย บุญปิยทัศน์

อาจารย์ เกษตร์ ศิริสันติสัมฤทธิ์
ปีการศึกษา 2535

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการนำสัญญาณภาพเข้ามาเพื่อจัดเก็บข้อมูล ภาพที่ถูกจัดเก็บ 1 ภาพนั้น จะเก็บในหน่วยความจำขนาด 128 Kbyte ซึ่งมีความละเอียดของภาพ 256 ระดับ มีการประมวลภาพขนาด 512 x 256 จุดต่อภาพ การควบคุมติดต่อจะใช้เครื่องคอมพิวเตอร์ IBM PC เป็นตัวสั่งการ และการควบคุมซึ่งจะขึ้นอยู่กับซอฟร์แวร์ ภาพที่ถูกจัดเก็บในแต่ละภาพนั้น จะสามารถนำมาแสดงที่มอนิเตอร์ โดยการแปลงกลับของสัญญาณภาพได้อีกครั้งหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

512 x 256 pixels digitizer card

MR.NARUPON PANAKULCHIWIT

MR.SITCHAI BOONPIYATHUD

ADVISOR

MR.KASET SIRISANTISAMRID

1992

ABSTRACT

This thesis is bringing the video signal to be save in digital data. Each picture was save in data memory with capacity 128 Kbyte. The black and white (gray scale) signal consist of 256 gray level, Which has the resolution 512 x 256 pixels. The IBM PC has been used to operating and control by software. Each picture was saved in data memory which can show at monitor by convert to analog video signal again.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ

ABSTRACT

บทที่ 1	ลักษณะสัญญาณภาพและการแสดงภาพ	1
	1.1 การแสดงผลในโหมดของตัวอักษร	3
	1.2 การแสดงผลในโหมดของรูปภาพ	5
บทที่ 2	การเก็บภาพ	8
	2.1 ลักษณะการเก็บภาพในระบบ 256x256 จุดต่อภาพ	9
	2.2 ลักษณะการเก็บภาพในระบบ 512x256 จุดต่อภาพ	15
บทที่ 3	หลักการทำงานของเครื่องเก็บภาพ	22
	3.1 ส่วนอินพุทรับสัญญาณจากกล้อง	22
	3.2 ส่วนทำหน้าที่แปลงสัญญาณอนาลอกเป็นดิจิตอล	24
	3.3 ส่วนที่ทำหน้าที่ นำข้อมูลภาพดิจิตอลเก็บเข้าหน่วยความจำ	25
	3.4 ส่วนทำหน้าที่นำข้อมูลภาพจากหน่วยความจำออกแสดงบนจอมอนิเตอร์	27
	3.5 ส่วนทำหน้าที่แปลงสัญญาณภาพดิจิตอลเป็นอนาล็อก	29
	3.6 ส่วนทำหน้าที่ขยายสัญญาณภาพทางเอาท์พุท	30
	3.7 ส่วนทำหน้าที่เคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับ IBM PC	30
	3.8 ส่วนทำหน้าที่ควบคุมการทำงานของหน่วยความจำ	32
	3.9 ส่วนทำหน้าที่ถอดรหัส แอดเดรสของหน่วยความจำบนการ์ด	33
	3.10 ส่วนทำหน้าที่มัลติเพล็กซ์แอดเดรส	34
	3.11 ส่วนทำหน้าที่กำเนิดสัญญาณนาฬิกาความถี่ 20 MHz	35
	3.12 ส่วนทำหน้าที่สร้างสัญญาณแบลงค์เพื่อใช้ในการเก็บภาพ	35
	3.13 ส่วนทำหน้าที่สร้างสัญญาณในการนับ (Synchronous Counter)	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.14 ส่วนทำหน้าที่สร้างสัญญาณซิงค์ขึ้นเอง (Sync Generate) 37

3.15 ส่วนทำหน้าที่สร้างสัญญาณในการเขียนหน่วยความจำจากสัญญาณภาพ 38

บทที่ 4 สรุปและผลการทดลอง 40

กิตติกรรมประกาศ 42

หนังสืออ้างอิง 43

ภาคผนวก วงจร DIGITIZER CARD ขนาด 512 จุด x 256 เส้น

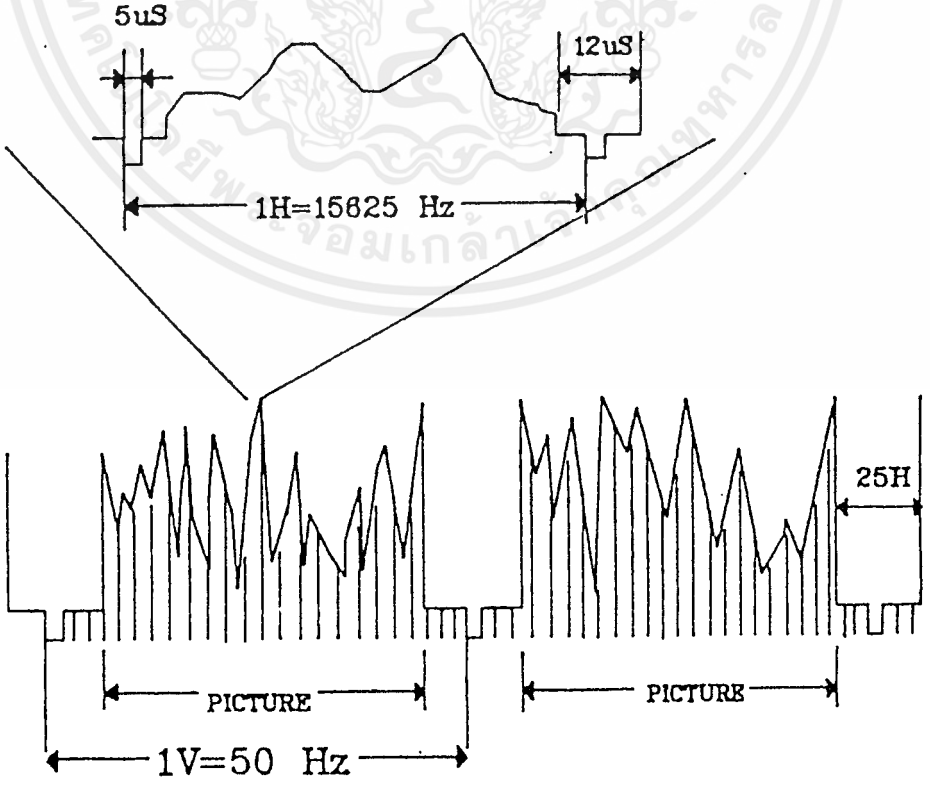
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

สัญญาณภาพและการแสดงภาพ

ก่อนจะกล่าวถึงการเก็บภาพซึ่งเป็นการเปลี่ยนสัญญาณอนาล็อก (analog) ให้เป็นข้อมูลทางดิจิตอล (digital) เก็บไว้ในหน่วยความจำของไมโครคอมพิวเตอร์นั้น จะต้องทำความเข้าใจเกี่ยวกับ ลักษณะของสัญญาณภาพที่จำเป็นก่อน ในบทนี้จะได้กล่าวถึงลักษณะของสัญญาณภาพที่ใช้ในประเทศ ซึ่งจะอ้างถึงสัญญาณโทรทัศน์ระบบ PAL (Phase Alternating Line System) ถึงแม้ในโครงงานทดลองจะใช้สัญญาณภาพจากกล้องวงจรปิด แต่ลักษณะทั่วไปจะเหมือนกัน

มาตรฐานของสัญญาณภาพนั้นมีอยู่มากมาย แต่ละประเทศก็จะใช้แตกต่างกันไปตามแต่ว่าประเทศใดได้ใช้ระบบใดมาก่อน ระบบได้มีการพัฒนาต่อกันมาเรื่อย ๆ ทำให้ประเทศที่พัฒนาตามมาได้ใช้ในระบบที่ต่างกันไป และในบ้านเราจะเป็นระบบ PAL ซึ่งจะมีคาบเวลาในแต่ละเส้นสแกนไลน์ (scan line) ทั้งในแนวตั้งและแนวนอนอย่างคร่าว ๆ แสดงดังรูปที่ 1.1

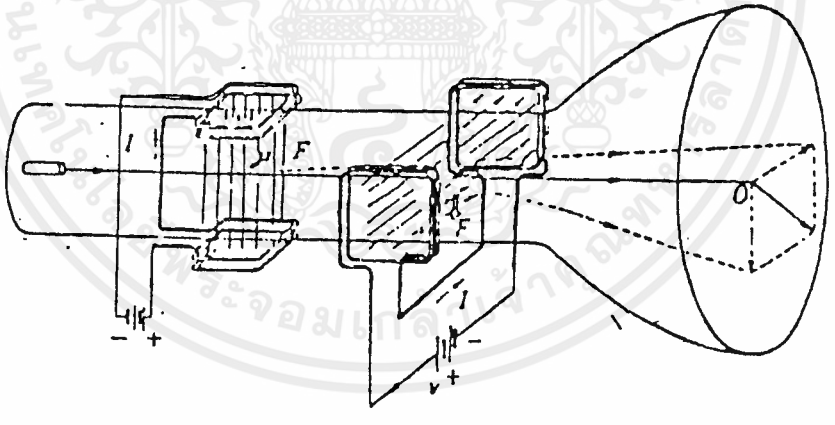


รูปที่ 1.1 แสดงเวลาในแต่ละเส้นสแกนไลน์ทองทางแนวนอนและแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 1.1 จะเรียกว่า สัญญาณภาพรวม (composite video) คือในแต่ละเส้นสแกนไลน์ ของทางแนวนอนก็จะประกอบด้วยสัญญาณ ชิงค์ (sync) , แบลงค์กิ้ง (blanking) ของทางแนวตั้ง (จริง ๆ แล้วในช่วงของเวอร์ติคัลแบลงค์กิ้ง (vertical blanking) นั้นในระบบ PAL จะมีสัญญาณอื่น ๆ อีก เช่น อีควอไลน์ซิ่งพัลซ์ (equalizing pulse) เพราะจะมีการสแกน (scan) ของเส้นคู่และเส้นคี่ แต่ในวิทยานิพนธ์จะเก็บภาพเพียง 256 เส้นต่อภาพ ซึ่งในการสแกนในแต่ละครั้งจะมีจำนวนเส้นเพียงพอแก่การเก็บ จึงไม่จำเป็นต้องแยกเส้นคู่และเส้นคี่ที่รวมกันมา ทำให้สามารถนำสัญญาณออกไปสู่มอนิเตอร์ได้

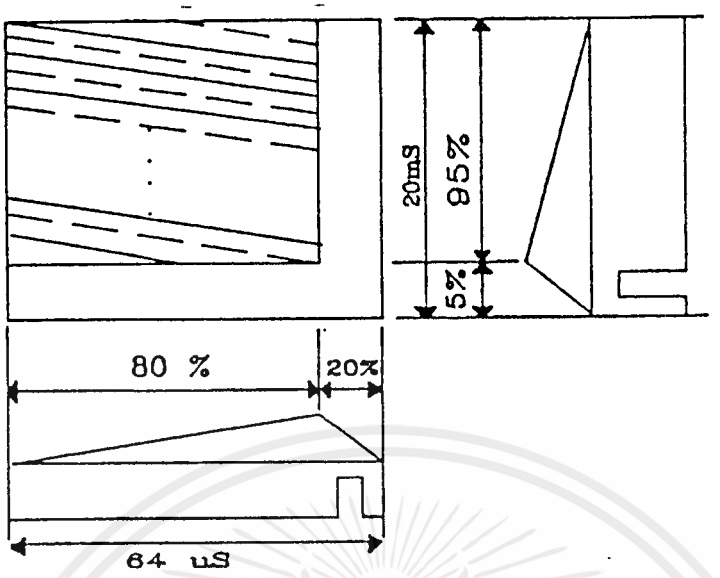
สัญญาณภาพดังที่กล่าวมาแล้วสามารถนำมาเข้าสู่ มอนิเตอร์ (monitor) ซึ่งจะนำมาแยกชิงค์ เพื่อไปควบคุมการสแกนของภาพบนจอภาพก็จะได้ภาพตามลักษณะของสัญญาณภาพนั้น ซึ่งการสแกนของมอนิเตอร์จะเป็นการกวาดลำอิเลคตรอน(electron beam)ที่ถูกเบี่ยงเบนด้วยสนามแม่เหล็ก (ในมอนิเตอร์จะเป็นการเบี่ยงเบนจากขดลวดแม่เหล็กไฟฟ้า)



รูปที่ 1.2 การสแกน (scan) ของลำอิเลคตรอนเนื่องจากขดลวดสนามแม่เหล็ก

ลำอิเลคตรอนที่ถูกเบี่ยงเบน จะวิ่งชนผนังที่ฉาบสารเรืองแสงไว้ ทำให้จุดที่อิเลคตรอนวิ่งชนนี้เกิดเรืองแสงขึ้นได้ ซึ่งความสว่างของแต่ละที่ก็ขึ้นอยู่กับความสูงของระดับภาพที่ตรงจุดนั้น ๆ เมื่อสแกนครบหนึ่งจอภาพก็จะเกิดเป็นภาพที่สมบูรณ์และจะสแกนเช่นนี้เรื่อย ๆ ในระบบของ PAL จะมีการสแกนอยู่ 2 ครั้ง ในการแสดงภาพเรียกเป็นฟิลด์ (field) เมื่อสแกนครบสองฟิลด์ ก็จะได้ภาพที่สมบูรณ์หนึ่งแฟรม (frame) ทั้งนี้เพื่อลดการกระพริบของภาพโดยจะสแกนฟิลด์คี่ก่อนและต่อมาก็เป็นฟิลด์คู่ดังรูปที่ 1.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 แสดงการสแกน (scan) ภาพเส้นคี่ (เส้นหนา) และเส้นคู่ (เส้นประ) ซึ่งประกอบเป็นหนึ่งภาพ

ในระบบ PAL จะมีการสแกนหนึ่งภาพ 625 เส้นโดยแบ่งเป็นฟิลด์ ๆ ละ 312.5 เส้นทั้งนี้รวมส่วนแบลงค์กิ้งด้วย และเป็นการแสดงภาพที่เป็นอนาล็อกเพราะภาพจะมีระดับแสงสีเทา (gray level) ที่ต่อเนื่องตามสัญญาณภาพที่เข้ามา

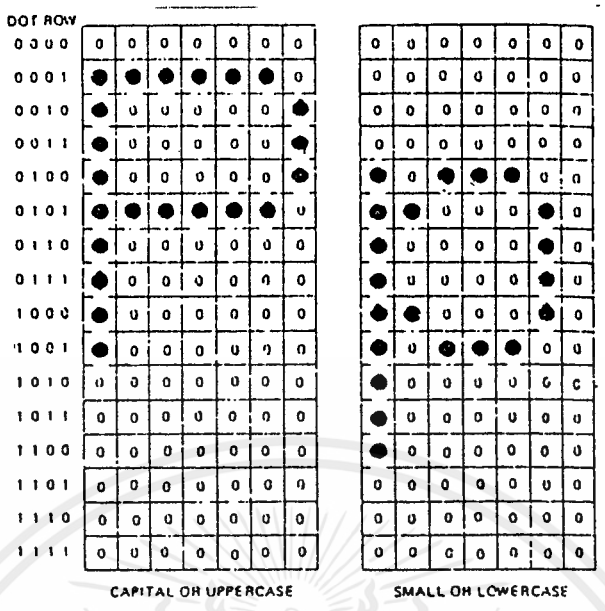
การแสดงภาพในระบบไมโครคอมพิวเตอร์นั้นจะมีอยู่ด้วยกัน 2 โหมด (mode) คือ

1. การแสดงผลแบบตัวอักษร (Text Mode)
2. การแสดงผลแบบรูปภาพ (Graphic Mode)

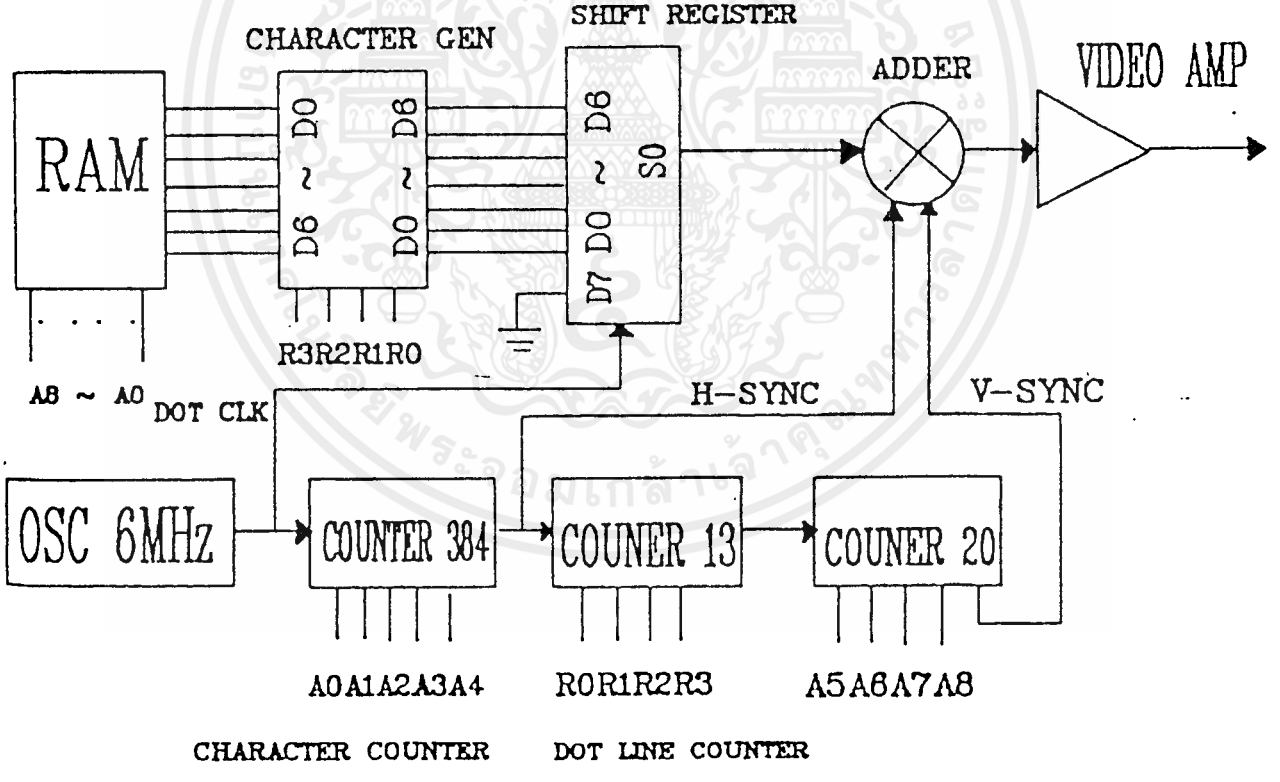
1.1 การแสดงผลแบบตัวอักษร (Text Mode)

ภาพที่ได้จะมีลักษณะเป็นแบบแมทซ์ทริก (matrice) ของตัวอักษรที่ได้กำหนดไว้แล้วใน รอม (ROM :Read Only Memory) ซึ่งจะเรียกว่า character generator ซึ่งจะมีหลายขนาด เช่น 5x7, 8x8,7x9 เป็นต้นดังแสดงในรูปที่ 1.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.4 แสดงถึงจุดของตัวอักษรที่โปรแกรมไว้ในตัวรอม (ROM) เป็นรูปแบบของตัวอักษร



รูปที่ 1.5 แสดงบล็อกไดอะแกรมตัวอย่างของการแสดงผลแบบตัวอักษร

ส่วนตัวอย่างในรูปที่ 1.5 เป็นบล็อกไดอะแกรมของการแสดงผลแบบตัวอักษร ซึ่ง charactor generator เป็นไอซีสำเร็จเบอร์ MC6571 ที่สามารถให้จำนวนจุดแนวนอนได้สูงเป็น 7 จุดของแต่ละตัวอักษรส่วนแนวตั้งสามารถจัดได้หลายขนาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

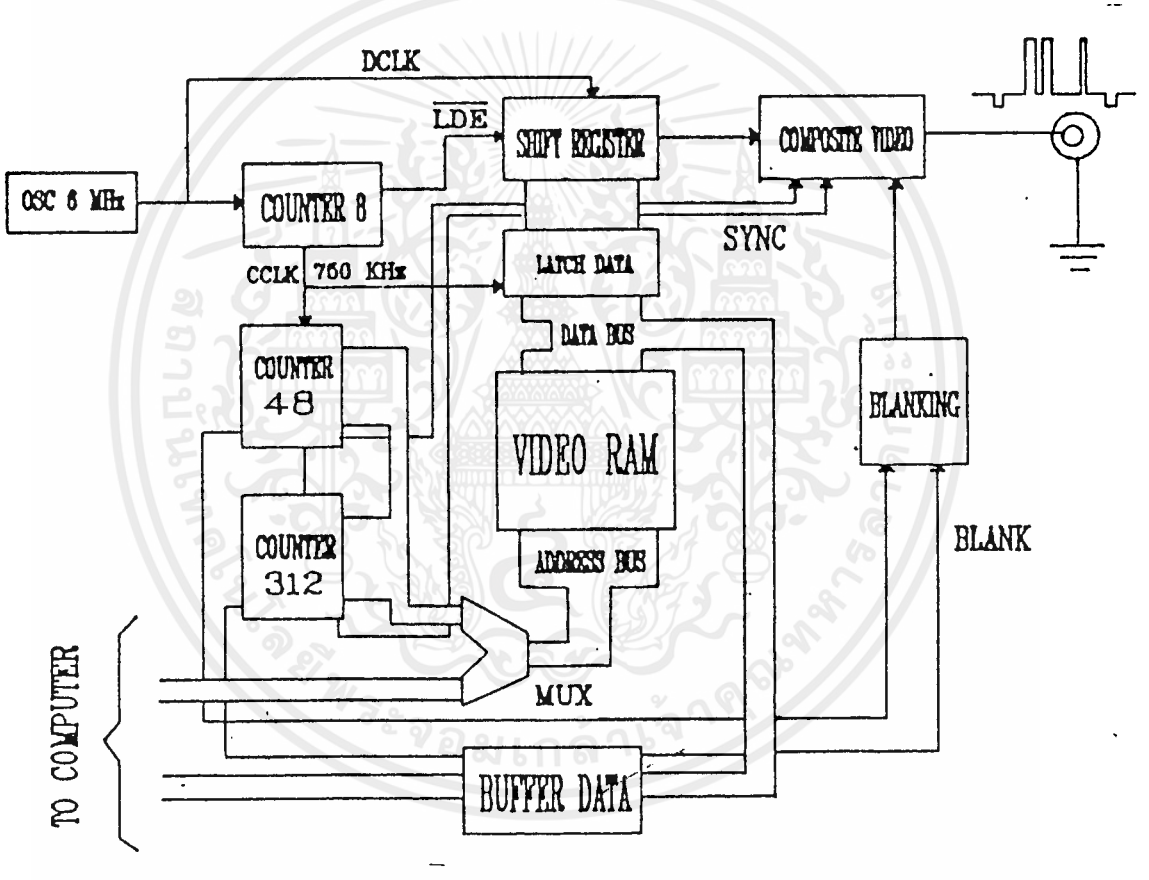
จากบล็อกไดอะแกรม รูปที่ 1.5 ความถี่จากออสซิลเลเตอร์ (oscillator) ขนาด 6 MHz ถูกนำไปเป็นสัญญาณ DOT CLOCK ให้กับไอซี ชิฟท์รีจีสเตอร์ (shift register) ในการเลื่อนข้อมูลของตัวอักษรที่ได้จาก charactor generator ออกสู่จอภาพในแต่ละแถว ความถี่ 6 MHz จะถูกนำมาหารด้วยวงจรนับ 384 ได้แอดเดรสที่ AO -A4 ไปสู่วีดีโอแรม (video RAM) เป็นการนับตัวอักษรทางแนวนอนแต่ละแถว จากนั้นนำมาหาร 13 ได้ สัญญาณแอดเดรส R0-R3 ไ ปสู่ charactor generator เป็นการนับความสูงตัวอักษร (ซึ่งในรูปเป็นขนาด 13 แถวรวมช่องไฟ (space) ด้วย) จากนั้นนำมานับต่ออีก 20 เป็นการนับจำนวนแถวของการแสดงในแต่ละจอภาพของคอมพิวเตอร์ จะเห็นว่าตัวอักษรที่ต้องการที่อยู่ใน charactor generator จะถูกดึงออกมาใช้งานโดยการใส่ข้อมูลหรือแอสกี้โคด (ASCII CODE) ไว้ในวีดีโอแรม ในตำแหน่งที่ต้องการ ซึ่งจะถูกสแกน อ่านเป็นรหัสไปสู่ตัว charactor generator ได้ตัวอักษรที่ถูกต้องไปสู่ตัวชิฟท์รีจีสเตอร์และข้อมูลที่ถูก ชิฟท์ (shift) จะถูกนำไปรวมกับสัญญาณซิงค์ ทั้งทางแนวนอนและแนวตั้งเพื่อให้การสแกนของมอนิเตอร์ถูกต้อง ดังที่กล่าวมาแล้ว ผ่านวงจรขยายภาพ (video amplifier) ออกสู่ตัวมอนิเตอร์ต่อไป ซึ่งจะเห็นได้ว่าหากเราต้องการเขียนอักษรอะไรก็จะต้องรู้รหัส (code) ของตัวเหล่านั้นจากนั้นก็เขียนลงสู่วีดีโอแรมในตำแหน่งที่ต้องการ เราไม่สามารถที่จะเขียนรูปแบบอื่นได้ นอกจากที่กำหนดไว้ใน charactor generator แล้วเท่านั้นหรือจะอ้างถึงจุดภาพจุดเดียวในจอภาพก็ไม่สามารถทำได้

1.2 การแสดงแบบรูปภาพ (graphic mode)

ในโหมดนี้จะจัดลักษณะของฮาร์ดแวร์ (hardware) ที่สามารถทำการอ้างถึงจุดภาพได้ทุกจุด เมื่อสามารถอ้างถึงจุดภาพได้ทุกจุด ก็สามารถที่จะกำหนดรูปแบบของตัวอักษรได้มากมาย ซึ่งก็สามารถที่จะแสดงรูปภาพได้ และหากมีจำนวนจุดภาพมากเท่าใดก็จะทำให้ได้ภาพที่ดีขึ้นเท่านั้น รูปลักษณะของบล็อกไดอะแกรมนั้นแสดงดังรูปที่ 1.6 ซึ่งจะเห็นได้ว่าไม่มีส่วนของ charactor generator อยู่เลย แต่จะมีส่วนของหน่วยความจำวีดีโอแรมอยู่เช่นเดิม จากรูปตัวอย่างที่ 1.6 ความถี่ออสซิลเลเตอร์ ขนาด 6 MHz ถูกนำไปหาร 8 เพื่อทำเป็นสัญญาณการแลทช์ข้อมูล (CCLK) ,สัญญาณการโหลดข้อมูลเข้าสู่ตัวชิฟท์รีจีสเตอร์ (ใช้ตัวย่อ LDE) เพราะตัวชิฟท์จะเลื่อนข้อมูลไป 8 ครั้ง ด้วยความถี่ของการจุดภาพ (DCLK) จากนั้นก็จะโหลดข้อมูลเข้ามาใหม่เพื่อเลื่อนต่อเนื่องกันไป ข้อมูลที่ได้ออกจากตัวชิฟท์รีจีสเตอร์ จะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำไปรวมกันกับสัญญาณ ซิงค์ และแบลงค์ ในภาครวมสัญญาณภาพ (composite) เพื่อไปสู่จอภาพต่อไป ในลักษณะนี้ วีดีโอแรมถูกสแกน อ่านข้อมูลออกสู่จอภาพซึ่งได้จากการนับ 48 และ 312 ผ่านตัวมัลติเพล็ก (multiplexer) เข้ามาที่ขาแอดเดรส(address) ของหน่วยความจำ และพัลซ์ (pulse) ที่ได้ส่วนหนึ่ง ก็จะนำมาทำสัญญาณซิงค์ ให้กับภาครวมสัญญาณภาพ ซึ่งจะมีความถี่อยู่ในระบบ PAL คือสัญญาณซิงค์ในแนวนอนประมาณ 15625 Hz และสัญญาณซิงค์ทางแนวตั้งประมาณ 50 Hz ในส่วนของการอ้างแอดเดรสจากไมโครคอม



รูปที่ 1.6 แสดงตัวอย่างของบล็อกไดอะแกรมของการแสดงภาพในกราฟฟิกโหมด

พิวเตอร์มาที่วีดีโอแรมจะเป็นเสมือนการอ่านเขียนหน่วยความจำของตัวเครื่องคอมพิวเตอร์ โดยจะขัดจังหวะการสแกนอ่านหน่วยความจำของวงจรนับ และผ่านข้อมูลที่จะเขียนอ่านด้วยไมโครคอมพิวเตอร์ เข้ามาที่หน่วยความจำวีดีโอแรม และให้แอดเดรสผ่านตัวมัลติเพล็ก (multiplexer) เข้ามาแทนที่วงจรนับทำการสแกน อ่านข้อมูลออกสู่จอภาพต่อไป

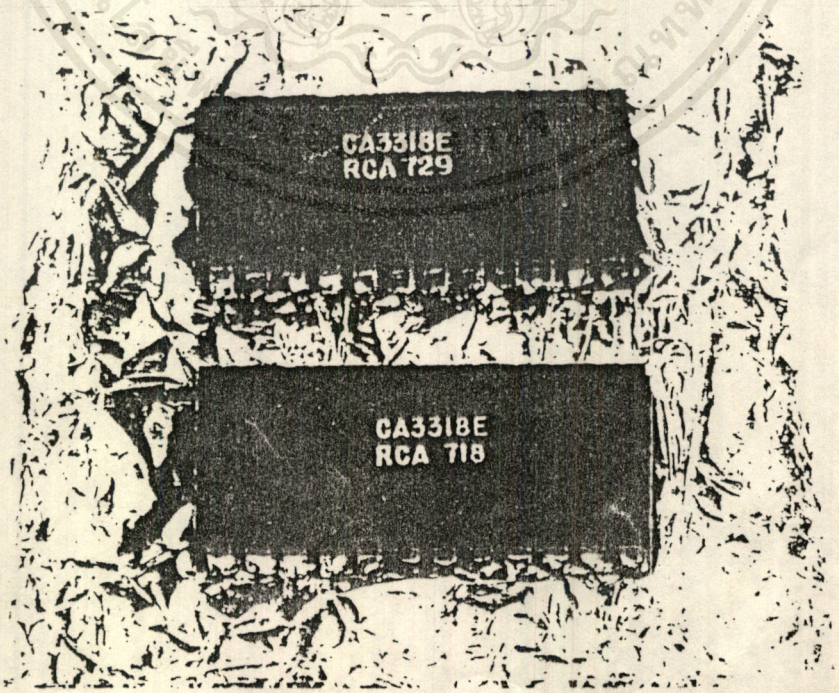
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่กล่าวมานี้ เป็นลักษณะของการแสดงภาพของคอมพิวเตอร์ซึ่งมี 2 โหมดและจะเห็นได้ว่า ไม่ว่าในโหมดใดจะแสดงได้เพียง 2 ระดับคือ 1 และ 0 หรือ ขาวและดำเท่านั้น ซึ่งในการนำเสนอของวิทยานิพนธ์ฉบับนี้จะมีลักษณะในการแสดงภาพเป็นแบบ กราฟฟิกโหมด (graphic mode) แต่จะสามารถแสดงระดับสีเทาในแต่ละจุดได้ ซึ่งจะทำให้ได้ภาพที่ดีขึ้นมาก และภาพที่นำแสดงที่เป็นภาพจริง ที่ได้มาจากกล้องวงจรปิดหรือจากการจำลองของไมโครคอมพิวเตอร์ก็ได้ ซึ่งในบทต่อไปจะได้กล่าวถึงการเก็บภาพในลักษณะต่าง ๆ เพื่อนำไปสู่การพัฒนาเป็นเครื่องเก็บภาพขนาด 512x256 จุดต่อภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
การเก็บภาพ

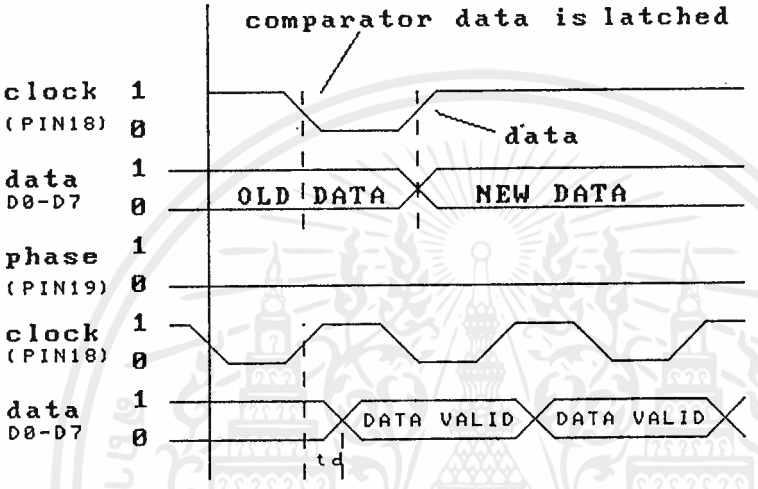
ในการเก็บภาพนั้นสัญญาณภาพจะถูกเปลี่ยนเป็นสัญญาณทางดิจิตอล (digital) เพื่อที่จะเก็บบันทึกลงสู่วีดีโอแรม (video RAM) ได้ สัญญาณเป็นสัญญาณที่ได้จากกล้องวงจรปิดหรือเครื่องรับส่งโทรทัศน์นั้นเวลาที่สแกน (scan) เสร็จสิ้นในแต่ละภาพนั้นจะมีเวลาสั้นมากแม้จะมีการสแกน 2 ฟิลด์ต่อภาพ (1 Frame) ก็ตาม เพราะต้องเก็บในแต่ละฟิลด์อยู่แล้วและในการสแกนแต่ละฟิลด์จะใช้เวลาเพียงประมาณ $20x10^{-3}$ วินาที (20ms) จะเห็นว่าเวลาน้อยมาก ทำให้เกิดปัญหามาก ในการเปลี่ยนสัญญาณภาพจากอนาล็อกให้ไปเป็นดิจิตอล เพราะก่อนนี้ตัวไอซีสำเร็จรูปที่ทำหน้าที่นี้ ยังไม่มีที่ทำงานที่ความถี่สูงได้หรือไม่ก็ราคาแพงมาก ทำให้การเก็บภาพด้วยความเร็วสูงนี้พัฒนาไปได้ช้า ยิ่งหากต้องการเก็บเป็นจำนวนจุดภาพที่มากขึ้นในหนึ่งภาพก็ยิ่งทำได้ยาก แต่ในปัจจุบันนี้อุปกรณ์ไอซีสำเร็จรูปเหล่านี้ได้มีออกมาบ้างแล้วเป็นพวก ซีมอส (CMOS Video Speed Flash Analog-to-Digititai Converter) ซึ่งราคาถูกกว่าก่อนมาก ความละเอียดแบ่งตามจำนวน บิทที่ใช้ในวิทยานิพนธ์นี้เลือกใช้ขนาด 8 บิทเพื่อให้ได้ระดับของสัญญาณ 256 ระดับไอซีสำเร็จรูปนี้ ต่อไปจะขอเรียกว่า Flash A/D



รูปที่ 2.1 แสดงตัวอย่างของ Flash A/D ขนาด 8 บิทเบอร์ CA 3318

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซี Flash A/D ที่ใช้เป็นขนาด 8 บิทสามารถทำงานได้สูงสุดที่ความถี่ 15 MHz และจะให้ข้อมูลทางดิจิตอลออกมาทันทีเมื่อป้อนสัญญาณนาฬิกาให้กับตัว Flash A/D โดยการตั้งแรงดันอ้างอิงอย่างเหมาะสม ดังนั้นสามารถนำมาใช้งานได้กับการสุ่มสัญญาณ (sampling signal) ภาพในการสแกนแต่ละเส้น ไม่ว่าจะสุ่มสัญญาณมาให้ด้วยขนาด 256 จุดต่อหนึ่งเส้นหรือเพิ่มเป็น 512 จุดต่อหนึ่งเส้นก็ตาม



รูปที่ 2.2 รูปแสดงช่วงของข้อมูลดิจิตอลที่ได้มาเมื่อมีการป้อนสัญญาณนาฬิกาให้ Flash A/D โดยเลือกให้ทำงานในโหมดที่เปลี่ยนแปลงข้อมูลเร็วที่สุด

ต่อไปจะกล่าวพอสังเขปถึงการเก็บภาพในขนาด 256x256 จุดต่อภาพ ซึ่งได้ใช้เป็นพื้นฐานในการพัฒนาเพิ่มจำนวนจุดของการเก็บภาพและแสดงภาพ

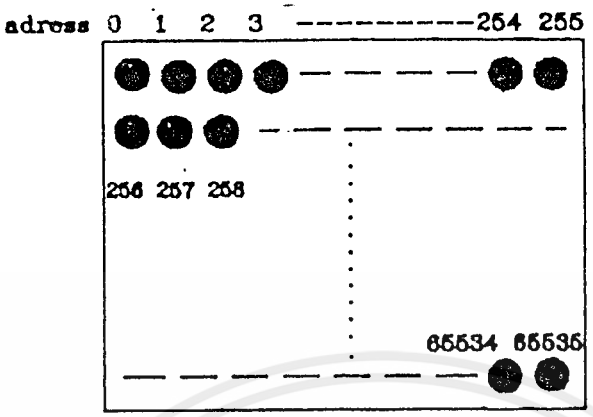
2.1 ระบบเก็บภาพขนาด 256x256 จุดต่อภาพ

การเก็บภาพขนาด 256x256 จุดต่อภาพและในแต่ละจุดภาพจะมีระดับสีเทาได้ 256 ระดับ (ข้อมูลระดับแสงสีเทาขนาด 8 บิท) นั้นในการจัดวีดีโอแรมที่ใช้เก็บภาพเพื่อให้ง่ายและสะดวกที่สุด คือ จัดให้มีการเก็บภาพแบบ แอดเดรส (address) วีดีโอแรมต่อเนื่องกันไปดังรูปที่ 2.3

เป็นลักษณะสี่เหลี่ยมจัสตุรัส จุดแรกมุมบนซ้ายมือสุดคือแอดเดรสที่ 0 และนับไปทางขวามือไปจนถึงมุมขวาบนสุดเป็นแอดเดรสที่ 255 ในบรรทัดต่อมาเป็นแอดเดรสที่ 256 แล้วนับไปทางขวาต่อเนื่องไปเช่นกันจนถึงมุมขวาล่างสุดเป็นแอดเดรสที่ 65535 ซึ่งจะต้องใช้วีดีโอแรมทั้งหมดเป็น 64 Kbytes

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

032518

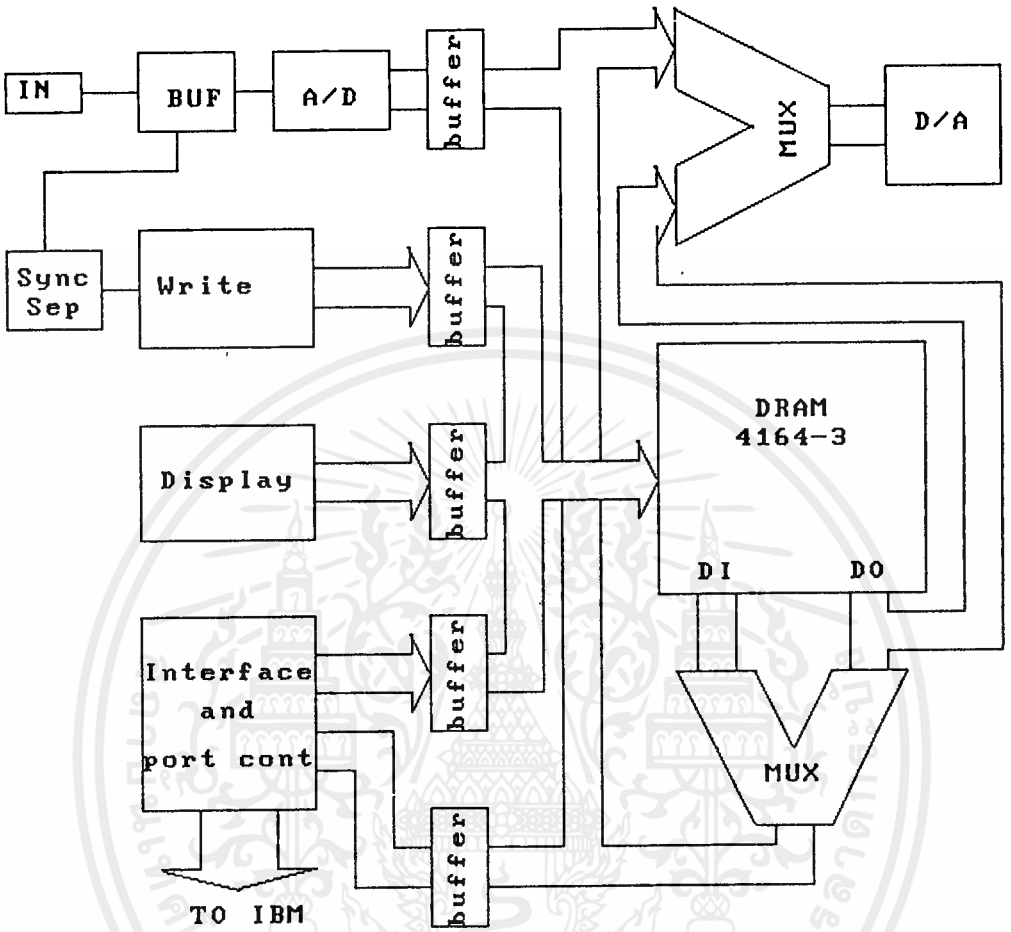


รูปที่ 2.3 การจัดหน่วยความจำวิดีโอแรมของระบบเก็บภาพ 256x256

ในลักษณะเช่นนี้ เราสามารถเขียนข้อมูลภาพที่ถูกเปลี่ยนเป็นข้อมูลดิจิตอลจากตัว Flash A/D ได้ทันเวลาเนื่องจากใน 1 เส้นสแกนทางแนวนอน มีระยะเวลาประมาณ $64x10^{-6}$ วินาที (64uS) และระยะแสดงภาพที่ต้องเปลี่ยนเป็นสัญญาณทางดิจิตอลจะมีประมาณ 80 เปอร์เซนต์ ของสัญญาณทั้งหมด ก็คือ $64x10^{-6} \times 0.8 = 51.2x10^{-6}$ วินาที ส่วนที่เหลือก็จะเป็นช่วงของแบลงค์ (Blank)ไป ดังนั้นเมื่อต้องการเก็บภาพแต่ละเส้นด้วยจุดภาพ 256 จุดภาพ ก็จะมีเวลาในการเขียนภาพแต่ละจุด ลงสู่หน่วยความจำเป็น $200x10^{-9}$ วินาที ((51.2 uS)/(256) = 200 nS) ก็สามารถที่จะทำวงจรนับเขียนภาพลงสู่วิดีโอแรมได้ทัน การสแกนภาพ (Scaning) ในแต่ละฟิลด์ เนื่องจากค่าของแอคเซสไทม์ (Access Time) ซึ่งก็คือเวลาที่ใช้ในการอ่าน/เขียนหน่วยความจำให้เสร็จสิ้นโดยสมบูรณ์ โดยทั่วไปแล้ว (ทั้งหน่วยความจำแบบสแตติก (Static Ram) และไดนามิกส์ (Dynamic Ram)) จะมีค่าประมาณ $200x10^{-9}$ วินาที

ในระบบเก็บภาพนั้น นอกจากภาพจะถูกเปลี่ยนเป็นสัญญาณดิจิตอล และเก็บสู่หน่วยความจำแล้ว ภาพที่เก็บนั้นยังต้องสามารถนำมาแสดงได้อีก และไมโครคอมพิวเตอร์ต้องสามารถใช้หน่วยความจำภาพนี้ได้อย่างสะดวกด้วย บล็อกไดอะแกรมของเครื่องเก็บภาพขนาด 256x256 แสดงในรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 รูปแสดงไดอะแกรมระบบเครื่องเก็บภาพขนาด 256x256 จุดต่อภาพ

ในรูปที่ 2.4 ซึ่งเป็นการเก็บภาพขนาด 256x256 ซึ่งจะขอกล่าวคร่าว ๆ ถึงการทำงานของแต่ละบล็อกไดอะแกรมเนื่องจากในบทที่ 3 จะเป็นเรื่องของเครื่องเก็บภาพขนาด 512 x 256 ซึ่งมีลักษณะคล้ายกันและจะได้กล่าวละเอียดในบทนั้นอีกครั้ง แต่ในบทนี้จะเน้นถึงการจัดวีดีโอแรมและการเขียนภาพจากกล้องวงจรปิด (บล็อก write)

ในรูป 2.4 ส่วนของวีดีโอแรมจะถูกอ่านเขียนด้วยบล็อกอีก 3 บล็อก คือบล็อก write, บล็อก display และ บล็อก interface ซึ่งในแต่ละส่วนก็จะทำหน้าที่ดังนี้

ส่วนของบล็อก write

จะทำหน้าที่ในการเขียนข้อมูลที่ได้จากกล้องผ่านตัว Flash A/D ลงสู่หน่วยความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำโดยจะมีการควบคุมการเขียนในแต่ละฟิลด์ โดยการแยกสัญญาณซิงค์ (sync) มาควบคุม

บล็อก display

ทำหน้าที่ในการสแกนอ่านข้อมูลภาพ ที่อยู่ในหน่วยความจำวีดีโอแรม ออกสู่มอนิเตอร์ (monitor) โดยผ่านวงจรเปลี่ยนสัญญาณดิจิตอล ไปเป็นสัญญาณแบบอนาล็อกก่อน และส่วนนี้ยังต้องทำสัญญาณซิงค์ ของตัวเองให้กับมอนิเตอร์ด้วย

บล็อก interface

ทำหน้าที่ให้เครื่องไมโครคอมพิวเตอร์ สามารถติดต่อกับวีดีโอแรมของเครื่องเก็บภาพได้ เพื่อสามารถนำข้อมูลภาพไปประมวลเก็บไว้บนแผ่นข้อมูล เป็นต้น

จะเห็นได้ว่าเครื่องทำงานใน 3 โหมด ซึ่งแต่ละโหมดจะไม่ทำงานพร้อมกันโดยการควบคุมการทำงานในแต่ละโหมดจะมาจากส่วน interface นั่นคือ

โหมดเขียนข้อมูลภาพจากกล้องวงจรปิด (write mode)

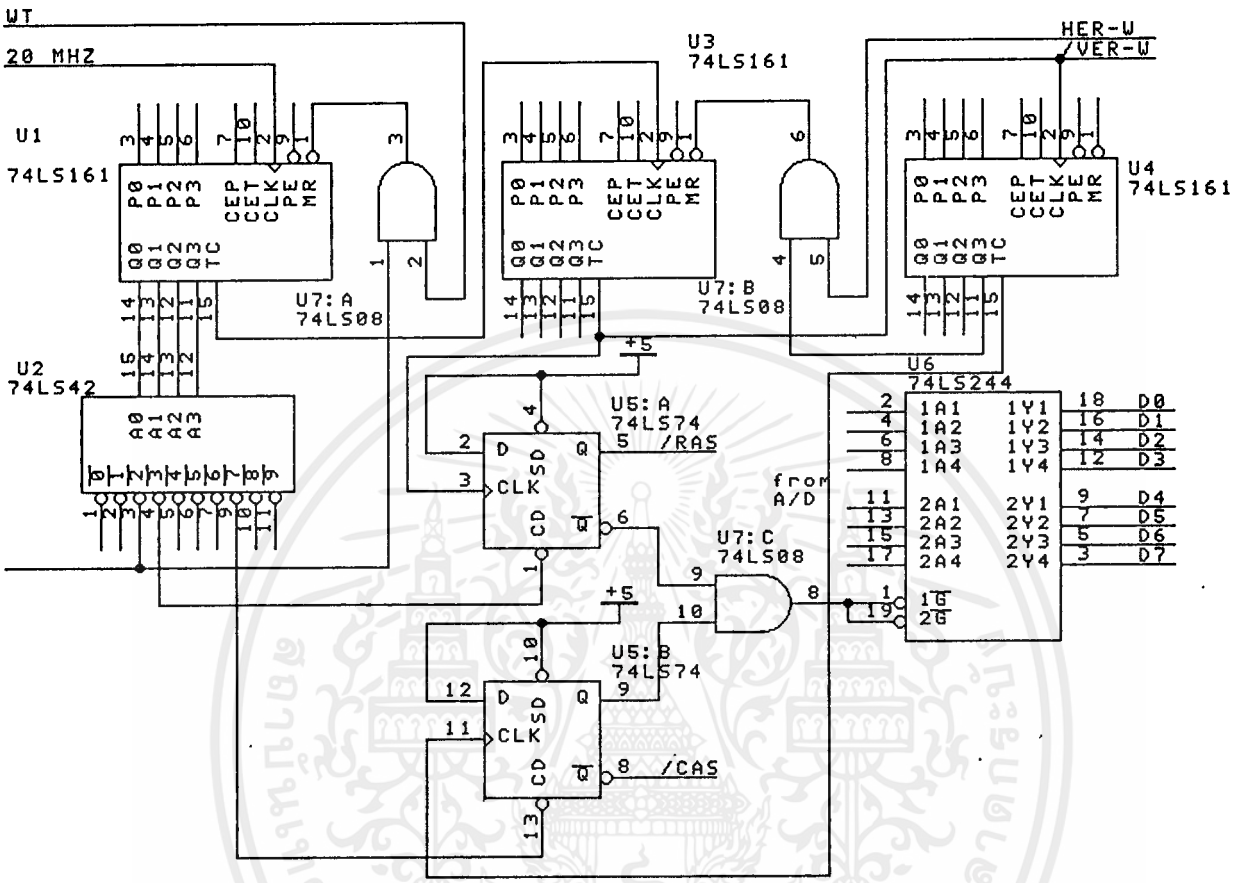
โหมดการแสดงผลภาพจากวีดีโอแรม (display mode)

โหมดการติดต่อกับไมโครคอมพิวเตอร์ (interface mode)

วีดีโอแรมที่เป็นตัวอย่าง เป็นแบบไดนามิกส์แรม เบอร์ 4164-3 ซึ่งมีค่าของแอคเซสไทม์ เท่ากับ 150×10^{-9} วินาที ความจุสูงขนาด 64 Kbytes ซึ่งมีขนาดเท่ากับขนาดที่ต้องการเก็บในแต่ละภาพพอดี เพียงแต่ต้องเพิ่มจำนวนเป็น 8 ตัว เนื่องจากว่าตัว Flash A/D มีขนาดความละเอียดของการแบ่งระดับสัญญาณอนาล็อก ได้เป็น 8 bit ซึ่งก็คือ 256 ระดับ จากบล็อกไดอะแกรม เราสามารถนำข้อมูลดิจิตอล จากตัว Flash A/D ผ่านตัว buffer มาเข้าที่ขาดินพุทของตัววีดีโอแรมได้โดยตรง ในโหมดของการเขียนภาพจากกล้องนี้ bufferของบล็อก write เท่านั้นที่ทำงาน ฉะนั้น สัญญาณการเขียนภาพขนาด 256x256 ที่ใช้งานจริง ที่ใช้เป็นแนวในการพัฒนาให้ระบบมีการเก็บภาพมีจุดมากขึ้น ซึ่งวงจรที่พัฒนาแล้วนั้น ตัววงจรอาจต่างกันไปเนื่องจากลักษณะของการจัดวีดีโอแรม วงจรแสดงดังรูปที่ 2.5

เนื่องจากว่าได้ใช้ไดนามิกส์แรม ฉะนั้นเมื่อจะทำการเขียนก็จะต้องทำสัญญาณ /RAS (Row Address Stobe), /CAS (Column Address Stobe),/WE (Write)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงรูปวงจรส่วนเทียนภาพเข้าสู่วีดีโอแรมในระบบเก็บภาพขนาด 256x256

ให้แก่วีดีโอแรมและในวงจรได้จัดให้เทียนหน่วยความจำในลักษณะ page mode คือการอ้าง address โดยการใช้ /RAS เพียงหนึ่งครั้ง จากนั้นก็ให้ /CAS ติดต่อกันไปในการอ้าง address ที่ต่อเนื่องกัน จากรูปที่ 2.5 input ของส่วนนี้จะมีดังนี้

ความถี่สัญญาณนาฬิกาขนาด 20 MH_z เป็นความถี่พื้นฐานที่นำมานับเพื่อทำสัญญาณต่าง ๆ ได้มาจากส่วนแสดงผลข้อมูลภาพ (display)

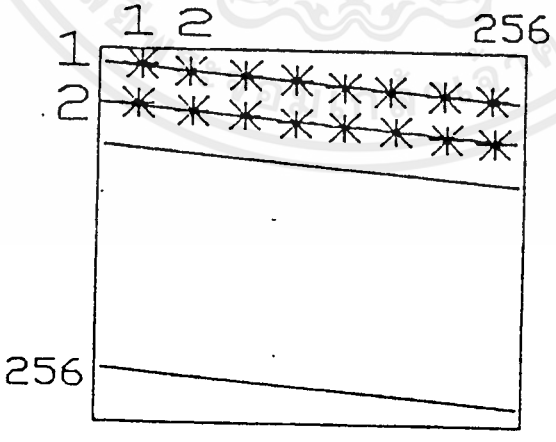
WT เป็น logic ที่ได้จากการ output port เพื่อกำหนดโหมดของการเทียนภาพ logic นี้ก็ได้มาจากส่วนติดต่อกับไมโครคอมพิวเตอร์ (interface)

/VER-W เป็นสัญญาณซิงค์ทางแนวตั้งที่ได้จากส่วนของวงจรแยกซิงค์ (sync seperator) ออกมาจากสัญญาณภาพจากกล้องวีดีโอปิด

HER-W เป็นสัญญาณซิงค์ทางแนวนอนที่ได้จากส่วนของวงจรแยกซิงค์เช่นกัน

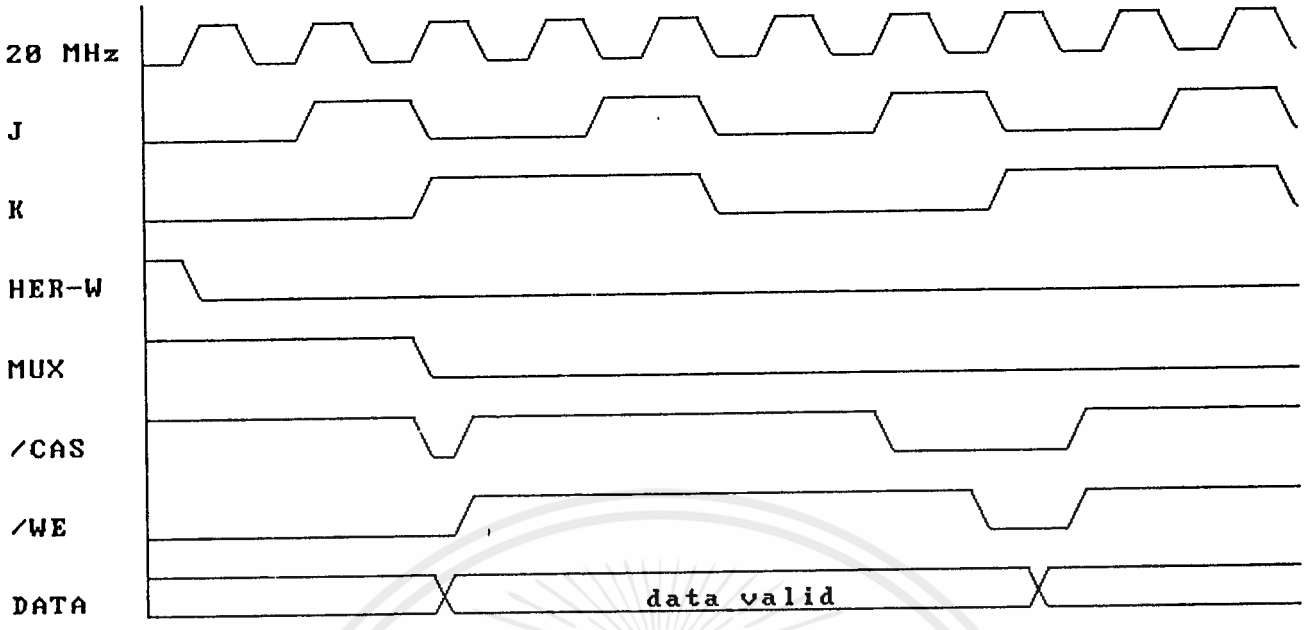
ลิขสิทธิ์มหาวิทยาลัยเชียงใหม่
Copyright© by Chiang Mai University
All rights reserved
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของ output ที่ได้จะเป็นสัญญาณ address,/RAS,/CAS,/WE ไปสู่วีดีโอแรม ส่วนสัญญาณ WWT, WEE8216 จะนำไปใช้ในการ อีนาบิล (enable) บัฟเฟอร์ เพื่อตัดการทำงานในส่วนที่ไม่ต้องการออก ในวงจรความถี่ 20 MHz จะถูกนำมาเป็นความถี่พื้นฐานในการทำสัญญาณต่าง ๆ โดย U1,U2 จะทำ pulse มาทำการ preset และ clear ให้กับ flip-flop U11A, U11B เพื่อทำ pulse /CAS, /WE ออกที่ buffer U14 ให้แก่วีดีโอแรม สัญญาณ HER-W จะถูกนำมาเป็นสัญญาณ /RAS และถูกนับเป็นจำนวนเส้นสแกนทางแนวโดย U5, U6 ซึ่ง U5,U6 สามารนับได้สูงสุด 256 หน่วย (256 เส้น) ส่งเป็น address ทางแนวตั้ง ให้กับวีดีโอแรม ผ่านตัว buffer U13,U4 จะเป็นตัวนับ address ทางแนวนอนให้กับ buffer U12 นั่นคือเมื่อมีการนับ address ทางแนวตั้ง 1 ครั้ง (ซึ่งคือนับสัญญาณ HER-W ด้วย U5,U6) ก็จะมีการนับ address ทางแนวนอนไป 256 ครั้ง (U3,U4) ในระหว่างนับ address ทางแนวนอนก็จะทำสัญญาณ pulse การเขียน WE ด้วย ดังนั้นเมื่อมีการนับ addressทางแนวตั้งไปจนครบ 256 (นับ HER-W ได้ 256 เส้น) ก็จะเป็นการเขียนภาพได้เต็มวีดีโอแรม 1 ภาพ 64 kbytes ดังรูปที่ 2.6 ลักษณะของไทมิ่งไดอะแกรม (timing diagram) ของจุดที่สำคัญที่ควรทราบจากวงจรในรูปที่ 2.5 จึงเป็นการทำสัญญาณการเขียนให้กับวีดีโอแรม แสดงดังรูปที่ 2.7



รูปที่ 2.6 แสดงการเก็บภาพเป็นจุดตามการนับเส้นสแกนไลน์ (Scan Line)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



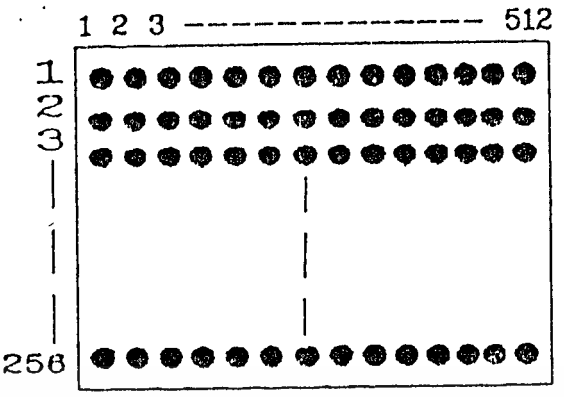
รูปที่ 2.7 แสดงไดอะแกรมเวลาในจุดที่ทำสัญญาณการเขียนวีดีโอแรม

ส่วน U7B นั้นเป็นฟลิบฟลอบ ที่ใช้ในการกำหนดโหมดการทำงาน นั่นคือเมื่อมีการสั่งให้เครื่องทำงานในโหมดการเขียนภาพจากกล้อง (Write mode) โลจิก WT ก็จะเป็น High และที่ขา CLK ของ U7B นำสัญญาณ /VER-W มาใช้เป็น คล็อก (clock) ทริกที่ขอบขาขึ้น ดังนั้น WWT จะมีการอีนาเบิลบัฟเฟอร์ต่าง ๆ เมื่อเริ่มต้นฟิลด์พอดีช่วงนี้ก็จะมีการนับแอดเดรส เพื่อเขียนภาพไปที่วีดีโอแรม ต่อมาเมื่อมีการสั่งเปลี่ยนโหมดการทำงานเข้าสู่โหมดการแสดงภาพในวีดีโอแรม (Display Mode) ซึ่งผู้ใช้อาจสั่งเปลี่ยนโหมดการทำงานในขณะที่เครื่องยังเขียนภาพไม่เสร็จในแต่ละฟิลด์ก็ได้ นั่นคือ WT จะแอคทีฟเป็น LOW ก่อนแต่ U7B จะยังไม่ให้โลจิกศูนย์ ที่ WWT จะรอสัญญาณ /VER-W ที่ขา CLK ก่อนจึงเปลี่ยนโหมดการทำงาน ซึ่งจะทำให้ภาพที่ได้เต็มจอ 256 เส้น ครบ 1 ภาพ

2.2 ระบบเก็บภาพขนาด 512 x 256 จุดต่อภาพ

ในหัวข้อที่ได้กล่าวมาแล้ว จะเห็นได้ว่าในการเก็บภาพนั้นสามารถนำข้อมูลภาพที่เป็น ดิจิตอล ที่ได้จากตัว Flash A/D นำมาเข้าสู่อินพุทของหน่วยความจำวีดีโอแรมได้เลยเพราะสามารถเขียนข้อมูลได้ทันในแต่ละครั้งของการสุ่มสัญญาณภาพ (สุ่มภาพในขนาด 256 จุดต่อเส้นจะใช้เวลาสุ่ม 200×10^{-9} วินาที)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดงลักษณะของแบบภาพที่เก็บ

เมื่อจะทำการเพิ่มจำนวนในการสแกนแต่ละเส้น ก็คือต้องเพิ่มการสุ่มในแต่ละเส้นสแกนไลน์ ดังรูปที่ 2.8 ดังนั้นเมื่อต้องการเพิ่มการสุ่มในแต่ละเส้นสแกนเป็น 512 จุดต่อเส้น เวลาสุ่มจึงต้องลดลงไปเป็น 2 เท่า หรือหาจากเวลาที่สแกนแต่ละเส้นทางแนวนอนซึ่งใช้เวลา 64×10^{-6} วินาที แต่จะแสดงภาพประมาณ 80 เปอร์เซ็นต์ ฉะนั้นเวลาแสดงภาพจึงเป็น 51.2×10^{-6} วินาที และในแต่ละเส้นเรานำมาสุ่ม 512 จุด ดังนั้นแต่ละจุดจึงต้องใช้เวลาสุ่มเป็น

$$(51.2 \times 10^{-6}) / (512) = 100 \times 10^{-9} \text{ วินาที}$$

จะใช้เป็นเวลาในการสุ่มสำหรับ A/D และเป็นเวลาที่ใช้เขียนสู่หน่วยความจำวีดีโอแรมด้วย ซึ่งตัว A/D ทำงานทันแต่ในหน่วยความจำโดยทั่วไป จะตอบสนองไม่ทัน (access time มากเกินไป) จึงจัดวงจรในลักษณะเดิมไม่ได้ วิธีการแก้ปัญหาก็คือ

ใช้หน่วยความจำที่มีความไวในการตอบสนอง (access time) มากขึ้น

ซึ่งวิธีการนี้จะตรงที่สุดและทำให้จัดวงจรได้ง่าย แต่ว่านอกจากหน่วยความจำเหล่านี้จะมีราคาสูงแล้ว ยังยากต่อการจัดหามาด้วย และภาพที่ต้องการเก็บในระบบ 512 x 256 นี้จึงใช้ในหน่วยความจำถึง 128 Kbytes ต่อ 1 ภาพ น่าจะเป็นการสิ้นเปลืองมาก

ใช้เทคนิคในการเลื่อนข้อมูลแบบแอนุกรมและเขียนแบบขนานเข้าสู่หน่วยความจำ

วิธีนี้จะสามารถใช้ในหน่วยความจำ ที่มีอยู่ทั่วไปตามท้องตลาด แต่จะต้องใช้แรมจำนวนมาก ซึ่งรวมกันแล้วมีไม่น้อยกว่า 128 Kbytes ซึ่งวิธีนี้จะประหยัดกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้เทคนิคในการแบ่งข้อมูลเป็นสองชุดและเขียนแบบขนานเข้าสู่หน่วยความจำ

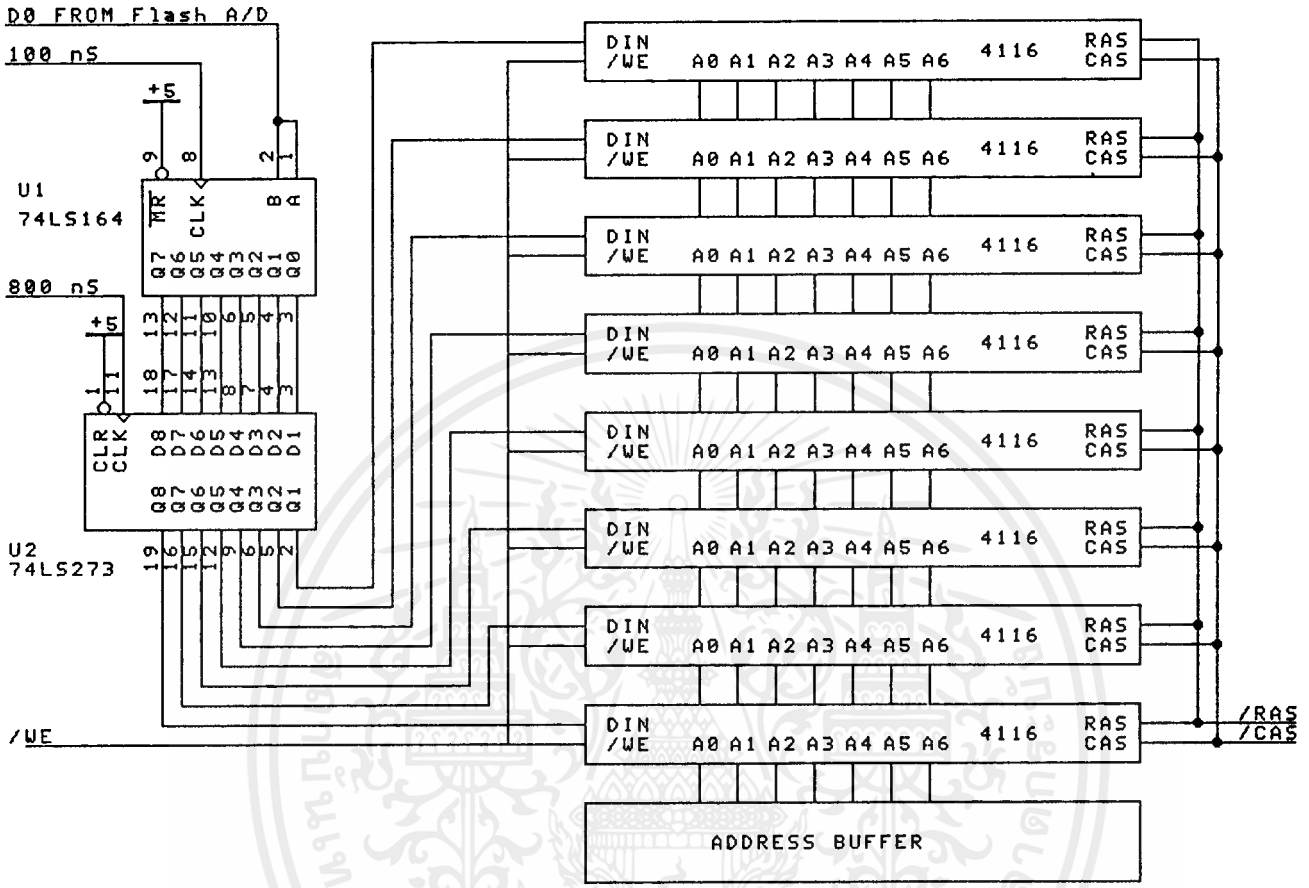
วิธีนี้จะเพิ่มแอคเซสไทม์เป็นสองเท่า สามารถใช้ในหน่วยความจำ ที่มีอยู่ทั่วไปตามท้องตลาด แต่จะต้องใช้แรมไม่น้อยกว่า 128 Kbytes ซึ่งวิธีนี้จะประหยัดที่สุด และในปริญญานิพนธ์ได้เลือกใช้วิธีนี้ ส่วนลักษณะของเลือกไดอะแกรม ของเครื่องเก็บภาพขนาด 512x256 จะมีลักษณะคล้ายกับที่กล่าวมาแล้ว ซึ่งจะได้กล่าวโดยละเอียดในบทที่ 3

ฉะนั้น ในหัวข้อนี้จะขอกล่าวถึงการจัดหน่วยความจำเพื่อให้สามารถเก็บภาพได้ ซึ่งตัวอย่างเป็นการใช้ไดนามิกส์แรม เบอร์ 4116 จำนวน 8 ตัว เพราะแรมตัวนี้จะมีค่าความจุขนาด 16 Kbits (แต่ละตัวมีเพียงบิทเดียว มีค่าของแอคเซสไทม์ประมาณ 200 $x10^{-9}$ วินาที) เมื่อใช้จำนวน 8 ตัว ก็จะมีหน่วยความจำรวมเป็น 128 Kbytes พอดี แต่จะเป็นการเก็บเพียงบิทเดียวเท่านั้น หากต้องการจำนวนบิทมากขึ้นก็ทำลักษณะเดียวกัน เพียงแต่ขนานกันไปเท่านั้น รูปวงจรแสดงเส้นทางของข้อมูลเข้าสู่ วีดีโอแรมแสดงดังรูปที่ 2.9 ในรูปที่ 2.9 ตัว Flash A/D จะใช้ความถี่สุ่มภาพขนาด 10 MHz($1x10^{-7}$ วินาที) จากนั้นจะนำมาเลื่อนด้วย IC 74LS164 ซึ่งเป็น IC นำข้อมูลเข้าแบบอนุกรมและนำข้อมูลออกแบบขนานขนาด 8 บิท ซึ่งเป็นความถี่ในการเลื่อนข้อมูลจะเท่ากับ $100x10^{-9}$ วินาที เช่นกัน เพื่อให้ทันกับการสุ่มข้อมูลของตัว Flash A/D โดยข้อมูลจะถูกเลื่อนไป 8 ครั้ง จากนั้นก็จะถูก latch ด้วย IC 74LS273 ซึ่งจะทำการ latch ข้อมูลทุกครั้งที่มีการเลื่อน ข้อมูลไป 8 ครั้งเสมอ

สัญญาณการเขียนคือ /RAS,/CAS,/WE เพื่อเก็บข้อมูลไว้จะเก็บพร้อมกัน ทั้ง 8 ตัวนั่นคือ ข้อมูล 8 ตำแหน่งของจุดภาพจะถูกเก็บพร้อมกัน การทำลักษณะเช่นนี้จะเห็นว่าแม้ตัวหน่วยความจำจะมีค่าของแอคเซสไทม์มาก เช่นประมาณ $200x10^{-9}$ วินาที ก็สามารถเขียนข้อมูลได้ทัน เนื่องจากว่าข้อมูลจะถูก latch ได้ด้วยเวลานานเท่ากับการเลื่อนข้อมูลของ IC 74LS164 คือ $800x10^{-9}$ วินาที ดังรูปที่ 2.10

ในการออกแบบใช้งานระบบเก็บภาพ 512 x 256 นั้นหากจัดวงจรในลักษณะรูปที่ 2.9 นั้นจะเห็นได้ว่ายุ่งยากมากถึงแม้ว่าหน่วยความจำแบบ ไดนามิกส์แรม เบอร์ 4116 จะมีราคาถูกมากเมื่อเทียบกับแรมชนิดอื่น และโอกาสที่ข้อมูลจะผิดพลาดก็มีน้อย เนื่องจากเวลาในการเขียนแต่ละครั้งนั้นมีค่าถึง $800x10^{-9}$ วินาที

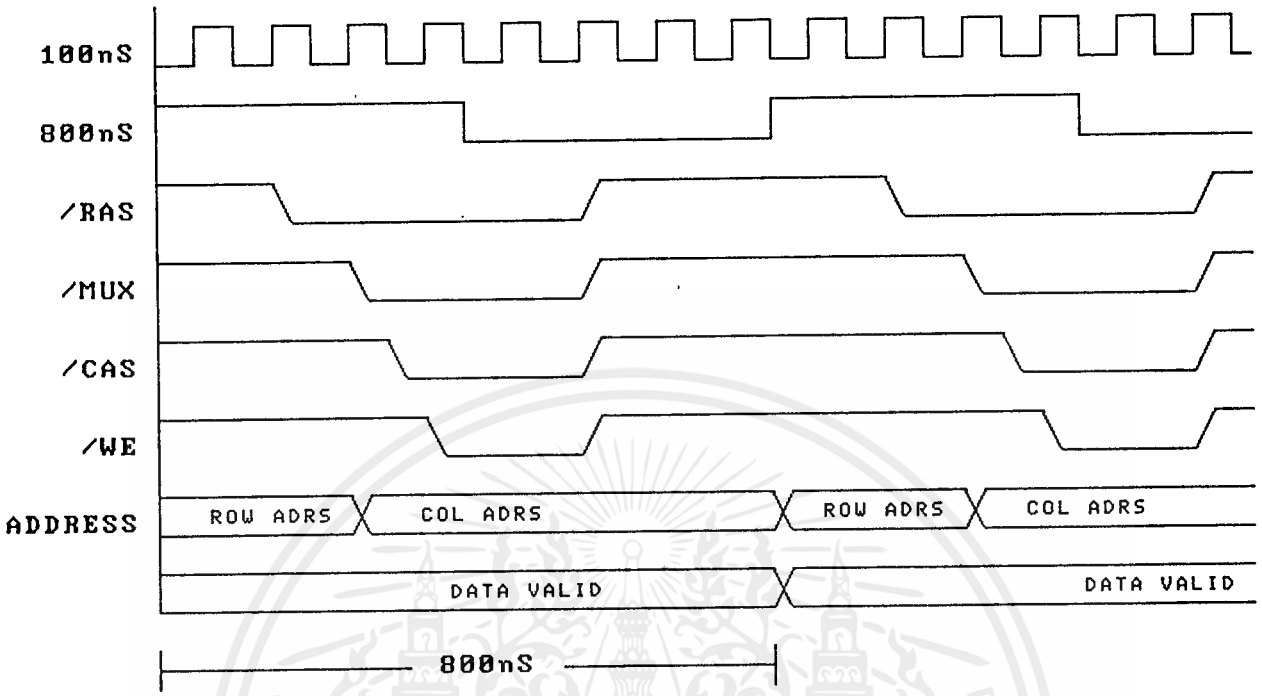
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงการเลื่อนข้อมูลเข้าสู่หน่วยความจำวีดีโอแรม

แต่ว่าข้อเสียก็มีมาก เช่นปัจจัยอื่นที่สามารถทำให้ข้อมูลเสียหายได้ก็มี เนื่องจากเครื่องทำงานที่มีความถี่สูงและแรม 4116 นี้ก็ใช้ระบบไฟเลี้ยงที่หลายค่า และเมื่อต้องการเก็บข้อมูลขนาด 8 บิท เต็มที่เพื่อที่จะเก็บให้ได้ 256 ระดับ ก็ต้องหาแรมมาเพิ่มอีกถึง 8 เท่า นั่นคือต้องใช้แรมทั้งหมดถึง 64 ตัว ทำให้อุปกรณ์มากขึ้น ปัญหาเรื่องของสัญญาณรบกวนต่าง ๆ ก็ย่อมจะมากตามด้วย และในการทำระบบเก็บภาพขนาด 512 x 256 นี้ ส่วนของหน่วยความจำวีดีโอแรมก็จะถูกอ่านเขียนด้วยวงจรอื่นอีกเช่นเดียวกับการเก็บภาพในระบบ 256x256 ซึ่งจะต้องเพิ่มส่วนมัลติเพล็กและวงจรอื่นอีกมาก ทำให้เสียค่าใช้จ่ายสูงตามขึ้นด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

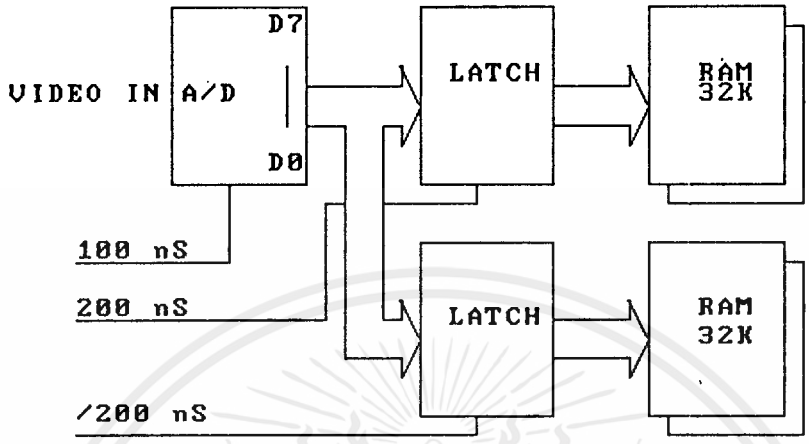


รูปที่ 2.10 แสดงการเขียนไดอะแกรมของการเขียนข้อมูล

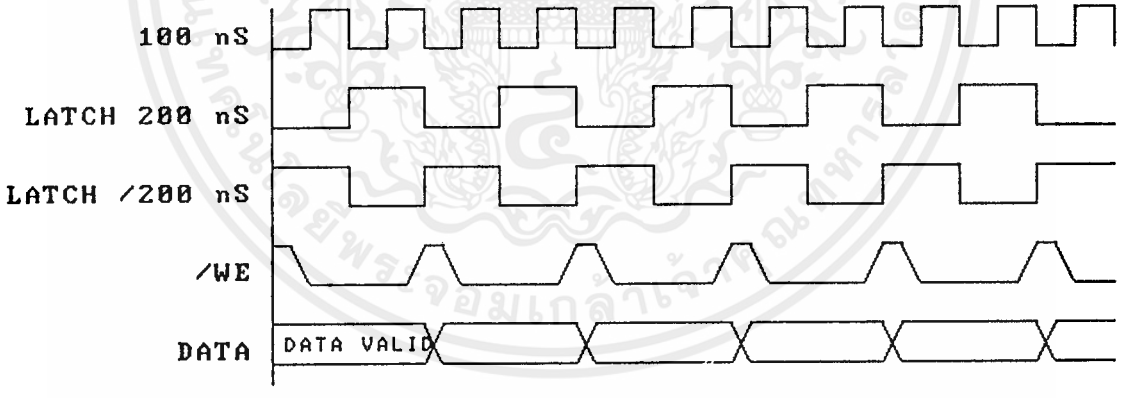
ดังนั้นในปริญญานิพนธ์นี้จึงได้จัดวงจรอีกแบบหนึ่ง โดยนำหลักการเดิมที่กล่าวมานี้มาพัฒนาให้ได้วงจรที่มีอุปกรณ์ให้น้อยที่สุด และสามารถเก็บภาพได้ตามกำหนดเดิมทุกอย่าง

ในการเก็บภาพต้องใช้หน่วยความจำ 128 Kbytes และหากจะลดจำนวนของหน่วยความจำวีดีโอแรมลง วิธีที่ประหยัดที่สุดคือ ลดในลักษณะการหารสอง เพราะจะทำให้ไม่ยุ่งยากในการจัดวงจรเขียนข้อมูลภาพวงจรในรูปที่ 2.9 ใช้ไดนามิกส์แรมและเวลาการเขียนเป็น 800×10^{-9} วินาที หากลดเวลาลงมาเป็น 400×10^{-9} วินาที แรมทั่วไปก็ยังคงทำงานได้ (เพราะเกินค่าแอคเซสไทม์ของหน่วยความจำ ซึ่งประมาณ 150×10^{-9} วินาที) และยังสามารถลดในลักษณะการหารสองได้อีก เวลาในการเขียนเป็น 200×10^{-9} วินาที โดยใช้เทคนิคการแบ่งข้อมูลเป็นสองชุด และเปลี่ยนมาใช้หน่วยความจำวีดีโอแรม เป็นแบบสแตติก ได้ก็จะเป็นการดี เพราะการใช้งานสแตติกนั้น มีความยุ่งยากน้อยกว่าการใช้งานไดนามิกส์แรมในการที่ไม่ต้อง มัลติเพล็กแอดเดรส (row และ column) ในปริญญานิพนธ์จึงเลือกใช้สแตติกแรมเบอร์ 62256 ซึ่งมีค่าของแอคเซสไทม์เป็น 150 นาโนวินาที และมีค่าความจุต่อตัวเป็น 32 Kbytes แม้ราคาต่อตัวจะสูงแต่ใช้เพียง 4 ตัวเท่านั้น ทั้งยังหาได้โดยทั่วไป ลักษณะของการจัดวงจร จะเป็นไปตามลักษณะบล็อกดังรูปที่ 2.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงบล็อกของการจัดวงจรแบ่งข้อมูลเป็น2ชุดเข้าสู่วีดีโอแรม



รูปที่ 2.12 แสดงไดอะแกรมเวลาที่เทียบข้อมูลเข้าสู่วีดีโอแรม

ลักษณะการเทียบข้อมูลเข้าสู่วีดีโอแรมก็มีลักษณะคล้ายกับรูปที่ 2.10 เพียงแต่เวลาจะลดลงสี่เท่า และไม่ต้องทำการ แลทช์แอดเดรส ทางแนวนอนและแนวตั้งอย่างไดนามิกส์แรม ทำให้จัดวงจรได้ง่ายขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้หน่วยความจำเพียง 4 ตัว ทำให้ลดอุปกรณ์ส่วนอื่นไปด้วย และสามารถลดอุปกรณ์บนแผ่นอินเทอร์เฟสการ์ด (Interface card) ของเครื่อง IBM PC ได้ทำให้สะดวกเมื่อใช้งาน โดยเสียบลง slot เป็น option เหมือนการ์ดอื่นของ IBM PC ซึ่งเป็นจุดประสงค์ของปริญญานิพนธ์อีกอย่างหนึ่ง

ในบทต่อไปจะกล่าวถึงเครื่องเก็บภาพขนาด 512 x 256 โดยละเอียด ซึ่งนำเอาหลักการที่ผ่านมาไปใช้ โดยแบ่งย่อยเป็นหัวข้อตามบล็อกไดอะแกรมของเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
หลักการทำงานของเครื่องเก็บภาพ

สองบทแรกเรากล่าวถึงลักษณะสัญญาณภาพและการเก็บภาพไปบ้างแล้ว ในบทนี้จะกล่าวถึงหลักการทำงานของเครื่องเก็บภาพ ซึ่งมีขนาด 512จุด x 256เส้น เทคนิคที่สำคัญที่ใช้กับเครื่องเก็บภาพนี้ ได้กล่าวไปบ้างแล้วในบทที่ 2 แต่ในบทนี้จะกล่าวละเอียดอีกครั้งหนึ่ง การอธิบายการทำงานจะบรรยายแบบภาพรวมก่อน ในลักษณะบล็อกไดอะแกรม ดังรูปที่3.1

สัญญาณภาพ(Video signal) จากกล้องจะนำมาเข้าวงจรบัฟเฟอร์ และแปลงเป็นสัญญาณภาพดิจิตอลโดย Flash A/D สัญญาณนี้จะถูกนำไปเก็บที่หน่วยความจำ (RAM) และข้อมูลภาพในหน่วยความจำนี้ จะถูกนำไปเก็บลงบนแผ่นเก็บข้อมูล(Disk) อีกทีหนึ่ง เพื่อนำไปใช้ในการประมวลผลทางภาพดิจิตอล (Digital Image Processing)

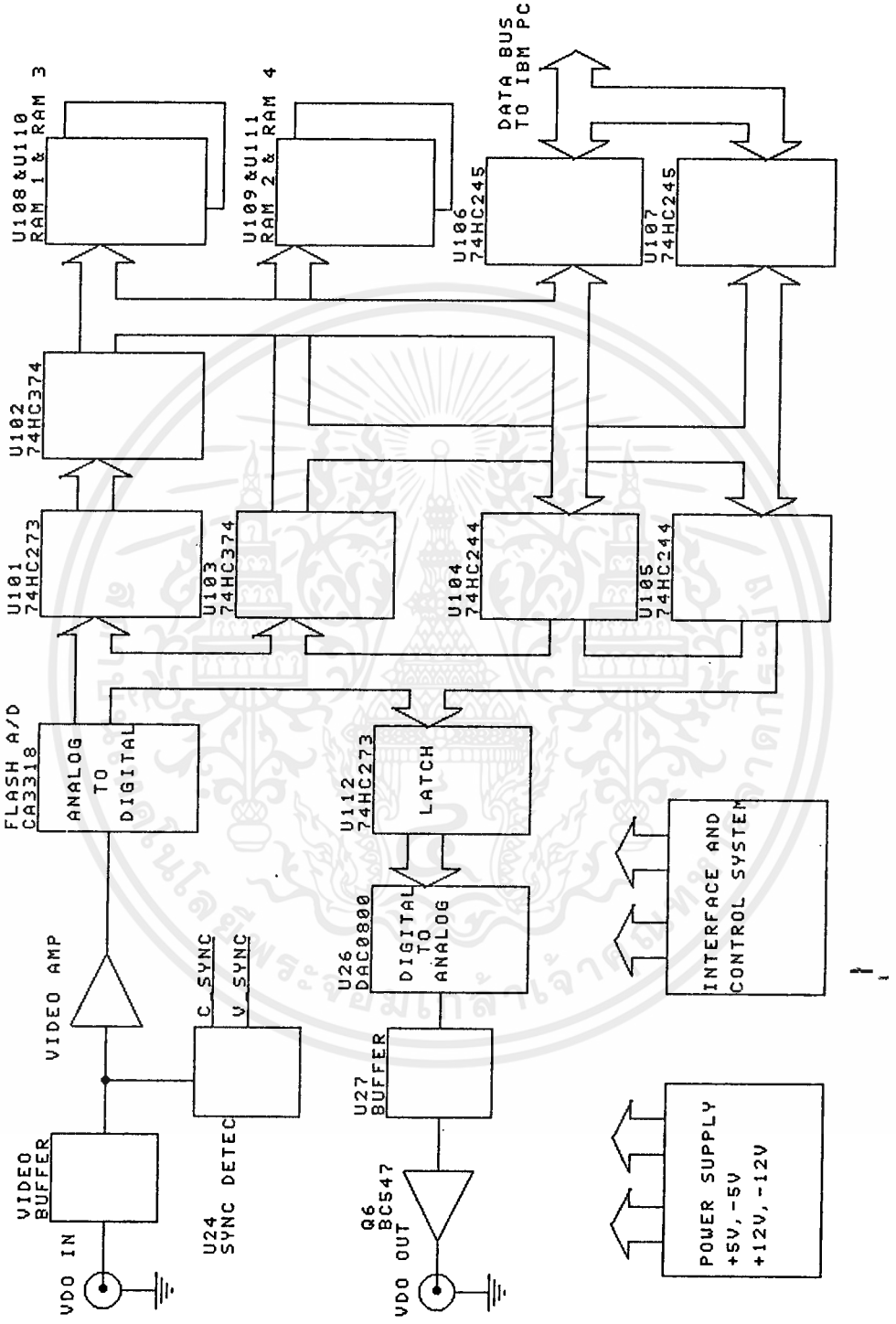
การทำงานสามารถอธิบายเป็นหัวข้อได้ดังต่อไปนี้

3.1 ส่วนคืนพุทรับสัญญาณจากกล้อง

วงจรแสดงในรูปที่ 3.2 สัญญาณภาพจากกล้อง จะมีความแรงประมาณ1.5Vp-p และอิมพีแดนซ์ประมาณ 75 โอห์ม ในวงจร R1 จะเป็นตัวกำหนดอินพุทอิมพีแดนซ์ R4,R5 และ D1 เป็นตัวยกระดับสัญญาณไฟตรง(D.C.) ประมาณ 0.2V C3และC4 จะเป็นตัวกรอง (Filter) สัญญาณภาพถ้าสัญญาณภาพจากกล้องชาร์จคัปเปิลดีไวซ์ (CCD) จะใช้ตัวกรอง (Filter) สัญญาณภาพประมาณ 1 pF ส่วนสัญญาณจากกล้องสำรวจ (Observation Camera) จะใช้ตัวกรอง (Filter) สัญญาณภาพประมาณ 150pF ทรานซิสเตอร์ Q1 ทำหน้าที่เป็นบัฟเฟอร์สัญญาณภาพ แล้วส่งไปที่ Flash A/D

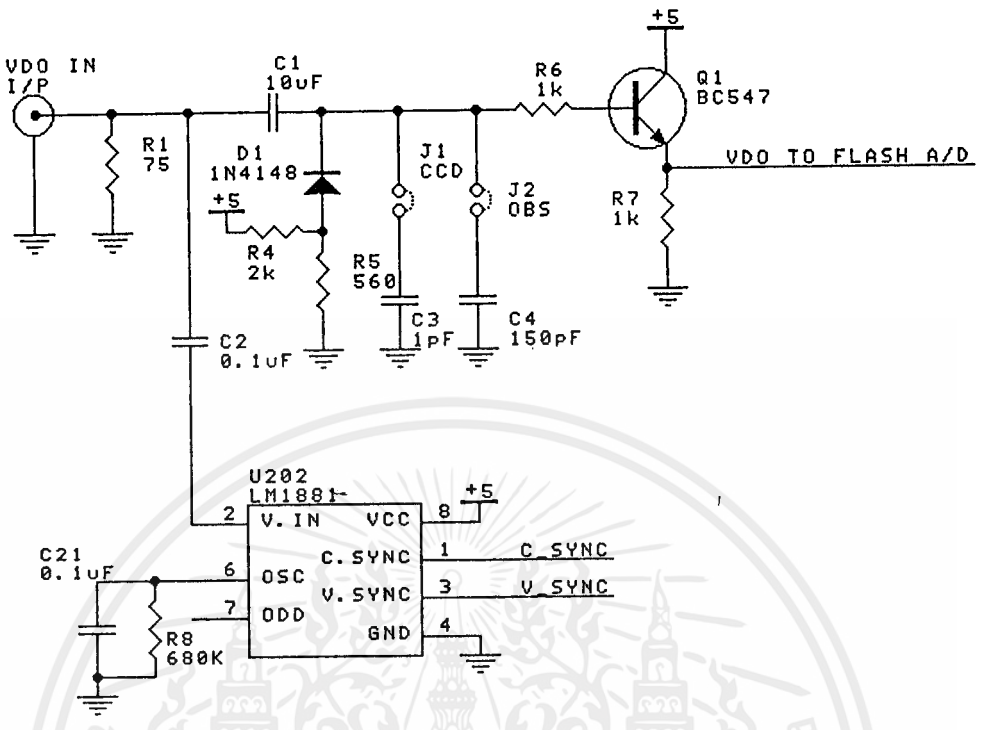
IC U202 (LM1881) ทำหน้าที่แยกสัญญาณซิงค์ จากสัญญาณภาพรวม (Composite Video) โดยมี R8 และ C21 เป็นตัวกำหนดความถี่ ในการแยกสัญญาณซิงค์ ส่วนสัญญาณทางออก(Output) ที่ได้คือสัญญาณซิงค์รวม (Composite sync) และสัญญาณซิงค์ทางแนวตั้ง (Vertical sync) สองสัญญาณนี้ จะใช้ในการควบคุมการแสดงภาพและเก็บภาพต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 บล็อกไดะแกรมแสดงการทำงานของเครื่องเก็บภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

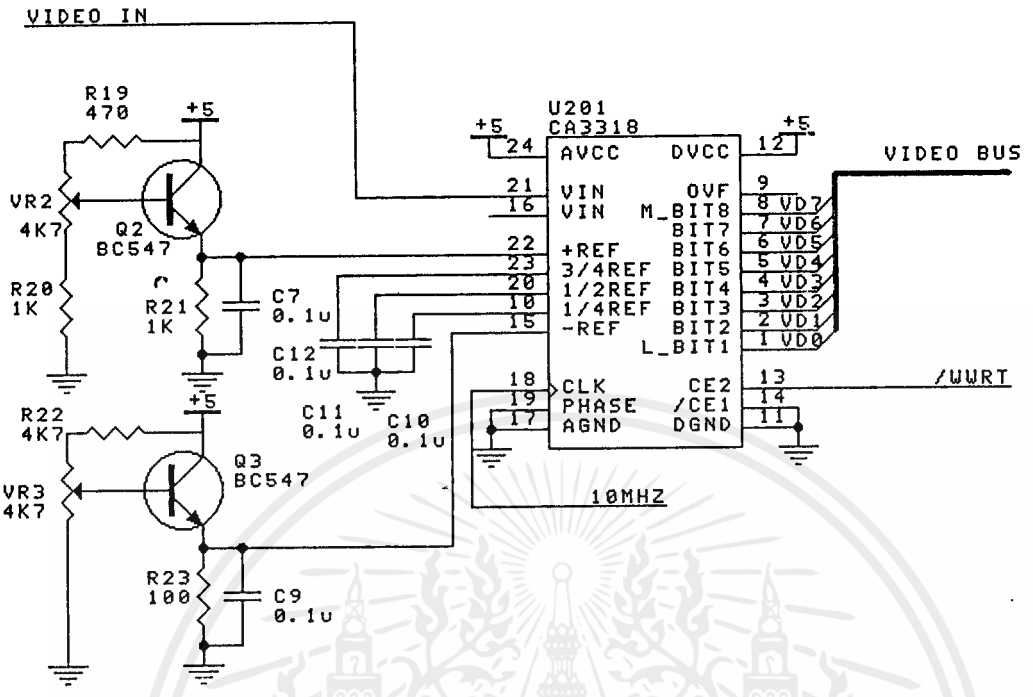


รูปที่ 3.2 วงจรส่วนอินพุทและแยกสัญญาณซิงค์

3.2 ส่วนทำหน้าที่แปลงสัญญาณอนาลอกเป็นดิจิตอล

ส่วนนี้จะใช้ IC Flash A/D (CA3318) วงจรแสดงในรูปที่ 3.3 จะทำหน้าที่แปลงสัญญานภาพอนาลอก เป็นสัญญาณภาพดิจิตอล ขนาด 8 bit โดยใช้สัญญาณนาฬิกา (Clock) 10 MHz โมดการทำงาน จะเลือกที่เฟสศูนย์ คือโมดที่เร็วที่สุด แล้วขาควบคุมที่ใช้คือ CE2 และ /CE1 โดยขา /CE1 จะลงกราวนด์ให้ Active ตลอด ส่วน CE2 จะถูกควบคุมการทำงาน จากชุดควบคุมการเขียนภาพเข้า RAM โดยสัญญาณ /WWRT ، Flash A/D จะมีไฟ + และ -reference เพื่อกำหนดช่วงการแปลงสัญญาณภาพ ที่เข้ามาทางอินพุท ไฟ + และ -referenceจะสามารถปรับค่าได้จาก VR1 และ VR2 สัญญาณภาพที่ถูกแปลงเป็นดิจิตอลแล้วนี้จะถูกส่งไปเข้า IC U101(74HC273),U103(74HC374) และ U2(74HC273)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



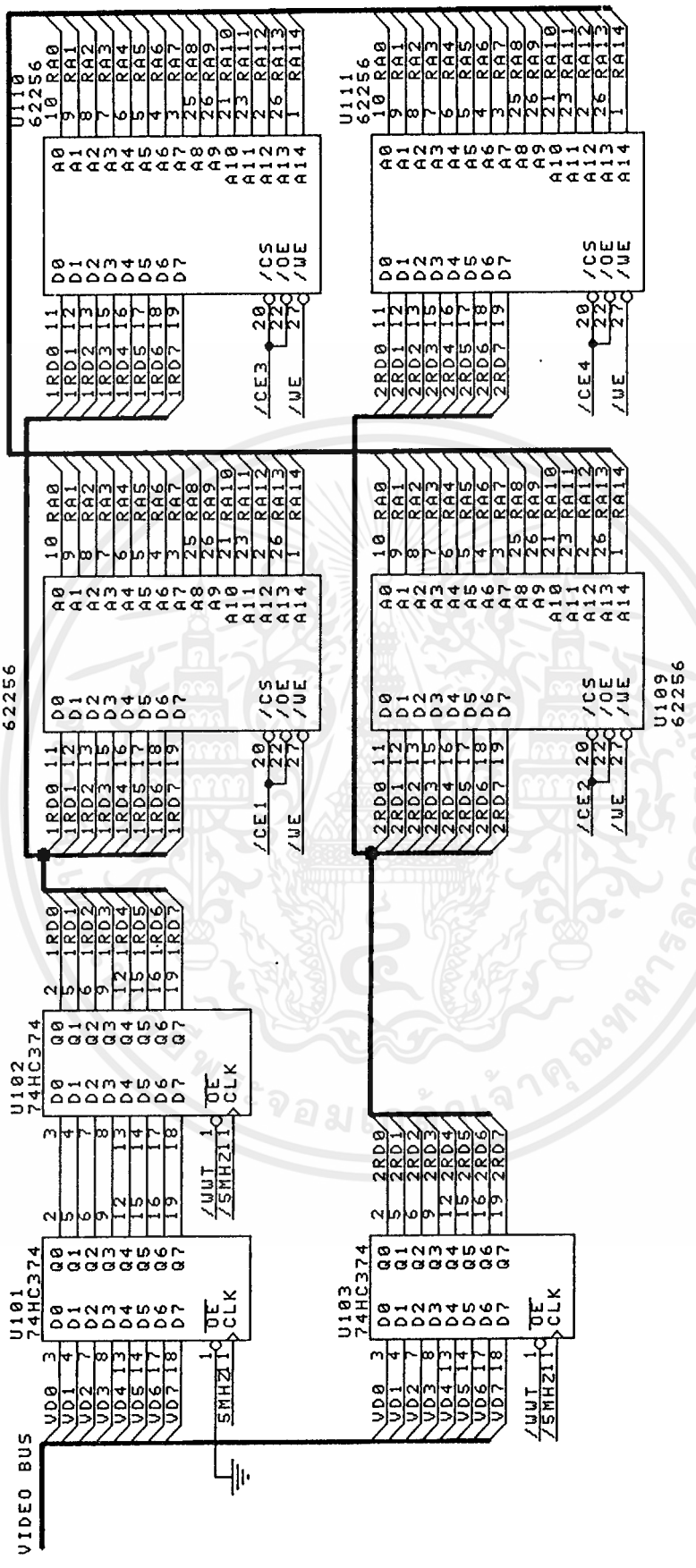
รูปที่ 3.3 ส่วนทำหน้าที่แปลงสัญญาณอนาลอกเป็นดิจิตอล โดย FLASH A/D

3.3 ส่วนที่ทำหน้าที่ นำข้อมูลภาพดิจิตอลเก็บเข้าหน่วยความจำ

วงจรแสดงในรูปที่ 3.4 IC U101 (74HC273) และ IC U103 (74HC374) ทำหน้าที่พัก (Latch) ข้อมูลภาพที่ได้จาก Flash A/D โดยทำงานที่สัญญาณนาฬิกา คนละเฟสคือ 5MHz และ /5MHz ทำเช่นนี้เพราะ ต้องการแบ่งข้อมูลภาพออกเป็นสองชุด โดย IC U101 จะเป็นข้อมูลภาพจุดคี่ (Odd data) และ IC U103 จะเป็นข้อมูลภาพจุดคู่ (Even data) และข้อมูลภาพจุดคี่จะถูกพัก (Latch) อีกครั้งหนึ่ง เพื่อจัดเฟสให้ตรงกับสัญญาณในการนับ (Synchronous Counter) ดูได้จากไทมิ่งไดอะแกรม ปกติเวลาในการจัดการข้อมูล (Access time) ของหน่วยความจำประมาณ $120X10^{-9}$ วินาที ดังนั้นในปริญญานิพนธ์จึงเลือกใช้หน่วยความจำเบอร์ 84256A-70L ของยี่ห้อ FUJITSU ซึ่งมีค่าแอคเซสส์ไทม์ประมาณ $70x10^{-9}$ วินาที ซึ่งจะเร็วที่สุดที่มีอยู่ในตอนนี้

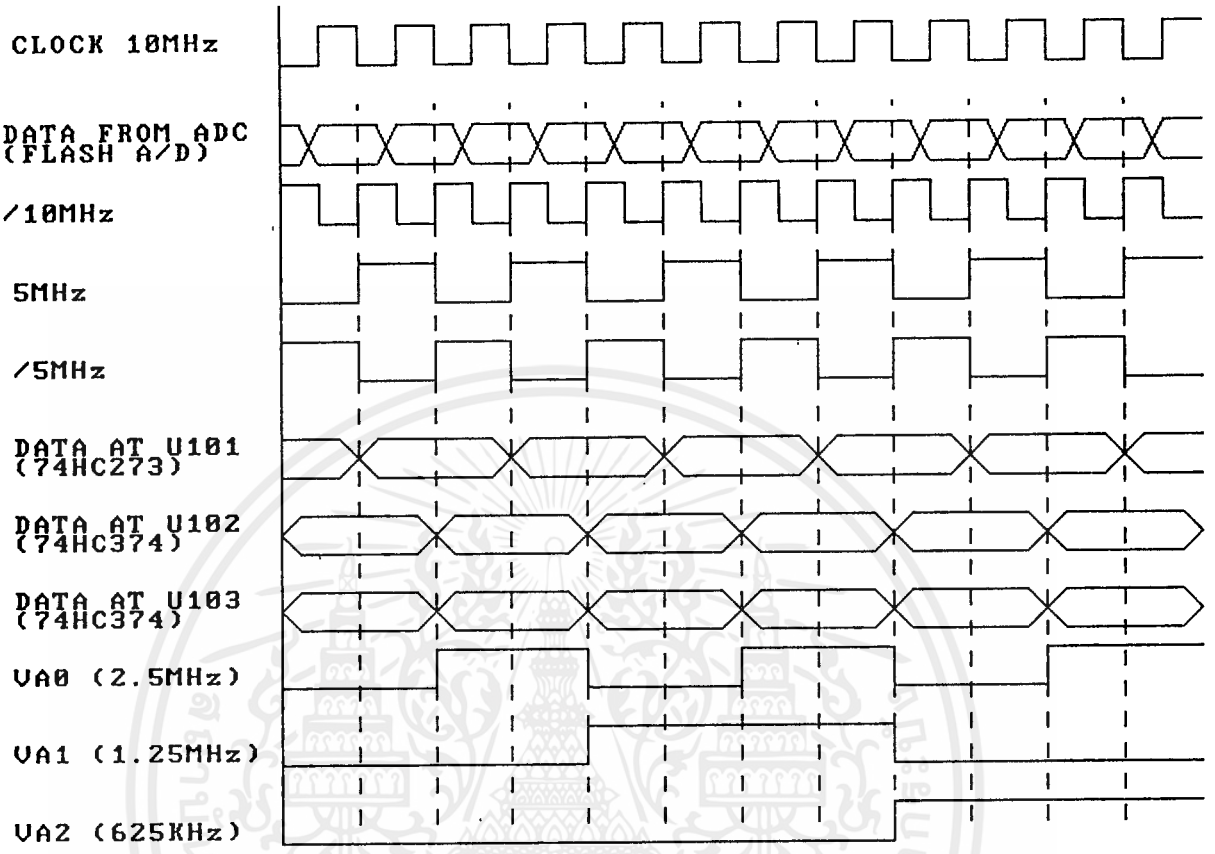
ข้อมูลภาพจุดคี่ (Odd data) จะถูกเก็บเข้าหน่วยความจำ U108 และ U110 รวม 64 Kbytes ส่วนข้อมูลภาพจุดคู่ (Even data) จะถูกเก็บเข้าหน่วยความจำ U109 และ U111 รวม 64 Kbytes เช่นกัน เมื่อรวมหน่วยความจำทั้งหมดแล้ว จะต้องใช้เป็นจำนวน 128 Kbytes

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 ส่วนที่ทำหน้าที่ นำข้อมูลภาพดิจิตอลเก็บเข้าหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



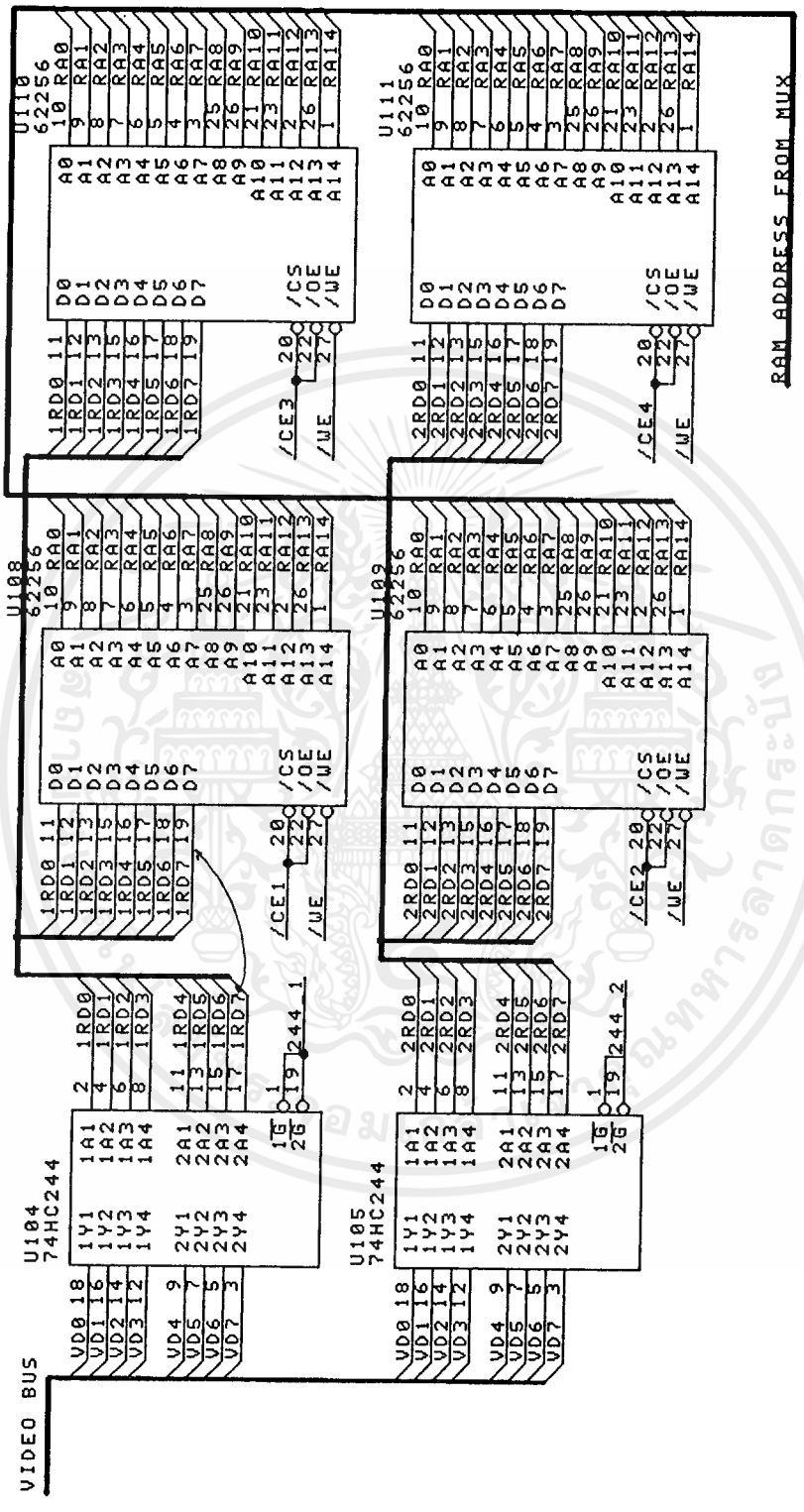
ไทมิ่งไดอะแกรมของข้อมูลที่ได้จาก Flash A/D

3.4 ส่วนทำหน้าที่นำข้อมูลภาพจากหน่วยความจำออกแสดงบนจอมอนิเตอร์

วงจรแสดงในรูปที่ 3.5 ข้อมูลภาพที่เป็นดิจิตอล หลังจากถูกเก็บในหน่วยความจำจะต้องนำออกแสดงบนมอนิเตอร์ เพื่อดูว่าข้อมูลภาพขณะนั้นเป็นที่ต้องการหรือยัง ถ้าต้องการแล้วก็จะทำการเก็บข้อมูลในหน่วยความจำขณะนั้น ลงบนแผ่นดิสค์ ถ้าไม่พอใจก็จะต้องทำการเก็บข้อมูลภาพใหม่

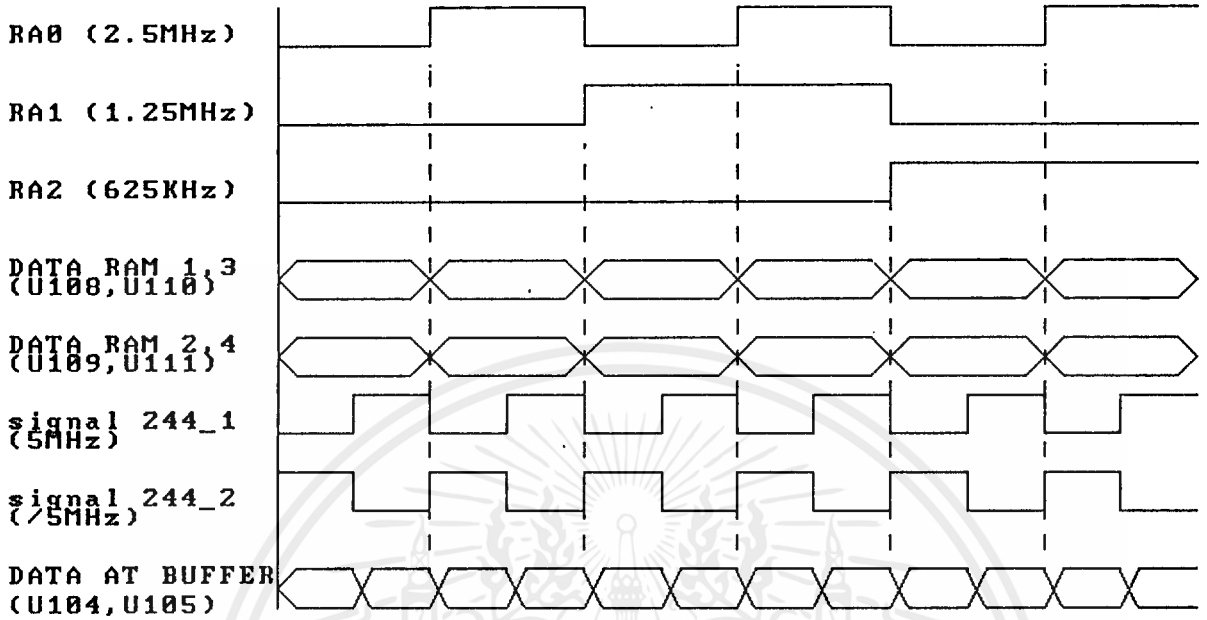
การทำงานคือข้อมูลภาพจุดคี่ (Odd data) ซึ่งถูกเก็บในหน่วยความจำ U108 และ U110 ส่วนข้อมูลภาพจุดคู่ (Even data) ถูกเก็บในหน่วยความจำ U109และ U111 จะถูกอ่านออกมาบนดาตาบัส (Data Bus) โดยมี IC U104 และ U105 ทำหน้าที่เปิดปิดให้ข้อมูลจุดคี่และจุดคู่ออกมาเป็นวีดีโอบัส (VIDEOBUS) สลับกันทีละจุด จะทำให้ข้อมูลภาพขณะนี้เหมือนกับตอนที่เก็บเข้าไปในหน่วยความจำ สามารถดูได้จากไทมิ่งไดอะแกรม ข้อมูลนี้จะถูกส่งไปแปลงเป็นสัญญาณภาพอนาล็อกอีกทีหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 ส่วนทำหน้าที่นำข้อมูลภาพจากหน่วยความจำออกแสดงบนจอมอนิเตอร์

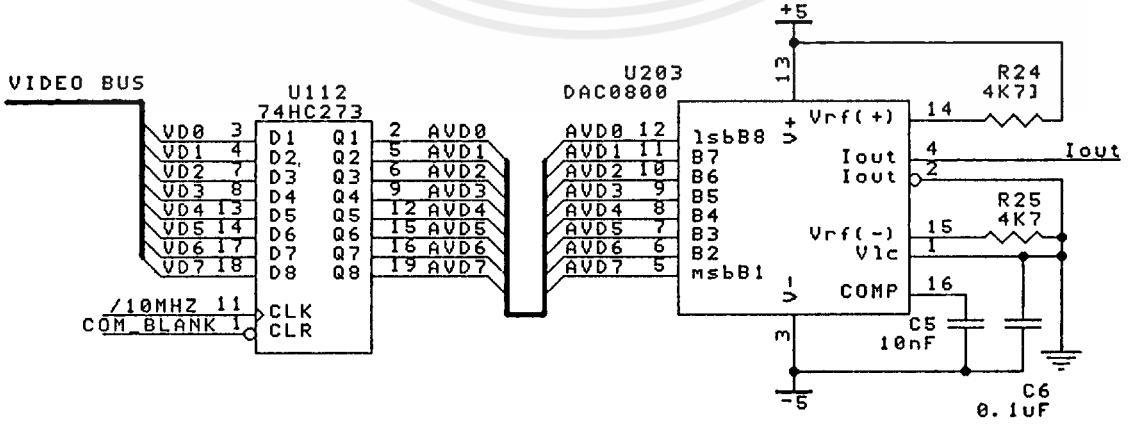
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ไทมิ่งไดอะแกรมของการนำข้อมูลภาพออกแสดงบนจอมอนิเตอร์

3.5 ส่วนทำหน้าที่แปลงสัญญาณภาพดิจิตอลเป็นอนาล็อก

วงจรแสดงในรูปที่ 3.6 IC U112 (74HC273) จะรับข้อมูลภาพทางดิจิตอลบนวีดีโอบัส เพื่อพักข้อมูล โดยมีสัญญาณ COM_BLANK (Composite blank) เป็นตัวควบคุม และส่งเข้า IC U203 (DAC0800) เพื่อแปลงเป็นอนาล็อก จะได้สัญญาณภาพอนาล็อกที่อยู่ในรูปกระแส

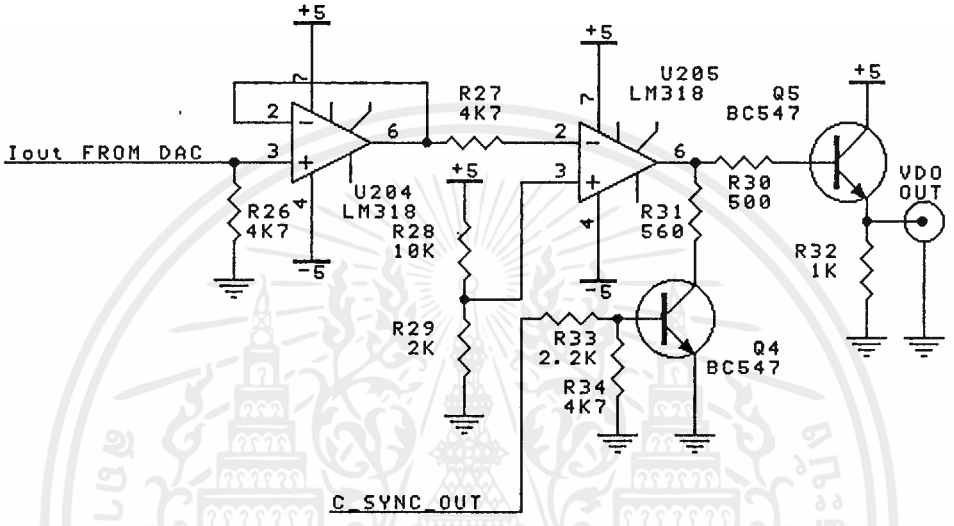


รูปที่ 3.6 ส่วนทำหน้าที่แปลงสัญญาณภาพดิจิตอลเป็นอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 ส่วนทำหน้าที่ขยายสัญญาณภาพทางเอาท์พุท

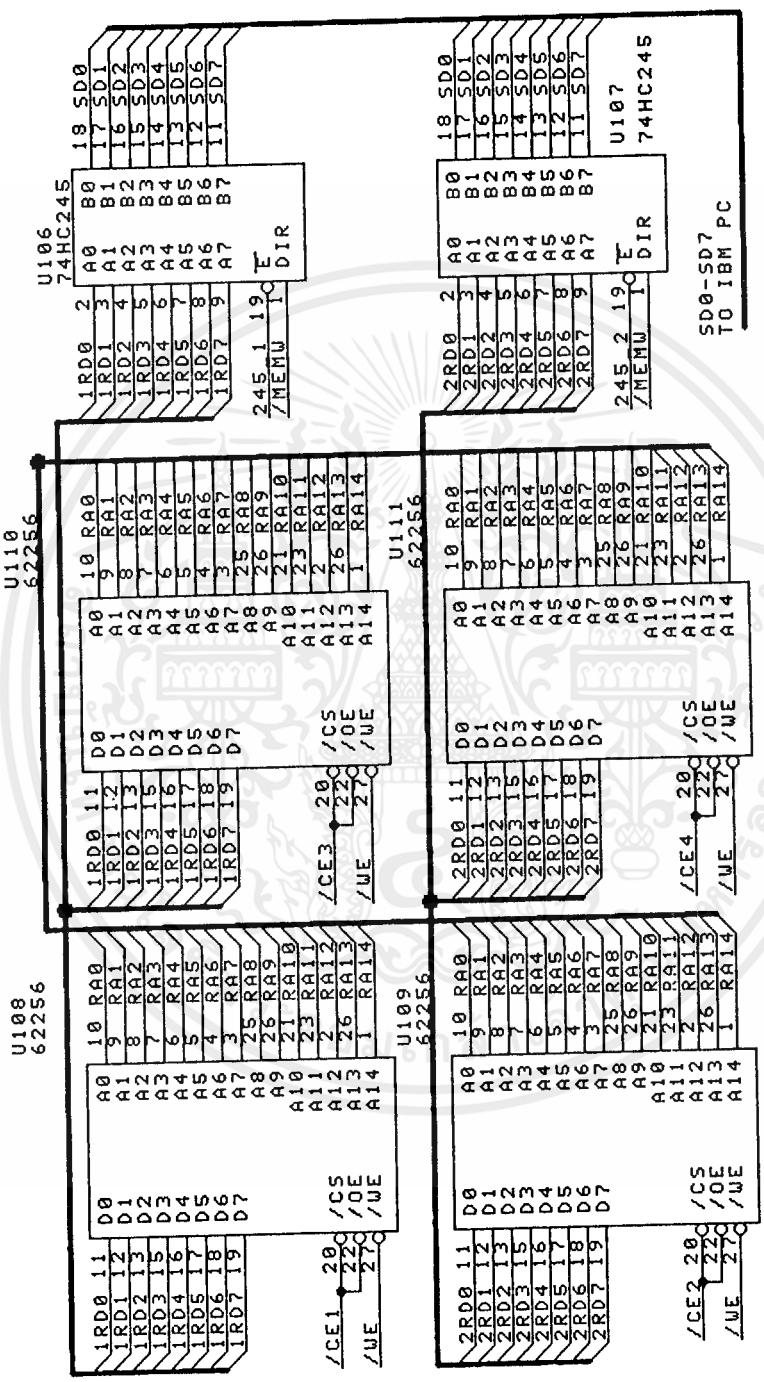
วงจรแสดงในรูปที่ 3.7 IC U204 (LM318) จะเป็นตัวแปลงสัญญาณภาพที่อยู่รูปในกระแสให้เป็นโวลเตจ IC U205 (LM318) เป็นวงจรขยายแบบกลับสัญญาณ (Inverting Amp) ทรานซิสเตอร์ Q5 เป็นบัฟเฟอร์เอาท์พุท ทรานซิสเตอร์ Q4 เป็นตัวรวมสัญญาณภาพเข้ากับสัญญาณซิงค์ (Composite sync)



3.7 ส่วนทำหน้าที่เคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับ IBM PC

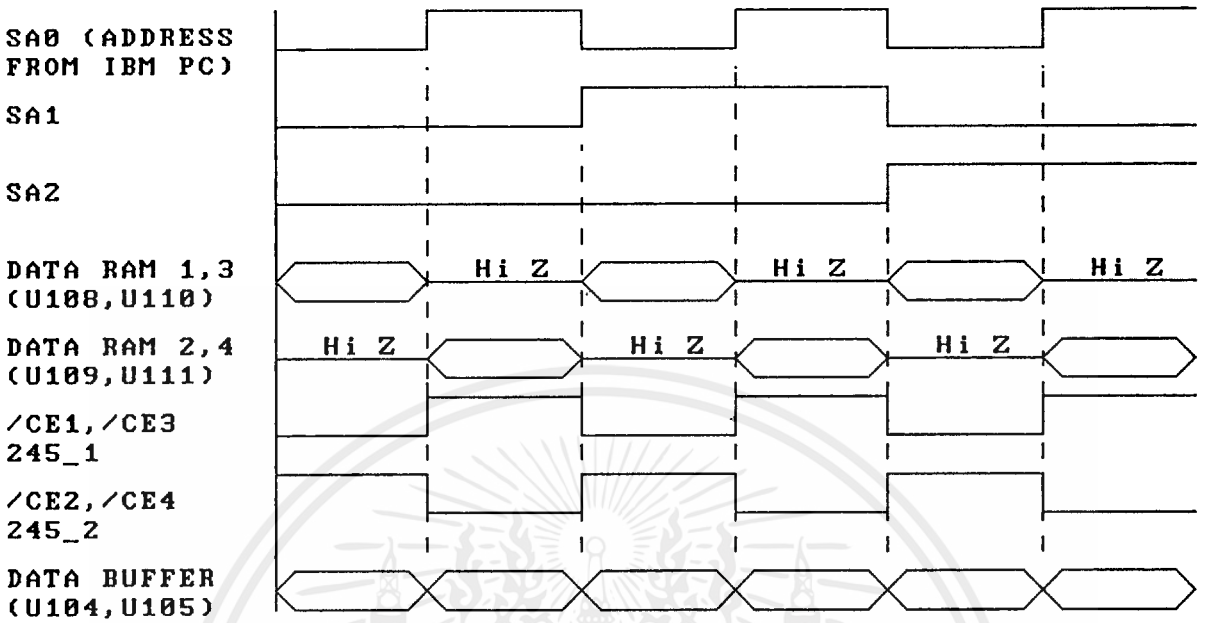
วงจรแสดงในรูปที่ 3.8 การเคลื่อนย้ายข้อมูลระหว่างการ์ดกับ IBM PC จะทำได้ 2โหมด คืออ่านข้อมูลจากหน่วยความจำแล้วเขียนลงดิสก์ และอ่านข้อมูลจากดิสก์แล้วเขียนเข้าสู่หน่วยความจำ เมื่อเราทำการเขียนข้อมูลภาพเข้าสู่หน่วยความจำแล้วต่อไปเราจะนำเข้ามูลนี้เขียนลงดิสก์โดยผ่าน IC U106(74HC245)IC และ U107(74HC245) ซึ่งเป็นบัฟเฟอร์ 2 ทิศทาง การเคลื่อนย้ายข้อมูลนี้เราจะทำสลับกันระหว่างข้อมูลภาพจุดคู่ และข้อมูลภาพจุดคี่ จะคล้าย ๆกับหัวข้อ 3.4 เรื่องการนำสัญญาณภาพออกแสดงที่มอนิเตอร์ สามารถดูการทำงานได้จาก ไทมิ่งไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ส่วนทำหน้าที่เคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับ IBM PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ไทมิ่งไดอะแกรมของการเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับ IBM PC

3.8 ส่วนทำหน้าที่ควบคุมการทำงานของหน่วยความจำ

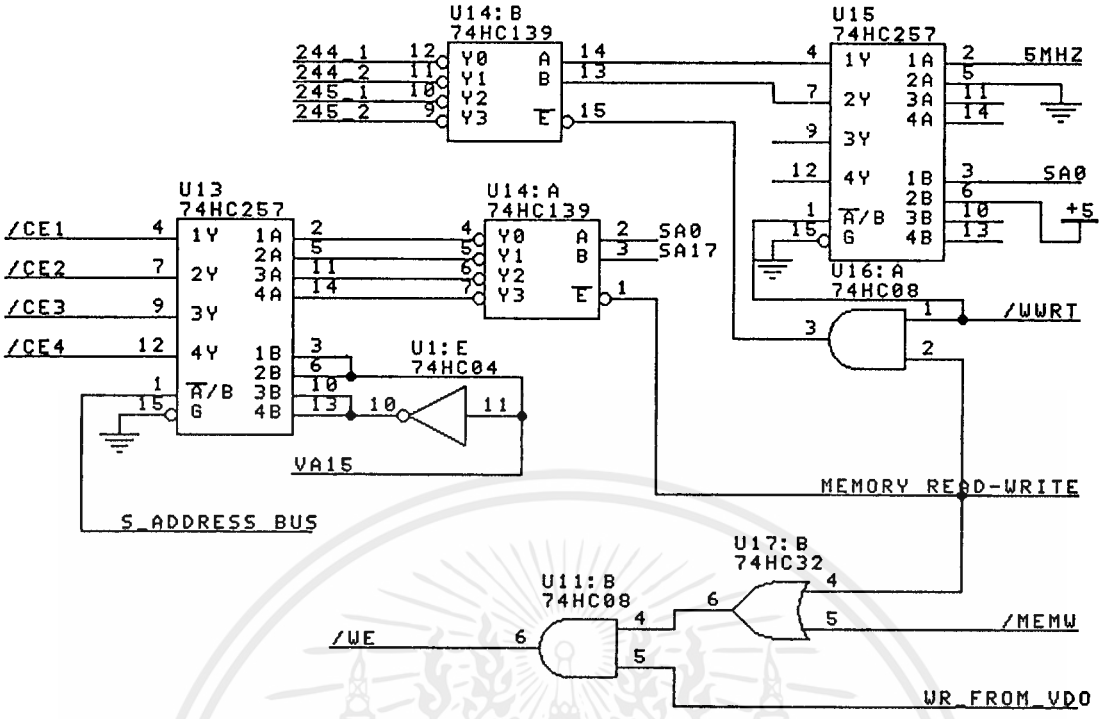
วงจรแสดงในรูปที่ 3.9 ทำหน้าที่ควบคุมการทำงานหรือการอ่านเขียนของหน่วยความจำ สัญญาณ /CE1,/CE2,/CE3,/CE4 จะได้จากการมัลติเพล็กซ์ โดย IC U13 (74HC257) เมื่อทำการเขียนข้อมูลภาพเข้าสู่หน่วยความจำ และนำข้อมูลภาพออกแสดงบนจอมอนิเตอร์ IC U13 จะรับสัญญาณการควบคุมจาก VIDEO ADDRESS (VA15) ถ้าต้องการติดต่อหน่วยความจำกับ IBM PC ไอซี U13 ก็จะรับสัญญาณการควบคุมจาก IBM PC

สัญญาณควบคุมการเขียน (/WE) ของหน่วยความจำทั้ง 4 ตัวก็จะถูกควบคุมการทำงานจากทั้งสองแหล่งสัญญาณ เช่นเดียวกับสัญญาณ /CE1,/CE2,/CE3,/CE4

สัญญาณ 244-1 และ 244-2 เป็นตัวควบคุมการทำงานของ IC U104 (74HC244) และ U105 (74HC244) ตามลำดับ ในการเปิดปิดให้ข้อมูลในหน่วยความจำ ถูกนำออกมาอย่างถูกต้องบน VIDEO BUS (VD0-VD7) เพื่อแสดงบนจอมอนิเตอร์

สัญญาณ 245-1 และ 245-2 เป็นตัวควบคุมการทำงานของ IC U106 (74HC245) และ U107 (74HC245) ตามลำดับ ในการอ่านหรือเขียนข้อมูลภาพจากหน่วยความจำอย่างถูกต้องบน System Data bus (SD0-SD7)

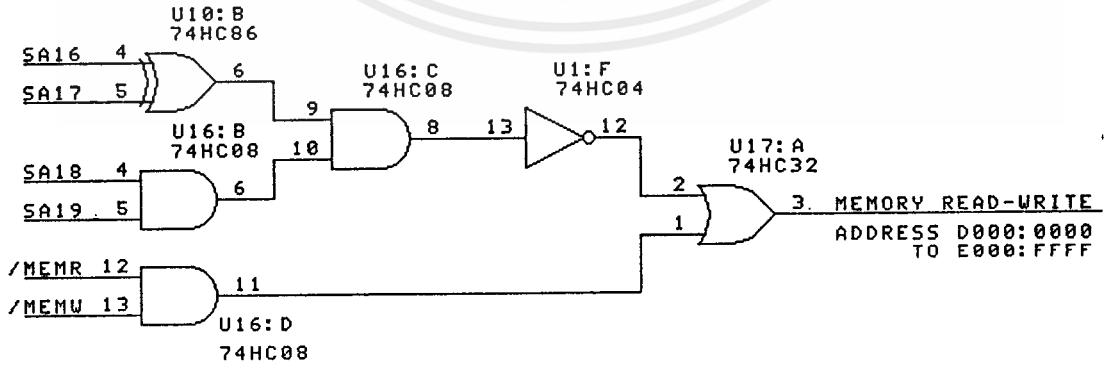
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ส่วนทำหน้าที่ควบคุมการทำงานของหน่วยความจำ

3.9 ส่วนทำหน้าที่ถอดรหัส แอดเดรสของหน่วยความจำบนการ์ด

วงจรแสดงในรูปที่ 3.10 หน่วยความจำบนการ์ดมีจำนวน 128 Kbytes จะเท่ากับ 2 เซกเมนต์ เพราะฉะนั้นในเครื่องเก็บภาพนี้จึงเลือกที่ เซกเมนต์ D000H และ E000H ซึ่งว่างอยู่แล้วบน IBM PC การทำงานจะใช้ไอซีที่เป็นเกทพื้นฐาน มาประกอบกันเป็นวงจรดีโคดเดอร์

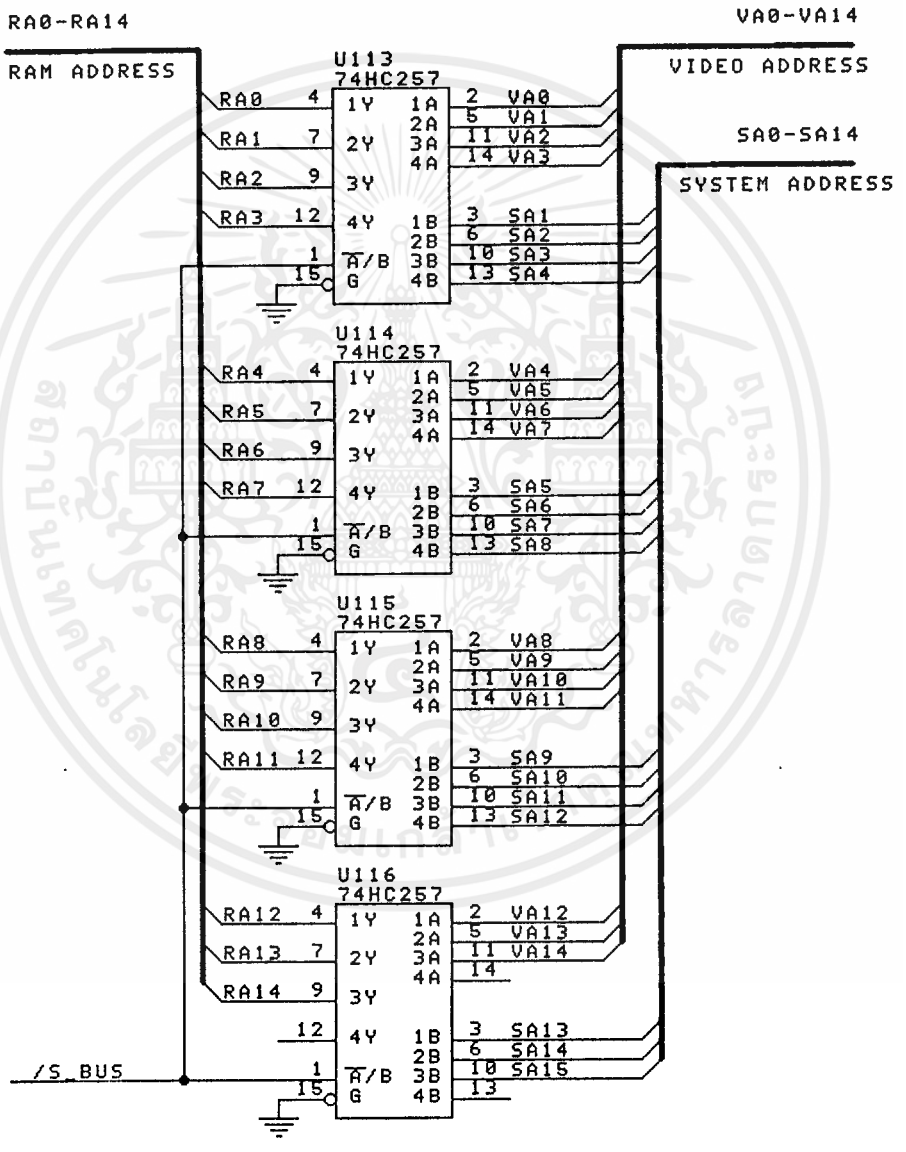


รูปที่ 3.10 ส่วนทำหน้าที่ถอดรหัส แอดเดรสของหน่วยความจำบนการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 ส่วนทำหน้าที่มัลติเพล็กซ์แอดเดรส

วงจรแสดงในรูปที่ 3.11 ใช้ไอซีมัลติเพล็กซ์เบอร์ 74HC257 จำนวน 4 ตัวทำการมัลติเพล็กซ์แอดเดรสให้หน่วยความจำจาก วิดีโอแอดเดรส (VA0-VA14) และซิสเต็มแอดเดรส (SA1-SA15)

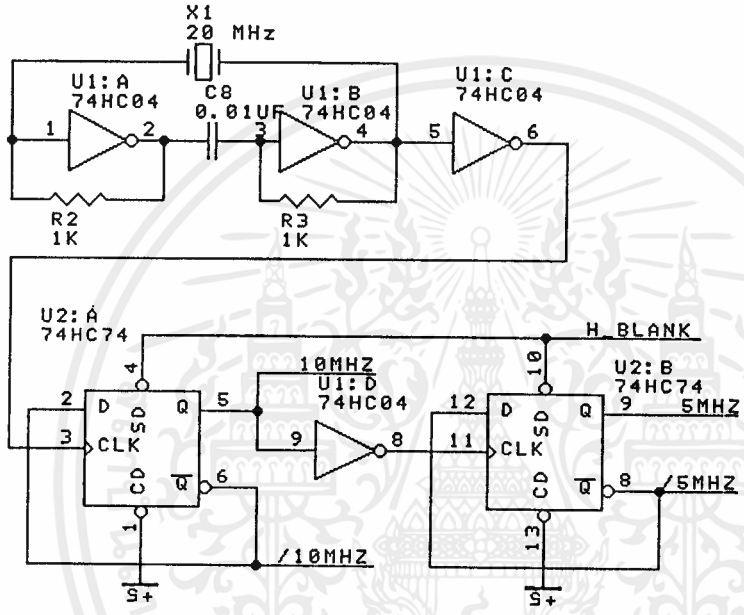


รูปที่ 3.11 ส่วนทำหน้าที่มัลติเพล็กซ์แอดเดรส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.11 ส่วนทำหน้าที่กำเนิดสัญญาณนาฬิกาความถี่ 20 MHz

วงจรแสดงในรูปที่ 3.12 IC U1 (74HC04) เป็นตัวผลิตความถี่ และถูกหารสองโดย U2:A (74HC74) ได้สัญญาณ 10MHz และ /10MHz ความถี่ 10MHz จะถูกกลับเฟสเพื่อให้เกิดการหน่วงเวลา (Delay) ก่อนจะถูกหารสองโดย U2:B (74HC74) ได้สัญญาณ 5MHz และ /5MHz นำไปใช้งานต่อไป

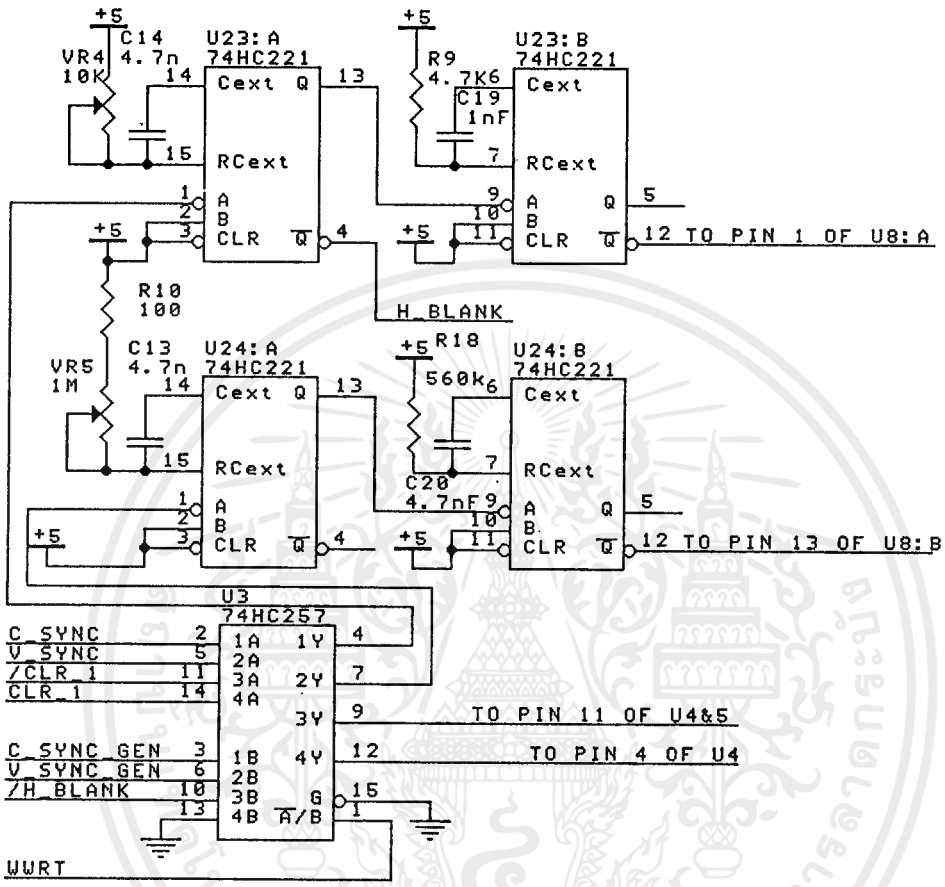


รูปที่3.12 ส่วนทำหน้าที่กำเนิดสัญญาณนาฬิกาความถี่ 20 MHz

3.12 ส่วนทำหน้าที่สร้างสัญญาณแบลงค์เพื่อใช้ในการเก็บภาพ

วงจรแสดงในรูปที่ 3.13 IC U3 (74HC257) เป็นตัวมัลติเพล็กซ์สัญญาณระหว่างสัญญาณซิงค์จากกล้อง และสัญญาณซิงค์ที่ผลิตขึ้นเอง เอาท์พุทของมัลติเพล็กซ์เป็นอินพุทให้ IC U23 และ U24 (74HC221) เพื่อสร้างสัญญาณฮอร์แบลงค์ และเวอร์แบลงค์เพื่อใช้ในการเก็บภาพต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

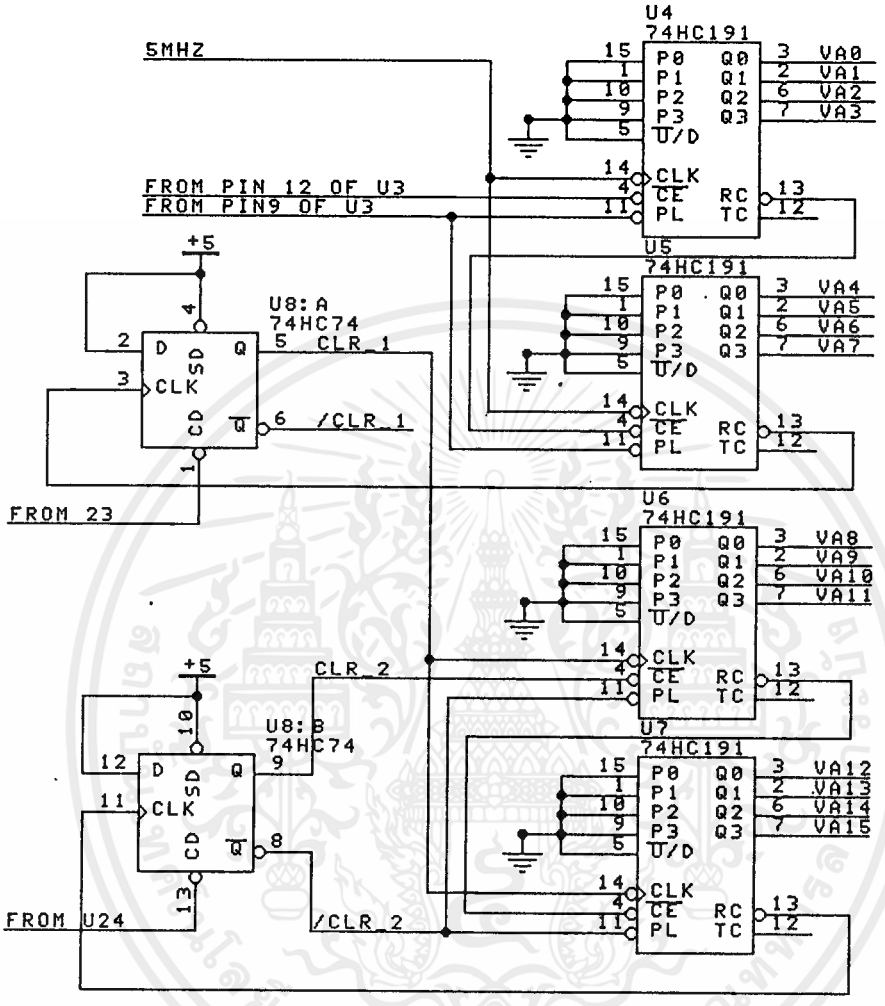


รูปที่ 3.13 ส่วนทำหน้าที่สร้างสัญญาณแบลงค์เพื่อใช้ในการเก็บภาพ

3.13 ส่วนทำหน้าที่สร้างสัญญาณในการนับ (Synchronous Counter)

วงจรแสดงในรูปที่ 3.14 จะใช้ IC ซิงโครนัสเคาน์เตอร์เบอร์ 74HC191โดย U4 และ U5 ทำหน้าที่เป็นตัวนับทางแนวนอน (Horizontal) VA0-VA7 ส่วน U6และU7 ทำหน้าที่เป็นตัวนับทางแนวตั้ง (Vertical) โดยมี IC U8 (74HC74) เป็นตัวกำหนดจังหวะในการนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

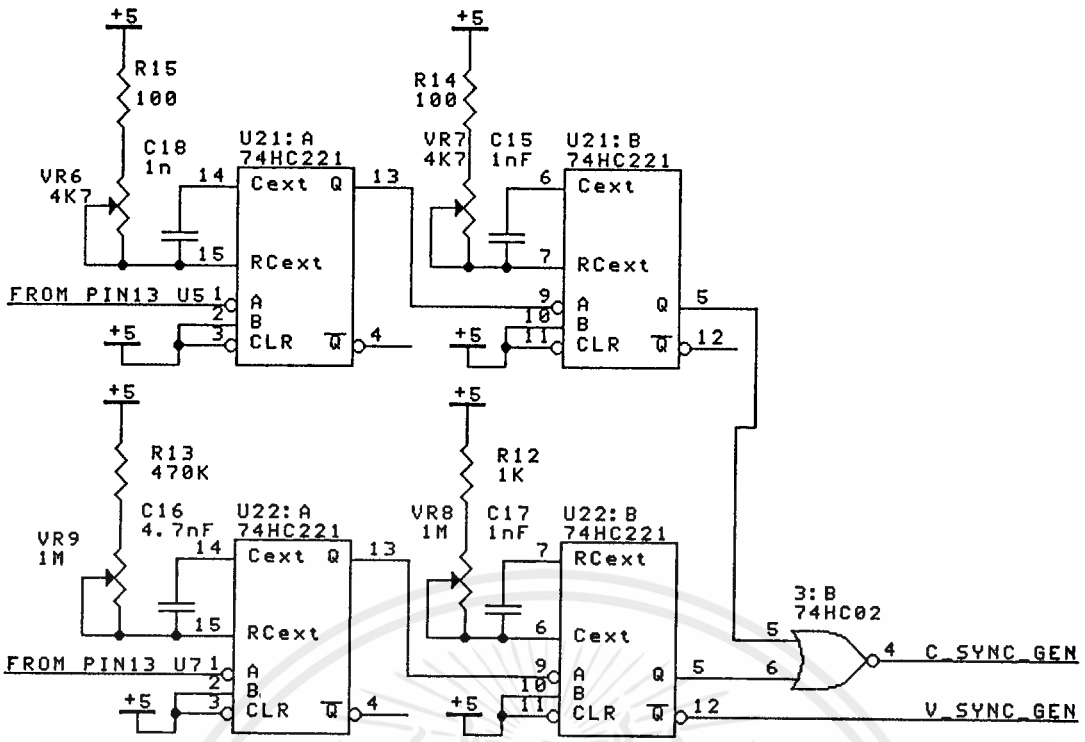


รูปที่ 3.14 ส่วนทำหน้าที่สร้างสัญญาณในการนับ (Synchronous Counter)

3.14 ส่วนทำหน้าที่สร้างสัญญาณซิงค์ขึ้นเอง (Sync Generate)

วงจรแสดงในรูปที่ 3.15 ใช้ IC Monostable U21 (74HC221) เป็นตัวสร้างสัญญาณซิงค์ทางแนวนอน ส่วน IC U22 เป็นตัวสร้างสัญญาณซิงค์ทางแนวตั้ง โดย IC U21 และ U22 จะต้องทำงานสัมพันธ์กับวงจรนับในหัวข้อ 3.13 สัญญาณซิงค์ที่สร้างขึ้นเองนี้ จะใช้ในการแสดงภาพนิ่งบนจอมอนิเตอร์

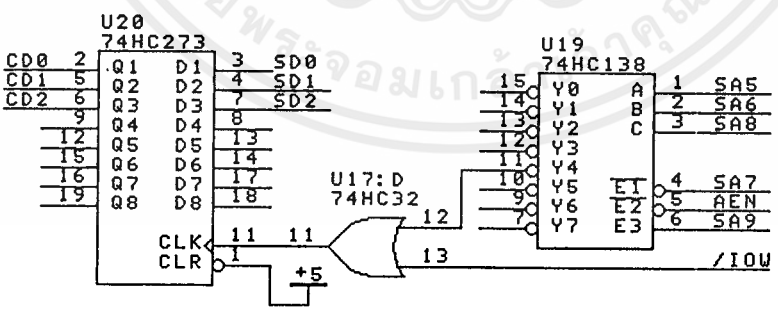
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



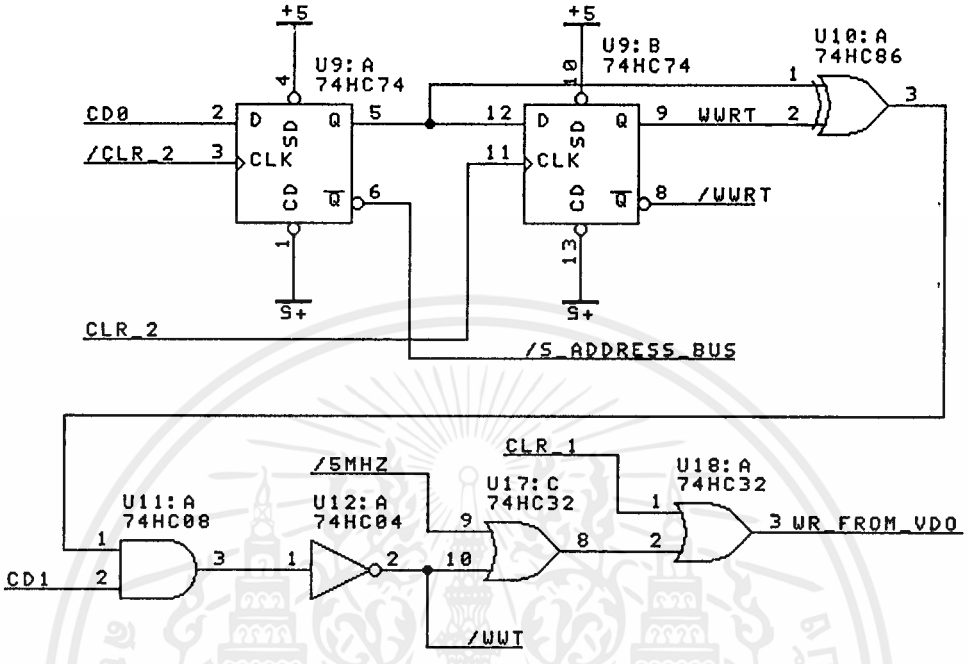
รูปที่ 3.15 ส่วนทำหน้าที่สร้างสัญญาณซิงค์ขึ้นเอง (Sync Generate)

3.15 ส่วนทำหน้าที่สร้างสัญญาณในการเขียนหน่วยความจำจากสัญญาณภาพ

วงจรแสดงในรูปที่ 3.16 IC U9 (74HC74)และU10 (74HC86) ทำงานร่วมกันเป็นตัวตรวจจับสัญญาณภาพ 1 ฟิลด์ (Field) ทำงานร่วมกับสัญญาณ /5MHz และ CLR_1 โดยมีเกทพื้นฐานร่วมด้วยเพื่อสร้างสัญญาณในการเขียนหน่วยความจำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



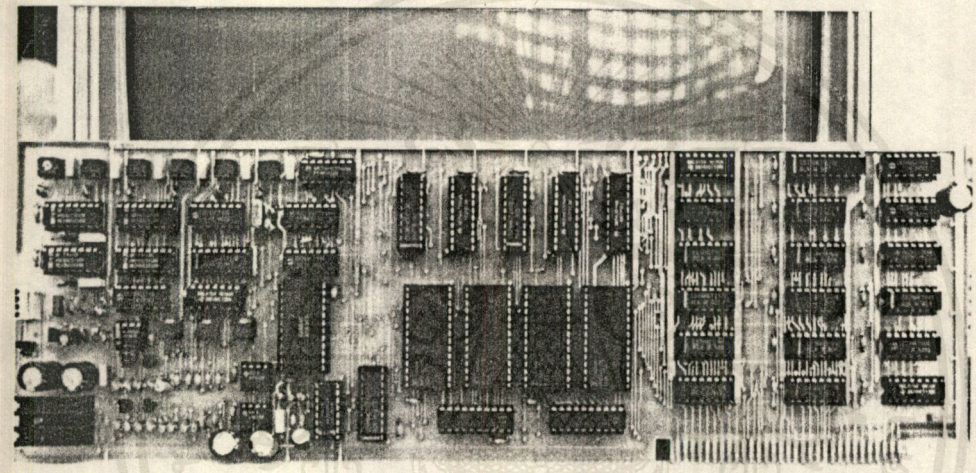
รูปที่ 3.16 ส่วนทำหน้าที่สร้างสัญญาณในการเทียบหน่วยความจำจากสัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

สรุปและผลการทดลอง

จากบทที่ 3 เราได้กล่าวถึงหลักการทำงานของเครื่องเก็บภาพแล้ว บทนี้เป็นการนำการ์ดดิจิไตซ์ไปทดลองใช้งานและสรุปผลการทดลอง พร้อมทั้งปัญหาที่เกิดขึ้น และแนวทางการแก้ไข การ์ดดิจิไตซ์นี้ถูกออกแบบบนปรินท์ 2 หน้า ขนาด 4 x 13 นิ้ว สามารถเสียบบนสล็อต IBM PC ได้ ดูรูปที่ 4.1 แสดงถึงลักษณะของการ์ด



รูปที่ 4.1 ลักษณะของการ์ดดิจิไตซ์ขนาด 512 x 256 จุด

การทดลองใช้การ์ดดิจิไตซ์ในการเก็บภาพจริง โดยใช้กล้อง ซี.ซี.ดี.(Charge Couple Device)เป็นตัวจับภาพ ระยะห่างจากภาพประมาณ 20 เซนติเมตร ภาพที่เก็บได้นี้จะถูกแสดงในรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2 ภาพที่ได้จากการ์ดดิจิไตซ์

สรุปผลของปริญญานิพนธ์ การ์ดดิจิไตเซอร์ขนาด 512 x 256 จุด สามารถใช้งานได้ดี โดยเฉพาะถ้าใช้กับกล้อง ซี.ซี.ดี. (Charge Couple Device) ในส่วนของการเก็บภาพที่มีความละเอียดสูง เช่นภาพลายวงจรบนแผ่นปรินท์ (PCB) อาจได้ภาพที่มีรอยหยักเล็กน้อย บริเวณขอบภาพในด้านแนวตั้ง ซึ่งปัญหานี้ เกิดจากความคลาดเคลื่อนของอุปกรณ์ ชุดโมโนสเตเบิล ที่ทำการสร้างสัญญาณฮอร์แบลงค์ (Hor blank) เพื่อทำการควบคุมการเขียนภาพเข้สู่หน่วยความจำ

แนวทางแก้ไขคือ จะต้องใช้ไมโครโปรเซสเซอร์ 1 ตัวที่ทำงานที่ความถี่สูงประมาณ 12 เมกกะเฮิร์ทขึ้นไป มาทำหน้าที่ควบคุมการเก็บภาพแทนโมโนสเตเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณอย่างสูงสำหรับคุณพ่อ-คุณแม่ และพี่น้องทุกคนที่ช่วยให้กำลังใจอย่างดียิ่งตลอดมาและห่วงใยอยากสำเร็จเป็นบัณฑิต และที่จะลืมไม่ได้ขอขอบคุณ พี่นิสิตทุกคนที่ให้คำปรึกษา คำแนะนำ กำลังใจ โดยเฉพาะ พี่ศิริโชค ให้คำปรึกษาทางด้านฮาร์ดแวร์ พี่มัฆวาน พี่อาโมทย์ พี่หงา ให้คำปรึกษาทางด้านซอฟท์แวร์ ขอขอบคุณเครื่องคอมพิวเตอร์และ Printer และพี่ ๆ ปริญญาโทที่คอยช่วยเหลือดูแล ตลอดเวลาที่อยู่ร่วมกัน จนได้ปริญญานิพนธ์เล่มนี้จนเสร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1 กวิน แหยมมั่น,ไพรัช ธัชยพงษ์ " เทคนิคการดิจิไตซ์สัญญาณภาพความเร็วสูงสำหรับไมโครคอมพิวเตอร์ " ประชุมทางวิชาการทางวิศวกรรมไฟฟ้าสถาบันอุดมศึกษาแห่งประเทศไทย ครั้งที่ 9

2 ชานินทร์ ถาวรศาสนวงศ์, ทินกร ดุ๊ก " การอินเทอร์เฟส IBM PC "

3 รังสรรค์ น้อยจินดา, สาท คำมูล, สุริยะ คลังสิน " Inspection of Printed Circuit Board " ปริญญานิพนธ์ระดับปริญญาตรี, คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ.2534

4 Ciarcia's Circuit Cellar , Steve Ciarica (Volume VII)

5 Digital printciple and application, Malvino leach (Third Edition)

6 Microprocessor interfacing technique, Rodnay zaks, Austin lesea (Third Edition)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

U108 62256
U109 62256
U110 62256
U111 62256
U104 74H0244
U105 74HC244
U106 74HC245
U107 74HC245
U113 74HC257
U114 74HC257
U115 74HC257
U116 74HC257
VIDEO ADDRESS
SYSTEM ADDRESS
/S_BUS
SYSTEM DATA SD0-SD7
U21:A 74HC221
U21:B 74HC221
U22:A 74HC221
U22:B 74HC221
U14:B 74HC139
U13 74HC257
U14:A 74HC139
U15 74HC257
U16:A 74HC08
U1:E 74HC04
U1:F 74HC04
U10:B 74HC86
U16:C 74HC08
U16:B 74HC08
U16:D 74HC08
U17:A 74HC32
U17:B 74HC32
U17:C 74HC32
U17:D 74HC32
U11:A 74HC08
U11:B 74HC08
U12:A 74HC04
U18:A 74HC32
3:B 74HC02
U20 74HC273
U19 74HC138
C_SYNC_GEN
V_SYNC_GEN
WR_FROM_VDO
/WWT
/WWRT
/IOW
/MEMR
/MEMW
5MHZ
/5MHZ
CLR_1
VA15
S_BUS
R15 100
R14 100
R12 1K
C18 1n
C15 1nF
C17 1nF
VR7 4K7
VR8 1M
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้