

ปริญญานิพนธ์ปีการศึกษา 2536

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง สวิตช์โอนย้ายอัตโนมัติ (AUTOMATIC TRANSFER SWITCH)

โดย

- |                |                |           |
|----------------|----------------|-----------|
| 1. นายชิงชัย   | ชูเมือง        | 34.190008 |
| 2. นายภาคย์    | มลินทสุด       | 34.190021 |
| 3. นายวรพงศ์   | บุญวงศ์        | 34.190024 |
| 4. นายอภิวัฒน์ | เรืองถาวรฤทธิ์ | 34.190042 |

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่ควรนำเอกสารนี้ไปเผยแพร่โดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง (อาจารย์ พิชิต อึ้งล้ำยอง) เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

| ชื่อ                                                           | หน้า |
|----------------------------------------------------------------|------|
| บทนำ                                                           |      |
| คุณสมบัติของโครงงานสวิทช์อินย่ายัดโนมิติ                       |      |
| บทที่ 1 สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 8051 | 1    |
| - โครงสร้าง                                                    | 2    |
| - การจัดการหน่วยความจำ                                         | 4    |
| - สถาปัตยกรรมของ 8051                                          | 6    |
| - การทำงานของ 8051                                             | 14   |
| - ไดอะแกรมเวลาของการติดต่อกับหน่วยความจำ                       | 17   |
| - การรีเซ็ต                                                    | 20   |
| - รีจิสเตอร์ฟังก์ชันพิเศษ                                      | 22   |
| - การ INTERRUPT                                                | 34   |
| บทที่ 2 DETECTOR CIRCUIT                                       | 36   |
| - วงจรตรวจจับศักดาสูงหรือต่ำเกินกำหนด                          | 40   |
| - วงจรตรวจจับความถี่สูงหรือต่ำเกินกำหนด                        | 41   |
| - วงจรตรวจจับกระแสเกินกำหนด                                    | 43   |
| - วงจรตรวจการเรียงลำดับเฟส                                     | 49   |
| บทที่ 3 SCR และการควบคุม                                       |      |
| - การออกแบบหม้อแปลงโดยวิธี AREA PRODUCT                        | 55   |
| - SNUBBER CIRCUIT                                              | 62   |
| - การหาค่า LATCHING CURRENT                                    | 63   |
| - TRIGGERING CIRCUIT                                           | 64   |
| บทที่ 4 โครงสร้างและขั้นตอนการทำงาน                            | 68   |
| - โครงสร้าง                                                    |      |
| - บอร์ด ANT31-PJ                                               | 69   |
| - REAL TIME CLOCK                                              | 72   |
| - ขั้นตอนการทำงาน                                              |      |
| - กรณีไฟฟ้าจากการไฟฟ้าผิดปกติ                                  | 74   |
| - กรณีไฟฟ้าจากการไฟฟ้าปกติ                                     | 74   |
| - กรณีเครื่องกำเนิดไฟฟ้าขัดข้อง                                | 74   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในหน่วยงานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่โดยไม่ได้รับอนุญาตไปยังผู้ใดนอกเหนือจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

| ชื่อ                                                      | หน้า      |
|-----------------------------------------------------------|-----------|
| - กรณีกระแสวิก                                            | 75        |
| - กรณีเกิดเสียงเตือน                                      | 75        |
| - กรณี DETECTOR ชัดข้อ                                    | 75        |
| - กรณีเดินเครื่องอัตโนมัติเพื่อเป็นการวอร์มอัพเครื่องยนต์ | 76        |
| - การสตาร์ทเครื่องยนต์                                    | 76        |
| - การ STOP เครื่องยนต์                                    | 76        |
| <b>บทที่ 5 ข้อจำกัดและวิธีใช้</b>                         | <b>77</b> |
| - การเปลี่ยนค่าเวลา SET1, SET2, และ SET3                  | 77        |
| - การตั้งค่าเวลาของ REAL TIME CLOCK                       | 78        |
| - การดูบันทึกรายการการผิดปกติ                             | 79        |
| <b>บทที่ 6 CONSTRUCTION CHART</b>                         | <b>80</b> |
| - เมื่อเกิดการผิดปกติทางด้านการไฟฟ้า                      | 81        |
| - เมื่อเกิดการผิดปกติทางด้านเครื่องกำเนิดไฟฟ้า            | 82        |
| - เมื่อเกิดกระแสวิก                                       | 83        |
| - เมื่อไฟฟ้าจากการไฟฟ้ากลับมาอีกครั้ง                     | 84        |
| - การ START เครื่องยนต์                                   | 85        |
| - การ STOP เครื่องยนต์                                    | 86        |
| - การตั้งค่าเวลา REAL TIME CLOCK                          | 87        |
| <b>ภาคผนวก</b>                                            |           |
| ก) รายละเอียด PROGRAM                                     |           |
| ข) ชุดคำสั่ง 8051                                         |           |
| ค) REAL TIME CLOCK                                        |           |
| ง) SPECIFICATION OF SCR                                   |           |
| จ) รายละเอียดของจอ LCD DISPLAY                            |           |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

| ชื่อ                                                                      | หน้า  |
|---------------------------------------------------------------------------|-------|
| <b>บทที่ 1</b>                                                            |       |
| รูปที่ 1.1 ตารางไมโครคอนโทรลเลอร์แบบชิพเดียวในตระกูล 51                   | 1     |
| รูปที่ 1.2 ไดอะแกรมโครงสร้าง 8051                                         | 2     |
| รูปที่ 1.3 แผนภูมิของหน่วยความจำ 8051                                     | 4     |
| รูปที่ 1.4 สถาปัตยกรรมภายในของ 8051                                       | 6     |
| รูปที่ 1.5 ไดอะแกรมขาของ 8051 แบบ DIP                                     | 6     |
| รูปที่ 1.6 โครงสร้างของพอร์ท 0                                            | 7     |
| รูปที่ 1.7 โครงสร้างของพอร์ท 1                                            | 9     |
| รูปที่ 1.8 โครงสร้างของพอร์ท 2                                            | 9     |
| รูปที่ 1.9 โครงสร้างของพอร์ท 3                                            | 10    |
| รูปที่ 1.10 ค่าของรีจิสเตอร์เมื่อเกิดการรีเซ็ต 8051                       | 11    |
| รูปที่ 1.11 วงจรออสซิลเลเตอร์ภายใน 8051                                   | 13    |
| รูปที่ 1.12 8051 ที่ทำงานโดยสัญญาณที่มาจากภายนอก                          | 13    |
| รูปที่ 1.13 ลำดับสถานะการทำงานใน MCS-51                                   | 15    |
| รูปที่ 1.14 Timing Diagram ของการอ่านโปรแกรมจากหน่วยความจำภายนอก          | 17    |
| รูปที่ 1.15 Timing Diagram ของการอ่านข้อมูลหน่วยความจำสำหรับข้อมูลภายนอก  | 18    |
| รูปที่ 1.16 Timing Diagram ของการเขียนข้อมูลหน่วยความจำสำหรับข้อมูลภายนอก | 19    |
| รูปที่ 1.17 ไดอะแกรมตามเวลาของการรีเซ็ต                                   | 20    |
| รูปที่ 1.18 Special Function Register (SFR)                               | 22    |
| รูปที่ 1.19 แผนภาพค่าตำแหน่งหน่วยความจำแต่ละบิต                           | 23,24 |
| รูปที่ 1.20 Program Status Word (PSW)                                     | 25    |
| รูปที่ 1.21 Serial Port Control (SCON)                                    | 27    |
| รูปที่ 1.22 TMOD Timer/Counter Mode register                              | 28    |
| รูปที่ 1.23 TCON Timer Control register                                   | 28    |
| รูปที่ 1.24 แหล่งกำเนิดสัญญาณขัดจังหวะ                                    | 29    |
| รูปที่ 1.25 Interrupt Enable Register                                     | 30    |
| รูปที่ 1.26 IP : Interrupt Priority Register                              | 31    |
| รูปที่ 1.27 ระบบการขัดจังหวะของ 8051                                      | 32    |
| รูปที่ 1.28 PCON : Power Control Register                                 | 33    |
| รูปที่ 1.29 Power Down และ Idle Mode                                      | 33    |
| รูปที่ 1.30 ไดอะแกรมเวลาของการตอบสนองการขัดจังหวะ                         | 34    |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

| ชื่อ                                                             | หน้า  |
|------------------------------------------------------------------|-------|
| <b>บทที่ 2</b>                                                   |       |
| รูปที่ 2.1 บล็อกไดอะแกรมของไอซี MC3425                           | 37    |
| รูปที่ 2.2 VOLTAGE DETECTOR CIRCUIT                              | 38,39 |
| รูปที่ 2.3 FREQUENCY DETECTOR CIRCUIT                            | 42    |
| รูปที่ 2.4 แผนผังการทำงานของเครื่องป้องกันกระเกินในระบบสามเฟส    | 44    |
| รูปที่ 2.5 OVER CURRENT DETECTOR CIRCUIT                         | 45,46 |
| รูปที่ 2.6 แผนผังการทำงานของวงจรตรวจจับการเรียงลำดับเฟส          | 50    |
| รูปที่ 2.7 a) เมื่อศักดาไฟฟ้าสามเฟสต่อเรียงเฟสเข้าสู่วงจรถูกต้อง | 51    |
| b) เมื่อศักดาไฟฟ้าสามเฟสต่อเรียงเฟสเข้าสู่วงจรผิด                | 51    |
| รูปที่ 2.7 PHASE-SEQUENCE DETECTOR CIRCUIT                       | 52    |
| <b>บทที่ 3</b>                                                   |       |
| รูปแสดง PULSE TRANSFORMER                                        | 61    |
| รูปแสดงวงจร TRIGGERING CIRCUIT                                   | 65    |
| รูปแสดงชุด SCR                                                   | 66    |
| รูปแสดง LAY-OUT การติดตั้งชุด SCR                                | 67    |

# สวิตช์โอนย้ายอัตโนมัติ

## AUTOMATIC TRANSFER SWITCH

โดย

- |                |                |           |
|----------------|----------------|-----------|
| 1. นายชิงชัย   | ชูเมือง        | 34.190008 |
| 2. นายภาคย์    | มิลินทสุต      | 34.190021 |
| 3. นายวรพงศ์   | บุญวงศ์        | 34.190024 |
| 4. นายอภิวัฒน์ | เรืองถาวรฤทธิ์ | 34.190042 |

อาจารย์ที่ปรึกษา

อาจารย์ พิชิต ล้ายอง

บทคัดย่อ

สวิตช์โอนย้ายอัตโนมัติ (AUTOMATIC TRANSFER SWITCH, ATS) เป็นอุปกรณ์ที่ใช้ทำหน้าที่โอนย้ายให้โหลดได้รับแหล่งจ่ายพลังงานที่เหมาะสมกับสภาวะของการผิดปกติที่เกิดขึ้น กล่าวคือในสภาวะที่การไฟฟ้าเกิดการผิดปกติก็ให้โหลดได้รับกระแสจากเครื่องกำเนิดไฟฟ้า และถ้าหากไฟฟ้าจากการไฟฟ้ากลับคืนสู่สภาพปกติก็ให้ย้ายโหลดกลับมาการไฟฟ้าอีกครั้ง

ในโครงงานนี้ใช้ไมโครคอนโทรลเลอร์ MCS-51 เป็นตัวควบคุมและสั่งการโดยได้รับอินพุตมาจากวงจรตรวจจับ DETECTOR CIRCUIT ซึ่งจะตรวจจับการผิดปกติที่เกิดจากแรงดัน, ความถี่, การเรียงลำดับเฟส และกระแสเกิน และสั่งการให้วงจรทรินค TRIGGERING CIRCUIT ทำงานต่อไป

### ABSTRACT

The Automatic Transfer Switch, ATS, is device which is used to transfer load to recieve energy from suitable energy source. In the case of Central is abnormal, voltage;frequency;phase-sequence, Generator will supply the energy to load and if the Central is normal then Central will supply the energy to load.

There is a Microcontroller, MCS-51, control the other, triggering circuit. Detector circuit detect the abnormal and send the result to MCS-51. the abnormalities are the voltage abnormal, the frequency abnormal, the phase-sequence abnormal, and the over current abnormal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทนำ

สวิตช์โอนย้ายอัตโนมัติ (AUTOMATIC TRANSFER SWITCH, ATS) เป็นอุปกรณ์ที่ทำหน้าที่ให้โหลดได้รับกระแสจากแหล่งพลังงานได้ถูกต้องตามสภาวะการผิดปกติที่เกิดขึ้น กล่าวคือ เมื่อเกิดการผิดปกติขึ้นทางด้านการไฟฟ้าก็จะโอนย้ายให้โหลดได้รับกระแสจากเครื่องกำเนิดไฟฟ้า และเมื่อไฟฟ้าจากการไฟฟ้ากลับมาสู่สภาวะปกติอีกครั้งก็โอนย้ายให้โหลดให้มารับกระแสจากการไฟฟ้า

การตรวจจับการผิดปกติจะตรวจจับทั้งสองด้านคือทั้งทางด้านการไฟฟ้าและด้านเครื่องกำเนิดไฟฟ้า โดยจะตรวจจับการผิดปกติขึ้นเนื่องมาจากแรงดัน, ความถี่, การเรียงลำดับเฟส ตลอดจนกระแสเกิน การผิดปกติหมายถึงค่าเหล่านี้ไม่อยู่ในย่านที่จะใช้งานได้ ย่านที่โรงงานนี้สามารถที่จะปรับตั้งค่าได้ตามความต้องการของผู้ใช้ ตัวตรวจจับจะทำหน้าที่ค้นหาการผิดปกติแล้วส่งผลให้ไมโครคอนโทรลเลอร์ประมวลผลและส่งการต่อไป

การควบคุมและสั่งการใช้ไมโครคอนโทรลเลอร์ตระกูล 51 (80C31) เป็นตัวควบคุมการทำงานด้วย MONITOR PROGRAM ทำให้สามารถที่จะพัฒนาโปรแกรมได้กว้างขวาง นอกจากนี้ไมโครคอนโทรลเลอร์ยังสามารถบันทึกรายการการผิดปกติที่เกิดขึ้นไม่ว่าจะเป็นด้านการไฟฟ้าหรือด้านเครื่องกำเนิดไฟฟ้า ซึ่งเป็นรายการผิดปกติที่เกิดขึ้นล่าสุดจำนวน 10 รายการ ผู้ใช้สามารถเรียกดูได้ตามความต้องการ

ในสภาวะที่ไฟฟ้าจากการไฟฟ้าผิดปกติ ในบางครั้งการไฟฟ้าสามารถที่จะแก้ไขสิ่งผิดปกตินั้นให้กลับคืนสู่สภาพเดิมได้ ซึ่งการไฟฟ้าต้องใช้เวลาช่วงหนึ่งในการแก้ไข ดังนั้นในโปรแกรมจึงมีการตั้งค่าเวลานี้ได้โดยผู้ใช้ และในสภาวะที่การไฟฟ้าผิดปกติอยู่ แต่ต่อมา DETECTOR สามารถตรวจพบว่าการไฟฟ้าได้กลับมาปกติก็ต้องมีเวลาค่าหนึ่งที่ต้องหน่วงไว้เพื่อให้แน่ใจว่าการไฟฟ้าปกติจริง ๆ ซึ่งผู้ใช้สามารถที่จะใส่ค่าได้ตามต้องการเช่นกัน นอกจากนี้ผู้ใช้อีกยังสามารถตั้งค่าเวลาการสตาร์ทเครื่องยนต์ได้อีกด้วย

ตัวที่ทำหน้าที่เป็นสวิตช์ในการโอนย้ายให้โหลดก็คือ SCR ทั้งนี้เพื่อความรวดเร็วในการทำงานและไม่ต้องบำรุงรักษาหน้าสัมผัสอย่างเช่นในอุปกรณ์ ELECTROMAGNETIC การควบคุม SCR หรือวงจร TRIGGERING CIRCUIT ซึ่งระบบการทริกแบบทริกตลอดเวลาโดยใช้พลังงานต่ำสุด(แต่ยังสามารถทริกได้) โดย SCR จะแบ่งเป็น 2 ชุดคือด้านการไฟฟ้า 6 ตัวและด้านเครื่องกำเนิดไฟฟ้าอีก 6 ตัว ที่แต่ละเฟสจะมี SCR 2 ตัวต่อ ANTI-PARALLEL กันรวมเป็น 12 ตัว รายละเอียดการทำงานและการควบคุมจะกล่าวถึงต่อไป

PROJECT นี้ทำขึ้นเพื่อเป็นแนวทางการพัฒนาระบบ ATS โดยการใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมและ SCR เป็นตัวโอนย้ายให้โหลด

## จุดประสงค์

1. เมื่อเกิดการผิดปกติของไฟฟ้าจากการไฟฟ้า สามารถที่จะโอนย้ายโหลดให้ได้รับกระแสจากเครื่องกำเนิดไฟฟ้าได้
2. เมื่อเกิดการไฟฟ้าจากการไฟฟ้ากลับมาอีกครั้ง สามารถที่จะโอนย้ายโหลดให้ได้รับกระแสจากการไฟฟ้าได้
3. สามารถที่จะตั้งค่าหนึ่งของเวลาของ
  - 3.1 การหนดวงเวลาเพื่อให้แน่ใจว่าไฟฟ้าจากการไฟฟ้าได้ผิดปกติจริง ๆ
  - 3.2 การหนดวงเวลาเพื่อให้แน่ใจว่าไฟฟ้าจากการไฟฟ้าได้กลับมาปกติเหมือนเดิม
  - 3.3 การหนดวงเวลาการสตาร์ทเครื่องยนต์
4. สามารถที่จะบันทึกรายการการผิดปกติและสามารถเรียกดูได้เมื่อต้องการ
5. สามารถที่จะเดินเครื่องยนต์โดยอัตโนมัติเพื่อวอร์มอัพเครื่องยนต์ทุกสัปดาห์ครั้งละ 1 ชั่วโมง
6. สามารถที่จะปรับย่านการใช้งานของ OVER VOLTAGE/FREQUENCY หรือ UNDER VOLTAGE/FREQUENCY ได้
7. สามารถที่จะตรวจสอบหรือแก้ไขได้ง่าย วงจรไม่สลับซับซ้อน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คุณสมบัติของโครงงานสวิตช์อินย่ายัดโนมัต

1. สามารถเลือกย่านการใช้งานของ VOLTAGE, FREQUENCY ได้ว่าต้องการให้มี OVER VOLTAGE/FREQUENCY และ UNDER VOLTAGE/FREQUENCY อยู่ในย่านเท่าใด
2. ในสถานะที่ไฟฟ้าจากการไฟฟ้าไม่ปกติอันเกิดจากแรงดัน, ความถี่, การเรียงลำดับเฟสไม่เป็นไปตามกำหนดหรือผิดปกติ ในบางครั้งการไฟฟ้าสามารถที่จะแก้ไขสิ่งผิดปกตินั้นได้ทำให้กลับสู่สภาวะปกติดังเดิม ซึ่งการไฟฟ้าต้องใช้เวลาช่วงหนึ่งในการแก้ไข อันแสดงว่าสภาวะไฟฟ้าของการไฟฟ้าไม่ได้ผิดปกติจริง ๆ ดังนั้นในกรณีอย่างนี้จึงยังไม่มีกรอินย่ายไหลลมาสู่เครื่องกำเนิดไฟฟ้าแต่อย่างใด โดยปกติแล้วเวลาที่ใช้ในการไฟฟ้านั้นประมาณ 3 วินาที แต่ในโครงงาน ATS นี้ได้เขียนโปรแกรมให้สามารถเลือกค่าเวลาหน่วงนี้ได้ภายใน 1 ถึง 59 วินาทีโดยการเซตค่าเวลา SET1 ในโหมดการเซตค่าเวลาและการแสดงรายการการผิดปกติ
3. ในสถานะที่เครื่องกำเนิดไฟฟ้าทำงานอยู่ แต่ DETECTOR ได้ตรวจพบว่าการไฟฟ้าได้กลับคืนสู่สภาพเดิมแล้ว จะต้องใช้เวลาช่วงหนึ่งเพื่อยืนยันว่าไฟฟ้าจากการไฟฟ้าได้กลับมาจริง ๆ ไม่ได้กลับมาแล้วหายไปอีก เวลาอันนี้ก็สามารถที่จะเลือกได้เหมือนกับเวลาในข้อ 2. โดยการเซตค่าเวลา SET2
4. ในการสตาร์ทเครื่องยนต์นั้น เวลาในช่วงสตาร์ทและช่วงหยุดสตาร์ท(ซึ่งมีค่าช่วงเวลาเท่ากัน) เราสามารถที่จะปรับช่วงเวลานี้ได้ภายใน 1 ถึง 59 วินาที โดยการเซตค่าเวลา SET3 ในโหมดการเซตค่าเวลาและแสดงรายการการผิดปกติ และถ้าหากว่าได้สตาร์ทไปแล้วจำนวน 3 ครั้งแต่เครื่องยนต์ยังไม่ติดอันแสดงว่าเครื่องยนต์ขัดข้องหรือตั้งเวลาช่วงการสตาร์ทต่ำเกินไป ในกรณีนี้โปรแกรมจะให้ผู้ใช้สตาร์ทเครื่องยนต์ด้วยมือ หลังจากนั้นผู้ใช้ก็สามารถปรับค่าช่วงเวลาการสตาร์ทใหม่ได้
5. เนื่องจากใช้อุปกรณ์ THYRISTOR อันได้แก่ SCR มาเป็นสวิตช์ในการอินย่ายแทนอุปกรณ์ ELECTROMAGNETIC จึงทำให้ไม่มีปัญหาเรื่องการสปาร์คของหน้า CONTACT เป็นการลดค่าใช้จ่ายในการบำรุง-ซ่อมแซมส่วนนี้
6. สะดวกในการซ่อมแซมเพราะควบคุมทุกอย่างด้วยโปรแกรม
7. สามารถแสดงรายการการผิดปกติที่เกิดขึ้น 10 รายการล่าสุด โดยการกดปุ่ม SHOW เมื่ออยู่ในโหมดการเซตค่าและแสดงรายการการผิดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 51  
Single Chip Microcontroller system -51 family Architectural

ไมโครคอนโทรลเลอร์แบบชิพเดี่ยว (Single Chip Microcontroller) คือไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม (Integrated circuit) เพียงชิพเดียวเหมาะสำหรับงานควบคุมอุปกรณ์อื่น ๆ แบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามต้องการ ไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 51 หรือ MCS-51 อันได้แก่ เบอร์ 8051 และ 8052 ซึ่งมีโครงสร้างและชุดคำสั่งแตกต่างกันเพียงเล็กน้อยดังตารางในรูปที่ 1.1

| Device                      | ROMless Version             | EPROM Version | ROM Bytes | RAM Bytes | 8-Bit I/O Ports | 16-Bit Timer/Counters | Programmable Counter Array (PCA) | UART | Serial Expansion Port (SEP) | Global Serial Channel (GSC) | DMA Channels | A/D Channels | Interrupt Sources/Vectors | Power Down and Idle Modes |
|-----------------------------|-----------------------------|---------------|-----------|-----------|-----------------|-----------------------|----------------------------------|------|-----------------------------|-----------------------------|--------------|--------------|---------------------------|---------------------------|
| 8051                        | 8051                        | —             | 4K        | 128       | 4               | 2                     |                                  | ✓    |                             |                             |              |              | 5/5                       |                           |
| 8051AH   8051AM   8751BH    | 8051AH   8051AM   8751BH    | 8751BH        | 4K        | 128       | 4               | 2                     |                                  | ✓    |                             |                             |              |              | 5/5                       |                           |
| 8052AH                      | 8052AH                      | 8752BH        | 8K        | 256       | 4               | 3                     |                                  | ✓    |                             |                             |              |              | 3/6                       |                           |
| 80C51BH   80C51BH   87C51   | 80C51BH   80C51BH   87C51   | 87C51         | 4K        | 128       | 4               | 2                     |                                  | ✓    |                             |                             |              |              | 5/5                       | ✓                         |
| 80C52   80C52               | 80C52                       | —             | 8K        | 256       | 4               | 3                     |                                  | ✓    |                             |                             |              |              | 3/8                       | ✓                         |
| 80C51FA   80C51FA   87C51FA | 80C51FA   80C51FA   87C51FA | 87C51FA       | 8K        | 256       | 4               | 3                     |                                  | ✓    |                             |                             |              |              | 4/7                       | ✓                         |
| 80C51FB   80C51FA   87C51FB | 80C51FB   80C51FA   87C51FB | 87C51FB       | 16K       | 256       | 4               | 3                     |                                  | ✓    |                             |                             |              |              | 14/7                      | ✓                         |
| 80C152JA   80C152JA         | 80C152JA                    | —             | 3K        | 256       | 5               | 2                     |                                  | ✓    |                             | ✓                           | 2            |              | 19/11                     | ✓                         |
| —   80C152JB                | —                           | —             | —         | 256       | 7               | 2                     |                                  | ✓    |                             | ✓                           | 2            |              | 19/11                     | ✓                         |
| 80C152JC   80C152JC         | 80C152JC                    | —             | 8K        | 256       | 5               | 2                     |                                  | ✓    |                             | ✓                           | 2            |              | 19/11                     | ✓                         |
| —   80C152JD                | —                           | —             | —         | 256       | 7               | 2                     |                                  | ✓    |                             | ✓                           | 2            |              | 19/11                     | ✓                         |
| 80C452   80C452   87C452P   | 80C452                      | 87C452P       | 8K        | 256       | 5               | 2                     |                                  | ✓    |                             |                             |              |              | 3/8                       | ✓                         |

รูปที่ 1.1 ตารางของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวในตระกูล 51

จากตารางในรูปที่ 1.1 แต่ละคอลัมน์จะบอกถึงคุณสมบัติหรือโครงสร้างของไมโครคอนโทรลเลอร์แต่ละเบอร์ในตระกูล MCS-51 เช่นมี ROM หรือ RAM ภายในเท่าใด ถ้าเป็นรุ่นที่ไม่มี ROM อยู่ภายในจะเป็นเบอร์อะไร หรือถ้าเป็นรุ่นที่มีหน่วยความจำสำหรับโปรแกรมเป็นแบบ EPROM จะเป็นเบอร์อะไร เช่นในบรรทัดแรกจะบอกว่า 8051 มี ROM อยู่ภายในขนาด 4 กิโลไบต์ แต่ถ้าเป็นเบอร์ 8031 จะไม่มี ROM ขนาด 4 กิโลไบต์อยู่ภายใน นอกจากนี้ในตารางยังจะบอกว่าไมโครคอนโทรลเลอร์เบอร์นั้นมีพอร์ทัลสำหรับอ่านเขียนข้อมูลขนาด 8 บิตอยู่ที่ชุด (8 bit I/O Port) มี Timer/Counters ขนาด 16 บิตที่ชุด (16 Bit Timer/Counters) และ ยังบอกถึงคุณสมบัติอื่น ๆ อีก ทำให้ผู้ใช้สามารถเลือกใช้ไมโครคอนโทรลเลอร์แต่ละเบอร์ให้เหมาะสมกับการใช้งานได้อย่างดีที่สุด

MCS-51 ผลิตโดยบริษัท Intel มีการทำงานเป็นแบบ 8 บิต หมายความว่าส่วนที่ทำหน้าที่ในการคำนวณ (Arithmetic Logic Unit, ALU) จะทำงานสูงสุดที่ละ 8 บิต

MCS-51 มีข้อดีดังนี้

- สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement ทั้งแบบทีละ 8 บิต และ 1 บิต
- สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ (Kilobyte) (64x1024 ไบต์) ทำให้เขียนโปรแกรมควบคุมการทำงานได้มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 ไบท์

- ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบท์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบท์) อยู่ภายในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมอยู่ภายนอก ระบบรวมทั้งหมดจึงมีขนาดเล็กและสัญญาณรบกวนจากภายนอกจะทำให้ MCS-51 ทำงานผิดพลาดได้ยาก

- มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน

- มีวงจร Timer/Counter -ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่าง ๆ ได้ถึง 4 โหมด

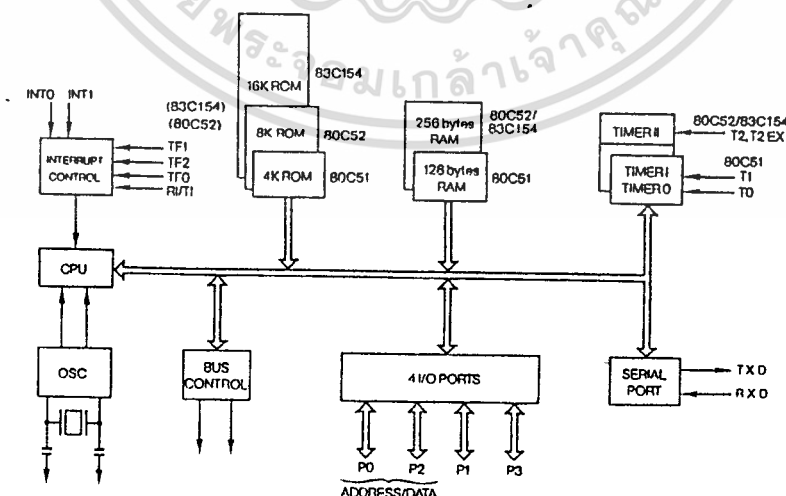
- มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่งข้อมูลอนุกรม (Serial) แบบ Full duplex ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ

- มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่งซึ่งสามารถทำกระโดดไปทำงานตอบสนองการขัดจังหวะ ได้ต่าง ๆ กัน 5 ตำแหน่ง

- สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟในการทำงาน

## โครงสร้างของ 8051

ภายใน 8051 จะประกอบขึ้นด้วย GATE ต่าง ๆ เช่น AND, OR, NOT ซึ่ง GATE เหล่านี้จะถูกนำเอามาออกแบบให้มีหน้าที่การทำงานต่าง ๆ เช่นวงจรถอดรหัสคำสั่ง (Instruction Decoder) , วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อย ๆ ดังได้อะแกรมในรูปที่ 1.2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 1.2 ไดอะแกรมโครงสร้างของ 8051  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดอะแกรมในรูปที่ 1.2 เป็นโครงสร้างใหญ่ ๆ ของ 8051 เนื่องจากลักษณะของ 8051 เป็น คอมพิวเตอร์จึงประกอบด้วย 3 ส่วนหลัก ๆ คือ

ส่วนที่ 1 คือ CPU (Central Processing Unit) หรือตัวประมวลผล ส่วนนี้จะมียังวงจรที่ทำหน้าที่สร้าง สัญญาณควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่าวงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจร ควบคุมได้แก่สัญญาณสำหรับการติดต่อกับหน่วยความจำ อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วยการสร้างสัญญาณควบคุมจากส่วน CPU นี้จะทำการสร้างสัญญาณโดยการถอดรหัส จากคำสั่ง ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณที่สร้างจากวงจรฮาร์ดแวร์ เพื่อให้ทุก ๆ ส่วนในวงจรทำงานประสานกันอย่างถูกต้อง

ใน CPU นี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่าส่วนประมวลผล (Arithmetic Logic Unit) ส่วน นี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก,ลบ,คูณ หรือหารข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์ หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 คือ หน่วยความจำ (Memory) มีไว้สำหรับจัดจำข้อมูล หน่วยความจำสามารถอ้างอิงได้ หรือเรียกใช้โดยตำแหน่งของหน่วยความจำ (Address) แต่ละตำแหน่งของหน่วยความจำจัดเก็บข้อมูลได้ เพียงค่าเดียวเท่านั้น การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

1. Address หรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำ ใน 8051 จะติดต่อกับหน่วยความ จำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่ง ดังนั้นการอ้างอิงแต่ละ ตำแหน่งของหน่วยความจำจะต้องใช้เส้นแสดงตำแหน่งในเลขฐานสองทั้งหมด 16 เส้น

2. ข้อมูลที่จะเขียน หรืออ่านกับหน่วยความจำที่ตำแหน่งในข้อ 1

3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่า ต้องการอ่านหรือ เขียนข้อมูล

สัญญาณเหล่านี้จะถูกควบคุมภายใน 8051 เพื่อบอกกับหน่วยความจำว่าต้องการอ่านหรือเขียน ข้อมูลความจำ Program Memory เข้าไปทำงานนั่นเอง

ส่วนที่ 3 อุปกรณ์อินพุตและเอาต์พุต เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ ดังในไดอะแกรมรูปที่ 1.2 อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4 I/O Port, Timer 0, Timer 1, Serial Port การทำงานของแต่ละส่วนมีดังนี้

1. 4 I/O Port คำว่าพอร์ทหมายถึงจุดที่จะติดต่อกับส่วนที่อยู่ภายนอก 4 I/O Port ของ 8051

เป็นที่สำหรับรับ-ส่งข้อมูลได้ 8 บิต มีพอร์ท P0,P1,P2 และ P3 บางพอร์ทจะใช้ทำงานมากกว่า 1 อย่าง ก็ได้ เช่น พอร์ท P0 และ P2 จะใช้สำหรับการส่งตำแหน่งของหน่วยความจำที่ต้องการติดต่อและ พอร์ท P0 จะใช้รับส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วย แต่สิ่งเหล่านี้ไม่ได้เกิดขึ้นในเวลาเดียวกัน แต่ จะใช้วิธีทำงานตามลำดับ โดยควบคุมจากสัญญาณควบคุมที่ถอดรหัสมาจากแต่ละคำสั่งที่ให้คอมพิวเตอร์ทำงานนั่นเอง และสัญญาณทั้งหมดจะอ้างอิงกับสัญญาณนาฬิกา

2. Timer 0 และ Timer 1 เป็นวงจรนับที่สามารถกำหนดให้ทำการนับจำนวน Cycle ของสัญญาณ

ที่ต่อจากภายนอก 8051 หรือจำนวน Cycle ของสัญญาณนาฬิกาภายใน 8051 ก็ได้ ค่าจากการนับจะถูก

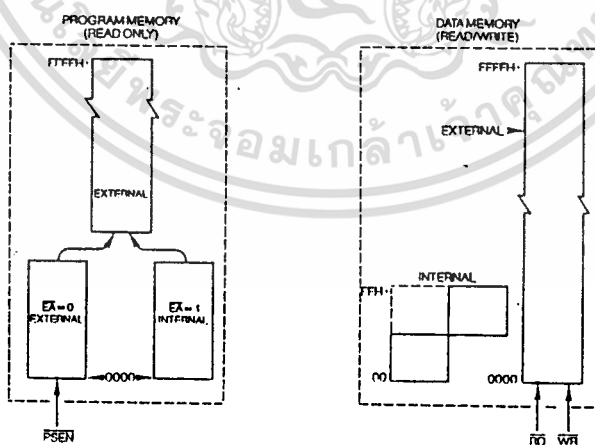
เอกสารนี้เป็นเอกสารตัวอย่าง ใช้สำหรับการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Serial Port หรือ พอร์ทอนุกรม CPU จะอ่านหรือเขียนข้อมูลกับพอร์ทอนุกรม เป็น แบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงทีละบิต ออกจากขา TXD และในการรับข้อมูลก็จะรับเข้ามาทีละบิต ทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ CPU อ่านไปใช้งานต่อไป

## การจัดการหน่วยความจำของ CPU

หน่วยความจำของ 8051 แบ่งออกได้เป็น 2 แบบ ตามลักษณะของการใช้งานคือ

1. Program Memory เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปรหัสภาษาเครื่อง ซึ่งต้องการให้ 8051 ทำงาน เมื่อ 8051 ทำงานก็จะอ่านข้อมูลที่เก็บไว้ในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่น ๆ ตามคำสั่งนั้น หน่วยความจำแบบนี้จะต้องเป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ 8051 ตามลำดับการทำงานที่ต้องการ การเขียนข้อมูลลงไปบนรอมจะต้องใช้เครื่องมือพิเศษ ในระหว่างการทำงานของ 8051 ผู้ใช้จะไม่สามารถใช้คำสั่งทำการเขียนข้อมูลลงในหน่วยความจำแบบนี้ได้ จำนวนตำแหน่งหน่วยสูงสุดของหน่วยความจำแบบนี้ที่ 8051 จะใช้งานได้คือ 65536 ตำแหน่ง ค่าของตำแหน่ง (Address) จะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตำแหน่ง 0000H ถึง 0FFFH จำนวน 4 กิโลไบต์นั้นผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก 8051 ถ้าต้องการให้ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายใน 8051 ก็ให้ป้อนสัญญาณสถานะลอจิก High (1) เข้าที่ขา EA ของ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก 8051 ก็ให้ต่อลอจิก Low (0) เข้าที่ขา EA ของ 8051 ส่วนหน่วยความจำที่ตำแหน่ง 1FFFH ถึง FFFFH จะต้องต่ออยู่ภายนอก 8051 เสมอ ดังแสดงในแผนภูมิหน่วยความจำ (Memory Map) ในรูปที่ 1.3



รูปที่ 1.3 แผนภูมิของหน่วยความจำ 8051

ไมโครคอนโทรลเลอร์ เบอร์ 8031 จะไม่มี ROM ขนาด 4 กิโลไบต์อยู่ภายใน ผู้ใช้จะต้องเลือกการ  
ใช้การ Program Memory อยู่ภายนอกวงจรรวมทั้งหมด 64 กิโลไบต์  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

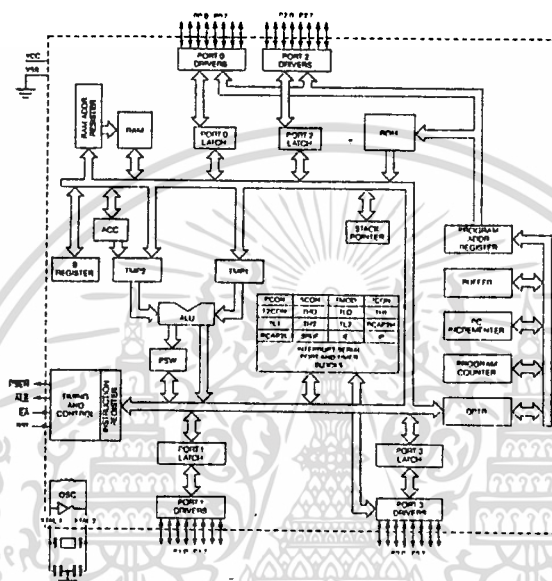
2. Data Memory เป็นหน่วยความจำที่ 8051 จะใช้สำหรับพักเก็บข้อมูล แล้วเรียกมาใช้ใหม่ในระหว่างการทำงานของ 8051 การอ่านหรือเขียนข้อมูลจากหน่วยความจำจะกระทำโดยคำสั่งที่เก็บไว้ใน Program Memory หน่วยความจำแบบนี้เป็นประเภท RAM หน่วยความจำแบบ Data Memory ของ 8051 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายใน 8051 จำนวน 128 ไบต์ ที่ตำแหน่ง 00H ถึง 7FH และอีกชุดหนึ่งจะต้องต่ออยู่ภายนอกของวงจรรวม 8051 มีได้สูงสุด 64 กิโลไบต์อยู่ที่ตำแหน่ง 0000H ถึง FFFFH ดังแสดงในรูป 1.3 หน่วยความจำแบบ Data Memory ภายใน 8051 ที่ตำแหน่ง 80H ถึง FFH นั้นไม่ได้มีอยู่ ทุกตำแหน่ง จะมีเฉพาะในบางตำแหน่ง ซึ่งเรียกหน่วยความจำบางตำแหน่งนี้ว่า Special Function Register (SFR) เพราะจะใช้หน่วยความจำเหล่านี้สำหรับงานพิเศษเท่านั้น



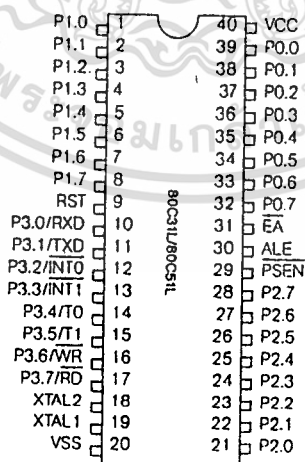
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**สถาปัตยกรรมของ 8051**

เราได้กล่าวถึงโครงสร้างภายในของ 8051 อย่างกว้าง ๆ ซึ่งพอจะบอกได้โดยสังเขปว่าประกอบด้วยส่วนใหญ่ ๆ อะไรบ้าง ในรูปที่ 1.4 เป็นสถาปัตยกรรมภายในของ 8051 ซึ่งจะอธิบายถึงส่วนย่อย ๆ ของภายใน 8051 เพียงชีพเดียว และสัญญาณจากภายในจะต่อออกสู่ภายนอกทางขาของ 8051 ที่มีอยู่ 40 ขาดังรูปที่ 1.5



รูปที่ 1.4 สถาบันตยกรรมภายในของ 8051



รูปที่ 1.5 ไดอะแกรมขาของ 8051 แบบ DIP

8051 ไมโครคอนโทรลเลอร์ที่บรรจุอยู่ในวงจรรวมแบบ Dual Inline Package (DIP) ซึ่งแต่ละข้างของ 8051 มีขาอยู่ข้างละ 20 ขา รวมทั้งหมด 40 ขานั้นจะใช้งานต่าง ๆ กันดังนี้คือ

Vcc

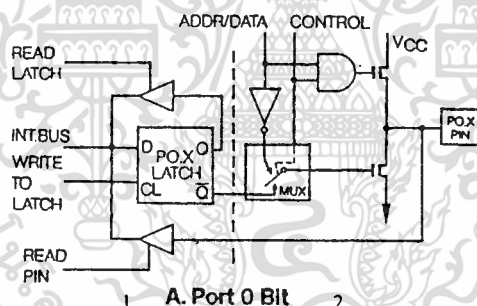
ขา 40 เป็นขาที่ต้องป้อนไฟเลี้ยง + 5 โวลต์เข้าไปเพื่อให้วงจรทำงานได้ ระดับโวลเตจของลอจิก 0 และ 1 ของ 8051 จึงต่อเข้ากับอุปกรณ์ลอจิกแบบ TTL ได้โดยตรง

Vss

ขา 20 เป็นขาที่ต้องต่อกับกราวด์ (Ground) ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

Port 0

เป็นพอร์ตนานขนาด 8 บิต อยู่ที่ขา 39 ถึง 32 เริ่มจากบิต 0 ถึง บิต 7 ตามลำดับดังในรูปที่ 1.5 แต่ละขาจะเขียนว่า P0.0, P0.1, ..., P0.7 นั้น P0.7 หมายถึงบิต 7 ของพอร์ท 0 ซึ่งเป็นบิตที่มีนัยสำคัญสูงสุด (Most Significant) และ P0.0 คือ บิต 0 ของพอร์ท 0 เป็นบิตที่มีนัยสำคัญต่ำสุด (Least Significant) พอร์ท 0 นี้ใช้ได้ทั้งการรับ-ส่งตำแหน่งและข้อมูลกับหน่วยความจำหรือใช้เป็นพอร์ทรับ-ส่งข้อมูลก็ได้ ข้อมูลที่ส่งออกทางพอร์ท 0 จะถูก Latch ไว้ที่ขาของพอร์ท โครงสร้างแต่ละบิตของพอร์ท 0 เป็น แบบ Open Drain Bidirectional ดังรูปที่ 1.6



รูปที่ 1.6 โครงสร้างของพอร์ท 0

ในรูปที่ 1.6 เมื่อเปรียบเทียบกับรูป 1.4 ส่วนที่ 1 ของรูปที่ 1.6 ก็คือ Port 0 Latch ในรูปที่ 1.4 และ ส่วนที่ 2 ของรูปที่ 1.6 ก็คือ Port 0 driver ของรูปที่ 1.4 นั่นเอง

จากโครงสร้างในรูปที่ 1.6 เมื่อมีคำสั่งการเขียนข้อมูลมายัง Port 0 จาก Internal Data bus จะถูก Latch ไว้ที่ D-FF โดยสัญญาณ 'Write to Latch' ที่ถูกสร้างมาจากส่วน Timing and Control และ ในการอ่านข้อมูลจาก Port 0 จะอ่านได้ 2 แบบ คือการอ่านข้อมูลที่ส่งไปเก็บไว้ที่ Port ก็จะมีสัญญาณ Read Latch มาเพื่ออ่านข้อมูลจาก D-FF กลับเข้าไปยัง Internal Data bus การอ่านข้อมูลอีกแบบก็คือ การอ่านสถานะของสัญญาณที่เข้ามาทางพอร์ท 0 ก็จะมีสัญญาณ Read Pin มาควบคุมการอ่าน พอร์ท 0 จะใช้งานหลายอย่าง ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ใช้สำหรับส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อกับ ค่าตำแหน่งหน่วยความจำสูงสุดที่จะติดต่อได้ก็คือ 64 KB จึงมีค่าตำแหน่งหน่วยความจำ 16 บิตของเลขฐาน 2 ค่าตำแหน่งของหน่วยความจำ 8 บิตล่าง จะถูกส่งออกไปทางพอร์ท 0 และ 8 บิตบนจะส่งออกไปทางพอร์ท 2

2. ใ้รับส่งข้อมูลกับ Data Memory หรือ ใ้รับข้อมูลจาก Program Memory

3. ใ้รับส่งข้อมูลผ่านทางพอร์ทโดยตรง ในกรณีที่ไม่มีการใช้หน่วยความจำของ Program Memory หรือ Data Memory ภายนอก

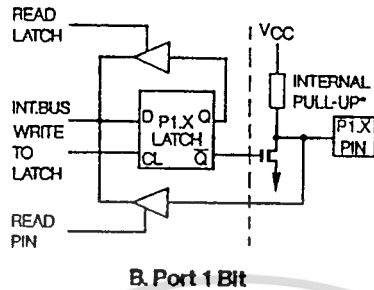
วงจรภายในส่วน Timing and control จะเป็นตัวสร้างสัญญาณมาควบคุมวงจรในรูปที่ 1.6 เพื่อให้การทำงานแต่ละอย่าง เมื่อแต่ละบิตของพอร์ท 0 ทำงานตามข้อ 1 และ ข้อ 2 ข้างต้น วงจร Timing and control จะทำให้สถานะลอจิกของขา control เป็น 1 ซึ่งทำให้สวิตช์ MUX อยู่ในตำแหน่งข้างบน เมื่อพอร์ท 0 จะส่งข้อมูล ซึ่งเป็นค่าตำแหน่งหน่วยความจำหรือข้อมูลที่จะเขียนออกไปยังหน่วยความจำภายนอกก็จะส่งค่าดังกล่าวมายัง ADDR/DATA ถ้าข้อมูลที่ส่งมาเป็น 1 จะทำให้สัญญาณออกจาก AND GATE เป็น 1 และสัญญาณที่ออกจาก Inverter เป็น 0 ดังนั้น FET ตัวบน ON (สถานะ ON ของ FET คือความต้านทานระหว่าง ขา D กับ S มีค่าต่ำมากเหมือนกับเป็นวงจรปิด) ส่วน FET ตัวล่าง OFF (สถานะ OFF ของ FET คือความต้านทานของระหว่างขา D และ S มีค่าสูงมากเหมือนกับเป็นวงจรเปิด) สถานะลอจิกที่ขา P0.X PIN จะเป็น 1 แต่ถ้าข้อมูลที่ส่งออกมาถึง ADDR/DATA เป็น 0 ก็จะทำให้สัญญาณจาก AND GATE เป็น 0 และสัญญาณที่ออกจาก INVERTER เป็น 1 ดังนั้น FET ตัวบน จะ OFF ส่วน FET ตัวล่าง จะ ON ทำให้สถานะลอจิกที่ขา P0.X PIN เป็น 0 เมื่อ 8051 ต้องการใ้ พอร์ท 0 สำหรับการอ่านข้อมูลจากหน่วยความจำภายนอก หรือใช้งานในข้อ 3 ข้างบน ก็จะทำให้ได้โดย วงจร Timing and control ทำให้สถานะลอจิกของสัญญาณ Control ในรูปเป็น 0 ทำให้ เอาท์พุทจากแอนด์เกทเป็น 0 FET ตัวบนจะ OFF และสวิตช์ MUX จะอยู่ในตำแหน่งข้างล่าง ดังนั้น FET ตัวล่างจะ ON หรือ OFF ก็แล้วแต่ข้อมูลที่ขา Q ของ D-FF เมื่อมีการเขียนข้อมูลจาก Internal Data bus มายัง D-FF ก็จะมีสัญญาณ Write to latch มายัง D-FF ด้วย ถ้าข้อมูลเป็น 1 ก็จะทำให้ขา Q มีสถานะลอจิกเป็น 0 ทำให้ FET ตัวล่าง OFF ดังนั้นขา P0.X จะอยู่ในสถานะ อิมพีแดนซ์สูง (High Impedance) เพราะ FET ทั้ง 2 ตัว OFF แต่ถ้าข้อมูลที่เขียนมายัง D-FF เป็น 0 จะทำให้ FET ตัวล่าง ON แต่ตัวบน OFF ทำให้สถานะลอจิกที่ขา P0.X เป็น 1 ดังนั้นพอร์ท 0 เมื่อให้ทำงานเป็นพอร์ทส่งข้อมูล (ไม่ใช่ส่งค่าตำแหน่งหน่วยความจำ) จะไม่สามารถแสดงสถานะลอจิก 1 ได้จึงต้องต่อตัวต้านทาน Pull Up ไว้ภายนอกระหว่างขา P0.X กับไฟเลี้ยงวงจร ถ้าจะให้ Port 0 สำหรับรับข้อมูลเข้า จะต้องเขียน 1 มาเก็บไว้ยัง D-FF เสียก่อนเพื่อให้ขา P0.X อยู่ในสถานะ high impedance แล้วจึงใ้คำสั่งอ่านสถานะลอจิกเข้าไปยัง Internal data bus ต่อไป โดยคำสั่งอ่านสถานะลอจิกทาง Port 0 ก็จะทำให้วงจร Timing and control สร้างสัญญาณ Read สำหรับการอ่าน สถานะลอจิกข้างต้น ถ้าไม่เขียน 1 มาเก็บไว้ยัง D-FF ก่อนที่จะอ่านข้อมูลแล้วอาจมีข้อมูลค้างอยู่ที่ D-FF ทำให้ Q เป็น 0 และ  $\bar{Q}$  เป็น 1 ซึ่งทำให้ FET ตัวล่าง ON สัญญาณที่ต่อเข้า มาที่ขา P0.X ไม่ว่าจะมิสถานะลอจิกใดจะถูกดึงลงกราวด์ ดังนั้นเมื่ออ่านข้อมูลเข้าไปจะพบว่าเป็น 0 เสมอ ในการอ่านข้อมูลจากหน่วยความจำภายนอกนั้นวงจร Timing and Control ก็เขียนข้อมูลมายัง D-FF ให้เป็น 1 และสร้างสัญญาณคอนโทรลให้มีลอจิกเป็น 0 ก่อนจะอ่านข้อมูลเข้าไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Port 1

เป็นพอร์ขนานขนาด 8 บิต ในรูปที่ 1.7 ประกอบด้วย P1.0 ถึง P1.7 (ขา 1-8) P1.0 หมายถึงบิต 0 ของพอร์ท 1 ซึ่งเป็นบิต Least Significant Bit และบิต P1.7 เป็นบิตที่ 7 ของพอร์ท 1 ซึ่งเป็นบิต Most significant Bit โครงสร้างของพอร์ท 1 แต่ละบิตมีดังรูปที่ 1.7

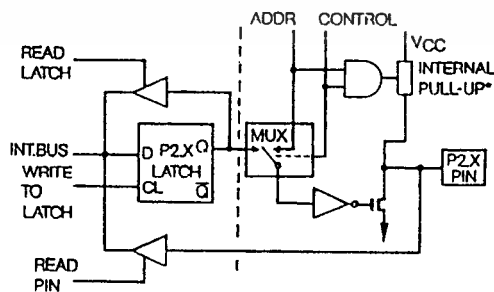


รูปที่ 1.7 โครงสร้างของพอร์ท 1

ส่วนที่ 1 คือ Port 1 Latch ในรูปที่ 1.4 ซึ่งจะมีการทำงานเหมือนส่วนที่ 1 ของพอร์ท 0 ในรูปที่ 1.6 ส่วนที่ 2 คือ Port 1 Driver ในรูปที่ 1.4 Port 1 Driver นี้จะมีตัวต้านทานต่ออยู่เป็น Internal Pull Up พอร์ท 1 นี้จะใช้เป็นตัวรับ-ส่งข้อมูลเท่านั้น ข้อมูลที่ส่งออกมาทางพอร์ท 1 จะถูก Latch เอาไว้แล้วส่งออกไปทางแต่ละขา ก่อนที่จะอ่านข้อมูลเข้าไปทางพอร์ท 1 จะต้องเขียน 1 ไปยังทุกบิตของพอร์ท 1 เสียก่อนเพื่อให้ FET อยู่ในสภาวะ OFF ก่อน มิฉะนั้นแล้วถ้ามีข้อมูล 0 ส่งออกมาค้างอยู่ที่ D-FF จะทำให้ FET อยู่ในสภาวะ ON ดังนั้นถ้าวงจรภายนอกส่งเข้ามาที่ขานี้ก็จะถูกลัดวงจรลงกราวด์ โดยไม่สนใจว่าสภาวะลอจิกของสัญญาณที่เข้ามาจะเป็นอะไร ข้อมูลที่อ่านเข้าไปจึงจะเป็น 0 เสมอ

## Port 2

เป็นพอร์ทขนานขนาด 8 บิต คือขา P2.0 ถึง P2.7 (บิต 0 ถึงบิต 7 ของพอร์ท 2) ในรูปที่ 1.5 โครงสร้างของพอร์ท 2 แต่ละบิตจะมีดังรูปที่ 1.8



C. Port 2 Bit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะโครงสร้างเหมือนกับพอร์ท 0 แตกต่างกันที่พอร์ท 2 นั้นภาค Driver จะใช้งานเพียง 2 ลักษณะคือ

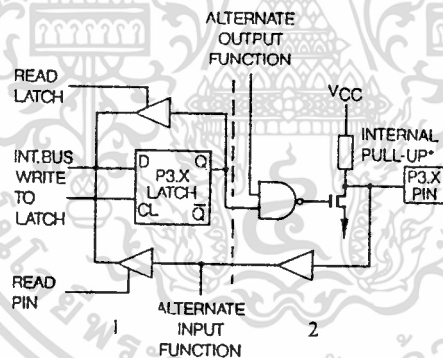
1. ใช้ส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อ ค่าตำแหน่งนี้เป็น 8 บิตบนของค่าตำแหน่ง

2. ใช้เป็นพอร์ทรับ-ส่งข้อมูลกับภายนอก

ดังนั้นภาค Driver ของพอร์ท 2 จึงแตกต่างจาก Driver ของพอร์ท 0 โดยที่ในพอร์ท 2 นั้นจะมี เฉพาะ ADDR (ตำแหน่งหน่วยความจำ) เข้ามาที่ MUX (Multiplexer) เท่านั้น นอกนั้นแล้วการทำงานจะ เหมือนกันและที่เอาต์พุตของพอร์ท 2 จะมี Internal Pull-Up ซึ่งเป็นตัวต้านทานและจะทำให้เอาต์พุตของ พอร์ท 2 แสดงสถานะลอจิกเป็น 1 ได้ ถ้า FET อยู่ในสถานะ OFF บางครั้งเรียกว่า "Quasi bidirectional" เมื่อ ใช้เป็นพอร์ทอินพุตก็สามารถทำได้โดยการต่อสัญญาณภายนอกเข้ามาโดยตรง ถ้าสัญญาณภายนอกเป็น 0 ก็จะมีกระแสไหลออกจากพอร์ท (Source Current) ในการที่จะใช้พอร์ทนี้เป็นพอร์ทรับข้อมูลเข้าจะต้อง เขียน 1 ไปยังแต่ละบิตของพอร์ทเสียก่อน ดังได้อธิบายในเรื่องพอร์ท 0 และพอร์ท 1

### Port 3

คือขา P3.0 ถึง P3.7 หรือขา 10-17 ตามลำดับในรูปที่ 1.5 พอร์ทนี้มีโครงสร้างดังรูปที่ 1.9



รูปที่ 1.9 โครงสร้างของพอร์ท 3

ส่วนที่ 1 ในรูปที่ 1.9 เป็นส่วน Latch ข้อมูลที่เขียนมายังพอร์ท 3 ทาง Internal Bus เหมือนกับ พอร์ทอื่น ๆ และพอร์ท 3 จะมี Internal Pull up อยู่ทุกบิต แต่พอร์ท 3 นี้แต่ละบิตจะใช้ในการทำงานอื่นได้ โดยการใส่คำสั่งควบคุมการทำงาน ในส่วนที่ 2 จะมีสัญญาณ Alternative Output Function เป็นสัญญาณที่ ส่งออกในกรณีที่ใช้พอร์ท 3 ทำงานในฟังก์ชันอื่น และจุด Alternative Input Function เป็นจุดที่จะเอาสัญญาณ ไปเข้ากับส่วนอื่นตามการทำงานของบิตนั้น แต่ละบิตของพอร์ท 3 มีฟังก์ชันอื่นดังนี้

P3.0/RXD (Serial Input Port) เป็นขาที่รับข้อมูลอนุกรม

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
P3.2/INT0 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอกให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P3.3/INT1 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.4/TO (Timer/Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 0 ทำหน้าที่นับจำนวนไบต์ของสัญญาณ T0 นี้หรือสัญญาณนาฬิกาก็ได้

P3.5/T1 (Timer/Counter 1 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 1 ทำหน้าที่นับจำนวนไบต์ของสัญญาณ T1 นี้หรือสัญญาณนาฬิกาก็ได้

P3.6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก 8051

P3.7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก 8051

## RST

ขารีเซ็ตนี้จะใช้ทำการรีเซ็ตการทำงานของ 8051 ที่ขา RST ภายใน 8051 จะมีตัวต้านทานต่อระหว่างขาเข้ากับกราวด์ ถ้าป้อนสัญญาณที่มีสถานะลอจิก 1 เข้าไปที่ขานี้จะเป็นการรีเซ็ตการทำงานของ 8051 ดังนั้นจึงสามารถต่อตัวเก็บประจุภายนอกระหว่างขา RST กับไฟเลี้ยง +5 โวลต์ เพื่อให้เกิดการรีเซ็ตเมื่อเริ่มป้อนไฟเลี้ยงให้กับ 8051 ซึ่งเรียกว่า Power on reset การรีเซ็ตจะทำให้ค่าในรีจิสเตอร์เปลี่ยนไปเป็นค่าหนึ่งดังในตารางรูปที่ 1.10

| REGISTER | CONTENT       |
|----------|---------------|
| PC       | 0000H         |
| ACC      | 00H           |
| B        | 00H           |
| PSW      | 00H           |
| SP       | 00H           |
| DPTR     | 0000H         |
| P0-P3    | 0FFH          |
| IP       | 00H           |
| IE       | 0X000000B     |
| TMOD     | 00H           |
| TCON     | 00H           |
| T2CON    | 00H           |
| TH0      | 00H           |
| TLO      | 00H           |
| TH1      | 00H           |
| TL1      | 00H           |
| TH2      | 00H           |
| TL2      | 00H           |
| RCAP2H   | 00H           |
| RCAP2L   | 00H           |
| SCON     | 00H           |
| SBUF     | Indeterminate |
| IOCON    | 00H           |

รูปที่ 1.10 ค่าของรีจิสเตอร์เมื่อเกิดการรีเซ็ต 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในตารางรูปที่ 1.10 ช่องทางขาเป็นค่าของรีจิสเตอร์ที่อยู่ทางซ้ายเมื่อสิ้นสุดการรีเซ็ต ในรีจิสเตอร์ SBUF เมื่อสิ้นสุดการรีเซ็ตจะมีค่าไม่แน่นอน และพอร์ทจะอยู่ในสภาวะลอจิก 1 ทุกบิตตลอดเวลาที่สัญญาณที่รีเซ็ตเป็น 1 อยู่

เมื่อสัญญาณที่ขา RST กลับเป็น 0 ก็จะออกจาก Reset จะเริ่มทำงานใน Program Memory ตำแหน่ง 0000H เพราะค่าของรีจิสเตอร์ PC (Program Counter) ซึ่งใช้ชี้ตำแหน่งโปรแกรมที่จะทำงานถูกเปลี่ยนให้เป็น 0000H ดังนั้นผู้ใช้จะต้องเขียนโปรแกรมมาเก็บไว้ที่ตำแหน่ง 0000H

## ALE

Address Latch Enable ขานี้จะส่งสัญญาณที่มีความถี่ 1/6 เท่าของสัญญาณนาฬิกาจากออสซิลเลเตอร์ สัญญาณนี้จะส่งออกมาตลอดเวลา ยกเว้นบางครั้งของการติดต่อกับหน่วยความจำสำหรับข้อมูลภายนอก 8051 สัญญาณนี้จะใช้บอกกับอุปกรณ์ภายนอก 8051 ว่าขณะนี้สัญญาณนี้แอกทีฟ (เป็นลอจิก 1) จะมีการส่งข้อมูลที่เป็น 8 บิตล่างของตำแหน่งหน่วยความจำภายนอก 8051 ที่ต้องการติดต่อออกไปยังพอร์ท 0 อุปกรณ์ภายนอกจะใช้สัญญาณนี้ในการ Latch ข้อมูลไว้เพราะพอร์ท 0 จะส่งค่าตำแหน่งหน่วยความจำออกมาเพียงชั่วขณะเท่านั้น ซึ่งในเวลาต่อมาพอร์ท 0 จะใช้รับส่งข้อมูลกับหน่วยความจำภายนอก สัญญาณ ALE จะสามารถต่อเข้ากับอุปกรณ์ TTL ชนิด LS ได้ถึง 8 อินพุต

## PSEN

Program Store Enable เป็นขาที่ 29 ในรูปที่ 1.5 ขานี้ปกติจะให้ลอจิก 1 แต่จะส่งลอจิก 0 เมื่อต้องการอ่านคำสั่ง (Fetch Instruction) ที่จะนำไปทำงานมาจากหน่วยความจำสำหรับโปรแกรมภายนอก 8051 ในกรณีที่อ่านคำสั่งซึ่งเก็บอยู่ในหน่วยความจำสำหรับโปรแกรมภายใน 8051 แล้วสัญญาณนี้จะไม่เปลี่ยนลอจิกเป็น 0 ขา PSEN นี้สามารถต่อไปยังขาอินพุตของ TTL ชนิด LS ได้ถึง 8 อินพุต

## EA

EXternal Eccess ขาที่ 31 ของรูปที่ 1.5 ขานี้เป็นขาอินพุตที่ต่อเข้าไปในวงจร Timing and Control ในรูปที่ 1.4 เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA นี้แสดงว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFFH ที่ต้องการให้ทำงานถูกเก็บไว้ภายนอก 8051 จะต้องสร้างสัญญาณ PSEN ออกไปยังภายนอกเพื่อทำการ Fetch คำสั่งเข้ามาทำงาน แต่ถ้าสัญญาณป้อนเข้ามาที่ขา EA เป็น 1 หมายความว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFFH ถูกเก็บไว้ภายใน 8051 การทำงานในตำแหน่งหน่วยความจำช่วงนี้จะอ่านคำสั่งต่าง ๆ จาก ROM ภายใน 8051

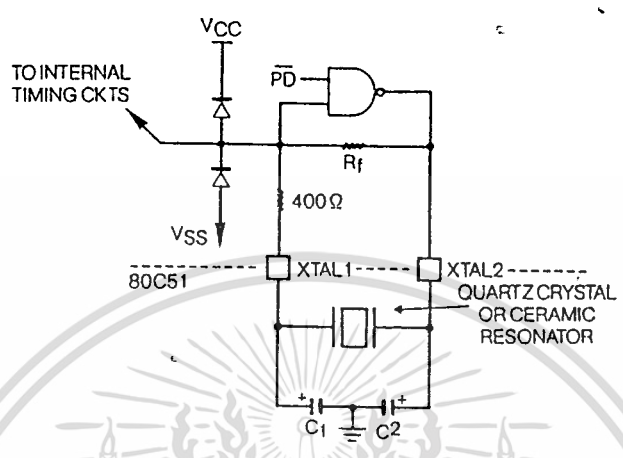
## XTAL 1

ขาที่ 19 ของรูปที่ 1.5 ขานี้จะต่อเข้ากับขาของ Inverting Amplifier ที่ประกอบเป็นวงจรออสซิลเลเตอร์ ในรูปที่ 1.11 จะเห็นวงจรภายในของออสซิลเลเตอร์ NAND GATE จะทำหน้าที่เป็นวงจรขยายแบบกลับ เฟสของสัญญาณที่จะควบคุมให้มีการออสซิลเลตหรือไม่ก็ขึ้นอยู่กับสัญญาณ PD ซึ่งต่อมาจากบิต PD ของรีจิสเตอร์ PCON

ถ้าต้องการใช้สัญญาณนาฬิกาควบคุมการทำงานของ 8051 ก็ให้ป้อนสัญญาณเข้ามาที่จุดนี้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

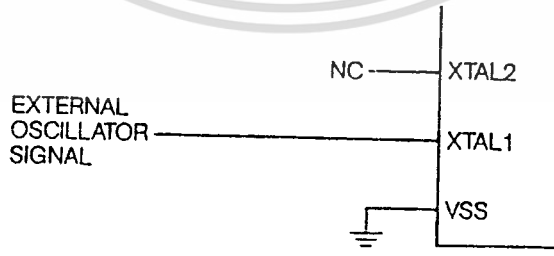
แต่ถ้าต้องการใช้วงจรออสซิลเลเตอร์ภายในก็ให้ต่อ Crystal หรือ เซรามิคเรโซเนเตอร์ดังรูปที่ 1.11 คาปาซิเตอร์ในวงจรควรมีค่าประมาณ 20 PF



รูปที่ 1.11 วงจรออสซิลเลเตอร์ภายใน 8051

XTAL 2

ขาที่ 18 ของรูปที่ 1.5 ขานี้เป็นจุดเอาต์พุตของวงจรขยายแบบกลับเฟสสัญญาณที่ประกอบเป็นวงจรรออสซิลเลเตอร์ (อินพุตคือขา XTAL 1)ถ้าจะใช้สัญญาณนาฬิกาที่สร้างมาจากภายนอกมาเป็นสัญญาณนาฬิกาของ 8051 แล้วให้ปล่อยขานี้ลอยไว้แล้วป้อนสัญญาณนาฬิกาจากภายนอกเข้ามาที่ขา XTAL 1 ดังรูปที่ 1.12



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการทำงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การทำงานของ 8051

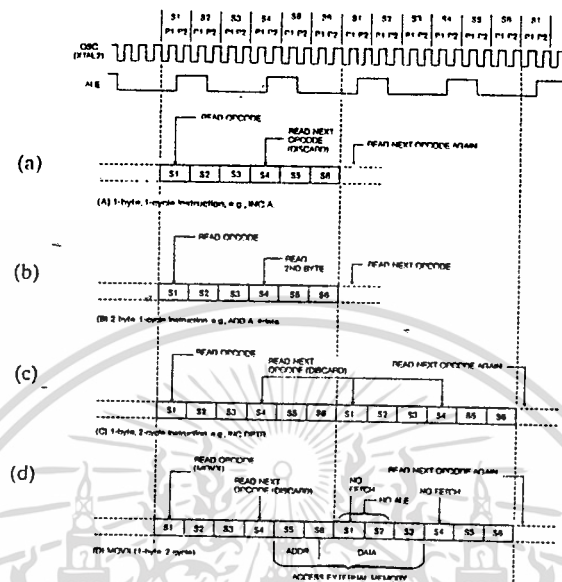
คอมพิวเตอร์จะทำงานด้วยวงจรที่เรียกว่าฮาร์ดแวร์ประกอบขึ้นมาเพียงอย่างเดียวไม่ได้จะต้องมีโปรแกรมหรือคำสั่งที่จัดเรียงกันไว้ให้คอมพิวเตอร์ทำงานตามลำดับใน 8051 ก็เช่นกันผู้ใช้จะต้องเขียนโปรแกรมเป็นภาษาเครื่องซึ่งอยู่ในรูปของเลขฐานสอง เก็บไว้ในหน่วยความจำประเภท Program memory แต่ละคำสั่งของ 8051 อาจประกอบด้วย 1, 2 หรือ 3 ไบต์แล้วแต่ว่าจะเป็นคำสั่งให้ทำงานอะไรคอมพิวเตอร์ก็จะเหมือนกับคนที่จะต้องทำงานตามคำสั่งเมื่อรับคำสั่งแล้วก็จะไปตามคำสั่งนั้นเสร็จสิ้นแล้วก็มารับคำสั่งต่อไป

จากรูปที่ 1.4 เมื่อเริ่มป้อนไฟเลี้ยงให้กับ 8051 ซึ่งมีวงจร Power on Reset ต่ออยู่จะมีการรีเซ็ตเกิดขึ้นการทำงานภายใน 8051 จะเริ่มจากบล็อก Program counter ซึ่งเป็นวงจรนับ (Counter Circuit) ชนิดหนึ่งส่งค่าตำแหน่งหน่วยความจำสำหรับโปรแกรมลงไปยังบัส (Bus) หมายเลข 1 บัสนี้มีขนาด 16 บิต ค่าตำแหน่งหน่วยความจำนี้จะถูกส่งไปเก็บไว้ที่ Program ADDR Register ที่เป็นวงจร Latch ข้อมูลซึ่งเป็นค่าตำแหน่งหน่วยความจำ จะปรากฏที่บัส 16 บิตหมายเลขที่ 2 ถ้าเป็นค่าตำแหน่งหน่วยความจำแรกหลังจากกรีตค่าตำแหน่งหน่วยความจำจะเป็น 0000H หน่วยความจำสำหรับโปรแกรมจะเรียกได้ว่าเป็นรอมภายในหรือภายนอก 8051 โดยการป้อนสัญญาณลอจิกเข้าไปที่ 8051 ทางขา EA ซึ่งต่ออยู่กับ Timing and Control ทำหน้าที่เป็นวงจรถอดรหัสแล้วสร้างสัญญาณควบคุมต่อไป ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA จะเป็นการเลือกใช้รอมภายใน 8051 โดยที่วงจร Timing and control จะสร้างสัญญาณไปยังรอมภายในให้ส่งข้อมูลที่เป็นคำสั่งจากตำแหน่งที่ถูกชี้ด้วยค่าตำแหน่งที่ส่งมาทางบัสหมายเลข 2 ข้อมูลจากรอมจะถูกส่งลงไปยังบัสหมายเลข 3 ที่เรียกว่า Internal data bus แล้วนำไปเก็บไว้ที่ Instruction Register เพื่อส่งต่อไปให้กับวงจร Timing and control ทำการถอดรหัสแล้วทำการควบคุมส่วนอื่น ๆ ต่อไปแล้วแต่คำสั่งให้ทำงานอะไรในกรณีที่เลือกรอมภายนอก 8051 โดยป้อนสัญญาณลอจิก 1 เข้าไปที่ขา EA จะทำให้วงจร Timing and control ส่งสัญญาณไปยังพอร์ท 0 และ พอร์ท 2 เพื่อส่งค่าตำแหน่งหน่วยความจำบนบัสหมายเลข 2 ส่งออกไปชี้หน่วยความจำภายนอกจากนั้นจะอ่านข้อมูลที่เป็นคำสั่งกลับเข้ามาทางพอร์ท 0 ไปยัง Internal data bus แล้วไปเก็บที่ Instruction Register เรียกว่าเป็นช่วงของการ Fetch (Fetch Cycle) ช่วงต่อไปจะเป็นช่วงของการทำงานตามคำสั่งเรียกว่า Execute cycle เช่นถ้าเป็นคำสั่งในบวกข้อมูลในรีจิสเตอร์ Accumu later กับข้อมูลในหน่วยความจำ Data Memory ภายในแรมตำแหน่ง 23H วงจร Timing and control ก็จะส่งสัญญาณให้ Instruction register ส่งค่าตำแหน่งหน่วยความจำ 23H ลงไปยัง Internal data bus แล้วนำข้อมูลไปเก็บไว้ที่ RAM ADDR register เพื่อใช้ชี้ตำแหน่งหน่วยความจำแรม จากนั้น Timing and control จะสั่งให้แรมส่งข้อมูลที่เก็บอยู่ในหน่วยความจำตำแหน่ง 23H ลงมายัง Internal data bus แล้วนำข้อมูลไปเก็บไว้ที่ TMP1 (วงจร Latch) ขณะเดียวกันวงจร Timing and control ก็จะส่งสัญญาณไปยัง ACC ให้ส่งข้อมูลไปยัง TMP 2 (วงจร Latch) วงจร ALU ซึ่งโครงสร้างเป็นวงจรคำนวณทางคณิตศาสตร์(บวก,ลบ,คูณ,หาร) และยังสามารถทำงานทางลอจิก (AND,OR,NOT,XOR) จะทำการบวกเลขจาก TMP1 และ TMP2 เข้าด้วยกันผลลัพธ์ที่ได้จะส่งผ่าน Internal data bus กับไปยัง ACC PSW (Program Status Word) ซึ่งจะทำหน้าที่เก็บสถานะผลลัพธ์ของการทำงานใน ALU เช่นผลลัพธ์การบวกมีค่าเกิน 8 บิต ก็จะทำให้บิตหนึ่งใน PSW ถูก

เซ็ทเป็น 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานที่กล่าวมาข้างต้นจะขึ้นกับสัญญาณควบคุมที่สร้างมาจากวงจร Timing and control และสัญญาณที่สร้างขึ้นนี้จะอ้างอิงกับสัญญาณนาฬิกาที่สร้างมาจากวงจรออสซิลเลเตอร์ทำให้การทำงานต่าง ๆ เป็นไปตามลำดับที่ผู้ผลิตได้ออกแบบไว้ ดังในรูปที่ 1.13



รูปที่ 1.13 ลำดับสถานะการทำงานใน MCS-51.

คำสั่งแต่ละคำสั่งของ 8051 จะใช้เวลาการทำงาน 1,2 หรือ 3 cycle ของเครื่อง (Machine cycle) แล้วแต่ว่าเป็นคำสั่งประเภทใด 1 cycle ของเครื่องจะใช้เวลา 12 cycle ของสัญญาณนาฬิกา ดังนั้นแต่ละคำสั่งของ 8051 จะใช้เวลาการทำงาน 12,24, หรือ 36 cycle ของสัญญาณนาฬิกานั้นเองแต่ละ cycle ของเครื่องจะถูกแบ่งออกเป็น 6 state คือ S1, S2,S3,S4,S5 หรือ S6 แต่ละ State จะประกอบด้วย 2 ไชเคิล ของสัญญาณนาฬิกา ไชเคิลแรกจะเรียกว่าเฟส 1 (P1) และไชเคิลที่ 2 เรียกว่าเฟส 2 (P2)ในแต่ละเฟสจะนับตั้งแต่ขอบขาของสัญญาณนาฬิกาที่อยู่ถัดไปดังในรูปที่ 1:13 เมื่อ 8051 ทำงานเสร็จ 1 ไชเคิลของเครื่องก็จะเริ่มทำงาน state 1 Phase 1 (S1P1) ของไชเคิลต่อไป ใน 1 ไชเคิลของเครื่องวงจร Timing and control จะสร้างสัญญาณ ALE ออกมา 2 ไชเคิลเพื่อ Fetch คำสั่งเข้าไป 2 ครั้งเสมอ ที่บริเวณขอบขาขึ้นของสัญญาณ ALE คำสั่งใดจะมีไทท์หรือใช้เวลาทำงานกี่ไชเคิลจะดูได้จากตารางชุดคำสั่ง 8051 ในภาคผนวก

คำสั่งประเภท 1 ไบท์ 1 ไชเคิลของเครื่องได้แก่คำสั่ง INC A จะมีการอ่านคำสั่งจากหน่วยความจำสำหรับโปรแกรม 2 ครั้ง ที่เวลาขอบขาขึ้นของสัญญาณ ALE เมื่อคำสั่งแรกถูกอ่านไปที่เวลาขอบขาขึ้นของสัญญาณ ALE แรก แล้วนำไปเก็บที่ Instruction register เพื่อให้วงจร Timing and control ถอดรหัสแล้วเข้าสู่การ execute ขณะเดียวกันก็จะเริ่มการ Fetch คำสั่งที่อยู่ในหน่วยความจำตำแหน่งถัดไปเข้ามาและคำสั่งที่ 2 จะถูกอ่านเข้ามาที่เวลาขอบขาขึ้นของสัญญาณ ALE ถัดไป วงจร Timing and control เมื่อถอดรหัสคำสั่งแรกก็จะทราบว่าการทำงานคำสั่งนี้สิ้นสุดจะใช้คำสั่งเพียง 1 ไบท์ ดังนั้นคำสั่งที่ถูกอ่านมาไบท์ที่ 2 จะ

ไม่ถูกนำมาทำงานเพียงแต่อ่านเข้ามาแล้วทิ้งไปดังในรูปที่ 1:13a

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งประเภท 2 ไบท์ และใช้เวลา 1 ไชเคิลของเครื่องได้แก่คำสั่ง ADD A,#data ใน 1 ไชเคิลของเครื่องนี้จะมีการอ่านคำสั่งเข้ามา 2 ไบท์เหมือนกับคำสั่งประเภท 1ไบท์ 1 ไชเคิลของเครื่อง แตกต่างกันที่ไบท์ที่ 2 จะถูกนำมาใช้งานด้วยไม่ได้ถูกทิ้งไปดังในรูปที่ 1.13b ตัวอย่างของคำสั่ง ADD A ,#33H จะเขียนเป็นภาษาเครื่องได้ 2 ไบท์ คือ 24 33 เมื่ออ่านคำสั่งไบท์แรกคือ 24 เข้าไปไว้ใน Instruction register แล้ว Timing and control จะถอดรหัสพบว่าเป็นคำสั่งบวกเลขก็จะส่งสัญญาณไปยัง Accumulator ให้เอาข้อมูลไปไว้ที่ TMP1 และ TMP2 มาบวกกันผลลัพธ์ที่ได้จะส่งออกจาก ALU ไปยัง Internal data bus แล้วไปเก็บไว้ที่ Accumulator

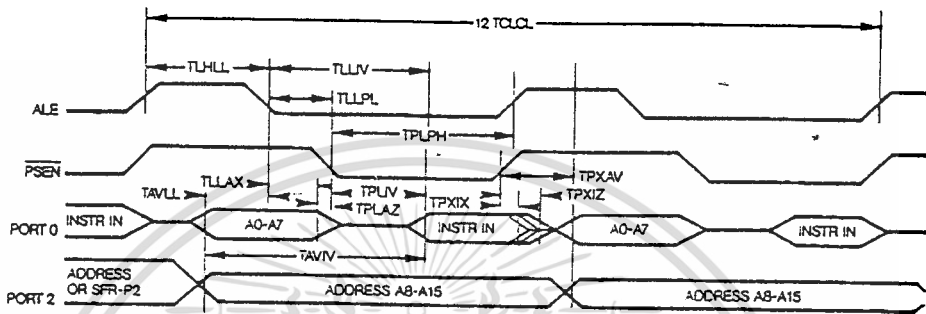
คำสั่งประเภท 1,2 หรือ 3 ไบท์ ที่ใช้เวลาทำงาน 2 ไชเคิลของเครื่องเช่นคำสั่ง INC DPTR จะมีการอ่านคำสั่งเข้าไป 4 ครั้งทุก ๆ ขอบขาขึ้นของสัญญาณ ALE ที่มี 2 ครั้งต่อ 1 ไชเคิลของเครื่อง ถ้าเป็นคำสั่งประเภท 1, 2 หรือ 3 ไบท์ วงจร Timing and control จะเอาคำสั่ง 1, 2 หรือ 3 ไบท์แรกเท่านั้นไปทำงาน ส่วนคำสั่งที่เหลือดังในรูปที่ 1.13c คำสั่ง 1 ไบท์ที่ใช้เวลาทำงาน 2 ไชเคิลของเครื่องที่กล่าวมาแล้วจะไม่รวมถึงคำสั่ง MOVX ซึ่งใช้ในการอ่านหรือเขียนข้อมูลกับหน่วยความจำ Data Memory ภายนอก การทำงานของคำสั่งนี้จะมีการ Fetch คำสั่งเข้าไป 2 ไบท์ในไชเคิลของเครื่องแรก ในไชเคิลของเครื่องที่ 2 จะไม่มีการ Fetch คำสั่งเข้าไปแต่จะเป็นช่วงเวลาของการอ่านหรือเขียนข้อมูลกับ Data Memory ภายนอกสัญญาณ ALE ซึ่งปกติจะเปลี่ยนเป็น 1 ที่ S1P2 ก็จะไม่เปลี่ยนเป็น 1 ในไชเคิลของเครื่องที่ 2 โดยจะเป็น 0 อยู่จนกว่าจะถึงเวลา S4P2 ของไชเคิลของเครื่องที่ 2 สัญญาณ ALE จะเปลี่ยนเป็น 1 เพื่อทำการอ่านหรือเขียนข้อมูลกับ Data Memory ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ไดอะแกรมเวลาของการติดต่อกับหน่วยความจำ

การอ่านข้อมูลจากหน่วยความจำสำหรับโปรแกรมภายนอก 8051 นั้น ลำดับสัญญาณตามเวลา (Timing diagram) ของสัญญาณที่ทำการอ่านคำสั่งมีดังรูปที่ 1.14

EXTERNAL PROGRAM MEMORY READ CYCLE



รูปที่ 1.14 Timing diagram ของการอ่านโปรแกรมจากหน่วยความจำภายนอก

การอ่านคำสั่ง (FETCH) จากโปรแกรมภายนอกจะเริ่มจาก 8051 ส่งสัญญาณลอจิก 1 ออกมาทางขา ALE ขณะนี้สัญญาณที่ขา PSEN จะเป็น 1 จาก Port 0 จะส่งค่าตำแหน่งหน่วยความจำ 8 บิตล่าง และพอร์ท 2 จะส่งตำแหน่งหน่วยความจำ 8 บิตบนออกมา แล้วสัญญาณ ALE จะกลับเป็น 0 อุปกรณ์ภายนอกจะสามารถใช้ขอบขาของสัญญาณ ALE เพื่อ Latch ตำแหน่งหน่วยความจำที่พอร์ท 0 ได้ จากนั้นพอร์ท 0 ก็จะยกเลิกตำแหน่งหน่วยความจำเข้าสู่สภาวะ High impedanc และสัญญาณ PSEN จะเป็น 0 เพื่อเตรียมรับคำสั่งที่ส่งออกจากหน่วยความจำภายนอกเข้าไปยัง 8051 เพื่อทำงานต่อไป เมื่อคำสั่งถูกอ่านเข้าไปเก็บใน Instruction register (ดูรูปที่ 1.4) แล้วสัญญาณ PSEN จะกลับเป็น 1 พร้อมกับสัญญาณ ALE ก็กลับเป็น High เพื่อการอ่านคำสั่งต่อไปทำงาน ข้อมูลใน Port 2 จะคงที่ตลอดเวลาตั้งแต่สัญญาณ ALE เป็น 1 จนกระทั่งสัญญาณ ALE เปลี่ยนเป็น 0 และกลับเป็น 1 อีกครั้งหนึ่งจากนั้นจะเริ่มลำดับการ fetch ข้อมูลไบต์ที่ 2 จากหน่วยความจำสำหรับโปรแกรม ซึ่งจะมีการเปลี่ยนแปลงของสัญญาณตามเวลาเหมือนกับการ Fetch ไบต์แรกนั่นเอง

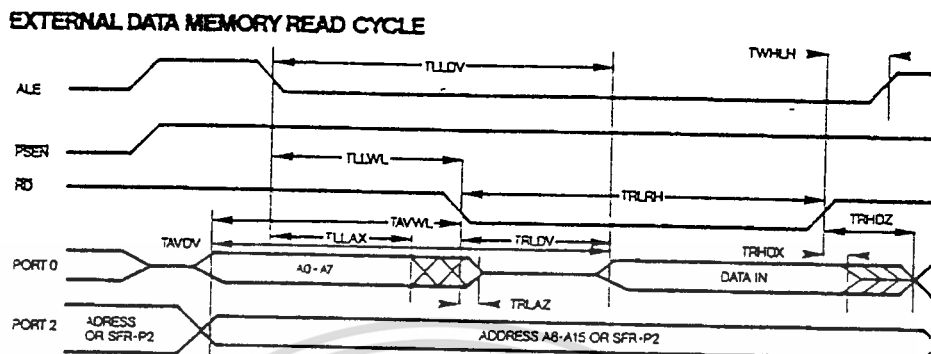
### การอ่าน-เขียนข้อมูลกับหน่วยความจำสำหรับข้อมูลภายนอก 8051

การอ่าน-เขียนข้อมูลกับ data memory ภายใน 8051 นั้นจะมีสัญญาณสร้างมาจากส่วน Timing and control โดยที่ผู้ใช้นั้นจำเป็นต้องทำความเข้าใจแต่การอ่าน-เขียน ข้อมูลกับ data memory ภายนอก

อันเนื่องมาจากคำสั่ง MOVX นั้นเมื่อคำสั่งดังกล่าวถูกอ่านเข้ามาใน Instruction register แล้ว Timing and control จะทำการถอดรหัสแล้วสร้างสัญญาณควบคุมดังนี้

อย่างไรก็ตามถึงแม้ว่าคำสั่ง MOVX จะมีการนำเข้าไปใช้

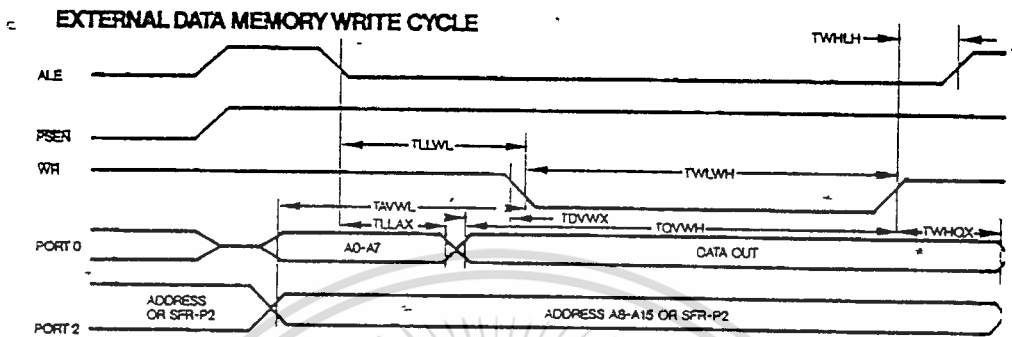
1.15



รูปที่ 1.15 Timing diagram ของการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอก 8051

การทำงานจะเริ่มจากการส่งค่าตำแหน่งหน่วยความจำภายนอก 8 บิตส่ง ออกทางพอร์ท 0 และ 8 บิตบนออกทางพอร์ท 2 เมื่อส่งค่าตำแหน่งแล้วสัญญาณ  $\overline{ALE}$  ซึ่งเดิมมีลอจิกเป็น 1 จะกลับมาเป็น 0 เพื่อให้อุปกรณ์ภายนอกสามารถ Latch ตำแหน่งหน่วยความจำได้เหมือนกับในการอ่านข้อมูลจากหน่วยความจำสำหรับโปรแกรมภายนอก 8051 เพื่อส่งไปยังหน่วยความจำ แม้ว่าข้อมูลบนพอร์ท 0 จะเปลี่ยนแปลงไปก็จะมีค่าตำแหน่งหน่วยความจำส่งไปยังหน่วยความจำในระหว่างการติดต่อกับ Data Memory นี้สัญญาณ  $\overline{PSEN}$  จะเป็น 1 ตลอดเพราะสัญญาณ  $\overline{PSEN}$  จะแอสติฟ (เป็น 0) ก็ต่อเมื่อเป็นการติดต่อกับหน่วยความจำสำหรับโปรแกรมภายนอก 8051 เท่านั้น 8051 จะส่งสัญญาณลอจิก 0 ออกมาทางขา  $\overline{RD}$  (P3.7) เพื่อบอกกับหน่วยความจำภายนอกว่าต้องการอ่านข้อมูลเข้าไปเมื่อ 8051 ส่งสัญญาณ  $\overline{RD}$  เป็นลอจิก 0 จะทำให้พอร์ท 0 เข้าสู่สถานะ High Impedance พร้อมทั้งจะให้หน่วยความจำภายนอกส่งข้อมูลมายังพอร์ท 0 ข้อมูลบน พอร์ท 0 ซึ่งส่งมาจากหน่วยความจำภายนอกจะถูกอ่านเข้าไปเก็บที่เวลาขอบขาขึ้นของสัญญาณ  $\overline{RD}$  จากนั้นสัญญาณ  $\overline{ALE}$  ก็กลับเป็น 1 เพื่อเริ่มการทำงานในคำสั่งต่อไป ในระหว่างการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอกนี้ พอร์ท 2 จะส่งค่าตำแหน่งหน่วยความจำ 8 บิตบน ออกมาตลอดเวลา

การเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก 8051 จะมีไทม์ไลน์  
สัญญาณตามเวลา ตามรูปที่ 1.16



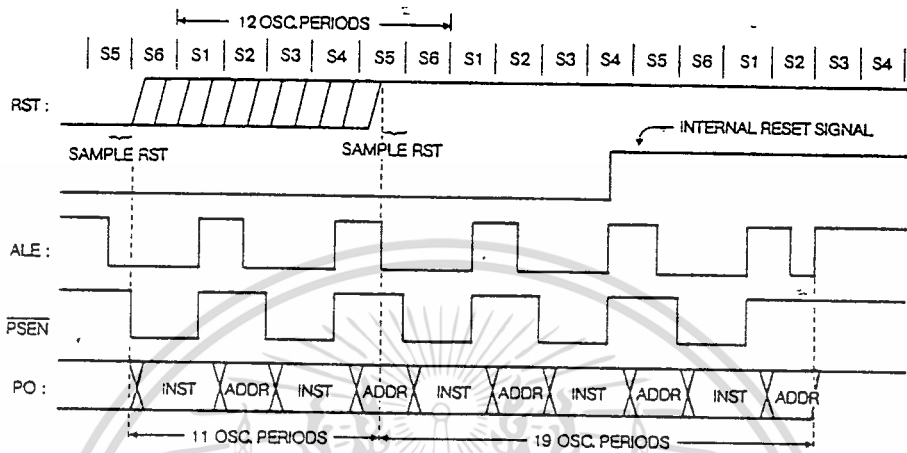
รูปที่ 1.16 Timing diagram ของการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก 8051

เมื่อ 8051 ส่งค่าตำแหน่งหน่วยความจำ 8 บิตลงไปยังพอร์ท 0 และ 8 บิตบนลงไปยังพอร์ท 2 แล้วสัญญาณ ALE จะกลับเป็น 0 อุปกรณ์ภายนอกจะสามารถใช้สัญญาณนี้ในการ Latch ค่าตำแหน่งหน่วยความจำบนพอร์ท 0 เหมือนกับการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอก เมื่อสัญญาณ ALE เป็น 0 แล้ว 8051 จะส่งข้อมูลที่ต้องการเขียนไปยังพอร์ท 0 แล้วจะให้สัญญาณ  $\overline{WR}$  เปลี่ยนสถานะเป็น 0 ขณะนี้หน่วยความจำภายนอกจะต้องเขียนข้อมูลไปเก็บยังตำแหน่งที่กำหนดจากนั้นสัญญาณ  $\overline{WR}$  จะกลับเป็น 1 เพื่อเป็นการบอกสิ้นสุดการเขียนข้อมูลแล้วสัญญาณ ALE ก็กลับเป็น 1 เพื่อ Fetch คำสั่งต่อไปมาทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การรีเซ็ต

เมื่อป้อนสัญญาณที่มีสภาวะลอจิก 1 เข้าไปทางขา RST จะไม่ได้เกิดการรีเซ็ตขึ้นอย่างทันทีทันใด แต่ลำดับการเกิดรีเซ็ตจะแสดงได้ดังโดยแฉกรมตามเวลาดังรูปที่ 1.17



รูปที่ 1.17 ไคอะแกรมตามเวลาของการรีเซ็ต

ในรูปที่ 1.17 เป็น Timing Diagram ของการรีเซ็ต สภาวะลอจิกของสัญญาณที่ขา RST จะถูกอ่านเข้ามาที่เวลา S5P2 (เฟส 2 สเตจ 5) ของทุก ๆ ไชเคิลของเครื่อง ในกรณีที่เป็นการรีเซ็ตซึ่งมีการทำงานเสร็จสิ้นในสองไชเคิลของเครื่องก็จะตรวจสอบเฉพาะสัญญาณที่อ่านเข้ามาในไชเคิลที่ 2 ของการทำงาน ดังนั้นในการรีเซ็ตจะต้องป้อนสัญญาณที่มีสภาวะลอจิก 1 เข้าไปที่ขาอย่างน้อย 2 ไชเคิลของเครื่องหรือ 24 ไชเคิลของสัญญาณนาฬิกาที่สร้างจากวงจรออสซิลเลเตอร์ภายใน 8051 ข้อมูลที่ขา RST แล้วพบว่าเป็นสภาวะลอจิก 1 ก็จะทำให้สร้างสัญญาณรีเซ็ตขึ้นภายในที่เวลา S2P4 ของไชเคิลเครื่องถัดไป ข้อมูลที่แต่ละพอร์ทส่งออกมายังคงปรากฏที่พอร์ทจนกว่าจะเกิดการรีเซ็ตขึ้นซึ่งต้องใช้เวลา 19 ไชเคิลของสัญญาณจากออสซิลเลเตอร์นับตั้งแต่เวลา S5P2 ในไชเคิลของเครื่องที่พบสัญญาณรีเซ็ต ในระหว่าง 19 ไชเคิลนี้ยังจะมีการ Fetch คำสั่งเข้าไปทำงานได้อยู่

สภาวะของสัญญาณลอจิกที่ขา RST จะถูกอ่านเข้าไปตรวจสอบที่เวลา S5P2 ของทุก ๆ ไชเคิลของเครื่อง ดังนั้นถึงแม้ว่าสัญญาณที่ขา RST จะมีลอจิกเป็น 1 มาก่อนก็ยังไม่เกิดการตรวจสอบสัญญาณรีเซ็ตที่ขา RST ถ้าคำสั่งนั้นมีการทำงานมากกว่า 1 ไชเคิลของเครื่อง 8051 ก็จะต้องทำงานในคำสั่งนั้นให้เสร็จสิ้นเสียก่อนจึงจะเริ่มการรีเซ็ตได้โดย 8051 จะดูสภาวะของสัญญาณที่ขา RST ของ S5P2 ในไชเคิลของเครื่องสุดท้ายเท่านั้น ดังนั้นใน S5P2 ของไชเคิลเครื่องแรก ๆ ในคำสั่งอาจมีสภาวะลอจิกที่ขา RST เป็น 1 แต่ที่ S5P2 ของไชเคิลของเครื่องสุดท้ายมีสภาวะเป็น 0 ก็จะไม่เกิดการรีเซ็ตขึ้นที่เวลา S5P2 เมื่อตรวจสอบสภาวะสัญญาณที่ขา RST แล้วพบว่าเป็น 1 จะต้องรอไปจนถึงเวลา S4P2 ของไชเคิลของเครื่องถัดไป จึงจะทำให้สัญญาณรีเซ็ตภายในเปลี่ยนสภาวะลอจิกจาก 0 เป็น 1 ในระหว่างเวลา S5P2 ที่ตรวจสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระหว่างเวลา S5P2 ที่ตรวจพบสัญญาณ RST มีลอจิกเป็น 1 จนถึง S4P2 ของไซเคิลของเครื่องถัดไปจะยังคงมีการ Fetch คำสั่งเข้าไปทำงานอีก 2 คำสั่ง เมื่อสัญญาณการรีเซ็ตจากภายในเปลี่ยนเป็น 1 ก็จะมีการรีเซ็ต โดยการเขียนข้อมูล 0 ไปยัง Special Function Register ทุกตัวยกเว้นพอร์ท 0 ถึงพอร์ท 3 Stack pointer และรีจิสเตอร์ SBUF ดังตารางในรูปที่ 1.10 ระหว่างนี้ข้อมูลในแรมภายใน 8051 จะไม่เปลี่ยนแปลงข้อมูล ในระหว่างการเขียนข้อมูลลงไป SFR จะมีการ Fetch คำสั่งเข้ามาทำงานอีก 1 คำสั่งจนกว่าจะถึง S3P1 ของไซเคิลที่ 2 (นับแต่ไซเคิลของเครื่องที่ตรวจพบลอจิก 1 ที่ขา RST) ก็จะทำให้สถานะลอจิกที่ขา ALE และ PSEN ค้างอยู่ที่สถานะลอจิก 1 และจะเป็นอย่างนี้ไปจนกว่าสถานะลอจิกที่ขา RST เป็น 0 เวลานั้นตั้งแต่พบสัญญาณลอจิก 1 ที่ขา RST จะเท่ากับ 19 ไซเคิลของออสซิลเลเตอร์ เมื่อสัญญาณที่ขา RST ถูกเปลี่ยนกลับมาเป็นลอจิก 0 8051 จะรออีก 1 ถึง 2 ไซเคิลของเครื่องสัญญาณ ALE และ PSEN จะเริ่มเปลี่ยนแปลงเพื่อเริ่มกระบวนการ Fetch คำสั่งเข้าไปทำงานเริ่มจากคำสั่งในหน่วยความจำสำหรับโปรแกรมตำแหน่ง 0000H



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register, SFR)

Table 1

| Symbol     | Name                         | Address |
|------------|------------------------------|---------|
| *ACC       | Accumulator                  | 0E0H    |
| *B         | B Register                   | 0F0H    |
| *PSW       | Program Status Word          | 0D0H    |
| SP         | Stack Pointer                | 81H     |
| DPTR       | Data Pointer 2 Bytes         |         |
| DPL        | Low Byte                     | 82H     |
| DPH        | High Byte                    | 83H     |
| *P0        | Port 0                       | 80H     |
| *P1        | Port 1                       | 90H     |
| *P2        | Port 2                       | 0A0H    |
| *P3        | Port 3                       | 0B0H    |
| *IP        | Interrupt Priority Control   | 088H    |
| *IE        | Interrupt Enable Control     | 0A5H    |
| TMOD       | Timer/Counter Mode Control   | 89H     |
| TCON       | Timer/Counter Control        | 88H     |
| *+T2CON    | Timer/Counter 2 Control      | 0C3H    |
| TH0        | Timer/Counter 0 High Byte    | 8CH     |
| TL0        | Timer/Counter 0 Low Byte     | 8AH     |
| TH1        | Timer/Counter 1 High Byte    | 8DH     |
| TL1        | Timer/Counter 1 Low Byte     | 8BH     |
| +TH2       | Timer/Counter 2 High Byte    | 0CCH    |
| +TL2       | Timer/Counter 2 Low Byte     | 0CBH    |
| +RCAP2H    | T/C 2 Capture Reg. High Byte | 0C8H    |
| +RCAP2L    | T/C 2 Capture Reg. Low Byte  | 0C7H    |
| *SCON      | Serial Control               | 98H     |
| SBUF       | Serial Data Buffer           | 99H     |
| PCON       | Power Control                | 87H     |
| *IOCON (1) | IO Control                   | F8H     |

+ 80C52 and 83C154 only      \* bit addressable  
(1) 83C154 only

รูปที่ 1.18 Special Function Register (SFR)

## รีจิสเตอร์ในกลุ่มนี้มีดังนี้

### 1. Accumulator

ตำแหน่งหน่วยความจำภายในเท่ากับ 0E0H

เป็นรีจิสเตอร์ขนาด 8 บิต ในรหัสคำสั่งช่วยจำจะอ้างอิงถึงรีจิสเตอร์นี้โดยสัญลักษณ์ A คำสั่งที่อ่านหรือเก็บข้อมูลกับหน่วยความจำภายนอกจะต้องกระทำผ่านรีจิสเตอร์ตัวนี้เท่านั้น และข้อมูลที่อยู่ภายในรีจิสเตอร์นี้ก็สามารถที่จะให้โปรแกรมตรวจสอบเพื่อกระโดดการทำงานไปยังตำแหน่งอื่น

### 2. B Register

ตำแหน่งหน่วยความจำภายในเท่ากับ 0F0H

เป็นรีจิสเตอร์ขนาด 8 บิต ที่ใช้ในคำสั่งการคูณ (MUL AB) และคำสั่งการหาร (DIV AB) เท่านั้น โดยรีจิสเตอร์ B นี้จะเก็บตัวคูณและผลลัพธ์บิต 8 ถึง 15 ในคำสั่งการคูณ ส่วนในคำสั่งการหารนั้นรีจิสเตอร์ B จะเก็บตัวหารและผลการหาร การเขียนข้อมูลไปยังรีจิสเตอร์นี้จะต้องใช้คำสั่งเคลื่อนย้ายข้อมูลไปยังตำแหน่ง 0F0H เพื่อเป็นการกำหนดค่าให้กับรีจิสเตอร์ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. Program Status Word

ตำแหน่งหน่วยความจำภายในเท่ากับ 0D0H

เป็นรีจิสเตอร์ขนาด 8 บิตที่แต่ละบิตจะบอกสถานะการทำงานต่าง ๆ ดังรูป 1.19

| Direct<br>Byte<br>Address | Bit Address         |      |      |      |       |     |      |       | Special<br>Function<br>Register<br>Symbol |
|---------------------------|---------------------|------|------|------|-------|-----|------|-------|-------------------------------------------|
|                           | (MSB)               |      |      |      |       |     |      | (LSB) |                                           |
| 0F8H                      | FF                  | FE   | FD   | FC   | FB    | FA  | F9   | F8    | IOCON                                     |
| 0F0H                      | F7                  | F6   | F5   | F4   | F3    | F2  | F1   | F0    | B                                         |
| 0E0H                      | E7                  | E6   | E5   | E4   | E3    | E2  | E1   | E0    | ACC                                       |
| 0D0H                      | CY                  | AC   | PO   | RS1  | RS0   | CV  | FI   | P     | PSW                                       |
| 0C0H                      | Not Bit Addressable |      |      |      |       |     |      |       | TH2                                       |
| 0CCH                      | Not Bit Addressable |      |      |      |       |     |      |       | TL2                                       |
| 0CBH                      | Not Bit Addressable |      |      |      |       |     |      |       | RCAP2H                                    |
| 0CAH                      | Not Bit Addressable |      |      |      |       |     |      |       | RCAP2L                                    |
| 0C8H                      | TF2                 | EXF2 | RCLK | TCLK | EXEN2 | TR2 | CTF2 | CPAL2 | T2CON                                     |
| 0B8H                      | PCT                 | PT2  | PS   | PT1  | PX1   | PT0 | PX0  |       | IP                                        |
| 0B0H                      | B7                  | B6   | B5   | B4   | B3    | B2  | B1   | B0    | P3                                        |
| 0A8H                      | EA                  | ET2  | ES   | ET1  | EX1   | ET0 | EX0  |       | IE                                        |
| 0A0H                      | A7                  | A6   | A5   | A4   | A3    | A2  | A1   | A0    | P2                                        |
| 99H                       | Not Bit Addressable |      |      |      |       |     |      |       | SBUF                                      |
| 98H                       | SM0                 | SM1  | SM2  | REN  | T88   | RB8 | T1   | T0    | SCON                                      |
| 90H                       | 97                  | 96   | 95   | 94   | 93    | 92  | 91   | 90    | P1                                        |
| 8DH                       | Not Bit Addressable |      |      |      |       |     |      |       | TH1                                       |
| 8CH                       | Not Bit Addressable |      |      |      |       |     |      |       | TH0                                       |
| 8BH                       | Not Bit Addressable |      |      |      |       |     |      |       | TL1                                       |
| 8AH                       | Not Bit Addressable |      |      |      |       |     |      |       | TL0                                       |
| 89H                       | Not Bit Addressable |      |      |      |       |     |      |       | TMOD                                      |
| 88H                       | TF1                 | TR1  | TF0  | TR0  | IE1   | IT1 | IE0  | IT0   | TCON                                      |
| 87H                       | 8F                  | 8E   | 8D   | 8C   | 8B    | 8A  | 89   | 88    | P0CN                                      |
| 83H                       | Not Bit Addressable |      |      |      |       |     |      |       | DPH                                       |
| 82H                       | Not Bit Addressable |      |      |      |       |     |      |       | DPL                                       |
| 81H                       | Not Bit Addressable |      |      |      |       |     |      |       | SP                                        |
| 80H                       | 87                  | 86   | 85   | 84   | 83    | 82  | 81   | 80    | P0                                        |

รูปที่ 1.19 แผนภาพค่าตำแหน่งหน่วยความจำแต่ละบิต

PSW.0 บิต 0 เรียกว่าบิตพาริตีบิตนี้จะบอกว่าในรีจิสเตอร์ A มี 1 เป็นจำนวนคู่หรือคี่

PSW.1 ไม่มีการใช้งาน

PSW.2 บิต 2 เรียกว่า Overflow Flag เป็นบิตที่บอกว่าการคำนวณนั้นทำให้เกิดตัวทศนิยมในระหว่างการคำนวณ ตัวทศนิยมนี้เป็นตัวทศที่เกิดจากบิต 6 ไปยังบิต 7 มีประโยชน์เมื่อทำการคำนวณแบบ

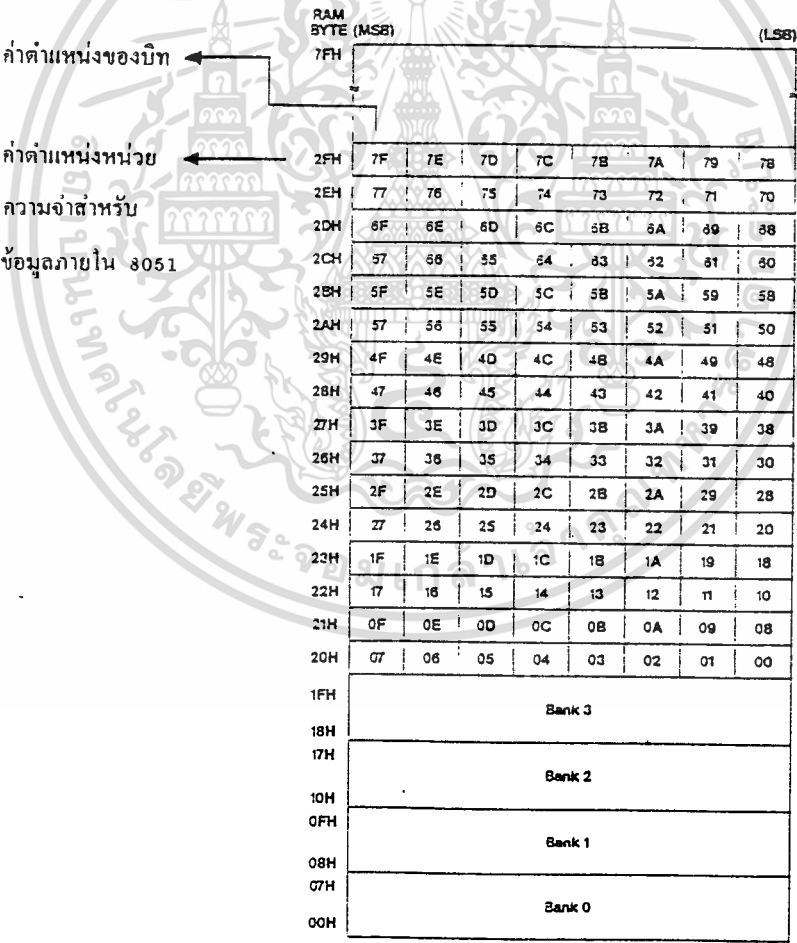
Signed Integer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PSW.3 , PSW.4 2 บิตนี้จะใช้งานร่วมกันเพื่อเป็นตัวบอกว่าขณะนี้ใช้รีจิสเตอร์ R0 ถึง R7 ใน Bank ไດได้ดังตาราง

| บิต 4 (RB1) | บิต 3 (RB0) | Register Bank | Address |
|-------------|-------------|---------------|---------|
| 0           | 0           | 0             | 00H-07H |
| 0           | 1           | 1             | 08H-0FH |
| 1           | 0           | 2             | 10H-17H |
| 1           | 1           | 3             | 18H-1FH |

PSW.5 บิต 5 เรียกว่าบิตเอนกประสงค์ เป็นบิตที่ผู้ใ้สามารถใช้คำสั่งกำหนดให้เป็น 0 หรือ 1 ก็ได้ โดยที่การทำงานของคำสั่งอื่นจะไม่ทำให้บิตนี้มีค่าเปลี่ยนแปลง บิตนี้มีประโยชน์สำหรับในการส่งสถานะของโปรแกรมระหว่างเรียกการทำงานของโปรแกรมน้อย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับดูการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 1.19 (ต่อ)แผนภาพค่าตำแหน่งหน่วยความจำแต่ละบิต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PSW.6 เรียกว่า Auxiliary Carry Flay เป็นบิตที่ใช้สำหรับเก็บตัวทศที่เกิดขึ้นระหว่างการคำนวณ โดยตัวทศนี้เป็นตัวทศที่เกิดการคำนวณของบิต 3 ข้ามไปยังบิต 4

PSW.7 บิต 7 เรียกว่า Carry Flag เป็นบิตที่บอกสถานะการคำนวณทางคณิตศาสตร์ว่าผลลัพธ์นั้นทำให้เกิดตัวทศหรือไม่

| (MSB) |    |    |     | (LSB) |    |   |   |
|-------|----|----|-----|-------|----|---|---|
| CY    | AC | FO | RS1 | RS0   | OV | — | P |

| Symbol       | Position  | Name and Significance                                                                                           | Symbol                                                                                                                                                                                                                                                                                                                                 | Position | Name and Significance |              |           |              |           |              |           |              |           |
|--------------|-----------|-----------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|-----------------------|--------------|-----------|--------------|-----------|--------------|-----------|--------------|-----------|
| CY           | PSW.7     | Carry flag.                                                                                                     | OV                                                                                                                                                                                                                                                                                                                                     | PSW.2    | Overflow flag.        |              |           |              |           |              |           |              |           |
| AC           | PSW.6     | Auxiliary Carry flag. (For BCD operations).                                                                     | —                                                                                                                                                                                                                                                                                                                                      | PSW.1    | User definable flag.  |              |           |              |           |              |           |              |           |
| FO           | PSW.5     | Flag 0 (Available to the user for general purposes).                                                            | P                                                                                                                                                                                                                                                                                                                                      | PSW.0    | Parity flag.          |              |           |              |           |              |           |              |           |
| RS1          | PSW.4     | Register bank select control bits 1 & 0. Set/cleared by software to determine working register bank (see Note). | <b>Note :</b><br>The contents of (RS1, RS0) enable the working register banks as follows : <table border="1"> <tr> <td>(0.0)—Bank 0</td> <td>(00H–07H)</td> </tr> <tr> <td>(0.1)—Bank 1</td> <td>(08H–0FH)</td> </tr> <tr> <td>(1.0)—Bank 2</td> <td>(10H–17H)</td> </tr> <tr> <td>(1.1)—Bank 3</td> <td>(18H–1FH)</td> </tr> </table> |          |                       | (0.0)—Bank 0 | (00H–07H) | (0.1)—Bank 1 | (08H–0FH) | (1.0)—Bank 2 | (10H–17H) | (1.1)—Bank 3 | (18H–1FH) |
| (0.0)—Bank 0 | (00H–07H) |                                                                                                                 |                                                                                                                                                                                                                                                                                                                                        |          |                       |              |           |              |           |              |           |              |           |
| (0.1)—Bank 1 | (08H–0FH) |                                                                                                                 |                                                                                                                                                                                                                                                                                                                                        |          |                       |              |           |              |           |              |           |              |           |
| (1.0)—Bank 2 | (10H–17H) |                                                                                                                 |                                                                                                                                                                                                                                                                                                                                        |          |                       |              |           |              |           |              |           |              |           |
| (1.1)—Bank 3 | (18H–1FH) |                                                                                                                 |                                                                                                                                                                                                                                                                                                                                        |          |                       |              |           |              |           |              |           |              |           |
| RS0          | PSW.3     |                                                                                                                 |                                                                                                                                                                                                                                                                                                                                        |          |                       |              |           |              |           |              |           |              |           |

รูปที่ 1.20 Program Status Word (PSW)

#### 4. Stack Pointer

ตำแหน่งหน่วยความจำภายในเท่ากับ 081H

เป็นรีจิสเตอร์ขนาด 8 บิตใช้ชี้ตำแหน่งหน่วยความจำภายใน 8051 ที่ใช้เก็บตำแหน่ง Address เดิมของโปรแกรมก่อนการทำงานคำสั่ง Call ,Push,Pop เมื่อทำการรีเซ็ต 8051 จะทำให้ข้อมูลในรีจิสเตอร์นี้มีค่าเป็น 07H หรือชี้ที่หน่วยความจำภายในตำแหน่ง 07H นั่นเอง

#### 5. Data Pointer Register (DPTR)

ตำแหน่งหน่วยความจำภายในเท่ากับ 82H และ 83H

รีจิสเตอร์ DPTR มีขนาด 16 บิตทำหน้าที่ชี้ตำแหน่งในหน่วยความจำซึ่งสามารถใช้อ้างอิงตำแหน่งหน่วยความจำได้สูงสุด 64x1024 ตำแหน่งรีจิสเตอร์นี้ประกอบด้วยรีจิสเตอร์ขนาด 8 บิต 2 ตัว คือ DPH ซึ่งอยู่ที่ตำแหน่ง 83H และ DPL ซึ่งอยู่ที่ตำแหน่ง 82H จึงสามารถที่จะแก้ไขข้อมูลเป็นแบบ 8 บิต หรือ 16 บิต ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6. Port 0-3

ตำแหน่งหน่วยความจำเท่ากับ 80H,90H,0A0H,0B0H

SFR ชื่อ P0,P1,P2 และ P3 เป็นรีจิสเตอร์ขนาด 8 บิตของหน่วยความจำสำหรับข้อมูลภายใน 8051 ที่ตำแหน่ง 80H,90H,0A0H,0B0H ตามลำดับ การเขียนข้อมูลไปยังหน่วยความจำแต่ละตำแหน่งเป็นการส่งข้อมูลไปยังพอร์ตนั้น ๆ ของ 8051 ข้อมูลที่เขียนออกไปจะถูก Latch ค้างไว้ และปรากฏที่แต่ละบิต ของพอร์ท และในการอ่านข้อมูลรีจิสเตอร์แต่ละตัวก็จะเป็นการอ่านสถานะลอจิกของสัญญาณที่ปรากฏ อยู่ที่แต่ละพอร์ตนั้น ๆ พอร์ท 0-3 สามารถอ้างอิงแบบบิตได้

## 7. Series Data Buffer

ตำแหน่งหน่วยความจำภายในเท่ากับ 99H

เป็นรีจิสเตอร์ขนาด 8 บิตโครงสร้างภายในแล้วรีจิสเตอร์นี้มี 2 ตัว ที่มีชื่อเดียวกัน ตัวหนึ่งสำหรับเก็บข้อมูลที่จะส่งแบบอนุกรมออกจาก 8051 และอีกตัวหนึ่งสำหรับข้อมูลแบบอนุกรมที่เข้ามา ดังนั้น Serial Port ของ 8051 จึงเรียกว่ามีการทำงานแบบ Full Duplex เพราะสามารถส่งและรับข้อมูลได้ในเวลาเดียวกัน เนื่องจากมีรีจิสเตอร์สำหรับส่งและรับแยกออกจากกัน ข้อมูลที่ต้องการจะส่งออกก็ให้เขียนไปยังรีจิสเตอร์ SBUF แล้วสั่งงานให้ส่งข้อมูลออกมา ข้อมูลในรีจิสเตอร์จะเริ่มส่งออกโดยเริ่มจากบิต 0 ถึง 7 ตามลำดับ ถ้าข้อมูลมีข้อมูลเข้ามาทางขา RXD ก็จะถูกเก็บไว้ในรีจิสเตอร์นี้โดยถือว่าข้อมูลบิตแรกที่เข้ามาคือบิต 0

Serial Port จะสามารถกำหนดให้การทำงานรับ-ส่งข้อมูลแบบอนุกรมได้ 4 โหมด (MODE) โดยการกำหนดในรีจิสเตอร์ SCON (Serial Port Control Register)

## 8. SCON (Serial Port Control Register)

ตำแหน่งหน่วยความจำภายในเท่ากับ 98H

รีจิสเตอร์ SCON มีขนาด 8 บิตใช้สำหรับควบคุมการส่งและรับข้อมูลผ่านทาง Serial Port แต่ละบิตของข้อมูลในรีจิสเตอร์นี้มีความหมายเฉพาะดังรูปที่ 1.21

## 9. Timer Register TH0,TL0,TH1,TL1

ตำแหน่งหน่วยความจำภายในเท่ากับ 8CH,8AH,8DH,8BH

ใน 8051 จะมีวงจร Timer อยู่ 2 ชุดคือ Timer 0 และ Timer 1 ใน Timer แต่ละชุดจะมีรีจิสเตอร์ขนาด 8 บิตอยู่ 2 ตัวเพื่อเก็บค่าการนับของ Timer ได้สูงสุดถึง 16 บิต ใน Timer 0 รีจิสเตอร์นี้คือ TH0,TL0 และใน Timer 1 คือรีจิสเตอร์ TH1,TL1 TLX,(หมายถึง 0 หรือ 1)จะเก็บค่าของการนับ 8 บิตล่างและ THX จะเก็บค่าของการนับ 8 บิตบนผู้ใช้จะสามารถกำหนดการทำงานของวงจร Timer ในโหมด Timer หรือโหมด Counter โดยการกำหนดในรีจิสเตอร์ชื่อ TMOD (Timer/Counter Mode control Register) การทำงานเป็น Timer นั้น จะให้รีจิสเตอร์ใน Timer 0 หรือ 1 ทำการนับจำนวนไซเคิลของสัญญาณนาฬิกาที่ผ่านวงจรหาร 12 เมื่อการนับครบถึงค่าสูงสุดที่รีจิสเตอร์ TLX และ THX จะเก็บได้คือค่า 0FFFFH แล้วยังนับต่อไป ค่าที่ได้จากการนับจะเป็น 0000H ทำให้เกิดการเซทบิตบางบิตในรีจิสเตอร์ TCON เพื่อบอกสถานะ Timer Overflow

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาคือเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
นั้นในการให้วงจรให้อ่าน Timer ทำงานเป็น Counter ก็คือการให้รีจิสเตอร์ THX และ TLX ทำการนับจำนวน  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไซเคิลของสัญญาณที่เข้ามาทางขา T0 หรือ T1 ของ 8051 สัญญาณที่เข้ามาทางขา T0 หรือ T1 อาจจะมาจากอุปกรณ์ที่ตรวจสอบก็ได้ แต่สถานะของสัญญาณนี้จะต้องมีระดับโวลเตจของสภาวะลอจิก 0 หรือ 1 เป็นแบบ TTL คือลอจิก 0 จะต้องมิโวลเตจไม่เกิน 0.6 V และลอจิก 1 จะต้องมิโวลเตจมากกว่า 2.4 V

#### SCON : SERIAL PORT CONTROL REGISTER. BIT ADDRESSABLE.

| SM0 | SM1 | SM2 | REN | TB8 | RB8 | TI | RI |
|-----|-----|-----|-----|-----|-----|----|----|
|-----|-----|-----|-----|-----|-----|----|----|

|     |        |                                                                                                                                                                                                                                                                                                                |
|-----|--------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| SM0 | SCON.7 | Serial Port mode specifier.(NOTE 1).                                                                                                                                                                                                                                                                           |
| SM1 | SCON.6 | Serial Port mode specifier. (NOTE 1).                                                                                                                                                                                                                                                                          |
| SM2 | SCON.5 | Enables the multiprocessor communication feature in mode 2 & 3. In mode 2 or 3, if SM2 is set to 1 then RI will not be activated if the received 9th data bit (RB8) is 0. In mode 1, if SM2 = 1 then RI will not be activated if a valid stop bit was not received. In mode 0, SM2 should be 0. (See Table 9). |
| REN | SCON.4 | Set/Cleared by software to Enable/Disable reception.                                                                                                                                                                                                                                                           |
| TB8 | SCON.3 | The 9th bit that will be transmitted in modes 2 & 3. Set/Cleared by software.                                                                                                                                                                                                                                  |
| RB8 | SCON.2 | In modes 2 & 3, is the 9th data bit that was received. In mode 1, if SM2 = 0, RB8 is the stop bit that was received. In mode 0, RB8 is not used.                                                                                                                                                               |
| TI  | SCON.1 | Transmit interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or at the beginning of the stop bit in the other modes. Must be cleared by software.                                                                                                                                        |
| RI  | SCON.0 | Receive interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or halfway through the stop bit time in the other modes (except see SM2). Must be cleared by software.                                                                                                                       |

#### NOTE 1:

| SM0 | SM1 | Mode | Description    | Baud Rate                |
|-----|-----|------|----------------|--------------------------|
| 0   | 0   | 0    | SHIFT REGISTER | $F_{osc}/12$             |
| 0   | 1   | 1    | 8-Bit UART     | Variable                 |
| 1   | 0   | 2    | 9-Bit UART     | $F_{osc}/64$ OR          |
| 1   | 1   | 3    | 9-Bit UART     | $F_{osc}/32$ OR Variable |

#### SERIAL PORT SET-UP: Table 9

| MODE | SCON | SM2 VARIATION                          |
|------|------|----------------------------------------|
| 0    | 10H  | Single Processor Environment (SM2 = 0) |
| 1    | 50H  |                                        |
| 2    | 90H  |                                        |
| 3    | 00H  |                                        |
| 0    | NA   | Multiprocessor Environment (SM2 = 1)   |
| 1    | 70H  |                                        |
| 2    | 80H  |                                        |
| 3    | FOH  |                                        |

รูปที่ 1.21 Serial Port Control Register (SCON)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. TMOD Timer/Counter Mode Register

ตำแหน่งหน่วยความจำภายในเท่ากับ 89H  
TMOD เป็นรีจิสเตอร์ขนาด 8 บิตที่มีหน้าที่ควบคุมการทำงานของ Timer 0 และ Timer 1 แต่ละบิตในรีจิสเตอร์นี้มีความหมายเฉพาะดังรูปที่ 1.22

| TIMER 1                                                                                                                                                                                                   |     |                                                                                                                                                             |    | TIMER 0 |     |    |    |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|-------------------------------------------------------------------------------------------------------------------------------------------------------------|----|---------|-----|----|----|
| GATE                                                                                                                                                                                                      | C/T | M1                                                                                                                                                          | M0 | GATE    | C/T | M1 | M0 |
| <b>GATE</b> When TRx (in TCON) is set and GATE = 1, TIMER/COUNTERx will run only while INTx pin is high (hardware control). When GATE = 0, TIMER/COUNTERx will run only while TRx = 1 (software control). |     |                                                                                                                                                             |    |         |     |    |    |
| <b>C/T</b> Timer or Counter selector. Cleared for Timer operation (input from internal system clock). Set for Counter operation (input from Tx input pin).                                                |     |                                                                                                                                                             |    |         |     |    |    |
| <b>M1</b> Mode selector bit. (NOTE 1)                                                                                                                                                                     |     |                                                                                                                                                             |    |         |     |    |    |
| <b>M0</b> Mode selector bit. (NOTE 1)                                                                                                                                                                     |     |                                                                                                                                                             |    |         |     |    |    |
| <b>NOTE 1 :</b>                                                                                                                                                                                           |     |                                                                                                                                                             |    |         |     |    |    |
| M1                                                                                                                                                                                                        | M0  | Operating Mode                                                                                                                                              |    |         |     |    |    |
| 0                                                                                                                                                                                                         | 0   | 0 13-bit Timer                                                                                                                                              |    |         |     |    |    |
| 0                                                                                                                                                                                                         | 1   | 1 16-bit Timer/Counter                                                                                                                                      |    |         |     |    |    |
| 1                                                                                                                                                                                                         | 0   | 2 8-bit Auto-Reload Timer/Counter                                                                                                                           |    |         |     |    |    |
| 1                                                                                                                                                                                                         | 1   | 3 (Timer 0) TL0 is an 8-bit Timer/Counter controlled by the standard Timer 0 control bits. TH0 is an 8-bit Timer and is controlled by Timer 1 control bits. |    |         |     |    |    |
| 1                                                                                                                                                                                                         | 1   | 3 (Timer 1) Timer/Counter 1 stopped.                                                                                                                        |    |         |     |    |    |

รูปที่ 1.22 TMOD Timer/Counter Mode Register

11. TCON Timer Control Register

ตำแหน่งหน่วยความจำภายในเท่ากับ 088H  
รีจิสเตอร์ขนาด 8 บิตนี้ ใช้ควบคุมการทำงานและบอกสถานะของ Timer 0 และ Timer 1 แต่ละบิตของรีจิสเตอร์นี้จะทำงานต่างกันดังรูปที่ 1.23

| TF1 | TR1    | TF0                                                                                                                                                   | TR0 | IE1 | IT1 | IE0 | IT0 |
|-----|--------|-------------------------------------------------------------------------------------------------------------------------------------------------------|-----|-----|-----|-----|-----|
| TF1 | TCON.7 | Timer 1 overflow flag. Set by hardware when the Timer/Counter 1 overflows. Cleared by hardware as processor vectors to the interrupt service routine. |     |     |     |     |     |
| TR1 | TCON.6 | Timer 1 run control bit. Set/cleared by software to turn Timer/Counter 1 ON/OFF.                                                                      |     |     |     |     |     |
| TF0 | TCON.5 | Timer 0 overflow flag. Set by hardware when the Timer/Counter 0 overflows. Cleared by hardware as processor vectors to the service routine.           |     |     |     |     |     |
| TR0 | TCON.4 | Timer 0 run control bit. Set/cleared by software to turn Timer/Counter 0 ON/OFF.                                                                      |     |     |     |     |     |
| IE1 | TCON.3 | External Interrupt 1 edge flag. Set by hardware when External interrupt edge is detected. Cleared by hardware when interrupt is processed.            |     |     |     |     |     |
| IT1 | TCON.2 | Interrupt 1 type control bit. Set/cleared by software to specify falling edge/low level triggered External Interrupt.                                 |     |     |     |     |     |
| IE0 | TCON.1 | External Interrupt 0 edge flag. Set by hardware when External Interrupt edge detected. Cleared by hardware when interrupt is processed.               |     |     |     |     |     |
| IT0 | TCON.0 | Interrupt 0 type control bit. Set/cleared by software to specify falling edge/low level triggered External Interrupt.                                 |     |     |     |     |     |

รูปที่ 1.23 TCON Timer Control Register

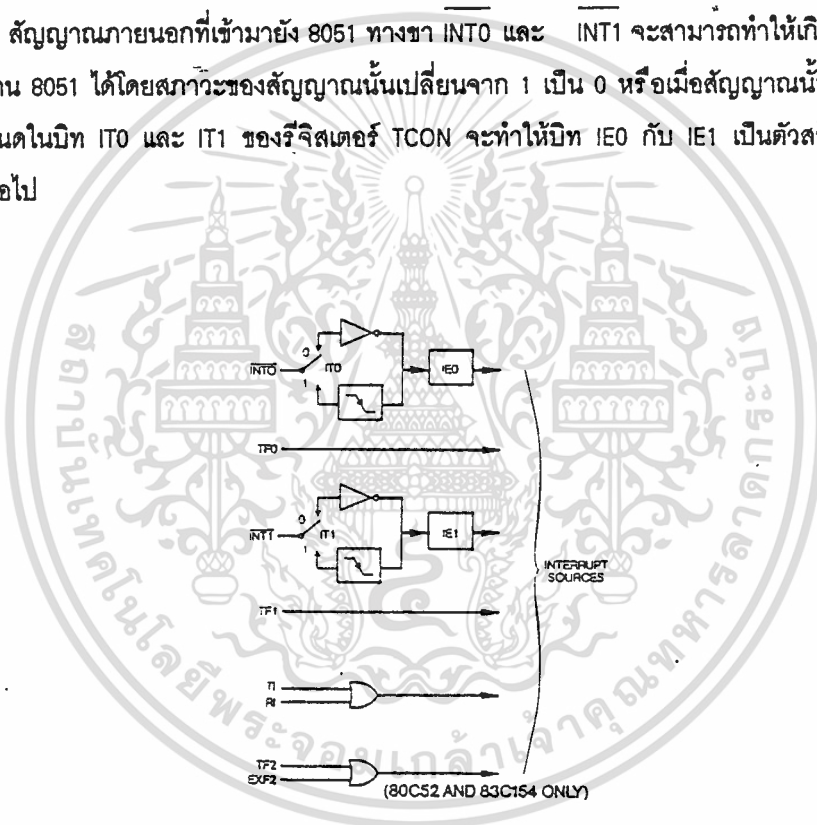
## 12. IE Interrupt Enable Register

ตำแหน่งหน่วยความจำภายในเท่ากับ 0A8H

การขัดจังหวะการทำงาน (Interrupt) เป็นการที่มีสัญญาณหนึ่งหรือคำสั่งหนึ่งที่จะทำให้การทำงานปกติของโปรแกรมถูกขัดจังหวะแล้วข้ามไปทำงานยังตำแหน่งหนึ่งตำแหน่งใดที่กำหนดไว้ เมื่อทำงานในโปรแกรมขัดจังหวะเสร็จสิ้นก็จะกลับมาทำงานในโปรแกรมที่ตำแหน่งก่อนจะไปทำงานยังโปรแกรมขัดจังหวะ โปรแกรมที่ถูกกระโดดไปทำงานเรียกว่าโปรแกรมตอบสนองการขัดจังหวะ (Interrupt Service Routine) ใน 8051 จะสามารถขัดจังหวะด้วยสัญญาณ 6 แหล่งดังรูปที่ 1.24

สัญญาณขัดจังหวะที่ 5 ในรูปที่ 1.24 จะสามารถทำให้เกิดการขัดจังหวะได้ 2 วิธีคือมีข้อมูลเข้ามาทางพอร์ทอนุกรมเก็บอยู่ที่รีจิสเตอร์ SBUF และกรณีที่มีข้อมูลใน SBUF ส่งออกไปทางพอร์ทอนุกรมหมดแล้ว ไม่ว่าเกิดกรณีใดๆ ก็ทำให้เกิดการขัดจังหวะขึ้น

สัญญาณภายนอกที่เข้ามายัง 8051 ทางขา  $\overline{INT0}$  และ  $\overline{INT1}$  จะสามารถทำให้เกิดการขัดจังหวะการทำงาน 8051 ได้โดยสถานะของสัญญาณนั้นเปลี่ยนจาก 1 เป็น 0 หรือเมื่อสัญญาณนั้นเป็น 0 แล้วแต่การกำหนดในบิต IT0 และ IT1 ของรีจิสเตอร์ TCON จะทำให้บิต IE0 กับ IE1 เป็นตัวสร้างสัญญาณขัดจังหวะต่อไป



รูปที่ 1.24 แหล่งกำเนิดสัญญาณขัดจังหวะ

จาก Timer 0 และ Timer 1 เมื่อค่าการนับในแต่ละโมดถึงค่าสูงสุดในโมดนั้นแล้ว เมื่อทำการนับต่อไป ค่าการนับต่อไปจะเป็น 0 (หรืออาจเป็นค่าที่ Reload จาก THX ในโมด 2) และทำให้บิต TF0, TF1 เป็น 1 ซึ่งสัญญาณจาก 2 บิต นี้จะสามารถทำให้เกิดการขัดจังหวะได้เช่นกัน ดังเช่นสัญญาณขัดจังหวะที่ 2 และ 4 ในรูปที่ 1.24

แหล่งกำเนิดสัญญาณทั้ง 6 ที่สามารถทำให้เกิดการขัดจังหวะได้ 5 แบบนี้ผู้ใช้สามารถกำหนดให้สัญญาณใดบ้างเกิดการขัดจังหวะเรียกว่า Enable หรือไม่ให้เกิดการขัดจังหวะเรียกว่า Disable โดยการกำหนดว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนดในรีจิสเตอร์ IE (interrupt Enable Register) ซึ่งมี 8 บิต แต่ละบิตสามารถ Enable ให้ขัดจังหวะได้จากแต่ ละสัญญาณดังรูปที่ 1.25

|        |          | (MSB)                                                                                                                                                                         |   |     |    |     |     |     | (LSB) |
|--------|----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---|-----|----|-----|-----|-----|-------|
|        |          | EA                                                                                                                                                                            | X | ET2 | ES | ET1 | EX1 | ET0 | EX0   |
| Symbol | Position | Function                                                                                                                                                                      |   |     |    |     |     |     |       |
| EA     | IE.7     | disables all interrupts. if EA=0, no interrupt will be acknowledged. if EA=1 each interrupt source is individually enabled or disabled by setting or clearing its enable bit. |   |     |    |     |     |     |       |
| -      | IE.6     | reserved                                                                                                                                                                      |   |     |    |     |     |     |       |
| ET2    | IE.5     | enables or disables the Timer 2 Overflow or capture interrupt. if ET2=0, the Timer 2 interrupt is disabled.                                                                   |   |     |    |     |     |     |       |
| ES     | IE.4     | enables or disables the Serial Port interrupt. if ES=0, the Serial Port interrupt is disabled.                                                                                |   |     |    |     |     |     |       |
| ET1    | IE.3     | enables or disables the Timer 1 Overflow interrupt. if ET1=0, the Timer 1 interrupt is disabled.                                                                              |   |     |    |     |     |     |       |
| EX1    | IE.2     | enables or disables External Interrupt 1. if EX1=0, External Interrupt 1 is disabled.                                                                                         |   |     |    |     |     |     |       |
| ET0    | IE.1     | enables or disables the Timer 0 Overflow interrupt. if ET0=0, the Timer 0 interrupt is disabled.                                                                              |   |     |    |     |     |     |       |
| EX0    | IE.0     | enables or disables External Interrupt 0. if EX0=0, External Interrupt 0 is disabled.                                                                                         |   |     |    |     |     |     |       |

รูปที่ 1.25 Interrupt Enable Register

ถ้าต้องการ Enable บิตใดก็ให้โปรแกรมกำหนดค่าในบิตนั้นเป็น 1 ถ้าค่าในบิตนั้นเป็น 0 หมายถึง Disable การ Disble จะทำให้ไม่มีการขัดจังหวะการทำงานของโปรแกรมเนื่องจากสัญญาณขอขัดจังหวะ นั้น ๆ EX0 เป็นชื่อบิต 0 และ EA เป็นชื่อของบิต 7

### 13. IP Interrupt Priority register

ตำแหน่งหน่วยความจำภายในเท่ากับ 0B8H

ในการตอบสนองต่อสัญญาณขัดจังหวะของ 8051 นั้น ถ้าสัญญาณขัดจังหวะทั้งหมดเข้ามาพร้อมกัน 8051 จะต้องเลือกทำงานโปรแกรมตอบสนองการขัดจังหวะโดยการตรวจสอบสัญญาณเรียงตามลำดับ ซึ่งเรียกว่าวิธีการ Polling สัญญาณขัดจังหวะหนึ่งจะถูกตรวจสอบก่อนแล้วสัญญาณอื่น ๆ จะถูกตรวจสอบต่อมา ถ้าสัญญาณนั้นขอขัดจังหวะ 8051 จะสร้างคำสั่ง CALL เป็นพิเศษขึ้นมาเพื่อไปทำงานโปรแกรมตอบสนองการขัดจังหวะของสัญญาณนั้น เมื่อเสร็จสิ้นแล้วก็จะกลับมาทำงานในโปรแกรมเดิมก่อนการขัดจังหวะ ทำให้เสมือนว่าสัญญาณแต่ละสัญญาณมีลำดับความสำคัญไม่เท่ากัน สัญญาณขัดจังหวะจะมีลำดับความสำคัญดังนี้ โดยเรียงจากลำดับความสำคัญสูงสุดถึงต่ำสุด

1. IE0
2. TF0
3. IE1
4. TF1
5. RI+TI

แต่ในการใช้งานบางครั้งจำเป็นที่จะให้สัญญาณใดสัญญาณหนึ่งมีลำดับความสำคัญ สูงสุดเพื่อจะทำงานโปรแกรมตอบสนองการขัดจังหวะได้ก่อนการขัดจังหวะของสัญญาณอื่น จะสามารถกำหนดลำดับความสำคัญของการขัดจังหวะได้ใหม่โดยการกำหนดข้อมูลในบิตรีจิสเตอร์ IP ตามตำแหน่งของแต่ละ บิตในรูปที่ 1.26

| (MSB)  |          |     |                                                                                                    | (LSB) |     |     |     |
|--------|----------|-----|----------------------------------------------------------------------------------------------------|-------|-----|-----|-----|
| X      | X        | PT2 | PS                                                                                                 | PT1   | PX1 | PT0 | PX0 |
| Symbol | Position |     | Function                                                                                           |       |     |     |     |
| PCT    | IP.7     |     | PCT = 1, only one level                                                                            |       |     |     |     |
| —      | IP.6     |     | reserved                                                                                           |       |     |     |     |
| PE2    | IP.5     |     | defines the Timer 2 interrupt priority level. PT2 = 1 programs it to the higher priority level.    |       |     |     |     |
| PS     | IP.4     |     | defines the Serial Port interrupt priority level. PS = 1 programs it to the higher priority level. |       |     |     |     |
| PT1    | IP.3     |     | defines the Timer 1 interrupt priority level. PT1 = 1 programs it to the higher priority level.    |       |     |     |     |
| PT0    | IP.1     |     | defines the Timer 0 interrupt priority level. PT0 = 1 programs it to the higher priority level.    |       |     |     |     |
| PX0    | IP.0     |     | defines the External interrupt 0 priority level. PX0 = 1 programs it to the higher priority level. |       |     |     |     |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องยกย่องเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 1.26 IP : Interrupt Priority Register

PT0 บิต 1 เป็นลำดับความสำคัญของสัญญาณขอขั้ดจ้งหะจากTimer 0

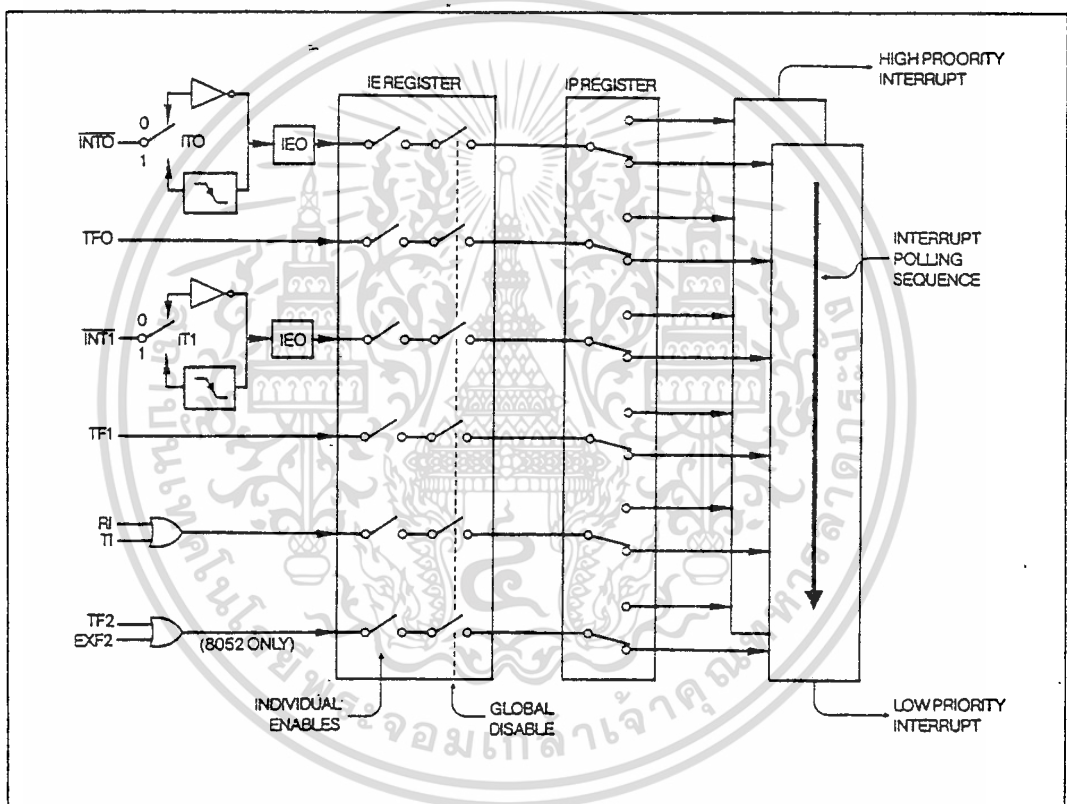
PX1 บิต 2 เป็นลำดับความสำคัญของสัญญาณขอขั้ดจ้งหะจากภายนอก 8051 คือ INT1

PT1 บิต 3 เป็นลำดับความสำคัญของสัญญาณขอขั้ดจ้งหะจาก Timer 1

PT2 บิต 5 เป็นลำดับความสำคัญของสัญญาณขอขั้ดจ้งหะจาก Timer 2 บิตนี้ใช้เฉพาะ ใน 8052

PS บิต 4 เป็นลำดับความสำคัญของสัญญาณขอขั้ดจ้งหะจาก Serial Port ในกรณีที่มีข้อมูล เข้ามาหรือส่งข้อมูลออกสิ้นสุดแล้ว

บิตที่เหลือจะไม่มีการใช้งาน



รูปที่ 1.27 ระบบการขั้ดจ้งหะของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

14. PCON (Power Control Register)

ตำแหน่งหน่วยความจำภายในเท่ากับ 87H

เป็นรีจิสเตอร์ที่ใช้กำหนดการทำงานในโหมด Idle Mode หรือ Power Down Mode ของ 8051 รายละเอียดมีดังนี้

| Symbol | Position                | Name and Function                                                                                                                                                                                                                                                                                       |
|--------|-------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| SMOD   | PCON.7                  | Double Baud rate bit. When set to a 1, the baud rate is doubled when the serial port is being used in either modes 1.2 or 3.                                                                                                                                                                            |
| HPD    | PCON.6<br>(83C154 only) | Hard Power Down bit. Setting this bit allows CPU to enter in Power Down state on an external event (1 to 0 transition) on bit T1 (p.3-5) the CPU quit the Hard Power Down mode when bit T1 (p.3-5) go high or when reset is activated.                                                                  |
| RPD    | PCON.5<br>(83C154 only) | Recover from idle or Power Down bit. When 0 RPD has no effect. When 1, RPD permits to exit from idle or Power Down with any non enabled interrupt source (except timer 2). In this case the program start at the next address. When interrupt is enabled the appropriate interrupt routine is serviced. |
| —      | PCON.4                  | (Reserved)                                                                                                                                                                                                                                                                                              |
| GF1    | PCON.3                  | General-purpose flag bit.                                                                                                                                                                                                                                                                               |
| GF0    | PCON.2                  | General-purpose flag bit.                                                                                                                                                                                                                                                                               |
| PD     | PCON.1                  | Power Down bit. Setting this bit activates power down operation.                                                                                                                                                                                                                                        |
| IDL    | PCON.0                  | Idle mode bit. Setting this bit activates idle mode operation.                                                                                                                                                                                                                                          |

รูปที่ 1.28 PCON : Power Control Register

8051 เป็นไมโครคอนโทรลเลอร์ที่สร้างขึ้นด้วยเทคโนโลยีแบบ CHMOS และ HMOS ซึ่งแบบ CHMOS มีข้อดีตรงที่ใช้กำลังไฟต่ำกว่าแบบ HMOS ดังนั้นต่อไปในอนาคตจึงจะมีแต่รุ่น CHMOS เท่านั้น นอกจากนี้แล้ว 8051 ยังมีข้อดีอีกตรงที่สามารถลดการใช้กำลังไฟลงได้โดยการทำงานในโหมด Idle Mode และ Power Down Mode ใน Idle Mode นั้นสัญญาณนาฬิกาจากออสซิลเลเตอร์จะป้อนให้เฉพาะส่วน Interrupt, Serial port, และ Timer ในส่วนอื่นจะไม่มีสัญญาณนาฬิกาไปเลี้ยงให้กับทุกส่วนในวงจร การใช้กำลังไฟจึงลดลงมาก ส่วนใน Power Down Mode นั้นออสซิลเลเตอร์จะหยุดการทำงานทำให้ไม่มีสัญญาณนาฬิกาไปเลี้ยงส่วนใด ๆ ในวงจรเลยแต่ข้อมูลภายในรีจิสเตอร์จะยังคงอยู่ไม่สูญหายไป

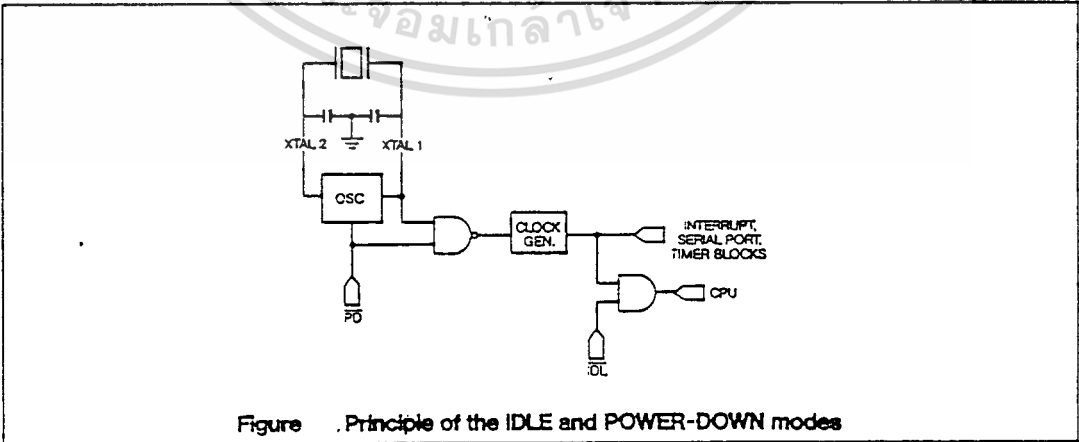


Figure 1.29 Principle of the IDLE and POWER-DOWN modes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 1.29 Power Down และ Idle Mode อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกจากโหมด Idle Mode

วิธีที่ 1 โดยการขัดจังหวะของสัญญาณขัดจังหวะทั้ง 6 ดังที่กล่าวมาแล้ว

วิธีที่ 2 โดยการรีเซ็ต 8051

การออกจากโหมด Power Down Mode ทำได้โดยการรีเซ็ต 8051 เท่านั้น

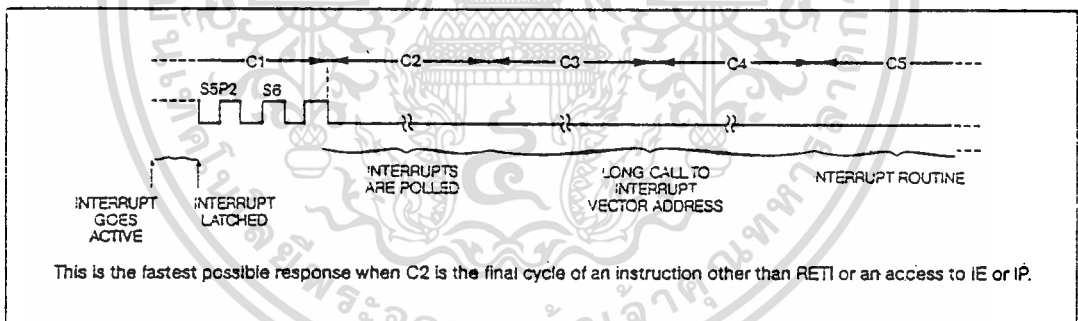
## การขัดจังหวะ (Interrupt)

การขัดจังหวะ คือสถานะหนึ่งที่คอมพิวเตอร์กำลังทำงานอยู่แล้วถูกขัดจังหวะด้วยสัญญาณหรือคำสั่งพิเศษที่ทำให้คอมพิวเตอร์ละจากงานที่ทำอยู่ไปทำงานในโปรแกรมตอบสนองการขัดจังหวะนั้น เมื่อเสร็จแล้วก็จะกลับมาทำงานเดิมต่อไปได้ ใน 8051 จะสามารถขัดจังหวะการทำงานได้ 6 แหล่งคือ

- $\overline{INT0}$ ,  $\overline{INT1}$  เป็น 2 ขาของ 8051 ที่รับสัญญาณจากภายนอก การขัดจังหวะจะเกิดขึ้นเมื่อสัญญาณลอจิกที่ขาดังกล่าวเป็น 0 หรือเปลี่ยนจาก 1 เป็น 0 (โดยการเลือกจากบิต  $IT0$  หรือ  $IT1$  ในรีจิสเตอร์ TCON)

- $TF0$ ,  $TF1$  เป็นบิตหนึ่งที่จะบอกการทำงานของ Timer 0, Timer 1 เมื่อเกิดการ Overflow ขึ้นใน Timer จะทำให้บิตนี้เป็น 1 และจะทำให้เกิดการขัดจังหวะการทำงานของ 8051 ได้

- $T1$ ,  $R1$  เป็น 2 บิตในรีจิสเตอร์ SCON ถ้าบิตนี้ถูกเซตให้เป็น 1 โดยฮาร์ดแวร์อันเนื่องมาจากเสร็จสิ้นการส่งหรือรับข้อมูลจะสามารถทำให้เกิดการขัดจังหวะได้



รูปที่ 1.30 ไตรอะแกรมเวลาของการตอบสนองการขัดจังหวะ

8051 จะอ่านสัญญาณทั้ง 6 แหล่งที่เวลา S5P2 ของทุก ๆ ไชเคิลของเครื่องเข้ามาเก็บและในช่วงของเครื่องถัดไปก็จะตรวจสอบสถานะของสัญญาณทั้ง 6 ที่เก็บเข้ามา ถ้าสัญญาณนั้นมีการขัดจังหวะที่ถูกต้อง 8051 ก็จะละทิ้งการทำงานเดิมไว้ชั่วคราวแล้วสร้างสัญญาณ LCALL ขึ้นมาภายใน 8051 เพื่อไปทำงานในโปรแกรมตอบสนองการขัดจังหวะแต่ละสัญญาณนั้น เมื่อทำงานในโปรแกรมตอบสนองการขัดจังหวะเสร็จสิ้นก็จะสามารถกลับมาทำงานเดิมได้ โดยใช้คำสั่ง RETI เป็นคำสั่งสุดท้ายในโปรแกรมตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การขัดจังหวะสัญญาณขัดจังหวะจากแต่ละแหล่งจะมีตำแหน่งหน่วยความจำที่จะเก็บโปรแกรมตอบสนองการขัดจังหวะไว้ต่างกันดังนี้

| สัญญาณที่ขอขัดจังหวะ | ตำแหน่งเริ่มต้นโปรแกรมตอบสนองการขัดจังหวะ |
|----------------------|-------------------------------------------|
| INT0                 | 0003H                                     |
| TF0                  | 000BH                                     |
| INT1                 | 0013H                                     |
| TF1                  | 001BH                                     |
| T1 ,R1               | 0023H                                     |

เมื่อ 8051 ทำการตรวจสอบสัญญาณการขอขัดจังหวะที่เก็บเข้ามาเมื่อเวลา S5P2 แล้วพบว่าการขอขัดจังหวะนั้น แม้ว่าจะมีการ Enable ในรีจิสเตอร์ถูกต้อง แต่จะต้องมีเงื่อนไขดังนี้

1. ไม่ได้ทำงานในโปรแกรมตอบสนองการขัดจังหวะของสัญญาณขัดจังหวะที่มีลำดับความสำคัญสูงกว่าหรือเท่ากัน
2. เนื่องจากการสุ่มสัญญาณเข้าไปเพื่อตรวจสอบนั้นจะทำให้เวลา S5P2 ของไมโครเคลสสุดท้ายของคำสั่ง และคำสั่งที่อยู่ถัดมาต้องใช้เวลาทำงาน 2 ไมโครเคลสของเครื่อง ดังนั้นการตรวจสอบจะกระทำในช่วงไมโครเคลสแรก แม้ว่าจะมีการขอขัดจังหวะเข้ามาอีกก็จะไม่ทำโปรแกรมตอบสนองการขัดจังหวะจะต้องอ่านสัญญาณที่เวลา S5P2 อีกครั้งแล้วไปตรวจสอบที่ไมโครเคลสที่ 2 ของคำสั่ง ถ้ามีการขอขัดจังหวะถูกต้องจึงจะข้ามไปทำงานในโปรแกรมตอบสนองการขัดจังหวะ
3. คำสั่งที่กำลังทำงานอยู่ขณะที่ตรวจสอบสัญญาณขอขัดจังหวะ จะต้องไม่ใช่คำสั่ง RET หรือคำสั่งใด ๆ ก็ตามที่พยายามเขียนข้อมูลไปยังรีจิสเตอร์ IE หรือ IP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

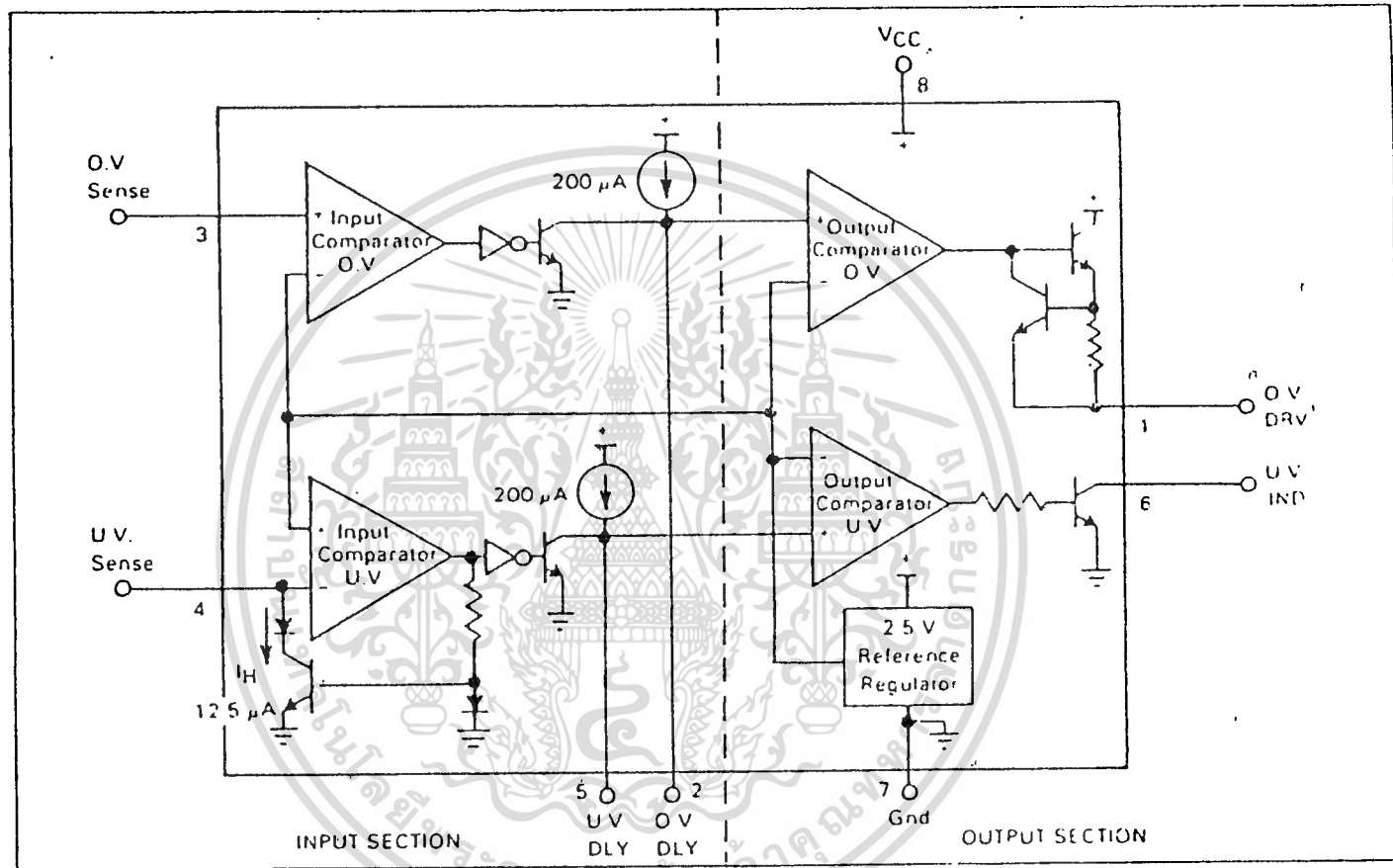
## ส่วนของวงจรตรวจจับสัญญาณในระบบ (DETECTOR CIRCUIT)

ในภาวะที่หม้อแปลงไฟฟ้าให้ศักดาไฟฟ้า, ความถี่, กระแสไฟฟ้า และเฟสของระบบไฟฟ้าที่ผิดปกติ เช่น ศักดาไฟฟ้าต่ำหรือสูงเกินไป, ลำดับเฟสไฟฟ้าผิด เป็นต้น อาจทำให้เกิดความเสียหายหรือการทำงานที่ผิดพลาดของอุปกรณ์ที่ต่ออยู่ จึงต้องมีวงจรตรวจจับสัญญาณต่าง ๆ เพื่อใช้ตรวจแล้วส่งผลความผิดปกติไปยังระบบควบคุมเพื่อทำการตัดสินใจต่อไปว่าจะทำอย่างไรในความผิดปกตินั้น ซึ่งประกอบด้วย

1. วงจรตรวจจับศักดาสูงหรือต่ำเกินกำหนด
2. วงจรตรวจจับความถี่สูงหรือต่ำเกินกำหนด
3. วงจรตรวจจับกระแสเกินกำหนด
4. วงจรตรวจการเรียงลำดับเฟส

ในส่วนของวงจรตรวจจับศักดาและความถี่สูงหรือต่ำเกินกำหนดนั้นจะมีไอซี MC3425 เป็นอุปกรณ์โดยมีโครงสร้างดังรูปที่ 2.1 ไอซี MC3425 จะมีขา 3 และ 4 สำหรับรับระดับศักดาจากภายนอกที่สูงและต่ำกว่าศักดาอ้างอิงที่สร้างขึ้นภายในซึ่งมีขนาด 2.5 โวลท์ โดยที่เมื่อศักดาที่ขา 3 สูงกว่าศักดาอ้างอิงเอาต์พุตของคอมแพเรเตอร์ศักดาสูงด้านอินพุตจะมีสถานะสูง ศักดาคร่อมขาเบสของทรานซิสเตอร์ที่ต่ออยู่กับเอาต์พุตของอินเวอร์ตบัฟเฟอร์จะมีสถานะต่ำ ดังนั้นทรานซิสเตอร์จะไม่นำกระแส แหล่งจ่ายกระแสคงที่ขนาด 200 ไมโครแอมป์ จะประจุคาปาซิเตอร์ที่ต่ออยู่ที่ขาสอง เมื่อศักดาของคาปาซิเตอร์ในสูงขึ้นเรื่อย ๆ จนมีค่าสูงกว่าศักดาอ้างอิงเอาต์พุตของคอมแพเรเตอร์ด้านเอาต์พุตจะมีสถานะสูง ดังนั้นทรานซิสเตอร์ที่ต่ออยู่ที่ขา 1 ก็จะสามารถนำกระแสได้ ทำให้ศักดาที่ขา 1 เท่ากับแหล่งจ่าย แต่เมื่อศักดาที่ขาสาม ต่ำกว่าศักดาอ้างอิง เอาต์พุตของคอมแพเรเตอร์ด้านอินพุตจะมีสถานะต่ำ ดังนั้นทรานซิสเตอร์ที่ต่ออยู่กับอินเวอร์ตบัฟเฟอร์จะสามารถนำกระแสได้ ประจุในคาปาซิเตอร์ที่ต่ออยู่กับขาสองจะถูกคายผ่านทรานซิสเตอร์ตัวนี้โดยที่อัตราการคายประจุจะเร็วกว่าการประจุมาก เมื่อศักดาที่คร่อมคาปาซิเตอร์นี้ลดลงจนต่ำกว่าศักดาอ้างอิงเอาต์พุตของคอมแพเรเตอร์ด้านเอาต์พุตจะมีสถานะต่ำ ดังนั้นทรานซิสเตอร์ที่ต่ออยู่กับขาหนึ่งจะหยุดนำกระแส ซึ่งจะเป็นการตัดไฟที่ขาหนึ่งนั่นเอง สำหรับการรับรู้ศักดาต่ำที่ขาสี่นั้น เมื่อศักดาจากภายนอกสูงกว่าศักดาอ้างอิงจะทำให้เอาต์พุตของคอมแพเรเตอร์ด้านอินพุตมีสถานะต่ำ ซึ่งจะทำให้ทรานซิสเตอร์ที่ต่ออยู่กับอินเวอร์ตบัฟเฟอร์นำกระแสได้ กระแสจากแหล่งจ่ายกระแสคงที่จะไหลผ่านทรานซิสเตอร์นี้จึงไม่มีประจุของคาปาซิเตอร์ที่ต่ออยู่กับขาห้า ดังนั้นเอาต์พุตของคอมแพเรเตอร์ด้านเอาต์พุตจะให้สถานะต่ำ ดังนั้นทรานซิสเตอร์ที่ต่ออยู่กับขาหกจะไม่นำกระแส แต่ถ้าแรงดันที่ขาสี่ต่ำกว่าศักดาอ้างอิงจะทำให้เอาต์พุตของคอมแพเรเตอร์ด้านอินพุตมีสถานะสูง เอาต์พุตของอินเวอร์ตบัฟเฟอร์ที่ขับทรานซิสเตอร์จะมีสถานะต่ำทรานซิสเตอร์จึงไม่นำกระแส ดังนั้นจะมีการประจุของคาปาซิเตอร์ที่ต่ออยู่กับขาห้าเมื่อศักดาของคาปาซิเตอร์สูงเกินศักดาอ้างอิงก็จะให้เอาต์พุตของคอมแพเรเตอร์ด้านเอาต์พุตที่รับเบสของทรานซิสเตอร์ที่ต่ออยู่กับขาหกเป็นสถานะสูงทรานซิสเตอร์ก็จะนำกระแสได้ จะเห็นได้ว่าการหน่วงเวลาการทำงานของทรานซิสเตอร์ที่ต่อกับขาหนึ่งและขาหกหลังจากศักดาภายนอกสูงหรือต่ำกว่าศักดาอ้างอิงของไอซีนนั้นจะขึ้นอยู่กับเวลาของการเลือกขนาดของคาปาซิเตอร์ที่ต่ออยู่กับขาสองและขาห้าตามลำดับ โดยที่เวลาของการหน่วงนี้จะเท่ากับ 12,500 CDLY วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Note: All voltages and currents are nominal.

รูปที่ 2.1 บล็อกไดอะแกรมของไอซี MC 3425

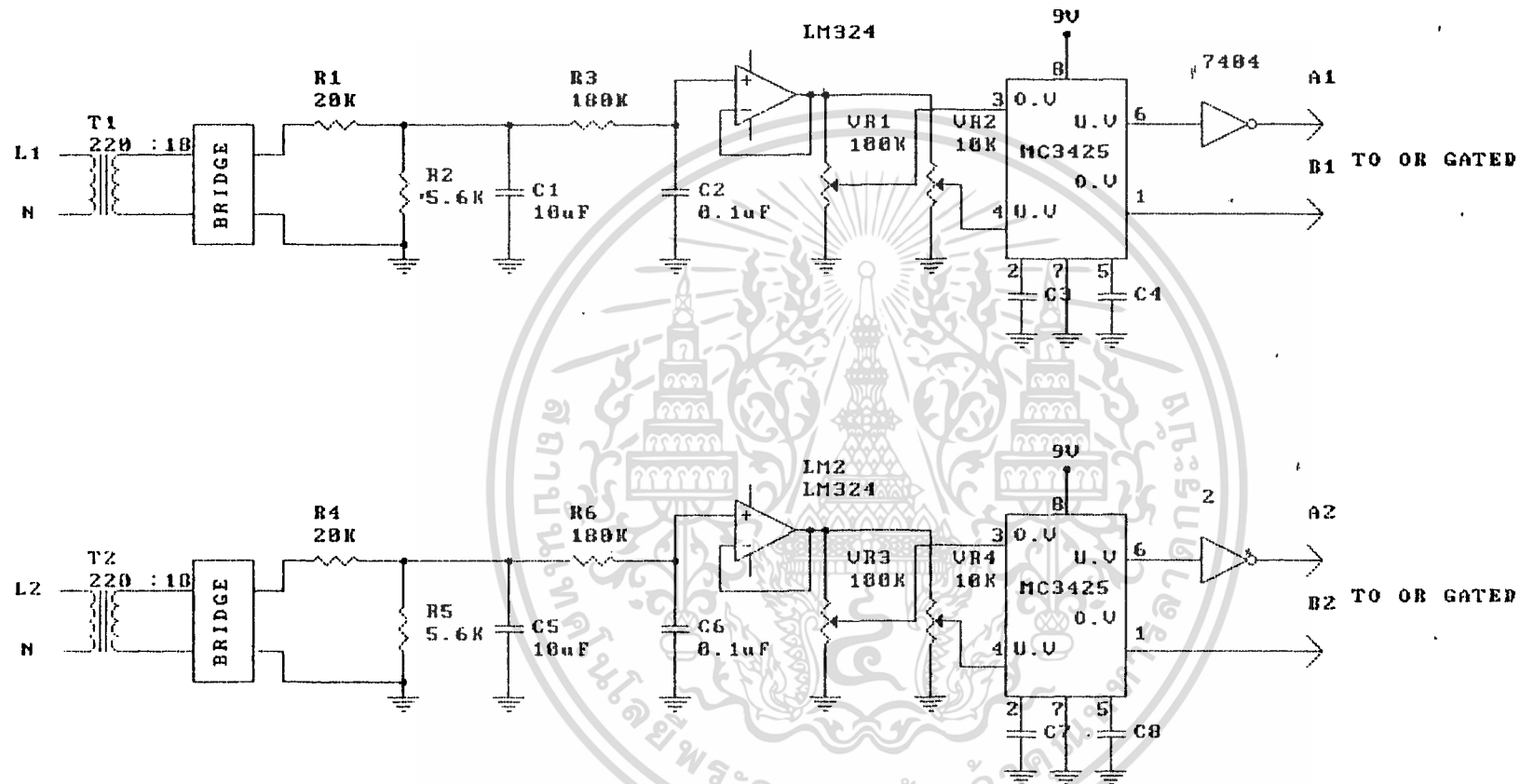
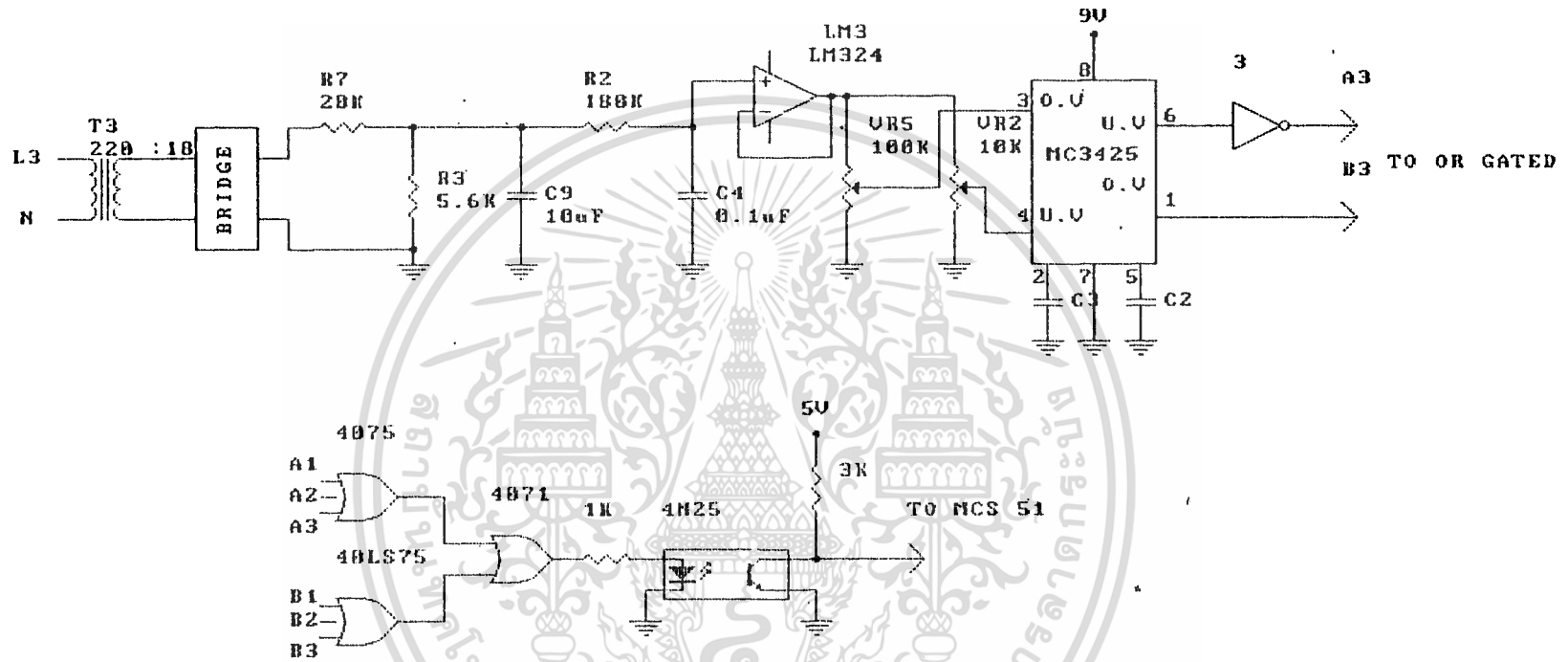


FIG.2.2 VOLTAGE DETECTOR CIRCUIT



2.2 VOLTAGE DETECTOR CIRCUIT

## วงจรตรวจจับศักดาสูงหรือต่ำเกินกำหนด (VOLTAGE DETECTOR CIRCUIT).

จากวงจรในรูปที่ 2.2 จะเห็นได้ว่าสัญญาณที่ป้อนให้ขา 3 และขา 4 เป็นศักดาไฟตรงที่ได้จากการเรคติฟายศักดากระแสสลับจากภายนอกที่ถูกแปลงให้มีขนาดต่ำลงมาแล้วถูกกรองให้เรียบ และใช้ไอซี MC 3425 เป็นอุปกรณ์หลักในการทำงานดังที่ได้กล่าวมาแล้วข้างต้น

### ค่าของอุปกรณ์ในวงจรมีดังนี้

|                             |                                |
|-----------------------------|--------------------------------|
| $R1 = 20 \text{ K}\Omega$   | $C1 = 10 \text{ }\mu\text{F}$  |
| $R2 = 5.6 \text{ K}\Omega$  | $C2 = 0.1 \text{ }\mu\text{F}$ |
| $R3 = 180 \text{ K}\Omega$  | $C3 = 0.1 \text{ }\mu\text{F}$ |
| $R4 = 51 \text{ K}\Omega$   | $C4 = 0.1 \text{ }\mu\text{F}$ |
| $VR1 = 100 \text{ K}\Omega$ |                                |
| $VR2 = 10 \text{ K}\Omega$  |                                |

### ผลการทดลอง

จากวงจรนี้สามารถเลือกย่านการตรวจจับได้ทั้งทางด้านศักดาสูงหรือศักดาต่ำในลักษณะ Window โดยการปรับค่าความต้านทาน VR1 และ VR2 โดย VR1 ใช้เลือกย่านของศักดาเกินกำหนด และ VR2 ใช้เลือกย่านของศักดาต่ำกว่ากำหนด

## วงจรตรวจจับความถี่สูงหรือต่ำเกินกำหนด (FREQUENCY DETECTOR CIRCUIT)

รูปที่ 2.3 แสดงถึงการใช้งานของไอซี LM 2907 ซึ่งทำหน้าที่ให้เอาต์พุตเป็นระดับศักดาไฟตรงที่เปลี่ยนแปลงตามความถี่ของสัญญาณอินพุต ขนาดของศักดาเอาต์พุตจะหาได้จาก  $V_{out} = V_{cc} f_{in} C_1 R_a K$  โดยที่ K เป็นค่าคงที่ของการขยาย ซึ่งมีค่าประมาณ 1.0 สัญญาณที่ได้จะมีรีปเปิลอยู่ด้วย ขนาดของรีปเปิลนี้สามารถหาได้จาก  $V_{ripple} = (1 - V_{cc} f_{in} C_1 / I_2) V_{cc} C_1 / 2C_2$  p-p เนื่องจากสัญญาณจากไอซี LM 2907 จะมีรีปเปิลอยู่ ดังนั้นจะต้องมีการกรองรีปเปิลออกแล้วจึงขยายสัญญาณนี้ให้มีขนาดสูงขึ้นโดยออปแอมป์ อย่างไรก็ตามรีปเปิลที่ยังเหลืออยู่จะถูกขยายเช่นกัน ดังนั้นจึงต้องกรองรีปเปิลอีกครั้งหนึ่ง สัญญาณที่ได้จะถูกนำมาเปรียบเทียบกับศักดาอ้างอิงที่มีระดับต่างกันโดยคอมแพเรเตอร์ 2 ตัว เอาต์พุตของคอมแพเรเตอร์ซึ่งมีระดับศักดาอ้างอิงสูงและต่ำจะต่อกับขา 3 และขา 4 ของไอซี MC 3425 เพื่อตรวจจับเมื่อกระแสมีความถี่สูงและต่ำกว่าค่าที่ตั้งไว้

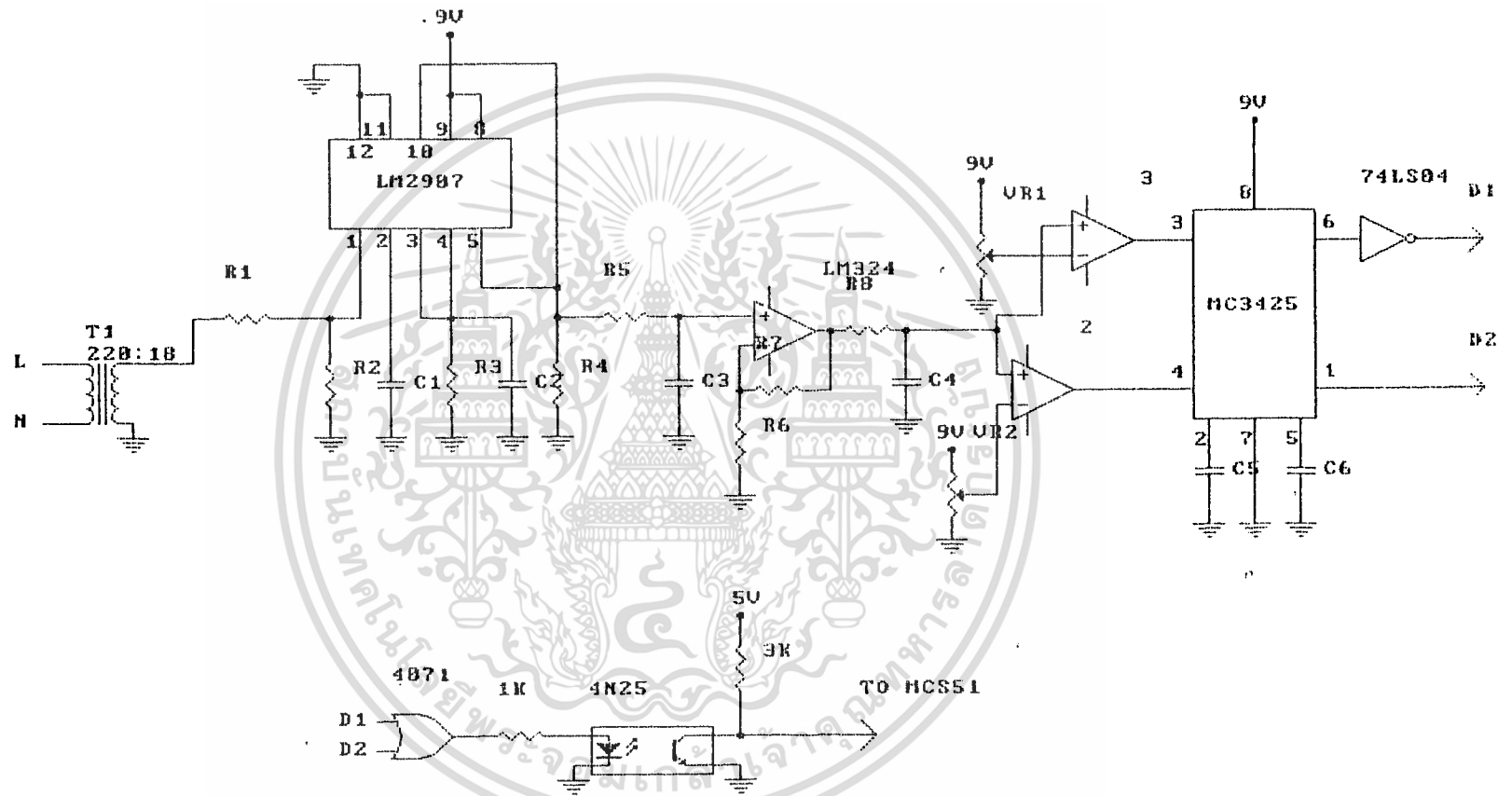
ค่าของอุปกรณ์ในวงจรมีดังนี้

|                     |                     |
|---------------------|---------------------|
| R1 = 20 K $\Omega$  | VR1 = 10 K $\Omega$ |
| R2 = 1 K $\Omega$   | VR2 = 10 K $\Omega$ |
| R3 = 100K $\Omega$  | C1 = 0.015 $\mu$ F  |
| R4 = 10 K $\Omega$  | C2 = 0.47 $\mu$ F   |
| R5 = 180 K $\Omega$ | C3 = 0.1 $\mu$ F    |
| R6 = 10 K $\Omega$  | C4 = 0.1 $\mu$ F    |
| R7 = 30 K $\Omega$  | C5 = 1.0 $\mu$ F    |
| R8 = 180 K $\Omega$ | C6 = 1.0 $\mu$ F    |

### ผลการทดลอง

ผลการทดลองจะเป็นไปในลักษณะเดียวกันกับวงจรตรวจจับศักดาสูงหรือต่ำเกินกำหนด ซึ่งจะ  
เป็นลักษณะที่ปรับตั้งย่านความถี่ได้แบบ Window โดยปรับ VR1 ซึ่งจะกำหนดย่านความถี่สูงว่าให้สูงเท่า  
ใดปรับ VR2 เพื่อกำหนดย่านความถี่ต่ำว่าต้องการต่ำเท่าใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.3 FREQUENCY DETECTOR CIRCUIT

## วงจรตรวจจับกระแสเกินกำหนด (OVER CURRENT DETECTOR CIRCUIT)

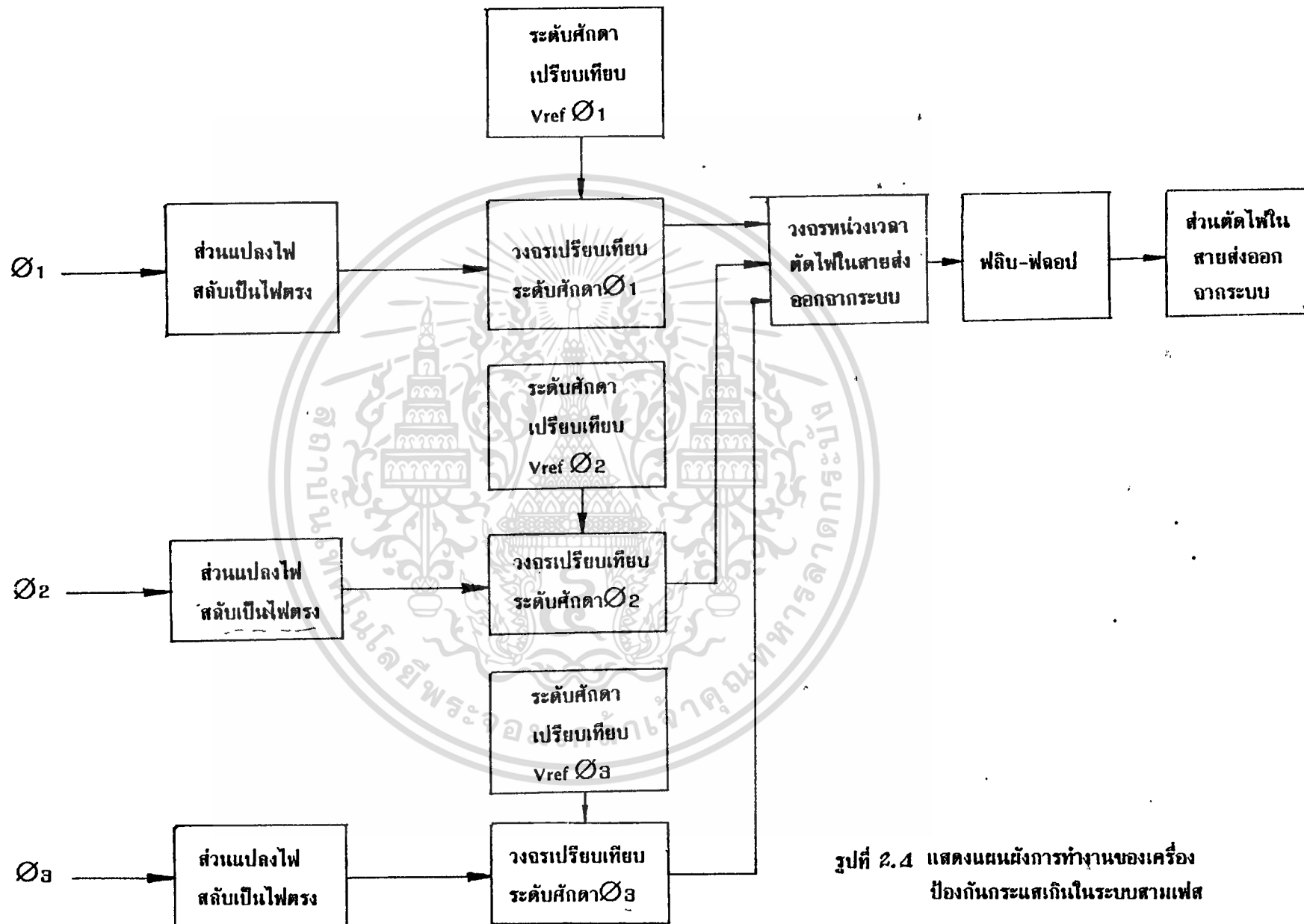
ในบางกรณีระบบไฟ 3 เฟสต้องมีการกำหนดกระแสที่จ่ายให้โหลดแต่ละเฟสไว้ค่าหนึ่ง ดังนั้นส่วนนี้จะอาศัยหลักการของ CURRENT TRANSFORMER

โดยทั่วไป Current Transformer จะมีขนาดเอาต์พุตไม่เกิน 5 แอมแปร์ แต่ขนาด 5 แอมแปร์ก็ยังไม่สูงเกินไปสำหรับวงจรอิเล็กทรอนิกส์ จึงต้องมี Current Transformer ตัวเล็กอีกตัวหนึ่งมาคล้องตัวเอาต์พุต 5 แอมแปร์ ระบบการทำงานของวงจรนี้แสดงได้ดังรูปที่ 2.4

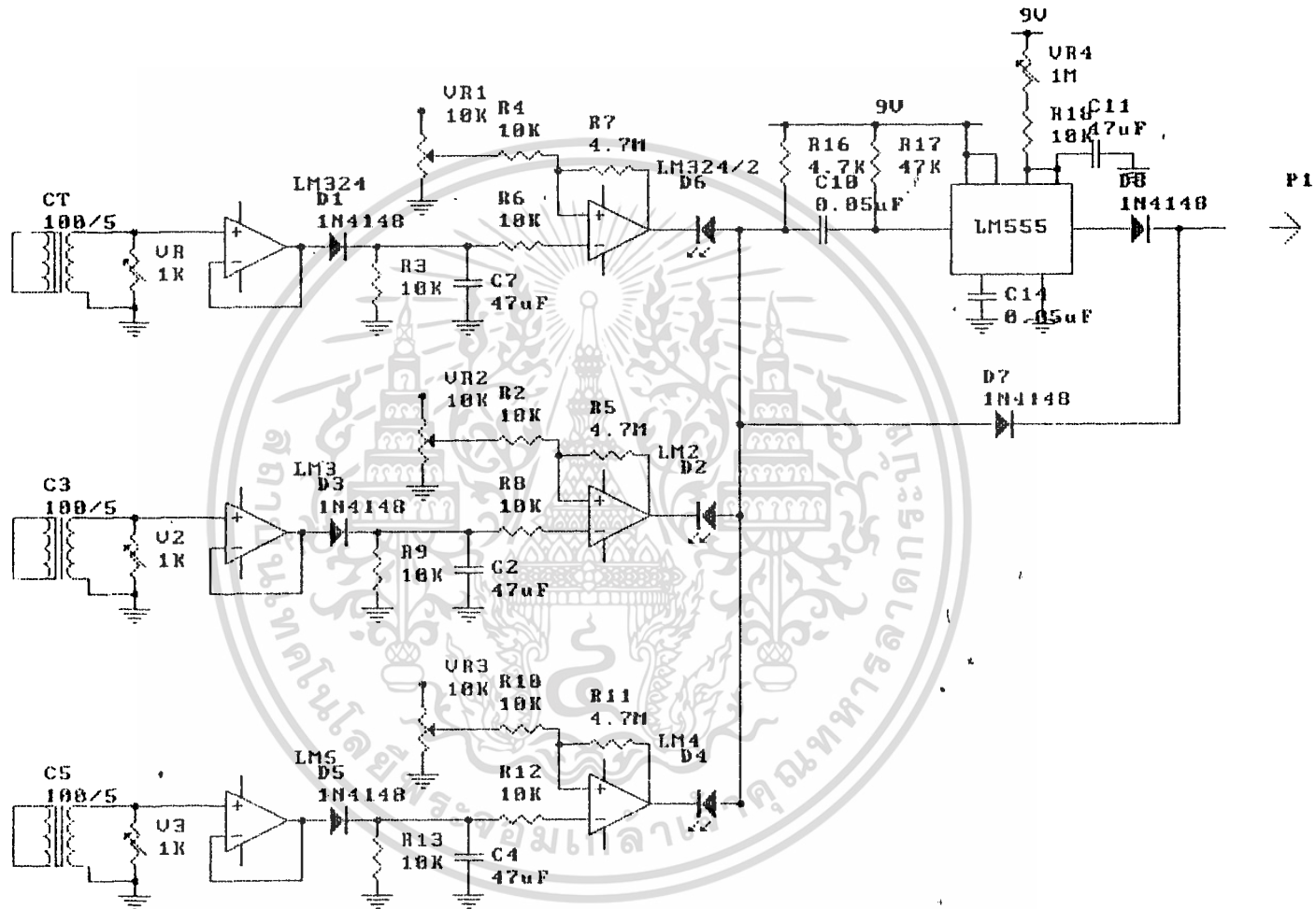
ในวงจรตรวจจับกระแสเกินนี้จะมีระดับศักดาไฟฟ้าเปรียบเทียบกับ 3 ค่าทั้งนี้โดยอาศัยการอนุมาณเอาว่าการใช้ไฟของแต่ละเฟสนั้นส่วนมากแล้วจะไม่เท่ากัน ดังนั้นจึงแยกแหล่งกำเนิดระดับศักดาเปรียบเทียบกับแต่ละเฟสออกจากกันเพื่อสะดวกต่อการปรับตั้ง อีกส่วนหนึ่งที่เพิ่มเข้ามาคือวงจร ฟลิปฟลอป ซึ่งจะช่วยในการรักษาสถานะของเครื่องให้คงสถานะในการตัดไฟออกจากระบบอยู่ตลอดเวลา ทั้งนี้เนื่องจากในกรณีของเครื่องป้องกันมอเตอร์ในระบบไฟ 3 เฟสนั้น เมื่อไฟในสายส่งกลับเข้าสู่สภาวะปกติแล้วเครื่องจะทำการต่อไฟเข้าระบบเองโดยอัตโนมัติได้โดยไม่เกิดความเสียหายแก่อุปกรณ์ที่ใช้งานอยู่ แต่ในกรณีของวงจรตรวจจับกระแสเกินกำหนดแล้วเครื่องจะตัดไฟออกจากระบบเมื่อระบบมีการใช้ไฟเกินกำหนดที่ตั้งไว้แสดงว่าอาจเกิดการลัดวงจรหรืออุปกรณ์ชิ้นใดชิ้นหนึ่งเกิดชำรุดเสียหายขึ้นได้ จึงควรที่ผู้ใช้จะทำการตรวจสอบดู เมื่อได้แก้ไขเรียบร้อยแล้วผู้ใช้ต้องมาทำการเซ็ตวงจรตรวจจับกระแสเกินให้เริ่มทำงานใหม่

วงจรตรวจจับกระแสเกินกำหนดในระบบไฟ 3 เฟสแสดงได้ดังรูป 2.5 เมื่อมีเฟสใดเฟสหนึ่งใช้ไฟเกินกำหนดแล้วจุดสัญญาณออกของวงจรเปรียบเทียบกับให้สถานะทางลอจิกจาก 1 เป็น 0 ทันที ผลอันนี้จะไปกระตุ้นไอซี 1 ซึ่งเป็นวงจรโมโนสเตเบิลแบบทริกด้วยรีโมดูลทำงาน ช่วงเวลาที่ไอซีหนึ่งทำงานจะเป็นช่วงหนึ่งเวลาตัดไฟออกจากระบบหลังจากเกิดเหตุผิดปกติถ้าในช่วงที่ไอซีหนึ่งทำงาน เหตุผิดปกติเข้าสู่สภาวะปกติวงจรก็จะทำงานต่อไปเป็นปกติไม่มีการตัดไฟออกจากระบบ แต่ถ้าหลังจากไอซีหนึ่งหยุดทำงานแล้วเหตุผิดปกติยังไม่กลับเข้าสู่สภาวะปกติ นั่นคือค่ากระแสของเฟสนั้นยังคงเกินค่ากำหนดไว้อยู่ตลอดเวลา(ไอซี 4) แล้วจะส่งสัญญาณไปยังส่วนควบคุม (MCS 51) เพื่อดำเนินการขั้นต่อไปกับคลื่นออกไปทำการรีเซ็ตฟลิปฟลอป (ไอซี 4) และส่งสัญญาณไปยังส่วนควบคุม (MCS 51) เพื่อดำเนินการขั้นต่อไปกับระบบจ่ายไฟ ไอซี 3 จะทำหน้าที่หน่วงเวลาในตอนที่ย้ายผลเลี้ยงเข้าวงจรครั้งแรกเพื่อให้วงจรแต่ละส่วนเข้าสู่สภาวะคงตัวเสียก่อน

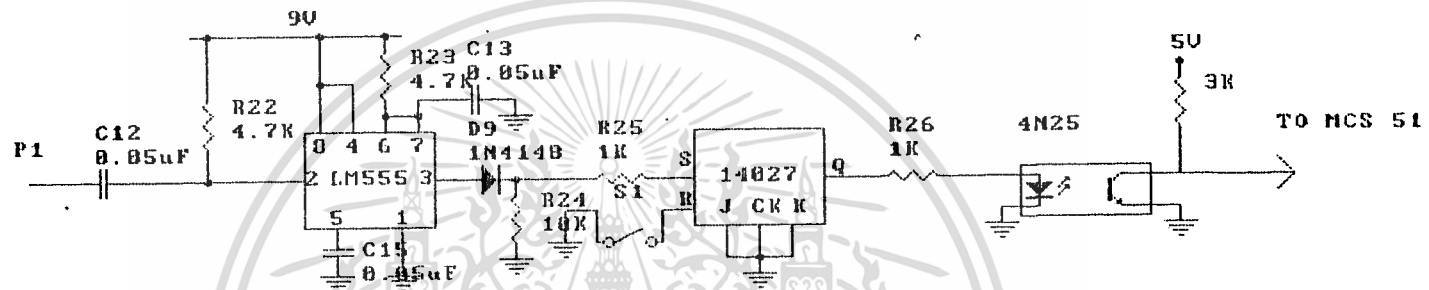
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงแผนผังการทำงานของเครื่อง  
ป้องกันกระแสเกินในระบบสามเฟส



2.5 OVER CURRENT DETECTOR CIRCUIT



2.5 OVER CURRENT DETECTOR CIRCUIT

## รายละเอียดอุปกรณ์

|     |                     |                |
|-----|---------------------|----------------|
| T1  | CURRENT TRANSFORMER |                |
| T2  | CURRENT TRANSFORMER |                |
| T3  | CURRENT TRANSFORMER |                |
| R1  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R2  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R3  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R4  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R5  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R6  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R7  | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R8  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R9  | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R10 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R11 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R12 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R13 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R14 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R15 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R16 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R17 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R18 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R19 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R20 | RESISTOR 1/4 WATT   | 1 K $\Omega$   |
| R21 | RESISTOR 1/4 WATT   | 1 K $\Omega$   |
| R22 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R23 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R24 | RESISTOR 1/4 WATT   | 10 K $\Omega$  |
| R25 | RESISTOR 1/4 WATT   | 4.7 K $\Omega$ |
| R27 | RESISTOR 1/4 WATT   | 1 K $\Omega$   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|     |                   |               |
|-----|-------------------|---------------|
| VR1 | VARIABLE RESISTOR | 10 K $\Omega$ |
| VR2 | VARIABLE RESISTOR | 10 K $\Omega$ |
| VR3 | VARIABLE RESISTOR | 10 K $\Omega$ |
| VR4 | VARIABLE RESISTOR | 1 K $\Omega$  |

|     |              |         |
|-----|--------------|---------|
| D1  | SIGNAL DIODE | 1N4148  |
| D2  | SIGNAL DIODE | 1N4148  |
| D3  | SIGNAL DIODE | 1N4148  |
| D4  | L.E.D.       |         |
| D5  | L.E.D.       |         |
| D6  | L.E.D.       |         |
| D7  | SIGNAL DIODE | 1N4148  |
| D8  | SIGNAL DIODE | 1N4148  |
| D9  | SIGNAL DIODE | 1N4148  |
| D10 | SIGNAL DIODE | 1N4148  |
| IC1 | TIMER        | LM 555  |
| IC2 | TIMER        | LM 555  |
| IC3 | TIMER        | LM 555  |
| IC4 | FLIP-FLOP    | CD 4027 |
| IC6 | OP-AMP       | LM 324  |
| IC7 | OP-AMP       | LM 324  |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจรตรวจการเรียงลำดับเฟส

### (PHASE-SEQUENCE DETECTOR CIRCUIT)

ระบบกำลังกลในโรงงาน บางกรณีจำเป็นต้องกำหนดทิศทางการหมุนของมอเตอร์ให้ไปในทางเดียวกันดังนั้นในกรณีที่มีการสลับสายของแต่ละเฟสของระบบไฟฟ้า 3 เฟส ที่จ่ายเข้าไปเลี้ยงมอเตอร์จึงเป็นปัญหาที่ต้องแก้ไขและป้องกัน

เพื่อขจัดปัญหานี้ จึงจำเป็นต้องมีวงจรตรวจลำดับเฟส ซึ่งจะทำหน้าที่ตรวจลำดับเฟสที่เข้าในระบบว่าถูกต้องกับข้อกำหนดของระบบในโรงงานหรือไม่ ถ้าไม่ถูกต้องจะส่งสัญญาณไปที่หน่วยควบคุม (MCS51) เพื่อดำเนินการต่อไป

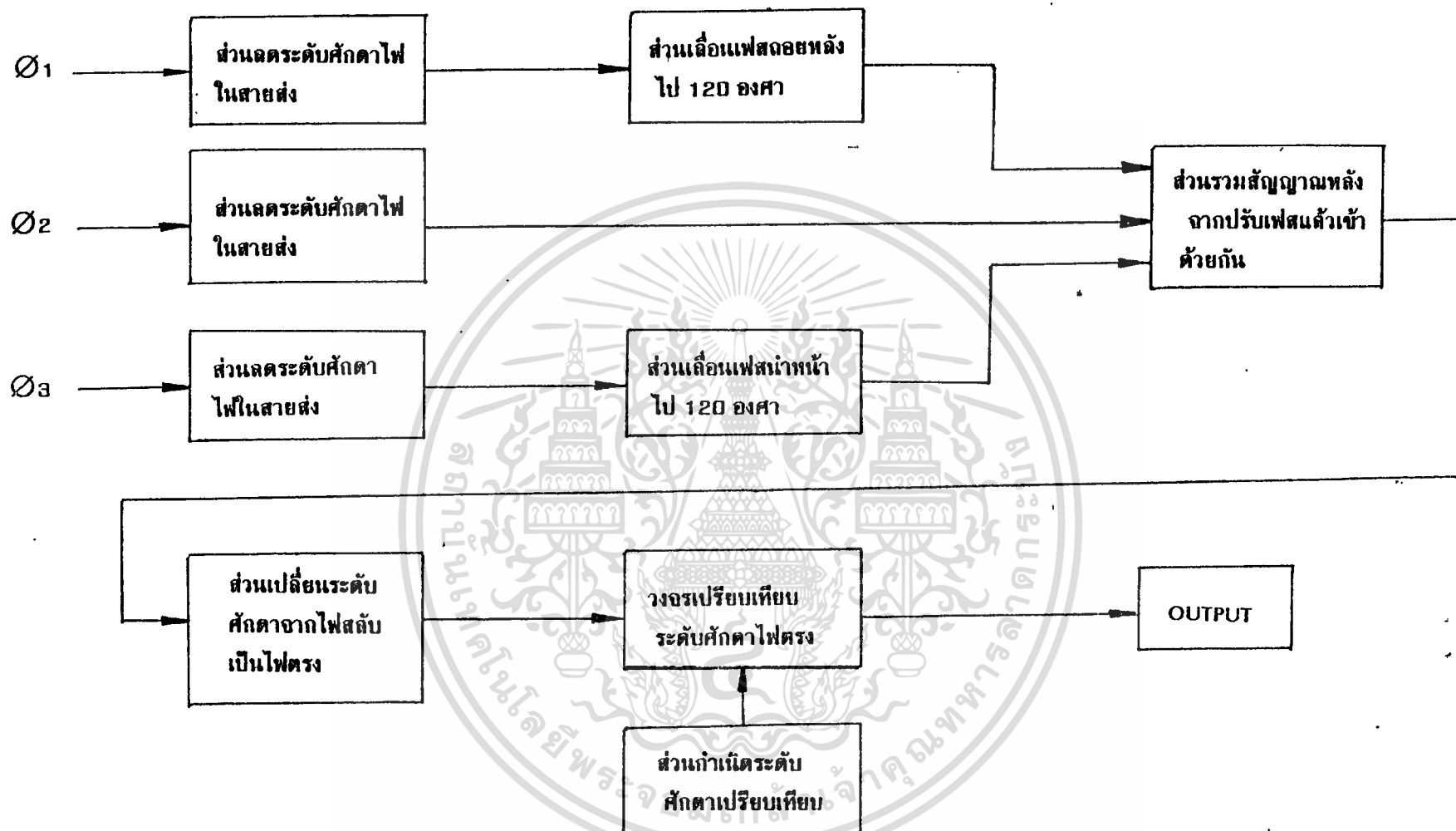
### ผังการทำงานของวงจรตรวจลำดับเฟส

เป็นที่ทราบกันโดยทั่วไปว่าลักษณะเฟสของระบบไฟ 3 เฟสนั้นจะมีเฟสเรียงลำดับกันต่างกันอยู่ 120 องศาเสมอ นั่นก็คือเฟสที่ 2 ไป 120 องศา และขณะเดียวกับเฟสที่ 3 จะตามหลังอยู่ 120 องศาเช่นเดียวกัน โดยอาศัยคุณสมบัติดังกล่าวแล้วสามารถออกแบบผังการทำงานของวงจรได้ดังรูปที่ 2.6

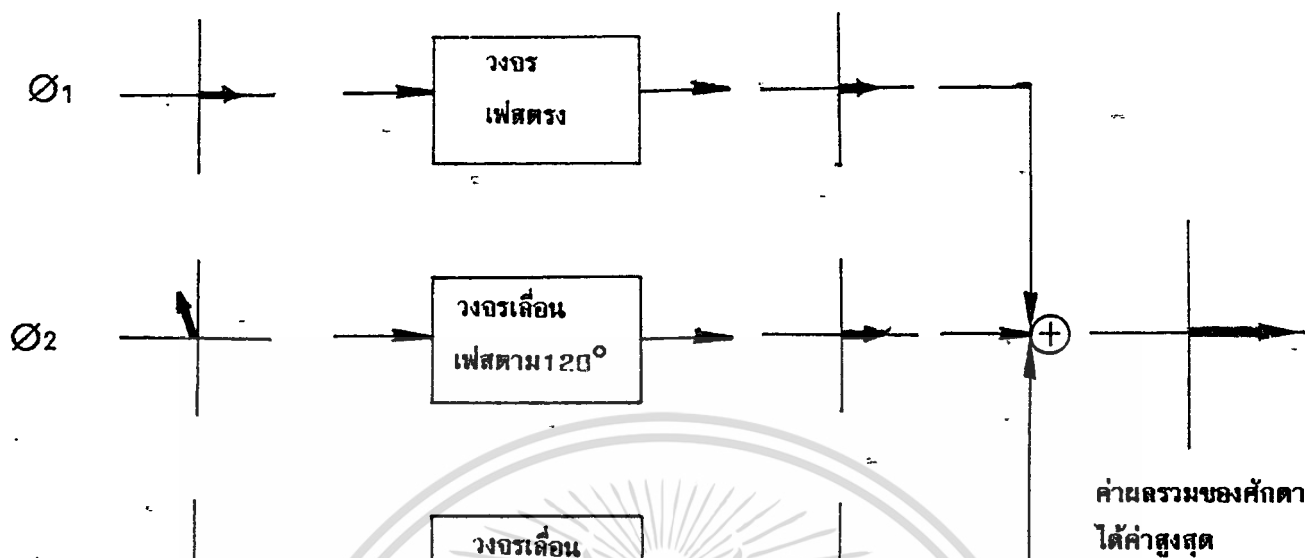
จากรูปที่ 2.6 ระดับศักดาจากการส่งจะถูกลดขนาดลงและใช้เฟสที่ 2 เป็นเฟสเปรียบเทียบกับเฟสที่ 1 ซึ่งมีเฟสนำหน้าเฟสที่ 2 อยู่ 120 องศา จะถูกเลื่อนเฟสลดอยหลังมา 120 องศา ดังนั้นผลที่ได้จากส่วนเลื่อนเฟสลดอยหลังไป 120 องศา 120 องศา เพื่อให้มีเฟสอันเดียวกับเฟสที่ 2 เช่นกัน จากนั้นสัญญาณที่มีเฟสอันเดียวกันทั้ง 3 เฟสจะถูกรวมกันด้วยวงจรรวมสัญญาณ เท่าที่กล่าวมานี้จะพบว่าสัญญาณที่ได้ จากวงจรรวมสัญญาณจะมีขนาดสูงที่สุดต่อเมื่อเฟสเรียงกันตามนี้เท่านั้นถ้ามีการเรียงเฟสผิดไปจากนี้ แล้วผลที่ได้จากวงจรรวมสัญญาณจะมีขนาดต่ำกว่ากรณีนี้ทั้งสิ้นดังรูปที่ 2.7

สัญญาณที่ได้จากวงจรรวมสัญญาณจะถูกเปลี่ยนให้เป็นระดับศักดาไฟตรงค่าหนึ่งโดยวงจรเปลี่ยนศักดาไฟกลับให้เป็นไฟตรง ผลที่ได้จากส่วนนี้จะถูกป้อนเข้ายังวงจรเปรียบเทียบศักดาสัญญาณ โดยตั้งศักดาที่ใช้ในการเปรียบเทียบไว้ค่าหนึ่งซึ่งวงจรนี้จะทำงานก็ต่อเมื่อระดับศักดาที่ได้จากส่วนเปลี่ยนศักดาไฟกลับให้เป็นไฟตรงได้มาจากการเรียงลำดับเฟสได้ถูกต้องเท่านั้น ถ้าเรียงลำดับเฟสไม่ถูกต้อง ระดับศักดาที่ได้จากส่วนเปลี่ยนศักดาไฟฟ้ากลับเป็นไฟตรงจะไม่มีผลทำให้วงจรเปรียบเทียบระดับศักดาทำงานได้เลย

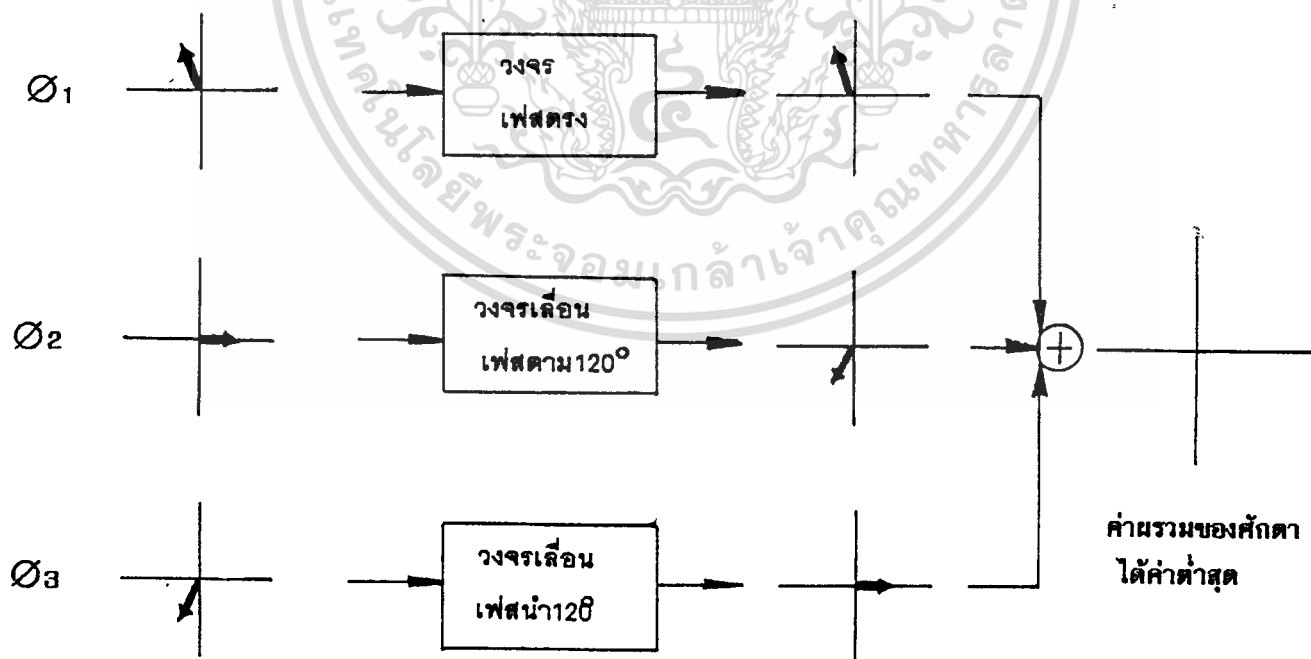
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แสดงแผนผังการทำงานของวงจรควบคุมการเรียงลำดับเฟส

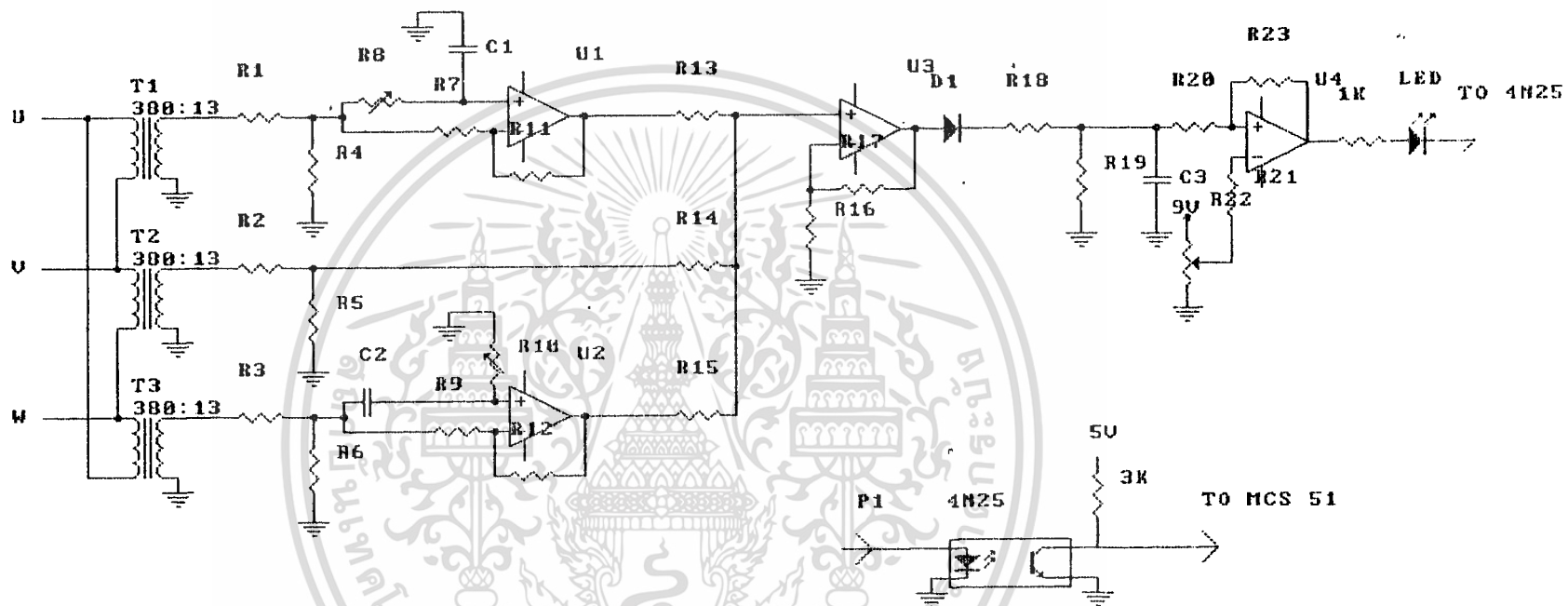


รูปที่ 2.7 (a) เมื่อศักดาไฟฟ้าสามเฟสต่อเรียงเฟสเข้าสู่วงจรถูกต้อง



รูปที่ 2.7 (b) เมื่อศักดาไฟฟ้าสามเฟสต่อเรียงเข้าสู่วงจรผิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.7 PHASE SEQUENCE DETECTOR CIRCUIT

## รายละเอียดของอุปกรณ์

|            |             |            |
|------------|-------------|------------|
| T1, T2, T3 | TRANSFORMER | PRI. 380 V |
|            |             | SEC. 18 V  |

|     |                   |               |
|-----|-------------------|---------------|
| R1  | RESISTOR 1/4 WATT | 15 $k\Omega$  |
| R2  | RESISTOR 1/4 WATT | 15 $k\Omega$  |
| R3  | RESISTOR 1/4 WATT | 15 $k\Omega$  |
| R4  | RESISTOR 1/4 WATT | 3 $k\Omega$   |
| R5  | RESISTOR 1/4 WATT | 3 $k\Omega$   |
| R6  | RESISTOR 1/4 WATT | 3 $k\Omega$   |
| R7  | RESISTOR 1/4 WATT | 10 $k\Omega$  |
| R8  | VARIABLE RESISTOR | 10 $k\Omega$  |
| R9  | RESISTOR 1/4 WATT | 10 $k\Omega$  |
| R10 | VARIABLE RESISTOR | 10 $k\Omega$  |
| R11 | RESISTOR 1/4 WATT | 10 $k\Omega$  |
| R12 | RESISTOR 1/4 WATT | 10 $k\Omega$  |
| R13 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R14 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R15 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R16 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R17 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R18 | RESISTOR 1/4 WATT | 1 $k\Omega$   |
| R19 | RESISTOR 1/4 WATT | 100 $k\Omega$ |
| R20 | RESISTOR 1/4 WATT | 1 $k\Omega$   |
| R21 | RESISTOR 1/4 WATT | 1 $k\Omega$   |
| R22 | VARIABLE RESISTOR | 1 $k\Omega$   |
| R23 | RESISTOR 1/4 WATT | 5 $k\Omega$   |
| R24 | RESISTOR 1/4 WATT | 1.5 $k\Omega$ |

|    |                    |            |
|----|--------------------|------------|
| C1 | ELECTRO. CAPACITOR | 1 $\mu F$  |
| C2 | ELECTRO. CAPACITOR | 1 $\mu F$  |
| C3 | ELECTRO. CAPACITOR | 47 $\mu F$ |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|                |                    |           |
|----------------|--------------------|-----------|
| C6             | ELECTRO. CAPACITOR | 1 $\mu$ F |
| D1             | SIGNAL DIODE       | 1N4148    |
| D2             | L.E.D.             |           |
| U1, U2, U3, U4 | OP-AMP             | LM 324    |

### ลำดับการทำงานของวงจร

เมื่อต่อเฟสเข้าตามทีระบุไว้ในวงจรแล้วสัญญาณที่ได้จากเฟส 1 จะถูกวงจรเลื่อนเฟสถอนหลังที่ประกอบด้วย R7, R11, R8, C1 และออปแอมป์ U1 ทำการเลื่อนเฟสถอยหลังไป  $120$  องศาเท่ากับ  $2 \tan^{-1} (1/2 fR8C1)$  สัญญาณที่ได้จากเฟส 2 จะถูกนำมาเป็นเฟสที่ใช้เปรียบเทียบกับสัญญาณที่ได้จากเฟสที่ 3 จะถูกวงจรเลื่อนเฟสนำหน้าทีประกอบด้วย R9, R12, R10, C2 และออปแอมป์ U2 ทำการเลื่อนเฟสนำหน้าไป  $120$  องศา  $= -2 \tan^{-1} (2fR10C2)$  สัญญาณที่ได้หลังจากนี้จะถูกนำมารวมกันด้วยวงจรรวมสัญญาณทีประกอบด้วย R12, R14, R15, R16, R17 และออปแอมป์ U3 ผลที่ได้จะถูกเปลี่ยนไปเป็นศักดาไฟตรงด้วยวงจรเปลี่ยนศักดาไฟสลับให้เป็นศักดาไฟตรงทีประกอบด้วย D1, R18, R19, C3 จากนั้นที่ขาบวกจะมากกว่าศักดาที่ใช้เปรียบเทียบกับข้างลบ ทำให้ที่จุดสัญญาณออกของ U4 มีสถานะทางลอจิกเป็น 1

ในกรณีที่ต่อเฟสผิดไฟจากนี้ผลที่ได้จากการรวมสัญญาณทั้ง 3 เฟสเข้าด้วยกัน จะมีขนาดต่ำลง ทำให้ระบบศักดาไฟตรงที่ได้จากสวณเปลี่ยนให้เป็นไฟตรงมีค่าต่ำกว่าระดับศักดาไฟฟ้าเปรียบเทียบทั้งล้น ยังผลให้สถานะทางลอจิกของออปแอมป์ U4 เป็น 0 เสมอ แล้วนำสัญญาณที่ได้จาก U4 นี้ไปยังส่วนควบคุม (MCS 51) เพื่อกระทำการต่อไป

จากการทดสอบเราสามารถกำหนดคุณสมบัติของวงจรได้ดังนี้

- ช่วงความถี่ที่วงจรสามารถทำงานได้ 40-50 Hz
- ช่วงเวลาที่หน่วงก่อนการต่อไฟเข้า สามารถปรับได้ตั้งแต่ระบบหลังการเกิดสภาวะปรกติ 3 นาที

ถึง 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การออกแบบหม้อแปลงไฟฟ้าโดยวิธี Area Product**  
**กำหนดค่า**

- P = กำลังงานของหม้อแปลงไฟฟ้ามีหน่วยเป็นวัตต์ (W)
- V1 = แรงดันด้านปฐมภูมิมีหน่วยเป็นโวลท์ (V)
- V2 = แรงดันด้านทุติยภูมิมีหน่วยเป็นโวลท์ (V)
- fs = ความถี่ของแหล่งจ่ายมีหน่วยเป็นเฮิรตซ์ (Hz)

**ขั้นที่ 1**

- กำหนดค่า J อยู่ในช่วง 2.5-10 Amm-2
- กำหนดค่า K ในช่วง 0.3-0.6

**ขั้นที่ 2 คำนวณค่า AP**

$$AP = \frac{P}{2B_{max} K J f_s}$$

$$B_{max} = 0.3 \text{ Tesla กรณีแกนเฟอร์ไรท์}$$

**ตารางที่ 1 ขนาดของแกน**

| ชนิด  | W (mm <sup>2</sup> ) | t (mm) | S (mm <sup>2</sup> ) | AP (mm <sup>2</sup> ) |
|-------|----------------------|--------|----------------------|-----------------------|
| EI-16 | 29                   | 36     | 19.2                 | 555                   |
| EI-19 | 29.5                 | 46     | 25                   | 738                   |
| EI-25 | 52.8                 | 51.2   | 42.25                | 2231                  |
| EI-28 | 50                   | 60.8   | 77.33                | 3559                  |
| EI-30 | 34.2                 | 66     | 110.25               | 3771                  |
| EI-33 | 97.8                 | 76     | 120.65               | 11800                 |
| EI-34 | 115                  | 61     | 92                   | 10575                 |
| EI-36 | 96                   | 80     | 100                  | 9600                  |
| EI-39 | 200                  | 72     | 123                  | 24556                 |
| EI-40 | 112.14               | 88     | 132.25               | 14831                 |
| EI-43 | 210                  | 79     | 172                  | 36109                 |
| EI-50 | 182.75               | 108    | 210.25               | 38423                 |
| EI-70 | 492                  | 102    | 222                  | 109007                |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นที่ 3 เลือกแกนที่มี AP ที่คำนวณได้จากขั้นที่ 2 จากตารางที่ 1 บันทึกค่า W และ S ของแกนไว้

ขั้นที่ 4 คำนวณรอบของ  $N_1$  และ  $N_2$  ( $N_1$  = ประมุข) : ( $N_2$  = ทดสอบ)

$$N_1 = \frac{V_1}{4B_{\max} S f_s}$$

$$N_2 = \frac{V_2}{4B_{\max} S f_s}$$

ขั้นที่ 5

คำนวณหาขนาดพื้นที่หน้าตัดของลวด

$$AW_1 = \frac{KW}{2N_1} \text{ หรือ } \frac{I_1}{J}$$

$$AW_2 = \frac{KW}{2N_2} \text{ หรือ } \frac{I_2}{S}$$

$$\text{เส้นผ่าศูนย์กลางของขดลวดทางปฐมภูมิ} = \sqrt{\frac{4AW_1}{\pi}}$$

$$\text{เส้นผ่าศูนย์กลางของขดลวดทางทุติยภูมิ} = \sqrt{\frac{4AW_2}{\pi}}$$

เลือกเบอร์ลวดทั้งทางด้านปฐมภูมิและทุติยภูมิให้มีเส้นผ่าศูนย์กลาง (d) ให้ใกล้เคียงกับที่คำนวณได้

ขั้นที่ 6 ทดสอบว่าสามารถพันขดลวดลงใน Window ได้หรือไม่

$$W \geq \frac{(N_1 d_1^2 + N_2 d_2^2) \pi}{4K}$$

เมื่อ  $d_1$  คือ เส้นผ่าศูนย์กลางของขดลวดทางด้านปฐมภูมิ

$d_2$  คือ เส้นผ่าศูนย์กลางของขดลวดทางด้านทุติยภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ตัวอย่างการออกแบบ PULSE Transformer

P : กำลังงานของหม้อแปลง = 18 W

V : แรงดันด้านปฐมภูมิ = 12 V

fs : ความถี่ของแหล่งจ่าย = 25 KHz

### ขั้นที่ 1

- กำหนดค่า J อยู่ในช่วง 2.5-10 A/mm<sup>2</sup> เลือกใช้ 4 A/mm<sup>2</sup>
- กำหนดค่า K อยู่ในช่วง 0.3 - 0.6 เลือกใช้ 0.45
- ค่า B<sub>max</sub> = 1 Tesla = 0.1 Wb/m<sup>2</sup> = 0.1 x 10<sup>-6</sup> Wb/mm<sup>2</sup>
- fs = 25 KHz

### ขั้นที่ 2

- หาค่า AP

$$\begin{aligned}AP &= \frac{P}{2B_{\max} K J f_s} \\&= \frac{18}{2 \times 0.1 \times 10^{-6} \times 0.45 \times 4 \times 25 \times 10^3} \\&= 2000 \text{ mm}^2\end{aligned}$$

ขั้นที่ 3 จากค่า AP ที่คำนวณได้สามารถเลือกค่า S จากตารางได้ 42.25 mm<sup>2</sup>

ขั้นที่ 4 คำนวณหารอบทางด้านปฐมภูมิ และทุติยภูมิ (หม้อแปลงมี Ratio 1:1 ; เพราะฉะนั้น N<sub>1</sub> = N<sub>2</sub>)

$$\begin{aligned}N_1 &= \frac{V_1}{4B_{\max} S f_s} \\&= \frac{12}{4 \times 0.1 \times 10^{-6} \times 42.25 \times 25 \times 10^3} \\&= 28.4 \approx 30 \text{ รอบ}\end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นที่ 5 คำนวณหาพื้นที่หน้าตัดของขดลวด

$$AW_1 = \frac{KW}{2N_1} = \frac{I_1}{J}$$

$$= \frac{1.5}{4}$$

$$= 0.375 \text{ mm}^2$$

$$AW_2 = \frac{KW}{2N_2} = \frac{I_2}{J}$$

$$= \frac{250 \times 10^{-3}}{4}$$

$$= 0.0625 \text{ mm}^2$$

หมายเหตุ ด้านทุติยภูมิมีขดลวดทั้งหมด 6 ชุด แต่ละชุดจะมีกระแสไหลเท่ากับ  $1.5/6 = 250 \text{ mA}$

- เส้นผ่าศูนย์กลางของขดลวดปฐมภูมิ

$$\begin{aligned} &= \sqrt{\frac{4AW_1}{\pi}} \\ &= \sqrt{\frac{4 \times 0.375}{\pi}} \\ &= 0.69 \text{ mm} \end{aligned}$$

- เส้นผ่าศูนย์กลางของขดลวดทุติยภูมิ

$$\begin{aligned} &= \sqrt{\frac{4Aw_2}{\pi}} \\ &= \sqrt{\frac{4 \times 0.0625}{\pi}} \\ &= 0.282 \text{ mm} \end{aligned}$$

ทางปฐมภูมิใช้ลวดเบอร์ 21 SWG หรือ 20 AWG

ทางทุติยภูมิใช้ลวดเบอร์ 30 SWG หรือ 28 AWG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นที่ 6 ทดสอบว่าสามารถพันขดลวดลงใน Window ได้หรือไม่

$$W \geq \frac{(N_1 d_1^2 + N_2 d_2^2) \pi}{4K}$$

$$W \geq \frac{(30 \times 0.69^2 + 30 \times 0.282^2) \pi}{4 \times 0.49}$$

$$W \geq 29.1$$

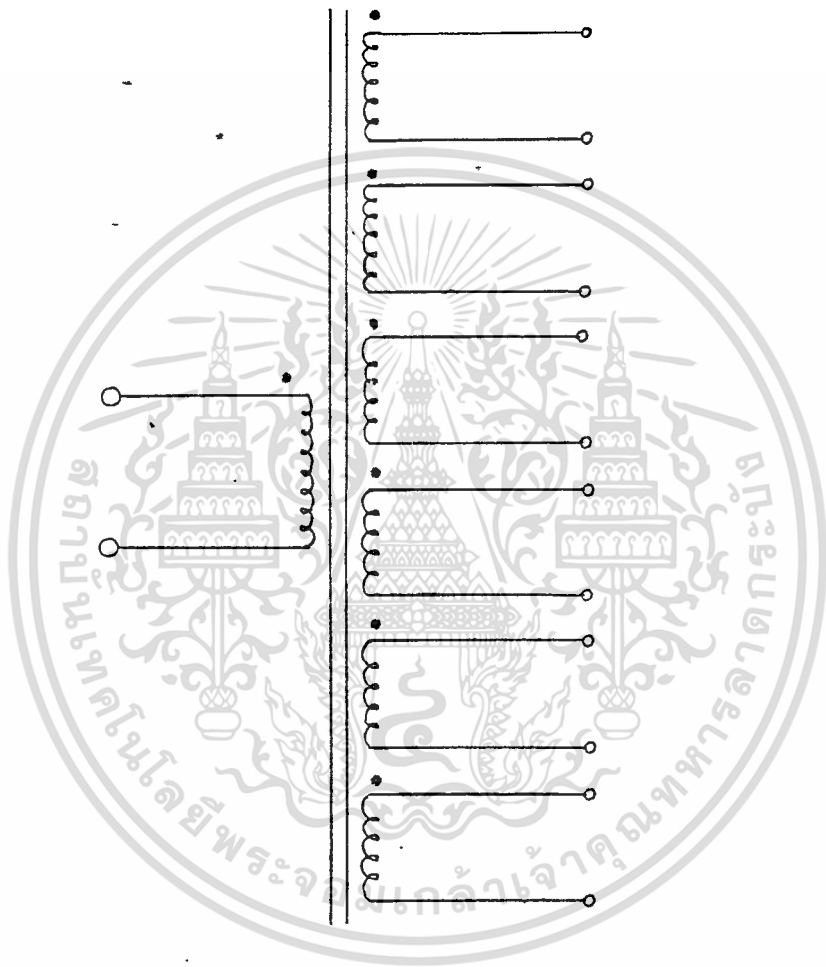
ในการออกแบบ PULSE Tranformer ในกรณีนี้มีขดลวดทางปฐมภูมิ 1 ชุด และทุติยภูมิ 6 ชุดแต่ละชุดต้องมีฉนวนไม่ลารรอง ขนาด Window จะต้องใหญ่กว่าปกติเพราะมีฉนวนรองถึง 7 ชั้น

จึงเลือกใช้

- แกนขนาด EI-28
- ด้านปฐมภูมิใช้ลวดเบอร์ 21 SWG หรือ 20 AWG จำนวน 30 รอบ
- ด้านทุติยภูมิมีขดลวด 6 ชุด ใช้ลวดเบอร์ 30 SWG หรือ 28 AWG จำนวน 30 รอบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PULSE TRANSFORMER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

## ข้อมูล SCR ที่ใช้ทำการทดลอง

### SPECTIFICATION MODULE 81 RLA 120

|                             |                  |
|-----------------------------|------------------|
| <b>I<sub>rms</sub></b>      | 125 A            |
| <b>I<sub>av</sub></b>       | 80 A             |
| <b>I<sub>G min</sub></b>    | 100 mA           |
| <b>V<sub>GT max</sub></b>   | 3 V              |
| <b>I<sub>surge</sub></b>    | 1800 A           |
| <b>I<sub>hold min</sub></b> | 200 mA           |
| <b>dv/dt (max)</b>          | 300 V/ $\mu$ sec |
| <b>di/dt (max)</b>          | 800 A/ $\mu$ sec |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SNUBBER CIRCUIT

วงจร snubber จะเป็นตัวที่ช่วยยก  $dv/dt$  ซึ่ง  $dv/dt$  คืออัตราการเพิ่มของแรงดันที่คร่อมขาอินพุตและขาโอดสูงสุดที่จะไม่ทำให้ SCR นำกระแสโดยไม่ล้นสัญญาณทรานซิสเตอร์ ค่านี้จะกำหนดมาในสเปคของ SCR SCR ประกอบด้วยสารกึ่งตัวนำ PNPN มีคุณสมบัติของคาปาซิเตอร์ระหว่างขาอินพุตและขาโอด กระแสที่

ไหลผ่าน SCR มีค่าเท่ากับ  $C \frac{dv}{dt}$  ดังนั้นเมื่อแรงดันระหว่างขาอินพุตกับขาโอดมีอัตราการเปลี่ยนแปลงสูงจะทำให้มีกระแสไหลผ่าน SCR ซึ่งถ้ามีกระแสไหลผ่าน SCR มากกว่ากระแสยึด (HOLDING CURRENT) จึงทำให้ SCR นำกระแสได้ ดังนั้นเมื่อเกิด Transient จะทำให้อัตราการเปลี่ยนแปลงของแรงดันคร่อมขาอินพุตและขาโอดมีค่าสูงจะทำให้ SCR นำกระแสได้โดยไม่ล้นสัญญาณทรานซิสเตอร์

### หลักการทำงานของวงจร snubber

เมื่อ SCR หยุดนำกระแส กระแสจะเปลี่ยนทิศทางจากเดิม จะไหลผ่านตัวเก็บประจุแทน ตัวเก็บประจุจะสร้าง Forward Blocking Voltage คร่อม SCR ในช่วงหยุดนำกระแส ค่าของประจุที่ซาร์จใน C ขึ้นอยู่กับขนาดของตัว C และค่ากระแสที่ไหลเข้า ในช่วงนำกระแสตัวเก็บประจุจะ Discharge ผ่านตัวต้านทาน R ตัวต้านทานที่อยู่ใน snubber จะเป็นตัวจำกัดค่า  $di/dt$  ของวงจร snubber ค่าตัวเก็บประจุถูกกำหนดโดย  $dv/dt$

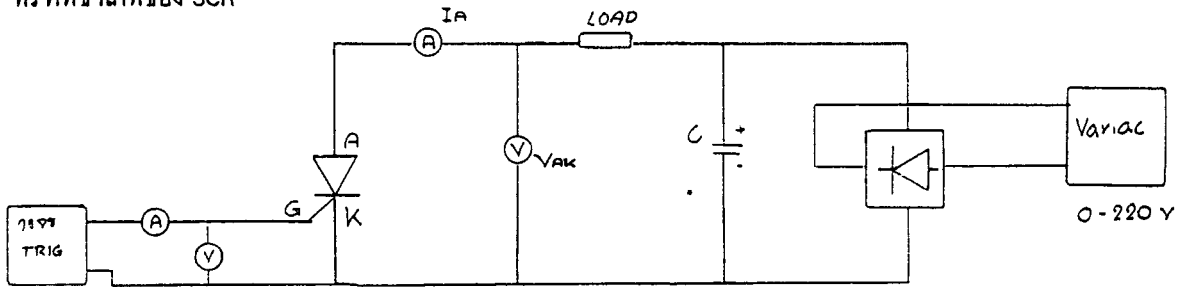
เลือกใช้ SNUBBER CIRCUIT โดยมี

RESISTOR = 30 โอห์ม      10 วัตต์  
CAPACITOR = 0.1 ไมโครฟาราด      1000 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การหา LATCHING CURRENT

กระแส Latching Current เป็นค่ากระแสต่ำสุดที่ต้องรักษาเพื่อให้ SCR นำกระแส หลังจากไม่มีการ  
ทริคที่ขาคาทของ SCR



การหากระแส Latching Current ของ SCR จะมีขั้นตอนดังนี้

1. ต้องวงจรตามรูป
2. จ่ายกระแสทริค IG ให้กับเกตของ SCR
3. ปรับ Supply ไปเรื่อยๆ จาก variac จนถึงจุดที่ SCR นำกระแส
4. ปลดกระแสทริค IG ออกแล้วสังเกตดูกระแส IA ตกหรือไม่
5. ถ้ากระแส IA ตกหรือไม่ไหลให้ทำตามข้อ 2-4 ใหม่
6. ถ้ากระแส IA ยังไหลอยู่แสดงว่า SCR ยังทำงานอยู่ให้บันทึกค่า IA ไว้
7. ทำการทดสอบตามขั้นตอนที่ผ่านมาอีกประมาณ 2 ครั้ง
8. เอาค่า IA ที่ได้มาหาค่าเฉลี่ย

จากการทดสอบ ครั้งที่ 1 ได้กระแส IA เท่ากับ 70 mA

ครั้งที่ 2 ได้กระแส IA เท่ากับ 70 mA

ครั้งที่ 3 ได้กระแส IA เท่ากับ 70 mA

ดังนั้นได้กระแส Latching ประมาณเท่ากับ 70 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจรถูกกระตุ้น (TRIGGERING CIRCUIT)

วงจรนี้จะสร้างสัญญาณ PULSE รูป SQUARE WAVE ความถี่ 25 KHz ให้กับ SCR สาเหตุที่ใช้ SCR แทน RELAY ในการควบคุมแหล่งจ่ายไฟมายังโหลดก็เพราะว่า SCR มีความเร็วกว่าและ SCR ไม่มีปัญหาการ ARC ที่หน้า CONTACT เหมือนกับ RELAY

ชุด SCR แต่ละชุดของแต่ละเฟสจะประกอบด้วย SCR 2 ตัวต่อขนานกลับขั้วหรือ ANTI-PARALLEL ดังนั้นในโครงงานนี้ใช้ SCR จำนวน 12 ตัวแบ่งเป็นด้านการไฟฟ้า 6 ตัวและด้านเครื่องกำเนิดไฟฟ้าอีก 6 ตัว

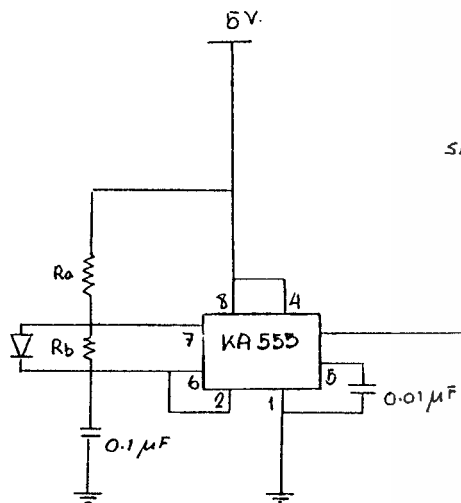
การทริก SCR จะใช้วิธีการทริกแบบทริกตลอดเวลาโดยใช้พลังงานต่ำที่สุด(แต่สามารถทริกได้) และนอกจากนี้มุมเฟสของการทริกก็ต้องให้มีค่าต่ำที่สุดเพราะต้องการให้โหลดได้รับพลังงานที่อยู่ในรูปปกติ ดังรูปข้างล่าง

ในวงจรนี้มีชุดทริก 2 ชุดสำหรับระบบไฟฟ้าปกติและระบบไฟฟ้าสำรอง ชุดทริกทั้ง 2 ชุดจะถูกควบคุมโดยไมโครคอนโทรลเลอร์โดยจ่ายสัญญาณ 1 สำหรับการ ON สัญญาณทริกและจ่ายสัญญาณ 0 สำหรับการ OFF สัญญาณทริก

กระแส  $I_g$  ที่ทริก SCR ประมาณ 200 mA

แรงดัน  $V_g$  ที่คร่อมเกทกับคาโอดประมาณ 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SIGNAL FROM MICROCONTROLLER

SN 7408

HD 74LS 244 P

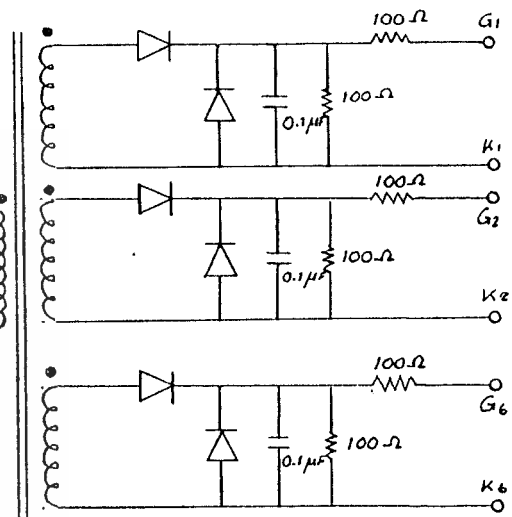
BUFFER

FAST RECOVERY  
DIODE

ZENER DIODE

12 V.  
7.53 Ω

500 Ω  
C 3747

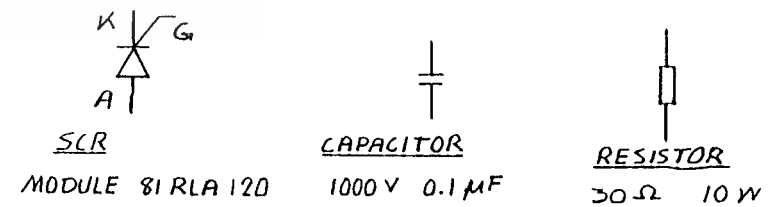
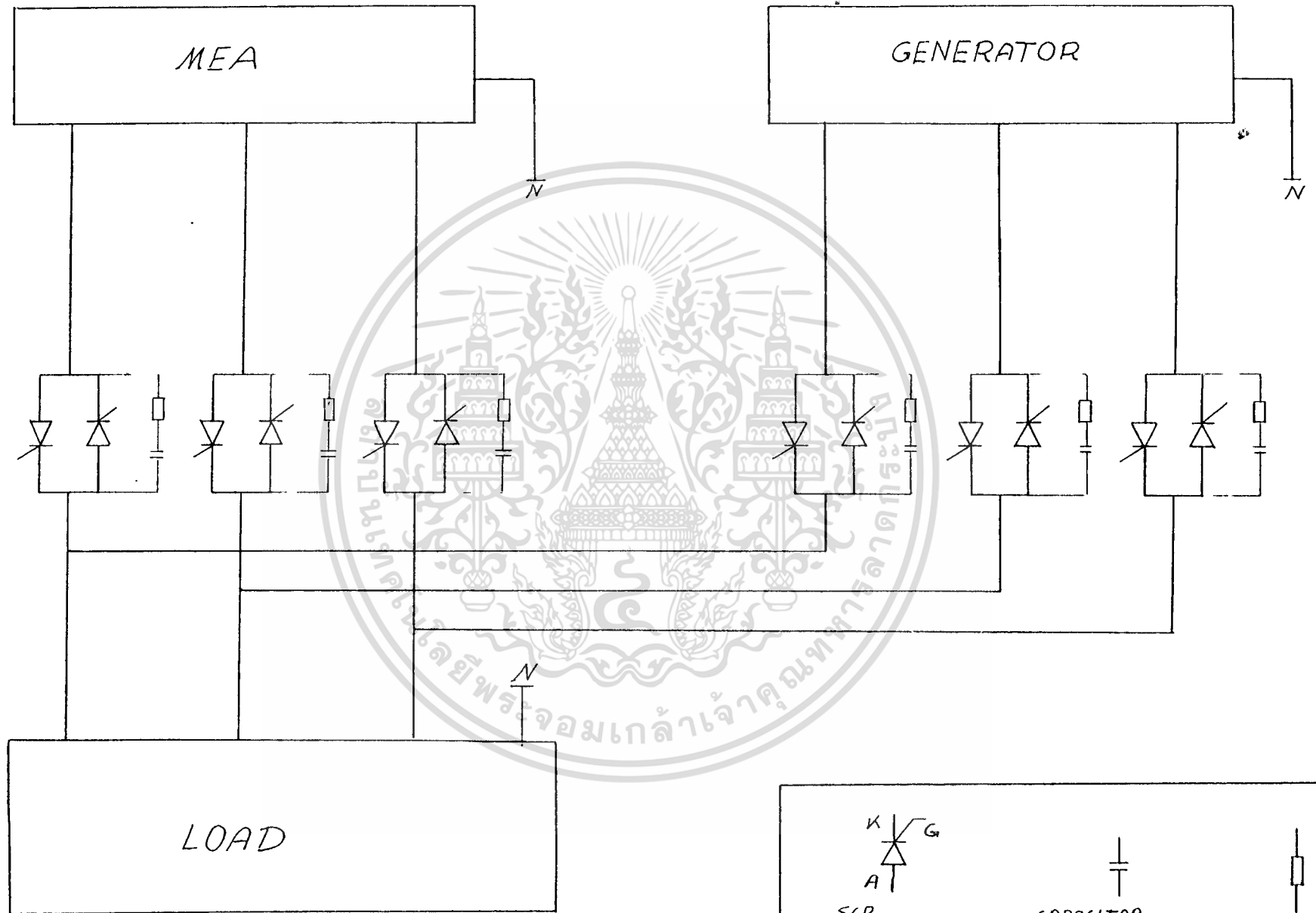


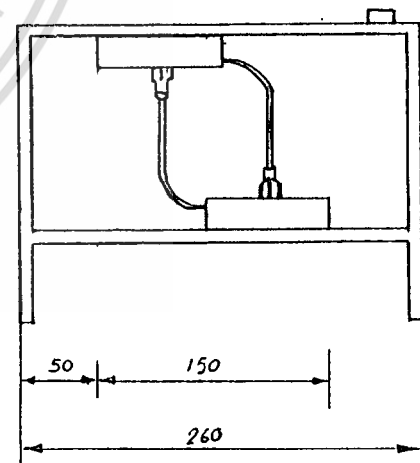
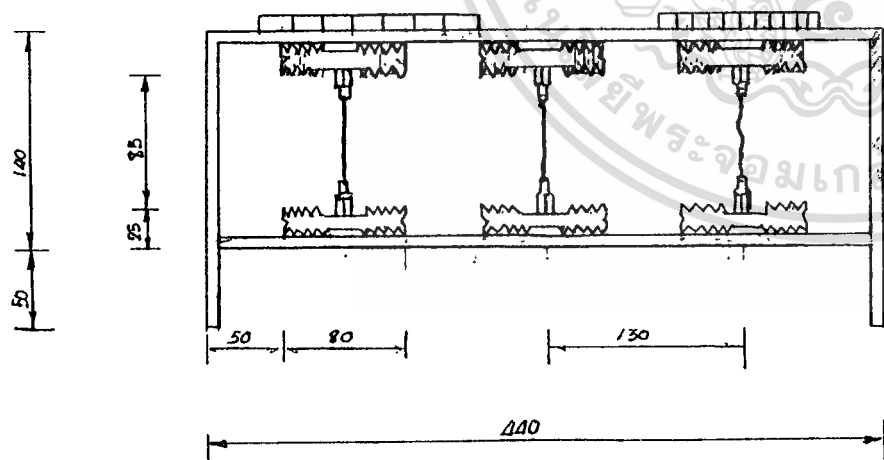
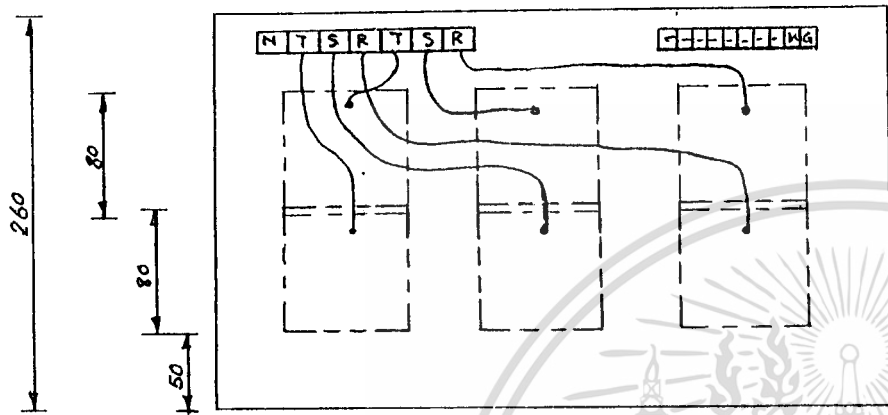
1

2

6

วงศ์กร ทวีรักษ์







เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โครงสร้างและขั้นตอนการทำงาน

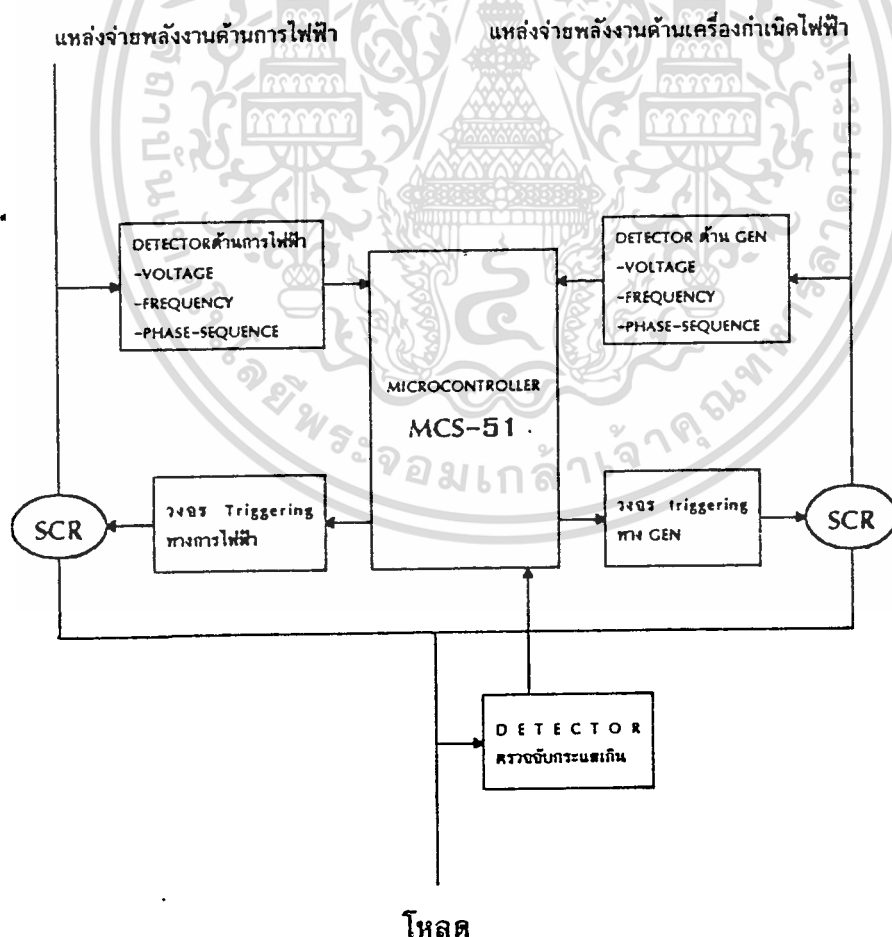
### แนวความคิดเบื้องต้นของสวิตช์โอนย้ายอัตโนมัติ (ATS)

1. เมื่อเกิดการผิดปกติทางการไฟฟ้าก็ให้สตาร์ทเครื่องย่นต์และให้เครื่องกำเนิดไฟฟ้าจ่ายโหลด
2. ในสภาวะที่เครื่องกำเนิดไฟฟ้ากำลังจ่ายโหลดอยู่ ถ้าหากว่าไฟฟ้าจากการไฟฟ้ากลับมาก็ให้โอนย้ายมาให้การไฟฟ้าจ่ายโหลด

โครงสร้างหรือส่วนประกอบที่สำคัญในโครงงานสวิตช์โอนย้ายอัตโนมัติ (Automatic, Transfer, Switch, ATS) มีดังนี้

1. ANT-31PJ Board
2. Detector
3. SCR and thier Control
4. Real Time Clock (RTC)

ในส่วนของ Detector และ SCR and thier Control นั้น ได้กล่าวถึงคุณสมบัติและการใช้งานมาแล้ว ในบทต้น ๆ ในที่นี้จะกล่าวถึงเฉพาะส่วนของ ANT-31PJ และ Real Time clock (RTC) เท่านั้น



โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปแสดงโครงสร้างโดยทั่วไปของโครงงาน ATS  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่า บอร์ด ANT-31PJ จะเป็นตัวควบคุมการทำงานของส่วนอื่น ๆ ทั้งหมด กล่าวคือ บอร์ด ANT-31PJทำหน้าที่ดังนี้

1. รับสถานะลอจิกอินพุตมาจาก Detector ทั้งทางด้านการไฟฟ้าและทางด้านเครื่องกำเนิดไฟฟ้า รวมทั้ง Detector ของ Over Current เพื่อประมวลผลและสั่งการทำงานต่อไป
2. สั่งงานในการอินย่ายโหลด หรือสั่งให้วงจร Trig ของ SCR ทำงาน เพื่อให้โหลดได้รับกระแสไฟฟ้าจากแหล่งพลังงานทางการไฟฟ้าหรือเครื่องกำเนิดไฟฟ้าอย่างใดอย่างหนึ่งตามสถานะการผิดปกติที่เกิดขึ้น
3. เป็นตัวแสดงและเตือนเมื่อประมวลผลแล้วพบว่าเกิดการทำงานที่ผิดพลาดเช่น Detector ทำงานผิดพลาด, การสตาร์ทของเครื่องยนต์ที่เมื่อครบทั้ง 3 ครั้งแล้วเครื่องยนต์ยังไม่ติด, ค่าโวลเตจ, ความถี่, การเรียงลำดับเฟสทางเครื่องกำเนิดไฟฟ้าไม่อยู่ในย่านใช้งานหรือที่กำหนดให้ ตลอดจนการOver load โดยแสดงออกมาทางจอภาพ LCD เพื่อให้ผู้ใช้ได้แก้ไขหรือซ่อมแซมให้เรียบร้อยก่อนที่จะใช้งานต่อไป

### คุณสมบัติของบอร์ด ANT-31PJ

ANT-31PJ ใช้ชิพเบอร์ 80C31ซึ่งอยู่ในตระกูล MCS-51 ของ INTEL โดยเป็นตระกูลที่นิยมใช้เป็นอย่างมากในงานระบบควบคุมต่าง ๆ บนบอร์ดสามารถใส่หน่วยความจำได้ 2 ตัว โดยทำให้ใช้งานได้สูงสุดถึง 40 KB พร้อมทั้ง 8255 Port ที่มี I/O ในการใช้งานทั้งหมด 24 บิต นอกจากนี้ยังมี LCD Port ที่ต่อเข้ากับ LCD Module ได้โดยตรงและส่วนที่เป็น Working Area จะมีจุดต่อสัญญาณต่าง ๆ ที่สำคัญรอไว้ให้พร้อมทำให้สะดวกอย่างมากในการพัฒนาส่วนเพิ่มเติมเข้าไป และยังมีระบบรีเซ็ต และ WATCH DOG จากชิพเบอร์ MAX1232 ซึ่งช่วยให้งานมีความแน่นอนยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|            |                                                                                                                                                                                     |
|------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| CPU        | 80C31 Microcontroller                                                                                                                                                               |
| CLOCK      | 11.0592 MHz                                                                                                                                                                         |
| MEMORY     | 1 0/32K EPROM SOCKET (2764,27128,27256)<br>0000 - 7FFFH (PMEM)<br>1 8/8K RAM (6264) ADDRESS SELECTABLE<br>0000 - 1FFFH (DMEM) OR 8000-9FFFH (DMEM+PMEM)                             |
| PORT       | 1 24 BIT 8255 USER PORT (26 PIN CONNECTOR)<br>1 LCD PORT (DOT MATRIX ONLY) (20 PIN CONNECTOR)<br>1 SERIAL PORT (3 PIN CONNECTOR) (MAX232 = OPTION)                                  |
| ON BOARD   | 1 POWER LED<br>1 2-PIN 5VDC CONNECTOR<br>1 RESET SWITCH (MAX1232)<br>1 2-WAYS JUMPER (WATCH-DOG) ENABLE/DISABLE<br>1 TEST POINT FOR CLIP (VCC,GND)<br>1 7 X 5.5 cm WORKING AREA PCB |
| POWER SIZE | 5VDC CURRENT 80mA (WITH 27C256 EPROM)<br>10 X 14.2 cm                                                                                                                               |

### หน่วยความจำ

การจัดหน่วยจำของบอร์ด ANT-31PJ แบ่งได้เป็น 2 SOCKET โดยสามารถใช้หน่วยความจำได้สูง  
สุดถึง 40 KB และสามารถเบอร์ต่าง ๆ ได้ดังนี้

| SOCKET | จำนวน KB | เบอร์หน่วยความจำที่ใช้ได้ | แนวทางการใช้งาน                                                                                    |
|--------|----------|---------------------------|----------------------------------------------------------------------------------------------------|
| U2     | 8-32     | 2764, 27128, 27256        | สำหรับโปรแกรมมอนิเตอร์                                                                             |
| U3     | 8        | 6264                      | สำหรับเก็บข้อมูล หรือใช้<br>ทดสอบโปรแกรมโดยสามารถ<br>เลือกตำแหน่ง ADDRESS เป็น<br>0000H หรือ 8000H |

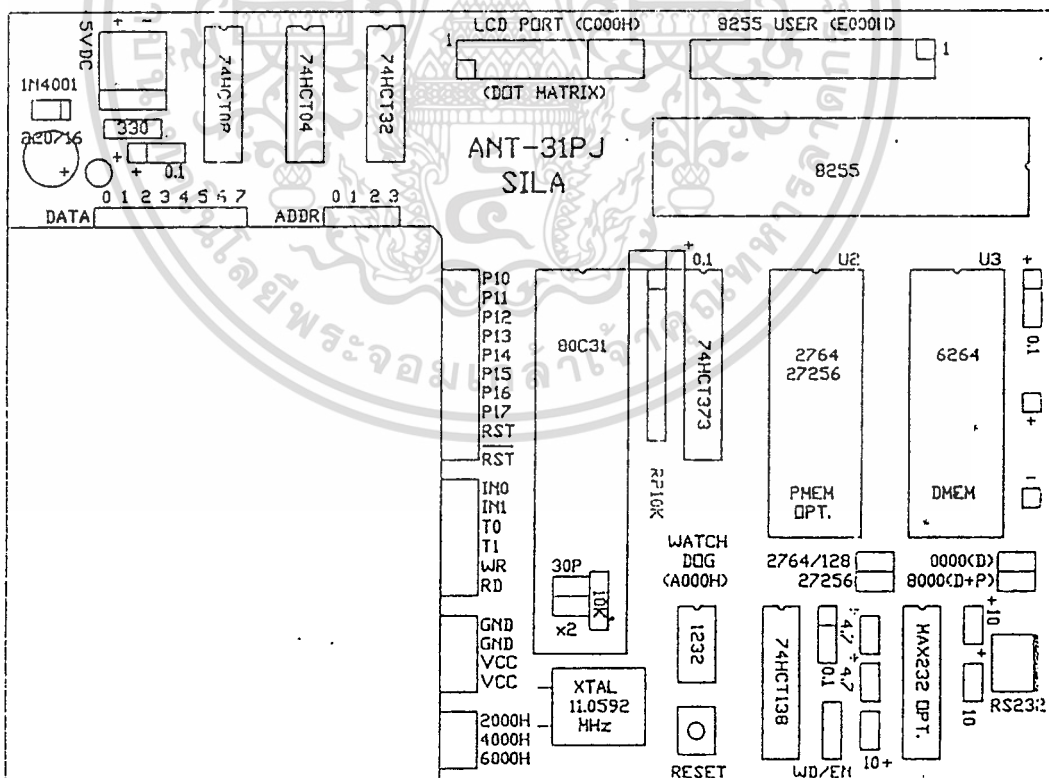
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่ง ADDRESS ของ 8255 จะจัดอยู่ในส่วน Data Memory โดยใช้ ADDRESS ดังต่อไปนี้

| PORT    | ADDRESS |
|---------|---------|
| PORT A  | E000H   |
| PORT B  | E001H   |
| PORT C  | E002H   |
| CONTROL | E003H   |

ในส่วนของ LCD PORT สามารถต่อเข้ากับ LCD MODULE แบบ DOT MATRIX ได้ทันที โดยจะมองเห็นตำแหน่งต่าง ๆ สรุปได้ดังนี้

| ADDRESS | ลักษณะของ PORT ที่ติดต่อ       |
|---------|--------------------------------|
| C000H   | สำหรับเขียนคำสั่ง (RS=0 RW=0)  |
| C001H   | สำหรับอ่านค่า BUSY (RS=0 RW=1) |
| C002H   | สำหรับเขียนข้อมูล (RS=1 RW=0)  |
| C003H   | สำหรับอ่านข้อมูล (RS=1 RW=1)   |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ูปแสดงลักษณะทั่วไปของบอร์ด ANT-31PJ  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## REAL TIME CLOCK (RTC)

ใช้ RTC เบอร์ DS 1287 เป็นตัวบอกเวลาและสร้างสัญญาณ Interrupt ซึ่งสามารถตั้งเวลาปกติและตั้งเวลาการ Alarm ได้ ทำให้สะดวกในการทำงานกับการอินเทอร์พของ 8051 ได้เป็นอย่างดี ในโครงงาน ATS นี้ใช้ RTC เพื่อเป็น

### 1. ตัวบอกเวลาในการบันทึกการผิดปกติ ซึ่งการผิดปกติที่บันทึกคือ

- การผิดปกติของ VOLTAGE ทางกรไฟฟ้า
- การผิดปกติของ FREQUENCY ทางกรไฟฟ้า
- การผิดปกติของ PHASE SEQUENCE ทางกรไฟฟ้า
- การผิดปกติของ VOLTAGE ทางเครื่องกำเนิดไฟฟ้า
- การผิดปกติของ FREQUENCY ทางเครื่องกำเนิดไฟฟ้า
- การผิดปกติของ PHASE SEQUENCE ทางเครื่องกำเนิดไฟฟ้า
- การผิดปกติอันเนื่องมาจาก OVER CURRENT

2. เป็นตัวบอกเวลาและ ALARM ส่งสัญญาณอินเทอร์พให้ 8051 สำหรับการสตาร์ทหรือหยุดเครื่องยนต์อัตโนมัติเพื่อเป็นการวอร์มอัพเครื่องยนต์ ซึ่งในโปรแกรมการใช้งานจะตั้งเวลาการวอร์มอัพเครื่องยนต์ไว้ที่เวลาบ่ายโมงถึงบ่ายสองโมงของวันจันทร์ทุกสัปดาห์

การวางตำแหน่ง RTC

RTC วางไว้ที่ตำแหน่ง 2000H ซึ่งเป็นตำแหน่งของ DATA MEMORY บนบอร์ด ANT-31PJ

รายละเอียดเพิ่มเติมเกี่ยวกับ RTC ดูได้จากภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่ง ADDRESS ของ 8255 จะจัดอยู่ในส่วน Data Memory โดยใช้ ADDRESS ดังต่อไปนี้

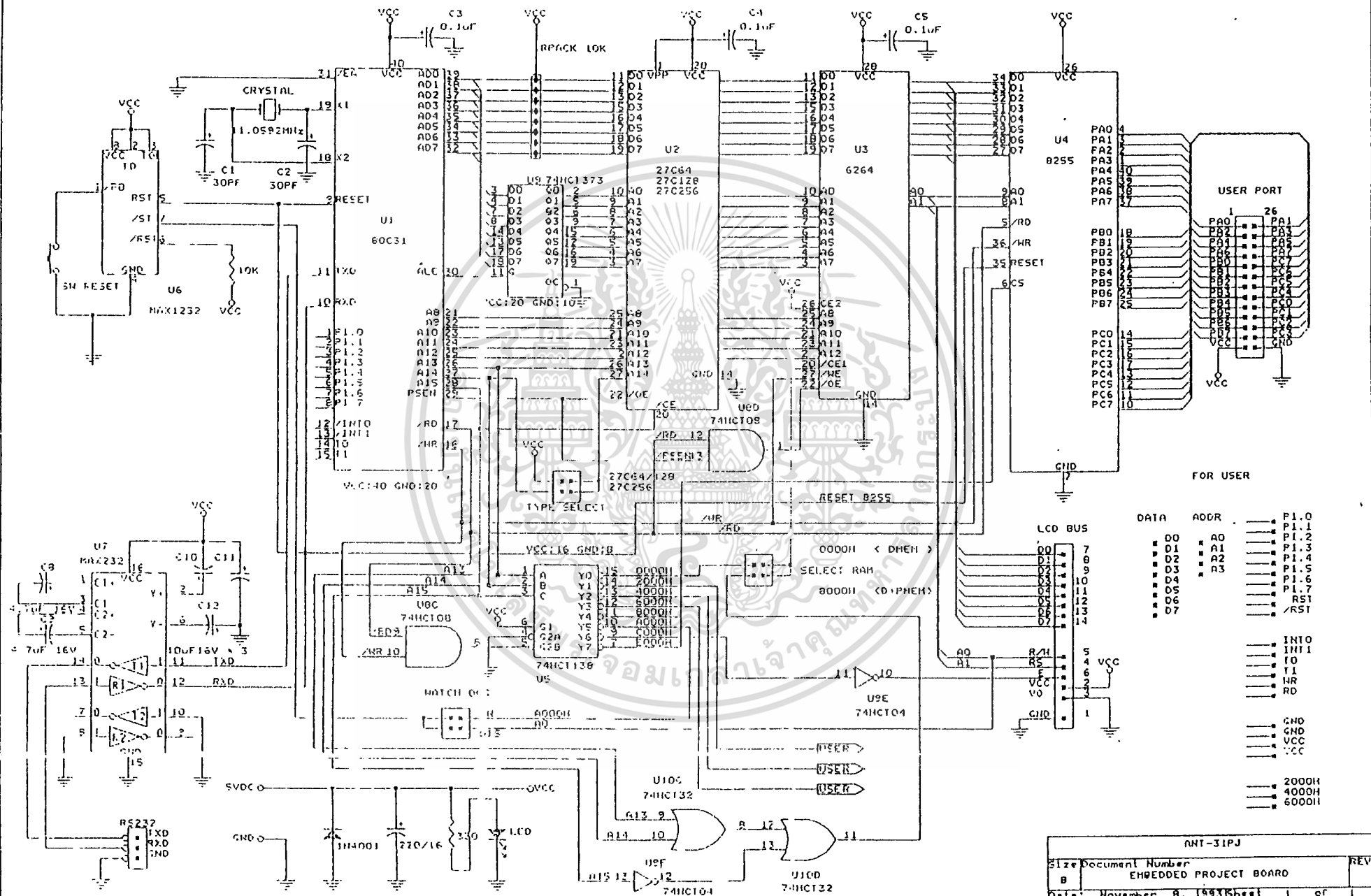
| PORT    | ADDRESS |
|---------|---------|
| PORT A  | E000H   |
| PORT B  | E001H   |
| PORT C  | E002H   |
| CONTROL | E003H   |

ในส่วนของ LCD PORT สามารถต่อเข้ากับ LCD MODULE แบบ DOT MATRIX ได้ทันที โดยจะมองเห็นตำแหน่งต่าง ๆ สรุปได้ดังนี้

| ADDRESS | ลักษณะของ PORT ที่ติดต่อ       |
|---------|--------------------------------|
| C000H   | สำหรับเขียนคำสั่ง (RS=0 RW=0)  |
| C001H   | สำหรับอ่านค่า BUSY (RS=0 RW=1) |
| C002H   | สำหรับเขียนข้อมูล (RS=1 RW=0)  |
| C003H   | สำหรับอ่านข้อมูล (RS=1 RW=1)   |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## ขั้นตอนการทำงาน

### กรณีไฟฟ้าจากการไฟฟ้าผิดปกติ

1. DETECTOR ตรวจพบว่าไฟฟ้าจากการไฟฟ้าผิดปกติ
2. ไมโครคอนโทรลเลอร์จะหน่วงเวลาตามค่า SET1
3. ไมโครคอนโทรลเลอร์เช็คการผิดปกติที่เกิดขึ้นอีกครั้งเพื่อเป็นการยืนยันว่าไฟฟ้าได้ผิดปกติจริง แต่ถ้าหากว่าไฟฟ้าปกติอันหมายถึงว่าเกิดการผิดปกติแล้วกลับเข้าสู่สภาวะปกติอีกครั้งก็ให้ไปทำในกรณีที่ไฟฟ้าปกติแทน
4. เมื่อแน่ใจว่าไฟฟ้าจากการไฟฟ้าผิดปกติจริง ไมโครคอนโทรลเลอร์ก็จะสั่งสตาร์ทเครื่องยนต์ และหลังจากที่ได้ตรวจเช็คแล้วว่าแรงดัน, ความถี่ตลอดจนการเรียงลำดับเฟสของเครื่องกำเนิดไฟฟ้าอยู่ในย่านที่ใช้งานหรือปกติก็จะทำการทริค SCR ด้านเครื่องกำเนิดไฟฟ้าเพื่อให้โหลดได้รับกระแสจากเครื่องกำเนิดไฟฟ้า แต่ถ้าแรงดัน, ความถี่หรือการเรียงลำดับเฟสของเครื่องกำเนิดไฟฟ้าผิดปกติ การทำงานก็จะอยู่ในกรณีของเครื่องกำเนิดไฟฟ้าขัดข้อง
5. บันทึกการผิดปกติพร้อมกับเวลาที่เกิดการผิดปกติ
6. ไมโครคอนโทรลเลอร์จะอยู่ในโหมดการ SCAN หากการผิดปกติของกระแสเกินและการกลับมาของการไฟฟ้า

### กรณีไฟฟ้าจากการไฟฟ้าปกติ

1. DETECTOR ตรวจพบว่าไฟฟ้าจากการไฟฟ้าปกติ
2. ไมโครคอนโทรลเลอร์จะหน่วงเวลาตามค่า SET2
3. ไมโครคอนโทรลเลอร์เช็คครั้งเพื่อเป็นการยืนยันว่าไฟฟ้าได้ปกติจริง แต่ถ้าหากว่าไฟฟ้าผิดปกติอันหมายถึงว่าไฟฟ้าจากการไฟฟ้าปกติแล้วผิดปกติอีกครั้งก็ให้ไปทำในกรณีที่ไฟฟ้าผิดปกติแทน
4. เมื่อแน่ใจว่าไฟฟ้าจากการไฟฟ้าปกติจริง ไมโครคอนโทรลเลอร์ก็จะสั่งทริค SCR ด้านการไฟฟ้าเพื่อให้โหลดได้รับกระแสจากการไฟฟ้า
5. ไมโครคอนโทรลเลอร์จะสั่งดับเครื่องยนต์
6. ไมโครคอนโทรลเลอร์จะอยู่ในโหมดการรับข้อมูลจาก DETECTOR เพื่อตรวจดูว่าเกิดกระแสเกินหรือไฟฟ้าจากการไฟฟ้าผิดปกติหรือไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กรณีเครื่องกำเนิดไฟฟ้าขัดข้อง

1. หยุดการทำงาน
  2. แจ้งเตือนด้วยการ ALARM และแสดงผลทางจอ LCD เพื่อให้ผู้ใช้ได้รู้และทำการแก้ไข-ซ่อมแซมต่อไป
  3. เมื่อแก้ไข-ซ่อมแซมเสร็จแล้วก็ให้กดปุ่ม ENT (ปุ่ม ENTER) เพื่อทำงานต่อไป
- ในกรณีนี้ทางหน้าจอ LCD จะแสดงข้อความ

GENERATOR PROBLEM  
REPAIR and ENTER

### กรณีกระแสเกิน

1. หยุดจ่ายกระแสให้โหลด
  2. แจ้งเตือนด้วยการ ALARM และแสดงผลทางจอ LCD เพื่อให้ผู้ใช้ได้รู้และทำการแก้ไข-ซ่อมแซมต่อไป
  3. เมื่อแก้ไข-ซ่อมแซมเสร็จแล้วก็ให้กดปุ่ม ENT (ปุ่ม ENTER) เพื่อทำงานต่อไป
- ในกรณีนี้ทางหน้าจอ LCD จะแสดงข้อความ

Warning!! OVER LOAD  
REPAIR and ENTER

### กรณีเกิดเสียงเตือน (ALARM)

ให้กดปุ่มใด ๆ ที่ KEY เพื่อหยุดเสียงเตือนนั้น ยกเว้นปุ่ม RESET และปุ่ม SET

### กรณี DETECTOR ขัดข้อง

เป็นกรณีที่ DETECTOR ทำงานผิดพลาด ซึ่งอาจเกิดจากอุปกรณ์เสียหายจนส่งการตรวจจับที่ไม่ตรงกับความเป็นจริง

1. แจ้งเตือนผู้ใช้ด้วยการ ALARM และแสดงผลทางจอ LCD
  2. กลับมาทำงานใหม่โดยการกดปุ่ม RESET
- เมื่อ DETECTOR ผิดปกติทางจอ LCD จะแสดงข้อความว่า

DETECTOR PROBLEM  
REPAIR and RESET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กรณีเดินเครื่องยนต์อัตโนมัติเพื่อเป็นการวอร์มอัพเครื่องยนต์

ในกรณีนี้ RTC จะทำการเตือนให้ไมโครคอนโทรลเลอร์ทำการ START หรือ STOP เครื่องยนต์โดยอัตโนมัติทุกวันจันทร์เวลาบ่ายโมงถึงบ่ายสองโมงเป็นเวลา 1 ชั่วโมง โดยไม่ทำให้การทำงานเดิมเสียหาย

กรณีนี้จะไม่ทำงานเมื่อมีการเดินเครื่องยนต์อยู่แล้ว ซึ่งก็คือเครื่องกำเนิดไฟฟ้ากำลังจ่ายกระแสไฟฟ้าให้โหลดนั่นเอง

ทางหน้าจอ LCD จะแสดงข้อความเป็น

ENGINE AUTOMATIC

STARTING/STOPPING

### การ START เครื่องยนต์

การสตาร์ทเครื่องยนต์จะใช้เวลาตามค่า SET3 ที่ใส่ไป และถ้า START จำนวน 3 ครั้งแล้วเครื่องยนต์ยังไม่ติดก็จะให้ทำการ START ด้วยมือ เมื่อ START สำเร็จแล้วโปรแกรมก็จะทำงานอื่นต่อไป

### การ STOP เครื่องยนต์

ก่อนที่จะทำการ STOP เครื่องยนต์โปรแกรมจะสั่งเดินเครื่องยนต์อย่างเดียว(คือไม่มีโหลด)เป็นเวลา 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ข้อจำกัดและวิธีการใช้

### การเปลี่ยนค่าเวลา SET1, SET2, และ SET3

การใส่ค่าเวลาต่าง ๆ เช่น เวลา SET1, SET2, และ SET3 ทำได้โดยการเช็ทค่าใหม่เมื่ออยู่ใน โหมดการเช็ทค่าและแสดงรายการการผิดปกติ โดยมีขั้นตอนดังนี้

1. กดปุ่ม SET จะทำให้ที่หน้าจอ LCD จะปรากฏข้อความ

WHICH KEYS?-RTC-SET1-  
-SET2-SET3-SHOW-ENT-

ซึ่งจะขอเรียกว่าเป็นโหมดการใส่ค่าและแสดงรายการการผิดปกติ และการออกจากโหมดนี้ทำได้โดยการกดปุ่ม ENT

(การใส่ค่า SET1)

2. กดปุ่ม SET1 เพื่อใส่ค่าเวลาที่ใช้นพวงเพื่อให้แน่ใจว่าไฟฟ้าจากการไฟฟ้าผิดปกติจริง ๆ หลังจากกดปุ่ม SET1 แล้วหน้าจอ LCD จะปรากฏข้อความ

DELAY-TIME OF SET1  
XX Seconds

3. ใส่ค่าโดยการกดปุ่ม INC และปุ่ม DEC ซึ่งค่าที่สามารถใส่ได้มีค่าตั้งแต่ 1 ถึง 59 วินาที
4. กดปุ่ม ENT เพื่อออกจากการใส่ค่า SET1 ไปสู่โหมดการเช็ทค่าและแสดงรายการการผิดปกติ

(การใส่ค่า SET2)

5. กดปุ่ม SET2 เพื่อใส่ค่าเวลาที่ใช้นพวงเพื่อให้แน่ใจว่าไฟฟ้าจากการไฟฟ้ากลับมาสู่สภาวะปกติแล้วจริง ๆ ซึ่งหลังจากกดปุ่ม SET2 แล้วหน้าจอ LCD จะปรากฏข้อความ

DELAY-TIME OF SET2  
XX Seconds

6. ใส่ค่าโดยการกดปุ่ม INC และปุ่ม DEC ซึ่งค่าที่สามารถใส่ได้มีค่าตั้งแต่ 1 ถึง 59 วินาที
7. กดปุ่ม ENT เพื่อออกจากการใส่ค่า SET2 ไปสู่โหมดการเช็ทค่าและแสดงรายการการผิดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(การใส่ค่า SET3)

8. กดปุ่ม SET3 เพื่อใส่ค่าช่วงเวลาที่ใช้เพื่อการสตาร์ทเครื่องยนต์ ซึ่งหลังจากกดปุ่ม SET3 แล้ว หน้าจอ LCD จะปรากฏข้อความ

DELAY-TIME OF SET3

XX Seconds

9. ใส่ค่าโดยการกดปุ่ม INC และปุ่ม DEC ซึ่งค่าที่สามารถใส่ได้มีค่าตั้งแต่ 1 ถึง 59 วินาที

10. กดปุ่ม ENT เพื่อออกจากการใส่ค่า SET3 ไปสู่โหมดการเช็คค่าและแสดงรายการการผิดปกติ

การเช็คเวลาของ REAL TIME CLOCK (RTC)

การเช็คเวลาของ RTC ก็เพื่อตั้งค่าเวลาของ RTC ให้ตรงกับเวลาปัจจุบัน โดยมีขั้นตอนการเช็คค่าเวลาดังนี้

1. กดปุ่ม SET เพื่อเข้าสู่โหมดการเช็คค่าเวลาและแสดงรายการการผิดปกติ
2. กดปุ่ม RTC จะทำให้จอ LCD แสดงข้อความเป็น

SET RTC TIME  
AA:BB:CC-DD-EE/FF/GG

โดย

AA : เป็นค่าชั่วโมง

BB : เป็นค่านาที

CC : เป็นค่าวินาที

DD : เป็นชื่อวัน โดย

01 คือ วันอาทิตย์

02 คือ วันจันทร์

03 คือ วันอังคาร

04 คือ วันพุธ

05 คือ วันพฤหัสบดี

06 คือ วันศุกร์

07 คือ วันเสาร์

EE : เป็นวันที่

FF : เป็นชื่อเดือน

GG : เป็นปี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. กดปุ่ม ENT เพื่อชี้ตำแหน่งที่จะใส่ค่า โดย CURSOR จะปรากฏทางด้านซ้ายสุดก่อนและเมื่อกดปุ่ม ENT แล้ว CURSOR ก็จะเลื่อนไปทางขวาเรื่อย ๆ เมื่อกดปุ่ม ENT อีกครั้งในขณะที่ CURSOR ชี้อยู่ที่ตำแหน่งขวาสุด(หรือใส่ค่าป้อนเสร็จสิ้นแล้ว) ก็จะเป็นการออกจากการตั้งค่า RTC และจะกลับไปสู่โหมดการตั้งค่าและแสดงรายการการผิดปกติ

4. กดปุ่ม INC เพื่อเปลี่ยนแปลงค่า

### การดูบันทึกรายการการผิดปกติ

โปรแกรมจะบันทึกรายการการผิดปกติที่เกิดขึ้นตามเวลาที่เกิดการผิดปกติ ซึ่งการผิดปกติที่โปรแกรมจะทำการบันทึกคือ

1. การผิดปกติของ VOLTAGE ทางกรไฟฟ้า
2. การผิดปกติของ FREQUENCY ทางกรไฟฟ้า
3. การผิดปกติของ PHASE-SEQUENCE ทางกรไฟฟ้า
4. การผิดปกติของ VOLTAGE ทางเครื่องกำเนิดไฟฟ้า
5. การผิดปกติของ FREQUENCY ทางเครื่องกำเนิดไฟฟ้า
6. การผิดปกติของ PHASE-SEQUENCE ทางเครื่องกำเนิดไฟฟ้า
7. การผิดปกติอื่นเนื่องมาจากกระแสน

ซึ่งโปรแกรมจะบันทึกได้ 10 รายการ อันเป็นรายการการผิดปกติที่เกิดขึ้นล่าสุด ขั้นตอนการดูรายการการผิดปกติมีดังนี้

1. กดปุ่ม SET เพื่อเข้าโหมดการตั้งค่าและแสดงรายการการผิดปกติ
2. กดปุ่ม SHOW ทางจอ LCD จะปรากฏข้อความในลักษณะเช่นถ้าเป็นรายการการผิดปกติของแรงดันด้านการไฟฟ้า

(MEA) VOLTAGE FAULT

19:30:00 -02- 28/03/94

3. กดปุ่ม INC เพื่อดูรายการทั้ง 10 รายการ

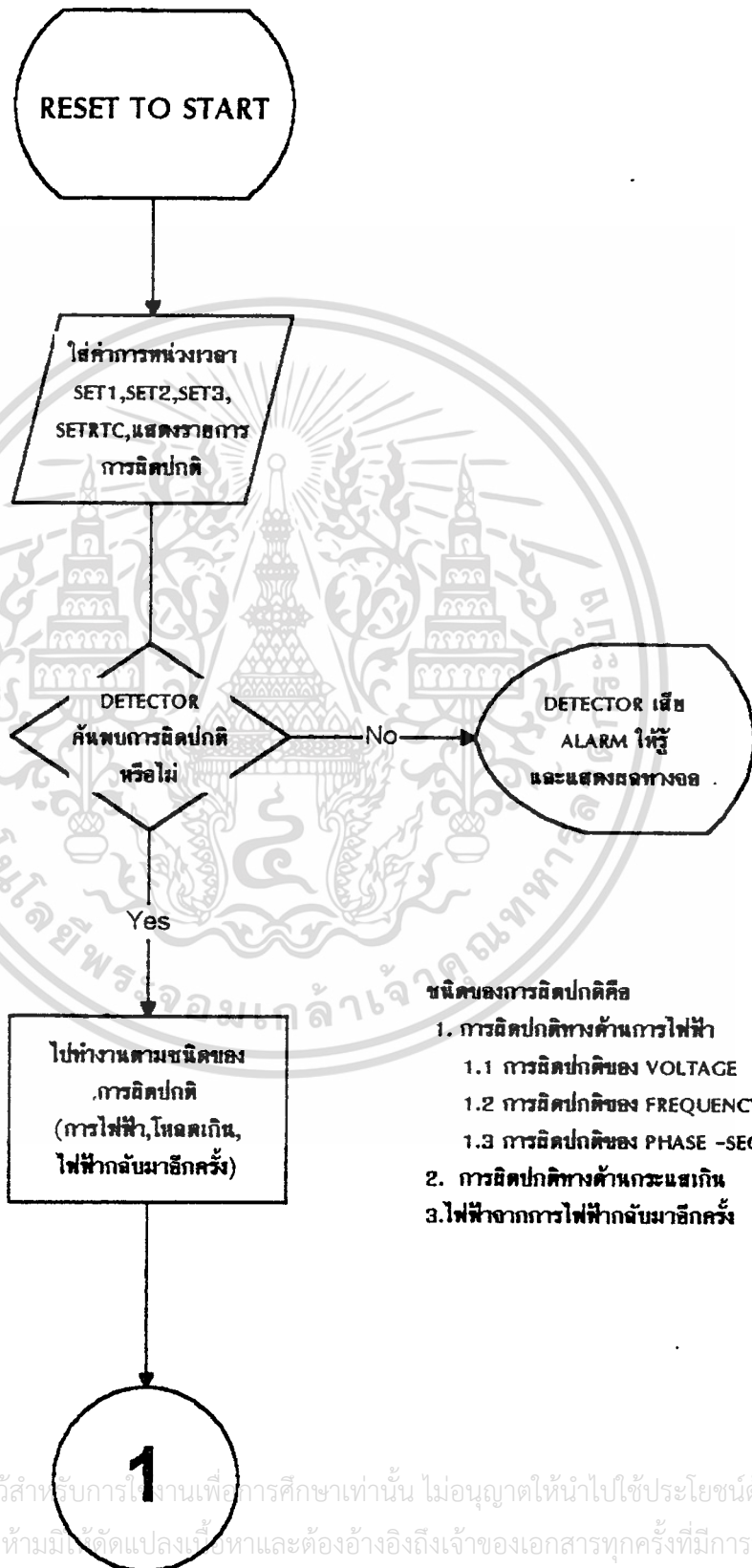
4. กดปุ่ม ENT เพื่อออกจากการตั้งค่า RTC และจะกลับไปยังโหมดการตั้งค่าเวลาและแสดงรายการการผิดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

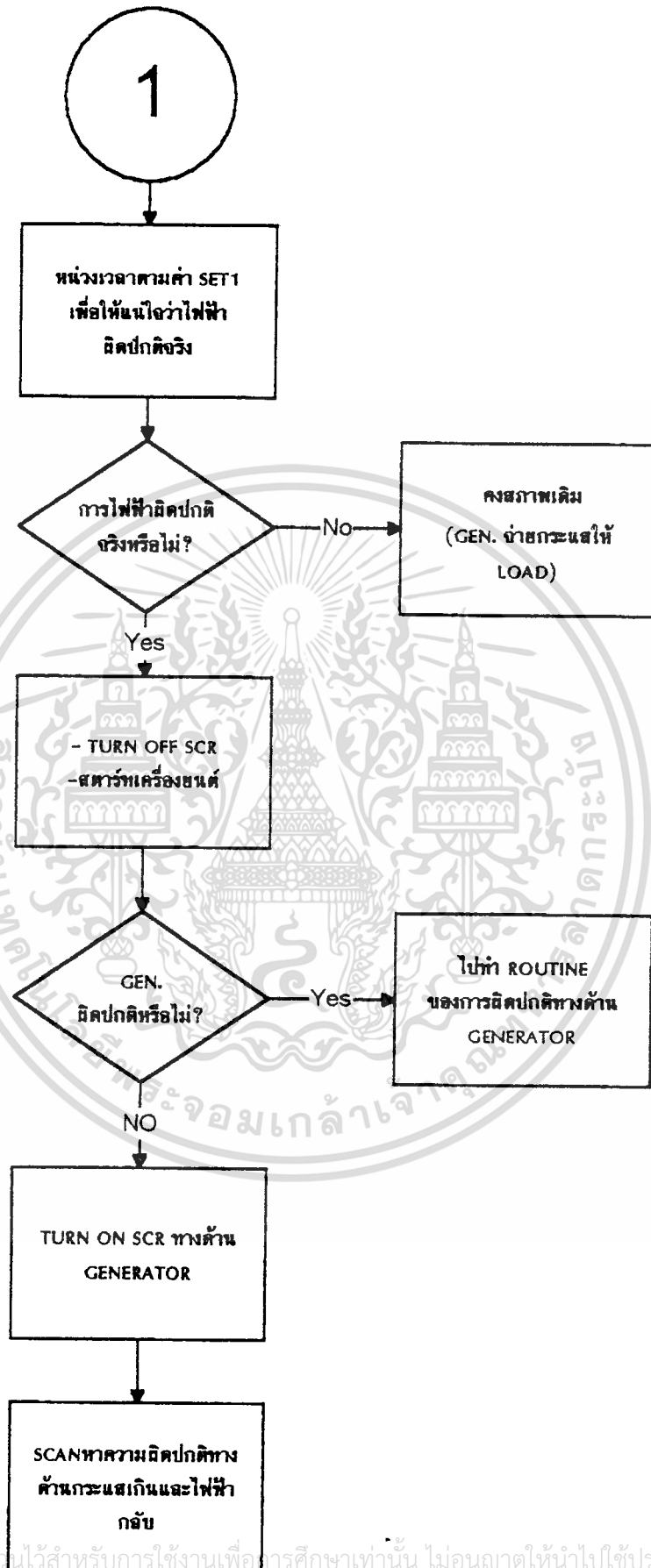


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONSTRUCTION CHART  
แสดงการทำงานของโปรแกรม

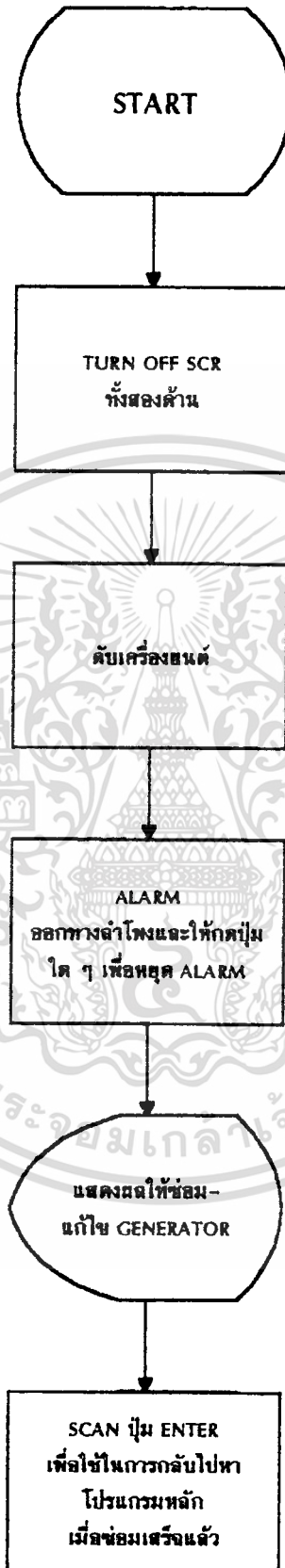


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



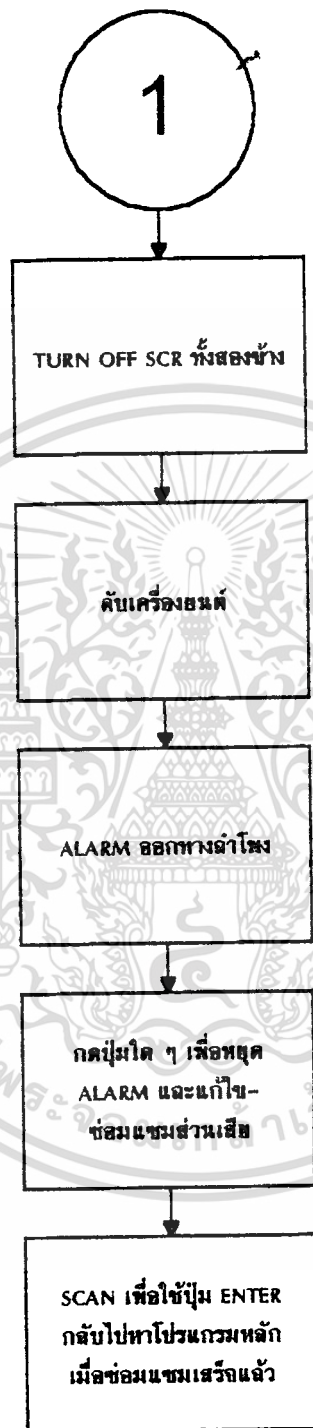
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เมื่อเกิดการผิดปกติทางด้าน GENERATOR



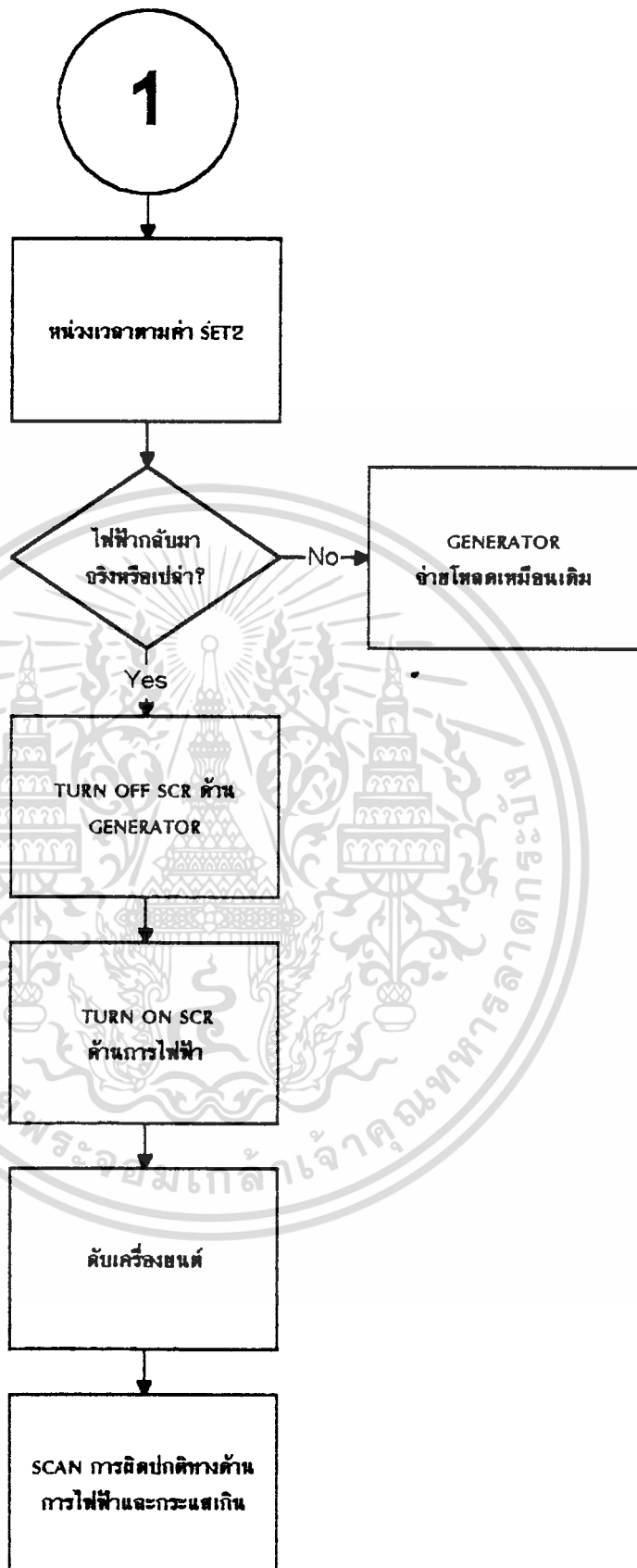
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเกิดการผิดปกติทางด้านกระแสเกิน



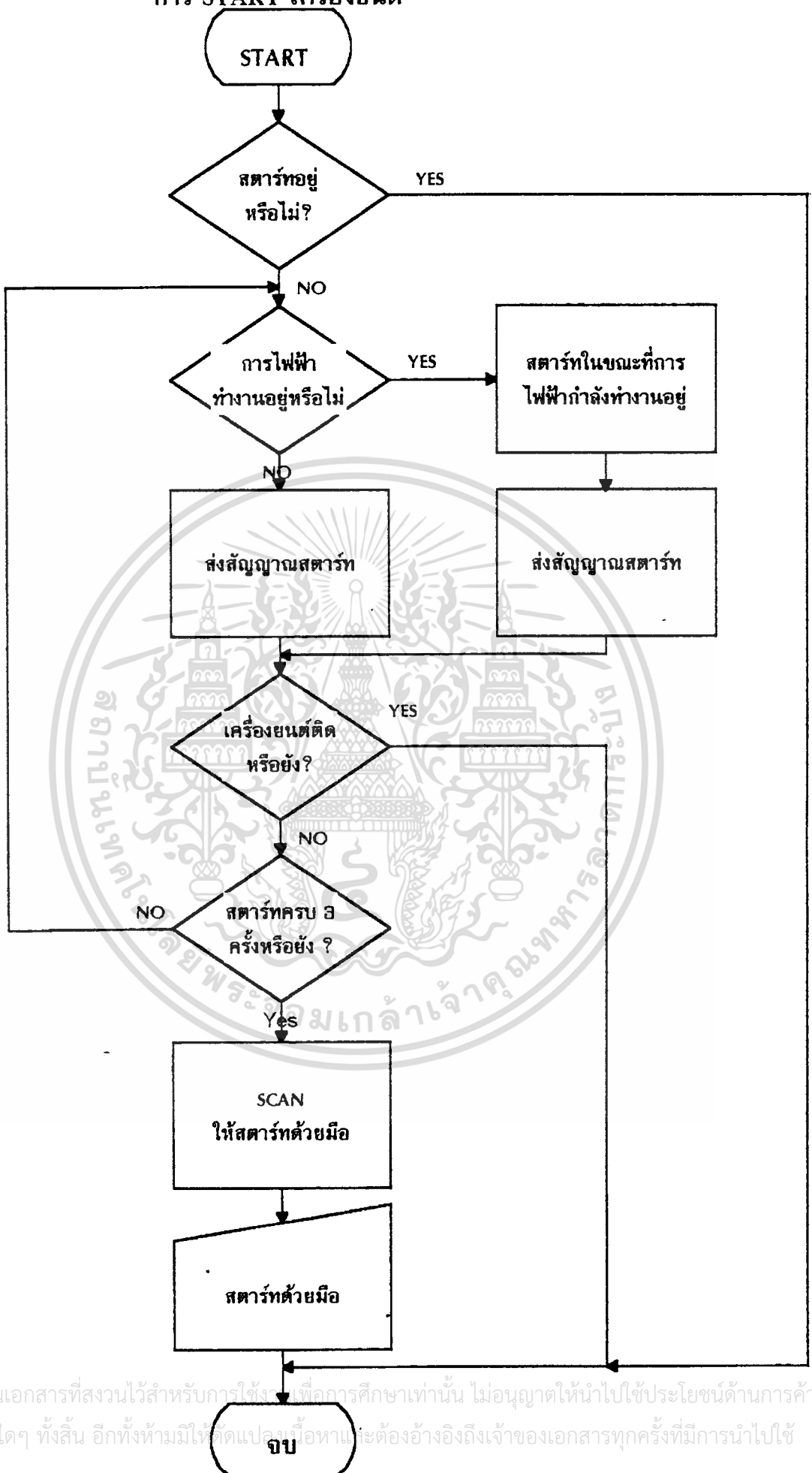
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เมื่อไฟฟ้าจากการไฟฟ้ากลับมาอีกครั้ง



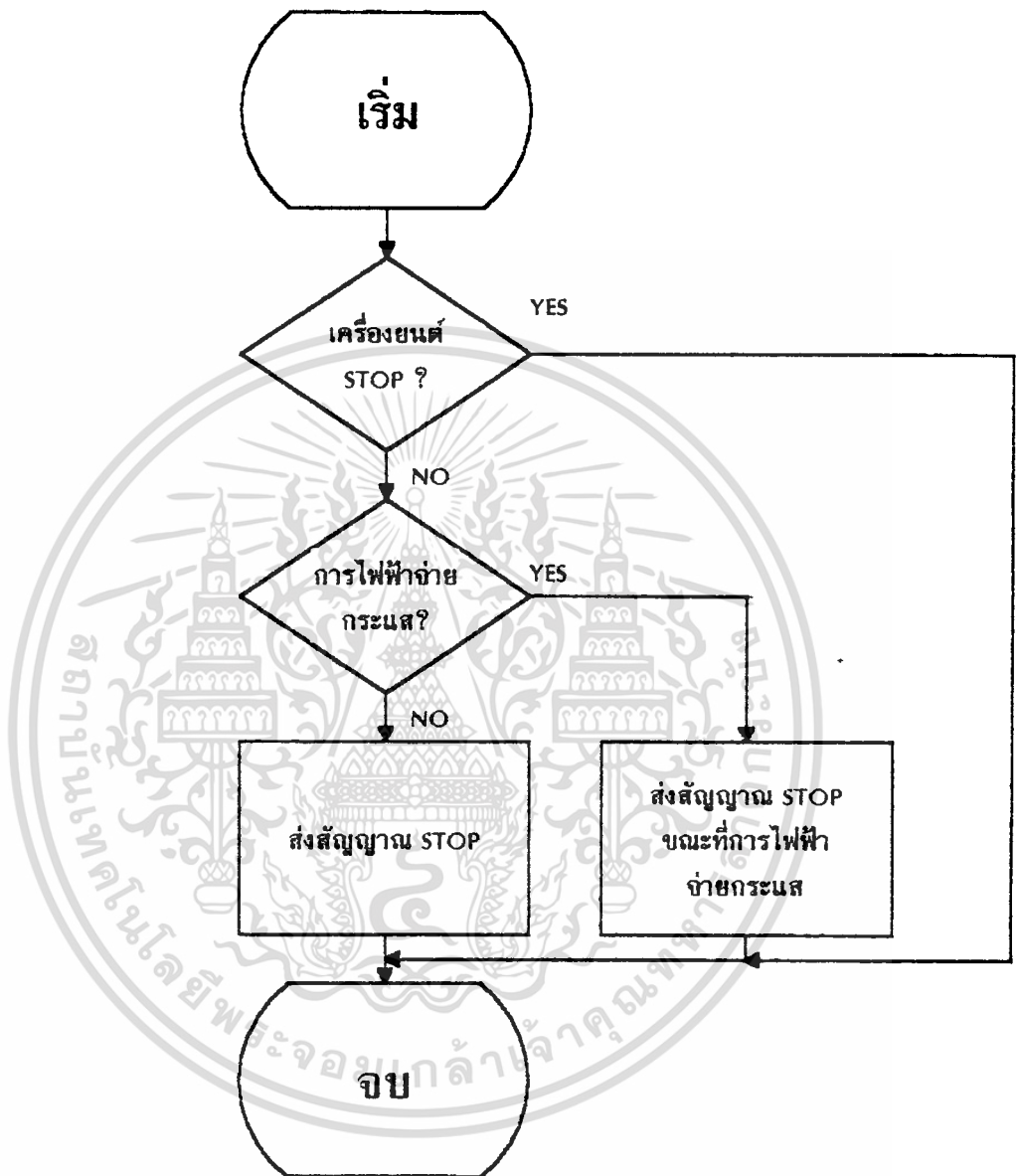
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# การ START เครื่องยนต์

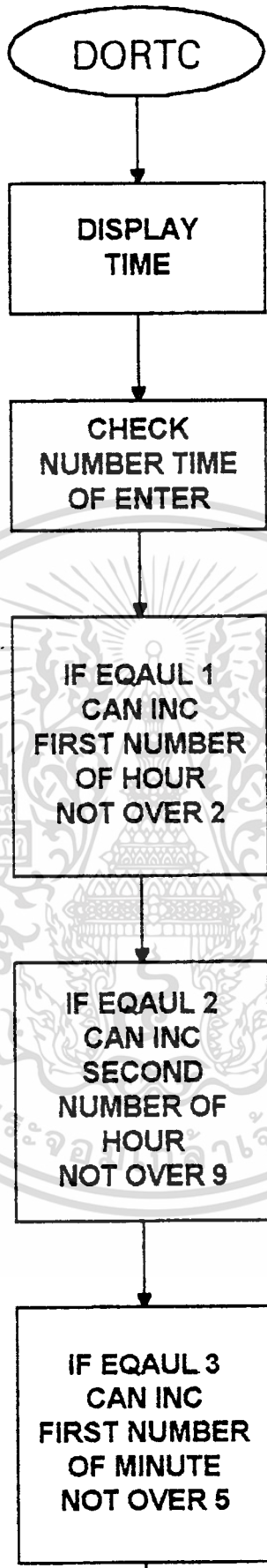


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือหาเผยแพร่ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การ STOP เครื่องยนต์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาสาระอย่างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2

IF EQAUL 4  
CAN INC  
SECOND  
NUMBER OF  
MINUTE  
NOT OVER 9

IF EQAUL 5  
CAN INC  
FIRST  
NUMBER OF  
SECOND  
NOT OVER 5

IF EQAUL 6  
CAN INC  
SECOND  
NUMBER OF  
SECOND  
NOT OVER 9

IF EQAUL 7  
CAN INC  
NUMBER OF  
DAY OF WEEK  
NOT OVER 7

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาเอกสารแต่อย่างใดจนถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

IF EQAUL 8  
CAN INC  
FIRST  
NUMBER OF  
DAY OF MOUNT  
NOT OVER 3

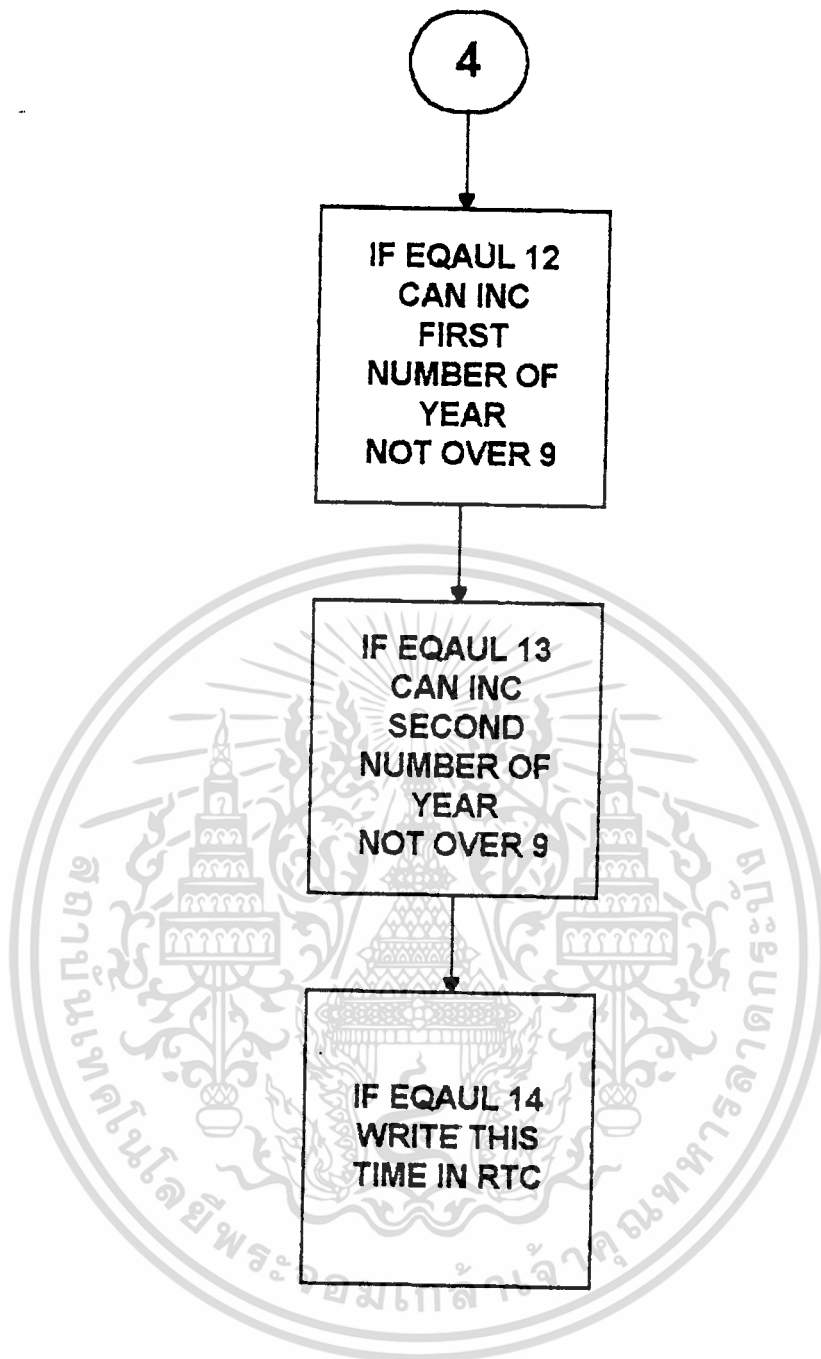
IF EQAUL 9  
CAN INC  
SECOND  
NUMBER OF  
DAY OF MOUNT  
NOT OVER 9

IF EQAUL 10  
CAN INC  
FIRST  
NUMBER OF  
MOUNT  
NOT OVER 1

IF EQAUL 11  
CAN INC  
SECOND  
NUMBER OF  
MOUNT  
NOT OVER 9

4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและของทางอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาจะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; PROJECT NAME      AUTOMATIC TRANSFER SWITCH
; FILENAME          ATSPJ.ASM
; DESCRIPTION       AUTOMATIC TRANSFER SWITCH MONITOR PROGRAMME V1.0
;                  OF AUTOMATIC TRANSFER SWITCH PROJECT (2536)
;                  DEPARTMENT OF ELECTRICAL ENGINEERING
;                  FACULTY OF ENGINEERING
;                  KING MONGKUT INSTITUTE OF TECHNOLOGY LADKRABANG
; HARDWARE          ANT-31PJ (SILA)
; ASSEMBLER         SXA51
; STARTING DATE     01/06/2536
; SOFTWARE ENG.     CHINGCHAI CH.
;                  VORAPONG B.
;                  PARK M.
;                  APIWAT R.

```

```

; ADVISOR          PROF. PICHIT L.
;                  DEPARTMENT OF ELECTRICAL ENGINEERING
;                  FACULTY OF ENGINEERING
;                  KING MONGKUT INSTITUTE OF TECHNOLOGY LADKRABANG

```

```

                ORG      0000H
; ***** SET PORT *****
PORTA          EQU      0E000H    ;PORTA=KEY INPUT
PORTB          EQU      0E001H    ;PORTB=SENSOR INPUT
PORTC          EQU      0E002H    ;PORTC=OUTPUT
PORTP          EQU      0E003H
; ***** VARIABLE *****
NEXT           EQU      14H        ;INTERVAL KEY TIME
BOUNCE         EQU      02H        ;DEBOUNCE TIME
LOOPSTT        EQU      03H        ;LOOP OF STARTING
DATARTC        EQU      8500H
SETRTC         EQU      8410H
XLCDWRC        EQU      0C000H    ;DISPLAY VARIABLE
XLCDRDC        EQU      0C001H
XLCDWRD        EQU      0C002H
XLCDRDD        EQU      0C003H
; ***** INTERNAL RAM *****
DSET1          EQU      40H        ;SET1=R5
;CHECK TRUE ABNORMAL MEA
DSET2          EQU      41H        ;SET2=R6
;CHECK TRUE MEA COMEBACK
DSET3          EQU      42H        ;SET3=R7, FOR STARTING
NEWKEY         EQU      43H        ;KEEP KEY TO CHECK WITH A
DSTART         EQU      44H        ;KEEP LOOP OF STARTING
LPCHECK        EQU      45H
STT            EQU      46H
TT             EQU      47H
; ***** BIT ADDRESSABLE *****
BSTTSTP        EQU      10H        ;CHECK START/STOP ENGINE
BSCRM          EQU      11H        ;CHECK TURN ON/OFF MEA SCR
BSCRG          EQU      12H        ;CHECK TURN ON/OFF GEN SCR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RTC          EQU      2000H
RTC1         EQU      200AH
RTC2         EQU      2002H
RTC3         EQU      2004H

;***** RTC *****

DATA         EQU      8100H
DATA1        EQU      8130H
DATA2        EQU      8160H
DATA3        EQU      8190H
DATA4        EQU      81C0H
DATA5        EQU      8200H
DATA6        EQU      8230H
DATA7        EQU      8260H
DATA8        EQU      8290H
DATA9        EQU      82C0H
FAULT        EQU      8300H
FAULT1       EQU      8320H
FAULT2       EQU      8340H
FAULT3       EQU      8360H
FAULT4       EQU      8380H
FAULT5       EQU      83A0H
FAULT6       EQU      83C0H
FAULT7       EQU      83F0H

; ***** INTERRUPT MAIN *****
; INTERRUPT VECTOR ADDRESS JUMP

ORG          0000H
LJMP         RES          ;RESET

LJMP         AUTORTC      ;IE0
DB          OFFH,OFFH,OFFH
DB          OFFH,OFFH

DB          OFFH,OFFH,OFFH ;TF0
DB          OFFH,OFFH,OFFH
DB          OFFH,OFFH

LCALL        SCAN3S      ;IE1
RETI
DB          OFFH,OFFH,OFFH
DB          OFFH

DB          OFFH,OFFH,OFFH ;TF1
DB          OFFH,OFFH,OFFH
DB          OFFH,OFFH

DB          OFFH,OFFH,OFFH ;RI&TI
DB          OFFH,OFFH,OFFH
DB          OFFH,OFFH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ศึกษาเท่านั้น; TF2&EXF2 (8032 FOR FUTURE) ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        DB      OFFH,OFFH,OFFH
        DB      OFFH,OFFH

; ***** RESET MAIN *****
; INITIAL SYSTEM

RES:      MOV      DPTR,#PORTP          ;SET PORT
          MOV      A,#92H              ;A,B=INPUT and C=OUTPUT
          MOVX     @DPTR,A

          MOV      DPTR,#PORTC          ;CLEAR STATUS O/P PORT
          MOV      A,#00000011B
          MOVX     @DPTR,A

          CLR      BSCRM
          CLR      BSCRG

          MOV      DPTR,#PORTB          ; CHECK START/STOP ENGINE
          MOVX     A,@DPTR
          JNB      ACC.0,RES1
          CLR      BSTTSTP
          SJMP     RES2
RES1:     SETB     BSTTSTP

RES2:     MOV      A,#00111000B          ;***** SET DISPLAY *****
          LCALL    XLCDWI
          MOV      A,#00001110B
          LCALL    XLCDWI
          MOV      A,#01H
          LCALL    XLCDWI

          MOV      DPTR,#200AH          ;***** SET RTC *****
          MOV      A,#00101110B
          MOVX     @DPTR,A
          INC      DPTR
          MOV      A,#00100010B
          MOVX     @DPTR,A
          MOV      DPTR,#200CH
          MOVX     A,@DPTR

          ;***** SET RTC ALARM *****
          MOV      DPTR,#2005H
          MOV      A,#13H
          MOVX     @DPTR,A
          MOV      DPTR,#2001H
          MOV      A,#00H
          MOVX     @DPTR,A
          MOV      DPTR,#2003H
          MOV      A,#00H
          MOVX     @DPTR,A

          MOV      IE,#10000101B
          MOV      TCON,#00000101B
          MOV      IP,#00000101B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL    KPFAULT
        LCALL    SCAN3S

SCANMAIN:  JNB     P1.7,FMEA01
           JNB     P1.6,FMEA01
           JNB     P1.5,FMEA01
           JNB     P1.1,FOVC01
           JNB     P1.0,MCOME01

FSENSOR:   MOV     DPTR,#TSENSOR
           LCALL    DISPLAY

           MOV     DPTR,#PORTC           ;ALARM
           MOV     A,#00010011B
           MOVX    @DPTR,A

SCANM1:    LCALL    KEYDOWN
           MOV     R2,#01
           LCALL    mDELAY
           JZ      SCANM1

           MOV     DPTR,#PORTC           ;OFF ALARM
           MOV     A,#00000011B
           MOVX    @DPTR,A

           SJMP     $

FMEA01:    LJMP     FMEA
FOVC01:    LJMP     FOVC
MCOME01:   LJMP     MCOME
MCOME04:   LJMP     MCOME4

; ***** MEA FUALT *****

FMEA:      LCALL    R5SHOW

           MOV     DPTR,#TFMEA1
           LCALL    DISPLAY

           MOV     DSET1,R5             ;DELAY OF SET1
           MOV     R1,DSET1
           LCALL    sDELAY

           JNB     P1.7,FMEA1           ;RE-CHECK
           JNB     P1.6,FMEA1
           JNB     P1.5,FMEA1
           JNB     P1.0,MCOME04

           SJMP     FSENSOR

FMEA1:     MOV     DPTR,#PORTC
           MOV     A,#00000011B
           MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR      BSCRM
CLR      BSCRG

LCALL    STARTE

MOV      R1,#10
LCALL    sDELAY

JNB      P1.4,FGEN
JNB      P1.3,FGEN
JNB      P1.2,FGEN
JNB      P1.0,MCOME01

FMEA2:   MOV      DPTR,#PORTC
MOV      A,#00001011B
MOVX     @DPTR,A
SETB     BSCRG

MOV      DPTR,#TGTOL
LCALL    DISPLAY

LCALL    RRDFULT

FMEA3:   JNB      P1.1,FOVC01
JNB      P1.0,MCOME01
MOV      R2,#01
LCALL    mDELAY
SJMP     FMEA3
SJMP     $

; ***** GEN FUALT *****

FGEN:    MOV      DPTR,#TFGEN1
LCALL    DISPLAY

FGEN1:   MOV      DPTR,#PORTC          ;OFF BOTH SCRs
MOV      A,#00000011B
MOVX     @DPTR,A
CLR      BSCRM
CLR      BSCRG

LCALL    STOPE                        ;STOP ENGINE

MOV      DPTR,#PORTC                  ;ALARM
MOV      A,#00010011B
MOVX     @DPTR,A

FGEN2:   LCALL    KEYDOWN              ;ANY KEY TO OFF ALARM
MOV      R2,#01
LCALL    mDELAY
JZ       FG2N2

LCALL    WAIT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    DPTR,#PORTC
MOV    A,#00000011B
MOVX   @DPTR,A

```

```

MOV    DPTR,#TFGEN
LCALL  DISPLAY

```

```

LCALL  RRDFault

```

```

; ***** SCAN FSENT *****

```

```

FSENT:      LCALL  KEYDOWN                                ;SCAN ENTER TO SCANMAIN
MOV         R2,#01

```

```

LCALL  mDELAY
JZ     FSENT
LCALL  WHATKEY
MOV    NEWKEY,A
MOV    R2,#BOUNCE
LCALL  mDELAY
LCALL  KEYDOWN
JZ     FSENT
LCALL  WHATKEY
CJNE   A,NEWKEY,FSENT

```

```

SSET1FG:    CJNE   A,#00H,SSET2FG
SJMP       FSENT

```

```

SSET2FG:    CJNE   A,#01H,SSET3FG
SJMP       FSENT

```

```

SSET3FG:    CJNE   A,#02H,SSHOWFG
SJMP       FSENT

```

```

SSHOWFG:    CJNE   A,#03H,SENTFG
SJMP       FSENT

```

```

SENTFG:     CJNE   A,#04H,SDECFG
LCALL      WAIT
LJMP      SCANMAIN

```

```

SDECFG:     CJNE   A,#05H,SINCFG
SJMP       FSENT

```

```

SINCFG:     CJNE   A,#06H,SRTCFCG
SJMP       FSENT

```

```

SRTCFCG:    CJNE   A,#07H,FSENT
SJMP       FSENT

```

```

SJMP      $

```

```

;***** RECORD FAULT SUB *****

```

```

;***** P1.7 - P1.1 *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MCOME2:    MOV     R1,#10                ;5 MINUTES TIME DELAY
            LCALL  sDELAY                ;FOR FREE RUNNING OF
                                           ;ENGINE WITH CHECKING
                                           ;MEA FAULT AND OVER LOAD

            JNB     P1.7,FMEA02
            JNB     P1.6,FMEA02
            JNB     P1.5,FMEA02
            JNB     P1.1,FOVC02

            DJNZ    LPCHECK,MCOME2

            LCALL   STOPE

MCOME3:    JNB     P1.7,FMEA02            ;SCAN TO FIND MEA FAULT
            JNB     P1.6,FMEA02            ;AND OVER LOAD
            JNB     P1.5,FMEA02
            JNB     P1.1,FOVC02
            MOV     R2,#01
            LCALL   mDELAY
            SJMP    MCOME3
            SJMP    $

FMEA02:    LJMP    FMEA
FOVC02:    LJMP    FOVC
FMEA202:    LJMP    FMEA2

; ***** INTERRUPT 1 *****
; KEY INPUT TO SET DELAY-TIME,SET RTC TIME,SHOW ABNORMAL

SCAN3S:    MOV     DPTR,#T3SET
            LCALL   DISPLAY

            MOV     R2,#20
            LCALL   nDELAY

SCAN3S1:    LCALL   KEYDOWN
            JZ      SCAN3S1
            LCALL   WHATKEY
            MOV     NEWKEY,A
            MOV     R2,#BOUNCE
            LCALL   mDELAY
            LCALL   KEYDOWN
            JZ      SCAN3S1
            LCALL   WHATKEY
            CJNE    A,NEWKEY,SCAN3S1

SELSET1:    CJNE    A,#00H,SELSET2
            LJMP    DOSET1

SELSET2:    CJNE    A,#01H,SELSET3
            LJMP    DOSET2

SELSET3:    CJNE    A,#02H,SELSHOW

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                LJMP    D0SET3

SELSHOW:      CJNE    A,#03H,SELEN
                LJMP    DOSHOW

SELEN:        CJNE    A,#04H,SELDEC
                MOV     IE,#85H
                RET

SELDEC:       CJNE    A,#05H,SELINC
                LJMP    SCAN3S

SELINC:       CJNE    A,#06H,SELRTC
                LJMP    SCAN3S

SELRTC:       CJNE    A,#07H,SCAN3S1
                LJMP    DORTC1

;*****KEYDOWN*****
KEYDOWN:      MOV     DPTR,#PORTA
                MOVX    A,@DPTR
                CPL     A
                RET

;*****WHATKEY*****
WHATKEY:      MOV     DPTR,#PORTA
                MOVX    A,@DPTR
                MOV     R1,A
SSET1:        CLR     A
                CJNE    R1,#0BFH,SSET2
                RET

SSET2:        INC     A
                CJNE    R1,#0DFH,SSET3
                RET

SSET3:        INC     A
                CJNE    R1,#0EFH,SSHOW
                RET

SSHOW:        INC     A
                CJNE    R1,#0F7H,SENT
                RET

SENT:         INC     A
                CJNE    R1,#0FBH,SDEC
                RET

SDEC:         INC     A
                CJNE    R1,#0FDH,SINC
                RET

SINC:         INC     A
                CJNE    R1,#0FEH,SRTC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                RET

SRTC:          INC      A
                CJNE    R1,#07FH,SNO
                RET

SNO:           LJMP     SCAN3S1

;*****WAIT*****
WAIT:          LCALL    KEYDOWN
                JNZ      WAIT
                MOV      R2,#NEXT
                LCALL    mDELAY
                RET

;*****mDELAY*****
mDELAY:        MOV      R3,#230
mDELAY1:       NOP
                NOP
                DJNZ     R3,mDELAY1
                DJNZ     R2,mDELAY
                RET

;*****DOSET1*****
DOSET1:        LCALL    R5SHOW

SCANIDE1:      LCALL    KEYDOWN
                JZ       SCANIDE1
                LCALL    WHATKEY
                MOV      NEWKEY,A
                MOV      A,#BOUNCE
                LCALL    mDELAY
                LCALL    KEYDOWN
                JZ       SCANIDE1
                LCALL    WHATKEY
                CJNE     A,NEWKEY,SCANIDE1

SSET51:        CJNE     A,#00H,SSET52
                SJMP     SCANIDE1

SSET52:        CJNE     A,#01H,SSET53
                SJMP     SCANIDE1

SSET53:        CJNE     A,#02H,SSHOW5
                SJMP     SCANIDE1

SSHOW5:        CJNE     A,#03H,SENT5
                SJMP     SCANIDE1

SENT5:         CJNE     A,#04H,SDEC5
                MOV      DSET1,R5
                LJMP     SCAN3S

SDEC5:         CJNE     A,#05H,SINC5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                DEC     R5
                CJNE    R5,#00,SDEC51
                MOV     R5,#59D
SDEC51:        LCALL   R5SHOW
                LJMP    SCANIDE1

SINC5:         CJNE    A,#06H,SRTC5
                INC     R5
                CJNE    R5,#60D,SINC51
                MOV     R5,#01H
SINC51:        LCALL   R5SHOW
                LJMP    SCANIDE1

SRTC5:         CJNE    A,#07H,SCANIDE1
                LJMP    SCANIDE1
                RET

```

;\*\*\*\*\*DOSET2\*\*\*\*\*

```

DOSET2:        LCALL   R6SHOW

SCANIDE2:      LCALL   KEYDOWN
                JZ      SCANIDE2
                LCALL   WHATKEY
                MOV     NEWKEY,A
                MOV     A,#BOUNCE
                LCALL   mDELAY
                LCALL   KEYDOWN
                JZ      SCANIDE2
                LCALL   WHATKEY
                CJNE    A,NEWKEY,SCANIDE2

SSET61:        CJNE    A,#00H,SSET62
                SJMP    SCANIDE2

SSET62:        CJNE    A,#01H,SSET63
                SJMP    SCANIDE2

SSET63:        CJNE    A,#02H,SSHOW6
                SJMP    SCANIDE2

SSHOW6:        CJNE    A,#03H,SENT6
                SJMP    SCANIDE2

SENT6:         CJNE    A,#04H,SDEC6
                MOV     DSET2,R6
                LJMP    SCAN3S

SDEC6:         CJNE    A,#05H,SINC6
                DEC     R6
                CJNE    R6,#00,SDEC61
                MOV     R6,#59D
SDEC61:        LCALL   R6SHOW
                SJMP    SCANIDE2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SINC6:      CJNE    A,#06H,SRTC6
            INC     R6
            CJNE    R6,#60D,SINC61
            MOV     R6,#01D
SINC61:     LCALL   R6SHOW
            SJMP    SCANIDE2

SRTC6:      CJNE    A,#07H,SCANIDE2
            LJMP    SCANIDE2

```

```

;*****DOSET3*****
DOSET3:     LCALL   R7SHOW

```

```

SCANIDE3:   LCALL   KEYDOWN
            JZ      SCANIDE3
            LCALL   WHATKEY
            MOV     NEWKEY,A
            MOV     A,#BOUNCE
            LCALL   mDELAY
            LCALL   KEYDOWN
            JZ      SCANIDE3
            LCALL   WHATKEY
            CJNE    A,NEWKEY,SCANIDE3

```

```

SSET71:     CJNE    A,#00H,SSET72
            SJMP    SCANIDE3

```

```

SSET72:     CJNE    A,#01H,SSET73
            SJMP    SCANIDE3

```

```

SSET73:     CJNE    A,#02H,SSHOW7
            SJMP    SCANIDE3

```

```

SSHOW7:     CJNE    A,#03H,SENT7
            SJMP    SCANIDE3

```

```

SENT7:      CJNE    A,#04H,SDEC7
            MOV     DSET3,R7
            LJMP    SCAN3S

```

```

SDEC7:      CJNE    A,#05H,SINC7
            DEC     R7
            CJNE    R7,#00,SDEC71
            MOV     R7,#59D

```

```

SDEC71:     LCALL   R7SHOW
            LJMP    SCANIDE3

```

```

SINC7:      CJNE    A,#06H,SRTC7
            INC     R7
            CJNE    R7,#60D,SINC71
            MOV     R7,#01D

```

```

SINC71:     LCALL   R7SHOW
            LJMP    SCANIDE3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SRTC7: CJNE A,#07H,SCANIDE3  
LJMP SCANIDE3

;\*\*\*\*\* DOSHOW \*\*\*\*\*

DOSHOW: MOV R0,#01  
LCALL SFSHOW

SCANIDES: LCALL KEYDOWN  
JZ SCANIDES  
LCALL WHATKEY  
MOV NEWKEY,A  
MOV R2,#BOUNCE  
LCALL mDELAY  
LCALL KEYDOWN  
JZ SCANIDES  
LCALL WHATKEY  
CJNE A,NEWKEY,SCANIDES

SSETS1: CJNE A,#00H,SSETS2  
SJMP SCANIDES

SSETS2: CJNE A,#01H,SSETS3  
SJMP SCANIDES

SSETS3: CJNE A,#02H,SSHOWS  
SJMP SCANIDES

SSHOWS: CJNE A,#03H,SENTS  
SJMP SCANIDES

SENTS: CJNE A,#04H,SDECS  
LJMP SCAN3S

SDECS: CJNE A,#05H,SINCS  
CJNE R0,#00H,SDECS1  
MOV R0,#0BH

SDECS1: DEC R0  
LCALL SFSHOW  
LCALL WAIT  
SJMP SCANIDES

SINCS: CJNE A,#06H,SRTCS  
INC R0  
CJNE R0,#0BH,SINCS1  
MOV R0,#00

SINCS1: LCALL SFSHOW  
LCALL WAIT  
SJMP SCANIDES

SRTCS: CJNE A,#07,SCANIDES  
SJMP SCANIDES

;\*\*\*\*\* SFSWOW SUB-ROUTINE \*\*\*\*\*

;DEPEND ON R0 (01H - 0AH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SFSHOW:      CJNE    R0,#01H,SFSHOW1
              MOV     DPTR,#DATA
              LCALL   DISPLAY
              RET

SFSHOW1:     CJNE    R0,#02H,SFSHOW2
              MOV     DPTR,#DATA1
              LCALL   DISPLAY
              RET

SFSHOW2:     CJNE    R0,#03H,SFSHOW3
              MOV     DPTR,#DATA2
              LCALL   DISPLAY
              RET

SFSHOW3:     CJNE    R0,#04H,SFSHOW4
              MOV     DPTR,#DATA3
              LCALL   DISPLAY
              RET

SFSHOW4:     CJNE    R0,#05H,SFSHOW5
              MOV     DPTR,#DATA4
              LCALL   DISPLAY
              RET

SFSHOW5:     CJNE    R0,#06H,SFSHOW6
              MOV     DPTR,#DATA5
              LCALL   DISPLAY
              RET

SFSHOW6:     CJNE    R0,#07H,SFSHOW7
              MOV     DPTR,#DATA6
              LCALL   DISPLAY
              RET

SFSHOW7:     CJNE    R0,#08H,SFSHOW8
              MOV     DPTR,#DATA7
              LCALL   DISPLAY
              RET

SFSHOW8:     CJNE    R0,#09H,SFSHOW9
              MOV     DPTR,#DATA8
              LCALL   DISPLAY
              RET

SFSHOW9:     CJNE    R0,#0AH,SFSHOWA
              MOV     DPTR,#DATA9
              LCALL   DISPLAY
              RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LJMP SFSHOW

;\*\*\*\*\*DORTC\*\*\*\*\*

DORTC1: LCALL TIME  
MOV DPTR,#DATARTC  
LCALL DISPLAY  
MOV R0,#00  
DORTC: MOV TT,R0  
MOV R2,#20  
LCALL nDELAY

LCALL KEYDOWN  
JZ DORTC  
LCALL WHATKEY  
MOV NEWKEY,A  
MOV R2,#BOUNCE  
LCALL mDELAY  
LCALL KEYDOWN  
JZ DORTC  
LCALL WHATKEY  
CJNE A,NEWKEY,DORTC

RTCSET1: CJNE A,#00H,RTCSET2  
SJMP DORTC

RTCSET2: CJNE A,#01H,RTCSET3  
SJMP DORTC

RTCSET3: CJNE A,#02H,RTCSHOW  
SJMP DORTC

RTCSHOW: CJNE A,#03H,RTCEN  
SJMP DORTC

RTCEN: CJNE A,#04H,RTCDEC  
SJMP SRTCEN

RTCDEC: CJNE A,#05H,RTCINC  
LJMP DORTC

RTCINC: CJNE A,#06H,RTCNO  
LJMP SRTCINC

RTCNO: CJNE A,#07H,ADO  
ADO: LJMP DORTC

;\*\*\*\*\*SRTC ENT\*\*\*\*\*

SRTCEN: MOV DPTR,#DATARTC ;CHECK HOUR,MINUTE,SECOND  
LCALL DISPLAY ;DAY OF WEEK,DAY OF MOUNT  
MOV R0,TT ;OR YEAR WHICH WANT TO  
INC R0 ;CHANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CJNE    R0,#01,W0
MOV     DPTR,#DATARTC
LCALL   DISPLAY
MOV     A,#0C0H
LCALL   XLCDWI
LJMP    DORTC

W0:      CJNE    R0,#02,W01
MOV     A,#0C1H
LCALL   XLCDWI
LJMP    DORTC

W01:     CJNE    R0,#03,W02
MOV     A,#0C3H
LCALL   XLCDWI
LJMP    DORTC

W02:     CJNE    R0,#04,W03
MOV     A,#0C4H
LCALL   XLCDWI
LJMP    DORTC

W03:     CJNE    R0,#05,W04
MOV     A,#0C6H
LCALL   XLCDWI
LJMP    DORTC

W04:     CJNE    R0,#06,W05
MOV     A,#0C7H
LCALL   XLCDWI
LJMP    DORTC

W05:     CJNE    R0,#07,W06
MOV     A,#0CAH
LCALL   XLCDWI
LJMP    DORTC

W06:     CJNE    R0,#08,W07
MOV     A,#0CCH
LCALL   XLCDWI
LJMP    DORTC

W07:     CJNE    R0,#09,W08
MOV     A,#0CDH
LCALL   XLCDWI
LJMP    DORTC

W08:     CJNE    R0,#10,W09
MOV     A,#0CFH
LCALL   XLCDWI
LJMP    DORTC

W09:     CJNE    R0,#11,WOA
MOV     A,#0DOH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL  XLCDWI
        LJMP   DORTC

WOA:    CJNE   R0,#12,WOB
        MOV    A,#0D2H
        LCALL  XLCDWI
        LJMP   DORTC

WOB:    CJNE   R0,#13,WOC
        MOV    A,#0D3H
        LCALL  XLCDWI
        LJMP   DORTC

WOC:    LCALL  WRITE
        LJMP   SCAN3S

```

```

;*****SRTC INC*****
SRTCINC: MOV    R0,TT                ;MARK LINE UNDER FIRST
                                           ;NUMBER OF HOUR
SET1:    CJNE   R0,#01,SET2
        MOV    DPTR,#8514H
        MOVX   A,@DPTR
        ANL    A,#00001111B
        INC    A
COM:      CJNE   A,#01,COM1
GET1:    MOV    DPTR,#8514H
        ORL    A,#00110000B
        MOVX   @DPTR,A
        MOV    DPTR,#DATARTC
        LCALL  DISPLAY
        MOV    A,#0C0H
        LCALL  XLCDWI
        LJMP   DORTC

COM1:    CJNE   A,#02,COM2
        SJMP   GET1

COM2:    MOV    A,#00
        SJMP   GET1

```

```

;*****

```

```

SET2:    CJNE   R0,#02,SET3
        MOV    DPTR,#8515H
        MOVX   A,@DPTR
        ANL    A,#00001111B
        INC    A
                                           ;MARK LINE UNDER SECOND
                                           ;NUMBER OF HOUR
                                           ;AND INC

        CJNE   A,#00,VO
        MOVX   @DPTR,A
        MOV    DPTR,#DATARTC
        LCALL  DISPLAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                MOV    A,#0C1H
                LCALL   XLCDWI
                LJMP    DORTC
SET33:          LJMP    SET3

VO:             CJNE   A,#01,VO1
GET2:           ORL    A,#00110000B
                MOVX   @DPTR,A
                MOV    DPTR,#DATARTC
                LCALL  DISPLAY
                MOV    A,#0C1H
                LCALL  XLCDWI
                LJMP   DORTC

VO1:           CJNE   A,#02,VO2
                SJMP   GET2

VO2:           CJNE   A,#03,VO3
                SJMP   GET2

VO3:           CJNE   A,#04,VO4
                SJMP   GET2

VO4:           CJNE   A,#05,VO5
                SJMP   GET2

VO5:           CJNE   A,#06,VO6
                SJMP   GET2

VO6:           CJNE   A,#07,VO7
                SJMP   GET2

VO7:           CJNE   A,#08,VO8
                SJMP   GET2

VO8:           CJNE   A,#09,VO9
                SJMP   GET2

VO9:           MOV    A,#00
                SJMP   GET2

;*****
SET3:           CJNE   R0,#03,ASHOW           ;MARK LINE UNDER FIRST
                MOV    DPTR,#8517H           ;NUMBER OF MINUTE
                MOVX   A,@DPTR               ;AND INC
                ANL    A,#00001111B
                INC    A

                CJNE   A,#00,VOR
                MOVX   @DPTR,A
                MOV    DPTR,#DATARTC
                LCALL  DISPLAY
                MOV    A,#0C3H
                LCALL  XLCDWI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      LJMP    DORTC
ASHOW:  LJMP    SHOW

VOR:    CJNE   A,#01,VOR1
GET3:   ORL    A,#00110000B
        MOVX   @DPTR,A
        MOV    DPTR,#DATARTC
        LCALL  DISPLAY
        MOV    A,#0C3H
        LCALL  XLCDWI
        LJMP   DORTC

VOR1:   CJNE   A,#02,VOR2
        SJMP   GET3

VOR2:   CJNE   A,#03,VOR3
        SJMP   GET3

VOR3:   CJNE   A,#04,VOR4
        SJMP   GET3

VOR4:   CJNE   A,#05,VOR5
        SJMP   GET3

VOR5:   MOV    A,#00
        SJMP   GET3

;*****
SHOW:   CJNE   R0,#04,ASEC           ;MARK LINE UNDER SECOND
        MOV    DPTR,#8518H          ;NUMBER OF MINUTE
        MOVX   A,@DPTR              ;AND INC
        ANL    A,#00001111B
        INC    A

        CJNE   A,#00,VORA
        MOVX   @DPTR,A
        MOV    DPTR,#DATARTC
        LCALL  DISPLAY
        MOV    A,#0C4H
        LCALL  XLCDWI
        LJMP   DORTC
ASEC:   LJMP   SEC

VORA:   CJNE   A,#01,VORA1
GET4:   ORL    A,#00110000B
        MOVX   @DPTR,A
        MOV    DPTR,#DATARTC
        LCALL  DISPLAY
        MOV    A,#0C4H
        LCALL  XLCDWI
        LJMP   DORTC

VORA1:  CJNE   A,#02,VORA2
        SJMP   GET4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

VORA2:      CJNE    A,#03,VORA3
             SJMP    GET4

VORA3:      CJNE    A,#04,VORA4
             SJMP    GET4

VORA4:      CJNE    A,#05,VORA5
             SJMP    GET4

VORA5:      CJNE    A,#06,VORA6
             SJMP    GET4

VORA6:      CJNE    A,#07,VORA7
             SJMP    GET4

VORA7:      CJNE    A,#08,VORA8
             SJMP    GET4

VORA8:      CJNE    A,#09,VORA9
             SJMP    GET4

VORA9:      MOV     A,#00
             SJMP    GET4

;*****
SEC:         CJNE    R0,#05,ARDEC           ;MARK LINE UNDER FIRST
             MOV     DPTR,#851AH           ;NUMBER OF SECOND
             MOVX    A,@DPTR              ;AND INC
             ANL     A,#00001111B
             INC     A

             CJNE    A,#00,VORAP
             MOVX    @DPTR,A
             MOV     DPTR,#DATARTC
             LCALL   DISPLAY
             MOV     A,#0C3H
             LCALL   XLCDWI
             LJMP    DORTC
ARDEC:      LJMP    RDEC

VORAP:      CJNE    A,#01,VORAP1
GET5:      ORL     A,#00110000B
             MOVX    @DPTR,A
             MOV     DPTR,#DATARTC
             LCALL   DISPLAY
             MOV     A,#0C6H
             LCALL   XLCDWI
             LJMP    DORTC

VORAP1:     CJNE    A,#02,VORAP2
             SJMP    GET5

VORAP2:     CJNE    A,#03,VORAP3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                LJMP    GET5

VORAP3:        CJNE    A, #04, VORAP4
                SJMP    GET5

VORAP4:        CJNE    A, #05, VORAP5
                SJMP    GET5

VORAP5:        MOV     A, #00
                SJMP    GET5

;*****
RDEC:          CJNE    R0, #06, ARINC          ;MARK LINE UNDER SECOND
                MOV     DPTR, #851BH          ;NUMBER OF SECOND
                MOVX    A, @DPTR              ;AND INC
                ANL     A, #00001111B
                INC     A

                CJNE    A, #00, VORAP0
                MOVX    @DPTR, A
                MOV     DPTR, #DATARTC
                LCALL   DISPLAY
                MOV     A, #0C7H
                LCALL   XLCDWI
                LJMP    DORTC
ARINC:         LJMP    RINC

VORAP0:        CJNE    A, #01, VORAP01
GET6:          ORL     A, #00110000B
                MOVX    @DPTR, A
                MOV     DPTR, #DATARTC
                LCALL   DISPLAY
                MOV     A, #0C7H
                LCALL   XLCDWI
                LJMP    DORTC

VORAP01:       CJNE    A, #02, VORAP02
                SJMP    GET6

VORAP02:       CJNE    A, #03, VORAP03
                SJMP    GET6

VORAP03:       CJNE    A, #04, VORAP04
                SJMP    GET6

VORAP04:       CJNE    A, #05, VORAP05
                SJMP    GET6

VORAP05:       CJNE    A, #06, VORAP06
                SJMP    GET6

VORAP06:       CJNE    A, #07, VORAP07
                SJMP    GET6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

VORAP07:    CJNE    A,#08,VORAP08
             SJMP    GET6

VORAP08:    CJNE    A,#09,VORAP09
             SJMP    GET6

VORAP09:    MOV     A,#00
             SJMP    GET6

```

;\*\*\*\*\*

```

RINC:       CJNE    R0,#07,ANEW           ;MARK LINE UNDER NUMBER
             MOV     DPTR,#851EH         ;OF DAY OF WEEK
             MOVX    A,@DPTR             ;AND INC
             ANL     A,#00001111B
             INC     A

```

```

             CJNE    A,#00,VORAPON
             MOVX    @DPTR,A
             MOV     DPTR,#DATARTC
             LCALL   DISPLAY
             MOV     A,#0CAH
             LCALL   XLCDWI
             LJMP    DORTC
ANEW:       LJMP    NEW

```

```

VORAPON:    CJNE    A,#01,VORAPON1
GET7:       ORL     A,#00110000B
             MOVX    @DPTR,A
             MOV     DPTR,#DATARTC
             LCALL   DISPLAY
             MOV     A,#0CAH
             LCALL   XLCDWI
             LJMP    DORTC

```

```

VORAPON1:   CJNE    A,#02,VORAPON2
             SJMP    GET7

```

```

VORAPON2:   CJNE    A,#03,VORAPON3
             SJMP    GET7

```

```

VORAPON3:   CJNE    A,#04,VORAPON4
             SJMP    GET7

```

```

VORAPON4:   CJNE    A,#05,VORAPON5
             SJMP    GET7

```

```

VORAPON5:   CJNE    A,#06,VORAPON6
             SJMP    GET7

```

```

VORAPON6:   CJNE    A,#07,VORAPON7
             SJMP    GET7

```

```

VORAPON7:   MOV     A,#01

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SJMP GET7

;\*\*\*\*\*

NEW: CJNE R0,#08,ACH ;MARK LINE UNDER FIRST  
MOV DPTR,#8520H ;NUMBER OF DAY OF MOUNT  
MOVX A,@DPTR ;AND INC  
ANL A,#00001111B  
INC A

CJNE A,#00,PONG  
MOVX @DPTR,A  
MOV DPTR,#DATARTC  
LCALL DISPLAY  
MOV A,#0CCH  
LCALL XLCDWI  
LJMP DORTC  
ACH: LJMP CH

PONG: CJNE A,#01,PONG1  
GET8: ORL A,#00110000B  
MOVX @DPTR,A  
MOV DPTR,#DATARTC  
LCALL DISPLAY  
MOV A,#0CCH  
LCALL XLCDWI  
LJMP DORTC

PONG1: CJNE A,#02,PONG2  
SJMP GET8

PONG2: CJNE A,#03,PONG3  
SJMP GET8

PONG3: MOV A,#00  
SJMP GET8

;\*\*\*\*\*

CH: CJNE R0,#09,ASELR ;MARK LINE UNDER SECOND  
MOV DPTR,#8521H ;NUMBER OF DAY OF MOUNT  
MOVX A,@DPTR ;AND INC  
ANL A,#00001111B  
INC A

CJNE A,#00,BU  
MOVX @DPTR,A  
MOV DPTR,#DATARTC  
LCALL DISPLAY  
MOV A,#0CDH  
LCALL XLCDWI  
LJMP DORTC  
ASELR: LJMP SELR

BU: CJNE A,#01,BU1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

GET9:      ORL      A,#00110000B
           MOVX     @DPTR,A
           MOV      DPTR,#DATARTC
           LCALL    DISPLAY
           MOV      A,#0CDH
           LCALL    XLCDWI
           LJMP     DORTC

```

```

BU1:       CJNE     A,#02,BU2
           SJMP     GET9

```

```

BU2:       CJNE     A,#03,BU3
           SJMP     GET9

```

```

BU3:       CJNE     A,#04,BU4
           SJMP     GET9

```

```

BU4:       CJNE     A,#05,BU5
           SJMP     GET9

```

```

BU5:       CJNE     A,#06,BU6
           SJMP     GET9

```

```

BU6:       CJNE     A,#07,BU7
           SJMP     GET9

```

```

BU7:       CJNE     A,#08,BU8
           SJMP     GET9

```

```

BU8:       CJNE     A,#09,BU9
           SJMP     GET9

```

```

BU9:       MOV      A,#00
           SJMP     GET9

```

;\*\*\*\*\*

```

SELR:      CJNE     R0,#10,AONN      ;MARK LINE UNDER FIRST
           MOV      DPTR,#8523H      ;NUMBER OF MOUNT
           MOVX     A,@DPTR          ;AND INC
           ANL      A,#00001111B
           INC      A

```

```

           CJNE     A,#00,BUN
           MOVX     @DPTR,A
           MOV      DPTR,#DATARTC
           LCALL    DISPLAY
           MOV      A,#0CFH
           LCALL    XLCDWI
           LJMP     DORTC
AONN:      LJMP     ONN

```

```

BUN:       CJNE     A,#01,BUN1

```

```

GET10:     ORL      A,#00110000B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    @DPTR,A
MOV     DPTR,#DATARTC
LCALL   DISPLAY
MOV     A,#0CFH
LCALL   XLCDWI
LJMP    DORTC

```

```

BUN1:    MOV     A,#00
         SJMP    GET10

```

;\*\*\*\*\*

```

ONN:     CJNE    RO,#11,AONN1      ;MARK LINE UNDER SECOND
         MOV     DPTR,#8524H      ;NUMBER OF MOUNT
         MOVX    A,@DPTR          ;AND INC
         ANL     A,#00001111B
         INC     A

```

```

         CJNE    A,#00,BUNW
         MOVX    @DPTR,A
         MOV     DPTR,#DATARTC
         LCALL   DISPLAY
         MOV     A,#0DOH
         LCALL   XLCDWI
         LJMP    DORTC
AONN1:   LJMP    ONN1

```

```

BUNW:    CJNE    A,#01,BUNW1
GET11:   ORL     A,#00110000B
         MOVX    @DPTR,A
         MOV     DPTR,#DATARTC
         LCALL   DISPLAY
         MOV     A,#0DOH
         LCALL   XLCDWI
         LJMP    DORTC

```

```

BUNW1:   CJNE    A,#02,BUNW2
         SJMP    GET11

```

```

BUNW2:   CJNE    A,#03,BUNW3
         SJMP    GET11

```

```

BUNW3:   CJNE    A,#04,BUNW4
         SJMP    GET11

```

```

BUNW4:   CJNE    A,#05,BUNW5
         SJMP    GET11

```

```

BUNW5:   CJNE    A,#06,BUNW6
         SJMP    GET11

```

```

BUNW6:   CJNE    A,#07,BUNW7
         SJMP    GET11

```

```

BUNW7:   CJNE    A,#08,BUNW8

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                SJMP    GET11

BUNW8:         CJNE    A,#09,BUNW9
                SJMP    GET11

BUNW9:         MOV     A,#00
                SJMP    GET11

;*****

ONN1:          CJNE    RO,#12,AONN2          ;MARK LINE UNDER FIRST
                MOV     DPTR,#8526H         ;NUMBER OF YEAR
                MOVX    A,@DPTR             ;AND INC
                ANL     A,#00001111B
                INC     A

                CJNE    A,#00,BUNW0
                MOVX    @DPTR,A
                MOV     DPTR,#DATARTC
                LCALL   DISPLAY
                MOV     A,#0D2H
                LCALL   XLCDWI
                LJMP    DORTC
AONN2:         LJMP    ONN2

BUNW0:         CJNE    A,#01,BUNW01
GET12:         ORL     A,#00110000B
                MOVX    @DPTR,A
                MOV     DPTR,#DATARTC
                LCALL   DISPLAY
                MOV     A,#0D2H
                LCALL   XLCDWI
                LJMP    DORTC

BUNW01:        CJNE    A,#02,BUNW02
                SJMP    GET12

BUNW02:        CJNE    A,#03,BUNW03
                SJMP    GET12

BUNW03:        CJNE    A,#04,BUNW04
                SJMP    GET12

BUNW04:        CJNE    A,#05,BUNW05
                SJMP    GET12

BUNW05:        CJNE    A,#06,BUNW06
                SJMP    GET12

BUNW06:        CJNE    A,#07,BUNW07
                SJMP    GET12

BUNW07:        CJNE    A,#08,BUNW08
                SJMP    GET12

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

BUNW08:    CJNE    A,#09,BUNW09
            SJMP    GET12

BUNW09:    MOV     A,#00
            SJMP    GET12

```

;\*\*\*\*\*

```

ONN2:      CJNE    R0,#13,AONN3          ;MARK LINE UNDER SECOND
            MOV     DPTR,#8527H          ;NUMBER OF YEAR
            MOVX    A,@DPTR              ;AND INC

```

```

            ANL     A,#00001111B
            INC     A

```

```

            CJNE    A,#00,BUNWON
            MOVX    @DPTR,A
            MOV     DPTR,#DATARTC
            LCALL   DISPLAY
            MOV     A,#0D3H
            LCALL   XLCDWI
            LJMP    DORTC
AONN3:     LJMP    SCAN3S

```

```

BUNWON:    CJNE    A,#01,BUNWON1
GET13:     ORL     A,#00110000B
            MOVX    @DPTR,A
            MOV     DPTR,#DATARTC
            LCALL   DISPLAY
            MOV     A,#0D3H
            LCALL   XLCDWI
            LJMP    DORTC

```

```

BUNWON1:   CJNE    A,#02,BUNWON2
            SJMP    GET13

```

```

BUNWON2:   CJNE    A,#03,BUNWON3
            SJMP    GET13

```

```

BUNWON3:   CJNE    A,#04,BUNWON4
            SJMP    GET13

```

```

BUNWON4:   CJNE    A,#05,BUNWON5
            SJMP    GET13

```

```

BUNWON5:   CJNE    A,#06,BUNWON6
            SJMP    GET13

```

```

BUNWON6:   CJNE    A,#07,BUNWON7
            SJMP    GET13

```

```

BUNWON7:   CJNE    A,#08,BUNWON8
            SJMP    GET13

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BUNWON8:    CJNE    A,#09,BUNWON9
            SJMP     GET13
```

```
BUNWON9:    MOV     A,#00
            SJMP     GET13
```

```
;*****R5SHOW*****
;TO SHOW DELAY-TIME TO LCD DISPLAY
;R5 FOR SET1
```

```
R5SHOW:     CJNE    R5,#01,TWO5
            MOV     DPTR,#TONE5
            LCALL   DISPLAY
            RET
```

```
TWO5:       CJNE    R5,#02,THREE5
            MOV     DPTR,#TTWO5
            LCALL   DISPLAY
            RET
```

```
THREE5:     CJNE    R5,#03,FOUR5
            MOV     DPTR,#TTHREE5
            LCALL   DISPLAY
            RET
```

```
FOUR5:      CJNE    R5,#04,FIVE5
            MOV     DPTR,#TFOUR5
            LCALL   DISPLAY
            RET
```

```
FIVE5:      CJNE    R5,#05,SIX5
            MOV     DPTR,#TFIVE5
            LCALL   DISPLAY
            RET
```

```
SIX5:       CJNE    R5,#06,SEVEN5
            MOV     DPTR,#TSIX5
            LCALL   DISPLAY
            RET
```

```
SEVEN5:     CJNE    R5,#07,EIGHT5
            MOV     DPTR,#TSEVEN5
            LCALL   DISPLAY
            RET
```

```
EIGHT5:     CJNE    R5,#08,NINE5
            MOV     DPTR,#TEIGHT5
            LCALL   DISPLAY
            RET
```

```
NINE5:      CJNE    R5,#09,TEN5
            MOV     DPTR,#TNINE5
            LCALL   DISPLAY
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

TEN5:    CJNE    R5,#10,ELEVEN5
         MOV     DPTR,#TTEN5
         LCALL  DISPLAY
         RET

ELEVEN5: CJNE    R5,#11,TWELVE5
         MOV     DPTR,#TELEVEN5
         LCALL  DISPLAY
         RET

TWELVE5: CJNE    R5,#12,THITEEN5
         MOV     DPTR,#TTWELVE5
         LCALL  DISPLAY
         RET

THITEEN5: CJNE   R5,#13,FOUTEEN5
         MOV     DPTR,#TTHITEEN5
         LCALL  DISPLAY
         RET

FOUTEEN5: CJNE   R5,#14,FIFTEEN5
         MOV     DPTR,#TFOTEEN5
         LCALL  DISPLAY
         RET

FIFTEEN5: CJNE   R5,#15,SIXTEEN5
         MOV     DPTR,#TFITEEN5
         LCALL  DISPLAY
         RET

SIXTEEN5: CJNE   R5,#16,SEVTEEN5
         MOV     DPTR,#TSITEEN5
         LCALL  DISPLAY
         RET

SEVTEEN5: CJNE   R5,#17,EIGTEEN5
         MOV     DPTR,#TSETEEN5
         LCALL  DISPLAY
         RET

EIGTEEN5: CJNE   R5,#18,NINTEEN5
         MOV     DPTR,#TEITEEN5
         LCALL  DISPLAY
         RET

NINTEEN5: CJNE   R5,#19,TWENTY5
         MOV     DPTR,#TNITEEN5
         LCALL  DISPLAY
         RET

TWENTY5: CJNE    R5,#20,TWONE5
         MOV     DPTR,#TTWENTY5

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL  DISPLAY
        RET

TWONE5:  CJNE   R5,#21,TWTWO5
        MOV    DPTR,#TTWONE5
        LCALL  DISPLAY
        RET

TWTWO5:  CJNE   R5,#22,TWTHREE5
        MOV    DPTR,#TTWTWO5
        LCALL  DISPLAY
        RET

TWTHREE5: CJNE   R5,#23,TWFOUR5
        MOV    DPTR,#TTWTHREE5
        LCALL  DISPLAY
        RET

TWFOUR5: CJNE   R5,#24,TWFIVE5
        MOV    DPTR,#TTWFOUR5
        LCALL  DISPLAY
        RET

TWFIVE5: CJNE   R5,#25,TWSIX5
        MOV    DPTR,#TTWFIVE5
        LCALL  DISPLAY
        RET

TWSIX5:  CJNE   R5,#26,TWSEVEN5
        MOV    DPTR,#TTWSIX5
        LCALL  DISPLAY
        RET

TWSEVEN5: CJNE   R5,#27,TWEIGHT5
        MOV    DPTR,#TTWSEVEN5
        LCALL  DISPLAY
        RET

TWEIGHT5: CJNE   R5,#28,TWNINE5
        MOV    DPTR,#TTWEIGHT5
        LCALL  DISPLAY
        RET

TWNINE5: CJNE   R5,#29,THIRTY5
        MOV    DPTR,#TTWNEINE5
        LCALL  DISPLAY
        RET

THIRTY5: CJNE   R5,#30,THONE5
        MOV    DPTR,#TTHIRTY5
        LCALL  DISPLAY
        RET

THONE5:  CJNE   R5,#31,THTWO5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        MOV     DPTR,#TTHONE5
        LCALL  DISPLAY
        RET

THTWO5:  CJNE   R5,#32,THTHREE5
        MOV     DPTR,#TTHTWO5
        LCALL  DISPLAY
        RET

THTHREE5: CJNE   R5,#33,THFOUR5
        MOV     DPTR,#TTHTHRE5
        LCALL  DISPLAY
        RET

THFOUR5:  CJNE   R5,#34,THFIVE5
        MOV     DPTR,#TTHFOUR5
        LCALL  DISPLAY
        RET

THFIVE5:  CJNE   R5,#35,THSIX5
        MOV     DPTR,#TTHFIVE5
        LCALL  DISPLAY
        RET

THSIX5:   CJNE   R5,#36,THSEVEN5
        MOV     DPTR,#TTHSIX5
        LCALL  DISPLAY
        RET

THSEVEN5: CJNE   R5,#37,THEIGHT5
        MOV     DPTR,#TTHSEVE5
        LCALL  DISPLAY
        RET

THEIGHT5: CJNE   R5,#38,THNINE5
        MOV     DPTR,#TTTHEIGH5
        LCALL  DISPLAY
        RET

THNINE5:  CJNE   R5,#39,FOURTY5
        MOV     DPTR,#TTHNINE5
        LCALL  DISPLAY
        RET

FOURTY5:  CJNE   R5,#40,FOONE5
        MOV     DPTR,#TFOURTY5
        LCALL  DISPLAY
        RET

FOONE5:   CJNE   R5,#41,FOTWO5
        MOV     DPTR,#TFOONE5
        LCALL  DISPLAY
        RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FOTW05:    CJNE    R5,#42,FOTHREE5
            MOV     DPTR,#TFOTW05
            LCALL  DISPLAY
            RET

FOTHREE5:   CJNE    R5,#43,FOFOUR5
            MOV     DPTR,#TFOTHRE5
            LCALL  DISPLAY
            RET

FOFOUR5:    CJNE    R5,#44,FOFIVE5
            MOV     DPTR,#TFOFOUR5
            LCALL  DISPLAY
            RET

FOFIVE5:    CJNE    R5,#45,FOSIX5
            MOV     DPTR,#TFOFIVE5
            LCALL  DISPLAY
            RET

FOSIX5:     CJNE    R5,#46,FOSEVEN5
            MOV     DPTR,#TFOSIX5
            LCALL  DISPLAY
            RET

FOSEVEN5:   CJNE    R5,#47,FOEIGHT5
            MOV     DPTR,#TFOSEVE5
            LCALL  DISPLAY
            RET

FOEIGHT5:   CJNE    R5,#48,FONINE5
            MOV     DPTR,#TFOEIGH5
            LCALL  DISPLAY
            RET

FONINE5:    CJNE    R5,#49,FIFTY5
            MOV     DPTR,#TFONINE5
            LCALL  DISPLAY
            RET

FIFTY5:     CJNE    R5,#50,FIONE5
            MOV     DPTR,#TFIFTY5
            LCALL  DISPLAY
            RET

FIONE5:     CJNE    R5,#51,FITW05
            MOV     DPTR,#TFIONE5
            LCALL  DISPLAY
            RET

FITW05:     CJNE    R5,#52,FITHREE5
            MOV     DPTR,#TFITW05
            LCALL  DISPLAY
            RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FITHREE5:  CJNE    R5,#53,FIFOUR5
            MOV     DPTR,#TFITHRE5
            LCALL  DISPLAY
            RET

FIFOUR5:   CJNE    R5,#54,FIFIVE5
            MOV     DPTR,#TFIFOUR5
            LCALL  DISPLAY
            RET

FIFIVE5:   CJNE    R5,#55,FISIX5
            MOV     DPTR,#TFIFIVE5
            LCALL  DISPLAY
            RET

FISIX5:    CJNE    R5,#56,FISEVEN5
            MOV     DPTR,#TFISIX5
            LCALL  DISPLAY
            RET

FISEVEN5:  CJNE    R5,#57,FIEIGHT5
            MOV     DPTR,#TFISEVE5
            LCALL  DISPLAY
            RET

FIEIGHT5:  CJNE    R5,#58,FININE5
            MOV     DPTR,#TFIEIGH5
            LCALL  DISPLAY
            RET

FININE5:   CJNE    R5,#59,NONE5
            MOV     DPTR,#TFININE5
            LCALL  DISPLAY
            RET

NONE5:     MOV     R5,#03
            LJMP   R5SHOW

```

```

;*****R6SHOW*****
;TO SHOW DELAY-TIME TO LCD DISPLAY
;R6 FOR SET2

```

```

R6SHOW:    CJNE    R6,#01,TWO6
            MOV     DPTR,#TONE6
            LCALL  DISPLAY
            RET

TWO6:      CJNE    R6,#02,THREE6
            MOV     DPTR,#TTWO6
            LCALL  DISPLAY
            RET

THREE6:    CJNE    R6,#03,FOUR6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        MOV     DPTR,#TTHREE6
        LCALL  DISPLAY
        RET

FOUR6:   CJNE   R6,#04,FIVE6
        MOV     DPTR,#TFOUR6
        LCALL  DISPLAY
        RET

FIVE6:   CJNE   R6,#05,SIX6
        MOV     DPTR,#TFIVE6
        LCALL  DISPLAY
        RET

SIX6:    CJNE   R6,#06,SEVEN6
        MOV     DPTR,#TSIX6
        LCALL  DISPLAY
        RET

SEVEN6:  CJNE   R6,#07,EIGHT6
        MOV     DPTR,#TSEVEN6
        LCALL  DISPLAY
        RET

EIGHT6:  CJNE   R6,#08,NINE6
        MOV     DPTR,#TEIGHT6
        LCALL  DISPLAY
        RET

NINE6:   CJNE   R6,#09,TEN6
        MOV     DPTR,#TNINE6
        LCALL  DISPLAY
        RET

TEN6:    CJNE   R6,#10,ELEVEN6
        MOV     DPTR,#TTEN6
        LCALL  DISPLAY
        RET

ELEVEN6: CJNE   R6,#11,TWELVE6
        MOV     DPTR,#TELEVEN6
        LCALL  DISPLAY
        RET

TWELVE6: CJNE   R6,#12,THITEEN6
        MOV     DPTR,#TTWELVE6
        LCALL  DISPLAY
        RET

THITEEN6: CJNE   R6,#13,FOUTEEN6
        MOV     DPTR,#TTHTEEN6
        LCALL  DISPLAY
        RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FOUTEEN6:  CJNE    R6,#14,FIFTEEN6
            MOV     DPTR,#TFOTEEN6
            LCALL  DISPLAY
            RET

FIFTEEN6:   CJNE    R6,#15,SIXTEEN6
            MOV     DPTR,#TFITEEN6
            LCALL  DISPLAY
            RET

SIXTEEN6:   CJNE    R6,#16,SEVTEEN6
            MOV     DPTR,#TSITEEN6
            LCALL  DISPLAY
            RET

SEVTEEN6:   CJNE    R6,#17,EIGTEEN6
            MOV     DPTR,#TSETEEN6
            LCALL  DISPLAY
            RET

EIGTEEN6:   CJNE    R6,#18,NINTEEN6
            MOV     DPTR,#TEITEEN6
            LCALL  DISPLAY
            RET

NINTEEN6:   CJNE    R6,#19,TWENTY6
            MOV     DPTR,#TNITEEN6
            LCALL  DISPLAY
            RET

TWENTY6:    CJNE    R6,#20,TWONE6
            MOV     DPTR,#TTWENTY6
            LCALL  DISPLAY
            RET

TWONE6:     CJNE    R6,#21,TWTWO6
            MOV     DPTR,#TTWONE6
            LCALL  DISPLAY
            RET

TWTWO6:     CJNE    R6,#22,TWTHREE6
            MOV     DPTR,#TTWTWO6
            LCALL  DISPLAY
            RET

TWTHREE6:   CJNE    R6,#23,TWFOUR6
            MOV     DPTR,#TTWTHRE6
            LCALL  DISPLAY
            RET

TWFOUR6:    CJNE    R6,#24,TWFIVE6
            MOV     DPTR,#TTWFOUR6
            LCALL  DISPLAY
            RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TWFOUR6:    CJNE    R6,#24,TWTHREE6
             MOV     DPTR,#TTWFOUR6
             LCALL   DISPLAY
             RET

TWTHREE6:    CJNE    R6,#25,TWSIX6
             MOV     DPTR,#TTWTHREE6
             LCALL   DISPLAY
             RET

TWSIX6:      CJNE    R6,#26,TWSEVEN6
             MOV     DPTR,#TTWSIX6
             LCALL   DISPLAY
             RET

TWSEVEN6:    CJNE    R6,#27,TWEIGHT6
             MOV     DPTR,#TTWSEVEN6
             LCALL   DISPLAY
             RET

TWEIGHT6:    CJNE    R6,#28,TWNINE6
             MOV     DPTR,#TTWEIGHT6
             LCALL   DISPLAY
             RET

TWNINE6:     CJNE    R6,#29,THIRTY6
             MOV     DPTR,#TTWNINE6
             LCALL   DISPLAY
             RET

THIRTY6:     CJNE    R6,#30,THONE6
             MOV     DPTR,#TTHIRTY6
             LCALL   DISPLAY
             RET

THONE6:      CJNE    R6,#31,THTWO6
             MOV     DPTR,#TTHONE6
             LCALL   DISPLAY
             RET

THTWO6:      CJNE    R6,#32,THTHREE6
             MOV     DPTR,#TTHTWO6
             LCALL   DISPLAY
             RET

THTHREE6:    CJNE    R6,#33,THFOUR6
             MOV     DPTR,#TTHTHREE6
             LCALL   DISPLAY
             RET

THFOUR6:     CJNE    R6,#34,THFIVE6
             MOV     DPTR,#TTHTFOUR6
             LCALL   DISPLAY
             RET

THFIVE6:     CJNE    R6,#35,THSIX6
             MOV     DPTR,#TTHFIVE6
             LCALL   DISPLAY
             RET

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      RET

THSIX6:  CJNE    R6,#36,THSEVEN6
          MOV     DPTR,#TTHSIX6
          LCALL  DISPLAY
          RET

THSEVEN6: CJNE    R6,#37,THEIGHT6
          MOV     DPTR,#TTHSEVE6
          LCALL  DISPLAY
          RET

THEIGHT6: CJNE    R6,#38,THNINE6
          MOV     DPTR,#TTHEIGH6
          LCALL  DISPLAY
          RET

THNINE6:  CJNE    R6,#39,FOURTY6
          MOV     DPTR,#TTHNINE6
          LCALL  DISPLAY
          RET

FOURTY6:  CJNE    R6,#40,FOONE6
          MOV     DPTR,#TFOURTY6
          LCALL  DISPLAY
          RET

FOONE6:   CJNE    R6,#41,FOTWO6
          MOV     DPTR,#TFOONE6
          LCALL  DISPLAY
          RET

FOTWO6:   CJNE    R6,#42,FOTHREE6
          MOV     DPTR,#TFOTWO6
          LCALL  DISPLAY
          RET

FOTHREE6: CJNE    R6,#43,FOFOUR6
          MOV     DPTR,#TFOTHRE6
          LCALL  DISPLAY
          RET

FOFOUR6:  CJNE    R6,#44,FOFIVE6
          MOV     DPTR,#TFOFOUR6
          LCALL  DISPLAY
          RET

FOFIVE6:  CJNE    R6,#45,FOSIX6
          MOV     DPTR,#TFOFIVE6
          LCALL  DISPLAY
          RET

FOSIX6:   CJNE    R6,#46,FOSEVEN6
          MOV     DPTR,#TFOSIX6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL  DISPLAY
        RET

FOSEVEN6:  CJNE   R6,#47,FOEIGHT6
            MOV    DPTR,#TFOSEVE6
            LCALL  DISPLAY
            RET

FOEIGHT6:  CJNE   R6,#48,FONINE6
            MOV    DPTR,#TFOEIGH6
            LCALL  DISPLAY
            RET

FONINE6:   CJNE   R6,#49,FIFTY6
            MOV    DPTR,#TFONINE6
            LCALL  DISPLAY
            RET

FIFTY6:    CJNE   R6,#50,FIONE6
            MOV    DPTR,#TFIFTY6
            LCALL  DISPLAY
            RET

FIONE6:    CJNE   R6,#51,FITWO6
            MOV    DPTR,#TFIONE6
            LCALL  DISPLAY
            RET

FITWO6:    CJNE   R6,#52,FITHREE6
            MOV    DPTR,#TFITWO6
            LCALL  DISPLAY
            RET

FITHREE6:  CJNE   R6,#53,FIFOUR6
            MOV    DPTR,#TFITHRE6
            LCALL  DISPLAY
            RET

FIFOUR6:   CJNE   R6,#54,FIFIVE6
            MOV    DPTR,#TFIFOUR6
            LCALL  DISPLAY
            RET

FIFIVE6:   CJNE   R6,#55,FISIX6
            MOV    DPTR,#TFIFIVE6
            LCALL  DISPLAY
            RET

FISIX6:    CJNE   R6,#56,FISEVEN6
            MOV    DPTR,#TFISIX6
            LCALL  DISPLAY
            RET

FISEVEN6:  CJNE   R6,#57,FIEIGHT6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    DPTR,#TFISEVE6
LCALL  DISPLAY
RET

FIEIGHT6:  CJNE    R6,#58,FININE6
MOV      DPTR,#TFIEIGH6
LCALL    DISPLAY
RET

FININE6:   CJNE    R6,#59,NONE6
MOV      DPTR,#TFININE6
LCALL    DISPLAY
RET

NONE6:     MOV      R6,#03
          LJMP     R6SHOW

```

```

;*****R7SHOW*****
;TO SHOW DELAY-TIME TO LCD DISPLAY
;R7 FOR SET3 (START ENGINE)

```

```

R7SHOW:    CJNE    R7,#01,TWO7
MOV        DPTR,#TONE7
LCALL      DISPLAY
RET

TWO7:      CJNE    R7,#02,THREE7
MOV        DPTR,#TTWO7
LCALL      DISPLAY
RET

THREE7:    CJNE    R7,#03,FOUR7
MOV        DPTR,#TTHREE7
LCALL      DISPLAY
RET

FOUR7:     CJNE    R7,#04,FIVE7
MOV        DPTR,#TFOUR7
LCALL      DISPLAY
RET

FIVE7:     CJNE    R7,#05,SIX7
MOV        DPTR,#TFIVE7
LCALL      DISPLAY
RET

SIX7:      CJNE    R7,#06,SEVEN7
MOV        DPTR,#TSIX7
LCALL      DISPLAY
RET

SEVEN7:    CJNE    R7,#07,EIGHT7
MOV        DPTR,#TSEVEN7
LCALL      DISPLAY

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

EIGHT7:    CJNE    R7,#08,NINE7
            MOV     DPTR,#TEIGHT7
            LCALL   DISPLAY
            RET

NINE7:      CJNE    R7,#09,TEN7
            MOV     DPTR,#TNINE7
            LCALL   DISPLAY
            RET

TEN7:       CJNE    R7,#10,ELEVEN7
            MOV     DPTR,#TTEN7
            LCALL   DISPLAY
            RET

ELEVEN7:    CJNE    R7,#11,TWELVE7
            MOV     DPTR,#TELEVEN7
            LCALL   DISPLAY
            RET

TWELVE7:    CJNE    R7,#12,THITEEN7
            MOV     DPTR,#TTWELVE7
            LCALL   DISPLAY
            RET

THITEEN7:   CJNE    R7,#13,FOUTEEN7
            MOV     DPTR,#TTHITEEN7
            LCALL   DISPLAY
            RET

FOUTEEN7:   CJNE    R7,#14,FIFTEEN7
            MOV     DPTR,#TFOTEEN7
            LCALL   DISPLAY
            RET

FIFTEEN7:   CJNE    R7,#15,SIXTEEN7
            MOV     DPTR,#TFITEEN7
            LCALL   DISPLAY
            RET

SIXTEEN7:   CJNE    R7,#16,SEVTEEN7
            MOV     DPTR,#TSITEEN7
            LCALL   DISPLAY
            RET

SEVTEEN7:   CJNE    R7,#17,EIGTEEN7
            MOV     DPTR,#TSETEEN7
            LCALL   DISPLAY
            RET

EIGTEEN7:   CJNE    R7,#18,NINTEEN7
            MOV     DPTR,#TEITEEN7

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL  DISPLAY
        RET

NINETEEN7:  CJNE   R7,#19,TWENTY7
             MOV    DPTR,#TNITEEN7
             LCALL  DISPLAY
             RET

TWENTY7:    CJNE   R7,#20,TWONE7
             MOV    DPTR,#TTWENTY7
             LCALL  DISPLAY
             RET

TWONE7:     CJNE   R7,#21,TWTWO7
             MOV    DPTR,#TTWONE7
             LCALL  DISPLAY
             RET

TWTWO7:     CJNE   R7,#22,TWTHREE7
             MOV    DPTR,#TTWTWO7
             LCALL  DISPLAY
             RET

TWTHREE7:   CJNE   R7,#23,TWFOUR7
             MOV    DPTR,#TTWTHRE7
             LCALL  DISPLAY
             RET

TWFOUR7:    CJNE   R7,#24,TWFIVE7
             MOV    DPTR,#TTWFOUR7
             LCALL  DISPLAY
             RET

TWFIVE7:    CJNE   R7,#25,TWSIX7
             MOV    DPTR,#TTWFIVE7
             LCALL  DISPLAY
             RET

TWSIX7:     CJNE   R7,#26,TWSEVEN7
             MOV    DPTR,#TTWSIX7
             LCALL  DISPLAY
             RET

TWSEVEN7:   CJNE   R7,#27,TWEIGHT7
             MOV    DPTR,#TTWSEVE7
             LCALL  DISPLAY
             RET

TWEIGHT7:   CJNE   R7,#28,TWNINE7
             MOV    DPTR,#TTWEIGH7
             LCALL  DISPLAY
             RET

```

```

TWNINE7:    CJNE   R7,#29,THIRTY7

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        MOV     DPTR,#TTWNINE7
        LCALL   DISPLAY
        RET

THIRTY7:  CJNE   R7,#30,THONE7
        MOV     DPTR,#TTTHIRTY7
        LCALL   DISPLAY
        RET

THONE7:   CJNE   R7,#31,THTWO7
        MOV     DPTR,#TTTHONE7
        LCALL   DISPLAY
        RET

THTWO7:   CJNE   R7,#32,THTHREE7
        MOV     DPTR,#TTHTWO7
        LCALL   DISPLAY
        RET

THTHREE7: CJNE   R7,#33,THFOUR7
        MOV     DPTR,#TTTHTHRE7
        LCALL   DISPLAY
        RET

THFOUR7:  CJNE   R7,#34,THFIVE7
        MOV     DPTR,#TTTHFOUR7
        LCALL   DISPLAY
        RET

THFIVE7:  CJNE   R7,#35,THSIX7
        MOV     DPTR,#TTTHFIVE7
        LCALL   DISPLAY
        RET

THSIX7:   CJNE   R7,#36,THSEVEN7
        MOV     DPTR,#TTTHSIX7
        LCALL   DISPLAY
        RET

THSEVEN7: CJNE   R7,#37,THEIGHT7
        MOV     DPTR,#TTTHSEVE7
        LCALL   DISPLAY
        RET

THEIGHT7: CJNE   R7,#38,THNINE7
        MOV     DPTR,#TTTHEIGH7
        LCALL   DISPLAY
        RET

THNINE7:  CJNE   R7,#39,FOURTY7
        MOV     DPTR,#TTTHNINE7
        LCALL   DISPLAY
        RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FOURTY7:    CJNE    R7,#40,FOONE7
             MOV     DPTR,#TFOURTY7
             LCALL   DISPLAY
             RET

FOONE7:      CJNE    R7,#41,FOTWO7
             MOV     DPTR,#TFOONE7
             LCALL   DISPLAY
             RET

FOTWO7:      CJNE    R7,#42,FOTHREE7
             MOV     DPTR,#TFOTWO7
             LCALL   DISPLAY
             RET

FOTHREE7:    CJNE    R7,#43,FOFOUR7
             MOV     DPTR,#TFOTHRE7
             LCALL   DISPLAY
             RET

FOFOUR7:     CJNE    R7,#44,FOFIVE7
             MOV     DPTR,#TFOFOUR7
             LCALL   DISPLAY
             RET

FOFIVE7:     CJNE    R7,#45,FOSIX7
             MOV     DPTR,#TFOFIVE7
             LCALL   DISPLAY
             RET

FOSIX7:      CJNE    R7,#46,FOSEVEN7
             MOV     DPTR,#TFOSIX7
             LCALL   DISPLAY
             RET

FOSEVEN7:    CJNE    R7,#47,FOEIGHT7
             MOV     DPTR,#TFOSEVE7
             LCALL   DISPLAY
             RET

FOEIGHT7:    CJNE    R7,#48,FONINE7
             MOV     DPTR,#TFOEIGH7
             LCALL   DISPLAY
             RET

FONINE7:     CJNE    R7,#49,FIFTY7
             MOV     DPTR,#TFONINE7
             LCALL   DISPLAY
             RET

FIFTY7:      CJNE    R7,#50,FIONE7
             MOV     DPTR,#TFIFTY7
             LCALL   DISPLAY
             RET

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

_FIONE7:    CJNE    R7,#51,FITWO7
            MOV     DPTR,#TFIONE7
            LCALL   DISPLAY
            RET

FITWO7:     CJNE    R7,#52,FITHREE7
            MOV     DPTR,#TFITWO7
            LCALL   DISPLAY
            RET

FITHREE7:   CJNE    R7,#53,FIFOUR7
            MOV     DPTR,#TFITHRE7
            LCALL   DISPLAY
            RET

FIFOUR7:    CJNE    R7,#54,FIFIVE7
            MOV     DPTR,#TFIFOUR7
            LCALL   DISPLAY
            RET

FIFIVE7:    CJNE    R7,#55,FISIX7
            MOV     DPTR,#TFIFIVE7
            LCALL   DISPLAY
            RET

FISIX7:     CJNE    R7,#56,FISEVEN7
            MOV     DPTR,#TFISIX7
            LCALL   DISPLAY
            RET

FISEVEN7:   CJNE    R7,#57,FIEIGHT7
            MOV     DPTR,#TFISEVE7
            LCALL   DISPLAY
            RET

FIEIGHT7:   CJNE    R7,#58,FININE7
            MOV     DPTR,#TFIEIGH7
            LCALL   DISPLAY
            RET

FININE7:    CJNE    R7,#59,NONE7
            MOV     DPTR,#TFININE7
            LCALL   DISPLAY
            RET

NONE7:      MOV     R7,#10D
            LJMP    R7SHOW

```

;\*\*\*\*\*DISPLAY\*\*\*\*\*

```

DISPLAY:    MOV     A,#01H
            LCALL   XLCDWI
            LCALL   XLCDLDP

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

;\*\*\*\*\*XLCDWI\*\*\*\*\*

```
XLCDWI:    PUSH    DPH
           PUSH    DPL
           MOV     DPTR,#XLCDWRC
           MOVBX   @DPTR,A
           MOV     DPTR,#XLCDRDC
XLCDWI1:   MOVBX   A,@DPTR
           JB      ACC.7,XLCDWI1
           POP     DPL
           POP     DPH
           RET
```

;\*\*\*\*\*XLCDWD\*\*\*\*\*

```
XLCDWD:    PUSH    DPH
           PUSH    DPL
           MOV     DPTR,#XLCDWRD
           MOVBX   @DPTR,A
           MOV     DPTR,#XLCDRDC
XLCDWD1:   MOVBX   A,@DPTR
           JB      ACC.7,XLCDWD1
           POP     DPL
           POP     DPH
           RET
```

;\*\*\*\*\*XCDDLDP\*\*\*\*\*

```
XCDDLDP:   MOV     A,#80H
           LCALL   XCDDLPS
           MOV     A,#0C0H
           LCALL   XCDDLPS
           RET

XCDDLPS:   LCALL   XLCDWI
           MOV     R2,#20
XCDDLPS1:  CLR     A
           MOVB   A,@A+DPTR
           LCALL   XLCDWD
           INC     DPTR
           DJNZ    R2,XCDDLPS1
           RET
```

;\*\*\*\*\*nDELAY\*\*\*\*\*

```
nDELAY:    MOV     R3,#00
nDELAY1:    MOV     A,#20H
nDELAY2:    DEC     A
           JNZ     nDELAY2
           DJNZ    R3,nDELAY1
           DJNZ    R2,nDELAY
           RET
```

;\*\*\*\*\*sDELAY\*\*\*\*\*

```
sDELAY:    MOV     R2,#10
sDELAY1:    MOV     R3,#179
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับโรงเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

sDELAY2:    MOV     R4,#00
            DJNZ    R4,$
            NOP
            NOP
            DJNZ    R3,sDELAY2
            DJNZ    R2,sDELAY1
            DJNZ    R1,sDELAY
            RET

```

```

;*****START ENGINE*****

```

```

;R1=NUMBER OF sDELAY

```

```

;R3=NUMBER OF TIMES

```

```

;R7=TIME FOR STARTING

```

```

STARTE:     JB      BSTTSTP,STTEDR1
            JB      BSCRG,STTEDR1
            MOV     DPTR,#PORTB           ;PB0=0 :STARTING COMPLETE
            MOVB    A,@DPTR              ;PB0=1 :NO STARTING
            JNB     ACC.0,STTEDR1

            LCALL    R7SHOW

            MOV     DPTR,#TSTT
            LCALL    DISPLAY

            MOV     DSTART,#LOOPSTT

            JB      BSCRM,STARTE1
            LJMP     STTE3

STTEDR1:     LJMP     STTEDR

STARTE1:     MOV     DPTR,#PORTC           ;STARTING ENGINE
            MOV     A,#00000110B         ;WITH MEA TO LOAD
            MOVB    A,@DPTR,A

            MOV     DSET3,R7
            MOV     R1,DSET3
            LCALL    sDELAY

            MOV     DPTR,#PORTC
            MOV     A,#00000111B         ;STT OFF
            MOVB    A,@DPTR,A

            MOV     DPTR,#PORTB           ;PB0=0 :STARTING COMPLETE
            MOVB    A,@DPTR              ;PB0=1 :NO STARTING
            JNB     ACC.0,STTED1

            MOV     DSET3,R7
            MOV     R1,DSET3
            LCALL    sDELAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    A,@DPTR                ;PB0=1 :NO STARTING
JNB     ACC.0,STTED1

DJNZ    DSTART,STARTE1

MOV     DPTR,#TALARM
LCALL   DISPLAY

MOV     DPTR,#PORTC
MOV     A,#00010111B           ;ALARM
MOVX    @DPTR,A

STARTE4: LCALL   KEYDOWN        ;scan any key to stop alarm
JZ      STARTE4

MOV     DPTR,#PORTC            ;STOP ALARM
MOV     A,#00000111B
MOVX    @DPTR,A

LJMP    STARTE6

STTED1:  LJMP    STTED

STARTE3: MOV     DPTR,#PORTC    ;STARTING ENGINE
MOV     A,#00000010B          ;WITH NO MEA/GEN TO LOAD
MOVX    @DPTR,A

MOV     DSET3,R7
MOV     R1,DSET3
LCALL   sDELAY

MOV     DPTR,#PORTC
MOV     A,#00000011B          ;STT OFF
MOVX    @DPTR,A

MOV     DPTR,#PORTB            ;PB0=0 :STARTING COMPLETE
MOVX    A,@DPTR               ;PB0=1 :NO STARTING
JNB     ACC.0,STTED

MOV     DSET3,R7
MOV     R1,DSET3
LCALL   sDELAY

MOV     DPTR,#PORTB            ;PB0=0 :STARTING COMPLETE
MOVX    A,@DPTR               ;PB0=1 :NO STARTING
JNB     ACC.0,STTED

DJNZ    DSTART,STARTE3

MOV     DPTR,#TALARM
LCALL   DISPLAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      A,#00010011B      ;ALARM
MOVX     @DPTR,A

STARTE7:  LCALL  KEYDOWN      ;scan any key to stop alarm
          JZ     STARTE7

          MOV     DPTR,#PORTC      ;STOP ALARM
          MOV     A,#00000011B
          MOVX     @DPTR,A

STARTE6:  MOV     R2,#01
          LCALL  mDELAY
          MOV     DPTR,#PORTB      ;AND MANUAL STARTING
          MOVX     A,@DPTR          ;OR RESET
          JB     ACC.0,STARTE6

STTED:    MOV     DPTR,#TSTTED
          LCALL  DISPLAY

STTEDR:   SETB    BSTTSTP
          RET

;*****STOP ENGINE*****
;R1=TIME OF STOP(60 Seconds)

STOPE:    JNB     BSTTSTP,STPEDR
          JB      BSCRG,STPEDR

          JB      BSCRM,STOPE1
          SJMP    STOPE3

STOPE1:   MOV     DPTR,#PORTC      ;STOP ENGINE WITH
          MOV     A,#00000101B      ;MEA TO LOAD
          MOVX     @DPTR,A

          MOV     R1,#60
          LCALL  sDELAY

          MOV     DPTR,#PORTC
          MOV     A,#00000111B
          MOVX     @DPTR,A

          SJMP    STPED

STOPE3:   MOV     DPTR,#PORTC
          MOV     A,#00000001B      ;STOP ENGINE
          MOVX     @DPTR,A          ;WITH NO MEA/GEN TO LOAD

          MOV     R1,#60
          LCALL  sDELAY

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับสถาบันการศึกษาเท่านั้น; ห้ามทำซ้ำโดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    @DPTR,A
STPED:  CLR    BSTTSTP
STPEDR:  RET

```

;\*\*\*\*\* KEEP FAULT \*\*\*\*\*

```

KPFAULT:  MOV    DPTR,#FAULT
MOV    A,#'( '
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'M'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'A'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#')'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX    @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'V'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'O'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'L'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'T'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'A'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'G'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX    @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX    @DPTR,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A

```

;\*\*\*\*\*

```

MOV     DPTR,#FAULT1
MOV     A,#'('
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'M'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#')'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'R'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'Q'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'N'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'C'

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    @DPTR,A
INC     DPTR
MOV     A,#'Y'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A

```

;\*\*\*\*\*

```

MOV     DPTR,#FAULT2
MOV     A,#'('
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'M'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#')'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'P'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'H'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'S'
MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับสถาบันเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC    DPTR
MOV    A,#'E'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'-'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'S'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'F'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'A'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'U'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'L'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'T'
MOVX   @DPTR,A

```

;\*\*\*\*\*

```

MOV    DPTR,#FAULT3
MOV    A,#'('
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'G'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'N'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#')'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     A,#'V'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'O'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'G'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A

```

;\*\*\*\*\*

```

MOV     DPTR,#FAULT4
MOV     A,#'('
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'G'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'N'
MOVX    @DPTR,A
INC     DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     A,#')'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'R'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'Q'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'N'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'C'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'Y'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'

MOVX    @DPTR,A

```

;\*\*\*\*\*

```

MOV     DPTR,#FAULT5
MOV     A,#'('
MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC     DPTR
MOV     A,#'G'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'N'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#')'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'P'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'H'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'S'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'-'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'S'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'F'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'A'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'L'
MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC    DPTR
MOV    A,#'T'

```

```

;*****

```

```

MOVX   @DPTR,A
MOV    DPTR,#FAULT6
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'O'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'V'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'R'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'C'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'U'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'R'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'R'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'E'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'N'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'T'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#' '
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'F'
MOVX   @DPTR,A
INC    DPTR
MOV    A,#'A'
MOVX   @DPTR,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     A,#'U'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'N'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A

```

;\*\*\*\*\*

```

MOV     DPTR,#SETRTC
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'S'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'R'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'C'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'T'

```

เอกสารนี้เป็นเอกสารที่สำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    @DPTR,A
INC     DPTR
MOV     A,#'I'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'M'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#'E'
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     A,#' '
MOVX    @DPTR,A
INC     DPTR
MOV     DPTR,#SETRTC
LCALL   MOVE
MOV     DPTR,#DATARTC
LCALL   MOVE1
RET

```

;\*\*\*\*\* EXCHANGE DATA SUB ROUTINE \*\*\*\*\*

```

EX:      MOV     DPTR,#DATA8
        LCALL   MOVX
        MOV     DPTR,#DATA9
        LCALL   MOVX1

        MOV     DPTR,#DATA7
        LCALL   MOVX
        MOV     DPTR,#DATA8
        LCALL   MOVX1

        MOV     DPTR,#DATA6
        LCALL   MOVX
        MOV     DPTR,#DATA7
        LCALL   MOVX1

        MOV     DPTR,#DATA5
        LCALL   MOVX
        MOV     DPTR,#DATA6
        LCALL   MOVX1

        MOV     DPTR,#DATA4
        LCALL   MOVX
        MOV     DPTR,#DATA5
        LCALL   MOVX1

```

เอกสารนี้เป็นเอกสารที่... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV    DPTR,#DATA3
LCALL  MOVX
MOV    DPTR,#DATA4
LCALL  MOVX1
```

```
MOV    DPTR,#DATA2
LCALL  MOVX
MOV    DPTR,#DATA3
LCALL  MOVX1
```

```
MOV    DPTR,#DATA1
LCALL  MOVX
MOV    DPTR,#DATA2
LCALL  MOVX1
```

```
MOV    DPTR,#DATA
LCALL  MOVX
MOV    DPTR,#DATA1
LCALL  MOVX1
RET
```

```
;***** MOVX SUB ROUTINE *****
```

MOVX:

```
MOVX   A,@DPTR
MOV    50H,A
INC    DPTR
MOVX   A,@DPTR
MOV    51H,A
INC    DPTR
MOVX   A,@DPTR
MOV    52H,A
INC    DPTR
MOVX   A,@DPTR
MOV    53H,A
INC    DPTR
MOVX   A,@DPTR
MOV    54H,A
INC    DPTR
MOVX   A,@DPTR
MOV    55H,A
INC    DPTR
MOVX   A,@DPTR
MOV    56H,A
INC    DPTR
MOVX   A,@DPTR
MOV    57H,A
INC    DPTR
MOVX   A,@DPTR
MOV    58H,A
INC    DPTR
MOVX   A,@DPTR
MOV    59H,A
INC    DPTR
MOVX   A,@DPTR
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    5AH,A
INC    DPTR
MOVX   A,@DPTR
MOV    5BH,A
INC    DPTR
MOVX   A,@DPTR
MOV    5CH,A
INC    DPTR
MOVX   A,@DPTR
MOV    5DH,A
INC    DPTR
MOVX   A,@DPTR
MOV    5EH,A
INC    DPTR
MOVX   A,@DPTR
MOV    5FH,A
INC    DPTR
MOVX   A,@DPTR
MOV    60H,A
INC    DPTR
MOVX   A,@DPTR
MOV    61H,A
INC    DPTR
MOVX   A,@DPTR
MOV    62H,A
INC    DPTR
MOVX   A,@DPTR
MOV    63H,A
INC    DPTR
MOVX   A,@DPTR
MOV    64H,A
INC    DPTR
MOVX   A,@DPTR
MOV    65H,A
INC    DPTR
MOVX   A,@DPTR
MOV    66H,A
INC    DPTR
MOVX   A,@DPTR
MOV    67H,A
INC    DPTR
MOVX   A,@DPTR
MOV    68H,A
INC    DPTR
MOVX   A,@DPTR
MOV    69H,A
INC    DPTR
MOVX   A,@DPTR
MOV    6AH,A
INC    DPTR
MOVX   A,@DPTR
MOV    6BH,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สําคัญสำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามแก้ไขเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX    A,@DPTR
MOV      6CH,A
INC      DPTR
MOVX    A,@DPTR
MOV      6DH,A
INC      DPTR
MOVX    A,@DPTR
MOV      6EH,A
INC      DPTR
MOVX    A,@DPTR
MOV      6FH,A
INC      DPTR
MOVX    A,@DPTR
MOV      70H,A
INC      DPTR
MOVX    A,@DPTR
MOV      71H,A
INC      DPTR
MOVX    A,@DPTR
MOV      72H,A
INC      DPTR
MOVX    A,@DPTR
MOV      73H,A
INC      DPTR
MOVX    A,@DPTR
MOV      74H,A
INC      DPTR
MOVX    A,@DPTR
MOV      75H,A
INC      DPTR
MOVX    A,@DPTR
MOV      76H,A
INC      DPTR
MOVX    A,@DPTR
MOV      77H,A
INC      DPTR
MOVX    A,@DPTR
MOV      78H,A
INC      DPTR
RET

```

;\*\*\*\*\* MOVX1 SUB ROUTINE \*\*\*\*\*

```

MOVX1:  MOV      A,50H
        MOVX    @DPTR,A
        INC      DPTR
        MOV      A,51H
        MOVX    @DPTR,A
        INC      DPTR
        MOV      A,52H
        MOVX    @DPTR,A
        INC      DPTR
        MOV      A,53H
        MOVX    @DPTR,A
        INC      DPTR

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,54H
MOVX   @DPTR,A
INC    DPTR
MOV    A,55H
MOVX   @DPTR,A
INC    DPTR
MOV    A,56H
MOVX   @DPTR,A
INC    DPTR
MOV    A,57H
MOVX   @DPTR,A
INC    DPTR
MOV    A,58H
MOVX   @DPTR,A
INC    DPTR
MOV    A,59H
MOVX   @DPTR,A
INC    DPTR
MOV    A,5AH
MOVX   @DPTR,A
INC    DPTR
MOV    A,5BH
MOVX   @DPTR,A
INC    DPTR
MOV    A,5CH
MOVX   @DPTR,A
INC    DPTR
MOV    A,5DH
MOVX   @DPTR,A
INC    DPTR
MOV    A,5EH
MOVX   @DPTR,A
INC    DPTR
MOV    A,5FH
MOVX   @DPTR,A
INC    DPTR
MOV    A,60H
MOVX   @DPTR,A
INC    DPTR
MOV    A,61H
MOVX   @DPTR,A
INC    DPTR
MOV    A,62H
MOVX   @DPTR,A
INC    DPTR
MOV    A,63H
MOVX   @DPTR,A
INC    DPTR
MOV    A,64H
MOVX   @DPTR,A
INC    DPTR
MOV    A,65H
MOVX   @DPTR,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,66H
MOVX   @DPTR,A
INC    DPTR
MOV    A,67H
MOVX   @DPTR,A
INC    DPTR
MOV    A,68H
MOVX   @DPTR,A
INC    DPTR
MOV    A,69H
MOVX   @DPTR,A
INC    DPTR
MOV    A,6AH
MOVX   @DPTR,A
INC    DPTR
MOV    A,6BH
MOVX   @DPTR,A
INC    DPTR
MOV    A,6CH
MOVX   @DPTR,A
INC    DPTR
MOV    A,6DH
MOVX   @DPTR,A
INC    DPTR
MOV    A,6EH
MOVX   @DPTR,A
INC    DPTR
MOV    A,6FH
MOVX   @DPTR,A
INC    DPTR
MOV    A,70H
MOVX   @DPTR,A
INC    DPTR
MOV    A,71H
MOVX   @DPTR,A
INC    DPTR
MOV    A,72H
MOVX   @DPTR,A
INC    DPTR
MOV    A,73H
MOVX   @DPTR,A
INC    DPTR
MOV    A,74H
MOVX   @DPTR,A
INC    DPTR
MOV    A,75H
MOVX   @DPTR,A
INC    DPTR
MOV    A,76H
MOVX   @DPTR,A
INC    DPTR
MOV    A,77H
MOVX   @DPTR,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,78H
MOVX   @DPTR,A
INC    DPTR
RET

```

```

;***** MOV SUB ROUTINE *****

```

```

MOVE:  MOVX   A,@DPTR
        MOV    50H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    51H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    52H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    53H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    54H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    55H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    56H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    57H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    58H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    59H,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5AH,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5BH,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5CH,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5DH,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5EH,A
        INC    DPTR
        MOVX   A,@DPTR
        MOV    5FH,A
        INC    DPTR

```

เอกสารนี้เป็นเอกสารที่มอบให้ใช้ฟรีโดยไม่คิดค่าลิขสิทธิ์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX  A,@DPTR
MOV   60H,A
INC   DPTR
MOVX  A,@DPTR
MOV   61H,A
INC   DPTR
MOVX  A,@DPTR
MOV   62H,A
INC   DPTR
MOVX  A,@DPTR
MOV   63H,A
RET

```

;\*\*\*\*\* MOVE1 SUB ROUTINE \*\*\*\*\*

```

MOVE1:  MOV   A,50H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,51H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,52H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,53H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,54H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,55H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,56H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,57H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,58H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,59H
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,5AH
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,5BH
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,5CH
        MOVX  @DPTR,A
        INC   DPTR
        MOV   A,5DH

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX  @DPTR,A
INC   DPTR
MOV   A,5EH
MOVX  @DPTR,A
INC   DPTR
MOV   A,5FH
MOVX  @DPTR,A
INC   DPTR
MOV   A,60H
MOVX  @DPTR,A
INC   DPTR
MOV   A,61H
MOVX  @DPTR,A
INC   DPTR
MOV   A,62H
MOVX  @DPTR,A
INC   DPTR
MOV   A,63H
MOVX  @DPTR,A
RET

```

```

;***** TIME SUB ROUTINE *****
;***** MINUTES *****

```

```

TIME:  MOV   DPTR,#2002H
        MOVX  A,@DPTR
        ANL   A,#11110000B
        RR    A
        RR    A
        RR    A
        RR    A
        ORL   A,#00110000B
        MOV   DPTR,#8517H
        MOVX  @DPTR,A
        MOV   DPTR,#2002H
        MOVX  A,@DPTR
        ANL   A,#00001111B
        ORL   A,#00110000B
        MOV   DPTR,#8518H
        MOVX  @DPTR,A

```

```

;*****SEC *****

```

```

MOV   DPTR,#2000H
MOVX  A,@DPTR
ANL   A,#11110000B
RR    A
RR    A
RR    A
RR    A
ORL   A,#00110000B
MOV   DPTR,#851AH
MOVX  @DPTR,A
MOV   DPTR,#2000H

```

เอกสารนี้เป็นเอกสารตัวอย่างสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#851BH
MOVX @DPTR,A

```

;\*\*\*\*\* HOUR \*\*\*\*\*

```

MOV DPTR,#2004H
MOVX A,@DPTR
ANL A,#11110000B
RR A
RR A
RR A
RR A
ORL A,#00110000B
MOV DPTR,#8514H
MOVX @DPTR,A
MOV DPTR,#2004H
MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#8515H
MOVX @DPTR,A

```

;\*\*\*\*\*DAY OF WEEK\*\*\*\*\*

```

MOV DPTR,#2006H
MOVX A,@DPTR
ANL A,#11110000B
RR A
RR A
RR A
RR A
ORL A,#00110000B
MOV DPTR,#851DH
MOVX @DPTR,A
MOV DPTR,#2006H
MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#851EH
MOVX @DPTR,A

```

;\*\*\*\*\*DAY OF MOUNT\*\*\*\*\*

```

MOV DPTR,#2007H
MOVX A,@DPTR
ANL A,#11110000B
RR A
RR A
RR A
RR A
ORL A,#00110000B
MOV DPTR,#8520H
MOVX @DPTR,A
MOV DPTR,#2007H

```

เอกสารนี้เป็นเอกสารตัวอย่างสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#8521H
MOVX @DPTR,A

```

;\*\*\*\*\*MOUNT\*\*\*\*\*

```

MOV DPTR,#2008H
MOVX A,@DPTR
ANL A,#11110000B
RR A
RR A
RR A
RR A
ORL A,#00110000B
MOV DPTR,#8523H
MOVX @DPTR,A
MOV DPTR,#2008H
MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#8524H
MOVX @DPTR,A

```

;\*\*\*\*\*YEAR\*\*\*\*\*

```

MOV DPTR,#2009H
MOVX A,@DPTR
ANL A,#11110000B
RR A
RR A
RR A
RR A
ORL A,#00110000B
MOV DPTR,#8526H
MOVX @DPTR,A
MOV DPTR,#2009H
MOVX A,@DPTR
ANL A,#00001111B
ORL A,#00110000B
MOV DPTR,#8527H
MOVX @DPTR,A

```

```

MOV DPTR,#8516H
MOV A,#3AH
MOVX @DPTR,A
MOV DPTR,#8519H
MOV A,#3AH
MOVX @DPTR,A
MOV DPTR,#851CH
MOV A,#2DH
MOVX @DPTR,A
MOV DPTR,#851FH

```

เอกสารนี้เป็นเอกสารงานวิจัยที่จัดทำขึ้นเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งผู้จัดทำขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,#2DH
MOVX   @DPTR,A
MOV    DPTR,#8522H
MOV    A,#2FH
MOVX   @DPTR,A
MOV    DPTR,#8525H
MOV    A,#2FH
MOVX   @DPTR,A
MOV    DPTR,#851DH
MOV    A,#30H
MOVX   @DPTR,A
RET

```

```

;***** WRITE RTC1 SUB *****
;***** SET RTC *****

```

```

WRITE:  MOV    DPTR,#200AH
        MOV    A,#00101110B
        MOVX   @DPTR,A
        INC    DPTR
        MOV    A,#01111010B
        MOVX   @DPTR,A
        MOV    DPTR,#851AH
        MOVX   A,@DPTR
        ANL    A,#00001111B
        RL     A
        RL     A
        RL     A
        RL     A
        MOV    R1,A
        MOV    DPTR,#851BH
        MOVX   A,@DPTR
        ANL    A,#00001111B
        ORL    A,R1
        MOV    DPTR,#2000H
        MOVX   @DPTR,A

```

```

MOV    DPTR,#8517H
MOVX   A,@DPTR
ANL    A,#00001111B
RL     A
RL     A
RL     A
RL     A
MOV    R1,A
MOV    DPTR,#8518H
MOVX   A,@DPTR
ANL    A,#00001111B
ORL    A,R1
MOV    DPTR,#2002H
MOVX   @DPTR,A

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DPTR,#8514H
MOVX    A,@DPTR
ANL     A,#00001111B
RL      A
RL      A
RL      A
RL      A
MOV     R1,A
MOV     DPTR,#8515H
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,R1
MOV     DPTR,#2004H
MOVX    @DPTR,A

```

```

MOV     DPTR,#851DH
MOVX    A,@DPTR
ANL     A,#00001111B
RL      A
RL      A
RL      A
RL      A
MOV     R1,A
MOV     DPTR,#851EH
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,R1
MOV     DPTR,#2006H
MOVX    @DPTR,A

```

```

MOV     DPTR,#8520H
MOVX    A,@DPTR
ANL     A,#00001111B
RL      A
RL      A
RL      A
RL      A
MOV     R1,A
MOV     DPTR,#8521H
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,R1
MOV     DPTR,#2007H
MOVX    @DPTR,A

```

```

MOV     DPTR,#8523H
MOVX    A,@DPTR
ANL     A,#00001111B
RL      A
RL      A

```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    R1,A
MOV    DPTR,#8524H
MOVX   A,@DPTR
ANL    A,#00001111B
ORL    A,R1
MOV    DPTR,#2008H
MOVX   @DPTR,A

```

```

MOV    DPTR,#8526H
MOVX   A,@DPTR
ANL    A,#00001111B
RL     A
RL     A
RL     A
RL     A
MOV    R1,A
MOV    DPTR,#8527H
MOVX   A,@DPTR
ANL    A,#00001111B
ORL    A,R1
MOV    DPTR,#2009H
MOVX   @DPTR,A

```

```
RET
```

;\*\*\*\*\*KEEP TIME FAULT\*\*\*\*\*

TIME1:

```

MOV    DPTR,#2002H
MOVX   A,@DPTR
ANL    A,#11110000B
RR     A
RR     A
RR     A
RR     A
RR     A
ORL    A,#00110000B
MOV    DPTR,#8117H
MOVX   @DPTR,A
MOV    DPTR,#2002H
MOVX   A,@DPTR
ANL    A,#00001111B
ORL    A,#00110000B
MOV    DPTR,#8118H
MOVX   @DPTR,A

```

;\*\*\*\*\*SEC \*\*\*\*\*

```

MOV    DPTR,#2000H
MOVX   A,@DPTR
ANL    A,#11110000B
RR     A
RR     A
RR     A
RR     A

```

```

ORL    A,#00110000B
MOV    DPTR,#811AH

```

เอกสารนี้เป็นเอกสารที่ออกไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX  @DPTR,A
MOV   DPTR,#2000H
MOVX  A,@DPTR
ANL   A,#00001111B
ORL   A,#00110000B
MOV   DPTR,#811BH
MOVX  @DPTR,A

```

;\*\*\*\*\* HOUR \*\*\*\*\*

```

MOV   DPTR,#2004H
MOVX  A,@DPTR
ANL   A,#11110000B
RR    A
RR    A
RR    A
RR    A
ORL   A,#00110000B
MOV   DPTR,#8114H
MOVX  @DPTR,A
MOV   DPTR,#2004H
MOVX  A,@DPTR
ANL   A,#00001111B
ORL   A,#00110000B
MOV   DPTR,#8115H
MOVX  @DPTR,A

```

;\*\*\*\*\*DAY OF WEEK\*\*\*\*\*

```

MOV   DPTR,#2006H
MOVX  A,@DPTR
ANL   A,#11110000B
RR    A
RR    A
RR    A
RR    A
ORL   A,#00110000B
MOV   DPTR,#811DH
MOVX  @DPTR,A
MOV   DPTR,#2006H
MOVX  A,@DPTR
ANL   A,#00001111B
ORL   A,#00110000B
MOV   DPTR,#811EH
MOVX  @DPTR,A

```

;\*\*\*\*\*DAY OF MOUNT\*\*\*\*\*

```

MOV   DPTR,#2007H
MOVX  A,@DPTR
ANL   A,#11110000B
RR    A
RR    A
RR    A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RR      A
ORL     A,#00110000B
MOV     DPTR,#8120H
MOVX    @DPTR,A
MOV     DPTR,#2007H
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,#00110000B
MOV     DPTR,#8121H
MOVX    @DPTR,A

```

;\*\*\*\*\*MOUNT\*\*\*\*\*

```

MOV     DPTR,#2008H
MOVX    A,@DPTR
ANL     A,#11110000B
RR      A
RR      A
RR      A
RR      A
ORL     A,#00110000B
MOV     DPTR,#8123H
MOVX    @DPTR,A
MOV     DPTR,#2008H
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,#00110000B
MOV     DPTR,#8124H
MOVX    @DPTR,A

```

;\*\*\*\*\*YEAR\*\*\*\*\*

```

MOV     DPTR,#2009H
MOVX    A,@DPTR
ANL     A,#11110000B
RR      A
RR      A
RR      A
RR      A
ORL     A,#00110000B
MOV     DPTR,#8126H
MOVX    @DPTR,A
MOV     DPTR,#2009H
MOVX    A,@DPTR
ANL     A,#00001111B
ORL     A,#00110000B
MOV     DPTR,#8127H
MOVX    @DPTR,A

```

```

MOV     DPTR,#8116H
MOV     A,#3AH
MOVX    @DPTR,A
MOV     DPTR,#8119H
MOV     A,#3AH
MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สํารวจสำหรัเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DPTR,#811CH
MOV     A,#2DH
MOVX    @DPTR,A
MOV     DPTR,#811FH
MOV     A,#2DH
MOVX    @DPTR,A
MOV     DPTR,#8122H
MOV     A,#2FH
MOVX    @DPTR,A
MOV     DPTR,#8125H
MOV     A,#2FH
MOVX    @DPTR,A
MOV     DPTR,#811DH
MOV     A,#30H
MOVX    @DPTR,A
RET

```

;\*\*\*\*\* AUTORTC \*\*\*\*\*

```

AUTORTC:  MOV     DPTR,#200CH
          MOVX    A,@DPTR
          MOV     DPTR,#2006H          ;READ DAY OF WEEK
          MOVX    A,@DPTR

          CJNE    A,#02,ATS11          ;IF ON MONDAY THEN INTERRUPT

          MOV     DPTR,#2004H
          MOVX    A,@DPTR
          CJNE    A,#13H,HO            ;IF 13:00 TO START ENGINE
          MOV     DPTR,#2002H
          MOVX    A,@DPTR
          CJNE    A,#00H,ATS11
          MOV     DPTR,#2000H
          MOVX    A,@DPTR
          CJNE    A,#00H,ATS11

          MOV     DPTR,#TAUTO
          LCALL   DISPLAY

          LCALL   STARTE

          LCALL   ATS2
          MOV     DPTR,#2005H          ;WRITE RTC INTERRUPT
          MOV     A,#14H              ;AT 14:00:00
          MOVX    @DPTR,A
          MOV     DPTR,#2003H
          MOV     A,#00H
          MOVX    @DPTR,A
          MOV     DPTR,#2001H
          MOV     A,#00H
          MOVX    @DPTR,A

          MOV     IE,#85H
          RETI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

HO:      CJNE    A,#14H,ATS11          ;IF 14:00 TO STOP ENGINE
        MOV     DPTR,#2002H
        MOVX    A,@DPTR
        CJNE    A,#00H,ATS11
        MOV     DPTR,#2000H
        MOVX    A,@DPTR
        CJNE    A,#00H,ATS11

        MOV     DPTR,#TAUTO
        LCALL   DISPLAY

        LCALL   STOPE

        LCALL   ATS2
        MOV     DPTR,#2005H          ;WRITE RTC INTERRUPT
        MOV     A,#13H              ;AT 13:00:00
        MOVX    @DPTR,A
        MOV     DPTR,#2003H
        MOV     A,#00H
        MOVX    @DPTR,A
        MOV     DPTR,#2001H
        MOV     A,#00H
        MOVX    @DPTR,A

ATS11:   MOV     IE,#85H
        RETI

;***** SET RTC *****
ATS2:   MOV     DPTR,#200AH
        MOV     A,#00101110B
        MOVX    @DPTR,A
        INC     DPTR
        MOV     A,#00100010B
        MOVX    @DPTR,A
        MOV     DPTR,#200CH
        MOVX    A,@DPTR

;***** SET ALARM*****
        MOV     DPTR,#2001H
        MOV     A,#0FFH
        MOVX    @DPTR,A
        MOV     DPTR,#2003H
        MOV     A,#0FFH
        MOVX    @DPTR,A
        RET

```

;\*\*\*\*\*TABLE OF 5-6-7 DELAY-TIME\*\*\*\*\*

```

TONE5:  DB      " DELAY-TIME OF SET1 "
        DB      "          01 Seconds "

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTWO5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 02 Seconds "         |
| TTHREE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 03 Seconds "         |
| TFOUR5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 04 Seconds "         |
| TFIVE5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 05 Seconds "         |
| TSIX5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 06 Seconds "         |
| TSEVEN5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 07 Seconds "         |
| TEIGHT5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 08 Seconds "         |
| TNINE5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 09 Seconds "         |
| TTEN5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 10 Seconds "         |
| TELEVEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 11 Seconds "         |
| TTWELVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 12 Seconds "         |
| TTHTEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 13 Seconds "         |
| TFOTEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 14 Seconds "         |
| TFITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 15 Seconds "         |
| TSITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 16 Seconds "         |
| TSETEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 17 Seconds "         |
| TEITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 18 Seconds "         |
| TNITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 19 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTWENTY5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 20 Seconds "         |
| TTWONE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 21 Seconds "         |
| TTWTWO5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 22 Seconds "         |
| TTWTHRE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 23 Seconds "         |
| TTWFOUR5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 24 Seconds "         |
| TTWFIVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 25 Seconds "         |
| TTWSIX5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 26 Seconds "         |
| TTWSEVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 27 Seconds "         |
| TTWEIGH5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 28 Seconds "         |
| TTWNINE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 29 Seconds "         |
| TTHIRTY5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 30 Seconds "         |
| TTHONE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 31 Seconds "         |
| TTHTWO5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 32 Seconds "         |
| TTHTHRE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 33 Seconds "         |
| TTHFOUR5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 34 Seconds "         |
| TTHFIVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 35 Seconds "         |
| TTHSIX5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 36 Seconds "         |
| TTHSEVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 37 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTWO5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 02 Seconds "         |
| TTHREE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 03 Seconds "         |
| TFOUR5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 04 Seconds "         |
| TFIVE5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 05 Seconds "         |
| TSIX5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 06 Seconds "         |
| TSEVEN5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 07 Seconds "         |
| TEIGHT5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 08 Seconds "         |
| TNINE5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 09 Seconds "         |
| TTEN5:    | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 10 Seconds "         |
| TELEVEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 11 Seconds "         |
| TTWELVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 12 Seconds "         |
| TTHTEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 13 Seconds "         |
| TFOTEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 14 Seconds "         |
| TFITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 15 Seconds "         |
| TSITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 16 Seconds "         |
| TSETEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 17 Seconds "         |
| TEITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 18 Seconds "         |
| TNITEEN5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 19 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTWENTY5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 20 Seconds "         |
| TTWONE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 21 Seconds "         |
| TTWTWO5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 22 Seconds "         |
| TTWTHRE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 23 Seconds "         |
| TTWFOUR5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 24 Seconds "         |
| TTWFIVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 25 Seconds "         |
| TTWSIX5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 26 Seconds "         |
| TTWSEVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 27 Seconds "         |
| TTWEIGH5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 28 Seconds "         |
| TTWNINE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 29 Seconds "         |
| TTHIRTY5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 30 Seconds "         |
| TTHONE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 31 Seconds "         |
| THTWO5:   | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 32 Seconds "         |
| THTHRE5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 33 Seconds "         |
| TTHFOUR5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 34 Seconds "         |
| TTHFIVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 35 Seconds "         |
| TTHSIX5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 36 Seconds "         |
| TTHSEVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 37 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TFISIX5:  | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 56 Seconds "         |
| TFISEVE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 57 Seconds "         |
| TFIEIGH5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 58 Seconds "         |
| TFININE5: | DB | " DELAY-TIME OF SET1 " |
|           | DB | " 59 Seconds "         |
| TONE6:    | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 01 Seconds "         |
| TTWO6:    | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 02 Seconds "         |
| TTHREE6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 03 Seconds "         |
| TFOUR6:   | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 04 Seconds "         |
| TFIVE6:   | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 05 Seconds "         |
| TSIX6:    | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 06 Seconds "         |
| TSEVEN6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 07 Seconds "         |
| TEIGHT6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 08 Seconds "         |
| TNINE6:   | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 09 Seconds "         |
| TTEN6:    | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 10 Seconds "         |
| TELEVEN6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 11 Seconds "         |
| TTWELVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 12 Seconds "         |
| TTHTEEN6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 13 Seconds "         |
| TFOTEEN6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 14 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTHTHRE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 33 Seconds."           |
| TTHFOUR6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 34 Seconds "           |
| TTHFIVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 35 Seconds "           |
| TTHSIX6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | 36 Seconds "           |
| TTHSEVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 37 Seconds "           |
| TTHEIGH6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 38 Seconds "           |
| TTHNINE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 39 Seconds "           |
| TFOURTY6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 40 Seconds "           |
| TFOONE6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | 41 Seconds "           |
| TFOTWO6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | 42 Seconds "           |
| TFOTHRE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 43 Seconds "           |
| TFOFOUR6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 44 Seconds "           |
| TFOFIVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 45 Seconds "           |
| TFOSIX6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | 46 Seconds "           |
| TFOSEVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 47 Seconds "           |
| TFOEIGH6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 48 Seconds "           |
| TFONINE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | 49 Seconds "           |
| TFIFTY6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | 50 Seconds "           |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TFIONE6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 51 Seconds "         |
| TFITWO6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 52 Seconds "         |
| TFITHRE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 53 Seconds "         |
| TFIFOUR6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 54 Seconds "         |
| TFIFIVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 55 Seconds "         |
| TFISIX6:  | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 56 Seconds "         |
| TFISEVE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 57 Seconds "         |
| TFIEIGH6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 58 Seconds "         |
| TFININE6: | DB | " DELAY-TIME OF SET2 " |
|           | DB | " 59 Seconds "         |
| TONE7:    | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 01 Seconds "         |
| TTWO7:    | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 02 Seconds "         |
| TTHREE7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 03 Seconds "         |
| TFOUR7:   | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 04 Seconds "         |
| TFIVE7:   | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 05 Seconds "         |
| TSIX7:    | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 06 Seconds "         |
| TSEVEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 07 Seconds "         |
| TEIGHT7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 08 Seconds "         |
| TNINE7:   | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 09 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTEN7:    | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 10 Seconds "         |
| TELEVEN7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 11 Seconds "         |
| TTWELVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 12 Seconds "         |
| TTHTHEN7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 13 Seconds "         |
| TFOTEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 14 Seconds "         |
| TFITEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 15 Seconds "         |
| TSITEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 16 Seconds "         |
| TSETEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 17 Seconds "         |
| TEITEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 18 Seconds "         |
| TNITEN7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 19 Seconds "         |
| TTWENTY7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 20 Seconds "         |
| TTWONE7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 21 Seconds "         |
| TTWTWO7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 22 Seconds "         |
| TTWTHRE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 23 Seconds "         |
| TTWFOUR7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 24 Seconds "         |
| TTWFIVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 25 Seconds "         |
| TTWSIX7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 26 Seconds "         |
| TTWSEVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 27 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TTWEIGH7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 28 Seconds "         |
| TTWNINE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 29 Seconds "         |
| TTHIRTY7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 30 Seconds "         |
| TTHONE7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 31 Seconds "         |
| TTHTWO7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 32 Seconds "         |
| TTHTHRE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 33 Seconds "         |
| TTHFOUR7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 34 Seconds "         |
| TTHFIVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 35 Seconds "         |
| TTHSIX7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 36 Seconds "         |
| TTHSEVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 37 Seconds "         |
| TTHEIGH7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 38 Seconds "         |
| TTNHINE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 39 Seconds "         |
| TFOURTY7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 40 Seconds "         |
| TFOONE7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 41 Seconds "         |
| TFOTWO7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 42 Seconds "         |
| TFOTHRE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 43 Seconds "         |
| TFOFOUR7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 44 Seconds "         |
| TFOFIVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 45 Seconds "         |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|           |    |                        |
|-----------|----|------------------------|
| TFOSIX7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 46 Seconds "         |
| TFOSEVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 47 Seconds "         |
| TFOEIGH7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 48 Seconds "         |
| TFONINE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 49 Seconds "         |
| TFIFTY7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 50 Seconds "         |
| TFIONE7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 51 Seconds "         |
| TFITWO7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 52 Seconds "         |
| TFITHRE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 53 Seconds "         |
| TFIFOUR7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 54 Seconds "         |
| TFIFIVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 55 Seconds "         |
| TFISIX7:  | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 56 Seconds "         |
| TFISEVE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 57 Seconds "         |
| TFIEIGH7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 58 Seconds "         |
| TFININE7: | DB | " DELAY-TIME OF SET3 " |
|           | DB | " 59 Seconds "         |
| T3SET:    | DB | "WHICH KEYS?-RTC/SET1" |
|           | DB | "/SET2/SET3/SHOW/ENT-  |
| TSTT:     | DB | " STARTING ENGINE "    |
|           | DB | " PLEASE WAIT... "     |
| TALARM:   | DB | " ENGINE PROBLEM "     |
|           | DB | "-MANUAL START/RESET-  |
| TSTTED:   | DB | " STARTING COMPLETED " |
|           | DB | " ...CONTINUATION... " |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|          |    |   |           |                    |   |
|----------|----|---|-----------|--------------------|---|
| TMCOME:  | DB | " | MEA       | COMEBACK           | " |
|          | DB | " |           | PLEASE WAIT..      | " |
| TSTP:    | DB | " | STOPING   | ENGINE             | " |
|          | DB | " |           | PLEASE WAIT..      | " |
| TSTPED:  | DB | " | STOPING   | ENGINE             | " |
|          | DB | " |           | .....COMPLETED...  | " |
| TGTOL:   | DB | " | ATS.      | NOW...             | " |
|          | DB | " |           | GENERATER to LOAD  | " |
| TMTOL:   | DB | " | ATS.      | NOW...             | " |
|          | DB | " |           | MEA....to...LOAD   | " |
| TFGEN:   | DB | " | GENERATER | PROBLEM            | " |
|          | DB | " |           | REPAIR and ENTER   | " |
| TFOVC:   | DB | " | OVER      | LOAD               | " |
|          | DB | " |           | REPAIR and ENTER   | " |
| TFMEA1:  | DB | " | MEA....   | ABNORMAL           | " |
|          | DB | " |           | PLEASE WAIT...     | " |
| TFGEN1:  | DB | " | GEN....   | ABNORMAL           | " |
|          | DB | " |           | PLEASE WAIT...     | " |
| TFOVC1:  | DB | " | WARNING!! | OVER LOAD          | " |
|          | DB | " |           | PLEASE WAIT....    | " |
| TAUTO:   | DB | " | ENGINE    | AUTOMATIC          | " |
|          | DB | " |           | STARTING/STOPPING  | " |
| TSENSOR: | DB | " | DETECTOR  | PROBLEM            | " |
|          | DB | " |           | REPAIR...and RESET | " |
|          |    |   |           | END                |   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MCS-51 INSTRUCTION OPCODES

1/6

| Mnemonic/Operands | Op-code | Byte |
|-------------------|---------|------|
| ACALL cadd        | 11 aa   | 2    |
| ACALL cadd        | 31 aa   | 2    |
| ACALL cadd        | 51 aa   | 2    |
| ACALL cadd        | 71 aa   | 2    |
| ACALL cadd        | 91 aa   | 2    |
| ACALL cadd        | B1 aa   | 2    |
| ACALL cadd        | D1 aa   | 2    |
| ACALL cadd        | F1 aa   | 2    |
| ADD A, #data      | 24 nn   | 2    |
| ADD A, @R0        | 26      | 1    |
| ADD A, @R1        | 27      | 1    |
| ADD A, dadd       | 25 dd   | 2    |
| ADD A, R0         | 28      | 1    |
| ADD A, R1         | 29      | 1    |
| ADD A, R2         | 2A      | 1    |
| ADD A, R3         | 2B      | 1    |
| ADD A, R4         | 2C      | 1    |
| ADD A, R5         | 2D      | 1    |
| ADD A, R6         | 2E      | 1    |
| ADD A, R7         | 2F      | 1    |
| ADDC A, #data     | 34 nn   | 2    |
| ADDC A, @R0       | 36      | 1    |
| ADDC A, @R1       | 37      | 1    |
| ADDC A, dadd      | 35 dd   | 2    |
| ADDC A, R0        | 38      | 1    |
| ADDC A, R1        | 39      | 1    |
| ADDC A, R2        | 3A      | 1    |
| ADDC A, R3        | 3B      | 1    |
| ADDC A, R4        | 3C      | 1    |
| ADDC A, R5        | 3D      | 1    |
| ADDC A, R6        | 3E      | 1    |
| ADDC A, R7        | 3F      | 1    |
| AJMP cadd         | 01 aa   | 2    |
| AJMP cadd         | 21 aa   | 2    |
| AJMP cadd         | 41 aa   | 2    |
| AJMP cadd         | 61 aa   | 2    |
| AJMP cadd         | 81 aa   | 2    |
| AJMP cadd         | A1 aa   | 2    |
| AJMP cadd         | C1 aa   | 2    |
| AJMP cadd         | E1 aa   | 2    |
| ANL A, #data      | 54 nn   | 2    |
| ANL A, @R0        | 56      | 1    |
| ANL A, @R1        | 57      | 1    |
| ANL A, dadd       | 55 dd   | 2    |
| ANL A, R0         | 58      | 1    |

## MCS-51 INSTRUCTION OPCODES

2/6

| Mnemonic/Operands     | Op-code  | Byte |
|-----------------------|----------|------|
| ANL A, R1             | 59       | 1    |
| ANL A, R2             | 5A       | 1    |
| ANL A, R3             | 5B       | 1    |
| ANL A, R4             | 5C       | 1    |
| ANL A, R5             | 5D       | 1    |
| ANL A, R6             | 5E       | 1    |
| ANL A, R7             | 5F       | 1    |
| ANL C, /bit           | B0 bb    | 2    |
| ANL C, bit            | 82 bb    | 2    |
| ANL dadd, #data       | 53 dd nn | 3    |
| ANL dadd, A           | 52 dd    | 2    |
| CJNE @R0, #data, cadd | B6 nn rr | 3    |
| CJNE @R1, #data, cadd | B7 nn rr | 3    |
| CJNE A, #data, cadd   | B4 nn rr | 3    |
| CJNE A, dadd, cadd    | B5 dd rr | 3    |
| CJNE R0, #data, cadd  | B8 nn rr | 3    |
| CJNE R1, #data, cadd  | B9 nn rr | 3    |
| CJNE R2, #data, cadd  | BA nn rr | 3    |
| CJNE R3, #data, cadd  | BB nn rr | 3    |
| CJNE R4, #data, cadd  | BC nn rr | 3    |
| CJNE R5, #data, cadd  | BD nn rr | 3    |
| CJNE R6, #data, cadd  | BE nn rr | 3    |
| CJNE R7, #data, cadd  | BF nn rr | 3    |
| CLR A                 | E4       | 1    |
| CLR bit               | C2 bb    | 2    |
| CLR C                 | C3       | 1    |
| CPL A                 | F4       | 1    |
| CPL bit               | B2 bb    | 2    |
| CPL C                 | B3       | 1    |
| DA A                  | D4       | 1    |
| DEC @R0               | 16       | 1    |
| DEC @R1               | 17       | 1    |
| DEC A                 | 14       | 1    |
| DEC dadd              | 15 dd    | 2    |
| DEC R0                | 18       | 1    |
| DEC R1                | 19       | 1    |
| DEC R2                | 1A       | 1    |
| DEC R3                | 1B       | 1    |
| DEC R4                | 1C       | 1    |
| DEC R5                | 1D       | 1    |
| DEC R6                | 1E       | 1    |
| DEC R7                | 1F       | 1    |
| DIV AB                | 84       | 1    |
| DJNZ dadd, cadd       | D5 dd rr | 3    |
| DJNZ R0, cadd         | D8 rr    | 2    |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MCS-51 INSTRUCTION OPCODES 3/6

| Mnemonic/Operands | Op-code  | Byte |
|-------------------|----------|------|
| DJNZ R1, cadd     | D9 rr    | 2    |
| DJNZ R2, cadd     | DA rr    | 2    |
| DJNZ R3, cadd     | DB rr    | 2    |
| DJNZ R4, cadd     | DC rr    | 2    |
| DJNZ R5, cadd     | DD rr    | 2    |
| DJNZ R6, cadd     | DE rr    | 2    |
| DJNZ R7, cadd     | DF rr    | 2    |
| INC @R0           | 06       | 1    |
| INC @R1           | 07       | 1    |
| INC A             | 04       | 1    |
| INC dadd          | 05 dd    | 2    |
| INC DPTR          | A3       | 1    |
| INC R0            | 08       | 1    |
| INC R1            | 09       | 1    |
| INC R2            | 0A       | 1    |
| INC R3            | 0B       | 1    |
| INC R4            | 0C       | 1    |
| INC R5            | 0D       | 1    |
| INC R6            | 0E       | 1    |
| INC R7            | 0F       | 1    |
| JB bit, cadd      | 20 bb rr | 3    |
| JBC bit, cadd     | 10 bb rr | 3    |
| JC cadd           | 40 rr    | 2    |
| JMP @A+DPTR       | 73       | 1    |
| JNB bit, cadd     | 30 bb rr | 3    |
| JNC cadd          | 50 rr    | 2    |
| JNZ cadd          | 70 rr    | 2    |
| JZ cadd           | 60 rr    | 2    |
| LCALL cadd        | 12 aaaa  | 3    |
| LJMP cadd         | 02 aaaa  | 3    |
| MOV @R0, #data    | 76 nn    | 2    |
| MOV @R0, A        | F6       | 1    |
| MOV @R0, dadd     | A6 dd    | 2    |
| MOV @R1, #data    | 77 nn    | 2    |
| MOV @R1, A        | F7       | 1    |
| MOV @R1, dadd     | A7 dd    | 2    |
| MOV A, #data      | 74 nn    | 2    |
| MOV A, @R0        | E6       | 1    |
| MOV A, @R1        | E7       | 1    |
| MOV A, dadd       | E5 dd    | 2    |
| MOV A, R0         | E8       | 1    |
| MOV A, R1         | E9       | 1    |
| MOV A, R2         | EA       | 1    |
| MOV A, R3         | EB       | 1    |
| MOV A, R4         | EC       | 1    |

## MCS-51 INSTRUCTION OPCODES 4/6

| Mnemonic/Operands | Op-code  | Byte |
|-------------------|----------|------|
| MOV A, R5         | ED       | 1    |
| MOV A, R6         | EE       | 1    |
| MOV A, R7         | EF       | 1    |
| MOV bit, C        | 92 bb    | 2    |
| MOV C, bit        | A2 bb    | 2    |
| MOV dadd, #data   | 75 dd nn | 3    |
| MOV dadd, @R0     | 86 dd    | 2    |
| MOV dadd, @R1     | 87 dd    | 2    |
| MOV dadd, A       | F5 dd    | 2    |
| MOV dadd, dadd    | 85 dd dd | 3    |
| MOV dadd, R0      | 88 dd    | 2    |
| MOV dadd, R1      | 89 dd    | 2    |
| MOV dadd, R2      | 8A dd    | 2    |
| MOV dadd, R3      | 8B dd    | 2    |
| MOV dadd, R4      | 8C dd    | 2    |
| MOV dadd, R5      | 8D dd    | 2    |
| MOV dadd, R6      | 8E dd    | 2    |
| MOV dadd, R7      | 8F dd    | 2    |
| MOV DPTR, #data   | 90 nnnn  | 3    |
| MOV R0, #data     | 78 nn    | 2    |
| MOV R0, A         | F3       | 1    |
| MOV R0, dadd      | A8 dd    | 2    |
| MOV R1, #data     | 79 nn    | 2    |
| MOV R1, A         | F9       | 1    |
| MOV R1, dadd      | A9 dd    | 2    |
| MOV R2, #data     | 7A nn    | 2    |
| MOV R2, A         | FA       | 1    |
| MOV R2, dadd      | AA dd    | 2    |
| MOV R3, #data     | 7B nn    | 2    |
| MOV R3, A         | FB       | 1    |
| MOV R3, dadd      | AB dd    | 2    |
| MOV R4, #data     | 7C nn    | 2    |
| MOV R4, A         | FC       | 1    |
| MOV R4, dadd      | AC dd    | 2    |
| MOV R5, #data     | 7D nn    | 2    |
| MOV R5, A         | FD       | 1    |
| MOV R5, dadd      | AD dd    | 2    |
| MOV R6, #data     | 7E nn    | 2    |
| MOV R6, A         | FE       | 1    |
| MOV R6, dadd      | AE dd    | 2    |
| MOV R7, #data     | 7F nn    | 2    |
| MOV R7, A         | FF       | 1    |
| MOV R7, dadd      | AF dd    | 2    |
| MOVC A, @A+DPTR   | 93       | 1    |
| MOVC A, @A+PC     | 83       | 1    |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS-51 INSTRUCTION OPCODES 5/6

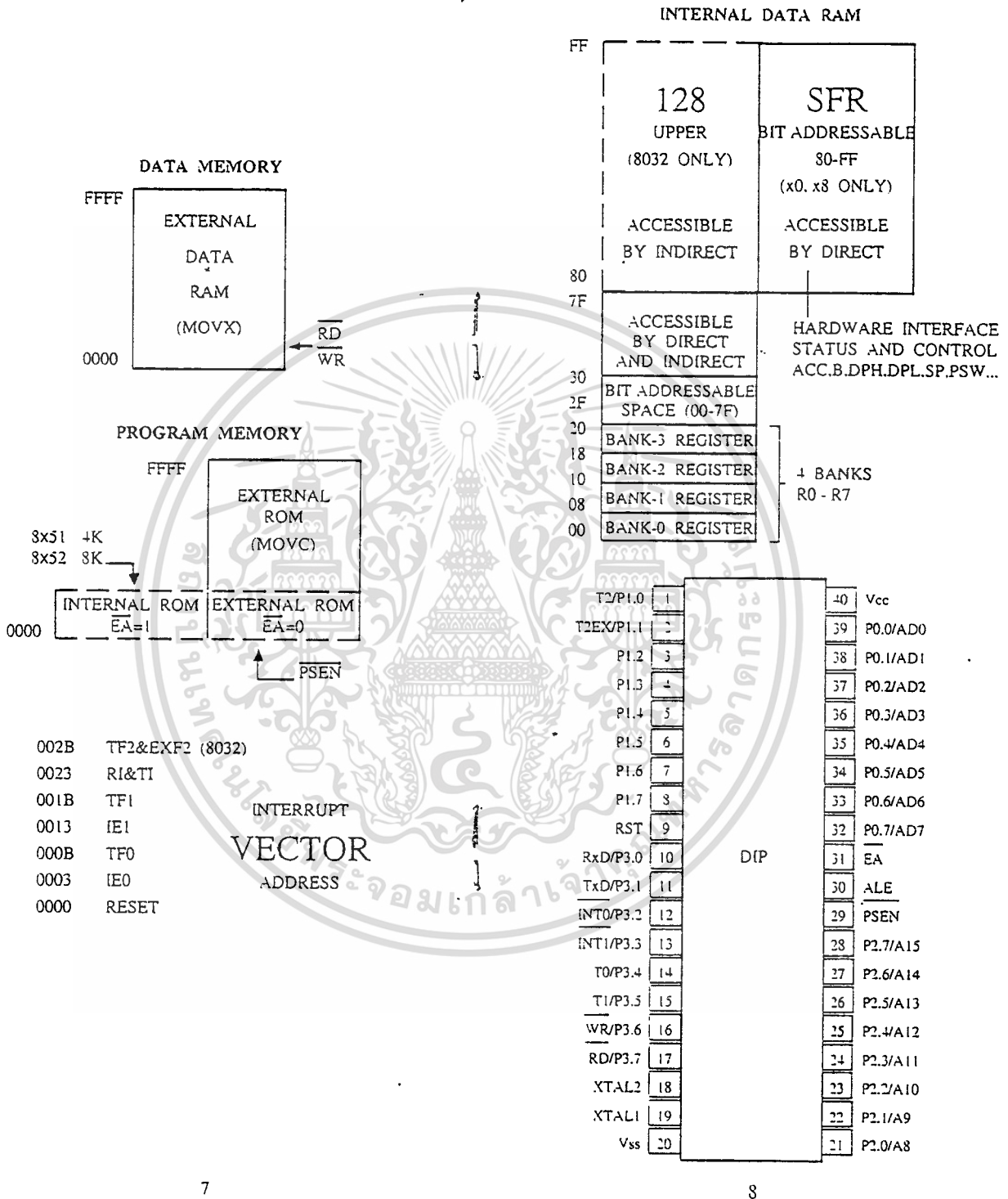
| Mnemonic/Operands | Op-code  | Byte |
|-------------------|----------|------|
| MOVX @DPTR, A     | F0       | 1    |
| MOVX @R0, A       | F2       | 1    |
| MOVX @R1, A       | F3       | 1    |
| MOVX A, @DPTR     | E0       | 1    |
| MOVX A, @R0       | E2       | 1    |
| MOVX A, @R1       | E3       | 1    |
| MUL AB            | A4       | 1    |
| NOP               | 00       | 1    |
| ORL A, #data      | 44 nn    | 2    |
| ORL A, @R0        | 46       | 1    |
| ORL A, @R1        | 47       | 1    |
| ORL A, dadd       | 45 dd    | 2    |
| ORL A, R0         | 48       | 1    |
| ORL A, R1         | 49       | 1    |
| ORL A, R2         | 4A       | 1    |
| ORL A, R3         | 4B       | 1    |
| ORL A, R4         | 4C       | 1    |
| ORL A, R5         | 4D       | 1    |
| ORL A, R6         | 4E       | 1    |
| ORL A, R7         | 4F       | 1    |
| ORL C, /bit       | A0 bb    | 2    |
| ORL C, bit        | 72 bb    | 2    |
| ORL dadd, #data   | 43 dd nn | 3    |
| ORL dadd, A       | 42 dd    | 2    |
| POP dadd          | D0 dd    | 2    |
| PUSH dadd         | C0 dd    | 2    |
| RET               | 22       | 1    |
| RET1              | 32       | 1    |
| RL A              | 23       | 1    |
| RLC A             | 33       | 1    |
| RR A              | 03       | 1    |
| RRC A             | 13       | 1    |
| SETB bit          | D2 bb    | 2    |
| SETB C            | D3       | 1    |
| SJMP cadd         | 80 rr    | 2    |
| SUBB A, #data     | 94 nn    | 2    |
| SUBB A, @R0       | 96       | 1    |
| SUBB A, @R1       | 97       | 1    |
| SUBB A, dadd      | 95 dd    | 2    |
| SUBB A, R0        | 98       | 1    |
| SUBB A, R1        | 99       | 1    |
| SUBB A, R2        | 9A       | 1    |
| SUBB A, R3        | 9B       | 1    |
| SUBB A, R4        | 9C       | 1    |
| SUBB A, R5        | 9D       | 1    |

MCS-51 INSTRUCTION OPCODES 6/6

| Mnemonic/Operands | Op-code  | Byte |
|-------------------|----------|------|
| SUBB A, R6        | 9E       | 1    |
| SUBB A, R7        | 9F       | 1    |
| SWAP A            | C4       | 1    |
| XCH A, @R0        | C6       | 1    |
| XCH A, @R1        | C7       | 1    |
| XCH A, dadd       | C5 dd    | 2    |
| XCH A, R0         | C8       | 1    |
| XCH A, R1         | C9       | 1    |
| XCH A, R2         | CA       | 1    |
| XCH A, R3         | CB       | 1    |
| XCH A, R4         | CC       | 1    |
| XCH A, R5         | CD       | 1    |
| XCH A, R6         | CE       | 1    |
| XCH A, R7         | CF       | 1    |
| XCHD A, @R0       | D6       | 1    |
| XCHD A, @R1       | D7       | 1    |
| XRL A, #data      | 64 nn    | 2    |
| XRL A, @R0        | 66       | 1    |
| XRL A, @R1        | 67       | 1    |
| XRL A, dadd       | 65 dd    | 2    |
| XRL A, R0         | 68       | 1    |
| XRL A, R1         | 69       | 1    |
| XRL A, R2         | 6A       | 1    |
| XRL A, R3         | 6B       | 1    |
| XRL A, R4         | 6C       | 1    |
| XRL A, R5         | 6D       | 1    |
| XRL A, R6         | 6E       | 1    |
| XRL A, R7         | 6F       | 1    |
| XRL dadd, #data   | 63 dd nn | 3    |
| XRL dadd, A       | 62 dd    | 2    |

| Mnemonic | Op-code |                                                                    |
|----------|---------|--------------------------------------------------------------------|
| cadd     | aaaa    | 16 bit address in Program memory                                   |
|          | aa      | 11 bit address in Program memory (aaaa0001 aaaaaaaa)               |
|          | rr      | relative offset in Program memory - 128 to +127 (Two's complement) |
| dadd     | dd      | 8 bit address in Internal RAM (00-7FH) or SFR                      |
| bit      | bb      | Direct addressed bit in Internal RAM or SFR                        |
| #data    | nnnn    | 16 bit constant data                                               |
|          | nn      | 8 bit constant data                                                |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SPECIAL FUNCTION REGISTERS (SFR) 1/4

| SYMBOL | DESCRIPTION                                                 | RESET           |
|--------|-------------------------------------------------------------|-----------------|
| * ACC  | Accumulator (E0)                                            | 00000000        |
| * B    | B Register (F0)                                             | 00000000        |
| * PSW  | Program Status Word (D0)                                    | 00000000        |
| PSW.7  | CY Carry Flag                                               |                 |
| PSW.6  | AC Auxiliary Carry Flag                                     |                 |
| PSW.5  | F0 User Flag 0                                              |                 |
| PSW.4  | RS1 Register Bank Selector                                  |                 |
| PSW.3  | RS0 Register Bank Selector                                  |                 |
|        | <u>RS1</u> <u>RS0</u> <u>Register Bank (R0-R7)</u>          |                 |
|        | 0            0            0                                 |                 |
|        | 0            1            1                                 |                 |
|        | 1            0            2                                 |                 |
|        | 1            1            3                                 |                 |
| PSW.2  | OV Overflow Flag                                            |                 |
| PSW.1  | User Definable Flag                                         |                 |
| PSW.0  | P Parity Flag of ACC Set/clear by hardware each instruction |                 |
| SP     | Stack Pointer (81)                                          | 00000111        |
| DPL    | Data Pointer (Low Byte) (82)                                | 00000000        |
| DPH    | Data Pointer (High Byte) (83)                               | 00000000        |
| * P0   | Port 0 (80) Address/Data                                    | 11111111        |
| * P1   | Port 1 (90)                                                 | 11111111        |
| * P2   | Port 2 (A0) Address                                         | 11111111        |
| * P3   | Port 3 (B0) Specific                                        | 11111111        |
| * IP   | Interrupt Priority Control (B8)                             |                 |
|        |                                                             | (8031) xxx00000 |
|        |                                                             | (8032) xx000000 |
| IP.7   | Reserve                                                     |                 |
| IP.6   | Reserve                                                     |                 |
| IP.5   | PT2 Timer 2 (8032)                                          |                 |
| IP.4   | PS Serial port                                              |                 |
| IP.3   | PT1 Timer 1                                                 |                 |
| IP.2   | PX1 External INT1                                           |                 |
| IP.1   | PT0 Timer 0                                                 |                 |
| IP.0   | PX0 External INTO                                           |                 |
| * IE   | Interrupt Enable Control (A8)                               |                 |
|        |                                                             | (8031) 0xx00000 |
|        |                                                             | (8031) 0x000000 |
| IE.7   | EA All interrupt enable or disable                          |                 |
| IE.6   | - Reserve                                                   |                 |
| IE.5   | ET2 Timer 2 overflow or capture (8032)                      |                 |
| IE.4   | ES Serial port                                              |                 |
| IE.3   | ET1 Timer 1 overflow                                        |                 |
| IE.2   | EX1 External INT1                                           |                 |
| IE.1   | ET0 Timer 0 overflow                                        |                 |
| IE.0   | EX0 External INTO                                           |                 |

**SPECIAL FUNCTION REGISTERS (SFR) 2/4**

| SYMBOL | DESCRIPTION                                                                                                                                                                            |                                                                              |                                                                                                                                                                                         |           |         |     |    |    | RESET    |
|--------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------|---------|-----|----|----|----------|
| TMOD   | Timer/Counter Mode Control (89)                                                                                                                                                        |                                                                              |                                                                                                                                                                                         |           |         |     |    |    | 00000000 |
|        | B7                                                                                                                                                                                     | B6                                                                           | B5                                                                                                                                                                                      | B4        | B3      | B2  | B1 | B0 |          |
|        | GATE                                                                                                                                                                                   | C/T                                                                          | M1                                                                                                                                                                                      | M0        | GATE    | C/T | M1 | M0 |          |
|        | TIMER 1                                                                                                                                                                                |                                                                              |                                                                                                                                                                                         |           | TIMER 0 |     |    |    |          |
| GATE   | When TRx (in TCON) is set and GATE=1, Timer/counter will run only while INTx pin is high (hardware control)<br>When GATE=0, Timer/counter will run only while TRx=1 (software control) |                                                                              |                                                                                                                                                                                         |           |         |     |    |    |          |
| C/T    | Timer or Counter selector<br>Timer - input from internal clock<br>Counter - input from Tx input pin                                                                                    |                                                                              |                                                                                                                                                                                         |           |         |     |    |    |          |
| M1     | Mode selector bit                                                                                                                                                                      |                                                                              |                                                                                                                                                                                         |           |         |     |    |    |          |
| M0     | Mode selector bit                                                                                                                                                                      |                                                                              |                                                                                                                                                                                         |           |         |     |    |    |          |
| M1     | M0                                                                                                                                                                                     | Mode                                                                         |                                                                                                                                                                                         | Operating |         |     |    |    |          |
| 0      | 0                                                                                                                                                                                      | 0                                                                            | 13-bit Timer (MCS-48 compatible)                                                                                                                                                        |           |         |     |    |    |          |
| 0      | 1                                                                                                                                                                                      | 1                                                                            | 16-bit Timer/counter                                                                                                                                                                    |           |         |     |    |    |          |
| 1      | 0                                                                                                                                                                                      | 2                                                                            | 8-bit Auto-reload Timer/counter                                                                                                                                                         |           |         |     |    |    |          |
| 1      | 1                                                                                                                                                                                      | 3                                                                            | (Timer 0) TL0 is an 8-bit Timer/counter controlled by the Timer 0 control bits.<br>TH0 is an 8-bit Timer and is controlled by Timer 1 control bits (Timer 1)<br>Timer/counter 1 stopped |           |         |     |    |    |          |
| * TCON | Timer/Counter Control (88)                                                                                                                                                             |                                                                              |                                                                                                                                                                                         |           |         |     |    |    | 00000000 |
| TCON.7 | TF1                                                                                                                                                                                    | Timer 1 overflow flag set/clear by hardware                                  |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.6 | TR1                                                                                                                                                                                    | Timer 1 run control bit (ON/OFF) set/clear by software                       |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.5 | TF0                                                                                                                                                                                    | Timer 0 overflow flag set/clear by hardware                                  |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.4 | TF0                                                                                                                                                                                    | Timer 0 run control bit (ON/OFF) set/clear by software                       |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.3 | IE1                                                                                                                                                                                    | External INT1 edge flag set/clear by hardware                                |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.2 | IT1                                                                                                                                                                                    | INT1 type control bit set/clear by software<br>0=falling edge<br>1=low level |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.1 | IE0                                                                                                                                                                                    | External INT0 edge flag set/clear by hardware                                |                                                                                                                                                                                         |           |         |     |    |    |          |
| TCON.0 | IT0                                                                                                                                                                                    | INT0 type control bit set/clear by software<br>0=falling edge<br>1=low level |                                                                                                                                                                                         |           |         |     |    |    |          |

**SPECIAL FUNCTION REGISTERS (SFR) 3/4**

| SYMBOL  | DESCRIPTION                                     |                                                                                | RESET                |
|---------|-------------------------------------------------|--------------------------------------------------------------------------------|----------------------|
| * T2CON | Timer/Counter 2 Control -<br>(C8) (8032 Only)   |                                                                                | 00000000             |
| T2CON.7 | TF2                                             | Timer 2 overflow flag<br>set/clear by hardware                                 |                      |
| T2CON.6 | EXF2                                            | Timer 2 external flag set                                                      |                      |
| T2CON.5 | RCLK                                            | Receive clock flag                                                             |                      |
| T2CON.4 | TLCK                                            | Transmit clock flag                                                            |                      |
| T2CON.3 | EXEN2                                           | Timer 2 external enable flag                                                   |                      |
| T2CON.2 | TR2                                             | Software START/STOP.<br>control                                                |                      |
| T2CON.1 | C/T2                                            | Timer or counter select                                                        |                      |
| T2CON.0 | CP/RL2                                          | Capture/reload flag                                                            |                      |
| TH0     | T/C 0 High Byte (8C)                            |                                                                                | 00000000             |
| TLO     | T/C 0 Low Byte (8A)                             |                                                                                | 00000000             |
| TH1     | T/C 1 High Byte (8D)                            |                                                                                | 00000000             |
| TL1     | T/C 1 Low Byte (8B)                             |                                                                                | 00000000             |
| TH2     | Timer/Counter 2 High Byte<br>(CD) (8032 Only)   |                                                                                | 00000000<br>00000000 |
| TL2     | Timer/Counter 2 Low Byte<br>(CC) (8032 only)    |                                                                                | 00000000             |
| RCAP2H  | T/C 2 Capture Reg High Byte<br>(CB) (8032 only) |                                                                                | 00000000<br>00000000 |
| RCAP2L  | T/C 2 Capture Reg Low Byte<br>(CA) (8032 only)  |                                                                                | 00000000             |
| * SCON  | Serial Control (98)                             |                                                                                | 00000000             |
| SCON.7  | SM0                                             | Serial port mode                                                               |                      |
| SCON.6  | SM1                                             | Serial port mode                                                               |                      |
| SM0     | SM1                                             | Mode                                                                           | Description          |
| 0       | 0                                               | 0                                                                              | SHIFT REGISTER       |
| 0       | 1                                               | 1                                                                              | 8-bit UART           |
| 1       | 0                                               | 2                                                                              | 9-bit UART           |
| 1       | 1                                               | 3                                                                              | 9-bit UART           |
| SCON.5  | SM2                                             | Enables the multiprocessor<br>communication                                    |                      |
| SCON.4  | REN                                             | Enable/disable reception<br>Set/clear by software                              |                      |
| SCON.3  | TB8                                             | The 9th bit that will be<br>transmitted in mode 2, 3.<br>Set/clear by software |                      |
| SCON.2  | RB8                                             | The 9th bit that was received<br>in mode 2, 3                                  |                      |
| SCON.1  | TI                                              | Transmit flag Set by hardware.<br>Clear by software                            |                      |
| SCON.0  | RI                                              | Receive flag Set by hardware<br>Clear by software                              |                      |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIAL FUNCTION REGISTERS (SFR) 4/4

| SYMBOL | DESCRIPTION                          | RESET                |
|--------|--------------------------------------|----------------------|
| SBUF   | Serial Data Buffer (99).             | xxxxxxx              |
| PCON   | Power Control (87) (HMOS)<br>(CHMOS) | 0xxxxxxx<br>0xxx0000 |

| B7   | B6 | B5 | B4 | B3  | B2  | B1 | B0  |
|------|----|----|----|-----|-----|----|-----|
| SMOD |    |    |    | GF1 | GF0 | PD | IDL |

SMOD Double baud rate bit If Timer 1 is used to generate baud rate. SMOD=1 the baud rate is doubled

GF1 General purpose flag 1

GF0 General purpose flag 0

PD Power down bit (CHMOS only)

IDL IDLE mode bit (CHMOS only)

\* Bit addressable SFR

| HEX | MSD  | 0   | 1   | 2     | 3   | 4   | 5   | 6   | 7   |
|-----|------|-----|-----|-------|-----|-----|-----|-----|-----|
| LSD | BITS | 000 | 001 | 101   | 011 | 100 | 101 | 110 | 111 |
| 0   | 0000 | NUL | DLE | SPACE | 0   | @   | P   | -   | p   |
| 1   | 0001 | SOH | DC1 | !     | 1   | A   | Q   | a   | q   |
| 2   | 0010 | STX | DC2 | "     | 2   | B   | R   | b   | r   |
| 3   | 0011 | ETX | DC3 | #     | 3   | C   | S   | c   | s   |
| 4   | 0100 | EOT | DC4 | \$    | 4   | D   | T   | d   | t   |
| 5   | 0101 | ENQ | NAK | %     | 5   | E   | U   | e   | u   |
| 6   | 0110 | ACK | SYN | &     | 6   | F   | V   | f   | v   |
| 7   | 0111 | BEL | ETB | .     | 7   | G   | W   | g   | w   |
| 8   | 1000 | BS  | CAN | (     | 8   | H   | X   | h   | x   |
| 9   | 1001 | HT  | EM  | )     | 9   | I   | Y   | i   | y   |
| A   | 1010 | LF  | SUB | "     | :   | J   | Z   | j   | z   |
| B   | 1011 | VT  | ESC | +     | :   | K   | [   | k   | {   |
| C   | 1100 | FF  | FS  | .     | <   | L   | /   | l   | ..  |
| D   | 1101 | CR  | GS  | -     | =   | M   | ]   | m   | }   |
| E   | 1110 | SO  | RS  | .     | >   | N   | ^   | n   | ~   |
| F   | 1111 | SI  | US  | /     | ?   | O   | ~   | o   | DEL |

SFR MEMORY MAP

| 8 Bytes |       |        |        |     |     |     |      |
|---------|-------|--------|--------|-----|-----|-----|------|
| F8      |       |        |        |     |     |     |      |
| F0      | B     |        |        |     |     |     |      |
| E8      |       |        |        |     |     |     |      |
| E0      | ACC   |        |        |     |     |     |      |
| D8      |       |        |        |     |     |     |      |
| D0      | PSW   |        |        |     |     |     |      |
| C8      | T2CON | RCAP2L | RCAP2H | TL2 | TH2 |     |      |
| C0      |       |        |        |     |     |     |      |
| B8      | IP    |        |        |     |     |     |      |
| B0      | P3    |        |        |     |     |     |      |
| A8      | IE    |        |        |     |     |     |      |
| A0      | P2    |        |        |     |     |     |      |
| 98      | SCON  | SBUF   |        |     |     |     |      |
| 90      | P1    |        |        |     |     |     |      |
| 88      | TCON  | TMOD   | TL0    | TL1 | TH0 | TH1 |      |
| 80      | P0    | SP     | DPL    | DPH |     |     | PCON |

↑  
Bit  
Addressable

Built-in 8051/52 Register Names

| Bit addresses |    |     |    |     |    |
|---------------|----|-----|----|-----|----|
| TF1           | 8F | SM0 | 9F | EA  | AF |
| TR1           | 8E | SM1 | 9E |     |    |
| TF0           | 8D | SM2 | 9D | ET2 | AD |
| TR0           | 8C | REN | 9C | ES  | AC |
| IE1           | 8B | TB8 | 9B | ET1 | AB |
| IT1           | 8A | RB8 | 9A | EX1 | AA |
| IE0           | 89 | TI  | 99 | ET0 | A9 |
| IT0           | 88 | RI  | 98 | EX0 | A8 |
| RD            | 87 |     |    | CY  | D7 |
| WR            | 86 |     |    | AC  | D6 |
| T1            | 85 | PT2 | BD | F0  | D5 |
| T0            | 84 | PS  | BC | RS1 | D4 |
| INT1          | 83 | PT1 | BB | RS0 | D3 |
| INT0          | 82 | PX1 | BA | OV  | D2 |
| TXD           | 81 | PT0 | B9 |     |    |
| RXD           | 80 | PX0 | B8 | P   | D0 |

| Direct addresses |    |        |    |       |    |
|------------------|----|--------|----|-------|----|
| ACC              | E0 | P3     | B0 | T2CON | C8 |
| B                | F0 | PCON   | 87 | TH0   | 8C |
| DPH              | 83 | PSW    | D0 | TL0   | 8A |
| DPL              | 82 | RCAP2H | CB | TH1   | 8D |
| IE               | A8 | RCAP2L | CA | TL1   | 8B |
| IP               | B8 | SBUF   | 99 | TH2   | CD |
| P0               | 80 | SCON   | 98 | TL2   | CC |
| P1               | 90 | SP     | 81 | TMOD  | 89 |
| P2               | A0 | TCON   | 88 |       |    |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DALLAS

SEMICONDUCTOR

## DS1287

### Real Time Clock

#### FEATURES

- Drop-in replacement for IBM AT computer clock/calendar
- Pin compatible with the MC146818A
- Totally nonvolatile with over 10 years of operation in the absence of power
- Self-contained subsystem includes lithium, quartz, and support circuitry
- Counts seconds, minutes, hours, days, day of the week, date, month, and year with leap year compensation
- Binary or BCD representation of time, calendar, and alarm
- 12- or 24-hour clock with AM and PM in 12-hour mode
- Daylight Savings Time option
- Selectable between Motorola and Intel bus timing
- Multiplex bus for pin efficiency
- Interfaced with software as 64 RAM locations
  - 14 bytes of clock and control registers
  - 50 bytes of general purpose RAM
- Programmable square wave output signal
- Bus-compatible interrupt signals (IRQ)
- Three interrupts are separately software-maskable and testable
  - Time-of-day alarm once/second to once/day
  - Periodic rates from 122  $\mu$ s to 500 ms
  - End of clock update cycle

#### PIN ASSIGNMENT

|     |    |    |                 |
|-----|----|----|-----------------|
| MOT | 1  | 24 | V <sub>CC</sub> |
| NC  | 2  | 23 | SCW             |
| NC  | 3  | 22 | NC              |
| AD0 | 4  | 21 | NC              |
| AD1 | 5  | 20 | NC              |
| AD2 | 6  | 19 | IRQ             |
| AD3 | 7  | 18 | RESET           |
| AD4 | 8  | 17 | DS              |
| AD5 | 9  | 16 | NC              |
| AD6 | 10 | 15 | R/W             |
| AD7 | 11 | 14 | AS              |
| GND | 12 | 13 | CS              |

24 PIN ENCAPSULATED PACKAGE

#### PIN DESCRIPTION

- |                 |                                |
|-----------------|--------------------------------|
| AD0-AD7         | - Multiplexed address/data bus |
| NC              | - No connection                |
| MOT             | - Bus type selection           |
| CS              | - Chip select                  |
| AS              | - Address strobe               |
| R/W             | - Read/write input             |
| DS              | - Data strobe                  |
| RESET           | - Reset input                  |
| IRQ             | - Interrupt request            |
| SCW             | - Square wave output           |
| V <sub>CC</sub> | - +5 volt supply               |
| GND             | - Ground                       |



ศิริสารีเลิร์ช จำกัด  
 1108/41 ศูนย์การค้าพระโขนง  
 ถนนสุขุมวิท กรุงเทพฯ 10110  
 โทร. 392-3886, 392-6183

#### DESCRIPTION

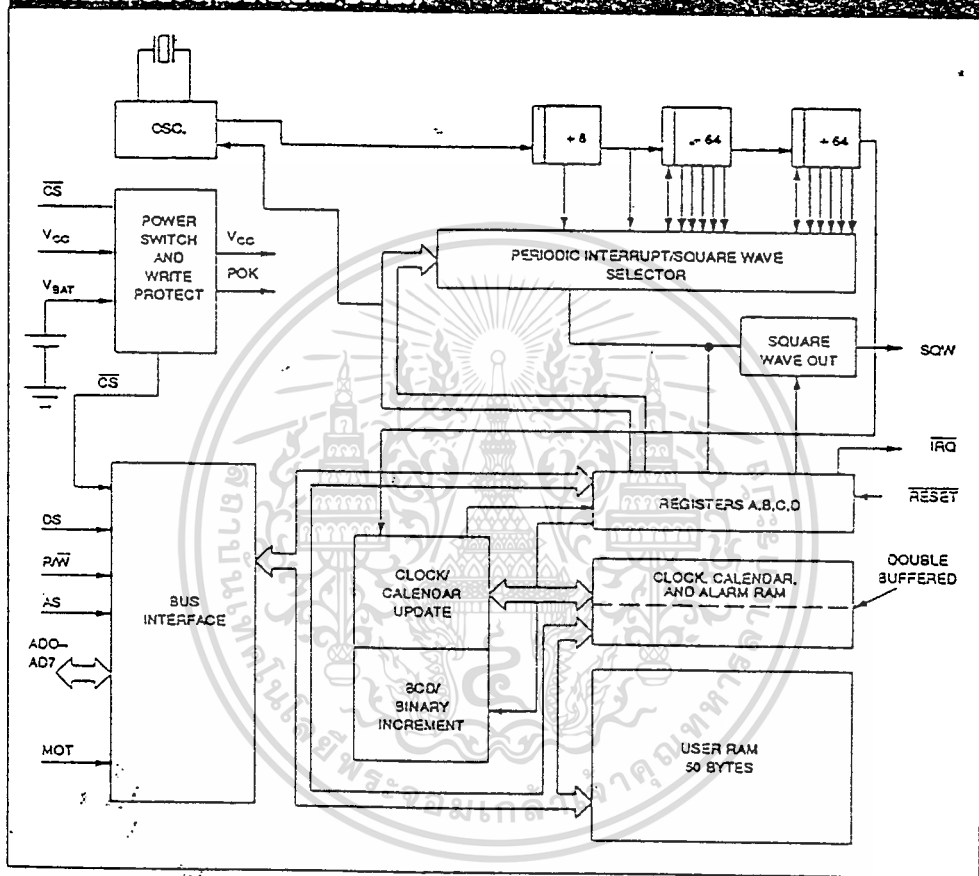
The DS1287 Real Time Clock is designed to be a direct replacement for the MC146818A. A lithium energy source, quartz crystal, and write-protection circuitry are contained within a 24-pin dual in-line package. As such, the DS1287 is a complete subsystem replacing 16 components in a typical application. The functions include a

nonvolatile time-of-day clock, an alarm, a one-hundred-year calendar, programmable interrupt, square wave generator, and 50 bytes of nonvolatile static RAM. The real time clock is distinctive in that time-of-day and memory are maintained even in the absence of power.

## OPERATION

The block diagram in Figure 1 shows the pin connections with the major internal functions of the DS1287.

The following paragraphs describe the function of each pin.

**FIGURE 1: BLOCK DIAGRAM DS1287**

## POWER-DOWN/POWER-UP CONSIDERATIONS

The Real Time Clock function will continue to operate and all of the RAM, time, calendar, and alarm memory locations remain nonvolatile regardless of the level of the V<sub>CC</sub> input. When V<sub>CC</sub> is applied to the DS1287 and reaches a level of greater than 4.25 volts, the device becomes accessible after 100 ms, provided that the oscillator is running and the oscillator countdown chain is not in reset (see Register A). This time period allows the

system to stabilize after power is applied. When  $V_{CC}$  falls below 4.25 volts, the chip select input is internally forced to an inactive level regardless of the value of  $\overline{CS}$  at the input pin. The DS1287 is, therefore, write-protected. When the DS1287 is in a write-protected state, all inputs are ignored and all outputs are in a high impedance state. When  $V_{CC}$  falls below a level of approximately 3 volts, the external  $V_{CC}$  supply is switched off and an internal lithium energy source supplies power to the Real Time Clock and the RAM memory.

## SIGNAL DESCRIPTIONS

**GND,  $V_{CC}$**  - DC power is provided to the device on these pins.  $V_{CC}$  is the +5 volt input. When 5 volts are applied within normal limits, the device is fully accessible and data can be written and read. When  $V_{CC}$  is below 4.25 volts typical, reads and writes are inhibited. However, the timekeeping function continues unaffected by the lower input voltage. As  $V_{CC}$  falls below 3 volts typical, the RAM and timekeeper are switched over to an internal lithium energy source. The timekeeping function maintains an accuracy of  $\pm 1$  minute per month at 25°C regardless of the voltage input on the  $V_{CC}$  pin.

**MOT (Mode Select)** - The MOT pin offers the flexibility to choose between two bus types. When connected to

$V_{CC}$ , Motorola bus timing is selected. When connected to GND or left disconnected, Intel bus timing is selected. The pin has an internal pull-down resistance of approximately 20 K $\Omega$ .

**SQW (Square Wave Output)** - The SQW pin can output a signal from one of 13 taps provided by the 15 internal divider stages of the Real Time Clock. The frequency of the SQW pin can be changed by programming Register A as shown in Table 1. The SQW signal can be turned on and off using the SQWE bit in Register B. The SQW signal is not available when  $V_{CC}$  is less than 4.25 volts typical.

**TABLE 1: PERIODIC INTERRUPT RATE AND SQUARE WAVE OUTPUT FREQUENCY**

| SELECT BITS REGISTER A |     |     |     | $t_{PI}$ PERIODIC INTERRUPT RATE | SQW OUTPUT FREQUENCY |
|------------------------|-----|-----|-----|----------------------------------|----------------------|
| RS3                    | RS2 | RS1 | RS0 |                                  |                      |
| 0                      | 0   | 0   | 0   | None                             | None                 |
| 0                      | 0   | 0   | 1   | 3.90625 ms                       | 256 Hz               |
| 0                      | 0   | 1   | 0   | 7.8125 ms                        | 128 Hz               |
| 0                      | 0   | 1   | 1   | 122.070 $\mu$ s                  | 8.192 kHz            |
| 0                      | 1   | 0   | 0   | 244.141 $\mu$ s                  | 4.096 kHz            |
| 0                      | 1   | 0   | 1   | 488.281 $\mu$ s                  | 2.048 kHz            |
| 0                      | 1   | 1   | 0   | 976.5625 $\mu$ s                 | 1.024 kHz            |
| 0                      | 1   | 1   | 1   | 1.953125 ms                      | 512 Hz               |
| 1                      | 0   | 0   | 0   | 3.90625 ms                       | 256 Hz               |
| 1                      | 0   | 0   | 1   | 7.8125 ms                        | 128 Hz               |
| 1                      | 0   | 1   | 0   | 15.625 ms                        | 64 Hz                |
| 1                      | 0   | 1   | 1   | 31.25 ms                         | 32 Hz                |
| 1                      | 1   | 0   | 0   | 62.5 ms                          | 16 Hz                |
| 1                      | 1   | 0   | 1   | 125 ms                           | 8 Hz                 |
| 1                      | 1   | 1   | 0   | 250 ms                           | 4 Hz                 |
| 1                      | 1   | 1   | 1   | 500 ms                           | 2 Hz                 |

**AD0-AD7 (Multiplexed Bidirectional Address/Data Bus)** - Multiplexed buses save pins because address information and data information time share the same signal paths. The addresses are present during the first portion of the bus cycle and the same pins and signal paths are used for data in the second portion of the cycle. Address/data multiplexing does not slow the access time of the DS1287 since the bus change from address to data occurs during the internal RAM access time. Addresses must be valid prior to the falling edge of AS/ALE, at which time the DS1287 latches the address from AD0 to AD5. Valid write data must be pres-

ent and held stable during the latter portion of the DS or WR pulses. In a read cycle the DS1287 outputs 8 bits of data during the latter portion of the DS or RD pulses. The read cycle is terminated and the bus returns to a high impedance state as DS transitions low in the case of Motorola timing or as RD transitions high in the case of Intel timing.

**AS (Address Strobe Input)** - A positive going address strobe pulse serves to demultiplex the bus. The falling edge of AS/ALE causes the address to be latched within the DS1287.

**DS (Data Strobe or Read Input)** - The DS/ $\overline{RD}$  pin has two modes of operation depending on the level of the MOT pin. When the MOT pin is connected to  $V_{CC}$ , Motorola bus timing is selected. In this mode DS is a positive pulse during the latter portion of the bus cycle and is called Data Strobe. During read cycles, DS signifies the time that the DS1287 is to drive the bidirectional bus. In write cycles the trailing edge of DS causes the DS1287 to latch the written data. When the MOT pin is connected to GND, Intel bus timing is selected. In this mode the DS pin is called Read ( $\overline{RD}$ ).  $\overline{RD}$  identifies the time period when the DS1287 drives the bus with read data. The  $\overline{RD}$  signal is the same definition as the Output Enable ( $\overline{OE}$ ) signal on a typical memory.

**$\overline{RW}$  (Read/Write Input)** - The  $\overline{RW}$  pin also has two modes of operation. When the MOT pin is connected to  $V_{CC}$  for Motorola timing,  $\overline{RW}$  is at a level which indicates whether the current cycle is a read or write. A read cycle is indicated with a high level on  $\overline{RW}$  while DS is high. A write cycle is indicated when  $\overline{RW}$  is low during DS.

When the MOT pin is connected to GND for Intel timing, the  $\overline{RW}$  signal is an active low signal called  $\overline{WR}$ . In this mode the  $\overline{RW}$  pin has the same meaning as the Write Enable signal ( $\overline{WE}$ ) on generic RAMs.

**$\overline{CS}$  (Chip Select Input)** - The Chip Select signal must be asserted low for a bus cycle in the DS1287 to be accessed.  $\overline{CS}$  must be kept in the active state during DS and AS for Motorola timing and during  $\overline{RD}$  and  $\overline{WR}$  for Intel timing. Bus cycles which take place without asserting  $\overline{CS}$  will latch addresses but no access will occur. When  $V_{CC}$  is below 4.25 volts, the DS1287 internally inhibits access cycles by internally disabling the  $\overline{CS}$  input. This action protects both the real time clock data and RAM data during power outages.

**$\overline{IRQ}$  (Interrupt Request Output)** - The  $\overline{IRQ}$  pin is an active low output of the DS1287 that can be used as an interrupt input to a processor. The  $\overline{IRQ}$  output remains low as long as the status bit causing the interrupt is present and the corresponding interrupt-enable bit is set. To clear the  $\overline{IRQ}$  pin the processor program normally reads the C register. The  $\overline{RESET}$  pin also clears pending interrupts.

When no interrupt conditions are present, the  $\overline{IRQ}$  level is in the high impedance state. Multiple interrupting devices can be connected to an  $\overline{IRQ}$  bus. The  $\overline{IRQ}$  bus is an open drain output and requires an external pull-up resistor.

**$\overline{RESET}$  (Reset Input)** - The  $\overline{RESET}$  pin has no effect on the clock, calendar, or RAM. On power-up the  $\overline{RE-$

$\overline{SET}$  pin can be held low for a time in order to allow the power supply to stabilize. The amount of time that  $\overline{RESET}$  is held low is dependent on the application. However, if  $\overline{RESET}$  is used on power-up, the time  $\overline{RESET}$  is low should exceed 200 ms to make sure that the internal timer that controls the DS1287 on power-up has timed out. When  $\overline{RESET}$  is low and  $V_{CC}$  is above 4.25 volts, the following occurs:

- Periodic Interrupt Enable (PIE) bit is cleared to zero.
- Alarm Interrupt Enable (AIE) bit is cleared to zero.
- Update Ended Interrupt Flag (UF) bit is cleared to zero.
- Interrupt Request Status Flag (IRQF) bit is cleared to zero.
- Periodic Interrupt Flag (PF) bit is cleared to zero.
- The device is not accessible until  $\overline{RESET}$  is returned high.
- Alarm Interrupt Flag (AF) bit is cleared to zero.
- $\overline{IRQ}$  pin is in the high impedance state.
- Square Wave Output Enable (SQWE) bit is cleared to zero.
- Update Ended Interrupt Enable (UIE) is cleared to zero.

In a typical application  $\overline{RESET}$  can be connected to  $V_{CC}$ . This connection will allow the DS1287 to go in and out of power fail without affecting any of the control registers.

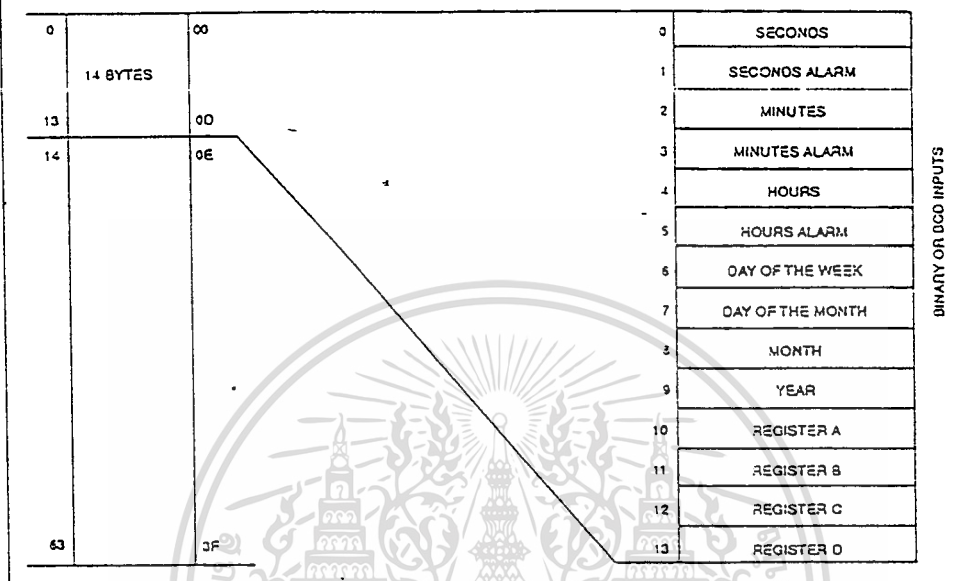
## ADDRESS MAP

The address map of the DS1287 is shown in Figure 2. The address map consists of 50 bytes of user RAM, 10 bytes of RAM that contain the RTC time, calendar, and alarm data, and four bytes which are used for control and status. All 64 bytes can be directly written or read except for the following:

- Registers C and D are read-only.
- Bit 7 of Register A is read-only.
- The high order bit of the seconds byte is read-only.

The contents of four registers (A, B, C, and D) are described in the "Registers" section.

FIGURE 2 ADDRESS MAP DS1237



## TIME, CALENDAR AND ALARM LOCATIONS

The time and calendar information is obtained by reading the appropriate memory bytes. The time, calendar, and alarm are set or initialized by writing the appropriate RAM bytes. The contents of the ten time, calendar, and alarm bytes can be either Binary or Binary-Coded Decimal (BCD) format. Before writing the internal time, calendar, and alarm registers, the SET bit in Register B should be written to a logic one to prevent updates from occurring while access is being attempted. In addition to writing the ten time, calendar, and alarm registers in a selected format (binary or BCD), the data mode bit (DM) of Register B must be set to the appropriate logic level. All ten time, calendar, and alarm bytes must use the same data mode. The set bit in Register B should be cleared after the data mode bit has been written to allow the real time clock to update the time and calendar bytes. Once initialized, the real time clock makes all updates in the selected mode. The data mode cannot be changed without reinitializing the ten data bytes. Table 2 shows the binary and BCD formats of the ten time, calendar, and alarm locations. The 24-12 bit cannot be changed without reinitializing the hour locations. When the 12-hour format is selected, the high order bit of the hours byte represents PM when it is a logic one.

The time, calendar, and alarm bytes are always accessible because they are double buffered. Once per second the ten bytes are advanced by one second and checked for an alarm condition. If a read of the time and calendar data occurs during an update, a problem exists where seconds, minutes, hours, etc. may not correlate. The probability of reading incorrect time and calendar data is low. Several methods of avoiding any possible incorrect time and calendar reads are covered later in this text.

The three alarm bytes can be used in two ways. First, when the alarm time is written in the appropriate hours, minutes, and seconds alarm locations, the alarm interrupt is initiated at the specified time each day if the alarm enable bit is high. The second use condition is to insert a "don't care" state in one or more of the three alarm bytes. The "don't care" code is any hexadecimal value from C0 to FF. The two most significant bits of each byte set the "don't care" condition when at logic 1. An alarm will be generated each hour when the "don't care" bits are set in the hours byte. Similarly, an alarm is generated every minute with "don't care" codes in the hours and minute alarm bytes. The "don't care" codes in all three alarm bytes create an interrupt every second.

TABLE 24. TIME CALENDAR AND ALARM DATA MODES

| ADDRESS LOCATION | FUNCTION                      | DECIMAL RANGE | RANGE              |                  |
|------------------|-------------------------------|---------------|--------------------|------------------|
|                  |                               |               | BINARY DATA MODE   | BCD DATA MODE    |
| 0                | Seconds                       | 0-59          | 00-3B              | 00-59            |
| 1                | Seconds Alarm                 | 0-59          | 00-3B              | 00-59            |
| 2                | Minutes                       | 0-59          | 00-3B              | 00-59            |
| 3                | Minutes Alarm                 | 0-59          | 00-3B              | 00-59            |
| 4                | Hours-12-hr Mode              | 1-12          | 01-0C AM, 81-8C PM | 01-12AM, 81-92PM |
|                  | Hours-24-hr Mode              | 0-23          | 00-17              | 00-23            |
| 5                | Hours Alarm-12-hr             | 1-12          | 01-0C AM, 81-8C PM | 01-12AM, 81-92PM |
|                  | Hours Alarm-24-hr             | 0-23          | 00-17              | 00-23            |
| 6                | Day of the Week<br>Sunday = 1 | 1-7           | 01-07              | 01-07            |
| 7                | Date of the Month             | 1-31          | 01-1F              | 01-31            |
| 8                | Month                         | 1-12          | 01-0C              | 01-12            |
| 9                | Year                          | 0-99          | 00-63              | 00-99            |

## NONVOLATILE RAM

The 50 general purpose nonvolatile RAM bytes are not dedicated to any special function within the DS1287. They can be used by the processor program as nonvolatile memory and are fully available during the update cycle.

## INTERRUPTS

The RTC plus RAM includes three separate, fully automatic sources of interrupt for a processor. The alarm interrupt can be programmed to occur at rates from once per second to once per day. The periodic interrupt can be selected for rates from 500 ms to 122  $\mu$ s. The update-ended interrupt can be used to indicate to the program that an update cycle is complete. Each of these independent interrupt conditions is described in greater detail in other sections of this text.

The processor program can select which interrupts, if any, are going to be used. Three bits in Register B enable the interrupts. Writing a logic 1 to an interrupt-enable bit permits that interrupt to be initiated when the event occurs. A zero in an interrupt-enable bit prohibits the  $\overline{\text{IRQ}}$  pin from being asserted from that interrupt condition. If an interrupt flag is already set when an interrupt is enabled,  $\overline{\text{IRQ}}$  is immediately set at an active level, although the interrupt initiating the event may have occurred much earlier. As a result, there are cases where the program should clear such earlier initiated interrupts before first enabling new interrupts.

When an interrupt event occurs, the relating flag bit is set to logic 1 in Register C. These flag bits are set independent of the state of the corresponding enable bit in Register B. The flag bit can be used in a polling mode without enabling the corresponding enable bits. The interrupt flag bit is a status bit which software can interrogate as necessary. When a flag is set, an indication is given to software that an interrupt event has occurred since the flag bit was last read; however, care should be taken when using the flag bits as they are cleared each time Register C is read. Double latching is included with Register C so that bits which are set remain stable throughout the read cycle. All bits which are set (high) are cleared when read and new interrupts which are pending during the read cycle are held until after the cycle is completed. One, two, or three bits can be set when reading Register C. Each utilized flag bit should be examined when read to ensure that no interrupts are lost.

The second flag bit usage method is with fully enabled interrupts. When an interrupt flag bit is set and the corresponding interrupt enable bit is also set, the  $\overline{\text{IRQ}}$  pin is asserted low.  $\overline{\text{IRQ}}$  is asserted as long as at least one of the three interrupt sources has its flag and enable bits both set. The IRQF bit in Register C is a one whenever the  $\overline{\text{IRQ}}$  pin is being driven low. Determination that the RTC initiated an interrupt is accomplished by reading Register C. A logic one in bit 7 (IRQF bit) indicates that one or more interrupts have been initiated by the DS1287. The act of reading Register C clears all active flag bits and the IRQF bit.

## OSCILLATOR CONTROL BITS

When the DS1287 is shipped from the factory, the internal oscillator is turned off. This feature prevents the lithium energy cell from being used until it is installed in a system. A pattern of 010 in bits 4 through 6 of Register A will turn the oscillator on and enable the countdown chain. A pattern of 11X will turn the oscillator on, but holds the countdown chain of the oscillator in reset. All other combinations of bits 4 through 6 keep the oscillator off.

## SQUARE WAVE OUTPUT SELECTION

Thirteen of the 15 divider taps are made available to a 1-of-15 selector, as shown in the block diagram of Figure 1. The first purpose of selecting a divider tap is to generate a square wave output signal on the SQW pin. The RS0-RS3 bits in Register A establish the square wave output frequency. These frequencies are listed in Table 1. The SQW frequency selection shares its 1-of-15 selector with the periodic interrupt generator. Once the frequency is selected, the output of the SQW pin can be turned on and off under program control with the square wave enable bit (SQWE).

## PERIODIC INTERRUPT SELECTION

The periodic interrupt will cause the  $\overline{\text{IRQ}}$  pin to go to an active state from once every 500 ms to once every 122  $\mu\text{s}$ . This function is separate from the alarm interrupt which can be output from once per second to once per day. The periodic interrupt rate is selected using the same Register A bits which select the square wave frequency (see Table 1). Changing the Register A bits affects both the square wave frequency and the periodic interrupt output. However, each function has a separate enable bit in Register B. The SQWE bit controls the square wave output. Similarly, the periodic interrupt is enabled by the PIE bit in Register B. The periodic interrupt can be used with software counters to measure inputs, create output intervals, or await the next needed software function.

## UPDATE CYCLE

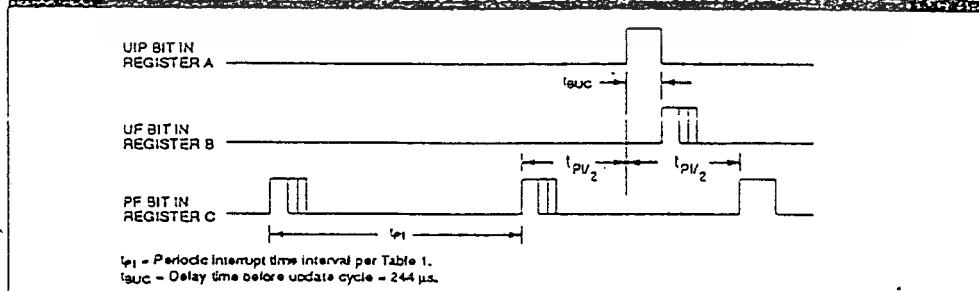
The DS1287 executes an update cycle once per second regardless of the SET bit in Register 8. When the SET bit in Register 8 is set to one, the user copy of the double buffered time, calendar, and alarm bytes is frozen and will not update as the time increments. However, the time countdown chain continues to update the internal copy of the buffer. This feature allows time to maintain accuracy independent of reading or writing the time, calendar, and alarm buffers and also guarantees that time and calendar information is consistent. The update cycle also compares each alarm byte with the corresponding time byte and issues an alarm if a match or if a "don't care" code is present in all three positions.

There are three methods that can handle access of the real time clock that avoid any possibility of accessing inconsistent time and calendar data. The first method uses the update-ended interrupt. If enabled, an interrupt occurs after every update cycle that indicates that over 999 ms are available to read valid time and date information. If this interrupt is used, the IRQF bit in Register C should be cleared before leaving the interrupt routine.

A second method uses the update-in-progress bit (UIP) in Register A to determine if the update cycle is in progress. The UIP bit will pulse once per second. After the UIP bit goes high, the update transfer occurs 244  $\mu\text{s}$  later. If a low is read on the UIP bit, the user has at least 244  $\mu\text{s}$  before the time/calendar data will be changed. Therefore, the user should avoid interrupt service routines that would cause the time needed to read valid time/calendar data to exceed 244  $\mu\text{s}$ .

The third method uses a periodic interrupt to determine if an update cycle is in progress. The UIP bit in Register A is set high between the setting of the PF bit in Register C (see Figure 3). Periodic interrupts that occur at a rate of greater than  $t_{\text{BUC}}$  allow valid time and date information to be reached at each occurrence of the periodic interrupt. The reads should be complete within 1 ( $t_{\text{PI}_2} + t_{\text{BUC}}$ ) to ensure that data is not read during the update cycle.

FIGURE 3: UPDATE ENDED AND PERIODIC INTERRUPT RELATIONSHIP



## REGISTERS

The DS1287 has four control registers which are accessible at all times, even during the update cycle.

### REGISTER A

| MSB   |       |       |       | LSB   |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
| UIP   | DV2   | DV1   | DV0   | RS3   | RS2   | RS1   | RS0   |

#### UIP

The Update In Progress (UIP) bit is a status flag that can be monitored. When the UIP bit is a one, the update transfer will soon occur. When UIP is a zero, the update transfer will not occur for at least 244  $\mu$ s. The time, calendar, and alarm information in RAM is fully available for access when the UIP bit is zero. The UIP bit is read only and is not affected by RESET. Writing the SET bit in Register B to a one inhibits any update transfer and clears the UIP status bit.

#### DV0, DV1, DV2

These three bits are used to turn the oscillator on or off and to reset the countdown chain. A pattern of 010 is the only combination of bits that will turn the oscillator on and allow the RTC to keep time. A pattern of 11X will enable the oscillator but holds the countdown chain in reset. The next update will occur at 500 ms after a pattern of 010 is written to DV0, DV1, and DV2.

#### RS3, RS2, RS1, RS0

These four rate-selection bits select one of the 13 taps on the 15-stage divider or disable the divider output. The tap selected can be used to generate an output square wave (SQW pin) and/or a periodic interrupt. The user can do one of the following:

1. Enable the interrupt with the PIE bit;
2. Enable the SQW output pin with the SQWE bit;
3. Enable both at the same time and the same rate; or
4. Enable neither.

Table 1 lists the periodic interrupt rates and the square wave frequencies that can be chosen with the RS bits. These four read/write bits are not affected by RESET.

### REGISTER B

| MSB   |       |       |       | LSB   |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
| SET   | PIE   | AIE   | UIE   | SQWE  | DM    | 24/12 | OSE   |

## SET

When the SET bit is a zero, the update transfer functions normally by advancing the counts once per second. When the SET bit is written to a one, any update transfer is inhibited and the program can initialize the time and calendar bytes without an update occurring in the midst of initializing. Read cycles can be executed in a similar manner. SET is a read/write bit that is not modified by RESET or internal functions of the DS1287.

## PIE

The periodic interrupt enable PIE bit is a read/write bit which allows the Periodic Interrupt Flag (PF) bit in Register C to drive the  $\overline{\text{IRQ}}$  pin low. When the PIE bit is set to one, periodic interrupts are generated by driving the  $\overline{\text{IRQ}}$  pin low at a rate specified by the RS3-RS0 bits of Register A. A zero in the PIE bit blocks the  $\overline{\text{IRQ}}$  output from being driven by a periodic interrupt, but the Periodic Flag (PF) bit is still set at the periodic rate. PIE is not modified by any internal DS1287 functions, but is cleared to zero on RESET.

## AIE

The Alarm Interrupt Enable (AIE) bit is a read/write bit which, when set to a one, permits the Alarm Flag (AF) bit in register C to assert  $\overline{\text{IRQ}}$ . An alarm interrupt occurs for each second that the three time bytes equal the three alarm bytes including a "don't care" alarm code of binary 11XXXXXX. When the AIE bit is set to zero, the AF bit does not initiate the  $\overline{\text{IRQ}}$  signal. The RESET pin clears AIE to zero. The internal functions of the DS1287 do not affect the AIE bit.

## UIE

The Update Ended Interrupt Enable (UIE) bit is a read/write bit that enables the Update Ended Flag (UF) bit in Register C to assert  $\overline{\text{IRQ}}$ . The RESET pin going low or the SET bit going high clears to UIE bit.

## SQWE

When the Square Wave Enable (SQWE) bit is set to a one, a square wave signal at the frequency set by the rate-selection bits RS3 through RS0 is driven out on a SQW pin. When the SQWE bit is set to zero, the SQW pin is held low; the state of SQWE is cleared by the RESET pin. SQWE is a read/write bit.

## DM

The Data Mode (DM) bit indicates whether time and calendar information is in binary or BCD format. The DM bit is set by the program to the appropriate format and can be read as required. This bit is not modified by internal functions or RESET. A one in DM signifies binary data while a zero in DM specifies Binary Coded Decimal (BCD) data.

## 24/12

The 24/12 control bit establishes the format of the hours byte. A one indicates the 24-hour mode and a zero indicates the 12-hour mode. This bit is read/write and is not affected by internal functions of RESET.

## DSE

The Daylight Savings Enable (DSE) bit is a read/write bit which enables two special updates when DSE is set to one. On the first Sunday in April the time increments from 1:59:59 AM to 3:00:00 AM. On the last Sunday in October when the time first reaches 1:59:59 AM it changes to 1:00:00 AM. These special updates do not occur when the DSE bit is a zero. This bit is not affected by internal functions or RESET.

## REGISTER C

| MSB   |       |       |       | LSB   |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
| IRQF  | PF    | AF    | UF    | 0     | 0     | 0     | 0     |

## IRQF

The Interrupt Request Flag (IRQF) bit is set to a one when one or more of the following are true:

PF = PIE = 1  
AF = AIE = 1  
UF = UIE = 1

That is,  $IRQF = (PF \cdot PIE) + (AF \cdot AIE) + (UF \cdot UIE)$ .

Any time the IRQF bit is a one, the  $\overline{IRQ}$  pin is driven low. All flag bits are cleared after Register C is read by the program or when the RESET pin is low.

## PF

The Periodic Interrupt Flag (PF) is a read-only bit which is set to a one when an edge is detected on the selected tap of the divider chain. The RS3 through RS0 bits establish the periodic rate. PF is set to a one independent of the state of the PIE bit. When both PF and PIE are

ones, the  $\overline{IRQ}$  signal is active and will set the IRQF bit. The PF bit is cleared by a RESET or a software read of Register C.

## AF

A one in the Alarm Interrupt Flag (AF) bit indicates that the current time has matched the alarm time. If the AIE bit is also a one, the  $\overline{IRQ}$  pin will go low and a one will appear in the IRQF bit. A RESET or a read of Register C will clear AF.

## UF

The Update Ended Interrupt Flag (UF) bit is set after each update cycle. When the UIE bit is set to one, the one in UF causes the IRQF bit to be a one which will assert the  $\overline{IRQ}$  pin. UF is cleared by reading Register C or a RESET.

## BIT 0 THROUGH BIT 3

These are unused bits of the status Register C. These bits always read zero and cannot be written.

## REGISTER D

| MSB   |       |       |       | LSB   |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
| VRT   | 0     | 0     | 0     | 0     | 0     | 0     | 0     |

## VRT

The Valid RAM and Time (VRT) bit is set to the one state by Dallas Semiconductor prior to shipment. This bit is not writable and should always be a one when read. If a zero is ever present, an exhausted internal lithium energy source is indicated and both the contents of the RTC data and RAM data are questionable. This bit is unaffected by RESET.

## BIT 6 THROUGH BIT 0

The remaining bits of Register D are not usable. They cannot be written and, when read, they will always read zero.

**ABSOLUTE MAXIMUM RATINGS\***

|                                       |                      |
|---------------------------------------|----------------------|
| VOLTAGE ON ANY PIN RELATIVE TO GROUND | -0.3V TO +7.0V       |
| OPERATING TEMPERATURE                 | 0°C TO 70°C          |
| STORAGE TEMPERATURE                   | -40°C TO +70°C       |
| SOLDERING TEMPERATURE                 | 260°C FOR 10 SECONDS |

\*This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**RECOMMENDED DC OPERATING CONDITIONS (0°C TO 70°C)**

| PARAMETER            | SYMBOL   | MIN  | TYP | MAX          | UNITS | NOTES |
|----------------------|----------|------|-----|--------------|-------|-------|
| Power Supply Voltage | $V_{CC}$ | 4.5  | 5.0 | 5.5          | V     | 1     |
| Input Logic 1        | $V_{IH}$ | 2.2  |     | $V_{CC}+0.3$ | V     | 1     |
| Input Logic 0        | $V_{IL}$ | -0.3 |     | +0.8         | V     | 1     |

**DC ELECTRICAL CHARACTERISTICS (0°C TO 70°C,  $V_{CC}=4.5$  TO 5.5V)**

| PARAMETER            | SYMBOL    | MIN  | TYP | MAX  | UNITS   | NOTES |
|----------------------|-----------|------|-----|------|---------|-------|
| Power Supply Current | $I_{CC1}$ | -    | 7   | 15   | mA      | 2     |
| Input Leakage        | $I_{IL}$  | -1.0 |     | +1.0 | $\mu$ A | 3     |
| I/O Leakage          | $I_{LO}$  | -1.0 |     | +1.0 | $\mu$ A | 4     |
| Input Current        | $I_{MOT}$ | -1.0 |     | +500 | $\mu$ A | 3     |
| Output @ 2.4V        | $I_{OH}$  | -1.0 |     |      | mA      | 1,5   |
| Output @ 0.4V        | $I_{OL}$  |      |     | 4.0  | mA      | 1     |

**CAPACITANCE ( $I_A=25^\circ\text{C}$ )**

| PARAMETER          | SYMBOL    | MIN | TYP | MAX | UNITS | NOTES |
|--------------------|-----------|-----|-----|-----|-------|-------|
| Input Capacitance  | $C_{IN}$  |     |     | 5   | pF    |       |
| Output Capacitance | $C_{OUT}$ |     |     | 7   | pF    |       |

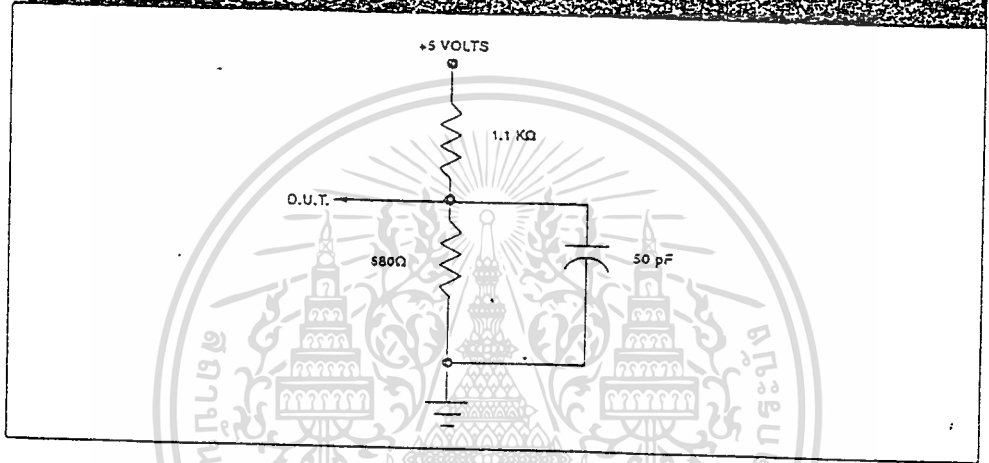
**AC ELECTRICAL CHARACTERISTICS (0°C TO 70°C, V<sub>CC</sub> = 4.5V TO 5.5V)**

| PARAMETER                                   | SYMBOL            | MIN | TYP | MAX | UNITS | NOTES |
|---------------------------------------------|-------------------|-----|-----|-----|-------|-------|
| Cycle Time                                  | t <sub>CYC</sub>  | 385 |     | DC  | ns    |       |
| Pulse Width, DS/E Low or RD/WR High         | PW <sub>EL</sub>  | 150 |     |     | ns    |       |
| Pulse Width, DS/E High or RD/WR Low         | PW <sub>EH</sub>  | 125 |     |     | ns    |       |
| Input Rise and Fall Time                    | t <sub>RI/F</sub> |     |     | 30  | ns    |       |
| R/W Hold Time                               | t <sub>RWH</sub>  | 10  |     |     | ns    |       |
| R/W Setup Time Before DS/E                  | t <sub>RWS</sub>  | 50  |     |     | ns    |       |
| Chip Select Setup Time Before DS, WR, or RD | t <sub>CS</sub>   | 20  |     |     | ns    |       |
| Chip Select Hold Time                       | t <sub>CH</sub>   | 0   |     |     | ns    |       |
| Read Data Hold Time                         | t <sub>DHR</sub>  | 10  |     | 80  | ns    |       |
| Write Data Hold Time                        | t <sub>DHW</sub>  | 0   |     |     | ns    |       |
| Muxed Address Valid Time to AS/ALE Fall     | t <sub>ASL</sub>  | 30  |     |     | ns    |       |
| Muxed Address Hold Time                     | t <sub>AHL</sub>  | 10  |     |     | ns    |       |
| Delay Time DS/E to AS/ALE Rise              | t <sub>ASD</sub>  | 25  |     |     | ns    |       |
| Pulse Width AS/ALE High                     | PW <sub>ASH</sub> | 60  |     |     | ns    |       |
| Delay Time, AS/ALE to DS/E Rise             | t <sub>ASED</sub> | 40  |     |     | ns    |       |
| Output Data Delay Time From DS/E or RD      | t <sub>ODR</sub>  | 20  |     | 120 | ns    | 6     |
| Data Setup Time                             | t <sub>OSW</sub>  | 100 |     |     | ns    |       |
| Reset Pulse Width                           | t <sub>RWL</sub>  | 5   |     |     | μs    |       |
| IRQ Release from DS                         | t <sub>IROS</sub> |     |     | 2   | μs    |       |
| IRQ Release from RESET                      | t <sub>IIR</sub>  |     |     | 2   | μs    |       |

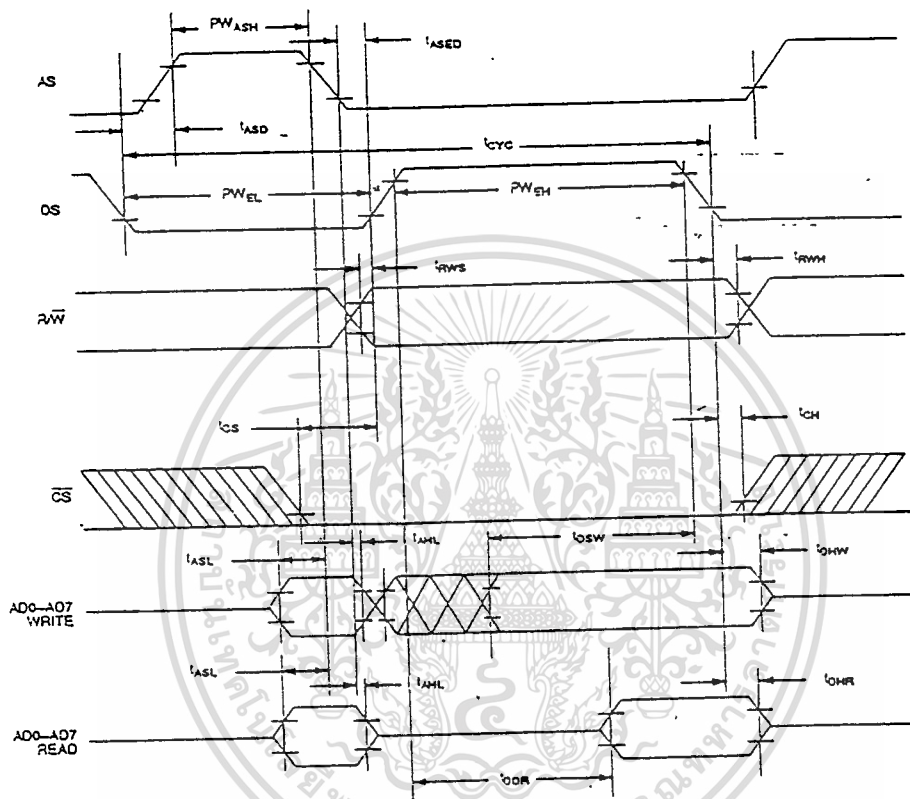
## NOTES

1. All voltages are referenced to ground.
2. All outputs are open.
3. The MOT pin has an internal pulldown of 20 K $\Omega$ .
4. Applies to the AD0-AD7 pins, the  $\overline{\text{IR}}\overline{\text{O}}$  pin, and the SQW pin when each is in the high impedance state.
5. The  $\overline{\text{IR}}\overline{\text{O}}$  pin is open drain.
6. Measured with a load as shown in Figure 4.

FIGURE 4. OUTPUT LOAD

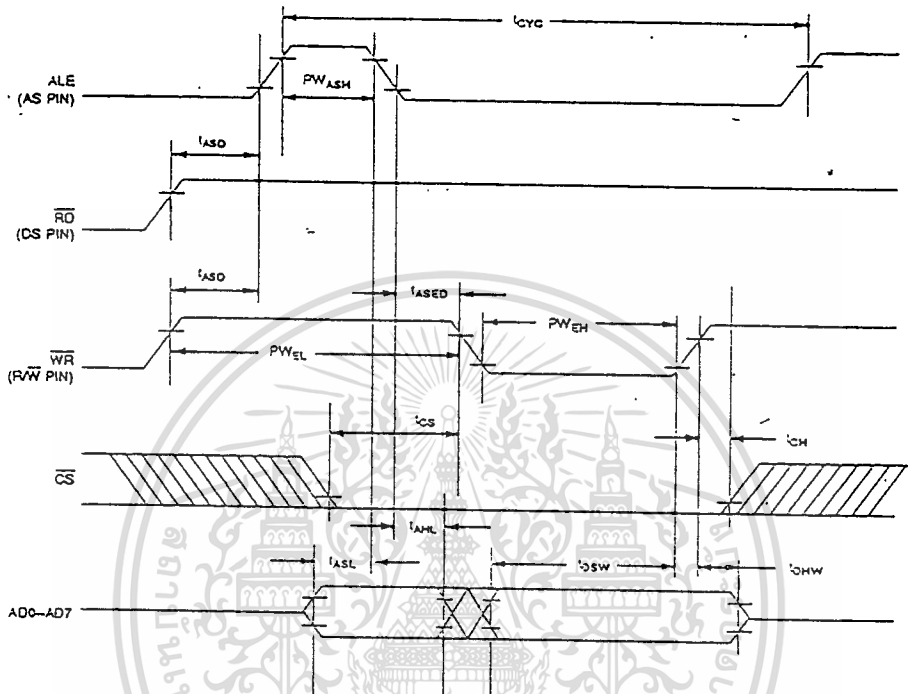


## DS1287 BUS TIMING FOR MOTOROLA INTERFACE

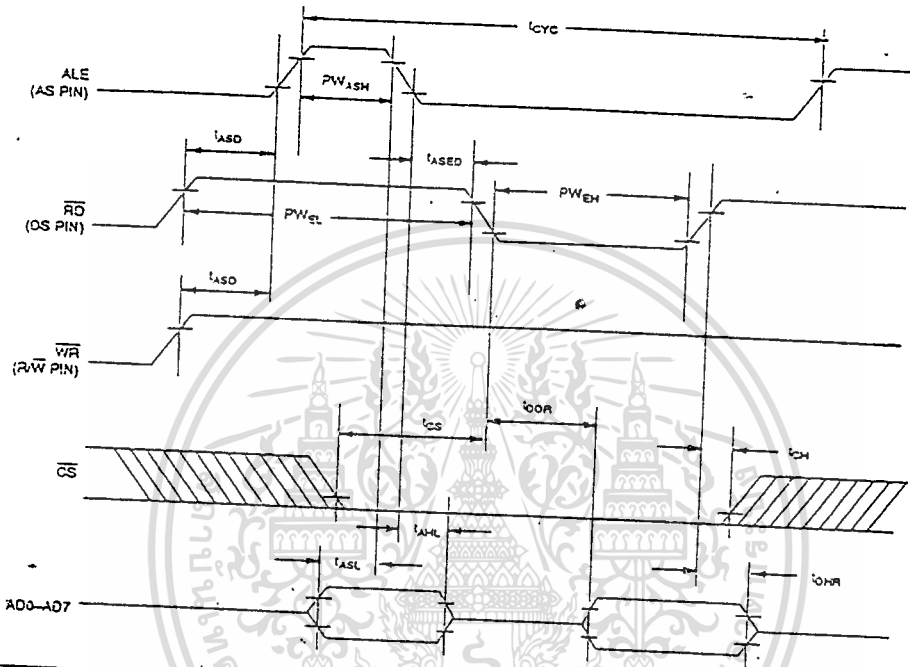


6

# DS1287 BUS TIMING FOR INTEL INTERFACE WRITE CYCLE

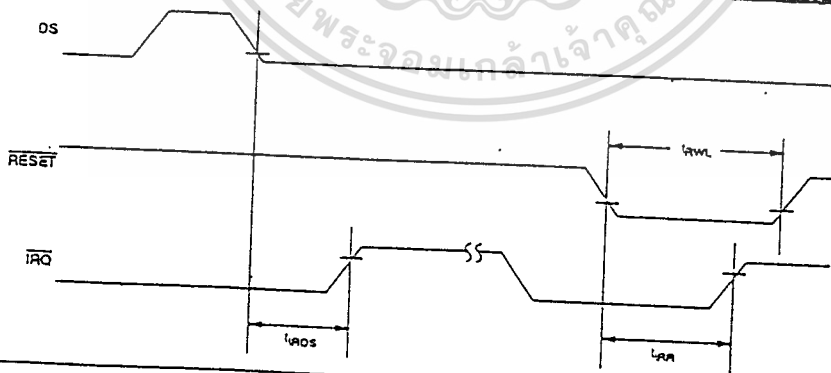


## DS1287 BUS TIMING FOR INTEL INTERFACE READ CYCLE

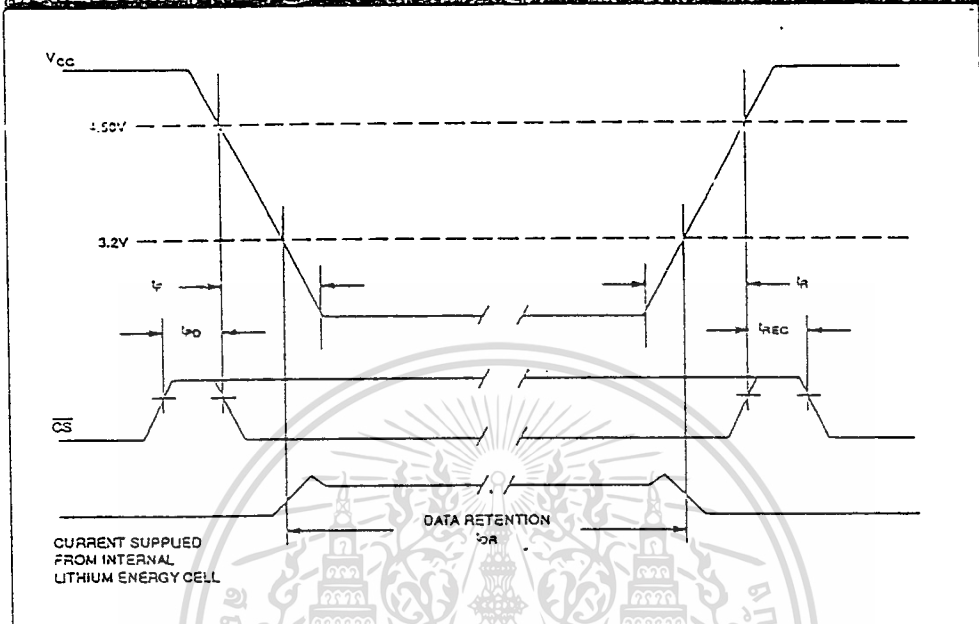


6

## DS1287 IRQ RELEASE DELAY TIMING



## POWER DOWN/POWER UP TIMING



## POWER DOWN/POWER UP TIMING

| PARAMETER                                                     | SYMBOL    | MIN | TYP | MAX | UNITS   | NOTES |
|---------------------------------------------------------------|-----------|-----|-----|-----|---------|-------|
| $\overline{CS}$ at $V_{IH}$ before Power-Down                 | $t_{PD}$  | 0   |     |     | $\mu s$ |       |
| $V_{CC}$ slew from 4.5V to 0V ( $\overline{CS}$ at $V_{IH}$ ) | $t_F$     | 300 |     |     | $\mu s$ |       |
| $V_{CC}$ slew from 0V to 4.5V ( $\overline{CS}$ at $V_{IH}$ ) | $t_R$     | 100 |     |     | $\mu s$ |       |
| $\overline{CS}$ at $V_{IH}$ after Power-Up                    | $t_{REC}$ | 20  |     | 200 | ms      |       |

(TA = 25°C)

| PARAMETER               | SYMBOL   | MIN | TYP | MAX | UNITS | NOTES |
|-------------------------|----------|-----|-----|-----|-------|-------|
| Expected Data Retention | $t_{DR}$ | 10  |     |     | years |       |

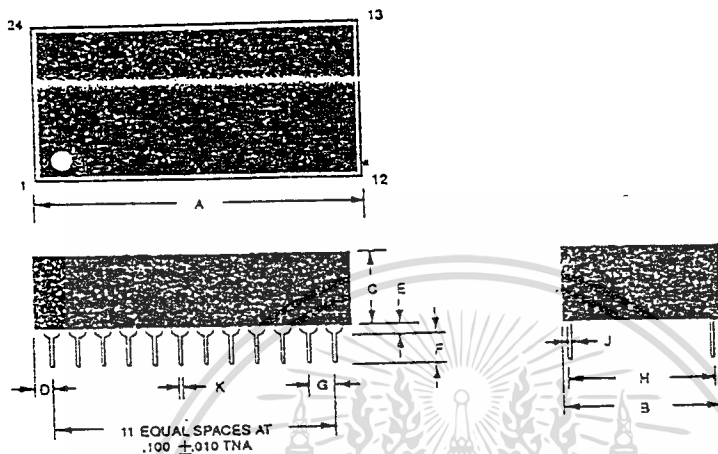
## NOTE

The real time clock will keep time to an accuracy of  $\pm 1$  minute per month during data retention time for the period of  $t_{DR}$ .

## WARNING

Under no circumstances are negative undershoots, of any amplitude, allowed when device is in battery backup mode.

## DS1287 REAL TIME CLOCK PLUS RAM



| PKG         | 24-PIN         |                |
|-------------|----------------|----------------|
| DIM         | MIN            | MAX            |
| A IN.<br>MM | 1.320<br>33.53 | 1.335<br>33.91 |
| B IN.<br>MM | 0.675<br>17.15 | 0.700<br>17.78 |
| C IN.<br>MM | 0.345<br>8.76  | 0.370<br>9.40  |
| D IN.<br>MM | 0.100<br>2.54  | 0.130<br>3.30  |
| E IN.<br>MM | 0.015<br>0.38  | 0.030<br>0.76  |
| F IN.<br>MM | 0.110<br>2.79  | 0.140<br>3.56  |
| G IN.<br>MM | 0.090<br>2.29  | 0.110<br>2.79  |
| H IN.<br>MM | 0.590<br>14.99 | 0.630<br>16.00 |
| J IN.<br>MM | 0.008<br>0.20  | 0.012<br>0.30  |
| K IN.<br>MM | 0.015<br>0.38  | 0.021<br>0.53  |

NOTE: PINS 2, 3, 16, 20, 21 AND 22 ARE MISSING BY DESIGN.

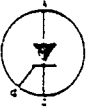


ภาคผนวก ง)

SPECIFICATION OF SCR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Silicon Controlled Rectifiers (SCR)



## Phase Control - SCR

| VORM                              | IT Max Forward Current (Amp)                                                       |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |               |
|-----------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|---------------|
|                                   | IT RMS - All Conduction Angles                                                     |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    | IT Ave - Conduction Angle = 180°                                                   |                                                                                    |                                                                                     |                                                                                      |                                                                                      |               |
|                                   | RMS                                                                                | .3 A                                                                               | 3 A                                                                                | 4 A                                                                                | 5 A                                                                                | *7 A                                                                               | 8 A                                                                                | 10 A                                                                               |                                                                                     |                                                                                      |                                                                                      |               |
|                                   | Av.                                                                                | .5 A                                                                               | 1.9 A                                                                              | 2.5 A                                                                              | 3.2 A                                                                              | 4.3 A                                                                              | 5.1 A                                                                              | 6.2 A                                                                              |                                                                                     |                                                                                      |                                                                                      |               |
| 30                                | ECG5400                                                                            |                                                                                    | ECG5411                                                                            | ECG5452                                                                            |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |               |
| 50                                |                                                                                    |                                                                                    |                                                                                    | ECG5453                                                                            | ECG5470                                                                            |                                                                                    |                                                                                    | ECG5442                                                                            | ECG5481                                                                             |                                                                                      |                                                                                      |               |
| 60                                | ECG5401                                                                            |                                                                                    | ECG5412                                                                            |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |               |
| 100                               | ECG5402                                                                            |                                                                                    | ECG5413                                                                            | ECG5454                                                                            | ECG5471                                                                            |                                                                                    |                                                                                    |                                                                                    | ECG5482                                                                             |                                                                                      |                                                                                      |               |
| 200                               | ECG5404                                                                            | ECG5408                                                                            | ECG5414                                                                            | ECG5455                                                                            | ECG5472                                                                            | ECG5511                                                                            | ECG5427                                                                            | ECG5444                                                                            | ECG5483                                                                             | ECG5417                                                                              |                                                                                      |               |
| 400                               | ECG5405                                                                            | ECG5409                                                                            | ECG5415                                                                            | ECG5457                                                                            | ECG5474                                                                            | ECG5512                                                                            | ECG5428                                                                            | ECG5437                                                                            | ECG5446                                                                             | ECG5485                                                                              | ECG5418                                                                              | ECG5428       |
| 600                               | ECG5406                                                                            | ECG5410                                                                            | ECG5416                                                                            | ECG5458                                                                            | ECG5476                                                                            | ECG5513                                                                            | ECG5429                                                                            | ECG5438                                                                            | ECG5448                                                                             | ECG5487                                                                              | ECG5419                                                                              |               |
| IGT Min                           | 200 $\mu$ A #                                                                      | 10 mA                                                                              | 200 $\mu$ A #                                                                      | 200 $\mu$ A #                                                                      | 10 mA                                                                              | 15 mA                                                                              | 15 mA                                                                              | 200 $\mu$ A #                                                                      | 30 mA                                                                               | 20 mA                                                                                | 15 mA                                                                                | 200 $\mu$ A # |
| VGT Max (V)                       | 0.8                                                                                | 1.5                                                                                | 1.0                                                                                | 0.8                                                                                | 1.5                                                                                | 2.0                                                                                | 1.5                                                                                | 1.5                                                                                | 1.5                                                                                 | 1.5                                                                                  | 1.5                                                                                  | 0.8           |
| ISurge (A)                        | 6.0                                                                                | 30                                                                                 | 25                                                                                 | 20                                                                                 | 100                                                                                | 60                                                                                 | 100                                                                                | 100                                                                                | 80                                                                                  | 100                                                                                  | 100                                                                                  | 100           |
| IHold Min (mA)                    | 5.0                                                                                | 20                                                                                 | 5.0                                                                                | 3.0                                                                                | 25                                                                                 | 20                                                                                 | 20                                                                                 | 6.0                                                                                | 40                                                                                  | 25                                                                                   | 30                                                                                   | 3.0           |
| VGFM (V)                          | 8.0                                                                                | 10                                                                                 | 6.0                                                                                | 6.0                                                                                | 6.0                                                                                | 10                                                                                 | 6.0                                                                                | 5.0                                                                                | 6.0                                                                                 | 10                                                                                   | 5.0                                                                                  | 5.0           |
| VGRM (V)                          | 8.0                                                                                | 10                                                                                 | 6.0                                                                                | 6.0                                                                                | 6.0                                                                                | 5.0                                                                                | 6.0                                                                                | 5.0                                                                                | 6.0                                                                                 | 10                                                                                   | 5.0                                                                                  | 5.0           |
| VF on (V) Max                     | 1.7                                                                                | 1.6                                                                                | 2.0                                                                                | 2.2                                                                                | 2.0                                                                                | 2.8                                                                                | 2.6                                                                                | 2.0                                                                                | 1.5                                                                                 | 1.3                                                                                  | 1.6                                                                                  | 1.8           |
| PG Av (W)                         | .01                                                                                | 0.3                                                                                | 0.1                                                                                | 0.1                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                 | 0.5                                                                                  | 0.5                                                                                  | 0.5           |
| Operating Temp. T <sub>J</sub> °C | -65 to +125                                                                        | -40 to +125                                                                        | -40 to +110                                                                        |                                                                                    | -40 to +110                                                                        |                                                                                    | -65 to +100                                                                        | -40 to +110                                                                        |                                                                                     | -40 to +100                                                                          | -40 to +110                                                                          |               |
| dv/dt (Typ) V/ $\mu$ sec          | 30                                                                                 | 30                                                                                 | 10                                                                                 | 50                                                                                 | 200                                                                                | 100                                                                                | 10                                                                                 | 50                                                                                 | 50                                                                                  | 20                                                                                   |                                                                                      |               |
| Fig. No.                          | Z35                                                                                | Z25                                                                                | Z38                                                                                | Z40                                                                                | Z48                                                                                | Z42                                                                                | Z35                                                                                | Z41                                                                                | Z39                                                                                 | Z48                                                                                  | Z41                                                                                  |               |
| Package                           | TO-92                                                                              | TO-5M                                                                              | TO-126                                                                             | TO-202                                                                             | TO-64                                                                              | TO-68                                                                              | TO-5M                                                                              | TO-220                                                                             | TO-127                                                                              | TO-64                                                                                | Isolated Tab TO-220                                                                  |               |
|                                   |  |  |  |  |  |  |  |  |  |  |  |               |

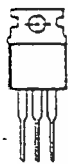
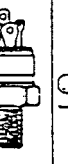
# Return Gate to Cathode through 1000 ohms minimum.

\* If ITRMS exceeds 4 A, anode connection must be made to case.

Package Outlines - See Page I-110



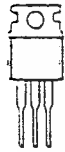
# Phase Control - SCR (cont'd)

| VORM                 | IT Max Forward Current (A/mos)                                                     |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |
|----------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|
|                      | IT RMS - All Conduction Angles                                                     |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    | IT Ave - Conduction Angle = 180°                                                   |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |
|                      | RMS                                                                                | 10 A                                                                               |                                                                                    | 12.5 A                                                                             | 16 A                                                                               | 20 A                                                                               | 25 A                                                                               |                                                                                    | 35 A                                                                               |                                                                                    | 40 A                                                                                |                                                                                      |                                                                                      |
|                      | Ave.                                                                               | 6.2 A                                                                              |                                                                                    | 8 A                                                                                | 10 A                                                                               | 13 A                                                                               | 18 A                                                                               |                                                                                    | 22 A                                                                               |                                                                                    | 25 A                                                                                |                                                                                      |                                                                                      |
| 50                   |                                                                                    | ECG5461                                                                            |                                                                                    |                                                                                    |                                                                                    | ECG5501                                                                            |                                                                                    | ECG5521                                                                            | ECG5550                                                                            |                                                                                    | ECG5541                                                                             |                                                                                      |                                                                                      |
| 100                  |                                                                                    | ECG5462                                                                            | ECG5491                                                                            |                                                                                    |                                                                                    | ECG5502                                                                            |                                                                                    | ECG5522                                                                            |                                                                                    |                                                                                    | ECG5542                                                                             |                                                                                      |                                                                                      |
| 200                  |                                                                                    | ECG5463                                                                            | ECG5492                                                                            |                                                                                    |                                                                                    | ECG5504                                                                            | ECG5514                                                                            | ECG5524                                                                            | ECG5552                                                                            |                                                                                    | ECG5543                                                                             | ECG5517                                                                              | ECG5562                                                                              |
| 400                  |                                                                                    | ECG5465                                                                            | ECG5494                                                                            |                                                                                    | ECG314                                                                             | ECG5507                                                                            | ECG5515                                                                            | ECG5527                                                                            | ECG5554                                                                            |                                                                                    | ECG5545                                                                             | ECG5518                                                                              | ECG5564                                                                              |
| 600                  |                                                                                    | ECG5466                                                                            | ECG5496                                                                            |                                                                                    |                                                                                    | ECG5509                                                                            | ECG5516                                                                            | ECG5529                                                                            | ECG5556                                                                            |                                                                                    | ECG5547                                                                             | ECG5519                                                                              | ECG5566                                                                              |
| 800                  |                                                                                    | ECG5468                                                                            |                                                                                    | ECG5440                                                                            |                                                                                    |                                                                                    |                                                                                    | ECG5531                                                                            | ECG5558                                                                            | ECG5460                                                                            | ECG5548                                                                             |                                                                                      |                                                                                      |
| IGT Min (mA)         | 15                                                                                 | 15                                                                                 | 15                                                                                 | 40                                                                                 | 25                                                                                 | 15                                                                                 | 40                                                                                 | 40                                                                                 | 40                                                                                 | 40                                                                                 | 40                                                                                  | 40                                                                                   | 50                                                                                   |
| VGT Max (V)          | 1.5                                                                                | 2.0                                                                                | 1.5                                                                                | 2.0                                                                                | 2.5                                                                                | 2.0                                                                                | 2.0                                                                                | 1.5                                                                                | 1.5                                                                                | 1.5                                                                                | 2.0                                                                                 | 1.6                                                                                  | 2.0                                                                                  |
| ISurge (A)           | 100                                                                                | 200                                                                                | 100                                                                                | 200                                                                                | 125                                                                                | 200                                                                                | 150                                                                                | 300                                                                                | 300                                                                                | 325                                                                                | 350                                                                                 | 350                                                                                  | 440                                                                                  |
| IHold Min (mA)       | 20                                                                                 | 20                                                                                 | 20                                                                                 | 50                                                                                 | 25                                                                                 | 20                                                                                 | 50                                                                                 | 40                                                                                 | 40                                                                                 | 50                                                                                 | 50                                                                                  | 50                                                                                   | 75                                                                                   |
| VGFM (V)             | 10                                                                                 | 10                                                                                 | 5                                                                                  | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                  | 10                                                                                   | 10                                                                                   |
| VGRM (V)             | 5.0                                                                                | 10                                                                                 | 5                                                                                  | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 10                                                                                 | 10                                                                                 | 10                                                                                 | 10                                                                                  | 10                                                                                   | 10                                                                                   |
| VF on Max (V)        | 1.8                                                                                | 2.5                                                                                | 1.8                                                                                | 1.8                                                                                | 2.5                                                                                | 2.4                                                                                | 2.0                                                                                | 1.8                                                                                | 1.8                                                                                | 1.5                                                                                | 1.8                                                                                 | 1.4                                                                                  | 1.8                                                                                  |
| PG Av (W)            | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                | 0.5                                                                                 | 0.5                                                                                  | 1                                                                                    |
| Operating Temp. Tj°C |                                                                                    | -40 to +100                                                                        |                                                                                    | -40 to +110                                                                        | -40 to +100                                                                        | -65 to +125                                                                        | -40 to +100                                                                        | -65 to +125                                                                        | -40 to +125                                                                        |                                                                                    | -40 to +100                                                                         |                                                                                      | -40 to +125                                                                          |
| dv/dt (Typ) V/μsec   | 100                                                                                | 30                                                                                 | 50                                                                                 | 100                                                                                | 30                                                                                 | 50                                                                                 | 30                                                                                 | 50                                                                                 | 100                                                                                |                                                                                    | 50                                                                                  |                                                                                      | 500                                                                                  |
| Fig. No.             | Z41                                                                                | Z49                                                                                | Z41D                                                                               | Z43                                                                                | Z49                                                                                | Z46                                                                                | Z49                                                                                | Z41                                                                                | Z41D                                                                               | Z49                                                                                | Z46                                                                                 | Z50                                                                                  | Z45A                                                                                 |
| Package              | TO-220                                                                             | TO-48                                                                              | TO-220J                                                                            | TO-3                                                                               | TO-48                                                                              | 1/2" Press Fit                                                                     | TO-48                                                                              | TO-220                                                                             | TO-220J                                                                            | TO-48                                                                              | 1/2" Press Fit                                                                      | Isolated Stud                                                                        | TO-3 Flange Isolated                                                                 |
|                      |  |  |  |  |  |  |  |  |  |  |  |  |  |

Package Outlines - See Page 1-110

# Phase Control - SCR (cont'd)



| VDRM                               | IT Max Forward Current (Amps)                                                      |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |         |
|------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|---------|
|                                    | IT RMS - All Conduction Angles                                                     |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    | IT Ave - Conduction Angle = 180°                                                   |                                                                                    |                                                                                     |                                                                                      |                                                                                      |         |
|                                    | RMS                                                                                | 40 A                                                                               | 50 A                                                                               | 55 A                                                                               | 30 A                                                                               | 125 A                                                                              | 275 A                                                                              | 470 A                                                                              | 550 A                                                                               | 850 A                                                                                | 1880 A                                                                               |         |
|                                    | Ave.                                                                               | 25 A                                                                               | 32 A                                                                               | 35 A                                                                               | 50 A                                                                               | 20 A                                                                               | 175 A                                                                              | 300 A                                                                              | 350 A                                                                               | 550 A                                                                                | 1200 A                                                                               |         |
| 200                                |                                                                                    |                                                                                    |                                                                                    |                                                                                    | ECG5567                                                                            | ECG5570                                                                            | ECG5575                                                                            | ECG5580                                                                            | ECG5590                                                                             |                                                                                      | ECG5594                                                                              |         |
| 400                                |                                                                                    |                                                                                    |                                                                                    | ECG5539                                                                            |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |         |
| 600                                |                                                                                    |                                                                                    |                                                                                    |                                                                                    | ECG5568                                                                            | ECG5572                                                                            | ECG5577                                                                            | ECG5582                                                                            | ECG5591                                                                             | ECG5587                                                                              | ECG5595                                                                              | ECG5598 |
| 800                                |                                                                                    | ECG5536                                                                            | ECG5538                                                                            | ECG5540                                                                            |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                     |                                                                                      |                                                                                      |         |
| 1200                               |                                                                                    |                                                                                    |                                                                                    |                                                                                    | ECG5569                                                                            | ECG5574                                                                            | ECG5579                                                                            | ECG5584                                                                            | ECG5592                                                                             | ECG5589                                                                              | ECG5596                                                                              | ECG5599 |
| IGT Min (mA)                       | 40                                                                                 | 80                                                                                 | 40                                                                                 | 100                                                                                | 100                                                                                | 100                                                                                | 150                                                                                | 150                                                                                | 150                                                                                 | 150                                                                                  | 200                                                                                  |         |
| VGT Max (V)                        | 1.5                                                                                | 1.5                                                                                | 1.5                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                 | 3.0                                                                                  | 3.0                                                                                  |         |
| ISurge (A)                         | 400                                                                                | 500                                                                                | 600                                                                                | 1200                                                                               | 1800                                                                               | 1800                                                                               | 5500                                                                               | 5500                                                                               | 10,000                                                                              | 10,000                                                                               | 27,000                                                                               |         |
| IHold Min (mA)                     | 60                                                                                 | 150                                                                                | 60                                                                                 | 200                                                                                | 200                                                                                | 200                                                                                | 300                                                                                | 300                                                                                | 300                                                                                 | 300                                                                                  | 500                                                                                  |         |
| VGFM (V)                           | 10                                                                                 | 10                                                                                 | 10                                                                                 | 20.0                                                                               | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                 | 5.0                                                                                  | 5.0                                                                                  |         |
| VGRM (V)                           | 10                                                                                 | 5                                                                                  | 5                                                                                  | 10.0                                                                               | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                 | 5.0                                                                                  | 5.0                                                                                  |         |
| VF on (V) Max                      | 1.8                                                                                | 1.9                                                                                | 1.8                                                                                | 2.5                                                                                | 2.2                                                                                | 2.2                                                                                | 1.5                                                                                | 1.5                                                                                | 2.0                                                                                 | 2.0                                                                                  | 1.7                                                                                  |         |
| PG Av (W)                          | 0.5                                                                                | 1.0                                                                                | 0.8                                                                                | 2.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                 | 3.0                                                                                  | 3.0                                                                                  |         |
| Operating Temp. Tj °C              | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                         | -40 to +125                                                                          | -40 to +125                                                                          |         |
| dv/dt (Max) V/usec                 | 50                                                                                 | 500                                                                                | 375                                                                                | 200                                                                                | 300                                                                                | 300                                                                                | 300                                                                                | 300                                                                                | 300                                                                                 | 300                                                                                  | 300                                                                                  |         |
| Non-Repetitive di/dt Max Amos/usec | --                                                                                 | --                                                                                 | --                                                                                 | 200                                                                                | 800                                                                                | 800                                                                                | 800                                                                                | 800                                                                                | 800                                                                                 | 600                                                                                  | 800                                                                                  |         |
| Fig. No.                           | Z41                                                                                | Z40A                                                                               | Z40A                                                                               | Z47                                                                                | Z52 /                                                                              | Z51                                                                                | Z53                                                                                | Z55                                                                                | Z54                                                                                 | Z56                                                                                  | Z57                                                                                  |         |
| Package                            | TO-220                                                                             | TO-218<br>Isolated<br>Tab                                                          | TO-218                                                                             | TO-65                                                                              | TO-94                                                                              | TO-83                                                                              | TO-93                                                                              | HT-16                                                                              | ST-75                                                                               | HT-23                                                                                | HT-29                                                                                |         |
|                                    |  |  |  |  |  |  |  |  |  |  |  |         |

Package Outlines - See Page 1-110

# High Speed - SCR (Switching)



| VORM                                  | IT Max Forward Current (Ampere)                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                    |                                                                                      |
|---------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|
|                                       | IT RMS - All Conduction Angles                                                     |                                                                                    |                                                                                    |                                                                                    | IT Ave - Conduction Angle = 180°                                                   |                                                                                    |                                                                                    |                                                                                      |
|                                       | RMS                                                                                | 8 A                                                                                | 35 A                                                                               | 125 A                                                                              | 275 A                                                                              | 400 A                                                                              | 475 A                                                                              | 700 A                                                                                |
|                                       | Av.                                                                                | 5 A                                                                                | 18 A                                                                               | 30 A                                                                               | 175 A                                                                              | 250 A                                                                              | 300 A                                                                              | 450 A                                                                                |
| 600                                   | ECG5351A                                                                           | ECG5360                                                                            | ECG5368                                                                            | ECG5371                                                                            | ECG5374                                                                            | ECG5380                                                                            | ECG5377                                                                            | ECG5386                                                                              |
| 1200                                  |                                                                                    |                                                                                    | ECG5369                                                                            | ECG5372                                                                            | ECG5375                                                                            | ECG5381                                                                            | ECG5378                                                                            | ECG5387                                                                              |
| IGT Min (mA)                          | 50                                                                                 | 180                                                                                | 150                                                                                | 150                                                                                | 150                                                                                | 150                                                                                | 150                                                                                | 150                                                                                  |
| VGT Max (V)                           | 2.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                  |
| ISurge (A)                            | 90                                                                                 | 180                                                                                | 1400                                                                               | 1400                                                                               | 4500                                                                               | 4500                                                                               | 8000                                                                               | 8000                                                                                 |
| VGRM (V)                              | --                                                                                 | 10                                                                                 | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                | 5.0                                                                                  |
| VF on (V) Max                         | 1.6                                                                                | 2.05                                                                               | 2.0                                                                                | 2.0                                                                                | 1.85                                                                               | 1.85                                                                               | 2.6                                                                                | 2.6                                                                                  |
| PG Av (W)                             | --                                                                                 | 1.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                | 3.0                                                                                  |
| Operating Temp. Tj °C                 | -40 to +100                                                                        | -65 to +125                                                                        | -40 to +125                                                                        |                                                                                    | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                        | -40 to +125                                                                          |
| Repetitive di/dt<br>Amps/μsec Max     | 300                                                                                | 100                                                                                | 150                                                                                | 150                                                                                | 300                                                                                | 300                                                                                | 400                                                                                | 400                                                                                  |
| Non-Repetitive di/dt<br>Amps/μsec Max | 500                                                                                | 400                                                                                | 800                                                                                | 800                                                                                | 800                                                                                | 800                                                                                | 800                                                                                | 800                                                                                  |
| dv/dt (Max)<br>V/μsec                 | 400                                                                                | 200                                                                                | 200                                                                                | 200                                                                                | 300                                                                                | 300                                                                                | 300                                                                                | 300                                                                                  |
| Turn-Off Time<br>tq μsec Max          | 2.9                                                                                | 15                                                                                 | 10                                                                                 | 15                                                                                 | 10                                                                                 | 20                                                                                 | 25                                                                                 | 25                                                                                   |
| Fig. No.                              | Z42                                                                                | Z49                                                                                | Z51                                                                                | Z52                                                                                | Z53                                                                                | Z55                                                                                | Z54                                                                                | Z56                                                                                  |
| Package                               | TO-66                                                                              | TO-48                                                                              | TO-83                                                                              | TO-94                                                                              | TO-93                                                                              | HT-16                                                                              | ST-75                                                                              | HT-23                                                                                |
|                                       |  |  |  |  |  |  |  |  |

Package Outlines - See Page 1-110



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## แนวทางการใช้งาน LCD MODULE

ปัจจุบัน LCD เป็นที่นิยมกันอย่างมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่าง ๆ ทั้งนี้เนื่องจากมีความเหมาะสมด้วยประการทั้งปวง ทั้งในด้านของการกินกระแสต่ำ สามารถแสดงผลเป็นตัวอักษรและตัวเลข หรือแสดงเป็นกราฟก็ได้ (เฉพาะรุ่น) จะติดปัญหา ก็คือในด้านวงจร ซึ่งมีระบบการทำงานที่ซับซ้อน และหาอุปกรณ์ได้ค่อนข้างยาก แต่ขณะนี้ผู้ผลิต LCD จะทำรุ่นที่เป็น LCD MODULE ออกมา คือเป็น MODULE ที่มีตัว LCD และวงจรควบคุมมาให้พร้อม (เรียกว่า LCM) ซึ่งทำให้ผู้ใช้สามารถต่อเข้ากับระบบไมโครได้ง่าย และสะดวกสำหรับการเขียนโปรแกรม รวมทั้งมีจำหน่ายกันอย่างกว้างขวาง และมีราคาที่เหมาะสม ทำให้ผู้ใช้ทางด้านไมโครหันมาใช้แผงแสดงด้วย LCD MODULE กันมากขึ้น

LCD MODULE มีอยู่มากมายหลายรุ่น และมีคุณสมบัติแตกต่างกันไป ซึ่งแบ่งได้เป็น 2 กลุ่มหลักคือ แบบ DOT MATRIX และ GRAPHIC โดยแบบ DOT MATRIX จะแสดงผลเป็นตัวอักษรขนาด 5\*8 DOT และมีจำนวนอักษรและบรรทัดแตกต่างกันไปในแต่ละรุ่น ส่วนแบบ GRAPHIC จะสามารถแสดงผลในแบบ BIT-MAP คือจะสร้างเป็นภาพใด ๆ ก็ได้ตามต้องการ แนวทางในการใช้งานของทั้ง 2 แบบ จะมีลักษณะใกล้เคียงกัน การใช้งานโดยทั่วไปมักจะใช้แบบ DOT MATRIX มากกว่า เนื่องจากมีราคาถูก และเพียงพอต่องานส่วนใหญ่ และคู่มือเล่มนี้จะกล่าวถึงการใช้งานกับ DOT MATRIX เท่านั้น คุณสมบัติของ DOT MATRIX LCD MODULE สามารถสรุปเป็นข้อ ๆ ได้ดังนี้

1. มีให้เลือกหลายรุ่นตามการใช้งาน โดยมีจำนวนตัวอักษรและบรรทัดแตกต่างกันไป
2. ตัวอักษรแสดงด้วย DOT MATRIX ขนาด 5 \* 8 DOT
3. สามารถต่อเข้ากับระบบไมโครได้ 2 ลักษณะ คือแบบ MEMORY MAP (20-PIN LCD BUS) และแบบผ่าน 8255 PORT (26-PIN 8255 BUS) โดยกรณี 26-PIN-8255 BUS จะใช้แผ่น PCB (DMCAD) เป็นตัว ADAPTER ทำให้เป็น 8255-BUS อีกที

4. การใช้งานง่ายและสะดวก ระบบไมโครเพียงแค่ส่งข้อมูลให้กับ LCD MODULE เท่านั้น  
ข้อความก็จะปรากฏบนแผงแสดง และจะคงค้างไว้ตลอด ทำให้ไม่ต้องเสียเวลาหลัก  
ของระบบไมโคร
5. มีคำสั่งพิเศษสำหรับอำนวยความสะดวกมากมาย เช่น CLEAR DISPLAY , HOME  
CURSOR , ON OFF CURSOR , BLINK CHARACTER และอื่น ๆ อีก
6. สามารถแสดงผลเป็นตัวอักษรภาษาอังกฤษและตัวเลขได้ 160 ตัว และสัญลักษณ์  
พิเศษอีก 32 ตัว รวมทั้งสามารถกำหนดตัวอักษรที่ออกแบบเองได้อีก 8 ตัว
7. กินกระแสน้อย และมีน้ำหนักเบา รวมทั้งทำงานได้ด้วยไฟเลี้ยงระดับ 5V เท่านั้น

#### ขาลัญญานของ LCD MODULE

| PIN | SYMBOL | LEVEL | FUNCTION                                              |
|-----|--------|-------|-------------------------------------------------------|
| 1   | Vss    | ---   | 0 V GND                                               |
| 2   | Vcc    | ---   | + 5 V POWER SUPPLY                                    |
| 3   | Vee    | ---   | + V FOR LIQUID CRYSTAL DRIVE                          |
| 4   | RS     | H/L   | REGISTER SELECT<br>H: DATA INPUT L: INSTRUCTION INPUT |
| 5   | R/W    | H/L   | H: DATA READ L: DATA WRITE                            |
| 6   | E      | H     | ENABLE SIGNAL (L -> H)                                |
| 7   | DB 0   | H/L   | DATA BUS BIT 0                                        |
| 8   | DB 1   | H/L   | DATA BUS BIT 1                                        |
| 9   | DB 2   | H/L   | DATA BUS BIT 2                                        |
| 10  | DB 3   | H/L   | DATA BUS BIT 3                                        |
| 11  | DB 4   | H/L   | DATA BUS BIT 4                                        |
| 12  | DB 5   | H/L   | DATA BUS BIT 5                                        |
| 13  | DB 6   | H/L   | DATA BUS BIT 6                                        |
| 14  | DB 7   | H/L   | DATA BUS BIT 7                                        |

# TIMING CHART

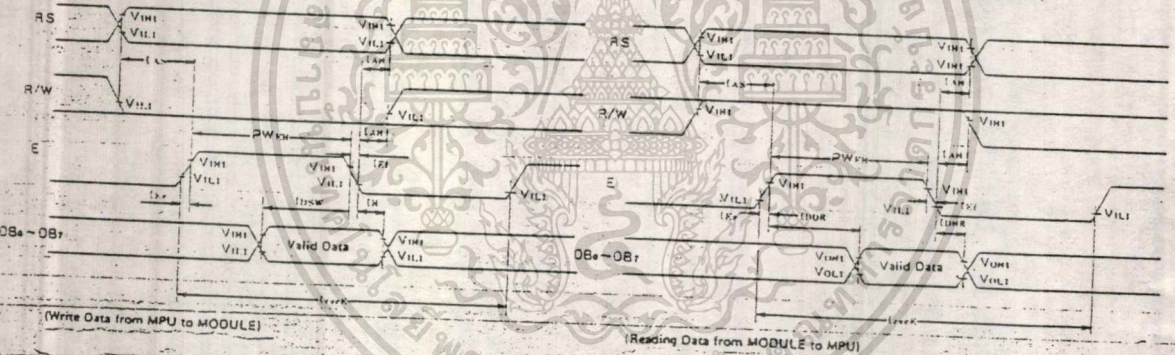
时序

| Item (項目)                                   | Symbol<br>符 號 | Measuring<br>Condition<br>測試條件 | (標準值)<br>Standard Value |      |      | Unit<br>單位 |
|---------------------------------------------|---------------|--------------------------------|-------------------------|------|------|------------|
|                                             |               |                                | min.                    | typ. | max. |            |
| Enable Cycle Time (允許時間周期)                  | TCycE         | Figs.1,2                       | 1000                    | —    | —    | nS         |
| Enable Pulse Width, High Level (允許脈沖寬度·高電平) | PWEH          | Figs.1,2                       | 450                     | —    | —    | nS         |
| Enable Rise and Decay Time (允許上升和下降時間)      | tr/tef        | Figs.1,2                       | —                       | —    | 25   | nS         |
| Address Setup Time,RS,R/W—E 地址建立時間)         | tAS           | Figs.1,2                       | 140                     | —    | —    | nS         |
| Data Delay Time (數據延遲時間)                    | tDOR          | Fig.2                          | —                       | —    | 320  | nS         |
| Data Setup Time (數據設置時間)                    | tDSW          | Fig.1                          | 135                     | —    | —    | nS         |
| Data Hold Time (數據保持時間)                     | tH            | Fig.1                          | 10                      | —    | —    | nS         |
| Address Hold Time (地址保持時間)                  | tDHR          | Fig.2                          | 20                      | —    | —    | nS         |
|                                             | tAH           | Figs.1,2                       | 10                      | —    | —    | nS         |

\*Vcc=5.0V±5%, Ta=25℃

FIG-1 WRITE OPERATION (寫操作)

FIG.2 READ OPERATION (讀操作)



# DMC Series

| Type No.                         | DMC161C              | DMC162                | DMC164                | DMC202               | DMC204                | DMC402                | DMC404                |
|----------------------------------|----------------------|-----------------------|-----------------------|----------------------|-----------------------|-----------------------|-----------------------|
| Display Format                   | 16 charactersX1 line | 16 charactersX2 lines | 16 charactersX4 lines | 20 charactersX2 line | 20 charactersX4 lines | 40 charactersX2 lines | 40 charactersX4 lines |
| Display Fonts                    | 5X8 dots             | 5X8 dots              | 5X8 dots              | 5X8 dots             | 5X8 dots              | 5X8 dots              | 5X8 dots              |
| Module Size<br>(WXHXTmm)         | 80X36X10             | 80X36X11              | 87X60X11              | 116X37X11            | 98.0X60X11            | 182X33.5X11           | 190X54X10             |
| View Area<br>(WXHmm)             | 64.5X13              | 64.5X13.8             | 61.8X25.2             | 83X18.6              | 76X25.2               | 152.5X16.5            | 147X29.5              |
| Character Size<br>(WXHmm)        | 3.2X5.95             | 2.95X4.35             | 2.95X4.75             | 3.2X5.55             | 2.95X4.75             | 3.2X5.55              | 2.78X4.89             |
| Dot Size<br>(WXHmm)              | 0.6X0.7              | 0.55X0.5              | 0.55X0.55             | 0.6X0.65             | 0.55X0.55             | 0.6X0.65              | 0.5X0.55              |
| Recommended<br>Power Supply      | Vcc~Vss(V)           | +5                    | +5                    | +5                   | +5                    | +5                    | +5                    |
|                                  | Vee~Vss(V)           | —                     | —                     | —                    | —                     | —                     | —                     |
| Driving<br>Method<br>(Duty)      | 1/80-1/48            | 1/160-1/58            | 1/160-1/58            | 1/160-1/58           | 1/160-1/58            | 1/160-1/58            | 1/160-1/58            |
| Power<br>Consumption<br>Typ.(mW) | 10                   | 10                    | 20                    | 10                   | 25                    | 25                    | 50                    |
| Weight(g)                        | 30                   | 40                    | 60                    | 30                   | 65                    | 75                    | 100                   |
| Operating<br>Temp.(C)            | 0~+50                | 0~+50                 | 0~+50                 | 0~+50                | 0~+50                 | 0~+50                 | 0~+50                 |
| Storage<br>Temp.(C)              | -20~+70              | -20~+70               | -20~+70               | -20~+70              | -20~+70               | -20~+70               | -20~+70               |

## การต่อเข้ากับระบบไมโคร

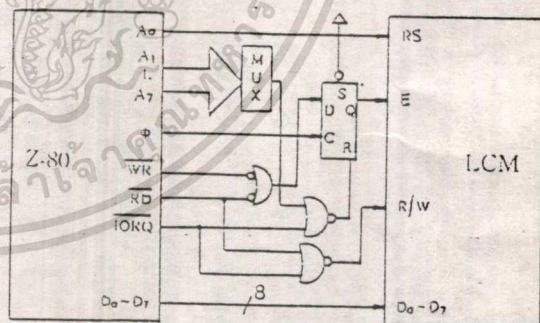
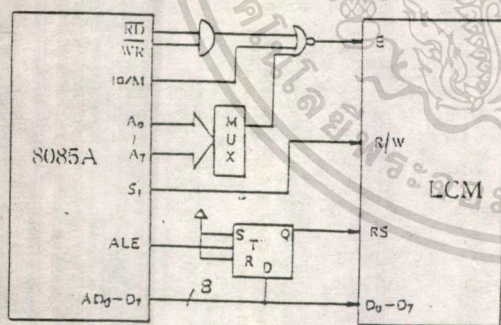
LCD MODULE จะต่อเข้ากับระบบไมโครได้ 2 ลักษณะ คือแบบ MEMORY MAP โดยผ่าน

LCD BUS ขนาด 20 PIN และแบบ I/O PORT โดยผ่าน 8255 BUS ขนาด 26 PIN

ซึ่งทั้งสองแบบนี้จะมีข้อดีและข้อด้อยแตกต่างกันไป โดยแต่ละแบบจะมีหลักการดังนี้

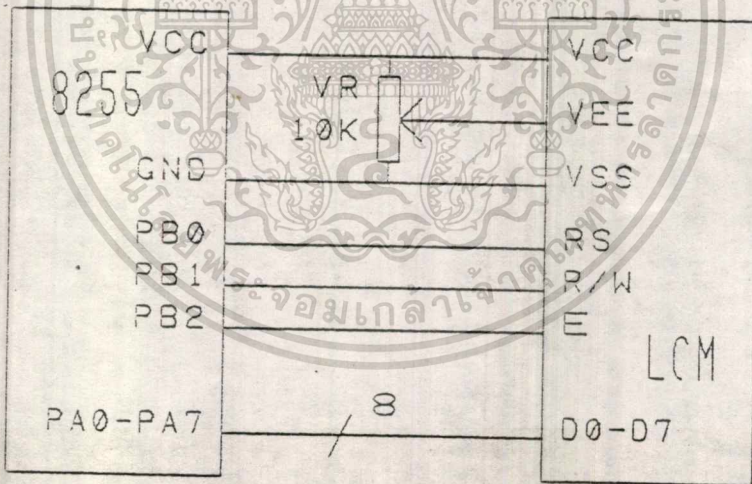
### การต่อแบบ MEMORY MAP

1. สามารถต่อเข้ากับ CHIP เบอร์ทั่ว ๆ ไปได้ เช่น 8051 หรือ Z80 โดยจะทำให้ระบบไมโครมองเห็น LCD MODULE ในลักษณะของ MEMORY ได้ทันที
2. ผู้ใช้สามารถเขียนและอ่านข้อมูลจาก LCD MODULE ได้ ทำให้มองเสมือนว่าเป็น MEMORY BUFFER ไปในตัว
3. เนื่องจากสามารถอ่านข้อมูลกลับได้ จึงทำให้สามารถตรวจสอบ FLAG ความพร้อมในขณะที่ LCD MODULE กำลังทำงานได้
4. ใช้ได้กับบอร์ดที่มี LCD BUS มาให้พร้อมเท่านั้น
5. ทำให้กินพื้นที่ของหน่วยความจำไปส่วนหนึ่ง และต้องมีการ DECODE ละเอียดพอควร
6. การจัดขาลัตุฐานจะต้องเป็นไปตามแบบของ CHIP แต่ละเบอร์ด้วย



## การออกแบบ I/O PORT

1. สามารถต่อเข้ากับ I/O PORT ได้ 2 ก็ได้ โดยใช้สายสัญญาณจำนวน 16 เส้น และใช้โปรแกรมเป็นตัวสร้างสัญญาณขึ้นมาให้ตรงกับข้อกำหนดของ LCD MODULE
2. ผู้ใช้จะเขียนข้อมูลให้ LCD MODULE ได้อย่างเดียว ซึ่งผู้ใช้ควรจะกำหนด MEMORY ส่วนหนึ่งให้เป็นเสมือน BUFFER ให้กับ LCD MODULE อีกที
3. เนื่องจากไม่สามารถอ่านข้อมูลกลับได้ จึงต้องใช้การหน่วงเวลาของระบบไมโครเอง เพื่อรอให้ LCD MODULE กระทำขบวนการต่าง ๆ
4. ใช้ได้กับบอร์ดทั่ว ๆ ไปที่มี PORT
5. ไม่เปลืองส่วนของ MEMORY ในการใช้งาน
6. การจัดสายสัญญาณกระทำได้อย่างอิสระ



## ชุดคำสั่งควบคุมและการแสดงข้อความ

การเขียนหรืออ่านข้อมูลกับ LCD MODULE ก็คือการกำหนดคุณสมบัติต่าง ๆ ในการใช้งานของ LCD ตามชุดคำสั่งควบคุม และรวมถึงการเขียนข้อมูลที่เป็นข้อความ เพื่อให้ปรากฏบนแผงแสดงด้วย โดยมีรายละเอียดตามตารางต่อไปนี้

| INSTRUCTION     | R / S |   | DATA BIT   |               |               |    |         |   |     |   | EXE. TIME ( ) |
|-----------------|-------|---|------------|---------------|---------------|----|---------|---|-----|---|---------------|
|                 | R     | S | 7          | 6             | 5             | 4  | 3       | 2 | 1   | 0 |               |
| CLEAR DISPLAY   | 0     | 0 | 0          | 0             | 0             | 0  | 0       | 0 | 0   | 1 | 1640          |
| CURSOR AT HOME  | 0     | 0 | 0          | 0             | 0             | 0  | 0       | 0 | 1   | * | 1640          |
| ENTRY MODE SET  | 0     | 0 | 0          | 0             | 0             | 0  | 0       | 1 | I/D | S | 40            |
| DISPLAY ON/OFF  | 0     | 0 | 0          | 0             | 0             | 0  | 1       | D | C   | S | 40            |
| DISPLAY SHIFT   | 0     | 0 | 0          | 0             | 0             | 1  | S/C/R/L | * | *   | * | 40            |
| FUNCTION SET    | 0     | 0 | 0          | 0             | 1             | DL | N       | F | *   | * | 40            |
| SET CGRAM ADD.  | 0     | 0 | 0          | 1             | CGRAM ADDRESS |    |         |   |     |   | 40            |
| SET DDRAM ADD.  | 0     | 0 | 1          | DDRAM ADDRESS |               |    |         |   |     |   | 40            |
| BUSY, ADD. READ | 0     | 1 | BF         | ADDRESS       |               |    |         |   |     |   | 0             |
| CGRAM, DDRAM WR | 1     | 0 | WRITE DATA |               |               |    |         |   |     |   | 40            |
| CGRAM, DDRAM RD | 1     | 1 | READ DATA  |               |               |    |         |   |     |   | 40            |

## ความเข้าใจพื้นฐาน

1. การเขียนข้อมูลให้กับ LCD MODULE จะแบ่งเป็น 2 ลักษณะคือ INSTRUCTION และ DATA โดยจะกำหนดด้วยขาสัญญาณ RS คือถ้า RS=0 จะหมายถึงส่งสัญญาณควบคุม (INSTRUCTION) หรืออ่านค่า FLAG สถานะการทำงานของ LCD MODULE และถ้า RS=1 จะหมายถึงการเขียนหรืออ่าน DATA กับ LCD MODULE
2. หลักการในการเขียนข้อมูลให้ LCD MODULE นี้ คือเมื่อมีการเขียนข้อมูลไปแล้ว ตัว LCD MODULE จะต้องใช้เวลาในการทำงานชั่วขณะหนึ่ง (ตามค่า EXECUTE TIME ในตาราง) ซึ่งระบบไมโครไม่สามารถตรวจสอบได้จาก BUSY FLAG (BF) และถ้าเรียบร้อยแล้ว จึงจะสามารถเขียนข้อมูลอื่นต่อไปได้ ในกรณีที่การต่อวงจรเป็นแบบ I/O PORT คือไม่สามารถอ่านข้อมูลย้อนกลับได้ ระบบไมโครก็จะต้องใช้วิธีการหน่วงเวลาแทน
3. การเขียนข้อมูลให้กับ LCD MODULE นี้ สามารถทำได้ทั้งแบบ 8 BIT และ 4 BIT โดยกรณี 4 BIT จะใช้สายสัญญาณ DATA เพียง 4 เส้น คือ DB4 - DB7 (ใช้สำหรับระบบไมโครแบบ 4 BIT หรือเพื่อการประหยัดสาย) การเขียนข้อมูลจะกระทำเหมือนกับ 8 BIT เพียงแต่ให้เขียน 2 ครั้ง คือ DB4 - DB7 ก่อน แล้วตามด้วย DB0 - DB3 และจะต้องกำหนดคณสมบัติตามค่า DL ในคำสั่ง FUNCTION SET ด้วย
4. DDRAM (DISPLAY DATA RAM) คือหน่วยความจำภายในตัว LCD MODULE ที่เป็น BUFFER ของข้อมูล โดยถ้าเขียนรหัส ASCII ใด ๆ ลงไปในหน่วยความจำนี้ ก็จะปรากฏเป็นตัวอักษรที่แสดงผลทันที
5. CGRAM (CHARACTER GENERATOR RAM) คือหน่วยความจำภายในตัว LCD MODULE สำหรับเก็บภาพตัวอักษรที่ผู้ใช้สามารถสร้างได้เอง (8 ตัว) โดยจะอ้าง ADDRESS ได้ทั้งหมด 64 BYTE คือ 8 ตัวอักษร คูณกับ 8 ROW

## รายละเอียดของคำสั่ง

### 1. CLEAR DISPLAY

RS    R/W    DB7    DB6    DB5    DB4    DB3    DB2    DB1    DB0

|   |   |   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
|---|---|---|---|---|---|---|---|---|---|

สำหรับการ CLEAR DISPLAY โดยจะทำการเขียนตัวอักษร SPACE ลงใน DDRAM ทั้งหมด และกำหนดค่า DDRAM ADDRESS ให้เป็น 0 พร้อมทั้ง CURSOR จะกลับไปตำแหน่งซ้ายบนสุดของจอภาพ

### 2. CURSOR AT HOME

RS    R/W    DB7    DB6    DB5    DB4    DB3    DB2    DB1    DB0

|   |   |   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | * |
|---|---|---|---|---|---|---|---|---|---|

สำหรับกำหนดค่า DDRAM ADDRESS ให้เป็น 0 พร้อมทั้ง CURSOR จะไปอยู่ที่ตำแหน่งซ้ายบนสุดของจอภาพ โดยที่ข้อมูลใน DDRAM ไม่มีการเปลี่ยนแปลง

### 3. ENTRY MODE SET

RS    R/W    DB7    DB6    DB5    DB4    DB3    DB2    DB1    DB0

|   |   |   |   |   |   |   |   |     |   |
|---|---|---|---|---|---|---|---|-----|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | I/D | S |
|---|---|---|---|---|---|---|---|-----|---|

I/D = 0    กำหนดทิศทางของ CURSOR และ DDRAM ให้เป็นแบบ DECREMENT

I/D = 1    กำหนดทิศทางของ CURSOR และ DDRAM ให้เป็นแบบ INCREMENT

- S = 0 เมื่อเขียนข้อมูลแล้ว ตัว CURSOR จะถูกเลื่อนไปทิศทางตามค่า I/D
- S = 1 เมื่อเขียนข้อมูลแล้ว ตัว CURSOR จะอยู่กับที่ และตัวอักษรจะถูกดันไปทิศทางตามค่า I/D

การกำหนด I/D และ S นี้ ให้กำหนดก่อนการเขียนข้อมูลใน DDRAM และเมื่อกำหนดแล้ว จะต้องไม่ใช่คำสั่ง CLEAR DISPLAY อีก

#### 4. DISPLAY ON/OFF

| RS | R/W | DB7 | DB6 | DB5 | DB4 | DB3 | DB2 | DB1 | DB0 |
|----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 0  | 0   | 0   | 0   | 0   | 0   | 1   | D   | C   | B   |

- D = 0 กำหนดให้ OFF DISPLAY
- D = 1 กำหนดให้ ON DISPLAY
- C = 0 กำหนดให้ OFF CURSOR
- C = 1 กำหนดให้ ON CURSOR โดย CURSOR จะเป็นเส้นขีดใต้ตัวอักษร
- B = 0 กำหนดให้ไม่มีการกระพริบที่ตำแหน่ง CURSOR
- B = 1 กำหนดให้มีการกระพริบที่ตำแหน่ง CURSOR (กระพริบเป็นรูปสี่เหลี่ยม)

#### 5. DISPLAY SHIFT

| RS | R/W | DB7 | DB6 | DB5 | DB4 | DB3 | DB2 | DB1 | DB0 |
|----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 0  | 0   | 0   | 0   | 0   | 1   | S/C | R/L | *   | *   |

- S/C = 0 กำหนดให้เลื่อน CURSOR ตามทิศทาง R/L ไป 1 ตำแหน่ง
- S/C = 1 กำหนดให้เลื่อนข้อความบนแผงแสดงตามทิศทาง R/L ไป 1 COLUMN (เลื่อนทุกบรรทัด)

R/L = 0 กำหนดให้มิกิตทางไปทางซ้าย

R/L = 1 กำหนดให้มิกิตทางไปทางขวา

## 6. FUNCTION SET

RS R/W DB7 DB6 DB5 DB4 DB3 DB2 DB1 DB0

|   |   |   |   |   |    |   |   |   |   |
|---|---|---|---|---|----|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 | DL | N | F | * | * |
|---|---|---|---|---|----|---|---|---|---|

DL = 0 กำหนดให้การติดต่อกับ LCD MODULE เป็นแบบ 4 BIT

DL = 1 กำหนดให้การติดต่อกับ LCD MODULE เป็นแบบ 8 BIT

จะสังเกตว่า การกำหนดค่า DL นี้ สามารถกระทำได้ที่ DB4 - DB7 ซึ่งถ้ามีการกำหนดให้เป็นแบบ 4 BIT ตั้งแต่ครั้งแรก หลังจากจ่ายไฟเลี้ยง ก็จะทำให้ LCD MODULE มีการรับข้อมูลแบบ 4 BIT ทันที

N = 0 กำหนดจำนวนบรรทัดแบบ 1/8 DUTY และ 1/11 DUTY

N = 1 กำหนดจำนวนบรรทัดแบบ 1/16 DUTY

F = 0 กำหนดให้ตัวอักษรเป็นแบบ 5 \* 7 DOTS

F = 1 กำหนดให้ตัวอักษรเป็นแบบ 5 \* 10 DOTS (กรณีที่ LCD MODULE เป็นแบบ 5 \* 7 อยู่แล้ว ก็จะไม่มีผลอะไร)

## 7. SET CGRAM ADDRESS

RS R/W DB7 DB6 DB5 DB4 DB3 DB2 DB1 DB0

|   |   |   |   |               |  |  |  |  |  |
|---|---|---|---|---------------|--|--|--|--|--|
| 0 | 0 | 0 | 1 | CGRAM ADDRESS |  |  |  |  |  |
|---|---|---|---|---------------|--|--|--|--|--|

สำหรับการกำหนด ADDRESS ของ CGRAM เมื่อได้ทำการกำหนดไว้แล้ว การอ่านและเขียน DATA ที่ต่อจากนี้ จะเป็นไปตาม ADDRESS ที่กำหนดทันที

## 8. SET DDRAM ADDRESS

RS R/W DB7 DB6 DB5 DB4 DB3 DB2 DB1 DB0

|   |   |   |               |
|---|---|---|---------------|
| 0 | 0 | 1 | DDRAM ADDRESS |
|---|---|---|---------------|

สำหรับการกำหนด ADDRESS ของ DDRAM เมื่อได้ทำการกำหนดไว้แล้ว การอ่าน และเขียน DATA ที่ต่อจากนี้ จะเป็นไปตาม ADDRESS ที่กำหนดทันที ตำแหน่งของ ADDRESS ในแต่ละรันจะมีความแตกต่างกันบ้าง เพราะจำนวนอักขรตอบรทัดไม่เท่ากัน ซึ่งแสดงดังภาพต่อไปนี้

รัน DMC202

|    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |
|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F | 10 | 11 | 12 | 13 |
| 40 | 41 | 42 | 43 | 44 | 45 | 46 | 47 | 48 | 49 | 4A | 4B | 4C | 4D | 4E | 4F | 50 | 51 | 52 | 53 |

รัน DMC164

|    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |    |
|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F |
| 40 | 41 | 42 | 43 | 44 | 45 | 46 | 47 | 48 | 49 | 4A | 4B | 4C | 4D | 4E | 4F |
| 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 | 19 | 1A | 1B | 1C | 1D | 1E | 1F |
| 50 | 51 | 52 | 53 | 54 | 55 | 56 | 57 | 58 | 59 | 5A | 5B | 5C | 5D | 5E | 5F |

## 9. BUSY FLAG AND ADDRESS READ

RS      R/W      DB7      DB6      DB5      DB4      DB3      DB2      DB1      DB0

|   |   |    |         |
|---|---|----|---------|
| 0 | 1 | BF | ADDRESS |
|---|---|----|---------|

สำหรับการอ่านค่า BF (BUSY FLAG) ซึ่งบอกถึงความพร้อมของ LCD MODULE ในการรับข้อมูล ถ้า BF = 0 หมายถึงว่าพร้อมที่จะรับข้อมูลต่อไปได้ แต่ถ้า BF = 1 หมายถึงว่ายังไม่พร้อม นอกจากนี้ ยังเป็นการอ่านค่า ADDRESS ของ CGRAM หรือ DDRAM ด้วย

การอ่านและเขียนข้อมูลกับ DDRAM / CGRAM

### 1. WRITE DATA TO DDRAM OR CGRAM

RS      R/W      DB7      DB6      DB5      DB4      DB3      DB2      DB1      DB0

|   |   |      |
|---|---|------|
| 1 | 0 | DATA |
|---|---|------|

สำหรับการเขียนข้อมูลลงหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว ADDRESS จะถูกเพิ่มหรือลงโดยอัตโนมัติ ตามที่กำหนดจากค่า I/D ในคำสั่ง ENTRY MODE SET และการเขียนจะเป็น DDRAM หรือ CGRAM ก็ขึ้นกับว่า ก่อนหน้าคำสั่งนี้ มีการกำหนด ADDRESS ที่ใด

### 2. READ DATA FROM DDRAM OR CGRAM

RS      R/W      DB7      DB6      DB5      DB4      DB3      DB2      DB1      DB0

|   |   |      |
|---|---|------|
| 1 | 1 | DATA |
|---|---|------|

สำหรับการอ่านข้อมูลจากหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว ADDRESS จะถูกเพิ่มหรือลงโดยอัตโนมัติ ตามที่กำหนดจากค่า I/D ในคำสั่ง ENTRY MODE SET และการอ่านจะเป็น DDRAM หรือ CGRAM ก็ขึ้นกับว่า ก่อนหน้าคำสั่งนี้ มีการกำหนด ADDRESS ที่ใด

### แนวทางการเขียนโปรแกรมควบคุม

1. เมื่อจ่ายไฟเลี้ยงให้กับ LCD MODULE ครั้งแรก ภายในจะมีการ RESET ระบบโดยอัตโนมัติ ซึ่งจะใช้เวลา 10 ms หลังจากที่ระดับแรงไฟขึ้นถึง 4.5 V แล้ว ทั้งนี้ระบบ RESET ดังกล่าวจะกระทำสิ่งต่าง ๆ ดังต่อไปนี้
  - ทำการ CLEAR จอภาพทั้งหมด (CLEAR DISPLAY)
  - กำหนดคุณสมบัติด้วยคำสั่ง FUNCTION SET คือ DL = 1 (ติดต่อกับระบบไมโครในแบบ 8 BIT) , N = 0 (แสดงข้อมูล 1 บรรทัด) , F = 0 (กำหนดตัวอักษรแบบ 5 \* 7 DOTS)
  - กำหนดคุณสมบัติด้วยคำสั่ง DISPLAY ON/OFF คือ D = 0 (ไม่แสดงข้อมูล) , C = 0 (CURSOR OFF) , B = 0 (BLINK OFF)
  - กำหนดคุณสมบัติด้วยคำสั่ง ENTRY MODE SET คือ I/D = 1 (INCREMENT) , S = 0 (NO SHIFT)

การใช้งาน LCD MODULE ต้องรอให้ขบวนการ RESET ภายในทำงานเรียบร้อยแล้ว ซึ่งจะตรวจสอบได้ด้วย BF (BUSY FLAG) หรืออาจจะใช้การหน่วงเวลาก็ได้

2. การใช้งาน LCD MODULE จะเกี่ยวข้องกับทางด้านโปรแกรมเป็นส่วนใหญ่ ชุดคำสั่งต่าง ๆ รวมทั้งการอ่านหรือเขียนข้อมูลนั้น จะถูกกำหนดด้วยขาสัญญาณทั้งหมดที่มีอยู่ปกติโปรแกรมจะต้องกำหนดคุณสมบัติต่าง ๆ ที่ต้องการไว้ที่ส่วนต้น และจากนั้นก็จะเป็นการอ่านและเขียนข้อมูลลงใน DDRAM ซึ่งก็คือข้อความที่จะให้แสดงนั่นเอง รายละเอียดตัวโปรแกรมขอให้ศึกษาได้จากตัวอย่าง

## การโหลดอักขรที่ออกแบบเอง

LCD MODULE จะสามารถโหลดตัวอักขรที่ออกแบบเองได้ โดยกระทำได้ 8 ตัวอักขร

ซึ่งหลักการก็คือ ให้ทำการโหลดรูปแบบที่กำหนดไว้แล้ว ลงในหน่วยความจำ CGRAM

นั่นเอง ADDRESS ที่อ้างถึง CGRAM จะใช้เพียง 6 BIT โดยอย่างได้ทั้งหมด 64 BYTE

( คือ 8 ตัวอักขร คู่กับ 8 ROW ) และการเรียกใช้ตัวอักขรที่ออกแบบเองนี้ จะใช้

รหัส 00-07 (หรือ 08-0F ก็ได้) ขั้นตอนในการโหลดตัวอักขรจะเป็นดังนี้

ใช้

1. กำหนด ADDRESS ของ CGRAM ด้วยคำสั่ง SET CGRAM ทั้งนี้ถ้าโหลดอักขรตัวแรก

ก็จะใช้ ADDRESS ที่ตำแหน่ง 0

2. เขียนข้อมูลที่เป็นรูปแบบของตัวอักขร ด้วยคำสั่ง WRITE DATA โดยรูปแบบนี้จะใช้

8 BYTE ต่อหนึ่งตัวอักขร คือเรียง ROW จากแถบบนลงล่าง และใช้ BIT ที่ 0-4

เท่านั้น การโหลดนี้จะทำได้ต่อเนื่องไปเรื่อย ๆ โดยไม่ต้องกำหนด ADDRESS ใหม่

3. ตัวอักขรที่โหลดลงไปแล้ว สามารถเรียกใช้ได้ตลอดไปในขณะที่ยังมีไฟเลี้ยงอยู่ ซึ่ง

การโหลดนี้ให้กระทำที่ส่วนต้นของโปรแกรมได้เลย รูปแบบของตัวอักขรมีตัวอย่างดังนี้

|   |   |   |   |   |
|---|---|---|---|---|
|   |   |   |   |   |
|   | * |   |   |   |
|   | * | * | * |   |
| * | * | * | * | * |
| * | * | * | * | * |
|   | * | * | * |   |
|   | * |   |   |   |
|   | * |   |   |   |
| * | * | * | * | * |

| ADDRESS | DATA |
|---------|------|
| 00      | 04   |
| 01      | 0E   |
| 02      | 1F   |
| 03      | 1F   |
| 04      | 0E   |
| 05      | 04   |
| 06      | 04   |
| 07      | 1F   |

# ตารางตัวอักษร

| FONT TABLE (5×11Dots) |             |                            |      |      |      |      |      |      |      |      |      |      | 字符表  | 5-8Dots |
|-----------------------|-------------|----------------------------|------|------|------|------|------|------|------|------|------|------|------|---------|
| Lower 4-bit           | Upper 4-bit | 0000                       | 0010 | 0011 | 0100 | 0101 | 0110 | 0111 | 1010 | 1011 | 1100 | 1101 | 1110 | 1111    |
| XXXX0000              | CG RAM (1)  | 00P'P - 3E 0P              |      |      |      |      |      |      |      |      |      |      |      | 00      |
|                       | (2)         | ! 1 0 2 3 4 5 6 7 8 9      |      |      |      |      |      |      |      |      |      |      |      | 01      |
| XXXX0010              | (3)         | " 2 B R b r " \ " / p e    |      |      |      |      |      |      |      |      |      |      |      | 02      |
|                       | (4)         | # 3 0 5 c e 1 0 7 8 6 9    |      |      |      |      |      |      |      |      |      |      |      | 03      |
| XXXX0100              | (5)         | \$ 4 D T d t e 1 1 7 8 6 9 |      |      |      |      |      |      |      |      |      |      |      | 04      |
|                       | (6)         | % 5 E U e u 7 8 1 0 6 9    |      |      |      |      |      |      |      |      |      |      |      | 05      |
| XXXX0110              | (7)         | & 6 F U u v w 1 1 0 2      |      |      |      |      |      |      |      |      |      |      |      | 06      |
|                       | (8)         | " 6 W e w 7 8 9 1 0 2      |      |      |      |      |      |      |      |      |      |      |      | 07      |
| XXXX1000              | (1)         | " 6 H h h x x 7 8 9 1 0 2  |      |      |      |      |      |      |      |      |      |      |      | 08      |
|                       | (2)         | " 9 1 Y 1 y 6 7 1 0 2 4    |      |      |      |      |      |      |      |      |      |      |      | 09      |
| XXXX1010              | (3)         | * 3 2 3 0 0 0 0 0 0 2 7    |      |      |      |      |      |      |      |      |      |      |      | 10      |
|                       | (4)         | + 4 5 6 7 8 9 0 1 2 3 4    |      |      |      |      |      |      |      |      |      |      |      | 11      |
| XXXX1100              | (5)         | , 5 6 7 8 9 0 1 2 3 4 5    |      |      |      |      |      |      |      |      |      |      |      | 12      |
|                       | (6)         | . 6 7 8 9 0 1 2 3 4 5 6    |      |      |      |      |      |      |      |      |      |      |      | 13      |
| XXXX1110              | (7)         | / 7 8 9 0 1 2 3 4 5 6 7    |      |      |      |      |      |      |      |      |      |      |      | 14      |
|                       | (8)         | : 8 9 0 1 2 3 4 5 6 7 8    |      |      |      |      |      |      |      |      |      |      |      | 15      |
| XXXX1111              |             | ; 9 0 1 2 3 4 5 6 7 8 9    |      |      |      |      |      |      |      |      |      |      |      | 16      |

\* CG RAM : Character pattern area can be rewritten by program.

# DMC202

• Display Format(20character X2line) • Display Fonts(5X8dots) • Driving Method(1/4D)

## ABSOLUTE MAXIMUM RATINGS

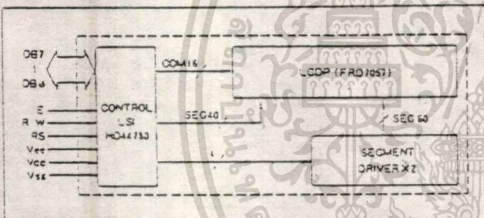
| Item                               | Symbol                           | Test Condition | Standard Value  |      |                 | Unit |
|------------------------------------|----------------------------------|----------------|-----------------|------|-----------------|------|
|                                    |                                  |                | min.            | typ. | max.            |      |
| Power Supply Voltage for Logic     | V <sub>CC</sub> -V <sub>SS</sub> | —              | 0               | —    | 7               | V    |
| Power Supply Voltage for LCD Drive | V <sub>CC</sub> -V <sub>EE</sub> | —              | 0               | —    | 13.5            | V    |
| Input Voltage                      | V <sub>I</sub>                   | —              | V <sub>SS</sub> | —    | V <sub>CC</sub> | V    |
| Operating Temperature              | T <sub>a</sub>                   | —              | 0               | —    | +50             | °C   |
| Storage Temperature                | T <sub>stg</sub>                 | —              | -20             | —    | +70             | °C   |

## ELECTRICAL CHARACTERISTICS

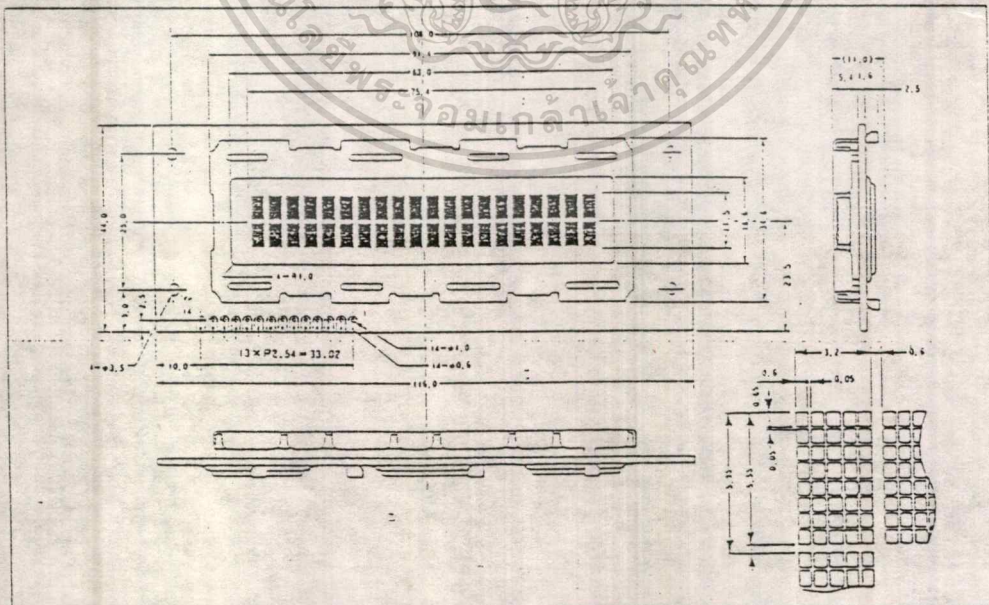
| Item                  | Symbol          | Test Condition           | Standard Value |      |                 | Unit |
|-----------------------|-----------------|--------------------------|----------------|------|-----------------|------|
|                       |                 |                          | min.           | typ. | max.            |      |
| Input "High" Voltage  | V <sub>IH</sub> | —                        | 2.2            | —    | V <sub>CC</sub> | V    |
| Input "Low" Voltage   | V <sub>IL</sub> | —                        | -0.3           | —    | 0.5             | V    |
| Output "High" Voltage | V <sub>OH</sub> | I <sub>OH</sub> =0.205mA | 2.4            | —    | —               | V    |
| Output "Low" Voltage  | V <sub>OL</sub> | I <sub>OL</sub> =1.2mA   | —              | —    | 0.4             | V    |
| Power Supply Current  | I <sub>CC</sub> | V <sub>CC</sub> =5.0V    | —              | 1.5  | 3.0             | mA   |

\* V<sub>CC</sub>=5.0V±5%, T<sub>a</sub>=25°C

## Block diagram



## External dimensions / Display pattern



## เอกสารอ้างอิง

1. THE 8051 MICROCONTROLLER ARCHITECTUR, PROGRAMMING, and APPLICATIONS  
KENNETH J. AYALY
2. MCS-51 MICROCONTROLLER, INTEL THE MICROCOMPUTER COMPANY
3. MCS-51 SUMMARY, SILA RESEARCH
4. การทดลองไมโครคอนโทรลเลอร์ MCS-51, พิพัฒน์ เลหาสงคราม
5. ไมโครคอนโทรลเลอร์ชิปเดี่ยว 8051, สุเจตน์ จันทพงษ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้