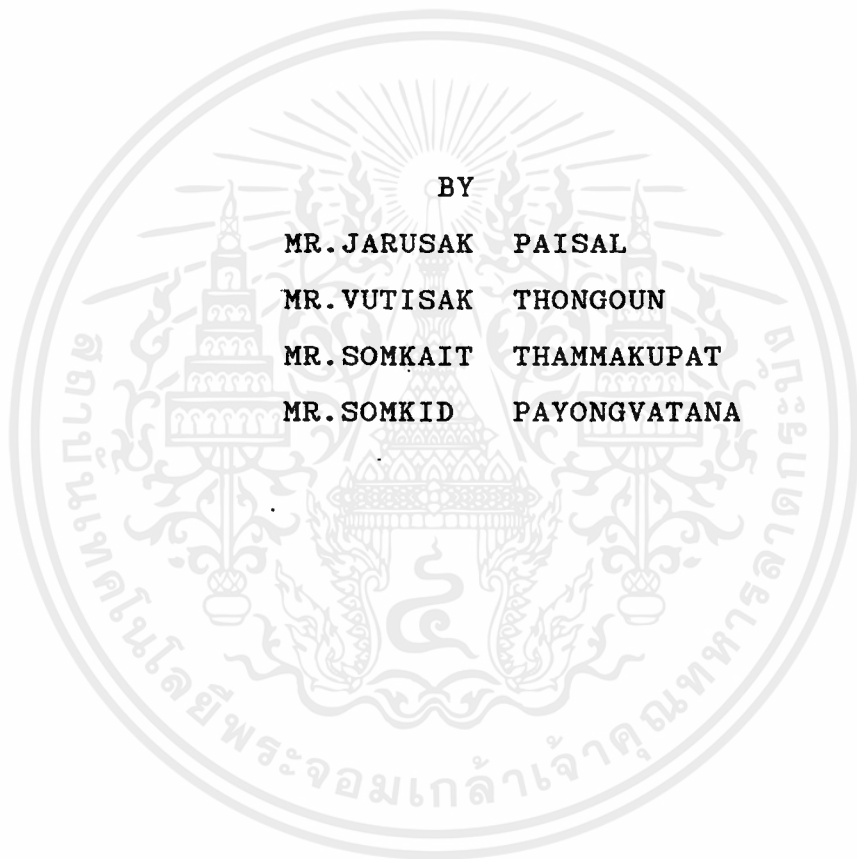


อุปกรณ์จ่ายไฟฟ้ากระแสสลับแบบต่อเนื่อง
UNINTERRUPTING POWER SUPPLY



ปฏิญานี้เป็นส่วนหนึ่งของการศึกษาคตามหลักสูตรปริญญาอดุสากรรมศาสตรบัณฑิต
สาขาเทคโนโลยีโทรคมนาคม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2536

UNINTERRUPTING POWER SUPPLY



BY

MR. JARUSAK PAISAL
MR. VUTISAK THONGOUN
MR. SOMKAIT THAMMAKUPAT
MR. SOMKID PAYONGVATANA

PROJECT REPORT SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIREMENTS
FOR THE BACHELOR'S DEGREE
DEPARTMENT OF INDUSTRIAL TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

1993

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปัญหานี้

อุปกรณ์จ่ายกระแสไฟฟ้าสลับแบบต่อเนื่อง (UPS)

โดย

นายจารุศักดิ์ ไพศาล
นายวุฒิศักดิ์ ทองอ่อน
นายสมเกียรติ ชรรณครูปัทม์
นายสมคิด พยุงวัฒนา

อาจารย์ที่ปรึกษา

อาจารย์อุทัย ศรีธีระวิโรจน์

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2536

คณะกรรมการศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังอนุมัติให้
ปัญหานี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปัญหานี้

(
)
(
)
(
)
(
)
(
)
(
)
(
)

อาจารย์ที่ปรึกษา

กรรมการ

กรรมการ

กรรมการ

กรรมการ


กรรมการ

กรรมการ

ลิขสิทธิ์ของคณะกรรมการศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาณิพนธ์ฉบับนี้ประสบความสำเร็จลงได้ด้วยดีก็ด้วยความอนุเคราะห์ และการให้คำแนะนำต่อคณะผู้จัดทำจาก ท่านอาจารย์อุทัย ศรีธีระวิโรจน์ ซึ่งเป็นอาจารย์ที่ปรึกษาของกลุ่มงาน UPS และรวมทั้งคณาจารย์ทุก ๆ ท่านในภาควิชาเทคนิคอุตสาหกรรมที่ให้คำปรึกษาแนะนำด้วยดีตลอดมา รวมทั้งทางคณะผู้จัดทำขอขอบคุณองค์การโทรศัพท์แห่งประเทศไทย ที่ได้ให้ความสะดวกต่อการทำงานทั้งหมดของคณะผู้จัดทำจนประสบความสำเร็จ ดังนั้นคณะผู้จัดทำขอขอบคุณเป็นอย่างสูงมา ณ. ที่นี้



นายจรัสภัย	ไพศาล
นายวุฒิศักดิ์	ทองอุ้น
นายสมเกียรติ	ธรรมครูปัทม์
นายสมคิด	พยุ่งวัฒนา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์จ่ายไฟฟ้ากระแสสลับต่อเนื่อง (UPS)

โดย นายจรรุศักดิ์ ไพศาล
นายวุฒิศักดิ์ ทองอ่อน
นายสมเกียรติ ชรรมครูปัทม์
นายสมคิด พยุงวัฒนา

อาจารย์ที่ปรึกษา อาจารย์อุทัย ศรีธีระวิโรจน์

ปีการศึกษา 2536

บทคัดย่อ

ในปฏิญานพนธ์นี้ กล่าวถึงการออกแบบและการสร้างเครื่องจ่ายไฟฟ้ากระแสสลับอย่างต่อเนืองโดยใช้อุปกรณ์อิเล็กทรอนิกส์ ออกแบบมาเพื่อให้ทำหน้าที่เป็นตัวจ่ายกระแสไฟฟ้าสลับอย่างต่อเนือง และเป็นตัวกลางในการเชื่อมต่อกับระบบของการไฟฟ้า

ประโยชน์ที่ได้รับ คือ ผู้ใช้งานสามารถใช้อุปกรณ์ไฟฟ้าได้อย่างต่อเนืองไม่ขาดตอนเมื่อกระแสไฟฟ้าจากการไฟฟ้าเกิดการขัดข้อง เหมาะสำหรับการใช้งานกับเครื่อง micro computer หรือ อุปกรณ์ที่จะต้องเก็บข้อมูลสำคัญ ฯลฯ

สารบัญ

	หน้า
บทที่ 1 บทนำ	
- บทนำ	1
- ขอบเขตโครงการ	3
- ขั้นตอนวิธีการดำเนินงาน	4
บทที่ 2 การแปลงไฟฟ้ากระแสตรงเป็นกระแสสลับ	
- การแปลงไฟฟ้ากระแสตรงเป็นกระแสสลับ	6
- ชนิดของอินเวอร์เตอร์	7
- วงจรอินเวอร์เตอร์แบบขนาน	12
- McMurry bedford inverter	16
- McMurry inverter	20
- Single phase bridge inverter	25
- อินเวอร์เตอร์แบบอนุกรม	30
- Constant current source inverter	33
- อินเวอร์เตอร์ ชนิด 3 เฟส	35
- อินเวอร์เตอร์ที่ใช้ Power transistor	38
บทที่ 3 RECTIFIER	
- Rectifier แบบครึ่งคลื่น	40
- Rectifier แบบเต็มคลื่น	41
- Bridge Rectifier	42
- ฟิลเตอร์ที่ใช้ในวงจรจ่ายไฟตรง	43

	หน้า
บทที่ 4 การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายไฟ Switching	
- ทฤษฎีแม่เหล็กไฟฟ้า	47
- ซีสเตอร์รีซิสเซอร์	49
- ทฤษฎีหม้อแปลง	50
บทที่ 5 ลักษณะการทำงานของ BLOCK DIAGRAM	
- การทำงานของ UPS Block diagram	53
บทที่ 6 AC/DC และ BATTERY BANK	
- AC/DC, BATTERY BANK	57
บทที่ 7 INVERTER (DC/AC)	
- INVERTER (DC/AC)	60
- วงจรหารความถี่ 4MHz->50Hz	61
- วงจรขับ	62
- วงจรชดเชยเพี้ยนเทียบ Pulse error	63
- วงจรควบคุมสัญญาณ Error และ Over current	64
- วงจร Switching inverter	66
- วงจรแสดงการทำงานของ INVERTER และชุดควบคุมอุณหภูมิ	67
- รายการอุปกรณ์ของ INVERTER	68
- ภาคสัญญาณเตือน (ALARM)	73
- ภาคควบคุม	75
บทที่ 8 บันทึกผลการทดลอง	
- ตารางแสดง AC OUTPUT VOLTAGE (ONLOAD)	77
- ตารางแสดง AC OUTPUT VOLTAGE (ONLOAD)	78
- ตารางแสดง AC OUTPUT กรณี BACKUPTIME	79
- ปัญหาต่าง ๆ จากการทดลอง	80

บทที่ 1 บทนำ

1.1 แนวเหตุผล

ในปัจจุบันเทคโนโลยีต่างๆ ด้าน ได้มีการวิจัย และพัฒนากันอย่างต่อเนื่องตลอดเวลา ซึ่งพัฒนา และปรับปรุงจากที่มีระบบการทำงานที่ง่าย ๆ มาจนกระทั่งถึงระบบการทำงานที่นับวันจะยิ่งยุ่งยากสลับซับซ้อนขึ้น ซึ่งตัวอย่างที่เห็นได้ชัดเจน ก็คือ ระบบคอมพิวเตอร์ คอมพิวเตอร์ได้เข้ามามีบทบาทต่อสังคมมนุษย์เป็นอย่างมาก ในแทบทุกวงการคอมพิวเตอร์ จะเข้ามามีส่วนร่วมอยู่ด้วยเสมอ ด้วยประสิทธิภาพอันยอดเยี่ยม เช่น การเก็บ, ตรวจสอบ และประมวลผลข้อมูล แต่ส่วนหนึ่งที่ขาดไม่ได้ คือ ความสามารถในการทำงานที่รวดเร็วของ เครื่องคอมพิวเตอร์ ปัจจุบันคอมพิวเตอร์ส่วนมากสามารถทำงานตามคำสั่งได้เป็นหมื่น เป็นล้านคำสั่งในแต่ละวินาที ในแต่ละครั้งของการทำงานตามคำสั่ง ก็คือ การเปลี่ยนแปลงของสัญญาณไฟฟ้า (สัญญาณดิจิทัล) ในอุปกรณ์ของคอมพิวเตอร์ ดังนั้น การทำงานของ คอมพิวเตอร์จะถูกต้องและมีประสิทธิภาพได้ สัญญาณดิจิทัลที่ใช้งานจะต้องไม่ขาดหายหรือถูกรบกวนแม้เพียงเสี้ยววินาที จะเห็นได้ว่า ระบบกระแสไฟฟ้าที่จ่ายให้กับคอมพิวเตอร์นั้น จะต้องมีความเสถียรภาพอย่างยิ่งยวดทีเดียว ในแต่ละวินาทีนั้นกระแสไฟฟ้าที่ป้อนให้กับระบบ คอมพิวเตอร์มีความจำเป็นต้องต่อเนื่องตลอดเวลา และจะต้องมีความเที่ยงตรงที่ดียิ่งทั้ง ทางด้านแรงดัน ความถี่ และกำลังงาน จึงจะทำให้ระบบคอมพิวเตอร์ทำงานได้อย่างถูกต้อง และมีประสิทธิภาพสูงสุด

ในปัจจุบันระบบการจ่ายกระแสไฟฟ้าในประเทศ ซึ่งอยู่ในความรับผิดชอบของการไฟฟ้า ฝ่ายผลิต ถึงแม้ว่าผู้ผลิตกระแสไฟฟ้าจะพยายามกำหนดและควบคุมการเปลี่ยนแปลงของระบบ จ่ายกระแสไฟฟ้าให้มีเสถียรภาพมั่นคงเพียงใดก็ตาม ก็ไม่สามารถที่จะยืนยันได้ว่ากระแสไฟฟ้า ที่ส่งไปตามระบบสายส่งนั้นถูกต้อง และมีเสถียรภาพตามที่ต้องการได้อย่างต่อเนื่อง ปัญหา มลภาวะทางไฟฟ้าต่างๆ ก็ยังคงปรากฏให้เห็นกันอยู่บ่อยครั้ง เป็นต้นว่า

- ปัญหาไฟตก (under voltage)
- ปัญหาไฟเกิน (over voltage)
- ปัญหาไฟดับ (voltage fail)
- ปัญหาไฟกระพริบ (transient voltage)
- ปัญหาสัญญาณรบกวนในระบบสายส่ง (noise & spike)

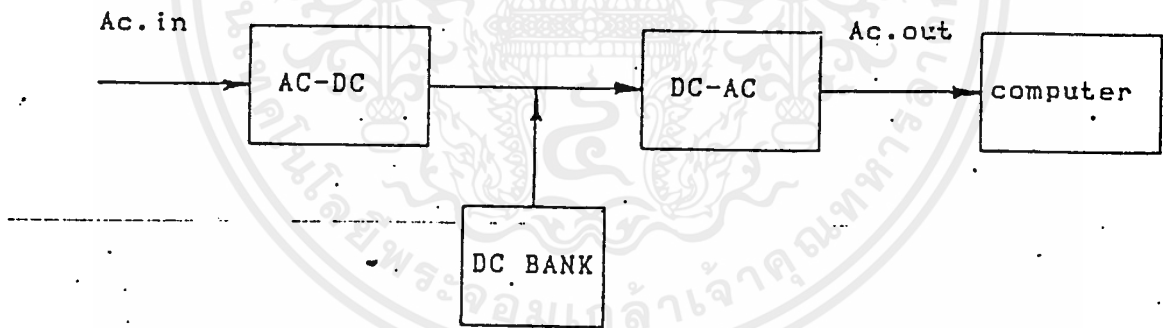
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งปัญหาทางไฟฟ้าที่กล่าวมาแล้วล้วนมีผลกระทบและเป็นอันตรายต่อระบบคอมพิวเตอร์ เป็นอย่างยิ่ง เป็นต้นว่าทำให้

- ข้อมูลสูญหาย
- ข้อมูลผิดพลาด
- คอมพิวเตอร์ HANG
- หัวอ่านเขียนข้อมูล เสียหาย
- อุปกรณ์ต่าง ๆ ชำรุดเสียหาย

ดังนั้นแนวทางการแก้ปัญหาดังกล่าว สามารถทำได้โดยการสร้างระบบจ่ายกระแสไฟฟ้าให้กับเครื่องคอมพิวเตอร์ขึ้นมา เรียกว่า ระบบจ่ายไฟฟ้าแบบไม่ขาดตอน (UNINTERRUPTIBLE POWER SUPPLY) หรือ UPS. โดยมีหลักการเบื้องต้นดังนี้

กระแสสลับของการไฟฟ้า จะถูกแปรสภาพเป็นตัวกลางชนิดใหม่ คือ กระแสตรง และในขณะเดียวกันก็ดำเนินการแปรสภาพจากกระแสตรง ให้เป็นกระแสสลับใหม่อีกครั้งหนึ่ง ดังรูปภาพข้างล่าง



จากรูปจะสังเกตเห็นได้ว่า กระแสไฟฟ้าที่ผลิตได้จาก UPS. (Ac. out) กับ กระแสไฟฟ้าของการไฟฟ้า (Ac. in) เสมือนถูกแยกขาดออกจากกัน โดยมีตัวกลาง (กระแสตรง) เป็นตัวเชื่อมไว้ ซึ่งลักษณะดังกล่าวเหมือนกับน้ำที่จะได้จากกรรมวิธีการกลั่น ซึ่งน้ำที่ได้จากการกลั่นมีความบริสุทธิ์เพียงใด กระแสไฟฟ้าที่ได้จาก UPS. ก็จะมีสะอาดบริสุทธิ์เช่นเดียวกัน และเมื่อเป็นเช่นนี้แล้ว ไม่ว่าจะมลภาวะทางไฟฟ้าต่าง ๆ ที่เกิดขึ้น เช่น ไฟดับ, ไฟตก, ไฟเกิน และสัญญาณรบกวนจากสายส่งก็ไม่สามารถที่จะทำให้เกิดอันตรายต่อระบบคอมพิวเตอร์ได้ คอมพิวเตอร์จึงสามารถทำงานได้อย่างต่อเนื่องตลอดเวลา โดยปราศจากการถูกรบกวนทางไฟฟ้า

จะเห็นได้ว่าแนวทางดังกล่าวสามารถที่จะแก้ปัญหาสถานะทางไฟฟ้าต่าง ๆ ที่จะเกิดขึ้นกับคอมพิวเตอร์ได้อย่างสิ้นเชิง

1.2 ขอบเขตโครงการ

คอมพิวเตอร์เป็นอุปกรณ์ที่ละเอียดอ่อน มีระบบการทำงานที่รวดเร็ว และสลับซับซ้อนดังที่ได้กล่าวมาแล้วในตอนต้น ดังนั้นเพื่อให้คอมพิวเตอร์สามารถทำงานได้อย่างมีประสิทธิภาพและประสิทธิผล โดยปราศจากการรบกวนทางไฟฟ้าจากภายนอก ดังนั้นเครื่องจ่ายกระแสไฟฟ้าแบบไม่ขาดตอนให้กับคอมพิวเตอร์ จะต้องมีความสัมพันธ์ที่สำคัญบางประการดังนี้

1. Voltage Output Regulation 220 V +/- 2%
2. Frequency Output Regulation 50 Hz +/- .05%
3. สัญญาณ output ของ UPS จะต้องเป็น Sine wave
4. ค่าความผิดเพี้ยนของรูปคลื่น < 5%
5. ช่วง Backup Time มากกว่า 20 นาที ที่ Full Load
6. เวลาในการ switch ของ static transfer switch น้อยกว่า 5 ms
7. ระบบ Protection ประกอบด้วย
 - 7.1 Lower-Upper Voltage Output Protection
Set Upper Point 220 V +10%
Set Lower Point 220 V -10%
 - 7.2 Transient Voltage Output Protection
 - 7.3 Over Current Output Protection
Set Point 120% at time 5 min
 - 7.4 Transient Current Output Protection
 - 7.5 Short Circuit Output Protection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขั้นตอนวิธีการดำเนินงานและขอบเขตโครงการงาน

ขั้นตอนที่ 1

ศึกษารายละเอียดโครงสร้าง และหลักการทำงานของ UPS. โดยเฉพาะ UPS. ที่ใช้หลักการทำงานของ Pulse Width modulation (PWM)

ขั้นตอนที่ 2

จัดหาวงจร ออกแบบ และปรับปรุงวงจรต่าง ๆ ที่เกี่ยวข้อง

ขั้นตอนที่ 3

จัดหาอุปกรณ์และทดลองตามวงจรในขั้นตอนที่ 2 พร้อมทั้งแก้ไขปรับปรุงให้ได้ผลลัพธ์ตามที่ต้องการ

ขั้นตอนที่ 4

ออกแบบลายปริ้นท์ พร้อมทั้งวางอุปกรณ์บนปริ้นท์

ขั้นตอนที่ 5

ประกอบและวางอุปกรณ์ที่เกี่ยวข้องลงบนแท่น

ขั้นตอนที่ 6

ทดสอบผลงานโดย

6.1 วัดค่าแรงดัน Output ของ UPS. ให้ได้ตามสมมุติฐาน

6.2 วัดค่า Rate Frequency ให้ได้ตามสมมุติฐาน

6.3 พิจารณา Wave Output Distortion < 5%

6.4 ทดลองจ่าย Load ตั้งแต่ NoLoad-FullLoad พร้อมทั้งดำเนินการตามขั้นตอนที่ 6.1-6.4

6.5 ทดลองระบบ Static Transfer Switch

ขั้นตอนที่ 7

ทดลองตามขั้นตอนที่ 6.1-6.4 ในช่วง Backup Time

ทดลองระบบ Protection ต่าง ๆ เช่น

7.1 Low - High Voltage O/P UPS. Protection

7.2 Low - High Voltage O/P charger Protection

7.3 Over Current O/P UPS. Protection

7.4 Transient Current O/P Protection

7.5 Short Current O/P Protection

ขั้นตอนที่ 8

สรุปผลที่ได้จากการดำเนินงานตามโครงการทดลองที่ค้นคว้า และวิจัยพร้อมทั้งข้อเสนอแนะข้อปัญหาในการทำงาน, งานการเขียน, พิมพ์, ตรวจ, และการเสนอรายงาน

1.4 ประโยชน์ที่จะได้รับจากโครงการ

1. เป็นตัวอย่างในการวิจัย และพัฒนาเทคโนโลยีด้านอิเล็กทรอนิกส์กำลังภายในประเทศ
2. เป็นพื้นฐานในการวิจัย และพัฒนาระบบ UPS ขนาดใหญ่
3. เพื่อลดการสั่งซื้อผลิตภัณฑ์ดังกล่าวจากต่างประเทศ ซึ่งจะลดการขาดดุลทางการค้าได้อีกทางหนึ่ง และยังเป็นการพัฒนาเศรษฐกิจของประเทศ
4. สามารถนำผลิตภัณฑ์ดังกล่าวมาดำเนินการในเชิงธุรกิจได้

บทที่ 2

การแปลงไฟฟ้ากระแสตรงเป็นกระแสสลับ

การแปลงคลื่นสัญญาณไฟฟ้ากระแสตรงเป็นกระแสสลับ นิยมเรียกกันว่า "อินเวอร์เตอร์" (Inverters) โดยสามารถเปลี่ยนแปลง และควบคุมระดับแรงดันไฟฟ้าและความถี่ของคลื่นสัญญาณไฟฟ้ากระแสสลับได้ อินเวอร์เตอร์นำไปใช้ประโยชน์ต่าง ๆ ได้ ดังนี้

1. แหล่งจ่ายไฟฟ้ากระแสสลับสำรอง เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดเหตุขัดข้องขึ้น จะทำให้การจ่ายไฟฟ้าขาดตอน เราจึงนำอุปกรณ์แปลงสัญญาณไฟฟ้าชนิดหนึ่ง โดยปกติเรียกกันว่า stand by power supplies หรือ Uninterruptible power supplies เรียกย่อ ๆ ว่า UPS ใช้เป็นระบบไฟฟ้าสำรองสำหรับเครื่องมือที่มีความสำคัญ เช่น คอมพิวเตอร์ หรืออุปกรณ์ที่ใช้ทางการแพทย์ เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดขัดข้อง transfer switch ซึ่งจะทำงานเป็นเวลาเพียง 1/1000 วินาที จะต่อระบบอินเวอร์เตอร์จ่ายไฟกระแสสลับให้กับเครื่องมือที่สำคัญแทน โดยแปลงไฟจากแบตเตอรี่ซึ่งประจุไว้ขณะที่มีแหล่งจ่ายไฟฟ้ากระแสสลับหลัก

2. ใช้ควบคุมความเร็วของมอเตอร์กระแสสลับ โดยการเปลี่ยนความถี่ของไฟฟ้ากระแสสลับ การเปลี่ยนแปลงความเร็วของมอเตอร์จะเปลี่ยนแปลงไปตามสูตร

$$\text{สูตร} \quad N = 120f/p$$

โดยที่ N = ความเร็วรอบ (เป็นรอบต่อนาที)

f = ความถี่ของแหล่งจ่ายไฟ (เป็นไซเคิลต่อวินาที)

p = จำนวน pole ของมอเตอร์

ในการควบคุมความเร็วนี้จะต้องควบคุมให้อัตราส่วนของแรงดันต่อความถี่ที่จ่ายจะต้องคงที่เมื่อต้องการใช้แรงบิด (Torque) คงที่ทุก ๆ ความเร็วที่เปลี่ยนแปลงไป

3. ใช้แปลงไฟฟ้าจากระบบส่งกำลังไฟฟ้าแรงสูงชนิดไฟฟ้ากระแสตรงให้เป็นไฟฟ้ากระแสสลับ

4. ใช้ในเตาถลุงเหล็กที่ใช้ความถี่สูง โดยใช้หลักการเหนี่ยวนำด้วยสนามแม่เหล็กทำให้ร้อน (Introduction Heating)

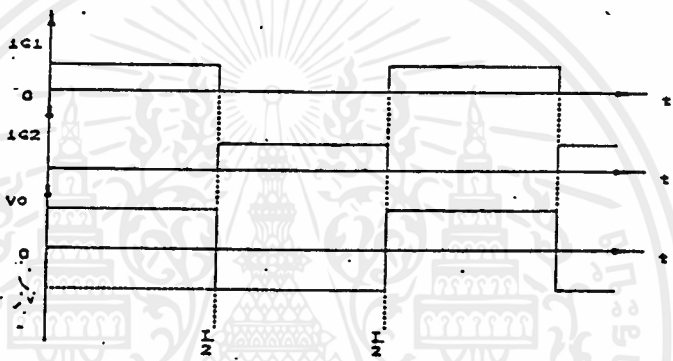
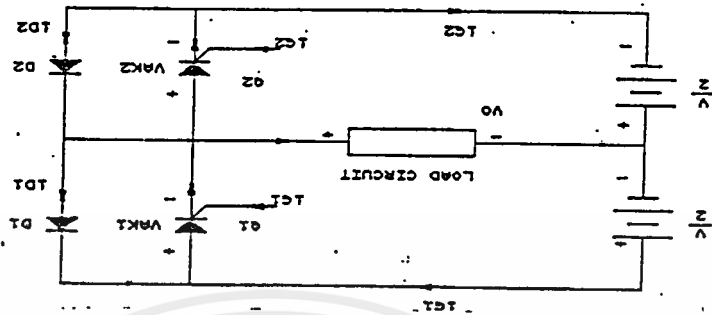
วงจรรินเวอร์เตอร์สามารถใช้สารกึ่งตัวนำที่ทนแรงดันและกระแสไฟฟ้าสูง ๆ ได้ เช่น POWER TRANSISTOR, SCR ซึ่งในอนาคตเมื่อเพาเวอร์ทรานซิสเตอร์สามารถผลิตให้ทนแรงดัน และกระแสสูง ๆ ได้เท่ากับ เอสซีอาร์ เพาเวอร์ทรานซิสเตอร์จะเข้ามาแทนเอสซีอาร์ เพราะทรานซิสเตอร์ไม่ต้องมีวงจรถ่ายให้มีการหยุดนำกระแส ซึ่งเรียกว่า วงจรคอมมูเตชัน (commutation circuits) แต่เพาเวอร์ทรานซิสเตอร์จะต้องใช้กระแสควบคุมมากกว่าเอสซีอาร์ ในปัจจุบันเอสซีอาร์ยังมีขีดจำกัดสูงมากกว่าทรานซิสเตอร์ ฉะนั้นในระบบอินเวอร์เตอร์ขนาดกิโลวัตต์สูงระดับ 50 กิโลวัตต์ ยังใช้เอสซีอาร์เป็นอุปกรณ์หลักอยู่

2.1 ชนิดของอินเวอร์เตอร์

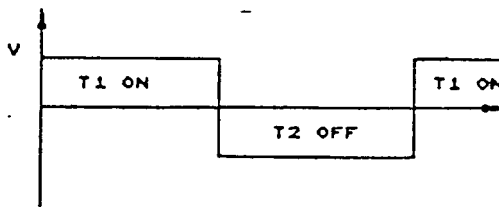
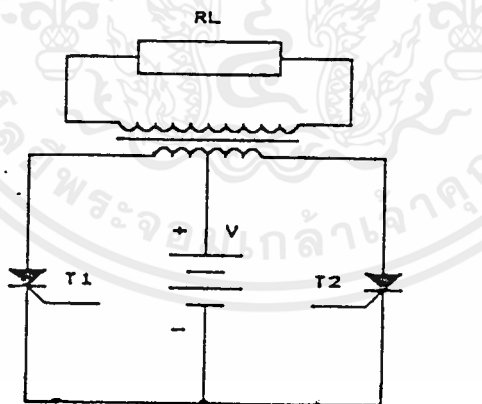
สิ่งสำคัญของวงจรรินเวอร์เตอร์ที่ใช้เอสซีอาร์เป็นอุปกรณ์หลักก็คือ วิธีการทำให้เอสซีอาร์หยุดนำกระแสซึ่งจะกล่าวถึงในหัวข้อต่อไป วงจรรินเวอร์เตอร์มีด้วยกันหลายแบบหลายชนิด แต่ในเบื้องต้นนี้จะกล่าวถึงวงจรรินเวอร์เตอร์แบบต่าง ๆ ที่ไม่มีอุปกรณ์ที่จะทำให้เอสซีอาร์หยุดนำกระแส ที่เรียกว่า วงจรคอมมูเตชัน (commutation circuit) โดยพิจารณาแรงดันเอาต์พุตขณะที่โหลด เป็นความต้านทานอย่างเดียว ซึ่งสามารถแบ่งออกได้ดังนี้

1. อินเวอร์เตอร์ชนิด 1 เฟส ที่ใช้แหล่งจ่ายไฟกระแสตรงที่มีจุดกึ่งกลาง (single-phase center-tapped supply inverter) ดังแสดงในรูป 2.1
2. อินเวอร์เตอร์ชนิด 1 เฟส โดยที่โหลดมีจุดกึ่งกลาง (single-phase center tapped load inverter) เอสซีอาร์แต่ละตัวจะผลิตกันนำกระแส และหยุดนำกระแสตัวละครึ่งไซเคิล ดังแสดงวงจรในรูป 2.2
3. อินเวอร์เตอร์ชนิด 1 เฟส แบบบริดจ์ (single-phase bridge inverter) ดังแสดงวงจรในรูป 2.3

4. อินเวอร์เตอร์ชนิด 3 เฟส แบบบริดจ์ (three-phase bridge inverter)
 ดังแสดงในรูป 2.4

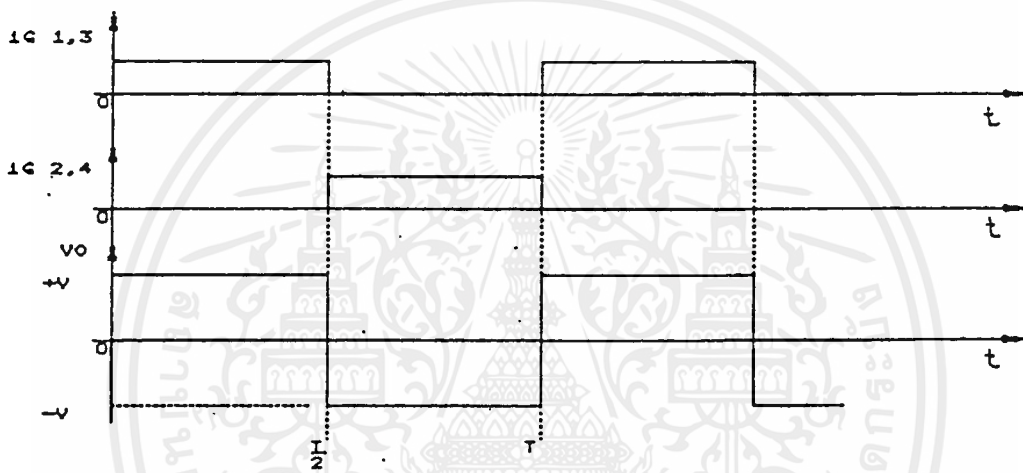
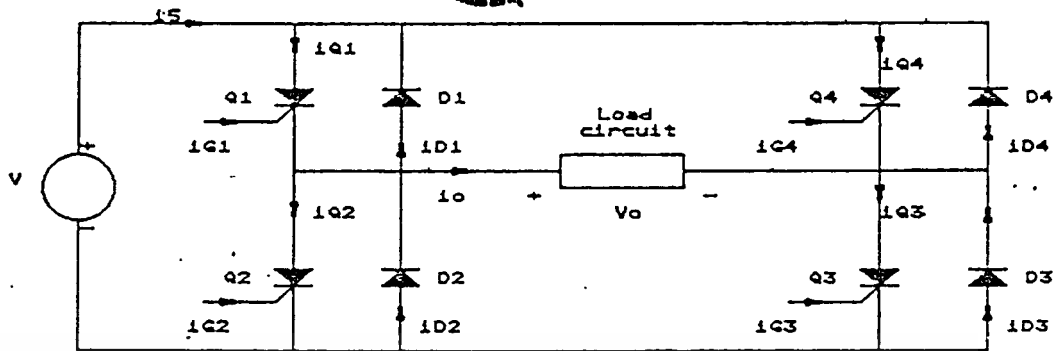


รูป 2.1 (single-phase center-tapped supply inverter)

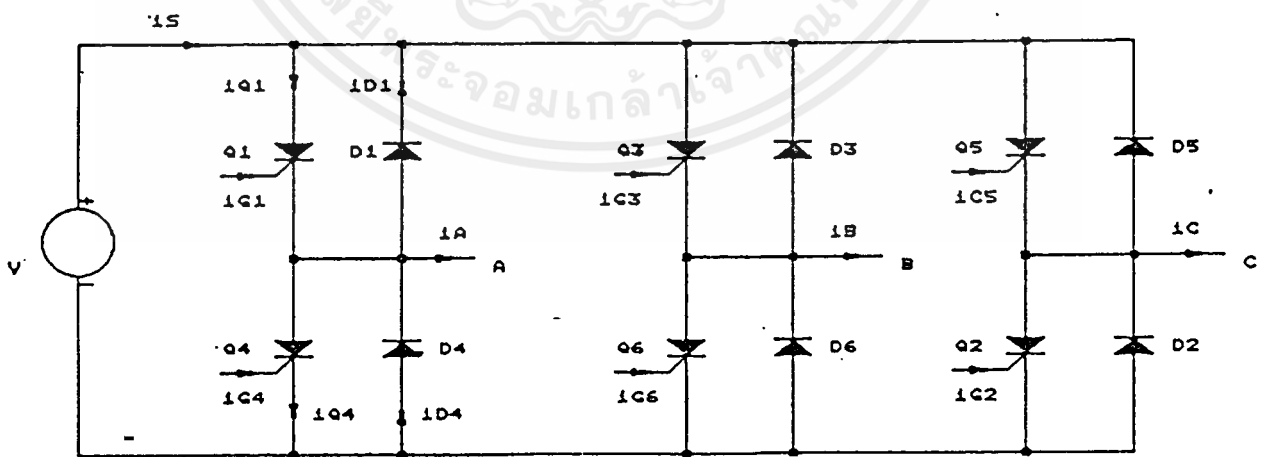


รูป 2.2 (single-phase center-tapped load inverter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

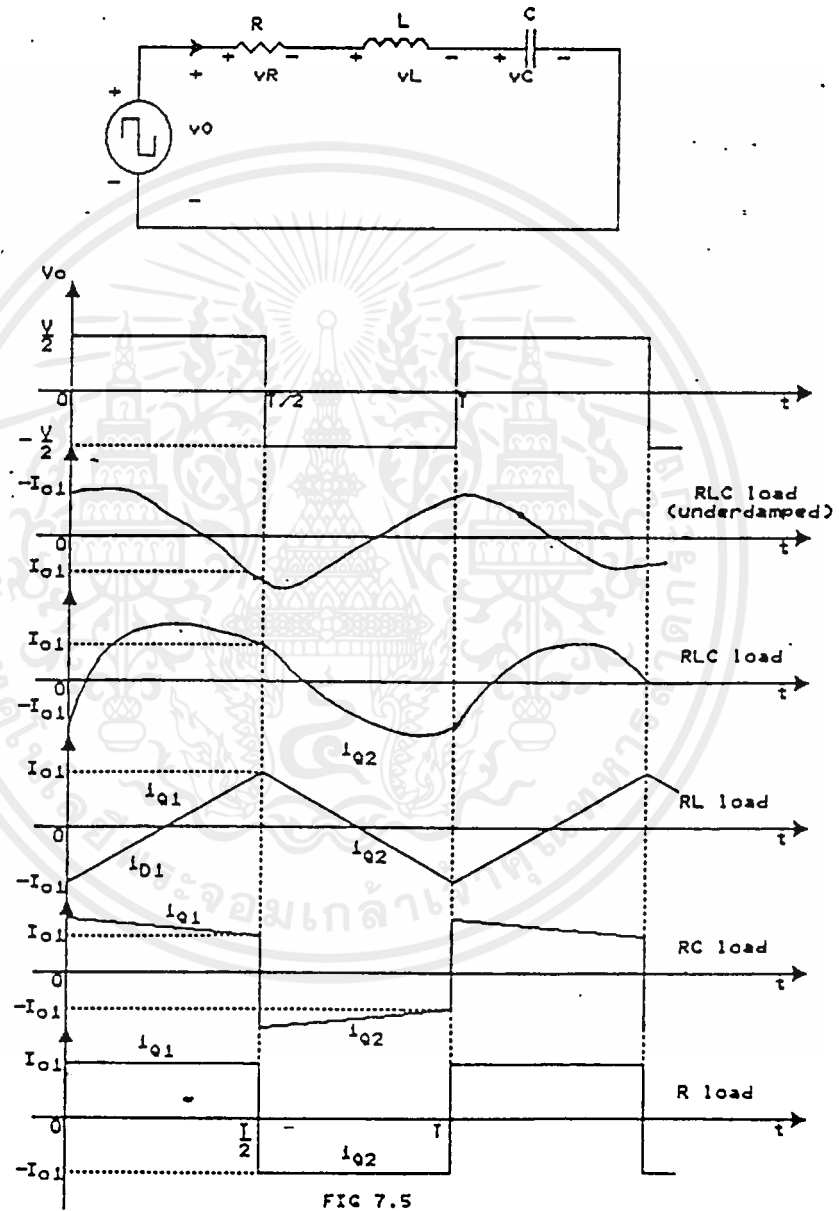


รูป 2.3 (single-phase bridge inverter)



รูป 2.4 Three-phase bridge inverter

เมื่อโหลดของอินเวอร์เตอร์เปลี่ยนแปลงไป กระแสในเอสซีอาร์และไดโอดจะเปลี่ยนแปลงไปด้วย โดยพิจารณาจากวงจรรูป 2.2 นำมาเขียน equivalent circuit ได้ดังแสดงในรูป 2.5 (ก)



รูป 2.5 Equivalent circuit

ในรูป 2.5 (ค) เป็นกรณีที่โหลดเป็น RLC ที่ต่ออยู่ในลักษณะ underdamped คือเมื่อ
ทริกให้เอสซีอาร์ Q_1 ให้นำกระแส กระแสที่ไหลผ่านโหลดจะเพิ่มขึ้น และตกเป็นศูนย์ จะ
ทำให้เอสซีอาร์ Q_1 หยุดนำกระแส ซึ่งเรียกกันว่า โหลดทำให้เอสซีอาร์ หยุดนำกระแส
(load commutation) แล้วจึงค่อยทริกให้เอสซีอาร์ Q_2 นำกระแสก็จะได้สัญญาณของ
แรงดันเอาต์พุตตามรูป 2.5 (ข)

ในรูป 2.5 (ง) โหลดเป็น RLC ซึ่งอยู่ในลักษณะ overdamped

ในรูป 2.5 (จ) โหลดเป็นอินดักติฟโหลด (RL load)

ในรูป 2.5 (ฉ) โหลดเป็นคาพาซิทีฟโหลด (RC load)

ในรูป 2.5 (ช) โหลดเป็นความต้านทาน

เป็นวงจรที่เมื่อทริกให้เอสซีอาร์นำกระแสแล้ว กระแสไหลผ่านโหลดหรือไหลผ่านเอส
ซีอาร์ไม่ลดลงสู่ศูนย์ จึงจำเป็นต้องมีวงจรคอมมูเตชันมาบังคับให้เอสซีอาร์หยุดนำกระแส
เรียกว่า Forced commutation จึงจะสามารถทริกให้เอสซีอาร์อีกตัวนำกระแส

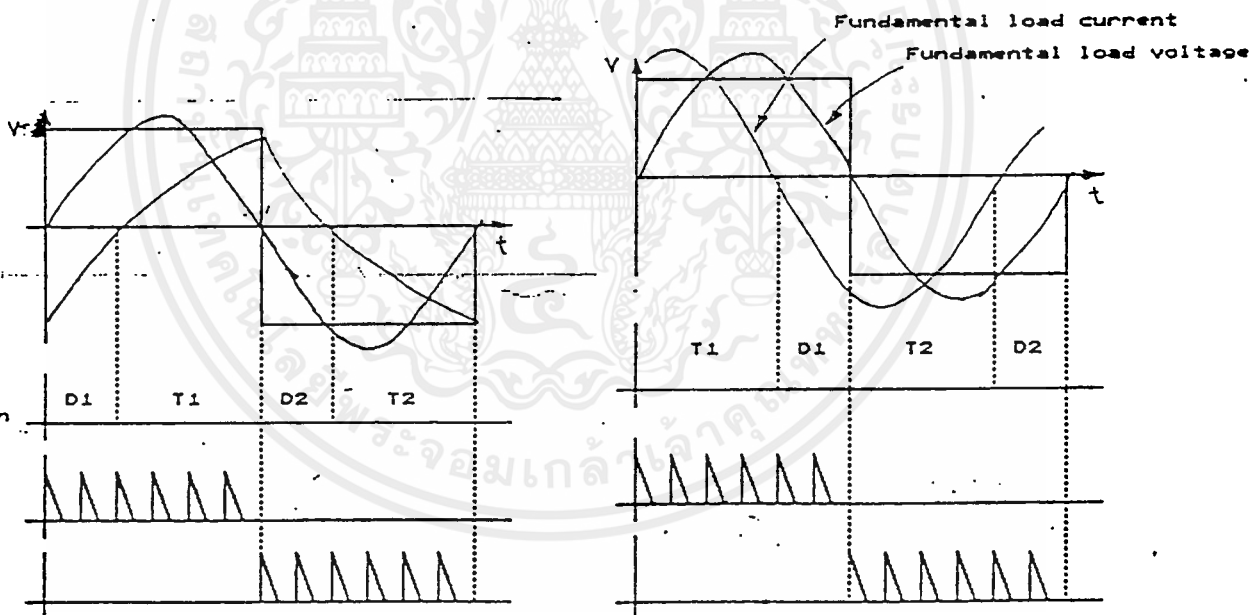
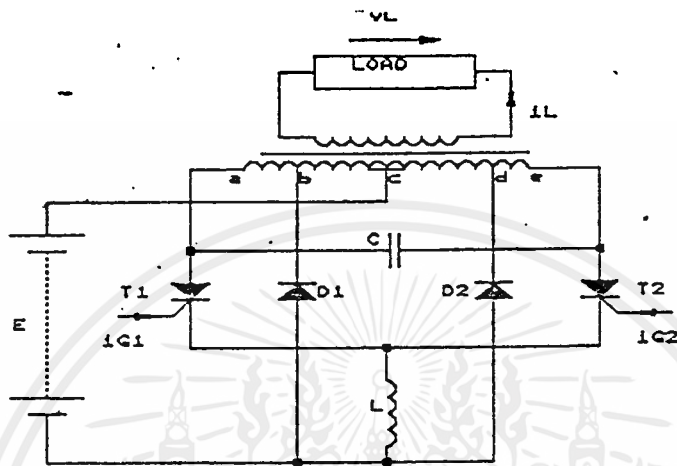
2.2 วงจรอินเวอร์เตอร์แบบขนาน (Parallel inverter)

การแปลงไฟกระแสตรงเป็นไฟฟ้ากระแสสลับ โดยใช้หม้อแปลงที่มีจุดกึ่งกลาง ดังแสดงในรูป 2.6 เรียกว่า วงจรอินเวอร์เตอร์แบบขนาน (Parallel inverter) เอสซีอาร์ทั้งสองจะผลัดกันนำกระแส เพื่อต่อแหล่งจ่ายไฟกระแสตรงเข้ากับขดปฐมภูมิทั้งสองของหม้อแปลง ซึ่งจะทำให้เกิดแรงดันรูปสี่เหลี่ยมตกร่วมโพลที่ต่ออยู่ทางด้านขดทุติยภูมิ

การทำงานของวงจร คือ เมื่อเอสซีอาร์ T_1 ถูกทริกให้นำกระแส แรงดันไฟฟ้ากระแสตรง E จะตกคร่อมครึ่งหนึ่งของขดปฐมภูมิ ซึ่งจะทำให้ขดปฐมภูมิทั้งหมดมีแรงดัน $2E$ คาปาซิเตอร์จะถูกประจุจนมีแรงดันเท่ากับ $2E$ เมื่อทำการทริกให้เอสซีอาร์ T_2 นำกระแส เอสซีอาร์ T_1 จะได้รับรีเวอร์สไบอัส ค่าเท่ากับ $2E$ และกระแสที่ไหลผ่านเอสซีอาร์ T_1 ก็ลดลงเป็นศูนย์โดยมีระยะเวลาเวลานานมากกว่า turn-off-time ของเอสซีอาร์ T_1 ดังนั้น เอสซีอาร์ T_1 ก็จะหยุดนำกระแส ซึ่งคาปาซิเตอร์จะต่อขนานกับโพล หรือหม้อแปลง โดยที่อินดักเตอร์ L ที่ต่ออนุกรมกับแหล่งจ่ายไฟตรงจะป้องกันไม่ให้คาปาซิเตอร์ C คายประจุสู่แหล่งจ่ายไฟกระแสตรง เมื่อเอสซีอาร์เริ่มนำกระแส ในระหว่างคอมมูเตชันอัตราการเปลี่ยนแปลงของกระแสมีค่าสูงมาก จึงนิยมใช้อินดักเตอร์ต่ออนุกรมกับคาปาซิเตอร์ เพื่อลดอัตราการเปลี่ยนแปลงของกระแสต่อเวลาลง ทำให้กระแสที่ไหลผ่าน SCR ลดลง

สำหรับโพลที่ไม่ใช่เป็นความต้านทานอย่างเดียว กระแสที่ไหลผ่านโพลจะเกิดความต่าง phase กับแรงดัน ซึ่งต้องต่อไดโอดอีก 2 ตัว ดังแสดงในรูป 2.7 (ก) เพื่อจะจ่ายพลังงานที่สะสมในโพลกลับคืน ระหว่างช่วงเวลาที่กระแสไหลกลับเป็นบวก เมื่อกับแรงดันเอาท์พุทเปลี่ยนแปลงเป็นลบ

เมื่อโพลเป็นอินดักตีฟโพล กระแสโพลจะเพิ่มขึ้นและลดลงดังแสดงในรูป 2.7 (ข) เมื่อเอสซีอาร์ T_1 นำกระแส กระแสจะไหลจาก c ไป a โดยที่แรงดันที่ c เป็นบวกเมื่อเทียบกับ a พลังงานจะถูกจ่ายให้โพล และเมื่อเอสซีอาร์ T_2 ถูกทริกให้นำกระแส แรงดันที่โพลเปลี่ยนกลับ เอสซีอาร์ T_1 จะหยุดนำกระแสแต่โพลไม่สามารถไหลกลับทันทีทันใด ดังนั้น ทิศทางการไหลของกระแสในขดปฐมภูมิจะไม่เปลี่ยนแปลง ขณะที่เอสซีอาร์ T_2 หยุดนำกระแส กระแสจะไหลจาก d ไป c โดยผ่านไดโอด D_2 นำกระแส เอสซีอาร์ T_2 จะหยุดนำกระแส แรงดันที่จุด d เป็นลบ เมื่อเทียบกับ c ซึ่งหมายความว่าพลังงานถูกจ่ายกลับจากโพลสู่แหล่งจ่ายไฟกระแสตรง



รูป 2.7 Center-tapped load inverter with feedback diode

(ข) โหลดเป็นอินดักทีฟโหลด

(ค) โหลดเป็นคาปาซิทีฟโหลด

ในรูป 2.7 (ข) ที่เวลา t_2 กระแสไหลจะตกลงสู่ศูนย์ ไดโอด D_2 จะหยุดนำกระแส และเอสซีอาร์ T_2 จะนำกระแสแทน กระแสไหลจะไหลกลับเป็นลบ และพลังงานจะจ่ายเข้าสู่โหลดเพื่อจะให้เห็นใจว่า เอสซีอาร์ T_2 จะนำกระแสที่เวลา t_2 สัญญาณทริกที่จ่ายเข้าเกตของเอสซีอาร์จะต้องเป็นพัลส์ต่อเนื่อง การทำงานจะเหมือนกับครึ่งไซเคิลแรก . . . เมื่อเริ่มทริกเอสซีอาร์ T_1 เพื่อให้ เอสซีอาร์ T_2 หยุดนำกระแส กระแสจะเปลี่ยนไปไหลผ่านไดโอด D_1 และเอสซีอาร์ T_1 จึงนำกระแส Feedback diode D_1 และ D_2 สามารถต่อที่ขั้วปลายของขดปฐมภูมิ แต่จะเกิดการสูญเสียของพลังงาน ขณะคอมมูเตชันในอินดิคเตอร์ L ในการต่อไดโอดนี้ห่างจากขั้วปลายของปฐมภูมิ พลังงานที่สะสมใน L จะได้กลับคืนสู่แหล่งจ่ายไฟหลังจากคอมมูเตชันแล้ว ดังนั้นจะลดการสูญเสียในการคอมมูเตชันลง

เมื่อโหลดมีสภาวะเพาเวอร์แฟคเตอร์ leading สัญญาณต่าง ๆ แสดงในรูป 2.7 (ค) กระแสจะเปลี่ยนแปลงสู่ไดโอดที่ t_3 และ t_4 ก่อนเอสซีอาร์จะถูกทริกให้จ่ายแรงดันกลับทิศทางแก่โหลด ในทางปฏิบัติสัญญาณจะไม่เป็น sinewave ที่แสดงในรูป 2.7 (ค) เป็นการแสดงพื้นฐานการทำงานที่เพาเวอร์แฟคเตอร์ leading

ข้อดีของอินเวอร์เตอร์แบบขนาน (parallel inverter)

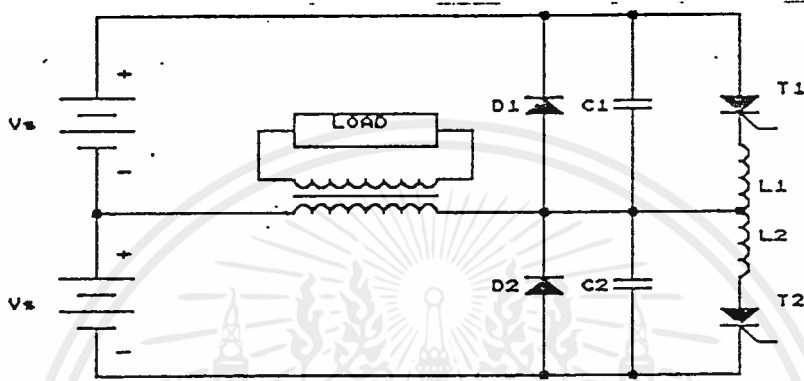
1. เป็นวงจรที่ใช้วงจรคอมมูเตชันอย่างง่าย
2. สามารถทำให้เอาต์พุตเป็น sinusoidal โดยใช้วงจรฟิลเตอร์ช่วย

ข้อเสียของอินเวอร์เตอร์แบบนี้ คือ

1. ค่าของ L และ C จะมีค่ามาก และไม่เหมาะสมสำหรับในงานที่ใช้พลังงานสูง ๆ
2. วงจรนี้เหมาะสมเมื่อโหลดคงที่ เมื่อเปลี่ยนแปลงโหลดสัญญาณเอาต์พุตจะเปลี่ยนแปลงไม่คงที่ เมื่อแรงดันเปลี่ยนแปลงจึงไม่สะดวกต่อการออกแบบ

2.3 McMurry Bedford Inverter

วงจรในรูป 2.8 (ก) เป็นวงจร McMurry Bedford Inverter แบบ center-tapped supply.

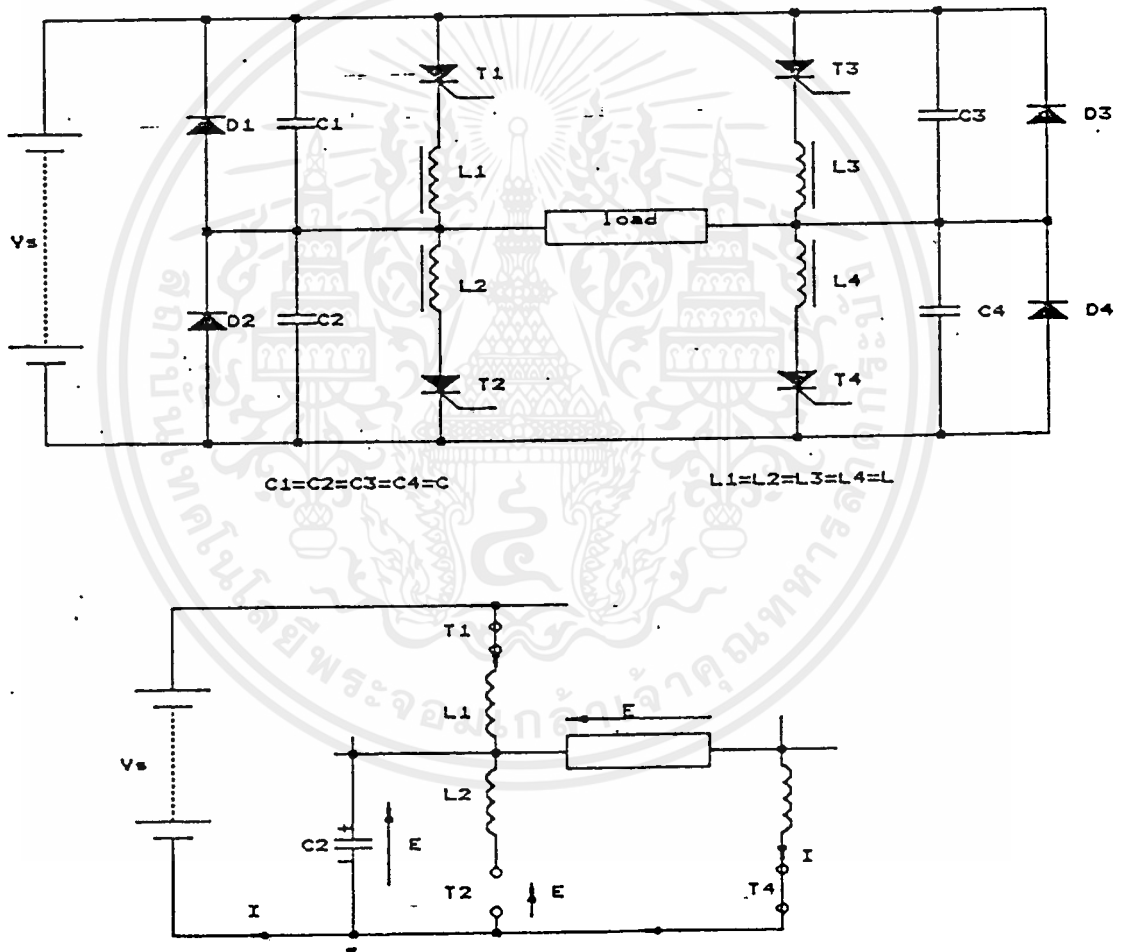


(ก)

ในรูป 2.8 (ก) เมื่อเอสซีอาร์ T_1 ถูกทริกให้นำกระแส คาปาซิเตอร์ C_2 ถูกประจุให้มีแรงดันทางด้านบนเป็นบวก มีค่าเป็น 2 เท่าของค่า V ในการทำให้เอสซีอาร์ T_1 หยุดนำกระแสจะต้องทริกให้เอสซีอาร์ T_2 นำกระแส ในการที่เอสซีอาร์ T_2 นำกระแส คาปาซิเตอร์ C_2 จะคายประจุผ่านขดลวด L_2 กับเอสซีอาร์ T_2 และไหลลงแรงดัน $2V$ ที่ประจุในคาปาซิเตอร์ C_2 จะปรากฏคร่อมขดลวด L_2 เนื่องจาก L_1 และ L_2 พันอยู่ในแกนเดียวกัน และมีการ coupling กันอย่างดี แรงดัน $2V$ จะเกิดคร่อม L_1 และทำให้เอสซีอาร์ T_1 ได้รับรีเวอร์สไบอัส เอสซีอาร์ T_1 จึงหยุดนำกระแส คาปาซิเตอร์ C_2 จะคายประจุและคาปาซิเตอร์ C_1 จะถูกประจุด้วยอัตราที่เท่ากัน แต่ไหลในทิศทางตรงข้ามกัน แรงดันคร่อมคาปาซิเตอร์ C_2 ลดลง แรงดันคร่อม L_2 และ L ลดลง แรงดันคร่อม C_1 จะเพิ่มขึ้นเป็น $2V$ ขณะที่แรงดันคร่อม C_2 เป็นศูนย์ ถ้าไดโอด D_2 ถูกต่อที่จุดต่อของ L_1 และ L_2 จะเกิดกระแสไหลวนใน D_2 , L และ T_2 จะสูญเสียพลังงานเป็นความร้อนไป แต่ถ้าไดโอด D_2 ถูกต่อในขดของหม้อแปลงดังแสดงในรูป พลังงานนี้จะถูกจ่ายกลับสู่แหล่งจ่ายไฟตรง จนกระทั่งกระแสไหลกลับ ในกรณีของอินดักทีฟโหลด พลังงานที่สะสมในโหลดที่เวลาสุดท้ายของครึ่งไซเคิลจะถูกป้อนกลับสู่แหล่งจ่ายไฟกระแสตรงที่จุดเริ่มต้นของครึ่งไซเคิลต่อไป

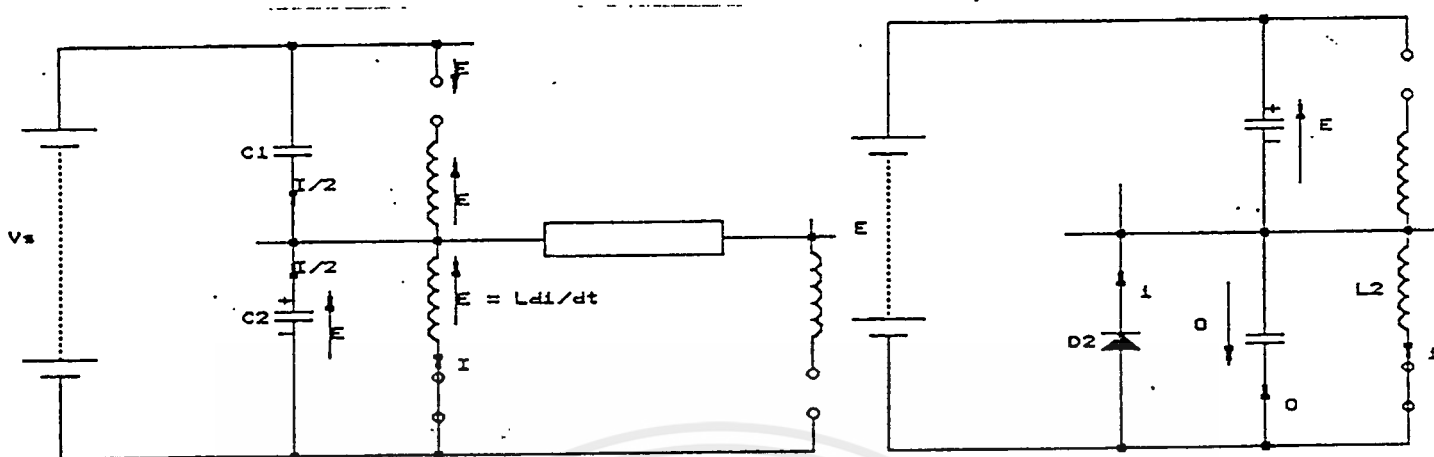
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในกรณีของคาปาซิทีฟโหลด พลังงานที่สะสมในโหลดที่จุดเริ่มต้นของครึ่งไซเคิลจะถูกป้อนกลับสู่แหล่งจ่ายไฟที่จุดสุดท้ายของครึ่งไซเคิลเดียวกัน ถ้าไม่ต้องการให้ประสิทธิภาพสูงแทนที่จะต่อไดโอดที่ขัดหม้อแปลง อาจต่อที่จุดต่อของ L_1 และ L_2 และต่อความต้านทาน เพื่อให้พลังงานสูญเสียไปเป็นความร้อน



รูป 2.9 McMurray-Bedford Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.9 McMurray-Bedford Inverter

ในรูป 2.9 แสดงอินเวอร์เตอร์ McMurray Bedford ที่ต่อแบบบริดจ์ ถ้าเอสซีอาร์ T_1 และ T_4 ถูกทริกให้นำกระแส เมื่อให้เอสซีอาร์ T_2 นำกระแสจะทำให้เอสซีอาร์ T_1 หยุดนำกระแส แต่ถ้าเอสซีอาร์ T_3 และ T_2 ถูกทริกให้นำกระแสพร้อมกันแล้ว เอสซีอาร์ T_1 และ T_4 จะหยุดนำกระแสพร้อมกัน แรงดันไฟฟ้าจากแหล่งจ่ายไฟจะจ่ายแรงดันในทิศทางกลับแก่โหลด

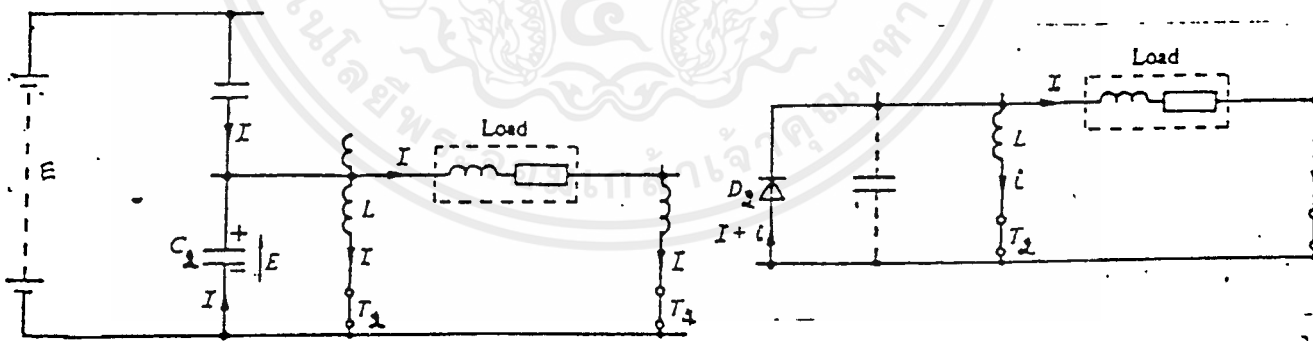
การทำงานในช่วงระหว่างคอมมูเตชันจากรูป 2.9 (ข) แสดงสภาวะที่เอสซีอาร์ T_1 และ T_4 ถูกทริกให้นำกระแส คาปาซิเตอร์ C_2 จะถูกประจุจนมีแรงดัน V_2 และพลังงานที่สะสมใน L_1 คือ $1/2 LI^2$ เมื่อทำการทริกให้เอสซีอาร์ T_2 นำกระแสดังแสดงสภาวะในรูป 2.9 (ค) เอสซีอาร์ T_1 จะได้รับรีเวอร์สไบอัส ทำให้เอสซีอาร์ T_1 หยุดนำกระแส

กระแสที่ไหลในวงจรถัดแสดงในรูป 2.9 (ง) ในช่วงเวลาที่เอสซีอาร์ T_2 ถูกทริกให้นำกระแส พลังงานที่สะสมอยู่ในรูปของสนามแม่เหล็กใน L_1 และ L_2 ไม่สามารถเปลี่ยนแปลง จึงทำให้กระแส I ซึ่งไหลใน L_1 เปลี่ยนไปสู่ L_2 เพื่อรักษาระดับพลังงาน $1/2 LI^2$ ไหลเป็นความต้านทาน กระแส I จะไหลจากคาปาซิเตอร์ C_1 และ C_2 เท่า ๆ กัน ซึ่งเริ่มต้น oscillation กับ L_2 ด้วยความถี่

$$f = \frac{1}{2\pi \sqrt{LC}}$$

เมื่อแรงดันคร่อมคาปาซิเตอร์ C_2 ลดลงเหลือ $1/2 V_u$ แอนโอดของเอสซีอาร์ T_1 จะเริ่มเป็นบวก ดังนั้นเวลานับจากทริกให้เอสซีอาร์ T_2 นำกระแสจนถึงเวลาที่แรงดันคร่อม C_2 ลดเหลือ $1/2 V_u$ จะต้องมากกว่า turn-off time ของเอสซีอาร์ มิฉะนั้นเอสซีอาร์ T_1 และ T_2 จะนำกระแสพร้อมกัน จะทำให้เกิดการลัดวงจรถ้าไม่มีไดโอด การ oscillation จะทำให้แรงดันคร่อมคาปาซิเตอร์ C_1 มากกว่า $2V_u$ แต่เมื่อมีไดโอด D_2 จะเป็นการป้องกันไม่ให้แรงดันคร่อมคาปาซิเตอร์ C_2 กลับทิศทางและกระแสใน L_2 จะลดลง ในรูป 2.9 (ง) แสดงขณะคาปาซิเตอร์ C_1 ประจุสู่แรงดัน V_u กระแสในเอสซีอาร์ T_2 จะลดลงสู่ศูนย์ เนื่องจากการสูญเสียในไดโอด D_2 และ L_2

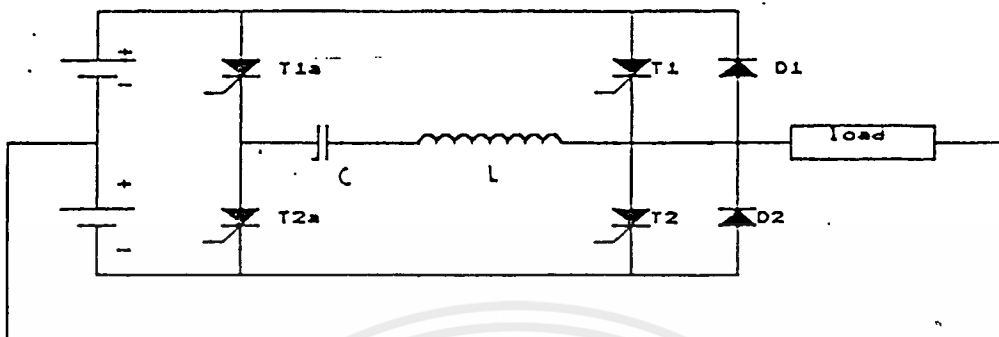
โดยทั่วไปโหลดจะเป็นอินดักทีฟโหลด ซึ่งจะมีอินดักแตนซ์มากกว่า L_1, L_2 (ซึ่งเป็นวงจรคอมมูเตชัน) ในกรณีนี้กระแสไหล I จะไหลต่อเนื่อง ทำให้มีกระแสไหลดังแสดงในรูป 2.10 (ก) ช่วงเวลาที่หลังจากเอสซีอาร์ T_2 ถูกทริกให้นำกระแส กระแสที่เกิดจากการคายประจุของคาปาซิเตอร์ C_2 จะเป็น 2 เท่ากับในกรณี 2.9 (ค) ในขณะที่คาปาซิเตอร์จ่ายกระแสสู่เอสซีอาร์ T_2 และโหลด โดยสมมติว่า กระแสไหลไม่เปลี่ยนแปลงในช่วงของการคอมมูเตชัน เมื่อไดโอด D_2 เริ่มต้นนำกระแส สภาวะจะเป็นดังเช่นในรูป 2.10 (ข) กระแสไหลในเอสซีอาร์ T_2 ที่ลดลง และกระแสไหลที่ไหลผ่านเอสซีอาร์ T_2 จะไหลผ่านไดโอด D_2 ซึ่งขณะนั้นแรงดันคร่อมโหลดจะเป็นศูนย์



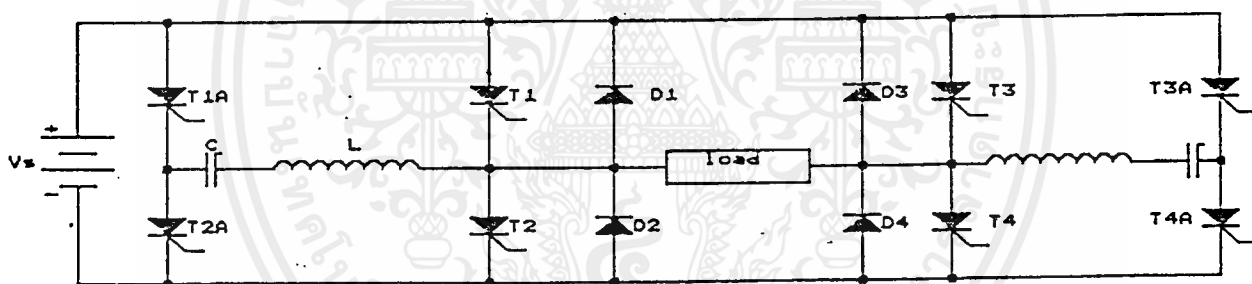
(ก)

(ข)

รูป 2.10 สภาวะขณะเกิดคอมมูเตชันให้เอสซีอาร์หยุดนำกระแส ในกรณีที่โหลดเป็นอินดักทีฟโหลด



รูป 2.12 (ก) McMurray Inverter



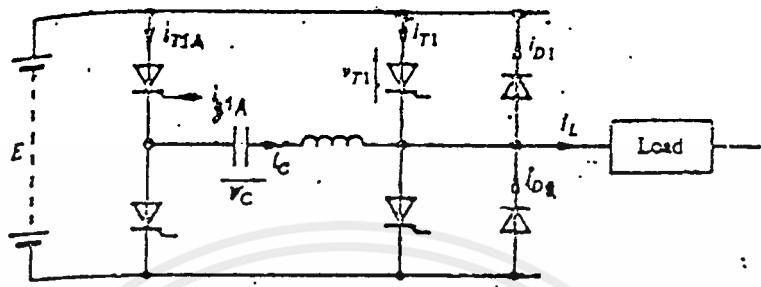
รูป 2.12 (ข) McMurray Inverter

การทำงานของวงจรรูป 2.12 (ก) และ (ข) ในช่วงทำให้เอสซีอาร์หลักหยุดนำกระแสจะเหมือนกัน ในที่นี้จะกล่าวเฉพาะวงจรรูป 2.12 (ข) ทำการทริกให้เอสซีอาร์ T_{1A} , T_{2A} และ T_4 นำกระแส กระแสที่ไหลผ่านคาปาซิเตอร์และเอสซีอาร์ T_{2A} จะลดลงเป็นศูนย์ เอสซีอาร์ T_{2A} จะหยุดนำกระแส คาปาซิเตอร์จะประจุจนมีแรงดันเท่ากับ $2V_s$ มีทิศทางดังแสดงในรูป 2.12 (ข) เอสซีอาร์ T_1 และ T_4 ยังนำกระแสให้ผ่านโหลดอยู่ ในการทำให้เอสซีอาร์ T_1 หยุดนำกระแส สามารถทำได้โดยการทริกเอสซีอาร์ T_{1A} ให้นำกระแสที่เวลา T_0 ดังแสดงสัญญาณต่างๆ ในรูป 2.13 (ข) และตามสภาวะที่แสดงในรูป 2.14 (ก)

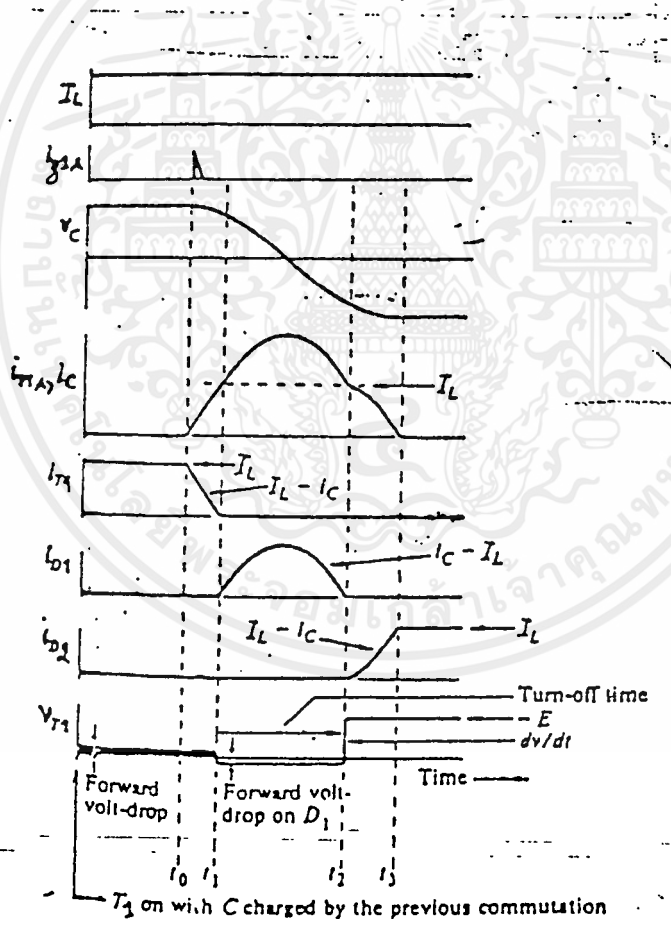
คาปาซิเตอร์ C_1 จะคายประจุจนกระทั่งเวลา T_1 กระแสจากการคายประจุของคาปาซิเตอร์ C_1 เท่ากับกระแสที่ไหลผ่านโหลด ซึ่งจะทำให้เอสซีอาร์ T_1 หยุดนำกระแส และจากการคายประจุของ C_1 จะไหลต่อเนื่องจนมากกว่ากระแสที่ไหลเข้าโหลด จึงไหลเข้าสู่ไดโอด D_1 ดังแสดงในรูป 2.14 (ข) หลังจากแรงดันคร่อมคาปาซิเตอร์มีทิศทางตรงข้าม กระแสไหลในคาปาซิเตอร์ C_1 จะลดลงต่ำกว่ากระแสที่ไหลในโหลด ไดโอด D_1 จะหยุดนำกระแส และกระแสจะกลับมาไหลผ่านไดโอด D_2 ดังแสดงในรูป 2.14 (ค) ดังนั้น L_1 และ C_1 จะต่อเข้ากับแหล่งจ่ายไฟตรง ทำให้คาปาซิเตอร์ประจุไฟจนมีแรงดันสูงขึ้น การคอมมูเตชันจะสมบูรณ์เมื่อกระแสไหลผ่านคาปาซิเตอร์เริ่มไหลกลับ ซึ่งจะทำให้เอสซีอาร์ T_{1A} หยุดนำกระแสที่เวลา T_0 และกระแสที่ไหลผ่านโหลดจะไหลเข้าสู่ไดโอด D_2 แทน

ในกรณีที่โหลดเป็นอินดักติฟโหลด เพื่อให้แน่ใจว่าจะเกิดการคอมมูเตชันอย่างแน่นอนจะต้องมีสัญญาณทริกให้เอสซีอาร์ T_2 นำกระแส ก่อนที่กระแสไหลในคาปาซิเตอร์จะลดลงต่ำกว่ากระแสที่ไหลผ่านโหลด หรือก่อนที่ไดโอด D_2 จะนำกระแส สำหรับในกรณีไม่มีโหลด เอสซีอาร์ T_2 ก็จะถูกทริกให้นำกระแส และไดโอด D_2 จะไม่มีกระแสไหลผ่าน

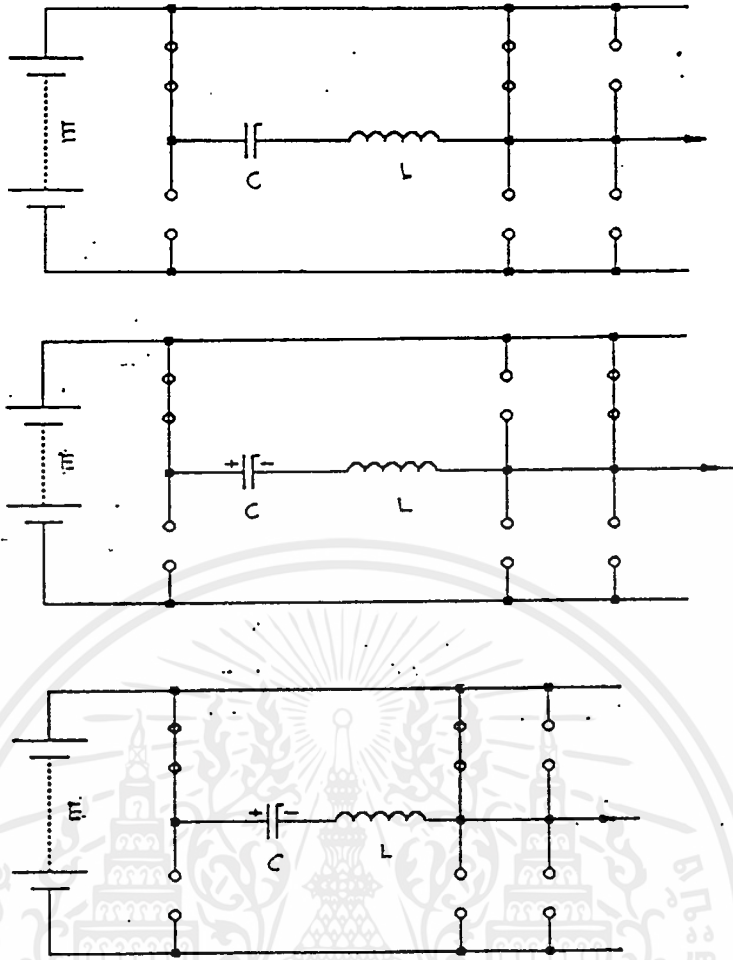
สภาวะการทำงานของวงจรรูป 2.13 (ก) สรุปได้ว่า i_c ต้องมีกระแสสูงสุดมากกว่ากระแส I_L และ turn-off-time ของเอสซีอาร์ T_1 จะต้องน้อยกว่าช่วงเวลาที่ได้โอด D_1 นำกระแส ซึ่งเป็นเวลาที่แรงดันตกคร่อมไดโอด D_1 จ่ายรีเวอร์สไบอัสแก่เอสซีอาร์ T_1 อัตราการเปลี่ยนแปลงของแรงดัน (dv/dt) คร่อมเอสซีอาร์ T_1 และ T_{1A} จะสูงมาก ในทางปฏิบัติจึงต้องมีวงจรมาลดอัตราการเปลี่ยนแปลงของแรงดันคร่อมเอสซีอาร์ลง ในกรณีที่กระแสไหลผ่านโหลดสูง ๆ จะมีกระแสซึ่งเปลี่ยนมาไหลผ่านไดโอด D_2 เพื่อให้กระแสประจุเข้าคาปาซิเตอร์ C มากขึ้น จะทำให้แรงดันประจุเข้าคาปาซิเตอร์เพิ่มสูงขึ้น ซึ่งจะทำให้การคอมมูเตชันในคราวต่อไปดีขึ้น



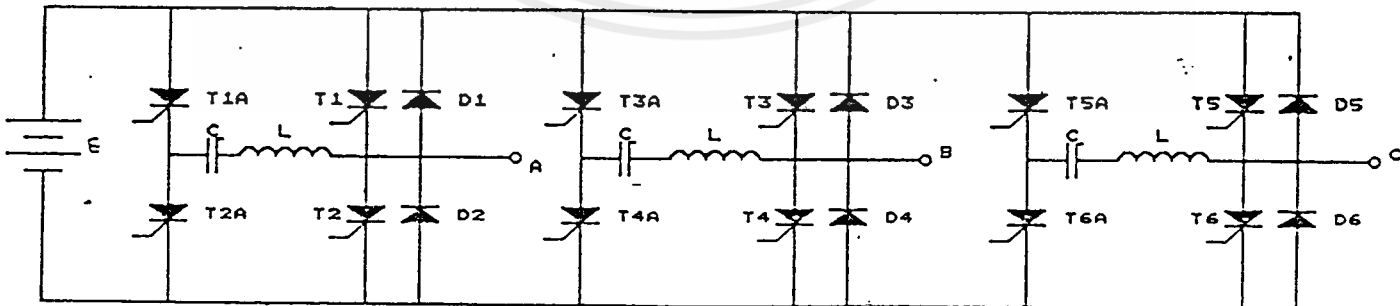
(ก)



รูป 2.13 สถานะการทำงานในช่วงการคอมมูเตชันสำหรับอินดักทีฟโหลด



รูป 2.14 สภาวะการทำงานในช่วงการคอมมูเตชันของวงจรรูป 2.13 (ก) จาก t_0 ถึง t_1 (ข) จาก t_1 ถึง t_2 และ (ค) จาก t_2 ถึง t_3

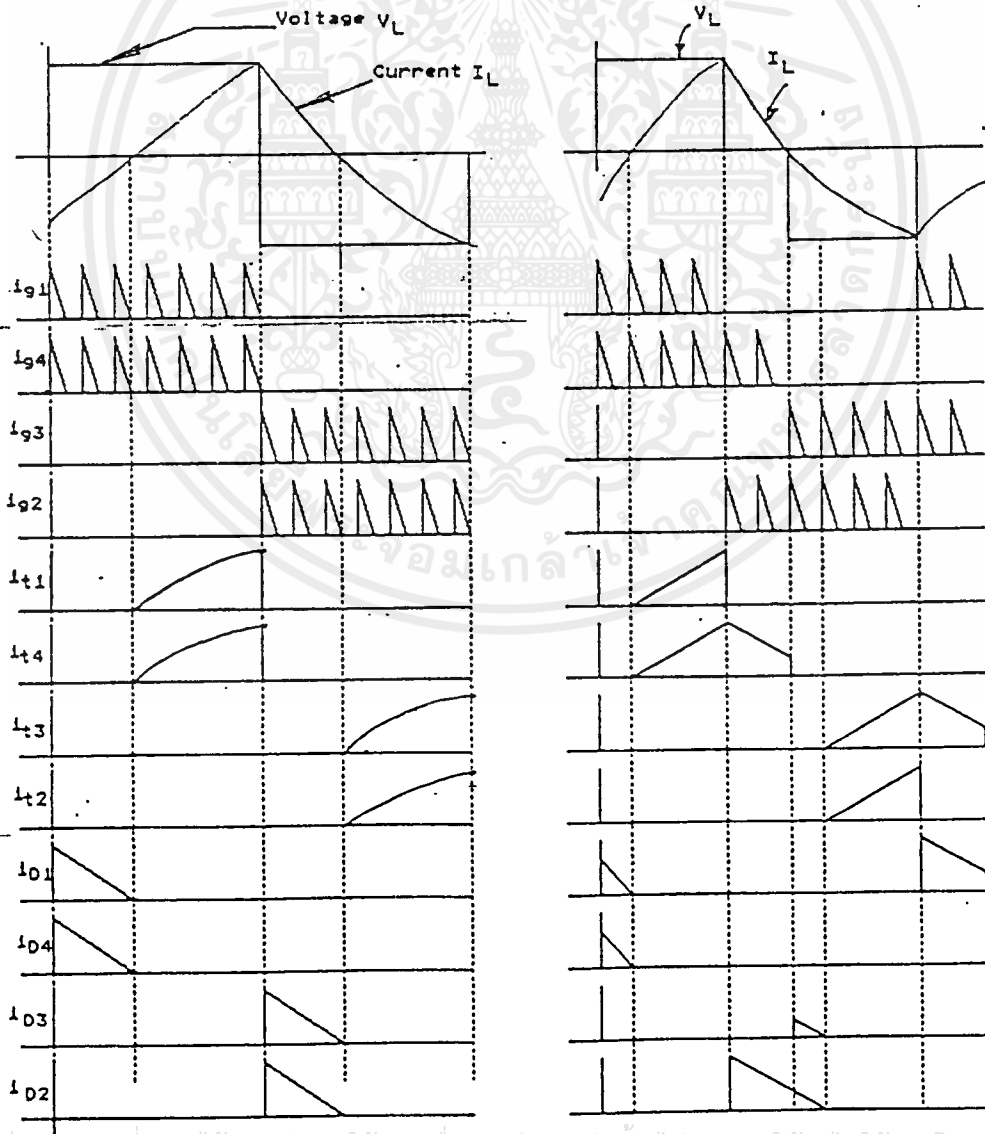
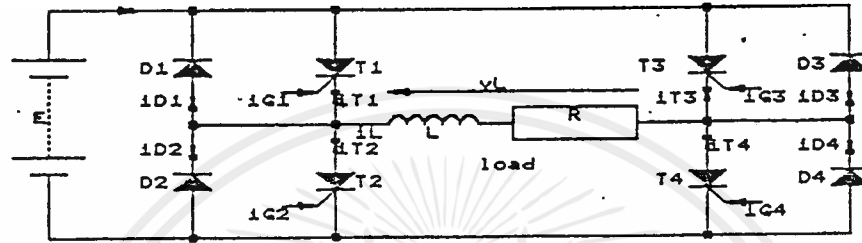


รูป 2.15 อินเวอร์เตอร์ 3 เฟส แบบ McMurray

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 Single-phase bridge inverter

สำหรับอินเวอร์เตอร์แบบ 1 เฟส ที่ต่อเอสซีอาร์แบบบริดจ์ (Bridge) เขียนเป็นวงจรที่ไม่มีอุปกรณ์การคอมมูเตชันให้เอสซีอาร์หยุดนำกระแส ตามรูป 2.16



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูป 2.16 การทำงานของอินเวอร์เตอร์แบบบริดจ์เมื่อโหลดเป็นอินดักทีฟโหลด
 ไม่ว่าจะกรณีใดๆ ห้ามทำซ้ำหรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงที่จะทำให้เอสซีอาร์ T_1 หยุดนำกระแส และเริ่มต้นทริกให้เอสซีอาร์ T_2 นำกระแส ในกรณีที่โหลดเป็นอินดักทีฟโหลดในโหลดจะไม่ไหลกลับอย่างทันทีเมื่อช่วงระยะเวลาการคอมมูเตชันหมดไป เอสซีอาร์ T_2 จะหยุดนำกระแสด้วย กระแสที่ไหลในโหลดจะไหลไปทางไดโอด D_2 โดยทั่วไปช่วงระยะเวลาการคอมมูเตชันจะสั้นมาก เมื่อเทียบกับความถี่ที่อินเวอร์เตอร์จ่ายให้กับโหลด. สัญญาณต่าง ๆ ซึ่งแสดงการทำงานของวงจรขณะที่โหลดเป็นอินดักทีฟโหลดในรูป 2.16 (ข) และ (ค)

ถ้าโหลดของวงจรในรูป 2.16 (ก) เป็นความต้านทานอย่างเดี่ยว แรงดันและกระแสที่โหลดจะมีสัญญาณเหมือนกัน สำหรับอินดักทีฟโหลด รูปคลื่นของกระแสจะล่าหลังสัญญาณของแรงดัน ดังแสดงในรูป 2.16 (ข) และ (ค) ในรูป 2.16 (ข) รูปคลื่นของแรงดันคร่อมโหลดเป็นรูปสี่เหลี่ยม เอสซีอาร์ถูกทริกด้วยสัญญาณทริกเกอร์เป็นพัลส์ ความถี่สูงที่ต่อเนื่อง 180 องศาของรูปคลื่นของแรงดันคร่อมโหลด พิจารณาที่จุดสุดท้ายของไซเคิลบวก กระแสที่ไหลในโหลดจะยังไหลอยู่ ในรูปจะเห็นว่ากระแสยังเป็นบวกอยู่ เมื่อเอสซีอาร์ T_2 และ T_3 ถูกทริกให้นำกระแสเพื่อจะทำให้เอสซีอาร์ T_1 และ T_4 หยุดนำกระแส แรงดันคร่อมโหลดกับทิศทาง แต่ทว่ากระแสที่ไหลในโหลดยังไม่เปลี่ยนทิศทาง ดังนั้นกระแสที่ไหลในโหลดจึงไหลผ่านไดโอด D_3 และ D_2 แทน ซึ่งจะเห็นว่าเป็นการต่อแหล่งจ่ายไฟกระแสตรงเข้าโหลด จะทำให้พลังงานที่สะสมในอินดักทีฟโหลด ไหลกลับสู่แหล่งจ่ายไฟกระแสตรง จนกระแสที่ไหลผ่านโหลดตกเป็นศูนย์ ในช่วงที่ไดโอด D_3 และ D_2 นำกระแส เอสซีอาร์ทุกตัวจะหยุดนำกระแส เมื่อมีสัญญาณทริกเกอร์ตลอด 180 องศาของรูปคลื่นเอ้าท์พุท จึงทำให้เอสซีอาร์ T_2 และ T_3 สามารถนำกระแสจ่ายพลังงานจากแหล่งจ่ายไฟเข้าสู่โหลด กระแสที่ไหลในโหลดจะเพิ่มขึ้นด้วย exponential จะเห็นว่าเอสซีอาร์ต้องการสัญญาณทริกขณะที่ไหลผ่านโหลดตกเป็นศูนย์ ในทางปฏิบัติจึงจำเป็นจะต้องใช้สัญญาณทริกที่เป็นความถี่สูงในช่วงกว้างถึงตลอดครึ่งไซเคิล

การควบคุมแรงดันเอ้าท์พุท สามารถทำได้โดยการเปลี่ยนแปลงช่วงเวลาที่รูปคลื่นเป็นศูนย์ของรูปคลื่นสี่เหลี่ยม โดยแรงดันจากแหล่งจ่ายไฟยังคงที่อยู่ รูปร่างของแรงดันเอ้าท์พุทซึ่งเป็นแรงดันคร่อมที่โหลด ดังแสดงในรูป 2.16 (ค) เป็นลักษณะ quasi-square wave ทำได้โดยให้สัญญาณทริกเอสซีอาร์ T_1 และ T_2 ล่วงหน้า เมื่อเทียบกับสัญญาณทริกเอสซีอาร์ T_4 และ T_3 ในรูป 2.16 (ค) สัญญาณทริกเอสซีอาร์ T_1 ล่วงหน้าเอสซีอาร์ T_4 เป็นมุม ϕ และสัญญาณทริกเอสซีอาร์ T_2 ล่วงหน้าเอสซีอาร์ T_3 เป็นมุม ϕ

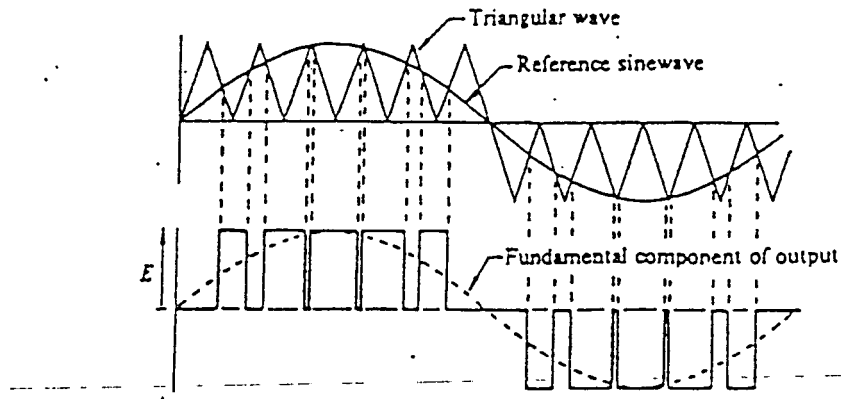
ขณะที่เอสซีอาร์ T_2 ถูกทริกให้นำกระแสเพื่อจะให้เอสซีอาร์ T_1 หยุดนำกระแส กระแสไหลในโหลดจะเปลี่ยนไปไหลผ่าน D_2 ขณะที่เอสซีอาร์ T_4 ยังนำกระแสอยู่ กระแสจากโหลดจะไหลผ่าน D_2 และ T_4 เป็นการลัดวงจรโหลดให้แรงดันคร่อมโหลดเป็นศูนย์ และเมื่อเอสซีอาร์ T_3 ถูกทริกให้นำกระแสเอสซีอาร์ T_4 จะหยุดนำกระแส กระแสที่ไหลในโหลดจะผ่านไดโอด D_3, D_2 ซึ่งต่อแหล่งจ่ายไฟเข้าโหลดในช่วงไซเคิลลบในช่วงเวลานี้เอสซีอาร์ทั้งหมดจะหยุดนำกระแส จนกระทั่งเมื่อมีสัญญาณทริกเอสซีอาร์ T_3 พร้อมกับเอสซีอาร์ T_2 เอสซีอาร์ T_2 และ T_3 จะนำกระแสทำให้รูปคลื่นแรงดันคร่อมโหลดเป็นลบ

การควบคุมแรงดันเอาต์พุตและปรับปรุงให้แรงดันเอาต์พุตมีฮาร์โมนิกส์น้อยมาก สามารถใช้การควบคุมโดยวิธีที่เรียกว่า pulse-width modulation ดังแสดงในรูป 2.17 เป็นการควบคุมให้เอสซีอาร์นำกระแสและหยุดนำกระแส เพื่อให้ได้รูปคลื่นของแรงดันเอาต์พุตเปลี่ยนแปลงความกว้างของพัลส์ วิธีการทำให้รูปคลื่นของแรงดันเอาต์พุตเป็นพัลส์ขนาดที่ถูกต้อง จะใช้รูปคลื่น sine wave เป็นรูปคลื่นอ้างอิงที่มีความถี่ที่ต้องการเปรียบเทียบกับรูปคลื่นสามเหลี่ยม ดังแสดงในรูป 2.17

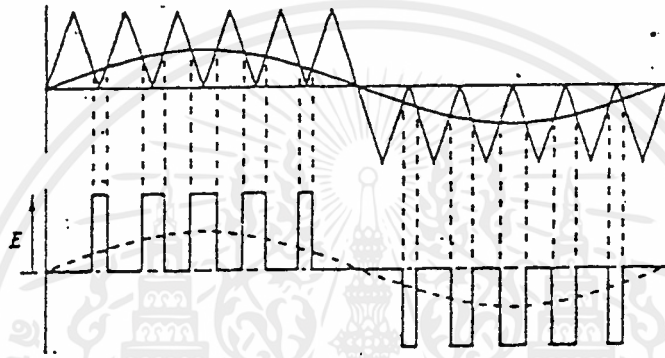
จุดตัดกันของสองรูปคลื่นจะเป็นสภาวะที่สร้างสัญญาณทริกเอสซีอาร์ ในรูป 2.17 (ก) แสดงรูปคลื่นของแรงดันเอาต์พุต มีค่าสูงสุด การลดแรงดันเอาต์พุตโดยการลดรูปคลื่น sine wave อ้างอิงลง ในรูป 2.17 (ข) แสดงการลดรูปคลื่น sine wave ลงครึ่งหนึ่ง จะได้รับแรงดันเอาต์พุตลดลงครึ่งหนึ่ง

การควบคุมแรงดันเอาต์พุต ลักษณะ pulse-width modulation ด้วยวงจรอินเวอร์เตอร์ในรูป 2.16 สามารถควบคุมให้แหล่งจ่ายไฟกระแสตรงต่อกับโหลดเสมอ โดยการทริกเอสซีอาร์ T_1 พร้อม T_4 และ T_2 พร้อม T_3 ซึ่งจะไม่มีช่วงที่แรงดันเป็นศูนย์ ดังแสดงรูปคลื่นเอาต์พุตในรูป 2.18 การหาสัญญาณทริกเอสซีอาร์ทำได้โดยการสร้างรูปคลื่นสามเหลี่ยมเปรียบเทียบกับรูปคลื่น sine wave อ้างอิง

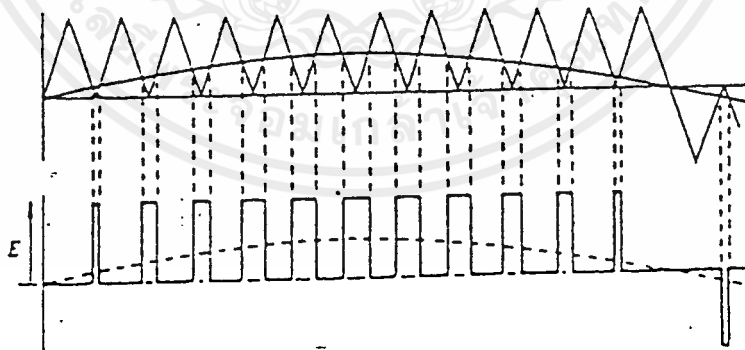
ถ้ามีการคอมมูเตชันในแต่ละครึ่งไซเคิลหลาย ๆ ครั้งในแต่ละไซเคิล จะทำให้เกิดการสูญเสียในการคอมมูเตชันสูง การเลือกระหว่างอินเวอร์เตอร์ที่ให้รูปคลื่นแรงดันเอาต์พุตแบบ quasi-square wave และแบบ pulse-width modulated ให้พิจารณาถึงราคาของวงจรควบคุม และการสูญเสียในการคอมมูเตชัน และฮาร์โมนิกส์ของแรงดันเอาต์พุต



(ก)



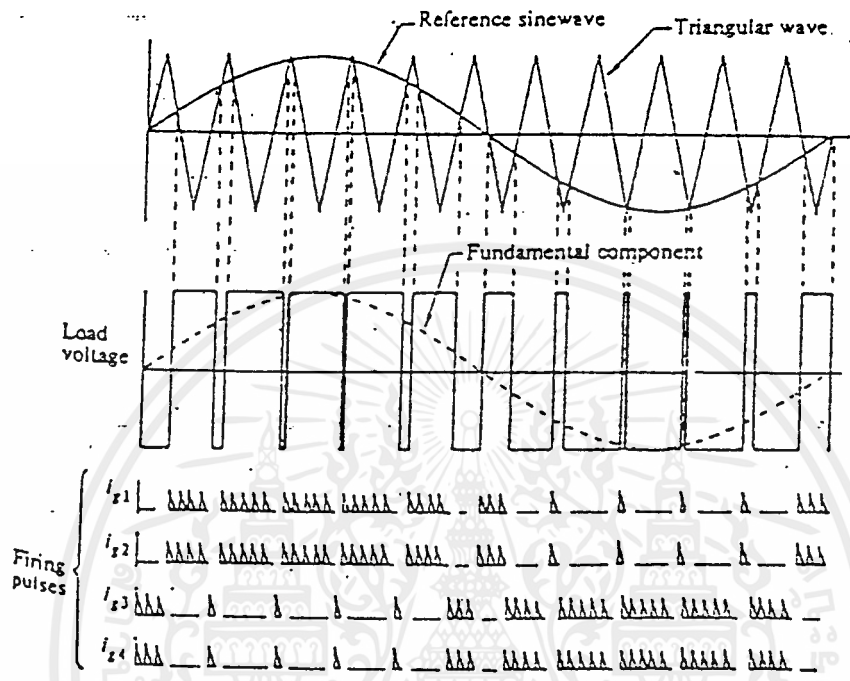
(ข)



(ค)

รูป 2.17 รูปคลื่นเอาต์พุตควบคุมลักษณะ pulse-width modulation

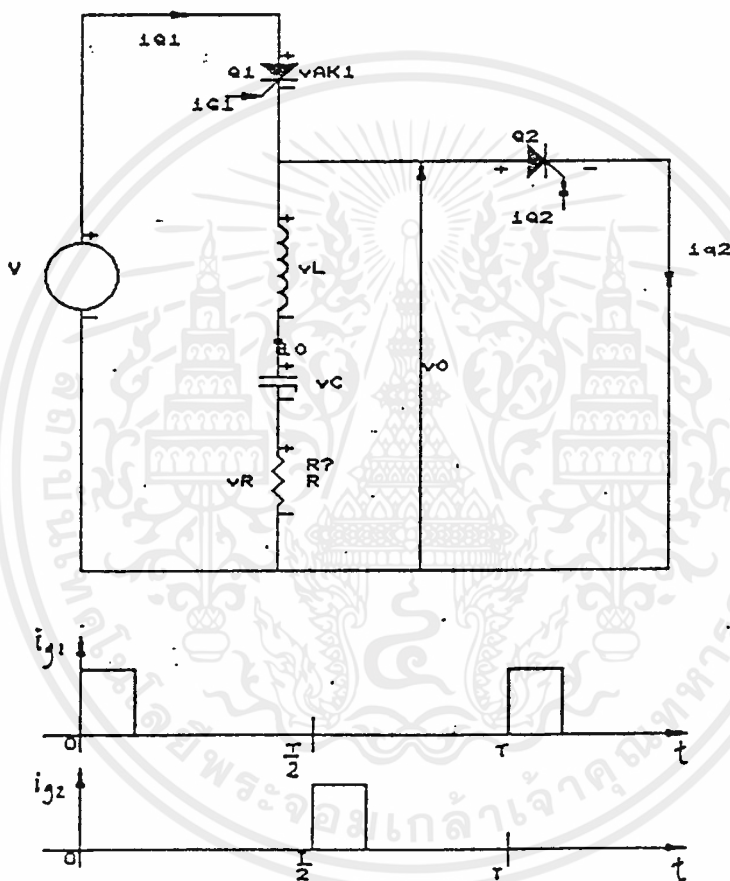
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.18 การควบคุมลักษณะ pulse-width modulation

2.6 อินเวอร์เตอร์แบบอนุกรม (Series Inverters)

อินเวอร์เตอร์แบบอนุกรม (series inverter) เป็นการจัดวงจรให้อยู่ในลักษณะ load commutation ซึ่งนิยมใช้งานที่ความถี่สูง ๆ ระดับ 200 Hz จนถึงความถี่เป็น KHz



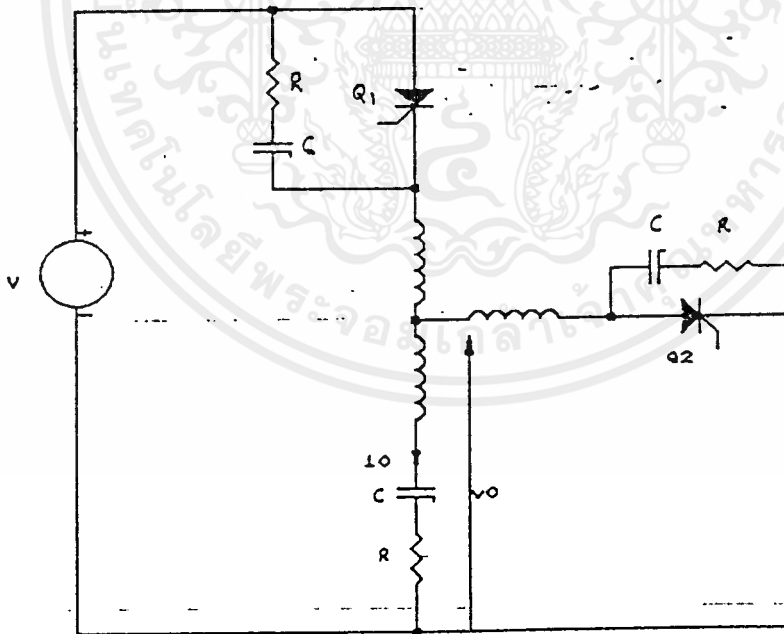
รูป 2.19 วงจรพื้นฐานของอินเวอร์เตอร์แบบอนุกรม

ในรูป 2.19 แสดงวงจรพื้นฐานของอินเวอร์เตอร์แบบอนุกรม การทำงานของวงจรคือ เมื่อทริกให้เอสซีอาร์ 1 นำกระแสด้วยสัญญาณทริกที่แคบ ๆ เพื่อเป็นการสวิตช์ไฟจากแหล่งจ่ายไฟกระแสตรงจะเพิ่มขึ้นและลดลงสู่ศูนย์เป็นเวลานานกว่า turn-off-time ของ

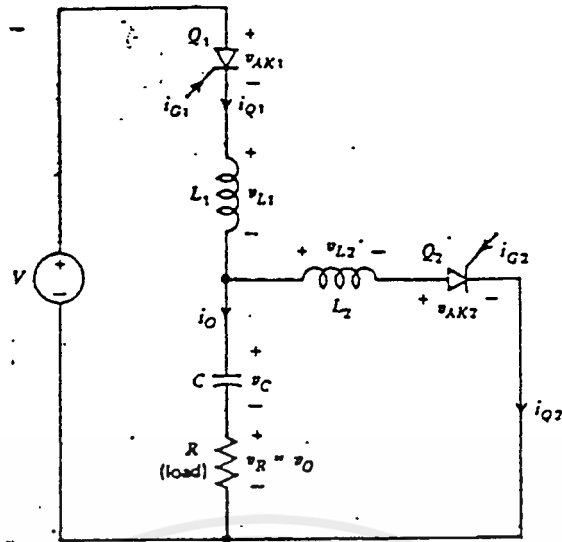
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอสซีอาร์ ที่เวลานี้คาปาซิเตอร์จะประจุไฟจนมีแรงดันไฟฟ้าสูงกว่าแหล่งจ่ายไฟ และเมื่อ
 ทริกให้เอสซีอาร์ 2 นำกระแส คาปาซิเตอร์จะคายประจุผ่านขดลวด L, SCR₂ และความ
 ต้านทาน R กระแสจากการคายประจุของคาปาซิเตอร์จะลดลงสู่ศูนย์ และแรงดันคร่อมคาปา
 ซิเตอร์จะกลับทิศทาง และเอสซีอาร์ 2 จะหยุดนำกระแสผ่านตัวมันเป็นศูนย์นานกว่า turn-
 off-time และทำการทริกเอสซีอาร์ 1 ให้นำกระแสอีกครั้ง ซึ่งเป็นการเริ่มต้นไซเคิลใหม่
 จะเห็นว่า จะเกิดไฟฟ้ากระแสสลับไหลในโหลด

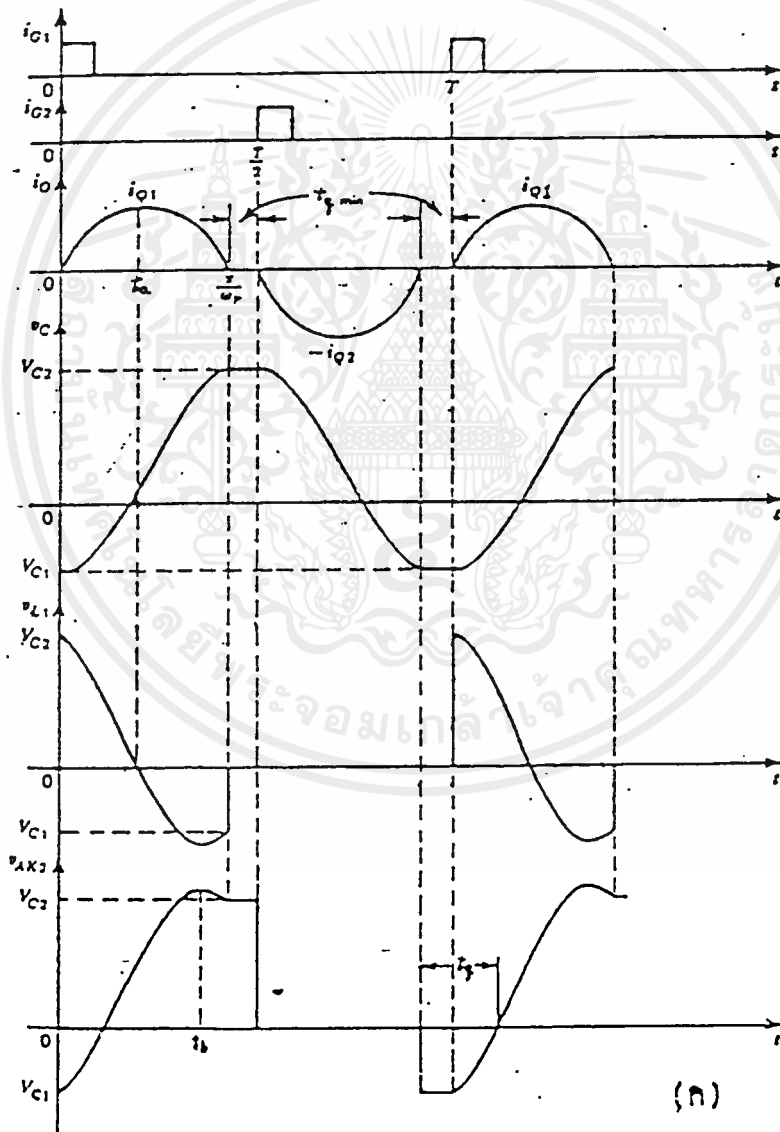
อัตราการเปลี่ยนแปลงของแรงดันคร่อมเอสซีอาร์ จะเกิดขึ้นสูงมากจนอาจจะทำให้
 เอสซีอาร์นำกระแส โดยที่ยังไม่มีสัญญาณทริกให้นำกระแส ซึ่งถ้าเอสซีอาร์ 1 และ 2 นำ
 กระแสพร้อมกันจะทำให้เกิดการลัดวงจร จึงต้องมีวงจร snubber ต่อขนานกับเอสซีอาร์
 และจะเกิดอัตราการเปลี่ยนแปลงของกระแสมีค่ามาก ถ้ากระแสที่เปลี่ยนแปลงมีค่ามากกว่า
 ขีดจำกัดของเอสซีอาร์ จะทำให้เอสซีอาร์เสียหายได้ จึงต้องอินดักเตอร์อนุกรมกับเอสซีอาร์
 ตามที่แสดงในรูป 2.20 (ก) และ รูป 2.20 (ข)



รูป 2.20 (ก) วงจร Snubber



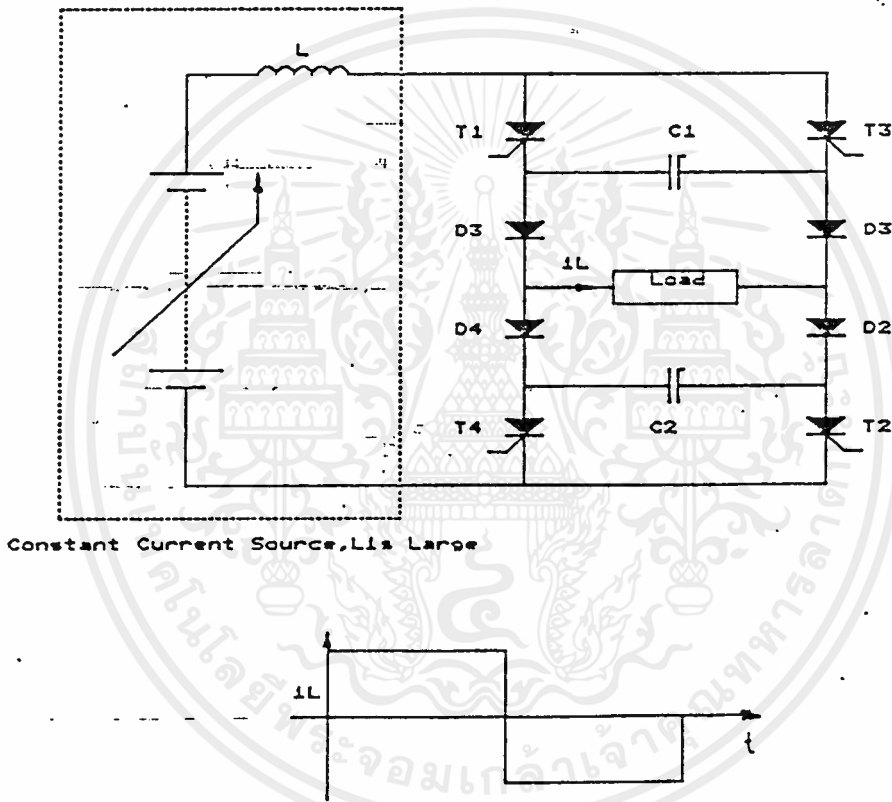
(ข)



รูป 2.20 วงจรอินเวอร์เตอร์แบบอนุกรม

2.7 Constant-current source inverter

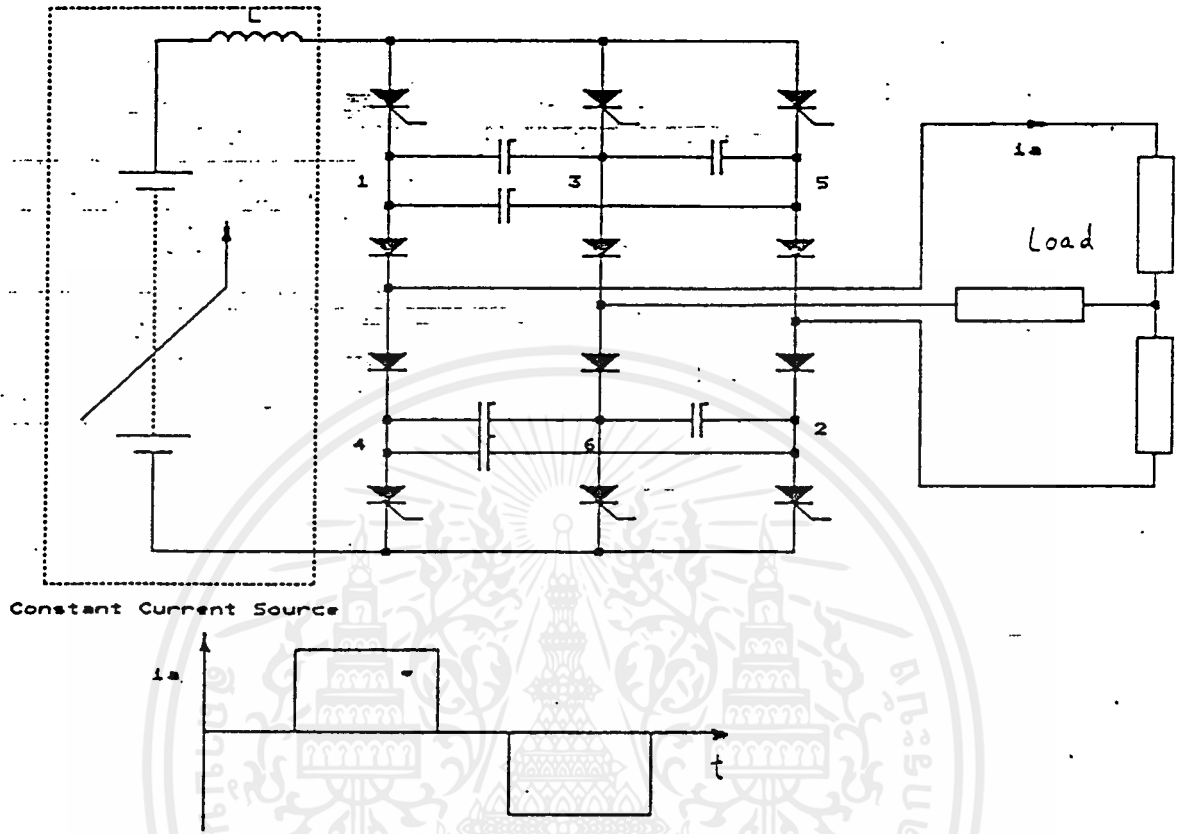
วงจรอินเวอร์เตอร์ที่ใช้แหล่งจ่ายกระแสคงที่ซึ่งทำได้โดยการมีอินดักเตอร์ L ขนาดใหญ่ต่ออนุกรมกับแหล่งจ่ายไฟ ดังแสดงในรูป 2.22 ไดรโอดที่ต่ออนุกรมกับเอสซีอาร์เพื่อไม่ให้คาปาซิเตอร์คายประจุผ่านโหลด



รูป 2.22 Constant-current source inverter

ในวงจรรูป 2.22 เมื่อเอสซีอาร์ T_1 และ T_2 ถูกทริกให้นำกระแส คาปาซิเตอร์ทั้งสองจะประจุให้ด้านซ้ายมีมีแรงดันเป็นบวก และเมื่อเอสซีอาร์ T_3 และ T_4 ถูกทริกให้นำกระแส คาปาซิเตอร์จะจ่ายรีเวอร์สไบอัสให้เอสซีอาร์ T_1 และ T_2 ทำให้เอสซีอาร์ T_1 และ T_2 หยุดนำกระแส กระแสจะไหลผ่าน T_3 , C_1 , D_1 , LOAD, D_2 , C_2 , T_4 และเมื่อแรงดันคร่อมคาปาซิเตอร์กลับทิศทาง ไดรโอด D_3 และ D_4 จะนำกระแสแทนไดโอด D_1 , D_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.23 Inverter three-phase

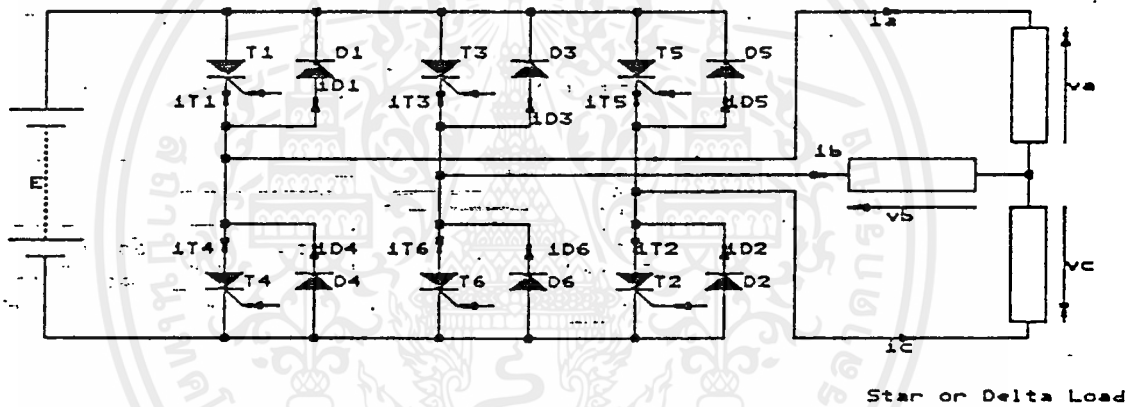
ในรูป 2.23 เป็นวงจรอินเวอร์เตอร์ 3 เฟส ทุก ๆ เวลาจะมีเอสซีอาร์เพียง 2 ตัว นำกระแสพร้อมกัน เมื่อเอสซีอาร์ T_3 ถูกทริกให้นำกระแส เอสซีอาร์ T_1 จะถูกทำให้หยุดนำกระแส และเมื่อเอสซีอาร์ T_4 ถูกทริกให้นำกระแส เอสซีอาร์ T_2 จะหยุดนำกระแส

ข้อดีของอินเวอร์เตอร์แบบใช้แหล่งจ่ายกระแสคงที่ คือ

1. ไม่จำเป็นต้องใช้เอสซีอาร์ชนิดอินเวอร์เตอร์เอสซีอาร์ หรือ Fast-switching SCR สามารถใช้เอสซีอาร์ชนิด Phase control SCR
2. การที่มีอินดักเตอร์ค่าสูงต่ออนุกรมกับแหล่งจ่ายไฟ จะทำให้มีกระแสไหลคงที่ จึงทำให้ถ้าเกิดการลัดวงจร กระแสจะไม่ไหลมาก
3. ไม่จำเป็นต้องมี commutating reactor

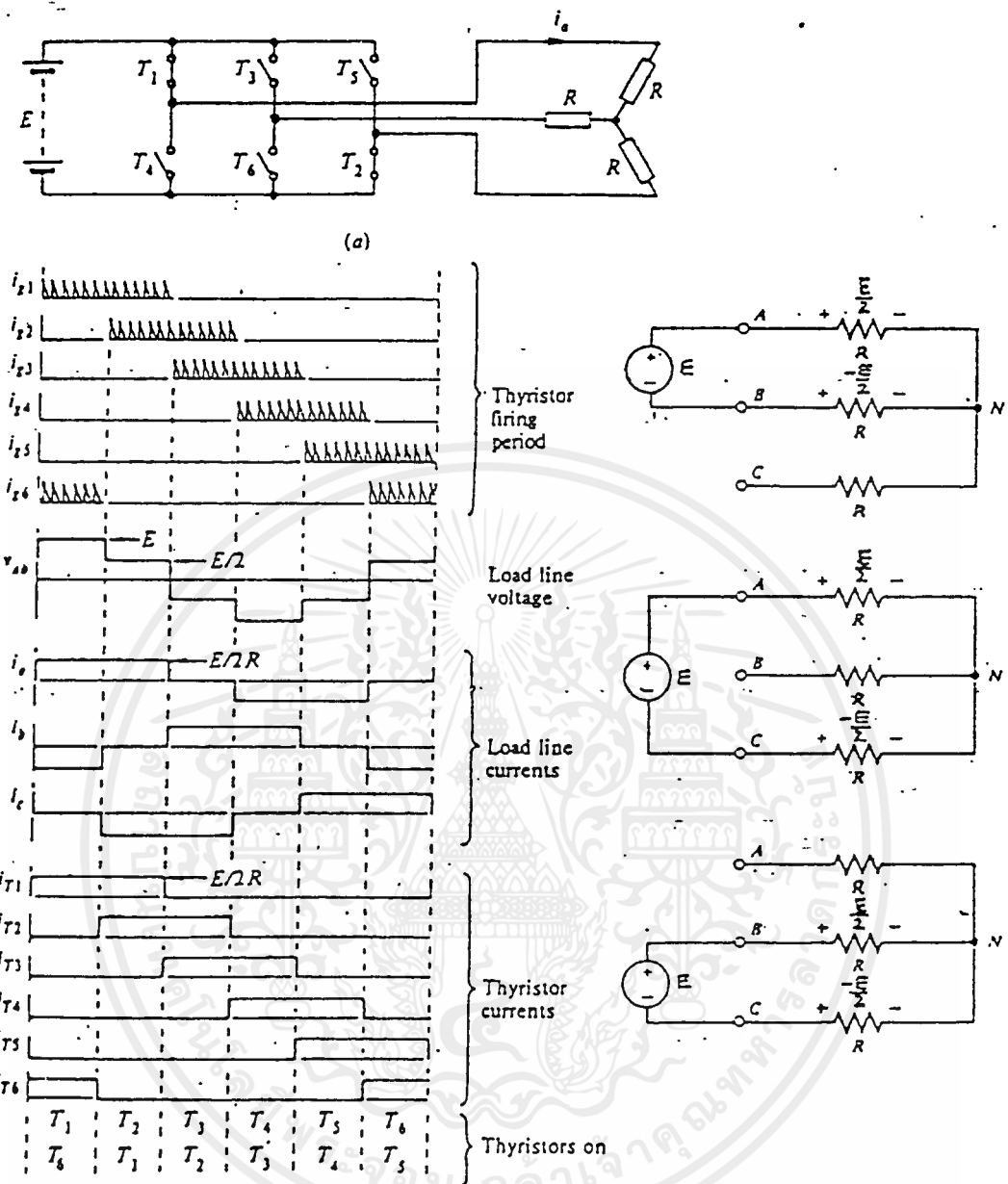
2.8 อินเวอร์เตอร์ ชนิด 3 เฟส

วงจรพื้นฐานของอินเวอร์เตอร์ชนิด 3 เฟส ได้แสดงไว้ในรูป 2.24 วงจรคอมมูเตชัน ดังได้อธิบายในหัวข้อที่ผ่านมาโดยไม่ได้แสดงในรูป 2.24 วงจรอินเวอร์เตอร์ 3 เฟส ควบคุมให้เอสซีอาร์แต่ละตัวนำกระแส 120 องศาของไซเคิล รูปคลื่นดังแสดงในรูป 2.25 เป็นรูปคลื่นของวงจรรูป 2.24 เมื่อโหลดเป็นความต้านทานอย่างเดียว โดยกำหนดให้ที่จุดสุดท้ายของมุม 120 องศา วงจรคอมมูเตชันเริ่มต้นทำให้เอสซีอาร์หยุดนำกระแส



รูป 2.24 วงจรพื้นฐานของอินเวอร์เตอร์ 3 เฟส

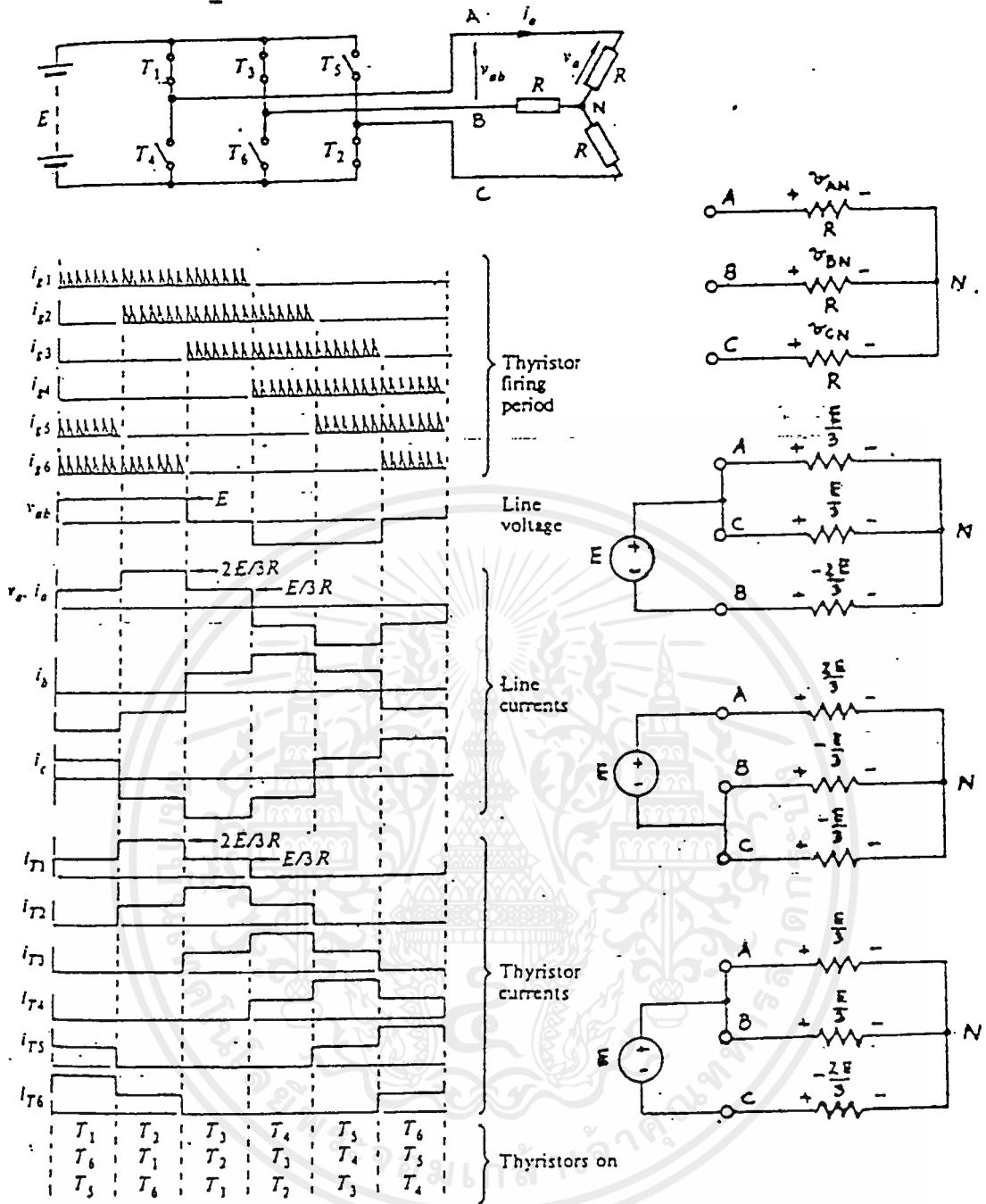
รูปคลื่นในรูป 2.25 (ข) แสดงกระแสที่ไหลในโหลดเป็น quasi-square wave ด้วยการที่เอสซีอาร์แต่ละตัวนำกระแสเพียงหนึ่งในสามของไซเคิล ในวงจรรูป 2.25 (ก) แทนเอสซีอาร์ด้วยสวิตช์ แหล่งจ่ายไฟกระแสตรงถูกสวิตช์เข้าโหลดที่ต่อ ลักษณะ 3 เฟส เป็น 6 จังหวะ คือ $T_1, T_6, T_2, T_1, T_3, T_2, T_4, T_3, T_5, T_4, T_6, T_5$ ความเร็วในการสวิตช์ขึ้นอยู่กับความถี่เอาต์พุตที่ต้องการ รูปคลื่นที่แสดงในรูป 2.25 (ข) เป็น line voltage ถ้าโหลดเป็นอินดักทีฟโหลด กระแสที่ไหลในโหลดจะไหลผ่านไดโอด จึงเหมือนกับสวิตช์ปิดวงจรมานกว่า 120 องศาไซเคิล



รูป 2.25 อินเวอร์เตอร์ชนิด 3 เฟส ด้วยการทริกตลอด 120 องศา และโหลดเป็นความต้านทาน

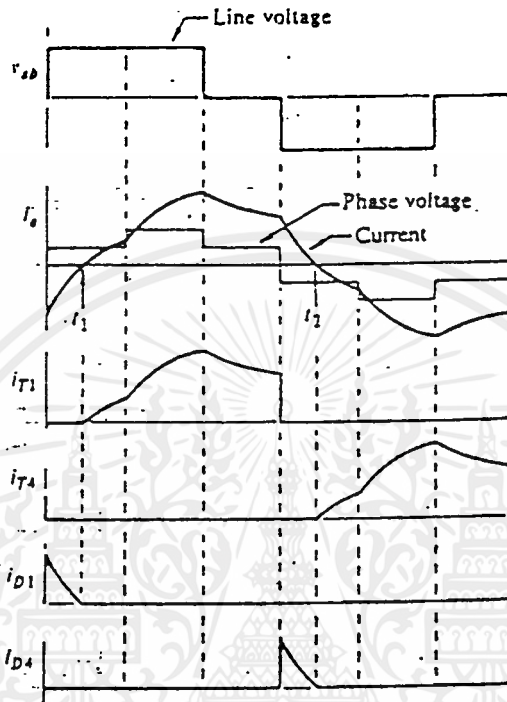
การทำงานของอินเวอร์เตอร์ ในกรณีที่เอสซีอาร์นำกระแสเป็นมุม 180 องศาของไซเคิล ซึ่งเอสซีอาร์ 3 ตัวจะนำกระแสพร้อมกัน คือ แหล่งจ่ายไฟกระแสตรงต่อกับโหลด โดยเอสซีอาร์ 1 ตัวในด้านหนึ่ง กับเอสซีอาร์ 2 ตัวในอีกด้านหนึ่ง ดังแสดงรูปคลื่นต่างในรูป 2.26 จะได้ Line voltage เป็น quasi-square wave.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.26 อินเวอร์เตอร์ชนิด 3 เฟสด้วยการทริกตลอด 180 องศา และโหลดเป็นความต้านทาน

ถ้าโหลดเป็นอินดักทีฟโหลด กระแสที่ไหลในโหลดจะล่าหลังรูปคลื่นของแรงดัน ดังแสดงในรูป 2.27 เมื่อเอสซีอาร์ T_1 ถูกทริกให้นำกระแส เอสซีอาร์ T_4 จะถูกทำให้หยุดนำกระแส เนื่องจากกระแสไม่สามารถไหลย้อนกลับผ่านเอสซีอาร์ กระแสจึงไหลผ่านไดโอดที่แสดงในรูป 2.24

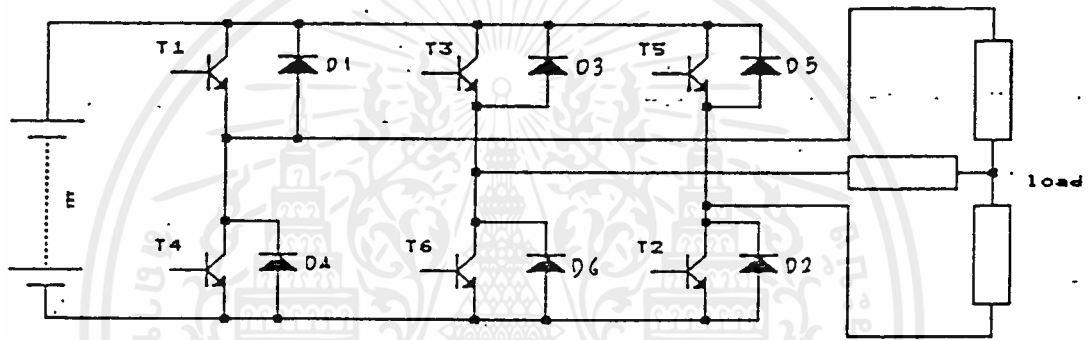


รูป 2.27 รูปคลื่นเมื่อทริกตลอด 180 องศา ขณะโหลดเป็นอินดักทีฟโหลด

2.9 อินเวอร์เตอร์ที่ใช้เพาเวอร์ทรานซิสเตอร์

วงจรอินเวอร์เตอร์ที่กล่าวมาแล้วสามารถให้ทรานซิสเตอร์แทนได้ การใช้ทรานซิสเตอร์จะไม่ต้องใช้อุปกรณ์ในการคอมมูเตชันให้ทรานซิสเตอร์หยุดนำกระแส การทำให้ทรานซิสเตอร์หยุดนำกระแสก็ด้วยการปลดแหล่งจ่ายกระแสเข้าขาเบสเท่านั้น เพื่อไม่ให้เกิดการสูญเสียในทรานซิสเตอร์มาก จึงต้องให้ทรานซิสเตอร์ทำงานในช่วงสภาวะที่เรียกว่า switching ถ้าทรานซิสเตอร์ไม่ทำงานในสภาวะที่เรียกว่า switching จะทำให้เกิดความร้อนในตัวทรานซิสเตอร์สูงขึ้นอย่างมากเช่น เมื่อต้องการให้แรงดันเป็น sine wave

ในรูป 2.28 แสดงวงจรพื้นฐานสำหรับอินเวอร์เตอร์ ชนิด 3 เฟส ที่ใช้เพาเวอร์ทรานซิสเตอร์ และมีไดโอดต่อขนานกับทรานซิสเตอร์ สำหรับในกรณีที่โหลดเป็นอินดักทีฟโหลด โดยมีคุณสมบัติเหมือนกับวงจรที่ใช้เอสซีอาร์ ดังที่ได้กล่าวในหัวข้อที่ผ่านมาเปรียบเทียบระหว่างเอสซีอาร์กับทรานซิสเตอร์ ทรานซิสเตอร์สามารถนำกระแสได้เร็วกว่า จึงสามารถใช้ในอินเวอร์เตอร์ที่มีความถี่สูง และให้ทำงานในลักษณะของ pulse-width modulation ข้อของทรานซิสเตอร์มีเพียงแต่จะต้องมีกระแสจ่ายเข้าที่เบสตลอดเมื่อต้องการให้นำกระแสอยู่ ซึ่งกระแสที่ทำให้นำกระแสจะสูงกว่าเอสซีอาร์มาก แต่ทว่า จะประหยัดที่ไม่จำเป็นต้องมีวงจรคอมมูเตชันเหมือนกับการใช้เอสซีอาร์



รูป 2.28 วงจรพื้นฐานของอินเวอร์เตอร์ 3 เฟส ที่ใช้เพาเวอร์ทรานซิสเตอร์

การทำงานของวงจรรูป 2.28 จะต้องระวังไม่ให้ทรานซิสเตอร์ในแนวเดียวกัน เช่น T_1 และ T_4 นำกระแสพร้อมกัน คือ ถ้าให้ทรานซิสเตอร์นำกระแส จะต้องรอให้ทรานซิสเตอร์ตัวที่อยู่ในแนวเดียวกันหยุดนำกระแส เป็นเวลานานประมาณ 2-3 ไมโครวินาที เพราะทรานซิสเตอร์ก็มี turn-off-time เช่นเดียวกับเอสซีอาร์ แต่จะน้อยกว่าเอสซีอาร์ มิฉะนั้นจะเกิดการลัดวงจรผ่านทรานซิสเตอร์ 2 ตัวที่ต่อในแนวเดียวกัน

การใช้ทรานซิสเตอร์แบบควบคุมให้หยุดนำกระแสด้วยเกตที่เรียกว่า gate turn-off thyristor หรือเรียกย่อ ๆ ว่า GTO จะเป็นคู่แข่งของเพาเวอร์ทรานซิสเตอร์ อุปกรณ์ทั้งสองมีข้อดีคือ ไม่ต้องมีวงจรคอมมูเตชัน ซึ่งสะดวกกว่าการใช้เอสซีอาร์อย่างมาก แต่ทว่าในปัจจุบันเพาเวอร์ทรานซิสเตอร์ และ GTO ที่ผลิตจำหน่ายยังมีขีดจำกัดต่ำกว่าเอสซีอาร์มาก ฉะนั้น ในงานที่ควบคุมกำลังไฟฟ้าสูง ๆ จึงยังคงใช้เอสซีอาร์

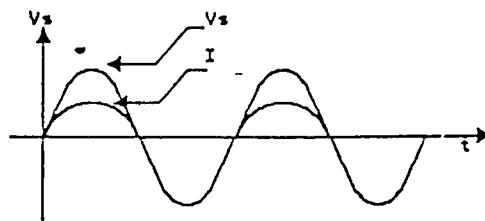
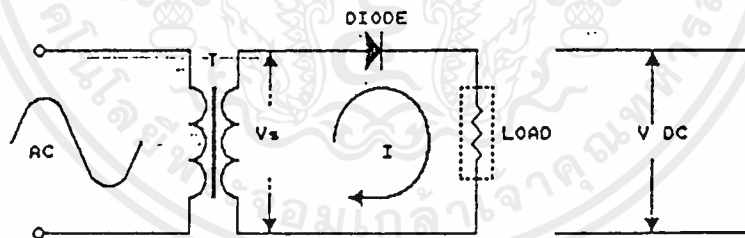
RECTIFIER

เรกติไฟเออร์ คือ วงจรไฟฟ้าที่มีคุณสมบัติในการแปลงสัญญาณไฟฟ้ากระแสสลับให้กลายเป็นสัญญาณไฟฟ้ากระแสตรง หรือมีคุณสมบัติยอมให้กระแสไฟฟ้าไหลผ่านในทิศทางใดทิศทางหนึ่งเท่านั้น แต่อุปกรณ์ที่ใช้ในวงจรกันแพร่หลายทั่วไปได้แก่ ไดโอด

3.1 วงจรเรกติไฟเออร์แบบครึ่งคลื่น (Half Wave Rectifier)

หม้อแปลงทำหน้าที่เปลี่ยนแปลงแรงดันให้พอเหมาะกับความต้องการของผู้ใช้งาน แรงดันทางด้านทุติยภูมิของหม้อแปลง จะยังคงเป็นแรงดันไฟสลับอยู่ ในกรณีนี้ไดโอดจะนำกระแสได้ในขณะที่แรงดัน V_s อยู่ทางด้านบวกและจะไม่นำกระแสเมื่อแรงดัน V_s อยู่ทางด้านลบ กระแสที่ไหลผ่านโหลดจึงเป็นกระแสห้วงๆ ตามจังหวะของแรงดันไฟสลับ

ผลของกระแสที่ไหลผ่านโหลดจึงมีลักษณะไหลในทิศทางเดียว คือ เป็นลักษณะของไฟตรงนั่นเอง แรงดันไฟตรงที่ตกคร่อมโหลดมีค่าขึ้นอยู่กับขนาดของแรงดัน V และมีความสัมพันธ์กันดังนี้



รูป 3.1 การใช้ไดโอดในวงจรเรกติไฟเออร์ และแสดงสัญญาณรูปคลื่นของกระแสและแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้แรงดัน V_m มีค่าเท่ากับ $V_p \sin \omega t$

V_p เป็นแรงดันค่าสูงสุดของค่าไฟสลับ

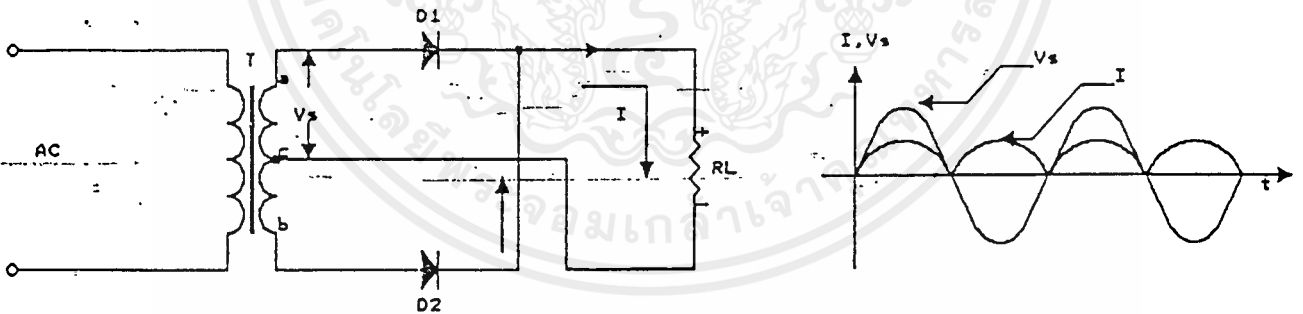
เราจะได้ค่าแรงดัน V_{dc} ที่ไหลดเป็น

$$\begin{aligned} V_{dc} &= V_p / \pi \\ &= 0.3183 V_p \end{aligned}$$

3.2 วงจรเรกติไฟเออร์แบบเต็มคลื่น (Full Wave Rectifier)

ในกรณีของ วงจรเรกติไฟเออร์แบบครึ่งคลื่น ส่วนของกระแสตรงจะมีมาเพียงครึ่ง
ไซเคิลเท่านั้น แต่ในกรณีของวงจรเรกติไฟเออร์แบบเต็มคลื่น ส่วนของกระแสตรงจะมาจาก
ทั้งครึ่งไซเคิลบวก และครึ่งไซเคิลลบของไฟฟ้ากระแสสลับ วงจรจ่ายไฟตรงแบบนี้จึงมีข้อดี
กว่าวงจรแบบครึ่งคลื่นหลายประการ ลักษณะของวงจรที่นิยมใช้กันมากมีสองแบบคือ

ก. วงจรที่ใช้หม้อแปลงที่มีแท่งกึ่งกลาง



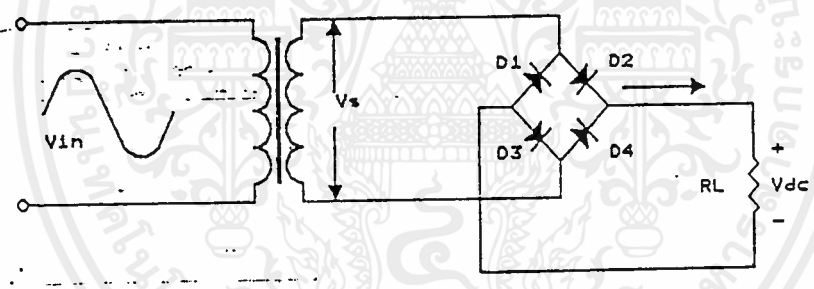
รูป 3.2 วงจรเรกติไฟเออร์แบบเต็มคลื่นใช้หม้อแปลงที่มีแท่งกึ่งกลาง

ในรูป 3.2 เมื่อการเปลี่ยนแปลงของไฟสลับที่จุด a เป็นบวกเมื่อเทียบกับจุด c
ไดโอด D_1 จะนำกระแส โดยที่ D_2 จะไม่นำกระแส เพราะที่จุด c มีศักดาเป็นบวกเมื่อเทียบกับ
จุด b ครั้นเมื่อศักดาที่จุด a เป็นลบเมื่อเทียบกับจุด c จุด b ก็จะมีค่าเป็นบวกเมื่อเทียบกับ

กับจุด c ไดโอด D_2 จึงนำกระแสบ้าง กระแสที่ไหลผ่าน R_L จึงเป็นไปได้ทั้งครึ่งบวกและครึ่งลบ กระแสที่ไหลในกรณีนี้จึงมีค่ามากกว่ากรณีเรกติไฟเออร์แบบครึ่งคลื่น การหาค่าแรงไฟ DC หรือแรงดันค่าเฉลี่ยที่วัดได้จากโวลท์มิเตอร์ไฟตรงหาได้จาก

เมื่อ $V_m = V_m \sin \omega t$
 V_m คือ ค่าแรงดันสูงสุดของ V_m
 แรงดัน V_{DC} คร่อม $R_L = 2 V_m / \pi$
 $= 0.636 V_m$

ข. วงจรบริดจ์เรกติไฟเออร์ (Bridge rectifier)



รูป 3.3 วงจรบริดจ์เรกติไฟเออร์

การเรกติไฟเออร์สามารถทำได้โดยไม่ต้องใช้หม้อแปลงที่มีแท็ปกึ่งกลางได้ แต่ต้องเพิ่มจำนวนไดโอดให้กับวงจรอีกเป็น 4 ตัว การจัดเรียงของไดโอดจะเรียงกันอยู่ในรูปของบริดจ์ที่เราเรียกว่า วงจรบริดจ์เรกติไฟเออร์

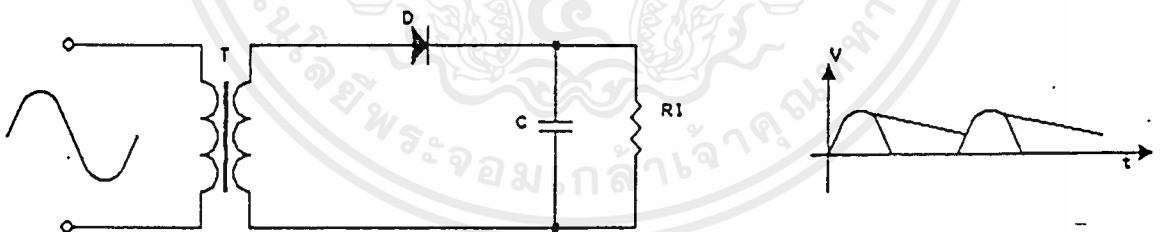
การทำงานของวงจรบริดจ์เรกติไฟเออร์ จะมีทิศทางการทำงานตามลักษณะของลูกศร นั่นคือ เมื่อ V_m เพิ่มขึ้นทางบวก ไดโอด D_2 และ D_3 จะนำกระแส ครึ่งแรงดัน V_m ลงไปทางลบไดโอด D_1 และ D_4 จะนำกระแส การนำกระแสของไดโอดทั้งสองชุดนี้ เป็นผลให้กระแสไหลผ่าน R_L ในทิศทางเดียวกันเท่านั้น

วงจรเรกติไฟเออร์แบบบริดจ์นี้เป็นที่นิยมกันมาก เพราะไม่ต้องยุ่งยากในการพันหม้อแปลงให้มีแท่งกึ่งกลาง และในปัจจุบันบริษัทผู้ผลิตไดโอดหลายบริษัทได้ผลิตไดโอดในรูปแบบของบริดจ์รวมอยู่ในกล่อง ซึ่งสะดวกต่อการใช้ คือ สามารถต่อเข้ากับหม้อแปลง และโหลดได้ทันที ทำให้สะดวกต่อการใช้ยิ่งขึ้น

3.3 ระบบฟิลเตอร์ที่ใช้ในวงจรจ่ายไฟตรง

แรงดันที่ผ่านวงจรเรกติไฟเออร์แบบครึ่งคลื่นและเต็มคลื่น (ฮาร์ฟเวฟ และฟูลเวฟ) ออกมานั้น ถ้าพิจารณากันอย่างละเอียดแล้วจะเห็นว่า ลักษณะของแรงดันไฟตรงที่ได้มานั้น ไม่ราบเรียบ จำเป็นจะต้องมีวงจรช่วยทำให้ลักษณะของกระแสและแรงดันราบเรียบขึ้น วิธีง่ายๆ ที่เราใช้กันก็คือ การฟิลเตอร์ (Filter)

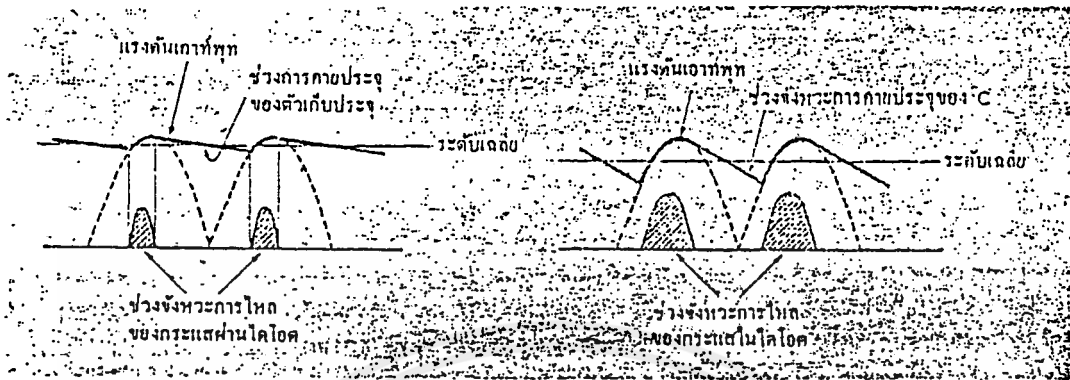
แรงดันไฟฟ้าที่ได้ที่โหลดนั้น เราต้องการให้เป็นไฟตรงที่เรียบ วิธีการง่ายๆ ที่ทำให้แรงดันที่เป็นระลอกคลื่นเรียบขึ้นด้วยการใช้ตัวเก็บประจุ (Capacitor) ทั้งนี้เพราะตัวเก็บประจุทำหน้าที่หลักสำคัญ คือ การสะสมประจุไว้ในตัวมัน เมื่อใดที่กระแสป้อนน้อยมันก็จะเอาค่าประจุที่เก็บสะสมไว้ในตัวมันจ่ายแทน เมื่อใดที่จะต้องจ่ายกระแสไปให้โหลดน้อย (โหลดใช้กระแสต่ำ) มันก็จะแบ่งมาเก็บสะสมไว้ ลักษณะของวงจรเขียนได้ดังรูปที่ 3.4



รูป 3.4 การใส่ตัวเก็บประจุฟิลเตอร์

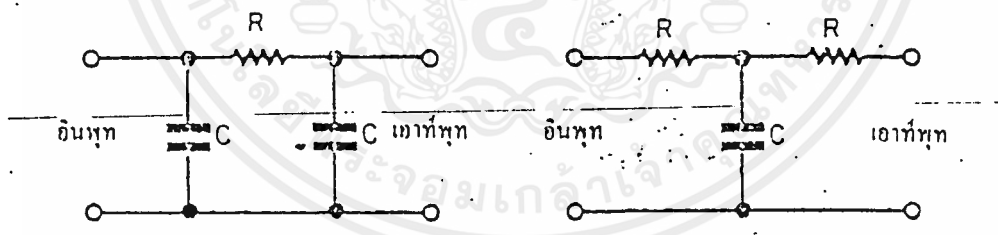
การใส่ตัวเก็บประจุฟิลเตอร์เป็นที่นิยมกันมาก เพราะใช้ง่าย แต่อย่างไรก็ตามการใช้ตัวเก็บประจุเพียงตัวเดียวจะยังคงมีผลต่อโหลดของกระแส เพราะเมื่อมีการโหลดกระแสมาก การจ่ายกระแสจากตัวเก็บประจุก็จะต้องมาก ทำให้แรงดันตกลง และมีขนาดของแรงดันมีการกระเพื่อมสูงขึ้น (ripple)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



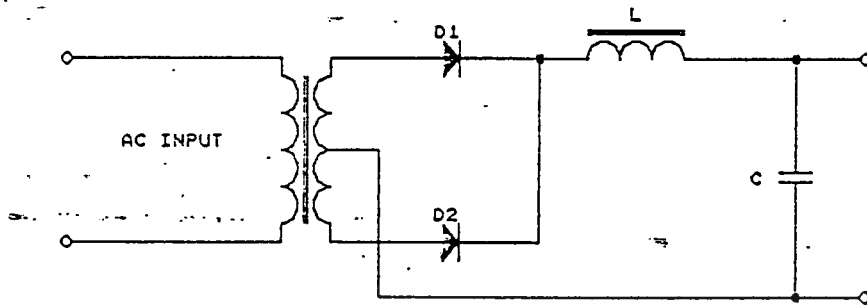
รูป 3.5 แสดงผลของการโหลดที่มีต่อวงจรฟิลเตอร์ที่ใช้ C เพียงตัวเดียว

การใช้ตัวเก็บประจุ จะต้องเลือกขนาดของตัวเก็บประจุให้ใหญ่พอเพียง เพื่อการคายประจุไปยังโหลดได้อย่างพอเพียง มิฉะนั้นผลของรีปเปิลจะปรากฏให้เห็นมาก คือ แรงดันเอาต์พุตไม่เรียบ และขนาดของแรงดันโดยเฉลี่ยจะตกลงด้วย การเพิ่มประสิทธิภาพของการฟิลเตอร์วิธีหนึ่ง คือ การต่อวงจรฟิลเตอร์ในรูปของตัวพาย (π section) หรือตัวที (T section) โดยมีลักษณะของวงจรจะเป็นดังนี้

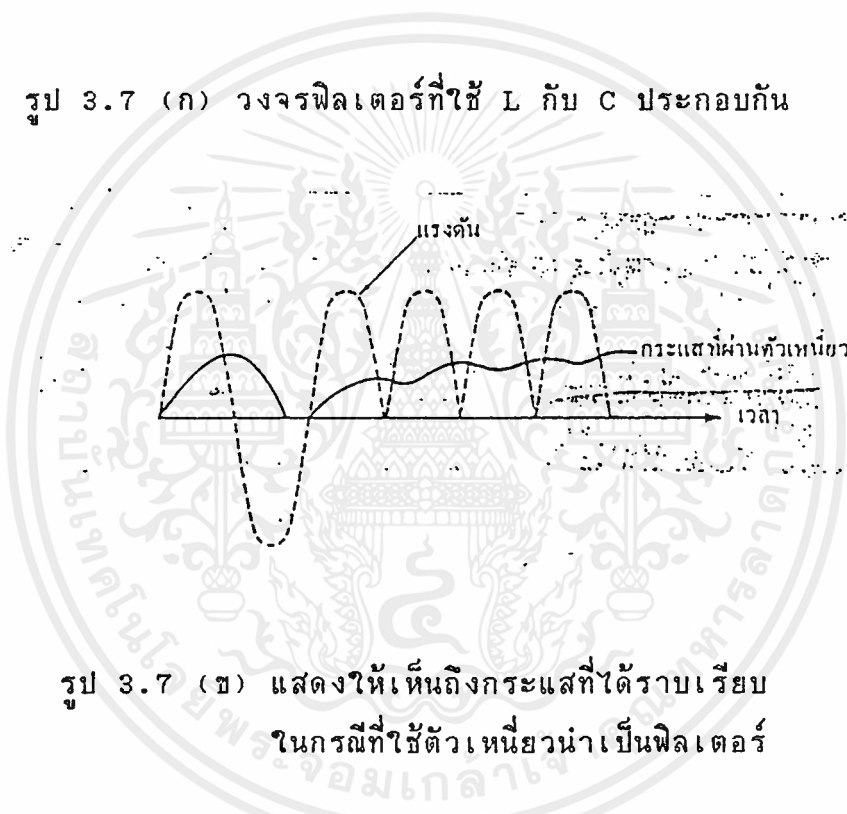


รูป 3.6 วงจรฟิลเตอร์ใช้ R-C ประกอบเป็นรูปตัวพายและที

ในกรณีของรูปที่ 3.6 จะทำให้ขนาดของแรงดันรีปเปิลมีค่าน้อยลง แต่ก็ยังมีข้อเสียในแง่ของกำลังสูญเสียที่จะเกิดขึ้นในตัวต้านทาน ดังนั้นถ้าต้องการจ่ายกระแสสูงๆ วิธีนี้จะทำให้เกิดกำลังสูญเสียขึ้นได้มาก และหนทางที่จะลดกำลังสูญเสียในความต้านทาน R คือ ใช้ตัวเหนี่ยวนำต่อร่วมกับตัวเก็บประจุ



รูป 3.7 (ก) วงจรฟิลเตอร์ที่ใช้ L กับ C ประกอบกัน



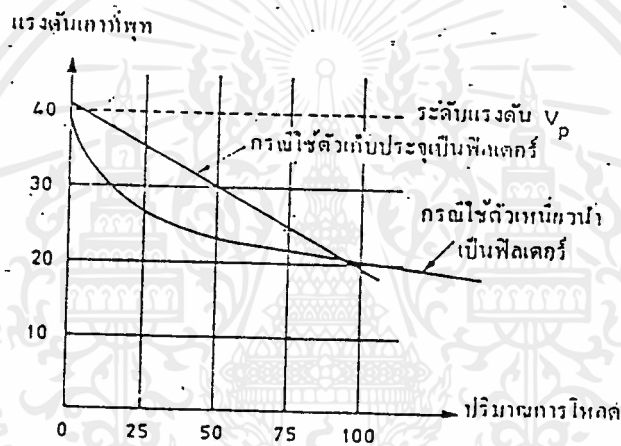
รูป 3.7 (ข) แสดงให้เห็นถึงกระแสที่ได้ราบเรียบ
ในกรณีที่ใช้ตัวเหนี่ยวนำเป็นฟิลเตอร์

การใช้ตัวเหนี่ยวนำมาช่วยในวงจรฟิลเตอร์นับว่าเป็นข้อดี เพราะคุณสมบัติของตัวเหนี่ยวนำจะต่อต้านการเปลี่ยนแปลงของกระแสทันทีทันใด ลักษณะของกระแสที่ได้จะราบเรียบ และจ่ายไปยังโหลดได้ดี แม้ว่าโหลดจะเปลี่ยนแปลงก็จะไม่ทำให้แรงดันคร่อมโหลดเปลี่ยนแปลงมากนัก

และเพื่อรวมคุณสมบัติข้อดีของตัวเหนี่ยวนำและตัวเก็บประจุ วงจรฟิลเตอร์ที่ใช้จึงประกอบด้วยระหว่างตัวนำเหนี่ยวนำกับตัวเก็บประจุ (โดยทั่วไปมักจะให้ตัวเหนี่ยวนำต่อติดกับวงจรไดโอด เพื่อกรองกระแสค่าเฉลี่ยก่อน แล้วจึงใช้ตัวเก็บประจุประกอบ ดังแสดงในรูปที่ 3.7)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพิจารณาในแง่แรงเคลื่อนขึ้นของวงจร หรือกระแสไหลจะมีผลต่อแรงดันเอาต์พุตอย่างไร เราจะใช้หลักการที่กล่าวมาแล้วอธิบายได้ โดยการใช้ตัวเหนี่ยวนำอย่างเดี่ยวเป็นตัวฟิลเตอร์ ในกรณีที่กระแสไหลเป็น 0 ค่าแรงดันก็จะอยู่ที่ประมาณ V_p หรือแรงดันจุดสุดยอด ครั้นเมื่อไหลด้วยกระแสเพียงเล็กน้อย แรงดันก็จะตกลงมามากต่อจากนั้นก็ลดลงน้อยลงเมื่อกระแสไหลเพิ่มขึ้น ซึ่งถ้าเป็นตัวเก็บประจุอย่างเดี่ยวลักษณะของแรงดันจะลดลงแปรตามกับค่าของจำนวนกระแสไหล ซึ่งสามารถเขียนเป็นกราฟได้ดังรูปที่ 3.8



รูป 3.8 กราฟแสดงผลของการใช้ L หรือ C เป็นฟิลเตอร์

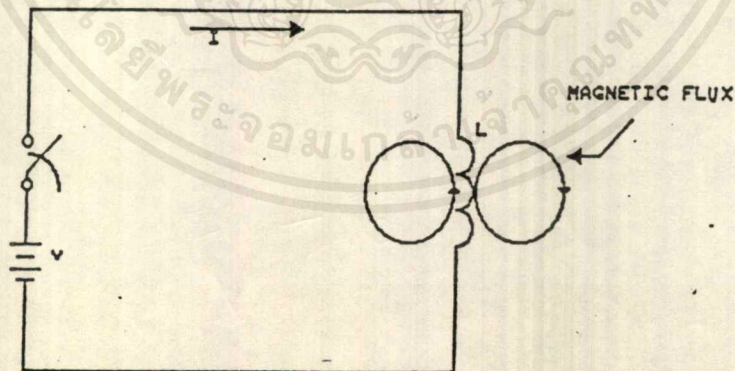
บทที่ 4

การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายไฟสวิตซ์ชิ่ง

หม้อแปลงไฟฟ้าที่ใช้เพิ่มหรือลดแรงดันไฟสลับ โดยทั่วไปแล้ววิธีการออกแบบไม่ยุ่งยาก เหมือนกับหม้อแปลงที่ใช้กับแหล่งจ่ายไฟแบบสวิตซ์ชิ่ง เนื่องจากแหล่งจ่ายแบบหลังนี้มีรูปคลื่น เป็นสี่เหลี่ยมมีความถี่สูงถึง 20 KHz หรือมากกว่า และยังให้กำลังไฟสูงด้วย สำหรับสิ่งที่จะ กล่าวต่อไปนี้เป็นทฤษฎีเบื้องต้นของหม้อแปลง และวิธีการออกแบบหม้อแปลง ใช้หลักการของ สนามแม่เหล็กไฟฟ้าในการส่งผ่านพลังงาน

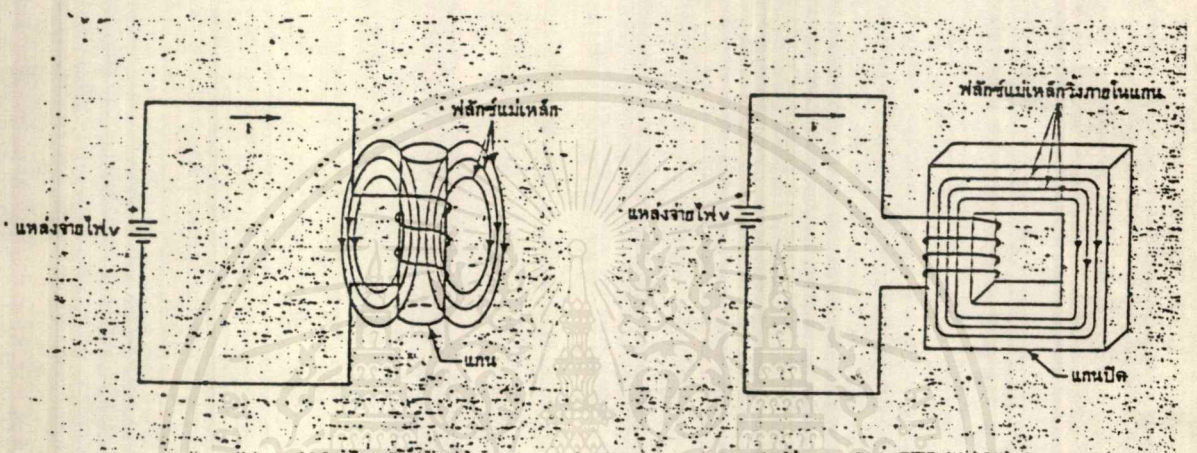
4.1 ทฤษฎีแม่เหล็กไฟฟ้า

ในรูปที่ 4.1 แสดงการนำลวดตัวนำมาพันเป็นขดลวดมีแหล่งจ่ายไฟส่งกำลังงานผ่านสวิตซ์ เมื่อสวิตซ์ต่อวงจรกระแสไฟฟ้าไฟผ่านขดลวด ทำให้เกิดสนามแม่เหล็กรอบตัวนำ สนามแม่เหล็ก รอบขดลวดนี้ เรียกว่า ฟลักซ์ (Flux)



รูปที่ 4.1 แสดงฟลักซ์แม่เหล็กที่เกิดจากการผ่านกระแสเข้าขดลวด

ในรูปที่ 4.2 แสดงการพันขดลวดรอบแท่งวัสดุที่กลายเป็นแม่เหล็กได้ (เช่น เหล็ก, นิกเกิล, โคบอลต์ เรียกรวม ๆ ว่า "เฟอร์โรแมกเนติก") แท่งวัสดุนี้ทำให้เกิดการเหนี่ยวนำสนามแม่เหล็กผลจึงทำให้ฟลักซ์หนาแน่นกว่า ฟลักซ์จะวิ่งอยู่ในแท่งวัสดุถ้าให้แท่งวัสดุต่อถึงกันตลอดการเหนี่ยวนำแม่เหล็กจะสูงขึ้น ดังแสดงในรูปที่ 4.3



รูปที่ 4.2 การวางแท่งวัสดุที่เป็นแม่เหล็กตรงกลางทำให้ฟลักซ์เพิ่มขึ้น

รูปที่ 4.3 ถ้าใช้แกนแบบปลายปิดฟลักซ์จะวิ่งอยู่ภายใน

ปกติฟลักซ์แม่เหล็กจะถูกระบุเป็นความหนาแน่น (Flux density) มีสัญลักษณ์เป็น B มีหน่วยเป็นเกาส์ (ปัจจุบันนิยมใช้เวเบอร์ต่อตารางเมตร) และความเข้มของสนามแม่เหล็ก (magnetic field intensity) มีสัญลักษณ์เป็น H มีหน่วยเป็นเออร์สเตด (ปัจจุบันนิยมใช้แอมป์ต่อเมตร) โดย

$$H = 0.4 \pi NI/L, \dots\dots\dots 1.$$

- เมื่อ N คือ จำนวนรอบของขดลวด
- I คือ กระแสที่ไหลผ่านขดลวด
- L₁ คือ ความยาวของแกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

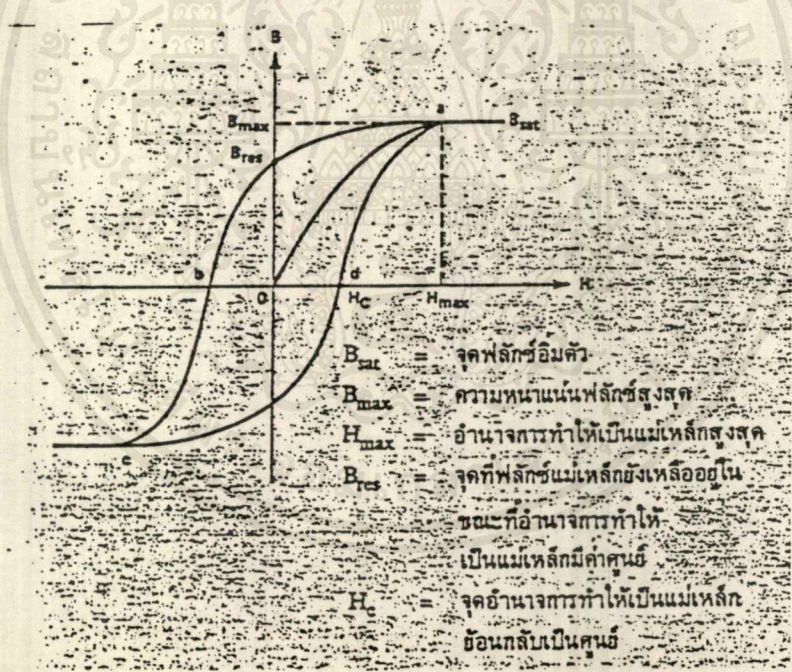
ความสัมพันธ์ระหว่างความหนาแน่นของฟลักซ์ต่อความเข้มของสนามแม่เหล็กจะเป็น

$$\mu = B/H \quad \dots\dots\dots 2.$$

μ (มิว) คือ ค่ายอมรับ (permeability) ของแกน หมายถึง คุณสมบัติของวัสดุในอันที่ยอมให้อ่านาจแม่เหล็กผ่านไปได้อ่านามากหรือน้อย สำหรับอากาศมี $\mu = 1$

4.2 ฮีสเตอรีซิสลูป

ฮีสเตอรีซิส (hysteresis) คือ คุณสมบัติการเป็นแม่เหล็กของวัสดุ โดยใช้ความสัมพันธ์ของความหนาแน่นของฟลักซ์แม่เหล็ก (B) และความเข้มของเส้นแรงแม่เหล็ก (H) สามารถหาคุณสมบัติได้โดยใช้ B-H curve จากรูปที่ 4.4



- B_{sat} = จุดฟลักซ์อิ่มตัว
- B_{max} = ความหนาแน่นฟลักซ์สูงสุด
- H_{max} = อ่านาจการทำให้เป็นแม่เหล็กสูงสุด
- B_{res} = จุดที่ฟลักซ์แม่เหล็กยังเหลืออยู่ในขณะที่อ่านาจการทำให้เป็นแม่เหล็กมีค่าศูนย์
- H_c = จุดอ่านาจการทำให้เป็นแม่เหล็กย้อนกลับเป็นศูนย์

รูปที่ 4.4 แสดงคุณสมบัติของฮีสเตอรีซิสบนแกน B-H

- B_{sat} = จุดฟลักซ์อิ่มตัว
- B_{max} = ความหนาแน่นฟลักซ์สูงสุด
- H_{max} = อ่านาจการทำให้เป็นแม่เหล็กสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

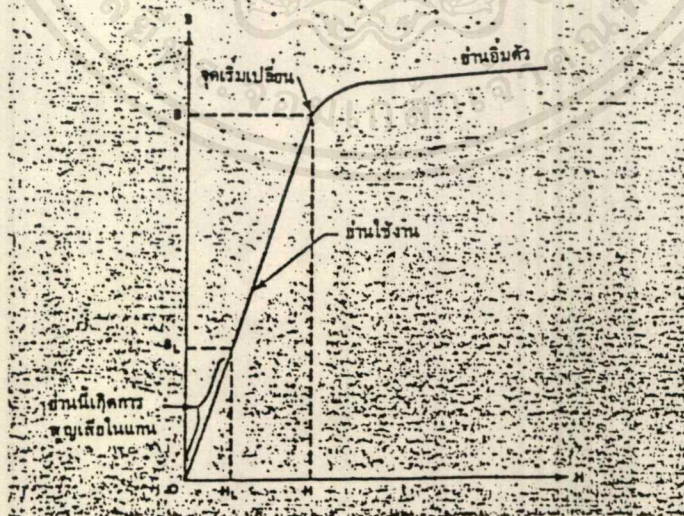
$B_{r=0}$ = จุดที่ปลั๊กแม่เหล็กยังเหลืออยู่ในขณะที่อำนาจ
การทำให้เป็นแม่เหล็กมีค่าศูนย์

H_c = จุดอำนาจการทำให้เป็นแม่เหล็กย้อนกลับเป็นศูนย์

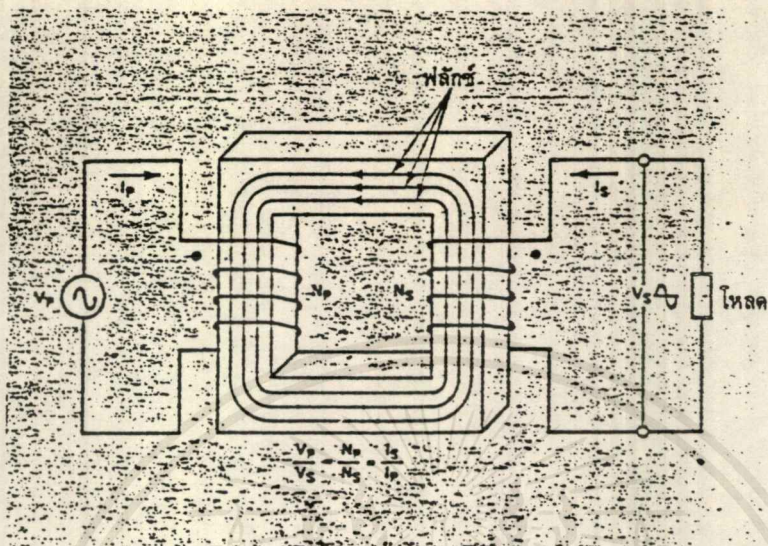
สมมุติเริ่มที่จุดศูนย์ เมื่อเพิ่มความเข้มของสนามแม่เหล็กค่าของความหนาแน่นปลั๊กซ์เพิ่มขึ้นเป็นเชิงเส้น จนกระทั่งถึงจุด a ที่ความหนาแน่นของปลั๊กซ์ไม่เพิ่มขึ้นเรียกว่า ปลั๊กซ์อิ่มตัว (B_{sat}) หลังจากลดความเข้มของสนามแม่เหล็ก จนกระทั่งเป็นศูนย์ความหนาแน่นของปลั๊กซ์จะไม่ตกเป็นศูนย์ตาม ถ้าให้ความเข้มสนามแม่เหล็กกลับทาง ความหนาแน่นของปลั๊กซ์จะลดลงเป็นศูนย์และมีคุณสมบัติในทางตรงกันข้ามเหมือนกัน จึงได้เส้นโค้งลักษณะตัว S รูปที่ 4.5 แสดงคุณสมบัติของแกนที่ใช้งาน ปกติจะให้ทำงานในช่วงที่เป็นเส้นตรงเพื่อลดการสูญเสีย

4.3 ทฤษฎีหม้อแปลง

จากที่ได้กล่าวมาแล้วว่า เมื่อมีกระแสไหลผ่านขดลวดที่พันรอบแกนปิด จะเกิดปลั๊กซ์เหนี่ยวนำในแกน ถ้ากระแสที่จ่ายให้มีการเปลี่ยนแปลงไปมา ปลั๊กซ์จะเปลี่ยนไปมาด้วย ถ้าเรานำขดลวดอีกขดมาพันรอบแกนนี้จะเกิดแรงดันและกระแสเหนี่ยวนำ เราเรียกว่า "หม้อแปลง"



รูปที่ 4.5 แสดงลักษณะของการเป็นแม่เหล็กในช่วงเป็นเส้นตรงและอิ่มตัว



รูปที่ 4.6 แสดงหม้อแปลงแบบสองขด

จากรูปที่ 4.6 แสดงลักษณะหม้อแปลงแบบง่าย ๆ ขดลวดทางอินพุทเรียกว่า ขดปฐมภูมิ และทางเอาต์พุทเรียกว่า ทูติยภูมิ ความสัมพันธ์ของจำนวนรอบขดลวดและแรงดัน จะมีอัตราส่วนคงที่ คือ

$$N_p / N_s = V_p / V_s \dots\dots\dots 3.$$

N_p และ V_p คือ จำนวนรอบขดลวดและแรงดันด้านปฐมภูมิ

N_s และ V_s คือ จำนวนรอบขดลวดและแรงดันด้านทุติยภูมิ

แรงดันเหนี่ยวนำจะเป็นไปตามการเปลี่ยนแปลงของฟลักซ์ ถ้าเราให้ B อยู่ในช่วงที่เป็นเส้นตรง เราจะได้

$$B_{max} = V_p * 10^8 / KfN_p A \dots\dots\dots 4.$$

เมื่อ B_{max} คือ ความหนาแน่นของฟลักซ์สูงสุด

V_p คือ แรงดันด้านปฐมภูมิเป็นโวลต์

f คือ ความถี่เป็นเฮิรตซ์

- N_p คือ จำนวนรอบขดลวดปฐมภูมิ
- A_u คือ พื้นที่หน้าตัดของแกนเป็นตาราง เช่นติเมตร
- K คือ ค่าคงที่มีค่า 4.44 สำหรับแรงดันรูปไซน์ และ 4.0 สำหรับแรงดันรูปสี่เหลี่ยม

ปกติค่า B_{max} จะเลือกที่ค่า $B_{max}/2$ เพื่อให้แน่ใจว่าทำงานในช่วงที่เป็นเส้นตรง ตัวประกอบที่สำคัญอีกสิ่งหนึ่งคือ พื้นที่สำหรับการวางเส้นลวดตัวนำ ซึ่งปกติจะพันอยู่บนตัวบ็อบบิน (Bobbin) ค่านี้จะเลือกให้เหมาะสมด้วย สำหรับความสามารถในการจ่ายกำลังของแกนเหล็กคำนวณจาก

$$P_{out} = (1.16B_{max} f d A_u A_c) * 10^{-9} \dots\dots\dots 5.$$

- เมื่อ P_{out} คือ กำลังที่จ่ายให้เป็นวัตต์
- d คือ ความหนาแน่นของกระแสไฟในลวดตัวนำเป็นแอมป์ต่อตารางเมตร
- A_u คือ พื้นที่หน้าตัดของแกนเป็นตาราง เช่นติเมตร
- A_c คือ พื้นที่สำหรับพันขดลวดบนบ็อบบินเป็นตาราง เช่นติเมตร

บางบริษัทพื้นที่ของบ็อบบินใช้สัญลักษณ์ P_u หรือหน้าตาบ็อบบินและความหนาแน่นของกระแสในสายใช้หน่วยเซอร์คูลาร์มิลล์ต่อแอมป์ (c.m/A) ใช้สัญลักษณ์ D โดย

$$d = 1.27 * 10^9 / D \dots\dots\dots 6.$$

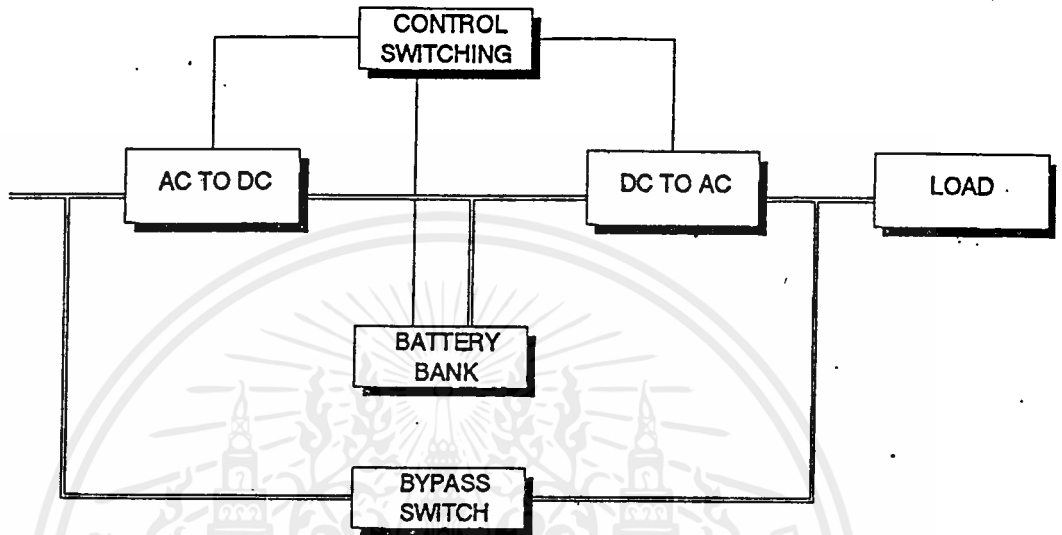
นำค่า d แทนลงในสมการ 5 จะได้

$$P_{out} = (1.47 f B_{max} A_u A_c) * 10^{-3} / D \dots\dots\dots 7.$$

ค่า D จะเทียบกับค่า 1000 เซอร์คูลาร์มิลล์ต่อแอมป์ ในทางปฏิบัติจะใช้ค่าเพียง 200-400 เพื่อความปลอดภัยของสาย

บทที่ 5

ลักษณะการทำงานของ BLOCK DIAGRAM



UPS BLOCK DIAGRAM

การทำงานของ BLOCK ต่าง ๆ มีดังนี้

AC/DC จะทำหน้าที่เปลี่ยนแปลงกระแสไฟฟ้าสลับให้เป็นกระแสไฟฟ้าตรง ซึ่งเราเรียกกันโดยทั่ว ๆ ไปว่าวงจร RECTIFIER และภาคนี้จะรวมทั้ง Charge เข้าไปด้วย

DC/AC จะทำหน้าที่ตรงข้ามกับ RECTIFIER คือ จะแปลงกระแสไฟฟ้าตรง ให้เป็นกระแสไฟฟ้าสลับ เราเรียกววงจรนี้ว่า วงจร INVERTER

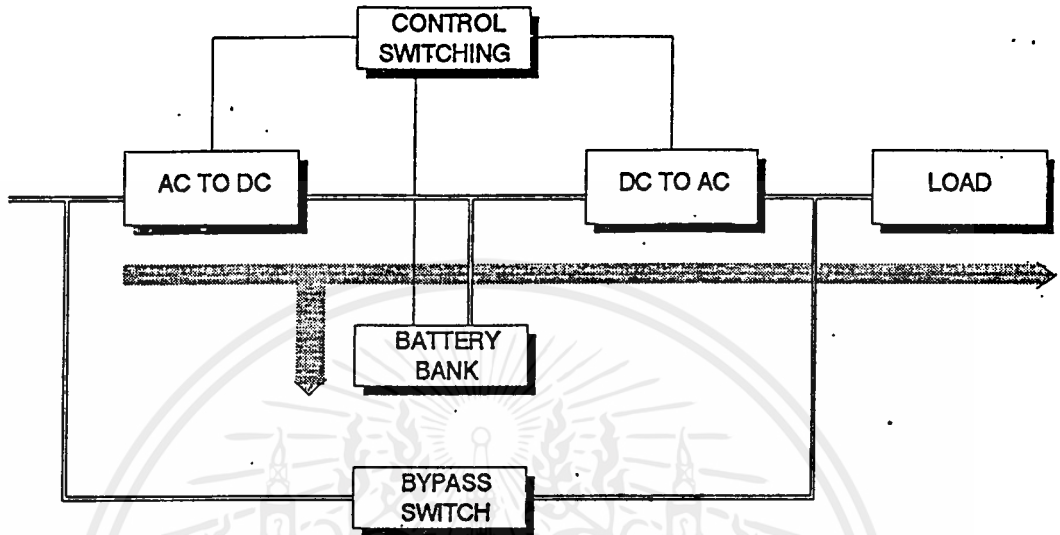
BATTERY BANK จะทำหน้าที่สะสมพลังงานไฟฟ้ากระแสตรงไว้ในช่วงที่แหล่งจากปกติของการไฟฟ้าจ่ายให้ และชุดดังกล่าวจะกลับเป็นแหล่งจ่ายเมื่อแหล่งจ่ายจากการไฟฟ้าขัดข้อง

CONTROL SWITCHING จะมีหน้าที่ควบคุมการทำงานของระบบ UPS ทั้งขณะปกติ และช่วงเกิดเหตุขัดข้อง เช่น BATTERY BANK จ่ายกระแสเกินกำหนดก็จะเกิด ALARM แจ้ง

BYPASS SWITCHING จะมีหน้าที่ในการต่อผ่านกระแสไฟฟ้าจากแหล่งจ่ายของการไฟฟ้า ไปสู่ LOAD โดยไม่ผ่านระบบ UPS เนื่องจากบางครั้งเครื่อง UPS อาจจะมีเสีย หรือต้องทำการแก้ไขเหตุขัดข้อง

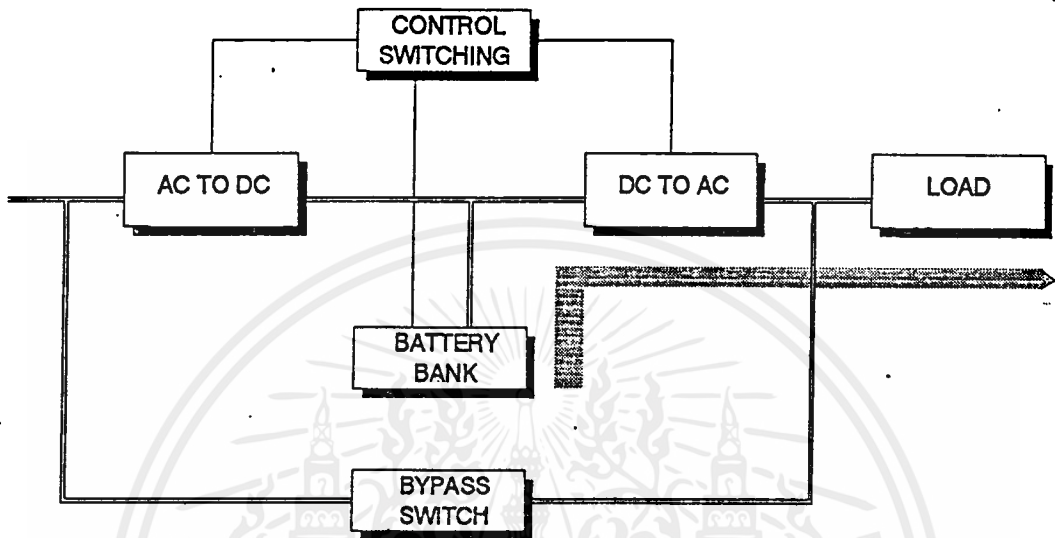
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแสดงการทำงานของระบบ UPS ในกรณีต่าง ๆ



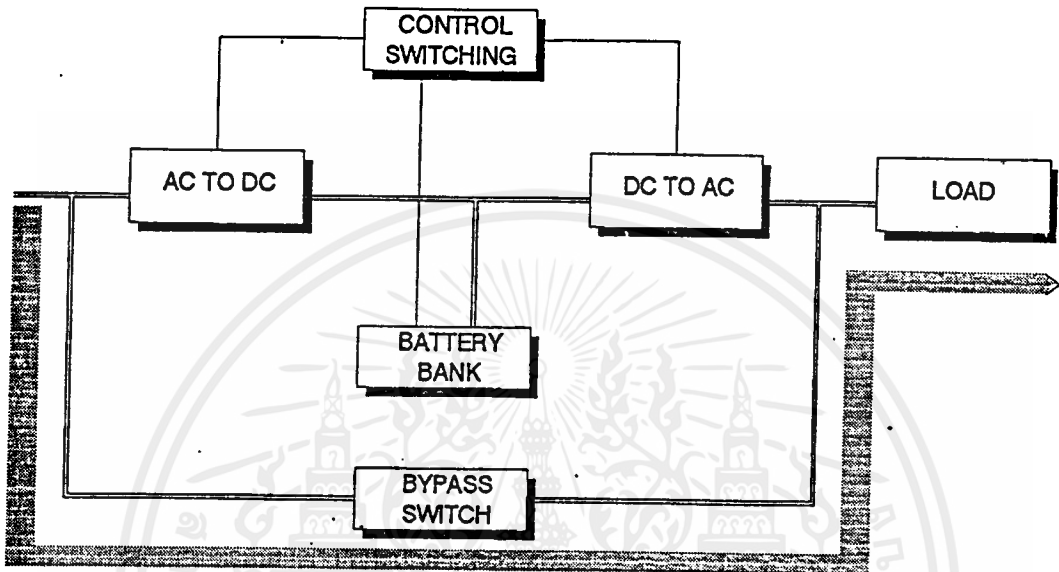
กรณีไฟจากแหล่งจ่ายปกติ (AC MAIN INPUT IS NORMAL)

ในกรณีนี้ ชุด AC/DC จะรับไฟจากแหล่งจ่ายปกติ โดยกระแสไฟฟ้าสลับจะผ่านวงจร RECTIFIER เพื่อแปลงกระแสไฟฟ้าสลับเป็นกระแสไฟฟ้าตรง เพื่อทำการ Charge ให้กับ BATTERY BANK กระแสไฟฟ้าส่วนหนึ่งจะผ่านระบบ UPS ออกไปสู่ LOAD โดยผ่านทาง DC/AC (INVERTER) ซึ่งจะทำการเปลี่ยนแปลงกระแสไฟฟ้าตรงกลับให้เป็นกระแสไฟฟ้าสลับ และในสภาวะปกติดังกล่าววงจรภาคควบคุม (CONTROL SWITCHING) จะทำการตรวจจับความผิดปกติ เพื่อแจ้งเตือนผู้ที่ใช้อยู่ตลอดเวลาด้วย ส่วน BATTERY BANK ก็จะสามารถผลิตพลังงานไฟฟ้ากระแสตรงอยู่ตลอดเวลาเพื่อสำรองพลังงานในช่วงแหล่งจ่ายเกิดเหตุขัดข้อง



กรณีไฟแหล่งจ่ายเกิดเหตุขัดข้อง (AC MAIN POWER IS INTERRUPTED)

ในกรณีที่แหล่งจ่ายปกติเกิดเหตุขัดข้องไม่สามารถจ่ายกระแสไฟฟ้าให้กับ UPS ได้ ชุด BATTERY BANK ซึ่งได้สะสมประจุพลังงานไฟฟ้าในช่วงที่แหล่งจ่ายปกติ จะทำการจ่ายไฟฟ้ากระแสตรงผ่านชุดวงจร INVERTER ซึ่งจะแปลงกระแสไฟตรงเป็นกระแสไฟสลับ ความถี่ 50 Hz 220 V เพื่อจ่ายให้กับอุปกรณ์ไฟฟ้า เช่น คอมพิวเตอร์ ฯลฯ ต่อไป

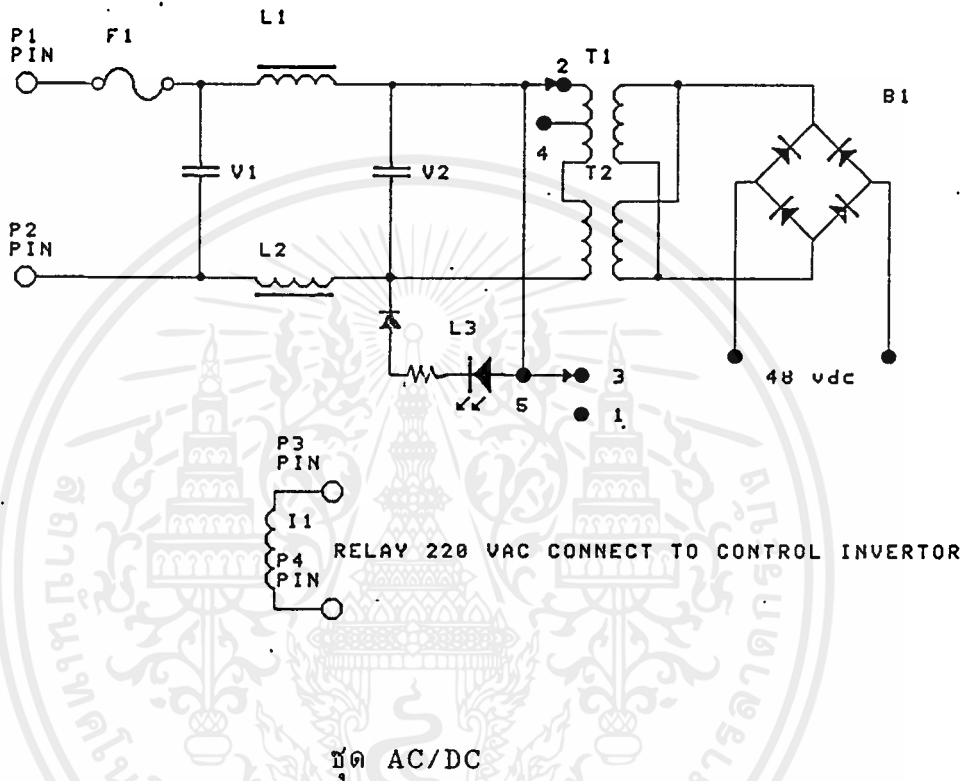


กรณีเกิดเหตุเสียในตัว UPS (UPS FAULT)

ในกรณีที่ตัว UPS เกิดเหตุเสียขึ้น อาจจะเป็นภาคควบคุม, ภาค RECTIFIER หรือ INVERTER เสีย ตัว BYPASS SWITCH ก็สามารถที่จะทำการต่อผ่านตัวอุปกรณ์ UPS ได้ ทำให้แหล่งจ่ายไฟปกติสามารถจ่ายกระแสให้ LOAD ได้โดยไม่ผ่าน UPS ตามปกติ

บทที่ 6

AC/DC และ BATTERY BANK



ประกอบด้วย STEP DOWN TRANSFORMER (T1) ทำหน้าที่ลดแรงดันจาก 220 VAC ลงเหลือ 48 VAC และผ่านวงจร BRIDGE DIODE เพื่อเปลี่ยนแปลงกระแสไฟฟ้าสลับเป็น กระแสไฟฟ้าตรง หลังจากผ่านวงจร BRIDGE DIODE RECTIFIER จะได้ไฟตรง 48 VDC ซึ่งจะยังมีการกระเพื่อมของกระแสไฟฟ้าไม่เป็น DC ที่สมบูรณ์ จึงต้องมีการนำไปผ่านวงจร FILTER เพื่อทำให้ส่วนของกระแสมีความเรียบคงที่ยิ่งขึ้น

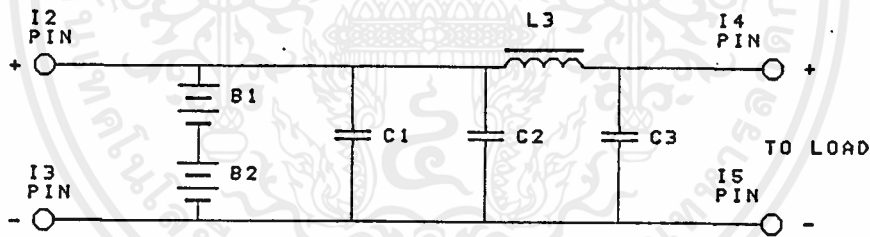
ย้อนกลับมาดูทางด้าน INPUT จะมี FUSE F_1 เป็นตัวป้องกันการลัดวงจรของกระแส ไฟฟ้า ส่วน COIL L_1 , L_2 และ V_1 , V_2 (VARISTOR) จะเป็นตัวป้องกันการดิงกระแสเกิน ตัว L_1 และ L_2 จะเป็นตัวหน่วงกระแสขณะ ON POWER ส่วน V_1 , V_2 จะเป็นตัวป้องกัน แรงดันเกิน หากแรงดันเกิน 250 V จะทำให้ตัว Varistor short circuit ตัวเอง จะทำให้ FUSE F_1 ขาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน Relay 220 V ที่ต่อไปทางภาคควบคุมของ INVERTER ตัว Contact จะเป็น ตัวต่อหม้อแปลง T1 โดยทำงานเป็น 2 Step. ดังนี้

STEP ที่ 1 เป็นช่วงการต่อแบบ Standby คือ ขณะเวลาปกติการ Charge ชุด BATTERY BANK จะได้รับการประจุด้วยค่าแรงดัน 51 V หรือการ Floating Charge

STEP ที่ 2 เป็นการต่อหม้อแปลงเพื่อให้ BATTERY BANK ซึ่งจ่าย LOAD ไปแล้ว ได้รับการประจุด้วยค่ากระแส และแรงดันที่สูงกว่าปกติถึง 55 V ซึ่ง จะทำให้การประจุเป็นแบบรวดเร็ว หรือ Equailizing charge ทำให้การประจุใช้เวลาในการเก็บพลังงานน้อยลงกว่าการประจุแบบ Floating charge



ชุด BATTERY และ FILTER

หลังจากที่กระแสถูกแปลงจากไฟฟ้ากระแสสลับผ่านวงจร Bridge diode มาเป็นไฟฟ้า กระแสตรง แรงดัน 48 V.DC แล้ว กระแสส่วนหนึ่งจะถูกนำไปประจุในชุด BATTERY BANK อาจจะเป็นแบบประจุ Floating หรือ Equailizing และกระแสอีกส่วนหนึ่งจะผ่านวงจร FILTER แบบ π โดยมี Capacitor ขนาด 1000 μ F 100 V 2 ตัว (C_1 , C_2) และ

10000 μ F 80 V. (C_3) ต่อกับขดลวด L_3 ซึ่งต่ออนุกรมกับวงจรโดยต่อระหว่าง C_1 , C_2 กับ C_3 ซึ่งชุด Filter ดังกล่าว จะทำการกรองกระแสที่แปลงจากกระแสตรงที่ได้จากวงจร Bridge rectifier ที่มีค่า Ripple ผสมอยู่นั้นให้เป็นกระแสตรงที่แท้จริง คือ เปอร์เซนต์ค่า Ripple มีค่าน้อยมาก ๆ

กระแสที่ไหลผ่านวงจร Filter ออกมาแล้วจะมีคุณสมบัติของกระแสตรง สามารถส่งผ่านกระแสตรงไปสู่ภาคควบคุมและเข้าสู่ภาค Input ของ INVERTER ต่อไป เพื่อแปลงจากกระแสตรงไปเป็นกระแสสลับอีกครั้ง

ชุดอุปกรณ์สำหรับ RECTIFIER

1. FUSE 6 A 220 V. 1 ตัว
2. VARISTOR SIEMEN รุ่น S20K 250 2 ตัว
3. COIL 2 ตัว
4. RELAY 220 V. ชนิด 3 หน้า CONTACT 1 ตัว
5. หม้อแปลงขนาด 1500 VA 220/35Vx2 1 ตัว
6. DIODE 120 A 400 V MOTOROLA XDS-124G 1 ตัว
7. หลอด INDICATOR NEON 220 V. 2 หลอด

ชุดอุปกรณ์สำหรับ BATTERY และ FILTER

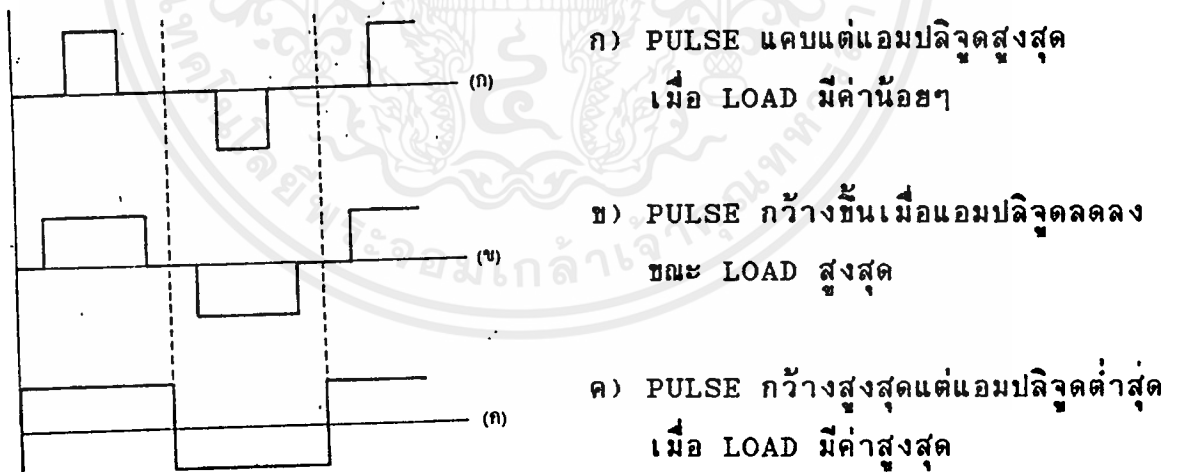
1. BATTERY 48 V.
2. ตัวเก็บประจุ 1000 μ F 100 V. 2 ตัว
3. ตัวเก็บประจุ 1000 μ F 80V. 1 ตัว
4. COIL 1 ตัว 40 A

บทที่ 7

INVERTER (DC/AC)

วงจรอินเวอร์เตอร์ที่ใช้ทำอยู่นี้จะใช้สัญญาณที่ถูกหารความถี่เหลือเพียง 50 Hz จากวงจรออสซิลเลเตอร์ ซึ่งเป็นรูปคลื่นสี่เหลี่ยมผืนผ้าป้อนเข้าภาคขยายด้วย Transistor ให้ทำงานในลักษณะ PUSH-PULL เพื่อใช้ขับหม้อแปลงสกรระดับแรงดันให้เป็น 220 V.AC.

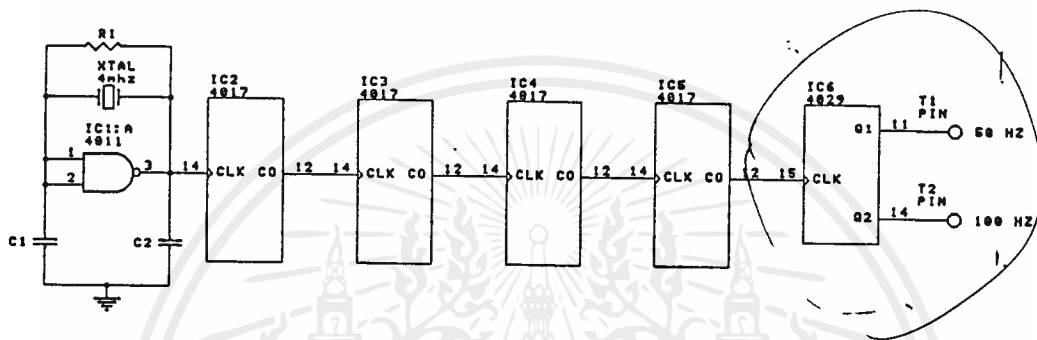
ในส่วนของการควบคุมแรงดัน OUTPUT ให้คงที่ และแปรเปลี่ยนตามสภาวะของ Load จะปรับโดยการปรับความกว้างของ Pulse (Pulse width) เช่น เมื่อ Load น้อยความกว้างของ Pulse ก็แคบ และเมื่อ Load มาก ๆ ความกว้างของ Pulse จะกว้างขึ้น เพื่อชดเชยแรงดันที่ลดลง จากการทำงานเช่นนี้ใช้กำหนดค่าของกระแสเมื่อวงจรจ่ายกระแสเกิดค่าที่ตั้งไว้ ตามรูปที่ 7.1



รูปที่ 7.1 แสดงรูปคลื่นที่มีการปรับความกว้างของ PULSE ตามขนาดของ LOAD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

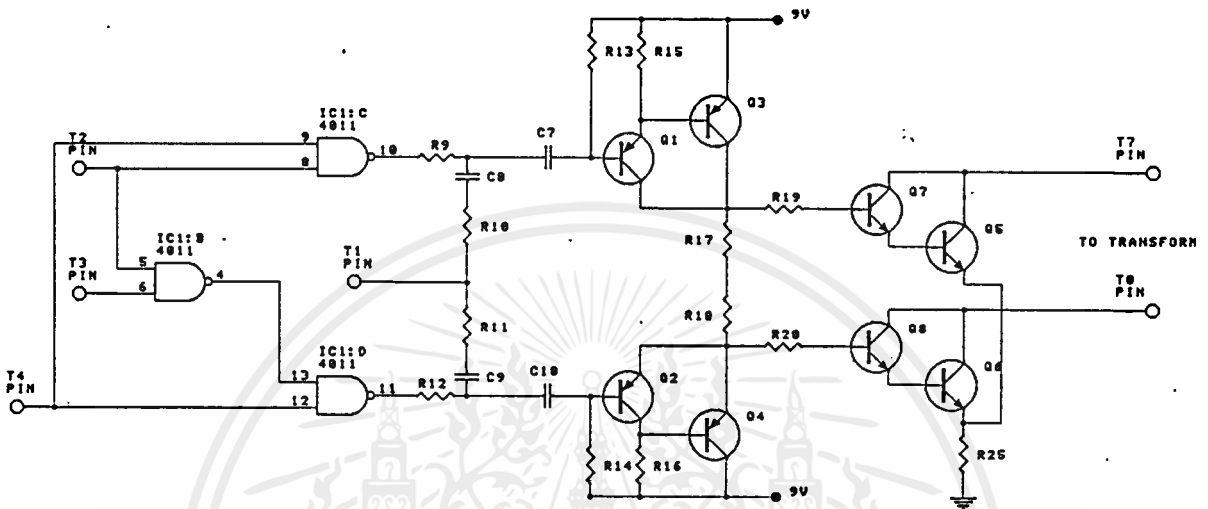
วงจรหารความถี่ 4 MHz -> 50 Hz



รูปที่ 7.2 วงจรหารความถี่ 4 MHz -> 50 Hz

จากวงจรข้างบน หลักการทำงานจะเริ่มจาก IC_{1,1} จะต่อเป็นเกตอินเวอร์เตอร์ มีหน้าที่สร้างกำเนิดสัญญาณนาฬิกา โดยการทำงานร่วมกับคริสตอลขนาด 4 MHz และจะมีตัวเก็บประจุ C₁ และ C₂ ต่อมีหน้าที่เป็น Load ให้กับคริสตอล ซึ่งความถี่ 4 MHz ที่สร้างออกมานี้ จะถูกส่งเข้าไปสู่ IC₂ - IC₅ เพื่อทำการหาร ซึ่ง IC แต่ละตัวจะเป็นวงจรหาร 10 เมื่อผ่าน IC แต่ละตัวจนกระทั่งถึง IC₅ ความถี่ที่ขา 12 OUTPUT จะได้ 400 Hz หลังจากนั้นก็จะผ่านวงจรของ IC₆ ซึ่งเป็น 4 bit Binary counter จะทำการหารด้วย 4 ของ Q₂ และหารด้วย 8 ของ Q₃ ดังนั้น OUTPUT ที่ได้จะมีความถี่ตามสัญญาณ 100 Hz (Q₂) และ 50 Hz (Q₃)

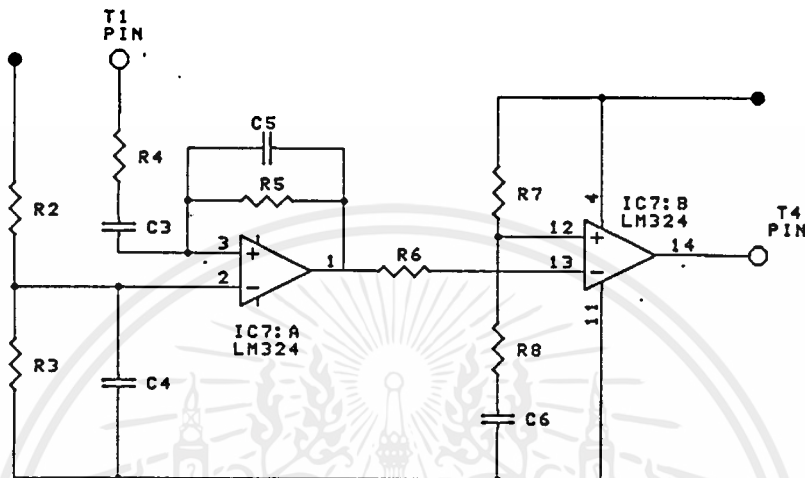
วงจรรีบ



รูปที่ 7.3 วงจรรีบ

สัญญาณ 50 Hz ที่ตำแหน่งจุดต่อ 2. จะถูกกลับเฟสโดย $IC_{1/2}$ เพื่อให้มี OUTPUT 2 ชุด โดยมีเฟสเท่ากับ 180 องศา และนำสัญญาณที่มีเฟสเท่ากันนี้ไปป้อนเข้าสู่ $IC_{1/3}$ และ $IC_{1/4}$ เพื่อเป็น INPUT ให้กับวงจรรีบซึ่งมี Transistor Q_1-Q_4 ประกอบกัน และจะป้อนเข้าสู่ Transistor Q_5-Q_8 เพื่อขยายกระแสค่าสูง ๆ อีกรอบหนึ่งก่อนจะเอาสัญญาณจาก Q_5 และ Q_8 ไปป้อน OUTPUT ภาคขับเพื่อเป็นตัวป้อนกระแสให้กับหม้อแปลง T_2 ต่อไปจากการสังเกตจะเห็นได้ว่า $IC_{1/3}$ และ $IC_{1/4}$ จะมีตัวเก็บประจุ C_7 และ C_{10} ต่อเป็นตัว Coupling สัญญาณที่จะต่อไปยังขา BASE ของ Transistor Q_1 และ Q_2 เพื่อเป็นการป้องกันไม่ให้ Transistor ชุดใดชุดหนึ่งต่อนากระแสค้างไว้ในกรณีที่เกิดสัญญาณนาฬิกาหยุดทำงาน

วงจรชุดเปรียบเทียบ PULSE ERROR

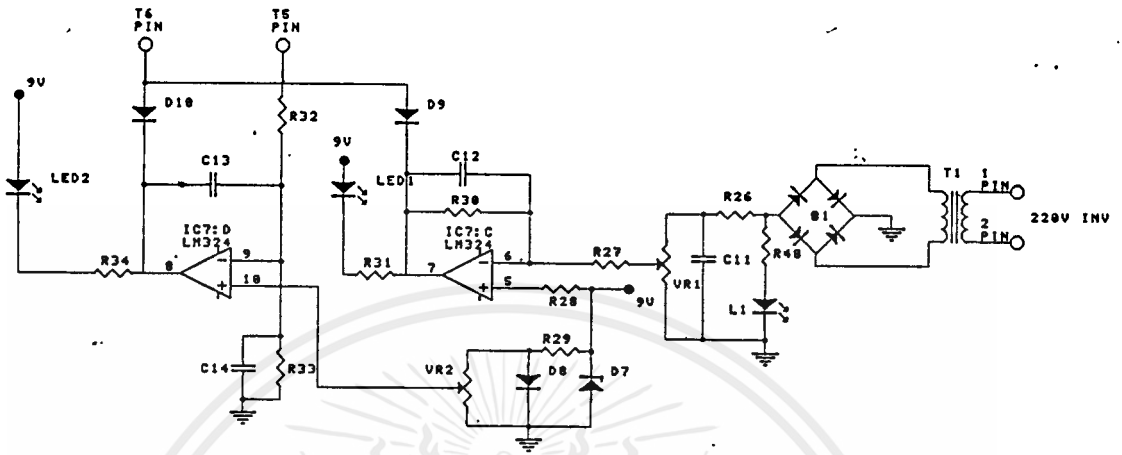


รูปที่ 7.4 วงจรชุดเปรียบเทียบ PULSE ERROR

จากสัญญาณ OUTPUT ของ IC₀ ที่ Q₂ จะให้ค่าสัญญาณความถี่ 100 Hz หรือที่จุด TERMINAL 1. จะต่อเข้ากับวงจร Differential โดย C₀, C₀ และ R₁₀, R₁₁ จากวงจรภาคนี้จะป้อนเข้าไปยังขาเบสของ Q₁ และ Q₂ เพื่อไม่ให้ Q₁ และ Q₂ นำกระแสพร้อมกัน ณ จุดเปลี่ยนเฟสของสัญญาณนาฬิกา โดยจะทำให้เกิดการพ่วงเวลาไปประมาณ 10 μS-60 μS จะเป็นผลให้รูปคลื่นที่ออกมาไม่เป็นสัญญาณสี่เหลี่ยมที่สมบูรณ์ แต่จะมีการสูญเสียเช่นกันซึ่งน้อยมาก

ตามหลักการในวงจร INVERTER นี้ ใช้หลักการในการปรับความกว้างของ Pulse OUTPUT ให้มีค่าแรงดันคงที่ และควบคุมกระแส ที่เป็นเช่นนี้ได้ก็เพราะการตรวจวัดแรงดัน OUTPUT กระแสของ Transistor OUTPUT แล้วส่งสัญญาณดังกล่าวย้อนกลับเข้ามาควบคุมวงจรปรับความกว้างของ Pulse ต่อไป

วงจรรควบคุมสัญญาณ ERROR และ OVERLOAD CURRENT

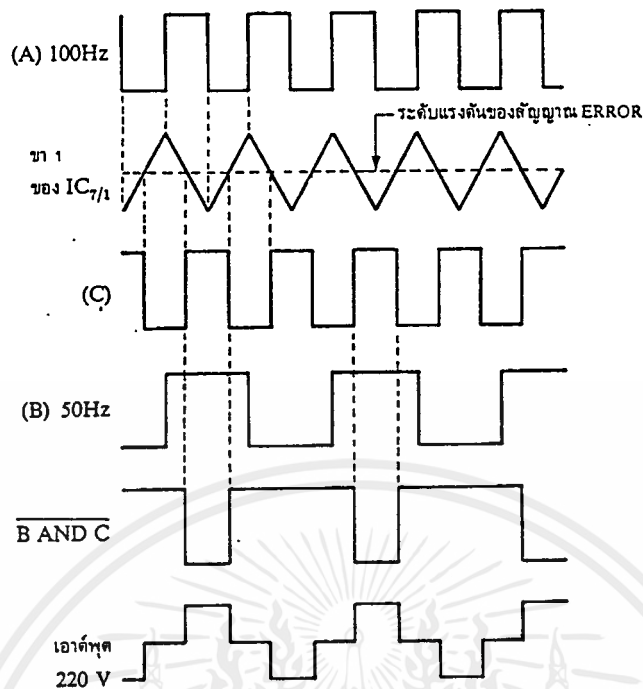


รูปที่ 7.5 วงจรรควบคุมสัญญาณ ERROR และ OVERLOAD CURRENT

จากชุด Bridge Rectifier D_1-D_4 จะให้ OUTPUT 12 V ทางขวามือของวงจร ซึ่งได้แรงดัน 220 V จาก OUTPUT ของ INVERTER และจะถูกกรองแรงดันให้เรียบโดย C_{11} และป้อนเข้าขาลบของ $IC_{7/3}$ โดยการผ่านตัวต้านทานปรับค่าได้ VR_1 ที่ตัววงจรขยาย $IC_{7/3}$ มีอัตราขยายประมาณ $1M/220$ หรือประมาณ 4545 เท่า ส่วน C_{12} จะช่วยหน่วงเวลาของ OUTPUT ทางขา 7. ไม่ให้เกิดการเปลี่ยนแปลงอย่างรวดเร็ว ที่ขาบวกของ $IC_{7/3}$ จะถูกป้อนด้วยแรงดันคงที่ 5.6 V โดย Zener Diode เมื่อขากลางของ VR_1 มีค่าแรงดันสูงกว่านี้ ขา 7. ของ $IC_{7/3}$ จะมีแรงดันตกลง เกือบทำให้ได้สัญญาณที่บ่งบอกว่าเกิดข้อผิดพลาดให้แล้ว

สัญญาณที่แสดงความผิดพลาดของแรงดันและกระแส error จาก $IC_{7/3}$ และ $IC_{7/4}$ ถูกนำมา OR กันด้วยไดโอด D_8 และ D_{10} ที่ขา 12 ของ $IC_{7/2}$ โดยมีความต้านทาน R_7, R_8 และตัวเก็บประจุ C_8 ควบคุมอัตราการเปลี่ยนแปลงของแรงดันไม่ให้มีค่ามาก เช่น การกระชากผ่านอย่างกระทันหันขณะเริ่มเปิดเครื่อง (soft start)

สัญญาณ error ที่ถูกนำเข้าไปเปรียบเทียบกับรูปคลื่นสามเหลี่ยม ที่ได้จากการอินทิเกรตรูปคลื่นสี่เหลี่ยมที่ได้จากวงจรก่อนนี้ ความถี่ 100 Hz ของ $IC_{7/2}$ นี้ทำให้ได้สัญญาณควบคุมความกว้างของ PULSE โดยป้อนเข้า NAND เกต ($IC_{1/3}$ 11 $IC_{1/4}$) เมื่อ-OUTPUT ของ $IC_{7/2}$ เป็น "0" จะไม่มีสัญญาณป้อนเข้ามือแปลง T_2 เลข จะทำให้การทำงานหยุดลง



รูปที่ 7.5 แสดงรูปคลื่น ณ. จุดต่าง ๆ

(A) เป็นสัญญาณสี่เหลี่ยม 100 Hz ซึ่งส่งเข้ามาอินพุตที่เกเรตโดย IC_{7/1} จะได้รูปคลื่นสามเหลี่ยมทางขา 1. แล้วนำไปเปรียบเทียบกับสัญญาณ error ทำให้ได้เป็นรูปคลื่น (C) ซึ่งเป็นรูปคลื่นสี่เหลี่ยม 100 Hz เช่นกัน แต่เฟสจะเลื่อนไปตามสัญญาณ error ทำให้ได้เป็นรูปคลื่น (C) ซึ่งเป็นรูปคลื่นสี่เหลี่ยม 100 Hz เช่นกัน แต่เฟสจะเลื่อนไปตามสัญญาณ error

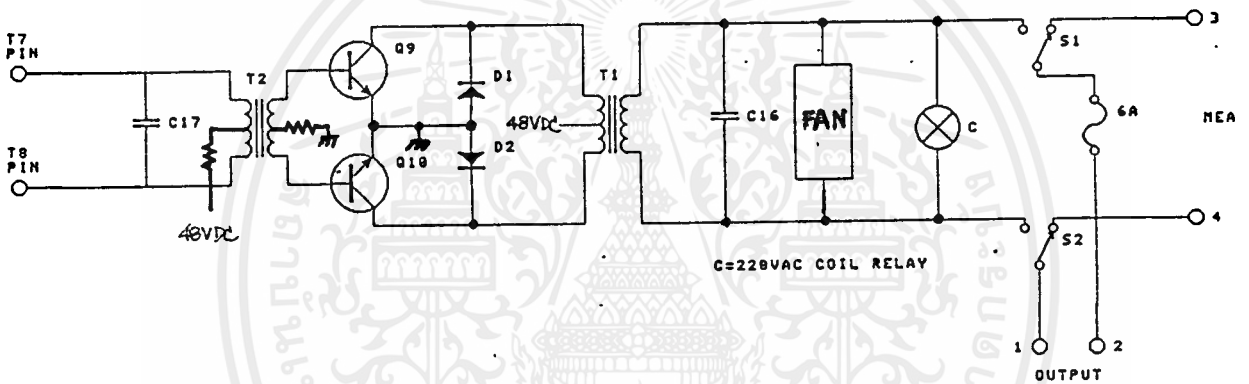
เมื่อนำรูปคลื่นสี่เหลี่ยม 50 Hz รูป (B) มา NAND กับรูปคลื่น (C) ด้วย IC_{1/3} และรูปคลื่น (C) ยัง NAND กับรูปคลื่น (B) โดย IC_{1/4} เพื่อให้ได้สัญญาณ 2 เฟสตรงกันข้าม ป้อนเข้าภาคขับ TRANSISTOR ก็จะได้รูปคลื่นสุดท้ายขนาด 220 V ออกจากหม้อแปลง ซึ่งมีการปรับความกว้างของ PULSE ได้ตามสัญญาณ error ถ้าหากว่าสัญญาณ error มีค่าสูงจะทำให้ความกว้างของ PULSE เต็มที่ คือเป็นรูปคลื่นสี่เหลี่ยม แต่ถ้าสัญญาณ error มีค่าต่ำอันเนื่องมาจากโหลด 220 V มีค่าน้อยหรือกระแสมากเกินไปจะทำให้ความกว้างของ PULSE แคบลง แต่สังเกตได้ว่าไม่ว่าความกว้างของ Pulse จะเปลี่ยนไปอย่างไร รูปคลื่น 220 V ที่ได้ก็ยังคงมีความถี่ 50 Hz อยู่ตลอดเวลา

เพื่อให้เห็นการทำงานได้ชัดเจน จึงต่อ LED แสดงผลไว้ 2 ตัว คือ

LED 1 แสดงสถานะของการรักษาระดับแรงดันเมื่อความกว้างของ PULSE แคบ ๆ

LED 2 แสดงกระแสเกินกว่าค่าที่ตั้งไว้ด้วย VR₂

วงจร SWITCHING INVERTER

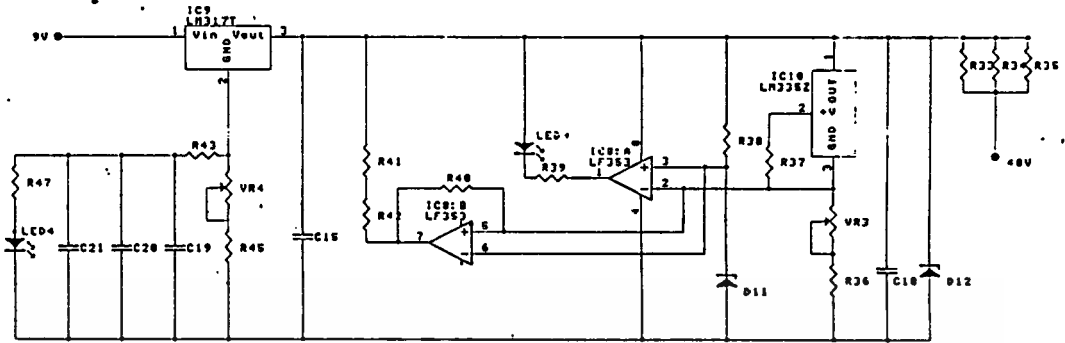


รูปที่ 7.6 วงจร SWITCHING INVERTER

ประกอบด้วยหม้อแปลง 2 ชุดต่อกัน โดยมี TRANSISTOR Q_9 และ Q_{10} เป็นภาคขยาย ในส่วนของ RELAY 220 V AC. นั้นมีการทำงานเมื่อ OFF UPS หรือขัดข้อง ไฟจะจ่ายจาก AC main ถ้าหาก INVERTER Output ต่ำกว่า 220 V จะตัดตัวมันเอง ถ้าไฟมาปกติ ปลั๊กไฟ outlet จะต่อกับ INVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแสดงการทำงานของ INVERTER และชุดควบคุมอุณหภูมิ



รูปที่ 7.7 วงจรแสดงการทำงานของ INVERTER และชุดควบคุมอุณหภูมิ

ขั้นตอนมาลองมาดูส่วนแสดงการทำงานของ INVERTER และภาคป้องกันอุณหภูมิสูงเกินเมื่อไม่ต่อโหลด หรือโดยใช้ไฟ 48 V มาลด Voltage ให้ Zener ไดโอด 15 V 5 W ใช้ R_{40}, R_{50}, R_{51} (3 K 10 W 3 ตัว) ต่อขนานกันมาเลี้ยง IC_9, IC_{10} เป็นภาคควบคุมอุณหภูมิ และ IC_9 เป็น Voltage regulator ชนิดปรับค่าได้โดยใช้ VR -500 ปรับให้ได้ 9 V ไปเลี้ยงยังภาค Oscilator

ในส่วนของการตรวจจับอุณหภูมิใช้ IC_{10} เบอร์ LM₃₃₄ ซึ่งให้ค่ากระแสที่แปรค่าตามอุณหภูมิ กระแสนี้ไหลผ่าน VR_3 และ R_{30} ทำให้ได้แรงดันที่ขา 2 และขา 5 ของ IC_8 เพื่อทำการเปรียบเทียบแรงดัน ในขณะที่อุณหภูมิปกติจะตั้ง VR_3 ให้ได้แรงดันจาก LM₃₃₄ มีค่าต่ำกว่าแรงดันของ D_{10} หรือต่ำกว่า 5.1 V. ซึ่งทำให้ Output ของ $IC_{8/1}$ มีค่าสูง (LED 3 ตัว) และทำให้ Output ของ $IC_{8/2}$ มีค่าต่ำ เป็นการทำให้ Q_{22} นำกระแสและจ่ายแรงดันให้ IC_9 ทำการรักษาแรงดันของ Output ของมันให้ได้ 9 V โดยการเลือกค่าของ R_{43}, R_{44}, R_{45} แรงดัน 9 V จาก IC_9 จะทำให้วงจรทำงานปกติ

ส่วน IC_{10} จะติดตั้งบนแผ่นระบายความร้อนของ Output transistor หากว่าอุณหภูมิของแผ่นระบายความร้อนสูงขึ้นมากจะทำให้แรงดันที่ขา 2 และขา 5 สูงขึ้นเกินกว่าแรงดันที่ D_{10} เป็นผลให้ Output ของ $IC_{8/2}$ มีค่าสูงเป็นการหยุด Q_{12} ให้เลิกนำกระแส วงจรทั้งหมดก็จะหยุดทำงานเช่นกัน และที่ขา 1 ของ $IC_{8/1}$ จะมีค่าต่ำเพื่อดึงกระแสให้ผ่าน LED₃ สว่าง เมื่ออุณหภูมิเย็นลงวงจรทั้งหมดก็จะทำงานตามปกติต่อไป การต่อ R_{40} เข้าที่ $IC_{8/2}$ เพื่อกำหนดค่าฮิสเทอรีซิสของอุณหภูมิ ให้ประโยชน์ในการป้องกันไม่ให้อุปกรณ์ทำงาน และหยุดทำงานอย่างรวดเร็วสลับกันไปมาในช่วงอุณหภูมิที่ตั้งไว้ เมื่อปลดโหลด 220 V ออก Relay จะเป็นตัวหยุดการทำงานของเครื่องทันทีเนื่องจากไม่มีไฟเลี้ยง

รายการอุปกรณ์ ของ INVERTER

C_1	=	47 μ F 50V. เซรามิก
C_2	=	47 μ F 50V. เซรามิก
C_3	=	1 μ F 50V. เมทัลไลต์ หรือ ไมลาร์
C_4	=	0.47 μ F 16V. แทนทาลัม
C_5	=	0.22 μ F 50V. ไมลาร์
C_6	=	47 μ F 50V. ไมลาร์, 47 μ F อิเล็กโทรไลต์
C_7	=	1 μ F 50V. เมทัลไลต์ หรือ ไมลาร์
C_8	=	150 μ F 50V. เซรามิก
C_9	=	150 μ F 50V. เซรามิก
C_{10}	=	1 μ F 50V. เมทัลไลต์ หรือ ไมลาร์
C_{11}	=	100 μ F 16V. อิเล็กโทรไลต์
C_{12}	=	6.8 μ F 16V. แทนทาลัม
C_{13}	=	6.8 μ F 16V. แทนทาลัม
C_{14}	=	100 μ F 16V. อิเล็กโทรไลต์
C_{15}	=	10 μ F 16V. อิเล็กโทรไลต์
C_{16}	=	20 μ F 300V.
C_{17}	=	0.56 μ F 600V.
C_{18}	=	100 μ F 25V.
C_{19}	=	100 μ F 16V. อิเล็กโทรไลต์
C_{20}	=	100 μ F 16V. อิเล็กโทรไลต์
C_{21}	=	0.1 μ F 50V. ไมลาร์

- D_1 = MR110 หรือ DIODE ขนาด 10A-20A/100V. แบบขั้วหนีต
 D_2 = MR110 หรือ DIODE ขนาด 10A-20A/100V. แบบขั้วหนีต
 D_3 = 1N4002
 D_4 = 1N4002
 D_5 = 1N4002
 D_6 = 1N4002
 D_7 = ซีเนอร์ไดโอด 5.6V. 1/2W.
 D_8 = 1N4002
 D_9 = 1N914 หรือ 1N4148
 D_{10} = 1N914 หรือ 1N4148
 D_{11} = ซีเนอร์ไดโอด 5.1V 1W.
 D_{12} = ซีเนอร์ไดโอด 15V 5W MOTOROLA
- IC_1 = 4011 หรือ MC14011
 IC_2 = 4017 หรือ MC14017
 IC_3 = 4017 หรือ MC14017
 IC_4 = 4017 หรือ MC14017
 IC_5 = 4017 หรือ MC14017
 IC_6 = 4029 หรือ MC14029
 IC_7 = LM324
 IC_8 = LF353 หรือ TL072
 IC_9 = LM317T
 IC_{10} = LM334

R_1	=	10 M	1/4W	5%
R_2	=	100 K	1/4W	5%
R_3	=	100 K	1/4W	5%
R_4	=	27 K	1/4W	5%
R_5	=	1 M	1/4W	5%
R_6	=	1 K	1/4W	5%
R_7	=	39 K	1/4W	5%
R_8	=	4.7 K	1/4W	5%
R_9	=	100 K	1/4W	5%
R_{10}	=	100 K	1/4W	5%
R_{11}	=	100 K	1/4W	5%
R_{12}	=	100 K	1/4W	5%
R_{13}	=	390 K	1/4W	5%
R_{14}	=	390 K	1/4W	5%
R_{15}	=	1 K	1/4W	5%
R_{16}	=	1 K	1/4W	5%
R_{17}	=	1 K	1/4W	5%
R_{18}	=	1 K	1/4W	5%
R_{19}	=	180	1W	
R_{20}	=	180	1W	
R_{21}	=	47	10W	
R_{22}	=	3 K	10W	
R_{23}	=	3 K	10W	
R_{24}	=	3 K	10W	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R ₂₅	=	10	5W x 2 ตัว
R ₂₆	=	390	1/4W 5%
R ₂₇	=	220	1/4W 5%
R ₂₈	=	1.8 K	1.4W 5%
R ₂₉	=	3.3 K	1/4W 5%
R ₃₀	=	1 M	1/4W 5%
R ₃₁	=	1 K	1/4W 5%
R ₃₂	=	220	1/4W 5%
R ₃₃	=	220	1/4W 5%
R ₃₄	=	1 K	1/4W 5%
R ₃₅	=	47	10W
R ₃₆	=	39 K	1/4W 5%
R ₃₇	=	680	1/4W 5%
R ₃₈	=	390	1/4W 5%
R ₃₉	=	2.2 K	1/4W 5%
R ₄₀	=	10M	1/4W 5%
R ₄₁	=	2.2 K	1/4W 5%
R ₄₂	=	1 K	1/4W 5%
R ₄₃	=	120	1/4W 5%
R ₄₄	=	680	1/4W 5%
R ₄₅	=	100	1/4W 5%
R ₄₆	=	1.2 K	1/4W 5%
R ₄₇	=	1.2 K	1/4W 5%
R ₄₈	=	1.2 K	1/2W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$Q_1, Q_2 = BC\ 559$
 $Q_3, Q_4 = BD\ 140$
 $Q_5, Q_6 = 2\ SC\ 3220$
 $Q_7, Q_8 = 2\ SC\ 2827$
 $Q_9 - Q_{28} = 2\ N\ 3773$

$T_1 = DRIVER\ TRANSFORMER$
 $T_2 = 48\ VXZ/220V\ ขนาด\ 1500\ VA$
 $T_3 = CONTROL\ TRANSFORMER$

$F_1 = \text{ฟิวส์ } 20\ A$
 $F_2 = \text{ฟิวส์ } 10\ A$

$VR_1 = \text{ตัวต้านทาน } 2\ K\ \text{ปรับค่าได้}$
 $VR_2 = \text{ตัวต้านทาน } 1\ K\ \text{ปรับค่าได้}$
 $VR_3 = \text{ตัวต้านทาน } 10K\ \text{ปรับค่าได้}$
 $VR_4 = \text{ตัวต้านทาน } 500\ \text{ปรับค่าได้}$

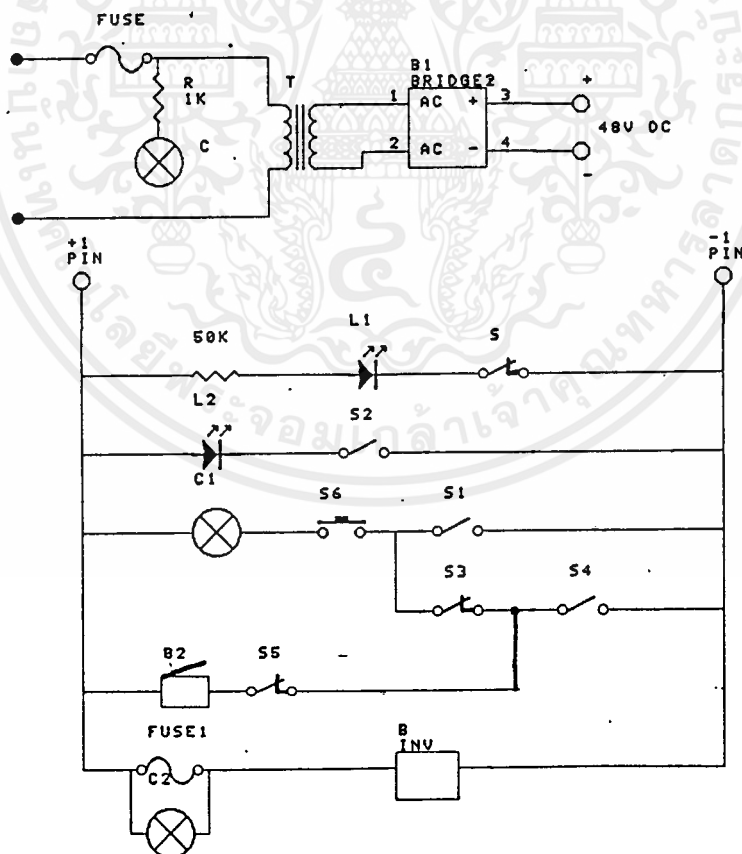
$LED_1 - LED_5 = \text{ไดโอดเปล่งแสง } 5\ \text{ตัว}$

ภาคสัญญาณเตือน (ALARM)

จะประกอบด้วย

1. AC FAULT
2. SYSTEM FAULT
3. OVER CURRENT & VOLTAGE
4. THERMAL OVERLOAD

วงจรภาค ALARM ทั้งหมด



รูปที่ 7.8 วงจรภาค ALARM ทั้งหมด

AC FAULT

สาเหตุเกิดจากการขัดข้องของแหล่งจ่าย เช่น การไฟฟ้าตัดไฟ หรือเกิดอุบัติเหตุกับสายส่งที่จะจ่ายมาตามบ้าน หรือเกิดจากแรงดันต่ำกว่า 190 V จะเป็นผลทำให้ชุดดังกล่าวเตือนให้ผู้ที่กำลังใช้เครื่อง UPS อยู่ทราบถึงเหตุผิดปกติได้ทันที ซึ่งการส่งผลให้ทราบนั้น จะส่งในลักษณะเสียง ซึ่งเกิดจาก Buzzer หรือ หลอดไฟแสดงการเตือน AC fault เป็นหลอดสีแดงที่หน้าปัดของเครื่อง UPS

SYSTEM FAULT

เมื่อเกิดการขัดข้องของระบบ UPS เองจะทำให้ของ Main ขาดลง จะทำให้ Relay ต่อ CONTACT ส่งไฟให้ Buzzer ดังขึ้นเพื่อเตือน และหลอด LED สีแดง แสดงการเกิด System fault จะติด

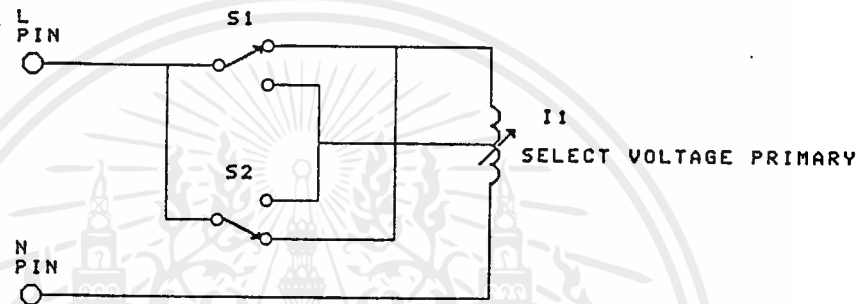
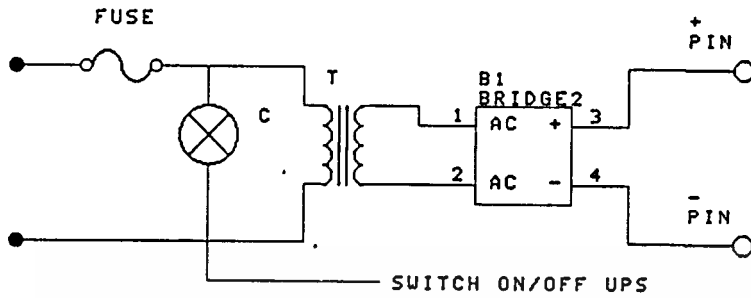
OVER CURRENT & VOLTAGE

เกิดจากการที่กระแสที่ Load เกินปกติรวมทั้งแรงดันด้วย หากมีค่ามาก หรือน้อยกว่าปกติ ภาคนแสดงการเกิด Over voltage จะทำงาน ส่วนการเกิด Over current สามารถตั้ง Limit ได้ที่ VR_2

THERMAL OVERLOAD

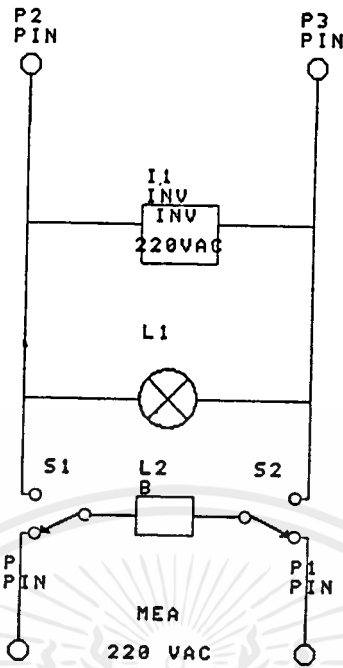
จะทำงานเมื่อเกิดความร้อนขึ้นที่ภาค Power transistor อาจจะเป็นเนื่องมาจากพัดลมขัดข้องหรือการเกิด Over load ของกระแสแรงดันก็แล้วแต่ ทำให้ Transistor ร้อน ซึ่งเราสามารถที่จะตัดค่าความร้อนได้โดยการ Set VR_3 ภาคนเตือน ALARM อุณหภูมิก็จะเตือนทันที

ภาคควบคุม (CONTROL)



รูปที่ 7.9 วงจรภาคควบคุม

ในขณะที่ไม่ได้ On power แต่ชุด RECTIFIER ยังคงทำงานในสภาวะ Floating Charge อยู่ นั้น เมื่อชุด RECTIFIER ทำการ Charge จนกระทั่ง Battery มีค่าแรงดันสูงเท่ากับ Power Supply ซึ่งสถานะเช่นนั้นจะทำให้กระแสหยุดไหล (Battery มีประจุเต็มที่สุด) ถ้าหากทำการ On power switch ก็จะไปควบคุม Relay ให้ทำงานในตำแหน่งที่สามารถรับกระแสได้สูงขึ้น เพื่อเตรียมพร้อมที่จะรับภาระ Load ต่อไป



รูปที่ 7.10 วงจรภาคจ่ายไฟตรง

ในกรณีที่ไฟ AC จาก INVERTER ทำงานปกติ Relay C จะทำงานกระแสไฟฟ้า AC จาก INVERTER จะจ่ายไฟไปยัง Load โดยตรง ซึ่งหากแหล่งจ่าย INVERTER เกิดเหตุผิดปกติอาจจะต่ำกว่า 200 V หรือไม่ได้ On INVERTER เลย คือ ไม่มีแรงดันที่ OUTPUT ของ INVERTER Relay จะหยุดทำงานและต่อไฟให้กับแหล่งจ่ายของการไฟฟ้าทันทีต่อไป

บทที่ 8

บันทึกผลการทดลอง

ตารางแสดง AC OUTPUT VOLTAGE (ON LOAD)

ในกรณี AC INPUT VOLTAGE เปลี่ยนแปลง แบริเตอร์ทำการประจุเต็ม

AC INPUT	DC VOLTAGE	AC OUTPUT	DC AMP.
240 V.	60	240	3.3 A
230 V.	59	240	3.25 A
220 V.	57.5	240	3.25 A
210 V.	55	238	3.25 A
190 V.	52	238	3.25 A
180 V.	49	230	3.25 A
170 V.	48.5	228	3.1 A
0	48	222	3.1 A

ตารางแสดง AC OUTPUT VOLTAGE

ในกรณีที่มี LOAD ค่าต่าง ๆ

LOAD	DC AMP	DC VOLTAGE	AC OUTPUT
0 W	3.2	60	240
50 W	4.4	59	239
100 W	5.2	59	238
200 W	7.1	58	237
400 W	9.4	57.5	235
600 W	12.6	55	234
700 W	15.2	53.5	230
800 W	16.8	53	226
900 W	18.4	52	220
1000 W	22.2	50.1	210

ตารางแสดง AC OUTPUT VOLTAGE

ในช่วง BACKUP TIME เมื่อป้อน LOAD ค่าต่าง ๆ

LOAD	DC AMP	DC VOLTAGE	AC OUTPUT
0 W	3	48 V	222
50 W	4.1	48 V	221
100 W	4.8	47.5 V	220
200 W	6.2	47.5 V	215
400 W	7.6	47 V	218
600 W	9.9	46.5 V	210
700 W	13.3	46 V	200
800 W	15.7	46 V	200
900 W	18.4	46 V	195
1000 W	21	46 V	190

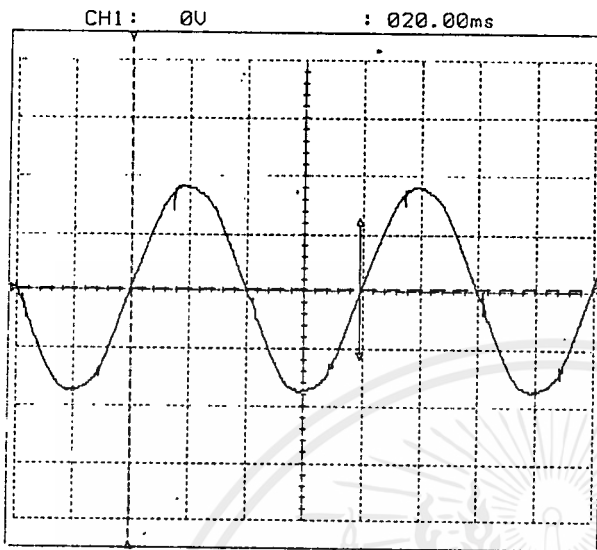
ปัญหาต่าง ๆ จากการทดลอง

จากการทดลอง และทดสอบการทำงานของภาคต่าง ๆ ตั้งแต่เริ่มต้น จนโครงการแล้วเสร็จ ได้ประสบปัญหาต่าง ๆ ดังนี้

1. คุณภาพของลายปริ้นท์บนแผง Control Circuit Board ไม่ดีเท่าที่ควร ปัญหาที่พบบ่อยก็คือ เส้นลายปริ้นท์ ขี้อต, ขาด และจุดต่อระหว่างด้านบน และด้านล่างไม่ถึงกัน
2. คุณภาพของอุปกรณ์บางตัวไม่ได้มาตรฐาน (low grade) ดังตัวอย่างจากผลการทดลอง ใช้ IC เบอร์เดียวกัน แต่ผลิตคนละบริษัท มักมีปัญหาใช้งานได้ไม่นาน จากผลการทดลอง เบอร์ที่ใช้ได้ จะต้องเป็นเบอร์ที่ผลิตโดยบริษัทที่มีมาตรฐานเท่านั้น
3. ปัญหาสัญญาณรบกวน ซึ่งเกิดจากการทำงานที่ความถี่สูงของอุปกรณ์ภาคสวิทช์ เป็นต้นว่า หม้อแปลงสวิทช์, เพาเวอร์ทรานซิสเตอร์ต่าง ๆ เหล่านี้ล้วนมีผลกระทบต่อวงจรควบคุม หรือระบบอื่น ๆ ได้ ดังนั้น เทคนิคการลดสัญญาณรบกวนจึงเป็นสิ่งที่สำคัญที่ไม่ควรมองข้าม
4. ปัญหาปริมาณความร้อน ที่เกิดขึ้นที่ตัว Power Transistor จากผลการทดลองขนาดของ Heat Sink ที่ใช้ยังไม่เหมาะสมเท่าที่ควร การระบายความร้อนออกจาก Power Mosfet ให้เหมาะสมจึงเป็นสิ่งจำเป็นอย่างยิ่ง เพราะจะมีผลกระทบต่อประสิทธิภาพ และอายุการใช้งานของภาค Inverter ด้วย
5. ปัญหาการสูญเสียกำลังงาน (Power Loss) ที่โหลดต่ำ ๆ มีค่อนข้างมาก เนื่องจากการสูญเสียสวิทช์ ซึ่งส่วนใหญ่เกิดขึ้นที่หม้อแปลงสวิทช์ ผลจากการเลือกใช้แกนเหล็กไม่เหมาะสม และการใช้แกนเหล็กที่มีคุณภาพสูงสามารถใช้งานที่ความถี่สูง ๆ ได้ นั้น ในบ้านเมืองเราค่อนข้างจะหายาก อย่างไรก็ตาม การสูญเสีย (Power Loss) จะลดลงเมื่อโหลดเพิ่มมากขึ้น
6. เรื่องทุนหรืองบประมาณ จากที่โครงการนี้เป็นโครงการที่ต้องใช้ต้นทุนในการดำเนินงานสูง ซึ่งบางช่วงการดำเนินงานต้องหยุดชะงัก เพราะมีทุนจำกัดจึงทำให้การทำ PROJECT ล่าช้าไปบ้าง
7. เรื่องเวลา จะเกิดปัญหาในช่วงที่คณะผู้ทำงานมีงานประจำอยู่แล้ว การรวมกลุ่มเพื่อทำงานทำได้ยากลำบาก การรวมแต่ละครั้งจะต้องมีการนัดกันล่วงหน้า ทำให้เสียเวลาไปมากจึงทำให้งานล่าช้าไปบ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

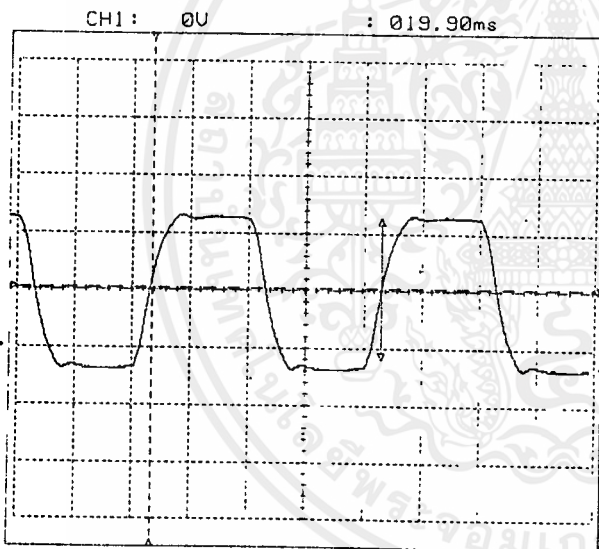
รูปร่างของสัญญาณต่าง ๆ



DATE: Oct 17/93
TIME: 22:58:59

CH1: 02.0U : 5ms

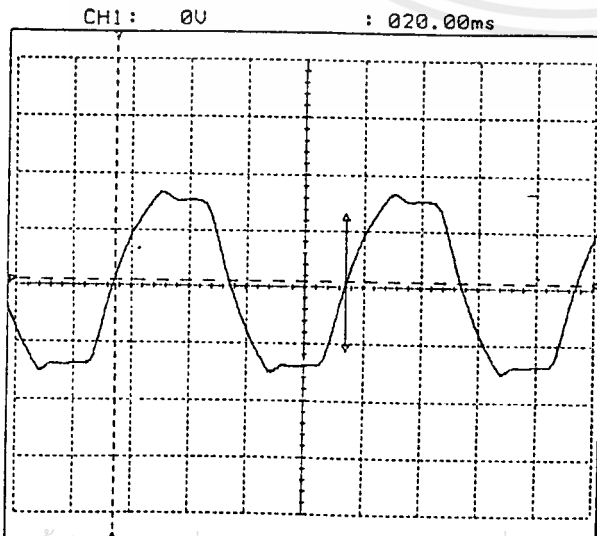
สัญญาณ INPUT 220 V AC



DATE: Oct 17/93
TIME: 23:36:07

CH1: 1.00U : 5ms

**สัญญาณ OUTPUT 220 V
AC จ่าย LOAD 730 W.**



DATE: Oct 17/93
TIME: 22:40:40

CH1: 10.0U : 5ms

**สัญญาณ OUTPUT 220 V
จ่าย LOAD 100 W.**

เอกสารนี้เป็นเอกสารที่สงวนเวลาหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- (1) NEC 600 VA INVERTER OPERATION MANUAL, NEC, JAPAN
ศูนย์ฝึกโทรคมนาคม องค์การโทรศัพท์แห่งประเทศไทย
- (2) นิตยสาร SEMICONDUCTOR EXLCTRONICS ฉบับที่ 76 มีนาคม 2530
- (3) APPLICATION DATA, TEXAS INSTRUMENTS, USA.
- (4) APPLICATION DATA, MOTOROLA, USA.
- (5) APPLIGATION DATA, SAMSUNG, KOREA.

NPN PNP
2N3773 2N6609

13

COMPLEMENTARY SILICON POWER TRANSISTORS

The 2N3773 and 2N6609 are PowerBase power transistors designed for high power audio, disk head positioners and other linear applications. These devices can also be used in power switching circuits such as relay or solenoid drivers, dc to ac converters or inverters.

- High Safe Operating Area (100% Tested)
 150 W @ 100 V
- Completely Characterized for Linear Operation
- High DC Current Gain and Low Saturation Voltage
 $h_{fe} = 15$ (Min) @ 8 A, 4 V
 $V_{CE(sat)} = 1.4$ V (Max) @ $I_C = 8$ A, $I_B = 0.8$ A
- For Low Distortion Complementary Designs

**16 AMPERE
 COMPLEMENTARY
 POWER TRANSISTORS**

**140 VOLTS
 150 WATTS**



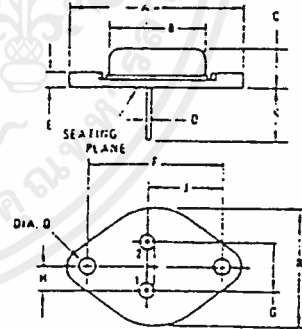
*** MAXIMUM RATINGS**

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	140	Vdc
Collector-Emitter Voltage	V_{CEX}	160	Vdc
Collector-Base Voltage	V_{CBO}	160	Vdc
Emitter-Base Voltage	V_{EBO}	7	Vdc
Collector Current - Continuous	I_C	16	A dc
- Peak (1)		30	
Base Current - Continuous	I_B	4	A dc
- Peak (1)		15	
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	150 0.855	Watts W/°C
Operating and Storage Junction Temperature Range	T_C, T_{stg}	$ES 10 - 200$	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.17	°C/W

*Indicates JEDEC Registered Data
 (1) Pulse Test: Pulse Width = 5ms, Duty Cycle < 10%.

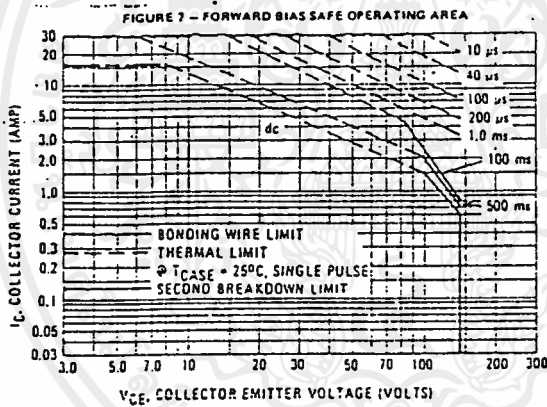


STYLE 1
 PIN 1 BASE
 2 EMITTER
 CASE COLLECTOR

		MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX	MIN
A	-	39.37	-	1.550	
B	-	71.04	-	2.800	
C	6.35	7.62	0.250	0.300	
D	0.99	1.29	0.039	0.043	
E	-	3.43	-	0.135	
F	29.90	30.40	1.177	1.197	
G	10.67	11.18	0.420	0.440	
H	5.33	5.58	0.210	0.220	
J	16.64	17.15	0.655	0.675	
K	11.18	12.19	0.440	0.480	
Q	1.54	4.09	0.151	0.161	
R	-	26.67	-	1.050	

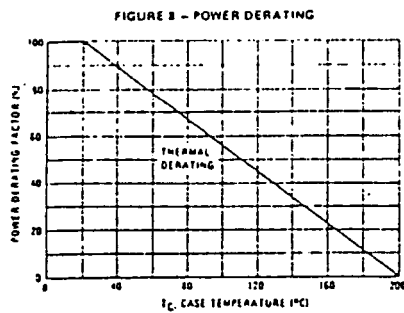
Collector connected to case
 CASE 11 01
 (TO-3)

2N3773 NPN/2N6609 PNP



There are two limitations on the powerhandling ability of a transistor: average junction temperature and second breakdown. Safe operating area curves indicate $I_C - V_{CE}$ limits of the transistor that must be observed for reliable operation. I.e., the transistor must not be subjected to greater dissipation than the curves indicate.

The data of Figure 7 is based on $T_{j(0.1)} = 200^\circ C$; T_C is variable depending on conditions. Second breakdown pulse limits are valid for duty cycles to 10% provided $T_{j(0.1)} < 200^\circ C$. At high case temperatures, thermal limitations will reduce the power that can be handled to values less than the limitations imposed by second breakdown.

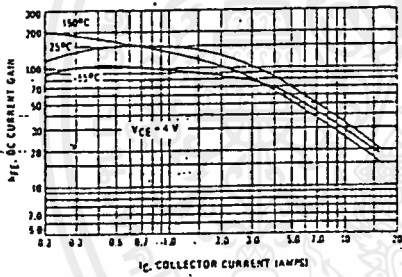


2N3773 NPN/2N6609 PNP

13

NPN

FIGURE 1 - DC CURRENT GAIN



PNP

FIGURE 2 - DC CURRENT GAIN

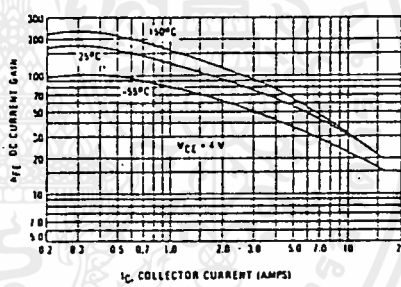


FIGURE 3 - COLLECTOR SATURATION REGION

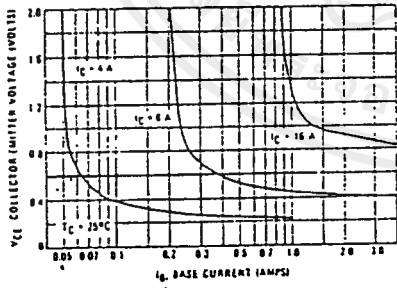


FIGURE 4 - COLLECTOR SATURATION REGION

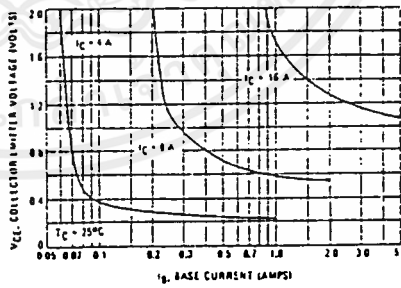


FIGURE 5 - "ON" VOLTAGE

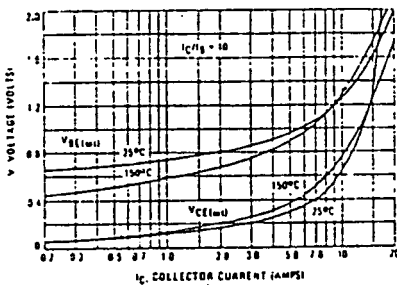
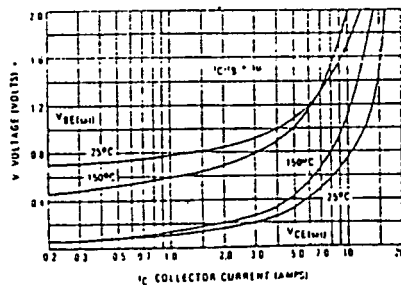


FIGURE 6 - "ON" VOLTAGE



2N3773 NPN/2N6609 PNP

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS (1)				
*Collector-Emitter Breakdown Voltage (I _C = 0.2 A dc, I _B = 0)	V _{CE0(sus)}	140	-	V dc
*Collector-Emitter Sustaining Voltage (I _C = 0.1 A dc, V _{BE(off)} = 1.5 V dc, R _{BE} = 100 Ohms)	V _{CE(sus)}	150	-	V dc
Collector-Emitter Sustaining Voltage (I _C = 0.2 A dc, R _{BE} = 100 Ohms)	V _{CE(sus)}	150	-	V dc
*Collector Cutoff Current (V _{CE} = 120 V dc, I _B = 0)	I _{CEO}	-	10	mA dc
*Collector Cutoff Current (V _{CE} = 140 V dc, V _{BE(off)} = 1.5 V dc) (V _{CE} = 140 V dc, V _{BE(off)} = 1.5 V dc, T _C = 150°C)	I _{CEx}	-	2 10	mA dc
Collector Cutoff Current (V _{CE} = 140 V dc, I _E = 0)	I _{CBO}	-	2	mA dc
*Emitter Cutoff Current (V _{BE} = 7 V dc, I _C = 0)	I _{EB0}	-	5	mA dc
ON CHARACTERISTICS (1)				
DC Current Gain (I _C = 8 A dc, V _{CE} = 4 V dc) (I _C = 16 A dc, V _{CE} = 4 V dc)	h _{FE}	15 5	60	-
Collector-Emitter Saturation Voltage (I _C = 8 A dc, I _B = 800 mA dc) (I _C = 16 A dc, I _B = 3.2 A dc)	V _{CE(sat)}	-	1.4 4	V dc
*Base-Emitter On Voltage (I _C = 8 A dc, V _{CE} = 4 V dc)	V _{BE(on)}	-	2.2	V dc
DYNAMIC CHARACTERISTICS				
Magnitude of Common-Emitter Small-Signal, Short-Circuit, Forward Current Transfer Ratio (I _C = 1 A, f = 50 kHz)	h _{fe}	4	-	-
*Small-Signal Current Gain (I _C = 1 A dc, V _{CE} = 4 V dc)	h _{fe}	40	-	-
SECOND BREAKDOWN CHARACTERISTICS				
Second Breakdown Collector Current with Base Forward Biased t = 1 s (non-repetitive), V _{CE} = 100 V, See Figure 12	I _{S/B}	1.5	-	A dc

(1) Pulse Test: Pulse Width = 300 μs, Duty Cycle < 2%.

*Indicates JEDEC Registered Data

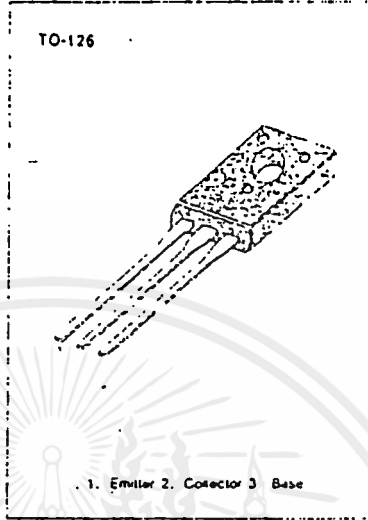
BD136/138/140 PNP EPITAXIAL SILICON TRANSISTOR

MEDIUM POWER LINEAR AND SWITCHING APPLICATIONS

• Complement to BD135, BD137 and BD139 respectively

ABSOLUTE MAXIMUM RATINGS ($T_c = 25^\circ\text{C}$)

Characteristic	Symbol	Rating	Unit
Collector Base Voltage	V_{cbo}	-45	V
		-60	V
		-80	V
Collector Emitter Voltage	V_{ceo}	-45	V
		-60	V
		-80	V
Emitter Base Voltage	V_{ebo}	-5	V
Collector Current (DC)	I_c	-1.5	A
Collector Current (Pulse)	I_c	-3.0	A
Base Current	I_b	-0.5	A
Collector Dissipation ($T_c = 25^\circ\text{C}$)	P_c	12.5	W
Collector Dissipation ($T_c = 25^\circ\text{C}$)	P_c	1.25	W
Junction Temperature	T_j	150	$^\circ\text{C}$
Storage Temperature	T_{stg}	-55 ~ 150	$^\circ\text{C}$



ELECTRICAL CHARACTERISTICS ($T_c = 25^\circ\text{C}$)

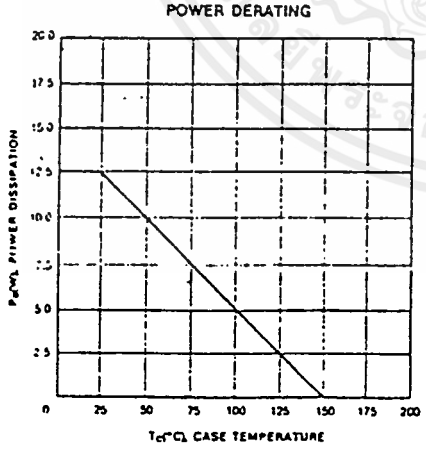
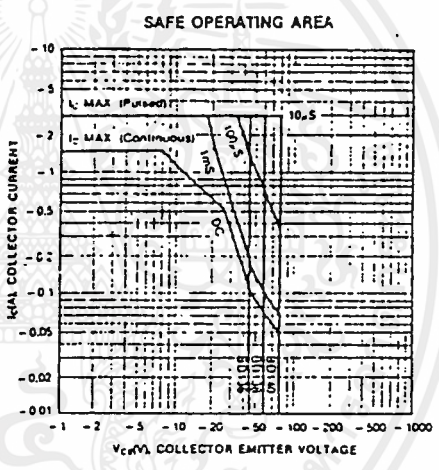
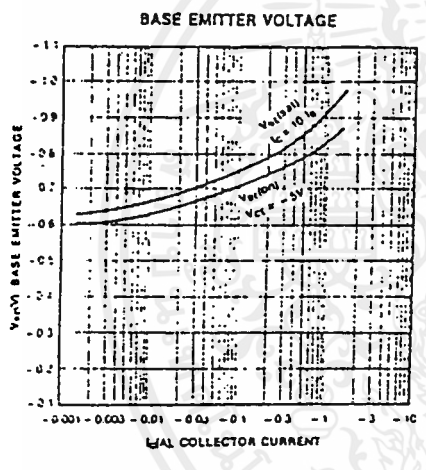
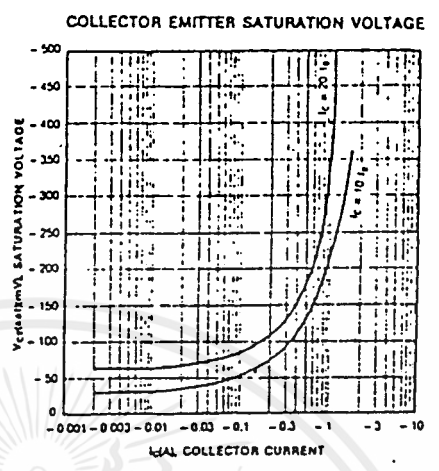
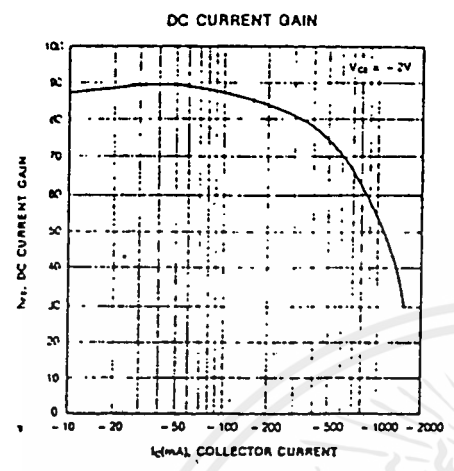
Characteristic	Symbol	Test Condition	Min	Typ	Max	Unit
Collector Emitter Sustaining Voltage	$V_{ceo(sus)}$	$I_c = -30\text{mA}, I_b = 0$	-45			V
			-60			V
			-80			V
Collector Cutoff Current	I_{cbo}	$V_{cb} = -30\text{V}, I_e = 0$			-0.1	μA
Emitter Cutoff Current	I_{ebo}	$V_{eb} = -5\text{V}, I_c = 0$			-10	μA
DC Current Gain	h_{FE1}	$V_{ce} = -2\text{V}, I_c = -5\text{mA}$	25			
	h_{FE2}	$V_{ce} = -2\text{V}, I_c = -0.5\text{A}$	25			
	h_{FE3}	$V_{ce} = -2\text{V}, I_c = -150\text{mA}$	40		250	
			40		160	
Collector Emitter Saturation Voltage	$V_{ce(sat)}$	$I_c = -500\text{mA}, I_b = -50\text{mA}$			-0.5	V
Base Emitter On Voltage	$V_{be(on)}$	$V_{ce} = -2\text{V}, I_c = -0.5\text{A}$			-1	V

*Pulse Test: $PW = 350\mu\text{s}$, duty cycle = 2% pulsed

h_{FE} (3) CLASSIFICATION

Classification	6	10	16
h_{FE3}	40-100	63-160	100-250

BD136/138/140 PNP EPITAXIAL SILICON TRANSISTOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC14029B

BINARY/DECADE UP/DOWN COUNTER

The MC14029B Binary/Decade up/down counter is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. The counter consists of type D flip-flop stages with a gating structure to provide toggle flip-flop capability. The counter can be used in either Binary or BCD operation. This complementary MOS counter finds primary use in up/down and difference counting and frequency synthesizer applications where low power dissipation and/or high noise immunity is desired. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Internally Synchronous for High Speed
- Logic Edge-Clocked Design - Count Occurs on Positive Going Edge of Clock
- Asynchronous Preset Enable Operation
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin for Pin Replacement for CD4029B

CMOS MSI
(LOW-POWER COMPLEMENTARY MOS)

BINARY/DECADE UP/DOWN COUNTER



L SUFFIX CERAMIC PACKAGE CASE 620
P SUFFIX PLASTIC PACKAGE CASE 648

ORDERING INFORMATION

- A Series - 55°C to +125°C**
MC14029BAL (Ceramic Package Only)
- C Series - 40°C to +85°C**
MC14029BCP (Plastic Package)
MC14029BCL (Ceramic Package)

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	-0.5 to +18.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient)	-0.5 to V _{DD} + 0.5	V
I _{in} , I _{out}	Input or Output Current (DC or Transient) per Pin	±10	mA
P _D	Power Dissipation per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _l	Lead Temperature (8-Second Soldering)	260	°C

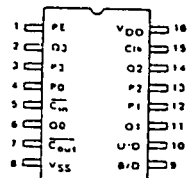
*Maximum Ratings are those values beyond which damage to the device may occur if temperature derating is used. †Plastic Package - 1.25mW/°C from 85°C to 125°C. Ceramic Package - 1.25mW/°C from 100°C to 125°C.

TRUTH TABLE

Carry In	Up/Down	Preset Enable	Action
1	X	0	No Count
0	1	0	Count Up
0	0	0	Count Down
X	X	1	Preset

X = Don't Care

PIN ASSIGNMENT



MC14029B

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V _{DD} Vdc	T _{low} *		25°C			T _{high} *		Unit		
			Min	Max	Min	Typ †	Max	Min	Max			
Output Voltage V _{in} = V _{DD} or 0	"0" Level VOL	5.0	—	0.05	—	0	0.05	—	0.05	Vdc		
		10	—	0.05	—	0	0.05	—	0.05	Vdc		
		15	—	0.05	—	0	0.05	—	0.05	Vdc		
	"1" Level VOH	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc		
		10	9.95	—	9.95	10	—	9.95	—	Vdc		
		15	14.95	—	14.95	15	—	14.95	—	Vdc		
Input Voltage	"0" Level VIL	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc		
		10	—	3.0	—	4.50	3.0	—	3.0	Vdc		
		15	—	4.0	—	6.75	4.0	—	4.0	Vdc		
	"1" Level VIH	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc		
		10	7.0	—	7.0	5.50	—	7.0	—	Vdc		
		15	11.0	—	11.0	8.25	—	11.0	—	Vdc		
Output Drive Current (AL Device)	Source IOH	5.0	-3.0	—	-2.4	-4.2	—	-1.7	—	mA _{dc}		
		5.0	-0.64	—	-0.51	-0.88	—	-0.36	—	mA _{dc}		
		10	-1.6	—	-1.3	-2.25	—	-0.9	—	mA _{dc}		
		15	-4.2	—	-3.4	-8.8	—	-2.4	—	mA _{dc}		
		5.0	0.64	—	0.51	0.88	—	0.36	—	mA _{dc}		
		15	1.6	—	1.3	2.25	—	0.9	—	mA _{dc}		
	Sink IOL	5.0	0.64	—	0.51	0.88	—	0.36	—	mA _{dc}		
		10	1.6	—	1.3	2.25	—	0.9	—	mA _{dc}		
		15	4.2	—	3.4	8.8	—	2.4	—	mA _{dc}		
		Output Drive Current (CL/CP Device)	Source IOH	5.0	-2.5	—	-2.1	-4.2	—	-1.7	—	mA _{dc}
				5.0	-0.52	—	-0.44	-0.88	—	-0.36	—	mA _{dc}
				10	-1.3	—	-1.1	-2.25	—	-0.9	—	mA _{dc}
Sink IOL	5.0		0.52	—	0.44	0.88	—	0.36	—	mA _{dc}		
	10		1.3	—	1.1	2.25	—	0.9	—	mA _{dc}		
	15		3.6	—	3.0	8.8	—	2.4	—	mA _{dc}		
Input Current (AL Device)	I _{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μA _{dc}		
Input Current (CL/CP Device)	I _{in}	15	—	±0.2	—	±0.00001	±0.2	—	±1.0	μA _{dc}		
Input Capacitance (V _{in} = 0)	C _{in}	—	—	—	—	5.0	7.5	—	—	pF		
Quiescent Current (AL Device) (Per Package)	I _{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μA _{dc}		
		10	—	10	—	0.010	10	—	300	μA _{dc}		
		15	—	20	—	0.015	20	—	600	μA _{dc}		
Quiescent Current (CL/CP Device) (Per Package)	I _{DD}	5.0	—	20	—	0.005	20	—	150	μA _{dc}		
		10	—	40	—	0.010	40	—	300	μA _{dc}		
		15	—	80	—	0.015	80	—	600	μA _{dc}		
Total Supply Current** (Dynamic plus Quiescent, Per Package) C _L = 50 pF on all outputs, all buffers tri-state††	I _T	5.0	I _T = 10.58 μA/MHz f = 100 kHz							μA _{dc}		
		10	I _T = 11.2 μA/MHz f = 100 kHz							μA _{dc}		
		15	I _T = 11.7 μA/MHz f = 100 kHz							μA _{dc}		

*T_{low} = -55°C for AL Device -40°C for CL/CP Device
 *T_{high} = 125°C for AL Device 85°C for CL/CP Device

††The formulas given are for the typical characteristics only at 25°C

**To calculate total supply current at loads other than 50 pF

$$I_{T(Total)} = I_{DD} + I_{CL} + I_{CP}$$

where I_{CL} is μA per package output C_L = 50 pF V_{in} = V_{DD} - V_{SS} in units
 of package input requirements and I_{CP} = 700 μA

This device contains protection circuitry to guard against damage due to high static discharges or electric fields. However, precautions must be taken to avoid applications of air or voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} = V_{in} or V_{out} = V_{DD}. Unused inputs must always be tied to an appropriate logic voltage level (e.g. either V_{SS} or V_{DD}). Unused outputs must be left open.



MC14029B

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V _{DD}	All Types			Unit
			Min	Typ †	Max	
Output Rise and Fall Time †TLH, †THL = (1.5 ns/pF) C _L + 25 ns †TLH, †THL = (0.75 ns/pF) C _L + 12.5 ns †TLH, †THL = (0.55 ns/pF) C _L + 8.5 ns	†TLH, †THL	5.0 10 15	— — —	100 50 40	200 100 80	ns
Propagation Delay Time Clk to Q †PLH, †PHL = (1.7 ns/pF) C _L + 230 ns †PLH, †PHL = (0.66 ns/pF) C _L + 97 ns †PLH, †PHL = (0.5 ns/pF) C _L + 75 ns Clk to Cout †PLH, †PHL = (1.7 ns/pF) C _L + 230 ns †PLH, †PHL = (0.66 ns/pF) C _L + 97 ns †PLH, †PHL = (0.5 ns/pF) C _L + 75 ns Clk to Cout †PLH, †PHL = (1.7 ns/pF) C _L + 95 ns †PLH, †PHL = (0.66 ns/pF) C _L + 47 ns †PLH, †PHL = (0.5 ns/pF) C _L + 35 ns PE to Q †PLH, †PHL = (1.7 ns/pF) C _L + 230 ns †PLH, †PHL = (0.66 ns/pF) C _L + 97 ns †PLH, †PHL = (0.5 ns/pF) C _L + 75 ns PE to Cout †PLH, †PHL = (1.7 ns/pF) C _L + 465 ns †PLH, †PHL = (0.66 ns/pF) C _L + 192 ns †PLH, †PHL = (0.5 ns/pF) C _L + 125 ns	†PLH, †PHL	5.0 10 15	— — —	200 100 90	400 700 180	ns
Clk Pulse Width	t _{W(c1)}	5.0 10 15	180 80 60	90 40 30	— — —	ns
Clk Pulse Frequency	f _{cl}	5.0 10 15	— — —	4.0 8.0 10	2.0 4.0 5.0	MHz
Preset Removal Time The Preset Signal must be low prior to a positive-going transition of the clock	t _{rem}	5.0 10 15	160 80 60	80 40 30	— — —	ns
Clk Rise and Fall Time	t _{r(c1)} t _{f(c1)}	5.0 10 15	— — —	— — —	1.5 5 2	ns
Setup in Setup Time	t _{su}	5.0 10 15	150 60 40	75 30 20	— — —	ns
Hold/Down Setup Time		5.0 10 15	340 140 100	170 70 50	— — —	ns
Binary/Decode Setup Time		5.0 10 15	320 140 100	160 70 50	— — —	ns
Preset Enable Pulse Width	t _{pw}	5.0 10 15	130 70 50	65 35 25	— — —	ns

*The formulas given are for the typical characteristics only at 25°C

†Data labeled "Typ" is not to be used for design purposes but is included as an indication of the IC's potential performance



MC14029B

FIGURE 1 - POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

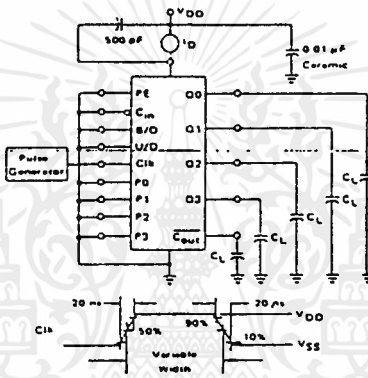
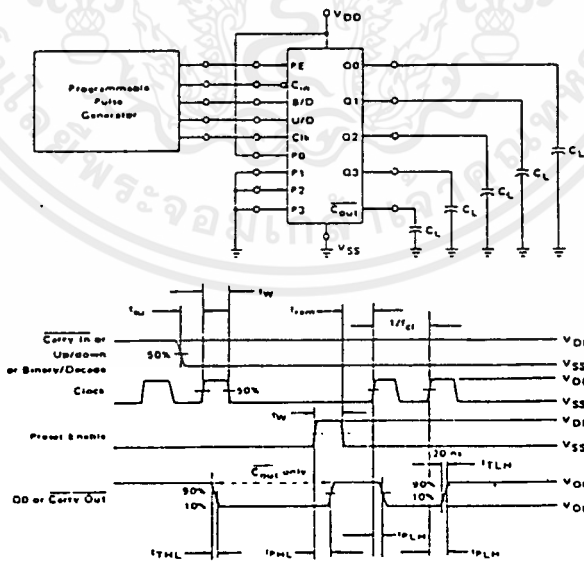


FIGURE 2 - SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



MC14029B

TIMING DIAGRAM

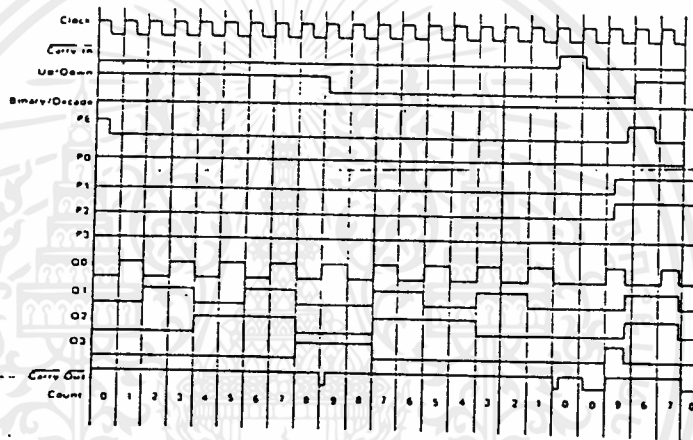
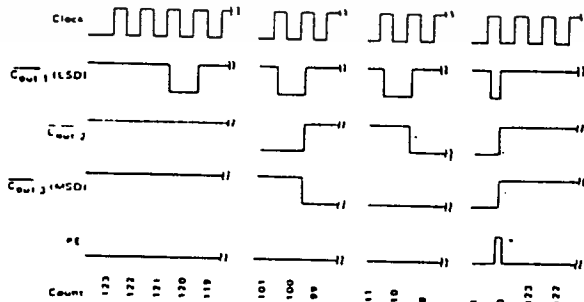
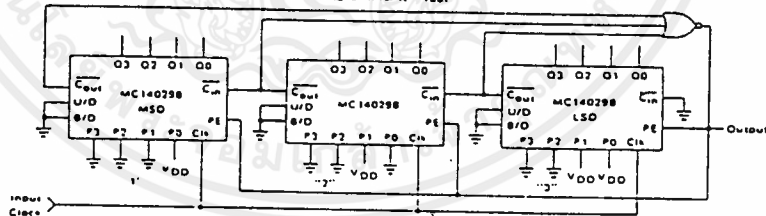
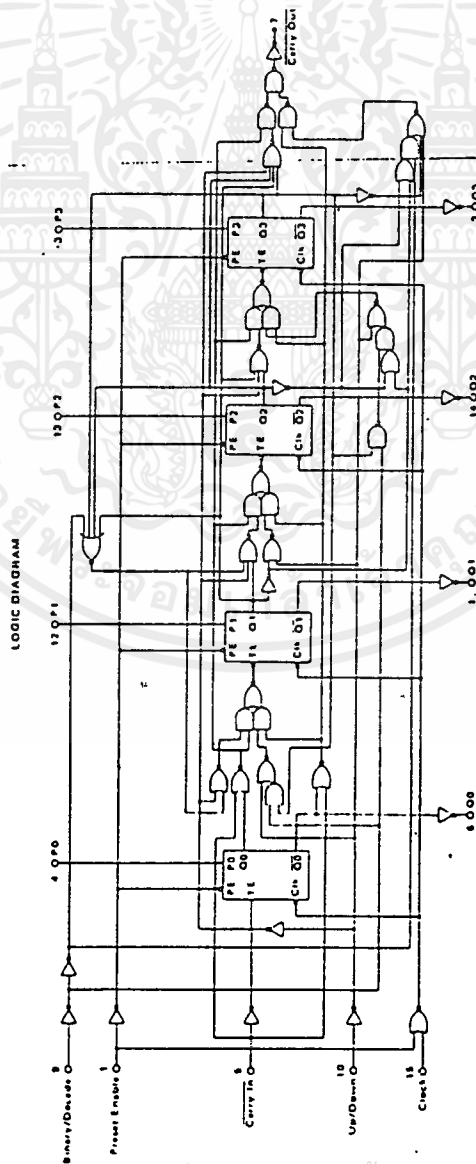


FIGURE 3 - DIVIDE BY N BCD DOWN COUNTER and TIMING DIAGRAM (Shown for N = 123)



¹I_{DD} = 900 nA @ V_{DD} = 5 V

MC14029B



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**LM124, LM224,
LM324, LM324A
LM2902**



Specifications and Applications Information

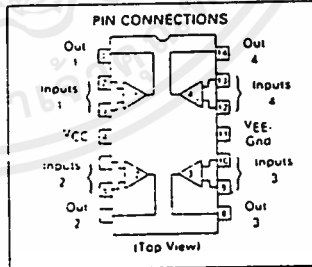
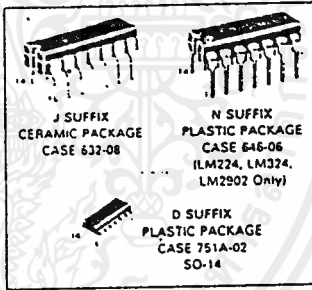
QUAD LOW POWER OPERATIONAL AMPLIFIERS

The LM124 Series are low-cost, quad operational amplifiers with true differential inputs. These have several distinct advantages over standard operational amplifier types in single supply applications. The quad amplifier can operate at supply voltages as low as 3.0 Volts or as high as 32 Volts with quiescent currents about one fifth of those associated with the MC1741 (on a per amplifier basis). The common mode input range includes the negative supply, thereby eliminating the necessity for external biasing components in many applications. The output voltage range also includes the negative power supply voltage.

- Short Circuited Protected Outputs
- True Differential Input Stage
- Single Supply Operation: 3.0 to 32 Volts
- Low Input Bias Currents: 100 nA Max (LM324A)
- Four Amplifiers Per Package
- Internally Compensated
- Common Mode Range Extends to Negative Supply
- Industry Standard Pinouts

**QUAD DIFFERENTIAL
INPUT
OPERATIONAL AMPLIFIERS**

SILICON MONOLITHIC
INTEGRATED CIRCUIT



MAXIMUM RATINGS $T_A = -25\text{ C}$ unless otherwise noted

Rating	Symbol	LM124 LM224 LM324 A	LM2902	Unit
Power Supply Voltages				Vdc
Single Supply	VCC	32	26	
Split Supplies	VCC, VEE	16	13	
Input Differential Voltage Range (1)	V _{IDR}	-32	-26	Vdc
Input Common Mode Voltage Range	V _{ICR}	0.3 to 32	0.3 to 26	Vdc
Input Forward Current (2)	I _F	50	—	mA
	I _F @ -0.3 V			
Output Short Circuit Duration	t _s	Continuous		C
Junction Temperature	T _J			C
		175	150	
Storage Temperature Range	T _{stg}			C
		65 to -150	55 to -125	
Operating Ambient Temperature	T _A			C
Range				
LM124		55 to -125	—	
LM224		25 to -85	—	
LM324		0 to -70	—	
LM324A		0 to -70	—	
LM2902		—	40 to -85	

ORDERING INFORMATION

Device	Temperature Range	Package
LM124J	55 to -125 C	Ceramic DIP
LM2902D		SO-14
LM2902J	40 to -85 C	Ceramic DIP
LM2902N		Plastic DIP
LM324D		SO-14
LM324J	25 to -85 C	Ceramic DIP
LM224N		Plastic DIP
LM324AD		SO-14
LM324AN		Plastic DIP
LM324D	0 to -70 C	SO-14
LM324J		Ceramic DIP
LM324N		Plastic DIP

(1) Split Power Supplies
 (2) This input current will only exist when the voltage is negative at one of the input leads.
 Normal output states will reestablish when the input voltage returns to a voltage greater than 0.3 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่วางกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM224, LM324, A, LM2902

ELECTRICAL CHARACTERISTICS (VCC = 5.0 V, VEE = Gnd, TA = 25°C unless otherwise noted)

Characteristic	Symbol	LM124/LM224			LM324			LM2902			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage VCC = 5.0 V, VEE = Gnd, VIO = 1.4 V, RS = 0 Ω	VIO	2.0	5.0	7.0	3.0	7.0	10	7.0	7.0	10	mV
VICM = 2.5 V		—	7.0	—	—	5.0	—	—	—	—	μV/°C
IA = IHigh to ILow (Note 1)		—	7.0	—	—	7.0	—	—	—	—	μA
Average Temperature Coefficient of Input Offset Voltage IA = IHigh to ILow (Note 1)	ΔVIO/ΔT	—	—	—	—	—	—	—	—	—	μA/°C
Input Offset Current	IO	3.0	3.0	5.0	3.0	5.0	10	5.0	5.0	10	nA
IA = IHigh to ILow (Note 1)		—	100	—	—	150	—	—	—	—	μA/°C
Average Temperature Coefficient of Input Offset Current IA = IHigh to ILow (Note 1)	ΔIO/ΔT	—	—	—	—	—	—	—	—	—	μA/°C
Input Bias Current	IB	—	—	—	—	—	—	—	—	—	nA
IA = IHigh to ILow (Note 1)		—	—	—	—	—	—	—	—	—	μA/°C
VICM		0	28.3	0	28.3	0	28.3	0	28.3	0	V
VCC = 30 V, IIS = 15 V for LM2902		—	—	—	—	—	—	—	—	—	V
VCC = 20 V, IIS = 15 V for LM2902, IA = IHigh to ILow		—	—	—	—	—	—	—	—	—	V
Differential Input Voltage Range	Vdiff	—	—	—	—	—	—	—	—	—	V
Large Signal Output Linear Voltage Gain	AVOL	50	100	25	100	25	100	100	100	100	V/mV
IA = IHigh to ILow (Note 1)		—	—	—	—	—	—	—	—	—	μA
Common Mode Input Voltage Range	VCM	—	—	—	—	—	—	—	—	—	V
IA = IHigh to ILow (Note 1)		—	—	—	—	—	—	—	—	—	μA
Common Mode Rejection Ratio	CMRR	70	95	65	70	65	70	65	70	65	dB
PSRR		65	100	45	100	45	100	45	100	45	dB
VOR		0	5.3	0	3.3	0	3.3	0	3.3	0	V
Output Voltage Swing RL = 2 kΩ, IOL = 10 mA for LM2902	VOL	—	—	—	—	—	—	—	—	—	V
VCC = 30 V, IIS = 15 V for LM2902, RL = 2 kΩ, IOL = 10 mA		—	—	—	—	—	—	—	—	—	V
VCC = 20 V, IIS = 15 V for LM2902, RL = 2 kΩ, IOL = 10 mA		—	—	—	—	—	—	—	—	—	V
Output Voltage - Low Limit VCC = 5.0 V, IOL = 10 mA, IA = IHigh to ILow (Note 1)	VOL	—	5.0	7.0	5.0	7.0	5.0	7.0	5.0	7.0	mV
Output Source Current (IOL = 10 mA, VCC = 5.0 V)	IOS	20	40	20	40	20	40	20	40	20	mA
IA = IHigh to ILow (Note 1)		—	—	—	—	—	—	—	—	—	μA
Output Sink Current IOL = 10 V, VCC = 15 V	IOS	10	20	10	20	10	20	10	20	10	mA
IA = IHigh to ILow (Note 1)		—	—	—	—	—	—	—	—	—	μA
VOL = 0.1 V, IOL = 100 mA, IA = 25°C		—	—	—	—	—	—	—	—	—	μA
Output Short Circuit to Ground (Note 2)	IOL	—	40	60	—	40	60	—	40	60	mA
Power Supply Current (IA = IHigh to ILow (Note 1)) VCC = 20 V, IIS = 15 V for LM2902, VO = 0 V, RL = ∞	ICC	—	—	—	—	—	—	—	—	—	mA
VCC = 5.0 V, VIO = 0 V, RL = ∞		—	—	—	—	—	—	—	—	—	mA

NOTES

- 1) IIS = 55°C for LM124
- 2) IIS = 40°C for LM2902
- 3) IIS = 25°C for LM224
- 4) IIS = 0°C for LM324, A
- 5) IIS = 125°C for LM124
- 6) IIS = 85°C for LM2902
- 7) IIS = 25°C for LM224, A
- 8) IIS = 25°C for LM324, A

12) The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3 V. The upper

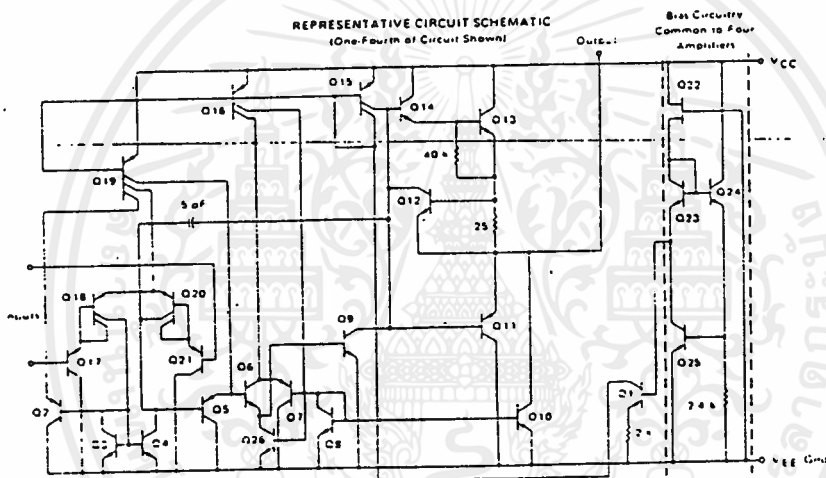
end of the common-mode voltage range is VCC - 1.7 V, but either or both inputs can go to -32 V without damage at -26 V for LM2902.

13) Short circuits from the output to VCC can cause excessive heating and eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

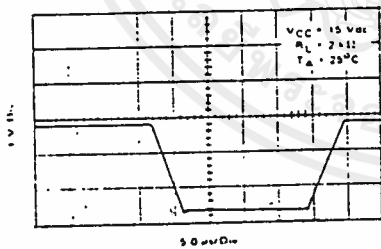
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM224, LM324,A, LM2902

REPRESENTATIVE CIRCUIT SCHEMATIC
(One-Fourth of Circuit Shown)



LARGE SIGNAL VOLTAGE FOLLOWER RESPONSE

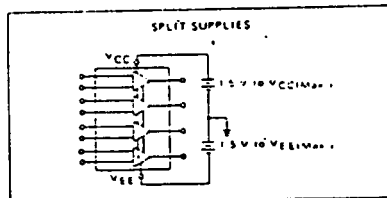
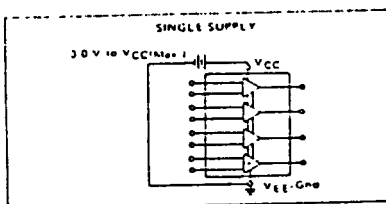


CIRCUIT DESCRIPTION

The LM124 Series is made using four internally compensated, two stage operational amplifiers. The first stage

of each consists of differential input devices Q20 and Q18 with input buffer transistors Q21 and Q17 and the differential to single ended converter Q3 and Q4. The first stage performs not only the first stage gain function but also performs the level shifting and transconductance reduction functions. By reducing the transconductance a smaller compensation capacitor (only 5 pF) can be employed, thus saving chip area. The transconductance reduction is accomplished by splitting the collectors of Q20 and Q18. Another feature of this input stage is that the input common mode range can include the negative supply or ground in single supply operation without saturating either the input devices or the differential to single ended current source load amplifier stage. The second stage consists of a standard current source load amplifier stage.

Each amplifier is biased from an internal voltage regulator which has a low temperature coefficient thus giving each amplifier good temperature characteristics as well as excellent power supply rejection.



LM124, LM224, LM324,A, LM2902

TYPICAL PERFORMANCE CURVES



FIGURE 1 - INPUT VOLTAGE RANGE

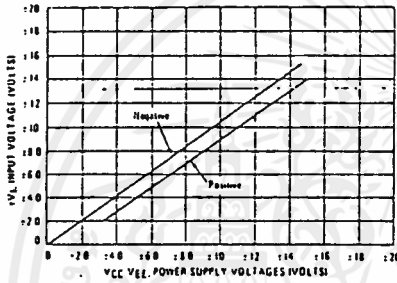


FIGURE 2 - OPEN LOOP FREQUENCY

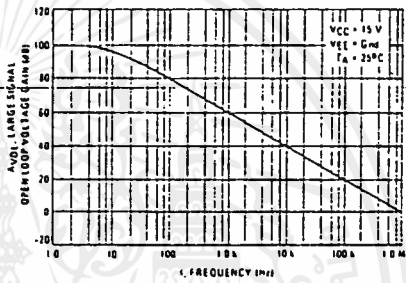


FIGURE 3 - LARGE-SIGNAL FREQUENCY RESPONSE

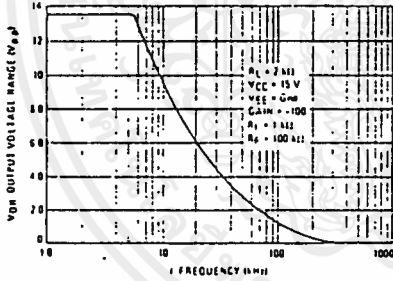


FIGURE 4 - SMALL-SIGNAL VOLTAGE FOLLOWER PULSE RESPONSE (Non-Inverting)

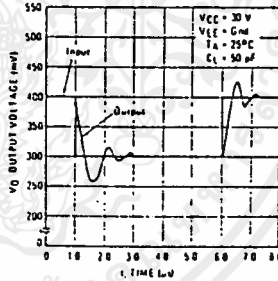


FIGURE 5 - POWER SUPPLY CURRENT vs SUPPLY VOLTAGE

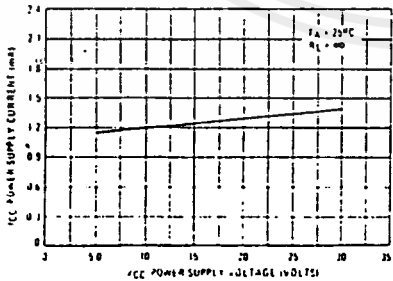
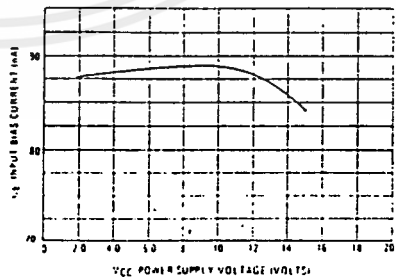


FIGURE 6 - INPUT BIAS CURRENT vs SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM224, LM324,A, LM2902

APPLICATIONS INFORMATION

FIGURE 7 - VOLTAGE REFERENCE

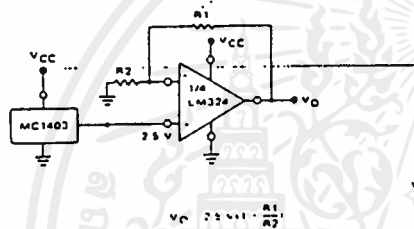


FIGURE 8 - WIEN BRIDGE OSCILLATOR

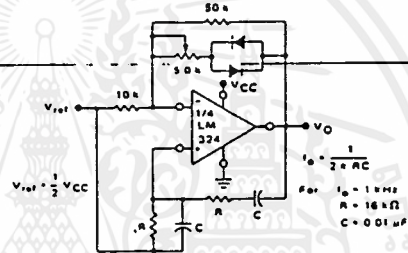


FIGURE 9 - HIGH IMPEDANCE DIFFERENTIAL AMPLIFIER

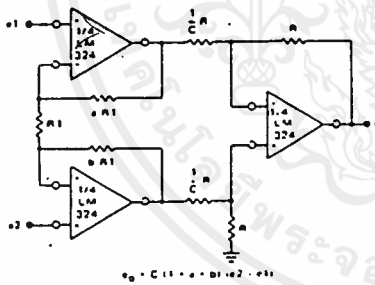


FIGURE 10 - COMPARATOR WITH HYSTERESIS

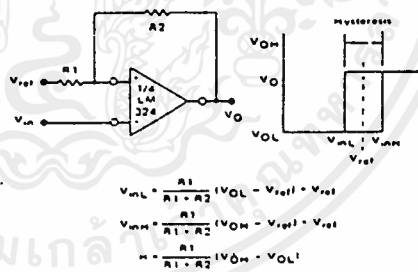
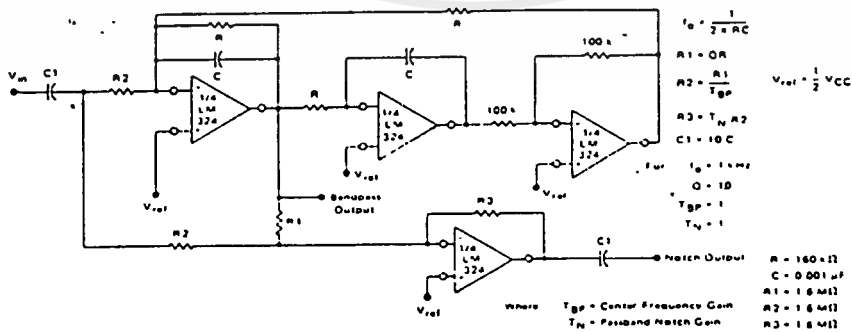


FIGURE 11 - BI QUAD FILTER



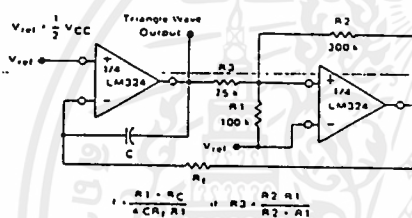
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ 2-55 วรรคศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM224, LM324,A, LM2902

APPLICATIONS INFORMATION (continued)

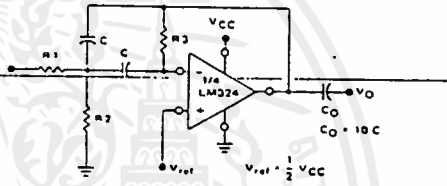
2

FIGURE 12 - FUNCTION GENERATOR



$$f = \frac{R_1 - R_2}{4CR_1 R_2} \quad \text{or} \quad f = \frac{R_2 - R_1}{4CR_1 R_2}$$

FIGURE 13 - MULTIPLE FEEDBACK BANDPASS FILTER



Given f_0 = Center Frequency
 A_{1dB} = Gain at Center Frequency
 Choose Value f_0 , C
 Then
 $R_3 = \frac{Q}{\pi f_0 C}$
 $R_1 = \frac{R_3}{2 A_{1dB}}$
 $R_2 = \frac{R_1 R_3}{4Q^2 R_1 - R_3}$

For less than 10% error from operational amplifier
 $\frac{Q_0 f_0}{BW} < 0.1$ Where f_0 and BW are expressed in Hz.
 If source impedance varies filter may be preceded with voltage follower buffer to stabilize filter parameters



MC14017B

DECADE COUNTER

The MC14017B is a five-stage Johnson decade counter with built-in code converter. High speed operation and spike-free outputs are obtained by use of a Johnson decade counter design. The ten decoded outputs are normally low, and go high only at their appropriate decimal time period. The output changes occur on the positive-going edge of the clock pulse. This part can be used in frequency division applications as well as decade counter or decimal decode display applications.

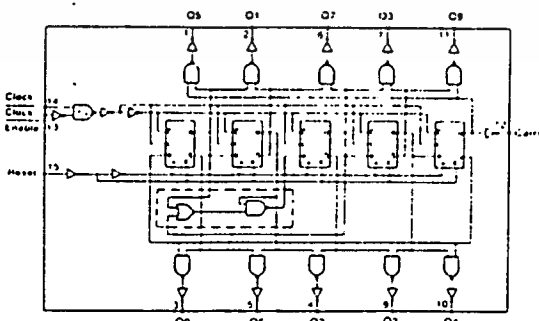
- Fully Static Operation
- DC Clock Input Circuit Allows Slow Rise Times
- Carry Out Output for Cascading
- Divide-by-N Counting
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4017B

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	0.5 to 18.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient)	0.5 to V _{DD} + 0.5	V
I _{in} , I _{out}	Input or Output Current (DC or Transient) per Pin	-10	mA
P _D	Power Dissipation per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature (8-Second Soldering)	260	°C

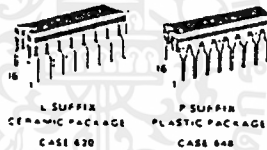
*Maximum Ratings are those values beyond which damage to the device may occur.
 †Temperature Derating: Plastic Package - 12mW/°C from 25°C to 85°C
 Ceramic Package - 12mW/°C from 100°C to 175°C

LOGIC DIAGRAM



CMOS MSI

LOW POWER COMPLEMENTARY MOSI
 DECADE COUNTER



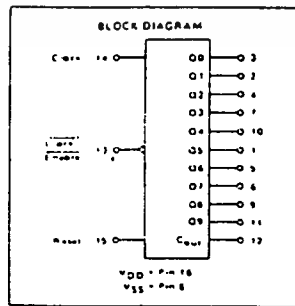
ORDERING INFORMATION

A Series - 55°C to +125°C
 MC14017BAL (Ceramic Package Only)

C Series - 40°C to +85°C
 MC14017BC (Plastic Package)
 MC14017BC (Ceramic Package)

FUNCTIONAL TRUTH TABLE (Positive Logic)

CLOCK	ENABLE	RESET	DECODE OUTPUT
0	1	0	0
1	1	0	0
1	1	1	00
1	1	0	01
1	1	0	02
1	1	0	03
1	1	0	04
1	1	0	05
1	1	0	06
1	1	0	07
1	1	0	08
1	1	0	09
1	1	0	10
1	1	0	11
1	1	0	12



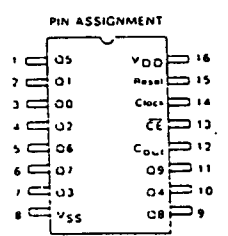
MC14017B

ELECTRICAL CHARACTERISTICS (Typical values at $V_{DD} = 5.0$ Vdc)

Characteristic	Symbol	V _{DD} Vdc	T _{typ} *		25°C			T _{high} **		Unit	
			Min	Max	Min	Typ	Max	Min	Max		
Output Voltage V _{in} = V _{DD} or 0	"0" Level VOL	5.0	—	0.05	—	0	0.05	—	0.05	Vdc	
		10	—	0.05	—	0	0.05	—	0.05	Vdc	
		15	—	0.05	—	0	0.05	—	0.05	Vdc	
V _{in} = 0 or V _{DD}	"1" Level VOH	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc	
		10	9.95	—	9.95	10	—	9.95	—	Vdc	
		15	14.95	—	14.95	15	—	14.95	—	Vdc	
Input Voltage	"0" Level VIL	(V _O = 4.5 or 0.5 Vdc)	5.0	—	1.5	—	2.25	1.5	—	Vdc	
		(V _O = 9.0 or 1.0 Vdc)	10	—	3.0	—	4.50	3.0	—	Vdc	
		(V _O = 13.5 or 1.5 Vdc)	15	—	4.0	—	6.75	4.0	—	Vdc	
	"1" Level VIH	(V _O = 0.5 or 4.5 Vdc)	5.0	3.5	—	3.5	3.75	—	3.5	Vdc	
		(V _O = 1.0 or 9.0 Vdc)	10	7.0	—	7.0	5.50	—	7.0	Vdc	
		(V _O = 1.5 or 13.5 Vdc)	15	11.0	—	11.0	8.25	—	11.0	Vdc	
Output Drive Current (AL Device)	Source	(V _{OH} = 2.5 Vdc)	5.0	-3.0	—	-2.4	-4.2	—	-1.7	mAac	
		(V _{OH} = 4.6 Vdc)	5.0	-0.64	—	-0.51	-0.88	—	-0.36	mAac	
		(V _{OH} = 9.5 Vdc)	10	-1.6	—	-1.3	-2.25	—	-0.9	mAac	
		(V _{OH} = 13.5 Vdc)	15	-4.2	—	-3.4	-6.8	—	-2.4	mAac	
	Sink	(VOL = 0.4 Vdc)	5.0	0.64	—	0.51	0.88	—	0.36	mAac	
		(VOL = 0.5 Vdc)	10	1.6	—	1.3	2.25	—	0.9	mAac	
Output Drive Current (CL/CP Device)	Source	(V _{OH} = 2.5 Vdc)	5.0	-2.5	—	-2.1	-4.2	—	-1.7	mAac	
		(V _{OH} = 4.6 Vdc)	5.0	-0.52	—	-0.44	-0.88	—	-0.36	mAac	
		(V _{OH} = 9.5 Vdc)	10	-1.3	—	-1.1	-2.25	—	-0.9	mAac	
		(V _{OH} = 13.5 Vdc)	15	-3.6	—	-3.0	-6.8	—	-2.4	mAac	
	Sink	(VOL = 0.4 Vdc)	5.0	0.52	—	0.44	0.88	—	0.36	mAac	
		(VOL = 0.5 Vdc)	10	1.3	—	1.1	2.25	—	0.9	mAac	
Input Current (AL Device)	I _{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAac	
	I _{in}	15	—	±0.3	—	±0.00001	±0.3	—	±1.0	μAac	
	I _{in}	15	—	—	—	—	—	—	—	μAac	
Input Capacitance (V _{in} = 0)	C _{in}	—	—	—	—	—	—	—	—	pf	
	Quiescent Current (AL Device) (Per Package)	I _{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μAac
		I _{DD}	10	—	10	—	0.010	10	—	300	μAac
I _{DD}		15	—	20	—	0.015	20	—	500	μAac	
Quiescent Current (CL/CP Device) (Per Package)	I _{DD}	5.0	—	20	—	0.005	20	—	150	μAac	
	I _{DD}	10	—	40	—	0.010	40	—	300	μAac	
	I _{DD}	15	—	80	—	0.015	80	—	600	μAac	
Total Supply Current*** (Dynamic plus Quiescent Per Package)	I _T	5.0				I _T = 10.27 μA/MHz @ I _{DD}					μAac
	I _T	10				I _T = 10.55 μA/MHz @ I _{DD}					μAac
	I _T	15				I _T = 10.83 μA/MHz @ I _{DD}					μAac

* Typical values are given at V_{DD} = 5.0 Vdc and T_{amb} = 25°C. All other values are typical values at 25°C.
 ** Maximum values are given at V_{DD} = 5.0 Vdc and T_{amb} = 75°C. All other values are typical values at 25°C.
 *** Total supply current is the sum of the quiescent current and the dynamic current. The dynamic current is a function of the operating frequency and the load capacitance. The maximum value of the dynamic current is given in the table above.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than the maximum rated voltages to any high impedance circuit. For proper IC operation, you should be sure that the range V_{SS} < V_{in} < V_{DD}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., to V_{SS} or V_{DD}). Unused outputs must be disabled.



MC14017B

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

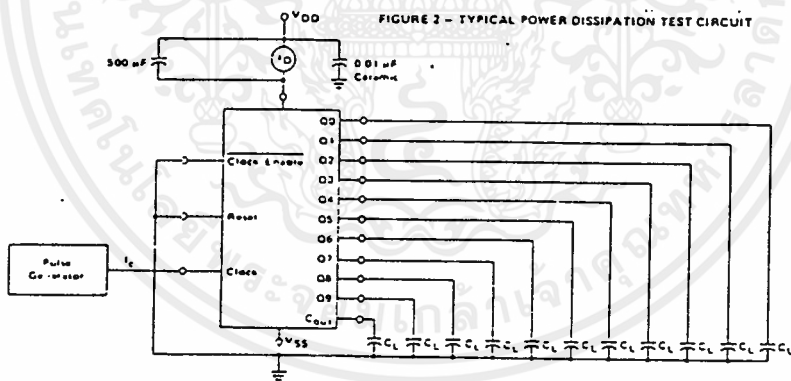
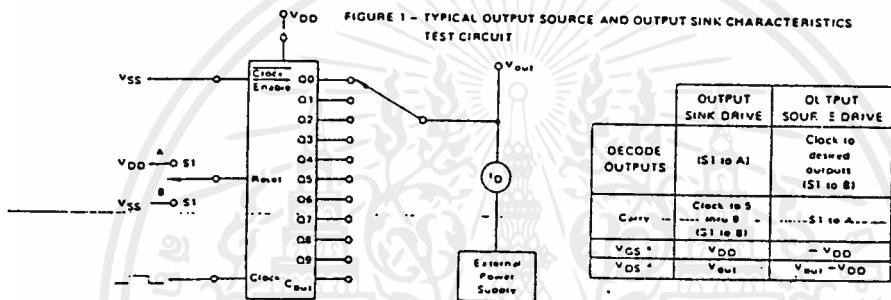
Characteristic	Symbol	V _{DD} V _{DC}	Min	Typ #	Max	Unit
Output Rise and Fall Time t _{PLH} -t _{FHL} = (11.5 ns/pF) C _L = 25 ns t _{PLH} -t _{FHL} = (10.75 ns/pF) C _L = 12.5 ns t _{PLH} -t _{FHL} = (10.55 ns/pF) C _L = 9.5 ns	t _{PLH} - t _{FHL}	5.0 10 15	—	100 50 40	200 100 80	ns
Propagation Delay Time Reset to Decode Output t _{PLH} , t _{FHL} = (11.7 ns/pF) C _L = 415 ns t _{PLH} , t _{FHL} = (10.66 ns/pF) C _L = 197 ns t _{PLH} , t _{FHL} = (10.5 ns/pF) C _L = 150 ns	t _{PLH} , t _{FHL}	5.0 10 15	—	500 230 175	1000 460 350	ns
Propagation Delay Time Clock to C_{out} t _{PLH} , t _{FHL} = (11.7 ns/pF) C _L = 315 ns t _{PLH} , t _{FHL} = (10.66 ns/pF) C _L = 142 ns t _{PLH} , t _{FHL} = (10.5 ns/pF) C _L = 100 ns	t _{PLH} , t _{FHL}	5.0 10 15	—	400 175 125	800 350 250	ns
Propagation Delay Time Clock to Decode Output t _{PLH} , t _{FHL} = (11.7 ns/pF) C _L = 415 ns t _{PLH} , t _{FHL} = (10.66 ns/pF) C _L = 197 ns t _{PLH} , t _{FHL} = (10.5 ns/pF) C _L = 150 ns	t _{PLH} , t _{FHL}	5.0 10 15	—	500 230 175	1000 460 350	ns
Turn-Off Delay Time Reset to C_{out} t _{PLH} = (11.7 ns/pF) C _L = 315 ns t _{PLH} = (10.66 ns/pF) C _L = 142 ns t _{PLH} = (10.5 ns/pF) C _L = 100 ns	t _{PLH}	5.0 10 15	—	400 175 125	800 350 250	ns
Clock Pulse Width	t _{WM}	5.0 10 15	250 100 75	125 50 35	—	ns
Clock Frequency	f _{cl}	5.0 10 15	—	5.0 12 16	2.0 5.0 6.7	MHz
Reset Pulse Width	t _{WM}	5.0 10 15	500 250 190	250 125 95	—	ns
Reset Removal Time	t _{rem}	5.0 10 15	750 275 210	375 175 105	—	ns
Clock Input Rise and Fall Time	t _{PLH} - t _{FHL}	5.0 10 15	No Limit		—	—
Clock Enable Setup Time	t _{su}	5.0 10 15	350 150 115	175 75 52	—	ns
Clock Enable Removal Time	t _{rem}	5.0 10 15	470 200 140	260 100 70	—	ns

*The parameters given are for the typical characteristics only at 25°C.

†Data returned to 150 ns must be used for design purposes but is arranged as an indication of the IC's potential performance.



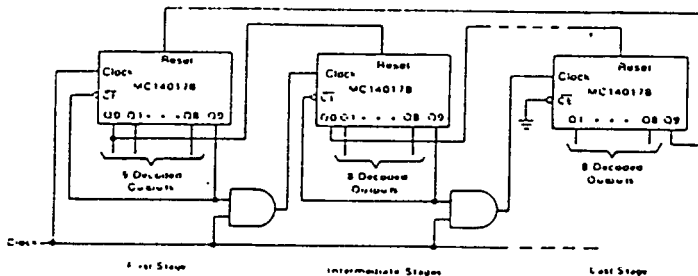
MC14017B



APPLICATION INFORMATION

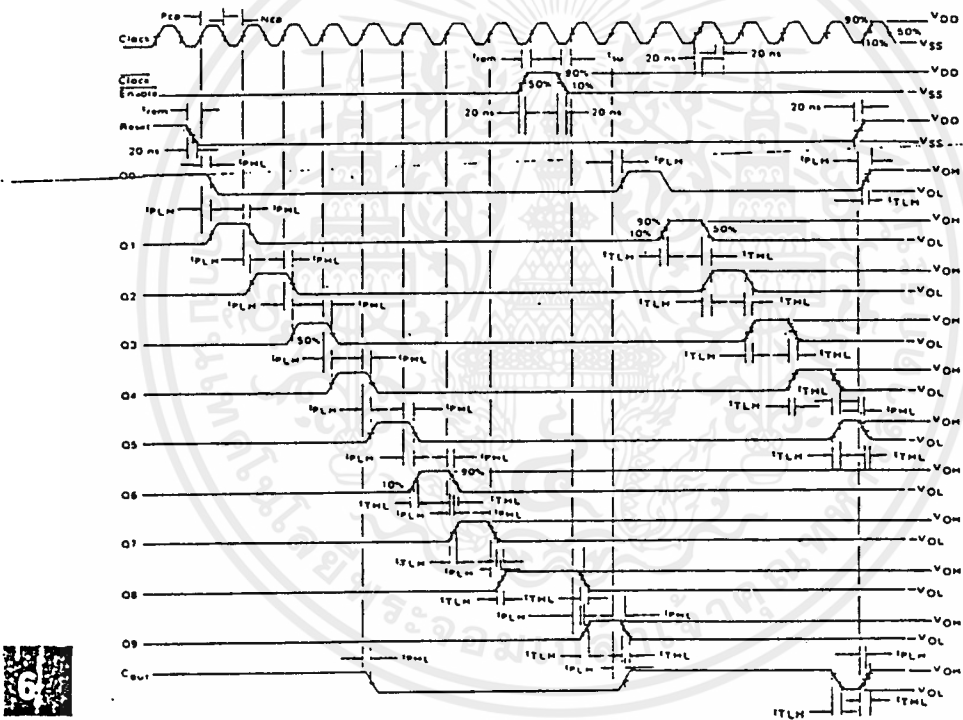
Figure 3 shows a technique for extending the number of decoded output states for the MC14017B. Decoded outputs are sequential within each stage and from stage to stage, with no dead time (except propagation delay).

FIGURE 3 - COUNTER EXPANSION



MC14017B

FIGURE 4 - AC MEASUREMENT DEFINITION AND FUNCTIONAL WAVEFORMS



LINEAR INTEGRATED CIRCUITS

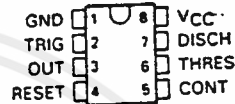
TYPES SE555, SE555C, SA555, NE555 PRECISION TIMERS

D1669, SEPTEMBER 1973—REVISED OCTOBER 1983

- Timing from Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Functionally Interchangeable with the Signetics SE555, SE555C, SA555, NE555; Have Same Pinout

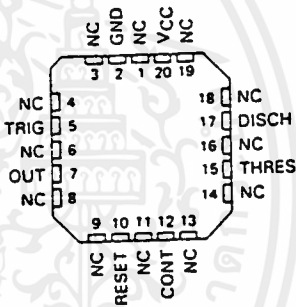
NE555, SE555, SE555C . . . JG DUAL-IN-LINE PACKAGE
SA555, NE555 . . . D, JG, OR P DUAL-IN-LINE PACKAGE

(TOP VIEW)



SE555, SE555C . . . FH OR FK CHIP CARRIER PACKAGE

(TOP VIEW)



NC - No internal connection

description

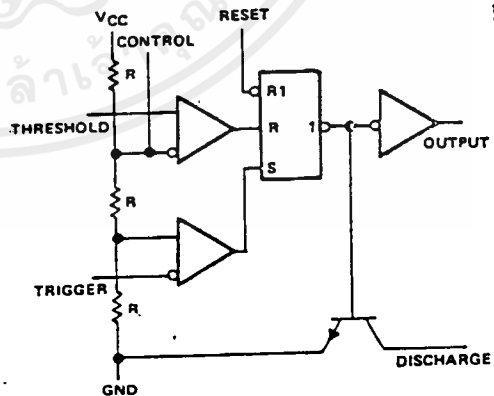
These devices are monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

The threshold and trigger levels are normally two-thirds and one-third, respectively, of VCC. These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. The reset input can override all other inputs and can be used to initiate a new timing cycle. When the reset input goes low, the flip-flop is reset and the output goes low. Whenever the output is low, a low-impedance path is provided between the discharge terminal and ground.

The output circuit is capable of sinking or sourcing current up to 200 milliamperes. Operation is specified for supplies of 5 to 15 volts. With a 5-volt supply, output levels are compatible with TTL inputs.

The SE555 and SE555C are characterized for operation over the full military range of -55°C to 125°C. The SA555 is characterized for operation from -40°C to 85°C, and the NE555 is characterized for operation from 0°C to 70°C.

functional block diagram



Reset can override Trigger, which can override Threshold.

Special Functions

57

Copyright © 1983 by Texas Instruments Incorporated

TEXAS INSTRUMENTS

POST OFFICE BOX 225017 • DALLAS, TEXAS 75285

5-21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS**

FUNCTION TABLE

RESET	TRIGGER VOLTAGE†	THRESHOLD VOLTAGE†	OUTPUT	DISCHARGE SWITCH
Low	Irrelevant	Irrelevant	Low	On
High	< 1/3 V _{DD}	Irrelevant	High	Off
High	> 1/3 V _{DD}	> 2/3 V _{DD}	Low	On
High	> 1/3 V _{DD}	< 2/3 V _{DD}	As previously established	

†Voltage levels shown are nominal

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V _{CC} (see Note 1)	18 V
Input voltage (control voltage, reset, threshold, trigger)	V _{CC}
Output current	± 225 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2)	600 mW
Operating free-air temperature range: SE555, SE555C	-55°C to 125°C
SA555	-40°C to 85°C
NE555	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature 1.6 mm (1/16 inch) from case for 60 seconds: FH, FK, or JG package	300°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds: D or P package	260°C

NOTES: 1 All voltage values are with respect to network ground terminal
2 For operation above 25°C free-air temperature, refer to Dissipation Derating Curves, Section 2. In the JG package, SE555 and SE555C chips are alloy mounted, SA555 and NE555 chips are glass mounted.

Special Functions

recommended operating conditions

	SE555		SE555C		SA555		NE555		UNIT
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
Supply voltage, V _{CC}	4.5	18	4.5	16	4.5	16	4.5	16	V
Input voltage (control voltage, reset, threshold, trigger)	V _{CC}		V _{CC}		V _{CC}		V _{CC}		V
Output current	± 200		± 200		± 200		± 200		mA
Operating free air temperature, T _A	-55	125	-55	125	-40	85	0	70	°C

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

electrical characteristics at 25°C free-air temperature, V_{CC} = 5 V to 15 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SE555			SE555C, SA555 NE555			UNIT	
		MIN	TYP	MAX	MIN	TYP	MAX		
Threshold voltage level	V _{CC} = 15 V	9.4	10	10.6	8.8	10	11.2	V	
	V _{CC} = 5 V	2.7	3.3	4	2.4	3.3	4.2		
Threshold current (see Note 3)			30	250		30	250	nA	
Trigger voltage level	V _{CC} = 15 V	4.8	5	5.2	4.5	5	5.6	V	
	V _{CC} = 5 V	1.45	1.67	1.9	1.1	1.67	2.2		
Trigger current	Trigger at 0 V		0.5	0.9		0.5	2	μA	
Reset voltage level		0.4	0.7	1	0.4	0.7	1	V	
Reset current	Reset at V _{CC}		0.1	0.4		0.1	0.4	mA	
	Reset at 0 V		-0.4	-1		-0.4	-1		
Discharge switch off-state current			20	100		20	100	nA	
Control voltage (open circuit)	V _{CC} = 15 V	9.6	10	10.4	9	10	11	V	
	V _{CC} = 5 V	2.9	3.3	3.8	2.6	3.3	4		
Low-level output voltage	V _{CC} = 15 V	I _{OL} = 10 mA		0.1	0.15		0.1	0.25	V
		I _{OL} = 50 mA		0.4	0.5		0.4	0.75	
		I _{OL} = 100 mA		2	2.25		2	3.2	
		I _{OL} = 200 mA		2.5			2.5		
	V _{CC} = 5 V	I _{OL} = 5 mA		0.05	0.15		0.05	0.25	
		I _{OL} = 8 mA		0.1	0.2		0.25	0.3	
High-level output voltage	V _{CC} = 15 V	I _{OH} = -100 mA	13	13.3		12.75	13.3	V	
		I _{OH} = -200 mA		12.5			12.5		
	V _{CC} = 5 V	I _{OH} = -100 mA	3	3.3		2.75	3.3		
Supply current	Output low, No load	V _{CC} = 15 V		10	12		10	15	mA
	Output high, No load	V _{CC} = 5 V		3	5		3	6	
		V _{CC} = 15 V		9	10		9	13	
		V _{CC} = 5 V		2	4		2	5	

NOTE 3: This parameter influences the maximum value of the timing resistors R_A and R_B in the circuit of Figure 13. For example, when V_{CC} = 5 V the maximum value is R = R_A + R_B = 3.4 MΩ and for V_{CC} = 15 V the maximum value is 10 MΩ.

Special Functions

operating characteristics, V_{CC} = 5 V and 15 V

PARAMETER	TEST CONDITIONS†	SE555			SE555C, SA555 NE555			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Initial error of timing interval‡	Each timer, monostable‡	0.5 1.5			1 3			%
	Each timer, astable‡	1.5			2.25			
Temperature coefficient of timing interval	Each timer, monostable‡	30 100			50			ppm/°C
	Each timer, astable‡	90			150			
Supply voltage sensitivity of timing interval	Each timer, monostable‡	0.05 0.2			0.1 0.5			%/V
	Each timer, astable‡	0.15			0.3			
Output pulse rise time	C _L = 15 pF,	100 200			100 300			ns
Output pulse fall time	T _A = 25°C	100 200			100 300			

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡Timing interval error is defined as the difference between the measured value and the nominal value computed by the formula: $t_w = 1.1 R_A C$

§Values specified are for a device in a monostable circuit similar to Figure 10, with component values as follow: R_A = 2 kΩ to 100 kΩ, C = 0.1 μF

¶Values specified are for a device in an astable circuit similar to Figure 1, with component values as follow: R_A = 1 kΩ to 100 kΩ, C = 0.1 μF

TEXAS
INSTRUMENTS

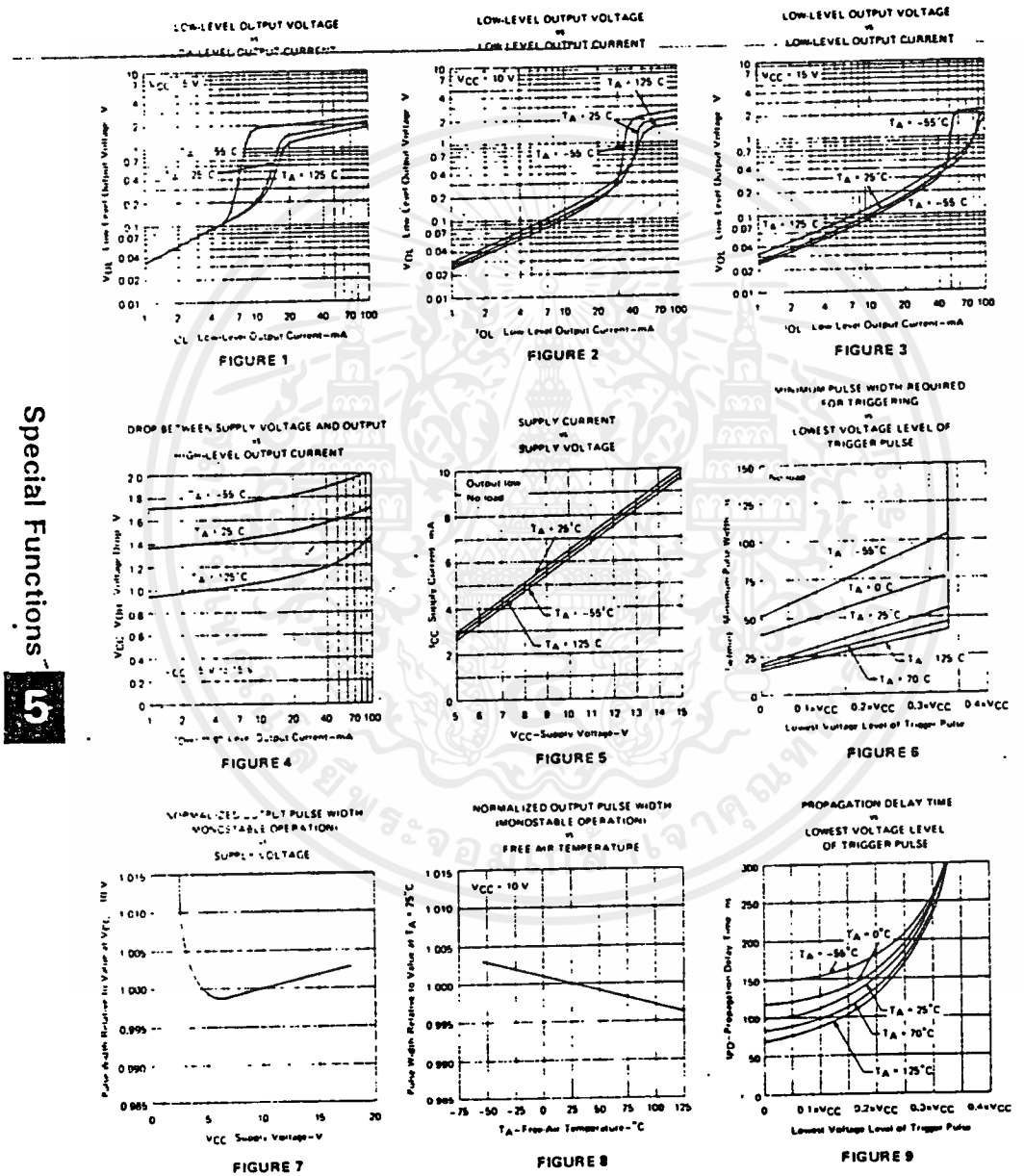
POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

5-23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL CHARACTERISTICS†



Special Functions 5

†Data for temperatures below 0°C and above 70°C are applicable for SE555 circuits only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

monostable operation

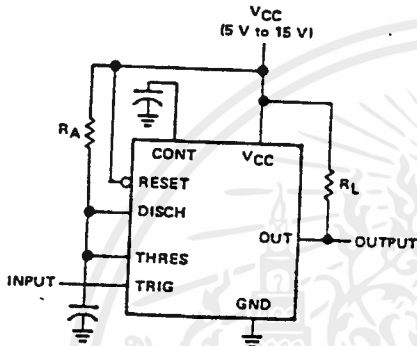


FIGURE 10—CIRCUIT FOR MONOSTABLE OPERATION

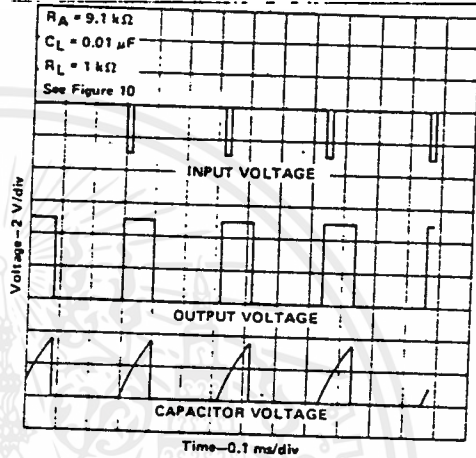


FIGURE 11—TYPICAL MONOSTABLE WAVEFORMS

For monostable operation, any of these timers may be connected as shown in Figure 10. If the output is low, application of a negative-going pulse to the trigger input sets the flip-flop (\bar{Q} goes low), drives the output high, and turns off Q1. Capacitor C is then charged through R_A until the voltage across the capacitor reaches the threshold voltage of the threshold input. If the trigger input has returned to a high level, the output of the threshold comparator will reset the flip-flop (\bar{Q} goes high), drive the output low, and discharge C through Q1.

Monostable operation is initiated when the trigger input voltage falls below the trigger threshold. Once initiated, the sequence will complete only if the trigger input is high at the end of the timing interval. Because of the threshold level and saturation voltage of Q1, the output pulse duration is approximately $t_w = 1.1 R_A C$. Figure 12 is a plot of the time constant for various values of R_A and C. The threshold levels and charge rates are both directly proportional to the supply voltage, VCC. The timing interval is therefore independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to the reset and trigger terminals during the timing interval will discharge C and re-initiate the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. When the reset input is not used, it should be connected to VCC to prevent false triggering.

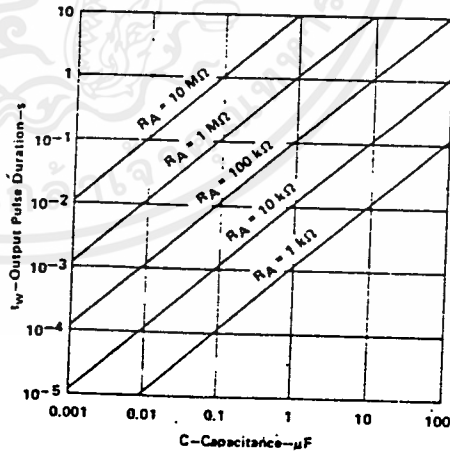


FIGURE 12—OUTPUT PULSE DURATION vs CAPACITANCE

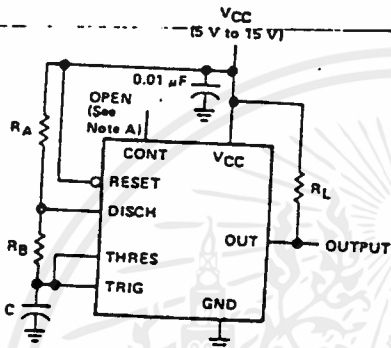
Special Functions

51

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

astable operation



NOTE A Decoupling the control voltage input to ground with a capacitor may improve operation. This should be evaluated for individual applications.

FIGURE 13—CIRCUIT FOR ASTABLE OPERATION

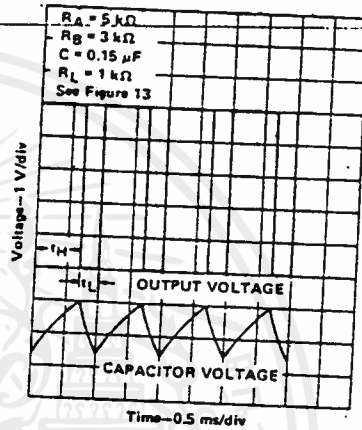


FIGURE 14—TYPICAL ASTABLE WAVEFORMS

Addition of a second resistor, R_B , to the circuit of Figure 10, as shown in Figure 13, and connection of the trigger input to the threshold input will cause the timer to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and therefore the frequency and duty cycle) are independent of the supply voltage.

Figure 14 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L may be found by:

$$t_H = 0.693 (R_A + R_B) C$$

$$t_L = 0.693 (R_B) C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693 (R_A + 2R_B) C$$

$$\text{frequency} = \frac{1.44}{(R_A + 2R_B) C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

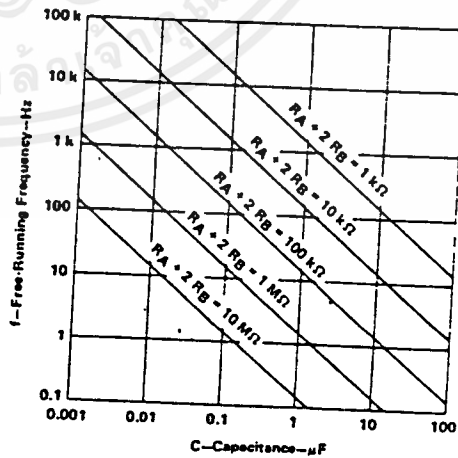


FIGURE 15—FREE-RUNNING FREQUENCY

Special Functions

12

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

missing-pulse detector

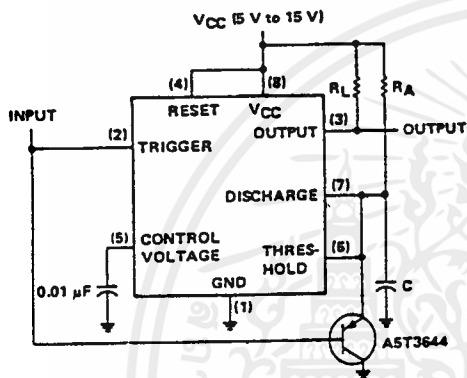


FIGURE 16—CIRCUIT FOR MISSING-PULSE DETECTOR

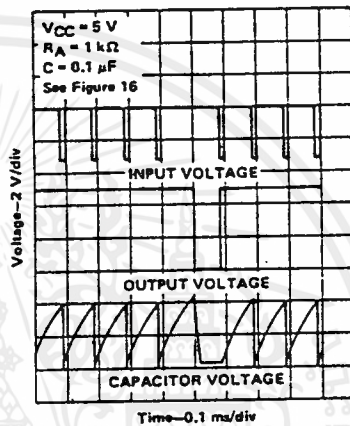


FIGURE 17—MISSING-PULSE DETECTOR WAVEFORMS

The circuit shown in Figure 16 may be utilized to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is continuously retriggered by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train will permit the timing interval to be completed, thereby generating an output pulse as illustrated in Figure 17.

frequency divider

By adjusting the length of the timing cycle, the basic circuit of Figure 10 can be made to operate as a frequency divider. Figure 18 illustrates a divide-by-3 circuit that makes use of the fact that retriggering cannot occur during the timing cycle.

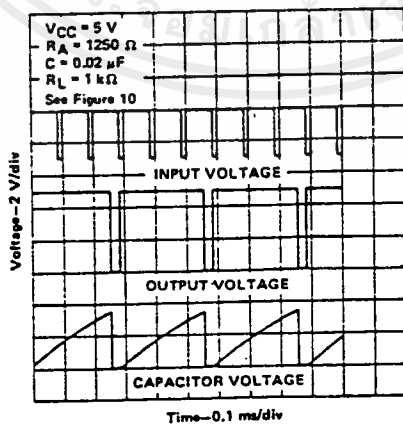


FIGURE 18—DIVIDE-BY-THREE CIRCUIT WAVEFORMS

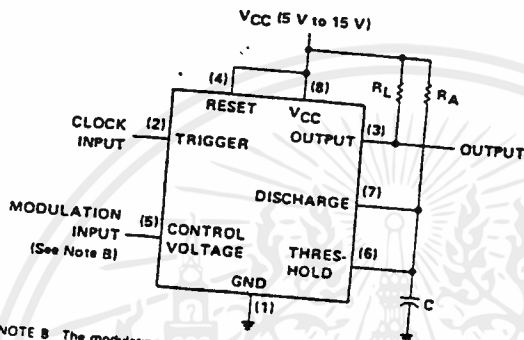
Special Functions

5

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

pulse-width modulation



NOTE B The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the timer should be considered.

FIGURE 19—CIRCUIT FOR PULSE-WIDTH MODULATION

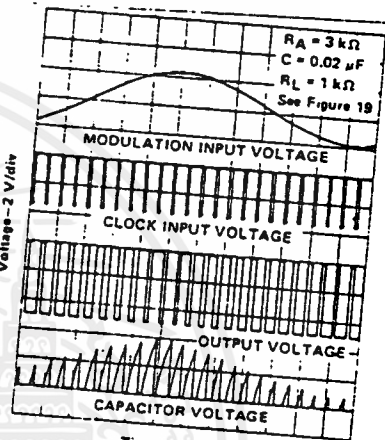


FIGURE 20—PULSE-WIDTH MODULATION WAVEFORMS

The operation of the timer may be modified by modulating the internal threshold and trigger voltages. This is accomplished by applying an external voltage (or current) to the control voltage pin. Figure 19 is a circuit for pulse-width modulation. The monostable circuit is triggered by a continuous input pulse train and the threshold voltage is modulated by a control signal. The resultant effect is a modulation of the output pulse width, as shown in Figure 20. A sine-wave modulation signal is illustrated, but any wave-shape could be used.

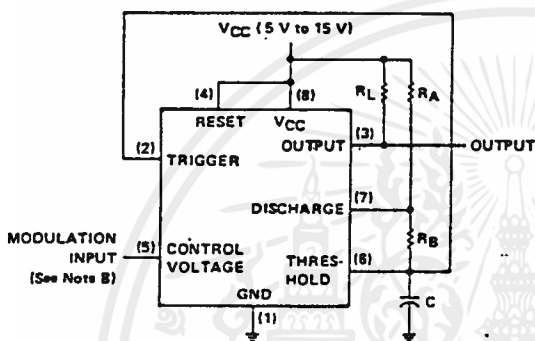
Special Functions.

๕

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

pulse-position modulation



NOTE B: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the timer should be considered.

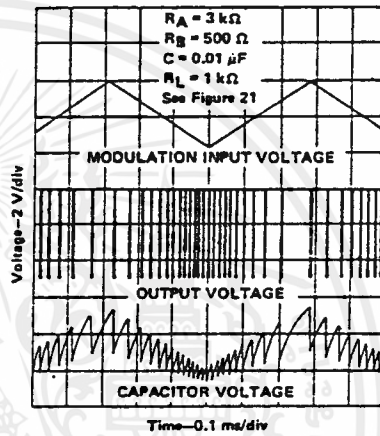


FIGURE 21—CIRCUIT FOR PULSE-POSITION-MODULATION. FIGURE 22—PULSE POSITION-MODULATION WAVEFORMS

Any of these timers may be used as a pulse-position modulator as shown in Figure 21. In this application, the threshold voltage, and thereby the time delay, of a free-running oscillator is modulated. Figure 22 shows such a circuit, with a triangular-wave modulation signal, however, any modulating wave-shape could be used.

Special Functions

57

TEXAS
INSTRUMENTS

POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

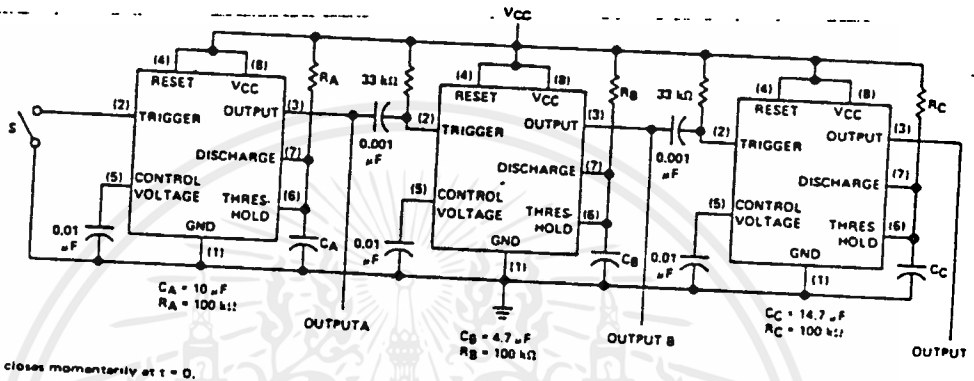
5-29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

sequential timer



S closes momentarily at $t = 0$.

FIGURE 23—SEQUENTIAL TIMER CIRCUIT

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications such as test equipment require activation of test signals in sequence. These timing circuits may be connected to provide such sequential control. The timers may be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. Figure 23 illustrates a sequencer circuit with possible applications in many systems and Figure 24 shows the output waveforms.

Special Functions

59

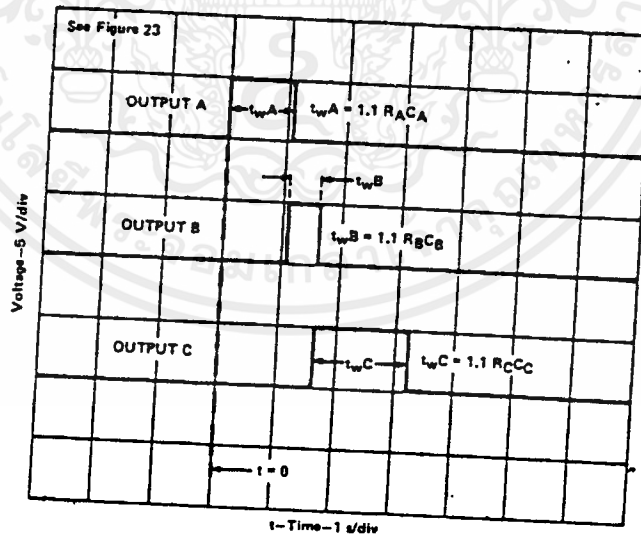


FIGURE 24—SEQUENTIAL TIMER WAVEFORMS



MC14011B
MC14011UB

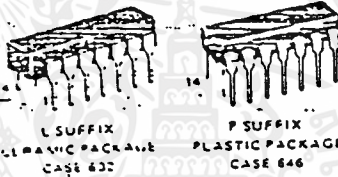
QUAD 2-INPUT "NAND" GATE

The MC14011B and MC14011UB are constructed with P and N channel enhancement mode devices in a single monolithic structure (Complementary MOS). Their primary use is where low power dissipation and/or high noise immunity is desired.

- Quiescent Current = 0.5 nA typ/pkg @ 5 Vdc
- Noise Immunity = 45% of VDD typ
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- All Outputs Buffered (MC14011B only)
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range. (MC14011B only)
- Double Diode Protection on All Inputs
- Pin-for-Pin Replacements for CD4011B and CD4011UB

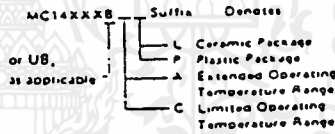
CMOS SSI

LOW POWER COMPLEMENTARY MOSI
QUAD 2-INPUT "NAND" GATE



L SUFFIX PLASTIC PACKAGE CASE 632
P SUFFIX PLASTIC PACKAGE CASE 646

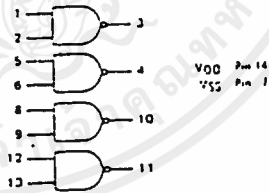
ORDERING INFORMATION



MAXIMUM RATINGS (Voltages referenced to VSS)

Rating	Symbol	Value	Unit
DC Supply Voltage	VDD	0.5 to 18	Vdc
Input Voltage All Inputs	V _{in}	0.5 to VDD - 0.5	Vdc
DC Current Drain per Pin	I _I	10	mAac
Operating Temperature Range	AL Device	55 to 125	°C
	CL CP Device	-40 to 85	°C
Storage Temperature Range	T _{stg}	-65 to 150	°C

LOGIC DIAGRAM

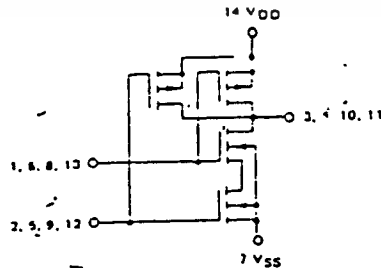
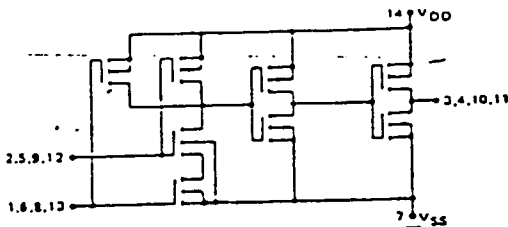


See the MC14001B data sheet for complete characteristics of the B-Series device.
See the MC14001UB data sheet for complete characteristics for the UB device.

MC14011B

CIRCUIT SCHEMATICS (1/4 of Device Shown)

MC14011UB



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields. However, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper

operation it is recommended that V_{in} and V_{out} be constrained to the range VSS < V_{in} or V_{out} < VDD. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either VSS or VDD).

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

**LF347
LF351
LF353**

JFET INPUT OPERATIONAL AMPLIFIERS

These low cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar devices.

- Input Offset Voltage of 5.0 mV Max (LF347B)
- Low Input Bias Current - 50 pA
- Low Input Noise Voltage - 16 nV/√Hz
- Wide Gain Bandwidth - 4.0 MHz
- High Slew Rate - 13 V/μs
- Low Supply Current - 1.8 mA per Amplifier
- High Input Impedance - $10^{12} \Omega$
- High Common-Mode and Supply Voltage Rejection Ratios - 100 dB

**FAMILY OF BIFET
OPERATIONAL AMPLIFIERS
SILICON MONOLITHIC
INTEGRATED CIRCUITS**



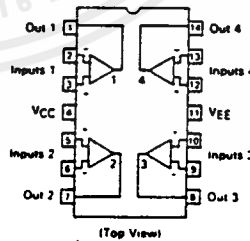
**N SUFFIX
PLASTIC PACKAGE
CASE 626-05
(LF351, LF353 Only)**

**D SUFFIX
PLASTIC PACKAGE
CASE 751-02
SO-8
(LF351, LF353 Only)**



**N SUFFIX
PLASTIC PACKAGE
CASE 646-06
(LF347 Only)**

**D SUFFIX
PLASTIC PACKAGE
CASE 751A-02
SO-14**



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	VCC VEE	+18 -18	V
Differential Input Voltage	V _{ID}	±30	V
Input Voltage Range (Note 1)	V _{IDR}	±15	V
Output Short Circuit Duration (Note 2)	t _S	Continuous	
Power Dissipation at T _A = +25°C	P _D	900	mW
Derate above T _A = +25°C	1/θ _{JA}	10	mW/°C
Operating Ambient Temperature Range	T _A	0 to +70	°C
Operating Junction Temperature Range	T _J	115	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

NOTES:

1. Unless otherwise specified, the absolute maximum negative input voltage is limited to the negative power supply.
2. Any amplifier output can be shorted to ground indefinitely. However, if more than one amplifier output is shorted simultaneously, maximum junction temperature ratings may be exceeded.

ORDERING INFORMATION

Function	Device	Package
Single	LF351D	SO-8
Single	LF351N	Plastic DIP
Dual	LF353D	SO-8
Dual	LF353N	Plastic DIP
Quad	LF347D	SO-14
Quad	LF347BN	Plastic DIP
Quad	LF347N	Plastic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF347, LF351, LF353

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$ unless otherwise noted).

Characteristic	Symbol	LF347B			LF347, LF351, LF353			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	V_{IO}	—	1.0	5.0	—	5.0	10	mV
Average Temperature Coefficient of Input Offset Voltage $R_S \leq 10\text{ k}$, $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$\Delta V_{IO}/\Delta T$	—	10	—	—	10	—	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$, Note 3) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	I_{IO}	—	25	100	—	25	100	pA nA
Input Bias Current ($V_{CM} = 0$, Note 3) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	I_{IB}	—	50	200	—	50	200	pA nA
Input Resistance	r_i	—	10^{12}	—	—	10^{12}	—	Ω
Common Mode Input Voltage Range	V_{ICR}	≥ 11	-15 -12	—	≥ 11	+15 -12	—	V
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2.0\text{ k}$) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	A_{VOL}	50 25	100	—	25 15	100	—	V/mV
Output Voltage Swing ($R_L = 10\text{ k}$)	V_O	≥ 12	≥ 14	—	≥ 12	≥ 14	—	V
Common Mode Rejection Ratio ($R_S \leq 10\text{ k}$)	CMRR	80	100	—	70	100	—	dB
Supply Voltage Rejection Ratio ($R_S \leq 10\text{ k}$)	PSRR	80	100	—	70	100	—	dB
Supply Current	I_D	—	7.2	11	—	7.2 1.8 3.6	11 3.4 6.5	mA
Slew Rate ($A_V = +1$)	SR	—	13	—	—	13	—	V/ μs
Gain-Bandwidth Product	BWp	—	4.0	—	—	4.0	—	MHz
Equivalent Input Noise Voltage ($R_S = 100\ \Omega$, $f = 1000\text{ Hz}$)	e_n	—	16	—	—	16	—	$\text{nV}/\sqrt{\text{Hz}}$
Equivalent Input Noise Current ($f = 1000\text{ Hz}$)	i_n	—	0.01	—	—	0.01	—	$\text{pA}/\sqrt{\text{Hz}}$
Channel Separation (LF347, LF353) 1.0 Hz $\leq f \leq 20\text{ kHz}$ (Input Referred)	—	—	-120	—	—	-120	—	dB

For Typical Characteristic Performance Curves, refer to MC34001/34002/34004 data sheet.

NOTES: (continued)

- Input bias currents of JFET input op amps approximately double for every 10°C rise in junction temperature. To maintain junction temperatures as close to ambient as is possible, pulse techniques are utilized during test.

ประวัติคณะผู้จัดทำ

1. นายจารุศักดิ์ ไพศาล

เกิดวันที่ 12 มกราคม 2504

การศึกษา จบ ปวช. วิทยาลัยเทคนิคหาดใหญ่ พ.ศ. 2522
จบ ปวส. วิชาเขตเทคนิคกรุงเทพ พ.ศ. 2524
ศึกษาต่อระดับปริญญาตรีที่สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2534

การทำงาน พ.ศ. 2524 การไฟฟ้าส่วนภูมิภาค
พ.ศ. 2526 องค์การโทรศัพท์แห่งประเทศไทย

2. นายวุฒิศักดิ์ ทองอ้วน

เกิดวันที่ 6 กันยายน 2498

การศึกษา จบ ปวช. โรงเรียนเทคนิคยะลา พ.ศ. 2516
จบ ปวส. วิทยาลัยเทคนิคกรุงเทพ พ.ศ. 2519
ศึกษาต่อระดับปริญญาตรีที่สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2534

การทำงาน พ.ศ. 2519 กรมทรัพยากรธรณี
พ.ศ. 2520 องค์การโทรศัพท์แห่งประเทศไทย

3. นายสมเกียรติ ธรรมครูปัทม์

เกิดวันที่ 22 สิงหาคม 2498

การศึกษา จบ ปวส. วิทยาลัยเทคนิคกรุงเทพ พ.ศ.2521
ศึกษาต่อระดับปริญญาตรีที่สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2534

การทำงาน พ.ศ.2522 สำนักงานเร่งรัดพัฒนาชนบท
พ.ศ.2523 บริษัท FURUNO จำกัด
พ.ศ.2524 บริษัท JRC จำกัด
พ.ศ.2525 องค์การโทรศัพท์แห่งประเทศไทย

4. นายสมคิด พยุงวัฒนา

เกิดวันที่ 15 ตุลาคม 2503

การศึกษา จบ ปวช. โรงเรียนช่างกลปทุมวัน พ.ศ.2522
จบ ปวส. วิทยาลัยช่างกลปทุมวัน พ.ศ.2524
ศึกษาต่อระดับปริญญาตรีที่สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2534

การทำงาน พ.ศ.2524 บริษัท โอทิส ลิฟท์
พ.ศ.2526 องค์การโทรศัพท์แห่งประเทศไทย