

แหล่งจ่ายไฟต่อเนื่อง
UNINTERRUPTIBLE POWER SUPPLY



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาตรีวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงปีการศึกษา 2536 ไปถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033240

ปริญญาโทปีการศึกษา 2536

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง แหล่งจ่ายไฟต่อเนื่อง (UNINTERRUPTIBLE POWER SUPPLY)



ผู้จัดทำ

1. นาย ทวีรักษ์ จิตต์โสภักตร์ 33100469
2. นาย อภิรัฐ วิสิทธิ์วงษ์ 33100490
3. นาย อมร ปริสุทธิ์สุขกมล 33100496

(รศ. ประกิจ ตังติสานนท์)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟต่อเนื่อง

UNINTERRUPTIBLE POWER SUPPLY

โดย นาย ھرรักรัษ จิตต์โสภาคย์ 33100469

นาย ธีรภัทร วิสิทธีวณิช 33100490

นาย อมร บริสุทธิ์สุขกมล 33100496

อาจารย์ที่ปรึกษา รศ. ประกิจ ตั้งติสานนท์

บทคัดย่อ

แหล่งจ่ายไฟต่อเนื่องหรือยูพีเอส (Uninterrupted Power Supply : UPS) เป็นระบบที่สามารถจ่ายพลังงานไฟฟ้าได้อย่างต่อเนื่อง ไม่ว่าศักดาทางด้านอินพุทจะมีค่ามากกว่าหรือน้อยกว่าปกติ ศักดาที่ออกจากยูพีเอสค่อนข้างคงที่เสมอ แม้แต่ในกรณีที่แหล่งจ่ายพลังงานหลักจะหายไป ยูพีเอสก็จะจ่ายพลังงานให้กับโหลดได้โดยไม่ขาดตอน

ในที่นี้จะกล่าวถึง ส่วนประกอบ การออกแบบ การสร้าง และการทดลองของแหล่งจ่ายไฟต่อเนื่องรวมทั้งอธิบายถึงหน้าที่ การทำงานของส่วนต่างๆของแหล่งจ่ายไฟต่อเนื่อง ซึ่งเป็นทั้งคำบรรยายและรูปประกอบ

ABSTRACT

The UPS (Uninterrupted Power supply) is the system that can supply the continuous electric energy not only the input voltage is more but also less than normal . The UPS be used to supply the continuous electric energy on condition that the main power supply cannot work perfectly in any way .

This thesis describes the parts, design, development and experimental analysis of the uninterruptible power supply.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	
	ส่วนกรองและขาร์จกระแส	7
	ส่วนสร้างสัญญาณไซน์	14
	ส่วนแบตเตอรี่	21
	ส่วนขั้วมอสเฟต	22
บทที่ 3	การออกแบบและสร้างวงจร	
	ส่วนอินเวอร์เตอร์	29
	ส่วนกรองและขาร์จกระแส	34
	ส่วนทรานส์เฟอ์สวิตซ์	44
บทที่ 4	ผลการทดลอง	49
บทที่ 5	สรุปผลและวิจารณ์	53



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

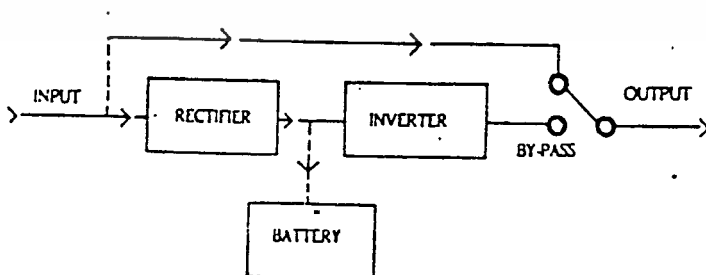
Forward transfer UPS system

โดยทั่วไปเรียกว่า ระบบ off line ประกอบด้วยภาค rectifier/charger, inverter และ transfer switch

การทำงานขณะแรงดันปกติ คือ จะจ่ายกระแสจาก input ไปยัง load โดยตรง และแรงดันอีกส่วนหนึ่งจะผ่านวงจร rectifier/charger เพื่อแปลงไฟ AC ให้เป็นไฟ DC เข้า charge ที่ battery

การทำงานในขณะแรงดันที่เข้ามาต่ำกว่ามาตรฐานหรือขณะไฟดับ inverter จะนำไฟ DC จาก battery ผ่านวงจร inverter เพื่อแปลงเป็นไฟ AC ผ่านวงจร transfer switch ไปยัง load

เครื่อง UPS ชนิดนี้มีราคาไม่สูงนัก เหมาะกับ computer ที่มีความไวต่ำ เพราะจะไม่มีปัญหาในขณะที่มีการ transfer switch สับเปลี่ยน mode การทำงานของ UPS ซึ่งในบ้านเรานิยมใช้ dynamic relay เป็น switch และอีกประการหนึ่งวงจร inverter ไม่มีการควบคุมแรงดันที่จ่ายให้กับ load ซึ่งอาจเกิดความเสียหายกับ computer ได้ การติดตั้ง UPS ชนิดนี้ไม่สามารถใช้ได้ ในบริเวณไฟฟ้าตกตลอดเวลาได้ ส่วนข้อดีของ UPS ชนิดนี้ก็คือ backup time ที่นาน หรืออายุการใช้งานที่ยาวนาน เนื่องจากส่วน inverter ไม่ได้ทำงานตลอดเวลา



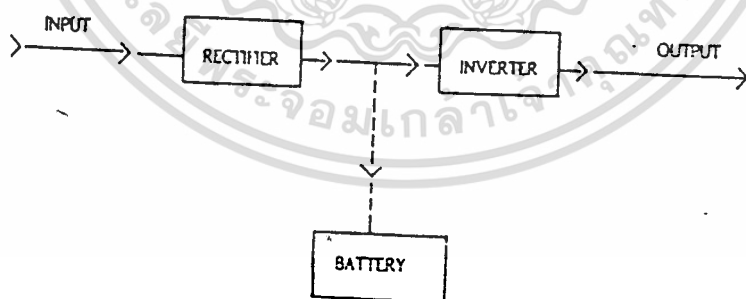
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 1.1 block diagram ของ forward transfer UPS system
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Continous UPS system

ระบบนี้โดยทั่วไปเรียกว่า on line ประกอบด้วยส่วน rectifier/charger, inverter การทำงานในขณะแรงดันปกติ ไฟฟ้าที่เข้ามาจะผ่านส่วน rectifier/charger เพื่อแปลงไฟ AC ให้เป็นไฟ DC เข้า charge ที่ battery และไฟ DC อีกส่วนหนึ่งจะผ่านส่วน inverter เพื่อแปลงไฟ DC ให้กลับเป็นไฟ AC จ่ายให้กับ load ตลอดเวลา

การทำงานเมื่อแรงดันไฟฟ้าตกหรือดับ จะทำให้แรงดันไฟ DC ตกต่ำลง แรงดันไฟ DC จาก battery จะจ่ายไฟออกมาให้ส่วน inverter เพื่อแปลงกลับเป็นไฟ AC จ่ายให้กับ load อย่าง ต่อเนื่อง แทน

ระบบ UPS ชนิดนี้ จะมีการจ่ายไฟ AC ออกจาก inverter ตลอดเวลา ไม่ว่าไฟตก ไฟเกิน หรือ ไฟดับ ดังนั้นจึงมีราคาสูงกว่าชนิดแรก

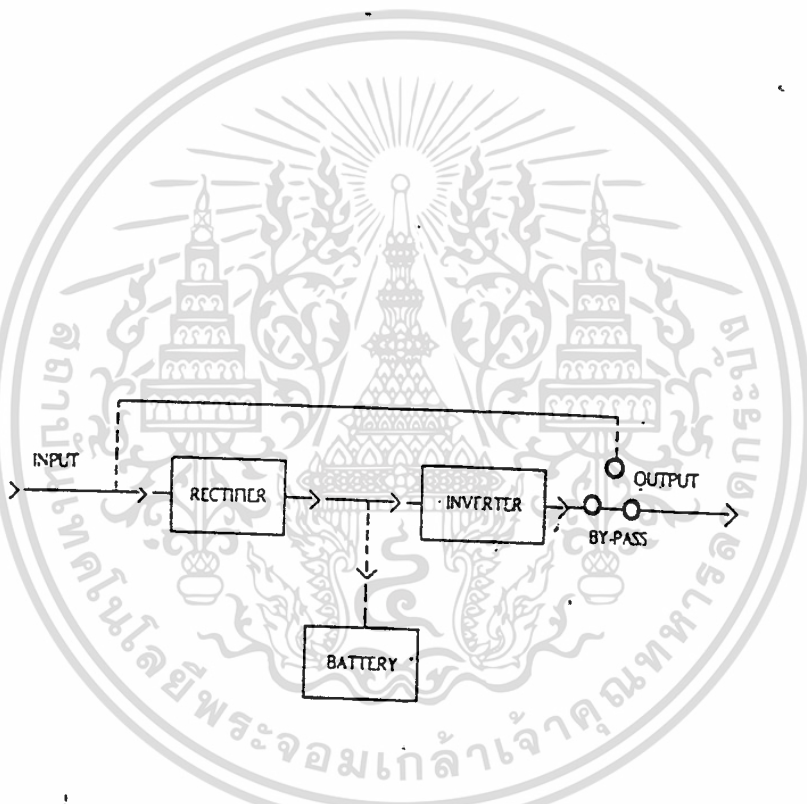


รูปที่ 1.2 block diagram ของ continous UPS system

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reverse transfer UPS system

ระบบนี้มีส่วนประกอบเพิ่มจากแบบ continous คือมี static switch คอยสับเปลี่ยนในกรณีเกิด overload ที่ output ของ inverter และขณะที่ส่วน inverter เสีย โดยให้ load รับไฟฟ้าจาก line input ส่วนการทำงานอื่นๆจะเหมือนกับแบบ continous

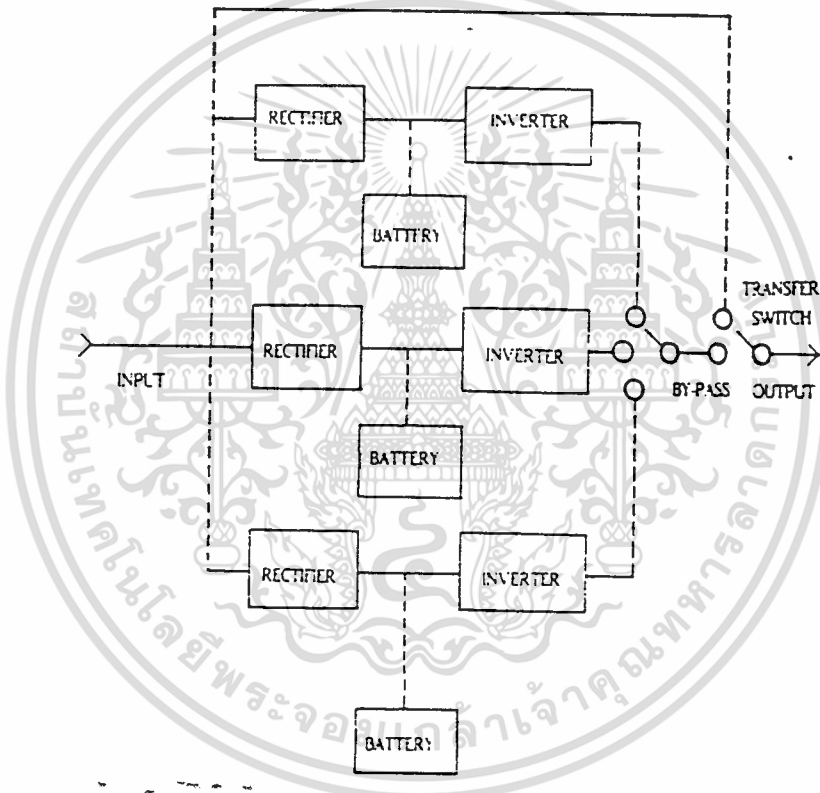


รูปที่ 1.3 block diagram ของ reverse transfer UPS system

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Redundant UPS system

ระบบนี้มีส่วนประกอบเพิ่มจากระบบ reverse transfer คือ มี inverter หลายตัวใน UPS วงจร static transfer switch สามารถเลือกการทำงานจาก inverter ตัวอื่นๆ ในขณะที่ inverter ตัวที่ใช้งาน อยู่เกิดปัญหา หรือกรณีที่ไฟดับนานๆจะมีการ transfer ไปยัง generator



รูปที่ 1.4 block diagram ของ redundant UPS system

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความแตกต่างระหว่าง UPS ระบบ on line กับ off line

UPS ระบบ continuous หรือระบบ on line มีหลักการทำงานดังนี้ คือนำไฟ AC มาแปลงเป็นไฟ DC เข้า charge ที่ battery และจากนั้นก็นำไฟ DC ผ่านส่วน inverter เพื่อแปลงเป็นไฟ AC ออกมาใช้งาน ในขณะที่แรงดันที่เข้ามาตกหรือดับ ส่วน inverter จะนำไฟ DC จาก battery มาแปลงเป็นไฟ AC จ่ายให้กับ load

ข้อเด่น สามารถป้องกัน ไฟตก ไฟเกิน ไฟกระพริบ ไฟดับ และขจัดปัญหาเกี่ยวกับการการผิดเพี้ยนของสัญญาณไฟฟ้าที่เกิดขึ้นกับกระแสไฟฟ้า ป้องกันการเปลี่ยนแปลงค่าความถี่ เพื่อให้ได้พลังงานไฟฟ้าที่บริสุทธิ์ และมีความสม่ำเสมอเหมาะสมสำหรับจ่ายให้กับ load

ข้อด้อย เครื่องต้องทำงานตลอดเวลา อาจทำให้อายุการใช้งานสั้น

UPS ระบบ forward transfer หรือระบบ off line มีหลักการทำงานคล้ายไฟฉุกเฉินคือ เมื่อภาวะปกติ จะนำไฟ AC ผ่านตรงไปยัง computer เลย โดยผ่านส่วน transfer switch และในขณะเดียวกันจะนำไฟ AC มาแปลงเป็นไฟ DC เข้า charge ที่ battery

ข้อเด่น ราคาถูก ส่วน rectifier/charger และส่วน inverter สามารถขนาดให้เล็กลงเนื่องจากไม่ต้องทำงานตลอดเวลา

ข้อด้อย เนื่องจาก load ได้รับพลังงานไฟฟ้าจากแหล่งจ่ายไฟธรรมดาในภาวะปกติ ดังนั้นจึงอาจเกิดความผิดปกติของกระแสไฟฟ้าที่ถูกจ่ายไปยัง load ตลอดเวลา ซึ่งจะทำให้ computer เสียหายได้ นอกจากนี้ขณะแรงดันปกติยังไม่สามารถป้องกันปัญหาไฟกระพริบ สัญญาณรบกวนทางไฟฟ้า และความถี่เปลี่ยนแปลงได้

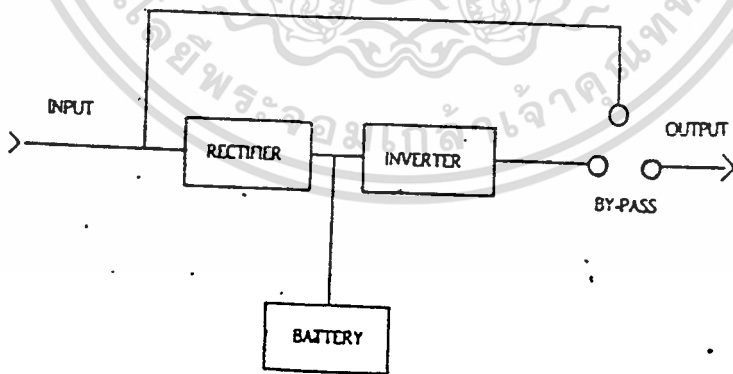
บทที่ 2

ทฤษฎีและหลักการ

UPS ระบบ on line ประกอบด้วยส่วนประกอบหลักๆ ดังนี้

1. rectifier/charger
2. battery bank
3. inverter
4. automatic controller
5. bypass switch

สามารถเขียนเป็น block diagram ได้ดังนี้



รูป 2.1 block diagram ของ UPS ระบบ on line

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ส่วน rectifier/charger

- หม้อแปลงไฟฟ้า (transformer) เป็นแบบ isolation สามารถจ่ายกระแสได้พอกับกำลังของเครื่องได้โดยไม่ร้อน และ charge ลงใน battery ได้แรงดันที่พอเหมาะกับส่วน inverter และสามารถปรับ AC input เปลี่ยนแปลงได้ถึง $\pm 20\%$

- ส่วน rectifier ใช้ diode หรือ scr ตามความเหมาะสม และกำลังของเครื่องจะแปลงไฟ AC เป็นไฟ DC โดยเปลี่ยนแรงดันตาม load เพื่อช่วยควบคุมแรงดันไฟ AC ด้าน output คงที่ได้ใกล้เคียงที่กำหนดไว้ป้องกันไปยังส่วน inverter และอีกส่วนผ่านไปยังส่วน charger

- ส่วน charger ทำหน้าที่นำไฟ DC จากส่วน rectifier มา charge ลงใน battery เพื่อสะสมพลังงานเมื่อแรงดันที่เข้ามาต่ำหรือดับ ไฟ DC ที่อยู่ใน battery จะ discharge ไปยังส่วน inverter

2. ส่วน battery bank จะจ่ายไฟ DC ให้กับส่วน inverter ในกรณีไฟดับ ซึ่งทำให้ส่วน inverter ทำงานอยู่ได้ และมีไฟ AC ทางด้าน output ต่อไปโดยไม่ขาดตอนนานตามที่ battery ถูกคำนวณให้จ่ายกำลังไฟฟ้าต่อเนื่องที่จุดเต็มกำลังของเครื่องและเพื่อความสะดวกควรใช้ sealed lead acid maintenance free rechargeable batte

battery จะถูก charge ให้เต็มอยู่ตลอดเวลา ประมาณ 10% ของกระแสสูงสุดของ battery

3. ส่วน inverter เป็นส่วนสำคัญของ UPS ทำหน้าที่เปลี่ยนไฟ DC ให้เป็น AC เพื่อจ่ายให้กับ load

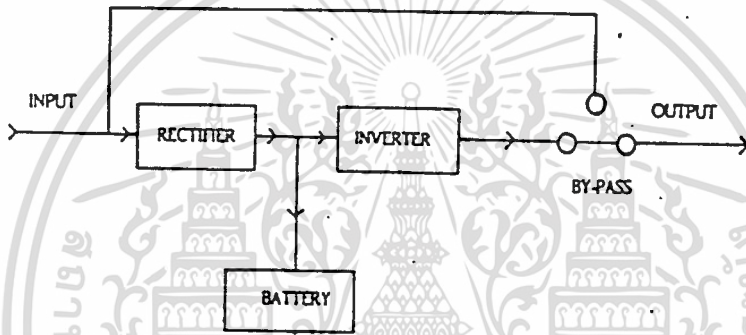
4. ส่วน automatic controller เป็นหัวใจสำคัญของ UPS จะทำหน้าที่ควบคุมทุกจุดใน UPS เช่นกัน

- ควบคุมการ charge ลงใน battery
- สร้างสัญญาณ drive transistor ขยายกำลังให้ทำงานได้ปกติและต่อเนื่อง
- ควบคุมการตัดต่ออัตโนมัติ
- ตรวจจับส่วนที่บกพร่องใน UPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

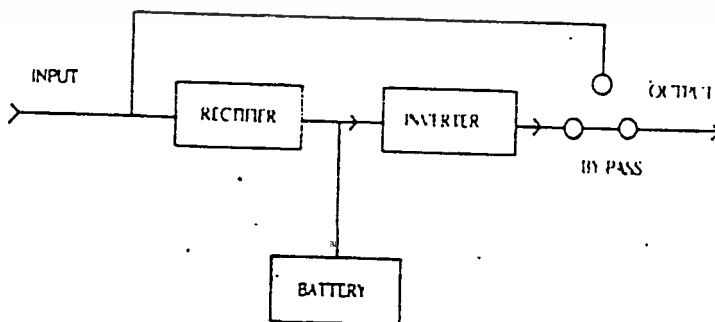
ขั้นตอนการทำงานของ UPS ระบบ on line

1. ในภาวะปกติ (normal condition) ไฟ AC เข้าเครื่องผ่าน rectifier และส่วน rectifier จะแปลงไฟ AC เป็นไฟ DC เข้า inverter เพื่อแปลงไฟ DC เป็นไฟ AC จากนั้นก็จ่ายไฟให้กับ load และไฟ DC อีกส่วนหนึ่งจะเข้าส่วน charger เพื่อ charge ไฟ DC เข้า battery เพื่อสะสมพลังงาน ดังรูป



รูป 2.2 การทำงานที่ภาวะปกติของ UPS ระบบ on line

2. เมื่ออยู่ในภาวะสำรองจ่ายหรือไฟดับ (power failure condition) วงจร automatic controller เป็นตัวควบคุมการทำงานโดยจ่ายไฟ DC จาก battery ไปยัง inverter เพื่อแปลงไฟ DC เป็นไฟ AC เพื่อจ่ายให้ computer ดังรูป

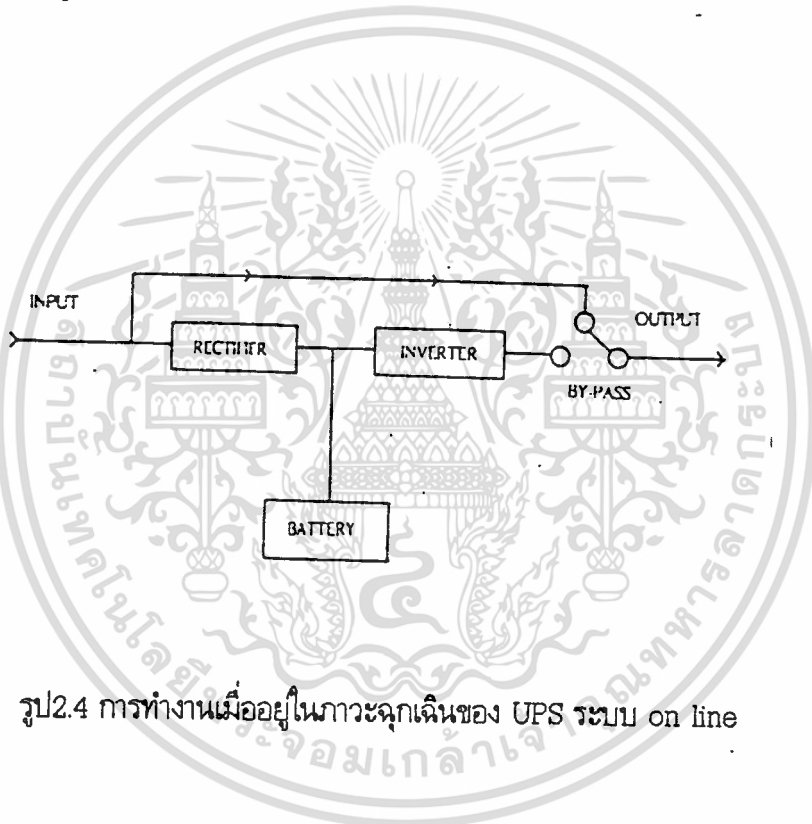


รูป 2.3 การทำงานในภาวะไฟดับของ UPS ระบบ on line

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น

3. เมื่ออยู่ในภาวะคืนกลับ (restoration condition) เมื่อแรงดันไฟฟ้าจากการที่ไฟฟ้าเข้ามาอีกครั้งหนึ่ง การทำงานของ UPS ก็จะเหมือนการทำงานในภาวะปกติ

4. เมื่ออยู่ในภาวะฉุกเฉิน (inverter failure condition) เมื่อ UPS มีปัญหาหรือเสีย และจำเป็นต้องใช้งานเร่งด่วน สามารถใช้งานได้โดยผลัก manual switch ไปที่ตำแหน่ง line จะมีไฟ AC จ่ายออกมาจากเครื่อง UPS ดังรูป



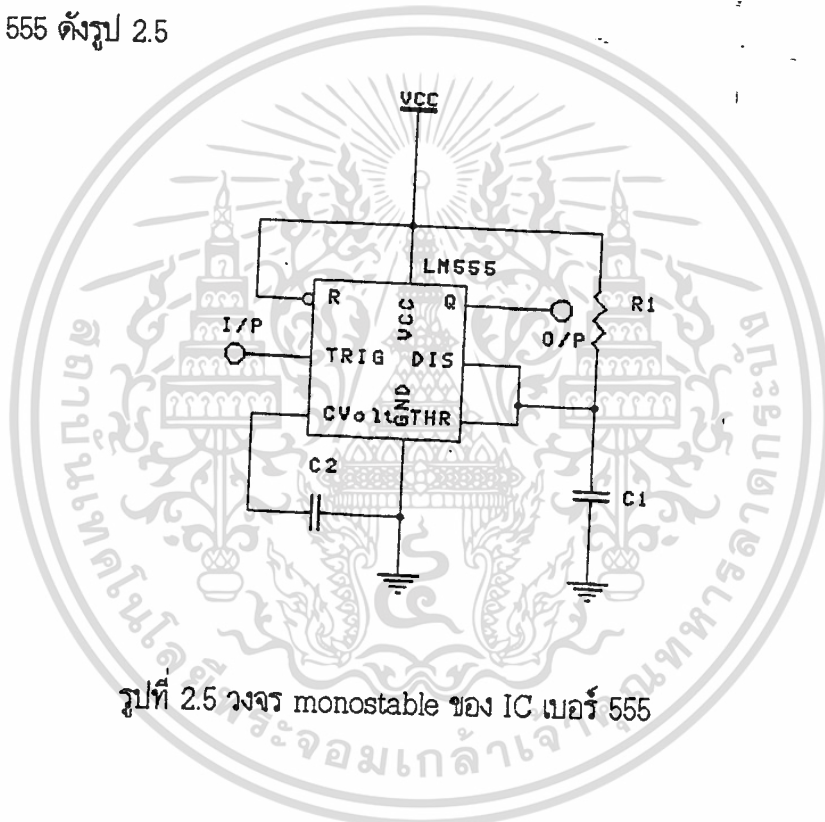
รูป 2.4 การทำงานเมื่ออยู่ในภาวะฉุกเฉินของ UPS ระบบ on line

ทฤษฎีการสร้างวงจร

1. วงจร monostable multivibrator

1.1 วงจรพื้นฐาน

จะกล่าวถึงทฤษฎีและหลักการทำงานของวงจร monostable multivibrator ซึ่งประกอบขึ้นจาก timer IC เบอร์ 555 ดังรูป 2.5

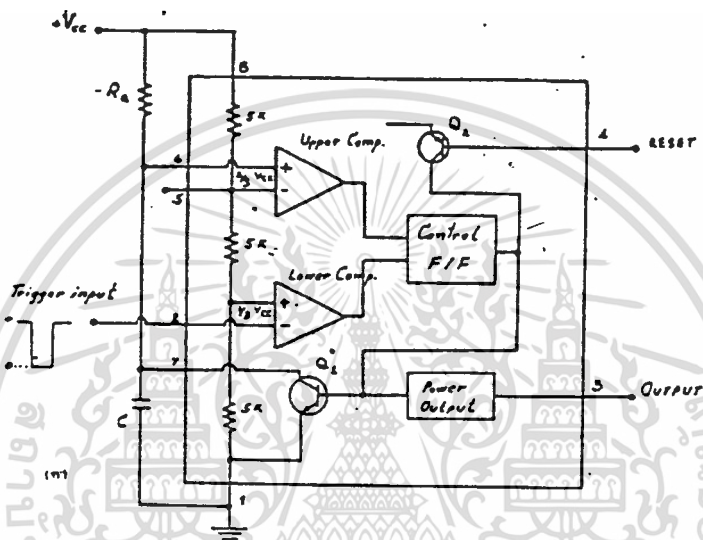


รูปที่ 2.5 วงจร monostable ของ IC เบอร์ 555

1.2 การทำงานของวงจร

การทำงานของวงจร monostable ดังรูปที่ 2.5 อาจพิจารณาได้ง่ายๆโดยใช้รูปที่ 2.6 ซึ่งเป็นสภาพแผนผังภายในของ IC และอยู่ในภาวะพร้อมที่จะทำงาน ส่วน control flip-flop จะทำให้ Q_1 อยู่ในภาวะ on ดังนั้น C ที่ต่ออยู่ภายนอกจะถูกชาร์จด้วย Q_1 นี้ และที่ขา 3 ซึ่งเป็น o/p ของวงจรจะมี voltage เท่ากับ ground ตัว resistor 3 ตัวภายใน IC ซึ่งมีค่า 5k จะทำหน้าที่เป็น voltage divider โดยแบ่ง V_{CC} ออกเป็น $2/3 V_{CC}$ และ $1/3 V_{CC}$ ตามลำดับ แรงดันทั้งสองนี้จะมีส่วนในการกำหนดช่วงเวลาของ pulse ที่ o/p

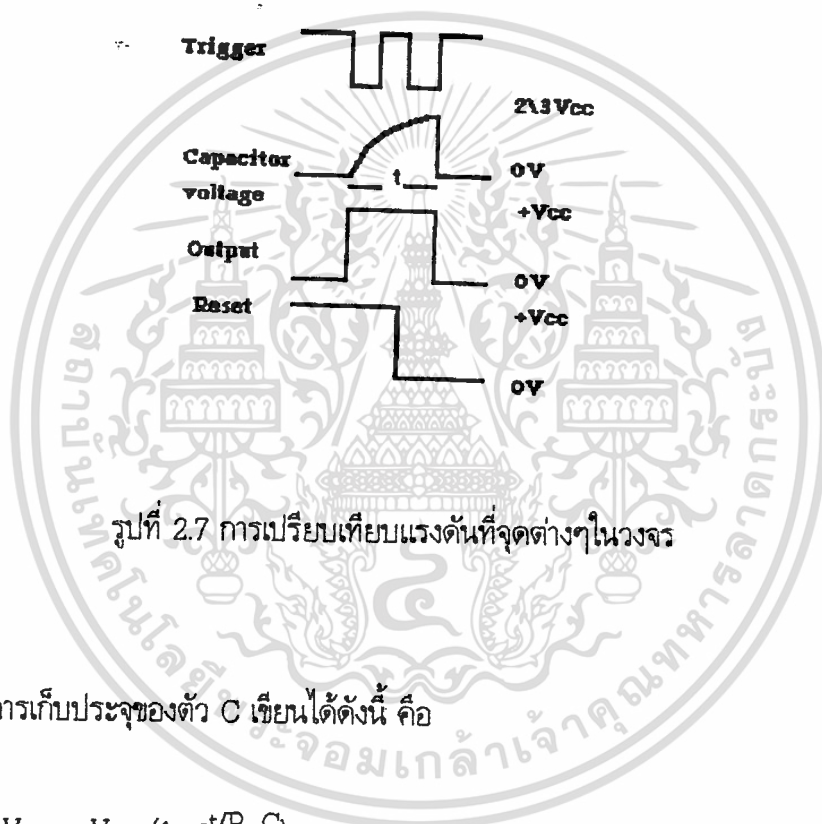
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 ส่วนต่างๆภายใน IC 555

ดังนั้นขั้วขาที่ด้าน i/p ของ lower comparater จะได้รับแรงดันเท่ากับ $1/3 V_{CC}$ เมื่อที่ขา 2 ของ IC ซึ่งเป็นขั้วลบด้าน i/p ของ lower comparater นี้ได้รับสัญญาณ trigger ซึ่งเป็นแบบ negative pulse เข้ามาและมีความสูงกว่า $1/3 V_{CC}$ แล้ว lower comparater จะทำให้ส่วน control flip-flop มีสถานะที่ o/p เปลี่ยนเป็นตรงข้าม ดังนั้นจึงมีผลให้ Q_1 เปลี่ยนสภาพเป็น cut off ตัว C ซึ่งเรียกว่า timing capacitor จึงถูกเปิดวงจรออก ที่ขา 3 ซึ่งเป็น o/p ของวงจรจึงมีศักย์ระดับสูง (high level) และอาจประมาณค่าว่าเท่ากับค่า V_{CC} ในขณะที่ Q_1 อยู่ในภาวะ cut off ตัว C จะเริ่มสะสมประจุ ทำให้มีแรงดันตกคร่อมเพิ่มขึ้นอย่างเอ็กโป เนนเชียล และมุ่งไปสู่ค่า V_{CC} โดยใช้เวลาเท่ากับค่าเวลาคงที่ของ $R_a C$ และในช่วงเวลาหนึ่งซึ่ง แรงดันตกคร่อม C นี้มีค่าเท่ากับ $2/3 V_{CC}$ จะทำให้ส่วนของวงจร flip-flop เปลี่ยนสถานะ ผล ที่ตามมาก็คือ Q_1 จะกลับสู่ภาวะ on อีกครั้ง ตัว C ก็จะคายประจุออกโดยผ่าน Q_1 ทำให้แรงดันตกคร่อมตัว C ลดลงอย่างรวดเร็วสู่ค่าแรงดันที่ ground ดังนั้นที่ขา 3 ซึ่งเป็น o/p ของวงจรก็จะมีศักย์ที่ ระดับต่ำ (low level) อีกครั้งหนึ่งซึ่งประมาณได้ว่ามีค่าเท่ากับศักย์ที่ ground ทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรจะทำให้ได้ rectangular wave form ออกมาที่ o/p ของ IC ในแต่ละครั้งที่มีการ trigger ด้วยสัญญาณ pulse จากภายนอกและสัญญาณ trigger จะต้องมีส่วนห่างกันไม่น้อยกว่าขนาดความกว้างของ pulse ที่ o/p การเปลี่ยนแปลงของแรงดันที่ตำแหน่งต่างๆขณะที่เวลาเปลี่ยนไป เขียนแสดงได้ดังรูป 2.7



รูปที่ 2.7 การเปรียบเทียบแรงดันที่จุดต่างๆในวงจร

สมการการเก็บประจุของตัว C เขียนได้ดังนี้ คือ

$$V_{cc} = V_{cc} (1 - e^{-t/R_a C}) \quad (2.1)$$

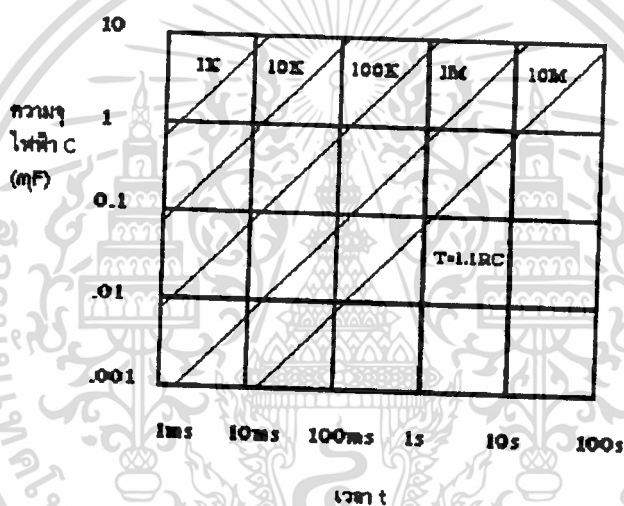
ช่วงเวลาที่ใช้เก็บประจุของตัว C เพื่อให้มีแรงดันตกคร่อม $2/3 V_{cc}$ สามารถหาได้จาก

$$2/3 V_{cc} = V_{cc} (1 - e^{-t/R_a C})$$

ดังนั้น $t = -R_a C \log (1/3)$

หรือ $t = 1.1 R_a C$ วินาที (2.2)

นั่นคือช่วงเวลาที่ o/p จะมีศักย์ในระดับสูงได้จะมีค่า $1.1 R_a C$ วินาที หรือคือช่วงเวลาที่ปรากฏ pulse ที่การค่า o/p นั้นเอง ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 กราฟแสดง time delay ค่าต่างๆของวงจร

ในกรณีที่ป้อน negative pulse เข้าที่ขา 2 (trigger input) และขา 4 (reset terminal) พร้อมกันในขณะที่วงจรกำลังทำงาน จะทำให้ตัว C คายประจุอย่างรวดเร็วแรงดันจะตกลงอย่างทันทีทันใด วงจรจะคืนสู่ภาวะซึ่งพร้อมที่จะทำงานใหม่อีกครั้งหนึ่ง ดังนั้นขา 4 จึงทำหน้าที่คล้ายกับตัวยับยั้งการทำงานของวงจร เมื่อขา 4 มีแรงดันสูงกว่า 1v. วงจรจะทำงานได้อย่างอิสระ แต่เมื่อขา 4 มีแรงดันต่ำกว่า 0.4v. วงจรจะถูกควบคุมและทำให้ o/p มีศักย์ต่ำทันที หลังจากสัญญาณ trigger แรกป้อนเข้ามาที่ขา 4 o/p ของวงจรก็จะมีศักย์ระดับต่ำอยู่ต่อไปจนกว่า trigger ใหม่จะถูกป้อนเข้ามา

ทั้งนี้เพื่อป้องกันไม่ให้มี trigger โดยเข้าที่ขา 4 จึงควรต่อขา 4 กับ แรงดัน V_{cc} ส่วนขา 5 ซึ่งเป็นขา control voltage ควรต่อขา 5 นี้ ผ่าน C ลง ground เพื่อป้องกันการเปลี่ยนแปลงของช่วงเวลาต่างๆกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

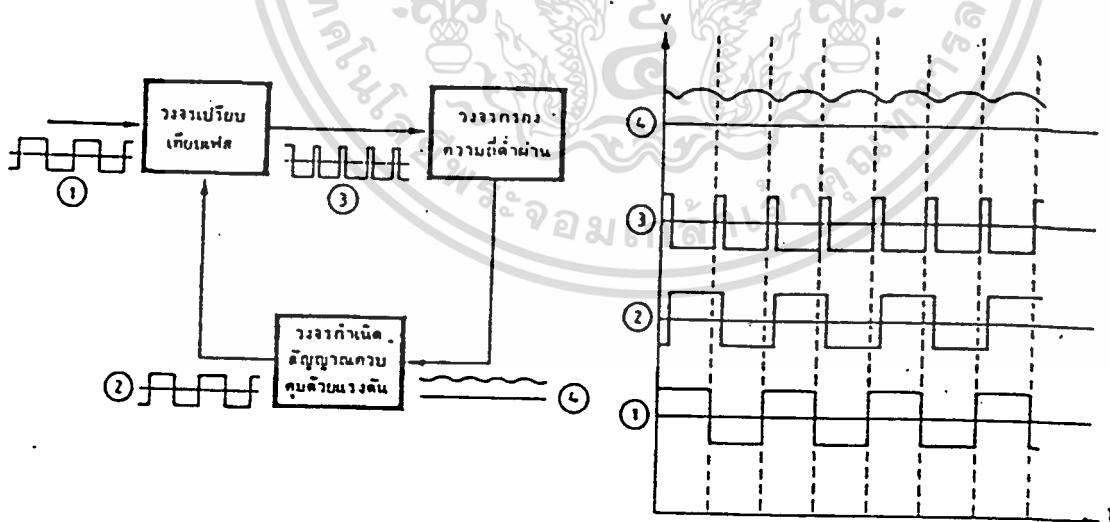
2. การสร้างสัญญาณไซน์ระบบเฟสล็อก

ระบบเฟสล็อก

วงจรนี้อาศัยการทำงานของ IC 4046(PLL) และ IC XR2206 (integrated function generator)

ในรูปที่ 2.9 แสดงการทำงานของเฟสล็อก (PLL) ซึ่งมีส่วนสำคัญอยู่ 3 ส่วน คือ

1. phase comparater
2. voltage controlled oscillstor (VCO)
3. low pass filter (LPF)



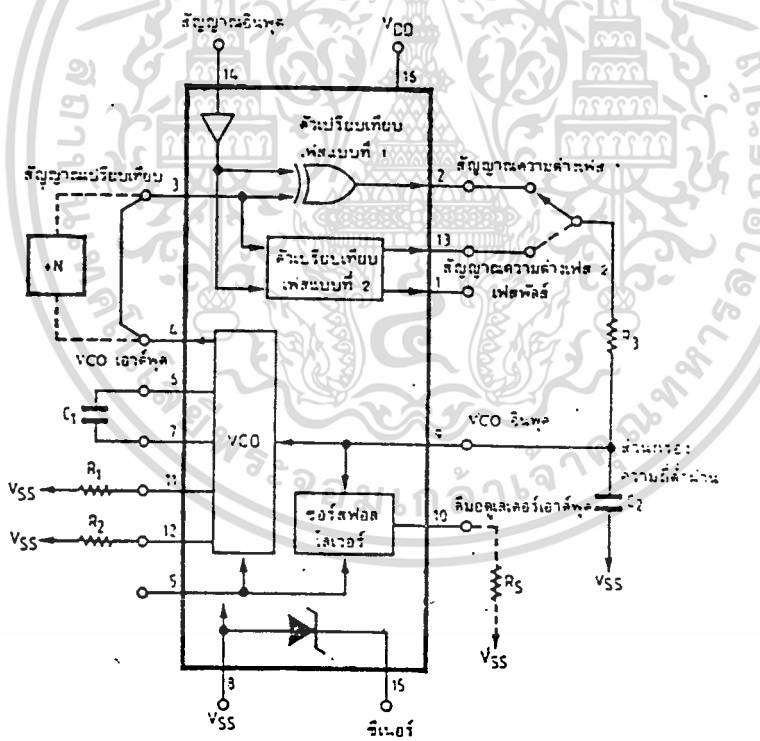
2.9 block diagram การทำงานและรูปร่างของสัญญาณตามจุดต่างๆของ PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO จะผลิตความถี่ออกมาที่ต่อเมื่อมีแรงดันไฟฟ้าป้อนให้ ซึ่งแรงดันนี้สร้างขึ้นจากชุด LPF โดย LPF จะเปลี่ยนความถี่ที่ป้อนเข้ามาให้เป็นแรงดันไฟฟ้ากระแสตรง เพื่อไปควบคุมให้ VCO ผลิตความถี่ o/p ของ VCO จะถูกส่งไปยัง i/p หนึ่งของ phase comparater ซึ่งอีก i/p หนึ่งของ phase comparater จะต่ออยู่กับสัญญาณความถี่อ้างอิงที่ส่งมาจากภายนอก

o/p ของ phase comparater จะเป็นสัญญาณความต่างเฟสระหว่างสัญญาณ i/p ทั้งสองซึ่งเป็นสัญญาณสี่เหลี่ยมขนาดคงที่และมีความห่างของพัลส์ (mark-space - ratio) ขึ้นอยู่กับความแตกต่างระหว่างเฟสของสัญญาณ i/p ทั้งสอง

วงจร LPF ที่ต่ออยู่ตรง o/p ของ phase comparater จะทำหน้าที่เปลี่ยนความถี่ของ pulse จากส่วน phase comparater ให้เป็นแรงดันไฟตรง ซึ่งระดับแรงดันจะเป็นสัดส่วนความแตกต่างเฟสของสัญญาณ i/p ทั้งสองแรงดัน o/p ของ LPF จะเริ่มคงที่ทันที เมื่อเฟสของสัญญาณ i/p ทั้งสองต่างกัน 90 องศา

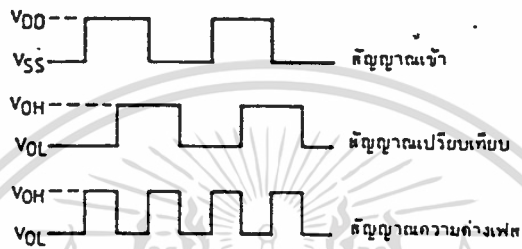


รูปที่ 2.10 block diagram วงจรภายในและการใช้งานของ IC 4046

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.10 คือ block diagram การทำงานของ IC 4046 ประกอบด้วยส่วน phase comparater 2 ตัว ตัวแรกจะใช้ XOR gate เป็นตัวเปรียบเทียบ โดย o/p จะเป็น "1" เมื่อสัญญาณ i/p ทั้งสองนั้นต่างกัน แต่ไม่เหมาะสำหรับวงจรนี้ เนื่องจากมีข้อจำกัดที่สัดส่วนของสัญญาณ i/p ต้องสมมาตรกัน และอาจถือความถี่ได้ง่ายกับฮาร์โมนิกส์ของสัญญาณ i/p

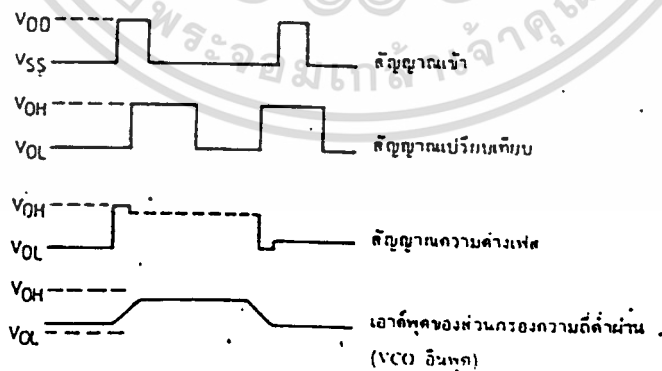
ตัวเปรียบเทียบเฟสแบบที่ 1



รูปที่ 2.11 สัญญาณต่างๆของ phase comparater แบบที่ 1

phase comparater แบบที่ 2 นี้จะไม่ไวต่อสัญญาณ i/p ที่ไม่สมมาตร เพราะทำงานที่ ขอบของสัญญาณ ดังนั้นจึงไม่มีการล็อกที่ความถี่ฮาร์โมนิกส์ของสัญญาณ i/p

ตัวเปรียบเทียบเฟสแบบที่ 2



รูปที่ 2.12 สัญญาณต่างๆของ phase comparater แบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

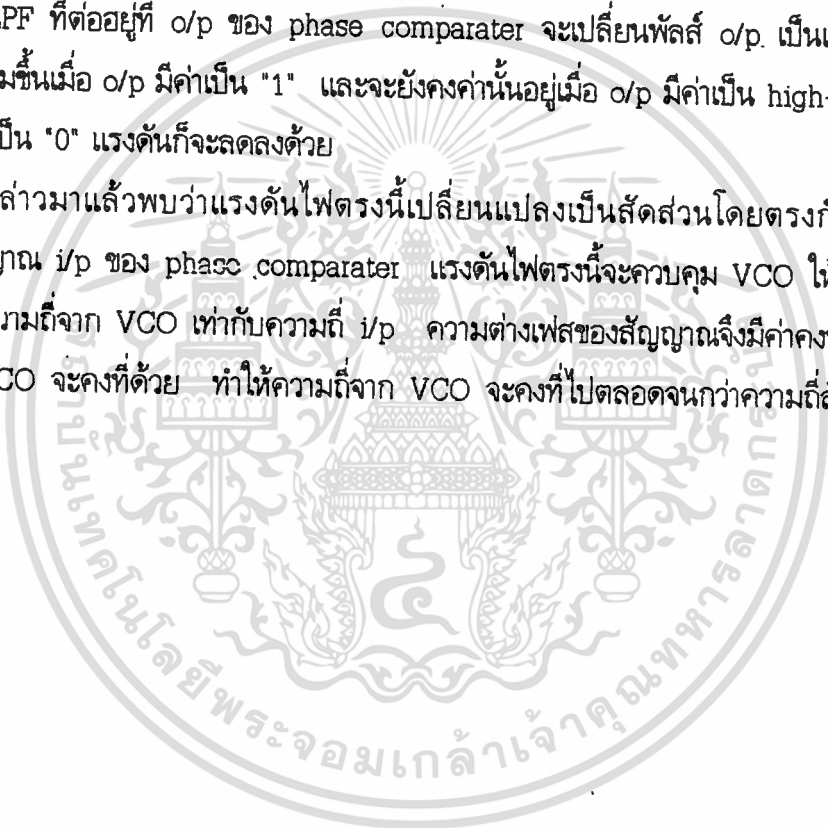
phase comparater แบบที่ 2 นี้ มี o/p ได้ 3 สถานะ คือ,

1. ค่า "0"
2. ค่า "1"
3. ค่า "high-impedance"

เมื่อ o/p ของ phase comparater เป็น high-impedance จะทำให้ตัว comparater ไม่มีผลต่อวงจร

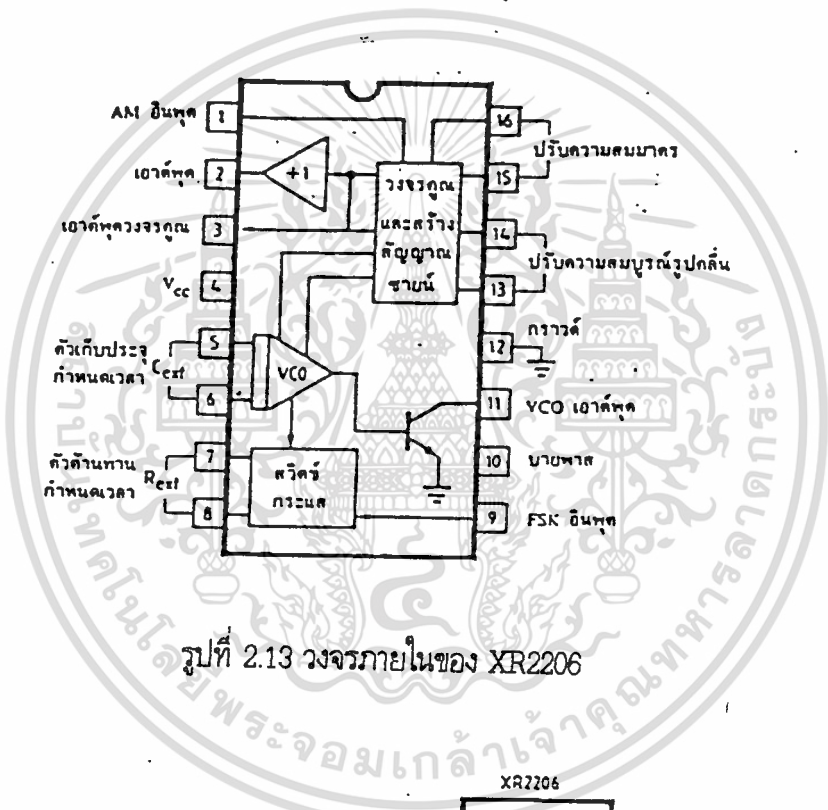
วงจร LPF ที่ต่ออยู่ที่ o/p ของ phase comparater จะเปลี่ยนพัลส์ o/p เป็นแรงดันไฟตรง ซึ่งแรงดันนี้จะเพิ่มขึ้นเมื่อ o/p มีค่าเป็น "1" และจะยังคงค่านั้นอยู่เมื่อ o/p มีค่าเป็น high-impedance แต่ถ้า o/p มีค่าเป็น "0" แรงดันก็จะลดลงด้วย

จากที่กล่าวมาแล้วพบว่าแรงดันไฟตรงนี้เปลี่ยนแปลงเป็นสัดส่วนโดยตรงกับความต่างเฟสระหว่างสัญญาณ i/p ของ phase comparater แรงดันไฟตรงนี้จะควบคุม VCO ให้ผลิตความถี่ออกมา เมื่อความถี่จาก VCO เท่ากับความถี่ i/p ความต่างเฟสของสัญญาณจึงมีค่าคงที่ แรงดันไฟตรงที่ควบคุม VCO จะคงที่ด้วย ทำให้ความถี่จาก VCO จะคงที่ไปตลอดจนกว่าความถี่สัญญาณ i/p จะเปลี่ยนไป

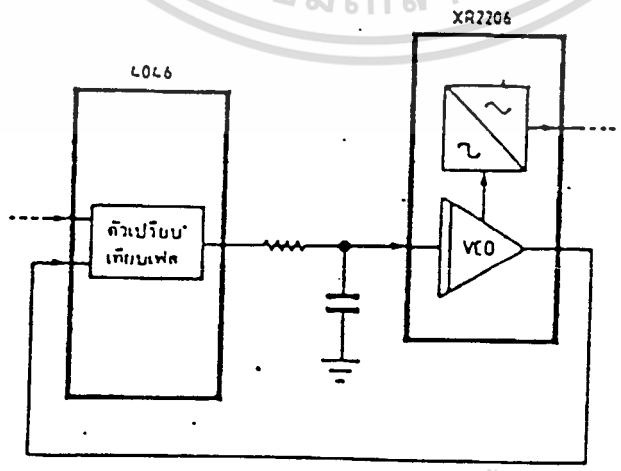


การสร้างสัญญาณ sine wave

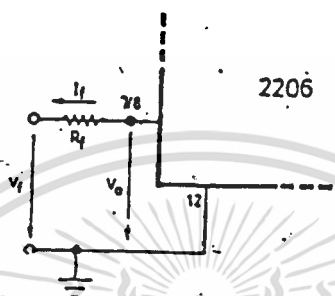
XR2206 เป็นโมโนลิธิกฟังก์ชันเจเนอเรเตอร์ที่กำเนิดสัญญาณได้ทั้ง sine, rectangular ramp และสามเหลี่ยม โดยมีย่านความถี่ตั้งแต่ 0.01Hz ถึง 1MHz ภายในวงจร XR2206 ดังรูปที่ 2.13 จะมี VCO อยู่ภายในด้วย ซึ่งทำให้ประสิทธิภาพการสร้างสัญญาณต่างๆดีขึ้น และการจัดวงจรจะลดความซับซ้อนลงได้ ตามในรูป 2.14



รูปที่ 2.13 วงจรภายในของ XR2206



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งหวังรูปที่ 2.14 การใช้ VCO ของ XR2206



รูปที่ 2.15 การนำ R_f มาต่อกับ VCO ของ XR2206

การทำงานของ XR2206 เริ่มด้วยการตรวจสอบสถานะที่ขา 9 ถ้าเป็น "1" current switch จะทำให้ความต้านทานที่ขา 7 มีผลต่อวงจร VCO แต่ถ้าเป็น "0" ความต้านทานที่ขา 8 จะมีผลต่อวงจร VCO แทน ความต้านทานที่ขา 7 หรือ 8 นี้ทำงานร่วมกับตัวเก็บประจุที่ต่อ ระหว่างขา 5 และ 6 ควบคุมให้ VCO กำเนิดความถี่ออกมา คำนวณได้จาก

$$f = (V_o - V_f) / V_o * C * R \quad (\text{Hz})$$

โดยที่ C = ตัวเก็บประจุระหว่างขา 5 และ 6 (F)

R = ตัวต้านทานที่ขา 7 หรือ 8 (Ohm)

V_o = แรงดันที่ขา 7 หรือ 8 (v)

$V_o - V_f$ = แรงดันตกคร่อม R_f (Ohm)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันตกคร่อม R_f ทำให้เกิดกระแส I_f ผ่าน ซึ่งจะควบคุมให้ VCO ผลิตความถี่ออกมา VCO จะผลิตความถี่ที่แปรผันตรงกับ I_f และ VCO ผลิตความถี่สูงสุด เมื่อ I_f มีค่าสูงสุด นั่นคือ $V_f = 0v$.

ความถี่จาก VCO ส่วนหนึ่งจะส่งไปเข้า phase comparater ของ 4046 ตามรูป 2.15 เพื่อเปรียบเทียบเฟสกับสัญญาณ i/p อีกส่วนหนึ่งจะถูกส่งเข้าไปภาคเปลี่ยนรูปร่างสัญญาณภายใน XR2206 เอง ซึ่งจะเปลี่ยนสัญญาณสี่เหลี่ยมจาก VCO ไปเป็น sine wave ออกมาทาง o/p ข 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Battery

battery เป็นส่วนประกอบสำคัญของระบบ UPS ทำหน้าที่เก็บพลังงานไฟฟ้าในสภาวะปกติ และในขณะที่ไฟดับ battery จะเป็นแหล่งจ่ายไฟฟ้าให้กับส่วน inverter ภายใน UPS

ชนิดของ battery ที่ใช้กับ UPS

1. ชนิดเติมน้ำกรดน้ำกลั่น (Lead Acid) หรือแบตเตอรี่รถยนต์ ราคาค่อนข้างถูก มีความจุสูงจึงได้ backup time สูง ส่วนข้อเสียก็คือ ต้องมีการบำรุงรักษาอย่างสม่ำเสมอ อายุการใช้งานค่อนข้างสั้นหากการบำรุงรักษาไม่ดีพอ
2. ชนิดน้ำที่ไม่ต้องบำรุงรักษา (Maintenance free Battery) พัฒนามาจากแบบแรกในเรื่องของการบำรุงรักษา โดยที่เติมน้ำกรดเพียงครั้งแรกและปิดผนึกให้แน่น
3. ชนิดแห้ง (Sealed Lead Acid, Cadmium Acid) คุณสมบัตินี้ดีกว่าชนิดแรก เพราะเป็นแบบแห้งไม่มีไอกรดระเหยออกมาและไม่ต้องบำรุงรักษา ดังนั้นจึงนิยมใช้กับ UPS

การเลือก battery

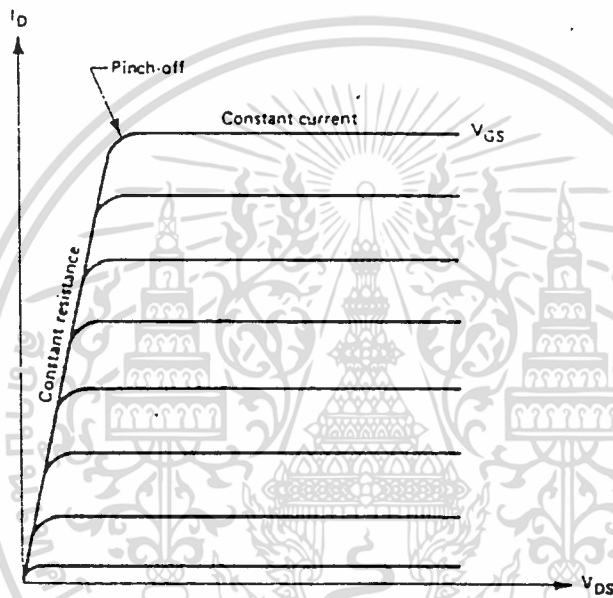
1. ควรคำนึงถึงอายุการใช้งาน
2. การบำรุงรักษา
3. ค่าความจุที่เหมาะสมกับงาน
4. ไม่เป็นอันตรายต่อผู้ใช้งาน
5. ขนาดและน้ำหนักเหมาะสม
6. ราคาเหมาะสมกับคุณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Power Mosfet

นิยามพื้นฐานของ mosfet

สัญลักษณ์ของ mosfet เมื่อเทียบกับ transistor แสดงดังรูปที่ 2.16 N-channel ของ mosfet การทำงานเหมือน transistor ชนิด NPN และ P-channel การทำงานเหมือน transistor ชนิด PNP



รูปที่ 2.16 การเปรียบเทียบ NPN กับ N-channel

การพิจารณา gate drive ของ Mosfet

mosfet เป็นอุปกรณ์ที่ใช้แรงดันควบคุม แรงดันระหว่าง gate กับ source เป็นตัวกำหนด กระแสที่ไหลผ่าน drain ซึ่ง mosfet จะมีอัตราขยายสูงและ i/p impedance สูง

ในการ turn on ของ mosfet กระแสจะ charge ที่ capacitor (C_{iss}) ซึ่งเป็นผลบวกระหว่าง capacitor ที่ขา gate กับ source (C_{gs}) และ capacitor ที่ขา gate กับ drain (C_{gd})

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ (4.1)

กระแสที่ซึบ mosfet หาได้จาก

$$\begin{aligned} R_g &= t_f / 2.2 C_{iss} \\ &= t_f / 2.2 C_{iss} \end{aligned} \quad (4.2)$$

และ $I_g = C_{iss} dv/dt$ (4.3)

เมื่อ R_g : generator impedance (ohm)

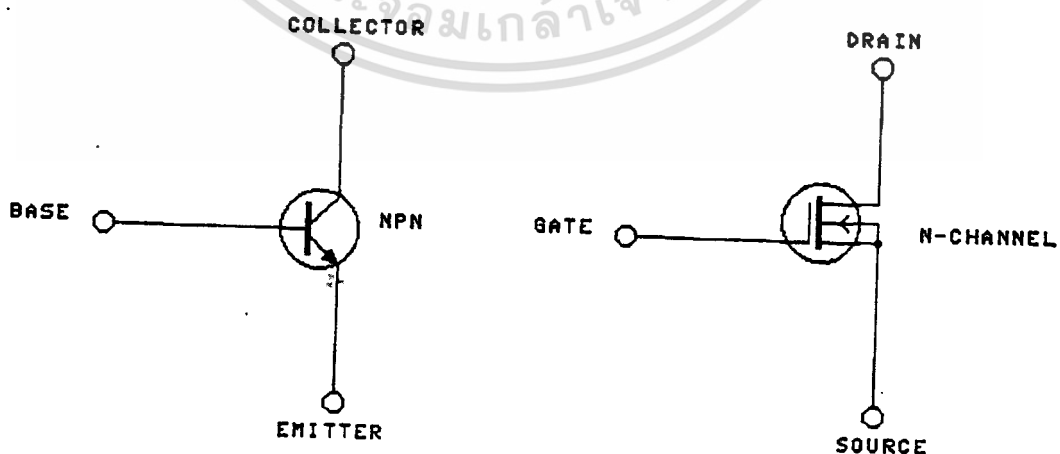
C_{iss} : mosfet input capacitance (PF)

dv/dt : generator voltage rate change (v/ns)

การทำงานของ Mosfet

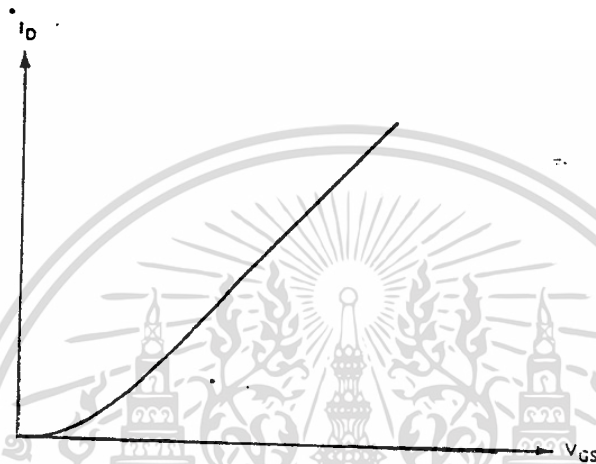
จากรูปที่ 2.17 แสดง output characteristic curve ของ mosfet จากกราฟจะเห็นว่า mosfet แบ่งการทำงานเป็น 2 ช่วง คือ

- ความต้านทานคงที่
- กระแสคงที่



เอกสารนี้เป็นเอกสารที่รูปที่ 2.17 output characteristic curves ของ mosfet
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ power mosfet ถูกใช้เป็น switch แรงดันระหว่าง drain และ source จะถูกต่อเพื่อให้กระแส drain ที่เหมาะสม



รูปที่ 2.18 ความสัมพันธ์ระหว่าง I_D กับ V_{GS}



เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เฉพาะสำหรับงานวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรขับ mosfet

1. Complementary emitter follower

การต่อวงจรดังรูปที่ 2.20 Q_1 และ Q_2 จะต้องเลือกที่มีค่า gain สูงๆ กระแสที่ไหลผ่าน Q_1 และ Q_2 คือ กระแสที่ charge capacitor กำหนดโดย

$$I_{\text{charge}} = C_{\text{gs}} V_{\text{gs}} / t_r \quad (4.4)$$

และ $C_{\text{gs}} = C_{\text{iss}} - C_{\text{iss}}$ (4.5)

เมื่อ

$$t_r = t_f$$

$$I_{\text{diss}} = C_{\text{iss}} V_{\text{ds}} / t_r \quad (4.6)$$

กำลังการสูญเสียของ transistor ทั้งสองเป็น

$$P = V_{\text{CE}} I_{\text{c}} t_r f \quad (4.7)$$

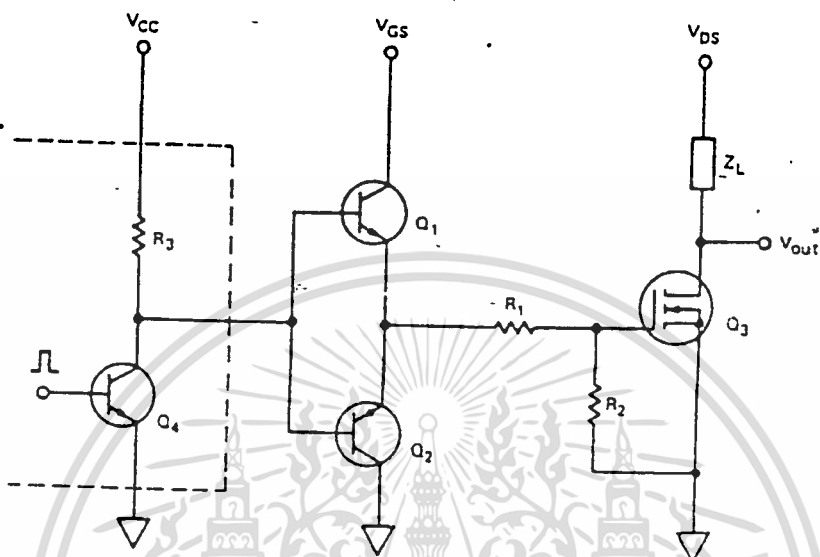
เมื่อ

V_{CE} : แรงดันอิมิตัว (v)

I_{c} : กระแส collector (A)

f : ความถี่ในการ switch (KHz)

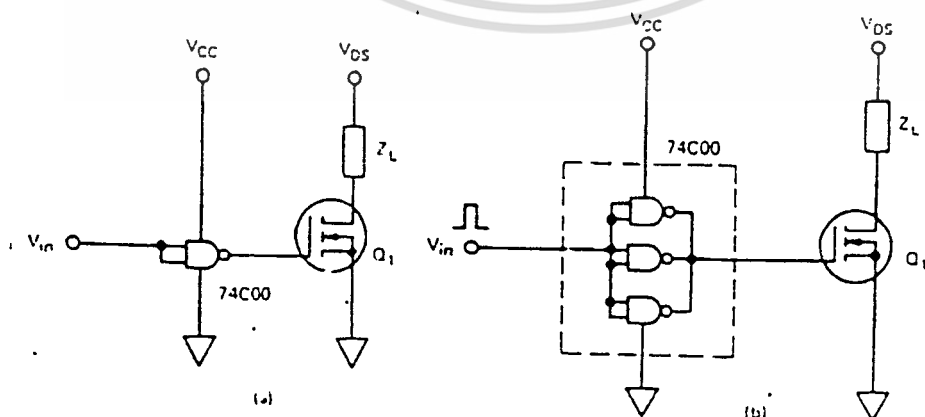
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 วงจรขับแบบ complementary emitter follower

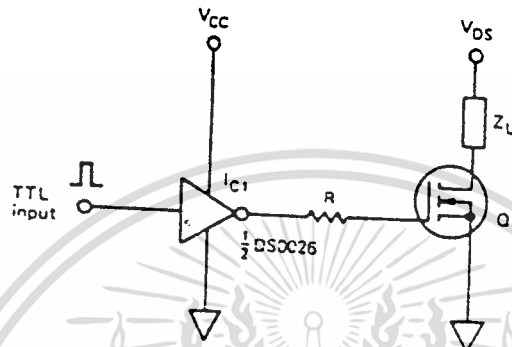
2. วงจรขับ mosfet ที่ใช้ IC cmos

เนื่องจาก mosfet มีค่า i/p impedance สูง จึงขับด้วย cmos ได้โดยตรงดังรูปที่ 2.22



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามทำซ้ำหรือดัดแปลงเนื้อหาและต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

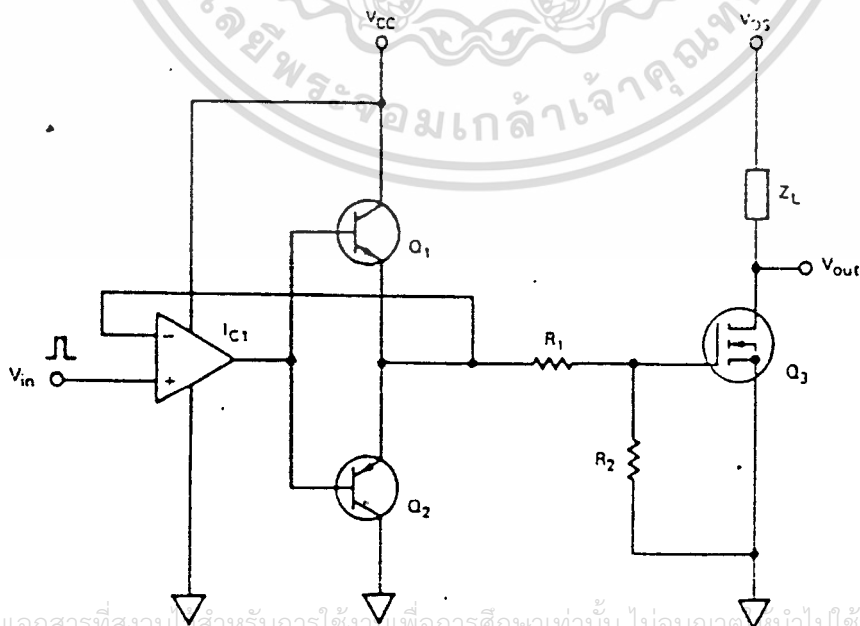
รูปที่ 2.21 วงจรขับ mosfet โดยใช้ cmos



รูปที่ 2.22 วงจรขับ mosfet โดยใช้ TTL

3. วงจรขับ mosfet โดยใช้ op-amp

op-amp จะให้กระแสที่ o/p สูง แต่จะถูกกำหนดการทำงานที่ bandwidth น้อยกว่า 25 KHz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกที่รูปที่ 2.23 วงจรขับ mosfet แบบใช้ op-amp ของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรป้องกัน Power Mosfet

การออกแบบวงจรที่ใช้ mosfet ที่ดีควรมี snubber network ไปด้วย



รูปที่ 2.24 การต่อ snubber network ของ mosfet

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้างวงจร

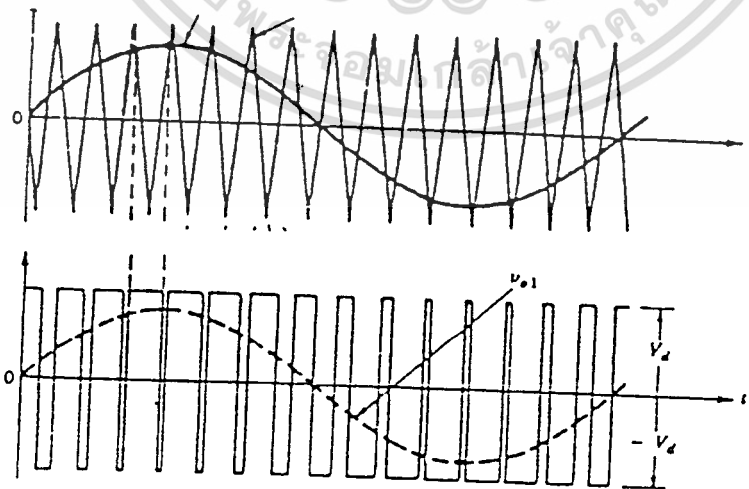
3.1 Inverter

ส่วน inverter ทำหน้าที่เปลี่ยนกระแสตรงเป็นกระแสสลับเพื่อจ่ายให้กับ load โดยให้แรงดัน o/p เป็น AC 220v. ความถี่ 50Hz มีเปอร์เซ็นต์ความผิดพลาดต่ำ ทำให้ load ได้รับแรงดันคงที่ ไม่มีปัญหาเรื่องไฟตกหรือไฟเกิน

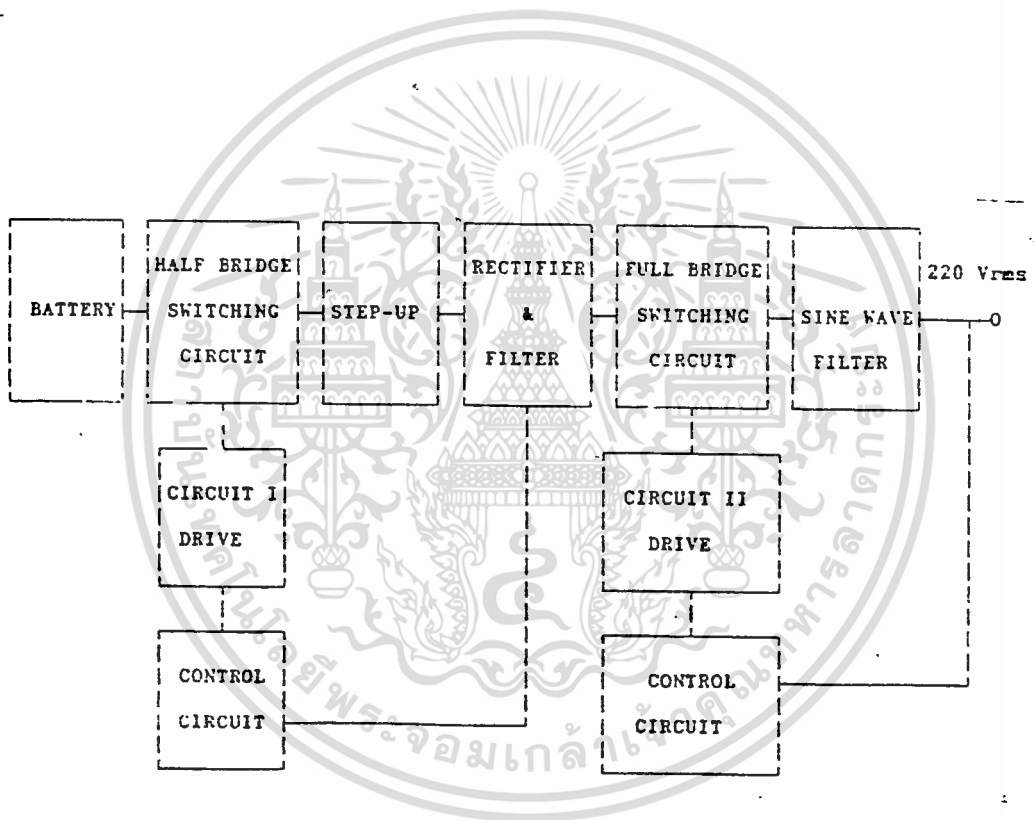
วงจร inverter มีส่วนประกอบที่สำคัญ 3 ส่วน คือ

1. ภาคกำลัง
2. ภาคควบคุม
3. ภาคกรองความถี่ต่ำ

ในส่วนของภาคกำลังประกอบด้วย mosfet ทำหน้าที่ switching แรงดันไฟสูงซึ่งถูกควบคุมด้วยสัญญาณ pulse width modulation (PWM) แสดงดังรูปที่ 3.1

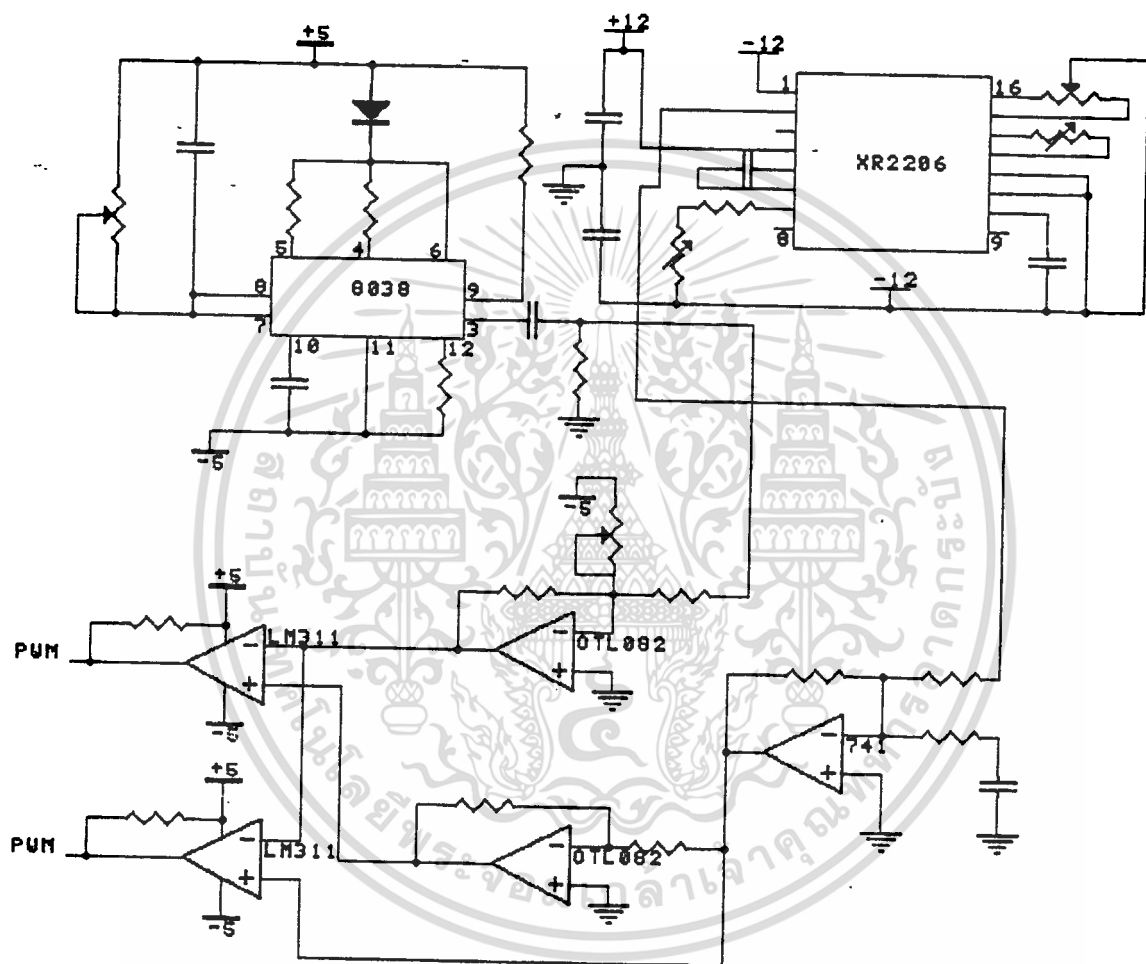


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 3.1 การกำเนิดสัญญาณ PWM
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่นโดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 block diagram ของวงจร inverter

การออกแบบและการสร้างสัญญาณ PWM อาศัยหลักการเปรียบเทียบแรงดันระหว่างสัญญาณ carrier เป็นรูปคลื่นสามเหลี่ยมความถี่ 50 KHz กับสัญญาณ sine ความถี่ 50 Hz ซึ่งปกติความถี่ 50 Hz นี้จะลือกไฟบ้าน แต่เมื่อไฟดับก็จะต่อความถี่ 50 Hz จากสัญญาณ 50 Hz ที่มาจากความถี่ 50 KHz เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

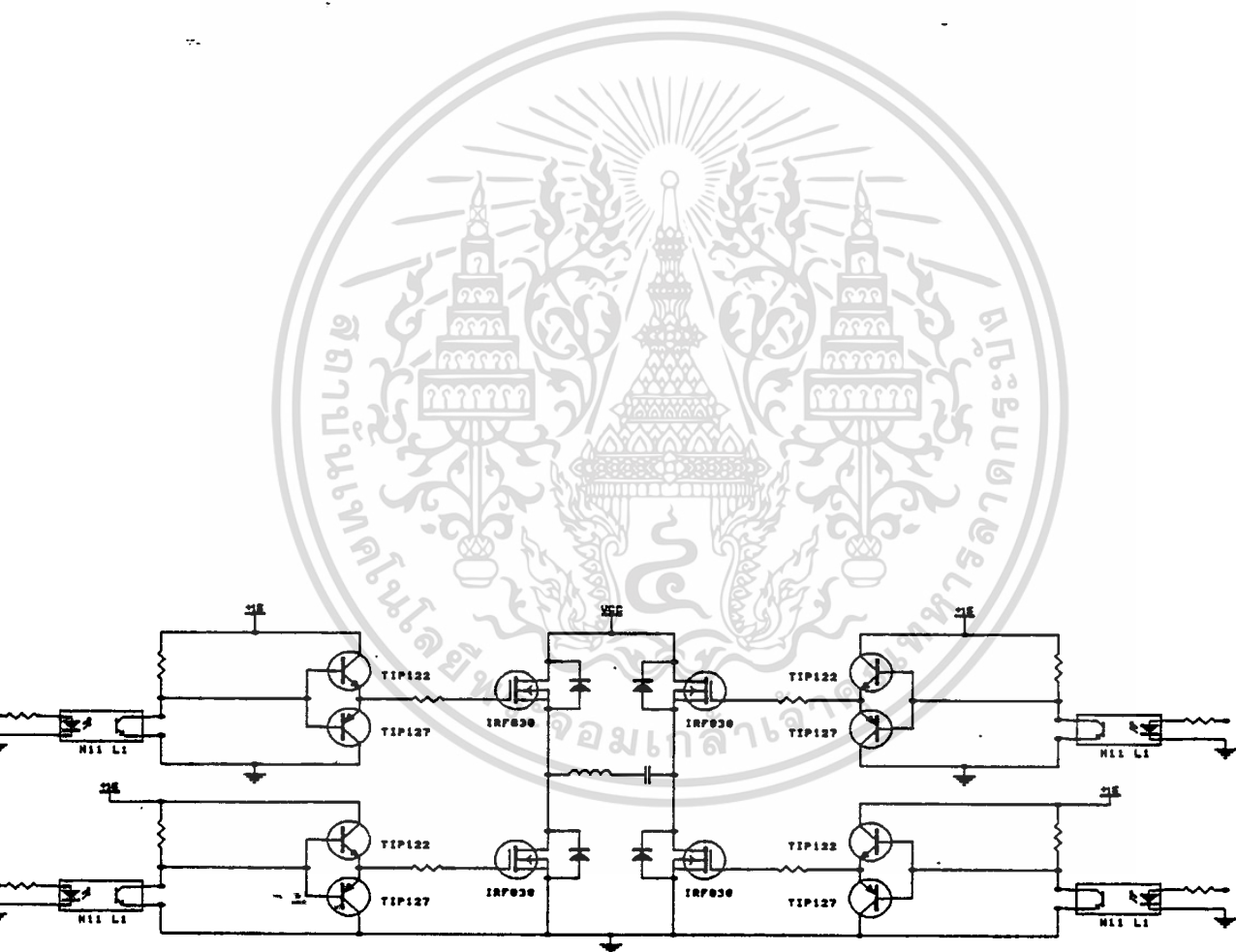


รูปที่ 3.3 การสร้างวงจร PWM

การทำงานของวงจรเริ่มด้วย IC8038 สร้างสัญญาณสามเหลี่ยมและสี่เหลี่ยมความถี่ 50 KHz แล้วนำสัญญาณสี่เหลี่ยมมาหารให้เหลือความถี่ 50 Hz แล้วเปลี่ยนเป็นสัญญาณ sine ความถี่ 50 Hz และใช้สัญญาณสามเหลี่ยมมาหารระดับ แล้วนำไป modulation กับสัญญาณ sine

วงจรขับ mosfet ของ Inverter

วงจรขับทำหน้าที่สร้างสัญญาณควบคุมการทำงานของ power mosfet เพื่อให้ mosfet สามารถทำงานได้อย่างเหมาะสม วงจรขับ mosfet เป็นวงจรที่ไม่ยุ่งยากนัก เนื่องจาก mosfet ควบคุมการทำงานด้วยแรงดัน จากรูป 3.4 จะเห็นว่าข้อดีของวงจรมีคือ mosfet ไม่มีโอกาส ช็อตทาง DC เพราะว่า opto เป็นตัวเช็คไม่ให้ mosfet ทำงานพร้อมกัน



รูปที่ 3.4 วงจรขับของ Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

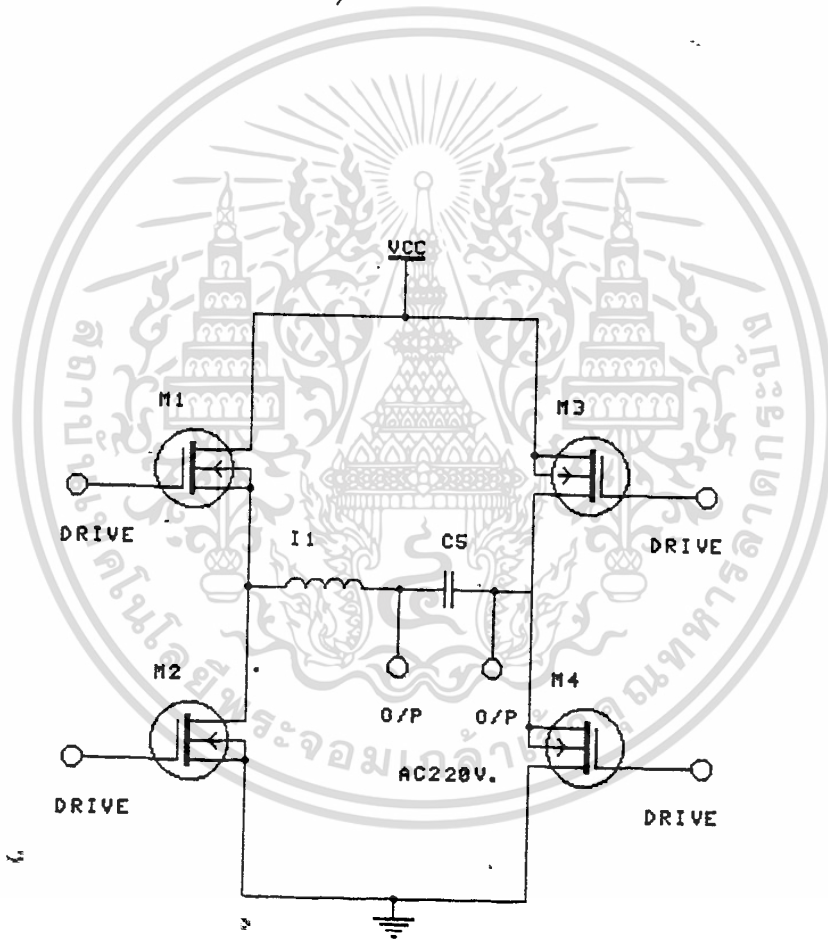
ส่วนภาคขยายกำลังใช้แบบ full bridge เพราะมีความสะดวกในการ filter สัญญาณ sine การคำนวณหา mosfet ทำได้โดย

-กระแสสูงสุด

$$I_w = 1.4 P_{out}/V_{in}$$

-แรงดันสูงสุด

$$V_w = [V_{in(max)}.2] + \text{guardband}$$



รูปที่ 3.5 วงจร full bridge

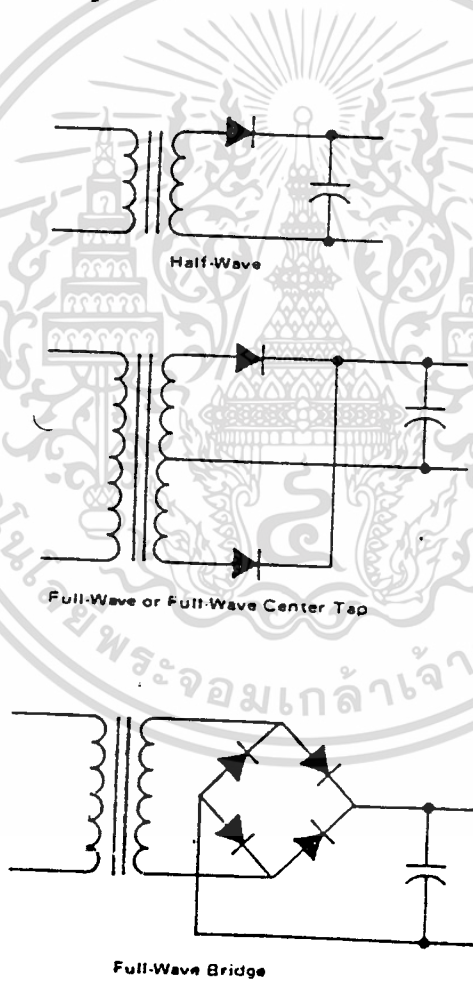
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 rectifier/charger

rectifier สามารถแบ่งเป็น

1. half wave
2. full wave bridge
3. full wave centre tap

ลักษณะของวงจรแสดงดังรูป

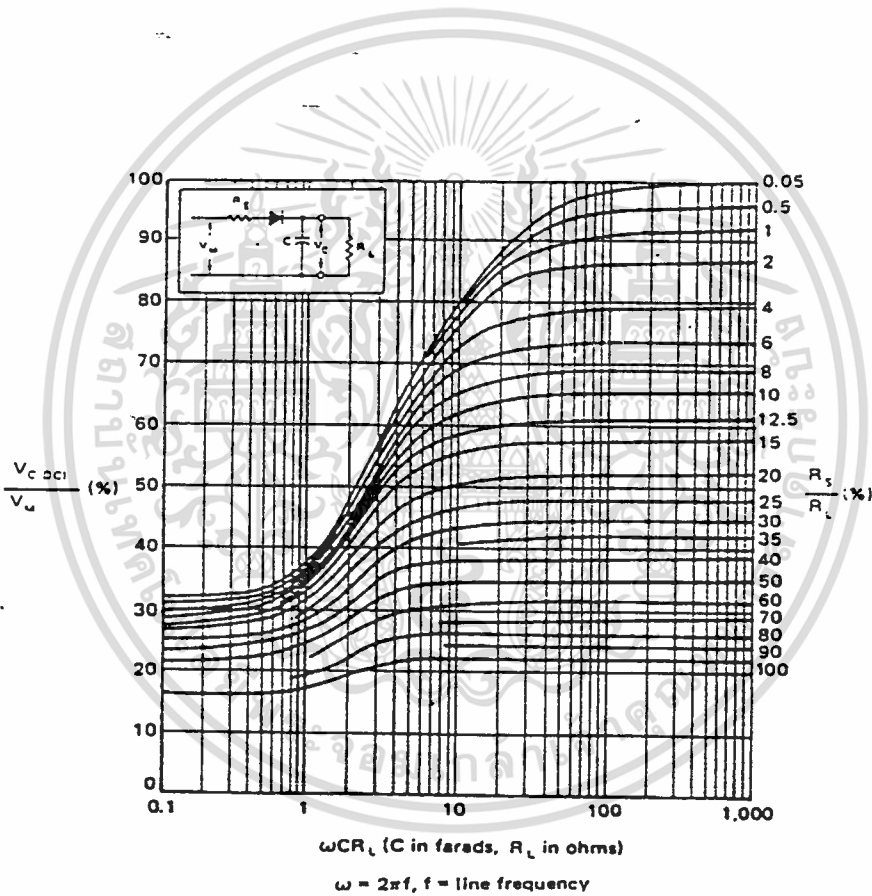


รูปที่ 3.6 วงจร rectifier แบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

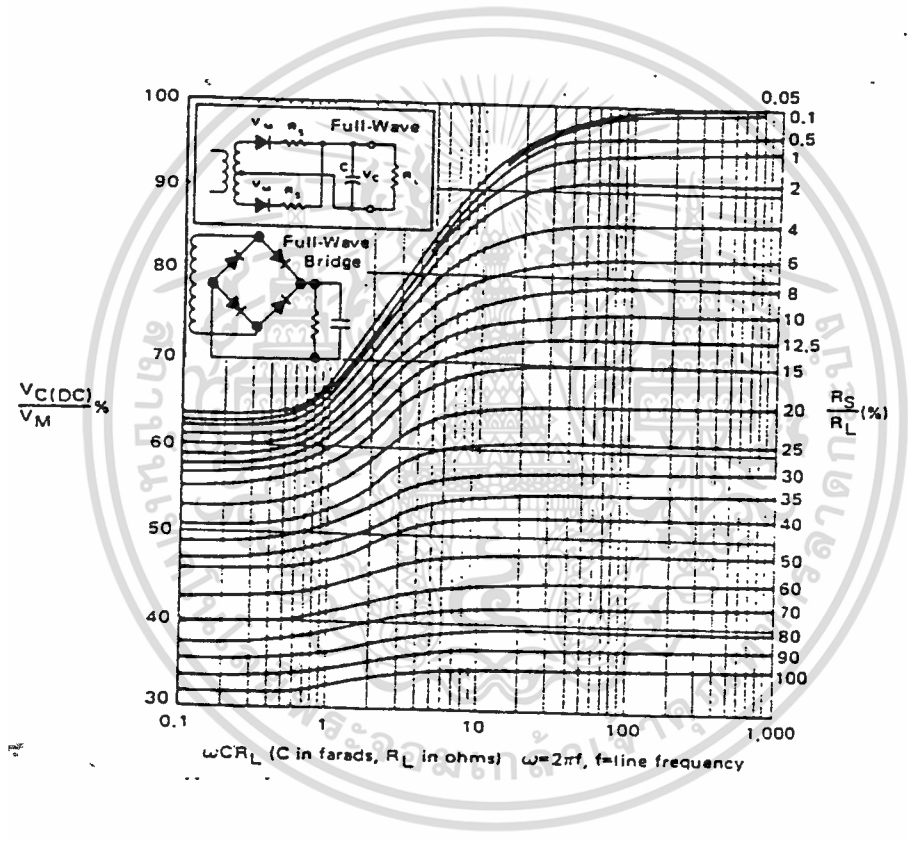
การออกแบบ capacitor-input-filters

ในการออกแบบ capacitor filter ที่ดีที่สุด คือการใช้กราฟที่แสดงที่รูป 3.7-3.10 ซึ่งให้ข้อมูลของวงจร full wave และ half wave



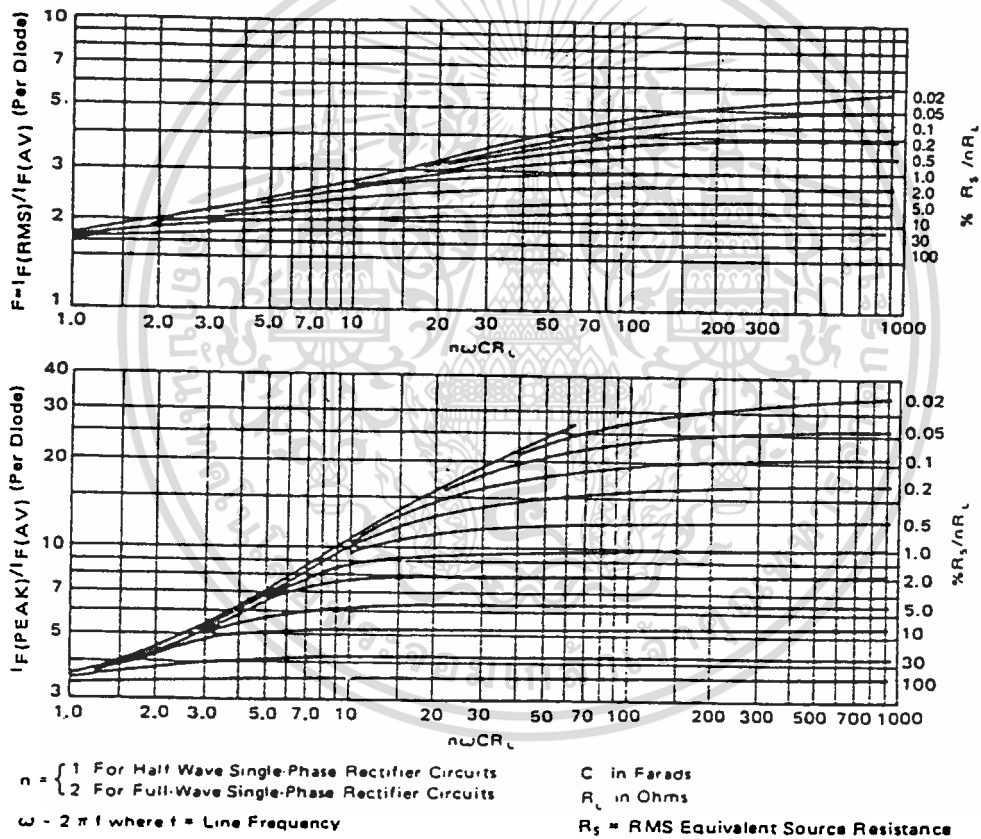
รูปที่ 3.7 ความสัมพันธ์ระหว่าง V_p กับ V_o ของวงจร half wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



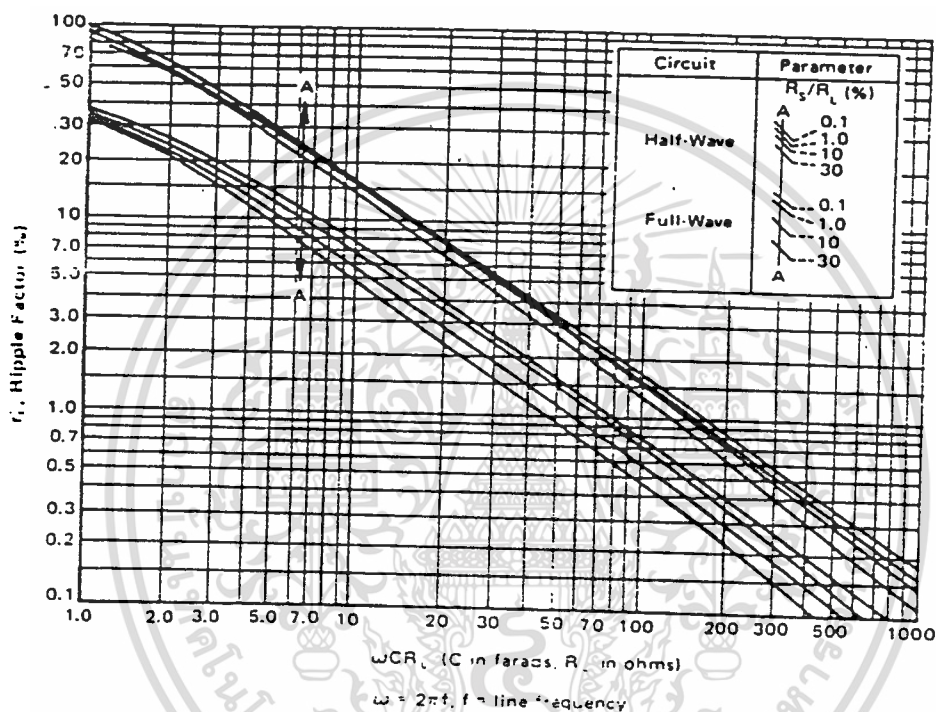
รูปที่ 3.8 ความสัมพันธ์ระหว่าง V_p กับ V_o ของวงจร full wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ความสัมพันธ์ระหว่าง I_{rms} กับ I_{peak} ของ diode ในวงจร capacitor input

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 root-mean-square ripple voltage ของวงจร capacitor input

จากรูปที่ 3.8 จะเห็นว่าวงจรที่ทำงาน ณ จุด $WCR_L > 10$ แรงดันจะลดลง 10% และเมื่อ $WCR_L > 40$ แรงดันจะลดลง 2% ซึ่งจะเหมือนกับแรงดันที่ถูกลดลงโดยความต้านทาน R_s/R_L เมื่อ R_s คือความต้านทานที่มาต่ออนุกรมมีค่าประมาณ 0.1%

กระแสที่ไหลผ่าน rectifier กำหนดโดย V_p ของ secondary < toward drop และจำกัดโดยความต้านทาน R_s ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V _{RRM} (Volts)	I _o , AVERAGE RECTIFIED FORWARD CURRENT (Amperes) I _o , DC OUTPUT CURRENT							
	1.0	1.5	3.0		6.0	25	35	
	59-04 (DO-15) Plastic	60 Metal	267 Plastic		194-04 Plastic	309A-03	309A-02	
50	†1N4001	**1N5391	1N4719	**MR500	1N5400	**MR750	MDA2500	MDA3500
100	†1N4002	**1N5392	1N4720	**MR501	1N5401	**MR751	MDA2501	MDA3501
200	†1N4003	1N5393 *MR5059	1N4721	**MR502	1N5402	**MR752	MDA2502	MDA3502
400	†1N4004	1N5395 *MR5060	1N4722	**MR504	1N5404	**MR754	MDA2504	MDA3504
600	†1N4005	1N5397 *MR5061	1N4723	**MR506	1N5406	**MR756	MDA2506	MDA3506
800	†1N4006	1N5398	1N4724	MR508		MR758		MDA3508
1000	†1N4007	1N5399	1N4725	MR510		MR760		MDA3510
I _{RSM} (Amps)	30	50	300	100	200	400	400	400
T _a (at Rated I _o) (°C)	75	T _L = 70	75	95	T _L = 105	60		
T _c (at Rated I _o) (°C)							55	55
T _j (Max) (°C)	175	175	175	175	175	175	175	175

Dimensions given are nominal

† Package Size: 0.120" Max Diameter by 0.260" Max Length

* 1N5059 series equivalent Avalanche Rectifiers

** -Avalanche versions available, consult factory.

ตาราง 3.1 คุณสมบัติของ rectifier ชนิดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบส่วน rectifier

- จากวงจร regulator

$$V_C(\text{dc}) = V_O \text{ full load}$$

$$V_{pp} = V_{pp} \text{ full load}$$

$$V_m = V_{\text{max}} \text{ no load}$$

$$I_O = I_O \text{ full load}$$

$$F = \text{ความถี่ AC line}$$

- จากรูป 3.10 จะได้ว่า

$$r_f = V_{pp} \times 100 / 22V_C(\text{dc})$$

แล้วสามารถหาค่า WCR_L ได้จากรูปที่ 3.10

- กำหนด R_S/R_L จากรูปที่ 3.7-3.8 ใช้ $V_C(\text{dc})$ และค่า WCR_L ที่ได้จากรูปที่ 3.10
 $WCR_L \sim 10 R_S/R_L$ สามารถหาจากรูปที่ 3.8 โดยใช้ค่าต่ำสุดของ WCR_L

- สามารถหาค่า capacitor ได้จาก

$$C = WCR_L / [2f (V_C(\text{dc})/I_O)]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

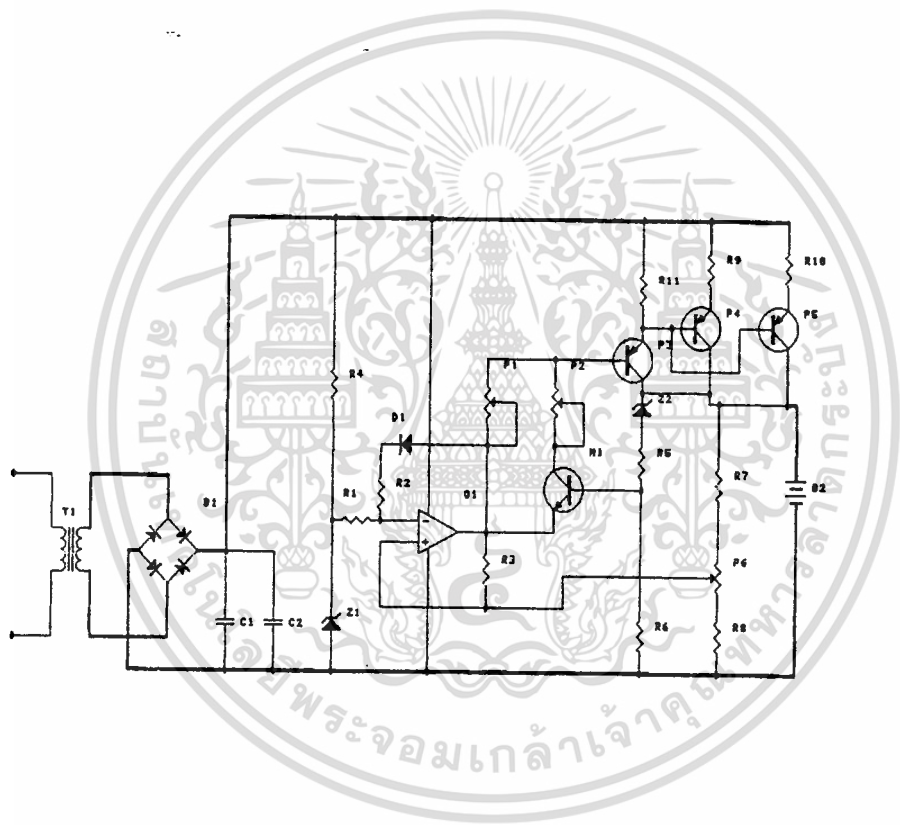
charger แบ่งได้ 3 ชนิด คือ

1. charge ด้วยแรงดันคงที่
2. charge ด้วยกระแสคงที่
3. charge เป็นจังหวะ

หลักการ

ในส่วนของวงจรอัดประจุแบตเตอรี่จำเป็นมากสำหรับระบบนี้ เนื่องจากโหลดใช้กระแสจากแบตเตอรี่ตลอดเวลา ทำให้โวลเตจของขั้วแบตเตอรี่ลดลงเมื่อโหลดใช้กระแสมากหรือเป็นเวลานาน วงจรนี้ออกแบบมาใช้อัดประจุแบตเตอรี่ขนาด 12 โวลท์ 2 ลูก แบ่งช่วงการอัดประจุออกเป็น 3 ส่วน ในช่วงแรก ซึ่งเป็นช่วงที่แบตเตอรี่ถูกใช้จนหมดเกลี้ยง จะถูกกำหนดให้อัดประจุกระแสค่อนข้างน้อย และในทันทีที่แรงดันของแบตเตอรี่เพิ่มขึ้นถึง 20 โวลท์ การอัดประจุก็จะเข้าสู่ช่วงที่ 2 ทันที ซึ่งจะเพิ่มอัตราการอัดขึ้นทันที ด้วยค่ากระแสสูงขึ้น เมื่อแรงดันของแบตเตอรี่ขึ้นไปอีกจนถึงโวลท์ กระแสที่อัดอยู่จะตกลงไปที่ทันทีเนื่องจากถือว่าแบตเตอรี่เต็มแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 วงจร charge battery

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจร

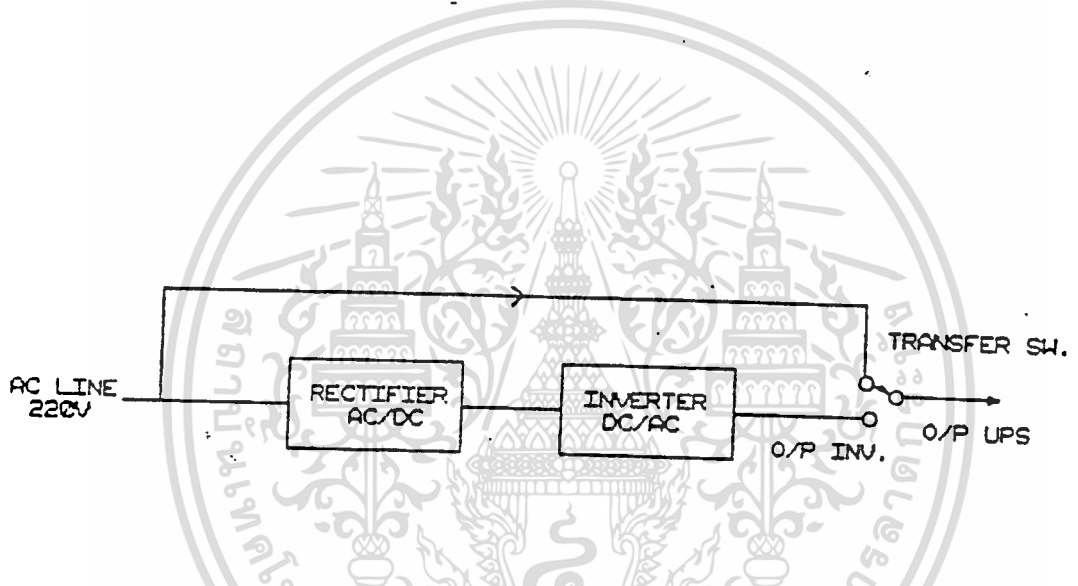
การพิจารณาวงจรเริ่มจาก IC_1 จะเห็นว่าขา 2 ได้รับแรงดัน 6.8 โวลต์ จากการแบ่งแรงดันของ R_1 และ D_5 ซึ่งเป็นซีเนอร์ไดโอด 6.8 โวลต์ แล้วส่งสัญญาณแรงดันผ่าน R_2 เข้ามา พิจารณาอีกด้านหนึ่งของวงจรที่จุดต่อกับแบตเตอรี่ ถ้าแบตเตอรี่มีแรงดันอยู่ในช่วง 0 ถึง 20 โวลต์ แรงดันที่แบ่งมาจากขากลางของ R_{11} จะส่งผ่านไปให้ขา 3 ของ IC_1 ซึ่งจะไม่มีโอกาสขึ้นถึง 6.8 โวลต์ ซึ่งจะน้อยกว่าแรงดันที่ขา 2 เสมอ ทำให้เอาต์พุตของ IC_1 ที่ ขา 6 เป็น 0 โวลต์ ผลจากแรงดันของแบตเตอรี่เช่นเดียวกัน ทำให้มีกระแสไหลผ่าน D_7 น้อยไม่พอบ้อนให้ทรานซิสเตอร์ Q_1 ทำงาน ทำให้ Q_1 อยู่ในสถานะ OFF จึงไม่มีความหมายต่อวงจร R_6 ก็เลยไม่มีความหมายตามไปด้วย

เมื่อเอาต์พุตของ IC_1 เป็น 0 โวลต์ จะมีกระแสไหลจากไฟบวกผ่าน R_7, Q_2 และ R_4 มาลงที่เอาต์พุตของ IC_1 กระแสนี้เป็นกระแสเบสของ Q_2 และ Q_3 ซึ่งควบคุมจำนวนกระแสที่ไหลผ่านขาอิมิตเตอร์ ไปขาคอลเลคเตอร์ของ Q_3 ไปอัดแบตเตอรี่ กระแสที่อัดแบตเตอรี่นี้ถูกควบคุมได้โดยการปรับความต้านทานของ R_4 กระแสนี้คือ กระแสช่วงแรกในการอัดแบตเตอรี่

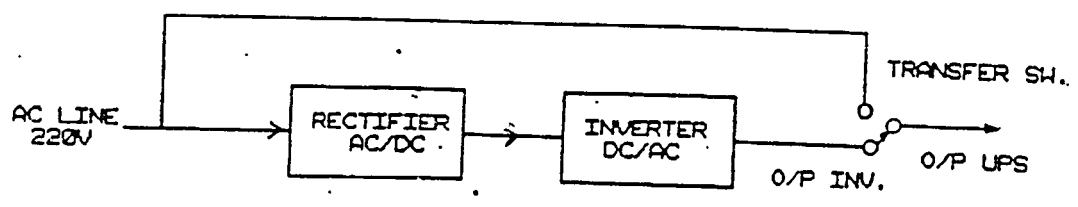
เมื่อแรงดันของแบตเตอรี่ขึ้นถึง 20 โวลต์ แรงดันที่จ่ายแก่ขาเบสของ Q_1 จะทำให้ Q_1 อยู่ในสถานะ ON กระแสเบสของ Q_2 สามารถไหลผ่าน R_6 และ Q_1 ได้อีกทางซึ่งจะทำให้กระแสที่ไปอัดแบตเตอรี่เพิ่มขึ้นด้วย ตัว R_{11} มีไว้สำหรับปรับให้กระแสที่อัดแบตเตอรี่ตกลงทันทีเมื่อแรงดันขึ้นถึง โวลต์ โดยปรับให้แรงดันที่ขา 3 ของ IC_1 เท่ากับแรงดันที่ขา 2 ทำให้เอาต์พุตของ IC_1 ยกแรงดัน 0 โวลต์ขึ้นไปทันที เมื่อเอาต์พุตของ IC_1 ยกขึ้นจาก 0 โวลต์ จะทำให้ Q_1 เปลี่ยนสถานะเป็น OFF กระแสอัดแบตเตอรี่ที่มีผลมาจากกระแสที่ไหลผ่าน R_6 ก็จะหายไป เหลือแต่ส่วนที่เป็นผลมาจากกระแสที่ไหลผ่าน R_4 ซึ่งจะลดลงไปกว่าเดิมเพราะขา 6 ของ IC_1 มีแรงดันสูงกว่าเดิม ในขณะที่แรงดันที่ขา 3 ของ IC_1 เพิ่มขึ้นเรื่อยๆ จากแรงดันแบตเตอรี่ที่เพิ่มขึ้น แรงดัน ที่ขา 6 ก็จะยกสูงขึ้นเรื่อยๆ เป็นผลให้ไปถึงกระแสที่อัดแบตเตอรี่ลดลงเรื่อยๆ จนไม่มีกระแสไหล เลย ทำให้การอัดแบตเตอรี่เป็นอันสมบูรณ์.

3.3 transfer switch

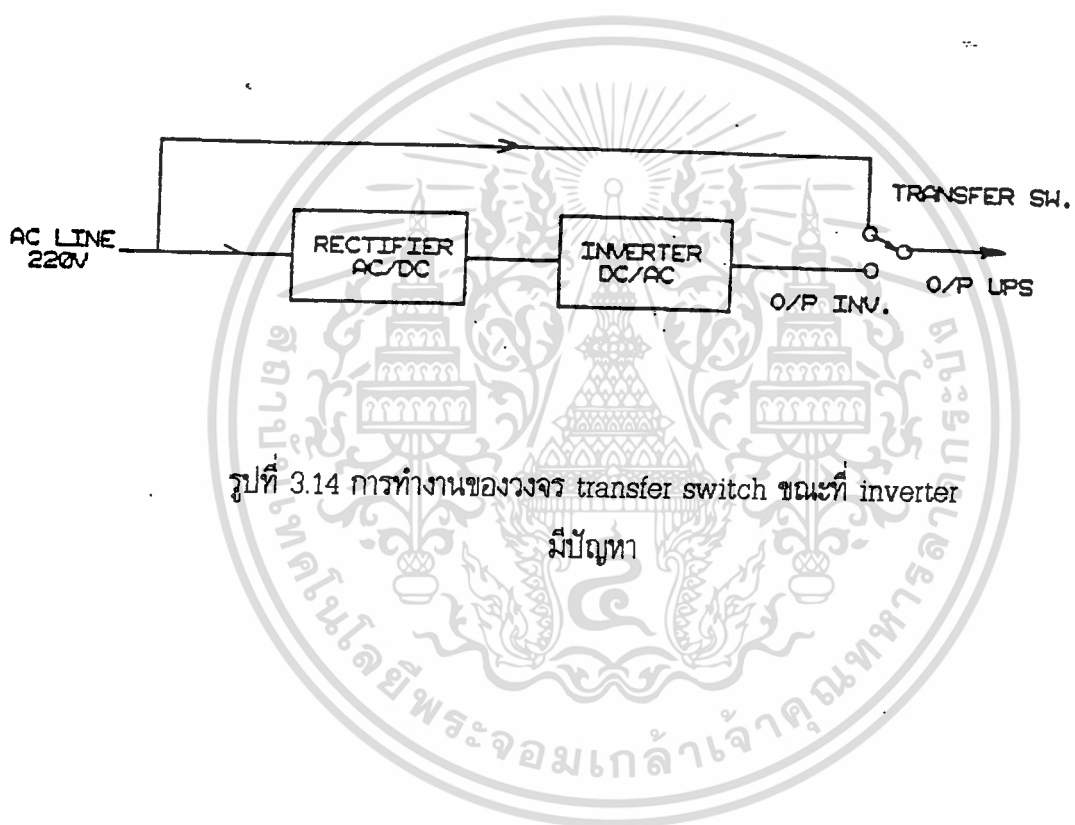
วงจรส่วนนี้จะทำหน้าที่ transfer สัญญาณ ac จาก output ของระบบ inverter หรือมาจาก ac line เข้าสู่ระบบ output ของวงจร UPS เพื่อต่อให้กับ load ส่วนที่เป็น switch ตัดต่อจะใช้ relay โดยปกติก่อนเปิดเครื่อง switch จะต่ออยู่กับ ac line และวงจร monostable จะทำการหน่วง 10ms. เพื่อให้ inverter ทำงานได้สมบูรณ์ หลังจากนั้นก็จะต่อกับ output ของ inverter อีกกรณีหนึ่งคือเมื่อ inverter มีปัญหาขึ้นเครื่องก็จะต่อ output ของวงจร UPS เข้ากับ ac line โดยอัตโนมัติ



รูปที่ 3.12 การทำงานของ transfer switch ในภาวะไม่เปิดเครื่อง UPS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 3.13 การทำงานของ transfer switch หลังเปิดเครื่อง UPS



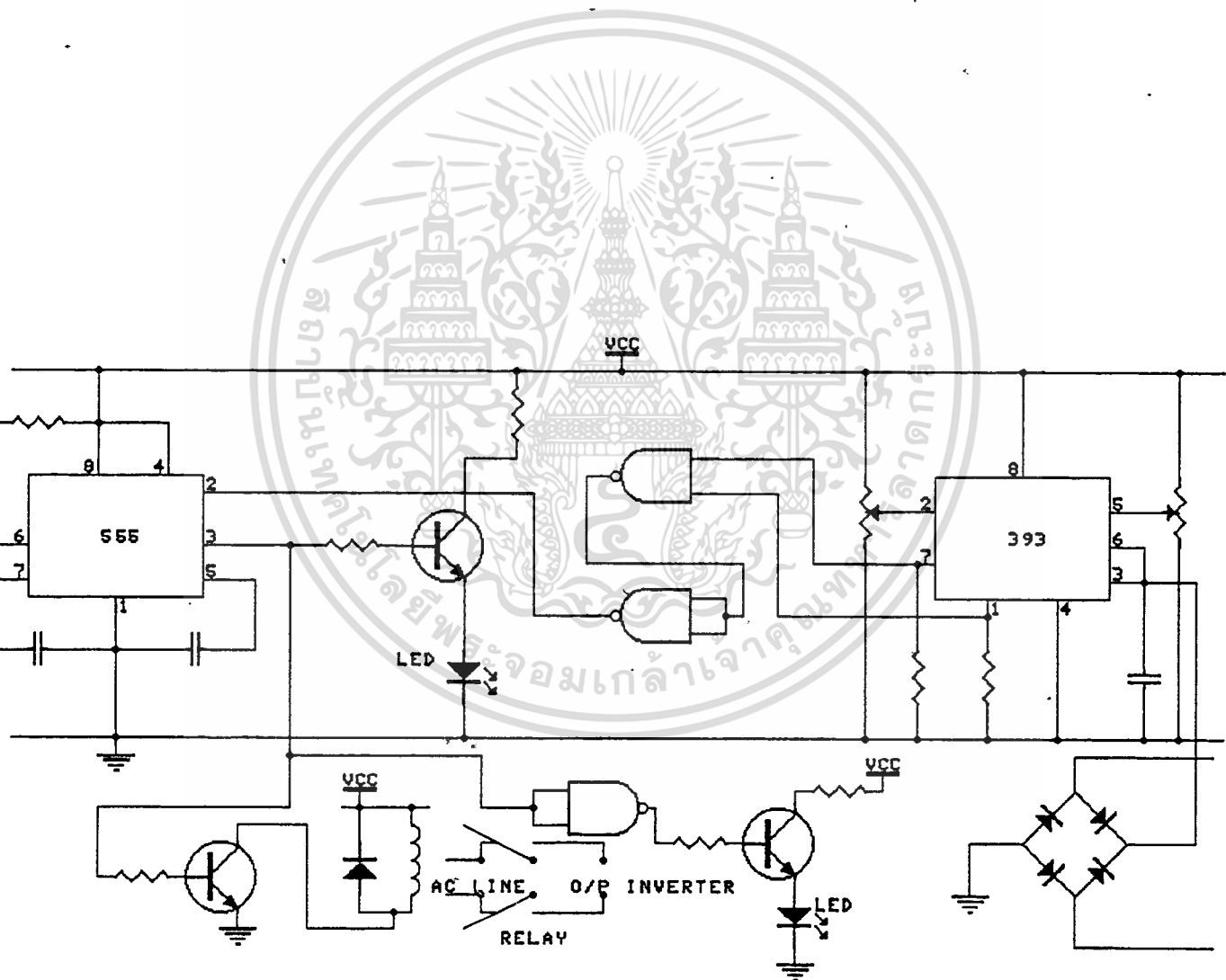
รูปที่ 3.14 การทำงานของวงจร transfer switch ขณะที่เป็น inverter

มีปัญหา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของ transfer switch

1. วงจร monostable ทำหน้าที่หน่วงเวลาประมาณ 10ms. หรือเวลาซึ่งตั้งตามความเหมาะสม แล้งจึงต่อ output ของ inverter กับ load การสร้างวงจรมันเราใช้ LM555 ซึ่งเป็น IC ที่ง่ายต่อการใช้งาน
2. วงจรขับ relay เป็นการนำ transistor มาต่อเป็นวงจรถับ แล้วจึงนำมาต่อร่วมกับวงจร monostable ดังรูปที่ 3.15



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้รูปที่ 3.15 วงจร transfer switch เป็นเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของส่วน transfer switch

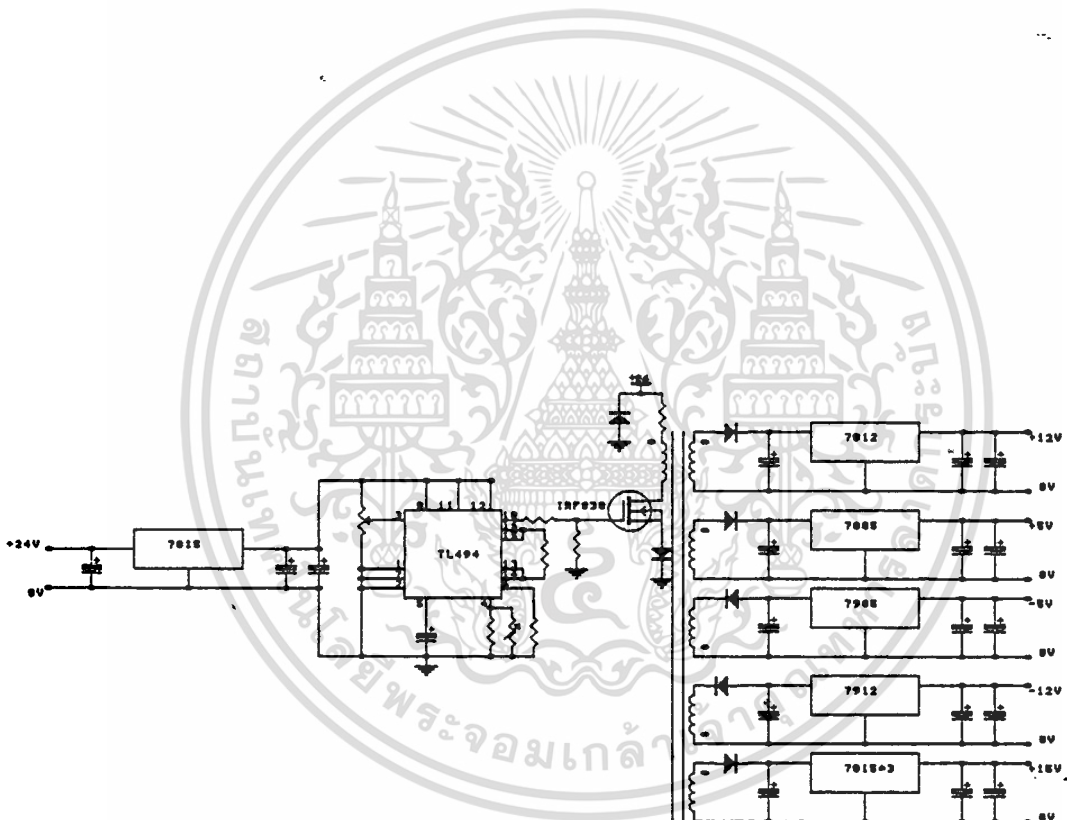
วงจรนี้ใช้ IC เบอร์ 555 เป็นตัวสร้างสัญญาณพัลส์ โดยใช้ IC เบอร์ 393 ซึ่งเป็น comparater เป็นตัวเปรียบเทียบสัญญาณที่เข้ามา จาก IC 555 กับสัญญาณ reference ซึ่งตั้งไว้เป็นมาตรฐานก่อนหน้านี้ ถ้าไฟเกิน ไฟตก หรือไฟดับ ส่วน transfer switch นี้ จะเป็นส่วนที่กำหนดให้ UPS นี้ทำงาน การทำงานของวงจรดังรูปที่ 3.15 ที่ IC 393 ปกติ reference ที่ขา 2 จะต่ำกว่าที่ขา 3 แต่เมื่อแรงดันที่ขา 3 สูงกว่าแรงดันที่ขา 2 จะทำให้ขา 1 มี logic ค่าหนึ่ง แต่เมื่อแรงดันที่ขา 3 ต่ำกว่าแรงดันที่ขา 2 จะทำให้ขา 1 มี logic ค่า 0 ไป trig IC 555 ให้ทำงานมีแรงดันออกมาจากขา 3 ของ IC 555 ซึ่งจะต่อกับ contact ของ relay ทำให้หน้า contact ไปอยู่ที่ output ของ inverter เป็นเวลานานเท่าที่กำหนดได้ เมื่อไฟฟ้าเข้าสู่ปกติ หน้า contact จะกลับไปต่อที่ AC line ส่วนลักษณะของไฟเกิน ก็จะเป็นดังที่กล่าวมาแล้วเช่นกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน DC to DC

ส่วนนี้เป็นส่วนที่ใช้สร้างไฟกระแสตรงเพื่อเป็นไฟเลี้ยงวงจรต่างๆของแหล่งจ่ายไฟต่อเนื่อง จากวงจรรูปที่ 3.16 จะเห็นว่า IC494 จะสร้างสัญญาณ pulse ออกมา ณ ความถี่ค่าหนึ่งซึ่งเราสามารถ กำหนดได้ สัญญาณ pulse ที่ได้นี้จะไป trig ตัว mosfet ให้ทำงาน ทำให้ input ของหม้อแปลงเป็น pulse และจะได้ output ของหม้อแปลงเป็น pulse เช่นกัน จากนั้นจะผ่านตัวเก็บประจุซึ่งจะ discharge ทำให้ได้กระแสที่เรียบขึ้น แล้ว transistor จะเป็นตัวกำหนดค่าของแรงดันที่ออกมา



รูปที่ 3.16 ส่วน DC to DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

1. ส่วน Pulse Width Modulation

- ได้สัญญาณ Carrier รูปสามเหลี่ยมที่มีความถี่ 50 KHz และสัญญาณ Input รูป Sine 50Hz ตามที่ต้องการ

- รูปคลื่นที่ผ่านการ Modulation ระหว่างสัญญาณ Carrier 50 KHz กับสัญญาณ Sine 50 Hz จะได้ สัญญาณ Pulse ตามที่ต้องการ

2. ส่วน DC-to-DC

- เราได้ Supply ที่แยก Ground จากกันหลายชุดจากแหล่งกำเนิดเดียวกัน โดยใช้หม้อแปลงหลายชุด ในการทดลองนี้จะได้ Supply ค่า +5,-5,+12,-12 และ 15 โวลต์ โดยหม้อแปลงที่ใช้ทำขึ้นเอง

3. ส่วน Charge Battery

- ในการ Charge Battery จำนวนกระแสจะขึ้นอยู่กับแรงดันของ Battery ที่เหลือ ที่แรงดันต่ำกระแสจะมาก ที่แรงดันมากกระแสจะต่ำ

4. ส่วน Transfer Switch

- เมื่อเกิดปัญหาไฟฟ้าดับ การจ่ายไฟจะถูกตัดไปใช้ในส่วน Inverter เป็นแหล่งจ่ายไฟแทน

- การเปลี่ยนแหล่งจ่ายไฟจาก AC Line ไปยัง Inverter เมื่อเกิดปัญหาทำได้ค่อนข้างดี

5. วงจรขับ Mosfet

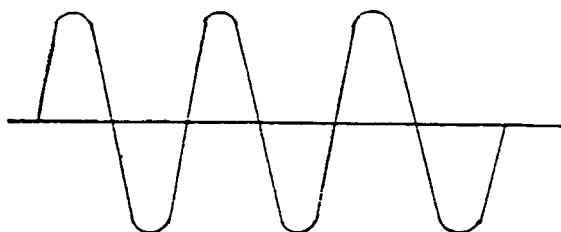
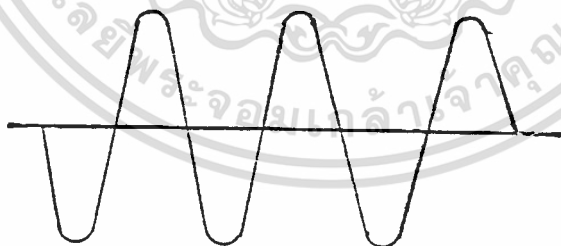
- จากการทดลองสัญญาณ Output ก่อนนำไปทำการ Stepp up Voltage ด้วยหม้อแปลงความถี่สูง ด้วยการต่อ Resistive Load ได้สัญญาณไม่ดีนักแต่เป็นลักษณะของสัญญาณที่ต้องการ

- นำสัญญาณ Output ไปต่อผ่านหม้อแปลงความถี่สูงไม่สามารถ Step up Voltage ได้

- ในส่วนของ Opto ทำงานได้ดี



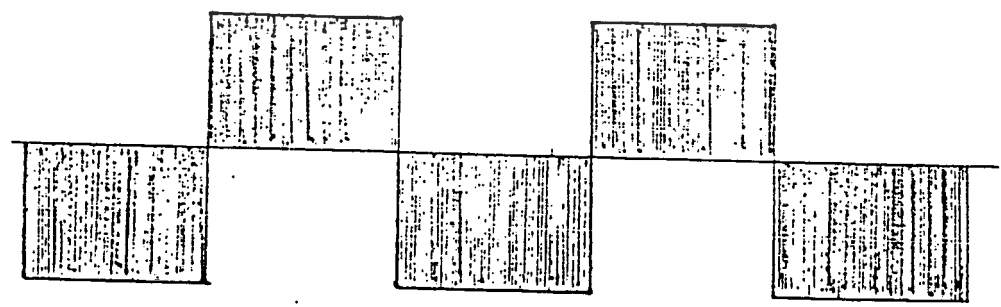
รูปที่ 4.1 carrier รูปสามเหลี่ยมความถี่ 50 KHz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 4.2 input ที่จะนำไป modulation
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

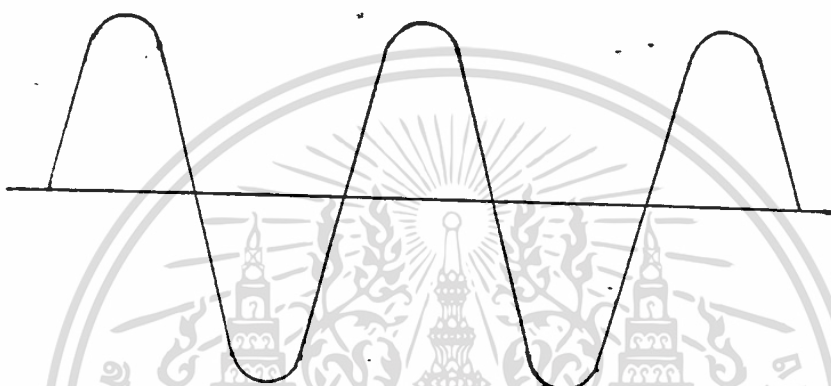


รูปที่ 4.3 รูปคลื่นที่ผ่านการ modulation แล้ว



รูปที่ 4.4 รูปคลื่นก่อนการ filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 รูปคลื่นหลังการ filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลและวิจารณ์

1. ส่วน Pulse Width Modulation

- สัญญาณที่ได้จากการ Modulation ระหว่างสัญญาณ Sine 50 Hz กับสัญญาณ Carrier 50 KHz จะได้รับสัญญาณ Pulse ที่ค่อนข้างดี แต่ควรพัฒนาไปใช้ IC สำเร็จรูปแทน ซึ่งช่วยทำให้มีขนาดเล็กลง และควบคุมง่ายกว่า

2. ส่วน DC-to-DC

- ในส่วนนี้จะได้รับ Supply หลาย ๆ ชุดที่แยก Ground ซึ่งมีคุณภาพดีพอใช้เนื่องจากหม้อแปลงที่ใช้มีคุณภาพไม่ค่อยดีนัก ทำให้เมื่อต่อ Load แล้ว Supply Voltage ตกลง จึงควรออกแบบหม้อแปลงให้ดีกว่านี้ต่อไป และพัฒนาส่วนนี้ให้มีขนาดเล็กลง

3. ส่วน Charge Battery

- ในการ Charge Battery จะขึ้นอยู่กับแรงดันของ Battery และค่าของกระแสที่เราตั้งไว้ ซึ่งการ Charge ที่แรงดัน Battery ต่ำจะใช้กระแสที่ค่อนข้างสูง และเมื่อแรงดัน Battery เพิ่มขึ้นกระแสที่ Charge จะลดน้อยลงเรื่อย ๆ จนหยุดเมื่อ Battery เต็ม ซึ่งการ Charge ที่กระแสค่อนข้างต่ำนี้ทำให้อายุการใช้งานของ Battery ยาวนานขึ้น แต่จะมีข้อเสียคือจะใช้เวลาในการ Charge นาน

4. ส่วน Transfer Switch

- การทำงานของส่วน Transfer Switch นี้ค่อนข้างดี แต่ความเร็วในการ Switch อาจเปลี่ยนแปลงได้เนื่องจากขดลวดเหนี่ยวนำในตัว Relay ซึ่งแก้ไขได้โดยใช้ Electronics Switch แทน

5. ส่วนวงจรขับ Mosfet

- การทำงานของส่วนวงจรขับ Mosfet นี้ถ้าไม่ทำการแยก Ground ของวงจรที่ทำการ Drive Transistor สำหรับขับ Mosfet แล้ว จะมีปัญหาเรื่อง Noise สูงมาก และ ขนาดของ Output Voltage จะขึ้นอยู่กับขนาดของ Vg ซึ่งเราไม่สามารถให้ Output ของวงจรมีค่าสูงเกินกว่า Vg-Vgs ได้ ซึ่งในกรณีนี้ทำให้ต้อง Step up หม้อแปลงมากขึ้น กระแสจะสูงขึ้น ซึ่งสามารถแก้ไขได้โดย การแยก Ground

วงจรรีบ Mosfer ทั้ง 4 ตัวออกจากกัน ซึ่งจะทำให้ Noise มีค่าลดลง และสามารถใช้ในการ Switch เพื่อให้ได้ Output ที่มีค่าสูงกว่าค่าของสัญญาณ V_g ได้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- ก้องเกียรติ ณ สีมา ทฤษฎีและการใช้งานไทมเมอร์ ไอซี 555 พิมพ์ครั้งที่ 2 กรุงเทพฯ :อิเล็กทรอนิกส์เวิลด์ 2528
- Arthur B. Williams , Operational Amplifiers Electronics Design Handbook.
- Motorola , Linear/Switchmode Voltage Regulator Handbook, Motorola Inc,1989.
- Motorola , Optoelectronic Device Data , Motorola Inc , 1983.
- George Chryssic , High Frequency Switching Power Supply : Theory and Design , Mc Graw-Hill Book company Newyork , 1984
- Abraham I. Pressman , Switching and Linear Power Supply ,Power Converter Design , Hayden Book Company Rochelle Park ,New Jersey, 1979.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM311 Voltage Comparator

General Description

The LM311 is a voltage comparator that has input currents more than a hundred times lower than devices like the LM306 or LM710C. It is also designed to operate over a wider range of supply voltages: from standard $\pm 15V$ op amp supplies down to the single 5V supply used for IC logic. Its output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, it can drive lamps or relays, switching voltages up to 40V at currents as high as 50 mA.

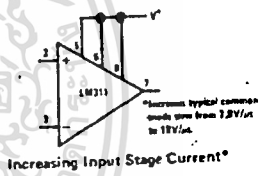
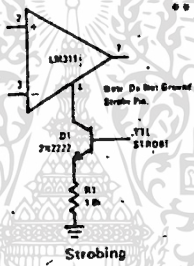
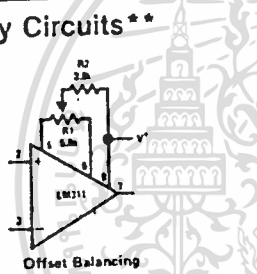
Features

- Operates from single 5V supply
- Maximum input current: 250 nA
- Maximum offset current: 50 nA

- Differential input voltage range: $\pm 30V$
- Power consumption: 135 mW at $\pm 15V$

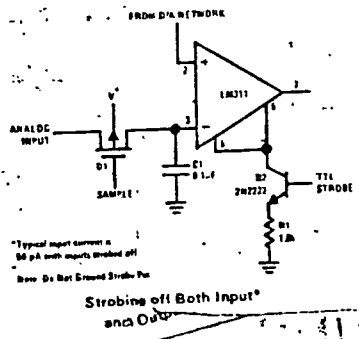
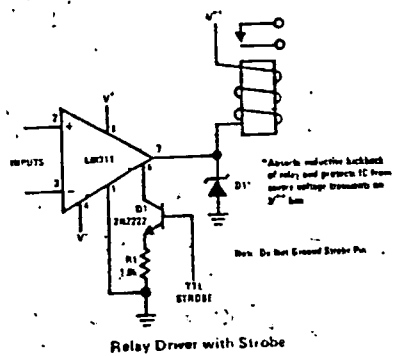
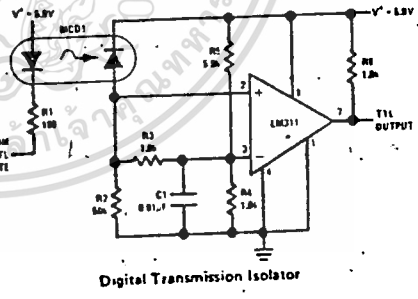
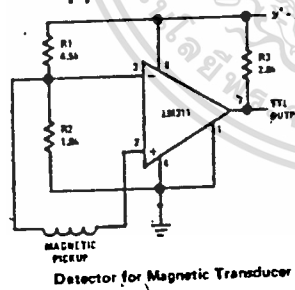
Both the input and the output of the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM306 and LM710C (200 ns response time vs 40 ns) the device is also much less prone to spurious oscillations. The LM311 has the same pin configuration as the LM306 and LM710C. See the "application hints" of the LM311 for application help.

Auxiliary Circuits **

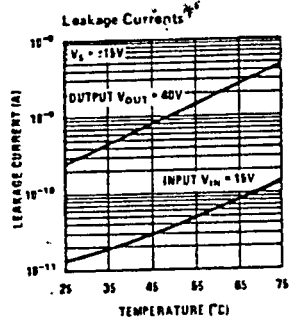
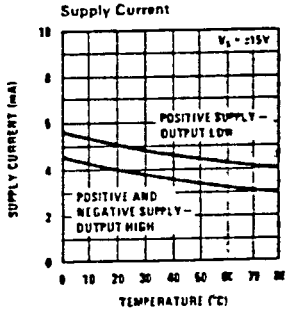
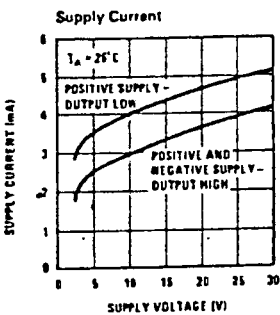


* Note: Pin connections shown on schematic diagram and typical applications are for TO-5 package.

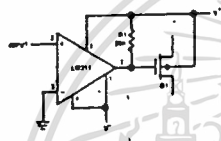
Typical Applications **



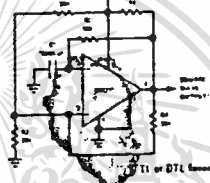
Typical Performance Characteristics (Continued)



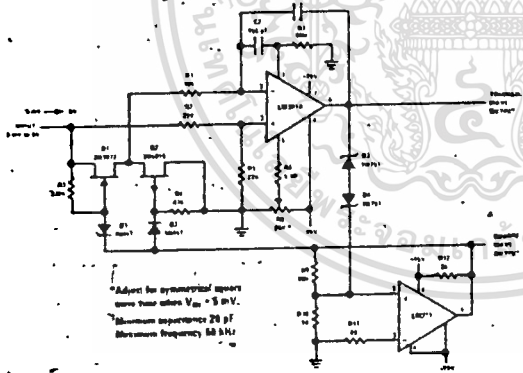
Typical Applications



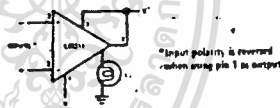
Zero Crossing Detector Driving MOS Switch



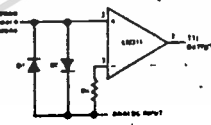
100 kHz Free Running Multivibrator



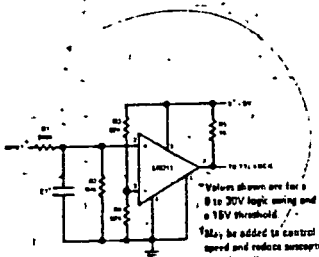
10 Hz to 10 kHz Voltage Controlled Oscillator



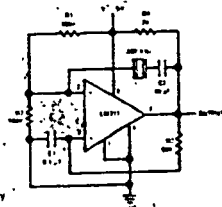
Driving Ground-Referenced Load



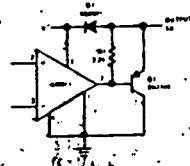
Using Clamp Diodes to Improve Response



TTL Interface with High Level Logic

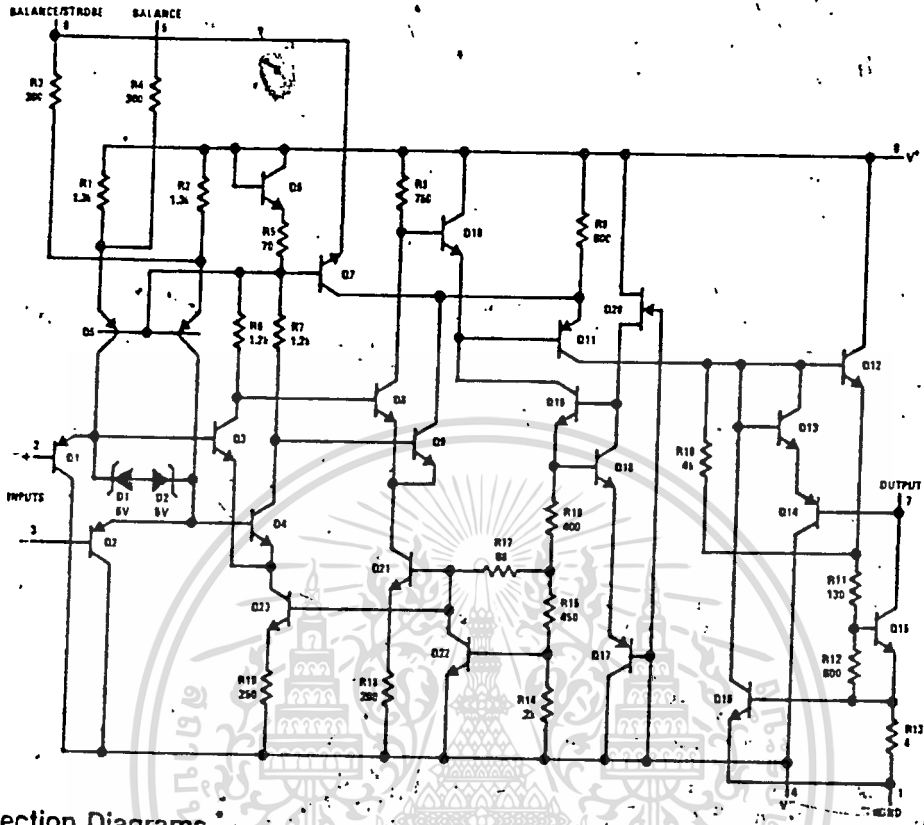


Crystal Oscillator

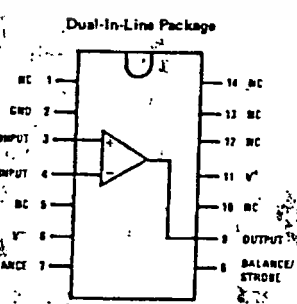
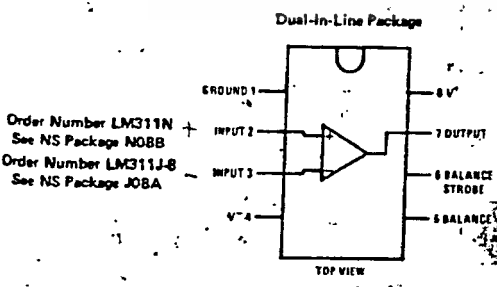
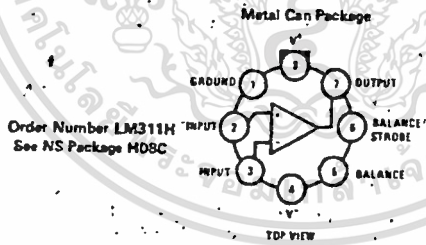


Comparator and Solenoid Driver

Schematic Diagram



Connection Diagrams



*Pin connections shown on schematic diagram and typical applications are for TO-5 package.

Note: Pin 9 connected to bottom of package

LM311

Application Hints

CIRCUIT TECHNIQUES FOR AVOIDING OSCILLATIONS IN COMPARATOR APPLICATIONS

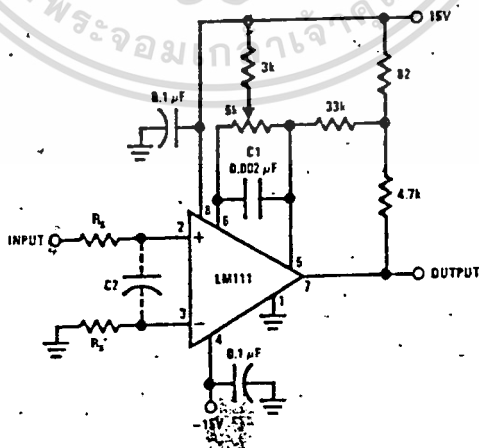
When a high-speed comparator such as the LM111 is used with fast input signals and low source impedances, the output response will normally be fast and stable, assuming that the power supplies have been bypassed (with 0.1 μF disc capacitors), and that the output signal is routed well away from the inputs (pins 2 and 3) and also away from pins 5 and 6.

However, when the input signal is a voltage ramp or a slow sine wave, or if the signal source impedance is high (1 $\text{k}\Omega$ to 100 $\text{k}\Omega$), the comparator may burst into oscillation near the crossing-point. This is due to the high gain and wide bandwidth of comparators like the LM111. To avoid oscillation or instability in such a usage, several precautions are recommended, as shown in Figure 1 below.

1. The trim pins (pins 5 and 6) act as unwanted auxiliary inputs. If these pins are not connected to a trim-pot, they should be shorted together. If they are connected to a trim-pot, a 0.01 μF capacitor C1 between pins 5 and 6 will minimize the susceptibility to AC coupling. A smaller capacitor is used if pin 5 is used for positive feedback as in Figure 1.
2. Certain sources will produce a cleaner comparator output waveform if a 100 pF to 1000 pF capacitor C2 is connected directly across the input pins.
3. When the signal source is applied through a resistive network, R_s , it is usually advantageous to choose an R_s of substantially the same value, both for DC and for dynamic (AC) considerations. Carbon, tin-oxide, and metal-film resistors have all been used successfully in comparator input circuitry. Inductive wirewound resistors are not suitable.

4. When comparator circuits use input resistors (eg. summing resistors), their value and placement are particularly important. In all cases the body of the resistor should be close to the device or socket. In other words there should be very little lead length or printed-circuit foil run between comparator and resistor to radiate or pick up signals. The same applies to capacitors, pots, etc. For example, if $R_s = 10 \text{ k}\Omega$, as little as 5 inches of lead between the resistors and the input pins can result in oscillations that are very hard to damp. Twisting these input leads tightly is the only (second best) alternative to placing resistors close to the comparator.

5. Since feedback to almost any pin of a comparator can result in oscillation, the printed-circuit layout should be engineered thoughtfully. Preferably there should be a groundplane under the LM111 circuitry, for example, one side of a double-layer circuit card. Ground foil (or, positive supply or negative supply foil) should extend between the output and the inputs, to act as a guard. The foil connections for the inputs should be as small and compact as possible, and should be essentially surrounded by ground foil on all sides, to guard against capacitive coupling from any high-level signals (such as the output). If pins 6 and 7 are not used, they should be shorted together. If they are connected to a trim-pot, the trim-pot should be located, at most, a few inches away from the LM111, and the 0.01 μF capacitor should be installed. If this capacitor cannot be used, a shielding printed-circuit foil may be advisable between pins 6 and 7. The power supply bypass capacitors should be located within a couple inches of the LM111. (Some other comparators require the power-supply bypass to be located immediately adjacent to the comparator.)



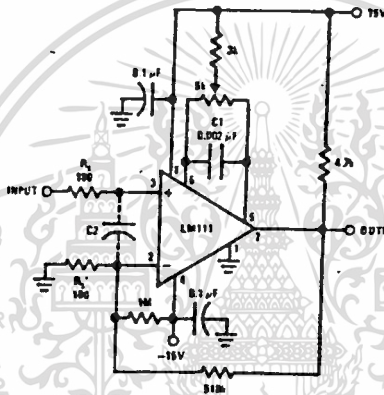
Pin connections shown are for LM111H in B-lead TO-5 hermetic package

FIGURE 1. Improved Positive Feedback

6. It is a standard procedure to use hysteresis (positive feedback) around a comparator, to prevent oscillation, and to avoid excessive noise on the output because the comparator is a good amplifier for its own noise. In the circuit of *Figure 2*, the feedback from the output to the positive input will cause about 3 mV of hysteresis. However, if R_2 is larger than 100Ω, such as 50 kΩ, it would not be reasonable to simply increase the value of the positive feedback resistor above 510 kΩ. The circuit of *Figure 3* could be used, but it is rather awkward. See the notes in paragraph 7 below.

7. When both inputs of the LM111 are connected to active signals, or if a high-impedance signal is driving the positive input of the LM111 so that positive feedback would be disruptive, the circuit of *Figure 1* is

8. These application notes apply specifically to the LM111, LM211, LM311, and LF111 families of comparators, and are applicable to all high-speed comparators in general, (with the exception that not all comparators have trim pins).



Pin connections shown are for LM111H in B-lead TO-5 hermetic package

FIGURE 2. Conventional Positive Feedback

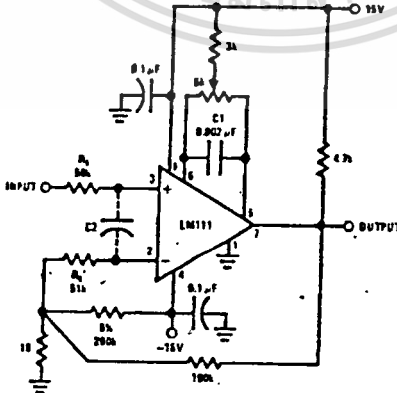


FIGURE 3. Positive Feedback With High Source Resistance

LM193/LM293/LM393, LM193A/LM293A/LM393A, LM2903

Low Power Low Offset Voltage Dual Comparators

General Description

The LM193 series consists of two independent precision voltage comparators with an offset voltage specification as low as 2.0 mV max for two comparators which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

- Eliminates need for dual supplies
- Allows sensing near ground
- Compatible with all forms of logic
- Power drain suitable for battery operation

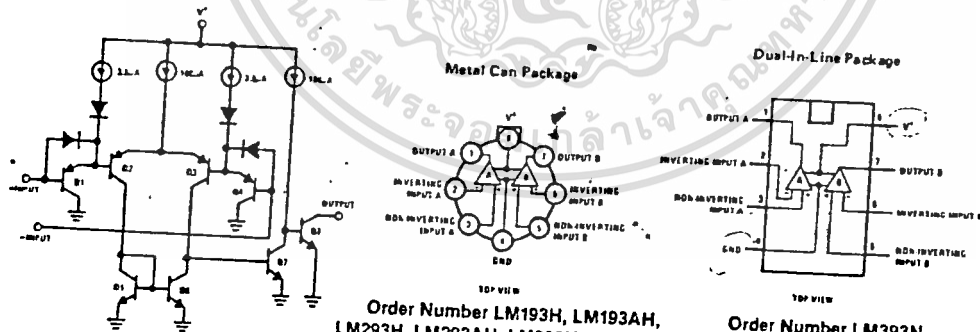
Features

- Wide single supply Voltage range or dual supplies 2.0 V_{DC} to 36 V_{DC}
±1.0 V_{DC} to ±18 V_{DC}
- Very low supply current drain (0.8 mA)—independent of supply voltage (1.0 mW/comparator at 5.0 V_{DC})
- Low input biasing current 25 nA
- Low input offset current ±5 nA
- and maximum offset voltage ±3 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage 250 mV at 4 mA
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems

Advantages

- High precision comparators
- Reduced V_{OS} drift over temperature

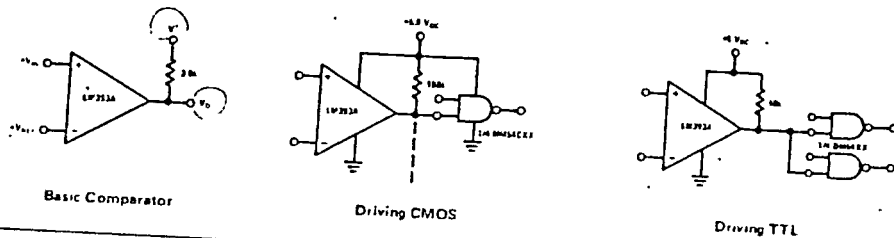
Schematic and Connection Diagrams



Order Number LM193H, LM193AH,
LM293H, LM293AH, LM393H or LM393AH
See NS Package H08C

Order Number LM393N,
LM393AN, or LM2903N
See NS Package N08B

Typical Applications (V⁺ = 5.0 V_{DC})



Basic Comparator

Driving CMOS

Driving TTL

LM193/LM293/LM393, LM193A/LM293A/LM393A, LM2903

Absolute Maximum Ratings

Supply Voltage, V^+	36 VDC or ± 18 VDC
Differential Input Voltage	35 VDC
Input Voltage	-0.3 VDC to +36 VDC
Power Dissipation (Note 1)	
Molded DIP	570 mW
Metal Can	830 mW
Output Short-Circuit to Ground, (Note 2)	Continuous
Input Current ($V_{IN} < -0.3$ VDC), (Note 3)	50 mA
Operating Temperature Range	
LM393/LM393A	0°C to +70°C
LM293/LM293A	-25°C to +85°C
LM193/LM193A	-55°C to +125°C
LM2903	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

Electrical Characteristics ($V^+ = 5$ VDC) (Note 4)

PARAMETER	CONDITIONS	LM193A			LM293A, LM393A			LM193			LM293, LM393			LM2903			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	$T_A = 25^\circ\text{C}$, (Note 9)																
Input Bias Current	I_{IN+} or I_{IN-} with Output in Linear Range, $T_A = 25^\circ\text{C}$, (Note 5)		± 1.0	± 2.0		± 1.0	± 2.0		± 1.0	± 5.0		± 1.0	± 5.0		± 2.0	± 7.0	mVDC
Input Offset Current	$I_{IN+} - I_{IN-}$, $T_A = 25^\circ\text{C}$		25	100		25	250		25	100		25	250		25	250	nADC
Input Common-Mode Voltage Range	$T_A = 25^\circ\text{C}$, (Note 6)		± 3.0	± 25		± 5.0	± 50		± 3.0	± 25		± 5.0	± 50		± 5.0	± 50	nADC
Supply Current	$R_L = \infty$ on All Comparators, $T_A = 25^\circ\text{C}$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	VDC
	$R_L = \infty$ on All Amps, $V^+ = 30$ VDC		0.4	1		0.4	1		0.4	1		0.4	1		0.4	1.0	mADC
Voltage Gain	$R_L \geq 15$ k Ω , $T_A = 25^\circ\text{C}$, $V^+ = 15$ VDC (To Support Large V_{OJ} Swing)	50	200		50	200		50	200		50	200		25	100		mADC
Large Signal Response Time	$V_{IN} = \text{TTL Logic Swing}$, $V_{REF} = 1.4$ VDC		300			300			300			300			300		V/mV
	$V_{RL} = 5$ VDC, $R_L = 5.1$ k Ω , $T_A = 25^\circ\text{C}$																ns
Response Time	$V_{RL} = 5$ VDC, $R_L = 5.1$ k Ω , $T_A = 25^\circ\text{C}$, (Note 7)		1.3			1.3			1.3			1.3			1.5		ns
Output Sink Current	$V_{IN-} \geq 1$ VDC, $V_{IN+} = 0$, $V_O \leq 1.5$ VDC, $T_A = 25^\circ\text{C}$	6.0	16		6.0	16		6.0	16		6.0	16		6	16		mADC
Saturation Voltage	$V_{IN-} \geq 1$ VDC, $V_{IN+} = 0$, $I_{SINK} \leq 4$ mA, $T_A = 25^\circ\text{C}$		250	400		250	400		250	400		250	400				mADC
Output Leakage Current	$V_{IN-} = 0$, $V_{IN+} \geq 1$ VDC, $V_O = 5$ VDC, $T_A = 25^\circ\text{C}$		0.1			0.1			0.1			0.1			0.1		mVDC

5-42

Electrical Characteristics (Continued)

PARAMETER	CONDITIONS	LM193A			LM293A, LM393A			LM193			LM293, LM393			LM2903			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	(Note 9)																
Input Offset Current	$I_{IN+} - I_{IN-}$			4.0			4.0										mVDC
Input Bias Current	I_{IN+} or I_{IN-} with Output in Linear Range			±100			±150			9			9			9	15
Input Common-Mode Voltage Range				300			400			±100			±150			50	200
Saturation Voltage	$V_{IN-} \geq 1 V_{DC}$, $V_{IN+} = 0$, $I_{SINK} \leq 4 \text{ mA}$	0		$V^+ - 2.0$	0		$V^+ - 2.0$	0		300			400			200	500
Output Leakage Current	$V_{IN-} = 0$, $V_{IN+} \geq 1 V_{DC}$, $V_O = 30 V_{DC}$			700			700			700	0		$V^+ - 2.0$	0		$V^+ - 20$	
Differential Input Voltage	Keep All V_{IN} 's $\geq 0 V_{DC}$ for V^- , If Used, (Note 8)			1.0			1.0			700			700			400	700
				36			36			1.0			1.0			1.0	1.0
										36			36			28	28
																	VDC

Note 1: For operating at high temperatures, the LM393/LM393A and LM2903 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 175°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM193/LM193A/LM293/LM293A must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D \leq 100 \text{ mW}$), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. The maximum output current is approximately 20 mA independent of the magnitude of V^+ acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level for to ground for a large overdrive for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3 V_{DC}$.

Note 3: These specifications apply for $V^+ = 5 V_{DC}$ and $-55^\circ C \leq T_A \leq +125^\circ C$, unless otherwise stated. With the LM293/LM293A all temperature specifications are limited to $-25^\circ C \leq T_A \leq +85^\circ C$ and the LM393/LM393A temperature specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$. The LM2903 is limited to $-40^\circ C \leq T_A \leq +85^\circ C$.

Note 4: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.

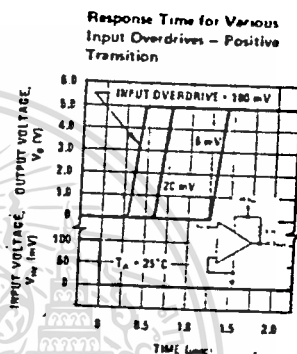
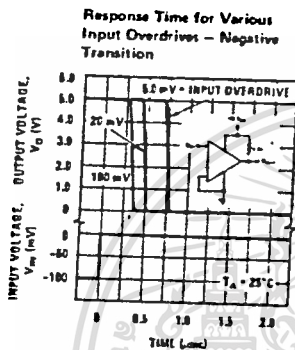
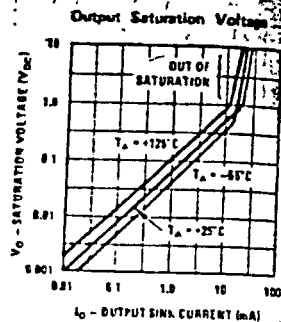
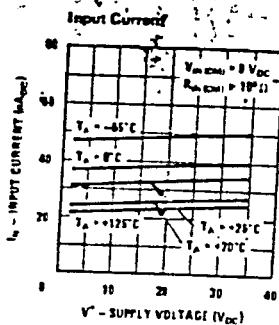
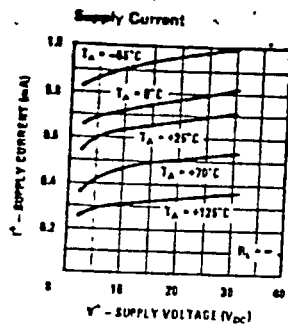
Note 5: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V^+ - 1.5V$, but either or both inputs can go to 30 VDC without damage.

Note 6: The response time specified is for a 10 mV input step with 5 mV overdrive. For larger overdrive signals 300 ns can be obtained, see typical performance characteristics section.

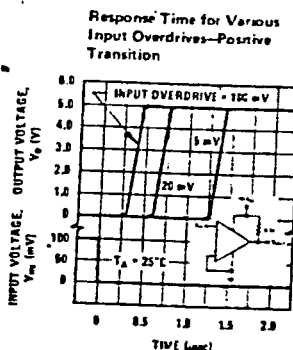
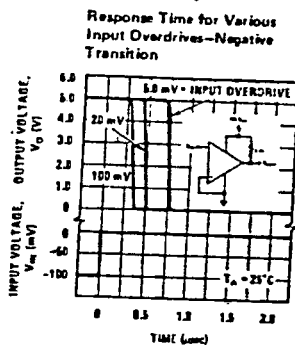
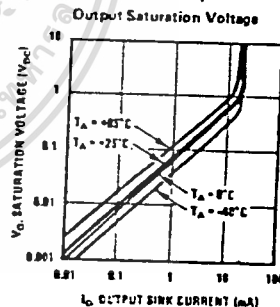
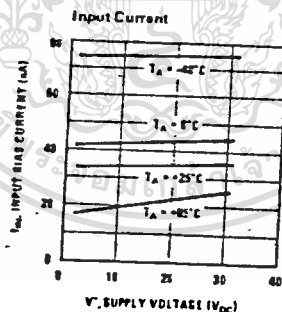
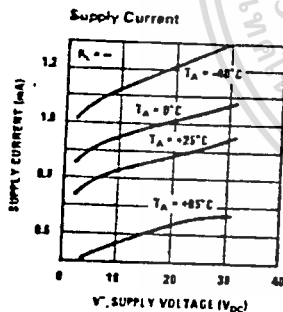
Note 7: Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than $-0.3 V_{DC}$ for 0.3 VDC below the magnitude of the negative power supply, if used).

Note 8: At output switch point, $V_O \approx 1.4 V_{DC}$, $R_S = 0 \Omega$ with V^+ from 5 VDC to 30 VDC; and over the full input common-mode range (0 VDC to $V^+ - 1.5 V_{DC}$).

Typical Performance Characteristics LM193/LM293/LM393, LM193A/LM293A/LM393A



Typical Performance Characteristics LM2903



Application Hints

The LM193 series are high gain, wide bandwidth devices which, like most comparators, can easily oscillate if the output lead is inadvertently allowed to capacitively couple to the inputs via stray capacitance. This shows up only during the output voltage transition intervals as the comparator changes states. Power supply bypassing is not required to solve this problem. Standard PC board layout is helpful as it reduces stray input-output coupling. Reducing the input resistors to $< 10 \text{ k}\Omega$ reduces the feedback signal levels and finally, adding even a small amount (1.0 to 10 mV) of positive feedback (hysteresis) causes such a rapid transition that oscillations due to stray feedback are not possible. Simply socketing the IC and attaching resistors to the pins will cause input-output oscillations during the small transition intervals unless hysteresis is used. If the input signal is a pulse waveform, with relatively fast rise and fall times, hysteresis is not required.

All pins of any unused comparators should be grounded.

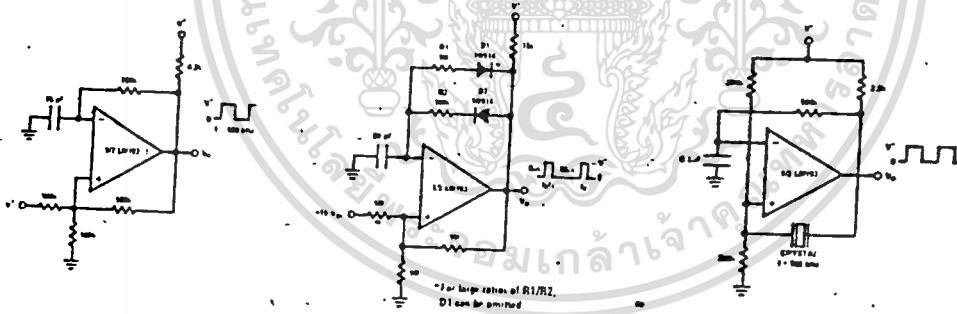
The bias network of the LM193 series establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 2.0 V_{DC} to 30 V_{DC} .

It is usually unnecessary to use a bypass capacitor across the power supply line.

The differential input voltage may be larger than V^+ without damaging the device (see Note 8). Protection should be provided to prevent the input voltages from going negative more than $-0.3 V_{DC}$ (at 25°C). An input clamp diode can be used as shown in the applications section.

The output of the LM193 series is the uncommitted collector of a grounded-emitter NPN output transistor. Many collectors can be tied together to provide an output OR'ing function. An output pull-up resistor can be connected to any available power supply voltage within the permitted supply voltage range and there is no restriction on this voltage due to the magnitude of the voltage which is applied to the V^+ terminal of the LM193 package. The output can also be used as a simple SPST switch to ground (when a pull-up resistor is not used). The amount of current which the output device can sink is limited by the drive available (which is independent of V^+) and the β of this device. When the maximum current limit is reached (approximately 16 mA), the output transistor will come out of saturation and the output voltage will rise very rapidly. The output saturation voltage is limited by the approximately $60\Omega r_{SAT}$ of the output transistor. The low offset voltage of the output transistor (1.0 mV) allows the output to clamp essentially to ground level for small load currents.

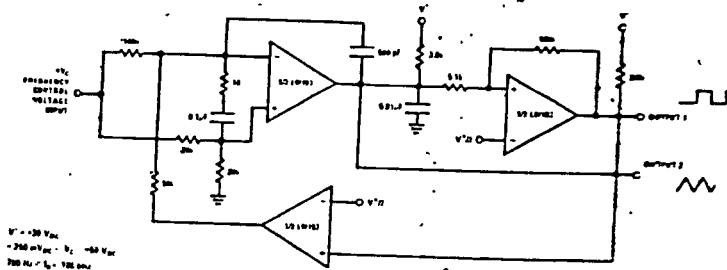
Typical Applications (Continued) ($V^+ = 15 V_{DC}$)



Squarewave Oscillator

Pulse Generator

Crystal Controlled Oscillator

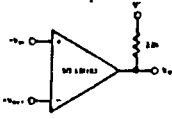


Two-Decade High-Frequency VCO

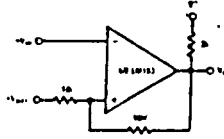
LM193/LM293/LM393,
LM193A/LM293A/LM393A, LM2903

5

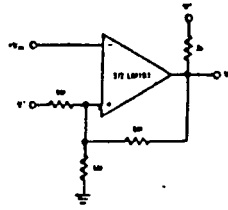
Typical Applications (Continued) ($V^+ = 15 V_{DC}$)



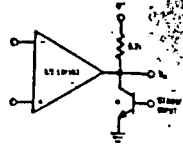
Basic Comparator



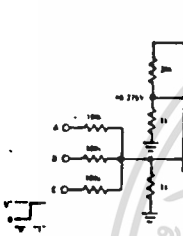
Non-Inverting Comparator with Hysteresis



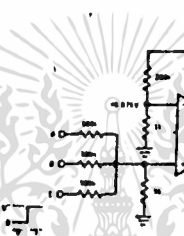
Inverting Comparator with Hysteresis



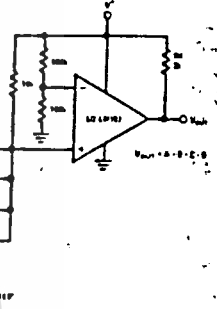
Output Strobbing



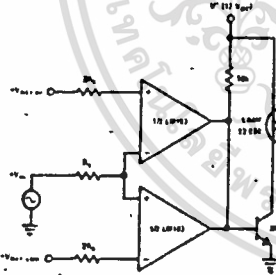
AND Gate



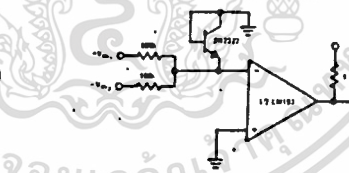
OR Gate



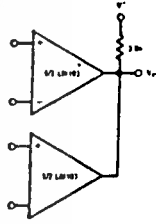
Large Fan-in AND Gate



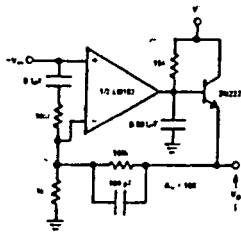
Limit Comparator



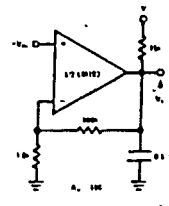
Comparing Input Voltages of Opposite Polarity



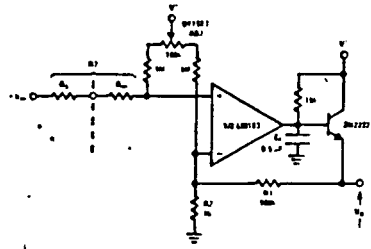
ORing the Outputs



Improved Op Amp

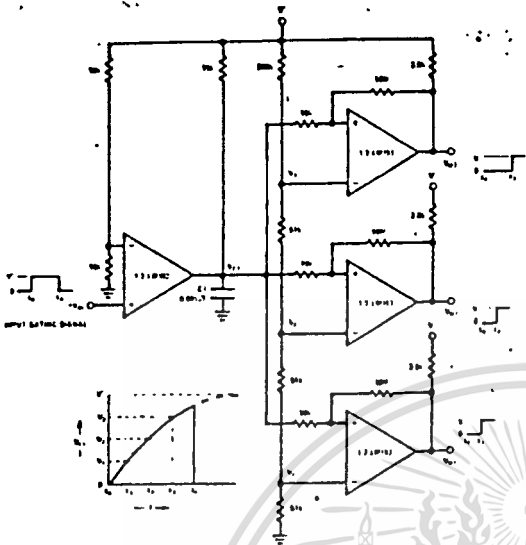


Low Frequency Op Amp

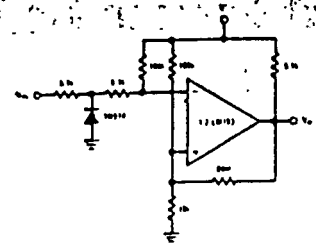


Low Frequency Op Amp with Offset Adjust

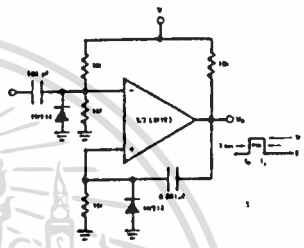
Typical Applications (Continued) ($V^+ = 15\text{V}_{DC}$)



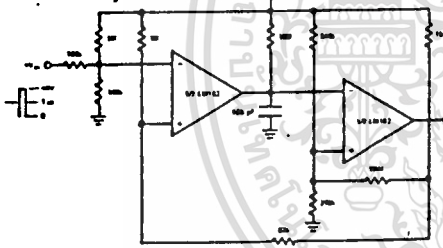
Time Delay Generator



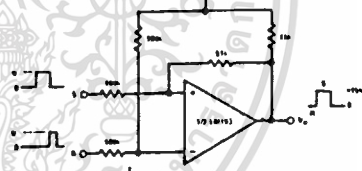
Zero Crossing Detector (Single Power Supply)



One-Shot Multivibrator

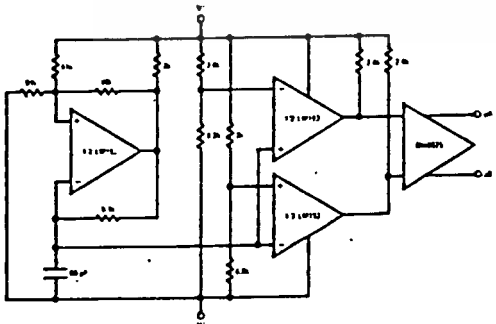


One-Shot Multivibrator with Input Lock Out

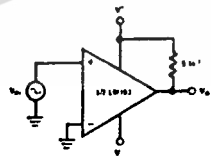


Bi-Stable Multivibrator

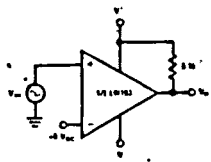
Split-Supply Applications ($V^+ = +15\text{V}_{DC}$ and $V^- = -15\text{V}_{DC}$)



MOS Clock Driver



Zero Crossing Detector



Comparator With a Negative Reference

LM741/LM741A/LM741C/LM741E Operational Amplifier

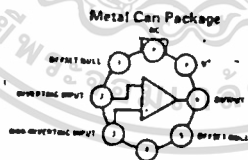
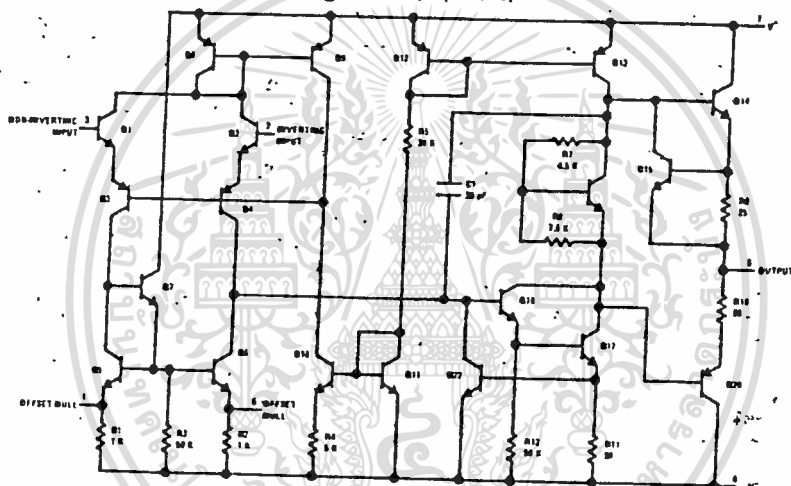
General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748, in most applications.

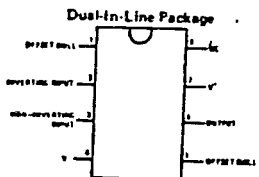
The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

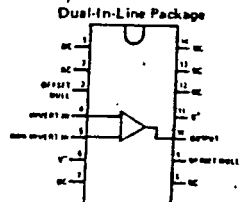
Schematic and Connection Diagrams (Top Views)



Order Number LM741H, LM741AH,
LM741CH or LM741EH
See NS Package H08C



Order Number LM741CN or LM741EN
See NS Package N08B
Order Number LM741CJ
See NS Package J08A



Order Number LM741CJ-14
See NS Package N14A
Order Number LM741AJ-14, LM741AJ-14
or LM741CJ-14
See NS Package J14A

LM741/LM741A/LM741C/LM741E

Absolute Maximum Ratings

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Indefinite	Indefinite	Indefinite	Indefinite
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C	300°C	300°C	300°C

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	LM741A/LM741E			LM741			LM741C			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_S \leq 10\text{ k}\Omega$ $R_S \leq 50\Omega$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$		0.8	3.0		1.0	5.0		2.0	8.0	mV
				4.0			6.0				mV
Average Input Offset Voltage Drift				15							mV/°C
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10			±15			±15			mV
Input Offset Current	$T_A = 25^\circ\text{C}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		3.0	30		20	200		20	200	nA
Average Input Offset Current Drift				0.5		85	500			300	nA/°C
Input Bias Current	$T_A = 25^\circ\text{C}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		30	80		80	500		80	500	nA
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$ $V_S = \pm 20\text{V}$	1.0	6.0	0.210		1.5		0.3	2.0		MΩ
Input Voltage Range	$T_A = 25^\circ\text{C}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$							±12	±13		V
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$ $R_L \geq 2\text{ k}\Omega$		50			50	200		20	200	V/V
	$V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$ $V_S = \pm 5\text{V}, V_O = \pm 2\text{V}$		32			25			15		V/V
Output Voltage Swing	$V_S = \pm 20\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$		±16			±12			±12	±14	V
	$V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$		±15			±10			±10	±13	V
Output Short Circuit Current	$T_A = 25^\circ\text{C}$ $T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	10	25	35		25			25		mA
Common-Mode Rejection Ratio	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$ $R_S \leq 10\text{ k}\Omega, V_{\text{CM}} = \pm 12\text{V}$ $R_S \leq 50\text{ k}\Omega, V_{\text{CM}} = \pm 12\text{V}$	10		40							dB
		80	95		70	90		70	90		dB

Electrical Characteristics (Continued)

LM741/LM741A/LM741C/LM741E

3

PARAMETER	CONDITIONS	LM741A/LM741E			LM741			LM741C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_S = \pm 20V$ to $V_S = \pm 5V$ $R_S \leq 50\Omega$ $R_S \leq 10 k\Omega$	86	96		77	96		77	96		dB
Transient Response	$T_A = 25^\circ C$, Unity Gain										dB
Rise Time			0.25	0.8		0.3			0.3		μs
Overshoot			6.0	20		5			5		%
Bandwidth (Note 4)	$T_A = 25^\circ C$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ C$, Unity Gain	0.3	0.7			0.5			0.5		V/ μs
Supply Current	$T_A = 25^\circ C$					1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ C$ $V_S = \pm 20V$ $V_S = \pm 15V$ $V_S = \pm 20V$		80	150		50	85		50	85	mW
LM741A	$T_A = T_{AMIN}$			165							mW
LM741E	$T_A = T_{AMAX}$ $V_S = \pm 20V$			135							mW
	$T_A = T_{AMIN}$			150							mW
LM741	$T_A = T_{AMAX}$ $V_S = \pm 15V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150		60	100				mW
						45	75				mW

Note 1: The maximum junction temperature of the LM741/LM741A is 150°C, while that of the LM741C/LM741E is 100°C. For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W junction to ambient, or 45°C/W junction to case. The thermal resistance of the dual-in-line package is 100°C/W junction to ambient.

Note 2: For supply voltages less than ±15V, the absolute maximum input voltage is equal to the supply voltage.

Note 3: Unless otherwise specified, these specifications apply for $V_S = \pm 15V$, $-65^\circ C \leq T_A \leq +125^\circ C$ (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$.

Note 4: Calculated value from: BW (MHz) = 0.35/Rise Time(μs).

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

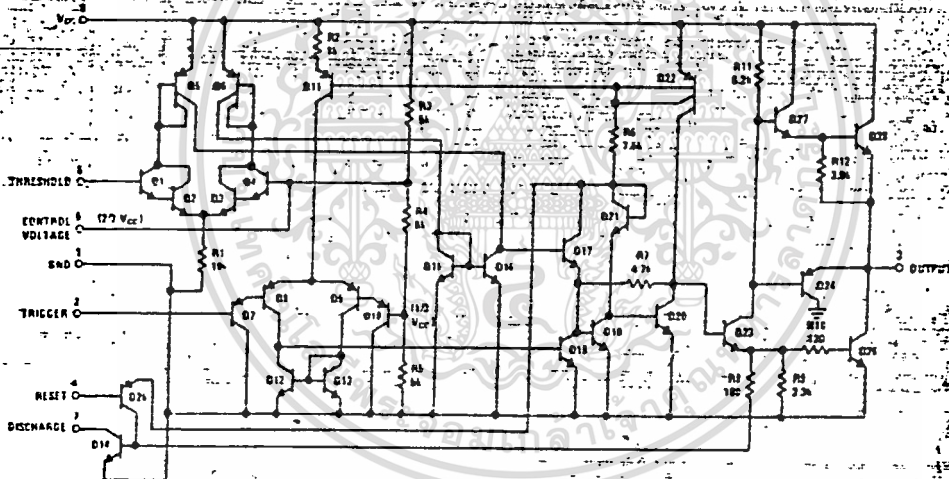
Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

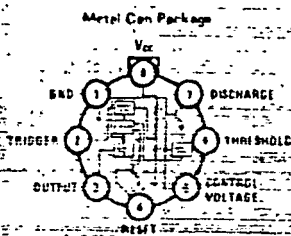
Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes

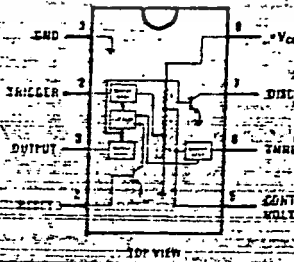
Schematic Diagram



Connection Diagrams



Dual-In-Line Package



Order Number LM555H, LM555CH
See NS Package M06B

Order Number LM555CN
See NS Package M06B
Order Number LM555J or LM555CJ
See NS Package M06A

LM555/LM555C

Absolute Maximum Ratings

Supply Voltage	+18V
Power Dissipation (Note 1)	600 mW
Operating Temperature Ranges	
LM555C	0°C to +70°C
LM555	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

Electrical Characteristics (T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

PARAMETER	CONDITIONS	LIMITS					
		LM555			LM555C		
		MIN	TYP	MAX	MIN	TYP	MAX
Supply Voltage		4.5		18	4.5		15
Supply Current	V _{CC} = 5V, R _L = ∞ V _{CC} = 15V, R _L = ∞ (Low State) (Note 2)		3 10		5 12		3 10
Timing Error, Monostable							
Initial Accuracy			0.5				1
Drift with Temperature	R _A , R _B = 1k to 100k C = 0.1μF (Note 3)		30				50
Accuracy over Temperature			1.5				1.5
Drift with Supply			0.05				0.1
Timing Error, Astable							
Initial Accuracy			1.5				2.25
Drift with Temperature			90				150
Accuracy over Temperature			2.5				3.0
Drift with Supply			0.15				0.30
Threshold Voltage			0.667				0.667
Trigger Voltage	V _{CC} = 15V V _{CC} = 5V	4.8 1.45	5 1.67	5.2 1.0		5 1.67	
Trigger Current			0.01	0.5		0.5	0.0
Reset Voltage		0.4	0.5		0.4	0.5	1
Reset Current			0.1	0.4		0.1	0.4
Threshold Current	(Note 4)		0.1	0.25		0.1	0.25
Control Voltage Level	V _{CC} = 15V V _{CC} = 5V	9.6 2.0	10 3.33	10.4 3.8	8 2.6	10 3.33	11 4
Pin 7 Sat Output High			1	100		1	100
Pin 7 Sat (Note 5)							
Output Low	V _{CC} = 15V, I _O = 15 mA		150			180	
Output Low	V _{CC} = 4.5V, I _O = 4.5 mA		70	100		80	200
Output Voltage Drop (Low)	V _{CC} = 15V I _{SINK} = 10 mA I _{SINK} = 50 mA I _{SINK} = 100 mA I _{SINK} = 200 mA V _{CC} = 5V I _{SINK} = 8 mA I _{SINK} = 5 mA		0.1 0.4 2 2.5	0.15 0.5 2.2		0.1 0.4 2 2.5	0.25 0.75 2.5
Output Voltage Drop (High)	I _{SOURCE} = 200 mA, V _{CC} = 15V I _{SOURCE} = 100 mA, V _{CC} = 15V V _{CC} = 5V	13 3	12.5 13.3 3		12.75 13.3 2.76	12.5 13.3 3.3	
Rise Time of Output			100			100	
Fall Time of Output			100			100	

Note 1: For operating at elevated temperatures the device must be derated based on a +150°C maximum junction temperature and a thermal resistance of +45°C/W junction to case for TO-5 and +150°C/W junction to ambient for both packages.

Note 2: Supply current when output high typically 1 mA less at V_{CC} = 5V.

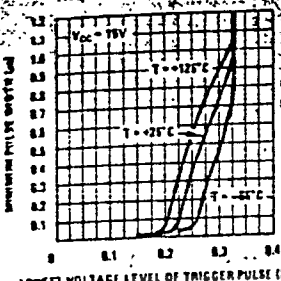
Note 3: Tested at V_{CC} = 5V and V_{CC} = 4.5V.

Note 4: This will determine the maximum value of R_A + R_B for 15V operation. The maximum total (R_A + R_B) is 20 MΩ.

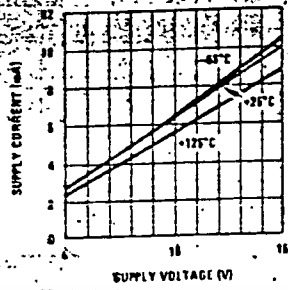
Note 5: No protection against excessive pin 7 current is necessary provided the package dissipation rating will not be exceeded.

Typical Performance Characteristics

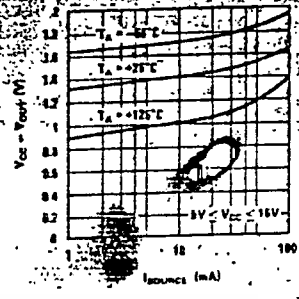
Minimum Pulse Width Required for Triggering



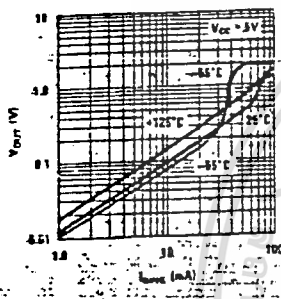
Supply Current vs. Supply Voltage



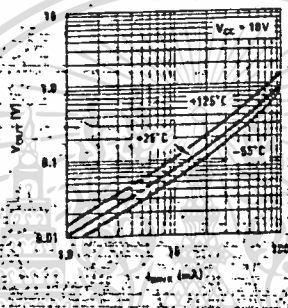
High Output Voltage vs. Output Source Current



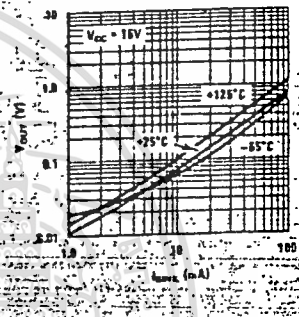
Low Output Voltage vs. Output Sink Current



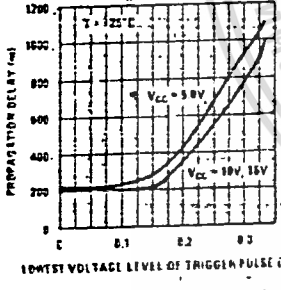
Low Output Voltage vs. Output Sink Current



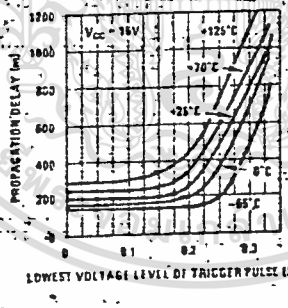
Low Output Voltage vs. Output Sink Current



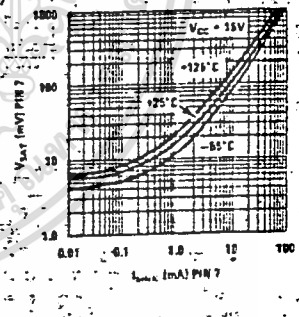
Output Propagation Delay vs. Voltage Level of Trigger Pulse



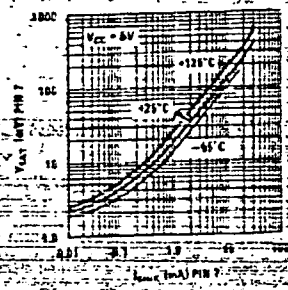
Output Propagation Delay vs. Voltage Level of Trigger Pulse



Discharge Transistor (Pin 7) Voltage vs. Sink Current



Discharge Transistor (Pin 7) Voltage vs. Sink Current



Applications Information

MONOSTABLE OPERATION

In this mode of operation, the timer functions as a one-shot (Figure 7). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than $1/3 V_{CC}$ to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.

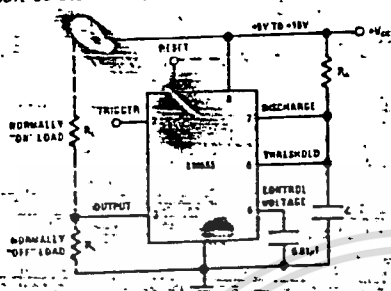


FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1 R_A C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



V_{CC} = 5V
TIME = 0.1µs/DIV.
R_A = 0.5kΩ
C = 0.01µF

Top Trace: Output 5V/div
Middle Trace: Output 5V/div
Bottom Trace: Capacitor Voltage 7V/div

FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of $R_A C$ values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

ASTABLE OPERATION

If the circuit is connected as shown in Figure 4 (pins 2 and 6 connected) it will trigger itself and free run as a

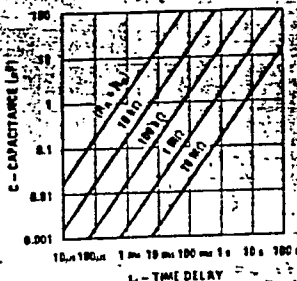


FIGURE 3. Time Delay

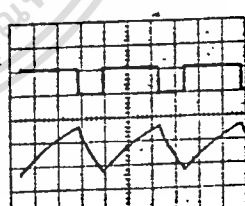
multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.



FIGURE 4. Astable

In this mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Figure 5 shows the waveforms generated in this mode of operation.



V_{CC} = 5V
TIME = 0.1µs/DIV.
R_A = 2.2kΩ
R_B = 3.3kΩ
C = 0.01µF

Top Trace: Output 5V/div
Bottom Trace: Capacitor Voltage 1V/div

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

Applications Information (Continued)

The frequency of oscillation is:

$$f = \frac{1.44}{T(R_A + 2R_B)C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is:

$$D = \frac{R_B}{R_A + 2R_B}$$

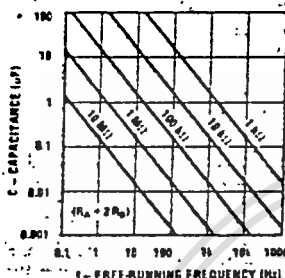


FIGURE 6. Free Running Frequency

FREQUENCY DIVIDER

The monostable circuit of Figure 7 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.

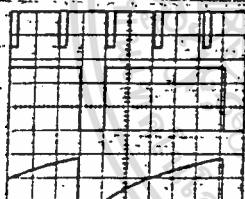


FIGURE 7. Frequency Divider
 $V_{CC} = 5V$
 $T_{IMP} = 20\mu s/DIV$
 $R_A = 0.1k\Omega$
 $C = 0.01\mu F$
 Top Trace: Input 2V/Div
 Middle Trace: Output 2V/Div
 Bottom Trace: Reference 2V/Div

FIGURE 7. Frequency Divider

PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.

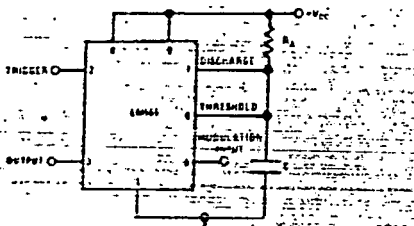


FIGURE 8. Pulse Width Modulator



FIGURE 9. Pulse Width Modulator
 $V_{CC} = 5V$
 $T_{IMP} = 0.2\mu s/DIV$
 $R_A = 0.1k\Omega$
 $C = 0.01\mu F$
 Top Trace: Modulation 1V/Div
 Bottom Trace: Output 2V/Div

FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

This application uses the timer connected for astable operation, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the threshold voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

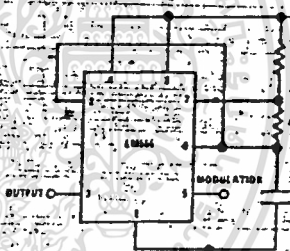


FIGURE 10. Pulse Position Modulator

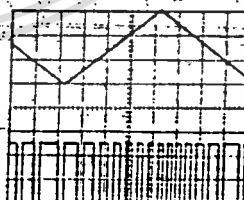


FIGURE 11. Pulse Position Modulator
 $V_{CC} = 5V$
 $T_{IMP} = 0.1\mu s/DIV$
 $R_A = 0.1k\Omega$
 $C = 0.01\mu F$
 Top Trace: Modulation Input 1V/Div
 Bottom Trace: Output 2V/Div

FIGURE 11. Pulse Position Modulator

LINEAR RAMP

When the pullup resistor, R_A , in the monostable circuit is replaced by a constant current source, a linear ramp is

Applications Information (Continued)

generated. Figure 12 shows a circuit configuration that will perform this function.

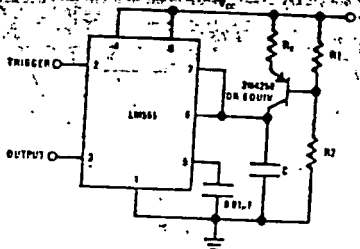


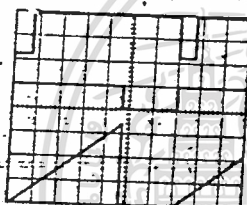
FIGURE 12.

Figure 13 shows waveforms generated by the linear ramp.

The time interval is given by:

$$T = \frac{2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)}$$

$V_{BE} \approx 0.6V$



$V_{CC} = 9V$
 $TIME = 25\mu s/DIV$
 $R_1 = 82k\Omega$
 $R_2 = 100k\Omega$
 $R_E = 27k\Omega$
 $C = 0.01\mu F$

Top Trace: Ramp (V/DIV)
 Middle Trace: Output (V/DIV)
 Bottom Trace: Capacitor Voltage (V/DIV)

FIGURE 13. Linear Ramp

50% DUTY CYCLE OSCILLATOR

For a 50% duty cycle, the resistors R_A and R_B may be connected as in Figure 14. The time period for the out-

put high is the same as previous, $t_1 = 0.693 RC$
 For the output low it is $t_2 =$

$$\left[\frac{R_A R_B}{(R_A + R_B)} \right] \ln \left[\frac{R_B - 2R_A}{2R_B - R_A} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$

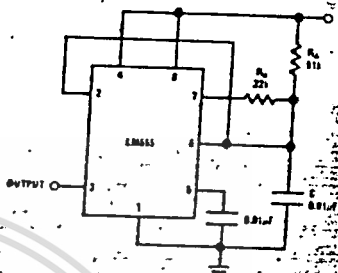


FIGURE 14. 50% Duty Cycle Oscillator

Note that this circuit will not oscillate if R_B is greater than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the comparator.

ADDITIONAL INFORMATION

Adequate power supply bypassing is necessary to prevent associated circuitry. Minimum recommended is $0.3\mu F$ parallel with $3\mu F$ electrolytic.

Lower comparator storage time can be as long as $10\mu s$ when pin 2 is driven fully to ground for triggering. This limits the monostable pulse width to $10\mu s$ minimum.

Delay time reset to output is $0.47\mu s$ typical. Minimum reset pulse width must be $0.3\mu s$, typical.

Pin 7 current switches within $30 ns$ of the output (pin 3) voltage.

5400/7400 Quadruple 2-Input Positive-NAND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF
T.I.	SN54500	J	Q	W1	SN54500	J	Q	W1	SN54LS00	J	Q	W1	SN5400	J	Q	W2	SN54L00	J	Q	W1
FAIRCHILD	FMS4500	D	Q	W1	FMS4500	D	Q	W1	FMS4500	D	Q	W1	FM5400	D	Q	W2	FM54L00	D	Q	W1
MOTOROLA	MC74500	D	Q	W1	MC74500	D	Q	W1	MC74500	D	Q	W1	MC7400	D	Q	W2	MC74L00	D	Q	W1
N.S.C.	DM74500	H	Q	W1	DM74500	H	Q	W1	DM74500	H	Q	W1	DM7400	H	Q	W2	DM74L00	H	Q	W1
PHILIPS	N74500	F	Q	W1	N74500	F	Q	W1	N74500	F	Q	W1	N7400	F	Q	W2	N74L00	F	Q	W1
SIGNETICS	S74500	F	Q	W1	S74500	F	Q	W1	S74500	F	Q	W1	S7400	F	Q	W2	S74L00	F	Q	W1
SIEMENS																				
FUJITSU					MB601				74LS00				MB400							
HITACHI	HC74500								HC74LS00				HC7400							
MITSUBISHI	MS5000								M74LS00				MS3700							
NEC	μPB7500								74LS00				μPB701							
TOSHIBA													T03400A							

Electrical Characteristics SN54LS00/SN74LS00

absolute maximum ratings over operating free-air temperature range

Supply voltage V _{CC}	7V	Operating power	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
Temperature voltage	3.5V	Storage temperature range		-55°C to 150°C

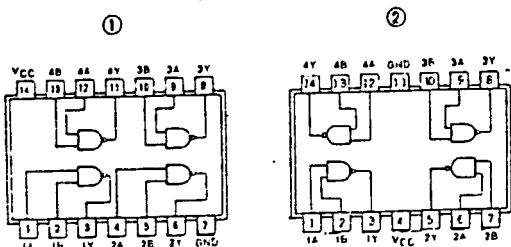
recommended operating conditions

	SN54LS00		SN74LS00		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage V _{CC}	4.5	5	4.75	5.25	V
High-level output current I _{OH}		-40		-40	mA
Low-level output current I _{OL}		4		4	mA
Operating power P _{tot}	55	75	0	70	mW

electrical characteristics over recommended operating free-air temperature range

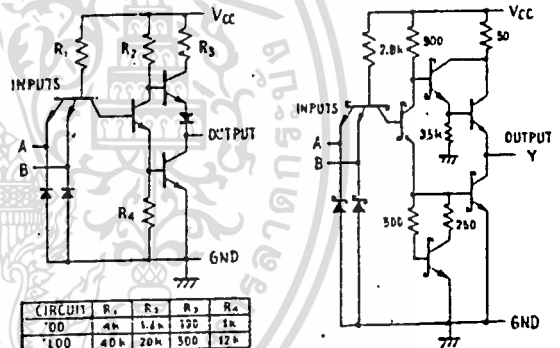
PARAMETER	TEST CONDITIONS ¹	MIN	TYP ²	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN., I _I = -10 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN., V _I = V _{IH} max., I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN., V _I = 2V., I _{OL} = 4mA	0.2	0.4	V	
I _I	Input current at V _I = 2.0V	V _{CC} = MAX., V _I = 2V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = 5V., V _I = 2.0V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX., V _I = 0.4V		-40	μA	
I _{OS}	Short-circuit output current ³	V _{CC} = MAX	54LS Family	-20	-100	mA
I _{CCM}	Supply current	V _{CC} = MAX	Total outputs high	4	8	mA
I _{CCL}	Supply current	V _{CC} = MAX	Total outputs low	12	22	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	0.4		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V., T _A = 25°C, C _L = 15pF., R _L = 2kΩ		9	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output			10	15	ns

Pin Assignments (Top View)

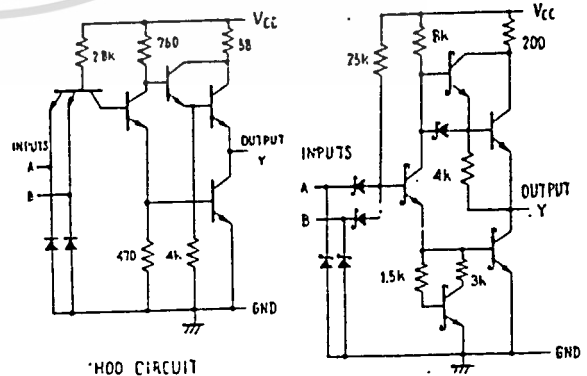


positive logic:
V = 2.5

Schematics (each gate)



Input clamp diodes not on SN5400/SN7400 circuits
'00, '100 CIRCUITS



Resistor values shown are nominal and in ohms

¹ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions

² All typical values are at V_{CC} = 5V., T_A = 25°C.

³ Not more than one output should be shorted at a time and for SN5400, SN7400 and SN54LS00, duration of short-circuit should not exceed 1 second

5404/7404 Hex Inverter

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package C P M C F		Device Type	Package C P M C F		Device Type	Package C P M C F		Device Type	Package C P M C F		Device Type	Package C P M C F	
T.I.	5454S04	J	W	5454H04	J	W	5454LS04	L	W	5454S04	J	W	5474LS04	J	W
FAIRCHILD	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
MOTOROLA	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
N.S.C.	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
PHILIPS	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
SIGNETICS	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
SIEMENS	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
FUJITSU	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
HITACHI	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
MITSUBISHI	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
NEC	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W
TOSHIBA	5474S04	J	W	5474H04	J	W	5474LS04	J	W	5474S04	J	W	5474LS04	J	W

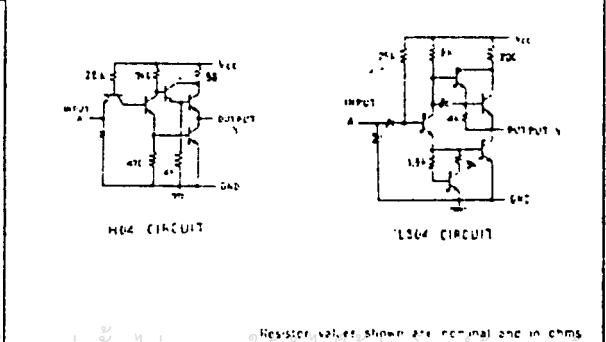
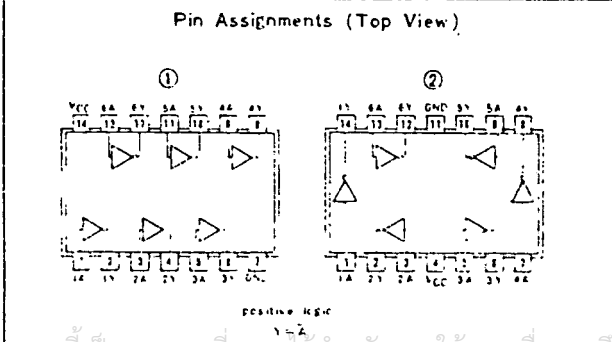
Electrical Characteristics (SN54ALS04)

PARAMETER	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
V _{OH}	Low-level output voltage	V _{CC} MIN.	2.0	2.4	V
V _{OL}	Low-level input voltage	V _{CC} MIN.	0.8	1.5	V
V _{IH}	High-level input voltage	V _{CC} MIN.	2.0	2.4	V
V _{IL}	Low-level input voltage	V _{CC} MIN.	0.8	1.5	V
I _{OH}	Output current at max. output voltage	V _{CC} MAX., V _{OH} = 2V	0.1	0.4	mA
I _{OL}	Output current at min. output voltage	V _{CC} MAX., V _{OL} = 0.4V	0.1	0.4	mA
I _{OH}	High-level input current	V _{CC} MAX., V _{IH} = 2.4V	20	20	μA
I _{IL}	Low-level input current	V _{CC} MAX., V _{IL} = 0.8V	0.4	0.4	mA
I _{OS}	Short-circuit output current	V _{CC} MAX.	341 S Family: 20 74LS Family: -20	100	mA
I _{OCM}	Supply current	V _{CC} MAX.	Total outputs high: 1.2 Total outputs low: 2.4	2.4	mA
I _{CC1}	Supply current	V _{CC} MAX.	Total outputs high: 1.2 Total outputs low: 2.4	2.4	mA

Schematic Diagrams

Input clamp diodes not on 5454L/5474L circuit.

04, 04C CIRCUITS



Resistor values shown are nominal and in ohms

54132/74132 Quadruple 2-Input Positive-NAND Schmitt Trigger

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF
T.I.	SN54S132	J	SN54LS132	J	SN54LS132	J	SN54S132	J	SN54S132	J
FAIRCHILD	SN74S132	J	SN74LS132	J	SN74LS132	J	SN74S132	J	SN74S132	J
MOTOROLA	74S132	D1	74LS132	D3	74LS132	D3	74S132	D1	74S132	D1
N.S.C.	74S132	E1	74LS132	E3	74LS132	E3	74S132	E1	74S132	E1
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HTACHI																				
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS132 SN74LS132

absolute maximum ratings over operating free-air temperature range

Supply voltage V _{CC}	TV	Operating power	SN54LS132	-55°C to 125°C
Input voltage	TV	Operating range	SN74LS132	0°C to 75°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS132			SN74LS132			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V _{CC}	4.5	5	5.5	4.75	5	5.25	V
Maximum output current I _{OL}			-400			-400	mA
Low-level output current I _{OL}			0			0	mA
Operating free-air temperature T _a		55	125		0	70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _I Positive-going threshold voltage	V _{CC} = 5V	1.4	1.6	1.9	V
V _I Negative-going threshold voltage	V _{CC} = 5V	0.5	0.8	1	V
Hysteresis (V _I - V _I)	V _{CC} = 5V	0.8	0.8	1	V
V _I Input clamp voltage	V _{CC} 17mA, I _I 10mA			1.5	V
V _{OH} High-level output voltage	V _{CC} MIN, V _I V _I MIN, I _{OL} MAX	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} MIN, V _I V _I MAX, I _{OL} 4mA		0.25	0.4	V
I _I Input current at positive-going threshold	V _{CC} = 5V, V _I = V _I		0.14		mA
I _I Input current at negative-going threshold	V _{CC} = 5V, V _I = V _I		0.18		mA
I _I Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1		mA
I _I High-level input current	V _{CC} = MAX, V _I = 2.7V		20		μA
I _I Low-level input current	V _{CC} = MAX, V _I = 0.4V		0.4		mA
I _{CS} Short-circuit output current*	V _{CC} = MAX		20	100	mA
I _{CCM} Supply current	V _{CC} = MAX, Total outputs high, Total outputs low		5.9	11	mA
I _{CCL} Supply current			8.7	14	mA
I _{CC} Supply current	V _{CC} = 5V, Average per gate (50% duty cycle)		1.76		mA
t _{PLH} Propagation delay time low-to-high-level output	V _{CC} = 5V, T _a = -25°C		15	22	ns
t _{PHL} Propagation delay time high-to-low-level output	C _L = 15pF, R _L = 2kΩ		15	22	ns

Pin Assignment (Top View)

Positive logic
Y = A · B

Schematics (each gate)

'132 CIRCUIT

'S132 CIRCUIT

'LS132 CIRCUIT

Resistor values shown are nominal and not critical

เอกสารนี้เป็นทรัพย์สินของทางราชการ ห้ามนำไปใช้ประโยชน์ด้านการค้า
 *Not more than one output should be operated at a time and for 'S132, duration of output short-circuit should not exceed the specified limits.
 ไม่ว่ากรรมใด ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SCL4081B - Quad 2-Input AND
SCL4082B - Dual 4-Input AND
SCL4073B - Triple 3-Input AND

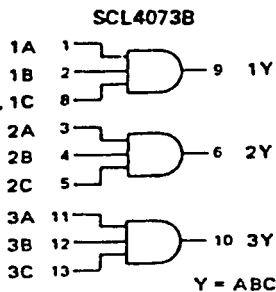
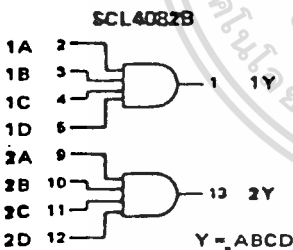
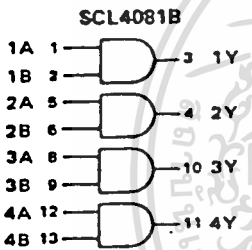
FEATURES

- Buffered Outputs
- Diode Protection on all Inputs
- Fully "B"-Series Compatible
- Balanced Output Drive Current Specifications

TRUTH TABLE

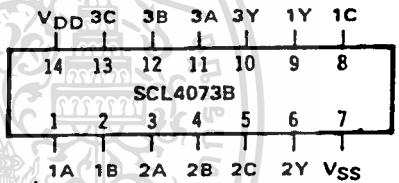
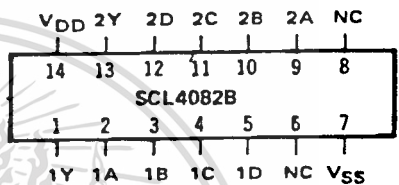
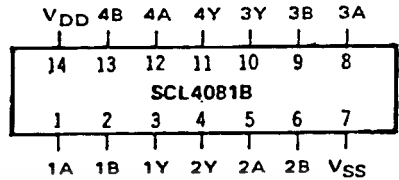
Inputs	Output
11...1	1
All other combinations	0

FUNCTION DIAGRAMS



V_{DD} = Pin 14
V_{SS} = Pin 7
for all Devices

CONNECTION DIAGRAMS (all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	V _{DD} - V _{SS}	3 to 15	V _{dc}
Operating Temperature	T _A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

ELECTRICAL CHARACTERISTICS

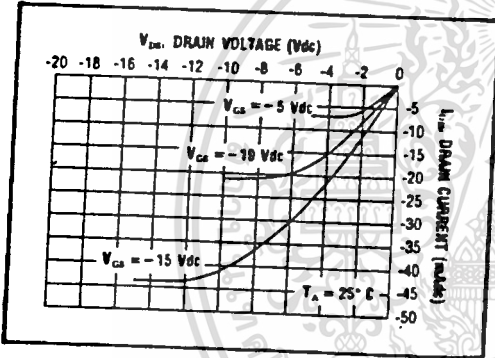
STATIC CHARACTERISTICS 1.3

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} = V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μA _{dc}
			-	0.10	-	0.001	0.10	-	3.0	
			-	0.20	-	0.002	0.20	-	6.0	

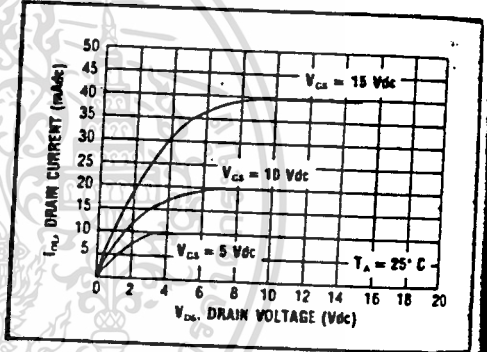
- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = +85°C for E device.
³ These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	150	300	ns
		10	65	130	
		15	50	100	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	100	200	ns
		10	50	100	
		15	40	80	

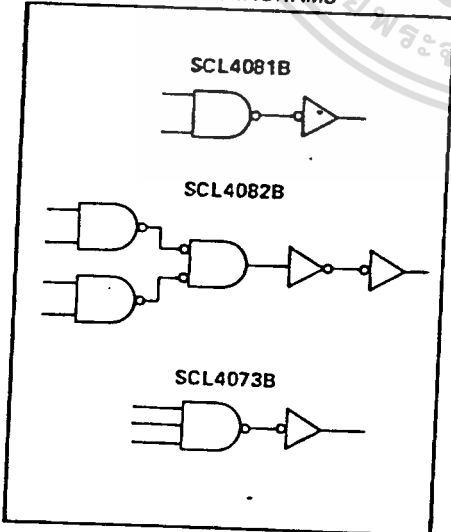


Typical P-Channel Source Current Characteristics

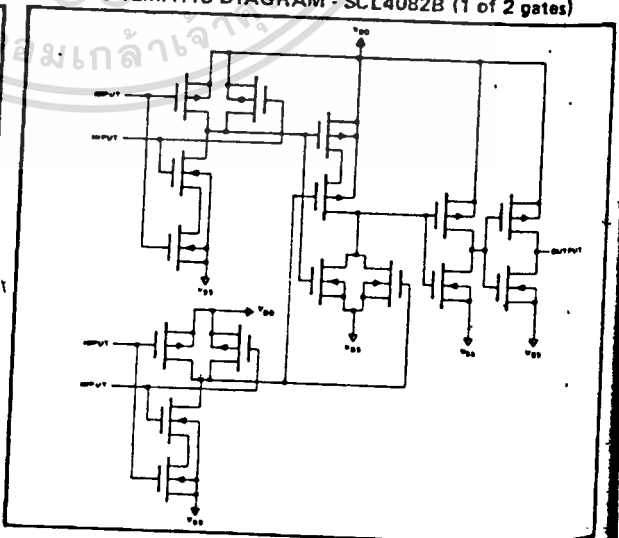


Typical N-Channel Sink Current Characteristics

LOGIC DIAGRAMS



SCHEMATIC DIAGRAM - SCL4082B (1 of 2 gates)



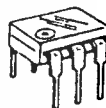
6-Pin DIP Optoisolators Logic Output

... gallium arsenide IRED optically coupled to a high-speed integrated detector with Schmitt trigger output. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility such as interfacing computer terminals to peripheral equipment, digital control of power supplies, motors and other servo machine applications.

- High Isolation Voltage — $V_{ISO} = 7500 \text{ Vac pk Min}$
- Guaranteed Switching Times — $t_{on}, t_{off} < 4 \mu\text{s}$
- Built-In ON/OFF Threshold Hysteresis
- Economical, Standard Dual-In-Line Plastic Package
- UL Recognized, File No. E54915

H11L1
H11L2

6-PIN DIP
OPTOISOLATORS
LOGIC OUTPUT



CASE 730A-02
PLASTIC

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Reverse Voltage	V_R	6	Volts
Forward Current — Continuous	I_F	60	mA
— Peak		1.2	Amp
Pulse Width = 300 μs , 2% Duty Cycle			
LED Power Dissipation ($T_A = 25^\circ\text{C}$)	P_D	120	mW
Derate above 25°C		1.41	mW/ $^\circ\text{C}$
OUTPUT DETECTOR			
Output Voltage Range	V_O	0-16	Volts
Supply Voltage Range	V_{CC}	3-16	Volts
Output Current	I_O	50	mA
Detector Power Dissipation ($T_A = 25^\circ\text{C}$)	P_D	150	mW
Derate above 25°C		1.76	mW/ $^\circ\text{C}$
TOTAL DEVICE			
Total Device Dissipation ($T_A = 25^\circ\text{C}$)	P_D	250	mW
Derate above 25°C		2.94	mW/ $^\circ\text{C}$
Maximum Operating Temperature	T_A	-40 to +85	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +150	$^\circ\text{C}$
Soldering Temperature (10 s)		260	$^\circ\text{C}$
Isolation Surge Voltage (Pk ac Voltage, 60 Hz, 1 Second Duration) (1)	V_{ISO}	7500	Volts

(1) Isolation surge voltage is an internal device dielectric breakdown rating

6

H11L1, H11L2

ELECTRICAL CHARACTERISTICS (T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Reverse Leakage Current (V _R = 3 V, R _L = 1 MΩ)	I _R	—	0.05	10	μA
Forward Voltage (I _F = 10 mA) (I _F = 0.3 mA)	V _F	—	1.2 0.95	1.5	Volts
Capacitance (V _R = 0 V, f = 1 MHz)	C	—	18	—	pF
OUTPUT DETECTOR					
Operating Voltage	V _{CC}	3	—	15	Volts
Supply Current (I _F = 0, V _{CC} = 5 V)	I _{CC(off)}	—	1	5	mA
Output Current, High (I _F = 0, V _{CC} = V _O = 15 V)	I _{OH}	—	—	100	μA
COUPLED					
Supply Current (I _F = I _{F(on)} , V _{CC} = 5 V)	I _{CC(on)}	—	1.6	5	mA
Output Voltage, Low (R _L = 270 Ω, V _{CC} = 5 V, I _F = I _{F(on)})	V _{OL}	—	0.2	0.4	Volts
Threshold Current, ON (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(on)}	—	1	1.6	mA
Threshold Current, OFF (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(off)}	0.3	0.75	—	mA
Hysteresis Ratio (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(off)} /I _{F(on)}	0.3	—	—	
Isolation Voltage (1) 60 Hz, AC Peak, 1 second, T _A = 25°C	V _{ISO}	7500	—	—	Vac(pk)
Turn-On Time	t _{on}	—	1.2	4	μs
Fall Time	t _f	—	0.1	—	
Turn-Off Time	t _{off}	—	1.2	4	
Rise Time	t _r	—	0.1	—	

(1) For this test IRED Pins 1 and 2 are common and Output Gate Pins 4, 5, 6 are common

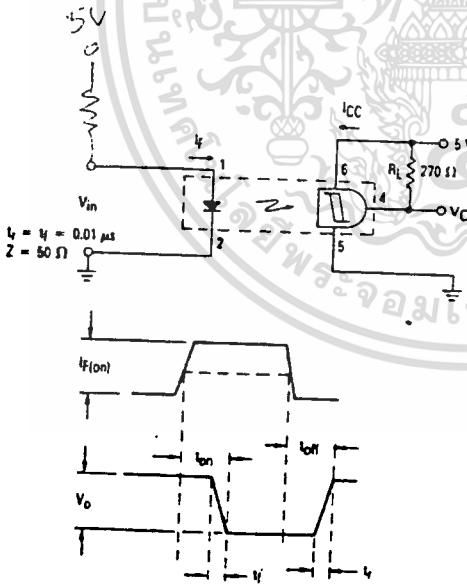
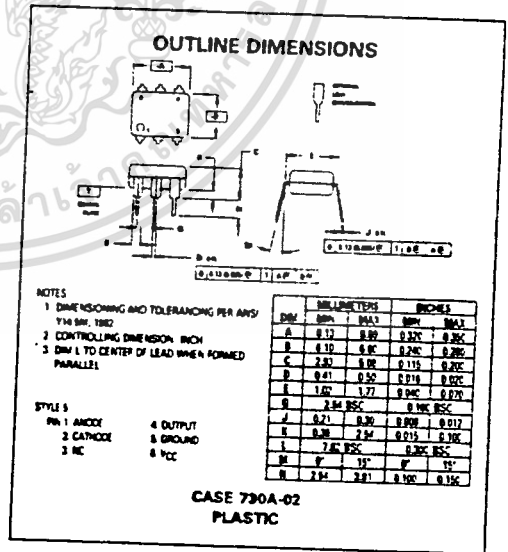


Figure 1. Switching Test Circuit



H11L1, H11L2

TYPICAL CHARACTERISTICS

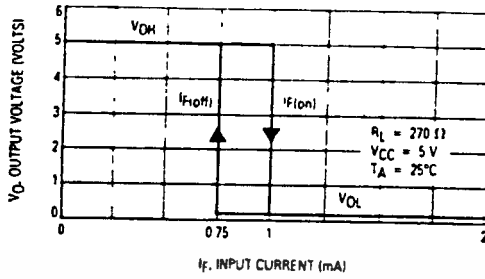


Figure 2. Transfer Characteristics for H11L1

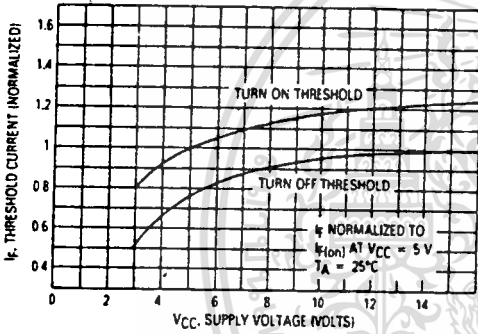


Figure 3. Threshold Current versus Supply Voltage

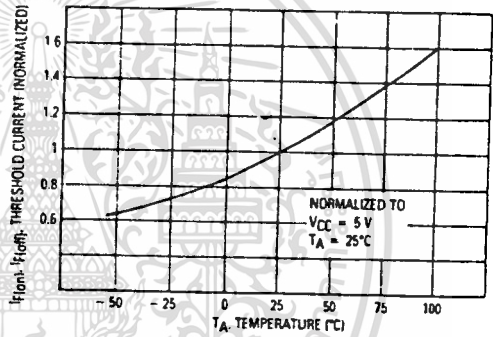


Figure 4. Threshold Current versus Temperature

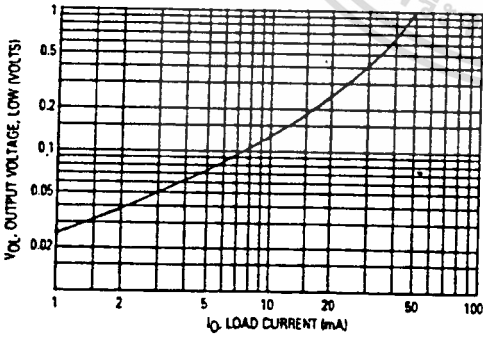


Figure 5. Output Voltage, Low versus Load Current

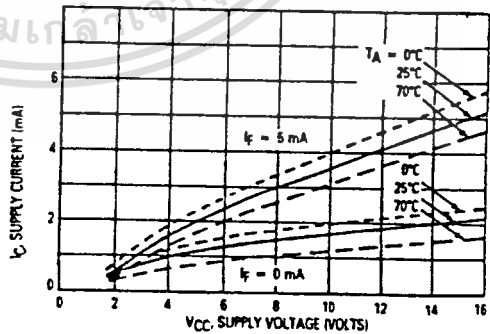


Figure 6. Supply Current versus Supply Voltage

6

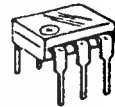
6-Pin DIP Optoisolators Logic Output

... gallium arsenide IRED optically coupled to a high-speed integrated detector with Schmitt trigger output. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility such as interfacing computer terminals to peripheral equipment, digital control of power supplies, motors and other servo machine applications.

- High Isolation Voltage — $V_{ISO} = 7500 \text{ Vac(pk) Min}$
- Guaranteed Switching Times — $t_{on}, t_{off} < 4 \mu\text{s}$
- Built-In ON/OFF Threshold Hysteresis
- Economical, Standard Dual-In-Line Plastic Package
- UL Recognized, File No. E54915

MOC5007
MOC5008
MOC5009

6-PIN DIP
OPTOISOLATORS
LOGIC OUTPUT



CASE 730A-02
 PLASTIC

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Reverse Voltage	V_R	6	Volts
Forward Current — Continuous	I_F	60	mA
Peak		1.2	Amp
Pulse Width = 300 μs , 2% Duty Cycle			
LED Power Dissipation @ $T_A = 25^\circ\text{C}$	P_D	120	mW
Derate above 25°C		1.41	mW/°C
OUTPUT DETECTOR			
Output Voltage Range	V_O	0-16	Volts
Supply Voltage Range	V_{CC}	3-16	Volts
Output Current	I_O	50	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$	P_D	150	mW
Derate above 25°C		1.76	mW/°C
TOTAL DEVICE			
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$	P_D	250	mW
Derate above 25°C		2.94	mW/°C
Maximum Operating Temperature	T_A	-40 to +85	°C
Storage Temperature Range	T_{stg}	-55 to +150	°C
Soldering Temperature (10 s)		260	°C
Isolation Surge Voltage (Pk ac Voltage, 60 Hz, 1 Second Duration) (1)	V_{ISO}	7500	Volts

(1) Isolation surge voltage is an internal device dielectric breakdown rating.

MOC5007, MOC5008, MOC5009

ELECTRICAL CHARACTERISTICS (T_A = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Reverse Leakage Current (V _R = 3 V, R _L = 1 MΩ)	I _R	—	0.05	10	μA
Forward Voltage (I _F = 10 mA (I _F = 0.3 mA))	V _F	— 0.75	1.2 0.95	1.5	Volts
Capacitance (V _R = 0 V, f = 1 MHz)	C	—	18	—	pF
OUTPUT DETECTOR					
Operating Voltage	V _{CC}	3	—	15	Volts
Supply Current (I _F = 0, V _{CC} = 5 V)	I _{CC(off)}	—	1	5	mA
Output Current, High (I _F = 0, V _{CC} = V _O = 15 V)	I _{OH}	—	—	100	μA
COUPLED					
Supply Current (I _F = I _{F(on)} , V _{CC} = 5 V)	I _{CC(on)}	—	1.6	5	mA
Output Voltage, Low (R _L = 270 Ω, V _{CC} = 5 V, I _F = I _{F(on)})	V _{OL}	—	0.2	0.4	Volts
Threshold Current, ON (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(on)}	—	1	1.6	mA
				4	
				10	
Threshold Current, OFF (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(off)}	0.3	0.75	—	mA
		0.3	—	—	
Hysteresis Ratio (R _L = 270 Ω, V _{CC} = 5 V)	I _{F(off)} / I _{F(on)}	0.5	0.75	0.9	—
Isolation Voltage (1) 60 Hz, AC Peak, 1 second, T _A = 25°C	V _{ISO}	7500	—	—	V _{ac(pk)}
Turn-On Time	t _{on}	—	1.2	4	μs
Fall Time	t _f	—	0.1	—	
Turn-Off Time	t _{off}	—	1.2	4	
Rise Time	t _r	—	0.1	—	

(1) For this test IRED Pins 1 and 2 are common and Output Gate Pins 4, 5, 6 are common.

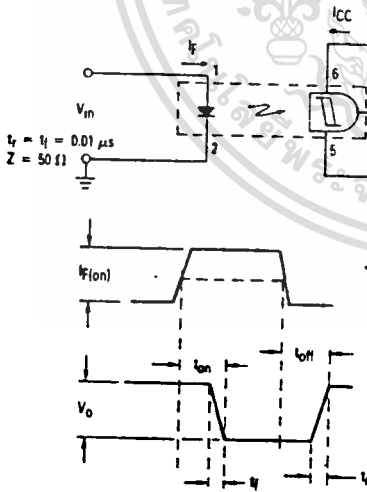
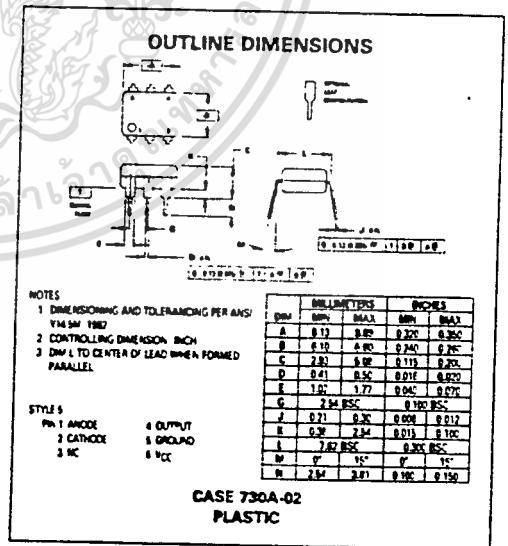


Figure 1. Switching Test Circuit



MOC5007, MOC5008, MOC5009

TYPICAL CHARACTERISTICS

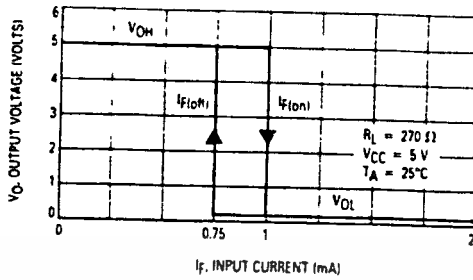


Figure 2. Transfer Characteristics for MOC5007

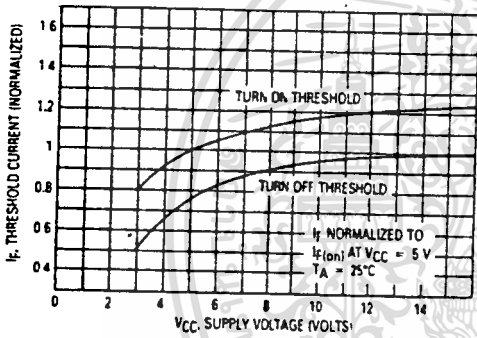


Figure 3. Threshold Current versus Supply Voltage

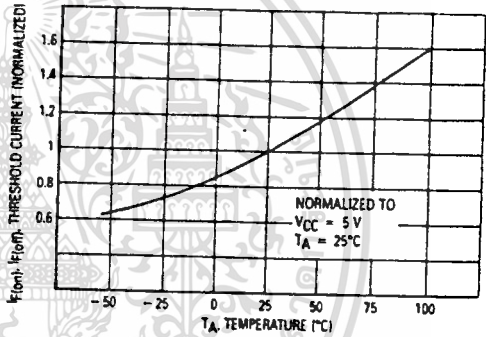


Figure 4. Threshold Current versus Temperature

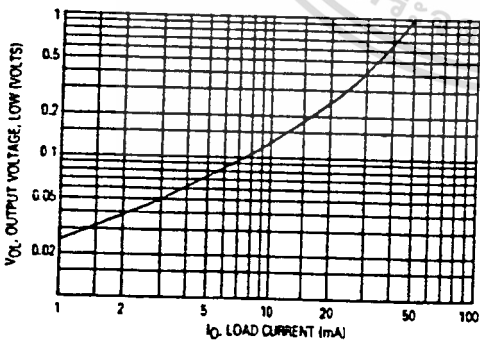


Figure 5. Output Voltage, Low versus Load Current

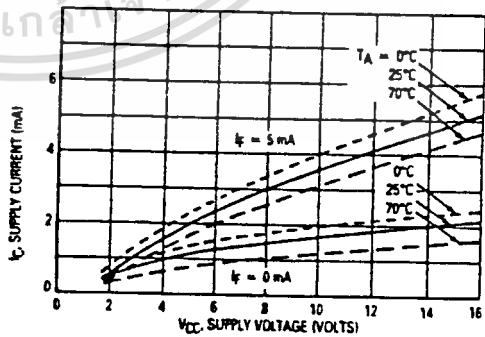


Figure 6. Supply Current versus Supply Voltage

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

FEATURES

- Low-Sine Wave Distortion
- Excellent Temperature Stability
- Wide Sweep Range
- Low-Supply Sensitivity
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range
- Adjustable Duty Cycle

0.5%, Typical
20 ppm/°C, Typical
2000:1, Typical
0.01%V, Typical

10V to 26V
1% to 99%

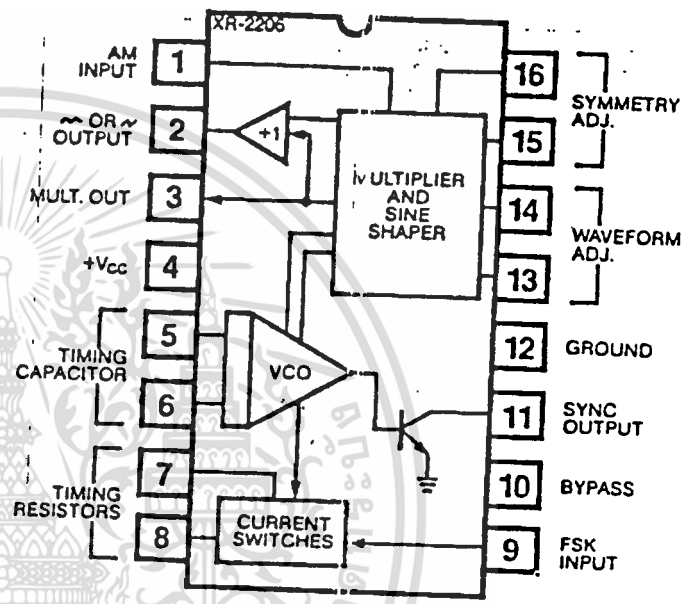
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 =$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	$R_1 \geq 10 k\Omega$
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 \mu F$, $R_1 = 1 k\Omega$ $C = 50 \mu F$, $R_1 = 2 M\Omega$ $f_0 = 1/R_1 C$ $0^\circ C \leq T_A \leq 70^\circ C$, $R_1 = R_2 = 20 k\Omega$ $V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20 k\Omega$ $f_H @ R_1 = 1 k\Omega$ $f_L @ R_1 = 2 M\Omega$ $f_L = 1 kHz$, $f_H = 10 kHz$ $f_L = 100 kHz$, $f_H = 100 kHz$ $\pm 10\%$ Deviation
Lowest Practical Frequency		0.01			0.01		Hz	
Frequency Accuracy		± 1	± 4		± 2		% of f_0	
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	
Sweep Linearity		2			2		%	
10:1 Sweep		8			8		%	
1000:1 Sweep		0.1			0.1		%	
FM Distortion							%	
Recommended Timing Components							%	
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output								See Note 1, Figure 2. Figure 1, S_1 Open Figure 1, S_1 Closed For 1000:1 Sweep See Note 2. $R_1 = 30 k\Omega$ See Figures 6 and 7. For 95% modulation Measured at Pin 11. $C_L = 10 pF$ $C_L = 10 pF$ $I_L = 2 mA$ $V_{11} = 26V$ See section on circuit controls Measured at Pin 10.
Triangle Amplitude		160			160		mV/k Ω	
Sine Wave Amplitude	40	60	80		60		mV/k Ω	
Max. Output Swing		6			6		V p-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	
Sine Wave Amplitude Stability		4800			4800		ppm/ $^\circ C$	
Sine Wave Distortion Without Adjustment		2.5			2.5		%	
With Adjustment		0.4	1.0		0.5	1.5	%	
Amplitude Modulation							%	
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
Square-Wave Output								
Amplitude		12			12		V p-p	
Rise Time		250			250		nsec	
Fall Time		50			50		nsec	
Saturation Voltage		0.2			0.2		V	
Leakage Current		0.1	0.4		0.1	0.6	μA	
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 2.
 Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำมาใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

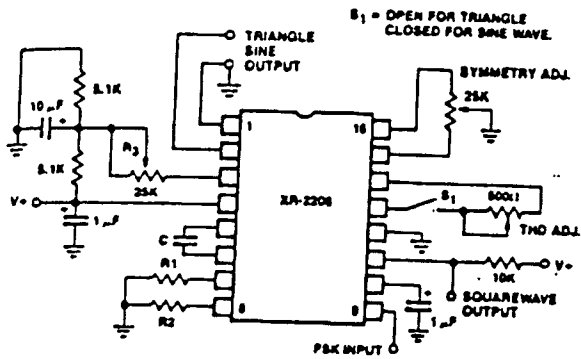


Figure 1. Basic Test Circuit.

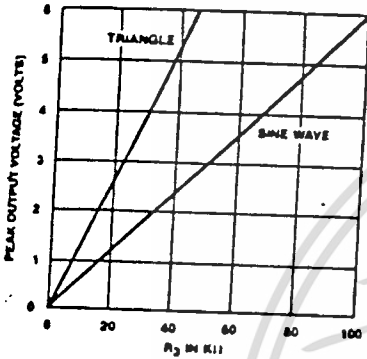


Figure 2. Output Amplitude as a Function of the Resistor, R_3 , at Pin 3.

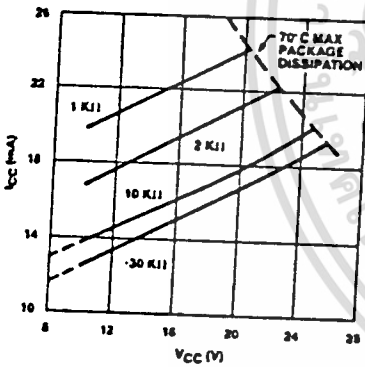


Figure 3. Supply Current versus Supply Voltage, Timing, R.

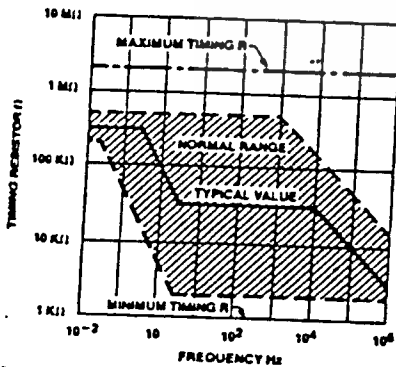


Figure 4. R versus Oscillation Frequency.

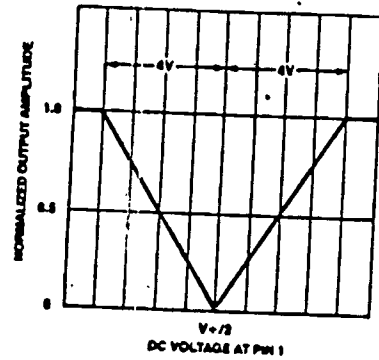


Figure 5. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

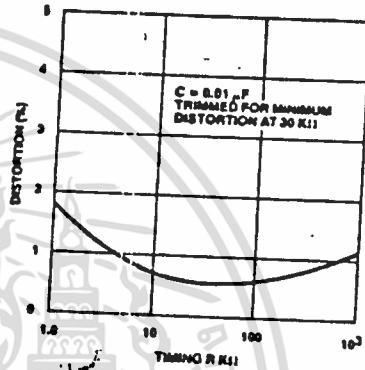


Figure 6. Trimmed Distortion versus Timing Resistor.

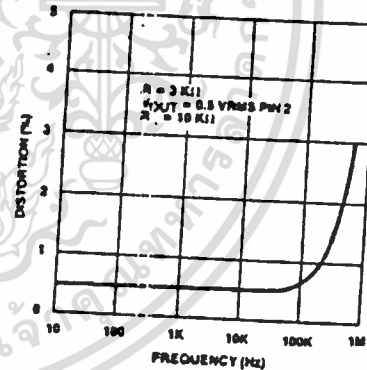


Figure 7. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

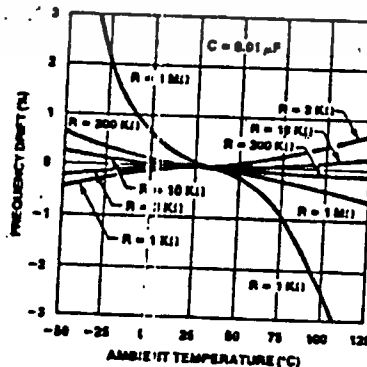


Figure 8. Frequency Drift versus Temperature.

XR-2206

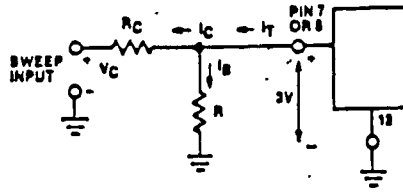


Figure 9. Circuit Connection for Frequency Sweep.

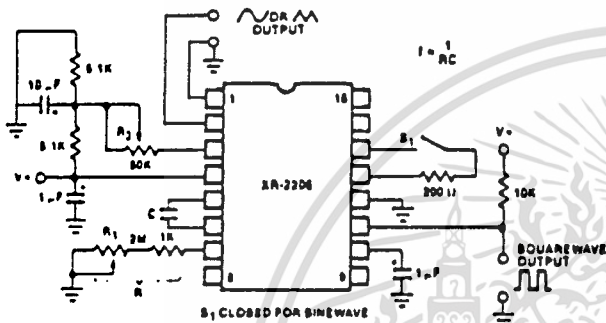


Figure 10. Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3 .)

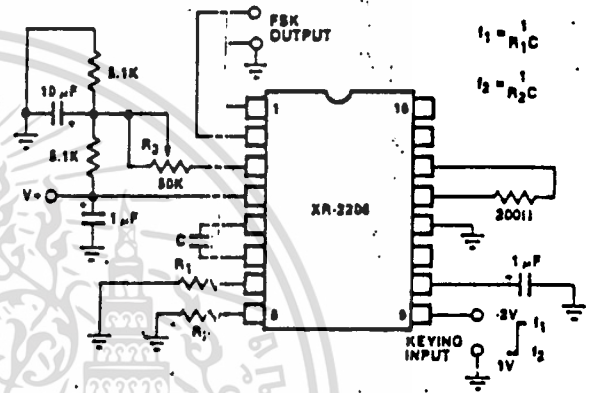


Figure 12. Sinusoidal FSK Generator.

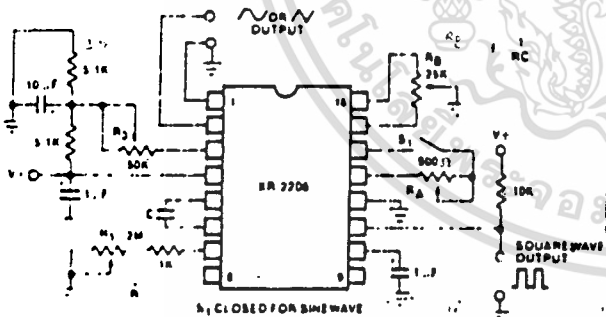


Figure 11. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing—See Figure 2.)

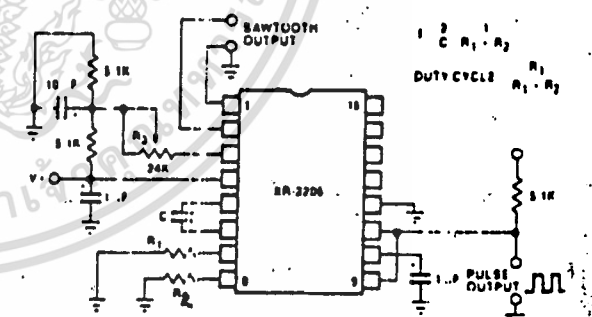


Figure 13. Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $= V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shifts itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of 1 k Ω to 2 M Ω .

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_0 , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_0 = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, as shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to 100 μF .

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T \text{ (mA)}}{C \text{ (\mu F)}} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from 1 μA to 3 mA. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} + \frac{R}{RC} \left(1 - \frac{V_C}{3}\right) \text{ Hz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \delta f / \delta V_C = - \frac{0.32}{R_{CC}} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_T should be limited to $\leq 3 \text{ mA}$.

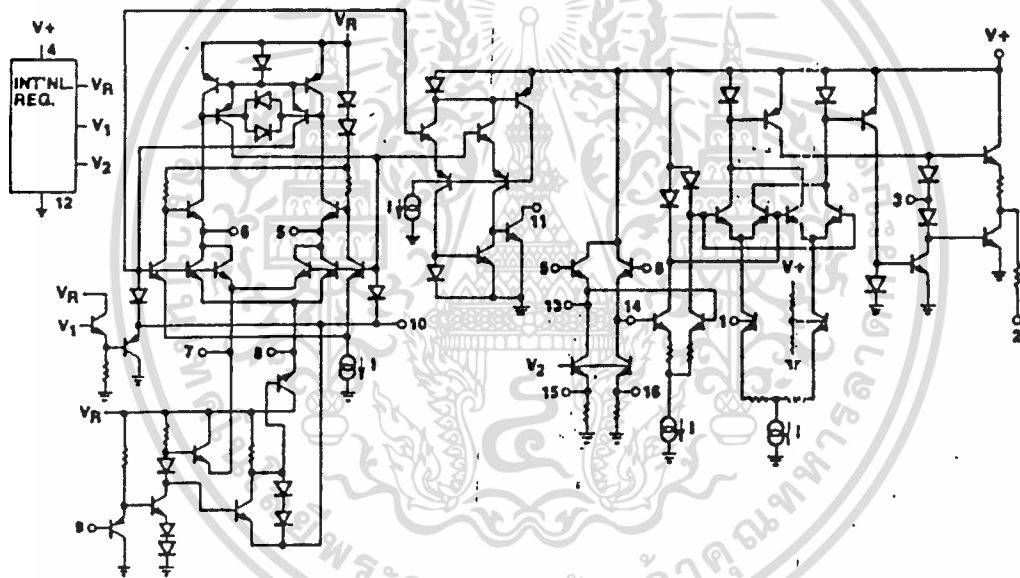
Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per $k\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per $k\Omega$ of R_3 . Thus, for example, $R_3 = 50 \text{ k}\Omega$ would produce approximately $\pm 3V$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100 $k\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^+ / 2$ as shown in Figure 5. As this bias level approaches $V^+ / 2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .



EQUIVALENT SCHEMATIC DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้