

เครื่องทวนสัญญาณวิทยุรับ-ส่ง ย่าน

VHF FM/CB 27 MHz

VHF FM/CB 27 MHz

Cross Band Repeater



ปริญพยานิพนธ์ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033224

**หัวข้อปฏิญาณพนัน**

เครื่องทวนสัญญาณวิทยุรับ-ส่ง ย่าน VHF FM/CB 27 MHz  
(VHF FM/CB 27 MHz Cross Band Repeater)

**โดย**

นาย จรัส	บุญโญปกรณ์	รหัส	35102047
นาย บรรจง	ลีลาศรีสุนทร	รหัส	35102054
นาย รุ่งโรจน์	แววบุตร	รหัส	35102071
นาย สยาม	ต้นทสกีจวมิจ	รหัส	35102078

**อาจารย์ที่ปรึกษา**

อาจารย์ กฤดากร      กลุ่มการ

**ภาควิชา**

เทคนิคอุตสาหกรรม

**ปีการศึกษา**

2536

คณะกรรมการศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
อนุมัติให้นับเป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปฏิญาณพนัน

- ..... ประธานกรรมการ  
( )
- ..... กรรมการ  
( )
- ..... กรรมการ  
( )
- ..... กรรมการ  
( )
- ..... กรรมการ  
( )

ลิขสิทธิ์ของคณะกรรมการศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
เอกสารนี้เป็นเอกสารหนึ่งของสภาวิศวกร หากมีการนำเอกสารนี้ไปใช้  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องทวนสัญญาณวิทยุรับ-ส่ง ย่าน VHF FM/CB 27 MHz  
VHF FM/CB 27 MHz Cross Band Repeater

รายชื่อนักศึกษา

นาย จรัส	บุญโญปกรณ์	รหัส	35102047
นาย บรรจง	ลีลาศรีสุนทร	รหัส	35102054
นาย รุ่งโรจน์	แฉวบุตร	รหัส	35102071
นาย สยาม	ตัณฑสิทธิ์จิวณิช	รหัส	35102078

อาจารย์ที่ปรึกษา

อาจารย์ กฤดากร กล่อมการ

ปริญญานิพนธ์ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะวิศวกรรมศาสตร์

สาขาเทคโนโลยีโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องทวนสัญญาณวิทยุรับ-ส่ง ย่าน VHF FM/CB 27 MHz

VHF FM/CB 27 MHz Cross Band Repeater

โดย	นาย จรัล	บุญโญปกรณ์	รหัส	35102047
	นาย บรรจง	ลีลาศรีสุนทร	รหัส	35102054
	นาย รุ่งโรจน์	แววบุตร	รหัส	35102071
	นาย สยาม	ดีดพิทักษ์จิวัฒน์	รหัส	35102078

อาจารย์ที่ปรึกษา อาจารย์ กฤดากร กล่อมการ

บทคัดย่อ

ในโครงการปริญญาโทฉบับนี้เป็นการสร้างเครื่องทวนสัญญาณในระบบ VHF-FM ย่านความถี่ 140-150 MHz ร่วมกับระบบ CB-27 MHz ความถี่ 27.125 MHz โดยทำหน้าที่เป็นตัวกลางในการทวนสัญญาณ ข้ามย่านความถี่ และสามารถใช้วิทยุมือถือในย่านความถี่ VHF/FM ติดต่อร่วมกับชุมสายโทรศัพท์ ขององค์การโทรศัพท์ได้อีกด้วย

ABSTRACT

This project had been constructed VHF-FM repeater system in band 140-150 MHz. The operation mode consist of the semi duplex operate or link between VHF-FM and VHF-FM, the cross band mode that can link VHF/FM to Citizen band(27 MHz) or cross band mode. Adding semi duplex and cross band condition. This repeater also operate with telephone system, or can link VHF-FM band handheld to ordinary Telephone system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทนำ

ในปัจจุบันการสื่อสาร โดยนำเอาวิทยุมือถือนย่าน VHF ได้ถูกนำมาใช้อย่างแพร่หลาย และจากการที่ กรมไปรษณีย์โทรเลข ได้อนุญาต ให้สามารถใช่วิทยุในย่านความถี่ Citizen Band (CB) 27 MHz ที่มีกำลังส่งไม่เกิน 1 วัตต์ ได้อย่างเสรี ทำให้มีการใช้งาน อย่างกว้างขวางทั้ง ในหน่วยงาน ราชการ รัฐวิสาหกิจ และเอกชน

การสื่อสารด้วยวิทยุมือถือเหล่านี้ จะมีข้อจำกัดทางด้านระยะทางในการติดต่อ ด้วยเหตุผลหลายอย่าง เป็นต้นว่า ขนาดกำลังในการส่ง, สายอากาศ และรูปแบบการแพร่กระจายคลื่น ของความถี่ซึ่งเป็นแบบแนวสายตา (Line Of Sight) หรือคลื่นตรง (direct wave) ซึ่งปกติระยะการสื่อสาร ไม่สามารถติดต่อสื่อสาร กันได้ในบางพื้นที่ ที่มีลักษณะภูมิประเทศ ที่ไม่ต่อเนื่องเป็นเส้นตรง เช่น มีต้นไม้, เป็นภูเขา หรืออยู่ในหุบเขา ซึ่งคลื่นจะไม่สามารถผ่าน สิ่งกีดขวางเหล่านี้ไปได้ ทำให้การติดต่อสื่อสารไม่สามารถทำได้ด้วยวิทยุมือถือเหล่านี้ จึงได้มีการสร้าง เครื่องทวนสัญญาณที่ กำลังคลื่นต่ำสูง เพื่อเป็นตัวถ่ายทอดสัญญาณ ทำให้ระยะทางในการติดต่อของวิทยุมือถือมีระยะทางเพิ่มมากขึ้น และเพื่อเพิ่มขีดความสามารถ ของเครื่องวิทยุมือถือ ย่าน VHF กับเครื่อง CB 27 MHz จึงได้มีการสร้าง เครื่องทวนสัญญาณ ที่สามารถข้ามย่านความถี่ติดต่อกันได้ (Cross Band)

ปัญหานี้ชนล้นทับ ได้แบ่งเหตุผลออกเป็นบท ๆ โดยแต่ละบท จะได้ศึกษาการทำงานส่วนประกอบหลัก ๆ และรายละเอียดต่าง ๆ ไว้ภายในเล่มแล้ว ในส่วนท้ายของปัญหานี้พจนัล จะเปรียบเทียบว่า ซึ่งใช้เป็นส่วนศึกษาที่ล้นผลประกอบและรายละเอียดของอุปกรณ์ต่าง ๆ

## สารบัญ

หน้า

บทที่ ...

1. เครื่องทวนสัญญาณความถี่วิทยุ .....	1
2. การทำงานของเครื่องทวนสัญญาณ .....	6
3. ภาครับ - ส่ง ย่าน VHF/FM .....	13
4. วงจรสังเคราะห์ความถี่ .....	21
5. ภาครับ - ส่ง ย่าน CB - 27 MHz .....	30
6. เครื่องโทรศัพท์ .....	39
7. ภาคควบคุม .....	44
8. วงจรอื่น ๆ ที่ใช้ .....	60

สรุปโครงการ

กิตติกรรมประกาศ

หนังสืออ้างอิง

ภาคผนวก ก โปรแกรมที่ใช้ในภาคควบคุม

ภาคผนวก ข รายละเอียดไอซี

## บทที่ 1

### เครื่องทวนสัญญาณความถี่วิทยุ

#### 1.1 แนวความคิด

ในปัจจุบันเครื่องรับส่งวิทยุในระบบ VHF/FM ย่านความถี่ 135-175 MHz และเครื่องรับส่งวิทยุในย่านความถี่ Citizen Band หรือย่านอื่น ๆ นับว่าเป็นที่นิยมใช้กันอย่างแพร่หลายมาก เพราะใช้งานง่ายมีความคล่องตัวสูง อีกทั้งราคาไม่แพงและง่ายต่อการบำรุงรักษา จึงเป็นที่นิยมใช้ในหน่วยราชการต่าง ๆ ทั้งทหาร ตำรวจและหน่วยงานของรัฐ ตลอดจนหน่วยงานเอกชนบางแห่ง

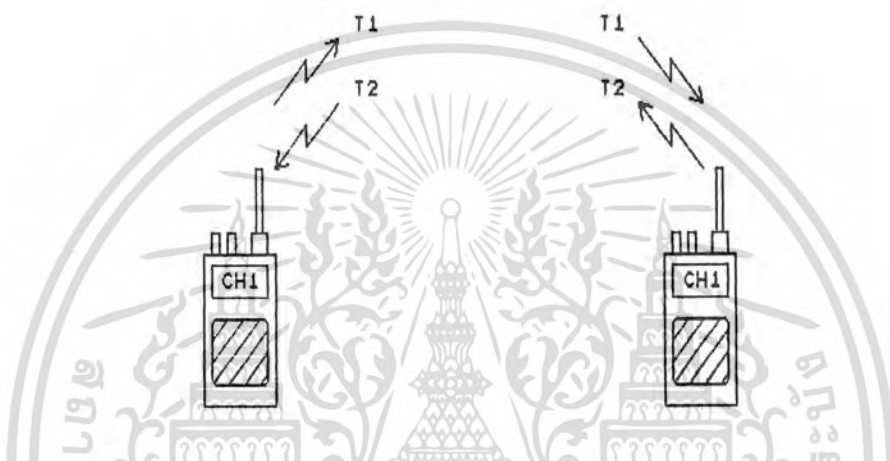
โดยทั่วไปคลื่นวิทยุย่านความถี่ VHF นี้ คลื่นสัญญาณจะวิ่งเป็นเส้นตรง หรือที่เรียกว่าคลื่นวิทยุแบบ Line of sight ถ้ามีสิ่งกีดขวางการเคลื่อนที่ ของคลื่นวิทยุ จะทำให้คลื่นวิทยุเกิดการหักเห และจางหายไปในพื้นที่ ดั้งนั้นระยะทางหรือรัศมีการติดต่อของวิทยุรับส่ง VHF/FM นี้จึงถูกจำกัดให้ขึ้นอยู่กับ

- ระยะทาง
- ภูมิประเทศ
- ความสูงของสายอากาศ, ชนิดของสายอากาศ
- กำลังของเครื่องส่ง
- ความไวของเครื่องรับ

เมื่อพิจารณาแล้วจะเห็นได้ว่า การติดต่อทาง คลื่นวิทยุระหว่าง เครื่องรับส่งประเภทมือถือด้วยกันเอง หรือ ติดรถยนต์กับติดรถยนต์ จะถูกจำกัดระยะทางลงมา เนื่องจากความสูงของสายอากาศน้อยมาก และโดยเฉพาะเครื่องมือถือซึ่งเป็นเครื่องขนาดเล็กมีกำลังส่งต่ำ ดังนั้น การใช้วิทยุสื่อสารแบบมือถือ หรือแบบติดรถยนต์ให้มีประสิทธิภาพ ในการติดต่อให้ได้เป็นระยะทางไกล ๆ นั้น จำเป็นต้องให้ สถานีทวน

สัญญาณ การติดต่อสื่อสารใช้งาน ต้องจัดให้เหมาะกับการใช้งานในแต่ละรูปแบบ ซึ่งสามารถ จะเป็นหลักใหญ่ๆ ได้ดังนี้

1. แบบ Simplex Single Frequency เป็นแบบที่เครื่องรับและเครื่องส่งใช้คลื่นในการติดต่อ เป็นคลื่นความถี่เดียวกัน แบบนี้สะดวกในการติดต่อระหว่างจุดต่อจุดและเป็นกลุ่ม แต่ถูกจำกัดด้วยระยะทางในการติดต่อ ดังแสดงในรูป 1-1



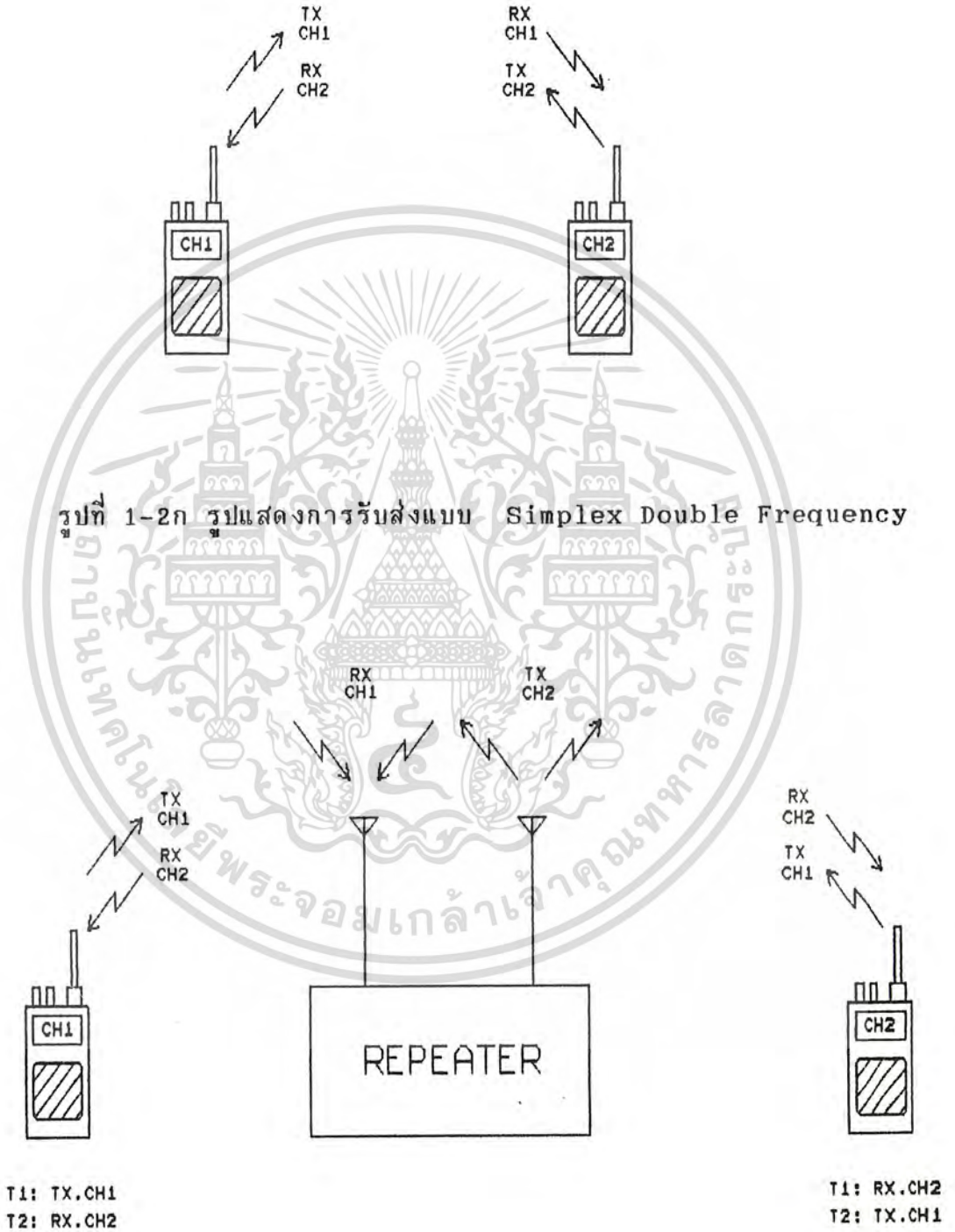
รูปที่ 1-1 รูปแสดงการรับส่งแบบ Simplex Single Frequency

2. แบบ Simplex Double Frequency คล้ายกับแบบแรก แตกต่างกันที่คลื่นรับและส่งมีความถี่ต่างกัน ( คือรับความถี่หนึ่ง แต่ส่งอีกความถี่หนึ่ง ดังแสดงในรูป 1-2ก ) ข้อดีคือสามารถใช้ร่วมกับระบบ Repeater เพื่อเพิ่มระยะทางในการติดต่อ ได้กว้างขึ้น ดังแสดงในรูป 1-2ข

3. แบบ Duplex Double Frequency เป็นแบบที่นิยมใช้คลื่นรับและส่งความถี่ต่างกัน และสามารถรับส่งในเวลาเดียวกันได้ แบบนี้เหมาะที่จะใช้ ร่วมกับโทรศัพท์แต่ขอบเขตของ การติดต่อถูกจำกัดเช่นเดียวกับแบบแรกเครื่องวิทยุรับส่งที่นิยมใช้กันอยู่ทั่วไปในปัจจุบันส่วนใหญ่ สามารถที่จะรับส่งในระบบ Simplex Single - Frequency และระบบ Simplex Double Frequency ได้อยู่ในตัวอยู่แล้ว ดังนั้น การนำเครื่องรับส่งวิทยุเหล่านี้ มาใช้งานอย่างมีประสิทธิภาพโดยร่วมกับ ระบบ Repeater แบบ Simplex Double Frequency จึงเป็นไปได้อย่าง สะดวก

เพราะไม่จำเป็นต้องแก้ไข ระบบในเครื่องวิทยุเหล่านั้นเพิ่มเติม ดังแสดงในรูป 1-3 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนูญาติเห็นไปใช้ประโยชน์ด้านอื่นๆ

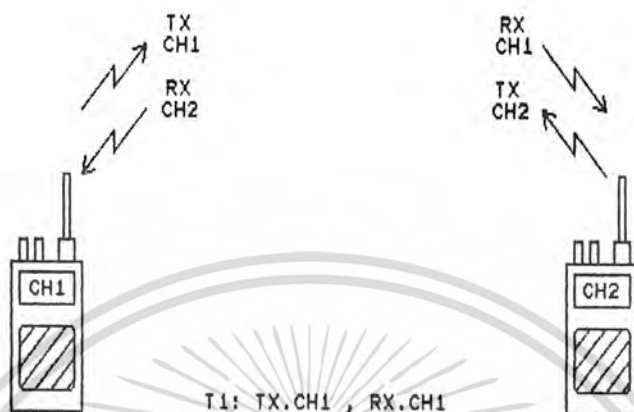
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1-2ก รูปแสดงการรับส่งแบบ Simplex Double Frequency

รูปที่ 1-2ข รูปแสดงการรับส่งแบบ Simplex Double Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่ผู้สูงที่เห็นนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1-3 รูปแสดงการรับส่งแบบ Duplex Double Frequency

## 1.2 เครื่องทวนสัญญาณความถี่วิทยุ (Repeater)

ระบบ Repeater โดยทั่วไปก็คือสถานีตัวกลาง ที่ช่วยถ่ายทอดสัญญาณ ให้ระหว่างสถานี สองสถานี ที่ไม่สามารถติดต่อกันได้โดยตรง ซึ่งโดยมากจะเป็นระบบอัตโนมัติ เช่น คู่สถานีที่ใช้เครื่องรับส่งแบบมือถือ หรือแบบตัดรอนต์ สามารถเพิ่มขีดความสามารถในการติดต่อโดยใช้ Repeater เป็นตัวกลางถ่ายทอดสัญญาณ ส่วนประกอบของ Repeater ประกอบด้วยส่วนใหญๆ คือ

1. ภาครับ
2. ภาคส่ง
3. ระบบสายอากาศ
4. ภาคควบคุมระบบ
5. ภาคจ่ายไฟ
6. อุปกรณ์ต่อร่วมอื่น ๆ เพื่อเพิ่มขีดความสามารถในการติดต่อ เช่น โทรตัดพ์ท์ วิทยุสื่อสารคมนาคม ที่สามารถใช้ร่วมกับ เครื่องทวนสัญญาณในโครงการนี้

เอกสารนี้เป็นเอกสารที่ผลิตขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนูญาติเห็นใบเซอร์เวชันด้านการศึกษา

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำเป็นต้องมี รหัส DTMF. (Digital Tone Multi Frequency) ซึ่งได้แก่

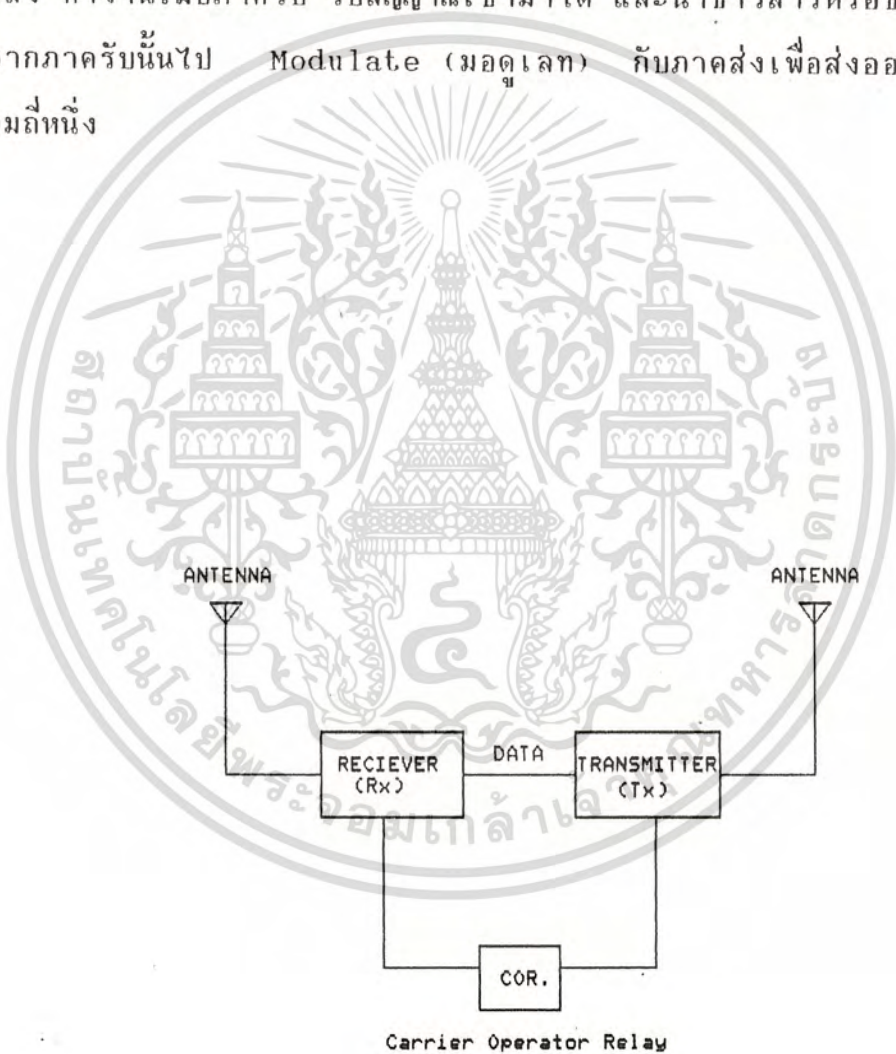
- ALINCO DJ-S1E , ALINCO DJ-180
- ICOM 02AT , IC2G-AT , IC2PET
- STANDARD C150 , C168 , C188
- KENWOOD TH27E , TH28E
- YAESU FT411T , FT402 , FT415 , FT416
- เป็นต้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

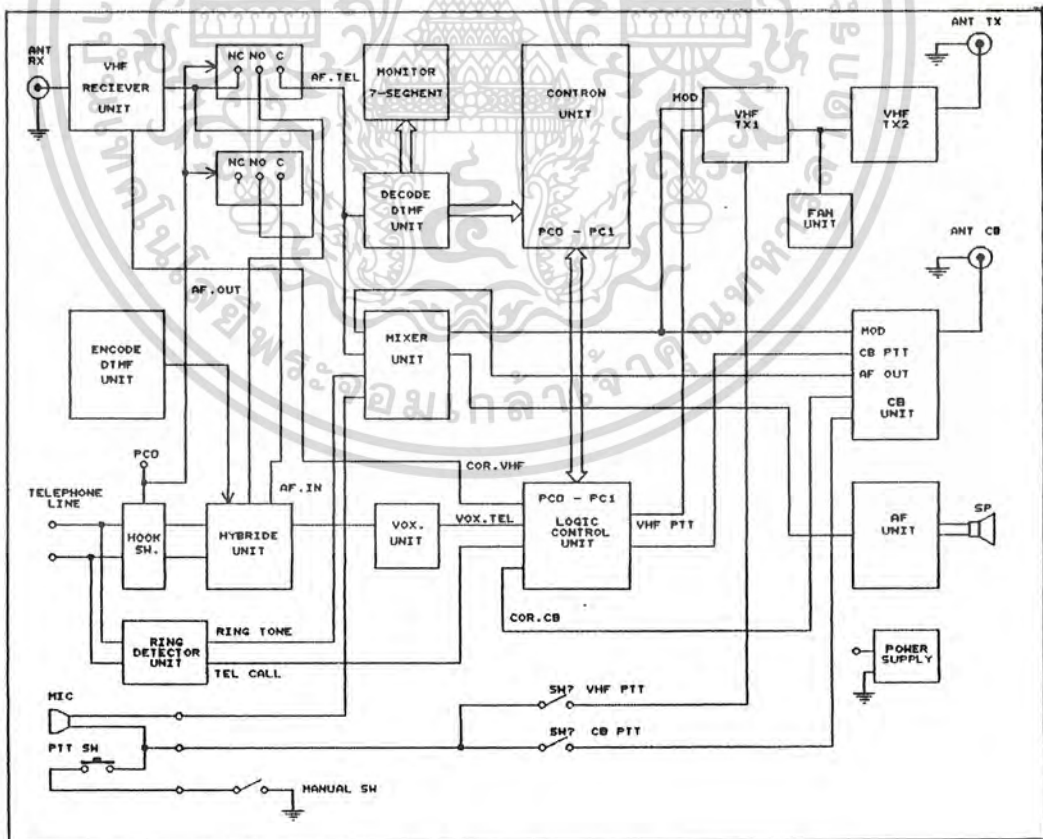
การทำงานของเครื่อง Repeater

Repeater แบบง่าย ๆ สามารถสร้างขึ้นโดยใช้เครื่องรับ และเครื่องส่งที่มีความถี่ต่างกันและมีวงจร Carrier Operator Relay (COR) ซึ่งจะควบคุมให้ภาคส่ง ทำงานเมื่อภาครับ รับผิดชอบเข้ามาได้ และนำข่าวสารหรือข้อมูลที่ Detect ได้จากภาครับนั้นไป Modulate (มอดูเลท) กับภาคส่งเพื่อส่งออกอากาศ ไปอีกความถี่หนึ่ง



รูปที่ 2.1 บล็อกไดอะแกรมอย่างง่าย ๆ ของ Repeater  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น เมื่อผู้ใช้งานเห็นใบใช้ประโยชน์นี้ในการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Repeater ที่สร้างขึ้นในโครงการนี้ สร้างขึ้นโดยอาศัยหลักของ Repeater แบบง่าย ๆ แต่ได้มีการปรับปรุงนำเอาวงจร Frequency Synthesizer มาใช้เพื่อปรับความถี่ภาครับและภาคส่งให้ได้อยู่ในช่วง 140-150 MHz โดยสามารถแบ่งช่องความถี่ได้ละเอียดถึงช่องละ 10 kHz มีวงจรภาครับและภาคส่งย่าน CB 27 MHz เพื่อใช้ในการติดต่อข้ามย่านความถี่ มีวงจรโทรศัพท์เพื่อใช้ร่วมกับ เครื่องทวนสัญญาณความถี่วิทยุ โดยสามารถติดต่อกับ ระบบชุมสายโทรศัพท์ได้ ไม่ว่าจะเป็นการรับสายโทรศัพท์ หรือการโทรออก โดยมี Mode การทำงานให้เลือกตามความต้องการ มีภาคควบคุมโดยใช้ไอซี Z80 เป็น CPU (Central Processor - Unit) ร่วมกับหน่วยความจำไอซี 8255 เป็นพอร์ทอินพุท-เอาต์พุท รับสัญญาณควบคุมจากสัญญาณ DTMF ส่งผ่านวงจร Decode สัญญาณ DTMF ซึ่งจะได้สัญญาณ Logic ขนาด 4 บิต เพื่อใช้เป็นข้อมูลในการควบคุมการทำงานของ Repeater ซึ่ง Block diagram ของ Repeater แสดงไว้อย่างละเอียดในรูปที่ 2-2

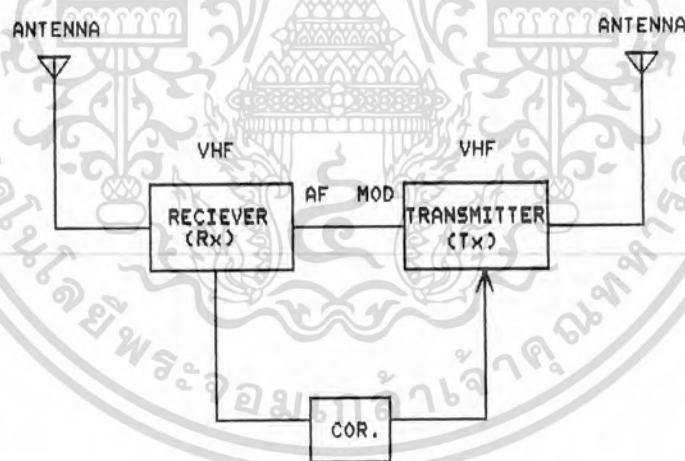


## 2.2 Block Diagram Repeater

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นแรก เมื่อมีสัญญาณเข้ามาที่เครื่องรับ VHF จะมีสัญญาณออกทางภาคขยายเสียงของภาครับ ป้อนเข้าสู่วงจร Decode สัญญาณ DTMF เมื่อกรกดรหัส DTMF เพื่อสั่งให้เปิดเครื่อง Repeater แล้ว เครื่อง Repeater ก็จะรอรับ Mode การทำงาน ซึ่งมีทั้งหมด 3 Mode การทำงาน ซึ่งภาคควบคุมจะเป็นตัวส่งสัญญาณเพื่อควบคุมการทำงานของแต่ละ Mode เมื่อไม่มีการใช้เครื่อง Repeater นานเกิน 2 นาที เครื่อง Repeater จะปิดตัวเองหรือ เมื่อต้องการปิดเครื่องเมื่อใช้งานเสร็จแล้วก็โดยการกรกดรหัส DTMF ที่เป็นรหัสปิดเครื่อง เครื่องก็จะหมดการทำงานและจะรอจนกว่าจะมีการเรียกใช้งานในครั้งต่อไป Mode การทำงานของเครื่องทวนสัญญาณความถี่วิทยุ มีทั้งหมด 3 Mode คือ VHF-VHF Mode , VHF CB Mode และ VHF-Telephone Mode การทำงานของแต่ละ Mode จะเป็นดังนี้

#### 1. VHF-VHF Mode



Carrier Operator Relay

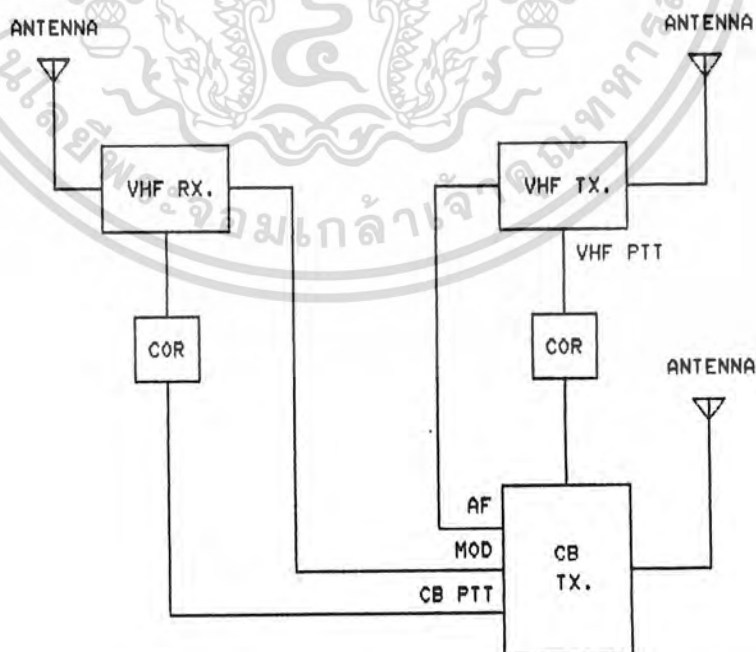
#### รูปที่ 2-3 รูปแสดงการทำงานของ VHF-VHF Mode

การทำงานใน Mode นี้จะมีการทำงานคล้ายกับวงจรแบบพื้นฐาน เมื่อส่งรหัสเปิดเครื่อง 2 5 3 7 # และเลือก Mode โดยกรกดรหัส 1 1 # แล้ว ภาคควบคุมจะทำการต่ออุปกรณ์เครื่อง Repeater ให้อยู่ใน VHF-VHF Mode ตามรูป ซึ่งเมื่ออยู่ใน Mode นี้แล้ว เมื่อภาครับมีการรับสัญญาณข้อมูลเข้ามา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเท่านั้น เมื่ออนุญาตเห็นไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก็จะมีสัญญาณเสียง ที่ได้จากภาครับ นำไป Modulate เข้าที่ภาคส่ง และมีสัญญาณ Carrier Operate Relay เพื่อบังคับให้ภาคส่งทำงานซึ่งจะ Mode เอาสัญญาณเสียงส่งออกอากาศอีกความถี่หนึ่ง ใน Mode การทำงานนี้ เมื่อมีการกดคีย์นานเกินประมาณ 2 นาที จะมีการควบคุมจากภาคควบคุมให้ภาคส่ง หยุดทำงานชั่วคราวประมาณ 1 วินาที เพื่อป้องกันการเสียหายที่อาจจะเกิดขึ้นจากการทำงานของเครื่องส่งที่หนักเกินไป แล้วก็ต่อภาคส่งเช่นเดิมหลังจากหยุด 1 วินาทีแล้ว เมื่อภาคส่งมีการทำงาน จะมีสัญญาณความถี่ส่งออกอากาศ จะทำให้พัดลมติดเพื่อเป็นการระบายความร้อน ให้กับภาคส่ง พัดลมจะหยุดทำงาน หลังจากเครื่องส่งหยุดทำงานประมาณ 30 วินาที โดยเวลาหน่วงนี้สามารถตั้งได้จากวงจรหน่วงเวลา ภาคควบคุม พัดลมจะทำงานโดย Detect สัญญาณจากความถี่ ของภาคส่งในขณะที่มีการทำงานของภาคส่ง พัดลมจะทำงานทุกครั้งที่มีการทำงานของภาคส่งเมื่อติดต่อผ่าน Repeater เสร็จแล้วเราสามารถปิดเครื่องโดย กดสัญญาณ DTMF \* ส่งเข้าเครื่อง Repeater ซึ่งจะป็นรหัสปิดเครื่อง

## 2. VHF-CB Mode



รูปที่ 2-4 รูปแสดงการทำงานของ VHF-CB Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น เมื่อผู้ใดเห็นจำเป็นต้องเผยแพร่ข้อมูลนี้  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีโอกาสได้

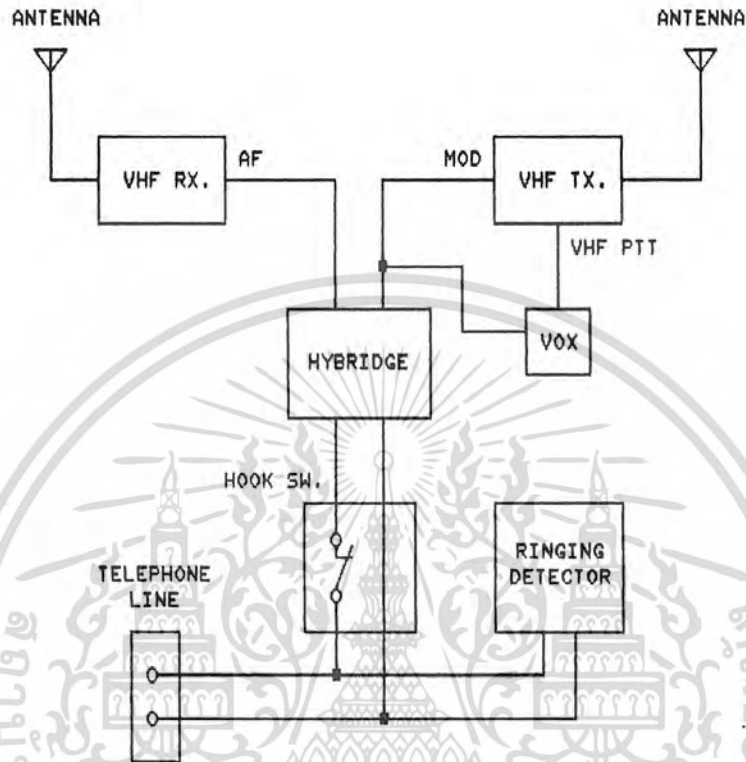
เลือกการทำงานใน Mode นี้ โดยกดรหัสเปิดเครื่อง 2 5 3 7 # แล้วเลือกโหมดโดยกดรหัส 2 2 # ภาคควบคุม ก็จะจัดรูปแบบการทำงาน ให้เป็นดังรูป เมื่อมีการส่งข้อมูลเข้าทางเครื่องรับ VHF จะมีสัญญาณ COR ไปบังคับ ภาคส่งของ CB ให้ทำงาน สัญญาณเสียงจากเครื่องรับ VHF จะถูกส่งเข้าไป Modulate ที่ภาคส่งของ CB เพื่อส่งออกอากาศ เมื่อหมดข้อความภาครับ VHF จะหยุดทำงาน เมื่อมีการส่งความถี่เข้ามาทาง CB ภาครับของ CB จะทำให้มีสัญญาณ COR เข้าไปบังคับภาคส่งของเครื่องส่ง VHF ให้ทำงานโดยมีสัญญาณเสียง จากเครื่องรับ CB ถูก Modulate เข้าไปกับเครื่องส่ง VHF ด้วยการทำงานจะเป็นเช่นนี้ไปตลอด คือเปลี่ยนกันรับและส่ง ระหว่างเครื่องวิทยุมือถือ แบบ VHF กับแบบ CB ซึ่งแบบ VHF จะรับส่งแบบ Simplex Double Frequency แบบ CB จะรับส่งแบบ Simplex Single Frequency และจะให้ความสำคัญของภาค VHF มากกว่า คือ เมื่อมีการส่งเข้ามาทางภาครับ VHF ภาค CB จะเป็นภาคส่งซึ่งถึงแม้ว่า ภาค CB จะยังรับข้อมูลเพื่อส่งเข้าเครื่องส่ง VHF อยู่ก็ตาม เมื่อปล่อยคีย์ส่งของสถานี CB ก็จะสามารถรับข่าวสารได้ตามปกติ ถ้าต้องการข่าวสารที่ถูกตัดงั้นไม่ขาดหาย ต้องรอ ให้สถานีลูกข่ายของ CB หยุดส่งก่อน ก่อนที่จะทำการส่งของ ลูกข่าย VHF เมื่อ สนทนาจนเลิกการสนทนา เราสามารถสั่งปิดเครื่อง ด้วยการกดรหัส \* เข้ามา ซึ่งเป็นรหัส เพื่อปิดเครื่องหรือถ้าไม่มีการสั่งปิดเครื่องด้วยสัญญาณ DTMF หลังจาก หยุดใช้งานนานประมาณ 2 นาที เครื่องจะหยุดทำงานและกลับไปเพื่อรอการสั่งใช้ งานในครั้งต่อไป

### 3. VHF-TELEPHONE Mode

เลือกการทำงานใน Mode นี้ โดยกดรหัสเปิดเครื่อง 2 5 3 7 # กดรหัสเลือกโหมด โดยกดรหัส 3 3 # ภาคควบคุมจะจัดรูปแบบการทำงาน ให้ เป็นดังรูป ซึ่งจะ เป็นในกรณีต้องการใช้โทรศัพท์ เพื่อโทรออก โดยใช้สถานีลูกข่ายที่ เป็นเครื่อง VHF เมื่อกดรหัสเลือกเสร็จเรียบร้อยแล้ว ภาคควบคุม จะทำการยก HOOK SWITCH ทำให้มีสัญญาณ Dial Tone บอณาเข้าวงจร Voice Operate (VOX) เพื่อบังคับให้ภาคส่ง VHF ทำงาน และ Modulate สัญญาณ Dial Tone เข้าส่งไปยังสถานีลูกข่ายแบบ VHF ทำให้สถานีลูกข่ายได้ยิน Dial Tone ซึ่งก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ผู้อื่นผู้ใดที่เห็นไปใช้ประโยชน์ทางอื่น

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-5 รูปแสดงการทำงานของ VHF-TELEPHONE Mode

สามารถที่จะกดเบอร์โทรศัพท์ที่ต้องการจะติดต่อด้วยส่งเข้าทางภาครับ VHF ซึ่งจะ  
 ทำให้สัญญาณ DTMF ที่เป็นรหัส ส่งเข้าเครื่องโทรศัพท์เพื่อติดต่อกับ โทรศัพท์ปลาย  
 ทางตามเบอร์โทรศัพท์ที่กดไว้ และเมื่อปลายทางรับสายก็จะสามารถติดต่อกันได้โดย  
 ผ่านเครื่อง Repeater ซึ่งเมื่อสถานีลูกข่าย VHF ส่งเข้ามาเสียงจากภาครับ VHF  
 จะถูกส่งเข้าไป ที่เครื่องโทรศัพท์ และเมื่อหยุดการส่งเครื่อง VHF เสียงพูดจาก  
 โทรศัพท์ปลายทางจะบังคับให้ VOX ทำงานบังคับเครื่องส่ง VHF ทำงาน และ  
 Modulate สัญญาณเสียงเข้าไปในเครื่องส่ง VHF ทำให้สถานีลูกข่ายของ VHF  
 รับเสียงที่โทรศัพท์ปลายทางพูดเข้ามา เมื่อจบการสนทนาก็สามารถกดรหัส \* เข้า  
 มาเพื่อบังคับให้เครื่อง Repeater หยุดทำงานหรือทำให้เครื่องปิดเองเมื่อหยุดใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่มีการโทรเข้ามาวางจร Ringing Detector จะส่งสัญญาณ logic 1 เพื่อป้อนเข้าไปยังคัมภาคส่งของ VHF ให้ทำงานพร้อมกับ Modulate สัญญาณ Ring Tone ส่งไปในเครื่องส่ง VHF ซึ่งสถานีลูกข่ายของเครื่อง VHF จะสามารถได้ยินสัญญาณเรียกเข้าทางโทรศัพท์ ขณะอยู่ใน Mode การทำงานอื่นสามารถกดรหัส DTMF รหัส B ซึ่งเป็นรหัสเพื่อยก Hook Switch รับโทรศัพท์ที่โทรเข้ามา ถ้า Repeater ไม่ถูกใช้งานอยู่ ต้องกด รหัสเปิดเครื่อง 2 5 3 7 # ตามด้วยรหัสเลือก Mode 3 3 # เพื่อยก Hook sw. และสามารถสนทนากันได้ จนกว่าจะเลิกการสนทนา และต้องปิดเครื่อง Repeater ทุกครั้งโดยรหัส \* เข้ามาทางภาครับ VHF

#### ความสามารถของเครื่อง Repeater

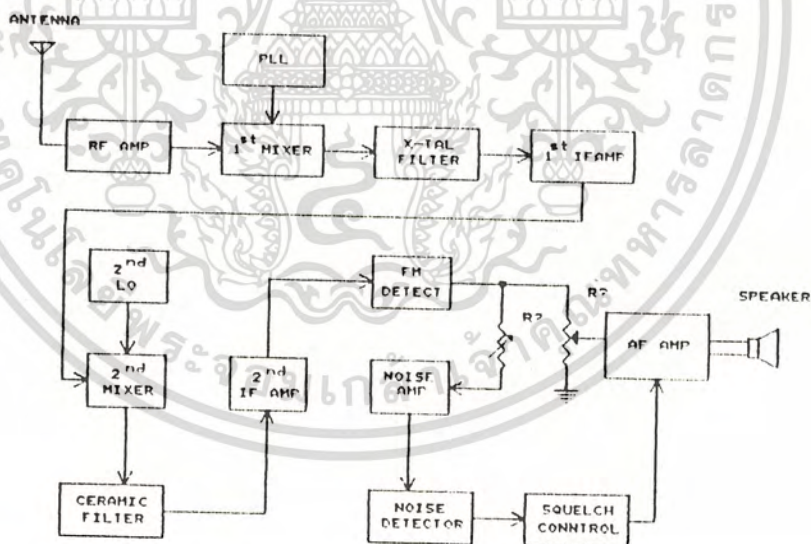
- เป็นเครื่องทวนสัญญาณ VHF-VHF มีกำลังส่ง 20 วัตต์
- เป็นเครื่องทวนสัญญาณ VHF-CB มีกำลังส่ง 5 วัตต์
- ติดต่อสื่อสารระหว่างเครื่อง VHF กับโทรศัพท์ได้
- มีรหัสเปิดเครื่อง Repeater ขนาด 4 ตัว แล้วตามด้วยรหัส #
- มีรหัสเลือกโหมดการทำงานขนาด 2 ตัว และตามด้วยรหัส #
- ขณะภาคส่งของ VHF ทำงานมีพัดลมระบายความร้อนทุกครั้งที่มีการส่ง
- เมื่อภาคส่งทำงานนานเกิน 2 นาที ภาคควบคุมจะทำการหยุดการส่งประมาณ 1 วินาที จะส่งต่อหลังจากครบ 1 วินาทีแล้วในทุกๆ โหมดการทำงาน
- เมื่อไม่มีการกดคีย์ใด ๆ ในขณะอยู่ในโหมดการทำงาน นานเกิน 2 นาที เครื่องจะปิดเอง
- สามารถหยุดการทำงานของเครื่อง Repeater เมื่อใดก็ได้เมื่อมีการกดรหัสปิดเครื่องที่ถูกต้อง ( \* )
- มีภาคแสดงการกดรหัสและแสดงโหมดการทำงาน
- สามารถเลือกการใช้งานเครื่อง Repeater ได้ทั้งจากที่วิทยุจากภายนอกและที่ตัวเครื่องเอง

# บทที่ 3

## ภาครับ-ส่ง VHF

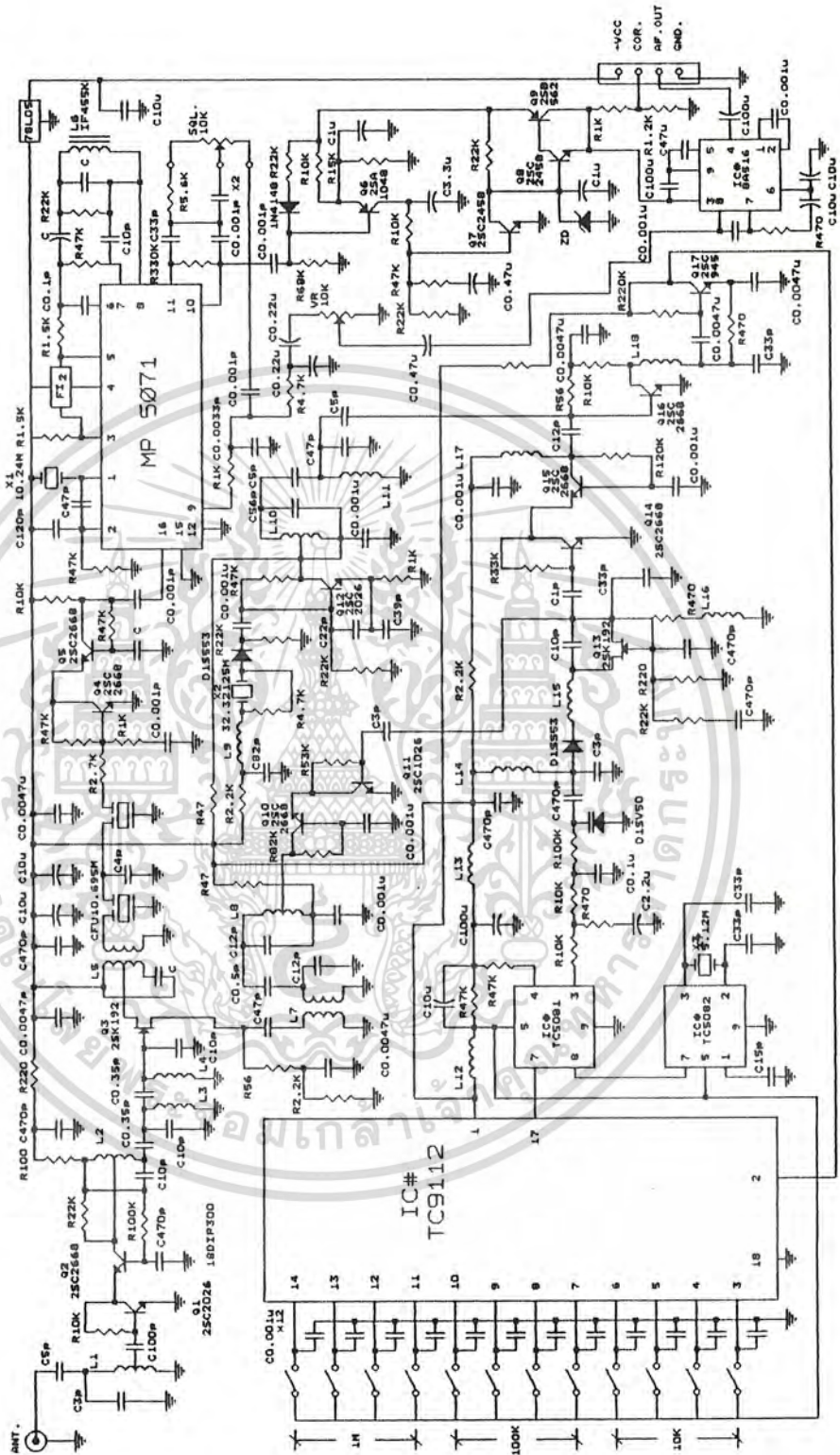
### ภาครับวิทยุ VHF

ภาครับที่ใช้กับ Repeater ในโครงงานนี้เป็นภาครับวิทยุ FM ในระบบ Superheterodyne Double Conversion ย่านความถี่ 140-150 MHz ซึ่งบล็อกไดอะแกรมและวงจรภาครับแสดงไว้ในรูปที่ 3.1 และ รูปที่ 3.2



รูปที่ 3.1 บล็อกไดอะแกรมของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.2 วงจรของภาครับ เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคขยายสัญญาณความถี่วิทยุและมิกเซอร์ภาคแรก

(RF AMP AND FIRST MIXER)

สัญญาณความถี่วิทยุ จากสายอากาศที่มีขนาดเล็กมากจะผ่านวงจรจูนซึ่งประกอบด้วย L1, C5pF และ C3pF จะถูกขยายให้มีขนาดใหญ่ขึ้นโดยทรานซิสเตอร์ Q1 (#2SC2668) กับ Q2 (#2SC2668) ซึ่งต่อกันแบบ Cascode สัญญาณที่ถูกขยายแล้วนี้จะถูกป้อนผ่านวงจร Band Pass Filter ซึ่งประกอบด้วย L2, L3, L4, L5, C0.35pF และ C0.35pF ไปยังขาเกตของทรานซิสเตอร์ Q3 (#2SK192) ที่ทำหน้าที่เป็นมิกเซอร์ภาคแรก สัญญาณจาก Local Oscillator ซึ่งผลิตขึ้นโดยวงจรรังเคราะห์ความถี่ (Frequency Synthesizer) จะป้อนเข้าทางขา Drain ของทรานซิสเตอร์ เข้าไปผสมกับสัญญาณที่ผ่าน Band Pass Filter เพื่อให้ได้สัญญาณความถี่ 1F 10.695 MHz คัปปลิ่งผ่านคอยล์ L5 และผ่านชุดเซรามิคฟิลเตอร์ เพื่อกรองเฉพาะสัญญาณความถี่ 10.695 MHz ผ่านไปเท่านั้น

ภาคขยายไอเอฟ (IF AMP)

เมื่อสัญญาณไอเอฟภาคแรกซึ่งมี Q4 (#2SC2668) และ Q5 (#2SC2668) จะขยายสัญญาณ IF 10.695 MHz ให้มีความแรงของสัญญาณเพิ่มขึ้น แล้วจึงป้อนให้กับ IC<sub>1</sub> MP5071 ซึ่งเป็นทั้งมิกเซอร์ภาคที่สอง, ภาคขยายสัญญาณไอเอฟภาคที่สอง และ วงจรดีเทคต์สัญญาณ FM (FM Detector) โดยวงจรมิกเซอร์ภาคที่สองจะรับสัญญาณ Local Oscillator 10.24 MHz จากคริสตอล X<sub>1</sub> และผสมกับสัญญาณ 10.695 MHz ให้ได้ความถี่ผลต่างเป็นความถี่ไอเอฟภาคที่สอง คือ 455 kHz

สัญญาณ 455 kHz จะออกมาทางขา 3 ของไอซี ผ่านเซรามิคฟิลเตอร์ FL2 ซึ่งมี Selectivity ที่ดีมาก และป้อนกลับเข้าทางขา 5 ของไอซี สัญญาณที่ป้อนกลับเข้ามาจะถูกขยายอีกครั้งโดยภาคขยายไอเอฟภาคที่สอง และจะถูกดีเทคต์เป็นสัญญาณเสียงโดย ภาคดีเทคเตอร์ในตัวไอซี สัญญาณเสียงที่ดีเทคแล้ว จะออกมาทางขา 9 ของไอซี

ภาคขยายสัญญาณเสียงและภาคสquelch (AF Amp and Squelch)

สัญญาณเสียงที่ดีเทคแล้วจะผ่าน VR10K ซึ่งเป็นโวลลุ่มสำหรับปรับความแรงของสัญญาณก่อนที่จะป้อนให้อินพุทของ IC<sub>2</sub> (#BA516) ซึ่ง IC<sub>2</sub> จะทำหน้าที่เป็นภาคขยายสัญญาณเสียง (AF Amp) ขยายสัญญาณให้มีกำลังสูงพอที่จะไปขับลำโพงได้ สัญญาณ

ขยายสัญญาณเสียง (AF Amp) ขยายสัญญาณให้มีกำลังสูงพอที่จะไปขับลำโพงได้ สัญญาณส่วนที่เป็นบางส่วนจากขา 9 ของ IC<sub>1</sub> จะถูกป้อนผ่าน VR10K ซึ่งเป็นตัวต้านทานปรับค่าได้สำหรับควบคุมสquelch (Squelch Control) ไปยังขา 10 ของ IC1 ผ่านวงจรแอกทีฟฟิลเตอร์ (Active Filter) ซึ่งจะกรองเฉพาะสัญญาณ Noise ออกมาทางขา 11 ของไอซี

ในกรณีที่ไม่มีสัญญาณ carrier เข้ามา จะมี noise บางส่วนออกมาจากขา 11 ของ IC<sub>1</sub> ซึ่งเมื่อผ่าน Q6 (#2SA1048) เรกติไฟเออร์ (Rectifier) และวงจรอินทิเกรเตอร์ (Integrator) ซึ่งประกอบด้วย R10K, R47K และ C0.47uF แล้วจะทำให้มีไฟกระแสตรงไปแอสให้ Q7 (#2SC2458) นำกระแส ทำให้ Q8 (#2SC2458) และ Q9 (#2SB562) ไม่นำกระแส IC<sub>2</sub> (#BA516) ซึ่งได้รับไฟเลี้ยงจาก Q9 จะไม่ทำงาน นั่นคือวงจรขยายสัญญาณเสียง จะไม่ทำงานในกรณีที่ไม่มี Carrier เข้ามาในทางกลับกัน เมื่อมี Carrier เข้ามา สัญญาณ Noise จะถูกกดให้หายไป Q7 จะหยุดนำกระแส ส่วน Q8 และ Q9 จะนำกระแสและจ่ายไฟเลี้ยงให้กับ IC<sub>2</sub> วงจรขยายสัญญาณเสียงจึงทำงานขณะที่มี Carrier เข้ามา

### ภาคส่ง (Transmitter)

เป็นวงจรขยายกำลัง ความถี่วิทยุประกอบด้วยวงจรคูณความถี่สองเท่า วงจรขับกำลัง วงจรขยายกำลัง ภาคสุดท้าย วงจรกรองความถี่ชนิดความถี่ต่ำผ่าน ดังแสดงในรูปที่ 3.3

#### การทำงานของเครื่องส่ง

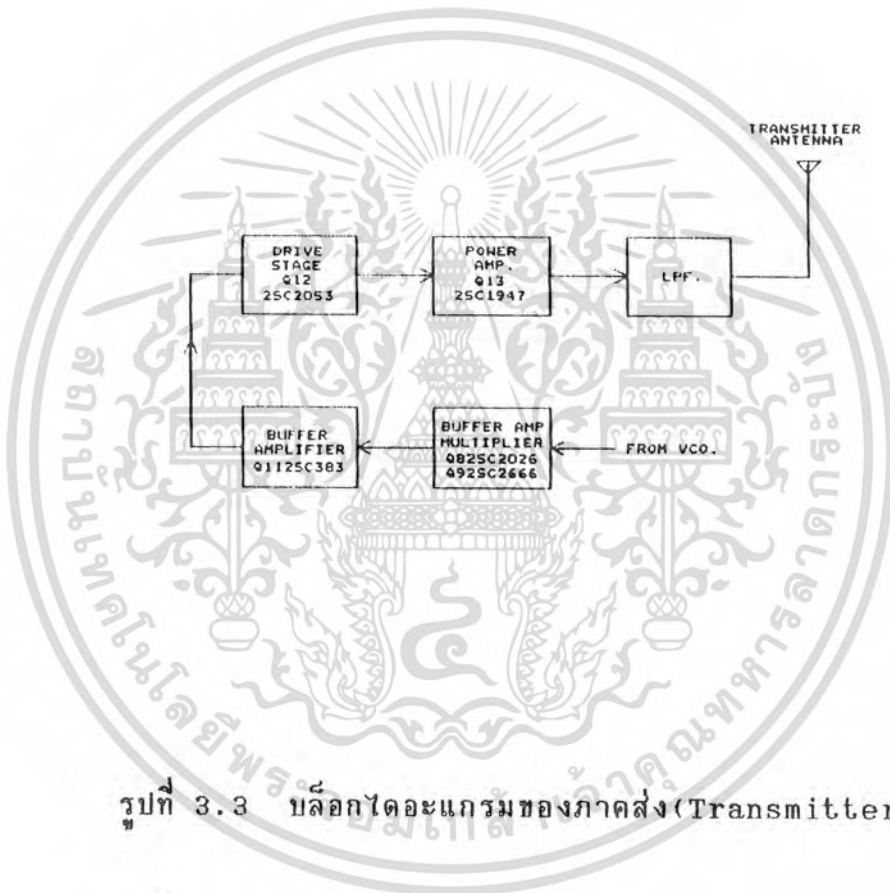
#### วงจรคูณความถี่สองเท่า (frequency multiplier circuit)

หลังจาก VCO ผลิตความถี่ซึ่งเป็นครึ่งหนึ่งของความถี่ที่เราต้องการส่ง Q (#

เอกสารนี้ 2SC2026), Q (#2SC2668) ทำหน้าที่เป็นวงจร Multiplier คือ 144-146 MHz

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

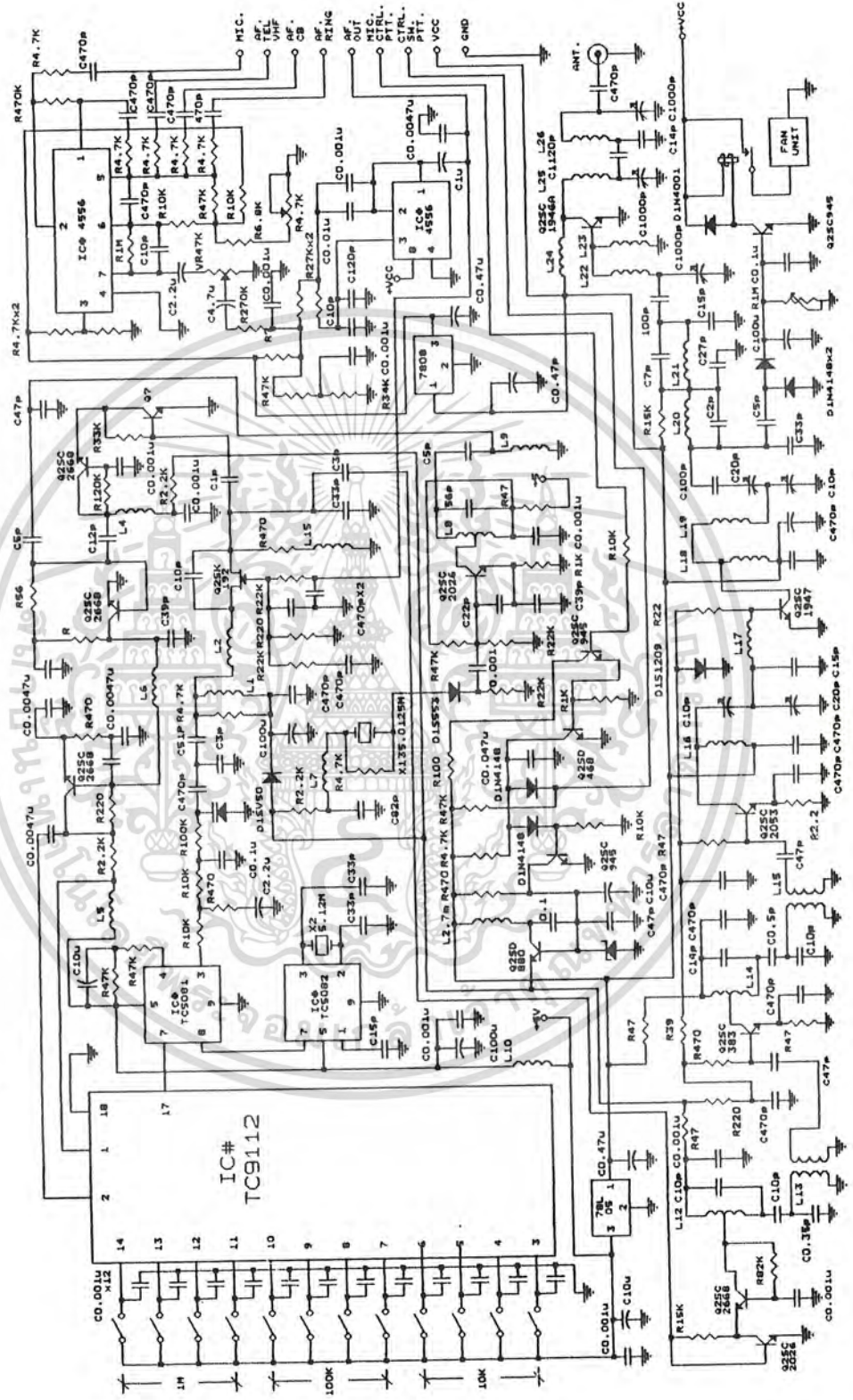
Q(#2SC2026), Q(#2SC2668) วงจรต่อเป็นลักษณะ Cascode มีโหนดเป็นวงจรจูน คือ  $L_{12}, C_{0.35pF}$  โดยมี  $C_{10pF}$  เป็น Capacitive link ซึ่งแกงค์ 2 ชุด ปรับให้เรโซแนนซ์ กับความถี่ฮาร์โมนิกที่สองของความถี่จาก VCO  $C_{0.001uF}, C_{0.001uF}$  ทำหน้าที่บายพาส



รูปที่ 3.3 บล็อกไดอะแกรมของภาคส่ง (Transmitter)

วงจรเชื่อมต่อ และขับกำลัง (buffer and driver stage)

ประกอบด้วย Q(#2SC2053) และวงจรจูน 2 ชุดคือ  $L_{16}, C_{14pF}, L_{17}, C_{10pF}$  ซึ่งจูนที่ความถี่ 144-146 MHz ซึ่งรับต่อมาจากภาคคูณความถี่โดย Coupling ที่  $L_{13}$  ป้อนผ่าน  $C_{47pF}$  มาเข้าขา B ของ Q(#2SC2053) ซึ่งทำหน้าที่เป็น Buffer Amp. และจูนความถี่ในลักษณะ Band Pass ตั้งแต่  $L_{12}, L_{13}, L_{14}, L_{15}$  เพื่อให้เป็น Pure 140-150 MHz  $C_{0.5pF}$  เป็น Capacitive link ของแกงค์ 2 ชุด สัญญาณ coupling ที่  $L_{22}$  ผ่าน  $C_{47pF}$  ไปยังขา B ของ  $Q_{12}$  ซึ่งเป็นตัวขับกำลัง  $L_{23}$  เป็น RF Choke ป้อนไฟให้ Q(#2SC2053),  $C_{470pF}$  ทำหน้าที่บายพาส power



รูปที่ 3.4 ศึกษาวงจรของภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ส่วนตัว 3.4 ศึกษาวงจรของภาคส่ง หน้าไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายกำลังภาคสุดท้าย (POWER AMPLIFIER CIRCUIT)

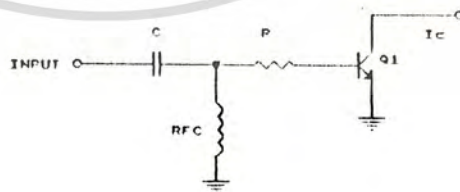
ประกอบด้วย Q (#2SC1947) ซึ่งให้เอาต์พุต 1-3W C470pF, C20pF, C15pF, L<sub>17</sub> เป็น Input Matching L<sub>18</sub>, C470pF, C470pF เป็น Output Matching ให้มีค่าประมาณ 50 Ohms โดย L<sub>19</sub> เป็น Output Matching ป้อนไฟให้ Q (#2SC1947), C10pF, C20pF เป็นฟิลเตอร์ และบายพาส

วงจรรองความถี่ต่ำ (LOW-PASS FILTER)

ประกอบด้วย C2pF, C27pF, C7pF, C33pF, C15pF, L<sub>20</sub> และ L<sub>21</sub> เป็นวงจร Low-Pass Elliptic Filter เหตุผลที่ต้องมีวงจรรองความถี่ เพื่อกำจัดเพื่อกำจัดฮาร์โมนิคต่าง ๆ ที่เกิดขึ้นในวงจรรขยาย มิให้ไปรบกวนช่องความถี่อื่น

วงจรรขยายคลาส C

วงจรรขยายคลาส C นั้นจะกำหนดจุดไบอัสให้อยู่ต่ำกว่าจุด cut off หรือให้ทำงานน้อยกว่า 180 องศา นั้นเอง ดังนั้น เมื่อไม่มีสัญญาณอินพุตจะไม่มีกระแสไหล และจะทำงานได้ดี ก็ในกรณีใช้กับความถี่สูงๆ เท่านั้นโดยมีประสิทธิภาพประมาณ 85% ส่วนความเพี้ยนนั้น มีมากกว่า วงจรรขยายคลาส A และ คลาส B ความลิเนียร์ของอัตราขยายไม่ดี เมื่อเทียบกับวงจรรขยาย คลาส A และ คลาส B วงจรพื้นฐานของวงจรรขยายคลาส C ดูได้จากรูป



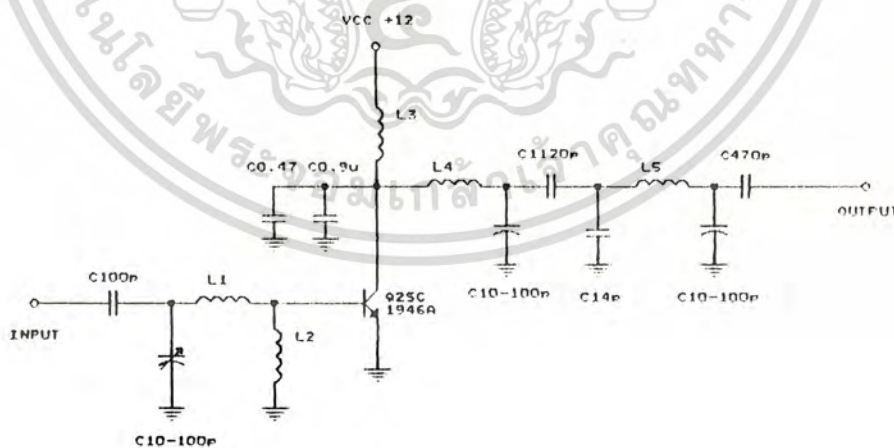
รูปแสดง วงจรรขยายคลาส C

จากรูป จะเห็นว่า การให้ไบอัสในคลาส C นั้นจะไม่มีกระแสเบส ขณะที่ไม่มีความถี่สัญญาณเข้ามาทางอินพุต ทราานซิสเตอร์ Q (#2SC1946A) ก็จะมี Cut Off อยู่จนไม่มี  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่อผู้ผู้ใดเห็นใบเซปรีจะยื่นตั้นการ  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเข้าครึ่งไซเคิลบวก ทรานซิสเตอร์ ก็จะทำงาน RFC ก็จะได้รับกระแสส่วนหนึ่ง  
 เอาไว้เมื่อถึงไซเคิลลบ RFC ก็คายกระแสจ่ายให้ Q ทำให้ Q ยังไม่ Cut off  
 จนกระทั่ง ครึ่งไซเคิลบวก ปรากฏอีกครึ่งในบางครึ่งวงจรคลาส C อาจจะต้องใช้  
 วงจรจูนเข้าที่ทุกด้วย วงจรที่ใช้ทรานส์ฟอเมอร์ และคาปาซิเตอร์ประกอบ ทำให้  
 การทำงานและการแมทซิ่งดีขึ้น

วงจร LINEAR POWER AMPLIFIER

วงจร Linear Power Amplifier ที่จะใช้สร้างนี้เป็นวงจรที่ได้มาจาก  
 คู่มือทรานซิสเตอร์ ซึ่งในคู่มือจะมีวงจรตัวอย่างออกมาให้ใช้งานซึ่งจะใช้งานใน  
 RF Power ย่านความถี่ 145 MHz แต่ในกรณีของการนำมาทำเป็น Linear -  
 Power Amplifier ใน Repeater นั้น ความถี่ที่ใช้งานจะต่ำลงแต่เมื่อดูจากข้อมูล  
 ในคู่มือในเบอร์ 2SC 1946A นั้นจะบอกว่าทรานซิสเตอร์เบอร์นี้ สามารถใช้งานใน  
 ย่านความถี่ที่ต้องการ คือย่านความถี่ 145.00 MHz ได้ลักษณะของวงจรที่ได้ทำการ  
 ดัดแปลงจากวงจรที่มีอยู่ในคู่มือ เพื่อที่จะทำให้ใช้งานได้ในช่วงความถี่ที่ต้องการ



ภาคสังเคราะห์ความถี่  
(Frequency Synthesizer Unit)

ภาคสังเคราะห์ความถี่ของโครงการนี้ เป็นการสังเคราะห์ความถี่แบบดิจิทัล วงจรจัดการทำงานเป็นระบบเฟสล็อกกลูป (Phased-Locked-Loop) สามารถสร้างความถี่ได้ช่วงกว้างมาก โดยการป้อนโปรแกรม โดยสร้างความถี่ในช่วง 140.00-150.00 MHz

หลักการทํางานเบื้องต้น

การสังเคราะห์ความถี่ คือการสร้างความถี่ ให้เป็นจำนวนเท่าของความถี่อ้างอิง แสดงไดอะแกรมในรูป 4-1 เฟสดีเทคเตอร์จะสร้างไฟตรง ออกมาโดยจะเป็นสัดส่วนความต่างเฟส ของสองอินพุตคือ ความถี่อ้างอิงและความถี่จากวงจรรหาร ( $f_{ref} = f_o / N$ ) วงจรรหารเป็นแบบตั้งโปรแกรมการหารได้ โดยให้ตัวหารมีค่า N ดังนั้นพัลส์ที่เข้ามา N พัลส์จะออกจากวงจรรหาร 1 พัลส์ แรงดัน DC ที่ออกจากเฟสดีเทคเตอร์จะผ่านวงจรรองความถี่ออกไปควบคุมความถี่ของวงจร VCO ( $f_o$ ) โดยจะมีค่าเป็น N เท่าของความถี่อ้างอิงเมื่อเฟสล็อก คือ เมื่อความถี่ที่ออกจากวงจรรหารมีค่าเท่ากับความถี่อ้างอิง จากรูป เฟสดีเทคเตอร์ ลูปฟลิเตอร์ และ VCO จะเป็นทางผ่านสัญญาณตามลำดับ และวงจรรหารจะเป็นทางป้อนกลับ

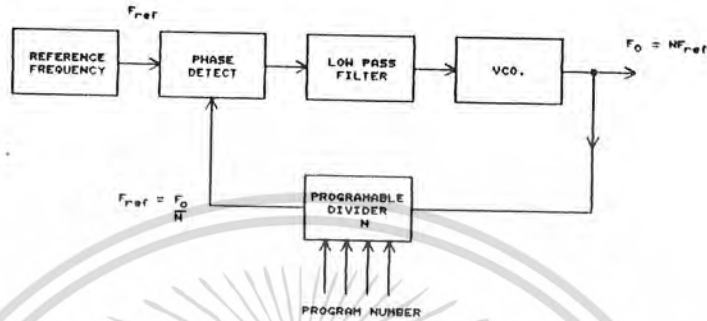
จากรูป 3-1 สามารถ เขียนความสัมพันธ์ ทางคณิตศาสตร์ของความถี่ ที่สังเคราะห์ เมื่อลูปอยู่ในสภาวะล็อกคือ

$$f_o = N f_{ref} \quad \text{-----} \quad (4.1)$$

โดย N เป็นจำนวนเต็ม สมมติ  $f_{ref} = 1 \text{ MHz}$  ;  $N = 1, 2, 3$  ดังนั้นจะได้ค่า  $f_o = 1 \text{ MHz}, 2 \text{ MHz}$  และ  $3 \text{ MHz}$  ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

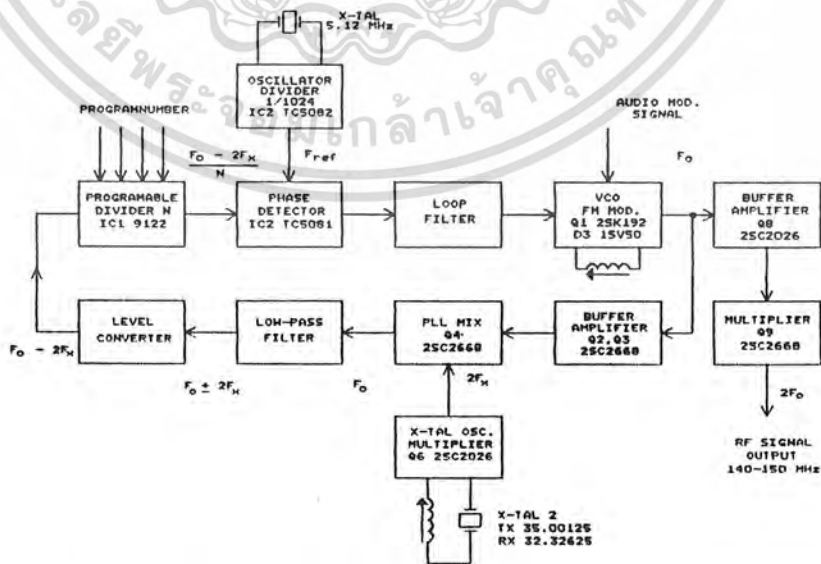
โดย  $N$  เป็นจำนวนเต็ม สมมติ  $f_{ref} = 1 \text{ MHz}$  ;  $N = 1, 2, 3$  ดังนั้น  
จะได้ค่า  $f_o = 1 \text{ MHz}, 2 \text{ MHz}$  และ  $3 \text{ MHz}$  ตามลำดับ



รูป 4-1 ไตอะแกรมแสดงการทำงานเบื้องต้นของภาคสังเคราะห์ความถี่

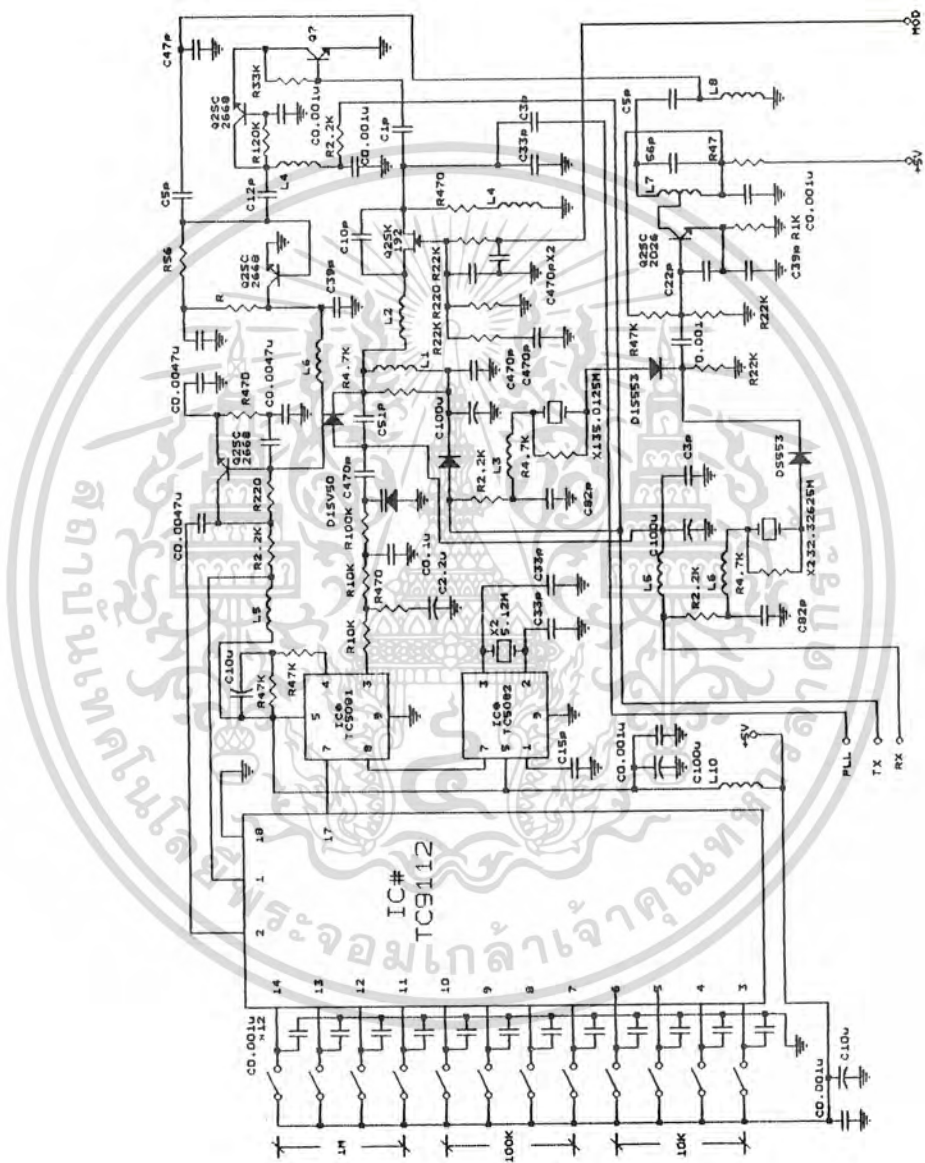
วงจรที่ใช้ในโครงการ

วงจรสังเคราะห์ความถี่ที่ใช้จริงในโครงการนี้ ผลิตความถี่ในย่านความถี่สูงมาก (VHF) คือ VCO จะสร้างความถี่ประมาณ 70 MHz ซึ่งเกินขีดความสามารถของ CMOS ดังนั้นจึงมีเทคนิคในการลดความถี่เพื่อให้ CMOS สามารถทำงานได้ ดังแสดงในรูป 4-2 ซึ่งเป็นไตอะแกรมที่ใช้งานจริงในโครงการและวงจรสมบูร์กในรูป 4-3



รูปที่ 4-2 ไตอะแกรมภาคสังเคราะห์ความถี่ของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อประโยชน์แก่ท่านผู้สนใจศึกษาเท่านั้น ขอสงวนสิทธิ์ในส่วนของงานวิชาการ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปที่ 4-3 วงจรภาคสังเคราะห์ความถี่** ไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดอะแกรมในรูป 4-2 จะมึ่วงจรหารความถี่จาก X-TAL<sub>1</sub> ให้เป็นความถี่อ้างอิงค่าต่ำ ๆ คือ 5 kHz และวงจรมความถี่ที่ออกจาก VCO เพื่อให้ได้ความถี่ต่ำลงไปเข้าวงจรหาร เหตุผลคือเพื่อลดความถี่ ลงมาให้ CMOS สามารถทำงานได้ (CMOS สามารถทำงานได้สูงถึงประมาณ 10 MHz) โดยเขียนความสัมพันธ์ทางคณิตศาสตร์ของความถี่ที่สังเคราะห์ เมื่อลูปอยู่ในสภาวะลอค คือ

$$(f_o - 2f_x)/N = f_{ref}$$

โดย  $f_{ref} = 5 \text{ kHz}$

$f_x$  (กรณี TX) = 35.00000 MHz

$f_x$  (กรณี RX) = 32.32625 MHz

N มีค่า 000-999

ดังนั้น  $f_o = N(5 \text{ kHz}) + 2f_x$  ----- (4.1)

ตัวอย่าง ในกรณีสร้างความถี่สูง (TX MODE) เมื่อตั้งโปรแกรมสวิตช์ (Thumbwheel Switch) เป็น 354 จะได้ความถี่ออกมาที่เอาท์พุทเท่าไร

วิธีทำ จากสมการ (4-2)

$$\begin{aligned} f_o &= 354(5 \text{ kHz}) + 2(35 \text{ MHz}) \\ &= 71.77 \text{ MHz} \end{aligned}$$

ความถี่ที่ออกใช้งาน ต้องผ่านวงจรมความถี่ เป็นสองเท่า ดังนั้นความถี่ที่ได้ ออกมาจากวงจรมคือ

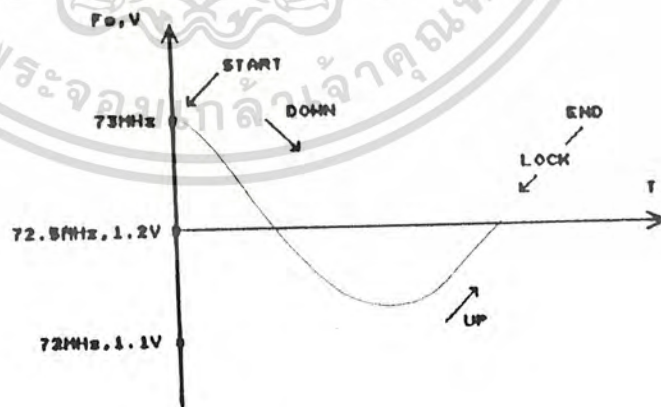
$$71.77 \times 2 \text{ MHz} = 143.54 \text{ MHz}$$

ค่า N มีค่าตั้งแต่ 000-999 ดังนั้นความถี่ที่สังเคราะห์ออกมาจึงมีค่าตั้งแต่ 140.00-149.99 MHz ส่วนกรณีสร้างความถี่สำหรับรับนั้น  $f_x$  จะมีค่า 32.32625 MHz คือ IF ภาครับ มีค่าตั้งแต่ 129.305-139.295 MHz คือมีแบนด์วิดท์ 10 MHz

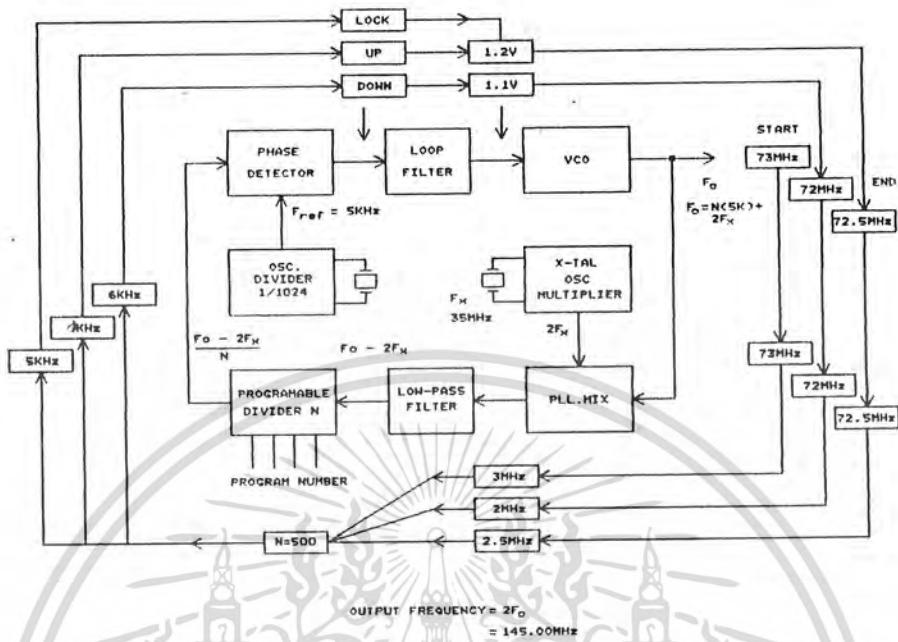
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การเข้าสู่สภาวะ Lock ของวงจรถ่าย

1. VCO จะสร้างสัญญาณขึ้นมาความถี่หนึ่งซึ่งตอนนั้นเราจะไม่สนใจว่าเป็นความถี่เท่าใด
2. สัญญาณจาก VCO จะเข้าสู่วงจร PLL MIX ผ่านวงจร Low-Pass เข้าสู่วงจรหารความถี่ สมมติตั้งเอาไว้ให้หารด้วย  $N$  output จากวงจรถ่ายนี้ก็จะมีความถี่ลดลง  $N$  เท่า
3. ความถี่ที่ลดลง  $N$  เท่า จะเข้าสู่วงจร Phase Comparator และขณะนั้นวงจร Reference Frequency จะสร้างสัญญาณความถี่ขึ้นมาเป็น  $f_{ref}$  เข้าสู่อีก input หนึ่ง ของ Phase Comparator
4. ในขั้นแรกความถี่ที่ Input ทั้ง 2 คงจะไม่เท่ากัน ดังนั้น แรงดันที่ Output ของ Phase Comparator ก็จะแปรเปลี่ยนไปมาเป็นผลให้ความถี่ของ VCO แปรเปลี่ยนไปมาด้วยเช่นกัน
5. จนกระทั่งความถี่ที่เข้ามาถึง Input ทั้ง 2 เท่ากัน ลักษณะของแรงดัน Output จึงมีลักษณะคงที่เป็นผลให้ VCO สร้างความถี่ออกมาคงที่ด้วย ถึงจุดนี้วงจรถ่ายทั้งระบบจะอยู่ในภาวะคงที่ หรือภาวะ Lock ของวงจรถ่าย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเปลี่ยนแปลงแปลงแรงดันควบคุมและความถี่ของ loop  
 4-4 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 4-5 แสดงการเข้าสู่สภาวะคงที่ (Lock) ของวงจรสังเคราะห์ความถี่

เหตุการณ์ดังกล่าวจะวิ่งเป็นวง (Loop) จนกระทั่ง VCO ผลิตความถี่ที่ทำให้ค่า  $(f_o - 2f_x) / x$  มีค่าเป็น 5 kHz ออกมา (เท่ากับ Reference Frequency) ความถี่ที่สร้างก็จะคงที่โดย Loop จะควบคุมความถี่ให้คงที่ตลอดไป

อธิบายการทำงานของวงจร

วงจรถ่ายทอดความถี่คงที่ (LOCAL OSCILLATOR CIRCUIT)

เป็นวงจร Crystal Oscillator ประกอบด้วย Q(#2SC2026) และ X-TAL<sub>2</sub> (35.0125MHz) หรือ X-TAL<sub>3</sub> (32.3265MHz) และ Coil L7, L8 ซึ่งเป็นวงจรจูน 2 ชุดต่อ Coupling ด้วย C5pF เป็นวงจรถ่ายทอดความถี่ที่จูนที่ความถี่ฮาร์โมนิกที่สอง หรือเป็นวงจรคูณสองในตัว วงจรจะกำเนิดความถี่ 2f<sub>x</sub> เพื่อไปผสมกับความถี่ f<sub>o</sub> ที่ออกจาก VCO โดยความถี่จะมี 2 ค่าตาม X-TAL<sub>2</sub>, X-TAL<sub>3</sub> สำหรับสองกรณีคือรับและส่งโดยจะเลือก X-TAL<sub>2</sub> หรือ X-TAL<sub>3</sub> โดยมี D(#S553) และ D(#S553) เป็นตัวสวิตช์ เมื่อป้อนไฟ +R5V หรือ +T5V โดยความถี่ของระบบปรับที่ Coil L7,

เอกสารนี้เป็นฉบับปรับปรุงแก้ไขล่าสุดเมื่อวันที่ 15/01/2023 งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรผสมสัญญาณ, วงจรกรองความถี่ต่ำผ่าน และวงจรขยายสัญญาณ

(MIXER , LOW-PASS FILTER , AMPLIFIER CIRCUIT

สัญญาณจาก VCO จะผ่านวงจร Buffer Amp. ซึ่งประกอบด้วยทรานซิสเตอร์ Q(#2SC2668) และ Q(#2SC2668) ต่อเป็น Cascode เพื่อให้มีการป้อนกลับต่ำ อัตราการขยายสูง และมีช่วงความถี่ใช้งานกว้างมาผสมกับความถี่จาก Local Oscillator.  $2f_x$  ที่ขา B ของ Q(2SC2668) สัญญาณจะถูกป้อนผ่านวงจรกรองความถี่ต่ำผ่านเพื่อกรองสัญญาณที่มีความถี่ต่ำกว่า 5 MHz ลงมาผ่านไปได้ (ความถี่ 5 MHz คือความถี่ผลต่างสูงสุดจากการผสม หรือ  $5 \text{ KHz} \times N$ ,  $N = 999$ ) และป้อนผ่าน Q(#2SC2668) เพื่อขยายให้มีระดับแรงดันแรงพอที่จะป้อนให้กับวงจรรหาร IC<sub>1</sub> (Programmable divider)

วงจรรหารที่เลือกค่าหารได้ (Programmable Divider Circuit

สัญญาณจาก Q(#2SC2668) ป้อนเข้าที่ขา 2 ของ IC<sub>1</sub> ซึ่งเป็น IC CMOS เป็นการหารแบบ BCD แบบ 3 หลัก โดยป้อนโปรแกรมการหารด้วย Thumbwheel - Switch โดยหลักหน่วย คือ ขา 3-6 หลักสิบขา 7-10 และหลักร้อยขา 11-14

วงจรรหารนี้เรียกว่า 1/N COUNTER โดย N คือค่าในระบบฐานสิบ โดยความสัมพันธ์ของ X กับความถี่ใช้งานคือ

$$N = (\text{Receive Frequency [MHz]} - 140) 20.01$$

$$\text{หรือ } N = 2(f_o - 2f_x) / 2(f_{ref})$$

วงจรสร้างความถี่อ้างอิง

(Reference Frequency Fenerator Circuit)

วงจรสร้างความถี่อ้างอิง ประกอบด้วย IC<sub>0</sub> (CMOS) X<sub>1</sub> (5.12 MHz) โดยภายใน IC<sub>1</sub> เป็นวงจรสร้างความถี่และวงจรรหารที่มีความเร็วสูงโดยจะหารด้วย 1024 ( $2^{10}$ ) นั่นคือ 5.12 MHz หารด้วย 1024 เท่ากับ 5 kHz ทำให้มีเสถียรภาพสูงมาก ความถี่ 5 kHz นี้ป้อนให้กับวงจรเปรียบเทียบเฟส (IC<sub>2</sub>) ต่อไป

เอกสารนี้เป็นเอกสารตัวอย่างและเป็นต้นฉบับเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจรเปรียบเทียบเฟส และลูปฟิลเตอร์

#### (Phase Detector, Loop Filter Circuit)

โดยมี IC<sub>2</sub> เป็นดีเทคแบบดิจิทัล (Digital Phase Detector) เป็นตัวเปรียบเทียบความต่างเฟส (Phase Difference) ของสองสัญญาณพัลส์ที่เข้ามา คือ ความถี่อ้างอิง ( $f_{ref}$ ) 5 kHz และสัญญาณที่ออกจากวงจรหารที่โปรแกรมได้ โดยจะมีสัญญาณพัลส์ออกมาเป็นอัตราส่วนกับความต่างเฟสที่ขา 3 และเมื่อ PLL อยู่ในสภาวะล็อก ที่ขา 3 นี้จะเป็น High Impedance

Loop Filter ประกอบด้วย R10K, R470, R1K, C2.3pF, CO.1uF เป็นวงจรกรองความถี่แบบ First-Order, Lag-Lead Low Pass Filter ทำหน้าที่แปลงสัญญาณพัลส์จากขา 3 ของ IC<sub>2</sub> เป็นไฟตรงและวงจรกรองความถี่ชุดนี้เป็นตัวกำหนด Response Time ของลูปด้วย

สัญญาณที่ออกจากวงจรกรองความถี่ จะป้อนไปยัง D3 (1SV50) ซึ่งเป็น Turning Diode ของ VCO ซึ่งแรงดันนี้จะเป็นแรงดันควบคุม (Control Voltage) การสร้างความถี่ของ VCO

#### วงจรสร้างความถี่ที่ควบคุมความถี่ด้วยแรงดัน (VCO Circuit)

วงจร VCO เป็นแบบ Colpitts Oscillator ที่ใช้ FET (Q1, 2SK192) เป็นตัวทำงาน (Active Device) สร้างความถี่ในช่วง 70 MHz ความถี่ของวงจรถูกควบคุมด้วยแรงดันไฟตรงจากลูปฟิลเตอร์ที่ป้อนเข้ามาที่ D3 (Varactor #1SV50)

ในกรณีสร้างความถี่รับ (Receive Mode) ไฟตรง +5V (R5V) จะป้อนผ่าน L3 ไปยัง D4 (1SS53) ทำให้ D4 ON และลัดวงจร C20 (51 pF) ทำให้ Free-Running Frequency ของ VCO ต่ำลง (ต่ำกว่า 70 MHz)

ในกรณีสร้างความถี่ส่ง (Transmit Mode) ไฟตรง +5V (T5V) จะป้อนผ่าน D5 (1S1555) ผ่าน L2 ผ่านไปยัง D4 (1SS53) ทำให้ D4 OFF และ C20 (51 pF) ต่อเป็นอนุกรมในวงจรสร้างความถี่ ทำให้ Free-Running Frequency ของ VCO เพิ่มขึ้น (สูงกว่า 70 MHz)

วงจร VCO มีการ Modulated ที่ FET Q1 (2SK192) โดยจะมีสัญญาณเสียงจาก Audio Amp. มาป้อนเข้าทาง Gate ของ FET ทำให้ค่า Mutual Conductance ของ FET เปลี่ยนแปลงไปตามสัญญาณเสียงที่เข้ามา

วงจร VCO มีวงจร Buffer Q(#2SC945), Q(#2SC2668) ซึ่งต่อเป็น Cascode เพื่อแยกวงจร VCO กับวงจร MIXER เพื่อลดผลของ Load ต่อวงจร VCO แรงดันของสัญญาณความถี่ที่สร้างจาก VCO มีความแรงประมาณ 100 mV



ภาครับ-ส่ง ย่าน CB

ภาครับระบบ ดับเบิลคอนเวอร์เตอร์

ลักษณะโครงสร้างภาครับ ระบบดับเบิลคอนเวอร์เตอร์ แสดงไว้ในบล็อกไดอะแกรมรูปที่ 5-1 ซึ่งมี ภาค믹เซอร์ (Mixer) และภาคกำเนิดความถี่มูลฐานอย่างละสองชุด

การเพิ่มบล็อก การทำงานดังกล่าวขึ้นมา เป็นผลทำให้การกรองความถี่มีประสิทธิภาพมากยิ่งขึ้น เพราะในส่วนของภาคไอเอฟ (IF) ของทั้งสองบล็อก จะประกอบด้วย ชุดกรองความถี่เซรามิคฟิลเตอร์ (Ceramic Filter : CFU) ซึ่งคุณสมบัติของอุปกรณ์ตัวนี้ จะยอมให้ความถี่ ที่ถูกต้องตรงกับค่า ของเซรามิคฟิลเตอร์ ผ่านไปได้เท่านั้น และจากการกรองความถี่ถึงสองขั้นนี้เอง ทำให้สัญญาณความถี่ที่ใกล้เคียง หรือช่องข้างเคียง ไม่สามารถผ่านวงจรกรองนี้ไปได้ หรือ ถ้าได้ก็น้อยมาก ผลที่ตามมาคือประสิทธิภาพหรือความไวในการรับสัญญาณ จะดีขึ้นอย่างมาก และไม่มี การแทรกซ้อนของความถี่ข้างเคียง

ข้อมูลทางเทคนิค ของวงจร พอจะอธิบายได้ดังนี้

1. ในภาครับและภาคส่ง ส่วนที่ทำหน้าที่กำเนิด และควบคุมความถี่ จะอาศัยแหล่งจ่ายแรงดันไฟแบบเรกูเลต เข้ามาช่วย เพื่อไม่ต้องการให้ความถี่ทั้งด้านรับและส่งเกิดการเปลี่ยนแปลงตามการเปลี่ยนแปลงของแรงดัน และวงจรจะทำงานได้เต็มประสิทธิภาพที่แรงดันไฟเลี้ยง 7.2 โวลต์ถึง 15 โวลต์

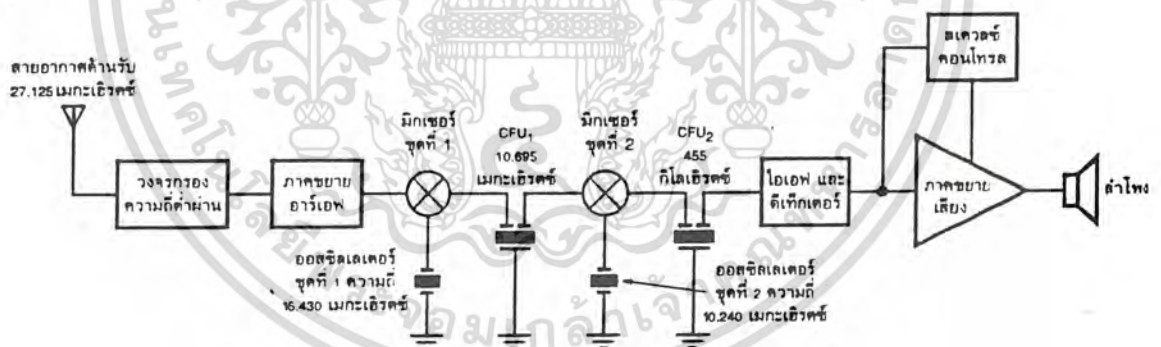
2. ทางด้านความไวของภาคนั้น สามารถรับสัญญาณได้ต่ำถึง 0.3 ไมโครโวลต์ ดังนั้นแม้สัญญาณที่ถูกส่งเข้ามา มีระดับความแรงของสัญญาณต่ำ ๆ เครื่องก็ยัง สามารถรับได้ดี ดังนั้น แม้ว่าระยะห่างระหว่างเครื่องรับกับเครื่องส่งจะห่างไกลกัน

มากเพียงใด จนทำให้สัญญาณที่ส่งออกอากาศมีความแรงไม่พอ แต่ภาครับชนิดนี้ก็ยัง  
สามารถรับได้ เสมือนกับว่าวิทยุรับ-ส่งในระบบนี้ สามารถส่งได้ไกลขึ้น โดยไม่ต้อง  
เพิ่มกำลังส่ง

3. ภาคส่งยังได้รับการปรับปรุงให้มีคุณภาพดีขึ้น โดยการเพิ่มภาคปริไดร์ฟ  
เวอร์ (Pre-Driver) และภาคเรกูเลเตอร์เข้ามาอีก ทำให้สามารถควบคุมการ  
กำเนิดความถี่ของภาคออสซิลเลเตอร์ให้ทำงานได้อย่างคงที่ที่สุด ดังเหตุผลได้อธิบาย  
ไว้ในข้อ 2 แล้ว

4. ที่ภาคไดร์ฟเวอร์ ยังได้ออกแบบโดยใช้ตัวต้านทานชาอิมิตเตอร์ และตัว  
เก็บประจุอิมิตเตอร์ไว้ เพื่อเหตุผลในการเพิ่มกำลังส่ง โดยสามารถเพิ่มกำลังส่งได้ที่  
ภาคนี้เอง

5. ที่วงจรรองความถี่ โลว์พาสฟิลเตอร์ (Low Pass Filter) สามารถ  
ปรับปรุงให้ได้ความถี่ฮาร์มอนิกน้อยกว่า -60 เดซิเบล



รูปที่ 5-1 รูปแสดงบล็อกไดอะแกรมภาครับระบบดับเบิลคอนเวอร์เตอร์

การทำงานของภาครับตามบล็อกไดอะแกรม

การทำงานตาม บล็อกไดอะแกรมของภาครับ ที่แสดงไว้ในรูปที่ 5-1 เริ่ม  
จากสายอากาศซึ่งทำหน้าที่ รับสัญญาณความถี่วิทยุ ที่ส่งมาจากเครื่องส่งอีกชุดหนึ่งมี  
วงจรกรองความถี่ต่ำผ่าน ทำหน้าที่กรองเอาเฉพาะความถี่ ที่ต้องการ (27.125  
เมกะเฮิรตซ์) วน ซึ่งออกจะมีความถี่ใกล้เคียงแทรกแซงเข้ามาได้บ้างบางส่วนแล้ว  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการขยายความถี่วิทยุนี้ ที่ภาคขยายอาร์เอฟ หรือที่เรียกกันทั่วไปว่า ฟรอนต์เอ็นด์ (Front End) ทำการขยายความถี่นี้ให้แรงขึ้นในระดับหนึ่ง

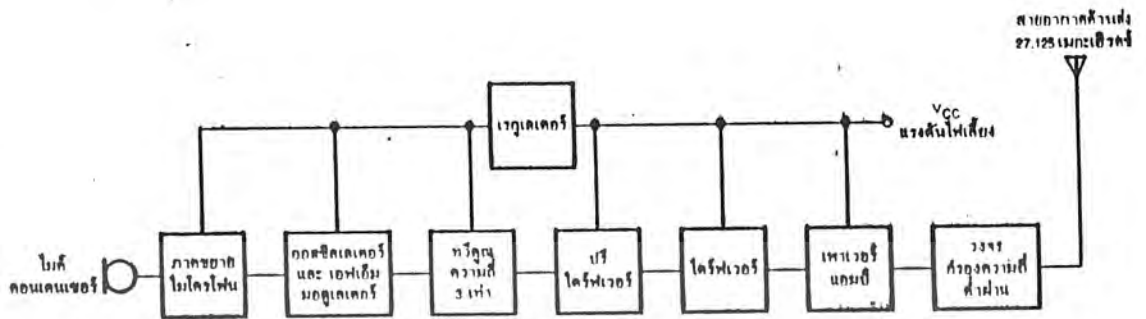
สัญญาณที่ผ่านการขยาย ที่ภาคขยายอาร์เอฟแล้ว จะถูกนำมารวม กับความถี่ ออสซิลเลเตอร์ที่สร้างขึ้นเองด้วยคริสตัลที่ภาคมิกเซอร์ ความถี่ออสซิลเลเตอร์มูลฐานนี้เป็นความถี่ออสซิลเลเตอร์ชุดที่หนึ่งมีค่าความถี่เท่ากับ 16.430 เมกะเฮิรตซ์ การผสมกันของความถี่ อาร์เอฟ และ ความถี่ออสซิลเลเตอร์นี้จะทำให้เกิด ความถี่ใหม่ขึ้นมา ทั้งความถี่ที่สูงขึ้น และ ความถี่ต่ำลง ในภาคมิกเซอร์นี้ จะเป็นการเอาความถี่มูลฐาน ไปหักล้างกับ ความถี่อาร์เอฟ ดังนั้นความถี่ที่ออกจาก ภาคมิกเซอร์ จะเท่ากับ 27.125 เมกะเฮิรตซ์ ลบด้วย 16.430 เมกะเฮิรตซ์ จะได้ความถี่ ไอเอฟเท่ากับ 10.695 เมกะเฮิรตซ์ หรือประมาณ 10.7 เมกะเฮิรตซ์

ความถี่เอาต์พุตของ มิกเซอร์ชุดที่หนึ่งจะถูกใช้รามิกฟิลเตอร์  $CFU_1$  บล็อกเอาเฉพาะความถี่ตามค่าของ  $CFU_1$  เท่านั้น ในที่นี้ใช้ค่า 10.695 เมกะเฮิรตซ์ ดังนั้น ความถี่ที่สูง หรือ ต่ำกว่านี้ จะไม่สามารถผ่านชุดฟิลเตอร์นี้ไปได้ ความถี่ ไอเอฟ 10.695 เมกะเฮิรตซ์ ผ่าน  $CFU_1$  ไปได้ และจะถูกทำการรวมความถี่ เข้ากับความถี่ออสซิลเลเตอร์มูลฐานอีก ในภาคคอนเวอร์เตอร์หรือมิกเซอร์ชุดที่สอง เพื่อทำการลดทอนความถี่ไอเอฟลงมาให้เหลือ 455 กิโลเฮิรตซ์

ความถี่ไอเอฟ 10.695 เมกะเฮิรตซ์ เมื่อรวมกับความถี่ มูลฐานที่ภาค ออสซิลเลเตอร์กำเนิดขึ้นมามีค่าเท่ากับ 10.240 เมกะเฮิรตซ์ เมื่อรวมกันที่ภาคมิกเซอร์แล้ว ความถี่ไอเอฟที่ออกไปจากภาคมิกเซอร์ชุดนี้ จะมีค่าความถี่เท่ากับ 455 กิโลเฮิรตซ์ผ่าน  $CFU_2$  เพื่อบล็อกเอาเฉพาะความถี่ไอเอฟ 455 กิโลเฮิรตซ์นี้เท่านั้น เข้าไปทำการขยายความแรง และทำการดีเท็กต์เอาความถี่เสียงออกมาที่ภาคขยาย ไอเอฟและดีเทกเตอร์ สัญญาณที่ออกจากภาคนี้จะเป็นความถี่เสียง เข้าทำการขยาย ออกลำโพงต่อไป

### บล็อกไดอะแกรมภาคส่งและการทำงาน

บล็อกไดอะแกรม ของภาคส่งนั้นแสดงไว้ในรูปที่ 5-2 เมื่อพิจารณาดูแล้วการทำงานจะไม่ซับซ้อนเหมือนภาครับ เริ่มจากสัญญาณเสียงจะถูกเปลี่ยนเป็นสัญญาณไฟฟ้า โดยคอนเดนเซอร์โมดูล แล้วทำการขยายสัญญาณเสียงนั้นให้มีมีความถี่สูงขึ้น สัญญาณไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-2 รูปแสดงบล็อกไดอะแกรมภาคส่ง

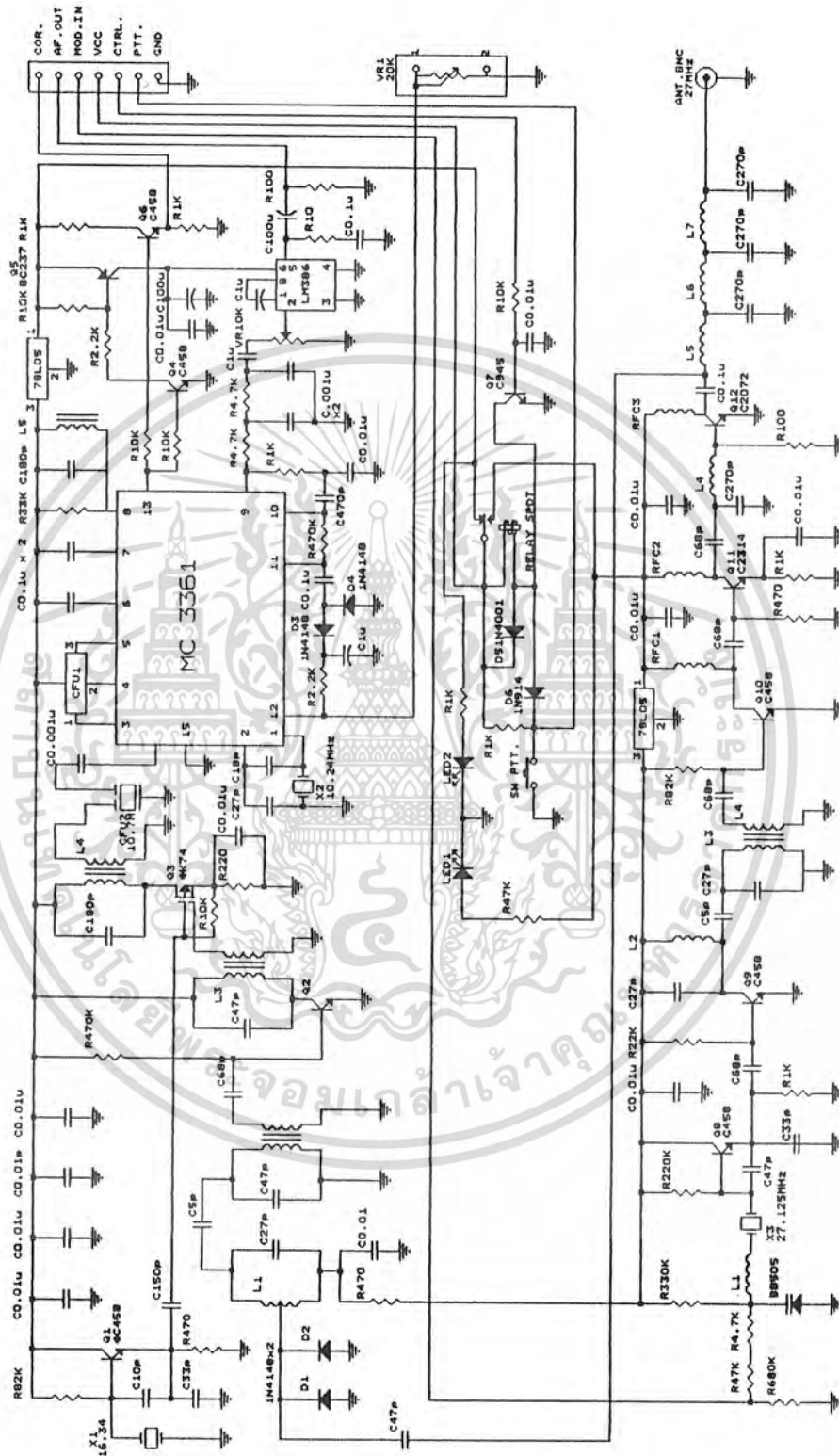
ที่ถูกลบขยายนี้อาจถูกนำไปทำการมอดูเลต กับความถี่วิทยุหรือความถี่อาร์เอฟ ซึ่งถูกสร้างขึ้นจากภาคออสซิลเลเตอร์ มีความถี่เท่ากับ 9.0416 เมื่อทวีคูณความถี่เป็นสามเท่าก็จะได้เท่ากับ 27.1248 เมกะเฮิรตซ์ หรือประมาณ 27.125 เมกะเฮิรตซ์ ตามที่ต้องการแล้ว ส่งไปทำการขยายที่ภาค ปรีไดร์ฟเวอร์ และภาคไดร์ฟเวอร์ก่อนที่จะเข้าสู่ภาคขยายความถี่อาร์เอฟต่อไป การมอดูเลตในภาคนี้ จะเป็นการมอดูเลตทางความถี่หรือเอพเอ็ม (Frequency Modulation: FM)

เอาต์พุตที่ได้จากภาคขยาย ความถี่อาร์เอฟสุดท้าย จะผ่านวงจรกรองความถี่ต่ำผ่านส่งออกสู่สายอากาศ เพื่อให้มีเฉพาะความถี่อาร์เอฟ 27.125 เมกะเฮิรตซ์ เท่านั้นที่ถูกส่งออกไป และในบล็อกไดอะแกรมในสามบล็อกแรกจะใช้แรงดันไฟเลี้ยงที่ผ่านการเรกูเลตเสียก่อน เพื่อรักษาแรงดันให้คงที่เพื่อการกำเนิดความถี่ที่เที่ยงตรงดังได้กล่าวมาแล้ว

### การทำงาน ภาครับ

ที่กล่าวมาข้างต้น เป็นการทำงานตามบล็อกไดอะแกรม ซึ่งจะกล่าวเป็นการรวมและรวบรัด แต่การทำงานในส่วนนี้ เราจะนำเข้าสู่การทำงานจริง ของวงจรสมบูรณ์วิทยุรับ-ส่ง CB ย่านความถี่ 27.125 เมกะเฮิรตซ์ ดังแสดงวงจรไว้ในรูปที่ 5-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปที่ 5-3** **รูปแสดงวงจรภาคขับ-ภาคส่ง ย่าน CB** วิทยุสมัครเล่นด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานจะอธิบายในส่วนของภาครับก่อนเริ่มจากความถี่อาร์เอฟ 27.125 เมกะเฮิรตซ์ ที่ส่งมาจากเครื่องส่งอีกชุดหนึ่ง จะเข้ามายังสายอากาศ ผ่านวงจรกรองความถี่ต่ำผ่าน ซึ่งประกอบด้วย L10, L11, L12, C270pF, C270pF และ C60 เพื่อทำหน้าที่กรองเอาเฉพาะความถี่ 27.125 เมกะเฮิรตซ์เท่านั้น แต่อาจจะมีความถี่อื่นแทรกแซงผ่านไปได้บ้าง แต่เป็นปริมาณที่ไม่มาก

จากวงจรกรองความถี่ต่ำ จะถูกส่งมายัง ชุดกรองความถี่อาร์เอฟ และภาคขยายอาร์เอฟ มี C 47pF เป็นตัวเก็บประจุคัปปลิ่งสัญญาณ D1 และ D2 เบอร์ 1N4148 ทำหน้าที่เป็นวงจรคลิปปเปอร์ และ ป้องกันสัญญาณที่แรงเกินไปซึ่งอาจจะเป็นอันตรายต่อ L1 และวงจรต่อไปได้ L1, C27pF, C47pF, L2 ทำหน้าที่จูนด์รับเอาเฉพาะความถี่ 27.125 เมกะเฮิรตซ์เท่านั้น ส่วนความถี่อื่นจะถูกบายพาสลงกราวด์ไปมี C 5pF คัปปลิ่งสัญญาณระหว่างคอยล์ทั้งสอง C68pF คัปปลิ่งสัญญาณที่ผ่านการจูนด์เอาเฉพาะความถี่ เข้าสู่ขาเบสของ Q2 ซึ่งเป็นภาคขยายความถี่อาร์เอฟ

ในบางครั้งสัญญาณที่รับเข้ามาได้ จะมีความแรงของสัญญาณที่ต่ำมาก (ซึ่งเป็นการส่งระยะทางไกลๆจะยังมีสัญญาณที่เบาบาง) จึงต้องทำการขยายสัญญาณนั้น ให้มีความแรงขึ้นมาอยู่ในระดับหนึ่งเสียก่อน โดยมี R 470K ทำหน้าที่ไปแอสสเกรส-แอสให้ขาเบสมี L3 ปรับอัตราขยายความถี่อาร์เอฟของ Q2 และปรับระดับสัญญาณเพื่อการผสมสัญญาณในภาคมิกเซอร์ด้วย

ทรานซิสเตอร์ Q1 ทำหน้าที่เป็น ชุดกำเนิดความถี่มูลฐาน ทำงานร่วมกับคริสตอล X-TAL<sub>1</sub> (16.34MHz) มี R 82K และ R 470 Ohm ต่อเป็นวงจรขยายความถี่คอมมอนคอลเล็กเตอร์ C 10pF และ C 33pF ทำหน้าที่รักษาเสถียรภาพการกำเนิด ความถี่ของคริสตอล

ตัวเก็บประจุ C 150pF จะคัปปลิ่งความถี่ออสซิลเลเตอร์มาเข้าสู่ขาเกต G1 ของ Q3 เพื่อการผสมความถี่กับความถี่อาร์เอฟ ที่คัปปลิ่งผ่าน L3 มาเข้าขาเกต G3 ของ Q3 ซึ่ง Q3 นี้เป็นทรานซิสเตอร์มอสเฟตแบบเกตคู่ (Dual Gate Modfet) สัญญาณที่ออกไปทางขาซอส (S) ของ Q3 จะเป็นความถี่ที่ถูกกลดลงมาเป็นความถี่ไอเอฟ ค่าความถี่เท่ากับ 10.7 เมกะเฮิรตซ์ L4 ทำหน้าที่ปรับอัตราขยายและเรโซแนนซ์ความถี่ ของ Q3 ความถี่ไอเอฟนี้จะผ่าน L4 เข้าสู่วงจรกรองความถี่ผ่าน CFU<sub>2</sub> เพื่อกรองเอาเฉพาะความถี่ 10.7 เมกะเฮิรตซ์เท่านั้นผ่านไปได้ความถี่อื่นจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น เมื่อผู้ผู้ใดเห็นใบเขียวหรือเห็นหน้าปกนี้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถูกบล็อกไม่ให้ผ่าน C16 จะคัปปลิงความถี่ 10 เมกะเฮิรตซ์ เข้าสู่ขา 16 ของ IC<sub>1</sub> ซึ่งภายใน IC นี้จะประกอบด้วยวงจรมิกเซอร์ ชุดที่สอง และออสซิลเลเตอร์ชุดที่สอง จึงทำให้การออกแบบวงจรในส่วนหลังนี้ ค่อนข้างง่าย

ที่ชุดกรองความถี่ CFU<sub>1</sub> นี้ จะกรองเอาเฉพาะความถี่ 455 กิโลเฮิรตซ์ผ่านได้เท่านั้น เข้าสู่ขา 5 ของ IC<sub>1</sub> โดยมี C 20, C21 ทำหน้าที่เป็นวงจรคัปปลิง ขดลวด L5, R 33K ที่ต่ออยู่กับขา 8 ของ IC<sub>1</sub> ทำหน้าที่เป็นวงจรควอดราเจอร์ ดีเท็กเตอร์ และทำการดีเท็กต์เอาสัญญาณเอเฟเอ็มออกมาทางขา 9 ผ่านวงจรกรองสัญญาณ R 4.7K, R 4.7K, C 0.001uF, C 0.001uF และคัปปลิงผ่าน C 1uF เข้าสู่ภาคขยายเสียง โดยมีโวลุ่ม VR2 ทำหน้าที่เร่งลดระดับความดังของเสียง

ที่ขา 2 ของ IC<sub>2</sub> จะเป็นขาอินพุตของภาคขยายเสียงมี C 1uF ต่อระหว่างขา 1 กับขา 8 เพื่อเป็นวงจรป้องกันกลับสัญญาณ R 10 Ohm, C 0.1uF ทำหน้าที่ป้องกันการออสซิลเลตที่ความถี่สูง C คัปปลิงสัญญาณทางเอาต์พุตออกสู่ลำโพงต่อไป

### วงจรสquelch คอนโทรล

วงจรสquelch (Squelch Control) เป็นหัวใจสำคัญของวิทยุรับ-ส่ง เลขที่เดียวโดยจะทำหน้าที่ลดเสียงซ่า หลักการทำงานของวงจรสquelch นี้ จะอาศัยหลักการคือ เอาเสียงซ่า (Noise) มาทำการเปรียบเทียบและควบคุมการเปิด-ปิดภาคขยายเสียง เพื่อต้องการให้ภาคขยายเสียงทำงาน เฉพาะช่วงที่มีสัญญาณความถี่วิทยุ ถูกส่งมายังเครื่องรับเท่านั้น วงจรสquelch ก็มีส่วนประกอบ ที่ค่อนข้างจะซับซ้อน นิดหน่อยแต่สำหรับ IC<sub>1</sub> เบอร์ MC3361BP แล้วมีอุปกรณ์และการทำงานภายใน ไว้หมด ต่ออุปกรณ์ร่วมภายนอกนิดหน่อย

การทำงานมีดังนี้ สัญญาณเสียงที่ออกมาจากขา 9 ของ IC<sub>1</sub> นั้นจะมีสัญญาณรบกวนออกมา สลับกับสัญญาณความถี่เสียง กล่าวคือ เมื่อไม่มีความถี่วิทยุเข้ามา ที่ขา 16 ของ IC<sub>1</sub> จะทำให้ไอซีผลิตสัญญาณรบกวนเป็นจำนวนมากออกมาที่ขา 9 แต่พอมีความถี่วิทยุเข้ามาที่ขา 16 จะทำให้สัญญาณรบกวนนี้ลดลง ถึงระดับต่ำมากๆ หรือหายไปเลย

แต่เนื่องจากในขณะใช้งาน สัญญาณที่ออกมาจากขา 9 ของ IC<sub>1</sub> จะมีทั้งสัญญาณเสียงและสัญญาณรบกวนออกมา แต่ที่ต้องการในตอนนี้เป็นสัญญาณรบกวนเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสถาบันการศึกษาที่จัดทำขึ้น มีอยู่เพื่อประโยชน์ในการศึกษาเท่านั้น ไม่สามารถนำเอกสารนี้ไปเผยแพร่หรือทำซ้ำโดยไม่ได้รับอนุญาต หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงใช้ R 1K, C0.01uF และ C470pF ทำหน้าที่กรองเอาสัญญาณเสียงออก เหลือแต่สัญญาณรบกวนไปเข้าขา 10 และทำการขยายสัญญาณรบกวนนี้ให้แรงขึ้นโดยมี R470K เป็นตัวกำหนดอัตราขยาย ของออปแอมป์ภายในไอซี

สัญญาณรบกวนที่ผ่านการขยายแล้ว จะถูกส่งผ่าน C0.1uF, D3(#1N4148) และ D4(#1N4148) ซึ่งต่อเป็นวงจรทวีแรงดัน (Voltage Doubler) และทำการเร็กตีไฟเออร์อีกด้วย โดยมี C 1uF ทำหน้าที่กรองแรงดันไฟให้เรียบ โวลุ่มสแควลซ์ VR<sub>1</sub> (20K) จะปรับแรงดันให้วงจรเปรียบเทียบกับแรงดันภายในไอซี โดยจ่ายให้กับขา 12 ของ IC<sub>1</sub> ซึ่งจะให้อาต์พุตควบคุมในลักษณะพัลส์ ออกทางขา 13

ลักษณะพัลส์ทางเอาต์พุตของวงจรเปรียบเทียบกับแรงดันขา 13 จะมีลักษณะดังนี้ คือเมื่อแรงดันที่ขา 12 ของ IC<sub>1</sub> ต่ำกว่า 0.6 โวลต์ หรือเป็น "0" จะให้อาต์พุต "1" ออกไปทางขา 13 และในทางกลับกัน ถ้าแรงดันที่ขา 12 สูงกว่า 0.6 โวลต์ หรือเป็น "1" จะให้อาต์พุตเป็น "0" ที่ขา 13 ของ IC<sub>1</sub> โดยมีทรานซิสเตอร์ Q(#C458) และ Q(#BC237) ทำหน้าที่เป็นสวิตช์ เพื่อเปิด-ปิดแรงดันไฟที่จะจ่ายให้กับภาคขยายเสียง IC#LM386) ทางขา 6 ตามจังหวะการปรับ ที่โวลุ่มสแควลซ์ นั้นเอง

### ภาคส่ง

สัญญาณเสียงจะถูกส่งผ่านเข้ามาที่ วงจรจูนด์ L6 และ VC<sub>1</sub> (#BB505) ซึ่งความถี่ออสซิลเลเตอร์ที่ผลิตขึ้นมาจะเปลี่ยนแปลงไปตามค่าความจุของ VC<sub>1</sub> ซึ่งจะเปลี่ยนแปลงไปตามค่าของแรงดันสัญญาณเสียง ที่เข้ามา กล่าวคือ เมื่อไม่มีสัญญาณเสียงเข้ามา แรงดันที่ขาแคโทดของ VC<sub>1</sub> จะวัดได้ประมาณ 2.0-2.5 โวลต์ แต่พอมีเสียงเข้ามา แรงดันจะเปลี่ยนแปลงขึ้นลง ตามลักษณะความแรงของเสียงที่เข้ามา จึงทำให้ความถี่เปลี่ยนแปลงมากบ้างน้อยบ้างโดยทั่วไปแล้ว เรียกว่า การมอดูเลตทาง

เนื่องจากความถี่ออสซิลเลเตอร์ ที่กำเนิดขึ้นจากความถี่ขั้นมูลฐาน ในออร์เตอร์ที่หนึ่งของคริสตอล X-TAL<sub>0</sub> มีค่าความถี่เท่ากับ 9.0416 เมกะเฮิรตซ์เท่านั้น จึงต้องอาศัย Q(#C458) ทำหน้าที่เป็นวงจรควบคุมความถี่ฮาร์โมนิกที่สองของ X-TAL<sub>0</sub> ส่งความถี่ที่ได้ผ่าน C68pF มาเข้าขาเบสของ Q(#C458) ซึ่งทำหน้าที่เป็นวงจรควบคุมความถี่ฮาร์โมนิกที่สามของ X-TAL<sub>0</sub> โดยมีวงจรแท่งก่ L7 และ C27pF ทำหน้าที่จูนให้ได้ความถี่เรโซแนนท์ที่ 27.125 เมกะเฮิรตซ์ แต่เอาต์พุตของ Q(#C458) ที่ขาคอลเล็กเตอร์จะมีความถี่ฮาร์โมนิกที่หนึ่ง 9.0416 เมกะเฮิรตซ์ และฮาร์โมนิกที่สอง 18.0832 เมกะเฮิรตซ์ปะปนออกมาด้วย

จากความถี่ที่ปะปนออกมากับความถี่ 27.125 เมกะเฮิรตซ์ ซึ่งเราต้องการเพียงความถี่หลังเท่านั้น จึงต้องทำการกำจัดความถี่ที่ปะปนมาด้วยออกไปโดยใช้วงจรแท่งก่ L8 และ C29pF ต่ออยู่ในลักษณะดับเบิลจูน ก็จะได้เฉพาะความถี่ 27.125 เมกะเฮิรตซ์ คัปปลิ่งผ่าน C68pF ไปเข้าภาคปริไครฟ์เวอร์ต่อไป

ทรานซิสเตอร์ Q(#C458) ทำหน้าที่ขยายความถี่อาร์เอฟ ให้มีความแรงอยู่ในระดับหนึ่งเสียก่อน โดยมี R82K ไบแอสกระแสให้เอาต์พุตที่ขาคอลเล็กเตอร์จะถูกคัปปลิ่งผ่าน C68pF ไปเข้าขาเบสของ Q(#C2314) ทำหน้าที่เป็นไดร์ฟเวอร์ จะสังเกตได้ที่ขาอิมิตเตอร์ของ Q(#C2314) จะต่อ R1K และ C0.01uF ลงกราวด์อยู่เพื่อเป็นการจำกัดอัตราการขยายของภาคเพาเวอร์ไม่ให้เกิน 1 วัตต์

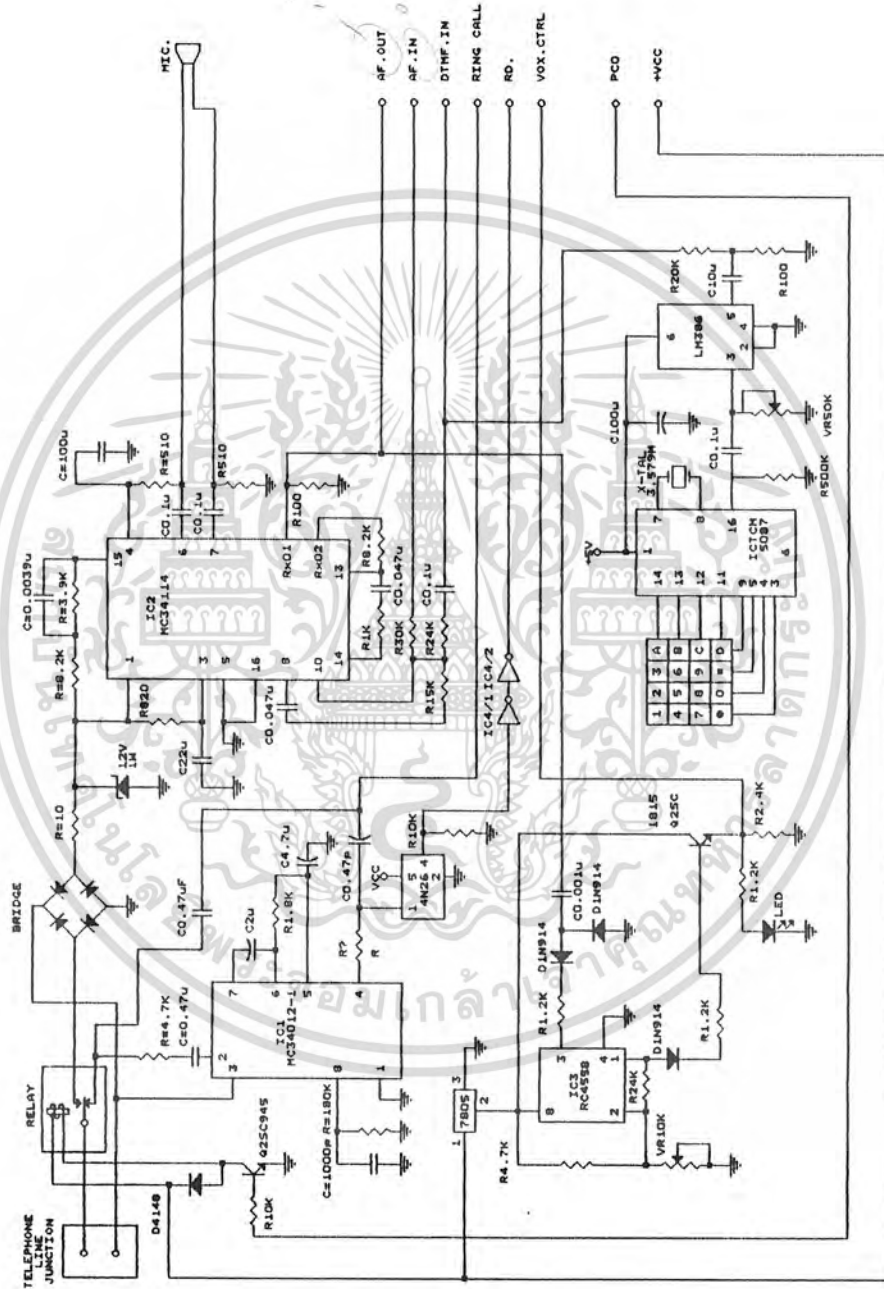
ดังนั้นจึงต้องใส่ R31 และ C33 ไว้ก่อน จากนั้นหากต้องการเพิ่มกำลังวัตต์ ก็ให้ลัดวงจร R1K และ C0.01uF ลงกราวด์ไป หมายความว่าต่อขาอิมิตเตอร์ ของ Q(#C2314) กราวด์โดยตรงก็จะได้กำลังส่งออกอากาศแบบสูงสุด เลยทีเดียว Q(#2072) เป็นเพาเวอร์เอาต์พุตทำหน้าที่ ขยายสัญญาณความถี่อาร์เอฟออกสู่สายอากาศ โดยคัปปลิ่งผ่าน C0.1uF และวงจรกรองความถี่ต่ำผ่าน L10-L12

## บทที่ 6

### โทรศัพท์

เมื่อมีการส่งรหัสผ่าน ไปยัง REPEATER และเลือกโหมด VHF-Telophone จะทำให้มีการติดต่อกับคู่สายโทรศัพท์ ผ่านชุมสายโดยผ่านวงจรโทรศัพท์ ดังรูป 6-1 ซึ่งประกอบด้วยไอซี MC34012-1 เป็นตัวตรวจจับสัญญาณ Ringing tone ที่เข้ามา ยังเครื่องและ detect เอาสัญญาณ Ringing ลอจิก 1 ออกมาเพื่อส่งเข้าภาคควบคุมทำให้ภาคควบคุมรู้ว่ามีการโทรเข้าและจะต่อภาคส่ง เพื่อให้ส่งสัญญาณไปยังสถานีที่ใช้รีพีทเตอร์อยู่ทราบ และกดรหัสเปิดเครื่องและยกหูเพื่อสนทนา การทำงานของไอซี MC34012-1 นี้จะต่ออยู่กับคู่สายโทรศัพท์ผ่าน Hook switch ในสภาวะปรกติเมื่อไม่มีการยก Hook switch วงจรนี้จะต่ออยู่กับคู่สายโทรศัพท์โดยตรง ผ่าน R 4.7 K เพื่อ detect เอาสัญญาณเสียงที่เป็น Ringing tone เข้ามา ป้อนเข้าสู่ขา 2 และมีเอาท์พุทออกทางขา 4 ป้อน เข้าวงจรสร้างลอจิกซึ่งใช้ไอซี 4N26 เป็นตัวดัดแปลงสัญญาณและแปลงเป็นลอจิก "1" เมื่อมีสัญญาณเข้ามาที่บัฟเฟอร์และป้อนเข้าสู่ภาคควบคุมเพื่อบังคับการส่งต่อไป

วงจรไฮบริดจ์ จะใช้ไอซี MC34114 เพื่อทำหน้าที่เชื่อมต่อระหว่างรีพีทเตอร์กับโทรศัพท์และไม่ก่อให้เกิดการรบกวนกันของสัญญาณทางภาครับ-ภาคส่ง เมื่อมีการยก Hook switch คู่สายโทรศัพท์จะต่อกับวงจรบริดจ์เพื่อป้องกันการสลับขั้วไฟดีซีที่ 48 โวลต์ เข้าไปยังวงจรโทรศัพท์ ไฟดีซีจะจ่ายเข้าวงจรรักษาระดับแรงดันคือ R 10 โวลท์กับ Zener diode ป้อนเข้าขา 1 ของไอซี MC3411 สัญญาณที่เป็นไฟสลับจากคู่สายโทรศัพท์ ก็จะมาปรากฏเป็นกระแสที่วงจร RC เน็คเวอร์ก เข้าขา 15 สัญญาณจะถูกขยาย และป้อนออกทางขา 10 ผ่าน R 30K เข้าสู่วงจรมิกเซอร์ วงจรโทรศัพท์แสดงได้ดังรูป 6-1 ในหน้าถัดไป

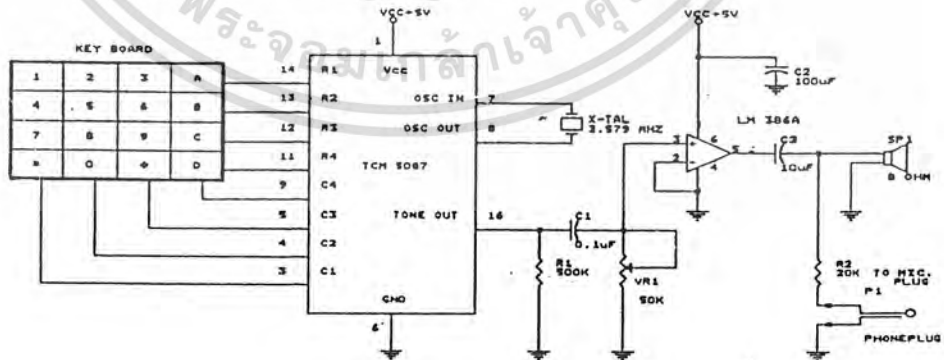


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปที่ 6-1 วงจรโทรศัพท์  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อมอดกับเครื่องส่ง เมื่อมีสัญญาณเสียงเข้ามาทางอินพุทของไอซีขา 6,7 ไอซีจะทำการขยายสัญญาณและส่งเข้าสู่สายโทรศัพท์ วงจรสวิทซ์ทำงานด้วยสัญญาณเสียงใช้ไอซี RC 4558 เป็นตัวเปรียบเทียบแรงดัน ของสัญญาณที่เข้ามาทาง C 0.001 $\mu$ F ผ่านวงจรถัดเทคนิคสัญญาณเสียงเป็นระดับแรงดันไฟตรงเข้าขา 3 ของไอซี เมื่อระดับแรงดันที่เข้ามามีขนาดมากกว่า ค่าแรงดันเปรียบเทียบจะทำให้มีแรงดันไฟตรงออกทางขา 1 ของไอซีไปยังขาเบสของทรานซิสเตอร์ ทำให้ทรานซิสเตอร์ทำงานและมีแรงดันไฟออกทางเอาต์พุท เพื่อไปควบคุมการส่งในโหมด VHF-Telephone

วงจรรีสร้างสัญญาณ DTMF

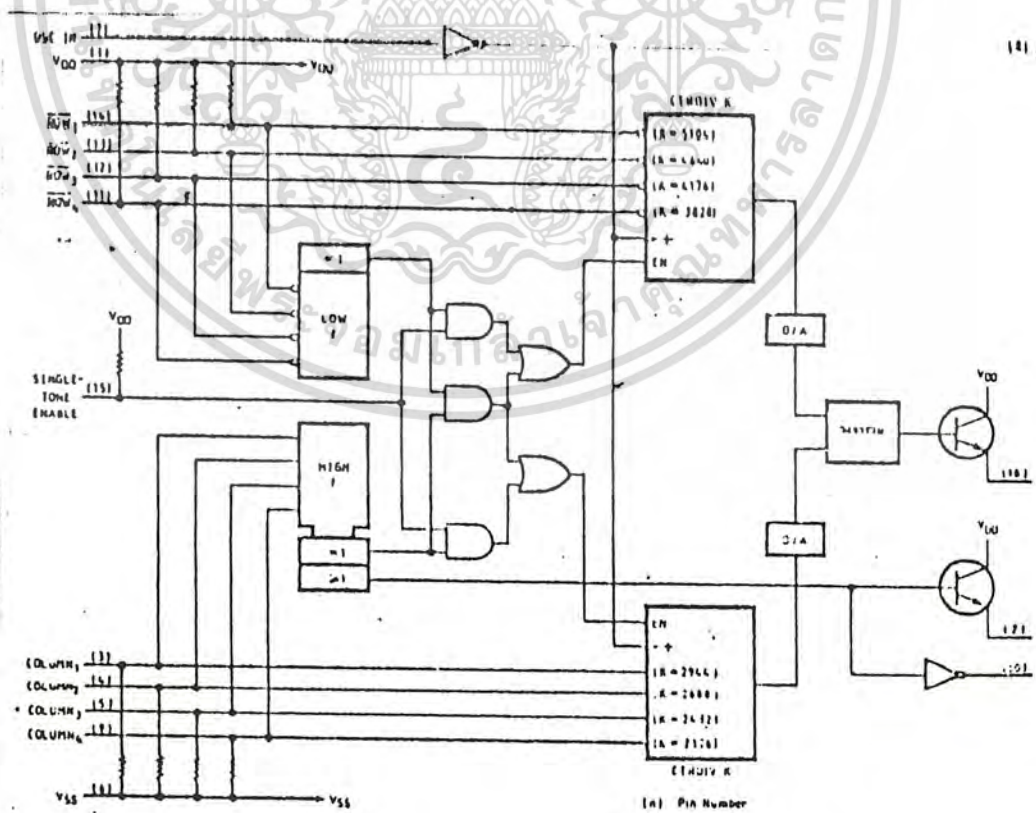
เราใช้ไอซีเบอร์ TMC 5087 เป็นตัวกำเนิดสัญญาณ DTMF โดยมี X-TAL ความถี่ 3.5795 MHz เป็นตัวควบคุมให้ไอซีผลิตความถี่ออกมาที่ขา Tone Out ที่ขาต้านโร้ว คือ R1-R4 และขาต้านคอลลัมน์ C1-C4 จะต่อกับคีย์สวิทซ์ เมื่อสวิทซ์ถูกกด ไอซีจะสร้างสัญญาณประจำหมายเลขออกมาที่ขา Tone Out โดยไอซีเบอร์ LM 386 ทำหน้าที่ขยายสัญญาณเสียงให้แรงขึ้นก่อนป้อนเข้าวงจรถอดรหัส ดังรูป แสดงวงจรรกำเนิดสัญญาณ DTMF



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานและเป็นเอกสารนี้สงวนลิขสิทธิ์โดยผู้จัดทำเอกสารนี้ไว้เพื่อใช้ในการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรโครงสร้างภายในของไอซี TCM 5087

ในรูปที่ 6-3 เป็นบล็อกไดอะแกรมของวงจรภายในไอซีเบอร์ TCM5087 (MK5087) จะเห็นว่าวงจรภายในประกอบไปด้วยวงจรถอดรหัสลอจิกเกต วงจรหารความถี่ (วงจรรีบ) หรือ CTRDIV K ขึ้นตอนการทำงานเมื่อมีการกดหมายเลขโทรศัพท์จะทำให้มีสัญญาณร็วและคอลลิมน์เกิดขึ้น และขาสัญญาณ single tone enable จะต้องถูกทำให้แอกทีฟสัญญาณร็วและคอลลิมน์จะถูกนำไปเลือกค่า K ในวงจร CTRDIV K เพื่อนำไปเป็นตัวหารสัญญาณจากวงจรรออสซิลเลเตอร์หลัก ซึ่งจะเลือกใช้ค่าความถี่จากวงจรรออสซิลเลเตอร์ให้มีค่า 3.579545 MHz ซึ่งจะต้องนำไปหารด้วยค่า K จากวงจร CTRDIV K ทั้งสองวงจร สำหรับลอจิกเกต นั้นถูกนำมาใช้ในการตรวจสอบเพื่อให้แน่ใจว่าการกดปุ่มหมายเลขแต่ละครั้งเป็นการกดเพียงปุ่มเดียวจริงๆ เมื่อตรวจสอบได้ว่าไม่มีการกดปุ่มในเวลาเดียวกันมากกว่าหนึ่งปุ่มจึงค่อย เอาสัญญาณลอจิกจากส่วนนี้ไปเป็นสัญญาณอินาเบิล (enable) ให้แก่วงจร CTRDIV K ทั้งสองวงจร



รูปที่ 6-3 บล็อกไดอะแกรมวงจรภายในไอซีเบอร์ TCM5087

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ภายใต้การคุ้มครองของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี โดยสงวนลิขสิทธิ์ในการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของลอจิกที่ออกมาจากบล็อก  $\geq 1$  หมายความว่า เมื่อใดก็ตามที่มีการกดปุ่ม หมายเลขใดๆ จะเป็นการส่งสัญญาณไปยังขา 10 (mute out) ซึ่งจะทำให้มีสถานะ เป็น "0" ส่วนสัญญาณที่ขา 2 (trans sw.) จะมีสถานะเป็น "1" เมื่อมีการกดคีย์ ใดๆ เข้ามาสัญญาณที่ออกมาจากวงจร CTRDIV K ทั้ง 2 จะถูกนำไปเข้าวงจร D/A เพื่อแปลงเป็นสัญญาณรูปคลื่นไซน์ และนำมามอดูเลตกันโดยใช้วงจรบวกและขยายสัญญาณ สัญญาณที่ออกมาจากวงจรบวกและขยายสัญญาณก็จะแทนหมายเลขที่ถูกกดนั่นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

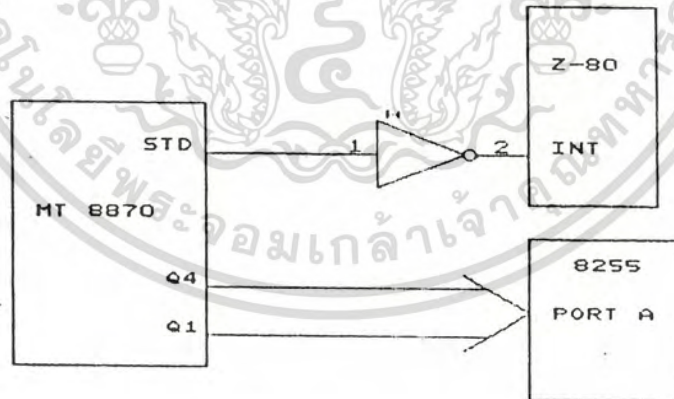
## บทที่ 7

### ภาคควบคุม

ในการควบคุมระบบที่ใช้ในโครงการนี้ใช้ Microprocessor เบอร์ Z-80 ซึ่งเป็น CPU เบอร์ที่ผู้นิยมใช้มากที่สุดเบอร์หนึ่ง ด้วยเหตุผลที่ว่า Z-80 มีโครงสร้างที่เข้าใจได้ง่ายทางฮาร์ดแวร์และการอินเตอร์เฟส.

#### ลักษณะของบอร์ดที่ใช้ในโครงการ

บอร์ดที่ใช้ควบคุมในโครงการนี้จะมี 8255 เป็นพอร์ทโดยในโครงการนี้จะใช้พอร์ท A ในการรับข้อมูล (รหัส) ที่ถูก decode ได้จาก MT 8870 (DTMF decoder) โดยการใช้วิธีการ interrupt.



รูปที่ 7-1 แสดงการอินเตอร์เฟส ระหว่าง MT8870 กับ Z80 ในการคำนวณค่า  
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ที่โรงเรียนโพธิ์ตาก โดยที่งานนี้ มีอยู่เพียงฉบับเดียว  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งรหัสนี้จะใช้เป็นตัวแบ่งแยกโหมดการทำงานของโครงการที่มีอยู่ 3 โหมดการทำงานคือ

1. โหมด VHF-VHF
2. โหมด VHF-CB
3. โหมด VHF-TELEPHONE

### อัลกอริธึมของโปรแกรม

ทุกครั้งที่มีการป้อนรหัสผ่านเข้ามา CPU จะถูก interrupt เพื่ออ่านเข้ามาเก็บไว้เปรียบเทียบกับรหัสที่ถูกกำหนดไว้ คือ 2 5 3 7 #

เมื่อรหัสผ่านถูกต้องแล้วก็จะเข้าไปเช็คว่าเป็นโหมดอะไร ถ้าเป็นโหมดที่ติดต่อรหว่าง VHF-VHF และ VHF-CB จะมีการควบคุมเวลาเพื่อเป็นการป้องกันภาคส่งไม่ให้ทำงานนานเกินไปจนเป็นเหตุให้เกิดความเสียหายขึ้นได้ โดยการทำงานในแต่ละโหมดจะเป็นดังนี้

#### 1. โหมด VHF-VHF

ในโหมดนี้จะมีการป้องกันภาคส่งที่ใช้ในโครงการ กล่าวคือ เมื่อเข้าสู่โหมดนี้ CPU จะเริ่มทำการเช็คเวลา ถ้ามีการเข้าสู่โหมดแล้วแต่ไม่มีการกดคีย์พูดคุยกันเลยเป็นเวลานาน 2.00 นาที CPU จะทำการตัดออกจากโหมดทันที

และในกรณีที่มีการพูดคุยกัน ถ้ามีการกดคีย์นานเกิน 2.00 นาที CPU จะทำการตัดการส่งเป็นเวลา 1 วินาที แล้วค่อยต่อใหม่

#### 2. โหมด VHF-CB

ในโหมดนี้จะมีขั้นตอนการทำงานเช่นเดียวกับโหมด 1.

#### 3. โหมด VHF-TELEPHONE

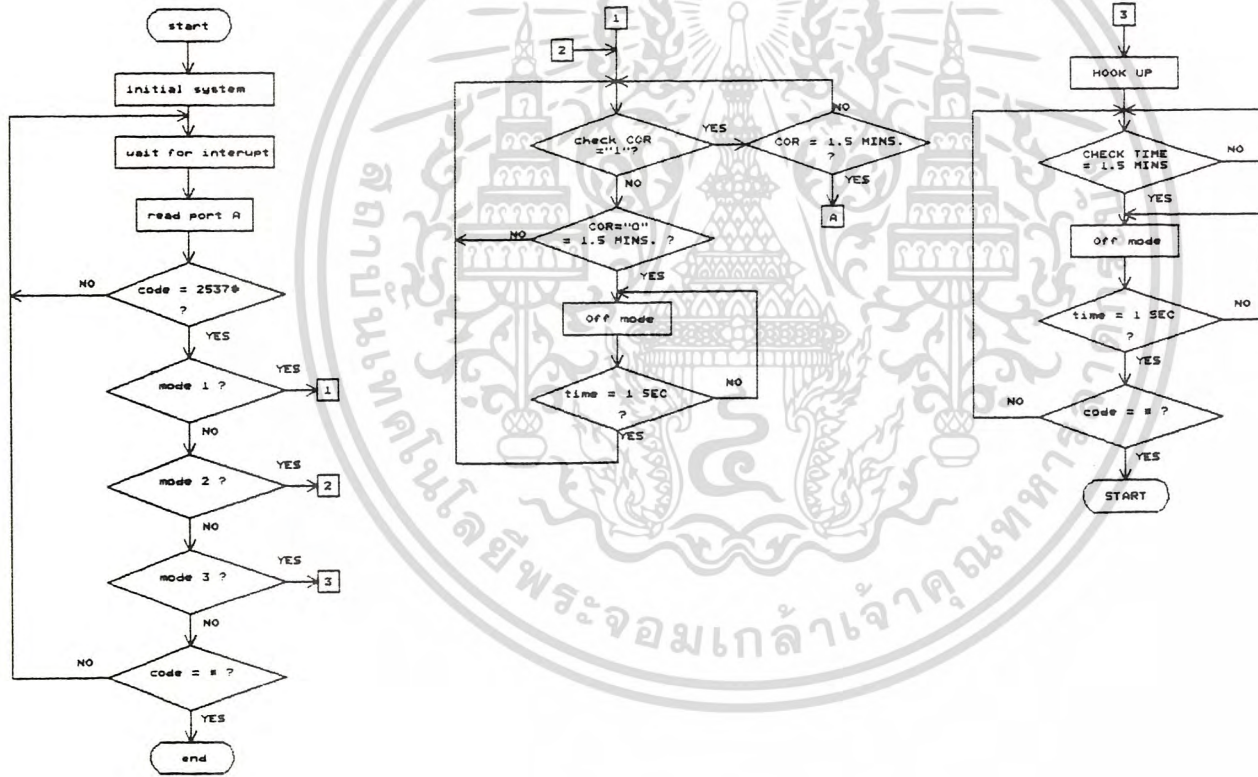
เมื่อเข้ามาในโหมดนี้ CPU จะทำการยกหูโทรศัพท์เพื่อต่อสัญญาณเสียงจากภาครับเข้ากับวงจรโทรศัพท์ เมื่อต่อวงจรโทรศัพท์แล้วมีการพูดคุยกัน จนเลิกสนทนาจะต้องสั่งปิดเครื่องด้วยรหัส DTMF Key \* ทุกครั้ง

ไมโครโปรเซสเซอร์ (microprocessor) เบอร์ Z-80 ซึ่งเป็นหน่วยควบคุมกลาง (Central Processor Unit, CPU) ที่จะกล่าวถึงในปริิถุณานิพนธ์ชุดนี้ก็จะไม่กล่าวถึงรายละเอียดของตัวไมโครโปรเซสเซอร์เบอร์นี้มากนัก

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเข้าถึงในหอสมุดวิทยุคมนาคมของกรมโทรคมนาคม

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flowchart ของ โปรแกรม



เฉพาะขา สัญญาณที่เกี่ยวข้องเท่านั้น

สัญญาณจากขาต่างๆ ของไมโครโปรเซสเซอร์ Z-80

- บัสข้อมูล (data bus, D0-D7) มี 8 ขาใช้รับส่งข้อมูลหรือคำสั่งระหว่าง ซีพียูกับหน่วยความจำหรืออุปกรณ์ภายนอก (I/O device) หรือใช้ติดต่อข้อมูลระหว่าง หน่วยความจำกับอุปกรณ์ภายนอกก็ได้

- แอดเดรสบัส (address bus, A0-A15) มี 16 ขาเป็นตัวบอกตำแหน่ง บัสข้อมูลของหน่วยความจำ หรือใช้เลือกการรับส่งข้อมูลกับอุปกรณ์ภายนอก ว่าเป็นตัวใด ตัวควบคุมกลาง (Z-80 CPU) สามารถติดต่อกับแรมโมรี (memory) ได้สูงสุด 64 กิโลไบต์ (Kbyte) และติดต่อกับพอร์ตภายนอก (I/O port) ได้ทั้งหมด 256 พอร์ต

- แมชีนไซเคิลวัน (machine cycle one,  $\overline{M1}$ ) มีลักษณะการทำงานที่ลอจิก "0",  $\overline{M1}$  เป็นส่วนที่บอกให้ทราบว่าขณะนี้ซีพียูกำลังอยู่ในสภาวะการอ่านคำสั่ง (fetch) ในขณะที่ซีพียูอ่านคำสั่งที่มีออฟโค้ดสองไบต์ ส่วนของ  $\overline{M1}$  จะสร้างขึ้นในขณะอ่านคำสั่งในแต่ละไบต์นอกจากนี้  $\overline{M1}$  ยังสร้างสัญญาณร่วมกับ  $\overline{IORQ}$  เพื่อบอกสถานะการตอบรับการอินเทอร์รัพท์

- อินพุท เอาท์พุท รีควีส (input output request,  $\overline{IORQ}$ ) เป็น เอาท์พุทลักษณะไตรสเตท ทำงาน (active) ที่ลอจิก "0" เป็นสัญญาณที่บอกให้ทราบว่า ซีพียูต้องการติดต่อกับอุปกรณ์อินพุท เอาท์พุท โดยแอดเดรสบัส 8 บิตล่าง จะแสดงค่าหมายเลขของพอร์ต (port number) ส่วนบัสข้อมูลจะแสดงข้อมูลที่จะมีการส่งถ่ายระหว่างซีพียูกับ พอร์ตอินพุท เอาท์พุท นอกจากนี้ถ้า  $\overline{IORQ}$  เกิดขึ้นพร้อมกับสัญญาณ  $\overline{M1}$  จะเป็นตัวบอกถึงสถานะที่ซีพียูกำลังตอบสนองผลการอินเทอร์รัพท์โดยที่ ส่วนของบัสข้อมูลจะมีการส่งอินเทอร์รัพท์เวกเตอร์ผ่านเข้ามาด้วย

- อินเทอร์รัพท์รีควีส (interrupt request,  $\overline{INT}$ ) เป็นขาอินพุทจะทำงานที่ลอจิก "0" สัญญาณ  $\overline{INT}$  เป็นสัญญาณที่สร้างขึ้นมาจากอุปกรณ์อินพุท เอาท์พุท เพื่อต้องการที่จะขัดจังหวะการทำงานของซีพียู ซีพียูจะทำการตรวจสอบสัญญาณนี้ทุกครั้งที่จบการกระทำ (execute) คำสั่งแต่ละคำสั่งทุกครั้ง การตอบสนองของตัว

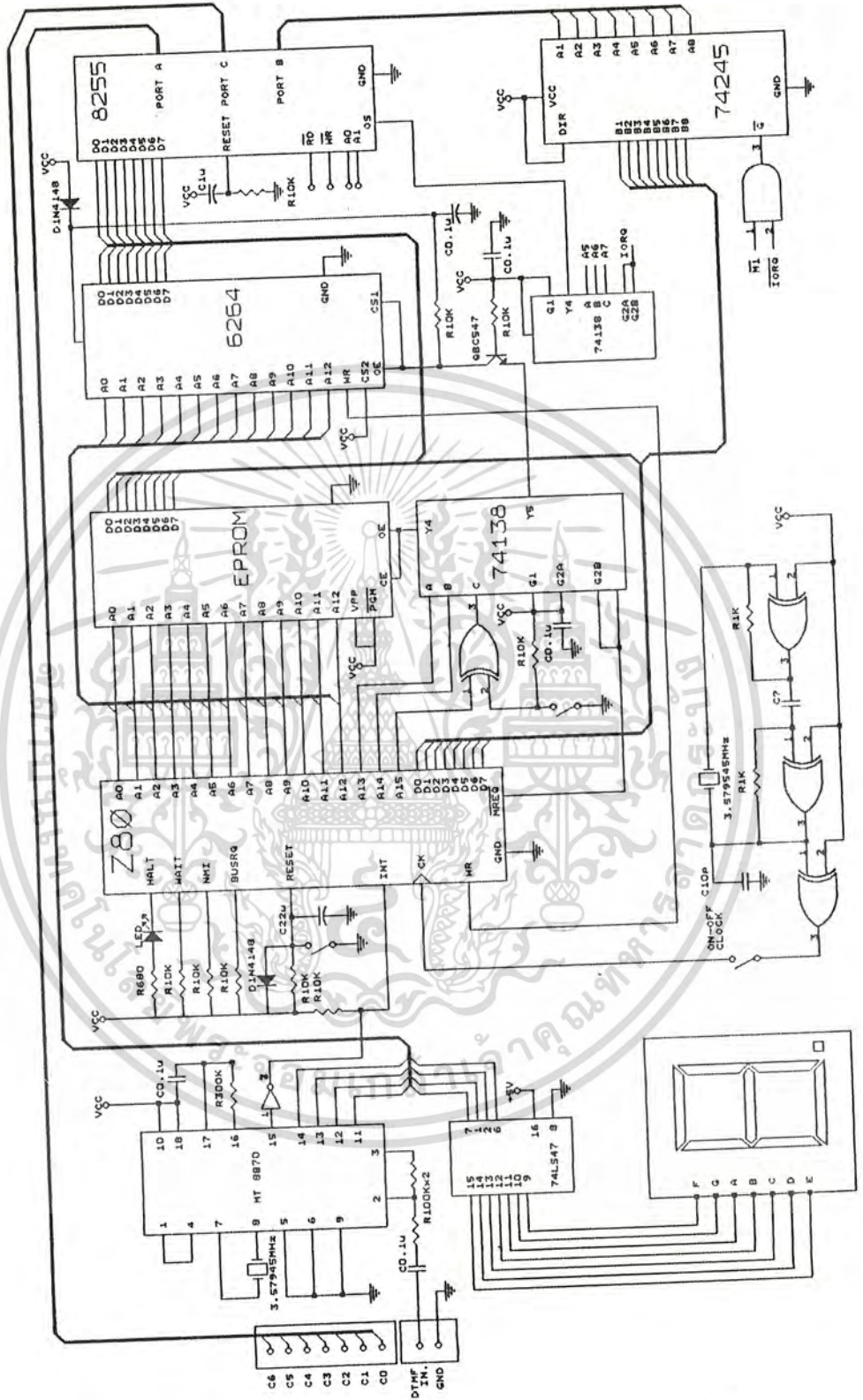
เอกสารนี้เป็นการอินเทอร์รัพท์ที่สามารถควบคุมได้ด้วยซอฟต์แวร์ ด้วยการเซตค่าอินเทอร์รัพท์ฟิลิปป์-ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอบ (IFF) การตอบสนองการอินเตอร์รัพท์จะเกิดขึ้นได้ เมื่อ  $\overline{\text{BUSRQ}}$  ไม่ทำงาน เมื่อซีพียูตอบสนองการอินเตอร์รัพท์ซีพียูจะสร้างสัญญาณตอบ โดยสร้างสัญญาณ  $\overline{\text{IORQ}}$  ระหว่างช่วงเวลา  $\overline{\text{M1}}$

### การเขียนโปรแกรมมอนิเตอร์

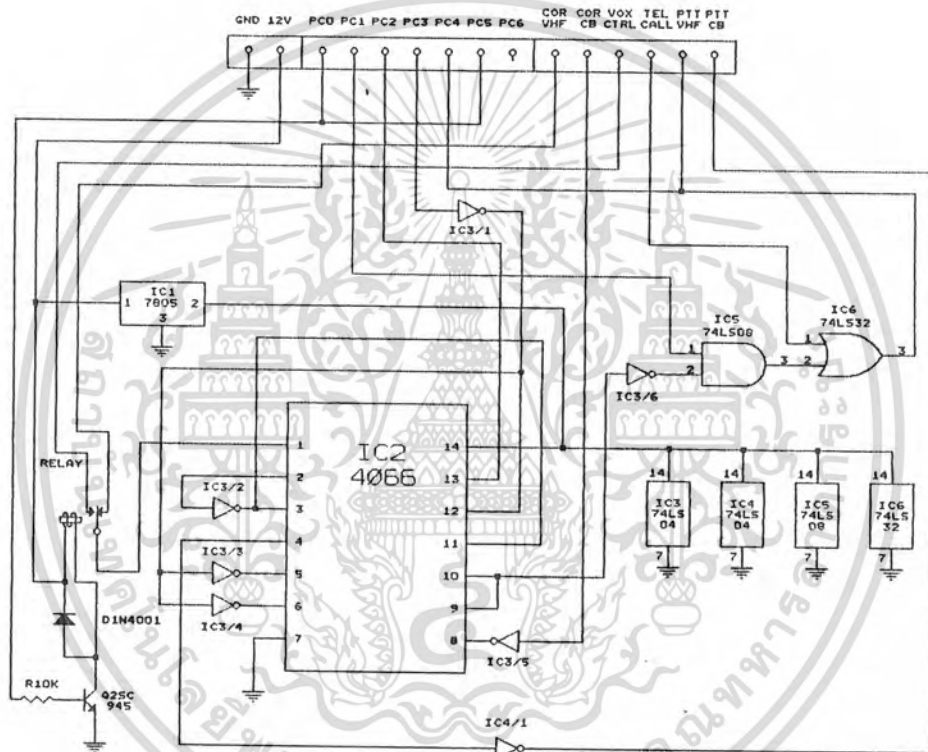
การเขียนโปรแกรมมอนิเตอร์ เราจะต้องทราบถึงฮาร์ดแวร์ทั้งหมดของระบบ ไมโครโปรเซสเซอร์ที่เราใช้อยู่ ซึ่งในโครงการนี้เราใช้ซีพียูเบอร์ Z80 และมีการจัดสรรหน่วยความจำไว้ดังนี้ ตั้งแต่แอดเดรส 0000H - 1FFFFH เป็นแอดเดรสของโปรแกรมมอนิเตอร์ (ใช้เบอร์ 2764 8\*8 K) แอดเดรส 2000H - 3FFFFH เป็นแอดเดรสของหน่วยความจำแรม (เบอร์ 6264) ใช้เป็นที่พักข้อมูลของซีพียู สำหรับพอร์ทที่ต่อใช้ร่วม ใช้พอร์ทเบอร์ 8255 ซึ่งมีด้วยกัน 4 พอร์ท ดีโค็ดไว้ที่ตำแหน่งแอดเดรส 80H - 83H โดยมีการโปรแกรมเซกให้พอร์ท A เป็นอินพุทพอร์ท ไว้รับข้อมูลจาก DTMF , พอร์ท C ล่าง ใช้เป็นเอาต์พุทพอร์ท เพื่อนำสัญญาณไปควบคุมการปิด-เปิด และการควบคุมการใช้งานฟังก์ชันต่างๆ , พอร์ท C บน เป็นอินพุทไว้เช็คว่าการกดคีย์รับส่งเข้ามาหรือไม่ พอร์ท B ใช้เป็นบัฟเฟอร์เพื่อส่งเป็นอินเตอร์รัพท์เวคเตอร์โลว์ไบท์ (interrupt vector lowbyte) ให้กับซีพียูในขณะที่ซีพียูตอบสนองการอินเตอร์รัพท์ รายละเอียดทางฮาร์ดแวร์มีไว้แล้วในรูปที่ 7-3 และ 7-4

ในรูปที่ 7-3 เราจะนำสัญญาณ StD (ขา 15) จาก MT 8870 ผ่านอินเวอร์เตอร์แล้วต่อเข้ากับ ขาอินเตอร์รัพท์ของ Z-80 เพื่ออินเตอร์รัพท์ทุกครั้งที่มีการกดคีย์ DTMF เข้ามา และที่จุดนี้จะมีการต่อ LED ไว้แสดงผลเมื่อมีสัญญาณ DTMF เข้ามา ส่วนสัญญาณนาฬิกา ใช้คริสตอลในการผลิตสัญญาณนาฬิกาความถี่ 3.579 MHz, การดีโค็ดใช้ไอซีเบอร์ 74138 สำหรับตัวบัฟเฟอร์ที่ใช้เป็นตัวป้อนอินเตอร์รัพท์โลว์ไบท์ ใช้ไอซีเบอร์ 74245 โดยนำสัญญาณ  $\overline{\text{M1}}$  กับ สัญญาณ  $\overline{\text{IORQ}}$  มาแอน (and) กัน เพื่อทริก (anble) ให้ 74245 ทำงาน (สัญญาณ  $\overline{\text{M1}}$  และ  $\overline{\text{IORQ}}$  จะมีขึ้นทุกครั้งทีซีพียูตอบสนองการอินเตอร์รัพท์) โดยข้อมูลอินเตอร์รัพท์โลว์ไบท์จะมาจากการเอาท์ข้อมูลจากพอร์ท B แล้วป้อนผ่านบัฟเฟอร์ดังกล่าวข้างต้น



รูปที่ 7-3 แสดงระบบควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานของนักศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

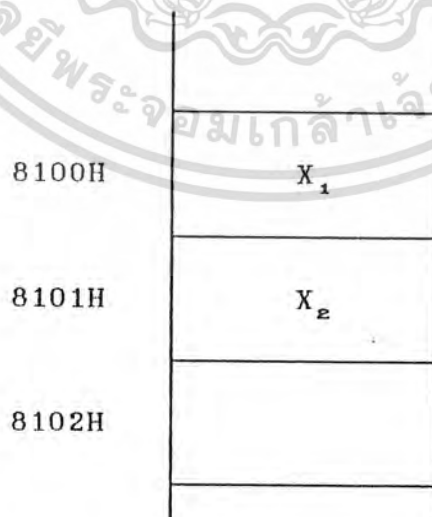


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปที่ 7-4 แสดงระบบควบคุม (ต่อ) ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเตอร์รัพท์จะใช้วิธีการของการอินเตอร์รัพท์ในโหมด 2 เหตุผลเพราะว่า สามารถที่จะกระโดดไปทำงานที่ตำแหน่งต่างๆ ในหน่วยความจำได้ตลอดย่านเลขที่เดียว

### การอินเตอร์รัพท์โหมด 2

ในโหมดนี้ เมื่อซีพียูได้รับสัญญาณ INT ซีพียูจะตอบรับการอินเตอร์รัพท์โดยส่งสัญญาณ INT อุปกรณ์นั้นจะต้องส่งข้อมูลขนาด 1 ไบต์ ไปทางบัสข้อมูลให้แก่ซีพียู โดยมีข้อแม้ว่า บิต D0 ของข้อมูลที่จะส่งนั้นต้องเป็น 0 เมื่อซีพียูได้รับข้อมูลนี้แล้วจะนำมารวมกับข้อมูลที่มีอยู่ในรีจิสเตอร์ I (เราต้องโหลดข้อมูลเข้าไปเก็บไว้ในรีจิสเตอร์ I ก่อนแล้วเช่นคำสั่ง LD I, A) การรวมกันนี้ข้อมูลจากรีจิสเตอร์ I จะเป็นข้อมูลไบต์ที่มีนัยสำคัญสูง ส่วนจากบัสข้อมูลจะเป็นไบต์ที่มีนัยสำคัญต่ำ ซีพียูจะใช้ข้อมูลนี้เป็นแอดเดรสที่จะไปค้นหาข้อมูลใหม่อีก 2 ไบต์ ติดกัน ในหน่วยความจำ ข้อมูลที่ซีพียูได้มาใหม่นี้ ซีพียูจะใช้เป็นแอดเดรสที่จะกระโดดไปทำโปรแกรมย่อย ตัวอย่างเช่น ข้อมูลจากบัสข้อมูลเป็น 00H และจากรีจิสเตอร์ I เป็น 81H เมื่อรวมกันจะได้ข้อมูลเป็น 8100H ซีพียูจะไปค้นหาข้อมูล 2 ไบต์ ติดต่อกันในหน่วยความจำที่เริ่มจากแอดเดรสนี้ได้ข้อมูลใหม่เป็น  $X_2 X_1 H$



เอกสารข้อมูล  $X_2 X_1 H$  จะเป็นแอดเดรสที่ซีพียูจะโดดไปทำงานญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อควรจำประการหนึ่งสำหรับการอินเทอร์รัพท์ แบบมาร์คเคเบิล เมื่อซีพียูได้รับสัญญาณอินเทอร์รัพท์แล้ว ซีพียูจะรีเซ็ตตัวเองให้อยู่ในสภาวะที่ไม่ตอบสนองการอินเทอร์รัพท์คือ disable interrupt ฉะนั้นถ้าเราต้องการให้ซีพียูพร้อมที่จะรับการอินเทอร์รัพท์ได้ใหม่ ในตอนท้ายของโปรแกรมของการอินเทอร์รัพท์ นั้น ก็ควรมีคำสั่ง EI ไว้ก่อนที่จะรีเทิร์น

### วงจรถอดรหัสสัญญาณ DTMF

ไอซีเบอร์ MT8870 เป็นตัวถอดรหัสความถี่ที่รับได้ ( ชนิด TONE หรือ DTMF) ให้เป็นระบบทางตัวเลขดิจิทัลซึ่งไอซี MT8870 ใช้แปลงความถี่ให้เป็นเลขฐานสองขนาด 4 บิต เพื่อที่จะส่งไปให้ CPU

#### 1. โครงสร้างของ MT8870

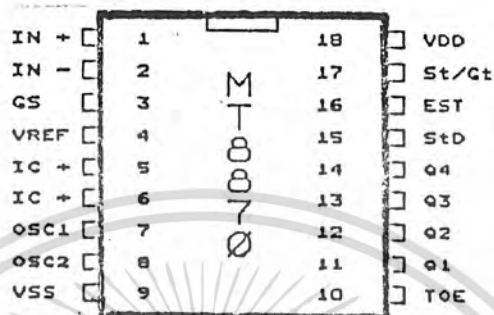
โครงสร้างภายในของ MT8870 ประกอบไปด้วยวงจรรองความถี่และวงจรถอดรหัสฟังก์ชันทางดิจิทัล เป็นไอซีที่สร้างโดยใช้เทคโนโลยี ISO<sup>2</sup>-CMOS ในส่วนของวงจรรองความถี่ ใช้เทคนิคของสวิทช์คาปาซิเตอร์สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิทัลเพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงเวลาสัญญาณเข้ามา ส่วนภาคเอาต์พุตเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้โดยต่ออุปกรณ์ภายนอกเอาต์พุตเป็นวงจรแลตซ์ 3 สถานะรูปที่ 7-5 แสดงขาของ MT8870 และรูป 7-6 แสดงโครงสร้างภายในของ MT8870

#### 2. ฟังก์ชันการทำงานภายใน MT8870

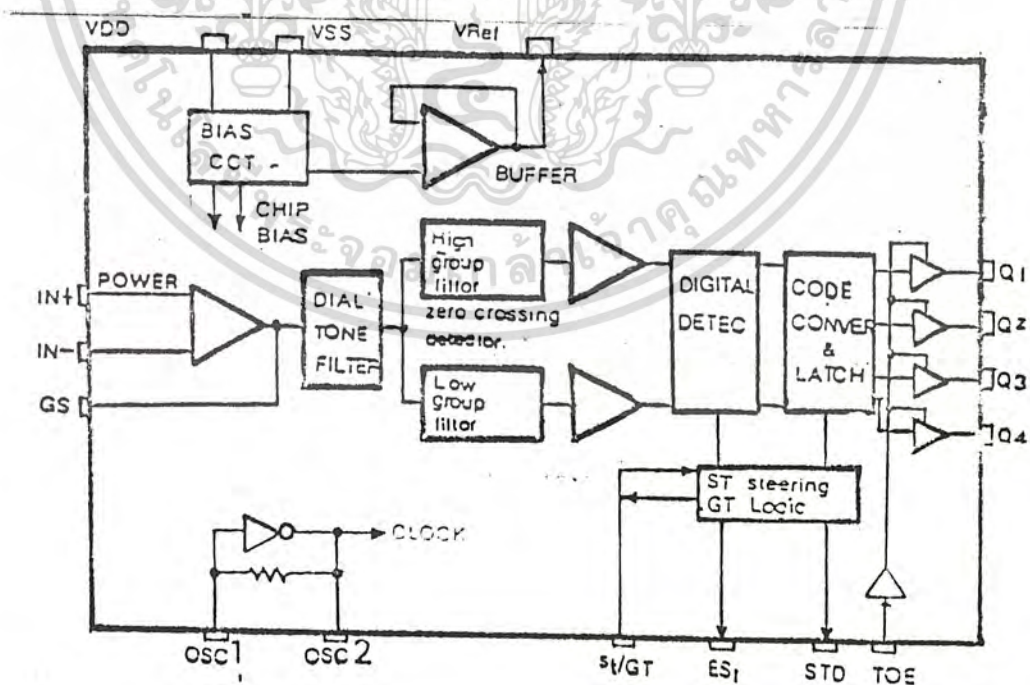
ภายใน MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

##### 2.1 ภาคกรองสัญญาณความถี่ (FILTER SECTION)

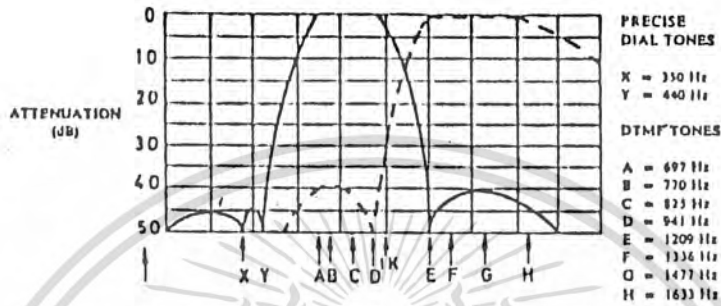
ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่คือ ช่วงความถี่สูงและความถี่ต่ำ โดยใช้วงจรรองความถี่อันดับ 6 ชนิด สวิทช์คาปาซิเตอร์ (SIX-ORDER SWITCHED CAPACITOR BAND PASSFILTER) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือ ช่วงความถี่สูงและช่วงความถี่ต่ำ



รูปที่ 7-5 แสดงรายละเอียดของ MT8870



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประกอบการเรียนการสอนเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประกอบการเรียนการสอนเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7-7 แสดงความถี่ที่ได้จากภาคกรองความถี่

### 2.2 ภาคถอดรหัส (DECODER SECTION)

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสมเมื่อตรวจสอบว่าความถี่นั้นถูกต้องสัญญาณที่ขา EST (EARLY STEERING) ก็จะแอกทีฟสำหรับค่าที่ถอดรหัสได้จากความถี่ต่างๆ นั้น แสดงในรูปที่ 7-8

### 2.3 ภาคตรวจสอบสัญญาณ (STEERING CIRCUIT)

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุท จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทน ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับรู้การกด โดยถือเอาว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดนั้นสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา EST จะเป็น "HIGH" นานใกล้เคียงกับระยะเวลาที่มีความถี่ DTMF เข้ามา เมื่อขา EST ไม่เป็น "HIGH" ทำให้ VC สูงขึ้น

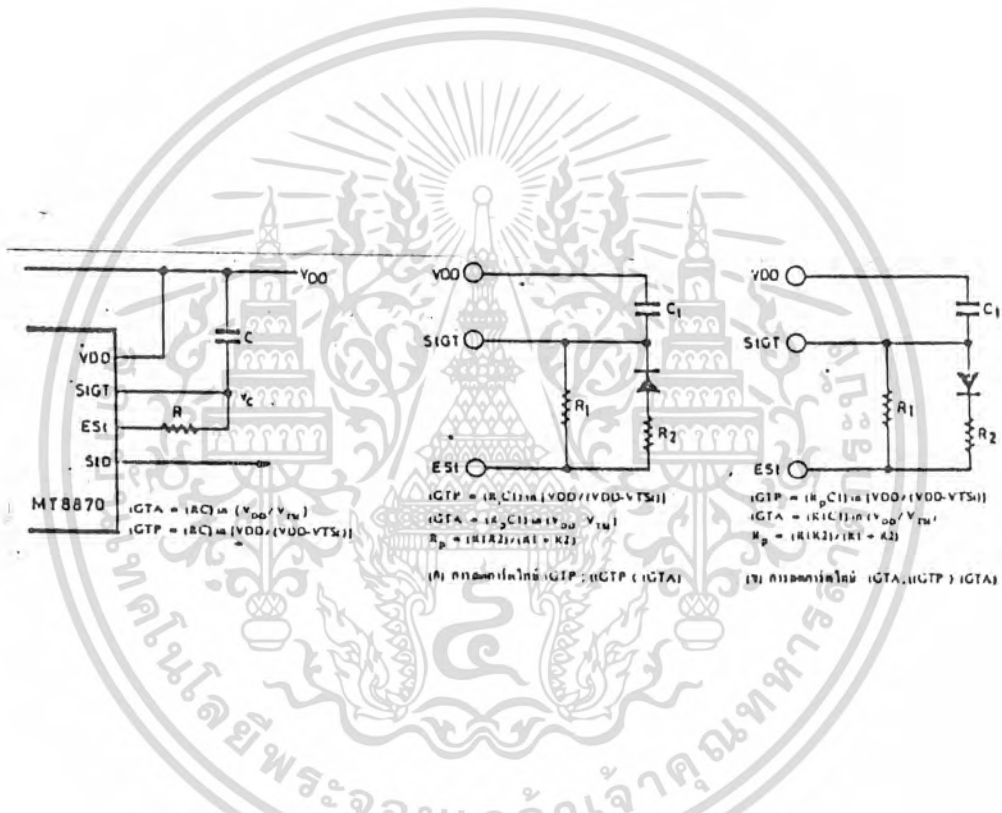
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเก็บประจุ C จะคายประจุทำให้แรงดัน VC สูงขึ้นจนถึงค่าเทรชโฮลด์ วงจรถอดรหัสจึงจะถอดรหัสออกเป็นตัวเลขขนาด 4 บิต รายละเอียดของการทำงานดูได้จากแผนภูมิเวลาหรือไทมิงไดอะแกรม (TIMING DIAGRAM) ในรูปที่ 7-9 จะเข้าใจได้

F <sub>low</sub>	F <sub>high</sub>	NO	TOE	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>
697	1209	1	11	0	0	0	1
697	1336	2	11	0	0	1	0
697	1477	3	11	0	0	1	1
770	1209	4	11	0	1	0	0
770	1336	5	11	0	1	0	1
770	1477	6	11	0	1	1	0
852	1209	7	11	0	1	1	1
852	1336	8	11	1	0	0	0
852	1477	9	11	1	0	0	1
941	1336	0	11	1	0	1	0
941	1209	*	11	1	0	1	1
941	1477	#	11	1	1	0	0
697	1633	A	11	1	1	0	1
770	1633	B	11	1	1	1	0
852	1633	C	11	1	1	1	1
941	1633	D	11	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 7-8 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ โยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง่ายกว่า สำหรับคำว่าการ์ดไทม์ (GARD TIME) นั้นหมายถึงช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะต้องนานเท่ากับหรือมากกว่าช่วงเวลาที่เรารั้งเอาไว้ ซึ่ง RC ก็คือการ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามานานเท่ากับหรือมากกว่าเวลาที่ตั้งเอาไว้จึงจะสามารถแปลงเป็นตัวเลขได้ ถ้าสัญญาณความถี่เข้ามาสั้นกว่าก็จะมีผลการถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและค่าคำนวณเวลา ดูได้จากรูปที่ 7-9



รูปที่ 7-9 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ดไทม์(gard time) พร้อมวิธีคำนวณ

อธิบายขั้นตอนการทำงาน

- A = ตรวจพบความถี่เข้ามา แต่คาบเวลาไม่ถูกต้อง เอ้าท์พุทไม่เปลี่ยน
- B = ความถี่ # n ถูกตรวจพบและมีคาบเวลาที่ถูกต้อง ความถี่ถูกถอดรหัส และแลตซ์ไว้ที่เอ้าท์พุท
- C = จบความถี่ # n ช่วงห่างถูกต้อง เอ้าท์พุทยังคงแลตซ์อยู่จนกว่าจะได้รับความถี่ที่

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นใหม่สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- D = เอาท์พุทเปลี่ยนไปไฮอิมพีแดนซ์  
 E = ความถี่ # n+1 ถูกตรวจพบ คาบเวลาที่ถูกต้อง ความถี่ถูกถอดรหัสและแลตซ์ไว้  
 F = ความถี่ # n+1 หายไป ช่วงห่างไม่ถูกต้อง เอาท์พุทยังคงแลตซ์อยู่  
 G = จบความถี่ #n+1 ช่วงห่างถูกต้อง เอาท์พุทยังแลตซ์อยู่จนถึงความถี่ใหม่ที่ถูกต้อง

### อธิบายศัพท์

- $V_{in}$  = สัญญาณความถี่ DTMF ที่เข้ามา  
 Est = Early Steering Output ใช้แสดงความถี่ที่ถูกต้อง  
 St/GT = Steering input/Guard Time output สำหรับต่อกับ RC ภายนอก  
 $Q_1-Q_4$  = เอาท์พุท BCD ขนาด 4 บิต  
 Std = Delayed Steering output ใช้แสดงว่าความถี่ที่ได้รับหรือหายไ  
 มีคาบเวลาตามที่กำหนด เพื่อแสดงความถูกต้องของสัญญาณ  
 TOE = Tone Output Enable (input) ใช้ควบคุม  $Q_1-Q_4$  ให้เป็นภาวะ  
 high impedance  
 $t_{—}$  = คาบเวลายานที่สุ่ดที่ตรวจพบความถี่ DTMF แล้วยังไม่ถูกต้อง  
 REC  
 $t_{REC}$  = คาบเวลาเวลายานที่สุ่ดที่ต้องการเพื่อแสดงว่าสัญญาณถูกต้อง  
 $t_{ID}$  = เวลายานที่สุ่ดระหว่างสัญญาณ DTMF ที่ถูกต้อง 2 สัญญาณ  
 $t_{DO}$  = เวลายานที่สุ่ดที่ยอมให้สัญญาณหายไปได้ในคาบเวลาความถี่ที่ถูกต้อง  
 $t_{DP}$  = เวลาที่ใช้ในการตรวจพบสัญญาณความถี่ DTMF ที่ถูกต้อง  
 $t_{DA}$  = เวลาที่ใช้ในการตรวจการหายไของสัญญาณความถี่ DTMF ที่ถูกต้อง  
 $t_{OTP}$  = การ์ดไทม์ของการปรากฏความถี่ DTMF  
 $t_{OTA}$  = การ์ดไทม์ของการหายไของความถี่ DTMF

### 2.4 ภาคขยายสัญญาณความแตกต่าง (DIFFERENTIAL INPUT)

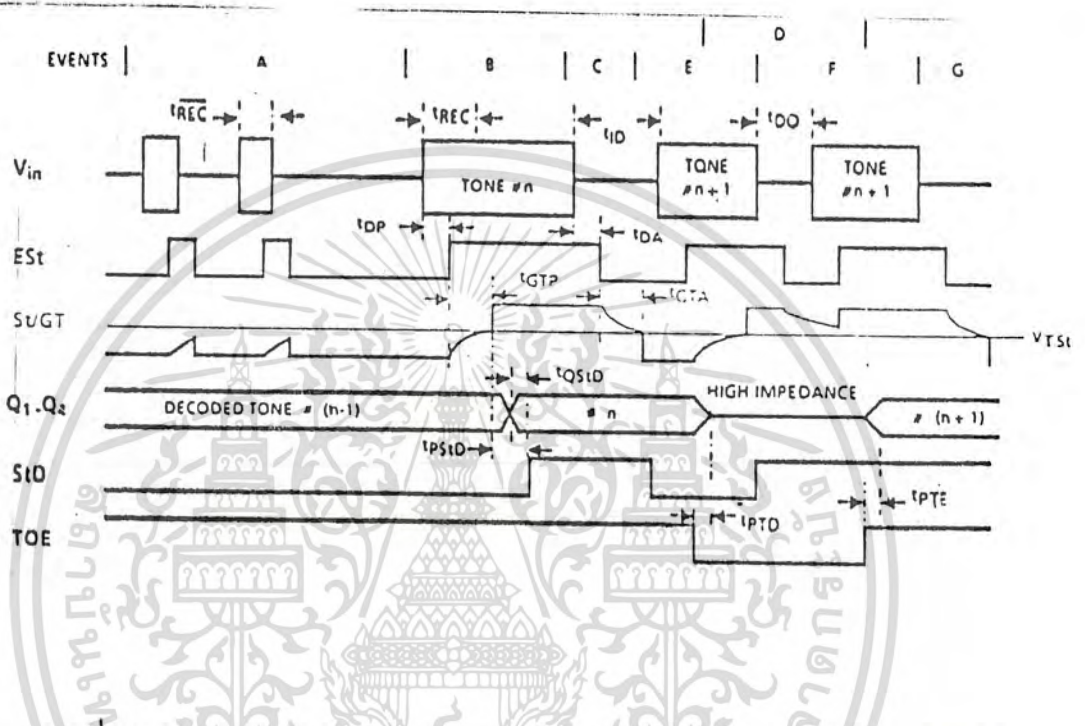
วงจรส่วนอินพุทของ MT8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราขยายโดยต่อวงจรภายนอกเข้าไป รูปที่ 7-11 แสดงการต่อวงจรภายนอกเข้ากับอินพุทและอิมพีแดนซ์ได้ดังนี้

$$\text{อัตราขยาย (A\_DIFF)} = R5/R1$$

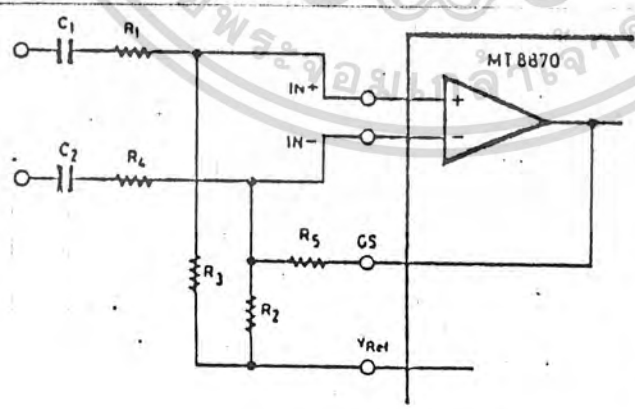
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุทอิมพีแดนซ์ ( $Z_{inDIFF}$ )  
 $= 2\sqrt{R_1^2 + (1/\omega C)^2}$



รูปที่ 7-10 แสดงแผนภูมิเวลา (TIMING DIAGRAM) ของ MT8870)

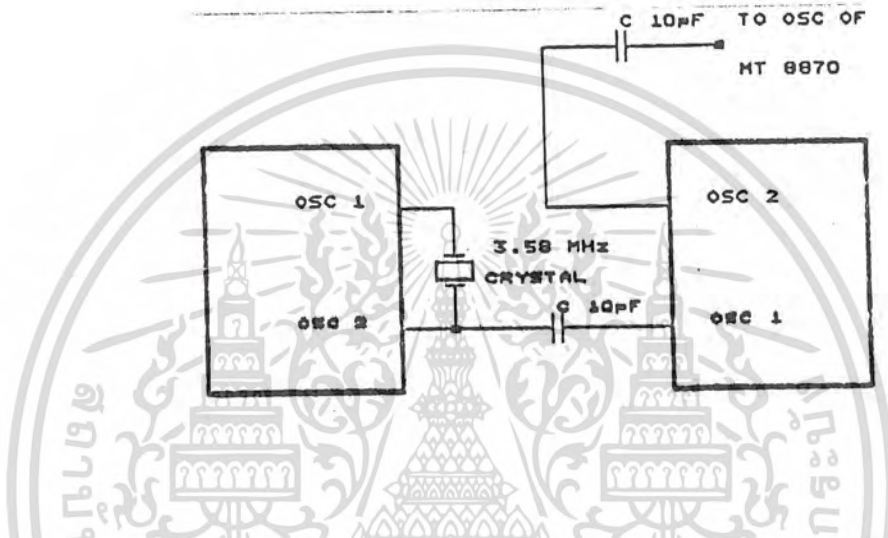


ลักษณะความแตกต่างทั้งหมด  
 $C_1 = C_2 = 10 \text{ nF}$   
 $R_1 = R_2 = R_3 = 100 \text{ K}\Omega$  ค่าผิดพลาด  $\pm 1\%$   
 $R_4 = 60 \text{ K}\Omega, R_5 = 37.5 \text{ K}\Omega$  ค่าผิดพลาด  $\pm 5\%$   
 $R_3 = \frac{R_1 R_4}{R_1 + R_4}$   
 อัตราขยายแรงดัน ( $A_v \text{ diff}$ ) =  $\frac{R_3}{R_1}$   
 อินพุทอิมพีแดนซ์  
 $(Z_{inDIFF}) = 2\sqrt{R_1^2 + (1/\omega C)^2}$

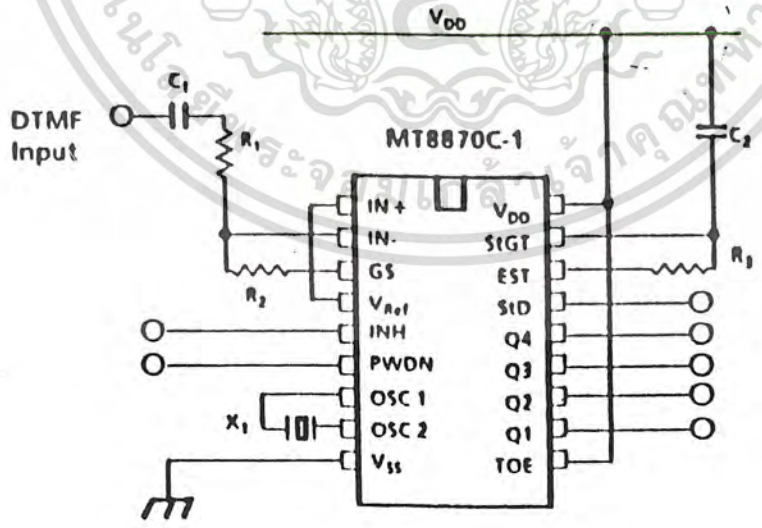
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ห้ามเผยแพร่หรือทำซ้ำโดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ภาคกำเนิดความถี่ (OSCILATER)

ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอล ขนาด 3.58 MHz ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงใน รูปที่ 7-12



รูปที่ 7-12 แสดงการต่อวงจรผลิตความถี่



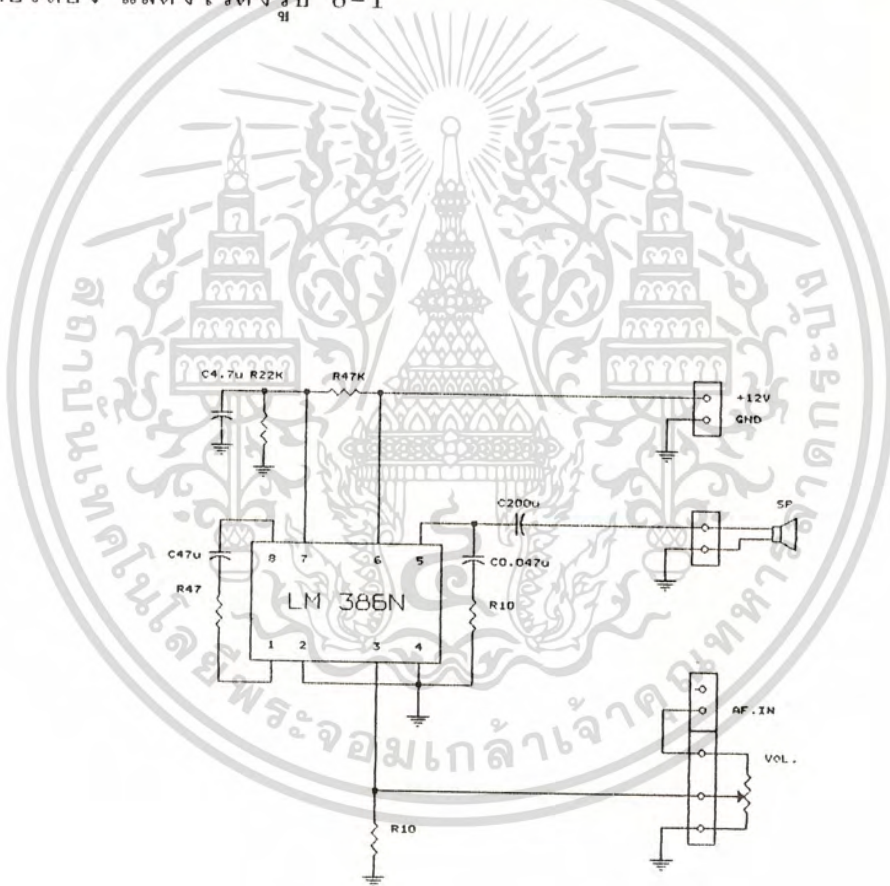
- NOTES:
- R<sub>1</sub> = 102KΩ ± 1%
  - R<sub>2</sub> = 71.5KΩ ± 1%
  - R<sub>3</sub> = 390KΩ ± 1%
  - C<sub>1</sub>, C<sub>2</sub> = 100 nF ± 5%
  - X<sub>1</sub> = 3.579545 MHz ± 0.1%
  - V<sub>DD</sub> = 5.0V ± 5%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาตจากทางบริษัทฯ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 8

### วงจรอื่นๆ ที่ใช้ในโครงการงาน

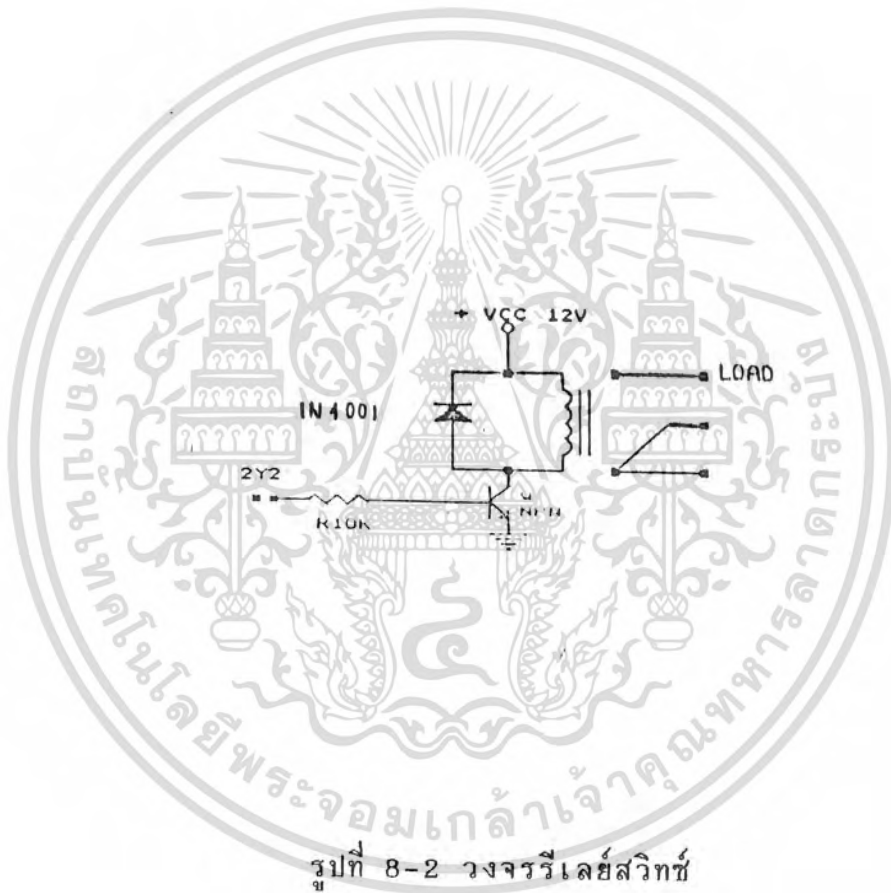
วงจรขยายเสียงที่ใช้ในโครงการงานนี้ใช้ ไอซี RC 386 ที่มีกำลังขนาด 0.5 วัตต์ ภาคขยายเสียงนี้จะเป็นมอนิเตอร์ ที่เครื่องรีพัตเตอร์ เพื่อให้ทราบข้อมูลในการติดต่อ และสภาวะในการติดต่อทางสัญญาณเสียงที่ส่งออกอากาศไปกับเครื่องส่ง วงจรขยายเสียง แสดงไว้ดังรูป 8-1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 8-1 แสดงวงจร AUDIO AMPLIFIER ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจรรีเลย์สวิตช์ (RELAY SWITCH)

วงจรนี้ประกอบด้วยทรานซิสเตอร์ และรีเลย์ การทำงานจะถูกควบคุมโดยที่พยุ Z-80 ที่ส่งงานผ่านไอซี 8255 เมื่อต้องการให้รีเลย์ทำงานสัญญาณที่ขาของเอาต์พุทของ 8255 จะเป็น "high" แล้วส่งไปขาเบสของทรานซิสเตอร์ เมื่อต้องการหยุดการทำงาน 8255 จะส่งค่า "low" มาที่ขาเบสของทรานซิสเตอร์



รูปที่ 8-2 วงจรรีเลย์สวิตช์

## สรุปโครงการงาน

เครื่องรีพีทเตอร์สามารถที่จะใช้งานได้จริง ซึ่งจะมีการใช้งาน โดยการกดรหัสผ่านขนาด 4 หลัก คือ 2537# แล้วเลือกโหมดการทำงานด้วยรหัสขนาด 2 หลักต่อด้วยรหัส # ซึ่งโหมดการทำงานมีทั้งหมด 3 โหมด คือ 11# โหมด VHF-VHF, รหัส 22# โหมด VHF-Telephone ในการทำงาน เครื่องรีพีทเตอร์จะทำงานแบบ Duplex double frequency ซึ่งสามารถปรับเปลี่ยนความถี่ได้ที่หน้าเครื่อง โดยใช้ Thumbwheel switch ปรับความถี่ วงจรเฟสล็อกถูกมีแบนด์วิดท์ 10 MHz ความถี่ 140-150 MHz ทั้งภาครับ VHF และภาคส่ง VHF ในส่วนของเครื่อง CB จะใช้ความถี่ตายตัวช่องเดียว คือ 27.125 MHz เป็นระบบ FM

จากการวัดจากมิเตอร์ซึ่งต่อกับดัมมี่โหลด 50 โอห์ม ของภาคส่ง VHF สามารถอ่านค่าได้ประมาณ 18 วัตต์ วัดที่ภาค CB มีกำลังส่ง 5 วัตต์ , ที่ภาคส่ง VHF มีพัลลวมระบายนความร้อน พัลลวมจะทำงานด้วยการตัดเทคสัญญาณแคเรีย จากภาคส่งเข้าสู่ วงจรดีเทคสัญญาณแคเรีย เข้าสู่ วงจร รีเลย์สวิตช์ เพื่อเป็นตัวเปิดพัลลวมให้ทำงาน ทุกครั้งที่มิแคเรียส่งออกไป และจะหน่วงเวลาปิดพัลลวม หลังจากหมดแคเรียประมาณ 20 วินาทีเพื่อระบายความร้อน ระยะเวลาในการส่งของภาคส่ง จะสามารถส่งต่อเนื่องได้ประมาณ 2 นาที แล้วจะถูกควบคุมให้หยุดการส่งประมาณ 1 วินาที จากภาคควบคุมหลังจากเลิกใช้งานประมาณ 2 นาที ถ้าไม่มีการกดคีย์ใดๆ เข้ามาที่รีพีทเตอร์ เครื่องจะกลับไปอยู่ในสภาวะรอรับการงานใหม่ทั้งหมด ในส่วนของโทรศัพท์ เมื่อมีการเลือก 33# หลังจากการกดรหัสผ่าน เครื่องรีพีทเตอร์จะทำการยก Hookswitch และส่งสัญญาณ Dial tone ไปทางเครื่องส่ง VHF และเราสามารถกดโทรศัพท์เพื่อโทรออกได้ ในกรณีที่มิโทรศัพท์ส่งเข้ามา เครื่องส่งจะบังคับให้ภาคส่ง VHF ทำงานและโมดูลสัญญาณเข้าไปเพื่อให้ทราบว่ามิโทรศัพท์โทรเข้ามา เราสามารถกดรหัส B ที่เครื่องลูกข่ายเพื่อรับสายโทรศัพท์ที่เข้ามาในกรณีที่มีการใช้

งาน โหมดอื่นๆ อยู่ และถ้าไม่อยู่ระหว่างการใช้งาน ก็ต้องกดรหัสเปิดเครื่อง และรหัสโหมด 33# เพื่อรับสายโทรศัพท์เข้า และเมื่อเลิกการสนทนาทางโทรศัพท์ ต้องปิดรีพีทเตอร์ทุกครั้ง

### ปัญหาจากการทำโครงการ

จะเกิดการรวมวงจรในทุกๆ ส่วนเข้าด้วยกัน และการตีซายด์ การติดตั้งแผงวงจรในกล่องซึ่งมีขนาดเล็กลง วงจรที่ลงในกล่องมีอยู่หลายบอร์ดทำให้ต้องติดตั้งหลายๆ ชั้น และทำให้เป็นปัญหาในการปรับแต่งจุดต่างๆ ยากลำบาก และปัญหาในการรบกวนกันระหว่างเครื่องรับ กับเครื่องส่งซึ่งต้องตั้งให้มีระยะห่างระหว่างการรับและการส่งพอสมควรจึงจะทำให้การทำงานของเครื่องเป็นไปตามปกติ ส่วนภาคควบคุมปัญหาส่วนใหญ่อยู่ที่การเขียนโปรแกรม ซึ่งต้องสัมพันธ์กับฮาร์ดแวร์ส่วนอื่นๆ เช่น ภาคถอดรหัส DTMF ที่ต้องคำนึงถึงเวลาในการอ่านข้อมูล จาก MT8870 ปัญหาที่เกิดขึ้นในช่วงท้ายของการเขียนโปรแกรมก็คือ การเขียนโปรแกรมลง EPROM ซึ่งทางคณะผู้จัดทำ ไม่เคยมีประสบการณ์มาก่อน โชคดีที่มี EPROM อยู่สองตัว ตัวแรกใช้เป็นที่เรียนอย่างดีแก่ผู้จัดทำ ทำให้ประสบความสำเร็จในการเขียนโปรแกรม ลง EPROM ที่ตัวที่ 2 นี้เอง

## กิตติกรรมประกาศ

ปริญญาณิพนธ์ฉบับนี้สำเร็จลงได้ โดยได้รับคำปรึกษา ตลอดจนความช่วยเหลือ  
อำนวยความสะดวกในเรื่องอุปกรณ์, ห้องทดลอง และเครื่องมือต่างๆ ที่ใช้ในโครง  
งานนี้จาก อาจารย์กฤตดากร กลุ่มมการ ซึ่งเป็นอาจารย์ที่ปรึกษาโครงงานนี้ ทางคณะ  
ผู้จัดทำขอขอบพระคุณไว้ ณ ที่นี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หนังสืออ้างอิง

1. Jame E. Kearman, w1xz FM and Repeaters. the American Radio Relay league ARRL. Newington USA. 1982
2. ARRL. The ARRL 1989 Handbook. the American Radio relay league ARRL. Newington USA. 1982
3. MitsuBishi RF power semiconductors databook. Japan
4. Vadim Manassewitsch. Frequency Synthesizer Theory and Design. Newyork. 1975.
5. YAESU MUSEN CO., LTD. OPERATING MANUAL FT-411. Tokyo, Japan
6. ICOM incorporated. OPERATING AND SERVICE MANUAL IC-RP-1510. Japan
7. ICOM incorporated. 144 MHz FM transceiver IC-2N/AT/E - Maintenance Manual. Japan

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;
;       MONITER PROGRAM FOR REPEATER
;
;       MODEL RP HS-KMITL 35-M
;
;       BY
;
;       TEP_CHONG_CHEE_SIAM GROUP.
;*****

```

```

0000                                ORG 0000H
0000 AF          POWER:  XOR A
0001 3D          POWER1: DEC A
0002 00          NOP
0003 20 FC          JR NZ,POWER1
0005 21 00 40    RESET:  LD HL,4000H
0008 2B          RESETO: DEC HL
0009 7C          LD A,H
000A B5          OR L
000B 20 FB          JR NZ,RESETO
000D 31 FF 3F          LD SP,3FFFH
0010 ED 5E          IM2
0012 3E 98          LD A,98H          ;PORT A INPUT,PORT B
0014 D3 83          OUT (83H),A ;OUTPUT PORT C LOW OUT
                                ;PUT,C UPPER INPUT
0016 3E 00          LD A,0          ;OFFSET INTERRUPT LOW-
0018 D3 81          OUT (81H),A ;BYTE
001A 3E 20          LD A,20H
001C ED 47          LD I,A
001E 21 30 00          LD HL,0030H ;INTERRUPT SERVICE-
0021 22 00 20          LD (2000H),HL ;ROUTINE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 0021 22 00 20  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0024 DD 21 00 21 LD IX,2100H ;ADDRESS OF PASSWORD  
;FROM DTMF.

0028 06 05 LD B,5

002A FB WAIT: EI

002B C3 2A 00 JP WAIT

;=====

0030 ORG 0030H

0030 F3 DI

0031 CD 0F 04 CALL DELAY

0034 DB 80 IN A,(80H)

0036 DD 77 00 LD (IX+0),A

0039 FE 0B CP OBH

003B CA 05 00 JP Z,RESET

003E 05 DEC B

003F C2 6D 00 JP NZ,BACK

0042 3A 00 21 LD A,(2100H)

0045 FE 02 CP 2

0047 C2 6D 00 JP NZ,BACK

004A 3A 01 21 LD A,(2101H)

004D FE 05 CP 5

004F C2 6D 00 JP NZ,BACK

0052 3A 02 21 LD A,(2102H)

0055 FE 03 CP 3

0057 C2 6D 00 JP NZ,BACK

005A 3A 03 21 LD A,(2103H)

005D FE 07 CP 7

005F C2 6D 00 JP NZ,BACK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0062 3A 04 21          LD A,(2104H)
0065 FE 0C            CP 0CH
0067 C2 05 00        JP NZ,RESET
006A C3 72 00        JP CHK_MODE
;
006D DD 23          BACK:  INC IX
006F FB              EI
0070 ED 4D          RETI
;*****
;          ROUTINE FOR CHECK OPERATE MODE
;*****
0072 31 FF 3F        CHK_MODE:LD SP,3FFFH
0075 ED 5E              IM2
0077 3E 00        OFF_MODE:LD A,0
0079 D3 82              OUT (82H),A
007B 3E 02          LD A,2          ;OFFSET INTERRUPT LOW
007D D3 81          OUT (81H),A      ;BYTE
007F 3E 20          LD A,20H
0081 ED 47          LD I,A
0083 21 80 01        LD HL,0180H      ;INTERRUPT SERVICE
0086 22 02 20        LD (2002H),HL  ;ROUTINE
0089 DD 21 00 21        LD IX,2100H
008D 06 03          LD B,3
008F FB              WAIT2:  EI
0090 C3 8F 00        JP WAIT2
;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0180                                ORG 0180H
0180 F3                                DI
0181 CD 0F 04                        CALL DELAY
0184 DB 80                            IN A, (80H)
0186 DD 77 00                        LD (IX+0),A
0189 FE 0B                            CP 0BH
018B CA 72 00                        JP Z,CHK_MODE
018E 05                                DEC B
018F C2 EA 02                        JP NZ,BACK2
;*****
;                                     OPERATE MODE
;*****
0192 31 FF 3F OP_MODE: LD SP,3FFFH
0195 3E 04                                LD A,4 ;OFFSET INTERRUPT LOW
0197 D3 81                                OUT (81H),A ;BYTE
0199 3E 20                                LD A,20H
019B ED 47                                LD I,A
019D 21 00 04                            LD HL,0400H ;INTERRUPT SERVICE
01A0 22 04 20                            LD (2004H),HL ;ROUTINE
01A3 3A 00 21                            LD A,(2100H)
01A6 FE 01                                CP 1
01A8 C2 BB 01                            JP NZ,MODE2
01AB 3A 01 21                            LD A,(2101H)
01AE FE 01                                CP 1
01B0 C2 BB 01                            JP NZ,MODE2
01B3 3A 02 21                            LD A,(2102H)
01B6 FE 0C                                CP 0CH

```

```

01B8 CA EE 01      JP Z,OPERATE1
01BB 3A 00 21      MODE2: LD A,(2100H)
01BE FE 02         CP 2
01C0 C2 D3 01      JP NZ,MODE3
01C3 3A 01 21      LD A,(2101H)
01C6 FE 02         CP 2
01C8 C2 D3 01      JP NZ,MODE3
01CB 3A 02 21      LD A,(2102H)
01CE FE 0C         CP 0CH
01D0 CA 42 02      JP Z,OPERATE2
01D3 3A 00 21      MODE3: LD A,(2100H)
01D6 FE 03         CP 3
01D8 C2 72 00      JP NZ,CHK_MODE
01DB 3A 01 21      LD A,(2101H)
01DE FE 03         CP 3
01E0 C2 72 00      JP NZ,CHK_MODE
01E3 3A 02 21      LD A,(2102H)
01E6 FE 0C         CP 0CH
01E8 CA 96 02      JP Z,OPERATE3
01EB C3 72 00      JP CHK_MODE

```

=====

```

01EE FB           OPERATE1:EI
01EF 3E 06       LD A,06H
01F1 D3 82       OUT (82H),A
01F3 CD 18 04    CALL DE_5SEC
01F6 CD 0F 04    CALL DELAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
**01F9 DB 82** IN A,(82H)  
 ไม่ว่าจะผิดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

01FB CB 67          BIT 4,A          ;JUMP TO OTHORO IF BIT
01FD 20 22          JR NZ,OTHORO ;OPERATION IS "HIGH"
01FF D9             EXX             ;SAVE REGISTER TO REUSE
0200 21 FF FF       LD HL,OFFFHH
0203 2B             DEL_0: DEC HL
0204 0E 60          LD C,60H
0206 06 03          DEL_INO: LD B,03H
0208 05             DEL_ADD1:DEC B
0209 20 FD          JR NZ,DEL_ADD1
020B 0D             DEC C
020C 20 F8          JR NZ,DEL_INO
020E F5             PUSH AF          ;SAVE REGISTER "AF"
020F DB 82          IN A,(82H)
0211 CB 67          BIT 4,A          ;JUMP IF BIT OPERA-
0213 20 08          JR NZ,BREAKO ;TION IS "HIGH"
0215 F1             POP AF
0216 7C             LD A,H
0217 B5             OR L
0218 20 E9          JR NZ,DEL_0
021A C3 05 00       JP RESET          ;IF NOT OPERATE WITH-
;IN 2 SEC.IS WILL RESET
021D D9             BREAKO: EXX
021E C3 EE 01       JP OPERATE1      ;CHECK BIT OPERATION
0221 D9             OTHORO: EXX          ;AGAIN
0222 21 FF FF       LD HL,OFFFHH
0225 2B             DEL_1: DEC HL
0226 0E FF          LD C,OFFH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 0226 0E FF LD C,OFFH  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0228 0D          DEL_IN1: DEC C
0229 20 FD          JR NZ,DEL_IN1
022B F5          PUSH AF
022C DB 82          IN A,(82H)
022E CB 67          BIT 4,A
0230 28 0D          JR Z,BREAK1
0232 F1          POP AF
0233 7C          LD A,H
0234 B5          OR L
0235 20 EE          JR NZ,DEL_1
0237 D9          EXX
0238 3E 00          LD A,0 ;OFF OPERATE 5 SEC. -
023A D3 82          OUT (82H),A ;DURING OPERATING.
023C CD 18 04        CALL DE_5SEC
023F C3 EE 01        BREAK1: JP OPERATE1
;-----
0242 FB          OPERATE2:EI
0243 3E 0E          LD A,0EH
0245 D3 82          OUT (82H),A
0247 CD 18 04        CALL DE_5SEC
024A CD 0F 04        CALL DELAY
024D DB 82          IN A,(82H)
024F CB 67          BIT 4,A ;JUMP TO OTHOR1 IF BIT
0251 20 22          JR NZ,OTHOR1 ;OPERATION IS "HIGH"
0253 D9          EXX ;SAVE REGISTER TO REUSE
0254 21 FF FF        LD HL,OFFFH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
**0257 2B DEL\_2: DEC HL**  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0258 0E 60          LD C,60H
025A 06 03          DEL_IN2: LD B,03H
025C 05             DEL_ADD2:DEC B
025D 20 FD          JR NZ,DEL_ADD2
025F 0D             DEC C
0260 20 F8          JR NZ,DEL_IN2
0262 F5             PUSH AF           ;SAVE REGISTER "AF"
0263 DB 82          IN A,(82H)
0265 CB 67          BIT 4,A           ;JUMP IF BIT OPERA-
0267 20 08          JR NZ,BREAK2      ;TION IS "HIGH"
0269 F1             POP AF
026A 7C             LD A,H
026B B5             OR L
026C 20 E9          JR NZ,DEL_2
026E C3 05 00       JP RESET          ;IF NOT OPERATE WITHIN-
                                ;2 SEC. IS WILL RESET.
0271 D9             BREAK2: EXX
0272 C3 42 02       JP OPERATE2      ;CHECK BIT OPERATION-
0275 D9             OTHOR1: EXX      ;AGAIN.
0276 21 FF FF       LD HL,OFFFH
0279 2B             DEL_3: DEC HL
027A 0E FF          LD C,OFFH
027C 0D             DEL_IN3: DEC C
027D 20 FD          JR NZ,DEL_IN3
027F F5             PUSH AF
0280 DB 82          IN A,(82H)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
**0282 CB 67**  
 BIT 4,A  
 ไม่ว่าจะผิดใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0284 28 0D          JR Z,BREAK3
0286 F1            POP AF
0287 7C            LD A,H
0288 B5            OR L
0289 20 EE          JR NZ,DEL_3
028B D9            EXX
028C 3E 00          LD A,0           ;OFF OPERATE 5 SEC. -
028E D3 82          OUT (82H),A     ;DURING OPERATING.
0290 CD 18 04        CALL DE_5SEC
0293 C3 42 02        BREAK3: JP OPERATE2
;-----
0296 FB            OPERATE3:EI
0297 3E 07          LD A,07H
0299 D3 82          OUT (82H),A
029B CD 18 04        CALL DE_5SEC
029E CD 0F 04        CALL DELAY
02A1 DB 82          IN A,(82H)
02A3 CB 67          BIT 4,A         ;JUMP TO OTHOR2 IF BIT
02A5 20 22          JR NZ,OTHOR2    ;OPERATION IS "HIGH"
02A7 D9            EXX           ;SAVE REGISTER TO REUSE
02A8 21 FF FF        LD HL,OFFFH
02AB 2B            DEL_4: DEC HL
02AC 0E 60          LD C,60H
02AE 06 03          DEL_IN4: LD B,03H
02B0 05            DEL_ADD3:DEC B
02B1 20 FD          JR NZ,DEL_ADD3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

02B3 0D

DEC C

02B4 20 F8	JR NZ,DEL_IN4
02B6 F5	PUSH AF ;SAVE REGISTER "AF"
02B7 DB 82	IN A,(82H)
02B9 CB 67	BIT 4,A ;JUMP IF BIT OPERA-
02BB 20 08	JR NZ,BREAK4 ;TION IS "HIGH"
02BD F1	POP AF
02BE 7C	LD A,H
02BF B5	OR L
02C0 20 E9	JR NZ,DEL_4
02C2 C3 05 00	JP RESET ;IF NOT OPERATE WITHIN ;2 SEC. IS WILL RESET.
02C5 D9	BREAK4: EXX
02C6 C3 96 02	JP OPERATE3 ;CHECK BIT OPERATION -
02C9 D9	OTHOR2: EXX ;AGAIN
02CA 21 FF FF	LD HL,OFFFH
02CD 2B	DEL_5: DEC HL
02CE 0E FF	LD C,OFFH
02D0 0D	DEL_IN5: DEC C
02D1 20 FD	JR NZ,DEL_IN5
02D3 F5	PUSH AF
02D4 DB 82	IN A,(82H)
02D6 CB 67	BIT 4,A
02D8 28 0D	JR Z,BREAK5
02DA F1	POP AF
02DB 7C	LD A,H
02DC B5	OR L
02DD 20 EE	JR NZ,DEL_5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 02DD 20 EE JR NZ,DEL\_5  
 ไม่ว่าจะผิดใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

02DF D9                EXX
02E0 3E 05            LD A,05H          ;OFF OPERATE 5 SEC.-
02E2 D3 82            OUT (82H),A      ;DURING OPERATING.
02E4 CD 18 04          CALL DE_5SEC
02E7 C3 96 02        BREAK5: JP OPERATE3

```

-----

```

02EA DD 23            BACK2: INC IX
02EC FB                EI
02ED ED 4D            RETI
;*****
0400                ORG 0400H
0400 F3                DI
0401 CD 12 04          CALL DELAY
0404 DB 80            IN A,(80H)
0406 FE 0E            CP 0EH          ;PRESS KEY"B"(DTMF)TO-
0408 CA 96 02          JP Z,OPERATE3 ;HOLD HOOK SWITCH.
040B FE 0B            CP 0BH          ;KEY "*" TO RESET MODE
040D CA 05 00          JP Z,RESET
0410 FB                EI
0411 ED 4D            RETI

```

#####

```

0413 21 FF 5F        DELAY: LD HL,05FFFH
0416 2B                DELAY1: DEC HL
0417 7C                LD A,H
0418 B5                OR L
0419 20 FB            JR NZ,DELAY1

```

```
041B C9                RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

\*\*\*\*\*

041C D9 DE\_5SEC: EXX  
041D 21 00 20 LD HL,0200H  
0420 2B DELAYO: DEC HL  
0421 0E 05 LD C,05  
0423 0D AGG: DEC C  
0424 20 FD JR NZ,AGG  
0426 7C LD A,H  
0427 B5 OR L  
0428 20 F6 JR NZ,DELAYO  
042A D9 EXX  
042B C9 RET  
042C END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1 Integrated DTMF Receiver

## Features

- Complete DTMF Receiver
- Low Power Consumption
- Internal Gain Setting Amplifier
- Adjustable Guard Time
- Central Office Quality
- Power-down Mode
- Inhibit Mode

## Applications

- Receiver System for British Telecom (BT) or CEPT Spec (MT8870C-1)
- Paging Systems
- Repeater Systems/Mobile Radio
- Credit Card Systems
- Remote Control
- Personal Computers
- Telephone Answering Machine

## Description

The MT8870C/MT8870C-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions, fabricated in Mitel's double poly ISO<sup>2</sup>-CMOS technology. The filter section uses switched capacitor techniques for

914 B / 094 MA

ISSUE 1

November 1987

## Pin Connections

IN +	1	18	VDD
IN -	2	17	St/GT
GS	3	16	Est
VDD1	4	15	SID
PWDN	5	14	Q4
PWZIN	6	13	Q3
OSC1	7	12	Q2
OSC2	8	11	Q1
VSS	9	10	TOE

## Ordering Information

- MT8870CE/MT8870CE-1 Plastic DIP
- MT8870CC/MT8870CC-1 Cerdip
- MT8870CS/MT8870CS-1 SOIC
- 40 °C to +85 °C

high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone pairs into a 4 bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

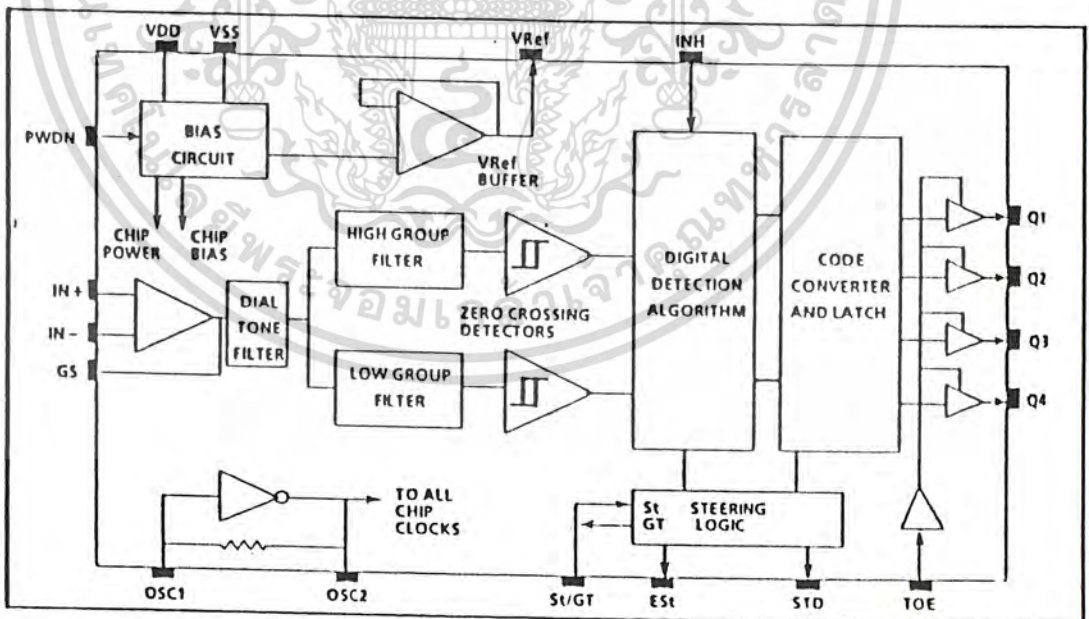


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

## Absolute Maximum Ratings<sup>1</sup>

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V <sub>DD</sub>		6	V
2	Voltage on any pin	V <sub>I</sub>	V <sub>SS</sub> - 0.3	V <sub>DD</sub> + 0.3	V
3	Current at any pin (other than supply)	I <sub>I</sub>		10	mA
4	Storage temperature	T <sub>STG</sub>	-65	+150	°C
5	Package power dissipation	P <sub>D</sub>		1000	mW

<sup>1</sup> Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75°C at 10 mW/°C. All leads soldered to board.

## Recommended Operating Conditions - Voltages are with respect to ground (V<sub>SS</sub>) unless otherwise stated

	Parameter	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions
1	DC Power Supply Voltage	V <sub>DD</sub>	4.75	5.0	5.25	V	
2	Operating Temperature	T <sub>O</sub>	-40		+85	°C	
3	Crystal/Clock Frequency	f <sub>c</sub>		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf <sub>c</sub>		±0.1		%	

<sup>1</sup> Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

## DC Electrical Characteristics - V<sub>DD</sub> = 5.0V ± 5%, V<sub>SS</sub> = 0V, -40°C ≤ T<sub>O</sub> ≤ +85°C, unless otherwise stated

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions	
1	S U P P L Y	Standby supply current	I <sub>DDQ</sub>		100	μA	PWDN = V <sub>DD</sub>	
2		Operating supply current	I <sub>DD</sub>	3.0	9.0	mA		
3		Power consumption	P <sub>O</sub>		15	50	mW	f <sub>c</sub> = 3.579545 MHz
4	I N P U T S	High level input	V <sub>IH</sub>	3.5		V	V <sub>DD</sub> = 5.0V	
5		Low level input voltage	V <sub>IL</sub>			1.5	V	V <sub>DD</sub> = 5.0V
6		Input leakage current	I <sub>IH</sub> /I <sub>IL</sub>		0.1		μA	V <sub>IN</sub> = V <sub>SS</sub> or V <sub>DD</sub>
7		Pull up (source) current	I <sub>SO</sub>		7.5	20	μA	TOE (pin 10) = 0, V <sub>DD</sub> = 5.0V
8		Pull down (sink) current	I <sub>SI</sub>		15	45	μA	INH = 5.0V, PWDN = 5.0V, V <sub>DD</sub> = 5.0V
9		Input impedance (IN +, IN -)	R <sub>IN</sub>		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V <sub>TST</sub>	2.2		2.5	V	V <sub>DD</sub> = 5.0V
11	O U T P U T S	Low level output voltage	V <sub>OL</sub>		V <sub>SS</sub> + 0.03	V	No load	
12		High level output voltage	V <sub>OH</sub>	V <sub>DD</sub> - 0.03			V	No load
13		Output low (sink) current	I <sub>OL</sub>	1.0	2.5		mA	V <sub>OUT</sub> = 0.4 V
14		Output high (source) current	I <sub>OH</sub>	0.4	0.8		mA	V <sub>OUT</sub> = 4.6 V
15		V <sub>Ref</sub> output voltage	V <sub>Ref</sub>	2.4		2.7	V	No load, V <sub>DD</sub> = 5.0V
16		V <sub>Ref</sub> output resistance	R <sub>OR</sub>		10		kΩ	

<sup>1</sup> Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

**Operating Characteristics** -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , unless otherwise stated  
**Gain Setting Amplifier**

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Test Conditions
1	Input leakage current	$I_{IN}$			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	$R_{IN}$	10			M $\Omega$	
3	Input offset voltage	$V_{OS}$			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$-3.0V \leq V_{IN} \leq 3.0V$
6	DC open loop voltage gain	$A_{VOL}$	32			dB	
7	Unity gain bandwidth	$f_C$	0.30			MHz	
8	Output voltage swing	$V_O$	4.0			$V_{pp}$	Load $\geq 100$ k $\Omega$ to $V_{SS}$
9	Maximum capacitive load (GS)	$C_L$			100	pF	
10	Maximum resistive load (GS)	$R_L$			50	k $\Omega$	
11	Common mode range	$V_{CM}$	2.5			$V_{pp}$	No Load

**MT8870C AC Electrical Characteristics** -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ <sup>1</sup>	Max	Units	Notes <sup>*</sup>
1	Valid input signal levels (each tone of composite signal)				-29	dBm	1,2,3,5,6,9
					-27.5	mV <sub>RMS</sub>	1,2,3,5,6,9
					+1	dBm	1,2,3,5,6,9
					869	mV <sub>RMS</sub>	1,2,3,5,6,9
2	Negative twist accept				6	dB	2,3,6,9
3	Positive twist accept				6	dB	2,3,6,9
4	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

<sup>1</sup>Typical figures are at 25 °C and are for design aid only; not guaranteed and not subject to production testing.

**\* NOTES**

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load
2. Digit sequence consists of all DTMF tones
3. Tone duration = 40 ms, tone pause = 40 ms
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. For guard time calculation purposes.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

**MT8870C-1 AC Electrical Characteristics** -  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^\circ C \leq T_O \leq +85^\circ C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ'	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	$V_{DD} = 5.0V$ 1,2,3,5,6,9
			21.8		869	mV <sub>RMS</sub>	
2	Input Signal Level Reject		-37			dBm	$V_{DD} = 5.0V$ 1,2,3,5,6,9
			10.9			mV <sub>RMS</sub>	
3	Negative twist accept				6	dB	7, 3, 6, 9
4	Positive twist accept				6	dB	7, 3, 6, 9
5	Frequency deviation accept		$\pm 1.5\% \pm 2 \text{ Hz}$				2, 3, 5, 9
6	Frequency deviation reject		$\pm 3.5\%$				2, 3, 5, 9
7	Third tone tolerance		-18.5			dB	2, 3, 4, 5, 9, 13
8	Noise tolerance			-12		dB	2, 3, 4, 5, 7, 9, 10
9	Dial tone tolerance			+22		dB	2, 3, 4, 5, 8, 9, 11

\*Typical figures are at 25°C and are for design aid only - not guaranteed and not subject to production testing.

**\* NOTES**

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2 \text{ Hz}$ .
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. For guard time calculation purposes.
13. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at G5 Pin) interference frequency range between 480-3400Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

AC Electrical Characteristics ·  $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $-40^\circ C \leq T_o \leq +85^\circ C$ , using Test Circuit shown in Figure 2.

	Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Conditions
T I M I N G	1 Tone present detect time	$t_{DP}$	5	11	14	ms	Note 12
	2 Tone absent detect time	$t_{DA}$	0.5	4	8.5	ms	Note 12
	3 Tone duration accept	$t_{REC}$			40	ms	User adjustable
	4 Tone duration reject	$t_{REJ}$	20			ms	User adjustable
	5 Interdigit pause accept	$t_{ID}$			40	ms	User adjustable
	6 Interdigit pause reject	$t_{DO}$	20			ms	User adjustable
O U T P U T S	7 Propagation delay (St to Q)	$t_{PQ}$		8	11	$\mu s$	TOE = $V_{DD}$
	8 Propagation delay (St to StD)	$t_{PStD}$		12	16	$\mu s$	TOE = $V_{DD}$
	9 Output data set up (Q to StD)	$t_{QStD}$		3.4		$\mu s$	TOE = $V_{DD}$
	10 Propagation delay (TOE to Q ENABLE)	$t_{PTE}$		50		ns	load of 10 k $\Omega$ , 50 pF
	11 Propagation Delay (TOE to Q DISABLE)	$t_{PTD}$		300		ns	load of 10 k $\Omega$ , 50 pF
C L O C K	12 Crystal/clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
	13 Clock input rise time	$t_{rHLCL}$			110	ns	Ext. clock
	14 Clock input fall time	$t_{fHLCL}$			110	ns	Ext. clock
	15 Clock input duty cycle	DC <sub>CL</sub>	40	50	60	%	Ext. clock
	16 Capacitive load (OSC2)	$C_{LO}$				30	pF

<sup>†</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

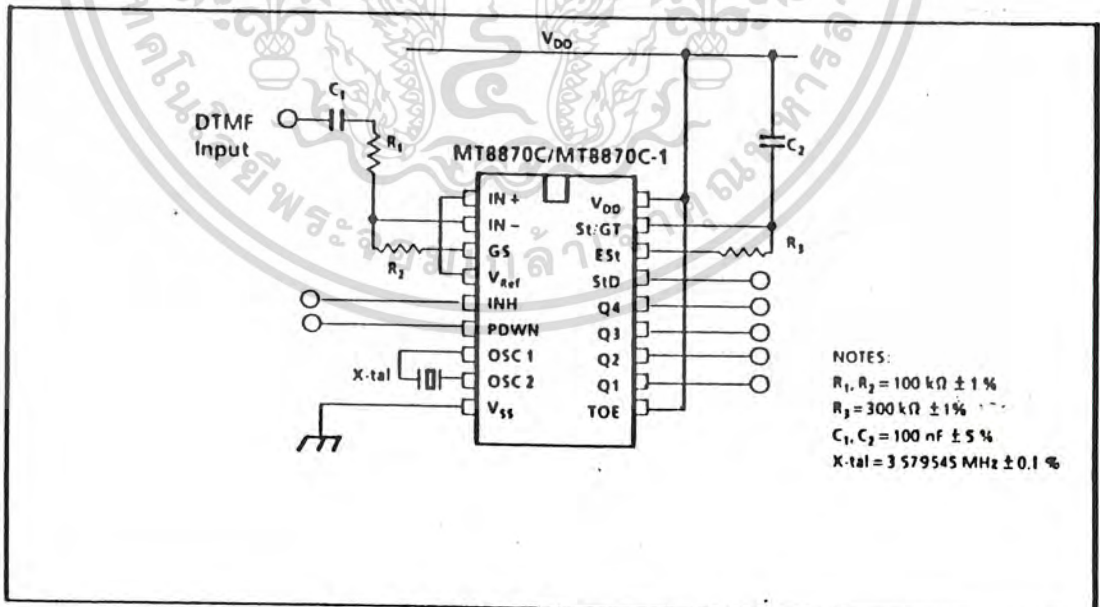


Figure 2 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

### Pin Description

Pin #	Name	Description
1	IN+	Non-Inverting Op-Amp (Input).
2	IN-	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V <sub>Ref</sub>	Reference Voltage (Output), Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig.2).
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	OSC1	Clock (Input).
8	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	V <sub>SS</sub>	Negative Power Supply (Input).
10	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TS1</sub> .
16	ES1	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ES1 to return to a logic low.
17	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V <sub>TS1</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TS1</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ES1 and the voltage on St.
18	V <sub>DD</sub>	Positive power supply (Input).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

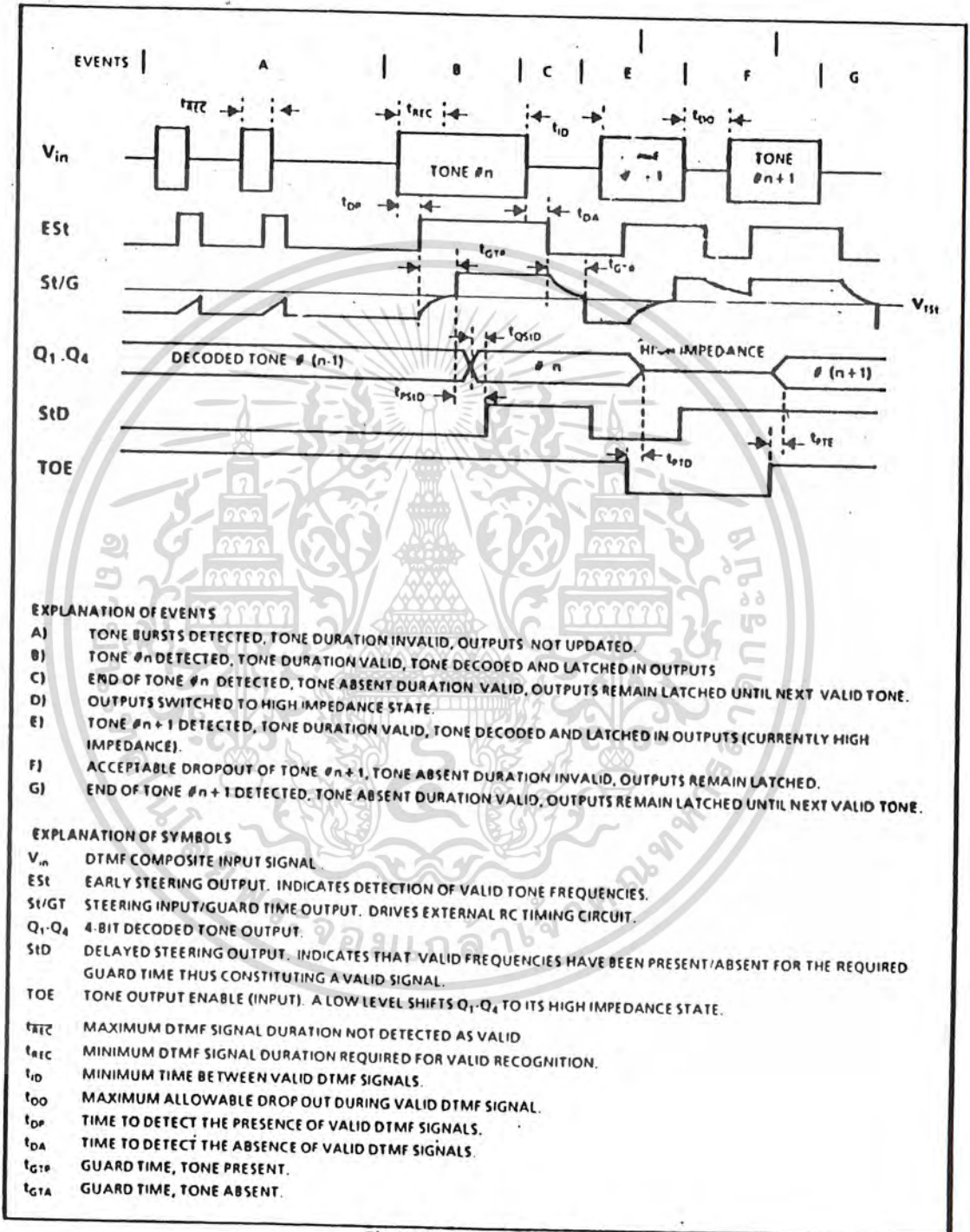


Figure 3- Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

## Functional Description

The MT8870C/MT8870C-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

### Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 4). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

### Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone

simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes  $v_c$  (see Figure 5) to rise as the capacitor discharges. Provided signal condition is maintained (EST remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{ST}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (SID) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate

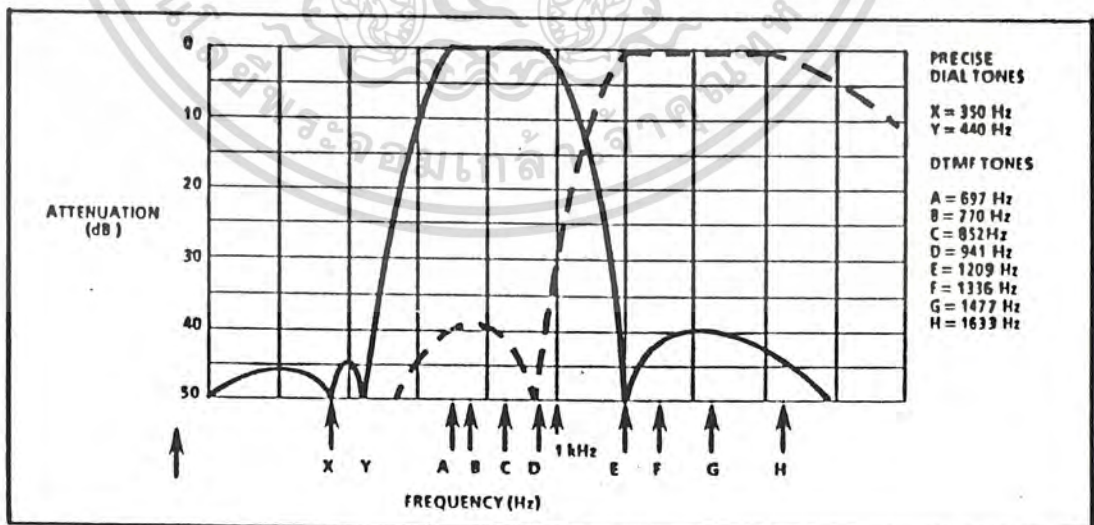


Figure 4. Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ISO<sup>2</sup>-CMOS MT8870C/MT8870C-1

Digit	TOE	INH	EST	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
ANY	L	X	-	Z	Z	Z	Z
1	H	L	H	0	0	0	1
2	H	L	H	0	0	1	0
3	H	L	H	0	0	1	1
4	H	L	H	0	1	0	0
5	H	L	H	0	1	0	1
6	H	L	H	0	1	1	0
7	H	L	H	0	1	1	1
8	H	L	H	1	0	0	0
9	H	L	H	1	0	0	1
0	H	L	H	1	0	1	0
*	H	L	H	1	0	1	1
#	H	L	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
1	H	H	H	0	0	0	1
2	H	H	H	0	0	1	0
3	H	H	H	0	0	1	1
4	H	H	H	0	1	0	0
5	H	H	H	0	1	0	1
6	H	H	H	0	1	1	0
7	H	H	H	0	1	1	1
8	H	H	H	1	0	0	0
9	H	H	H	1	0	0	1
0	H	H	H	1	0	1	0
*	H	H	H	1	0	1	1
#	H	H	H	1	1	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

L = LOGIC LOW, H = LOGIC HIGH, Z = HIGH IMPEDANCE  
Table 1 - Functional Decode Table

The interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

### Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering

circuit shown in Figure 5 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 3) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu$ F is recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DP}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 6.

### Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C and D. The output code will remain the same as the previous detected code (see Table 1).

### Differential Input Configuration

The input arrangement of the MT8870C/MT8870C-1 provides a differential-input operational amplifier as well as a bias source ( $V_{REF}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 2 with the op-amp connected for unity gain and  $V_{REF}$  biasing the input at  $\frac{1}{2}V_{DD}$ . Figure 7 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_S$ .

# MT8870C/MT8870C-1 ISO<sup>2</sup>-CMOS

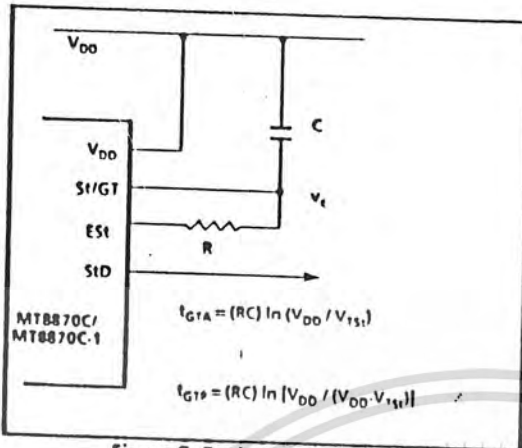


Figure 5- Basic Steering Circuit

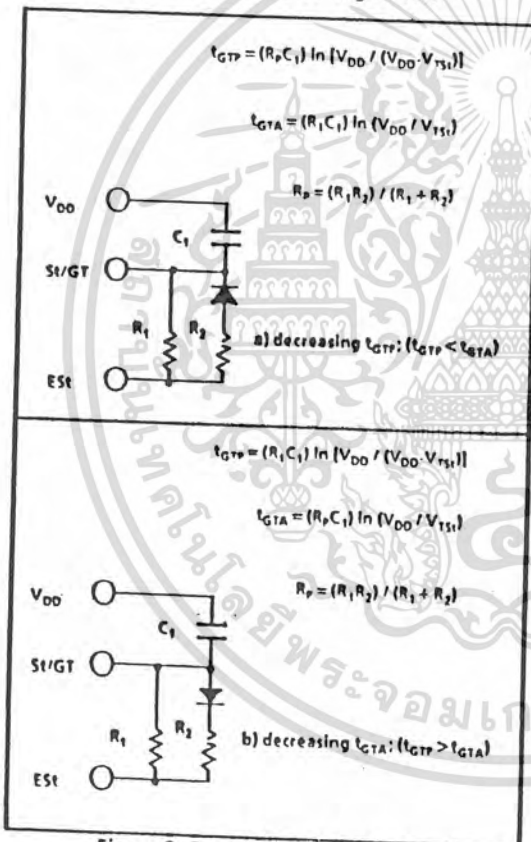


Figure 6- Guard Time Adjustment

## Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 2 (Single Ended Input Configuration). However, it is possible to configure several MT8870C/MT8870C-1 devices

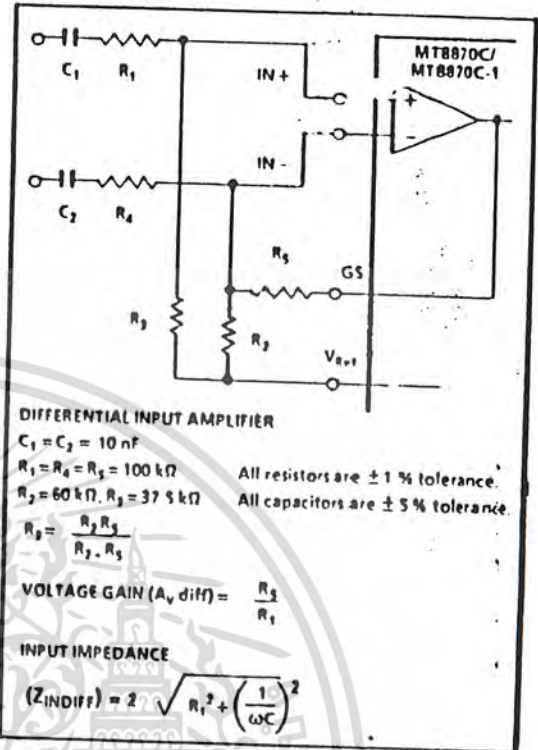


Figure 7- Differential Input Configuration

employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 8 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e; precision balancing capacitors are not required.

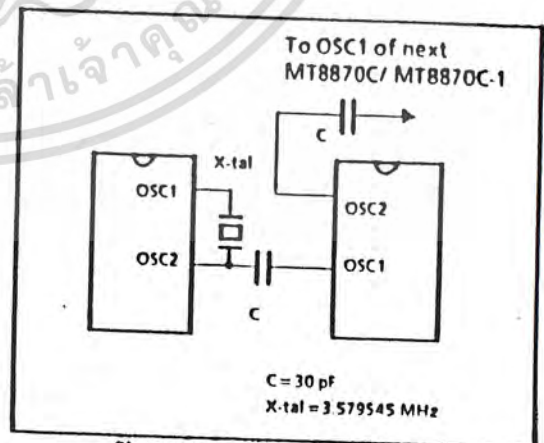


Figure 8- Oscillator Connection

APPLICATION

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 10 illustrates the use of MT8870C-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R<sub>1</sub> and R<sub>2</sub> to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870C-1. As shown in the diagram, the component values of R<sub>1</sub> and R<sub>2</sub> are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 9.

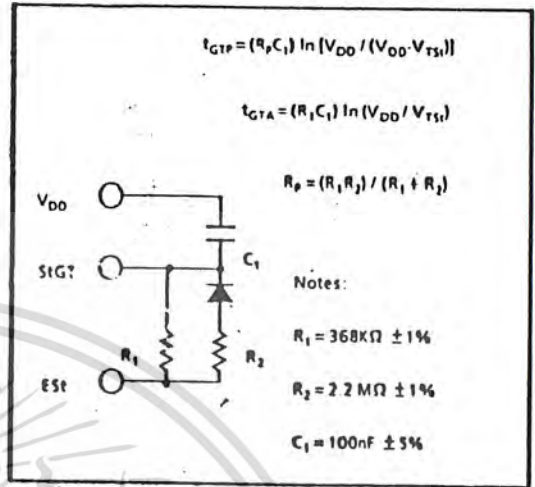


Figure 9 - Non-Symmetric Guard Time Circuit

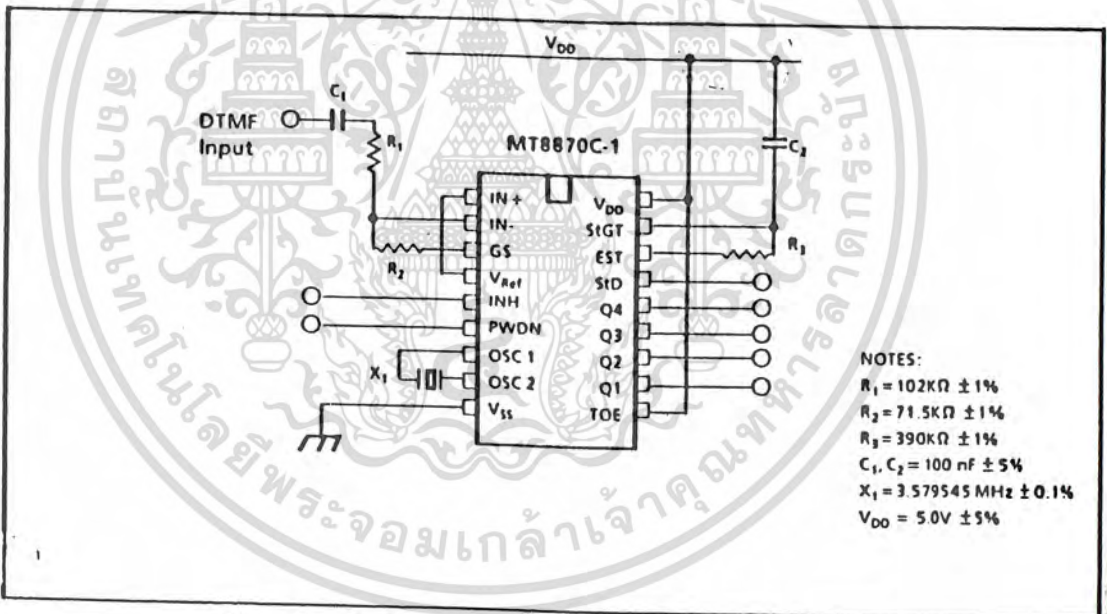


Figure 10 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4066B



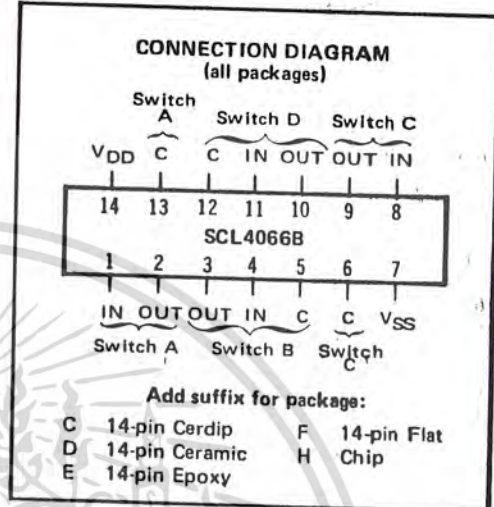
# CMOS QUAD ANALOG SWITCH

## FEATURES

- ◆ Transmission or Multiplexing of Analog or Digital Signals
- ◆  $80\Omega$  Typical ON-Resistance for 15-Volt operation
- ◆ Switch ON-Resistance Matched to within  $5\Omega$  over 15-Volt Signal-Input Range
- ◆ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ◆ High Degree of Linearity:  
 $\leq 0.5\%$  Distortion (typ) @  $f_{is} = 1\text{kHz}$ ,  
 $V_{is} = 5\text{V}_{p-p}$ ,  $V_{DD} - V_{SS} \geq 10\text{V}$ ,  $R_L = 10\text{k}\Omega$
- ◆ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:  
 $10\text{pA}$  (typ) @  $V_{DD} - V_{SS} = 10\text{V}$ ,  $T_A = 25^\circ\text{C}$
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):  
 $10^{12}\Omega$  (typ)
- ◆ Low Crosstalk between Switches:  
 $-50\text{dB}$  (typ) @  $f_{is} = 0.9\text{MHz}$ ,  $R_L = 1\text{k}\Omega$
- ◆ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ◆ Frequency Response, Switch ON =  $40\text{MHz}$  (typ)

## DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N-channel device on each switch is either tied to the input when the switch is ON or to  $V_{SS}$  when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold



## RECOMMENDED OPERATING CONDITIONS

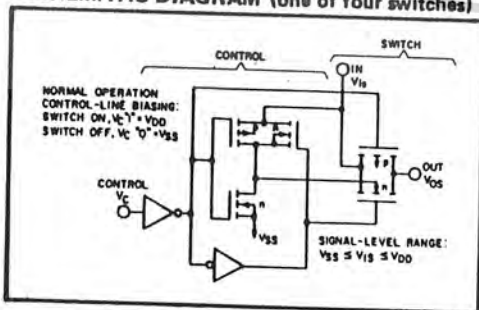
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 16 Vdc
Operating Temperature	$T_A$	-55 to +125 °C
C, D, F, H Device		-40 to +85 °C
E Device		

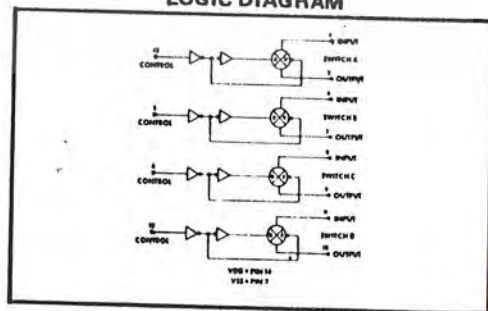
voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

## SCHEMATIC DIAGRAM (one of four switches)



## LOGIC DIAGRAM



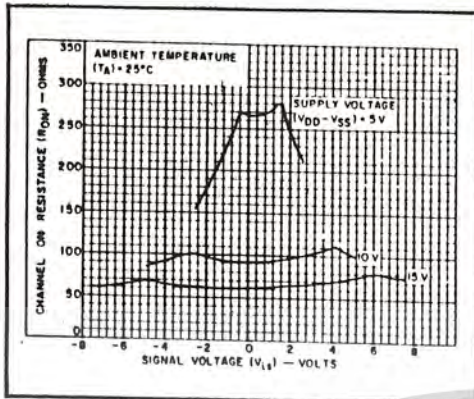
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ELECTRICAL CHARACTERISTICS (Continued)

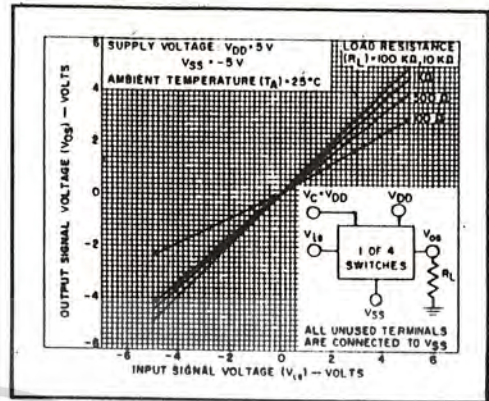
DYNAMIC CHARACTERISTICS ( $C_L = 50\text{pF}$ ,  $T_A = 25^\circ\text{C}$ )

PARAMETER		CONDITIONS	$V_{SS}$ (Vdc)	$V_{DD}$ (Vdc)	Min.	Typ.	Max.	Units	
<b>SIGNAL INPUTS (<math>V_{is}</math>) AND OUTPUTS (<math>V_{os}</math>)</b>									
PROPAGATION DELAY TIME Signal Input to Signal Output	$t_{PLH}$	$V_c = V_{DD}$ $V_{is} = \text{Square Wave}$ $R_L = 10\text{k}\Omega$	0	5	—	20	40	ns	
	$t_{PHL}$		0	10	—	10	20		
BANDWIDTH (-3dB) (Sine Wave)	BW	$V_c = V_{DD}$ $R_L$ $V_{is} = 5V_{p-p}$ centered @ 0.0Vdc	$1\text{k}\Omega$	-5	+5	—	54	—	MHz
			$10\text{k}\Omega$	—	—	—	40	—	
			$100\text{k}\Omega$	—	—	—	38	—	
			$1\text{M}\Omega$	—	—	—	37	—	
INSERTION LOSS $(= 20 \log_{10} \frac{V_{os}}{V_{is}})$		$V_c = V_{DD}$ $R_L$ $V_{is} = 5V_{p-p}$ centered @ 0.0Vdc	$1\text{k}\Omega$	-5	+5	—	2.3	—	dB
			$10\text{k}\Omega$	—	—	—	0.2	—	
			$100\text{k}\Omega$	—	—	—	0.1	—	
			$1\text{M}\Omega$	—	—	—	0.05	—	
SIGNAL DISTORTION (Sine Wave)		$V_c = V_{DD}$ $V_{is} = 5V_{p-p}$ centered @ 0.0Vdc $f_{is} = 1.0\text{kHz}$ $R_L = 10\text{k}\Omega$	-5	+5	—	0.16	—	%	
FEEDTHROUGH (-50dB)		$V_c = V_{SS}$ $R_L$ $V_{is} = 5V_{p-p}$ centered @ 0.0Vdc	$1\text{k}\Omega$	-5	+5	—	1250	—	kHz
			$10\text{k}\Omega$	—	—	—	140	—	
			$100\text{k}\Omega$	—	—	—	18	—	
			$1\text{M}\Omega$	—	—	—	2	—	
CROSSTALK (-50dB) Between two switches		$V_c(A) = V_{DD}$ $V_c(B) = V_{SS}$ $V_{is}(A) = 5V_{p-p}$ centered @ 0.0Vdc $R_L = 10\text{k}\Omega$	-5	+5	—	0.9	—	MHz	
CAPACITANCE Input Output Feedthrough	$C_{is}$					8	—	pF	
	$C_{os}$	$V_c = V_{SS}$	-5	+5	—	8	—		
	$C_{ios}$					0.5	—		
<b>CONTROL INPUT (<math>V_c</math>)</b>									
PROPAGATION DELAY TIME Turn on	$t_{pc}$	$V_{SS} < V_{is} < V_{DD}$ $R_L = 10\text{k}\Omega$	0	5	—	50	100	ns	
			0	10	—	25	50		
			0	15	—	20	40		
MAXIMUM INPUT FREQUENCY	$f_c$	$V_{SS} < V_{is} < V_{DD}$ $R_L = 1.0\text{k}\Omega$	0	5	—	5	—	MHz	
			0	10	—	10	—		
			0	15	—	12	—		
CROSSTALK (To signal port)		$V_c = \text{Square Wave}$ $R_L = 10\text{k}\Omega$ $R_{in} = 1.0\text{k}\Omega$	0	5	—	30	—	mV	
			0	10	—	50	—		
			0	15	—	100	—		

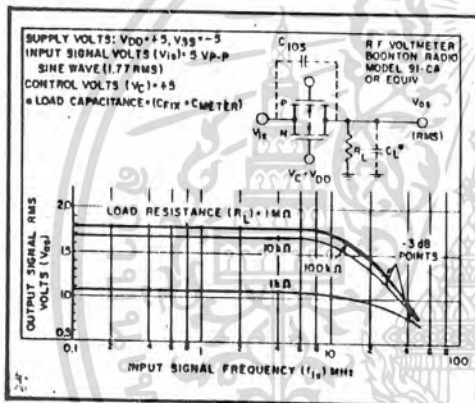
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



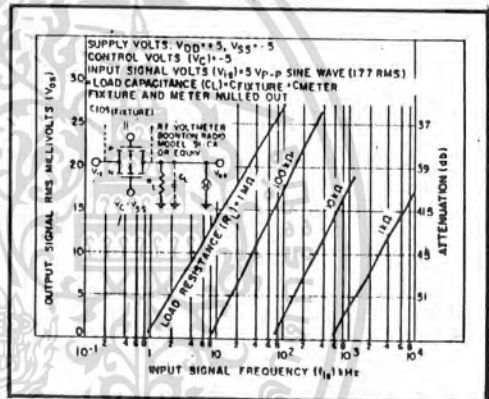
Typical channel ON resistance vs. signal voltage for three values of supply voltage ( $V_{DD}-V_{SS}$ )



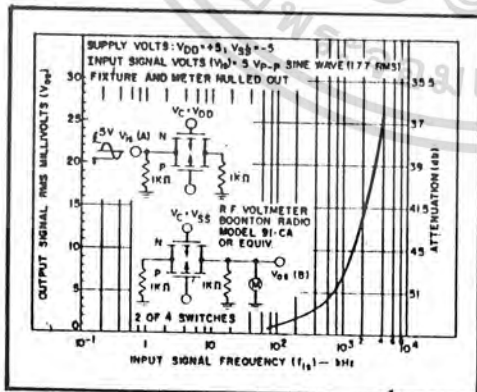
Typical ON characteristics for 1 of 4 channels.



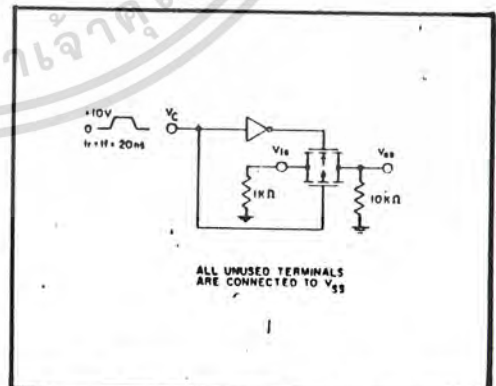
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. - switch "OFF"



Typ. crosstalk between switch circuits in the same



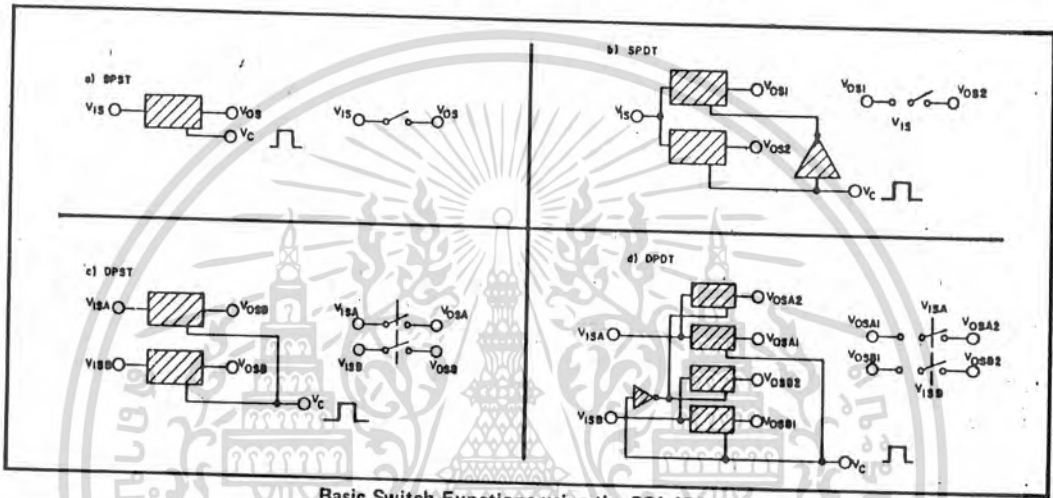
Test circuit, crosstalk-control input to signal output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

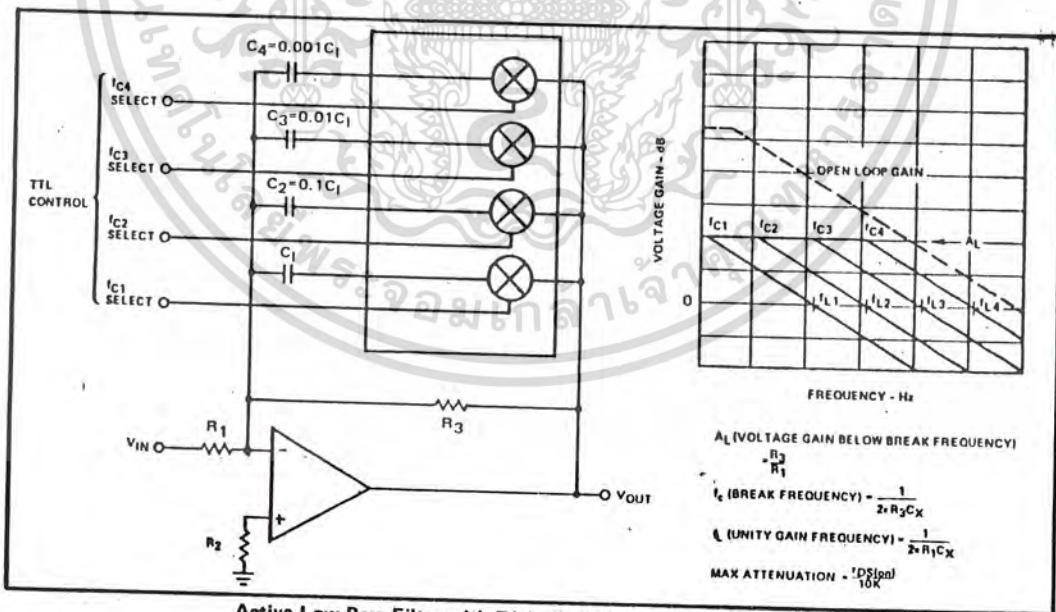
### SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power sources are used to drive  $V_{DD}$  and the signal inputs, the  $V_{DD}$  current capability should exceed  $V_{DD}/R_L$  ( $R_L$  = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the  $V_{DD}$  supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both  $V_{DD}$  and signal-line components. To avoid drawing  $V_{DD}$  current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from  $R_{ON}$  values shown). No  $V_{DD}$  current will flow through  $R_L$  if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

### APPLICATIONS INFORMATION



Basic Switch Functions using the SCL4066B



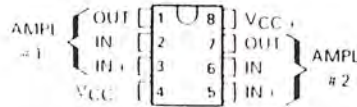
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# RM4558, RV4558, RC4558 DUAL HIGH-PERFORMANCE OPERATIONAL AMPLIFIERS

U2141, MARCH 1976 REVISED DECEMBER 1988

- Continuous Short-Circuit Protection
- Wide Common-Mode and Differential Voltage Ranges
- No Frequency Compensation Required
- Low Power Consumption
- No Latch-up
- Unity Gain Bandwidth 3 MHz Typical
- Gain and Phase Match Between Amplifiers
- Low Noise . . . 8 nV/√Hz Typ at 1 kHz
- Designed to be Interchangeable with Raytheon RM4558, RV4558, and RC4558

D, JG, OR P PACKAGE  
(TOP VIEW)



## description

The RM4558, RV4558, and RC4558 are dual general purpose operational amplifiers with each half electrically similar to uA741 except that offset null capability is not provided.

The high common-mode input voltage range and the absence of latch-up make these amplifiers ideal for voltage follower applications. The devices are short circuit protected and the internal frequency compensation ensures stability without external components.

The RM4558 is characterized for operation over the full military temperature range of -55°C to 125°C, the RV4558 is characterized for operation from -40°C to 85°C, and the RC4558 is characterized for operation from 0°C to 70°C.

## AVAILABLE OPTIONS

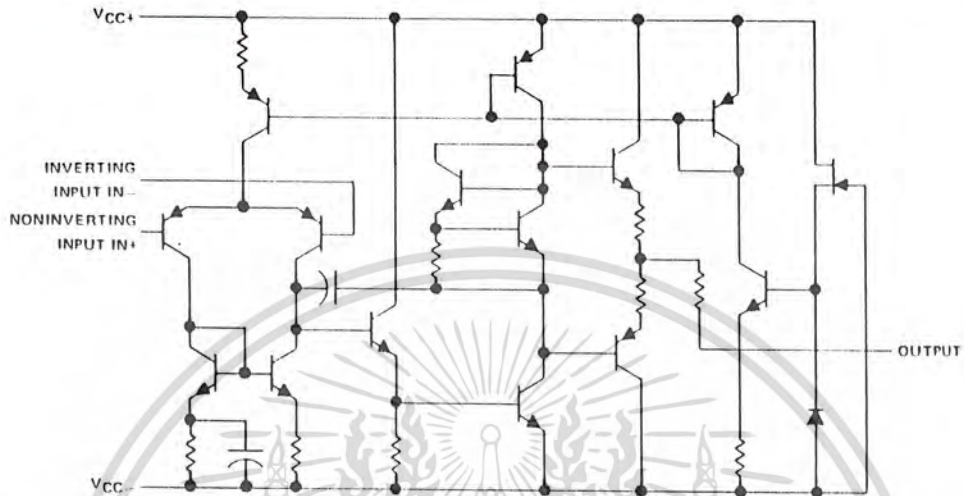
T <sub>A</sub>	V <sub>IO</sub> MAX at 25°C	PACKAGES		
		SMALL OUTLINE (D)	CERAMIC DIP (JG)	PLASTIC DIP (P)
0°C to 70°C	6 mV	RC4558D	RC4558JG	RC4558P
40°C to 85°C	6 mV	RV4558D	RV4558JG	RV4558P
55°C to 125°C	5 mV		RM4558JG	

The D packages are available taped and reeled. Add the suffix "R" to the device type (e.g., RC4558DR).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**RM4558, RV4558, RC4558**  
**DUAL HIGH-PERFORMANCE OPERATIONAL AMPLIFIERS**

schematic (each amplifier)



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

	RM4558	RV4558	RC4558	UNIT
Supply voltage $V_{CC+}$ (see Note 1)	22	18	18	V
Supply voltage $V_{CC-}$ (see Note 1)	22	18	18	V
Differential input voltage (see Note 2)	$\pm 30$	$\pm 30$	$\pm 30$	V
Input voltage (any input, see Notes 1 and 3)	$\pm 15$	$\pm 15$	$\pm 15$	V
Duration of output short circuit to ground, one amplifier at a time (see Note 4)	unlimited	unlimited	unlimited	
Continuous total dissipation	See Dissipation Rating Table			
Operating free-air temperature range	-55 to 125	-40 to 85	0 to 70	$^{\circ}\text{C}$
Storage temperature range	65 to 150	65 to 150	65 to 150	$^{\circ}\text{C}$
Lead temperature 1.6 mm (1/16 inch) from case for 60 seconds: JG package	300	300	300	$^{\circ}\text{C}$
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds: D or P package		260	260	$^{\circ}\text{C}$

- NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between  $V_{CC+}$  and  $V_{CC-}$ .  
 2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.  
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.  
 4. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^{\circ}\text{C}$	DERATING FACTOR ABOVE $T_A = 25^{\circ}\text{C}$	DERATE ABOVE $T_A$	$T_A = 70^{\circ}\text{C}$	$T_A = 85^{\circ}\text{C}$	$T_A = 85^{\circ}\text{C}$
	POWER RATING			POWER RATING	POWER RATING	POWER RATING
D	680 mW	5.8 mW/ $^{\circ}\text{C}$	33 $^{\circ}\text{C}$	464 mW	377 mW	N/A
JG (RM4558)	680 mW	8.4 mW/ $^{\circ}\text{C}$	69 $^{\circ}\text{C}$	672 mW	546 mW	210 mW
JG (RV4558)	680 mW	6.6 mW/ $^{\circ}\text{C}$	47 $^{\circ}\text{C}$	528 mW	429 mW	N/A
P	680 mW	8.0 mW/ $^{\circ}\text{C}$	65 $^{\circ}\text{C}$	640 mW	520 mW	N/A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## RM4558, RV4558, RC4558 DUAL HIGH-PERFORMANCE OPERATIONAL AMPLIFIERS

electrical characteristics at specified free-air temperature,  $V_{CC+} = 15\text{ V}$ ,  $V_{CC-} = -15\text{ V}$

PARAMETER	TEST CONDITIONS <sup>1</sup>		RM4558			RV4558			RC4558			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$V_{IO}$ Input offset voltage	$V_{IO} = 0$	25°C	0.5	5	0.5	6	0.5	6	0.5	6	mV	
		Full range		6		7.5		7.5		7.5		
$I_{IO}$ Input offset current	$V_{IO} = 0$	25°C	5	200	5	200	5	200	5	200	nA	
		Full range		500		500		500		300		
$I_B$ Input bias current	$V_{IO} = 0$	25°C	140	500	140	500	150	500	150	500	nA	
		Full range		1500		1500		800		800		
$V_{ICR}$ Common mode input voltage range		25°C	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	V	
$V_{OM}$ Maximum output voltage swing	$R_L = 10\text{ k}\Omega$	25°C	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	$\pm 12$	$\pm 14$	V	
	$R_L = 2\text{ k}\Omega$	25°C	$\pm 10$	$\pm 13$	$\pm 10$	$\pm 13$	$\pm 10$	$\pm 13$	$\pm 10$	$\pm 13$		
$A_{VD}$ Large signal differential voltage amplification	$R_L \geq 2\text{ k}\Omega$	25°C	50	350	20	300	20	300	20	300	V/mV	
	$V_{IO} = \pm 10\text{ V}$	Full range	25		15		15		15			
$f_T$ Unity gain bandwidth		25°C	2	3.5		3		3		3	MHz	
$r_i$ Input resistance		25°C	0.3	5	0.3	5	0.3	5	0.3	5	M $\Omega$	
CMRR Common mode rejection ratio		25°C	70	90	70	90	70	90	70	90	dB	
$\Delta V_{S/S}$ Supply voltage sensitivity ( $\Delta V_{IO}/\Delta V_{CC}$ )	$V_{CC} = \pm 15\text{ V}$ to $\pm 9\text{ V}$	25°C		30	150		30	150		30	150	$\mu\text{V/V}$
$V_n$ Equivalent input noise voltage (closed loop)	$A_{VD} = 100$	25°C		8		8		8		8	nV/ $\sqrt{\text{Hz}}$	
	$R_S = 100\text{ }\Omega$ $f = 1\text{ kHz}$ $\text{BW} = 1\text{ Hz}$											
$I_{CC}$ Supply current (Both amplifiers)	No load.	25°C	2.5	5.6	2.5	5.6	2.5	5.6	2.5	5.6	mA	
	$V_{IO} = 0$	MIN $T_A$	3	6.6	3	6.6	3	6.6	3	6.6		
		MAX $T_A$	2	5	2.3	5	2.3	5	2.3	5		
$P_D$ Total power dissipation (Both amplifiers)	No load.	25°C	75	170	75	170	75	170	75	170	mW	
	$V_{IO} = 0$	MIN $T_A$	90	200	90	200	90	200	90	200		
		MAX $T_A$	60	150	70	150	70	150	70	150		
$V_{O1}/V_{O2}$ Crosstalk attenuation	Open loop	$R_S = 1\text{ k}\Omega$	25°C	85	85	85	85	85	85	85	dB	
	$A_{VD} = 100$	$f = 10\text{ kHz}$	25°C	105	105	105	105	105	105			

<sup>1</sup>All characteristics are measured under open loop conditions with zero common mode input voltage unless otherwise specified. Full range is -55°C to 125°C for RM4558, -40°C to 85°C for RV4558, and 0°C to 70°C for RC4558.

operating characteristics,  $V_{CC+} = 15\text{ V}$ ,  $V_{CC-} = -15\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS		RM4558			RV4558			RC4558			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$t_r$ Rise time	$V_I = 20\text{ mV}$ , $R_L = 2\text{ k}\Omega$		0.13		0.13		0.13		0.13		ns	
Overshoot	$C_L = 100\text{ pF}$		5%		5%		5%		5%			
$S_R$ Slew rate at unity gain	$V_I = 10\text{ V}$ , $R_L = 2\text{ k}\Omega$		1.1	1.7	1.1	1.7	1.1	1.7	1.1	1.7	V/ $\mu\text{s}$	
	$C_L = 100\text{ pF}$											

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# MC3361

## Advance Information

### LOW POWER NARROWBAND FM IF

... includes Oscillator, Mixer, Limiting Amplifier, Quadrature Discriminator, Active Filter, Squelch, Scan Control, and Mute Switch. The MC3361 is designed for use in FM dual conversion communications equipment.

- Operates From 1.8 V to 7.0 V
- Low Drain Current 4.0 mA Typ @  $V_{CC} = 4.0$  Vdc
- Excellent Sensitivity: Input Limiting Voltage —  
-3.0 dB = 2.0  $\mu$ V Typ
- Low Number of External Parts Required

### LOW POWER FM IF

SILICON MONOLITHIC INTEGRATED CIRCUIT

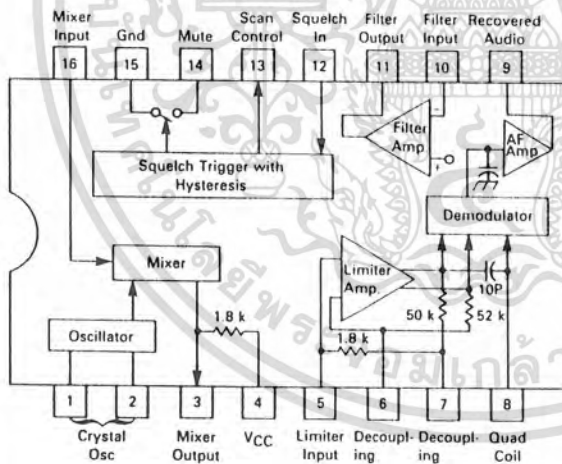


P SUFFIX  
PLASTIC PACKAGE  
CASE 648.06

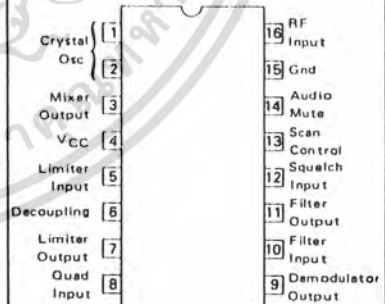


D SUFFIX  
PLASTIC PACKAGE  
CASE 751B-03  
SO-16

FIGURE 1 — FUNCTIONAL BLOCK DIAGRAM



### PIN CONNECTIONS



This document contains information on a new product. Specifications and information herein are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

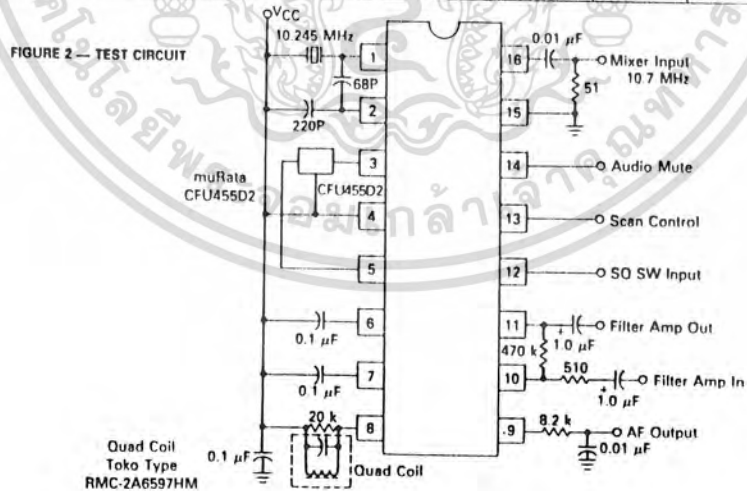
# MC3361

## MAXIMUM RATINGS (T<sub>A</sub> = 25°C, unless otherwise noted)

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4	V <sub>CC(max)</sub>	8.0	Vdc
Operating Supply Voltage Range	4	V <sub>CC</sub>	1.8 to 7.0	Vdc
Detector Input Voltage	8	—	1.0	V <sub>p-p</sub>
Input Voltage (V <sub>CC</sub> ≥ 4.0 Volts)	16	V <sub>16</sub>	1.0	V <sub>RMS</sub>
Mute Function	14	V <sub>14</sub>	-0.5 to 5.0	V <sub>pk</sub>
Junction Temperature	—	T <sub>J</sub>	150	°C
Operating Ambient Temperature Range	—	T <sub>A</sub>	-30 to +70	°C
Storage Temperature Range	—	T <sub>stg</sub>	-65 to +150	°C

## ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = 4.0 Vdc, f<sub>o</sub> = 10.7 MHz, Δf = ±3.0 kHz, f<sub>mod</sub> = 1.0 kHz, T<sub>A</sub> = 25°C, unless otherwise noted.)

Characteristic	Pin	Min	Typ	Max	Unit
Drain Current Squelch Off Squelch On	4	—	4.0 6.0	—	mA
Input Limiting Voltage (-3.0 dB Limiting)	16	—	2.0	—	μV
Detector Output Voltage	9	—	2.0	—	Vdc
Detector Output Impedance	—	—	400	—	Ω
Recovered Audio Output Voltage (V <sub>in</sub> = 10 mV)	9	100	150	—	mVrms
Filter Gain (10 kHz) (V <sub>in</sub> = 5.0 mV)	—	40	48	—	dB
Filter Output Voltage	11	—	1.5	—	Vdc
Trigger Hysteresis	—	—	50	—	mV
Mute Function Low	14	—	10	—	Ω
Mute Function High	14	—	10	—	MΩ
Scan Function Low (Mute Off) (V <sub>12</sub> = 2.0 Vdc)	13	—	—	0.5	Vdc
Scan Function High (Mute On) (V <sub>12</sub> = Gnd)	13	3.0	—	—	Vdc
Mixer Conversion Gain	3	—	24	—	dB
Mixer Input Resistance	16	—	3.3	—	kΩ
Mixer Input Capacitance	16	—	2.2	—	pF



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM386 Low Voltage Audio Power Amplifier

### General Description

The LM386 is a power amplifier designed for use in low voltage consumer applications. The gain is internally set to 20 to keep external part count low, but the addition of an external resistor and capacitor between pins 1 and 8 will increase the gain to any value up to 200.

The inputs are ground referenced while the output is automatically biased to one half the supply voltage. The quiescent power drain is only 24 milliwatts when operating from a 6 volt supply, making the LM386 ideal for battery operation.

### Features

- Battery operation
- Minimum external parts
- Wide supply voltage range
- Low quiescent current drain

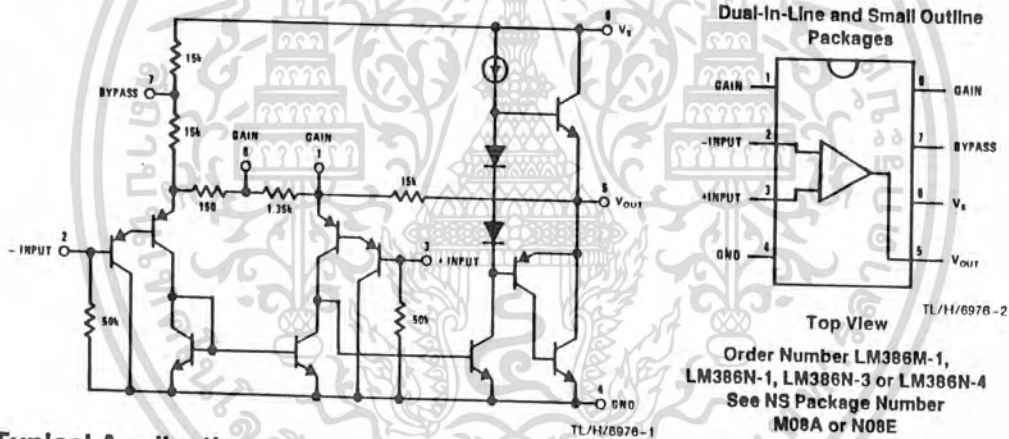
4V-12V or 5V-18V  
4 mA

- Voltage gains from 20 to 200
- Ground referenced input
- Self-centering output quiescent voltage
- Low distortion
- Eight pin dual-in-line package

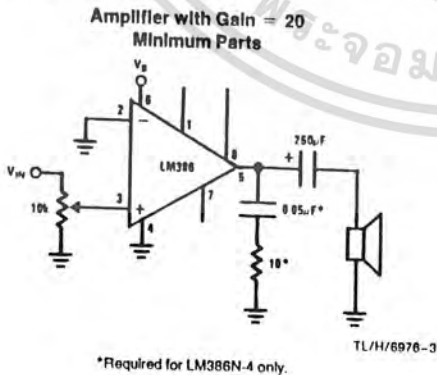
### Applications

- AM-FM radio amplifiers
- Portable tape player amplifiers
- Intercoms
- TV sound systems
- Line drivers
- Ultrasonic drivers
- Small servo drivers
- Power converters

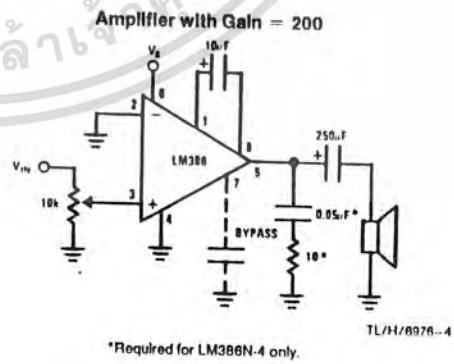
### Equivalent Schematic and Connection Diagrams



### Typical Applications



\*Required for LM386N-4 only.



\*Required for LM386N-4 only.

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (LM386N-1, -3, LM386M-1)	15V
Supply Voltage (LM386N-4)	22V
Package Dissipation (Note 1) (LM386N)	1.25W
(LM386M)	0.73W
Input Voltage	±0.4V
Storage Temperature	-65°C to +150°C
Operating Temperature	0°C to +70°C

Junction Temperature	+150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec)	+260°C
Small Outline Package	
Vapor Phase (60 sec)	+215°C
Infrared (15 sec)	+220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

## Electrical Characteristics $T_A = 25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Operating Supply Voltage ( $V_S$ ) LM386N-1, -3, LM386M-1 LM386N-4		4 5		12 18	V V
Quiescent Current ( $I_Q$ )	$V_S = 6V, V_{IN} = 0$		4	8	mA
Output Power ( $P_{OUT}$ ) LM386N-1, LM386M-1 LM386N-3 LM386N-4	$V_S = 6V, R_L = 8\Omega, THD = 10\%$ $V_S = 9V, R_L = 8\Omega, THD = 10\%$ $V_S = 16V, R_L = 32\Omega, THD = 10\%$	250 500 700	325 700 1000		mW mW mW
Voltage Gain ( $A_V$ )	$V_S = 6V, f = 1\text{ kHz}$ 10 $\mu\text{F}$ from Pin 1 to 8		26 46		dB dB
Bandwidth (BW)	$V_S = 6V$ , Pins 1 and 8 Open		300		kHz
Total Harmonic Distortion (THD)	$V_S = 6V, R_L = 8\Omega, P_{OUT} = 125\text{ mW}$ $f = 1\text{ kHz}$ , Pins 1 and 8 Open		0.2		%
Power Supply Rejection Ratio (PSRR)	$V_S = 6V, f = 1\text{ kHz}, C_{BYPASS} = 10\ \mu\text{F}$ Pins 1 and 8 Open, Referred to Output		50		dB
Input Resistance ( $R_{IN}$ )			50		k $\Omega$
Input Bias Current ( $I_{BIAS}$ )	$V_S = 6V$ , Pins 2 and 3 Open		250		nA

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and 1) a thermal resistance of 80°C/W junction to ambient for the dual-in-line package and 2) a thermal resistance of 170°C/W for the small outline package.

## Application Hints

### GAIN CONTROL

To make the LM386 a more versatile amplifier, two pins (1 and 8) are provided for gain control. With pins 1 and 8 open the 1.35 k $\Omega$  resistor sets the gain at 20 (26 dB). If a capacitor is put from pin 1 to 8, bypassing the 1.35 k $\Omega$  resistor, the gain will go up to 200 (46 dB). If a resistor is placed in series with the capacitor, the gain can be set to any value from 20 to 200. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 1 to ground.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example, we can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series RC from pin 1 to 5 (paralleling the internal 15 k $\Omega$  resistor). For 6 dB effective bass boost:  $R \approx 15\text{ k}\Omega$ , the lowest value for good stable operation is  $R = 10\text{ k}\Omega$  if pin 8 is open. If pins 1 and 8 are bypassed then R as low as 2 k $\Omega$  can be used. This restriction is because the amplifier is only compensated for closed-loop gains greater than 9.

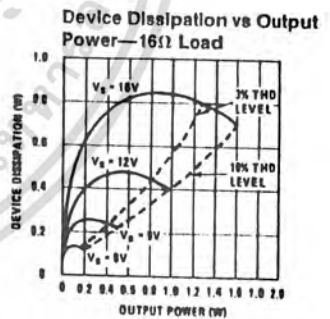
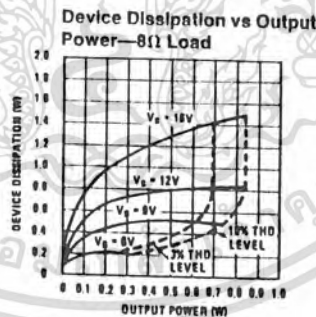
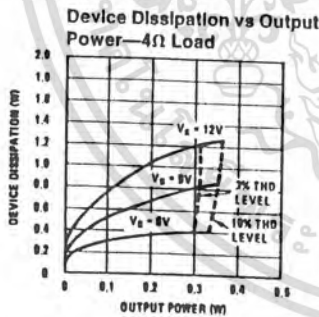
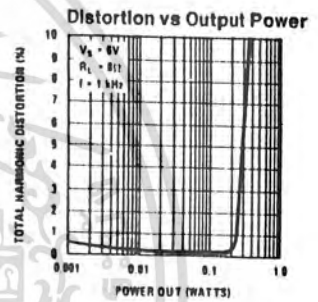
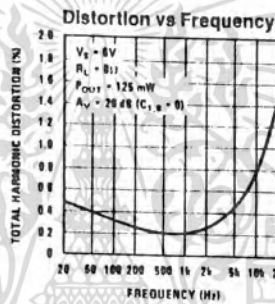
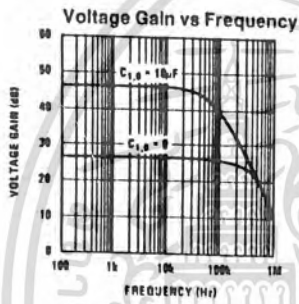
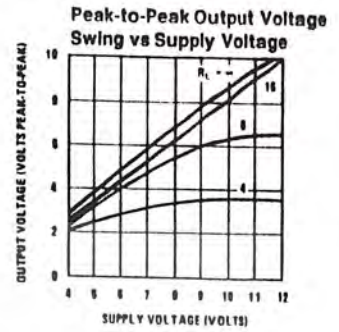
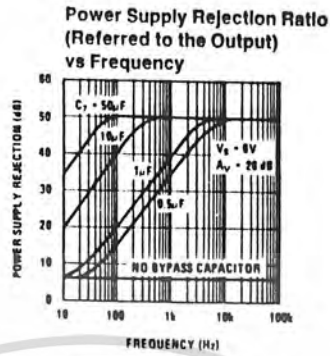
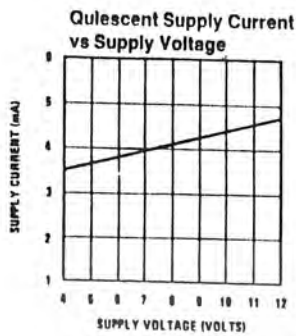
### INPUT BIASING

The schematic shows that both inputs are biased to ground with a 50 k $\Omega$  resistor. The base current of the input transistors is about 250 nA, so the inputs are at about 12.5 mV when left open. If the dc source resistance driving the LM386 is higher than 250 k $\Omega$  it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 k $\Omega$ , then shorting the unused input to ground will keep the offset low (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by putting a resistor from the unused input to ground, equal in value to the dc source resistance. Of course all offset problems are eliminated if the input is capacitively coupled.

When using the LM386 with higher gains (bypassing the 1.35 k $\Omega$  resistor between pins 1 and 8) it is necessary to bypass the unused input, preventing degradation of gain and possible instabilities. This is done with a 0.1  $\mu\text{F}$  capacitor or a short to ground depending on the dc source resistance on the driven input.

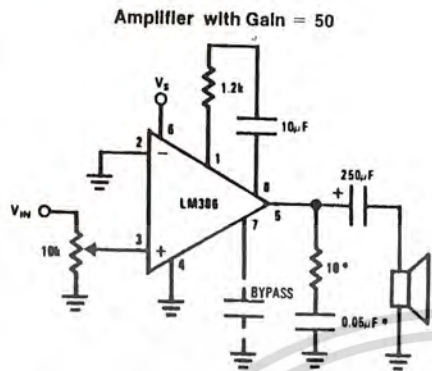
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Typical Performance Characteristics



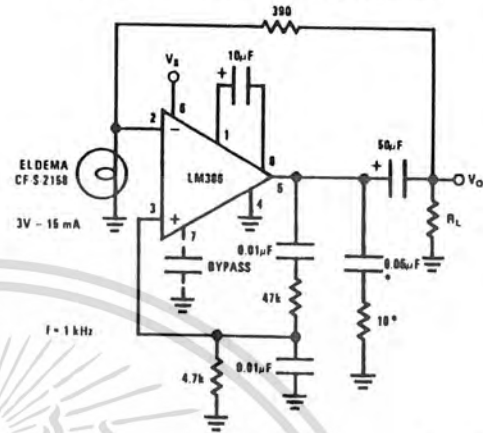
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

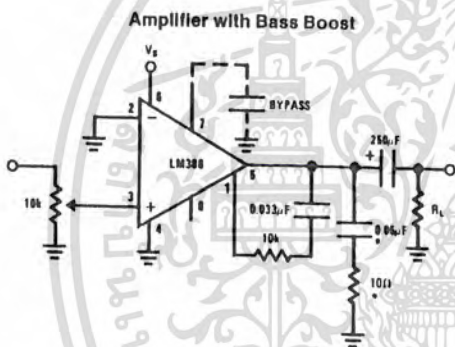


TL/H/6976-6

**Low Distortion Power Wienbridge Oscillator**

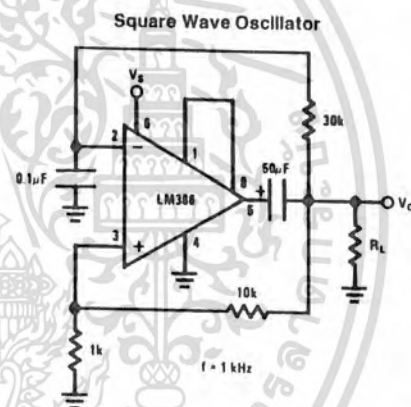


TL/H/6976-7

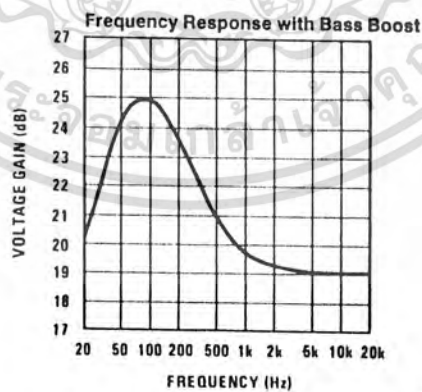


\*Required for LM386N-4 only.

TL/H/6976-8



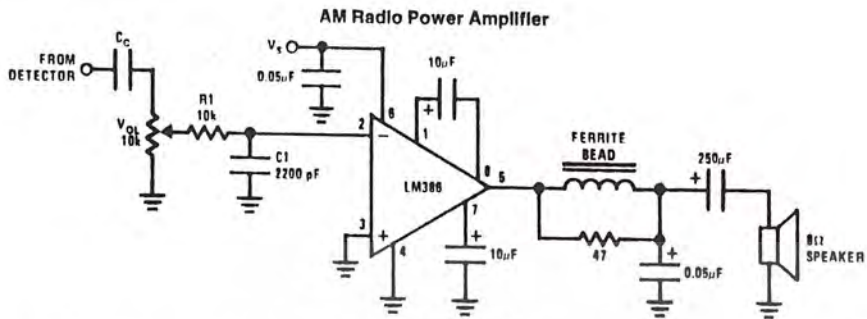
TL/H/6976-9



TL/H/6976-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)



Note 1: Twist supply lead and supply ground very tightly.

Note 2: Twist speaker lead and ground very tightly.

Note 3: Ferrite bead is Ferroxcube K5-001-001/3B with 3 turns of wire.

Note 4: R1C1 band limits input signals.

Note 5: All components must be spaced very close to IC.

TL/H/6976-11



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## LM78XX Series Voltage Regulators

### General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

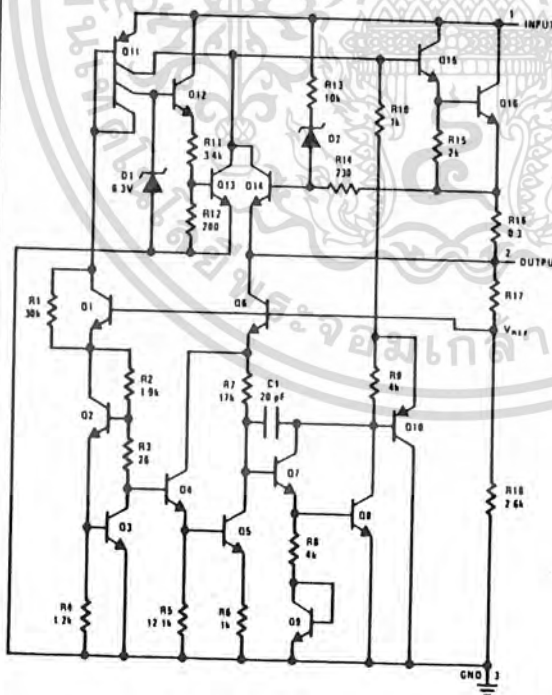
### Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

### Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

### Schematic and Connection Diagrams



Metal Can Package  
TO-3 (K)  
Aluminum

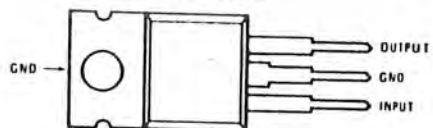


TL/H/7746-2

Bottom View

Order Number LM7805CK,  
LM7812CK or LM7815CK  
See NS Package Number KC02A

Plastic Package  
TO-220 (T)



TL/H/7746-3

Top View

Order Number LM7805CT,  
LM7812CT or LM7815CT  
See NS Package Number T03B

TL/H/7746-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage ( $V_O = 5V, 12V$  and  $15V$ ) 35V  
 Internal Power Dissipation (Note 1) Internally Limited  
 Operating Temperature Range ( $T_A$ )  $0^\circ\text{C}$  to  $+70^\circ\text{C}$

Maximum Junction Temperature  
 (K Package)  $150^\circ\text{C}$   
 (T Package)  $150^\circ\text{C}$   
 Storage Temperature Range  $-65^\circ\text{C}$  to  $+150^\circ\text{C}$   
 Lead Temperature (Soldering, 10 sec.)  
 TO-3 Package K  $300^\circ\text{C}$   
 TO-220 Package T  $230^\circ\text{C}$

## Electrical Characteristics LM78XXC (Note 2) $0^\circ\text{C} \leq T_j \leq 125^\circ\text{C}$ unless otherwise noted.

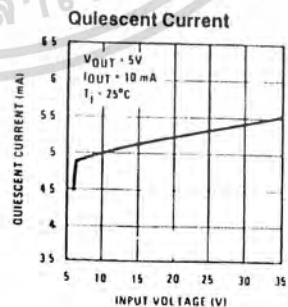
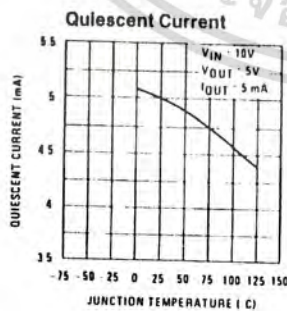
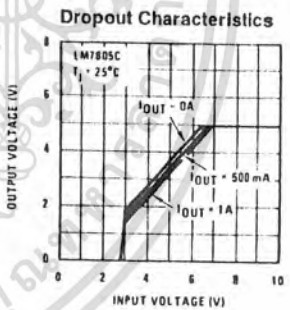
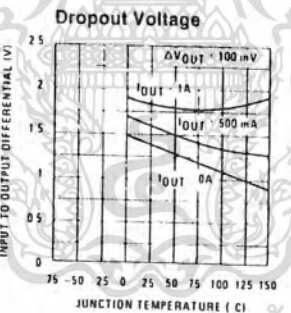
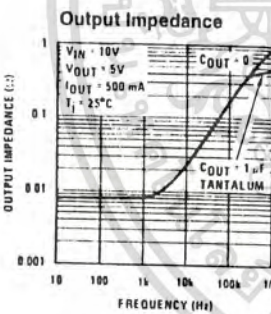
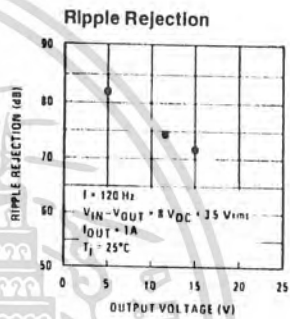
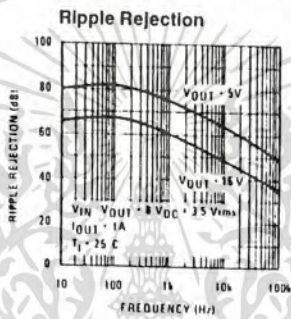
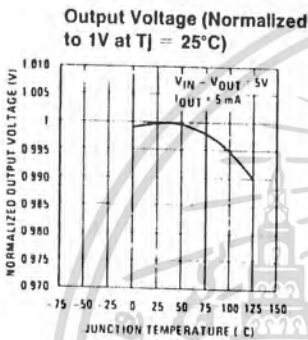
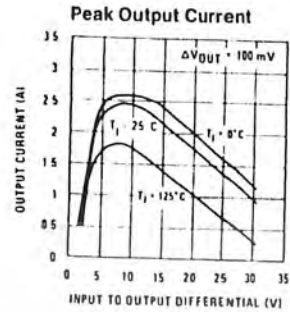
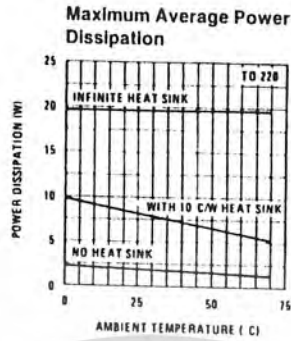
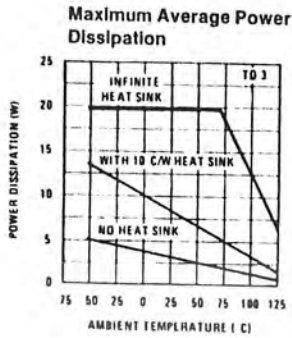
Output Voltage			5V			12V			15V			Units		
Symbol	Parameter	Conditions	Input Voltage (unless otherwise noted)			10V			19V				23V	
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max
$V_O$	Output Voltage	$T_j = 25^\circ\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V		
		$P_D < 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V		
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$ )			(14.5 $\leq V_{\text{IN}} \leq 27$ )			(17.5 $\leq V_{\text{IN}} \leq 30$ )			V		
$\Delta V_O$	Line Regulation	$I_O = 500\text{ mA}$												
		$T_j = 25^\circ\text{C}$		3	50		4	120		4	150	mV		
		$\Delta V_{\text{IN}}$		(7 $\leq V_{\text{IN}} \leq 25$ )		(14.5 $\leq V_{\text{IN}} \leq 30$ )		(17.5 $\leq V_{\text{IN}} \leq 30$ )				V		
		$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			50		120		150		150	mV		
		$\Delta V_{\text{IN}}$		(8 $\leq V_{\text{IN}} \leq 20$ )		(15 $\leq V_{\text{IN}} \leq 27$ )		(18.5 $\leq V_{\text{IN}} \leq 30$ )				V		
		$I_O \leq 1\text{ A}$	$T_j = 25^\circ\text{C}$			50		120		150		150	mV	
	$\Delta V_{\text{IN}}$		(7.5 $\leq V_{\text{IN}} \leq 20$ )		(14.6 $\leq V_{\text{IN}} \leq 27$ )		(17.7 $\leq V_{\text{IN}} \leq 30$ )				V			
	$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			25		60		75		75	mV			
	$\Delta V_{\text{IN}}$		(8 $\leq V_{\text{IN}} \leq 12$ )		(16 $\leq V_{\text{IN}} \leq 22$ )		(20 $\leq V_{\text{IN}} \leq 26$ )				V			
$\Delta V_O$	Load Regulation	$T_j = 25^\circ\text{C}$		10	50		12	120		12	150	mV		
		$5\text{ mA} \leq I_O \leq 1\text{ A}$			25		60			75	150	mV		
		$250\text{ mA} \leq I_O \leq 750\text{ mA}$										mV		
	$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			50		120				150	mV			
$I_O$	Quiescent Current	$I_O < 1\text{ A}$					8			8		mA		
		$T_j = 25^\circ\text{C}$					8.5			8.5		mA		
	$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$										mA			
$\Delta I_O$	Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$			0.5		0.5			0.5		mA		
		$T_j = 25^\circ\text{C}, I_O < 1\text{ A}$					1.0			1.0		mA		
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$		(7.5 $\leq V_{\text{IN}} \leq 20$ )		(14.8 $\leq V_{\text{IN}} \leq 27$ )		(17.9 $\leq V_{\text{IN}} \leq 30$ )				V		
		$I_O < 500\text{ mA}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			1.0		1.0		1.0		1.0	mA		
	$\Delta V_{\text{IN}}$		(7 $\leq V_{\text{IN}} \leq 25$ )		(14.5 $\leq V_{\text{IN}} \leq 30$ )		(17.5 $\leq V_{\text{IN}} \leq 30$ )				V			
$V_N$	Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40		75		90			$\mu\text{V}$			
$\frac{\Delta V_{\text{IN}}}{\Delta V_{\text{OUT}}}$	Ripple Rejection	$I_O < 1\text{ A}, T_j = 25^\circ\text{C}$ or $I_O < 500\text{ mA}$	62	80		55	72		54	70		dB		
		$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$	62			55		54				dB		
	$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$		(8 $\leq V_{\text{IN}} \leq 18$ )		(15 $\leq V_{\text{IN}} \leq 25$ )		(18.5 $\leq V_{\text{IN}} \leq 28.5$ )				V			
$R_O$	Dropout Voltage	$T_j = 25^\circ\text{C}, I_{\text{OUT}} = 1\text{ A}$		2.0		2.0		2.0		2.0		V		
	Output Resistance	$f = 1\text{ kHz}$		8		18		19		19		m $\Omega$		
	Short-Circuit Current	$T_j = 25^\circ\text{C}$		2.1		1.5		1.2		1.2		A		
	Peak Output Current	$T_j = 25^\circ\text{C}$		2.4		2.4		2.4		2.4		A		
	Average TC of $V_{\text{OUT}}$	$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}, I_O = 5\text{ mA}$		0.6		1.5		1.8		1.8		mV/ $^\circ\text{C}$		
$V_{\text{IN}}$	Input Voltage Required to Maintain Line Regulation	$T_j = 25^\circ\text{C}, I_O < 1\text{ A}$		7.5		14.6		17.7				V		

**Note 1:** Thermal resistance of the TO-3 package (K, KC) is typically  $4^\circ\text{C}/\text{W}$  junction to case and  $35^\circ\text{C}/\text{W}$  case to ambient. Thermal resistance of the TO-220 package (T) is typically  $4^\circ\text{C}/\text{W}$  junction to case and  $50^\circ\text{C}/\text{W}$  case to ambient.

**Note 2:** All characteristics are measured with capacitor across the input of  $0.22\ \mu\text{F}$ , and a capacitor across the output of  $0.1\ \mu\text{F}$ . All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ( $t_w < 10\text{ ms}$ , duty cycle  $< 5\%$ ). Output voltage changes due to changes in internal temperature must be taken into account separately.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM78LXX Series 3-Terminal Positive Regulators

### General Description

The LM78LXX series of three terminal positive regulators is available with several fixed output voltages making them useful in a wide range of applications. When used as a zener diode/resistor combination replacement, the LM78LXX usually results in an effective output impedance improvement of two orders of magnitude, and lower quiescent current. These regulators can provide local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow the LM78LXX to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustment voltages and currents.

The LM78LXX is available in the metal three lead TO-39(H) the plastic TO-92 (Z), and SO-8 plastic. With adequate heat sinking the regulator can deliver 100 mA output current. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistors is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

For output voltage other than 5V, 12V and 15V the LM117L series provides an output voltage range from 1.2V to 37V.

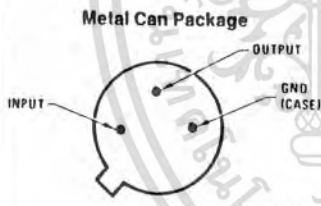
### Features

- Output voltage tolerances of  $\pm 5\%$  (LM78LXXAC) over the temperature range
- Output current of 100 mA
- Internal thermal overload protection
- Output transistor safe area protection
- Internal short circuit current limit
- Available in plastic TO-92 and metal TO-39 and plastic SO-8 low profile packages

### Voltage Range

LM78L05	5V
LM78L12	12V
LM78L15	15V

### Connection Diagrams



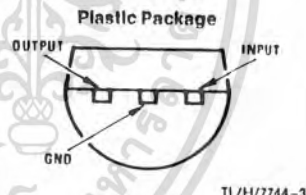
Bottom View

Order Number LM78L05ACH,  
LM78L12ACH or LM78L15ACH  
See NS Package Number H03A



Top View

Order Number LM78L05ACM,  
LM78L12ACM or LM78L15ACM  
See NS Package Number M08A



Bottom View

Order Number LM78L05ACZ,  
LM78L12ACZ or LM78L15ACZ  
See NS Package Number Z03A

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage

$V_O = 5V$   
 $V_O = 12V$  to  $15V$

30V

35V

Internal Power Dissipation (Note 1)

Internally Limited

Operating Temperature Range

0°C to +70°C

Maximum Junction Temperature

125°C

Storage Temperature Range

Metal Can (H Package)

-65°C to +150°C

Molded TO-92 (Z Package)

-55°C to +150°C

Lead Temperature (Soldering, 10 sec.)

260°C

## LM78LXXAC Electrical Characteristics

(Note 2)  $T_j = 0^\circ\text{C}$  to  $125^\circ\text{C}$ ,  $I_O = 40\text{ mA}$ ,  $C_{IN} = 0.33\ \mu\text{F}$ ,  $C_O = 0.1\ \mu\text{F}$  (unless noted)

LM78LXXAC Output Voltage			5V			12V			15V			Units
Input Voltage (unless otherwise noted)			10V			19V			23V			
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
$V_O$	Output Voltage (Note 4)	$T_j = 25^\circ\text{C}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
		$1\text{ mA} \leq I_O \leq 70\text{ mA}$	4.75		5.25	11.4		12.6	14.25		15.75	V
		$1\text{ mA} \leq I_O \leq 40\text{ mA}$ and $V_{MIN} \leq V_{IN} \leq V_{MAX}$	4.75		5.25	11.4		12.6	14.25		15.75	V
					(7 $\leq V_{IN} \leq 20$ )		(14.5 $\leq V_{IN} \leq 27$ )		(17.5 $\leq V_{IN} \leq 30$ )			V
$\Delta V_O$	Line Regulation	$T_j = 25^\circ\text{C}$		10	54		20	110		25	140	mV
				(8 $\leq V_{IN} \leq 20$ )		(16 $\leq V_{IN} \leq 27$ )		(20 $\leq V_{IN} \leq 30$ )			V	
				18	75		30	180		37	250	mV
			(7 $\leq V_{IN} \leq 20$ )		(14.5 $\leq V_{IN} \leq 27$ )		(17.5 $\leq V_{IN} \leq 30$ )			V		
$\Delta V_O$	Load Regulation	$T_j = 25^\circ\text{C}$ , $1\text{ mA} \leq I_O \leq 40\text{ mA}$		5	30		10	50		12	75	mV
		$T_j = 25^\circ\text{C}$ , $1\text{ mA} \leq I_O \leq 100\text{ mA}$		20	60		30	100		35	150	mV
$\Delta V_O$	Long Term Stability			12		24		30			mV/1000 hrs	
$I_Q$	Quiescent Current	$T_j = 25^\circ\text{C}$		3	5		3	5		3.1	5	mA
		$T_j = 125^\circ\text{C}$			4.7			4.7			4.7	mA
$\Delta I_Q$	Quiescent Current Change	$1\text{ mA} \leq I_O \leq 40\text{ mA}$			0.1			0.1			0.1	mA
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$			1.0			1.0			1.0	mA
					(8 $\leq V_{IN} \leq 20$ )		(16 $\leq V_{IN} \leq 27$ )		(20 $\leq V_{IN} \leq 30$ )			V
$V_n$	Output Noise Voltage	$T_j = 25^\circ\text{C}$ , (Note 3) $f = 10\text{ Hz} - 10\text{ kHz}$		40		80		90			$\mu\text{V}$	
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$	Ripple Rejection	$f = 120\text{ Hz}$	47	62		40	54		37	51	dB	
	Input Voltage Required to Maintain Line Regulation	$T_j = 25^\circ\text{C}$		7		14.5		17.5			V	

Note 1: Thermal resistance of H package is typically 26°C/W  $\theta_{JC}$  still air, and 94°C/W  $\theta_{JA}$  400 ft/min of air. For the Z package is 60°C/W  $\theta_{JC}$ , 232°C/W  $\theta_{JA}$  still air, and 88°C/W  $\theta_{JA}$  at 400 ft/min of air. The maximum junction temperature shall not exceed 125°C on Electrical parameters.

Note 2: The maximum steady state usable output current and input voltage are very dependent on the heat sinking and/or lead length of the package. The data above represent pulse test conditions with junction temperatures as indicated at the initiation of test.

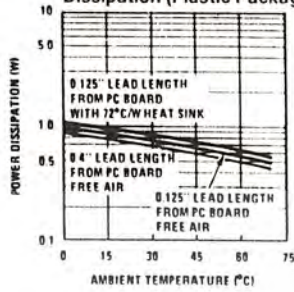
Note 3: Recommended minimum load capacitance of 0.01  $\mu\text{F}$  to limit high frequency noise bandwidth.

Note 4: The temperature coefficient of  $V_{OUT}$  is typically within  $\pm 0.01\%$   $V_O/^\circ\text{C}$ .

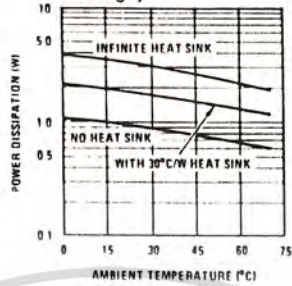
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics

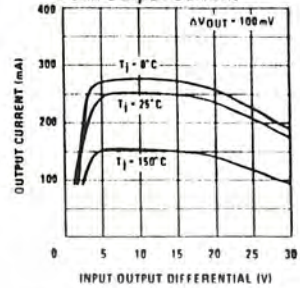
Maximum Average Power Dissipation (Plastic Package)



Maximum Average Power Dissipation (Metal Can Package)

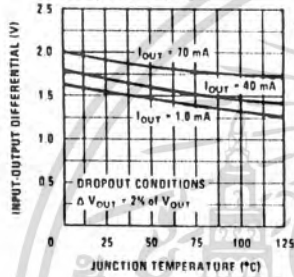


Peak Output Current

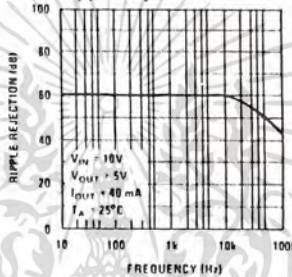


TL/H/7744-4

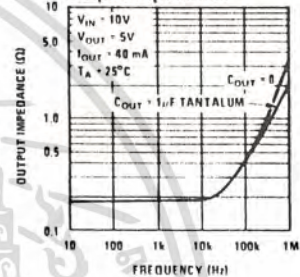
Dropout Voltage



Ripple Rejection

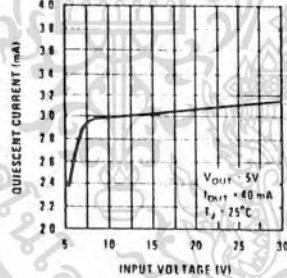


Output Impedance

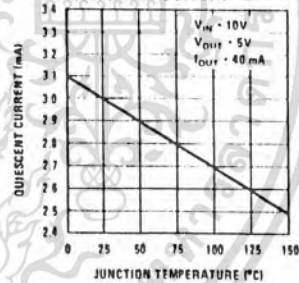


TL/H/7744-5

Quiescent Current



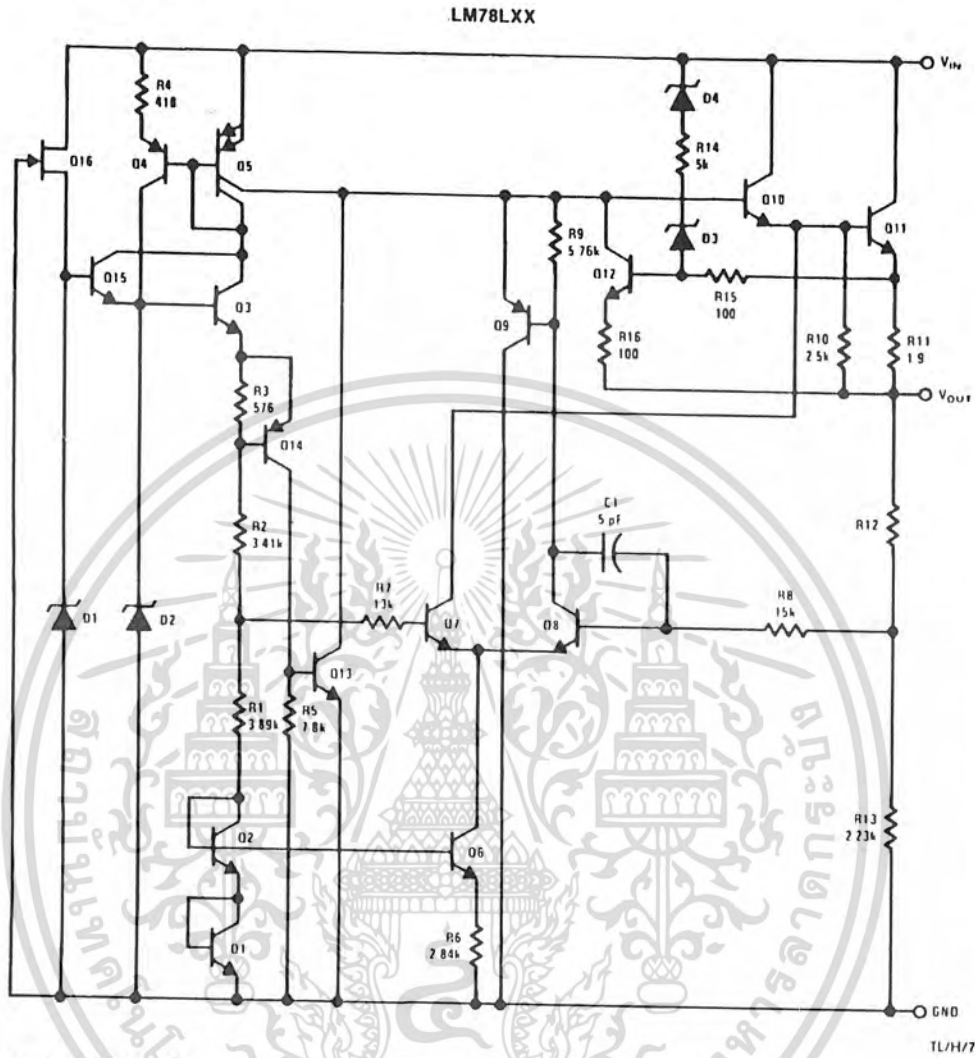
Quiescent Current



TL/H/7744-6

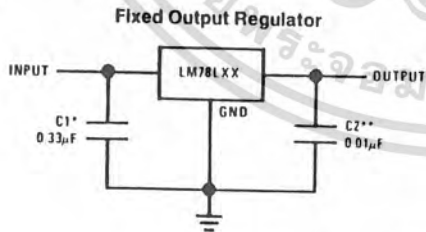
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Equivalent Circuit



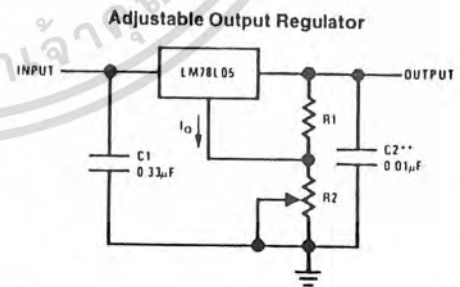
TL/H/7744-7

## Typical Applications



TL/H/7744-8

\*Required if the regulator is located far from the power supply filter.  
 \*\* See Note 3 in the electrical characteristics table.



TL/H/7744-9

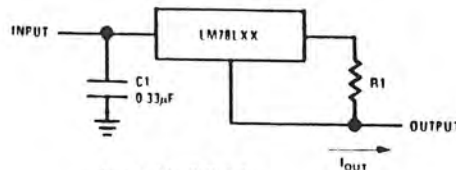
$$V_{OUT} = 5V + (5V/R1 + I_O) R2$$

$$5V/R1 > 3 I_O, \text{ load regulation } (L_r) \approx [(R1 + R2)/R1] (L_r \text{ of LM78L05})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

### Current Regulator

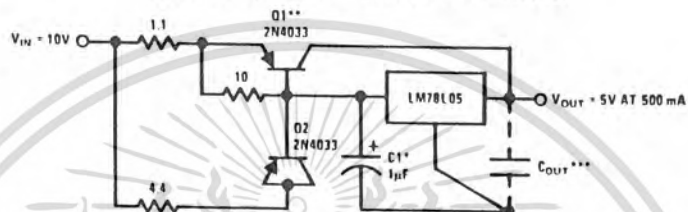


$$I_{OUT} = (V_{23}/R1) + I_O$$

$> I_O = 1.5 \text{ mA}$  over line and load changes

TL/H/7744-10

### 5V, 500 mA Regulator with Short Circuit Protection



\*Solid tantalum.

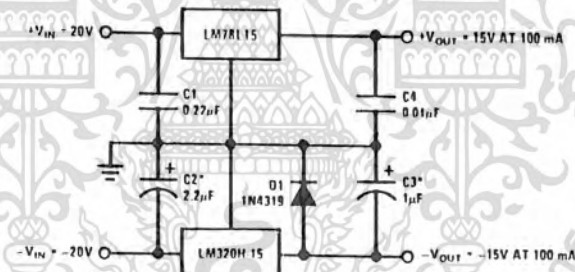
\*\*Heat sink Q1.

\*\*\*Optional. Improves ripple rejection and transient response.

Load Regulation: 0.6%  $0 < I_L < 250 \text{ mA}$  pulsed with  $I_{ON} = 50 \text{ ms}$ .

TL/H/7744-11

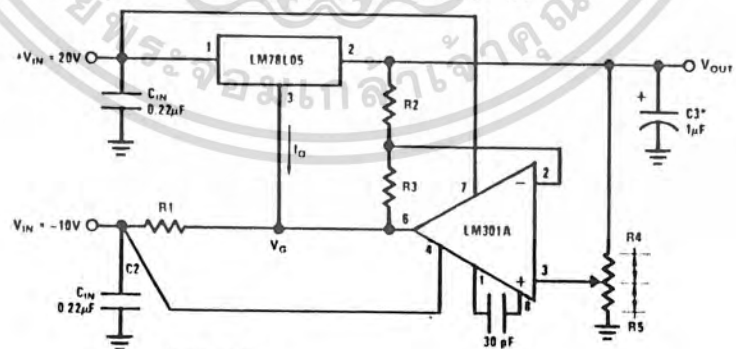
### ± 15V, 100 mA Dual Power Supply



\*Solid tantalum.

TL/H/7744-12

### Variable Output Regulator 0.5V-18V



\*Solid tantalum.

$$V_{OUT} = V_G + 5V, R1 = (-V_{IN}/I_O \text{ LM78L05})$$

$$V_{OUT} = 5V (R2/R4) \text{ for } (R2 + R3) \ll (R4 + R5)$$

$$\text{A } 0.5V \text{ output will correspond to } (R2/R4) = 0.1 (R3/R4) = 0.9$$

TL/H/7744-13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5404/7404 Hex Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T. I.	SN54S04	J	D	W	SN54H04	J	D	W	SN54LS04	J	D	W	SN5404	J	D	W	SN54L04	J	D	W	T2
	SN74S04	J	D	W	SN74H04	J	D	W	SN74LS04	J	D	W	SN7404	J	D	W	SN74L04	J	D	W	T2
FAIRCHILD	FM54S04/FM5404	D	D		FMS4H04/FM9H04	D	D	FZ	FN54S04/FN5404	D	D	FZ	FM5404/FM9404	D	D	FZ					
	FC74S04/FC9S04	D	D		FC74H04/FC9H04	D	D		FC74LS04/FC9LS04	D	D		FM7404/FC9404	D	D						
MOTOROLA					MC3108	L	D	F					MC5404	L	D	F					
					MC3008	L	D	F	SN74LS04	P	D		MC7404	L	D	F					
N. S. C.					DM54H04	J	D		DM54LS04	J	D		DM5404	J	D	W	DM54L04	J	D	W	FZ
	DM74S04	J	D		DM74H04	J	D		DM74LS04	J	D		DM7404	J	D	W	DM74L04	J	D	W	FZ
PHILIPS																					
	N74S04	J	D		N74H04	J	D		N74LS04	J	D		FJH241/7404	J	D						
SIGNETICS	S54S04	F	D	W	S54H04	F	D	W				S5404	F	D	W						
	N74S04	F	D	W	N74H04	F	D	W	N74LS04	A	D		N7404	F	D	W					
SIEMENS													FLH211	J	D						
FUJITSU									74LS04	M	D		MB418	J	D						
HITACHI																					
	HD74S04	J	D	P					HD74LS04	P	D		HD7404/HD2522	J	D	P					
MITSUBISHI																					
	M5S004	J	D						M74LS04	P	D		M53204	J	D						
NEC																					
	74S04	C	D						74LS04	D	D		$\mu$ PB235	D	D						
TOSHIBA																					
													TD3404A	J	D						

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage, V <sub>CC</sub>	-1V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
		Storage temperature range		-85°C to 150°C

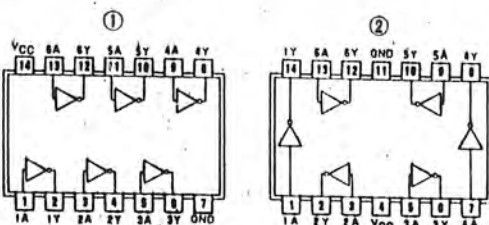
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V <sub>CC</sub>	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I <sub>OH</sub>			-400			-400	$\mu$ A
Low-level output current, I <sub>OL</sub>			4			4	mA
Operating free-air temperature, T <sub>a</sub>	-55	125	0	70	70	70	°C

electrical characteristics over recommended operating free-air temperature range

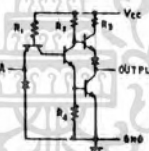
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V <sub>IH</sub>	High-level input voltage		2		V	
V <sub>IL</sub>	Low-level input voltage		0.8		V	
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18mA		-1.5	V	
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = V <sub>IH</sub> max, I <sub>OH</sub> = MAX	2.7	3.4	V	
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, I <sub>OL</sub> = 4mA		0.4	V	
I <sub>I</sub>	Input current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 7V		0.1	mA	
I <sub>IH</sub>	High-level input current	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 2.7V		20	$\mu$ A	
I <sub>IL</sub>	Low-level input current	V <sub>CC</sub> = MAX, V <sub>IL</sub> = 0.4V		-0.4	mA	
I <sub>OS</sub>	Short-circuit output current	V <sub>CC</sub> = MAX	SN54LS Family	-20	-100	mA
			74LS Family	-20	-100	mA
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs high	1.2	2.4	mA
I <sub>CL</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs low	3.6	6.6	mA
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = 5V	Average per gate (50% duty cycle)	0.4		mA
t <sub>PLH</sub>	Propagation delay time, low-to-high-level output	V <sub>CC</sub> = 5V, T <sub>a</sub> = 25°C, C <sub>L</sub> = 15PF, R <sub>L</sub> = 2K $\Omega$		9	15	ns
t <sub>PHL</sub>	Propagation delay time, high-to-low-level output	V <sub>CC</sub> = 5V, T <sub>a</sub> = 25°C, C <sub>L</sub> = 15PF, R <sub>L</sub> = 2K $\Omega$		10	15	ns

Pin Assignments (Top View)



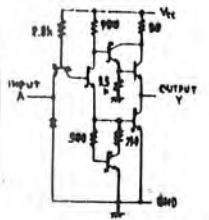
positive logic:  
Y =  $\bar{A}$

Schematics (each gate)

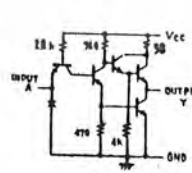


CIRCUIT	R1	R2	R3	R4
'04	4k	1.5k	130	1k
'L04	40k	20k	500	12k

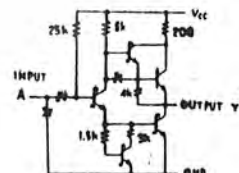
Input clamp diodes not on SN54LS04/SN74LS04 circuits.



'S04 CIRCUIT



'H04 CIRCUIT



'L04 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
‡ All typical values are at V<sub>CC</sub> = 5V, T<sub>a</sub> = 25°C.  
§ Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5408 / 7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL																
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package															
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF												
T.I.	SN54S08	J(J)			W(1)					SN54LS08	J(J)			W(1)	SN5408	J(J)			W(1)																		
FAIRCHILD	SN74S08	J(J)	N(1)			F54H08 / F54H08	D(I)			F54LS08 / F54LS08	J(J)	N(1)			SN7408	J(J)	N(1)																				
MOTOROLA	FC4508 / FC9508	D(D)	P(L)			FC74H08 / FC94H08	D(I)	P(L)		FC74LS08 / FC94LS08	D(D)	P(L)			FC7408 / FC9408	D(I)	P(L)																				
N.S.C.						MC3101	L(L)	P(L)		F(1)	MC3001	L(L)	P(L)		F(1)																						
PHILIPS	N74S08					N74H08				N74LS08					N7408																						
SIGNETICS	N74S08	A(1)				S54H08	F(F)	A(1)	W(1)	N74LS08					S5408	F(F)	A(1)	W(1)																			
SIEMENS						N74H08	F(F)	A(1)	W(1)	N74LS08	A(1)				N7408	F(F)	A(1)	W(1)																			
FUJITSU															FLH381																						
HITACHI											74LS08		M(1)																								
MITSUBISHI											HD74LS08		P(1)		HD7408 / HD2550		D(P)																				
NEC											M74LS08		P(1)		M53208		P(1)																				
TOSHIBA											74LS08		O(1)		$\mu$ PB234		O(1)																				
															TD3408		P(1)																				

### Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range					
Supply voltage VCC	1	7V	Operating free air temperature range	SN54LS	-55C to 125C
Input voltage	1	7V	Storage temperature range	SN74LS	0C to 150C
Interconnection voltage	1	5.5V	Storage temperature range		85C to 150C

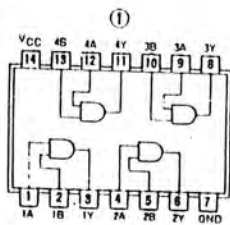
### recommended operating conditions

	SN54LS08			SN74LS08			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage VCC	4.5	5	5.5	4.5	5	5.25	V
High level output current IOH			-800			800	$\mu$ A
Low level output current IOL			4			4	mA
Operating free air temperature TA	-55	125	0	85	150	70	C

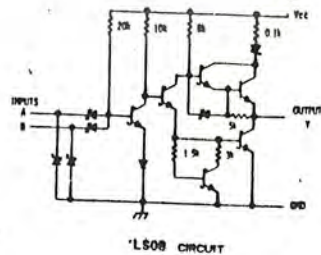
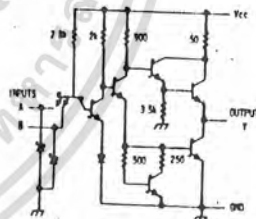
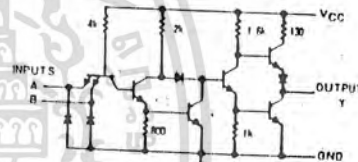
### Electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V <sub>IH</sub>	High-level input voltage	2			V
V <sub>IL</sub>	Low-level input voltage			0.8	V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> - MIN, I <sub>I</sub> = -18 mA		1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> - MIN, V <sub>IH</sub> = 2V, I <sub>OH</sub> = MAX	2.7	3.4	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> - MIN, V <sub>IH</sub> = 2V, I <sub>OL</sub> = 4mA	0.25	0.4	V
I <sub>I</sub>	Input current at maximum input voltage	V <sub>CC</sub> - MAX, V <sub>I</sub> = 7V		0.1	mA
I <sub>IH</sub>	High-level input current	V <sub>CC</sub> - MAX, V <sub>IH</sub> = 2.7V		20	$\mu$ A
I <sub>IL</sub>	Low-level input current	V <sub>CC</sub> - MAX, V <sub>IL</sub> = 0.4V		-0.4	mA
I <sub>OS</sub>	Short circuit output current ‡	V <sub>CC</sub> - MAX	-20	-100	mA
I <sub>CS</sub>	Supply current	Total, outputs high	2.4	4.8	mA
I <sub>CSL</sub>	Supply current	Total, outputs low	4.4	8.8	mA
I <sub>CC</sub>	Supply current	Average per gate (50% duty cycle)	0.85		mA
t <sub>PLH</sub>	Propagation delay time, low-to-high-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25C, C <sub>L</sub> = 15pF, R <sub>L</sub> = 2k $\Omega$	8	15	ns
t <sub>PHL</sub>	Propagation delay time, high-to-low-level output		10	20	ns

### Pin Assignment (Top View)



### Schematics (each gate)



Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.  
‡ All typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25C.  
‡ Not more than one output should be shorted at a time, and for SN54S/SN74S, duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
<b>T.I.</b>	SN54S32	J(D)		W(D)					SN54LS32	J(D)		W(D)	SN5432	J(D)		W(D)				
	SN74S32	J(D)	ND						SN74LS32	J(D)	ND		SN7432	J(D)	ND					
<b>FAIRCHILD</b>	FMS432/FMS532	ND		F(D)					FMS4LS32/FMS5LS32	ND		F(D)	FMS432/FM5N32	DD		F(D)				
	FC7432/FC532	ND	ND	F(D)					FC74LS32/FC5LS32	ND	ND	F(D)	FD7432/FC9N32	DD	PD					
<b>MOTOROLA</b>																				
<b>N.S.C.</b>									SN74LS32			P(D)								
									DM74LS32	(D)			DMS432	J(D)	ND	W(D)	DM54LS32			
									DM54LS32	(D)			DM74232	J(D)	ND		DM74LS32			
<b>PHILIPS</b>	N74S32		(D)						N74LS32	(D)			N7432		(D)					
<b>SIGNETICS</b>													SS432	F(D)	AD	W(D)				
									N74LS32	A(F)			W432	F(D)	AD					
<b>SIEMENS</b>																				
<b>FUJITSU</b>													FLH631		(D)					
<b>HITACHI</b>									74LS32	M(F)										
<b>MITSUBISHI</b>									HD74LS32	P(F)			HD7432	(D)	P(D)					
<b>NEC</b>									M53LS32	P(J)										
<b>TOSHIBA</b>									74LS32	G(F)										

**Electrical Characteristics SN54LS32/SN74LS32**  
absolute maximum ratings over operating free-air temperature range

Supply voltage, V <sub>CC</sub>	3V	Operating free air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS	0°C to 125°C
				-65°C to 150°C

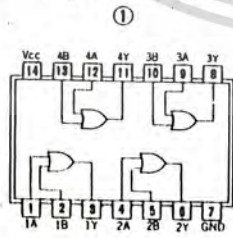
recommended operating conditions

	SN54LS32		SN74LS32		UNIT
	MIN	NOM	MIN	NOM	
Supply voltage, V <sub>CC</sub>	4.5	5	5.5	5	V
High-level output current, I <sub>OH</sub>			-400		mA
Low-level output current, I <sub>OL</sub>			4		mA
Operating free-air temperature, T <sub>A</sub>	-55		125	0	°C

**electrical characteristics over recommended operating free-air temperature range**

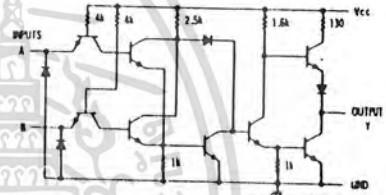
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V <sub>IH</sub>	High-level input voltage		2		V
V <sub>IL</sub>	Low-level input voltage			0.8	V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18 mA		-1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, I <sub>OH</sub> = MAX	2.7	3.4	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, I <sub>OL</sub> = 4 mA, V <sub>I</sub> = V <sub>IL</sub> max.	0.25	0.4	V
I <sub>I</sub>	Input current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 1V		0.1	mA
I <sub>IH</sub>	High-level input current	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 2.7V		20	µA
I <sub>IL</sub>	Low-level input current	V <sub>CC</sub> = MAX, V <sub>IL</sub> = 0.4V		-0.4	mA
I <sub>OS</sub>	Short-circuit output current †	V <sub>CC</sub> = MAX	54LS Family	-20	mA
			74LS Family	-100	mA
I <sub>QGH</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs high	3.1	mA
I <sub>QCL</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs low	4.9	mA
I <sub>QC</sub>	Supply current	V <sub>CC</sub> = 5V	Average per gate (50% duty cycle)	1.0	mA
t <sub>PLH</sub>	Propagation delay time, low-to-high-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 15pF, R <sub>L</sub> = 2kΩ		14	ns
t <sub>PHL</sub>	Propagation delay time, high-to-low-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 15pF, R <sub>L</sub> = 2kΩ		14	ns

### Pin Assignment (Top View)

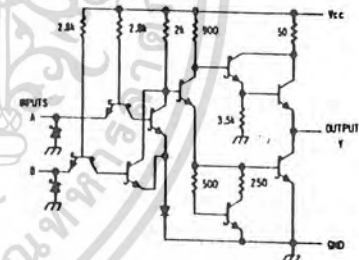


positive logic:  
Y = A + B

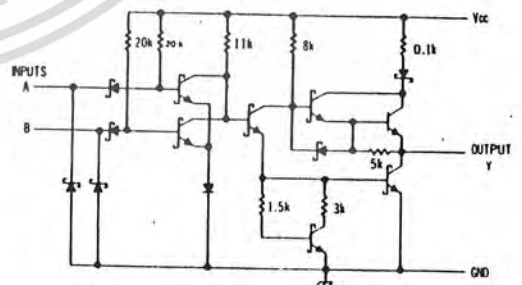
### Schematics (each gate)



5432 CIRCUIT



7432 CIRCUIT



LS32 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
‡ All typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.  
§ Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



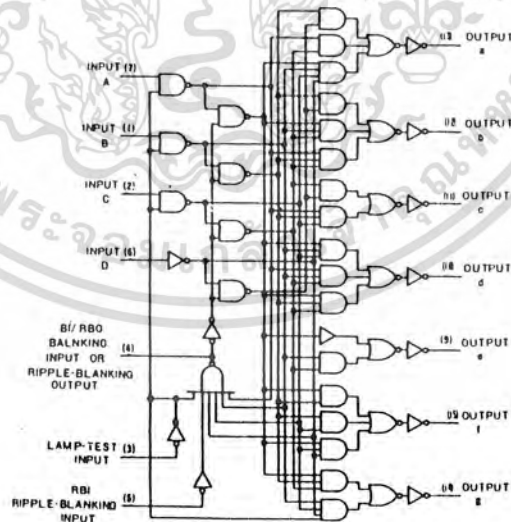
5447A/7447A(CONTINUED)

Function Table

DECIMAL OR FUNCTION	INPUTS					BI/RBO #	OUTPUTS							NOTE	
	LT	RBI	D	C	B		A	a	b	c	d	e	f		g
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	1
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	1
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	CFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	ON	OFF	OFF	OFF	
8	H	X	H	L	L	L	L	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	L	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	ON	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	4

H=high level, L=low level, X=irrelevant

Schematic



747A, LSA47 L17 BCD- TO-SEVEN-SEGMENT DECOER/DRIVER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54138/74138 3-Line-to-8-Line Decoder

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.	SN54S138	J(D)		W(D)					SN54LS138	J(D)		W(D)								
FAIRCHILD	SN74S138	J(D)	(ND)						SN74LS138	J(D)	(ND)									
	74S138 / SN74S138	(D)							74LS138 / SN74LS138	(D)		(D)								
MOTOROLA																				
N.S.C.									SN74LS138	(D)										
PHILIPS																				
	DM74S138		(D)						DM74LS138	(D)										
SIGNETICS																				
	N74S138		(D)						N74LS138	(D)										
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
	M74S138		(D)						M74LS138	(D)										
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS138/SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, V <sub>CC</sub>	7V	Operating free-air temperature range	SN54LS138	55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS138	0°C to 70°C
				-65°C to 150°C

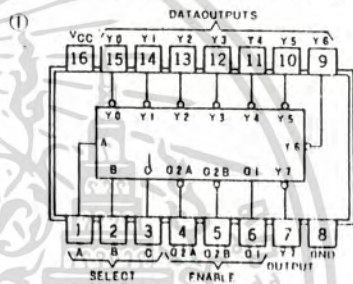
recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V <sub>CC</sub>	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I <sub>OH</sub>			400			400	mA
Low-level output current, I <sub>OL</sub>			4			8	mA
Operating free-air temperature, T <sub>A</sub>	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V <sub>IH</sub> High-level input voltage			2		V
V <sub>IL</sub> Low-level input voltage				0.8	V
V <sub>I</sub> Input clamp voltage	V <sub>CC</sub> = MIN., I <sub>I</sub> = -18mA			1.5	V
V <sub>OH</sub> High-level output voltage	V <sub>CC</sub> = MIN., V <sub>IH</sub> = 2V, I <sub>OH</sub> = 0.8V, I <sub>OH</sub> = 400µA	SN54LS138	2.5	3.4	V
		SN74LS138	2.7	3.4	V
V <sub>OL</sub> Low-level output voltage	V <sub>CC</sub> = MIN., V <sub>IH</sub> = 2V, V <sub>I</sub> = 0.8V, I <sub>OL</sub> = 8mA		0.35	0.5	V
I <sub>I</sub> Input current at maximum input voltage	V <sub>CC</sub> = MAX., V <sub>I</sub> = 7V		0.1		µA
I <sub>IH</sub> High-level input current	V <sub>CC</sub> = MAX., V <sub>I</sub> = 2.7V		20		µA
I <sub>IL</sub> Low-level input current	V <sub>CC</sub> = MAX., V <sub>I</sub> = 0.4V		0.4		mA
I <sub>OS</sub> Short-circuit output current	V <sub>CC</sub> = MAX.		70	100	mA
I <sub>CC</sub> Supply current	V <sub>CC</sub> = MAX., Outputs enabled and open		6.3	10	mA
t <sub>PLH</sub>	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 15pF, R <sub>L</sub> = 2kΩ	2	13	20	ns
t <sub>PHL</sub> from Binary select to Any output			27	41	
t <sub>PLH</sub>		3	18	27	ns
t <sub>PHL</sub>			26	39	
t <sub>PLH</sub>		2	12	18	ns
t <sub>PHL</sub>			21	32	
t <sub>PLH</sub>	3	17	26	ns	
t <sub>PHL</sub>		25	38		

Pin Assignment (Top View)



positive logic:  
see function table

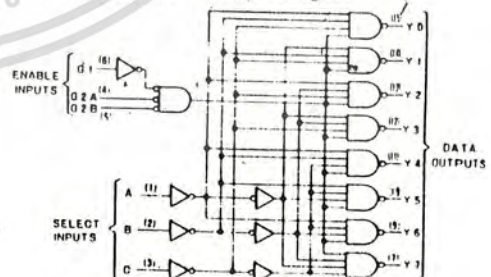
Function Table

S138 LS138

ENABLE		SELECT			OUTPUTS							
O1	O2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	L	H	H	H	H	H	H	H
H	L	L	H	L	H	L	H	H	H	H	H	H
H	L	L	H	H	H	L	H	H	H	H	H	H
H	L	H	L	L	H	H	H	L	H	H	H	H
H	L	H	L	H	H	H	H	L	H	H	H	H
H	L	H	H	L	H	H	H	H	L	H	H	H
H	L	H	H	H	H	H	H	H	L	H	H	H
H	L	H	H	H	H	H	H	H	H	L	H	H

\* O2 = O2A + O2B  
H = high level, L = low level, X = irrelevant

Functional Block Diagram



S138 LS138 DECODER/DEMULTIPLEXER

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.  
‡ All typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.  
§ Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.  
¶ t<sub>PLH</sub> = propagation delay time, low-to-high-level output  
‡ t<sub>PHL</sub> = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54245/74245 Octal Bus Transceivers with 3-state Outputs

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL			
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		
		C	P	MCF	C	P	MCF	C	P	MCF	C	P	MCF	C	P	MCF
T. I.								SN54LS245	J	I	W	I	W			
FAIRCHILD								SN74LS245	J	I	W	I	W			
MOTOROLA																
N. S. C.																
PHILIPS																
SIGNETICS																
SIEMENS																
FUJITSU																
HTACHI																
MITSUBISHI																
NEC																
TOSHIBA																

Electrical Characteristics SN54LS245/SN74LS245

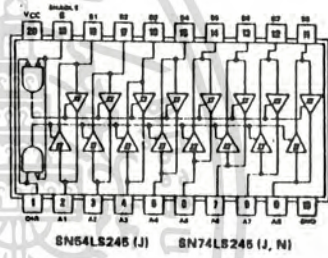
absolute maximum ratings over operating free-air temperature range			
Supply voltage, VCC	7V	Operating free-air temperature range	SN54LS 55°C to 125°C
Input voltage	7V	temperature range	SN74LS 0°C to 70°C
		Storage temperature range	65°C to 150°C
recommended operating conditions			
	SN54LS245		SN74LS245
Supply voltage, VCC	MIN 4.5	NOM 5	MAX 5.5
High-level output current, IOH			12
Low-level output current, IOL			24
Operating free air temperature, TA	55	125	0

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	SN74LS245		UNIT
		MIN	MAX	
VIH High-level input voltage		2		V
VIL Low-level input voltage			0.8	V
VIK Input clamp voltage	VCC = MIN, Ii = -18mA		1.5	V
	Hysteresis (VT+ - VT- ) A or B input	0.2	0.4	V
VOH High-level output voltage	VCC = MIN, VIH = 2V, VIL = VILmax, IOH = 3mA	2.4	3.4	V
VOI Low-level output voltage	VCC = MIN, VIH = 2V, VIL = VILmax, IOL = 12mA		0.4	V
	IOL = 24mA		0.5	V
IOZH Off-state output current, high-level voltage applied	VCC = MAX, G at 2V		10	µA
IOZL Off-state output current, low-level voltage applied	V0 = 0.4V		200	µA
Ii Input current at maximum input voltage	VCC = MAX, Vi = 5.5V or 7V		0.1	mA
IiH High-level input current	VCC = MAX, VIH = 2.7V		20	µA
IiL Low-level input current	VCC = MAX, VIL = 0.4V		0.2	mA
IOS Short-circuit output current	VCC = MAX	40	225	mA
ICC Supply current	Total, outputs high	48	70	
	Total, outputs low	62	90	
	Outputs at Hi-Z	.64	95	

switching characteristics, VCC 5V, TA 25°C

PARAMETER	TEST CONDITIONS	MIN		MAX	UNIT
		TYP	MAX		
tPLH Propagation delay time, low-to-high-level output	CL = 45pF, RL = 667Ω, See Note 2		8	12	ns
tPHL Propagation delay time, high-to-low-level output			8	12	ns
tPZL Output enable time to low level			27	40	ns
tPZH Output enable time to high level			25	40	ns
tPLZ Output disable time from low level	CL = 5pF, RL = 667Ω, See Note 2		15	25	ns
tPHZ Output disable time from high level			15	25	ns



† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions  
 ‡ All typical values are at VCC = 5V, TA = 25°C.  
 § Not more than one output should be shorted at a time, and duration of the short-short should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้