

สวิตซ์เพาเวอร์ซัพพลายแรงดันสูง

HIGH VOLTAGE SWITCHING POWER SUPPLY



ปริญญาตรีบัณฑิตกึ่งเป็นสหกิจ สาขาวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมเครื่องกล

วิศวกรรมศาสตรบัณฑิต สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2535

สวิตชิงเพาเวอร์ซัพพลายแรงดันสูง

High Voltage Switching Power Supply

โดย

นาย ณัฐพร ฤทธิ์นุ้ม ๓๓๑๐๐๑๐๕
นาย พีระพงศ์ อมรพิชญ์ ๓๓๑๐๐๒๖๖
นาย ศราวุธ ศุภรัตน์ชาติพันธ์ ๓๓๑๐๐๓๖๖

อาจารย์ที่ปรึกษา

อาจารย์ สมศักดิ์ เชียรศิริกุล

รายงานประกอบวิชา Electronics Applications

ปีการศึกษา ๒๕๓๖

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033217

สวิตชิงเพาเวอร์ซัพพลายแรงดันสูง

นำเสนอโดย

นาย ณัฐพร	ฤทธิ์นุ่ม	๓๓๑๐๐๑๐๕
นาย พีระพงศ์	อมรพิชญ์	๓๓๑๐๐๒๖๖
นาย ศราวุธ	ศุภรัตน์ชาติพันธ์	๓๓๑๐๐๓๖๖

อาจารย์ที่ปรึกษา

อาจารย์ สมศักดิ์ เชียร์ศิริกุล

บทคัดย่อ

สวิตชิงเพาเวอร์ซัพพลายแรงดันสูงใช้เป็นแหล่งจ่ายพลังงาน ซึ่งสามารถปรับค่าได้ใช้จ่ายพลังงานให้กับเครื่องใช้ไฟฟ้ากำลังสูง เช่น เครื่องยิงเลเซอร์ ซึ่งประกอบด้วยส่วนต่าง ๆ ดังนี้

๑. ส่วนที่แปลงสัญญาณกระแสสลับให้เป็นกระแสตรง หรือเรียกว่า คอนเวอร์เตอร์
๒. ส่วนที่แปลงสัญญาณกระแสตรงให้เป็นกระแสสลับ หรือเรียกว่า อินเวอร์เตอร์
๓. ภาคเอาต์พุท

ส่วนที่แปลงสัญญาณกระแสสลับให้เป็นกระแสตรง หรือคอนเวอร์เตอร์ จะทำงานโดย ไฟสลับแรงดัน ๒๒๐ โวลต์จากไฟบ้านจะต่อเข้าภาคเรกติไฟร์ และฟิลเตอร์ทางด้านอินพุทเป็นกระแสตรง ๓๑๐ โวลต์ จากนั้นจะเข้าสู่วงจรสวิตซ์แบบ ฟูลบริดจ์ สร้างจากมอสเฟตกำลัง พัลส์สี่เหลี่ยมแรงดัน ๓๑๐ โวลต์ จากวงจรสวิตซ์นี้จะส่งเข้าสู่หม้อแปลงความถี่สูง เข้าสู่เรกติไฟร์และฟิลเตอร์เป็นไฟตรงอีกที และนำสัญญาณไฟตรงที่ได้ของส่วนคอนเวอร์เตอร์นี้ มาควบคุมระดับโวลเตจ และควบคุมกระแสโดยวงจรควบคุมการสวิตซ์ ซึ่งใช้ไอซี NE 5560 ซึ่งเป็นวงจรพัลส์วิตซ์มอดูเลเตอร์ สัญญาณที่ได้เป็นสัญญาณแบบคลื่นสี่เหลี่ยมคอชี่ ซึ่งจะเปลี่ยนขนาดของความกว้างไปตามสัญญาณป้อนกลับเพื่อควบคุมการปิด เปิดของมอสเฟตกำลัง

ส่วนที่แปลงสัญญาณกระแสตรงให้เป็นกระแสสลับ หรือเรียกว่าอินเวอร์เตอร์ จะประกอบด้วยวงจรสร้างรูปคลื่นพัลส์วิตซ์มอดูเลชัน ซึ่งการสร้างสัญญาณพัลส์วิตซ์มอดูเลชันจะใช้การเปรียบเทียบสัญญาณชายน์ ซึ่งสร้างจากไอซี XR 2206 กับสัญญาณสามเหลี่ยมเป็นสัญญาณที่สร้างขึ้นภายในไอซี NE 5560 สัญญาณควบคุมพัลส์วิตซ์มอดูเลชันจะนำมาเป็นสัญญาณสวิตซ์ควบคุมให้กับการปิด เปิด มอสเฟตกำลัง เพื่อให้ได้ไฟตรงจากภาคคอนเวอร์เตอร์มาเป็นไฟกระแสสลับ

เมื่อได้สัญญาณไฟสลับ เป็นรูปพัลส์วิตซ์มอดูชันแล้ว จะนำมาผ่านเข้าวงจรรองความถี่ เพื่อให้ได้เอาต์พุทเป็นรูปชายน์ แล้วเอาสัญญาณนี้เข้าสู่หม้อแปลง ขยายสัญญาณให้มีขนาดตามที่เราต้องการ

High Voltage Switching Power Supply

Present by

Nuttaporn	Ritnum	33100105
Peerapong	Amornpich	33100266
Saravut	Suparatanachatpun	33100366

Advisor

MR. Somsak Cheersirikul

Abstract

High voltage switching power supply is equipment for energy supply in the form of a.c. high voltage 50 Hz that output voltage can be vary. It is used with high power equipment such as a laser device.

The system composes of three subblocks.

1. A.C. to D.C. converter
2. D.C. to A.C. inverter
3. Transformer high voltage

The part of AC to DC converter works by AC 220 with Supplied to the input rectifier and filter to generate 310 volts unregulated DC then the signal will supply to fullbridge switching circuit will supply to the transformer rectifier and filter to generate the high voltage DC as required. DC signal from the part of AC to DC converter feed back to the control section in order to control the output voltage and current to generate the regulated high voltage DC.

NE 5560 is used in the control circuit. It's a pulse width modulator. The signal of NE 5560 is quasi square wave. Duty cycle of this signal is control feedback signal in order to control the on-off power mosfet.

The part of DC to AC inverter is composed of the circuit generates pulse width modulation signal. This signal is produced form sine wave by IC XR2206 compared with sawtooth by IC NE5560. The pulse width modulation signal is the control signal for on-off power mosfet in order to change DC voltage to AC voltage.

The signal from DC to AC inverter part supplies to the filter circuit in order to produce 50 Hz sine wave. Then sine wave supplies to the step up transformer for step up voltage to generate the high voltage as required.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

ปริญญานิพนธ์ นี้เป็นส่วนหนึ่งของวิชา Project ประจำปีการศึกษา ๒๕๓๖ ซึ่งเป็นรายละเอียดของโครงการสวิตชิงเพาเวอร์ซัพพลายแรงดันสูง (High Voltage Switching Power Supply) ซึ่งวัตถุประสงค์ของโครงการชิ้นนี้เพื่อนำสัญญาณที่ได้ ไปเข้าสู่หม้อแปลง Step-up และนำไปจ่ายอุปกรณ์ไฟฟ้าแรงดันสูง เช่น เครื่องเลเซอร์ โครงการนี้จะประกอบด้วย ๓ ส่วน ได้แก่ AC to DC Converter , DC to AC Inverter และ Filter ซึ่งจะจ่ายกำลังได้ ๒๐๐ วัตต์ ซึ่งหวังว่าจะมีประโยชน์ต่อผู้สนใจและพัฒนาต่อไป

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้าที่
บทที่ ๑ หลักการเบื้องต้น	1
บทที่ ๒ การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายสวิตชิง	38
บทที่ ๓ สิ่งประดิษฐ์สารกึ่งตัวนำทางเพาเวอร์อิเล็กทรอนิกส์	
- Power Mosfet	42
- Power diode	48
บทที่ ๔ การทำงานของวงจร	
- Block diagram High Voltage Switching Power Supply	55
- ภาพวงจร High Voltage Switching Power Supply	56
- รายละเอียดการทำงานของวงจร	57
บทที่ ๕ สรุปและวิจารณ์ผลการทดลอง	66
บรรณานุกรม	67
กิตติกรรมประกาศ	68
Data Sheet	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ ๑

หลักการเบื้องต้น

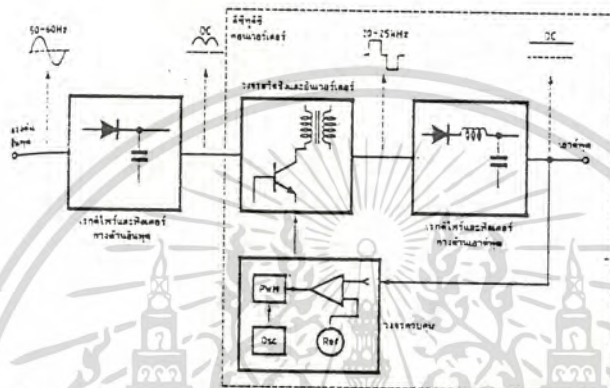


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการเบื้องต้น

ตามรูปที่ ๑ เป็นแผนผังแสดงการทำงานของแหล่งจ่ายไฟแบบสวิตชิ่งทั่ว ๆ ไป ซึ่งมี ส่วนประกอบหลัก ๔ ส่วนด้วยกันคือ

- ภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุต
- ภาคอินเวอร์เตอร์ความถี่สูง
- ภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุต
- วงจรควบคุม



รูปที่ ๑ บล็อกไดอะแกรมแสดงการทำงานของแหล่งจ่ายไฟแบบสวิตชิ่ง

ไฟสลับแรงดันสูงจะต่อเข้าภาคเรกติไฟร์และฟิลเตอร์ทางด้านอินพุตเป็นไฟ กระแสตรงแรงดันสูง จากนั้นวงจรอินเวอร์เตอร์จะทำการสวิตช์เปลี่ยนแรงดันไฟตรงเป็นพัลส์ สี่เหลี่ยมความถี่สูงในช่วง ๒๐ kHz - ๕๐๐ kHz ซึ่งในวงจรสวิตชิ่งนี้อาจจะสร้างได้จาก อุปกรณ์หลายชนิด เช่น เพาเวอร์ทรานซิสเตอร์ เพาเวอร์มอสเฟต เฮสซีอาร์และอื่น ๆ พัลส์สี่ เหลี่ยมแรงดันสูงจากวงจรสวิตชิ่งจะส่งเข้าหม้อแปลงความถี่สูงเพื่อให้ได้แรงดันเอาต์พุตตาม ต้องการ ส่วนหนึ่งจะถูกส่งกลับมาเข้าวงจรควบคุม เพื่อคอยตรวจสอบ และควบคุมแรงดัน เอาต์พุตให้คงที่ไม่ว่าแรงดันไฟสลับด้านอินพุต หรือ โหลดที่เอาต์พุตจะเปลี่ยนแปลงไปบ้างก็ ตาม

ในส่วนของวงจรควบคุมประกอบด้วย วงจรกำเนิดความถี่เพื่อป้อนแก่วงจร พัลส์วิดท์มอดูเลเตอร์ (PWM) วงจรขยายความผิดพลาด และแรงดันอ้างอิงที่เที่ยงตรง เมื่อ แรงดันเอาต์พุตเปลี่ยนแปลง วงจรขยายความผิดพลาดจะทำการเปรียบเทียบแรงดันเอาต์พุต กับแรงดันอ้างอิง แล้วส่งค่าความผิดพลาดนั้นไปทำการปรับความกว้างของพัลส์ของ PWM ขบวนการพัลส์ที่ได้จะส่งมาควบคุมวงจรสวิตชิ่งให้สวิตช์ปิด-เปิด ปล่อยกำลังไฟฟ้าเฉลี่ยไปสู่ โหลดให้มีค่าเปลี่ยนแปลงตามไปด้วยเพื่อรักษาระดับแรงดันเอาต์พุตให้คงที่

นอกจากนี้สวิตชิ่งเพาเวอร์ซัพพลายยังต้องมีส่วนประกอบอื่น ๆ อีก เช่น วงจรกรอง RFI วงจรป้องกันไฟกระชาก วงจรกำจัดกระแส วงจรป้องกันแรงดันเอาต์พุตเกิน ฯลฯ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางแสดงข้อเปรียบเทียบระหว่างแหล่งจ่ายไฟแบบลิเนียร์ กับ แบบสวิตซิ่ง

แบบลิเนียร์	แบบสวิตซิ่ง
มีประสิทธิภาพต่ำ	มีประสิทธิภาพสูง
มีการสูญเสียกำลังในรูปของความร้อน	มีกำลังสูญเสียต่ำ
วงจรไม่ซับซ้อน ออกแบบและซ่อมได้ง่าย	วงจรซับซ้อนออกแบบและซ่อมได้ยาก
มีน้ำหนักมากโดยเฉพาะเมื่อต้อง การกำลังสูง	มีน้ำหนักเบา
มีแรงดันกระเพื่อมต่ำ	มีกระแสดันกระเพื่อมสูง
ให้สัญญาณรบกวน EMI/RFI ต่ำ	ให้สัญญาณรบกวน EMI/RFI สูง
การใช้งานที่กำลังต่ำจะมีราคาถูก แต่ถ้า กำลังปานกลาง , สูง จะมีราคาแพง	การใช้งานที่กำลังต่ำจะมีราคาแพง แต่ถ้ากำลังสูงจะถูกกว่า
ในส่วนของเรกกูเลเตอร์จะมีลักษณะเป็น โหลดที่ดึงกระแสคงที่	ในส่วนของเรกกูเลเตอร์มีลักษณะเป็น โหลดที่ดึงกำลังคงที่

ประสิทธิภาพของ สวิตซิ่งเพาเวอร์ซัพพลาย
สวิตซิ่งซัพพลายมีพลังงานที่สูญเสียดังนี้คือ

ชนิด	เปอร์เซ็นต์
หม้อแปลง	5
Spike suppression, feedback network and bias network	7
เรกติไฟร์	5
ทรานซิสเตอร์	8
รวม	25%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของแหล่งจ่ายไฟแบบสวิตชิง

ในเรกูเลเตอร์แบบลิเนียร์ไม่ว่าจะเป็นแบบอนุกรมหรือแบบขนาน จะนำกระแสตลอดเวลาทำงาน กำลังสูญเสียที่อยู่ในรูปความร้อนจึงมีมาก ทำให้มีประสิทธิภาพต่ำประมาณ 40% ถึง 50% ส่วนเรกูเลเตอร์แบบวิตชิงหรือที่เรียกว่า ดีซีทูดีซีคอนเวอร์เตอร์นั้นอุปกรณ์จะไม่นำกระแสตลอด จะทำงานในลักษณะสวิตซ์คือ ทำงานในช่องอิมพัลส์และคัตออฟ อุปกรณ์สวิตชิงพวกนี้จะมีแรงดันตกคร่อมตัวมันน้อยมาก จึงมีกำลังงานสูญเสียต่ำมาก ประสิทธิภาพจึงสูงประมาณ 60% ถึง 90% ซึ่งมากกว่าเรกูเลเตอร์แบบลิเนียร์มาก

และด้วยเหตุที่แหล่งจ่ายไฟแบบสวิตชิงทำงานที่ความถี่สูง หม้อแปลง, ใช้อิเหน็ด และตัวเก็บประจุที่ใช้จึงมีขนาดเล็กน้ำหนักเบา และย่อมเยาด้วยราคา

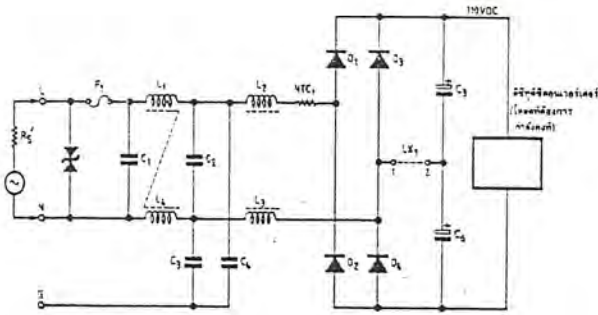
ข้อเสียของแหล่งจ่ายไฟแบบสวิตชิง

จากแผนผังการทำงานในรูปที่ ๑ จะเห็นว่าแหล่งจ่ายไฟแบบสวิตชิงมีความซับซ้อนกว่าแบบลิเนียร์มาก ทำให้การทำควมเข้าใจวงจรค่อนข้างยาก ที่ ออกแบบและซ่อม นอกจากนี้สวิตชิงเพาเวอร์ซัพพลายยังเป็นตัวสร้างสัญญาณรบกวนแม่เหล็กไฟฟ้าและความถี่วิทยุ (EMI/RFI) ตัวอากาศที่เดียว มีความถี่ของการรบกวนอยู่ในช่วง 10 kHz ถึง 30 kHz เกิดจากการสวิตชิงในภาคอินเวอร์เตอร์ ขณะทำการเปลี่ยนไฟตรงแรงดันสูงเป็นพัลส์สี่เหลี่ยมแรงดันสูง ซึ่งการเปลี่ยนแปลงของแรงดันอย่างรวดเร็วจะเป็นรูปแบบของฮาร์มอนิกความถี่สูงอย่างโดดเด่น และความถี่เหล่านี้สามารถจะรบกวนการทำงานของเครื่องใช้ไฟฟ้าต่าง ๆ ได้ไม่ว่าจะเป็นเครื่องรับโทรทัศน์ เครื่องมือวัด ระบบคอมพิวเตอร์ ระบบสื่อสาร ระบบควบคุม ฯลฯ ดังนั้นแหล่งจ่ายไฟแบบสวิตชิงที่ดีจึงต้องมีวงจรกรองสัญญาณรบกวน EMI/RFI ด้วย

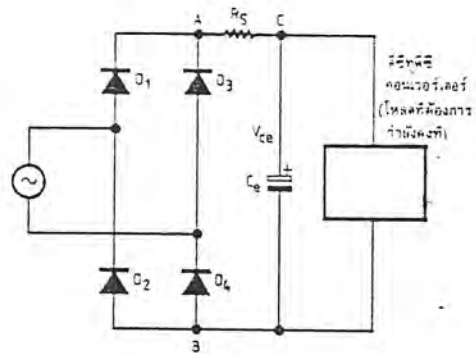
ด้านแรกของแหล่งจ่ายไฟแบบสวิตชิง

คือภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุตนั่นเอง ในส่วนนี้จะรับกำลังงานโดยตรงจากไฟบ้าน โดยไม่ผ่านหม้อแปลงกำลัง ดังที่พบในแหล่งจ่ายไฟแบบลิเนียร์ ในตำราภาษาอังกฤษ บางเล่มจึงเรียกแหล่งจ่ายไฟแบบสวิตชิงว่า "direct-off-line-switchmode supply "

ในปัจจุบันเครื่องใช้ไฟฟ้าและเครื่องมือต่าง ๆ ที่ตั้งใจผลิตออกมาขายทั่วโลก จะจัดวงจรเรกติไฟร์และฟิลเตอร์ให้สามารถเปลี่ยนแปลงเข้ากับระบบไฟประเทศนั้นได้ไม่ยากดูจาก



รูปที่ ๒ แสดงวงจรเรกติไฟร์และฟิลเตอร์แบบเลือกได้ ๒ ระดับแรงดัน



รูปที่ ๓ วงจรอย่างง่ายของวงจรเรกติไฟร์ในรูปที่ ๒

วงจรรูปที่ ๒ ปกติเมื่อใช้กับไฟ ๒๒๐ V_{ac} ไดโอด D₁-D₄ จะทำหน้าที่เป็นบริดจ์เรกติไฟร์ธรรมดา โดยที่ตัวเก็บประจุ C₅ และ C₆ จะต่ออนุกรมกัน ได้แรงดันไฟตรงตกคร่อมรวมประมาณ 310 V_{dc} แต่ถ้านำไปใช้กับไฟ 110 V_{ac} จะต้องเชื่อมจุด ๑ เข้ากับจุด ๒ ไดโอด D₃ และ D₄ จะได้รับรีเวอร์สไบเอสตลอดเวลาเหลือเพียง D₁ และ D₂ เท่านั้นที่ทำงาน ซึ่งแต่ละตัวจะทำงานตัวละครึ่งไซเคิลเช่นเดียวกับตัวเก็บประจุ C₅ และ C₆ ก็จะได้แรงดัน 310 V_{dc} เท่าเดิม นอกจากนี้วงจรในรูปที่ ๒ ยังประกอบไปด้วยวงจรกรองสัญญาณรบกวน (L₁, L₂, L₃, L₄, C₁, C₂, C₃ และ C₄) วาริสเตอร์ Z₁ ป้องกันแรงดันทรานเซียนต์ และเทอร์มิสเตอร์ NTC₁ ซึ่งทำหน้าที่จำกัดกระแสกระชาก เมื่อเริ่มจ่ายไฟให้วงจร

จุดสำคัญในการออกแบบอยู่ที่การเลือกขนาดของไดโอด, ฟิวส์อินพุต, ตัวเหนี่ยวนำในวงจรกรอง EMI/RFI ซึ่งจะต้องรู้ค่ากระแสสูงสุดและกระแส RMS ที่อินพุต ส่วนการเลือกขนาดของตัวเก็บประจุฟิลเตอร์จะต้องรู้ค่ากระแสที่ไหลผ่านตัวเก็บประจุด้วย

ความต้านทานประสิทธิผล (R_S)

R_S เกิดขึ้นจากความต้านทานรวมทั้งหมดที่แผ่มาในอุปกรณ์ต่าง ๆ ได้แก่ ฟิวส์อินพุต, ไดโอด, ตัวเหนี่ยวนำในวงจรกรอง EMI/RFI, อุปกรณ์จำกัดกระแสกระชาก รวมทั้งความต้านทานภายในของแหล่งจ่ายกำลังไฟสลับ (R'_S) ด้วย

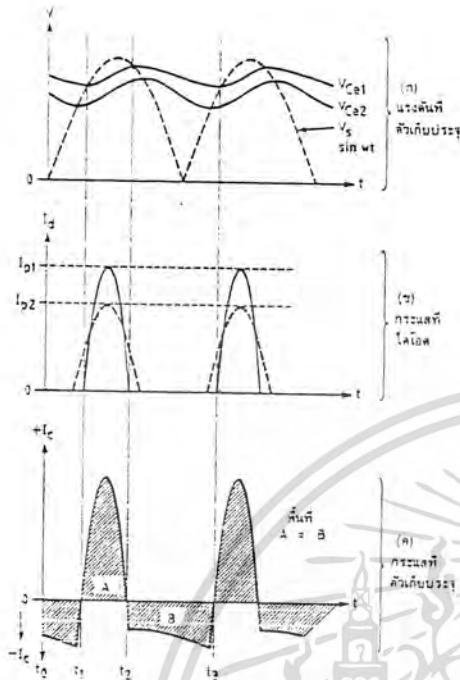
เพื่อให้การวิเคราะห์วงจรในรูปที่ ๒ ง่ายขึ้น จึงลดรูปวงจรเขียนเสียใหม่เป็นรูปที่ ๓ โดยรวม C₅ กับ C₆ เป็น C_e และให้ R_S อยู่ระหว่างเอาต์พุตของวงจรเรกติไฟร์กับตัวเก็บประจุ C_e

ในการนำค่า R_S ไปคำนวณหาค่าต่าง ๆ โดยทั่วไปจะเขียนอยู่ในรูปแฟกเตอร์ของความต้านทาน R_{Sf} โดยที่

$$R_{Sf} = R_S \times \text{กำลังอินพุต}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นของวงจรเรกติไฟร์และฟิลเตอร์ทางด้านอินพุต



รูปที่ ๔ รูปคลื่นแรงดันของวงจรเรกติไฟร์และตัวเก็บประจุฟิลเตอร์แบบเต็มคลื่น (ก) แรงดันตกคร่อมตัวเก็บประจุ (ข) รูปคลื่นกระแสจากไดโอดเรกติไฟร์ (ค) รูปคลื่นกระแสที่ตัวเก็บประจุ

ในช่วงเวลา t_2 ถึง t_3 ตัวเก็บประจุ C_e จะคายประจุเป็นกระแสจ่ายให้แก่โหลด (ดีซีทูดีซีคอนเวอร์เตอร์) แรงดันตกคร่อมตัวเก็บประจุก็จะลดลงจนถึงเวลา t_3 แรงดันอินพุตก็จะมากกว่าแรงดัน V_{ce} อีกครั้ง

แรงดันตกคร่อมตัวเก็บประจุ C_e จะน้อยกว่าแรงดันที่จ่ายให้เสมอ เนื่องจากมีแรงดันตกคร่อมที่ R_s และไดโอดซึ่งแรงดันนี้จะแปรตามกระแสที่ไหลและค่าของ R_s

รูปที่ ๔ (ข) จะเห็นว่ากระแสอินพุตที่ผ่านไดโอดจะผิดเพี้ยนไปจากคลื่นรูปไซน์มาก มีลักษณะเป็นพัลส์ที่มีฮาร์มอนิกส์ความถี่ต่าง ๆ ปนอยู่ ซึ่งจะมีผลทำให้วงจรมีเพาเวอร์แฟกเตอร์ต่ำ กระแสกระเพื่อมที่ตัวเก็บประจุมีค่าสูง และกำลังสูญเสียที่อินพุตมีค่ามาก

เส้นประในรูปที่ ๔ (ข) แสดงให้เห็นว่าเมื่อเพิ่มค่า R_s จะทำให้แรงดัน V_{ce} มีค่าลดลงจาก V_{ce1} มาที่ V_{ce2} และจะลดค่ากระแสสูงสุด แต่เพิ่มช่วงการนำกระแสของไดโอด ซึ่งเมื่อลดกระแสสูงสุดที่ไหลผ่านไดโอดลงก็เท่ากับลดกำลังสูญเสียด้วย อีกทั้งยังทำให้เพาเวอร์แฟกเตอร์มีค่าสูงขึ้นอีกด้วย

รูปที่ ๔ แสดงรูปคลื่นสัญญาณตามจุดต่าง ๆ ของวงจรเรกติไฟร์ในรูปที่ ๓ เส้นประในรูปที่ ๔ (ก) จะแสดงแรงดันตกคร่อมที่จุด A-B ส่วนเส้นทึบนั้นแสดงแรงดันตกคร่อมตัวเก็บประจุระหว่างจุด C-B ที่สภาวะ R_s ไม่เท่ากัน

เมื่อแรงดันที่จ่ายให้วงจรเรกติไฟร์เกินกว่าแรงดันตกคร่อมตัวเก็บประจุ (C_e) ที่เวลา t_1 ไดโอดจะได้รับไบแอสตรงนำกระแสผ่าน R_s จ่ายให้แก่โหลดและเก็บประจุ C_e ด้วยในครั้งที่ไดโอดนำกระแส (t_1 ถึง t_2) นี้ จะเป็นช่วงที่แรงดันตกคร่อม C_e มีค่าสูงขึ้น จนกระทั่งที่เวลา t_2 แรงดันอินพุตจะลดลงต่ำกว่าแรงดันตกคร่อม C_e ไดโอดก็จะหยุดนำกระแส

ในรูปที่ ๔ (ค) ภายใต้สภาวะวะคงที่ พื้นที่ A จะเท่ากับพื้นที่ P เสมอ นั่นคือ ปริมาณกระแสที่ใช้ในการเก็บประจุจะต้องเท่ากับปริมาณกระแสที่จ่ายออก เพื่อพยายามรักษาแรงดันตกคร่อม C_e ให้คงที่

กระแสประสิทธิผล (I_e) และเพาเวอร์แฟกเตอร์ (P_f)

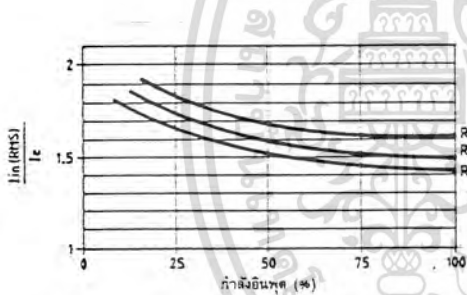
ในรูปที่ ๕, ๖ และ ๗ ค่ากระแส RMS ที่อินพุตและตัวเก็บประจุกับกระแสสูงสุดที่ตัวเก็บประจุจะถูกแสดงเป็นอัตราส่วนกับกระแสประสิทธิผล I_e

$$\text{โดยที่ } I_e = \frac{P_{in}}{V_{in(rms)}}$$

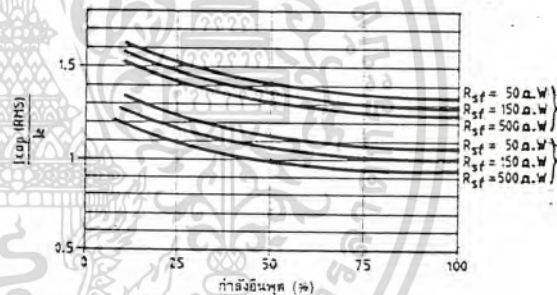
ส่วนค่าเพาเวอร์แฟกเตอร์ (P_f) = กำลังจริง/กำลังงานที่ปรากฏ

ถ้าแรงดันอินพุตค่อนข้างคงตัวแล้ว ค่าเพาเวอร์แฟกเตอร์อาจถูกกำหนดโดย

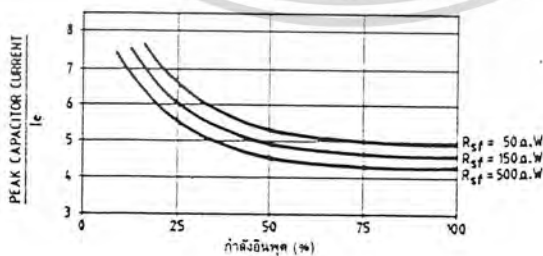
$$P_f = \frac{I_e}{I_{in(rms)}} \text{ ซึ่งหาได้จากกราฟรูปที่ ๕}$$



รูปที่ ๕ ลักษณะเส้นกราฟของกระแสอินพุต RMS ต่อกำลังอินพุต R_{sf} ต่าง ๆ กัน



รูปที่ ๖ ลักษณะเส้นกราฟของกระแส RMS ที่ตัวเก็บประจุฟิเตอร์ต่อกำลังอินพุต R_{sf} ต่าง ๆ กัน



รูปที่ ๗ ลักษณะเส้นกราฟแสดงอัตราส่วนกระแสสูงสุดของตัวเก็บประจุอินพุตประสิทธิผลต่อกำลังอินพุต R_{sf} ต่าง ๆ กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ ๑ แหล่งจ่ายไฟแบบสวิตชิงเครื่องหนึ่งมีประสิทธิภาพ 70% ให้กำลังเอาต์พุต 250 วัตต์ ใช้กับไฟสลับ 110 V/60 Hz โดยใช้วงจรเรกติไฟร์และฟิลเตอร์ดังรูปที่ ๒ ลองหาขนาดของฟิวส์, ค่าของตัวเก็บประจุอย่างต่ำ, กระแส RMS ที่อินพุต, กระแสสูงสุด และ กระแส RMS ที่ตัวเก็บประจุ

วิธีทำ เนื่องจากใช้กับไฟสลับ 110 โวลต์ ดังนั้นวงจรในรูปที่ ๒ จึงต้องต่อจุด ๑ เข้ากับจุด ๒ ให้ตัวเก็บประจุทำงานเป็นวงจรทวิแรงดัน ถ้ากำหนดให้ค่าต่ำสุดของตัวเก็บประจุที่ใช้ไม่ต่ำกว่า ๓ ไมโครฟารัด/วัตต์

ดังนั้นค่าความจุของตัวเก็บประจุ C_5 และ $C_6 = \frac{3uF}{W} \times 250W = 750uF$ หรือมากกว่า จากโจทย์เครื่องมื่อมีประสิทธิภาพ 70% และมีกำลังเอาต์พุต (P_{out}) 250 วัตต์

$$P_{in} = \frac{P_{out}}{\text{ประสิทธิภาพ}} = \frac{250W}{0.7} = 357W \text{ (คิดที่โหลด 100\%)}$$

ดังนั้นกระแสประสิทธิผลที่อินพุต

$$I_e = \frac{P_{in}}{V_{in}} = \frac{375W}{110V} = 3.25A$$

ถ้ากำหนดค่าความต้านทาน R_s เป็น 0.42 โอห์ม

$$\text{จะได้ } R_{sf} = R_s \times P_{in} = 0.42\Omega \times 357W = 150\Omega W$$

จากนั้นนำค่า R_{sf} ไปใช้หาค่ากระแสต่าง ๆ จากกราฟ รูปที่ 5,6 และ 7

กระแส RMS ที่อินพุต ($I_{in(rms)}$) จากกราฟรูปที่ ๕ คิดที่โหลด 100% นั่นคือใช้

$$\text{กำลังอินพุต 100\% และ } R_{sf}=150\Omega W \text{ จะได้ค่า } \frac{I_{in(rms)}}{I_e} = 1.48$$

$$I_{in(rms)} = I_e \times 1.48 = 3.25 A \times 1.48 = 4.8 A_{(rms)}$$

กระแส RMS ที่อินพุตนี้จะเป็นตัวกำหนดขนาดของฟิวส์อินพุต แต่ในทางปฏิบัติจะต้องเผื่อไว้ให้มากกว่าอีก 50% กระแส RMS ที่ตัวเก็บประจุ ($I_{cap(rms)}$) จากกราฟรูปที่ ๖ คิดที่โหลด 100% และ $R_{sf} = 150\Omega W$ เช่นกันจะได้ค่า

$$\frac{I_{cap(rms)}}{I_e} = 1$$

$$I_{cap(rms)} = 1 \times 3.25 A = 3.25 A_{(rms)}$$

ตัวเก็บประจุที่ใช้จะต้องทนกระแสได้มากกว่า 3.25 A_(rms)

กระแสสูงสุดที่อินพุต (I_{peak}) ซึ่งเป็นตัวเดียวกับกระแสสูงสุดที่ตัวเก็บประจุ

$$\text{จากกราฟรูปที่ ๗ จะได้ค่า } \frac{I_{peak}}{I_e} = 4.6 \text{ ซึ่งจะให้กระแสสูงสุดที่อินพุต} = 3.25A \times 4.6 = 14.95A$$

ดังนั้นไดโอดเรกติไฟร์ที่ใช้จะต้องมีอัตราทนกระแสสูงสุดชั่วขณะ (I_{FRM}) มากกว่า 15 แอมป์

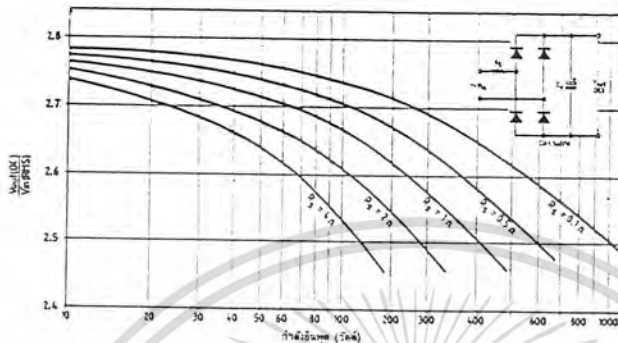
จะต้องมีอัตราทนกระแสขณะไบอัสตรง (I_{FM}) มากกว่ากระแส RMS ที่อินพุต 1.5-2 เท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

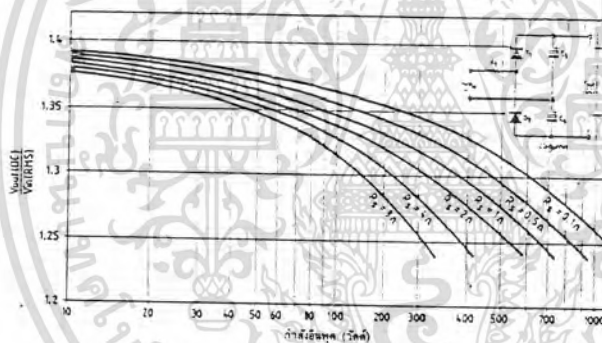
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์

จากการพิสูจน์มาแล้วว่าค่าแรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์ที่มีโหลดเป็นความต้านทานจะขึ้นอยู่กับค่า R_S และกำลังที่โหลดใช้ โดยที่ผลคูณของ $\omega \times C_e \times R_L$ ต้องมีค่ามากกว่า 50



รูปที่ ๘ ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุต R_S ต่าง ๆ กัน ด้วยวงจรเรกติไฟร์แบบเต็มคลื่น (โดยที่ C_e จะต้องมีค่าไม่ต่ำกว่า 1.5 uFAW)



รูปที่ ๙ ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_S ต่าง ๆ กัน ด้วยวงจรเรกติไฟร์แบบทวิแรงดัน (โดยที่ C_5 และ C_6 จะต้องมีค่าไม่ต่ำกว่า 3 uFAW)

รูปที่ ๘ และ ๙ แสดงกราฟที่ใช้ประมาณแรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์ โดยรูปที่ ๙ ใช้เมื่อต่อวงจรเรกติไฟร์แบบทวิแรงดัน โดยขึ้นอยู่กับโหลดต้องการและแรงดันอินพุตที่สภาวะ R_S ต่าง ๆ กัน และเพื่อให้ $\omega \times C_e \times R_L$ มีค่ามากกว่า 50 ค่าของ C_e จะต้องมีค่าไม่ต่ำกว่า 1.5 ไมโครฟารัด/วัตต์ สำหรับในกรณีใช้วงจรเรกติไฟร์แบบทวิแรงดัน

ตัวอย่างที่ ๒ จากกราฟรูปที่ ๘ ถ้าพิจารณาจากตัวอย่างที่ ๑ ที่กำลังอินพุตเป็น 357 วัตต์

R_S ประมาณ 0.5 โอห์ม กราฟจะให้ค่า $\frac{V_{out(DC)}}{V_{in(rms)}} = 2.61$

ดังนั้นแรงดันไฟตรงเอาต์พุต $V_{out(DC)} = 2.61 \times 110 \text{ V} = 287.1 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเลือกใช้ไดโอดเรกติไฟร์อินพุต

ไดโอดที่ใช้จะต้องมีคุณสมบัติที่สำคัญ ๔ อย่างคือ ทนกระแสชาก (IFRM) ทนกระแสเมื่อไบแอสตรง (IFM) และทนแรงดันไบแอสกลับสูงสุด (PRV) ได้

กระแสชาก (IFSM) จะเกิดขึ้นเมื่อเริ่มเปิดสวิตช์จ่ายไฟให้แก่วงจร ถ้าขณะนั้นตัวเก็บประจุยังไม่มีประจุอยู่เลย ค่าความต้านทานรวมของวงจรถ้ามาก คือมีแค่ความต้านทานแฝงในตัวเก็บประจุ (ESR) กับ R_s เท่านั้น

$$\text{ดังนั้น กระแสชาก } I_{FSM} = \frac{V_{out(DC)}}{R_s + ESR}$$

อัตราทนกระแสชาก I_{FSM} ของไดโอด จะต้องมีค่าไม่ต่ำกว่า I_{FSM} ที่คำนวณได้ กระแสสูงสุดชั่วขณะ (I_{FRM}) เป็นกระแสสูงสุดขณะชาร์จตัวเก็บประจุฟูลเตอร์อีกครั้ง หลังจากคายประจุแก้อโหลดซึ่งก็คือกระแสในช่วงเวลา t_1-t_2 ในรูปที่ ๔ (ข) นั่นเอง การหาค่ากระแสสูงสุดชั่วขณะของไดโอดสามารถหาได้โดยใช้กราฟดังตัวอย่างที่ ๑

อัตราทนกระแสไบแอสตรง (I_{FM}) เป็นค่ากระแสสูงสุดที่ไดโอดทนได้โดยไม่พังเสียก่อน โดยทั่วไปควรมีค่ามีค่ามากกว่า 1.5-2 เท่าของค่ากระแสปกติ ซึ่งค่ากระแสนี้ก็หาได้ ดังตัวอย่างที่ ๑ เช่นกัน

อัตราทนแรงดันไบแอสกลับสูงสุด (PRV) หรือที่เรียกอีกชื่อว่า อัตราทนแรงดันย้อนกลับสูงสุด (PIV) เมื่อเราต่อไดโอดแบบบริดจ์จะมีแรงดันตกคร่อมไดโอด เมื่อไบแอสกลับเท่ากับแรงดันเอาต์พุตของวงจร แต่เมื่อต่อแบบเรกติไฟร์แบบทวิแรงดัน จะมีแรงดันไบแอสกลับเป็น ๒ เท่าของแรงดันเอาต์พุต ไดโอดที่ใช้ควรมีค่า PRV ไม่ต่ำกว่าข้อกำหนดข้างต้น

การเลือกตัวเก็บประจุฟูลเตอร์ที่อินพุต

ในทางปฏิบัติจะมีปัจจัยหลักอยู่ ๕ ข้อที่ใช้ในการเลือกขนาดและค่าของตัวเก็บประจุ คือ

อัตราทนกระแสเพื่อ RMS กระแสเพื่อมันขึ้นอยู่กับค่าของตัวเก็บประจุ, R_s , โหลดและแรงดันอินพุตสามารถหาได้จากกราฟรูปที่ ๖ ดังแสดงในตัวอย่างที่ ๑ แม้ว่าอัตรา

ส่วน $\frac{I_{cap(rms)}}{I_e}$ ในวงจรเรกติไฟร์แบบครึ่งคลื่นจะต่ำกว่าแบบบริดจ์ แต่กระแสเพื่อมันจะมีค่ามากกว่า

แรงดันกระแสเพื่อมัน ข้อกำหนดนี้จะใช้กำหนดค่าของตัวเก็บประจุอย่างต่ำในวงจร โดยทั่วไปในการออกแบบวงจรเรกติไฟร์และฟูลเตอร์จะกำหนดให้มีแรงดันกระแสเพื่อมันได้ไม่เกิน 10% ของแรงดันไฟตรงที่เอาต์พุต แรงดันกระแสเพื่อมันจะมีค่าสูงขึ้นเมื่อโหลดใช้กระแสมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มี (033217

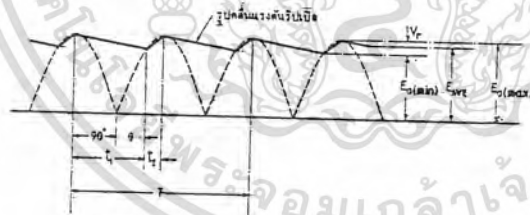
อัตราทนแรงดัน ตัวเก็บประจุที่ใช้ควรมีแรงดันได้ไม่ต่ำกว่า 1.5 เท่าของแรงดันไฟตรงเอาต์พุต เช่น ที่แรงดันไฟตรง 300 โวลต์ ตัวเก็บประจุในกรณีเรกติไฟร์แบบบริดจ์จะต้องทนได้ 450 โวลต์เป็นอย่างต่ำ ส่วนในกรณีต่อแบบทวิแรงดันอัตราทนได้ก็จะลดลงมาครึ่งหนึ่งคือ 225 โวลต์

ขนาดและราคา ตัวเก็บประจุฟิลเตอร์ส่วนใหญ่ที่ใช้จะเป็นแบบอิเล็กโทรไลต์ ซึ่งให้ความจุและทนแรงดันได้สูง แต่ก็มีข้อเสียคือ มีขนาดใหญ่และราคาแพง ยิ่งตัวเก็บประจุมีค่าสูง และทนแรงดันได้สูงเท่าใด ก็ยังมีราคาแพงและขนาดใหญ่มากขึ้นเท่านั้น

ช่วงเวลาไฮลด์อัฟ เป็นระยะเวลาอย่างต่ำที่แหล่งจ่ายไฟจะยังคงรักษาระดับแรงดันเอาต์พุต ภายในขีดจำกัดของเอาต์พุตเรกูลेशनได้ เมื่ออินพุตหยุดจ่ายหรือลดต่ำกว่าขีดจำกัดของอินพุตเรกูลेशनที่กำหนด ช่วงเวลาไฮลด์อัฟนี้จะขึ้นอยู่กับค่าของ C_o , โหลดและแรงดันที่ตกคร่อม C_o ขณะที่แรงดันอินพุตตกหรือหยุดจ่ายไป

การหาค่าความจุของตัวเก็บประจุฟิลเตอร์

พิจารณาแรงดันเอาต์พุตที่ผ่านตัวเก็บประจุฟิลเตอร์ดังรูปที่ 10 จะประกอบด้วยแรงดันไฟตรงเฉลี่ย (E_{AVE}) บวกมากับแรงดันกระเพื่อม (V_r) โดยที่ ($E_o(max)$) คือระดับแรงดันเอาต์พุตสูงสุด และ ($E_o(min)$) คือระดับแรงดันเอาต์พุตต่ำสุด



รูปที่ 10 แสดงตัวแปรต่าง ๆ ของแรงดันเอาต์พุตจากวงจรเรกติไฟร์ที่ผ่านตัวเก็บประจุฟิลเตอร์แล้ว

t_1 คือช่วงเวลาที่ตัวเก็บประจุคายประจุผ่านโหลด และ t_2 คือช่วงเวลาที่ตัวเก็บประจุทำการเก็บประจุใหม่อีกครั้ง

$$t_1 = \text{ระยะเวลาของคลื่นซายน์ที่ } 90^\circ + \text{ระยะเวลาของคลื่นซายน์ที่ } \theta$$

$$t_2 = \text{ระยะเวลาของคลื่นซายน์ที่ } 90^\circ - \text{ระยะเวลาของคลื่นซายน์ที่ } \theta$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{จากสูตร } E_{o(\min)} = E_{o(\max)} \times \sin \theta$$

$$\text{ดังนั้น } \theta = \arcsin\left(\frac{E_{o(\min)}}{E_{o(\max)}}\right)$$

$$\text{และจากสูตร } C = \frac{Q}{V} \text{ และ } Q = I \times t \text{ ดังนั้น}$$

$$C = \frac{I_L \times t_1}{V_r}$$

เมื่อ I_L คือกระแสไฟตรงที่ไหลผ่านโหลดและ V_r คือแรงดันกระเพื่อมที่ยอมรับได้ปกติจะไม่เกิน 10% ของแรงดันไฟตรงเอาต์พุต

ตัวอย่างที่ ๓ จากตัวอย่างที่ ๑ กำหนดให้ค่า R_s เท่ากับ 0.5 โอห์ม จงหาค่าความจุอย่างต่ำของตัวเก็บประจุ C_5 และ C_6

วิธีทำ จากตัวอย่างที่ ๑ กำลังอินพุต = 357 วัตต์ และจากตัวอย่างที่ ๒ แรงดันไฟตรง

$$\text{เอาต์พุต} = 287.1 \text{ โวลต์ จะได้กระแสไฟตรงที่เอาต์พุต} = \frac{P_{in}}{V_{DC}} = \frac{357W}{287.1V} = 1.24A$$

$$\text{ส่วนแรงดันกระเพื่อม } V_r = 10\% \text{ ของแรงดันเอาต์พุต} = 0.1 \times 287.1 = 28.7V_{p-p}$$

$$\text{ดังนั้น } E_{o(\max)} = 287.1 + 28.7 = 315.8V$$

$$E_{o(\min)} = 287 - 28.7 = 258.4V$$

$$\text{และ } \theta = \sin^{-1}\left(\frac{E_{o(\min)}}{E_{o(\max)}}\right) = \sin^{-1}\left(\frac{258.4}{315.8}\right) = 54.9^\circ$$

$$\text{และคาบเวลา } T = \frac{1}{f} = \frac{1}{60Hz} = 16.6ms$$

โดยที่ T เป็นคาบเวลาของคลื่นขายนี้นใน 360°

$$\text{ดังนั้นระยะเวลาของคลื่นขายนี้นใน } 90^\circ = 16.6ms \times \frac{90^\circ}{360^\circ} = 4.16ms$$

$$\text{และระยะเวลาของคลื่นขายนี้นในเฟส } \theta = 16.6ms \times \frac{54.9^\circ}{360^\circ} = 2.54ms$$

$$t_1 = 4.16ms + 2.54ms = 6.7ms$$

$$\text{ค่าความจุอย่างต่ำของตัวเก็บประจุ } C_e = \frac{E_L \times t_1}{V_r} = \frac{1.24A \times 6.7ms}{28.7V} = 289.7\mu F$$

C_5 และ C_6 ต้องมีค่าอย่างต่ำตัวละ $289.7 \mu F \times 2 = 579.5$ ไมโครฟารัด

จึงจะทำให้แรงดันกระเพื่อมไม่เกิน $28.7 V_{p-p}$

จากการเปรียบเทียบค่าของตัวเก็บประจุในตัวอย่างที่ ๑ กับตัวอย่างที่ ๓ จะเห็นว่าค่าในตัวอย่างที่ ๑ จะมีค่ามากกว่า ซึ่งถ้าไม่คำนึงถึงเรื่องราคามากนัก ก็สามารถเลือกใช้ข้อกำหนด $\omega \times C_e \times R_L$ ดังที่ใช้ในตัวอย่างที่ ๑ ก็ได้ ซึ่งจะสะดวกและง่ายกว่ามาก

แต่ถ้ากำหนดให้แหล่งจ่ายไฟมีช่วงเวลาโวลต์อัมมากกว่าคาบเวลาของคลื่นไฟสลับอินพุต (เช่น 220V/50Hz) จะมีคาบเวลาหนึ่งไซเคิลเป็น 20 ms) ก็จะไม่สามารถใช้ข้อกำหนดและการคำนวณดังที่ผ่านมาในการหาค่าตัวเก็บประจุได้ ค่าต่ำสุดของตัวเก็บประจุที่ใช้จะต้องคำนวณจากพื้นฐานของพลังงานที่เก็บสะสมไว้ในตัวเก็บประจุ ดังต่อไปนี้

ถ้าให้ C = แรงดันไฟตรงที่ตกคร่อมตัวเก็บประจุขณะที่แรงดันเริ่มตกหรือหยุดจ่าย

$$V_s = \text{พลังงานอินพุตที่ใช้ไปในช่วงเวลาโวลต์อัม} \left(\frac{E_o}{\text{ประสิทธิภาพ}} \right)$$

$$E_o = \text{พลังงานเอาต์พุตที่จ่ายแก่โหลดในช่วงเวลาโวลต์อัม} \\ (\text{กำลังเอาต์พุต} \times \text{ช่วงเวลาโวลต์อัม})$$

$$E_{cs} = \text{พลังงานที่เก็บไว้ในตัวเก็บประจุ ในช่วงเวลาหลังจากแรงดันตกหรือจ่าย}$$

$$E_{ef} = \text{พลังงานที่ยังคงอยู่ในตัวเก็บประจุ ในช่วงเวลาหลังจากแรงดันตกหรือหยุดจ่าย}$$

$$V_f = \text{แรงดันที่ตัวเก็บประจุ ในช่วงเวลาหนึ่งหลังจากแรงดันตกหรือหยุดจ่าย}$$

$$\text{จาก } E_{cs} = \frac{1}{2} C V_s^2 \text{ และ } E_{ef} = \frac{1}{2} C V_f^2$$

และ พลังงานที่จ่ายเข้า (E_i) = พลังงานที่จ่ายออก (E_o)

$$\text{ด้วยเหตุนี้ } E_i = \frac{1}{2} C V_s^2 - \frac{1}{2} C V_f^2 \\ = \frac{C(V_s^2 - V_f^2)}{2}$$

$$\text{ดังนั้นค่าความจุอย่างต่ำ } C_{e(\min)} = \frac{2E_i}{V_s^2 - V_f^2}$$

ตัวอย่างที่ ๔ คำนวณหาค่าตัวเก็บประจุฟิวดเตอร์ของวงจรเรกติไฟรีนภาคอินพุต เมื่อโหลดต้องการเอาต์พุต 90 วัตต์ ประสิทธิภาพ 70% แรงดันอินพุตก่อนที่ไฟจะตกหรือหยุดจ่ายเป็น 190 โวลต์ และเมื่อแรงดันตกแล้วเหลือแรงดัน 152 โวลต์ โดยมีช่วงเวลาโวลต์อัม 42 ms กำหนด R_s เป็น 1 โอห์ม วงจรนี้ใช้กับไฟ 220V/50Hz

วิธีทำ ในภาวะปกติช่วงเวลาคายประจุของตัวเก็บประจุ (ช่วงเวลา t_1) ที่ความถี่ 60 Hz สภาวะที่หนักที่สุดจะต้องใช้เวลาประมาณ 8 ms ดังนั้นจะต้องใช้ช่วงเวลาในการคายประจุทั้งหมดเป็น $(8+42) \text{ ms} = 50 \text{ ms}$ ซึ่งเวลานี้จะนำมาใช้ในการคำนวณช่วงเวลาโวลต์อัมที่แท้จริงจากรูปที่ ๔ แรงดันไฟตรงเอาต์พุตที่ตกคร่อม C_5 และ C_6 ก่อนที่ไฟจะตกหรือหยุดจ่าย

$$V_s = 1.35 \times 190V = 256V$$

$$\text{และแรงดันเอาต์พุตหลังจากช่วงเวลาโวลต์อัม } V_f = 1.35 \times 152 = 205V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงเวลาโฮลด์อัฟ $E_i = \frac{E_o}{\text{ประสิทธิภาพ}} = \frac{\text{กำลัง OUTPUT} \times \text{ช่วงเวลา HOLD-UP}}{\text{ประสิทธิภาพ}}$

$$= \frac{90 \times 50 \times 10^3}{0.7} = 6.43J$$

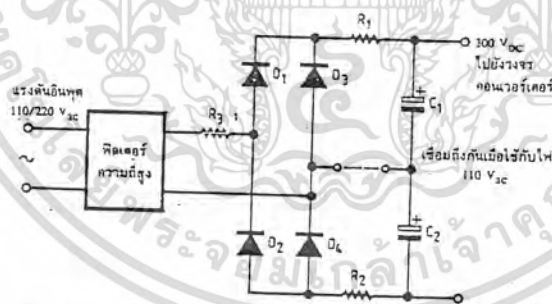
ดังนั้นค่าความจุอย่างต่ำที่ใช้ $C_{e(\min)} = \frac{2 \times 6.43}{256^2 - 205^2} = 547\mu F$

แต่ C_e ก็คือ ตัวเก็บประจุ C_5 กับ C_6 ต่ออนุกรมกันดังนั้นค่าของ C_5 และ C_6 คือ 100 μF เป็นอย่างต่ำ แต่ค่านี้ไม่มีขายในท้องตลาด ดังนั้นอาจใช้ตัวเก็บประจุขนาด 1500 μF แทนก็ได้

จากตัวอย่างนี้จะเห็นได้ชัดว่าเมื่อมีช่วงเวลาโฮลด์อัฟมาก ๆ ค่าของตัวเก็บประจุจะมากกว่าที่คำนวณได้จากข้อจำกัดของแรงดันกระแสเพื่อและข้อกำหนด $\omega \times C_e \times R_L > 50$ มาก ดังนั้นผู้ออกแบบจึงควรคำนึงถึงช่วงเวลาน้อย่างถี่ถ้วนเพราะนั่นหมายถึง ราคาและขนาดของตัวเก็บประจุที่ใช้ด้วย

การจำกัดกระแสกระชาก

ในตัวเก็บประจุที่ไม่มีประจุอยู่แล้ว ทางทฤษฎีจะถือว่ามีค่าความต้านทานเป็นศูนย์ เมื่อตอนเริ่มเก็บประจุ แต่ในทางปฏิบัติจะมีค่าความต้านทานแฝง ESR อยู่เล็กน้อย เมื่อเริ่มจ่ายไฟสลับที่อินพุตก็จะมีกระแสไหลผ่านไดโอดและตัวเก็บประจุอย่างมากภายในช่วงเวลาเริ่มต้น



รูปที่ 11 วงจรจำกัดกระแสกระชากด้วยตัวต้านทานอนุกรม

ด้วยเหตุนี้จึงต้องหาทางจำกัดกระแสกระชากนี้เพื่อไม่ให้อุปกรณ์ในวงจรอย่างใดโอดหรือฟิวส์พังเสียหาย มีอยู่ ๓ วิธีที่ใช้กันคือ แบบใช้ตัวต้านทานต่ออนุกรม, แบบใช้เทอร์มิสเตอร์ชนิด NTC และวงจรจำกัดกระแส

แบบใช้ตัวต้านทานต่ออนุกรม ในการใช้งานที่ต้องการกำลังต่ำอาจใช้ตัวต้านทานต่ออนุกรม ดังรูปที่ ๑๑ ก็ได้ การใส่ตัวต้านทานในการลดกระแสกระชากจะมีข้อดีคือ ลดความเค้นทางไฟฟ้าให้ไดโอด ตัวเก็บประจุ และ อุปกรณ์กรองสัญญาณรบกวน แต่ก็มีผลทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

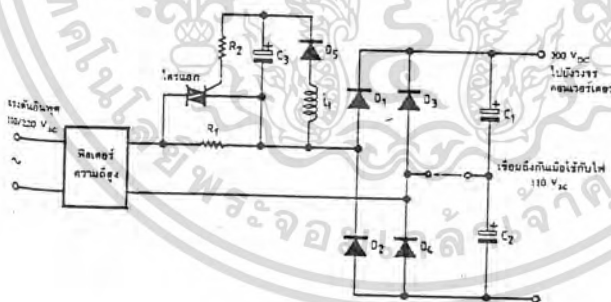
ให้เกิดการสูญเสียกำลังเพิ่มขึ้น ประสิทธิภาพโดยรวมของวงจรจึงลดลงและแรงดันเอาต์พุตจะลดลงด้วย เมื่อเวลาทำงานปกติ

ตัวต้านทานที่ใช้ที่นี่จะต้องทนทานต่อความเค้นจากแรงดันและกระแสที่มีค่าสูง ปกติมักจะใช้ตัวต้านทานแบบไวร์วาวด์

ในรูปที่ ๑๑ แสดงตำแหน่งการติดตั้งตัวต้านทานอนุกรมอาจจะเป็นตำแหน่ง R_1, R_2, R_3 อันใดอันหนึ่ง

แบบใช้เทอร์มิสเตอร์ชนิด NTC สามารถใช้แทน R_1, R_2, R_3 ในรูปได้เลย มักจะใช้ในงานที่กำลังไม่สูงนัก ค่าความต้านทานของ NTC จะมีค่าสูงเมื่อเริ่มเปิดสวิตช์จ่ายไฟเข้าเครื่อง เมื่อกระแสไหลผ่าน NTC แล้วจะทำให้ตัวมันเริ่มร้อนขึ้น ความต้านทานก็จะลดลงที่การทำงานสภาวะปกติ ซึ่งทำให้ลดการสูญเสียได้มาก มีประสิทธิภาพดีขึ้นแต่ก็มีข้อเสียคือเมื่อปิดสวิตช์ของแหล่งจ่ายไฟแล้วเปิดอีกครั้งในเวลาใกล้กัน NTC จะยังร้อนอยู่ จึงไม่สามารถจะจำกัดกระแสกระชากได้ และอาจทำให้อุปกรณ์เสียหายได้

แบบใช้วงจรจำกัดกระแส หรือจะเรียกว่าแบบใช้ไดรแอคก็ได้ มักจะใช้งานกำลังสูง ในรูป แสดงวงจรจำกัดกระแสกระชากแบบแอคทีฟ หลักการทำงานคือเมื่อเริ่มเปิดสวิตช์จ่ายไฟ C_1 และ C_2 จะเก็บประจุผ่าน R_1 ซึ่งมีค่าสูง เป็นการจำกัดกระแสกระชาก ตัวเก็บประจุ C_3 จะเริ่มเก็บประจุหลังจากที่เปิดสวิตช์ไปได้สักครู่ จนมีระดับแรงดันพอจะทริกเกตไดรแอคได้ เมื่อไดรแอคนำกระแสก็จะลัดวงจร R_1 เพื่อเลิกการจำกัดกระแส



รูปที่ 12 วงจรจำกัดกระแสด้วยตัวต้านทานอนุกรมแบบใช้ไดรแอคควบคุมการจำกัดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

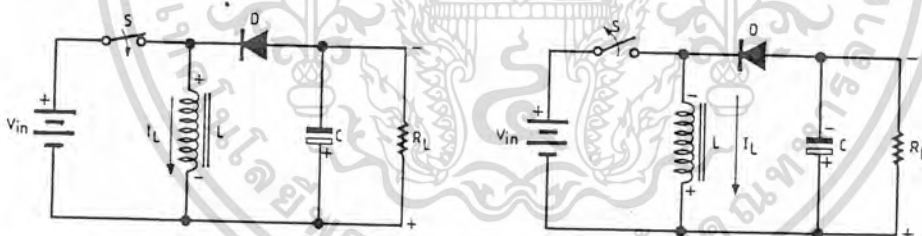
DC-DC Converter

จากไดอะแกรมการทำงานของสวิตชิงเพาเวอร์ซัพพลาย จะเห็นได้ว่าในส่วนของดีซีทุติยโคเนเวอร์เตอร์ประกอบด้วย

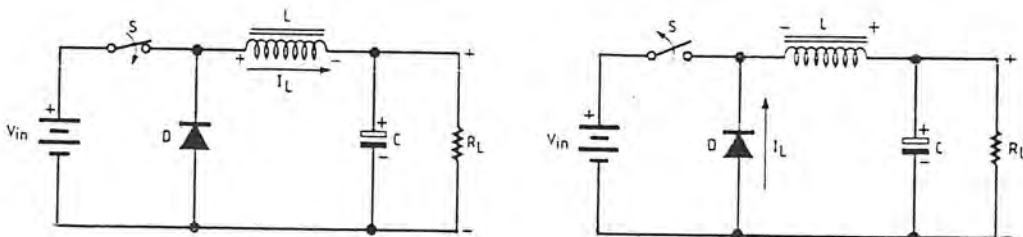
- อินเวอร์เตอร์ความถี่สูง
- ภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุต
- วงจรควบคุม

วงจรควบคุมจะทำหน้าที่ป้อนพัลส์สี่เหลี่ยมความถี่สูง (20 kHz - 500 kHz) ที่สามารถควบคุมความกว้างของพัลส์ให้กับภาคอินเวอร์เตอร์ ซึ่งจะแปลงไฟตรงแรงดันสูง($\approx 300 \text{ V}$) เป็นพัลส์สี่เหลี่ยมแรงดันสูงความถี่สูง จากนั้นจึงทำการปรับขนาดของแรงดันตามต้องการโดยหม้อแปลงความถี่สูงและส่งเข้าภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุตเป็นไฟตรงตามต้องการ

- แม้ว่าคอนเวอร์เตอร์จะมีอยู่หลายแบบ แต่ก็ล้วนมีพื้นฐานมาจากวงจร ๓ แบบคือ
- ฟลายแบ็คหรือบั๊กบูสต์ (Flyback or Buck-Boost)
 - ฟอรวเวิร์ดหรือบัค (Forward or Buck)
 - พูช-พูลหรือบัคดีไรฟ์ (Push-Pull or Buck-Derived)



รูปที่ ๑ หลักการของคอนเวอร์เตอร์แบบฟลายแบ็ค

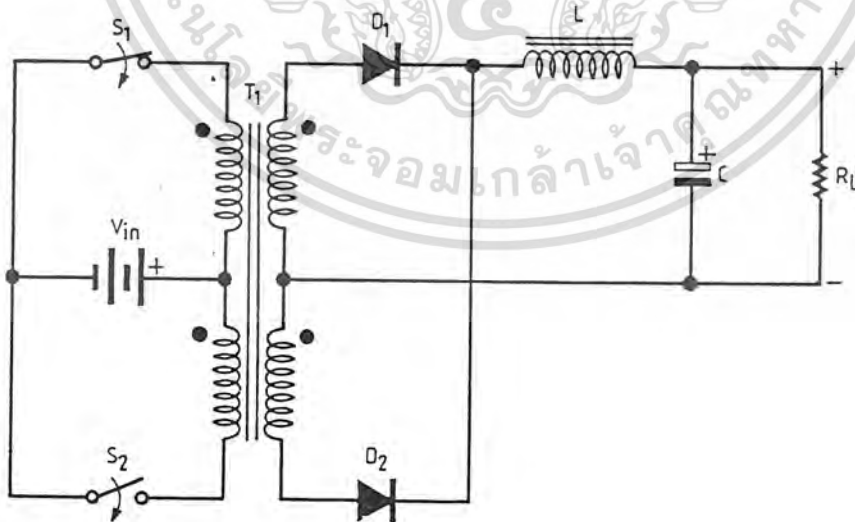


รูปที่ ๒ หลักการของคอนเวอร์เตอร์แบบฟอรวเวิร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ๑ แสดงลักษณะของคอนเวอร์เตอร์แบบฟลายแบ็คเมื่อสวิตช์ S ปิด รูป (ก) กระแสจะไหลผ่านตัวเหนี่ยวนำ L สะสมพลังงานในรูปของสนามแม่เหล็ก ไดโอด D จะถูกไบแอสกลับจึงยังไม่มีแรงดันตกคร่อมไหลด R_L ในขณะนี้ ต่อมาเมื่อสวิตช์เปิด รูป (ข) ตัวเหนี่ยวนำก็จะคายพลังงานออกมา (เนื่องจากสนามแม่เหล็กยุบตัว) แต่ขั้วของแรงดันจะกลับกันกับที่ป้อนเข้ามา ซึ่งเป็นไปตามธรรมชาติของตัวเหนี่ยวนำ ทำให้ไดโอดได้รับไบแอสตรงนำกระแสจากการคายพลังงานกลับของตัวเหนี่ยวนำสู่ไหลด และจะมีขั้วแรงดันตรงข้ามกับแรงดันอินพุต ถ้าสวิตช์ปิด-เปิดเป็นจังหวะอย่างต่อเนื่อง กระแสอินพุตและเอาต์พุตก็จะมีลักษณะเป็นพัลส์อย่างต่อเนื่องด้วย จึงพอสรุปได้ว่าในคอนเวอร์เตอร์แบบฟลายแบ็คนั้น พลังงานจะถูกเก็บในตัวเหนี่ยวนำในระหว่างที่สวิตช์ปิด และพลังงานจะถูกปล่อยไปสู่ไหลดในระหว่างสวิตช์เปิดหรือฟลายแบ็คนั่นเอง

รูปที่ ๒ แสดงการทำงานของคอนเวอร์เตอร์แบบฟอร์เวิร์ด เมื่อสวิตช์ปิดกระแสจะไหลผ่านตัวเหนี่ยวนำไปสู่ไหลดทำให้มีแรงดันตกคร่อมไหลด และมีขั้วเหมือนกับอินพุตดังแสดงในรูปที่ ๒ (ก) ไดโอดจะถูกไบแอสกลับในตอนนี้ และเมื่อสวิตช์เปิดสนามแม่เหล็กที่ตัวเหนี่ยวนำจะยุบตัวคายพลังงานออกมาในรูปกระแสและมีขั้วแรงดันดังรูปที่ ๒ (ข) ทำให้ไดโอดได้รับไบแอสตรงนำกระแสไหลผ่านตัวเก็บประจุและไหลด แรงดันที่ตกคร่อมไหลดจึงยังมีขั้วเหมือนเดิม ไดโอดในวงจรนี้มักจะถูกเรียกว่าไดโอดฟรี-วิลลิงหรือไดโอดฟลายวีว (freewheeling or fly wheel diode) เพราะการทำงานดังกล่าว กระแสเอาต์พุตที่ได้จะต่อเนื่องถึงแม้ขณะที่กระแสอินพุตจะมีลักษณะเป็นพัลส์



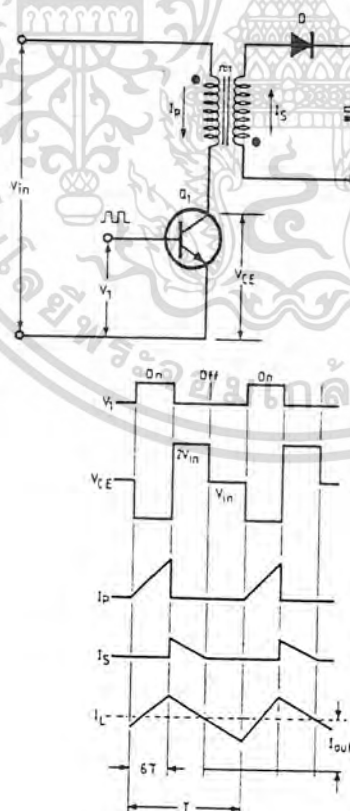
รูปที่ ๓ วงจรพื้นฐานของคอนเวอร์เตอร์แบบพช-พวล

ส่วนในรูปที่ ๓ เป็นวงจรพื้นฐานของคอนเวอร์เตอร์แบบพช-พวล ซึ่งที่จริงก็คือ กาน่าคอนเวอร์เตอร์แบบฟอร์เวิร์ด ๒ วงจรมาทำงานร่วมกันโดยให้ผลัดกันทำงานนั่นเอง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาก็เท่านั้น ไม่นอญู่ ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนเวอร์เตอร์แบบฟลายแบ็ค

รูปแบบพื้นฐานของคอนเวอร์เตอร์ที่แสดงในรูปที่ ๑, ๒ และ ๓ นั้นไม่ได้รับการแยกจากกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุต จึงไม่ค่อยปลอดภัยเท่าไรนัก ดังนั้นแหล่งจ่ายไฟแบบวิตซิ่งที่ใช้กันในทางปฏิบัติจึงต้องมีหม้อแปลงแยกจากกันทางไฟฟ้าระหว่างไฟตรง ๓๐๐ โวลท์กับเอาต์พุต เป็นหม้อแปลงความถี่สูงซึ่งมีขนาดเล็ก

คอนเวอร์เตอร์แบบฟลายแบ็คที่ใช้กันในทางปฏิบัติรูปที่ ๔ พร้อมด้วยรูปคลื่นของสัญญาณตามจุดต่าง ๆ เมื่อทรานซิสเตอร์ Q_1 นำกระแส กระแสจะไหลผ่านขดปฐมภูมิและสะสมพลังงานไว้ แต่แรงดันที่เกิดขึ้นที่ขดทุติยภูมิจะมีขั้วตรงกันข้ามกับขดปฐมภูมิ (สังเกตจากจุดที่ขดปฐมภูมิและทุติยภูมิ) ดังนั้นจึงไม่มีพลังงานปล่อยไปยังโหลด เพราะไดโอดถูกไบแอสกลับและเมื่อ Q_1 หยุดนำกระแส ขดปฐมภูมิของหม้อแปลงจะคายพลังงานออกมาแต่ขั้วแรงดันจะกลับกันทำให้ไดโอดด้านทุติยภูมิได้รับไบแอสตรงนำกระแสผ่านไปยังโหลดและเก็บประจุที่ C แม้ว่าหม้อแปลงจะทำหน้าที่แยกจากกันทางไฟฟ้าแล้วยังกระทำตัวเป็นใช้ค็อกด้วย ซึ่งในทางทฤษฎีไม่จำเป็นต้องใส่ตัวเหนี่ยวนำค่าน้อย ๆ ไว้ ตรงระหว่างไดโอดและตัวเก็บประจุ เพื่อทำการกำจัดสัญญาณรบกวน EMI/RFI ที่เกิดจากการสวิตช์ของคอนเวอร์เตอร์นั่นเอง



รูปที่ ๔ วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟลายแบ็ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของอุปกรณ์สวิตซ์ที่ใช้ในคอนเวอร์เตอร์แบบฟลายแบ็ค

อุปกรณ์สวิตซ์ในที่นี้หมายถึง เพาเวอร์ทรานซิสเตอร์เพาเวอร์มอสเฟต ฯลฯ ซึ่งจะต้องทนแรงดันตกคร่อมได้สูงเมื่อตัวมันหยุดนำกระแส และจะต้องทนกระแสได้สูงเมื่อมันนำกระแส เช่น เพาเวอร์ทรานซิสเตอร์ จะต้องทราบพิกัดที่สำคัญคือ $V_{ce(max)}$ และ $I_{ce(max)}$ แต่ถ้าเป็นเพาเวอร์มอสเฟตก็คือ $V_{dss(max)}$ และ $I_{d(max)}$ ฯลฯ

ในบทความตอนนี้จะกล่าวถึงอุปกรณ์สวิตซ์ที่เป็นเพาเวอร์ทรานซิสเตอร์เท่านั้น เพราะง่ายต่อการทำความเข้าใจและเป็นที่ยอมรับกันดีสำหรับผู้อ่านอยู่แล้ว จากวงจรในรูปที่ ๔ $V_{ce(max)}$ ที่เกิดขึ้นในวงจรเมื่อ Q_1 ต้องทนได้ในขณะไม่นำกระแสคือ

$$V_{ce(max)} = 2 \times V_{in} + V_s \times \left(\frac{N_s}{N_p} \right)$$

โดยที่ V_{in} คือ แรงดันไฟตรงที่ได้รับจากภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุต ($\approx 300 \text{ V}$)

V_s คือ แรงดันที่ขดทุติยภูมิ ($V_{out} - 0.7 \approx V_{out}$)

$\frac{N_s}{N_p}$ คือ อัตราส่วนของจำนวนรอบระหว่างขดทุติยภูมิกับปฐมภูมิ

แต่จากทฤษฎีของหม้อแปลง $\frac{N_s}{N_p} = \frac{V_s}{V_p}$

$$\begin{aligned} V_{ce(max)} &= 2V_{in} + V_s \times \left(\frac{V_s}{V_p} \right) \approx 2V_{in} + \frac{V_o^2}{V_{in}} \\ &= 600 + \frac{V_o^2}{300} \end{aligned}$$

จากสมการเห็นได้ว่า $V_{ce(max)}$ มีค่ามากกว่า 600 โวลต์ขึ้นกับแรงดันเอาต์พุตในทางปฏิบัติทรานซิสเตอร์หรือมอสเฟตที่นำมาใช้จะต้องทนแรงดันตกคร่อมมากกว่าที่คำนวณได้สักประมาณ 800 โวลต์

อีกจุดหนึ่งที่สำคัญคือ ทรานซิสเตอร์ที่ใช้จะต้องทนกระแสคอลเล็กเตอร์ I_c ในขณะทำงานด้วยคือ

$$I_c = I_L \times \left(\frac{N_s}{N_p} \right)$$

เมื่อ I_L คือ กระแสที่ไหลผ่านโหลดสูงสุด นอกจากนี้อาจหา I_c ได้จาก

$$I_c = \frac{2P_{out}}{\eta V_{in} \delta_{(max)}}$$

โดยที่ η คือ ประสิทธิภาพของคอนเวอร์เตอร์ (อยู่ในช่วง 60%-90%)

$\delta_{(max)}$ คือ ค่าดีวีดีไซ์เคิลสูงสุดของสัญญาณพัลส์จากวงจรควบคุม $\left(\frac{\text{ความกว้างของพัลส์}}{\text{คาบเวลาของพัลส์}} \right)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งโดยทั่วไป $\delta_{(\max)}$ จะมีค่าต่ำกว่า 0.5 (≈ 0.4) แล้วแต่จะออกแบบ เช่น สมมติให้คอนเวอร์เตอร์มีประสิทธิภาพ η เป็น 0.8 และ $\delta_{(\max)}$ เป็น 0.4 ก็จะได้

$$I_C = 6.25 \times \frac{P_{out}}{V_{in}}$$

หม้อแปลงในคอนเวอร์เตอร์แบบฟลายแบ็ค

จากลักษณะการทำงานดังที่กล่าวมาจะเห็นได้ว่าหม้อแปลงในคอนเวอร์เตอร์แบบนี้จะถูกขับเพียงทิศทางที่เป็นบวกทิศทางเดียวดังกราฟ B-H ในรูปที่ ๕ ดังนั้นแกนที่ใช้จึงต้องมีขนาดปริมาตรใหญ่เป็นพิเศษ ปริมาตรของแกนสามารถหาได้จากสูตรต่อไปนี้

$$\text{ปริมาตรของแกน} = \frac{u_o u_e I_{L(\max)}^2 L_{out}}{B_{\max}^2}$$

เมื่อ u_o คือ $4\pi \times 10^{-7}$

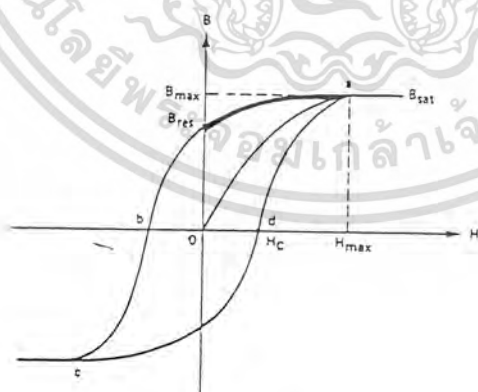
u_e คือ ค่าความซึมซาบทางแม่เหล็กสัมพัทธ์เทียบกับอากาศ

I_L คือ กระแสที่จ่ายแก่โหลดสูงสุด (แอมป์)

L_{out} คือ ค่าความเหนี่ยวนำทางด้านเอาต์พุต (ไมโครเฮนรี่)

B_{\max} คือ ค่าความหนาแน่นของเส้นแรงแม่เหล็กสูงสุด (เวเบอร์/ตารางเมตร)

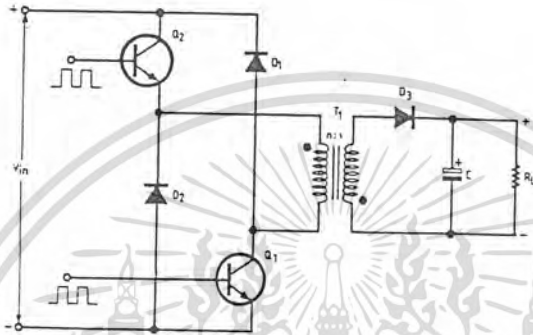
การเลือกใช้แกนจะต้องเลือกวัสดุที่มาทำแกนที่มีค่า u_e มากเพื่อลดขนาดของตะและจำนวนรอบของขดลวดลง อันจะเป็นเหตุให้เกิดความร้อนสะสมขึ้นได้



รูปที่ ๕ กราฟ B-H ของหม้อแปลงในคอนเวอร์เตอร์แบบฟลายแบ็ค

คอนเวอร์เตอร์แบบฟลายแบ็คในรูปแบบอื่น

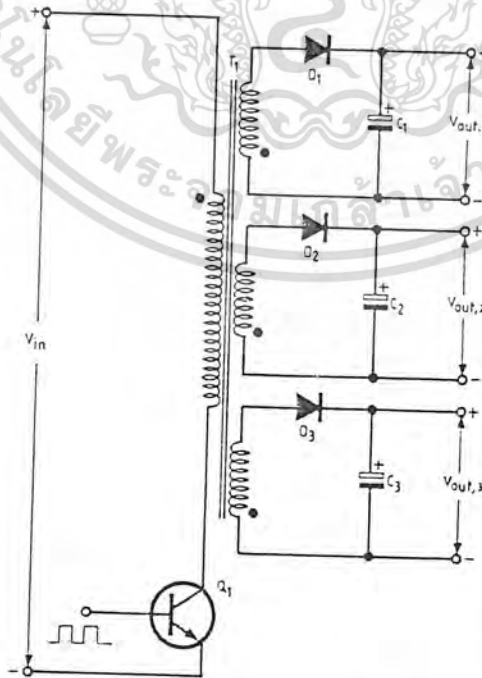
จากที่กล่าวมาแล้วว่าอุปกรณ์สวิตชิง เช่น เพาเวอร์ทรานซิสเตอร์ที่ใช้จะต้องทนแรงดันได้ประมาณ 800 โวลต์ในขณะที่ไม่ทำงาน ซึ่งเพาเวอร์ทรานซิสเตอร์หรือเพาเวอร์มอสเฟตที่ทนแรงดันได้สูงมักมีราคาแพง จึงได้มีการปรับปรุงรูปแบบของวงจรมาเป็นดังรูปที่ ๖ โดยใช้ทรานซิสเตอร์ ๒ ตัว ให้ทำงานพร้อมกัน ไดโอด D_1 และ D_2 จะทำหน้าที่เป็นแคลมป์ไบ่งไดโอด (clamping diode) จำกัดแรงดัน V_{ce} ของทรานซิสเตอร์ให้ไม่เกิน V_{in} ดังนั้นจึงสามารถใช้เพาเวอร์ทรานซิสเตอร์ที่ทนแรงดันเพียง ๔๐๐ โวลต์ก็พอ



รูปที่ ๖ คอนเวอร์เตอร์แบบฟลายแบ็คที่ดัดแปลง

ใช้ทรานซิสเตอร์ที่ทนแรงดันต่ำลง

นอกจากนี้ถ้าต้องการแรงดันเอาต์พุตจากคอนเวอร์เตอร์แบบฟลายแบ็คหลาย ๆ ระดับก็สามารถทำได้ง่าย ๆ โดยการเพิ่มขดทุติยภูมิที่หม้อแปลง ดังแสดงในรูปที่ ๗

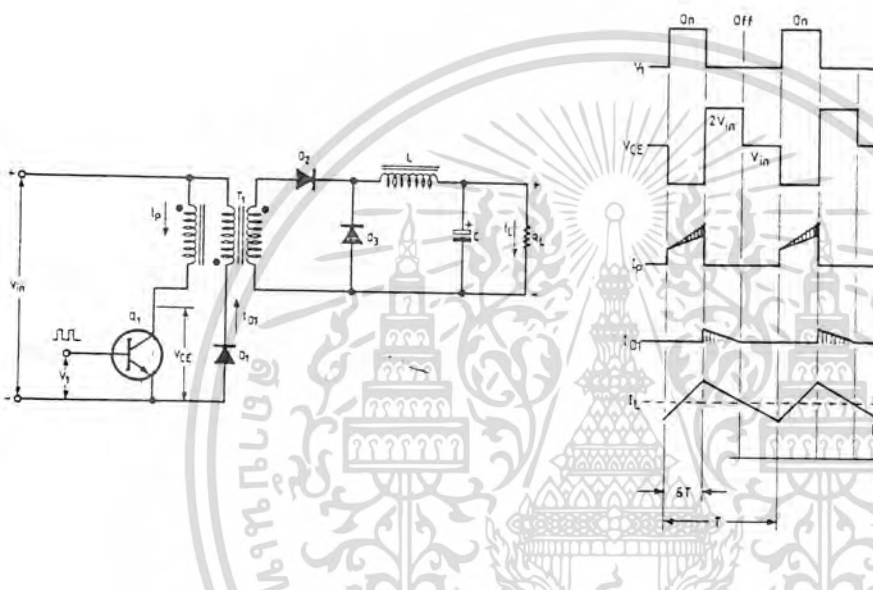


รูปที่ ๗ คอนเวอร์เตอร์แบบฟลายแบ็คที่ให้แรงดันได้หลายระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนเวอร์เตอร์แบบฟอร์เวิร์ด

มีลักษณะวงจรและรูปคลื่นสัญญาณตามจุดต่าง ๆ ดังแสดงในรูปที่ ๘ เมื่อ Q_1 ทำงานจะมีกระแสไหลผ่านขดปฐมภูมิ (ด้านซ้าย) ของหม้อแปลง และเก็บพลังงานไว้ในรูปสนามแม่เหล็ก และ ยังส่งสนามพลังแม่เหล็กบางส่วนไปคล้องเกี่ยวอีก ๒ ขดที่เหลือ โดยแรงดันที่จุดของปฐมภูมิและทุติยภูมิจะมีขั้วเหมือนกัน ดังนั้นในขณะนี้จึงมีกระแสไหลผ่านไดโอด D_2 ไปสะสมพลังงานไว้ในตัวเหนี่ยวนำ และส่งต่อไปยังโหลด R_L ส่วน D_3 จะถูกไบแอสกลับ



รูปที่ ๘ วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟอร์เวิร์ด

เมื่อ Q_1 หยุดทำงานสนามแม่เหล็กในหม้อแปลงจะยุบตัวทำให้ขั้วแรงดันที่จุดทางด้านทุติยภูมิเปลี่ยนเป็นลบ D_2 จึงถูกไบแอสกลับ ดังนั้นตัวเหนี่ยวนำจึงคายพลังงานโดยผ่าน R_L และ D_3

สำหรับขดลวดขดกลาง (ดีแมกนีโตเซชัน) ของหม้อแปลง T_1 นั้นจะทำหน้าที่หักล้างสนามแม่เหล็กตกค้าง เมื่อ Q_1 หยุดทำงาน โดยจะส่งพลังงานแม่เหล็กด้านกลับจากทิศทางเดิมในรูปของกระแส ซึ่งก็คือพื้นที่ส่วนที่แรงาบนรูปคลื่น I_p และ I_{D1} นั่นเอง คำนวณหาได้จาก

$$I_{mag} = \frac{T\delta_{(max)}V_{in}}{L}$$

เมื่อ $T\delta_{(max)}$ คือ ช่วงเวลาที่ Q_1 นำกระแส

และ L คือ ค่าของตัวเหนี่ยวนำที่เอาต์พุต (ไมโครเฮนรี่)

ไดโอด D_1 ควรเป็นแบบฟาสต์รีคัฟเวอร์ที่ทนแรงดันย้อนกลับได้สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพาเวอร์ทรานซิสเตอร์ที่ใช้ในคอนเวอร์เตอร์แบบฟอร์เวิร์ด

เนื่องจากการใส่ขดลวดตีแมกนีไทเซชันในหม้อแปลงและไดโอด D_1 จึงทำให้แรงดันตกคร่อม Q_1 (V_{ce}) ขณะหยุดนำกระแสถูกจำกัดเพียง ๒ เท่าของแรงดันอินพุตเท่านั้น ดังแสดงให้เห็นในรูปคลื่น

เมื่อ Q_1 นำกระแสจะมีกระแส I_C ไหลผ่านเท่ากับกระแส I_C จากที่เคยคำนวณได้จากคอนเวอร์เตอร์แบบฟลายแบ็ครวมกับกระแสเนื่องจากสนามแม่เหล็กต้านกลับดังนี้

$$I_C = I_L \times \frac{n_s}{n_p} + \frac{T\delta_{(\max)}V_{in}}{L}$$

$$I_C = I_L \times \frac{n_s}{n_p} + \frac{n_p TV_{out}}{n_s L}$$

เมื่อ T คือคาบเวลาการสวิตช์ของ Q_1

โดยทั่วไปปกติค่ากระแสจากสนามแม่เหล็กจะมีค่าน้อย เมื่อเทียบกับกระแส I_C สูงสุด ซึ่งโดยทั่วไปในทางปฏิบัติสามารถตัดทิ้งได้นั้นคือให้ $I_C = I_L \times \frac{N_s}{N_p}$ ก็ได้

หม้อแปลงที่ใช้ในคอนเวอร์เตอร์แบบฟอร์เวิร์ด

ปริมาตรแกนหม้อแปลงที่ใช้ในคอนเวอร์เตอร์แบบฟอร์เวิร์ดหาได้จากสูตร

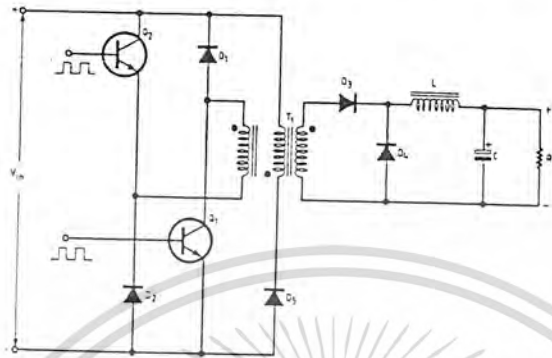
$$\text{ปริมาตรของแกน} = \frac{u_o u_e I_{mag}^2 L}{B_{(\max)}^2}$$

$$\text{เมื่อ } I_{mag} = \frac{n_p TV_{out}}{n_s}$$

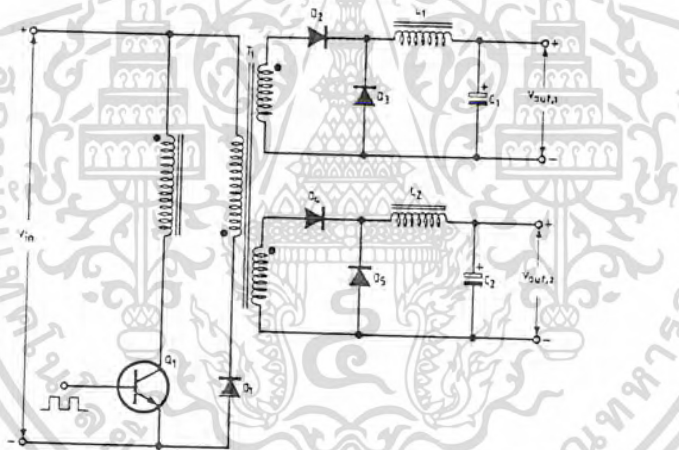
ข้อพึงระวังสำหรับฟอร์เวิร์ดคอนเวอร์เตอร์นี้จะต้องกำหนดให้ค่าตัวตีไซเคิล (δ_{\max}) จะต้องต่ำกว่า 0.5 เพื่อไม่ให้หม้อแปลงถูกขับจนอิ่มตัว ซึ่งจะทำให้เกิดกระแสส่วนเกินที่เรียกว่า กระแสไปค้ ซึ่งมีค่าสูงไหลผ่านทรานซิสเตอร์นานเกินไปจนอาจทำให้ทรานซิสเตอร์พังเสียหายได้

คอนเวอร์เตอร์แบบฟอร์เวิร์ดในรูปแบบอื่น

ในกรณีที่ใช้แรงดันไฟตรงสูงขึ้น อาจจะใช้เพาเวอร์ทรานซิสเตอร์ ๒ ตัว ต่อกันเพื่อแบ่งแรงดันเช่นเดียวกับคอนเวอร์เตอร์แบบฟลายแบ็ค ดังแสดงในรูปที่ ๙ โดยให้ Q_1 และ Q_2 สวิตช์พร้อม ๆ กัน และถ้าต้องการแรงดันที่เอาต์พุตหลายระดับ ก็สามารถทำได้ดังรูปที่ ๑๐



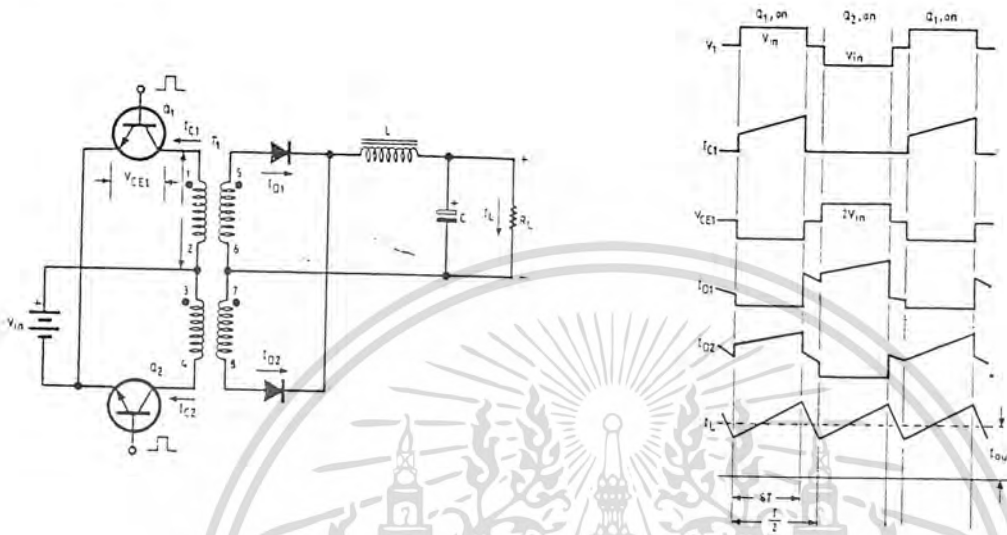
รูปที่ ๙ คอนเวอร์เตอร์แบบฟอร์เวิร์ดที่ถูกดัดแปลงให้ใช้ทรานซิสเตอร์ที่ทนแรงดันต่ำลง



รูปที่ ๑๐ คอนเวอร์เตอร์แบบฟอร์เวิร์ดที่ให้แรงดันเอาต์พุตหลายระดับ

คอนเวอร์เตอร์แบบพุก-พุล

ดังที่กล่าวไว้ตอนต้นแล้วว่าคอนเวอร์เตอร์แบบนี้ เป็นการนำคอนเวอร์เตอร์แบบฟอร์เวิร์ด ๒ วงจรมาต่อรวมกันโดยให้ทำงานแบบผลัดกันส่งพลังงานไปยังโหลดในแต่ละครึ่งไซเคิล



รูปที่ ๑๑ คอนเวอร์เตอร์แบบพุก-พุลและรูปคลื่นสัญญาณตามจุดต่าง ๆ

ลักษณะวงจรเบื้องต้นของคอนเวอร์เตอร์แบบพุก-พุล และ รูปคลื่นสัญญาณตามจุดต่าง ๆ แสดงดังรูปที่ ๑๑ เมื่อ Q₁ นำกระแสก็จะมีกระแสไหลผ่านขดปฐมภูมิของ T₁ จากจุด ๒ ไปยังจุด ๑ ดังนั้นจุด ๕ และ ๗ ทางด้านขดทุติยภูมิ จึงมีศักย์เป็นลบเมื่อเทียบกับจุด ๖ และ ๘ ตามลำดับ D₁ จึงถูกไบแอสกลับ ในขณะที่ D₂ ได้รับไบแอสตรงนำกระแส I_{D2} ไหลผ่านตัวนำ และ โหลด

เช่นเดียวกันเมื่อ Q₂ นำกระแสก็จะมีกระแสไหลผ่านจากจุด ๓ ไปจุด ๔ ของขดปฐมภูมิทำให้ที่จุด ๕ และ ๗ มีศักย์เป็นบวก เมื่อเทียบกับจุด ๖ และ ๘ ตามลำดับ D₁ จึงนำกระแส I_{D1} ไหลผ่านตัวเหนี่ยวนำและโหลด ในขณะที่ D₂ ถูกไบแอสกลับ แรงดันเอาต์พุตที่ตกคร่อม โหลด R_L สามารถหาได้จากสูตร

$$V_{out} = 2\delta_{(max)} V_{in} \left(\frac{N_s}{N_p} \right)$$

โดยที่ค่า $\delta_{(max)}$ จะต้องมีค่าต่ำกว่า 0.5 เพื่อไม่ให้ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน ซึ่งจะทำให้พังทั้งคู่ ดังนั้นถ้าสมมติให้ $\delta_{(max)} = 0.4$ จะได้ $V_{out} = 0.8V_{in} \left(\frac{N_s}{N_p} \right)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

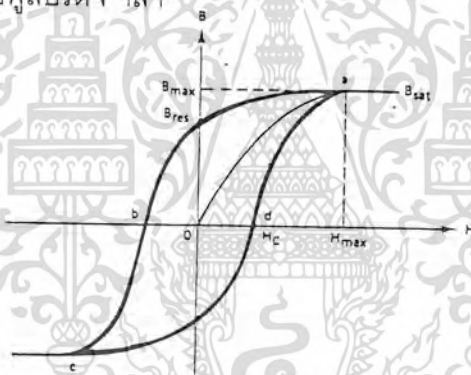
หม้อแปลงที่ใช้คอนเวอร์เตอร์แบบพุก-พุล

จากการพิจารณาที่ผ่านมาทั้งคอนเวอร์เตอร์แบบฟลายแบ็คและแบบฟอร์เวิร์ด หม้อแปลงที่ใช้จะถูกขับเพียงทิศทางเดียวของกราฟ B-H จึงทำให้มีขนาดใหญ่และต้องมีช่องว่างระหว่างแกน แต่ในพุก-พุลคอนเวอร์เตอร์นี้ ถ้าให้ช่วงการนำกระแสที่ทรานซิสเตอร์ทั้งสองเท่ากัน หม้อแปลงที่ใช้จะถูกขับทั้งสองทิศทางของกราฟ B-H ในพื้นที่ที่เท่ากัน (ดูรูปที่ ๑๒) ดังนั้น ปริมาตรของแกนจึงสามารถลดลงได้ครึ่งหนึ่งและไม่จำเป็นต้องมีช่องว่างระหว่างแกน

$$\text{ปริมาตรของแกน} = \frac{4u_o u_e I_{mag}^2 L}{B_{max}^2}$$

$$\text{เมื่อ } I_{mag} = \frac{n_p V_{out} T}{n_s 4L}$$

การพิจารณานี้สามารถใช้ได้กับคอนเวอร์เตอร์แบบอื่น ๆ ในตระกูลพุก-พุลได้ เช่น แบบฮาล์ฟบริดจ์ และแบบฟูลบริดจ์ ฯลฯ



รูปที่ ๑๒ กราฟ B-H ของหม้อแปลงในคอนเวอร์เตอร์พุก-พุล

เพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์แบบพุก-พุล

เนื่องจากในแต่ละครึ่งของคอนเวอร์เตอร์แบบพุก-พุลก็คือ ฟอร์เวิร์ดคอนเวอร์เตอร์ ดังนั้นแรงดันตกคร่อมทรานซิสเตอร์แต่ละตัวขณะไม่ทำงานคือ $V_{ce(max)} = 2 V_{in}$

ส่วนกระแส I_c สูงสุดที่ผ่านทรานซิสเตอร์แต่ละตัวขณะนำกระแสคือ

$$I_c = \frac{P_{out}}{\eta \delta_{t(max)} V_{in}}$$

โดย $\delta_{t(max)}$ คือ ค่าดีวีดีไอเฉลี่ยรวมของทรานซิสเตอร์ทั้งสอง เช่น ค่าดีวีดีไอเฉลี่ยของพัลส์ที่ป้อนแก่ทรานซิสเตอร์แต่ละตัวเป็น 0.4 ดังนั้น $\delta_{t(max)} = 0.8$ ฯลฯ

และ ถ้าสมมติให้ประสิทธิภาพ ; $\eta = 0.8$ (80%) และ $\delta_{t(max)} = 0.8$ ดังนั้น

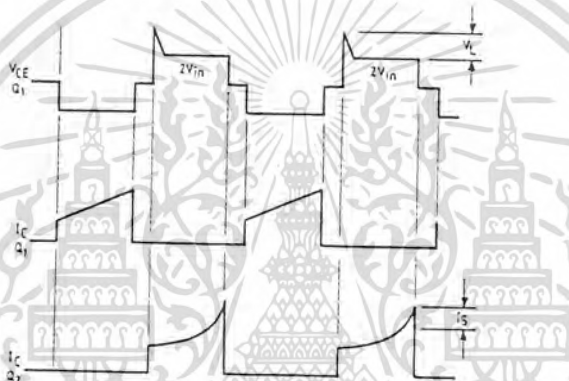
$$I_c = 1.6 \times \frac{P_{out}}{V_{in}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเสียของวงจรพุช-พูล

แม้ว่าคอนเวอร์เตอร์แบบพุช-พูลจะมีข้อดีหลายอย่าง เช่น ปริมาตรของแกนเล็กลง กระแสคอลเล็กเตอร์สูงสุดที่ทรานซิสเตอร์แต่ละตัวต่ำ ทรานซิสเตอร์ทั้งสองถูกขับด้วยกราวด์เดียวกันทำให้วงจรขับเบสไม่ยุ่งยาก ฯลฯ แต่ก็ยังมีข้อเสียบางอย่างที่ทำให้ไม่นิยมเท่าที่ควร

ข้อเสียอย่างแรกก็คือ เพาเวอร์ทรานซิสเตอร์ที่ใช้จะต้องสามารถทนแรงดันได้มากกว่า ๒ เท่าของแรงดันอินพุต บวกกับแรงดันสไปคซึ่งเกิดจากค่าความเหนี่ยวนำรั่วไหลของหม้อแปลง ดังแสดงในรูปที่ ๑๓ นั้นหมายถึง เพาเวอร์ทรานซิสเตอร์ที่ใช้จะต้องทนแรงดันได้มากกว่า ๔๐๐ โวลต์ ในกรณีใช้ไฟ ๒๒๐ V_{ac} ซึ่งสิ่งนี้อาจจะเป็นปัญหาในการนำไปใช้กับโหลดที่ต้องการกำลังสูง ๆ เพราะเพาเวอร์ทรานซิสเตอร์ที่ทนกระแสและแรงดันสูง ๆ หายาก และราคาแพงมาก



รูปที่ ๑๓ กราฟแสดงผลที่เกิดจากค่าเหนี่ยวนำรั่วไหลในวงจรพุช-พูล

นอกจากนั้นรูปที่ ๑๓ ยังแสดงถึงปัญหาข้อที่ ๒ ของคอนเวอร์เตอร์แบบนี้คืออันตรายจากการอิมพัลส์ของแกนหม้อแปลงซึ่งจะทำให้ทรานซิสเตอร์พังเสียหายได้

ในแหล่งจ่ายไฟแบบสวิตชิ่งทุกวันนี้ ได้มีการนำแกนเฟอร์ไรต์มาใช้กันอย่างกว้างขวาง เพราะได้มีการสูญเสียในแกนต่ำที่ความถี่สูง แต่โชคร้ายที่มันมีความไวต่อการอิมพัลส์ของแกนสูง เพราะว่ามีค่าความหนาแน่นของเส้นแรงแม่เหล็ก (B) ต่ำ ดังนั้นไฟตรงเพียงเล็กน้อยก็สามารถขับให้แกนอิมพัลส์ได้ ซึ่งสิ่งนี้จะเกิดขึ้นอย่างแน่นอนในวงจรพุช-พูล

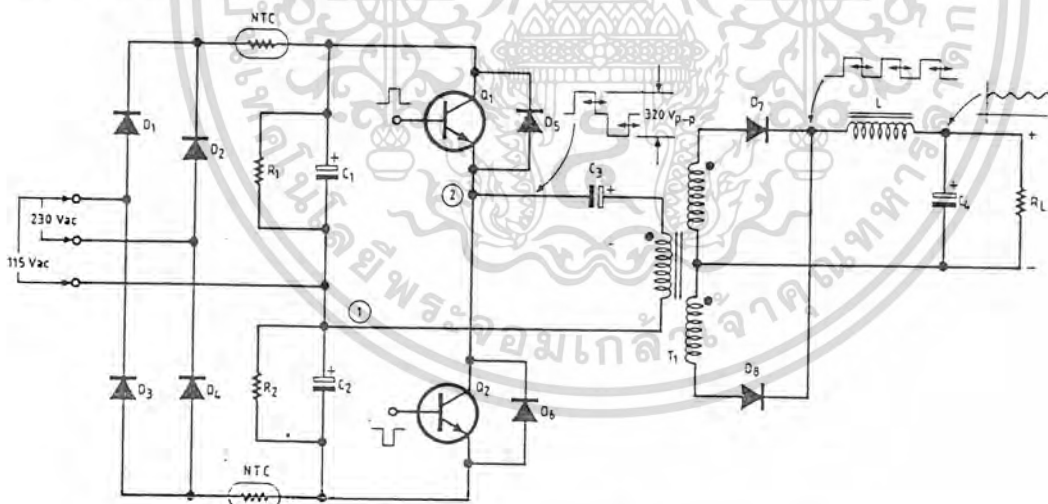
เมื่อ Q₁ นำกระแสและ Q₂ ไม่ทำงาน เส้นแรงแม่เหล็กที่หม้อแปลงจะสวิงไปในทิศทางหนึ่งของกราฟ B-H และจะกลับทิศไปอีกทางหนึ่ง เมื่อ Q₂ นำกระแสแทน Q₁ และเพื่อให้ ๒ พื้นที่ของกราฟ B-H ที่เกิดจากการสวิตช์ของ Q₁ และ Q₂ เท่ากัน คุณสมบัติของทรานซิสเตอร์ทั้งสองจะต้องเท่ากัน และต้องอยู่ภายใต้ภาวะการทำงานและอุณหภูมิเดียวกัน ถ้าไม่เป็นดังที่กล่าวก็จะเกิดเส้นแรงแม่เหล็กตกค้างในทิศทางใดทิศทางหนึ่งของกราฟ B-H ซึ่งเปรียบเสมือนการป้อนไฟตรงให้แก่หม้อแปลงตลอดเวลา แกนของหม้อแปลงจึงอิมพัลส์เร็วขึ้นทำให้เกิดกระแสสไปค ดังแสดงในรูปที่ ๑๓ กระแสสไปคที่เกิดขึ้นนี้จะทำให้เกิดกำลังสูญเสียไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำให้เกิดกระแสไปค้ ดังแสดงในรูปที่ ๑๓ กระแสไปค้ที่เกิดขึ้นนี้จะทำให้เกิดกำลังสูญเสียเป็นจำนวนมากในทรานซิสเตอร์จนทำให้อุณหภูมิสูงขึ้น ซึ่งจะยิ่งทำให้คุณสมบัติของทรานซิสเตอร์แตกต่างกันมากขึ้นไปอีก ซึ่งสภาวะอย่างนี้จะรุนแรงขึ้นเรื่อย ๆ จนทรานซิสเตอร์พังในที่สุด แต่ข้อเสียดังกล่าวก็อาจกำจัดไปได้ โดยการพัฒนาอยู่ในรูปคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ หรือฟูลบริดจ์ โดยเฉพาะแบบฮาล์ฟบริดจ์นี่เป็นที่นิยมใช้กันมากในการออกแบบสวิตชิงเพาเวอร์ซัพพลาย

คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์

คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์จัดว่าเป็นตระกูลเดียวกับพุก-พุล เพราะใช้หลักการเดียวกันคือ ใช้อุปกรณ์สวิตชิง ๒ ตัว ช่วยกันส่งพลังงานไปที่โหลด ดูได้จากรูปที่ ๑๔

จากรูปสังเกตได้ว่าขดปฐมภูมิแต่ละด้านของหม้อแปลงจะถูกต่ออยู่กับจุดที่มีแรงดันไฟตรงเป็นครึ่งหนึ่ง หรือประมาณ 160 V dc ที่มีขั้วต่างกัน โดยมีทรานซิสเตอร์ Q_1 และ Q_2 เป็นตัวสวิตซ์ตัดต่อ ทำให้ได้คลื่นสี่เหลี่ยมที่มีขนาดแรงดัน 320 V_{p-p} ป้อนแก่ขดปฐมภูมิของหม้อแปลง จากนั้นจึงทำการเรกติไฟร์และฟิลเตอร์แรงดันทางเอาต์พุตของขดทุติยภูมิด้วย D_7 , D_8 , L และ C_4 ได้เป็นไฟกระแสตรงป้อนแก่โหลด

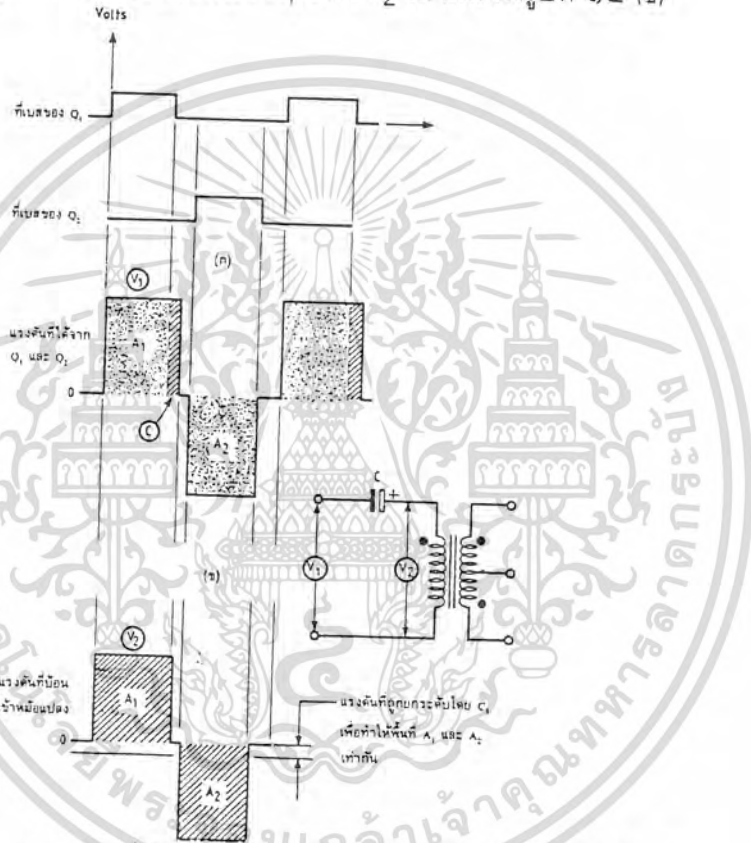


รูปที่ ๑๔ วงจรพื้นฐานของคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์

ลักษณะการทำงานของวงจรนี้ แรงดันที่ตกคร่อม Q_1 และ Q_2 ขณะไม่ทำงานมีค่าน้อยกว่าแรงดันอินพุตครึ่งหนึ่งจึงสามารถใช้ทรานซิสเตอร์ที่ทนแรงดันไม่สูงนักได้ แต่ในลักษณะการทำงานเช่นนี้ก็มิมีข้อเสียเช่นกันคือ กระแสที่ไหลผ่านทรานซิสเตอร์ขณะทำงานจะมีค่าเป็น ๒ เท่าของแบบพุก-พุล

จุดประสงค์หนึ่งของวงจรมีคือ ทำให้พื้นที่ทั้ง ๒ ทิศทางของกราฟ B-H เท่ากันโดยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดประสงค์หนึ่งของวงจรนี้คือ ทำให้พื้นที่ทั้ง ๒ ทิศทางของกราฟ B-H เท่ากันโดยอัตโนมัติเพื่อหลีกเลี่ยงไม่ให้เกิดของหม้อแปลงอิมิตัว จากรูปที่ ๑๕ แสดงให้เห็นว่าทรานซิสเตอร์ (Q_1 และ Q_2) ที่มีคุณสมบัติการสวิตช์ที่ไม่เท่ากัน เช่น Q_1 หยุดทำงานช้ากว่า Q_2 ก็จะทำให้เกิดเป็นพื้นที่ C ดังรูปที่ ๑๕ (ก) ซึ่งแสดงแรงดันที่เพิ่มขึ้นมา ถ้าปล่อยแรงดันซึ่งมีรูปคลื่นซีกบวกและลบไม่เท่ากันนี้ไปขับหม้อแปลง ก็จะทำให้เกิดเส้นแรงแม่เหล็กตกค้างขึ้นมาได้ ทำให้แกนของหม้อแปลงอิมิตัวและทรานซิสเตอร์พังในที่สุด วงจรนี้จึงใช้วิธีแก้ไขโดยใส่ตัวเก็บประจุ C_3 ไว้ค้ำปลั่งสัญญาณก่อนป้อนแก่ขดปฐมภูมิของหม้อแปลง C_3 จะทำการเลื่อนระดับไฟตรงของสัญญาณเพื่อชดเชยให้พื้นที่ A_1 และ A_2 เท่ากัน ดังรูปที่ ๑๕ (ข)



รูปที่ ๑๕ กราฟแสดงผลที่เกิดจากการใส่ตัวเก็บประจุในวงจรฮาล์ฟบริดจ์ตัวเก็บประจุค้ำปลั่ง

ตัวเก็บประจุ C_3 ที่ใช้ในรูปที่ ๑๕ โดยทั่วไปจะใช้ชนิดฟิล์มแบบไม่มีขั้ว และควรใช้แบบที่มีค่าความต้านทานแฝง (ESR) ต่ำ ๆ

การหาค่า C_3 ก็พอจะมีกฎเกณฑ์อยู่บ้างคือ ค่าแรงดันที่ตกคร่อมตัวมัน (V_{C3}) จะต้องมีค่าอยู่ในช่วง 10% ถึง 20% ของแรงดัน $V_{in}/2$ โดยจะเลือกค่าให้เป็นเท่าไรก็ได้ที่อยู่ในช่วงนี้ ทำให้การหาค่า C_3 มีความยืดหยุ่นมากสามารถหาค่าที่ใกล้เคียงกับค่าที่คำนวณก็ได้ ถ้าค่าที่คำนวณไม่มีขาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง จงหาค่าของตัวเก็บประจุคัปปลิ่ง ในคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ โดยที่คอนเวอร์เตอร์มีขนาด ๒๐๐ วัตต์ ทำงานที่ ๒๐ kHz มีค่า $\delta_{i(\max)}$ เป็น 80%

$$\begin{aligned} \text{วิธีทำ} \text{ ช่วงเวลาที่ } C \text{ ทำการเก็บประจุ ; } dt &= \frac{1 \times \delta_{i(\max)}}{2f} \\ &= \frac{0.8}{2 \times 20 \times 10^3} = 20 \mu\text{s} \end{aligned}$$

$$\text{กระแสเฉลี่ยที่ผ่าน } C_3 = I_C = \frac{3.2 P_{out}}{V_{in}} = \frac{3.2 \times 200W}{320V} = 2A$$

แต่จะเผื่อไว้ว่าคอนเวอร์เตอร์อาจมีการเปลี่ยนแปลงของ $V_{in} \pm 20\%$ ซึ่งทำให้มีกระแสไหลสูงขึ้นเมื่อไฟตกมากในกรณีนี้

$$I_C = 2 + 0.2(2) = 2.4 A$$

โดยการเลือกค่าแรงดันตกคร่อมตัวเก็บประจุ (dVc) เป็น 32 โวลต์ (20% ของ $V_{in}/2$)

$$C = 1 \frac{dt}{dV_C} = \frac{2.4 \times 20 \times 10^{-6}}{32} = 1.5 \mu\text{F}$$

ไดโอดคอมมิวเตตติ้ง

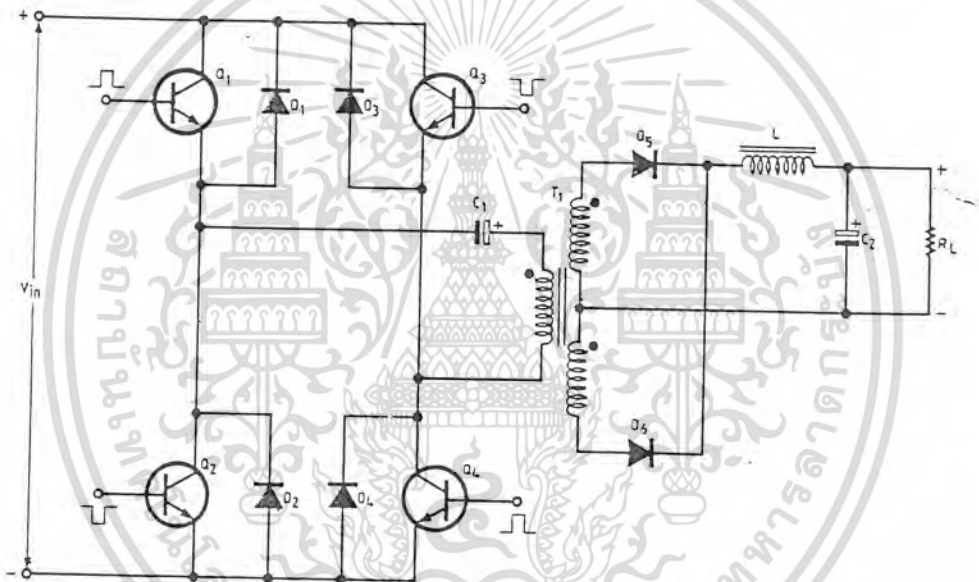
ก็คือไดโอด D5 และ D6 ในรูปที่ ๑๔ ซึ่งต่อคร่อม Q1 และ Q2 ตามลำดับ มีหน้าที่อยู่ ๒ อย่างคือ

- เมื่อทรานซิสเตอร์หยุดนำกระแส ไดโอดจะชักรนำพลังงานจากค่าความเหนียวในหม้อแปลงกลับคืนสู่ภาคเรกติไฟร์และฟิลเตอร์ทางด้านอินพุต ด้วยเหตุนี้แรงดันที่เคยเกิดขึ้นในวงจรพวช-พูล จึงไม่เกิดขึ้นในวงจรแบบฮาล์ฟบริดจ์
- ป้องกันคอลเล็กเตอร์ของทรานซิสเตอร์จากการสวิงที่เป็นลบ อันเนื่องมาจากการสวิงที่เป็นลบ อันเนื่องมาจากการเพิ่มขึ้นของเส้นแรงแม่เหล็กในหม้อแปลงอย่างรวดเร็ว ซึ่งเป็นการป้องกันทรานซิสเตอร์ไม่ให้พังเสียหายจากแรงดันย้อนกลับ

ไดโอดคอมมิวเตตติ้งมักจะเป็นแบบฟาสต์รีคัพเวอร์รี่ หรือ อัลตราฟาสต์รีคัพเวอร์รี่ และต้องทนแรงดันย้อนกลับได้อย่างน้อยที่สุดเป็น ๒ เท่าของแรงดัน V_{ce} ขณะที่ทรานซิสเตอร์หยุดนำกระแส

คอนเวอร์เตอร์แบบฟูลบริดจ์

แม้ว่าจะประสบความสำเร็จในวงจรฮาล์ฟบริดจ์ในการลดแรงดันตกคร่อมทรานซิสเตอร์ลงมาครึ่งหนึ่งของ V_{in} และป้องกันไม่ให้แกนของหม้อแปลงอิ่มตัวเร็วแล้ว แต่ว่ากระแสที่ไหลผ่านทรานซิสเตอร์ขณะทำงานกลับเพิ่มขึ้นเป็น ๒ เท่า ของแบบพุก-พูล ดังนั้นจึงมักใช้คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ในงานที่ใช้กำลังต่ำและปานกลางไม่สูงมากนัก เพราะว่าเพาเวอร์ทรานซิสเตอร์หรือเพาเวอร์มอสเฟตที่ทนแรงดันประมาณ 400 ถึง 500 โวลต์ แต่ทนกระแสสูง ๆ หายากและมีราคาแพงด้วยเหตุนี้จึงได้เกิดวงจรฟูลบริดจ์ ซึ่งรวมลักษณะเด่นด้านแรงดันของวงจรฮาล์ฟบริดจ์ และด้านกระแสของวงจรพุก-พูลไว้ ดังแสดงในรูปที่ ๑๖ โดยการทำงานของทรานซิสเตอร์ Q_1 และ Q_2 นำกระแสพร้อมกับ Q_3 โดยแต่ละคู่ผลัดกันทำงาน



รูปที่ ๑๖ วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟูลบริดจ์

จากการทำงานเช่นนี้จึงทำให้แรงดันที่ขดปฐมภูมิของหม้อแปลงมีแรงดันเปลี่ยนแปลงอยู่ระหว่าง $+V_{in}$ และ $-V_{in}$ ดังนั้นแรงดันตกคร่อมทรานซิสเตอร์ (V_{ce}) ขณะไม่นำกระแสจึงไม่มากไปกว่า V_{in} อีกทั้งกระแสที่ไหลผ่านก็ยิ่งเท่ากับวงจรพุก-พูลด้วย

แต่ข้อเสียของวงจรนี้คือ ต้องใช้ทรานซิสเตอร์ถึง ๔ ตัว และเนื่องจากต้องให้คู่ทรานซิสเตอร์ทำงานไม่พร้อมกัน ดังนั้นจึงต้องแยกใช้วงจรขับเบสของทรานซิสเตอร์แต่ละคู่ออกจากกันโดยเด็ดขาด

นอกจากนี้ คุณสมบัติอื่น ๆ ของวงจรและการหาค่าตัวเก็บประจุคัปปลิง ก็ยังคงเหมือนกับคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ ส่วนการใช้งานมักนิยมนำมาใช้ในงานกำลังปานกลางไปถึงสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE/SE5560 Switched-Mode Power Supply Control Circuit

NE 5560 เป็นวงจรควบคุมการใช้งานใน Switched Mode Power Supply เป็นแบบโมโนลิทิก ประกอบด้วยส่วนควบคุมและส่วนป้องกันต่าง ๆ รวมทั้ง ส่วนชดเชยอุณหภูมิภายใน เครื่องผลิตคลื่นฟันเลื่อย ระดับอ้างอิงซีเนอร์ พัลส์-วิดท์ มอดดูเลเตอร์ O/P เสตท และ วงจรป้องกันหลายส่วน

คุณลักษณะ

- วงจรจ่ายไฟคงที่
- แหล่งจ่ายอ้างอิงชดเชยทางอุณหภูมิ
- เครื่องผลิตสัญญาณฟันเลื่อย
- พัลส์-วิดท์ มอดดูเลเตอร์
- รีโมท ควบคุมการ เปิด/ปิด
- ตัวควบคุมกระแส
- การเคลมบีค่า duty cycle
- การควบคุมไปข้างหน้า
- การควบคุม synchronization จากภายนอก

ทฤษฎีการปฏิบัติงาน

- แหล่งจ่ายอ้างอิงชดเชยอุณหภูมิ
- Error Amplifier อินพุต ขา ๓ และ แหล่งจ่าย o/p ที่ขา ๕ ดังนั้นจึงสามารถปรับ Gain ได้
- แหล่งจ่ายสัญญาณฟันเลื่อย โดยมีอินพุตแบบซิงโครไนซ์ อินพุต (ขา 7,8,9)
- พัลส์-วิดท์ มอดดูเลเตอร์ มี duty cycle จาก 0 ถึง 75%

PWM มีขาเข้า เพิ่ม 2 ขา

* ขา6 สำหรับการ set ค่า δ_{max}

* ขา5 เพื่อการควบคุมที่เข้าถึงมอดดูเลเตอร์ ตามค่ากระแสคงที่ที่ปฏิบัติงานจริง

- เกทที่ o/p ของ PWM สำหรับการควบคุมกระแส
- เล็ตท์ ซึ่งจะถูก Set จาก ฟลายแบคของ Saw tooth Gen และ รีเซ็ต โดยพัลส์โดยเกทที่ o/p ของ PWM เพื่อ ป้องกันการเกิดดับเบิลพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ฟังก์ชันการทำงานของ แล็ตซ์ ที่จะทำการเริ่มหรือหยุดวงจร ซึ่งจะทำให้มีการ Switch off อย่างรวดเร็ว และ การ Slow start
- วงจรป้องกันกระแส ซึ่งจะปฏิบัติงานโดยใช้การ start, stop วงจร ซึ่งเป็นฟังก์ชันการทำงานรวมกับวงจรลิมิตกระแสดังนั้นขา ๑๑ จะมีการ on ๒ ระดับสำหรับระดับต่ำกว่าเป็นการลิมิตกระแสแบบ จังหวะต่อจังหวะ (cycle by cycle) สำหรับการ on ที่ระดับสูงกว่าเป็นการลิมิตกระแสแบบ Swich-off และ Slow start
- รีโมท on/off แบบ TTL ที่ขา ๑๐ และปฏิบัติงานผ่านทางวงจร start-stop
- วงจรป้องกันอินพุทที่ขา ๑๓ พัลส์ที่ o/p สามารถหยุดได้ในทันที
- เกท o/p ที่ควบคุมจาก แล็ตซ์ และ วงจรป้องกัน
- ทราานซิสเตอร์ o/p ที่ขา คอลเลกเตอร์ (ขา ๑๕ และ ขาอิมิตเตอร์ (ขา ๑๔)) ติดต่อวงจรภายนอก เพื่อจ่ายพัลส์ปกติ หรือ กลับรูปพัลส์
- วงจรจ่ายไฟซึ่งสามารถจ่ายทั้งแรงดันและกระแส (ขา ๑,๑๒) จ่ายค่าแรงดันคงที่ V_2 ที่ขา ๒
- ฟังก์ชันที่เพิ่มให้พิเศษ คือ feed forward ที่ขา ๑๖ ซึ่งแอมพลิจูดของคลื่นพื้นเลื้อยจะถูกมอดดูเลท ซึ่งมีผลทำให้ duty cyce ที่ออกมาเป็นส่วนกลับกับค่าแรงดันที่ขา ๑๖
- วงจรป้องกัน loop fault ซึ่งจะทำให้เกิดความแน่นอนว่า duty cyce ได้ถูกลดลงสู่ศูนย์หรือค่าต่ำ ๆ เพื่อการ open หรือ short วงจรส่วนป้อนกลับ

แหล่งจ่ายแรงดันคงที่

Power supply ของ NE 5560 จ่ายแรงดันคงที่ O/P โดยทั่วไป 8.5V (V_2) ที่ขา 2 แรงดันค่านี้สำหรับใช้ในการ set อย่างถูกต้อง และ จ่ายสู่วงจรภายนอก ค่ากระแสสูงสุดที่จ่ายได้คือ 5 mA

สามารถจ่ายไฟตรงให้กับวงจรในช่วงค่าระหว่าง 10.5 V และ 18 V หรือจ่ายวงจรจ่ายกระแสผ่านทาง รีซิสเตอร์ลิมิตกระแสหลังจากนั้น ตัวต้านทาน Sinch-off ภายในจะเป็นตัวลิมิตค่าแรงดันซัพพลายสูงสุด โดยทั่วไป 23 V ที่ 10 mA และ 30 V ที่ 30 mA

การป้องกัน แรงดัน supply ค่าต่ำ ซึ่งจะ active มี $V_{(1-12)}$ ต่ำกว่า 10.5 IC จะเริ่มจ่ายพัลส์ผ่านทาง slow-start function

กระแสที่ต้องใช้ที่แรงดัน 12 V ต่ำกว่า 10 mA ซึ่งจะไม่มีการจ่ายจาก V_2 และ $R_{(7-12)} > 20 \text{ k-ohm}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายคลื่นฟันเลื่อย

รูปที่ ๒ แสดงวงจรพื้นฐานของออสซิลเลเตอร์ รีซีสเตอร์ ระหว่างขา 7 และ ขา 12 (GND) เป็นตัวกำหนดค่ากระแสคงที่ซึ่งจะชาร์จ timing capacitor

ซึ่งการทำงานมีผลให้เกิดการเพิ่มของแรงดันที่ขา 8 จนกระทั่งถึง 5.6 V comparator H จะทำการ set R-15 FLIPFLOP และ ขณะเดียวกัน Q₁ จะ discharge C(8-12) ลงถึง 11 V ขณะที่ Comparator จะรีเซ็ตฟลิปฟลอป ระหว่างช่วง flyback time นี้ Q₂ จะกัน o/p

การ Synchronize ที่ความถี่ต่ำกว่า free-running กระทำผ่านทาง เกท TTL ที่ขา 9 โดยการกระทำที่ขาเกท สัญญาณฟันเลื่อยจะถูกหยุดไป

รูปที่ ๔ แสดงค่าความถี่ของออสซิลเลเตอร์ต่อค่า timing capacitor range ของ ความถี่อยู่ในช่วง 50 Hz ถึง 100 KHz

แหล่งจ่ายแรงดันอ้างอิง

โดยใช้หลักการ bandgap ของซิลิกอน ซึ่งจะมีระดับค่าความเชื่อถือต่ออุณหภูมิอยู่ในช่วง ± 100 ppm% ซึ่งจะต่อกับขา positive input ของ error amplifier และมีค่าโดยทั่วไป 3.72 V

การชดเชย Error amplifier

ใช้สำหรับ close-loop gain ต่ำกว่า 40 dB ตามรูปที่ 4 และ 5 Error Amplifier กับ วงจรป้องกัน Loop - Fault

Operational Amplifier มี open-loop gain ทั่วไป 60 dB ตามรูปที่ 5 อินเวอร์ตติ้งอินพุตต่อกับขา 3 สำหรับการ feedback จาก V_o

ขาเอาต์พุตต่อกับวงจร PWM และต่อกับขา 4 ด้วยเพราะฉะนั้นเกทที่ต้องการสามารถ set โดย R₅ และ R(3-4) ตามรูปที่ 5 แสดงค่าแรงดันส่วน feedback ในรูปฟังก์ชันของ duty cycle ขา 4 สามารถใช้สำหรับเฟสชิฟซึ่งจะปรับปรุง loop stability

เมื่อ SMPS feedback loop ถูก interrupt error amplifier จะไม่ทำงานในช่วง active region เนื่องจาก การ feedback ผ่าน R(3-4) ซึ่งจะมีผลให้เกิด duty cycle ขนาดกว้างแหล่งจ่าย กระแสที่ขา 3 จะทำการป้องกันสิ่งที่เกิดขึ้นนี้โดยทำให้ค่าแรงดันคร่อม R(3-4) สูงทำให้ค่า duty cycle กลายเป็น 0 โดย R(3-4) มากกว่า 100K เมื่อ feedback loop ถูก short ขา duty cycle ควร short กับขา ปรับค่า maximum duty cycle ดังนั้น comparator ที่เพิ่มเติมแอกทีฟที่ค่าแรงดัน

feedback ต่ำกว่า 0.6 V ตอนนี้ค่าความต้านทานภายใน 1K จะถูกต่อขนานกับ อิมพีแดนซ์ที่ δ_{max} setting ของขา 6 δ จะถูกลดลงสู่ค่า δ_0 โดยขึ้นกับค่าอิมพีแดนซ์ ซึ่งจะทำการพิจารณาต่อไป

Pulse Width Modulator

ทำหน้าที่เปลี่ยนค่าแรงดันป้อนกลับ พัลส์ที่มีค่า duty cycle ขึ้นกับค่าแรงดันป้อนกลับ ตามรูปที่ 6 สัญญาณ sawtooth ที่ขา 8 จะถูกเปรียบเทียบกับค่าแรงดันต่ำสุดที่ขา 4.5 หรือ 6 เอาท์พุทของ PWM เป็นตัวทำให้เกิดการ reset ของเอาท์พุท ไบสเตรเบิล

การจำกัดค่า duty cycle สูงสุด

กรณีที่ขา 5 และ 6 ไม่ได้ต่อด้วยกันและแรงดันป้อนกลับค่าค่อนข้างต่ำที่ขา 8 ขา 3 จะส่งพัลส์ออกมาที่ duty cycle ประมาณ 95% ซึ่งค่านี้สูงมาก อาจเป็นปัญหาโดยเฉพาะในกรณี forward converter เพราะค่า δ ที่มากกว่า 50% เป็นสาเหตุที่ทำให้หม้อแปลง saturate ได้ง่าย เพราะฉะนั้น การจำกัดค่า δ จึงมีความจำเป็น แรงดันไฟตรงที่จ่ายที่ขา 6 (PWM input) จะเป็นตัว set δ_{max} โดยค่าตรงตามรูป 7 สำหรับช่วง δ_{max} ต่ำ ค่าแรงดันที่ขา 6 ควร set โดยค่า รีซีเตอร์ ดีไวเดอร์ จาก V_2 (Pin 2) ระดับสัญญาณด้านบนและด้านล่างของ sawtooth สามารถ set โดยค่า รีซีเตอร์ดีไวเดอร์ภายในจาก V_2

ดังที่ได้กล่าวไว้ รูปที่ 9 แสดงกราฟ ค่าของ δ_0 ถูกจำกัดที่ค่าสูงและค่าต่ำ

* ต้องมีค่ามากที่จะเข้าให้แน่ใจได้ว่า ที่ MAX LOAD และค่าแรงดันอินพุทต่ำสุด มีผลให้ค่าแรงดันผ่นกลับเกิน 0.6 V.

* มีค่าน้อยที่สามารถ จำกัดพลังงานใน SMPS เมื่อเกิด loop fault โดยการตั้งค่าอยู่ในช่วง 10 - 15 %

Extra PWM Input

มีอินเวอร์ตติงเพิ่มเติมที่ขา 5 มันสามารถเข้าถึงค่า duty cycle ได้อย่างทันที ผ่านทางวงจร PWM โดยเป็นอิสระจาก feedback และ δ_{max} ซึ่งจะใช้ในกรณี ต้องมีกาจ่ายกระแสคงที่ ซึ่งต้องมีการต่อวงจรภายนอกเพิ่มเติม ในกรณีไม่ต้องการใช้งานในโหมดนี้ การต่อขา 5 ร่วมไว้กับขา

Dynamic Current Limit

ลิมิตกระแส (ขา 11)

การป้องกันการเสียหายของ power transistor เป็นเป้าหมายหลักที่ขาอิมิตเตอร์ ซึ่งเป็นแบบขาลอยของกระแสจากคอลเลคเตอร์ซึ่งสัญญาณนี้จะต่อกับขา 11 ตามรูปที่ 10 ที่ฐานนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

comparator 2 ตัว ที่มีค่าระดับแรงดันอ้างอิงต่างกัน ขาของที่พุทของคอมพาราเตอร์ ที่ระดับแรงดันอ้างอิงต่ำกว่า 0.48 v. จะต่อกับเกตตัวเดียวกับเอาต์พุทของ PWM เมื่อมีการกระตุ้น มันจะรีเซ็ตเอาต์พุทของฟลิปฟลอป ในทันทีทันใด ดังนั้นจะสามารถลด duty cycle ซึ่งผลของการลิมิตกระแสแบบ cycle ต่อ cycle จะหายไปที่ค่า duty cycle ต่ำ ๆ เมื่อค่า δ มีค่าต่ำ ๆ ค่า storage time ของ power transistor จะมีความสำคัญขึ้นมา กระแสจะเพิ่มขึ้นอีกครั้งจนเกินค่าระดับอ้างอิงของ คอมพาราเตอร์ตัวที่สอง ซึ่งเอาต์พุทของคอมพาราเตอร์ตัวนี้จะกระตุ้นวงจร start/stop และจะป้องกันเอาต์พุทพัลส์ทันทีหลังจากช่วงเวลา dead time ผ่านไป วงจรจะ start อีกที่เอาต์พุทพัลส์แทน ผลของระบบป้องกันกระแสทั้งสองระดับนี้แสดงดังรูป 11

วงจร start/stop

การทำงานของวงจรป้องกันนี้คือจะทำการหยุด output pulse ในขณะที่ความผิดพลาดเกิดขึ้น และจะทำการหยุดได้ด้วยช่วงเวลาหลายคาบ หลังจาก dead time ผ่านไป ก็จะเริ่มปล่อยเอาต์พุทออกมาเล็กน้อย duty cycle จะเพิ่มขึ้นทีละน้อย ในโหมด hiccup นี้จะลิมิตพลังงานในระหว่างภาวะ fault ซึ่งแสดงการทำงานตามรูป 12,13 ค่า dead time และ soft-start จะถูกกำหนดโดย

ค่าปาสีเตอร์ภายนอก ซึ่งติดกับขา 6 (δ_{max} setting)

RS ฟลิปฟลอป สามารถจะ set โดย

- 1) รีโมท on/off ที่ขา 10
- 2) การป้องกันกระแสเกิน ขา 11
- 3) ส่วนป้องกัน low supply voltage

เมื่อฟังก์ชันเหล่านี้ฟังก์ชันใด ฟังก์ชันหนึ่งเกิดขึ้น พัลส์เอาต์พุทจะถูกบล็อกทันที ในเวลาเดียวกัน ทราานซิสเตอร์ Q_1 จะ forward bias ทำให้เกิดการ discharge ของ คาปาซิเตอร์ที่ขา 6

กระแส discharge จะถูกลิมิตโดย รีซิสเตอร์ภายใน 150 ohm ที่อิมิตเตอร์ของ Q_1 แรงดันที่ขา 6 ลดลงจนต่ำกว่าระดับแรงดันต่ำของ sawtooth เมื่อ V_6 มีค่า 0.6 V จะทำการกระตุ้น Comparator และ ฟลิปฟลอปจะรีเซ็ต เอาต์พุทสแตต จะไม่ถูกกันอีกต่อไป Q_1 จะ cut off V_2 จะชาร์จคาปาซิเตอร์ ทาง R1 จนถึงระดับ δ_{max} ปกติเอาต์พุทจะเริ่มส่งพัลส์แคบออกไปจนระดับ V_6 เกินระดับแรงดันต่ำของ สัญญาณ sawtooth ค่า duty cycle จะเพิ่มขึ้นทีละน้อยไปถึงค่าที่กำหนดโดย feedback ที่ขา 3 หรือที่ขา 6

รีโมท เปิด/ปิด วงจร (ขา 10)

กรณี power supply ตั้งแต่ 2 เครื่องขึ้นไปถูกนำมาใช้งาน ซึ่งจำเป็นต้องมีการสวิตช์แหล่งจ่ายเหล่านี้ให้ เปิด/ปิด ตามต้องการ และ บางที่อาจต้องมีการสวิตช์การจ่าย ตามสัญญาณลอจิก ซึ่งสิ่งเหล่านี้ทำโดยอายุการทำงานของ รีโมท เปิด/ปิด วงจรที่ขา 10 เอพท์ พุทพัลส์จะถูกหยุดที่ระดับแรงดันต่ำกว่า 0.8 V สัญญาณเอพท์พุทของ ไอซีจะไม่ถูก อีกต่อไป เมื่อขาสัญญาณถูกทิ้งอยู่ในภาพ floating เมื่อจ่าย แรงดันมากกว่า 2 V การสตาร์ทจะเกิดขึ้นผ่านทางวงจร slow-start

สเตทเอพท์พุท

ประกอบไปด้วย ฟลิปฟลอป, พุช-พูล ทรานซิสเตอร์ และเกท ตามรูปที่ 14 ฟลิปฟลอปจะถูกเชื่อมมาจากฟลายแบคของวงจร sawtooth การรีเซ็ตเกิดขึ้นโดยสัญญาณจาก PWM หรือ วงจรลิมิตกระแส ซึ่งทำให้แน่ใจได้ว่าวงจรจะสวิตช์เพียงครั้งเดียวต่อหนึ่งคาบเพราะฉะนั้นจึงเป็นการป้องกัน double pulse ขาคอลเลคเตอร์และอิมิตเตอร์ของเอพท์พุททรานซิสเตอร์จะต่อกับขา ๑๕ และ ขา ๑๔ ตามลำดับ สำหรับส่งพัลส์ตามปกติหรือ พัลส์แบบอินเวอร์ท การกราวด์ ภายในของขาอิมิตเตอร์อาจเป็นสาเหตุให้เกิด spike ที่ bonding wire โดยเฉพาะอย่างยิ่งในกรณีที่ กระแสเอพท์พุทสูง

ค่าความจุกระแสของเอพท์พุททรานซิสเตอร์มีค่าประมาณ 40 mA peak สำหรับ $V_{ce} \approx 0.9$ mV ไดโอดแคลมปีง ภายในทำหน้าที่ป้องกันคอลเลคเตอร์จากการเกิด over voltage ค่าแรงดันสูงสุดที่ขาอิมิตเตอร์ต้องไม่เกิน +5 V เกทที่ถูกกระตุ้นโดยสัญญาณ เซ็ทหรือรีเซ็ต 1 พัลส์หรือควบคุมจากวงจร start/stop จะสวิตช์ออฟ เอพท์พุท ทรานซิสเตอร์ในทันที โดยการช็อดขาเบสและตัวป้องกันภายนอก (ขา 13) มีการทำงานผ่านทางขา 13 ด้วย

Demagnetizing Sense

ตามรูปที่ 14 เอพท์พุทของ NPN Comparator จะทำการ block พัลส์เอพท์พุทเมื่อแรงดันสูงกว่า 0.6 V จ่ายเข้าขา 13 เพื่อป้องกันการอิมิตตัวเอง หม้อแปลง forward-converter ตามรูปที่ 15

Feed forward

มีสมการพื้นฐานคือ $V_{out} = dV_{in} / n$ (n = อัตราส่วนหม้อแปลง)

หมายความว่า เพื่อให้ค่า V_{out} มีค่าคงที่ duty cyce J ต้องเป็นส่วนกลับกับแรงดันอินพุท ตามสมการ $\delta \equiv 1 / V_{in}$

ทำให้ง่ายต่อการออกแบบ feedback - loop โดยรูปนี้ต้องเรียกดูเลขสำหรับการเปลี่ยนแปลงค่าโหนดที่ต้องการค่า gain ของ feedback เพียงเล็กน้อย ในแถบปฏิบัติงานปกติ หม้อแปลงของ forward - converter จะต้องทำการออกแบบที่ไม่ให้เกิดการอิ่มตัวแม้แต่ภายใต้สภาวะทรานส์เซียน โดยค่าความเหนี่ยวนำสูงสุดแสดงโดย $\delta_{max} \times V_{in\ max}$ การเรียกดูเรชั่นของ $\delta_{max} \sim 1/ V_{in}$ ถูกนำมาใช้เพื่อการทำให้สะดวกต่อการใช้น้อย

ฟังก์ชัน $\delta_{max} \sim 1/ V_{in}$ สามารถนำมาใช้ผ่านทางขา 16 ของ NE 5560 รูป 16 แสดงวงจรไฟฟ้าเมื่อแรงดันที่ขา 16 เกินค่า V_2 (ขา 2) มันจะเพิ่มกระแสสำหรับ timing capacitor ที่ขา 8

ค่าความถี่ปฏิบัติงานจะไม่ถูกผลกระทบ เพราะระดับ Trip level ของ sawtooth จะเพิ่มขึ้นด้วย แรงดัน δ_{max} ที่ขา 6 จะเป็นค่าคงที่เพราะมันถูก set ผ่านทาง V_2 รูปที่ 17 แสดงให้เห็นผลที่มีต่อ δ_{max} และค่า duty cycle δ ปฏิบัติงานปกติสำหรับ $V_{16} = 2 \times V_2$ duty cycle จะเป็นครึ่งหนึ่ง กราฟสำหรับ $\delta = f(V_{16})$ แสดงตามรูป 18



บทที่ ๒

การออกแบบหม้อแปลงความถี่สูง สำหรับแหล่งจ่ายวิตซิ่ง

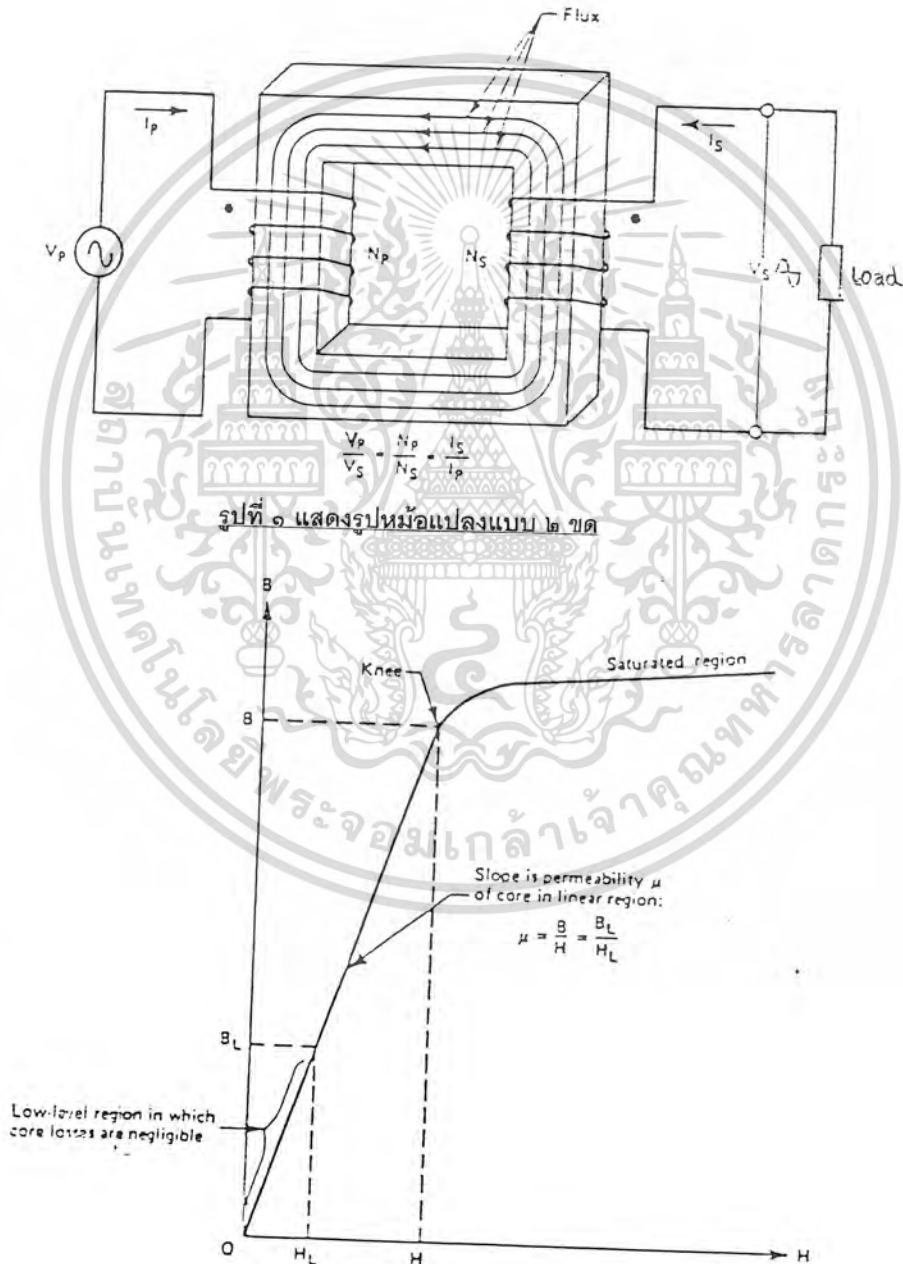


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายสวิตชิง

หม้อแปลงไฟฟ้าที่ใช้เพิ่มหรือลดแรงดันไฟสลับ โดยทั่วไปแล้ววิธีการออกแบบไม่ยุ่งยาก เหมือนกับหม้อแปลงที่ใช้กับแหล่งจ่ายแบบสวิตชิง เนื่องจากแหล่งจ่ายแบบนี้มีรูปคลื่นเป็นสี่เหลี่ยมซึ่งมีความถี่สูงถึง 20 kHz หรือมากกว่านั้น และ ยังให้กำลังไฟสูงด้วย

ทฤษฎีหม้อแปลง



รูปที่ ๒ แสดงลักษณะของการเป็นแม่เหล็กในช่วงเป็นเส้นตรง และ อิ่มตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ ๑ แสดงลักษณะของหม้อแปลงอย่างง่าย ซึ่งจะได้ความสัมพันธ์ดังนี้คือ

$$\frac{N_p}{N_s} = \frac{V_p}{V_s} = \frac{I_s}{I_p}$$

เมื่อ N_p และ V_p และ I_p คือจำนวนขดลวด แรงดันและกระแสด้านปฐมภูมิ
 N_s และ V_s และ I_s คือจำนวนขดลวด แรงดันและกระแสด้านทุติยภูมิ

แรงดันเหนี่ยวนำจะเป็นไปตามการเปลี่ยนแปลงของความหนาแน่นของฟลักซ์ ถ้าเรา
 ให้ B อยู่ในช่วงที่เป็นเส้นตรงเราจะได้

$$B_{\max} = \frac{B_{\max} \times 10^3}{KfN_p A_s}$$

เมื่อ B_{\max} คือ ความหนาแน่นของฟลักซ์สูงสุด
 N_p คือ แรงดันด้านปฐมภูมิ เป็น Volts
 f คือ ความถี่ เป็น Hz
 N_p คือ จำนวนรอบขดลวดปฐมภูมิ
 A_s คือ พื้นที่หน้าตัดของแกน เป็น Cm^2
 K คือ ค่าคงที่มีค่า 4.44 สำหรับแรงดันรูปไซน์ และ 4.0 สำหรับแรงดันรูปสี่เหลี่ยม

ปกติค่า B_{\max} จะเลือกที่ค่า $A_{\text{sst}} / 2$ เพื่อให้ได้แน่ใจว่าทำงานในช่วงที่เป็นเส้นตรงตัว
 ประกอบสำคัญที่สุดอีกสิ่งหนึ่ง คือ พื้นที่สำหรับการวางเส้นลวดตัวนำ ซึ่งปกติจะพันอยู่บนตัว
 บ็อบบิ้น (Bobbin) ค่านี้จะต้องเลือกให้เหมาะสมด้วย สำหรับความสามารถในการจ่าย
 กำลังของแกนเหล็กคำนวณจาก

$$P_{\text{out}} = (1.16B_{\max} f d A_s A_c) \times 10^{-9}$$

เมื่อ P_{out} คือ กำลังที่จ่ายให้ เป็น Watt
 d คือ ความหนาแน่นของกระแสในลวดตัวนำ เป็น A/Cm^2
 A_s คือ พื้นที่หน้าตัดของแกน เป็น Cm^2
 A_c คือ พื้นที่สำหรับพันขดบนบ็อบบิ้น เป็น Cm^2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บางบริษัทพื้นที่ของบ็อบบิ้นใช้สัญลักษณ์ W_a หรือหน้าต่างบ็อบบิ้นและความหนาแน่นของกระแสในสายใช้หน่วยเซอร์คูลาร์ต่อแอมป์ (c.m. / A) ใช้สัญลักษณ์ D โดย

$$d = \frac{1.27 \times 10^6}{D}$$

เมื่อนำค่า D มาแทนลงในสมการจะได้

$$P_{out} = \frac{(1.47 f B_{max} A_s A_c) \times 10^{-3}}{D}$$

ค่า D จะเทียบกับค่า 1000 เซอร์คูลาร์มิลล์ต่อแอมป์ แต่ในทางปฏิบัติจริง ๆ จะใช้ค่าเพียง 200-400 เพื่อความปลอดภัยของสาย

สำหรับสมการข้างบนนี้ใช้สำหรับการคำนวณและเลือกหาขนาดของแกนที่จะใช้พันขดลวด

ตารางที่ ๑ แสดงรายละเอียดแกนเฟอร์ไรต์ของบริษัทต่าง ๆ

Material	Manufacture
3C8	Ferrocube
24B	Stackpole
77	Fari-Rite Products
F.T	Magnetics, Inc
H7C1	TDK
N27	Siemens

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ๒ แสดงรายละเอียดของลวดที่ใช้พันหม้อแปลง

AWG	Diameter over insulation (inches)		Norminal circular mil area	Resistance Per 1000 ft	Current capacity in milliamperes base on 1000 c.m./A		AWG
	Min	Max					
8	0.130	0.133	16510	0.6281	16510	8	
9	0.116	0.119	13090	0.7925	13090	9	
10	0.104	0.106	10380	0.9985	10380	10	
11	0.0928	0.0948	8230	1.261	3226	11	
12	0.0829	0.0847	6530	1.588	6529	12	
13	0.0741	0.0757	5180	2.001	5184	13	
14	0.0667	0.0682	4110	2.524	4109	14	
15	0.0595	0.0609	3260	3.181	3260	15	
16	0.0532	0.0545	2580	4.020	2581	16	
17	0.0476	0.0488	2050	5.054	2052	17	
18	0.0425	0.0437	1620	6.386	1624	18	
19	0.0380	0.0391	1290	8.046	1289	19	
20	0.0340	0.0351	1020	10.13	1024	20	
21	0.0302	0.0314	812	12.77	812.3	21	
22	0.0271	0.0281	640	16.20	640.1	22	
23	0.0244	0.0253	511	20.30	510.8	23	
24	0.0218	0.0227	404	25.67	404	24	
25	0.0195	0.0203	320	32.37	320.4	25	
26	0.0174	0.0182	253	41.02	252.8	26	
27	0.0157	0.0164	202	51.44	201.6	27	
28	0.0141	0.0147	159	65.31	158.8	28	
29	0.0127	0.0133	128	81.21	127.7	29	
30	0.0113	0.0119	100	103.7	100	30	
31	0.0101	0.0108	79.2	130.9	79.321	31	
32	0.0091	0.0098	64	162	64	32	
33	0.0081	0.0088	50.4	205.7	50.41	33	
34	0.0072	0.0078	39.7	261.3	39.69	34	
35	0.0064	0.0070	31.4	330.1	31.36	35	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ ๓

สังประดิษฐ์สารกึ่งตัวนำทาง
เพาเวอร์อิเล็กทรอนิกส์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

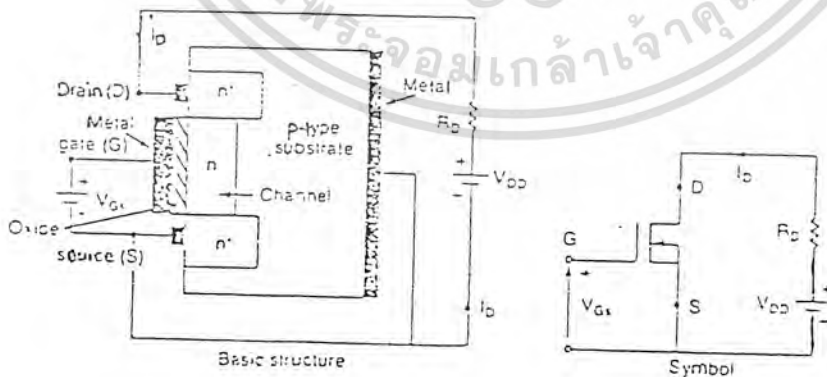
สิ่งประดิษฐ์สารกึ่งตัวนำทาง POWER ELECTRONIC

๑.๑ POWER MOSFET

POWER MOSFET เป็นอุปกรณ์สารกึ่งตัวนำที่ควบคุมการทำงานด้วยความต่างศักย์ระหว่างขาทเกต (GATE) กับขาสอส (SOURCE) มีความเร็วในการสวิตช์ (Switching Speed) สูงมาก เวลาที่ใช้อยู่ในช่วง nanosecond

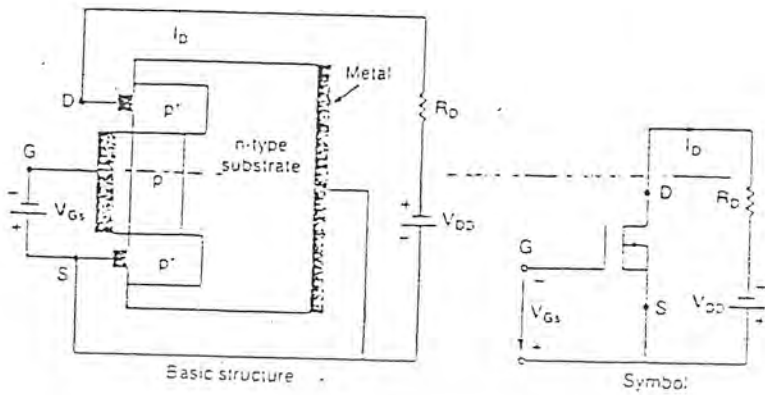
๑.๑.๑ ชนิดของ POWER MOSFET มี ๒ ชนิดคือ

๑.๑.๑.๑ DEPLETION MOSFET มีทั้งชนิด N-CHANNEL และ P-CHANNEL สำหรับชนิด N-CHANNEL จะสร้างบนชั้นเสตรดของสารซิลิกอน ชนิด P ดังแสดงในรูป ๑.๑ ด้วยการแพร่สารเจือชนิด N⁺ ทั้งสองข้าง ในบริเวณดังกล่าวจะเป็นเดรน กับซอส ส่วนบริเวณที่เป็นขาทเกตจะมีฉนวนออกไซด์ของซิลิกอนเป็นชั้นบาง ๆ แยกระหว่างโลหะกับช่องทางเดินกระแส ซึ่งถูกเจือด้วยสารชนิด N โดยทั่วไปส่วนที่เป็นชั้นเสตรดจะต่ออยู่กับซอส ความต่างศักย์ของขาทเกตเมื่อเทียบกับซอสหรือ V_{gs} อาจจะเป็นบวกหรือลบก็ได้ ถ้า V_{gs} เป็นลบจะทำให้ช่องทางเดินกระแสแคบลง และความต้านทานระหว่างเดรนกับซอสหรือ R_{ds} จะมีค่ามาก และถ้าหากค่าที่เป็นลบของศักย์ดาไฟฟ้านี้มีค่ามากจนกระทั่งช่องทางเดินกระแสถูกปิดสนิททำให้ R_{ds} มีค่าสูงมาก และ กระแสที่ไหลผ่านทางเดรนไปซอสหรือ I_{ds} มีค่าเป็นศูนย์ เราเรียกค่า V_{gs} นี้ว่าแรงดันพินชออฟ เขียนแทนด้วย V_p แต่ถ้า V_{gs} มีค่าเป็นบวกจะทำให้ช่องทางเดินกระแสกว้างขึ้นทำให้ความต้านทาน R_{ds} ลดลงและกระแส I_{ds} มีค่าเพิ่มสูงขึ้น ส่วนโครงสร้างและคุณสมบัติต่าง ๆ ทางไฟฟ้าของ DEPLETION MOSFET ชนิด P-CHANNEL จะตรงข้ามกับชนิด N-CHANNEL โดยแสดงในรูปที่ ๑.๒



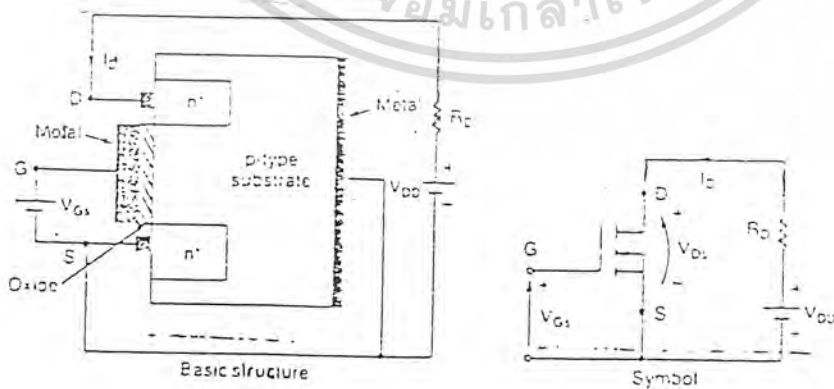
รูป ๑.๑ N-CHANNEL DEPLETION MOSFET โครงสร้างและสัญลักษณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



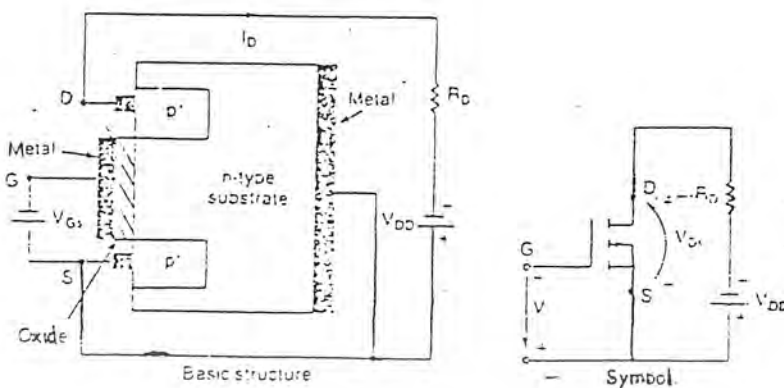
รูป ๑.๒ P-CHANNEL DEPLETION MOSFET โครงสร้างและสัญลักษณ์

๑.๑.๑.๒ ENHANCEMENT MOSFET เป็นสิ่งประดิษฐ์สารกึ่งตัวนำที่ไม่มีช่องทางเดินกระแส โครงสร้างแสดงอยู่ในรูปที่ ๑.๓ มีทั้งชนิด N-CHANNEL และ P-CHANNEL เช่นเดียวกันชนิด N-CHANNEL จะสร้างบนชั้นเปลือยของสารซิลิกอนชนิด P ด้วยการแพร่สารเจือชนิด N⁺ ลงไป ทั้งสองข้างซึ่งจะถือเป็นส่วนหนึ่งของเดรนกับซอร์ส และบนชั้นชั้นเปลือยระหว่างเดรนกับซอร์ส จะมีฉนวนบาง ๆ ที่เป็นออกไซด์ของสารซิลิกอนแยกจากโลหะของขาคาท ถ้า V_{gs} เป็นบวก จะทำให้เกิดช่องทางเดินกระแสระหว่างเดรนกับซอร์ส ทำให้ค่าความต้านทาน R_{ds} ลดลง และมีกระแส I_{ds} ไหลผ่าน ค่าของ V_{gs} จะต้องมีค่ามากกว่าแรงดันวิกฤต ซึ่งเป็นแรงดันขีดเริ่มที่เหนี่ยวนำให้เกิดช่องทางเดินกระแส และยอมให้มีกระแสไหลผ่าน สำหรับโครงสร้างและคุณสมบัติทางไฟฟ้าของ ENHANCEMENT MOSFET ชนิด P-CHANNEL ซึ่งแสดงดังรูป ๑.๔ จะตรงข้ามกับชนิด N-CHANNEL



รูปที่ ๑.๓ N-CHANNEL ENHANCEMENT MOSFET โครงสร้างและสัญลักษณ์

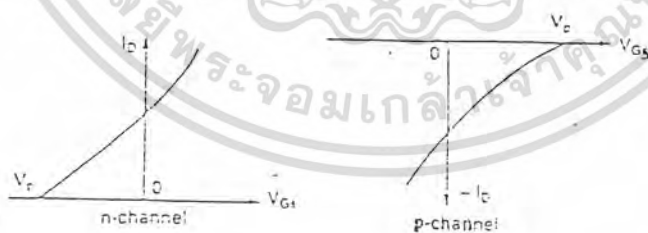
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



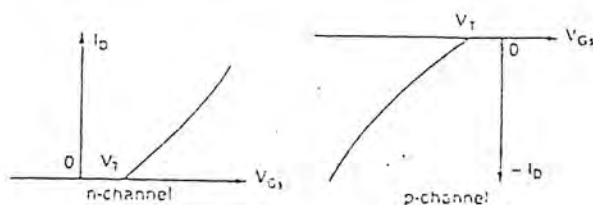
รูปที่ ๑.๔ P-CHANNEL ENHANCEMENT MOSFET โครงสร้างและสัญลักษณ์

๑.๑.๒ คุณสมบัติในทางสภาวะคงตัว (STEADY - STATE CHARACTERISTIC)

POWER MOSFET เป็นสิ่งประดิษฐ์สารกึ่งตัวนำที่ใช้โวลเตจควบคุมการทำงานมีค่าอินพุทอิมพีแดนซ์สูง ขาเกตของ MOSFET จะมีกระแสไหลผ่านน้อยมาก กระแสนี้เรียกว่า LEAKAGE CURRENT มีค่าในช่วงนาโนแอมป์ GAIN การขยายกระแสซึ่งเป็นอัตราส่วนระหว่างกระแสเดรน I_D ต่อกระแสอินเกต I_G จะมีค่าอยู่ในช่วง 10^9 ตัวแปรสำคัญที่ใช้กำหนดคุณสมบัติในทางสภาวะคงตัว คือค่าทรานส์คอนดักแตนซ์ ซึ่งเป็นอัตราส่วนระหว่างกระแสเดรน I_D ต่อแรงดันเกต V_{GS} และกราฟความสัมพันธ์ระหว่าง I_D กับ V_{GS} ของ MOSFET ชนิดต่าง ๆ แสดงในรูปที่ ๑.๕ และ ๑.๖

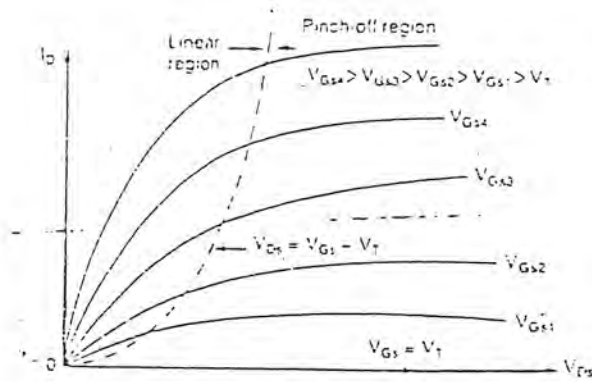


รูปที่ ๑.๕ Transfer characteristic ของ DEPLETION MOSFET



รูปที่ ๑.๖ Transfer characteristic ของ ENHANCEMENT MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๑.๗ คุณสมบัติทางเอาต์พุตของ N-CHANNEL ENHANCEMENT MOSFET

ในรูปที่ ๑.๗ แสดงคุณสมบัติทางเอาต์พุตของ N-CHANNEL ENHANCEMENT MOSFET การทำงานสามารถแยกออกเป็นสามช่วงคือ

- ๑.๑.๒.๑ ช่วงคัทออฟ (Cutoff Region) เป็นช่วงที่ $V_{gs} < V_t$
- ๑.๑.๒.๒ ช่วงอิ่มตัว (Saturation Region) เป็นช่วงที่ $V_{ds} > V_{gs} - V_t$
- ๑.๑.๒.๓ ช่วงเชิงเส้น (Linear Region) เป็นช่วงที่ $V_{ds} < V_{gs} - V_t$

การทำงานของ MOSFET ในช่วงเชิงเส้น กระแสเดรน I_{ds} จะเปลี่ยนแปลงไปตาม V_{gs} เนื่องจากในช่วงนี้กระแสเดรนจะมีค่าสูง ขณะที่แรงดันเดรน V_{gs} มีค่าต่ำ ดังนั้น MOSFET จึงถูกใช้ไปในการสวิตช์ในช่วงเชิงเส้น ส่วนในช่วงอิ่มตัวกระแสเดรนมีค่าเกือบจะคงที่สำหรับแต่ละค่าของ V_{ds} ดังนั้นจึงใช้ MOSFET ทำหน้าที่ขยายแรงดันในช่วงนี้

วงจรเสมือนในสภาวะคงตัว ซึ่งเหมือนกันทั้งชนิด DEPLETION และ ENHANCEMENT MOSFET แสดงในรูปที่ ๑.๘ ค่าทรานคอนดักแตนซ์ g_m ถูกกำหนดให้มีค่าเป็น

$$g_m = \left. \frac{I_d}{V_{ds}} \right|_{V_{gs}} = \text{constant}$$

และเอาต์พุตริซีสแตนซ์ถูกกำหนดให้มีค่าเป็น

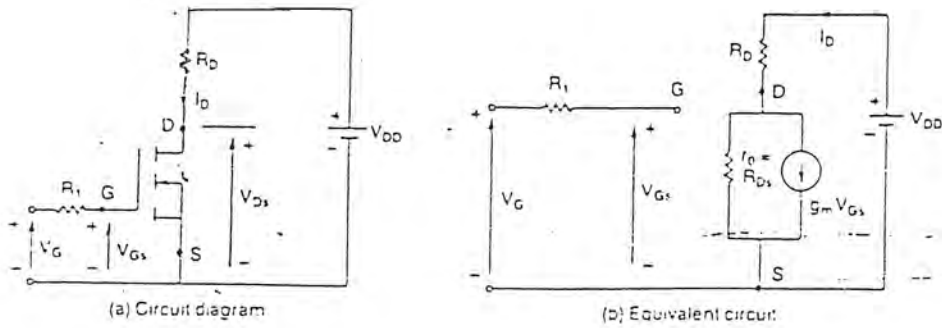
$$R_{ds} = \frac{\Delta V_{gs}}{\Delta I_{ds}}$$

ซึ่งมีค่าสูงมากในช่วงอิ่มตัวโดยมีค่าในช่วงเมกกะโอห์ม แต่มีค่าน้อยมากในช่วงเชิงเส้นซึ่งมีค่าอยู่ในช่วงมิลลิโอห์ม ค่าความต้านทานนี้จะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิสูงขึ้น โดยมีค่าประสิทธิทางอุณหภูมิประมาณ +0.7% ต่อ °C ดังนั้นกระแสเดรนจะลดลงเมื่ออุณหภูมิเพิ่มขึ้นจึงทำให้ไม่เกิดปรากฏการณ์แรงดันพังทลายครั้งที่สอง(The secondary voltage breakdown)

ซึ่งก่อให้เกิดความเสียหายเหมือนอย่างในทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

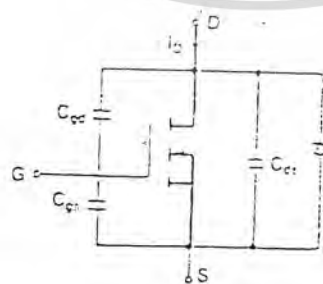
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๑.๖ Steady - stats switching model ของ MOSFET

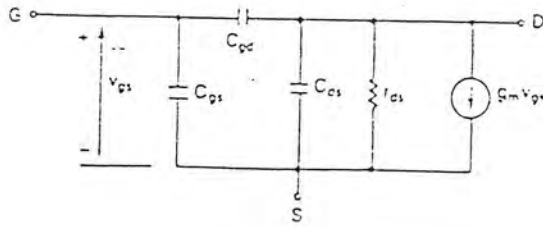
๑.๑.๓ คุณสมบัติในการสวิตช์ (Switching Characteristic)

เราอาจพิจารณาโครงสร้างของ POWER MOSFET ที่มีไดโอดและตัวเก็บประจุภายใน แสดงในรูปที่ ๑.๙ และ วงจรเสมือนในการสวิตช์ของ MOSFET แสดงในรูปที่ ๑.๑๐ ส่วน ลักษณะรูปคลื่นสัญญาณ และเวลาแสดงในรูปที่ ๑.๑๑ ช่วงเวลา Turn-on delay เขียนแทนด้วย $t_{d(on)}$ เป็นเวลาที่ใช้ Charge ประจุเข้าอินพุตคาปาซิแตนซ์จนกระทั่งถึงแรงดันวิกฤต ช่วงเวลา Rise time เขียนแทนด้วย t_r เป็นเวลาที่ Charge ประจุที่ขาเกตจากระดับแรงดันวิกฤตไปถึงแรงดันเกตอินพุต ซึ่งถูกใช้เพื่อทำให้ POWER MOSFET ทำงานในช่วงเชิงเส้น ช่วงเวลา Turn-off delay เขียนแทนด้วย $t_{d(off)}$ เป็นเวลาที่ใช้เมื่ออินพุตคาปาซิแตนซ์คายประจุจากแรงดันเกตอินพุต จนกระทั่งถึงแรงดันที่ทำให้ MOSFET ทำงานในช่วงอิ่มตัว และ Fall time เขียนแทนด้วย t_f เป็นเวลาที่ใช้คายประจุจากแรงดันในช่วงอิ่มตัวถึงแรงดันวิกฤต ในกรณี $V_{GS} < V_t$ POWER MOSFET จะอยู่ในสภาวะ OFF

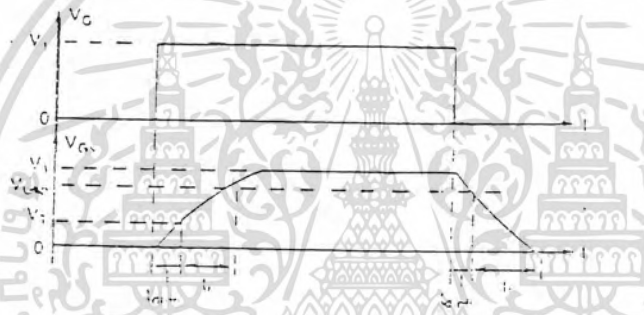


รูปที่ ๑.๙ โครงสร้างของ MOSFET ที่มีไดโอดอยู่ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๑.๑๐ Switching model ของ MOSFET

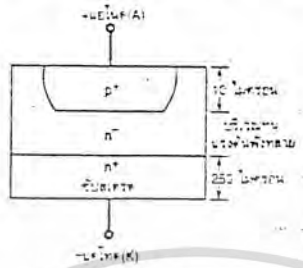


รูปที่ ๑.๑๑ Switching wave form and time

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดโอดกำลัง

ไดโอดกำลัง (power diodes) เป็นอุปกรณ์ชนิดแรกจากอุปกรณ์อิเล็กทรอนิกส์กำลังที่ควรศึกษาก่อน ทั้งนี้เพราะมีหลักการทำงานและการคำนวณที่ง่าย ซึ่งในบทความนี้จะได้กล่าวถึงคุณสมบัติและการนำไดโอดกำลังไปใช้ให้เกิดประสิทธิภาพสูงสุด



รูปที่ 1 โครงสร้างของไดโอดกำลัง

โครงสร้างและคุณสมบัติ

โครงสร้างทั่วไปของไดโอดกำลังแสดงดังรูปที่ ๑ ซึ่งประกอบไปด้วย สารกึ่งตัวนำชนิด n^+ เป็นส่วนซับสเตรต (sub-strate) ถัดขึ้นมาคือ สารกึ่งตัวนำชนิด n เช่นกันแต่ถูกได้ไปในปริมาณที่น้อยกว่าเรียกว่า n^- ซึ่งสารชั้นนี้จะเป็นตัวบ่งบอกถึงอัตราทนแรงดันพังทลาย (breakdown voltage) ชั้นบนสุดคือ สารกึ่งตัวนำชนิด p ที่ถูกได้ไปมากเป็นพิเศษ และก็เรียกว่า p^+ การที่สารกึ่งตัวนำในอุปกรณ์อิเล็กทรอนิกส์กำลัง ถูกได้ไปต่างไปจากอุปกรณ์อิเล็กทรอนิกส์สารกึ่งตัวนำทั่ว ๆ ไป ก็เพื่อให้อุปกรณ์เหล่านี้มีอัตรากำลังที่สูงขึ้นนั่นเอง

ในรูปที่ ๒ แสดงกราฟของ I-V ของไดโอดทั่วไป จะต่างกันก็เพียง ๒ จุดคือ แรงดันตกคร่อมภายในขณะนำกระแส (V_F) ที่มีค่าประมาณ ๑ โวลต์ และแรงดันพังทลายมากกว่าหลายเท่าตัวเท่านั้น ส่วนค่าความต้านทานขณะนำกระแสก็หาได้จากวิธีเดียวกัน และสัญลักษณ์ก็เหมือนกันดังรูป

โดยปกติแล้วกำลังสูญเสีย (P_{loss}) ส่วนใหญ่ไดโอดจะสูญเสียกำลังไปในขณะนำกระแสมากกว่า เนื่องจากในขณะไดโอดหยุดนำกระแส ก็จะมีเพียงแต่กระแสรั่วไหลที่มีค่าไม่กี่มิลลิแอมป์จึงมีกำลังสูญเสียเพียงไม่กี่วัตต์ แต่เมื่อไดโอดกำลังนำกระแสอาจมีกระแส (I_F) ไหลมากเป็นร้อยแอมป์ ในขณะที่มีแรงดันตกคร่อม (V_{on}) ประมาณ ๑ โวลต์ ก็จะทำให้เกิดกำลังสูญเสียเป็นร้อยวัตต์ ซึ่งคำนวณจากสมการได้ดังนี้

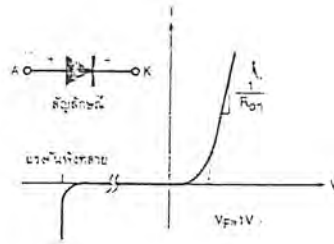
$$P_{loss} = V_{on} I_F \quad \dots (1)$$

แต่จริง ๆ แล้วเมื่อไดโอดนำกระแสจะมีแรงดันตกคร่อมมากกว่า ๑ โวลต์แน่นอน ทั้งนี้เป็นเพราะค่าความต้านทานของไดโอดขณะนำกระแส (R_{on}) นั่นเอง ดังนั้นแรงดันตกคร่อมจึงมีค่าดังนี้

$$V_{on} = V_F + I_F R_{on} \quad \dots (2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

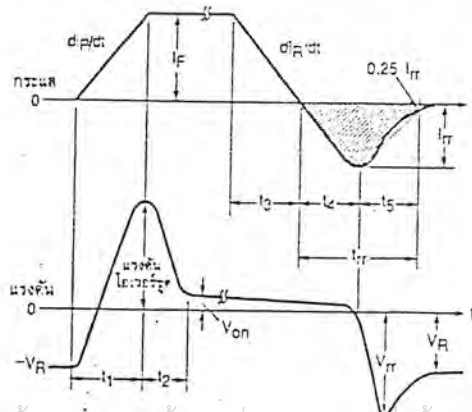
รูปคลื่นของไดโอดกำลังที่เกิดขึ้นจริง



รูปที่ 2 สัญลักษณ์และกราฟ I-V ของ ไดโอดกำลัง

ไดโอดกำลังจะมีช่วงเวลากการสวิตช์แน่นอนที่จะเปลี่ยนจากสภาวะหยุดนำกระแส (reverse bias) มาสู่สภาวะที่นำกระแส (forward bias) และจากนำกระแสสู่สภาวะหยุดนำกระแสเช่นกัน ซึ่งผู้ใช้งานจำเป็นต้องศึกษาเพื่อประโยชน์ในการออกแบบวงจร แต่โดยปกติทั้งช่วงเวลาและรูปร่างของคลื่นดังกล่าว เป็นผลมาจากคุณสมบัติของตัวไดโอดกำลังและวงจรที่ต่ออยู่ด้วย

คุณสมบัติการสวิตช์ของไดโอดหาได้โดยการบ่อนกระแสให้กับไดโอด ซึ่งกระแสนี้จะมีอัตราการเปลี่ยนแปลงของกระแสในช่วงเวลานึง (di/dt) ดังรูปที่ ๓ แล้วจึงวัดคุณสมบัติอื่น ๆ ออกมา เหตุที่ต้องทำเช่นนี้เพราะว่า ในการใช้งานไดโอดกำลังมักจะใช้ในวงจรควบคุมที่มีโหลดเป็นอุปกรณ์ที่สะสมพลังงานได้ประเภทขดลวด เช่น มอเตอร์ นอกจากนี้ในรูปยังแสดงรายละเอียดของรูปคลื่นแรงดันและกระแสของไดโอดกำลัง ทั้งสภาวะที่กำลังจะนำกระแส (turn-on) และหยุดนำกระแส (turn-off) ซึ่งมีส่วนที่ต้องพิจารณาเป็นพิเศษคือ แรงดันโอเวอร์ชูต (overshoot) ในระหว่างนำกระแส และช่วงที่กระแสเป็นลบในระหว่างหยุดนำกระแส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3 รูปคลื่นแรงดันและกระแสของไดโอดกำลังในขณะเริ่มนำและหยุดนำกระแส

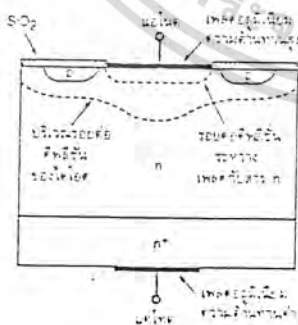
ทรานเซียนต์

ทรานเซียนต์ที่เกิดจากไดโอดกำลังจะแยกออกได้เป็นทรานเซียนต์ที่เกิดขึ้นเมื่อเริ่มนำกระแส และทรานเซียนต์ที่เกิดขึ้นเมื่อหยุดนำกระแสดังต่อไปนี้

- ทรานเซียนต์เมื่อเริ่มนำกระแสก็คือ แรงดันโอเวอร์ชูตที่เกิดขึ้นในช่วงเวลา t_1 และ t_2 นั้นเอง ซึ่งเกิดขึ้นจากปัจจัย ๒ อย่างคือ ประจุที่สะสมอยู่ในบริเวณรอยต่อดีพลีชันก่อนที่ไดโอดจะนำกระแส และผลรวมของแรงดันภายในที่เกิดจากค่าความต้านทาน และค่าความเหนี่ยวนำภายในไดโอดกับกระแสที่ป้อนเข้าไป จนทำให้เกิดโอเวอร์ชูตขึ้น และมีค่ามากเพียงพอที่จะทำให้เกิดผลกระทบต่อดวงจรที่ต่ออยู่ ซึ่งโดยปกติแล้ว t_1 จะมีค่าไม่ต่ำกว่า 10^{-7} วินาที และ t_2 มีค่าประมาณ 10^{-6} วินาที
- ทรานเซียนต์ในขณะที่หยุดนำกระแส จะเกิดขึ้นในช่วงเวลา $t_3 + t_4 + t_5$ ทรานเซียนต์ที่เกิดขึ้นนี้เป็นทรานเซียนต์ด้านกระแส ทำให้เกิดกระแสไหลย้อนกลับทางได้ ในช่วงเวลา $t_4 + t_5$ และกระแสนี้เองจะทำให้เกิดแรงดันโอเวอร์ชูตด้านลบขึ้นตามรูปที่ ๓ ซึ่งกระแสนี้จะต้องไปดึงพลังงาน (กระแส) มาจากโหลดหรืออุปกรณ์ที่กักเก็บพลังงานได้ในวงจร เช่น ขดลวด จนกระทั่งกระแสมีค่าเป็นศูนย์ที่ t_5 ทรานเซียนต์นี้จะมีผลทำให้อุปกรณ์ในวงจรทำงานผิดพลาด

ไดโอดชอตต์กี

ไดโอดชอตต์กี เป็นไดโอดกำลังชนิดหนึ่งที่ถูกสร้างขึ้นมาเพื่อเพิ่มความเร็วและลดกำลังสูญเสียในขณะนำกระแสดังรูปที่ ๔ แสดงให้เห็นถึงโครงสร้างทั่วไปของไดโอดชอตต์กี ซึ่งจะมีแผ่นฟิล์มโลหะ (SiO_2) เคลือบอยู่บนสารกึ่งตัวนำชนิด n และแผ่นฟิล์มนี้จะทำหน้าที่เป็นแอนโนด ในขณะที่แคโทดยังคงเป็นสารกึ่งตัวนำเช่นเดิม



รูปที่ 4 โครงสร้างของชอตต์กีไดโอด

สำหรับกราฟคุณสมบัติ I-V ของไดโอดชอตต์กีจะคล้ายกับไดโอดแบบรอยต่อ PN ทั่วไป แต่จะมีแรงดันตกคร่อมขณะนำกระแสต่ำเพียง 0.3 ถึง 0.4 โวลต์ แต่มีอัตราทนแรงดันพังทลายต่ำประมาณ 75 ถึง 100 โวลต์เท่านั้น

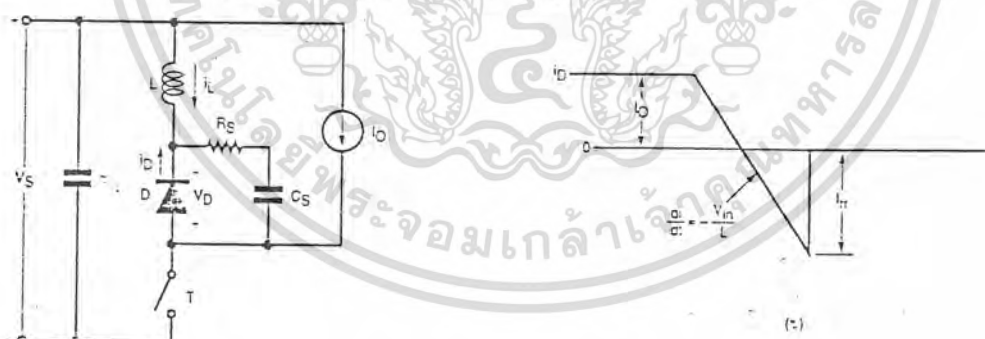
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของไดโอดชอตต์กีจะอาศัยหลักการของพลังงานศักย์ไฟฟ้า (Potential energy) ที่อยู่ระหว่างแผ่นฟิล์มโลหะกับสารกึ่งตัวนำ ซึ่งจะมีการทำงานคร่าว ๆ ดังนี้ เมื่อเราไบแอสตรงแก่ไดโอดชอตต์กี จะเสมือนว่าเราป้อนศักย์ไฟฟ้าจำนวนมากให้ แต่มีทิศตรงกันข้ามกับศักย์ไฟฟ้าที่อยู่ภายใน จึงเกิดการหักล้างกันทำให้อิเล็กตรอน (กระแส) สามารถวิ่งผ่านได้ แต่ถ้าเป็นการไบแอสกลับศักย์ไฟฟ้าที่ป้อนเข้าไปจะเสริมกับศักย์ไฟฟ้าที่กั้นอยู่ภายใน อิเล็กตรอนจึงไม่สามารถไหลผ่านได้

เนื่องจากไดโอดชอตต์กีไม่มีประจุสะสมอยู่ภายในขณะทำงาน ดังนั้นไดโอดชนิดนี้จึงมีช่วงเวลาในการสวิตช์ ที่สั้นกว่าไดโอดกำลังมาก และยังไม่มีการแสไหลย้อนกลับในขณะที่เริ่มหยุดนำกระแส รวมไปถึงแรงดันโอเวอร์ชhootที่ต่ำขณะเริ่มนำกระแส อย่างไรก็ตาม ไดโอดชอตต์กีก็ยังมีกระแสรั่วไหลขณะหยุดนำกระแสอยู่เช่นกัน

วงจร snubber สำหรับไดโอดกำลัง

ในการนำไดโอดกำลังไปใช้งานจำเป็นต้องมีวงจร snubber ประกอบด้วย เพื่อลดทรานเซียนต์และกำลังสูญเสียที่เกิดจากไดโอดเอง ในรูปที่ ๕(ก) เป็นวงจรคอนเวอร์เตอร์แบบสเต็ปดาวน์ (step-down converter) ซึ่งจะเกิดทรานเซียนต์เมื่อไดโอดหยุดนำกระแส มีลักษณะเป็นแรงตกคร่อมไดโอดเกินพิกัด (over voltage) เป็นสาเหตุมาจากคุณสมบัติการนำกระแสของขดลวด L_1 และกระแสไบแอสกลับ (reverse recovery current, I_{rr}) ที่เกิดจากการไบแอสกลับในทันทีทันใดด้วยสวิตช์ T (สวิตช์ T ต่อวงจร)

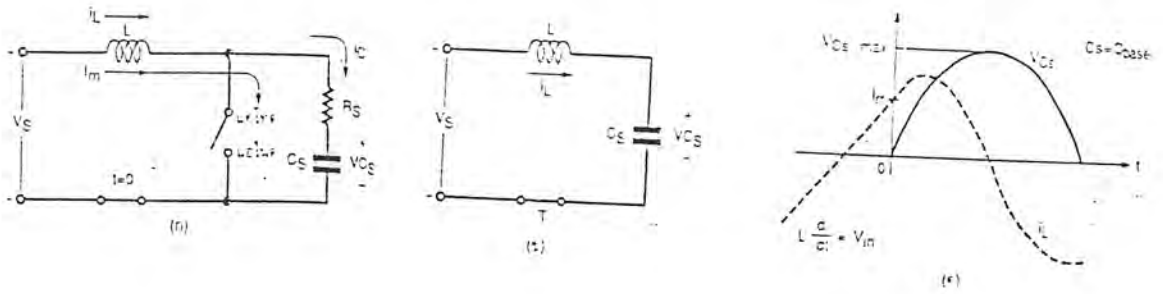


รูปที่ ๕ (ก) วงจรคอนเวอร์เตอร์แบบสเต็ปดาวน์ที่มี R-C snubber

(ข) กระแสไบแอสกลับของไดโอดกำลัง

วงจร snubber ในรูปคือ C_s - R_s ต่อคร่อมไดโอดสำหรับป้องกันแรงดันเกินพิกัด ซึ่งจะวิเคราะห์ได้ง่าย ๆ โดยการป้อนกระแส I_{rr} ตามรูปที่ ๕(ข) โดยที่โหลดเป็นอินดักทีฟมีกระแสโหลด I_o ที่มีค่าคงที่ตลอดเวลา และพิจารณาเป็นวงจรคาปาซิทีฟ snubber ($R_s=0$) ตามคุณสมบัติ โดยให้อุปกรณ์ทุกตัวในวงจรอยู่ในอุดมคติเพื่อให้ง่ายต่อการคำนวณ แม้ว่าผลที่ได้จะมีค่าผิดพลาดไปบ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๖ (ก) วงจรสมมูลจากรูปที่ ๕ (ข) วิเคราะห์เมื่อ $R_s=0$ (ค) รูปคลื่นแรงดันและกระแสที่เกิดขึ้น

จากรูปที่ ๖(ก) กำหนดให้ไดโอดถูกไบแอสกลับที่ $t=0$ ดังนั้นกระแสที่ไหลผ่านขดลวด L จะมีค่าเท่ากับ I_{rr} และแรงดันตกคร่อมตัวเก็บประจุ C_s จะเท่ากับศูนย์ ซึ่งเขียนวงจรใหม่ได้ดังรูปที่ ๖(ข) และสามารถคำนวณหาแรงดันตกคร่อมสูงสุดได้ดังนี้

- ค่าอินดักทีฟแฝงในวงจรที่มีไซโพลและขดลวดที่มีไดโอดต่อขนานอยู่

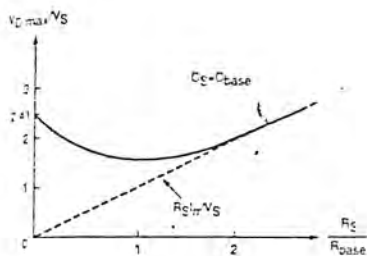
$$V_{max} = -V_{C3,max} - V_s \left(1 + \sqrt{1 + \frac{C_{base}}{C_s}} \right) \quad \dots (3)$$

เมื่อ

$$C_{base} = L \frac{(I_{rr})^2}{V_s} \quad \dots (4)$$

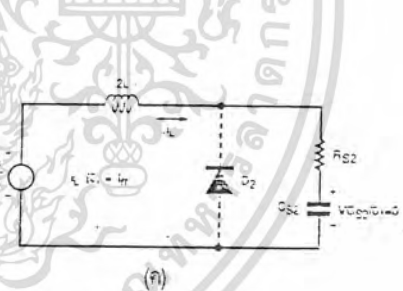
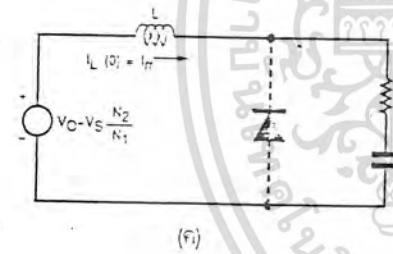
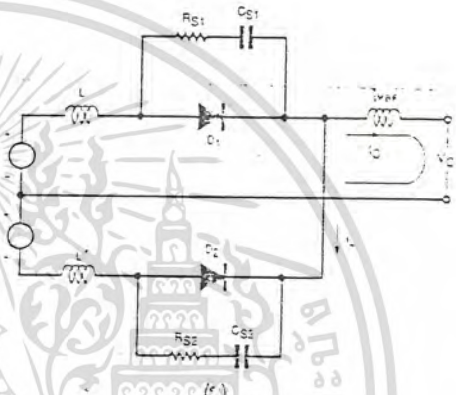
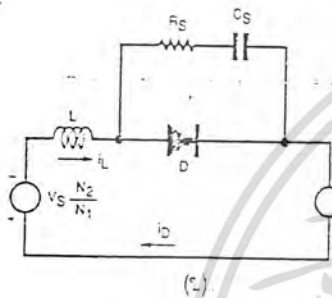
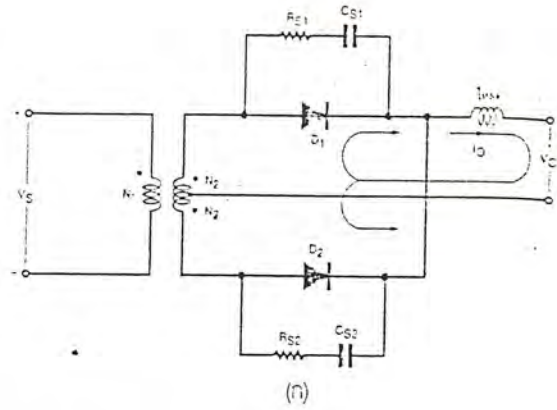
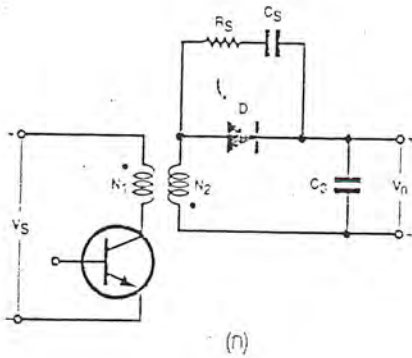
จากสมการที่ ๓ จะเห็นได้ว่าเราสามารถควบคุมค่าแรงดันตกคร่อมไดโอดได้โดยการเลือกค่า C_s ในรูปที่ ๖(ค) แสดงให้เห็นถึงลักษณะของรูปคลื่นกระแสที่ไหลผ่านขดลวด L และแรงดันตกคร่อมตัวเก็บประจุ C_s เมื่อ C_s มีค่าเท่ากับ C_{base}

ในการใช้งานจริง ๆ จะมีค่าความต้านทาน R_s รวมอยู่ในวงจรด้วย ซึ่งจะทำให้แรงดันตกคร่อมไดโอดสูงสุดเปลี่ยนไปตามค่าของ C_s และ R_s แต่เราก็สามารถหาแรงดันตกคร่อมไดโอดสูงสุดได้จากกราฟใน รูปที่ ๗ ซึ่งได้มาจากการคำนวณทางคอมพิวเตอร์ที่ $C_s=C_{base}$ โดยมีค่า R_s/R_{base} อยู่ในแกนนอน ซึ่ง $R_{base}=V_s/I_{rr}$ จากกราฟเราสามารถเลือกค่า $R_s \approx R_{base}$ นั้นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ ๗ กราฟที่แสดงความสัมพันธ์ระหว่างนั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุใดเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำไปใช้งาน



- รูปที่ 8 (ก) วงจรฟลายแบ็กคอนเวอร์เตอร์ที่มี R-C สลับเบอร์
- (ข) วงจรสมมูลเมื่อมองจากด้านเซคันดารีของหม้อแปลง
- (ค) วิเคราะห์วงจรเมื่อไดโอดถูกไบแอสกลับ

- รูปที่ 9 (ก) วงจรฟูลเวฟเรกติไฟไเออร์
- (ข) วงจรสมมูลเมื่อมองจากด้านเซคันดารีของหม้อแปลง
- (ค) แยกวิเคราะห์ไดโอดกำลังทีละตัว

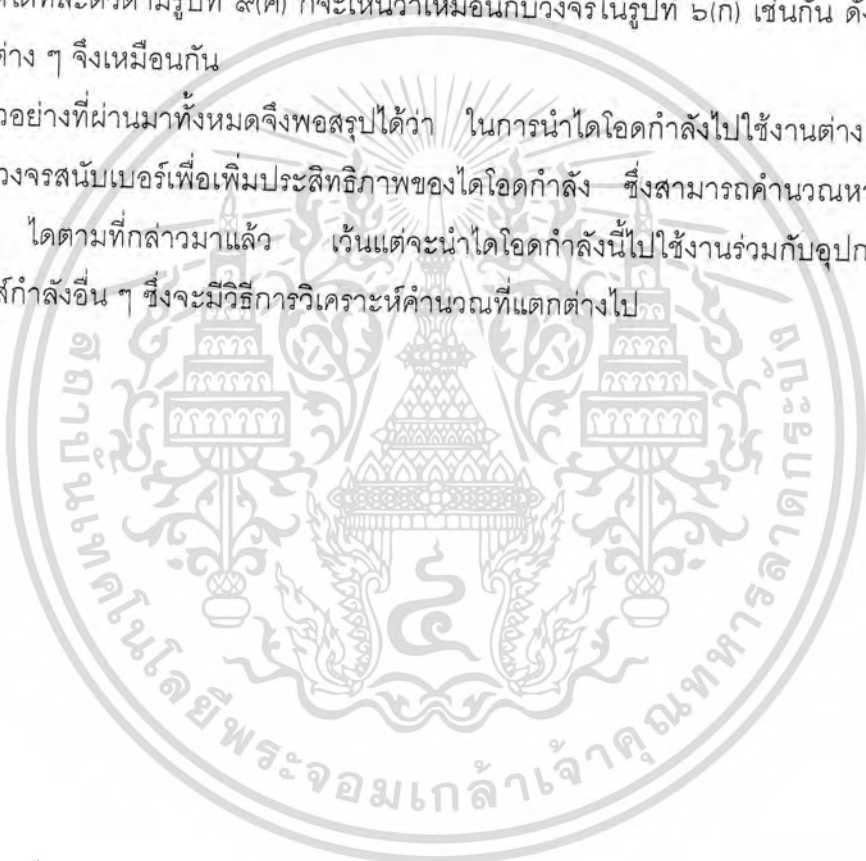
ในวงจรฟลายแบ็กคอนเวอร์เตอร์ (flyback converter) รูปที่ ๘(ก) ที่ใช้ในการสร้างแรงดันไฟฟ้าสูง ๆ จากแรงดันไฟตรง ไดโอดในวงจรจะนำกระแสเมื่อทรานซิสเตอร์ T_1 หยุดนำกระแส กระแสที่ไหลผ่านขดลวดและไดโอดจะค่อย ๆ ลดลง ดังรูปที่ ๘(ข) อาจจะอธิบายได้ว่าเมื่อ T_1 เริ่มนำกระแส จะทำให้ไดโอดถูกไบแอสกลับแต่ i_L ยังคงไหลอยู่เนื่องจากคุณสมบัติของขดลวดและมีค่าเท่ากับ I_r ไหลผ่านไดโอดจนกระทั่งไดโอดหยุดนำกระแสจริง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงเวลาทั้งหมดนี้แสดงได้ดังรูปที่ ๘(ค) จะเห็นว่าเหมือนกับวงจรในรูปที่ ๖(ก) ดังนั้นการวิเคราะห์คำนวณในวงจรสับเบอริจึงเหมือนกัน

การใช้งานไดโอดกำลังในวงจรแบบอื่น ๆ ก็มีหลักการวิเคราะห์ที่คล้าย ๆ กันเช่น วงจรคอนเวอร์เตอร์แบบพุชพูล (push-pull) แบบฮาร์ฟบริดจ์ (halfbridge) หรือแบบฟูลบริดจ์ (full bridge) เป็นคอนเวอร์เตอร์ที่แปลงจากไฟตรงเป็นไฟตรง (dc-dc converter) ซึ่งวงจรด้านเซคันดารีของหม้อแปลงมีแทปกกลาง (center tapped) ดังรูปที่ ๘(ก) และมีวงจรสมมูลตามรูปที่ ๘(ข) จะเห็นได้ว่าเอาท์พุทจะมีกระแสไหลต่อเนื่องตลอดเวลา ดังนั้นกระแสที่ไหลผ่านไดโอดแต่ละตัวจึงเท่ากับครึ่งหนึ่งของกระแสเอาท์พุท และไดโอดแต่ละตัวจะผลัดกันนำกระแส จึงสามารถแยกวิเคราะห์ได้ที่ละตัวตามรูปที่ ๘(ค) ก็จะทำให้เหมือนกับวงจรในรูปที่ ๖(ก) เช่นกัน ดังนั้นการคำนวณต่าง ๆ จึงเหมือนกัน

จากตัวอย่างที่ผ่านมาทั้งหมดจึงพอสรุปได้ว่า ในการนำไดโอดกำลังไปใช้งานต่าง ๆ จำเป็นต้องมีวงจรสับเบอริเพื่อเพิ่มประสิทธิภาพของไดโอดกำลัง ซึ่งสามารถคำนวณหาค่าต่าง ๆ ได้ตามที่กล่าวมาแล้ว เว้นแต่จะนำไดโอดกำลังนี้ไปใช้งานร่วมกับอุปกรณ์อิเล็กทรอนิกส์กำลังอื่น ๆ ซึ่งจะมีวิธีการวิเคราะห์คำนวณที่แตกต่างไป

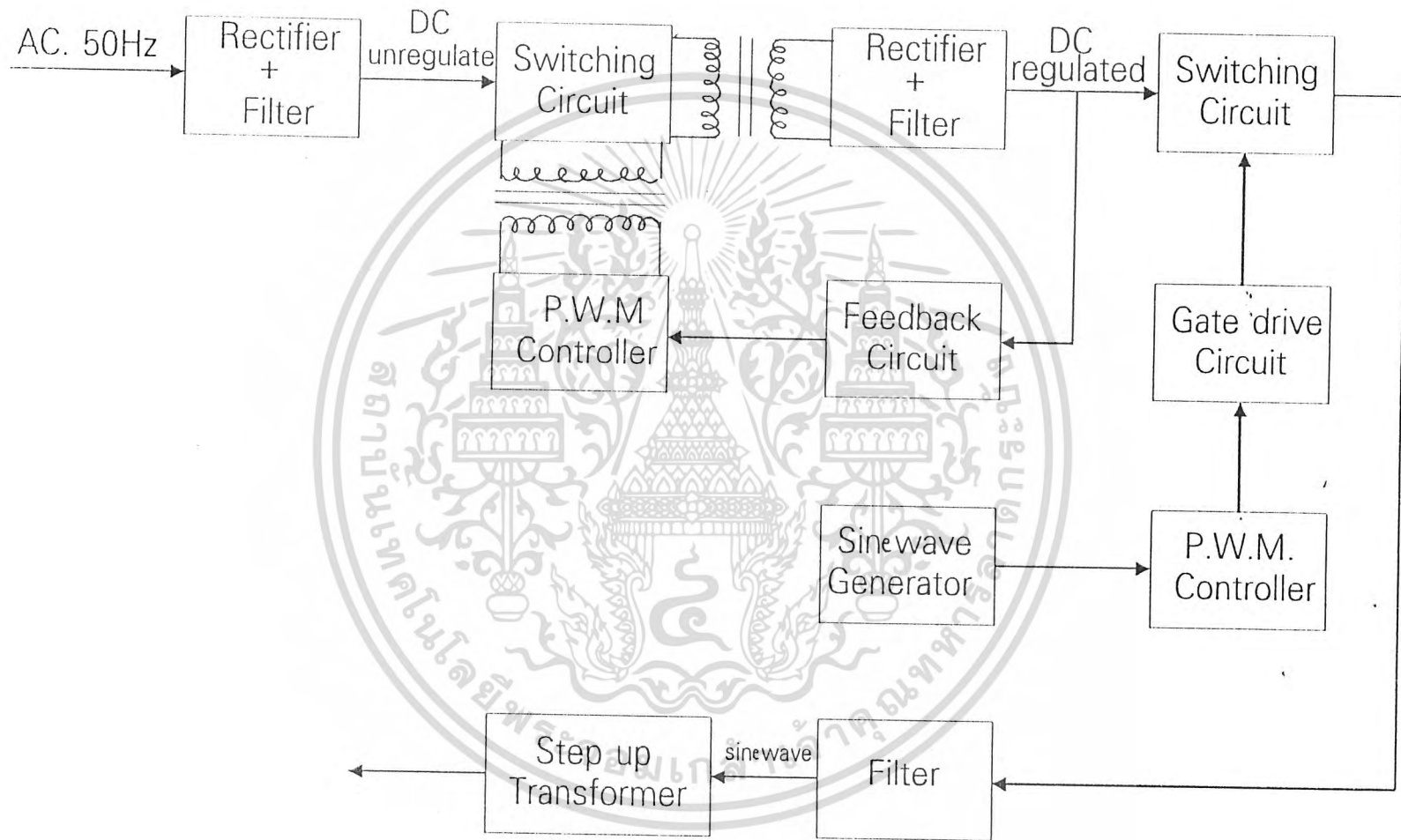


บทที่ ๔

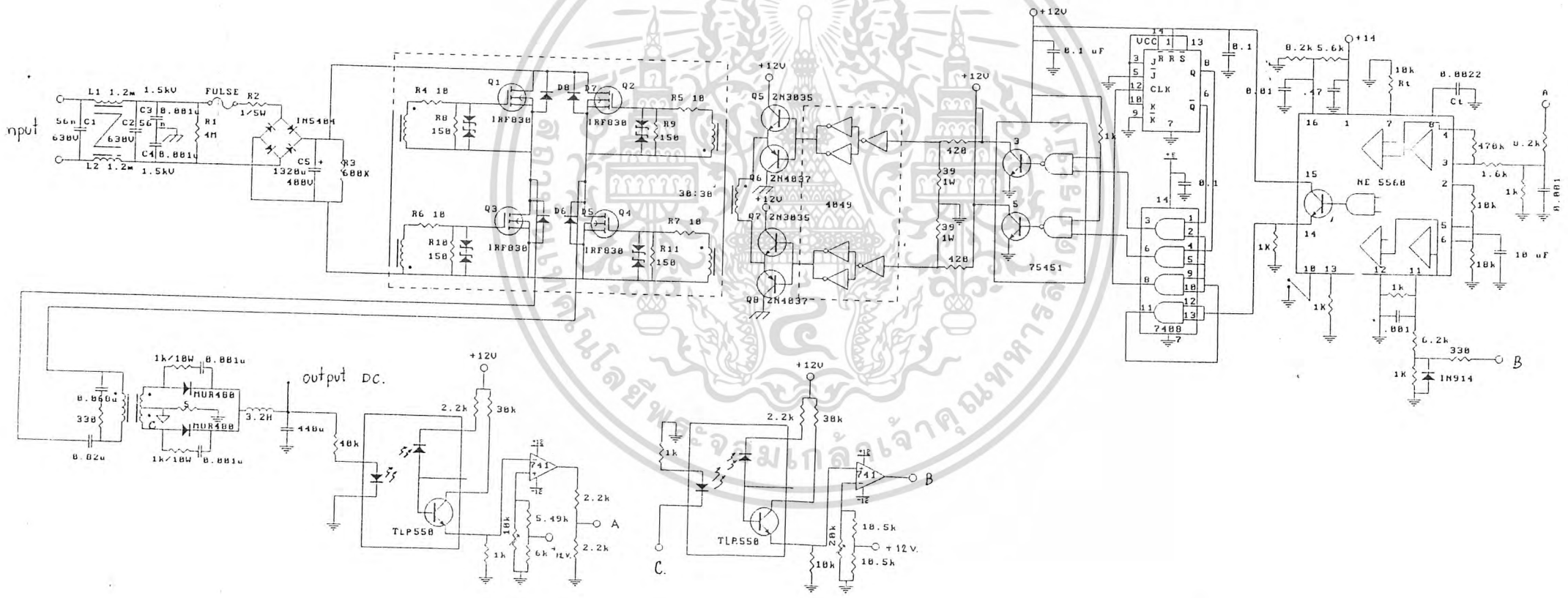
การทำงานของวงจร

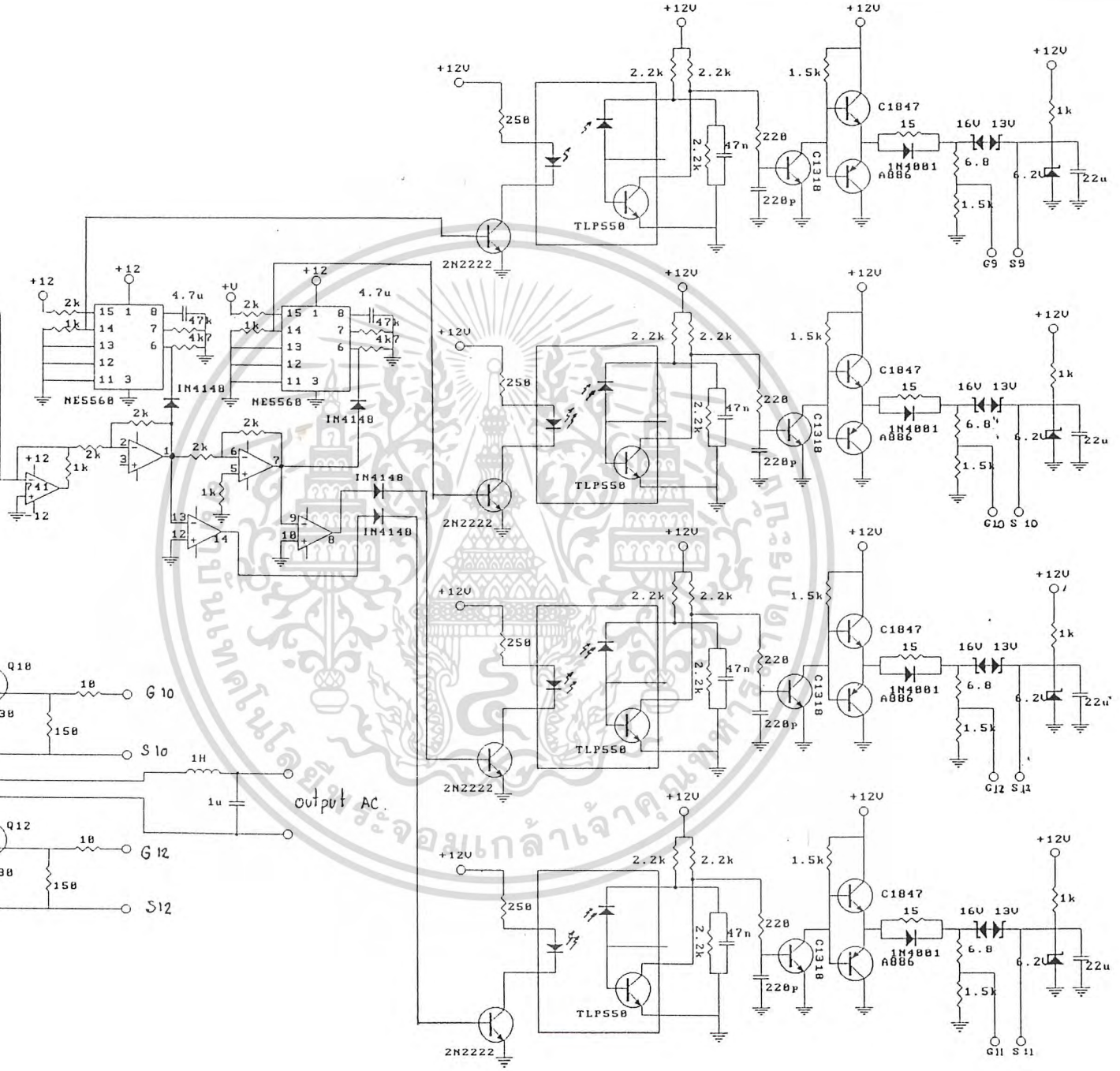
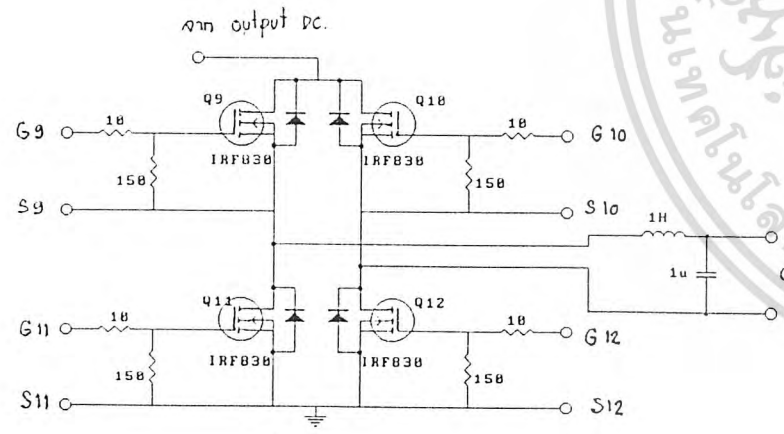
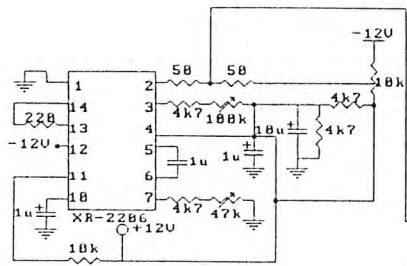


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



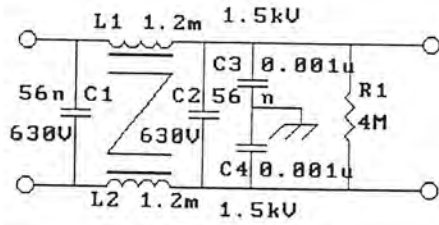
BLOCK DIAGRAM HIGH VOLTAGE SWITCHING POWER SUPPLY





รายละเอียดการทำงานของวงจร

RFI INPUT FILTER



รูปวงจรส่วน RFI INPUT FILTER

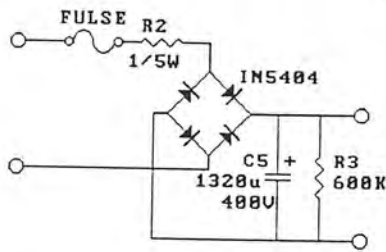
ประสิทธิภาพในการลดสัญญาณรบกวนของวงจร LC ฟิวเตอร์จะขึ้นอยู่กับค่าความแตกต่างอิมพีแดนซ์ระหว่างอินพุทของฟิวเตอร์กับแหล่งจ่ายไฟสลับ และค่าความแตกต่างอิมพีแดนซ์ระหว่างเอาต์พุทของฟิวเตอร์กับอินพุทของคอนเวอร์เตอร์ โดยถ้าค่าความแตกต่างของอิมพีแดนซ์มีค่ามาก อัตราลดทอนสัญญาณรบกวน RFI จะเป็นไปได้มากด้วย

ปกติคอนเวอร์เตอร์จะมีค่าอิมพีแดนซ์ต่ำ ส่วนแหล่งจ่ายแรงดันไฟสลับมักมีค่าอิมพีแดนซ์สูงดังนั้นค่าอิมพีแดนซ์ของวงจร RFI ฟิวเตอร์ที่อินพุตต้องมีค่าอิมพีแดนซ์ต่ำ ๆ และเอาต์พุทของวงจร RFI ฟิวเตอร์ต้องมีค่าอิมพีแดนซ์ต่ำ ๆ และเอาต์พุทของวงจร RFI ฟิวเตอร์ต้องมีค่าอิมพีแดนซ์สูง ๆ เพื่อให้อัตราลดทอนสัญญาณรบกวนมีค่าสูง L₁ และ L₂ จะทำให้อิมพีแดนซ์ด้านเอาต์พุทของวงจรจะทำให้อินพุทของวงจรฟิวเตอร์มีค่าอิมพีแดนซ์ต่ำ และ C₃, C₄ จะทำให้อิมพีแดนซ์ที่เอาต์พุทของวงจรฟิวเตอร์มีค่าสูง C₁, C₂ ที่อยู่ในวงจรจะมีผลในการลดทรานเซียน โดย C₁ จะลดทรานเซียนที่เกิดในสาย ac ไม่ให้ผ่านเข้าหาคอนเวอร์เตอร์ ส่วน C₂ จะลดทรานเซียนที่เกิดจากคอนเวอร์เตอร์ไม่ให้ผ่านไปยังสาย ac ได้ R₁ ที่ต่ออยู่ในวงจรจะมีไว้เพื่อให้ตัวเก็บประจุ C₁, C₂ คายประจุทิ้งไปได้ หากได้จากสูตร

$$R = \frac{t}{2.21C}$$

โดยกำหนดให้ t มีค่าเท่ากับ 1 วินาที และ C คือผลรวมของค่าตัวเก็บประจุ C₁, C₂

INPUT RECTIFIER



รูปวงจรเรกติไฟร์และฟิลเตอร์ภาคอินพุท

วงจรส่วนนี้ทำหน้าที่แปลงแรงดันไฟสลับ ๒๒๐ V ให้เป็นแรงดันไฟตรง ประมาณ ๓๑๐ V โดย R₂ จะเป็นตัวจำกัดกระแสกระชากที่จะเกิดขึ้นในวงจรในขณะเริ่มต้นวงจร Bridge rectifier D₁-D₄ เป็นตัวแปลงไฟสลับเป็นไฟตรง และมี C₅ เป็นตัวกรองสัญญาณไฟตรงที่เรียบขึ้นสามารถหาได้จากสมการ

$$C = \frac{I_t}{\Delta V}$$

- โดย C = ความเก็บประจุ
- I = กระแสโหลด
- t = เวลาที่ตัวเก็บประจุตัดจ่ายกระแส
- ΔV = ค่าคักดาจากยอดถึงยอดของ ripple ที่ให้มีได้

วงจรเป็น Switching Power Supply ขนาด ๒๐๐ วัตต์ อินพุทเป็น ac line 50 Hz 220 V ถ้าประมาณว่าวงจรนี้มีประสิทธิภาพ ๗๐% ดังนั้นสำหรับ output 200W จะต้องมีกำลังอินพุท

$$P_{in} = \frac{P_{out}}{\eta} = \frac{200}{0.7} = 285.71 \text{ W}$$

คักดาจาก rectifier = $220\sqrt{2} = 311.13 \text{ V}_{dc}$

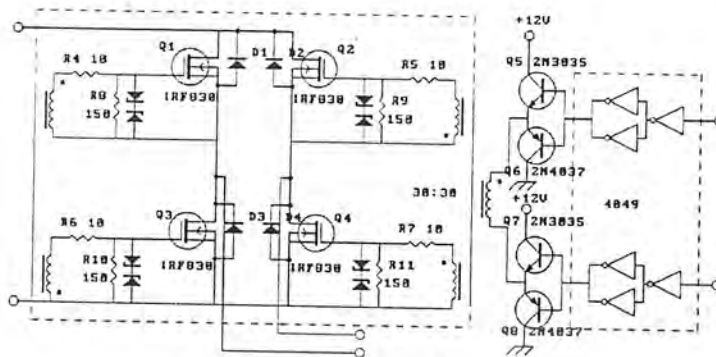
ดังนั้นกระแสที่ไหลจะมีค่า = $\frac{285.71}{311.13} = 0.918 \text{ A}$

สมมติว่าให้มี ripple ได้ 10 V_{p-p} และตัวเก็บประจุจะต้องรักษาคักดาไว้ทุก ๆ ครั้ง cycle ซึ่งครึ่งคาบของ ac line มีค่าประมาณ 10 ms

ดังนั้น $C = (0.98)(10 \times 10^{-3}) / 10 = 918 \mu F$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Switch ของภาค Converter



รูปวงจร Switch ของภาค Converter

ในส่วนของวงจร Switch นั้นเราจะใช้วงจร Converter แบบ Full-Bridge โดยใช้ Power Mosfet 4 ตัว การใช้ Mosfet เป็นอุปกรณ์ switch ให้ข้อดีกว่าใช้ bipolar transistor มากเพราะ Mosfet สามารถทำงานที่ความถี่สูงได้ดีกว่า

Mosfet เป็นอุปกรณ์ที่ควบคุมโดยศักดาไฟฟ้าที่ขาเกตและขาซอส เพื่อที่จะทำให้กระแสไหลที่ขาเดรน ซึ่งขาเกตของ Mosfet ให้นำกระแสได้จำเป็นต้องมีกระแสไป charge ตัวเก็บประจุที่ input ภายในเวลาที่ต้องการ ซึ่งค่าความเก็บประจุนี้เป็นผลรวมของความเก็บประจุที่ขาเกตกับซอส และความเก็บประจุของขาเกตกับเดรน ดังนั้นแหล่งจ่ายศักดาลำสำหรับขับเคลื่อนมีอิมพีแดนซ์ต่ำ เพื่อจะทำให้ Mosfet สามารถทำงานได้ด้วยความเร็วสูง แต่การทำงานที่ความถี่สูง ๆ นั้นจำเป็นต้องมีการออกแบบที่ดีเพื่อลดปัญหาต่าง ๆ ที่อาจจะเกิดขึ้น โดยเฉพาะการเกิดออสซิลเลต

สัญญาณที่เกิดจากวงจรควบคุมจะเข้า CMOS เบอร์ 4049 ซึ่งทำหน้าที่เป็นบัฟเฟอร์ สัญญาณที่ได้นี้จะเข้าสู่ทรานซิสเตอร์ เพื่อใช้ในการ drive หม้อแปลงเพื่อที่จะส่งผ่านสัญญาณไป drive gate ของ Mosfet อีกทีหนึ่ง

การ drive หม้อแปลงทาง Primary นั้นขณะที่อยู่ในช่วง Pulse บวกเกิดขึ้นที่ขา base ของ Q5 และ Q6 และ pulse ลบที่เกิดขึ้นที่ขา base ของ Q7 และ Q8 จะทำให้ Q5 และ Q8 ทำงาน เกิดกระแสไหลผ่าน Q5 ผ่านหม้อแปลง ผ่าน Q8 ลงกราวน์ และในขณะที่เกิด pulse ลบที่ขา base ของ Q5 และ Q6 และ pulse บวกเกิดขึ้นที่ขา base ของ Q7 และ Q8 จะทำให้ Q6 และ Q7 ทำงานเกิดกระแสไหลผ่าน Q7 ผ่านหม้อแปลงผ่าน Q6 ลงกราวน์ จะเห็นว่าทิศทางของกระแสที่ไหลทั้งสองช่วงสลับกันก็เหมือนการป้อนสัญญาณ 24 V_{p-p} ให้แก่หม้อแปลง

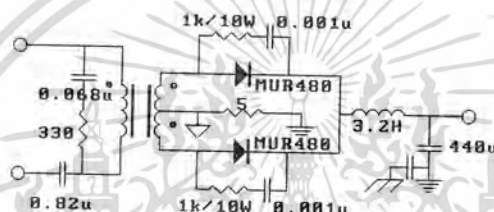
ส่วน Power Mosfet มีลักษณะการทำงาน ก็คือผลัดกันนำกระแสทีละคู่ ดังแสดงในรูป Q1 จะทำงานพร้อมกับ Q4 และ Q2 จะทำงานพร้อมกับ Q3 สลับกันเป็นคู่ ๆ ดังที่กล่าวข้างต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจุดนี้เป็นจุดหนึ่งที่ต้องระวัง ถ้าหากต่อผิดจะก่อให้เกิด Mosfet ทั้ง ๔ ตัวทำงานพร้อมกันเสมือนการ Short circuit ทาง input rectifier ทำให้วงจรพังเสียหายได้

ส่วนตัวต้านทาน R_4, R_5, R_6, R_7 เป็นความต้านทานค่าตัวที่ต่ออนุกรมกับ Mosfet นั้นมีไว้สำหรับป้องกันการออสซิลเลท ซึ่งวงจรที่ใช้เป็นตัวต้านทานค่า 10Ω ส่วน R_8, R_9, R_{10}, R_{11} มีไว้สำหรับช่วยในการ turn off ของ Mosfet และป้องกันไม่ให้มีแรงดันกระชากไปทำลายขาเกตของ Mosfet อันเนื่องมาจาก Stray inductance (ทำให้เกิด fast rising spike ซึ่งเป็นสาเหตุทำให้ชั้น SiO_2 ถูกทำลาย) Mosfet อาจเสียหายได้

ภาคเอาต์พุต



รูปวงจรภาคเอาต์พุต

เมื่อสัญญาณที่ได้จากส่วนของวงจร Switch ซึ่งผ่าน Power Mosfet มาแล้ว นำมาเข้าสู่หม้อแปลงซึ่งจะใช้แทนเฟอไรท์ มาทำหม้อแปลงเพราะว่ามีค่าความสูญเสียต่ำ เมื่อถูกนำไปใช้งานที่ความถี่สูง

คลื่น Square wave ความถี่สูงนี้ เราจึงต้องใช้อุปกรณ์พิเศษในการทำงาน rectify และ filter คือ ไดโอดแบบ Schottky หรือ fast recovery capacitor ที่มีค่า ESR (Equivalent Service Resistance) ต่ำ และอินดักเตอร์ เพื่อให้เอาต์พุตมีสัญญาณรบกวนน้อยที่สุด

การออกแบบไดโอดจะต้องมีแรงดันตกคร่อมที่รอยต่อ P-N ขณะ forward bias ต่ำ และเป็นไดโอดที่มีลักษณะ fast recovery ไดโอดที่เหมาะสมได้แก่ Schottky Diode ซึ่งจะมีแรงดันตกคร่อมประมาณ 0.5 V เท่านั้น ไม่อย่างนั้นกระแสเอาต์พุตจะเปลี่ยนไปอย่างไรก็ตาม และสามารถที่จะทำงานที่ความถี่สูงได้ โดยที่พาหะส่วนน้อยไม่มีต่อไดโอดชนิดนี้ แต่ว่าไดโอดนี้ไม่สามารถที่จะทนแรงดันได้สูงมาก และจะเกิดปรากฏการณ์ Thermal Runaway เมื่อมีกระแสไหลย้อนกลับมาก ๆ ปัญหาเหล่านี้สามารถเลี่ยงได้ด้วยการออกแบบป้องกัน Transient Overvoltage และเลือกจุดทำงานของไดโอดที่อุณหภูมิตรงรอยต่อมีค่าต่ำ ๆ ซึ่งการออกแบบป้องกัน Transient Overvoltage ทำได้โดยการใส่ RC Snubber ซึ่งจะมีหน้าที่กำจัด Transient

ดังรูปในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณหาค่ากระแส Peak ที่ไหลผ่านไดโอดได้จากสมการดังนี้

$$I_{FM} = \frac{2I_{out}}{1 - D_{max}}$$

เมื่อ D_{max} คือ Converter's Maximum duty factor

ขดลวดเหนี่ยวนำหรือ inductor ในภาค filter นี้จะมีหน้าที่อยู่ ๒ อย่างคือจะเก็บพลังงานขณะที่ Converter off เพื่อที่กระแสเอาต์พุตจ่ายให้โหลดอย่างต่อเนื่อง อย่างที่ ๒ คือช่วยให้แรงดันเอาต์พุตเรียบโดยเฉลี่ยให้เท่ากันตลอด มีค่า ripple อยู่ในเกณฑ์ที่ยอมรับได้ สำหรับแกนที่นิยมใช้นั้นก็จะเป็นแกนเฟอร์ไรท์, แกนเหล็กผงอัดแน่น หรือ Moly Permalloy (MPP) แกนเหล่านี้เหมาะสมอยู่หลายประการ ไม่ว่าจะราคา, น้ำหนัก, การใช้งาน หรือคุณสมบัติทางแม่เหล็กไฟฟ้า โดยที่แกนผงอัดแน่น และ MPP มักจะเป็นแบบ Toroid จะมีช่องว่างเพราะว่ามีความหนาแน่นฟลักซ์แม่เหล็กต่ำ วัตถุประสงค์เปลี่ยนแปลงอุณหภูมิ และมักจะมีขนาดใหญ่ แต่ว่าแกนเฟอร์ไรท์จะพันง่ายกว่าโดยเฉพาะอย่างยิ่งเมื่อเส้นลวดมีขนาดใหญ่ เราสามารถคำนวณค่าของ Inductor ได้โดยสมการ

$$L = \frac{E_{out} t_{off}}{0.25 I_{out}}$$

$$t_{off} = \frac{1 - (E_{out} - E_{in})}{2f}$$

เมื่อ

สำหรับการเลือกใช้คาปาซิเตอร์ในภาค filter ซึ่งขึ้นอยู่กับ Converter ที่ใช้อยู่รวมทั้งกระแสสูงสุดที่ใช้และความถี่ที่ใช้ด้วย ในปัจจุบันใช้คาปาซิเตอร์แบบ Electrolytics โดยเฉพาะอย่างยิ่งชนิดที่มีค่า ESR ต่ำ ค่า ESR ของคาปาซิเตอร์มีผลต่อ ripple ค่าเอาต์พุตและอายุการใช้งานของตัวมันเองด้วย เราสามารถคำนวณค่าความจุที่น้อยที่สุดที่ใช้งานได้โดย

$$C_{out} = \frac{0.25 I_L}{8f V_{out}}$$

เมื่อ V_{out} คือ ค่า ripple สูงสุดที่ยอมรับให้เกิดขึ้นได้ peak-peak


f คือ ค่าของความถี่ที่ใช้งาน

เพื่อความแน่นอนในค่า ripple ที่น้อยที่สุดเกิดขึ้นในแรงดันเอาต์พุต ค่า ESR ของคาปาซิเตอร์สามารถคำนวณได้โดย

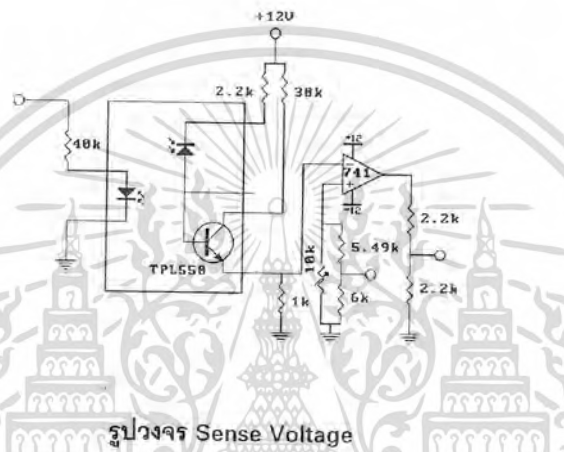
$$ESR_{max} = \frac{V_{out}}{I_{out}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Sense Voltage

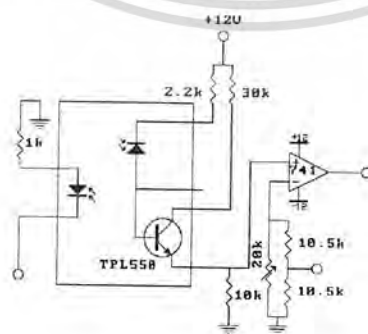
คักตาจากส่วน Converter จะป้อน ต.+@  จ ธิ #

Opto diode ตัวส่ง กระแสที่ไหลผ่าน Opto diode ตัวรับจะมากขึ้นอยู่กับคักตาจากส่วน Converter และ กระแสนี้จะไหลเป็นการไปอัสขา base ของทรานซิสเตอร์ภายใน TPL550 ด้วย แล้วนำสัญญาณจากขา Emitter จากทรานซิสเตอร์ตัวนี้ เข้าขา Inverter ของ Op-Amp ซึ่งจะมีการเซตค่าขา Non-inverter เพื่อควบคุมการจ่าย Out put ของ Op-Amp 741 ไปยัง NE 5560 เพื่อทำการควบคุม Voltage ดังในรูปวงจร



วงจร Sense Current

จะทำการ Sense จากจุด Tap ทางด้าน output ของหม้อแปลงของวงจร Output Converter โดยจะทำงานโดยใช้ TTL 550 ส่วนของวงจร Sense Voltage และ output ของ TPL 550 จะเข้าสู่ขา Non-inverter เพื่อเปรียบเทียบกับขา inverter ที่เซตเอาไว้ output ของ Op-Amp จะป้อนกลับไปสู่ตัวควบคุม NE 5560 ดังแสดงในรูป

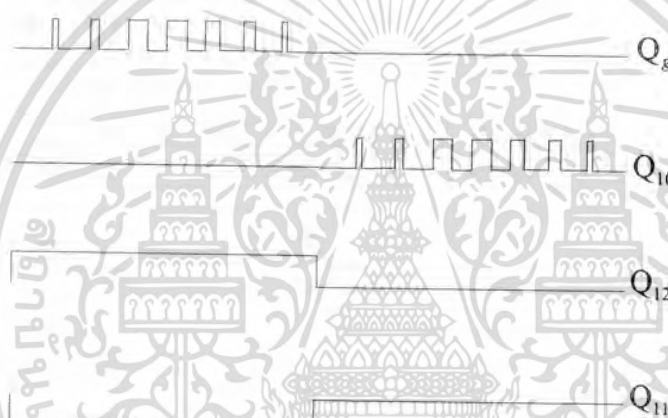


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

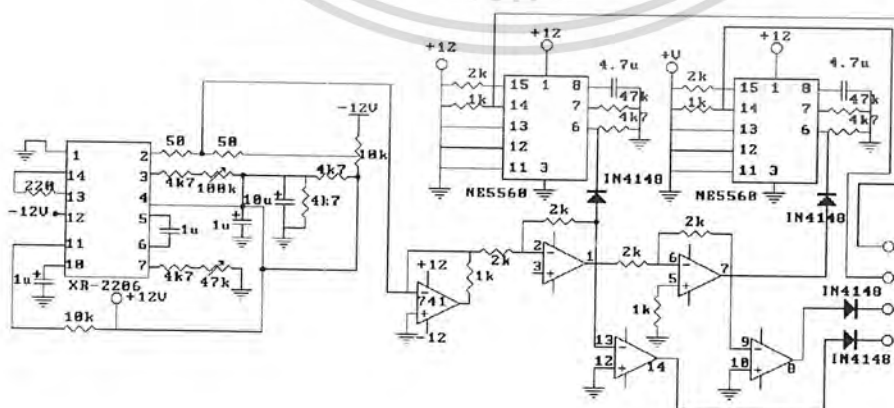
วงจรสร้างสัญญาณควบคุม PWM

การสร้างสัญญาณควบคุม จะใช้การเปรียบเทียบ (Compare) ระหว่างสัญญาณ Sin wave ๒ สัญญาณซึ่งกลับเฟสกัน 180 องศา กับสัญญาณ Pulse ๒ สัญญาณและกลับเฟสกัน 180 องศา เช่นเดียวกับสัญญาณ Sine wave สัญญาณ Sine wave ทั้งสองสัญญาณจะป้อนเข้าไปใน NE 5560 ซึ่งเป็น IC สำเร็จรูปที่มีการสร้างสัญญาณพื้นฐานเล็กน้อยภายในตัวเอง และทำการเปรียบเทียบภายในตัว IC สัญญาณที่ได้จะเป็นสัญญาณ output ออกเป็นลักษณะของ PWM คือจะมีความกว้างของพัลส์ที่ต่าง ๆ กันไป

สัญญาณ PWM 2 สัญญาณที่กลับเฟสกันและสัญญาณ Pulse 2 สัญญาณที่กลับเฟสเช่นกัน จะเข้าสู่วงจรขับ Mosfet ซึ่งสัญญาณทั้ง 4 สัญญาณจะมีลักษณะดังรูป



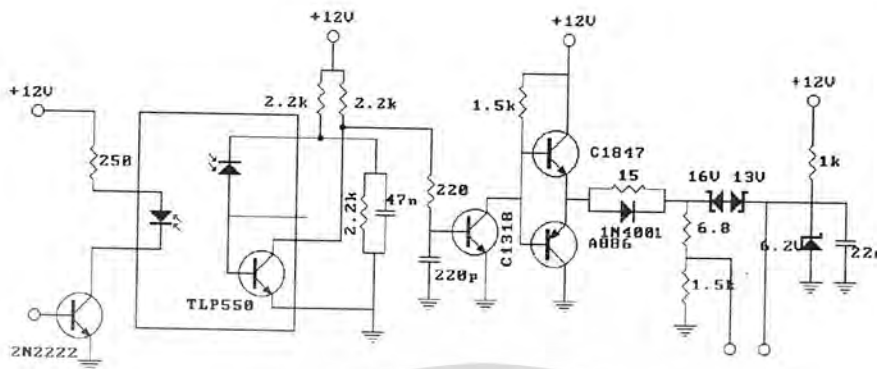
รูปสัญญาณ Gate Source



รูปวงจรสร้างสัญญาณควบคุม PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

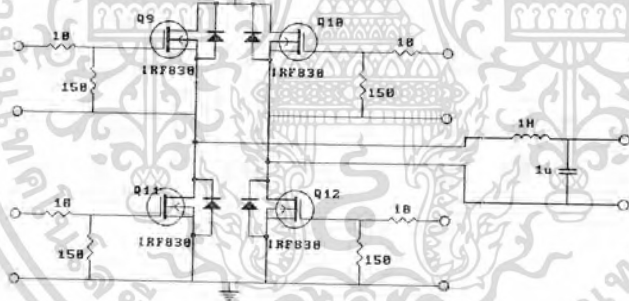
วงจรขับมอสเฟต (Gate Drive Circuit)



รูปวงจรขับ Mosfet

วงจร Switch ภาค Inverter และ Low pass filter

หลักการการทำงานของวงจรส่วนนี้จะเหมือนกับวงจร Switch ของภาค Converter โดย Q₉ จะทำงานพร้อมกับ Q₁₂ และ Q₁₀ จะทำงานพร้อมกับ Q₁₁



รูปวงจร Switch ภาค Inverter และ Low pass filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ ๕

สรุปและวิจารณ์ผลการทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปและวิจารณ์ผลการทดลอง

- การทำงานของสวิตชิงเพาเวอร์ซัพพลายเป็นการทำงานในลักษณะการเปลี่ยนแปลงของกระแส อย่างฉับพลันที่ค่ากระแสสูง ๆ สวิตชิงเพาเวอร์ซัพพลายจึงเป็นแหล่งกำเนิดสัญญาณรบกวน RFI ได้เป็นอย่างดี ดังนั้นสวิตชิงเพาเวอร์ซัพพลายจำเป็นต้องมีวงจรฟิลเตอร์ เพื่อลดสัญญาณรบกวนที่จะออกไปภายนอก

- ในการต่อแบบฟูลบริดจ์คอนเวอร์เตอร์ จะเห็นได้ว่ามีเพาเวอร์มอสเฟตในส่วนนั้น ๔ ตัว และ สลับกันทำงานเป็นคู่ ๆ ข้อได้เปรียบของฟูลบริดจ์คอนเวอร์เตอร์ก็คือ ขณะทำงานที่ขดไฟโรมารี่จะมีแรงดันตกคร่อมเท่ากับค่าแรงดันอินพุต กระแสที่ไหลผ่านขดไฟโรมารี่จึงมีค่าต่ำกว่า คอนเวอร์เตอร์ชนิดอื่น ๆ จึงจ่ายพลังงานได้สูงกว่า

- เหตุที่เลือกใช้ เพาเวอร์มอสเฟตแทนเพาเวอร์ทรานซิสเตอร์ เพราะการขับเพาเวอร์มอสเฟตมีความยุ่งยากน้อยกว่าเพาเวอร์ทรานซิสเตอร์ การทำงานของเพาเวอร์มอสเฟตก็ทำงานได้ดีและเร็วกว่า อีกทั้งภายในตัวเพาเวอร์มอสเฟต ที่ใช้ยังมีไดโอด ขา Drain กับ Source ซึ่งจะทำหน้าที่เป็นคอมมิวเตตติ้งไดโอดให้กับวงจร และการหาซื้อเพาเวอร์มอสเฟตที่มีกำลังสูง ๆ ง่ายกว่า เพาเวอร์ทรานซิสเตอร์

- ในการทดลองนั้นจะเกิดการอิมพัลส์ของหม้อแปลงเกิดขึ้น ดังนั้นจะต่อตัวเก็บประจุอนุกรมเข้าไปกับขดไฟโรมารี่ การต่อตัวเก็บประจุลึกลับ C_b จะช่วยลดความไม่สมมาตรของฟลักซ์แม่เหล็ก อันเนื่องจากการ on-off ที่ไม่เท่ากันของเพาเวอร์มอสเฟต

- เพื่อให้มีกระแสต่อเนื่องเมื่อมีโหลดสูง เราจึงจำเป็นต้องต่อเอาต์พุตให้ค

- การควบคุมแรงดันของเอาท์พุทจะขึ้นอยู่กับความกว้างพัลส์ของการสวิตซ์ Mosfet ซึ่งจะเห็นได้ว่าช่วงการ on ของ Mosfet มากจะทำให้เอาท์พุทมีค่าสูง กำลังงานจะจ่ายได้มาก และถ้าช่วงเวลากการ on ของ Mosfet น้อยจะทำให้เอาท์พุทมีค่าต่ำกำลังงานจะจ่ายได้ต่ำ และต้องคำนึงถึงการ on สูงสุดของ Mosfet จะต้องไม่เกิน 0.8 ของคาบเวลาในการสวิตซ์ด้วย

บรรณานุกรม

- วารสาร เซมิคอนดักเตอร์ เรื่อง สวิตชิงเพาเวอร์ซัพพลาย ฉบับ 112-114
- ปริญญานิพนธ์ ภาควิศวกรรมไฟฟ้า
- DESIGN OF SOLID STATE POWER SUPPLIES 3rd Eugene R. Hnatek ,
A VAN NOSTRAND REINHOLD BOOK
- SWITCHING POWER SUPPLY DESIGN Abraham I. Pressman , McGrawHill
- HIGH-FREQUENCY SWITCHING POWER SUPPLIES 2nd George C. Chryssis
McGrawHill
- SWITCHING POWER SUPPLY DESIGN , ABRAHAM I. PRESSMAN



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ สมศักดิ์ เขียวศิริกุล ที่กรุณาช่วยให้คำปรึกษาด้านต่าง ๆ และ
อุปการณ์ในการทำงานของโครงการชิ้นนี้ และคณาจารย์ทุกท่านที่ให้ความรู้ แนะนำมา
โดยตลอด

ผู้จัดทำ

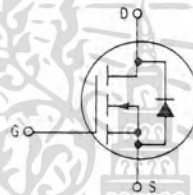


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power Field Effect Transistor
N-Channel Enhancement Mode
Silicon Gate TMOS

These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds
- Low $r_{DS(on)}$ to Minimize On-Losses. Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads



IRF830
IRF831
IRF832
IRF833

TMOS POWER FETs
 4 and 4.5 AMPERES
 $r_{DS(on)} = 1.5 \text{ OHMS}$
 450 and 500 VOLTS
 $r_{DS(on)} = 2 \text{ OHMS}$
 450 and 500 VOLTS



CASE 221A-04
 (TO-220AB)

MAXIMUM RATINGS

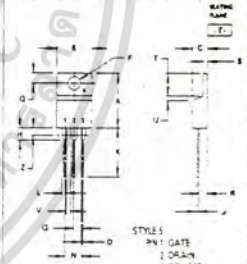
Rating	Symbol	IRF				Unit
		830	831	832	833	
Drain-Source Voltage	V_{DSS}	500	450	500	450	Vdc
Drain-Gate Voltage ($R_{GS} = 20 \text{ k}\Omega$)	V_{DGR}	500	450	500	450	Vdc
Gate-Source Voltage	V_{GS}	- 20				Vdc
Drain Current Continuous, $T_C = 25^\circ\text{C}$ $T_C = 100^\circ\text{C}$ Peak, $T_C = 25^\circ\text{C}$	I_D	4.5 3 18		4 2.5 16		Adc
Total Power Dissipation ($T_C = 25^\circ\text{C}$ Derate above 25°C)	P_D	75 0.6				Watts W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	- 55 to 150				°C

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case	$R_{\theta JC}$	1.67	°C/W
— Junction to Ambient	$R_{\theta JA}$	62.5	°C/W
Maximum Lead Temp. for Soldering Purposes, 1.8" from Case for 5 Seconds	T_L	300	°C

See the MTM4N45 Designer's Data Sheet for a complete set of design curves for the product on this data sheet. Design curves of the MTP4N45 are applicable for this series of product.

OUTLINE DIMENSIONS



NOTES:
 1. DIMENSIONS AND TOLERANCING PER ANSI Y14.5M, 1982
 2. CONTROLLING DIMENSION: INCH
 3. DIMENSIONS IN SQUARE WHERE ALL FOUR AND LEAD REGULARITIES ARE ALLOWED

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	14.48	15.75	0.570	0.620
B	3.66	10.28	0.144	0.405
C	1.27	4.82	0.050	0.190
D	1.54	3.88	0.061	0.153
E	1.27	3.75	0.050	0.148
F	1.27	2.66	0.050	0.105
G	1.27	3.30	0.050	0.130
H	1.27	2.54	0.050	0.100
I	1.27	2.54	0.050	0.100
J	1.27	2.54	0.050	0.100
K	1.27	2.54	0.050	0.100
L	1.27	2.54	0.050	0.100
M	1.27	2.54	0.050	0.100
N	1.27	2.54	0.050	0.100
O	1.27	2.54	0.050	0.100
P	1.27	2.54	0.050	0.100
Q	1.27	2.54	0.050	0.100
R	1.27	2.54	0.050	0.100
S	1.27	2.54	0.050	0.100
T	1.27	2.54	0.050	0.100
U	1.27	2.54	0.050	0.100
V	1.27	2.54	0.050	0.100
Z	1.27	2.54	0.050	0.100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
OFF CHARACTERISTICS					
Drain-Source Breakdown Voltage ($V_{GS} = 0, I_D = 0.25 \text{ mA}$)	IRF831, IRF833 IRF830, IRF832	$V_{(BR)DSS}$	450 500	— —	Vdc
Zero Gate Voltage Drain Current ($V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$) ($V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$)		I_{DSS}	— —	0.2 1	mAdc
Gate-Body Leakage Current, Forward ($V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$)		I_{GSSF}	—	100	nAdc
Gate-Body Leakage Current, Reverse ($V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$)		I_{GSSR}	—	100	nAdc
ON CHARACTERISTICS*					
Gate Threshold Voltage ($V_{DS} = V_{GS}, I_D = 0.25 \text{ mA}$)		$V_{GS(th)}$	2	4	Vdc
Static Drain-Source On-Resistance ($V_{GS} = 10 \text{ Vdc}, I_D = 2.5 \text{ Adc}$)	IRF830, IRF831 IRF832, IRF833	$r_{DS(on)}$	— —	1.5 2	Ohm
On-State Drain Current ($V_{GS} = 10 \text{ V}$) ($V_{DS} \geq 6.75 \text{ Vdc}$) ($V_{DS} \geq 8 \text{ Vdc}$)	IRF830, IRF831 IRF832, IRF833	$I_{D(on)}$	4.5 4	— —	Adc
Forward Transconductance ($V_{DS} \geq 6.75 \text{ V}, I_D = 2.5 \text{ A}$) ($V_{DS} \geq 8 \text{ V}, I_D = 2.5 \text{ A}$)	IRF830, IRF831 IRF832, IRF833	g_{FS}	2.5 2.5	— —	mhos
DYNAMIC CHARACTERISTICS					
Input Capacitance	$(V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz})$	C_{iss}	—	800	pF
Output Capacitance		C_{oss}	—	200	
Reverse Transfer Capacitance		C_{rss}	—	60	
SWITCHING CHARACTERISTICS*					
Turn-On Delay Time	$(V_{DD} = 200 \text{ V}, I_D = 2.5 \text{ Apk}, R_{gen} = 15 \text{ Ohms})$	$t_{d(on)}$	—	30	ns
Rise Time		t_r	—	30	
Turn-Off Delay Time		$t_{d(off)}$	—	55	
Fall Time		t_f	—	30	
Total Gate Charge	$(V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 10 \text{ Vdc}, I_D = \text{Rated } I_D)$	Q_g	22 (Typ)	30	nC
Gate-Source Charge		Q_{gs}	12 (Typ)	—	
Gate-Drain Charge		Q_{gd}	10 (Typ)	—	
SOURCE DRAIN DIODE CHARACTERISTICS*					
Forward On-Voltage	$(I_S = \text{Rated } I_D, V_{GS} = 0)$	V_{SD}	1.1 (Typ)	1.5(1)	Vdc
Forward Turn-On Time		t_{on}	Limited by stray inductance		
Reverse Recovery Time		t_{rr}	450 (Typ)	—	ns
INTERNAL PACKAGE INDUCTANCE					
Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)		L_d	3.5 (Typ) 4.5 (Typ)	— —	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)		L_s	7.5 (Typ)	—	

*Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2\%$.
(1) Add 0.1 V for IRF830 and IRF831.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

DESCRIPTION

The NE/SE5560 is a control circuit for use in switched mode power supplies. This single monolithic chip incorporates all the control and housekeeping (protection) functions required in switched mode power supplies, including an internal temperature compensated reference source, internal Zener reference, sawtooth generator, pulse width modulator, output stage and various protection circuits.

FEATURES

- Stabilized power supply
- Temperature compensated reference source
- Sawtooth generator
- Pulse width modulator
- Remote on/off switching
- Current limiting
- Low supply voltage protection
- Loop fault protection
- Demagnetization/overvoltage protection
- Maximum duty cycle clamp
- Feed forward control
- External synchronization

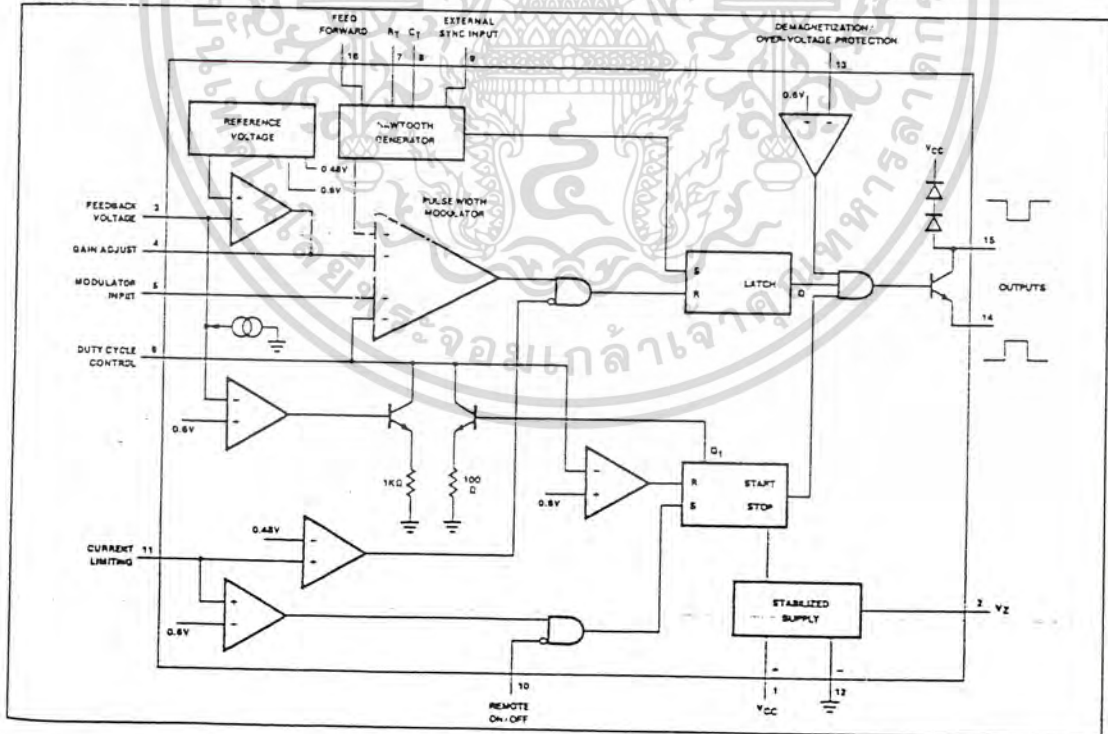
PIN CONFIGURATION



ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Supply		
Voltage sourced	+18	V
Current sourced	30	mA
Output transistor		
Output current	40	mA
Collector voltage (Pin 15)	+18	V
Max. emitter voltage (Pin 14)	+5	V
Operating temperature (ambient)		
SE5560	-55 to +125	°C
NE5560	0 to 70	°C
Storage temperature range	-65 to +150	°C

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

DC ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$, $V_{CC} = 12\text{V}$ unless otherwise specified)

PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
		Min	Typ	Max	Min	Typ	Max	
Reference Sections								
Internal reference voltage (V_{ref})	25°C	3.69	3.72	3.81	3.57	3.72	3.95	V
Temperature coefficient of V_{ref}	Over temperature	3.65		3.85	3.53		4.00	V
Internal Zener reference (V_Z)	$I_L = -7\text{ mA}$	7.8	-100	9.0	7.8	-100	9.0	ppm/°C
Temperature coefficient of V_Z			200			-200		V
								ppm/°C
Oscillator Section								
Frequency range	Over temperature	50		100k	50		100k	Hz
Initial accuracy oscillator	R = 5 k Ω		5			5		%
Duty cycle range	$f_o = 20\text{ kHz}$	0		98	0		98	%
Modulator								
Modulation input current	Voltage at Pin 5 = 2V Over temperature		0.2	20		0.2	20	μA
Housekeeping Function								
Pin 6, input current	at 2V Over temperature		0.2	20		0.2	20	μA
Pin 6, duty cycle limit control	(for 50% maximum duty cycle) 15 kHz to 50 kHz/ 41% of V_Z	40	50	60	40	50	60	% of duty cycle
Pin 1, low supply voltage protection thresholds		8	9.0	10.5	8	9.0	10.5	V
Pin 3, feedback loop protection trip threshold		400	600	720	400	600	720	mV
Pin 3, pull up current	at 2V Over temperature	-7	-15	-35	-7	-15	-35	μA
Pin 13, demagnetization/over voltage protection trip on threshold		470	600	720	470	600	720	mV
Pin 13, input current	at 0.25V 25°C		0.6	10		0.6	10	μA
Pin 16, feed forward duty cycle control	Over temperature Voltage at Pin 16 = $2V_Z$	30	40	50	30	40	50	% original duty cycle
*Pin 16, feed forward input current	at 16V, $V_{CC} = 18\text{V}$ 25°C Over temperature		0.2	5		0.2	5	μA
				10			10	μA
External Synchronization								
Pin 9 off		0		0.8	0		0.8	V
on		2		V_Z	2		V_Z	V
sink current	Voltage at Pin 9 = 0V, 25°C Over temperature		-65	-100		-65	-125	μA
				-125			-125	μA
Remote								
Pin 10 off		0	0.8		0	0.8		V
on		2	V_Z		2	V_Z		V
sink current	at 0V -25°C Over temperature		-85	-100		-85	-125	μA
				-125			-125	μA
Current Limiting								
Pin 11, I_{IN}	Voltage at Pin 11 = 250 mV, 25°C		-2	-10		-2	-10	μA
Single pulse inhibit delay	Over temperature Inhibit delay time for 20% overdrive at 40 mA I_{OUT}		0.7	-20		0.7	-20	μs
Trip Levels: Shut down, slow start		0.560	0.600	0.700	0.560	0.600	0.700	V
Current limit		0.400	0.480	0.500	0.400	0.480	0.500	V
Error Amplifier								
Output voltage swing (V_{OH})		6.2		9.5	6.2		9.5	V
Output voltage swing (V_{OL})				0.7			0.7	V
Open loop gain		54	60		54	60		dB
Feedback resistor		10k			10k			Ω
Small signal bandwidth			3			3		MHz

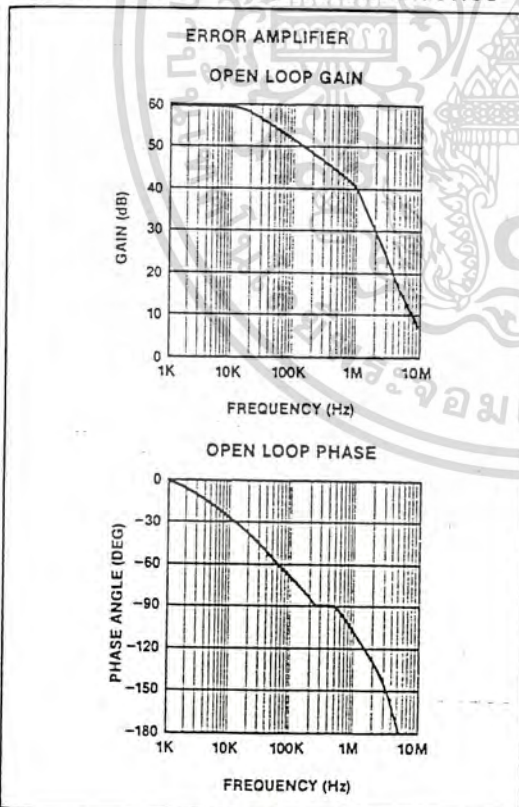
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT NE/SE5560

DC ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
		Min	Typ	Max	Min	Typ	Max	
Output Stage $V_{CE(SAT)}$ $I_C = 40mA$ Output current (pin 15) Max emitter voltage (pin 14)		40 5	6	0.5	40 5	6	0.5	V mA V
Supply Voltage/Current I_{CC}	$I_Z = 0$, voltage fed, $V_{CC} = 12V$, 25°C Over temp.			10 15			10 15	mA mA
V_{CC}	$I_{CC} = 10mA$, current feed	20		23	19		24	V
V_{CC}	$I_{CC} = 30mA$, current feed	20		30	20		30	V

TYPICAL PERFORMANCE CHARACTERISTICS



MAXIMUM PIN VOLTAGES

NE5560	
FUNCTION	MAXIMUM VOLTAGE
1. V_{CC}	+18 volts
2. V_Z	Do not force (28.4V)
3. Feedback	V_Z
4. Gain	V_Z
5. Modulator	V_Z
6. Duty Cycle Control	V_Z
7. R_T	Current force mode
8. C_T	
9. External Sync	V_Z
10. Remote On/Off	V_Z
11. Current Limiting	V_{CC}
12. GND	GND
13. Demagnetization/Overvoltage	V_{CC}
14. Output (Emit)	V_Z
15. Output (Collector)	$V_{CC} + 2V_{be}$
16. Feed forward	V_{CC}

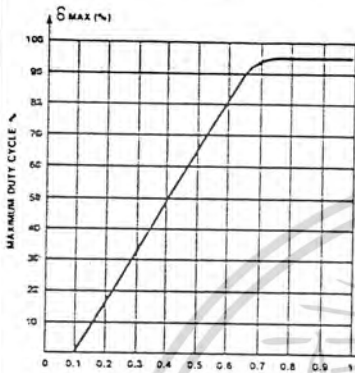
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

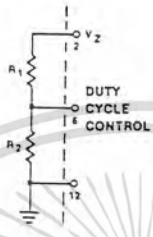
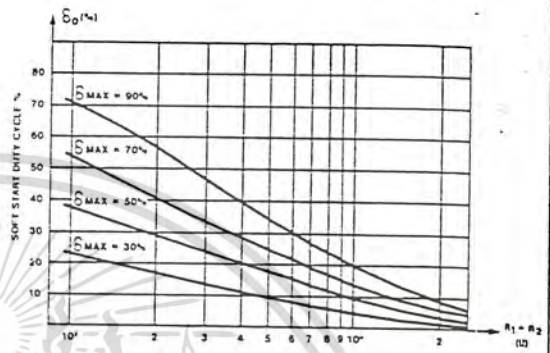
NE/SE5560

TYPICAL PERFORMANCE CHARACTERISTICS (continued)

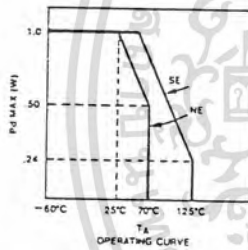
GRAPH FOR DETERMINING δ_{MAX}



SOFT-START MIN DUTY CYCLE vs $R_1 + R_2$

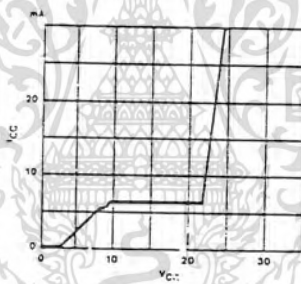


POWER DERATING CURVE

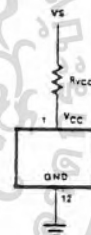


$P_d = V_{CC} I_{CC} - I_{VCC} - V_{ZDZ}$
 $= (I_{V12} - I_{V14,15}) \delta$

NE5560 VOLTAGE/CURRENT FED SUPPLY CHARACTERISTICS



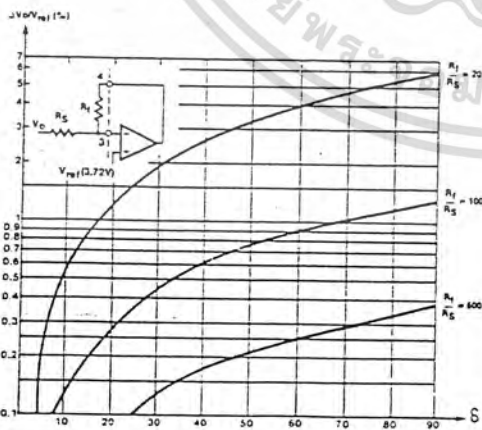
CURRENT FED DROPPING RESISTOR



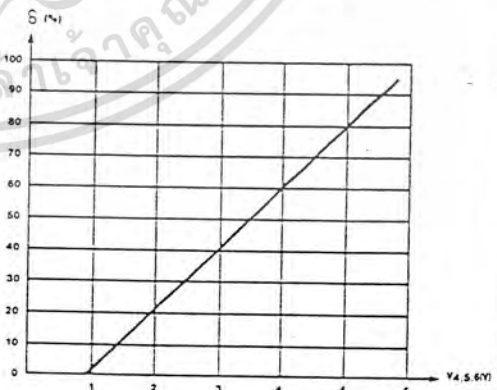
$R_{VCC} = \frac{V_s - V_{CC}}{I_{CC}}$
 (10 to 20 mA)

SEE DC ELECTRICAL CHARACTERISTICS FOR CURRENT FEED V_{CC} RANGE.

REGULATION vs ERROR AMP CLOSED LOOP GAIN



TRANSFER CURVE OF PULSE WIDTH MODULATOR DUTY CYCLE vs INPUT VOLTAGE

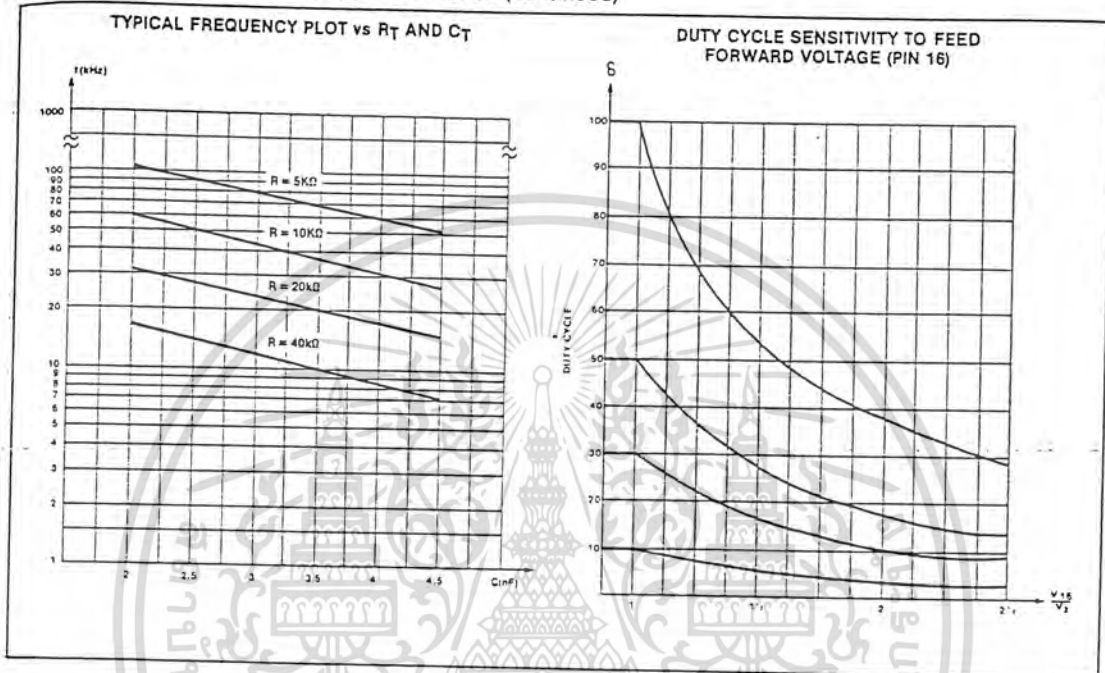


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

TYPICAL PERFORMANCE CHARACTERISTICS (continued)



THEORY OF OPERATION

The following functions are incorporated:

- A temperature compensated reference source.
- An error amplifier with pin 3 as input. The output is connected to pin 4 so that the gain is adjustable with external resistors.
- A sawtooth generator with a TTL-compatible synchronization input (pins 7,8,9).
- A pulse-width modulator with a duty-cycle range from 0 to 95%.

(The PWM has two additional inputs:

Pin 6 can be used for a precise setting of δ max.

Pin 5 gives a direct access to the modulator, allowing for real constant current operation.)

- A gate at the output of the PWM provides a simple dynamic current limit.
- A latch that is set by the flyback of the sawtooth and reset by the output pulse of the above-mentioned gate prohibits double pulsing.
- Another latch functions as a start-stop circuit; it provides a fast switch-off and a slow start.
- A current protection circuit that operates via the start-stop circuit. This is a combined function with the current

limit circuit, therefore pin 11 has two trip-on levels; the lower one for cycle-by-cycle current limiting, the upper one for current protection by means of switch-off and slow-start.

- A TTL-compatible remote on/off input at pin 10, also operating via the start-stop circuit.
- An inhibit input at pin 13. The output pulse can be inhibited immediately.
- An output gate that is commanded by the latches and the inhibit circuit.
- An output transistor of which both the collector (pin 15) and the emitter (pin 14) are externally available. This allows for normal or inverse output pulses.
- A power supply that can be either voltage or current driven (pins 1 and 12). The internally generated stabilized output voltage V_Z is connected to pin 2.
- A special function is the so-called feed-forward at pin 16. The amplitude of the sawtooth generator is modulated in such a way that the duty cycle becomes inversely proportional to the voltage on this pin: $\delta = 1/V_{16}$
- Loop fault protection circuits assure that the duty-cycle is reduced to zero or a low value for open or short-circuited feedback loops.

Stabilized Power Supply
(Pins 1, 2, 12)

The power supply of the NE5560 is of the well known series regulation type and provides a stabilized output voltage of typically 8.5 volts.

This voltage V_Z is also present at pin 2 and can be used for precise setting of δ max. and to supply external circuitry. Its maximum current capability is 5mA.

The circuit can be fed directly from a DC voltage source between 10.5V and 18V or can be current driven via a limiting resistor. In the latter case, internal pinch-off resistors will limit the maximum supply voltage; typical 23V for 10mA and maximum 30V for 30mA.

The low supply voltage protection is active when $V_{(1-12)}$ is below 10.5V and inhibits the output pulse (no hysteresis).

When the supply voltage surpasses the 10.5V level, the IC starts delivering output pulses via the slow-start function.

The current consumption at 12V is less than 10mA, provided that no current is drawn from V_Z and $R_{(7-12)} \geq 20k\Omega$.

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

The Sawtooth Generator

Figure 2 shows the principal circuitry of the oscillator. A resistor between pin 7 and pin 12 (ground) determines the constant current that charges the timing capacitor C(8-12).

This causes a linear increasing voltage on pin 8 until the upper level of 5.6V is reached. Comparator H sets the RS flip flop and Q1 discharges C(8-12) down to 1.1V, where comparator L resets the flip-flop. During this flyback time, Q2 inhibits the output.

Synchronization at a frequency lower than the free-running frequency is accomplished via the TTL gate on pin 9. By activating this gate ($V^9 < 2V$), the setting of the sawtooth is prevented. This is indicated in Figure 3.

Figure 4 shows a typical plot of the oscillator frequency against the timing capacitor. The frequency range of the NE5560 goes from $<50\text{Hz}$ up to $>100\text{kHz}$.

Reference Voltage Source

The internal reference voltage source is based on the bandgap voltage of silicon. Good design practice assures a temperature dependency typically $\approx 100\text{ppm}/^\circ\text{C}$. The reference voltage is connected to the positive input of the error amplifier and has a typical value of 3.72V.

Error Amp Compensation

For closed loop gains less than 40 dB, it is necessary to add a simple compensation capacitor as shown in Figures 4, 5.

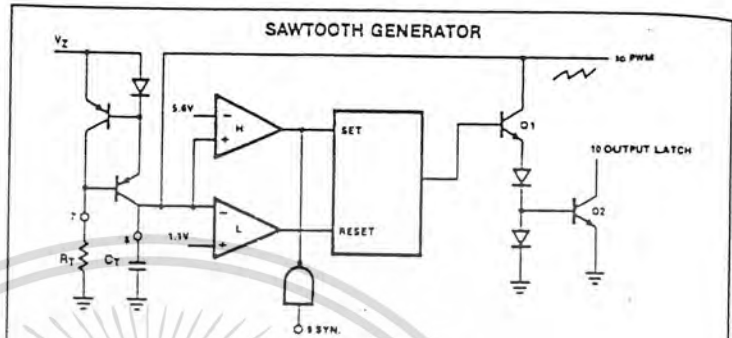


Figure 2

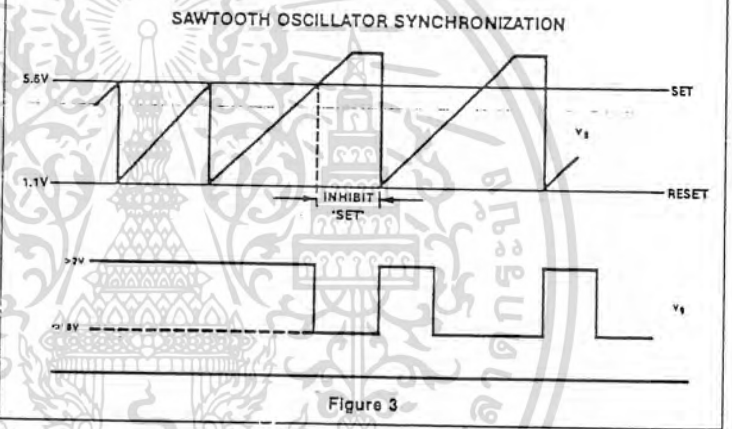


Figure 3

ERROR AMPLIFIER COMPENSATION

OPEN LOOP GAIN

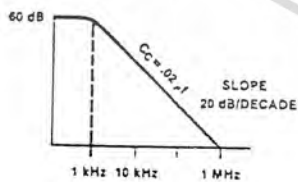


Figure 4

ERROR AMPLIFIER

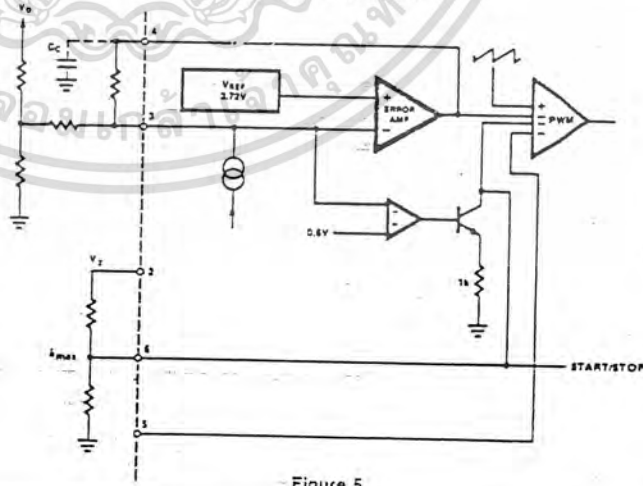


Figure 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

Error Amplifier with Loop-Fault Protection Circuits

This operational amplifier is of a generally used concept and has an open loop gain of typically 60dB. As can be seen in Figure 5, the inverting input is connected to pin 3 for a feedback information proportional to V_O .

The output goes to the PWM circuit, but is also connected to pin 4, so that the required gain can be set with R_S and $R(3-4)$. This is indicated in Figure 5, showing the relative change of the feedback voltage as a function of the duty cycle. Additionally, pin 4 can be used for phase shift networks that improve the loop stability.

When the SMPS feedback loop is interrupted, the error amplifier would settle in the middle of its active region because of the feedback via $R(3-4)$. This would result in a large duty cycle. A current source on pin 3 prevents this by pushing the input voltage high via the voltage drop over $R(3-4)$. As a result, the duty cycle will become zero, provided that $R(3-4) > 100k$. When the feedback loop is shortcircuited, the duty cycle would jump to the adjusted maximum duty cycle. Therefore, an additional comparator is active for feedback voltages at pin 3 below 0.6V. Now an internal resistor of typically 1k is shunted to the impedance on the V_{max} setting pin 6. Depending on this impedance, δ will be reduced to a value δ_0 . This will be discussed further.

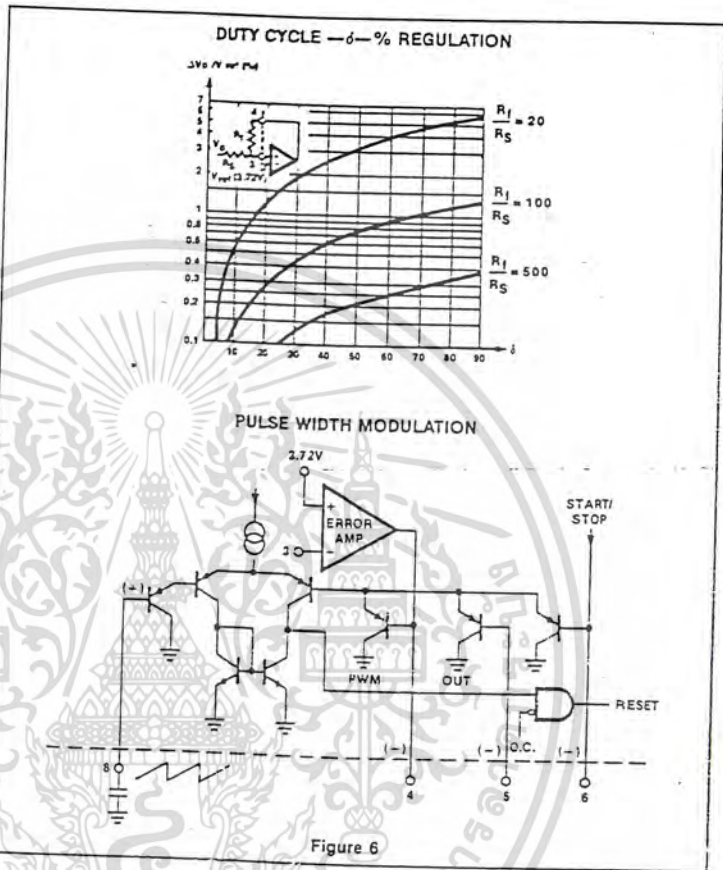


Figure 6

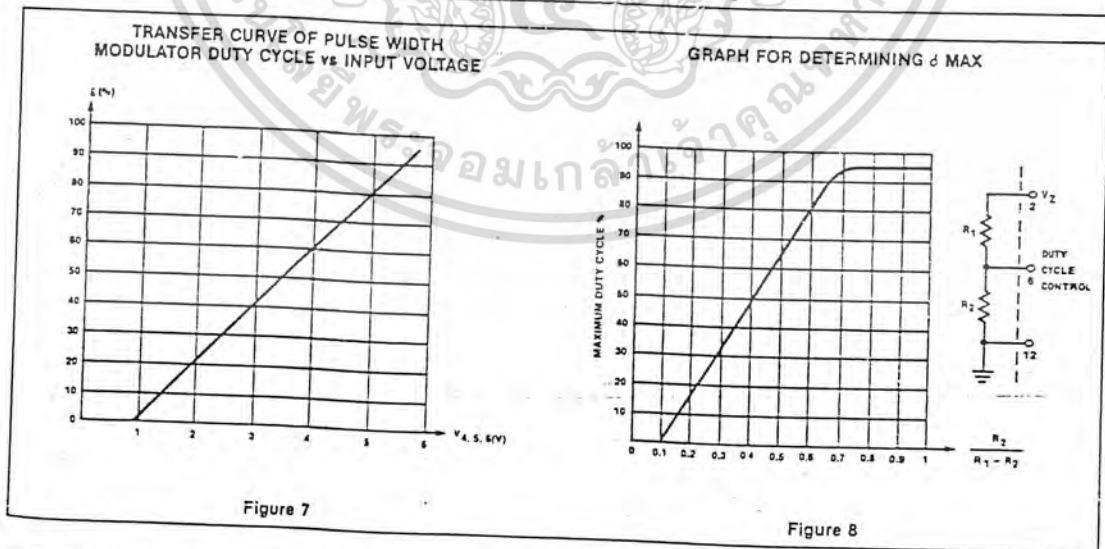


Figure 7

Figure 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

The Pulse-Width Modulator

The function of the PWM circuit is to translate a feedback voltage into a periodical pulse of which the duty cycle depends on that feedback voltage. As can be seen in Figure 6, the PWM circuit in the NE5560 is a long-tailed pair in which the sawtooth on pin 8 is compared with the LOWEST voltage on either pin 4 (error amplifier), pin 5, or pin 6 d_{max} and slow-start). The transfer graph is given in Figure 7. The output of the PWM causes the resetting of the output bistable.

Limitation of the Maximum Duty Cycle

With pins 5 and 6 not connected and with a rather low feedback voltage on pin 3, the NE5560 will deliver output pulses with a duty cycle of $\approx 95\%$. In many SMPS applications, however, this high d will cause problems. Especially in forward converters, where the transformer will saturate when d exceeds 50%, a limitation of the maximum duty-cycle is a must.

A DC voltage applied to pin 6 (PWM input) will set d_{max} at a value in accordance with Figure 7. For low tolerances of d_{max} , this voltage on pin 6 should be set with a resistor divider from V_Z (pin 2). The upper and lower sawtooth levels are also set by means of an internal resistor divider from V_Z , so forming a bridge configuration with the d_{max} setting is low because tolerances in V_Z are compensated and the sawtooth levels are determined by internal resistor matching rather than by absolute resistor tolerance. Figure 8 can be used for determining the tap on the bleeder for a certain d_{max} setting.

As already mentioned, Figure 9 gives a graphical representation of this. The value d_0 is limited to the lower and the higher side;

- It must be large enough to ensure that at maximum load and minimum input voltage the resulting feedback voltage on pin 3 exceeds 0.6V.
- It must be small enough to limit the amount of energy in the SMPS when a loop-fault occurs. In practice a value of 10-15% will be a good compromise.

Extra PWM Input (Pin 5)

The PWM has an additional inverting input: pin 5. It allows for attacking the duty cycle via the PWM circuit, independently from the feedback and the d_{max} information. This is necessary when the SMPS must have a real constant current behavior, possibly with a fold-back characteris-

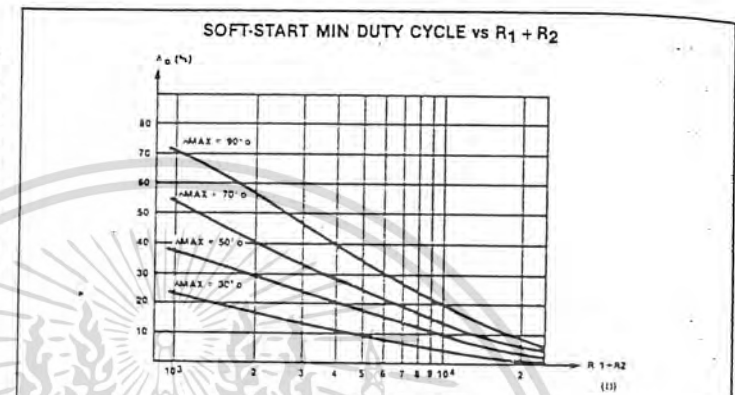


Figure 9

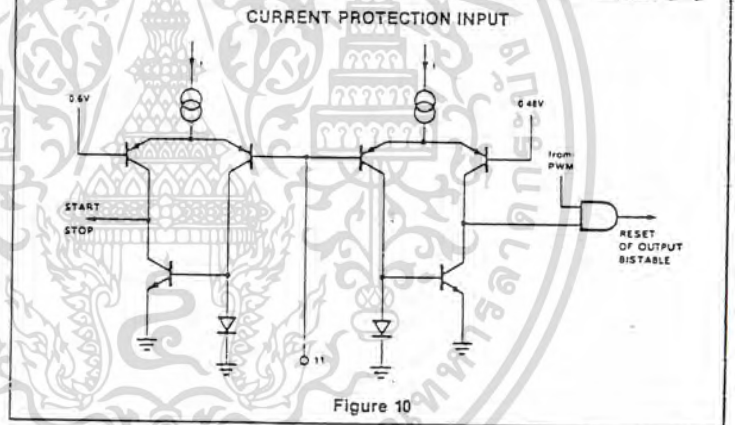


Figure 10

tic. However, the realization of this feature must be done with additional external components.

Dynamic Current Limit and Current Protection (Pin 11)

In many applications, it is not necessary to have a real constant current output of the SMPS.

Protection of the power transistor will be the prime goal. This can be realized with the NE5560 in a simple and cheap way. A resistor (or a current transformer) in the emitter of the power transistor gives a replica of the collector current. This signal must be connected to pin 11. As can be seen in Figure 10, this input has two comparators with different reference levels. The output of the comparator with the lower 0.48V reference is connected to the same gate as the output of the PWM.

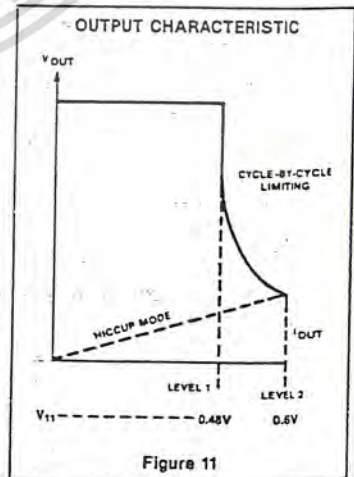


Figure 11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

When activated, it will immediately reset the output flip flop, so reducing the duty cycle. The effectiveness of this so-called cycle-by-cycle current limit diminishes at low duty cycle values. When d becomes very small, the storage time of the power transistor become dominant. The current will now increase again, until it surpasses the reference of the second comparator. The output of this comparator activates the start/stop circuit and causes an immediate inhibit of the output pulses. After a certain dead-time, the circuit starts again with very narrow output pulses. The effect of this two-level current protection circuit is visualized in Figure 11.

The Start/Stop Circuit

The function of this protection circuit is to stop the output pulses as soon as a fault occurs and to keep the output stopped for several periods. After this dead time, the output starts with a very small, gradually increasing duty cycle. When the fault is persistent, this will cause a cyclic switch-off/switch-on condition. This "hiccup" mode limits effectively the energy during fault conditions. The realization and the working of the circuit is indicated in the Figures 12 and 13. The dead-time and the soft-start are determined by an external capacitor that is connected to pin 6 (d_{max} setting).

A RS flip flop can be set by three different functions:

1. Remote on/off on pin 10.
2. Overcurrent protection on pin 11.
3. Low supply voltage protection (internal).

As soon as one of these functions cause a setting of the flip flop, the output pulses are blocked via the output gate. In the same time transistor Q1 is forward-biased, resulting in a discharge of the capacitor on pin 6.

The discharging current is limited by an internal 150Ω resistor in the emitter of Q1. The voltage at pin 6 decreases to below the lower level of the sawtooth. When V6 has dropped to 0.6V, this will activate a comparator and the flip flop is reset. The output stage is no longer blocked and Q1 is cut-off. Now V_z will charge the capacitor via R1 to the normal d_{max} voltage. The output starts delivering very narrow pulses as soon as V6 exceeds the lower sawtooth level. The duty-cycle of the output pulse now gradually increases to a value determined by the feedback on pin 3, or by the static d_{max} setting on pin 6.

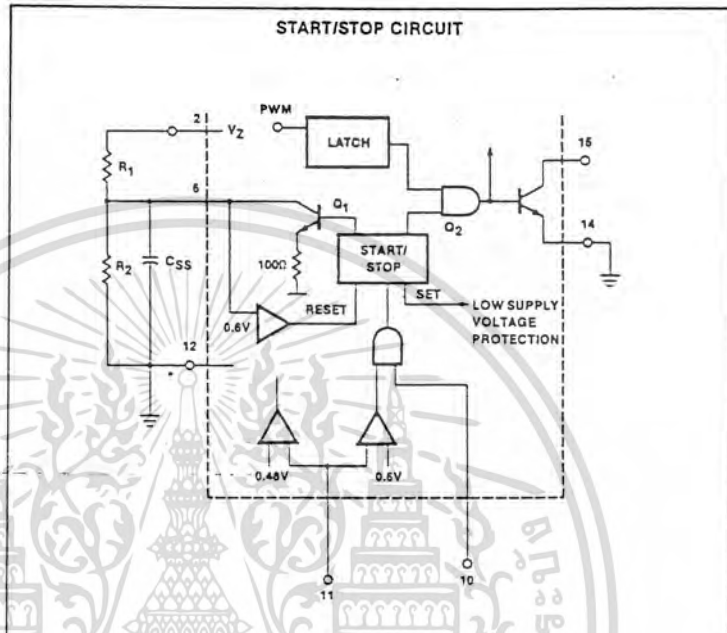


Figure 12

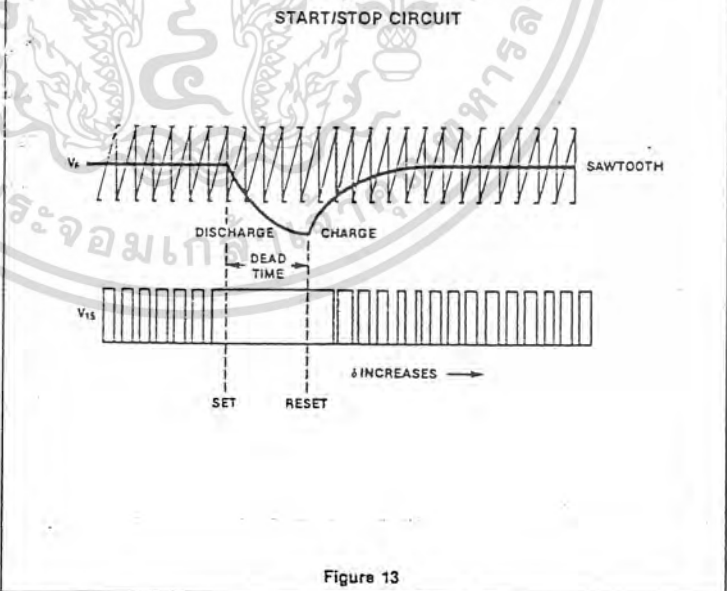


Figure 13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

Remote On/Off Circuit (Pin 10)

In systems where two or more power supplies are used, it is often necessary to switch these supplies on and off in a sequential way. Furthermore, there are many applications in which a supply must be switched by a logical signal. This can be done via the TTL-compatible remote on/off input on pin 10. The output pulse is inhibited for levels below 0.8V. The output of the IC is no longer blocked when the remote on/off input is left floating or when a voltage >2V is applied. Start up occurs via the slow-start circuit.

The Output Stage

The output stage of the NE5560 contains a flip flop, a push-pull driven output transistor, and a gate, as indicated in Figure 14. The flip flop is set by the flyback of the sawtooth. Resetting occurs by a signal either from the PWM or the current limit circuit. With this configuration, it is assured that the output is switched only once per period, thus prohibiting double pulsing. The collector and emitter of the output transistor are connected to respectively pin 15 and pin 14, allowing for normal or inverted output pulses. An internally grounded emitter would cause intolerable voltage spikes over the bonding wire, especially at high output currents.

This current capability of the output transistor is 40mA peak for $V_{CE} = 0.4V$. An internal clamping diode to the supply voltage protects the collector against over-voltages. The maximum voltage at the emitter (pin 14) must not exceed +5V. A gate, activated by one of the set or reset pulses, or by a command from the start-stop circuit will immediately switch-off the output transistor by short-circuiting its base. The external inhibitor (pin 13) operates also via this base.

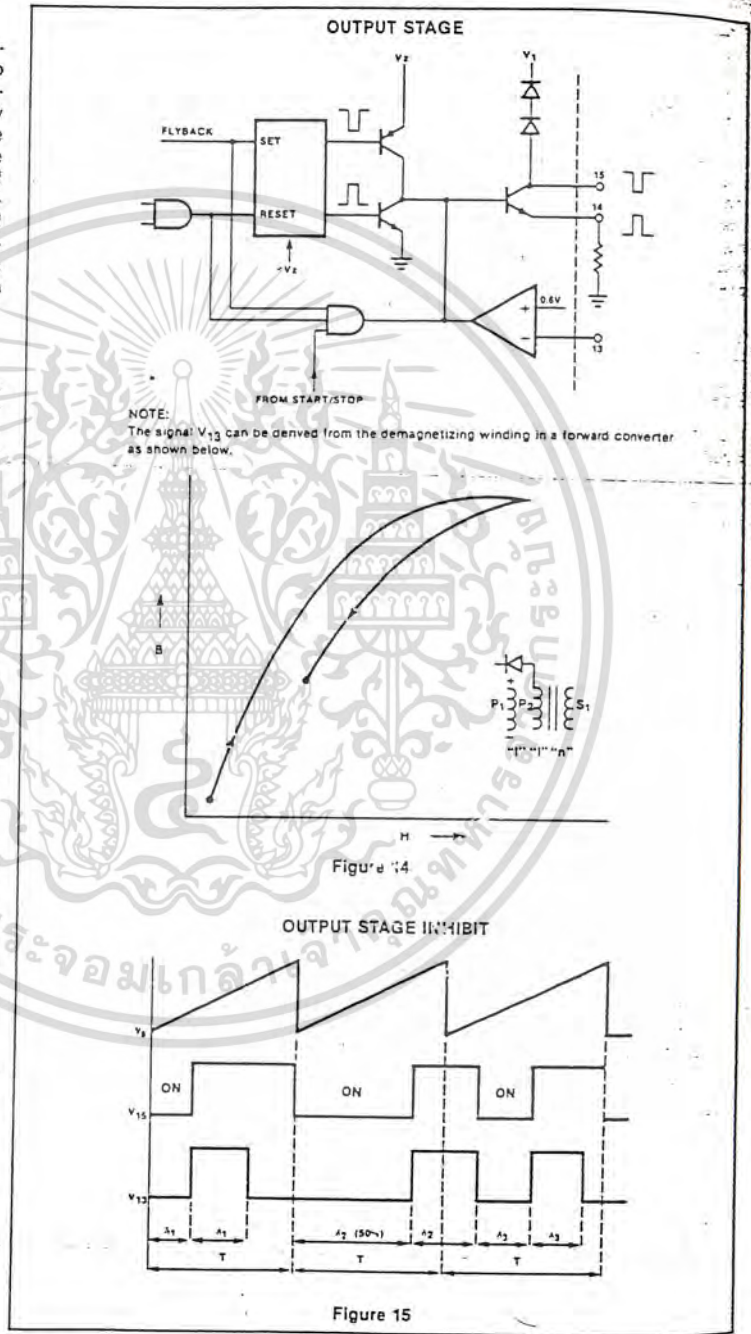
Demagnetization Sense

As indicated in Figure 14, the output of this NPN comparator will block the output pulse, when a voltage above 0.6V is applied to pin 13. A specific application for this function is to prevent saturation of forward converter transformers. This is indicated in Figure 15.

Feed-Forward (Pin 16)

The basic formula for a forward converter is

$$V_{OUT} = \frac{dV_{IN}}{n} \quad (n = \text{transformer ratio})$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

This means that in order to keep V_{OUT} at a constant value, the duty cycle δ must be made inversely proportional to the input voltage. A preregulation (feed-forward) with the function $\delta \sim 1/V_{IN}$ can ease the feedback-loop design.

This loop now only has to regulate for load variations, which require only a low feedback gain in the normal operation area. The transformer of a forward converter must be designed in such a way that it does not saturate, even under transient conditions, where the maximum inductance is determined by $\delta_{max} \times V_{IN}$ max. A regulation of $\delta_{max} \sim 1/V_{IN}$ will allow for a considerable reduction or simplification of the transformer. The function of $\delta \sim 1/V_{IN}$ can be realized by using pin 16 of the NE5560.

Figure 16 shows the electrical realization. When the voltage at pin 16 exceeds the stabilized voltage V_Z (pin 2), it will increase the charging current for the timing capacitor on pin 8.

The operating frequency is not affected, because the upper trip level for sawtooth increases also. Note that the δ_{max} voltage on pin 6 remains constant because it is set via V_Z . Figure 17 visualizes the effect on δ_{max} and the normal operating duty cycle δ . For $V_{16} = 2 \times V_Z$ these duty cycles have halved. The graph for $\delta = f(V_{16})$ is given in Figure 15. (Note: V_{16} must be less than Pin 1 voltage.)

APPLICATIONS

NE/SE5560 Push-Pull Regulator

This application describes the use of the Signetics NE/SE5560 adapted to function as a push-pull switched mode regulator, as shown in Figures 19 and 20.

input voltage range is +12 to +18V for a nominal output of +30 and -30V at a maximum load current of 1A with an average efficiency of 81%.

Features include feed forward input compensation, cycle-to-cycle drive current protection and other voltage sensing, line (to positive output) regulation <1% for an input range of +13 to +18V and load regulation to positive output of <3% for $\Delta I_L(+)$ of 0.1 to 1 Amp.

The main pulse width modulator operates to 48 kHz with power switching at 24 kHz.

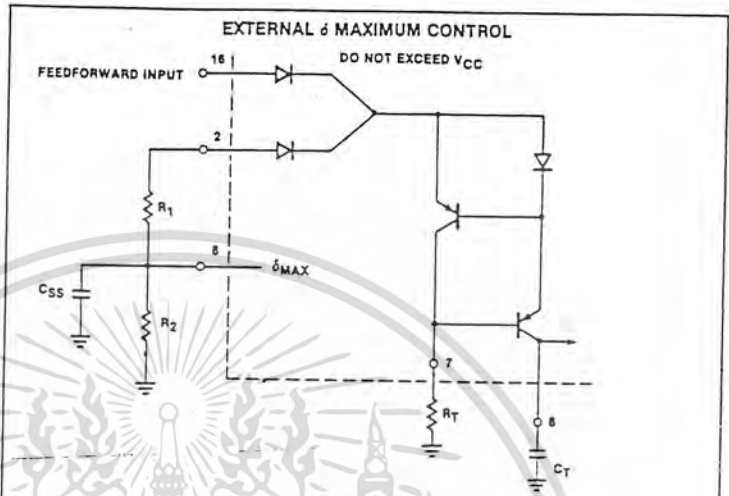


Figure 16

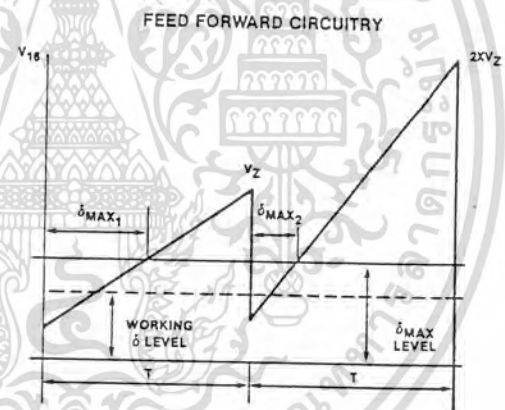


Figure 17

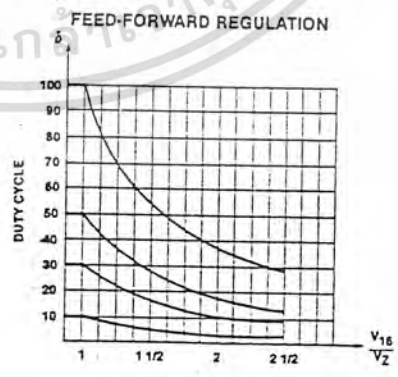


Figure 18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CD4049UBM/CD4049UBC Hex Inverting Buffer CD4050BM/CD4050BC Hex Non-Inverting Buffer

General Description

These hex buffers are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. These devices feature logic level conversion using only one supply voltage (V_{DD}). The input signal high level (V_{IH}) can exceed the V_{DD} supply voltage when these devices are used for logic level conversions. These devices are intended for use as hex buffers, CMOS to DTL/TTL converters, or as CMOS current drivers. and at $V_{DD} = 5.0V$, they can drive directly two DTL/TTL loads over the full operating temperature range.

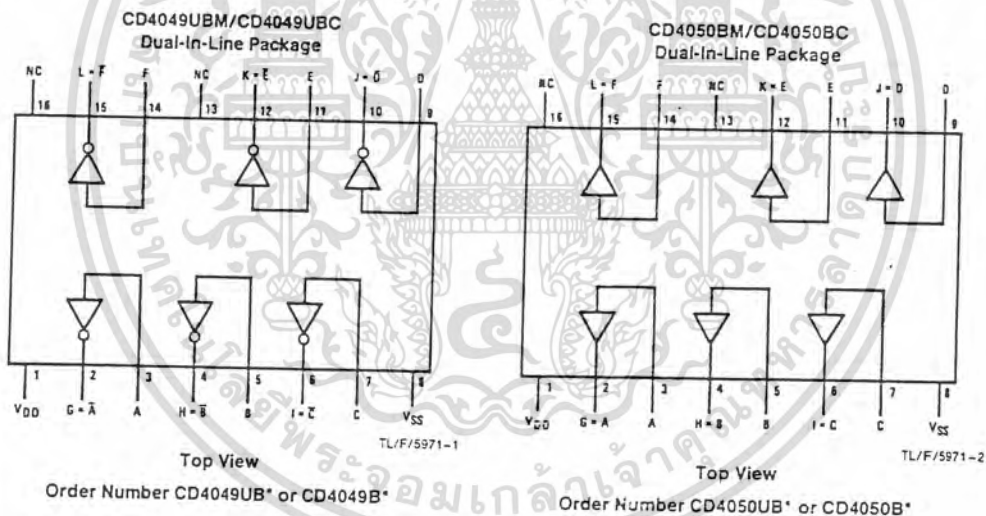
Features

- Wide supply voltage range 3.0V to 15V
- Direct drive to 2 TTL loads at 5.0V over full temperature range
- High source and sink current capability
- Special input protection permits input voltages greater than V_{DD}

Applications

- CMOS hex inverter/buffer
- CMOS to DTL/TTL hex converter
- CMOS current "sink" or "source" driver
- CMOS high-to-low logic level converter

Connection Diagrams



*Please look into Section 8, Appendix D for availability of various package types.

CD4049UBM/CD4049UBC/CD4050BM/CD4050BC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{DD})	-0.5V to +18V
Input Voltage (V_{IN})	-0.5V to +18V
Voltage at Any Output Pin (V_{OUT})	-0.5V to V_{DD} + 0.5V
Storage Temperature Range (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 2)

Supply Voltage (V_{DD})	3V to 15V
Input Voltage (V_{IN})	0V to 15V
Voltage at Any Output Pin (V_{OUT})	0 to V_{DD}
Operating Temperature Range (T_A)	
CD4049UBM, CD4050BM	-55°C to +125°C
CD4049UBC, CD4050BC	-40°C to +85°C

DC Electrical Characteristics CD4049M/CD4050BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		1.0		0.01	1.0		30	μA
		$V_{DD} = 10V$		2.0		0.01	2.0		60	μA
		$V_{DD} = 15V$		4.0		0.03	4.0		120	μA
V_{OL}	Low Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V, I_O < 1 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V, I_O < 1 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
V_{IL}	Low Level Input Voltage (CD4050BM Only)	$ I_O < 1 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$	1.5		2.25	1.5		1.5		V
		$V_{DD} = 10V, V_O = 1V$	3.0		4.5	3.0		3.0		V
V_{iL}	Low Level Input Voltage (CD4049UBM Only)	$ I_O < 1 \mu A$								
		$V_{DD} = 5V, V_O = 4.5V$	1.0		1.5	1.0		1.0		V
		$V_{DD} = 10V, V_O = 9V$	2.0		2.5	2.0		2.0		V
V_{IH}	High Level Input Voltage (CD4050BM Only)	$ I_O < 1 \mu A$								
		$V_{DD} = 5V, V_O = 4.5V$	3.5		3.5	2.75		3.5		V
		$V_{DD} = 10V, V_O = 9V$	7.0		7.0	5.5		7.0		V
V_{iH}	High Level Input Voltage (CD4049UBM Only)	$ I_O < 1 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$	4.0		4.0	3.5		4.0		V
		$V_{DD} = 10V, V_O = 1V$	8.0		8.0	7.5		8.0		V
I_{OL}	Low Level Output Current (Note 3)	$V_{IH} = V_{DD}, V_{IL} = 0V$								
		$V_{DD} = 5V, V_O = 0.4V$	5.5		4.6	5		3.2		mA
		$V_{DD} = 10V, V_O = 0.5V$	12		9.8	12		6.8		mA
		$V_{DD} = 15V, V_O = 1.5V$	35		29	40		20		mA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: $V_{SS} = 0V$ unless otherwise specified.

Note 3: These are peak output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time. I_{OL} and I_{CH} are tested one output at a time.

DC Electrical Characteristics CD4049M/CD4050BM (Note 2) (Continued)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I _{OH}	High Level Output Current (Note 3)	V _{IH} = V _{DD} , V _{IL} = 0V								mA
		V _{DD} = 5V, V _O = 4.6V	-1.3		-1.1	-1.6		-0.72		mA
		V _{DD} = 10V, V _O = 9.5V	-2.6		-2.2	-3.6		-1.5		mA
I _{IN}	Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.1		-10 ⁻⁵	-0.1		-1.0	μA
		V _{DD} = 15V, V _{IN} = 15V		0.1		10 ⁻⁵	0.1		1.0	μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Note 3: These are *peak* output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time. I_{OL} and I_{OH} are tested one output at a time.

DC Electrical Characteristics CD4049UBC/CD4050BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I _{DD}	Quiescent Device Current	V _{DD} = 5V		4	0.03	4.0		30	μA	
		V _{DD} = 10V		8	0.05	8.0		60	μA	
		V _{DD} = 15V		16	0.07	16.0		120	μA	
V _{OL}	Low Level Output Voltage	V _{IH} = V _{DD} , V _{IL} = 0V, I _O < 1 μA								
		V _{DD} = 5V		0.05	0	0.05		0.05	V	
		V _{DD} = 10V		0.05	0	0.05		0.05	V	
		V _{DD} = 15V		0.05	0	0.05		0.05	V	
V _{OH}	High Level Output Voltage	V _{IH} = V _{DD} , V _{IL} = 0V, I _O < 1 μA								
		V _{DD} = 5V	4.95		4.95	5		4.95	V	
		V _{DD} = 10V	9.95		9.95	10		9.95	V	
		V _{DD} = 15V	14.95		14.95	15		14.95	V	
V _{IL}	Low Level Input Voltage (CD4050BC Only)	I _O < 1 μA								
		V _{DD} = 5V, V _O = 0.5V		1.5	2.25	1.5		1.5	V	
		V _{DD} = 10V, V _O = 1V		3.0	4.5	3.0		3.0	V	
V _{IL}	Low Level Input Voltage (CD4049UBC Only)	V _{DD} = 15V, V _O = 1.5V		4.0	6.75	4.0		4.0	V	
		V _{DD} = 5V, V _O = 4.5V		1.0	1.5	1.0		1.0	V	
		V _{DD} = 10V, V _O = 9V		2.0	2.5	2.0		2.0	V	
V _{IH}	High Level Input Voltage (CD4050BC Only)	V _{DD} = 15V, V _O = 13.5V		3.0	3.5	3.0		3.0	V	
		V _{DD} = 5V, V _O = 4.5V	3.5		3.5	2.75		3.5	V	
		V _{DD} = 10V, V _O = 9V	7.0		7.0	5.5		7.0	V	
V _{IH}	High Level Input Voltage (CD4049UBC Only)	V _{DD} = 15V, V _O = 13.5V	11.0		11.0	8.25		11.0	V	
		V _{DD} = 5V, V _O = 0.5V	4.0		4.0	3.5		4.0	V	
		V _{DD} = 10V, V _O = 1V	8.0		8.0	7.5		8.0	V	
V _{IH}	High Level Input Voltage (CD4049UBC Only)	V _{DD} = 15V, V _O = 1.5V	12.0		12.0	11.5		12.0	V	

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Note 3: These are *peak* output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time. I_{OL} and I_{OH} are tested one output at a time.

DC Electrical Characteristics CD4049UBC/CD4050BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I _{OL}	Low Level Output Current (Note 3)	V _{IH} = V _{CC} , V _{IL} = 0V	4.6		4.0	5		3.2		mA
		V _{DD} = 5V, V _O = 0.4V	9.8		8.5	12		6.8		mA
		V _{DD} = 10V, V _O = 0.5V	29		25	40		20		mA
		V _{DD} = 15V, V _O = 1.5V								
I _{OH}	High Level Output Current (Note 3)	V _{IH} = V _{CC} , V _{IL} = 0V	-1.0		-0.9	-1.6		-0.72		mA
		V _{DD} = 5V, V _O = 4.6V	-2.1		-1.9	-3.6		-1.5		mA
		V _{DD} = 10V, V _O = 9.5V	-7.1		-6.2	-12		-5		mA
		V _{DD} = 15V, V _O = 13.5V								
I _{IN}	Input Current	V _{DD} = 15V, V _{IN} = 0V	-0.3		-0.3	10 ⁻⁵			-1.0	μA
		V _{DD} = 15V, V _{IN} = 15V	0.3		0.3	10 ⁻⁵			1.0	μA

AC Electrical Characteristics* CD4049UBM/CD4049UBC

 T_A = 25°C, C_L = 50 pF, R_L = 200k, t_r = t_f = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{PHL}	Propagation Delay Time High-to-Low Level	V _{DD} = 5V		30	65	ns
		V _{DD} = 10V		20	40	ns
		V _{DD} = 15V		15	30	ns
t _{PLH}	Propagation Delay Time Low-to-High Level	V _{DD} = 5V		45	85	ns
		V _{DD} = 10V		25	45	ns
		V _{DD} = 15V		20	35	ns
t _{rHL}	Transition Time High-to-Low Level	V _{DD} = 5V		30	60	ns
		V _{DD} = 10V		20	40	ns
		V _{DD} = 15V		15	30	ns
t _{rLH}	Transition Time Low-to-High Level	V _{DD} = 5V		60	120	ns
		V _{DD} = 10V		30	55	ns
		V _{DD} = 15V		25	45	ns
C _{IN}	Input Capacitance	Any Input		15	22.5	pF

*AC Parameters are guaranteed by DC correlated testing.

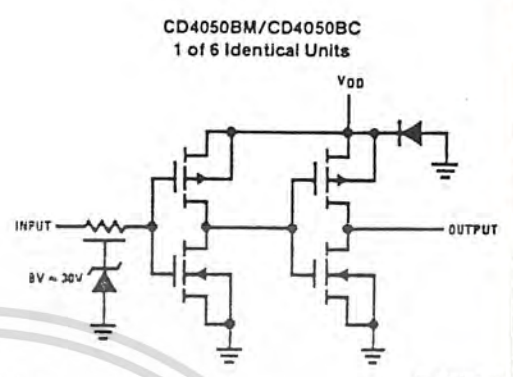
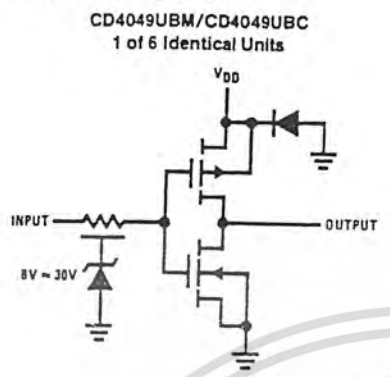
AC Electrical Characteristics* CD4050BM/CD4050BC

 T_A = 25°C, C_L = 50 pF, R_L = 200k, t_r = t_f = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{PHL}	Propagation Delay Time High-to-Low Level	V _{DD} = 5V		60	110	ns
		V _{DD} = 10V		25	55	ns
		V _{DD} = 15V		20	30	ns
t _{PLH}	Propagation Delay Time Low-to-High Level	V _{DD} = 5V		60	120	ns
		V _{DD} = 10V		30	55	ns
		V _{DD} = 15V		25	45	ns
t _{rHL}	Transition Time High-to-Low Level	V _{DD} = 5V		30	60	ns
		V _{DD} = 10V		20	40	ns
		V _{DD} = 15V		15	30	ns
t _{rLH}	Transition Time Low-to-High Level	V _{DD} = 5V		60	120	ns
		V _{DD} = 10V		30	55	ns
		V _{DD} = 15V		25	45	ns
C _{IN}	Input Capacitance	Any Input		5	7.5	pF

*AC Parameters are guaranteed by DC correlated testing.

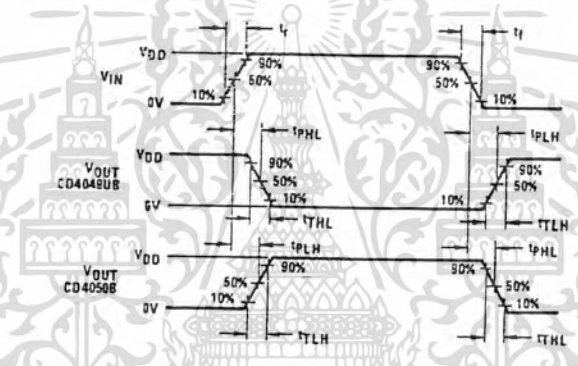
Schematic Diagrams



TL/F/5971-3

TL/F/5971-4

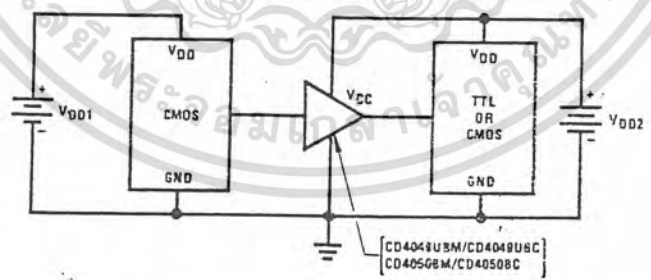
Switching Time Waveforms



TL/F/5971-5

Typical Applications

CMOS to TTL or CMOS at a Lower VDD



Note: $V_{DD1} \geq V_{DD2}$
 Note: In the case of the CD4049UBM/CD4049UBC the output drive capability increases with increasing input voltage. E.g., if $V_{DD1} = 10V$ the CD4049UBM/CD4049UBC could drive 4 TTL loads.

TL/F/5971-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

FEATURES

Low-Sine Wave Distortion	5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

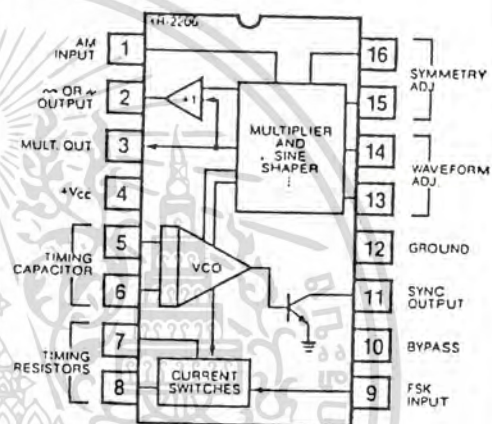
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks: a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ C$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 = 25 k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 > 10 k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 pF$, $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$, $R_1 = 2 M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1 C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C < T_A < 75^\circ C$, $R_1 = R_2 = 20 k\Omega$
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20 k\Omega$
Sweep Range	1000:1	2000:1		2000:1				$f_H = f_L$
Sweep Linearity								$f_L @ R_1 = 2 M\Omega$
10:1 Sweep		2			2		%	$f_L = 1 kHz$, $f_H = 10 kHz$
1000:1 Sweep		8			8		%	$f_L = 100 Hz$, $f_H = 100 kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output								
Triangle Amplitude		160			160		mV/k Ω	See Note 1, Figure 2.
Sine Wave Amplitude	40	60	80	60			mV/k Ω	Figure 1, S_1 Open
Max. Output Swing		6			6		Vp-p	Figure 1, S_1 Closed
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		4900			4800		ppm/ $^\circ C$	See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30 k\Omega$
With Adjustment		0.4	1.0		0.5	1.6	%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10 pF$
Fall Time		50			50		nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2 mA$
Leakage Current		0.1	20		0.1	100	μA	$V_{I1} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 2

Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

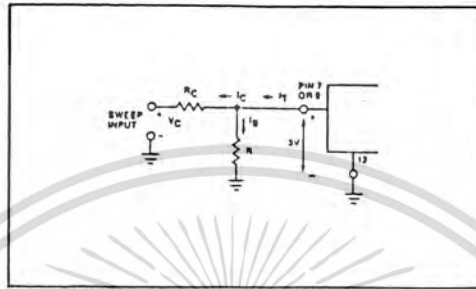


Figure 9: Circuit Connection for Frequency Sweep.

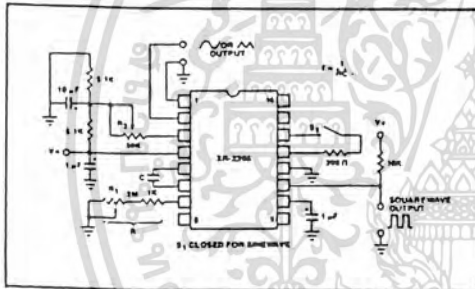


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3 .)

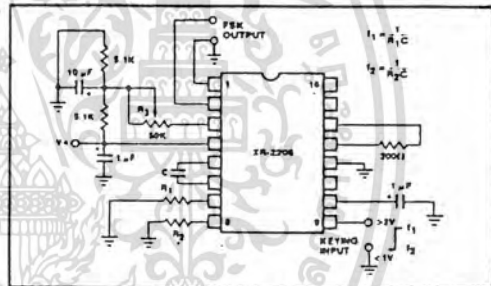


Figure 12: Sinusoidal FSK Generator.

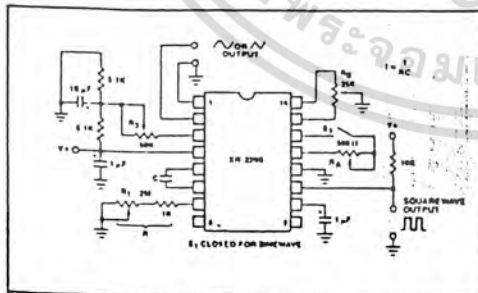


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing - See Figure 2.)

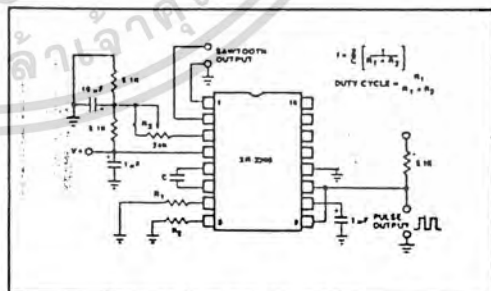


Figure 13: Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $< 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shifts itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of $1 \text{ k}\Omega$ to $2 \text{ M}\Omega$.

XR-2206

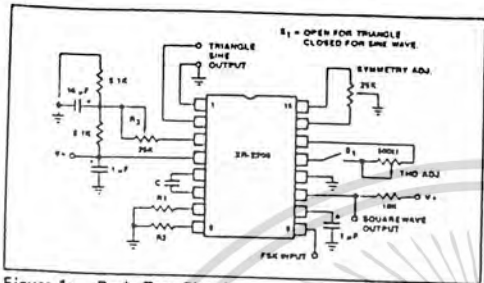


Figure 1: Basic Test Circuit.

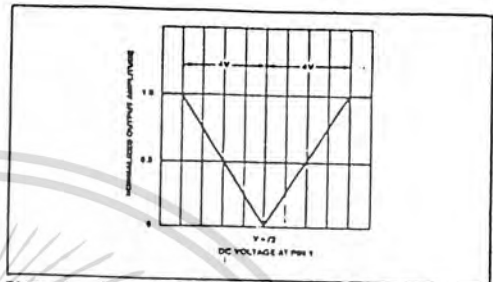


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

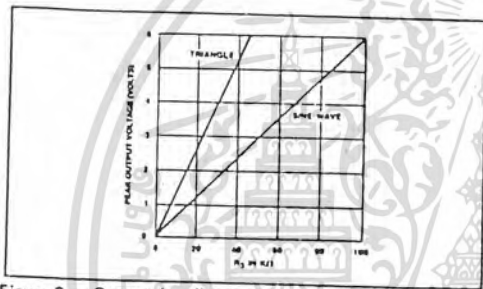


Figure 2: Output Amplitude as a Function of the Resistor, R_3 , at Pin 3.

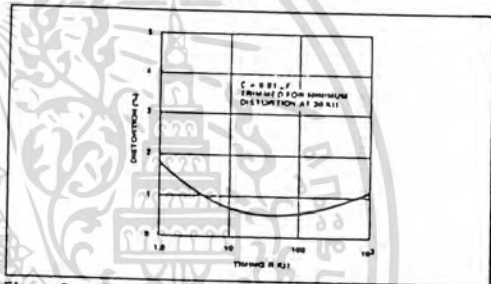


Figure 6: Trimmed Distortion versus Timing Resistor.



Figure 3: Supply Current versus Supply Voltage, Timing, R .



Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

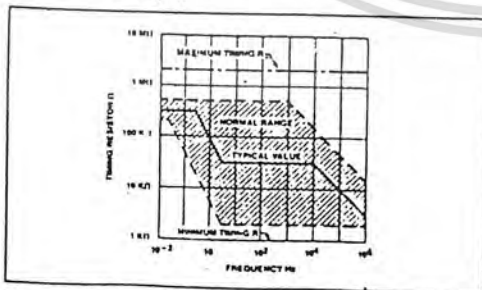


Figure 4: R versus Oscillation Frequency.

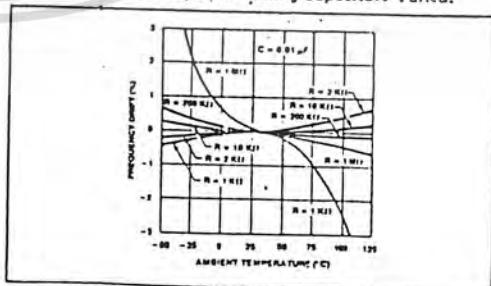


Figure 8: Frequency Drift versus Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, are shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to $100 \mu\text{F}$.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T \text{ (mA)}}{C \text{ (}\mu\text{F)}} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at $+3\text{V}$, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from $1 \mu\text{A}$ to 3 mA . The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_C} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \partial f / \partial V_C = - \frac{0.32}{R C} \text{ Hz/V}$$

CAUTION: For safe operation of the circuit, I_T should be limited to $\leq 3 \text{ mA}$.

Output Amplitude:

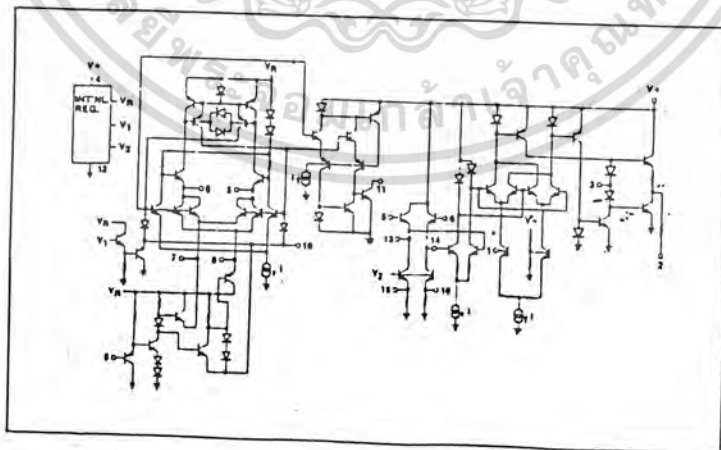
Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per $\text{k}\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per $\text{k}\Omega$ of R_3 . Thus, for example, $R_3 = 50 \text{ k}\Omega$ would produce approximately $\pm 3\text{V}$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately $100 \text{ k}\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^+/2$ as shown in Figure 5. As this bias level approaches $V^+/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB .

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .

EQUIVALENT
SCHEMATIC
DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124/LM224/LM324, LM124A/LM224A/LM324A, LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard +5 V_{DC} power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15 V_{DC} power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

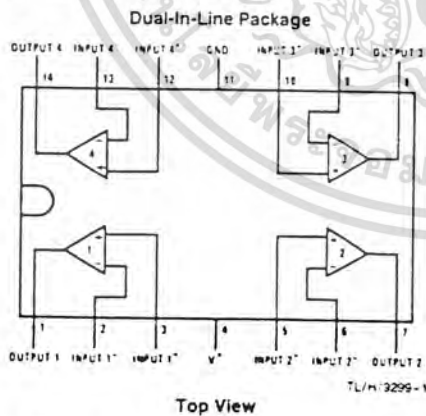
Advantages

- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

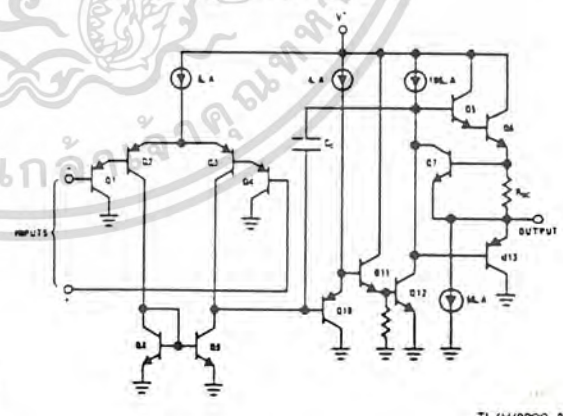
Features

- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz (temperature compensated)
- Wide power supply range:
 - Single supply 3 V_{DC} to 32 V_{DC}
 - or dual supplies ±1.5 V_{DC} to ±16 V_{DC}
- Very low supply current drain (800 μA)—essentially independent of supply voltage (1 mW/op amp at +5 V_{DC})
- Low input biasing current 45 nA_{DC} (temperature compensated)
- Low input offset voltage 2 mV_{DC} and offset current 5 nA_{DC}
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0 V_{DC} to V⁺ - 1.5 V_{DC}

Connection Diagram



Schematic Diagram (Each Amplifier)



Order Number LM124J, LM124AJ, LM224J,
LM224AJ, LM324J, LM324AJ, LM324M, LM324AM,
LM2902M, LM324N, LM324AN or LM2902N
See NS Package Number J14A, M14A or N14A

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 9)

	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902
Supply Voltage, V^+	32 V_{DC} or $\pm 16 V_{DC}$	26 V_{DC} or $\pm 13 V_{DC}$	32 V_{DC}	26 V_{DC}
Differential Input Voltage	32 V_{DC}	26 V_{DC}	32 V_{DC}	26 V_{DC}
Input Voltage	-0.3 V_{DC} to +32 V_{DC}	-0.3 V_{DC} to +26 V_{DC}	-0.3 V_{DC} to +32 V_{DC}	-0.3 V_{DC} to +26 V_{DC}
Power Dissipation (Note 1)				
Molded DIP	1130 mW	1130 mW	1130 mW	1130 mW
Cavity DIP	1260 mW	1260 mW	1260 mW	1260 mW
Small Outline Package	800 mW	800 mW	800 mW	800 mW
Output Short-Circuit to GND (One Amplifier) (Note 2) $V^+ < 15 V_{DC}$ and $T_A = 25^\circ C$	Continuous	Continuous	Continuous	Continuous
Input Current ($V_{IN} < -0.3 V_{DC}$) (Note 3)	50 mA	50 mA	50 mA	50 mA
Operating Temperature Range				
LM324/LM324A	0°C to +70°C	40°C to +85°C	0°C to +70°C	40°C to +85°C
LM224/LM224A	-25°C to +85°C		-25°C to +85°C	
LM124/LM124A	-55°C to +125°C		-55°C to +125°C	
Storage Temperature Range				
LM124/LM224/LM324	-65°C to +150°C		-65°C to +150°C	
LM2902				-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	260°C		260°C	260°C
Soldering Information				
Dual-In-Line Package				
Soldering (10 seconds)	260°C		260°C	260°C
Small Outline Package				
Vapor Phase (60 seconds)	215°C		215°C	215°C
Infrared (15 seconds)	220°C		220°C	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.				
ESD rating to be determined.				

Electrical Characteristics $V^+ = +5.0 V_{DC}$, (Note 4), unless otherwise stated

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 5)		±1	±2		±1	±3		±2	±3		±2	±5	mV _{DC}
Input Bias Current (Note 6)	$I_{IN(+)}$ or $I_{IN(-)}$, $V_{CM} = 0V$		20	50		40	80		45	100		45	150	nA _{DC}
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$		±2	±10		±2	±15		±5	±30		±5	±50	nA _{DC}
Input Common-Mode Voltage Range (Note 7)	$V^+ = 30 V_{DC}$, (LM2902, $V^+ = 26 V_{DC}$)	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	V_{DC}
Supply Current	$R_L = \infty$, $V^+ = 30V$, (LM2902 $V^+ = 26V$) $R_L = \infty$ On All Op Amps Over Full Temperature Range		1.5	3		1.5	3		1.5	3		1.5	3	mA _{DC}
Large Signal Voltage Gain	$V^+ = 15 V_{DC}$, $R_L \geq 2 k\Omega$, ($V_O = 1 V_{DC}$ to $11 V_{DC}$)	50	100		50	100		25	100		50	100		V/mV
Common-Mode Rejection Ratio	DC, $V_{CM} = 0V$ to $V^+ - 1.5 V_{DC}$	70	85		70	85		65	85		70	85		dB
Power Supply Rejection Ratio	DC, $V^+ = 5 V_{DC}$ to $30 V_{DC}$ (LM2902, $V^+ = 5 V_{DC}$ to $26 V_{DC}$)	65	100		65	100		65	100		65	100		dB

Electrical Characteristics $V^+ = +5.0 V_{DC}$ (Note 4) unless otherwise stated (Continued)

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ Max	Min	Typ Max	Min	Typ Max	Min	Typ Max	Min	Typ Max	Min	Typ Max	
Amplifier-to-Amplifier Coupling (Note 8)	$f = 1 \text{ kHz to } 20 \text{ kHz}$, (Input Referred)	-120		-120		-120		-120		-120		-120		dB
Output Current	Source $V_{IN}^+ = 1 V_{DC}, V_{IN}^- = 0 V_{DC}$, $V^+ = 15 V_{DC}, V_O = 2 V_{DC}$	20	40	20	40	20	40	20	40	20	40	20	40	mA_{DC}
	Sink $V_{IN}^- = 1 V_{DC}, V_{IN}^+ = 0 V_{DC}$, $V^+ = 15 V_{DC}, V_O = 2 V_{DC}$	10	20	10	20	10	20	10	20	10	20	10	20	
	Sink $V_{IN}^- = 1 V_{DC}, V_{IN}^+ = 0 V_{DC}$, $V^+ = 15 V_{DC}, V_O = 200 \text{ mV}_{DC}$	12	50	12	50	12	50	12	50	12	50	12	50	μA_{DC}
Short Circuit to Ground	(Note 2) $V^+ = 15 V_{DC}, T_A = 25^\circ\text{C}$	40	60	40	60	40	60	40	60	40	60	40	60	mA_{DC}
Input Offset Voltage	(Note 5)	± 4		± 4		± 5		± 7		± 9		± 10		mV_{DC}
Input Offset Voltage Drift	$R_S = 0 \Omega$	$\pm 7 \pm 20$		$\pm 7 \pm 20$		$\pm 7 \pm 30$		± 7		± 7		± 7		$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{IN(+)} - I_{IN(-)}, V_{CM} = 0\text{V}$	± 30		± 30		± 75		± 100		± 150		$\pm 45 \pm 200$		nA_{DC}
Input Offset Current Drift	$R_S = 0 \Omega$	$\pm 10 \pm 200$		$\pm 10 \pm 200$		$\pm 10 \pm 200$		± 10		± 10		± 10		$\rho\text{A}_{DC}/^\circ\text{C}$
Input Bias Current	$I_{IN(+)} \text{ or } I_{IN(-)}$	40	100	40	100	40	200	40	300	40	500	40	500	nA_{DC}
Input Common-Mode Voltage Range (Note 7)	$V^+ = +30 V_{DC}$ (LM2902, $V^+ = 26 V_{DC}$)	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	V_{DC}
Large Signal Voltage Gain	$V^+ = +15 V_{DC}$ (V_O Swing = $1 V_{DC}$ to $11 V_{DC}$) $R_L \geq 2 \text{ k}\Omega$	25		25		15		25		15		15		V/mV
Output Voltage Swing	V_{OH} $V^+ = +30 V_{DC}, R_L = 2 \text{ k}\Omega$	26		26		26		26		26		22		V_{DC}
	$R_L \geq 10 \text{ k}\Omega$ (LM2902, $V^+ = 26 V_{DC}$)	27	28	27	28	27	28	27	28	27	28	23	24	
	V_{OL} $V^+ = 5 V_{DC}, R_L \geq 10 \text{ k}\Omega$	5	20	5	20	5	20	5	20	5	20	5	100	mV_{DC}

Electrical Characteristics $V^+ = +5.0 V_{DC}$ (Note 4) unless otherwise stated (Continued)

Parameter		Conditions		LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			Units
				Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Current	Source	$V_O = 2 V_{DC}$	$V_{IN}^+ = +1 V_{DC}$ $V_{IN}^- = 0 V_{DC}, V^+ = 15 V_{DC}$	10	20		10	20		10	20		10	20		10	20		10	20		mA_{DC}
	Sink			$V_{IN}^+ = +1 V_{DC}$ $V_{IN}^- = 0 V_{DC}, V^+ = 15 V_{DC}$	10	15		5	8		5	8		5	8		5	8		5	8	

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a $+125^\circ C$ maximum junction temperature and a thermal resistance of $88^\circ C/W$ which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a $+150^\circ C$ maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V^+ . At values of supply voltage in excess of $+15 V_{DC}$, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3 V_{DC}$ (at $25^\circ C$).

Note 4: These specifications are limited to $-55^\circ C < T_A < +125^\circ C$ for the LM124/LM124A. With the LM224/LM224A, all temperature specifications are limited to $-25^\circ C < T_A < +85^\circ C$, the LM324/LM324A temperature specifications are limited to $0^\circ C < T_A < +70^\circ C$, and the LM2902 specifications are limited to $-40^\circ C < T_A < +85^\circ C$.

Note 5: $V_O \approx 1.4 V_{DC}$, $R_C = 0\Omega$ with V^+ from $5 V_{DC}$ to $30 V_{DC}$, and over the full input common-mode range (V_{IN}^- to $V^+ - 1.5 V_{DC}$) at $25^\circ C$, for LM2902, V^+ from $5 V_{DC}$ to $26 V_{DC}$.

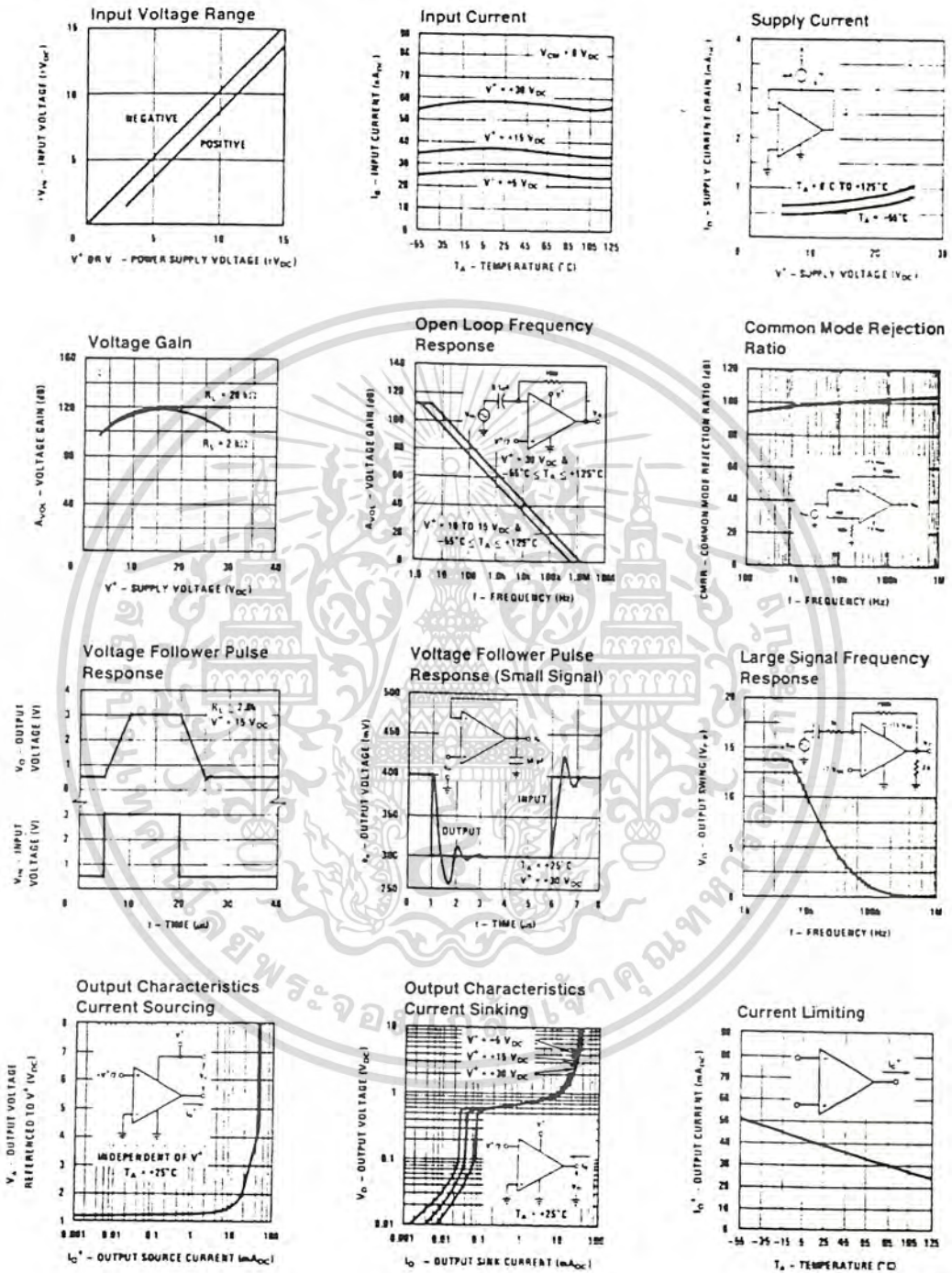
Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V (at $25^\circ C$). The upper end of the common-mode voltage range is $V^+ - 1.5V$ (at $25^\circ C$), but either or both inputs can go to $+32 V_{DC}$ without damage ($+26 V_{DC}$ for LM2902), independent of the magnitude of V^+ .

Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 9: Refer to RETS124AX for LM124A military specifications and refer to RETS124X for LM124 military specifications.

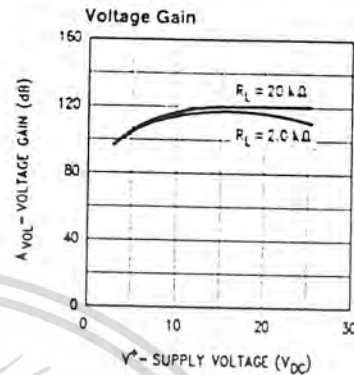
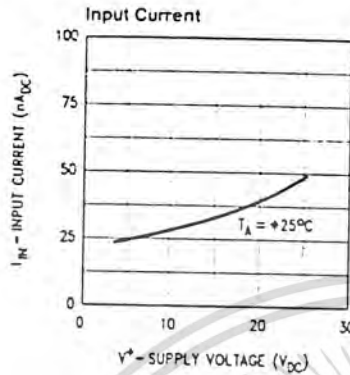
Typical Performance Characteristics



TL/H/9299-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (LM2902 only)



TL/H/9299-4

Application Hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{DC}. These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{DC}.

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14).

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V⁺ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than -0.3 V_{DC} (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion.

Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3 V_{DC} to 30 V_{DC}.

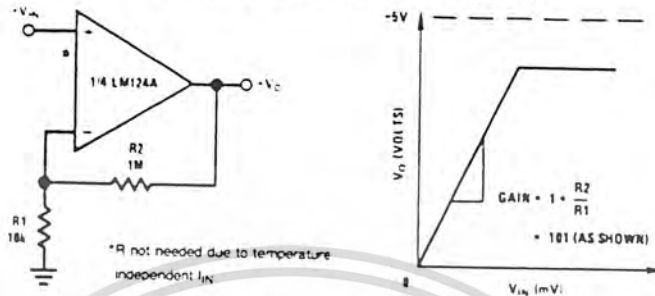
Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of V⁺/2) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

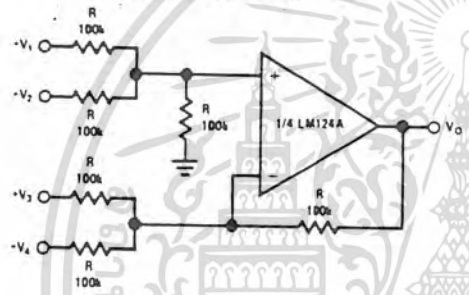
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$)

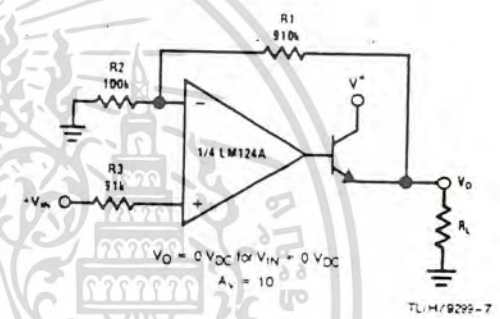
Non-Inverting DC Gain ($0V$ Input = $0V$ Output)



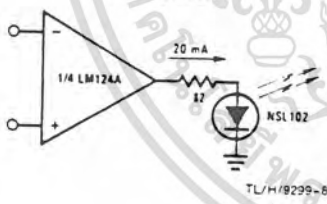
DC Summing Amplifier ($V_{IN}'S \geq 0 V_{DC}$ and $V_O \geq 0 V_{DC}$)



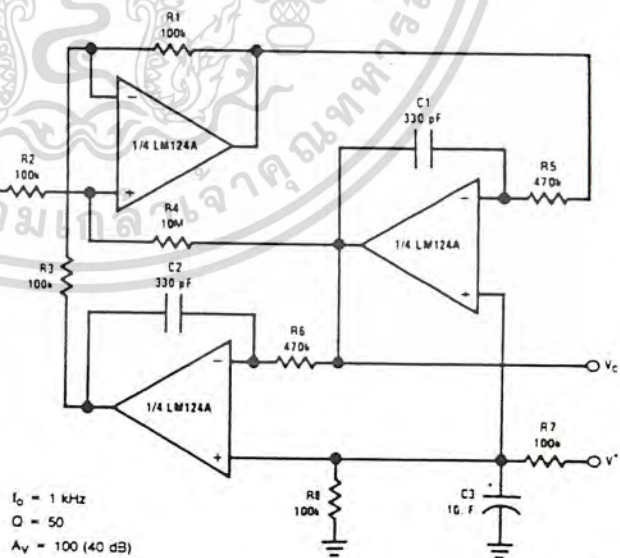
Power Amplifier



LED Driver

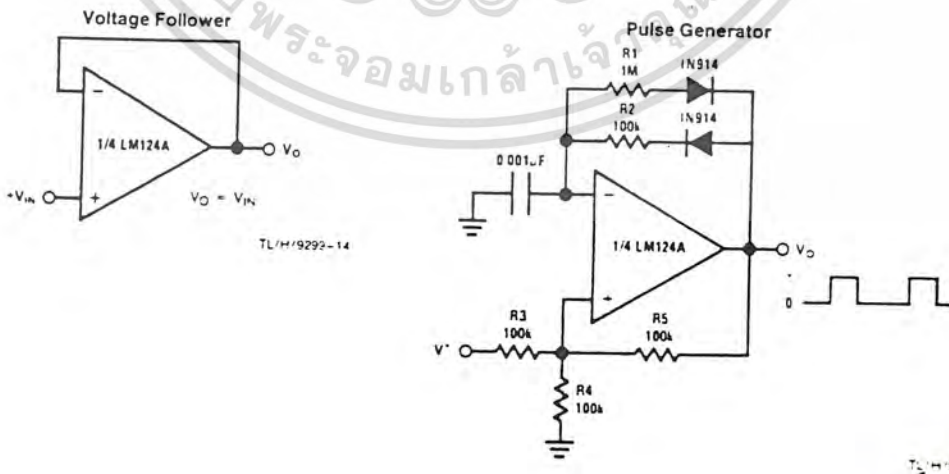
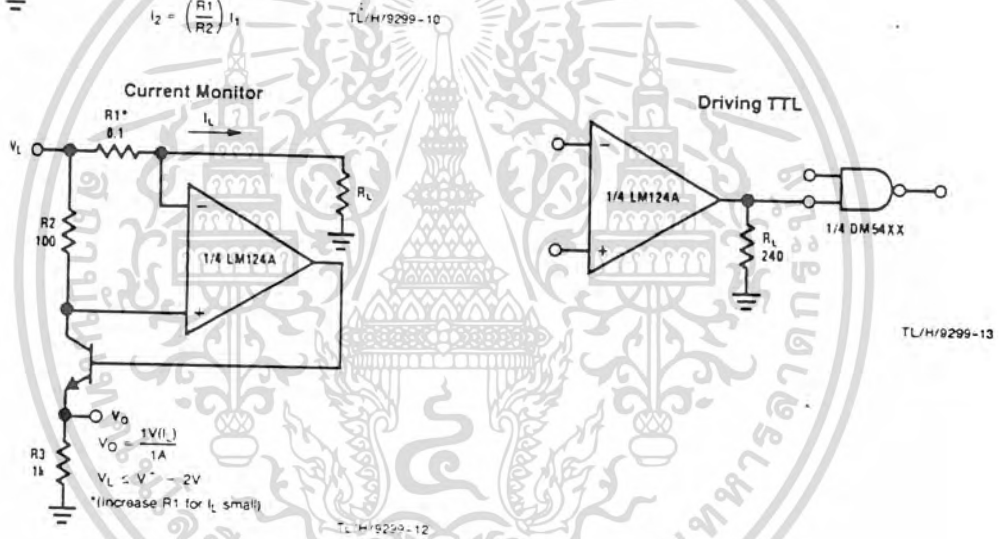
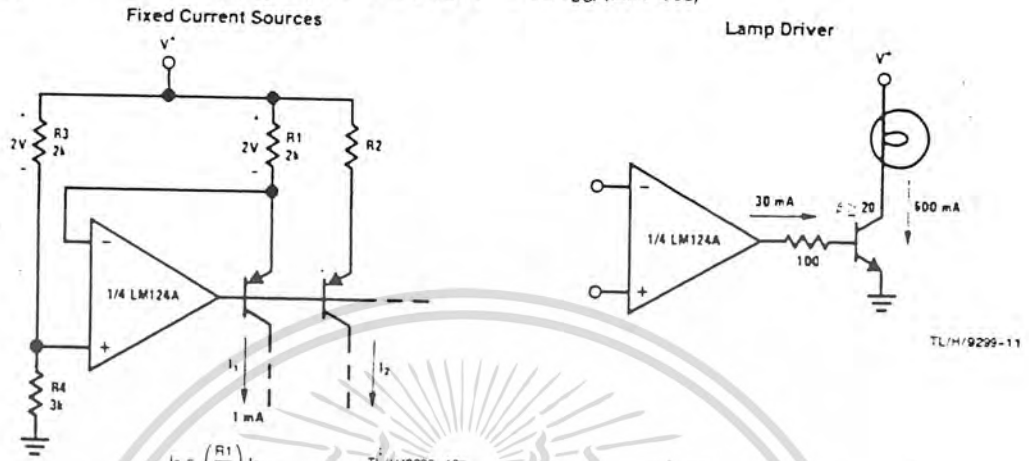


"BI-QUAD" RC Active Bandpass Filter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

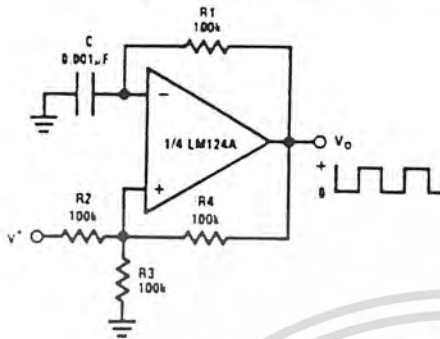
Typical Single-Supply Applications ($V^- = 5.0 V_{DC}$) (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

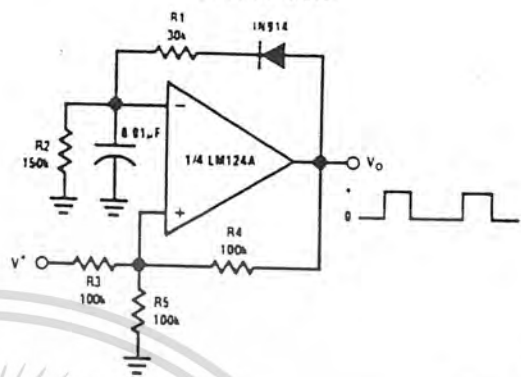
Typical Single-Supply Applications ($V^- = 5.0 V_{DC}$) (Continued)

Squarewave Oscillator



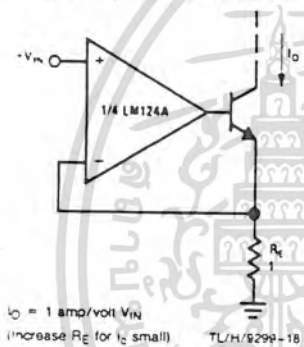
TL/H/9299-16

Pulse Generator



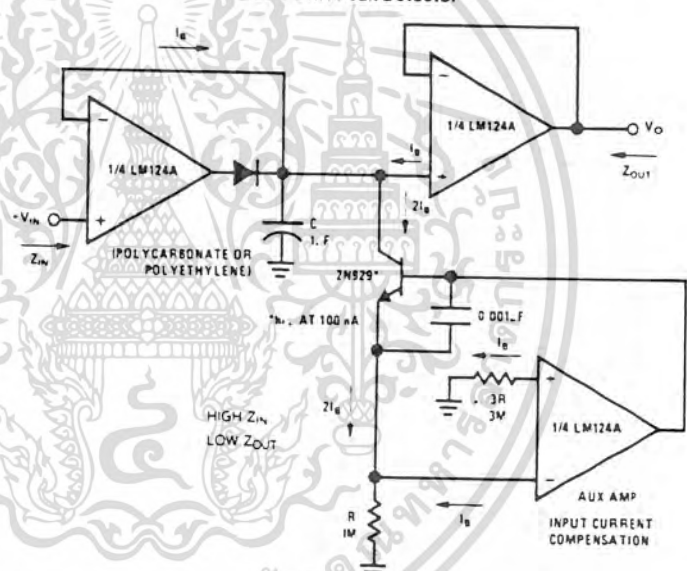
TL/H/9299-17

High Compliance Current Sink



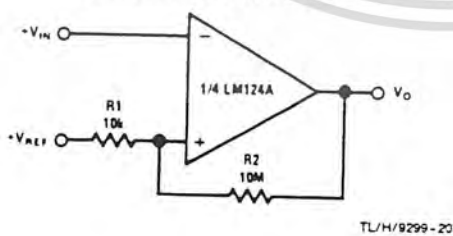
TL/H/9299-18

Low Drift Peak Detector



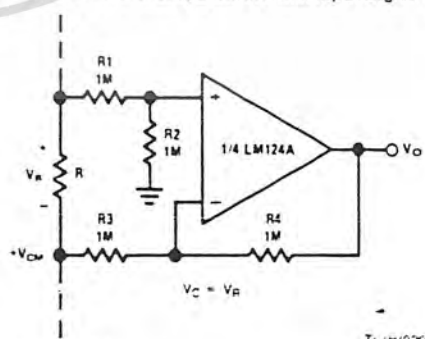
TL/H/9299-19

Comparator with Hysteresis



TL/H/9299-20

Ground Referencing a Differential Input Signal

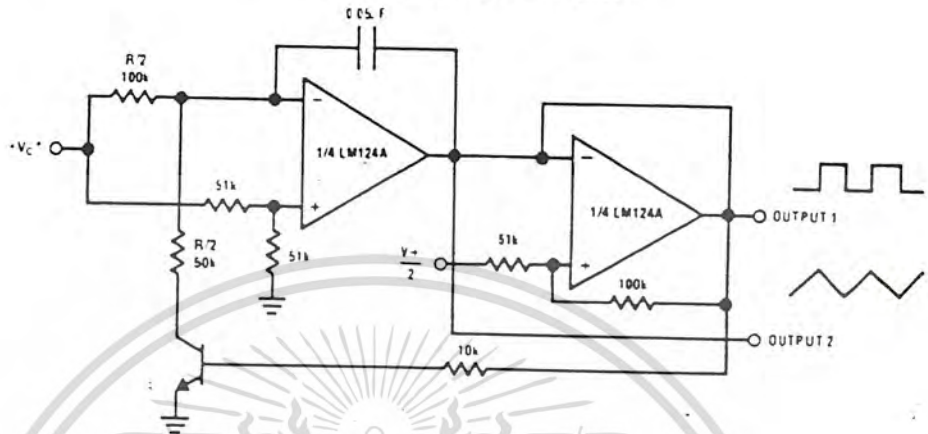


TL/H/9299-21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)

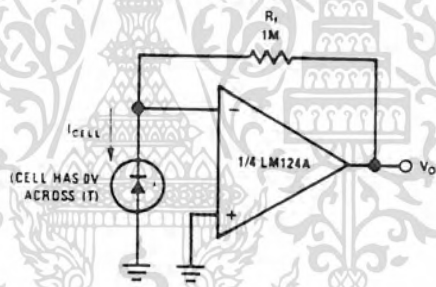
Voltage Controlled Oscillator Circuit



*Wide control voltage range $0 V_{DC} < V_C < 2(V^+ - 1.5 V_{DC})$

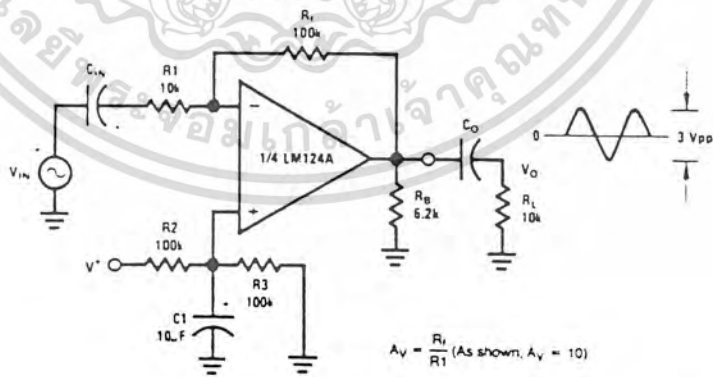
TL/H/9299-22

Photo Voltaic-Cell Amplifier



TL/H/9299-23

AC Coupled Inverting Amplifier

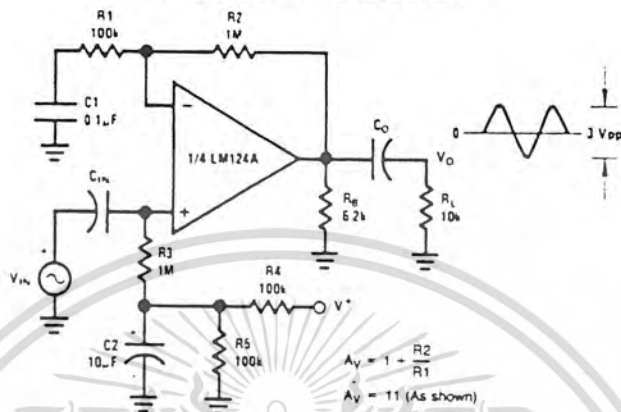


TL/H/9299-24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

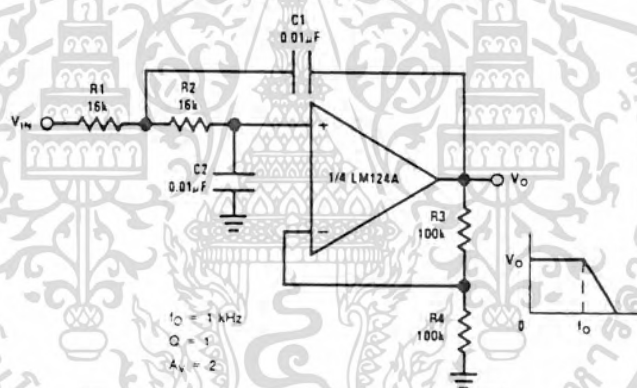
Typical Single-Supply Applications ($V^- = 5.0 V_{DC}$) (Continued)

AC Coupled Non-Inverting Amplifier



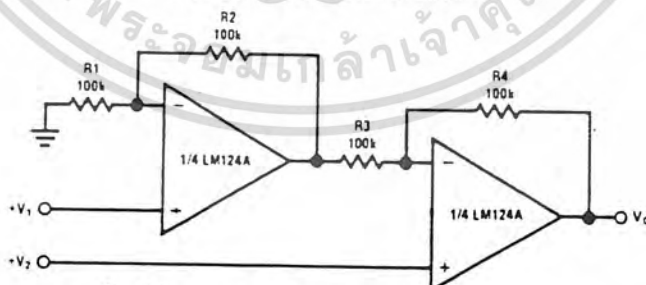
TL/H/9299-25

DC Coupled Low-Pass RC Active Filter



TL/H/9299-26

High Input Z, DC Differential Amplifier



For $\frac{R1}{R2} = \frac{R4}{R3}$ (CMRR depends on this resistor ratio match)

$V_o = 1 - \frac{R4}{R3} (V_2 - V_1)$

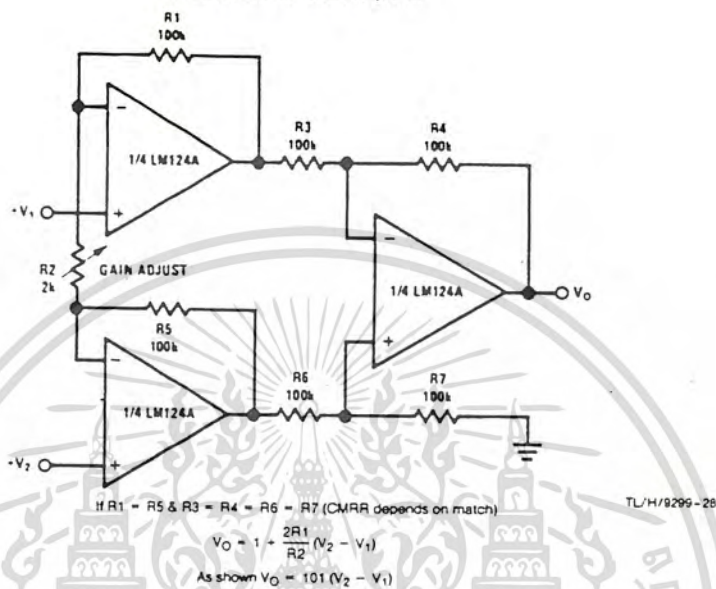
As shown $V_o = 2(V_2 - V_1)$

TL/H/9299-27

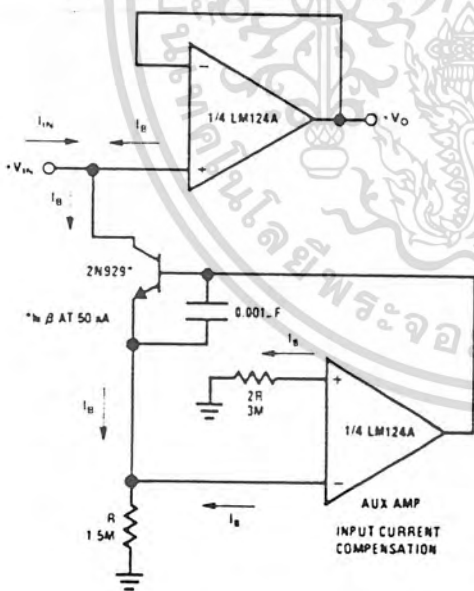
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^- = 5.0 V_{DC}$) (Continued)

High Input Z Adjustable-Gain DC Instrumentation Amplifier

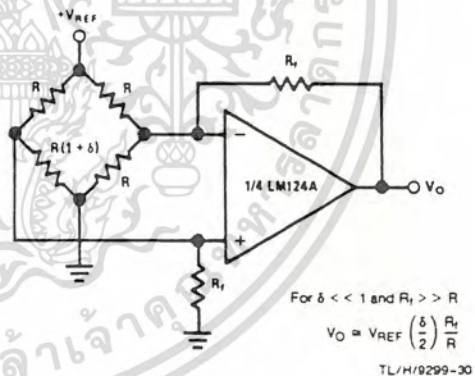


Using Symmetrical Amplifiers to Reduce Input Current (General Concept)



TL/H/9299-29

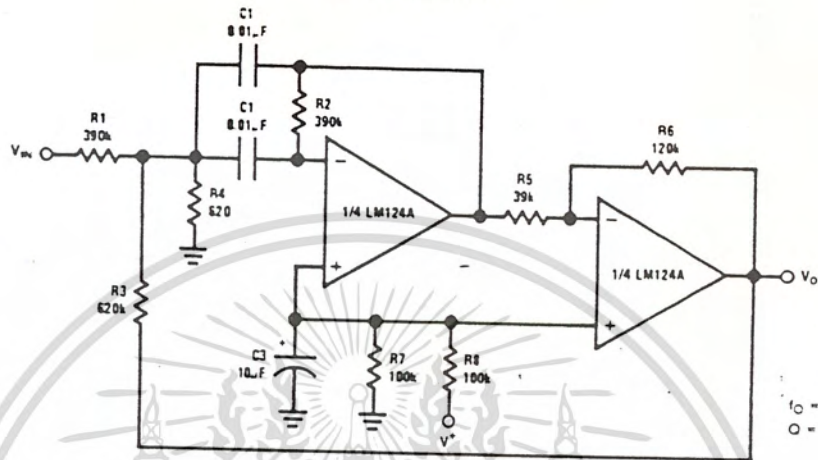
Bridge Current Amplifier



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^- = 5.0 V_{DC}$) (Continued)

Bandpass Active Filter



TL/H 9299-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้