

อุปกรณ์รับส่งสัญญาณ เตือนภัย  
โดยผ่านสถานีวิทยุกระจายเสียง



ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต  
ภาควิชาเทคนิคอุตสาหกรรม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033187



ปริญญานิพนธ์ปีการศึกษา 2536

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง อุปกรณ์รับส่งสัญญาณเตือนภัยโดยใช้สถานีวิทยุกระจายเสียง

ผู้จัดทำ

นายประยुทธ ชวกล 34132213

นายประสงค์ แต้ประเสริฐ 34132214



..... อาจารย์ที่ปรึกษา

( กฤตากร กล่อมการ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อ	
กิตติกรรมประกาศ	
บทที่ 1      บทนำ	1
บทที่ 2      แนวความคิดเบื้องต้น	2
- EMERGENCY ALERT BROADCASTING SYSTEM	2
- อุปกรณ์รับส่งสัญญาณเตือนภัยโดยผ่านสถานีวิทยุกระจายเสียง	9
บทที่ 3      การออกแบบวงจร	11
- MICRO CONTROLLER UNIT FOR TRANSMITTER AND RECEIVER	11
- การออกแบบวงจร FREQUENCY SHIFT KEYING	38
บทที่ 4      วงจรที่ใช้งานและการทำงานของระบบ	55
- วงจรที่ใช้งาน	55
- การทำงานของระบบ	58
บทที่ 5      FLOW CHART และ PROGRAM การทำงานของ MICRO CONTROLLER	62
- MAIN UTILITY PROGRAM	64
- TRANSMITTER UTILITY PROGRAM	156
- RECEIVER UTILITY PROGRAM	180
บทที่ 6      ผลการทดลองและสรุปผลการทดลอง	207
- บทสรุป	209
ภาคผนวก    รายละเอียด IC XR-2206 , IC XR-2211	
เอกสารอ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทคัดย่อ

ในโครงการนี้เป็นการนำอุปกรณ์มาปรับปรุงและออกแบบเพื่อใช้ร่วมกับระบบ  
กระจายคลื่นวิทยุ โดยการรับส่งข่าวสารเดือนกบยให้รับรู้ได้ทันทีทันใด ข่าวสารนี้จะถูกส่งไป  
พร้อมกับ รายการทางสถานีวิทยุ แพร่กระจายคลื่นออกไป สัญญาณรวมที่รับได้จากเครื่องรับ  
จะแบ่งออกเป็นสองสัญญาณ สัญญาณหนึ่งก็คือรายการทางสถานีวิทยุ อีกสัญญาณหนึ่งเป็น  
สัญญาณที่อยู่ในรูปของฟรีแควนซีซีพีทีอิง สัญญาณนี้จะถูกนำไปผ่านกระบวนการแปลงสัญญาณ  
ให้เป็นข่าวสารแสดงผลที่จอแสดงผลด้วยการควบคุมจากอุปกรณ์ดังกล่าว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Abstract

In this project, The equipment has been both designed and developed for using with broadcasting system. The immediately emergency message receiving is the main task of this development. The data message from this equipment is transmitted together with program broadcast to radiation. The composite information signal from receiver side is separated into two signal, One is program broadcast which is detected to audio signal, Another is in form FSK (Frequency Shift Keying) is processed by development equipment to data message and display on LCD DOT MATRIX by controlling from micro processor



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้จัดทำขอขอบพระคุณท่านอาจารย์ที่ปรึกษา อาจารย์ กฤษดากร กลุ่มการ ซึ่งให้คำ  
ปรึกษาและสนับสนุนในการทำโครงการนี้อย่างดี รวมทั้งขอขอบคุณผู้รวบรวมและจัดพิมพ์รูป  
เล่ม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## 1. บทนำ

ในระบบสารสนเทศปัจจุบัน การส่งข่าวสารอาศัยหลักการส่งเป็นการแพร่กระจายคลื่นวิทยุเป็นส่วนใหญ่ และแผ่ระบบเข้าไปอยู่ในการดำเนินชีวิตประจำวัน ความเจริญทางด้านระบบโทรคมนาคม ทำให้การรับรู้ข่าวสารเป็นไปในรูปแบบทันทีทันใด เมื่อได้พิจารณาแล้ว การรับ-ส่งข่าวสารด้วยวิทยุ AM และ FM ที่มีใช้กันอยู่โดยทั่วไป การส่งข่าวสารจะเป็นในรูปแบบการบันทึกมากกว่าครั้งใด จุดนี้ถ้าสอดคล้องกับข่าวที่มีความจำเป็นสูงสุด เช่น การเกิดวินาศภัย แผ่นดินไหว หรืออื่น ๆ และให้ผู้ฟังทราบระบบของการแพร่ในระบบนี้แล้ว จะทำให้เกิดประโยชน์สูงสุดและเป็นการบรรเทาสาธารณภัยนั้นลงด้วย มีการเตรียมตัวล่วงหน้าหรือหลีกเลี่ยงได้

ดังนั้นขอเสนออุปกรณ์ประกอบการใช้เกี่ยวกับระบบวิทยุและให้บรรลุถึงจุดประสงค์ข้างต้น โครงการนี้ได้เริ่มต้นศึกษาความเป็นได้ และได้ใช้ความรู้ที่ได้ศึกษามาพัฒนาอุปกรณ์เพื่อสร้างระบบซึ่งข้อมูลของรายงานฉบับนี้ เป็นเพียงรายงานการทดลองเบื้องต้น เกี่ยวกับการดัดแปลงการใช้งาน ของการส่งการแพร่กระจายสัญญาณทางอากาศ ส่วนทางด้านรับได้นำสัญญาณมาแสดงในรูปแบบของข่าวสารเพื่อให้เข้าใจง่ายและสะดวกแก่การใช้จะแสดงผลข่าวสาร โดยใช้ LCD โดยควบคุมการทำงานจาก MICRO PROCESSOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### 2. แนวความคิดเบื้องต้น

ศึกษาข้อมูลจากเอกสาร EMERGENCY ALERT BROADCASTING SYSTEM

#### 2.1.1 EMERGENCY ALERT BROADCASTING SYSTEM

ส่วนประกอบต่าง ๆ ของ EMERGENCY ALERT BROADCASTING SYSTEM

ดังแสดงในรูปที่ 1

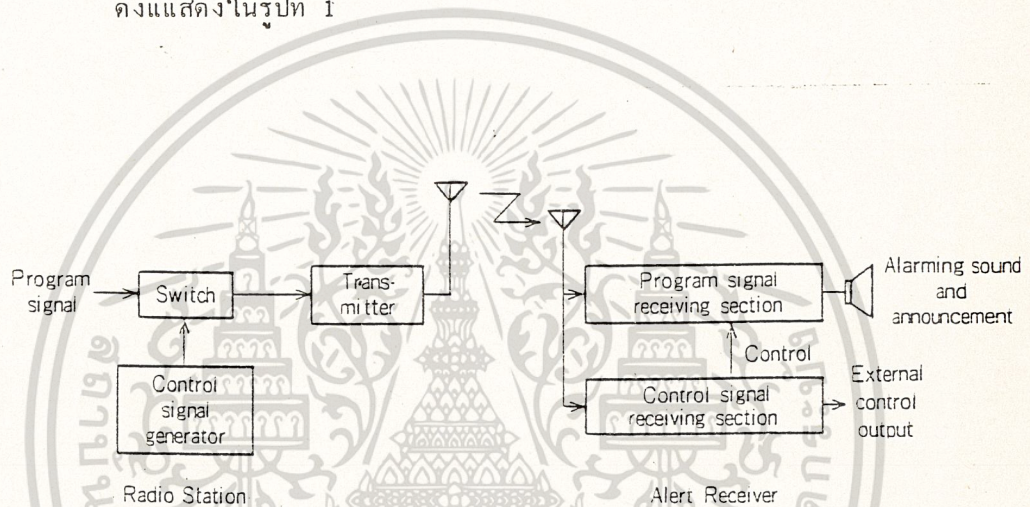


Fig. 1 Composition of emergency alert broadcasting system.

CONTROL SIGNAL ที่ถูกกำหนดเริ่มต้นการส่ง CONTROL SIGNAL จะถูกแทรกเข้าไปรวมกันกับ PROGRAM SIGNAL และจะถูกส่ง จากเครื่องส่ง ส่วนทางด้านรับจะจัดระบบการรับ ให้มีการควบคุมการรับ ให้มีการควบคุมการรับ CONTROL SIGNAL โดยไม่คำนึงว่าจะมี SIGNAL ส่งมาหรือไม่ โดยที่ POWER ที่ใช้ทางด้านรับ CONTROL SIGNAL นี้ก็กินกระแสน้อยมาก CONTROL SIGNAL ที่ได้รับ ทำให้ POWER SOURCE ของ AUDIO AMPLIFIER SWITCH ON โดยอัตโนมัติ ซึ่งทำให้ได้รับสัญญาณและข่าวสารเพื่อเตรียมระมัดระวังต่อเหตุการณ์ที่จะเกิด เช่น เกิดแผ่นดินไหว หรืออุบัติเหตุ เป็นต้น และเมื่อ END CONTROL SIGNAL ของสัญญาณ CONTROL SIGNAL จะถูกส่งจากสถานี POWER SOURCE ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่ยังให้นำไปใช้ของ POWER SOURCE ของ AUDIO AMPLIFIER ก็จะถูกเปิด และเครื่องรับก็จะกลับสู่สถานะเตรียมรับสัญญาณ CONTROL SIGNAL อีกครั้งหนึ่ง ดังนั้นระบบที่นำมาพิจารณาใช้ได้ทั้ง RADIO BROADCASTING หรือ TELEVISION BROADCASTING

2.1.2 CODED CONTROL SIGNAL TRANSMISSION SYSTEM

ระบบการส่ง CODED CONTROL SIGNAL สำหรับขอบเขตในการปฏิบัติ และหน้าที่จะได้อธิบายดังต่อไปนี้

## COMPOSITION OF TRANSMISSION

รูปแบบของการทดลอง CODED CONTROL SIGNAL ถูกแสดงในรูปที่ 2

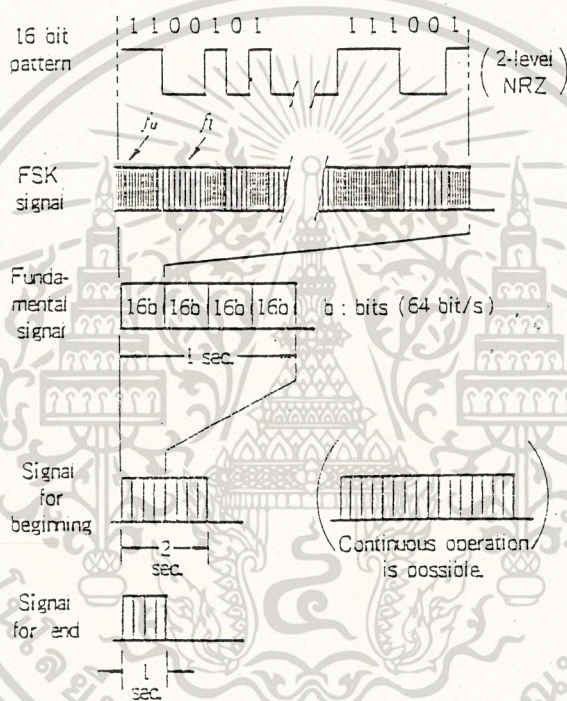


Fig.2 Example of coded control signal for the experimental attention signal system.

SIGNAL นี้ถูกเรียงกันเป็นลำดับเรียกว่าของ UNIT SIGNAL ซึ่งถูกกำหนดเป็น CODE PATTERN 16 BITS MODULATE แบบ FSK MODULATED โดยใช้ 2 ความถี่ใน ย่าน AUDIO FREQUENCY RANGE 4 ช่องของ CONTINOUS SIGNALS ประกอบเรียงกัน เป็น 64 BIT/S ดังนั้นตั้งแต่หนึ่งถึง 16 BIT PATTERN เกินเวลา 250 MS DURATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเท่านั้น ไม่โดยความในทำนองใด ๆ ที่เกี่ยวข้อง  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือทำซ้ำและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้  
สองความถี่ของ FSK SIGNAL ใช้ความถี่ใกล้เคียง 1 KHZ ตัวอย่าง ความถี่ที่ถูกใช้สำหรับ  
การทดลอง คือ 1024 HZ และ 640 HZ ความถี่ใดความถี่หนึ่งเป็นการรวมจำนวนครั้ง  
ของความถี่ 64 HZ

ในกรณีของการส่ง CONTROL SIGNAL ซึ่งเป็นสัญญาณแจ้งข่าวการเกิดวินาศภัย ดังที่ได้กล่าวมาแล้ว สัญญาณ DURATION 1 SECOND ของสัญญาณขั้นมูลฐานควรจะถูกรวมอีกครั้ง SECONDARY CODE เพื่อการจัดหมวดหมู่รายละเอียดของสัญญาณที่นำมาใช้ให้มากขึ้น ตัวอย่างในการทดลองระบบ SIGNAL เริ่มต้นถูกกำหนด เป็น CONTINUOUS SIGNAL ซึ่งมี DURATION อย่างน้อย 2 DURATION ดังแสดงในรูปที่ 2 และ END SIGNAL เป็น 1 วินาที ของ FUNDAMENTAL SIGNAL ตามด้วย BLANK อย่างน้อยที่สุด 1 วินาที ตามที่แสดงไว้ในรูปที่ 2 SIGNAL เหล่านี้สามารถที่จะส่งหลายครั้ง เพื่อเพิ่มความเชื่อถือของ SIGNAL TRANSMISSION ในระบบนี้ ดังนั้น CODE CONTROL SIGNAL จะเป็นตัวปฏิบัติการที่ทำให้เกิด ALARM SOUND ซึ่งจะได้อีกต่อไป SIGNAL จะถูกปฏิบัติการส่ง SIGNAL อย่างต่อเนื่อง สำหรับ DURATION หลาย ๆ วินาที

#### คุณลักษณะของระบบ SIGNAL

(1) ความถี่ที่ใช้อยู่ในย่านกึ่งกลางของ AUDIO FREQUENCY RANGE ลักษณะเฉพาะของการส่งต้องเป็นที่เชื่อถือในความมีเสถียรภาพ และการดำเนินการเกี่ยวกับระบบไม่สำเร็จ อันเนื่องมาจากคุณภาพ TRANSMISSION หรือ ความไม่คงที่อันเนื่องมาจากความผิดพลาดของเวลาที่ไม่ได้เกิดขึ้นได้ง่ายนัก นอกจากนี้ ส่วนของ FREQUENCY RANGE ถูกนำมาใช้เป็น CODE SIGNAL ที่สามารถทำเป็น ALARM SOUND ถ้า POWER ของเครื่องรับธรรมดาเปิดอยู่ ALARM SOUND นี้สามารถที่ดึงดูดความสนใจทั้งหมดมารับการแจ้งข่าวที่เข้าร่วมไปกับ BROADCASTING MEDIUM เช่น AM RADIO, FM RADIO หรือ TELEVISION เพราะมีความถี่อยู่ในย่าน AUDIO FREQUENCY

(2) CODE SIGNAL ต้องจัดสรรไว้อย่างเหมาะสม ควบคุมการเสี่ยงของการเกิด MISTRIGGER เนื่องจากปริมาณของ PROGRAM ที่สามารถจะลด SHORT DURATION จำนวนมากของการส่ง SIGNAL TONE SIGNAL ของ EMERGENCY BROADCASTING SYSTEM ที่ต้องการใช้ประมาณ 20 วินาที แต่ใน SYSTEM ที่กล่าวมานี้ใช้เพียง 1 วินาที ก็เพียงพอ

(3) ALERT RECEIVER สามารถ CONTROL โดยการส่ง SIGNAL ช่วงสั้น ๆ ings ที่ภายใต้การกดขั้วผลของสภาวะการรับ

(4) โดยที่การเปลี่ยนแปลง CODE PATTERN ที่กำหนด (ตาม DIAGRAM ข้างบน

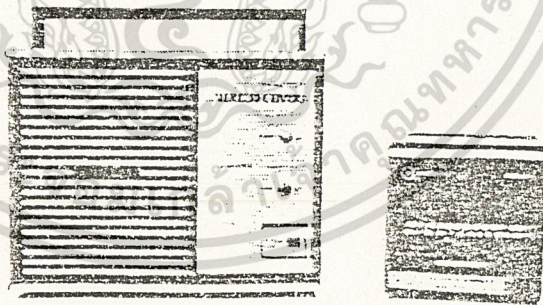
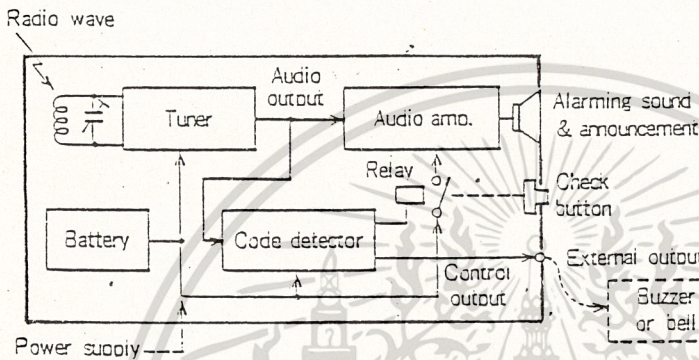
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ในประโยชน์อื่นใด  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีก้นำไปใช้  
 ตัวอย่าง การแบกแถบ CODE ซึ่งอาจจะถูกนำมาใช้

(5) ระบบที่เป็นพื้นฐานของ DIGITAL TECHNIQUES วงจรด้านรับทำให้ง่ายขึ้น โดยทำจาก LSIS การลดต้นทุนและความเชื่อถือสูงเป็นไปได้โดยอาศัย MASS PRODUCTION

2.2 EXPERIMENTAL RECEIVER

2.2.1 ส่วนประกอบต่าง ๆ ของเครื่อง

เบื้องต้นของส่วนประกอบของ ALERT RECEIVER แสดงดังรูปที่ 3



รูปที่ 3 BASIC STRUCTURE OF ALERT RECEIVER

ภาค TUNER และภาค CODE DETECTOR ของเครื่องรับมีการทำงานที่อาศัย POWER เพียงเล็กน้อย เมื่อ CODE CONTROL SIGNAL ที่ใช้แสดงในการเกิดวินาศภัย เริ่มต้นส่งออกจาก ALERT BROADCASTING PROGRAM CONTROL OUTPUT SIGNAL จะไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรากฏ ที่ CODE DETECTOR CIRCUIT ของเครื่องรับ ทำให้ POWER SOURCE สำหรับ AUDIO AMPLIFIER จะถูกเปิดโดยอัตโนมัติ

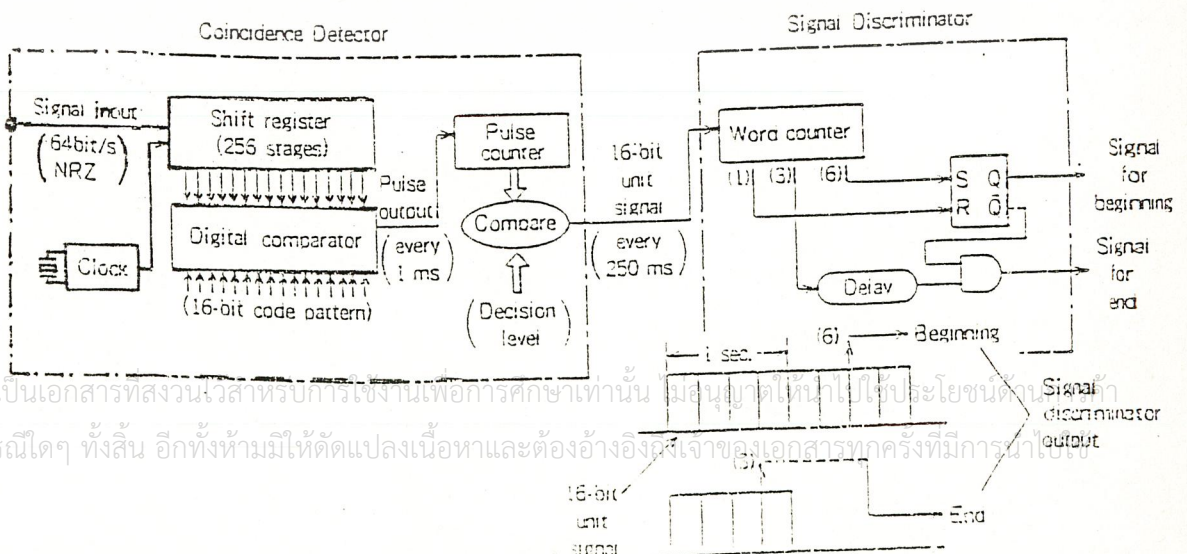
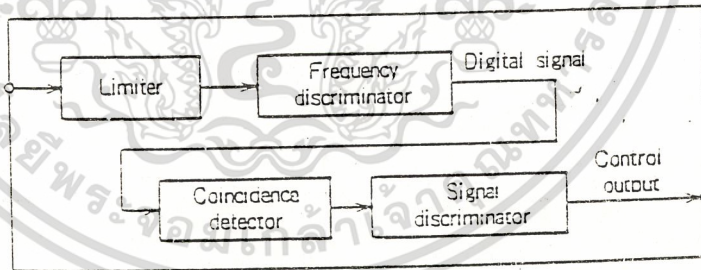
สำหรับการทำงานเครื่องรับสามารถที่สร้างขึ้นมาโดยเฉพาะตัวและบางที่สามารถใช้เครื่องวิทยุธรรมดาได้ด้วย

เครื่องรับทำงานได้ทั้ง BATTERY และ POWER SUPPLY ปกติเพราะมันเป็นเงื่อนไขที่ต้องใช้ เพื่อให้สามารถทำงานได้เป็นปกติ เมื่อ POWER SUPPLIES (ac voltage) เสีย

2.2.2 CODE DETECTOR CIRCUIT

CODE DETECTOR CIRCUIT แสดงในรูปที่ 3 หลังจาก FSK SIGNAL ถูก DEMODULATOR ก็ผ่านการ COINCIDENCE DETECTOR และ DISCRIMINATOR ได้สัญญาณ BEGINNING และ END SIGNAL เพื่อ OPERATE RELAYS ฯลฯ

ส่วนของเครื่องรับทดลอง แสดงวงจรในรูปที่ 4 เป็นวงจรของ COINCIDENCE DETECTOR AND DISCRIMINATOR ลักษณะของวงจรเครื่องรับเป็นวงจรที่ใช้ CLOCK ตัวมันเองสำหรับตรวจสอบ WAVEFORM ของ SIGNAL ที่รับได้อย่างละเอียด เพื่อค้นหาการทับอย่างสนิท ของ CODE PATTERN วงจรทั้งสองเข้ากันเพราะ WAVEFORM สำหรับ BIT CLOCK หรือ SYNCHRONIZATION CODE ที่นำมาไม่มีประกอบใน TRANSMISSION SIGNAL



รูปที่ 4 วงจร Coincidence Detector And Discriminator

การทำงานของวงจรดังต่อไปนี้เริ่มต้นรับ CODE SIGNAL ด้วย BIT RATE 64 BIT/SEC เข้ามาใน SHIFT REGISTER ที่ CLOCK RATE 1024 HZ ซึ่งเท่ากับ 16 ครั้ง เพื่อไม่ให้ BIT RATE เคลื่อนไหว ใน SHIFT REGISTER 1 BIT ของ INPUT CODE จะกลายเป็น 16 SAMPLES (ตามตัวอย่าง จาก 16 BIT CODE กลายเป็น 256 SAMPLES) และ SAMPLE เหล่านี้ถูกเก็บและ ถูกทำให้เลื่อนไป ทีละต่อ SAMPLE ถ้า BIT PATTERN ของ SAMPLE ออกที่ทุก 16 STAGE ของ SHIRT REGISTER ที่ซ้อนกันด้วย PATTERN ที่ถูกสร้างขึ้น ใน CODED CONITROL SIGNAL แล้ว PULSE ที่ทับกันสนิทจะออกจาก DIGITAL COMPARATOR ฉะนั้นถ้า PULSE ทับกันสนิทแต่ละ CLOCK TIMING OINCIDENT OUTPUT PULES จะออกประมาณ ครั้งละ 1 MS

ถ้า CODE SIGNAL ที่รับเข้ามาไม่มีส่วนของ NOISE ปะปน และถ้าความกว้างของ แต่ละ BIT ถูกต้องแน่นอนและตามอุดมคติ COINCIDENT PULES 16 ลูก จะเข้ามา อย่างต่อเนื่อง อย่างไรก็ตามในทางปฏิบัติการทำให้ CODE ที่รับเข้าให้ถูกต้องและเกิด ความพอดีของ PULSE ทั้ง 16 PULSE ทำได้ยาก เนื่องจากการรบกวนจาก NOISE และ WAVEFORM DISTORTION มาตรฐานที่ใช้ในการตัดสินใจ จึงถูกกำหนดขึ้นดังในตัวอย่างนี้ PULSE ที่ไม่ทับกันสนิทเกิดกว่า 8 PULSE ก็ถูกตัดสินให้แก้ไข CODE ที่รับเข้ามา ถ้าระดับ ของมาตรฐานที่ใช้ในการตัดสินถูกทำให้ต่ำลง NONTRIGGERING อันเนื่องจาก NOISE และ WAVEFORM DISTORTION สามารถที่ลดลงได้ อย่างไรก็ตามในกรณีอื่นเช่น MISTRIGGER อันเนื่องจาก PROGRAM SOUND และอื่นๆ สามารถทำให้ลดลงได้โดยเพิ่มค่าระดับการตัดสินใจให้สูงขึ้น ระดับทั้งสองถูกนำมาใช้ในการพิจารณาโดยวิธีเช่นนี้ค่าถ้าการแก้ไข CODE PATTERN กระทำอย่างต่อเนื่อง การ DETECT PULSE จะถูกผลิตขึ้นทีละ 250 ms และถูกส่งไปที่ WORD COUNTER และ SIGNAL DISCRIMINATION CIRCUIT WORD COUNTER และ SIGNAL DISCRIMINATION CIRCUIT แยกแยะ SIGNAL ถูกกำหนดเป็น SIGNAL เริ่มต้น และสุดท้าย ดังแสดงในรูปที่ 5 หลักการคือ เมื่อ PULSE 6 ลูก ของ UNIT SIGNAL ถูก DETECT ระหว่างเวลาที่กำหนดนี้ก็คือ SIGNAL เริ่มต้น และเมื่อ PULSE 3 ลูก ถูก DELECT หรือ ไม่มีการตัดสินใจให้ SIGNAL เริ่มต้นออกมาหลังจากผ่านไปแล้ว 1 วินาที มันจะไม่แยกแยะ END SIGNAL ตามที่กล่าวเรื่อง CODE DETECTOR มาแล้ว CONTROL SIGNAL ที่ส่ง เพียงบางครั้งบางคราวสามารถแยกแยะในทันทีทันใดและแม่นยำถูกต้องโดยปราศจาก CIRCUIT ที่ซับซ้อนเช่นเดียวกับ BIT CLOCK EXTRACTION CIRCUIT หรือ FRAME SYCHONIZE CIRCUIT เช่นเดียวกันถูกใช้ในระบบ DIGITAL DATA TRANSMISSION ซรรรมา กล่าวคือ ไม่ว่ากรณีใดๆ ทั้งสิ้น อันทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้ CLOCK ทงทจะสามารถจะรับได้ช่วงเวลาต่างๆ ที่สามารถพิจารณาความน่าเชื่อถือสูง ที่ สามารถเปรียบเทียบกับ กรณี CLOCK คัดตอนมา

จาก SIGNAL ที่ได้รับภายในสภาวะการเปลี่ยนแปลงของ TRANSMISSION. สำหรับ CLOCK FREQUENCY ในเรื่องรับทดลองความถี่ถูกแบ่งมาจากความถี่ของ 32.768 KHZ ของ CRYSTAL OSCILATORL สำหรับ DIGITAL WATCH ที่นำมาใช้

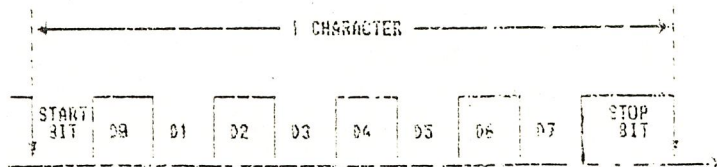
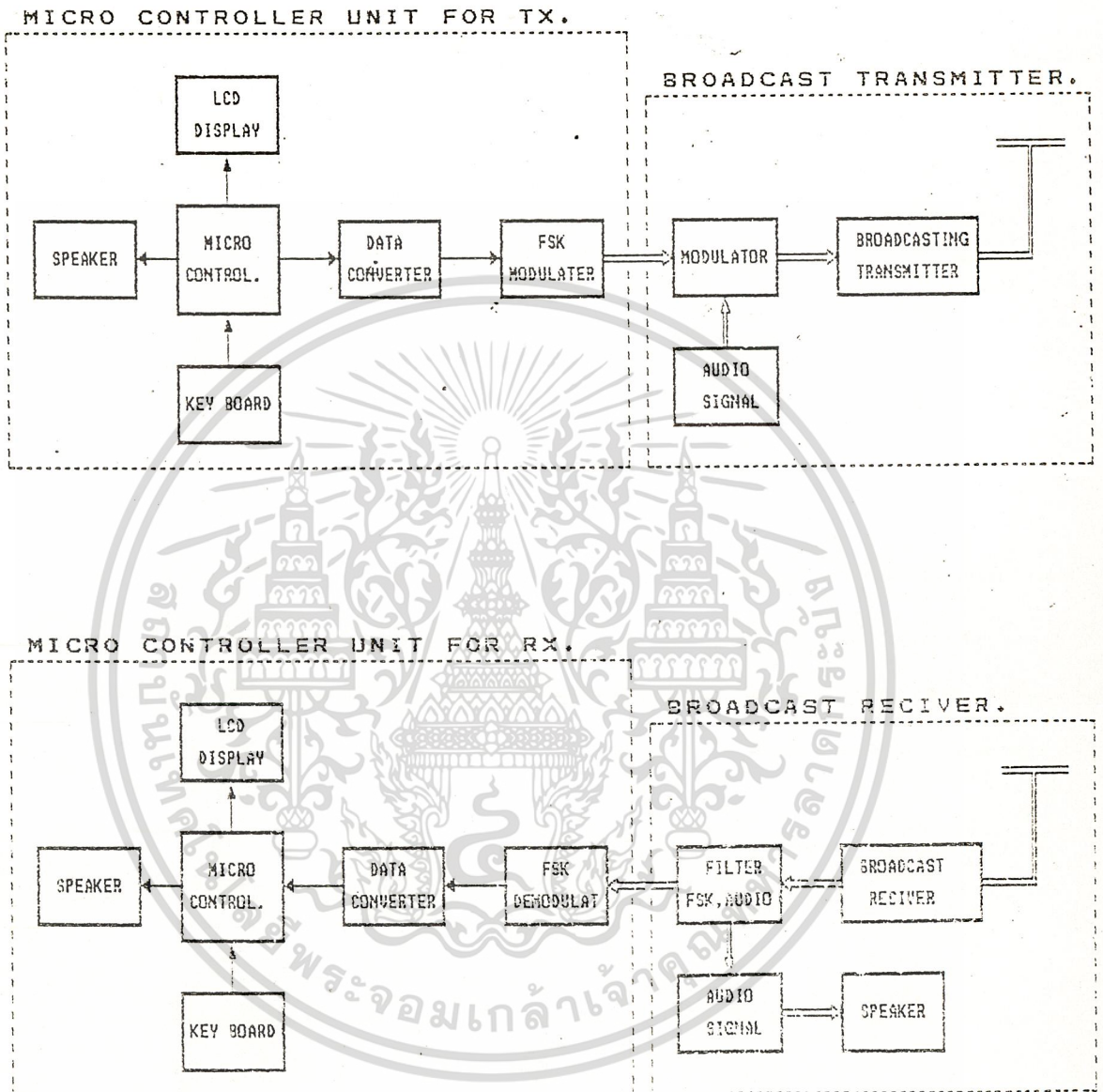


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.3 โครงการที่เสนอเป็นอุปกรณ์รับส่งสัญญาณเตือนภัยโดยผ่านสถานีวิทยุกระจายเสียง  
 จากที่ได้ศึกษาเอกสารดังที่ได้กล่าวมาแล้วในเบื้องต้นโครงการที่จะนำเสนอ

แสดงในรูปที่ 5



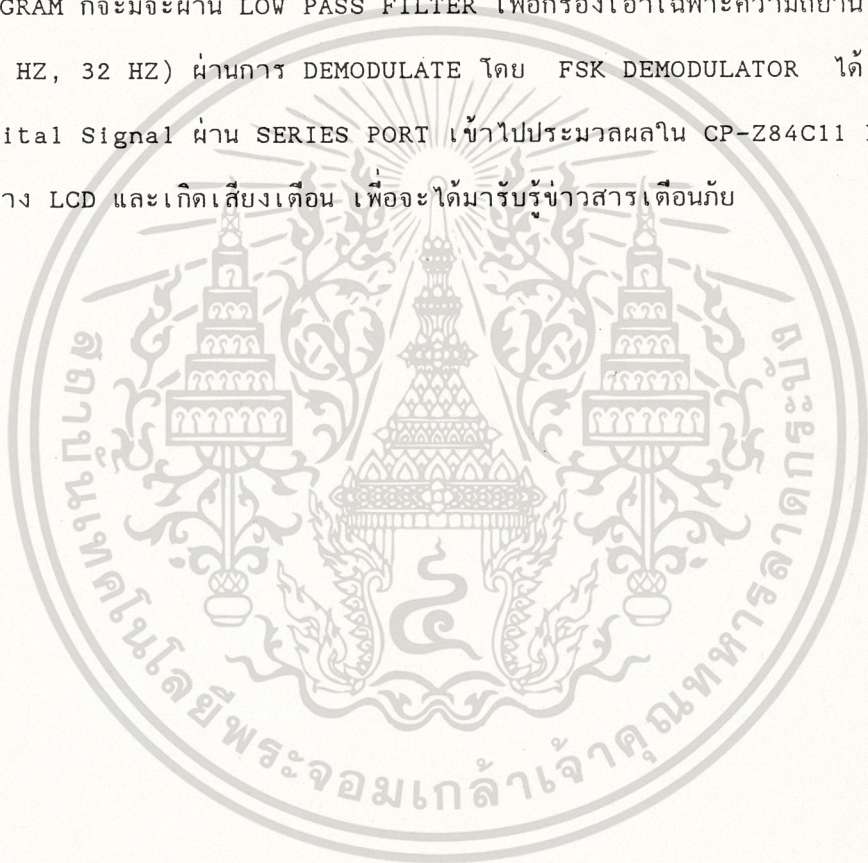
DATA FORMAT (ASC II)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... (0)33187

รูปที่ 4 แสดง BLOCK DIAGRAM อุปกรณ์รับส่งสัญญาณเตือนภัยโดยผ่านสถานีวิทยุกระจายเสียง

จากรูปที่ 4 เป็น block diagram ทางด้านส่ง ข้อความที่ต้องการออกจาก Micro Control Unit ซึ่งเป็นสัญญาณ Digital Signal มี Bit Rate 16 bit/s ส่งเข้าไปยัง Input ของ Frequency Shift Keying Modulator ให้ Output เป็น FSK signal ที่ความถี่ 24 HZ และ 32 HZ ไป Modulate กับ AM BROADCASTING ร่วมกับ Main audio program แล้วออกกระจายเสียง

ส่วนด้านรับจะรับ สัญญาณความถี่ AUDIO ที่มีความถี่ของ FSK SIGNAL ปะปนมาด้วยได้ รับจากการ Detector จาก AM BROADCAST RECEIVER จะออกทาง SPEAKER ในส่วน ของ FSK SIGNAL ซึ่งมีความถี่ต่ำเกินกว่าที่มนุษย์จะได้ยินอีกทางหนึ่ง สัญญาณ AUDIO PROGRAM ก็จะมีจะผ่าน LOW PASS FILTER เพื่อกรองเอาเฉพาะความถี่ย่าน FSK SIGNAL (24 HZ, 32 HZ) ผ่านการ DEMODULATE โดย FSK DEMODULATOR ได้ OUTPUT เป็น Digital Signal ผ่าน SERIES PORT เข้าไปประมวลผลใน CP-Z84C11 PLUS เพื่อแสดงผลทาง LCD และเกิดเสียงเตือน เพื่อจะได้มารับรู้ข่าวสารเตือนภัย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 3

## 3. การออกแบบวงจร

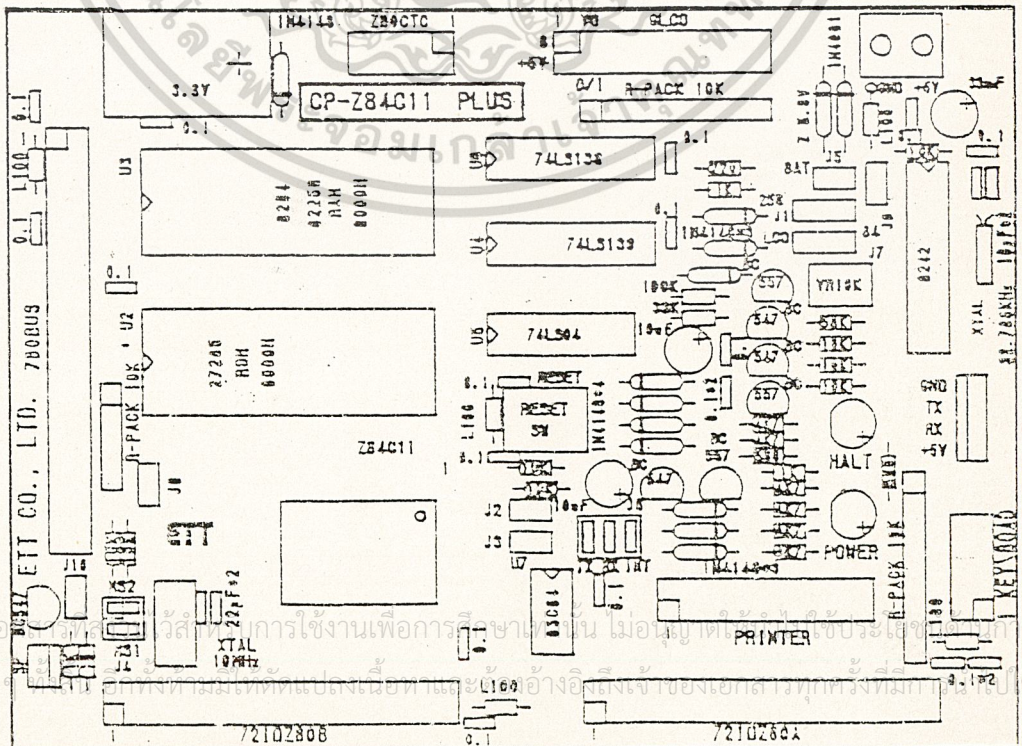
### 3.1 MICRO CONTROLLER UNIT FOR TRANSMITTER AND RECIVER

ภาค MICRO CONTROLLER UNIT ซึ่งใช้ในการ process การส่งข้อมูลและรับข้อมูลเป็นรุ่น CP-Z84C11 PLUS และ LCD ที่ใช้ในการแสดงผลของข้อมูลที่ส่งและรับเป็นรุ่น HD44780

#### ข้อมูลของ BOARD CP-Z84C11 PLUS

##### CPU

Z84C11 ของบริษัท ZILOG โดยเป็น HIGH SPEED OPERATION โดยมีให้เลือก 2 รุ่น คือ RUN ที่ความถี่ 6 MHz, และที่ RUN 10 MHz ในบอร์ดนี้เราใช้ CPU รุ่น RUN 10 MHz CPU เบอร์ของ ZILOG จะเป็นแบบ CMOS ทำให้กินกระแสต่ำมากในขณะที่เรา SET ให้อยู่ใน STOP MODE จะกินกระแสเพียง 50  $\mu$ A ข้อดีอีกอย่างหนึ่งของ CPU ตัวนี้ก็คือ ถึงแม้จะ RUN 10 MHz ก็ตามเราก็สามารถ SET ให้ RUN เพียงครั้งเดียวก็ได้คือ 5 MHz ในกรณีที่ใช้ RAM หรือ ROM ที่มี ACCESS TIME ต่ำ ๆ โดยเมื่อ POWER ON แล้ว CPU จะ RUN เพียง 5 MHz เท่านั้นตอนเริ่มต้น และเมื่อเราต้องการ RUN 10 MHz ก็ สามารถ SET ได้ด้วยโปรแกรม รูปที่ 1 แบบลักษณะของ CPU จะเป็น PACKAGE แบบ 100 PIN QFP



รูปที่ 1 เป็นแบบลักษณะของ CPU เป็นแบบ PACKAGE แบบ 100 PIN QFP

MOMORY

CP-Z84C11 สามารถใส่หน่วยความจำได้สูงสุด 64 KBYTE โดยแบ่งเป็น  
 SOCKET 1 EPROM สามารถใส่ EPROM ขนาด 32 KBYTE ได้โดยเป็นเบอร์  
 27256 มีหน่วยความจำเริ่มจาก ADDRESS 0000H ถึง ADDRESS  
 7FFFH

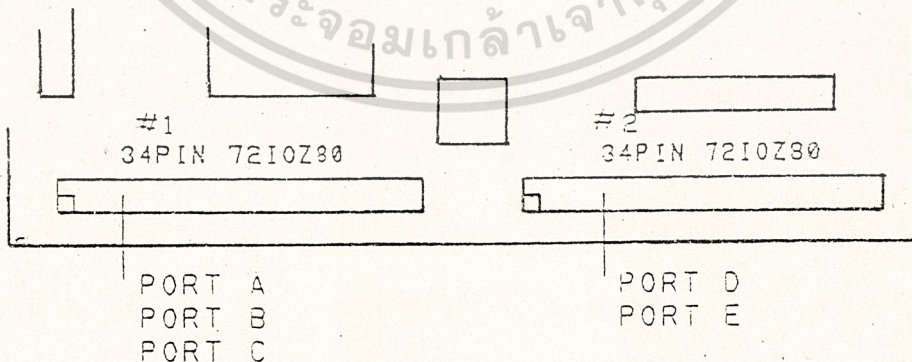
SOCKET 2 RAM สามารถใส่ RAM ขนาด 8-32 KBYTE ได้โดยเป็นเบอร์  
 6264 หรือ 62256 มีหน่วยความจำเริ่มจาก ADDRESS 8000H  
 ถึง FFFFH โดย SET ตำแหน่ง JUMPER ในการกำหนดเบอร์ไอซี  
 ดังรูป :-



หน่วยความจำ RAM ส่วนนี้เราสามารถต่อ BATTERY 3.6V ใช้ BACKUP ข้อมูล  
 ของหน่วยความจำนี้ได้ด้วย

PORT

CP-Z84C11 จะมี PORT ใช้งาน 40 BIT I/O หรือ 5 PORT ด้วยกัน โดย 5  
 PORT นี้จะเป็น PORT ในตัว CPU โดยจะมีตำแหน่งต่อออกมาดังรูป:-



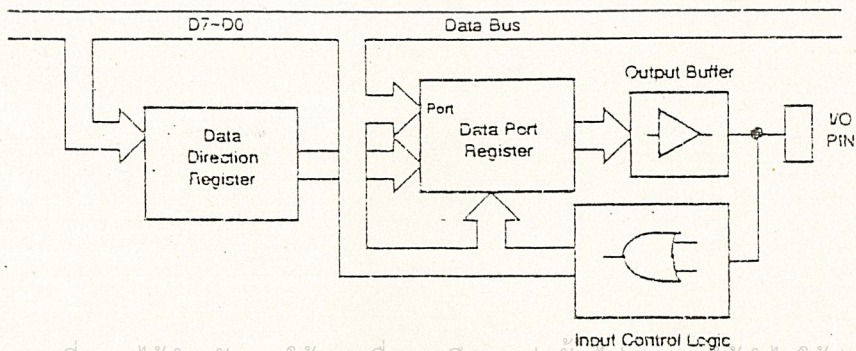
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT ที่ต่อออกมาจะอยู่เป็น CONNECTOR 34 PIN (72IOZ80) สามารถต่อร่วมกับอุปกรณ์สนับสนุนต่าง ๆ ของทาง อีทีที ได้มากมาย เช่น ชุด ET-SSRAC, ชุด ET-ED เป็นต้น

CHANNEL PORT	ADDRESS PORT
PORT A DATA PORT	50 H
PORT B DATA PORT	51 H
PORT C DATA PORT	52 H
PORT D DATA PORT	53 H
PORT E DATA PORT	40 H

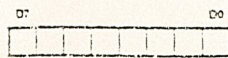
CHANNEL CONTROL PORT	ADDRESS PORT
PORT A DATA DIRECTION REGISTER	54 H
PORT B DATA DIRECTION REGISTER	55 H
PORT C DATA DIRECTION REGISTER	56 H
PORT D DATA DIRECTION REGISTER	34 H
PORT E DATA DIRECTION REGISTER	44 H

เราสามารถสั่งให้ PORT ของ Z84C11 เป็น INPUT หรือ OUTPUT ได้โดยอิสระ BIT ต่อ BIT โดยถ้าเรา SET ค่าออกที่ PORT DATA DIRECTION REGISTER ถ้าให้ BIT ใดเป็น "1" ก็คือให้ PORT DATA ของ BIT นั้น ๆ เป็น OUTPUT PORT (ถ้า SET PORT นั้นเป็น OUTPUT PORT : ค่าเริ่มต้นจะเป็นศูนย์) และถ้าเราต้องการให้เป็น INPUT PORT ก็ SET ค่าออกที่ PORT DATA DIRECTION REGISTER เป็นค่า "0"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

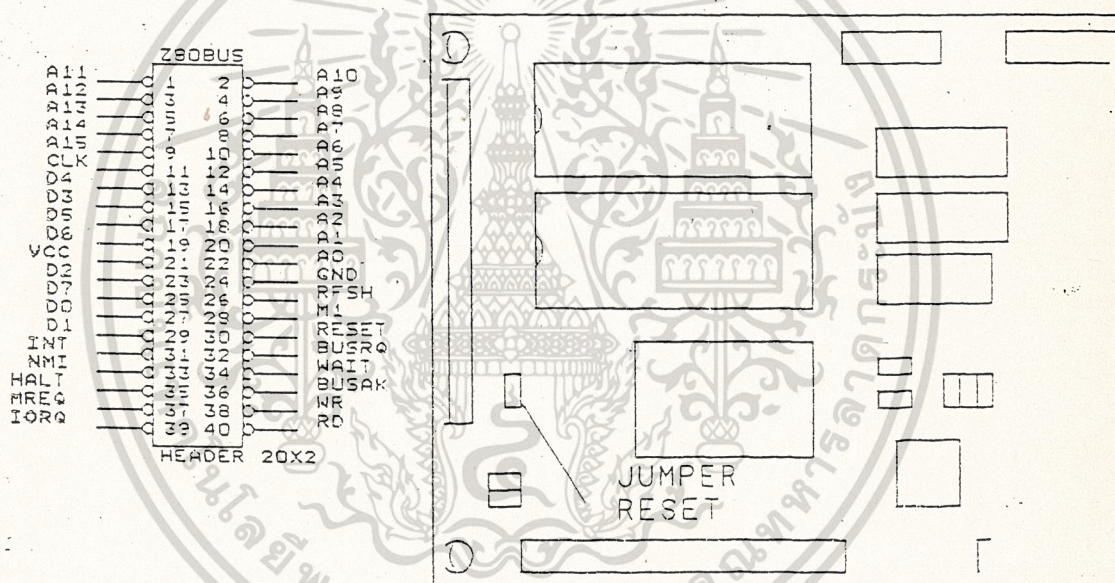
PADR (Address 54H)  
PBDR (Address 55H)  
PCDR (Address 56H)  
PDDR (Address 34H)  
PEDR (Address 44H)



0: Set Bit Input  
1: Set Bit Output

Z80 BUS

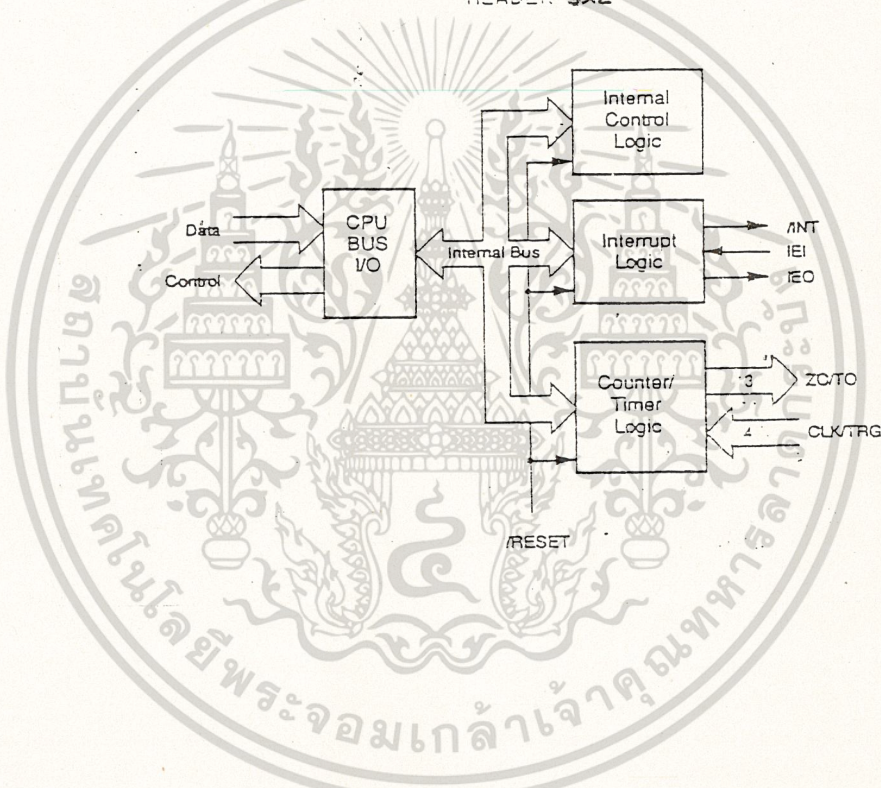
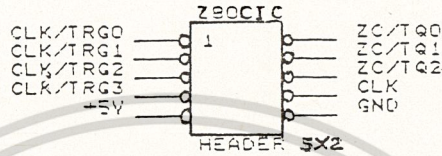
CP-Z84C11 จะมีส่วนขยายระบบได้ทาง Z80 BUS โดยมีลักษณะเหมือนกับ CPU Z80 40 PIN ทำให้เราสามารถต่อขยายบอร์ดได้เช่น ต่อขยาย PORT 8255 ได้อีก โดยใช้ บอร์ด 72IOZ80 เป็นต้น มีข้อพิเศษคือเนื่องจาก CPU Z84C11 นี้มีส่วนวงจร POWER ON RESET ในตัวอยู่แล้วไม่จำเป็นต้องใช้วงจร POWER ON RESET ต่อจากภายนอก เช่น CPU เบอร์อื่น ๆ ฉะนั้นถ้าเราไปต่อร่วมกับ Z80 BUS อื่น ๆ ที่มี R, C ต่ออยู่แล้ว อาจจะทำให้ CPU Z84C11 นี้อยู่ในสภาพ RESET ตลอดเวลาได้บอร์ด CP-Z84C11 จึงมี JUMPER ในการเลือกไม่ให้ต่อ RESET จากภายนอกได้ ดังรูป โดยถ้ามีการต่อ R, C ที่ RESET PIN ภายนอกก็ให้ถอด JUMPER RESET ออก

CTC

CP-Z84C11 จะมีวงจร Z84C30 (Z80 CTC) ต่อร่วมกันอยู่ในตัวเรียบร้อยแล้ว โดย บอร์ด CP-Z84C11 จะต่อขาใช้งานของ CTC ออกมาที่ CONNECTOR 10 PIN

แล้วดังรูป ส่วนขา INT ของ CTC นั้นจะต่อกับขา INT ของ Z80 ในตัวโดยเป็นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษานั่น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า WIRED-OR เรียบร้อยในตัวแล้ว รายละเอียดของ CTC ในบอร์ดนี้จะเหมือนับ Z80 CTC ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป  
ทั่วไป



CTC ADDRESS PORT

CHANNEL	ADDRESS PORT
CH 0	10 H
CH 1	11 H
CH 2	12 H
CH 3	13 H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

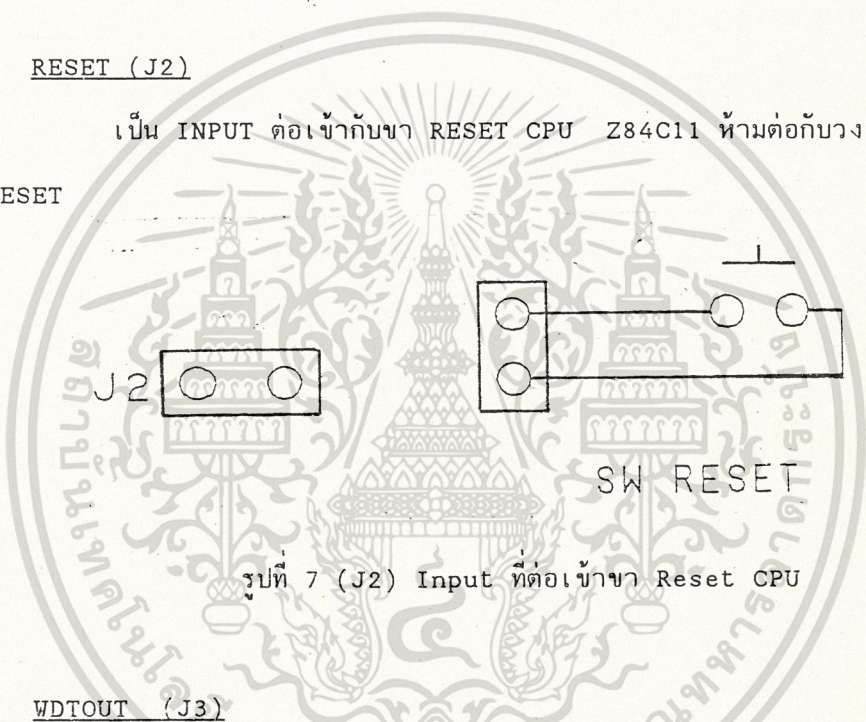
MS1, MS2 (J4)

MS1, MS2 จะเป็นขา INPUT ของ CPU Z84C11 โดยเป็นการ SET ให้ CPU ถ้าอยู่ในคำสั่ง HALT แล้วจะให้อยู่ในสภาพใด (RUN, IDLE1, IDLE2, STOP)

MS1	MS2	HALT STATE
1	1	RUN MODE
0	0	IDLE1 MODE
0	1	IDLE2 MODE
1	0	STOP MODE

RESET (J2)

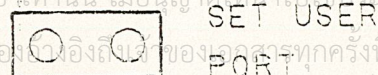
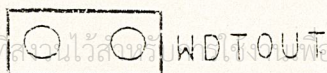
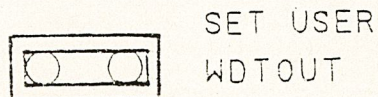
เป็น INPUT ต่อเข้ากับขา RESET CPU Z84C11 ห้ามต่อกับวงจรประเภท R, C RESET



รูปที่ 7 (J2) Input ที่ต่อเข้ากับ Reset CPU

WDTOUT (J3)

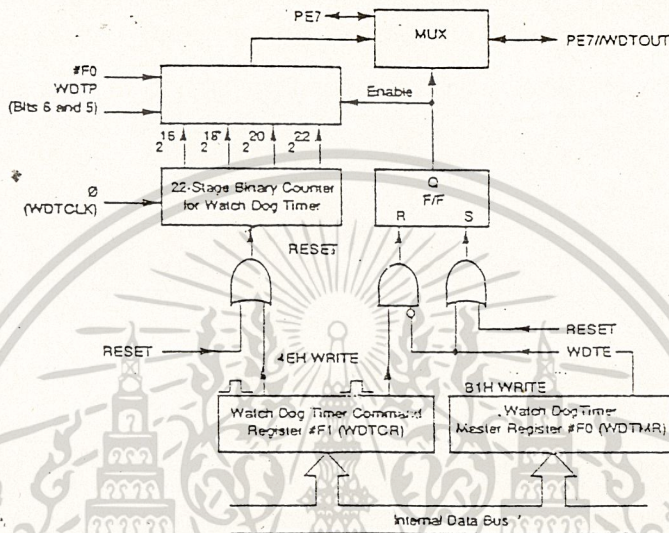
เป็น PIN จาก PORT PE BIT 7 ซึ่งทำหน้าที่ 2 อย่างคือเป็น DATA PORT ทั่ว ๆ ไปแล้วก็ยังเป็น WATCH DOG TIMER OUTPUT ด้วย โดยจะเป็น ODEN-DRAIN I/O เมื่อถูก SET ให้เป็น WDTOUT โดย PIN นี้จะถูกต่อโดยตรงเข้ากับ PIN RESET ของ CPU โดยปกติถ้าเราไม่มีการ SET WDTOUT แล้วให้ถอด JUMPER ออกห้ามต่อถ้าไม่มีการใช้ WDTOUT เพราะเมื่อเราใช้ PORT PE 7 จะทำให้ CPU ถูก RESET ตามคำสั่ง OUT PORT PE 7 นั้นด้วย



รูปที่ 8 WDP0UT (J3)

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้

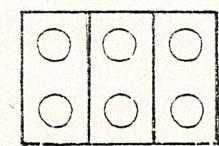
(\* WATCH DOG เป็นลักษณะวงจรที่จะทำการ RESET CPU อยู่เสมอตามค่าเวลาที่เรากำหนดซึ่งถ้าเราไม่ทำการ DISABLE WATCH DOG ภายในเวลาที่กำหนด CPU นั้นก็จะถูก RESET เช่น ในโปรแกรมทำงานปกติเราจะ CALL DISABLE WATCH DOG อยู่เสมอ แต่ถ้า CPU กำลัง RUN อยู่มันเกิดมีสัญญาณรบกวนขึ้น ทำให้ไม่อาจสามารถมา RUN โปรแกรมปกติที่มีการเรียกใช้โปรแกรม CALL DISABLE WATCH DOG ได้ CPU ก็จะเกิดการ RESET ขึ้นทันทีเพื่อให้ออกไปเริ่ม RUN ใหม่)



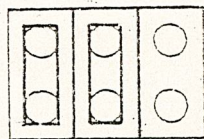
รูปที่ 9 ลักษณะวงจรที่ทำการ Reset CPU

TX, RX, INT (J6)

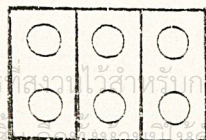
เป็น CONNECTOR 6 PIN ที่ต่อจากวงจร RS-232 ที่ใช้เปลี่ยนระดับสัญญาณต่อเข้า PORT PE 6, PE 5, และเข้าขา INT ของ Z84C11 โดยถ้าเราไม่ใช้ PORT RS-232 ก็ใช้ถอด JUMPER ออก เพื่อจะใช้ PE 6, PE 5 ได้อย่างอิสระ และ อีกส่วนหนึ่งคือ JUMPER ของ INT นั้น เราสามารถ SET ให้ PORT RS-232 รับข้อมูลในรูปแบบของขบวนการ INTERRUPT เช่นเดียวกับการ INTERRUPT จาก RS-232 PORT ได้



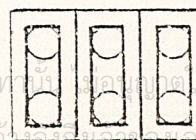
TX RX INT



USER  
RS232



USER

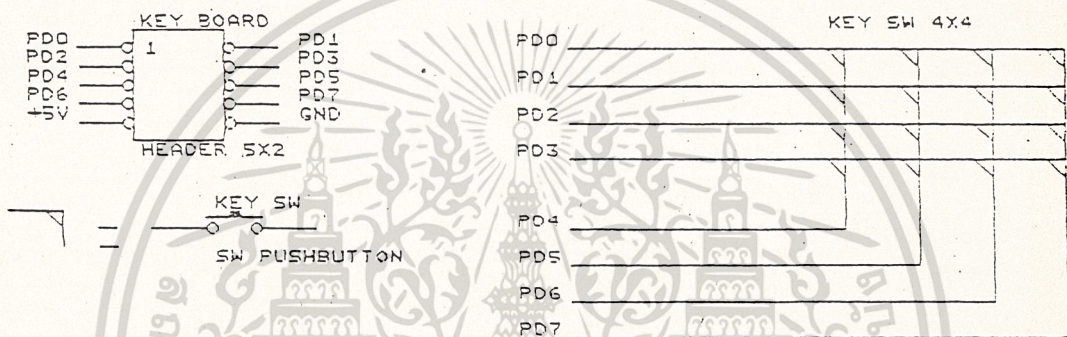


USER  
RS232  
INT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่ควรนำเอกสารนี้ไปเผยแพร่หรือใช้เพื่อการค้าโดยไม่ได้รับอนุญาตจากทางผู้จัดทำเอกสาร หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากผู้จัดทำเอกสาร ทางผู้จัดทำเอกสาร ขอสงวนสิทธิ์ในสิ่งที่ปรากฏ และไม่รับผิดชอบต่อการใช้งานใดๆ ทั้งสิ้น

KEYBOARD

เป็น CONNECTOR ขนาด 10 PIN ต่อจาก PORT PD โดยมี R-PULL-UP 10K  
 ต่ออยู่ด้วยโดย CONNECTOR 10 PIN นี้จะสามารถต่อเป็นรูปแบบ KEY ขนาด 4X4 คือ 16 KEY  
 โดยเขียนโปรแกรม SCAN KEY ขึ้นหรือจะนำไปใช้เป็น PORT อีกระนาในงานอื่น ๆ ก็ได้



รูปที่ 11 Connector 10 Pin ต่อจาก PORT PD

BAT ON/OFF (J5)

เป็น CONNECTOR 2 PIN โดยเราใช้ JUMPER ในการปิด, เปิดไฟจาก  
 BATTERY 3.6V ถ้ามีการต่อใช้งาน BATTERY

64, 256 (J1)

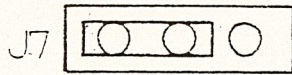
เป็น CONNECTOR 3 PIN ใช้ JUM เลือกว่าหน่วยความจำ RAM ของเรา

จะใช้หน่วยความจำไอซีเบอร์อะไร 6264 (8 KBYTE) หรือ 62256 (32 KBYTE)

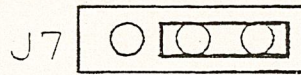
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LCD J7

เป็น CONNECTOR 3 PIN ใช้เลือกที่เราจะต่อ LCD MODULE ประเภทใด  
คือ LCD MODULE แบบตัวอักษรหรือ LCD MODULE แบบ GRAPHIC



LCD GRAPHIC

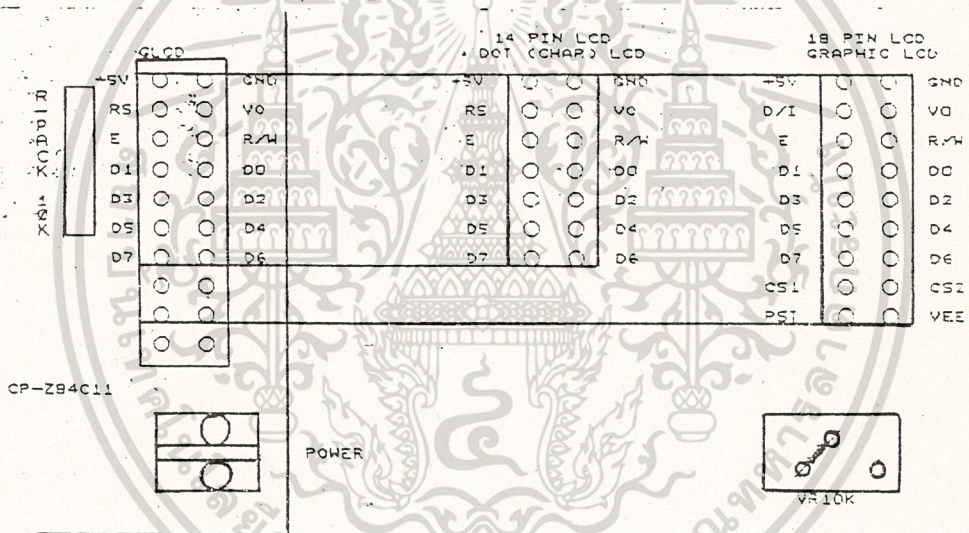


LCD DOT

รูปที่ 12 Connector 3 Pin ใช้เลือกต่อ LCD MODULE

GLCD

เป็น CONNECTOR ขนาด 20 PIN โดยสามารถต่อ LCD ได้ 2 แบบคือ DOT  
TYPE หรือ GRAPHIC TYPE โดยเราเลือกต่อแบบ GRAPHIC TYPE ก็จะต่อใช้งาน 18 PIN



รูปที่ 13 LCD Connector

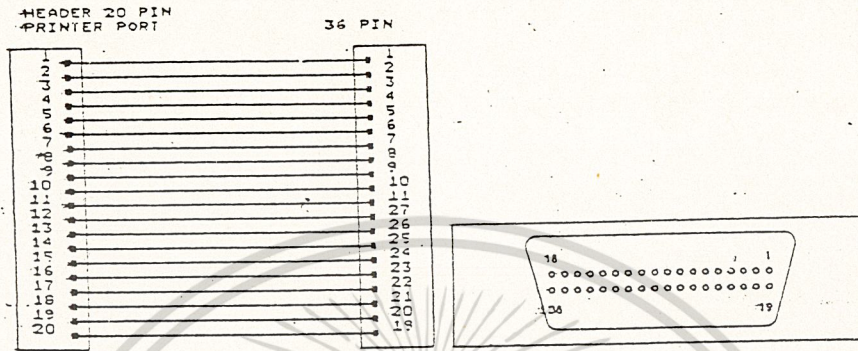
เราสามารถปรับความชัดของ LCD ได้ด้วยการปรับ VR 10 K ในบอร์ดหรือถ้าต้องการให้ชัดสุด  
ก็จะต่อ JUM VR ตามรูปเลขก็ได้

LCD ADDRESS PORT	
CHANNEL PORT	ADDRESS PORT
WRITE DATA INSTRUCTION	30 H
WRITE DATA TO GO OR DD RAM	82 H
READ BUSY FLAG AND ADDRESS	84 H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRINTER PORT

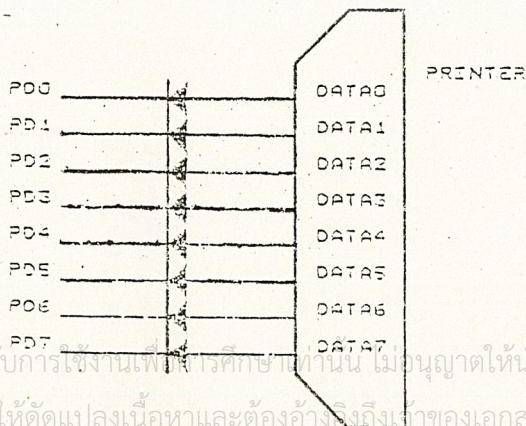
เป็น CONNECTOR 20 PIN ใช้ต่อเข้ากับเครื่องพิมพ์ แบบ CENTRONIC  
ธรรมดาทั่ว ๆ ไปได้ โดย PRINTER PORT นี้จะต่อจาก PORT PE 3-4 และ PORT  
PC 0-8



CHANNEL	PRINTER ADDRESS PORT	ADDRESS PORT
DATA (PD 0-3)		30 H
STB (PE 4)		40 H (BIT 4)
BUSY (PE 3)		40 H (BIT 3)

รูปที่ 14 Print Port

ในกรณีที่ต้องใช้ KEYBOARD ด้วยให้เราต่อเพิ่ม DIODE เข้ากับสัญญาณ PD1-PD7  
ที่จะเข้าไปยังเครื่องพิมพ์ดังรูปเพิ่มไม่ให้อสัญญาณจากเครื่องพิมพ์รบกวน KEYBOARD ที่เราต่อใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

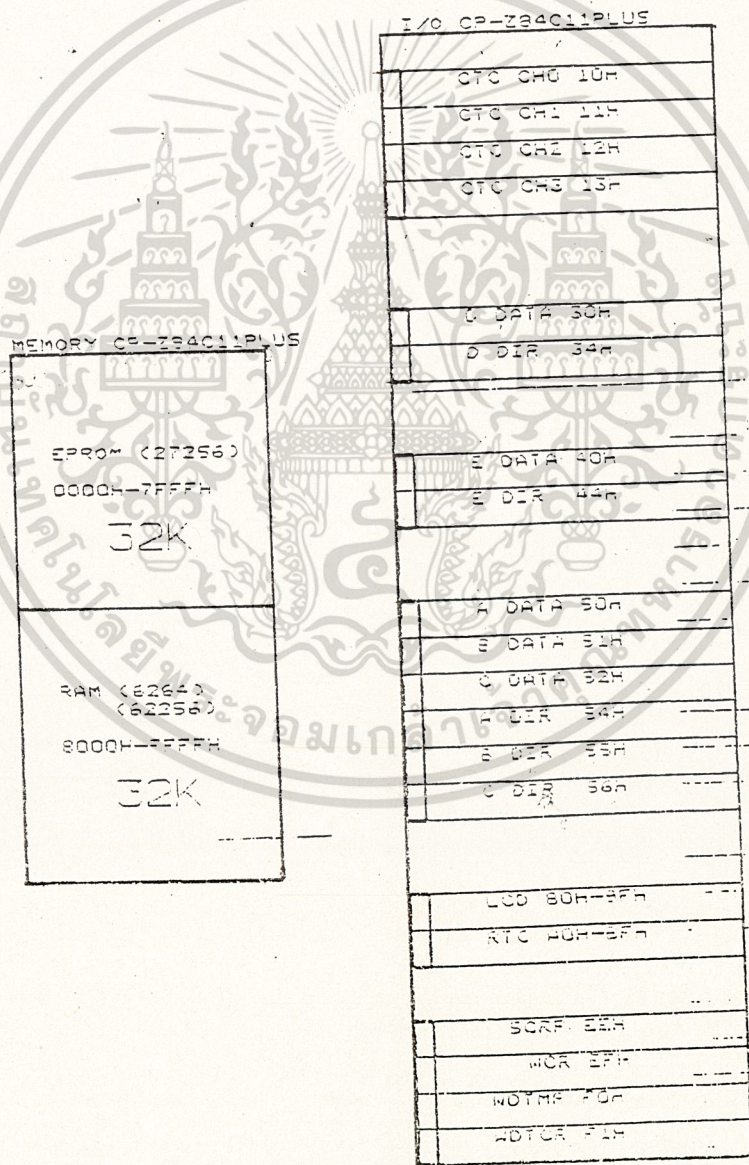
รูปที่ 15 การต่อ DIODE เพิ่มเข้ากับสัญญาณ PD1-PD7

SP

เราสามารถต่อลำโพงเข้ากับชั้น SP นี้ได้ด้วยโดยสัญญาณจะมาจาก PE1 โดย SET JUMPER J10

MEMORY MAP ADDRESS

CP-Z84C11จัด MEMORY ออกเป็น 2 ส่วน คือ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATION

CPU : ZILOG Z84C11-10 CMOS TYPE  
 MEMORY : 27256 (32 KBYTE)  
           : 6264/62256 (32 KBYTE)  
 RTC PORT : 6242B  
 EEPROM : 93C46 (1KBIT)  
 PORT : PA, PB, PC, PD, PE I/O PORT 40 BIT  
 PRINTER PORT : 1 PORT  
 SERIAL PORT : 1 CHANNEL RS232  
 LCD PORT : 1 LCD MODULE (DOT OR GRAPH1)  
 KEYBOARD : 1 PORT (8 BIT)  
 CTC PORT : 4 CHANNEL COUNTER TIMER CONTROLLER 5V DC  
 CLOCK RATE : 10 MKz  
 POWER SUPPLY : COMSUMPTION 5V DE & TERMINAL 5V DC  
 CONNECTOR : 1 40 PIN EXPANSION HEADER-STRIP (Z80BUS)  
           : 2 34 PIN EXPANSION HEADER-STRIP (72IOZ80 ETT)  
           : 1 20 PIN EXPANSION HEADER-STRIP (PINTER PORT)  
           : 1 20 PIN EXPANSION HEADER-STRIP (LCD PORT)  
           : 1 10 PIN EXPANSION HEADER-STRIP (Z80 CTC)  
           : 1 10 PIN EXPANSION HEADER-STRIP (KEYBOARD)  
           : 1 4 PIN EXPANSION (RS 232)  
           : 1 2 PIN JUMPER (WATCH DOG)  
           : 1 2 PIN JUMPER (RESET SW)  
           : 1 6 PIN JUMPER (TX, RX, INT)  
           : 1 4 PIN JUMPER (MS1, MS2)  
           : 1 2 PIN JUMPER (ON/OFF BAT)  
           : 1 3 PIN JUMPER (6264/62256)  
           : 1 3 PIN JUMPERGRAPHIC)  
           : 1 2 PIN JUMPER (RESET 40 PIN Z80 BUS)  
           : 1 2 PIN JUMPER (SP)  
 LED : 1 POWER RED LED  
       : 1 HALT GREEN LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้ไปจนกว่าจะนำไปใช้จริงในด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของคำสั่ง HD44780

1. CLEAR DISPLAY

Clear display

	RS	R/W	DB <sub>7</sub>					DB <sub>0</sub>
Code	0	0	0	0	0	0	0	1

คำสั่งนี้จะเป็นการเขียนช่องว่างหรือ SPACE (ASCII 20H) เข้าไปใน DD RAM ทั้งหมดและทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพ SET I/D=1, S ไม่มีการเปลี่ยน

2. RETURN HOME

Return home

	RS	R/W	DB <sub>7</sub>					DB <sub>0</sub>
Code	0	0	0	0	0	0	0	1

\* No effect

คำสั่งนี้จะทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพ ข้อมูลในจอภาพไม่เปลี่ยน

3. ENTRY MODE SET

Entry mode set

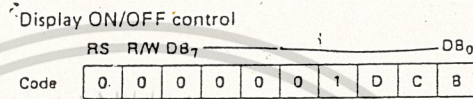
	RS	R/W	DB <sub>7</sub>					DB <sub>0</sub>
Code	0	0	0	0	0	0	1	S

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BIT I/D : โดยจะเป็นตัวกำหนดให้ว่าเมื่อเขียนหรืออ่านข้อมูลแล้วจะทำให้ DD RAM ADDRESS เพิ่มขึ้นหนึ่งหรือลดลงหนึ่งโดย 1=เพิ่ม 0=ลดลงหนึ่ง

BIT S : เป็นตัวกำหนดแสดงผลโดยถ้า S=1 จะเป็นการใส่ข้อมูลแล้วตัว CURSOR อยู่กับที่ข้อมูลจะถูกดันไปทางซ้าย ถ้า S=0 ข้อมูลจะอยู่กับที่ ตัว CURSOR จะถูกดันไปทางขวามือ

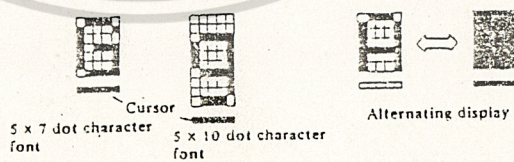
4. DISPLAY ON/OFF CONTROL



BIT D : เป็น BIT ให้เปิดปิดหน้าจอภาพโดยถ้า D=1 จะ ON และ D=0 จะ OFF

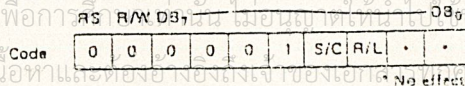
BIT C : จะให้แสดง CURSOR ให้ BIT C=1 และถ้าไม่ต้องการแสดง CURSOR BIT C=0 โดยตัว CURSOR จะอยู่ที่ LINE ที่ 8 ในแบบ 5X7 DOT และจะอยู่ LINE ที่ 11 ในแบบ 5X10 DOT

BIT B : เป็น BIT SET การกะพริบของ CURSOR โดย B=1 มีการกะพริบ B=0 ไม่มีการกะพริบ โดยมีระยะเวลาการกะพริบประมาณ 379.2 ms



5. CURSOR OR DISPLAY SHIFT

Cursor or display shift



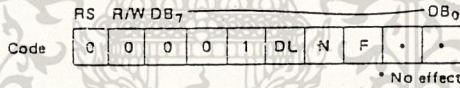
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้จำหน่ายหรือใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและตงยั้งของเอกสารนี้โดยเด็ดขาด

เป็นคำสั่งกำหนดให้ตำแหน่ง CURSOR หรือข้อมูลไปเกิดทางซ้ายหรือทางขวา โดยไม่ต้องใช้คำสั่งเขียนหรืออ่าน โดย

S/C	R/L	
0	0	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปซ้ายมือ 1 ตำแหน่ง
0	1	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปขวามือ 1 ตำแหน่ง
1	0	เป็นการค้นตัวอักษรที่เกิดไปทางซ้าย
1	1	เป็นการค้นตัวอักษรที่เกิดไปทางขวามือ

6. FUNCTION SET

Function set



BIT DL : เป็นการ SET การติดต่อว่าจะให้เป็นแบบ 8 BIT หรือ 4 BIT

โดยถ้าต้องการติดต่อ 4 BIT DL=0 และ 8 BIT DL=1

N : เป็นการ SET บรรทัดการแสดงผล N=0 แสดง 1 บรรทัด

N=1 แสดง 2 บรรทัด ในกรณีมากกว่า 2 บรรทัด ก็ให้

SET N=1

F : เป็นการ SET ขนาด DOT การแสดงผล 5X7 หรือ 5x10

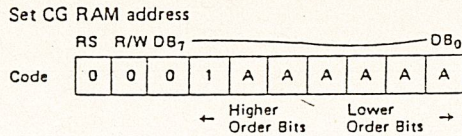
โดย F=0 เป็นแบบ 5X7 และ F=1 เป็นแบบ 5X10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไขหรือทำซ้ำโดยไม่ขออนุญาตจากศูนย์ที่มีการนำไปใช้

N	F	No. of display lines	Character font	Duty factor	Remarks
0	0	1	5 x 7 dots	1/8	
0	1	1	5 x 10 dots	1/11	
1	.	2	5 x 7 dots	1/16	Cannot display 2 lines with 5 x 10 dot character font.

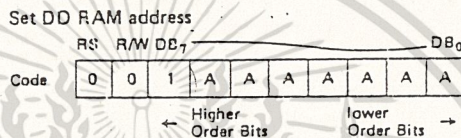
\* No effect

7. SET CG RAM ADDRESS



ใน HD44780 นั้นจะมีหน่วยความจำอยู่ 2 ชุด คือ DISPLAY DATA RAM (DD RAM) จำนวน 80X8 BIT และ CHARACTER GENERATOR ROM CG RAM จำนวน 512 BIT C]T 7200 BIT คำสั่งนี้จะเป็นการ SE ADDRESS ใน CG RAM ด้วย

8. SET DD RAM ADDRESS



เป็นคำสั่ง SET ค่า ADDRESS ใน DD RAM ในการเขียนหรืออ่านค่าจาก DD RAM (DD RAM คือส่วนที่จะแสดงผลหน้าจอ LCD) โดยจำนวน ADDRESS ที่จะเกิดขึ้นบนจอ LCD จะอยู่กับ SET ค่า N ด้วย

ถ้า N=0(1 บรรทัด) ADDRESS จะอยู่ 00H-4FH

ถ้า N=1(2 บรรทัด) ADDRESS จะอยู่ 00H-27H สำหรับบรรทัดที่ 1 และ 40H-67H สำหรับบรรทัดที่ 2

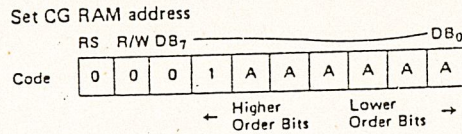
ตัวอย่างการจัด ADDRESS ของ DD RAM หน้าจอ LCD แบบ 16 ตัวอักษร 4 บรรทัด และ 20 ตัวอักษร 2 บรรทัด HDM-20216H

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	← display position
1-line	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	← DD RAM address
2-line	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	
3-line	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	
4-line	50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F	

HDM-16416H

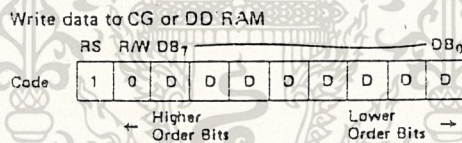
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 9. READ BUSY FLAG AND ADDRESS



เป็นคำสั่งอ่านค่า BUSY FLAG ซึ่งจะเป็นตัวบอกว่า ตัว HD44780 นี้อยู่ใน  
 ขบวนการทำงานภายในอยู่หรืออยู่ในสภาพพร้อมจะรับข้อมูล โดย  
 BF=1 อยู่ในขบวนการทำงานภายใน ไม่พร้อมจะรับข้อมูลหรือคำสั่ง  
 BF=0 พร้อมจะรับข้อมูลหรือคำสั่งได้  
 และนอกจากนี้ยังเป็นคำสั่งอ่านค่าข้อมูล ADDRESS ของ CG RAM หรือ DD  
 RAM ด้วย

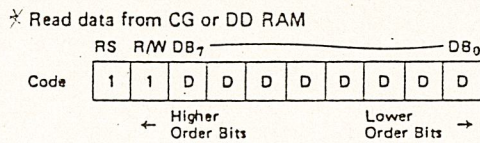
## 10. WRITE DATA TO CG หรือ DD RAM



เป็นคำสั่งเขียนข้อมูลเข้าไปใน CG หรือ DD RAM โดยเมื่อเขียนข้อมูล และ  
 ADDRESS จะเพิ่มหรือลดโดยอัตโนมัติตามคำสั่งที่ SET ใน ENTR MODE ข้อกำหนดที่จะรู้  
 ว่าเป็นการเขียนข้อมูลของ CG RAM หรือ DD RAM ทำได้โดยการ SET ADDRESS ของ CG RAM  
 หรือ DD RAM ขึ้นมาก่อนจะเขียนข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. READ DATA FROM CG OR DD RAM



เป็นคำสั่งอ่านค่าข้อมูลจาก CG RAM หรือ DD RAM โดยก่อนอ่านค่าจาก DD RAM หรือ CG RAM นี้ควรจะใช้คำสั่ง SET ADDRESS ก่อนเพื่อให้รู้ว่าข้อมูลที่อ่านได้นั้นเป็น DD หรือ CG RAM

จาดตารางทำงานจะเห็นว่าการใช้งาน LCD MODULE นั้นง่ายเพียงแต่เราส่งคำสั่งเริ่มแรกและ SET ความต้องการในขนาดตัวอักษร, CURSOR หลังจากนั้นเราก็สามารถเขียนตัวอักษรเข้าไปใน DD RAM ตามตารางตัวอักษรที่ให้นั้น ก็จะเกิดอักษรในจอภาพ LCD เรายังสามารถกำหนดตำแหน่งตัวอักษรที่จะให้เกิดขึ้นจอได้โดยการ SET DD RAM ADDRESS ตามตารางที่ใ้มาในหัวข้อ ET-BOARD V3.0 นี้ที่ใ้มาจะเห็นว่ามีส่วนเริ่มต้นก็คือ ส่วนการ INITIAL LCD เพื่อกำหนดหน้าที่การทำงานต่าง ๆ

Character Codes (DD RAM Data)								CG RAM Address								Character Patterns (CG RAM Data)							
7	6	5	4	3	2	1	0	5	4	3	2	1	0	7	6	5	4	3	2	1	0		
Higher				Lower				Higher				Lower				Higher				Lower			
0 0 0 0 x 0 0 0								0 0 0								* * * * * ↑ 0 0 0 0 0 0 0 0 ↓ * * * * * ← Cursor Position							
0 0 0 0 x 0 0 1								0 0 1								* * * * * ↑ 0 0 0 0 0 0 0 0 ↓ * * * * * ← Character Pattern Example (2)							
0 0 0 0 x 1 1 1								1 1 1								* * * * * ↑ 1 0 0 1 1 0 ↓ * * * * * ← * No effect							

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาของเอกสารนี้

ส่วนประกอบของโปรแกรม

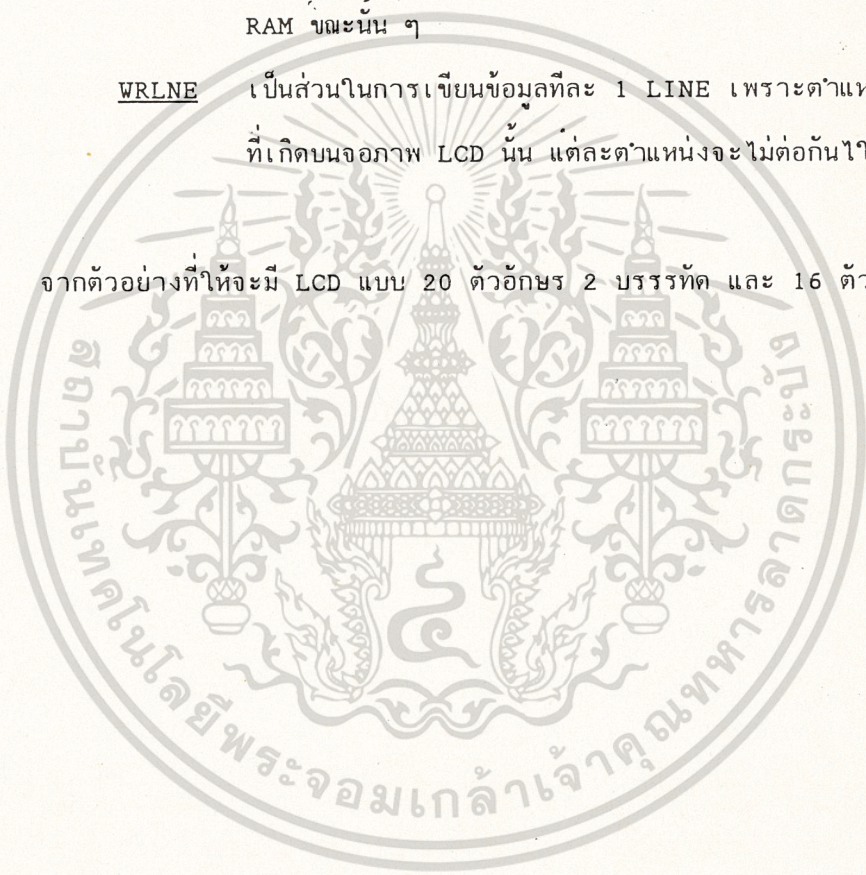
EPLUSE จะเป็นส่วนกำหนดสัญญาณ ENABLE SIGNAL โดยการใช้ PORT B BIT ที่ 2 กำหนด PLUSE สัญญาณ ENABLE ขึ้น

GOTO จะเป็นส่วนกำหนดตำแหน่งของส่วน DD RAM ADDRESS ที่จะเขียนข้อมูล โดยจากโปรแกรม INITIAL ที่เรา SET ไว้ เมื่อเขียนข้อมูลเข้าไปใน DD RAM แล้ว ADDRESS ของ DD RAM จะเพิ่มขึ้น 1 โดยทันที

WRBYTE เป็นส่วนเขียนข้อมูล 1 BYTE เข้าไปในตำแหน่ง ADDRESS ของ DD RAM ขณะนั้น ๆ

WRLNE เป็นส่วนในการเขียนข้อมูลที่ละ 1 LINE เพราะตำแหน่ง DD RAM ที่เกิดบนจอภาพ LCD นั้น แต่ละตำแหน่งจะไม่ต่อกันในแต่ละบรรทัด

จากตัวอย่างที่ให้จะมี LCD แบบ 20 ตัวอักษร 2 บรรทัด และ 16 ตัวอักษร 4 บรรทัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYSTEM CALL

SYSTEM CALL คือ ระบบใช้เรียกโปรแกรมย่อยสำเร็จรูปที่มีอยู่ใน ROM MONITOR (DEBUGGER) ซึ่งจะช่วยให้สะดวกต่อผู้ใช้ในการเขียนโปรแกรมหรือพัฒนางานโดยไม่จำเป็นต้องมาเสียเวลาในการเขียนโปรแกรมส่วนนี้

การเรียกใช้ SYSTEM CALL

โดยการนำ CODE ของโปรแกรมใน SYSTEM CALL มา LOAD เข้าใน REGISTER A แล้วตามด้วยคำสั่ง RST 10H

ตัวอย่างเช่น ต้องการส่งข้อมูล 12H ออกจากภาพที่ทำได้โดย

LD A, 83H ; SUBROUTINE SYSTEM CALL TX BYTE

LD C, 12H

RST 10H

RST 8H ; แสดงค่า REG

สิ่งที่จำเป็นในการใช้ SYSTEM CALL สรุปได้ว่า

- 1) LOAD CODE โปรแกรมของ SYSTEM CALL ที่เราจะใช้เข้า REGISTER A
- 2) ถ้าโปรแกรม SYSTEM CALL นั้น ๆ ใช้ INPUT อะไร ก็จัดให้ตามนั้น
- 3) ถ้าโปรแกรม SYSTEM CALL นั้นใช้ REGISTER อะไรไปแล้วบ้าง ก็อย่างใช้ REGISTER ตัวนั้น หรือถ้าจะใช้ก็ให้ PUSH เก็บไว้ก่อน
- 4) สุดท้ายทำคำสั่ง RST 10H จะเป็นการเข้า SYSTEM CALL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BACK CODE 80H

ทำหน้าที่ ให้โปรแกรมของผู้ใช้กลับสู่ MAIN โปรแกรมของเครื่อง โดยแสดงเครื่องหมาย PROMPT ซึ่งจะกลับโดยตรง

I/P -  
O/P -  
REG DON'T CARE

RXBYTE CODE 81H

ทำหน้าที่ รับข้อมูลจาก KEY BORD หรือ RS232 เป็นรหัส ASCII ใน A เช่น กด KEY B ก็จะได้ 42H ใน REGISTOR A

I/P -  
O/P A  
REG AC

TXBYTE CODE 82H

ทำหน้าที่ ส่งรหัส ASCII 1 BYTE ออกไปที่ SERIAL เช่น C = 43 H ที่จอ PC จะเป็น "C"

I/P C  
O/P -  
REG ACD

DSPC CODE 83H

ทำหน้าที่ นำค่า HEX ใน C ออกไปที่ SERIAL PORT เช่น C = 3A ที่ DISPLAY จะมีค่า 3A ด้วย (ส่งค่า ASCII 31H และ 4H ออกไป คือเป็นค่า HEX เป็น ASCII ก่อนแล้วจึงส่ง

I/P C  
O/P -  
REG AC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEPDE CODE 84H

ทำหน้าที่      นำค่า HEX ใน DE ออกไปที่ SERIAL PORT เช่น DE=8941 ที่ DISPLAY  
จะมีค่า 8941 ด้วย

I/P              DE

O/P              -

REG             ADE

TXSTG CODE 85H

ทำหน้าที่      ทำการส่งรหัส ASCII เป็น BLOCK ออกทาง SERIAL PORT โดยข้อมูล  
ที่เป็น ASCII ให้ใส่ต่อท้ายจากคำสั่ง RST ของ SYSTEM CALL และ  
จะหยุดส่งเมื่อพบรหัสค่า OOH จากนั้นก็จะกระทำคำสั่งต่อไปจาก DATA OOH นั้น

I/P              -

O/P              -

REG             ADEHL

เช่น LD A, 85H

RST 10H

41H, 42H, 43H, 44H, 00H

RST 8H

HTOA CODE 86H

ทำหน้าที่      เปลี่ยนค่า HEX ใน REGISTOR C เป็นค่า ASCII เก็บใน D และ E  
เช่น C = CAH ที่ DE = 30H, 41H ตามลำดับ

I/P              C

O/P              DE

REG             ACBCDE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BYTE COD 87H

ทำหน้าที่ นำข้อมูลที่เป็น ASCII 1 BYTE จาก REGISTOR C ออกที่ PRINTER PORT  
(PD 0-7, PE4, 3)

I/P C  
O/P -  
REG ABCDE

PRNC CODE 88H

ทำหน้าที่ ใช้สำหรับ PRINT ข้อมูลจาก REGISTOR C จาก HEX เป็น ASCII เช่นถ้า  
ใน REGISTOR C = 34H ค่าที่พิมพ์คือค่า 3 และ 4 คือ ส่งค่า ASCII 33H

I/P C  
O/P -  
REG ABCDE

PRNDE CODE 89H

ทำหน้าที่ ใช้สำหรับ PRINT ข้อมูลใน REGISTOR DE เช่น ที่ DE = 12BOH ที่  
PRINTER DhOTRB, Rn 12BO

I/P DE  
O/P -  
REG ABCDE

PRNSIG CODE 8AH

ทำหน้าที่ ใช้สำหรับพิมพ์ข้อมูลที่เป็นรหัส ASCII เป็น BLOCK โดยข้อมูลที่ป้อนเป็น ASCII  
ให้ใส่ต่อท้ายจากคำสั่ง RST ของ SYSTEM CALL และจะหยุดพิมพ์เมื่อพบรหัส  
OOH จากนั้นก็จะกระทำคำสั่งต่อไปจาก DATA OOH นั้น(เช่นเดียวกับ  
TXSTG)

I/P -  
O/P -  
REG ABCDEHL

PLF CODE 8BH

ทำหน้าที่ ใช้ส่งข้อมูล OAH และ ODH ออกเครื่องพิมพ์เพื่อขึ้นบรรทัดใหม่  
 หมายถึง PROMPT ซึ่งจะกลับโดยตรง

I/P -  
 O/P -  
 REG ABCDE

INITLCD CODE 8CH

ทำหน้าที่ ใช้ INITIAL LCD แบบ DOT MATRIX โดยจะ SET DL=1, N=1  
 F=0, D=1, C=1, B=1, I/D=1, S=0 และ CLEAR DISPLAY  
 พร้อมทั้งจะรับข้อมูล

I/P -  
 O/P -  
 REG ABCHL

GOTOLCD CODE 8 DH

ทำหน้าที่ ใช้เคลื่อนย้ายตำแหน่ง CURSOR ไปยังหน้าจอของ LCD DOT MATRIX  
 โดยตำแหน่งของจอ LCD แต่ละแบบนี้จะไม่เท่ากันให้ดูในคู่มือ LCD ด้วย  
 เช่นถ้า LCD 16116 ตำแหน่งจะเป็นหน้าจอ 16 ตัวอักษร

โดยตำแหน่งจอที่เราจะเปลี่ยนจะอยู่ใน REGISTOR C

I/P C  
 O/P -  
 REG ABE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WBYTELCE CODE 8EH

ทำหน้าที่ เขียนข้อมูลเป็น ASCII เข้าไปใช้ LCD DOT MATRIX จำนวน 1 BYTE  
เช่น C=45H ข้อมูลที่ปรากฏขึ้นบนจอจะเป็น "E"

I/P C  
O/P -  
REG ABCDE

DSPCLCD CODE 8FH

ทำหน้าที่ เขียนข้อมูลจาก REGISTOR C จาก HEX เป็น ASCII เข้า LCD DOT  
MATRIX เช่น REGISTOR C=34H ข้อมูลที่ปรากฏยัง LCD ก็จะเป็นค่า 3  
และ 4 ด้วย

I/P C  
O/P -  
REG ABCDE

DSPDELCD CODE 90H

ทำหน้าที่ เขียนข้อมูลจาก REGISTOR DE จาก HEX เป็น ASCII เข้ายัง LCD  
เช่นถ้า REGISTOR DE=89ABH ข้อมูลที่ปรากฏยัง LCD ก็จะเป็นค่า  
89AB ด้วย

I/P DE  
O/P -  
REG ABCDE

LCDSTG CODE 91H

ทำหน้าที่ ใช้สำหรับเขียนข้อมูลที่เป็นรหัส ASCII เป็น BLOCK โดยข้อมูลที่เขียน  
ASCII ให้ใส่ต่อท้ายจากคำสั่ง RST ของ SYSTEM CALL และจะหยุด  
เขียนข้อมูลเมื่อพบรหัส 00H จากนั้นก็จะกระทำคำสั่งต่อไปจาก DATA

00H นั้น (เช่นเดียวกับ TXSTG) นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/P C  
O/P -  
REG ABCDEHL

CLSLCD CODE 92H

ทำหน้าที่ ใช้ CLEARS DISPLAY หน้าจอ LCD และ CURSOR กลับมาที่จุด HOME

I/P -

O/P -

REG A

DELAY CODE 93

ทำหน้าที่ ใช้หน่วยเวลาโดยใส่ค่าใน REGISTOR C

I/P C

O/P -

REG AC

SCAN CODE 94H

ทำหน้าที่ เป็น SYSTEM CALL ตรวจสอบการกดคีย์โดยเป็นคีย์ขนาด 4X4 คีย์ โดยจะออกจาก SYSTEM CALL นี้ ถ้ามีการกดคีย์โดยคีย์จะมีค่า 00H-0FH โดยจะอยู่ใน REGISTOR A

I/P A

O/P -

REG ABCDE

SCAN CODE 95H

ทำหน้าที่ จะเป็น SYSTEM CALL ที่ SCAN การกดคีย์โดย SCAN เพียงรอบเดียว ถ้ามีการกดคีย์ที่ได้ 00H-0FH จะอยู่ใน REGISTOR A

I/P A

O/P -

REG ABCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CBAUD CODE 96H

ทำหน้าที่ เปลี่ยนค่า BAUD RATE ของ SERIAL PORT โดยสามารถ SET ค่าได้ใน  
REGISTOR C ดังตาราง

C=12H BAUD RATE 1200

C=24H BAUD RATE 2400

C=48H BAUD RATE 4800

C=96H BAUD RATE 9600

C=19H BAUD RATE 19

I/P	C
O/P	-
REG	AC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 ทฤษฎีและการออกแบบวงจร FREQUENCY SHIFT KEYING (FSK)

ในการสร้างสัญญาณนาฬิกาที่เป็นผลมาจากสัญญาณดิจิทัล หรือสัญญาณข่าวสารในรูปแบบอื่น จะได้มาจากหลักฐานของวิธีการ 3 แบบ คือ

1. หลักการของแอมพลิจูดมอดูเลท (Amplitude Modulation)
2. หลักการของฟริควเอนซีมอดูเลท (Frequency Modulation)
3. หลักการของเฟสมอดูเลท (Phase Modulation)

โดยสัญญาณที่จะส่งออกไป (สัญญาณดิจิทัล หรือ สัญญาณข่าวสารต่างๆ) จะถูกมอดูเลททางด้านส่ง และ ดิมอดูเลททางด้านรับ เพื่อแยกสัญญาณข่าวสารเดิมที่ส่งมาออกสัญญาณพาห์ (Carrier Signal) เทคนิคการรวมสัญญาณทางดิจิทัล (Digital modulation techniques) ที่ถูกนำมาใช้อย่างกว้างขวางคือ

1. แบบ FSK หรือ Frequency Shift Keying
2. แบบ PSK หรือ Phase Shift Keying
3. แบบ QAM หรือ Quadrature Amplitude Modulation

เนื่องจาก FSK คือ หัวข้อที่ใช้นำเสนอโครงการ ดังนั้นจะกล่าวเฉพาะเรื่อง FSK เพียงเดียว

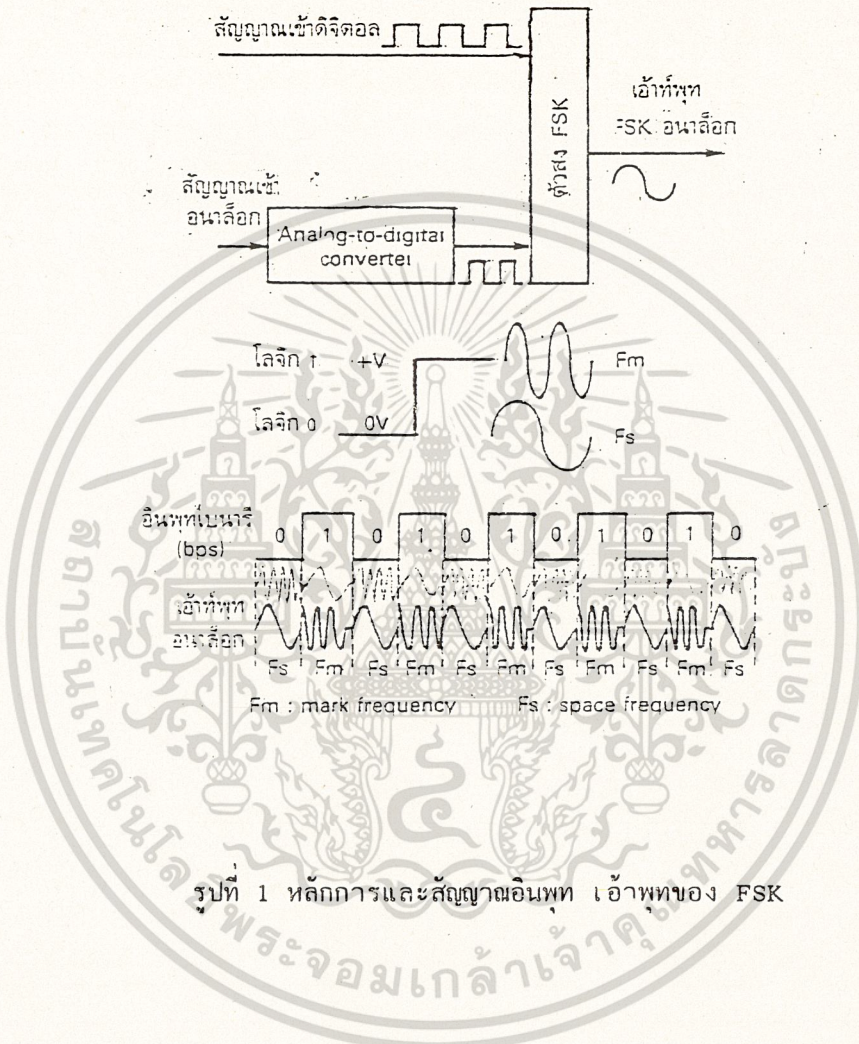
#### ตัวกำเนิดสัญญาณ FSK (FSK Generator)

ตัวกำเนิดสัญญาณ FSK ก็คือ ตัวส่งสัญญาณ FSK (FSK Transmitter) ซึ่งมีหลักการที่ว่าเมื่อข้อมูลที่ เป็นสัญญาณดิจิทัลที่มีลักษณะ เป็นข้อมูลที่ เป็นสัญญาณดิจิทัลที่มีลักษณะ เป็นข้อมูลไบนารีจะทำให้ความถี่เลื่อนหรือ เบี่ยงเบนไปตามการเปลี่ยนแปลงของข้อมูลไบนารีที่เข้ามา ดังนั้นสัญญาณทางเข้าที่พหุของตัวกำเนิด FSK จะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง (Frequency Continuous) เมื่อข้อมูลไบนารีด้านอินพุทเปลี่ยนแปลงจากสถานะ โลจิก "1" เป็นโลจิก "0" (หรือในทางกลับกันคือ โลจิก "0" เป็นโลจิก "1") สัญญาณเข้าพหุจาก FSK ก็จะเลื่อนความถี่ระหว่าง 2 ความถี่ด้วยกัน คือ ความถี่โลจิก "1" หรือ Space Frequency ( $f_s$ )

การเปลี่ยนแปลง (หรือการเลื่อน)ของความถี่แต่ละครั้งจะเกิดขึ้นเมื่อสถานะของโลจิกด้านสัญญาณเข้าเปลี่ยนแปลง นั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงสัญญาณเข้า ซึ่งในดิจิทัล มอดูเลชันนั้น อัตราการเปลี่ยนแปลงของสัญญาณด้านอินพุทของ FSK Generator จะเรียกว่า Bit Rate มีหน่วยเป็นบิตต่อวินาที (bps.)

ไม่ว่ากรณีใดๆ ก็ตาม ถ้าผู้ใช้งานมีให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้านเข้าพหุของ FSK Generator เรียกว่า "อัตราบอर्ड" หรือ Baud Rate ดังนั้นในการส่งข้อมูลด้วยเทคนิค FSK อัตราบิตจะเท่ากับ อัตราบอर्डเสมอ

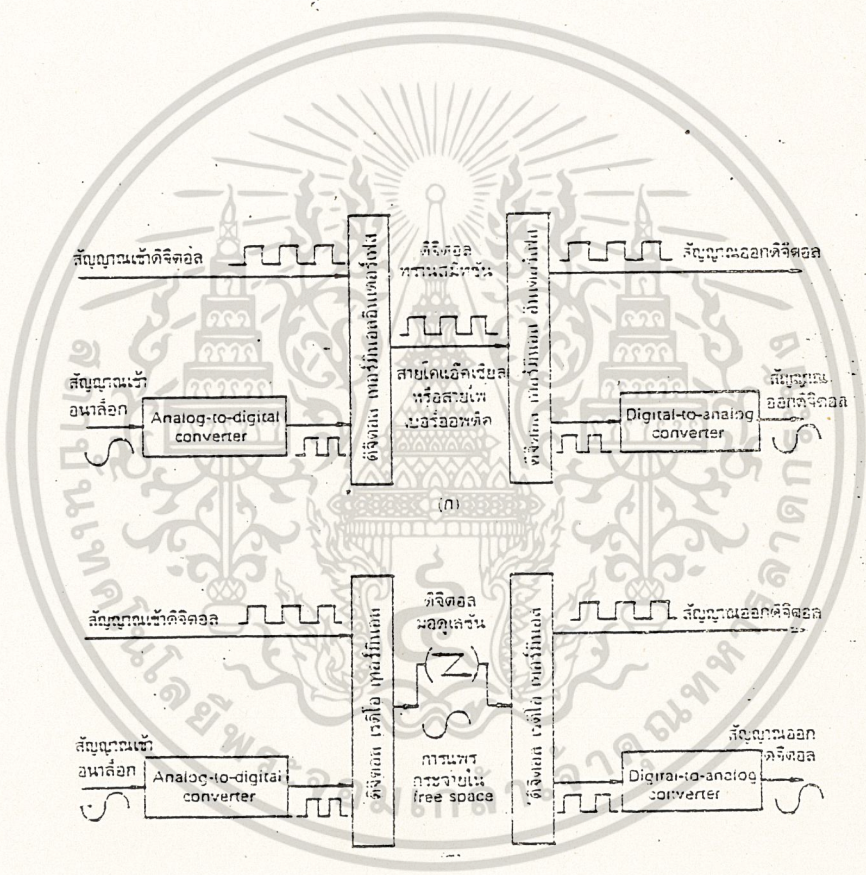


รูปที่ 1 หลักการและสัญญาณอินพุต เอาต์พุตของ FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FSK BANWIDTH

ในระบบการส่งสื่อสารข้อมูลด้วยสัญญาณอนาล็อกหรือสัญญาณความถี่นั้น แบนด์วิท(Bandwidth) เป็นสิ่งที่ต้องพิจารณาเป็นอันดับแรก เนื่องจากวิธีการของ FSK อยู่บนพื้นฐานเดียวกันกับวิธีการของ FM ดังนั้นการอธิบายถึงสูตรต่างๆก็ใช้หลักการของ FM ทุกอย่าง



รูปที่ 2 FSK MODULATOR

จากรูปที่ 2 แสดงถึงตัว FSK โมดูเลเตอร์ ซึ่งใช้หลักการเดียวกับเอฟเอ็มมอดูเลเตอร์

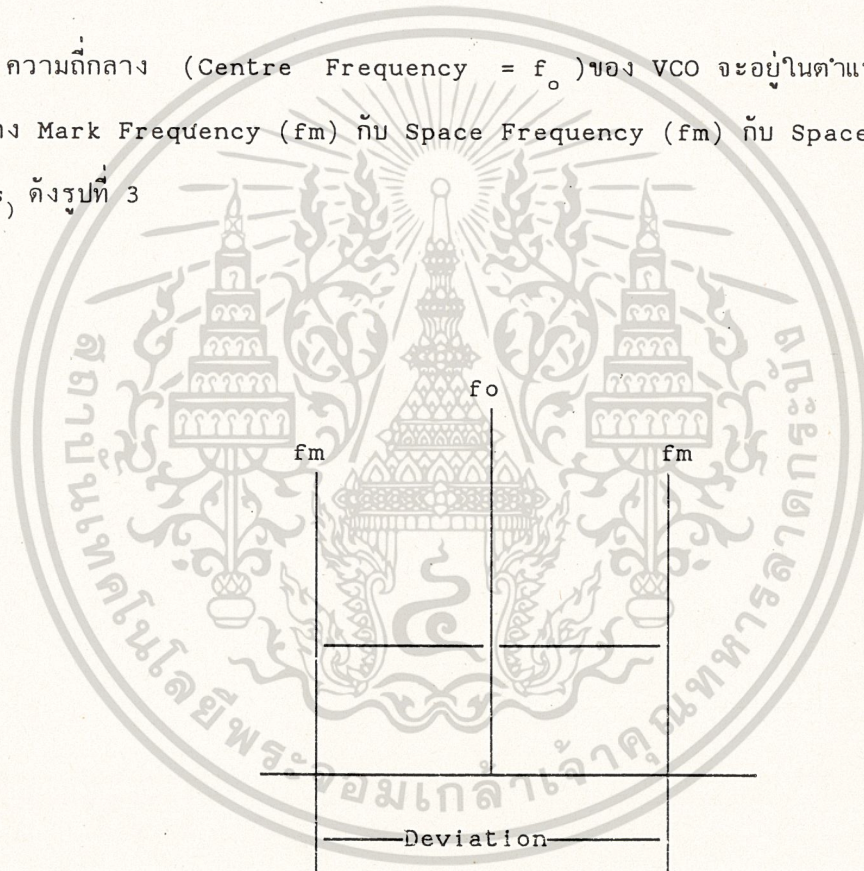
คือ ใช้หลักการของ VCO (Voltage Control Oscillator) จะเห็นว่าอัตราการเปลี่ยนแปลงของสัญญาณนี้เป็นเอกสารที่ส่งจนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 แปลงที่เร็วที่สุดของสัญญาณอนาล็อกจะเกิดขึ้นเมื่อข้อมูลไบนารีมีลักษณะเป็น 1 และ 0 สลับกัน  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 ซึ่งก็คือ สัญญาณสี่เหลี่ยมมันเอง (Square Wave) ตามตัวอย่างในรูปที่ 2 เป็นสัญญาณในช่วง

ความถี่หลักของคลื่นสี่เหลี่ยมจะมีค่าเท่ากับครึ่งหนึ่งของ Bit Rate ดังนั้นถ้าพิจารณาเฉพาะความถี่หลักเพียงเดียวแล้ว ความถี่สูงสุดของสัญญาณดิจิทัลที่ต้องการนำมาถอดเลขแบบ FSK จะเท่ากับครึ่งหนึ่งของ Bit Rate คือ

$$F_{a \max} = \text{Bit Rate}/2$$

เมื่อ  $F_{a \max} =$  ความถี่สูงสุดของสัญญาณดิจิทัลที่จะนำมาถอดเลข

ความถี่กลาง (Centre Frequency =  $f_0$ ) ของ VCO จะอยู่ในตำแหน่งกลาง ระหว่าง Mark Frequency ( $f_m$ ) กับ Space Frequency ( $f_s$ ) ดังรูปที่ 3



รูปที่ 3 การเบี่ยงเบนความถี่

โลจิก 1 ด้านอินพุทจะเลื่อนความถี่ของ VCO จาก  $f_0$  ไปเป็น  $f_s$  จะเห็นว่าการเปลี่ยนแปลงของข้อมูลไบนารีด้านอินพุทจาก "1" ไป "0" หรือ "0" ไป "1" จะทำให้ความถี่เอาพุทของ VCO เลื่อนหรือเบี่ยงเบนกลับไป-มา ระหว่าง  $f_m$  กับ  $f_s$  เนื่องจากได้กล่าวมาแล้วว่า FSK นั้นก็คือการมอดูเลตแบบ FM ดังนั้น ดัชนีการมอดูเลตไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ (Modulate Index = MI) ใน FSK ก็ทำได้จาก FM คือ

$$MI = F/F_a$$

เมื่อ  $MI$  = การเบี่ยงเบนของความถี่ใดๆ จากความถี่กลาง(Hz)

$F_a$  = ความถี่ของสัญญาณที่นำมามอดูเลต (Hz)

ค่า  $MI$  ที่ยอมให้ได้สูงสุดคือ ค่า  $MI$  ที่ทำให้แบนด์วิธ กว้างที่สุด ซึ่งจะเกิดขึ้นเมื่อ การเบี่ยงเบนของความถี่มอดูเลตแล้วและความถี่มอดูเลตและความถี่ของสัญญาณที่นำมามอดูเลตมีค่าสูงสุด

ใน FSK มอดูเลต ค่า  $F$  เป็นการเบี่ยงเบนของความถี่สูงสุด (Peak Frequency Deviation) ของสัญญาณที่มอดูเลตแล้วซึ่งมีค่าเท่ากับความแตกต่างระหว่าง  $f_o$  กับ  $f_m$  หรือ  $f_s$  ซึ่งก็คือ ครึ่งหนึ่งของความแตกต่างระหว่าง  $f_m$  กับ  $f_s$  นั่นคือ

$$F = (f_s - f_m)/2$$

การเบี่ยงเบนของความถี่ของความถี่สูงสุดขึ้นอยู่กับขนาดหรือแอมพลิจูดของสัญญาณที่นำเข้ามามอดูเลต (สัญญาณดิจิทัล) เมื่อสถานะทางโลจิกเป็น "1" ก็จะทำให้แรงดันออกมาค่าหนึ่งคงที่ตามสถานะ (เช่น 5 V) หรือ ถ้าเป็นโลจิก "0" ก็จะทำให้แรงดันออกมาคงที่ในระดับโลจิก "0" เช่นกัน (เช่น 0 V) ดังนั้นความถี่ที่เบี่ยงเบนของ FSK มอดูเลตจะเบี่ยงเบนคงที่และอยู่ในระดับการเบี่ยงเบนของความถี่สูงสุดเสมอ

$f_a$  เป็นความถี่หลักของข้อมูลไบนารีด้านอินพุต ซึ่งจะทำให้แบนด์วิธ กว้างที่สุด เมื่อ  $f_a = \text{Bit Rate}/2$  เท่านั้น เพราะฉะนั้นเราสามารถหาค่า  $MI$  ได้จาก

$$MI = ((f_s - f_m)/2) / (F_b/2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$MI = (f_s - f_m) / F_b$$

เมื่อ  $f_s - f_m =$  ความถี่เบี่ยงเบนสูงสุด  
 $F_b =$  อัตราบิตของไบนารีอินพุต

ในการส่งสัญญาณ FM โดยทั่วไป ความกว้างของแบนด์วิทจะแปรผันตรงกับค่า MI ซึ่งเช่นเดียวกับ FSK ที่ค่า MI โดยทั่วไป จะต้องมีค่าต่ำกว่า 1.0 เพื่อให้เป็นเอ็ฟเอ็มแบบแคบ (Narrow band FM) ค่าแบนด์วิทที่แคบที่สุดเรียกว่า Minimum Nyquist Bandwidth ( $F_n$ ) เช่น การส่งข้อมูลแบบ FSK มีความถี่กลาง ( $f_o$ ) = 7KHz ความถี่สเปส ( $f_s$ ) = 6 KHz และความถี่มาร์ค ( $f_m$ ) = 8KHz ข้อมูลไบนารีอินพุตมี Bit Rate = 2 KHz สามารถหา  $F_n$  ได้ดังนี้

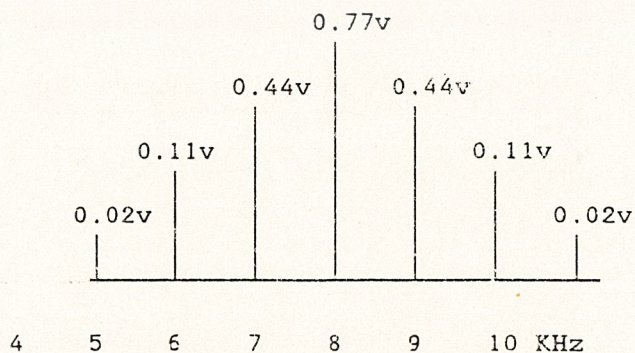
$$MI = \frac{f_s - f_m}{F_b}$$

$$MI = \frac{(6KHz - 8KHz)}{2KHz}$$

$$MI = \frac{2KHz}{2KHz}$$

$$MI = 1.0$$

จากตาราง Bessel Function ในตารางที่ 1. เมื่อ MI=1.0 จะได้แถบความถี่ข้าง (Sideband Frequency) ออกมาข้างละ 3 ความถี่ โดยแต่ละความถี่จะห่าง จากความถี่กลาง ( $f_o$ ) ข้างละ 1 KHz (ซึ่งก็คือ  $F_b/2$  เมื่อ  $F_b$  คือ Bit Rate = 2KHz) สามารถเขียนเป็นสเป็คตรัมความถี่ได้ดังรูปที่ 4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 รูปที่ 4. สเป็คตรัมความถี่ของตัวอย่างที่ 1

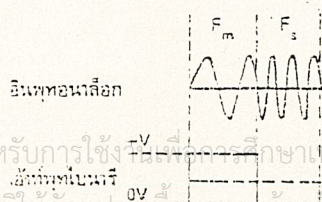
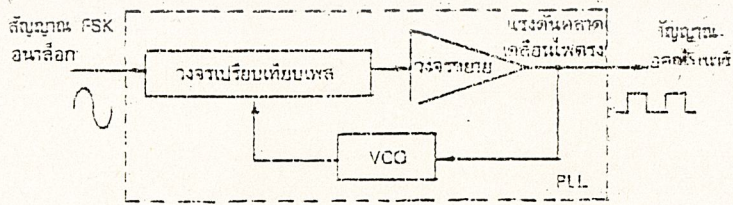
MI	J0	J1	J2	J3	J4
0.0	1.0				
0.25	0.98	0.12			
0.5	0.94	0.24	0.03		
1.0	0.77	0.44	0.11	0.02	
1.5	0.51	0.56	0.23	0.06	0.01
2.0	0.22	0.58	0.35	0.13	0.03

ตารางที่ 1. Bessel Function Table

มีข้อนำสังเกตคือ MI ที่มีค่าอยู่ระหว่าง 0.5 ถึง 1.0 จะทำให้แบนด์วิท มีค่าประมาณ 2-3 เท่าของ Bit Rate เสมอ

FSK ตีมอดูเลเตอร์ (FSK Demodulator)

FSK Demodulator คือ ตัวรับสัญญาณ FSK (FSK Receiver) จะเป็นตัวแยกสัญญาณไบนารีออกจากสัญญาณ FSK โดยส่วนมากจะใช้วงจร PLL (Phase lock loops) ดังรูปที่ 6.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ที่มีลิขสิทธิ์เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PLL ใน FSK Demodulator มีหลักการทํางานเหมือนกับ PLL ใน FM Detector ทุกอย่าง คือจะมีความถี่ฟรีรันนิ่ง เท่ากับ Centre Frequency ( $f_c$ ) และในขณะที่ความถี่อินพุทของ PLL เลื่อนไป-มา ระหว่าง  $f_m$  กับ  $f_s$  จะทำให้เกิดแรงดันคลาดเคลื่อนไฟตรง (DC Error Voltage) ซึ่งเป็นผลมาจากการเปรียบเทียบทางเฟส (Phase Comparator) ของสัญญาณอินพุท เนื่องจากความถี่อินพุทที่เข้ามายัง PLL มีเพียง 2 ความถี่คือ  $f_m$  และ  $f_s$  ดังนั้น ค่าแรงดันดังกล่าว จึงมีเพียง 2 ระดับเท่านั้น ซึ่งสามารถแทนด้วยลอจิก "1" และลอจิก "0" เมื่อความถี่ทางอินพุทเป็น  $f_m$  และ  $f_s$  ตามลำดับ เราจึงได้สัญญาณเข้าที่พุดจาก PLL กลับมาเป็นข้อมูลไบนารีเหมือนกับตอนที่ส่งมาทุกประการ

### แนวทางการออกแบบ FSK เพื่อใช้งาน

หลังจากที่เราได้ทราบถึงหลักการและรายละเอียดของการรับ-ส่งข้อมูลด้วย FSK มาพอสมควรแล้ว ก็มาถึงการนำไปใช้งานในทางปฏิบัติ ซึ่งก็คือเราจะออกแบบวงจร FSK ได้อย่างไร เมื่อก่อนการออกแบบวงจร FSK จะใช้อุปกรณ์ประเภททรานซิสเตอร์ และอุปกรณ์พาสซีฟต่างๆ มาต่อเป็นวงจร FSK ทั้งด้านรับและส่ง แต่เนื่องจากปัจจุบันเทคโนโลยีด้านไอซี (Integrate Circuit) ได้พัฒนาไปมาก ทำให้สามารถรวมวงจรต่างๆ เข้าด้วยกันบรรจุภายในชิพเล็กๆ เช่น ไอซีออปแอมป์ ไอซี PLL เป็นต้น

### การออกแบบ FSK Generator

ในการออกแบบ FSK Generator ได้นำเอาไอซีเบอร์ XR-2206 ซึ่งเป็นโมโลลิติกฟังก์ชันเจนเนอเรเตอร์กำเนิดรูปคลื่นเข้าที่พุดได้ทั้งคลื่นไซน์ คลื่นสามเหลี่ยม คลื่นสี่เหลี่ยม หรือแรมป์ (Ramp) โดยมีย่านความถี่ตั้งแต่  $0.01 \text{ Hz}$  ถึง  $1.0 \text{ MHz}$

ในกรณีนี้เราจะใช้ XR-2206 เป็นตัวกำเนิดคลื่นรูปไซน์ในลักษณะ FSK Generator โดยใช้โหม้มิ่ง รีซิสเตอร์  $R_1$  และ  $R_2$  ที่ต่อระหว่างขา 7 และขา 8 กับกราวด์ตามลำดับ โดยที่สัญญาณคีย์ดอล (หรือ Keying Signal) ที่ป้อนมายังขา 9 ของไอซีเป็นตัวกำหนดสัญญาณทางเข้าที่พุด (ขา 2) ถ้าขา 9 อยู่ในสถานะวงจรเปิดหรือมี  $V_{in} > 2V$  แล้ว  $R_1$  จะเป็นตัวกำหนดโหม้มิ่ง ร่วมกับตัวเก็บประจุที่ต่อคร่อมระหว่างขา 5 กับขา 6 (หรือในท่านองกลับกัน ถ้าขา 9 มี  $V_{in} < 1V$  แล้ว  $R_2$  จะเป็นตัวกำหนดโหม้มิ่ง ร่วมกับตัวเก็บประจุระหว่างขา 5 กับขา 6 เช่นเดียวกัน) จึงทำให้ความถี่เข้าที่พุด จะอยู่ใน ช่วงระหว่าง  $f_m$  กับ  $f_s$  โดยทั้ง  $f_m$  และ  $f_s$  จะอิสระต่อกันและสามารถเปลี่ยนแปลงความถี่ได้โดยการเลือกค่า  $R_1$  หรือ  $R_2$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เฉพาะในวงจำกัดเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลิขสิทธิ์ทั้งหมดให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ตามสมการหน้าต่อไป

$$f_m = 1/R_1 C$$

$$f_s = 1/R_2 C$$

ตัวเก็บประจุระหว่างขา 5 กับขา 6 จะอยู่ในช่วง  $1,000 \mu F - 100 \mu F$   
ตัวต้านทาน  $R_1$  และ  $R_2$  จะอยู่ในช่วง  $4 \text{ Kohm} - 200 \text{ Kohm}$

ในการออกแบบด้านส่งนั้นเราจำเป็นต้องกำหนดค่า  $f_m$  และ  $f_s$  ก่อน ซึ่งจะกำหนดเองก็ได้ แต่ในทางปฏิบัติจริงแล้วบางครั้งการกำหนด  $f_m$  และ  $f_s$  เองนั้นมักจะเป็นปัญหาในเรื่องความถี่ฮาร์โมนิค และการกำหนด  $f_m$  และ  $f_s$  นั้นจะเกี่ยวข้องกับ Band Rate ในการรับส่งด้วย ดังนั้นจึงมีการกำหนด  $f_m$  และ  $f_s$  ซึ่งเรียกว่า FSK BAND และจะแตกต่างกันตาม Band Rate ดังตารางที่ 2

75 Band	$f_m = 1110 \text{ Hz}$
	$f_s = 1170 \text{ Hz}$
300 Band	$f_m = 1070 \text{ Hz}$
	$f_s = 1270 \text{ Hz}$
1200 Band	$f_m = 1200 \text{ Hz}$
	$f_s = 2200 \text{ Hz}$

ตารางที่ 2.FSK BAND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
ทั้งนี้เรามาดูการออกแบบ FSK ด้านส่งที่ความเร็วของข้อมูล 1,200 Band ว่า

สามารถทำได้อย่างไร

จากตาราง FSK BAND (ตารางที่ 2.) ที่ความเร็วของการรับ-ส่ง 1,200 Band  
 $f_m = 1,200 \text{ Hz}$  ,  $f_s = 2,200 \text{ Hz}$  เมื่อทราบค่า  $f_m$  และ  $f_s$  ก็สามารถหาค่า  
 ความต้านทาน  $R_1$  และ  $R_2$  ได้ โดยกำหนดให้ตัวเก็บประจุระหว่างขา 6 กับขา 5 เป็น  
 $0.01 \text{ microF}$  (ยังอยู่ในช่วงที่กำหนด)

จากสมการ :

$$f_m = 1/R_1 C$$

$$R_1 = 1/f_m C$$

$$R_1 = 1/1200 \times 0.01 \times 10^{-6}$$

$$R_1 = 83.3 \text{ Kohm}$$

เนื่องจากเราต้องสามารถปรับความถี่ได้อิสระ ดังนั้นจึงใช้โพเทนชิโอมิเตอร์  
 30 Kohm ต่ออนุกรมกับค่าต้านทาน 68 Kohm ระหว่างขา 7 กับกราวด์

และสามารถหา  $R_2$  ได้จากสมการเดียวกัน

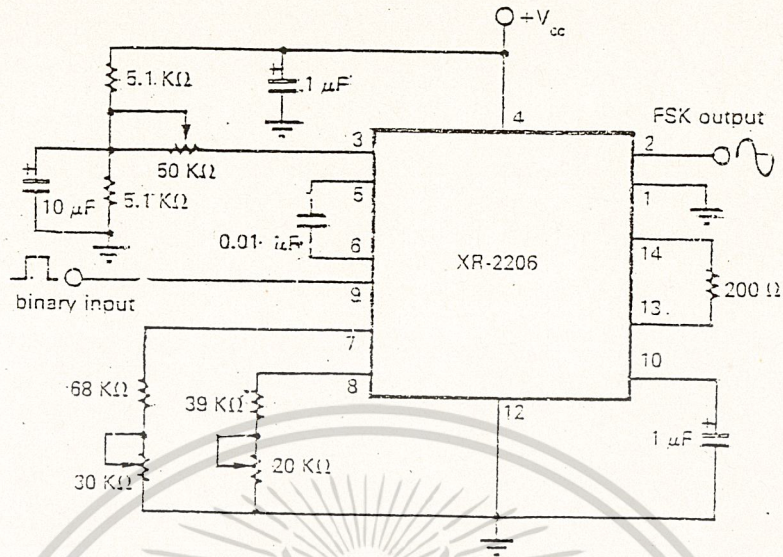
$$R_2 = 1/f_s C$$

$$R_2 = 1/2200 \times 0.01 \times 10^{-6}$$

$$R_2 = 45.45 \text{ Kohm}$$

ใช้โพเทนชิโอมิเตอร์ 20 Kohm อนุกรมกับค่าความต้านทาน 39 Kohm ต่อระหว่างขา  
 8 กับกราวด์ วงจรจะเป็นดังรูปที่ 6.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 วงจร FSK Modulator

**การปรับแต่งระดับเอาต์พุตไฟตรง**

ระดับแรงดันไฟตรงที่ขาเอาต์พุต (ขา 2) จะมีค่าโดยประมาณเท่ากับแรงดันที่ขา 3 จะได้จาก การแบ่งแรงดันระหว่างค่าความต้านทาน 5.1 Kohm สองตัวกับแรงดันไฟเลี้ยงประมาณ 6 V เมื่อแรงดันไฟเลี้ยงในวงจรเป็น +12 v และสามารถปรับโดยโพเทนซิโอมิเตอร์ 50 Kohm ที่อนุกรมกับขา 3 ดังนั้นการปรับที่ขา 3 ก็เป็นการปรับระดับของสัญญาณเอาต์พุตขา 2 ให้อยู่ในระดับที่ต้องการส่ง

**การปรับการผิดเพี้ยนรูปคลื่นของสัญญาณเอาต์พุต**

ขา 13 และ ขา 14 มีไว้สำหรับปรับแต่งรูปคลื่นเพื่อปรับการผิดเพี้ยน (distortion) ของรูปร่างสัญญาณ อันเนื่องมาจากความผิดเพี้ยนฮาร์โมนิก โดยการต่อค่าความต้านทานเข้าไประหว่างขา 13 และ 14 แต่ในคู่มือ XR-2206 แนะนำให้ใช้ค่า 200 ohm โดยไม่มีการปรับแต่งแต่อย่างใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 พิจารณาจากแบนด์วิท  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 ในการหาค่าแบนด์วิทที่แคบที่สุดจำเป็นต้องรู้ค่า  $f_m, f_s$  และ Bit Rate จากตัวอย่างที่ความเร็ว 1,200 Band เราหา  $F_n$  ได้ดังนี้

จาก  $MI = F/Fa$

เมื่อ  $F = [fm-fs]$

$= [1200-2200]$

$= 1000 \text{ Hz}$

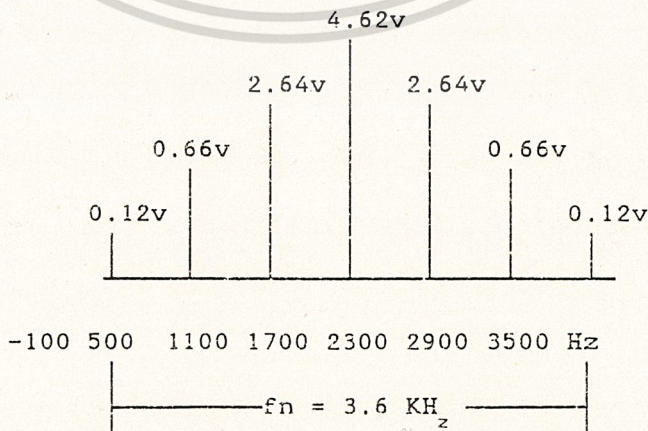
$Fa = \text{Bit Rate}$  ซึ่งก็คือ Band Rate

$= 1200 \text{ bps.}$

$MI = 1000\text{Hz}/1200\text{bps.}$

$= 0.83$

จากตาราง Bessel Function นั้นค่า MI 0.83 ไม่มีจึงประมาณเป็น 1.0 ซึ่งจะได้ความถี่ไซด์แบนด์ออกมาข้างละ 3 ความถี่ โดยแต่ละช่วงจะห่างกันเท่ากับ Bit Rate/2 คือ  $600 \text{ Hz}$  จากสเปกตรัมความถี่เข้าที่พบจะได้  $F_n = 3600 \text{ Hz}$  และมีลักษณะดังรูปที่ 7.

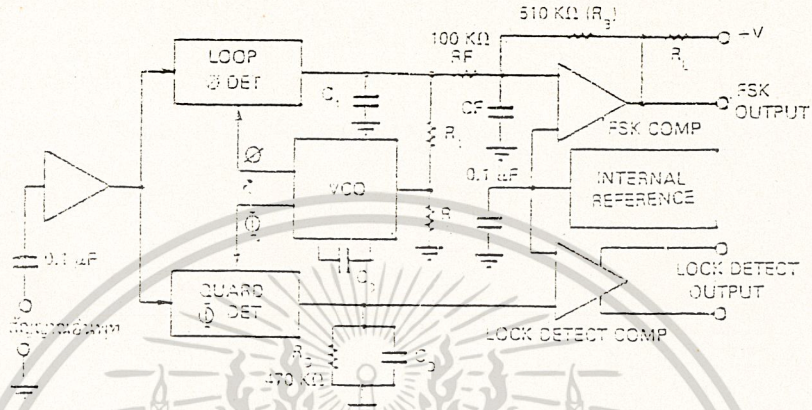


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือดัดแปลงเนื้อหาหรือข้อมูลใดๆ จากเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 7 สเปกตรัมความถี่ ณ ความเร็ว 1200 Band

จะเห็นว่าด้าน LSB ค่าความถี่ที่ติดลบ เป็นไปไม่ได้แต่เกิดขึ้นเพราะเราประมาณค่า MI เป็น 1.0 จะได้แบนด์วิท ประมาณ 3 เท่าของ Band Rate แต่จริงๆ แล้วไม่ถึง 3 เท่าของ Band Rate ซึ่งก็จะมีค่าความถี่  $-100 \text{ Hz}$  ให้ปรากฏแต่อย่างใด



รูปที่ 8 โครงสร้างภายในของ FSK DEMODULATOR

**การออกแบบ FSK Demodulator**

FSK Demodulator จะออกแบบกับไอซีเบอร์ XR-2211 ซึ่งเป็นโมโนลิธิคเฟสล็อกคูลุป โดยมีย่านความถี่ในการใช้งานตั้งแต่ 0.01 Hz จนถึง 300 Hz จนถึง 300 KHz

โครงสร้างภายในของ XR-2211 เมื่อประยุกต์วงจรเป็น FSK Demodulator จะเป็นดังรูปที่ 9

ส่วนประกอบหลักของ PLL ใน XR-2211 ประกอบด้วย 2 ส่วน คือ

1. Signal Pre-Amp มีหน้าที่จำกัดขนาดของสัญญาณอินพุท ให้อยู่ในค่าประมาณ 2 mV rms. และขยายอีกครั้งหนึ่งเพื่อให้เป็นสัญญาณระดับสูง
2. VCO (Voltage Control Oscillator) มีเฟสดีเท็คเป็นภาคแรกโดยเอาพุท จะได้เป็นความถี่ผลบวก (Sum frequency) และความถี่ผลต่าง (Difference frequency) คือ  $2f$  และ  $0 \text{ Hz}$  ตามลำดับ เมื่อ Phase Detect อยู่ในสถานะ Sum

frequency) ก็จะได้ DC Error Voltage ออกไปยัง VCO เพื่อควบคุมการผลิตความถี่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ออกมาค่าหนึ่งในการะบุคดีความถี่ที่รีรันนิ่ง ( $f$ ) จะ Set ค่าโดยความต้านทาน  $R_1$  และไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ คาปาซิเตอร์  $C_0$  โดยข้ามผ่านความต้านทาน  $R_1$  ซึ่งสามารถหา  $f_0$  โดยได้จาก

$$f_0 = 1/R_0 C_0 \text{ Hz}$$

### รายละเอียดในการออกแบบ FSK Demodulator

จากวงจรในรูปที่ 10 อุปกรณ์ภายนอกคือ  $R_0 C_0$  จะ Set Frequency ( $f_0$ ) ของ PLL  $R_1$  จะเซ็ทแบนด์วิท  $C_1$  Set Damping factor หรือ filter time constant,  $C_F$  และ  $R_F$  สำหรับ Set Data FSK output ค่าความต้านทาน  $R_8$  (510 Kohm) ระหว่างขา 7 กับ ขา 8 เป็นตัวป้อนกลับทางบวกเพื่อให้ Transition Time ของ output FSK เร็วขึ้น

ดังนั้น การออกแบบวงจรจะต้องหาค่าอุปกรณ์ภายนอกจะนำมาต่อดังนี้คือ:

1. คำนวณค่า Centre frequency ( $f_0$ ) ของ PLL จาก

$$f_0 = (f_m + f_s)/2$$

2. เลือก Timing Resister ( $R_0$ ) ซึ่งจะต้องอยู่ในช่วง 10 Kohm ถึง 100 Kohm

3. หาค่า  $C_0$  จาก :

$$C_0 = 1/f_0 R_0$$

4. หาค่า  $R_1$  เพื่อตั้ง Bandwidth จาก

$$R_1 = (R_0) f_0 / \Delta f$$

$$\text{เมื่อ } \Delta f = |f_s - f_m|$$

5. หาค่า  $C_1$  เพื่อตั้ง Damping factor จาก

$$\text{Damping factor} = 1/4 \text{ square root ของ } C_0/C_1$$

เอกสารนี้เป็นเอกสารที่ส่งไปสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า โดยทั่วไป Damping factor กำหนดให้เป็น 1/2 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{เพราะฉะนั้น } C_1 = C_0/4$$

6. หาค่า  $C_F$  เมื่อ  $R_F = 100 \text{ Kohm}$   $R_g = 510 \text{ Kohm}$  จะหา  $C_F$  ได้จาก

$$C_F = 3/\text{Band Rate} \quad (\mu\text{F})$$

ค่าอุปกรณ์ทุกตัวจะต้องมีค่าใกล้เคียงกับค่ามาตรฐานๆไป ยกเว้น  $R_o$  ซึ่งเป็น Fine-Tune Adjust เพราะ  $R_o$  จะอนุกรมกับ  $R_x$  ซึ่งจะได้กล่าวต่อไป

จากการออกแบบ FSK Generator มาแล้ว ณ ความเร็ว 1200 Band เราก็สามารถเอาข้อมูลต่างๆมาออกแบบ FSK Demodulator ได้ดังนี้

1. หา  $f_o$  :

$$f_o = (1200+2200)/2$$

$$f_o = 1700 \text{ Hz}$$

2. กำหนด  $R_o$  ให้เป็น 20 Kohm โดยใช้โพเทนชิโอมิเตอร์ 5 Kohm อนุกรมกับ 18 Kohm

3. หา  $C_o$  ;

$$C_o = 1/f_o R_o$$

$$C_o = 1/1700 \times 20 \text{ Kohm}$$

$$C_o = 0.03 \mu\text{F}$$

$$C_o \text{ ใช้ค่า } 0.027 \mu\text{F}$$

4. หา  $R_1$  ;

$$R_1 = R_o f_o / .f$$

$$R_1 = 20 \text{ Kohm} \times 1700 / 1 \text{ KH}_z$$

$$R_1 = 34 \text{ Kohm}$$

5. หา  $C_1$  ;

$$C_1 = C_o / 4$$

$$C_1 = 0.027 / 4 \mu\text{F}$$

$$C_1 \text{ ใช้ค่า } 0.0067 \mu\text{F}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. หา  $C_f$  ;

$$C_f = 3 / 1200 \text{ Band } \mu F$$

$$C_f = 0.0025 \mu F$$

$$C_f \text{ ใช้ค่า } 0.0027 \mu F$$

วงจรที่ได้จากการออกแบบ จะเป็นดังรูปที่ 10.

สำหรับ FSK Band ในคู่มือ XR-2211 ได้กำหนดค่าอุปกรณ์ต่างๆ ณ ความเร็วในการส่งข้อมูลต่างๆ กัน ดังตารางที่ 3.

FSK BAND	ค่าอุปกรณ์
75 BAND $f_m = 1110 \text{ Hz}$ $f_s = 1170 \text{ Hz}$	$C_o = 0.044 \mu F$ $C_1 = 0.011 \mu F$ $C_f = 0.04 \mu F$ $R_o = 18 \text{ Kohm}$ $R_1 = 380 \text{ Kohm}$
300 BAND $f_m = 1070 \text{ Hz}$ $f_s = 1270 \text{ Hz}$	$C_o = 0.039 \mu F$ $C_1 = 0.01 \mu F$ $C_f = 0.005 \mu F$ $R_o = 18 \text{ Kohm}$ $R_1 = 100 \text{ Kohm}$
1200 BAND $f_m = 1200 \text{ Hz}$ $f_s = 2200 \text{ Hz}$	$C_o = 0.027 \mu F$ $C_1 = 0.01 \mu F$ $C_f = 0.0022 \mu F$ $R_o = 18 \text{ Kohm}$ $R_1 = 30 \text{ Kohm}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

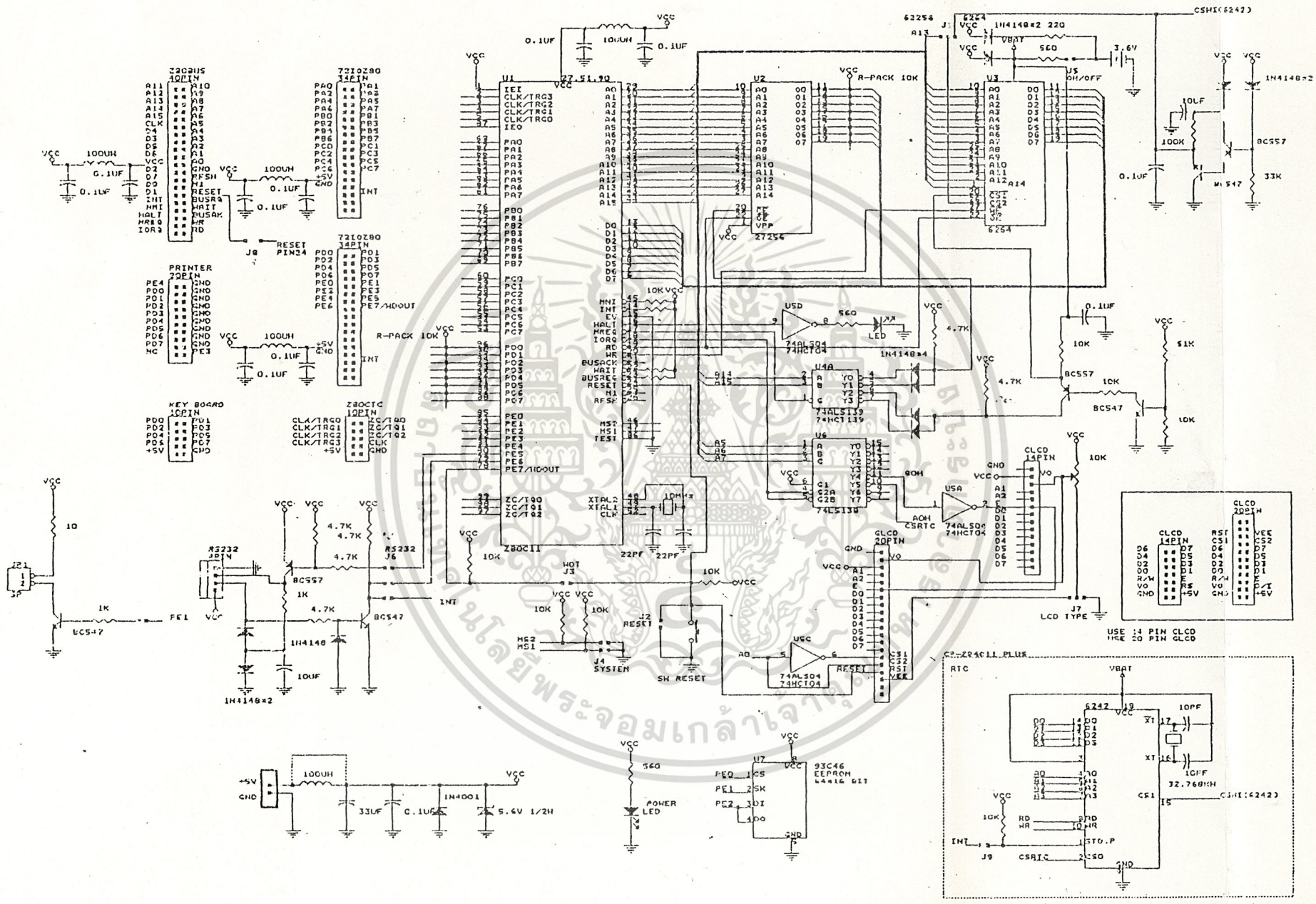
ตารางที่ 3. FSK BAND และค่าอุปกรณ์ภายนอก

### FSK ในทางปฏิบัติ

จากวงจรที่ได้ออกแบบทั้ง 2 ด้าน คือ รับและส่ง สามารถส่งสัญญาณดิจิทัลได้ตามความเร็วที่ได้ออกแบบตามวงจรนั้นๆ และต้องจัดความถี่ต่างๆ ให้อยู่ใน FSK BAND ด้วย ส่วนสายส่งสัญญาณก็เป็นเคเบิลโทรศัพท์ อิมพีแดนซ์ 600 ohm ความสำคัญจะอยู่ทางด้านรับ เพราะต้องมีการปรับแต่ง Fine - Tune ด้วย

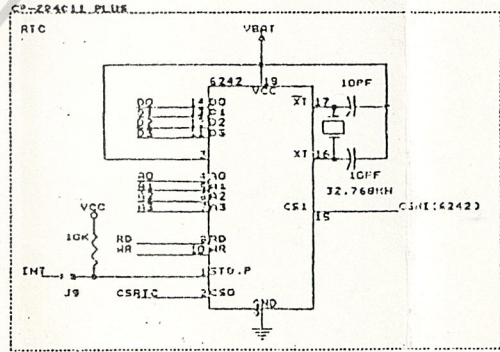
จากการออกแบบจะเห็นว่า การรับ-ส่ง ข้อมูลดิจิทัลแบบ FSK สามารถทำการออกแบบได้ง่าย โดยอาศัยหลักการของ FM ทุกอย่าง แต่อย่างไรก็ตาม FSK ยังมีข้อจำกัดในเรื่องความเร็วในการติดต่อสื่อสารคือ Band Rate อยู่มากกว่าคือ ในระบบการสื่อสารที่จำเป็นต้องใช้ความเร็วในการส่ง-รับสูงๆ เช่น ในระบบ TDM ซึ่งความเร็วของ PCM ข้อมูลจะมีความเร็วเป็น Mbps. ( $10^6$  bps) FSK ไม่สามารถทำได้เพราะข้อจำกัดในเรื่องความถี่คือ เมื่อส่งข้อมูล 2 bit คือ 0 และ 1 จะต้องใช้ความถี่ถึง 2 ค่า เพื่อแยกความแตกต่าง แต่ในระบบ TDM การส่งข้อมูลในแต่ละครั้งจะกระทำมากกว่า 2 bit ซึ่ง FSK ไม่สามารถทำได้ จึงต้องแบบ PSK หรือ QAM แทนโดยใช้เพียงความถี่เดียว แต่จะอาศัยความแตกต่างของเฟสในการแยกข้อมูลออกมา เช่น เมื่อข้อมูลเป็น 2 bit จะแทนด้วย bit 0 ด้วยเฟส 0 องศา และ bit 1 แทนด้วย 180 องศา ซึ่งจริงๆแล้วใน 1 Cycle จะมีมุมเฟสได้ 360 องศา ดังนั้นเราสามารถแบ่งเฟสเหล่านี้เพื่อแทนข้อมูลได้ bit มากขึ้น ส่วนในระบบ QAM จะเป็นการผสมผสานระหว่าง PSK กับ AM ซึ่งเห็นได้ชัดว่าสามารถส่งข้อมูลด้วยความเร็วที่สูงกว่า PSK อยู่แล้ว คือ แทนไบนารีได้มากเกินขึ้นซึ่งวิธีการทั้ง 2 ดังกล่าวจะนำไปใช้ในการสื่อสารข้อมูลแบบ ชิงโครนัส ส่วน FSK จะนำไปใช้ในการสื่อสารข้อมูลแบบ อะซิงโครนัส ที่มีความเร็วในการติดต่อที่ต่ำกว่า 2 Kbps ( $2 \times 10^3$  bps) และใช้สายโทรศัพท์เป็นสายส่ง เช่น FSK Modem เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



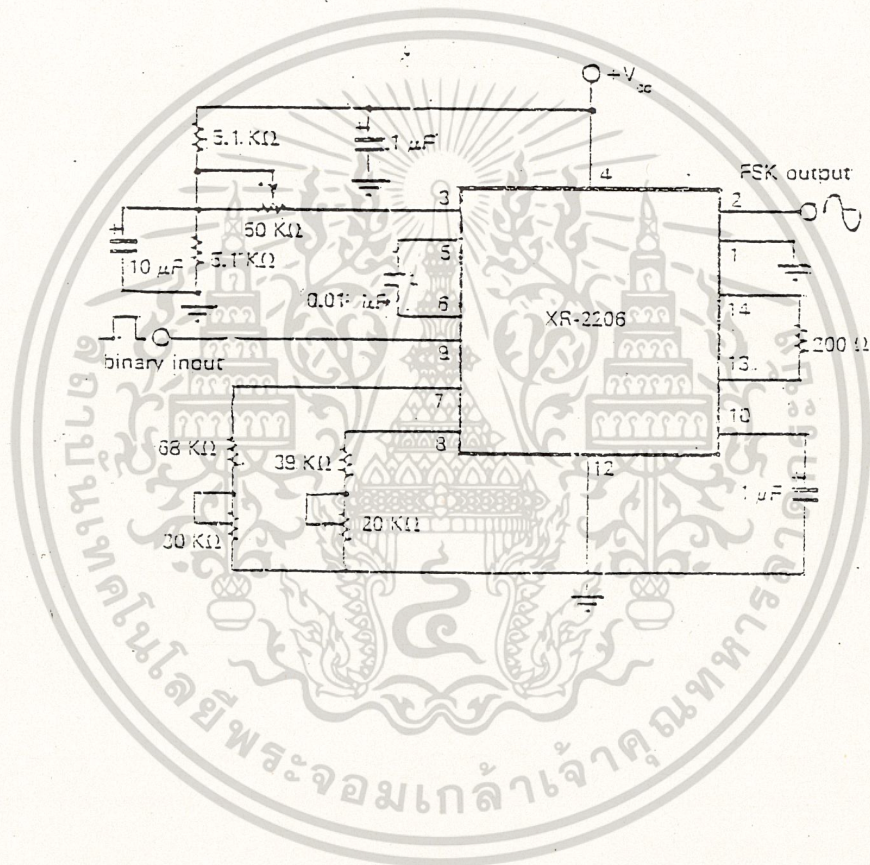
CLCD	14PIN	RS1	1	VEE	1
00	00	CS1	04	D5	07
01	01	04	04	D6	08
02	02	05	05	D7	09
03	03	06	06	D8	10
04	04	07	07	D9	11
05	05	08	08	D10	12
06	06	09	09	R-4	13
07	07	10	10	R-4	14
VO	VO	V0	V0	D-T	15
GND	GND	+5V	GND	+5V	16

USE 14 PIN CLCD  
USE 20 PIN CLCD



## 4.1.2 วงจร FREQUENCY SHIFT KEYING

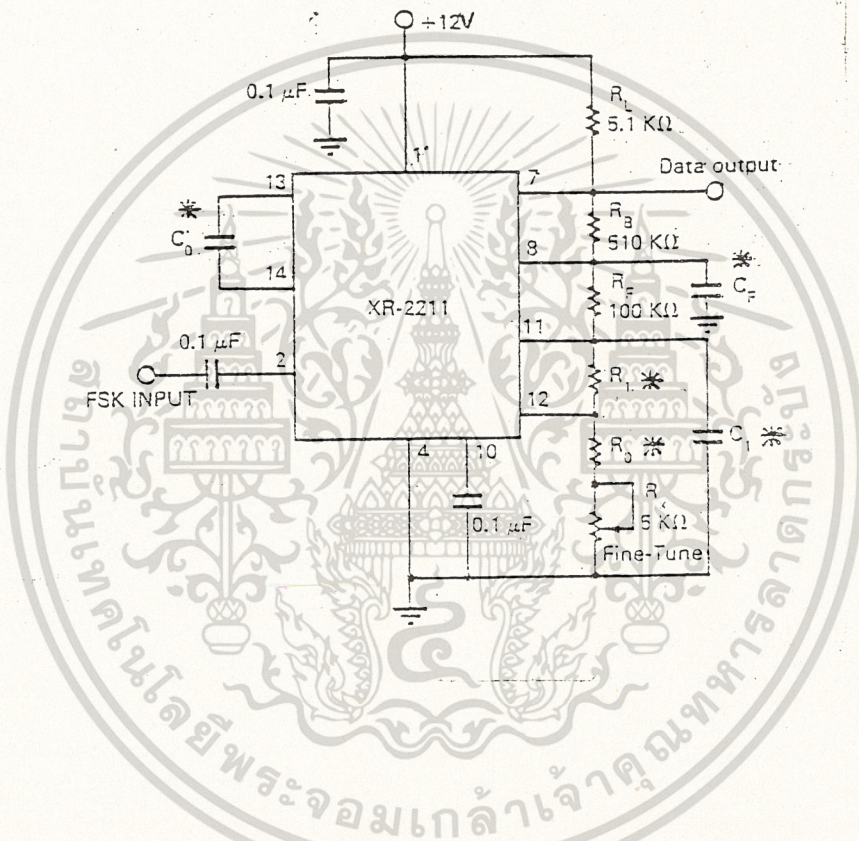
รูปที่ 2 เป็นวงจรที่ใช้งานโดยใช้ IC เบอร์ XR-2206



รูปที่ 2 วงจร FREQUENCY SHIFT KEYING ใช้ IC เบอร์ XR-2206

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.1.4 วงจร FREQUENCY SHIFT KEYING DECODER



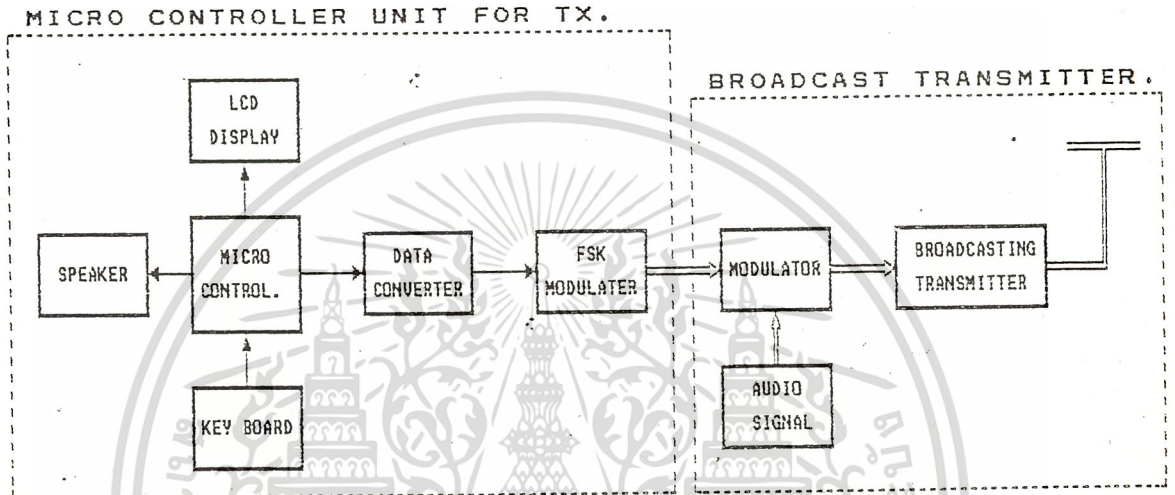
รูปที่ 4 วงจร FREQUENCY SHIFT KEYING DECODER

ใช้ IC เบอร์ XR-2211

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 การทำงานของระบบ

การทำงานของอุปกรณ์รับส่งสัญญาณเตือนภัยทางอากาศด้านส่ง



จากรูปที่ 1 Block Diagram ด้านส่งจะประกอบด้วย Micro Processor Control Unit เพื่อใช้ในการทำกระบวนการส่งข้อมูลข่าวสาร โดยการ Scan Function key และนำข้อมูล จาก MEMORY ออกมา Display ที่ LCD และจัดการเกี่ยวกับข้อมูลที่ส่งผ่านข้อมูลออกทาง Serial Port โดยผ่านขบวนการทำ Data Convert โดยการควบคุมจาก Micro Control Data ดังกล่าวที่ออกจาก Serial Port จะส่งในรูปของ ASCII Code 8 Bit Boud Rate 16 bps ตามตารางที่ 1 ในรูปที่ 2. เป็น Data Format (ASCII) ที่ส่งออกจาก Serial port

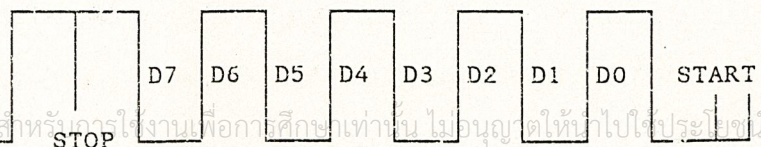
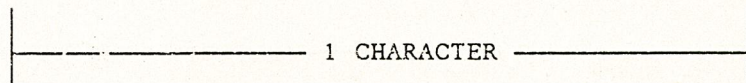
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## CHARACTER FONT TABLE

Higher Lower Char	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
xxxx0000	C15 RAM (1)	[Character grid for 0000]											
xxxx0001	(2)	[Character grid for 0001]											
xxxx0010	(3)	[Character grid for 0010]											
xxxx0011	(4)	[Character grid for 0011]											
xxxx0100	(5)	[Character grid for 0100]											
xxxx0101	(6)	[Character grid for 0101]											
xxxx0110	(7)	[Character grid for 0110]											
xxxx0111	(8)	[Character grid for 0111]											
xxxx1000	(9)	[Character grid for 1000]											
xxxx1001	(10)	[Character grid for 1001]											
xxxx1010	(11)	[Character grid for 1010]											
xxxx1011	(12)	[Character grid for 1011]											
xxxx1100	(13)	[Character grid for 1100]											
xxxx1101	(14)	[Character grid for 1101]											
xxxx1110	(15)	[Character grid for 1110]											
xxxx1111	(16)	[Character grid for 1111]											

NOTE: CGRAM is a CHARACTER GENERATOR RAM having a storage function of character pattern which enable to change freely by user's program.

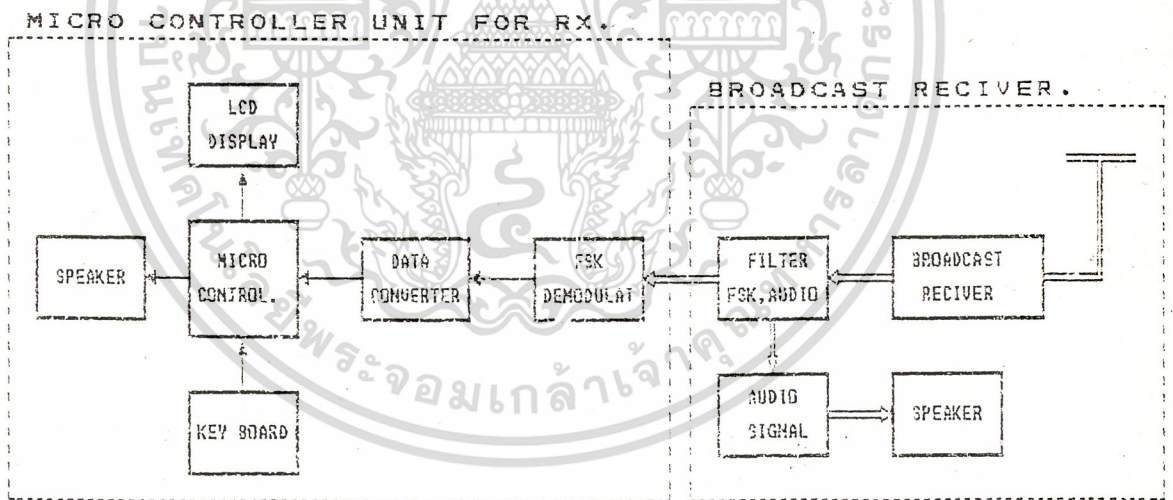
ตาราง ASCII CODE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการทำงานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ในเชิงพาณิชย์  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 2 เป็น Character ประกอบด้วย 8 Bit เริ่มส่งจากการส่ง START Bit  $1^{1/2}$  Bit แล้วตามด้วย Data Bit 0-7 แต่ละ Bit จะเป็นเวลา  $1/16$  เท่ากับ 62.5 ms และ Stop Bit 2 Bit ยกตัวอย่างตามตารางรูปที่ 1. ถ้าต้องการส่งตัวอักษร "U" จะเห็นได้ว่า Data Bit จะเป็น 0101 0101 (56H) นี่เป็นเพียงการส่งตัวอักษรเดียว ในข้อมูลข่าวสารเกี่ยวกับการเตือนภัยส่วนใหญ่จะมีรูปแบบที่แน่นอนและต้องการความรวดเร็ว ดังนั้นในโครงการนี้จึงจัดรูปข่าวสารเป็นรูปของ Function Key คือเก็บเป็นข้อความไว้ใน Memory แล้วส่งทีละข้อความโดยการส่งการกด Function Key ในส่วนของค่า Data Convertor ก็จะจัดการส่ง Character ไปทีละ Character ส่งไป Modulate กับ Frequency Shift Key ออกเป็น 2 ความถี่ คือความถี่ 32 Hz เป็นช่วง Mark และ 24 Hz เป็นช่วง Space ตามรูปที่ 2. สัญญาณ Output ของ Frequency Shift Keying ก็ส่งไป Modulate ร่วมกับรายการทางสถานีส่งอากาศแพร่กระจายคลื่น

การทำงานของอุปกรณ์รับส่งสัญญาณเตือนภัยทางอากาศด้านรับ

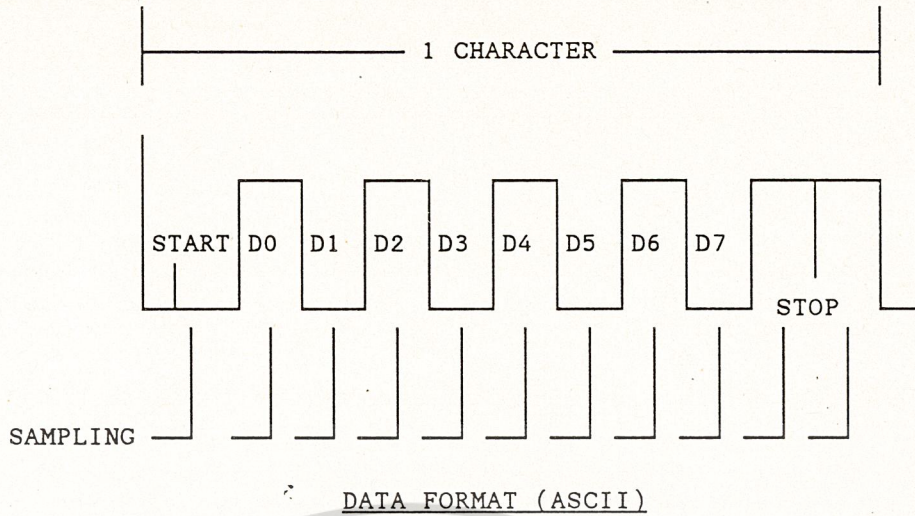


รูปที่ 3 BLOCK DIAGRAM อุปกรณ์ด้านรับ

ด้านรับ สัญญาณ Frequency Shift Keying ที่ถูก Detect จาก Broad

Casting System จะผ่านการ Demodulate โดย FSK Demodulator ได้เป็น Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 Format ASCII ผ่าน Serial Port ผ่าน Data Converter โดย Data ที่รับได้เป็น  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 สัญญาณ เดียวกับด้านส่ง ตามรูปที่ 3.



### รูปที่ 3 วิธีการ read data

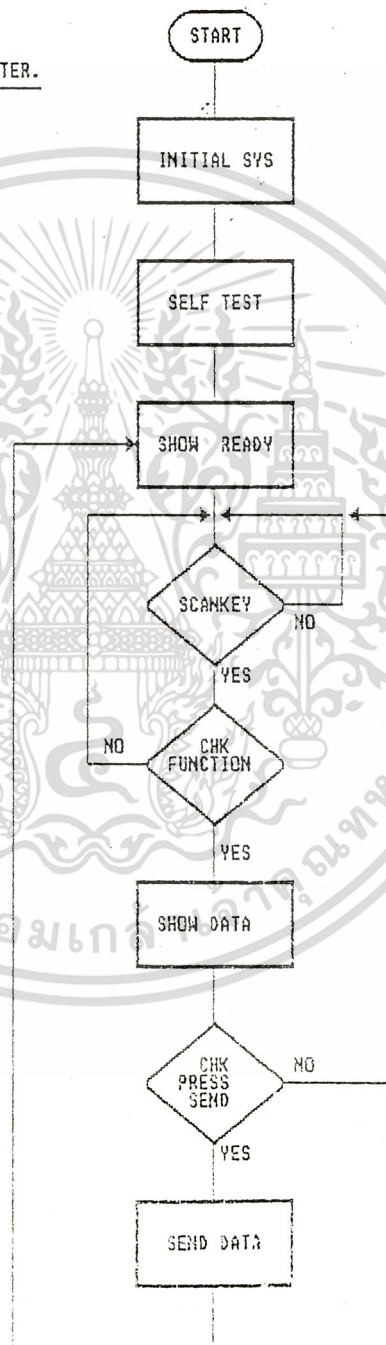
จากรูปที่ 3 Data Format จะถูก Read Data โดยการ Sampling เอาช่วงกลางของ Duration ของแต่ละ Bit เพราะเป็นช่วงที่มีค่าคงที่มากที่สุด เพื่อเข้าไปจัดการกับขบวนการแสดงผลข้อมูลที่ได้รับพร้อมทั้งมีเสียงเตือนขณะที่ได้รับ Data โดยการควบคุมของ Micro Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 FLOW CHART และ PROGRAM การทำงานของ MICRO CONTROLLER UNIT

## 5.1 FLOW CHART และ PROGRAM ทางด้านอุปกรณ์ส่งข้อมูล

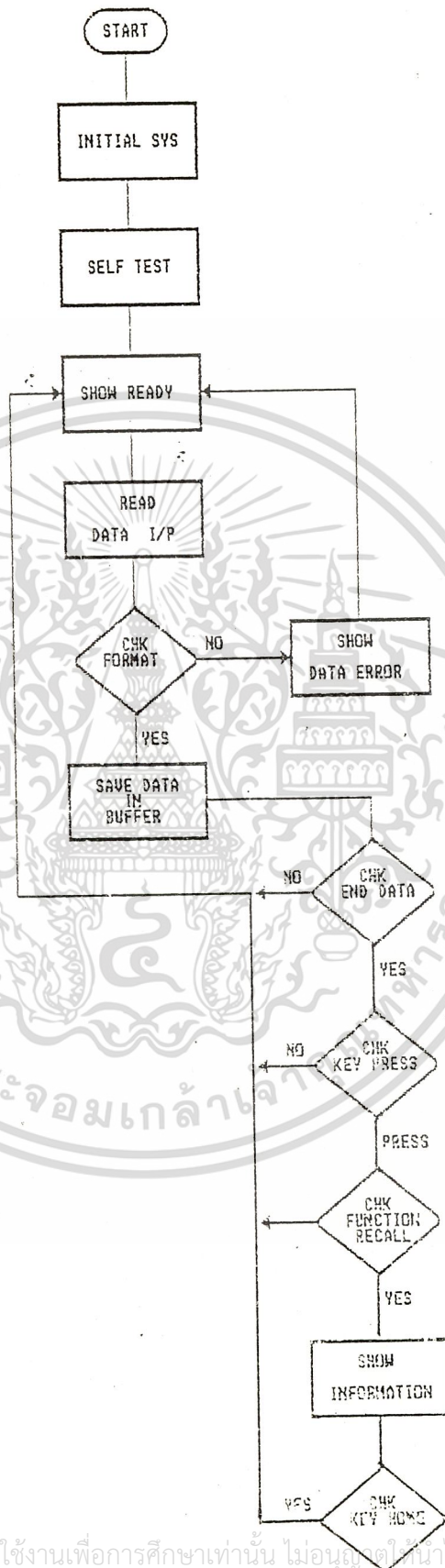
FLOWCHART FOR TRANSMITTER.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 FLOW CHART และ PROGRAM ทางด้านอุปกรณ์รับข้อมูล

FLOWCHART PROGRAM FOR RECIVER.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.3 MAIN UTILITY PROGRAM (Z84C11)

```

;*****
;
; MAIN PROGRAMME FOR SUB CALL *
;
;*****

;
ORIGIN EQU 0000H
ORG ORIGIN

;
FR1 EQU 0DBH
FR2 EQU 0BOH
MONS EQU 3FFFH
RSTN EQU 0CFH
CODE EQU 0A3H
USRAM EQU 8000H
LF EQU 0AH ;line feed
CNTL EQU 0CH ;PGUP
CR EQU 0DH ;Cairrer return
BS EQU 08H ;back space
BEL EQU 07H ;bell
EOF EQU 1AH ;End of file
ESC EQU 1BH
CONX EQU 18H
CONS EQU 13H
PRMT EQU 3EH
SPACE EQU 20H
BLANK EQU 20H
DTCADR EQU 2CH
TRCH EQU 96H

;
; I/O CONTROL REGISTER ADDRESS

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CTC0 EQU 10H
CTC1 EQU 11H
CTC2 EQU 12H
CTC3 EQU 13H
;
PA EQU 50H
PB EQU 51H
PC EQU 52H
PD EQU 30H
PE EQU 40H
;
PAC EQU 54H
PBC EQU 55H
PCC EQU 56H
PDC EQU 34H
PEC EQU 44H
;
WDTMAS EQU 0F0H
WDTCN EQU 0F1H
MISREG EQU 0EEH
MISCON EQU 0EFH
;
; I/O LCD PORT
PDATA EQU 80H
PSING EQU 82H
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีทซ์ทั้งห้าขงปีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; POWER UP DELAY *
; *****
;

```

START1 DEC A

NOP

JR NZ, START1

JP INIT

;

;\*\*\*\*\*

; RESTART 08H BREAK \*

;\*\*\*\*\*

JP BREAK

NOP

NOP

NOP

NOP

NOP

;

;\*\*\*\*\*

; RESTART 10H SYSCAL \*

;\*\*\*\*\*

;

JP SYSCAL

NOP

NOP

NOP

NOP

NOP

;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบุคลากรในหน่วยงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; RESTART 18H \*

;\*\*\*\*\*

;

LD A, 18H

JP REST18

;

\*\*\*\*\*

; RESTART 20H \*

\*\*\*\*\*

;

CALL SAVE

LD A, 20H

JP REST20

;

\*\*\*\*\*

; RESTART 28H \*

\*\*\*\*\*

;

CALL SAVE

LD A, 28H

JP REST28

;

\*\*\*\*\*

; RESTART 30H \*

\*\*\*\*\*

;

CALL SAVE

LD A, 30H

เอกสารนี้เป็นเอกสารที่สพ.นไว้ส REST30 ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

\*\*\*\*\*

; INT 38H \*

```

;
CALL SAVE
LD A, 38H
JP REST38
;
ORG 0066H
;

```

```

;*****

```

```

; NMI 66H *

```

```

;*****

```

```

;
CALL SAVE
LD A, 66H
PUSH HL
LD HL, (RST66H)
CALL CKRST
EX (SP), HL
CALL RESTORE
RET
;
;

```

```

REST18 LD HL, (RST18H)
CALL CKRST
PUSH HL
LD HL, SYFAG
BIT 4, (HL)
LD HL, (RST18H)

```

```

JR Z, REST180
CALL STEPRST
CALL SX1
REST180 EX (SP), HL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
;
REST20 LD HL,(RST20H)
CALL CKRST
PUSH HL
LD HL,SYSFAG
BIT 4,(HL)
LD HL,(RST20H)

```

```

JR Z,REST200
;
CALL STEPRST
CALL SX1
REST200 EX (SP),HL
CALL RESTORE
RET
;

```

```

REST28 LD HL,(RST28H)
CALL CKRST
PUSH HL
LD HL,SYSFAG
BIT 4,(HL)
LD HL,(RST28H)
JR Z,REST280
;
CALL STEPRST
CALL SX1
REST280 EX (SP),HL
CALL RESTORE
RET
;

```

```

CALL STEPRST
CALL SX1
REST280 EX (SP),HL
CALL RESTORE
RET
;

```

```

REST30 LD HL,(RST30H)
CALL CKRST

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD HL,SYSFAG
BIT 4,(HL)
LD HL,(RST30H)
JR Z,REST300
CALL SX1
; CALL STEPRST
REST300 EX (SP),HL
CALL RESTORE
RET

```

```

REST38 LD HL,(RST38H)
CALL CKRST
PUSH HL
LD HL,SYSFAG
BIT 4,(HL)
LD HL,(RST38H)
JR Z,REST380
CALL SX1

```

```

; CALL STEPRST
REST380 EX (SP),HL
CALL RESTORE
RET

```

```

;
STEPRST PUSH HL

```

```

PUSH DE

```

```

PUSH BC

```

```

CALL STEPEX0

```

```

LD A,-2

```

```

LD (ERKFLG),A

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP DE
POP HL
RET
;
RESTORE LD HL,(R_AF)
PUSH HL
POP AF
LD HL,(R_HL)
RET
;
SAVE LD (R_HL),HL
PUSH AF
POP HL
LD (R_AF),HL
RET
;
CKRST PUSH AF
LD A,L
OR H
JR NZ,CKRST1
CALL CRLF
CALL MSGPRT
DB "Get RST",0
POP AF
CALL DSPA
CALL MSGPRT
DE "H check PC&SP",CR,LF,0
POP HL
JP FRMPT1
CKRST1 POP AF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้ภายในสำนักงานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
SBCINT  OR    A
        SBC   HL,BC
        JR    Z,ANYINT
        RET

;
ANYINT  LD    HL,(BUFPC)
        LD    (R_PC),HL
        LD    HL,STACK
        LD    (R_SP),HL
        CALL SERCH
        CALL STPCLR      ;Restroe instruction
        CALL CRLF
        CALL MSGPRT
        DB    "INT ANY TIME",BEL,CR,LF,0
        POP   HL
        CALL RESTORE
        JP    PRMPT

;
;*****
;      BREAK ENTRY    *
;*****
;
BREAKR  PUSH  AF
        LD   A,-4      ;Break list reg
        LD   (BRKFLG),A
        POP  AF
        LD   (R_HL),HL
        POP  HL
        JR   BREAK1

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้อัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

BREAK  LD  (R_HL),HL      ;Save HL
        POP  HL
        DEC  HL
BREAK1  LD  (R_PC),HL      ;Save PC
        LD  (R_IX),IX
        LD  (R_IY),IY
        LD  (R_SP),SP      ;Save SP
        LD  SP,SYSTK
        LD  (R_DE),DE      ;Save DE
        LD  (R_BC),BC
        PUSH AF
        POP  BC
        LD  (R_AF),BC      ;Save AF
        LD  A,I             ;Save IFF
        LD  A,0
        JP  PO,BREAK10
        LD  A,4
BREAK10 LD  (R_IFF),A
        LD  A,(BRKFLG)
        CP  -1             ;Go step ?
        JP  Z,STPENT       ;yes
        OR  A              ;Nomal break ?
        JP  Z,BRKENT       ;Yes
        CP  -4             ;No, program display reg
        JP  Z,BREAK2
        JP  ONESTP        ;No, next or untrace command
BREAK2  CALL REGDSP
        CALL STPCLR
        JP  PRMPT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; *** break stop entry ***

;

BRKENT CALL SERCH          ;Break address serch & break point

                                ;reset

LD DE, (R_PC)

CALL SRCBRK          ;Serch break

JR C, BRKENT1

LD DE, 4

ADD HL, DE

LD A, (HL)

OR A

JR Z, BRKENT2

DEC A

JR Z, BRKENT1

LD (HL), A

JP GO2

;

BRKENT2 LD (HL), 1

;

BRKENT1 CALL REGDSP          ;Display register

JP PRMPT

;

;

;*****

; INITIAL SYSTEM *

;*****

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
INIT LD SP, SYSTK

LD A, (7FFFH)

CP 0A3H

```

```

LD A,(0FFFFH)
CP 0A3H
JP Z,8000H ;RAM ADDRESS 8000-FFFFH 32K

LD HL,0
INIT1 DEC HL
LD A,H
OR L
JR NZ,INIT1
LD A,(B96)
;
SETBUAD LD (BUT),A
SETPORT LD A,00100000B ;SET PORT E bit 6 in,5 out
OUT (PEC),A
INIT11 LD SP,SYSTK
LD A,0
LD (BRKFLG),A
LD (SYSFAG),A
LD A,(PWCODE)

CP CODE
JP Z,PRMPT1
;
INIT2 LD HL,NSTACK ;Clear
LD DE,NSTACK+1
LD BC,WORK_SIZ-NSTACK-1
LD (HL),0
LDIR
LD HL,STACK
LD (R_SP),HL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LD (R_PC),HL
LD (BUFPC),HL
LD (GETADR),HL
LD A,0
LD (R_IFF),A
LD A,CODE
LD (PWCODE),A
LD A,(B96)
LD (BUT),A
```

MAIN

CALL MSGPRT

```
DB " " , CR, LF
DB 0CH
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,CR,LF
DB FR1," " , FR1,FR2,CR,LF
DB FR1," ET-DEBUGGER Z84C11 V1.1 " , FR1,FR2,CR,LF
DB FR1," " , FR1,FR2,CR,LF
DB FR1," Copyright (C) 1991 By ETT CO.,LTD. " , FR1,FR2,CR,LF
DB FR1," _____ " , FR1,FR2,CR,LF
```

```
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1
DB FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR1,FR2,CR,LF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการศึกษาค้นคว้าเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ในการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DB FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2
DB FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2
DB FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,FR2,CR,LF,0
```

```

;
;*****
;  PROMPT  &  COMMAND  *
;*****
;
PRMPT1
;      LD   A,0
;      LD   (R_1FF),A
;      LD   HL,(BUFPC)
;      LD   (R_PC),HL
;      LD   HL,STACK
;      LD   (R_SP),HL
;      CALL SERCH
;      CALL STPCLR
;
PRMPT  DI
;      LD   SP,SYSTK
;      CALL MSGPRT      ;string display
;      DB   CR,LF,"ET>",0 ;Prompt display
;
PRMPT2  CALL COMIN      ;Get strings
PRMPT21 LD   HL,COMBUF
;
;      LD   A,(HL)
;      INC  HL          ;Command
;
;      CR   A
;      JR   Z,PRMPT     ;0=no command
;
;      CP   "E"        ;get data to memory

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีจ้งทั้งทำมมีนั้ดอแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CP "D" ;dump memory  
 JP Z,DMPCMD  
 CP "G" ;go user program  
 JP Z,GOCMD  
 CP "T" ;next step execute  
 JP Z,TRACE  
 CP "R" ;Register command  
 JP Z,REGCMD  
 CP "B" ;Break point set command  
 JP Z,BRKCMD  
 CP "F" ;Fill memory  
 JP Z,FILLCMD  
 CP "M" ;Move memory  
 JP Z,MOVCMD  
 CP "N" ;New command  
 JP Z,NEWCMD  
 CP "O" ;Port output command  
 JP Z,OUTCMD  
 CP "I" ;Port input command  
 JP Z,INCMD  
 CP "L" ;intel hex format down load  
 JP Z,LODCMD  
 CP "P" ;intel hex format up load  
 JP Z,PUNCH  
 CP "C" ;Compare command  
 JP Z,COMP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CP "V" ;Variable command  
 JP Z,VARCMD  
 CP "H" ;Help command  
 JP Z,HELP

```

JP    Z,HELP
CP    "A"
JP    Z,AUNEXT
CP    "U"
JP    Z,AUNEXT
CP    "Q"      ;
JP    Z,QUIT
CP    "S"
JP    Z,EXAMPLE
CP    "Y"
JP    Z,YANK
CP    "K"
JP    Z,KEEPREG
CP    "X"
JP    Z,TURBO
;
COMERR CALL MSGPRT      ;Command ERR
DB     BEL,CR,LF,"Syntax Error",CR,LF,0
JP    PRMPT
;
;*****
; GET DATA TO MEMORY *
;*****
;
SETCMD CALL BLKSKP
OR     A              ;A=0 For end
JR    Z,SETCMD1      ;yes Address default
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL GETHEX      ;No, get address hex to DE
JP    C,COMERR

```

```

JP Z,EDIT

OR A

JP NZ,COMERR

LD (GETADR),DE ;Set new addr

;

SETCMD1 CALL CRLF

LD DE,(GETADR)

CALL DSPDE ;Display address

LD A,(DE)

CALL DSPA ;Display data

CALL SPC1 ;one Space bar

;

SETCMD_0 CALL CONIN

CP BS

JR Z,SETCMD_0

;

CP DECADR

JR NZ,SETCMD_1

DEC DE

LD (GETADR),DE

JR SETCMD1

;

SETCMD_1 CALL CONOUT

SETCMD_2 CP CR ;Enter

JR Z,SETCMD2

CP ESC ;Exit

JP Z,SETEND

;

CALL HEX

LD C,0

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกร่างหากมีที่ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD B,A ;Save high nibble

SETCMD11 CALL CONIN

CALL CONOUT

CP BS

JR NZ,SETCMD12

LD A," "

CALL CONOUT

LD A,BS

CALL CONOUT

JR SETCMD_0

;

SETCMD12 BIT 0,C

JR NZ,SETERR

CP CR

JR Z,SETERR

;

CP ESC

JP Z,SETEND

CALL HEX

JR C,SETERR

SLA B

SLA B

SLA B

SLA B

OR B

;

LD C,A

EX DE,HL

CALL CKROM

EX DE,HL

JR C,SETERR

LD A,C

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD (DE),A
;

LD HL,8000H
SETCMD13 DEC HL

LD A,H
OR L

JR NZ,SETCMD13

;

SETCMD2 INC DE ;Next address

LD (GETADR),DE
JP SETCMD1

;

SETERR LD A,BEL
CALL CONOUT
JP SETCMD1

;

SETEND CALL CRLF
JP PRMPT

;

;*****
; EDIT *
;*****
;

EDIT LD (FILWRK),DE ;START

INC HL

CALL GETHEX

JP C,COMERR

LD (FILWRK+2),DE ;FINAL
;

CP

JP NZ,COMERR

INC HL ;INSERT OR DELETE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะ (FILWRK+2) และ DE เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
JP NZ,COMERR
```

```
INC HL ;INSERT OR DELETE
```

```

LD    B,A

CP    "+"

JR    Z,EDIT1      ;YES, INSERT

CP    "-"

JP    NZ,COMERR

EDIT1 INC  HL

CALL  GETHEX

JP    C,COMERR

JP    NZ,COMERR

LD    A,E          ;BYTE FOR EDIT

OR    A

JP    Z,EDITP      ;

AND   OFH

CP    OAH

JP    NC,EDITP

LD    A,E

AND   OFOH

CP    OAOH

JP    NC,EDITP

LD    HL,(FILWRK+2)

LD    D,B

LD    BC,(FILWRK)

CALL  GLENT

JP    C,PRMPT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับราชการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD    A,E
LD    (FILWRK+4),A

LD    A,D

CP    "-"

```

```

        JR    NZ,EDIT3
        JP    PRMPT
;
EDITP  CALL  CRLF
        CALL  MSGPRT
        DB    "no decimal",BEL,CR,LF,0
        JP    PRMPT
;
;*** move sub ***
;in bc=start
; hl=final
; de=destination
;
MOVES  XOR   A
        SBC  HL,BC
        PUSH HL
        PUSH DE
        POP  HL
        SBC  HL,BC
        PUSH BC
        POP  HL
        POP  BC

        JR   NC,MOVES1

        INC  BC           ;DELETE

        LDIR

        RET

MOVES1 ADD  HL,BC           ;INSERT

        EX  DE,HL

        INC  BC

        LDDR

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        INC  BC

```

```

        LDDR

```

```

;
;*****
; DUMP MEMORY COMMAND *
;*****
;
DMPCMD  PUSH HL
        LD   HL,SYSFAG      ;FOR BREAK
        SET  3,(HL)
        POP  HL
        LD   DE,(DMPADR)   ;Address default
        CALL BLKSKP
        OR   A
        JR   Z,DMP1        ;Yes default
;
        CP   ", "
        JR   Z,DMP2        ;Yes 0 or ' address to default
;
        CALL GETHEX       ;No get address start
        JP   C,COMERR      ;Yes error
;
DMP1    LD   (DMPADR),DE   ;Get start address
        EX  DE,HL          ;Exchange for add loop
        LD  BC,127         ;Loop default
        ADD HL,BC
        EX  DE,HL          ;Exchange loop to DE
        LD  A,(HL)         ;inc bufcom from getheg
        OR  A
        CALL Z,DUMP        ;Yes not final address
        JP  Z,PRMPT
        CP  ", "
        JP  NZ,COMERR      ;Not ", " to error

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีการดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL GETHEX

JP C, COMERR

;

PUSH HL

PUSH DE

POP HL

LD BC, (DMPADR)

CALL GLENT

POP HL

JP C, PRMPT

;

CALL BLKSKP
OR A
JP NZ, COMERR
CALL DUMP
JP PRMPT

;
DUMP PUSH AF
LD (DMPEND), DE ;Get address final
NOP

;

DMP3

NOP

CALL DMP31

LD (DMPADR), DE ;Get address next line

;

LD HL, (DMPEND) ;Ready for next display
OR A ;Clear carry flag
SBC HL, DE ;Dump end ?

JR NC, DMP3 ;No

POP AF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RES 3,(HL)

DI

RET

;

DMP31 CALL CRLF

LD DE,(DMPADR)

CALL DSPDE ;Display address

;

PUSH DE ;Save for display ascii

LD B,8 ;1/2 line

;

DMP4 LD A,(DE) ;Data

CALL DSPA ;Display data

CALL SPC1 ;1 Space bar

INC DE ;Next address

DJNZ DMP4

;

LD A,2DH ;-

CALL CONOUT

LD A,SPACE

CALL CONOUT

;

LD B,8

DMP41 LD A,(DE)

CALL DSPA

CALL SPC1

INC DE

DJNZ DMP41

;

POP DE ;Pop address for display ascii

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามแก้ไขตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
DMP5.  LD  A,(DE)
        CP  " "
        JR  NC,DMP51      ;<" " ascii control send .
        LD  A,"."
DMP51  CP  7FH

        JR  C,DMP52      ;<End ascii send .
        LD  A,"."
DMP52  CALL CONOUT      ;Display string
        INC DE           ;Next address
        DJNZ DMP5
        RET
;
;*****
;  HELP COMMAND *
;*****
;
HELP   CALL BLKSKP
        OR  A
        JP  NZ,COMERR
        LD  A,CNTL
        CALL CONOUT
        CALL MSGPRT
        DB  " [  HELP FOR ET-DEBUGER Z84C11 V1.0  ]",CR,LF
;
        DB  "A <adr>           ;assembler",CR,LF
        DB  "B <adr>           ;break display",CR,LF
        DB  "B <adr>           ;set break",CR,LF
        DB  "B <-><adr>        ;del",CR,LF
        DE  "B <->           ;del all",CR,LF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีจกทั้งห้าฯมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

```

DB "C <adr1>,<adr2>,<hex> ;compare hex",CR,LF
DB "C <adr1>,<adr2>,<adr3> ;compare block",CR,LF
DB "C <adr1>,<adr2> ;test ram",CR,LF
DB "C <adr1>,<adr2>,<byte>,<data> <data change>",CR,LF
DB " ;change max 9 byte",CR,LF
DB "D ;dump",CR,LF
DB "D <adr> ;dump adr",CR,LF
DB "D <adr1>,<adr2> ;dump adr1-2",CR,LF

```

```

DB "E ;get data ",CR,LF
DB "E <adr> ;get data to adr",CR,LF
DB "E <adr1>,<adr2>,<+or-><byte> ;edit byte=1-99",CR,LF
DB "F <adr1>,<adr2>,<hex> ;fill",CR,LF
DB "F <adr1>,<adr2> <byte>,<data find>",CR,LF
DB " ;find max 9 byte",CR,LF,0

```

```

HELP1 CALL CONIN
OR A
JR Z,HELP1
LD A,CNTL
CALL CONOUT
CALL MSGPRT

```

```

DB "G ;run pc",CR,LF
DB "G <adr> ;run adr",CR,LF
DB "G ,<adr final> ;run pc to adr",CR,LF
DB "G <adr1>,<adr2> ;run adr1 to 2",CR,LF
DB "H or ? ;help",CR,LF
DB "I <port> ;in port",CR,LF
DB "I <port>,<L> ;in latch",CR,LF
DB "X ;i/o reg function",CR,LF
DB "L ;down load ",CR,LF
DB "L <offset> ;+offset",CR,LF

```

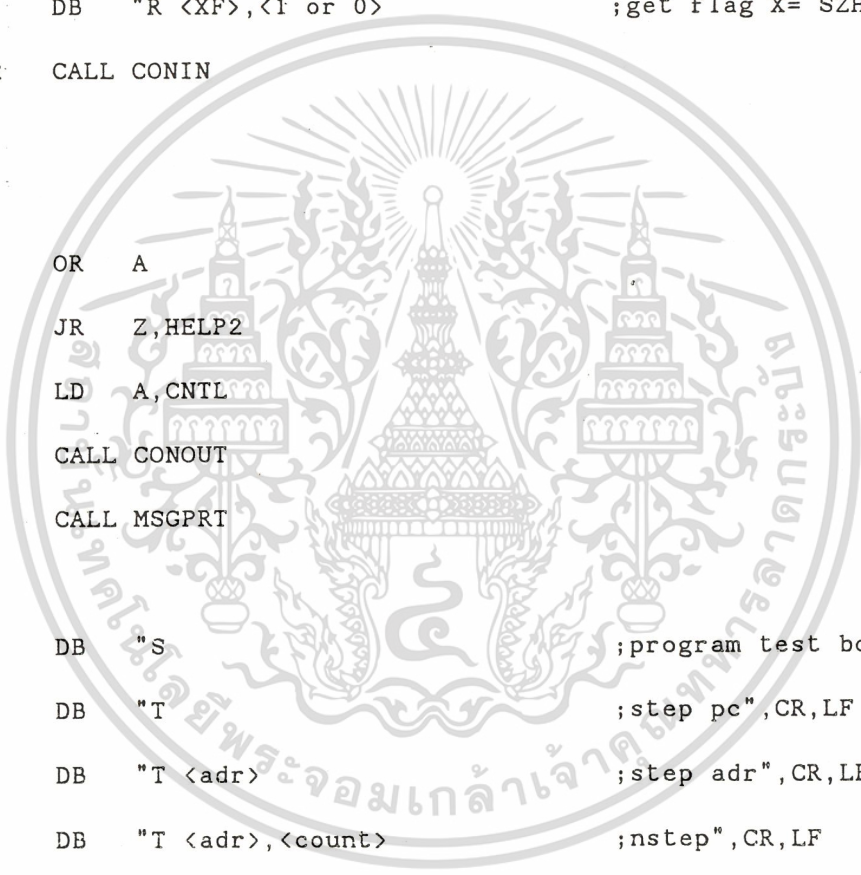
เอกสารนี้เป็นเอกสารที่สละลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีททั้งหมดมีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB "N ;clear reg",CR,LF
DB "N <adr1>,<adr2> ;clear memory",CR,LF
DB "O <port>,<hex> ;out port",CR,LF
DB "P <adr1>,<adr2> ;up load",CR,LF
DB "Q ;quit system halt",CR,LF
DB "R ;display reg",CR,LF
DB "R <XX or XX'>,<data> ;get reg pair",CR,LF
DB "R <X or x'>,<data> ;get 1 reg",CR,LF
DB "R <XF>,<i or 0> ;get flag X= SZHPNC",CR,LF,0

```

HELP2 CALL CONIN



```

OR A
JR Z,HELP2
LD A,CNTL
CALL CONOUT
CALL MSGPRT

DB "S ;program test board ",CR,LF
DB "T ;step pc",CR,LF
DB "T <adr> ;step adr",CR,LF
DB "T <adr>,<count> ;nstep",CR,LF
DB "T ,<count> ;nstep pc",CR,LF
DB "U ;disassembler",CR,LF
DB "U <adr> ;unasm to adr",CR,LF
DB "U <N> OR U <N> <adr> ;unasm no display adr&code",CR,LF
DB "V ;display RST",CR,LF
DB "V <-> ;del all",CR,LF
DB "V <-><RST> ;del RST",CR,LF
DB "V <RST>,<adr> ;get RST=XX",CR,LF
DB "X ;run turbo mode 10Mhz",CR,LF,0

```

```

;
;*****
;  TURBO RUN 10MHZ  *
;*****

TURBO

      CALL MSGPRT

      DB  CR,LF,"* RUN TURBO MODE 10MHZ * ",CR,LF

      DB  "* KEY( ALT,P ) SETTING BAUD RATE 19200 *",CR,LF,0

      IN  A,(WDTMAS)

      SET 4,A

      OUT (WDTMAS),A

      NOP

      JP  PRMPT

;*****
;  QUIT COMMAND  *
;*****

QUIT  CALL MSGPRT

      DB  CR,LF

      DB  "SYSTEM HALT",CR,LF,0

      HALT

;
;*****
;  EXAMPLE PROGRAM  *
;*****

EXAMPLE CALL MSGPRT

      DB  OCH

      DB  "***** PROGRAM TEST BOARD CP-Z84C11 *****",CR,LF

      DB  CR,LF

```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB " 2:TEST GLCD PORT (16 CHARACTER 1 LINE)",CR,LF
DB " 3:TEST PRINTER PORT ",CR,LF
DB " 4:TEST CTC PORT (INT CPU)",CR,LF
DB CR,LF
DB "Selection ->",0
CALL CONIN
CALL CONOUT
PUSH AF
CALL MSGPRT
DB CR,LF,0
POP AF
CP "1"
JP Z,TPORT
CP "2"
JP Z,TLCD
CP "3"
JP Z,TPRINT
CP "4"
JP Z,TCTC
JP PRMPT

```

;

;\*\*\*\*\*

; TEST PORT

;

TPORT CALL MSGPRT

DB CR,LF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ทดสอบเท่านั้น ห้ามเผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น ผู้อ่านมีหน้าที่ต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TPORTX PUSH BC

LD A,0FFH

```

OUT (PBC),A
OUT (PCC),A
OUT (PDC),A
OUT (PEC),A
LD B,8
LD A,1
TPORT1 OUT (PA),A
OUT (PB),A
OUT (PC),A
OUT (PD),A
OUT (PE),A
RLCA
CALL DELPORT
DJNZ TPORT1
LD A,0
OUT (PA),A
OUT (PB),A
OUT (PC),A
OUT (PD),A
OUT (PE),A
LD B,8
LD A,80H
TPORT2 OUT (PA),A
OUT (PB),A
OUT (PC),A
OUT (PD),A
OUT (PE),A
RRCA
CALL DELPORT
DJNZ TPORT2

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL DELPORT
DJNZ TPORT2

```

```
CALL DELPORT
```

```
LD A,OFFH
```

```
OUT (PA),A
```

```
OUT (PB),A
```

```
OUT (PC),A
```

```
OUT (PD),A
```

```
OUT (PE),A
```

```
CALL DELPORT
```

```
CALL DELPORT
```

```
LD A,0H
```

```
OUT (PA),A
```

```
OUT (PB),A
```

```
OUT (PC),A
```

```
OUT (PD),A
```

```
OUT (PE),A
```

```
CALL DELPORT
```

```
CALL DELPORT
```

```
POP BC
```

```
DJNZ TPORTX
```

```
LD A,0H
```

```
OUT (PAC),A
```

```
OUT (PBC),A
```

```
OUT (PCC),A
```

```
OUT (PDC),A
```

```
OUT (PEC),A
```

```
LD A,00100000B ;SET PORT E bit 6 in,5 out
```

```
OUT (PEC),A
```

```
JP PRMPT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในหน่วยงานนี้ ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD HL,0
DELP1 DEC HL
LD A,L
OR H
JR NZ,DELP1
POP AF
RET

```

```

;
; I/O LCD PORT

```

```

PDATA EQU 80H
PSING EQU 82H
PREAD EQU 84H

```

```

;
;*****
;* TEST LCD *
;* 16 CHARACTERS * 1 LINE *
;*****
;

```

```

TLCD CALL MSGPRT

```

```

DB CR,LF

```

```

DB "RUN PROGRAM TEST LCD PORT",CR,LF,0

```

```

CALL INITLCD

```

```

LD HL,TAB161

```

```

CALL WRP

```

```

JP PRMPT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TAB161 DB " *TEST CP-Z84C11*"

```

```

WRP LD A,00H

```

```

CALL GOTO

```

```

LD    A,40H
CALL GOTO
CALL WRLINE
RET

;
GOTO  SET  7,A
      OUT  (PDATA),A
      CALL READ
      RET

;
READ  IN   A,(PREAD)
      BIT  7,A
      JR   NZ,READ
      RET

WRLINE LD  B,8
TEST11 LD  A,(HL)
      LD  D,A
      CALL WRBYTE
      INC HL
      DJNZ TEST11
      RET

;

;*****
;   INITIAL LCD   *
;*****
;
INITLCD LD  A,00111000B
        ;function set 38H
        OUT (PDATA),A
        CALL DELAY1
        ;DL=1 8 bit,N=1 1/16 duty,F=0 5x7

```

เอกสารนี้เป็นลิขสิทธิ์สงวนไว้สำหรับใช้ในโครงการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

OUT  (PDATA),A
CALL DELAY1

```

```

LD A,00001111B ;display on/off control
;D=1 off,C=1 cursor on,B=1 blink

OUT (PDATA),A

CALL DELAY1

LD A,00000110B ;entry mode set
;I/D=1 increment,S=0 right

OUT (PDATA),A

CALL DELAY1

CLS LCD LD A,00000001B ;clear all display
OUT (PDATA),A
CALL READ
RET
;
;***** WRITE BYTE SUB *****
;
WRBYTE LD A,D
OUT (PSING),A
CALL READ
RET
;
;***** READY SUB *****
;

DELAY1 PUSH BC

PUSH AF

LD B,80H
DELAY12

DJNZ DELAY12

POP AF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

;

;*****

;

TPRINT  CALL MSGPRT

        DB  CR,LF

        DB  "RUN PROGRAM TEST PRINTER PORT" ,CR,LF,0

;

        LD  A,000100Q0B    ;SET PORT E

        OUT (PEC),A

        LD  A,0FFH

        OUT (PDC),A

;

        LD  B,25

PRTX    PUSH BC

        CALL PRT

        POP BC

        DJNZ PRTX

;

        LD  A,00100000B    ;SET PORT E bit 6 in,5 out

        OUT (PEC),A

        JP  PRMPT

;

PRT     LD  B,78

        LD  D,30H

T11     PUSH BC

        INC D

        CALL PRIBYTE

        POP BC

        DJNZ T11

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีโทษปรับลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
POP BC
```

```
DJNZ T11
```

```

LD D,0AH
CALL PRIBYTE
LD D,0DH
CALL PRIBYTE
RET
;
PRIBYTE LD A,D
OUT (PD),A
CALL D05
LD A,00100000B
OUT (PE),A
CALL D10
LD A,00110000B
OUT (PE),A
CALL D05
CALL BUSY
RET
;
BUSY IN A,(PE)
BIT 3,A
JR NZ,BUSY
CALL D10
IN A,(PE)
BIT 3,A
JR NZ,BUSY
RET
;
D05 PUSH AF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD A,10
D051 NOP

```

```

JR    NZ,D051

POP   AF

RET

;

D10   PUSH AF

LD    A,20

D101  NOP

DEC   A

JR    NZ,D101

POP   AF

RET

;

;*****
;    TEST INT CTC CHO
;
TCTC  CALL MSGPRT

DB   CR,LF
DB   "RUN PROGRAM TEST CTC CHO",CR,LF
DB   "SYSTEM HALT (CTC CHO INT CPU)",CR,LF,0

LD    HL,INTCTC
LD    (RST38H),HL

IM1

LD    A,10100101B

OUT   (CTC0),A

LD    A,0FFH

OUT   (CTC0),A

EI

LOOP  HALT
JR    LOOP
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CALL DELPORT
```

```
CALL MSGPRT
```

```
DB CR,LF
```

```
DB "CTC CH0 INT",CR,LF,0
```

```
EI
```

```
RETI
```

```
;
```

```
;*****
```

```
; YANK I/O REG *
```

```
;*****
```

```
YANK NOP
```

```
JP PRMPT
```

```
;
```

```
;*****
```

```
; HELP I/O REG *
```

```
;*****
```

```
KEEPREG CALL MSGPRT
```

```
DB 0CH
```

```
DB "***** I/O Control Register Funtion *****",CR,LF
```

```
DB CR,LF
```

```
DB " CTC ADDRESS PORT Ch0=10H",CR,LF
```

```
DB " Ch1=11H",CR,LF
```

```
DB " Ch2=12H",CR,LF
```

```
DB " Ch3=13H",CR,LF
```

```
DB CR,LF
```

```
DB " CTC Channel Control Word ",CR,LF
```

```
DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF
```

```
DB " D7 = interrupt 1 = enables 0 = disables",CR,LF
```

```
DB " D6 = mode 1 = counter mode 0 = timer mode",CR,L
```

```
DB " D5 = prescaler 1 = value of 255 0 = value of 16",CR,
```

```
DB " D4 = clk/trg 1 = rising edge 0 = falling edge",CR
```

เอกสารนี้เป็นเอกสารที่อนุญาตให้ท่านสามารถใช้งานได้ฟรีเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์อื่นใด  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีททั้งหมดมีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB " D3 = time trigger      1 = clk/trg      0 = automatic "CR,LF
DB " D2 = time constant    1 = time constant 0 = no time constant
DB " D1 = reset            1 = software      0 = continued operat
DB " D0 = control vector   1 = vector        0 = control word",CR
DB CR,LF
DB "          CTC Constant Word  ",CR,LF
DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF
DB " TC7 TC6 TC5 TC4 TC3 TC2 TC1 TC0",CR,LF
DB CR,LF,0
CALL CONIN
CALL MSGPRT
DB OCH
DB "          CTC Interrupt Vector Word",CR,LF
DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF
DB " | | | | | | | | ",CR,LF
DB " | | | | 0 = interrupt vector wor
DB " supplied by user | | 1 = control word",CR,LF
DB " | | ",CR,LF
DB " | | ",CR,LF
DB " | | ",CR,LF
DB " | | channel identified",CR,L
DB "          0 0 = channel 0",CR,
DB "          0 1 = channel 1",CR,
DB "          1 0 = channel 2",CR,
DB "          1 1 = channel 3",CR,
DB CR,LF,0
CALL CONIN
CALL MSGPRT
DB OCH
DB " PIA ADDRESS PORT PORT A DATA = 50H",CR,LF
DB " PORT A DIR = 54H",CR,LF

```

เอกสารนี้เป็นเอกสารที่มอบให้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB " PORT B DIR = 55H",CR,LF

DB " PORT C DATA = 52H",CR,LF

DB " PORT C DIR = 56H",CR,LF

DB " PORT D DATA = 30H",CR,LF

DB " PORT D DIR = 34H",CR,LF

DB " PORT E DATA = 40H",CR,LF

DB " PORT E DIR = 44H",CR,LF

DB CR,LF

DB " PIA Port Direction ",CR,LF

DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF

DB " | ",CR,LF

DB " | ",CR,LF

DB " | ",CR,LF

DB " 0 = set bit to input",CR,LF

DB " 1 = set bit to output",CR,LF

DB CR,LF,0

CALL CONIN

CALL MSGPRT

DB 0CH

DB " WDTMR ADDRESS PORT = F0H",CR,LF

DB " WDTMR Watch Dog Timer Msater Register",CR,LF

DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF

DB " 0 1 1 0 0 0 1 1 value power-on res

DB " | | | | | | | | ",CR,LF

DB " | | | | | | | | should be 1 1",CR,

DB " | | | | | | | | ",CR,LF

DB " | | | | | | | | control register i

DB " watch dog | | | 1 = only on power-

DB " timer | | | 0 = on reset",CR,L

เอกสารนี้เป็นเอกสารที่อนุญาตให้ทำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีททั้งหมดนี้ให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB " 0= disable | | | _____ reset output disab
DB " | | | 1 = disabled",CR,L
DB " | | | 0 = enabled",CR,LF

DB " | | |",CR,LF
DB " | | | _____ clock divide-by-on
DB " | | | 1 = divide one",CR
DB " | | | _____ watchdog timer period 0 = divide two",CR
DB " | | | 0 0 = TcCx2(16)",CR,LF
DB " | | | 0 1 = TcCx2(18)",CR,LF
DB " | | | 1 0 = TcCx2(20)",CR,LF
DB " | | | 1 1 = TcCx2(22)",CR,LF
DB CR,LF,0
CALL CONIN
CALL MSGPRT
DB 0CH
DB " WDTCR ADDRESS PORT = F1H",CR,LF
DB CR,LF
DB " WDTCR Watch Dog Timer Command Register",CR,LF
DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF
DB " 1 0 1 1 0 0 0 1 = (B1H) disable
DB " 0 1 0 0 1 1 1 0 = (4EH) clear WD
DB CR,LF
DB " SCRIP ADDRES PORT = EEH",CR,LF
DB CR,LF
DB " SCRIP System Control Register Pointer",CR,LF
DB "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF
DB " 0 0 0 0 0 0 0 0 = (00H) pointer
DB " 0 0 0 0 0 0 0 1 = (01H) pointer
DB CR,LF,0
CALL CONIN

```

เอกสารนี้เป็นเอกสารที่ควรนำมาใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB      0CH

DB      " WCR ADDRESS PORT          = EFH",CR,LF

DB      " WCR   Wait State Control Register",CR,LF

DB      "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF

DB      " 1   1   1   1   1   1   1   1   16-M1 after power o

DB      " |____|   |   |   |   |   |   |   |",CR,LF

DB      " |   |   |   |____|   |____|___ I/O wait",CR,LF

DB      " | interrupt |   |   |   |   |   |   | 0 0 = no wait",CR,L

DB      " | 0 = no wait |   |   |   |   |   |   | 0 1 = two wait",CR,

DB      " | 1 = one wait |   |   |   |   |   |   | 1 0 = four wait",CR

DB      " |   |   |   |   |   |   |   |   | 1 1 = six wait",CR,

DB      " |   |   |   |   |____ memory wait",CR,LF

DB      " |   |   |   |   | 0 0 = no wait",CR,LF

DB      " |   |   |   |   | op-code fetch 0 1 = one wait",CR,LF

DB      " |   |   |   |   | 0 = no add wait 1 0 = two wait",CR,LF

DB      " |   |   |   |   | 1 = add 1 wait 1 1 = three wait",CR,LF

DB      " |   |   |   |   |",CR,LF

DB      " |____ interrupt daisy chain wait",CR,LF

DB      " |   |   |   |   | interrupt acknowledge          RETI",CR,LF

DB      " 0 0 = 0 wait state          0 wait state",CR,LF

DB      " 0 1 = 2 wait state          0 wait state",CR,LF

DB      " 1 0 = 4 wait state          2 wait state",CR,LF

DB      " 1 1 = 6 wait state          4 wait state",CR,LF

DB      CR,LF,0

CALL CONIN

CALL MSGPRT

DB      0CH

DB      " MWBR ADDRESS PORT          = EFH",CR,LF

DB      " MWBR Memory Wait Boundary Register",CR,LF

DB      "[ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]",CR,LF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB " | | | ",CR,LF
DB " | | | ",CR,LF
DB " | | ",CR,LF
DB " | |__ memory wait low boundary",C
DB " | | address (A15-A12) for",CR,L
DB " | | memory wait insertion",CR,L
DB " | ",CR,LF

```

```

DB " |__ memory wait high boundary",CR,LF
DB " | address (A15-A12) for",CR,LF
DB " | memory wait insertion",CR,LF
DB CR,LF,0
JP PRMPT
;
;*****
; REGISTER COMMAND *
;*****
;
REGCMD LD DE,BUFR ;Buffer check command reg
XOR A ;clear bufr
LD B,2
REGCMD1 LD (DE),A
INC DE
DJNZ REGCMD1
;
CALL BLKSKP
OR A ;Register display?
JR NZ,REGCHG ;No register change
CALL RECDSF
JP PRMPT

```

เอกสารนี้เป็นเอกสารที่ควรนำไปสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่ให้ผู้อื่นได้โดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอสงวนสิทธิ์ในข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; *** change register ***
;
REGCHG LD DE,BUFR ;Buffer find register
        CALL BLKSKP ;Check space bar
        LD (DE),A
        INC DE
        INC HL ;next charecter
        LD A,(HL)
        CP ", "
;
        JP Z,REG1 ;yes, one register
;
        CP "' "
        JR NZ,REGCHG1 ;NO, reg'
        INC HL
        LD A,(HL)
        CP ", "
        JP Z,REG11
        JP COMERR
;
REGCHG1 LD (DE),A
        INC HL ;Yes, reg'
        LD A,(HL)
        CP ", " ;check true command
        JP Z,REG2 ;No, not command
        CP "' "
        JP NZ,COMERR ;YES, REG'
        INC HL
        LD A,(HL)
        CP ", "
        JP NZ,COMERR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC HL ;Data
PUSH HL
CALL SWAPR
LD HL,TABR2+11H ;TAB register h1 (REGISTER')
LD BC,402H ;8 charecter 2 reg
CALL FINAME ;Find register name
POP DE ;Data
JP C,COMERR
LD HL,TAB2D ;pointer address reg'
LD C,B
LD B,0
ADD HL,BC
XOR A
JP GETREG
;
REG2 DEC HL ;register low
DEC HL ;Data 2
LD B,6 ;Check flag
LD DE,TABC
REG2_0 LD A,(DE)
INC DE
CP (HL)
JR Z,REG2_1
DJNZ REG2_0
REG2_1 LD A,0
INC HL
CP B
JR Z,REG22
LD A,(HL)
CP "F"

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
REG22  INC  HL
        INC  HL
        PUSH HL
        CALL SWAPR
        LD   HL,TABR2+11H   ;Tab reg2
        LD   BC,902H
        CALL FINAME
        POP  DE
        JP   C,COMERR
        LD   HL,TAB2
        LD   C,B
        LD   B,0
        ADD  HL,BC
        XOR  A
        JR   GETREG
;
REG21  INC  HL
        INC  HL
        PUSH HL
        CALL SWAPR
        LD   HL,TABFAG+0FH   ;FLAG
        LD   BC,802H
        CALL FINAME
        LD   B,A
        POP  HL
        JP   C,COMERR
        CALL GETHEX
        JP   C,COMERR
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้สอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        JP   C,COMERR
;

```

```

CP      0
JR      NZ,REG21_0
LD      A,0FFH
OR      A
JR      REG21_1
;
REG21_0 CP      1
JP      NZ,COMERR
LD      A,0
SCF                                ;Set carry
REG21_1 PUSH AF
REG211  RR      A
DJNZ   REG211
LD      B,A
;
POP     AF
RL      A
BIT     0,A
JR      NZ,REG212
LD      A,(R_AF)
AND     B
JR      REG213
;
REG212  LD      A,(R_AF)
OR      B
REG213  LD      (R_AF),A
REG210  JP      PRMPT
;
REG1    INC     HL                    ;next to data get reg
        PUSH   HL                    ;save

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD BC,901H ;8 charecter 1 byte
CALL FINAME ;compare charecter
POP DE ;data to hl
JP C,COMERR
LD HL,TAB1 ;address get
LD C,B ;point address
LD B,0
ADD HL,BC
LD A,1
JR GETREG
;
REG11 INC HL ;R'
PUSH HL
LD HL,TABR1+7
LD BC,801H
CALL FINAME
POP DE
JP C,COMERR
LD HL,TAB11
LD C,B
LD B,0
ADD HL,BC
LD A,1
;
GETREG LD C,(HL)
INC HL
LD B,(HL)
PUSH DE ;data
POP HL ;data to hl
CP 1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL GETHEXB
JR GETREG2
GETREG1 CALL GETHEX
GETREG2 JP C,COMERR
PUSH BC
POP HL
JP (HL)
;
; *** register display ***
;
REGDSP PUSH BC
CALL MSGPRT ;Yes,display register
DB CR,LF
DB " PC SP IF IX IY (SP) AF BC DE HL"
DB " AF' BC' DE' HL' SZHPNC",CR,LF,0
LD HL,R_PC
LD B,2
CALL REGPRN
;
LD A,(R_IFF)
LD E,A
LD A,I
LD D,A
CALL DSPDE
;
LD HL,R_IX
LD B,2
CALL REGPRN
LD HL,(R_SP)
LD E,(HL)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD D, (HL)
CALL DSPDE
;
LD HL, R_AF
LD B, 4
CALL REGPRN
;
;
REGDSP3 EX AF, AF'

```

```

PUSH AF
PUSH AF
POP DE
CALL DSPDE
POP AF
EX AF, AF'
EXX
PUSH DE
LD E, C
LD D, B
CALL DSPDE

```

```

POP DE
PUSH DE
CALL DSPDE
LD E, L
LD D, H

```

```

CALL DSPDE
POP DE
EXX

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL DSPBIT

CALL CRLF

POP BC

RET

;

REGPRN LD E,(HL)          ;Display PC & SP

INC HL

LD D,(HL)

INC HL

CALL DSPDE

DJNZ REGPRN

RET

;

; *** get data to register ***

;

REGPC LD (R_PC),DE

JP REXIT

;

REGSP LD (R_SP),DE

JP REXIT

;

REGIF LD A,D

LD I,A

REGIF1 LD A,E

LD (R_IFF),A

JP REXIT

REGIX LD (R_IX),DE

JP REXIT

;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JP REXIT
;
REGAF LD (R_AF),DE
JP REXIT
;
REGBC LD (R_BC),DE
JP REXIT
;
REGDE LD (R_DE),DE
JP REXIT
;
REGHL LD (R_HL),DE
JP REXIT
;
REGAFF PUSH DE
POP AF
EX AF,AF
JP REXIT
;
REGBCC PUSH DE
EXX
POP BC
EXX
JP REXIT
;

```

```
REGDEE PUSH DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
POP DE
```

```
EXX
```

```
JP REXIT
```

```

REGHLL  PUSH DE
        .
        EXX
        POP HL
        EXX
        JP REXIT
;
REGA    LD A,E
        LD (R_AF+1),A
        JP REXIT
;
REGF    LD A,E
        LD (R_AF),A
        JP REXIT
;
REGB    LD A,E
        LD (R_BC+1),A
        JP REXIT
;
REGC    LD A,E
        LD (R_BC),A
        JP REXIT
;
REGD    LD A,E
        LD (R_DE+1),A
        JP REXIT
;
REGE    LD A,E

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD (R_DE),A
JP REXIT
;
REGH LD A,E
LD (R_HL+1),A
JP REXIT
;
REGL LD A,E
LD (R_HL),A
JP REXIT
;
REGI LD A,E
LD I,A
JP REXIT
;
REGAA EX AF,AF'
PUSH AF
POP BC
LD B,E
PUSH BC
POP AF
EX AF,AF'
JP REXIT
;
REGFF EX AF,AF'
LD D,A ;Save a'
PUSH DE
POP AF
LD A,D
EX AF,AF'
JP REXIT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

REGBB    PUSH DE
          EXX
          LD  A,C
          POP BC
          LD  B,C
          LD  C,A
          EXX
          JP  REXIT
;

```

```

REGCC    PUSH DE
          EXX
          LD  A,B
          POP BC
          LD  B,A
          EXX
          JP  REXIT
;

```

```

REGDD    PUSH DE
          EXX
          LD  A,E
          POP DE
          LD  D,E
          LD  E,A
          EXX
          JP  REXIT
;

```

```

REGEE    PUSH DE
          EXX
          LD  A,D
          POP DE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ถือว่าห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      EXX
      JP  REXIT
;

REGHH  PUSH DE
      EXX
      LD  A,L
      POP HL
      LD  H,L
      LD  L,A
      EXX
      JR  REXIT
;
REGLL  PUSH DE
      EXX
      LD  A,H
      POP HL
      LD  H,A
      EXX
      JR  REXIT
;
      REXIT  JP  PRMPT
;
; *** find name register ***
;
FINAME  PUSH HL
      PUSH BC
      LD  DE, BUFR
FINI    LD  A, (DE)
      CP  (HL)
      JR  NZ, FINNXT
      DEC HL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DEC C
JR NZ,FIN1
JR FINEXT

```

```
FINNXT POP BC
```

```
POP HL
```

```
PUSH BC
```

```
XOR A
```

```
LD B,0
```

```
SBC HL,BC
```

```
POP BC
```

```
DJNZ FINAME
```

```
SCF
```

```
JR FINEXT1
```

```
FINEXT POP HL ;Balance stack
```

```
POP HL
```

```
LD A,B
```

```
DEC B
```

```
SLA B
```

```
OR A
```

```
FINEXT1 RET
```

```
SWAPR LD HL,BUFR+1
```

```
LD DE,BUFR
```

```
LD A,(DE) ;I
```

```
LD A,B
```

```
LD (DE),A ;Y
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีเมลนี้จัดทำขึ้นเพื่อแจ้งข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

```

;
; *****
; GO COMMAND *
; *****
;

```

```

GOCMD LD DE,(R_PC)
LD A,(HL)
OR A ;Address input ?
JR Z,GO1 ;NO
CALL BLKSKP
CP " , " ;Break address input
JR Z,GO1 ;Yes
;
CALL GETHEX ;Get go address
JP C,COMERR
;
GO1 PUSH HL
OR A ;CHECK RUN MONITOR
LD HL,MONS
SBC HL,DE
POP HL
JP NC,MONRUN
;
PUSH HL
CALL CRLF
CALL DSPRUN
POP HL
LD (R_PC),DE ;Set go address
LD A,(HL)

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JR    Z,GO21
CALL  BLKSKP
CP    ", "
JP    NZ,COMERR
INC   HL
CALL  GETHEX      ;Yes get address break
JP    C,COMERR

```

;

```
LD    BC,(R_PC)      ;check length
```

```
PUSH DE
```

```
POP  HL
```

```
CALL GLENT
```

```
JP    C,PRMPT
```

;

```
LD    A,-2
```

```
CALL SETBRK      ;Set break point
```

GO21

```
LD    HL,(R_PC)
```

```
LD    (BUFPC),HL
```

;

GO2

```
CALL STEPEX
```

```
LD    A,-1
```

```
LD    (BRKFLG),A
```

```
JR    EXECUTE
```

;

STPENT

```
CALL STPCLR
```

```
CALL SETALL      ;Set other break point
```

```
XOR  A
```

```
LD    (BRKFLG),A      ;Set break flag nomal
```

```
LD    HL,SYSFAG
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RES 4, (HL)

LD HL, COMBUF

LD (GETADR), HL

;

EXECUTE LD A, 0C3H

LD (CALNMC), A ;Set JP nemonic

LD HL, (R_PC)

LD (CALADR), HL ;JP address

LD IX, (R_IX)

LD IY, (R_IY)

LD DE, (R_DE) ;Set user register DE
LD BC, (R_BC) ; BC
LD SP, (R_SP) ; SP
LD HL, SYSFAG ;STEP
BIT 4, (HL)
DI
JR NZ, EXECUTE2

;

LD A, (R_IFF)
BIT 2, A
JR Z, EXECUTE2

;

EXECUTE1 EI

EXECUTE2 LD HL, (R_AF)

EXECINT PUSH HL

POP AF ;AF

LD HL, (R_HL) ;HL
JP CALNMC ;GO user program

;

;*** display run monitor ***

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรทำงานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MONRUN  CALL MSGPRT
        DB  CR,LF,"NO RUN MONITOR !",BEL,CR,LF,0
        JP  PRMPT
;
; *** display run ***
;
DSPRUN  CALL MSGPRT
        DB  ">RUN EXECUTE",CR,LF,0
        RET
;
;*****
;  DISPLAY CR & LF  *
;*****
;
CRLF    PUSH AF
        PUSH HL
        CALL MSGPRT
        DB  CR,LF,0
        POP  HL
        POP  AF
        RET
;
;*****
;  DISPLAY HEX IN DE  *
;*****
;
DSPDE   LD  A,D
        CALL DSPA
        LD  A,E
        CALL DSPA
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL CONOUT
RET
;
DSPDE1 LD A,D
CALL DSPA
LD A,E
CALL DSPA
RET
;
;*****
; DISPLAY HEX IN ACC *
;*****
;
DSPA PUSH AF
PUSH DE
CALL ASCHEX
LD A,D
CALL CONOUT
LD A,E
CALL CONOUT
POP DE
POP AF
RET
;
;*****
; DISPLAY BIT *
;*****
DSFEIT LD B,3
LD C,A ;Save data

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DSPBIT0 LD E,"0"
        RLC C
        JR NC,DSPBIT1
        LD E,"1"
DSPBIT1 LD A,B
        CP 6
        JR Z,DSPBIT2
        CP 4
        JR Z,DSPBIT2
        LD A,E
        CALL CONOUT
DSPBIT2 DJNZ DSPBIT0
        RET
;
;*****
; BINARY ACC TO ASCII *
;*****
;
ASCHEX PUSH AF
        RRCA
        RRCA
        RRCA
        RRCA
        CALL ASCH1
        LD D,A
        POP AF
;
ASCH1 AND OFH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DAA
ADC A,40H
DAA
LD E,A
RET
;
;*****
;STRING DISPLAY UNTIL 0*
;*****
;
MSGPRT POP HL
MSGPRT0 LD A,(HL)
INC HL
OR A
JR Z,MSGPRT1
CALL CONOUT
JR MSGPRT0
;
MSGPRT1 PUSH HL
RET
;
;*****
; CHANGE ASCII *
;*****
; Ascii (HL) , Binary DE
;
GETHEXB PUSH BC
LD B,2
JR GETHEX0
GETHEX PUSH BC

```

เอกสารนี้เป็นลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

GETHEX0 LD DE,0
        CALL BLKSKP
        CALL HEX
        JR NC,GETH01
        LD A,(HL)
        SCF
        JR EXTHEX2

```

;

```

GETH01 LD A,(HL)
        CALL HEX
        JP C,EXTHEX
        EX DE,HL
        ADD HL,HL
        ADD HL,HL
        ADD HL,HL
        ADD HL,HL
        OR L
        LD L,A
        EX DE,HL
        INC HL

```

```
DJNZ GETH01
```

```
LD A,(HL)
```

;

```

EXTHEX CP 0
        JR Z,EXTHEX1
        CP " ,"
        JR Z,EXTHEX1

```

```
JR Z,EXTHEX1
```

```
SCF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในสถานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

EXTHEX1 OR A
EXTHEX2 POP BC
RET
;
;*****
; BLAK SKIP *
;*****
;
BLKS KP LD A, (HL)
CP " "
RET NZ
INC HL
JR BLKS KP
;
;*****
; CHECK HEX CODE 0-F *
;*****
;
HEX CP "0"
JR C,ERRHEX
CP "9"+1
JR C,HEX0

CP "A"
JR C,ERRHEX
CP "F"+1
JR NC,ERRHEX

SUB 7
HEX0 SUB "0"
OR A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
ERRHEX   SCF
        RET
;
;*****
; CHECK DATA PROTECTION*
;*****
;
CKROM    LD    B,(HL)
        LD    A,TROM
        LD    (HL),A
        CP    (HL)
        SCF
        JR    NZ,CKROM1
        LD    A,TROM+1
        LD    (HL),A
        CP    (HL)
        SCF
        JR    NZ,CKROM1
        LD    (HL),B
        OR    A
CKROM1   RET

```

```

;
;*****
; DISPLAY MEM PROTECT *
;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้สอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MEMPRO   CALL CRLF
        CALL MSGPRT

```



```

BIT    6,A

JR     NZ,PCLBY

NOP

CALL   PCLDLY

PUSH   BC

LD     D,0

LD     B,8

PCLBY12 IN   A,(PE)

RLA

RLA

RR    D

CALL   PCLDLY

DJNZ   PCLBY12

POP    BC

RET

;

PCLDLY LD   A,(BUT)

PCLDLY1 DEC  A

JR     NZ,PCLDLY1

RET

;

;

CONOUT PUSH AF

PUSH   DE

LD     D,A

;

CALL   PCSBY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
POP    DE
```

```
POP    AF
```

```

;
;*****
;
; TX BYTE SUB
; INPUT DATA REG=D
;
PCSBY LD A,10000000B ;START BIT
      OUT (PE),A
      CALL PCSBYD
      PUSH BC
      LD B,8 ;8 BIT LOOP
PCSBY11 XOR A
      RRC D ;DATA TO CY
      RRA ;SHIFT 3 BIT TO PE BIT 5
      RRA
      RRA
      SET 7,A ;SET PE BIT 7 WDT
      OUT (PE),A
      CALL PCSBYD
      DJNZ PCSBY11
      POP BC
      LD A,10100000B ;STOP BIT
      OUT (PE),A
      CALL PCSBYD
      RET
;
PCSBYD LD A,(BUT)
      SUB 2
      DEC A
      JR NZ,PCSEYD1
      RET

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

```
;GETSTRING FROM CONSOLE*
```

```
;*****
```

```
;
```

```
COMIN  PUSH  DE
        PUSH  HL
        LD    HL, SYFAG
        RES  3, (HL)
        LD    HL, COMBUF
        LD    (HL), 0
```

```
;
```

```
COMINO CALL  CONIN
        CP    CR
        JR    Z, COMIN3
        CP    ESC
        JR    Z, COMIN31
        CP    BS
        CALL  Z, COMIN2
        JR    Z, COMINO
        CP    CONX
        JR    Z, COMINR
        CP    * *
        JR    C, COMINO
```

```
;
```

```
COMIN1 CALL  CONOUT
        CALL  UPPER
        LD    (HL), A
        INC  HL
        LD    (HL), 0
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีเมล: [de@hl.com](mailto:de@hl.com) หรือ โทร: 02-123-4567

```
OR    A
SBC   HL, DE
```

```

EX    DE,HL

JR    NZ,COMIN0

DEC   HL

JR    COMIN0

;

COMIN2  PUSH  AF

LD    DE,COMBUF

EX    DE,HL

OR    A

SBC   HL,DE

EX    DE,HL

JR    Z,COMIN21

DEC   HL

LD    (HL),0

LD    A,BS

CALL  CONOUT

LD    A," "

CALL  CONOUT

LD    A,BS

CALL  CONOUT

COMIN21 POP  AF

RET

;

COMIN3  LD    A,(COMBUF)

COMIN31 POP  HL

POP    DE

RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ก็ตาม กรุณาแจ้งให้ทราบถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD    (PWCODE),A

JP    INIT11

```

```
; *** UPPER SUB ***
```

```
;
```

```
UPPER CP "a"
```

```
RET C
```

```
CP "z"+1
```

```
RET NC
```

```
SUB 32
```

```
RET
```

```
;
```

```
; ***** COMP16 SUB. ***** A
```

```
; COMPARE IX-BC
```

```
; IN = IX BC
```

```
; OUT = FLAG
```

```
COMP16 PUSH HL
```

```
PUSH IX
```

```
POP HL
```

```
XOR A
```

```
SBC HL, BC
```

```
POP HL
```

```
RET
```

```
;
```

```
;*****
```

```
; CHECK LENGTH *
```

```
;*****
```

```
;
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อธิษฐานให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SBC HL, BC
```

```
JR C, GLENT1
```

```

GLENT1 LD B,A
      CALL CRLF
      CALL MSGPRT

      DB "Start>final !",BEL,CR,LF,0

      SCF

      LD A,B

GLENT2 RET

;

DSPLENT CALL CRLF
        CALL MSGPRT
        DB "Start>final !",BEL,CR,LF,0
        JP PRMPT
;
;*****
; CHECK ROM 16K *
;*****
;

AUNEXT LD B,A
        LD A,(ROM16)
        CP CODE
        JR Z,AUNEXT1
        CALL CRLF
        CALL MSGPRT

        DB "MON =< 8K CHECK JUMPER !",CR,LF,0

        JP PRMPT

AUNEXT1 LD A,B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ทำเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CP "U"
JP Z,UNASM

```

```

;
;*****
;   TABLE SUB   *
;*****
;ABHL

;IN = B NO,0-255

;   C TABLE LENGTH
;   HL START TABLE
;OUT = (HL) FIRST DATA IN TABLE
;
TABLE   PUSH  DE
        PUSH  HL
        INC   B
        LD    D,0
        LD    E,C
        LD    HL,0
TABLE1  DEC   B
        JR    Z, TABLE2
        ADD  HL,DE
        JR    TABLE1

TABLE2  EX   DE,HL
        POP  HL
        ADD  HL,DE
        POP  DE
        RET

;
;*****TXBLOCK SUB*****ใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น สิ่งนี้ให้ฟรีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
;   HL = START BLOCK
;
TXBLOCK LD   A, (HL)

```

```

RET    Z
CALL   CONOUT
INC    HL
JR     TXBLOCK
CALL   CRLF
RET

```

```

;*****
;      DATA TABLE      *
;*****
;
TABC   DB    "SZHPNC"
TABR2  DB    "PCSPIFIXIYAFBCDEHL"
TABR1  DB    "AFBCDEHLI"
TABFAG DB    "SFZF--HF--PFNFCF"
TAB2   DW    REGPC,REGSP,REGIF,REGIX,REGIY
        DW    REGAF,REGBC,REGDE,REGHL
TAB2D  DW    REGAFF,REGBCC,REGDEE,REGHLL
TAB1   DW    REGA,REGF,REGB,REGC
        DW    REGD,REGE,REGH,REGL,REGI
TAB11  DW    REGAA,REGFF,REGBB,REGCC
        DW    REGDD,REGEE,REGHH,REGLL

ENDROM
;
;      ORG    ORIGIN+2000H
ROM16  DB    CODE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีขงทั้งห้วงเบิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;      TEST RAM      *
;*****

```

TRAM

```

LD HL, (FILWRK+2) ;FINAL
TRAMINT LD DE, (FILWRK) ;START
XOR A
SBC HL, DE
PUSH DE
POP IX ;START
INC HL
PUSH HL

POP BC ;LENGTH
LD HL, SYSFAG
RES 7, (HL) ;END FLAG
;
TRAM1 PUSH IX
POP DE
CALL DSPDE
CALL TRAMDSP ;DISPLAY ADDR
XOR A
LD E, A
LD HL, 256 ;COUNTER
SBC HL, BC
JR C, TRAM2
LD HL, SYSFAG
SET 7, (HL) ;SET END FLAG
LD E, C

```

เอกสารนี้เป็น TRAM2 รหัสสั่ง LD ไว้สำหรับใช้งานเพื่อการ LOAD 00-FF ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อธิษฐานให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PUSH IX

```

```

POP HL ;FOR CHECK DATA

```

```

POP    IY                ;FOR DISPLAY ERR

TRAM3  LD    (IX+0),A

        INC    IX

        DEC    BC

        INC    A

        DEC    D

        JR    NZ,TRAM3

```

```

;

        LD    D,E        ;CHECK 00-FF

        XOR    A

TRAM4  CP    (HL)

```

```

        JR    NZ,TRAMERR

        LD    (HL),0

        INC    HL

        INC    A

        DEC    D

        JR    NZ,TRAM4

```

```

;

TRAM5  LD    HL,SYFAG

        BIT    7,(HL)

        JP    Z,TRAM1    ;BACK LOOP

        RES    7,(HL)

        JR    TRAME      ;END

```

```

;

TRAMERR PUSH IY

        POP    DE

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์ ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีเมล: [info@pdp.go.th](mailto:info@pdp.go.th) หรือโทร: 02-2546000 ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TRAMERR1 CALL CONIN    ;CHECK KEY

        OR    A

        JR    Z,TRAMERR1

```

```

JP      Z, TRAME1

JR      TRAM5

;

TRAMDSP CALL  TRAMDEL

LD      H, 5          ;DELETE ADDR

TRAMDSP1 LD   A, BS

CALL    CONOUT

LD      A, " "

CALL    CONOUT

LD      A, BS

CALL    CONOUT

XOR     A

TRAMDSP2 DEC  A

NOP

JR      NZ, TRAMDSP2

DEC     H

JR      NZ, TRAMDSP1

RET

;

TRAMDEL PUSH  HL          ;DELAY

LD      HL, 1000H

TRAMDEL1 DEC  HL

LD      A, H

OR      L

JR      NZ, TRAMDEL1

POP     HL

TRAME   CALL  CRLF

CALL    MSGPRT

```

เอกสารนี้เป็นเอกสารที่สํารองไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
TRAME1 JP PRMPT
```

```
;
```

```
;*****
```

```
; SYSCAL SUB *
```

```
;*****
```

```
;
```

```
SYSCAL CP 80H
```

```
RET C
```

```
CP 97H
```

```
RET NC
```

```
;
```

```
PUSH HL
```

```
PUSH AF
```

```
PUSH BC
```

```
SUB 80H
```

```
LD B,A
```

```
LD C,2
```

```
LD HL,CALTAB
```

```
CALL TABLE
```

```
LD C,(HL)
```

```
INC HL
```

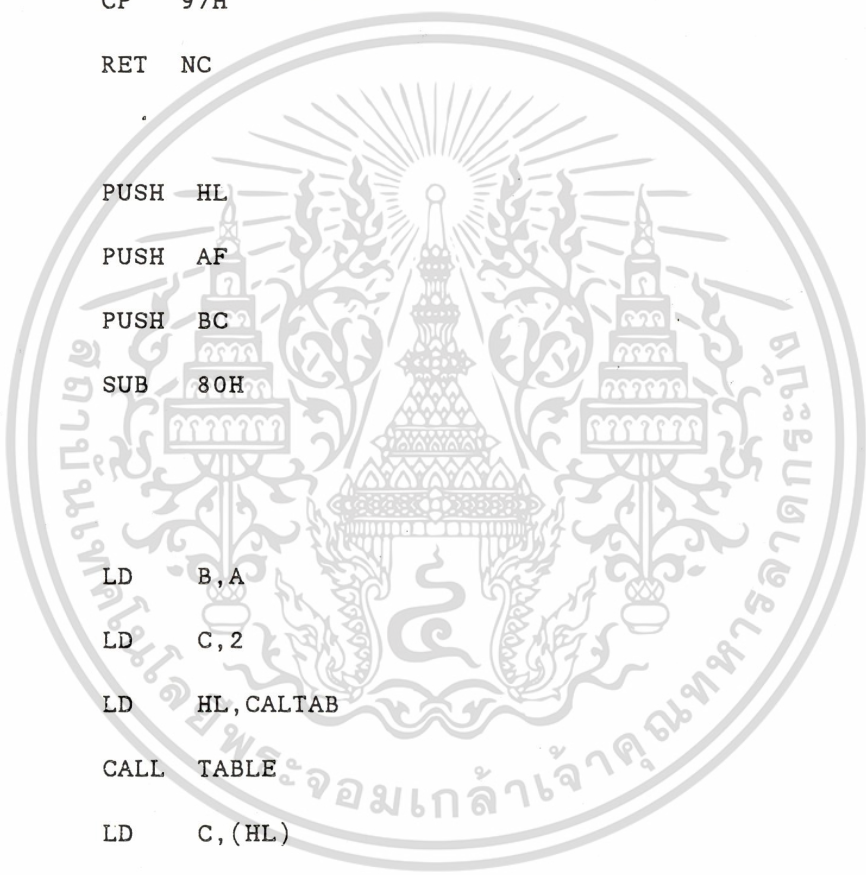
```
LD B,(HL)
```

```
PUSH BC
```

```
POP HL
```

```
POP BC
```

```
POP AF
```



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ (SP), HL งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อธิษฐานให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RET
```

```
BACK    JP    PRMPT
```

```
;
```

```
;*****
```

```
DSPC    LD    A,C
        CALL  DSPA
        RET
```

```
;
```

```
;*****
```

```
TXSTG   POP   HL
TXSTG1  LD    D,(HL)
        INC  HL
        XOR  A
        CP  D
        JR  Z, TXSTG2
        CALL PCSBY
        JR  TXSTG1
TXSTG2  PUSH  HL
        RET
```

```
;*****
```

```
HTOA   LD    A,C
        CALL  ASCHEX
        RET
```

```
;*****
```

```
PBYTE
        LD    A,0FFH    ;SET PD OUT DATA
        OUT  (PDC),A
        LD    A,00110000B ;SET PRINTER PORT
        OUT  (PEC),A
        LD    D,C
        CALL  PRIBYTE
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ภายในเท่านั้น ไม่ควรนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ถือว่าผิดกฎหมายและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUT (PEC),A

RET

;\*\*\*\*\*

PRNC LD A,C

CALL ASCHEX

LD C,D

CALL PBYTE

LD C,E

CALL PBYTE

RET

;\*\*\*\*\*

PRNDE LD C,D

PUSH DE

CALL PRNC

POP DE

LD C,E

CALL PRNC

RET

;\*\*\*\*\*

PRNSTG POP HL

PRNSTG1 LD C,(HL)

INC HL

XOR A

CP C

JR Z,PRNSTG2

CALL PBYTE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ PRNSTG2 PUSH HL ให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

;\*\*\*\*\*

```

CALL PBYTE

LD C,ODH

CALL PBYTE

RET

;*****

GOTLCD LD A,C

CALL GOTO

RET

;*****

WBYTELCD LD D,C

CALL WRBYTE

RET

;*****

WRLCDSTG POP HL
WRLCDSTG1 LD C,(HL)
INC HL
XOR A
CP C
JR Z,WRLCDSTG2
CALL WBYTELCD
JR WRLCDSTG1

WRLCDSTG2 PUSH HL

RET

;*****

DSPCLCD LD A,C

CALL ASCHEX

CALL WBYTELCD

POP DE

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL WBYTELCD

RET

;*****

DSPDELCD LD C,D

PUSH DE

CALL DSPCLCD

POP DE

LD C,E

CALL DSPCLCD

RET

;*****

SDELAY CALL TRAMDEL

DEC C

JR NZ,SDELAY

RET

TXBYTE LD D,C

CALL PCSBY

RET

;

;*****

; *ABCDEHL

; SCAN SUBROUTINE *B'H'L'

; *STOREX

;*****

;

SCAN LD B,4

;

SCAN_1 CALL SCANS

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

IN    A,(PD)

AND   OFOH

CP    OFOH

JR    NZ,SCAN_3

;

DEC   C

JR    NZ,SCAN_2

RES   0,(HL)

SCAN_2

RLC   E

DJNZ  SCAN_1

;

JP    SCAN

;

; press key

;

SCAN_3 BIT 0,(HL)

JR    NZ,SCAN_2

OR    B

PUSH  HL

PUSH  BC

LD    HL,KEYTAB+15

LD    B,15

CALL  PACKT1

POP   BC

;

POP   HL

;

เอกสารนี้เป็นเอกสารที่ส่ง LD ไว่สำ D, A การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีอั้งทำง เป็นักขณกลเนื่อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LD    (SCANIN),A

SET   0,(HL)

;

```

```

;
KEYTAB DB 0E1H,0E2H,0E3H,0E4H
        DB 0D1H,0D2H,0D3H,0D4H
        DB 0B1H,0B2H,0B3H,0B4H
        DB 71H,72H,73H,74H

```

```

;*****

```

```

; *

```

```

; SCAND SUBROUTINE *

```

```

; *

```

```

;*****

```

```

;
SCANK LD B,4
      LD C,B
      LD E,11111110B

```

```

;
SCANK_1 CALL SCANS
        LD HL,SYSFAG
        IN A,(PD)
        AND OF0H
        CP OF0H
        JR NZ,SCANK_3

```

```

;
        DEC C
        JR NZ,SCANK_2
        RES 0,(HL)

```

```

SCANK_2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ SCANK_1

```

```

;

```

```

;
SCANK_3 OR B

PUSH HL

PUSH BC

LD HL,KEYTAB+15

LD B,15

CALL PACKT1

POP BC

POP HL

LD D,A

LD (SCANIN),A

RET ;exit
;
SCANS LD A,00001111B

OUT (PDC),A

LD A,E

OUT (PD),A

XOR A ;DELAY

SCANS_1 NOP

NOP

DEC A

JR NZ,SCANS_1

RET

;

PACKT1 CP (HL)

JR Z,PACKT1_2

DEC HL

DJNZ PACKT1

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

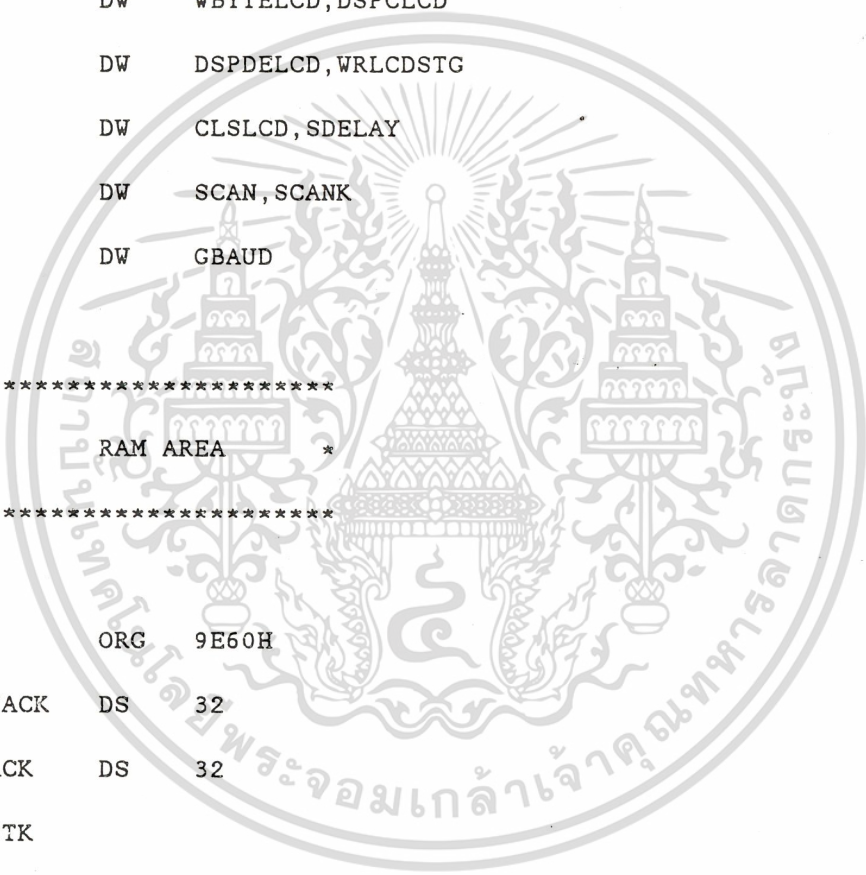
RET

GBAUD	LD	A, 19H
	CP	C
	JR	Z, BU192
	LD	A, 96H
	CP	C
	JR	Z, BU96
	LD	A, 48H
	CP	C
	JR	Z, BU48
	LD	A, 24H
	CP	C
	JR	Z, BU24
	LD	A, 12H
	CP	C
	JR	Z, BU12
	RET	
BU192	LD	A, 0DH
	LD	(BUT), A
	RET	
BU96	LD	A, 1EH
	LD	(BUT), A
	RET	
BU48	LD	A, 3DH
	LD	(BUT), A
	RET	
BU24	LD	A, 81H
	LD	(BUT), A
	RET	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 BU12 LD A, 00H  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 LD (BUT), A  
 RET

```

;
CALTAB DW BACK, CONIN
        DW TXBYTE, DSPC
        DW DSPDE, TXSTG
        DW HTOA, PBYTE
        DW PRNC, PRNDE
        DW PRNSTG, PLF
        DW INITLCD, GOTOLCD
        DW WBYTELCD, DSPCLCD
        DW DSPDELCD, WRLCDSTG
        DW CLSLCD, SDELAY
        DW SCAN, SCANK
        DW GBAUD
;
;*****
; RAM AREA *
;*****
;
ORG 9E60H
NSTACK DS 32
STACK DS 32
SYSTK
R_PC DS 2
R_SP DS 2
R_IX DS 2
R_IY DS 2
R_AF DS 2
R_BC DS 2
R_DE DS 2
R_HI DS 2
R_IFF DS 1
    
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น ถึงแม้ห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FINBUF	DS	9
CHNBUF	DS	9
BRKFLG	DS	1
BUFR	DS	3
BUFIN	DS	1
BUFINT	DS	1
BRKBUF	DS	45
STEP1	DS	4
STEP2	DS	4
STPCNT	DS	2
STPSAVE	DS	2
NSTPCT	DS	2
GETADR	DS	2
DMPADR	DS	2
DMPEND	DS	2
;		
SEABUF	DS	8
SEAMEM	DS	2
SEAFND	DS	2
SEACNT	DS	1
ASMCOM	DS	8
ASMBUF	DS	3
ASMOPC	DS	4
ASMDAT	DS	2
ASMDATD	DS	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีเมลห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MONINX	DS	1
MONDAT	DS	2

CALNMC DS 1

CALADR DS 2

COMBUF DS 80

SYSFAG DS 1

BUFRET DS 1

CHSUM DS 1

RST66H DS 2

RST18H DS 2

RST20H DS 2

RST28H DS 2

RST30H DS 2

RST38H DS 2

SCANIN DS 1

BUT DS 1

BUFPC DS 2

PWCODE DS 1

WORK\_SIZ

ENDRAM

;

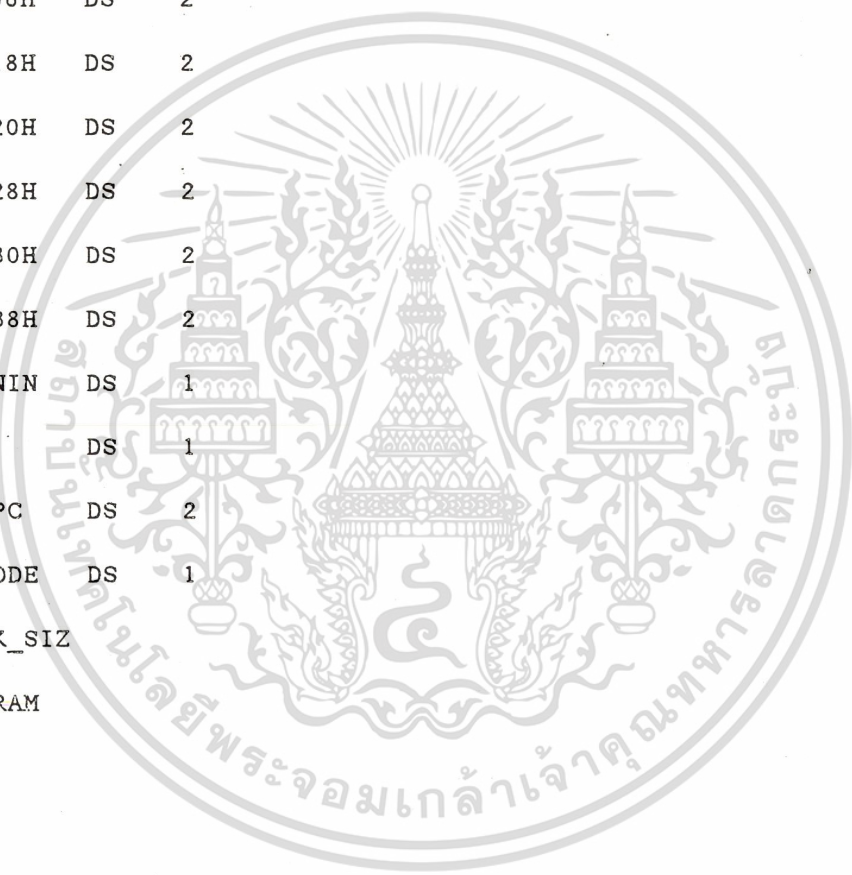
;

; \*\*\*\*\* Z80 ROM TABLE \*\*\*\*\*

; Z80 INSTRUCTION TABLE

; SET BY DOWNLOAD REMOTET.HEX

ORG 4FD0H



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DE DS 39\*6

ED DS 56\*6

DDCB DS 31\*6

FDCB DS 31\*6

MNETAB DS 67\*4

OPRTAB DS 35\*4

ENDZ80

END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



```

;           |   |
;           |   |
;           |   |
;           |___|__ channel identified
;
;           0   0 = channel 0
;           0   1 = channel 1
;           1   0 = channel 2
;           1   1 = channel 3
;

```

```

; PIA ADDRESS PORT   PORT A DATA = 50H
;                   PORT A DIR   = 54H
;                   PORT B DATA = 51H
;                   PORT B DIR   = 55H
;                   PORT C DATA = 52H
;                   PORT C DIR   = 56H
;                   PORT D DATA = 30H
;                   PORT D DIR   = 34H
;                   PORT E DATA = 40H
;                   PORT E DIR   = 44H
;

```

```

;           PIA Port Direction
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]

```

```

; |_____|
;
; |
;
;
;           0 = set bit to input

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับภายใน set bit to output ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; WDTMR ADDRESS PORT = F0H
; WDTMR Watch Dog Timer Master Register

```

```

; 0 1 1 0 0 0 1 1 value power-on reset
; | | | | | | | |
; | | | | | | | | should be 1 1
; | | | | |
; | | | | | control register initialize
; watch dog | | | 1 = only on power-on reset
; timer | | | 0 = on reset
; 1= enable | | |
; 0= disable | | | reset output disabled
; | | | 1 = disabled
; | | | 0 = enabled
; | | | | | clock divide-by-one
; | | | | | 1 = divide one
; | | | | | watchdog timer period 0 = divide two
; 0 0 = TcCx2(16)
; 0 1 = TcCx2(18)
; 1 0 = TcCx2(20)
; 1 1 = TcCx2(22)
;
; WDTCR ADDRESS PORT = F1H
;
; WDTCR Watch Dog Timer Command Register
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]
; 1 0 1 1 0 0 0 1 = (B1H) disable WDT
; 0 1 0 0 1 1 1 0 = (4EH) clear WDT
;
; SCRF ADDRESS PORT = EEH
;
; SCRF System Control Register Pointer

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ จะด้วยวิธีใดก็ตาม กรุณาแจ้งให้เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; 0 0 0 0 0 0 0 0 = (00H) pointer WCR
; 0 0 0 0 0 0 0 1 = (01H) pointer MWBR
;
; WCR ADDRESS PORT = EFH

```

; WCR Wait State Control Register

```

; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]

```

```

; 1 1 1 1 1 1 1 1 16-M1 after power on reset

```

```

; | ___ | | | | | | | |

```

```

; | | | | ___ | ___ | ___ I/O wait

```

```

; | interrupt | | | | 0 0 = no wait

```

```

; | 0 = no wait | | | | 0 1 = two wait

```

```

; | 1 = one wait | | | | 1 0 = four wait

```

```

; | | | | 1 1 = six wait

```

```

; | | | | ___ memory wait

```

```

; | | | | 0 0 = no wait

```

```

; | | | | op-code fetch 0 1 = one wait

```

```

; | | | | 0 = no add wait 1 0 = two wait

```

```

; | | | | 1 = add 1 wait 1 1 = three wait

```

```

; |

```

```

; | ___ interrupt daisy chain wait

```

```

; | | | | interrupt acknowledge RETI

```

```

; | | | | 0 0 = 0 wait state 0 wait state

```

```

; | | | | 0 1 = 2 wait state 0 wait state

```

```

; | | | | 1 0 = 4 wait state 2 wait state

```

```

; | | | | 1 1 = 6 wait state 4 wait state

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ควรนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัย

```

; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]

```

```

; 1 1 1 1 0 0 0 0 value on power-on reset

```

```

; |_____| |_____|
; . | |
; | |__ memory wait low boundary
; | | address (A15-A12) for
; | | memory wait insertion
; |

```

```

; |__ memory wait high boundary
; address (A15-A12) for
; memory wait insertion
;

```

BEGIN:

EQU 6000H

ORG 6000H

CPU "Z80.TBL"

HOF "INT8"

; PORT DEF

```

PA: EQU 50H
PAD: EQU 54H
PB: EQU 51H
PBD: EQU 55H
PC: EQU 52H
PCD: EQU 56H
PD: EQU 30H

```

PDD: EQU 34H

PE: EQU 40H

PED: EQU 44H

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานในโครงการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CTC0:      EQU    10H
CTC1:      EQU    11H
CTC2:      EQU    12H
CTC3:      EQU    13H

```

;

; RTC DEF

```

RTC:      EQU    0A0H
SEC1:     EQU    RTC

```

```

SEC10:    EQU    RTC+1

```

;

```

MIN1:     EQU    RTC+2
MIN10:    EQU    RTC+3
HOUR1:    EQU    RTC+4
HOUR10:   EQU    RTC+5

```

;

```

DAY1:     EQU    0A6H
DAY10:    EQU    0A7H
MON1:     EQU    0A8H
MON10:    EQU    0A9H
YEAR1:    EQU    0AAH
YEAR10:   EQU    0ABH

```

;

```

CREGD:    EQU    RTC+0DH
CREGE:    EQU    RTC+0EH
CREGF:    EQU    RTC+0FH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น RST38: EQU 9F93H

```

RXBYTE:   EQU    81H
TXEYTE:   EQU    82H

```

```

TXSTG:      EQU  85H
DELAY:      EQU  93H
SYSCAL:     EQU  10H
BS:         EQU  8H
AUTOROM:    EQU  7FFFH

```

;

INITIAL:

```

LD  A,OFFH
OUT (PAD),A

```

```

OUT (PBD),A
OUT (PCD),A
OUT (PA),A
OUT (PB),A
OUT (PC),A

```

;

```

ST1:      LD  A,8CH      ; initial lcd.
          RST 10H

```

;

; \*\*\*AUTO START\*\*\*\*\*

```

AUTO:     LD  A,0A3H
          LD  (AUTOROM),A

```

;

; \*\*\*\*\*

; \* SET INTERRUPT \*

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINT: DI

```
LD (RST38),HL
LD A,00H ; SET 24H OR 12H
OUT (CREGF),A
LD A,04H ; SET 24H
OUT (CREGF),A
OUT (CREGE),A ; SET INT 1 SEC
EI
```

```
;
CALL BEEP
CALL SHOW2 ; RX
CALL DELAYT
CALL CLRLCD2
;
; *****
; * SCANKEY *
; *****
; OUT LOOP WHEN KEY PRESS
;
KBUFF: EQU 0E000H ; *****-----
;
SCANKEY: LD A,94H ; SCAN KEY
RST 10H
LD (KBUFF),A ; SAVE KEY BUFFER
CALL BEEP
;
; *****
```

เอกสารนี้เป็นเอกสาร CHK FUNCTION KEY ซึ่ง PRESS \* ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีงทั้งนี้หวังเป็นข้อมูลเบื้องต้นและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
STAKEY: EQU 0F001H ; *****-----
```

```

;
ON: . EQU 22H
OFF: EQU 00H
;

LD A, (KBUF)
CP FNC
JR Z,CHKFNC
CP FRUN
JR Z,FNCRUN ; CHK FUNCTION RUN
JP CHK09
;
CHKFNC: CALL CLRLCD2
LD A,91H ; PRINT
RST 10H
DFB "MESSAGE: (F1 - F10)"
DFB 00H
;
LD A,ON
LD (STAKEY),A
LD A,OFF
LD (SRUN),A
JP SCANK
;
FNCRUN:
LD A, (SRUN)
CP ON

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
JP SCANK
```

```

CALL CLRLCD2
LD A,OFF
LD (SRUN),A
LD A,91H
RST 10H
DFB " * SENDING * "
DFB 00H

```

```
CALL SENDDATA
```

```
;
; SHOW DATA END SENDING & BACK TO START
;
```

```
CALL CLRLCD
```

```
CALL BEEP
```

```
LD A,91H
```

```
RST 10H
```

```
DFB " * SENDDATA OK * "
```

```
DFB 00H
```

```
CALL DELAYT
```

```
CALL CLRLCD2
```

```
CALL SHOW2
```

```
JP SCANK
```

```
;
; KEY 0-9
;
```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

```
; *****
```

LD A,(STAKEY)

CP ON

JP NZ,SCANK

;

LD A,OFF ; OFF STAKEY

LD (STAKEY),A

;

LD A,ON ; ON STATUS RUN

LD (SRUN),A

;

CALL CLRLCD2

F1: EQU 0EH

F2: EQU 05H

F3: EQU 00H

F4: EQU 03H

F5: EQU 0AH

F6: EQU 04H

F7: EQU 07H

F8: EQU 02H

F9: EQU 0BH

F10: EQU 06H

;

FNC: EQU 0FH

FRUN: EQU 01H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัด LD ลง A, (KBUFF) อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CP F1

JP Z,FNC1

LD A, (KBUFF)

CP F2

JP Z, FNC2

;

LD A, (KBUFF)

CP F3

JP Z, FNC3

;

LD A, (KBUFF)

CP F4

JP Z, FNC4

;

LD A, (KBUFF)

CP F5

JP Z, FNC5

;

LD A, (KBUFF)

CP F6

JP Z, FNC6

;

LD A, (KBUFF)

CP F7

JP Z, FNC7

;

LD A, (KBUFF)

CP F8

JP Z, FNC8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LD A, (KBUFF)

CP F9

```

;
LD A,(KBUFF)
CP F10
JP Z,FNC10
;
JP SCANK
;
; *****
; * DO FUNCTION *
; *****
;

```

```

FNC1: LD IX,DF1
LD A,91H
RST 10H
DF1: DFB " FLOOD DISASTER NOW "
DFB 00H
JP SCANK
;
FNC2: LD IX,DF2
LD A,91H
RST 10H
DF2: DFB " FIRE NOW "

```

```

DFB 00H
JP SCANK

```

```

;
FNC3: LD IX,DF3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในโรงเรียนการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดสิทธิ์ของเจ้าข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DF3: DFB " SNOW STORM NOW "

```

JP SCANK

;

FNC4: LD IX,DF4

LD A,91H

RST 10H

DF4: DFB " THUNDER STORM NOW "

DFB 00H

JP SCANK

;

FNC5: LD IX,DF5

LD A,91H

RST 10H

DF5: DFB " MONSOON NOW "

DFB 00H

JP SCANK

;

FNC6: LD IX,DF6

LD A,91H

RST 10H

DF6: DFB " TO STRIKE NOW "

DFB 00H

JP SCANK

;

FNC7: LD IX,DF7

LD A,91H

RST 10H

เอกสารนี้เป็น DF7: การที่สงวนไว้สำหรับการใช้เพื่อการ TO RABEL NOW อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัด DFB 00H และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JP SCANK

;

```

LD A,91H

RST 10H

DF8:      DFB "   DECLARE WAR   "

          DFB 00H

          JP   SCANK

;

FNC9:     LD IX,DF9

          LD A,91H

          RST 10H

DF9:      DFB "   EARTHQUAKE NOW   "

          DFB 00H

          JP   SCANK

;

FNC10:    LD IX,DF10

          LD A,91H

          RST 10H

DF10:     DFB "BBBBBBBBBBBBBBBBBBBB"

          DFB 00H

          JP   SCANK

;

; *****

; *   SHOW TIME   *

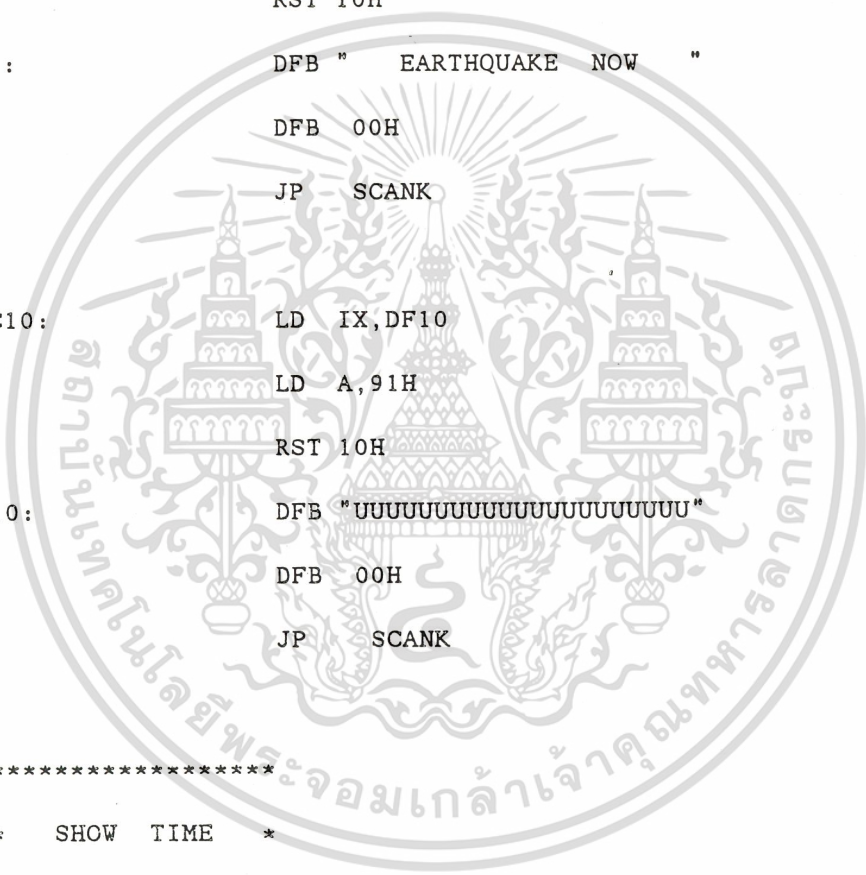
; *****

;

SHOW1:    LD A,91H      ; DISPLAY BLOCK

          RST 10H

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ DFB เพื่อ \* RECVIER. PROJECT 2 \* ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงหรือทำซ้ำและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST 10H

DFB " \* SENDDER..PROJECT 2 \* "

DFB 00

RET

;

; \*\*\*\*\*

; \* show line 2 \*

; \*\*\*\*\*

;

INT:

PUSH AF

PUSH BC

PUSH DE

PUSH HL

;

LD C,40H

LD A,8DH

RST 10H

;

; READ DATA DD/MM/YY

IN A,(DAY1)

AND 0FH

LD B,A

IN A,(DAY10)

CALL SHIFT

AND 0F0H

ADD A,B

LD C,A

CALL DISPLAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


;

LD C,"/"

```

IN      A, (MON1)
AND     OFH
LD      B, A
IN      A, (MON10)
CALL    SHIFT
AND     OFOH
ADD     A, B
LD      C, A
CALL    DISPLAY

```



```

LD      C, " / "
CALL    ASCPLAY
IN      A, (YEAR1)
AND     OFH
LD      B, A
IN      A, (YEAR10)
CALL    SHIFT
AND     OFOH
ADD     A, B
LD      C, A
CALL    DISPLAY

```

```

LD      C, 4CH
LD      A, 8DH
RST     10H

```

```

IN      A, (HOUR1)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ AND เพื่อศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CALL SHIFT
AND OFOH
ADD A,B
LD C,A
CALL DISPLAY
```

```
LD C, ":"
CALL ASCPLAY
```

```
IN A, (MIN1)
AND OFH
LD B,A
IN A, (MIN10)
CALL SHIFT
AND OFOH
ADD A,B
LD C,A
CALL DISPLAY
LD C, ":"
CALL ASCPLAY
```

```
IN A, (SEC1)
AND OFH
LD B,A
IN A, (SEC10)
CALL SHIFT
AND OFOH
```

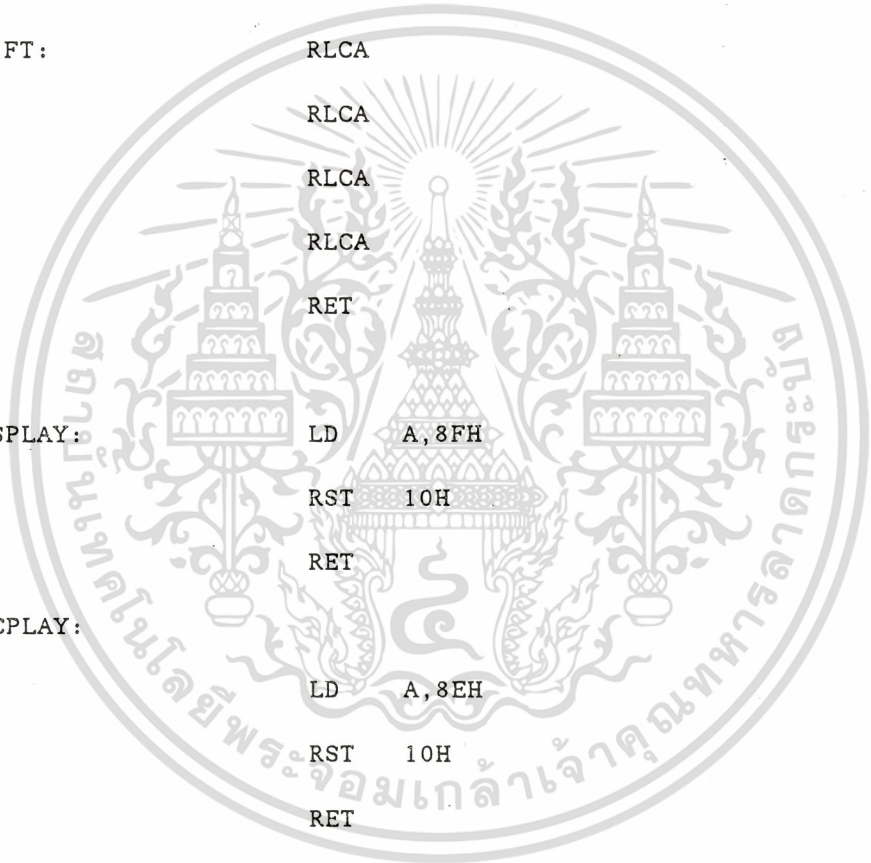
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ ADD เพื่อศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LD C,A
CALL DISPLAY
CALL DELAYD
```

```

;
POP HL
POP DE
POP BC
POP AF
EI
RET
;
SHIFT:
RLCA
RLCA
RLCA
RLCA
RET
;
DISPLAY:
LD A,8FH
RST 10H
RET
ASCPLAY:
LD A,8EH
RST 10H
RET
;
DELAYD:
LD C,05
LD A,93H
RST 10H
RET
;

```



เอกสารนี้เป็นลิขสิทธิ์ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง (PED) หรืออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD B,30
B1: LD A,02

```

```

;
CALL BEEP1
;
XOR A
OUT (PE),A
;
CALL BEEP2
DJNZ B1
RET
;
BEEP1: LD A,30 ;50
BE1: NOP
NOP
DEC A
JR NZ, BE1
RET
;
BEEP2: LD A,60 ;100
B2: NOP
NOP
DEC A
JR NZ, B2
RET
;
ALARM: LD C,10
ALR1: NOP
CALL BEEP
CALL BEEP2
DEC C
JR NZ, ALR1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในห้องเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงหรือทำซ้ำอย่างอื่นถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

CLRLCD: LD C,00 ; START LINE

LD A,8DH

RST 10H

RET

;

CLRLCD2: LD C,00

LD A,8DH

RST 10H

LD A,91H

RST 10H

DFB "

DFB 00H

LD C,00

LD A,8DH

RST 10H

RET

DELAYT: LD C,100

LD A,93H

RST 10H

RET

;

;

; \*\*\*\*\*

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของสถาบันฯ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ หากมีข้อสงสัยหรือข้อผิดพลาดประการใดขออภัยเป็นอย่างสูงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; FORMAT DATA START D0 D1 D2 D3 D4 D5 D6 D7 SICFBIT

;

```
;* SET DATA *
```

```
*****
```

```
; OUT DATA RS 232 OUTPUT PE5
```

```
;
```

```
SENDDATA:          DI
```

```
LD    B,08H
```

```
LD    A,(IX+0)
```

```
LD    D,A
```

```
;
```

```
LD    A,00H    ; START BIT
```

```
OUT   (PA),A
```

```
OUT   (PB),A
```

```
OUT   (PC),A
```

```
CALL  BIT1    ; DELAY 1 BIT
```

```
;
```

```
SDATA: LD    A,D    ; FOR DATA SET
```

```
OUT   (PA),A
```

```
OUT   (PB),A
```

```
OUT   (PC),A
```

```
;
```

```
RRC   A
```

```
LD    D,A
```

```
CALL  BIT1
```

```
;
```

```
DJNZ  SDATA
```

```
;
```

เอกสารนี้เป็น **STOP BIT** ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LD    A,OFFH
```

```
OUT   (PA),A
```

```
OUT   (PB),A
```



```
; *****
; *   DELAY STOP BIT   *
; *****
```

```
STOPBIT:          LD   HL,TSTOPBIT

DELSTOP:          DEC  HL

                  LD   A,H

                  OR   L

                  JR   NZ,DELSTOP

                  RET

                  END
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 RECIVER UTILITY PROGRAM

```

; *****
; *  PROGRAME RX  *
; *****
;
;
;ET>***** I/O Control Register Funtion *****
;
; CTC ADDRESS PORT      Ch0=10H
;
;                        Ch1=11H
;
;                        Ch2=12H
;
;                        Ch3=13H
;
;
;      CTC Channel Control Word
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]
; D7 = interrupt      1 = enables      0 = disables
; D6 = mode           1 = counter mode  0 = timer mode
; D5 = prescaler      1 = value of 255  0 = value of 16
; D4 = clk/trg        1 = rising edge   0 = falling edge
; D3 = time trigger   1 = clk/trg       0 = automatic
; D2 = time constant  1 = time constant 0 = no time constant
; D1 = reset          1 = software       0 = continued operation
; D0 = control vector 1 = vector        0 = control word
;
;
;      CTC Constant Word
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]
; TC7 TC6 TC5 TC4 TC3 TC2 TC1 TC0
;
;
;      CTC Interrupt Vector Word
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]
;
;      | _____ | | |
;
;      | | | | | | | 0 = interrupt vector word

```

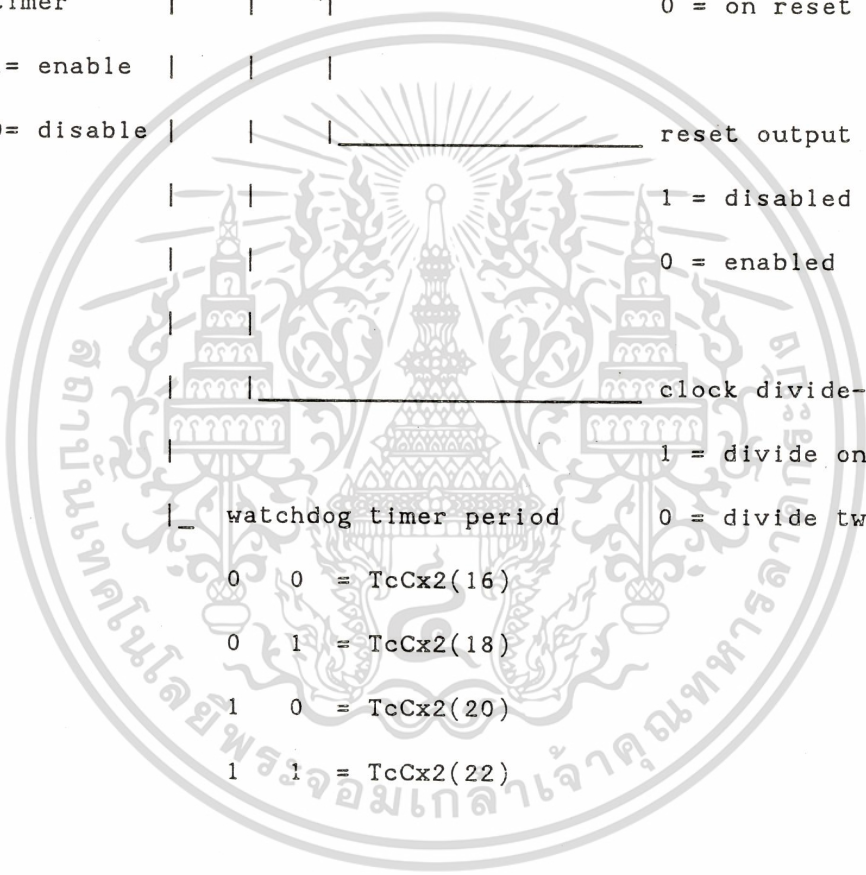
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงจำกัดเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น ลีฟท์ทั้งหมดมีให้ดัดแปลงเนื้อหาและตัวอย่างอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



```

; 0 1 1 0 0 0 1 1 value power-on reset
; | | | | | | | |
; | | | | | | | | should be 1 1
; | | | | | | | |
; | | | | | | | | control register initialize
; watch dog | | | | | | | | 1 = only on power-on reset
; timer | | | | | | | | 0 = on reset
; 1= enable | | | | | | | |
; 0= disable | | | | | | | | reset output disabled
; | | | | | | | | 1 = disabled
; | | | | | | | | 0 = enabled
; | | | | | | | |
; | | | | | | | | clock divide-by-one
; | | | | | | | | 1 = divide one
; | | | | | | | | 0 = divide two
; | | | | | | | | watchdog timer period
; 0 0 = TcCx2(16)
; 0 1 = TcCx2(18)
; 1 0 = TcCx2(20)
; 1 1 = TcCx2(22)
;
; WDTCR ADDRESS PORT = F1H
;
; WDTCR Watch Dog Timer Command Register
; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]
; 1 0 1 1 0 0 0 1 = (B1H) disable WDT
; 0 1 0 0 1 1 1 0 = (4EH) clear WDT
;
; SCRP ADDRESS PORT = EEH
;
; SCRP System Control Register Pointer

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น ถึงขั้นห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; 0 0 0 0 0 0 0 0 = (00H) pointer WCR
; 0 0 0 0 0 0 0 1 = (01H) pointer MWBR
;
; WCR ADDRESS PORT = EFH

```

```

; WCR Wait State Control Register

```

```

; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]

```

```

; 1 1 1 1 1 1 1 1 16-M1 after power on reset

```

```

; |___| | | | | | | |
; | | | | | | | | I/O wait
; | interrupt | | | | | | | | 0 0 = no wait
; | 0 = no wait | | | | | | | | 0 1 = two wait
; | 1 = one wait | | | | | | | | 1 0 = four wait
; | | | | | | | | 1 1 = six wait
; | | | | | | | | ___ memory wait
; | | | | | | | | 0 0 = no wait
; | | | | | | | | op-code fetch 0 1 = one wait
; | | | | | | | | 0 = no add wait 1 0 = two wait
; | | | | | | | | 1 = add 1 wait 1 1 = three wait
; |
; | ___ interrupt daisy chain wait
;
; interrupt acknowledge RETI
; 0 0 = 0 wait state 0 wait state
; 0 1 = 2 wait state 0 wait state
; 1 0 = 4 wait state 2 wait state
; 1 1 = 6 wait state 4 wait state

```

เอกสารนี้เป็นเอกสารใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น ลีขงทั้งห้าขงให้คัดลอกเพื่อหนนและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; MWBR Memory Wait Boundary Register

```

```

; [ D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 ]

```

```

; 1 1 1 1 0 0 C 0 value on power-on reset

```

```

; |_____| |_____|
; . | |
; | |__ memory wait low boundary
; | | address (A15-A12) for
; | | memory wait insertion
; |

```

```

; |__ memory wait high boundary
; address (A15-A12) for
; memory wait insertion
;

```

```

BEGIN: EQU 8000H
;

```

```

ORG 6000H

```

```

CPU "Z80.TBL"

```

```

HOF "INT8"

```

```

; PORT DEF

```

```

PA: EQU 50H

```

```

PAD: EQU 54H

```

```

PB: EQU 51H

```

```

PBD: EQU 55H

```

```

PC: EQU 52H

```

```

PCD: EQU 56H

```

```

PD: EQU 30H

```

```

PDD: EQU 34H

```

```

PE: EQU 40H

```

```

PED: EQU 44H

```

```

; CTC DEF

```

```

CTC0: EQU 10H

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเอกสารเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CTC2: EQU 12H

CTC3: EQU 13H

;

; RTC DEF

RTC: EQU 0A0H

SEC1: EQU RTC

SEC10: EQU RTC+1

;

MIN1: EQU RTC+2

MIN10: EQU RTC+3

HOUR1: EQU RTC+4

HOUR10: EQU RTC+5

;

DAY1: EQU 0A6H

DAY10: EQU 0A7H

MON1: EQU 0A8H

MON10: EQU 0A9H

YEAR1: EQU 0AAH

YEAR10: EQU 0ABH

;

CREGD: EQU RTC+0DH

CREGE: EQU RTC+0EH

CREGF: EQU RTC+0FH

;

RST38: EQU 9F93H

เอกสารนี้เป็นเอกสารที่ RXBYTE ทรัพยากรใช้ EQU เพื่อ 81H ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น สิ่งนี้จะมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DSPC: EQU 83H

TXSTC: EQU 85H

SYSCAL: EQU 10H

BS: EQU 8H

;

```
INITIAL: LD A,0FFH
          OUT (PCD),A
          LD A,00H
          OUT (PAD),A
          OUT (PBD),A
          LD A,3FH
          OUT (PED),A
```

;

```
ST1: LD A,8CH ; initial lcd.
      RST 10H
```

;

;

; \*\*\*\*\*

; \* SET INTERRUPT \*

; \*\*\*\*\*

;

```
SINT: DI
       IM 1
       LD HL,INT
       LD (RST38),HL
       LD A,00H ; SET 24H OR 12H
       OUT (CREGF),A
       LD A,04H ; SET 24H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ OUT เพื่อ (CREGF),A นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
OUT (CREGE),A ; SET INT 1 SEC
```

EI

;

```

CALL SHOW1          ; RX

CALL DELAYT

LD    A,92H

RST  10H

;

; *****

; *  RECEIVE DATA  *

; *****

;1 CHECK  HOLD MARK

;2 CHECK  START BIT

;3 READ  DATA 8 BIT

;4 CHECK  STOP BIT

;5 SAVE  DATA

;6 CHECK  END DATA

;7 BEEP

;

; PB7 = INPUT

;

HOLDMARK:          CALL SHOWREADY

;

IN    A,(PB)

out   (pc),a

NOP

BIT   7,A          ; FZ = 1 B=0

JR    Z,HOLDMARK

;

```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; CHECK START
;

```

```

IN    A, (PB)

out   (pc), a

NOP

BIT   7, A

JR    NZ, CHKSTART

; START OK

;

CALL  STOPBIT

;

READ: LD   D, 00H

      LD   E, 08H

;

DATA: IN   A, (PB)

      out  (pc), a

      BIT  7, A

      JR   Z, SPACE

;

MARK: SETT 7, D

      RRC  D

      JR   CHKFORMAT

;

SPACE: RES  7, D

      RRC  D

;

CHKFORMAT: DEC  E

          JR   NZ, S1BIT

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LD    A, D
```

```
LD    C, A
```

```

RST 10H

;

CSTOPDATA:      CALL STOPBIT

;

; CHK STOP BIT

IN  A, (PB)

out  (pc), a

NOP

BIT  7, A

JR  Z, HOLDMARK

;

; PRINT DATA ERROR

CALL BEEP
CALL CLRLCD2
LD  A, 91H
RST 10H

DFB  "*** DATA ERROR ***"
DFB  00H

CALL DELAYT

;

CALL CLRLCD2

CALL SHOWREADY

CALL DELAYT

CALL CLRLCD2

JR  HOLDMARK

;

;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาก่อนและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL BIT1
JR  DATA

```

```

; * SCANKEY *
; *****
; OUT LOOP WHEN KEY PRESS
;
KBUFF:          EQU    0E000H          ; *****-----
;
SCANK:          LD     A,94H           ; SCAN KEY
                RST   10H
                LD   (KBUFF),A        ; SAVE KEY BUFFER
                CALL  BEEP
;
; *****
; * CHK FUNCTION KEY PRESS *
; *****
;
STAKEY:         EQU    0E001H          ; *****-----
SRUN:           EQU    0E002H          ; *****-----
;
ON:             EQU    22H
OFF:            EQU    00H
;
                LD     A,(KBUFF)
                CP     FNC
                JR     Z,CHKFNC
                CP     FRUN
                JR     Z,FNCRUN        ; CHK FUNCTION RUN

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ JP ใช้งานศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CHKFNC:        CALL  CLRLCD2
                LD     A,91H           ; PRINT

```

DFB "MESSAGE: (F1 - F10)"

DFB 00H

;

LD A,ON

LD (STAKEY),A

LD A,OFF

LD (SRUN),A

JP SCANK

;

FNCRUN:

LD A,(SRUN)

CP ON

JR Z,RUNSEND

JP SCANK

RUNSEND:

CALL BEEP

CALL CLRLCD2

LD A,OFF

LD (SRUN),A

LD A,91H

RST 10H

DFB " \* SENDING \* "

DFB 00H

CALL SENDDATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดก็ตาม ห้ามนำไปใช้โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

CALL CLRLCD

LD A,91H

RST 10H

DFB " \* SENDDATA OK \* "

DFB 00H

;

CALL DELAYT

CALL CLRLCD2

CALL SHOW1

;

JP SCANK

;

; KEY 0-9

;

; \*\*\*\*\*

; \* CHK FUNCTION 0 - 9 \*

; \*\*\*\*\*

;

CHK09:

LD A,(STAKEY)

CP ON

JP NZ,SCANK

;

LD A,OFF ; OFF STAKEY

LD (STAKEY),A

;

LD A,ON ; ON STATUS RUN

LD (SRUN),A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CALL CLRLCD2

F1: EQU 0EH  
 F2: EQU 05H  
 F3: EQU 00H  
 F4: EQU 03H  
 F5: EQU 0AH  
 F6: EQU 04H  
 F7: EQU 07H  
 F8: EQU 02H  
 F9: EQU 0BH  
 F10: EQU 06H

; FNC: EQU 0FH

; FRUN: EQU 01H

;

LD A, (KBUFF)

CP F1

JP Z, FNC1

;

LD A, (KBUFF)

CP F2

JP Z, FNC2

;

LD A, (KBUFF)

CP F3

JP Z, FNC3

;

LD A, (KBUFF)

CP F4

JP Z, FNC4

;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่อนุญาตเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CP F5

JP Z, FNC5

LD A, (KBUFF)

CP F6

JP Z, FNC6

LD A, (KBUFF)

CP F7

JP Z, FNC7

LD A, (KBUFF)

CP F8

JP Z, FNC8

LD A, (KBUFF)

CP F9

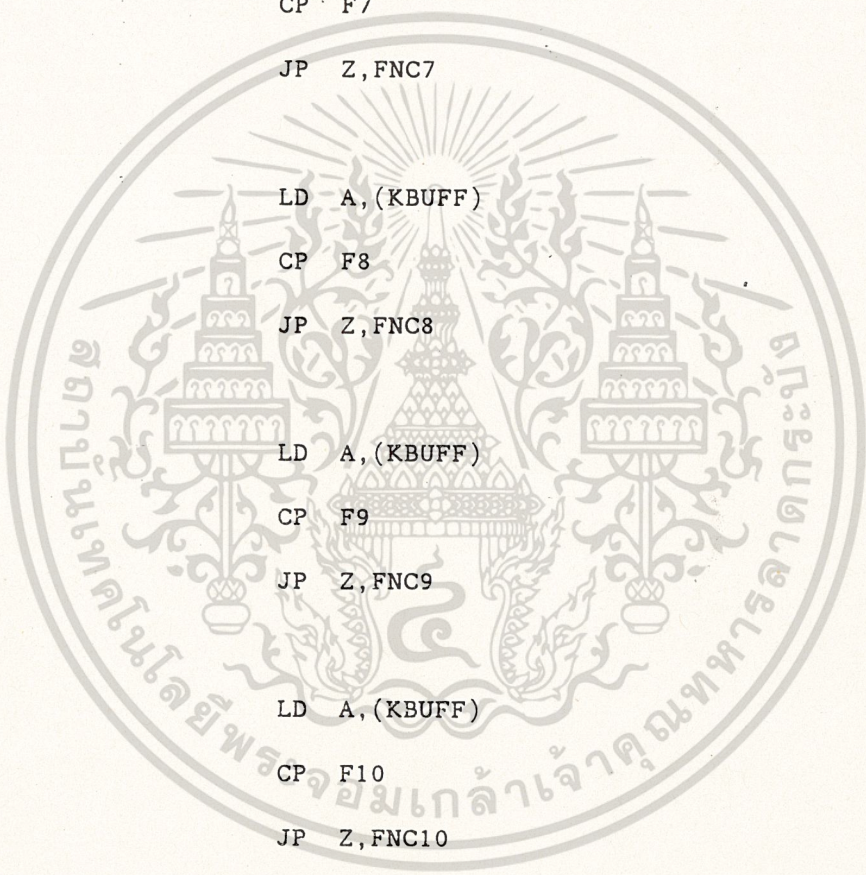
JP Z, FNC9

LD A, (KBUFF)

CP F10

JP Z, FNC10

JP SCANK



เอกสารนี้เป็นเอกสารที่เผยแพร่ให้บุคลากรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีอั้งห้วงเป็ให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 \* DO FUNCTION \*

; \*\*\*\*\*

LD A,91H  
RST 10H  
DF1: DFB " FLOOD DISASTER NOW "  
DFB 00H  
JP SCANK  
;  
FNC2: LD IX,DF2  
LD A,91H  
RST 10H  
DF2: DFB " FIRE NOW "  
DFB 00H  
JP SCANK  
;  
FNC3: LD IX,DF3  
LD A,91H  
RST 10H  
DF3: DFB " SNOW STORM NOW "  
DFB 00H  
JP SCANK  
;  
FNC4: LD IX,DF4  
LD A,91H  
RST 10H  
DF4: DFB " THUNDER STORM NOW "  
DFB 00H  
JP SCANK  
;  
FNC5: LD IX,DF5  
LD A,91H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DF5: DFB " MONSOON NOW "

DFB 00H

JP SCANK

;

FNC6: LD IX,DF6

LD A,91H

RST 10H

DF6: DFB " TO STRIKE NOW "

DFB 00H

JP SCANK

;

FNC7: LD IX,DF7

LD A,91H

RST 10H

DF7: DFB " TO RABEL NOW "

DFB 00H

JP SCANK

;

FNC8: LD IX,DF8

LD A,91H

RST 10H

DF8: DFB " DECLARE WAR "

DFB 00H

JP SCANK

;

FNC9: LD IX,DF9

LD A,91H

RST 10H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกา DFB " เพื่อ EARTHQUAKE NOW "ให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DFB 00H

```

;
FNC10:          LD IX,DF10

                LD A,91H

                RST 10H

DF10:          DFB "BBBBBBBBBBBBBBBBBBBB"

                DFB 00H

                JP SCANK

;

; *****

; * SHOW TIME *

; *****

;

SHOW1:         LD A,91H          ; DISPLAY BLOCK

                RST 10H

                DFB "* RECVIER..PROJECT 2 * "

                DFB 00

                RET

;

SHOW2:         LD A,91H          ; DISPLAY BLOCK

                RST 10H

                DFB "* SENDDER..PROJECT 2 * "

                DFB 00

                RET

;

SHOWREADY:    LD A,91H          ; DISPLAY BLOCK

                RST 10H

                DFB "*** RX.. READY **"

                DFB 00

                RET

;

RXOK:         CALL CLRLCD2

                LD A,91H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST 10H

DFB "\*\*\*\*\* RX.. OK! \*\*\*\*\*"

DFB 00

RET

;

; \*\*\*\*\*

; \* show line 2 \*

; \*\*\*\*\*

;

INT:

PUSH AF

PUSH BC

PUSH DE

PUSH HL

LD C,40H

LD A,8DH

RST 10H

; READ DATA DD/MM/YY

IN A,(DAY1)

AND 0FH

LD B,A

IN A,(DAY10)

CALL SHIFT

AND 0F0H

ADD A,B

LD C,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ CALL เพื่อ DISPLAY เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LD C,"/"

CALL ASCPLAY

IN A, (MON1)

AND OFH

LD B, A

IN A, (MON10)

CALL SHIFT

AND OFOH

ADD A, B

LD C, A

CALL DISPLAY

LD C, "/"

CALL ASCPLAY

IN A, (YEAR1)

AND OFH

LD B, A

IN A, (YEAR10)

CALL SHIFT

AND OFOH

ADD A, B

LD C, A

CALL DISPLAY

LD C, 4CH

LD A, 8DH

RST 10H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AND OFH

LD B, A

IN A, (HOUR10)

200

AND OFOH

ADD A, B

LD C, A

CALL DISPLAY

;

LD C, ":"

CALL ASCPLAY

;

IN A, (MIN1)

AND OFH

LD B, A

IN A, (MIN10)

CALL SHIFT

AND OFOH

ADD A, B

LD C, A

CALL DISPLAY

;

LD C, ":"

CALL ASCPLAY

;

IN A, (SEC1)

AND OFH

LD B, A

IN A, (SEC10)

CALL SHIFT

AND OFOH

ADD A, B

LD C, A

CALL DISPLAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
POP HL
POP DE
POP BC
POP AF

```

```

EI
RET

```

```

;
SHIFT:

```

```

RLCA
RLCA
RLCA
RLCA
RET

```

```

;
DISPLAY:

```

```

LD A,8FH
RST 10H
RET

```

```

ASCPLAY:

```

```

LD A,8EH
RST 10H
RET

```

```

;
DELAYD:

```

```

LD C,05
LD A,93H
RST 10H
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

BEEP:
LD A,3FH
OUT (PED),A
LD B,30

```

OUT (PE),A

;

CALL BEEP1

;

XOR A

OUT (PE),A

;

CALL BEEP2

DJNZ B1

RET

BEEP1:

LD A,30 ;50

BE1:

NOP

NOP

DEC A

JR NZ, BE1

RET

;

BEEP2:

LD A,60 ;100

B2:

NOP

NOP

DEC A

JR NZ, B2

RET

;

ALARM:

LD C,10

ALR1:

NOP

CALL BEEP

CALL BEEP2

DEC C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

;

CLRLCD: LD C,00 ; START LINE

LD A,8DH

RST 10H

RET

;

CLRLCD2: LD C,00

LD A,8DH

RST 10H

LD A,91H

RST 10H

DFB " "

DFB 00H

LD C,00

LD A,8DH

RST 10H

RET

DFLAYT: LD C,109

LD A,93H

RST 10H

RET

;

BIT: EQU 8000H ; 2F0CH

TSTOPBIT: EQU 8500H ; 4600H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
; \*\*\*\*\*

; \* SUE FOR SEND DATA \*

; \*\*\*\*\*

```

;
;*****
;*  SET DATA  *
;*****
;  OUT DATA RS 232 OUTPUT  PE5
;
SENDDATA:          DI
                   LD   B,08H
                   LD   A,(IX+0)
                   LD   D,A
;
                   LD   A,00H      ; START BIT
                   OUT  (PE),A
                   OUT  (PA),A
                   OUT  (PB),A
                   CALL BIT1      ; DELAY 1 BIT
;
SDATA:             LD   A,D        ; FOR DATA SET
                   OUT  (PE),A
                   OUT  (PA),A
                   OUT  (PB),A
;
                   RRC   A
                   LD   D,A
                   CALL BIT1
;
                   DJNZ SDATA
;
;  STOP BIT
                   LD   A,0FFH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ระบบอิเล็กทรอนิกส์เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUT (PA),A

OUT (PB),A

CALL STOPBIT ; DATA STOP BIT

;

;

\*\*\*\*\*

;\* CHECK END SEND DATA \*

\*\*\*\*\*

;CHK DATA END

INC IX  
LD A,(IX+0)  
CP 00H

JR NZ,SENDDATA ; GOTO SEND END

EI  
RET

;

;\* DELAY 1 BIT \*

\*\*\*\*\*

;

BIT1: LD HL,BIT

DELBIT: DEC HL

LD A,H

OR L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

;



## บทที่ 6

### 6 ผลการทดลองและสรุปผลการทดลอง

#### 6.1 ผลการทดลอง

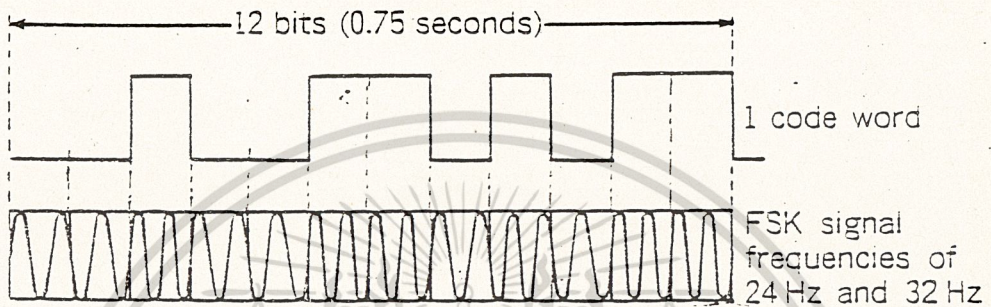
การทดลองเกี่ยวกับขบวนการส่ง DATA โดยการทำงานของ Program ของ MICRO CONTROLLER UNIT โดยกำหนดให้ข้อมูลข่าวสารเก็บอยู่ใน Memory ในรูปของการส่งข้อมูลแต่ละข้อมูลถูกกำหนดโดย Function key ซึ่งประกอบด้วยข้อมูลดังนี้:

- F1 = "FLOOD DISASTER NOW"
- F2 = "EARTHQUAKE NOW"
- F3 = "FIRE NOW"
- F4 = "SNOW STORM NOW"
- F5 = "THUNDER STORM NOW"
- F6 = "MONSOON NOW"
- F7 = "TO STRIKE NOW"
- F8 = "TO RABEL NOW"
- F9 = "DECLARE WAR"
- F10 = "BBBBBBBBBBBBBBBBBBBBBBBB"
- FNC = แสดงข้อมูลว่ามีข้อมูลจำนวนเท่าใด
- SND = SEND MESSAGE

การทดสอบการทำงานของ Program ด้านส่ง เมื่อกด FNC LCD แสดงผลดังนี้:

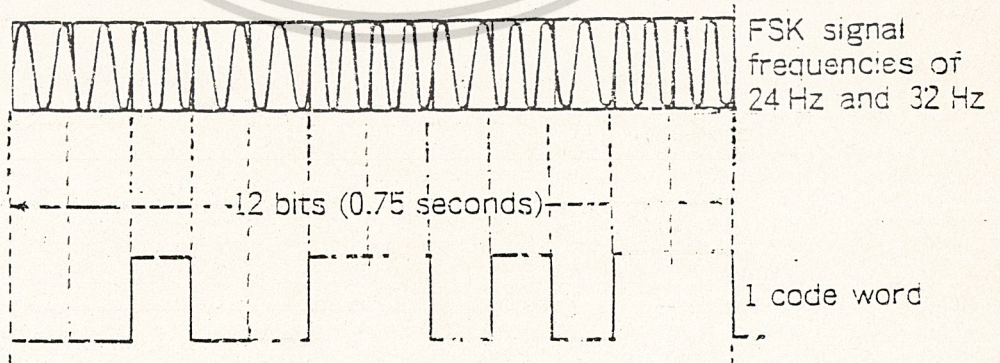
"MESSAGE: (F1-F10)" และเมื่อกด Function key เช่น กด F1 ก็จะปรากฏข้อมูลที่ LCD ดังนี้ "FLOOD DISASTER NOW" และเมื่อกด key END ข้อมูลก็จะถูก

เอกสารนี้เป็นเอกสารที่มอบให้สำหรับโครงการวิจัยเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
output เปรียบเทียบกับ input ดังรูปที่ 1



รูปที่ 1 เปรียบเทียบสัญญาณ output ที่ถูก modulate ด้วย สัญญาณ input

การทดลองขบวนการรับ Data โดยการต่อ Output ของ FSK modulator เข้ากับ input ของ FSK Modulator แล้ววัดสัญญาณเปรียบเทียบ Data input ของ modulator กับ Output ของ FSK Demodulator จะได้ดังรูปที่ 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2 แสดงการเปรียบเทียบสัญญาณ Data ที่ส่งกับรับ

## 6.2 บทสรุป

โครงการนี้สามารถที่จะนำไปพัฒนาต่อเพื่อไม่ให้พลาดการรับข่าวสารเกี่ยวกับภัยต่างๆ โดยผ่านสถานีวิทยุกระจายเสียงไม่ว่าผู้ฟังจะทำอะไรอยู่หรือขณะที่ไม่ได้เปิดเครื่องรับ

โดยที่โครงการนี้เครื่องรับวิทยุและอุปกรณ์รับข้อมูลนี้จะต้องเปิดอยู่ดังนั้นผู้ฟังอาจจะพลาดข่าวได้ถ้าไม่ได้เปิดเครื่องรับวิทยุดังนั้น เราสามารถที่จะพัฒนาอุปกรณ์เพื่อให้เครื่องรับวิทยุเปิดรับข้อมูลข่าวสารที่ส่งร่วมกันมากับรายการของสถานีวิทยุได้เองโดยอัตโนมัติและสามารถที่จะเรียกข้อมูลเก่าดูได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

## Monolithic Function Generator

### GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

### FEATURES

- Low-Sine Wave Distortion
- Excellent Temperature Stability
- Wide Sweep Range
- Low-Supply Sensitivity
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range
- Adjustable Duty Cycle

0.5%, Typical  
20 ppm/°C, Typical  
2000:1, Typical  
0.01%V, Typical

10V to 26V  
1% to 99%

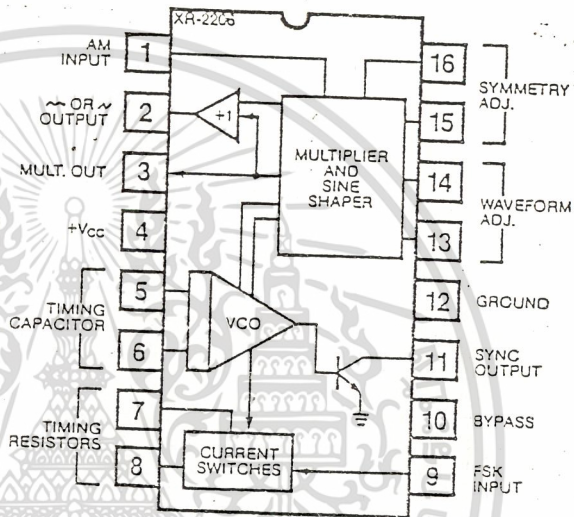
### APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- WF Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

### ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

### FUNCTIONAL BLOCK DIAGRAM



### ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

### SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks: a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

## Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors,  $R_1$  and  $R_2$ , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage  $\geq 2V$ , only  $R_1$  is activated. Similarly, if the voltage level at Pin 9 is  $\leq 1V$ , only  $R_2$  is activated. Thus, the output frequency can be keyed between two levels,  $f_1$  and  $f_2$ , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to  $V^-$ .

## Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between  $V^+$  and ground, to give an output dc level of  $\approx V^+/2$ .

## APPLICATIONS INFORMATION

### Sine Wave Generation

#### Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer,  $R_1$  at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than  $V^+/2$ , and the typical distortion (THD) is  $< 2.5\%$ . If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with  $V^-$ . For split-supply operation,  $R_3$  can be directly connected to ground.

#### With External Adjustment:

The harmonic content of sinusoidal output can be reduced to  $\approx 0.5\%$  by additional adjustments as shown in Figure 11. The potentiometer,  $R_A$ , adjusts the sine-shaping resistor, and  $R_B$  provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set  $R_B$  at midpoint, and adjust  $R_A$  for minimum distortion.
2. With  $R_A$  set as above, adjust  $R_B$  to further reduce distortion.

### Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e.,  $S_1$  coen). Amplitude of the triangle is approximately twice the sine wave output.

## FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors,  $R_1$  and  $R_2$ ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with  $V^-$ .

## Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of  $R_1$  and  $R_2$ . The values of  $R_1$  and  $R_2$  should be in the range of 1 k $\Omega$  to 2 M $\Omega$ .

## PRINCIPLES OF OPERATION

### Description of Controls

#### Frequency of Operation:

The frequency of oscillation,  $f_o$ , is determined by the external timing capacitor,  $C$ , across Pin 5 and 6, and by the timing resistor,  $R$ , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either  $R$  or  $C$ . The recommended values of  $R$ , for a given frequency range, as shown in Figure 4. Temperature stability is optimum for  $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$ . Recommended values of  $C$  are from 1000 pF to 100  $\mu\text{F}$ .

#### Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current,  $I_T$ , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with  $I_T$ , over a wide range of current values, from 1  $\mu\text{A}$  to 3 mA. The frequency can be controlled by applying a control voltage,  $V_C$ , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to  $V_C$  as:

$$f = \frac{1}{RC} \left( 1 + \frac{R}{RC} \left( 1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

where  $V_C$  is in volts. The voltage-to-frequency conversion gain,  $K$ , is given as:

$$K = \frac{\partial f}{\partial V_C} = - \frac{0.32}{R_{CC}} \text{ Hz/V}$$

**CAUTION:** For safety operation of the circuit,  $I_T$  should be limited to  $\leq 3 \text{ mA}$ .

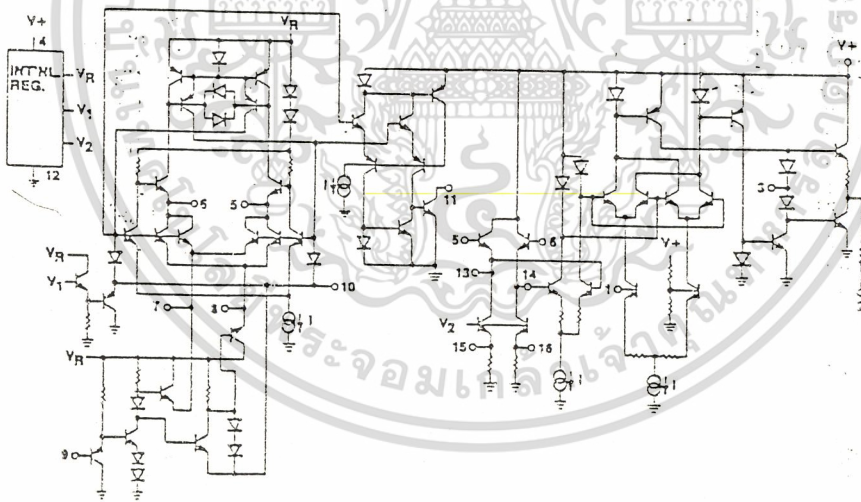
### Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor,  $R_3$ , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per k $\Omega$  of  $R_3$ ; for triangle, the peak amplitude is approximately 160 mV peak per k $\Omega$  of  $R_3$ . Thus, for example,  $R_3 = 50 \text{ k}\Omega$  would produce approximately  $\pm 3 \text{ V}$  sinusoidal output amplitude.

### Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100 k $\Omega$ . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within  $\pm 4$  volts of  $V^+/2$  as shown in Figure 5. As this bias level approaches  $V^+/2$ , the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

**CAUTION:** AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of  $V^+$ .



EQUIVALENT SCHEMATIC DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

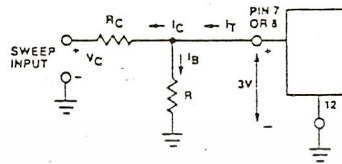


Figure 9. Circuit Connection for Frequency Sweep.

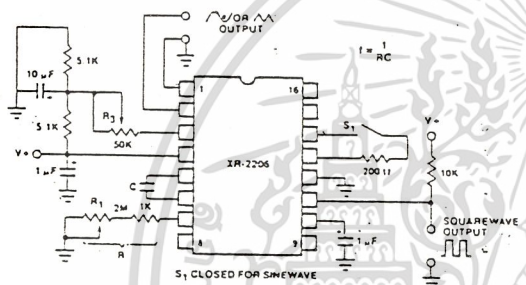


Figure 10. Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of  $R_3$ .)

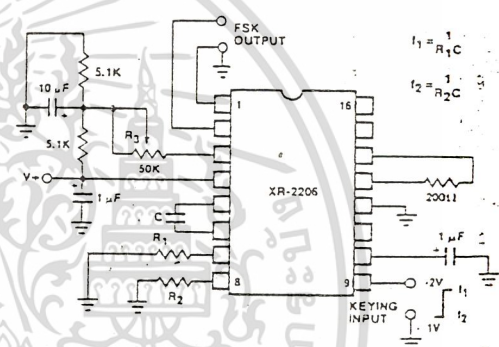


Figure 12. Sinusoidal FSK Generator.

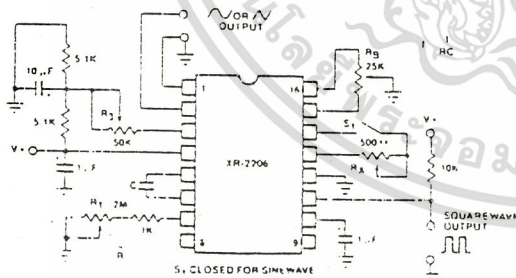


Figure 11. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. ( $R_3$  Determines Output Swing—See Figures 2.)

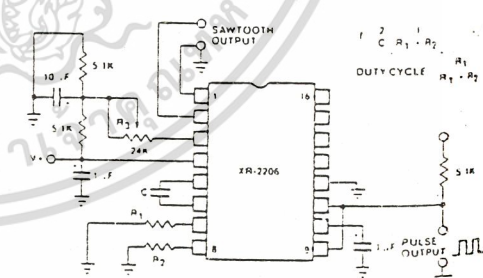


Figure 13. Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

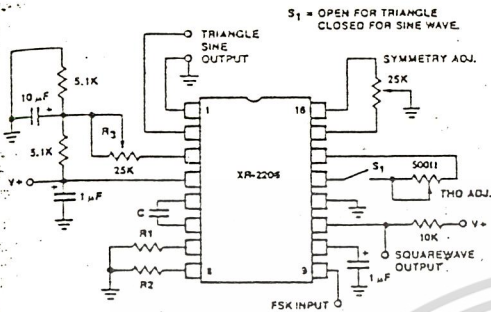


Figure 1. Basic Test Circuit.

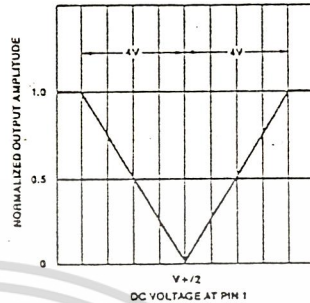


Figure 5. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

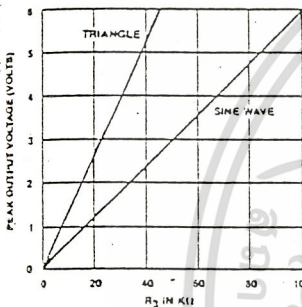


Figure 2. Output Amplitude as a Function of the Resistor,  $R_3$ , at Pin 3.

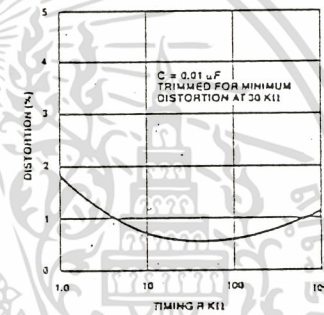


Figure 6. Trimmed Distortion versus Timing Resistor.

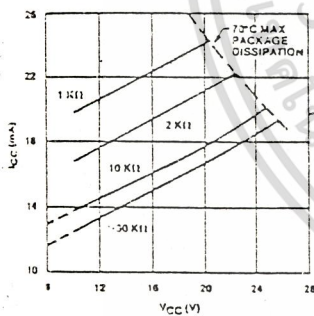


Figure 3. Supply Current versus Supply Voltage, Timing, R.

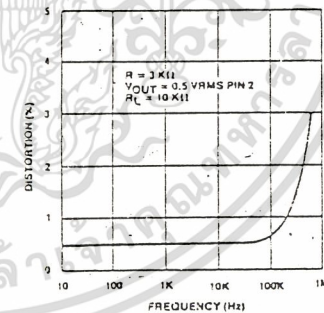


Figure 7. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

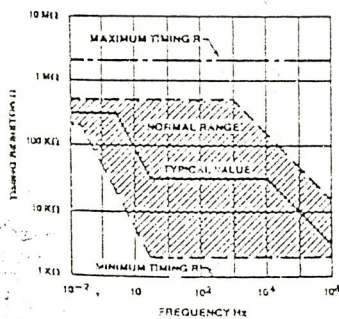


Figure 4. R versus Oscillation Frequency.

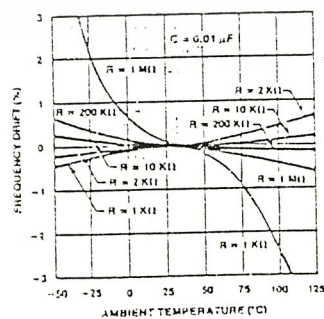


Figure 8. Frequency Drift versus Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

## ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1,  $V^+ = 12V$ ,  $T_A = 25^\circ$ ,  $C = 0.01 \mu F$ ,  $R_1 = 100 k\Omega$ ,  $R_2 = 10 k\Omega$ ,  $R_3 = 25 k\Omega$  unless otherwise specified.  $S_1$  open for triangle, closed for sine wave.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
<b>GENERAL CHARACTERISTICS</b>								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	$\pm 5$		$\pm 13$	$\pm 5$		$\pm 13$	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10 k\Omega$
<b>OSCILLATOR SECTION</b>								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 pF$ , $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$ , $R_1 = 2 M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 4$		$\pm 2$	$\pm 20$	% of $f_0$	$f_0 = 1/R_1 C$
Temperature Stability		$\pm 10$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$
Supply Sensitivity		0.01	0.1		0.01		%/V	$R_1 = R_2 = 20 k\Omega$ $V_{LOW} = 10V$ , $V_{HIGH} = 20V$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$R_1 = R_2 = 20 k\Omega$
Sweep Linearity							%	$f_H @ R_1 = 1 k\Omega$
10:1 Sweep		2			2		%	$f_L @ R_1 = 2 M\Omega$
1000:1 Sweep		8			8		%	$f_L = 1 kHz$ , $f_H = 10 kHz$
FM Distortion		0.1			0.1		%	$f_L = 100 kHz$ , $f_H = 100 kHz$
Recommended Timing Components							%	$\pm 10\%$ Deviation
Timing Capacitor: C	0.001		100	0.001		100	$\mu F$	See Figure 4.
Timing Resistors: $R_1$ & $R_2$	1		2000	1		2000	k $\Omega$	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160			160		mV/k $\Omega$	Figure 1, $S_1$ Open
Sine Wave Amplitude	40	60	80		60		mV/k $\Omega$	Figure 1, $S_1$ Closed
Max. Output Swing		6			6		V p-p	
Output Impedance		600			600		$\Omega$	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		4800			4800		ppm/ $^\circ C$	See Note 2.
Sine Wave Distortion							%	$R_1 = 30 k\Omega$
Without Adjustment		2.5			2.5		%	See Figures 6 and 7.
With Adjustment		0.4	1.0		0.5	1.5	%	
Amplitude Modulation								
Input Impedance	50	100		50	100		k $\Omega$	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		V p-p	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10 pF$
Fall Time		50			50		nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2 mA$
Leakage Current		0.1	20		0.1	100	$\mu A$	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See Figure 2.

Note 2: For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FSK Demodulator/Tone Decoder

## GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01 Hz to 300 kHz. It can accommodate analog signals between 2 mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply provides ratio metric operation for low system performance variations with power supply changes.

The XR-2211 is available in 14 pin DTL ceramic or plastic packages specified for commercial or military temperature ranges.

## FEATURES

- Wide Frequency Range: 0.01 Hz to 300 kHz
- Wide Supply Voltage Range: 4.5V to 20V
- DTL/TTL/ECL Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range: 2 mV to 3 V rms
- Adjustable Tracking Range ( $\pm 1\%$  to  $\pm 80\%$ )
- Excellent Temp. Stability: 20 ppm/°C, typ.

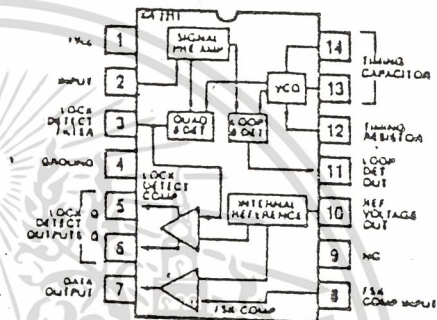
## APPLICATIONS

- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

## ABSOLUTE MAXIMUM RATINGS

Power Supply	20V
Input Signal Level	3V rms
Power Dissipation	
Ceramic Package	750 mW
Derate Above $T_A = +25^\circ\text{C}$	8 mW/°C
Plastic Package	
Derate Above $T_A = +25^\circ\text{C}$	5.0 mW/°C

## FUNCTIONAL BLOCK DIAGRAM



## ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2211M	Ceramic	-55°C to +125°C
XR-2211CN	Ceramic	0°C to +70°C
XR-2211CP	Plastic	0°C to +70°C
XR-2211N	Ceramic	-40°C to +85°C
XR-2211P	Plastic	-40°C to +85°C

## SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector, and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 2MV RMS are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output,  $f_{input} + f_{VCO}$  (2f input) and  $f_{input} - f_{VCO}$  (0 Hz) when the phase detector output to remove the "sum" frequency component while passing the difference (DC) component to drive the VCO. The VCO is actually a current controlled oscillator with its nominal input current ( $I_0$ ) set by a resistor ( $R_0$ ) to ground and its driving current with a resistor ( $R_1$ ) from the phase detector.

The other sections of the XR-2211 act to: determine if the VCO is driven above or below the center frequency (FSK comparator); produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

# XR-2211

## 9. Total Loop Gain, $K_T$

$$K_T = 2\pi K\phi K_0 = 4/C_0 R_1 \text{ rad/sec/volt}$$

## 10. Peak Phase Detector Current $I_A$ :

$$I_A = V_R (\text{volts})/25 \text{ mA}$$

## APPLICATIONS INFORMATION

### FSK DECODING:

Figure 9 shows the basic circuit connection for FSK decoding. With reference to Figures 2 and 9, the functions of external components are defined as follows:  $R_0$  and  $C_0$  set the PLL center frequency,  $R_1$  sets the system bandwidth, and  $C_1$  sets the loop filter time constant and the loop damping factor.  $C_F$  and  $R_F$  form a one pole post detection filter for the FSK data output. The resistor  $R_B$  ( $\approx 510 \text{ K}\Omega$ ) from Pin 7 to Pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Recommended component values for some of the most commonly used FSK bands are given in Table 1.

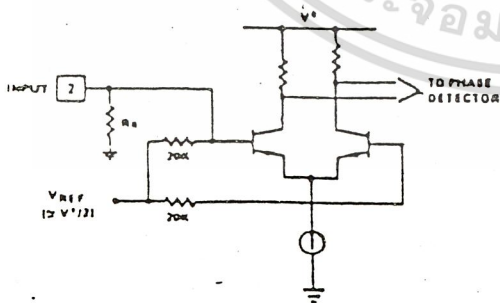
### Design Instructions:

The circuit of Figure 9 can be tailored for any FSK decoding application by the choice of five key circuit components:  $R_0$ ,  $R_1$ ,  $C_0$ ,  $C_1$  and  $C_F$ . For a given set of FSK mark and space frequencies,  $f_1$  and  $f_2$ , these parameters can be calculated as follows:

#### a) Calculate PLL center frequency, $f_0$ :

$$f_0 = \frac{f_1 + f_2}{2}$$

#### b) Choose value of timing resistor $R_0$ , to be in the range of 10 K $\Omega$ to 100 K $\Omega$ . This choice is arbitrary.



$$V_{IN \text{ (DESENSITIZED)}} = V^+ \left[ \frac{10K}{R_A + 20K} \right] \approx 2.5 \text{ mV (PEAK)}$$

Figure 3. Desensitizing Input Stage

The recommended value is  $R_0 = 20 \text{ K}\Omega$ . The final value of  $R_0$  is normally fine-tuned with the series potentiometer,  $R_X$ .

#### c) Calculate value of $C_0$ from design equation (1) or from Figure 6:

$$C_0 = 1/R_0 f_0$$

#### d) Calculate $R_1$ to give a $\Delta f$ equal to the mark space deviation:

$$R_1 = R_0 f_0 / (f_1 - f_2)$$

#### e) Calculate $C_1$ to set loop damping. (See design equation No. 4.):

Normally,  $\zeta = 1/2$  is recommended.

$$\text{Then: } C_1 = C_0/4 \text{ for } \zeta = 1/2$$

#### f) Calculate Data Filter Capacitance, $C_F$ :

For  $R_F = 100 \text{ K}\Omega$ ,  $R_B = 510 \text{ K}\Omega$ , the recommended value of  $C_F$  is:

$$C_F \approx 3/(\text{Baud Rate}) \mu\text{F}$$

Note: All calculated component values except  $R_0$  can be rounded to the nearest standard value, and  $R_0$  can be varied to fine-tune center frequency, through a series potentiometer,  $R_X$ . (See Figure 9.)

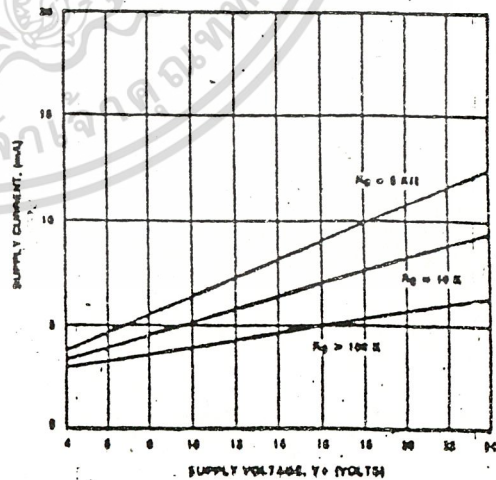


Figure 4. Typical Supply Current vs  $V^+$  (Logic Outputs Open Circled)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2211

the tone frequency,  $f_0$ , these parameters are calculated as follows:

- Choose  $R_0$  to be in the range of 15 K $\Omega$  to 100 K $\Omega$ . This choice is arbitrary.
- Calculate  $C_0$  to set center frequency,  $f_0$  equal to  $f_s$  (see Figure 6):  $C_0 = 1/R_0 f_s$
- Calculate  $R_1$  to set bandwidth  $\pm \Delta f$  (see design equation No. 5):

$$R_1 = R_0 / (\gamma \Delta f)$$

Note: The total detection bandwidth covers the frequency range of  $f_0 \pm \Delta f$ .

- Calculate value of  $C_1$  for a given loop damping factor:

$$C_1 = C_0 / 18 \gamma^2$$

Normally  $\gamma = 1/2$  is optimum for most tone detector applications, giving  $C_1 = 0.25 C_0$ .

Increasing  $C_1$  improves the out-of-band signal rejection, but increases the PLL capture time.

- Calculate value of filter capacitor  $C_D$ . To avoid chatter at the logic output, with  $R_D = 470$  K $\Omega$ ,  $C_D$  must be:

$$C_D (\mu F) \geq (18 / \text{capture range in Hz})$$

Increasing  $C_D$  slows down the logic output response time.

## Design Examples:

Tone detector with a detection band of 1 kHz  $\pm$  20 Hz:

- Choose  $R_0 = 20$  K $\Omega$  (18 K $\Omega$  in series with 5 K $\Omega$  potentiometer).
- Choose  $C_0$  for  $f_0 = 1$  kHz (from Figure 6):  $C_0 = 0.05 \mu F$ .
- Calculate  $R_1$ :  $R_1 = (R_0) (1000/20) = 1$  M $\Omega$ .
- Calculate  $C_1$ : for  $\gamma = 1/2$ ,  $C_1 = 0.25 C_0 = 0.013 \mu F$ .
- Calculate  $C_D$ :  $C_D = 18/38 = 0.42 \mu F$ .
- Fix-tune center frequency with 5 K $\Omega$  potentiometer,  $R_X$ .

## LINEAR FM DETECTION:

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in Figure 12. The demodulated output is taken from the loop phase detector output (Pin 11), through a post-detection filter made up of  $R_F$  and  $C_F$  and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output

at Pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 12.

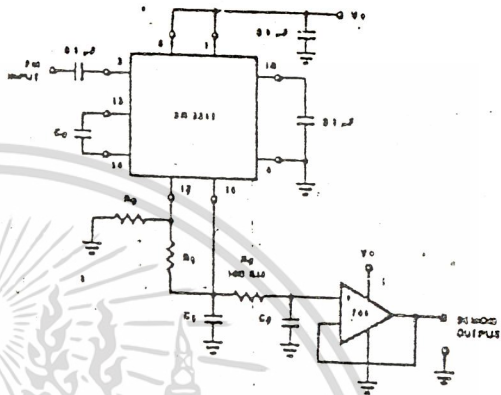


Figure 12. Linear FM Detector Using XR-2211 and an External Op Amp. (See Section on Design Equation for Component Values.)

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as:

$$V_{out} = R_1 V_R / 100 R_0 \text{ Volts/\% deviation}$$

where  $V_R$  is the internal reference voltage ( $V_R = V + 12 - 650$  mV). For the choice of external components  $R_1$ ,  $R_0$ ,  $C_0$ ,  $C_1$  and  $C_F$  see section on design equations.

## PRINCIPLES OF OPERATION

**Signal Input (Pin 2):** Signal is ac coupled to this terminal. The internal impedance at Pin 2 is 20 K $\Omega$ . Recommended input signal level is in the range of 10 mV rms to 3V rms.

**Quadrature Phase Detector Output (Pin 3):** This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, Pin 3 is connected to ground through a parallel combination of  $R_0$  and  $C_0$  (see Figure 2) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, Pin 3 can be left open circuited.

**Lock Detect Output, Q (Pin 5):** The output at Pin 5 is at "high" state when the PLL is out of lock and goes to "low" or conducting state when the PLL is locked. It is an open collector type output and requires a pull-up resistor,  $R_L$ , to  $V+$  for proper operation. At "low" state, it can sink up to 5 mA of load current.

**Lock Detect Complement,  $\bar{Q}$  (Pin 6):** The output at Pin 6 is the logic complement of the lock detect output at Pin 5. This output is also an open collector type stage which can sink 5 mA of load current at low or "on" state.

# XR-2211

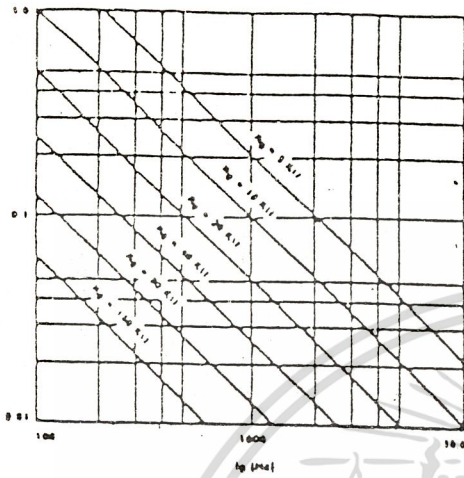


Figure 5. VCO Frequency vs Timing Resistor

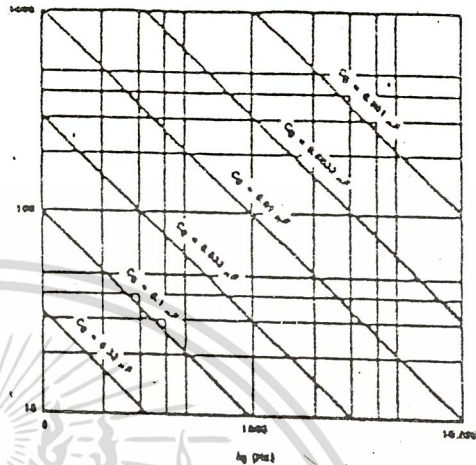


Figure 6. VCO Frequency vs Timing Capacitor

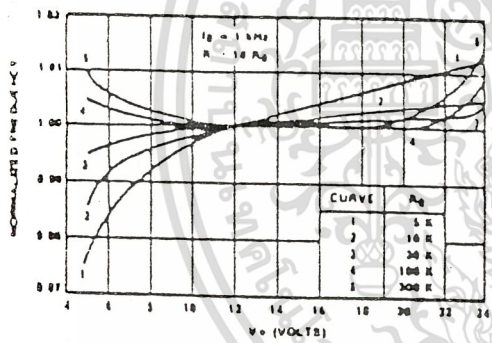


Figure 7. Typical  $I_g$  vs Power Supply Characteristics

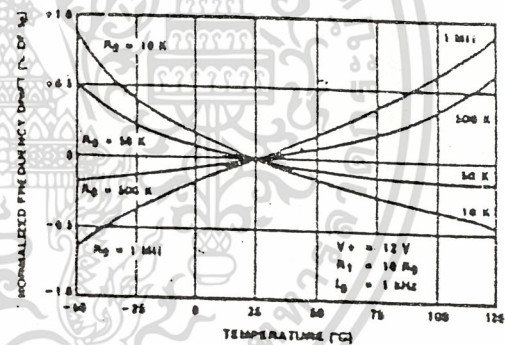


Figure 8. Typical Center Frequency Drift vs Temperature

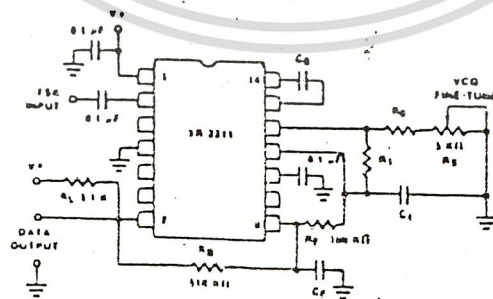


Figure 9. Circuit Connection for FSK Decoding

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2211

## ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1,  $V^+ = V^- = 6V$ ,  $T_A = +25^\circ C$ ,  $C = 5000 pF$ ,  $R_1 = R_2 = R_3 = R_4 = 20 k\Omega$ ,  $R_L = 4.7 k\Omega$  Binary Inputs grounded,  $S_1$  and  $S_2$  closed, unless otherwise specified.

PARAMETER	XR-2211/2211M			XR-2211C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
<b>GENERAL</b>								
Supply Voltage	4.5		20	4.5		20	V	$R_0 \geq 10 k\Omega$ . See Fig. 4
Supply Current		4	7		5	9	mA	
<b>OSCILLATOR SECTION</b>								
Frequency Accuracy		$\pm 1$	$\pm 3$		$\pm 1$		%	Deviation from $f_0 = 1/R_0 C_0$ $R_1 = 1/2$ See Fig. 8.
Frequency Stability								
Temperature		$\pm 20$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$V^+ = 12 \pm 1V$ . See Fig. 7. $V^+ 5 \pm 0.5V$ . See Fig. 7.
Power Supply		0.05	0.5		0.05		%/V	
Upper Frequency Limit	100	300			300		kHz	$R_0 = 8.2 k\Omega$ , $C_0 = 400 pF$
Lowest Practical								
Operating Frequency			0.01		0.01		Hz	$R_0 = 2 M\Omega$ , $C_0 = 50 \mu F$ See Fig. 5.
Timing Resistor, $R_0$	5		2000	5		2000	k $\Omega$	
Operating Range							k $\Omega$	See Figs. 7 and 8.
Recommended Range	15		100	15		100	k $\Omega$	
<b>LOOP PHASE DETECTOR SECTION</b>								
Peak Output Current	$\pm 150$	$\pm 200$	$\pm 300$	$\pm 100$	$\pm 200$	$\pm 300$	$\mu A$	Measured at Pin 11.
Output Offset Current		$\pm 1$			$\pm 2$		$\mu A$	
Output Impedance		1			1		M $\Omega$	Referenced to Pin 10.
Maximum Swing	$\pm 4$	$\pm 5$		$\pm 4$	$\pm 5$		V	
<b>QUADRATURE PHASE DETECTOR</b>								
Measured at Pin 3.								
Peak Output Current	100	150			150		$\mu A$	
Output Impedance		1			1		M $\Omega$	
Maximum Swing		11			11		V pp	
<b>INPUT PREAMP SECTION</b>								
Measured at Pin 2.								
Input Impedance		20			20		k $\Omega$	
Input Signal								
Voltage Required to Cause Limiting		2	10		2		mV rms	
<b>VOLTAGE COMPARATOR SECTIONS</b>								
Input Impedance		2			2		M $\Omega$	Measured at Pins 3 and 8. $R_L = 5.1 k\Omega$ $I_C = 3 \mu A$ $V_0 = 12V$
Input Bias Current		100			100		nA	
Voltage Gain	55	70		55	70		dB	
Output Voltage Low		300			300		mV	
Output Leakage Current		0.01			0.01		$\mu A$	
<b>INTERNAL REFERENCE</b>								
Voltage Level	4.9	5.3	5.7	4.75	5.3	5.85	V	Measured at Pin 10.
Output Impedance		100			100		$\Omega$	

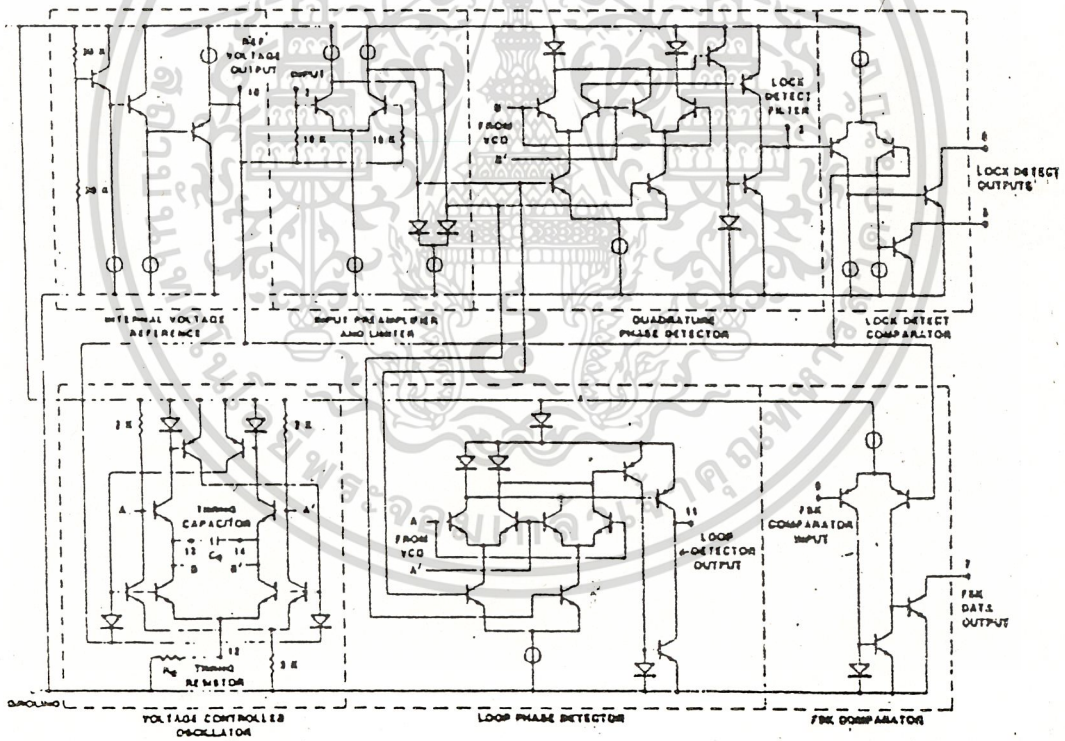
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2211

**FSK Data Output (Pin 7):** This output is an open collector logic stage which requires a pull up resistor,  $R_L$ , to  $V^+$  for proper operation. It can sink 5 mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at Pin 7 is indeterminate.

**FSK Comparator Input (Pin 8):** This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (Pin 11). This data filter is formed by  $R_F$  and  $C_F$  of Figure 2. The threshold voltage of the comparator is set by the internal reference voltage,  $V_R$ , available at Pin 10.

## EQUIVALENT SCHEMATIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. เซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ฉบับที่ 77 2530
2. NATIONAL SEMICONDUCTOR
3. บทความเรื่อง EMERGENCY ALERT SYSTEM
4. อิเล็กทรอนิกส์เวสต์ ฉบับที่ 125 2532



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้