

ดีซี-เอซี อินเวอร์เตอร์

DC-AC INVERTER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาคามหลักสูตรปริญญาอดสากรรมศาสตรบัณฑิต

สาขาเทคโนโลยีอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

DC-AC INVERTER

โดย

นายสุเมธ รัตนภน
นายสุรศักดิ์ จันทร์เมือง

ภาควิชา

เทคโนโลยีอุตสาหกรรม

อาจารย์ที่ปรึกษา

อาจารย์ ประดิษฐ์ วัชรพิบูลย์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้พิมพ์ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาคตามหลักสูตรอุตสาหกรรม
ศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

..... อาจารย์ที่ปรึกษา

()

..... กรรมการ

()

..... กรรมการ

()

..... กรรมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ(การใช้งานเพื่อการศึกษาเท่านั้น) ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริศยานิพนธ์

ดีซี-เอซี อินเวอร์เตอร์

DC-AC INVERTER

โดย

นายสุเมธ รัตนกาน

นายสุรศักดิ์ จันทร์เมือง

อาจารย์ที่ปรึกษา

อาจารย์ ประดิษฐ์ วัชรพิบูลย์

บทคัดย่อ

ดีซี-เอซี อินเวอร์เตอร์จะใช้หลักการของ PWM ซึ่งจะให้แรงดันเอาต์พุต 220 โวลต์ ความถี่ 50 Hz โดยให้แหล่งจ่ายดีซี 12 โวลต์ จะใช้กับโหลดสูงสุด 300 VA ใช้คริสตัลเป็นตัวกำเนิดความถี่ออสซิลเลเตอร์ ที่เอาต์พุตจะมีการควบคุมให้ได้แรงดัน 220 โวลต์ มีวงจรจำกัดกระแส วงจรป้องกันอุณหภูมิเกินและเครื่องจะไม่ทำงาน เมื่อไม่มีโหลด

ABSTRACT

This DC-AC Inverter is used the principle of PWM. Capable of supplying 220 volts at 50 Hz from 12 volts DC source. Maximum load is 300 VA. Oscillator is controlled by Cystal, the output is regulated voltage at 220 volts ,It is including with current limiting circuit ,thermal protection circuit, and do not operate when there is no load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาโทฉบับนี้สำเร็จลุล่วงได้ด้วยดี เพราะได้รับคำแนะนำ และคำปรึกษา
จากอาจารย์ ประดิษฐ์ วัชรนิบุลย์ ซึ่งเป็นอาจารย์ที่ปรึกษาและคอยให้คำแนะนำต่างเกี่ว
กับปริญญาโทฉบับนี้ และขอขอบคุณ พ่อ แม่ และเพื่อน ๆ ที่ได้ให้ความช่วยเหลืออย่างดีใน
การจัดทำปริญญาโทฉบับนี้

นายสุเมธ รัตนชน
นายสรศักดิ์ จันทร์เมือง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	เรื่อง	หน้า
บทที่ 1	บทนำ	1
	1.1 วัตถุประสงค์ของการทำปริญญานิพนธ์	1
	1.2 ขอบเขตของการทำปริญญานิพนธ์	1
	1.3 วิธีการดำเนินการ	2
บทที่ 2	หลักการของวงจรรีเลย์เตอร์แบบใช้การ ทำงานของทรานซิสเตอร์	3
	2.1 ทรานซิสเตอร์กำลัง	3
	2.2 การใช้หลักการออสซิลเลชัน	5
	2.3 การทำงานของอินเวอร์เตอร์	8
	2.4 วงจรรีเลย์เตอร์ที่ใช้หม้อแปลง 2 ชุด	12
	2.5 หลักการของการใช้วงจรรีเลย์เตอร์	13
บทที่ 3	การประยุกต์ใช้งานออปแอมป์	18
	3.1 การประยุกต์ใช้งานของออปแอมป์	18
	3.2 การต่อวงจรพื้นฐานของออปแอมป์	18
บทที่ 4	การขับนำเบสของทรานซิสเตอร์ ✓	30
	4.1 วงจรขับนำเบส ✓	32
	4.2 การปรับปรุงประสิทธิภาพของวงจร ขับนำเบส	37
บทที่ 5	วงจรรักษาแรงดันคงที่	40
	5.1 กล่าวนำ	40
	5.2 คุณสมบัติของ zener diode	40
	5.3 คุณสมบัติของ Close-loop Series Regulation	47
	5.4 Current Limiter	48

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
5.5 วงจรป้องกันความเสียหาย	49
5.6 IC ที่ใช้ในแหล่งจ่ายไฟคงที่	50
บทที่ 6 วงจรออสซิลเลเตอร์	56
6.1 บทนำ	56
6.2 หลักการของวงจรออสซิลเลเตอร์	57
6.3 วงจรออสซิลเลเตอร์ชนิดเลื่อนเฟส	58
6.4 วงจรออสซิลเลเตอร์ชนิดวินบริดจ์	59
6.5 วงจรออสซิลเลเตอร์คริสตอล	61
บทที่ 7 วงจรที่มาประยุกต์ใช้ใน Project และ การสร้าง	63
7.1 กล่าวนำ	63
7.2 บล็อกไดอะแกรมและวงจรอินเวอร์เตอร์	63
บทที่ 8 ผลการทดลอง	76
สรุปและวิจารณ์	80
บรรณานุกรม	
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันเครื่องใช้ไฟฟ้าส่วนใหญ่ได้ถูกออกแบบมาให้ใช้กับแรงดัน 220 V และเป็นที่ยอมรับกันแล้วว่า สิ่งที่สำคัญในการดำเนินกิจการต่าง ๆ ภายในแต่ละวัน สิ่งที่สำคัญยิ่งก็คือความต้องการในการใช้พลังงานไฟฟ้า แต่เนื่องจากบางครั้งหรือในบางสถานที่ที่มีสภาพที่ไม่เอื้ออำนวยหรือในสถานที่ที่ไม่สามารถลากสายไฟฟ้าเข้าไปได้ เช่น บนรถยนต์ รถประจำทางในชนบท จากเหตุผลที่ว่าพลังงานไฟฟ้าสามารถเปลี่ยนแปลงเป็นรูปพลังงานอื่นได้ง่ายและยังส่งจ่ายพลังงานได้ง่ายและในบางครั้งเหมือนกับดั่งที่กล่าวมา ระบบไม่สามารถจะอำนวยความสะดวกให้เราได้ตลอด จึงต้องมีการคิดแปลงระบบและรูปแบบ เพื่อให้เหมาะสมกับสภาพการใช้งาน ด้วยเหตุนี้จึงจำเป็นในการใช้วงจร "อินเวอร์เตอร์" และเราสามารถสร้างวงจรได้เองจากอุปกรณ์อิเล็กทรอนิกส์ และอิเล็กทรอนิกส์กำลัง ในการออกแบบสามารถออกแบบได้หลายวิธี เช่น ใช้อุปกรณ์อิเล็กทรอนิกส์ ใช้อุปกรณ์ Power Electronics (SCR) และใช้หลักการของ PWM ทั้งนี้ขึ้นอยู่กับความเหมาะสมในการพิจารณาการเปลี่ยนรูปพลังงานไฟฟ้ากระแสตรงเป็นกระแสสลับหรือ DC เป็น AC ไม่ว่าจะแปลงรูปพลังงานจากแบตเตอรี่หรือจากสายส่งดีซีที่เราเรียกรูปแบบนี้ว่า "อินเวอร์เตอร์"

1.1 วัตถุประสงค์ในการทำปริญญานิพนธ์

- 1.1.1 เพื่อศึกษาการทำงานและหลักการทั่วไปของวงจรอินเวอร์เตอร์
- 1.1.2 สามารถนำมาใช้เป็นข้อมูลและเป็นแนวทางในการศึกษาค้นคว้าต่อไป
- 1.1.3 สามารถนำวงจรอินเวอร์เตอร์มาประยุกต์ใช้งานได้
- 1.1.4 ศึกษาข้อดีข้อเสียของวงจรอินเวอร์เตอร์ ในการออกแบบโดยใช้
อุปกรณ์อิเล็กทรอนิกส์ และนำมาเปรียบเทียบกับข้อดีข้อเสียกับระบบอื่นได้
- 1.1.5 สามารถวิเคราะห์วงจรการทำงานและสัญญาณได้
- 1.1.6 เพื่อให้บรรลุผลตามเป้าหมายของการศึกษาวิชา Project Design
- 1.1.7 เพื่อเพิ่มทักษะในการทำงานและการวางแผนงาน

1.2 ขอบเขตของการทำปริญญานิพนธ์

- 1.2.1 ศึกษาการทำงานและทฤษฎีของวงจรอินเวอร์เตอร์รวมถึงข้อดีข้อ

เสียในรูปแบบต่าง ๆ

เอกสารนี้เป็นเอกสาร 1.2.2 ไว้ขั้นตอนของการออกแบบ การทดลอง และการประกอบวงจรในส่วนงานการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของการปฏิบัติการดำเนินการจัดหาและทดลองวางจอร์อินเวอร์เตอร์

1.2.3 จัดทำปฏิญานินพนธ์

1.3 วิธีการดำเนินการ

1.3.1 เสนอโครงการ อินเวอร์เตอร์

1.3.2 ศึกษาและรวบรวมวางจอร์อินเวอร์เตอร์จากอาจารย์ที่ปรึกษาและจากห้องสมุด

1.3.3 คัดเลือกวางจอร์ที่จะนำมาสร้าง

1.3.4 ทำการออกแบบวางจอร์ที่คัดเลือกมา ทดลองในภาคต่าง ๆ ของวางจอร์อินเวอร์เตอร์

1.3.5 สร้างแผ่นวางจอร์พิมพ์

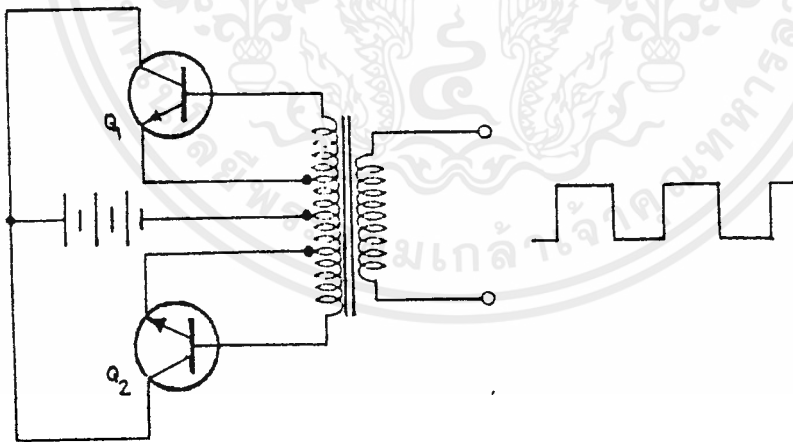
1.3.6 เขียนหนังสือปฏิญานินพนธ์และจัดพิมพ์



บทที่ 2

หลักการของอินเวอร์เตอร์แบบใช้การทำงานของทรานซิสเตอร์

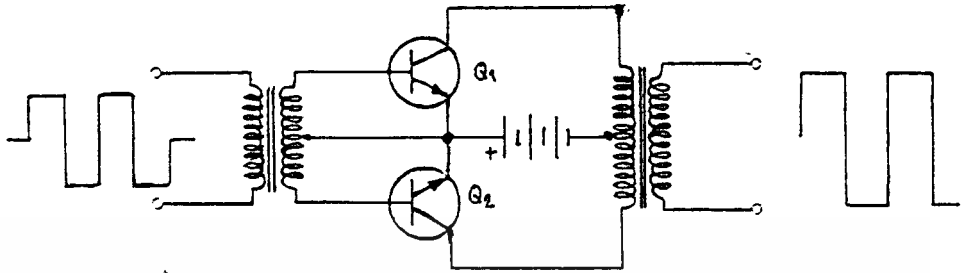
2.1 ทรานซิสเตอร์กำลังเป็นอุปกรณ์ที่มีมาก่อนไฮริสเตอร์ การประยุกต์ทรานซิสเตอร์ในวงจรทำได้ง่ายกว่า เพราะสามารถควบคุมการรอน-ออฟ ของทรานซิสเตอร์ได้ง่ายกว่าไฮริสเตอร์ (เอสซีอาร์) ส่วนไฮริสเตอร์มีอัตราการขยายการใช้งานทางกระแสและแรงดันสูงกว่า จึงเหมาะที่จะใช้ในวงจรที่ต้องการกำลังงานเอาต์พุตสูง ๆ ในปัจจุบันมอสเฟตกำลังให้คุณสมบัติในการทนกระแสและแรงดันสูงขึ้น และแนวโน้มในอนาคตจะได้รับความสนใจในวงจรอินเวอร์เตอร์มากขึ้น รูปที่ 2.1 เป็นตัวอย่างของวงจรอินเวอร์เตอร์ที่ใช้ทรานซิสเตอร์โดยมีขดลวดจากหม้อแปลงเป็นตัวป้อนกลับ ซึ่งเป็นวิธีการป้อนกลับทางด้านสนามแม่เหล็ก วงจรจึงเป็นวงจรที่มีลักษณะของมัลติไวเบรเตอร์ การออสซิลเลทจะให้ผลลัพธ์เป็นรูปคลื่นสี่เหลี่ยม กล่าวคือทรานซิสเตอร์ทั้งสองจะสลับกันทำงานระหว่างคัทออฟกับอิ่มตัว ความถี่ของการออสซิลเลทขึ้นอยู่กับค่าขดลวดที่ใช้หรือจำนวนที่พันนั่นเอง การออสซิลเลทของวงจรนี้จะออสซิลเลทขึ้นเอง ตราบเท่าที่มีไฟจ่ายจากแหล่งจ่ายไฟตรง



รูปที่ 2.1 อินเวอร์เตอร์ชนิดใช้ทรานซิสเตอร์ออสซิลเลท

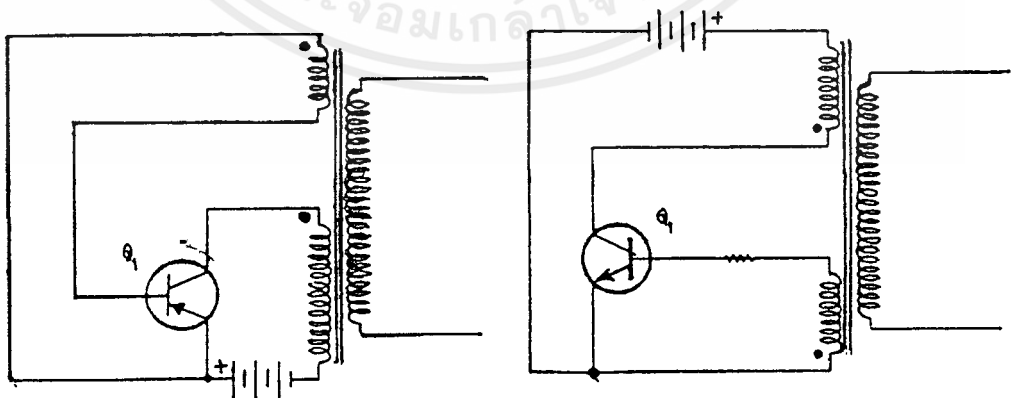
ส่วนวงจรรูปที่ 2.2 เป็นวงจรที่ทำงานได้ด้วยลักษณะของพัลส์ที่ป้อนเข้าที่อินพุท วงจรอินเวอร์เตอร์แบบนี้จะไม่สามารถออสซิลเลทได้ ดังนั้นจึงต้องมีสัญญาณจากอินพุทป้อนเข้ามาเพื่อขับวงจรให้ออสซิลเลทตามต้องการ ลักษณะของวงจรจึงเหมือนกับวงจรขยายภาคกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ดังในวงจรเครื่องเสียงที่เรีอกว่า พหุผล
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 วงจรอินเวอร์เตอร์ที่มีการขับด้วยพัลส์ที่อินพุท

ในกรณีที่ต้องการอินเวอร์เตอร์ไปใช้กับโหลดไม่มากนัก เช่น วงจรจุดหลอดเรืองแสงจากแบตเตอรี่ และเราต้องการให้วงจรประกอบเสร็จแล้วค่อนข้างจะกระทัดรัด เพื่อบรรจุลงในอุปกรณ์อื่นได้สะดวก ลักษณะดังกล่าวนี้ เรามักใช้วงจรทรานซิสเตอร์ตัวเดียวดังรูปที่ 2.3 การป้อนกลับผ่านทางเบสอาศัยหลักการไหลของกระแสคอลเลคเตอร์ มีผลโดยตรงต่อกระแสเบส จนถึงภาวะที่แกนเหล็กอิ่มตัวแล้ว กระแสจะคืนตัวและหยุดไหล ดังนั้น จึงมีการไหลของกระแสเป็นช่วง ๆ ไป



รูปที่ 2.3 วงจรอินเวอร์เตอร์ใช้ทรานซิสเตอร์ตัวเดียว

2.2 การใช้หลักการออสซิลเลชัน

2.2.1 ออสซิลเลเตอร์ด้วยวงจรป้อนกลับ(Feedback Oscillators) .

วงจรออสซิลเลเตอร์มักจะเป็นส่วนหนึ่งของวงจรอินเวอร์เตอร์ในสมัยปัจจุบัน และเรามักจะไขว้เขวระหว่างคำว่า ออสซิลเลเตอร์กับอินเวอร์เตอร์ ออสซิลเลเตอร์เป็นวงจรสร้างสัญญาณไฟสลับที่ให้ค่าแรงดัน โดยให้กำลังงานออกต่ำ แต่ถ้าเราใช้ออสซิลเลเตอร์สร้างสัญญาณและจ่ายกำลังงานไปใช้ประโยชน์ เราจะเรียกว่า อินเวอร์เตอร์

หลักการออสซิลเลเตอร์เบื้องต้นคือการป้อนกลับ การป้อนกลับนั้นจะต้องพอเหมาะในลักษณะของการป้อนกลับแบบบวก(positive feedback) ลักษณะการป้อนแบบพื้นฐานพอจะยกตัวอย่างได้ดังรูปที่ 2.4 วงจรออสซิลเลเตอร์เหล่านี้อาศัยหลักการป้อนกลับของสัญญาณจากเอาต์พุทกลับมาซึ่งอินพุททางด้านเบส ลักษณะการป้อนกลับนี้ ถ้าควบคุมด้วยค่า L และ C ของขดลวดให้ดีจะได้ค่าความถี่ตามต้องการ แต่อย่างไรก็ตามความถี่ที่ได้จากวงจรออสซิลเลเตอร์เหล่านี้ยังมีค่าสูงอยู่ โดยทั่วไปอาจมากกว่า 1000 เฮิรตซ์ขึ้นไป การออสซิลเลทจะทำให้สัญญาณที่ใกล้เคียงคลื่นรูปไซน์ได้ การกำหนดภาวะการทำงานของทรานซิสเตอร์ก็เหมือนกับในวงจรขยายที่สามารถกำหนดให้ทรานซิสเตอร์ทำงานในคลาส 10 บี หรือซีได้ การแปลงพลังงานในรูปลักษณะของออสซิลเลเตอร์เหล่านี้ให้กลายเป็นอินเวอร์เตอร์โดยตรงอาจทำได้ด้วยประสิทธิภาพมากกว่า 70 เปอร์เซ็นต์

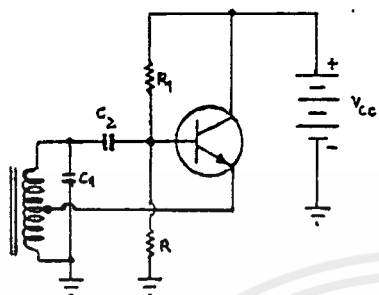
2.2.2 วงจรรีแลกเซชันออสซิลเลเตอร์(Relaxation Oscillators)

ลักษณะพิเศษของการออสซิลเลทแบบนี้คือ มันจะให้สัญญาณเอาต์พุทมีรูปร่างไม่เป็นคลื่นรูปไซน์ ซึ่งอาจเป็นรูปพัลส์ ฟันเลื้อยหรือรูปสี่เหลี่ยม การออสซิลเลทแบบนี้จึงอาศัยอุปกรณ์อิเล็กทรอนิกส์ที่มีการอิ่มตัวได้(saturation)การทำงานมักต้องมีส่วนประกอบวงจรเป็นวงจร RC หรือ LR เป็นต้น รูปที่ 2.5 เป็นตัวอย่างของวงจรออสซิลเลเตอร์แบบนี้

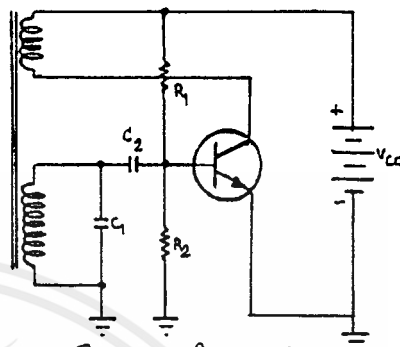
วงจรออสซิลเลเตอร์ดังกล่าวให้ลักษณะสัญญาณเอาต์พุทไม่เป็นรูปไซน์ดังตัวอย่างในรูป(ก) ทรานซิสเตอร์ Q1 อยู่ในสภาวะออน Q2 จะอยู่ในสภาวะออฟ และเมื่อ Q1 อยู่ในสภาวะออฟ Q2 จะอยู่ในสภาวะออน ลักษณะการทำงานจึงสลับกันไป เช่นนี้ เหมือนกับกรณีของวงจรมัลติไวเบรเตอร์ที่ใช้ RC แต่กรณีนี้ใช้ LR แทน ในการทำงานเราอาจผันขดลวดรอบแกนหรือร่วมกับแกนเหล็ก เพื่อเห็นชว่นากระแสที่ได้จากกระแสคอลเลคเตอร์ ในกรณีรูป (ก) ต้องใช้แกนหม้อแปลงถึง 2 แกนพันแยกจากกัน รูป (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

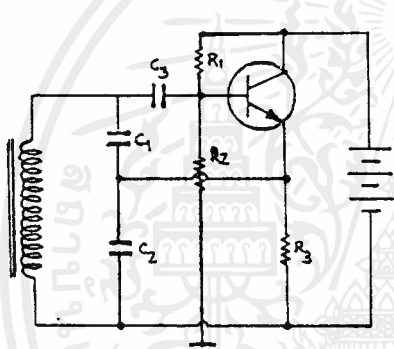
เป็นรูปตัวอย่างที่นิยมใช้กันมากในวงจรอินเวอร์เตอร์ การนำกระแสของ Q1 และ Q2 ใน



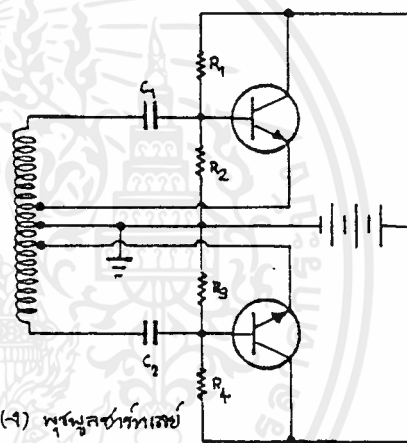
(ก) ฮาร์ดนัมป์ ฮอสส์ริคเลเตอร์



(ข) ทริเกอเทรฮอสส์ริคเลเตอร์



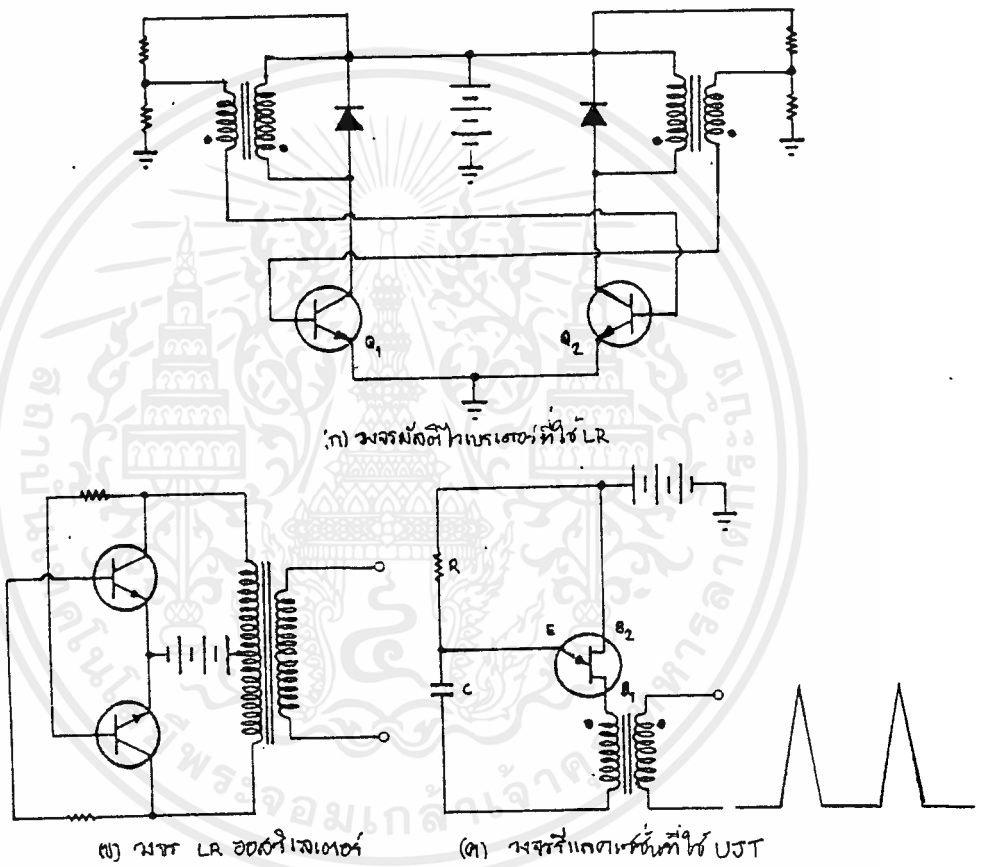
(ค) โทคพิเทรฮอสส์ริคเลเตอร์



(ง) พูล์พุลซาร์ทเลเยร์
ฮอสส์ริคเลเตอร์

รูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



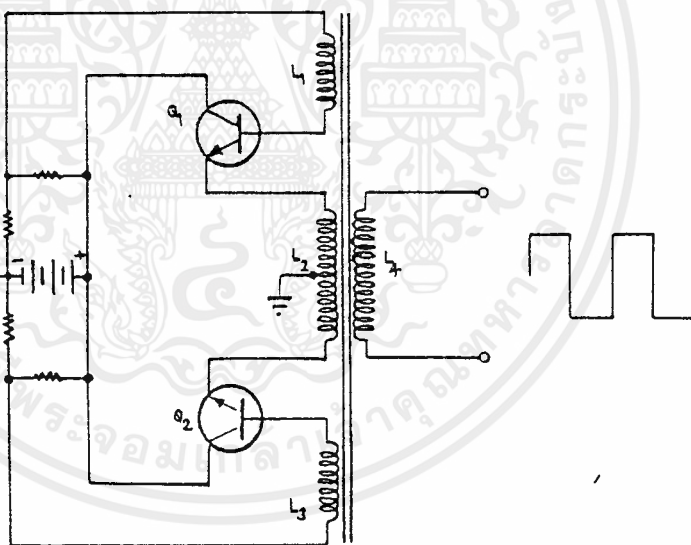
รูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะสลับกันจะเป็นผลทำให้เกิดการเปลี่ยนแปลงทิศทางของสนามแม่เหล็กกลับไปกลับมา และเหนี่ยวนำให้เกิดแรงดันเอาต์พุตขึ้นมาได้ ส่วนในรูป (ค) เป็นการใช้งานของฮูजेท ในวงจรออสซิลเลเตอร์ ฮูजेทเป็นอุปกรณ์ที่สร้างให้เกิดการออสซิลเลชันง่าย โดยการเติมเพียง R และ C เท่านั้น การออสซิลเลทของฮูजेทในกรณีนี้จะให้สัญญาณเพียงรูปพัลส์แหลมเล็ก ๆ ที่ขา B_1 ของวงจรถ่าย โดยปกติลักษณะของพัลส์ที่ได้รับการนำไปใช้ประโยชน์อย่างอื่นได้ เช่น ใช้เป็นสัญญาณตรีกเกอร์

2.3 การทำงานของอินเวอร์เตอร์

ลักษณะของวงจรอินเวอร์เตอร์ที่ใช้หลักการอิมิตัวของเส้นแรงแม่เหล็ก มีได้หลายแบบแต่ก็อาศัยลักษณะการทำงานเหมือนกัน วงจรที่พบเห็นมากที่สุดคือการใช้ทรานซิสเตอร์ 2 ตัวต่อวงจรดังรูปที่ 2.6



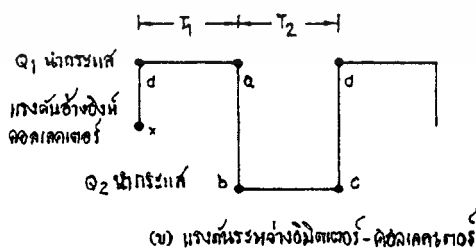
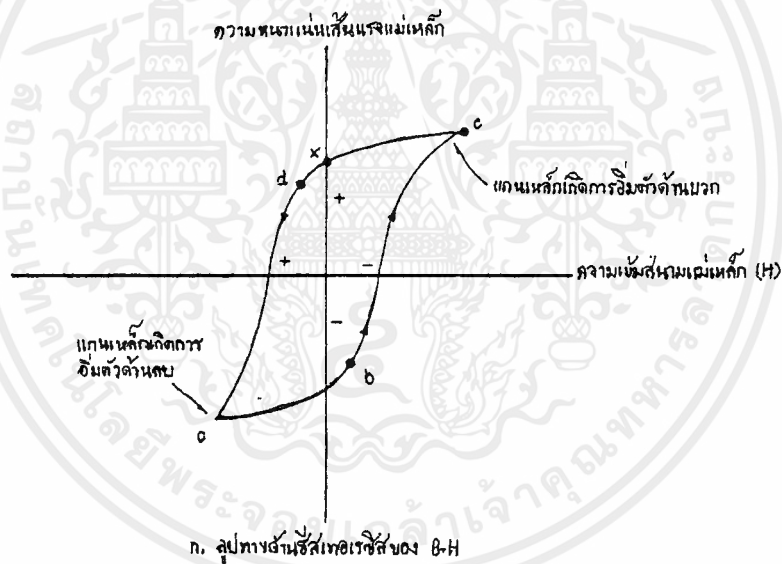
รูปที่ 2.6

โดยคุณสมบัติของทรานซิสเตอร์ Q1 และ Q2 จะไม่มีลักษณะที่เหมือนกันทุกประการ ดังนั้น เมื่อเราต่อแหล่งจ่ายไฟตรงให้กับวงจรทรานซิสเตอร์ 2 ตัวนี้จะนำกระแสและจะนำกระแสได้ไม่เท่ากัน การที่คุณสมบัติของทรานซิสเตอร์ทั้งสองตัวนี้ไม่เหมือน

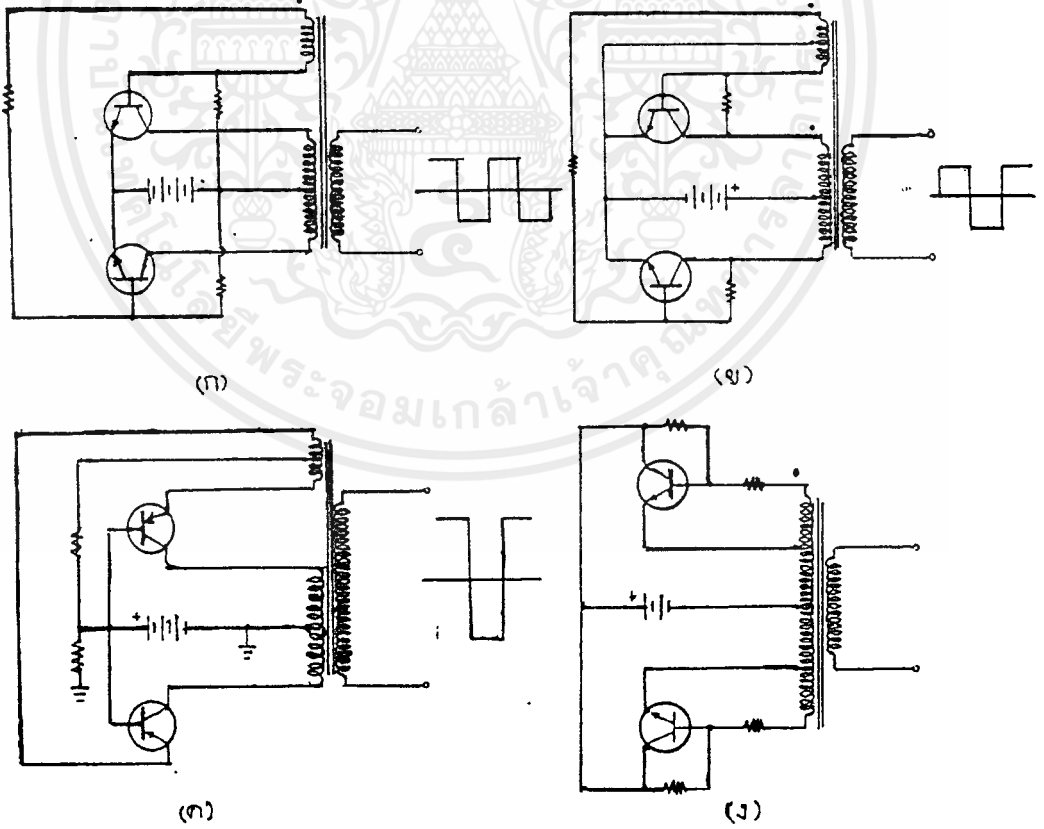
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของโรงเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลองพิจารณาเมื่อเปิดสวิตช์ที่ $t = 0$ ร่วมทำงาน โดยเราสมมุติให้ Q_1 เป็น ทรานซิสเตอร์ที่เริ่มนำกระแสได้มากกว่า Q_2 นั่นคือการไหลของกระแสคอลเลคเตอร์ของ Q_1 จะมีผลทำให้ทิศทางของสนามแม่เหล็กเหนี่ยวนำกระแสเบสของ Q_1 ในทางที่เพิ่มขึ้น และจะมีทิศทางในการลดกระแสเบสของ Q_2 ซึ่งคุณสมบัติของเส้นแรงแม่เหล็กนี้จะทำให้ Q_2 เกิดการออฟได้ ในกรณีที่ Q_1 จะออน Q_2 จะออฟ ถ้าพิจารณาตั้งนี้จะเห็นว่า Q_1 นำ จะออนตลอดและ Q_2 นำจะออฟตลอด แต่ความเป็นจริงแล้วเราต้องมาพิจารณาถึง คุณสมบัติของเส้นแรงแม่เหล็กในแง่ของ ลูปฮิสเทอรีซิส หรือ กราฟ B-H ของแกนตั้ง แสดงดังรูปที่ 2.7



สมมติว่าที่แรงดันไฟตรงจากแหล่งจ่ายไฟ เมื่อป้อนเข้าไปยังขดลวดจะมีความหนาแน่นเส้นแรงอยู่ที่จุด X และเมื่อเริ่มต้นให้ Q1 เริ่มนำกระแส เกิดการเปลี่ยนแปลงของเส้นแรงจาก X จะมายัง d การนำกระแสจะเป็นผลทำให้เกิดการขยายตัวของเส้นแรงแม่เหล็ก ครั้นเส้นแรงแม่เหล็กลงมาด้านล่างจนถึงจุด a ซึ่งเป็นจุดที่อิมตัวคุณสมบัติการเกิดเส้นแรงแม่เหล็กจาก Q1 ก็หมดอำนาจลง กล่าวคือ ขดลวด L1 หรือ L2 ทางด้าน Q1 จะเสมือนกับเป็นเส้นลวดที่ไม่ใช่ตัวเหนี่ยวนำ ขดลวด L3 ก็เป็นผลทำให้เกิดการขยายตัวของเส้นแรงแม่เหล็กในทิศทางกลับ ซึ่งจะเป็นผลทำให้ Q1 จะตัดออฟเคลื่อนที่จาก a ไปยัง b และมายัง c และจะวนกลับไปมาเช่นนี้เรื่อยไป การทำงานของ Q1 และ Q2 จึงออนและออฟสลับกันไปมา ลักษณะของรูปคลื่นที่ได้จะให้สัญญาณเป็นรูปสี่เหลี่ยมที่มีค่าเปอร์เซ็นต์ดูตีไซเคิล (duty cycle) เท่ากับ 50% พอดี ทั้งนี้เนื่องจากคุณสมบัติทางด้านสมมาตรในรูปฮิสเทอรีซิสของกราฟ B-H นั้นเอง



นอกจากนี้เรายังสามารถสร้างวงจรในรูปแบบอื่นก็ได้โดยอาศัยคุณสมบัติทางด้านการอิมิตตัวของเส้นแรงแม่เหล็กได้ดังรูปที่ 2.8 แต่ละแบบของวงจรก็อาศัยหลักการเดียวกับที่กล่าวมาแล้ว วงจรที่นิยมใช้กันมากที่สุดและพบเห็นได้บ่อยที่สุด คือวงจรในรูป (ง) แต่สำหรับรูป (ข) และ (ค) มีที่น่าสังเกตคือ ขดลวดป้อนกลับและขดลวดกระแสคอลเลคเตอร์มีเฟสต่างกัน การพันหม้อแปลงในกรณีนี้ต้องมีทิศทางให้ถูกต้อง

นอกจากนี้การพิจารณาความถี่ของการออัสซิลเลทอาจคำนวณได้จากความสัมพันธ์ของสมการการเหนี่ยวนำของขดลวดดังนี้

$$E = (4.44 \times 10^{-8}) f \phi_{max}$$

เมื่อ E คือ ค่าแรงดันเหนี่ยวนำสูงสุดของคลื่นรูปไซน์มีค่าเป็นโวลต์

f คือ ความถี่มีหน่วยเป็นเฮิรตซ์

N คือ จำนวนรอบของขดลวดมีหน่วยเป็นรอบ

ϕ_{max} คือ ค่าเส้นแรงแม่เหล็กมากที่สุดภายในแกน

สมการนี้เราจะคิดที่ขดใดขดหนึ่ง โดยที่ $\phi_{max} = B_{sat} \times A$ หรือ จำนวนเส้นแรงแม่เหล็กเท่ากับความหนาแน่น เส้นแรงคูณพื้นที่หน้าตัด หรือเขียนในรูปความถี่ได้

$$f = \frac{E \times 10^8}{4.44 \times N \times B_{sat} \times A}$$

เมื่อ f คือ ความถี่มีหน่วยเป็นเฮิรตซ์

E คือ ค่าแรงดันสูงสุดที่เกิดขึ้นคร่อมขดลวดครึ่งหนึ่งทางด้านขดปฐมภูมิ

N คือ จำนวนรอบในครึ่งหนึ่งของขดลวดด้านปฐมภูมิ

B_{sat} คือ ความเข้มเส้นแรงอิมิตัว

A คือ พื้นที่หน้าตัดของแกน

เมื่อพิจารณาจากสมการความถี่จะเห็นว่า ความถี่ของการออัสซิลเลทไม่ได้ขึ้นกับค่าตัวเก็บประจุ ตัวต้านทานเลย แต่จะขึ้นกับจำนวนรอบของการพันรอบแกนซึ่งเป็นค่าคงที่ นอกจากนี้ถ้าพิจารณาถึงคุณสมบัติของทรานซิสเตอร์ที่จะมีผลต่อความถี่ ก็เห็นได้ว่าทรานซิสเตอร์นั้นมีผลต่อแรงดัน E แต่ในความเป็นจริงแล้ว ผลส่วนนี้เป็นทางอ้อมที่มีผลไม่มากนัก ดังนั้น ความถี่ของการออัสซิลเลทในกรณีนี้ จึงให้ความถี่ที่มีเสถียรภาพดีมากวิธีหนึ่ง

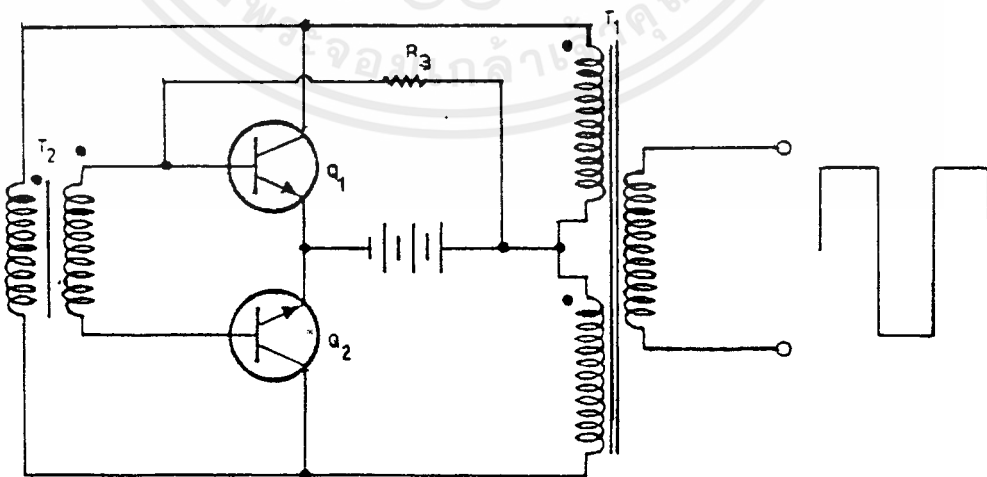
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 วงจรอินเวอร์เตอร์ที่ใช้หม้อแปลง 2 ชุด

ในวงจรอินเวอร์เตอร์ที่ใช้หลักการของหม้อแปลงชุดเดียว การค้ำปลั๊งทางด้านพลังงาน เพื่อจ่ายไปยังเอาต์พุตก็จะผ่านทางหม้อแปลงนี้ ดังนั้น ถ้าต้องการคิงกระแสมาก แกนของหม้อแปลงก็จะต้องใหญ่และอาจมีผลโดยตรงกับการทำงานของวงจรได้ ดังนั้น จึงมีผู้ออกแบบแยกหม้อแปลงป้อนกลับกับหม้อแปลงเอาต์พุตออกจากกันดังแสดงในรูปที่ 2.9

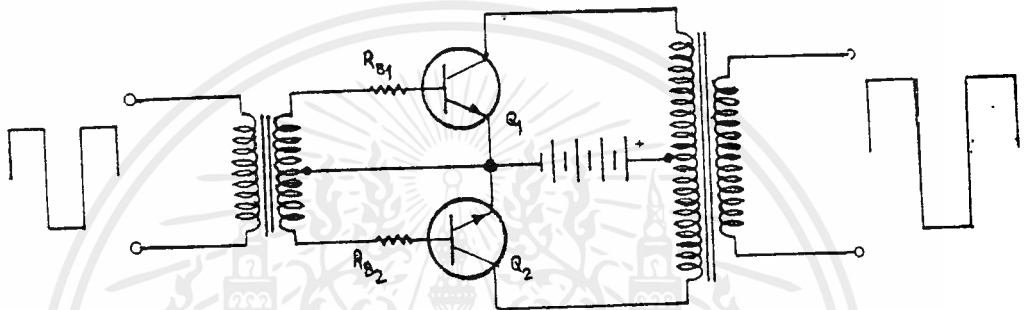
หลักการของวงจรในกรณีนี้ก็เหมือนกับกรณีที่ใช้การอิมิตัวของเส้นแรงแม่เหล็ก หม้อแปลง T2 เป็นหม้อแปลงที่อาศัยหลักดังกล่าว กล่าวคือ เมื่อ Q1 นำกระแสมันจะนำในทิศทางที่เพิ่มกระแสเบสให้ Q1 และลดกระแสให้ Q2 ครั้นเมื่อ มันนำกระแสถึงจุดอิมิตัว การคงคุณสมบัติของหม้อแปลงก็หมดไป กระแสเบสก็จะมี การคายตัวของหม้อแปลง T2 ก็เกิดขึ้นในทิศทางเพิ่มกระแสเบสของทรานซิสเตอร์ Q2 ดังนั้น Q2 จึงเริ่มนำกระแสและจะทำงานสลับไป

การแยกหม้อแปลงออกเป็น 2 ชุดมีข้อดีในแง่ของกำลังสูญเสียในแกนหม้อแปลง กล่าวคือ การทำงานเราต้องให้กราฟใน B-H เพิ่มถึงจุดอิมิตัว แต่เมื่อแยกหม้อแปลงแล้ว หม้อแปลง T2 มีกระแสเบสไหลซึ่งมีค่าจำนวนไม่มากนัก เราจึงใช้หม้อแปลงตัวเล็ก ๆ ได้ ผลที่ได้คือการสูญเสียใน T2



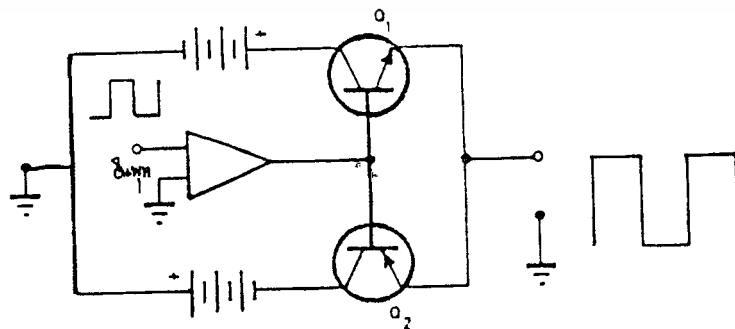
2.5 หลักการของการใช้วงจรอินเวอร์เตอร์

2.5.1 หลักของวงจรแบบปีกอ้าค้ำหลักการของวงจรขยายกำลังดังตัวอย่าง
 ในวงจรแอมป์ของเครื่องเสียงนั่นเอง รูปที่ 2.10 เป็นวงจรขยายกำลังคลาสบี ซึ่งเป็นวง
 จรเดิมที่ใช้ในวงจรเครื่องเสียง แต่ในปัจจุบันวงจรทางเครื่องเสียงไม่นิยมใช้วงจรแบบนี้
 เพราะคุณภาพของเสียงไม่ดีพอ



รูปที่ 2.10 วงจรขยายพหุผลที่ใช้เป็นอินเวอร์เตอร์

นอกจากนี้เรายังอาศัยหลักการของวงจรคอมพลีเม้นทารี ที่ใช้ในวงจรเครื่อง
 ขยายเสียง ส่วนใหญ่ในปัจจุบันนี้เป็นอินเวอร์เตอร์ได้เช่นกัน ลักษณะของวงจรแสดงให้
 เห็นดังรูปที่ 2.11

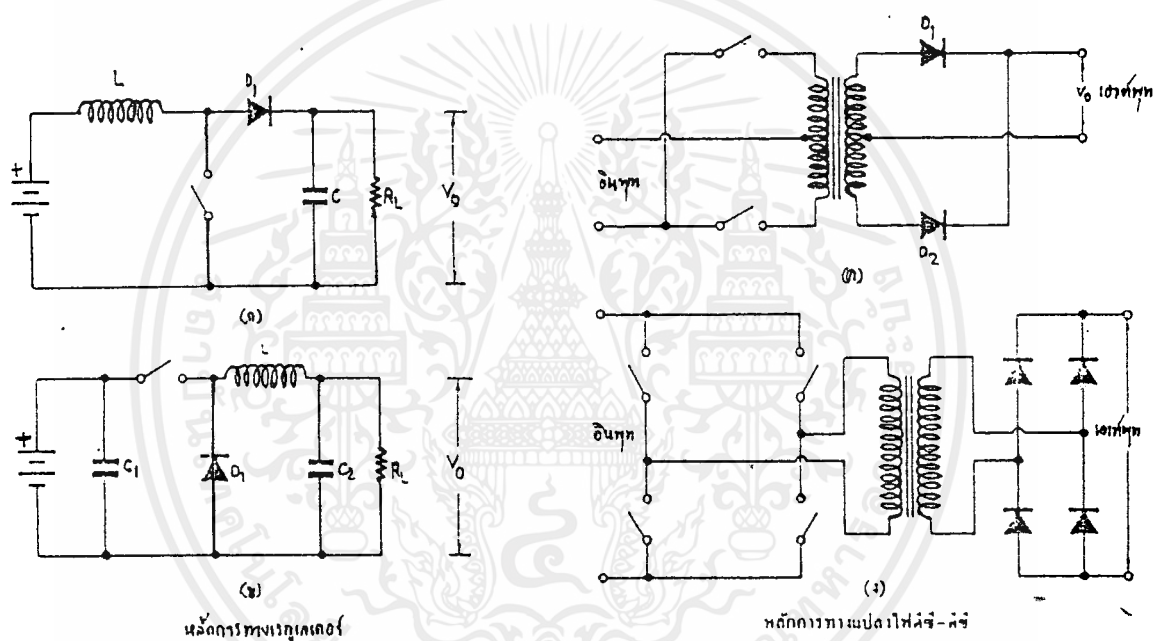


รูปที่ 2.11 วงจรขยายคลาสบีชนิดคอมพลีเม้นทารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่ไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 หลักการสวิตช์โหมคอินเวอร์เตอร์และคอนเวอร์เตอร์

หลักการทางด้านสวิตช์โหมคกำลังได้รับความนิยมในปัจจุบัน กล่าวคือ อุปกรณ์สวิตช์กำลังทางอิเล็กทรอนิกส์กำลังได้รับการพัฒนาให้มีขีดการทำงานได้สูงมากและสามารถทำงานได้ที่กระแสสูง ๆ ด้วยความเร็วสูง อีกทั้งการเลือกหาอุปกรณ์เหล่านี้ก็ทำได้ไม่ยาก อุปกรณ์เหล่านี้ เช่น ไทริสเตอร์ ทรานซิสเตอร์ VMOS เป็นต้น หลักการของวงจรที่ใช้สวิตช์อินเวอร์เตอร์และคอนเวอร์เตอร์พอสรุปได้ดังนี้



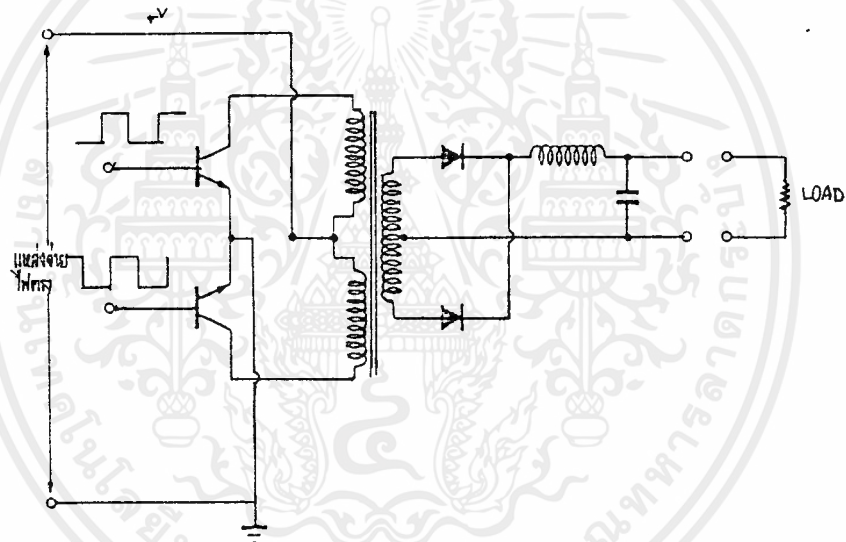
รูปที่ 2.12

หลักการในรูป 2.12 ก. และ ข. เป็นวิธีการเรกเตอ์แรงดันไฟตรง กล่าวคือ แรงดันเอาต์พุตนั้นเองจะต้องมีค่าน้อยกว่าแรงดันอินพุต เราจึงจะเรกเตอ์ทำได้ วิธีการเรกเตอ์ในที่นี้จะอาศัยหลักการในการสวิตช์นั่นเอง ถ้าหากแรงดันเอาต์พุตตกก็จะมี การเพิ่ม duty cycle ของการสวิตช์ให้มากขึ้น และค่าแรงดันเอาต์พุตสูง ก็ลดขนาดความต่างของพัลส์ในการสวิตช์ลง หรือเป็นการปรับความกว้างของพัลส์ให้ได้ ค่าแรงดันเฉลี่ยที่เอาต์พุตที่สุด ส่วนรูป ค. และ ง. เป็นหลักการในวงจรอินเวอร์เตอร์

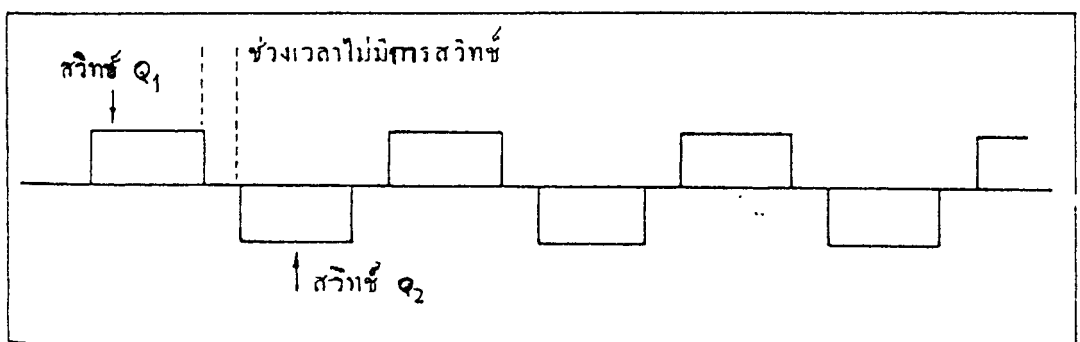
เอกสารนี้เป็นเอกสารที่สวชนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า หรือคอนเวอร์เตอร์ โดยอาศัยหลักการของอุปกรณ์สวิตช์ทางอิเล็กทรอนิกส์ ในทงเราจะ ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ความสนใจในวงจรรูป ค. และ ง. เป็นพิเศษ เราลองมาพิจารณาวงจรในรูป ค. โดยใช้ทรานซิสเตอร์เป็นสวิตช์ดังรูปที่ 2.13

การประยุกต์ใช้งานของวงจรอินเวอร์เตอร์ในปัจจุบันเป็นไปอย่างกว้างขวาง ประกอบกับการออกแบบวงจรอินเวอร์เตอร์ในลักษณะสวิตช์ก็เป็นไปได้ง่ายขึ้น เพราะเราสามารถประยุกต์หลักการทางด้านจิตลอลลจิกมาเป็นตัวรับสวิตช์ในวงจรอินเวอร์เตอร์ ซึ่งให้ข้อดีกว่าวงจรที่ใช้หลักการป้อนกลับ เพราะในกรณีนี้เราสามารถควบคุมการทำงานได้อย่างเหมาะสม เช่น ต้องการควบคุมการสวิตช์ซ้ำของทรานซิสเตอร์ 2 ตัว ในเวลาเดียวกัน และจะทำให้ทรานซิสเตอร์เสียหายได้ ลักษณะดังกล่าวจึงต้องควบคุมเวลาในการสวิตช์ของแต่ละตัวไดอะแกรมเวลารูปที่ 2.14



รูปที่ 2.13

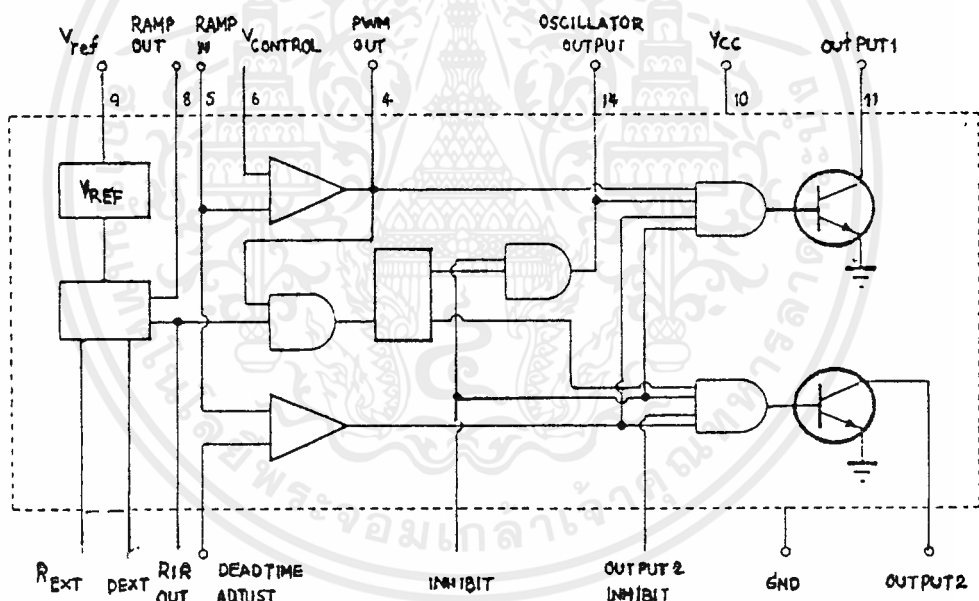


รูปที่ 2.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติเราจะไม่ให้การสวิตช์ของ Q1 และ Q2 เริ่มและหยุดที่เวลาเดียวกัน ทั้งนี้เพราะคุณสมบัติของสารกึ่งตัวนำในขณะการหยุดการสวิตช์จะมีช่วงเวลาออฟที่ยาวนานกว่าช่วงเวลาออน ดังนั้นการทำงานของสวิตช์จะประสบปัญหาการสวิตช์พร้อมกันอยู่ชั่วขณะที่ทรานซิสเตอร์ที่จะออฟยังไม่ออฟ ปัญหาดังกล่าวนี้อาจสร้างปัญหาให้กับวงจรอินเวอร์เตอร์บางวงจรอย่างมาก

บริษัทผู้ผลิตไอซีหลายบริษัท จึงได้คิดออกแบบไอซีที่ใช้สำหรับขับวงจรอินเวอร์เตอร์โดยเฉพาะ ดังตัวอย่าง เช่น ไอซีเบอร์ MC 3420 เป็นวงจรควบคุมส่วนของอินเวอร์เตอร์ดังแสดงในรูปที่ 2.15

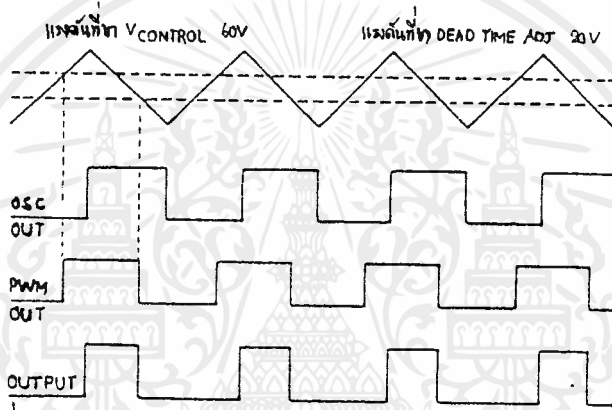


รูปที่ 2.15

ไอซีเบอร์ MC 3420 เป็นไอซีขนาด 16 ขา เป็นวงจรสร้างสัญญาณขับวงจรอินเวอร์เตอร์ โดยมีจุดมุ่งหมายหลักในการสร้างเอาต์พุตรูปสี่เหลี่ยมจัตุรัสหรือไทรแองเกิลชนิด GTO (Gate turn on) โดยวงจรสามารถควบคุมความต่างของรูปคลื่นสี่เหลี่ยมนี้ได้โดยมีขา V control (ขาที่ 6) นี้เป็นขาที่ควบคุมวงจรมอเตอร์

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนการสอนเท่านั้น ไม่สามารถนำไปใช้โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้ความถี่ของพัลส์แปรตามแรงดันควบคุม นอกจากนี้ความถี่ของออสซิลเลเตอร์กำหนดได้ด้วย R_{EXT} และ C_{EXT} ลักษณะของสัญญาณควบคุมเป็นดังรูปที่ 2.16 การกำหนดความถี่ของการทำงาน เรากำหนดด้วย R_{EXT} และ C_{EXT} ซึ่งเป็นตัวต้านทานและตัวเก็บประจุที่ต่อไว้ภายนอก ค่าความถี่ของการออสซิลเลตสามารถหาได้จากกราฟของ



รูปที่ 2.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การประยุกต์ใช้งานออปแอมป์

3.1 การประยุกต์ใช้งานออปแอมป์

ในปัจจุบันเรามีไอซีออปแอมป์มากมายหลายเบอร์ บางชนิดก็เป็นชนิดใช้งานพิเศษบางอย่าง เช่น ใช้ที่ความถี่สูง ใช้สำหรับวงจรที่ต้องการอินพุต อิมพีแดนซ์สูง หรือใช้เมื่อวงจรเป็นชนิดสัญญาณรบกวนต่ำ เป็นต้น

การประยุกต์ใช้งานออปแอมป์มีมากมายไม่สิ้นสุด จนกระทั่งออปแอมป์เป็นไอซีที่เด่นมากในไอซีจำพวกลีนีเออร์ไอซี เพราะเราสามารถสร้างวงจรต่าง ๆ ได้มากมาย เช่น วงจรสังเคราะห์สัญญาณฟังก์ชันต่าง ๆ วงจรทริกเกอร์ วงจรรวมสัญญาณ สาเหตุอีกประการหนึ่งที่ทำให้ออปแอมป์มีใช้กันมากคือออปแอมป์มีราคาถูก

3.2 การต่อวงจรพื้นฐานของออปแอมป์

3.2.1 การขยายแบบกลับเฟส(Inverting Amplifier)

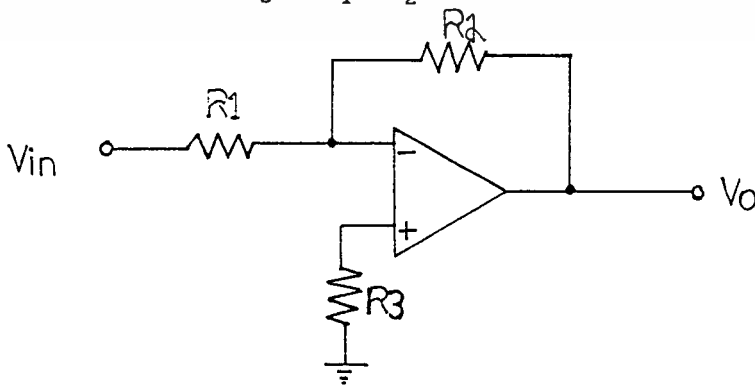
วงจรพื้นฐานของการขยายสัญญาณแบบกลับเฟส แสดงดังรูปที่ 3.1 ในวงจรนี้มีอัตราขยายปิดลูป เท่ากับ R_2/R_1 อัตราส่วนนี้จะมีค่าน้อยเมื่อเทียบกับกำลังขยายของอัตราขยายเปิดลูปค่า Z_{in} จะมีค่าเท่ากับ R_1 แถบความกว้าง(BW) ของอัตราขยายปิดลูปจะมีค่าเท่ากับความถี่กำลังขยายที่เป็นหนึ่งหารด้วยอัตราขยายปิดลูป

ข้อควรระวังที่ควรระวังจะสังเกต

ค่า R_3 ควรจะเลือกค่าเท่ากับ R_1 หนานกับ R_2 เพื่อที่จะลดค่าคลาดเคลื่อนของแรงดันออฟเซต ซึ่งเกิดจากกระแสไบแอส

$$V_{out} = (R_2/R_1) V_{in} \dots \dots \dots (3.1)$$

$$R_3 = R_1 // R_2 \dots \dots \dots (3.2)$$



รูปที่ 3.1 การแบบกลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าแรงดันออฟเซตที่เอาท์พุทของออปแอมป์ จะมีค่าเท่ากับอัตราขยายปิดลูปคูณด้วยแรงดันออฟเซตที่อินพุท

$$V_o = V_{i_o} (1 + R_2/R_1) \text{ For non inverting and... (3.3)}$$

inverting configuration

V_o = Output offset Voltage

V_{i_o} = Input offset Voltage

ค่าคลาดเคลื่อนออฟเซตที่อินพุทของออปแอมป์ประกอบด้วยส่วนสำคัญ 2 ส่วน คือ แรงดันอินพุทออฟเซตและกระแสอินพุทไบแอส ค่าแรงดันออฟเซตอีกพุทของออปแอมป์อาจจะถูกกำหนดไว้ตามตัวภายในอุปกรณ์ ถึงอย่างไรก็ตามผลอันเนื่องมาจากกระแสอินพุทไบแอสก็ขึ้นอยู่กับโครงสร้างของวงจรที่ใช้สำหรับการลดค่าแรงดันออฟเซตของออปแอมป์ที่อินพุทให้น้อยที่สุดโดยปราศจากการปรับค่าในวงจรมานั้น ทำได้โดยให้ค่าความต้านทานที่ต่อที่ขาอินพุทของทั้ง 2 อินพุทมีค่าเท่ากันในกรณีนี้ค่ามากที่สุดของแรงดันออฟเซตจะมีค่าเท่ากับผลบวกทางพีชคณิต ของแรงดันออฟเซตและค่าแรงดันที่ตกคร่อมระหว่างความต้านทานของแหล่งกำเนิดซึ่งเกิดจากกระแสออฟเซต โดยปกติแรงดันออฟเซตที่จะเป็นเทอมที่มีความคลาดเคลื่อนมากกว่า ในกรณีที่ค่าความต้านทานของแหล่งกำเนิดมีค่าต่ำ และกระแสออฟเซตจะเกิดความคลาดเคลื่อนสำหรับค่าความต้านทานของแหล่งกำเนิดมีค่าสูง ในการประยุกต์ควรให้ค่าความต้านทานที่ต่อขาอินพุททั้งสองมีค่าสูง และค่าแรงดันออฟเซตของออปแอมป์เอาท์พุท อาจจะปรับโดยการเปลี่ยนแปลงค่าโดยใช้การเปลี่ยนแปลงแรงดันตกคร่อมระหว่างขา input กับกราวด์ (ขา input ข้างใดข้างหนึ่ง) คล้าย ๆ กับเป็นตัวจัดแรงดันออฟเซตที่อินพุท ค่าแรงดันออฟเซตของออฟเซตของออปแอมป์ที่เอาท์พุทไม่ค่อยจะมีความสำคัญเท่าไรนัก ในกรณีที่ใช้การประยุกต์แบบการคัปปลิงสัญญาณไฟสลัป ในที่นี้สิ่งที่นำมาพิจารณาก็คือ แรงดันออฟเซตใด ๆ ที่เอาท์พุทจะลดความเป็นเส้นตรง จากจุดสูงสุดถึงต่ำสุดของการแกว่งของเอาท์พุทของวงจรขยาย

คุณสมบัติของอัตราขยายความถี่ (gain frequency) ของออปแอมป์และการป้อนกลับของวงจรจะต้องไม่ทำให้เกิดการออสซิลเลท และการป้อนกลับจะต้องไม่ทำให้เฟสเลื่อนเกิน 180 องศา สำหรับทุก ๆ ความถี่ซึ่งจะต้องมาให้กำลังขยายของออปแอมป์และวงจรป้อนกลับของมันมีค่ามากกว่าหนึ่งในทางปฏิบัติ การเคลื่อนเฟสไม่ควรจะเข้าใกล้ 180 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ชมเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

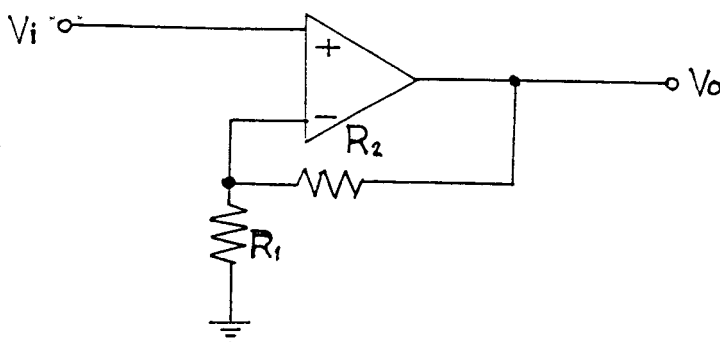
ออสซิลเลท

ออปแอมป์ที่ไม่มีการชดเชยภายในอาจจะนำมาใช้ เพื่อให้การบั่นทอนของวงจรมีค่าสูงได้ดังตัวอย่าง เช่น ไอซีเบอร์ LM101A อาจจะทำงานเป็นวงจรมีอัตราขยายที่มีอัตราขยายเป็น 1 ในวงจรมีแบบกลับเฟสโดยใช้ตัวเก็บประจุการชดเชยที่มีค่าเท่ากับ 15PF เพราะว่าวงจรมีค่าการบั่นทอนเท่ากับ 6 เดซิเบล ในขณะที่หากใช้ค่า 30PF สำหรับการขยายเป็น 1 แบบไม่กลับเฟสจะทำให้วงจรมีอัตราขยายบั่นทอนเท่ากับศูนย์ เนื่องจากอัตราส่วนของออปแอมป์ขึ้นอยู่กับค่าการชดเชย ดังนั้นค่าอัตราส่วนของ LM101A ในการต่อให้อัตราขยายเป็นหนึ่งแบบกลับเฟสจะมีค่าเป็น 2 เท่า ของการต่อแบบไม่กลับเฟส การชดเชยด้วยการต่อวงจรพิเศษด้วยแก้วเสถียรภาพและแถบความถี่กว้างชดเชยที่ใช้ซึ่งมีค่ามากจะทำให้ค่าของเสถียรภาพมากขึ้น

3.2.2 วงจรมีแบบไม่กลับเฟส

จากวงจรรูปที่ 2.2 เป็นวงจรมีแบบไม่กลับเฟสซึ่งมีค่าความต้านทานอินพุตที่สูงและอัตราขยายปิดของวงจรมีค่าเท่ากับผลรวมของค่า R_1 และ R_2 หารด้วย R_2 และช่วงกว้างของความถี่ที่ 3 เดซิเบล จะมีค่าเท่ากับความถี่ที่อัตราขยายเป็นส่วนหนึ่งของออปแอมป์หารด้วยกำลังขยายปิด (Closedloop gain)

ข้อแตกต่างอันดับแรกระหว่างการต่อวงจรแบบนี้กับการต่อวงจรแบบกลับเฟส คือ เอาท์พุทจะมีลักษณะเหมือนกับทางอินพุทและยังมีค่าอินพุทอิมพีแดนซ์ที่สูงมากซึ่งมีค่าเท่ากับค่าความแตกต่าง ของอินพุทอิมพีแดนซ์คูณด้วยอัตราขยายปิด ในการประยุกต์เกี่ยวกับการควบแน่นค่าอินพุทอิมพีแดนซ์ไม่ค่อยจะมีความสำคัญเท่าไร เมื่อเทียบกับกระแสอินพุทและแรงดันตกคร่อมตัวต้านทานของแหล่งกำเนิดแล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.2 วงจรมีแบบไม่กลับเฟส ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อควรระวังในการใช้งานสำหรับออปแอมป์แบบนี้ก็เหมือนกับของกรรชชยแบบกลับเฟส แต่มีข้อควรระวังข้อหนึ่งคือ เอาท์พุทของออปแอมป์จะเข้าไปอยู่ในช่วงการอิ่มตัว ถ้าอินพุทเกิดการลอสตัวและจะเป็นสิ่งที่สำคัญมาก ถ้าออปแอมป์นั้นต้องสวิทช์จากแหล่งจ่ายไฟหนึ่งไปยังอีกแหล่งหนึ่งส่วนการชดเชยที่ใช้ในวงจรชชยแบบกลับเฟส จะมีผลนำมาใช้ได้ในการต่อวงจรชชยแบบไม่กลับเฟส

3.2.3 วงจรบัฟเฟอร์

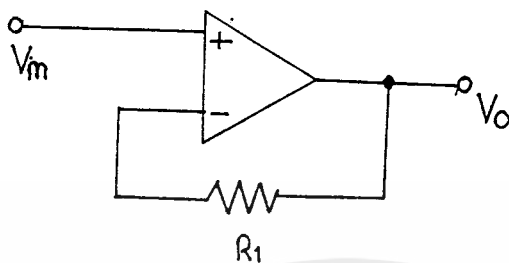
วงจรชชยแรงดันมักจะพบใช้อยู่เสมอ คือเป็นวงจรบัฟเฟอร์เพื่อลดความคลาดเคลื่อนของแรงดันที่เกิดจากการบั่นทอนจากแหล่งกำเนิดสัญญาณ และเพื่อแยกความต้านทานของแหล่งกำเนิดที่มีค่าสูงดังรูปที่ 3.3 อัตราชชยของวงจรมีเป็น 1 เอาท์พุทจะเป็นไปตามอินพุท ดังนั้น จึงได้ชื่อว่า วงจรชชยแรงดันตาม (Voltage Follower) วงจรชชยบัฟเฟอร์ดังรูปที่ 3.3 ให้ค่าอินพุทอิมพีแดนซ์มากที่สุด

ข้อควรระวัง 3 ประการที่ควรระวังสังเกต ในการประยุกต์วงจรรูปที่ 3.3 คือ

1. วงจรชชยจะต้องชดเชยความถี่ สำหรับการทำงานที่อัตราชชยเป็น 1
2. การสวิงของเอาท์พุทของวงจรชชยจะต้องถูกกำหนดโดยช่วงของสัญญาณเฟสรวมของวงจรชชย
3. วงจรชชยบางตัวจะแสดงลักษณะแรงดันค้าง เมื่อช่วงของสัญญาณเฟสรวมของวงจรชชยมีค่าเกินกว่าที่กำหนด ถ้าอินพุททรานซิสเตอร์ที่จุดอินเวอร์ตอินพุทอิ่มตัว ดังนั้นอินพุทที่ไปยังทรานซิสเตอร์นี้จะถูกป้อนโดยตรงไปยังวงจรคอลเลคเตอร์ของมันเองผ่านรอยต่อระหว่างคอลเลคเตอร์กับเบส ดังนั้นอินเวอร์ตอินพุทจะกลายเป็นนอนอินเวอร์ตไปโดยปริยาย และถ้าเราจะจำกัดค่าของโวลต์รวมมีค่าเกินกว่าที่กำหนดไว้ ผลอันนี้จะทำให้เกิดการป้อนกลับแบบบวก เป็นผลทำให้เกิดการอิ่มตัวในวงจรชชย หรือที่เรียกว่า การค้าง (แลทซ์)

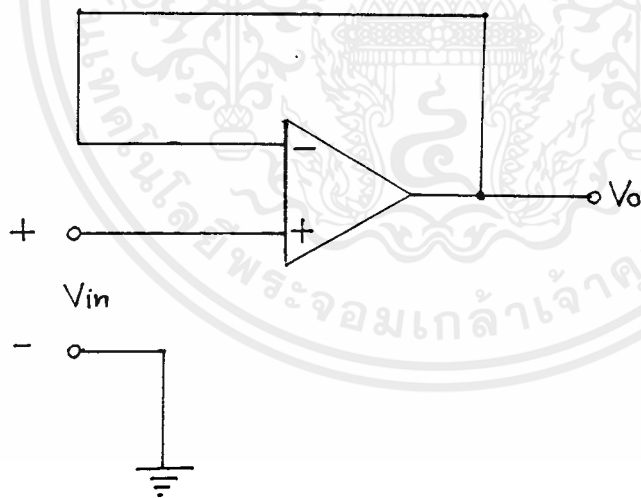
$$V_o = V_i$$

$$R_1 = R_{SOURCE}$$



(ก) แบบการต่อวงจรบัฟเฟอร์ที่มีอัตราขยายเป็น 1

อัตราสลู=0.5 โวลต์/ไมโครวินาที



(ข) แบบวงจรขยายแรงดันตามที่มีอัตราขยายเป็น 1

รูปที่ 3.3 แบบของวงจรบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 วงจรรวมสัญญาณ

วงจรมูลฐานที่มีประโยชน์อีกวงจรหนึ่งสำหรับการใช้งานออปแอมป์คือ วงจรรวมสัญญาณ (adder หรือ summer) วงจรนี้จะมีอินพุตมากกว่า 2 สัญญาณขึ้นไป และมีเอาต์พุตตัวเดียว ในรูปที่ 2.4 แสดงตัวอย่างวงจรรวมสัญญาณซึ่งมี 3 อินพุต

แรงดัน V_1, V_2, V_3 จะทำให้เกิดกระแส I_1, I_2, I_3 ผ่านตัวต้านทาน R_1, R_2 และ R_3 ตามลำดับ ซึ่งค่ากระแส $I_1 + I_2$ และ I_3 นี้จะไหลเข้าอินพุตหัวลบของ ออปแอมป์ไม่ได้จึงไหลผ่าน R_F ทั้งหมด ดังนั้นค่าของ I_F ก็จะมีค่าเท่ากับ $I_1 + I_2 + I_3$

โปรดสังเกตด้วยว่าวงจรนี้คือวงจรขยายแบบอินเวอร์ตติง แต่มีหลายอินพุตเท่านั้นเอง อินพุตหัวลบก็นิ่งคงทำหน้าที่เป็นกราวด์เสมือน ทำให้หัวลบเท่ากับศูนย์โวลต์ก็จะได้ค่า I_1, I_2 และ I_3 ได้ดังนี้

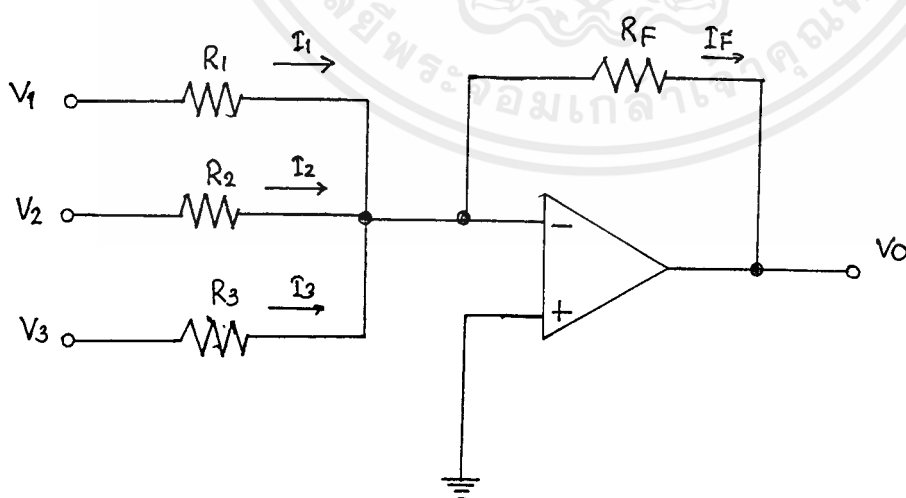
$$I_1 = V_1/R_1, I_2 = V_2/R_2, I_3 = V_3/R_3 \dots \dots \dots (3.4)$$

และหาค่า I_F ได้ดังนี้

$$I_F = -V_o/R_F \dots \dots \dots (3.5)$$

นั่นคือ $(-V/R_F) = (V_1/R_1) + (V_2/R_2) + (V_3/R_3) \dots \dots \dots (3.6)$

จัดรูปให้สมการสวยขึ้นได้เป็น $V_o = -R_F [(V_1/R_1) + (V_2/R_2) + (V_3/R_3)] \dots \dots \dots (3.7)$



รูปที่ 3.4

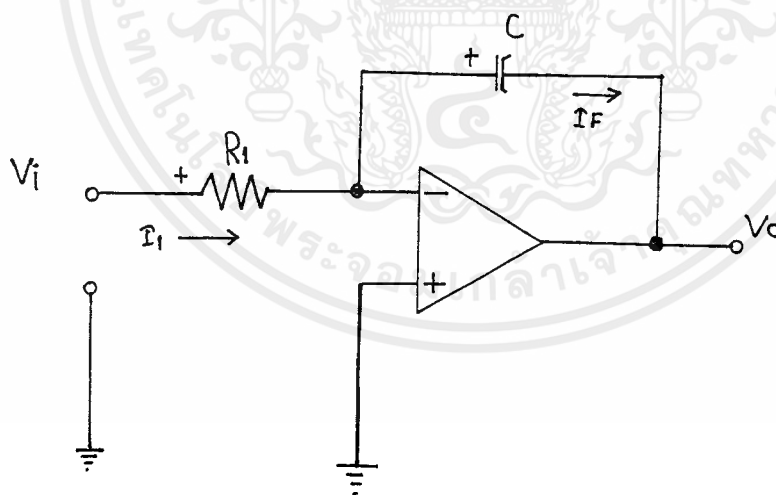
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการนี้จะเห็นได้ว่าแรงดันเอาต์พุตจะขยายสัญญาณอินพุตแต่ละสัญญาณขึ้นมาแล้ว จึงนำมารวมกัน แต่มีทิศทางเปลี่ยนแปลงแรงดันตรงข้าม (แสดงทิศทางโดยเครื่องหมาย) กับผลรวมนี้สัญญาณแต่ละตัวจะถูกขยายขึ้นมามากน้อยเพียงใดขึ้นอยู่กับค่า R_1, R_2, R_3 และ R_F อินพุตอิมพีแดนซ์ที่สัญญาณ V_1, V_2 และ V_3 มองเห็นจะเท่ากับค่า R_1, R_2 และ R_3 ตามลำดับ ข้อนำสังเกตอีกประการหนึ่งสำหรับวงจรรวมสัญญาณนี้ก็คือ สัญญาณอินพุตแต่ละสัญญาณจะไม่กวนกันหรือมีผลกระทบกระเทือนกันเลย เหมือนกับว่าแต่ละสัญญาณป้อนแรงดันเข้ามาผ่านตัวต้านทานที่อินพุตแล้วก็ลงกราวด์เสมือนไปเลย ด้วยเหตุนี้เราก็สามารถจะเพิ่มอินพุตเบ็ดที่ขวาก็ได้ตามใจชอบ

3.2.5 วงจรอินทิเกรเตอร์

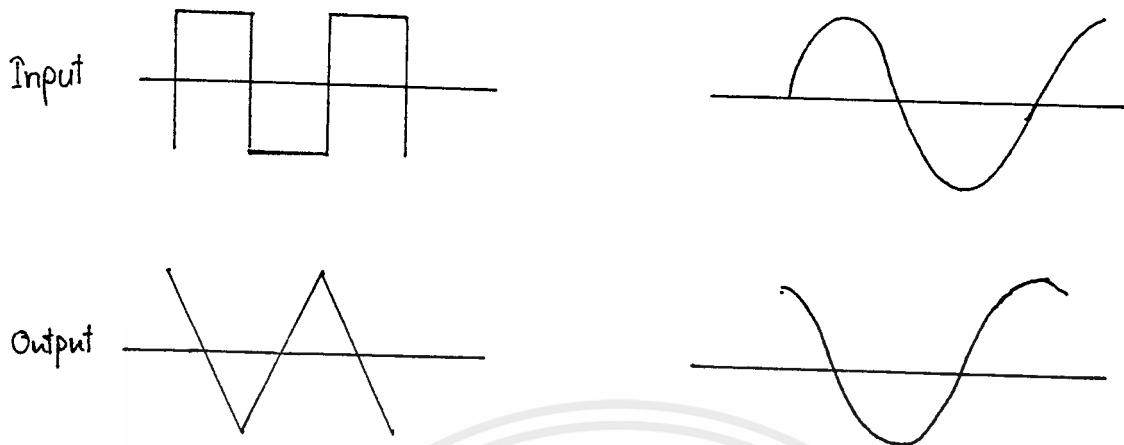
วงจรพื้นฐานของออปแอมป์ที่อธิบายไปแล้วนั้น ใช้ตัวต้านทานเป็นทางผ่านให้เกิดการป้อนกลับ สำหรับวงจรอินทิเกรเตอร์ (Integrator) ใช้ตัวเก็บประจุเป็นทางผ่านแทนดังแสดงในรูปที่ 3.5(ก)

เนื่องจากไม่มีกระแสไหลเข้าอินพุตของออปแอมป์ ดังนั้นกระแสอินพุตที่ไหลผ่าน R_1

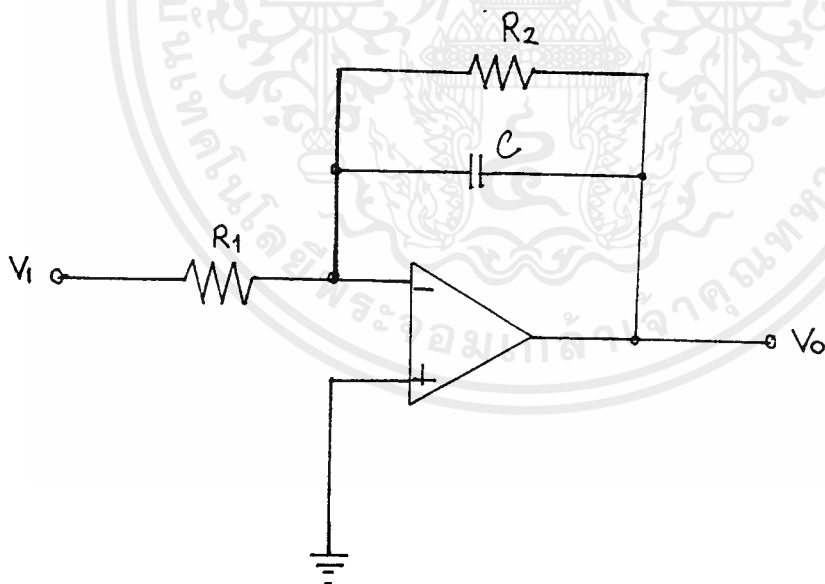


(ก) วงจรอินทิเกรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) สัญญาณอินพุตและเอาต์พุตของวงจรรีจิสเตอร์



(ค) วงจรรีจิสเตอร์ในทางปฏิบัติ

รูปที่ 3.5 แบบต่าง ๆ ของวงจรรีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะสำคัญของวงจร

$$V_o = \frac{-V_1 t}{R_1 C} \quad (\text{สำหรับสัญญาณสี่เหลี่ยม}) \dots \dots \dots (3.8)$$

$$\text{อัตราขยาย} = \frac{1}{2\pi t R_1 C} \quad (\text{สำหรับสัญญาณไซน์}) \dots \dots \dots (3.9)$$

$$Z_{in} = R_1$$

$$Z_o > 10R_1$$

กระแสทั้งหมดก็จะไหลเข้าไปประจุ C นั่นคือ $I_1 = I_c$ ถ้าแรงดัน R_1 มีค่าคงที่กระแส I_1 ก็จะคงที่ด้วยการประจุที่ใช้งานออปแอมป์ เพราะ $I_1 = (V_1/R_1)$ ด้วยเหตุนี้กระแส I_c ซึ่งประจุ C ก็จะมีค่าคงที่ด้วย ทำให้แรงดันคร่อม C (ซึ่งก็คือแรงดัน $-V_o$ นั่นเอง) เพราะแรงดันที่อินพุทซาลบเสมือนกับต่อลงกราวด์) ค่อย ๆ เพิ่มขึ้นตามเวลา ดังสมการ

$$V_o = (I_c t)/C = -(I_1 t)/C \dots \dots \dots (3.10)$$

$$= -(V_1 t)/R_1 C \dots \dots \dots (3.11)$$

จะเห็นจากสมการนี้ว่า ถ้าแรงดัน V_1 เป็นบวก V_o จะค่อย ๆ เป็นลบมากขึ้นตามเวลา t และจะแสดงมาจนกระทั่งออปแอมป์อิ่มตัวไม่สามารถลดลงได้อีก ถ้าสัญญาณอินพุท V_1 มีค่าเปลี่ยนแปลงไปเรื่อย ๆ ตัวเก็บประจุ C ก็จะทำหน้าที่รวมผลคูณของแรงดันและเวลาขณะต่าง ๆ กันเอาไว้ ซึ่งคุณสมบัตินี้เองทำให้วงจรแบบนี้ช่วยสามารถแก้ปัญหาสมการดิฟเฟอเรนเชียลในทางคณิตศาสตร์ได้ และก็เป็นที่สาเหตุที่ทำให้วงจรนี้มีชื่อว่า วงจรมินิเกรเตอร์ แปลว่า รวม

ถ้าสัญญาณ V_1 เป็นรูปสี่เหลี่ยม ตัวเก็บประจุ C ก็จะคายประจุที่หนึ่งทำให้แรงดันเพิ่มขึ้นและลดลงตรงข้ามกับลักษณะการเปลี่ยนแปลงรูปคลื่นของ V_1 กลายเป็นสัญญาณรูปสามเหลี่ยม ดังแสดงในรูปที่ 3.5 (ข)

เป็นวงจรขยายอินเวอร์ตซึ่งอัตราขยายวงจรมีอัตราส่วนระหว่างอิมพีแดนซ์ของ C และความต้านทานของ R₁ ดังนี้

$$\text{อัตราขยาย} = (X_c/R_1) = (1/2\pi f R_1 C) \dots \dots \dots (3.12)$$

จากสมการจะเห็นว่าอัตราขยายของวงจรขึ้นอยู่กับความถี่ของสัญญาณ V₁ ถ้าความถี่ต่ำมากอัตราขยายก็จะสูงมาก ถ้าความถี่เป็นศูนย์ (หมายถึงแรงดันอินพุตคงไม่มีกระแสเปลี่ยนแปลง) อัตราขยายจะเป็นอนันต์ นั่นก็คือหากมีสัญญาณแปลกปลอมเข้ามาเพียงนิดเดียว แรงดันเอาต์พุตก็จะอึดตัวไปในทางใดทางหนึ่ง (ทางค่าบวกหรือทางค่าลบ) ทันที ดังนั้นในทางปฏิบัติจึงต้องใส่ตัวต้านทาน R₂ ขนานกับ C เข้าไว้เพื่อจำกัดอัตราขยายด้านไฟตรงให้มีค่าไม่สูงมากเกินไป ดังแสดงในรูปที่ 3.5(ค) แต่เพื่อไม่ให้มีผลกับการคาสประจุและประจุของ C ค่า R₂ ก็ควรจะมีค่าสูงโดยทั่วไปค่า R₂ มักจะถูกเลือกให้มีค่ามากกว่า 10 เท่าของ R₁ บางครั้งอาจจะมากกว่าถึง 1000 R₁ ขอให้สังเกตจากรูปคลื่นในรูปที่ 3.5(ข) ประการหนึ่งว่า แม้จะทำหน้าที่เป็นวงจรขยายแต่ก็จะเลื่อนเฟสสัญญาณอินพุตไปด้วย โดยเฟสสัญญาณเอาต์พุตจะล้าหน้าสัญญาณอินพุตไป 90

เราอาจจะยังไม่ออกว่าจะนำวงจรอินทิเกรเตอร์ไปใช้งานอะไรได้บ้าง ก็ขอเกริ่นให้ทราบตัวอย่างคร่าว ๆ ไว้ก่อน เช่น เปลี่ยนสัญญาณสี่เหลี่ยมเป็นสัญญาณสามเหลี่ยมเป็นวงจรที่ขอมให้ความถี่ต่ำผ่านได้ (สำหรับรูปชานัน) สะดวก โดยความถี่สูงขึ้นอัตราขยายจะลดลง เป็นต้น

3.2.6 วงจรคิฟเฟอเรนทิเอเตอร์

เรายังดัดแปลงวงจรขยายแบบอินเวอร์ต โดยใช้ประโยชน์จากกระแสผ่านตัวเก็บประจุได้อีกแบบหนึ่ง คือวงจรคิฟเฟอเรนทิเอเตอร์(differentiator) ซึ่งแสดงดังรูปที่ 3.6 ในวงจรแบบนี้ตำแหน่งของ R₁ และ C จะสลับที่กันกับวงจรอินทิเกรเตอร์ กระแส I₁ ซึ่งไหลผ่าน C จะสัมพันธ์กับแรงดัน V₁ และค่า C ดังนี้

$$I_1 = C (V_1 / t) \dots \dots \dots (3.13)$$

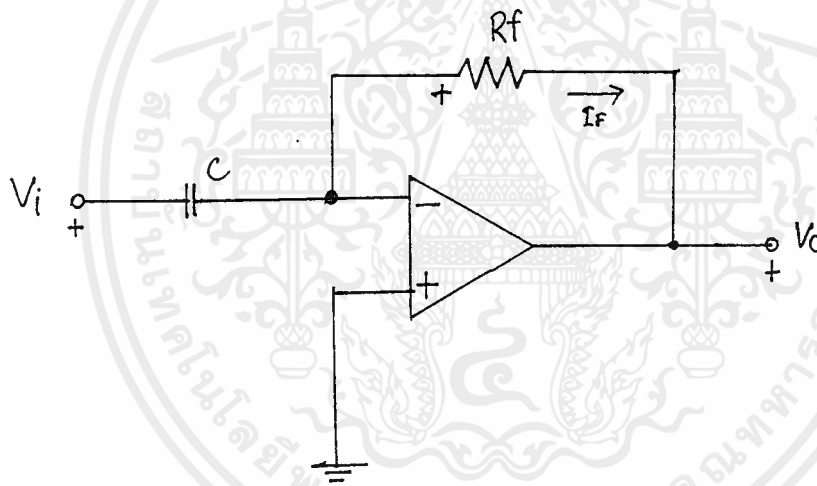
$$I_1 = I_f = - (V_o / R_1) \dots \dots \dots (3.14)$$

$$V_o = - R_1 C (V_1 / t) \dots \dots \dots (3.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สจากสมการจะเห็นได้ว่าก็ แรงดันเอาต์พุตขึ้นกับการเปลี่ยนแปลงแรง ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดันเอาต์พุตกับเวลา (V_1 / t) ซึ่งแรงดันอินพุตเปลี่ยนแปลงเร็วขึ้น ขนาดแรงดันเอาต์พุตก็จะสูงขึ้น ถ้าแรงดัน V_1 มีค่าเปลี่ยนแปลงไปเรื่อยๆ เอาต์พุตก็จะมีค่าแปรตามอัตราเปลี่ยนแปลง V_1 ในช่วงเวลาขณะนั้นเดิมทีวงจรนี้ใช้ในเครื่องอนาล็อกคอมพิวเตอร์ เพื่อสร้างสมการดิฟเฟอเรนเชียลขึ้นมา และนี่เองเป็นสาเหตุที่ทำให้ตั้งชื่อวงจรแบบนี้ว่า วงจรดิฟเฟอเรนทิเอเตอร์

ลองดูว่าถ้าป้อน V_1 เป็นสัญญาณรูปเหลี่ยมจะได้เอาต์พุตเป็นรูปอะไร ขอให้ดูรูปที่ 3.7 ประกอบไปด้วย ขณะที่ V_1 พรวดพราดสูงขึ้น C ยังประจุแรงดันไม่ทัน พวกลงที่ C ก็จะค่อย ๆ ประจุนมีแรงดันสูงขึ้น ทำให้แรงดันเอาต์พุตเพิ่มและสูงขึ้นมาจนเป็นศูนย์ถัดมา เมื่อ V_1 ลดลง



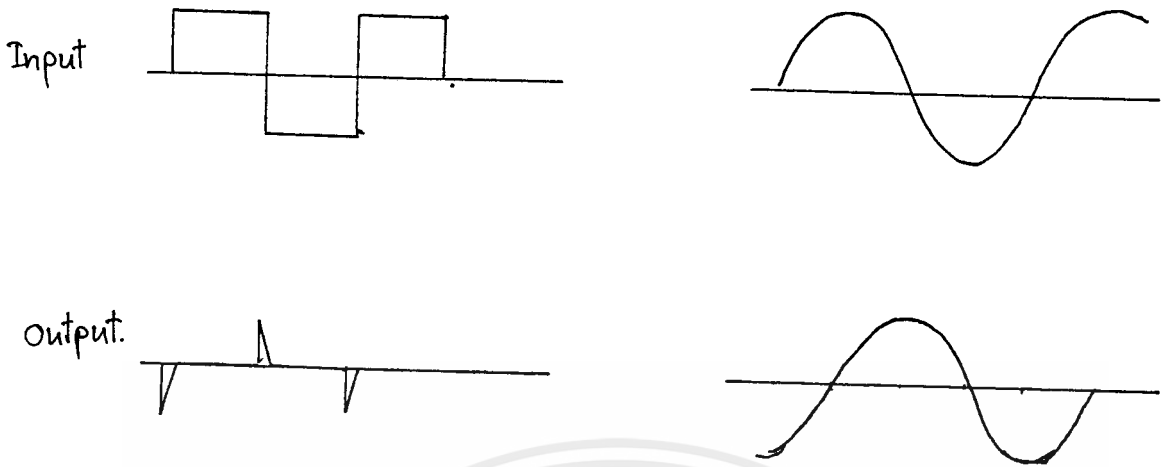
รูปที่ 3.6 วงจรดิฟเฟอเรนทิเอเตอร์

ลักษณะสำคัญของวงจร

$$V_o = -R_f C (V_1 / t) \quad (\text{สำหรับสัญญาณรูปสี่เหลี่ยม}) \dots \dots \dots (3.16)$$

$$\text{อัตราขยาย} = \pi f R_f C \quad (\text{ไม่มี } R_1) \dots \dots \dots (3.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 สัญญาณอินพุตและเอาต์พุตของวงจรดีฟเฟอเรนทิเอเตอร์

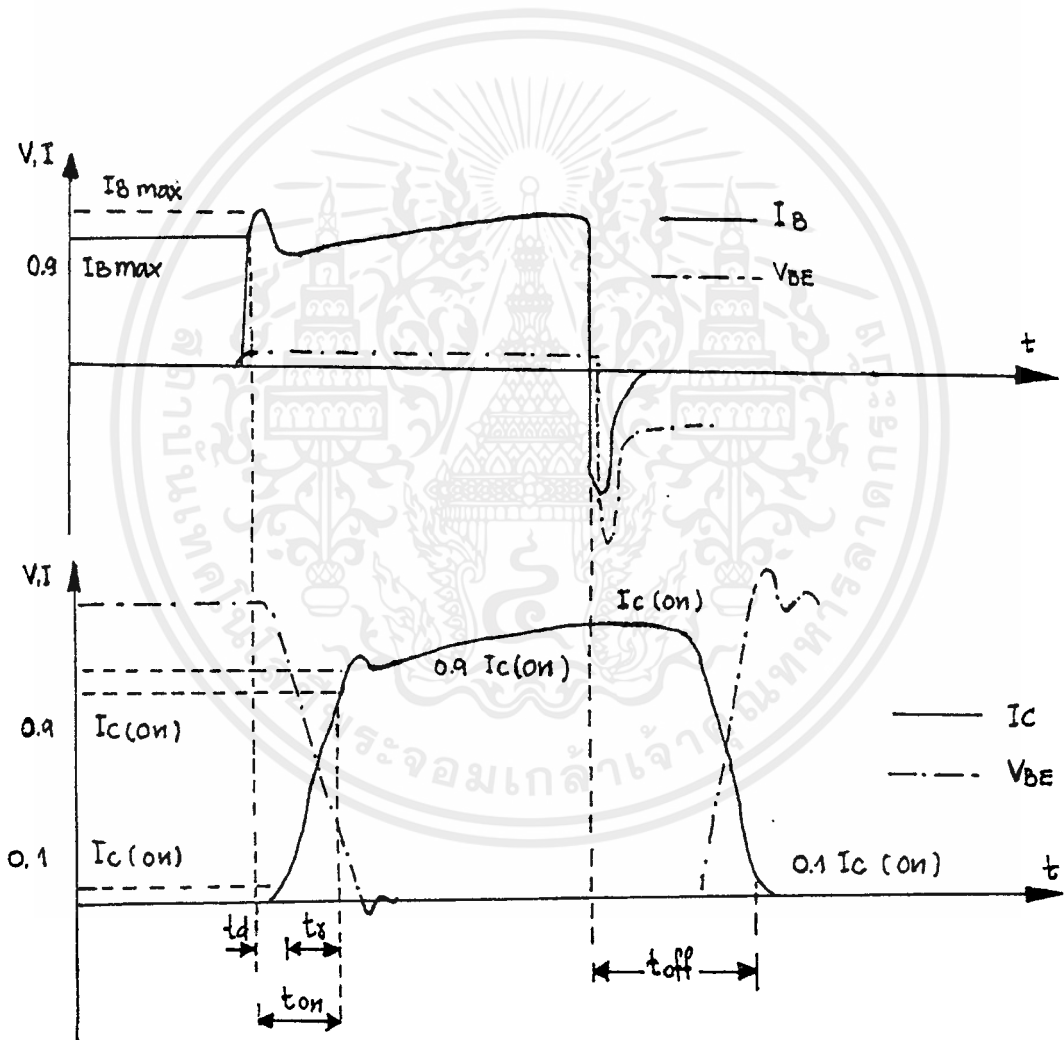
พรวดพราดเป็นลบ C ก็ยิ่งคายประจุเดิมไม่ทัน ดังนั้น ส่วนที่เปลี่ยนแปลงของ V_1 นี้ ก็จะไปเกิดขึ้นช่วงของลบ ทำให้แรงดันเอาต์พุตสูงขึ้นเป็นบวกในช่วง T_2 ซึ่งแรงดัน V_1 เป็นลบคงที่ C ก็จะคายประจุเข้าหาแรงดันค่าลบของ V_1 ดังนั้นแรงดันที่เอาต์พุตก็จะค่อย ๆ ลดลงจนกลายเป็นศูนย์โวลต์ดังเดิม ดังนั้นถ้า V_1 เป็นรูปเหลี่ยม แรงดัน V_o ก็จะเป็นรูปเข็ม (มีเงื่อนไขว่าค่า RC ต้องน้อยพอที่จะทำให้การคายประจุได้รวดเร็วพอ) ทุก ๆ ครั้งที่ V_1 เปลี่ยนแปลงทีหนึ่ง V_o ก็จะเป็นรูปเข็มทีหนึ่ง

ถ้า V_1 เป็นรูปไซน์ ก็อาศัยหลักการเดิมคือได้เอาต์พุตเป็นรูปไซน์ และมีอัตราขยายดังนี้

$$\text{อัตราขยาย} = R_1/X_c = 2\pi f R_1 C \dots \dots \dots (3.18)$$

นั่นคือถ้า V_1 มีความถี่สูงขึ้น อัตราขยายก็จะมากขึ้นและเป็นเหตุให้เกิดปัญหาขึ้นในทางปฏิบัติ เพราะวงจรแบบนี้อาจจะรับเอาสัญญาณรบกวนความถี่สูงจากภายนอกเข้ามาขยายทำให้ไม่รู้ว่เอาต์พุตเกิดจากสัญญาณจริง หรือเกิดจากสัญญาณแปลกปลอม และก็ยังทำให้วงจรอาจออสซิลเลตได้ง่าย วิธีแก้ไขคือ หากทางลดอัตราขยายสำหรับสัญญาณความถี่สูงสุดลง โดยการต่อตัวต้านทานค่าน้อย ๆ อนุกรมเข้ากับ C ทางด้านอินพุต รูปคลื่นไซน์ที่เอาต์พุตจะช้ากว่าอินพุตอยู่ 90 องศา ดังรูปที่ 3.7

จากนี้ถ้าหากมีการแยกกันทางไฟฟ้าระหว่างวงจรขับกับทรานซิสเตอร์กำลัง หรือระหว่างสัญญาณควบคุมกับวงจรขับจะเป็นการลดปัญหาเรื่องสายดิน การแยกอาจทำได้โดยใช้หม้อแปลงความถี่สูง (pulse transformer) หรือถ้าในระดับวงจรขับกับสัญญาณควบคุมซึ่งมีกำลังต่ำ อาจจะใช้ opto coupler ก็ได้ ซึ่งจากลักษณะสมบัติที่พึงประสงค์ของการนำเบสของทรานซิสเตอร์ เราอาจเขียนรูปคลื่นของกระแสและแรงดันพร้อมกับรูปคลื่นของกระแสคอลเลคเตอร์ (I_C) และแรงดันคอลเลคเตอร์ (V_{CE}) และแรงดันอิมิตเตอร์ (V_{CE}) ของทรานซิสเตอร์ได้ดังนี้



รูปที่ 4.1 (ก) รูปคลื่นของกระแสเบส (I_B) แรงดันเบส (V_{BE}) รูปคลื่นของ I_C , V_{CE} ที่เหมาะสมในการขับนำเบส

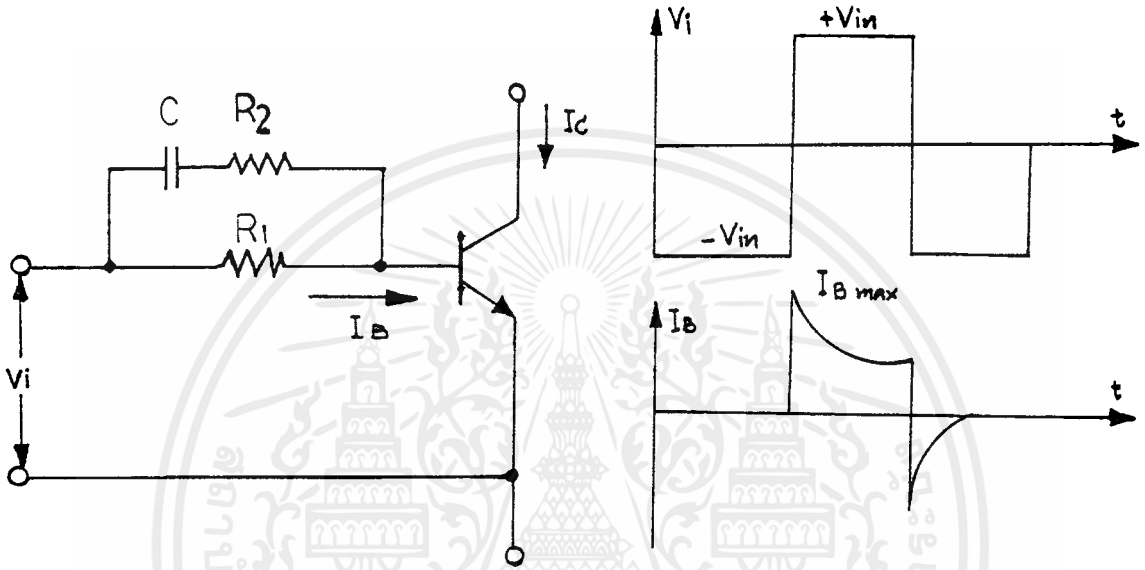
(ข) แสดงพารามิเตอร์ของเวลาต่าง ๆ ในระหว่างการเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า สถานะของทรานซิสเตอร์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 วงจรขับนำเบส

การที่จะให้ได้มาซึ่งลักษณะของวงจรถับนำเบสที่ดีนั้น เราจำเป็นต้องรู้จักวงจรพื้นฐานที่จะให้ได้ซึ่งฟังก์ชันที่เราต้องการ และในขั้นตอนต่อไปนี้จะแนะนำให้ผู้รู้จักกับวงจรพื้นฐานต่าง ๆ ที่ใช้ในวงจรถับนำเบสทั่ว ๆ ไป

4.1.1 วงจรเร่งกระแสเบส



รูปที่ 4.2 (ก) วงจรเร่งกระแสเบส

(ข) รูปคลื่นของกระแสเบสเมื่อสัญญาณเข้าเป็นสัญญาณขึ้น

จากวงจรในรูปที่ 4.2 ก C ซึ่งเป็นตัวเก็บประจุเร่งกระแส (Speed up capacitor) จะทำตัวเสมือนกับวงจรลัดในตอนที่เกิดการเปลี่ยนแปลง ดังนั้นในตอนที่ V_i เพิ่มขึ้นจาก $-V_m$ ไปเป็น $+V_m$ กระแสเบสจะมีค่าสูงสุด I_{BP} ตามสมการ

$$I_{BP} = \frac{V_m - V_{BE}(TP)}{R_1 R_2 / (R_1 + R_2)} \dots \dots \dots (4.1)$$

และในภาวะอยู่ตัวตัวเก็บประจุ C จะทำตัวเสมือนเป็นวงจรเปิด ดังนั้นกระแส

เอกสารนี้เป็นเอกสารที่อยู่ในภาวะอยู่ตัว I_{BP} รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

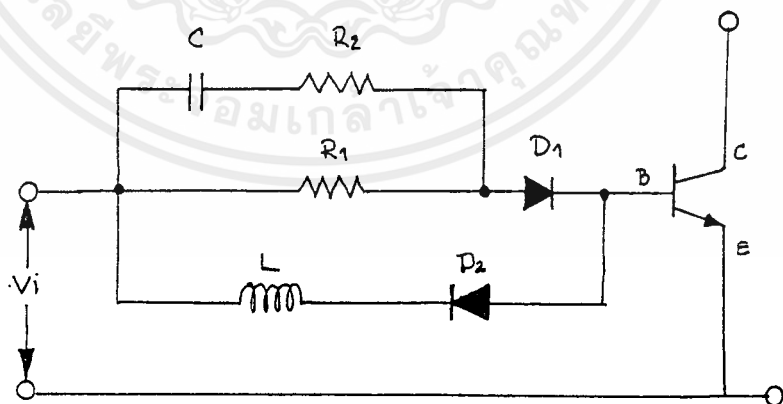
$$I_B = \frac{V_m - V_{BE}(TP)}{R_1} \dots \dots \dots (4.2)$$

อัตราส่วน I_{EDP}/I_B จะมีค่าเท่ากับ $(1+R_2/R_1)$ ซึ่งค่านี้จะสามารถเลือกได้โดยการเลือกอัตราส่วนระหว่าง R_1 กับ R_2 ในระหว่างที่ I_B ไหลผ่าน R_1 นั้นตัวเก็บประจุ C จะถูกประจุให้มีแรงดันเท่ากับ $V_m - V_{BE}(TP)$

เมื่อ V_1 เปลี่ยนจาก $+V_m$ เป็น $-V_m$ นั้นในตอนแรกกระแสจะสามารถไหลผ่านหัวต่อ pn ของอิมิตเตอร์เบสโดยที่แรงดัน V_{BE} จะมีค่าน้อย นอกจากนี้ แรงดันของตัวเก็บประจุ C จะยังคงมีค่าคงที่ ดังนั้น กระแสที่ไหลออกจากเบส I_{EDP} จะคำนวณได้จากสมการ

$$I_{EDP} = \frac{V_m}{R_1} + \frac{2V_m}{R_2} \dots \dots \dots (4.3)$$

ในกรณีที่เราต้องการจำกัดค่า dI_B/dt ช่วงที่ V_1 เปลี่ยนจาก $+V_m$ เป็น $-V_m$ เราอาจจะทำได้โดยใช้ตัวเหนี่ยวนำ และไดโอดต่อดังในวงจรรูปที่ 4.3



รูปที่ 4.3 วงจรขั้วกระแสเบสที่มีการเร่งกระแสเบสในตอนทำให้ TP

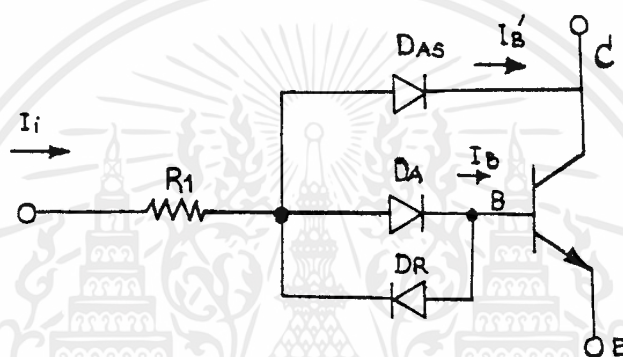
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่สามารถนำไปใช้ประโยชน์อื่น การค้า
เริ่มนำกระแสและมีการหน่วงกระแสในตอนทำให้ TP หยดนำกระแส
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 การปรับกระแสเบสให้เหมาะสม

ในการขับนำกระแสเบสของทรานซิสเตอร์กำลัง เพื่อใช้เป็นสวิทช์เรา มักใช้สัญญาณขึ้นที่มีค่าคงที่ ทำให้กระแสที่ไหล มีค่าคงที่ ดังนั้นเราจึงจำเป็นต้องมีตัวปรับ I_B ให้เหมาะสมซึ่งจะทำได้โดย

(1) ใช้ไดโอดป้องกันการอิมตัวเกินควาร

วิธีนี้เราใช้วิธีปรับ I_B ให้เหมาะสมโดยใช้ไดโอดป้องกันกันการอิมตัวเกินควาร(Antisaturation diode)



รูปที่ 4.4 วงจรปรับ I_B ให้เหมาะสมกับกระแสคอลเลคเตอร์

ในการออกแบบวงจรขับนำเบสนั้น ถ้ากระแส I_1 มีค่าคงที่และมีค่ามากกว่า หรือเท่ากับอัตราส่วนของกระแสคอลเลคเตอร์สูงสุดที่จะมีได้ I_{Cmax} กับการขยายกระแสต่ำสุดของทรานซิสเตอร์ (β_{min}) แล้วค่าของนั้น TP จะอยู่ในสภาวะอิมตัวเสมอ ถ้า $V_{CE} > V_{AE}$ ไดโอด D_{AS} ซึ่งเป็นไดโอดป้องกันการอิมตัวของ TP จะไม่นำกระแสแต่ถ้า I_1 มีค่ามากเกินไปจะทำให้ V_{CE} ลดลง จนกระทั่ง V_{AE} สูงกว่า V_{CE} เท่ากับแรงดันเริ่มนำกระแสของไดโอด (Cutin voltage มีค่าประมาณ 0.5 โวลต์) D_{AS} จะเริ่มนำกระแส ทำให้กระแสเบส I_B ลดลงโดยที่แรงดันคร่อมไดโอด D_{AS} และ D_A จะมีค่าใกล้เคียงกันคือ เท่ากับแรงดันไบอัสตามของไดโอดและเราจะได้ว่า

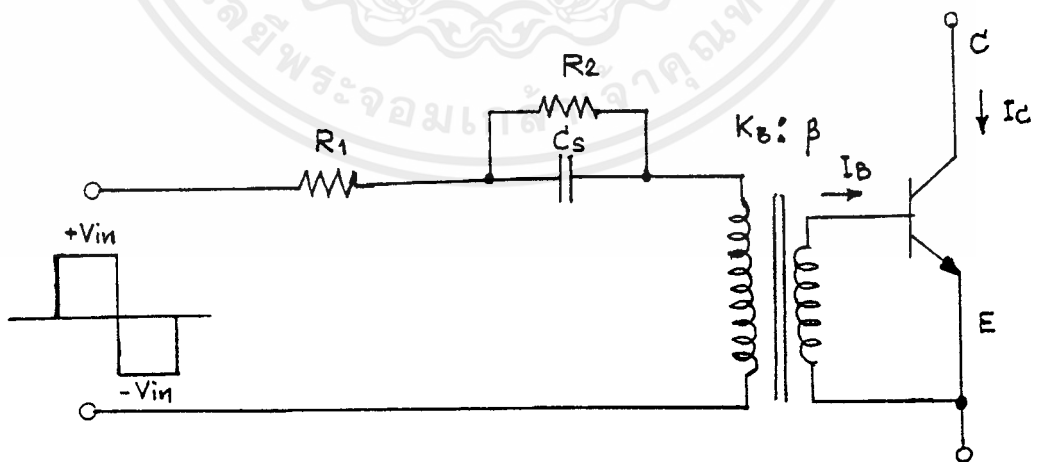
$$V_{CB} = V_{CA} + V_{AB} = -V_{DAS} + V_{DA} = 0 \dots\dots\dots(4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ 4.4 เราจะเห็นได้ว่า D_{AS} จะรักษาสักคาไฟฟ้าของคอลเลคเตอร์ให้เท่ากับสักคาของเบสเสมอ โดยการแบ่งกระแสที่เกินพอ (I_B) ออกจากเบส อันเป็นการป้องกันการอ้อมตัวเกินควรของทรานซิสเตอร์กำลัง

(2) ใช้การรับนำเบสตามกระแสขาออก (Regenerative or Proportional Feedback Drive)

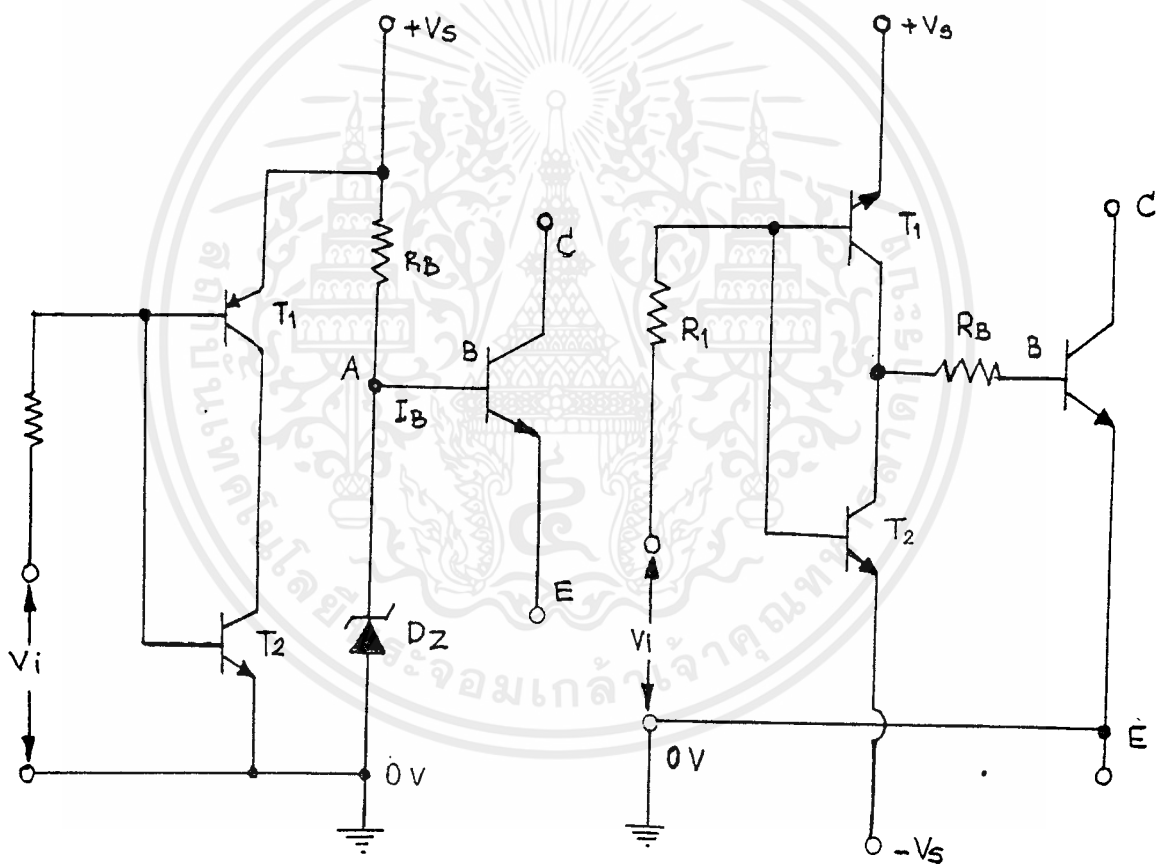
วิธีการนี้เราจะใช้การป้อนกลับจากทางด้านขาออก คือ ใช้กระแสจากด้านขาออกส่งผ่านหม้อแปลงกลับเข้ามาขับนำเบสหลังจากที่วงจรเริ่มขับเบสได้ ทำให้ทรานซิสเตอร์ไหลผ่านขดลวดซึ่งมีเพียง 1 ขดลวดของหม้อแปลง กระแสลิมิตเตอร์นี้จะเห็นชวนำให้เกิดกระแสไหลในขดลวดในวงจรเบส เพื่อที่จะให้กระแสที่เกิดจากการเห็นชวนำมีค่ามากพอที่จะทำให้ทรานซิสเตอร์อยู่ในภาวะนำกระแสได้ เราจะให้ขดลวดของวงจรเบสมีจำนวนรอบน้อยกว่าอัตราขยายกระแสทรานซิสเตอร์ในภาวะอ้อมตัว (B) และมีหัวแสดงในรูปที่ 4.5 การเริ่มขับนำเบสและการทำให้ทรานซิสเตอร์หยุดนำกระแส จะทำได้โดยการให้ขดลวดชุดที่ 3 ซึ่งมีจำนวนรอบมากกว่า B เพื่อเป็นการลดกระแสในวงจรขับ C_u จะต้องมีค่าที่ใหญ่มากพอที่จะสามารถทำให้ทรานซิสเตอร์ เริ่มหรือหยุดนำกระแสได้ R_E มีไว้สำหรับที่จะทำให้มีกระแสขับนำเบสในตอนที่กระแสไหลลดน้อย การใช้สัญญาณขับบวก ลบ จะทำให้เวลาในการสวิตช์น้อยลง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.5 วงจรขับนำเบสตามกระแสขาออก
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 การขับนำเบสเพื่อให้ได้รับแรงดันลบตอนหุคหน้ากระแส

การที่จะทำให้แรงดันของเบสเป็นลบในระหว่างการทำให้ทรานซิสเตอร์หุคหน้ากระแส อาจทำได้โดยใช้ตัวเก็บประจุเร่งการนำกระแสเหมือนวงจรในรูปที่ 4.2 ก โดยไม่ต้องใช้ V_s เป็นลบ แต่วงจรนี้ไม่สามารถคงแรงดันลบไว้ได้ หลังจากที C คายประจุหมดแล้ว การที่จะให้แรงดันยังเบสคงค่าลบไว้ในระหว่างที่ทรานซิสเตอร์หุคหน้ากระแส อาจทำได้โดยใช้วงจรในรูปที่ 4.6 ก ในกรณีที่ใช้แหล่งจ่ายแรงดันอันเดียว และในกรณีที่มิใช่แหล่งจ่ายแรงดันบวกลบเราอาจใช้วงจรในรูปที่ 4.6 ข



(ก)

(ข)

รูปที่ 4.6 วงจรขับนำเบสที่ให้แรงดันลบกับเบสในคอนหุคหน้ากระแส

(ก) ใช้แหล่งจ่ายไฟตรงอันเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ (ข) ใช้แหล่งจ่ายไฟตรงบวกกลับนั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่ใช้แหล่งจ่ายไฟตรงอันเดียว เราจะใช้ R_B และ Zener diode เข้าช่วยโดยที่ R_B ต้องมีค่าเล็กน้อยที่จะให้กระแสเบสสูงสุดไหลผ่านได้ กล่าวคือ

$$R_B = \frac{V_B - V_{BE}(TP) - V_{CE}(T2)}{I_{B(max)}} \quad (4.5)$$

การทำงาน T_1 และ T_2 จะสลับกันนำกระแส เมื่อ T_2 นำกระแส TP จะถูกขับให้นำที่นำกระแสโดยกระแสที่ไหลผ่าน R_B และ T_2 ในขณะนั้น Dz จะไม่นำกระแสเมื่อ T_2 จะหยุดนำกระแสจะทำให้ Dz นำกระแส T_1 จะยกกระดุมแรงดันอิมิตเตอร์ให้สูงกว่าจุด A ทำให้เบสถูกไบอัสย้อนตามต้องการ วิธีนี้มีข้อดีในแง่ที่ใช้แหล่งจ่ายแรงดันเพียงชุดเดียว แต่ประสิทธิภาพจะไม่ดีนักเนื่องจากกระแสซึ่งมีค่าใกล้เคียงกับ I_B ไหลในวงจรเบสในตอน TP หยุดนำกระแสด้วย

ในรูปที่ 4.6 ข เป็นวงจรที่ใช้แหล่งกำเนิดแรงดันบวกกลับ ถ้าเราต่ออิมิตเตอร์ของ TP ไว้ที่ 0V เมื่อ T_1 นำกระแส T_2 หยุดนำกระแสจะทำให้มีกระแสเบสขับนำให้ TP นำกระแส แต่เมื่อ T_1 หยุดนำกระแส และ T_2 นำกระแส T_2 จะทำให้ศักดาของเบสมีค่าเป็นลบ ซึ่งต่ำกว่าศักดาของอิมิตเตอร์และเบสจะถูกไบอัสย้อนตามต้องการ เนื่องจากไม่มีกระแสไหลในวงจรเบส เมื่อ TP หยุดนำกระแส จึงทำให้มีประสิทธิภาพสูงกว่าวงจรในรูปที่ 4.6 ข

4.2 การปรับปรุงประสิทธิภาพของวงจรขับนำเบส

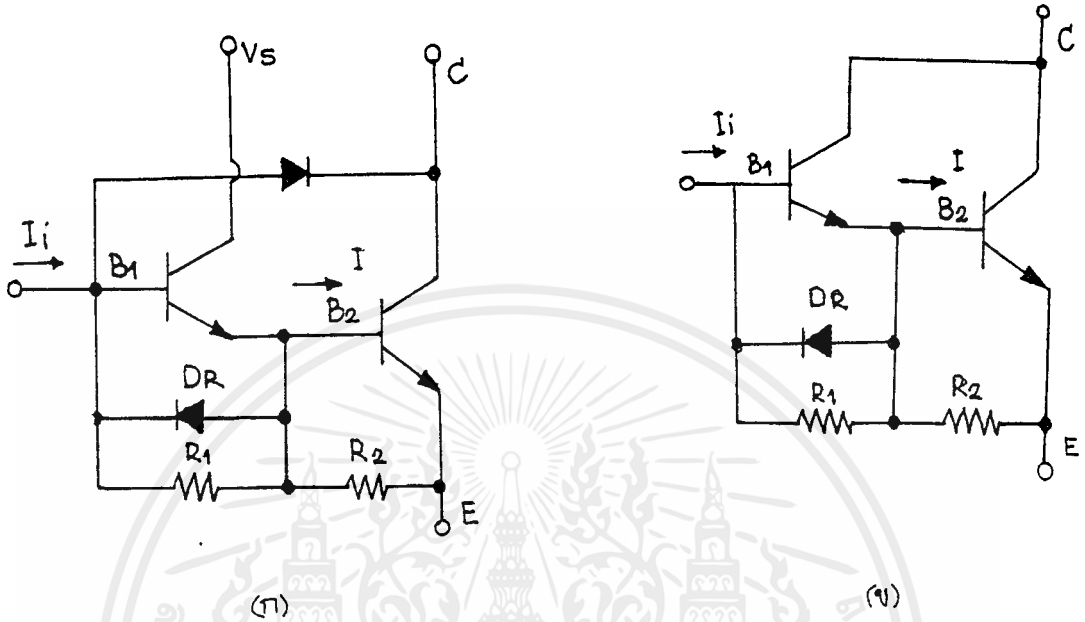
เนื่องจากกระแสที่ใช้ในการขับทรานซิสเตอร์กำลัง จะมีค่าสูงอันเป็นผลมาจากอัตราขยายกระแสของทรานซิสเตอร์กำลังมีค่าน้อยดังได้กล่าวมาแล้ว ดังนั้น เราจึงควรใช้วงจรขับที่มีประสิทธิภาพสูงโดยเฉพาะในระบบที่มีกำลังขับสูง ๆ

4.2.1 การใช้ทรานซิสเตอร์ขับนำ

ในวงจรขับนำเบสที่ใช้การปรับกระแสเบส โดยใช้ไดโอดป้องกันการอิมิตตัวเกิน ควรตั้งในวงจรรูปที่ 4.4 นั้น กระแสในวงจรเบสที่ใช้จะมีค่าคงที่ประมาณเท่ากับ $I_{C(max)}/\beta$ เราสามารถลดกระแสนี้ลงได้โดยการใช้ทรานซิสเตอร์ขับดังแสดงในรูปที่ 4.7 ข กล่าวคือ

เอกสารนี้เป็นเนื่องจาก T_2 จะทำงานในย่านไวงาน (Active region) ดังนั้นอัตราขยายกระแสการคำนวณค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีค่าสูง กระแส I_{BD} ซึ่งมีค่าคงที่จะมีค่าน้อยกว่า I_B มาก ดังนั้นกำลังสูญเสียในวงจรเบสจะขึ้นอยู่กับ I_B ที่มีค่าเท่ากับ I_C/β ซึ่งมี



รูปที่ 4.7 วงจรขับเบสที่มีประสิทธิภาพสูง

(ก) ใช้ทรานซิสเตอร์ขับนำ

(ข) ใช้ทรานซิสเตอร์ Darlington

ค่าน้อยกว่า I_{Cmax} / β_{min} เช่นในกรณีของวงจรรูปที่ 4.4 ดังนั้นวงจรในรูปที่ 4.7 ก จะช่วยเพิ่มประสิทธิภาพของวงจรเบสในกรณีที่ I_C มีค่าน้อยกว่า I_{Cmax} มาก ๆ อีกทั้งยังคงรักษาไม่ให้ TP อิ่มตัวเกินควรวัดส ไคโอด D_R ในวงจรรูปที่ 4.7 ก นี้มีไว้เพื่อเป็นทางผ่านของกระแสที่ออกจากเบสในตอนทำให้ TP หยุดนำกระแส R_1 และ R_2 ช่วยในการไบอัสย้อนทรานซิสเตอร์ทั้ง 2 ตัว ในตอนที่หยุดนำกระแส

4.2.2 การใช้ทรานซิสเตอร์แบบ Darlington

การใช้ทรานซิสเตอร์แบบ Darlington ดังในรูปที่ 4.7 ข จะเป็น การลดกำลังของวงจรเบส เพราะทรานซิสเตอร์แบบนี้จะมีอัตราขยายกระแสสูงขึ้นกระแส ขับนำ TP จะได้จากกระแสคอลเลคเตอร์และกระแสเบสของ TD แต่เนื่องจากกระแส

คอลเลคเตอร์ของ TD ไม่ได้มาจากวงจรเบส แต่เป็นกระแสของโหลด ดังนั้นจึงทำให้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า วงจรนี้มีประสิทธิภาพที่สูงขึ้น ข้อเสียของการใช้ทรานซิสเตอร์แบบ Darlington ก็คือ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตีแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

delay time ของวงจรจะยาวกว่าการใช้ทรานซิสเตอร์เพียงตัวเดียว นอกจากนี้ในตอน สวิตช์กระแส TD จะเริ่มนำกระแสก่อน ทำให้กระแสไหลคั้งหมดไหลผ่าน TD ส่วนในตอน หยุคนำกระแส TD จะหยุดนำกระแสก่อน ซึ่งจะมีผลทำให้กระแสคั้งหมดไหลผ่าน TP แบบ Darlington ควรจะมีไดโอด D_2 นำกระแสออกจากเบสของ TP และความต้านทาน R_1 และ R_2 ที่ช่วยการไบอัสย้อนทรานซิสเตอร์เช่นเดียวกับในรูปที่ 4.7 ข

4.2.3 ใช้การขับนำเบสตามกระแสขาออก

การขับนำเบสโดยใช้วิธีการป้อนกลับจากทางด้านขาออกตามวิธีในข้อ 4.1.2

(2) จะเป็นการเพิ่มประสิทธิภาพของวงจรขับนำเบส เพราะเราจะใช้กระแสจากวงจรขับ นำเบสเฉพาะในตอนที่ทำให้ทรานซิสเตอร์เริ่มนำกระแส และเมื่อทรานซิสเตอร์เริ่มนำ กระแสแล้ว กระแสเบสส่วนใหญ่จะได้จากการป้อนกลับของวงจรขาออก



บทที่ 5

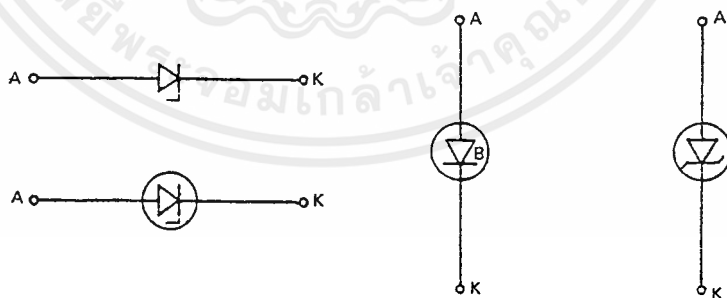
วงจรรักษาระงัดคงที่

5.1 กล่าวนำ

ในบทนี้ให้ศึกษาถึงคุณสมบัติประจำตัวของ Zener diode ซึ่งแตกต่างจาก semiconductor diode ทั่วไป เมื่อมีแหล่งจ่ายแรงดันและป้อนแก้มัน ในรูป V-I characteristics curve ทราบถึงวิธีการนำ zener diode มาใช้ประกอบกันเป็น วงจร shunt regulator และ series regulator พร้อมทั้งการคำนวณหาค่าชิ้นส่วน (elements) อื่น ๆ ในวงจร รวมถึงการศึกษาถึงคุณสมบัติทางด้าน temperature coefficient ของตัวมัน

5.2 คุณสมบัติของ Zener Diode และการนำไปประกอบเป็นวงจรใช้งาน

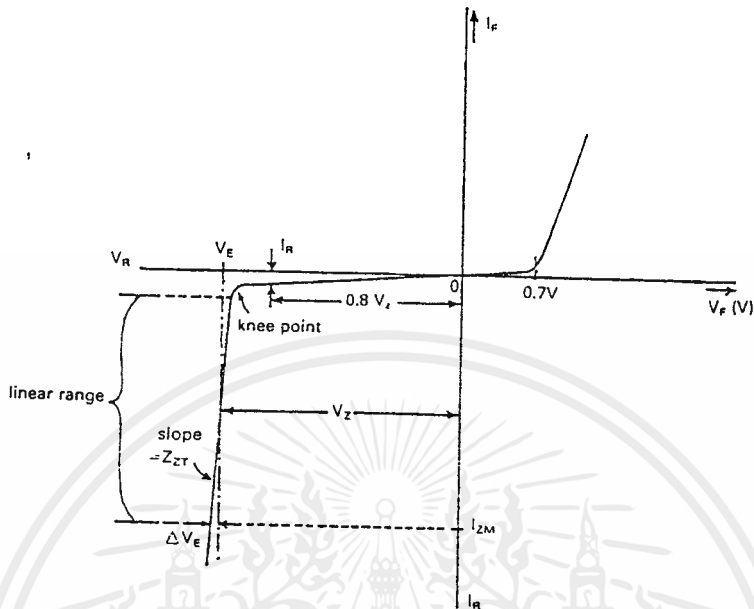
ชื่อ Zener diode ถูกตั้งขึ้นตามนามของ Dr. Carl Zener เป็นอุปกรณ์กึ่งตัวนำ (semiconductor device) ที่ใช้งานด้าน reverse แทนที่จะเป็นด้าน forward เหมือน semiconductor diode ทั่วไป เพราะมันมีคุณสมบัติในการรักษา reverse voltage ซึ่งคงที่ (ค่อนข้าง) ได้ในย่านกว้างของ reverse current และแทนสัญลักษณ์ของ Zener diode ดังแสดงในรูปที่ 5.1



รูปที่ 5.1 แสดงสัญลักษณ์ของ Zener diode

กราฟบ่งถึงคุณสมบัติของ Zener diode ที่มีต่อศักดาและกระแสหรือ V-I

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดง V-I characteristics curve ของ Zener diode

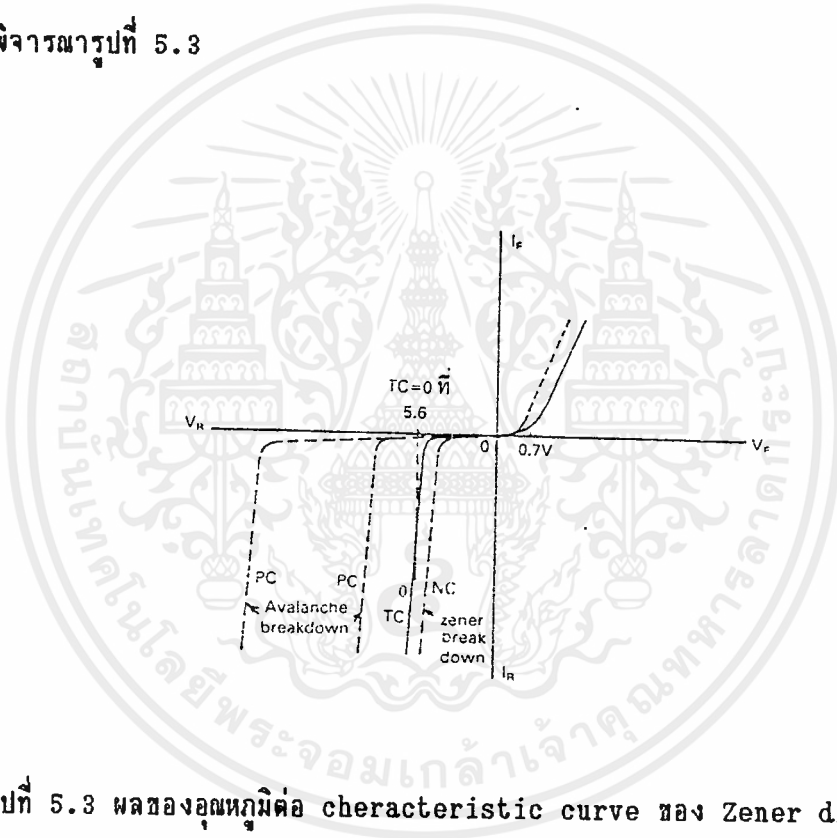
ตามปกติ forward voltage (V_F), มีค่าน้อยกว่า reverse voltage (V_R) แต่เราอาศัยการทำงานของ Zener diode เฉพาะใน reverse direction เท่านั้น ตามรูปที่ 5.2 reverse current ในช่วงจากจุด origin ถึงใกล้จุด knee point เรียกว่า reverse leakage current อันเกิดเนื่องจาก minority current carrier, Reverse leakage current มีค่าตกอยู่ที่ 80 % ของ Zener voltage V_Z เมื่อทำการเพิ่มค่า reverse voltage ให้กับ Zener diode นี้จาก 0 ขึ้นไปเรื่อย ๆ จะเกิด breakdown ที่ knee point ของ curve ขณะนี้กระแสเพิ่มขึ้นอย่างรวดเร็วต่อการเพิ่มขึ้นของ voltage เพียงเล็กน้อย จึงอาศัยตัวความต้านทาน (resistor) มาควบคุมการเพิ่มขึ้นของกระแสเพื่อจำกัดค่ากระแสที่จุดปลอดภัย ณ ตำแหน่ง I_{ZM} ทั้งนี้ให้หาค่าได้จาก data sheet หรือคู่มือของ zener diode เอง ซึ่งจะกำหนดค่า I_{ZM} หรือมีฉะนั้นก็เป็นค่า maximum power dissipation มาให้ เราใช้ข้อมูลเหล่านี้ในการกำหนดค่า I_{ZM} ส่วนค่า V_Z ถือเป็น reference voltage คร่อม zener diode ให้ที่เป็นหัวใจหลักของการ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาครั้งนี้เกิดขึ้นที่ I_{ZT} ซึ่งอยู่ที่จุดกึ่งกลางของช่วง linear ในขณะ breakdown Zener diode ตามท้องตลาดมีค่า V_Z ให้เลือกจาก 2.4 โวลต์ ถึงประมาณ 250 โวลต์ และ power rating จาก 1/4 ถึง 50 วัตต์

5.2.1 สัมประสิทธิ์อุณหภูมิ (Temperature Coefficient) ของ Zener Diode

Diode ที่ทั่วไปที่อาศัยการทำงานในด้าน forward มี temperature coefficient เป็นลบ (negative temperature coefficient หรือ NC) แต่ Zener diode มีค่าของ temperature coefficient ในส่วนกว้างตั้งแต่ค่าลบถึงค่าบวก พิจารณารูปที่ 5.3



รูปที่ 5.3 ผลของอุณหภูมิคือ characteristic curve ของ Zener diode

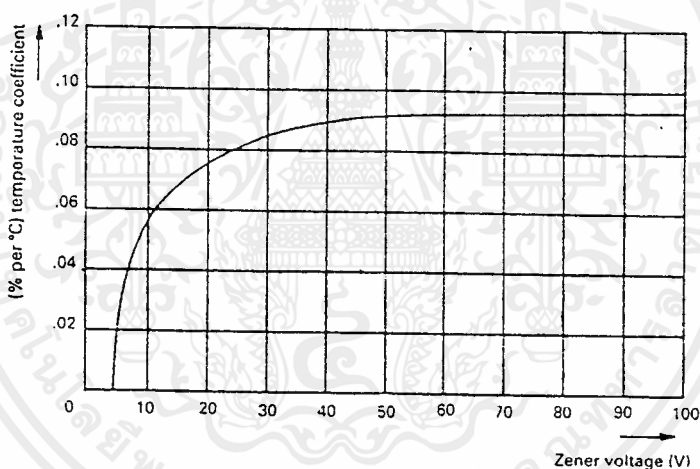
ในด้าน forward เส้นที่แสดงถึง characteristic curve ของ silicon ที่ทั่วไปในสภาวะอุณหภูมิห้อง 25 C เมื่ออุณหภูมิสูงขึ้น เช่น เป็น 50 C diode จะนำกระแส (conduct) ที่ voltage ค่อนข้างน้อยกว่า 0.7 โวลต์ ดังแสดงด้วยเส้นประ ซึ่งหากเปรียบเทียบเส้นที่กับเส้นประ ค่า forward voltage (V_F) ค่าใดค่าหนึ่งพบว่าอุณหภูมิเพิ่มขึ้น กระแส forward ก็เพิ่มขึ้น นั่นคือค่าความต้านทานลดลง ดังนั้นในขณะนี้ diode มีค่า temperature coefficient เป็นลบ (NC) แต่ว่าสำหรับ zener

diode ทำงานเมื่อได้รับ reverse bias zener diode ที่มี $V_Z < 5.6$ โวลต์มีการค่าไม่ต่างกันใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

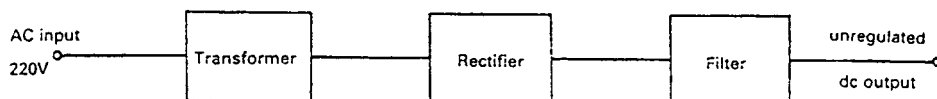
temperature coefficient เป็นลบ (NC) การ break down เช่นนี้เรียกว่า zener break down และ zener diode ที่มีค่าของ $V_z > 5.6$ โวลต์ ให้ temperature coefficient เป็นบวก (PC) การ break down ในลักษณะนี้เรียกว่า Avalanche-breakdown ส่วน zener diode ที่มีค่า $V_z = 5.6$ โวลต์ ถือว่าเป็น OTC หรือ temperature coefficient เป็น 0 นั่นเอง ในที่สุดเราจึงแสดงความสัมพันธ์ระหว่าง zener voltage กับ temperature coefficient ได้ดังแสดงในรูปที่ 5.4

5.2.2 Voltage Regulator

Voltage Regulator เป็นเรื่องราวเกี่ยวกับ power supply ซึ่ง power supply แบ่งออกเป็น 2 ประเภท ได้แก่ Unregulated power supply ดังแสดงในรูปที่ 5.5 ประกอบด้วย transformer

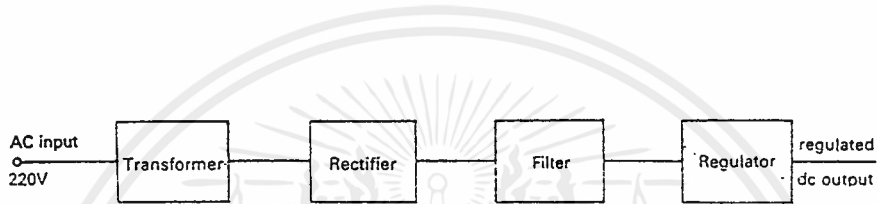


รูปที่ 5.4 แสดงความสัมพันธ์ระหว่าง Zener voltage กับ temp.coeff.



เอกสารนี้เป็นเอกสารรูปที่ 5.5 Block diagram ของ unregulated dc power supply ขนด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลดแรงไฟ line voltage จาก 220 V เป็นแรงไฟต่ำเท่าที่ต้องการ(หรืออาจเป็น step up transformer ก็ได้) rectifier แปลงไฟ AC เป็น DC ผ่านมาซึ่งวงจร filter(กรองกระแส)ได้ output เป็น DC voltage มาใช้งานได้ voltage ที่ได้ไม่คงที่ กล่าวคือจะเปลี่ยนแปลงค่าตามการเปลี่ยนแปลงของ ac input voltage และการเปลี่ยนแปลงค่าของ load ที่นำมาต่อ Power supply อีกชนิดหนึ่งคือ Regulated dc power supply ดังแสดง block diagram ในรูปที่ 5.6 ซึ่งแตกต่างจากรูปที่ 5.5 ที่เพิ่มวงจร regulator เข้ามา



รูปที่ 5.6 Block diagram ของ regulated dc power supply

regulated dc power supply จึงมีความหมายว่า เป็น power supply ที่สามารถรักษาระดับ dc output voltage ให้คงที่ได้ตลอดเวลาในเมื่อ

- 1.AC input voltage หรือ line voltage 220 V เปลี่ยนแปลง
- 2.Load เปลี่ยนแปลง

5.2.3 voltage Regulation

การบอกถึงการเปลี่ยนแปลงของ voltage เมื่อ load เปลี่ยน แสดงได้ในเทอมของ percentage load regulation

$$\% \text{ Load regulation} = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 \dots\dots\dots (5.1)$$

V_{NL} = dc output voltage ขณะ no load

V_{FL} = dc output voltage ขณะ full load

หากบอกถึงการเปลี่ยนแปลงของ ac line voltage เรียกว่า percentage line regulation

$$\% \text{ Load regulation} = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 \quad \dots\dots(5.1)$$

V_{NL} = dc output voltage ขณะ no load

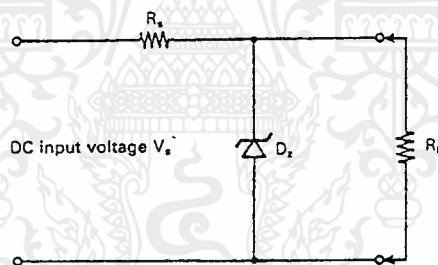
V_{FL} = dc output voltage ขณะ Full load

5.2.4 ชนิดของวงจร Voltage Regulator

วงจร Voltage Regulator แบ่งเป็น 2 ชนิดคือ Shunt regulator และ Series regulator

1. Shunt Regulator

shunt regulator แบ่งง่าย ๆ ประกอบด้วย Zener diode กับ Resistor



รูปที่ 5.7 Shunt Regulator

5.2.5 ข้อเสียของวงจร Shunt Regulator

วงจร shunt regulator สิ้นเปลือง power มาก กล่าวคือแม้ในขณะที่ยังไม่ มี Load Zener diode ที่เป็นตัว Regulator ต้อง dissipate จำนวน power ที่ รวมถึง power ซึ่งจะสูญเสียไปใน load ขณะต่อ load

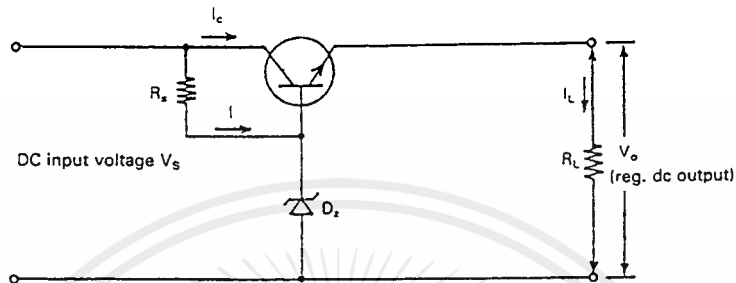
5.2.6 ข้อดีของวงจร Shunt Regulator

วงจร Shunt regulator จะไม่เสียหายจากการลัดวงจรด้าน load ในขณะที่ นั้น load ลัดวงจร R_s เท่านั้นที่เกิดความร้อนอันเนื่องมาจากจำนวนกระแสไหลมากขึ้น

2. Series Regulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.8 แสดงวงจร Series Regulator การนำ transistor มาเป็น series pass ของกระแส load



รูปที่ 5.8 วงจร Series Regulator

กระแสผ่าน Zener diode จึงลดลงจากชนิด shunt regulator ในรูปที่ 5.9 ด้วย factor $(\beta+1)$ ขณะซึ่งไม่มีโหลดจะไม่มีกระแสผ่าน Q_1 คือ $I_c = 0$. base ถูก hold ด้วยระดับ voltage ที่มีค่าเท่ากับ breakdown voltage ของ zener diode เมื่อต่อ R_1 จะทำให้ I_c ไหลจึงเกิด voltage คล่อม transistor ส่วนหนึ่งจะได้ dc output voltage คล่อม load เท่ากับ $V_z - 0.7$ volt ตอนนั้นสมมติว่า โหลดดึงกระแส I_L น้อยลงนั่นคือ dc output voltage สูงขึ้น ภา emitter ของ Q_1 ก็เป็นบวกมากขึ้นเมื่อเทียบกับภา base มีศักย์ค่าเป็นลบมากขึ้น เช่นนี้ Q_1 จะนำกระแสย่อยลง ศักย์ค่าคล่อม Q_1 เพิ่มขึ้น จึงผลให้ dc output voltage ลดลงสู่ภาวะปกติ

$$V_o = V_z - 0.7 \text{ volt} \dots\dots\dots (5.12)$$

5.2.7 ข้อดีของวงจร Series Regulator

power loss น้อยกว่า Shunt regulator เพราะขณะซึ่งไม่ต่อ load จะ

เอกสารนี้เป็นมีเพียงกระแสร้านน้อย ๆ ไหลผ่าน zener diode เมื่อต่อโหลดถึงจะมีกระแสมาก ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

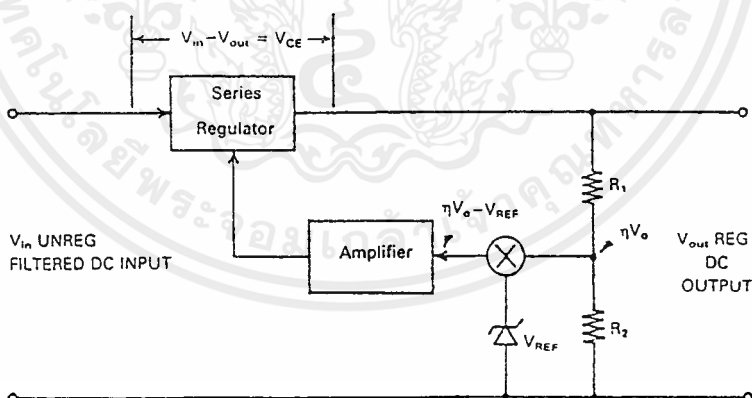
5.2.8 ข้อเสียของวงจร Series Regulator

transistor ที่เป็น series pass จะเสียหายทันทีที่เกิดลัดวงจรด้านโหลด

5.3 คุณสมบัติของ Closed-loop Series Regulator

ในหัวข้อเรื่อง zener diode วงจร open-loop series regulator ที่ได้ศึกษาผ่านมานั้นไม่สามารถลดค่า output resistance ของวงจรลงได้และถ้าจะให้ ripple voltage คำน้อย ๆ ได้ยังต้องอาศัยตัว capacitor มาขนานกับ zener diode แต่ closed-loop regulator อาศัยหลักการของการ feedback แบบลบมาใช้ซึ่งสามารถจัดค่า output resistance ต่ำลงตามความต้องการได้ง่ายกว่าดังรูปที่

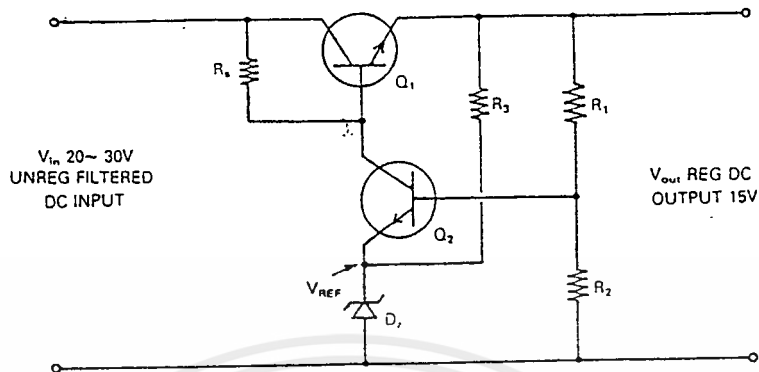
5.9 ที่แสดงถึงวงจรการทำงานจะเห็นว่าสัญญาณบางส่วนของ output ถูกป้อนกลับมาเปรียบเทียบกับแรงดันอ้างอิงได้ค่าความแตกต่างมาทำการขยายแล้วนำสัญญาณหลังการขยายไปควบคุม series regulator นั่นคือเป็นการควบคุม V_{out}



รูปที่ 5.9 Closed-loop Series Regulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

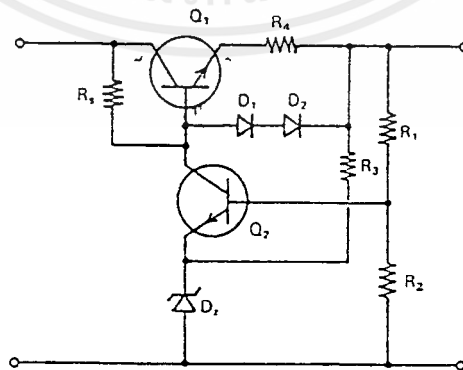
วงจรการทำงานจริงของวงจร Series Regulator แบบนี้จะม้วจรดังรูปที่ 5.10



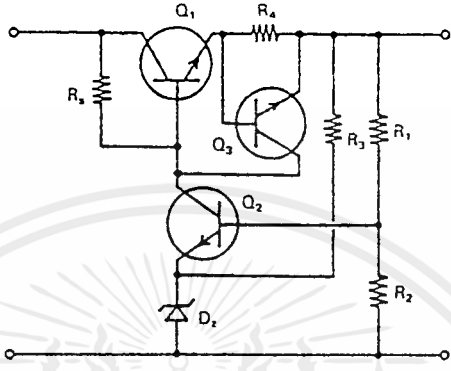
รูปที่ 5.10 Closed-loop Series Regulator Circuit

5.4 Current Limiter

เพื่อป้องกันความเสียหายของแหล่งจ่ายจากการถูก load ดึงกระแสมากเกินไปหรือเกิดลัดวงจรทางด้าน output เราอาศัยวงจรกำจัดการเสมาป้องกันนอกเหนือจากการใช้ฟิวส์ ในที่นี้ได้แสดงวงจรเพียง 2 แบบดังรูปที่ 5.11



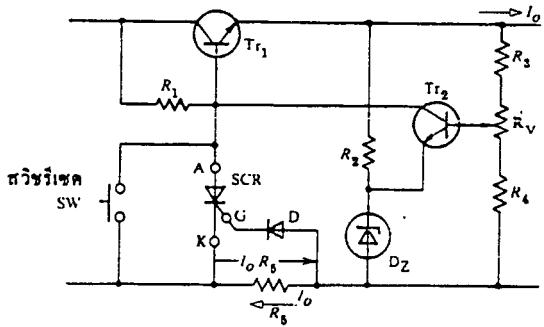
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า (a) ให้ silicon diode ร่วมกับ R4 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b) ใช้ transistor ร่วมกับ R_4

5.5 วงจรป้องกันความเสียหาย

เมื่อ load ของวงจรสวิตช์ค้างที่ เมื่อเกิดลัดวงจร transistor อาจเกิดความเสียหายได้ โดยทั่วไปแหล่งจ่ายไฟจะมีฟิวส์เป็นตัวป้องกันเอาไว้ แต่ในวงจรสวิตช์ค้างที่แบบใช้ transistor เมื่อนำฟิวส์มาเป็นตัวป้องกันจะไม่ได้ผลดีเพราะการตอบสนองฟิวส์จะช้าไม่ทันทางที่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 5.12 แสดงวงจรป้องกันอันตรายแบบตัดกระแส
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

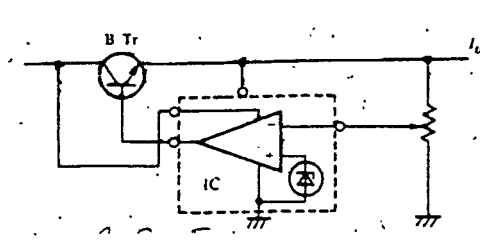
และความต้านทานของตัวมันมีค่าสูง จนไม่สามารถจะตัดทิ้งออกไปได้ ทำให้ค่า R_o ของวงจรมีค่าสูงเกินไป ทำให้ไม่เหมาะสมที่จะนำมาใช้งาน ดังนั้นจึงต้องให้การป้องกันแบบอิเล็กทรอนิกส์ที่มีการตอบสนองไวและไม่มีผลต่อ R_o ซึ่งเป็นความต้านทานด้านออกของวงจร วงจรป้องกันแบบอิเล็กทรอนิกส์มีแบบ ชนิดตัดกระแส ซึ่งจะทำการตัดกระแสของโหลดทันทีเมื่อถึงค่าหนึ่ง อีกแบบหนึ่งเป็นแบบ จำกัดกระแส จะทำการป้องกันไม่ให้กระแสไหลผ่านโหลดมากเกินไปเกินค่าหนึ่ง

รูปที่ 5.12 เป็นตัวอย่างแบบหนึ่งของวงจรป้องกันแบบตัดกระแสความต้านทาน R_s ที่ใส่เข้าไปที่เส้นทางเดินของกระแสโหลดที่กลับคืนมา ทำให้เกิดค่าศักดาคล่อมเป็น $I_o \times R_s$ และจะทำให้ SCR ทำงานเมื่อศักดาเกต ถูกป้อนเข้าที่ขาเกต ดังนั้นเมื่อศักดาที่ตกคร่อมเป็น $I_o \times R_s$ มีค่าเท่ากับผลบวกของค่าศักดาไดโอด กับ ศักดาเกต ของ SCR จะทำให้ SCR ทำงานเป็นผลให้กระแสเบสของ T_{r1} ลดลงอย่างรวดเร็วจน T_{r1} หยุดทำงาน

ถ้าวงจรป้องกันอันตรายทำงานแล้วหลังจากแก้ไขผิดพลาดของวงจรเรียบร้อยแล้วจะต้องกดสวิตช์รีเซ็ตเพื่อทำการยกเลิกสภาวะทำงานของ SCR

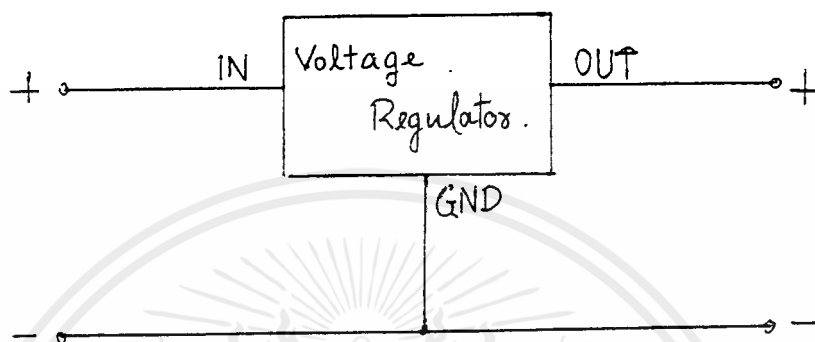
5.6 IC ที่ใช้ในแหล่งจ่ายไฟ

รูปที่ 5.13 แสดงตัวอย่างของวงจรศักดาคงที่ โดยการใช้ IC ที่ใช้ทำแหล่งจ่ายไฟทั่ว ๆ ไป ส่วนที่เป็นเส้นล้อมรอบจะเป็น IC ที่ประกอบด้วยส่วนศักดาเปรียบเทียบ วงจรอินทราส วงจรขยายสัญญาณ ซึ่งจะเป็นทรานซิสเตอร์ที่ต่อเข้าไปภายนอกเพื่อเป็นทรานซิสเตอร์ที่ใช้เพิ่มกระแสไปยังโหลดให้มากขึ้น



รูปที่ 5.13 แสดงวงจรศักดาคงที่โดยการใช้ IC

ถ้าไม่ต้องการเปลี่ยนแปลงค่าศักดา และใช้กระแสไหลไม่เกิน 1 แอมป์ควร
เลือกใช้ IC ที่เรียกว่า Regulator แบบ 3 ขา แต่ละขาจะเป็นดังนี้คือ ขาสักดาเข้า
ขาสักดาออก และขาร่วม รูปที่ 5.14 แสดงวงจร Regulator แบบ 3 ขา

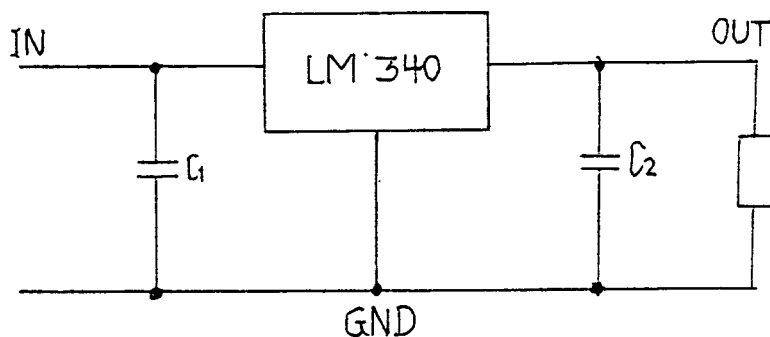


รูปที่ 5.14 แสดงวงจร Regulator แบบ 3 ขา

Regulator แบบ 3 ขาเบอร์ LM 340-xx ซึ่งเป็นของบริษัท เนชั่นเนล
เซมิคอนดักเตอร์ ค่า xx จะเป็นตัวเลขที่แสดงถึงศักดาออกและมีค่ากระแสด้านออก
สูงสุดเป็น 1.5 แอมป์

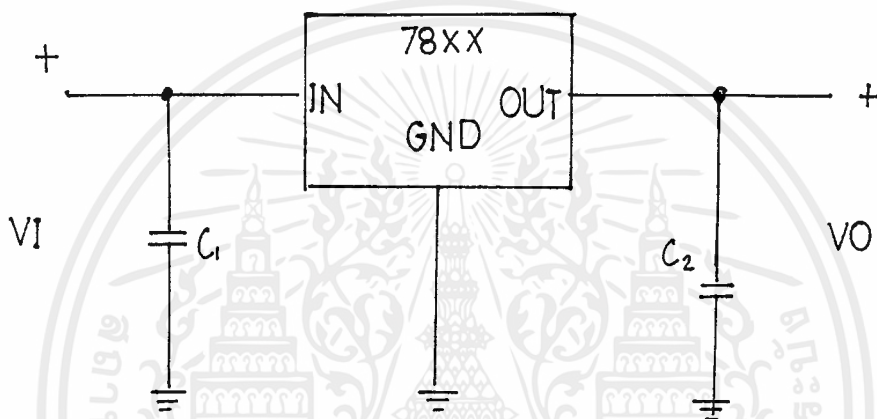
นอกจากนี้ยังมีอนุกรม 78L xx ซึ่งมีค่ากระแสด้านออกสูงสุดเป็น 100 mA
78 M xx เป็น 500 mA ซึ่งอนุกรมเหล่านี้มีหลายบริษัทที่ผลิตออกมา

voltage regulator เป็น regulator ทางด้านบวก ซึ่งด้านอินพุทจะเป็น
5 volt ที่ยังไม่ได้ regulator และด้านถัดไปเป็นด้านเอาต์พุทซึ่งเมื่อ IC ทำงานจะทำ
ให้เกิดผลต่างระหว่างอินพุทและเอาต์พุท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในหมู่เพื่อนที่วางเรื่องทางด้านนี้ไปก่อนแล้วไปใช้ประโยชน์ด้านการค้า
รูปที่ 5.15 แสดงวงจร IC 3 ขา แบบทั่วไป
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Positive voltage regulator เบอร์ 78xx ซึ่ง xx จะเป็นตัวเลขที่แสดงถึงศักดา ด้านออกจะมีค่าอยู่ระหว่าง 5 โวลต์ถึง 24 โวลต์ ซึ่งทางด้านอินพุทอาจจะเป็นวงจร rectified จะนำมาต่อที่ขา 1 ของ IC regulator และจะมี C ทางด้านอินพุทและเอาต์พุทเพื่อเป็นตัวกรองกระแสอีกครึ่งหนึ่งส่วนขา 2 จะเป็นแรงดันด้านออกที่จะนำแรงดันจ่ายให้กับโหลด ส่วนขา 3 จะเป็นจุดอ้างอิงของวงจร IC



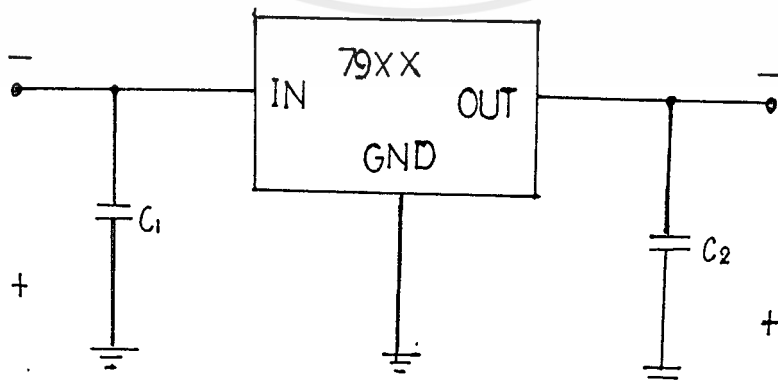
รูปที่ 5.16 วงจร Series 78xx

POSITIVE

IC Part Number	Regulated Positive Voltage (V)	Minimum V_{in} (V)
7805	+ 5	7.3
7806	+ 6	8.35
7808	+ 8	10.5
7810	+ 10	12.5
7812	+ 12	14.6
7815	+ 15	17.7
7818	+ 18	21
7824	+ 24	27.1

5.17 ตาราง positive voltage series 78xx

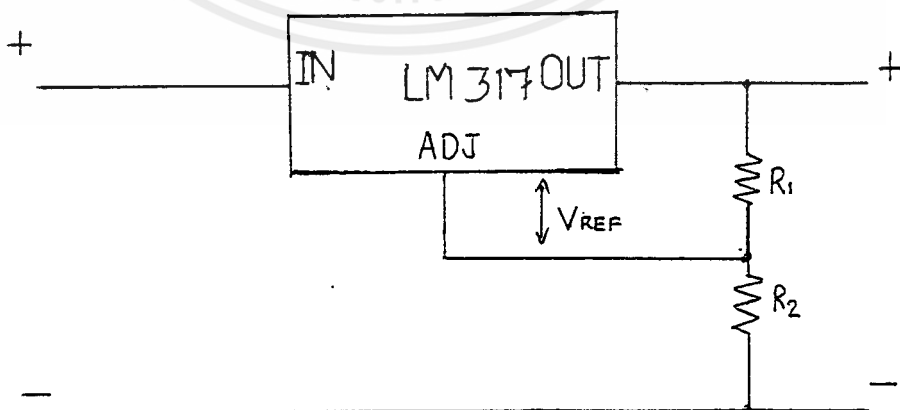
Negative voltage regulator เบอร์ 79xx ซึ่ง xx จะเป็นตัวเลขที่แสดงศักดา ด้านออกมีค่าเป็นลบ จะมีลักษณะการทำงานเหมือนเบอร์ 78xx แต่จะต่างกันที่แรงดันขาออกมีค่าเป็นลบ ซึ่งจะมีค่าแรงดันดังตาราง



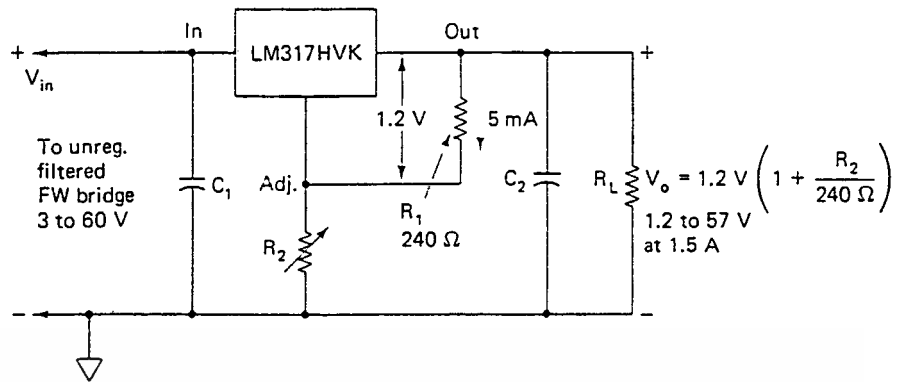
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในการศึกษาเท่านั้น ไม่ลอกออกให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 5.18 Series 79xx Negative voltage
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC Part Number	Regulated Output Voltage (V)	Minimum V_{in} (V)
7905	- 5	- 7.3
7906	- 6	- 8.4
7908	- 8	- 10.5
7909	- 9	- 11.5
7912	- 12	- 14.6
7915	- 15	- 17.7
7918	- 18	- 20.8
7924	- 24	- 27.1

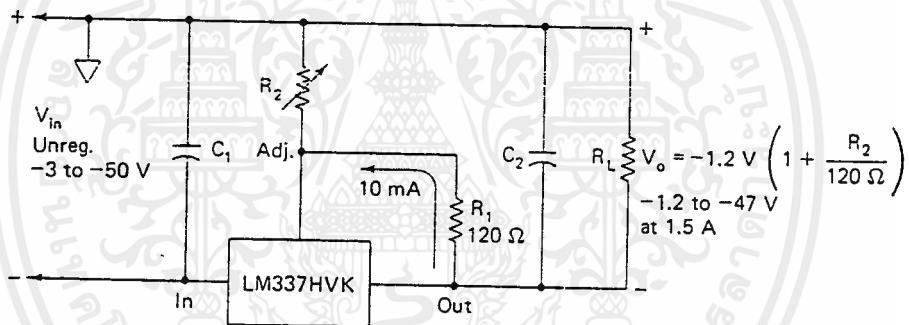
รูปที่ 5.19 ตาราง Fixed-Negative voltage voltage regulator ไม่สามารถเปลี่ยนแปลงแรงดันได้ในย่านกว้างถ้าหากถูกจำกัดด้วย IC และคุณสมบัติของ IC แต่เราสามารถเซตค่าแรงดันเอาต์พุตได้โดยใช้ IC regulator เบอร์ LM 317 โดยพิจารณาได้ดังนี้ การทำงานของวงจรสามารถทำงานโดยให้แรงดันเอาต์พุต regulated อยู่ในย่าน 1.2-37 volt ซึ่งแสดงดังวงจร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 5.20 วงจร IC Regulator เบอร์ LM 317
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.21 Positive voltage regulator



รูปที่ 5.23 Negative voltage regulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

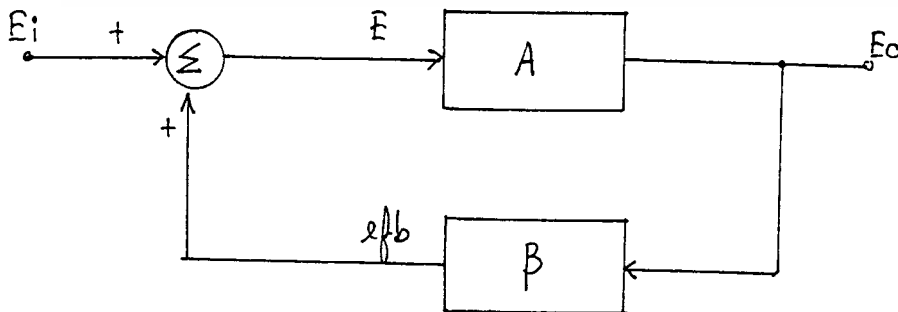
วงจรออสซิลเลเตอร์

6.1 บทนำ

ออสซิลเลเตอร์มีความหมายในตัวเองแปลว่าสิ่งที่แกว่งไปแกว่งมา สำหรับกรณีของวงจรอิเล็กทรอนิกส์ ออสซิลเลเตอร์มีความหมายถึงการเปลี่ยนไปมาของแรงดันหรือกระแสระหว่างค่าสูงสุดและค่าต่ำสุด หรืออาจกล่าวได้ง่าย ๆ ก็คือเป็นวงจรกำเนิดสัญญาณนั่นเอง

วงจรออสซิลเลเตอร์ส่วนใหญ่จะให้สัญญาณรูปไซน์ ดังนั้นวงจรอิเล็กทรอนิกส์ส่วนใหญ่จึงใช้วงจรออสซิลเลเตอร์ เพื่อเป็นวงจรกำเนิดสัญญาณความถี่ต่าง ๆ

ภาคขยายของทรานซิสเตอร์สามารถเขียนแทนด้วย equivalent circuit โดยมี parameter ในวงจรใช้ในการคำนวณคุณสมบัติต่าง ๆ ของภาคขยาย อาทิเช่น อัตราขยาย input และ output impedance เป็นต้น ตามปกติสำหรับภาคขยายสัญญาณทั่ว ๆ ไปคุณสมบัติเหล่านี้หลังการออกแบบวงจรมีค่าตายตัว แต่ในงานบางประเภทต้องการเปลี่ยนแปลงคุณสมบัติดังกล่าวเช่น เปลี่ยนแปลงอัตราขยาย input และ output impedance หรือเปลี่ยนแปลงความถี่ตอบสนองของวงจร ลักษณะเช่นนี้อาจออกแบบวงจรขึ้นใหม่หรือไม่เช่นนั้นก็อาศัยรูปแบบวงจรของ feedback Amp เข้าร่วมใช้ในวงจรเดิม เมื่อนำขนาดสัญญาณแรงไฟเอาท์พุทหรือกระแสเอาท์พุทอันใดอันหนึ่งหรือทั้งคู่ของภาคขยายสัญญาณใด ๆ ป้อนกลับเข้าที่อินพุทของตัวมันเองคุณสมบัติของวงจรขยายจะเปลี่ยนแปลงไปทันที กรรมวิธีดังกล่าวเรียกว่า feedback และภาคขยายที่ประกอบด้วยกรรมวิธีดังกล่าวเรียกว่า feedback Amp



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบทที่ 6.1 ที่วงจร feedback Amp ญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$E = E_1 + efb \dots\dots\dots (1)$$

$$E_0 = AE \dots\dots\dots (2)$$

$$efb = \beta E_0 \dots\dots\dots (3)$$

จาก 2 $E = E_0/A$ แทนค่าต่าง ๆ ลงใน 1

$$E_0/A = E_1 + \beta E_0$$

$$E_1 = E_0 (1/A - \beta)$$

$$E_0/E_1 = A/(1-A\beta) = AV$$

การกำเนิดสัญญาณตัววงจรออสซิลเลเตอร์มีได้หลายแบบ ซึ่งแต่ละแบบก็จะมีลักษณะสำคัญพิเศษอื่น ๆ ประกอบด้วย เช่น ให้ความถี่ต่ำ ๆ ดี หรือให้ความถี่สูง ๆ ดี เสถียรภาพทางความถี่ดี การปรับความถี่เป็นไปได้ยากหรือง่าย เป็นต้น

6.2 หลักการของวงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ก็คือวงจรขยายชนิดหนึ่งนั่นเอง แต่เป็นวงจรขยายชนิดป้อนกลับและที่สำคัญคือการป้อนกลับของสัญญาณจะมีได้ป้อนกลับในลักษณะลบ เหมือนกับวงจรขยายป้อนกลับที่ได้อธิบายมาแล้ว ซึ่งมีสมการการป้อนกลับของวงจรขยาย

$$AV = A/(1-A\beta)$$

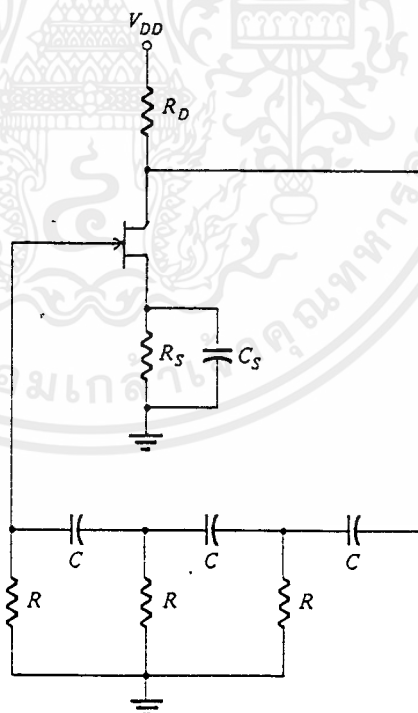
จะเห็นได้ว่าอัตราขยายหลังการป้อนกลับแล้วลดลงไปสามารถทดสอบโดยการแทนค่าต่าง ๆ ลงในสมการพิจารณาในส่วนของเทอม $A\beta$ แต่ถ้าหากว่าเทอม $A\beta$ มีค่าเป็นบวกนั้นก็หมายถึงเป็นการป้อนกลับแบบบวกอัตราขยายวงจรจะมีค่าเพิ่มขึ้นและจะทำให้เสถียรภาพของวงจรเลวลง ถ้าพิจารณาดูให้ดีจะเห็นว่าถ้าเทอม $A\beta$ มีค่าเป็น 1 จะเป็นผลทำให้อัตราขยายวงจรเพิ่มขึ้นจนเป็นอนันต์ ซึ่งหมายความว่าแม้เพียงใส่อินพุตมาเพียงเล็กน้อยเอาท์พุทที่ได้จะมากมายมหาศาล แต่ในทางเป็นจริงแล้วเอาท์พุทที่ได้จะเกิดขึ้นเองถึงแม้ว่าจะไม่ใส่อินพุทก็ตาม นั่นหมายความว่าวงจรเกิดการออสซิลเลชันนั่นเอง สิ่งหนึ่งที่จะอธิบายในเรื่องการป้อนกลับแบบบวกให้เข้าใจก็คือการพิจารณาในรูปของเฟส กับการป้อนกลับจากเอาท์พุทจะกลับเฟส 180 องศาแล้วป้อนผ่านเข้ามาทางอินพุทใหม่ ดังนั้นสัญญาณที่เข้ามาจะมีทิศทางเสริมกับสัญญาณป้อนกลับ ซึ่งถ้าเฟสป้อนกลับเข้ามาไม่ตรงกับวงจรขยายก็จะไม่

วงจรรอสซิลเลเตอร์ทั่วไปมักจะมีการอสซิลเลส์ที่ความถี่เดียว ทั้งนี้เพราะ วงจรป้อนกลับที่สัญญาณจากเอาต์พุตมาซึ่งอินพุตมักจะเป็นวงจรที่ประกอบด้วยอุปกรณ์จำพวก R,L และ C ซึ่งก็เป็นที่น่าเชื่อว่าอุปกรณ์ L และ C สวมให้ผลทางด้านเฟส นั่นคือจะมีความถี่ที่เป็นผลทำให้เฟสที่ได้กลับมาเสริมกับอินพุตเกิดการอสซิลเลส์หรือกล่าวอีกนัยหนึ่งก็คือสัญญาณเอาต์พุตเมื่อผ่านสัญญาณป้อนกลับแล้ว จะเป็นผลทำให้ผลคูณของ A เดิมกับ β ของวงจรป้อนกลับมีค่าเป็นหนึ่งพอดี

6.3 วงจรรอสซิลเลเตอร์ชนิดเลื่อนเฟส

จะเห็นว่าที่ขานความถี่ต่ำมักใช้วงจรรีโชนันซ์ ประเภท L,C เนื่องจาก วงจร L,C จะมีค่า Q ค่าที่ขานความถี่ต่ำเนื่องจากค่าตัวเหนี่ยวนำมีค่ารีแอคแตนซ์ที่ความถี่ต่ำน้อยนั่นเอง ดังนั้นวงจรรอสซิลเลเตอร์ที่ใช้สร้างสัญญาณรูปไซน์ที่ขานความถี่เสียง จึงใช้หลักการของวงจรป้อนกลับชนิด R,C แทน

ในวงจรรอสซิลเลเตอร์ชนิดเลื่อนเฟสที่ใช้จำนวนภาพของ R,C การทำงานของวงจรอาศัยผลรวมของการเลื่อนเฟสจะต้องครบ 180 องศา ซึ่งการอสซิลเลส์แบบนี้จะทำให้เอาต์พุตมีค่าอิมพีแดนซ์สูง



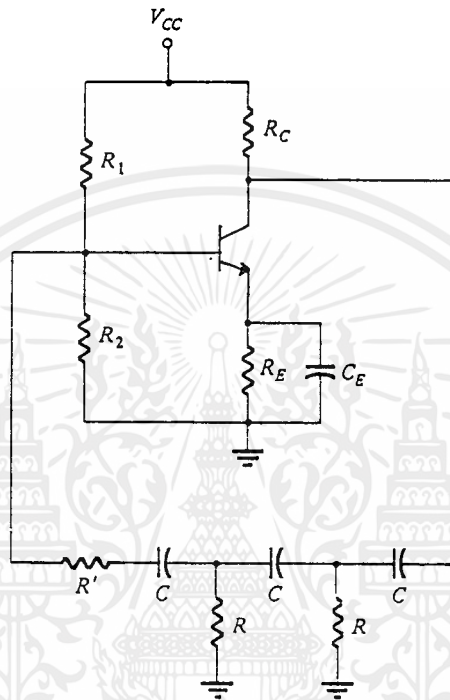
รูปที่ 6.2 วงจรรอสซิลเลเตอร์ชนิดเลื่อนเฟสโดยใช้ทรานซิสเตอร์

$$f = 1/2\pi RC \times 1/(\sqrt{6+4(R_D/R)}) \dots\dots (6.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ hfe > 23+29R_D/R+ 4 R/R_D ไม่นอนุญาตให้ขโมยไปใช้ (6.2) นี้ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R = R_1 = R_2 = R_3$$

วงจรออสซิลเลเตอร์ชนิดนี้จะประกอบด้วยภาคขยายสัญญาณต่ออยู่กับ Network ของความต้านทาน R, C ทำหน้าที่เลื่อนเฟส



รูปที่ 6.3 วงจรออสซิลเลเตอร์ชนิดเลื่อนเฟสโดยใช้ J-FET

$$f = 1/(2\pi\sqrt{6RC}) \quad \dots\dots\dots (6.3)$$

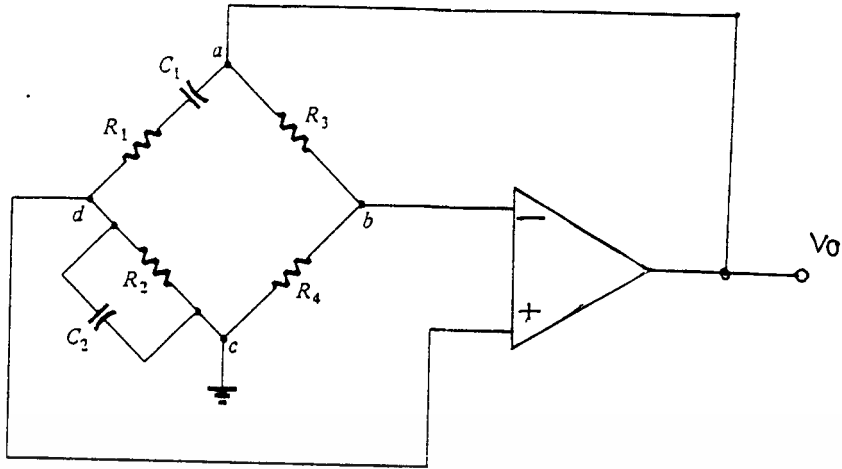
$$A = g_m R_1 \quad \dots\dots\dots (6.4)$$

$$R_1 = R_d // r_o \quad \dots\dots\dots (6.5)$$

6.4 วงจรออสซิลเลเตอร์ชนิดวินบริดจ์

วงจรออสซิลเลเตอร์ชนิดวินบริดจ์เป็นที่เผยแพร่มาก พิจารณาจากวงจรออสซิลเลเตอร์แบบนี้เป็นวงจรที่ง่ายต่อการปรับความถี่ของสัญญาณเอาต์พุตที่ได้ เพราะสามารถปรับได้จากค่า R หรือ C ที่ประกอบอยู่ในวงจรบริดจ์ในส่วนของวงจรป้อนกลับ

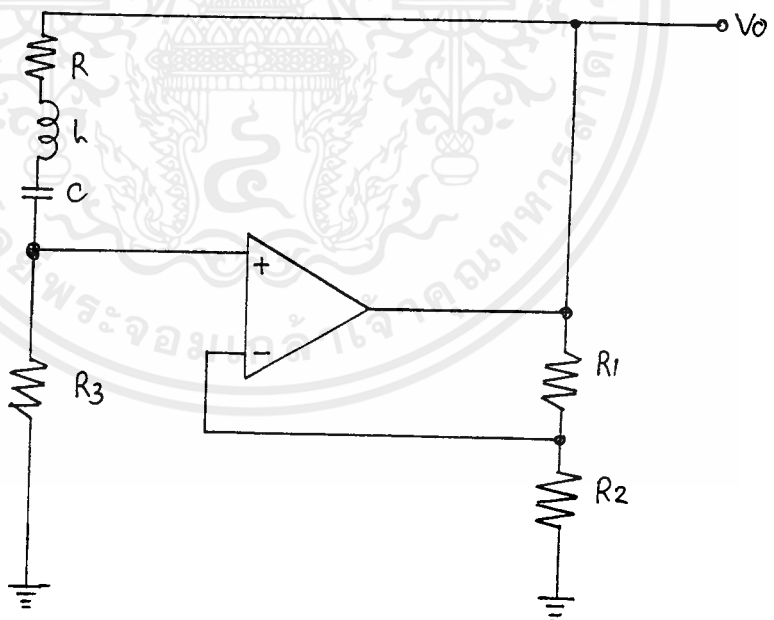
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.4 วงจรออสซิลเลเตอร์ชนิดวินบริดจ์ R, C

$$f_o = 1 / (2\pi \sqrt{R_1 C_1 R_2 C_2}) \dots\dots\dots (6.5)$$

$$R_3 / R_4 = R_1 / R_2 + C_2 / C_1 \dots\dots\dots (6.6)$$



รูปที่ 6.5 วงจรออสซิลเลเตอร์ชนิดวินบริดจ์ R, L, C

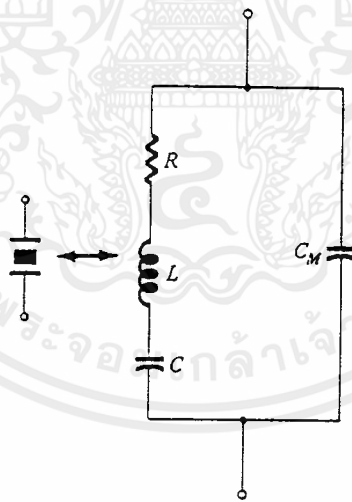
$$f_o = 1 / (2\pi \sqrt{LC}) \dots\dots\dots (6.7)$$

$$R_3 / R > R_2 / R_1 \dots\dots\dots (6.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.5 วงจรออสซิลเลเตอร์ใช้ผลึกควอตซ์หรือคริสตอล

วงจรออสซิลเลเตอร์ที่ให้คุณสมบัติเด่นในเรื่องเสถียรภาพทางความถี่ ได้แก่ วงจรคริสตอลออสซิลเลเตอร์ นอกจากนี้วงจรออสซิลเลเตอร์ยังใช้เป็นตัวสร้างสัญญาณที่มีความถี่มาตรฐานไว้สำหรับตรวจสอบเครื่องมือบางชนิดและยังใช้เป็นตัวสร้างแรงดันฐานเวลาให้กับอุปกรณ์ที่ต้องการความเที่ยงตรง โดยความหมายคริสตอลแปลว่าผลึกก็คือผลึกของวัสดุบางชนิดเช่น ผลึกควอตซ์ ซึ่งมีคุณสมบัติคือมันจะก่อให้เกิดแรงดันไฟฟ้าเมื่อบิดงอหรือกดผลึกเหล่านี้ด้วยแรงและในทำนองเดียวกันถ้าหากเราสร้างแรงดันไฟฟ้าให้กับมัน แรงดันไฟฟ้าที่ตกคร่อมตัวผลึกเหล่านี้จะมีผลทำให้ผลึกของวัสดุเหล่านี้มีรูปร่างบิดเบี้ยวผิดไปจากเดิม คริสตอลที่ทำมาจากผลึกควอตซ์ เมื่อมีแรงดันตกคร่อมตัวมันก็จะเกิดการสั่นความถี่ที่สั่นได้ จะมีค่าเกือบคงที่ ซึ่งขึ้นอยู่กับความหนาของผลึกนั้น โดยหลักการแล้วคุณสมบัติของคริสตอลมีลักษณะคล้ายคลึงกับวงจรรีโซแนนซ์ ซึ่งสามารถเขียนได้ดังรูป

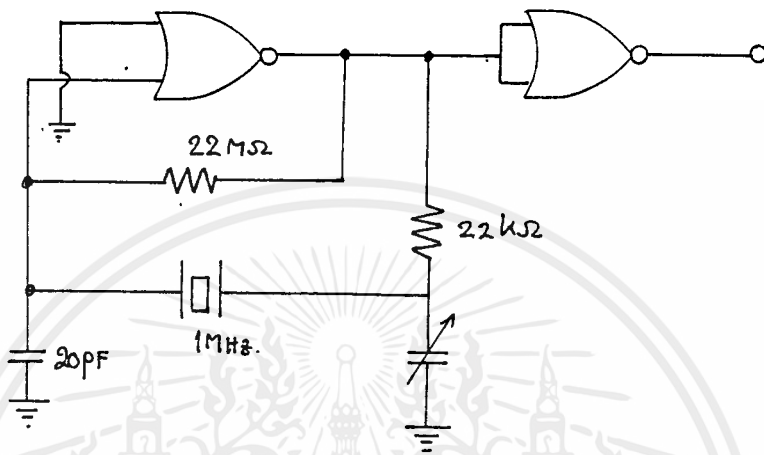


รูปที่ 6.6 วงจรสมมูลของผลึกคริสตอล

ค่าเหนี่ยวนำในวงจรสมมูลของตัวคริสตอลจะมีค่าสูง แต่มีค่าตัวเก็บประจุค่ามากรูปร่างและลักษณะของคริสตอลจะมีลักษณะโครงสร้างที่จะต้องอาศัยตัวยึด

เอกสารนี้เว้นวงจรออสซิลเลเตอร์ใช้ IC TTL ร่วมกับคริสตอลเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะใช้หลักการไบอัส TTL อินเวอร์เตอร์หรือเกต ซึ่งออสซิลเลเตอร์สามารถ
ใช้ในวงจรมายาวทั่วไประยะหนึ่ง ซึ่งวงจรสามารถสร้างได้ง่าย แต่จะมีข้อจำกัดบางประการใน
เรื่องของ stability วงจรจะมีอินพุตที่แฉกซึ่งสามารถแสดง CMOS ออสซิลเล
เตอร์ทำงานได้ดังรูป โดยที่ใช้ TTL ร่วมกับคริสตอล



รูปที่ 6.7 วงจรออสซิลเลเตอร์ใช้ IC TTL ร่วมกับคริสตอล

บทที่ 7

วงจรที่นำมาประยุกต์ใช้ใน PROJECT และการสร้าง

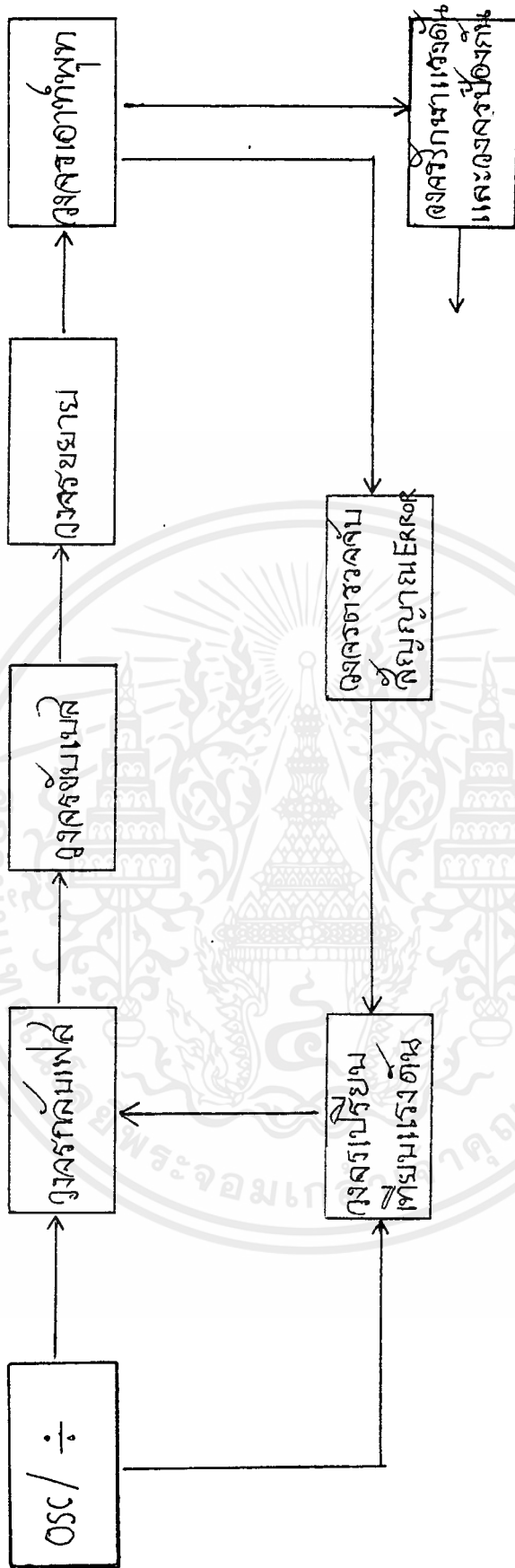
7.1 กล่าวนำ

จากบทที่แล้วมาจะเป็นการกล่าวถึงทฤษฎีของวงจรและลักษณะการทำงานใน
แนวกว้าง ๆ เพื่อเป็นการศึกษาขั้นต้นในการพิจารณาในส่วนต่าง ๆ ที่นำมาประยุกต์ใช้ใน
โปรเจกต์ ซึ่งในแต่ละหัวข้อเราสามารถนำวงจรอื่นที่ไม่ใช่วงจรที่ไม่ใช้ในโปรเจกต์มาประ
ยุกต์ใช้งานได้ โดยพิจารณาถึงคุณสมบัติของวงจรรวมทั้งค่า parameter ต่าง ๆ และ
ความเหมาะสมในส่วนของวงจรโปรเจกต์นั้นจะเป็นวงจรอินเวอร์เตอร์ที่ใช้ทรานซิสเตอร์ใน
การทำงาน เนื่องจากปัจจุบันการใช้ทรานซิสเตอร์ในงานอิเล็กทรอนิกส์กำลังขยายตัวออกไป
อย่างกว้างขวางทั้งนี้เนื่องจากในปัจจุบันทรานซิสเตอร์ได้รับการพัฒนาไปอย่างมากทำให้
สามารถทนกระแสและแรงดันได้สูง อีกทั้งความเร็วในการสวิตซ์สูง การเพิ่มความเร็ว
ของทรานซิสเตอร์ทำให้เราทำงานที่ความถี่สูงขึ้นได้ อันจะเป็นการลดขนาดและน้ำหนัก
ของอุปกรณ์ลงอย่างมาก

งานเกี่ยวกับการแปลงพลังงานอุปกรณ์สารกึ่งตัวนำมักจะถูกนำออกมาใช้ให้ทำ
งานเป็นสวิตซ์ ในช่วงที่ผ่านมาทรานซิสเตอร์กำลังได้ถูกใช้งานอย่างกว้างขวางดังนั้นใน
โปรเจกต์นี้จึงได้พิจารณาให้นำทรานซิสเตอร์มาใช้ให้เป็นอุปกรณ์ที่สำคัญ ในวงจรอิน
เวอร์เตอร์เพื่อให้ผู้อ่านสามารถพิจารณาส่วนต่าง ๆ ของวงจรได้ชัดเจนขึ้น ในบทนี้เราจะ
แยกพิจารณาการทำงานของวงจรเป็นส่วน ๆ ไป

7.2 บล็อกไดอะแกรมและวงจรสมมูลของวงจรอินเวอร์เตอร์

วงจรสมมูลของวงจรอินเวอร์เตอร์ 300 VA แสดงไว้ในรูปที่ 7.2 โดยวง
จรอินเวอร์เตอร์ที่ใช้ในโปรเจกต์นี้จะทำหน้าที่แปลงแรงดัน 12 V จากแบตเตอรี่รถยนต์ไป
เป็นแรงดันไฟสลับ 220 V ซึ่งวงจรอินเวอร์เตอร์จะประกอบด้วยวงจรหลายส่วนด้วยกันคือ
วงจรผลิตความถี่ วงจรรักษาแรงดัน วงจรจำกัดกระแส วงจรป้องกันอุณหภูมิ วงจรขยาย
วงจรขับเบสทรานซิสเตอร์ และวงจรตัดไฟเองเมื่อไม่มีโหลด ซึ่งวงจรทั้งหมดนี้จะประกอบ
เป็นวงจรอินเวอร์เตอร์ที่สมมูลดังบล็อกไดอะแกรมของวงจร

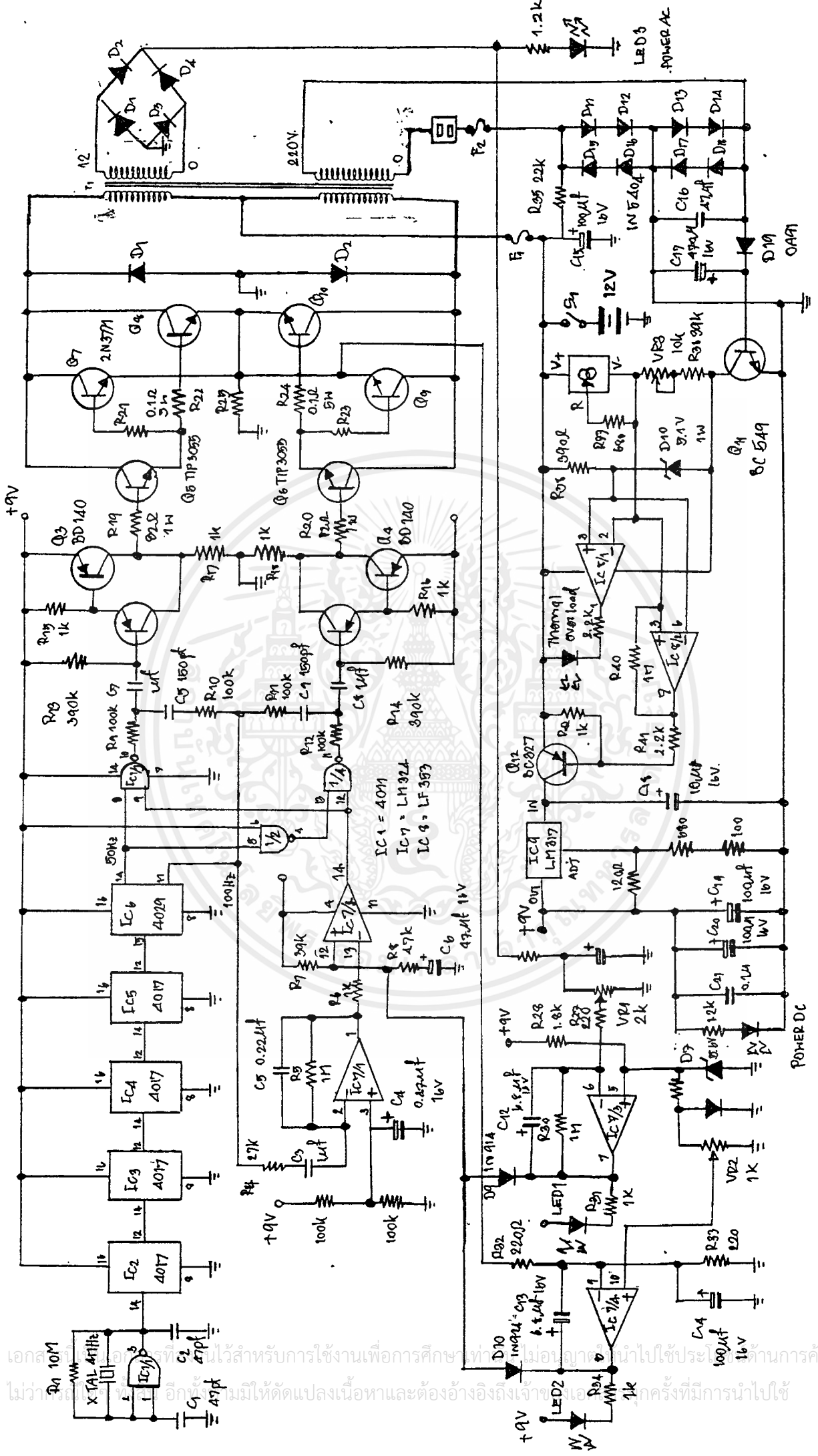


รูปที่ 7.1 บล็อกโครงสร้างของวงจรร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกต่าง ๆ ของวงจรเราสามารถอธิบายการทำงานคร่าว ๆ ได้ดังต่อไปนี้คือ เมื่อทำการจ่ายโวลต์และทำการป้อนแหล่งจ่ายแบตเตอรี่ให้กับวงจร วงจรก็จะทำงานโดยเริ่มจากวงจรออสซิลเลเตอร์ ผลิตความถี่และส่งผ่านไปยังวงจรหารความถี่เพื่อให้ได้สัญญาณ 50 Hz ตามที่ต้องการและจะได้สัญญาณ 2 สัญญาณ โดยสัญญาณ 50 Hz จะถูกส่งผ่านไปทางด้านเอาต์พุทเมื่อได้สัญญาณแล้วจะผ่านวงจรปรับเฟส 180 องศา เพื่อให้ภาคขับทำงานพร้อมกัน ณ จุดเปลี่ยนเฟสของสัญญาณนาฬิกา เมื่อสัญญาณทางภาคขับนำเบสแล้วก็ทำการขยายก่อน เพื่อที่จะให้แน่ใจว่ากระแสที่จะไปทำให้ T_1 ทำงานมีค่าสูงพอและจะมีแรงดันออกทางด้านเอาต์พุท ในขณะที่เดี่ยวก็นักมีสัญญาณส่วนหนึ่งป้อนกลับมายังส่วนของอินพุทเพื่อทำการควบคุมการทำงานของวงจรทางด้านเอาต์พุทในกรณีที่โวลต์เปลี่ยนจากที่กล่าวมาข้างต้นจะมีวงจรสมมูลดังรูป 7.2





รูปที่ 7.2 วงจรสมมูลของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัย

7.2.1 วงจรตัดไฟเอง

เมื่อเราพิจารณาถึงส่วนตัดไฟเอง กรณีไม่ได้ต่อโหลดและส่วนของวงจรป้องกัน อุณหภูมิสูงเกินโดยวงจรจะอยู่ด้านล่างทางขวามือ โดยพิจารณาจากวงจรสมมุติเมื่อไม่ได้ต่อ โหลดหรือเครื่องใช้ไฟฟ้าเข้ากับเต้าเสียบ SO_1 แรงดันจากแบตเตอรี่ 12 V จะผ่าน R_{35} ลงกราวด์ที่ D_{11} และ D_{12} ทำให้ไม่มีกระแสเบสที่ Q_{11} และยังทำให้ IC_9 ไม่สามารถทำงานได้เนื่องจากขา 4 ของ IC_9 ไม่ถูกต่อลงกราวด์ โดย Q_1 และยังทำให้ไม่มีกระแสเบสของ Q_{12} ผ่านเข้าขา 7 ของ IC 8/2 ผลสุดท้ายจึงทำให้ Q_{12} ไม่จ่ายแรงดันให้ IC_9 แรงดันขนาด 9 V จึงไม่ป้อนเข้าภาคขับทรานซิสเตอร์และภาคกำเนิดสัญญาณความถี่ ทำให้ วงจรทั้งหมดไม่ทำงาน

เมื่อต่อโหลด 220 V เข้ากับเต้าเสียบของวงจรกระแสจากแบตเตอรี่จะวิ่งผ่าน R_{35} ไปเข้าโหลด 220 V ผ่านชุด secondary ของหม้อแปลงมาเข้า D_{10} ทำการไบอัส Q_{11} ให้ทำงานเป็นการเริ่มต้นวงจรจ่ายแรงดันเข้า IC_9 เพื่อป้อนเข้าวงจรทั้งหมดให้ทำงานและกำเนิดแรงดัน 220 V ออกมาเมื่อวงจรทำงานแล้วตอนนี้ Q_{11} จะทำงานได้ด้วยแรงดันที่ตกคร่อม $D_{11}-D_{10}$ ซึ่งต่ออนุกรมอยู่กับโหลด 220 V แรงดันส่วนนี้ป้อนผ่าน D_{10} และกรองให้เรียบโดย C_{17} จะเห็นว่า R_{35} ทำงานในช่วงแรกเท่านั้น

7.2.2 วงจรตรวจจับอุณหภูมิ

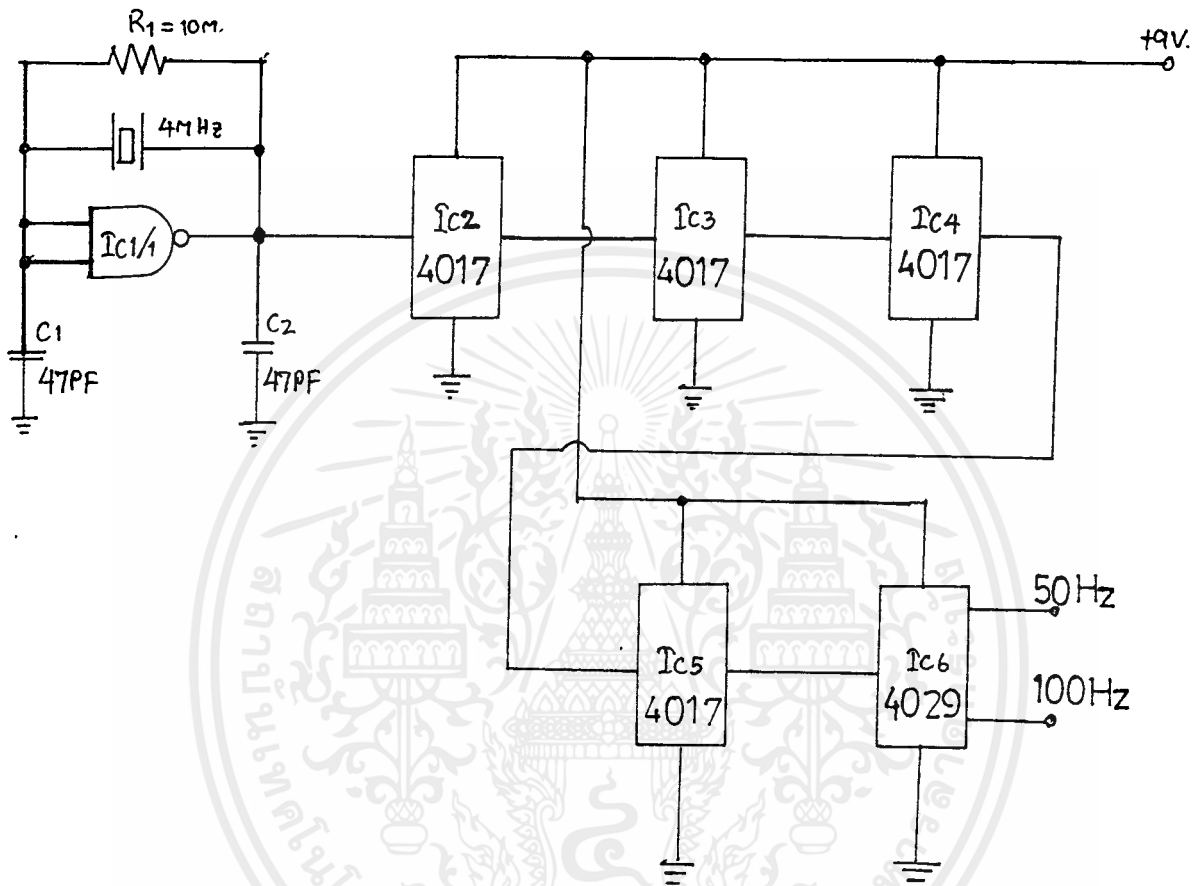
วงจรตรวจจับอุณหภูมิใช้ IC_{10} เบอร์ LM 334 ซึ่งจะให้กระแสที่แปลค่าตามอุณหภูมิกระแสไหลผ่าน VR_3 และ R_{36} ทำให้ได้แรงดันที่ขา 2 และขา 5 ของ IC_9 เพื่อทำการเปรียบเทียบแรงดัน

ในขณะที่อุณหภูมิปกติจะตั้ง VR_3 ให้ได้แรงดันจาก LM 334 มีค่าต่ำกว่าแรงดันของ D_{10} หรือต่ำกว่า 5.1 V ซึ่งจะช่วยให้เอาท์พุทของ IC 8/1 มีค่าสูง(LED 3 ดับ) และทำให้เอาท์พุทของ IC 8/2 มีค่าต่ำเป็นการทำให้ Q_{22} นำกระแสและจ่ายแรงดันให้ IC_9 ทำการรักษาแรงดันทางเอาท์พุทของมันให้ได้ 9 V โดยการเลือกค่าของ R_{43} , R_{44} , R_{45} แรงดัน 9 V จาก IC_9 นี้ทำให้วงจรทำงานตามปกติ

ตัว IC_{10} จะถูกติดตั้งไว้กับแผ่นระบายความร้อนของ Q_7-Q_{10} เมื่ออุณหภูมิของแผ่นระบายความร้อนสูงขึ้นมาก ๆ ทำให้แรงดันที่ขา 2 และขา 5 สูงขึ้นเกินกว่าแรงดันที่ D_{10} เป็นผลทำให้เอาท์พุทของ IC 8/2 มีค่าสูงเป็นการหยุด Q_{12} ให้เลิกนำ

กระแส วงจรทั้งหมดจึงหยุดทำงานและขา 1 ของ IC 8/1 จะมีค่าต่ำเพื่อคั้งกระแสให้ผ่าน LED 3 จะติดสว่างเมื่ออุณหภูมิเย็นลงวงจรทั้งหมดก็ทำงานต่อไป

7.2.3 วงจรผลิตความถี่

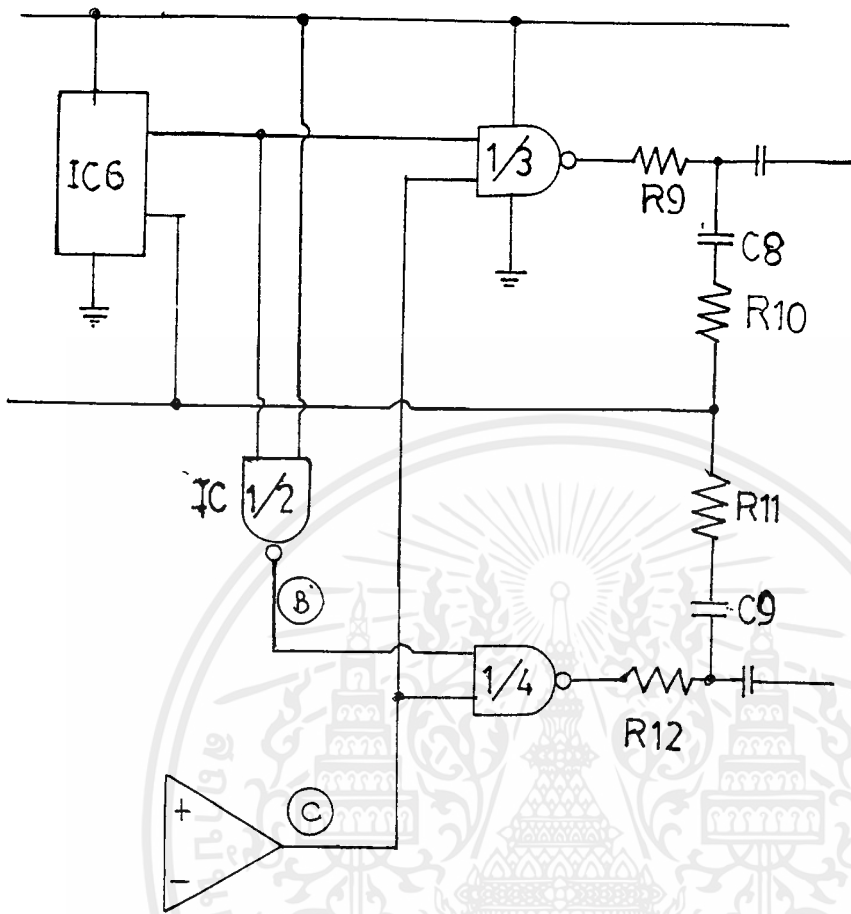


รูปที่ 7.1 วงจรผลิตความถี่

IC 1/1 ถูกต่อให้เป็นเกตอินเวอร์เตอร์ทำหน้าที่กำเนิดสัญญาณนาฬิกา ร่วมกับคริสตัลร่วมกับ C_1, C_2 ทำหน้าที่เป็นโวลคให้กับคริสตัล 4 MHz จากนั้นส่งไปยัง $IC_2 - IC_5$ ทำหน้าที่เป็นวงจรหารแต่ละตัวจะต่อให้เป็นวงจรฐาน 10 และจะเหลือความถี่เพียง 400 Hz ส่งต่อไปยัง IC_6 ทำการหารด้วย 4 ทาง Q_2 และหารด้วย 8 ทาง Q_3 จึงได้สัญญาณนาฬิกาความถี่ 100 Hz และ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.4 วงจรแยกเฟสและวงจรรวมสัญญาณ

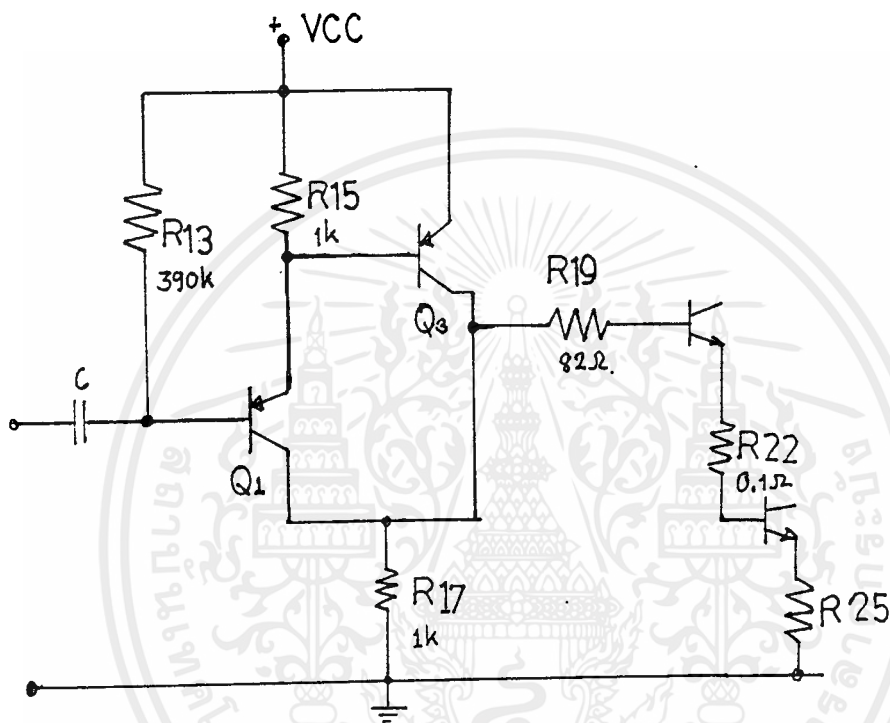


รูปที่ 7.2 วงจรแยกเฟสและวงจรรวมสัญญาณ

สัญญาณ 50 Hz จะถูกกลับเฟสโดย IC 1/2 เพื่อให้ได้สัญญาณ 2 ชุดที่เฟสตรงข้ามกัน 180 องศา สัญญาณทั้งสองนั้นแยกเข้า IC 1/3 และ IC 1/4 เพื่อนำไปเข้าวงจรหับ และมาคูณที่สัญญาณ 100 Hz ทางขา 11 ของ IC₀ ซึ่งต่อเข้ากับวงจร differential โดย C₈, C₉, R₁₀, R₁₁ และป้อนเข้า Q₁, Q₂ วิธีการต่อเช่นนี้คือป้องกันมิให้ Q₁, Q₂ นำกระแสพร้อมกัน ณ จุดเปลี่ยนเฟสของสัญญาณนาฬิกาโดยจะทำให้เกิดการหน่วงเวลาไปประมาณ 10 μ sec ถึง 60 μ sec IC 1/3 และ IC 1/4 จะทำหน้าที่รวมสัญญาณระหว่างสัญญาณ 50 Hz กับสัญญาณ C ที่ได้จากการคอมพาราเรเตอร์ระหว่างสัญญาณ error กับแรงดันของสัญญาณรูปสามเหลี่ยม โดย IC 1/3 และ IC 1/4 จะต่างเฟสกัน

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นตัว Coupling สัญญาณไปยังเบสของ Q_1 และ Q_2 ทั้งนี้เพื่อป้องกันไม่ให้ทรานซิสเตอร์ชุดใดชุดหนึ่งนำกระแสค้างไว้เมื่อวงจรกำเนิดสัญญาณนาฬิกา หรือวงจรหารเกิดหยุดทำงาน ผลการเปรียบเทียบจาก IC 7/2 นี้ทำให้ได้สัญญาณควบคุมความกว้างพัลส์โดยป้อนเข้า NAND GATE ในทำนองเดียวกันเมื่อเอาท์พุทของ IC 7/2 เป็นศูนย์จะไม่มีสัญญาณป้อนเข้าหม้อแปลง T_1 เลขก็จะทำให้หยุดการทำงานของวงจร 7.2.5 วงจรขับนำเบสทรานซิสเตอร์แบบคาร์ริงตันชนิด PNP



รูปที่ 7.3 วงจรขับนำเบส

วงจรขับนำเบสทรานซิสเตอร์แบบคาร์ริงตันชนิดPNP เป็นวงจรขับชนิดหนึ่งในวงจรขับหลาย ๆ แบบซึ่งใช้กระแสเพียงเล็กน้อยก็สามารถขับโหลดที่มีค่าสูง ๆ ได้แต่ในวงจรนี้จะต่างกับวงจรขับอื่น ๆ ตรงที่วงจรขับนี้เมื่อ V_1 เป็นบวก ทรานซิสเตอร์จะทำงานเป็นสวิตช์ส่วนหลักการทำงานจะคล้ายกันแต่ในช่วงของทรานซิสเตอร์ Q_1 จะใช้ทรานซิสเตอร์ชนิด PNP ซึ่งแสดงวงจรให้เห็นดังรูป

ข้อดีข้อเสียและการนำไปใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์คือใช้กระแสเพียงเล็กน้อยในวงจรขับโหลดที่มีกระแสสูงใช้ ๆ โหลดที่ใช้สวิตช์ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ญาติเป็นตัวขั้วนำกระแสไหลได้รวมทั้งป้องกันสัญญาณอื่นที่จะเข้ามาทำให้ทรานซิสเตอร์ Turn-on ได้

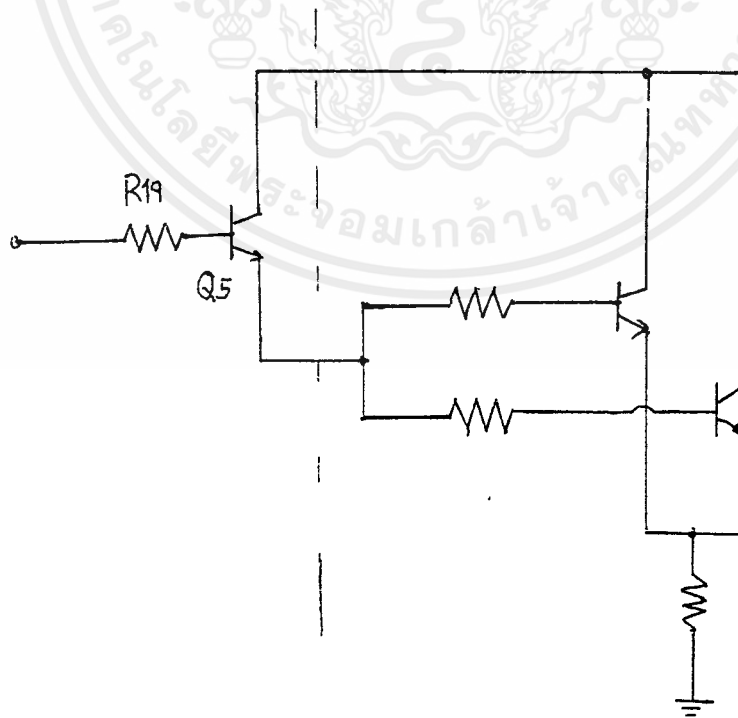
ข้อเสียคือค่า Delay Time ของวงจรรจะช้ากว่าวงจรรับนำเบสแบบพื้นฐาน ค่าช่วงตอน Turn-off จะมีกระแสไหลออกจากเบสของทรานซิสเตอร์มากเนื่องจากแรงดันที่ประจุในคาปาซิเตอร์

วงจรรับนำเบสทรานซิสเตอร์แบบ Darlington ชนิด PNP เหมาะสำหรับการนำมาใช้งานที่กระแสไหลมีค่าสูง ๆ ความเร็วในการสวิตช์ไม่สูงมากนักเนื่องจาก Delay Time มีค่าสูงและสัญญาณในการรับนำนี้เป็นสัญญาณลบหรือ 0 v หรือใช้สัญญาณรับนำเบส IC TTL ก็ได้

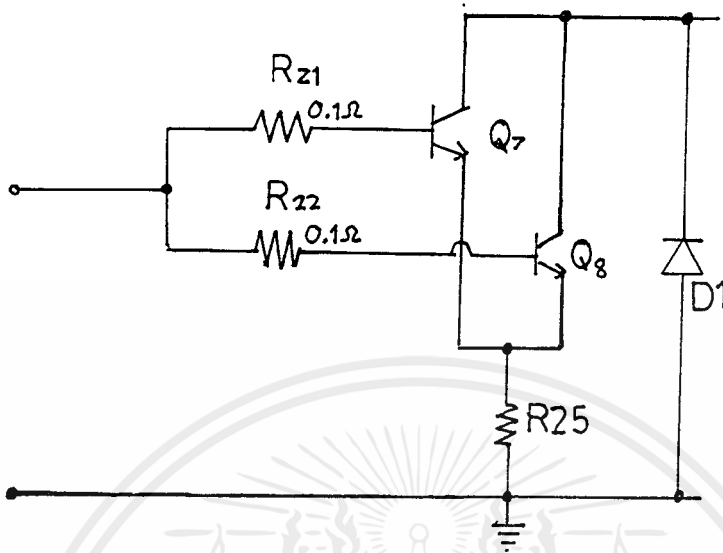
โดยในวงจรรออินเวอร์เตอร์ Q_1-Q_4 ทำหน้าที่เป็นวงจรรับ (Q_1 เบอร์ BC 559 และ Q_2 เบอร์ BD 140)

7.2.6 วงจรขยาย

Q_5 เบอร์ TIP 3055 ทำหน้าที่เป็นตัวขยายกระแสค่าสูง ๆ อีกครั้งก่อนเข้าสู่ทรานซิสเตอร์ภาคเอาต์พุต



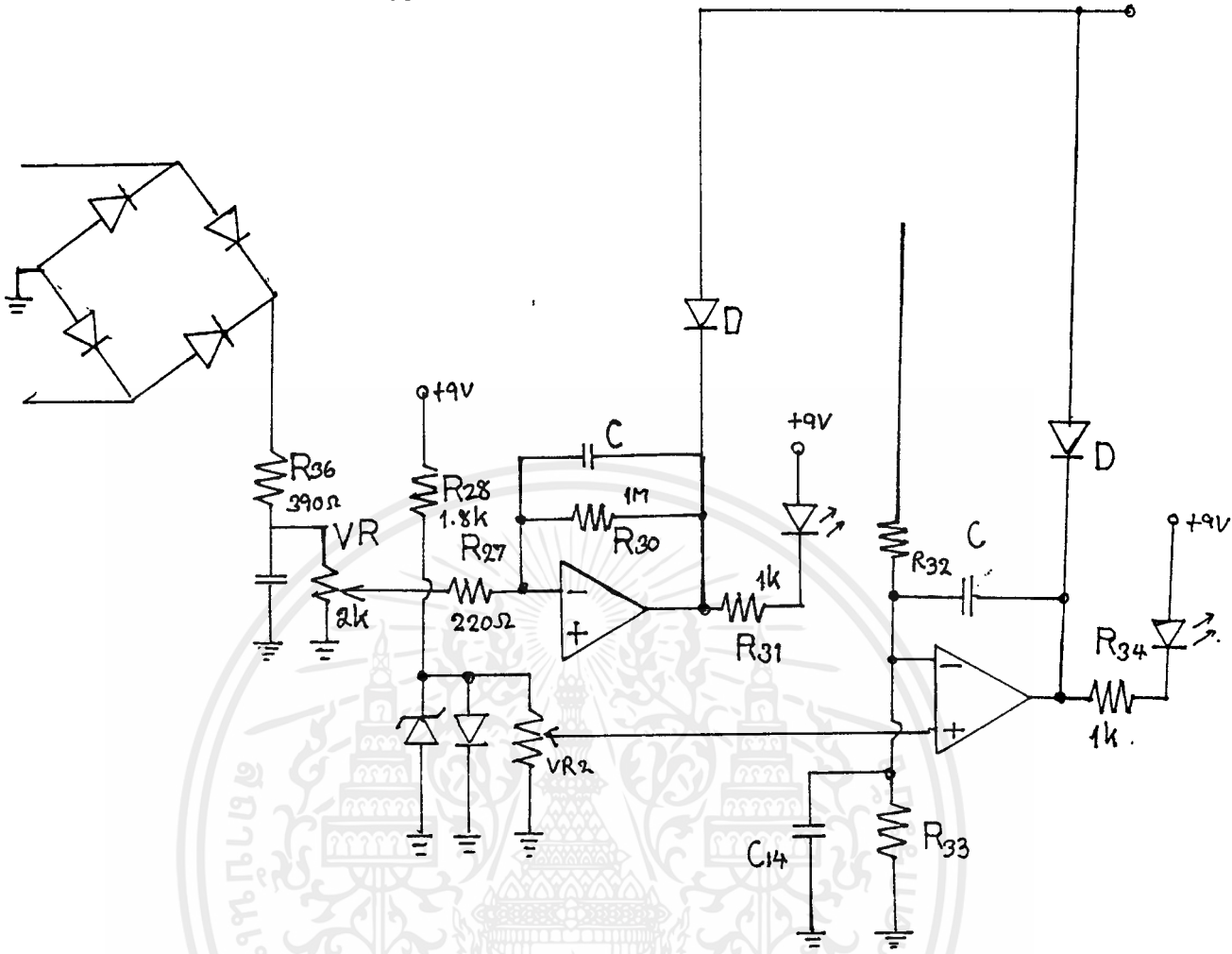
7.2.7 วงจรเอาต์พุต



รูปที่ 7.5 วงจรเอาต์พุต

จะเห็นว่า power ที่ขั้วระหว่าง Collector กับ Emitter ของทรานซิสเตอร์ที่มีการต่อแบบขนาน จะมี power drop ทรานซิสเตอร์น้อยกว่าการต่อทรานซิสเตอร์ตัวเดียวจากวงจรทางด้านเอาต์พุตคือ D_7-D_{10} ใช้ขับ Transformer โดยจะใช้ทรานซิสเตอร์ 2 ตัวต่อขนานกันในแต่ละเฟสการต่อเช่นนี้ก็เพื่อให้แน่ใจว่าจะได้อัตราขยายสูงเพียงพอ โดยทั่วไปแล้วอัตราขยายของกระแสทรานซิสเตอร์เบอร์ 2N3771 มีค่าประมาณ 20 เท่าที่ 15 แอมป์และจะลดลงเหลือ 10 เท่าที่ 30 แอมป์ นอกจากนี้ยังเป็นการลดแรงดันอ้อมตัวที่ขา CE ให้น้อยลง เมื่อกระแสทางขา Collector มีค่ามาก ๆ โดยทรานซิสเตอร์จะรับกระแสเพียงครึ่งหนึ่งเท่านั้น D_1, D_2 ทำหน้าที่รับกระแสเหนี่ยวนำของ T_1 หลังจากที่ถูกทรานซิสเตอร์เอาต์พุตของเฟสตรงกันข้ามหยุดนำกระแส การต่อไดโอดในลักษณะนี้จะช่วยป้องกันทรานซิสเตอร์ไม่ให้เสียหาย จากแรงดันเหนี่ยวนำซึ่งมีค่าสูงมาก ๆ

7.3.8 วงจรตรวจจับสัญญาณ error



รูปที่ 7.6 วงจรตรวจจับสัญญาณ error

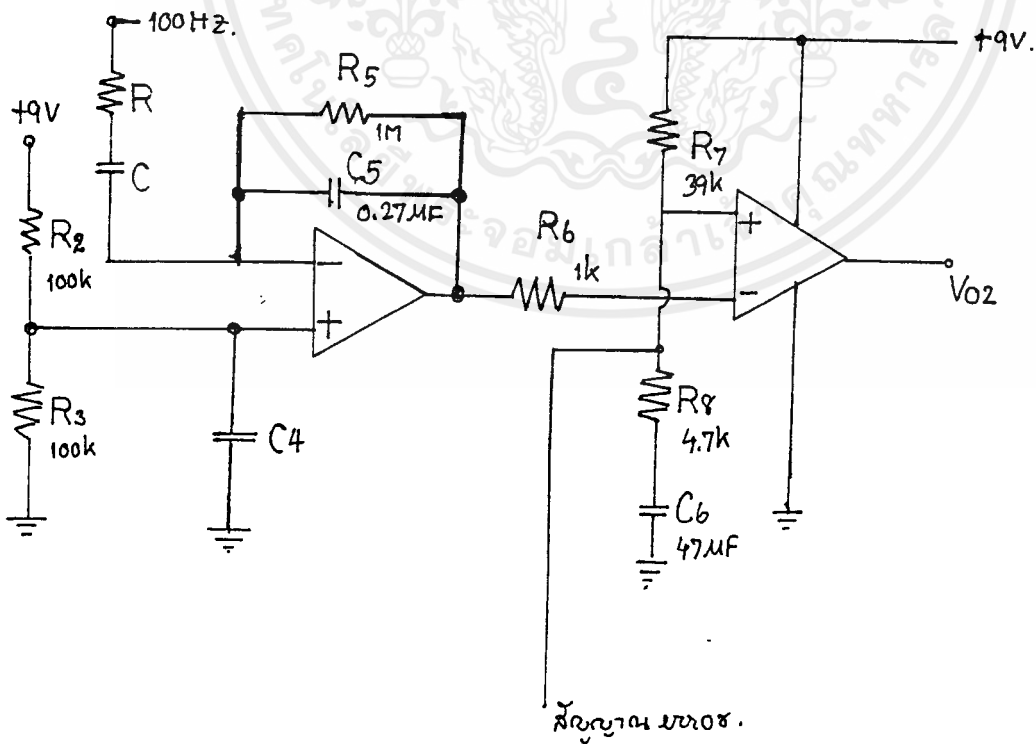
แรงดันเอาต์พุตของขด 12 V แสดงภาวะ 220 V ด้วยเช่นกันจะถูก Rectified ด้วย D_3-D_6 เป็นการแปลงไฟจากแรงดันกระแสสลับที่ด้านออกของ transformer ให้เป็นแรงดันกระแสตรงและกรองแรงดันให้เรียบด้วย C_{11} และป้อนเข้าขาลบของ IC 7/3 โดยผ่านการปรับด้วย VR_1 ที่ตัววงจรขยาย IC 7/3 มีอัตราขยายประมาณ $1\text{ M}/220$ หรือ 4545 เท่า ส่วน C_{12} ช่างหน่วงเวลาของเอาต์พุตขา 7 ไม่ให้เปลี่ยนแปลงอย่างรวดเร็วในการทำงานโดยอาศัยคุณสมบัติประจำตัวของคาปาซิเตอร์ในการหน่วงเวลาที่ขาบวกของ IC 7/3 ถูกป้อนโดยแรงดันคงที่ 5.6 V โดย D_7 เมื่อที่ขาของ VR_1 มีค่าแรงดันสูงกว่านี้ขา 7 ของ IC 7/3 จะมีแรงดันตกลงเกือบ 0 V ทำให้ได้สัญญาณแสดงถึงความผิดพลาดและเช่นเดียวกันการตรวจจับกระแสเกินของ Q_7

เอกสารนี้เป็นเอกสารที่ส่วนวิศวกรรมไฟฟ้าเพื่อการสืบค้นเท่านั้น ไม่อนุญาตให้ใช้ไปเผยแพร่โดยไม่ผ่านการคัดค้าน
 $-Q_{10}$ ด้วย R_{25} ซึ่งจะได้แรงดันที่ R_{25} แปรผันตามค่ากระแสแรงดันดังกล่าวนี้ถูกป้อนผ่านไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปยังส่วนถัดไปคือ IC 7/4 โดยแรงดันจะถูกป้อนผ่านทาง R_{3e} โดย IC 7/4 ซึ่งจะรับแรงดันมาจาก Q_7-Q_{10} ผ่านทาง R_{3e} โดย IC 7/4 จะต่อวงจรในลักษณะวงจรเปรียบเทียบแรงดัน โดยแรงดันเปรียบเทียบที่ขาอินเวอร์ตติ้งจะได้อมาจากแรงดันที่กล่าวมาข้างต้น ส่วนแรงดันที่นำมาเปรียบเทียบกับอีกส่วนหนึ่งจะอยู่ที่ขาอนอินเวอร์ตติ้ง ซึ่งแรงดันที่ขานี้จะถูกป้อนโดยผ่าน VR_2 มาถึง zener diode ที่ขาอนอินเวอร์ตติ้งของ IC 7/3 สัญญาณที่แสดงความผิดพลาดของแรงดัน และกระแสเรียกสั้น ๆ ว่าสัญญาณ error จาก IC 7/3 และ IC 7/4 ที่ได้มาจากการเปรียบเทียบแรงดันทางด้านอินพุทของแต่ละตัวจะถูกนำมารวมกันด้วย D_9 และ D_{10} ที่ขา 12 ของ IC 7/2 โดยที่ IC 7/2 จะมี R_7, R_8 และ C_6 ควบคุมอัตราการเปลี่ยนแปลง

LED 1, LED 2 เป็นตัวบอกถึงผลการทำงานที่ชัดเจนของสัญญาณ error จึงต่อ LED แสดงผลไว้ LED 1 แสดงสภาวะการรักษาแรงดันเมื่อความกว้างของพัลส์แคบ ๆ ส่วน LED 2 แสดงกระแสเกินกว่าค่าที่ตั้งไว้ด้วย VR_2

7.2.9 วงจรสร้างสัญญาณฟันเลื่อยและวงจรเปรียบเทียบ



หลังจากที่สัญญาณผ่านวงจรสร้างสัญญาณที่แสดงความผิดพลาดโดยผ่าน IC 7/3 และ IC 7/4 จะถูกนำมา OR ด้วย D_0 และ D_{10} ที่ขา 12 ของ IC₂ โดย IC 7/1 เป็นวงจรสร้างสัญญาณรูปคลื่นสามเหลี่ยมโดยจะสร้างรูปคลื่นสัญญาณสามเหลี่ยมจากสัญญาณสี่เหลี่ยมความถี่ 100 Hz ที่ผลิตออกมาจากภาคผลิตความถี่ผลจากการสร้างสัญญาณจาก IC 7/1 จะถูกส่งผ่านไปยัง IC 7/2 โดยจะมี R_5 ต่อเพื่อเพิ่มเสถียรภาพของวงจร IC 7/2 เป็นวงจรเปรียบเทียบแรงดันของสัญญาณที่ได้จาก IC 7/1 กับสัญญาณ error โดยมี R_7, R_8 ทำหน้าที่ควบคุมอัตราการเปลี่ยนแปลงโดยเป็นตัวป้องกันไม่ให้เอาท์พุทเกิดการกระชากอย่างกระทันหันขณะเปิดเครื่องโดย IC 7/2 จะทำการเปรียบเทียบสัญญาณทั้งสอง ดังที่ได้กล่าวมาแล้ว โดยทำการเปรียบเทียบกันทางแอมป์วีจูลและทางความกว้างของพัลส์ โดยจะทำให้ได้สัญญาณควบคุมความกว้างของพัลส์เพื่อนำไปเข้า NAND GATE ถ้าหากสัญญาณ error มีค่ามากจะทำให้ค่าความกว้างของพัลส์กว้างเต็มที่ ก็คือเป็นรูปสี่เหลี่ยม แต่ถ้าสัญญาณ error มีค่าต่ำ อันเนื่องมาจากโหลด 220 V มีค่าน้อยหรือกระแสมากเกินไปจะทำให้ความกว้างของพัลส์มีค่าแคบลงไป แต่สังเกตดูได้ว่าถึงแม้โหลดจะเปลี่ยนและมีผลทำให้สัญญาณ error เปลี่ยนทำให้ความกว้างของพัลส์เปลี่ยนไม่ว่าความกว้างของพัลส์จะเปลี่ยนไปอย่างไรรูปคลื่น 220 V ที่ได้ก็ยังคงมีความถี่ 50 Hz ตลอดเวลา

บทที่ 8

ผลการทดลอง

8.1 วัตถุประสงค์

8.1.1 เพื่อศึกษาผลการทำงานของวงจรอินเวอร์เตอร์

8.1.2 เพื่อศึกษาลักษณะของรูปคลื่นของสัญญาณที่จุดต่าง ๆ

8.1.3 เพื่อศึกษาลักษณะการทำงานของเครื่องเมื่อใช้โหลดค่าต่าง ๆ

8.2 เครื่องมืออุปกรณ์

8.2.1 ออสซิลโลสโคป 1 เครื่อง

8.2.2 มัลติมิเตอร์ 1 ตัว

8.2.3 หลอดไฟขนาด 15 วัตต์ 1 หลอด

หลอดไฟขนาด 100 วัตต์ 3 หลอด

8.2.4 แบตเตอรี่ 12 โวลต์

8.2.5 เครื่องอินเวอร์เตอร์

8.3 ลำดับขั้นการทดลอง

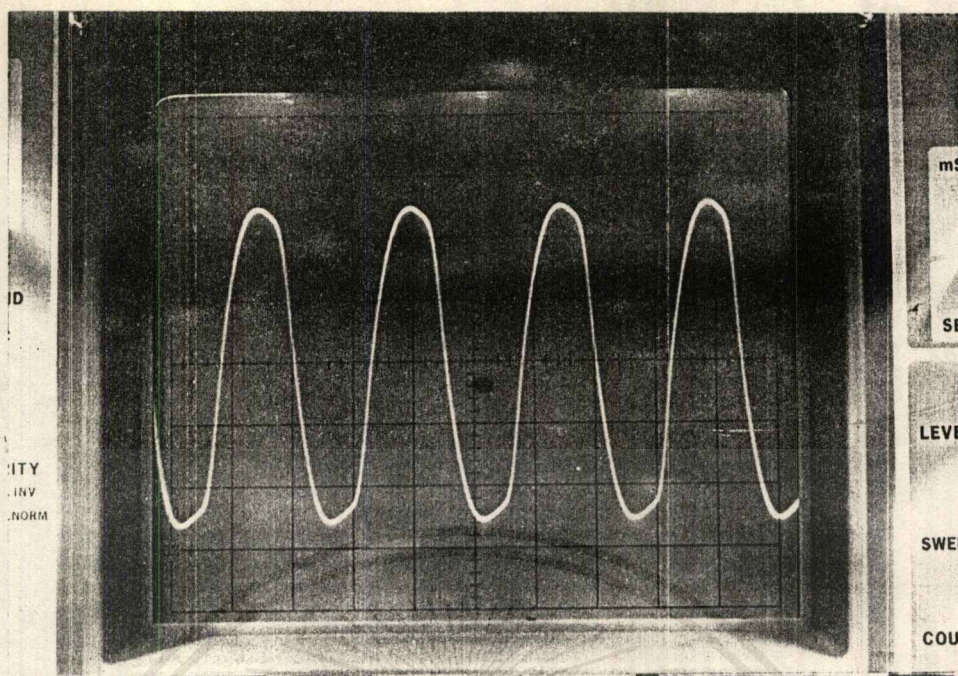
8.3.1 ใช้หลอดไฟขนาด 15 วัตต์ต่อที่เอาต์พุท 220 โวลต์ของเครื่องอินเวอร์เตอร์

8.3.2 ต่อแบตเตอรี่ขนาดแรงดัน 12 โวลต์เข้าที่อินพุทของเครื่องอินเวอร์เตอร์และเปิดสวิตช์ วัดค่าและสัญญาณต่าง ๆ

8.3.2.1 ใช้มิเตอร์วัดแรงดันที่เอาต์พุทได้ 223 โวลต์

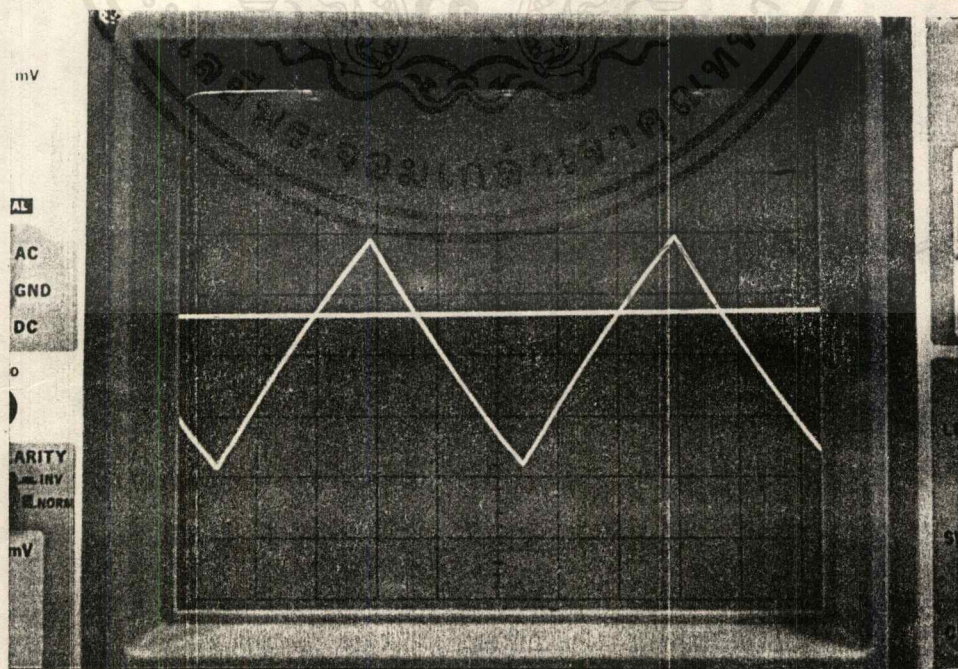
8.3.2.2 ใช้มิเตอร์วัดกระแสอินพุทของแบตเตอรี่ได้ 1.3 แอมป์

8.3.2.3 ใช้ออสซิลโลสโคป วัดสัญญาณที่ขา 3 ของไอซีเบอร์ 4011



$1V/Div$, $0.5\mu sec \times 5/Div$

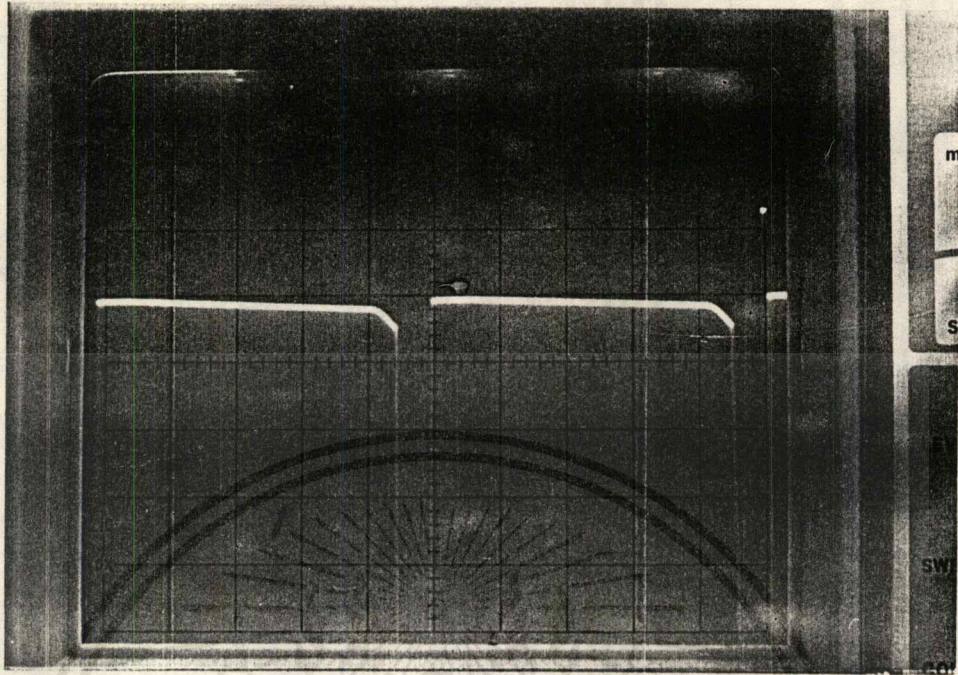
8.3.2.4 ใช้ออสซิลโลสโคป แชนแนล 1 วัดที่ขา 13 และแชนแนล 2 วัดที่ขา 12
ของไอซีเบอร์ LM 324



$1V/Div$, $2 ms /Div.$

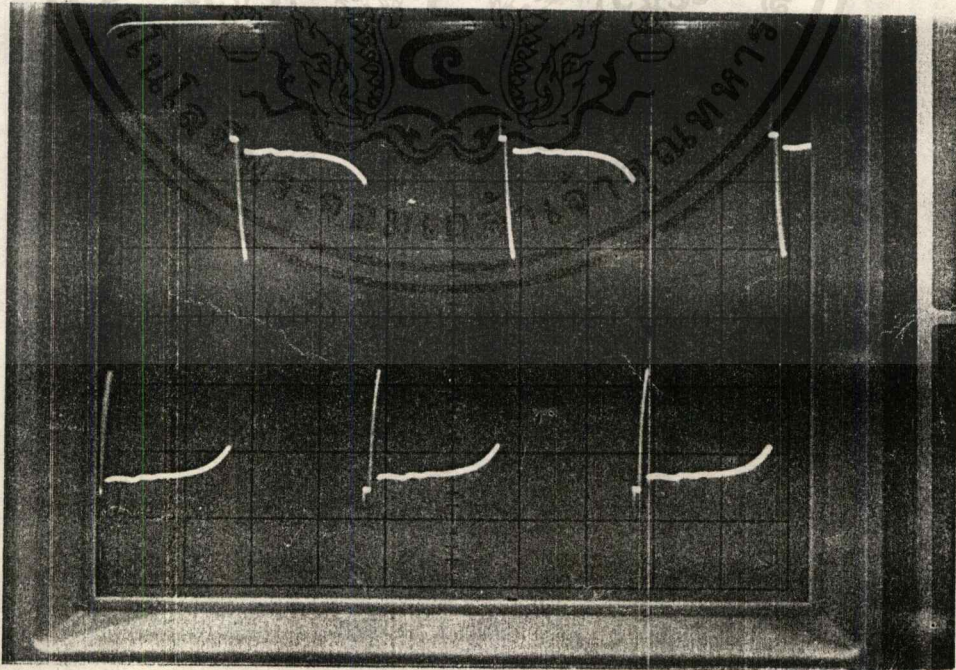
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.3.2.5 ใช้ออสซิลโลสโคปวัดสัญญาณที่ขา 14 ของไอซีเบอร์ LM 324



1V/Div , 2ms/Div

8.3.2.6 ใช้ออสซิลโลสโคปวัดสัญญาณที่เอาต์พุต คร่อมหลอดไฟ

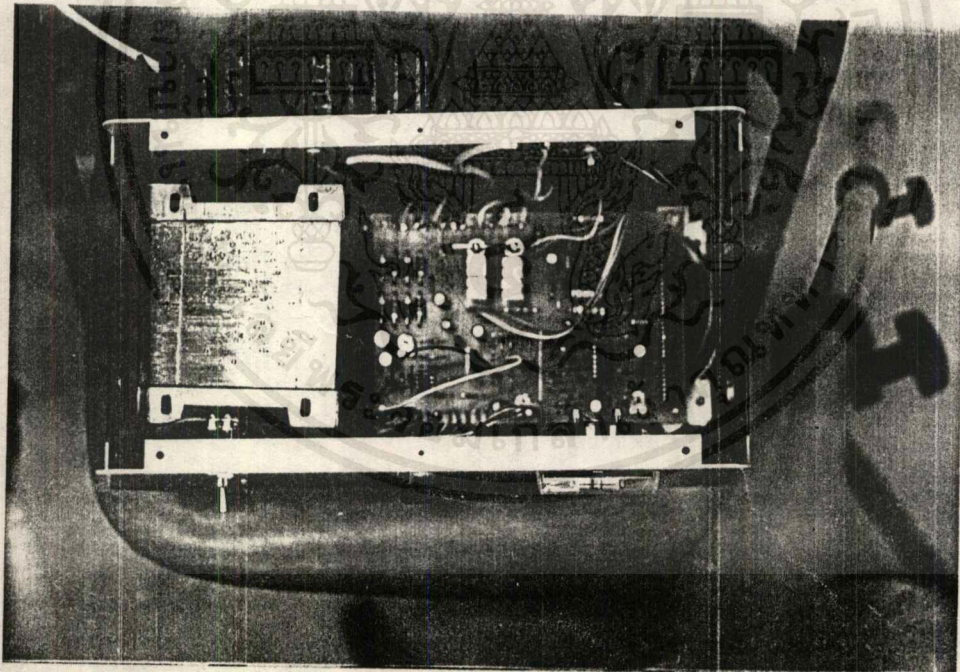


Probe x10

10V/Div , 5ms/Div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกร.งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 8.3.3 เปลี่ยนหลอดไฟเป็นขนาด 100 วัตต์ ต่อที่เอาต์พุต 220 โวลต์
ใช้มิเตอร์วัดแรงดันที่เอาต์พุตได้ 220 โวลต์
ใช้มิเตอร์วัดกระแสที่อินพุตของแบตเตอรี่ได้ 11.2 แอมป์
- 8.3.4 เปลี่ยนหลอดไฟเป็นขนาด 200 วัตต์ ต่อที่เอาต์พุต 220 โวลต์
ใช้มิเตอร์วัดแรงดันที่เอาต์พุตได้ 220 โวลต์
ใช้มิเตอร์วัดกระแสที่อินพุตของแบตเตอรี่ได้ 21.7 แอมป์
- 8.3.5 เปลี่ยนหลอดไฟเป็นขนาด 300 วัตต์ ต่อที่เอาต์พุต 220 โวลต์
ใช้มิเตอร์วัดแรงดันที่เอาต์พุตได้ 223 โวลต์
ใช้มิเตอร์วัดกระแสที่อินพุตของแบตเตอรี่ได้ 30.3 แอมป์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปและวิจารณ์

เนื่องจากการทดลองในการใช้ค่าต่าง ๆ ของวงจร เมื่อมีการใช้โหลดถึง 300 VA ทำให้วงจรต้องใช้กระแสถึง 30 A ซึ่งเมื่อใช้งานแบตเตอรี่ไปสักครู่ ทำให้กระแสที่จ่ายจากแบตเตอรี่ลดลงไม่เพียงพอที่จะจ่ายให้กับเครื่องอินเวอร์เตอร์ในกรณีที่จะใช้กับโหลดที่มีค่าวัตต์สูง ๆ ซึ่งในการนำไปใช้ ในจุดนี้จะไม่มีปัญหา เพราะเครื่องอินเวอร์เตอร์เครื่องนี้เป่าหมายหลักก็เพื่อใช้กับรถยนต์ ซึ่งแบตเตอรี่ในรถยนต์จะมีการชาร์จตลอดเวลา เมื่อเครื่องยนต์ทำงาน ส่วนในกรณีที่จะนำไปใช้ในที่อื่น ๆ ตามชนบทที่ห่างไกลไฟฟ้าไปไม่ถึง ก็สามารถใช้เครื่องนี้อย่างมีประสิทธิภาพ และนานชั่วโมง โดยการเลือกใช้แบตเตอรี่ที่มีค่าแอมป์-ชั่วโมงสูง ๆ เช่น 120 Ah เป็นต้น

ส่วนการออกแบบเพื่อที่จะให้ได้ VA มากกว่า 300 VA นั้น ก็ต้องทำการออกแบบชุด Power Transistor 2N3771 ให้มีกระแสมากขึ้นเพื่อที่จะนำไปขับ Transformer ซึ่งในการออกแบบโดยการขนาน Power Transistor เพื่อให้มีกระแสมากขึ้น โดยคำนึงถึงคุณสมบัติของ Power Transistor

บรรณานุกรม

ฮิน กุ์วรวรรณ. ทฤษฎีและกาใช้งานอิเล็กทรอนิกส์ ; กรุงเทพฯ, ซีเอ็ด ชูเคชั่นจำกัด.

ฮิน กุ์วรวรรณ. อิเล็กทรอนิกส์อุตสาหกรรม ; กรุงเทพฯ, ซีเอ็ด ชูเคชั่นจำกัด.

นิกร สุขุมตันติ. วงจรอิเล็กทรอนิกส์ ; กรุงเทพฯ, คณะวิศวกรรมศาสตร์ สจล, 2532.

ออป แอมป์ ; กรุงเทพฯ, ฟิสิกส์เซ็นเตอร์

Shilling, Donald L and Belove, Charles, Electronic Circuits Discrete and Integrated ; McGraw-Hill Book; 1981.

Millman , Jacob. Integrated Electronics: Analog and Digital Circuit and Systems ; McGraw-Hill, Kogakusha Ltd ; 1972.

Boylestad , Robert and Nashelsky , Lonis. Electronic Devices and Circuit thory ; Prentice-Hill ; 1989.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM124/LM224/LM324, LM124A/LM224A/LM324A, LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard $+5 V_{DC}$ power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional $\pm 15 V_{DC}$ power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

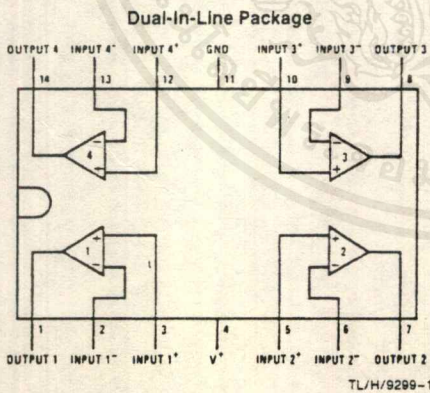
Advantages

- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

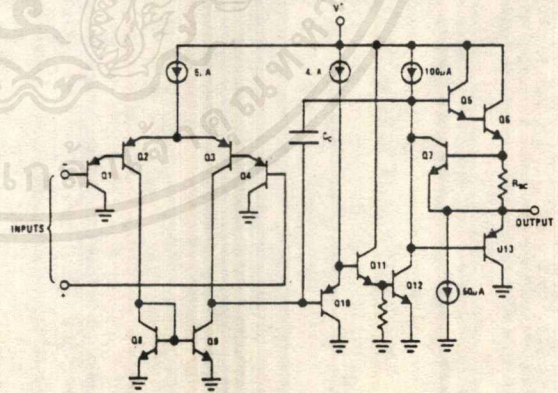
Features

- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz
(temperature compensated)
- Wide power supply range:
 - Single supply $3 V_{DC}$ to $32 V_{DC}$
 - or dual supplies $\pm 1.5 V_{DC}$ to $\pm 16 V_{DC}$
- Very low supply current drain ($700 \mu A$)—essentially independent of supply voltage
- Low input biasing current 45 nADC
(temperature compensated)
- Low input offset voltage 2 mV_{DC}
and offset current 5 nADC
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing $0 V_{DC}$ to $V^+ - 1.5 V_{DC}$

Connection Diagram



Schematic Diagram (Each Amplifier)



Order Number LM124J, LM124AJ, LM224J, LM224AJ, LM324J, LM324AJ, LM324M, LM324AM, LM2902M, LM324N, LM324AN or LM2902N
See NS Package Number J14A, M14A or N14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 9)

	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902
Supply Voltage, V^+	32 VDC or ± 16 VDC	26 VDC or ± 13 VDC	Storage Temperature Range Lead Temperature (Soldering, 10 seconds)	–65°C to +150°C
Differential Input Voltage	32 VDC	26 VDC	260°C	260°C
Input Voltage	–0.3 VDC to +32 VDC	–0.3 VDC to +26 VDC	Soldering Information Dual-In-Line Package	260°C
Input Current	50 mA	50 mA	Soldering (10 seconds)	260°C
($V_{IN} < -0.3$ VDC) (Note 3)			Small Outline Package	215°C
Power Dissipation (Note 1)	1130 mW	1130 mW	Vapor Phase (60 seconds)	220°C
Molded DIP	1260 mW	1260 mW	Infrared (15 seconds)	220°C
Cavity DIP	800 mW	800 mW	See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
Small Outline Package			ESD Tolerance (Note 10)	250V
Output Short-Circuit to GND	Continuous	Continuous		
(One Amplifier) (Note 2)				
$V^+ \leq 15$ VDC and $T_A = 25^\circ\text{C}$				
Operating Temperature Range	0°C to +70°C	–40°C to +85°C		
LM324/LM324A	–25°C to +85°C			
LM224/LM224A	–55°C to +125°C			
LM124/LM124A				

Electrical Characteristics $V^+ = +5.0$ VDC, (Note 4), unless otherwise stated

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max			
Input Offset Voltage	(Note 5) $T_A = 25^\circ\text{C}$	± 1		± 2	± 1	± 3	± 2	± 3	± 2	± 5	± 2	± 7	± 2	± 7	mVDC	
Input Bias Current (Note 6)	$I_{IN(+)}$ or $I_{IN(-)}$, $V_{CM} = 0\text{V}$, $T_A = 25^\circ\text{C}$	20	50	40	80	45	100	45	150	45	250	45	250	45	nADC	
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0\text{V}$, $T_A = 25^\circ\text{C}$	± 2	± 10	± 2	± 15	± 5	± 30	± 5	± 30	± 5	± 50	± 5	± 50	± 5	nADC	
Input Common-Mode Voltage Range (Note 7)	$V^+ = 30$ VDC, (LM2902, $V^+ = 26$ VDC), $T_A = 25^\circ\text{C}$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	VDC	
Supply Current	Over Full Temperature Range $R_L = \infty$ On All Op Amps $V^+ = 30\text{V}$ (LM2902 $V^+ = 26\text{V}$) $V^- = 5\text{V}$	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	mADC
Large Signal Voltage Gain	$V^+ = 15$ VDC, $R_L \geq 2$ k Ω , ($V_O = 1$ VDC to 11 VDC), $T_A = 25^\circ\text{C}$	50	100	50	100	25	100	50	100	25	100	25	100	25	100	V/mV
Common-Mode Rejection Ratio	DC, $V_{CM} = 0\text{V}$ to $V^+ - 1.5$ VDC, $T_A = 25^\circ\text{C}$	70	85	70	85	65	85	70	85	65	85	65	85	50	70	dB
Power Supply Rejection Ratio	DC, $V^+ = 5$ VDC to 30 VDC (LM2902, $V^+ = 5$ VDC to 26 VDC), $T_A = 25^\circ\text{C}$	65	100	65	100	65	100	65	100	65	100	65	100	50	100	dB

Electrical Characteristics $V^+ = +5.0 V_{DC}$ (Note 4) unless otherwise stated (Continued)

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Amplifier-to-Amplifier Coupling (Note B)	$f = 1 \text{ kHz to } 20 \text{ kHz}, T_A = 25^\circ\text{C}$ (Input Referred)	-120			-120			-120			-120			dB
Output Current	Source	20	40	20	40	20	40	20	40	20	40	20	40	mA_{DC}
	Sink	10	20	10	20	10	20	10	20	10	20	10	20	mA_{DC}
Short Circuit to Ground	$V_{IN}^+ = 1 V_{DC}, V_{IN}^- = 0 V_{DC}, V^+ = 15 V_{DC}, V_O = 2 V_{DC}, T_A = 25^\circ\text{C}$	12	50	12	50	12	50	12	50	12	50	12	50	μA_{DC}
	$V_{IN}^- = 1 V_{DC}, V_{IN}^+ = 0 V_{DC}, V^+ = 15 V_{DC}, V_O = 200 \text{ mV}_{DC}, T_A = 25^\circ\text{C}$	40	60	40	60	40	60	40	60	40	60	40	60	μA_{DC}
Input Offset Voltage	(Note 2) $V^+ = 15 V_{DC}, T_A = 25^\circ\text{C}$ (Note 5)	± 4		± 4		± 5		± 7		± 7		± 10		mV_{DC}
Input Offset Voltage Drift	$R_S = 0\Omega$	± 7	± 20	± 7	± 20	± 7	± 30	± 7	± 20	± 7	± 20	± 7	± 10	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{IN(+)} - I_{IN(-)}, V_{CM} = 0V$	± 30		± 30		± 75		± 100		± 150		± 45	± 200	nA_{DC}
Input Offset Current Drift	$R_S = 0\Omega$	± 10	± 200	± 10	± 200	± 10	± 200	± 10	± 200	± 10	± 200	± 10	± 200	$\text{nA}_{DC}/^\circ\text{C}$
Input Bias Current	$I_{IN(+)} \text{ or } I_{IN(-)}$	40	100	40	100	40	200	40	300	40	500	40	500	nA_{DC}
Input Common-Mode Voltage Range (Note 7)	$V^+ = +30 V_{DC}$ (LM2902, $V^+ = 26 V_{DC}$)	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	V_{DC}
Large Signal Voltage Gain	$V^+ = +15 V_{DC}$ (V_O Swing = $1 V_{DC}$ to $11 V_{DC}$) $R_L \geq 2 \text{ k}\Omega$	25		25		15		25		15		15		V/mV
	$V^+ = +30 V_{DC}, R_L = 2 \text{ k}\Omega$	26		26		26		26		26		22		V/mV
Output Voltage Swing	$R_L \geq 10 \text{ k}\Omega$	27	28	27	28	27	28	27	28	27	28	23	24	V_{DC}
	(LM2902, $V^+ = 26 V_{DC}$) $V^+ = 5 V_{DC}, R_L \geq 10 \text{ k}\Omega$	5	20	5	20	5	20	5	20	5	20	5	100	mV_{DC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics $V^+ = +5.0 V_{DC}$ (Note 4) unless otherwise stated (Continued)

Parameter	Conditions		LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
	Source	$V_O = 2 V_{DC}$	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Current	Source	$V_{IN}^+ = +1 V_{DC}$, $V_{IN}^- = 0 V_{DC}$, $V^+ = 15 V_{DC}$	10	20	10	20	10	20	10	20	10	20	10	20	mA_{DC}
	Sink	$V_{IN}^- = +1 V_{DC}$, $V_{IN}^+ = 0 V_{DC}$, $V^+ = 15 V_{DC}$	10	15	5	8	5	8	5	8	5	8	5	8	

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a $+125^\circ C$ maximum junction temperature and a thermal resistance of $88^\circ C/W$ which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a $+150^\circ C$ maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V^+ . At values of supply voltage in excess of $+15 V_{DC}$, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3 V_{DC}$ (at $25^\circ C$).

Note 4: These specifications are limited to $-55^\circ C \leq T_A \leq +125^\circ C$ for the LM124/LM124A. With the LM224/LM224A, all temperature specifications are limited to $-25^\circ C \leq T_A \leq +85^\circ C$, the LM324/LM324A temperature specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$, and the LM2902 specifications are limited to $-40^\circ C \leq T_A \leq +85^\circ C$.

Note 5: $V_O \approx 1.4 V_{DC}$, $R_S = 0 \Omega$ with V^+ from $5 V_{DC}$ to $30 V_{DC}$, and over the full input common-mode range ($0 V_{DC}$ to $V^+ - 1.5 V_{DC}$) at $25^\circ C$, for LM2902. V^+ from $5 V_{DC}$ to $26 V_{DC}$.

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines. Inputs can go to $+32 V_{DC}$ without damage ($+26 V_{DC}$ for LM2902), independent of V^+ .

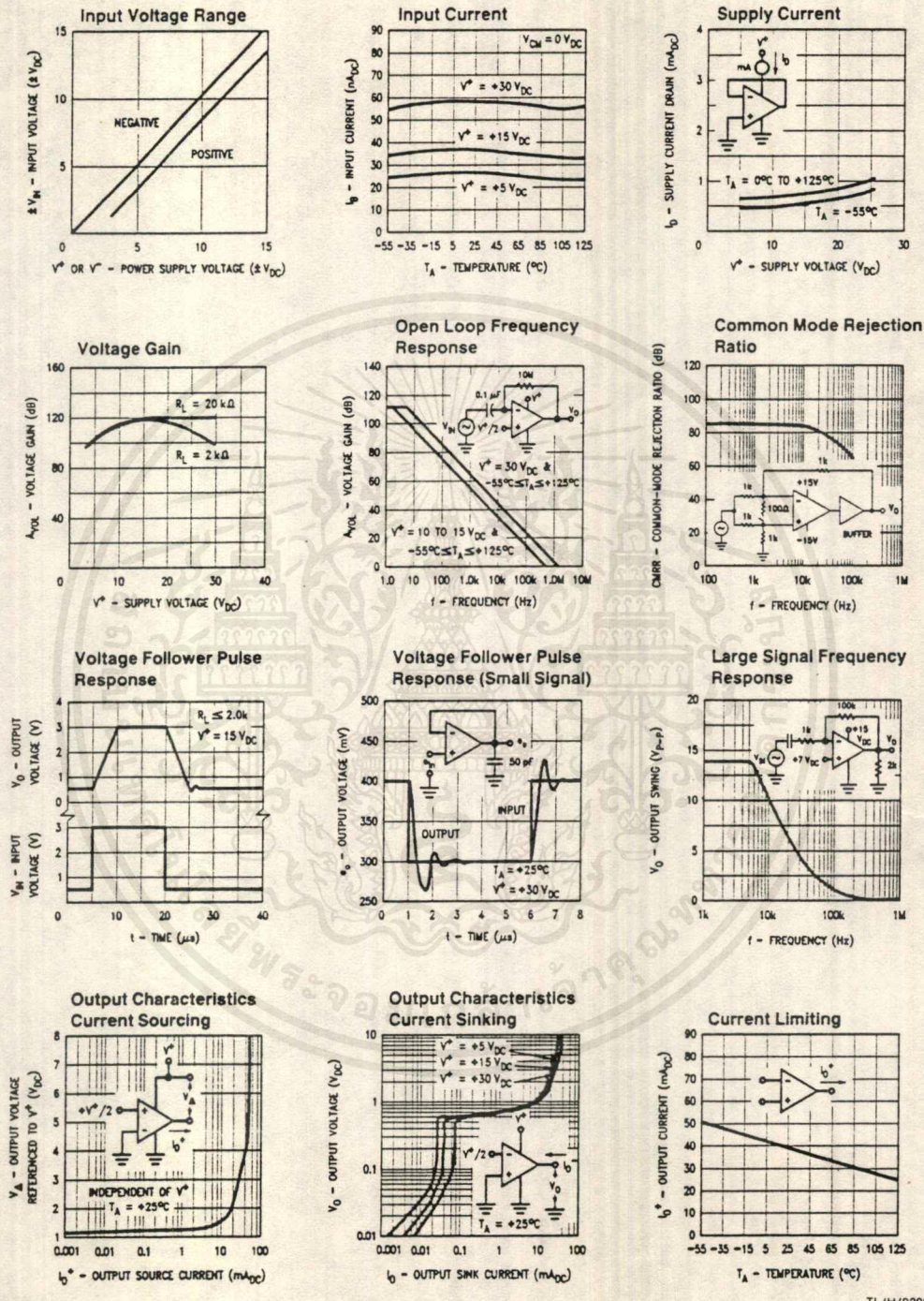
Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than $0.3V$ (at $25^\circ C$). The upper end of the common-mode voltage range is $V^+ - 1.5V$ (at $25^\circ C$), but either or both inputs can go to $+32 V_{DC}$ without damage ($+26 V_{DC}$ for LM2902), independent of V^+ .

Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 9: Refer to RETS124AX for LM124A military specifications and refer to RETS124X for LM124 military specifications.

Note 10: Human body model, $1.5 k\Omega$ in series with $100 pF$.

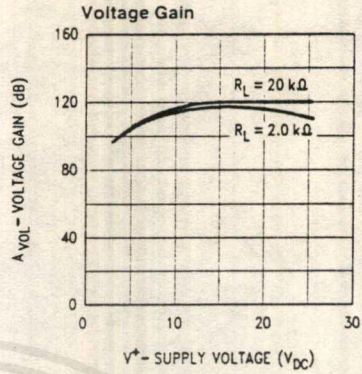
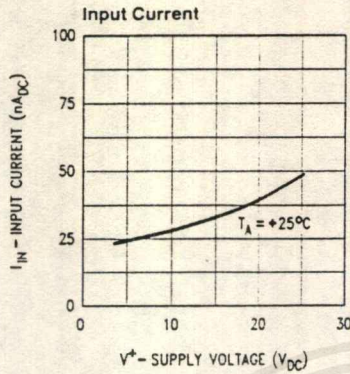
Typical Performance Characteristics



TL/H/9299-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีนำไปใช้

Typical Performance Characteristics (LM2902 only)



TL/H/9299-4

Application Hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{DC} . These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{DC} .

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14). Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than $-0.3\ V_{DC}$ (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion.

Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

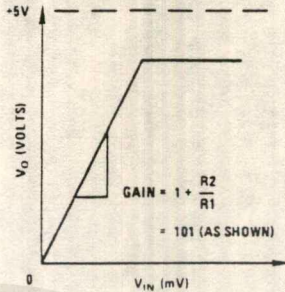
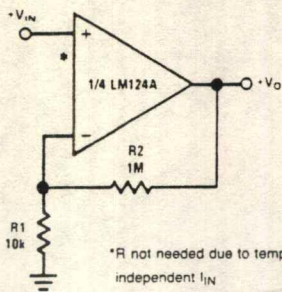
The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3 V_{DC} to 30 V_{DC} .

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of $V^+ / 2$) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

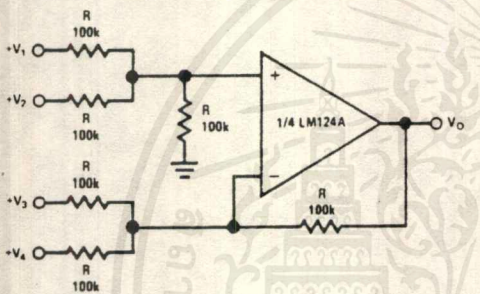
Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$)

Non-inverting DC Gain ($0V$ Input = $0V$ Output)



TL/H/9299-5

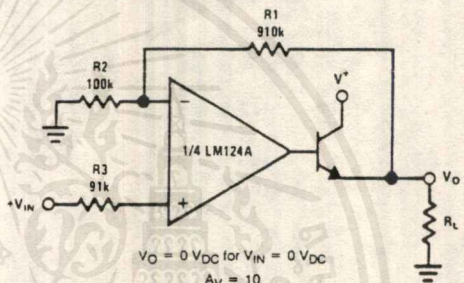
DC Summing Amplifier
($V_{IN}'S \geq 0 V_{DC}$ and $V_O \geq 0 V_{DC}$)



TL/H/9299-6

Where: $V_O = V_1 + V_2 - V_3 - V_4$
($V_1 + V_2 \geq (V_3 + V_4)$ to keep $V_O > 0 V_{DC}$)

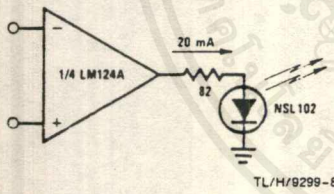
Power Amplifier



$V_O = 0 V_{DC}$ for $V_{IN} = 0 V_{DC}$
 $A_V = 10$

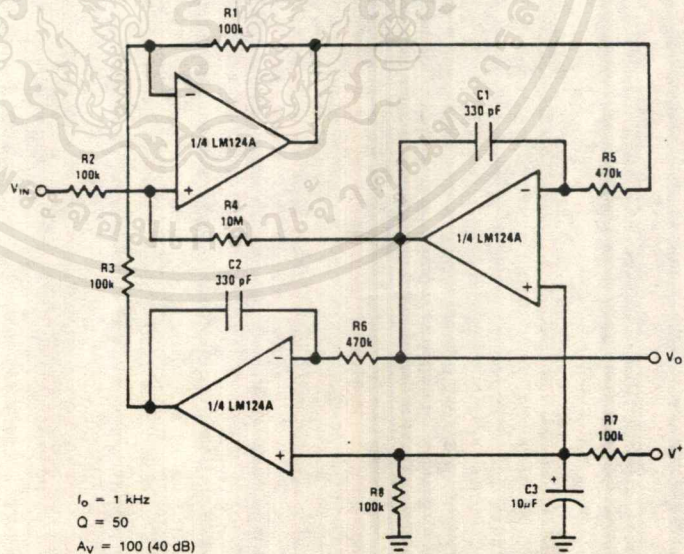
TL/H/9299-7

LED Driver



TL/H/9299-8

"BI-QUAD" RC Active Bandpass Filter

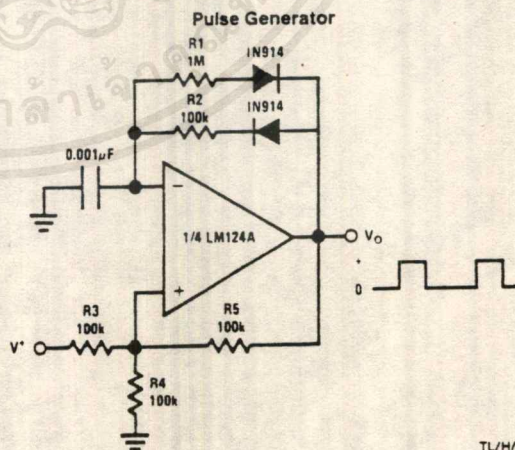
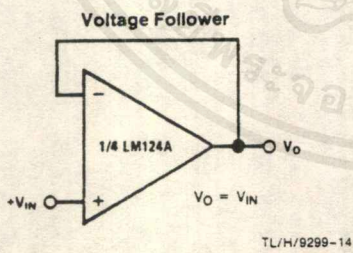
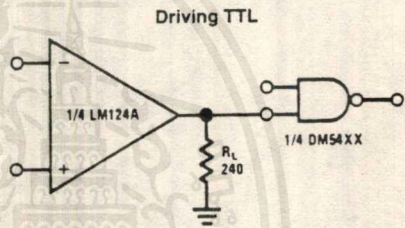
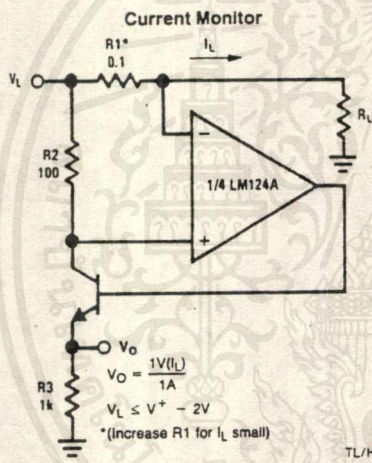
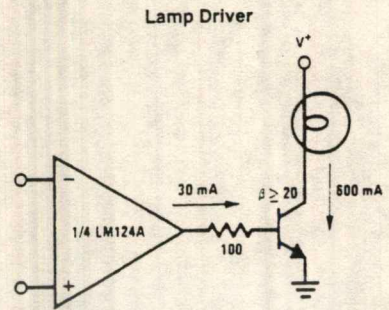
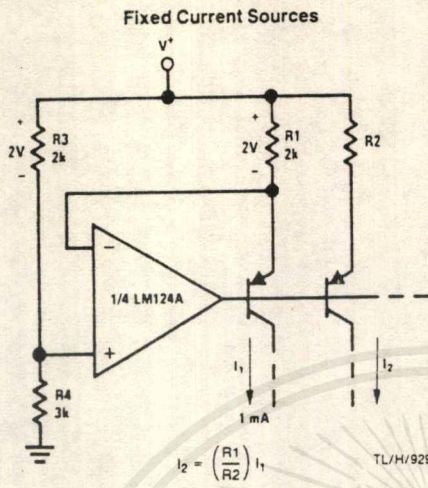


$f_o = 1 \text{ kHz}$
 $Q = 50$
 $A_V = 100$ (40 dB)

TL/H/9299-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

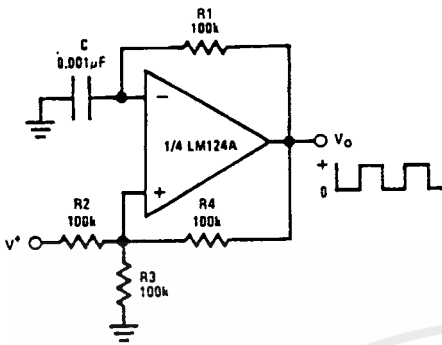
Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)



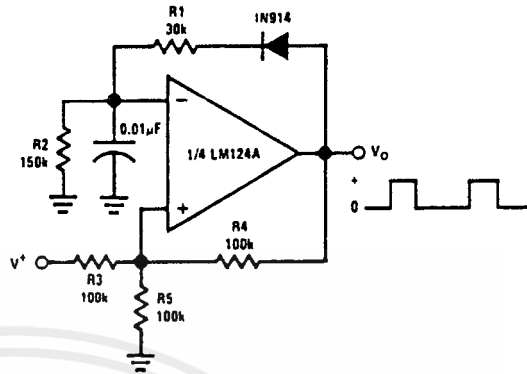
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)

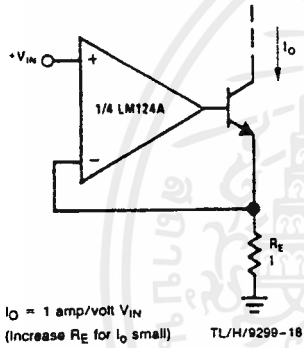
Squarewave Oscillator



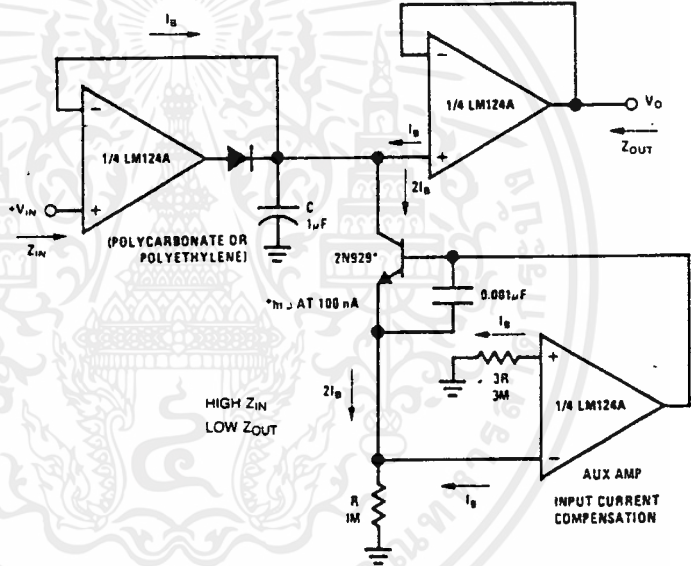
Pulse Generator



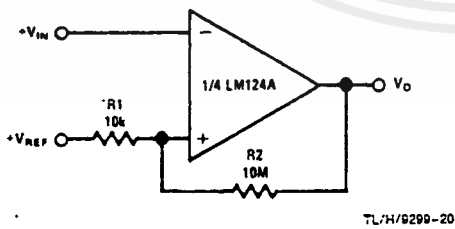
High Compliance Current Sink



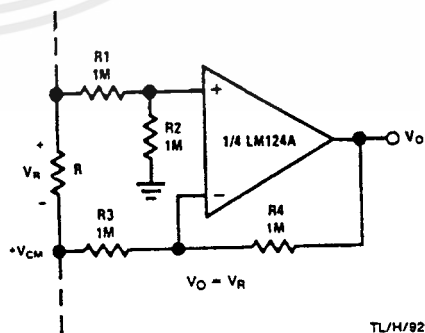
Low Drift Peak Detector



Comparator with Hysteresis

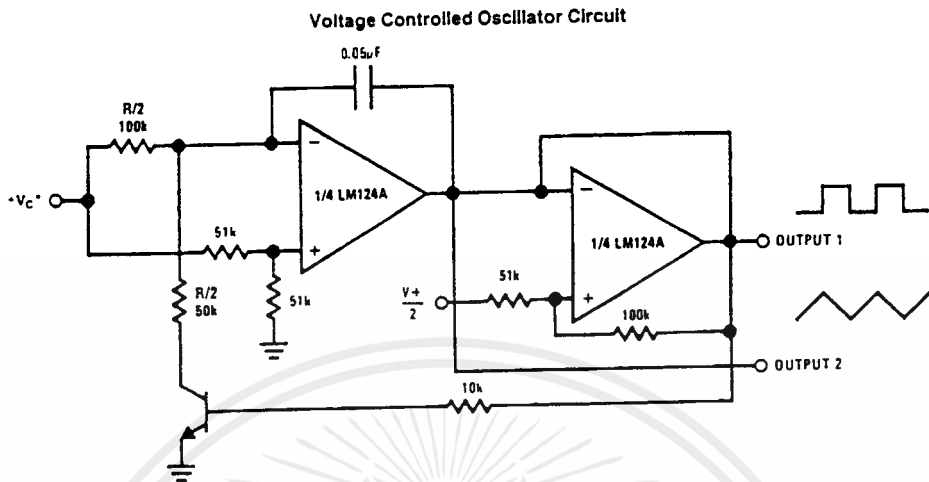


Ground Referencing a Differential Input Signal



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

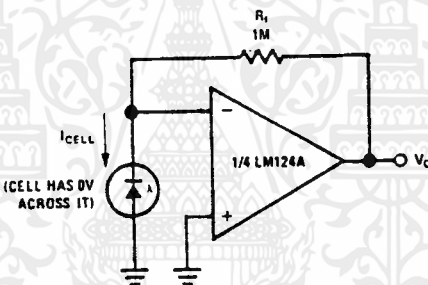
Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)



TL/H/9299-22

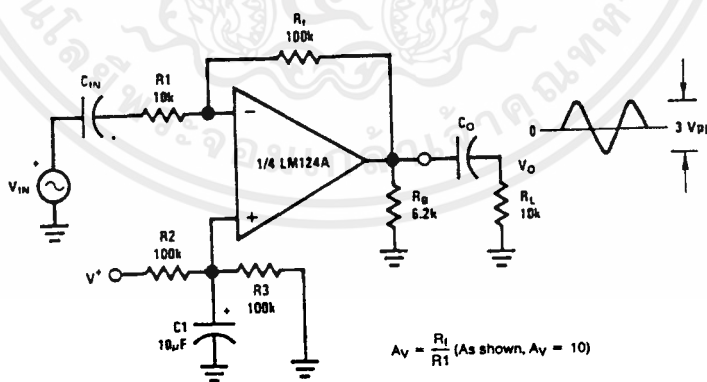
*Wide control voltage range: $0 V_{DC} \leq V_{C+} \leq 2(V^+ - 1.5 V_{DC})$

Photo Voltaic-Cell Amplifier



TL/H/9299-23

AC Coupled Inverting Amplifier

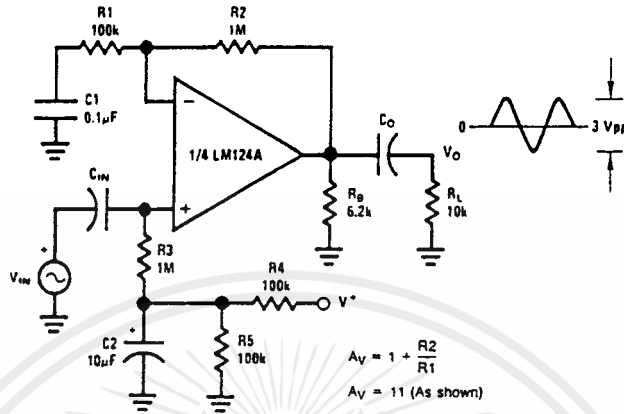


TL/H/9299-24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

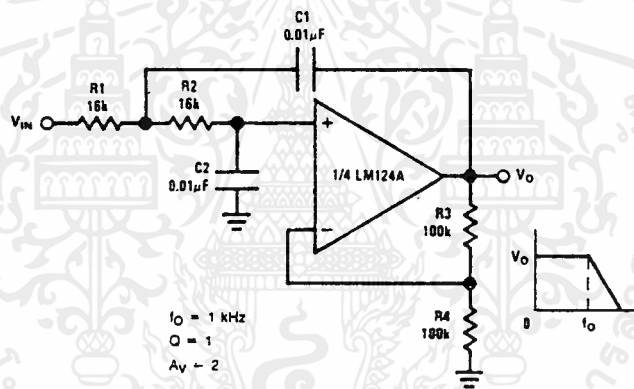
Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)

AC Coupled Non-Inverting Amplifier



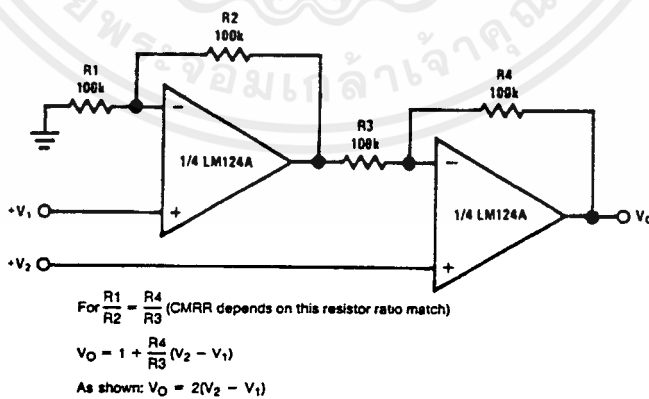
TL/H/9299-25

DC Coupled Low-Pass RC Active Filter



TL/H/9299-26

High Input Z, DC Differential Amplifier

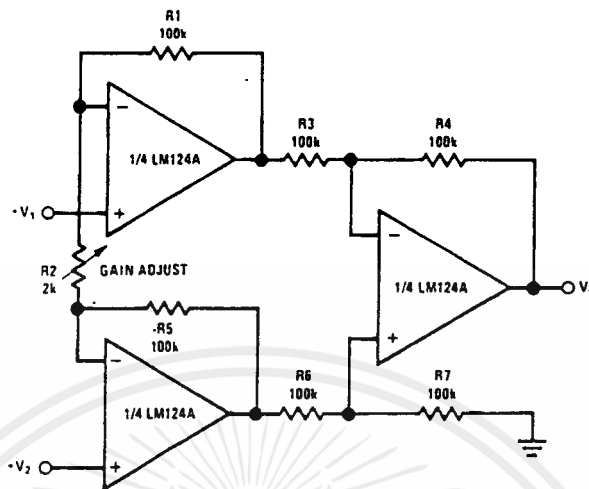


TL/H/9299-27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)

High Input Z Adjustable-Gain DC Instrumentation Amplifier



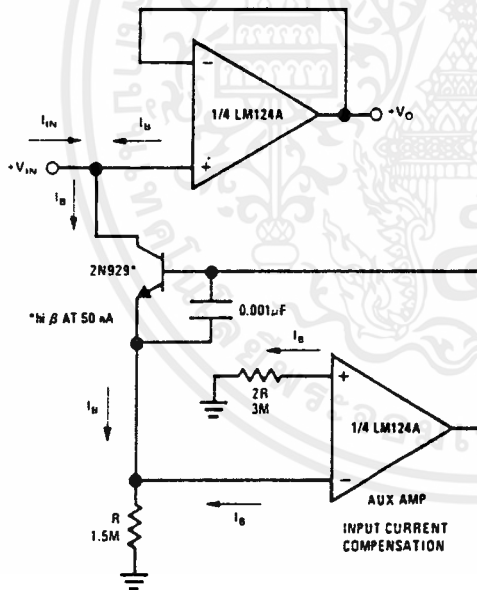
If $R1 = R5$ & $R3 = R4 = R6 = R7$ (CMRR depends on match)

$$V_O = 1 + \frac{2R1}{R2} (V_2 - V_1)$$

As shown $V_O = 101 (V_2 - V_1)$

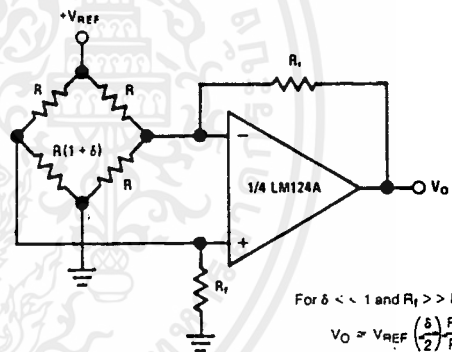
TL/H/9299-28

Using Symmetrical Amplifiers to Reduce Input Current (General Concept)



TL/H/9299-29

Bridge Current Amplifier



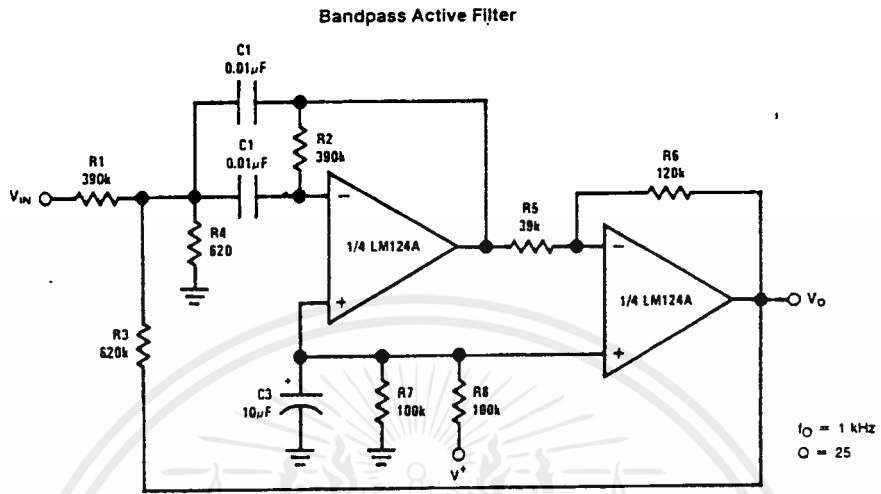
For $\delta \ll 1$ and $R_f \gg R$

$$V_O \approx V_{REF} \left(\frac{\delta}{2} \right) \frac{R_f}{R}$$

TL/H/9299-30

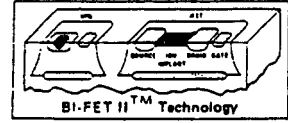
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ($V^+ = 5.0 V_{DC}$) (Continued)



TL/H/9299-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

General Description

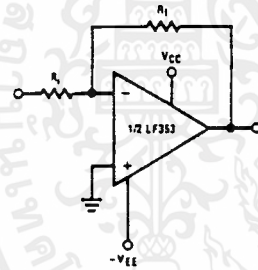
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

Features

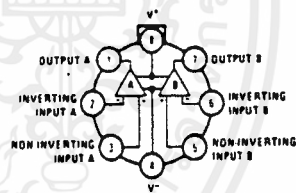
- Internally trimmed offset voltage 10 mV
- Low input bias current 50 pA
- Low input noise voltage 16 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.6 mA
- High input impedance 10¹² Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20V_{p-p}$, $BW = 20 \text{ Hz} - 20 \text{ kHz}$ < 0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection



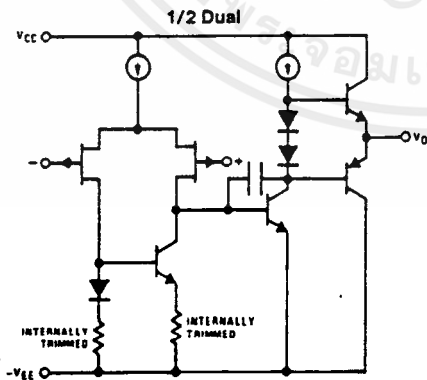
Connection Diagrams

Metal Can Package (Top View)

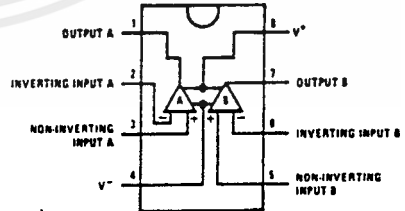


Order Number LF353H
See NS Package Number H08C

Simplified Schematic



Dual-In-Line Package (Top View)



Order Number LF353J, LF353M or LF353N
See NS Package Number J08A, M08A or N08E

TL/H/5649-1

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	± 18V
Power Dissipation	(Note 1)
Operating Temperature Range	0°C to +70°C
T _J (MAX)	150°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous

Storage Temperature Range	-65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD rating to be determined.	

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10kΩ, T _A = 25°C Over Temperature		5	10 13	mV mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10 kΩ		10		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		25	100 4	pA nA
I _B	Input Bias Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		50	200 8	pA nA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ± 15V, T _A = 25°C V _O = ± 10V, R _L = 2 kΩ Over Temperature	25	100		V/mV V/mV
V _O	Output Voltage Swing	V _S = ± 15V, R _L = 10kΩ	± 12	± 13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ± 15V	± 11	+ 15 - 12		V V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I _S	Supply Current			3.6	6.5	mA

AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
*	Amplifier to Amplifier Coupling	T _A = 25°C, f = 1 Hz - 20 kHz (Input Referred)		- 120		dB
SR	Slew Rate	V _S = ± 15V, T _A = 25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V _S = ± 15V, T _A = 25°C	2.7	4		MHz
e _n	Equivalent Input Noise Voltage	T _A = 25°C, R _S = 100Ω, f = 1000 Hz		25		nV/√Hz
i _n	Equivalent Input Noise Current	T _J = 25°C, f = 1000 Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, and 158°C/W typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: The power dissipation limit, however, cannot be exceeded.

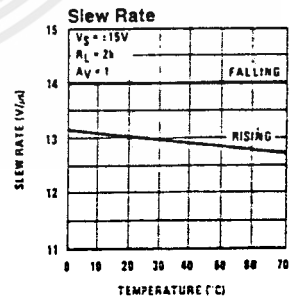
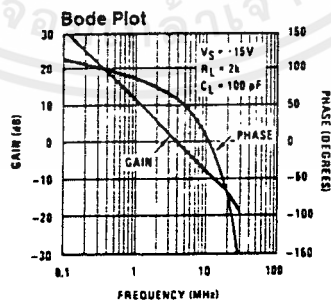
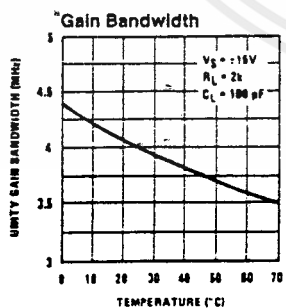
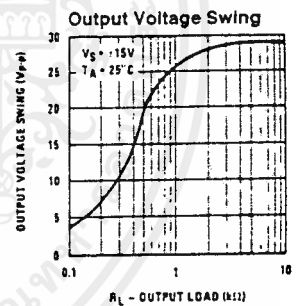
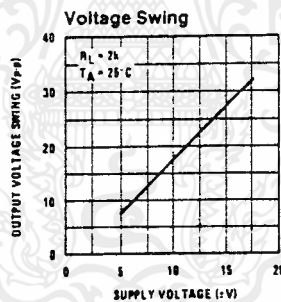
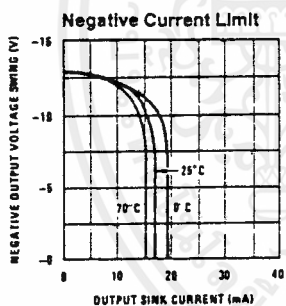
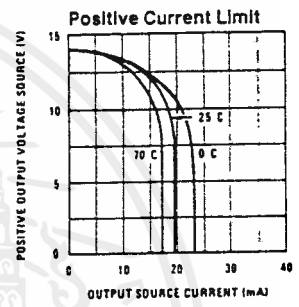
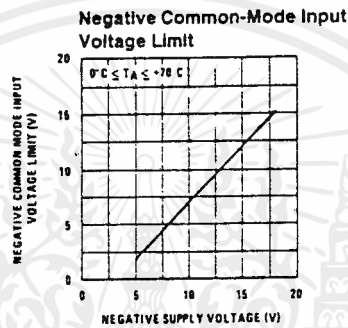
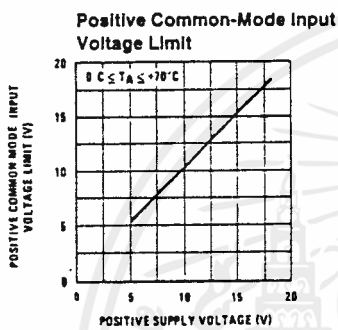
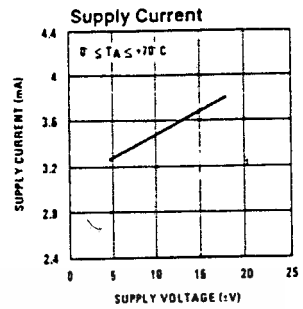
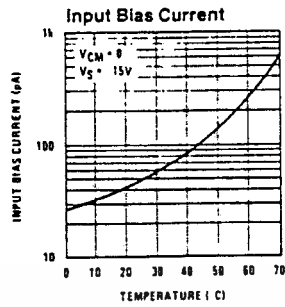
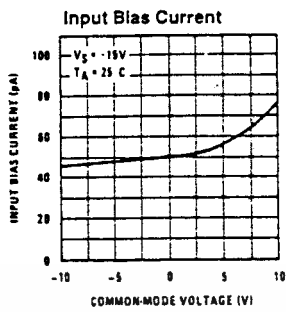
Note 4: These specifications apply for V_S = ± 15V and 0°C ≤ T_A ≤ +70°C. V_{OS}, I_B and I_{OS} are measured at V_{CM} = 0.

Note 5: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. T_J = T_A + θ_{JA} P_D where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. V_S = ± 6V to ± 15V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

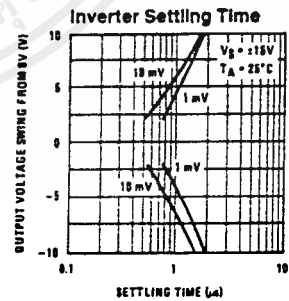
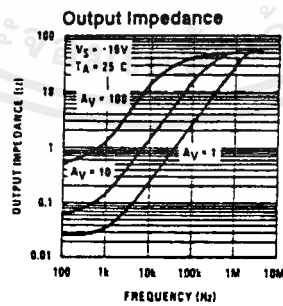
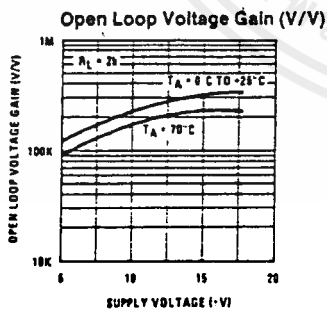
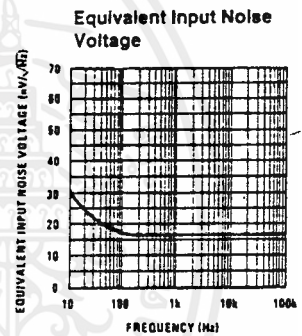
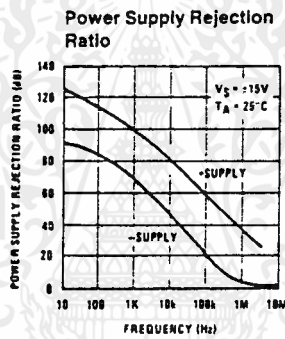
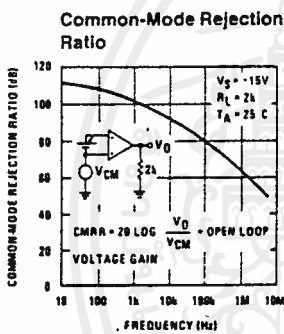
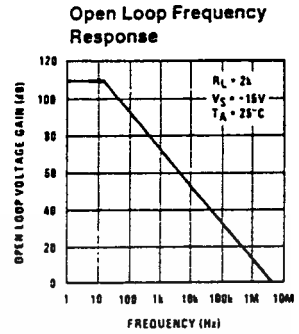
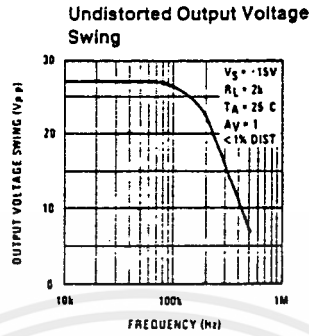
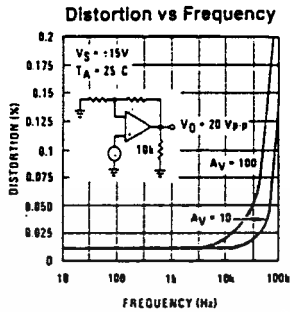
Typical Performance Characteristics



TL/H/5649-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

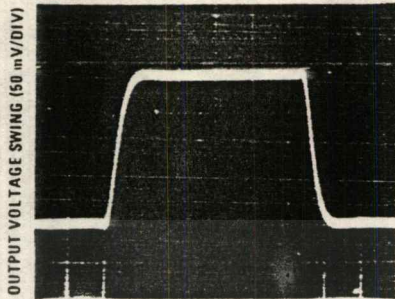


TL/H/5649-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pulse Response

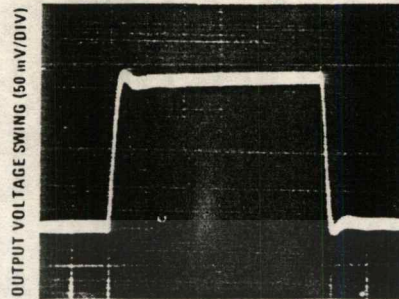
Small Signaling Inverting



TIME (0.2 μ s/DIV)

TL/H/5649-4

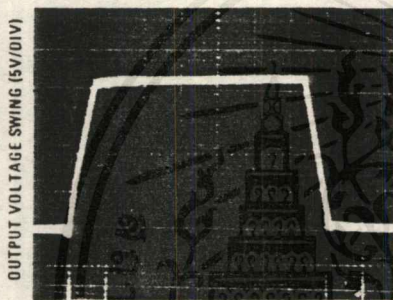
Small Signal Non-Inverting



TIME (0.2 μ s/DIV)

TL/H/5649-5

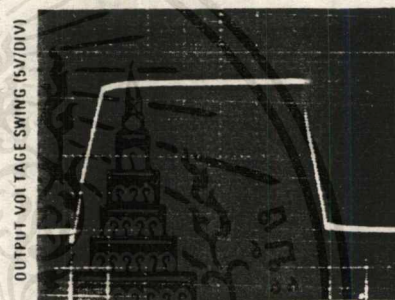
Large Signal Inverting



TIME (2 μ s/DIV)

TL/H/5649-6

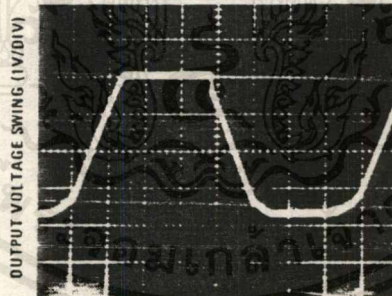
Large Signal Non-Inverting



TIME (2 μ s/DIV)

TL/H/5649-7

Current Limit ($R_L = 100\Omega$)



TIME (5 μ s/DIV)

TL/H/5649-8

Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Application Hints (Continued)

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifiers will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

Each amplifier is individually biased by a zener reference which allows normal circuit operation on $\pm 6V$ power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The amplifiers will drive a $2\text{ k}\Omega$ load resistance to $\pm 10V$ over the full temperature range of 0°C to $+70^\circ\text{C}$. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the result-

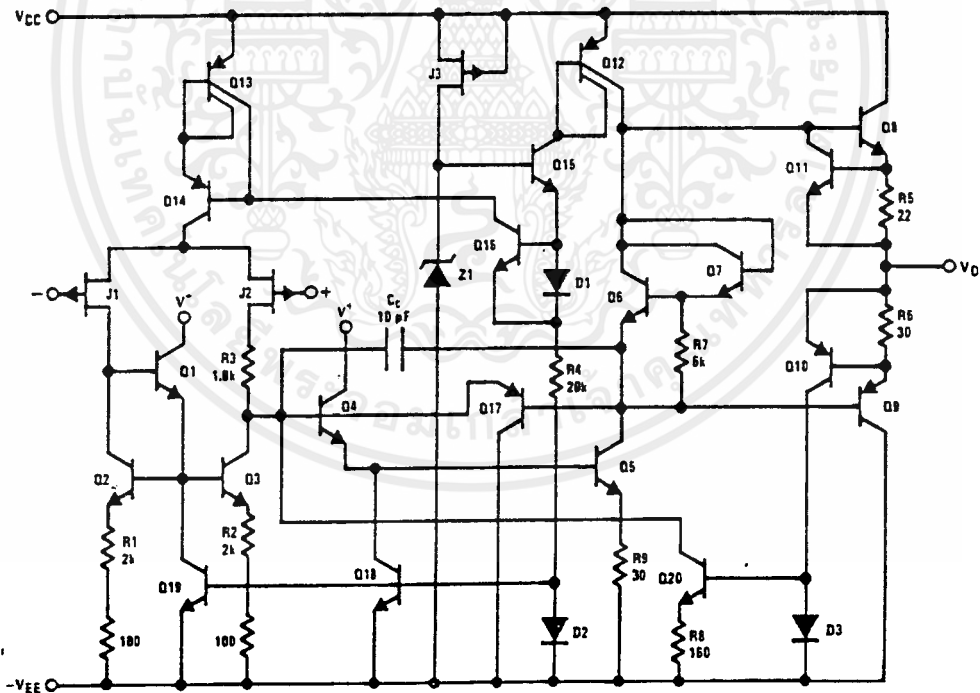
ing forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

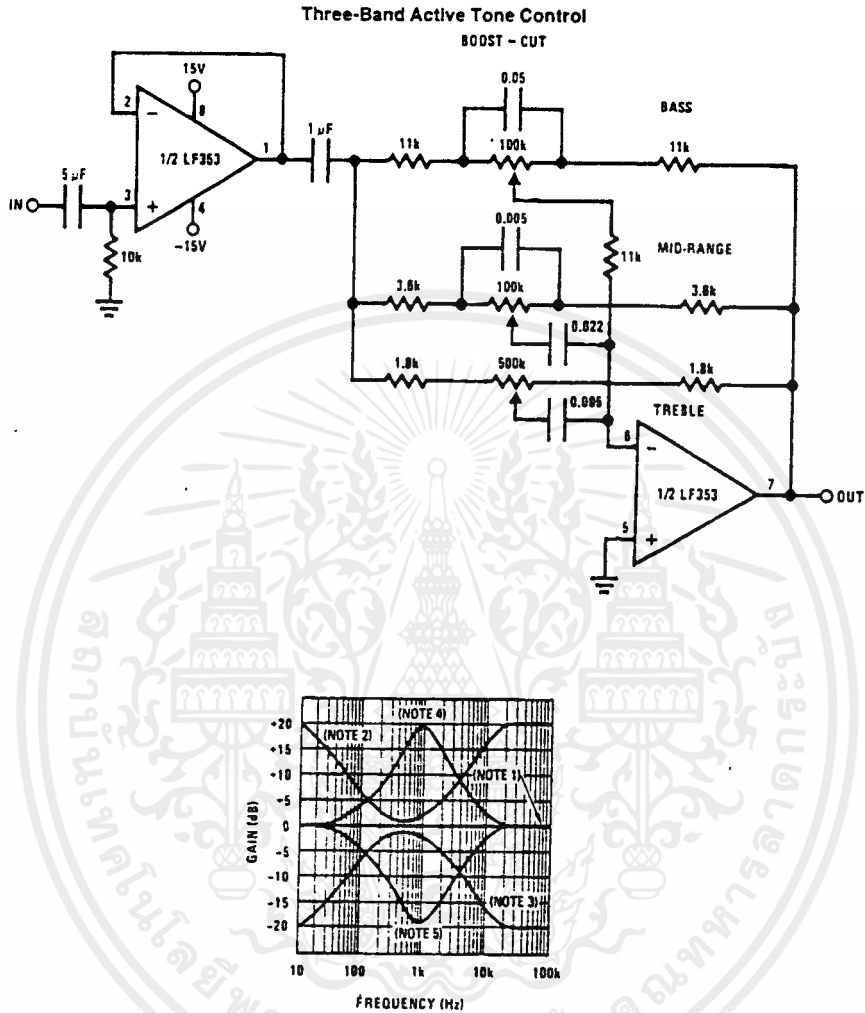
Detailed Schematic



TL/H/5649-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications



Note 1: All controls flat.

Note 2: Bass and treble boost, mid flat.

Note 3: Bass and treble cut, mid flat.

Note 4: Mid boost, bass and treble flat.

Note 5: Mid cut, bass and treble flat.

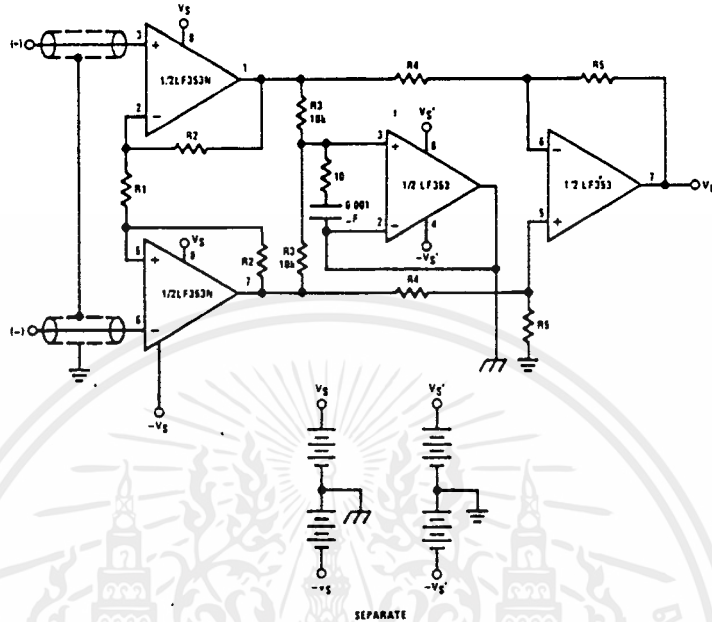
- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

TL/H/5649-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Improved CMRR Instrumentation Amplifier



$$A_V = \left(\frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

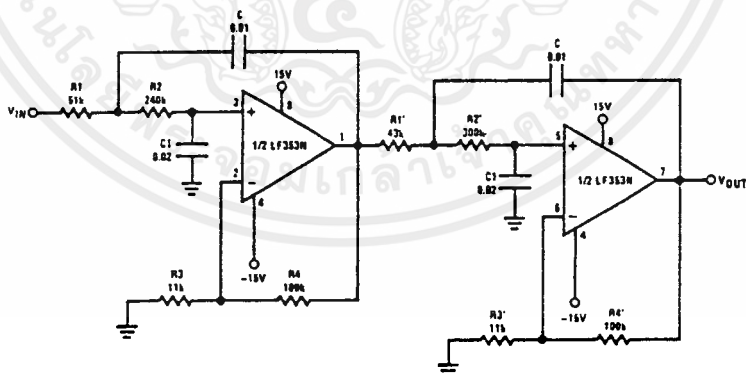
⏏ and ⏏ are separate isolated grounds

Matching of R2's, R4's and R5's control CMRR

With $A_{VT} = 1400$, resistor matching = 0.01%: CMRR = 136 dB

- Very high input impedance
- Super high CMRR

Fourth Order Low Pass Butterworth Filter



$$\bullet \text{ Corner frequency } (f_c) = \sqrt{\frac{1}{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$$

$$\bullet \text{ Passband gain } (H_0) = (1 + R_4/R_3) (1 + R_4'/R_3')$$

$$\bullet \text{ First stage } Q = 1.31$$

$$\bullet \text{ Second stage } Q = 0.541$$

• Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100

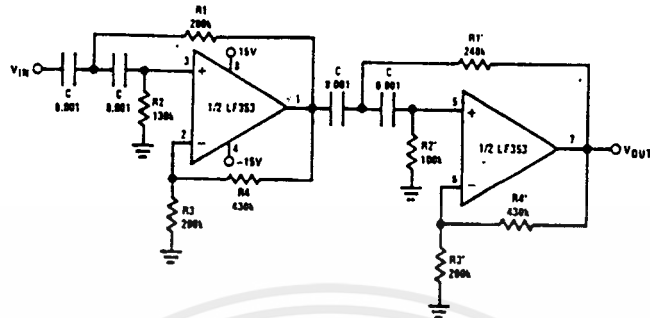
• Offset nulling necessary for accurate DC performance

TL/H/5649-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

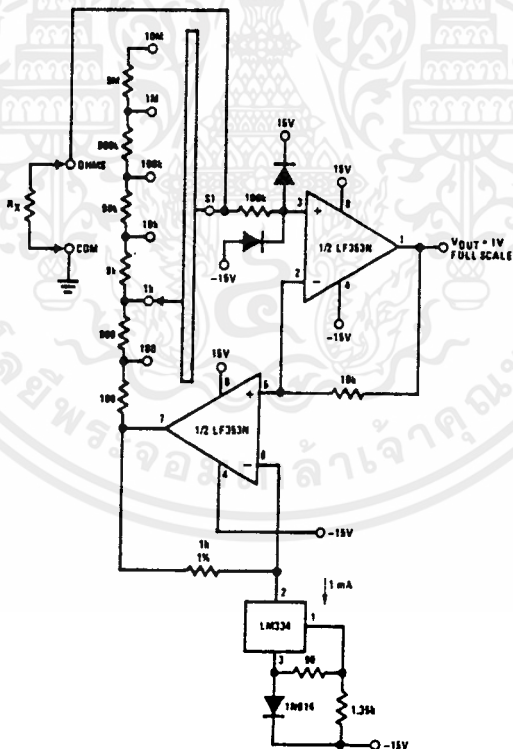
Typical Applications (Continued)

Fourth Order High Pass Butterworth Filter



- Corner frequency (f_c) = $\frac{1}{\sqrt{R_1 R_2 C^2}} = \frac{1}{\sqrt{R_1' R_2' C^2}} = \frac{1}{2\pi}$
- Passband gain ($H_0 = (1 + R_4/R_3)(1 + R_4'/R_3')$)
- First stage $Q = 1.31$
- Second stage $Q = 0.541$
- Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10.

Ohms to Volts Converter



$$V_O = \frac{1V}{R_{LADDER}} \times R_x$$

Where R_{LADDER} is the resistance from switch S1 pole to pin 7 of the LF353.

TL/H/5649-13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CD4001BM/CD4001BC Quad 2-Input NOR Buffered B Series Gate

CD4011BM/CD4011BC Quad 2-Input NAND Buffered B Series Gate

General Description

These quad gates are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. They have equal source and sink current capabilities and conform to standard B series output drive. The devices also have buffered outputs which improve transfer characteristics by providing very high gain.

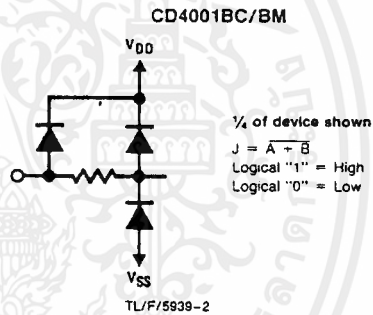
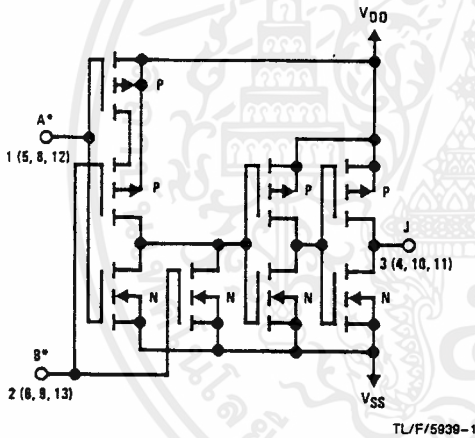
All inputs are protected against static discharge with diodes to V_{DD} and V_{SS} .

Features

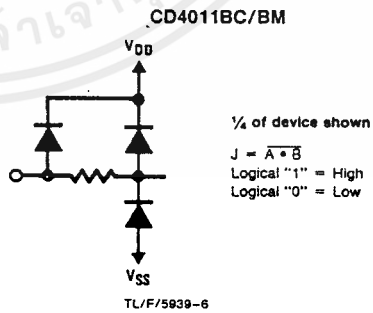
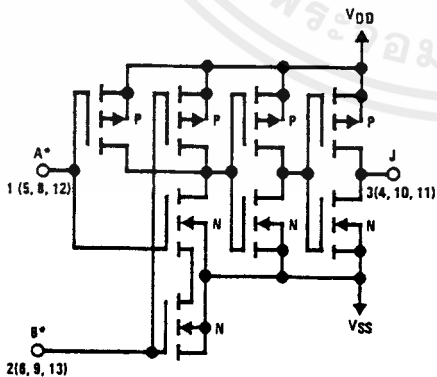
- Low power TTL compatibility
- 5V-10V-15V parametric ratings
- Symmetrical output characteristics
- Maximum input leakage 1 μ A at 15V over full temperature range

Fan out of 2 driving 74L or 1 driving 74LS

Schematic Diagrams



*All inputs protected by standard CMOS protection circuit.



*All inputs protected by standard CMOS protection circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Voltage at any Pin	-0.5V to $V_{DD} + 0.5V$
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
V_{DD} Range	-0.5 V_{DC} to +18 V_{DC}
Storage Temperature (T_S)	-65°C to +150°C
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Operating Conditions

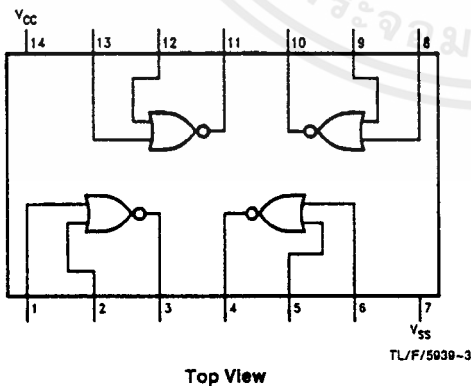
Operating Range (V_{DD})	3 V_{DC} to 15 V_{DC}
Operating Temperature Range	
CD4001BM, CD4011BM	-55°C to +125°C
CD4001BC, CD4011BC	-40°C to +85°C

DC Electrical Characteristics CD4001BM, CD4011BM (Note 2)

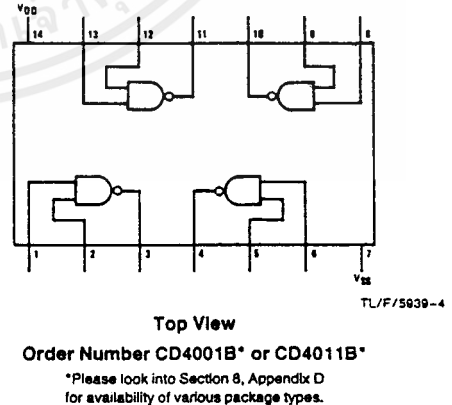
Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD}$ or V_{SS}		0.25		0.004	0.25		7.5	μA
		$V_{DD} = 10V, V_{IN} = V_{DD}$ or V_{SS}		0.50		0.005	0.50		15	μA
		$V_{DD} = 15V, V_{IN} = V_{DD}$ or V_{SS}		1.0		0.006	1.0		30	μA
V_{OL}	Low Level Output Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$ } $ I_O < 1 \mu A$		0.05		0	0.05		0.05	V
				0.05		0	0.05		0.05	V
				0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$ } $ I_O < 1 \mu A$	4.95		4.95	5		4.95		V
			9.95		9.95	10		9.95		V
			14.95		14.95	15		14.95		V
V_{IL}	Low Level Input Voltage	$V_{DD} = 5V, V_O = 4.5V$		1.5		2	1.5		1.5	V
		$V_{DD} = 10V, V_O = 9.0V$		3.0		4	3.0		3.0	V
		$V_{DD} = 15V, V_O = 13.5V$		4.0		6	4.0		4.0	V
V_{IH}	High Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$	3.5		3.5	3		3.5		V
		$V_{DD} = 10V, V_O = 1.0V$	7.0		7.0	6		7.0		V
		$V_{DD} = 15V, V_O = 1.5V$	11.0		11.0	9		11.0		V
I_{OL}	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		mA
I_{OH}	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.64		-0.51	-0.88		-0.36		mA
		$V_{DD} = 10V, V_O = 9.5V$	-1.6		-1.3	-2.25		-0.9		mA
		$V_{DD} = 15V, V_O = 13.5V$	-4.2		-3.4	-8.8		-2.4		mA
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.10		-10^{-5}	-0.10		-1.0	μA
		$V_{DD} = 15V, V_{IN} = 15V$		0.10		10^{-5}	0.10		1.0	μA

Connection Diagrams

CD4001BC/CD4001BM
Dual-In-Line Package



CD4011BC/CD4011BM
Dual-In-Line Package



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics CD4001BC, CD4011BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I _{DD}	Quiescent Device Current	V _{DD} = 5V, V _{IN} = V _{DD} or V _{SS}		1		0.004	1		7.5	μA
		V _{DD} = 10V, V _{IN} = V _{DD} or V _{SS}		2		0.005	2		15	μA
		V _{DD} = 15V, V _{IN} = V _{DD} or V _{SS}		4		0.006	4		30	μA
V _{OL}	Low Level Output Voltage	V _{DD} = 5V } I _O < 1 μA		0.05		0	0.05		0.05	V
		V _{DD} = 10V }		0.05		0	0.05		0.05	V
		V _{DD} = 15V }		0.05		0	0.05		0.05	V
V _{OH}	High Level Output Voltage	V _{DD} = 5V } I _O < 1 μA	4.95		4.95	5		4.95		V
		V _{DD} = 10V }	9.95		9.95	10		9.95		V
		V _{DD} = 15V }	14.95		14.95	15		14.95		V
V _{IL}	Low Level Input Voltage	V _{DD} = 5V, V _O = 4.5V		1.5		2	1.5		1.5	V
		V _{DD} = 10V, V _O = 9.0V		3.0		4	3.0		3.0	V
		V _{DD} = 15V, V _O = 13.5V		4.0		6	4.0		4.0	V
V _{IH}	High Level Input Voltage	V _{DD} = 5V, V _O = 0.5V	3.5		3.5	3		3.5		V
		V _{DD} = 10V, V _O = 1.0V	7.0		7.0	6		7.0		V
		V _{DD} = 15V, V _O = 1.5V	11.0		11.0	9		11.0		V
I _{OL}	Low Level Output Current (Note 3)	V _{DD} = 5V, V _O = 0.4V	0.52		0.44	0.88		0.36		mA
		V _{DD} = 10V, V _O = 0.5V	1.3		1.1	2.25		0.9		mA
		V _{DD} = 15V, V _O = 1.5V	3.6		3.0	8.8		2.4		mA
I _{OH}	High Level Output Current (Note 3)	V _{DD} = 5V, V _O = 4.6V	-0.52		-0.44	-0.88		-0.36		mA
		V _{DD} = 10V, V _O = 9.5V	-1.3		-1.1	-2.25		-0.9		mA
		V _{DD} = 15V, V _O = 13.5V	-3.6		-3.0	-8.8		-2.4		mA
I _{IN}	Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.30		-10 ⁻⁵	-0.30		-1.0	μA
		V _{DD} = 15V, V _{IN} = 15V		0.30		10 ⁻⁵	0.30		1.0	μA

AC Electrical Characteristics* CD4001BC, CD4001BM

T_A = 25°C, Input t_r, t_f = 20 ns, C_L = 50 pF, R_L = 200k. Typical temperature coefficient is 0.3%/°C.

Symbol	Parameter	Conditions	Typ	Max	Units
t _{PHL}	Propagation Delay Time, High-to-Low Level	V _{DD} = 5V	120	250	ns
		V _{DD} = 10V	50	100	ns
		V _{DD} = 15V	35	70	ns
t _{PLH}	Propagation Delay Time, Low-to-High Level	V _{DD} = 5V	110	250	ns
		V _{DD} = 10V	50	100	ns
		V _{DD} = 15V	35	70	ns
t _{THL} , t _{TLH}	Transition Time	V _{DD} = 5V	90	200	ns
		V _{DD} = 10V	50	100	ns
		V _{DD} = 15V	40	80	ns
C _{IN}	Average Input Capacitance	Any Input	5	7.5	pF
C _{PD}	Power Dissipation Capacity	Any Gate	14		pF

*AC Parameters are guaranteed by DC correlated testing.

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: All voltages measured with respect to V_{SS} unless otherwise specified.

Note 3: I_{OL} and I_{OH} are tested one output at a time.

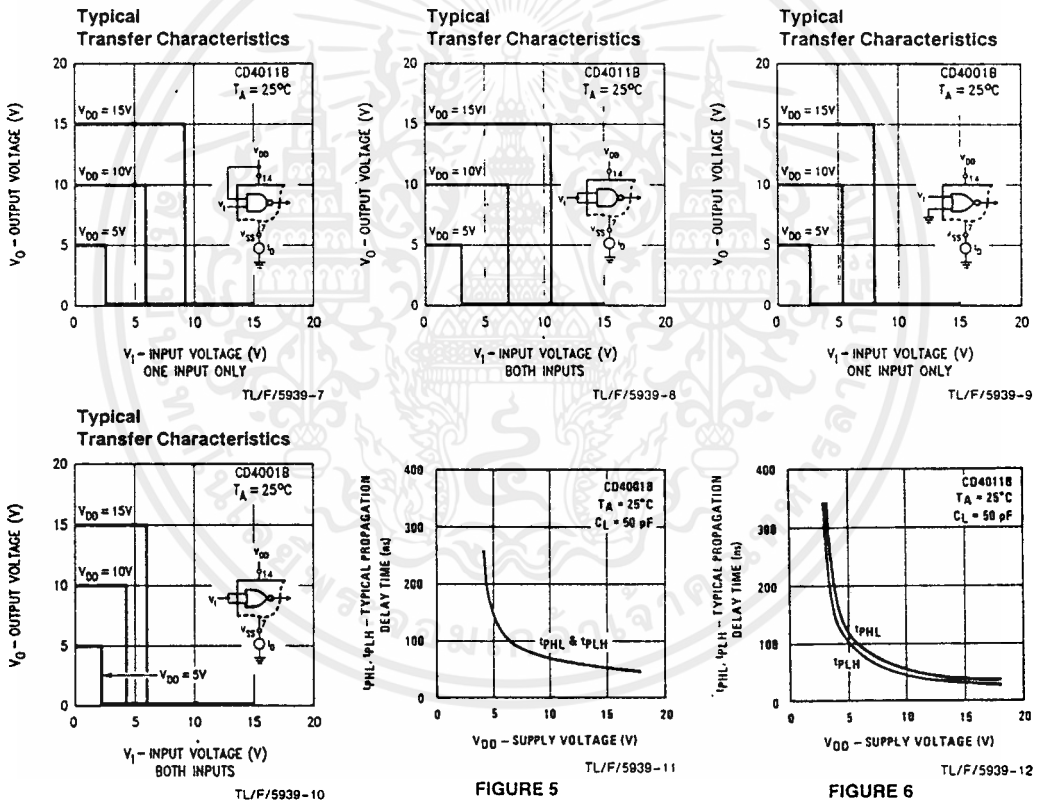
AC Electrical Characteristics* CD4011BC, CD4011BM

$T_A = 25^\circ\text{C}$, Input $t_i = 20$ ns, $C_L = 50$ pF, $R_L = 200\text{k}$. Typical Temperature Coefficient is $0.3\%/^\circ\text{C}$.

Symbol	Parameter	Conditions	Typ	Max	Units
t_{PHL}	Propagation Delay, High-to-Low Level	$V_{DD} = 5\text{V}$	120	250	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	35	70	ns
t_{PLH}	Propagation Delay, Low-to-High Level	$V_{DD} = 5\text{V}$	85	250	ns
		$V_{DD} = 10\text{V}$	40	100	ns
		$V_{DD} = 15\text{V}$	30	70	ns
t_{THL}, t_{TLH}	Transition Time	$V_{DD} = 5\text{V}$	90	200	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	40	80	ns
C_{IN}	Average Input Capacitance	Any Input	5	7.5	pF
C_{PD}	Power Dissipation Capacity	Any Gate	14		pF

*AC Parameters are guaranteed by DC correlated testing.

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

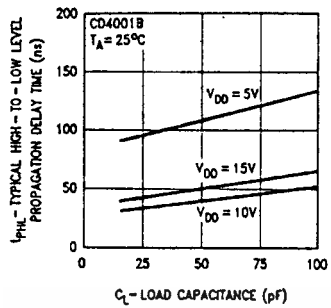


FIGURE 7

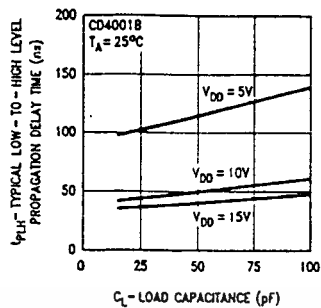


FIGURE 8

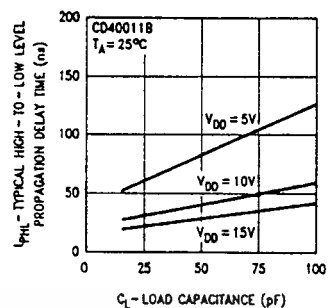


FIGURE 9

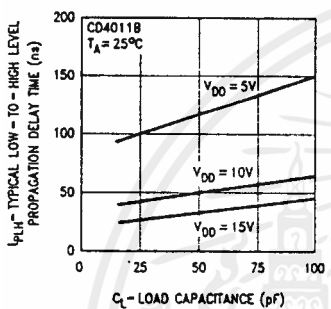


FIGURE 10

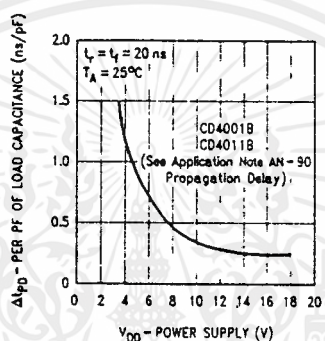


FIGURE 11

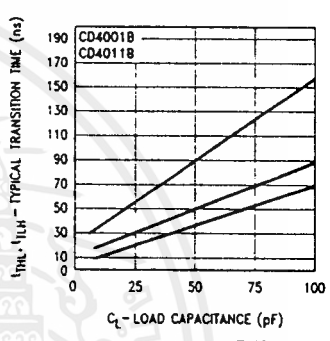


FIGURE 12

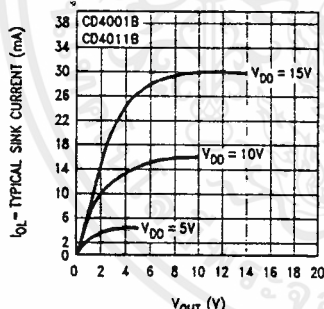


FIGURE 13

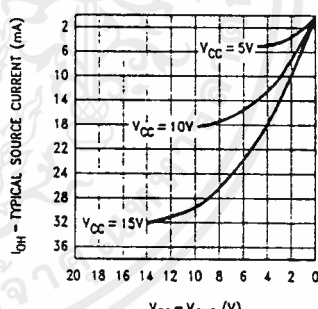


FIGURE 14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CD4017BM/CD4017BC Decade Counter/Divider with 10 Decoded Outputs CD4022BM/CD4022BC Divide-by-8 Counter/Divider with 8 Decoded Outputs

General Description

The CD4017BM/CD4017BC is a 5-stage divide-by-10 Johnson counter with 10 decoded outputs and a carry out bit.

The CD4022BM/CD4022BC is a 4-stage divide-by-8 Johnson counter with 8 decoded outputs and a carry-out bit.

These counters are cleared to their zero count by a logical "1" on their reset line. These counters are advanced on the positive edge of the clock signal when the clock enable signal is in the logical "0" state.

The configuration of the CD4017BM/CD4017BC and CD4022BM/CD4022BC permits medium speed operation and assures a hazard free counting sequence. The 10/8 decoded outputs are normally in the logical "0" state and go to the logical "1" state only at their respective time slot. Each decoded output remains high for 1 full clock cycle. The carry-out signal completes a full cycle for every 10/8 clock input cycles and is used as a ripple carry signal to any succeeding stages.

Features

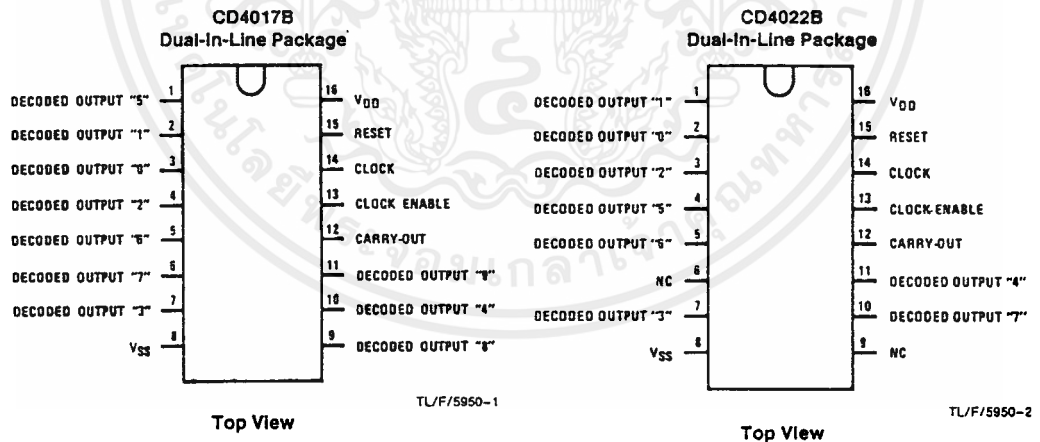
- Wide supply voltage range
- High noise immunity
- Low power TTL compatibility
- Medium speed operation
- Low power
- Fully static operation

3.0V to 15V
0.45 V_{DD} (typ.)
Fan out of 2 driving 74L
or 1 driving 74LS
5.0 MHz (typ.)
with 10V V_{DD}
10 μW (typ.)

Applications

- Automotive
- Instrumentation
- Medical electronics
- Alarm systems
- Industrial electronics
- Remote metering

Connection Diagrams



Order Number CD4017B* or CD4022B*

*Please look into Section 8, Appendix D for availability of various package types.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

DC Supply Voltage (V_{DD})	-0.5 V_{DC} to +18 V_{DC}
Input Voltage (V_{IN})	-0.5 V_{DC} to V_{DD} +0.5 V_{DC}
Storage Temperature (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 2)

DC Supply Voltage (V_{DD})	+3 V_{DC} to +15 V_{DC}
Input Voltage (V_{IN})	0 to V_{DD} V_{DC}
Operating Temperature Range (T_A)	
CD4017BM, CD4022BM	-55°C to +125°C
CD4017BC, CD4022BC	-40°C to +85°C

DC Electrical Characteristics CD4017BM, CD4022BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD}$ or V_{SS}		5		0.3	5		150	μA
		$V_{DD} = 10V, V_{IN} = V_{DD}$ or V_{SS}		10		0.5	10		300	μA
		$V_{DD} = 15V, V_{IN} = V_{DD}$ or V_{SS}		20		1.0	20		600	μA
V_{OL}	Low Level Output Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
		$V_{DD} = 15V$		0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
		$V_{DD} = 15V$	14.95		14.95	15		14.95		V
V_{IL}	Low Level Input Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$		1.5			1.5		1.5	V
		$V_{DD} = 10V, V_O = 1.0V$ or $9.0V$		3.0			3.0		3.0	V
		$V_{DD} = 15V, V_O = 1.5V$ or $13.5V$		4.0			4.0		4.0	V
V_{IH}	High Level Input Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$	3.5		3.5			3.5		V
		$V_{DD} = 10V, V_O = 1.0V$ or $9.0V$	7.0		7.0			7.0		V
		$V_{DD} = 15V, V_O = 1.5V$ or $13.5V$	11.0		11.0			11.0		V
I_{OL}	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		$m A$
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		$m A$
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		$m A$
I_{OH}	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.25		-0.2	-0.36		-0.14		$m A$
		$V_{DD} = 10V, V_O = 9.5V$	-0.62		-0.5	-0.9		-0.35		$m A$
		$V_{DD} = 15V, V_O = 13.5V$	-1.8		-1.5	-3.5		-1.1		$m A$
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.1		-10^{-5}	-0.1		-1.0	μA
		$V_{DD} = 15V, V_{IN} = 15V$		0.1		10^{-5}	0.1		1.0	μA

DC Electrical Characteristics CD4017BC, CD4022BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		20		0.5	20		150	μA
		$V_{DD} = 10V$		40		1.0	40		300	μA
		$V_{DD} = 15V$		80		5.0	80		600	μA
V_{OL}	Low Level Output Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
		$V_{DD} = 15V$		0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$ I_{OL} < 1.0 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
		$V_{DD} = 15V$	14.95		14.95	15		14.95		V

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: $V_{SS} = 0V$ unless otherwise specified.

Note 3: I_{OL} and I_{OH} are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics CD4017BC, CD4022BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
V _{IL}	Low Level Input Voltage	$ I_O < 1.0 \mu A$ $V_{DD} = 5V, V_O = 0.5V \text{ or } 4.5V$		1.5				1.5		V
		$V_{DD} = 10V, V_O = 1.0V \text{ or } 9.0V$		3.0			3.0		3.0	V
		$V_{DD} = 15V, V_O = 1.5V \text{ or } 13.5V$		4.0			4.0		4.0	V
V _{IH}	High Level Input Voltage	$ I_O < 1.0 \mu A$ $V_{DD} = 5V, V_O = 0.5V \text{ or } 4.5V$	3.5		3.5			3.5		V
		$V_{DD} = 10V, V_O = 1.0V \text{ or } 9.0V$	7.0		7.0			7.0		V
		$V_{DD} = 15V, V_O = 1.5V \text{ or } 13.5V$	11.0		11.0			11.0		V
I _{OL}	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.52		0.44	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.3		1.1	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	3.6		3.0	8.8		2.4		mA
I _{OH}	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.2		-0.16	-0.36		-0.12		mA
		$V_{DD} = 10V, V_O = 9.5V$	-0.5		-0.4	-0.9		-0.3		mA
		$V_{DD} = 15V, V_O = 13.5V$	-1.4		-1.2	-3.5		-1.0		mA
I _{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$ $V_{DD} = 15V, V_{IN} = 15V$		-0.3 0.3		-10^{-5} 10^{-5}		-0.3 0.3		μA μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Note 3: I_{OL} and I_{OH} are tested one output at a time.

AC Electrical Characteristics*

T_A = 25°C, C_L = 50 pF, R_L = 200k, t_{rCL} and t_{fCL} = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
CLOCK OPERATION							
t _{PHL} , t _{PLH}	Propagation Delay Time Carry Out Line	$V_{DD} = 5V$		415	800	ns	
		$V_{DD} = 10V$		160	320	ns	
		$V_{DD} = 15V$		130	250	ns	
	Carry Out Line	$C_L = 15 \text{ pF}$	$V_{DD} = 5V$		240	480	ns
			$V_{DD} = 10V$		85	170	ns
			$V_{DD} = 15V$		70	140	ns
Decode Out Lines	$C_L = 15 \text{ pF}$	$V_{DD} = 5V$		500	1000	ns	
		$V_{DD} = 10V$		200	400	ns	
		$V_{DD} = 15V$		160	320	ns	
t _{TLH} , t _{THL}	Transition Time Carry Out and Decode Out Lines t _{TLH}	$V_{DD} = 5V$		200	360	ns	
		$V_{DD} = 10V$		100	180	ns	
		$V_{DD} = 15V$		80	130	ns	
	t _{THL}	$C_L = 15 \text{ pF}$	$V_{DD} = 5V$		100	200	ns
			$V_{DD} = 10V$		50	100	ns
			$V_{DD} = 15V$		40	80	ns
f _{CL}	Maximum Clock Frequency	Measured with Respect to Carry Output Line	$V_{DD} = 5V$	1.0	2	MHz	
			$V_{DD} = 10V$	2.5	5	MHz	
			$V_{DD} = 15V$	3.0	6	MHz	
t _{WL} , t _{WH}	Minimum Clock Pulse Width	$V_{DD} = 5V$		125	250	ns	
		$V_{DD} = 10V$		45	90	ns	
		$V_{DD} = 15V$		35	70	ns	
t _{rCL} , t _{fCL}	Clock Rise and Fall Time	$V_{DD} = 5V$			20	μs	
		$V_{DD} = 10V$			15	μs	
		$V_{DD} = 15V$			5	μs	
t _{SU}	Minimum Clock Inhibit Data Setup Time	$V_{DD} = 5V$		120	240	ns	
		$V_{DD} = 10V$		40	80	ns	
		$V_{DD} = 15V$		32	65	ns	
C _{IN}	Average Input Capacitance			5	7.5	pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

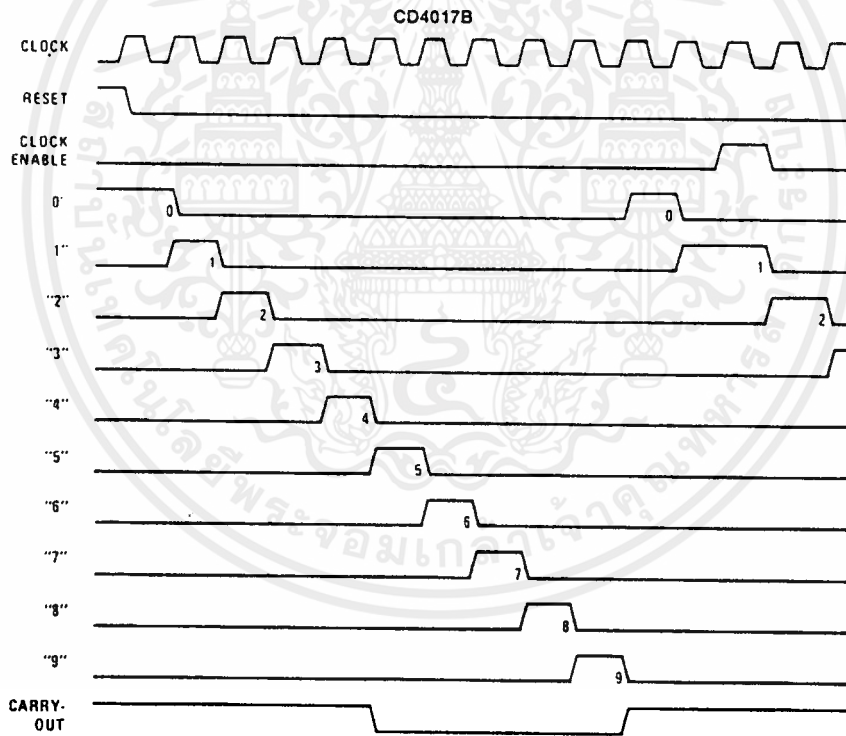
AC Electrical Characteristics*

$T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$, t_{rCL} and $t_{fCL} = 20\text{ ns}$, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
RESET OPERATION						
t_{PHL}, t_{PLH}	Propagation Delay Time Carry Out Line	$V_{DD} = 5\text{V}$		415	800	ns
		$V_{DD} = 10\text{V}$		160	320	ns
		$V_{DD} = 15\text{V}$		130	250	ns
	Carry Out Line	$V_{DD} = 5\text{V}$	} $C_L = 15\text{ pF}$	240	480	ns
		$V_{DD} = 10\text{V}$		85	170	ns
		$V_{DD} = 15\text{V}$		70	140	ns
	Decode Out Lines	$V_{DD} = 5\text{V}$		500	1000	ns
		$V_{DD} = 10\text{V}$		200	400	ns
		$V_{DD} = 15\text{V}$		160	320	ns
t_w	Minimum Reset Pulse Width	$V_{DD} = 5\text{V}$		200	400	ns
		$V_{DD} = 10\text{V}$		70	140	ns
		$V_{DD} = 15\text{V}$		55	110	ns
t_{REM}	Minimum Reset Removal Time	$V_{DD} = 5\text{V}$		75	150	ns
		$V_{DD} = 10\text{V}$		30	60	ns
		$V_{DD} = 15\text{V}$		25	50	ns

*AC Parameters are guaranteed by DC correlated testing.

Timing Diagrams

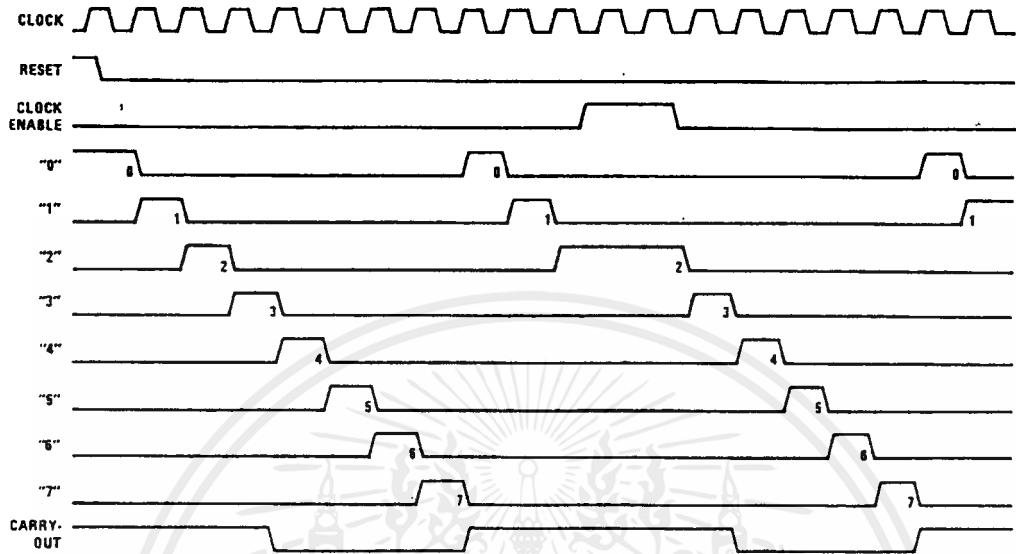


TL/F/5950-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagrams (Continued)

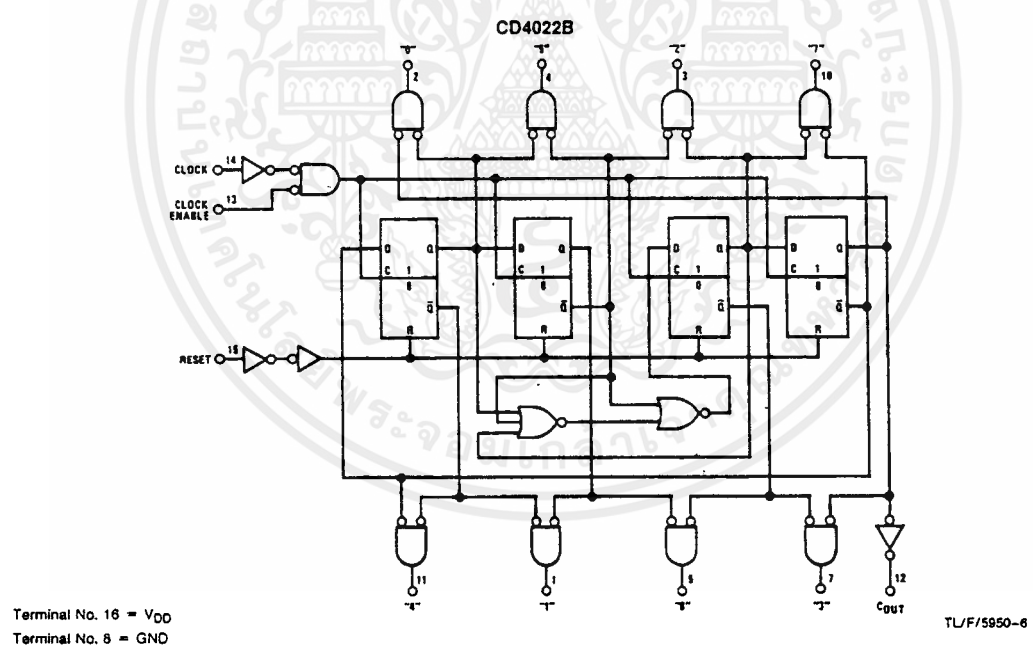
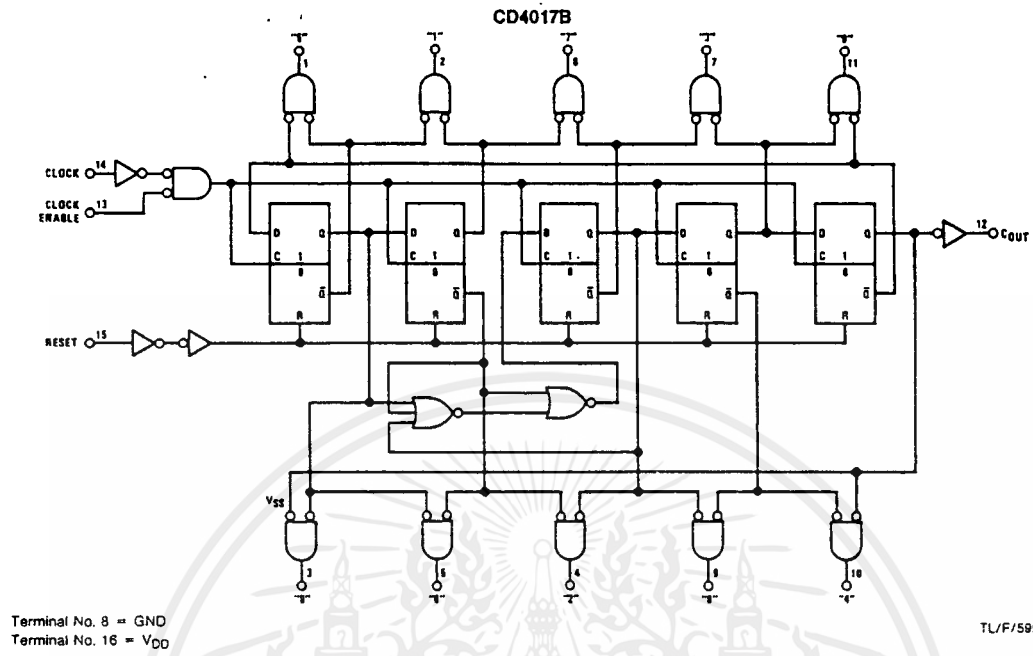
CD4022B



TL/F/5950-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Logic Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CD4029BM/CD4029BC Presettable Binary/Decade Up/Down Counter

General Description

The CD4029BM/CD4029BC is a presettable up/down counter which counts in either binary or decade mode depending on the voltage level applied at binary/decade input. When binary/decade is at logical "1", the counter counts in binary, otherwise it counts in decade. Similarly, the counter counts up when the up/down input is at logical "1" and vice versa.

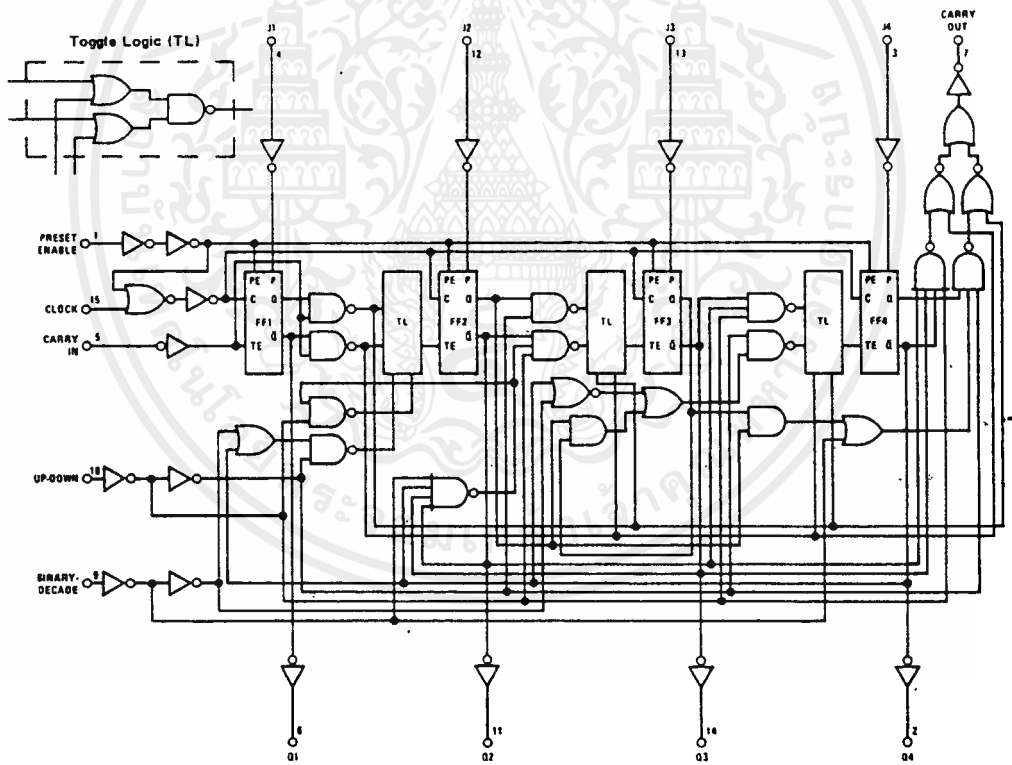
A logical "1" preset enable signal allows information at the "jam" inputs to preset the counter to any state asynchronously with the clock. The counter is advanced one count at the positive-going edge of the clock if the carry in and preset enable inputs are at logical "0". Advancement is inhibited when either or both of these two inputs is at logical "1". The carry out signal is normally at logical "1" state and goes to logical "0" state when the counter reaches its maximum

count in the "up" mode or the minimum count in the "down" mode provided the carry input is at logical "0" state. All inputs are protected against static discharge by diode clamps to both V_{DD} and V_{SS} .

Features

- Wide supply voltage range 3V to 15V
- High noise immunity 0.45 V_{DD} (typ.)
- Low power fan out of 2
- TTL compatibility driving 74L
- or 1 driving 74LS
- Parallel jam inputs
- Binary or BCD decade up/down counting

Logic Diagram



TL/F/5960-1

Absolute Maximum Ratings

(Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

DC Supply Voltage (V_{DD})	-0.5V to +18 V_{DC}
Input Voltage (V_{IN})	-0.5V to V_{DD} + 0.5 V_{DC}
Storage Temperature Range (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating

Conditions (Note 2)

DC Supply Voltage (V_{DD})	3V to 15 V_{DC}
Input Voltage (V_{IN})	0V to V_{DD} V_{DC}
Operating Temperature Range (T_A)	
CD4029BM	-55°C to +125°C
CD4029BC	-40°C to +85°C

DC Electrical Characteristics CD4029BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		5			5	5	150	μA
		$V_{DD} = 10V$		10			10		300	μA
		$V_{DD} = 15V$		20			20		600	μA
V_{OL}	Low Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$		4.95		4.95	5		4.95	V
		$V_{DD} = 10V$		9.95		9.95	10		9.95	V
V_{IL}	Low Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V		1.5			1.5		1.5	V
		$V_{DD} = 10V, V_O = 1V$ or 9V		3.0			3.0		3.0	V
		$V_{DD} = 15V, V_O = 1.5V$ or 13.5V		4.0			4.0		4.0	V
V_{IH}	High Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V	3.5		3.5			3.5		V
		$V_{DD} = 10V, V_O = 1V$ or 9V	7.0		7.0			7.0		V
		$V_{DD} = 15V, V_O = 1.5V$ or 13.5V	11.0		11.0			11.0		V
I_{OL}	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		mA
I_{OH}	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.64		-0.51	-0.88		-0.36		mA
		$V_{DD} = 10V, V_O = 9.5V$	-1.6		-1.3	-2.25		-0.9		mA
		$V_{DD} = 15V, V_O = 13.5V$	-4.2		-3.4	-8.8		-2.4		mA
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.1		-10^{-5}		-0.1		μA
		$V_{DD} = 15V, V_{IN} = 15V$		0.1		10^{-5}		0.1		μA

DC Electrical Characteristics CD4029BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		20			20		150	μA
		$V_{DD} = 10V$		40			40		300	μA
		$V_{DD} = 15V$		80			80		600	μA
V_{OL}	Low Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
V_{OH}	High Level Output Voltage	$ I_O < 1 \mu A$								
		$V_{DD} = 5V$		4.95		4.95	5		4.95	V
		$V_{DD} = 10V$		9.95		9.95	10		9.95	V
V_{OH}	High Level Output Voltage	$V_{DD} = 15V$		14.95		14.95	15		14.95	V

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: $V_{SS} = 0V$ unless otherwise specified.

Note 3: I_{OH} and I_{OL} are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics CD4029BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
V _{IL}	Low Level Input Voltage	V _{DD} = 5V, V _O = 0.5V or 4.5V		1.5				1.5	1.5	V
		V _{DD} = 10V, V _O = 1V or 9V		3.0				3.0	3.0	V
		V _{DD} = 15V, V _O = 1.5V or 13.5V		4.0				4.0	4.0	V
V _{IH}	High Level Input Voltage	V _{DD} = 5V, V _O = 0.5V or 4.5V	3.5		3.5			3.5		V
		V _{DD} = 10V, V _O = 1V or 9V	7.0		7.0			7.0		V
		V _{DD} = 15V, V _O = 1.5V or 13.5V	11.0		11.0			11.0		V
I _{OL}	Low Level Output Current (Note 3)	V _{DD} = 5V, V _O = 0.4V	0.52		0.44	0.88		0.36		mA
		V _{DD} = 10V, V _O = 0.5V	1.3		1.1	2.25		0.9		mA
		V _{DD} = 15V, V _O = 1.5V	3.6		3.0	8.8		2.4		mA
I _{OH}	High Level Output Current (Note 3)	V _{DD} = 5V, V _O = 4.6V	-0.52		-0.44	-0.88		-0.36		mA
		V _{DD} = 10V, V _O = 9.5V	-1.3		-1.1	-2.25		-0.9		mA
		V _{DD} = 15V, V _O = 13.5V	-3.6		-3.0	-8.8		-2.4		mA
I _{IN}	Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.3		-10 ⁻⁵	-0.3		-1.0	μA
		V _{DD} = 15V, V _{IN} = 15V		0.3		10 ⁻⁵	0.3		1.0	μA

AC Electrical Characteristics*

T_A = 25°C, C_L = 50 pF, R_L = 200k, Input t_{rCL} = t_{fCL} = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CLOCKED OPERATION						
t _{PHL} or t _{PLH}	Propagation Delay Time to Q Outputs	V _{DD} = 5V		200	400	ns
		V _{DD} = 10V		85	170	ns
		V _{DD} = 15V		70	140	ns
t _{PHL} or t _{PLH}	Propagation Delay Time to Carry Output	V _{DD} = 5V		320	640	ns
		V _{DD} = 10V		135	270	ns
		V _{DD} = 15V		110	220	ns
t _{PHL} or t _{PLH}	Propagation Delay Time to Carry Output	C _L = 15 pF V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		285 120 95	570 240 190	ns ns ns
t _{THL} or t _{TLH}	Transition Time/Q or Carry Output	V _{DD} = 5V		100	200	ns
		V _{DD} = 10V		50	100	ns
		V _{DD} = 15V		40	80	ns
t _{WH} or t _{WL}	Minimum Clock Pulse Width	V _{DD} = 5V		160	320	ns
		V _{DD} = 10V		70	135	ns
		V _{DD} = 15V		55	110	ns
t _{rCL} or t _{fCL}	Maximum Clock Rise and Fall Time	V _{DD} = 5V	15			μs
		V _{DD} = 10V	10			μs
		V _{DD} = 15V	5			μs
t _{SU}	Minimum Set-Up Time	V _{DD} = 5V		180	360	ns
		V _{DD} = 10V		70	140	ns
		V _{DD} = 15V		55	110	ns
f _{CL}	Maximum Clock Frequency	V _{DD} = 5V	1.5	3.1		MHz
		V _{DD} = 10V	3.7	7.4		MHz
		V _{DD} = 15V	4.5	9		MHz
C _{IN}	Average Input Capacitance	Any Input		5	7.5	pF
C _{PD}	Power Dissipation Capacitance	Per Package (Note 4)		65		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Note 3: I_{OH} and I_{OL} are tested one output at a time.

AC Electrical Characteristics*

$T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}$, Input $t_{\text{CL}} = t_{\text{CL}} = 20\text{ ns}$, unless otherwise specified (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
PRESET ENABLE OPERATION						
t_{PHL} or t_{PLH}	Propagation Delay Time to Q output	$V_{\text{DD}} = 5\text{V}$		285	570	ns
		$V_{\text{DD}} = 10\text{V}$		115	230	ns
		$V_{\text{DD}} = 15\text{V}$		95	195	ns
t_{PHL} or t_{PLH}	Propagation Delay Time to Carry Output	$V_{\text{DD}} = 5\text{V}$		400	800	ns
		$V_{\text{DD}} = 10\text{V}$		165	330	ns
		$V_{\text{DD}} = 15\text{V}$		135	260	ns
t_{WH}	Minimum Preset Enable Pulse Width	$V_{\text{DD}} = 5\text{V}$		80	160	ns
		$V_{\text{DD}} = 10\text{V}$		30	60	ns
		$V_{\text{DD}} = 15\text{V}$		25	50	ns
t_{REM}	Minimum Preset Enable Removal Time	$V_{\text{DD}} = 5\text{V}$		150	300	ns
		$V_{\text{DD}} = 10\text{V}$		60	120	ns
		$V_{\text{DD}} = 15\text{V}$		50	100	ns
CARRY INPUT OPERATION						
t_{PHL} or t_{PLH}	Propagation Delay Time to Carry Output	$V_{\text{DD}} = 5\text{V}$		265	530	ns
		$V_{\text{DD}} = 10\text{V}$		110	220	ns
		$V_{\text{DD}} = 15\text{V}$		90	180	ns
t_{PHL} , t_{PLH}	Propagation Delay Time to Carry Output	$C_L = 15\text{ pF}$				
		$V_{\text{DD}} = 5\text{V}$		200	400	ns
		$V_{\text{DD}} = 10\text{V}$		85	170	ns
		$V_{\text{DD}} = 15\text{V}$		70	140	ns

*AC Parameters are guaranteed by DC correlated testing.

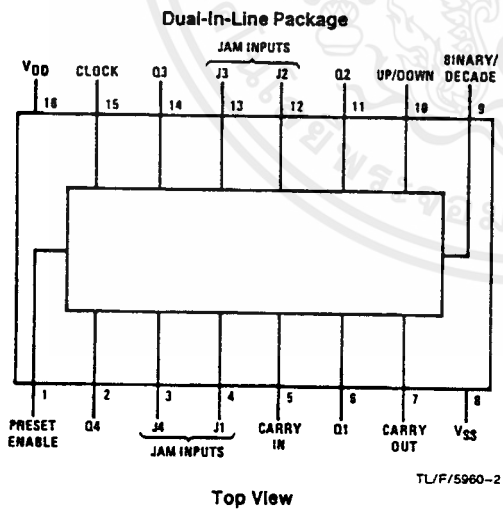
Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: $V_{\text{SS}} = 0\text{V}$ unless otherwise specified.

Note 3: I_{OH} and I_{OL} are tested one output at a time.

Note 4: C_{PD} determines the no load AC power consumption of any CMOS device. For complete explanation, see 54C/74C Family Characteristics application note, AN-90.

Connection Diagram



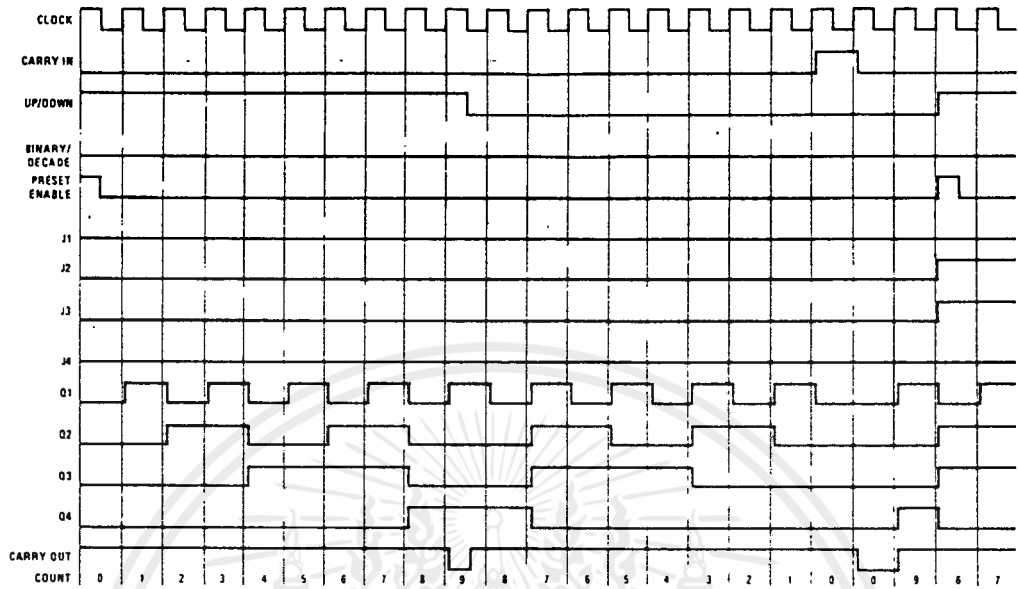
Order Number CD4029B*

*Please look into Section 8, Appendix D for availability of various package types.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

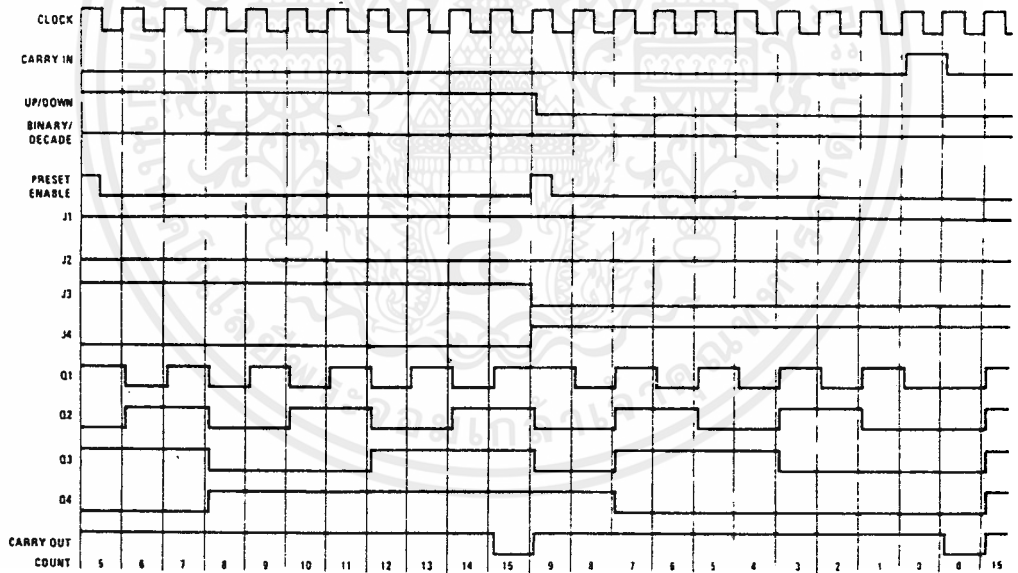
Logic Waveforms

Decade Mode



TL/F/5960-3

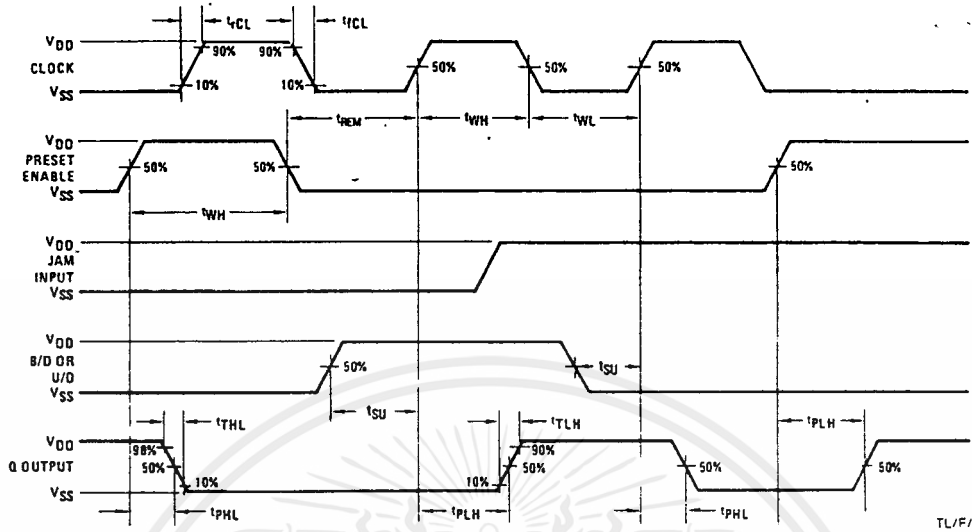
Binary Mode



TL/F/5960-4

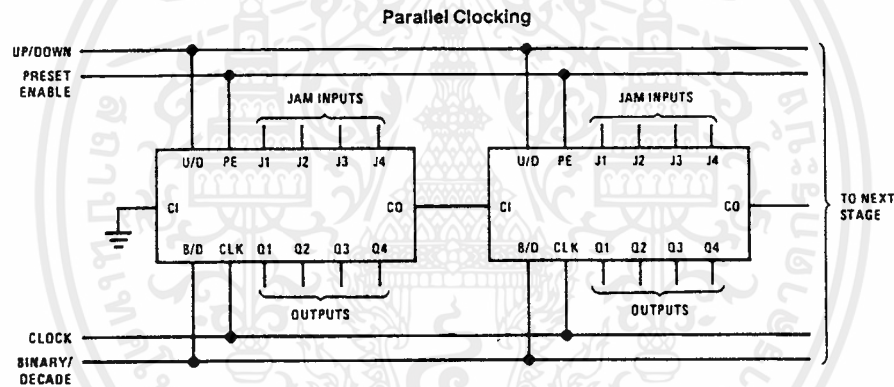
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Time Waveforms

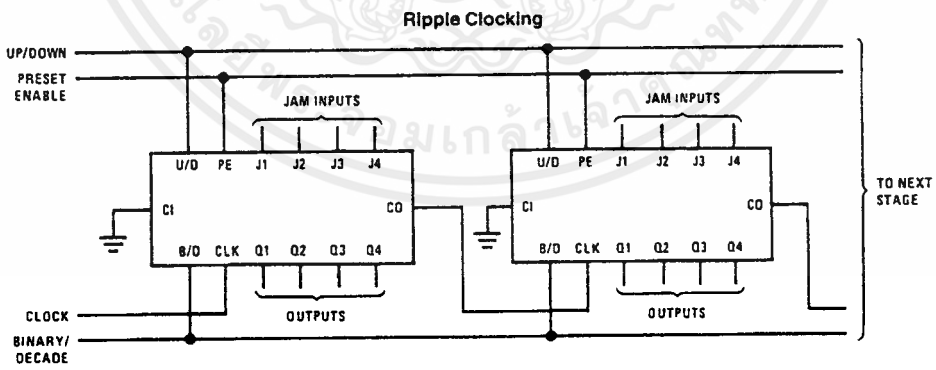


TL/F/5960-5

Cascading Packages



TL/F/5960-6



TL/F/5960-7

Carry out lines at the 2nd or later stages may have a negative-going spike due to differential internal delays. These spikes do not affect counter operation, but if the carry out is used to trigger external circuitry the carry out should be gated with the clock.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

LM317M

**THREE-TERMINAL ADJUSTABLE
OUTPUT POSITIVE VOLTAGE REGULATOR**

The LM317M is an adjustable 3-terminal positive voltage regulator capable of supplying in excess of 500 mA over an output voltage range of 1.2 V to 37 V. This voltage regulator is exceptionally easy to use and requires only two external resistors to set the output voltage. Further, it employs internal current limiting, thermal shutdown and safe area compensation, making it essentially blow-out proof.

The LM317M serves a wide variety of applications including local, on-card regulation. This device also makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjuster and output, the LM317M can be used as a precision current regulator.

- Output Current in Excess of 500 mA
- Output Adjustable Between 1.2 V and 37 V
- Internal Thermal Overload Protection
- Internal Short-Circuit-Current Limiting
- Output Transistor Safe-Area Compensation
- Floating Operation for High Voltage Applications
- Standard 3-Lead Transistor Packages
- Eliminates Stocking Many Fixed Voltages

**MEDIUM-CURRENT
THREE-TERMINAL
ADJUSTABLE POSITIVE
VOLTAGE REGULATOR**

**SILICON MONOLITHIC
INTEGRATED CIRCUIT**



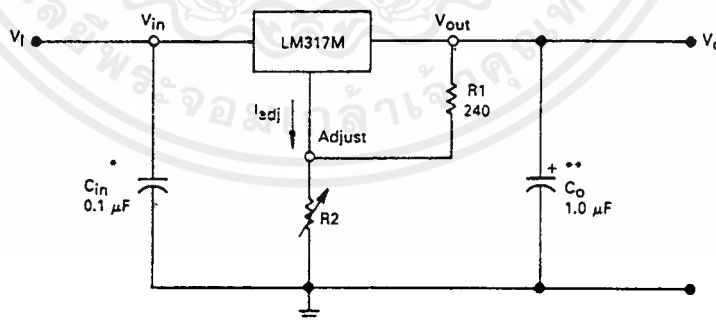
PIN 1. ADJUST
2. V_{out}
3. V_{in}

T SUFFIX
PLASTIC PACKAGE
CASE 221A-04

ORDERING INFORMATION

Device	Tested Operating Temperature Range	Package
LM317MT	T _J = 0°C to -125°C	Plastic Power

STANDARD APPLICATION



*C_{in} is required if regulator is located in appreciable distance from power supply filter.

**C_o is not needed for stability, however it does improve transient response.

$$V_O = 1.25 \text{ V} \left(1 + \frac{R_2}{R_1} \right) + I_{adj} R_2$$

Since I_{adj} is controlled to less than 100 μA, the error associated with this term is negligible in most applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Input-Output Voltage Differential	$V_I - V_O$	40	Vdc
Power Dissipation	P_D	Internally Limited	
Operating Junction Temperature Range	T_J	0 to +150	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS

($V_I - V_O = 5.0$ V, $I_O = 0.1$ A, $T_J = T_{low}$ to T_{high} [see Note 1], P_{max} per Note 2, unless otherwise specified.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Line Regulation (Note 3) $T_A = 25^\circ\text{C}$, $3.0\text{ V} \leq V_I - V_O \leq 40\text{ V}$	1	Reg _{line}	—	0.01	0.04	%V
Load Regulation (Note 3) $T_A = 25^\circ\text{C}$, $10\text{ mA} \leq I_O \leq 0.5\text{ A}$ $V_O \leq 5.0\text{ V}$ $V_O \geq 5.0\text{ V}$	2	Reg _{load}	— —	5.0 0.1	25 0.5	mV % V_O
Adjustment Pin Current	3	I_{adj}	—	50	100	μA
Adjustment Pin Current Change $2.5\text{ V} \leq V_I - V_O \leq 40\text{ V}$, $10\text{ mA} \leq I_L \leq 0.5\text{ A}$, $P_D \leq P_{max}$	1,2	ΔI_{adj}	—	0.2	5.0	μA
Reference Voltage (Note 4) $3.0\text{ V} \leq V_I - V_O \leq 40\text{ V}$, $10\text{ mA} \leq I_O \leq 0.5\text{ A}$, $P_D \leq P_{max}$	3	V_{ref}	1.20	1.25	1.30	V
Line Regulation (Note 3) $3.0\text{ V} \leq V_I - V_O \leq 40\text{ V}$	1	Reg _{line}	—	0.02	0.07	%V
Load Regulation (Note 3) $10\text{ mA} \leq I_O \leq 0.5\text{ A}$ $V_O \leq 5.0\text{ V}$ $V_O \geq 5.0\text{ V}$	2	Reg _{load}	— —	20 0.3	70 1.5	mV % V_O
Temperature Stability ($T_{low} \leq T_J \leq T_{high}$)	3	T_S	—	0.7	—	% V_O
Minimum Load Current to Maintain Regulation ($V_I - V_O = 40\text{ V}$)	3	I_{Lmin}	—	3.5	10	mA
Maximum Output Current $V_I - V_O \leq 15\text{ V}$, $P_D \leq P_{max}$ $V_I - V_O = 40\text{ V}$, $P_D \leq P_{max}$, $T_A = 25^\circ\text{C}$	3	I_{max}	0.5 0.15	0.9 0.25	— —	A
RMS Noise, % of V_O $T_A = 25^\circ\text{C}$, $10\text{ Hz} \leq f \leq 10\text{ kHz}$	—	N	—	0.003	—	% V_O
Ripple Rejection, $V_O = 10\text{ V}$, $f = 120\text{ Hz}$ (Note 5) Without C_{adj} $C_{adj} = 10\text{ }\mu\text{F}$	4	RR	— 66	65 80	— —	dB
Long Term Stability, $T_J = T_{high}$ (Note 6) $T_A = 25^\circ\text{C}$ for Endpoint Measurements	3	S	—	0.3	1.0	%/1.0 k Hrs.
Thermal Resistance Junction to Case	—	$R_{\theta JC}$	—	7.0	—	°C/W

NOTES:

(1) T_{low} to $T_{high} = 0^\circ\text{C}$ to -125°C

(2) $P_{max} = 7.5\text{ W}$

(3) Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

(4) Selected devices with tightened tolerance reference voltage available.

(5) C_{adj} , when used, is connected between the adjustment pin and ground.

(6) Since Long Term Stability cannot be measured on each device before shipment, this specification is an engineering estimate of average stability from lot to lot.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

SCHEMATIC DIAGRAM

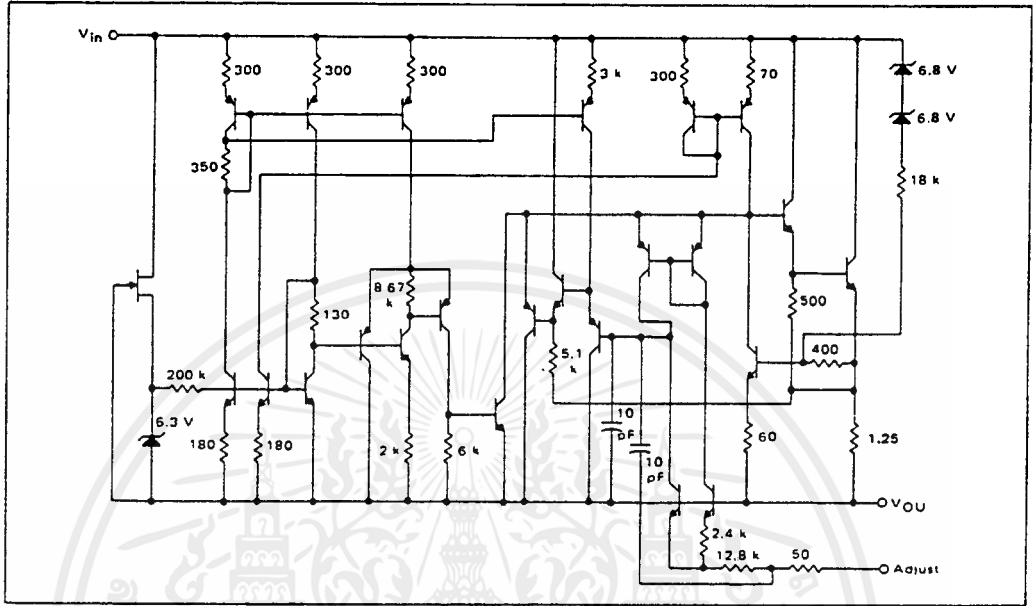
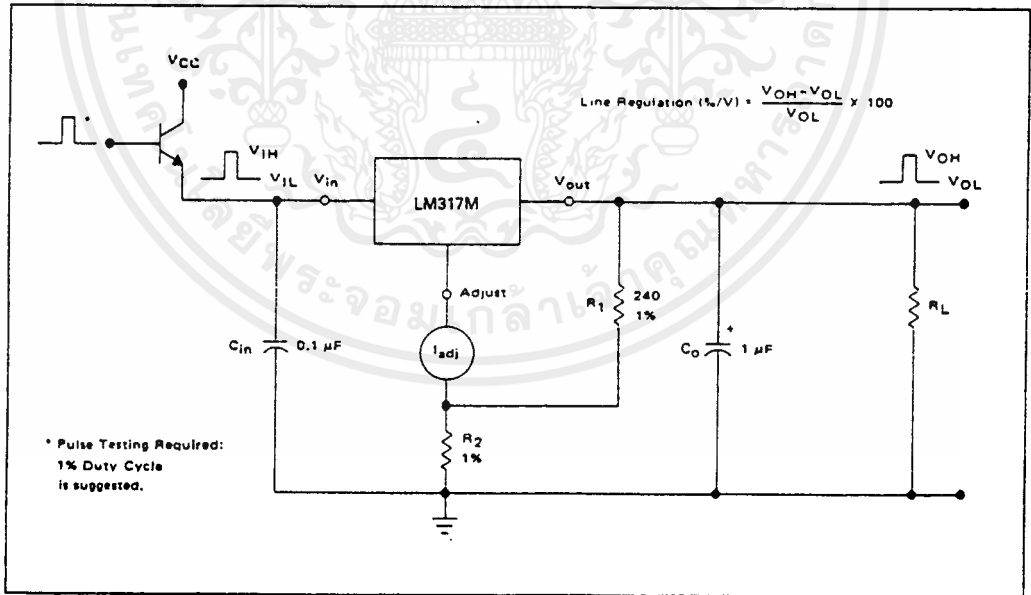


FIGURE 1 - LINE REGULATION AND ΔI_{Adj} /LINE TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

FIGURE 2 – LOAD REGULATION AND ΔI_{Adj} /LOAD TEST CIRCUIT

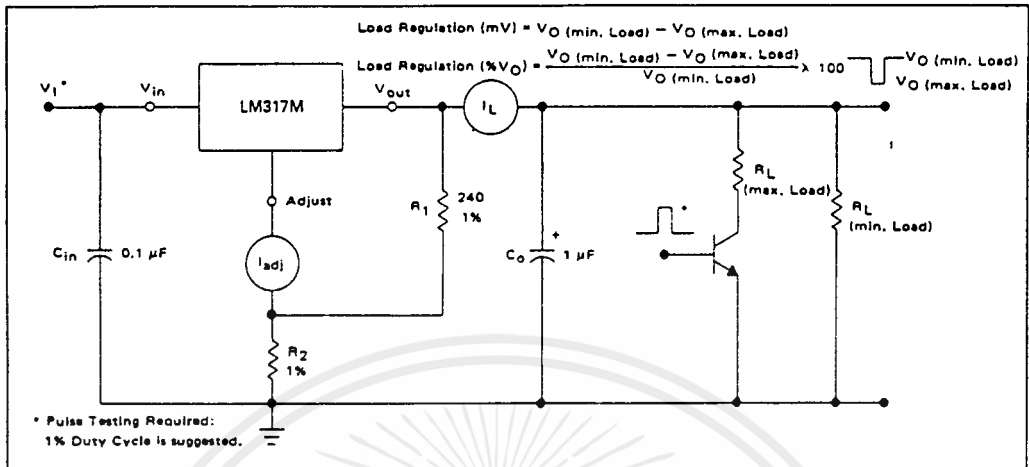


FIGURE 3 – STANDARD TEST CIRCUIT

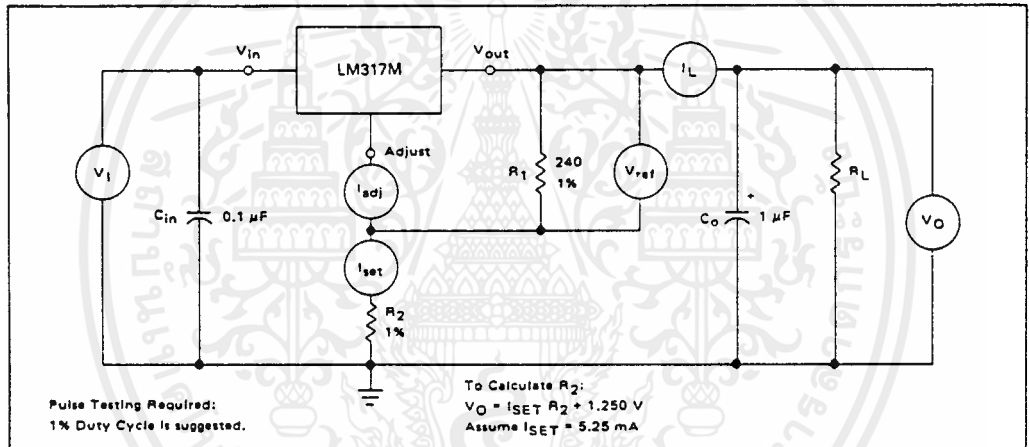
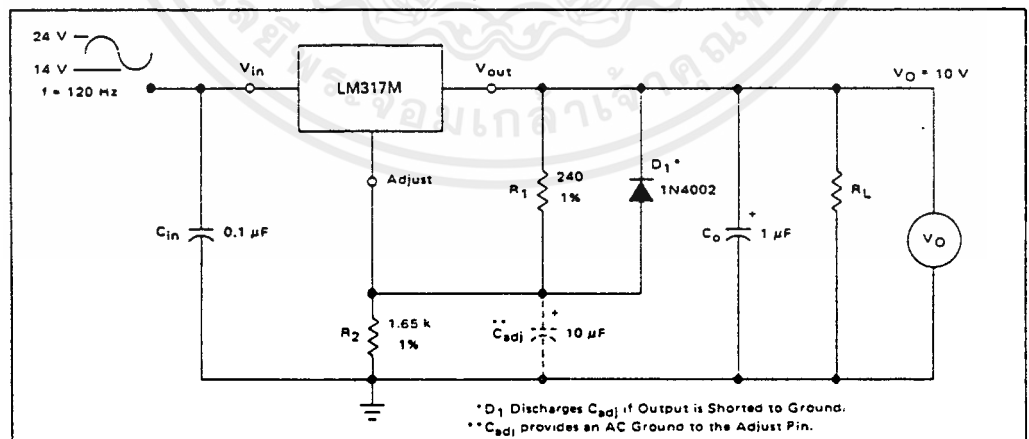


FIGURE 4 – RIPPLE REJECTION TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

FIGURE 5 - LOAD REGULATION

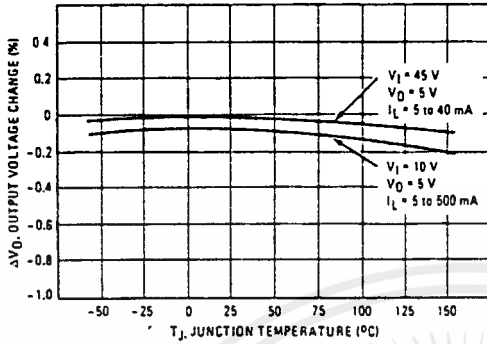


FIGURE 6 - RIPPLE REJECTION

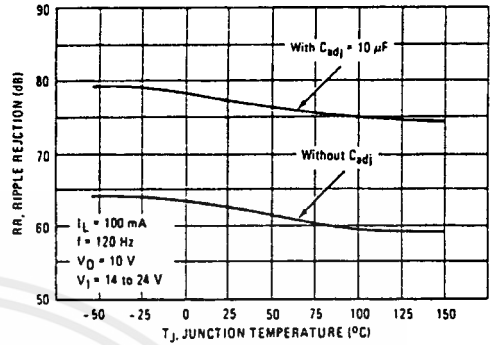


FIGURE 7 - CURRENT LIMIT

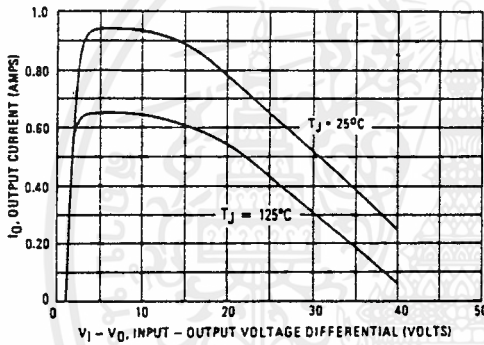


FIGURE 8 - DROPOUT VOLTAGE

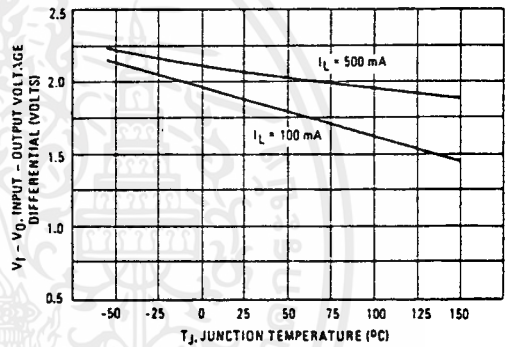


FIGURE 9 - MINIMUM OPERATING CURRENT

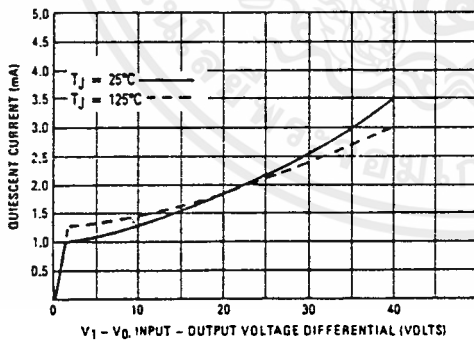
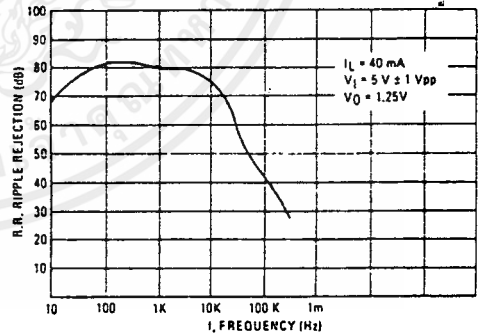


FIGURE 10 - RIPPLE REJECTION versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

FIGURE 11 – TEMPERATURE STABILITY

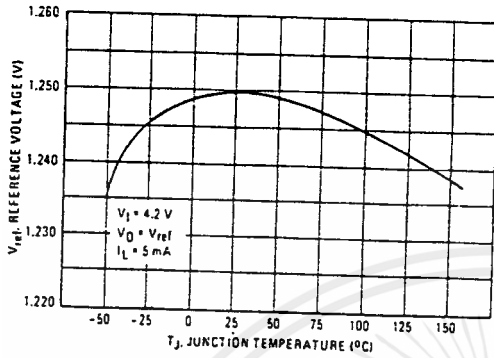


FIGURE 12 – ADJUSTMENT PIN CURRENT

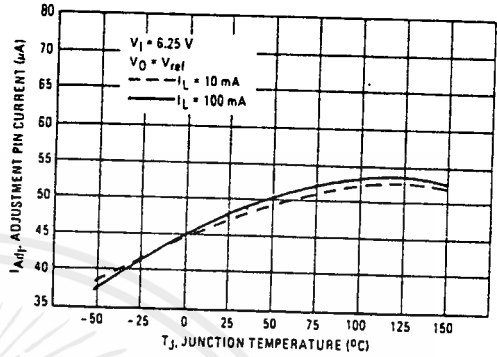


FIGURE 13 – LINE REGULATION

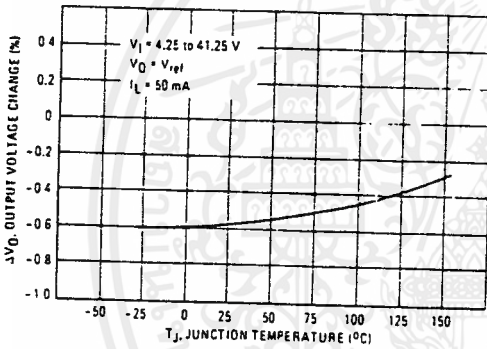


FIGURE 14 – OUTPUT NOISE

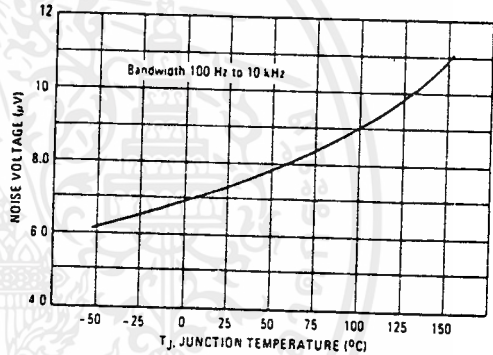


FIGURE 15 – LINE TRANSIENT RESPONSE

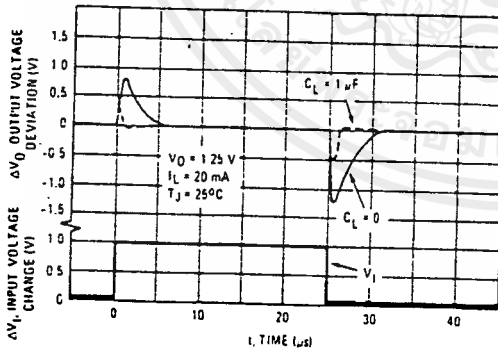
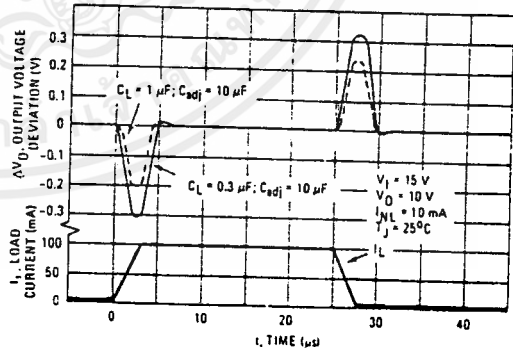


FIGURE 16 – LOAD TRANSIENT RESPONSE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317M

APPLICATIONS INFORMATION

BASIC CIRCUIT OPERATION

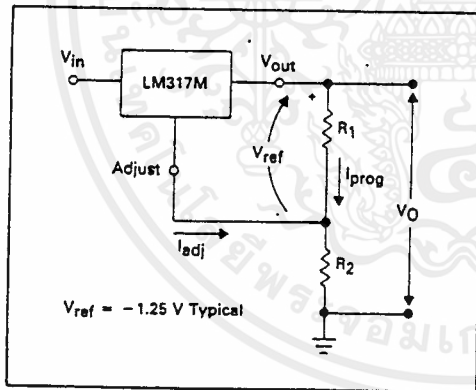
The LM317M is a 3-terminal floating regulator. In operation, the LM317M develops and maintains a nominal 1.25 volt reference (V_{ref}) between its output and adjustment terminals. This reference voltage is converted to a programming current (I_{prog}) by R_1 (see Figure 17), and this constant current flows through R_2 to ground. The regulated output voltage is given by:

$$V_O = V_{ref} \left(1 + \frac{R_2}{R_1} \right) + I_{adj} R_2$$

Since the current from the adjustment terminal (I_{adj}) represents an error term in the equation, the LM317M was designed to control I_{adj} to less than 100 μA and keep it constant. To do this, all quiescent operating current is returned to the output terminal. This imposes the requirement for a minimum load current. If the load current is less than this minimum, the output voltage will rise.

Since the LM317M is a floating regulator, it is only the voltage differential across the circuit that is important to performance, and operation at high voltages with respect to ground is possible:

FIGURE 17 — BASIC CIRCUIT CONFIGURATION



LOAD REGULATION

The LM317M is capable of providing extremely good load regulation, but a few precautions are needed to obtain maximum performance. For best performance, the programming resistor (R_1) should be connected as close to the regulator as possible to minimize line drops which effectively appear in series with the reference, thereby degrading regulation. The ground end of R_2 can be returned near the load ground to provide remote ground sensing and improve load regulation.

EXTERNAL CAPACITORS

A 0.1 μF disc or 1 μF tantalum input bypass capacitor (C_{in}) is recommended to reduce the sensitivity to input line impedance.

The adjustment terminal may be bypassed to ground to improve ripple rejection. This capacitor (C_{adj}) prevents ripple from being amplified as the output voltage is increased. A 10 μF capacitor should improve ripple rejection about 15 dB at 120 Hz in a 10 volt application.

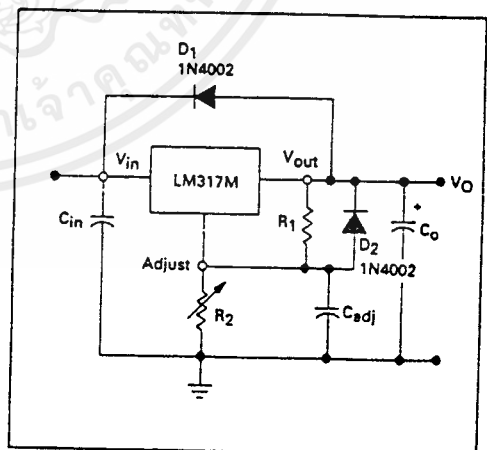
Although the LM317M is stable with no output capacitance, like any feedback circuit, certain values of external capacitance can cause excessive ringing. An output capacitance (C_O) in the form of a 1 μF tantalum or 25 μF aluminum electrolytic capacitor on the output swamps this effect and insures stability.

PROTECTION DIODES

When external capacitors are used with any I.C. regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator.

Figure 18 shows the LM317M with the recommended protection diodes for output voltages in excess of 25 V or high capacitance values ($C_O > 25 \mu F$, $C_{adj} > 5.0 \mu F$). Diode D_1 prevents C_O from discharging thru the I.C. during an input short circuit. Diode D_2 protects against capacitor C_{adj} discharging through the I.C. during an output short circuit. The combination of diodes D_1 and D_2 prevents C_{adj} from discharging through the I.C. during an input short circuit.

FIGURE 18 — VOLTAGE REGULATOR WITH PROTECTION DIODES



LM317M

FIGURE 19 – ADJUSTABLE CURRENT LIMITER

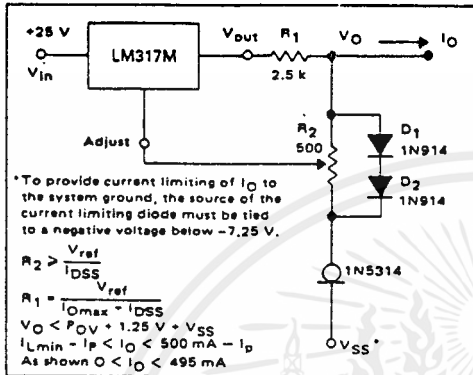


FIGURE 20 – 5 V ELECTRONIC SHUTDOWN REGULATOR

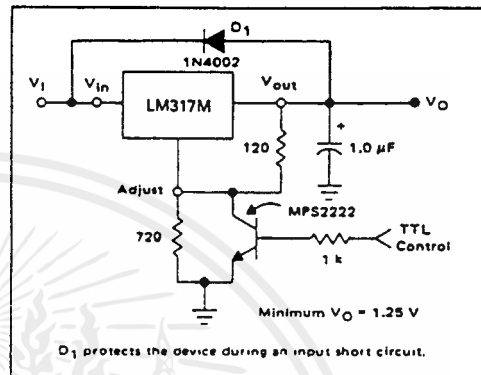


FIGURE 21 – SLOW TURN-ON REGULATOR

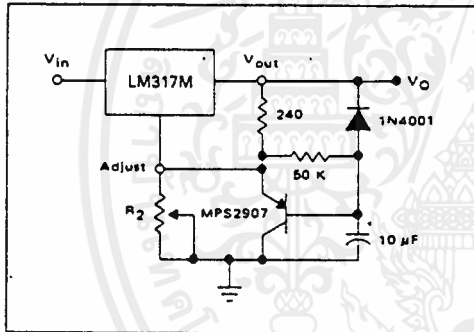
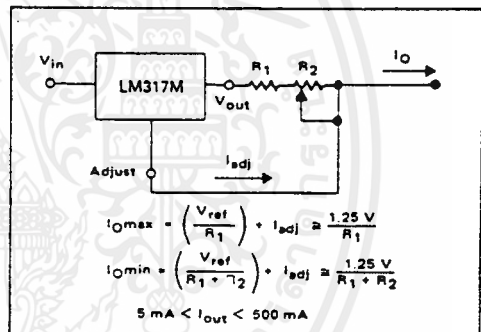


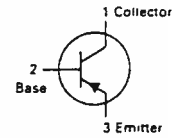
FIGURE 22 – CURRENT REGULATOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC327,-16,-25 BC328,-16,-25

CASE 29-04, STYLE 17
TO-92 (TO-226AA)



AMPLIFIER TRANSISTORS

PNP SILICON

MAXIMUM RATINGS

Rating	Symbol	BC327	BC328	Unit
Collector-Emitter Voltage	V_{CE0}	- 45	- 25	Vdc
Collector-Base Voltage	V_{CB0}	- 50	- 30	Vdc
Emitter-Base Voltage	V_{EB0}	- 5.0		Vdc
Collector Current — Continuous	I_C	- 800		mAdc
Total Device Dissipation μ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625	5.0	mW mW/°C
Total Device Dissipation μ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	- 55 to + 150		°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage ($I_C = -10\text{ mA}, I_B = 0$)	BC327 BC328	- 45 - 25	—	—	Vdc
Collector-Emitter Breakdown Voltage ($I_C = -100\ \mu\text{A}, I_E = 0$)	BC327 BC328	- 50 - 30	—	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = -10\ \mu\text{A}, I_C = 0$)		- 5.0	—	—	Vdc
Collector Cutoff Current ($V_{CB} = -30\text{ V}, I_E = 0$) ($V_{CB} = -20\text{ V}, I_E = 0$)	BC327 BC328	— —	—	- 100 - 100	nAdc
Collector Cutoff Current ($V_{CE} = -45\text{ V}, V_{BE} = 0$) ($V_{CE} = -25\text{ V}, V_{BE} = 0$)	BC327 BC328	— —	—	- 100 - 100	nAdc
Emitter Cutoff Current ($V_{EB} = -4.0\text{ V}, I_C = 0$)		—	—	- 100	nAdc
ON CHARACTERISTICS					
DC Current Gain ($I_C = -100\text{ mA}, V_{CE} = -1.0\text{ V}$) ($I_C = -300\text{ mA}, V_{CE} = -1.0\text{ V}$)	BC327/BC328 BC327-16/BC328-16 BC327-25/BC328-25	100 100 160 40	— — — —	630 250 400 —	—
Base-Emitter On Voltage ($I_C = -300\text{ mA}, V_{CE} = -1.0\text{ V}$)		—	—	- 1.2	Vdc
Collector-Emitter Saturation Voltage ($I_C = -500\text{ mA}, I_B = -50\text{ mA}$)		—	—	- 0.7	Vdc
SMALL-SIGNAL CHARACTERISTICS					
Output Capacitance ($V_{CB} = -10\text{ V}, I_E = 0, f = 1.0\text{ MHz}$)	C_{ob}	—	11	—	pF
Current-Gain — Bandwidth Product ($I_C = -10\text{ mA}, V_{CE} = -5.0\text{ V}, f = 100\text{ MHz}$)	f_T	—	260	—	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1 - THERMAL RESPONSE

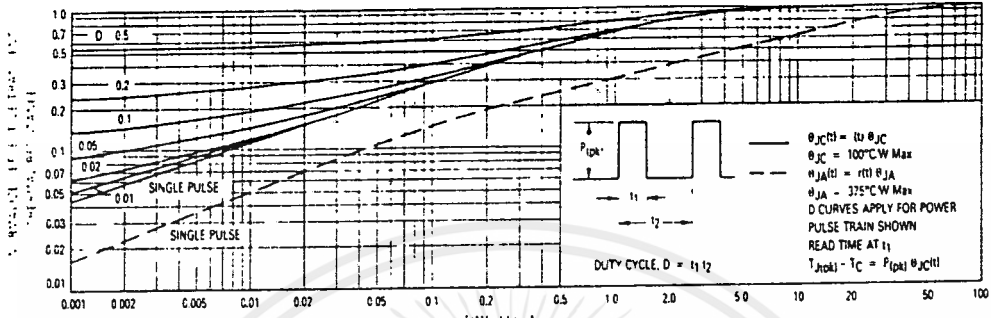


FIGURE 2 - ACTIVE REGION SAFE OPERATING AREA

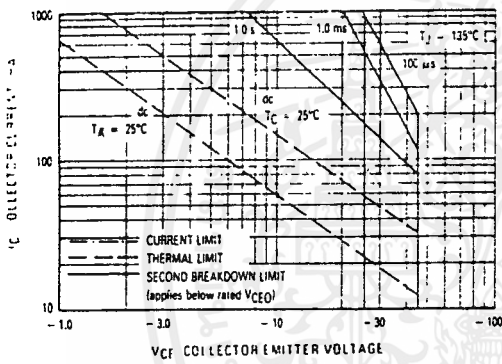


FIGURE 3 - DC CURRENT GAIN

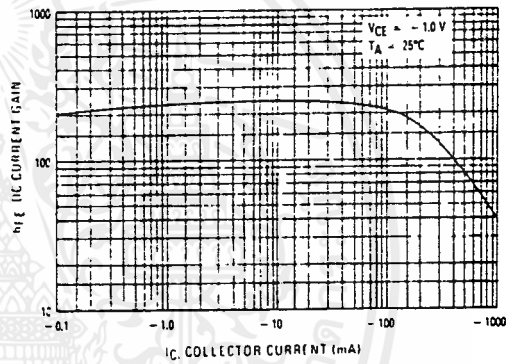


FIGURE 4 - SATURATION REGION

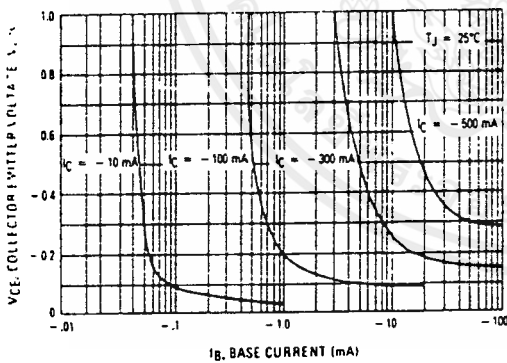
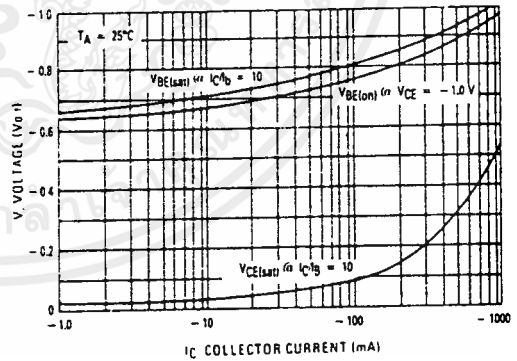


FIGURE 5 - "ON" VOLTAGES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC327,-16,-25, BC328,-16,-25

FIGURE 6 - TEMPERATURE COEFFICIENTS

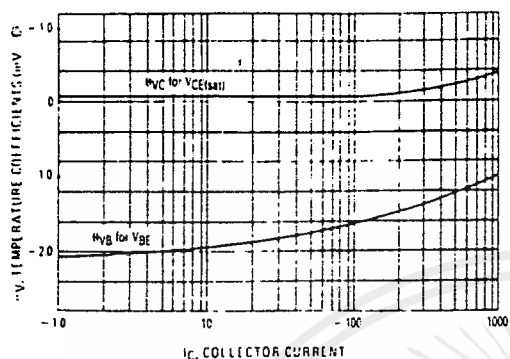
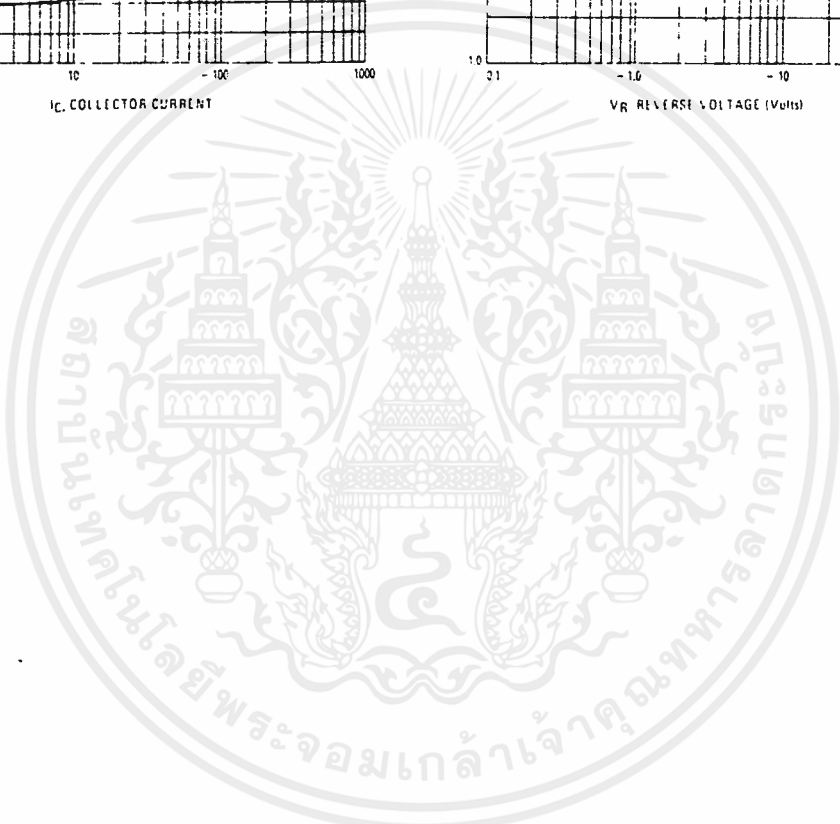
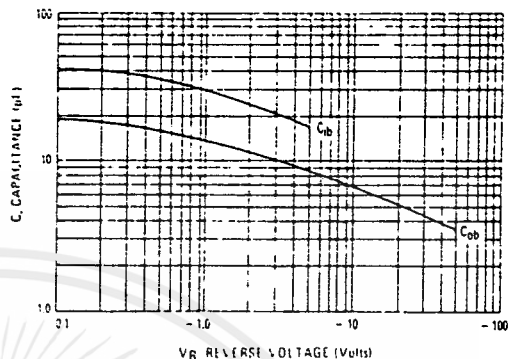


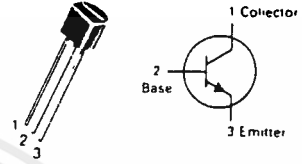
FIGURE 7 - CAPACITANCES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC549B,C BC550B,C

CASE 29-04, STYLE 17
TO-92 (TO-226AA)



LOW NOISE TRANSISTORS

NPN SILICON

MAXIMUM RATINGS

Rating	Symbol	BC 549	BC 550	Unit
Collector-Emitter Voltage	V _{CEO}	30	45	V _{dc}
Collector-Base Voltage	V _{CB0}	30	50	V _{dc}
Emitter-Base Voltage	V _{EB0}	5.0		V _{dc}
Collector Current - Continuous	I _C	100		mA _{dc}
Total Device Dissipation @ T _A = 25 °C Derate above 25 °C	P _D	625	5.0	mW / C
Total Device Dissipation @ T _C = 25 °C Derate above 25 °C	P _D	1.5	12	Watt / mW · C
Operating and Storage Junction Temperature Range	T _J T _{stg}	-55 to +150		C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	200	°C/W
Thermal Resistance, Junction to Case	R _{θJC}	83.3	°C/W

ELECTRICAL CHARACTERISTICS (T_A = 25 °C unless otherwise noted)

Characteristic	Symbol	Min.	Typ.	Max.	Unit
----------------	--------	------	------	------	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage (I _C = 10 mA _{dc} , I _B = 0) BC549B,C BC550B,C	V _{(BR)CEO}	30 45			V _{dc}
Collector-Base Breakdown Voltage (I _C = 10 μA _{dc} , I _E = 0) BC549B,C BC550B,C	V _{(BR)CBO}	30 50			V _{dc}
Emitter-Base Breakdown Voltage (I _E = 10 μA _{dc} , I _C = 0)	V _{(BR)EBO}	5			V _{dc}
Collector Cutoff Current (V _{CB} = 30 V _{dc} , I _E = 0) (V _{CB} = 30 V _{dc} , I _C = 0, T _A = 125 °C)	I _{CBO}			15 5	nA _{dc} μA _{dc}
Emitter Cutoff Current (V _{EB} = 4 V _{dc} , I _C = 0)	I _{EBO}			15	nA _{dc}

ON CHARACTERISTICS

DC Current Gain (I _C = 10 μA _{dc} , V _{CE} = 5 V _{dc}) BC549B 550B BC549C 550C (I _C = 2 mA _{dc} , V _{CE} = 5 V _{dc}) BC549B 550B BC549C 550C	h _{FE}	100 100 200 420	150 270 290 500	450 800	
Collector-Emitter Saturation Voltage (I _C = 10 mA _{dc} , I _B = 0.5 mA _{dc}) (I _C = 10 mA _{dc} , I _B = see note 1) (I _C = 100 mA _{dc} , I _B = 5 mA _{dc} , see note 2)	V _{CE(sat)}		0.075 0.3 0.25	0.25 0.6 0.6	V _{dc}
Base-Emitter Saturation Voltage (I _C = 100 mA _{dc} , I _B = 5 mA _{dc})	V _{BE(sat)}		1.1		V _{dc}
Base-Emitter On Voltage (I _C = 10 μA _{dc} , V _{CE} = 5 V _{dc}) (I _C = 100 μA _{dc} , V _{CE} = 5 V _{dc}) (I _C = 2 mA _{dc} , V _{CE} = 5 V _{dc})	V _{BE(on)}	0.55	0.52 0.55 0.62	0.7	V _{dc}

SMALL SIGNAL CHARACTERISTICS

Current-Gain-Bandwidth Product (I _C = 10 mA _{dc} , V _{CE} = 5 V _{dc} , f = 100 MHz)	f _T		250		MHz
Collector-Base Capacitance (V _{CB} = 10 V _{dc} , I _E = 0, f = 1.0 MHz)	C _{cb0}		2.5		pF

Note 1 I_B is value for which I_C = 11 mA at V_{CE} = 1 V

Note 2 Pulse test 300 μs - Duty cycle = 2%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC549B,C, BC550B,C

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Small-Signal Current Gain ($I_C = 2.0 \text{ mA dc}$, $V_{CE} = 5.0 \text{ V}$, $f = 1.0 \text{ kHz}$)	h_{fe}	240 450	330 600	500 900	—
Noise Figure ($I_C = 200 \mu\text{A dc}$, $V_{CE} = 5.0 \text{ V dc}$, $R_S = 2.0 \text{ k}\Omega$, $f = 1.0 \text{ kHz}$)	NF_1	—	0.6	2.5	dB
($I_C = 200 \mu\text{A dc}$, $V_{CE} = 5.0 \text{ V dc}$, $R_S = 100 \text{ k}\Omega$, $f = 1.0 \text{ kHz}$)	NF_2	—	—	10	

FIGURE 1 — TRANSISTOR NOISE MODEL

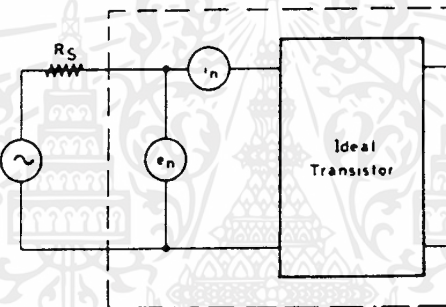


FIGURE 2 — NORMALIZED DC CURRENT GAIN

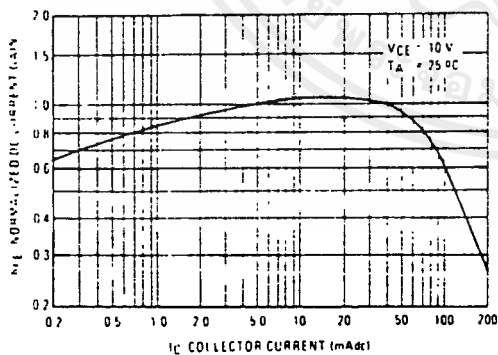
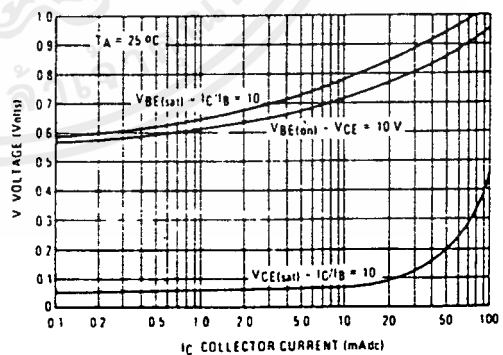


FIGURE 3 — "SATURATION" AND "ON" VOLTAGES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC549B,C, BC550B,C

FIGURE 4 — CURRENT-GAIN BANDWIDTH PRODUCT

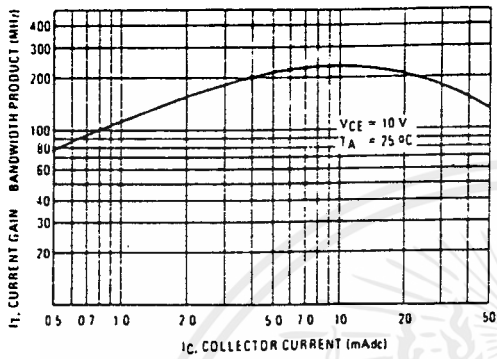


FIGURE 5 — CAPACITANCE

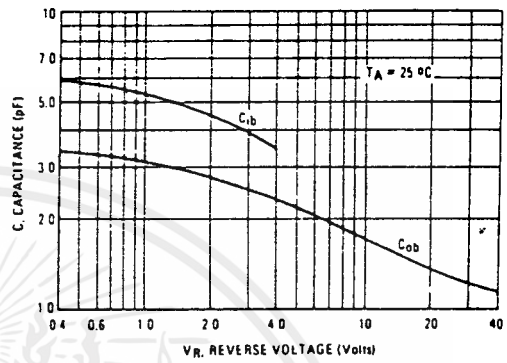
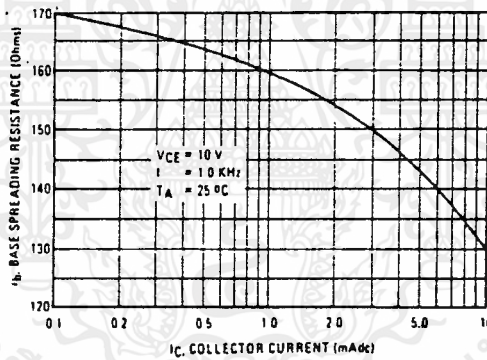


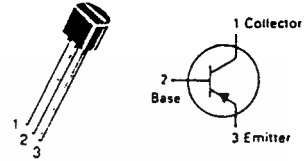
FIGURE 6 — BASE SPREADING RESISTANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC559, B, C BC560, B, C

CASE 29-04, STYLE 17
TO-92 (TO-226AA)



LOW NOISE TRANSISTORS

PNP SILICON

MAXIMUM RATINGS

Rating	Symbol	BC559	BC560	Unit
Collector-Emitter Voltage	V _{CEO}	- 30	- 45	Vdc
Collector-Base Voltage	V _{CBO}	- 30	- 50	Vdc
Emitter-Base Voltage	V _{EBO}	- 5.0		Vdc
Collector Current — Continuous	I _C	- 100		mAdc
Total Device Dissipation († T _A = 25°C Derate above 25°C	P _D	625	5.0	mW mW/°C
Total Device Dissipation († T _C = 25°C Derate above 25°C	P _D	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	- 55 to + 150		°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	200	°C/W
Thermal Resistance, Junction to Case	R _{θJC}	83.3	°C/W

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage (I _C = - 10 mAdc, I _B = 0)	BC559 BC560	V _{(BR)CEO}	- 30 - 45	—	—	Vdc
Collector-Base Breakdown Voltage (I _C = - 10 μAdc, I _E = 0)	BC559 BC560	V _{(BR)CBO}	- 30 - 50	—	—	Vdc
Emitter-Base Breakdown Voltage (I _E = - 10 μAdc, I _C = 0)		V _{(BR)EBO}	- 5	—	—	Vdc
Collector Cutoff Current (V _{CB} = - 30 Vdc, I _E = 0) (V _{CB} = - 30 Vdc, I _E = 0, T _A = + 125°C)		I _{CBO}	—	—	- 15 - 5	nAdc μAdc
Emitter Cutoff Current (V _{EB} = - 4.0 Vdc, I _C = 0)		I _{EBO}	—	—	- 15	nAdc

ON CHARACTERISTICS

DC Current Gain, (I _C = - 10 μAdc, V _{CE} = - 5.0 Vdc) (I _C = - 2.0 mAdc, V _{CE} = - 5.0 Vdc)	BC559B/560B BC559C/560C BC559B/560B BC559C/560C BC559/560	h _{FE}	100 100 180 380 120	150 270 290 500 —	— — 460 800 800	—
Collector-Emitter Saturation Voltage (I _C = - 10 mAdc, I _B = - 0.5 mAdc) (I _C = - 10 mAdc, I _B = see note 1) (I _C = - 100 mAdc, I _B = - 5.0 mAdc, see note 2)		V _{CE(sat)}	— — —	- 0.075 - 0.3 - 0.25	- 0.25 - 0.6 —	Vdc
Base-Emitter Saturation Voltage (I _C = - 100 mAdc, I _B = - 5.0 mAdc)		V _{BE(sat)}	—	- 1.1	—	Vdc
Base-Emitter On Voltage (I _C = - 10 μAdc, V _{CE} = - 5.0 Vdc) (I _C = - 100 μAdc, V _{CE} = - 5.0 Vdc) (I _C = - 2.0 mAdc, V _{CE} = - 5.0 Vdc)		V _{BE(on)}	— — - 0.55	- 0.52 - 0.55 - 0.62	— — - 0.7	Vdc

SMALL-SIGNAL CHARACTERISTICS

Current-Gain — Bandwidth Product (I _C = - 10 mAdc, V _{CE} = - 5.0 Vdc, f = 100 MHz)		f _T	—	250	—	MHz
Collector-Base Capacitance (V _{CB} = - 10 Vdc, I _E = 0, f = 1.0 MHz)		C _{cbo}	—	2.5	—	pF
Small-Signal Current Gain (I _C = - 2.0 mAdc, V _{CE} = - 5.0 V, f = 1.0 kHz)	BC559B/BC560B BC559C/BC560C	h _{fe}	240 450	330 600	500 900	—
Noise Figure (I _C = - 200 μAdc, V _{CE} = - 5.0 Vdc, R _S = 2.0 kΩ, f = 1.0 kHz) (I _C = - 200 μA, V _{CE} = - 5.0 V, R _S = 100 kΩ, f = 1.0 kHz, Δf = 200 Hz)		NF ₁ NF ₂	— —	0.5 —	2.0 10	dB

Note 1: I_B is value for which I_C = - 11 mA at V_{CE} = - 1.0 V

Note 2: Pulse test = 300 μs — Duty cycle = 2%.

MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC559, B, C, BC560, B, C

FIGURE 1 — NORMALIZED DC CURRENT GAIN

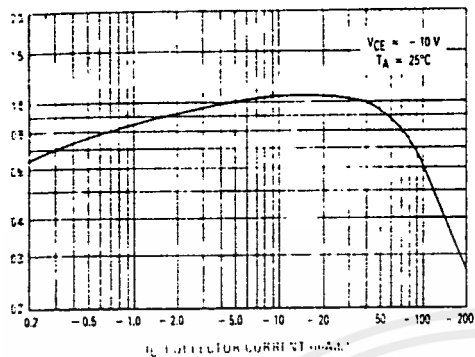


FIGURE 2 — "SATURATION" AND "ON" VOLTAGES

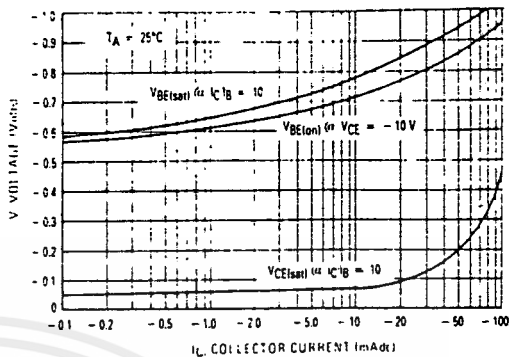


FIGURE 3 — CURRENT-GAIN BANDWIDTH PRODUCT

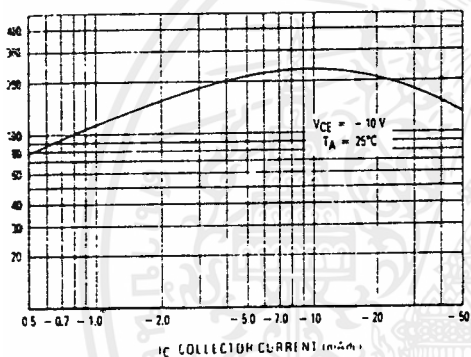


FIGURE 4 — CAPACITANCE

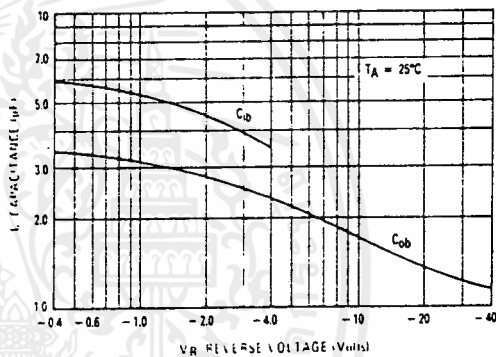
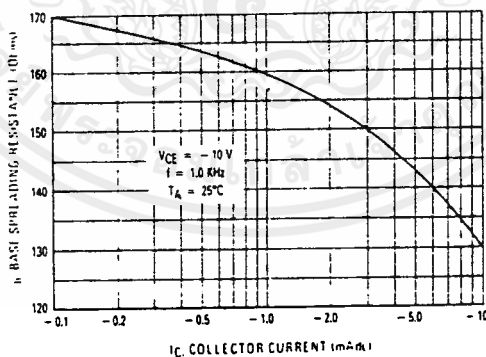


FIGURE 5 — BASE SPREADING RESISTANCE



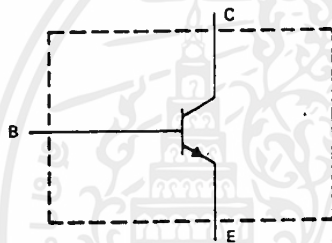
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP3055 N-P-N SILICON POWER TRANSISTOR

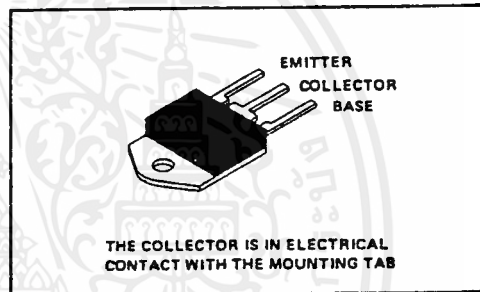
DECEMBER 1970 - REVISED OCTOBER 1984

- Designed for Complementary Use with TIP2955
- 90 W at 25°C Case Temperature
- 15 A Continuous Collector Current
- Plastic-Case Version of 2N3055
- Designed for Automotive Ignition, Linear Amplifier and Power Amplifier Applications

device schematic



TO-218AA PACKAGE



absolute maximum ratings at 25°C case temperature (unless otherwise noted)

	TIP3055
Collector-base voltage	100 V
Collector-emitter voltage (see Note 1)	70 V
Emitter-base voltage	7 V
Continuous collector current	15 A
Continuous base current	7 A
Safe operating region at (or below) 25°C case temperature	See Figure 4
Continuous device dissipation at (or below) 25°C case temperature (see Note 2)	90 W
Continuous device dissipation at (or below) 25°C free-air temperature (see Note 3)	3.5 W
Unclamped inductive load energy (see Note 4)	62.5 mJ
Operating collector junction and storage temperature range	- 65°C to 150°C
Lead temperature 3,2 mm (0.125 inch) from case for 10 seconds	260°C

- NOTES: 1. This value applies when the base-emitter resistance $R_{BE} = 100 \Omega$.
 2. Derate linearly to 150°C case temperature at the rate of 0.72 W/°C.
 3. Derate linearly to 150°C free-air temperature at the rate of 28 mW/°C.
 4. This rating is based on the capability of the transistor to operate safely in the circuit of Figure 2. $L = 20 \text{ mH}$, $R_{BB2} = 200 \Omega$, $V_{BB2} = 0 \text{ V}$, $R_S = 0.1 \Omega$, $V_{CC} = -10 \text{ V}$. Energy = $I_C^2 L / 2$.

5

TIP Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP3055
N-P-N SILICON POWER TRANSISTOR

electrical characteristics at 25°C case temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$V_{(BR)CEO}$	$I_C = 30\text{ mA}$, $I_B = 0$ See Note 5	60			V
I_{CER}	$V_{CE} = 70\text{ V}$, $R_{BE} = 100\ \Omega$		1		mA
I_{CEO}	$V_{CE} = 30\text{ V}$, $I_B = 0$		0.7		mA
I_{CEV}	$V_{CE} = 100\text{ V}$, $V_{BE} = -1.5\text{ V}$		5		mA
I_{EBO}	$V_{EB} = 7\text{ V}$, $I_C = 0$		5		mA
h_{FE}	$V_{CE} = 4\text{ V}$, $I_C = 4\text{ A}$, See Notes 5 and 6	20		70	
	$V_{CE} = 4\text{ V}$, $I_C = 10\text{ A}$, See Notes 5 and 6	5			
V_{BE}	$V_{CE} = 4\text{ V}$, $I_C = 4\text{ A}$, See Notes 5 and 6		1.8		V
$V_{CE(sat)}$	$I_B = 0.4\text{ A}$, $I_C = 4\text{ A}$, See Notes 5 and 6		1.1		V
	$I_B = 3.3\text{ A}$, $I_C = 10\text{ A}$, See Notes 5 and 6		3		V
h_{fe}	$V_{CE} = 10\text{ V}$, $I_C = 1\text{ A}$, $f = 1\text{ kHz}$	15			
$ h_{fe} $	$V_{CE} = 10\text{ V}$, $I_C = 0.5\text{ A}$, $f = 1\text{ MHz}$	3			MHz

NOTES: 5. These parameters must be measured using pulse techniques, $t_w = 300\ \mu\text{s}$, duty cycle $\leq 2\%$.
 6. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts and located within 3.2 mm (0.125 inch) from the device body.

thermal characteristics

PARAMETER	MIN	TYP	MAX	UNIT
$R_{\theta JC}$		1.39		°C/W
$R_{\theta JA}$		35.7		°C/W

resistive-load switching characteristics

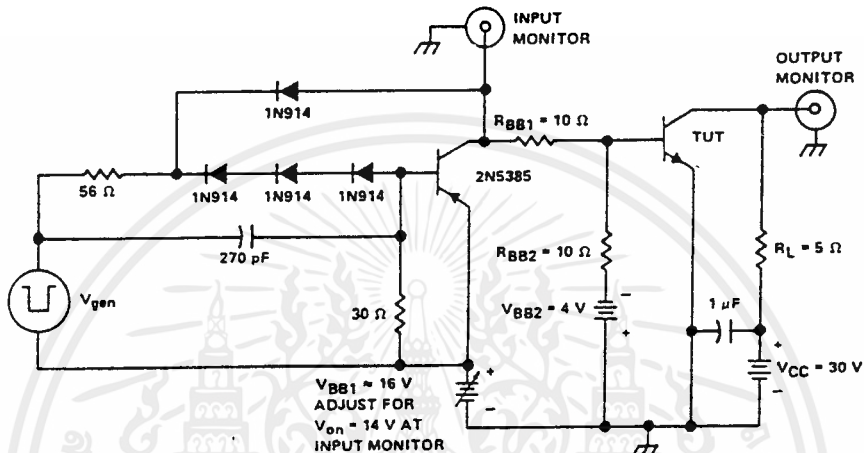
PARAMETER	TEST CONDITIONS [†]	MIN	TYP	MAX	UNIT
t_{on}	$I_C = 6\text{ A}$, $I_{B(1)} = 0.6\text{ A}$, $I_{B(2)} = -0.6\text{ A}$, $V_{BE(off)} = -4\text{ V}$, $R_L = 5\ \Omega$, See Figure 1		0.6		μs
t_{off}			1		

[†] Voltage and current values shown are nominal; exact values vary slightly with transistor parameters.

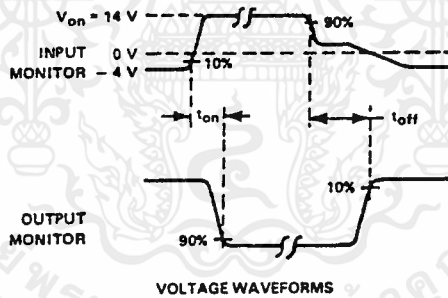
5

TIP Devices

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT

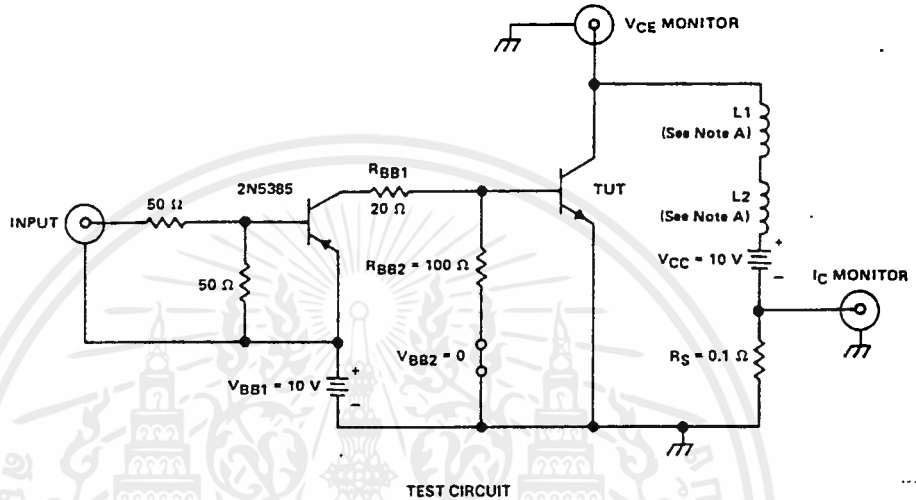


- NOTES:
- V_{gen} is a -30-V pulse into a $50\ \Omega$ termination.
 - The V_{gen} waveform is supplied by a generator with the following characteristics: $t_r < 15\text{ ns}$, $t_f < 15\text{ ns}$, $Z_{out} = 50\ \Omega$, $t_w = 20\ \mu\text{s}$.
 - Waveforms are monitored on an oscilloscope with the following characteristics: $t_r < 15\text{ ns}$, $R_{in} > 10\text{ M}\Omega$, $C_{in} < 11.5\text{ pF}$.
 - Resistors must be noninductive types.
 - The d-c power supplies may require additional bypassing in order to minimize ringing.

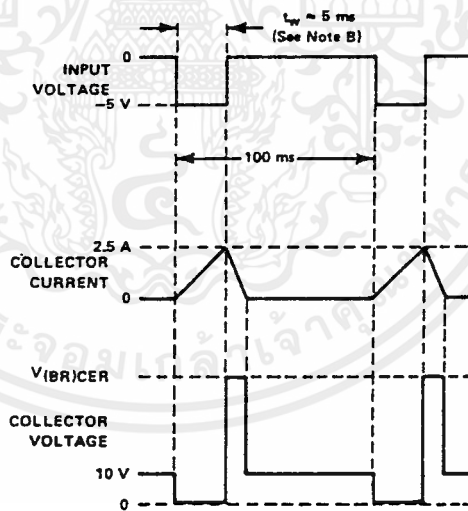
FIGURE 1. RESISTIVE-LOAD SWITCHING

TIP3055
N-P-N SILICON POWER TRANSISTOR

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



VOLTAGE AND CURRENT WAVEFORMS

NOTES: A. L1 and L2 are 10 mH, 0.11 Ω . Chicago Standard Transformer Corporation C-2688, or equivalent.
B. Input pulse duration is increased until $I_{CM} = 2.5$ A.

FIGURE 2. INDUCTIVE-LOAD SWITCHING

5
TIP Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS
STATIC FORWARD CURRENT TRANSFER RATIO
vs
COLLECTOR CURRENT

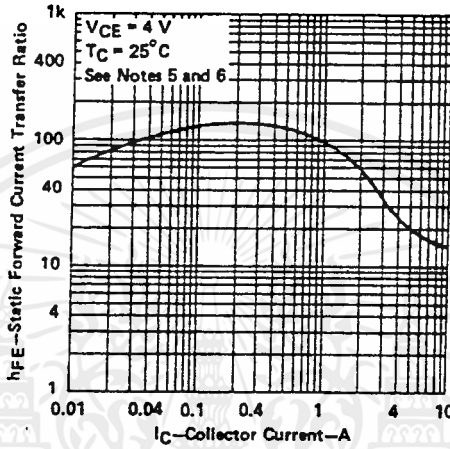


FIGURE 3

- NOTE 5. These parameters must be measured using pulse techniques, $t_w = 300 \mu s$, duty cycle $< 2\%$.
NOTE 6. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts and located within 3.2 mm (0.125 inch) from the device body.

MAXIMUM SAFE OPERATING AREA
FORWARD-BIAS SAFE OPERATING AREA

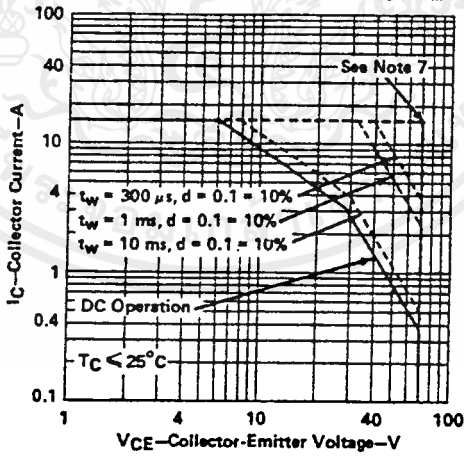


FIGURE 4

NOTE 7. This combination of maximum voltage and current may be achieved only when switching from saturation to cutoff with a clamped inductive load.

TIP3055
N-P-N SILICON POWER TRANSISTOR

THERMAL INFORMATION

DISSIPATION DERATING CURVE

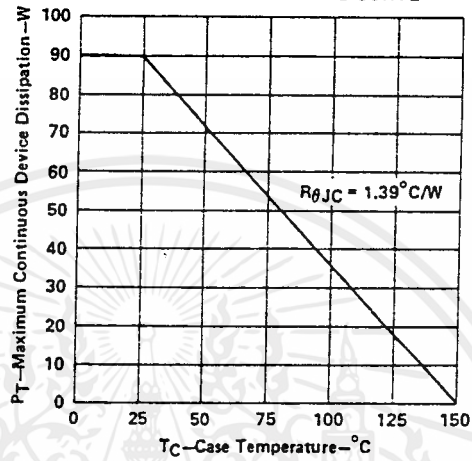


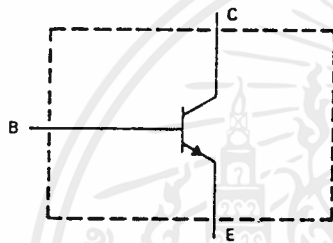
FIGURE 5

2N3771, 2N3772
N-P-N SILICON POWER TRANSISTORS

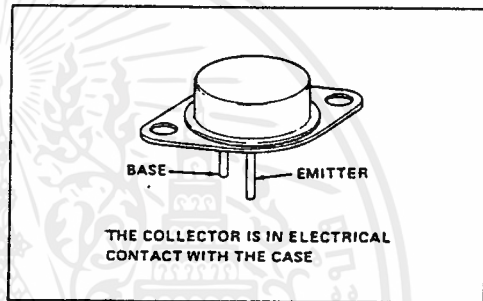
DECEMBER 1971 - REVISED OCTOBER 1984

- 150 W at 25°C Case Temperature
- 30 A Continuous Collector Current (2N3771)
- 20 A Continuous Collector Current (2N3772)
- 30 A Peak Collector Current
- Designed for Untuned Power-Amplifier Applications

device schematic



TO-3 PACKAGE



2
2N Devices

absolute maximum ratings at 25°C case temperature (unless otherwise noted)

	2N3771	2N3772
*Collector-base voltage	50 V	100 V
*Collector-emitter voltage ($V_{BE} = -1.5$ V)	50 V	80 V ¹
*Collector-emitter voltage ($I_B = 0$)	40 V	60 V
*Emitter-base voltage	5 V	7 V
*Continuous collector current	30 A	20 A
*Continuous base current	7.5 A	5 A
*Peak collector current (see Note 1)	30 A	
*Peak base current	15 A	
*Safe operating region	See Figure 1	
*Continuous device dissipation at (or below) 25°C case temperature (see Note 2)	150 W	
*Operating junction and storage temperature range	- 65°C to 200°C	
*Lead temperature 1,6 mm (0.0625 inch) from case for 10 seconds	235°C	

¹ Texas Instruments guarantees a 100 V value for this parameter in addition to the JEDEC registered value shown.

NOTES: 1. This value applies for a nonrepetitive pulse of any duration for the 2N3771, or of 500 ms maximum duration for the 2N3772.
2. Derate linearly to 200°C case temperature at the rate of 0.855 W/°C as shown in Figure 2.

*JEDEC registered data.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3771, 2N3772
N-P-N SILICON POWER TRANSISTORS

electrical characteristics at 25°C case temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	2N3771			2N3772			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
$V_{I(BR)CEO}$	$I_C = 0.2 \text{ A}$, $I_B = 0$. See Note 3	40			60			V
I_{CB0}	$V_{CB} = 50 \text{ V}$, $I_E = 0$			2				mA
	$V_{CB} = 100 \text{ V}$, $I_E = 0$					5		
I_{CEO}	$V_{CE} = 30 \text{ V}$, $I_B = 0$			10				mA
	$V_{CE} = 50 \text{ V}$, $I_B = 0$					10		
I_{CEV}	$V_{CE} = 50 \text{ V}$, $V_{BE} = -1.5 \text{ V}$			2				mA
	$V_{CE} = 100 \text{ V}$, $V_{BE} = -1.5 \text{ V}$					5		
	$V_{CE} = 30 \text{ V}$, $V_{BE} = -1.5 \text{ V}$, $T_C = 150^\circ\text{C}$			10			10	
I_{EBO}	$V_{EB} = 5 \text{ V}$, $I_C = 0$			5				mA
	$V_{EB} = 7 \text{ V}$, $I_C = 0$					5		
h_{FE}	$V_{CE} = 4 \text{ V}$, $I_C = 10 \text{ A}$. See Notes 3 and 4				15	60		
	$V_{CE} = 4 \text{ V}$, $I_C = 15 \text{ A}$. See Notes 3 and 4	5		60				
	$V_{CE} = 4 \text{ V}$, $I_C = 20 \text{ A}$. See Notes 3 and 4				5			
	$V_{CE} = 4 \text{ V}$, $I_C = 30 \text{ A}$. See Notes 3 and 4	5						
V_{BE}	$V_{CE} = 4 \text{ V}$, $I_C = 10 \text{ A}$. See Notes 3 and 4						2.2	V
	$V_{CE} = 4 \text{ V}$, $I_C = 15 \text{ A}$. See Notes 3 and 4			2.7				
$V_{CE(sat)}$	$I_B = 1 \text{ A}$, $I_C = 10 \text{ A}$. See Notes 3 and 4						1.4	V
	$I_B = 1.5 \text{ A}$, $I_C = 15 \text{ A}$. See Notes 3 and 4			2				
	$I_B = 4 \text{ A}$, $I_C = 20 \text{ A}$. See Notes 3 and 4						4	
	$I_B = 6 \text{ A}$, $I_C = 30 \text{ A}$. See Notes 3 and 4			4				
h_{fe}	$V_{CE} = 4 \text{ V}$, $I_C = 1 \text{ A}$, $f = 1 \text{ kHz}$	40			40			
h_{fe1}	$V_{CE} = 4 \text{ V}$, $I_C = 1 \text{ A}$, $f = 50 \text{ kHz}$	4			4			

NOTES: 3. These parameters must be measured using pulse techniques, $t_w = 300 \mu\text{s}$, duty cycle $\leq 2\%$.
4. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts.

*JEDEC registered data.

2
2N Devices

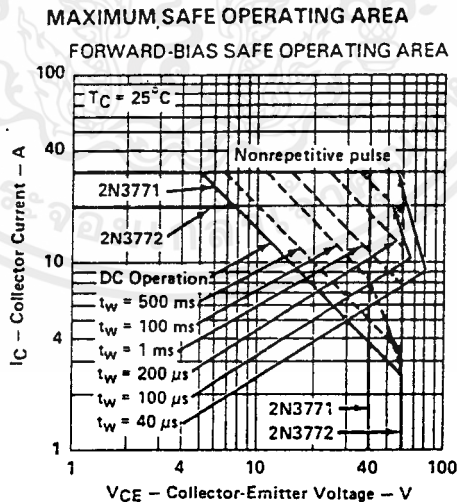


FIGURE 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3771, 2N3772
N-P-N SILICON POWER TRANSISTORS

THERMAL INFORMATION
DISSIPATION DERATING CURVE

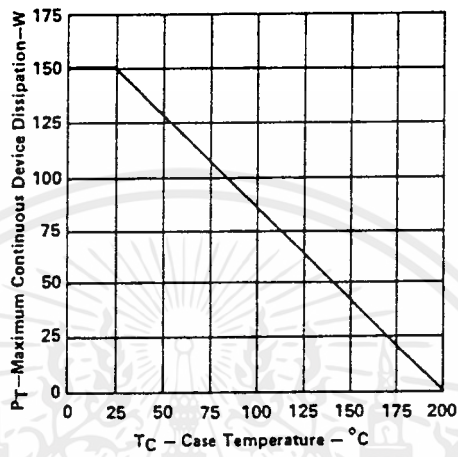


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้