

ควบคุมมอเตอร์ 3 เฟสโดยใช้ไมโครคอนโทรลเลอร์
3 PHASE INDUCTION MOTOR CONTROL
WITH MICROCONTROLLER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ปีการศึกษา 2536

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033168

ปีการศึกษา 2536

3 PHASE INDUCTION MOTOR CONTROL WITH MICROCONTROLLER

โดย

นาย กำธร วัฒนาเขมาภีรัต

นาย จรุธ ทวีวัฒน์

นาย ทิวา จตุธรรมธาดา

นาย สุรจิต รัตน์ทอง

อาจารย์ที่ปรึกษา

รศ.ดร. วิวิยะ พิเชฐจำเริญ

อาจารย์สมทบ ผลไม้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2536

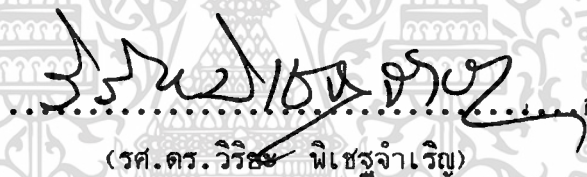
ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง 3 PHASE INDUCTION MOTOR CONTROL WITH MICROCONTROLLER

ผู้จัดทำ :

1. นายกำธร วัฒนาเขมาภีร์
2. นายจรูญ ทวีวัฒน์
3. นายทิวา จตุธรรมธาดา
4. นายสุรจิต รัตน์ทอง



.....อาจารย์ที่ปรึกษา
(รศ.ดร. วิรัส นิชจุใจเจริญ)



.....อาจารย์ที่ปรึกษา
(อาจารย์สมภพ ผลไม้)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมมอเตอร์ 3 เฟสโดยใช้ไมโครคอนโทรลเลอร์

3 Phase Induction Motor Control with Microcontroller

โดย

กำธร	วัฒนาเขมาภีรัต
จรรยา	ทวีวัฒน์
ทิวา	จตุธรรมธาดา
สุรจิต	รัตน์ทอง

อาจารย์ที่ปรึกษา

รศ. ดร. วิริยะ	พิเชษฐาเวิญ
อ. สมภพ	ผลไม้

บทคัดย่อ

โครงการนี้เป็นการศึกษาถึง ระบบการทำงานของเครื่องควบคุมมอเตอร์ 3 เฟส รวมทั้งสร้างเครื่องต้นแบบขึ้นมาใหม่ทั้งหมด ระบบนี้ประกอบด้วย 3 ส่วน คือ ส่วนแรก คอนเวอร์เตอร์เป็นแบบเฟสคอนโทรล 3 เฟส ใช้ SCR 6 ตัว ระดับแรงดันไฟตรงทางค่านขาออก สามารถปรับเปลี่ยนได้โดยการเปลี่ยนค่า ไอซีไทม์เมอร์เคาน์เตอร์เบอร์ 8253 ซึ่งถูกควบคุมโดยไมโครคอนโทรลเลอร์อีกทีหนึ่ง ส่วนที่สองเป็นอินเวอร์เตอร์ ซึ่งใช้ IGBT เป็นตัวขับเคลื่อน ซึ่งมีข้อดีหลายอย่างคือ มีความเร็วในการทำงานสูง ความสูญเสียเนื่องจากการสวิทชิงต่ำ และใช้ชุดขับเคลื่อนขนาดเล็ก ในส่วนของอินเวอร์เตอร์นี้จะทำงานในแบบ PWM สามารถปรับความถี่ของไฟสลับขาออกได้ตั้งแต่ 0-360 Hz. การทำงานต่าง ๆ จะถูกควบคุมโดยไมโครคอนโทรลเลอร์เช่นกัน ส่วนสุดท้ายเป็นส่วนของตัวควบคุมการทำงานของระบบทั้งหมด โดยจะใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นหลัก ตัวควบคุมแบ่งเป็น 3 ส่วน คือ ส่วนควบคุมคอนเวอร์เตอร์ อินเวอร์เตอร์ และตัวควบคุมหลัก โดยแต่ละชุดจะมีการเชื่อมต่อถึงกัน

Abstract :-

This project is education of 3 phase induction motor control and also make all of master. We can divide it into three parts including convertor, inverter and controller. For convertor, we use six EA.of SCR as the power driver. The DC voltage output can be changed by vary the data of timer counter 8253 that controlled by micro-controller. About inverter, we use IGBT for driver the power for more advantage for example, high speed, low switching loss and we can reduce gate drive circuit, for this case, we use only one of IC. This inverter can be operated in PWM mode and output voltage frequency can be changed from zero upto 360 Hz. The last one is the controller, the main component is the MCS51 micro-controller. We can divide it into three parts including the controller for convertor, inverter and main controller, for this case, all of them are linked.

บทนำ

ในปัจจุบันโรงงานอุตสาหกรรมทั่วไป ระบบควบคุมที่เป็นปัจจัยสำคัญในการผลิตคือระบบควบคุมการขับเคลื่อน ระบบขับเคลื่อนที่ดีจะต้องมีเสถียรภาพและประสิทธิภาพในการทำงานสูง มีค่าใช้จ่ายในการทำงานต่ำ ตลอดจนราคาของระบบควบคุมจะต้องมีราคาถูกซึ่งทำให้สามารถทำผลตอบแทนการผลิตได้ ดังนั้นจึงได้มีการศึกษาและพัฒนาระบบขับเคลื่อนต่าง ๆ ให้มีความเหมาะสมกับงานที่ต้องการควบคุม โดยทั่วไประบบขับเคลื่อนส่วนใหญ่จะแบ่งออกเป็น 2 ระบบคือ ระบบขับเคลื่อนดีซีมอเตอร์ และระบบขับเคลื่อนเอซีมอเตอร์สำหรับระบบขับเคลื่อนดีซีมอเตอร์มักเป็นที่นิยมใช้กันอย่างแพร่หลาย ทั้งนี้เพราะว่าการควบคุมการทำงานสามารถทำได้ง่าย แต่ข้อเสียของระบบขับเคลื่อนแบบนี้คือ มีค่าใช้จ่ายต่าง ๆ ค่อนข้างสูง เช่น ราคาของดีซีมอเตอร์จะมีราคาแพงเพราะว่าโครงสร้างของมอเตอร์ค่อนข้างยุ่งยากซับซ้อนเนื่องจากต้องมีคอมมิวเตเตอร์หรือแปรงถ่าน ทำให้ต้องมีค่าใช้จ่ายในการซ่อมบำรุงรักษา ตลอดจนความไม่เหมาะสมที่จะนำเอาระบบขับเคลื่อน ดีซีมอเตอร์มาใช้ในระบบการผลิตบางอย่าง เช่น ระบบการผลิตที่มีฝุ่นละอองจำนวนมาก หรือระบบที่มีพื้นที่ในการทำงานค่อนข้างจำกัด เป็นต้น ด้วยเหตุนี้จึงได้มีการพัฒนาระบบขับเคลื่อนมอเตอร์มาใช้ในวงการอุตสาหกรรมการผลิตมากขึ้น เพราะเมื่อเปรียบเทียบกับระบบขับเคลื่อนดีซีมอเตอร์แล้วมีข้อได้เปรียบหลายประการคือ เอซีมอเตอร์จะมีโครงสร้างที่แข็งแรงทนทาน ขนาดเล็กและราคาถูกกว่าและไม่มีปัญหายุ่งยากเกี่ยวกับการบำรุงรักษาคอมมิวเตเตอร์ อย่างไรก็ตามราคาของระบบควบคุมการขับเคลื่อนเอซีมอเตอร์ยังคงสูงกว่าของดีซีมอเตอร์ อีกทั้งการควบคุมการทำงานก็ยุ่งยากซับซ้อนมากกว่าเพื่อที่จะทำให้ได้สมรรถนะที่ดี แต่จากการพัฒนาทางด้านอิเล็กทรอนิกส์กำลังและวงจรควบคุม ทำให้ราคาของวงจรควบคุมการขับเคลื่อนเอซีมอเตอร์มีแนวโน้มถูกลง และขนาดของวงจรเล็กลงตลอดจนสมรรถนะการทำงานของวงจรมีความน่าเชื่อถือสูงขึ้น การพัฒนาทางด้านอุปกรณ์โซลิตสแตทที่ใช้ในวงจรจะควบคุมให้มีสมรรถนะการทำงานที่ดีขึ้นกล่าวคือ สามารถทำงานได้เร็วขึ้น ให้กำลังสูงขึ้น เช่นเพาเวอร์ซิสเตอร์ เพาเวอร์มอสเฟต ไทริสเตอร์ (SCR), จีทีโอ และ ไอจีบีที เป็นต้น นอกจากนี้ยังมีการพัฒนาทางด้านวงจร และวิธีการควบคุมให้สามารถทำงานได้อย่างมีประสิทธิภาพ และมีความน่าเชื่อถือมากขึ้น เช่น การนำไมโครโปรเซสเซอร์มาใช้ในวงจรควบคุม

การออกแบบระบบควบคุมการขับเคลื่อนเอซีมอเตอร์ให้มีประสิทธิภาพการทำงานสูง ๆ นั้น การเลือกใช้อุปกรณ์โซลิตสแตทให้เหมาะสมกับงานควบคุมก็เป็นสิ่งจำเป็นอย่างหนึ่ง เช่น เพาเวอร์ทรานซิสเตอร์จะเหมาะกับระบบควบคุมที่ต้องการกำลังไฟฟ้าไม่มากนัก โดยปกติ

จะใช้กับระบบที่ต้องการกำลังไฟฟ้าไม่เกิน 5 kw เพาเวอร์มอสเฟตเหมาะกับงานที่มีการทำงานด้วยความถี่สูง เช่น งานต้าน Induction Heating หรือ induction Melting ไทริสเตอร์ (SCR) และ จีทีโอ เหมาะกับระบบที่ต้องการกำลังไฟฟ้าสูง ๆ ที่มีขนาดมากกว่า 5 kw และมีความถี่ในการทำงานไม่สูงมากนัก ส่วนไอจีบีที เหมาะกับความถี่สูง ๆ ระบบขับเคลื่อนเอซีมอเตอร์ที่ดีควรจะสามารถควบคุมความเร็วรอบ หรือความถี่ที่ป้อนเข้ามอเตอร์ได้ในย่านที่กว้าง ระบบควบคุมเอซีมอเตอร์ที่ดีควรจะสามารถควบคุมความเร็วรอบ หรือความถี่ที่ป้อนเข้ามอเตอร์ได้ในย่านที่กว้าง ระบบควบคุมเอซีมอเตอร์โดยมากจะมีการทำงานในลักษณะคลื่นที่ไม่เป็นชายนซึ่งจะทำให้เกิดฮาร์โมนิกส์ที่มีผลต่อการทำงานของมอเตอร์ ส่วนมากลักษณะคลื่นที่ใช้ควบคุมการทำงานจะเป็นแบบ PWM หรือ Step wave ซึ่งการควบคุมการทำงานในลักษณะคลื่น PWM จะใช้ได้ดีในย่านควบคุมความถี่ที่ต่ำเพราะลักษณะคลื่นแบบ PWM สามารถลดทอนองค์ประกอบฮาร์โมนิกส์ลำดับต่ำที่มีผลต่อการทำงานของมอเตอร์ลงได้ ทำให้มอเตอร์มีการสูญเสียลดลง ส่วนการควบคุมการทำงานแบบลักษณะคลื่น Step wave นั้นจะทำงานได้ดีในย่านควบคุมความถี่สูงซึ่งฮาร์โมนิกส์ลำดับที่เกิเกิดขึ้นจะถูกกรองออกไปได้โดยลิกเกจคัทแคตคนซ์ของมอเตอร์ ในอดีตที่ผ่านมาจะระบบควบคุมการขับเคลื่อนเอซีมอเตอร์ที่ต้องการกำลังงานสูง ๆ นั้น จะใช้ไทริสเตอร์ ซึ่งวงจรไทริสเตอร์อินเวอร์เตอร์ที่นิยมใช้กันโดยมากจะเป็นวงจรแม็กเมอร์เรย์ หรือแม็กเมอร์เรย์ - เบ็คเติ้ล็ค เนื่องจากการทำงานของอุปกรณ์ไทริสเตอร์เมื่อต้องการหยุดทำงานนั้นจะต้องมีวงจรช่วย หรือที่เรียกว่า วงจรคอมมิวเตทมาทำให้หยุดนำกระแส โดยจะประกอบด้วยอินดักเตอร์และคาปาซิเตอร์ วงจรไทริสเตอร์อินเวอร์เตอร์ส่วนมากจะมีการทำงานในลักษณะคลื่น Step wave เพราะมีจำนวนครั้งของการสวิตชิ่งน้อยทำให้มีพลังงานสูญเสียในวงจรต่ำ ในการออกแบบวงจรไทริสเตอร์อินเวอร์เตอร์ให้สามารถทำงานในลักษณะคลื่น PWM ได้นั้นสิ่งที่จะต้องคำนึงถึงคือ ประสิทธิภาพของวงจร จำนวนครั้งของการสวิตชิ่ง การควบคุมการทำงานขนาดและจำนวนของอุปกรณ์ที่ใช้ในวงจร ในปัจจุบัน SCR ไม่ถูกนิยมใช้ทำอินเวอร์เตอร์แล้วโดยจะหันมาใช้ ไอจีบีที หรือมอสเฟตแทน

ในวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบระบบควบคุมการขับเคลื่อนเอซีมอเตอร์ให้มีการทำงานในลักษณะคลื่น PWM โดยระบบควบคุมที่ใช้เป็นแบบดิจิตอลประกอบด้วย วงจรเอซี/ดีซี คอนเวอร์เตอร์ และวงจรอินเวอร์เตอร์ ซึ่งใช้ไทริสเตอร์และไอจีบีที เป็นอุปกรณ์ตัดต่อโซลิตสแตท ในส่วนของการควบคุมการทำงานของระบบนั้น วงจรเอซี/ดีซี คอนเวอร์เตอร์ จะมีการทำงานในแบบควบคุมเฟส และวงจรอินเวอร์เตอร์ สำหรับสัญญาณที่ใช้ควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ได้ทำการวิเคราะห์หารูปแบบสัญญาณ PWM ที่สามารถกำจัดฮาร์โมนิกส์ได้ โดยอาศัยเทคนิค
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
การกำหนดคุณสมบัติของสัญญาณขึ้น ในส่วนของวงจรควบคุมได้นำไมโครโปรเซสเซอร์ 8031

มาใช้สร้างสัญญาณ PWM ที่ออกแบบไว้ และควบคุมอัตราส่วนระหว่างโวลต์เตทและความถี่ที่
ป้อนเข้ามอเตอร์ให้มีความคงที่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ

บทนำ

หน้า

บทที่ 1	3 Ø Induction Motor Controlled with Microcontroller	1
บทที่ 2	Three phase convertor	4
บทที่ 3	วงจรกำลังของอินเวอร์เตอร์	23
บทที่ 4	การสร้าง 3 Ø PWM โดยใช้ Microcontroller	24
บทที่ 5	ระบบควบคุมมอเตอร์เหนี่ยวนำ	31
บทที่ 6	อุปกรณ์สวิตช์กำลังแบบปิดกระแสได้ด้วยตัวเอง	38
บทที่ 7	MCS51 Microcontroller	66
บทที่ 8	ระบบที่ออกแบบ	69
บทที่ 9	ผลการทดลอง	78

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

3 Ø Induction Motor Controlled With Microcontrollers

วัตถุประสงค์

1. เพื่อศึกษาการทำงานของคอนเวอร์เตอร์ และอินเวอร์เตอร์
2. สร้างแผนผังเพื่อศึกษาการทำงานของอุปกรณ์
3. ศึกษาการประยุกต์ใช้งานของไมโครคอนโทรลเลอร์ตระกูล MCS51
4. นำไปควบคุมความเร็วของมอเตอร์เหนี่ยวนำแบบ 3 เฟส

ลักษณะของ 3 Ø Induction Motor Control

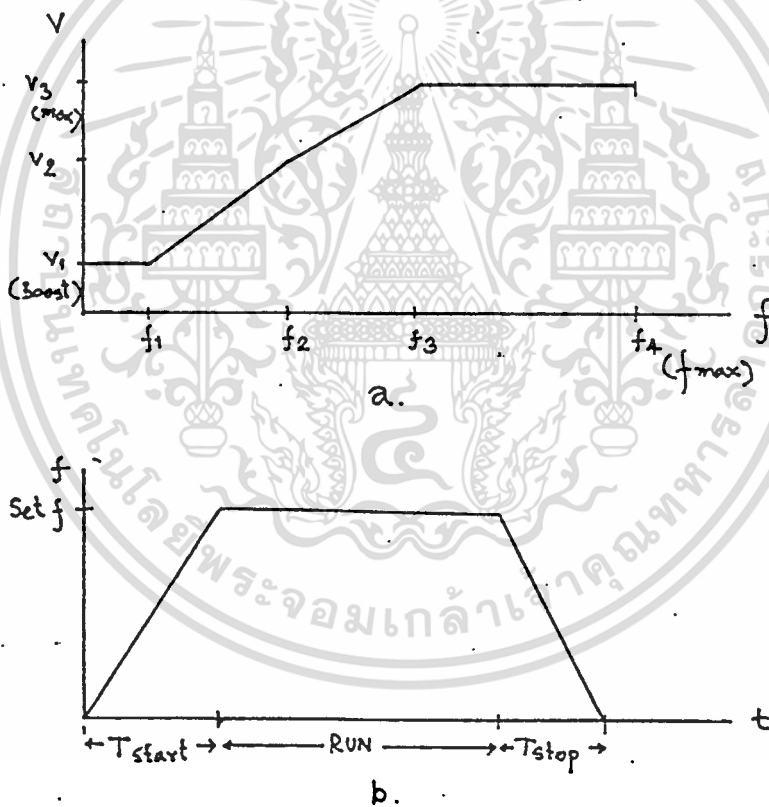
ส่วนประกอบของวงจรทั้งหมดจะประกอบไว้บนบอร์ด เพื่อที่จะได้ศึกษาการทำงานของอินเวอร์เตอร์ ได้อย่างสะดวก

ส่วนประกอบหลัก ๆ ของวงจรอินเวอร์เตอร์ นี้ก็เหมือนกับอินเวอร์เตอร์ทั่วไป ที่แตกต่างกันคือใช้ไมโครคอนโทรลเลอร์ มาใช้ในการควบคุมถึง 3 ตัว ประกอบกันในส่วนของคอนเวอร์เตอร์ และอินเวอร์เตอร์ จะมีไมโครคอนโทรลเลอร์ควบคุมแยกกัน ทั้งนี้การทำงานที่สัมพันธ์กันของวงจรทั้งสอง ก็โดยการใช้มาสเตอร์คอนโทรลมาควบคุมวงจรทั้งสองอีกที ทั้งนี้จะมีข้อดีคือ สามารถศึกษาการทำงานของวงจรอินเวอร์เตอร์ และคอนเวอร์เตอร์แยกกันได้เป็นส่วน ๆ ทำให้การพัฒนาและการเขียนโปรแกรมควบคุมง่ายขึ้นมาก แต่ข้อเสียก็มีคือ เมื่อใช้ส่วนประกอบมากโอกาสที่จะเกิดการทำงานผิดพลาดก็มีมาก ซึ่งการใช้ไมโครคอนโทรล ก็สามารที่จะลดข้อเสียนีลงได้มากเช่นกัน

ในส่วนของการควบคุมการป้อนพารามิเตอร์ (V, A, F) ต่าง ๆ จะกระทำได้สองทาง คือโดยการป้อนผ่านทาง Key Board ของเครื่องโดยตรง หรือจะทำการป้อนผ่านทาง พอร์ทสื่อสารแบบอนุกรม โดยใช้ไมโครคอมพิวเตอร์ (PC) หรือรีโมทคอนโทรล ซึ่งสามารถเรียกดูได้จาก LCD ของเครื่องหรือที่จอโมนิเตอร์ของ PC หรือ Display ของรีโมทคอนโทรล สำหรับการวิจัยในขั้นแรกนี้ จะเน้นการป้อนผ่านทาง Key Board ของเครื่องโดยตรงโดยถ้ามีเวลาพอก็จะพัฒนาให้ใช้กับ PC และรี

โมทคอนโทรลได้ สารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรคอนเวอร์เตอร์ จะเป็นแบบควบคุมเฟส (phase control) ธรรมดา โดยใช้ อุปกรณ์ไทรสเตอร์ (SCR) และควบคุมการปิดกระแสแบบป้อนกลับ (force commutation) ในส่วนของอินเวอร์เตอร์จะใช้อุปกรณ์สวิทช์กำลัง (Power Switch) ประเภทปิดกระแสด้วยตนเองได้ (Self Turh off) เช่น Transister MOSFET GTO และ IGBT กำหนดให้ทำงาน ใ้ทั้งแบบ PWM และ คลื่น Square เมื่อวงจรคอนเวอร์เตอร์และอินเวอร์เตอร์ทำงานสัมพันธ์กัน เราสามารถกำหนด แรงดัน (Volatage) และกระแส (Current) ให้สัมพันธ์กับความถี่ (frequency) ที่ออกทางคานเอาต์พุท (Output) ตามคุณสมบัติของมอเตอร์เหนี่ยวนำ (Induction motor) ที่นำมาคือเป็นภาระ (Load) ของวงจรมอเตอร์ทุกชนิด



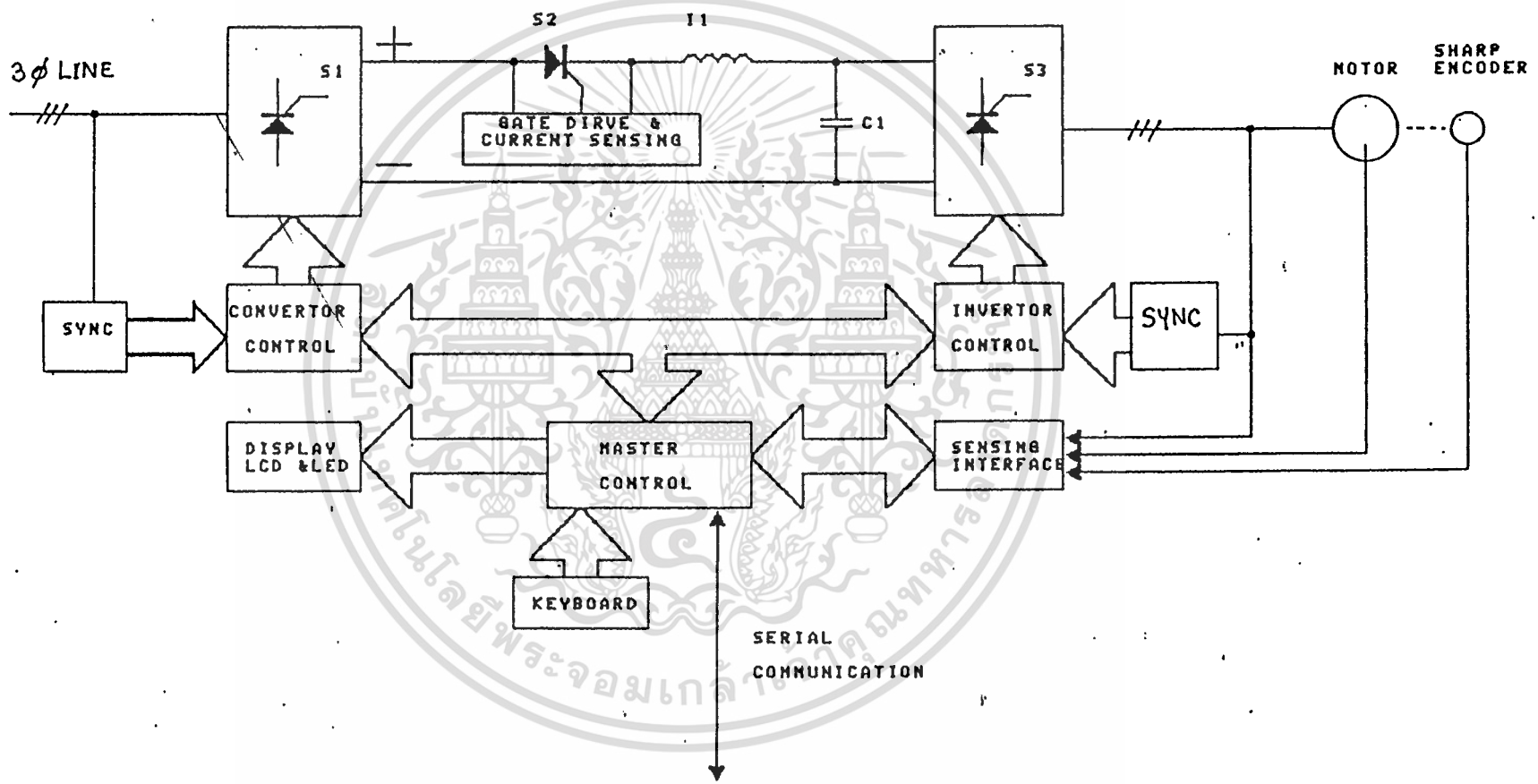
รูป 1.1 ความสามารถในการปรับตั้งค่าพารามิเตอร์ต่าง ๆ

a) โวลเตจต่อความถี่, ความถี่สูงสุด, โวลเตจต่ำสุด และโวลเตจสูงสุด

b) เวลาในการเริ่มเดินเครื่อง (Start) และเวลาหยุด (Stop)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น มิใช่ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

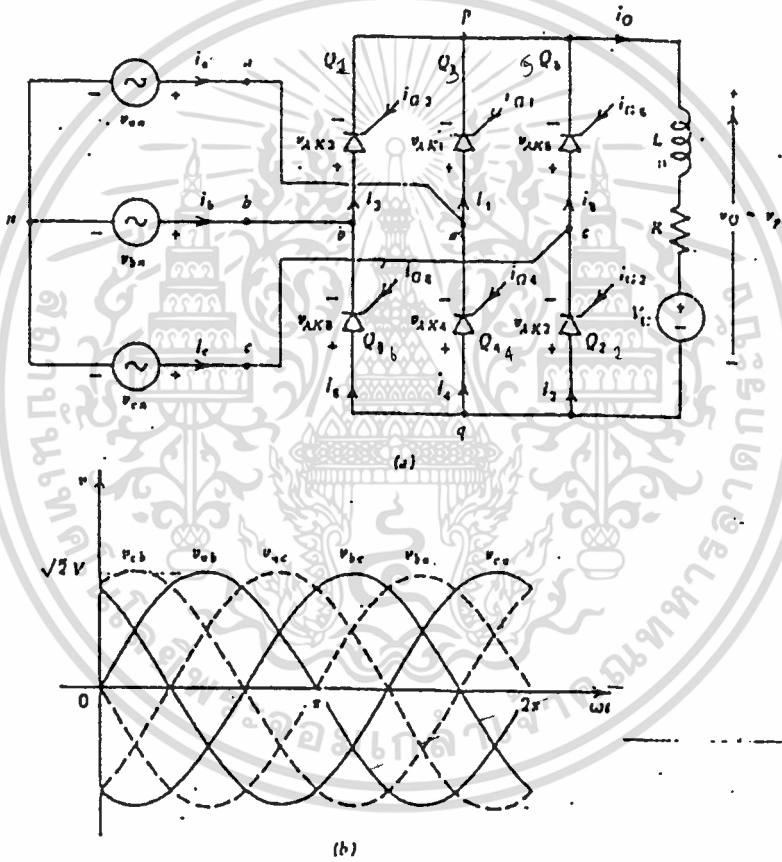
รูป 1.2 Block Diagram รางทั้งหมทของ 3 ๑ Induction Motor Control



บทที่ 2

Three phase convertor

พิจารณาจากรูป ไทริสเตอร์แต่ละตัวจะถูกทริกให้นำกระแสเป็นไปตาม phase sequence ถ้าใช้ไดโอดแทนไทริสเตอร์เหล่านี้ ไดโอดก็จะนำกระแสเป็นเวลาที่ไม่แน่นอน หรือ เรียกว่า uncontrolled recti fired หรือ uncontrolled converter เนื่องจากเราไม่สามารถกำหนดมุมทริกให้กับ ไดโอดได้ และ



รูป 3 ๘ Convertor และ Waveform ของ line to line voltage

จะได้ output voltage maximum เท่ากับ supply V_{an} , V_{bn} และ V_{cn} จากรูป เมื่อ ไทริสเตอร์นำกระแสตาม phase sequence จะได้ waveform ของ line to line voltage ดังรูป เมื่อ V_{ab} เป็นค่า maximum ช่วงบวก ที่ $\omega t = \pi/2$ และ ไทริสเตอร์ Q_1, Q_6 นำกระแสจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$V_o = V_{ab} \quad \text{ที่} \quad \omega t = \pi/2$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางกลับกันเมื่อ V_{ab} เป็นค่าลบ maximum หรือ เขียนได้เป็น V_{ba} ที่ค่า บวก maximum ไทริสเตอร์ Q_3 และ Q_4 นำกระแส จะได้

$$V_o = -V_{ab} = V_{ba} \text{ V ที่ } \omega t = 3\pi/2 \dots\dots\dots 2$$

จากสมการทั้งสองสมการเป็นการพิจารณาในเฟสเดียว ส่วนอีกสองเฟสก็พิจารณาได้ในทำนองเดียวกัน

จาก waveform ของ V_{ab} , V_{cb} และ V_{ac} ที่แสดงในรูป 2.1a เป็นเส้นประ เราอาจจะกล่าวได้ว่า คู่ ไทริสเตอร์ที่นำกระแสนั้นจะนำกระแสได้ก็ต่อเมื่อ waveform ของ voltage ที่ตกคร่อมตัวมันมีค่าสูงกว่า waveform ของอีก 5 waveform ที่เหลือ และค่า waveform นี้จะได้ หรือ ปรากฏทาง output เป็น waveform ของ V_o จากที่กล่าวมานี้จะเห็นว่าใน 1 cycle ของ AC line จะมีกระแสไหลผ่านโหลดถึง 6 pulse เราสามารถเขียน วงจรสมมูลย์ สำหรับ 3Ø converter ได้ดังรูปที่ 2.2 a ส่วนตาราง 2.1 แสดงการเปรียบเทียบคุณสมบัติ ของวงจรจริงกับวงจรสมมูลย์

Interval	Actual Circuit		Equivalent Circuit	
	Voltage Applied to Load	Thyristors Conducting	Voltage Applied to Load	Thyristor Conducting
$\pi/3 < \omega t < 2\pi/3$	v_{ab}	Q_6, Q_1	v_{AN}	Q_1
$2\pi/3 < \omega t < \pi$	v_{ac}	Q_1, Q_2	v_{BN}	Q_2
$\pi < \omega t < 4\pi/3$	v_{bc}	Q_2, Q_3	v_{CN}	Q_3
$4\pi/3 < \omega t < 5\pi/3$	v_{ba}	Q_3, Q_4	v_{DN}	Q_4
$5\pi/3 < \omega t < 2\pi$	v_{ca}	Q_4, Q_5	v_{EN}	Q_5
$2\pi < \omega t < 7\pi/3$	v_{cb}	Q_5, Q_6	v_{FN}	Q_6

ตาราง 2.1 แสดงการเปรียบเทียบระหว่างวงจรจริงกับวงจรสมมูลย์

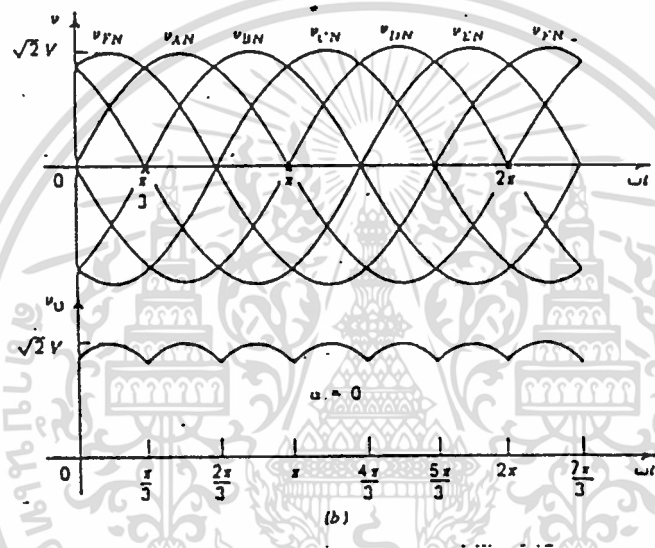
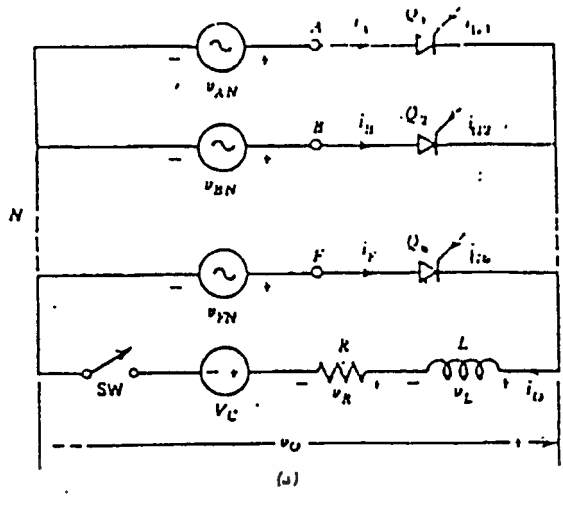
Waveform ของ วงจรสมมูลย์ แสดงในรูป b ส่วน phasor diagram ของ waveform ที่จ่ายให้กับวงจรจริง และวงจรสมมูลย์ แสดงในรูป 2.3 ดังนั้นถ้า

$$V_{an} = \frac{\sqrt{2}}{\sqrt{3}} V \sin(\omega t - 30^\circ) \text{ V} \dots\dots\dots 3$$

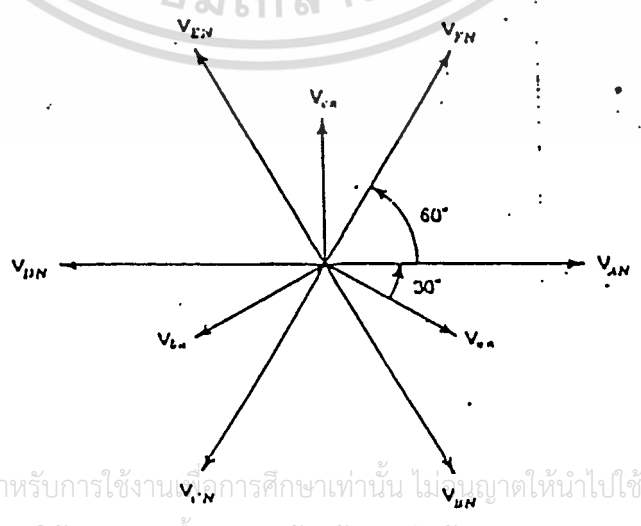
ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกำหนดแปะใช้

$$V_{an} = V_{ab} = \frac{\sqrt{2}}{\sqrt{3}} V \sin \omega t \text{ V} \dots\dots\dots 4$$



รูป 2.2



รูป 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$\begin{aligned}
V_{BN} &= \sqrt{2} V \sin (wt - \pi/3) \quad V \\
V_{CN} &= \sqrt{2} V \sin (wt - 2\pi/3) \quad V \\
V_{DN} &= \sqrt{2} V \sin (wt - \pi) \quad V \quad \dots\dots\dots 5 \\
V_{EN} &= \sqrt{2} V \sin (wt - 4\pi/3) \quad V \\
V_{FN} &= \sqrt{2} V \sin (wt - 5\pi/3) \quad V
\end{aligned}$$

จากวงจรสมมูลย์ จะเห็นว่า ข้อจำกัดของมุมทริก (∞) จะเหมือนกับ Converter แบบ เฟสเดียวในกรณีนี้ถ้าแทนไทรสเตอร์ ด้วยไครโอด ดังนั้น Q_1 จะเริ่มนำกระแสที่ $wt = \pi/3$ และ V_{an} จะมีค่ามากกว่าอีก 5 pulse ที่เหลือถ้าแสดงใน wave form สำหรับ converter นี้ที่มี $\infty = 0$ ที่ $wt = \pi/3$ แสดงในรูป 2.4

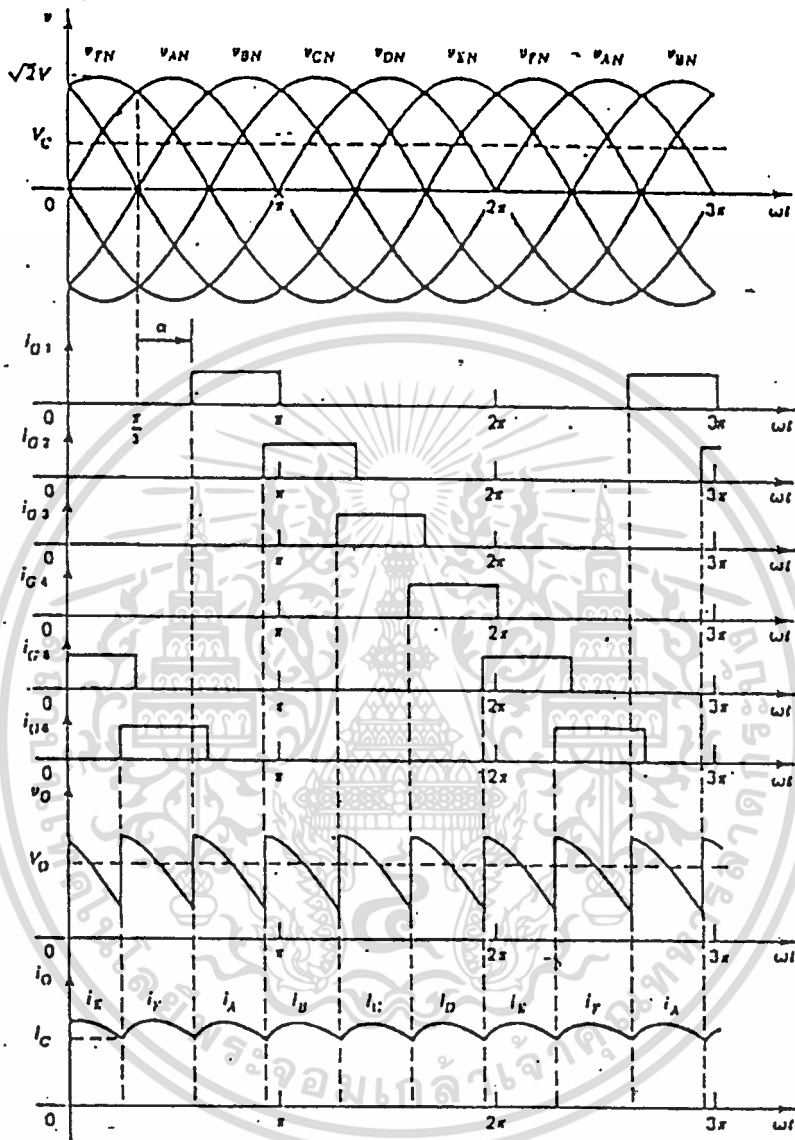
ย้อนกลับมาดูการทำงานของวงจรแรกในรูป 2.1 ถ้ามุม ∞ มีค่าน้อย และ โหลดเป็น R-L ซึ่ง L มีค่าน้อยจะทำงานเหมือนกับ half wave rectifier และกระแสที่ได้จะเป็นแบบ discontinuous current ค่ากระแสเฉลี่ยปกติทาง output , I_o จะไหล 6 ครั้ง หรือได้เป็น 6 pulse ใน 1 Cycle ของ ac source ดังนั้นเมื่อ วงจรoperate จะได้ กระแสทาง output , I_o ดังนี้

$$I_o = \frac{\sqrt{2} V \sin V_{IN}}{Z} \quad A \quad \dots\dots\dots 6$$

รูปที่ 2.4 แสดงรูปคลื่นสัญญาณ ณ. เวลาต่าง ๆ ของวงจรสมมูลย์ รูป 2.2. เมื่อ converter ทำงานเป็น controlled rectifier continuous current ส่วนสัญญาณทริกเกท จะถูกแสดงให้แสดงความสัมพันธ์ระหว่าง V_{phase} ของรูป 2.2

โคแองแกรมการทำงานของวงจรสมมูลย์ของ 3 ๑ Converter แสดงให้เห็นในรูป 2.5 โดยเริ่มจาก ∞ เท่ากับ 0 ของเขตการทำงานช่วงบนถูกกำหนดโดย $m = \sin (\infty + \pi/3)$ และของเขตล่างคือ $m = -1$ ซึ่งการทำงานนี้ถูกแบ่งออกเป็น 2 ส่วน โดยเส้น $\infty = 180^\circ$ เหตุผล คือ ค่าจะแปรเปลี่ยนไปตามเวลา นั่นเอง ซึ่งจะได้แสดงดังรูป 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ใน quadrant แรกของรูป 2.5 แสดงช่องการทำงานที่เป็นการ rectifier ของไทรสเตอร์ เมื่อ Source V_c รับพลังงาน ค้างนั้นในรูปที่ 2.4 เราอาจกล่าวได้ว่าเป็นการทำงาน แบบกระแสไหลอย่างต่อเนื่อง ส่วนใน quadrant ที่ 4 ของรูป 2.5 Source V_c จ่ายพลังงานสู่โหลด มีการทำงานในสองลักษณะที่เป็นไปได้ คือ หนึ่งในส่วนของโหลดจ่ายพลังงานทั้งหมดให้กับ Ac Source หรือกล่าวอีกนัยหนึ่งคือ ระบบ กำลังป้อนพลังงานคืนกลับ และกำลังทำงานเป็น inverter จากไฟกระแสตรงที่ได้จาก convertor ให้เป็นไป Ac ความถี่คงที่ ประการที่สอง คือ ส่วนของโหลด กำลังรับพลังงานจากแหล่งจ่ายทั้งหมด หรือกล่าวอีกนัยหนึ่งคือทั้งแหล่งจ่าย Ac และ Dc กำลังจ่ายพลังงานให้กับค่า Resistance ของโหลด

ภายใต้การทำงาน แบบ continuous current เราสามารถทราบได้โดยง่ายว่าที่ quadrant ที่ 4 เป็นอย่างไร จากการดู wave form V_o จากรูป 2.4 แสดงให้เห็นว่ามุมหนึ่งจะถูกเพิ่มขึ้น จนกระทั่ง $\infty > \pi/2$ ค้างนั้น V_o จะกลายเป็นค่าลบ นั่นคือ สำหรับการทำงานแบบ continuous current เมื่อ $\infty > \pi/2$ มันจะกลายเป็น inverter (ตัวเปลี่ยน Dc เป็น Ac) ทั้งนี้ เมื่อ $0 \leq \infty \leq \pi/2$ และ V_o จะเป็นบวก ในส่วนของ resistance ของโหลดจะรับเอาพลังงานจากทั้ง Ac และ Dc Source.

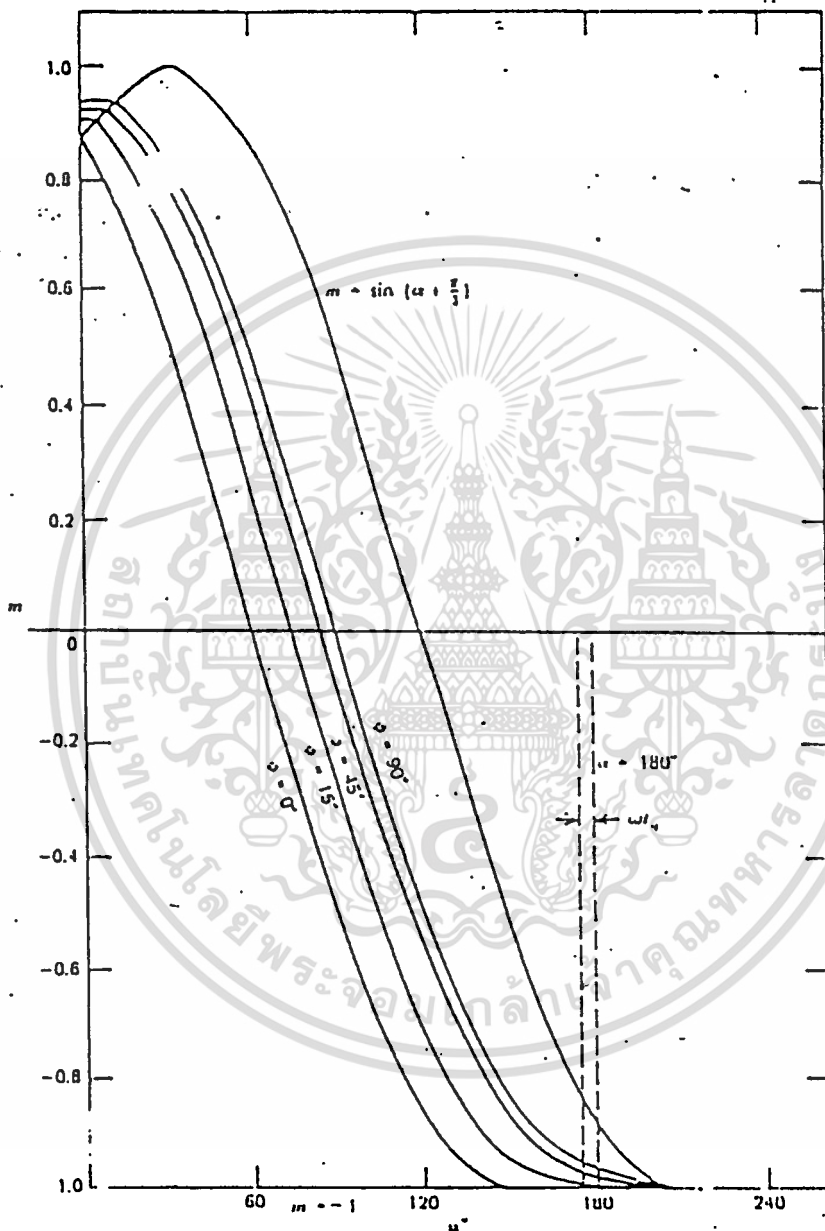
ในโหมดการทำงานแบบ กระแสไหลไม่ต่อเนื่อง (discontinuous current) ใน quadrant ที่ 4 แสดงในรูป 2.6 waveform ของ V_o ถูกแยกออกเป็นสองส่วนดังนี้

1. $V_o = V_c \quad V$ เมื่อ $V_o = 0 \quad A \quad \dots\dots\dots 7$
2. $V_o = V_{AN} \quad V$ เมื่อ $V_o = V_A \neq 0 \quad A \quad \dots\dots\dots 8$

ค้างนั้นกำลังไฟฟ้าที่ปรากฏทาง output , P_o คือ

$$P_o = \frac{1}{\pi} \int_{-\infty}^{+\infty} V_o I_o d(\omega t) \quad W \quad \dots\dots\dots 9$$

ในกรณีที่ P_o มีค่าน้อยกว่า 0 นั้นหมายถึง ระบบกำลังจ่ายพลังงานคือ สู้ supply หรือระบบกำลังทำตัวเป็น inverter ถ้า P_o มีค่ามากกว่า 0 คือ ระบบกำลังทำงานเป็น Convertor เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่นิยมนำไปเผยแพร่โดยไม่ได้รับอนุญาต



รูป 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลับมาพิจารณารูป 2.5 ช่วงของ ∞ จะขึ้นอยู่กับค่า m เช่น ขณะที่ เป็น rectifier หรือ converter ปกติ ค่าของ ∞ จะอยู่ระหว่าง 0° ถึง 120° ส่วนถ้าการทำงานอยู่ใน quadrant ที่ 4 ค่าของ ∞ จะมากกว่า 120° หรือ จะไม่ทำตัวเป็น converter นั้นเอง

ค่าของ V_o สามารถหาได้จากการใช้ อนุกรมฟูเรียร์ ดังนี้

$$V_o = V_o + \sum_{n=1}^{\infty} C_n \cos(n\omega t - Q_n) \quad V \quad \dots\dots\dots 10$$

ในกรณีนี้ จากรูป จะได้

$$\begin{aligned} V_o &= \frac{3}{\pi} \int_{\infty+2\pi/3}^{\infty} \sqrt{2} V \sin \omega t \, C(\omega t) \\ &= \frac{3}{\pi} \sqrt{2} V \cos \infty \quad V \end{aligned}$$

Output voltage จะต้องเพิ่มขึ้นเป็น 6 เท่า หรือ $n = 6m$ เมื่อ m เป็นจำนวนเต็ม ซึ่งจะเป็นได้ชัด ถึง ข้อดีของ แหล่งจ่ายแบบหลายเฟส

จากสมการ 10

$$C_n = [a_n^2 + b_n^2]^{1/2} \quad V \quad \dots\dots\dots 12$$

และ

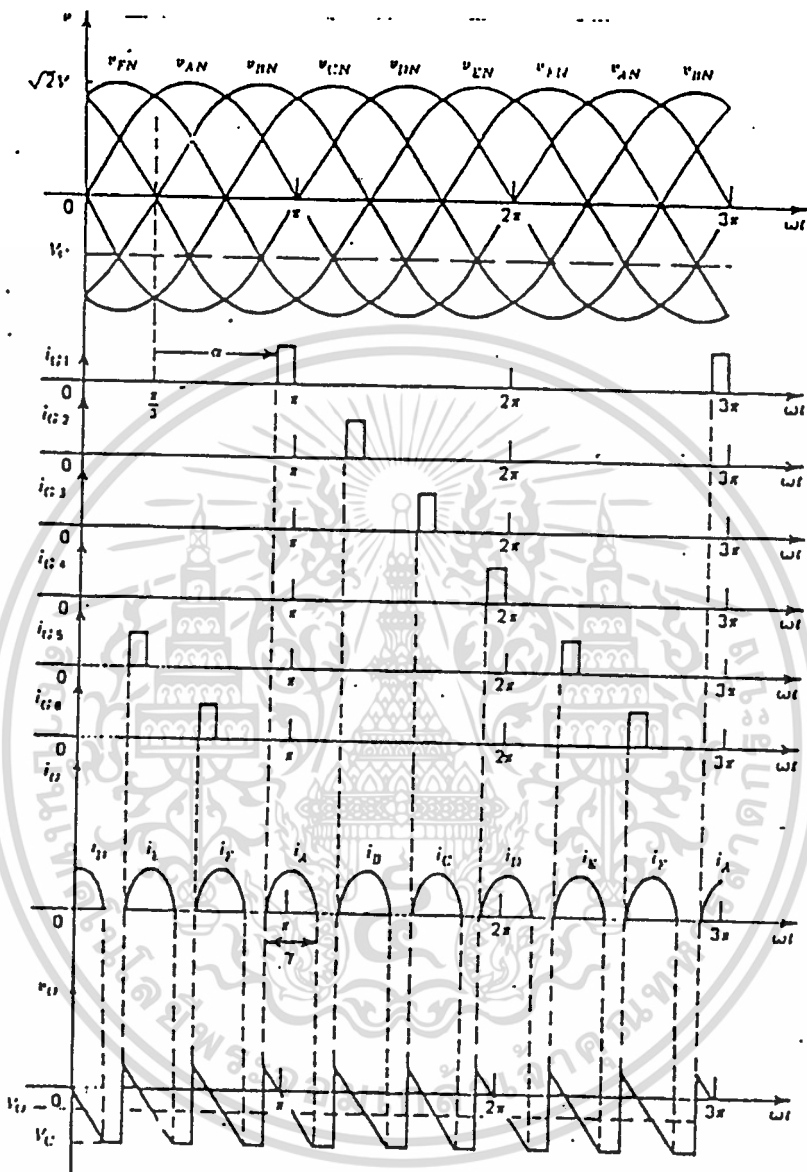
$$Q_n = \tan^{-1} a_n \text{ rad} \quad V \quad \dots\dots\dots 13$$

เมื่อ

$$a_n = \frac{6}{\pi} \int_{\infty+\pi/3}^{\infty+2\pi/3} V_o \sin n\omega t \, c\omega t \quad V \quad \dots\dots\dots 14$$

$$b_n = \frac{6}{\pi} \int_{\infty+\pi/3}^{\infty+2\pi/3} V_o \cos n\omega t \, c\omega t \quad V \quad \dots\dots\dots 15$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
เมื่อ m มีค่า 6, 12, 18 ...
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูป 2.7 แสดง เส้นกราฟของ harmonic $c_n/2 v$ เทียบกับมุม ∞ ส่วนในรูป แสดง curves ของ O_n เทียบกับมุม ∞ ผลของ Transformer leakage reactance ที่มีต่อ V_o จะ ถูกลดลง โดยดูได้จากสมการที่ 11 ในการหาค่าที่เป็น Per unit ของ leakage reactance per phase ผลของมันจะเด่นชัดมากในระบบหลายเฟส จึงต้องเพิ่มจำนวนการ commutate ต่อ cycle.

ค่า voltage ที่ตกคร่อมโหลดที่เป็น rms คือ

$$V_R = \frac{[3 \int_{\infty + \pi/3}^{\infty + 2\pi/3} V_{an}^2 c(\omega t) dt]^{1/2}}{\pi \infty + \pi/3}$$

$$= \frac{\sqrt{2}V[0.5 + \frac{3\sqrt{3}}{4\pi} \cos 2\infty]^{1/2}}{4\pi} \quad V \dots\dots\dots 16$$

และค่า ripple voltage คือ

$$V_R = [V_R^2 - V_o^2]^{1/2} \quad V \dots\dots\dots 17$$

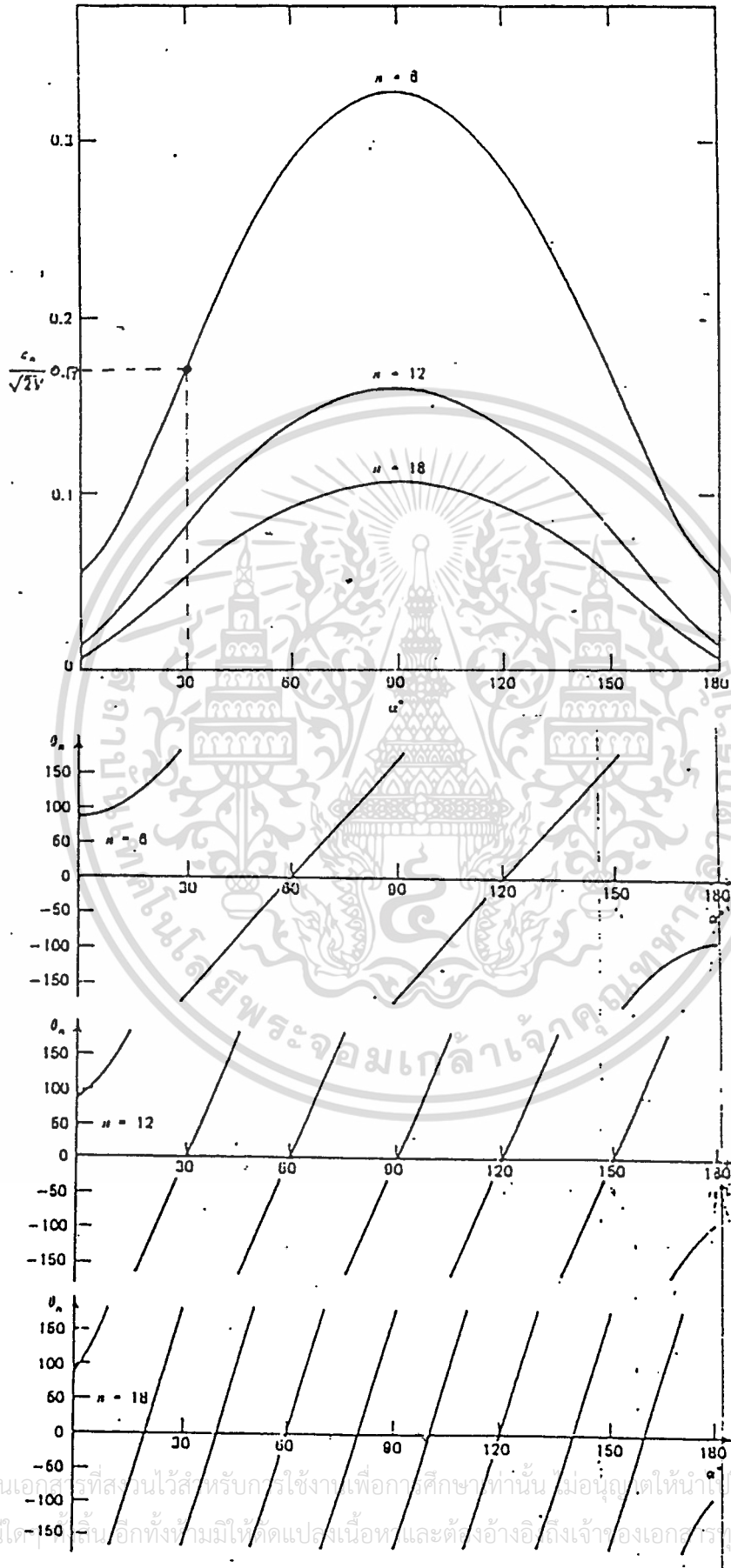
ส่วนค่า ripple factor คือ

$$V_R = \frac{V_{R1}}{V_o} \quad V \dots\dots\dots 18$$

จากอนุกรมในสมการที่ 2.10 บอกให้เราทราบว่า i_o อาจจะถูกใช้ ในการหากระแส ทาง output ได้ปริมาณทาง output ส่วนใหญ่ จะคำนวณได้จาก วงจรสมมูลย์ ดังรูป 2.2 ซึ่งจะง่ายและ สะดวกกว่าคำนวณจากวงจรจริง wave form ของ line V_o line voltage และ กระแสที่โหลด แสดงใน รูป 2.9 ลองนำไปเปรียบเทียบกับรูป 2.4 จะมี i_o โหลดในแต่ละเฟส หรืออาจดูได้จากตาราง 2.1 กระ แสที่โหลดใน line A จนเมื่อ line to line voltage ปรากฏที่โหลด มีค่าเป็น V_{ab}, V_{ac}, V_{ba} หรือ V_{ca} เราสามารถดูลักษณะของกระแสใน line A ได้จากรูป 2.9 ส่วนกระแสอีก 2 เฟส ที่เหลือจะมีลักษณะ เดียวกันเพียงแต่มุมจะ shift ไป 120° เท่านั้น

จากที่กล่าวมา กลายเป็น สิ่งที่ปรากฏอย่างสำคัญ อย่างหนึ่ง ที่แสดงให้ เห็น ว่าวงจรสมมูลย์ ในรูป 2.2 ไม่ใช่ วงจรสมมูลย์ที่แท้จริง ของวงจรในรูป 2.1 อาจดูได้จากตาราง 2.1 เมื่อ ไทริสเตอร์ แต่ละตัวของวงจรสมมูลย์ นำกระแสจะใช้พัลส์ เพียงพัลส์เดียวจาก 6 พัลส์ ส่วนวง จรจริงในรูป 2.1 เมื่อ ไทริสเตอร์ นำกระแส จะต้องใช้ 2 พัลส์ และยังต้องการสัญญาณเกทที่ต่างกันด้วย

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นชอบหรือเห็นผิดในการค้า
 ๒๕๖๓-๒๕๖๔ หวังสัน อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดก็ตาม อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าสัญญาณทริกเกทถูกหน่วง เวลามามากเกินไป จนทำให้กระแสที่ไหลมีค่าเป็นศูนย์ แต่การลดลง ของมุม ∞ จะมีผลต่อกระแสทาง output ดังนั้น ไทริสเตอร์ จะต้องถูกทำให้เกิดการนำกระแส ดังเช่นในรูป 2.9 ที่ $\omega t = \pi$ นั่นคือ $\infty = 2\pi/3$ จะเห็นว่า V_{ab} กำลังเริ่มที่จะมีค่าเป็นลบ ถ้าประมาณ V_c ว่ามีค่าเป็นศูนย์ ดังนั้น การลดลงของมุม ∞ ที่ $2\pi/3$ เป็นผลทำให้ไทริสเตอร์ Q_6 และ Q_1 นำกระแส ซึ่งแน่นอนว่าที่จุดนั้นหรือ $\omega t = \pi$ จะต้องมีสัญญาณเกทมาทริกไทริสเตอร์ทั้งสองตัว โดยที่ Q_1 เป็นตัวเริ่มและ Q_6 จะเป็นลงท้าย จุดเริ่มต้นและจุดลงท้ายของสัญญาณเกททุกตัว จะมีลักษณะคล้าย ๆ กับสัญญาณเกทของทั้งสองตัวที่กล่าวมา สัญญาณเกทสำหรับมุมหน่วงสูงสุด และที่ให้กระแส output เป็นศูนย์ แสดงไว้ในรูป 2.9 โดยดูได้จากส่วนที่แรงเงาของ i_{G1} ถึง i_{G6} ในส่วนที่ไม่ได้แรงเงา เป็นส่วนที่ไม่ได้อยู่ในย่าน $\pi/3 < \omega t < 2\pi/3$ ในกรณีนี้จะมีไทริสเตอร์ถูกทริกเพียงตัวเดียว ซึ่งจะไม่มีการสลับไหลทาง output

แรงดัน forward หรือ reverse ที่จ่ายให้กับไทริสเตอร์ นั้นขึ้นอยู่กับแหล่งจ่าย และตัวไทริสเตอร์เองที่จะนำกระแสในขณะนั้น ๆ แรงดัน V_{ak1} ในรูป 2.1 อาจจะหาได้จากการพิจารณาในช่วงที่ i_1, i_3 และ i_5 กำลังไหล ในขณะที่กำลังไหล จะได้

$$V_{ak1} = 0 \quad V \text{ เมื่อ } i_1 \neq 0 \quad A \dots\dots\dots 19$$

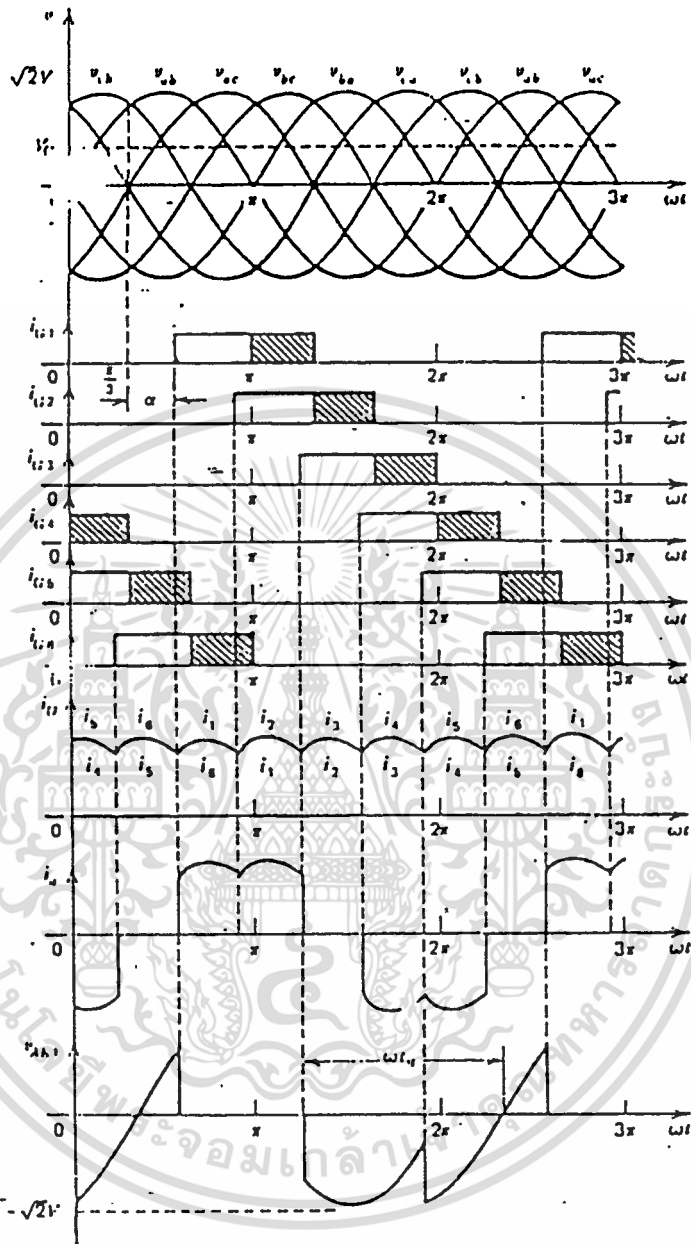
เมื่อขณะที่ i_1 ไหลอยู่ จะได้ $V_{ak3} = 0 \quad V$ และจาก loop Q_1, Q_3, V_{an} และ V_{bn} จะได้ความสัมพันธ์ดังนี้

$$V_{ak1} = V_{an} - V_{bn} \quad V \dots\dots\dots 20$$

ส่วน phase voltage อาจหาได้จาก การดู phasor diagram ในรูป 2.3 และแทนค่าต่าง ๆ ลงในสมการ 20. จะได้

$$\begin{aligned} V_{ak1} &= \frac{\sqrt{2}V \sin(\omega t - 30^\circ)}{\sqrt{3}} - \frac{\sqrt{2}V \sin(\omega t - 150^\circ)}{\sqrt{3}} \\ &= \sqrt{2}V \sin \omega t \quad V \text{ เมื่อ } i_3 \neq 0 \quad A \dots\dots\dots 21 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ภายนอก การค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่ i_5 กำลังไหลอยู่ $V_{ak5} = 0$ และจะได้

$$V_{ak1} = V_{an} - V_{cn} \quad V \dots\dots\dots 22$$

ดังนั้นจากรูปที่ 2.2 จะได้

$$\begin{aligned} V_{ak1} &= \frac{\sqrt{2}V \sin(\omega t - 30^\circ)}{\sqrt{3}} - \frac{\sqrt{2}V \sin(\omega t - 90^\circ)}{\sqrt{3}} \\ &= \frac{\sqrt{2}V \sin(\omega t - 60^\circ)}{\sqrt{3}} \quad V \text{ เมื่อ } i_5 \neq 0 \quad A \dots\dots\dots 23 \end{aligned}$$

สมการ V_{ak1} ทั้งสามสมการ ถูกใช้ในการทำรูปคลื่น ของ V_{ak1} ในรูป 2.9 นั้นเอง ซึ่ง จาก wave form อันนี้ เมื่อพิจารณาว่า มุม ∞ เปลี่ยนแปลงไป ค่าสูงสุดของ forward และ reverse voltage ที่ถูกจ่ายให้กับ ไทริสเตอร์ คือ

$$V_{AK(max)} = \pm \sqrt{2}V \quad \dots\dots\dots 24$$

ช่วงเวลาสำหรับการทำให้ไทริสเตอร์หยุดนำกระแสในระหว่างช่วงของ continuous current อาจจะได้จาก ช่วงของ ωt ที่แสดงใน wave form ของ V_{ak1} ในรูป 2.9 ช่วงเวลานี้ถูกหาได้ในฟังก์ชัน ของ ∞ เราพบว่า เกิดการ discontinue ขึ้นที่ $\infty = \pi/3$ ดังรูป 2.9 แสดงมุมหนึ่งจะน้อยกว่า $\pi/3$ rad. ซึ่งได้มาจาก wave form ของ V_{ak1} มุม ∞ ถูกเพิ่มให้มากกว่า $\pi/3$ ซึ่งจะทำให้ V_{ak1} มีค่าเป็นบวกที่ $\omega t = 2\pi$ และนี่เป็นสาเหตุหนึ่งในการลดค่า ωt เราอาจจะได้จากการเพิ่มของ ∞ จนถึง π radians ค่าของ ωt จะกลายเป็นศูนย์และไม่มีช่วงเวลา สำหรับการทำให้ไทริสเตอร์หยุดนำกระแส สำหรับค่า ∞ นี้ เปรียบเสมือนกับการ short cut ของ Ac source ผ่านไทริสเตอร์นั้นเอง (ไทริสเตอร์นำกระแส) และกำหนดขอบเขตไว้ที่ $\infty = 180^\circ$ ดังแสดงในรูป 2.5 ความสัมพันธ์ระหว่าง ωt กับ ∞ คือ

$$\omega t < \infty = 0 < \infty < 60^\circ \quad A \quad \dots\dots\dots 25$$

$$\omega t > \infty = \pi < \infty < 180^\circ \quad A \quad \dots\dots\dots 26$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โทริสเตอร์แต่ละตัวนำกระแส 2 พัลส์ จาก 6 พัลส์ ใน 1 Ac cycle ดังนั้น ค่ากระแสเฉลี่ย ของโทริสเตอร์ คือ

$$I_Q = \frac{I_o}{3} \quad A \quad \dots\dots\dots 27$$

และค่ากระแส rms คือ

$$I_Q = \frac{I_R}{\sqrt{3}} \quad A \quad \dots\dots\dots 28$$

กระแสที่ไหลในแต่ละเฟสหรือแต่ละ line ในระหว่าง 4 pulse จาก 6 pulse ที่ปรากฏขึ้นใน 1 cycle ดังนั้นค่า rms ของกระแส line อาจจะถูกประมาณว่า เป็นกระแสที่ไหลออกจาก output ของหม้อแปลง คือ

$$\begin{aligned} I_2 &= \sqrt{2} I_{QR} \quad A \\ &= \frac{\sqrt{2}}{\sqrt{3}} I_R \quad A \quad \dots\dots\dots 29 \end{aligned}$$

เนื่องจากลักษณะวงจรเป็นระบบ 3 เฟส ดังนั้น กระแส line จะไม่สามารถประกอบไปด้วย har monic ลำดับ ที่ ศูนย์ นั้นหมายถึง wave form ของกระแสที่ ไหลจากหม้อแปลง จะไม่ถูกผลกระทบบจาก ลักษณะการต่อ เช่น ต่อแบบ wye หรือ delta ในการคำนวณหา rating ของหม้อแปลง เราสามารถหาได้เมื่อต่อแบบ wye-wye ดังนี้

$$\begin{aligned} I_2 &= \sqrt{3} V_{I2} \\ &= \frac{\sqrt{2}}{\sqrt{3}} V_{IR} \\ &= S_1 \quad VA \quad \dots\dots\dots 30 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้เมื่อ S คือ พิกัดของหม้อแปลงที่ใช้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

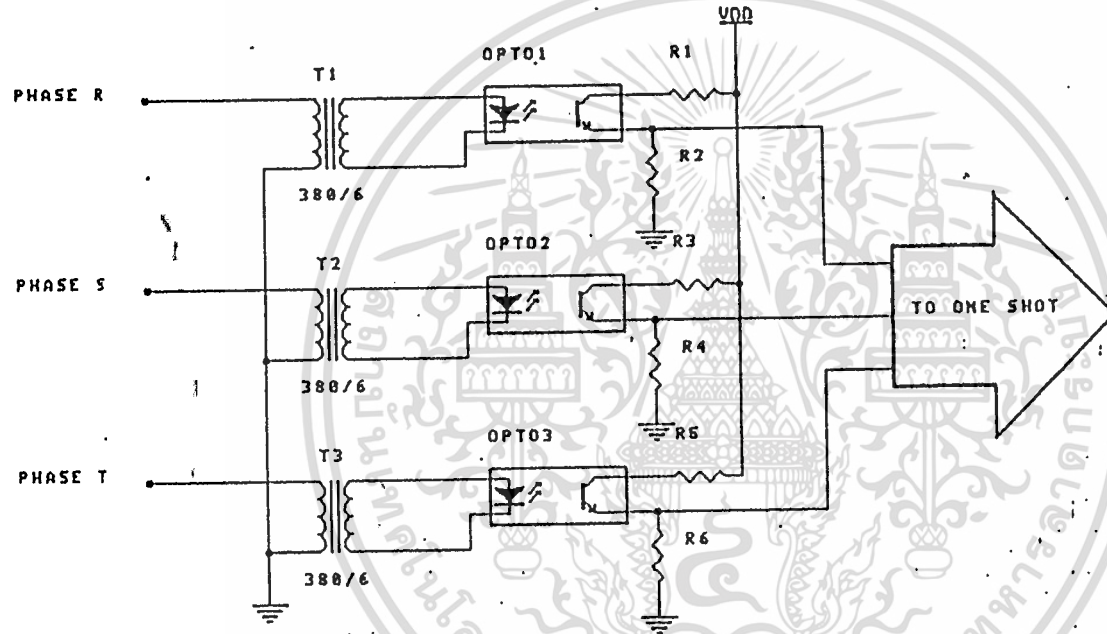
หลักการ Synchronize

ในการ Synchronize นั้น จะเริ่มจาก AC line I / P ถูกต่อเข้ากับ opto isolator เพื่อทำการ isolate สัญญาณ AC และ DC ออกจากกัน สัญญาณที่ได้จาก opto isolator จะได้เป็นสัญญาณ Digital (คือมีระดับ logic "0" และ ระดับ logic "1") ที่เป็น pulse เพียง 1 ลูก ซึ่งจะนำไปป้อนให้กับ ส่วนที่เรียกว่า one shot หรือ monostable multivibrator (คุณสมบัติของ mono stable multivibrator จะได้กล่าวโดยละเอียดต่อไป) เพื่อนำเอาสัญญาณของ pulse ตรงส่วนที่เรียกว่า rise time และ fall time มาทำการ deduce เพื่อจะนำไปทำการ interrupt microprocessor ให้ทำการอ่านสัญญาณ ช่วง rise time และ fall time ในกรณีแรกสมมุติว่าเริ่มมี pulse เข้ามาขณะที่ pulse กำลังไต่ขึ้นจากระดับ "0" อยู่หนึ่ง one shot จะถูกกระตุ้นโดยสัญญาณ คมบวก ทำให้ตัว one shot ทำงานมีสัญญาณที่เป็นระดับ logic "1" หรือ high ปรากฏทาง O / P ของ one shot สัญญาณระดับ logic "1" นี้ จะเป็นสัญญาณที่จะนำไปใช้เป็นสัญญาณ interrupt ให้แก่ microprocessor แต่จะนำไป interrupt โดยตรงเลยไม่ได้ เนื่องจากขา interrupt ของ microprocessor ตระกูล mes 51 นี้ มีคุณสมบัติ active low นั้นหมายถึง มันจะต้องได้รับสัญญาณที่เป็นระดับ logic "0" มันจึงสามารถทำงานได้ ดังนั้นจึงต้องนำสัญญาณจาก output ของ one shot ไปผ่าน inverter หรือ not gate เสียก่อน หลังจากนั้นจึงนำไปใช้เป็นสัญญาณ interrupt ในกรณีนี้ เมื่อขา interrupt ของ microprocessor ได้รับสัญญาณแล้ว ตัว microprocessor จะหยุดทำงานจากโปรแกรมที่มันกำลังทำอยู่ทันที แล้วหันมาทำโปรแกรมของการ interrupt แทน ซึ่งโปรแกรม ของการ interrupt นี้ จะเป็นการอ่านข้อมูล เข้ามาในตัว microprocessor โดย microprocessor จะอ่านข้อมูล จาก parallel port ซึ่งข้อมูล หรือ สัญญาณที่ parallel port นี้ ก็คือสัญญาณ ที่มาจาก o / p ของ one shot นั้นเอง เมื่ออ่านเข้ามาแล้ว (ข้อมูลที่อ่านเข้ามาจะเป็นระดับ logic "0" หรือ "1" ก็ได้ ขึ้นอยู่กับ programme) จะไปทำการประมวลผล และ ส่งออกไปทาง parallel port เช่นกัน (ซึ่ง port นี้จะเป็น out port) เพื่อนำไปป้อนให้กับวงจรขับเคลื่อน (gate drive) ซึ่งใช้ในการสร้างสัญญาณเพื่อทำการ on และ off gto ช่วงเวลาของการ interrupt นี้ จะเป็นช่วงเวลาสั้น ๆ เท่านั้น คือช่วงเวลา rise time ของ pulse หลังจากช่วงเวลาผ่านไปแล้วจะเป็นช่วงของ steady state time ของ pulse ซึ่ง สัญญาณ ที่ได้จาก one shot จะตกลงเป็นระดับ logic "0" ไปเป็น "1" เป็นการสิ้นสุดการ interrupt ของ microprocessor นั่นคือ ขณะนี้ microprocessor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะกลับจากโปรแกรม interrupt ไปทำงานยังโปรแกรมหรือคำสั่งเดิมก่อนที่จะมาทำโปรแกรม intrupt จนกระทั่งช่วงเวลา steady state time ล้นสุดลง จะเริ่มเป็นช่วงเวลา pulse เริ่มตกลง หรือ fall time ช่วงเวลานี้ one shot จะถูกกระตุ้นอีก แต่ครั้งนี้ one shot จะถูกกระตุ้นแบบ คมลบ หรือขอบ าลงของ pulse ดังนั้น one shot จะให้ output ออกมาอีกครั้ง เพื่อนำไป interrupt microprocessor และจ่ายให้ parallel port อีก เมื่อ microprocessor ถูก interrupt อีก มันก็จะออกจาก program หลักมายังโปรแกรม interrupt อีกครั้ง เพื่ออ่านสัญญาณจาก parallel port นำไปประมวลผล ได้เป็นสัญญาณ ออกจาก parallel port เพื่อนำไปจ่ายให้กับวงจรขับเกทอีก ช่วงเวลาในการ intrupt ครั้งนี้ ก็จะเป็นช่วงเวลาสั้น ๆ เช่น เกี่ยวกับการ interrupt ครั้งแรก หลังจาก interrupt แล้ว microprocessor ก็จะกลับไปทำงานยังโปรแกรมหลักอย่างเดิมอีก จนกว่าจะมีการ interrupt อีกครั้ง

ที่กล่าวมาทั้งหมดข้างต้นนี้เป็นเพียงการ synchronize แบบ เฟสเดียว แต่ในย ทางปฏิบัติจริง ๆ จะต้อง synchoronize ทั้ง 3 เฟส วิธีการคือ เพิ่มชุด one shot และ opto isolator ขึ้นมาอีก 2 ชุด คือ เฟสละชุดนั่นเอง ส่วน output ของ one shot ทั้งสามตัว จะถูกต่อเข้า and gate ชนิด 3 input เพื่อทำการ or สัญญาณ คือ ถ้ามีสัญญาณจากเฟสใด เฟสหนึ่งเข้ามา ก็จะมีสัญญาณ output ออกไป เพื่อนำไปใช้เป็น สัญญาณ interrupt ให้แก่ microprocessor ในทางปฏิบัติจริง ๆ จะต้องไม่ให้ input ของ or gate 3 input มีสัญญาณมาครั้งละมากกว่า 1 input เพราะ ในสภาพปกติ ไฟ 3 เฟส จะห่างกันอยู่เฟสละ 120 ทางไฟฟ้า ดังนั้นสัญญาณ pulse ที่ได้จาก opto isolator แต่ละตัวจะได้ ค้อออกมาไม่พร้อมกันโดยอัตโนมัติ



TITLE		SYNCHRONIZER OF CONVERTOR	
		REVISION 1.0	
		SHEET 1 OF 2	
		DRAWN BY J. THIVA	

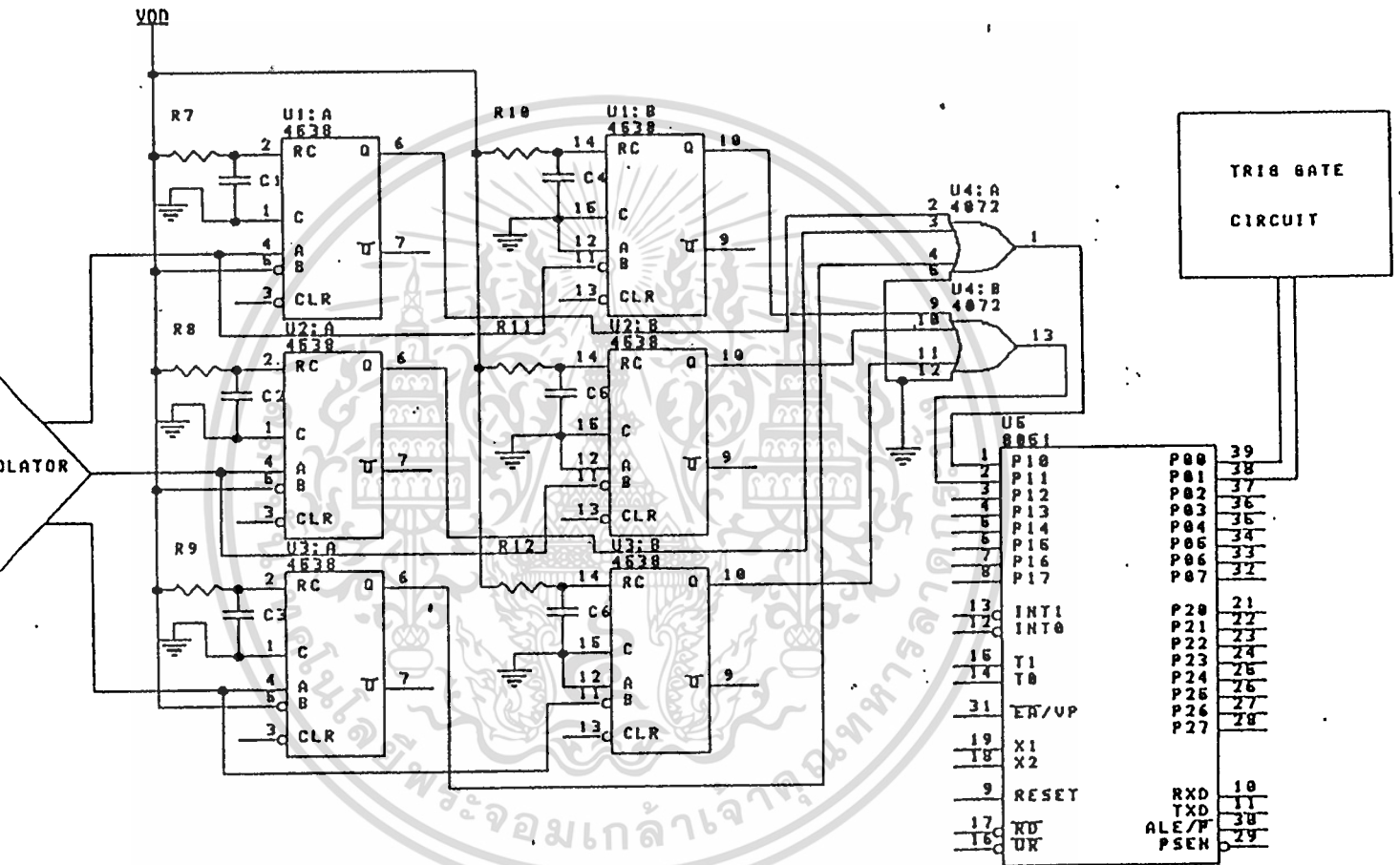
1

2

3

4

FROM OPTOISOLATOR



TRIS GATE
CIRCUIT



CAP 0.1UF X 8 LOCATE AT EVERY IC

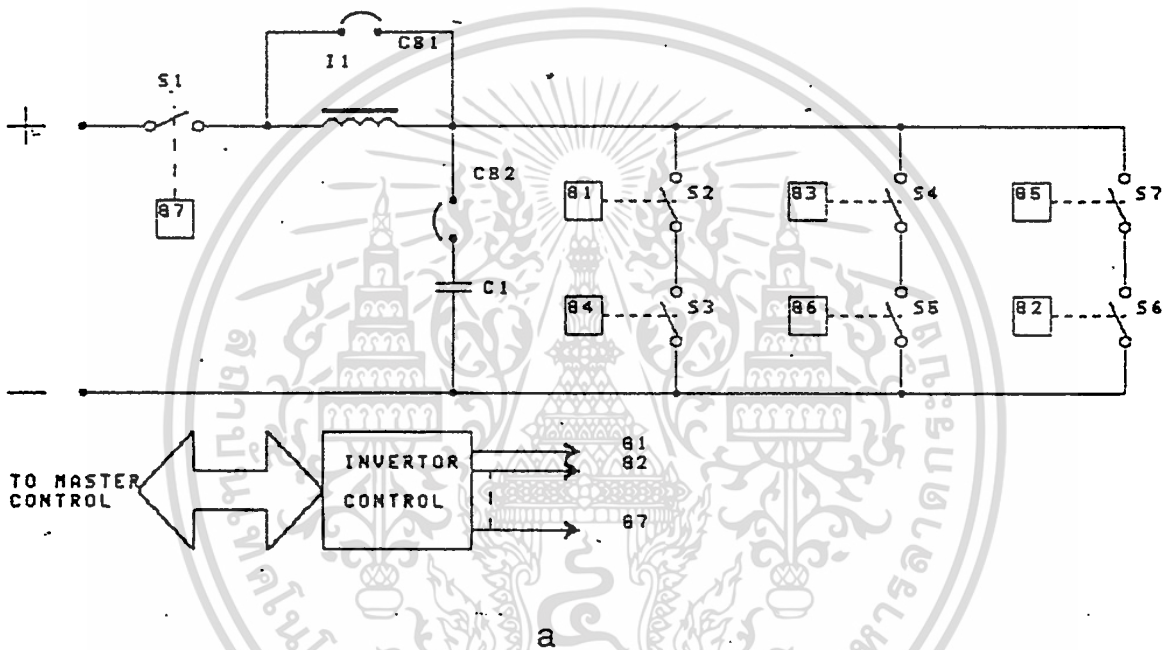
1	P10	P00	39
2	P11	P01	38
3	P12	P02	37
4	P13	P03	36
5	P14	P04	35
6	P16	P05	34
7	P16	P06	33
8	P17	P07	32
13	INT1	P20	21
12	INT0	P21	22
16	T1	P22	23
14	T0	P23	24
15		P24	25
17		P25	26
31	TR/VP	P26	27
19	X1	P27	28
18	X2		
9	RESET	RXD	10
17	RD	TXD	11
16	WR	ALE/P	38
		PSEN	29

TITLE		
SYNCHRONIZER OF CONVERTOR		
SIZE	NUMBER	REVISION
04		1.0
		SHEET 2 OF 2
		DRAWN BY J. THINA

บทที่ 3

วงจรกำลังของอินเวอร์เตอร์

สามารถเลือกให้ทำงานใน Mode ต่าง ๆ ได้โดยง่าย เพียงแค่เปลี่ยนแปลงอุปกรณ์ และโปรแกรมควบคุมเท่านั้น ในส่วนของอุปกรณ์ Power Switch ก็สามารถใช้ได้ตามความเหมาะสม รายละเอียดต่าง ๆ ดูได้จาก Block Daigram



Mode	CB1	CB2
Const. I	OFF	OFF
Const. V	ON	ON
Const. V & I	OFF	ON

	Normal	Over current
SW7	ON	OFF

รูป 3-1 a) วงจรกำลังของอินเวอร์เตอร์

b) แสดงการปรับตั้งโหมดการทำงานของอินเวอร์เตอร์

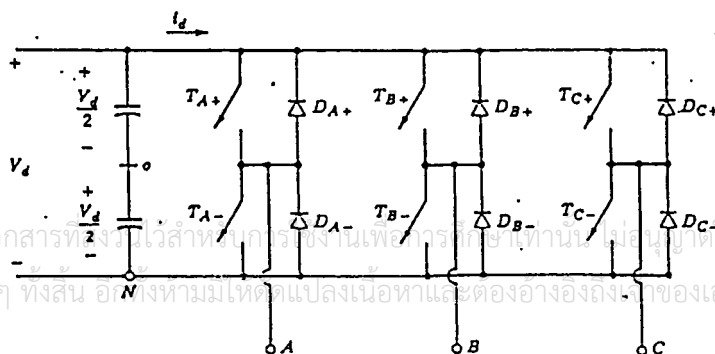
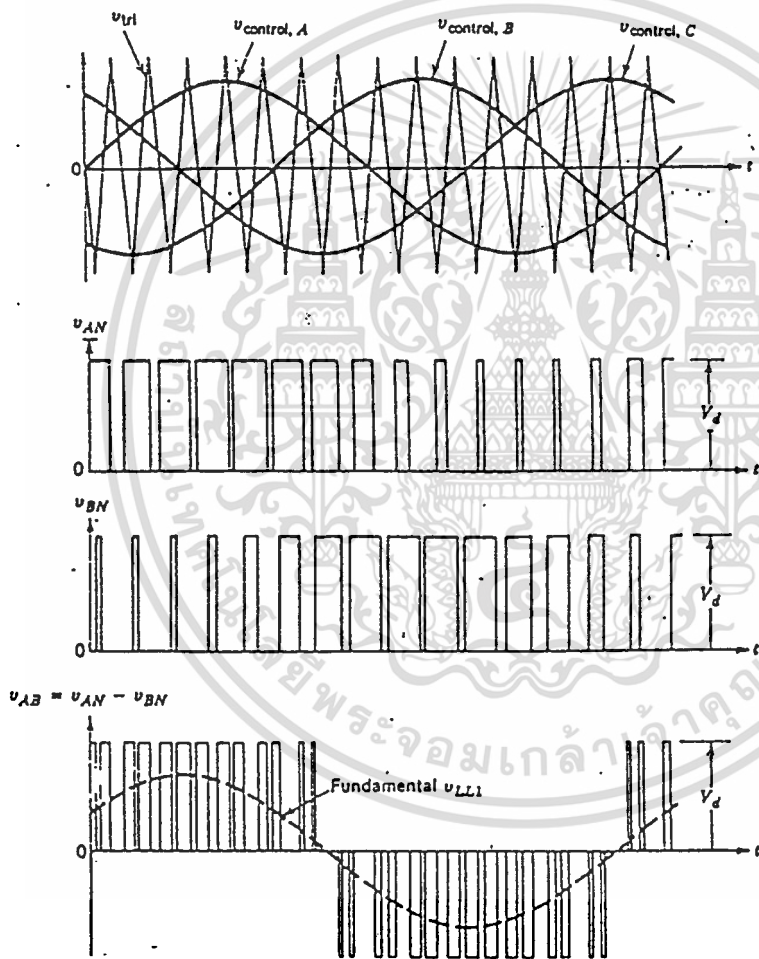
c) แสดงสถานะของ SW7 ซึ่งเป็น Over Current limit Switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น เมื่อผู้ใดเห็นประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

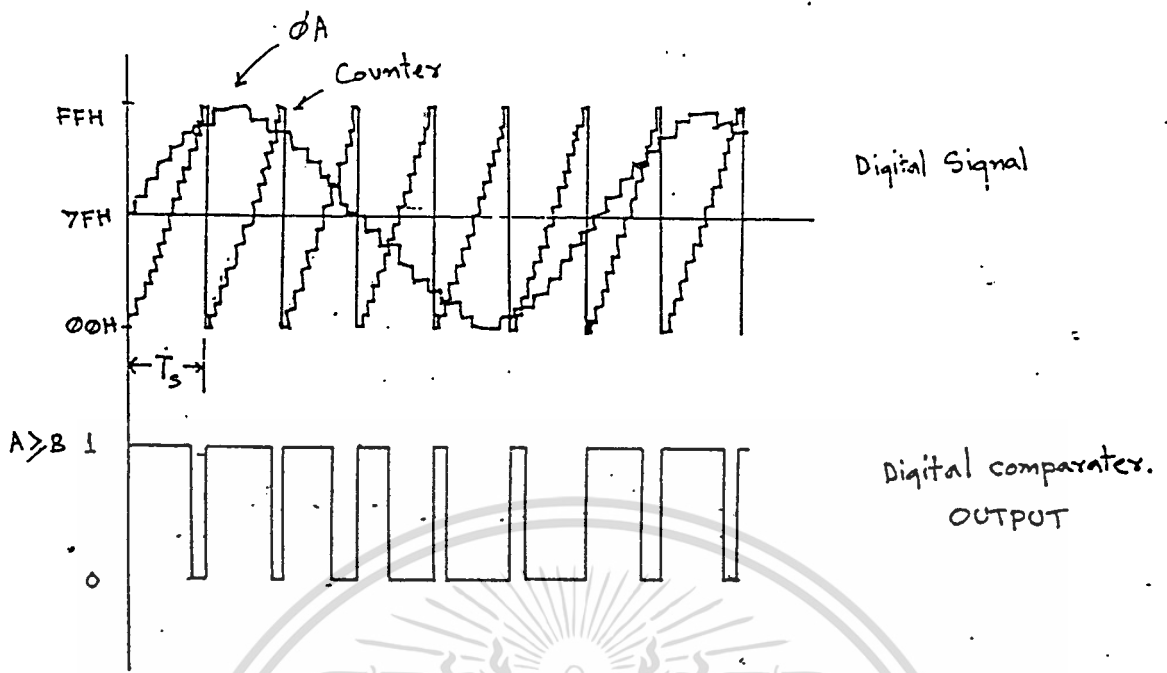
การสร้าง 3 Ø PWM โดยใช้ Microcontroller

หลักในการสร้างสัญญาณ 3 Ø PWM จะใช้สัญญาณรูปสามเหลี่ยมที่มีความถี่มากกว่าสองเท่า มาทำการสุ่ม (Sampling) แรงดันอ้างอิง จะได้สัญญาณขาออกเฉพาะในขณะที่ยังมีค่ามากกว่าหรือเท่ากับแรงดันของสัญญาณสุ่ม ลักษณะสัญญาณจะเป็นเชิงคิติดอล คือมากกว่าหรือเท่ากับก็ออก 1 (High) ต่ำกว่าก็ออก 0 (Low) ตามรูปที่แสดงข้างล่างนี้



เอกสารนี้เป็นเอกสารที่จัดทำไว้สำหรับประกอบการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีเมล: www.kitpibet.ac.th ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 4-1 3 Ø Inverter a) แสดงการสร้างสัญญาณ PWM, b) วงจรกำลัง



รูป 4-2 ลักษณะการ Sampling PWM แบบ Digital

การทำงาน

สัญญาณ SINE Pattern จะถูกเก็บไว้ใน ROM มีความละเอียด 8 bit peak to peak ดังนั้นจุดกลางก็คือ 7FH ก็คือ $\sin 0^\circ = 7FH$ $\sin 90^\circ = FFH$ และ $\sin 270^\circ = 00H$ ส่วนสัญญาณ Sampling จะได้มาจากกัมมันต์ของ Counter ภายในของ MCS51 ซึ่ง Program ให้ทำงานใน Mode 2 Auto Reload คือเมื่อนับถึง FFH จะเกิด Over Flow และก็จะบังคับให้สัญญาณเริ่มนับจาก 00H โดยอัตโนมัติ ค่าเริ่มต้นในการนับนี้เราก็สามารถโปรแกรมได้เช่นกัน แต่เพื่อให้มันนับได้ตั้งแต่ค่าต่ำสุดถึงสูง เราจึงโปรแกรมให้นับจาก 00H ถึง FFH ซึ่งการเพิ่มค่าจะมีอัตราที่คงที่ดังนั้นจะทำให้ได้สัญญาณที่ได้จาก Counter เป็นลักษณะ Saw Tooth (ฟันเลื่อย) ซึ่งมีความชันแล้วแต่ CLK ที่ป้อนให้ Counter สามารถเลือกได้จาก Sampling Signal CLK Select เป็นการทำสัญญาณ ALE ของ MCS51 มาหารลงให้ได้ความถี่ที่เหมาะสม ถ้าใช้ความถี่ OSC ของ MCS51 12 MHz จะได้สัญญาณ ALE มีความถี่เท่ากับ 1 MHz ดังนั้นถ้าทำสัญญาณนี้มาทำการ Count จะได้ความกว้างของความถี่ดังนี้

$$T_{\text{sampling}} = \frac{1}{1 \text{ MHz}} \times 256$$

$$= 256 \mu\text{s}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} \text{ดังนั้น } f_{\text{sampling}} &= \frac{1}{256 \mu\text{s}} \\ &= 3.906 \text{ KHz} \end{aligned}$$

ความถี่ 3.906 KHz นี้เป็นความถี่สูงสุดที่สามารถทำได้ ถ้าต้องการความถี่ที่มากกว่านี้จะต้องใช้ Counter ภายนอก และนำเอาความถี่ OSC มาใช้งานเลย ก็จะได้ความถี่สูงสุดคือ

$$\begin{aligned} f_{\text{sampling (max)}} &= \frac{1}{T_{\text{sampling}}} \\ &= \frac{1}{\frac{1}{f_{\text{OSC}}} \times 256} \\ \text{ถ้า osc ที่ } 12 \text{ MHz} \\ f_{\text{sampling (max)}} &= \frac{1}{\frac{1}{12 \text{ MHz}} \times 256} \\ &= 46.875 \text{ K} \end{aligned}$$

ความถี่ 46.875 KHZ นี้ในทาง Power Electronics โดยเฉพาะในงาน Inverter เป็นความถี่ที่สูงมาก ดังนั้นในทางปฏิบัติจะนำเอาความถี่ osc มาหารลงจนได้ความถี่ที่เหมาะสม การสร้างรูป sin ๑๑ จะอาศัยรูปแบบ (Pattern) sine ที่เก็บไว้ใน ROM เป็นสัญญาณเชิงดิจิทัล ซึ่งจะเก็บไว้เพียง sine เฟสเดียว ส่วนการสร้าง ๑๑ sine จะอาศัยการอ่านค่าเป็นช่วง ๆ มาเก็บไว้ โดยมีหลักการดังนี้

ที่ $t = 0^\circ$ Phase sequence A → b → c

$$\begin{aligned} V_a &= V_a \sin 0^\circ \\ V_b &= V_a \sin 240^\circ \\ V_c &= V_a \sin 120^\circ \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า phase sequence เป็น A → b → c

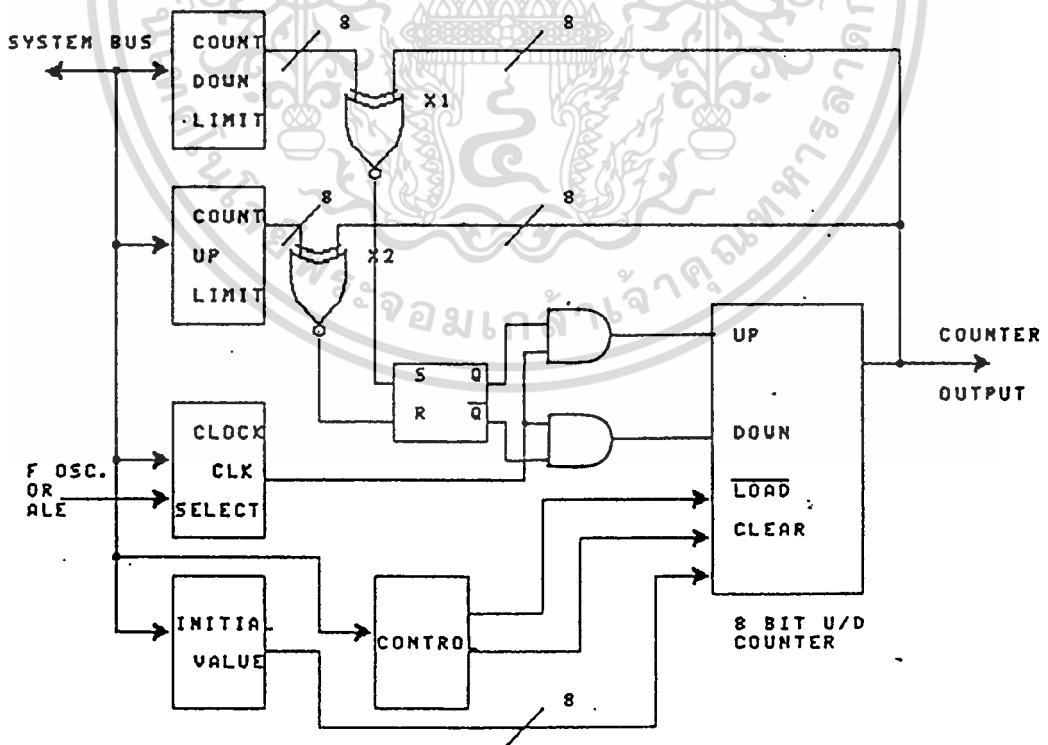
$$V_a = V_a \sin 0^\circ$$

$$V_b = V_a \sin 240^\circ$$

$$V_c = V_a \sin 120^\circ$$

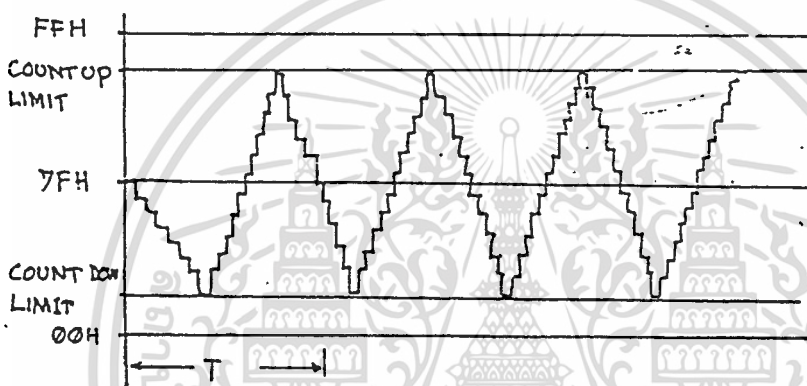
ไมโครคอนโทรลเลอร์จะทำการรีซ็อมมูลในแต่ละเฟสมา Latch ไว้ที่ Data latch ของเฟสต่าง ๆ ตามรูป Block Diagram ก็จะได้ Output ของทั้ง 3 เฟส มา Latch ไว้ที่ D latch ข้อมูลคงจะอยู่นกว่าจะมีการ STROBE ครั้งต่อไป หนึ่งช่วงเวลาในการ STROBE นี้จะมีความสำคัญต่อการตอบสนองความถี่ ของอุปกรณ์ Power Switch ในวงจรกำลัง ดังนั้นจะต้องจัดเวลาให้เหมาะสม หรืออาจใช้วงจร pulse shaper กรองก่อนส่งไปให้ Gate Drive Circuit

จากหลักการที่กล่าวมาจะเห็นว่าสัญญาณ Sampling จะเป็นฟันเลื่อยแทนที่จะเป็นรูปสามเหลี่ยม ถ้าเราต้องการรูปสามเหลี่ยมจะต้องออกแบบวงจร Counter ภายนอก เพื่อให้สามารถนับขึ้นลงได้ (Counter ภายใน MVS51 นับขึ้นได้อย่างเดียว) สำหรับวงจรลักษณะนี้มีความยุ่งยากพอสมควร ดังแสดงข้างล่างนี้



เอกสารนี้เป็นรูป 4-4 วงจร Counter ภายนอกซึ่งสามารถกำหนด Up และ Down Limit ได้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรถือ เริ่มแรกจะกำหนดค่าเริ่มต้นในการนับ ซึ่งค่านี้เมื่อนำไปใช้กับวงจรถูก (Block Diagram การสร้าง PWM) คือ 7FH และกำหนด UP/ Down limit ซึ่งจะจำกัดการนับขึ้นและนับลงของ Counter ที่สำคัญคือจะต้อง Clear RSF / F จากนั้นจึงค่อยกำหนดค่า Count up limit จริง ๆ สัญญาณ Clear โดยปกติจะไม่ใช้ จะใช้ในกรณีที่ต่อวงจร Reset Counter เมื่อสัญญาณนี้ Active จะทำให้ Output โดยการโปรแกรมจาก MCS51 ก็เป็นอันว่า Counter เริ่มต้นทำงาน (start) การทำงานจะเป็นแบบ Free Running การหยุดการทำงานชั่วคราวก็เพียงแค่ไม่จ่าย CLK ให้เท่านั้น



รูป 4-5 การทำงานของ Programmable Up/ Down Counter

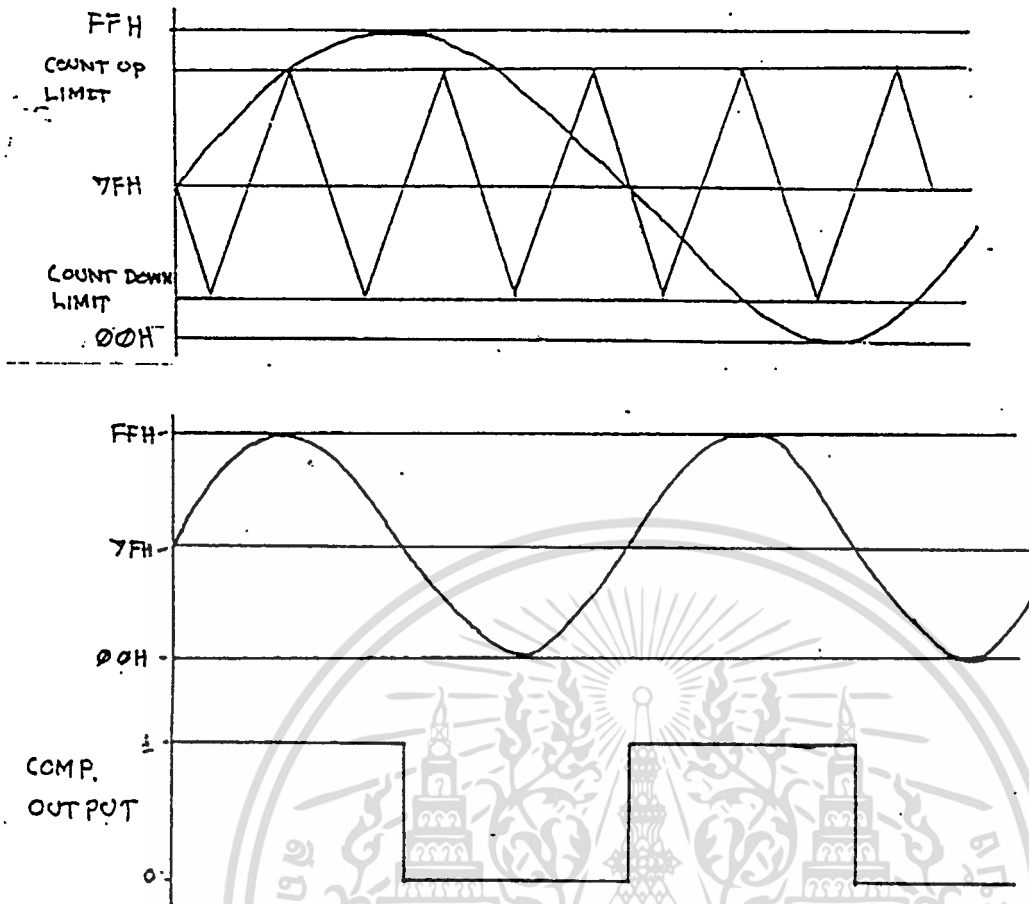
เมื่อทำงานจะสามารถคำนวณช่วงคาบเวลาได้ดังนี้

$$T = t_{clk} \times \{ (7FH - \text{Count down limit}) + (\text{Count up limit} - \text{Count down limit}) + (\text{Count up limit} - 7FH) \}$$

หมายเหตุ ค่าที่อยู่ใน {-} ให้แปลงเป็นฐานสิบ (Decimal)

เมื่อนำ Counter นี้ไปใช้ร่วมกับ วงจรสร้าง 3 Ø pwm ตามรูป Block Diagram จะทำให้สามารถกำหนดระดับในการสุ่มเทียบกับ Sine อ้างอิงได้ว่าจะให้เป็น Over Modulation หรือ Linear Modulation หรือกำหนดให้ 3 Ø Invert ทำงานใน Mode square ได้ โดยการ Set Counter ไว้ที่ 7 FH ตลอด (ไม่มีการนับ) ก็จะได้รูปคลื่น Output เป็นลักษณะคลื่นสี่เหลี่ยมสมมาตร (Square Pulse) ตามรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 4-6 การทำงานใน Mode ต่าง ๆ a, Over Modulation
b, Square Wave

จากที่กล่าวมาทั้งหมดเมื่อจัดโปรแกรมควบคุมที่เหมาะสมแล้วจะทำให้ได้ลักษณะรูปคลื่นที่มีเสถียรภาพที่ดีมาก ไม่มีการเลื่อนเฟสเกิดขึ้น การทำงานในลักษณะนี้มีข้อดี คือ

- ใช้อุปกรณ์ทางดิจิทัลล้วน ๆ
- สามารถโปรแกรมความถี่อ้างอิงและความถี่ในการสุ่มได้กว้างมาก
- มีเสถียรภาพที่ดี
- ราคาต่ำสุด สำหรับวิธี การสร้าง pwm ในแบบโปรแกรมความถี่นี้

เมื่อมีข้อดี ก็มีข้อเสีย คือ ความละเอียดในสัญญาณบิต ค่า คือ 8 bit เท่านั้น ทำให้ระดับในการเปรียบเทียบสัญญาณมีเพียง 2 คือ 256 ระดับ peak to peak ของสัญญาณอ้างอิงทำให้มีความละเอียดต่ำ ถ้าต้องการความละเอียดมากกว่านี้ จะต้องปรับปรุงให้เป็นแบบ 16 bit ซึ่งจะได้ระดับของความละเอียดสูงมาก ในขณะเดียวกันก็ต้องเสียค่าใช้จ่ายเพิ่มขึ้น เพราะต้องเพิ่มอุปกรณ์ขึ้นเป็นสองเท่า โปรแกรมควบคุมก็ซับซ้อนขึ้น หรืออาจต้องเปลี่ยนตัวคอนโทรลเลอร์เป็นแบบ 16 bit ไปเลย เพราะว่าตัวคอนโทรลเลอร์ 8 bit มีความเร็วไม่พอ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ระบบควบคุมมอเตอร์เหนี่ยวนำ

ในที่นี้กล่าวถึง ทฤษฎีเกี่ยวกับมอเตอร์เหนี่ยวนำสามเฟส และการควบคุมความเร็วรอบมอเตอร์เหนี่ยวนำในโรงงานอุตสาหกรรมส่วนมาก จะใช้มอเตอร์เหนี่ยวนำเป็นเครื่องต้นกำลังทั้งสิ้น โดยเฉพาะโรเตอร์แบบกรงกระรอก (Squirrel cage) ซึ่งมีคุณสมบัติที่เชื่อมโยงโครงสร้างที่ แข็งแรงทนทาน มีความเฉื่อยต่ำ ทำงานที่อุณหภูมิสูง ปัญหาเกี่ยวกับแปรงถ่านก็ไม่มี ไม่มีประกายไฟจากคอมมิวเตเตอร์ และที่กำลังเท่ากันมีขนาดเล็กกว่าคิซิมอเตอร์

โครงสร้างของมอเตอร์เหนี่ยวนำกระแสสลับ ประกอบด้วยส่วนอยู่นิ่งหรือสเตเตอร์ (Stator) และส่วนหมุนหรือโรเตอร์ (Rotor) การทำงานของมอเตอร์เหนี่ยวนำนั้นเริ่มจากการได้รับพลังงานจากแหล่งจ่ายไฟฟ้าที่ป้อนให้กับ สเตเตอร์ เกิดการเหนี่ยวนำส่งผ่านไปยังโรเตอร์ทำให้เกิดการหมุนขึ้น โดยที่ขดลวดของสเตเตอร์จะทำหน้าที่สร้างสนามแม่เหล็กที่มีค่าคงที่ขึ้นในช่องอากาศ (air gap) ระหว่างสเตเตอร์และโรเตอร์ และสนามแม่เหล็กจะหมุนด้วยความเร็วซิงโครนัสซึ่งเป็นไปตามความสัมพันธ์ ดังสมการที่ 5.1

$$N_s = \frac{120 f}{p} \dots\dots\dots 5.1$$

- โดยที่ N_s - ความเร็วรอบซิงโครนัส
- f - ความถี่ที่ขดสเตเตอร์ได้รับ (Hz)
- p - จำนวนขั้ว (pole) ของขดลวดสเตเตอร์

ด้วยผลของการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ ซึ่งมีความถี่เดียวกันกับแหล่งจ่ายไปขณะที่โรเตอร์มีความเร็วรอบ N_r ใดๆ ที่มีความแตกต่างจากความเร็ว N_s จะเกิดการเหนี่ยวนำขึ้นบนโรเตอร์ และทำให้เกิดทอร์ค ความแตกต่างสัมพัทธ์ของความเร็วทั้งสองนี้เรียกว่า สลิปหรือการไหล (Slip,S)

$$\begin{aligned}
S &= \frac{N_s - N_r}{N_s} \quad \dots\dots\dots 5.2 \\
&= \frac{\omega_s - \omega_r}{\omega_s} \\
&= \frac{\omega_s - \omega_r}{\omega_s}
\end{aligned}$$

- โดยที่ ω_s - ความถี่เชิงมุมของสเตเตอร์ (Stator angular frequency)
- ω_r - ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์ (Rotor angular frequency)
- ω_r - ความถี่เชิงสลิป (Slip angular frequency)

จากสมการที่ 5.1 และ 5.2 จะได้สมการความเร็วของมอเตอร์ดังนี้

$$N_r = \frac{(1-s) \cdot (120 f)}{p} \text{ rpm} \quad \dots\dots\dots 5.3$$

จากสมการที่ 5.3 การควบคุมความเร็วของมอเตอร์ทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ (f) จำนวนขั้วของสเตเตอร์ (p) และสลิปของโรเตอร์ วิธีการควบคุมที่เหมาะสมที่สุดคือการควบคุมความถี่ของแหล่งจ่ายไฟ โดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่อง ประสิทธิภาพของมอเตอร์สูงขณะควบคุมความเร็วของมอเตอร์เหนี่ยวนำ วิธีการควบคุมโดยการเปลี่ยนจำนวนขั้วของสเตเตอร์จะควบคุมการเปลี่ยนความเร็วได้ในช่วงแคบและการควบคุม จะไม่ต่อเนื่องดังนั้นวิธีการนี้จะใช้กับมอเตอร์ที่ออกแบบไว้เป็นพิเศษ ส่วนวิธีการควบคุมโดยการเปลี่ยนค่าสลิปนั้นจะทำให้มอเตอร์มีประสิทธิภาพต่ำลง เพราะว่าประสิทธิภาพของมอเตอร์จะขึ้นอยู่กับค่าสลิป

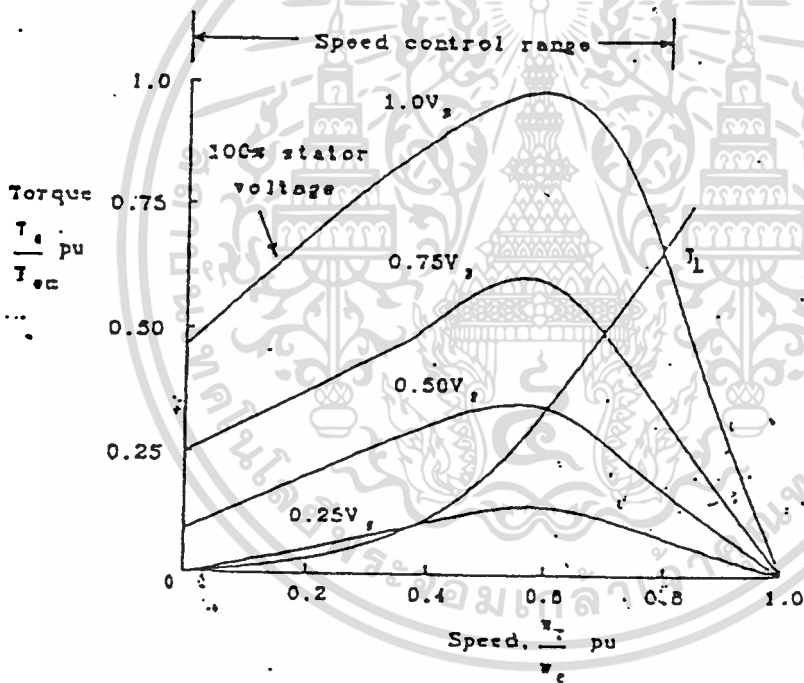
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ

การควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ ทำให้หลายวิธีซึ่งสามารถแยกการควบคุมได้ดังนี้

5.1.1 การควบคุมโวลต์เตจของสเตเตอร์ (Stator voltage control)

การควบคุมความเร็วของมอเตอร์ โดยการควบคุมโวลต์เตจของสเตเตอร์ในช่วงความเร็วที่ควบคุมได้จะแคบไม่เหมาะสมกับงานที่ต้องการทอร์คเริ่มต้นสูงสำหรับกราฟความสัมพันธ์ระหว่างทอร์ค-ความเร็ว ของมอเตอร์เหนี่ยวนำที่ได้จากวิธีการควบคุมโวลต์เตจของขดลวดสเตเตอร์แสดงได้ดังรูปที่ 5.1

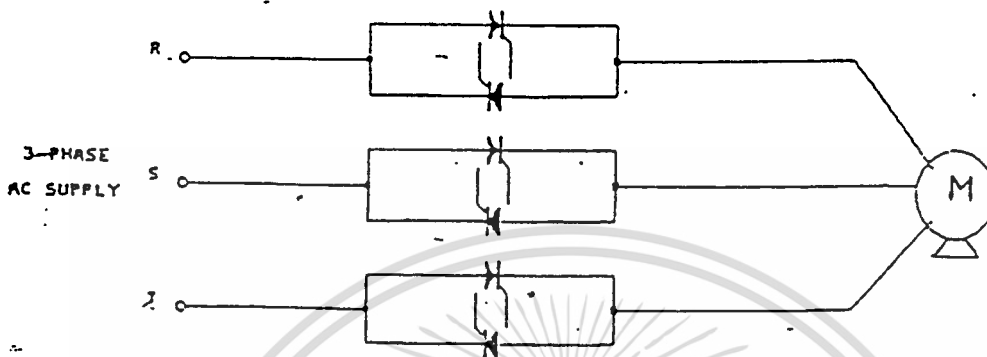


รูปที่ 5.1 กราฟความสัมพันธ์ระหว่าง ทอร์ค-ความเร็ว ของมอเตอร์เหนี่ยวนำและโหลด

จะเห็นว่าทอร์คจะเปลี่ยนไปตามโวลต์เตจที่จ่ายให้กับขดลวดสเตเตอร์ของมอเตอร์ และเส้นกราฟทอร์ค-ความเร็วของโหลดในรูปที่ 5.1 นั้นจะแปรค่าโดยตรงกับความเร็วกำลังสอง ดังนั้นเราสามารถปรับความเร็วของมอเตอร์ได้ โดยการปรับโวลต์เตจที่ป้อนเข้ามอเตอร์ เพื่อให้จุดตัดระหว่างเส้นกราฟทอร์ค-ความเร็วของมอเตอร์ตัดกับเส้นกราฟทอร์ค-ความเร็วของโหลดที่ความเร็วหรือ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สลิปที่ต้องการ การควบคุมความเร็วของมอเตอร์เหนี่ยวนำโดยการควบคุมโวลต์เตจของสเตเตอร์นี้ จะใช้วิธีการควบคุมแบบเฟสของไฟไลน์ (Phase control) ดังแสดงในรูปที่ 5.2



รูปที่ 5.2 แสดงวงจรกำลัง 3 เฟสเอชไอพีเอเวอร์คอนโทรลแบบควบคุมเฟส

วิธีการควบคุมนี้จะทำได้ง่ายและวงจรควบคุมมีราคาถูก แต่จะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์ของกำลังการสูญเสียในโรเตอร์ของมอเตอร์ จะเพิ่มขึ้นตามค่าสลิป นอกจากนี้การเพิ่มขึ้นของกระแสในสเตเตอร์เมื่อสลิปเพิ่มขึ้นทำให้กำลังสูญเสียในสเตเตอร์เพิ่มขึ้นด้วย เป็นผลให้ประสิทธิภาพของทอร์คมอเตอร์ลดลงมากโดยเฉพาะที่ความเร็วรอบต่ำ ๆ เนื่องจากมอเตอร์ต้องทำงานที่ค่าสลิปสูงอีกทั้งวิธีการควบคุมแบบเฟสนี้เป็นผล ทำให้เกิดฮาร์โมนิกขึ้นทั้งในเอชไอไลน์และในตัวมอเตอร์ ทำให้มีการสูญเสียเพิ่มขึ้นอีกและทำให้เพาเวอร์แฟกเตอร์ของระบบลดลงตามความเร็วของมอเตอร์

5.1.2 การควบคุมสลิปเพาเวอร์ (Slip Power)

การควบคุมความเร็วของอินดักชันมอเตอร์ โดยการควบคุมสลิปของโรเตอร์นั้นนอกจากจะทำโดยการควบคุมแรงดันของแหล่งจ่ายไฟแล้ว อาจจะทำได้โดยการควบคุมกำลังในโรเตอร์ของอินดักชันมอเตอร์ ซึ่งจะได้จาดสมการซึ่งแสดงความสัมพันธ์ระหว่างกำลังออก (P_{mech}) และกำลังสูญเสียในโรเตอร์ (P_c) กับกำลังที่ส่งผ่านจากสเตเตอร์ไปยังโรเตอร์ (air-gap power, P_g) ดังนี้คือ

$P_{mech} = (1-s) \cdot P_g$ 5.4

$P_c = s P_g$ 5.5

$\frac{P_c}{P_{mech}} = \frac{s}{1-s}$ 5.6

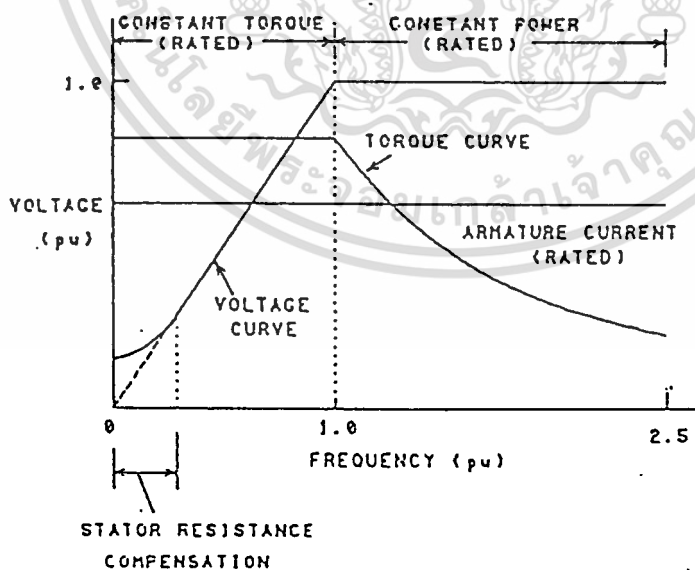
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการเหล่านี้จะเห็นว่าถ้าสามารถควบคุมอัตราส่วนระหว่างกำลังสูญเสียในโรเตอร์ กับกำลังออกของมอเตอร์ก็สามารถควบคุมสลิปของโรเตอร์ได้ เช่น ในกรณีของอินดักชันมอเตอร์แบบขดลวดพัน (Wound rotor induction) ควบคุมสลิปของโรเตอร์ โดยการแปรค่าของความต้านทานที่ต่อเข้ากับวงจรมอเตอร์การควบคุมความเร็วโดยวิธีนี้ ถึงแม้จะทำได้ง่าย ๆ แต่จะมีข้อเสียในแง่ประสิทธิภาพของระบบ โดยเฉพาะที่ความเร็วต่ำ ๆ หรือที่สลิปค่าสูง ๆ ดังจะเห็นได้จากค่าของ Rotor Power Ratio ซึ่งเป็นอัตราส่วนของกำลังออก (P_{mech}) กับกำลังเข้าของโรเตอร์ (P_c) ตามสมการที่ 5.7

$$\text{Rotor Power Ratio} = \frac{P_{mech}}{P_g} = 1-s \quad \dots\dots\dots 5.7$$

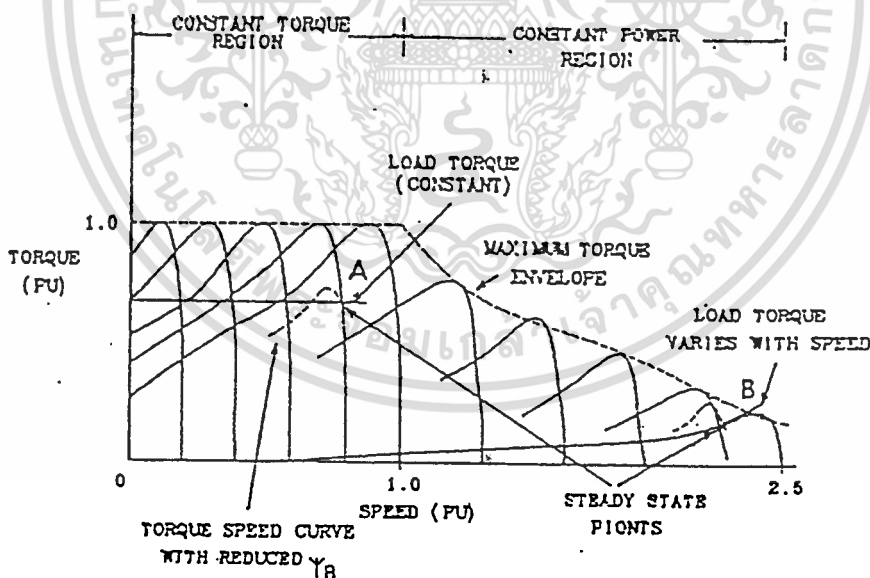
5.1.3 การควบคุมด้วยการเปลี่ยนแรงดันและความถี่ (Variable Voltage Variable frequency) หรือ VVVF

เทคนิคนี้เป็นที่รู้จักกันดี และเป็นเทคนิคที่เหมาะสมที่สุดสำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำซึ่งจะใช้อินเวอร์เตอร์ขับเคลื่อน เพื่อที่จะได้แรงดันและความถี่ตามเอาต์พุตเป็นไปตามที่ต้องการของหลักการควบคุมความเร็วรอบของมอเตอร์ แสดงในรูปที่ 5.3



รูปที่ 5.3 แสดงการเปลี่ยนแปลงของแรงดัน, ทอร์ก กระแสเตเตอร์กับความถี่
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการเรียนการสอนเท่านั้น เมื่อผู้ใดเผยแพร่หรือใช้เพื่อการค้า
 ชนิดมอเตอร์ที่ใช้จะต้องมีคุณสมบัติ slip ค่าซึ่งจะเป็นการเพิ่มประสิทธิภาพและความเร็วมอเตอร์จะใช้

เปลี่ยนตามการเปลี่ยนความเร็วเชิงโคโรนัส ของสนามแม่เหล็กในช่องอากาศอยู่ระหว่างส่วนสเตเตอร์ และโรเตอร์ การที่จะเปลี่ยนความเร็วเชิงโคโรนัสได้นี้สามารถทำได้โดยการแปรเปลี่ยนความถี่ของอินเวอร์เตอร์ ซึ่งลักษณะการควบคุมความถี่จะคล้ายกับการควบคุมดิซิมมูเตอร์กล่าวคือ เมื่อต้องการเพิ่มความเร็วจึงอินดักชันมอเตอร์ทำได้ โดยการเพิ่มความถี่ของแรงดันออกของอินเวอร์เตอร์แต่การเพิ่มความถี่อย่างเดียวนี้อาจจะทำให้แอมป์แก๊ฟลักซ์ของมอเตอร์ลดลงเนื่องจากการลดลงของ magnetizing current อันเป็นผลเนื่องมาจากการเพิ่มของ magnetizing reactance ซึ่งเมื่อ air-gap ลดลงจะทำให้ทอร์คสูงสุด ของมอเตอร์ลดลง เพื่อที่จะรักษาฟลักซ์ในแอมป์แก๊ป และทอร์คสูงสุดให้คงที่จำเป็นต้องเพิ่มความถี่ของอินเวอร์เตอร์ตามความถี่คือ รักษาอัตราส่วนแรงดันออก (V) ต่อความถี่ (f) หรือ v/f ให้คงที่จะทำให้ทอร์คคงที่เช่นเดียวกับการควบคุมดิซิมมูเตอร์ที่ควบคุมแรงดันอาร์เมเจอร์ และรักษาสถาณแม่เหล็กให้คงที่ ทำให้อินดักชันมอเตอร์มีลักษณะเป็นการขับเคลื่อนที่ให้ทอร์คคงที่ การควบคุมให้อินดักชันมอเตอร์มีทอร์คสูงสุดคงที่ จะทำได้ในย่านความเร็วที่ต่ำกว่าความเร็วกำหนด (base speed) หรือ ความถี่ต่ำกว่า base frequency (1 p.u.) ดังแสดงในรูปที่ 5.4



รูปที่ 5.4 แสดง Speed-torque Curve ของมอเตอร์เมื่อใช้วิธีควบคุม VVVF

ในย่านความถี่ต่ำ ๆ การรักษาให้ v/f คงที่จะไม่เป็นการเพียงพอ ที่จะให้ทอร์คสูงสุดมีค่าคงที่ ทั้งนี้เพราะที่ความถี่ต่ำ ๆ magnetizing current ไม่ได้ขึ้นอยู่กับ magnetizing reactance เพียงอย่างเดียว เนื่องจากความต้านทานของสเตเตอร์จะมีค่าใกล้เคียงกับ magnetizing reactance ไม่ว่าการณ์ใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

reactance ดังนั้น จะต้องเพิ่มแรงดันที่จ่ายให้กับสเตเตอร์ของอินดักชันมอเตอร์เพื่อชดเชยแรงดันที่ตกคร่อมความต้านทานของสเตเตอร์ ทำให้การเปลี่ยนแปลงแรงดันกับความถี่เป็นไปตามเส้นทาบของกราฟรูปที่ 5.3 แทนการเปลี่ยนแปลงตามเส้นประซึ่งเป็นกราฟ v/f มีค่าคงที่

ส่วนในย่านความเร็วที่สูงกว่า base speed ไม่สามารถทอร์คได้คงที่ เนื่องจากจะทำให้มอเตอร์ overload ซึ่งจะทำให้มอเตอร์เสียหายได้ ดังนั้นจึงรักษาแรงดันให้คงที่ที่กำหนดซึ่งจะทำให้ทอร์คสูงสุดลดลง เนื่องจากการลดลงของ air gap flux ของอินดักชันมอเตอร์ดังแสดงในรูปที่ 5.3 การควบคุมความเร็วในย่านนี้กำลังออกสูงสุดของอินดักชันมอเตอร์จะมีค่าคงที่เช่นเดียวกับกับคีมอเตอร์ ด้วยการลดความเข้มของสนามแม่เหล็กเรียกเป็นการทำงานให้ constant power region หรือ field-weakening region ดังในรูป 5.3 ซึ่งเป็นทอร์คความเร็วเคิฟของอินดักชันมอเตอร์ สำหรับแรงดันและความถี่ เห็นได้ว่าจุดทำงานจะอยู่ที่จะตัดระหว่าง torque-speed curve ของอินดักชันมอเตอร์กับทอร์คโหลด จุด A เป็นจุดทำงานกรณี load torque มีค่าคงที่ในขณะที่จุด B เป็นจุดทำงานในกรณีที่ Load torque แปรกับความเร็ว เนื่องจากการควบคุมความเร็วของอินดักชันมอเตอร์โดยวิธีนี้จะเป็นการแปรทั้งความถี่และแรงดันจึงเรียกรวมกันว่า Variable voltage variable frequency drive (VVVF) การควบคุมอินดักชันมอเตอร์โดยวิธี VVVF นี้จะทำให้สามารถเร่งเครื่องจากความเร็วที่ต้องการโดยมีทอร์คสูงสุดได้ และสามารถควบคุมให้เข้าอยู่สภาวะคงตัว (steady state) นอกจากนี้ในตอนที่ต้องการหยุดอินดักชันมอเตอร์ อาจจะควบคุมให้สลีปมีค่าเป็นลบซึ่งอาจจะทำให้อินดักชันมอเตอร์ทำงานเป็น induction generator เปลี่ยนพลังงานกลเป็นพลังงานไฟฟ้าป้อนกลับเข้าไปยังอินเวอร์เตอร์ ถ้ามีการสลายพลังงานนี้ทิ้งไปที่ตัวต้านทานเรียกว่า dynamic braking หรือถ้าป้อนกลับเข้า AC line จะเป็น regenerative braking ซึ่งอาจทำได้ยากกว่า

เนื่องจากแรงดันเอาต์พุทของอินเวอร์เตอร์ ที่ใช้ในการขับเคลื่อนมอเตอร์ไม่ได้เป็นรูปไซน์ ดังนั้นมอเตอร์จะได้รับแรงดันฮาร์โมนิก ซึ่งจะทำให้เกิดสนามแม่เหล็กหมุนใน air gap ด้วยความเร็วที่สูงกว่าสนามแม่เหล็ก เนื่องจากความถี่พื้นฐาน (fundamental frequency) มากกว่า ดังนั้นกระแสที่เกิดเนื่องจากฮาร์โมนิก จะไม่ขึ้นกับสลีปของมอเตอร์ ทำให้กระแสเนื่องจากแรงดันฮาร์โมนิกอาจจะมีค่ามากกว่ากระแส ขององค์ประกอบมูลฐาน (fundamental component) เมื่อมอเตอร์มีโหลดน้อย ๆ ทำให้กระแสของมอเตอร์ไม่ลดลงเท่าที่ควรเมื่อโหลดลดลง แรงดันฮาร์โมนิกส์ของอินเวอร์เตอร์จะทำให้เกิดการสูญเสียในมอเตอร์มากขึ้น ดังนั้น เราจำเป็นต้องนำมาพิจารณาในการเลือกขนาดของมอเตอร์ด้วย นอกจากนี้สนามแม่เหล็กที่เกิดจากแรงดันฮาร์โมนิกที่อาจจะหมุนไปทางเดียวกัน หรือสวนทางกับ fundamental airgap flux จะทำให้เกิดทอร์คขึ้น ซึ่งโดยทั่วไปจะถูกกรองออกไปเนื่องจากความเฉื่อย (inertia) ของระบบ แต่ถ้าความถี่ของทอร์คที่เกิดขึ้น มีค่าใกล้เคียงกับความถี่เรโซแนนซ์ (resonance) ของระบบเชิงกลอาจทำให้เกิด hunting อันจะเป็นผลเสียต่อระบบได้

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

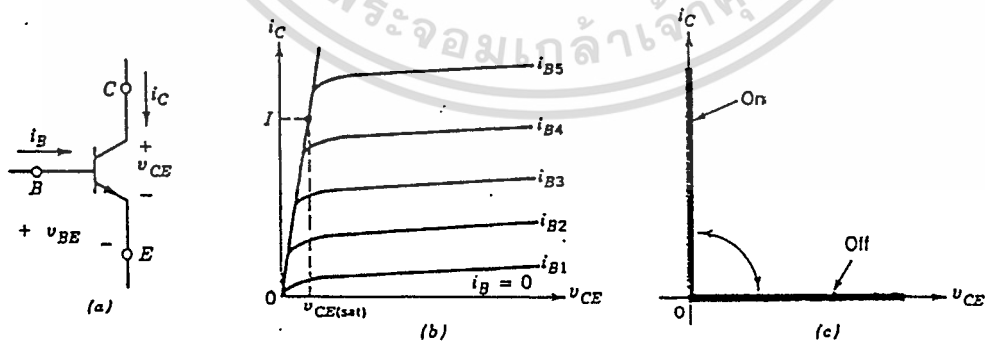
บทที่ 6

อุปกรณ์สวิตช์กำลังแบบปิดกระแสได้ด้วยตัวเอง (Self TurnOff Electronics Power Switch)

เพื่อให้่ง่ายในการออกแบบและควบคุมการทำงานของวงจรภาคอินเวอร์เตอร์ จะเลือกใช้อุปกรณ์ Electronics Power Switch ที่เป็นแบบ Self Turn Off อุปกรณ์ประเภทนี้ได้แก่ Power Transistor, Power Mosfet IGBT (Imsulate Gate Bipolar Transistor) และ GTO (Gate Turn Off thyristor) อุปกรณ์แต่ละตัวก็มีข้อดีแตกต่างกันไป ซึ่งมีรายละเอียดพอสังเขปดังนี้

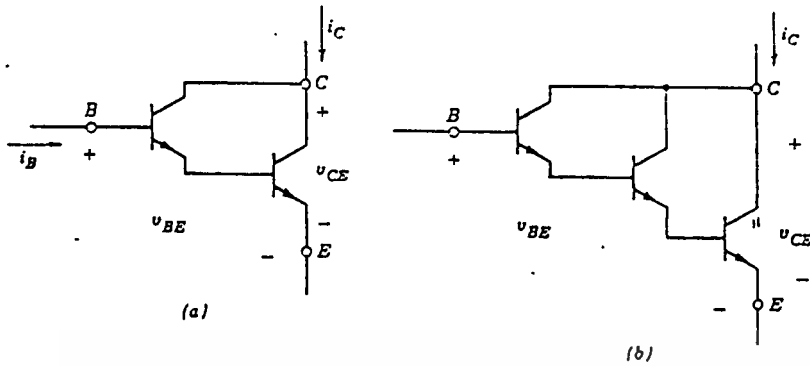
Power Transistor

มีชื่อเรียกเต็ม ๆ ว่า Bipolar Junction Transistor (BJT) ซึ่งก็มีความหมายตรงตัวคือ เป็น Transistor ที่มีสองรอยต่อ Transistor ที่นำมาใช้ในงาน Power Electronics ส่วนมากจะเป็นแบบ NPN และในงานที่ต้องใช้กระแสสูง ๆ ก็จะใช้แบบ Darlington มาให้ซึ่งบรรจุอยู่ในตัวถังเดียวกัน ซึ่งเรียกว่า Power Transistor Module Power Transistor นี้จะใช้งานง่ายมาก เพราะว่าเป็นที่รู้จักกันดี แต่ก็มีข้อเสีย คือ ควบคุมกระแสขาออก (I_c) ด้วยกระแส (I_b) ตาม สมการ $I_c = \beta I_b$ ถ้าต้องการกระแส I_c สูง ๆ ในกรณีที่ Transistor มีอัตราขยาย ค่า จะทำให้ต้องใช้กระแส I_b ในการขับเบสมาก สำหรับอัตราการกำลังของ Power Transistor จะสามารถทนได้มากกว่า 1000 W ดังนั้นจึงทำให้สามารถ สร้างอินเวอร์เตอร์ที่สามารถจ่ายกำลังได้ถึง 100 KVA



รูป 6-1 Bipolar Junction Transistor a, สัญลักษณ์ b, คุณสมบัติทาง V และ I

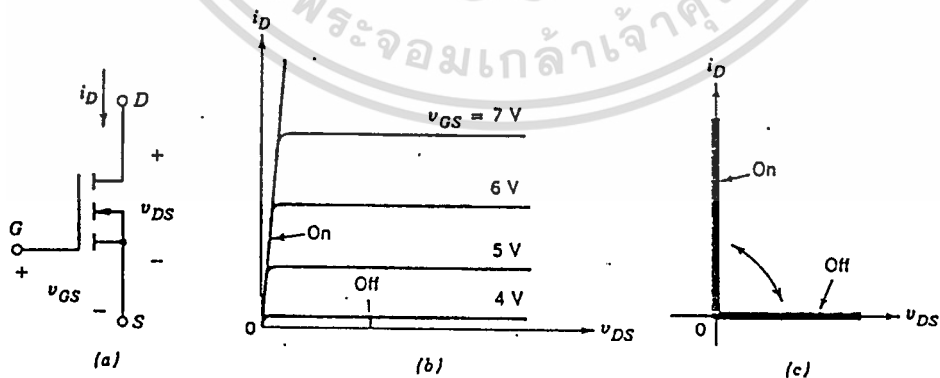
เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่สามารถนำออกเผยแพร่ได้โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 6-2 การต่อ Transistor a, single Transistor b, Darlington c, Triple Dalington

Power Mosfet

มีชื่อเต็ม ๆ ว่า Metal-Oxide Semiconductor Field Effect Transistor ซึ่งมีคุณสมบัติและสัญลักษณ์ตามรูป Mosfets มีข้อดีกว่า Transistor ตรงที่ควบคุมกระแสขาออกด้วยแรงดันป้อนเข้าขาควบคุม ทำให้ใช้พลังงานน้อยในการควบคุมทำให้ง่ายในการออกแบบวงจรขับเคลื่อน เช่นเดียวกับ Power Transistor ที่นิยมแบบ NPN ใน Power Mosfets ก็นิยมใช้ แบบ N-Channal เพราะง่ายในการออกแบบใช้งาน



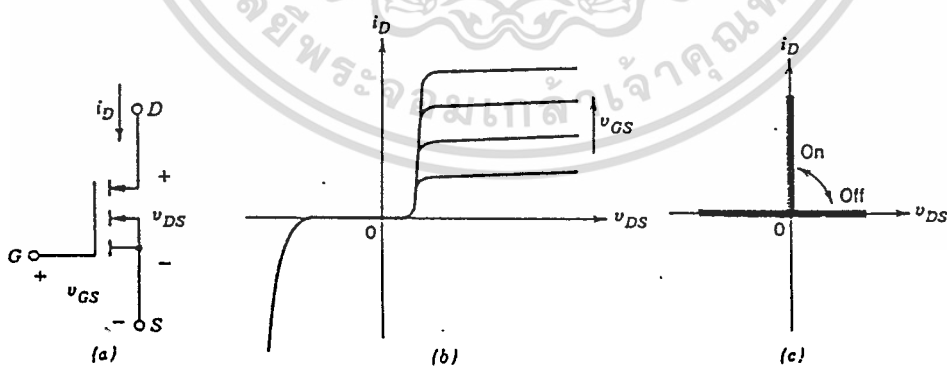
รูป 6.3 Power Mosfets a, สัญลักษณ์ b, คุณสมบัติทาง Voltage และ Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 C, คุณสมบัติทางอุณหภพ
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในปัจจุบัน Power Mosfet ได้รับการพัฒนาให้มีคุณสมบัติที่ดีเด่นขึ้นมาก เช่น อัตราทนแรงดัน และ กระแส ความเร็วในการสวิตช์ ซึ่งดีกว่า Power Transistor คุณสมบัติที่น่าสนใจอีกอันหนึ่งคือ Mosfets มีความต้านทานขณะนำกระแส ($R_{ds(on)}$) ที่แปรตามอุณหภูมิ มีค่าเป็นบวก นั่นก็คือ ทำให้เราสามารถนำเอา Mosfets หลายตัวมาขนานกัน เพื่อเพิ่มกระแสได้ทันทีซึ่ง Mosfet แต่ละตัวก็จะ แบ่งกระแสให้ไหลผ่านตัวมันเท่ากับตัวอื่นที่นำมาต่อขนาน

IGBT

มีชื่อเรียกเต็ม ๆ ว่า Insulated Gate Bipolar Transistors ซึ่งมีสัญลักษณ์และคุณสมบัติตามรูป IGBTs จะรวมเอาข้อดีของ BJT และ Mosfet เข้าไว้ด้วยกันคือ BJT สามารถรับกระแส และแรงดันได้สูง ส่วน Mosfet จะใช้พลังงานในการควบคุมที่ต่ำ ดังนั้นเมื่อนำเอาคุณสมบัติสองข้อนี้ มารวมกัน ก็จะได้ IGBTs ที่สามารถรับแรงดันและกระแสได้สูง โดยใช้โวลต์เตจในการควบคุม ทำให้ใช้พลังงานควบคุมต่ำ IGBTs มีคุณสมบัติที่น่าสนใจอีกอันหนึ่งคือ มีโวลต์เตจตกคร่อมขณะนำกระแสต่ำ ทำให้สูญเสียพลังงานต่ำ ในการออกแบบใช้งาน จะทำให้ได้ประสิทธิภาพสูง ถ้าประสิทธิภาพของวงจรขึ้นอยู่กับ Power Switch



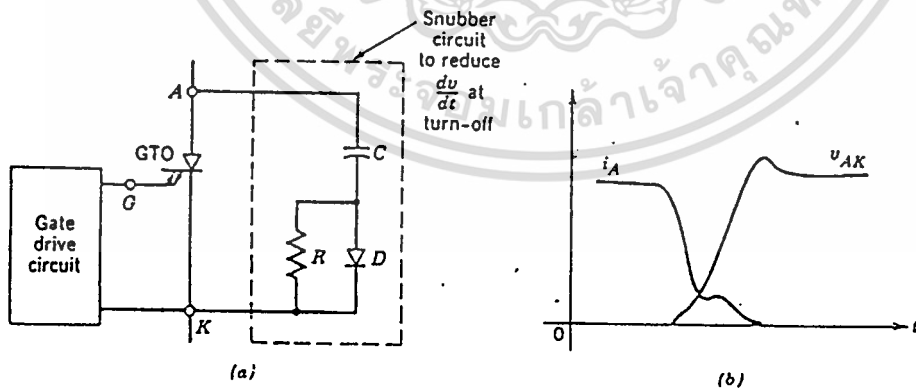
รูป 6-4 IGBTs a, สัญลักษณ์ b, คุณสมบัติทาง V & I

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานส่วนบุคคลเท่านั้น ไม่ควรเผยแพร่ไปอย่างอื่นโดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดสิทธิ์เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GTOs

(Gate Turn Off thyristor) GTOs มีคุณสมบัติเหมือน SCRs คือ ใช้สัญญาณ Pulse Trig ที่ gate เพื่อที่จะเปิดกระแส (ON) เมื่อนำกระแสแล้วก็ไม่ต้องการกระแสเกทอีกเลย และมีข้อแตกต่างคือ สามารถที่จะป้อนกระแสร้อนกลับระหว่าง gate กับ cathode เพื่อที่จะบังคับให้หยุดนำกระแส (off) ได้โดยใช้กระแสเป็น Pulse แคบ ๆ (ประมาณเท่ากับ T_{off} ของ GTOs และมี peak ที่มากกว่าหรือเท่ากับประมาณสองเท่าของกระแสที่ไหลผ่าน A และ K ดังนั้นจึงง่ายในการที่จะควบคุมการทำงานของ GTOs เช่นเดียวกับอุปกรณ์ Self turnoff อื่น ๆ

คุณสมบัติที่เด่น ๆ ของ GTOs อีกข้อก็คือ สามารถทนแรงดันและกระแสได้สูงมาก (สูงถึง 4.5 KV และ หลาย ๆ KA) ดังนั้นจึงสามารถประยุกต์ใช้งานใน Power Electronics กำลังสูง ๆ ได้ คือ เมื่อใช้งานที่แรงดันและกระแสสูง ๆ จำเป็นอย่างยิ่งที่จะต้องมีความถี่ของ dv/dt ซึ่งจะมีค่าสูงมากเป็น KV/ MS ในขณะที่ GTOs ปิดกระแส (turn off) สำหรับวงจรผลของ dv/dt นี้เรียกว่าวงจร Snubber ซึ่งประกอบไปด้วย R, C, และ Diode ดังแสดงในรูป เมื่อมีผลของ dv/dt ทำให้ GTOs มีคุณสมบัติในการสวิตช์ค่อยลงไปมาก โดยทั่วไปสามารถที่จะให้ทำงานได้ที่ความถี่ไม่เกิน 10 KHz.



รูป 6-5 a, วงจร Snubber b, คุณสมบัติการปิดกระแสของ GTOs

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงจำกัดเท่านั้น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบคุณสมบัติของอุปกรณ์ Self Turn Off Switch

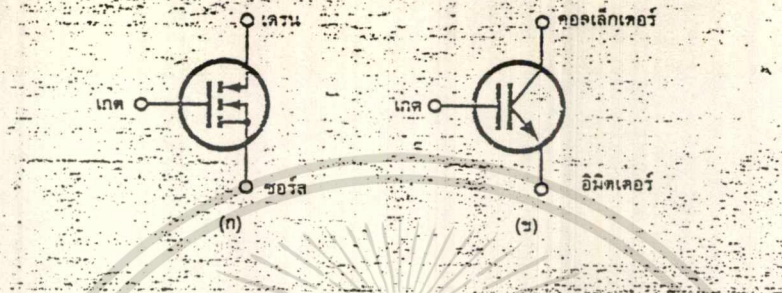
การพิจารณาคุณสมบัติของอุปกรณ์ประเภทปีตกระแสดด้วยตัวเองแบบต่าง ๆ พอที่จะสรุปได้ดังตารางข้างล่างนี้

อุปกรณ์	อัตราทนกำลัง	คุณสมบัติในการสวิตช์
BJTs	ปานกลาง	ปานกลาง
Mosfets	ต่ำ	เร็ว
GTOs	สูง	ช้า
IGBTs	ปานกลาง	ปานกลาง

ตารางแสดงการเปรียบเทียบคุณสมบัติของอุปกรณ์ประเภท Self Turn Off

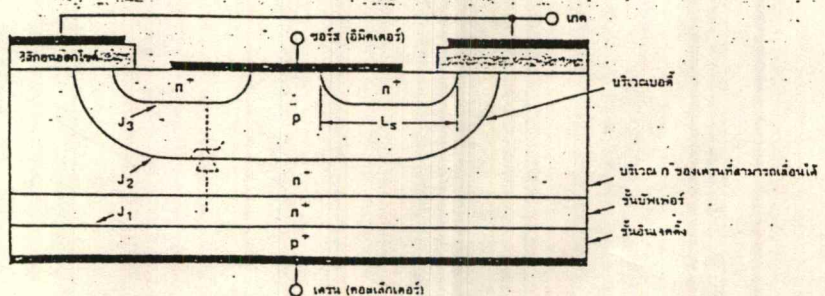
โครงสร้างและสัญลักษณ์

IGBT ค่อนข้างจะเป็นอุปกรณ์ชนิดใหม่อยู่ โดยเฉพาะในตลาดอิเล็กทรอนิกส์เมืองไทย ซึ่งก็พอจะมีใช้กันบ้าง และมีจำหน่ายกันหลายเบอร์ด้วยกันจากความเป็นอุปกรณ์หน้าใหม่จึงมีสัญลักษณ์แทนชนิดละตัว IGBT อยู่หลายรูปแบบด้วยกัน ขึ้นอยู่กับผู้ผลิตว่าจะใช้สัญลักษณ์ใดเป็นสัญลักษณ์ประจำสินค้าที่ผลิตขึ้น จากที่พบกันมากที่สุดก็มีใช้กันอยู่สองแบบ ดังแสดงไว้ในรูป ซึ่งเป็นสัญลักษณ์และชื่อเรียกขานต่าง ๆ ของ IGBT ชนิดเอ็นแชนแนล



รูปแสดง สัญลักษณ์และการเรียกชื่อขาของ IGBT ทั้ง 2 แบบ

จากรูปที่ (ก) จะเห็นว่ามีลักษณะคล้ายกับสัญลักษณ์ของมอสเฟตมาก เพียงแต่ว่าสัญลักษณ์ของ IGBT นั้นจะมีลูกศรเพิ่มขึ้นมาตรงขาเวรณลักษณะของลูกศรจะชี้เข้าหาตัวหรือชี้เข้าหาชั้นของซิลิกอนภายในตัว IGBT ซึ่งในการกล่าวอธิบายถึง IGBT ในบทความนี้จะใช้สัญลักษณ์ในรูป (ก) นี้ ส่วนสัญลักษณ์ในรูป (ข) จะเหมือนกับสัญลักษณ์ของทรานซิสเตอร์ แต่ตรงขาเกต (หรือเบสของทรานซิสเตอร์) จะเพิ่มขีดขึ้นมามากหนึ่งขีด เพื่อจะชี้ให้เห็นว่าขีดที่เพิ่มมานี้ไม่ได้ต่อกันโดยตรงกับขาที่ต่อออกมาภายนอก

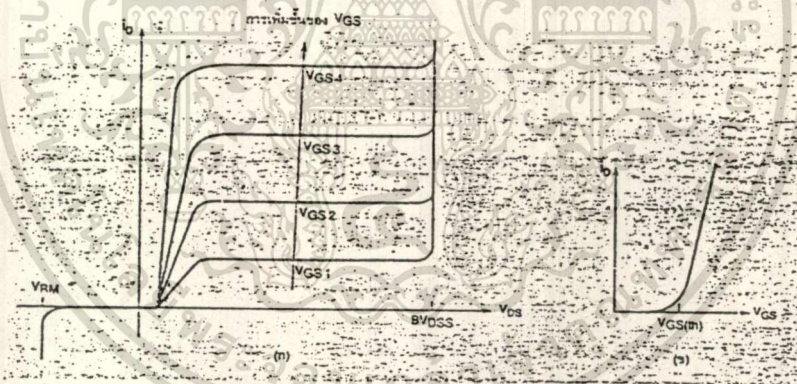


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป ภาพตัดขวางโครงสร้างพื้นฐานของ IGBT

โครงสร้างของ IGBT ชนิดเอ็นแชนเนลแสดงเป็นภาพตัดขวางได้ดังรูปที่ 2 โครงสร้างโดยรวมส่วนใหญ่มีลักษณะคล้ายกับโครงสร้างของมอสเฟตมาก จะแตกต่างกันตรงที่ IGBT จะมีชั้น P+ หรือชั้นอินเจกติ้ง (injecting) คอยอยู่ระหว่างขาเกรน ซึ่งในมอสเฟตนั้นไม่มี จากการที่ขาเกตถูกกันด้วยชั้นของซิลิคอนออกไซด์ (SiO₂) เป็นผลทำให้ความต้านทานอินพุตที่ขาเกตมีค่าสูงมากเหมือนกับเพาเวอร์มอสเฟต โดยทั่วไปจะมค่าอยู่ในช่วง 10⁹ โอห์ม

จากผลดังกล่าวทำให้ลักษณะของกราฟแสดงคุณสมบัติของกระแสและแรงดันของ IGBT มีลักษณะคล้ายกับกราฟของทรานซิสเตอร์ แต่การควบคุมกระแสเกรนจะอาศัยการควบคุมแรงดันระหว่างขาเกตกับขวซอร์สมากกว่า การควบคุมกระแสที่ขานี้เหมือนกับทรานซิสเตอร์ ซึ่งกราฟแสดงคุณสมบัติของกระแสและแรงดันของ IGBT แสดงไว้ในรูปที่ (ก) และสำหรับรูปที่ (ข) เป็นกราฟคุณสมบัติการถ่ายโอนกระแสและแรงดัน



รูป (ก) กราฟแสดงลักษณะคุณสมบัติระหว่างกระแสและแรงดันของ IGBT

(ข) กราฟแสดงลักษณะสมบัติการถ่ายโอนของ IGBT

รูปกราฟแสดงให้เห็นว่าส่วนใหญ่ของเส้นกราฟจะมีลักษณะเป็นเส้นตรงแต่จะเริ่ม

โค้งที่กระแสเกินมีค่าต่ำ ๆ นั่นก็คือจุดที่แรงดันระหว่างขาเกตและขาซอร์สต่ำลงใกล้แรงดันจุดเริ่มเปลี่ยนสภาวะการทำงาน (จุด threshold voltage : V_{GS(th)}) โดยถ้าแรงดันระหว่างเกตและซอร์สมีต่ำกว่าแรงดันที่จุด V_{GS(th)} แล้ว IGBT จะอยู่ในสภาวะหยุดนำกระแสหรือคัตออฟ ใน

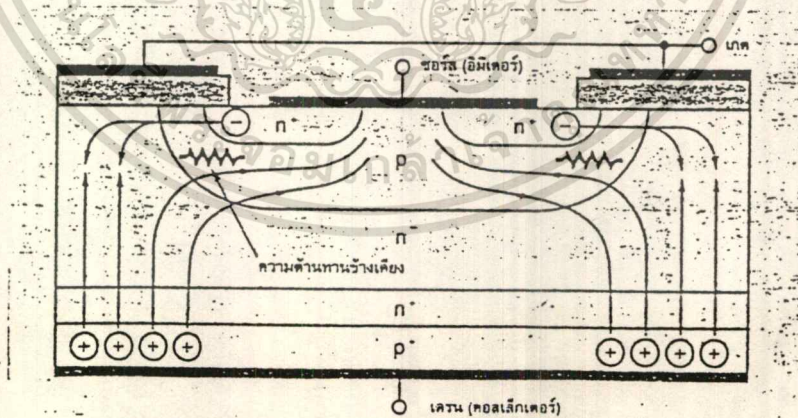
กรณีของ IGBT ชนิดพีแชนเนลนั้น คุณสมบัติจะคล้ายกับเอ็นแชนเนล แต่โครงสร้างและสัญลักษณ์จะไม่เหมือนกันตรงกันข้ามกับเอ็นแชนเนล เช่น ชนิดของสารที่โคปจากอินเลนเนลก็จะเปลี่ยนเป็นตรงกันข้าม, สัญลักษณ์ลูกศรก็จะกลับเอาหัวลูกศรกลับไปในทางตรงกันข้าม

สภาวะนำกระแส

เมื่อขาเกรนได้รับแรงดันไบแอสตรงคือเป็นบวกเมื่อเทียบกับซอร์ส และแรงดันระหว่างเกตกับซอร์สมีค่าเกิน $V_{GS(th)}$ ประจุไฟฟ้าบวกที่เกิดจากแรงดันที่ขาเกตจะดึงเอาอิเล็กตรอนให้มารวมกันอยู่ในบริเวณภายใต้เกต ทำให้ชั้นบอดี้ (body layer) ตรงส่วนใต้เกตแปรสภาพเป็น n ทำให้เกิดการต่อกันของบริเวณ n^- (drift region) เข้ากับบริเวณซอร์ส n^+ (source region) ซึ่งลักษณะเช่นนี้เหมือนกับการทำงานของ มอสเฟต

กระแสอิเล็กตรอนที่ไหลจากขาซอร์สผ่านบริเวณใต้เกตมายังบริเวณลอยเลื่อน n^- จะรวมกับโฮลที่เป็นพาหะข้างน้อยที่ถูกฉีดมาจากชั้นอินเจกติ้ง p^- (ดูรูปโครงสร้างในรูปที่ 2) เพราะรอยต่อ $p-n$ ได้รับแรงดันไบแอสตรง ทำให้ IGBT อยู่ในสภาวะนำกระแส เกิดการไหลของกระแสไฟฟ้าจากเกรนไปซอร์สได้ การรวมกันของโฮลและอิเล็กตรอนภายในบริเวณ n^- เรียกว่า การมอดูเลตสภาพนำ (conductivity modulation)

ผลของการมอดูเลตนี้จะทำให้ความต้านทานของบริเวณ n^- มีค่าต่ำลงเป็นการเพิ่มความสามารถในการขับผ่านกระแสได้สูงขึ้น ซึ่งจะมีลักษณะเหมือนกับทรานซิสเตอร์กำลัง ผลของความต้านทานที่ลดลง ทำให้แรงดันตกคร่อมที่สภาวะนำกระแสลดลงต่ำลง การสูญเสียกำลังงานขณะนำกระแสจึงลดลงด้วยทิศทาง การไหลของอิเล็กตรอนและโฮลแสดงไว้ในรูป



รูปแสดง ทิศทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส

สภาวะหยุดนำกระแส

เมื่อแรงดันระหว่างเกตและซอร์สลดลงต่ำกว่าแรงดัน $V_{GS(th)}$ จะทำให้มีแรงดันไม่เพียงพอสำหรับการแปรสภาพชั้นบอดี้ p เป็น n ได้ ทำให้บริเวณ n^- ไม่ต่อกับบริเวณซอร์ส n^+ IGBT จึงอยู่ในสภาวะหยุดนำกระแส ในสภาวะนี้รอยต่อ J_2 ที่ได้รับแรงดันไบแอสกลับจะทำให้

เกิดกระแสรั่วไหลเพียงเล็กน้อยเท่านั้น นอกจากนี้ยังทำให้เกิดบริเวณปลดคพาหะ (depletion region) ชั้นที่รอยต่อ J_2 บริเวณปลดคพาหะนี้ขยายบริเวณกว้างขึ้นจนกินเข้ามาถึงบริเวณ n^- มากกว่าที่จะขยายไปยังบริเวณชั้นบอดี้ p ทั้งนี้เพราะชั้นบอดี้ p มีความหนาแน่นในการโด๊ปสารมากกว่า ถ้าความหนาแน่นของสารที่โด๊ปในบริเวณลอยเลื่อน n^- มากเพียงพอ ก็จะทำให้การขยายของบริเวณปลดคพาหะไม่สามารถแตะกับชั้นอินเจกต์ p^+ ได้ ชั้นบัฟเฟอร์ n^+ (buffer layer) (ดังในรูปที่) ก็ไม่จำเป็นต้องทำให้เกิดขึ้น หรือไม่จำเป็นต้องโด๊ปสาร

ทั้งนี้เพราะการแตะกันของบริเวณทั้งสองจะทำให้เกิดการพังทลายทางด้านไบแอสตรง สำหรับ IGBT ที่ไม่มีการโด๊ปสารในชั้นบัฟเฟอร์ n^+ นี้ จะเรียกว่า IGBT แบบสมมาตร ซึ่งจะมีอัตราทนแรงดันย้อนกลับ (VRM หรือ BVSDS) สูงพอ ๆ กับค่าอัตราทนแรงดันไหลตรง (BVDS) เหมาะสำหรับการนำไปประยุกต์ใช้ในวงจรไฟฟ้ากระแสสลับ

การลดความหนาของบริเวณ n^- ลงแต่ยังคงความสามารถของอัตราทนแรงดันไหลตรงไว้ สามารถทำได้โดยเพิ่มชั้นบัฟเฟอร์ n^+ เข้าไป เพื่อป้องกันการแตะกันของบริเวณปลดคพาหะกับบริเวณอินเจกต์ p^+ ซึ่งจะเรียก IGBT ชนิดนี้ว่า IGBT แบบไม่สมมาตร และจากการลดความหนาของบริเวณลอยเลื่อน n^- ลง จะช่วยส่งผลให้เกิดข้อดีสองประการคือ

- ทำให้แรงดันตกคร่อมขณะนำกระแสต่ำลง เป็นผลให้การสูญเสียกำลังงานลดน้อยลงด้วย
- ช่วยลดช่วงเวลาหยุดนำกระแสให้สั้นลงได้

แต่ข้อเสียของการเพิ่มชั้นบัฟเฟอร์ n^+ ก็มี คือจะลดความสามารถของอัตราทนแรงดันย้อนกลับให้น้อยลงเหลือเพียงไม่กี่สิบโวลต์ ทั้งนี้เพราะเมื่อ IGBT ได้รับแรงดันไบแอสกลับที่ขาแคทรน รอยต่อ J_1 ซึ่งทั้งสองข้างมีความหนาแน่นในการโด๊ปของสารมาก จะไม่สามารถทนแรงดันย้อนกลับได้สูง ดังนั้น IGBT ชนิดนี้จึงไม่เหมาะที่จะนำไปใช้ในวงจรไฟฟ้ากระแสสลับ

การแลคซ์ใน IGBT

นอกจากโฮลส่วนใหญ่ที่รวมกับอิเล็กตรอนภายใต้บริเวณ n^- แล้ว ยังมีกระแสโฮลบางส่วนที่ไหลข้ามบริเวณ n^- เข้าสู่บริเวณชั้นบอดี้ p โดยตรง ผลของกระแสโฮลนี้ทำให้เกิดแรงดันตกคร่อมความต้านทานข้างเคียง (lateral resistance) ดังในรูป ถ้าแรงดันนี้มีค่ามากพอคือ

ประมาณ 0.7 โวลต์ จะทำให้รอยต่อ J_3 ได้รับไบแอสตรง เป็นผลให้อิเล็กตรอนจากบริเวณซอร์ส n^+ ถูกฉีดเข้าไปในบอดี้ p และมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าคุณจาวจรสมมูลในรูปที่ (ค) จะหมายถึงขาเบสและอิมิตเตอร์ของทรานซิสเตอร์เอ็นพีเอ็นได้รับแรงดันไปแอสตรงส่งผลให้ทรিসเตอร์ซึ่งแฝงอยู่ในโครงสร้างของ IGBT อยู่ในสภาวะแลตซ์การนำกระแส ทำให้ที่ขาเกตไม่สามารถควบคุมปริมาณของกระแสเกตจนได้อีกต่อไป แต่การควบคุมกระแสเตรนนี้จะขึ้นอยู่กับตัวต้านทานที่นำมาต่อในวงจรภายนอก ถ้าหากมีการเลตซ์เกิดขึ้นเป็นเวลานาน อาจทำให้ IGBT เสียหายได้ เพราะมีการสูญเสียกำลังงานเกินค่าพิคกที่ทนได้

ส่วนใหญ่หรือเป็นมาตรฐานคู่มือของผู้ผลิต มักจะมีการบอกค่ากระแสเตรนสูงสุดที่สามารถไหลผ่าน IGBT ได้โดยยังไม่เกิดการแลตซ์ขึ้น (IDM) แต่เนื่องจากกระแสเตรนถูกกำหนดหรือควบคุมโดยตรงจากแรงดันระหว่างขาเกตกับซอร์ส บางครั้งคู่มือจึงบอกค่าแรงดันระหว่างเกตและซอร์สสูงสุดที่จะไม่ทำให้เกิดการแลตซ์ แทนการบอกค่ากระแสเตรนสูงสุด (IDM)

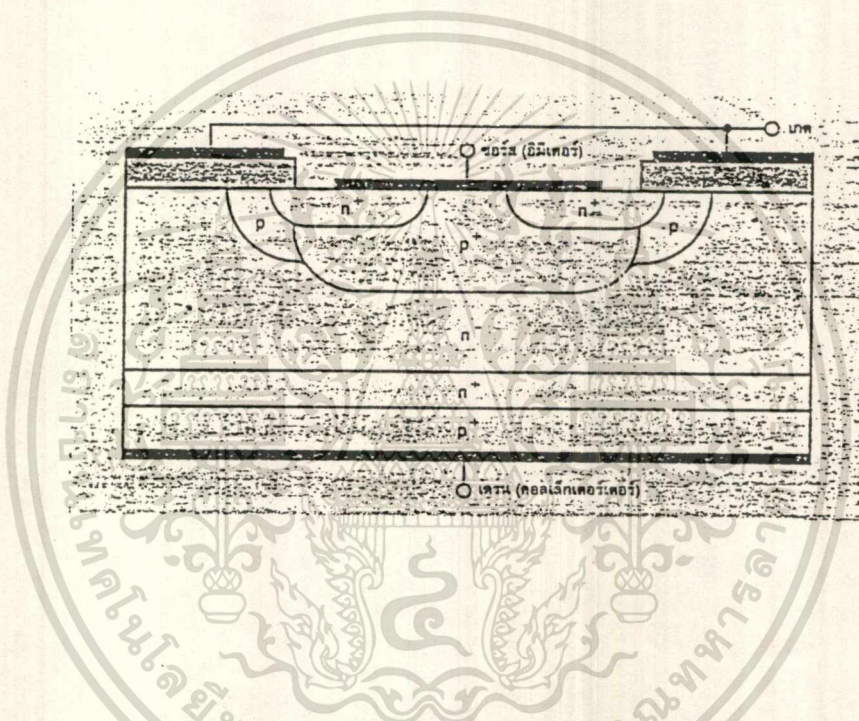
การแลตซ์ที่กล่าวถึงข้างต้นเรียกว่าการแลตซ์ใน โหมดสแตคิก เพราะเกิดขึ้นเมื่อกระแสที่ไหลในสภาวะนำกระแสมีค่าเกิน IDM แต่ลักษณะการแลตซ์นี้ก็สามารถเกิดขึ้นได้ เรียกว่าในโหมดไดนามิก ซึ่งจะเกิดขึ้นเมื่อมีการเปลี่ยนการทำงานจากสภาวะนำกระแสเข้าสู่สภาวะหยุดนำกระแสได้ด้วย บางครั้งการแลตซ์นี้อาจเกิดขึ้นได้แม้ว่ากระแสเตรนขณะนำกระแยังมีค่าต่ำกว่าค่า IDM ก็ตามทั้งนี้เพราะเมื่อ IGBT เริ่มหยุดนำกระแส กระแสเตรนจะตกลงอย่างรวดเร็วรอยต่อ J2 จะต้องรับแรงดันย้อนกลับที่เพิ่มขึ้นอย่างรวดเร็วเช่นกัน

ผลที่เกิดขึ้นจะทำให้บริเวณเปลวคพาหะขยายบริเวณชั้นบอดี p โดยเฉพาะจะขยายเข้าสู่บริเวณ n^- มากกว่า เพราะมีความหนาแน่นของการโด๊ปต่ำกว่า การขยายบริเวณเปลวคพาหะอย่างรวดเร็ว จะทำให้โฮลที่ค้างอยู่ในบริเวณ n^- ขณะนำกระแสและยังไม่ได้รวมกับอิเล็กตรอนหลุดรอดจากการรั่วของบริเวณเปลวคพาหะเข้าไปสะสมอยู่ในบริเวณรอยต่อ J2 เป็นการเพิ่มกระแสที่ไหลผ่านตัวต้านทานข้างเคียงให้สูงขึ้น ทำให้ทรিসเตอร์ภายใน IGBT เกิดการแลตซ์ขึ้นได้ เมื่อเกิดการแลตซ์ขึ้นแรงดันตกคร่อมขาซอร์สและเตรนขณะนำกระแสจะมีค่าต่ำกว่าระดับปกติ นอกจากนี้การแลตซ์ยังสามารถเกิดขึ้นได้อีก เนื่องจากการเพิ่มขึ้นของอุณหภูมิที่รอยต่อ ในขณะที่กระแสเตรนยังมีค่าต่ำกว่า IDM อยู่ได้เช่นกัน

การป้องกันการแลตซ์

การหลีกเลี่ยงการแลตซ์ของ IGBT สามารถทำได้ทั้งผู้ผลิตและผู้ใช้งานเองผู้ผลิตอาจจะออกแบบโครงสร้างในส่วนบริเวณบอดี p ให้มีความต้านทานข้างเคียงค่าต่ำที่สุด เพื่อจะได้เพิ่มค่าของ IDM ให้มากที่สุด ซึ่งเป็นการลดโอกาสที่จะเกิดการแลตซ์ลงได้

วิธีแรกอาจทำได้โดยลดความกว้างของบริเวณชอร์ส n^+ ลง นั่นคือลดค่า L_S ที่แสดงในรูป ลงนั่นเอง



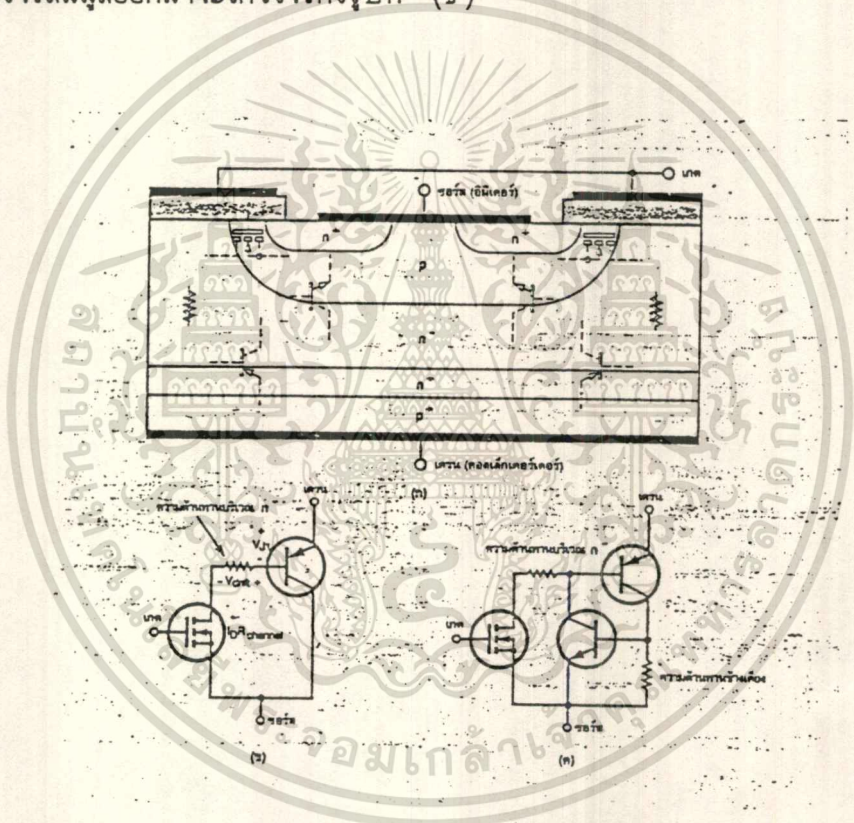
รูปแสดง โครงสร้างที่ปรับปรุงเพื่อป้องกันการแลตช์ใน IGBT

วิธีที่สองเป็นการแบ่งระดับความหนาแน่นในการโด๊ปสารของบริเวณบอดี p ดังในรูป จะเห็นว่าบริเวณบอดี p ภายใต้เกตจะโด๊ปด้วยความหนาแน่นในระดับปกติ 10^{16} cm^{-3} และมีความหนาน้อยกว่าของบริเวณชอร์ส n^+ แต่ส่วนอื่นที่เหลือของบริเวณบอดี p จะโด๊ปด้วยความหนาแน่นที่มากกว่าด้วยการทำเช่นนี้ จะทำให้เพิ่มความสามารถในการนำกระแสให้สูงขึ้นเป็นการลดความต้านทานข้างเคียงให้น้อยลงได้

สำหรับผู้ใช้งานก็สามารถป้องกันการแลตช์ในโหมดสแตติกได้ โดยออกแบบไม่ให้กระแสที่ไหลในโหลดไหลเกินค่ากระแส IDM และป้องกันการแลตช์ในโหมดไดนามิกได้ โดยหน่วงเวลาขณะหยุดนำกระแสให้ยาวนานขึ้น เพื่อให้โฮลที่ยังค้างอยู่ในบริเวณ n^- มีเวลาพอที่จะรวมกับอิเล็กตรอน เป็นการลดกระแสที่ไหลผ่านความต้านทานข้างเคียงให้น้อยลงได้ การหน่วงเวลาขณะหยุดนำกระแสให้ยาวนานขึ้น ทำได้โดยเพิ่มความต้านทานภายนอกอนุกรมที่เข้ากับขาเกตของ IGBT

วงจรมุมของ IGBT

วงจรมุมของ IGBT แสดงไว้ในรูปที่ ซึ่งในรูปที่ (ก) นั้นจะเห็นว่าในบริเวณบอดี้ p ชั้นบริเวณ n^- และชั้นอินเจกติ้ง p^+ จะคล้ายกับทรานซิสเตอร์ชนิดพีเอ็นพี โดยแทนได้ด้วยชาคอลเล็กเตอร์, เบส และอิมิตเตอร์ ตามลำดับ และบริเวณภายใต้เกตก็จะมีแทนได้ด้วยมอสเฟตซึ่งจะมีความต้านทานบริเวณ n^- เชื่อมขาเบสของทรานซิสเตอร์พีเอ็นพีเข้ากับขาเกรนของมอสเฟต ซึ่งเมื่อเขียนวงจรมุมออกมาจะได้วงจรดังรูปที่ (ข)



- รูป (ก) แสดงโครงสร้างที่มีทรานซิสเตอร์และมอสเฟตแฝงอยู่ภายใน
- (ข) แสดงสมมูลสำหรับการทำงานสภาพปกติของ IGBT
- (ค) วงจรมุมสำหรับการทำงานสภาพปกติของ IGBT

จากรูป จะเห็นว่า เป็นวงจรคาร์ดิงตัน โดยมีมอสเฟตเป็นตัวขับทรานซิสเตอร์

พีเอ็นพี แต่ทว่ามีจุดพิเศษที่แตกต่างจากวงจรทั่วไป คือกระแสเกรนส่วนใหญ่จะไหลจากอิมิตเตอร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษานานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า มายังเบส ผ่านความต้านทานบริเวณลอยเลื่อนและผ่านขาเกรนของมอสเฟตมาจากบดงที่ชาซอร์ส ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ จะมีกระแสส่วนน้อยเท่านั้นที่ไหลจากอิมิตเตอร์มายังคอลเล็กเตอร์และชาซอร์สำหรับวงจรมุม

ในรูปที่ (ค) จะแสดงให้เห็นว่าภายใน IGBT มีไทรสเตอร์แฝงอยู่ด้วย โดยดูได้จากการที่

ทรานซิสเตอร์เอ็นพีเอ็นและพีเอ็นพีต่อเข้าด้วยกันในลักษณะที่มีการป้อนกลับ ทำให้เห็นได้ชัดถึง เหตุที่ทำให้เกิดการแลตช์ของ IGBT

โดยถ้ากระแสส่วนน้อยที่ไหลผ่านจากอิมิตอร์มายังคอลเล็กเตอร์ของทรานซิสเตอร์พี เอ็นพี ผ่านความต้านทานข้างเคียงแล้วทำให้เกิดแรงดันตกคร่อมความต้านทานสูงกว่า 0.7 โวลต์ ทรานซิสเตอร์เอ็นพีเอ็นจะนำกระแส ส่งผลให้เกิดการแลตช์ขึ้นใน IGBT สำหรับแรงดัน ตกคร่อมขาแตรนและซอร์สของ ฌฌ.ธ ขณะนำกระแส ($V_{Ds(on)}$) สามารถเขียนเป็นสมการได้ ดังนี้

$$(V_{Ds(on)}) = (V_{j1} + (V_{drift} + I_D R_{channel}) \dots\dots (1)$$

เมื่อ V_j เป็นแรงดันไบแอสตรงที่ตกคร่อมรอยต่อพีเอ็น จึงมีค่าค่อนข้างคงที่ จะ มีการเปลี่ยนแปลงบ้างก็เพียงเล็กน้อย เพราะมีความสัมพันธ์โดยตรงในลักษณะเอ็กซ์โปเนนเชียล กับกระแส ทำให้มีค่าอยู่ระหว่าง 0.7 - 1 โวลต์

V_{drift} เป็นแรงดันที่ตกคร่อมความต้านทานบริเวณลอยเลื่อน ซึ่งความต้านทานนี้มี ค่าค่อนข้างคงที่ แต่เมื่อเปรียบเทียบกับค่าแรงดันในมอสเฟตแล้วจะมีค่าน้อยกว่าเพราะผลของ การมอดูแลตสภาพหน้าที่เกิดขึ้นใน IGBT

$R_{channel}$ เป็นค่าความต้านทานในย่าน 1-1,000 โอห์ม มีค่าค่อนข้างจะคงที่

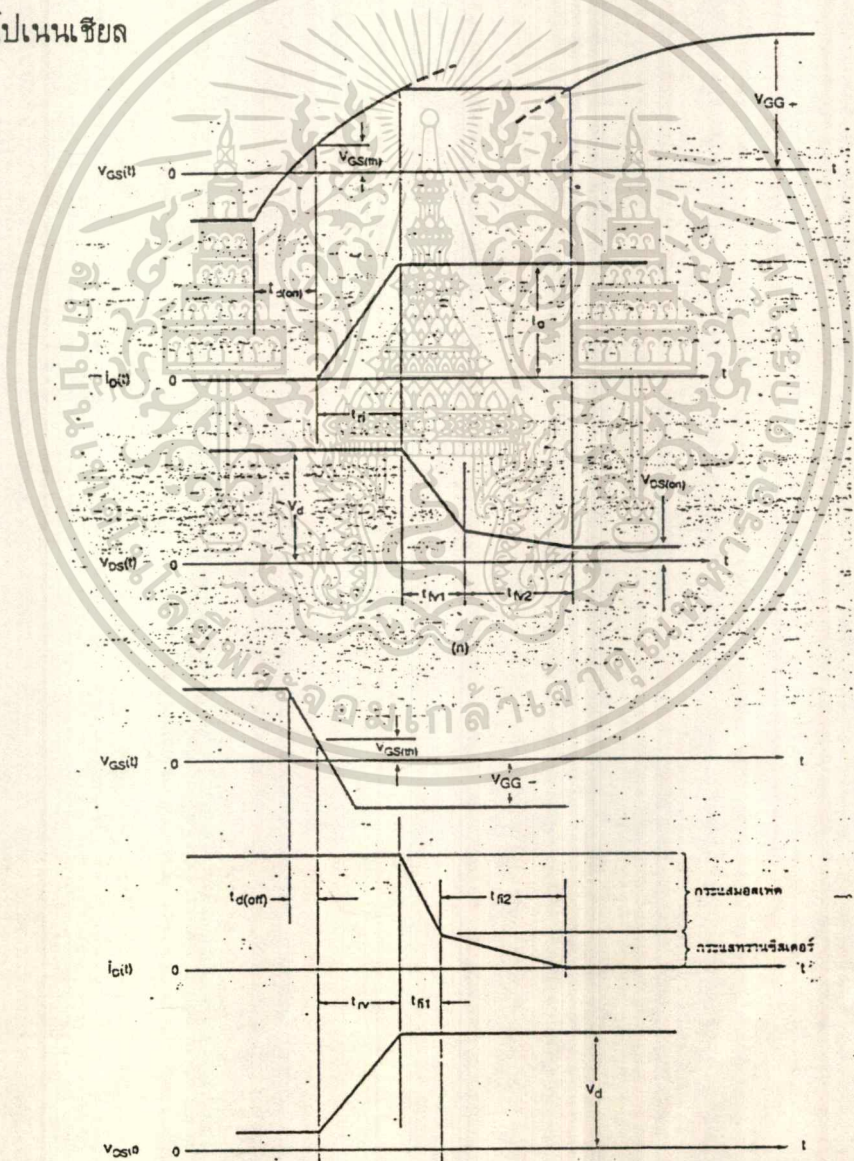
($I_D R_{channel}$) เป็นแรงดันตกคร่อมมอสเฟต

ดังนั้นจึงพอสรุปได้ว่า $V_{Ds(on)}$ จะมีค่าสูงมากขึ้นตามค่ากระแสแตรนที่สูงขึ้น โดยทั่วไป IGBT จะสามารถทำงานได้ในอุณหภูมิรอยต่อสูงสุดถึง 150 องศาเซลเซียส และผล ของการเปลี่ยนอุณหภูมิรอยต่อสูงสุดถึง 150 องศาเซลเซียส และผลของการเปลี่ยนอุณหภูมิ จากค่าอุณหภูมิห้องไปถึงค่าสูงสุดนี้ จะส่งผลให้เกิดการเปลี่ยนแปลงค่า $V_{Ds(on)}$ เพียงเล็กน้อย

เท่านั้น เพราะ IGBT $V_{Ds(on)}$ เป็นผลรวมระหว่างแรงดันตกคร่อมมอสเฟตที่มีสัมประสิทธิ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ทางอุณหภูมิเป็นบวก (หมายถึงอุณหภูมิสูงขึ้นแรงดันตกคร่อมก็จะสูงขึ้นตาม) กับแรงดัน ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ตกคร่อมความต้านทานบริเวณลอยเลื่อนที่มีสัมประสิทธิ์อุณหภูมิเป็นลบ

ลักษณะการสวิตช์

ลักษณะการสวิตช์กระแสและแรงดันในช่วงเวลาที่เกิดการนำกระแสและหยุดนำกระแส แสดงไว้ในรูป โดยช่วงเวลาในการนำกระแสของ IGBT แสดงไว้ในรูปที่ (ก) ซึ่งจะมีลักษณะคล้ายกับการนำกระแสของมอสเฟต คือ จะมีเวลาก่อนการนำกระแส ($t_{Ds(on)}$) นับตั้งแต่เวลาที่แรงดันระหว่างเกตกับซอร์สอยู่ในช่วง V_{GG-} จนถึง $V_{GS(th)}$ ความจริงแล้วการป้อนแรงดัน นี้จะมีลักษณะการเปลี่ยนแปลงทันทีทันใดจากค่า V_{GG-} เป็น V_{GG+} แต่กลับมีลักษณะเป็นเอ็กซ์โพเนนเชียล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้วงเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและด้อย่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ในรูป (ก) ลักษณะของกระแสและแรงดันขณะนำกระแส
(ข) ลักษณะของกระแสและแรงดันขณะหยุดนำกระแส

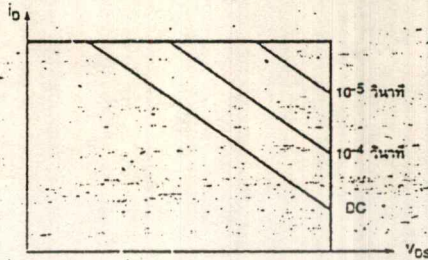
เหตุที่เป็นเช่นนั้นเนื่องจากผลการชาร์จประจุของตัวเก็บประจุระหว่างเกิดกับซอร์สและเกิดกับเทรนภายใน IGBT แรงดันที่ขาเทรนจะยังคงที่อยู่ในช่วงเวลายาขึ้น (t_{ri}) หรือในช่วงเวลาที่กระแสเทรนยังไม่ถึงค่ากระแสทำงาน (I_o) หลังจากนั้นกระแสเทรนก็จะคงที่ แต่แรงดันจะตกลงสู่ค่า $V_{DS(on)}$ โดยแบ่งช่วงเวลาดังเป็นสองช่วง คือช่วง t_{fv1} เป็นช่วงที่ทำงานอยู่ในย่านความต้านทานต่ำ ($R_{channel}$)

ในรูปที่ (ข) จะเป็นรูปแสดงลักษณะของกระแสและแรงดันในช่วงเวลาที่ IGBT หยุดนำกระแส จะเห็นว่ากระแสเทรนจะยังคงที่อยู่ตลอดช่วงเวลาที่แรงดันขาเทรนเพิ่มขึ้น และมีช่วงเวลาดังของกระแสเทรนที่แตกต่างชัดเจนสองช่วง โดยช่วงแรก t_{fi2} จะเป็นช่วงหยุดนำกระแสของมอสเฟตภายใน IGBT และช่วง t_{fi2} จะเป็นช่วงหยุดนำกระแสของทรานซิสเตอร์พีเอ็นพี ซึ่งจะช้ากว่ามอสเฟต ทำให้ช่วงเวลานี้นานกว่าช่วงแรกและมีการสูญเสียกำลังงานมากในช่วงนี้

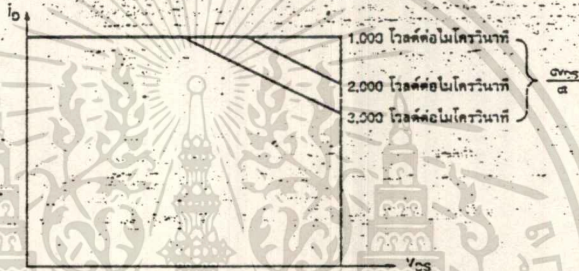
พื้นที่การทำงานที่ปลอดภัย

IGBT มีพื้นที่การทำงานที่ปลอดภัยทั้งในระหว่างนำกระแสและหยุดนำกระแส โดยมีพื้นที่การทำงานปลอดภัยในขณะไบแอสตรง (forward bias safe operating area : FBSOA) ที่กว้างมาก เปรียบได้กับเกือบเป็นสี่เหลี่ยมสำหรับเวลาในการสวิตซ์ที่สั้น ๆ แต่จะแคบลงเมื่อเวลาในการสวิตซ์ยาวนานขึ้น ซึ่งถ้าเทียบกับเพาเวอร์มอสเฟตแล้ว IGBT จะทำงานได้ในช่วงพื้นที่ที่กว้างกว่าเมื่อเวลาในการสวิตซ์เท่ากัน

ในช่วงระหว่างเริ่มนำกระแสและขณะที่นำกระแสแล้ว จุดการทำงานของ IGBT จะต้องมิขนาดแรงดันและกระแสที่ขาเทรนอยู่ภายในพื้นที่การทำงานที่ปลอดภัยในช่วงไบแอสตรงเสมอ ดังแสดงในรูปที่ (ก) หากไม่เช่นนั้นแล้วจะทำให้เกิดการเสียหายขึ้นที่ IGBT จากรูปพื้นที่การทำงานที่ปลอดภัยของ IGBT นี้ จะแสดงถึงขีดจำกัดของกระแสเทรนม อัตราทนแรงดันไหลตรง และอุณหภูมิรอยต่อของ IGBT ตามลำดับ



(ก)



(ข)

รูปแสดง (ก) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสตรง

(ข) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสกลับ

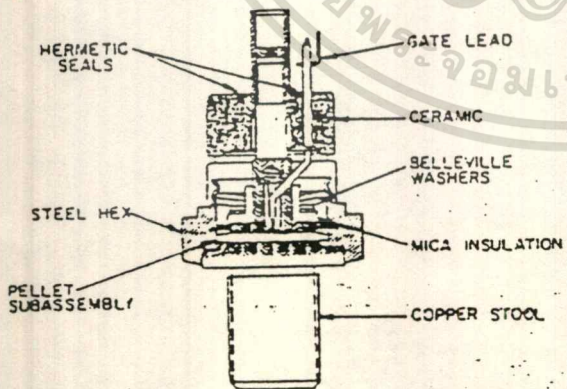
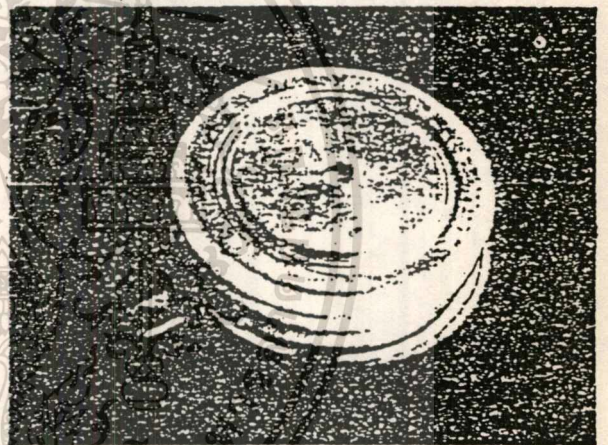
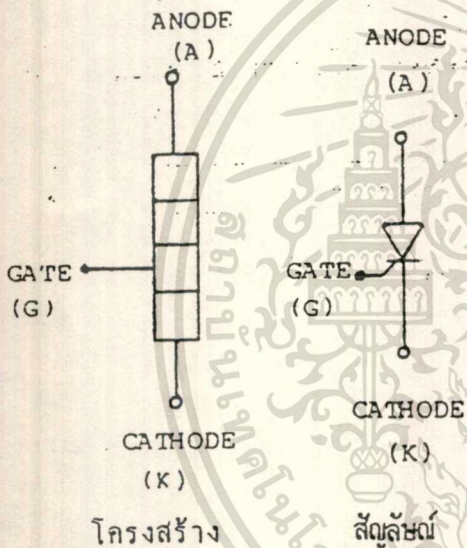
สำหรับพื้นที่การทำงานปลอดภัยในช่วงไบแอสกลับ (reverse bias safe operating area : RBSOA) จะแตกต่างจากในช่วงไบแอสตรง โดยในรูปนี้จะแสดงค่าจำกัดของค่าอัตราการเปลี่ยนแปลงแรงดันที่ขาแคทรานต่อเวลา (dv_{DS}/dt) ซึ่งจะเกิดขึ้นในช่วงระหว่างหยุดนำกระแส แทนขีดจำกัดทางด้านอุณหภูมิรอยต่อ และจะมีพื้นที่แคบลงถ้า dv_{DS}/dt มีค่าสูงมากขึ้น ส่วนเหตุผลที่ถูกจำกัดโดยค่านี้เพราะไม่ต้องการให้เกิดการแลตซ์ขึ้นที่ IGBT

ค่า dv_{DS}/dt นี้จะมีผลโดยตรงกับช่วงเวลาหยุดนำกระแส หมายความว่าถ้ามีอัตราการเปลี่ยนแปลงเร็วจะทำให้ช่วงเวลาหยุดนำกระแสน้อย แต่ก็ยังถือว่าขีดจำกัด dv_{DS}/dt ของ IGBT มีค่าสูงมาก เมื่อเทียบกับอุปกรณ์ไทรสเตอร์ตัวอื่น ๆ ดังนั้นความจำเป็นในการใช้วงจรสับเบอร์เพื่อป้องกันการแลตซ์ก็ไม่มีค่าความจำเป็นต้องใช้ และการควบคุมค่า dv_{DS}/dt ที่เกิดขึ้นยังทำได้ง่ายขึ้นด้วยการออกแบบวงจรขับเคลื่อนที่มีค่าความต้านทานที่ต่อกับขา

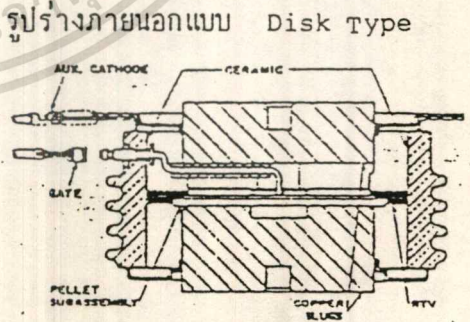
เอกสารนี้เป็นเอกสารของบริษัทเอกชนที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำข้อมูลไปเผยแพร่หรือใช้เพื่อวัตถุประสงค์อื่นได้โดยไม่ได้รับอนุญาตจากบริษัทฯ และค่า V_{GG} ที่เหมาะสม

เอสซีอาร์ (SCR)

เอสซีอาร์ประกอบด้วยสารกึ่งตัวนำ 4 ชั้น P, N, P, N ต่อกันดังรูป แต่ทว่ามีขั้วออกมาภายนอกเพียง 3 ขั้ว คือ ขั้วแอนโนด, คาโทด และเกต สัญลักษณ์ของเอสซีอาร์ได้แสดงในรูปข้างล่าง



ส่วนประกอบภายในแบบ Stud Type

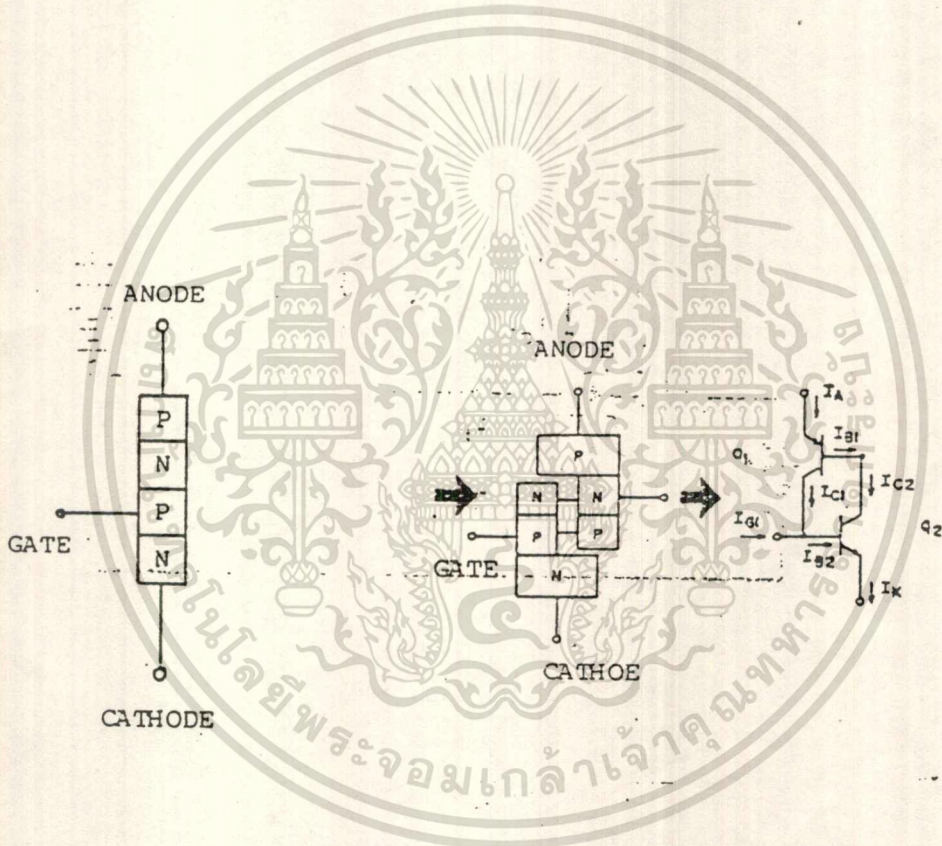


ส่วนประกอบภายในแบบ Disk Type

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของเอสซีอาร์

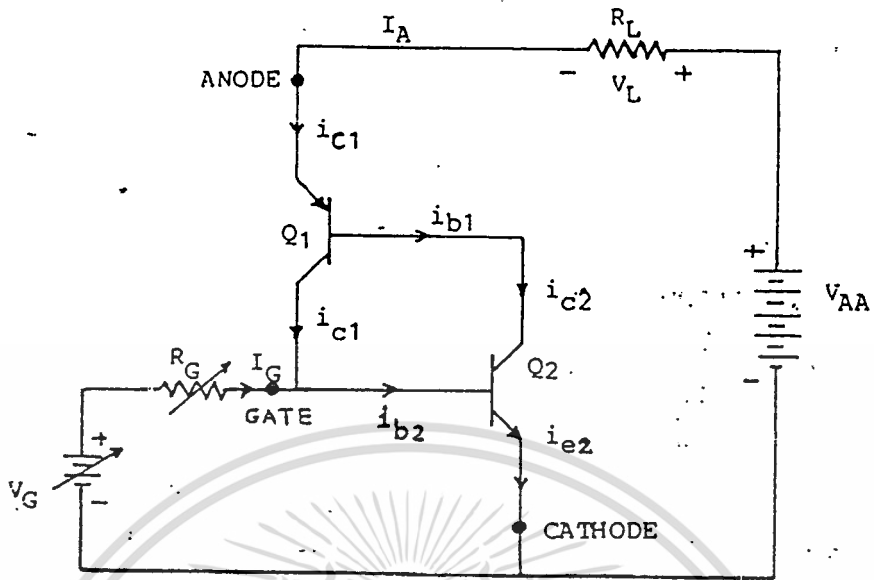
พิจารณาโครงสร้างของเอสซีอาร์ เป็นทรานซิสเตอร์ PNP และ NPN ต่อกันดังแสดง
ในรูปข้างล่าง ซาฮิมิเตอร์ของทรานซิสเตอร์ Q_1 (PNP) จะเป็นขั้วแอโนด, ซาฮิมิเตอร์
ของทรานซิสเตอร์ Q_2 (PNP) จะเป็นขั้วคาโทด และซาฮอลเดคเตอร์ของทรานซิสเตอร์ Q_1
(PNP) จะต่อร่วมกับซาเบสของทรานซิสเตอร์ Q_2 (PNP) เป็นขั้วเกต



รูปแสดง โครงสร้างของเอสซีอาร์

การทำงานของเอสซีอาร์ คือ ขณะที่ยังไม่มีกระแสไหลเข้าเกตสู่คาโทด แรงดันที่
แอโนดเมื่อเทียบกับคาโทดเป็นบวกหรือลบกก็ตาม เอสซีอาร์จะไม่นำกระแส และขณะที่มีกระแส
ไหลเข้าเกตสู่คาโทด แรงดันที่แอโนดเทียบกับคาโทดเป็นลบ เอสซีอาร์ก็จะไม่นำกระแส
แต่เมื่อแรงดันที่แอโนดเทียบกับคาโทดเป็นบวก และมีกระแสไหลเข้าเกตสู่คาโทดตามที่ได้ต่อ
วงจรดังแสดงในรูป เอสซีอาร์จะนำกระแส การจ่ายกระแสไหลเข้าเกตสู่คาโทดเพื่อให้เอสซีอาร์
นำกระแสเรียกกันว่า ทำการทริกเอสซีอาร์ให้นำกระแส

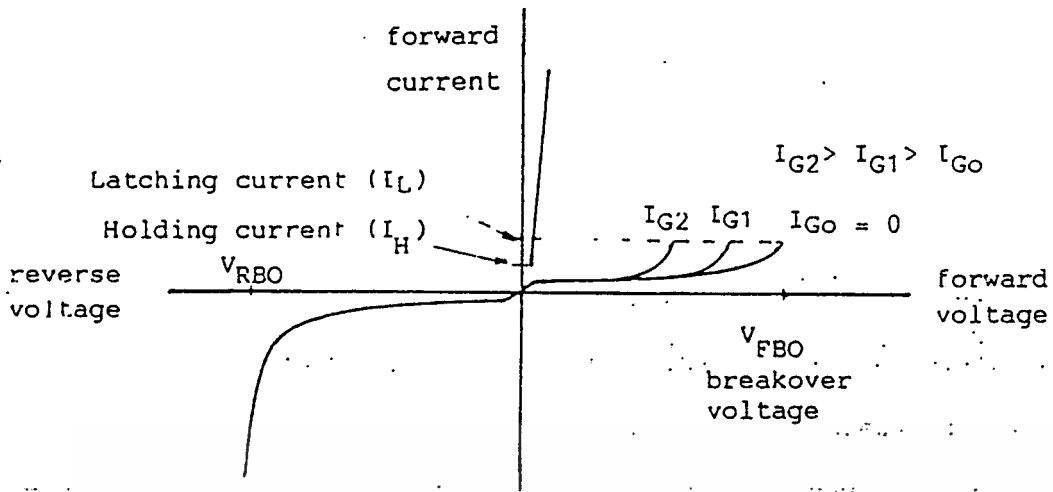
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่มิมีเหตุแต่สงสัยและต้องอ้างอิงถึงเจ้าของเอกสารที่พิมพ์ขึ้นไว้



รูป แสดงวงจรการนำกระแสของเอสซีอาร์

พิจารณาตามวงจรที่แสดงในรูปข้างบน เมื่อมีกระแส I_G ไหลเข้าเบสของทรานซิสเตอร์ของทรานซิสเตอร์ Q_2 (NPN) หรือมีกระแสไหลเข้าเกตของเอสซีอาร์ จะมีกระแสไหลเข้าคอลเลกเตอร์ (i_{C2}) ของทรานซิสเตอร์ Q_2 (NPN) เท่ากับ β_2 เท่าของ I_G (ถ้า $\beta_2 = i_{C2}/i_{B2}$) กระแส i_{C2} จะเท่ากับ i_{B1} ซึ่งจะทำให้มีกระแสไหลจากขั้วบวกของ V_{AA} ผ่าน R_L เข้าอีมิเตอร์สุเบสของทรานซิสเตอร์ Q_1 และผ่านคอลเลกเตอร์ของทรานซิสเตอร์ Q_2 (NPN) กระแสที่ขั้วลบของ V_A และกระแสเบส (i_{B1}) จะทำให้มีกระแส i_{C1} ไหลจากอีมิเตอร์เข้าสู่คอลเลกเตอร์ของทรานซิสเตอร์ Q_1 เท่ากับ β_1 เท่าของ i_{B1} กระแส i_{B2} จะเท่ากับ i_{C1} รวมกับ i_{C1} ในที่สุดทรานซิสเตอร์ทั้งสองนำกระแส หรือ เรียกกันว่าเอสซีอาร์ นำกระแส คือ ความต้านทานระหว่างขั้วแอโนดและคาโทดของเอสซีอาร์มีค่าต่ำมาก แรงดันไฟฟ้าเกือบทั้งหมดจะไปตกคร่อมโหลด R_L โดยมีแรงดันไฟฟ้าตกคร่อมเอสซีอาร์น้อยมาก จะเห็นว่าสามารถใช้กระแสจ่ายเข้าเกตเพียงเล็กน้อย ก็สามารถจะทำให้เอสซีอาร์นำกระแสได้ และเมื่อจ่ายกระแสเข้าเกตเพียงชั่วคราวแล้วหยุดจ่ายกระแสเข้าเกต กระแส i_{B2} จะเท่ากับ i_{C1} เอสซีอาร์ก็จะยังนำกระแสอยู่ กล่าวสรุปได้ว่า เมื่อทำการทริกให้เอสซีอาร์นำกระแสแล้ว เอสซีอาร์จะยังคงนำกระแสต่อไป แม้จะนำกระแสทริกออกแล้ว

เอกสาร คุณสมบัติของเอสซีอาร์ ทรัพยากรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณีใดๆ ที่ใช้ข้อมูลจากเว็บไซต์ของมหาวิทยาลัยสงขลานครินทร์ที่มีกรนำไปใช้
 ในรูป ข้างล่าง แสดงคุณสมบัติของเอสซีอาร์ในสถานะ steady-state ระหว่างแรง
 ดันคร่อมตัวเอสซีอาร์และกระแสที่ผ่าน



Thyristor static characteristics.

รูปแสดง คุณสมบัติของเอสซีอาร์ในสภาวะ steady-state

เมื่อจ่ายแรงดัน V_{AA} ในลักษณะฟอร์เวอร์คไบอัส (forward bias) คือ แอนโอดได้รับแรงดันบวกเมื่อเทียบกับคาโทด และไม่มีกระแสเกต (I_G) ถ้ามีแรงดันน้อย ๆ จะมีเพียงกระแสรั่วไหล (leakage current) เพียงเล็กน้อยไหลผ่าน เมื่อเพิ่มแรงดัน V_{AA} มากขึ้นจนถึงแรงดันพังทลายทางด้านฟอร์เวอร์ค (forward breakover voltage- V_{BO}) และมีกระแสไหลเกินกระแสค้าง (Latching current- I_L) เอสซีอาร์จะอยู่ในสภาวะนำกระแส (conduction) คือแรงดันที่คร่อมแอนโอด และคาโทดของเอสซีอาร์จะตกลงสู่แรงดัน Forward voltage drop- V_F มีค่าประมาณ 0.7-4 โวลต์ กระแสที่ไหลผ่านเอสซีอาร์จะเท่ากับ $V_{AA} - V_F / R_L$ ถ้ากระแสที่ไหลผ่านเกินพิกัด (rated) ของเอสซีอาร์ก็จะทำให้เอสซีอาร์เสียหายได้

โดยทั่วไปการนำเอสซีอาร์ไปใช้งาน แรงดัน V_{AA} ที่จ่ายให้กับวงจรจะต่ำกว่าแรงดันพังทลายทางด้านฟอร์เวอร์ค และจะควบคุมกานำกระแสของเอสซีอาร์ โดยใช้สัญญาณทริกเกอร์ที่มีแรงดันที่เกต (V_G) เป็นบวกเมื่อเทียบกับคาโทด ซึ่งมีขนาดแรงดันระดับ 11-5 โวลต์ และกระแสเกตระดับ 1-500 มิลลิแอมป์ ด้วระยะเวลาเป็นไมโครวินาที ถ้ากระแสที่ไหลผ่านมากกว่ากระแสค้าง (Latching current) ก็จะทำให้เอสซีอาร์ อยู่ในสภาวะนำกระแส แต่เมื่อเอสซีอาร์นำกระแสอยู่แล้วจะทำให้หยุดกระแส จะต้องทำให้กระแสไหลผ่านตัวเอสซีอาร์ต่ำกว่ากระแสยึด (Holding current, I_H) คุณสมบัติโดยทั่วไปกระแสค้างมีค่าประมาณ 2 เท่าของกระแสยึด

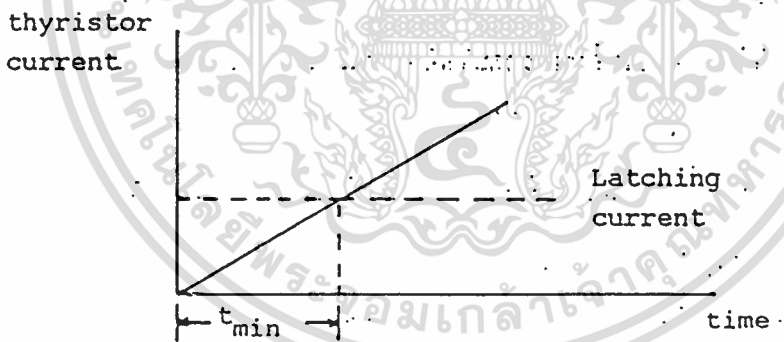
เมื่อจ่ายแรงดัน V_{AA} ในลักษณะรีเวอร์คไบอัส (reverse bias) คือ แอนโอดได้รับแรงดันลบเมื่อเทียบกับคาโทด เอสซีอาร์จะไม่นำกระแสถึงแม้จะมีสัญญาณทริกเกอร์ที่เกตของเอสซีอาร์ เมื่อจ่ายแรงดันพังทลายทางด้านรีเวอร์ค (Reverse- breakover voltage- V_{rbo}) จะทำให้สารกึ่งตัวนำ (PNPN) เสียหายได้

ระยะเวลาของสัญญาณทริกเกอร์

ในการทำให้เอสซีอาร์นำกระแสโดยสัญญาณทริกเกอร์นั้น สัญญาณทริกเกอร์จะต้องมี ระยะเวลา นานจนกระทั่งกระแสผ่านเอสซีอาร์มากกว่ากระแสค้าง (Latching Current) ดังรูป

ถ้าสัญญาณทริกเกอร์สิ้นสุดก่อนที่กระแสผ่านเอสซีอาร์มากกว่ากระแสค้าง จะทำให้ เอสซีอาร์หยุดนำกระแสเมื่อสัญญาณทริกเกอร์สิ้นสุดลง ฉะนั้นสัญญาณทริกเกอร์จะต้องมีระยะเวลา นานจนกระทั่งกระแสผ่านเอสซีอาร์มากกว่ากระแสค้างจึงจะทำให้เอสซีอาร์นำกระแสต่อไป โดยสามารถนำสัญญาณทริกเกอร์ออก เอสซีอาร์ก็จะยังคงนำกระแสต่อไปในรูป แสดงเวลา น้อยที่สุด (t_{min}) ที่จะต้องรักษาสัญญาณทริกเกอร์ไว้

ในกรณีที่เป็นอินดักทีฟ กระแสที่ไหลผ่านเอสซีอาร์สู่อินดักทีฟไหลจะค่อย ๆ เพิ่มขึ้น ฉะนั้นระยะเวลาของสัญญาณทริกเกอร์จะต้องนานจนกระทั่งกระแสไหลมากกว่ากระแส ค้างเอสซีอาร์จึงจะนำกระแสต่อไปได้



รูปแสดงเวลาน้อยที่สุด ที่จะต้องรักษาสัญญาณทริกเกอร์

วิธีการทำให้เอสซีอาร์หยุดนำกระแส

ทรานซิสเตอร์สามารถทำให้หยุดกระแสโดยการหยุดจ่ายกระแสเข้าเบส แต่สำหรับ เอสซีอาร์จะไม่หยุดนำกระแสโดยหยุดจ่ายกระแสเข้าเกทเอสซีอาร์ เอสซีอาร์จะหยุดนำกระแสเมื่อ ลดกระแสที่ไหลผ่านเอสซีอาร์ลงต่ำกว่ากระแสยึด (Holdign current) เป็นเวลานานกว่า turn-off-tiem (t_q) ซึ่งเป็นคุณสมบัติของเอสซีอาร์

วิธีการทำให้กระแสไหลผ่านเอสซีอาร์ต่ำกว่ากระแสฮิค สามารถทำได้โดยการลดแรงคร่อมเอสซีอาร์ ลงสู่ศูนย์ หรือจ่ายแรงดันรีเวอร์คไบอัสให้เอสซีอาร์ วิธีการพื้นฐานของการทำให้เอสซีอาร์หยุดนำกระแสสามารถจัดแบ่งได้ 3 วิธีการ คือ

1. การทำให้เอสซีอาร์หยุดนำกระแสโดยแหล่งจ่ายไฟเป็นกระแสลับ ซึ่งเรียกกันว่า Line commutation หรือ Natural commutation คือแหล่งจ่ายไฟฟ้ากระแสลับแรงดันไฟฟ้าจะตกลงสู่ศูนย์ และมีแรงดันไฟฟ้ากลับทิศทาง ซึ่งจะเป็นการจ่ายรีเวอร์คไบอัสแก่เอสซีอาร์ในทุก ๆ ไชเคิล และกระแสที่ไหลผ่านเอสซีอาร์จะตกลงสู่ศูนย์ ซึ่งถ้าเป็นเวลานานกว่า turn-off-time (t_q หรือ t_{off}) ก่อนที่จะจ่ายแรงดันไฟฟ้าฟอร์เวิร์คอีกครึ่งหนึ่ง ซึ่งเป็นวิธีการทำให้เอสซีอาร์หยุดนำกระแสในการเปลี่ยนไฟฟ้ากระแสลับเป็นไฟฟ้ากระแสตรง (converters) และการเปลี่ยนแรงดันไฟฟ้ากระแสลับโดยการควบคุมเฟส

2. การทำให้เอสซีอาร์หยุดนำกระแสโดยการจัดโหลดให้เหมาะสม (Load commutation) ใช้ในวงจรเปลี่ยนแรงดันไฟฟ้ากระแสตรง โดยวิธีการชอปเปอร์ (Choppers) และวงจรเปลี่ยนไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสลับ (Inverters) คือ เมื่อเอสซีอาร์นำกระแสจะเป็นการสวิตช์ไฟฟาเข้าโหลด ซึ่งประกอบด้วยตัวความต้านทาน , อินดักเตอร์ , คาปาซิเตอร์ ธรรมชาติ เมื่อกระแสที่ไหลผ่านเอสซีอาร์ต่ำกว่ากระแสฮิคเป็นเวลานานกว่า turn-off-time จะทำให้เอสซีอาร์หยุดนำกระแสได้

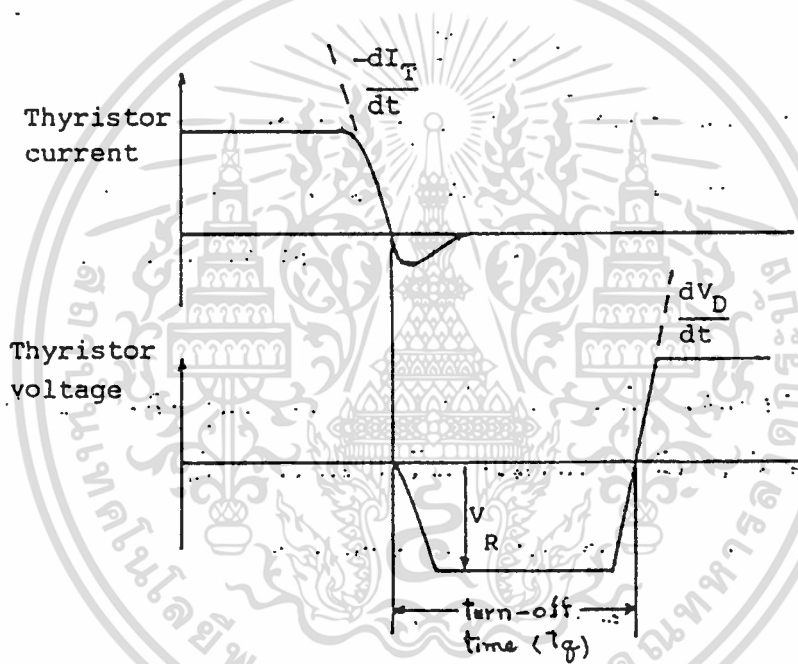
3. การทำให้เอสซีอาร์หยุดนำกระแสโดยวิธีการบังคับ (Forced commutation) เป็นการทำให้กระแสไหลลดลงสู่ศูนย์ซึ่งโดยทั่วไปจะใช้กระแสเนื่องจากการคายประจุของคาปาซิเตอร์หรือจ่ายรีเวอร์คไบอัสซึ่งประจุในคาปาซิเตอร์ให้แก่เอสซีอาร์

Turn-off-time ของเอสซีอาร์

Turn-off time (t_q หรือ t_{off}) ของเอสซีอาร์ เป็นระยะตั้งแต่การทำให้กระแสที่ไหลผ่านเอสซีอาร์ไหลย้อนกลับ แล้วย้อนกลับสู่ศูนย์ (ช่วงเวลาเอสซีอาร์กลับคืนสภาวะใหม่ที่เรียกว่า reverse recovery time - t_{rr} จนถึงเวลาที่สามารถจ่ายแรงดันฟอร์เวิร์คไบอัสอีกครั้ง โดยไม่ทำให้เอสซีอาร์นำกระแสกลับได้

Turn-off-time เป็นค่าที่บอกไว้ใน data sheet โดยมีข้อกำหนดของอุณหภูมิที่ junction, I_T , $-di/dt$, V_R และ dv/dt ดังเช่นที่แสดงในหัวข้อ "switching states" ของ data sheet ถ้า $I_F = 150 \text{ A}$, $T_J = 125^\circ \text{ C}$, $di/dt = 50 \text{ A}/\mu\text{sec}$, $dv/dt = 20 \text{ V}/\mu\text{sec}$.
sed.linear to. 8 VFB $t_{OFF} = 60 \mu\text{sec}$ ซึ่งหมายความว่าช่วงเวลาก่อนที่เอสซีอาร์จะ

หยุดนำกระแส (turn-off) กระแสที่ไหลผ่านเอสซีอาร์ในทางฟอร์เวิร์ด (I_F) จะต้องไม่เกิน 150 A อุณหภูมิ junction T ไม่เกิน 125°C และอัตราการลดลงของกระแสฟอร์เวิร์ดต้องไม่น้อยกว่า 50 A/sec แล้วเอสซีอาร์ยังคงสถานะหยุดนำเป็นเวลานานอีก $60\ \mu\text{sec}$ จึงเริ่มจ่ายแรงดันฟอร์เวิร์ดอีกครั้งด้วยอัตราการเพิ่มที่ไม่เกิน $20\text{ V}/\mu\text{sec}$ โดยเพิ่มขึ้นอย่างต่อเนื่อง (linear) สูงแรงดัน 0.8 VDRM ($V_{FB} = \text{Forward breakdown voltage}$) เมื่อมีค่าอันใดมากกว่าค่าดังกล่าว turn-off time มากกว่า $60\ \mu\text{sec}$ และแสดงให้เห็นระคนขึ้นโดยรูป



รูปแสดง turn-off time ของเอสซีอาร์

ดังนั้นวงจรที่จะทำให้เอสซีอาร์หยุดนำกระแส (Commutation circuit) จะต้องรักษาร้อยกำหนดดังกล่าวเป็นเวลานานกว่า turn-off time ของเอสซีอาร์

เอสซีอาร์จะแบ่งเป็น 2 ชนิด ตามคุณสมบัติของ turn-off time คือ phase contro SCR'S ซึ่งมี turn off time ระหว่าง $50\text{-}250\ \mu\text{sec}$ ซึ่งใช้ในวงจรเปลี่ยนไฟกระแสสลับเป็นไฟฟ้ากระแสตรง และวงจรเปลี่ยนระดับแรงดันไฟฟ้ากระแสสลับ โดยการควบคุมเฟส และ Fast switching SCR'S หรือเรียกว่า Inverter SCR'S ซึ่งมี turn-off time ไม่กี่นาโนวินาที ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ระหว่าง $5\text{-}50\ \mu\text{sec}$ ซึ่งใช้ในวงจรเปลี่ยนแรงดันไฟฟ้ากระแสตรง โดยวิธีการชอปเปอร์ (chopper) และวงจรเปลี่ยนไฟฟ้กระแสตรงเป็นไฟฟ้ากระแสสลับ (Inverters)

สำหรับเอสซีอาร์ที่มี turn-off time = 60 μ sec สามารถใช้ในวงจร phase control ซึ่งมีแหล่งจ่ายไฟกระแสสลับที่มีความถี่สูงสุด (f_{max}) = $120 \times 10^6 = 8333$ Hz.

ขีดจำกัดทางค่านแรงดันไฟของเอสซีอาร์

ขีดจำกัดของเอสซีอาร์อยู่ในเทอมของ แรงดันม กระแส กำลังม อุณหภูมิ dv/dt , di/dt และเวลาในการให้เอสซีอาร์นำกระแสและหยุดกระแส ซึ่งจะเป็นคุณสมบัติของเอสซีอาร์ที่ผู้ผลิตแนะนำไว้ การเลือกใช้ต้องดูขีดจำกัดของแรงดันและกระแสสูงสุดและชนิดของเอสซีอาร์

สัญลักษณ์โดยทั่วไปที่ใช้สำหรับกระแส และแรงดันไฟฟ้า ซึ่งแสดงโดย subscripts ตัวที่ 1 เป็นการแสดงทิศทางหรือสถานะต่าง ๆ คือ

- D = ไม่นำกระแสขณะได้รับฟอร์เวิร์ด
- F = ฟอร์เวิร์ด (Forward)
- R = รีเวิร์ด (Reverse)
- T = นำกระแส (on-state)

subscripts ตัวที่ 2 แสดงขีดจำกัดในสถานะต่าง ๆ คือ

- W = ค่าขณะอยู่ในสถานะตาม subscripts ตัวที่ 1
- R = การเกิดขึ้นซ้ำ ๆ (Repetitive)
- S = ไม่ได้เกิดขึ้นซ้ำ ๆ (Non-repetitive)

subscripts ตัวที่ 3 เป็นอักษร M แสดงค่าสูงสุด

แรงดันไฟฟ้ากระแสสลับ บางครั้งจะมี transient เกิดขึ้น ดังแสดงในรูป 2.11 เป็นการยากที่จะพบเห็น transient ในออสซิลอสโคป เพราะ transient ได้เกิดขึ้นในเวลาสั้นมาก ๆ ขีดจำกัดของแรงดันไฟฟ้าที่จะไม่ทำให้เอสซีอาร์นำกระแสโดยไม่มีสัญญาณทริกเกอร์ จะแสดงในหนังสือคู่มือของเอสซีอาร์ ดังนี้

VDWM และ VRWM = แรงดันทางค่านฟอร์เวิร์ด และรีเวิร์ดสูงสุดของแหล่งจ่ายไฟกระแสสลับ ($\sqrt{2}V_{rms}$) ที่จ่ายให้เอสซีอาร์ และเอสซีอาร์จะไม่นำกระแส โดยไม่มีสัญญาณทริกเกอร์ โดยไม่คิด transient ที่เกิดขึ้นซ้ำ ๆ และไม่ซ้ำ ๆ (repetitive and non-repetitive) ในคู่มือ

จะเขียนว่า Working Peak off-state and reverse-voltage

VDMR และ VRRM = แรงดัน transient ถ้าไม่เกินกำหนดทางค่านฟอร์เวิร์ด และรีเวิร์ดที่เกิดขึ้นซ้ำ ๆ ในทุก ๆ ไซเคิลของแหล่งจ่าย ไฟฟ้ากระแสสลับ

(ไม่รวมถึงแรงดัน transient ที่เกิดขึ้นไม่ซ้ำ ๆ จะไม่ทำให้เอสซีอาร์นำกระแส โดยไม่มีสัญญาณทรigger ในคู่มือจะเขียนว่า Repetitive peak forward and reverse voltage หรือ Repetitive peak forward and reverse blocking voltage

VDSM และ VRSM หรือ (VFBT และ VRBT)

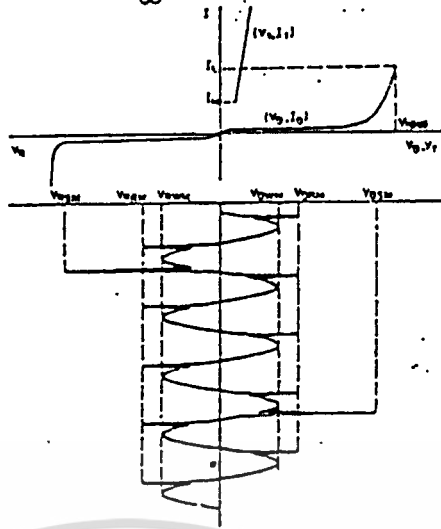
= แรงดัน transient ทางด้านเฟอร์วิทและรีเวอร์คที่เกิดขึ้นไม่ซ้ำ ๆ ในทุก ๆ ไซเคิล ของแหล่งจ่ายไฟฟ้า แล้วจะไม่ทำให้เอสซีอาร์นำกระแส โดยไม่มีสัญญาณทรigger ในคู่มือจะเขียนว่า Non-Repetitive Peak off-state and reverse voltage หรือ Non-Repetitive Transient Peak Forward and reverse voltage

V_T

= แรงดันที่คร่อมระหว่างแอนโอดและคาโทด ขณะที่นำกระแสเฟอร์วิทและมีอุณหภูมิที่ junction ที่กำหนดในคู่มือ

dv / dt

= อัตราการเพิ่มขึ้นของแรงดันที่คร่อมแอนโอดและคาโทด สูงสุดที่จะไม่ทำให้เอสซีอาร์นำกระแส โดยไม่มีสัญญาณทรigger เอสซีอาร์ซึ่งประกอบด้วยสาร PNPN มีคุณสมบัติของคาปาซิเตอร์ระหว่างแอนโอดและคาโทด กระแสไหลผ่านเอสซีอาร์เท่ากับ $c \, dv / dt$ ดังนั้นเมื่อแรงดันระหว่างแอนโอดและคาโทดเปลี่ยนแปลงด้วย อัตราที่สูงจะทำให้มีกระแสไหลผ่านเอสซีอาร์ ซึ่งถ้ามีกระแสไหลผ่านเอสซีอาร์มากกว่ากระแสยึดเอสซีอาร์ก็จะนำกระแสได้ ดังนั้นเมื่อเกิด transient ทำให้อัตราการเปลี่ยนแปลงของแรงดันคร่อมแอนโอดและคาโทดสูง จะทำให้เอสซีอาร์นำกระแสได้โดยไม่มีสัญญาณทรigger



ขีดจำกัดของแรงดันไฟฟ้าของเอสทีเออร์

ขีดจำกัดทางค่านกระแสไหลผ่านเอสทีเออร์

IDRM และ IRRM = กระแสรั่วไหลผ่านเอสทีเออร์เมื่อได้รับแรงดันสูงสุดทางค่านฟอร์เวิร์ดและรีเวิร์ด (Peak Forward and Reverse leakage current)

IT(rms) = กระแสอาร์เอ็มเอสสูงสุดที่ไหลผ่านเอสทีเออร์ทางค่านฟอร์เวิร์ดที่อุณหภูมิไม่สูงกว่าที่กำหนด แล้วจะไม่ทำให้เอสทีเออร์เสียหาย (Max. rms forward current)

IT(ave) = กระแสเฉลี่ยสูงสุดที่ไหลผ่านเอสทีเออร์ทางค่านฟอร์เวิร์ด แล้วจะไม่ทำให้เอสทีเออร์เสียหาย (Surge on-state current)

ITSM หรือ IFM = กระแส surge สูงสุดที่เกิดขึ้นในเวลาสั้น ซึ่งแสดงในคู่มือ ถ้ากระแส surge เกินที่กำหนด หรือเกิดขึ้นนานกว่าที่กำหนด จะทำให้เอสทีเออร์เสียหายได้ (Surge on-state current)

I_t = เป็นค่าของกระแสยกกำลังสองคูณกับเวลา ซึ่งจะต้องไม่เกินที่กำหนดในคู่มือ จึงจะไม่ทำให้เอสทีเออร์เสียหายได้ ซึ่งค่านี้จะเป็นคุณสมบัติของฟิวส์จำพวก semiconductor fuse จึงต้องเลือกฟิวส์ให้เหมาะสมในการใช้ฟิวส์ป้องกันไม่ให้เอสทีเออร์เสียหาย
พลังงานที่ทำให้ฟิวส์ขาด = I² R t α I² t

di / dt = อัตราการเพิ่มขึ้นของกระแสผ่านเอสทีเออร์ที่เกิดขึ้นซ้ำ ๆ กัน หลังจากทำการทริกเกทให้เอสทีเออร์นำกระแส ซึ่งเป็นขีดจำกัดของเอสทีเออร์อันหนึ่ง กล่าวคือ เอสทีเออร์สามารถนำกระแสได้สูงสุดไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดเปลี่ยนเนื้อหามาและต้องอ้างอิงถึงเนื้อหาของเอกสารทุกครั้งที่มีการนำไปใช้ตามกำหนดในคู่มือ เมื่อกระแสไหลผ่านพื้นที่ทั้งหมดของสารกึ่งตัวนำ PNPN ที่ปะกบกันอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะภายในหน่วยงานนี้ ไม่อนุญาตให้ไปใช้ในประโยชน์ทางการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดเปลี่ยนเนื้อหามาและต้องอ้างอิงถึงเนื้อหาของเอกสารทุกครั้งที่มีการนำไปใช้ตามกำหนดในคู่มือ เมื่อกระแสไหลผ่านพื้นที่ทั้งหมดของสารกึ่งตัวนำ PNPN ที่ปะกบกันอยู่

แต่ทว่าเมื่อ เอสซีอาร์ถูกทริกให้เริ่มนำกระแส สารกึ่งตัวนำที่อยู่ใกล้ ๆ เกทของเอสซีอาร์จะนำกระแส ซึ่งมีพื้นที่เล็ก ๆ ก่อนแล้ว ค่อย ๆ กระจายไปพื้นที่ทั้งหมดของสารกึ่งตัวนำ เพราะฉะนั้นถ้าอัตราการเพิ่มขึ้นของกระแสต่อเวลา (di/dt) สูงกว่าที่กำหนด อาจจะเป็นสาเหตุทำให้เกิดความร้อนเฉพาะจุด (hot spots) ที่ junction และทำให้เอสซีอาร์เสียหายได้ ในการลatching การเพิ่มขึ้นของกระแสต่อเวลาจะทำการต่อ inductance อนุกรมกับเอสซีอาร์

- IL = กระแสค้าง (Latching current) เป็นค่าของกระแสค่าสุดท้ายที่ต้องรักษาเพื่อให้เอสซีอาร์นำกระแสหลังจากพัลส์ที่ทริกเอสซีอาร์ถูกนำออกไปจากเกทของเอสซีอาร์
- IH = กระแสยึด (Holding current) เป็นค่าของกระแสมากที่สุดที่จะต้องลดลงให้ต่ำกว่า เพื่อให้เอสซีอาร์เปลี่ยนจากสถานะนำกระแสเป็นหยุดนำกระแส กระแสยึดเกิดขึ้นเมื่อกระแสไหลผ่านเอสซีอาร์ในสถานะนำกระแสลดลงจนกระทั่งเอสซีอาร์หยุดนำกระแส แต่กระแสค้างเกิดขึ้นเมื่อเอสซีอาร์อยู่ในสถานะไม่นำกระแสไปสู่สถานะเริ่มต้นนำกระแส
- Tj = ชีตจำกัดทางด้านอุณหภูมิ อุณหภูมิ junction ของสารกึ่งตัวนำ P N P N ซึ่งไม่สามารถจะตรวจสอบและวัดด้วยเครื่องวัดไฟฟ้าได้
- Tstg = Storage temperature เป็น °C
- ROje = ความต้านทานอุณหภูมิ ระหว่าง junction กับ case มีหน่วยเป็น °C/watt
- ROcs = ความต้านทานอุณหภูมิ ระหว่าง case กับ Heat sink มีหน่วย °C/watt

ชีตจำกัดของเกท (Gate ratings)

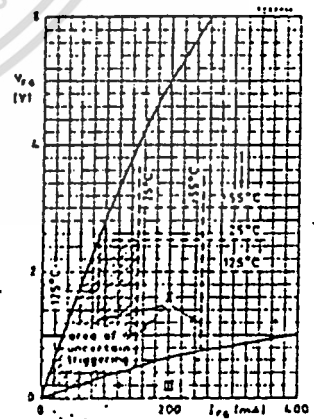
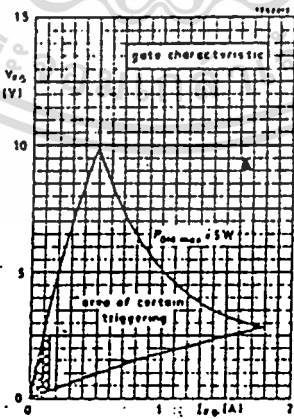
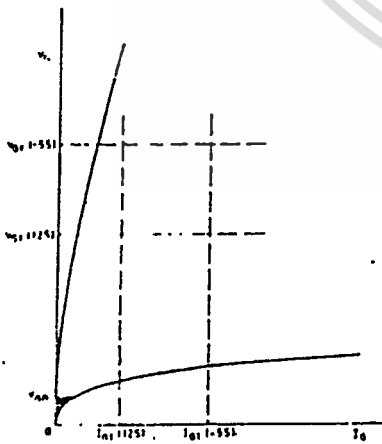
IGT = กระแสเกทที่จะทริกให้เอสซีอาร์นำกระแส เมื่อมีแรงดันคร่อมเอสซีอาร์ และมีอุณหภูมิที่ junction ตามที่กำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- VGT = แรงดันที่จ่ายให้เกทกับคาโทดของเอสซีอาร์ เพื่อให้เอสซีอาร์นำกระแส เมื่อมีแรงดันคร่อมเอสซีอาร์ และอุณหภูมิ junction ตามที่กำหนด
- IFGM หรือ IGTM = กระแสเกตสูงสุดทางด้านฟอร์เวิร์ด (Peak forward gate current)
- IGRM = กระแสเกตสูงสุดทางด้านรีเวอร์ (Peak reverse gate current)
- PGM = กำลังสูงสุดที่เกททนได้ (Peak gate power)
- PG(av) = กำลังเฉลี่ยที่เกททนได้ (Average gate power)
- t_q = turn-off time
- t_{on} = turn-on time

คุณสมบัติของเกทของเอสซีอาร์เบอร์ BTW - 24 ของ philips สามารถแสดงให้เห็นดังในรูป (ก) ได้แสดงแรงดันและกระแสที่จ่ายให้เกทที่เหมาะสม ซึ่งเป็นคุณสมบัติของเอสซีอาร์แต่ละตัวในรูป (ข) เป็นค่าแรงดันและกระแสที่จ่ายให้เกทที่แตกต่างกัน ในเมื่ออุณหภูมิ junction เปลี่ยนแปลง พื้นที่ที่แรเงาจะเป็นสภาวะที่ไม่แน่นอนว่าจะทริกเอสซีอาร์ให้นำกระแสได้หรือไม่



Gate characteristic of BTW24 series. I = values of V_{GT} for various junction temperatures, II = values of I_{GT} for various junction temperatures, III = value of V_{GD} .

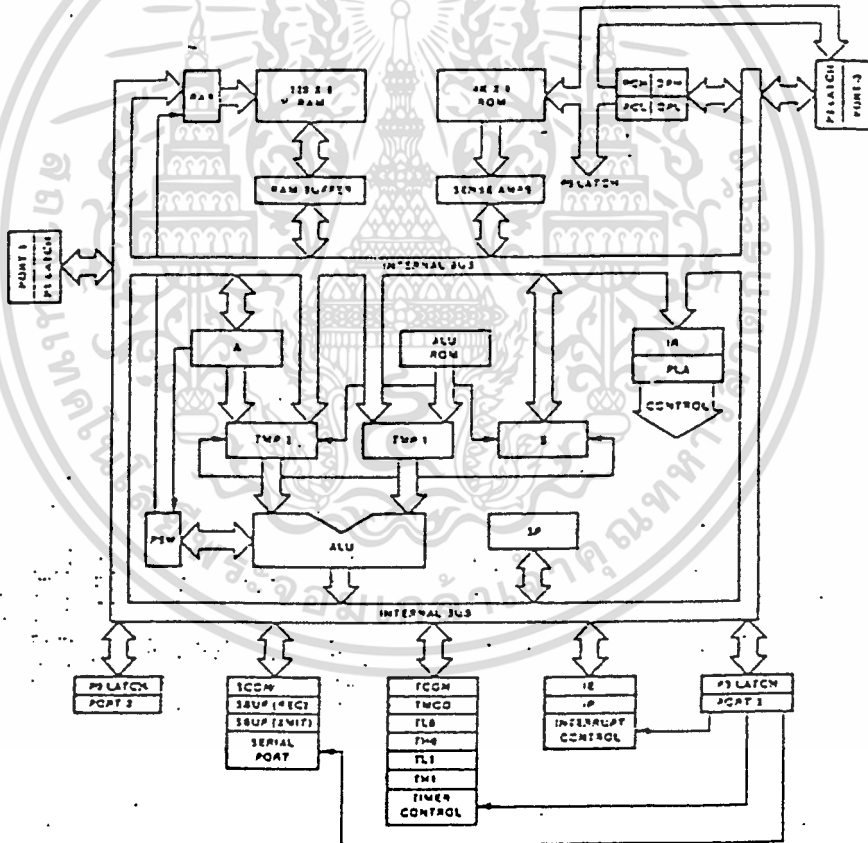
Boundaries of area of uncertain triggering depend on junction temperature. Non-triggering area shown in black.

ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

MCS 51 Microcontroller

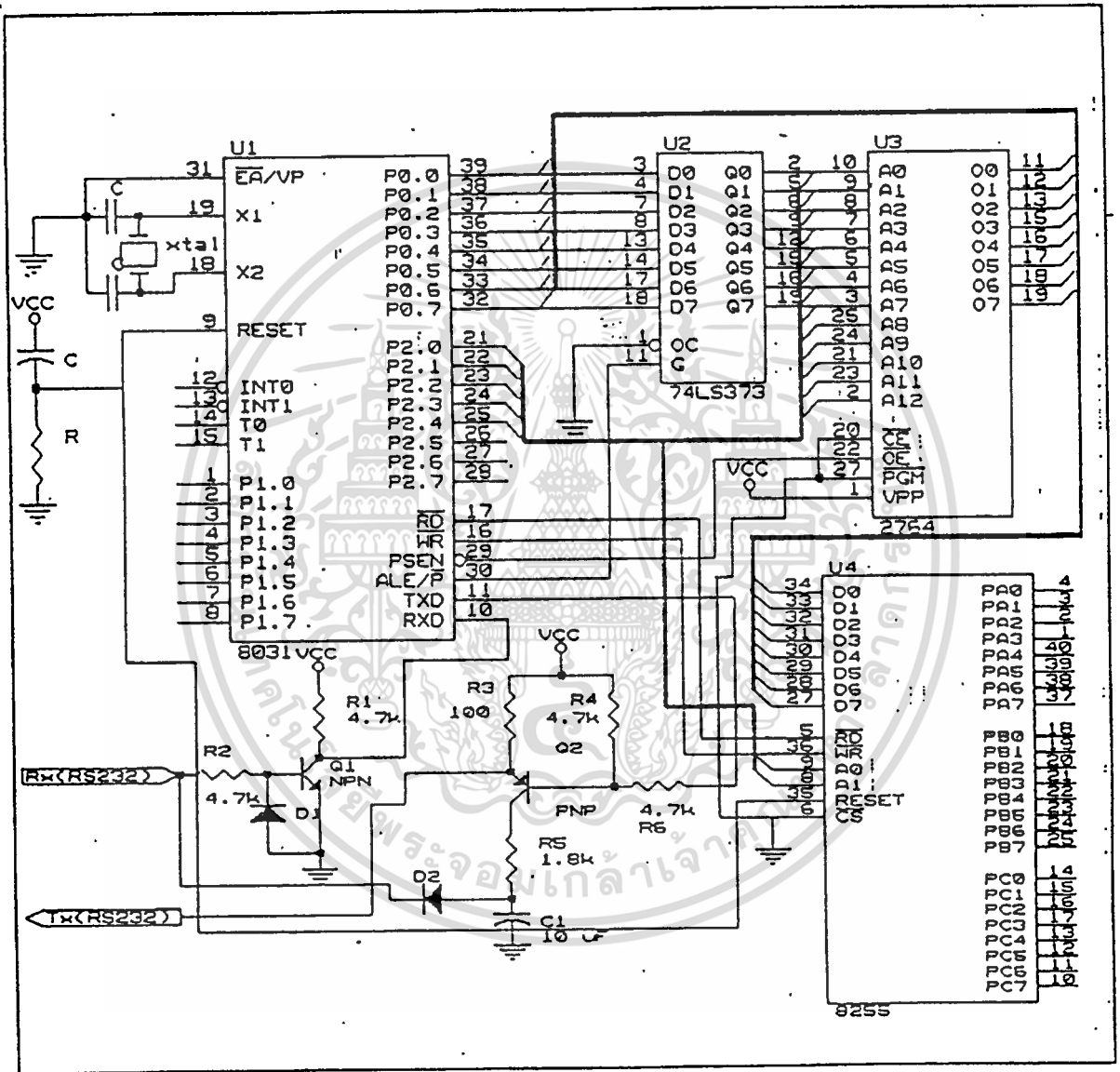
CPU ตระกูล MCS 51 เป็น CPU ที่ถูกพัฒนาขึ้นมาจาก CPU ตระกูล z - 80 โดยการเพิ่ม IO Port เข้าไป และนอกจากนั้นยังมีหน่วยความจำด้วย ส่วนคำสั่งที่จะใช้กับ CPU ตระกูลนี้ก็จะแตกต่างจาก z - 80 บ้างคือ คำสั่งจะน้อยกว่า z - 80 แต่คำสั่งแต่ละคำสั่งจะมีขีดความสามารถมากกว่า โครงสร้าง ภายใน MCS 51 แสดงดังรูป



รูปแสดงโครงสร้างภายในของ MCS 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อ MCS51 แบบคอนข้างสมบูรณ์



จากรูปเป็นการต่อ MCS51 รวมกับ ROM ขนาด 64 KB พร้อมทั้ง ๘ IO Port

8255 และ RS232 ส่วน RAM จะใช้ RAM ภายในของตัวมันเอง ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของการใช้ MCS51

1. ง่ายต่อการใช้งาน เพียงแต่ต่อหน่วยความจำภายนอก
2. เนื่องจากคำสั่งแต่ละคำสั่งมีความสามารถ ดังนั้นจึงใช้คำสั่งน้อยลงเมื่อเทียบกับ z-80 เป็นผลทำให้โปรแกรมสั้นลง
3. สามารถเขียนคำสั่งโดยใช้ PC ได้โดยเขียนเป็นภาษา assembly และไม่ต้องแปลง op-code
4. มีชุดอำนวยความสะดวกอยู่ภายใน เช่น Timer, Serial port และอื่น ๆ เพิ่มขึ้นมาจาก z-80 ทำให้ไม่ต้องต่อชุดอำนวยความสะดวกเหล่านี้ภายนอก
5. ลดต้นทุนในการสร้าง



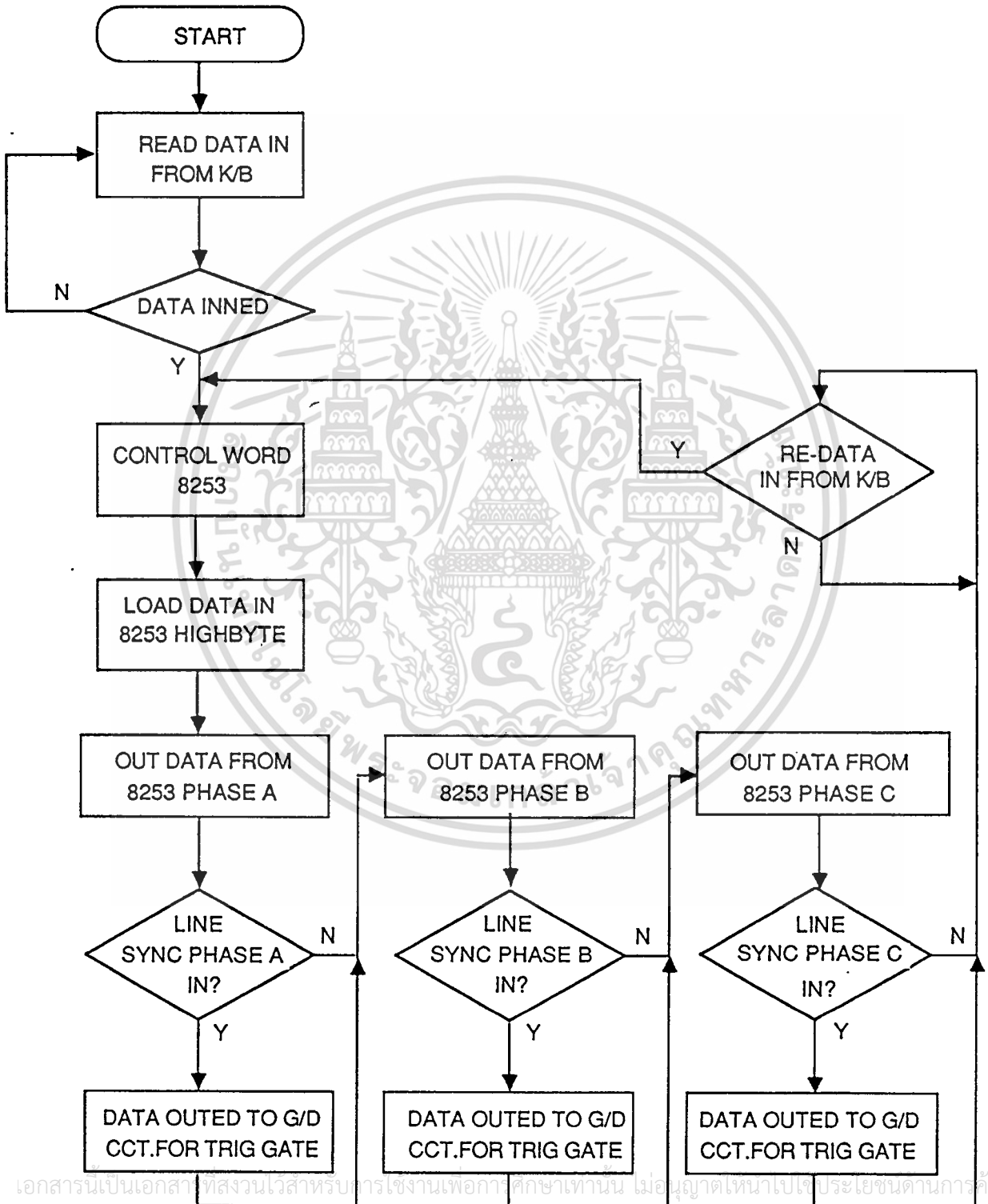
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

ระบบที่ออกแบบ

ระบบที่ออกแบบจะแยกกล่าวเป็น 3 ส่วน คือ ส่วนของ convertor, inverter และส่วนของตัวควบคุมดังนี้
ในส่วนของ convertor ประกอบไปด้วยหลายๆ ภาคด้วยกัน พอกกล่าวโดยสังเขปดังนี้

1. Block Diagram ของส่วนควบคุม convertor ในการสร้างสัญญาณเทริกเกท



2. ชุดสัญญาณ sync.

ชุดสัญญาณ sync. นี้จะรับ input มาจากไฟไลน์ ทั้ง 3 เฟส และการแยกกราวด์ ระหว่าง input กับ output ใช้ opto isolator 6 ตัว ซึ่งจะทำได้สัญญาณ sync. ทั้งซีกบวก และ ซีกลบเป็นพัลส์ระดับ high ตามสัญญาณไลน์ที่เข้ามา เพราะฉะนั้นสัญญาณ sync. ซีกบวกและลบของเฟสเดียวกันห่างกันเป็นเวลา 10 ms. พอดี สัญญาณพัลส์ที่ได้จาก output ของ opto isolator ยังไม่ดีนักเนื่องจากเป็นสัญญาณที่ยังไม่ไคคมเท่าที่ควร ดังนั้นจึงนำไปผ่าน บัฟเฟอร์เพื่อให้ได้สัญญาณที่มีความคม แล้วนำไปเป็นสัญญาณทริกขา Gate ของไอซี ไทม์ เมอร์ เคาเตอร์ 8253 ชุดสร้างสัญญาณ sync. นี้ไม่ได้ใช้หม้อแปลง ในการแยกกราวด์ ดังนั้นจึง ไม่เกิดการ lead หรือ lag ของไฟไลน์สัญญาณ sync. ที่ได้

3. ชุดสร้างสัญญาณทริกเกท

ชุดสร้างสัญญาณทริกเกททำหน้าที่สร้างสัญญาณนาฬิกาโดยจะใช้ไอซีไทม์เมอร์เคาน์เตอร์เบอร์ 8253 การทำงานของวงจรนับเริ่มจากการรับข้อมูลมุมทริกเลขฐานสอง 16 บิต จากไมโครโปรเซสเซอร์ซึ่งข้อมูลมุมทริกที่ได้รับจะเป็นจำนวนสัญญาณนาฬิกาที่ไทม์เมอร์จะต้องทำการนับ ภายในไอซีไทม์เมอร์เบอร์ 8253 จะประกอบไปด้วยเคาน์เตอร์จำนวน 3 ตัว และจะใช้ในการสร้างทริกของทั้ง 3 เฟส โดยที่เคาน์เตอร์แต่ละตัวจะมีความทำงานในโหมดที่ 1 คือ Programming one shot การสร้างสัญญาณทริกของเคาน์เตอร์แต่ละตัวจะต้องประกอบด้วยสัญญาณนาฬิกาฐานเวลาสัญญาณเกท และข้อมูลที่ต้องการนับ สัญญาณนาฬิกาฐานเวลาของเคาน์เตอร์แต่ละตัวนี้จะใช้สัญญาณความถี่ 2 เมกะเฮิรตซ์ เป็นสัญญาณฐานเวลาเพื่อใช้ในการนับ สัญญาณเกทหรือสัญญาณทริกให้เคาน์เตอร์เริ่มทำงาน ซึ่งสัญญาณนี้จะได้จากสัญญาณตรวจพบข้อมูลในการนับและมีสัญญาณทริกเกทให้เริ่มต้นทำงานแล้วสัญญาณเอาต์พุตได้จะเป็นศูนย์และเคาน์เตอร์จะทำการลดข้อมูลนับข้อมูลลงทีละหนึ่ง จนกระทั่งข้อมูลที่ต้องการนับเป็นศูนย์สัญญาณเอาต์พุตได้จึงจะเป็นหนึ่ง (หรือเท่ากับสัญญาณไฟเลี้ยงไอซี) และไทม์เมอร์เคาน์เตอร์จะเริ่มต้นทำงานใหม่เมื่อมีสัญญาณทริกเกทเริ่มต้นการทำงานครั้งใหม่อีก โดยเคาน์เตอร์จะใช้ข้อมูลที่ต้องการนับค่าเดิมจนกว่าจะมีการเปลี่ยนแปลงค่าข้อมูลใหม่ จากการทำงานของไทม์เมอร์เคาน์เตอร์ในลักษณะนี้สัญญาณนาฬิกาที่ได้จะเป็นสัญญาณควบคุมทริกของไทรสเตอร์ที่มีการซิงโครไนซ์กับสัญญาณไฟเอชทั้ง 3 เฟส เนื่องจากชุดสร้างสัญญาณทริกเกทนี้ใช้ไทม์

เมอร์เคาทเตอร์ 8253 2 ตัว สำหรับสร้างสัญญาณทริก ซิกบวกและซิกลบ ดังนั้นจึงไม่ต้องมีชุดหน่วงเวลาของสัญญาณทริก

4. ชุดขับเกท

เมื่อได้สัญญาณควบคุมมุมทริกแล้วสัญญาณที่ไคเหล่านี้ยังไม่สามารถนำไปขับเกทของไทริสเตอร์ให้ทำงานได้โดยตรง ดังนั้นจะต้องนำสัญญาณเหล่านี้ไปเข้าวงจรขับเกท โดยในวงจรขับเกทนี้จะใช้ทรานซิสเตอร์เป็นตัวขยายกระแสและใช้พัลส์ทรานฟอร์มเมอร์ทำหน้าที่แยกกราวด์ของวงจรควบคุมกับวงจรหลัก เนื่องจากคุณสมบัติของพัลส์ทรานฟอร์มเมอร์นั้นจะเกิดการอิ่มตัวขึ้นเมื่อสัญญาณที่ป้อนเข้ามีคาบเวลานาน ดังนั้นจึงต้องทำการมอดูเลทสัญญาณควบคุมมุมทริกกับสัญญาณความถี่สูงก่อนป้อนเข้าพัลส์ทรานฟอร์มเมอร์ และสัญญาณความถี่สูงที่ใช้จะมีค่าความถี่ประมาณ 20 กิโลเฮิรตซ์

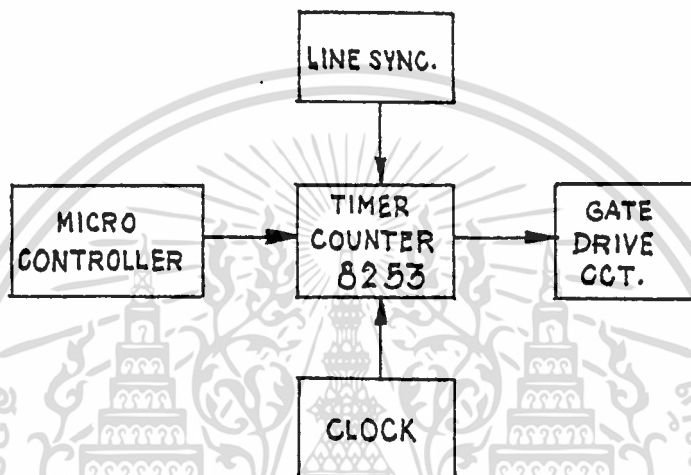
5. ชุดตรวจจับระดับคิซีโวลต์เตจและวงจร A/D

วงจรนี้ทำหน้าที่ตรวจจับการเปลี่ยนแปลงของระดับคิซีโวลต์เตจที่ป้อนเข้าวงจรอินเวอร์เตอร์ เนื่องจากระดับของคิซีโวลต์เตจที่ทำการตรวจจับมีค่าตั้งแต่ 0-537 โวลต์จึงต้องทำการลดระดับลงมาเหลือ 0-5 โวลต์เพื่อนำไปใช้ในวงจรควบคุม การลดระดับโวลต์เตจจะใช้หลักการแบ่งระดับโวลต์เตจ (R-Divider) เมื่อได้ระดับโวลต์เตจที่ต้องการแล้วก็จะทำการแยกกราวด์เพื่อป้องกันวงจรควบคุมโดยไอซี OP - AMP ถือเป็น Instrumentation AMP เพื่อแยกให้ input และ output มีอิมพีแดนซ์สูง และระดับคิซีเอาท์พุททุกโวลต์เตจที่ได้ออกมาจะมีความลิเนียร์เมื่อเทียบกับระดับคิซีลิงค์ ระดับคิซีโวลต์เตจที่ได้นี้จะนำไปเข้าวงจร A/D เพื่อทำการแปลงระดับคิซีโวลต์เตจเป็นค่าเลขฐานสอง 8 บิตส่งผ่านพอร์ตของไอซี 8255 เข้าสู่ไมโครโปรเซสเซอร์

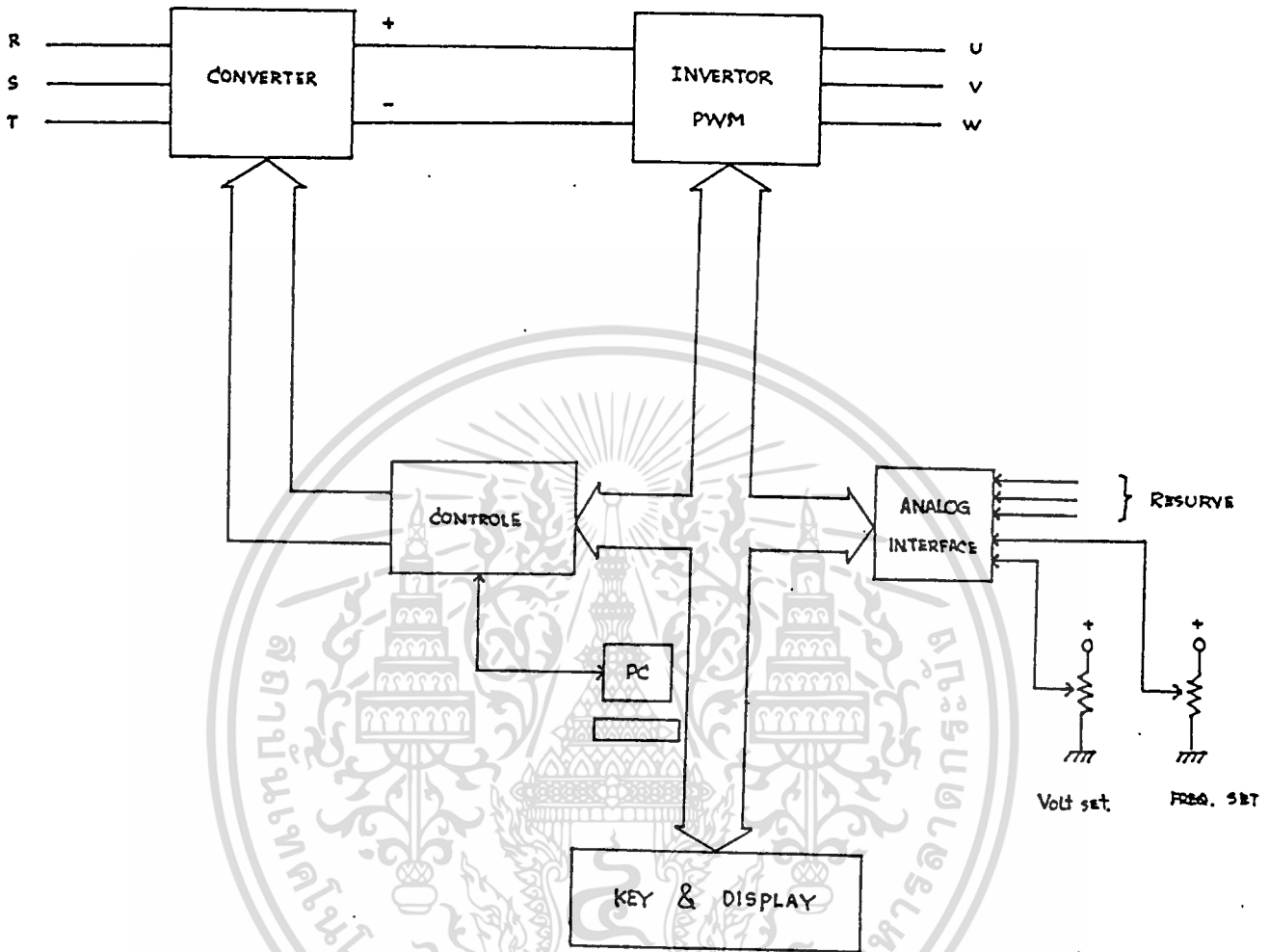
หลักการสร้างสัญญาณทริกเกท SCR

ในการสร้างสัญญาณทริกเกทให้กับ SCR เราสามารถเขียนเป็น Block Diagram

ได้ดังนี้



จาก Block diagram 8253 เป็นไอซีตั้งเวลา / นับ ซึ่งเป็นหัวใจในการสร้างสัญญาณขึ้นมา โดยเริ่มแรกจะได้รับสัญญาณเป็นดิจิทัลขนาด 16 บิต จากบอร์ดไมโครคอนโทรลเลอร์ และ ๘ Clock ต่ออยู่ตลอดเวลา ซึ่งตอนนี้ 8253 จะ ยังไม่ทำงาน มันจะทำงานได้ก็ต่อเมื่อมีสัญญาณมาทริกที่ขาเกตเสียก่อน ซึ่งก็คือสัญญาณ จาก line sync นั้นเอง เมื่อมีสัญญาณจาก line sync เข้ามา 8253 จะเริ่มทำงาน ผลิตสัญญาณทริกออกมาแล้วส่งไปยังชุดเกทไทรฟเพื่อจกสัญญาณให้เหมาะสมก่อนส่งเข้าขาเกต

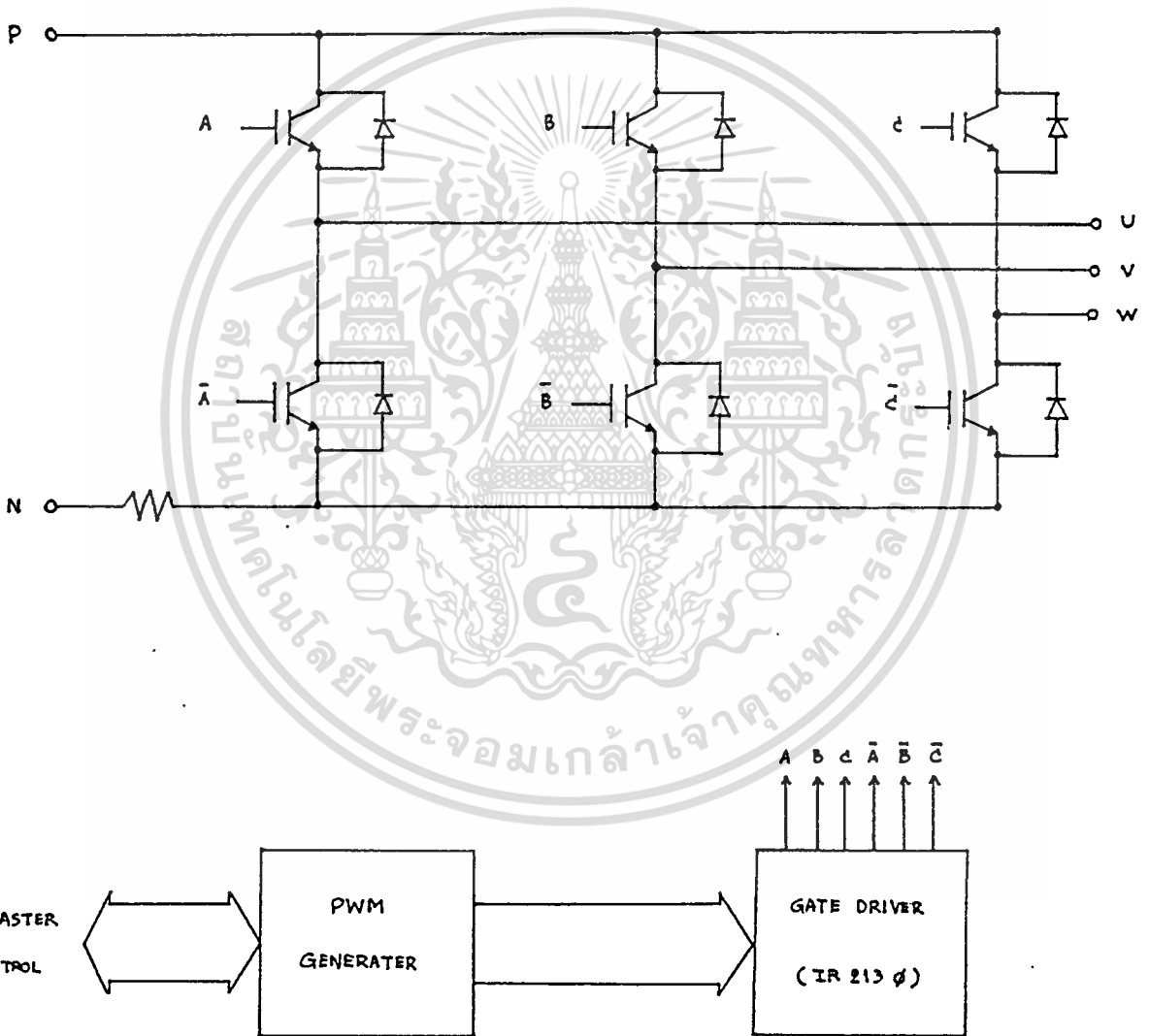


Block Diagram ของระบบที่ได้ออกแบบ

จาก Block Diagram จะแสดงระบบที่ได้ออกแบบไว้ โดยแบ่งได้ 3 ส่วนใหญ่ ๆ คือ Converter Invertor และ Mast Control ภาค Converter จะทำการแปลงไฟ 380 V line to line ให้เป็นไฟ DC จ่ายไปให้ ภาค Invertor ระบุไฟ DC จะใช้เป็นตัวกำหนดระดับแรงดันไฟ output สูงสุด ซึ่งจะสามารถโปรแกรมได้ตลอดย่านการใช้งานให้เหมาะสมกับมอเตอร์ที่นำมาต่อ ภาค Invertor จะทำงานใน Mode PWM ซึ่งจะสามารถกำหนดพารามิเตอร์ต่าง ๆ ได้ตามต้องการ ส่วน Master Control จะคอยควบคุม ระบบทั้งหมดให้เป็นไปตามความต้องการของผู้ใช้ ก็จะคอยตรวจสอบสถานะของ ภาค Converter และ

Inverter ขณะเดียวกันก็จะติดต่อกับ ผู้ใช้ผ่านทาง Keyboard และ Display นอกจากนี้ยังสามารถปรับค่าโวลต์เตจ และความถี่ทางค่าน output ได้ในแบบ Linear คือ ปรับ Volume เหมือนระบบ Analog โดยทั่วไป ซึ่งรายละเอียดในภาคต่าง ๆ ก็จะได้กล่าวต่อไป

Inverter

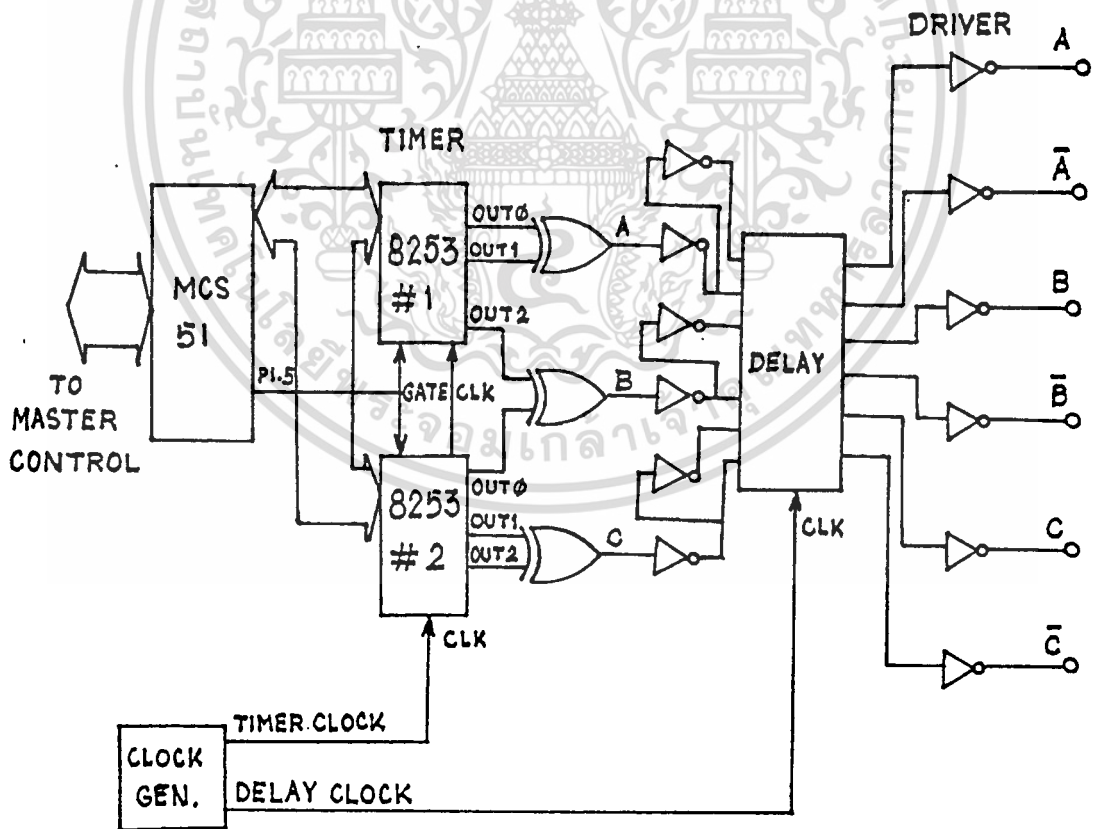


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram ของ Inverter และวงจรกำลัง

จากรูป เป็นระบบ Inverter ที่ได้ออกแบบขึ้น โดยใช้อุปกรณ์สมัยใหม่ทั้งหมด PWM Generator ใช้ Up ตระกูล Mcs-51 ในวงจรกำลังจะใช้ IGBT (Insulate Gate Bipolar Transistor) เป็นอุปกรณ์ Power Switch และใช้ IC # IR213๐ เป็นวงจร Gate Driver ซึ่ง IC # IR 213๐ นี้ถูกออกแบบขึ้นมาเพื่อใช้ในการขับ IGBT sinv Mosfet ในวงจรกำลังของ 3 phase Inverter โดยเฉพาะ จากการใช้อุปกรณ์ใหม่นี้ ทำให้ระบบเล็กลง ได้อย่างมาก ในขณะที่อัตราของกำลังที่สามารถขับมอเตอร์ได้เท่าเดิม สำหรับรายละเอียดของ IGBT และ IC#IR213๐ ภูเก็ตจากภาคผนวก

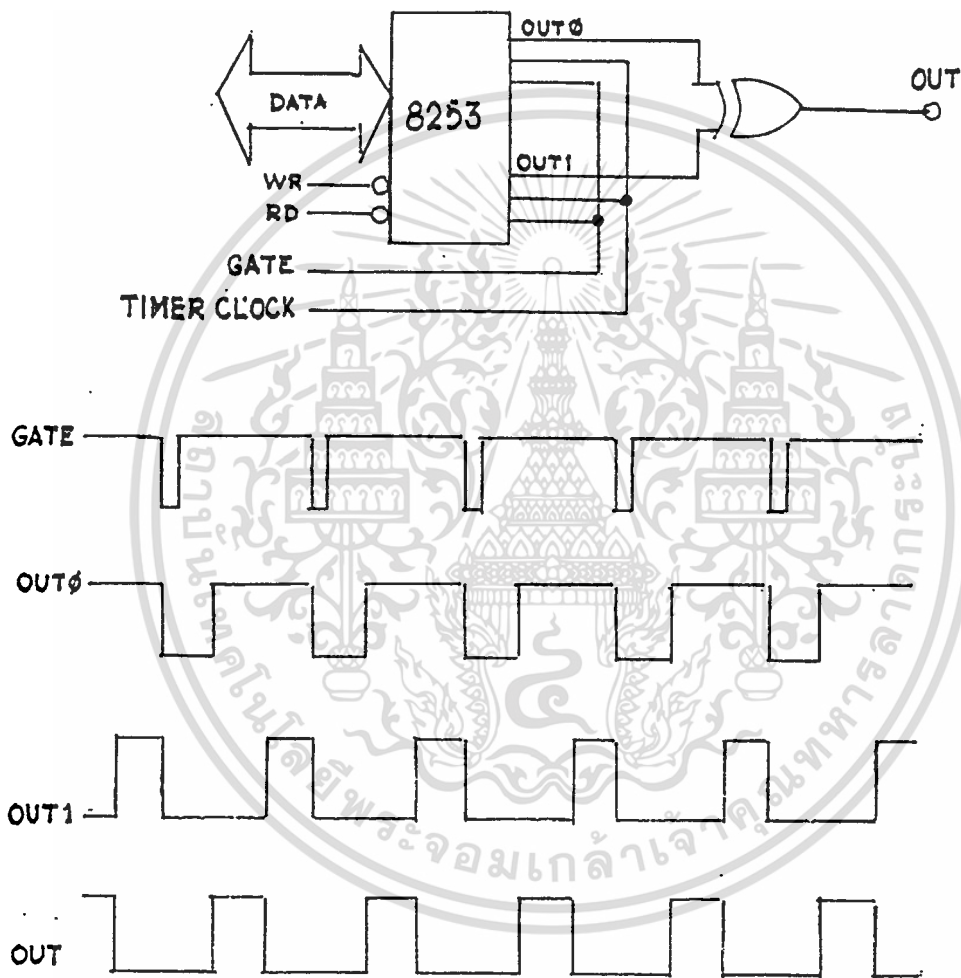
หลักการสร้าง PWM โดยใช้ Microcontroler



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

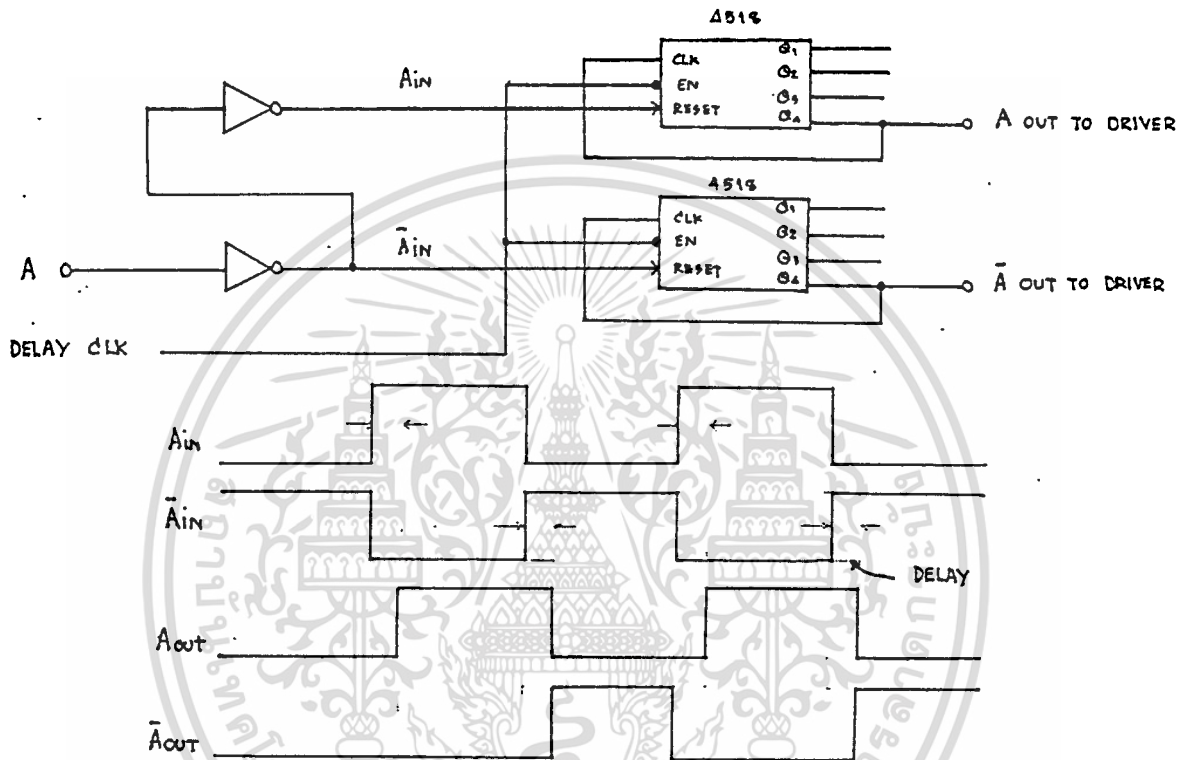
Block Diagram ของ PWM Generater

จากรูป จะใช้ IC Programmable Timer Counter มาใช้เป็นอุปกรณ์หลัก ในการกำเนิดความถี่ PWM โดยจะกำหนดให้ทำงานใน Mode ที่ 1 คือ one shot รายละเอียดการทำงานใน Mode ต่าง ๆ ของ 8253 ดูได้จากภาคผนวก



จาก Timing Diagram สัญญาณ CLK ได้มาจาก System CLK มาหารความถี่ลง ให้เหมาะสม ในที่นี้ใช้ 750 KHZ สำหรับย่านความถี่สูง 0-360 Hz และใช้ 375 KHZ ในย่านความถี่ต่ำคือ 0-90 Hz. สัญญาณ Gate ได้มาจากการตั้งเวลาใน Timer Channel ๐ ภายในตั้งของ Mcs-51 (8031) ซึ่งเป็นเวลาที่คงที่ประมาณ 1.3 MS ที่ความถี่ต่ำ และ 0.65 MS ที่ความถี่สูง Timer Channel ๑ ของ 8253 จะถูกเขียนด้วย Data sin Pattern จากตารางใน Program PWM ซึ่งเป็น 8 bit ส่วน Timer CH2 จะถูกเขียนด้วย ค่าใน Timer Channel ๑ Complement (กลับ bit) +1๐๑ H (Data 16 bit) ดังนั้นความแตก

ต่าง ระหว่าง out 1 กับ out 2 จะมีมากที่สุดรูปคลื่น sinc และน้อยลง เรื่อย ๆ ที่ยอดของคลื่น (ในที่นี้เป็นสัญญาณ PWM ของคลื่นคือ 0FFH) ดังนั้นรูปคลื่นทางด้าน output ก็จะได้เป็นสัญญาณ PWM ของคลื่น sin ออกมาส่งต่อไปเข้าวงจร Delay Time ต่อไป



วงจร และ Timing Diagram ของวงจร Delay

วงจรดีเลย์ (หน่วยเวลา) มีไว้เพื่อป้องกันการ on พร้อมกันของ Power Switch ในกิ่งเดียวกันของวงจรกำลัง ซึ่งค่า Delay time นี้สามารถเปลี่ยนแปลงได้เพียงแต่เปลี่ยน CLK เท่านั้น โดยมีหลักการคำนวณดังนี้

$$\text{Dealy time} = \frac{1 \times (2^4)}{\text{CLK (Hz)}}$$

ในวงจรที่ออกแบบใช้สัญญาณ CLK 375 KHz เพราะฉะนั้นจะได้ Delay time ดังนี้

$$\begin{aligned} \text{Dealy time} &= \frac{1 \times (2^4)}{375 \times 10^3} \\ &= 42 \mu\text{s} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับเอาไว้ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้ไปใช้ประโยชน์ด้านการค้า สัญญาณที่ได้ออกจากวงจรหน่วงเวลานี้ สามารถไปเข้าวงจรขับ Gate (Gate Drive) ทั้งหมดทั้งหมัดให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ทั้งนี้โดยไม่ต้องมีวงจรพิเศษที่ Gate Drive อีก สำหรับการทํางานและรายละเอียดของ IC # 4518 สามารถดูได้จากภาคผนวก

บทที่ 9

ผลการทดลอง

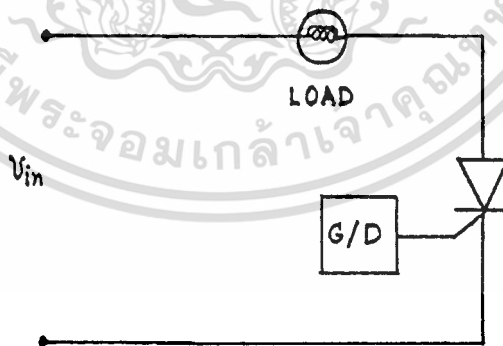
ในบทนี้จะกล่าวถึงผลการทดลองในแต่ละส่วน และผลการทดลอง เมื่อนำไปขับมอเตอร์ 3 เฟส

ผลการทดลองในส่วนของ Converter

การทดลองในส่วนของ converter จะเน้นไปในด้านมุมทริก รูปร่างของสัญญาณต่าง ๆ และแรงดันที่ได้ออกมาทางด้านเอาต์พุต ซึ่งพารามิเตอร์สามตัวนี้จะมีความสัมพันธ์กันในส่วนของ converter นี้เราได้ทำการทดลองหลายวงจรด้วยกันคือ แบบเรกติไฟฟ์ ครึ่งคลื่น (Half wave rectifire) แบบเต็มบริดจ์ 1 เฟส (1 phase full bridge rectifire) และแบบ 3 เฟส (3 phase convertor) ซึ่งมีผลการทดลองดังนี้

1. แบบเรกติไฟฟ์ครึ่งคลื่น

แบบนี้ใช้ SCR ตัวเดียวต่ออนุกรมกับโหลด ซึ่งใช้หลอดไฟ ดังรูป



รูปแสดงการเรกติไฟฟ์แบบครึ่งคลื่น

ในการทริก SCR จะใช้ไอซีไทม์เมอร์ เคอร์เตอร์เบอร์ 8253 เป็นตัวสร้างสัญญาณ
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ทริกขึ้นมา ซึ่งเราจะต้องป้อนข้อมูลของมุมที่ต้องการทริกเข้าไปให้ตัว ไอซี ซึ่งข้อมูลนี้มีแสดงใน
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
ตารางในช่อง data และจะเปลี่ยนแปลง V_{in} ไปเรื่อยๆ ดังตาราง และรูปสัญญาณต่าง ๆ แสดงใน
รูป

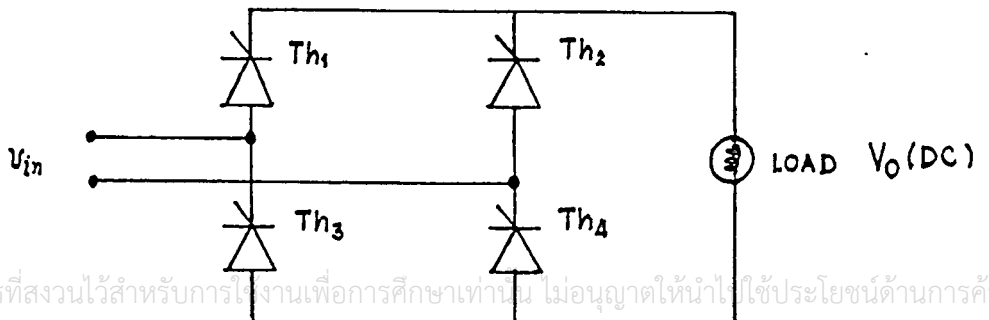
ตาราง (A)

TRIGGER ANGLE (DEGREE)	9	18	36	72	100	135
DATA FOR 8253	05COH	0B80H	1700H	2E00H	3500H	4500H
V_{in} rms	V_o (DC)					
50	18	17.5	17.2	13.2	10.36	3.25
80	32.6	32	30.7	18.4	13.5	3.7
100	42.8	42.3	39	21.9	15.6	3.8
120	53	52.4	47.4	25.5	17.9	3.96
150	67.8	66.9	59	30.6	21.1	4.2
160	72.7	71.8	63.5	32.4	22.2	4.25
170	78.2	76.8	67.3	34.3	23.2	4.35
180	83	81.3	71.1	35.9	24.2	4.5
190	87.5	85.5	74.7	37.4	25.2	4.65
200	92.4	90.7	74.2	39.1	26.2	4.75
210	97.2	95.4	82	40.6	27.4	4.85
220	102.4	99.8	87.5	42.4	28.5	4.95

ตารางที่ แสดงข้อมูลของ Half wave rectifier without filter

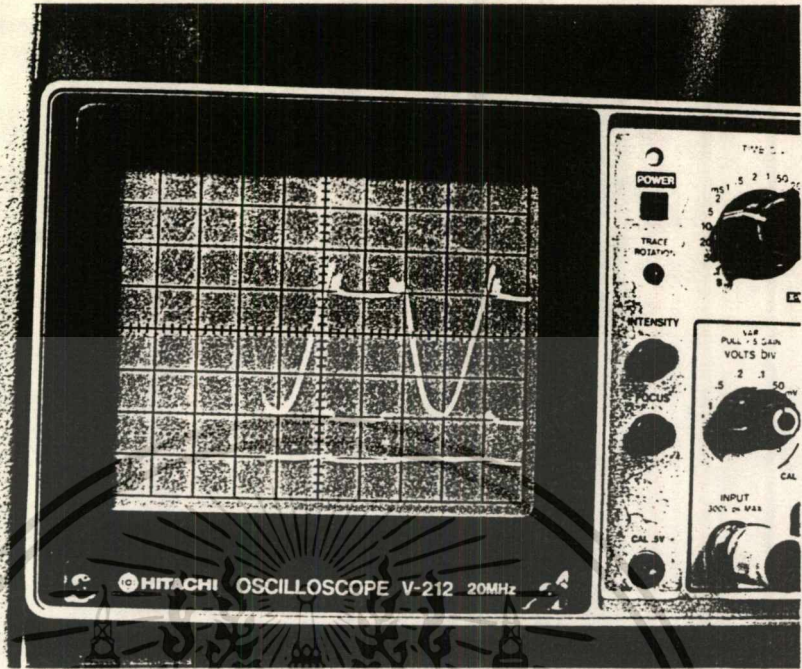
2. แบบ 1 เฟส เต็ม บริค

แบบนี้ใช้ SCR 4 ตัวต่อกันเป็นบริคแบบนี้จะได้ไฟออกมาเป็นแบบเต็มคลื่นคังรูป

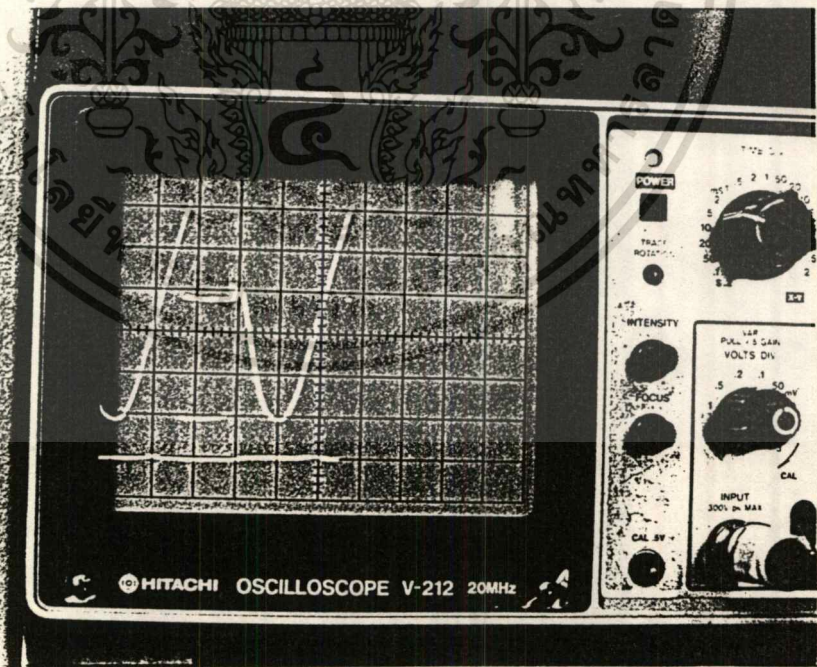


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป แสดงเรกติไฟร์แบบเต็มคลื่น

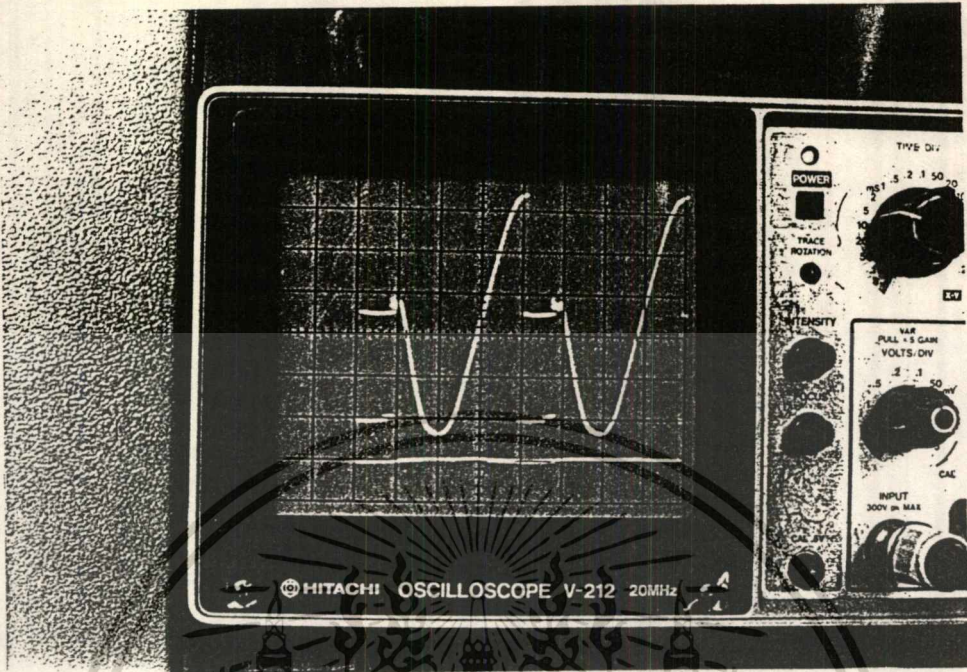


แสดง VAK เมื่อทริกที่ 9°

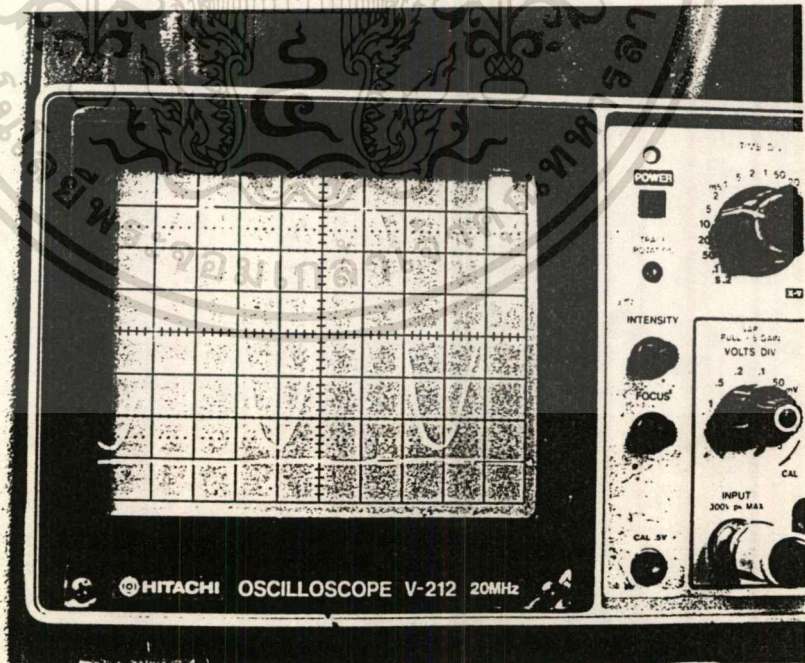


แสดง VAK เมื่อทริกที่ 45°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดง VAK เมื่อทริกที่ 90°



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการรักษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมี Vin ช่วง cycle บวกเข้ามา Th1 กับ Th4 จะนำกระแส และเมื่อ Vin ช่วงลบเข้ามา Th2 กับ Th3 จะนำกระแส ดังนั้น เมื่อ Vin เป็นบวก Th1 กับ Th4 จะต้องถูกทริกให้นำกระแสพร้อม ๆ กัน เช่นเดียวกับ Th2 กับ Th3 ในช่วง Vin ลบ ผลการทดลอง ดังแสดงในตาราง รูปร่างสัญญาณต่าง ๆ แสดงในรูป

TRIGGER ANGLE (DEGREE)	9	18	36	54	72	90	108	126	144
DATA FOR 8253	009AH	0800H	09FFH	1200H	1900H	2000H	28AAH	30FFH	38FFH
Vin rms	Vo (DC)								
100	82	77	73.3	62.6	53.4	42	26.6	13.9	4.9
150	128	122	118.6	103.8	88.2	70	47.3	26.8	11.3
160	136	130	126.8	111.5	93.1	75	51.5	29.3	12.7
170	146	139	136.1	119.1	100.1	81	56.6	32.1	13.9
180	156	148	145.2	127.5	108.4	91	60.1	34.5	15.4
190	166	157	154.5	135.8	114.1	95.6	65.2	37.1	16.9
200	175	166	163	143	120.3	101.2	68.1	40	18.1
210	183	175	171	151.5	126.3	106.4	72.3	42.8	19.7
220	193	185	180.1	158.3	135.2	110.5	77.7	45.2	21.2

ตารางที่ แสดงข้อมูล 1 phase full bridge rectifire without filter

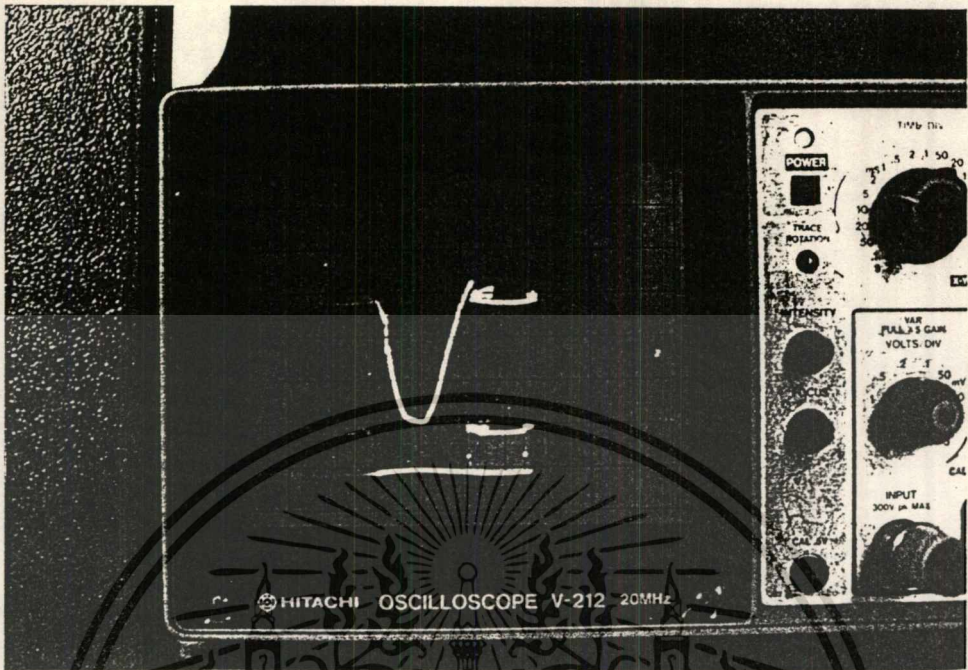
ผลการทดลอง

ในส่วนนี้แบ่งเป็น 2 ส่วน คือ ส่วนควบคุม convertor และส่วนควบคุม mvertor

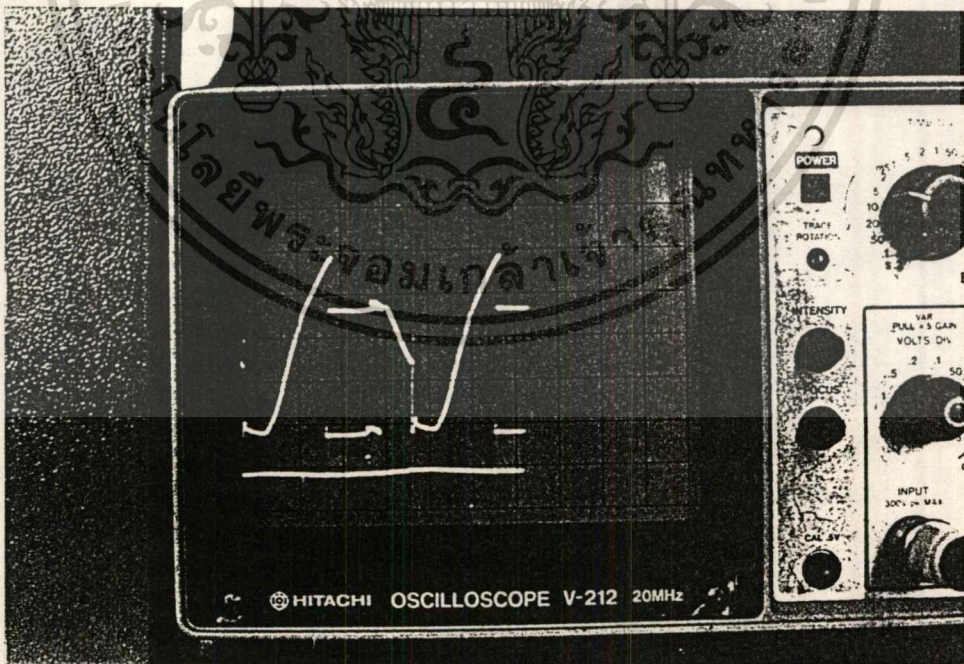
ส่วนควบคุม convertor

ในส่วนนี้จะเริ่มตั้งแต่สัญญาณที่ไว้มารจากชัคโวลท์ซึ่งค้ทั้งบวกและลบ เมื่อนำมาเป็น

สัญญาณเกทให้กับไทม์เมอร์เคาน์เตอร์ 8253 ซึ่งจะทำให้สัญญาณ output ของ 8253 และสัญญาณ output จริง ๆ ที่จะนำไปเข้าชุกเกทโครฟ์ ซึ่งเมื่อต้องการเปลี่ยนมุมทริกก็เพียงแต่เปลี่ยนข้อมูลทีป้อนให้กับไทม์เมอร์เคาน์เตอร์ 8253 ซึ่งจะทำให้สัญญาณ output ของ 8253 และสัญญาณ output ที่ส่งเข้าชุกเกทโครฟ์เปลี่ยนไปด้วย เป็นการเปลี่ยนมุมทริกนั่นเอง

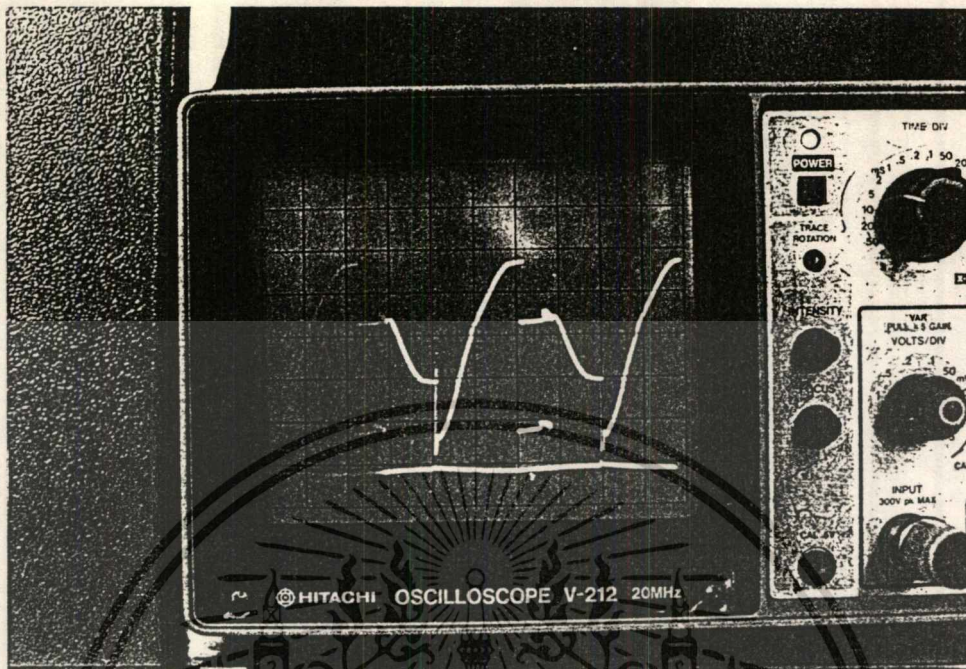


แสดง V_{AK} เมื่อทริกที่ 9°

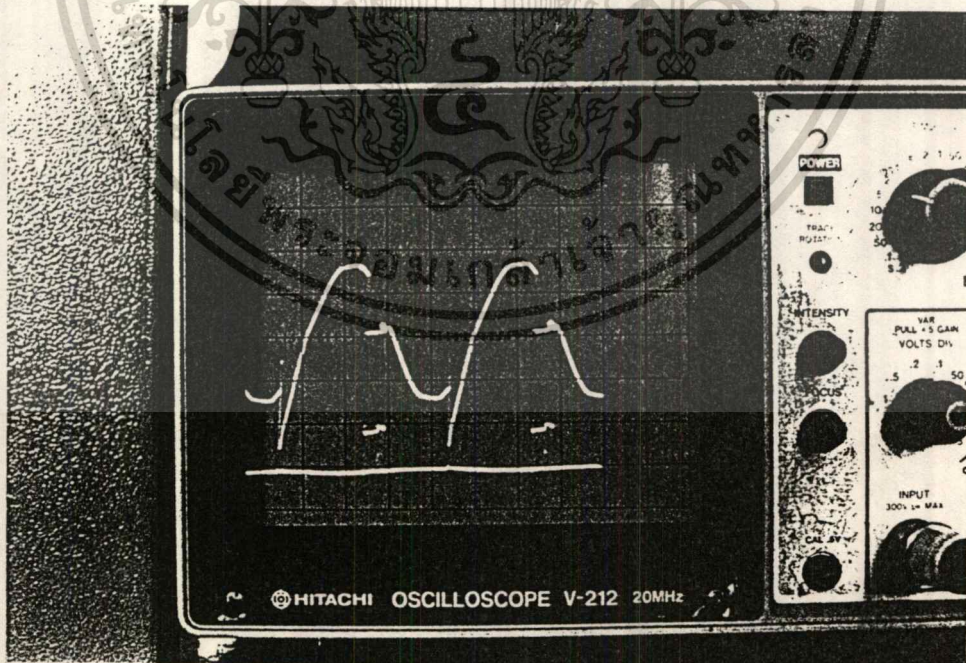


แสดง V_{AK} เมื่อทริกที่ 54°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดง VAK เมื่อทริกที่ 90°

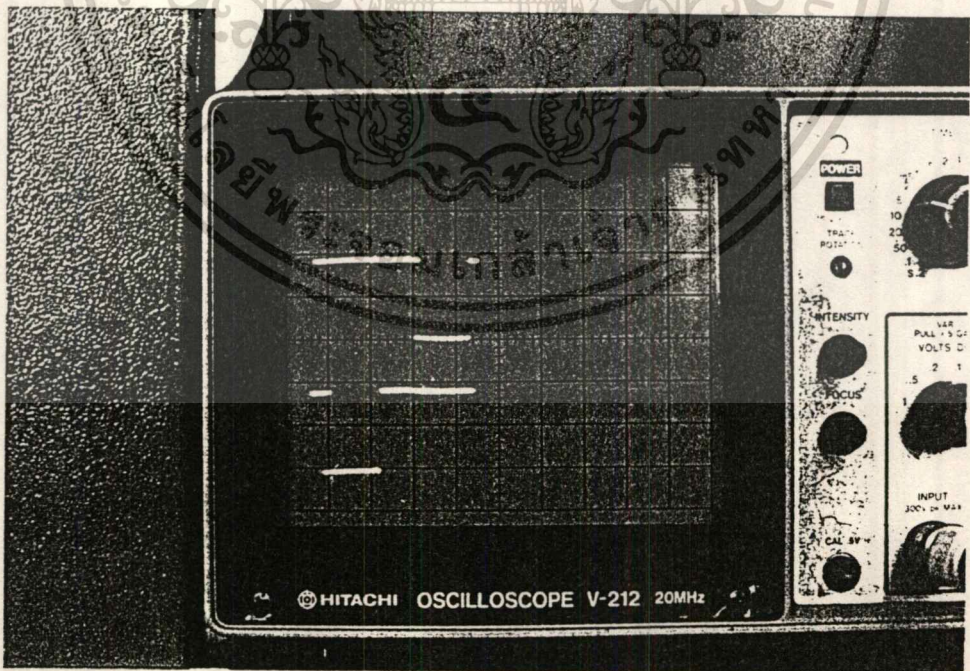


แสดง VAK เมื่อทริกที่ 126°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการรักษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

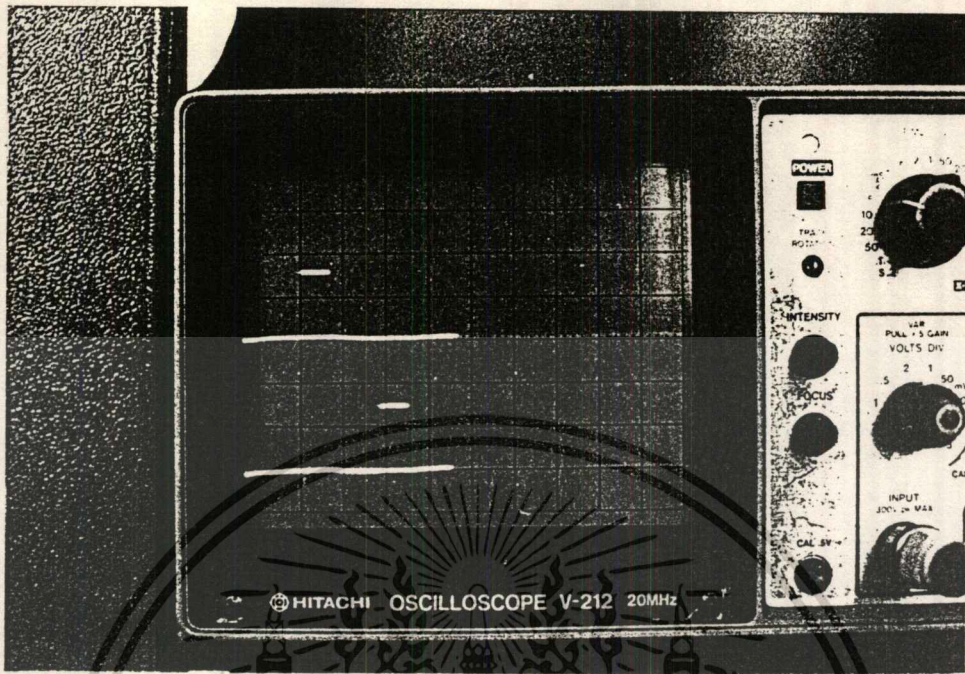


แสดงสัญญาณ SYNC.+ และ SYNC.-



แสดงสัญญาณ O/P ของ 8253 ทั้ง + และ -

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกึ่งเงินเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่วารณใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงสัญญาณ O/P ของ 8253 ที่ส่งไปยัง Gate Drive

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Trigger angle (Degree)	36°	90°	126°	153°
Data for 8255	00100H	20000H	3200H	
Vin rms	Vo DC			
100	1209	1206	74	32
150	185	185	128	74.8
160	200	200	143	85.5
170	217	215	159	96
180	231	230	174	107
190	245	244	188	118
200	260	258	203	129
210	275	273	219	139
220	290	287	232	150

ตารางแสดง ผลการทดลอง 1 phase full bridge with filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. พิพัฒน์ เลาหสงคราม, การทดลองไมโครโปรเซสเซอร์ MCS51
2. Intel Cooperation, Embeded Controller Application Handbook, 1989
3. Kenneth J. Ayala, The 8051 Microcontroller Architecture, Programming and Application, West Publishing Company, 1988
4. อุคมศักดิ์ ยั่งยืน, Power Electronic I, สถาบันเทคโนโลยีพระจอมเกล้า ธนบุรี, 2530.
5. วิชัย สังขจันทรานนท์, ควบคุมเครื่องกลไฟฟ้าด้วยอิเล็กทรอนิกส์กำลัง 2, ส. เอเชียเพรส (1989) จำกัด, 2535
6. Bimal K. Bose, Adjustable speed A.C. Drive System, IEEE, NY., 1989
7. Ned Mohan, Tore M. Undeland, William P. Robbins, Power Electronics : Convertor Applications and Design, John Willey and sons, 1989.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNATIONAL RECTIFIER

HIGH VOLTAGE THREE-PHASE MOS GATE DRIVER **IR2130**

General Description

The IR2130 is a high voltage driver for MOS-gated power devices. It has three high side and three low side referenced gate drive channels. The device can be used to drive six N-channel MOSFETs or IGBTs in a three-phase bridge configuration operating from DC bus voltages up to 600 volts.

The logic inputs are compatible with 5V CMOS OR LSTTL. The output driver features a high pulse current buffer stage designed for minimum driver cross-conduction. A ground referenced operational amplifier provides an analog feedback of bridge current via an external current sense resistor. A current trip function which terminates all six outputs is also derived from this resistor. An open drain FAULT signal is provided to indicate that an over-current or undervoltage shutdown has occurred. A built-in 2 μ s deadtime prevents overlap current conduction in the power switches.

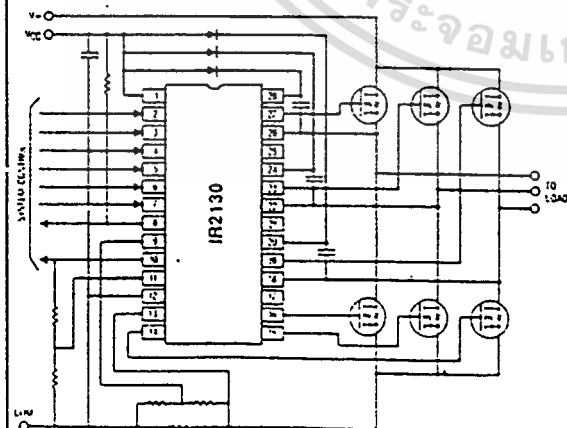
Applications

- PWM AC motor drives
- Six-step AC motor drives
- Brushless DC motor drives
- UPS
- High Power Ballast

Features

- High voltage (600V) operation
- Output driver designed to drive MOS-gated power devices
 - Output drive of 250mA/500mA typical source/sink
 - Switching time of 75/35ns typical t_r/t_f into 1000pF load
- Independent half bridge drivers
 - Three floating high voltage drivers
 - Three ground referenced drivers
- Floating supply designed for bootstrap operation
 - Operating offset range from -5 to +600V
 - dV/dt immunity rated at +/–50V/ns
 - Quiescent power dissipation of 30mW at 15V
- Over-current shut down turns off all six drive outputs
 - Trip point at 485mV with 100mV hysteresis
 - Leading edge blanking time of 400ns typ
- Current amplifier provides linear voltage proportional to bridge current.
- Input logic provides 2 μ s deadtime between high side and low side
 - 250ns min input filter for noise immunity
- Fault pin indicates over-current shut down and undervoltage lockout
- Propagation delay time of 630ns/400ns typical t_{on}/t_{off}
- Wide gate drive supply range from 10 to 20V.
- Under-voltage lockout (8.65V typ) with hysteresis for all channels

Typical Connection



Pinout Assignment

VCC	1	28	V _{B1}
HIN1	2	.27	HO1
HIN2	3	26	V _{S1}
HIN3	4	25	NC
LIN1	5	24	V _{B2}
LIN2	6	23	HO2
LIN3	7	22	V _{S2}
FAULT	8	21	NC
ITRIP	9	20	V _{B3}
CA0	10	19	HO3
CA-	11	18	V _{S3}
VSS	12	17	NC
V _{S0}	13	16	LO1
.03	14	15	LO2

For mechanical specifications see back page

IR2130

Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to V_{SS} unless specified otherwise. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units
$V_{B1,2,3}$	Floating Supply Absolute Voltages	$V_{S1,2,3}-0.5$	$V_{S1,2,3}+20$	V
$V_{S1,2,3}$	Floating Supply Offset Voltages	$V_{S0}-5$	$V_{S0}+600$	
$V_{HO1,2,3}$	High Side Output Voltages	$V_{S1,2,3}-0.5$	$V_{B1,2,3}+0.5$	
V_{CC}	Fixed Supply Voltage	-0.5	20	
V_{S0}	Low Side Driver Return	-5	$V_{CC}+0.5$	
$V_{LO1,2,3}$	Low Side Output Voltages	$V_{S0}-0.5$	$V_{CC}+0.5$	
V_{IN}	Logic Input Voltages (HIN-, LIN-, ITRIP)	-0.5	$V_{CC}+0.5$	
V_{CA-}	Amplifier Inverting Input Voltage	-0.5	$V_{CC}+0.5$	
V_{CAO}	Amplifier Output Voltage	-0.5	$V_{CC}+0.5$	
V_{FLT-}	Fault Output Voltage	-0.5	$V_{CC}+0.5$	
dV/dt	Allowable Offset Supply Voltage Transient	—	50	
P_D	Package Power Dissipation @ $T_A \leq 25^\circ\text{C}$	—	1.5	W
R_{thJA}	Thermal Resistance, Junction to Ambient	—	70	C/W
T_j	Junction Temperature	-55	150	C
T_c	Storage Temperature	-55	150	
T_L	Lead Temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

Refer to the Input/Output Logic Timing diagram. For proper operation the device should be used within the recommended conditions.

The $V_{S0,1,2,3}$ offset ratings are tested with all supplies biased at 15V differential.

Symbol	Parameter	Min	Max	Units
$V_{B1,2,3}$	Floating Supply Voltages	$V_{S1,2,3}+10$	$V_{S1,2,3}+20$	V
$V_{S1,2,3}$	Floating Supply Offset Voltages	$V_{S0}-5$	$V_{S0}+600$	
$V_{HO1,2,3}$	High Side Output Voltages	$V_{S1,2,3}$	$V_{B1,2,3}$	
V_{CC}	Fixed Supply Voltage	10	20	
V_{S0}	Low Side Drive Return	-5	5	
$V_{LO1,2,3}$	Low Side Output Voltages	V_{S0}	V_{CC}	
V_{IN}	Logic Input Voltages (HIN-, LIN-, ITRIP)	V_{SS}	5	
V_{CA-}	Amplifier Inverting Input Voltage	V_{SS}	5	
V_{CAO}	Amplifier Output Voltage	V_{SS}	5	
V_{FLT-}	Fault Output Voltage	V_{SS}	V_{CC}	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION NOTES

PUBLISHED BY INTERNATIONAL RECTIFIER, 233 KANSAS STREET, EL SEGUNDO, CA 90245. (213) 772-2000

AN-985

The IR2130: A Six-Output, High Voltage MOS Gate Driver

(HEXFET is a trademark of International Rectifier)

By Peter Wood

Introduction

MOS-gated devices are becoming increasingly popular for use as high power switches in motor drives, UPS and converters operating at dc bus voltages up to 600Vdc. These power switches may be MOSFETs, IGBTs or MCTs, but all of them require voltage drive in order to achieve a saturated "ON" state condition. The drive signal must have the following characteristics:

- 1) An amplitude of 10V to 15V.
- 2) A low source resistance for rapid charge and discharge of the gate capacitance.

3) A floating output so that high side switches can be driven.

In addition to the above requirements the actual driver should be capable of driving combinations of devices in both low-side and high-side switch configurations. With this in mind the driver should also provide the following:

- 1) Low internal power loss at high switching frequency and maximum offset voltage.
- 2) Accept ground referenced logic level input signals.

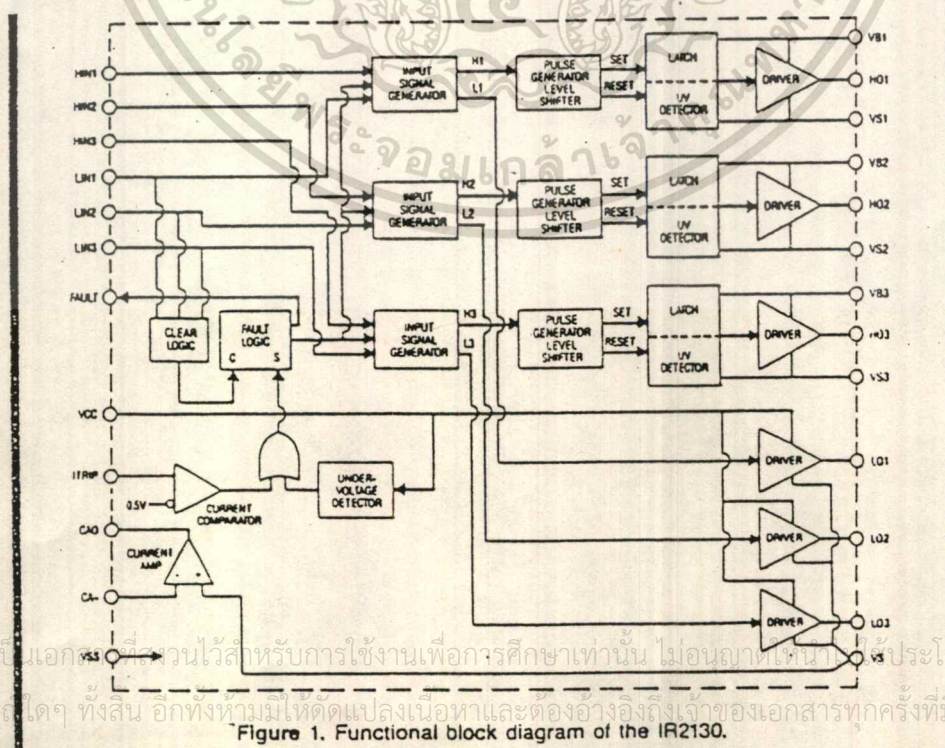


Figure 1. Functional block diagram of the IR2130.

เอกสารนี้เป็นเอกสารที่มอบไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาตจาก International Rectifier
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) Protect the power switch from damage by clamping the gate signal to the low state in the event of gate undervoltage or overvoltage or if the load current exceeds a predetermined peak value.

Traditionally the functions described above have required discrete circuits of some complexity but International Rectifier's IR2130 six-channel gate driver performs all the requirements for interfacing logic level control circuits to high power MOS-gated devices in high-side/low-side switch configurations using up to six devices.

1. IR2130 Block Diagram

As shown in Figure 1 the IR2130 consists of six output drivers which receive their inputs from the three input signal generator blocks each providing two outputs. The three low-side output drivers are driven directly from the signal generators L1, L2 and L3 but the high-side drive signals H1, H2 and H3 must be level shifted before being applied to the high-side output drivers.

An undervoltage detector circuit monitoring the V_{CC} level provides an input to inhibit the six outputs of the signal generator circuits. In addition, there are individual undervoltage lockout circuits for the high-side outputs should any of the floating bias supplies fall below a predetermined level.

The I_{TRIP} signal which can be derived from a current sensor in the main power circuit of the equipment (current transformer, viewing resistor, etc.) is compared with a 0.5-volt reference and is then "ORRED" with the UV signal to inhibit the six outputs from the signal generators.

A fault logic circuit set by the UV or I_{TRIP} inputs provides an open drain TTL output for system indication or diagnostics. There is also an internal current amplifier that provides an analog signal proportional to the voltage difference between V_{SS} and V_S . Thus, a viewing resistor in the main power circuit can provide a positive voltage at V_S and by suitable feedback resistors the current amplifier can be scaled to generate 0-5Vdc as a function of actual load current (see 1.2.4).

1.1 Input Control Logic

A logic low at any of the six inputs causes its corresponding output to go high, as shown in the truth table (Table 1).

Table 1. Truth table for each input/output pair

HIN	LIN	HO	LO
1	1	0	0
1	0	0	1
0	1	1	0
0	0	0	0

Note: 1 = High; 0 = Low

Internal 50k Ω pull-up resistors to V_{CC} ensure that all outputs are low if the inputs are open-circuited. Inputs are TTL and CMOS compatible with V_{IH} set at 2.2V and V_{IL} at 0.8V. A 500 nsec input filter prevents spurious triggering from fast noise pulses. The input logic circuitry also provides deadtime to avoid overlap when nearly coincident transitions take place at the L_{IN} and H_{IN} input pins in the same channel. This is illustrated in Figure 2.

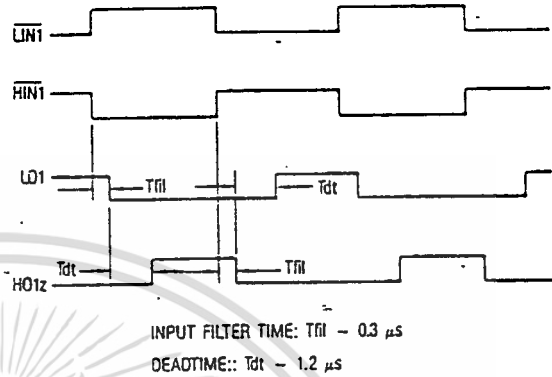


Figure 2. Input to output timing diagram

A further protection against shoot-through currents in the power devices is provided by shutting down both high and low outputs if both are simultaneously commanded "ON."

1.2 Protection Circuits and Fault Reporting

1.2.1 UV Protection

An undervoltage condition on the V_{CC} level, defined as less than 8.9V as V_{CC} is reduced and less than 9.3V nominal as V_{CC} is increased causes all outputs to shutdown (see Section 1.2.3).

With V_{CC} at around 9 volts the IR2130 provides marginally adequate drive voltages to ensure full enhancement of the power switches for most applications. Separate UV lockout circuits are provided on the three high-side outputs. They also have a 0.4V hysteresis band but the nominal levels are 8.3 volts for a falling bias voltage and 8.7 volts for a rising voltage. Unlike the V_{CC} UV circuit they inhibit only their particular high-side output and do not affect the operation of any other function.

1.2.2 Current Trip

In the event of a shoot-through current or an output overload it is desirable to terminate all the output signals from the IR2130 driver. This is accomplished through a current comparator circuit which monitors the voltage drop across a low side viewing resistor and compares it with a 0.5 volt reference level. The current comparator output is "ORRED" with the V_{CC} UV circuit output (1.2.1) so that a fault condition of either type causes the fault logic circuit to actuate.

1.2.3 Fault Logic

This circuit consists of a latch which is set by the conditions described in 1.2.2 and is reset by holding all three low-side inputs high for more than 10 microseconds or by recycling the V_{CC} bias supply. When the fault latch is set it produces two output signals. One is used to inhibit all three input signal generator circuits thus inhibiting all six outputs. The other output signal appears as a fault indicator which goes low in the presence of a fault condition as defined in 1.2.2. The active low condition can drive an LED fault indicator or external logic circuit.

1.2.4 Current Sense

Using the same current viewing resistor described in 1.2.2 the current sense voltage of 0–0.5V is amplified in the current amplifier to generate a 0–5V analog function for processing in an external control circuit.

In actual operation the voltage difference between the V_S and V_{SS} pins forms the input voltage for the non-inverting amplifier although only the positive current (V_S positive WRT V_{SS}) is measured. Two resistors R_f and R_{IN} set the gain of the amplifier as shown in Figure 3.

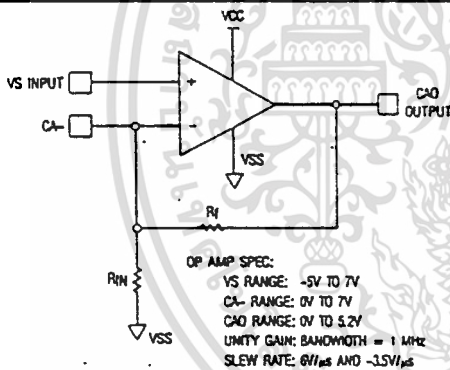


Figure 3. Current feedback amplifier connection

Actual voltage gain is given by the relationship

$$A = \frac{R_f + R_{IN}}{R_{IN}}$$

for a gain of 10 with $R_{IN} = 1k$:

$$10 = \frac{R_f + 1K}{1K}$$

$$R_f + 1K = 10K$$

$$R_f = 9K$$

Power for the current amplifier is supplied from V_{CC} .

1.3 Output Drivers

The International Rectifier IR2130 has six output drivers, three referenced to V_S and three floating drivers capable of operating with offset voltages up to 600V positive to V_S . All outputs have inverted logic, i.e., they go positive when the corresponding L_{IN} or H_{IN} goes low unless there is an over-riding fault condition (see 1.2.3). The output current is typically 0.25A on the positive edge and 0.5A on the negative edge of the output pulse, and when driving a typical MOS gate of 1000pF results in a maximum risetime of 99 nsec and falltime of 48 nsec.

Figure 2 shows the time relationship between input and output waveforms. The input filter delay is typically 300 nsec and the deadtimes are 1.5 μ sec minimum and 2.0 μ sec maximum.

1.3.1 Low Side Output Drivers

Because of the current amplifier requirements and the fact that load current can flow in either direction in a motor drive application, the V_S to V_{SS} offset voltage capability is bi-directional at $\pm 5V$.

1.3.2 High-Side Output Drivers

When driving inductive loads the V_{S1} , V_{S2} and V_{S3} terminals are driven negative with respect to V_S as inductive energy is commutated by the diodes across each low side power switch. For this reason the total offset capability of the IR2130 is specified as $-5V$ to $+600V$. The $-5V$ spec is needed to accommodate instantaneous diode drops due to forward recovery as well as inductive effects of high current wiring, etc.

As previously mentioned in section 1.2.1, undervoltage lockout is provided for each high side driver to prevent marginal operation if the bootstrap capacitors become discharged. This problem occurs more frequently in six-step brushless dc drives at extremely low speed or stall conditions and could result in high dissipation operation of the upper power switches if the UV lockout circuits were absent.

During long pulses, when the bootstrap capacitors supply all the energy for the floating driver, the capacitors gradually discharge until at 8.3 volts nominal the UV detector shuts down the output and prevents the power switch from overdissipating.

If long pulses have to be delivered to the outputs the shutdown condition can be avoided by:

- 1) Using larger bootstrap capacitors.
- (2) Refreshing bootstrap charge by momentarily turning off and reapplying input command pulse.
- 3) Providing continuous bias from floating dc power supplies.

2.0 Application Guidelines

2.1 Bootstrap and Decoupling Capacitors

Three bootstrap capacitors are required to supply power for the floating outputs of the IR2130, the values of which are a function of the gate charge requirements of the power switch and the maximum power switch "ON" times.

The internal floating driver current also must be supplied from the bootstrap capacitors. After all these energy requirements have been met there must still be enough charge remaining on C_{BOOT} to avoid UV shutdown (8.3V nominal).

Example:

What is the maximum t_{ON} under the following conditions?

If $V_{CC} = 15V$ and the charging of the bootstrap capacitor occurs when $V_S = -1.0V$ and V_F of the

bootstrap diode is 1.0V we have a net voltage on C_{BOOT} of 15Vdc. Let us also assume that we are using a #5 size power switch such as an IRF450 or IRGPC50U either of which require a total gate charge of around $0.12\mu C$ and that we want to maintain a C_{BOOT} of $0.1\mu F$ at a minimum voltage of 10Vdc:

during discharge $\Delta v = 5V$.

$$Q_{AVAIL} = CV = 0.1 \times 10^{-6} \times 5 \text{ Volts} \\ = 0.5\mu C$$

$$Q_{REQD} = 0.12\mu C \text{ (See data sheet IRF450} \\ \text{or IRGPC50U)}$$

Excess charge available = $0.38\mu C$. ($\Delta v = 3.8V$)

$$v = E e^{-\frac{t}{CR}} \quad \text{where } E = 13.8V, v = 10V$$

$C = 0.1\mu F$ $R = 1m\Omega$ ($I_Q = 15\mu A$ @ $V_{CC} = 15V$)

$$e^{-\frac{t}{CR}} = \frac{E}{v} = 1.38$$

$$\text{logs:} \quad \frac{t}{CR} = 0.322$$

$$t = \frac{0.322 \times 0.1 \times 1 \text{ sec}}{0.4343}$$

$$\text{Max } t_{ON} = \frac{0.0322 \text{ sec}}{0.4343} = 74.1 \text{ msec}$$

Since the charge requirement for the power switch is constant per event the maximum T_{ON} is proportional to the value of C_{BOOT} , i.e., for a 1 second T_{ON} :

$$C_{BOOT} = \frac{1000}{74.1} \times 0.1\mu F = 1.35\mu F$$

The above calculation does not consider leakage current in the bootstrap diode, which must be a fast recovery type to avoid discharging C_{BOOT} .

In terms of decoupling requirements a capacitor approximately 10X the value of C_{BOOT} is required from V_{CC} to V_{SS} to provide adequate charging current for C_{BOOT} and also minimize voltage transients on the V_{CC} supply resulting from these currents.

2.2 Power Dissipation

The IR2130 has a "fault" output on pin 8 which is really an open drain MOSFET with its source connected to V_{SS} (pin 12). The intrinsic diode of this MOSFET has a negative temperature coefficient of V_f almost exactly equal to $-0.002V/^\circ C$. Thus we have a "built-in" thermometer to monitor die temperature using a $-1mA$ constant current supply to pin 8.

Graphs of temperature rise versus frequency and offset voltage are shown in Fig. 4, and a similar graph of power dissipation versus frequency in Fig. 5. Both graphs apply to the IR2130 driving six IRF450 devices in a 3-phase bridge circuit. Similar graphs using power devices from hex-2 thru hex-5 die sizes are given in the IR2130 data sheet. Note that Fig. 5 does not include the small amount of power dissipation required by charging the level shifting isolation wells. But this dissipation does contribute to the temperature curves shown in Fig. 4.

The curves shown in Figs. 4 and 5 also indicate a quiescent power level of 40mW which causes a Δt of $14^\circ C$ above ambient. The IR2130 is capable of approximately 1 Watt of power dissipation in a $25^\circ C$ ambient temperature.

3.0 Layout Guidelines

The IR2130 forms the interface between the low level logic circuitry and the high power switching devices. It follows then that signal grounds and high power returns should not be mixed together indiscriminately but should follow carefully formulated rules so that crosstalk problems can be avoided. Some basic rules are as follows:

1) Common mode currents arising from wiring layouts that allow load currents to flow in signal return circuits must be avoided.

2) Load current loop size must be small to minimize circuit inductance.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

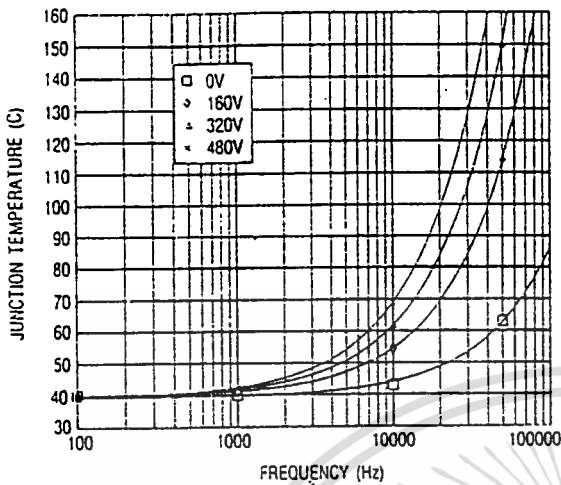


Figure 4. Junction Temperature vs Frequency (driving IRF450 with $R_g = 10$ Ohms at $V_{CC} = 15V$, ambient temperature at $26^\circ C$)

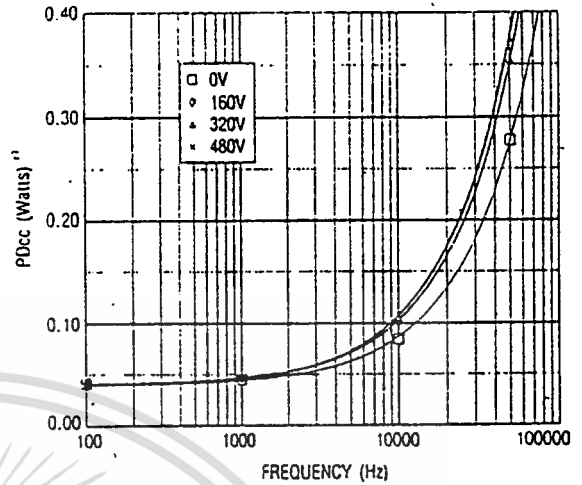


Figure 5. Power Dissipation vs Frequency (driving IRF450 with $R_g = 10$ Ohms at $V_{CC} = 15V$)

3) High current buses must be adequately decoupled at the switching point to minimize inductive spiking.

4) Adequate shielding between high voltage, high dv/dt points and low level signal circuits must be provided.

5) Transformer designs must minimize voltage gradients between adjacent windings and to the core to prevent capacitively coupled currents from flowing in sensitive signal circuits.

6) Power switch dv/dt values should be kept as low as possible consistent with overall system efficiency so that induced bus voltage spikes are minimized.

Contrary to generally accepted theory that faster switching is better, there are several conflicting requirements in the interface between the driver and the driven power device:

1) If the distance between driver and power stage is more than a couple of inches, the drive signal should be run in a twisted pair routed directly to the gate and source (or emitter) of the power device.

2) Drivers such as the IR2130 have low impedance outputs and consequently cause very fast switching of power MOSFETs. Severe ringing occurs at the switching transistors resulting in unwanted RFI generation and possible dv/dt failure of the power MOSFETs. A quarter-watt non-inductive series gate resistor of about 15 or 22 Ohms usually provides sufficient roll-off with C_{ISS} to damp out the ringing. With small HEXFETs (die sizes 1 to 3) the resistor value should be increased to about 30 to 50 Ohms.

3) In motor drive circuits where the load inductance is high, the motor current is commutated by diodes across the power switches when the switches are "OFF." As the opposite switch in a particular bridge leg is turned "ON" it must pull the conducting commutation diode out of conduction through its reverse recovery condition. A spike of current occurs at this time which causes ringing and RFI generation. The magnitude of the current spike can be reduced by the use of the series gate resistor described in (2) above.

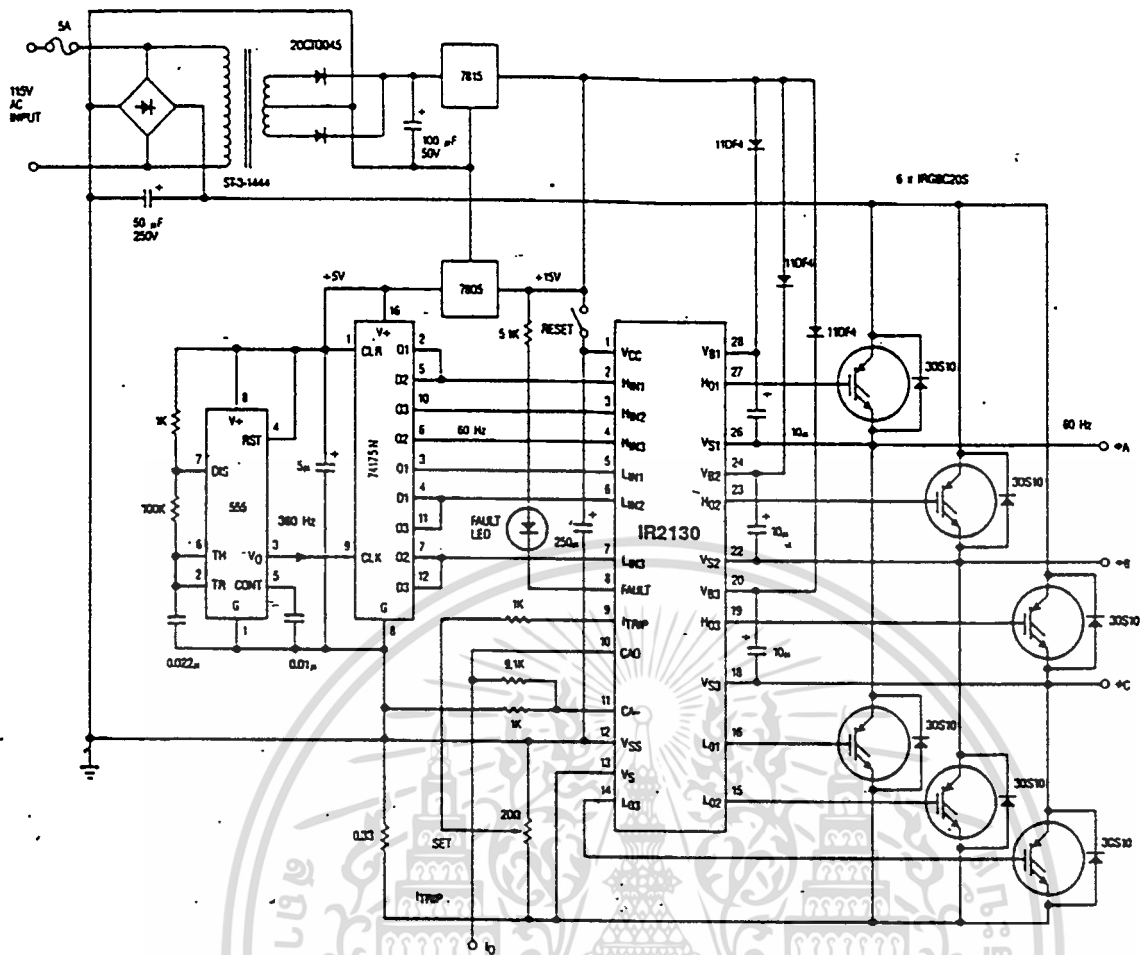


Figure 6. 3-phase six-step motor drive

4. Specific Applications

4.1 Six-Step 3-Phase Motor Drive

Figure 6 shows a typical 3-phase non-regulated motor drive in which the IR2130 supplies all the gate drive signals for the high-side and low-side IGBTs.

The IR2130 is operated from a 15-volt dc supply from a 3-terminal regulator and the inputs are derived from a six-step ring counter with its input signal supplied by a 555 astable multi-vibrator operating at 360 Hertz. The dc bus for the six-step inverter is supplied off-line by rectifying the 115-volt ac input and filtering it with a 50 microfarad 250-volt capacitor.

Motor current is sensed by a series viewing resistor in the negative bus with a 20-Ohm pot across the resistor so that a voltage proportional to load current is delivered to the TRIP pin 9 of the IR2130. Also, a dc voltage proportional to motor current is available at pin 10. This uses a 9KΩ feedback resistor and a 1KΩ input resistor on pin 11, the inverting input to the current amplifier.

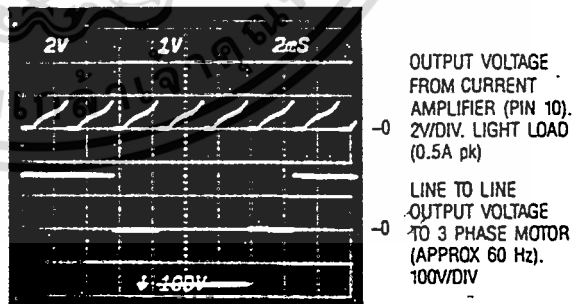


Figure 7. Six-step motor drive waveforms

Static Electrical Characteristics

(V_{CC}, V_{BS1,2,3}=15V and V_{SS}=V_{S0}=0V unless otherwise specified)(V_{IN}, V_{TH}, I_{IN}, V_O, and I_O parameters are applicable to all six channels (HS1,2,3 & LS1,2,3))The V_O and I_O parameters are referenced to V_{S0,1,2,3})(All the Static Electrical Parameters are 100% tested in production at T_A=25°C)

Symbol	Parameter	T _j = 25°C			T _j = -55 to 150°C		Units	Test Conditions	
		Min	Typ	Max	Min	Max			
I _{LK}	Offset Supply Leakage Currents (chan 1,2,&3)	—	—	50	—	500	μA	V _B =V _S <=600V	
I _{QBS0}	Quiescent V _{BS1,2,3} Supply Currents (OUT=LO)	—	11	16	—	30		(V _{IN1,2,3})=ITRIP=5V	
I _{QBS1}	Quiescent V _{BS1,2,3} Supply Currents (OUT=HI)	—	20	—	—	—		(HS-V _{IN1,2,3})=ITRIP=0V	
I _{QCC0}	Quiescent V _{CC} Supply Current (OUT=LO)	—	2.6	—	—	—	mA	(V _{IN1,2,3})=ITRIP=5V	
I _{QCC1}	Quiescent V _{CC} Supply Current (OUT=HI)	—	2.8	3.5	—	6		(V _{IN1,2,3})=ITRIP=0V	
I _{IN+}	Logic "1" Input Bias Current (OUT=HI)	—	360	500	—	900	μA	V _{IN} =0V	
I _{IN-}	Logic "0" Input Bias Current (OUT=LO)	—	160	—	—	—		V _{IN} =5V	
I _{ITRIP+}	"High" ITRIP Bias Current	—	60	—	—	—		ITRIP=5V	
I _{ITRIP-}	"Low" ITRIP Bias Current	—	—	20	—	1000		ITRIP=0V	
V _{IN.IH}	Logic "0" Input Voltage (OUT=LO)	—	—	—	2.2	—	V		
V _{IN.IL}	Logic "1" Input Voltage (OUT=HI)	—	—	—	—	0.8			
V _{IT.TH+}	ITRIP Input Positive Going Threshold	435	485	535	400	550	mV		
V _{CCUV+}	V _{CC} Supply Undervoltage Positive Going Threshold	8.5	9	9.45	8	9.6			
V _{CCUV-}	V _{CC} Supply Undervoltage Negative Going Threshold	8.2	8.65	9.1	7.7	9.3			
V _{B.SUV+}	V _{BS1,2,3} Supply Undervoltage Positive Going Thresholds	—	8.65	—	—	—		V	
V _{B.SUV-}	V _{BS1,2,3} Supply Undervoltage Negative Going Thresholds	—	8.25	—	—	—			
I _{O+}	Output High Short Circuit Pulsed Current	—	250	—	—	—		mA	V _{OUT} =V _{IN-} =0V, PW<=10μs
I _{O-}	Output Low Short Circuit Pulsed Current	—	500	—	—	—	V _{OUT} =15V, V _{IN-} =5V, PW<=10μs		
V _{CC-VOH}	High Level Output Voltage	—	4	45	—	100	mV		
V _{OL}	Low Level Output Voltage	—	0.4	10	—	100		V _{IN-} =0V, I _O =0A	
R _{on.FLT}	FAULT- Low On Resistance	—	50	65	—	150		V _{IN-} =5V, I _O =0A	
V _{OS}	Amplifier Input Offset Voltage	—	—	10	—	—	mV	V _{S0} =CA-=0.2V	
I _{CA-}	CA- Input Bias Current	—	0.5	4	—	10		CA-=2.5V	
CMRR	Amplifier Common Mode Rejection Ratio	—	80	—	—	—	dB	V _{S0} =CA-=0.1V & 5V	
PSRR	Amplifier Power Supply Rejection Ratio	—	75	—	—	—		V _{S0} =CA-=0.2V, V _{CC} =10V & 20V	
V _{OH.Amp}	Amplifier High Level Output Voltage	5.09	5.2	5.27	5	5.5	V	CA-=0V, V _{S0} =1V	
V _{OL.Amp}	Amplifier Low Level Output Voltage	—	2.5	20	—	50		CA-=1V, V _{S0} =0V	
I _{SRC.Amp}	Amplifier Output Source Current	3.15	4	—	2	—	mA	CA-=0V, V _{S0} =1V, CA0=4V	
I _{SNK.Amp}	Amplifier Output Sink Current	1	1.6	—	0.5	—		CA-=1V, V _{S0} =0V, CA0=2V	
I _{O+,Amp}	Amplifier Output High Short Circuit Current	—	4.3	6.5	—	10		CA-=0V, V _{S0} =5V, CA0=0V	
I _{O-,Amp}	Amplifier Output Low Short Circuit Current	—	3	4.4	—	10		CA-=5V, V _{S0} =0V, CA0=5V	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

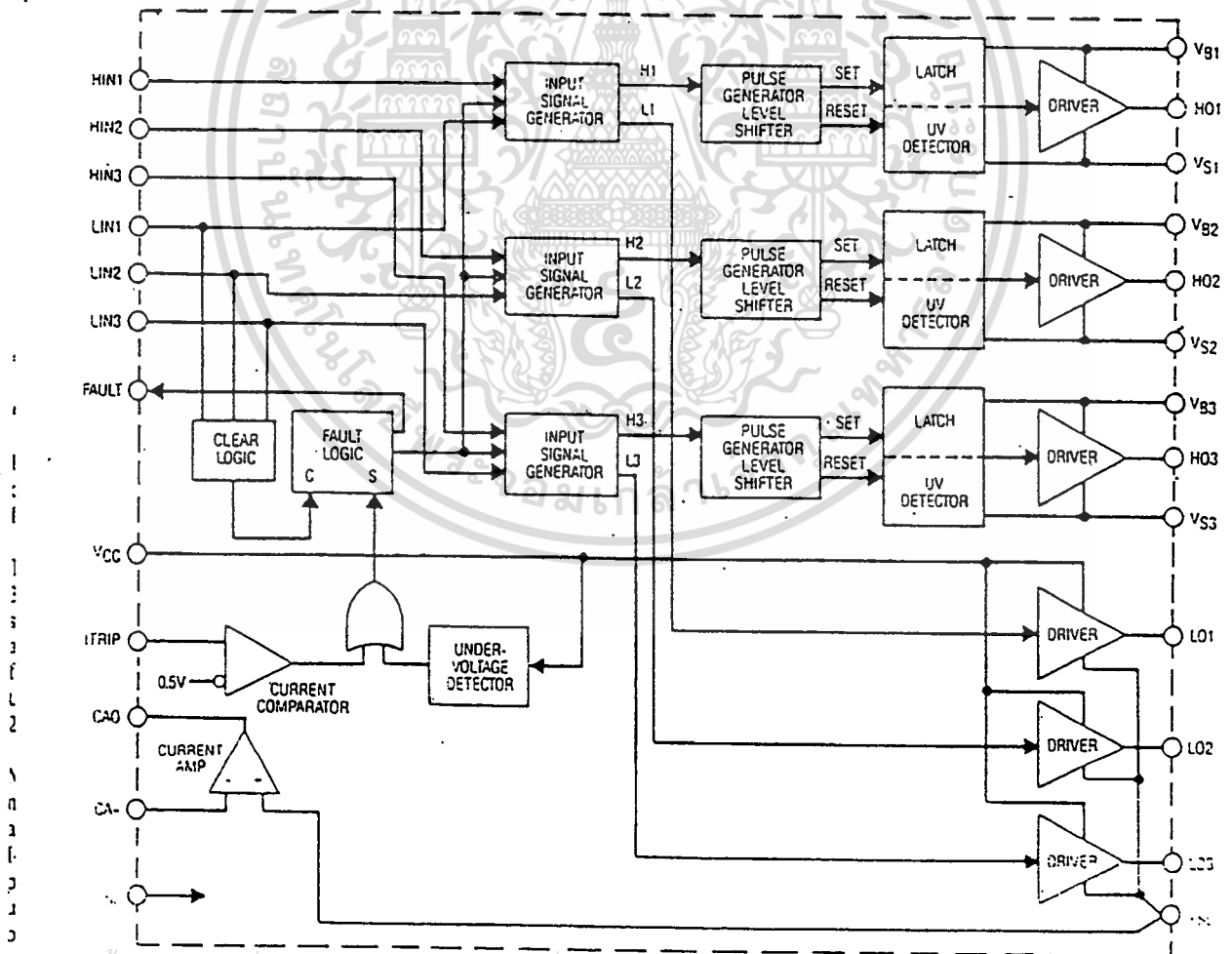
Dynamic Electrical Characteristics

V_{CC} , $V_{BS1,2,3} = 15V$ and $V_{S0,1,2,3} = V_{SS}$ unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 3 and 4.

Symbol	Parameter	$T_j = 25^\circ C$			$T_j = -55$ to $150^\circ C$		Units	Test Conditions
		Min	Typ	Max	Min	Max		
t_{on}	Turn-On Propagation Delay (all six channels)	515	630	735	—	1300	ns	$C_L = 1000pF$, $V_{S1,2,3} = 0V$ to $600V$ $V_{IN} = 0$ & $5V$
t_r	Turn-On Rise Time (all six channels)	—	75	110	—	150		
t_{off}	Turn-Off Propagation Delay (all six channels)	300	400	500	—	600		
t_f	Turn-Off Fall Time (all six channels)	—	35	50	—	75		
DT	Deadtime (LS Turn-off to HS Turn-on & HS Turn-off to LS Turn-on)	—	2	—	—	—	μs	$C_L = 1000pF$, $V_{IN} = 0$ & $5V$
t_{trip}	ITRIP to Output Shutdown Propagation Delay	435	680	770	—	1000	ns	$C_L = 1000pF$ V_{IN} , $V_{ITRIP} = 0$ & $5V$
t_{flt}	ITRIP to FAULT- Propagation Time	335	600	710	—	1000	ns	
t_{fltclr}	LIN1,2,3 to FAULT Clear Time	—	10	—	—	—	μs	
$t_{fil,in}$	Input Filter Time (all six inputs)	—	310	—	—	—	ns	$V_{IN} = 0V$ & $5V$
t_{bt}	ITRIP Blanking Time	—	400	—	—	—	ns	ITRIP = $1V$
SR+	Amplifier Slew Rate (positive)	4.4	6.2	—	2.7	—	$V/\mu s$	
SR-	Amplifier Slew Rate (negative)	2.4	3.2	—	1.5	—	$V/\mu s$	

Functional Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

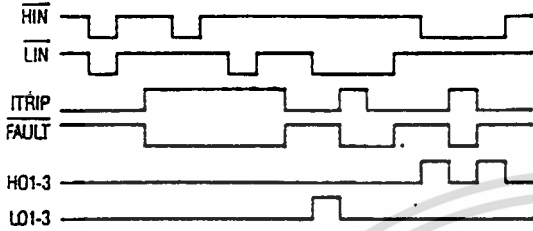


Fig. 1 — Input/Output Function Diagram

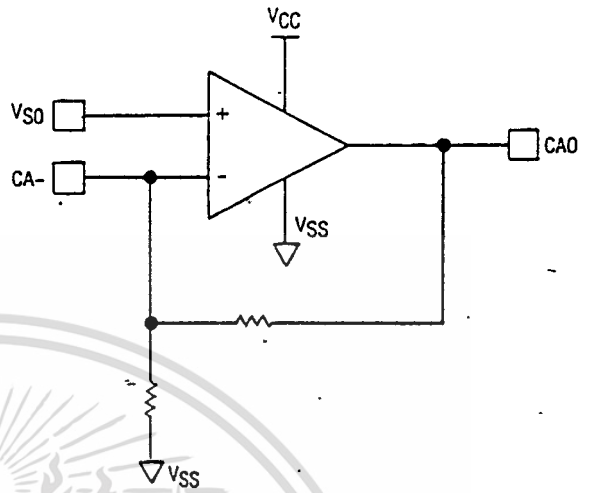


Fig. 2 — Diagnostic Feedback Operational Amplifier Circuit

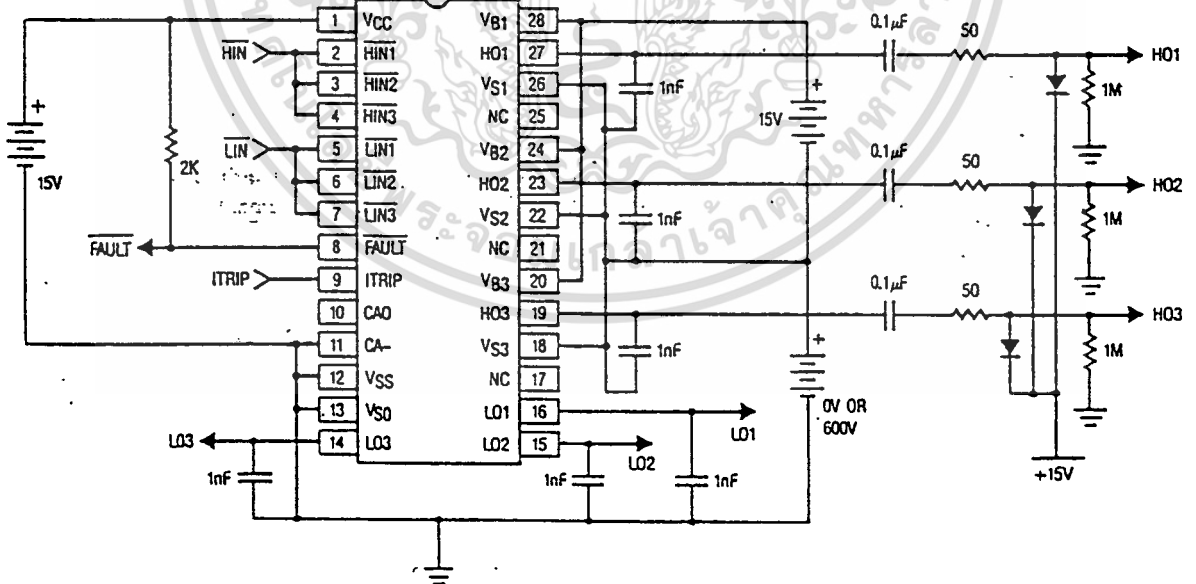


Fig. 3a — Switching Time Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

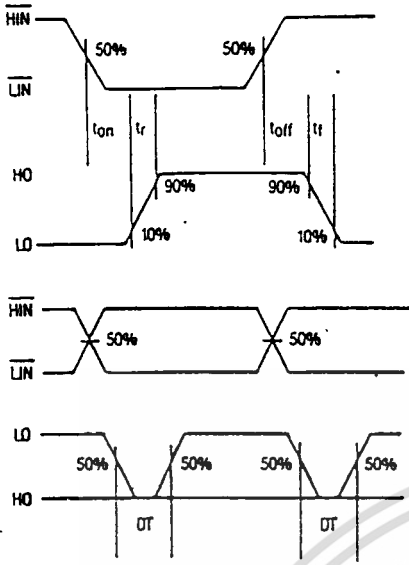


Fig. 3b. — Input/Output Switching Time Waveform Definition

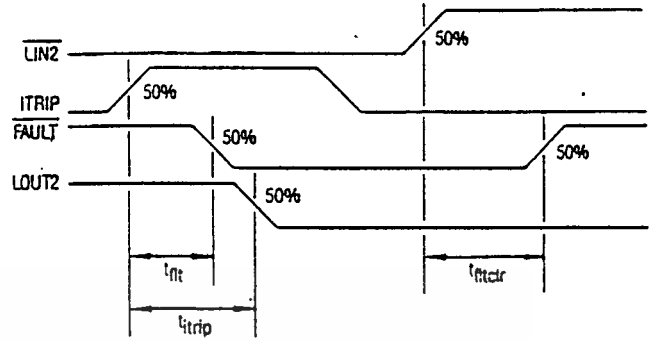


Fig. 3c. — Overcurrent Shutdown Switching Time Waveform Definition

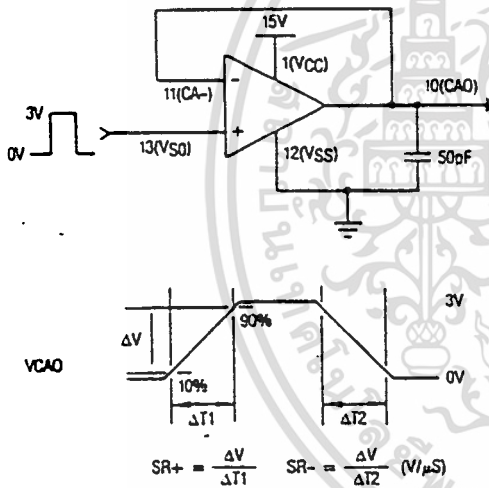


Fig. 4 — Operational Amplifier Slew Rate Measurement

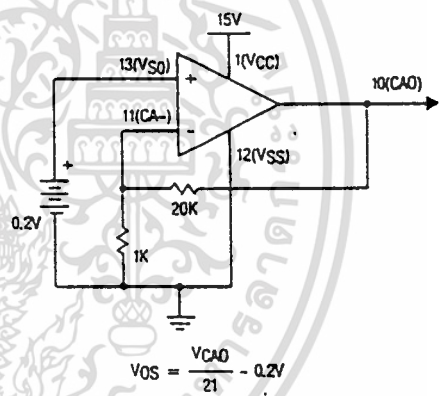


Fig. 5 — Operational Amplifier Input Offset Voltage Measurement

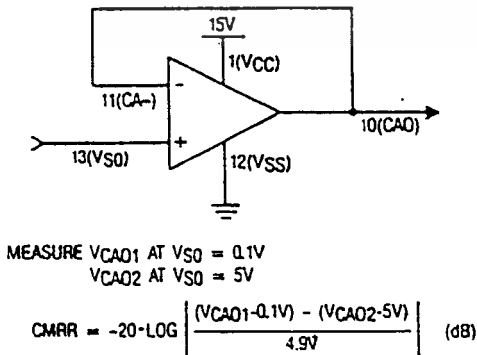


Fig. 6 — Operational Amplifier Common Mode Rejection Ratio Measurements

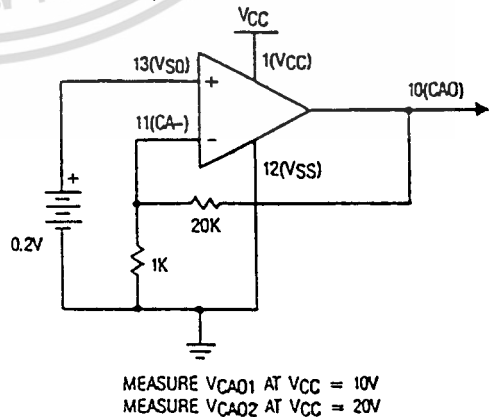


Fig. 7 — Operational Amplifier Power Supply Rejection Ratio Measurement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า

Functional Description

The IR2130 is a monolithic high voltage, high speed six channel power MOSFET and IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding out-of-phase low impedance outputs. Low side channel outputs (LO1, 2, 3) are referenced to a fixed supply ($V_{CC}-V_{S0}$) and high side channel outputs (HO1, 2, 3) are referenced to individual floating rails ($V_{BS1, 2, 3}$), with offset capability up to 600V.

Input/Output Logic

The logic circuit provides the control pulses for the output channel corresponding to the logic inputs as indicated by the Input/Output Function Diagram (Fig. 1). The HO and LO outputs are in anti-phase with the corresponding HIN- and LIN- logic inputs. A bridge circuit overcurrent or V_{CC} undervoltage condition sets the internal fault logic high, which in turn shuts all six drive outputs off. The logic input uses a comparator with hysteresis and a 300ns front end filter to provide high noise immunity and can accept inputs with slow rise times. The input thresholds are compatible with 5V CMOS or LSTTL and V_{IL}/V_{IH} are 0.8V/2.2V.

A minimum deadtime of $2\mu\text{s}$ is provided between HO and LO outputs of each channel to prevent cross conduction between high side and low side power devices. A longer deadtime can be obtained by providing a gap or an overlap between HIN- and LIN- inputs of desired duration.

In a typical three-phase bridge operation, fast switching of the power devices, parasitic inductances in the wiring and the current sensing resistor can cause voltage spikes of several volts between the V_{S0} and V_{SS} pins. Thus, isolation circuits were added to guarantee that the logic functions correctly even when V_{S0} swings by up to $\pm 5\text{V}$ with respect to V_{SS} .

Protection and Diagnostics

In the case when V_{CC} is below the under-voltage trip point, the UV detect block will send a signal to enable the fault logic, which in turn disables all six output channels. The fault logic, and therefore the outputs, change state as soon as V_{CC} crosses the under-voltage lockout threshold voltages.

The over-current shutdown protection is provided to protect the driven power device when abnormal over-stress conditions occur. Over-stress conditions are detected by sensing the bridge circuit current through a sensing resistor, as shown in the section on Typical Connection. When the voltage at the ITRIP pin exceeds its threshold (485mV), the fault logic is latched on and all six output channels are disabled. The fault logic, in this case, can be reset by either cycling V_{CC} below its undervoltage threshold or by holding all three LIN- pins high for more than $10\mu\text{s}$.

In both shutdown cases, the fault logic causes the FAULT output pin to send an open-drain diagnostic output signal.

Separate UV detect blocks are also used to disable each floating channel individually when $V_{BS1, 2, 3}$ are below the trip point limit. The UV condition can be reset cycle-by-cycle at the next input signal into the channel. The UV detect for V_{BS} , however, has no effect on the fault logic.

In addition to these protection features, the IR2130 also provides an operational amplifier which can be used for diagnostic feedback of the bridge circuit current level. By configuring the op amp as a noninverting amplifier, as shown in Fig. 2, the op amp will provide an analog (0V to 5V) signal reflecting the current in the bridge circuit.

Level Shifting

Narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HINs, are generated by the pulse generator block. The respective pulse is used to drive separate high voltage N-channel DMOS level translators that set or reset RS latches operating off the floating rail. Level shifting of the ground referenced HIN signals is thus accomplished by transposing the references of the signal to the floating rail. Because each high voltage N-channel DMOS level translator is turned on for only the duration of the short "On" or "Off" pulses, for each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast dv/dt transients on the $V_{S1, 2, 3}$ nodes are effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that, the floating channel is essentially immune to any level of dv/dt . Also, the high voltage level shifting circuit is designed to function normally even when the $V_{S1, 2, 3}$ nodes swing more than 5V below the V_{S0} pin. This condition can often occur during the recirculation period of the output free-wheeling diodes.

Output Driver

All six channels use identical low impedance CMOS buffer stages with peak current capability of 0.25A for the pull-up and 0.5A for pull-down. To avoid cross-conduction noise spikes, the buffer stages are designed such that the pull-up device is turned off before the pull-down device turns on and vice versa. For a typical 1000pF load the rise and fall times are 75ns and 35ns, respectively.

Application Guidelines

The IR2130 is typically used to drive six high voltage N-channel power MOSFETs or IGBTs configured in three phase bridge or other topologies. Fixed low side referenced outputs are used to drive the three low side connected power devices. Floating output channels are used to drive power devices in the high side configuration that require an over-rail gate drive. Refer to the section on Typical Applications for various circuit topologies where the IR2130 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connection. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To prevent discharging of the bootstrap capacitors, a fast recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold. A $0.1\mu\text{F}$ capacitor is usually suitable for applications switching above 5kHz.

A supply bypass capacitor between V_{CC} and V_{SS} is required to supply the transient current needed for refreshing the bootstrap supply, as well as for switching

4.2 A 1000W Mercury Vapor Ballast

Figure 8 shows the schematic for a 1kW HID ballast using the IR2130 to perform the drive functions for all high-side and low-side switches. This circuit uses the IR2130 as a full-bridge driver and also as a pre-regulator driver for a buck regulator front end. The input ac in this case is a 3-phase 230-volt line-to-line 60 Hertz supply which is rectified to produce a 320-volt unregulated bus.

An UltraFast IGBT switches this voltage in a buck regulator circuit whose output then feeds the full bridge of four fast IGBTs directly driving the 1000W lamp. The frequency of operation of this ballast is 20kHz for the input buck regulator and 10kHz for the full bridge lamp driver. Since all high intensity discharge lamps require a constant current power source for correct operation, the UC3843 pulse width modulator (PWM) was operated in the current mode.

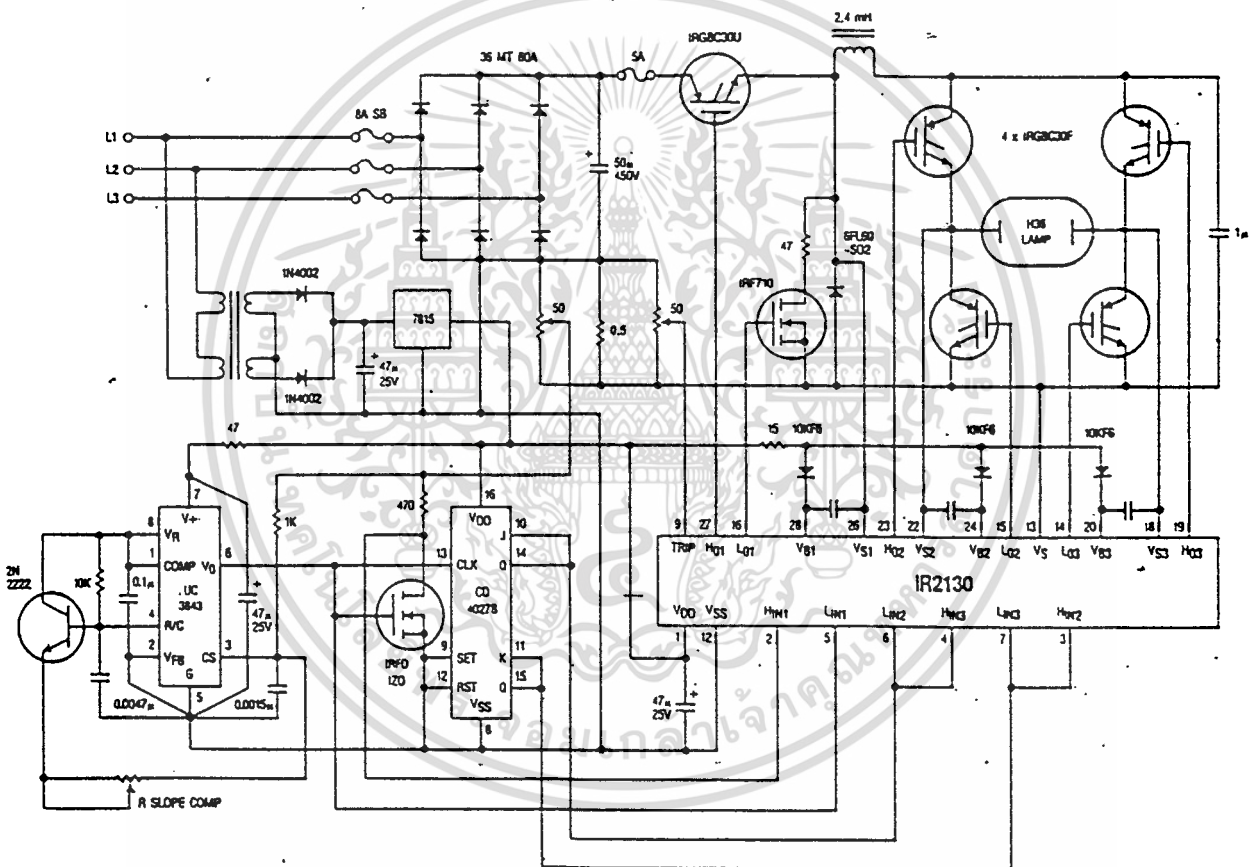


Figure 8. 1000W HID ballast

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

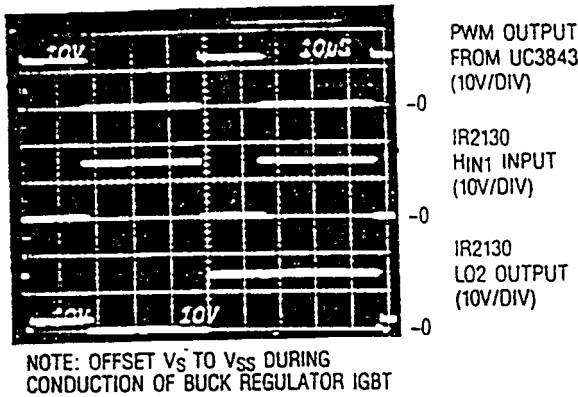


Figure 9. Driver waveforms

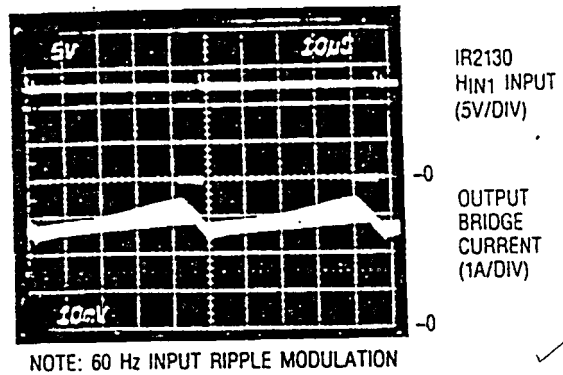


Figure 10. Output bridge current

Lamp current was sensed by a viewing resistor in the negative bus with a 50Ω pot across the viewing resistor supplying an input dc signal to the 3843 PWM regulator. The output from this regulator was fed in to the Channel 1 high-side input pin 2 of the IR2130. Note that since the IR2130 has a logic invert function, the PWM signal was first inverted by a small HEXFET[®] power MOSFET before being applied to pin 2. The PWM signal was also used to trigger a flip-flop which provided the square wave inputs to the IR2130 for driving the full bridge lamp drive circuit. Notice that only a small filter capacitor is used

on the dc output of the buck regulator so that the dc supply to the lamp driver full bridge effectively becomes a current source. This allows the bus to be instantaneously shorted to ground without damage to the output IGBTs.

This is important because the input signals to the IGBTs in the full bridge are in fact 50% duty cycle square waves and although dead time is actually built into the IR2130 for driving IGBTs, the deadtime is only approximately 1.75 microseconds, so the current-fed topology is essential to prevent shoot-through failures. □

The information presented in this application note is believed to be accurate and reliable. However, International Rectifier can assume no responsibility for its use or any infringement of patents or other rights of the third parties which may result from its use. No license is granted by implication or other use under any patent or patent rights of International Rectifier. No patent liability shall be incurred for use of the circuits or devices described herein. Data subject to change without notice.

© 1991 International Rectifier

Printed in U.S.A. 0991

**International
IOR Rectifier**

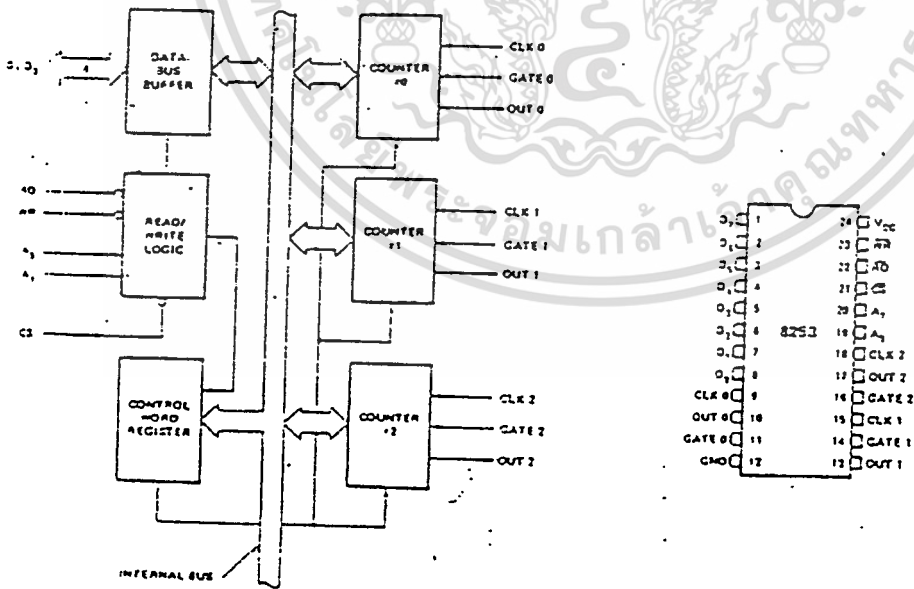
WORLD HEADQUARTERS: 233 KANSAS ST., EL SEGUNDO, CA 90245, U.S.A. (213) 772-2000, FAX (213) 772-9026, TELEX: 472-0403
EUROPEAN HEADQUARTERS: HURST GREEN, OXTED, SURREY RH8 9BB, ENGLAND TELEPHONE (0883) 713215, FAX (883) 714234, TELEX 95219



8253/8253-5 PROGRAMMABLE INTERVAL TIMER

- MCS-85™ Compatible 8253-5
- 3 Independent 16-Bit Counters
- DC to 2.5 MHz
- Programmable Counter Modes
- Count Binary or BCD
- Single +5V Supply
- Available in EXPRESS
 - Standard Temperature Range
 - Extended Temperature Range

The Intel® 8253 is a programmable counter/timer device designed for use as an Intel microcomputer peripheral. It uses nMOS technology with a single +5V supply and is packaged in a 24-pin plastic DIP. It is organized as 3 independent 16-bit counters, each with a count rate of up to 2.5 MHz. All modes of operation are software programmable.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTIONAL DESCRIPTION

General

The 8253 is a programmable interval timer/counter specifically designed for use with the Intel™ Microcomputer systems. Its function is that of a general purpose, multi-timing element that can be treated as an array of I/O ports in the system software.

The 8253 solves one of the most common problems in any microcomputer system, the generation of accurate time delays under software control. Instead of setting up timing loops in systems software, the programmer configures the 8253 to match his requirements, initializes one of the counters of the 8253 with the desired quantity, then upon command the 8253 will count out the delay and interrupt the CPU when it has completed its tasks. It is easy to see that the software overhead is minimal and that multiple delays can easily be maintained by assignment of priority levels.

Other counter/timer functions that are non-delay in nature but also common to most microcomputers can be implemented with the 8253.

- Programmable Rate Generator
- Event Counter
- Binary Rate Multiplier
- Real Time Clock
- Digital One-Shot
- Complex Motor Controller

Data Bus Buffer

This 3-state, bi-directional, 8-bit buffer is used to interface the 8253 to the system data bus. Data is transmitted or received by the buffer upon execution of INout or OUTput CPU instructions. The Data Bus Buffer has three basic functions.

1. Programming the MODEs of the 8253.
2. Loading the count registers.
3. Reading the count values.

Read/Write Logic

The Read/Write Logic accepts inputs from the system bus and in turn generates control signals for overall device operation. It is enabled or disabled by CS so that no operation can occur to change the function unless the device has been selected by the system logic.

\overline{RD} (Read)

A "low" on this input informs the 8253 that the CPU is ingitting data in the form of a counters value.

\overline{WR} (Write)

A "low" on this input informs the 8253 that the CPU is outputting data in the form of mode information or loading counters.

A0, A1

These inputs are normally connected to the address bus. Their function is to select one of the three counters to be operated on and to address the control word register for mode selection.

\overline{CS} (Chip Select)

A "low" on this input enables the 8253. No reading or writing will occur unless the device is selected. The \overline{CS} input has no effect upon the actual operation of the counters.

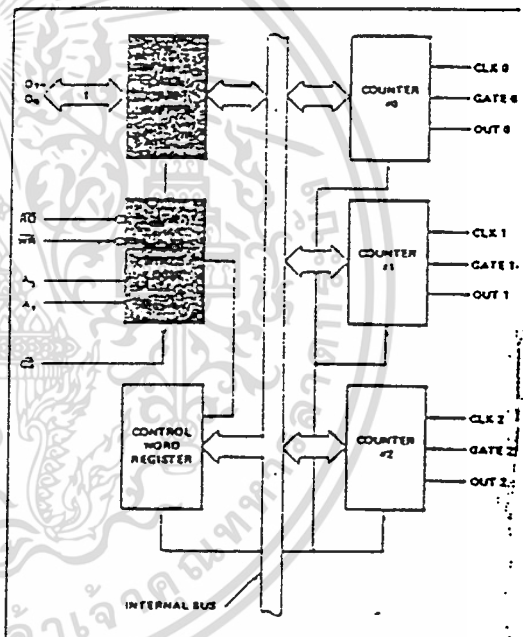


Figure 3. Block Diagram Showing Data Bus Buffer and Read/Write Logic Functions

\overline{CS}	\overline{RD}	\overline{WR}	A ₁	A ₀	Function
0	1	0	0	0	Load Counter No. 0
0	1	0	0	1	Load Counter No. 1
0	1	0	1	0	Load Counter No. 2
0	1	0	1	1	Write Mode Word
0	0	1	0	0	Read Counter No. 0
0	0	1	0	1	Read Counter No. 1
0	0	1	1	0	Read Counter No. 2
0	0	1	1	1	No-Operation 3-State
1	X	X	X	X	Disable 3-State
0	1	1	X	X	No-Operation 3-State

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Control Word Register

The Control Word Register is selected when A0, A1 are 11. It then accepts information from the data bus buffer and stores it in a register. The information stored in this register controls the operational MODE of each counter. Selection of binary or BCD counting and the loading of each count register.

The Control Word Register can only be written into; no read operation of its contents is available.

Counter #0, Counter #1, Counter #2

These three functional blocks are identical in operation so only a single Counter will be described. Each Counter consists of a single, 16-bit, pre-settable, DOWN counter. The counter can operate in either binary or BCD and its input, gate and output are configured by the selection of MODES stored in the Control Word Register.

The counters are fully independent and each can have separate Mode configuration and counting operation, binary or BCD. Also, there are special features in the control word that handle the loading of the count value so that software overhead can be minimized for these functions.

The reading of the contents of each counter is available to the programmer with simple READ operations for event counting applications and special commands and logic are included in the 8253 so that the contents of each counter can be read "on the fly" without having to inhibit the clock input.

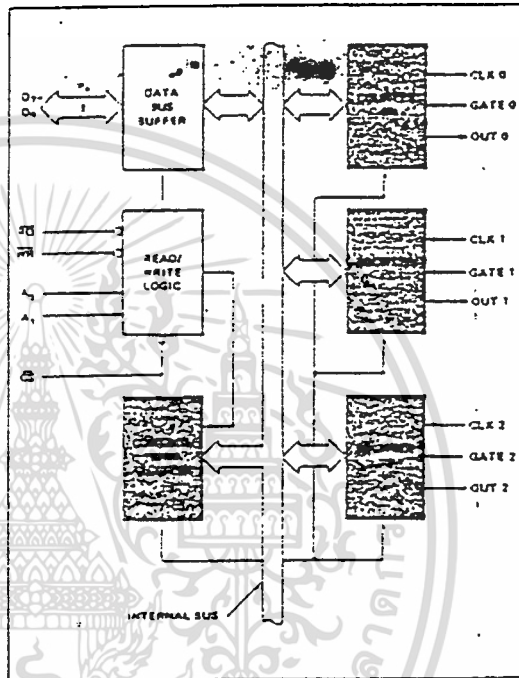


Figure 4. Block Diagram Showing Control Word Register and Counter Functions

8253 SYSTEM INTERFACE

The 8253 is a component of the Intel™ Microcomputer Systems and Interfaces in the same manner as all other peripherals of the family. It is treated by the systems software as an array of peripheral I/O ports; three are counters and the fourth is a control register for MODE programming.

Basically, the select inputs A0, A1 connect to the A0, A1 address bus signals of the CPU. The CS can be derived directly from the address bus using a linear select method. Or it can be connected to the output of a decoder, such as in Intel® 8205 for larger systems.

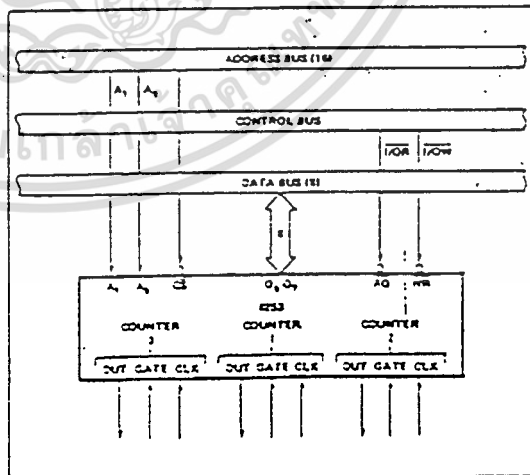


Figure 5. 8253 System Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



OPERATIONAL DESCRIPTION

General

The complete functional definition of the 8253 is programmed by the systems software. A set of control words must be sent out by the CPU to initialize each counter of the 8253 with the desired MODE and quantity information. Prior to initialization, the MODE, count, and output of all counters is undefined. These control words program the MODE, Loading sequence and selection of binary or BCD counting.

Once programmed, the 8253 is ready to perform whatever timing tasks it is assigned to accomplish.

The actual counting operation of each counter is completely independent and additional logic is provided on-chip so that the usual problems associated with efficient monitoring and management of external, asynchronous events or rates to the microcomputer system have been eliminated.

Programming the 8253

All of the MODES for each counter are programmed by the systems software by simple I/O operations.

Each counter of the 8253 is individually programmed by writing a control word into the Control Word Register. (A0, A1 = 11)

Control Word Format

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC1	SC0	RL1	RL0	M2	M1	M0	BCD

Definition of Control

SC — Select Counter:

SC1	SC0	
0	0	Select Counter 0
0	1	Select Counter 1
1	0	Select Counter 2
1	1	Illegal

RL — Read/Load:

RL1	RL0	
0	0	Counter Latching operation (see READ/WRITE Procedure Section)
1	0	Read/Load most significant byte only.
0	1	Read/Load least significant byte only.
1	1	Read/Load least significant byte first, then most significant byte.

M — MODE:

M2	M1	M0	
0	0	0	Mode 0
0	0	1	Mode 1
X	1	0	Mode 2
X	1	1	Mode 3
1	0	0	Mode 4
1	0	1	Mode 5

BCD:

0	Binary Counter 16-bits
1	Binary Coded Decimal (BCD) Counter (4 Decades)

Counter Loading

The count register is not loaded until the count value is written (one or two bytes, depending on the mode selected by the RL bits), followed by a rising edge and a falling edge of the clock. Any read of the counter prior to that falling clock edge may yield invalid data.

MODE Definition

MODE 0: Interrupt on Terminal Count. The output will be initially low after the mode set operation. After the count is loaded into the selected count register, the output will remain low and the counter will count. When terminal count is reached the output will go high and remain high until the selected count register is reloaded with the mode or a new count is loaded. The counter continues to decrement after terminal count has been reached.

Rewriting a counter register during counting results in the following:

- (1) Write 1st byte stops the current counting.
- (2) Write 2nd byte starts the new count.

MODE 1: Programmable One-Shot. The output will go low on the count following the rising edge of the gate input.

The output will go high on the terminal count. If a new count value is loaded while the output is low it will not affect the duration of the one-shot pulse until the succeeding trigger. The current count can be read at any time without affecting the one-shot pulse.

The one-shot is retriggerable, hence the output will remain low for the full count after any rising edge of the gate input.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MODE 2: Rate Generator. Divide by N counter. The output will be low for one period of the input clock. The period from one output pulse to the next equals the number of input counts in the count register. If the count register is reloaded between output pulses the present period will not be affected, but the subsequent period will reflect the new value.

The gate input, when low, will force the output high. When the gate input goes high, the counter will start from the initial count. Thus, the gate input can be used to synchronize the counter.

When this mode is set, the output will remain high until after the count register is loaded. The output then can also be synchronized by software.

MODE 3: Square Wave Rate Generator. Similar to MODE 2 except that the output will remain high until one half the count has been completed (for even numbers) and go low for the other half of the count. This is accomplished by decrementing the counter by two on the falling edge of each clock pulse. When the counter reaches terminal count, the state of the output is changed and the counter is reloaded with the full count and the whole process is repeated.

If the count is odd and the output is high, the first clock pulse (after the count is loaded) decrements the count by 1. Subsequent clock pulses decrement the count by 2. After timeout, the output goes low and the full count is reloaded. The first clock pulse (following the reload) decrements the counter by 3. Subsequent clock pulses decrement the count by 2 until timeout. Then the whole process is repeated. In this way, if the count is odd, the output will be high for $(N + 1)/2$ counts and low for $(N - 1)/2$ counts.

In Modes 2 and 3, if a CLK source other than the system clock is used, GATE should be pulsed immediately following WR of a new count value.

MODE 4: Software Triggered Strobe. After the mode is set, the output will be high. When the count is loaded, the counter will begin counting. On terminal count, the

output will go low for one input clock period, then will go high again.

If the count register is reloaded during counting, the new count will be loaded on the next CLK pulse. The count will be inhibited while the GATE input is low.

MODE 5: Hardware Triggered Strobe. The counter will start counting after the rising edge of the trigger input and will go low for one clock period when the terminal count is reached. The counter is retriggerable. The output will not go low until the full count after the rising edge of any trigger.

Signal Status	Low Or Going Low	Rising	Falling
0	Disables counting	---	Enables counting
1	---	1) Initiates counting 2) Resets output after next clock	---
2	1) Disables counting 2) Sets output immediately high	1) Resets counter 2) Initiates counting	Enables counting
3	1) Disables counting 2) Sets output immediately high	1) Resets counter 2) Initiates counting	Enables counting
4	Disables counting	---	Enables counting
5	---	Initiates counting	---

Figure 6. Gate Pin Operations Summary

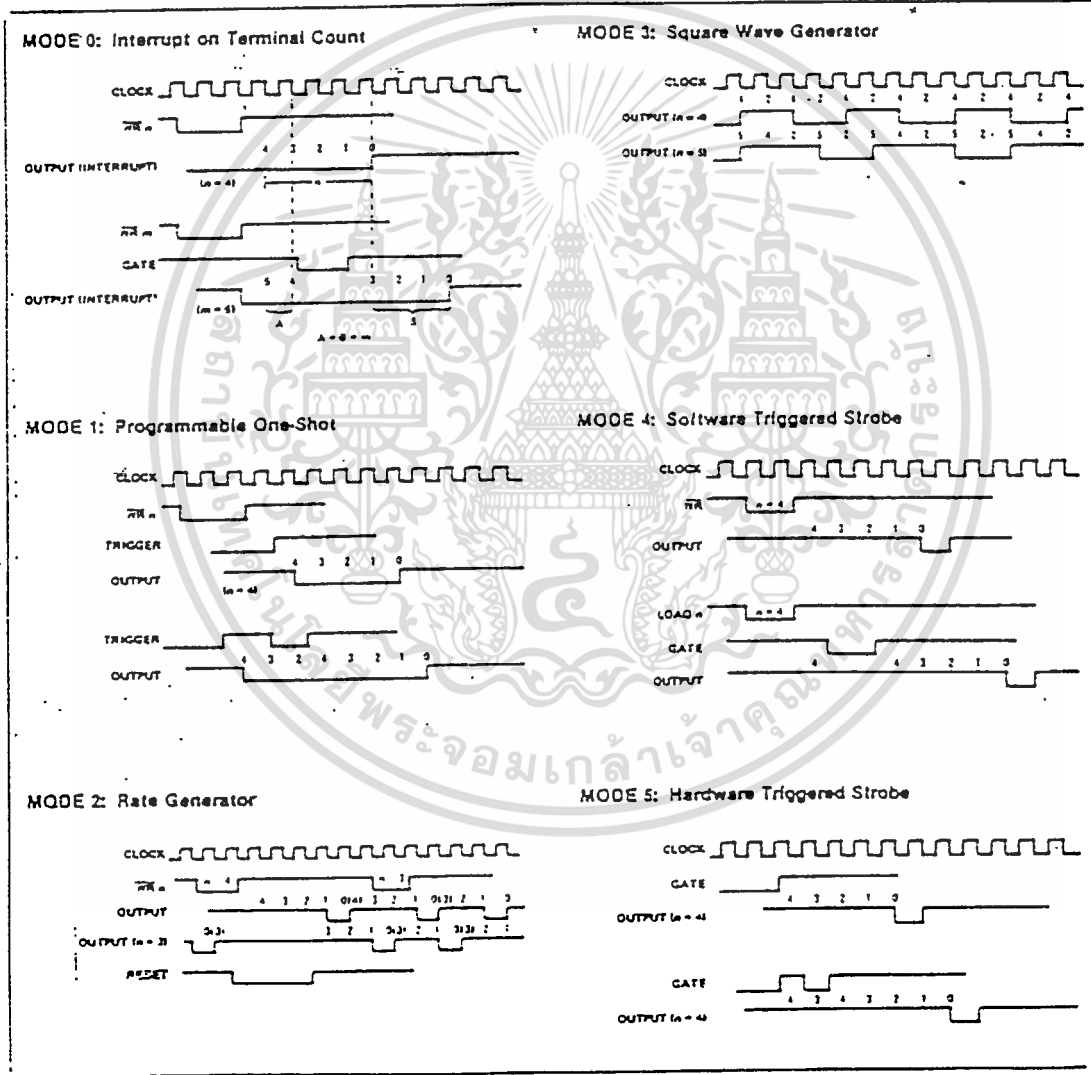


Figure 7. 8253 Timing Diagrams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8253 READ/WRITE PROCEDURE

Write Operations

The systems software must program each counter of the 8253 with the mode and quantity desired. The programmer must write out to the 8253 a MODE control word and the programmed number of count register bytes (1 or 2) prior to actually using the selected counter.

The actual order of the programming is quite flexible. Writing out of the MODE control word can be in any sequence of counter selection, e.g., counter #0 does not have to be first or counter #2 last. Each counter's MODE control word register has a separate address so that its loading is completely sequence independent. (SC0, SC1)

The loading of the Count Register with the actual count value, however, must be done in exactly the sequence programmed in the MODE control word (RL0, RL1). This loading of the counter's count register is still sequence independent like the MODE control word loading, but when a selected count register is to be loaded it must be loaded with the number of bytes programmed in the MODE control word (RL0, RL1). The one or two bytes to be loaded in the count register do not have to follow the associated MODE control word. They can be programmed at any time following the MODE control word loading as long as the correct number of bytes is loaded in order.

All counters are down counters. Thus, the value loaded into the count register will actually be decremented. Loading all zeroes into a count register will result in the maximum count (2^n for Binary or 10^n for BCD). In MODE 0 the new count will not restart until the load has been completed. It will accept one of two bytes depending on how the MODE control words (RL0, RL1) are programmed. Then proceed with the restart operation.

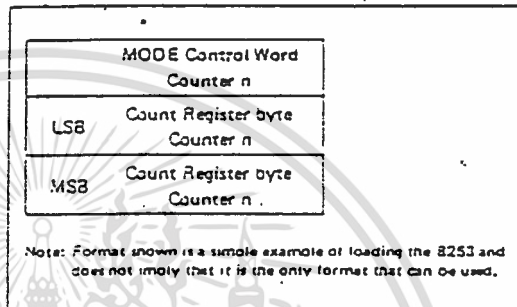


Figure 8. Programming Format

		A1	A0
No. 1	MODE Control Word Counter 0	1	1
No. 2	MODE Control Word Counter 1	1	1
No. 3	MODE Control Word Counter 2	1	1
No. 4	LSB Count Register Byte Counter 1	0	1
No. 5	MSB Count Register Byte Counter 1	0	1
No. 6	LSB Count Register Byte Counter 2	1	0
No. 7	MSB Count Register Byte Counter 2	1	0
No. 8	LSB Count Register Byte Counter 0	0	0
No. 9	MSB Count Register Byte Counter 0	0	0

Note: The exclusive addresses of each counter's count register make the task of programming the 8253 a very simple matter, and maximum effective use of the device will result if this feature is fully utilized.

Figure 9. Alternate Programming Formats

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Operations

In most counter applications it becomes necessary to read the value of the count in progress and make a computational decision based on this quantity. Event counters are probably the most common application that uses this function. The 8253 contains logic that will allow the programmer to easily read the contents of any of the three counters without disturbing the actual count in progress.

There are two methods that the programmer can use to read the value of the counters. The first method involves the use of simple I/O read operations of the selected counter. By controlling the A0, A1 inputs to the 8253 the programmer can select the counter to be read (remember that no read operation of the mode register is allowed A0, A1=11). The only requirement with this method is that in order to assure a stable count reading the actual operation of the selected counter must be inhibited either by controlling the Gate input or by external logic that inhibits the clock input. The contents of the counter selected will be available as follows:

- first I/O Read contains the least significant byte (LSB).
- second I/O Read contains the most significant byte (MSB).

Due to the internal logic of the 8253 it is absolutely necessary to complete the entire reading procedure. If two bytes are programmed to be read then two bytes must be read before any loading WR command can be sent to the same counter.

Read Operation Chart

A1	A0	RD	
0	0	0	Read Counter No. 0
0	1	0	Read Counter No. 1
1	0	0	Read Counter No. 2
;	;	0	Illegal

Reading While Counting

In order for the programmer to read the contents of any counter without effecting or disturbing the counting operation the 8253 has special internal logic that can be accessed using simple WR commands to the MODE register. Basically, when the programmer wishes to read the contents of a selected counter "on the fly" he loads the MODE register with a special code which latches the present count value into a storage register so that its contents contain an accurate, stable quantity. The programmer then issues a normal read command to the selected counter and the contents of the latched register is available.

MODE Register for Latching Count

A0, A1 = 11

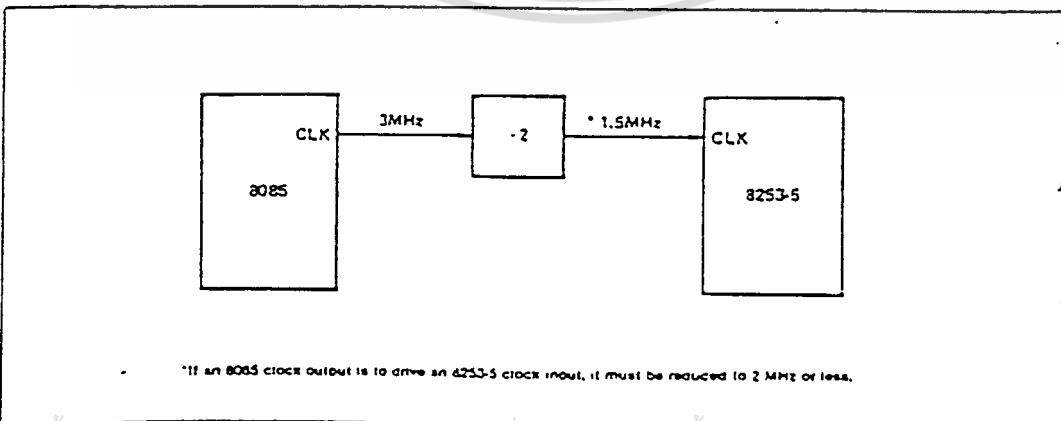
D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	0	0	X	X	X	X

SC1,SC0 — specify counter to be latched.

D5,D4 — 00 designates counter latching operation.

X — don't care.

The same limitation applies to this mode of reading the counter as the previous method. That is, it is mandatory to complete the entire read operation as programmed. This command has no effect on the counter's mode.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ Figure 10. MCS-85™ Clock Interface* เมื่อนักผู้คิดเห็นว่าไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



8253/8253-5

ABSOLUTE MAXIMUM RATINGS

Ambient Temperature Under Bias	0°C to 70°C
Storage Temperature	-55°C to +150°C
Voltage On Any Pin	
With Respect to Ground	-0.5V to +7V
Power Dissipation	1 Watt

NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. CHARACTERISTICS ($T_A = 0^\circ\text{C to } 70^\circ\text{C}$, $V_{CC} = 5V \pm 10\%$)

Symbol	Parameter	Min.	Max.	Unit	Test Conditions
V_{IL}	Inout Low Voltage	-0.5	0.8	V	
V_{IH}	Inout High Voltage	2.2	$V_{CC} - 0.5V$	V	
V_{OL}	Output Low Voltage		0.45	V	Note 1.
V_{OH}	Output High Voltage	2.4		V	Note 2
I_{IL}	Inout Load Current		± 10	μA	$V_{INi} = V_{CC}$ to 0V
I_{OFL}	Output Float Leakage		± 10	μA	$V_{OUT} = V_{CC}$ to .45V
I_{CC}	V_{CC} Supply Current		140	μA	

CAPACITANCE ($T_A = 25^\circ\text{C}$, $V_{CC} = GND = 0V$)

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions
C_{IN}	Inout Capacitance			10	pF	$f_c = 1\text{ MHz}$
C_{IO}	I/O Capacitance			20	pF	Unmeasured pins returned to V_{SS}

A.C. CHARACTERISTICS ($T_A = 0^\circ\text{C to } 70^\circ\text{C}$, $V_{CC} = 5.0V \pm 10\%$, $GND = 0V$)

Bus Parameters (Note 3)

READ CYCLE

Symbol	Parameter	8253		8253-5		Unit
		Min.	Max.	Min.	Max.	
t_{AB}	Address Stable Before $\overline{\text{READ}}$	50		30		ns
t_{AH}	Address Hold Time for $\overline{\text{READ}}$	5		5		ns
t_{AR}	$\overline{\text{READ}}$ Pulse Width	400		300		ns
t_{RD}	Data Delay From $\overline{\text{READ}}$ (*)		300		300	ns
t_{DF}	$\overline{\text{READ}}$ to Data Floating	25	125	25	100	ns
t_{rv}	Recovery Time Between $\overline{\text{READ}}$ and Any Other Control Signal	1		1		μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปยังหน่วยงานด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



8253/8253-5

A.C. CHARACTERISTICS (Continued)

WRITE CYCLE

Symbol	Parameter	8253		8253-5		Unit
		Min.	Max.	Min.	Max.	
t_{AW}	Address Stable Before \overline{WRITE}	50	-	30	-	ns
t_{WA}	Address Hold Time for \overline{WRITE}	30	-	30	-	ns
t_{WW}	\overline{WRITE} Pulse Width	400	-	300	-	ns
t_{QW}	Data Set Up Time for \overline{WRITE}	300	-	250	-	ns
t_{QD}	Data Hold Time for \overline{WRITE}	40	-	30	-	ns
t_{RV}	Recovery Time Between \overline{WRITE} and Any Other Control Signal	1	-	1	-	μ s

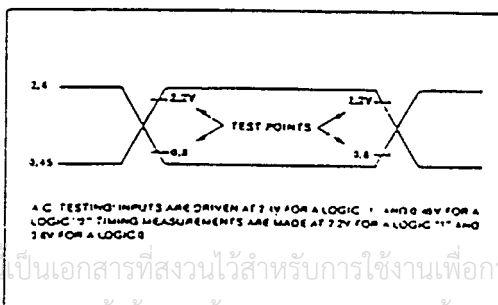
CLOCK AND GATE TIMING

Symbol	Parameter	8253		8253-5		Unit
		Min.	Max.	Min.	Max.	
t_{CLK}	Clock Period	380	dc	380	dc	ns
t_{PWH}	High Pulse Width	230	-	230	-	ns
t_{PWL}	Low Pulse Width	150	-	150	-	ns
t_{GW}	Gate Width High	150	-	150	-	ns
t_{GL}	Gate Width Low	100	-	100	-	ns
t_{GS}	Gate Set Up Time to CLK \uparrow	100	-	100	-	ns
t_{GH}	Gate Hold Time After CLK \uparrow	50	-	50	-	ns
t_{OD}	Output Delay From CLK \uparrow (*)	-	400	-	400	ns
t_{ODG}	Output Delay From Gate \downarrow (*)	-	300	-	300	ns

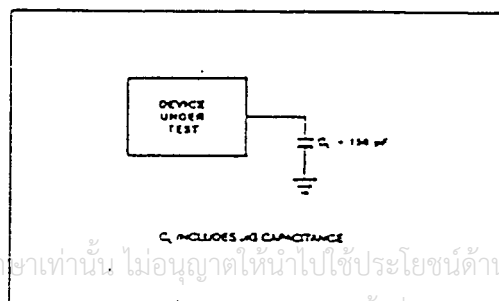
NOTES:

1. $I_{OL} = 2.2$ mA.
 2. $I_{OH} = -400$ μ A.
 3. AC timings measured at $V_{OH} = 2.2$, $V_{OL} = 0.8$.
 4. $C_L = 150$ pF.
- * For Extended Temperature EXPRESS, use M8253 electrical parameters.

A.C. TESTING INPUT, OUTPUT WAVEFORM

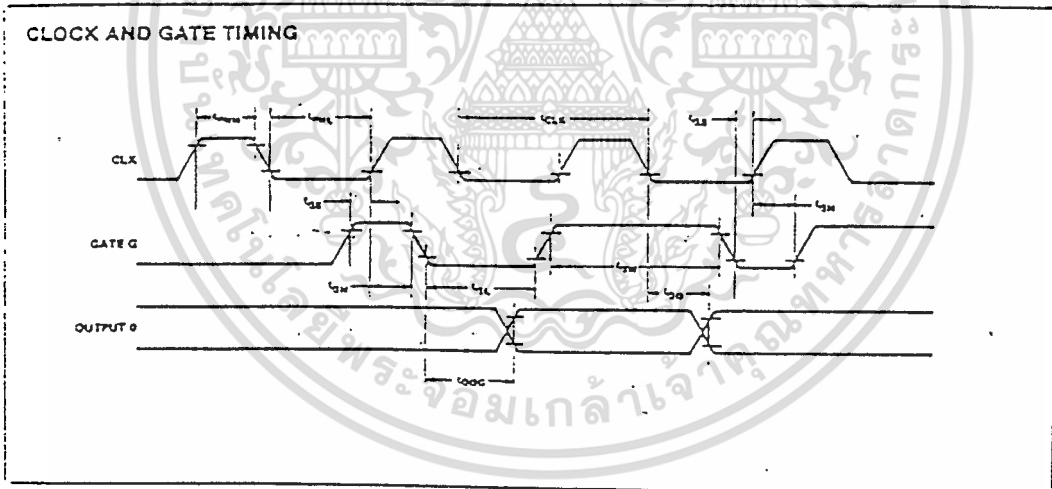
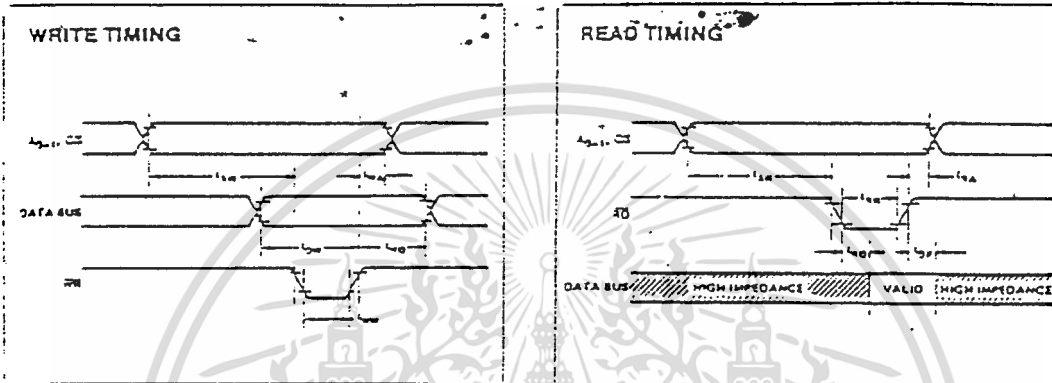


A.C. TESTING LOAD CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่และดัดแปลงเนื้อหาและต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้

WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

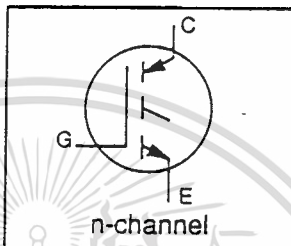
International Rectifier

IRGPC40U

INSULATED GATE BIPOLAR TRANSISTOR

UltraFast™ IGBT

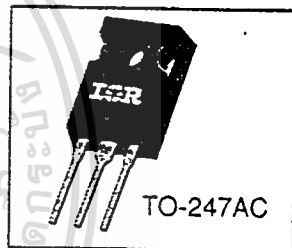
- Latch-proof
- Simple gate-drive
- Ultra-fast operation > 10kHz
- Switching-Loss Rating includes all "tail" losses



$V_{CE0} = 600\text{ V}$
$I_{C(DC)} = 40\text{ A}$
$V_{CE(sat)} \leq 3.0\text{ V}$
$E_{TS} \leq 2.0\text{ mJ}$

Description

Insulated Gate Bipolar Transistors (IGBTs) from International Rectifier have higher current densities than comparable bipolar transistors, while at the same time having simpler gate-drive requirements of the familiar power MOSFET. They provide substantial benefits to a host of higher-voltage, higher-current applications.



Absolute Maximum Ratings

	Parameter	Max.	Units
$I_C @ T_C = 25^\circ\text{C}$	Continuous Collector Current	40	A
$I_C @ T_C = 100^\circ\text{C}$	Continuous Collector Current	20	
I_{CM}	Pulsed Collector Current ①	160	
V_{CE}	Collector-to-Emitter Breakdown Voltage	600	V
V_{GE}	Gate-to-Emitter Voltage	± 20	
I_{LM}	Clamped Inductive Load Current ②	160	A
E_{ARV}	Reverse Voltage Avalanche Energy ③	15	mJ
$P_D @ T_C = 25^\circ\text{C}$	Maximum Power Dissipation	160	W
$P_D @ T_C = 100^\circ\text{C}$	Maximum Power Dissipation	65	
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +150	°C
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	
	Mounting Torque, 6-32 or 3mm MA screw	10 in•lbs (11.5 kg•cm)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	---	---	0.77	K/W ④
$R_{\theta CS}$	Case-to-Sink, flat, greased surface	---	0.24	---	
$R_{\theta JA}$	Junction-to-Ambient, typical socket mount	---	---	40	

Electrical Characteristic @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Test Conditions	
BV_{CES}	600	—	—	V	$V_{GE}=0V, I_C=250\mu A$	
BV_{ECS}	15	—	—	V	$V_{GE}=0V, I_C=1.0A$	
$\Delta BV_{CES}/\Delta T_J$	—	0.63	—	V/ $^\circ\text{C}$	$V_{GE}=0V, I_C=1.0mA$	
$V_{CE(on)}$	Collector-to-Emitter Saturation Voltage	—	—	3.0	V	See fig 4. $V_{GE}=15V, I_C=20A$ $V_{GE}=15V, I_C=40A$ $V_{CE}=15V, I_C=20A, T_J=150^\circ\text{C}$
		—	2.7	—		
		—	2.3	—		
$V_{GE(th)}$	3.0	—	5.5	mV/ $^\circ\text{C}$	$V_{CE}=V_{GE}, I_C=250\mu A$	
$\Delta BV_{GE(th)}/\Delta T_J$	—	-13	—	mV/ $^\circ\text{C}$	$V_{CE}=V_{GE}, I_C=250\mu A$	
g_{fs}	11	—	24	S	$V_{CE}=100V, I_C=20A$	
I_{CES}	Zero Gate Voltage Collector Current	—	—	250	μA	$V_{GE}=0V, V_{CE}=600V, T_J=25^\circ\text{C}$ $V_{GE}=0V, V_{CE}=600V, T_J=150^\circ\text{C}$
		—	—	2500		
I_{GES}	Gate-to-Emitter Leakage Current	—	—	± 500	nA	$V_{GE}=\pm 20V$

Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Test Conditions
Q_G	35	—	67	nC	$I_C=20A, V_{CC}=480V$ See Figure 6.
Q_{GE}	6.5	—	11		
Q_{GC}	5.9	—	33		
$t_{d(on)}$	—	25	—	ns	See test circuit, figure 13. $I_C=20A, V_{CC}=480V$ $T_J=25^\circ\text{C}$ $V_{GE}=15V, R_G=10\Omega$
t_r	—	21	—		
$t_{d(off)}$	—	—	190		
t_f	—	—	120		
E_{on}	—	0.18	—	mJ	Energy losses include "tail". Also see figures 9, 10, & 11.
E_{off}	—	1.3	—		
E_{ts}	—	1.5	2.0		
$t_{d(on)}$	—	25	—	ns	$I_C=20A, V_{CC}=480V$ $T_J=150^\circ\text{C}$ $V_{GE}=15V$ $R_G=10\Omega$
t_r	—	23	—		
$t_{d(off)}$	—	174	—		
t_f	—	140	—		
E_{ts}	—	2.4	—	mJ	
L_E	—	13	—	nH	Measured 5mm from package.
C_{iss}	—	1500	—	pF	$V_{GE}=0V$ $V_{CC}=30V$ See fig 5. $f = 1.0MHz$
C_{oss}	—	190	—		
C_{res}	—	17	—		

Notes:

- ① Repetitive rating; $V_{GE}=20V$, pulse width limited by max. junction temperature (See figure 12b).
- ② $V_{CC}=80\%(BV_{CES})$, $V_{GE}=20V$, $L=10\mu H$, $R_G=10\Omega$. (See figure 12a).
- ③ Repetitive rating; pulse width limited by maximum junction temperature.
- ④ Pulse width $\leq 80\mu s$; duty factor $\leq 0.1\%$.
- ⑤ Pulse width $\leq 5\mu s$, single shot.
- ⑥ K/W equivalent to $^\circ\text{C}/W$.

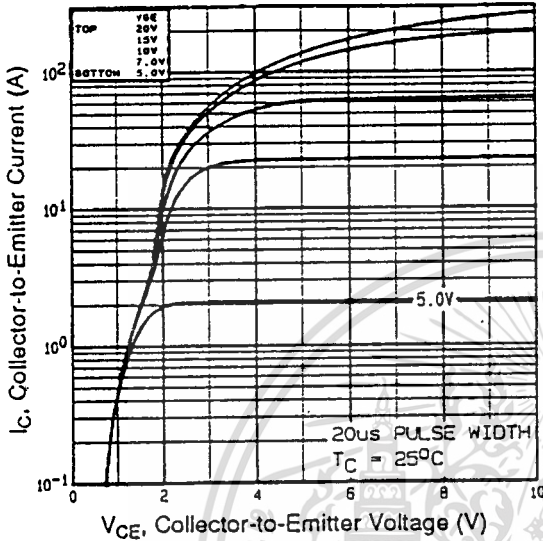


Fig 1. Typical Output Characteristics,
 $T_J = 25^\circ\text{C}$

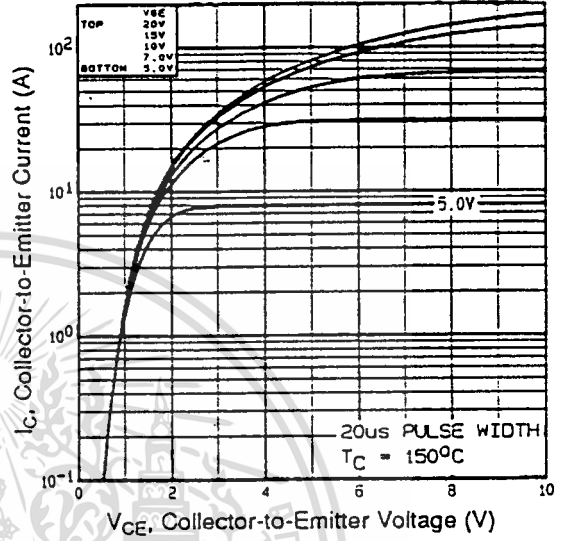


Fig 2. Typical Output Characteristics,
 $T_J = 150^\circ\text{C}$

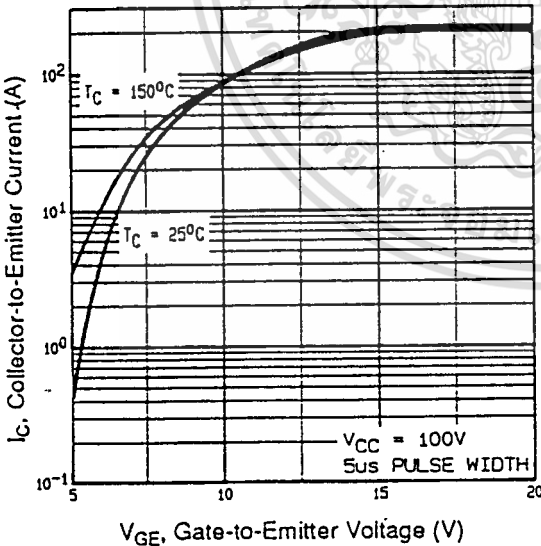


Fig 3. Typical Transfer Characteristics

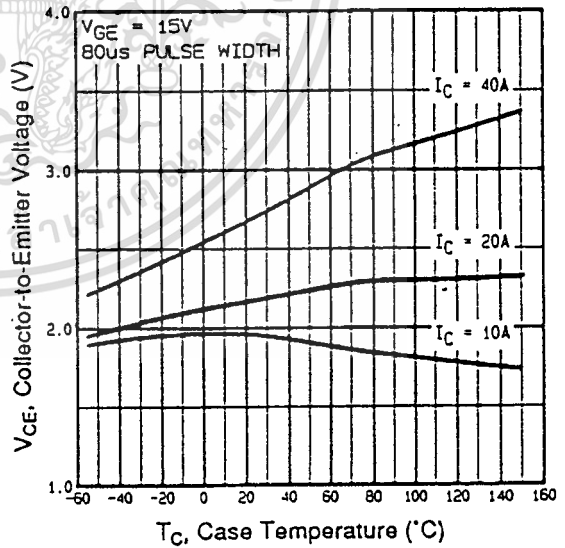


Fig 4. Collector-to-Emitter Saturation
Voltage vs. Case Temperature

Graphs indicate performance of typical devices

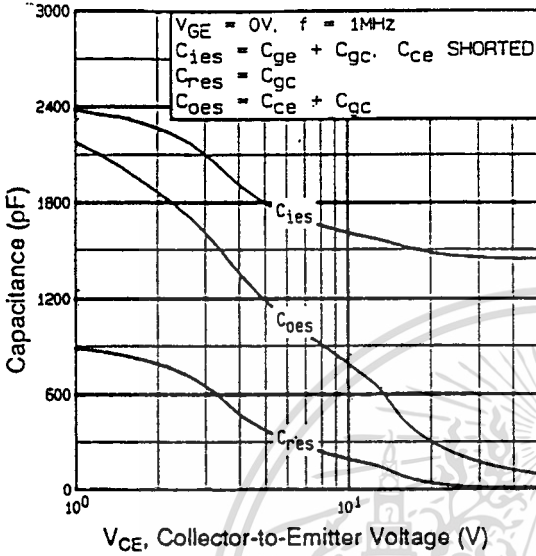


Fig 5. Typical Capacitance vs. Collector-to-Emitter Voltage

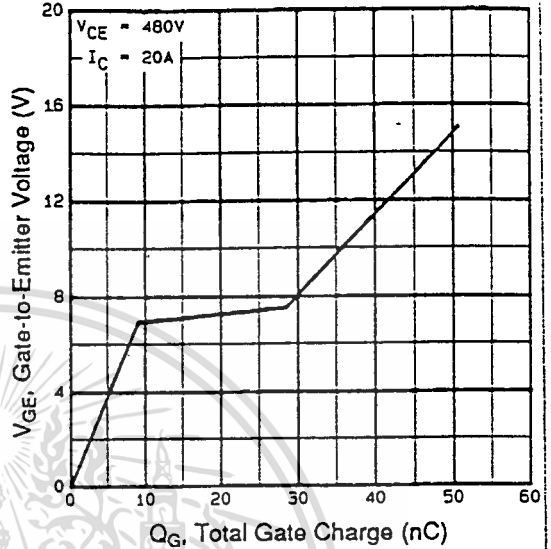


Fig 6. Typical Gate Charge vs. Gate-to-Emitter Voltage

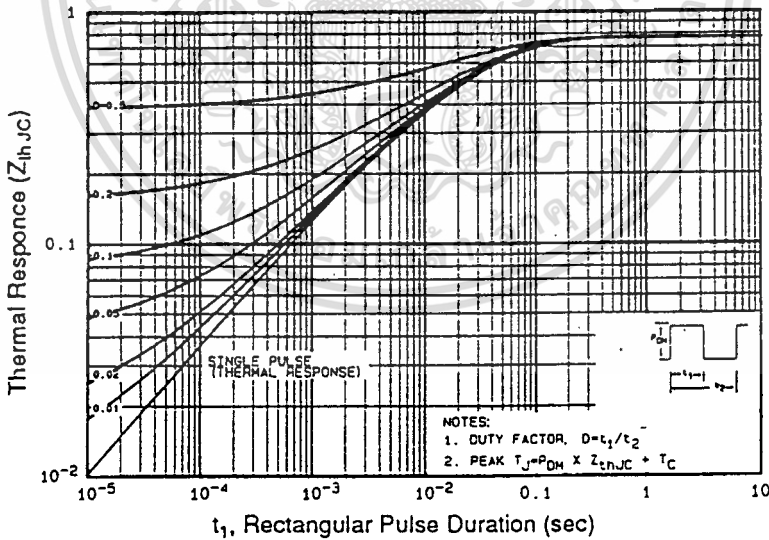


Fig 7. Maximum Effective Transient Thermal Impedance, Junction-to-Case

Graphs indicate performance of typical devices

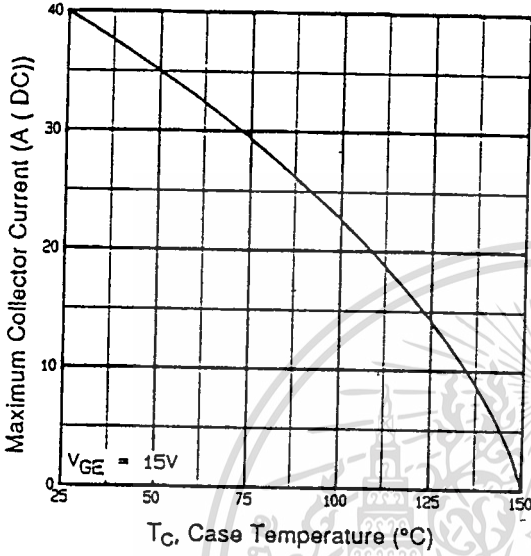


Fig 8. Maximum Collector Current vs. Case Temperature

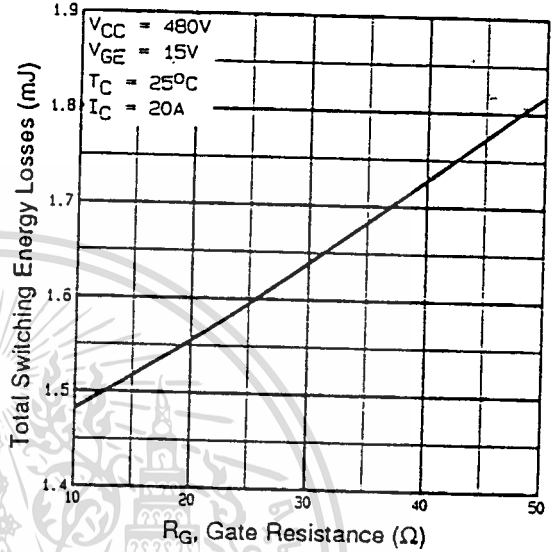


Fig 9. Typical Switching Losses vs. Gate Resistance

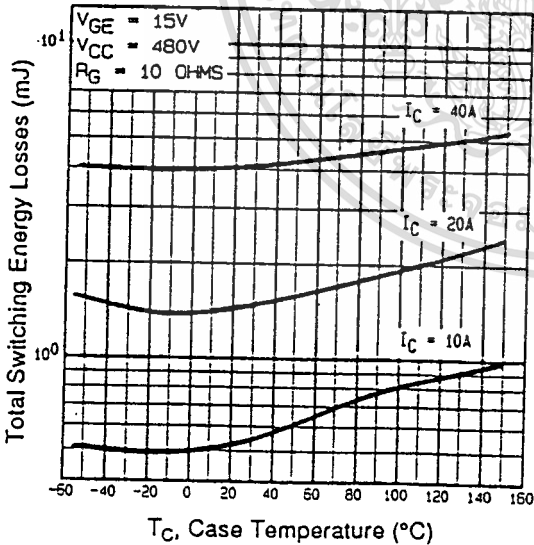


Fig 10. Typical Switching Losses vs. Case Temperature

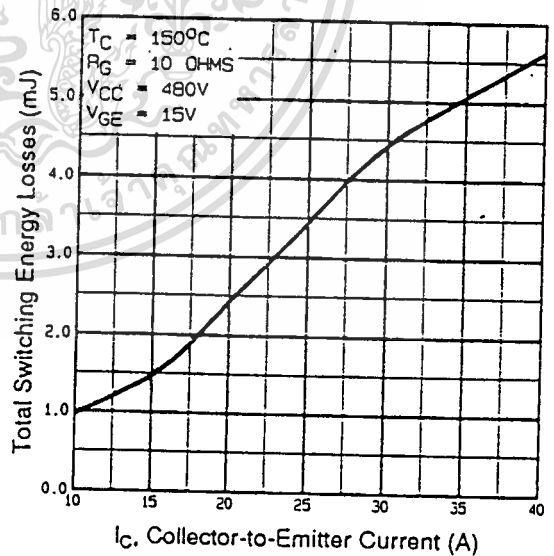


Fig 11. Typical Switching Losses vs. Collector-to-Emitter Current

Graphs indicate performance of typical devices

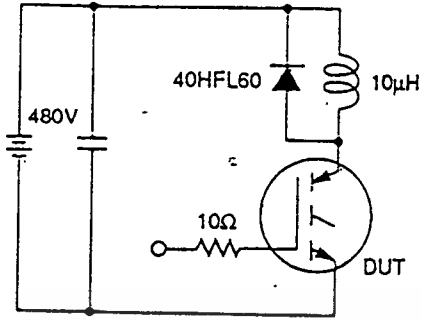


Fig 12a. Clamped Inductive Load Test Circuit

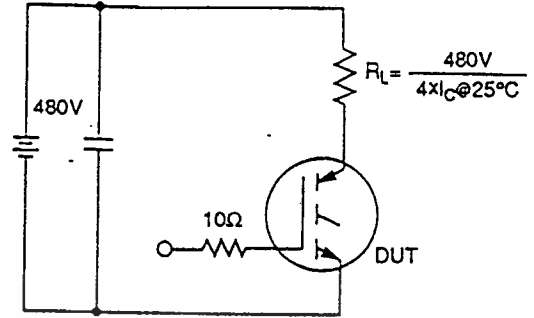


Fig 12b. Pulsed Collector Current Test Circuit

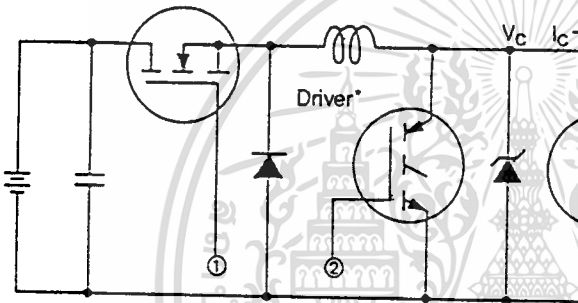


Fig 13a. Switching Loss Test Circuit

• Driver same type as DUT, $V_C = 480V$

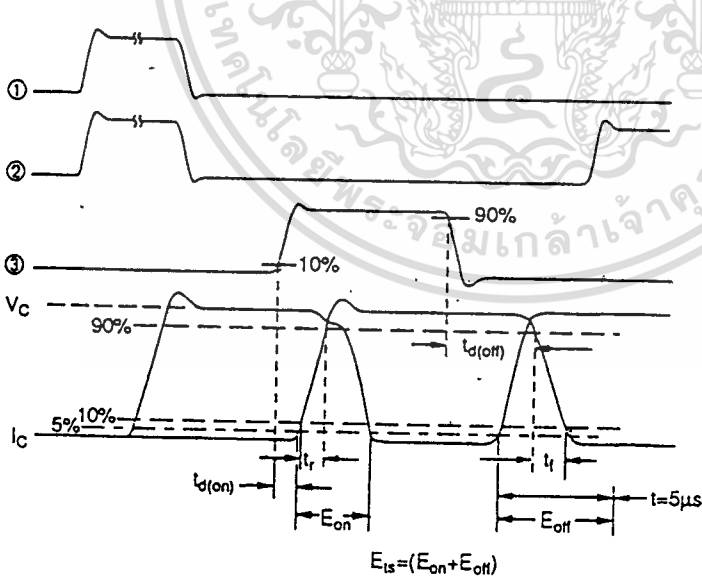


Fig 13b. Switching Loss Waveforms

International
 Rectifier