



เครื่องรับส่งสัญญาณดิจิทัลผ่านเส้นใยแสง

Fiber Optic Transceiver



โดย
นางสาวจิรภา แพทย์อดิพงษ์
นางสาวชญาดา ใจเย็น
นายวิกรณ์ คุณศรีรักษสกุล
นายสรายุทธ ไยไพโรจน์

วัน เดือน ปี..... 15 ส.ค. 25๕๐
เลขทะเบียน..... 03๗๖๖8
เลขเรียกหนังสือ..... 138331 ค 5๖๗๑

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ก่อคดีใดๆได้ตั้งแต่เริ่ม ถึงขั้นแก้ไขข้อบกพร่องแล้ว และต้องแจ้งเรื่องถึงเจ้าของเอกสารทุกครั้งที่มีกรณีใดๆได้

เครื่องรับส่งสัญญาณดิจิทัลผ่านเส้นใยแสง

Fiber Optic Transceiver

โดย

นางสาวจิรภา	แพทย์อดิพงษ์	35104072
นางสาวชญาดา	ใจเย็น	35104089
นายวิกรณ์	คุณศรีรักษสกุล	35104378
นายสรารุช	ไยไพโรจน์	35104452



ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2538

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรับส่งสัญญาณดิจิทัลผ่านเส้นใยแสง

Fiber Optic Transceiver

ผู้จัดทำ

1. นางสาวจิรภา แพทย์อดิพงษ์ 35104072
2. นางสาวชญาดา ใจเย็น 35104089
3. นายวิกรณ์ คุณศรีรักษสกุล 35104378
4. นายสราวุธ ไยไพโรจน์ 35104452

ทอจติ งามใส

(ดร.ทองทอด

วานิชศรี)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับส่งสัญญาณดิจิทัลผ่านเส้นใยแก้วนำแสง

Fiber Optic Transceiver

โดย นางสาวจิรภา แพทย์อดิพงษ์
นางสาวชญาดา ใจเย็น
นายวิกรณ์ คุณศรีรักษสกุล
นายสรารุณ ไยไพโรจน์

อาจารย์ที่ปรึกษา ดร.ทองทศ วานิชศรี

บทคัดย่อ

ในปัจจุบันนี้การสื่อสารด้วยเส้นใยแก้วนำแสงเข้ามามีบทบาทสำคัญในการสื่อสารยุคใหม่ เพราะว่ามันมีแบนด์วิธที่กว้าง การสูญเสียต่ำและใช้อุปกรณ์ทวนสัญญาณจำนวนน้อย อย่างไรก็ตามอุปกรณ์เส้นใยแก้วนำแสงมีราคาแพงมาก เนื่องจากเราต้องนำเข้าจากต่างประเทศ ดังนั้นเราจึงคิดค้นโครงการนี้เพื่อที่จะศึกษาเทคโนโลยีการสื่อสารเส้นใยแสง ซึ่งเราอาจจะใช้ความรู้นี้ในอนาคต

โครงการนี้แบ่งเป็น 2 ส่วน ในส่วนแรกถูกออกแบบสำหรับส่งสัญญาณในเส้นใยแสง ได้แก่ คริสตัลลอซซิลเลเตอร์ , วงจรหารความถี่ , วงจรสร้างสัญญาณพัลส์แบบสุ่ม , วงจรขับสัญญาณและในส่วนที่ 2 เป็นส่วนของเครื่องรับสัญญาณ ประกอบด้วย วงจรขยายทรานซิมพีแดนซ์ , วงจรขยายช่วงกว้าง , วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า , วงจรรองความถี่ และวงจรตัดสินใจระดับสัญญาณ

ABSTRACT

In present Optical Communication seems to be important in the modern communication. However, optical equipments are quite expensive because we have to import them from foreign countries. So we create this project in order to study optical communication technology and use this knowledge in the future.

Our project can be divided in 2 parts. The first part is designed as a digital signal transmitter used for transmitting signal into fiber optic. Each of them is Crystal oscillator , Frequency divider , Pseudo-random pulse generator , and driver. The second one used as Receiver. It composes of Transimpedance amplifier , Wideband amplifier , Voltage-Controlled Amplifier , Bandpass filter and Decision circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	3
2.1	วงจรคริสตอลออสซิลเลเตอร์	3
2.2	วงจรสร้างพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)	7
2.3	โครงสร้างและคุณสมบัติของไดโอดเปล่งแสง LED	11
2.4	วงจรรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)	15
2.5	วงจรกรองช่วงความถี่ (Band-Pass Filter)	18
2.6	วงจรรขยายสัญญาณ (Amplifier)	21
2.7	ดิฟเฟอเรนเชียลแอมพลิฟายเออร์ที่ทำหน้าที่คูณสัญญาณ	25
2.8	วงจรเปรียบเทียบสัญญาณ (Comparator)	29
บทที่ 3	การออกแบบวงจร	32
3.1	วงจรคริสตอลออสซิลเลเตอร์	35
3.2	วงจรสร้างพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)	37
3.3	วงจรขับสัญญาณ (Driving Circuit)	38
3.4	วงจรรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)	40
3.5	วงจรควบคุมอัตราขยาย (Voltage-Controlled Amplifier)	41
3.6	วงจรกรองความถี่ 50 เมกะเฮิรตซ์	44
3.7	วงจรรหารความถี่ (Frequency divider)	46
3.8	วงจรรขยายช่วงกว้าง (Wideband Amplifier)	47
3.9	วงจรตัดสินใจระดับสัญญาณ (Decision Circuit)	50
บทที่ 4	การทดลองและผลการทดลอง	54
4.1	วงจรคริสตอลออสซิลเลเตอร์	54
4.2	วงจรสร้างสัญญาณคล็อก 50 เมกะเฮิรตซ์	56
4.3	วงจรสร้างพัลส์แบบสุ่ม	56
4.4	วงจรขับสัญญาณ	57
4.5	วงจรรขยายทรานซิมพีแดนซ์	58
4.6	วงจรรขยายช่วงกว้าง	60
4.7	วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า	61
4.8	วงจรกรองความถี่ที่ 50 เมกะเฮิรตซ์	63
4.9	วงจรตัดสินใจระดับสัญญาณ	64
4.10	ผลการทดลองเมื่อทำการส่งสัญญาณผ่านเส้นใยแสง	64

ภาคผนวก

เอกสารอ้างอิง

กิตติกรรมประกาศ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

บทที่ 2 ทฤษฎีและหลักการ

2.1 วงจรคริสตอลออกซิลเลเตอร์	
รูปที่ 2.1.1 แสดงความถี่เรโซแนนซ์ของคริสตอล	3
รูปที่ 2.1.2 วงจรสมมูลของคริสตอล	4
รูปที่ 2.1.3 แสดงคุณสมบัติของคริสตอลต่อความถี่	5
รูปที่ 2.1.4 ผลกระทบจากอุณหภูมิที่มีผลต่อความถี่เรโซแนนซ์	6
2.2 วงจรสร้างพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)	
รูปที่ 2.2.1 เจนเนอเรเตอร์ของชิฟรึจิสเตอร์ MSL ที่มี 4 สเตจ	8
รูปที่ 2.2.2 (a) K-map plot สำหรับวงจรก่าเนิด MSL แบบ self-starting (b)	10
2.3 โครงสร้างและคุณสมบัติของไดโอดเปล่งแสง LED	
รูปที่ 2.3.1 โครงสร้าง LED สำหรับการใช้งานในเส้นใยแก้วนำแสง	11
รูปที่ 2.3.2 (a) กราฟแสดงคุณลักษณะของเอ๊าท์พุทของแสงกับกระแส	12
(b) ผลตอบสนองทางความถี่	12
รูปที่ 2.3.3 สถานะการครอบครองในแถบตัวนำและแถบวาเลนซ์สำหรับ	
(a) สมดุลย์ความร้อน	13
(b) การเปลี่ยนสถานะเป็นตรงข้ามของสารกึ่งตัวนำที่ $T=0K$	13
(c) การเปลี่ยนสถานะเป็นตรงข้ามของสารกึ่งตัวนำที่ $T>0K$	13
รูปที่ 2.3.4 ฟังก์ชันของ double heterostructure	13
รูปที่ 2.3.5 โครงสร้างของ Superluminescent LED	14
รูปที่ 2.3.6 กราฟความสัมพันธ์ระหว่างกำลังงานของเอ๊าท์พุท	14
กับกระแสที่ส่งไปยัง LED	
2.4 วงจรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)	
รูปที่ 2.4.1 วงจรสมมูลของโฟโตไดโอด	16
รูปที่ 2.4.2 (a) รูปแบบของวงจรขยายทรานซิมพีแดนซ์	17
(b) วงจรสมมูล	17
รูปที่ 2.4.3 ผลตอบสนองทางความถี่ของวงจรขยายทรานซิมพีแดนซ์	18
2.5 วงจรกรองช่วงความถี่ (Band-Pass Filter)	
รูปที่ 2.5.1 การกรองความถี่ในลักษณะสัญญาณต่าง ๆ กัน	19
รูปที่ 2.5.2 คุณลักษณะทางขนาดของวงจรความถี่ต่ำผ่านในทางอุดมคติ	20
รูปที่ 2.5.3 ขนาดของ Butterworth function ของออร์เดอร์ต่าง ๆ	20

2.6	วงจรมายสัญญาณ (Amplifier)	
รูปที่ 2.6.1	วงจรมายผลต่างแบบ single-ended-input-single-ended-output	21
รูปที่ 2.6.2 (a)	วงจรมายเขียนใหม่ให้เห็นถึงการวางรูปแบบทรานซิสเตอร์	22
	(b) วงจร small signal	22
รูปที่ 2.6.3	ความสัมพันธ์ของเฟสของอินพุตและเอาต์พุตในรูปที่ 2.6.1	23
รูปที่ 2.6.4	การเลื่อนระดับสัญญาณพื้นฐานโดยใช้ emitter-follower	24
รูปที่ 2.6.5	ส่วนของวงจรมายเลื่อนระดับสัญญาณโดยใช้	25
	แหล่งจ่ายกระแสแบบแอคทีฟ	
2.7	ดิฟเฟอเรนเชียลแอมพลิฟายเออร์ที่ทำหน้าที่คูณสัญญาณ	
รูปที่ 2.7.1	แสดงวงจรมายคูณสัญญาณ โดยที่ระดับสัญญาณวัดภาครวม	26
	ที่จุดสัญญาณออกจะไม่แปรเปลี่ยนตามระดับคัทดา V_2	
รูปที่ 2.7.2	วงจรมายเทียบสำหรับสัญญาณระดับต่ำของ	28
	ทรานซิสเตอร์คู่ T_1 และ T_2	
2.8	วงจรมายเปรียบเทียบสัญญาณ (Comparator)	
รูปที่ 2.8.1 (a)	วงจรมายเปรียบเทียบคัทดาจุดสัญญาณขาเข้า (+)	29
	(b) รูปสัญญาณอินพุตและเอาต์พุตของวงจรมาย	29
รูปที่ 2.8.2 (a)	วงจรมายเปรียบเทียบคัทดาด้วยจุดสัญญาณขาเข้า (-)	30
	(b) รูปสัญญาณอินพุตและเอาต์พุตของวงจรมาย	30
รูปที่ 2.8.3	การแสดงระดับสัญญาณโดยอาศัยไดโอดเรียงแสงสีต่างกัน	30
รูปที่ 2.8.4	ภาพแสดงการสร้างระดับคัทดาเปรียบเทียบจากคัทดาไฟฉาย	31
บทที่ 3 การออกแบบวงจรมาย		
รูปที่ 3.0	แสดงบล็อกไดอะแกรมการทำงานของเครื่องส่งและรับ	32
3.1	วงจรมายคริสตอลออสซิลเลเตอร์	
รูปที่ 3.1.1	วงจรมายคริสตอลออสซิลเลเตอร์	36
รูปที่ 3.1.2	ผลตอบสนองทางความถี่ของ	37
	วงจรมายคริสตอลออสซิลเลเตอร์ 100 เมกะเฮิรตซ์	
รูปที่ 3.1.3	แสดงการเกิดการออสซิลเลชันของ	37
	วงจรมายคริสตอลออสซิลเลเตอร์ 100 เมกะเฮิรตซ์	
3.2	วงจรมายสร้างพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)	
รูปที่ 3.2.1	วงจรมาย Shift Register with X-OR feedback ที่ใช้สร้างพัลส์แบบสุ่ม	38

รูปที่ 4.8.3 สัญญาณเอาต์พุตเมื่อป้อนอินพุตที่ความถี่ 50 เมกะเฮิรตซ์	64
4.9 วงจรตัดสปีนระดับสัญญาณ	
4.10 ผลการทดลองเมื่อทำการส่งสัญญาณผ่านเส้นใยแสง	
รูปที่ 4.10.1 สัญญาณเอาต์พุตของวงจรทรานซิมพีแดนซ์เมื่อส่งสัญญาณผ่านเส้นใยแสง	64
รูปที่ 4.10.2 สัญญาณเอาต์พุตของวงจรมายาช่วงกว้าง (สเปคที่ 1)	65
รูปที่ 4.10.3 สัญญาณเอาต์พุตของวงจรมายาช่วงกว้าง (สเปคที่ 2)	65
รูปที่ 4.10.4 สัญญาณเอาต์พุตเมื่อผ่านวงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า	66
รูปที่ 4.10.5 สัญญาณเอาต์พุตเมื่อผ่านวงจรกรองความถี่	66
รูปที่ 4.10.6 สัญญาณคล็อกที่ผ่านอินเวอร์เตอร์	66
รูปที่ 4.10.7 สัญญาณเอาต์พุตของวงจรตัดสปีนระดับสัญญาณ	67
บทที่ 5 บทวิจารณ์และบทสรุป แนวทางการพัฒนา	
รูปที่ 5.1 การพัฒนางจรขยาย	70

สารบัญตาราง

บทที่ 2 ทฤษฎีและหลักการ

2.2 วงจรสร้างพัลส์แบบสุ่ม

ตารางที่ 2.2.1 MSL สำหรับชิพรีจิสเตอร์ที่มี 4 สเตจ	8
ตารางที่ 2.2.2 ฟังก์ชันการป้อนกลับสำหรับ MSL	8
ตารางที่ 2.2.3 (a) MSL สำหรับชิพรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $C \otimes D$	9
(b) MSL ที่มีการป้อนกลับด้วยฟังก์ชัน $A \odot D$	9
(c) MSL ที่มีการป้อนกลับด้วยฟังก์ชัน $A \otimes D$	9
ตารางที่ 2.2.4 Non-MSL ที่ถูกสร้างขึ้นโดยชิพรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $B \odot D$	10

2.5 วงจรกรองช่วงความถี่

ตารางที่ 2.5.1 สำหรับค่าทางขนาดของ maximally flat magnitude function ซึ่งนอมัลไลซ์ย่านความถี่ผ่านแล้ว	20
---	----

บทที่ 1

บทนำ

ในปัจจุบันระบบการสื่อสารทั่ว ๆ ไปมักจะใช้สายเคเบิลที่เป็นโลหะ ซึ่งในปัจจุบันได้มีการเริ่มใช้เส้นใยแสงแทนการใช้สายที่เป็นโลหะเพิ่มมากขึ้นทั้งในต่างประเทศและในประเทศไทย โดยในประเทศไทยได้มีการใช้เส้นใยแสงในการบริการบางประเภทแล้ว และมีแนวโน้มว่าจะมีการใช้เพิ่มมากขึ้นในอนาคต เหตุผลที่มีการนำเอาเส้นใยแสงมาใช้แทนสายที่เป็นโลหะเพราะ

1. การสูญเสียต่ำ เส้นใยแสงเมื่อนำไปเปรียบเทียบกับ เคเบิลโลหะที่ทำด้วยทองแดง หรือสายโคแอกเชียลแล้ว จะมีการสูญเสียต่ำกว่า เช่น แสงที่มีความยาวคลื่น 1.55 ไมครอน เดินทางไปในเส้นใยแสงเป็นระยะทาง 15 กิโลเมตร กำลังงานจะลดลงไปครึ่งหนึ่ง

2. ช่วงกว้างของความถี่(Bandwidth)กว้าง สำหรับเคเบิลโลหะนั้นนอกจากการสูญเสีย อันเนื่องมาจากการสูญเสียจากความต้านทานไฟตรง (DC RESISTANCE) แล้วยังมีการเพิ่มของการสูญเสียเนื่องจากความถี่สูงเรียกว่า SKIN EFFECT ด้วยเช่นในกรณีของสายโคแอกเชียลที่มีความยาว 1 กิโลเมตร กำลังของสัญญาณจะลดลงครึ่งหนึ่งและความถี่ต่ำกว่า 10 เมกะเฮิรตซ์ ในทางตรงข้ามกรณีของเส้นใยแสงแบนด์วิดท์จะมีค่าแตกต่างกันตามลักษณะการกระจายของค่าดัชนีหักเห, ชนิดของเส้นใยแสง เช่น เส้นใยแสงแบบ SINGLE MODE มีแบนด์วิดท์กว้าง 10 ทิกะเฮิรตซ์

3. ขนาดเล็กและน้ำหนักเบา เส้นใยแสงมีขนาดเล็กมากขนาดโดยประมาณเส้นผม เมื่อนำมารวมเป็นเคเบิลก็ยังมีขนาดเล็กกว่า เช่น เคเบิลเส้นใยแสง 18 เส้น จะไม่มีน้ำหนัก 1/20 และพื้นที่หน้าตัด 1/30 ของโคแอกเชียลเคเบิล 18 เส้น ถ้าเปรียบเทียบขนาดเส้นผ่าศูนย์กลางด้านนอกแล้วจะสามารถบรรจุเส้นใยแสงได้จำนวนมากกว่าและสะดวกในการวางสายเพราะน้ำหนักเบา

4. ไม่มีการเหนี่ยวนำทางแม่เหล็กไฟฟ้า ส่วนประกอบของเส้นใยแสงเป็นแก้ว, ซิลิกา (SILICA) ซึ่งไม่ยอมให้ไฟฟ้าผ่าน จึงไม่มีการเหนี่ยวนำทางแม่เหล็กไฟฟ้าจากภายนอก

5. ช่วยประหยัดทรัพยากรธรรมชาติ เนื่องจากซิลิกาที่เป็นส่วนประกอบสำคัญของเส้นใยแสงมีอยู่เป็นจำนวนมาก เมื่อเปรียบเทียบกับทองแดงที่มีปริมาณลดน้อยลงไป นอกจากนี้ยังสามารถผลิตเส้นใยแสงได้ยาวมากโดยใช้วัตถุดิบน้อย

ด้วยข้อดีของเส้นใยแสงนี้ จึงทำให้มีการศึกษาเกี่ยวกับเส้นใยแสงเพิ่มขึ้น ซึ่งส่วนหนึ่งที่จำเป็นก็คือ เครื่องส่งและเครื่องรับที่ใช้กับเส้นใยแสง ในส่วนของเครื่องส่งนั้นเราจะมีจุดมุ่งหมายในการใช้งานเพื่อให้สามารถส่งข้อมูลที่ผ่านการเข้ารหัสแล้วจึงเปลี่ยนเป็นสัญญาณแสงเพื่อส่งผ่านเส้นใยแสงไปยังส่วนของเครื่องรับ เมื่อสัญญาณแสงเดินทางผ่านเส้นใยแสงไป ถึงเครื่องรับอาจมีการลดทอนของสัญญาณทำให้สัญญาณที่รับได้มีขนาดเล็กลงเราจึงต้องมีการขยายนั้น แล้วจึงทำการนำเอาข้อมูลเดิมกลับมาโดยการให้คอมพิวเตอร์ในการเปรียบเทียบระดับของสัญญาณว่าเป็นลอจิก "0" หรือ "1" ซึ่งเราก็จะได้เอาข้อมูลที่ข้อมูลออกมาเป็นข้อมูลเดียวกับที่ส่งมาจากทางด้านส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรฉบับนี้เป็นกรอกแบบวงจรในเครื่องส่งสัญญาณบนเส้นใยนำแสง(Transmitter) ซึ่งประกอบด้วยวงจรมีดังนี้

- วงจรคริสตัลอสซิลเลเตอร์ (Crystal Oscillator) ที่ความถี่ 100 เมกะเฮิรตซ์
- วงจรหารสองความถี่ เป็นวงจรที่ใช้ในการหารความถี่ 100 เมกะเฮิรตซ์ให้เป็น 50 เมกะเฮิรตซ์
- วงจรอินเวอร์เตอร์ (inverter) เป็นวงจรที่ใช้ในการสร้างคล็อกพัลส์จากเอาต์พุตของวงจรหารสอง

เพื่อป้องกันกับวงจรสร้างพัลส์แบบสุ่ม

- วงจรสร้างพัลส์แบบสุ่ม(pseudo-random pulse generator) เป็นวงจรที่กำเนิดข้อมูลของเลขฐานสองแบบสุ่มค่า เพื่อใช้ในการทดสอบการส่งรับข้อมูลของเครื่องส่งและเครื่องรับสัญญาณผ่านเส้น ใยแก้ว นำ แสง

- วงจรขับสัญญาณ (driver) เป็นวงจรที่ทำหน้าที่ในการเปลี่ยนสัญญาณไฟฟ้าซึ่งเป็นข้อมูลที่ถูกเข้ารหัสให้เหมาะสมในการส่งแล้วให้เป็นสัญญาณแสงเพื่อส่งผ่านไปบนเส้นใยแสงต่อไป

ในส่วนของการกรอกแบบวงจรในส่วนของเครื่องรับสัญญาณบนเส้นใยแสง (Receiver) จะประกอบด้วย

- วงจรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier) เป็นวงจรที่ทำหน้าที่ในการเปลี่ยนสัญญาณแสงที่เดินทางผ่านเส้นใยแสงมายังเครื่องรับให้กลับเป็นสัญญาณไฟฟ้า

- วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า(Voltage Control Voltage Gain) เป็นวงจรที่ขยายขนาดสัญญาณให้รูปสัญญาณมีความสมบูรณ์มากขึ้น โดยใช้วิธีการควบคุมศักดาไฟฟ้าไว้ที่ค่าที่เหมาะสม เพื่อที่จะส่งสัญญาณไปยังวงจรภาคต่อไป

- วงจรกรองความถี่ (Band Pass Filter : BPF) เป็นวงจรที่ใช้ในการกรองความถี่ที่ให้ความถี่เฉพาะที่ 50 เมกะเฮิรตซ์เท่านั้นผ่านไปได้

- วงจรอินเวอร์เตอร์ (inverter) เป็นวงจรที่ใช้ในการสร้างคล็อกพัลส์จากเอาต์พุตของวงจรกรองความถี่ เพื่อป้องกันกับวงจรเปรียบเทียบสัญญาณ

- วงจรตัดสินใจระดับสัญญาณ (Decision Circuit) เป็นวงจรที่ใช้ในการเปรียบเทียบสัญญาณไฟฟ้าที่เข้ามายังอินพุตของมันแล้วทำการตัดสินใจว่าระดับของสัญญาณนั้นเทียบได้กับลอจิก “0” หรือ “1” เพื่อเป็นข้อมูลส่งไปยังเอาต์พุตของระบบ

บทที่ 2

ทฤษฎีและหลักการ

ในการทำเครื่องรับส่งสัญญาณดิจิทัลผ่าน เส้นใยแก้ว นำแสงนี้ จะต้องใช้ความรู้ในเรื่องวงจรต่าง ๆ โดยใช้ทฤษฎีที่กล่าวถึงดังต่อไปนี้

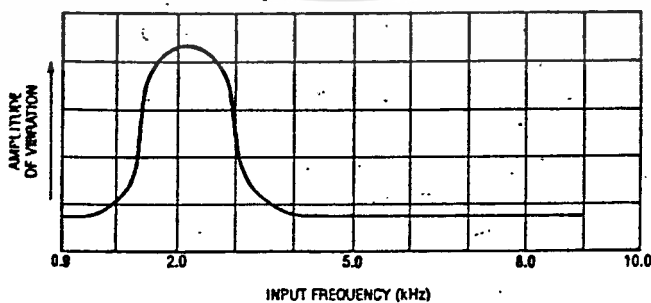
2.1 วงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)

คริสตอล (Crystal) คือ อุปกรณ์สำคัญตัวหนึ่งซึ่งใช้กำเนิดสัญญาณทางไฟฟ้าที่ความถี่ต่าง ๆ เพื่อใช้ในระบบสื่อสารต่าง ๆ โดยเน้นจำพวกที่ทำมาจากควอทซ์ เพราะว่ามันมีความทนทาน , ราคาถูก และสามารถหาพบได้ตามธรรมชาติในปริมาณมาก ๆ

คุณสมบัติทั่วไปของคริสตอล

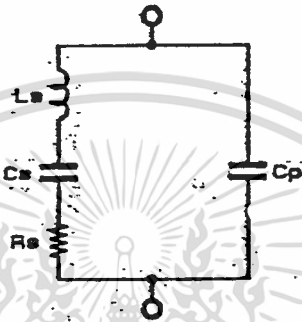
คริสตอลเป็นอุปกรณ์ที่ทำมาจากผลึกแร่ เช่น Quartz ซึ่งสามารถแสดงปรากฏการณ์ชนิดหนึ่งซึ่งเรียกว่า เพียโซอิเล็กทริกเอฟเฟค (Piezoelectric Effect) ปรากฏการณ์นี้จะเกิดการแลกเปลี่ยนทางกลกับทางไฟฟ้าอยู่ 2 แบบ คือ แบบแรกเป็นการเกิดแรงดันไฟฟ้าขึ้นระหว่างพื้นผิวหน้าทั้งสองด้านของคริสตอลเนื่องจากคริสตอลได้รับความเค้นทางกล เช่น การบีบ , การอัด , การเฉือนและการบิด ถ้าหากคริสตอลได้รับความเค้นอย่างต่อเนื่องเป็นคาบเวลาที่สม่ำเสมอ ผลลัพธ์ก็จะได้แรงดันไฟสลบออกมาซึ่งสามารถนำมาประยุกต์ใช้ในไมโครโฟนแบบคริสตอลและภาครับของอุปกรณ์ที่ใช้เสียง เป็นต้น ในทางตรงกันข้ามแบบที่สองเป็นการทำให้คริสตอลเกิดการสั่นโดยการป้อนแรงดันไฟฟ้าสลบให้กับพื้นผิวหน้าทั้งสองของคริสตอลซึ่งประโยชน์ของปรากฏการณ์แบบนี้เองที่เราใช้ในเครื่องกำเนิดความถี่

กราฟซึ่งแสดงขนาดของการสั่นต่อความถี่ของแรงดันที่ป้อนให้ถูกแสดงในรูปที่ 2.1.1 จะเห็นว่าความถี่ที่ใช้ถูกเปลี่ยนแปลงอย่างช้า ๆ ในขณะที่ขนาดของการสั่นจะเปลี่ยนแปลงตาม ความถี่ของแรงดันที่ทำให้คริสตอลเกิดการสั่นสูงสุด เรียกว่า ความถี่เรโซแนนซ์ (Resonant Frequency) โดยแต่ละตัวจะถูกกำหนดความถี่ขั้นมูลฐานให้เป็นความถี่เฉพาะ โดยในรูปเกิดขึ้นที่ความถี่ประมาณ 2.2 กิโลเฮิรตซ์ ซึ่งโดยทั่วไปคริสตอลจะมีการสั่นสะเทือนที่รวดเร็วและสูงมากที่ความถี่เรโซแนนซ์



รูปที่ 2.1.1 แสดงความถี่เรโซแนนซ์ของคริสตอล

สำหรับคริสตอลที่ยังไม่ได้บรรจุลงตัวถัง สามารถจะแทนได้ด้วยวงจรสมมูล RLC เรโซแนนซ์ ในรูปที่ 2.1.2 โดย R_s แทนวงจรสมมูลของความต้านทานทางกลที่ทำให้เกิดการสูญเสียพลังงาน L_s แทนวงจรสมมูลของมวลทางกลตามธรรมชาติของผลึก C_s เป็นวงจรสมมูลแทนแรงทางกลที่ทำให้ผลึกกลับคืนสู่สภาพเดิม (ความยืดหยุ่น) C_0 เป็นวงจรสมมูลของค่าความจุไฟฟ้า (Electrostatic Capacitor) เกิดขึ้นจากขั้วโลหะกับตัวคริสตอลเองที่ทำหน้าที่เป็นไดอิเล็กตริก และตัวเก็บประจุลึกลับยอื่น ๆ เมื่อทำการวัดค่า L_s แล้วพบว่ามีความมากเมื่อเทียบกับ R_s และ C_s ดังนั้นวงจรสมมูลของคริสตอลจึงกลายเป็นวงจรซึ่งมีค่าเสถียรภาพทางความถี่สูง (High-Q Tank) และถูกใช้แทนวงจรทางคิในการกำหนดความถี่ให้แก่วงจรออสซิลเลเตอร์



รูปที่ 2.1.2 วงจรสมมูลของคริสตอล

คริสตอลที่แทนด้วยวงจรสมมูลในรูปที่ 2.1.2 สามารถที่จะทำงานเป็นวงจรเรโซแนนซ์แบบอนุกรม หรือแบบขนานอย่างใดอย่างหนึ่ง ที่วงจรเรโซแนนซ์แบบอนุกรม (Series resonant) ความถี่ที่ได้ (f_s) จะเกิดขึ้นเมื่อค่ารีแอคแตนซ์ของ L_s และ C_s เท่ากัน ทำให้เหลือแต่ค่า R_s กับ C_p ซึ่งเป็นค่า impedance น้อย ๆ ความถี่เรโซแนนซ์แบบอนุกรมจะถูกกำหนดโดยคุณสมบัติทางกลเท่านั้น เหนือความถี่ f_s ขึ้นไปเล็กน้อย ค่ารีแอคแตนซ์ของ L_s และ C_s จะรวมกันเป็นค่า X_L ซึ่งเมื่อขนานกับ C_p และตัวเก็บประจุอื่น ๆ ในวงจรแล้ว จะเปลี่ยนเป็นวงจรเรโซแนนซ์แบบขนาน (Parallel resonant) หรือโหนดเรโซแนนซ์คริสตอล ซึ่งเหลือแต่ค่าความต้านทานที่เรียกว่า ค่าความต้านทานอนุกรมสมมูล (Equivalent series resistance : SR) ความถี่เรโซแนนซ์ที่ได้ (f_s) สามารถกำหนดได้จากอุปกรณ์ภายนอกที่เป็นวงจรออสซิลเลเตอร์และตัวคริสตอลเอง

ความถี่เรโซแนนซ์ (f_s) สามารถหาได้โดย

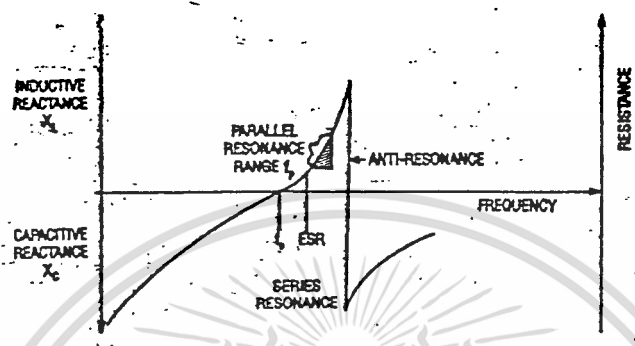
$$f_s = \frac{1}{2\pi\sqrt{L_s C_s}} \quad (2.1.1)$$

ความถี่ f_p โดย

$$f_p = \frac{1}{2\pi\sqrt{L_s C}} \quad (2.1.2)$$

$$C = \frac{C_s C_p}{C_s + C_p} \quad (2.1.3)$$

ในการใช้งาน คริสตอลจะทำงานร่วมกับวงจรประกอบที่เรียกว่า ค่าความจุของโหลด (Load Capacitance : C_L) ซึ่งมีค่าประมาณ 10-100 พิโคฟารัด ถ้า C_L มีค่าลดลงจะทำให้ความถี่เรโซแนนซ์ของวงจรรวม (คริสตอลรวมกับ C_L) มีค่าเพิ่มขึ้นจะทำให้ค่าความนำของคริสตอลก็เพิ่มขึ้นด้วย โดยปกติวงจรออสซิลเลเตอร์ที่ใช้วงจรเรโซแนนซ์แบบขนานจะมีอัตราการผลิตเปลี่ยนแปลงค่าอินดักทีฟของความนำไฟฟ้า (X_L) ต่อความถี่ ($\Delta x/\Delta t$) ต่ำกว่าแบบอนุกรม ดังนั้นการจูนในวงจรเรโซแนนซ์แบบขนานจึงทำได้ดีกว่า เพราะความถี่ที่สูงกว่าและต่ำกว่าความถี่เรโซแนนซ์จะถูกลดลงอย่างรวดเร็วซึ่งทำให้มีเสถียรภาพดี



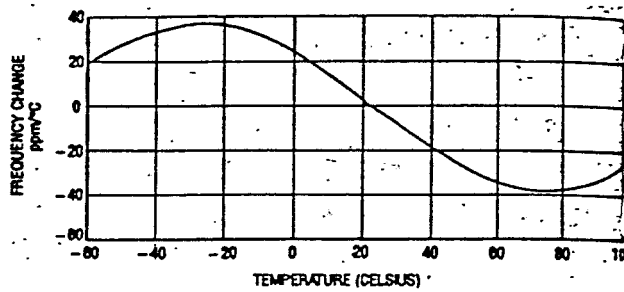
รูปที่ 2.1.3 แสดงคุณสมบัติของคริสตอลต่อความถี่

รูปที่ 2.1.3 เป็นการสรุปคุณลักษณะคริสตอลซึ่งแสดงว่ารีแอคแตนซ์ (X_C, X_L) กับความถี่ ความถี่ซึ่ง X_L จะถูกเปลี่ยนเป็น X_C อย่างทันที (ความต้านทานเข้าใกล้ค่าสูงสุด) เรียกว่า *Anti-resonance* ซึ่งวงจรออสซิลเลเตอร์ส่วนใหญ่จะไม่กำหนดค่าที่แน่นอนไว้

นอกจากนี้ยังมีคุณสมบัติปลีกย่อยของคริสตอลอีกอย่างหนึ่ง คือ ความสัมพันธ์ระหว่างความหนาแน่นของแผ่นควอทซ์กับความถี่เรโซแนนซ์ คือ $h = 65.5/f_R$ เมื่อ h คือ ความหนาของคริสตอลหน่วยเป็นนิ้ว และ f_R คือ ความถี่เรโซแนนซ์ หน่วยเป็นกิโลเฮิรตซ์ สมการนี้ใช้กับความถี่สูง ๆ และแผ่นควอทซ์ที่ใช้ต้องบางมาก ๆ ซึ่งที่ความถี่สูงกว่า 30 เมกะเฮิรตซ์ คริสตอลเปราะบางและแตกหักง่าย ถ้าใช้วิธีการตัดแบบธรรมดาซึ่งจะทำให้ผลิตภัณฑ์ที่ได้มีราคาสูง ดังนั้นเพื่อจะหลีกเลี่ยงปัญหานี้โดยใช้ขบวนการเคมีทำงานจนได้แผ่นควอทซ์บาง ๆ วิธีการนี้จะทำให้ได้ความถี่สูงกว่า 350 เมกะเฮิรตซ์ แต่ก็ยังมีราคาสูง ด้วยเหตุนี้ถ้าต้องการความถี่เรโซแนนซ์ที่สูงกว่า 30 MHz สามารถทำได้โดยการใช้โอเวอร์โทน(Overtone)ของความถี่พื้นฐาน (fundamental frequency) เช่นโอเวอร์โทนที่ 3, โอเวอร์โทนที่ 5, โอเวอร์โทนที่ 7 และโอเวอร์โทนที่ 9 เช่น ถ้าต้องการความถี่ 30 เมกะเฮิรตซ์ ซึ่งก็คือโอเวอร์โทนที่ 3 ของคริสตอลที่มีความถี่พื้นฐาน 10 เมกะ-เฮิรตซ์ ดังนั้นคริสตอลที่ใช้จึงมีราคาถูกและสามารถผลิตความถี่ได้สูงถึง 200 เมกะเฮิรตซ์ อย่างไรก็ตามการใช้โอเวอร์โทนของคริสตอลที่ผ่านขบวนการเคมีจะมีความถี่สูงถึง 500 เมกะเฮิรตซ์

ในการใช้งานความถี่คริสตอลจะไม่แน่นอนเหมือนที่คิดไว้บนตัวถัง ขึ้นอยู่กับอิทธิพลบางอย่างที่ทำให้คริสตอลเปลี่ยนแปลงความถี่ ได้แก่ อุณหภูมิและเวลา (Aging) ซึ่งความสัมพันธ์ของอุณหภูมิกับความถี่เรโซแนนซ์จะไม่คงที่ (ดังรูปที่ 2.1.4) คริสตอลทำงานที่ความถี่เรโซแนนซ์ ดังนั้นการป้อนกลับระหว่าง

อินพุทกับเอาต์พุทจะต้องระวังไม่ให้แรงดันตกคร่อมตัวคริสตอลมากเกินไป ซึ่งอาจทำให้คริสตอลทำงานผิดความถี่และเกิดความร้อนภายในตัวคริสตอลเองจนถึงระดับหนึ่งแล้วอาจจะทำลายตัวมันเองได้



รูปที่ 2.1.4 ผลกระทบจากอุณหภูมิที่มีผลต่อความถี่เรโซแนนซ์

วงจรออสซิลเลเตอร์ คือ วงจรผลิตสัญญาณความถี่เฉพาะค่าหนึ่ง ซึ่งสามารถคงความถี่นั้นไว้ภายในขอบเขตความถี่ที่จำกัดและสามารถจ่ายพลังงานที่มีทั้งขนาดและมุมที่แน่นอน เพื่อกำเนิดความถี่ที่คงที่ต่อไปเรื่อย ๆ การทำงานในลักษณะนี้จำเป็นต้องมีเงื่อนไข อันดับแรก คือ แรงดันป้อนกลับแบบบวก หรือ Regenerative เงื่อนไขที่สอง คือ พลังงานเกือบทั้งหมดที่ป้อนกลับไปยังวงจรฐาน ก่อนที่เราจะพิจารณาการทำงานของออสซิลเลเตอร์ เราจะต้องเข้าใจหลักการของ Q ก่อน ซึ่ง Q จะเป็นตัวบอกละเอียดภาพของวงจร โดยค่า Q สูง ๆ จะทำให้วงจรมีเสถียรภาพดี ค่า Q ของวงจรจูนแบบคริสตอลจะมีค่าสูงกว่าแบบ RCL หรือวงจร Tank 100-1000 เท่า ดังนั้นจึงเห็นได้ว่าวงจรออสซิลเลเตอร์ที่ใช้คริสตอลจะมีเสถียรภาพดีกว่า โดยเฉพาะคริสตอลที่ทำมาจากควอตซ์และค่า Q ที่สูง ๆ จะลดการเลื่อนของความถี่เนื่องจากอุณหภูมิ, การไม่คงที่ของแหล่งจ่ายแรงดันและยังมีสัญญาณรบกวนน้อยกว่าแบบปกติที่ใช้วงจร LC Tank ดังนั้นจึงมีสัญญาณเอาต์พุทที่บริสุทธิ์

การออกแบบวงจรคริสตอลออสซิลเลเตอร์

คุณลักษณะของวงจรคริสตอลออสซิลเลเตอร์มีดังนี้

- 1. คุณสมบัติการเป็นวงจรแบบเชิงเส้น (linear property) ช่วยในการควบคุมค่าเกน (gain) และเฟสชิฟของสัญญาณ (phase shift)
- 2. คุณสมบัติทางโอเวอร์โหลด (overload property) ช่วยในการควบคุมรูปร่างและขนาดแอมพลิจูดของสัญญาณที่ผลิตได้

สาเหตุที่มีวงจรคริสตอลออสซิลเลเตอร์หลายชนิด เนื่องจาก การออกแบบวงจรนั้นขึ้นอยู่กับการเปลี่ยนแปลงค่าความต้านทานภายในของคริสตอล ซึ่งจะทำให้ได้ความถี่ในช่วงกว้าง

- (1) ความถี่ของสัญญาณที่จะออสซิลเลตได้นั้นจะแปรค่าตามความต้านทานภายในของคริสตอล
- (2) การที่จะขับคริสตอลให้ทำงานได้นั้น ต้องทำให้ระดับอิมพีแดนซ์ของวงจรแมทช์กับค่าความต้านทานซึ่งค่อนุกรมอยู่ในคริสตอล (R_s)

อย่างไรก็ตามไม่ว่าค่าความต้านทานภายในของคริสตอลจะมีค่าเท่าไร แต่ระดับอิมพีแดนซ์ ของวงจรจะต้องเปลี่ยนแปลงตามให้ match กันอย่างเหมาะสม ซึ่งขึ้นอยู่กับวงจรมานั้น ๆ ด้วยว่าสามารถทำงานได้ดีที่สุดในช่วงความถี่ใด เนื่องจากวงจรออสซิลเลเตอร์นั้นไม่มีรูปแบบที่แน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดของวงจรออสซิลเลเตอร์ที่ใช้ควอทซ์คริสตอล แบ่งได้เป็น 3 ชนิดใหญ่ ๆ ดังนี้

1. **แบบพื้นฐาน** ใช้ที่ความถี่ไม่เกิน 20 เมกะเฮิรตซ์ เช่น วงจรแบบ Pierce และค่า Q ในวงจรจะมีค่าเท่ากับ 90 % ของค่า Q ภายในของคริสตอล

2. **แบบฮาร์โมนิค** ใช้ในช่วงความถี่ 20 - 100 เมกะเฮิรตซ์ประกอบด้วยวงจรแท่ง LC หรือเป็นระบบที่ใช้ L และ C ในการเลือกฮาร์โมนิคที่ต้องการ. โดยมีการใช้วงจร Emitter-coupled Harmonic คือ มีเสถียรภาพทางความถี่ แบบ short-term ดีที่สุด คือ มีการรบกวนทางเฟส (phase noise) ต่ำที่สุด และค่า Q ในวงจรมีค่าเท่ากับ 80 % ของค่า Q ภายในของคริสตอล

เงื่อนไขของวงจรแบบที่ 1 และ 2 คือ ต้องการส่วนประกอบของอุปกรณ์ที่เสถียร ในระบบการเลื่อนเฟส(shift phase)

3. **แบบบริดจ์** ใช้ในช่วงความถี่มากกว่า 100 เมกะเฮิรตซ์ เป็นวงจรที่มีความซับซ้อนมากกว่าสองแบบแรก แต่เป็นวงจรที่จะทำให้ได้ค่า Q ในวงจรมากกว่าค่า Q ภายในของคริสตอล มีหลักการคือการใช้การป้อนกลับแบบลบ เพื่อไปหักล้างกับส่วนของค่าความต้านทานภายในของคริสตอล โดยคิดค่า L และ C ภายในของคริสตอลด้วย มีลักษณะคือ จะช่วยให้เสถียรภาพทางความถี่แบบ short-term สูงขึ้น ใช้วงจร Butler-follower

เกณฑ์ที่ใช้ในการพิจารณาเลือกวงจรที่เราจะใช้ ประกอบด้วย

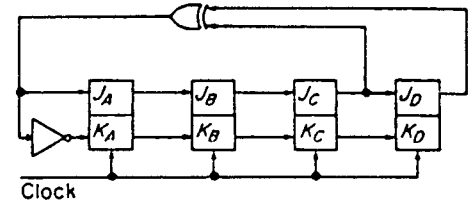
1. ค่าความถี่ที่เราต้องการในการออสซิลเลท
2. ค่า R_S ของคริสตอลที่เราใช้
3. ความเหมาะสมในด้านราคา
4. ปัญหาเนื่องจากความยุ่งยากซับซ้อนของวงจร
5. ความมีเสถียรภาพทางความถี่

2.2 วงจรสร้างพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)

วงจรสร้างพัลส์แบบสุ่มเป็นการสร้างชุดของข้อมูลขึ้นเพื่อใช้ในการทดสอบการรับส่งของเครื่องรับส่ง ซึ่งมีหลักการดังนี้

ชิฟรีจิสเตอร์ (shift register) ที่มีการป้อนกลับด้วยเอ็กซ์คลูซิฟออร์ (exclusive-OR)

ชิฟรีจิสเตอร์ที่มี 4 สเตจแสดงดังในรูป 2.2.1 มีการป้อนกลับด้วยเอ็กซ์คลูซิฟออร์จากสเตจ C และ D กล่าวคือเอาท์พุทของมันจะกลายเป็นอินพุทของสเตจแรก $J_A = C \oplus D$ เพื่อที่จะอธิบายลำดับของสเตจต่างสำหรับรีจิสเตอร์ เราจะต้องสมมติสถานะเริ่มต้นให้กับชิฟรีจิสเตอร์ให้อยู่ในสเตจที่ $D=0$, $C=0$, $B=0$ และ $A=1$ ในกรณีนี้ $J_A = 0 \oplus 0$ และเมื่อมันได้รับคล็อกคลุกต่อไปจะทำให้รีจิสเตอร์กลายเป็นสเตจที่ $D=0$, $C=0$, $B=1$ และ $A=0$ ลำดับของสเตจต่าง ๆ ที่สมมุติสำหรับรีจิสเตอร์ได้แสดงดังในตารางที่ 2.2.1 ค่าของฟังก์ชันของการป้อนกลับสำหรับแต่ละสเตจอยู่ในช่องของ f ในตาราง



S	D	C	B	A	f
S ₁	0	0	0	1	0
S ₂	0	0	1	0	0
S ₄	0	1	0	0	1
S ₉	1	0	0	1	1
S ₃	0	0	1	1	0
S ₆	0	1	1	0	1
S ₁₃	1	1	0	1	0
S ₁₀	0	1	0	1	1
S ₅	1	0	1	1	1
S ₁₁	1	0	1	1	1
S ₇	0	1	1	1	1
S ₁₅	1	1	1	1	0
S ₁₄	1	1	1	0	0
S ₁₂	1	1	0	0	0
S ₈	1	0	0	0	1

รูปที่ 2.2.1 เจนเนอเรเตอร์ของซีพรีจิสเตอร์ MLS ที่มี 4 สเตจ

ตารางที่ 2.2.1 MLS สำหรับซีพรีจิสเตอร์ที่มี 4 สเตจ

จะเห็นได้ว่ามีทั้งหมด 15 สเตจซึ่งเป็นจำนวนสูงสุดของสเตจที่มีได้ของรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยเอ็กซ์คลูซีฟออร์ และลำดับเหล่านี้ได้ถูกกำหนดให้เป็นลำดับที่มีความยาวสูงสุด (maximum-length sequence:MLS) สเตจ S₀ = 0000 ไม่สามารถถูกรวมเป็นลำดับของสเตจเพราะว่ามันจะทำให้เกิดสเตจล็อกอิน (lock-in) คือ ถ้ารีจิสเตอร์เข้าสู่สเตจนี้ J_A = 0 ⊕ 0 = 0 ดังนั้นรีจิสเตอร์จะไม่สามารถออกจากสเตจนี้ได้เมื่อคล็อกถูกตัดไปและถูกต่อๆ ไปมาถึง โดยทั่วไปแล้ว ลำดับที่มีความยาวสูงสุดสำหรับแต่ละวงจรจะพิจารณาได้โดย

$$l = 2^N - 1 \tag{2.2.1}$$

โดย N เป็นจำนวนของสเตจในซีพรีจิสเตอร์

ตารางที่ 2.2.2 แสดงฟังก์ชันการป้อนกลับ (feedback function) ซึ่งจะให้ลำดับที่มีความยาวสูงสุดสำหรับการต่อ N สเตจถึง 18 สเตจ

สำหรับ MLS อื่น ๆ ที่ใช้ประโยชน์โดยที่มีการใช้จำนวนรีจิสเตอร์เท่ากัน ยกตัวอย่างเช่น ถ้าทำการอินเวอร์สฟังก์ชัน C ⊕ D ซึ่งถูกใช้เป็นฟังก์ชันของการป้อนกลับ จากนั้นจะได้ MLS ออกมา แสดงดังตารางที่ 2.2.3 (a)

No of stages, N	Feedback equation	No of stages, N	Feedback equation
1	A	10	G ⊕ J
2	A ⊕ B	11	I ⊕ K
3	B ⊕ C	12	F ⊕ H ⊕ K ⊕ L
4	C ⊕ D	13	I ⊕ J ⊕ L ⊕ M
5	C ⊕ E	14	D ⊕ H ⊕ M ⊕ N
6	E ⊕ F	15	N ⊕ O
7	F ⊕ G	16	D ⊕ M ⊕ O ⊕ P
8	D ⊕ E ⊕ F ⊕ H	17	N ⊕ O
9	E ⊕ I	18	K ⊕ U

ตารางที่ 2.2.2 ฟังก์ชันการป้อนกลับสำหรับ MLS

ในการสร้าง Non-MLS จากรีจิสเตอร์ 4 แสดงได้ โดยการป้อนกลับด้วยเอ็กซ์คลูซีฟออร์แบบอื่นๆ บางแบบ ยกตัวอย่างเช่น ถ้าฟังก์ชันการป้อนกลับ คือ $B \oplus D$ หนึ่งในสี่คอนกรีตที่ถูกรสร้างขึ้นจะแสดงดังตารางที่ 2.2.4 ซึ่งคอนกรีตที่ถูกรสร้างขึ้นจะขึ้นอยู่กับสถานะเริ่มต้นของรีจิสเตอร์

S	D	C	B	A	f	S	D	C	B	A	f	S	D	C	B	A	f
S ₁	0	0	0	1	0	S ₃	0	0	1	1	1	S ₆	0	1	1	0	1
S ₂	0	0	1	0	1	S ₇	0	1	1	1	1	S ₁₃	1	1	0	1	1
S ₃	0	1	0	1	0	S ₁₅	1	1	1	1	0	S ₁₁	1	0	1	1	0
S ₁₀	1	0	1	0	0	S ₁₄	1	1	1	0	0						
S ₄	0	1	0	0	0	S ₁₂	1	1	0	0	1						
S ₅	1	0	0	0	1	S ₉	1	0	0	1	1						

ตารางที่ 2.2.4 Non-MLS ที่ถูกรสร้างขึ้นโดยรีจิสเตอร์ 4 แสดงที่มีการป้อนกลับด้วยฟังก์ชัน $B \oplus D$

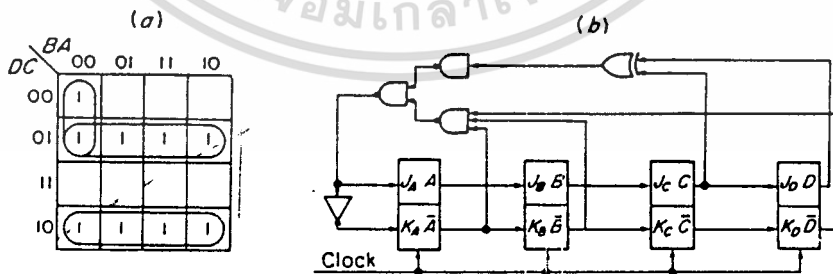
วงจรกำเนิดเบื้องต้นของ MLS ที่แสดงดังในรูป 2.2.1 ไม่มีความจำเป็นที่จะต้อง self-starting ตั้งแต่ทำการเปิดสวิสช์ สถานะเริ่มต้นของวงจรกำเนิดอาจจะเป็น 0000 เมื่อวงจรอยู่ในสถานะนี้มันจะไม่มีทางออกจากสถานะนี้ได้เลย อย่างไรก็ตาม เมื่อทำการเปลี่ยนแปลงเพียงเล็กน้อยก็สามารถสร้างวงจรถูกกำเนิดที่เป็นแบบ self-starting ได้ การเปลี่ยนแปลงที่จำเป็นในทางลอจิคอล คือ การเพิ่มเทอม $\overline{A} \overline{B} \overline{C} \overline{D}$ ในสมการการป้อนกลับ ดังนั้น จะได้

$$f = C \oplus D + \overline{A} \overline{B} \overline{C} \overline{D} \tag{2.2.2}$$

ฟังก์ชันนี้จะถูกพล็อตลงบนคาร์โนแมปแสดงดังในรูป 2.2.2 (a) และหลังจากทำการลดรูปแล้ว จะได้

$$f = C \oplus D + \overline{A} \overline{B} \overline{D} \tag{2.2.3}$$

การสร้างวงจรถูกกำเนิดแบบ self-starting ได้แสดงดังรูป 2.2.2(b)

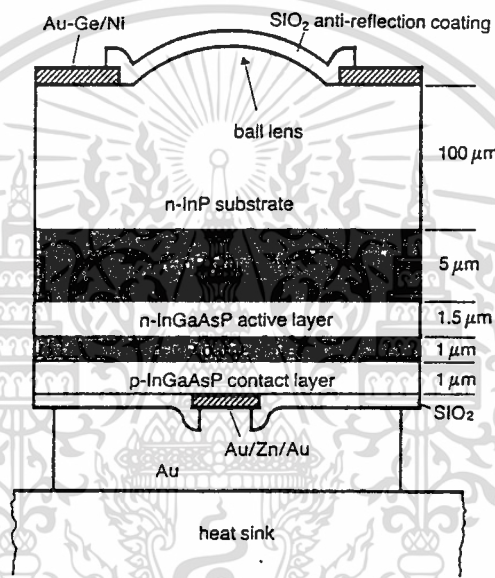


รูป 2.2.2 (a) K-map plot สำหรับวงจรถูกกำเนิด MLS แบบ self-starting (b)

2.3 โครงสร้างและคุณสมบัติของไดโอดเปล่งแสง LED(Light Emitting Diode)

ในส่วนเครื่องส่ง ก่อนที่จะส่งสัญญาณแสงไปบนเส้นใยแก้วนำแสง จะต้องผ่านวงจรขับ (Driving Circuit) ซึ่งจะเปลี่ยนสัญญาณไฟฟ้าเป็นกระแสเพื่อขับให้ LED เปล่งแสงออกมา

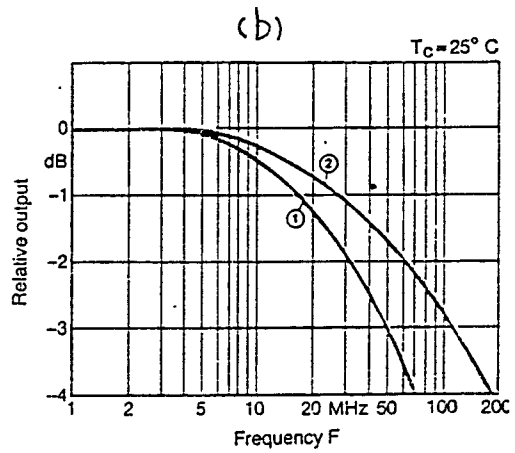
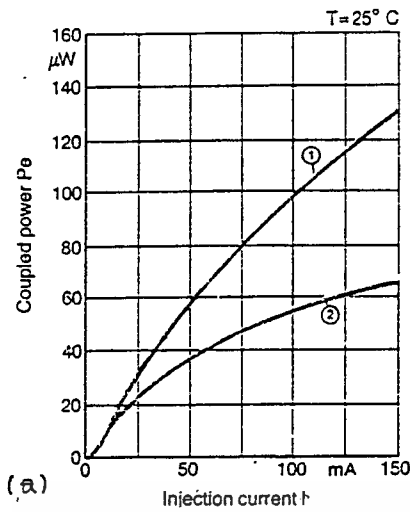
โครงสร้างพื้นฐานอย่างง่าย ๆ ที่ถูกใช้สำหรับ LED ในการใช้งานเพื่อแสดงผล ประกอบด้วยเพียง รอยต่อ P-N เดียวเท่านั้น ไดโอดที่ใช้ในการสื่อสารออกแบบโดยมีการดัดแปลงเพื่อให้เหมาะสมกับพารามิเตอร์ของ LED เช่น ประสิทธิภาพทางควอนตัม การแพร่กระจายแบบรูปกรวยและช่วงความถี่ของการมอดูเลท โครงสร้างของไดโอดชนิดนี้แสดงดังในรูปที่ 2.3.1 มันจะประกอบด้วยโครงสร้างหลาย ๆ ชั้นที่เป็นเช่นนี้จะทำให้พาหะส่วนน้อยถูกกักไว้ในบริเวณที่ใกล้ ๆ กับ รอยต่อ P-N ซึ่งเป็นผลที่ถูกใช้ในการพิจารณาเพื่อปรับปรุงประสิทธิภาพทางควอนตัม



รูปที่ 2.3.1 โครงสร้าง LED สำหรับการใช้งานในเส้นใยแก้วนำแสง

ความหนาแน่นของการแพร่สามารถทำให้เพิ่มขึ้นและค่าคาปาซิแตนซ์ของไดโอดสามารถถูกทำให้ลดลงโดยการลดพื้นที่สัมผัสลง คุณสมบัติของการแพร่กระจายจะขึ้นอยู่กับโคซายน์ของมุมของการแพร่กระจายของ LED เราสามารถทำให้มุมนั้นแคบลงได้ โดยการนำเลนส์มาวางไว้ที่ผิวหน้าของ LED จะเป็นผลทำให้ประสิทธิภาพในการคับปลิงเพิ่มขึ้นไปยังเส้นใยแก้วนำแสงเมื่อเส้นผ่าศูนย์กลางของพื้นที่การแพร่มีขนาดเล็กกว่าเส้นผ่าศูนย์กลางของ core ของเส้นใยแก้วนำแสง รูปที่ 2.3.2 (a) แสดงคุณสมบัติทั้งสองชนิดสำหรับความสามารถในการส่งผ่านแสงไปยังเส้นใยแก้วนำแสงแบบ graded-index โดยการฉีดกระแสของ LED ชนิดนี้ และในรูปที่ 2.3.2 (b) พล็อตของความถี่ที่มีความสัมพันธ์กับผลตอบสนองกับแบนด์วิดธ์ 3 เดซิเบล ระหว่าง 50 และ 200 เมกะเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3.2 (a) กราฟแสดงคุณลักษณะของเอาต์พุตของแสงกับกระแส
(b) ผลตอบสนองทางความถี่

Superluminescent LEDs

การแพร่ที่ถูกกระตุ้น (Stimulated emission)

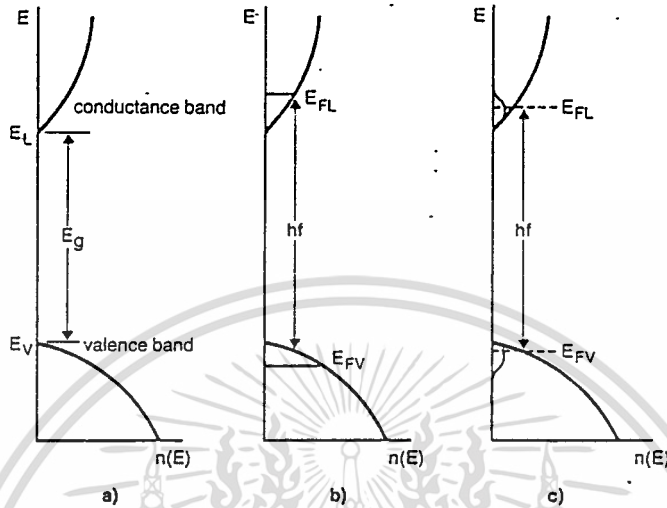
การแพร่ที่เกิดขึ้นโดยธรรมชาติ สามารถถูกทำให้เกิดการขยายโดยการแพร่ที่ถูกกระตุ้นหรือรองรับ การดูดซึมที่ถูกกระตุ้น การดูดซึมหรือการแพร่เกิดขึ้นโดยขึ้นอยู่กับสถานะการครอบครองในแถบตัวนำหรือ แถบวาเลนซ์ รูปที่ 2.3.3 แสดงพลังงาน E ที่ใช้ในการข้ามสถานะ โดยมีความหนาแน่นของพลังงาน $n(E)$ สำหรับสารกึ่งตัวนำ เมื่อเกิดสมดุลย์ทางความร้อนขึ้นจะมีสถานะที่เข้าครอบครองแถบวาเลนซ์และอีกส่วน ที่เป็นอิสระในแถบตัวนำ

ในรูปที่ 2.3.3 (a) ในสารกึ่งตัวนำแบบอินทรีนสิคที่ $T = 0$ องศาเคลวิน การครอบครองสถานะ สามารถทำให้อยู่ในสถานะตรงกันข้ามได้เมื่อมีอะตอมที่อยู่ในสถานะที่ถูกกระตุ้นมากกว่าสถานะที่ไม่ได้รับการกระตุ้น รูปที่ 2.3.3 (b) แสดงการเปลี่ยนแปลงสถานะเป็นตรงข้ามที่ $T = 0$ องศาเคลวิน และ รูปที่ 2.3.3 (c) ที่ $T > 0$ องศาเคลวิน ในการเปลี่ยนสถานะเป็นตรงข้ามจะต้องให้ระดับผลต่างของพลังงาน $E_{FL} - E_{FV}$ มีค่ามากกว่าช่องว่างของแถบพลังงาน E_g การเปลี่ยนแปลงสถานะเป็นตรงข้ามสำหรับการ แพร่ที่ถูกกระตุ้นก็จะเกิดขึ้น

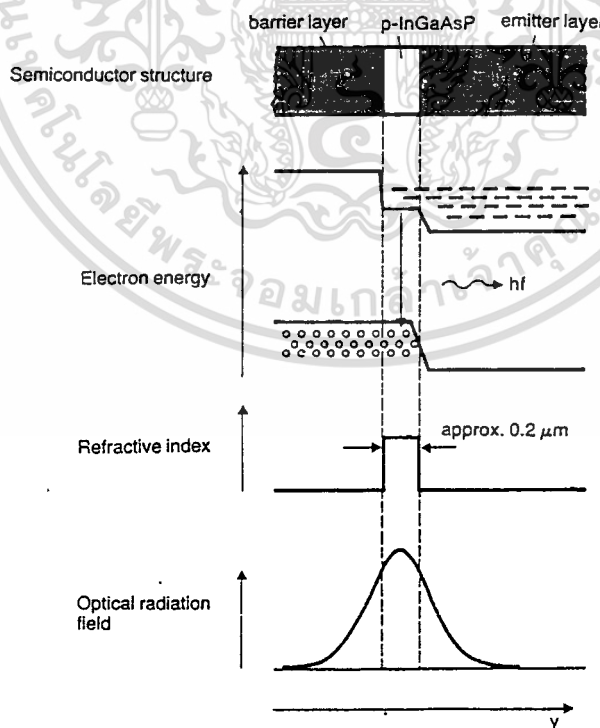
โครงสร้าง double heterojunction

เพื่อที่จะเพิ่มความเป็นไปได้ของการเกิดการแพร่ที่ถูกกระตุ้นให้มากที่สุดเท่าที่จะทำได้ โฟตอนที่ถูก ทำให้เกิดการแพร่ควรถูกขังอยู่ในบริเวณรอยต่อ P-N นานที่สุดเท่าที่จะทำได้ ที่จะเป็นเช่นนี้ได้เป็นผลสืบเนื่องมาจากการใช้โครงสร้างไดโอดเป็นแบบ double heterojunction ซึ่งแสดงดังในรูปที่ 2.3.4 ชั้นของการ แพร่ (emitter layer) ชั้นที่สองถูกสร้างขึ้นจากสาร n-InP จากนั้นจะเป็น p-InGaAsP ชั้นบาง ๆ (0.1 ถึง 0.2 ไมครอน) ซึ่งถูกจำกัดโดย p-InP barrier layer ดังนั้นการรวมตัวขึ้นใหม่ (recombination) จะเกิดขึ้นในชั้นบาง ๆ ของ InGaAsP ด้วยช่องว่างของแถบพลังงานแคบ ๆ ซึ่งถูกกำหนดให้เป็น active zone โดยที่ double heterojunction จะแสดงตัวเป็นเหมือนท่อนำคลื่นของแสงและกักให้พาหะส่วนน้อยอยู่ในชั้นบาง ๆ ทั้งนี้เพราะว่าชั้นของ InGaAsP ดัชนีการหักเหมากกว่าชั้นของ InP ท่อนำคลื่นของแสงจะเป็น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก้นำไปใช้

สาเหตุให้เกิดการแพร่กระจายของการแพร่เพื่อให้เกิดการเดินทางตลอดรอยต่อ P-N มันจะถูกขยายอย่างเพียงพอโดยการแพร่ที่ถูกกระตุ้น ความกว้างของสายจะถูกทำให้ลดลงโดย $\Delta\lambda$ ตั้งแต่ 40 ถึง 60 นาโนเมตร ตามผลลัพธ์ของการแพร่ที่ถูกกระตุ้น ไดโอดที่มีการแพร่เกิดจากการถูกกระตุ้น เราเรียกว่า **superluminescent LED**

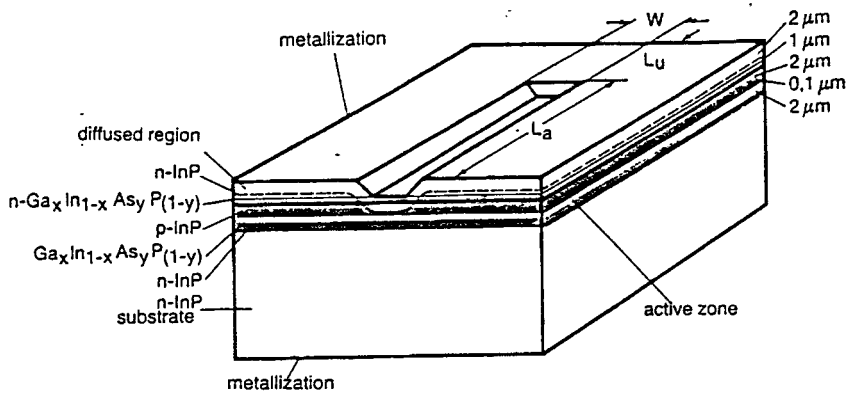


รูปที่ 2.3.3 สถานะการครอบครองในแถบตัวนำและแถบวาเลนซ์สำหรับ (a) สมดุลย์ความร้อน (b) การเปลี่ยนสถานะเป็นตรงข้ามของสารกึ่งตัวนำที่ $T = 0$ องศาเคลวิน (c) การเปลี่ยนสถานะเป็นตรงข้ามของสารกึ่งตัวนำที่ $T > 0$ องศาเคลวิน



รูปที่ 2.3.4 ฟังก์ชันของ double heterostructure

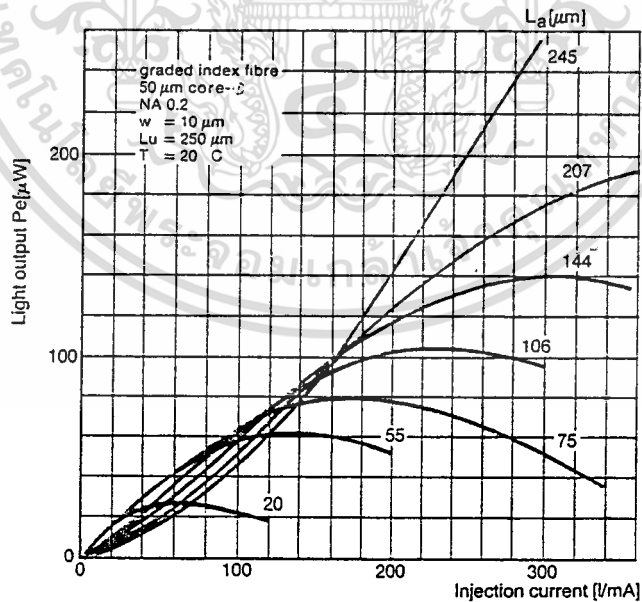
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3.5 โครงสร้างของ Superluminescent LED

โครงสร้างและคุณสมบัติของ superluminescent

รูปที่ 2.3.5 แสดงโครงสร้างของ superluminescent LED การเรียงลำดับของชั้นได้ถูกอธิบายมาแล้วข้างต้นใน double heterostructure จุดสัมผัสจะเป็นแผ่นแคบ ๆ ซึ่งจะได้คลุมไปตลอดความยาวของไดโอด การขยายโดยการแพร่ที่ถูกระตุ้นสามารถเกิดขึ้นได้เฉพาะในขอบเขตของ L_a เท่านั้น และการดูดซึม (absorption) จะเกิดขึ้นในขอบเขตของ L_a รูป 2.3.6 แสดงกำลังของแสงที่ถูกทำให้แตกกระจายไปยังเส้นใยแบบ graded-index และการจัดกระแสสำหรับ LED ด้วยจุดสัมผัสของความแตกต่างของความยาว L_a การแพร่ที่เกิดขึ้นตามธรรมชาติจะมี action zone ที่สั้นกว่า และคุณสมบัติแสดงการอิมิตัวมากกว่าที่เกิดใน LED ความยาวกว่าและแข็งแรงกว่าของ active zone ซึ่งเป็นผลเนื่องมาจากการแพร่ที่ถูกระตุ้น และทำให้คุณสมบัติของมันมีความเป็นเชิงเส้นมาก



รูปที่ 2.3.6 กราฟความสัมพันธ์ระหว่างกำลังงานของเอาท์พุทกับกระแสที่ส่งไปยัง LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 วงจรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)

วงจรขยายทรานซิมพีแดนซ์เป็นวงจรส่วนหน้าของเครื่องรับที่ใช้แปลงสัญญาณแสงที่เข้ามาให้เป็นสัญญาณไฟฟ้าเพื่อใช้ในวงจรต่อ ๆ ไป โดยใช้ PD (Photodiode) แปลงสัญญาณแสงเป็นสัญญาณไฟฟ้า

อุปกรณ์รับแสง (Photodetectors)

อุปกรณ์ดีเทคต์สัญญาณแสงที่นิยมใช้ในระบบการสื่อสารเส้นใยแสงมี 2 ชนิดคือ PIN photodiode และ Avalanche photodiode โครงสร้างอย่างง่ายที่สุดของโฟโตไดโอด คือ เป็นสารกึ่งตัวนำแบบรอยต่อ p-n ซึ่งมีช่องว่างของพลังงานระหว่างแบนด์น้อยกว่าพลังงานแสงของสัญญาณแสงที่ถูกดีเทคต์ โดยจะทำงานภายใต้การรีเวอร์สไบอัส

แสงที่เดินทางเข้ามาจะถูกดูดเอาไว้ภายในดีฟลิตชั้นเลเยอร์และสร้างคู่อิเล็กตรอน-โฮล ซึ่งจะไหลไปในทิศทางตรงกันข้ามภายใต้อิทธิพลของสนามไฟฟ้าในดีฟลิตชั้นเลเยอร์นี้ กระแสของแสงที่ถูกสร้างในวงจรภายนอกแสดงดังสมการ

$$I_p = \frac{\eta e P}{h \nu} = R P \tag{2.4.1}$$

โดย P คือ พลังงานแสงที่ตกกระทบ

e คือ ประจุอิเล็กตรอนมีค่าเท่ากับ 1.6×10^{-19} C.

hν คือ ค่าพลังงานของแสง

η คือ ค่าสัมประสิทธิ์การดีเทคต์ทางควอนตัม

R คือ ค่าผลกระทบบของการดีเทคต์ ซึ่งมีความสัมพันธ์กับค่าสัมประสิทธิ์การดีเทคต์ทางควอนตัม

ดังนั้น

$$R = \frac{\eta e}{h \nu} \tag{2.4.2}$$

ผลตอบสนองทางเวลาของโฟโตไดโอดพิจารณาได้จาก ค่าเวลาที่ใช้สำหรับสร้างอิเล็กตรอนและโฮล เพื่อให้ไปถึงอุปกรณ์ปลายทางโดยผ่านการไหลหรือการแพร่ และค่าคงที่ทางเวลา เนื่องจากการแพร่เป็นกระบวนการอย่างช้า ๆ เราต้องการจำนวนพาหะที่น้อยที่สุดในการแพร่โดยการทำให้ขอบเขตของดีฟลิตชั้นเลเยอร์หนาหรือกว้างให้เพียงพอที่จะดูดแสงที่ตกกระทบส่วนใหญ่ไว้ได้ ซึ่งทำได้โดยการเพิ่มการ low doped intrinsic layer ระหว่างรอยต่อ pn เป็นผลในโครงสร้างของ PIN

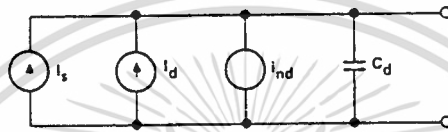
ประโยชน์สองอย่างของโครงสร้างแบบ PIN คือ อย่างแรกได้ค่าสัมประสิทธิ์การดีเทคต์ทางควอนตัม (η) จะเพิ่มขึ้นซึ่งเป็นการสูญเสียพาหะเนื่องจากการรวมกันใหม่ผ่านกระบวนการแพร่อย่างช้า ๆ มีค่าต่ำที่สุด อย่างที่สอง คือ ทำให้ใช้ค่าความนำไฟฟ้า (capacitance) ต่ำลง

สำหรับโครงสร้างแบบ APD จะต้องทำการเพิ่มค่าโวลเตจที่ทำการรีเวอร์สไบอัสให้เพียงพอที่คู่อิเล็กตรอน-โฮลของโฟตอนหนึ่ง ๆ ที่สร้างขึ้นสามารถสร้างพาหะได้เพิ่มขึ้นผ่านกระบวนการไอโอไนเซชัน ผลรวมของกระแสของสัญญาณที่สร้างขึ้นโดยคูณด้วยค่าอัตราขยายอะวาแลนซ์ (G) ดังสมการ

$$I_p = \frac{\eta e G P}{h\nu} = RGP \quad (2.4.3)$$

เนื่องจากอัตราขยายอะวาแลนซ์เป็นกระบวนการแบบแรมดอมทำให้เกิดสัญญาณรบกวนได้
อย่างไรก็ตามจะนิยมใช้ APD ในเครื่องรับที่ต้องการ sensitivity ที่ดีมากกว่า PIN

สำหรับค่าสัมประสิทธิ์ทางควอนตัมที่สูงนั้นจะมีการเลือกวัสดุของโฟโตไดโอดที่เหมาะสมกับค่าช่วง
ของคลื่นตกกระทบ โดยการตีเทคคลื่นที่มีความยาวคลื่นสั้น (0.8-0.9 ไมครอน) จะนิยมใช้แบบซิลิคอน
สำหรับคลื่นที่มีความยาวคลื่นยาว (1.1-1.6 ไมครอน) นิยมใช้แบบเจอร์มาเนียมและกลุ่มสารในหมู่ 3-5 เช่น
InGaAsP และ GaAlAsSb



รูปที่ 2.4.1 วงจรสมมูลของโฟโตไดโอด

วงจรสมมูลสัญญาณขนาดเล็กของโฟโตไดโอดแสดงดังรูปที่ 2.4.1 แหล่งกำเนิดสัญญาณกระแส I_p
กำหนดจากค่ากำลังตกกระทบจากสมการที่ 2.4.4 ค่าความนำไฟฟ้า C_d เป็นค่าความนำไฟฟ้าของอุปกรณ์
ภายใต้การรีเวอร์สไบอัสโวลเตจ แหล่งกำเนิด ค่ากระแสกระตุ้น (dark current : I_d) หาได้จากสมการดังนี้

$$I_d = I_{du} + I_{dm}G \quad (2.4.4)$$

โดย I_{du} เป็นส่วนประกอบของค่ากระแสกระตุ้นที่ไม่ได้ถูกคูณ

I_{dm} เป็นส่วนประกอบของค่ากระแสกระตุ้นที่ถูกคูณโดยกระบวนการขยายของอะวาแลนซ์

สัญญาณรบกวนของโฟโตไดโอดเนื่องจากกระแสกระตุ้นแทนด้วยแหล่งกำเนิดกระแสรบกวน (i_{nd})
ซึ่งค่าความหนาแน่นของสเปกตรัมข้างหนึ่งแสดงได้ดังสมการ

$$N_d(f) = 2eI_{du} + 2eI_{dm}^2 F(G) \quad (2.4.5)$$

โดย $F(G)$ เรียกว่า ผลของสัญญาณรบกวนของอะวาแลนซ์ ซึ่งแสดงดังสมการ

$$F(G) = kG + (1-k)(2 - 1/G) \quad (2.4.6)$$

ค่าพารามิเตอร์ k เป็นค่าสัมประสิทธิ์ของอัตราส่วนของค่าคงที่ของการไอโอไนเซชันของโฮลและ
อิเล็กตรอนของ APD ซึ่งบางครั้งในการคำนวณทางคณิตศาสตร์จะประมาณค่า $F(G)$ ดังนี้

$$F(G) = G^x \quad (2.4.7)$$

โดย x เป็นส่วนของผลของสัญญาณรบกวน

สังเกตว่าทั้ง I_{du} และ I_{dm} จำเป็นสำหรับการทำให้คุณลักษณะของ APD สมบูรณ์เนื่องจากกระแส กระตุ้น I_u ขึ้นอยู่กับ I_{du} ขณะที่ สัญญาณรบกวนของกระแสกระตุ้น I_{nd} ขึ้นอยู่กับ I_{dm}

ในการสร้างวงจรมายทราวมพีแอนด์ซีจะต้องหลีกเลี่ยงความเท่ากันและปัญหาช่วงที่เปลี่ยนแปลงได้จำกัดและมีวงจรมายทราวมพีแอนด์ซีตามลำดับ โดยค่า R_f คือค่าความต้านทานของการป้อนกลับและค่า C_f เป็นค่าพาราซิติกคาปาซิแตนซ์ และผลตอบสนองทางความถี่ของวงจรมายทราวมพีแอนด์ซีจะเป็นตามสมการ

$$f = \frac{A}{2\pi R_f (C + AC_f)} \tag{2.4.8}$$

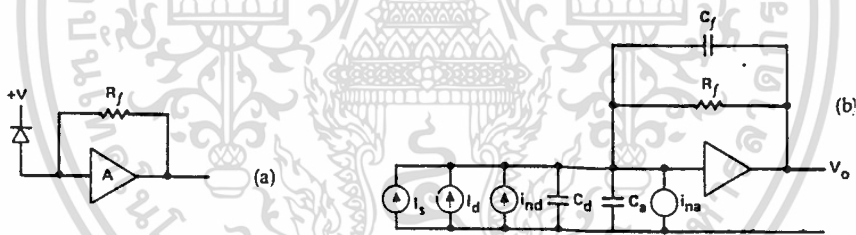
โดยที่ A เป็นอัตราขยายโวลเตจ ขณะโอเพนลูป

C เป็นอินพุตคาปาซิแตนซ์รวม(ดีเทคเตอร์และอินพุตคาปาซิแตนซ์)

สำหรับช่วงความถี่ของวงจรมายทราวมพีแอนด์ซีสามารถทำการเพิ่มโดยการเพิ่มค่า A หรือลดค่า R_f (ซึ่งในการลดค่า R_f จะทำให้เกิดการรบกวนเพิ่มขึ้นด้วย)

ด้วยเหตุนี้วงจรที่ต้องการช่วงความถี่กว้าง ๆ จะทำให้การเพิ่มค่า A โดยให้ R_f มีค่าสูง ๆ แต่สำหรับช่วงความถี่ที่มีค่าสูงสุด จากการเพิ่มค่า A จะถูกจำกัดด้วยเหตุผล 2 ประการคือ

1. สำหรับการใช้ใน ช่วงความถี่กว้าง ๆ ค่า A จะถูกจำกัดโดยผลของอัตราขยายในช่วงความถี่จำกัด และ ความล่าช้าที่เกิดจากทรานซิสเตอร์



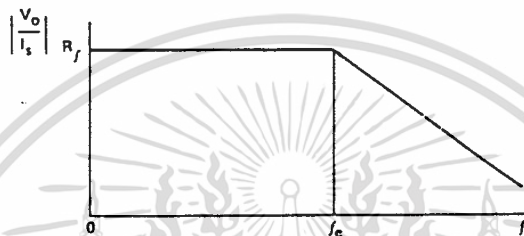
รูปที่ 2.4.2 (a) รูปแบบของวงจรมายทราวมพีแอนด์ซี (b) วงจรสมมูล

2. จากสมการที่ 2.4.8 ถ้า A มีค่านันต์ ช่วงความถี่จะมีค่าขึ้นอยู่กับค่าคงที่ทางเวลา $R_f C_f$ ดังนั้นถ้าทำการพิจารณา C_f เพิ่มขึ้น ค่า R_f จะมีค่าลดลงเพื่อที่จะได้ช่วงความถี่ที่ต้องการ เพราะฉะนั้นค่าความต้านทานป้อนกลับจะมีค่าต่ำกว่าความต้านทานที่โหลดในการออกแบบ

ประโยชน์ของการออกแบบทรานซิสเตอร์คือ ทำให้ได้รับช่วงไดนามิกที่กว้างขึ้นมากกว่าเดิม พิจารณาจากรูปที่ 2.4.3 ส่วนประกอบของความถี่ทั้งหมดภายในแบนด์วิธของสัญญาณจะมีขนาดเพิ่มขึ้น นอกจากนี้การที่มีค่าความต้านทานป้อนกลับ (feedback resistance : R_f) น้อยกว่าค่าความต้านทานโหลดใช้ในการออกแบบวงจรที่ใช้ค่าอิมพีแดนซ์สูงทำให้วงจรมายทราวมพีแอนด์ซีสามารถทนต่อการป้อนอินพุตที่มีระดับของกำลังของสัญญาณแสงสูง ๆ ได้ โดยปกติช่วงไดนามิกสามารถหาได้จากผลคูณระหว่าง

อัตราขยายโวลเตจขณะเปิดวงจร (open-loop voltage gain : A) และอัตราส่วน R_L/R_f ซึ่งปกติจะสามารถได้ ช่วงไดนามิกมากกว่าการออกแบบที่ใช้อิมพีแดนซ์สูงถึง 20-30 เดซิเบล

ทางเลือกกว่าเราจะใช้การออกแบบที่ใช้ค่าอิมพีแดนซ์สูงหรือแบบทรานอิมพีแดนซ์ขึ้นอยู่กับ การพิจารณาว่าเราจะใช้ค่า sensitivity หรือ ช่วงไดนามิก เป็นเกณฑ์ในการพิจารณา ซึ่งโดยปกติแล้วถ้าใช้อะวา แลนซ์โฟโตไดโอดแบบซิลิคอนที่ใช้สำหรับช่วงความยาวคลื่นสั้นวงจรรขยายของเครื่องรับจะเลือกใช้แบบ ทรานอิมพีแดนซ์ เนื่องจากค่าอัตราขยายของอะวาแลนซ์จะช่วยชดเชยค่าของสัญญาณรบกวนของวงจรรขยาย ที่เพิ่มขึ้นได้ สำหรับเครื่องรับที่ใช้พินโฟโตไดโอดเป็นตัวดีเทคนิคมิใช้วงจรรขยายที่มีค่าอิมพีแดนซ์สูงมากกว่า เนื่องจากต้องการเครื่องรับที่มีค่า sensitivity สูง ๆ เป็นเกณฑ์ในการพิจารณา



รูปที่ 2.4.3 ผลตอบสนองทางความถี่ของวงจรรขยายทรานอิมพีแดนซ์

2.5 วงจรกรองช่วงความถี่(Band-Pass Filters)

วงจรรองความถี่จะยอมให้ความถี่ที่เหมาะสมย่านหนึ่ง (ย่านความถี่ผ่าน) เท่านั้นผ่านไปได้กล่าวคือ ย่านความถี่สูงและต่ำจะถูกบล็อกเอาไว้ คุณลักษณะของวงจรรหลาย ๆ แบบในทางขนาดสำหรับแบนด์พาสฟิลเตอร์ ได้แสดงไว้ในรูป.2.5.1 ช่วงของความถี่ที่ผ่านได้ถูกเรียกว่า “ ช่วงกว้างของความถี่ (Bandwidth : BW) “ และถูก จำกัดด้วยความแตกต่างระหว่างขอบของช่วงผ่าน โดยการใช้ ω_1 และ ω_2 ได้แสดงดังในรูปเพื่อกำหนดขอบของ ช่วงผ่านเราจะได้

$$BW = \omega_2 - \omega_1 \tag{2.5.1}$$

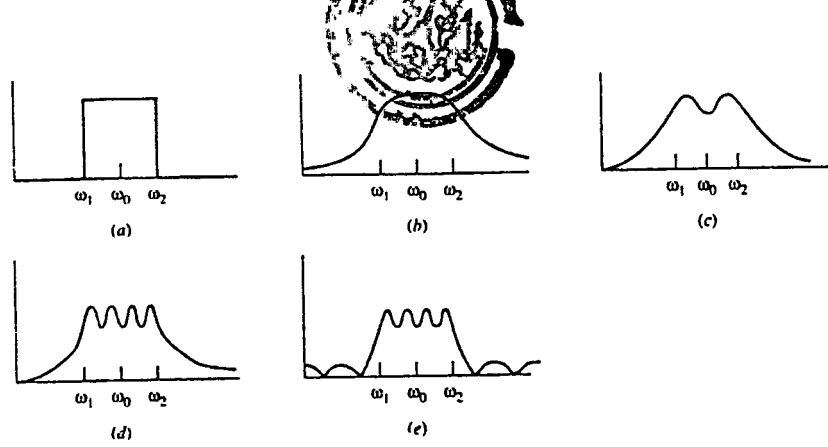
ความถี่กลาง ω_0 ของช่วงผ่านถูกจำกัดด้วยค่าเฉลี่ยทางคณิตศาสตร์ของความถี่ที่ขอบ จะได้

$$\omega_0 = \sqrt{\omega_1 \omega_2} \tag{2.5.2}$$

โดยที่รูปที่ 2.5.1 (a) แสดงให้เห็นถึงคุณลักษณะของแบนด์พาสฟิลเตอร์ในอุดมคติ รูปที่ 2.5.1(b) แสดงคุณ ลักษณะของแบนด์พาสฟิลเตอร์ที่บริเวณของพาสแบนด์ไม่มีริบเปิ้ล (monotonic) ซึ่งทั้งสองข้างของ ความถี่กลาง ω_0 ไม่มีการเปลี่ยนแปลงเครื่องหมายคุณลักษณะทางขนาด คุณลักษณะทางขนาดของแบนด์พาสดังที่แสดงในรูป 2.5.1 (a) และ (d) โดยทั่ว ๆ ไปฟังก์ชันของวงจรมีจุดที่เป็น zeros อยู่ที่ศูนย์และจุดอนันต์ ดังนั้นเราจะได้รูปแบบ ของฟังก์ชันเป็น

$$N(s) = \frac{Hs^{n^2}}{B(s)} \tag{2.5.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า - ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5.1 การกรองความถี่ในลักษณะสัญญาณต่าง ๆ กัน

จากสมการ 2.5.3 ค่า H จะเป็นค่าคงที่ และ n จะเป็นดีกรีของตัวส่วนของโพลีโนเมียล $B(s)$ และจะเป็นจำนวนคู่ คุณลักษณะทางเฟสของฟังก์ชันจะเริ่มต้นที่ $(+90n/2)^\circ$ ที่ความถี่ศูนย์และลดลงเป็น $(-90n/2)^\circ$ ที่ความถี่อนันต์ และเป็นศูนย์ที่ความถี่กลาง ω_0

บัตเตอร์เวิร์ธ ฟังก์ชัน (Butterworth Function)

จะเป็นการประยุกต์ใช้งานกฎเกณฑ์ maximally flat magnitude พิจารณฟังก์ชันของขนาดสำหรับวงจรย่านความถี่ต่ำผ่าน จากพล็อตของฟังก์ชันจะแสดงคุณลักษณะที่ราบเรียบที่ย่านความถี่ต่ำและจะมีค่าลดต่ำลงที่ย่านความถี่สูง ดังนั้นในทางอุดมคติเราอาจจะแสดงคุณลักษณะให้เห็นได้ดังในรูป 2.1-1 ซึ่งในความเป็นจริงแล้วไม่มีทางเป็นไปได้ ในทางปฏิบัติจึงหาฟังก์ชันของโลว์พาสโดยการประมาณด้วยฟังก์ชันของ magnitude-squared $|N(j\omega)|^2$ ซึ่งโดยทั่ว ๆ ไปกฎเกณฑ์ maximally flat จะเป็นจริงได้ที่ $\omega = 0$ ถ้าเป็นไปตามกฎเกณฑ์นี้จะทำให้ได้เคิร์ฟที่ราบเรียบที่เราต้องการอย่างน้อยที่สุดก็ในย่านความถี่ต่ำ ขั้นตอนต่อไป เราจะพิจารณา drop-off ของคุณลักษณะที่ย่านความถี่สูง โดยเราจะกำหนดให้ตำแหน่งของ zeros ทั้งหมดอยู่ที่อนันต์ ดังนั้นจะได้เศษของ $N(j\omega)$ จะเป็นค่าคงที่ และสัมประสิทธิ์ b_1 จะเป็นศูนย์ สำหรับคุณลักษณะของ maximally flat สัมประสิทธิ์ของ b_1 จะเป็นตัวเซต zero ยกเว้นในกรณีของลำดับที่สูงที่สุด ผลลัพธ์ของฟังก์ชันที่มีขนาดเป็นสี่เหลี่ยมจะมีรูปแบบดังนี้

$$|N(j\omega)|^2 = \frac{H^2}{1+\omega^{2n}} \quad (2.5.4)$$

ในที่นี้เราเลือกให้สัมประสิทธิ์ของการคูณเป็น ω^{2n} ในเทอมที่จะทำการนอมนัลไลซ์ความถี่ ฟังก์ชันนี้ถูกเรียกว่า

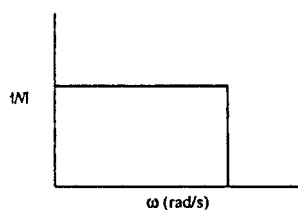
“ Butterworth function ”

สรุปคุณสมบัติของ Butterworth functions

ฟังก์ชันของบัตเตอร์เวิร์ธของโลว์พาสมีรูปแบบดังในสมการ (2.5.4)

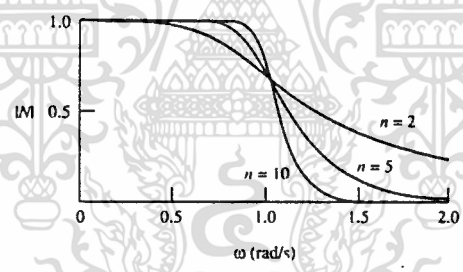
1. ช่วงของย่านความถี่ $0 \leq \omega \leq 1$ rad/s ถูกเรียกว่า “ ช่วงความถี่ผ่าน ” (passband)
2. ช่วงของย่านความถี่ $\omega \geq 1$ rad/s ถูกเรียกว่า “ ช่วงความถี่หยุด ” (stopband)
3. ที่ $\omega = 1$ rad/s $|N(j\omega)| = H / \sqrt{1+1^{2n}} = H / \sqrt{2} = 0.7071 H$ โดยที่ไม่ขึ้นอยู่กับค่าของ n
4. ที่ $\omega = 1$ rad/s ความชันของ $|N(j\omega)|^2$ เป็นสัดส่วนกับ $-1/2n$
5. ฟังก์ชัน $|N(j\omega)|$ จะเป็นฟังก์ชันแบบโมโนโตนิค (มีการลดลงอย่างต่อเนื่อง) ของ ω

ฟังก์ชันที่ถูกนิยามในสมการ (2.5.4) มักจะถูกอ้างอิงกับ Butterworth function ที่ถูกนอมนัลไลซ์ เพราะว่า $20 \log \left[\frac{|N(j\omega)|}{|N(j0)|} \right] = 20 \log 0.70711 = -3.0103$ เดซิเบล ความถี่ของ 1 เรเดียนต่อวินาที มักจะถูกอ้างอิงกับ ความถี่ -3 เดซิเบล หรือ ความถี่ 3 เดซิเบลดาวน์ (dB down)



รูปที่ 2.5.2 คุณลักษณะทางขนาดของวงจรมอดูลิตี้ต่ำผ่านในทางอุดมคติ

พล็อตของขนาดของ Butterworth function สำหรับ n ค่าต่าง ๆ ได้แสดงดังในรูป 2.5.3 ค่าในทางตัวเลขของ Butterworth function จะอยู่ในรูปของฐานสิบหรือเดซิเบลดังแสดงในตาราง 2.5.1 สำหรับค่าของความถี่ที่มากเพียงพอจะมีการลดทอนเป็น 20n เดซิเบลต่อดีเคด (dB/decade) ที่ความถี่นอกเหนือจาก $\omega = 1$ เรเดียนต่อวินาที ที่ซึ่ง n เป็นดีกรีของฟังก์ชัน



รูปที่ 2.5.3 ขนาดของ Butterworth function ของออร์เดอร์ต่าง ๆ

ตารางที่ 2.5.1 สำหรับค่าทางขนาดของ maximally flat magnitude (Butterworth) functions ซึ่ง นอมนัลไลซ์ย่านความถี่ผ่านแล้ว ($\omega = 1$ เรเดียนต่อวินาที)

n	$\omega = 0.7 \text{ rad/s}$		$\omega = 0.8 \text{ rad/s}$		$\omega = 0.9 \text{ rad/s}$		$\omega = 1.1 \text{ rad/s}$		$\omega = 1.2 \text{ rad/s}$		$\omega = 1.5 \text{ rad/s}$	
	Mag	dB	Mag	dB	Mag	dB	Mag	dB	Mag	dB	Mag	dB
2	0.8980	-0.93	0.8423	-1.49	0.7771	-2.19	0.6370	-3.92	0.5704	-4.88	0.4061	-7.83
3	0.9459	-0.48	0.8901	-1.01	0.8081	-1.85	0.6007	-4.43	0.5009	-6.01	0.2841	-10.93
4	0.9724	-0.24	0.9254	-0.67	0.8361	-1.55	0.5640	-4.97	0.4344	-7.24	0.1938	-14.25
5	0.9862	-0.12	0.9503	-0.44	0.8611	-1.30	0.5275	-5.56	0.3729	-8.57	0.1306	-17.68
6	0.9932	-0.06	0.9673	-0.29	0.8830	-1.08	0.4916	-6.17	0.3176	-9.96	0.0875	-21.16
7	0.9966	-0.03	0.9787	-0.19	0.9021	-0.89	0.4566	-6.81	0.2688	-11.41	0.0584	-24.67
8	0.9983	-0.01	0.9862	-0.12	0.9185	-0.74	0.4228	-7.48	0.2265	-12.90	0.0390	-28.18
9	0.9992	-0.01	0.9911	-0.08	0.9325	-0.61	0.3904	-8.17	0.1903	-14.41	0.0260	-31.70
10	0.9996	-0.00	0.9943	-0.05	0.9442	-0.50	0.3597	-8.88	0.1594	-15.95	0.0173	-35.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจรขยายสัญญาณ (Amplifier)

เนื่องจากในเครื่องส่ง-รับสัญญาณบนเส้นใยแก้วนำแสงนี้ในวงจรแต่ละส่วน จะประกอบด้วยวงจรขยายสัญญาณ ดังนั้นจะกล่าวถึงทฤษฎีดังนี้

Single-Ended-Input-Single-Ended-output

เป็นแบบที่วิเคราะห์ได้ง่ายที่สุดดังรูป 2.6.1 วงจรนี้สามารถเขียนใหม่ได้ดังรูป 2.6.2(a) และ (b) ในรูปของวงจรเสมือน AC จะเห็นได้ว่า Q_1 แบบ emitter follower ในขณะที่ Q_2 ต่อแบบเบสร่วม แหล่งจ่ายกระแส (current source) จะถูกแทนที่ด้วยความต้านทานภายในเสมือนแหล่งกำเนิดสัญญาณ V_s และความต้านทานภายในของมัน R_s ก็รวมอยู่ในวงจรด้วย ถึงตอนนี้เราจะกำหนดให้ R_s มีค่าน้อยมากจนตัดทิ้งได้ ดังนั้น $V_{in} = V_s$

ค่าคัทตาไฟสลัที่เอาท์พุทของแอมพลิฟิเออร์ ในสภาวะไม่มีโหลด (no-load) จะได้เป็น

$$V_o = i_{c2} R_c \quad (2.6.1)$$

โดยที่ $i_{c2} = i_{E2}$ (สมมติให้ $\alpha = 1$) ความต้านทานอินพุทของวงจรขยายแบบขาเบสร่วม Q_2 จะได้

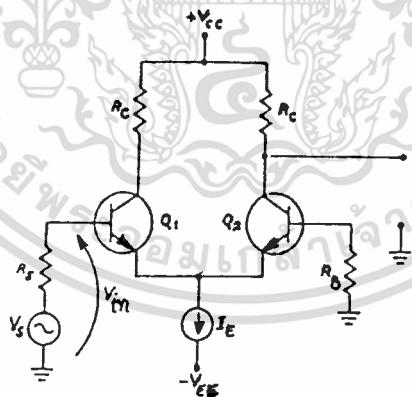
$$r_{in2} = r_{e2} + R_B/\beta \quad (2.6.2 a)$$

โดยที่ r_e เป็นความต้านทานไดนามิกของรอยต่อ B-E คือ

$$r_e = \frac{0.026V}{I_E}$$

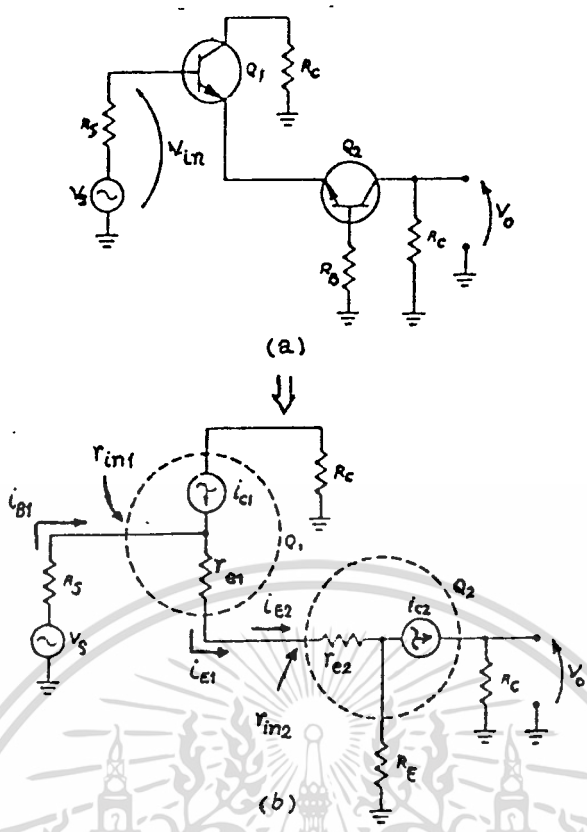
อย่างไรก็ตามในวงจรส่วนมาก $R_B/\beta \ll r_e$ ดังนั้นเราสามารถทำให้สมการที่ (2.6.2a) เหลือเป็น

$$r_{in2} \cong r_{e2} \quad (2.6.2 b)$$



รูปที่ 2.6.1 วงจรขยายผลต่างแบบ single-ended-input-single-ended-output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6.2 (a) วงจรขยายเขียนใหม่ให้เห็นถึงการวางรูปแบบทรานซิสเตอร์ (b) วงจร small signal

สำหรับทรานซิสเตอร์ Q_1 ซึ่งเป็น Emitter follower

$$i_{B1} = V_{in} / r_{in} \tag{2.6.3}$$

โดยที่

$$r_{in} = \beta (r_{e1} + r_{in2}) \tag{2.6.4}$$

แทนค่าสมการ (2.6.4) ลงในสมการ (2.6.3) แล้วคูณด้วย β จะได้

$$i_{E2} = i_{E1} = i_{C1} = \frac{V_{in}}{r_{e1} + r_{e2}} \tag{2.6.5}$$

แล้วแทนสมการ (2.6.1) ลงในสมการ (2.6.5) จะได้

$$V_c = \frac{R_c V_{in}}{r_{e1} + r_{e2}} \tag{2.6.6}$$

ค่าศักดาเอาต์พุตรวม จะเป็นผลรวมของสมการ (2.6.6) และศักดาที่สภาวะเดินเบา (quiescent) V_{CQ} ซึ่งจะวิเคราะห์ในชวงถัดไป

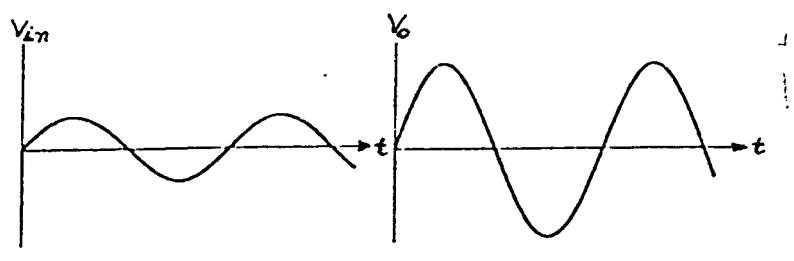
จากคำจำกัดความ $A_v = V_o / V_{in}$ ดังนั้นถ้าเรากำจัดส่วน V_{CQ} ออกตอนนี้และหารทั้งสองข้างของสมการ (2.6.6) ด้วย V_{in} จะได้

$$A_v = \frac{R_c}{r_{e1} + r_{e2}} \tag{2.6.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จุดนี้จะสังเกตว่าทั้ง Q_1 และ Q_2 ของคู่อุปเฟอเรนเชียลจะทำงานที่ระดับกระแสเดินเบาเดียวกัน หมายถึง $r_{e1} = r_{e2}$ ดังนั้นเราอาจเขียนได้ว่า

$$A_v = R_c / 2r_e \tag{2.6.8}$$



รูปที่ 2.6.3 ความสัมพันธ์ของเฟสของอินพุทและเอาต์พุทในรูปที่ 2.6.1

ซึ่งถ้าหากมีโหลดเข้ามาต่อด้วยแล้ว สมการจะต้องถูกดัดแปลงตามไปด้วย โดยถ้าเราให้โหลดเป็น R_L สมการ (2.6.8) จะกลายเป็น

$$A_v = r_c / 2r_e \tag{2.6.9}$$

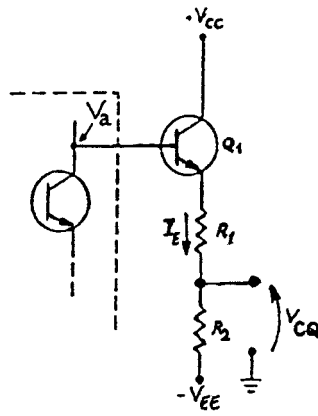
โดยที่ $r_c = R_c // R_L$ ซึ่งความสัมพันธ์ระหว่างเฟสของ V_{in} และ V_o แสดงดังรูปที่ 2.6.3 แอมพลิฟิเคอร์แบบนี้จะให้สมการเอาต์พุทมีเฟสตรงกันกับอินพุท ซึ่งตรงตามเหตุผลเพราะเป็นการต่อกันของวงจรขยายแบบขาเบสร่วมและ emitter follower ซึ่งให้เอาต์พุทที่มีเฟสตรงกันกับอินพุททั้งคู่ ความต้านทานอินพุทรวมซึ่งมองเข้าไปยังขาเบสของ Q_1 สามารถหาได้จากรูป จะได้ความสัมพันธ์เป็น $r_{in} = r_{in} = \beta 2r_e$ (2.6.10)

การเลื่อนระดับสัญญาณและส่วนของเอาต์พุท (Level-Shifting And Output Stages)

วงจรขยายแบบดิฟเฟอเรนเชียลมักจะใช้การ direct coupled เพื่อที่จะจัดการกับระดับแรงดันไฟตรงได้ เนื่องจากเหตุผลนี้ ต้องการให้เอาต์พุทของภาคสุดท้ายของวงจรขยายอยู่ที่ 0 โวลต์ นั่นก็คือ $V_{e2} = 0$ โวลต์, $V_o = 0$ โวลต์ เพื่อจะให้เงื่อนไขนี้เป็นจริงดังต้องการส่วนของการเลื่อนระดับสัญญาณ วงจรเลื่อนระดับสัญญาณ (Level Shifters)

หลักการของตัวเลื่อนระดับสัญญาณ คือการเลือกหรือย้ายระดับแรงดันค่าหนึ่ง (มักจะเป็น V_c ของ Single-Ended-Differential-Amplifier) ไปยังอีกระดับหนึ่ง (ปกติคือ 0 โวลต์) วงจรเลื่อนระดับสัญญาณที่ง่ายที่สุดเห็นจะได้แก่ วงจร Emitter Follower ในรูปที่ 2.6.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6.4 การเลื่อนระดับสัญญาณพื้นฐานโดยใช้ emitter-follower กระแสอิมิตเตอร์ของ Q_1 จะได้

$$I_{E1} = \frac{V_{EE} + V_B - V_{BE}}{R_E} \quad (2.6.11)$$

ซึ่ง $R_E = R_1 + R_2$ นอกจากนี้จะเห็นว่า

$$V_{CQ} = V_{EE} - I_E R_2 \quad (2.6.12)$$

เพื่อการออกแบบค่า I_E ที่ต้องการจะถูกเลือกและค่า R_1 และ R_2 จะหาได้จากการหาค่า R_E จากสมการ (2 - 11)

$$R_E = \frac{V_{EE} + V_B - V_{BE}}{I_E} \quad (2.6.13)$$

จากสมการ (2 - 12) จะได้ค่า R_2

$$R_2 = \frac{V_{EE} + V_{CQ}}{I_E} \quad (2.6.14 a)$$

ปกติ $V_{CQ} = 0$ ดังนั้น

$$R_2 = V_{EE} / I_E \quad (2.6.14 b)$$

เมื่อรู้ค่า R_2 ก็สามารถหาค่า R_1 ได้จาก

$$R_1 = R_E - R_2 \quad (2.6.15)$$

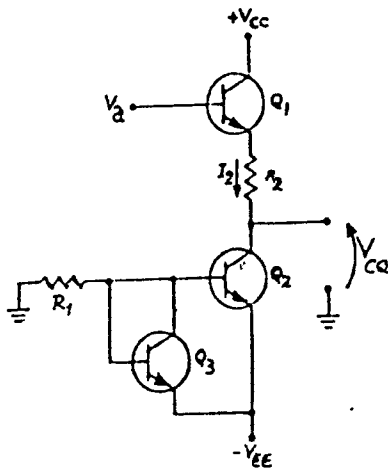
ถึงแม้ว่าในส่วนของวงจรเลื่อนระดับสัญญาณในรูปที่ 2.6.5 จะใช้ได้ดีในหลาย ๆ งาน แต่ก็มักจะใช้แหล่งกำเนิดกระแสแบบแอคทีฟแทน R_2 วงจรในรูป แสดงแบบหนึ่งที่เป็นไปได้ ถึงแม้ current mirror จะถูกใช้ในตัวอย่างนี้ แต่แหล่งกำเนิดกระแสแบบอื่น ๆ ก็สามารถใช้ในการออกแบบได้เช่นกัน

การวิเคราะห์ในรูปที่ 2.6.5 เริ่มจากการหากระแส I_2 ซึ่งถูกบังคับโดย Q_2 ผู้ออกแบบจะกำหนดค่า I_2 ค่าหนึ่งที่ต้องการ V_{CQ} จะสามารถหาได้โดย

$$V_{CQ} = V_B - V_{BE} - I_2 R_2 \quad (2.6.16 a)$$

ปกติแล้ว $V_{CQ} = 0$ ดังนั้น

$$V_{CQ} = 0 V = V_B - V_{BE} - I_2 R_2 \quad (2.6.16 b)$$



รูปที่ 2.6.5 ส่วนของวงจรเลื่อนระดับสัญญาณโดยใช้แหล่งจ่ายกระแสแบบแอคทีฟ สำหรับการออกแบบเราจะแก้สมการหาค่า R_2 จากสมการ (2.6.16 b) จะได้

$$R_2 = \frac{V_B + V_{BE}}{I_2} \quad (2.6.17)$$

ค่าอัตราขยายโวลต์เดจของวงจรเลื่อนระดับสัญญาณจะต้องพิจารณาด้วย เมื่อลดค่าอัตราขยายรวมของวงจรมายึดสภาวะที่มีโหลด อัตราขยายของรูปที่ 2.6.5 จะได้

$$A_v = \frac{r_2}{r_2 + R_1 + r_{e1}} \quad (2.6.18)$$

เมื่อ $r_2 = R_2 // R_L$

สำหรับวงจรในรูปที่ 2.6.5 โวลต์เดจเกินจะได้

$$A_v = \frac{R_2}{R_2 + r_{e1} + R_L} \quad (2.6.19)$$

เนื่องจากวงจรเลื่อนระดับสัญญาณเป็น emitter follower ค่าโวลต์เดจเกินของมันจะเป็นค่าต่ำกว่า 1 อย่างไรก็ตามปกติจะมีค่าประมาณ 1 เนื่องจากค่า r_{ce} ที่สูงมากของทรานซิสเตอร์ของแหล่งกำเนิดกระแส

2.7 ดิฟเฟอเรนเชียลแอมพลิฟายเออร์ที่ทำหน้าที่คูณสัญญาณ

วงจรคูณสัญญาณ จะมีคุณสมบัติดังต่อไปนี้

ถ้า X และ Y เป็นสัญญาณเข้าของวงจรคูณสัญญาณ สัญญาณออก Z จะเท่ากับ

$$Z = K_1 XY \quad (2.7.1)$$

เมื่อ K_1 คือ ค่าขยายสัญญาณของวงจร ซึ่งโดยทั่วไปจะมีค่าคงตัว ถ้าสัญญาณ X และ Y เขียนได้

เป็น

$$X = A_1 e^{+/- j\omega_1 t} \quad (2.7.2)$$

$$Y = A_2 e^{+/- j\omega_2 t} \quad (2.7.3)$$

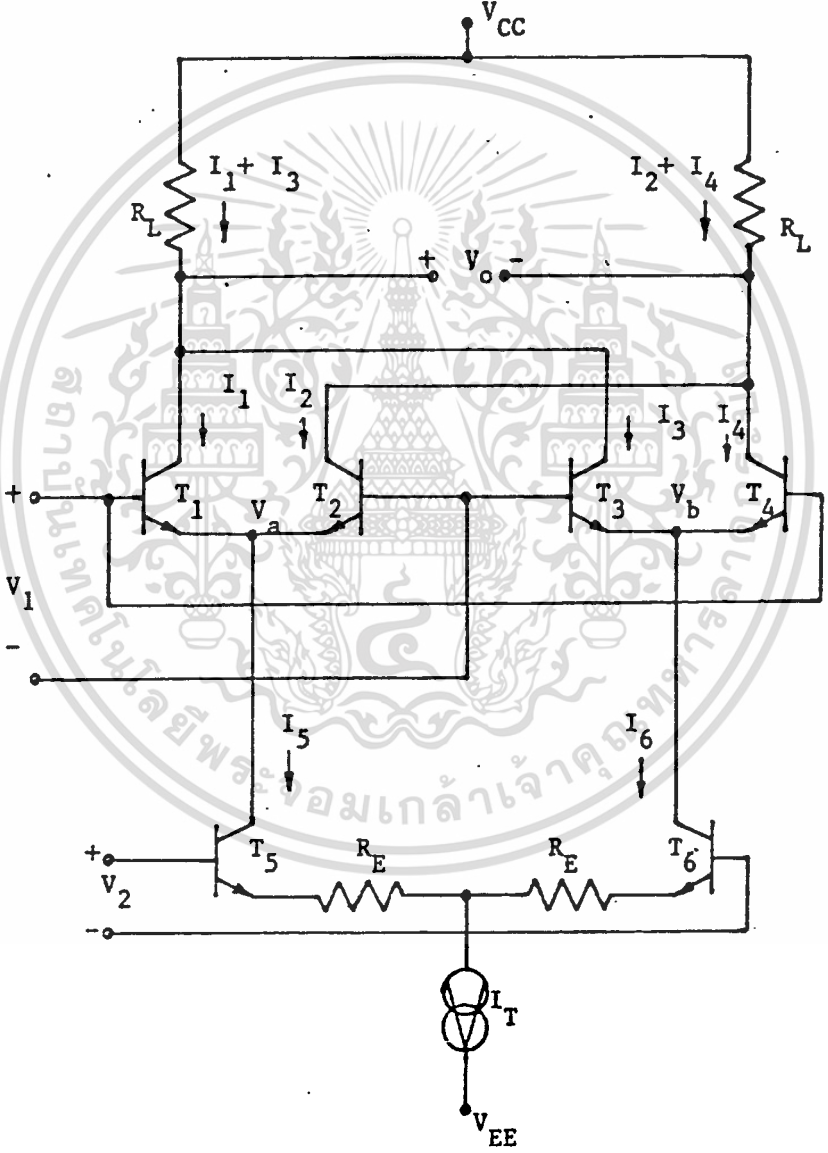
เราจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z = K_1 A_1 A_2 e^{j(\omega_1 + \omega_2) + (-\omega_1 - \omega_2)jt} \quad (2.7.4)$$

ดังนั้นสัญญาณออกจากวงจรคุณสัญญาณจะประกอบด้วยสัญญาณที่มีความถี่ $(\omega_1 + \omega_2)$ และ ขนาดของ $(\omega_1 - \omega_2)$ ส่วนระดับของสัญญาณจะแปรผันโดยตรงกับ $A_1 A_2$

วงจรคุณสัญญาณที่ใช้ดิฟเฟอเรนเชียลแอมพลิฟายเออร์แบบกึ่งจัดระดับสัญญาณวัดภาคร่วม แสดงดังรูปที่ 2.7.1 ประกอบด้วยดิฟเฟอเรนเชียลแอมพลิฟายเออร์สองวงจร คือ T_1, T_2 และ T_3, T_4 ต่อขนานกัน โดยมีคอลเลคเตอร์ของทั้งสองวงจรสลับกันอยู่ เนื่องจาก I_T มีค่าคงตัว และทั้งสองด้านของวงจรเป็นเอกลักษณ์กัน ดังนั้นระดับสัญญาณวัดภาคร่วมที่จุดสัญญาณออกจึงไม่แปรเปลี่ยนตามระดับของ V_1 หรือ V_2 ดังเช่นวงจรคุณสัญญาณที่อาศัยหลักการเปลี่ยนความนำถ่ายทอด (Transconductance) ของวงจรขยายแบบดิฟเฟอเรนเชียล



รูปที่ 2.7.1 แสดงวงจรคุณสัญญาณ โดยที่ระดับสัญญาณวัดภาคร่วมที่จุดสัญญาณออกจะไม่แปรเปลี่ยนตามระดับศักดา V_2

หลักการการทำงานของวงจรรูป 2.7.1 ที่มีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะสมมติว่า ทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการ และ h_{FE} ของ npn

ทรานซิสเตอร์มีค่าสูงมาก ดังนั้นเราจะสมมติได้ว่า กระแสเบสจะมีค่าเป็นศูนย์ จากรูปเราจะเห็นได้ว่า

$$I_1 + I_2 = I_5 \tag{2.7.5}$$

$$I_3 + I_4 = I_6 \tag{2.7.6}$$

$$I_5 + I_6 = I_T \tag{2.7.7}$$

พิจารณากรณีที่ V_1 เป็นศูนย์ ศักดาที่จุดเบสของทรานซิสเตอร์ T_1, T_2, T_3 และ T_4 จะเท่ากัน

ดังนั้น $V_{BE1} = V_{BE2} \tag{2.7.8}$

$$V_{BE3} = V_{BE4} \tag{2.7.9}$$

ซึ่งจะทำให้ $I_1 = I_2, I_3 = I_4$ และ

$$I_1 + I_3 = I_2 + I_4 \tag{2.7.10}$$

ดังนั้น $V_0 = R_L \{ (I_1 + I_3) - (I_2 + I_4) \} = 0 \tag{2.7.11}$

กรณีต่อไป เราจะพิจารณา เมื่อ V_2 เป็นศูนย์ เราจะได้

$$I_5 = I_6 \tag{2.7.12}$$

ซึ่งหมายความว่า

$$I_1 + I_2 = I_3 + I_4 \tag{2.7.13}$$

นอกจากนี้ เรายังทราบอีกว่า

$$V_a = V_b \tag{2.7.14}$$

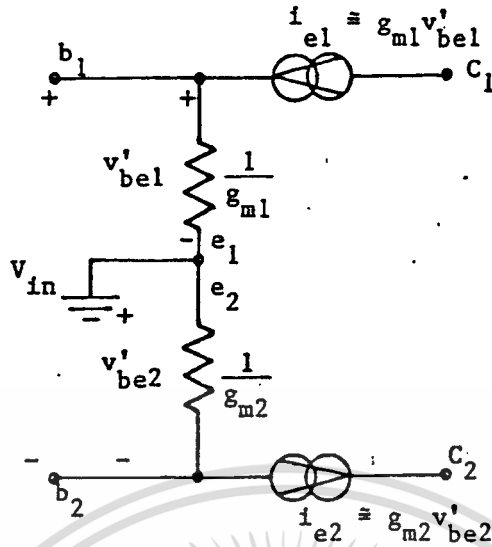
ดังนั้น $I_1 = I_4$ และ $I_2 = I_3$

จากสมการ (2.7.10) และ (2.7.13) จะได้ว่า

$$V_0 = R_L \{ (I_1 + I_3) - (I_2 + I_4) \} = 0 \tag{2.7.15}$$

ดังนั้น เมื่อสัญญาณเข้าค่าใดค่าหนึ่งมีค่าเป็นศูนย์ สัญญาณออกจะเท่ากับศูนย์เสมอ ซึ่งเป็นคุณสมบัติข้อสำคัญของวงจรคูณสัญญาณที่แท้จริง

ต่อไป เราจะพิจารณากรณีที่ V_1 ไม่เท่ากับศูนย์ แต่มีระดับต่ำมาก ดังนั้นวงจรที่เตรียมสำหรับทรานซิสเตอร์ T_1 และ T_2 จะเขียนได้ดังแสดงในรูปที่ 2.7.2



รูปที่ 2.7.2 วงจรทดเทียบสำหรับสัญญาณระดับต่ำของทรานซิสเตอร์คู่ T_1 และ T_2

และได้ว่า $\Delta I_1 = g_{m1} v'_{be1}$ (2.7.16)

และ $\Delta I_2 = g_{m2} v'_{be2}$ (2.7.17)

ดังนั้น $\Delta I_1 - \Delta I_2 = g_{m12} (v'_{be1} - v'_{be2}) = g_{m12} V_{in}$ (2.7.18)

ซึ่งเราได้สมมติว่า

$$g_{m1} \cong g_{m2} \cong g_{m12} \quad (2.7.19)$$

และในทำนองเดียวกัน เราจะได้ว่า

$$\Delta I_3 - \Delta I_4 = -g_{m34} V_1 \quad (2.7.20)$$

$$g_{m34} \cong g_{m3} \cong g_{m4} \quad (2.7.21)$$

$$g_{m12} = \frac{I_5}{2 V_T} \quad \text{และ} \quad g_{m34} = \frac{I_6}{2 V_T} \quad (2.7.22)$$

ส่วนของสัญญาณออก จะเขียนได้เท่ากับ

$$V_0 = R_L \{ (\Delta I_1 - \Delta I_2) + (\Delta I_3 - \Delta I_4) \} \quad (2.7.23)$$

เมื่อแทนค่า (2.7.18) และ (2.7.20) ลงใน (2.7.23) เราจะได้

$$V_0 = V_1 R_L (g_{m12} - g_{m34}) = \frac{V_1 R_L (I_5 - I_6)}{2 V_T} \quad (2.7.24)$$

แต่ $I_5 - I_6 = V_2 / R_E$ (2.7.25)

ดังนั้นแทนค่า (2.7.25) ลงใน (2.7.24) เราจะได้

$$V_0 = \frac{(R_L) V_1 V_2}{2 R_E V_T} \quad (2.7.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เท่าที่กล่าวมาแล้วนี้ สมการ (2.7.18) และ (2.7.20) จะเป็นจริงก็ต่อเมื่อ $V_1 \leq V_T$ ($\cong 26$ มิลลิโวลต์) ดังนั้นช่วงระดับสัญญาณที่วงจรดังกล่าวจะปฏิบัติงานได้จึงจำกัดอยู่มากและเมื่อระดับสัญญาณ V_1 มีค่าสูงขึ้น การคูณก็จะผิดพลาดไป โดยทั่วไป V_1 จะต้องมีค่าน้อยกว่า 10 มิลลิโวลต์ ถ้า V_1 มีค่าประมาณเท่ากับ V_T หรือมากกว่า (T_1, T_2) และ (T_3, T_4) เป็น synchronous switch นั่นคือ จะปิดและเปิดวงจรสลับกันไป และวงจรจะทำหน้าที่เป็นวงจรแปรสัญญาณสมดุลย์ (Balanced modulator)

2.8 วงจรเปรียบเทียบสัญญาณ (Comparator)

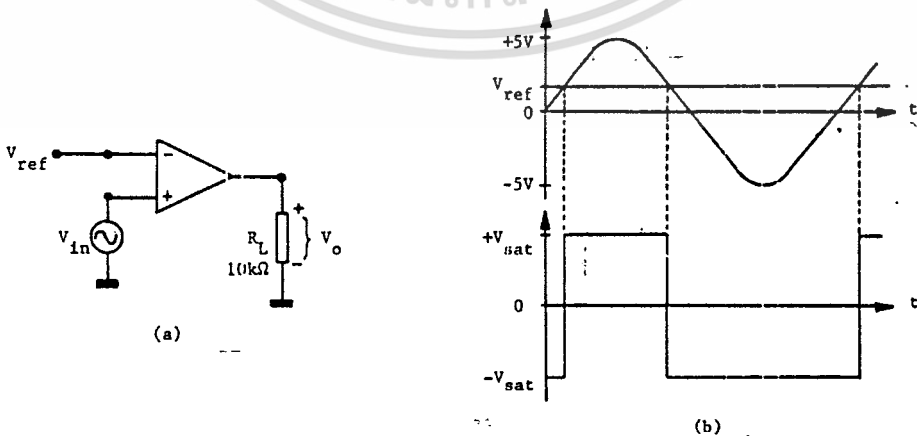
วงจรเปรียบเทียบสัญญาณ ทำหน้าที่เปรียบเทียบระดับศักดาสัญญาณเข้าขาหนึ่งกับศักดาเปรียบเทียบที่ขาสัญญาณเข้าอีกขาหนึ่ง ระดับศักดาเปรียบเทียบอาจจะมีค่าเป็นบวก, ลบ หรือศูนย์ ก็ได้ วงจรเปรียบเทียบสัญญาณจะมีประโยชน์หลักในงานประเภทต่าง ๆ ต่อไปนี้

1. วงจรชmittริกเกอร์ (Schmitt trigger) หรือวงจรจัดสัญญาณสี่เหลี่ยม (Squaring circuit) ซึ่งจะทำหน้าที่จัดรูปลักษณะของสัญญาณต่าง ๆ ให้อยู่ในลักษณะของสัญญาณรูปสี่เหลี่ยม (Square wave signal)
2. วงจรตรวจจับสัญญาณข้ามระดับศูนย์ (Zero level detector) ซึ่งจะทำหน้าที่แจ้งว่าสัญญาณได้ข้ามระดับศูนย์เมื่อใด และกำลังเพิ่มระดับไปในทิศทางใด
3. วงจรตรวจจับศักดาสัญญาณ (Voltage level detector) ซึ่งจะทำหน้าที่แจ้งว่าสัญญาณเข้ามีระดับสูงถึงระดับศักดาเปรียบเทียบเมื่อใด
4. ออสซิลเลเตอร์ ซึ่งจะทำหน้าที่กำเนิดสัญญาณรูปสามเหลี่ยมหรือรูปสี่เหลี่ยม

วงจรเปรียบเทียบศักดาสัญญาณอย่างง่าย

2.8.1 การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้า (+)

รูปที่ 2.8.1 แสดงออปแอมป์ซึ่งต่ออยู่ในลักษณะวงจรเปิด ทำหน้าที่เปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าขา (+) นั่นคือ จุดสัญญาณเข้าขา (-) จะต่ออยู่ที่ระดับศักดาเปรียบเทียบ ส่วนจุดสัญญาณเข้าขา (+) จะต่ออยู่กับสัญญาณซึ่งเราต้องการจะเปรียบเทียบศักดา



รูปที่ 2.8.1 (a) วงจรเปรียบเทียบศักดาจุดสัญญาณขาเข้า (+)

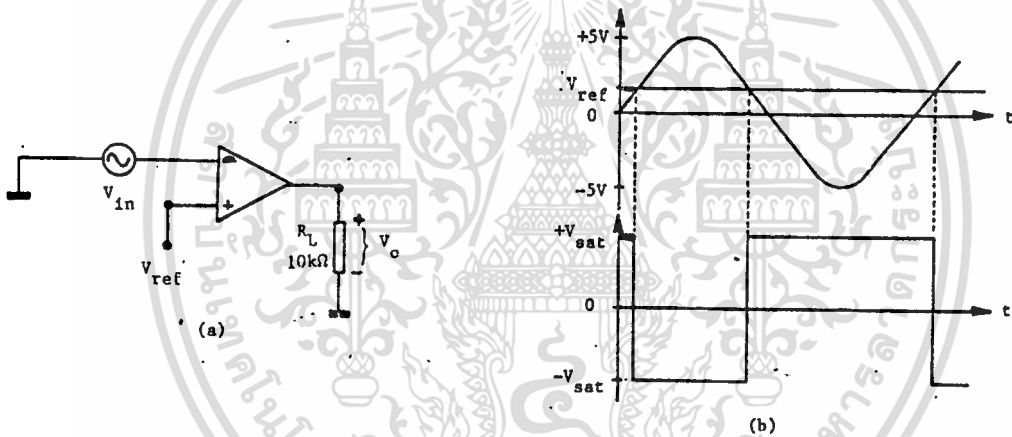
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ (b) รูปสัญญาณอินพุตและเอาต์พุตของวงจร ตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากค่าขยายศักดาสัญญาณแบบรูปเปิดของออปแอมป์มีค่าสูงมาก ดังนั้นในทางปฏิบัติ เมื่อระดับสัญญาณที่จุดสัญญาณเข้าขา (+) มีระดับสูงกว่า V_{ref} เพียงเล็กน้อย เช่น 50 ไมโครโวลต์ ระดับศักดาสัญญาณออก V_o ก็จะมีค่าอยู่ที่ $+V_{sat}$ ในกรณีที่ระดับสัญญาณที่จุดสัญญาณเข้าขา (+) มีระดับต่ำกว่า V_{ref} เพียงเล็กน้อย ระดับศักดาสัญญาณออกจะกลับไปมีค่าเท่ากับ $-V_{sat}$

ดังนั้นเราอาจจะใช้วงจรถังกล่าวในการเปรียบเทียบระดับสัญญาณเข้ากับศักดาเปรียบเทียบ เมื่อสัญญาณออกค่าเป็น $+V_{sat}$ ก็แสดงว่า V_{in} มีระดับสูงกว่า V_{ref} และเมื่อสัญญาณออกมีค่าเป็น $-V_{sat}$ ก็แสดงว่า V_{in} มีระดับต่ำกว่า V_{ref} หลักการดังกล่าวนี้จะมีประโยชน์อย่างมากในวงจรสร้างสัญญาณรูปต่าง ๆ

2.8.2 การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าขา (-)

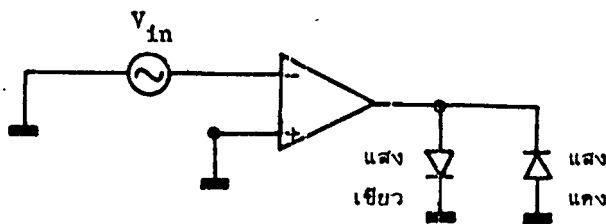
รูปที่ 2.8.2 แสดงกรณีตรงข้ามกับวงจรในรูปที่ 2.8.1 กล่าวคือ ศักดาเปรียบเทียบจะต่ออยู่กับขาสัญญาณเข้า (+) ส่วนสัญญาณที่เราต้องการจะเปรียบเทียบต่ออยู่กับขาสัญญาณเข้า (-) ดังนั้นระดับศักดาสัญญาณออก V_o จะมีเครื่องหมายตรงข้ามกับกรณีที่แล้ว วงจรดังกล่าวนี้จะมีประโยชน์อย่างมากในวงจรสร้างสัญญาณรูปต่าง ๆ เช่นกัน



รูปที่ 2.8.2 (a) วงจรเปรียบเทียบศักดาด้วยจุดสัญญาณเข้าขา (-)

(b) รูปสัญญาณอินพุตและเอาต์พุตของวงจร

วงจรทั้งสองที่กล่าวมาแล้ว อาจจะนำมาใช้เป็นวงจรทดสอบระดับสัญญาณผ่านศูนย์ได้ ถ้าเราต่อขาศักดาเปรียบเทียบเท่ากับระดับศักดาดิน นั่นคือทุกครั้งทีสัญญาณ V_{in} มีระดับผ่านศูนย์ ระดับศักดาสัญญาณออกจะเปลี่ยนสถานะ ระดับของสัญญาณอาจจะแสดงได้ด้วยการใช้ LED สีต่างกัน ต่ออยู่ที่จุดสัญญาณออก ดังเช่นที่แสดงในรูปที่ 2.8.3



รูปที่ 2.8.3 การแสดงระดับสัญญาณโดยอาศัยไดโอดเรืองแสงสีต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

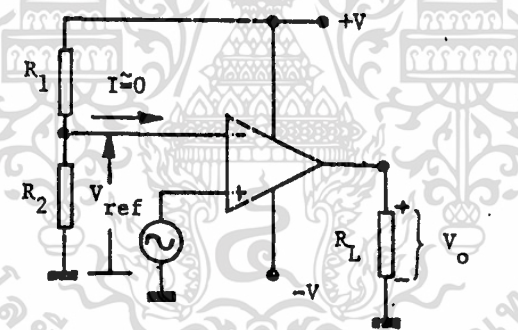
เมื่อ V_{in} มีระดับสูงกว่าศูนย์ กระแสจะไหลผ่านไดโอดเรืองแสงสีแดง และเมื่อ V_{in} มีระดับต่ำกว่าศูนย์ กระแสจะไหลผ่านไดโอดเรืองแสงสีเขียว เนื่องจากในกรณีที่ถูกไบอัสถูกต้อง ไดโอดทั้งสองจะมีระดับศักดาต่ำกว่า $\pm V_{sat}$ มาก ดังนั้นกระแสไหลผ่านไดโอดจะมีค่าสูงสุดเท่ากับออปแอมป์จะให้ได้ ซึ่งในกรณีของออปแอมป์แบบ 741 กระแสไหลผ่านไดโอดจะมีค่าประมาณ 25 มิลลิแอมป์ มากเพียงพอที่จะทำให้ LED ได้อย่างดี

2.8.3 ศักดาเปรียบเทียบในทางปฏิบัติ

เนื่องจากระดับศักดาไฟจ่ายให้แก่ออปแอมป์ มักจะถูกควบคุมระดับไว้แน่นอน ดังนั้นเราอาจจะอาศัยระดับศักดาไฟจ่ายเพื่อสร้างระดับศักดาเปรียบเทียบได้ ดังเช่น ที่แสดงในรูป ที่ 2.8.4

เนื่องจากอิมพีแดนซ์จุดสัญญาณเข้ามีค่าสูง ดังนั้นกระแส I ซึ่งไหลเข้าสู่ขา (-) จึงมีค่าน้อยมาก ดังนั้นระดับศักดาเปรียบเทียบจะมีค่าใกล้เคียงกับ

$$V_{ref} = \frac{R_2}{R_1 + R_2} V \quad (2.8.1)$$

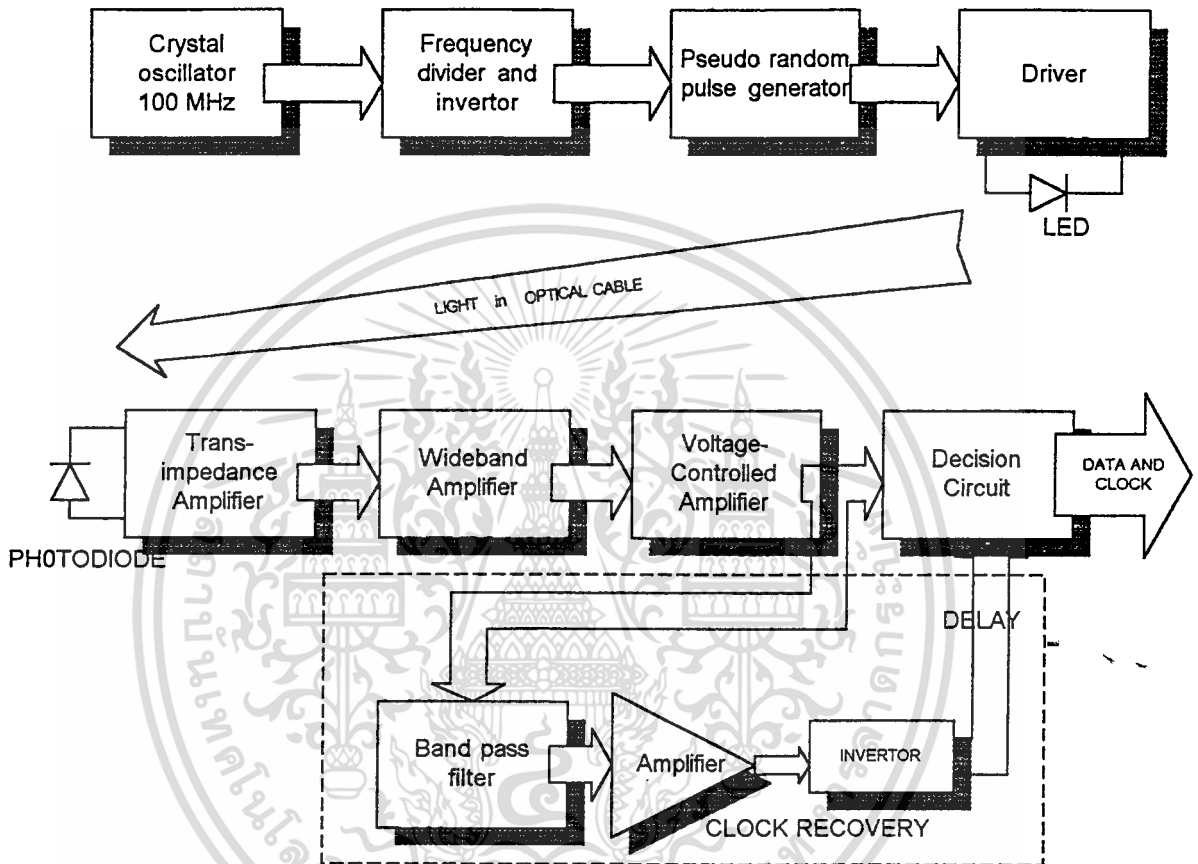


รูปที่ 2.8.4 ภาพแสดงการสร้างระดับศักดาเปรียบเทียบจากศักดาไฟจ่าย

บทที่ 3

การออกแบบวงจร

ในส่วนของ การออกแบบเครื่องรับและส่งสัญญาณผ่านเส้นใยแก้วนำแสงนั้น เราสามารถแสดงเป็นบล็อกไดอะแกรมได้ดังนี้



รูปที่ 3.0 แสดงบล็อกไดอะแกรมการทำงานของเครื่องส่งและรับสัญญาณบนเส้นใยแก้วนำแสง

ในส่วนของเครื่องส่ง (Transmitter) จะทำหน้าที่ในการเปลี่ยนสัญญาณไฟฟ้าซึ่งเป็นข้อมูลที่ถูกเข้ารหัสที่เหมาะสมในการส่งแล้วให้เป็นสัญญาณแสง เพื่อส่งผ่านไปยังเส้นใยแก้วนำแสงต่อไป ซึ่งในส่วนของเครื่องส่งประกอบด้วยวงจรต่าง ๆ ที่ทำงานร่วมกัน เพื่อให้บรรลุตามจุดมุ่งหมายข้างต้น มีรายละเอียดดังนี้

1) วงจรออสซิลเลเตอร์ 100 เมกะเฮิรตซ์ โดยใช้คริสตอลเป็นตัวกำเนิดความถี่ซึ่งจะให้กำเนิดความถี่ที่มีความแม่นยำสูงเนื่องจากมีค่า Q สูงมาก ดังนั้นไอพท์พทของวงจรจึงเป็นคลื่นรูปซายน์ที่มีความถี่ 100 เมกะเฮิรตซ์ อย่างแม่นยำเพื่อป้อนให้กับวงจรหารสองต่อไป

2) วงจรหารสอง จะทำหน้าที่ในการหารความถี่ 100 เมกะเฮิรตซ์ ของเอาต์พุตที่ได้จากวงจรรอสซิลเลเตอร์ลงครึ่งหนึ่งเพื่อให้เหลือความถี่ 50 เมกะเฮิรตซ์ ซึ่งเป็นความถี่ที่เราต้องการ เนื่องจากข้อมูลที่เราส่งและรับผ่านเส้นใยแก้วนำแสงนั้นเป็นข้อมูลที่มีความถี่ 50 เมกะเฮิรตซ์

โดยปกติในการสื่อสารผ่านเส้นใยแก้วนำแสงนั้นจะมีการป้อนข้อมูลเข้าไปยังวงจรเข้ารหัส (CODER) เพื่อให้เป็นข้อมูลที่เหมาะสมในการส่งก่อนที่จะส่งสัญญาณไฟฟ้านี้ต่อไปยังวงจรรับสัญญาณ แต่ในที่นี้เราจะใช้วงจรสร้างสัญญาณพัลส์แบบสุ่ม เข้ามาแทนที่ในส่วนนี้แทนเพื่อทดสอบการทำงานของเครื่องส่งและรับสัญญาณบนเส้นใยแก้วนำแสง

3) วงจรอินเวอร์เตอร์ จะทำหน้าที่ในการสร้างสัญญาณ คล็อกพัลส์ จากเอาต์พุตของวงจรรหารสองเพื่อป้อนให้กับวงจรสร้างสัญญาณพัลส์แบบสุ่ม เพื่อควบคุมการทำงานของวงจรสร้างสัญญาณพัลส์แบบสุ่ม

4) วงจรรับสัญญาณ เป็นวงจรที่ทำหน้าที่ในการเปลี่ยนสัญญาณไฟฟ้าซึ่งเป็นข้อมูลที่ถูกรหัสที่ที่เหมาะสมในการส่งแล้ว โดยใช้วงจรคูติฟเฟอร์เรนเซียล แอมพลิไฟเออร์ ซึ่งเมื่อศักดาไฟฟ้าของวงจรคูติฟเฟอร์เรนเซียล แอมพลิไฟเออร์ เปลี่ยนแปลงไปจะเป็นผลทำให้ค่าของกระแสไฟฟ้าที่ป้อนให้กับไดโอดเปล่งแสงเปลี่ยนแปลงไปด้วยทำให้ไดโอดเปล่งแสงเกิดการกระพริบตามข้อมูลที่เป็นอินพุตของวงจรรับสัญญาณ จากนั้นสัญญาณแสงนี้จะถูกส่งผ่านเส้นใยแก้วนำแสงไปยังด้านรับ

และในส่วนของเครื่องรับ จะทำหน้าที่ในการเปลี่ยนสัญญาณแสงที่รับเข้ามากลับเป็นสัญญาณไฟฟ้าซึ่งจะมีข้อมูลที่ส่งมาจากทางด้านส่ง และทำการดึงข้อมูลเดิมกลับมา ซึ่งเป็น ข้อมูลเดียวกับทางด้านส่งมีรายละเอียดดังนี้

1) วงจรทรานซิมิทิแดนซ์ แอมพลิไฟเออร์ ประกอบด้วยวงจรไฟโต้ไดโอด จะทำหน้าที่ในการเปลี่ยนสัญญาณแสงที่เดินทางมาจากทางด้านส่งให้เป็นกระแสไฟฟ้า โดยใช้รอยต่อพีเอ็นจากนั้นผ่านกระแสไฟฟ้าที่ได้ไปยังวงจรรทรานซิมิทิแดนซ์ แอมพลิไฟเออร์ ซึ่งวงจรมีทำหน้าที่ในการขยายสัญญาณ

2) วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า เป็นวงจรที่ต่อเข้ากับวงจรรทรานซิมิทิแดนซ์ แอมพลิไฟเออร์ เพื่อทำหน้าที่ ควบคุมอัตราขยายที่เป็นศักดาไฟฟ้าที่ได้รับมาจากวงจรรทรานซิมิทิแดนซ์ แอมพลิไฟเออร์ให้มีขนาดที่เหมาะสมเพื่อที่จะป้อนไปยังภาคต่อไป คือ สามารถที่จะลดหรือเพิ่มขนาดของเอาต์พุตได้ตามต้องการโดยการควบคุมอัตราการขยายของวงจรโดยใช้วงจรคูณ ที่เอาต์พุตของวงจรจะเป็นผลคูณของเอาต์พุต ถ้าเราต้องการให้เอาต์พุตมีขนาดลดลง ในทางตรงกันข้าม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเราต้องการเพิ่มสัญญาณเอาต์พุต ก็กระทำในทางกลับกัน ดังนั้นการป้อนสัญญาณ อินพุตที่มีขนาดเล็กหรือ ใหญ่ก็เป็นการควบคุมอัตราขยายของวงจรนั่นเอง

3) วงจรกรองช่วงความถี่ จะทำหน้าที่ในการเลือกความถี่เฉพาะความถี่ 50 เมกะเฮิรตซ์ ซึ่งที่เอาต์พุตของวงจรจะเป็นคลื่นรูปซายน์ที่มีความถี่ 50 เมกะเฮิรตซ์ จากนั้นผ่านสัญญาณที่ได้นี้ไปยังวงจรขยายสัญญาณ

4) วงจรขยายสัญญาณ เป็นวงจรที่ทำหน้าที่ในการขยายสัญญาณไฟฟ้าซึ่งเป็นคลื่นรูปซายน์ที่ได้จากวงจรกรองช่วงความถี่ผ่าน จากนั้นจะป้อนสัญญาณที่ได้นี้ไปยังวงจรอินเวอร์เตอร์ เพื่อทำให้สัญญาณเอาต์พุตที่ได้มีขนาดใหญ่ขึ้น เพื่อสร้างสัญญาณคล็อกพัลส์ ป้อนให้กับวงจรตัดสินใจสัญญาณ (Decision Circuit) เพื่อควบคุมการทำงานของวงจรตัดสินใจสัญญาณ

5) วงจรตัดสินใจสัญญาณ เป็นวงจรที่ทำหน้าที่ในการตัดสินใจสัญญาณที่ได้รับจาก วงจรควบคุมอัตราขยายโดยอัตโนมัติ ว่ามีค่าลอจิก เป็น ศูนย์ หรือ หนึ่ง

โดยป้อนสัญญาณเอาต์พุตที่ได้จากวงจรอินเวอร์เตอร์ ไปยังดีฟลิปฟล็อปซึ่งทำหน้าที่ในการแปลงสัญญาณให้เป็นลอจิก ศูนย์ หรือ หนึ่ง โดยที่ข้อมูลที่ได้จะเป็นข้อมูลเดิมซึ่งเป็นข้อมูลเดียวกับข้อมูลที่ส่งมาจากทางด้านส่ง

3.1 วงจรคริสตอลออสซิลเลเตอร์

สิ่งที่ต้องการในวงจรคริสตอลออสซิลเลเตอร์ ประกอบด้วย

1. ใช้หลักการของวงจรมีป้อนกลับแบบบวก (positive feedback) และมีค่า loop gain > 1
2. ระดับของค่าอิมพีแดนซ์ต้อง match กับค่าความต้านทานภายในของคริสตอล
3. ค่าเสถียรภาพทางความถี่ (Q) ภายในคริสตอลต้องมีความเหมาะสม
4. สัญญาณที่ผลิตได้ต้องมีรูปคลื่น (waveform) ที่ดีทั้งใน linear mode และ overload mode (คือไม่มีสัญญาณแปลกปลอมอื่น ๆ ที่ไม่ต้องการปนเข้ามาด้วย)

ส่วนประกอบที่จำเป็นสำหรับวงจรคริสตอลออสซิลเลเตอร์ มีดังนี้

1. วงจรขยายสัญญาณ ส่วนใหญ่นิยมใช้ทรานซิสเตอร์ชนิดไบโพลาร์มากกว่าชนิดเฟตเนื่องจากจะให้ค่าของเกนมากกว่าเฟตถึงประมาณ 5 -10 เท่า ซึ่งในที่นี้ใช้วงจขยายชนิดเบสร่วม (COMMON BASE)

หลักการออกแบบวงจรขยายสัญญาณ มีดังนี้

(1) การเลือกใช้ทรานซิสเตอร์ - เนื่องจากต้องการให้วงจรออสซิลเลทที่ความถี่ 100 เมกะเฮิรตซ์ เพราะฉะนั้นทรานซิสเตอร์ที่เราใช้จะต้องมีค่าของความถี่ที่สามารถผ่านได้ (Transition Frequency : f_T) มากกว่าความถี่ที่เราต้องการ ซึ่งในที่นี้เราเลือกใช้ทรานซิสเตอร์ที่มีค่า $f_T > 5$ เท่าของความถี่ที่เราต้องการ

(2) การจัด bias แก่ทรานซิสเตอร์ - จะกำหนดจากการเลือกจุดทำงานของกระแสคอลเลคเตอร์ (I_C) ที่เราต้องการเพื่อให้ได้ค่า f_T สูงสุด ซึ่งในที่นี้เราใช้ $I_C = 10$ มิลลิแอมแปร์ ให้ค่า R_1 และ $R_2 = 10$ กิโลโห์ม $V_{CC} = 12$ โวลต์ หาค่าของ R_E ซึ่งจะได้ $R_E \cong 470$ โห์ม

2. การสร้างวงจรสมมูลของคริสตอลให้แก่โปรแกรม PSPICE เพื่อใช้ในการ simulate นั้นเนื่องจากการออกแบบวงจรคริสตอลออสซิลเลเตอร์ที่ความถี่ 100 เมกะเฮิรตซ์นั้นไม่มีตัวคริสตอล ที่มีความถี่นั้น ฉะนั้นจึงต้องทำการสร้างวงจรสมมูลของคริสตอลความถี่ 100 เมกะเฮิรตซ์ขึ้น มีหลักการพิจารณาค่าต่าง ๆ ดังนี้

1) กำหนดให้ค่าเสถียรภาพทางความถี่ (Q) = 10,000

2) ส่วนแสดงสมบัติแทนควอทซ์ คือ R_s, L_s, C_s และ ส่วนแสดงสมบัติแทนตัวเก็บประจุที่ต่อขนานของขั้วไฟฟ้าซึ่งขนานอยู่กับคริสตอล (shunt capacitance) คือ C_0 สามารถคำนวณได้โดยมีเงื่อนไขดังนี้

ค่า R_s นั้นถ้าเป็นคริสตอลที่ผลิตความถี่ในย่านความถี่สูงมาก (VHF) ค่าความต้านทานอนุกรมสูงสุดที่สามารถใช้ได้คือ 40 โห์ม

ค่า C_0 นั้นถ้าคริสตอลที่ผลิตความถี่สูงซึ่งอยู่ในช่วงความถี่ 1-150 เมกะเฮิรตซ์ ให้ใช้ค่า $C_0 = 5$ พิโคฟารัด

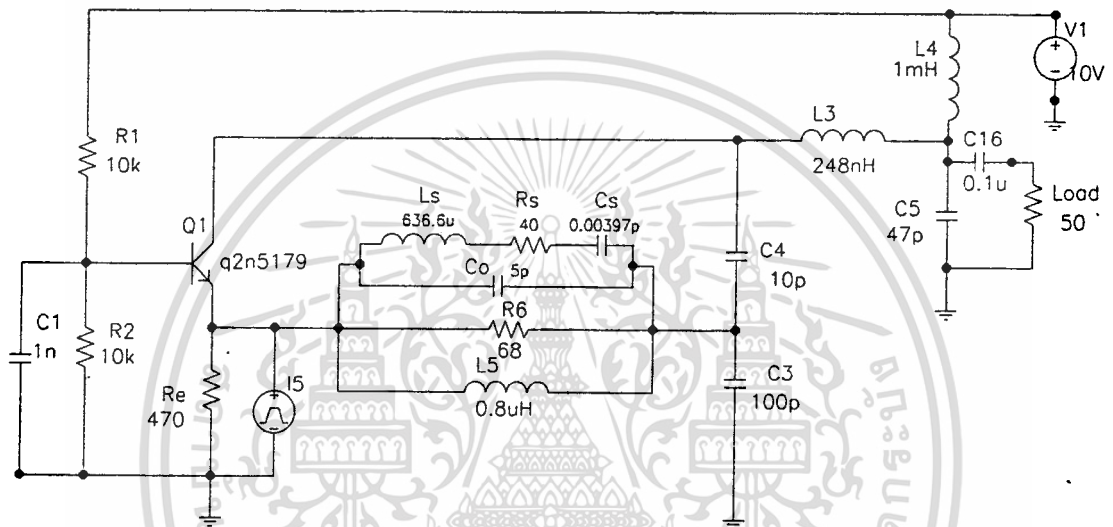
จากสูตร การหาค่าเสถียรภาพทางความถี่ (Q) แบบอนุกรมกันของค่าความต้านทาน (R_s) และค่าความนำไฟฟ้า (L_s) คือ

$$Q = \frac{\omega L_s}{R_s}$$

จากสูตร การหาค่าความถี่เรโซแนนซ์ (f_s) ที่ต้องการ คือ 100 เมกะเฮิรตซ์

$$f_s = \frac{1}{2\pi\sqrt{L_s C_s}}$$

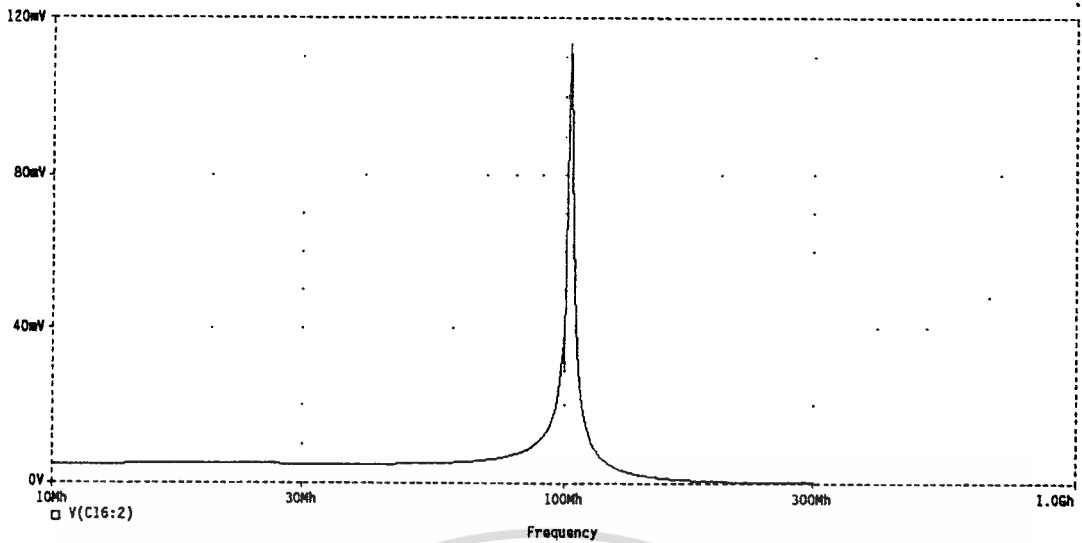
$$\therefore C_s = 0.003978 \text{ pF}$$



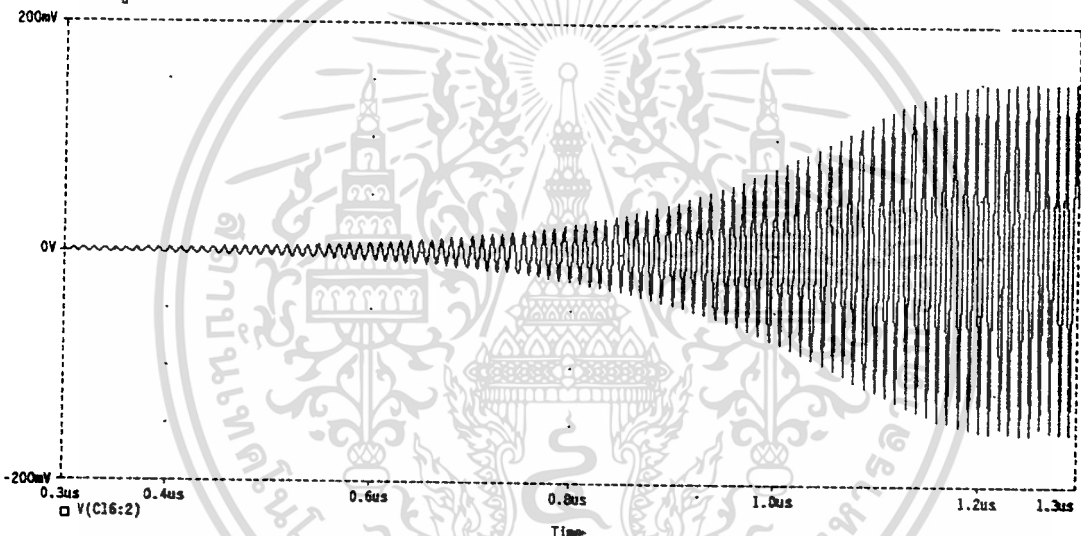
รูปที่ 3.1.1 วงจรคริสตอลออสซิลเลเตอร์

3. วงจร LC tune ใช้ในการปรับความถี่ให้ได้ 100 เมกะเฮิรตซ์ ในวงจรจะเป็นค่า L3,C3,C4 และ C5
4. จากที่กล่าวมาแล้ว วงจรออสซิลเลเตอร์จะสามารถออสซิลเลตได้เมื่อมีค่า loop gain > 1 ดังนั้นเมื่อทำการ Open loop แล้วป้อนสัญญาณ sine เข้าที่อินพุตและวัดเอาต์พุตของรูปจะได้ค่าของ loop gain ที่ได้จาก Simulator เท่ากับ 34 ซึ่งมีค่าเพียงพอที่จะทำให้วงจรออสซิลเลตได้

ในการออกแบบโดยใช้ Simulator จะได้ผลตอบสนองทางความถี่ที่ 100.008 เมกะเฮิรตซ์ดังรูปที่ 3.1.2 และ รูปที่ 3.1.3 เป็นรูปที่แสดงการออสซิลเลตของวงจร



รูปที่ 3.1.2 ผลตอบสนองทางความถี่ของวงจรคริสตัลออสซิลเลเตอร์ 100 เมกะเฮิรตซ์



รูปที่ 3.1.3 แสดงการเกิดการออสซิลเลชันของวงจรคริสตัลออสซิลเลเตอร์ 100 เมกะเฮิรตซ์

3.2 วงจรสร้างพัลส์แบบสุ่ม (Pseudo-random Pulse Generator)

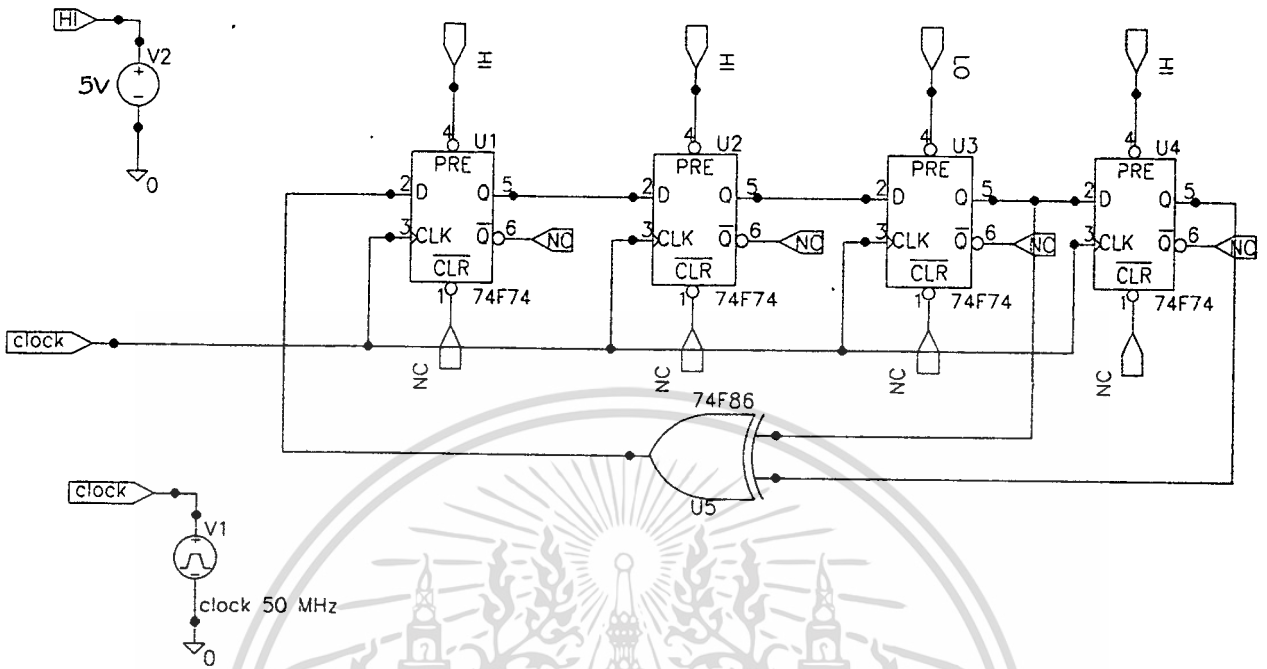
วงจรสร้างพัลส์แบบสุ่มจะทำหน้าที่สร้างสัญญาณพัลส์ที่มีรูปแบบที่ไม่แน่นอนเพื่อใช้แทนข้อมูลในการส่ง โดยสัญญาณที่ได้จะถูกป้อนเข้าวงจรไดเรกเตอร์เพื่อทำการเปลี่ยนเป็นสัญญาณแสงต่อไป

หลักในการสร้างวงจร

จะใช้วงจรซีพรีจิสเตอร์ที่มีการป้อนกลับด้วยเอาต์พุตของเอ็กคลูซีฟออร์ ในการสร้างพัลส์ข้อมูลโดยมีวงจрдังรูปที่ 3.2.1

จากรูป 3.2.1 ตัวซีพรีจิสเตอร์เราจะใช้ D ฟลิปฟลอป ซึ่งจะต่อเรียงกัน 4 ตัว คือ U_1 , U_2 , U_3 และ U_4 แล้วทำการดึงเอาต์พุตจาก U_3 และ U_4 มาป้อนเข้าวงจรเอ็กคลูซีฟออร์ แล้วดึงเอาต์พุตจาก X-OR ไปป้อนกลับเข้าที่อินพุตของ U_1 จากนั้นเราจะนำสัญญาณคล็อกที่สร้างขึ้นมาป้อนเข้าที่ขาคล็อกของซีพรีจิสเตอร์ เมื่อทำการป้อนไฟเลี้ยงเรียบร้อยแล้ว จะต้องมีการเซตค่าในซีพรีจิสเตอร์แต่ละตัว เพื่อเป็นการกำหนดค่าเริ่มต้นให้กับซีพรีจิสเตอร์ โดยลอคจิกที่เซตให้มันจะทำให้วงจร สร้างพัลส์ขึ้นมาในรูปแบบต่าง ๆ กันดังนี้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.1 วงจร Shift Register with X-OR feedback ที่ใช้สร้างพัลส์แบบสุ่ม

โดยป้อน 1101 จะได้สัญญาณ 010011010111100

ป้อน 1011 จะได้สัญญาณ 001001101011110

(รูปแบบของสัญญาณที่สร้างขึ้นมาเป็นไปตามตารางในส่วนของทฤษฎี)

ข้อสังเกต ลอจิกที่เซตให้ที่ขาเซตของชิพรีจิสเตอร์จะถูกอินเวอร์สก่อนเข้าชิพรีจิสเตอร์ ดังนั้นถ้าเซตค่า

1101 เท่ากับเซตให้รีจิสเตอร์เป็น 0010

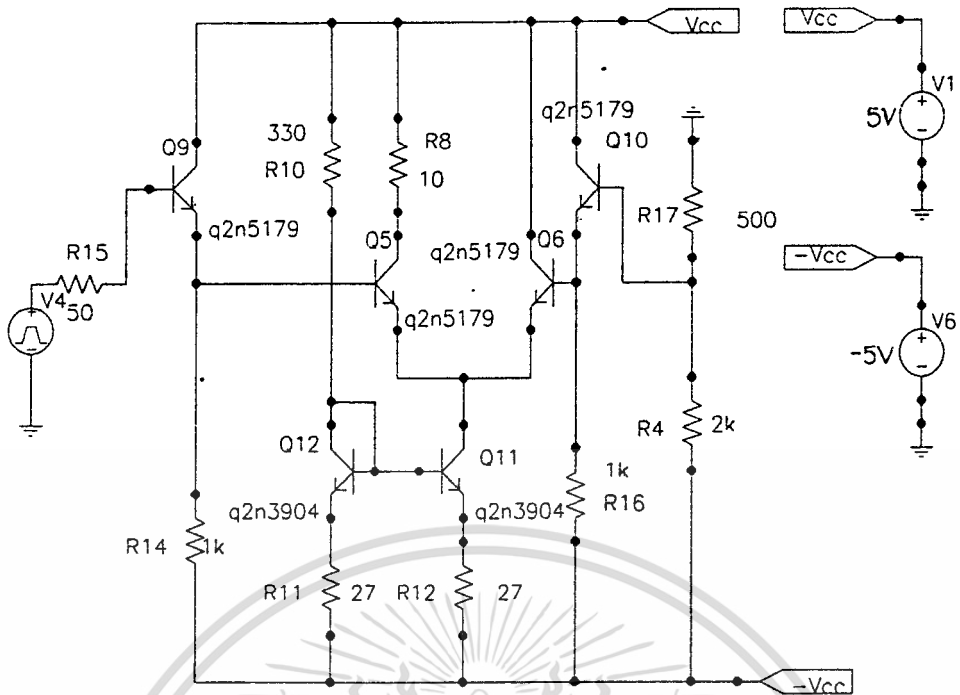
3.3 วงจรขับสัญญาณ (Driving Circuit)

จุดประสงค์ในการออกแบบ เพื่อเปลี่ยนสัญญาณไฟฟ้าซึ่งเป็นข้อมูลที่ถูกเข้ารหัสให้เหมาะสมในการส่งแล้ว ให้เป็นสัญญาณแสงเพื่อส่งผ่านไปในเส้นใยแก้วนำแสงต่อไป

หลักในการออกแบบ

จากรูปที่ 3.3.1 จะเห็นได้ว่าประกอบด้วยส่วนของวงจรดิฟเฟอเรนเชียลเอมพลิฟายเออร์ โดยที่ Q_5 และ Q_6 เป็นคู่ของดิฟเฟอเรนเชียลเอมพลิฟายเออร์ทำหน้าที่ในการขยายผลต่างของสัญญาณอินพุตที่เข้ามายังขาเบสของทรานซิสเตอร์ทั้งสองที่ขาอิมิตเตอร์ของคู่ดิฟเฟอเรนเชียลเอมพลิฟายเออร์จะมีการดึงกระแสโดยวงจร current mirror ประกอบด้วย Q_{11} และ Q_{12} ต่อกันดังในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



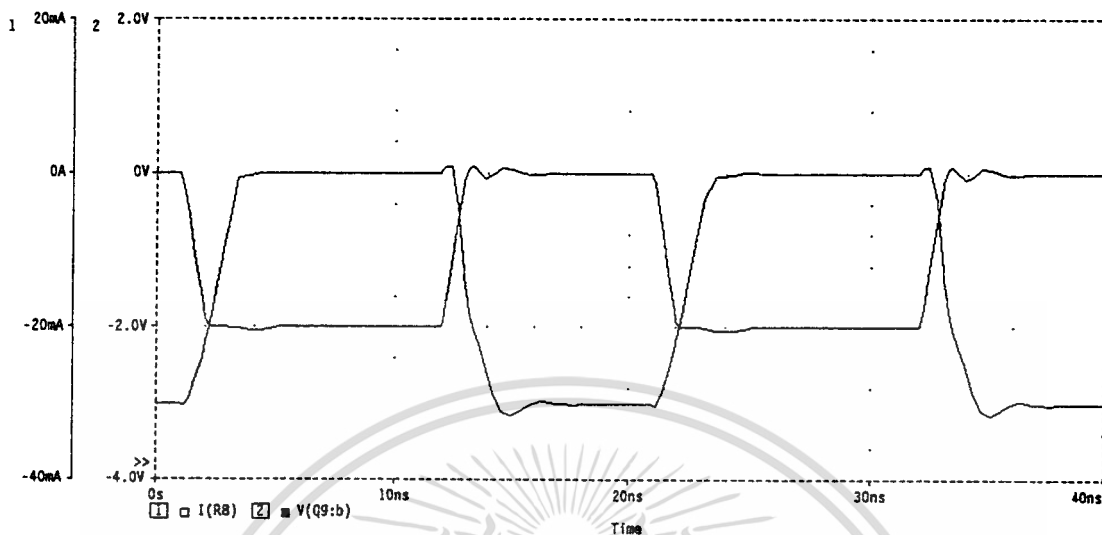
รูปที่ 3.3.1 แสดงวงจรขับสัญญาณ

ในส่วนหน้าของวงจรขับสัญญาณมีวงจรบัฟเฟอร์ โดยที่ Q_9 จะทำหน้าที่ในการบัฟเฟอร์สัญญาณไฟฟ้า (ซึ่งเป็นข้อมูลที่ผ่านการเข้ารหัสให้เหมาะสมในการส่งแล้ว) เพื่อให้สัญญาณเอาต์พุตที่ออกที่ขาอิมิตเตอร์ได้รูปสัญญาณที่ไม่ผิดเพี้ยน เมื่อเราต่อวงจรบัฟเฟอร์เข้าที่วงจรส่วนหน้าแล้ว เราก็ต้องต่อวงจรบัฟเฟอร์เข้าที่ส่วนหลังของวงจรคูดิเฟอเรนเชียลแอมพลิฟายเออร์ด้วยเพื่อให้วงจรคูดิเฟอเรนเชียลทำงานได้อย่างสมดุลย์กัน ซึ่งวงจรบัฟเฟอร์ในที่นี้ก็คือ Q_6 และในขั้นตอนแรกเราจะต่อ R ค่า 10 โอห์มแทน LED ที่ขาอิมิตเตอร์ของวงจรคูดิเฟอเรนเชียลแอมพลิฟายเออร์ นอกจากนี้เรายังต้องทำการตั้งศักดาไฟฟ้าที่ขาเบสของ Q_{10} ให้อยู่ที่ -1 เพื่อให้เป็นจุดเทียบกับสัญญาณไฟฟ้าที่เป็นสัญญาณอินพุตของวงจรขับสัญญาณ ซึ่งมีค่าศักดาไฟฟ้าสวิงอยู่ที่ 0 และ -2 ที่ทำเช่นนี้จะทำให้วงจรคูดิเฟอเรนเชียลแอมพลิฟายเออร์สามารถขยายผลต่างทั้งในซีกบวกและซีกลบได้อย่างสมมาตรกัน ซึ่งเป็นผลทำให้ค่าของกระแสที่ป้อนให้กับ R 10 โอห์มเปลี่ยนแปลงไปด้วย ดังนั้นเมื่อเราต่อ LED แทนจะทำให้เกิดการกระพริบของแสงตามสัญญาณอินพุตของวงจรขับสัญญาณ

หลักการทํางานของวงจร

เมื่อมีการป้อนสัญญาณพัลส์ที่มีข้อมูลที่ถูกรหัสให้เหมาะสมในการส่งแล้ว ซึ่งจะส่งไปยังขาเบสของทรานซิสเตอร์ที่เป็นแบบคอลเลคเตอร์ร่วม ซึ่งทำหน้าที่เป็นบัฟเฟอร์ ดังนั้นสัญญาณเอาต์พุตที่ขาอิมิตเตอร์จะได้รูปสัญญาณที่ไม่ผิดเพี้ยน สัญญาณเอาต์พุตนั้นจะเข้าไปยังอินพุตของวงจรคูดิเฟอเรนเชียลแอมพลิฟายเออร์ และเนื่องจากได้มีการตั้งศักดาที่ขาอินพุตอีกด้านของคูดิเฟอเรนเชียลแอมพลิฟายเออร์ให้อยู่ในจุดกึ่งกลางระหว่างศักดาอินพุตที่ป้อนเข้ามา ทำให้กระแสที่ไหลผ่านความต้านทาน 10 โอห์ม มีการเปลี่ยนแปลงที่ต่างกันออกไป และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงขึ้นลงตามจังหวะของสัญญาณอินพุทที่เข้ามายังวงจรขับสัญญาณซึ่งถ้าต่อ LED เข้าไปแทนจะทำให้ LED เปล่งแสงตามสัญญาณที่ป้อนเข้ามา

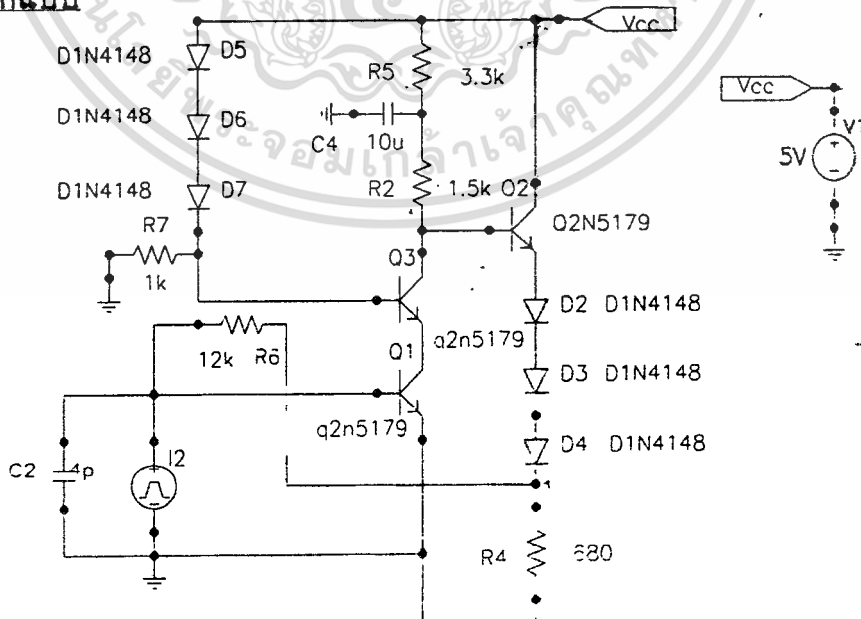


รูปที่ 3.3.2 ผลจาก Simulator แสดงถึงการเปลี่ยนแปลงของกระแสเอาต์พุทเทียบกับสัญญาณอินพุท

3.4 วงจรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)

วงจขยายทรานซิมพีแดนซ์จะเป็นวงจรส่วนหน้าของเครื่องรับ ซึ่งจะมีโฟโตไดโอดทำหน้าที่เปลี่ยนสัญญาณแสงที่เข้ามาเป็นสัญญาณไฟฟ้าในรูปของกระแส และทำการขยายสัญญาณเพื่อส่งไปยังภาคต่อไป

หลักในการออกแบบ

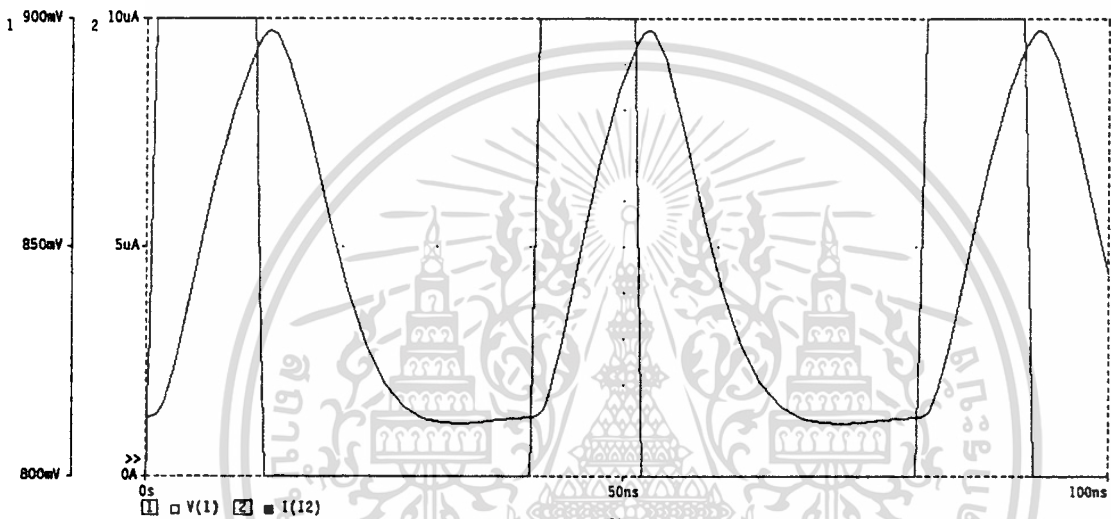


รูปที่ 3.4.1 วงจขยายทรานซิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการออกแบบเนื่องจากใช้ Simulator จึงใช้แหล่งกำเนิดเป็นพัลส์กระแสแทนการใช้ไฟไดโอดผ่านไปยังวงจรถือเป็นวงจรรขยายโดยใช้ทรานซิสเตอร์ และจะต้องมีการป้อนกลับดังรูปที่ 3.4.1

จากรูปที่ 3.4.1 ทรานซิสเตอร์ Q1,Q3 จะทำหน้าที่ขยายสัญญาณที่เข้ามา โดยทรานซิสเตอร์ Q1,Q3 จะมีการต่อแบบคลาสโคคกัน และนำเอาที่พุทที่ขาคอลเลกเตอร์ Q3 เข้าที่ทรานซิสเตอร์ Q2 ซึ่งทำหน้าที่เป็น level shifter เพื่อที่จะลดระดับศักดาไฟฟ้ากระแสตรงที่สัญญาณเอาพุทมีอยู่ และมีการดึงสัญญาณที่เอาพุทพุทผ่านความต้านทาน 12 กิโลโห์ม ซึ่งเป็นความต้านทานป้อนกลับไปยังอินพุทที่ทรานซิสเตอร์ Q1



รูปที่ 3.4.2 ผลจาก Simulator แสดงการเปรียบเทียบระหว่างอินพุทและเอาพุท

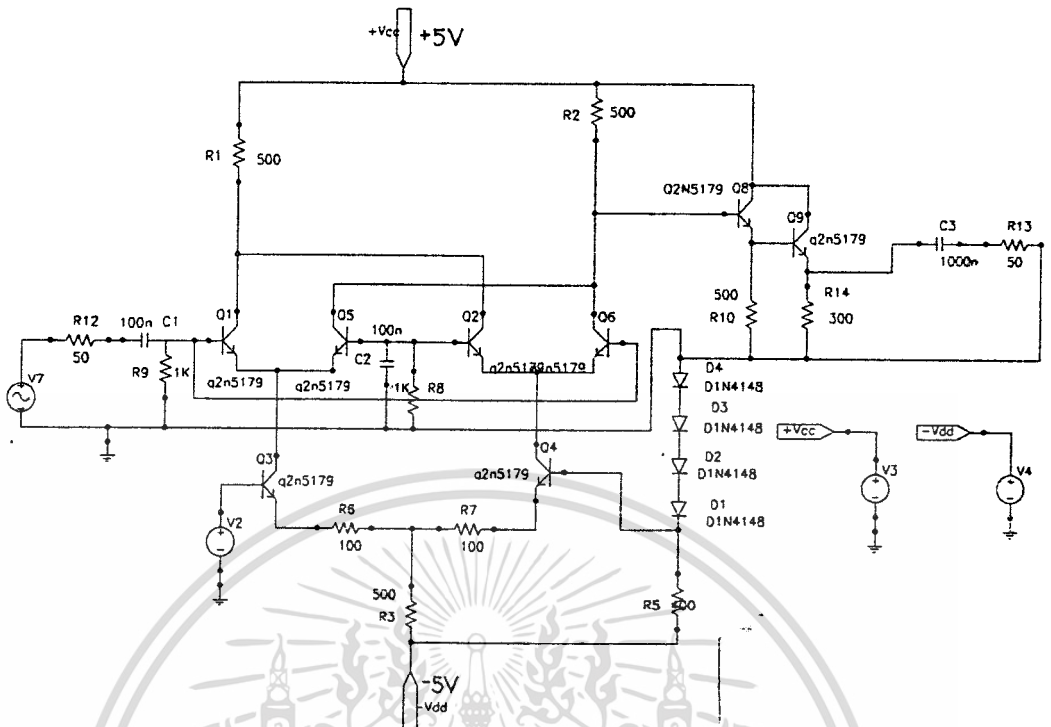
3.5 วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า (Voltage-Controlled Amplifier)

วงจรควบคุมอัตราขยายจะเป็นวงจรถูกเข้ากับวงจรรขยายทรานซิสมิเตอร์ เพื่อทำหน้าที่ควบคุมอัตราขยายของสัญญาณที่เป็นศักดาที่ได้รับมาจากวงจรรขยายทรานซิสมิเตอร์ ให้มีขนาดที่เหมาะสมเพื่อที่จะป้อนไปยังภาคต่อไป ดังนั้นจุดมุ่งหมายของวงจรมีคือสามารถที่จะลดขนาดเอาพุทหรือเพิ่มขนาดของเอาพุทได้ตามต้องการโดยการควบคุมอัตราขยายของวงจร

หลักการในการออกแบบ

หลักการโดยทั่วไปนั้น เราจะอาศัยคุณสมบัติของวงจรรคูณ (Multiplier) ในการออกแบบ โดยที่วงจรรคูณจะมี 2 อินพุท และเอาพุทของวงจรมีจะเป็นผลคูณของอินพุททั้งสอง ถ้าเราต้องการให้เอาพุทของวงจรมีขนาดลดลง เราก็สามารถทำได้โดยป้อนสัญญาณที่มีขนาดเล็กเข้าไปยังอินพุทด้านใดด้านหนึ่ง จะทำให้ได้ผลคูณของวงจรมีน้อยลง สัญญาณเอาพุทก็มีขนาดลดลง ในทางตรงกันข้าม ถ้าต้องการเพิ่มสัญญาณเอาพุท ก็กระทำในทางกลับกัน ดังนั้น การป้อนสัญญาณอินพุทที่มีขนาดเล็ก หรือ ใหญ่ ก็เป็นการควบคุมอัตราขยายของวงจรมีนั่นเอง

เอกสารวิจัยนี้เองที่สงวนไว้สำหรับการทำงานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5.1 แสดงวงจรสำเร็จของวงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้าที่ได้ออกแบบขึ้น

จากรูปที่ 3.5.1 ทρανซิสเตอร์ Q_1, Q_2, Q_3, Q_4, Q_5 และ Q_6 จะต่อกันเป็นวงจรมัลติพลายเออร์โดยจะมี 2 อินพุต โดยอินพุตทั้งสองจะเข้าทางขาเบสของ Q_1 และ Q_3 อินพุตที่ Q_1 จะเป็นสัญญาณเอาท์พุทที่มาจาก

วงจรขยายทรานซิมิตแดนซ์ ส่วนอินพุตที่ Q_3 จะเป็นสัญญาณ DC เพื่อให้ควบคุมอัตราขยายของวงจร

สำหรับคูตีเฟอร์เรนเซียล Q_3 และ Q_4 เราจะตั้งระดับของศักดาที่ขาเบสของ Q_4 ไว้ประมาณ -3 โวลต์ โดยใช้ไดโอดต่ออนุกรมกัน 4 ตัวแต่ละตัวจะมีศักดาคร่อมเท่ากับ 0.7 โวลต์ ซึ่งจะได้ศักดาคร่อมประมาณ -3 โวลต์ ในการตั้งระดับศักดาที่ขาเบสของ Q_4 ก็เพื่อกำหนดระดับของสัญญาณ DC ที่ป้อนเข้ามา ถ้าสัญญาณ DC เข้ามาเท่ากับ -3 โวลต์ จะทำให้ไม่มีความแตกต่างของสัญญาณของคูตีเฟอร์เรนเซียลแอมป์ ซึ่งจะทำให้เอาท์พุทของคูตีเฟอร์เรนเซียลคู่กลางเป็นศูนย์ เมื่อนำไปคูณกับสัญญาณอินพุตที่เข้ามาจะทำให้ได้เอาท์พุทของวงจรมัลติพลายเออร์มีค่าน้อยที่สุด ซึ่งเป็นการลดอัตราขยายให้มีค่าน้อยที่สุด ถ้าต้องการเพิ่มอัตราขยายก็ทำการปรับค่าสัญญาณ DC เพิ่มขึ้น เพื่อให้ได้เอาท์พุทที่คูตีเฟอร์เรนเซียลคู่กลาง ซึ่งจะทำให้ผลคูณของสัญญาณมากขึ้น

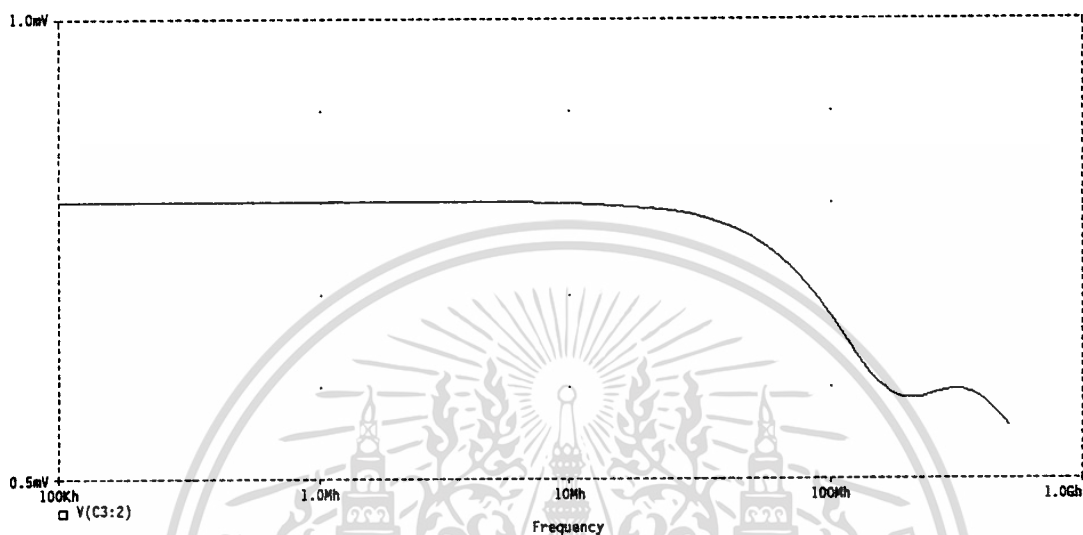
สำหรับคาปาซิเตอร์ที่ทำหน้าที่คัปปลิงสัญญาณและตัวต้านทานค่า 1 กิโลโห์ม ที่ขาเบสที่ Q_1 จะต้องใส่เข้าไปที่ขาเบสของ Q_2 หรือ Q_5 ด้วยเพื่อให้ดีเฟอร์เรนเซียลแอมป์ 2 คู่บนสมดุลกัน

สัญญาณเอาท์พุทที่เป็นผลคูณจะออกมาที่ขาคอลเลกเตอร์ของ Q_6 แล้วจะถูกป้อนให้วงจรการลิ่งตัน ซึ่งมีอินพุตอิมิตแดนซ์ค่อนข้างสูง วงจรนี้จะทำหน้าที่ Buffer สัญญาณเพื่อป้อนไปยังภาคต่อไป

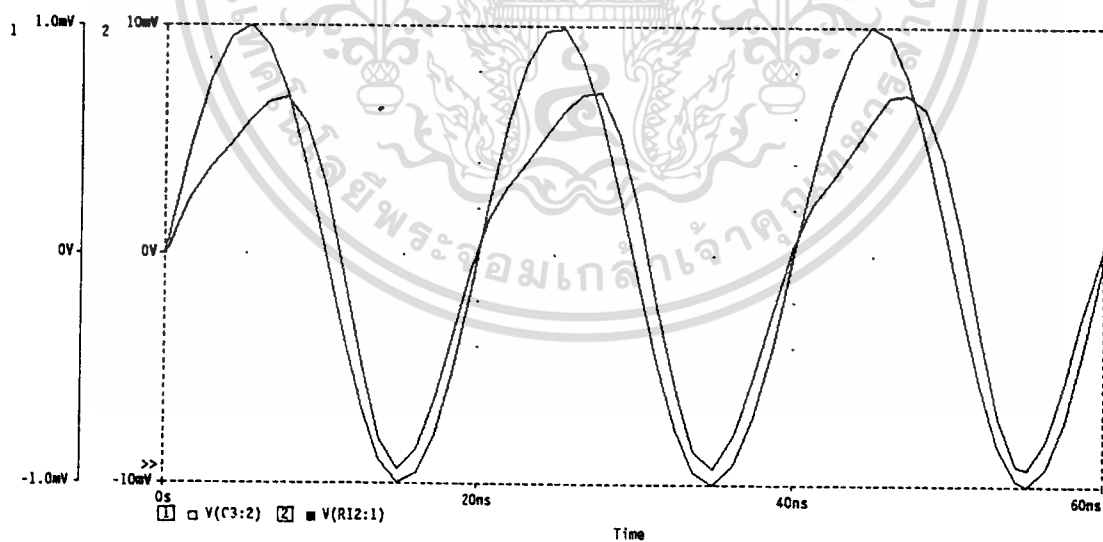
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลจาก Simulator

เมื่อทำการป้อนสัญญาณ DC แล้วทำการวัดอัตราขยายโดยดูจากผลตอบสนองทางความถี่ จะได้สัญญาณอินพุตต่ำสุดเมื่อป้อนสัญญาณ DC เท่ากับ -2.89 โวลต์ ซึ่งมีผลตอบสนองทางความถี่และรูปสัญญาณดังรูป 3.5.2 และ 3.5.3



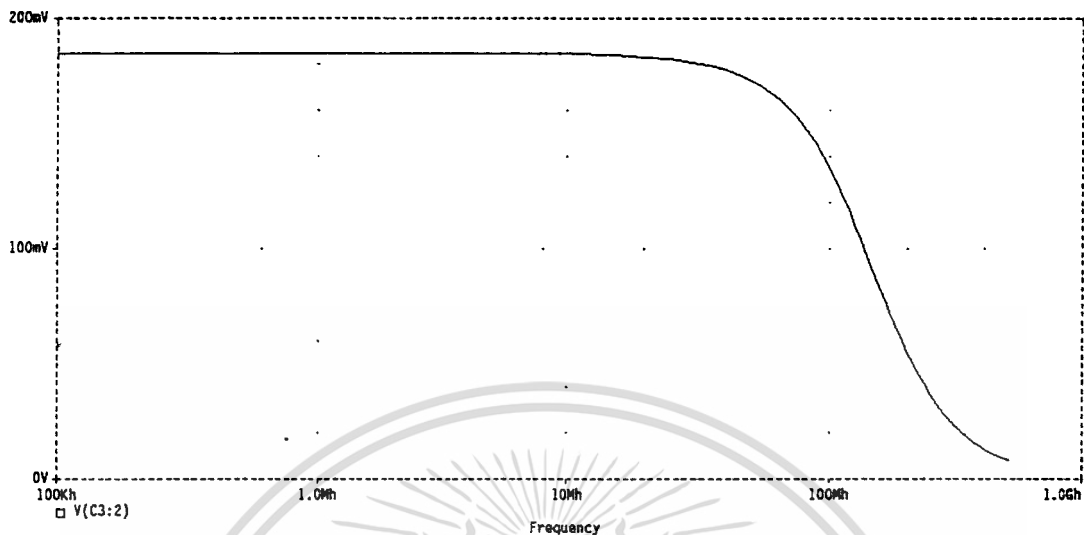
รูปที่ 3.5.2 ผลตอบสนองทางความถี่ที่จุดที่มีอัตราขยายต่ำที่สุด



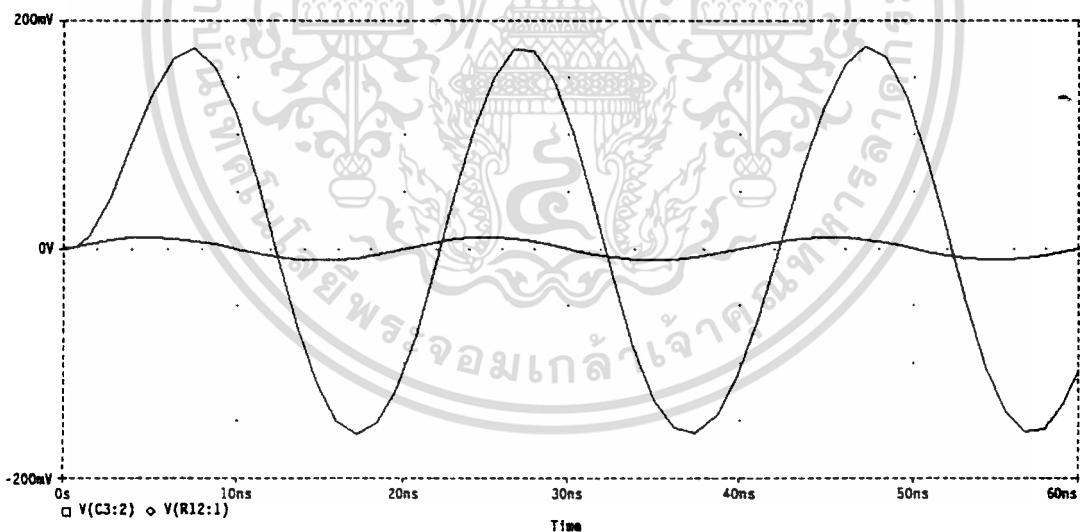
รูปที่ 3.5.3 สัญญาณเอาต์พุตเมื่ออัตราขยายต่ำที่สุดเมื่อเทียบกับสัญญาณอินพุต

เมื่อปรับสัญญาณ DC เพิ่มขึ้นจะได้สัญญาณเอาต์พุตสูงสุดที่ -0.1 โวลต์ ซึ่งสามารถคำนวณได้เท่ากับ 24.75 เดซิเบล ซึ่งมีผลตอบสนองทางความถี่และรูปสัญญาณดังรูป 3.5.4 และ 3.5.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5.4 ผลตอบสนองทางความถี่ที่จุดที่มีอัตราขยายสูงที่สุด



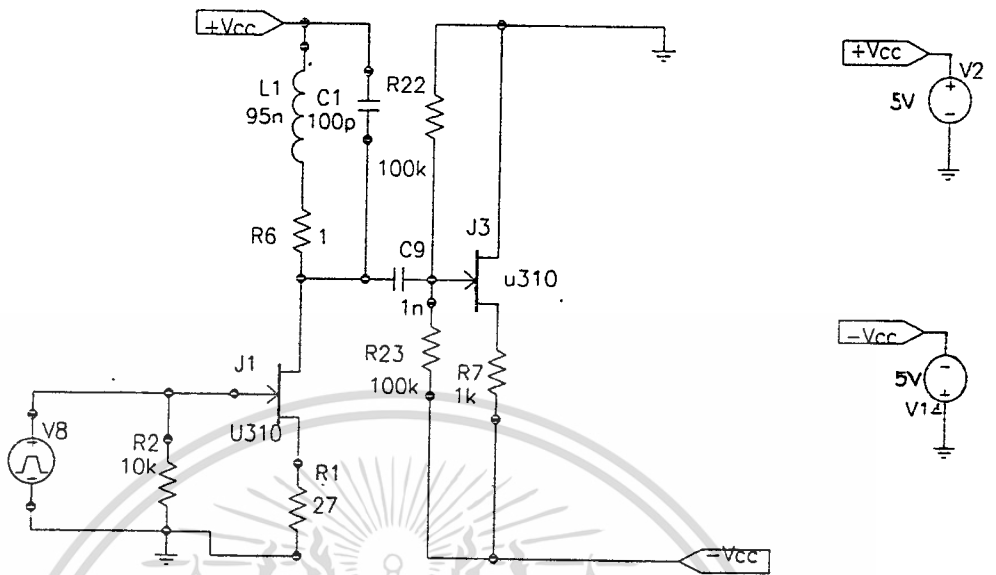
รูปที่ 3.5.5 สัญญาณเอาต์พุตเมื่ออัตราขยายสูงที่สุดเมื่อเทียบกับสัญญาณอินพุต

3.6 วงจรกรองความถี่ 50 เมกะเฮิรตซ์

วงจรกรองความถี่ 50 เมกะเฮิรตซ์ที่ใช้จะต้องมีเสถียรภาพทางความถี่สูง ๆ เพื่อที่จะเอาต์พุตที่ความถี่ 50 เมกะเฮิรตซ์พอดี ซึ่งจะได้นำสัญญาณที่ได้ไปทำเป็นสัญญาณคล็อกต่อไป

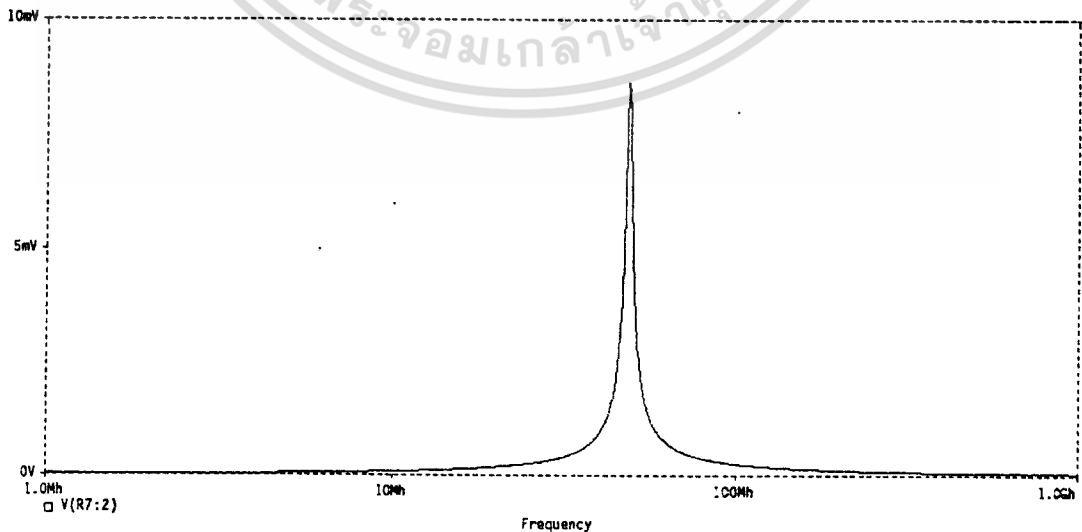
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักในการออกแบบ



รูปที่ 3.6.1 วงจรกรองความถี่ 50 เมกะเฮิรตซ์

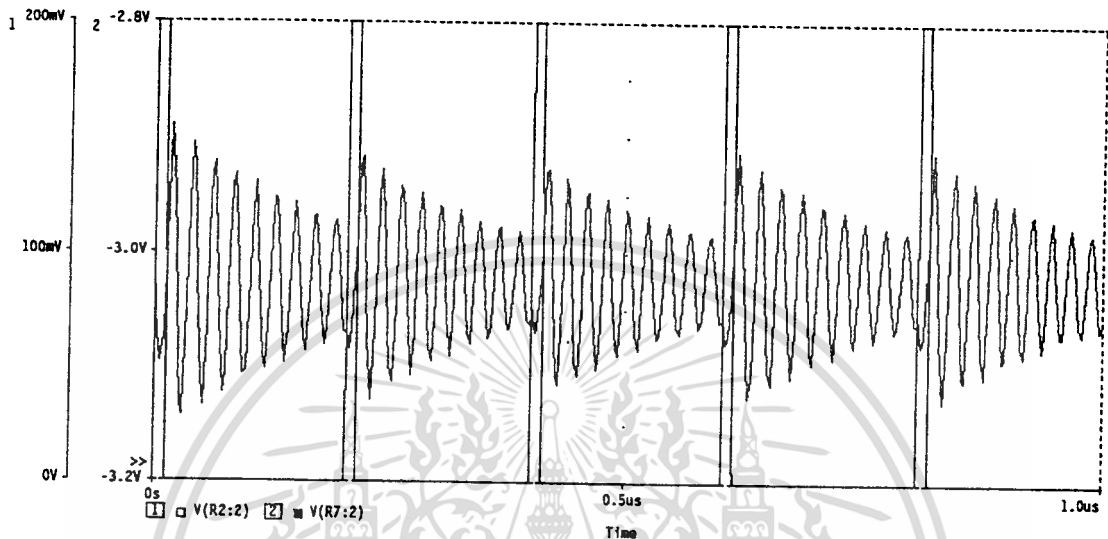
ในการออกแบบวงจรกรองความถี่ 50 เมกะเฮิรตซ์ จะต้องทำการป้อนอินพุตเข้าที่ขาเกตของเฟต J1 และที่ขาเดรนของเฟต J1 จะมีวงจรแท่งคี่ที่มีความถี่เรโซแนนซ์ที่ 50 เมกะเฮิรตซ์ ซึ่งเอาท์พุทที่ขาเดรนของเฟต J1 จะมีผลตอบสนองทางความถี่ดังรูปที่ 3.6.2 ซึ่งจะได้ค่าความถี่ที่ 49.886 เมกะเฮิรตซ์ และต่อเข้ากับเฟต J2 ซึ่งทำหน้าที่เป็นบัฟเฟอร์และมีการไบอัสดังรูป 3.6.1



รูปที่ 3.6.2 ผลตอบสนองทางความถี่ของวงจรกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการป้อนอินพุตเป็นพัลส์ที่มีความกว้างของพัลส์ (Pulse Width) 10 นาโนวินาที และมีคาบเวลา (Period) 200 นาโนวินาที จะได้ผลตามรูปที่ 3.6.3 จะเห็นว่าจุดที่มีพัลส์เป็น “1” ค่าสัญญาณที่เอาท์พุทจะมีระดับที่สูงขึ้น และที่ระดับพัลส์เป็น “0” ค่าระดับสัญญาณที่เอาท์พุทจะมีระดับลดลงจนกว่าจะมีพัลส์ที่เป็น “1” อีกครั้ง



รูปที่ 3.6.3 ผลจาก Simulator แสดงการเปรียบเทียบระหว่างอินพุตและเอาท์พุท

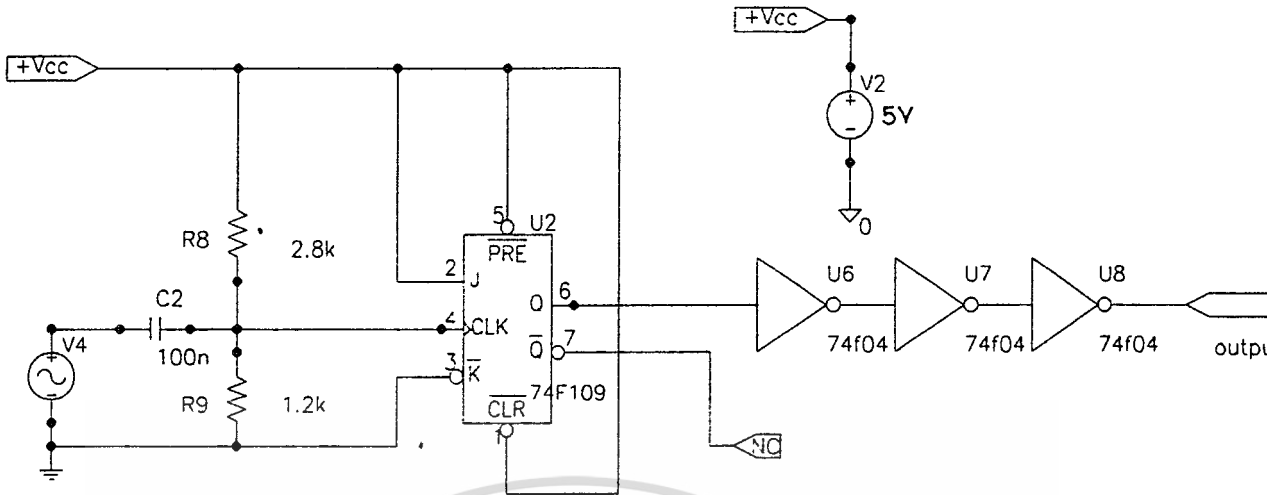
3.7 วงจรหารความถี่ (Frequency divider)

วงจรหารความถี่จะทำหน้าที่หารความถี่ของวงจรคริสตอลออสซิลเลเตอร์ ซึ่งมีความถี่เท่ากับ 100 เมกะเฮิรตซ์ ให้เป็น 50 เมกะเฮิรตซ์ เพื่อใช้เป็นคล็อกในการส่งสัญญาณข้อมูลหลักในการออกแบบ

ในการออกแบบวงจรหารความถี่เราจะใช้การทำงานของ J-K ฟลิปฟลอปที่อยู่ในโหมดทอกเกิล (toggle) ซึ่งจะทำให้ J-K ฟลิปฟลอปทำการหารความถี่ของสัญญาณที่ป้อนเข้ามาที่ขาคล็อกของฟลิปฟลอป เนื่องจากสัญญาณที่เราป้อนเข้ามามีความถี่สูง เราจึงจะต้องเลือก J-K ฟลิปฟลอปที่มีความเร็วสูง ดังนั้นจึงใช้เบอร์ 74F109 ซึ่งค่อนข้างจะมีความเร็วสูง แต่เนื่องจากไอซีตัวนี้เป็น TTL ซึ่งจะกำหนดให้สัญญาณเป็นลอจิก 1 เมื่อสัญญาณมีขนาดเกิน 2.0 โวลต์ขึ้นไป (ไม่ใช่ที่ 2.5 โวลต์) และจะให้เป็นลอจิก 0 เมื่อต่ำกว่า 0.8 โวลต์ลงมา ดังนั้นสัญญาณที่ป้อนเข้าที่ขาคล็อกของฟลิปฟลอป จะต้องถูกไบอัสไว้ที่ประมาณ 1.5 โวลต์ เพื่อให้สัญญาณที่ป้อนเข้าไปสวิงได้ดีทั้งซีกบวกและลบ จากนั้นสัญญาณเอาท์พุทที่ได้อาจจะต้องผ่านอินเวอร์เตอร์ เพื่อปรับรูปร่างของสัญญาณให้เป็นสี่เหลี่ยมมากขึ้น

จากรูปที่ 3.7.1 สัญญาณที่มาจากวงจรคริสตอลออสซิลเลเตอร์ จะเป็นสัญญาณชานน์ จึงจะต้องมีขนาดใหญ่พอ ที่จะป้อนเข้าวงจรหารความถี่ได้ (จากการต่อวงจรจะประมาณ 2 โวลต์ที่คัทพุท) จากนั้นจะผ่านตัวคาปาซิเตอร์ทำหน้าที่คัปปลิงสัญญาณผ่านไปยังโหนดระหว่าง R_0 กับ R_9 ซึ่งจะมีการไบอัสสัญญาณไว้ที่ประมาณ 1.5 โวลต์แล้วจึงป้อนเข้าขาคล็อกของ J-K ฟลิปฟลอป

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7.1 วงจรหารความถี่

J-K ฟลิปฟลอปจะถูกกำหนดที่ขา J ให้เป็น High (ต่อลงไฟเลี้ยง) และ \bar{K} เป็น Low (ต่อลงกราวด์) เพื่อให้ฟลิปฟลอปทำงานในโหมดทอกเกิลและขาเซตและเคลียร์จะถูกกำหนดให้เป็น High จะได้สัญญาณที่ขา Q เป็นสัญญาณที่ถูกหารความถี่แล้ว จากนั้นจะป้อนเข้าไอซี 74F04 เพื่อทำการจัดรูปร่างของสัญญาณให้ดีขึ้น ก็จะได้สัญญาณที่ถูกหารความถี่ซึ่งเป็นสัญญาณสี่เหลี่ยมตามต้องการ

3.8 วงจรขยายช่วงกว้าง (Wideband Amplifier)

ในการออกแบบวงจรขยายที่ความถี่สูง สิ่งที่จะต้องคำนึงถึงได้แก่

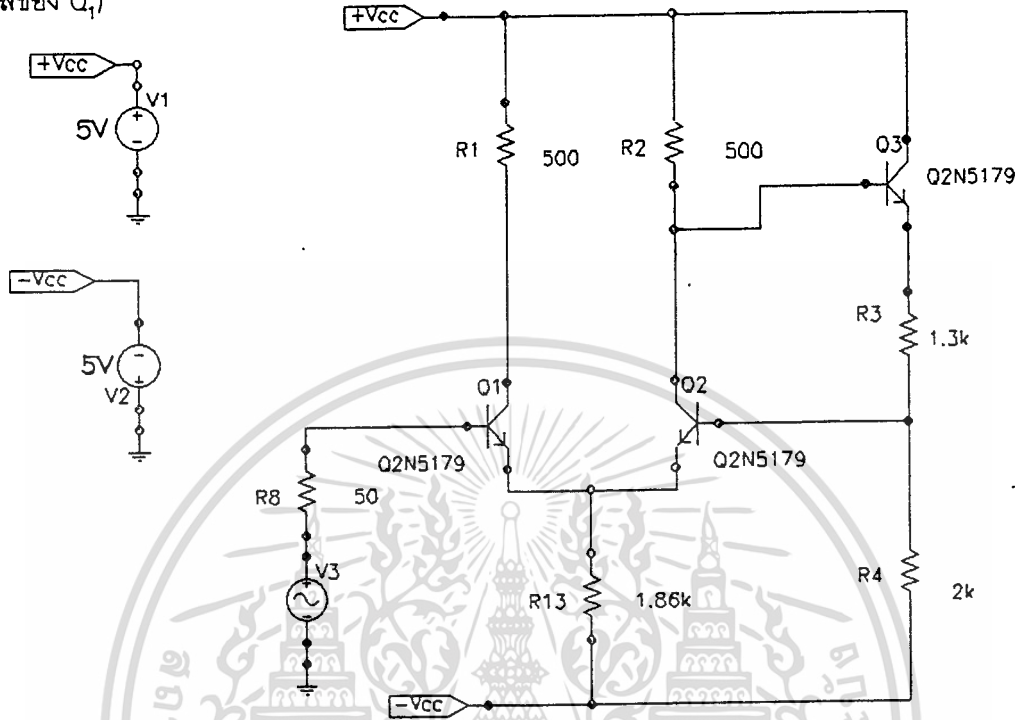
1. ต้องมีอินพุทอิมพีแดนซ์สูงตามที่ต้องการ
2. แบนด์วิทต้องครอบคลุมความถี่ที่กำหนด และมีเสถียรภาพดีที่ความถี่นั้น
3. ใช้ทรานซิสเตอร์จำนวนน้อยที่สุดในการออกแบบ เพื่อไม่ให้แบนด์วิทตกมาก
4. ได้เกณฑ์ตามที่ต้องการ

โดยจะเริ่มต้นการออกแบบด้วยวงจร ขยายแบบดิฟเฟอเรนเชียล ที่เป็นแบบ Single-ended-input-Single-ended-output ดังรูป 3.8.1 พิจารณาการไบอัสวงจร จะมีการดึงกระแสที่ขาอิมิตเตอร์ที่ต่อรวมกันเท่ากับ 5 มิลลิแอมแปร์ ดังนั้น กระแสคอลเลคเตอร์ที่ขาของ Q_1 และ Q_2 จะมีค่าข้างละ 2.5 มิลลิแอมแปร์

เนื่องจากต้องการให้เอาท์พุทที่ขาคอลเลคเตอร์ของ Q_2 มีการแกว่งของสัญญาณที่ดี จึงกำหนดให้ศักดาที่ขาคอลเลคเตอร์มีค่าประมาณ 7.5 โวลต์ ดังนั้นจะมีศักดาตกคร่อม R ที่ขาคอลเลคเตอร์ทั้งสองเท่ากับ 2.5 โวลต์ (ถ้า V_{cc} มีค่าเท่ากับ 10 โวลต์) ดังนั้นค่า R ที่ขาคอลเลคเตอร์มีค่าเท่ากับ 2.5 โวลต์ / 2.5 มิลลิแอมแปร์ เท่ากับ 1 กิโลโอห์ม สำหรับค่า R ที่ขาอิมิตเตอร์ คำนวณได้จาก $(10 - 0.7) \text{ โวลต์} / 5 \text{ มิลลิแอมแปร์} = 1.85 \text{ กิโลโอห์ม}$ (เมื่อ $-V_{cc}$ เท่ากับ -10 โวลต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นเราจะทำการต่อวงจร level shifter เข้าไปยังเอาต์พุตของวงจรขยายแบบดิฟเฟอเรนเชียล ซึ่งจะทำหน้าที่เลื่อนระดับสัญญาณลงมาตามที่ต้องการ จากรูป 3.8.1 จะต้องเลื่อนระดับสัญญาณที่ ขาคอลเลคเตอร์ที่มีค่าเท่ากับ 7.5 โวลต์ ลงมาให้เหลือ 0 โวลต์ เพื่อทำการพีดแบคเข้ากับขาเบสของ Q_2 (ให้เท่ากับระดับที่ขาเบสของ Q_1)



รูปที่ 3.8.1 แสดงวงจรขยายแบบดิฟเฟอเรนเชียลซึ่งต่ออยู่กับวงจร level shifter

ดังนั้นเราสามารถคำนวณค่าของ R_3, R_4 ได้โดยกำหนดกระแสที่ขาอิมิตเตอร์เท่ากับ 5 mA เมื่อเรารู้ศักดาที่คร่อมความต้านทานทั้งสองเราจะได้ R_3, R_4 เท่ากับ 1.3 กิโลโอห์ม และ 2 กิโลโอห์ม ตามลำดับ เมื่อเราป้อนสัญญาณความถี่สูงเข้าไปที่ขาเบสของ Q_1 เนื่องจากเกนของวงจรขยายที่มีการป้อนกลับมีค่าดังสมการ

$$\text{Gain} = \frac{A}{1 + AB} \tag{3.8.1}$$

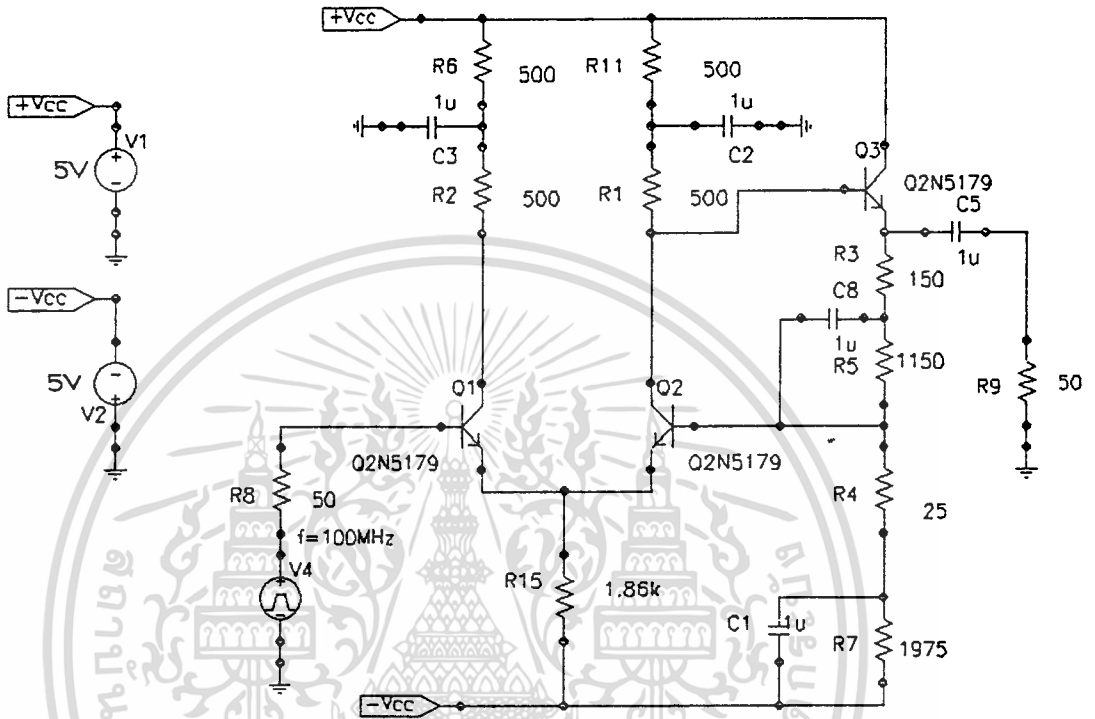
โดยที่ A = Forward gain และ B = Feedback gain

สำหรับ ค่า A ถ้าดูจากรูปจะเท่ากับ $g_m R_c / 2$ โดยที่ R_c ก็คือ R_1 หรือ R_2 นั้นเอง ดังนั้นเราสามารถที่จะเพิ่มเกนของวงจรได้โดยการเปลี่ยนค่า R_1 และ R_2 จากการทดลองใน simulator พบว่าค่า R ที่เหมาะสมจะประมาณ 500 โอห์ม ดังนั้นเราจะต้องลดความต้านทานลง แต่เพื่อไม่ให้ไบอัสของวงจรเสียไป เราจะทำการต่อ C bypass เข้าที่ขาคอลเลคเตอร์ แล้วแบ่งความต้านทานออกเป็นสองส่วน ดังนั้นที่ความถี่สูง จะทำให้ค่า R เสมือนว่าลดลง สำหรับค่า B นั้น จากวงจรถ้าคำนวณอย่างคร่าว ๆ จะมีค่าประมาณเท่ากับ $R_4 / (R_3 + R_4)$ ดังนั้นถ้าเราจะลดค่า R_3 และ R_4 เพื่อเปลี่ยนแปลงค่าของ B ก็สามารถทำได้โดยการต่อ C bypass เข้าไปขนานกับ R ทั้งสองจากนั้นทำการแยก R ออกเป็นสองค่าแล้วทำการปรับเปลี่ยนค่า R ให้เหมาะสม

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

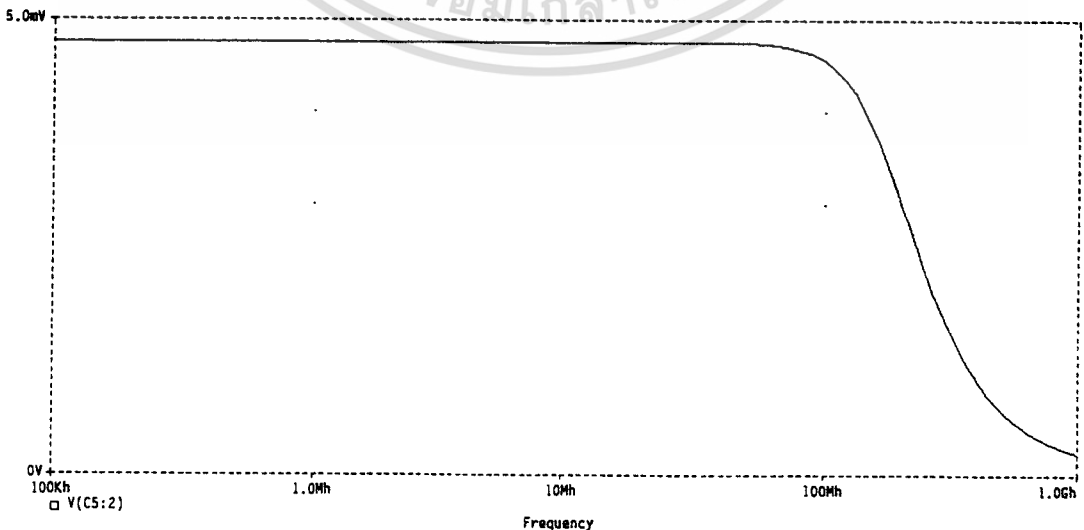
สิ่งที่ต้องคำนึงมากที่สุดในการปรับเปลี่ยนค่า R ก็คือถ้าเราปรับค่า R ให้มีเกินมาก จะทำให้แบนด์วิทตกลงได้ หรือถ้าเราต้องการแบนด์วิทมาก เกณฑ์ได้จากวงจรก็จะตก เพราะฉะนั้น เราจะต้องปรับเปลี่ยนค่า R ให้เหมาะสมที่สุด

วงจรสำเร็จของวงจรขยายสัญญาณความถี่สูง ๆ แสดงดังรูป 3.8.2



รูปที่ 3.8.2 แสดงวงจรสำเร็จของวงจรขยายช่วงกว้าง

จาก Simulator เมื่อทำการป้อนสัญญาณขาอินพุต ซึ่งมีค่า 1 มิลลิโวลต์ เข้าไปที่อินพุตของวงจร (เข้าที่ขาเบสของวงจรขยายแบบดิฟเฟอเรนเชียล) แล้ววัดที่เอาต์พุตของวงจร จะได้ผลตอบสนองทางความถี่ดังนี้

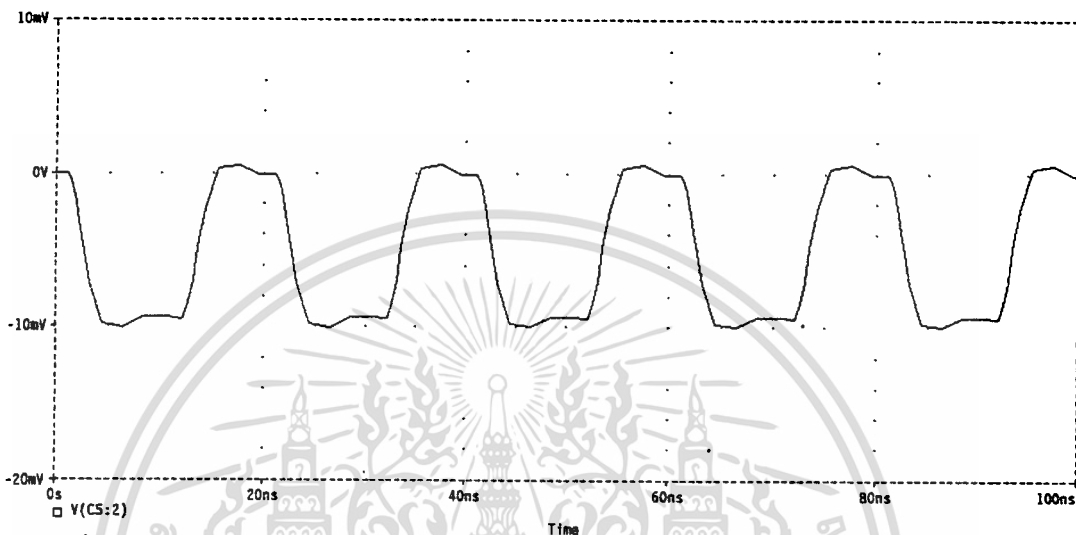


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้เฉพาะในวงการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟจะได้ อัตราขยาย(GAIN) = 12.9 เดซิเบล และ ช่วงความถี่ = 183.048

เมกะเฮิรตซ์

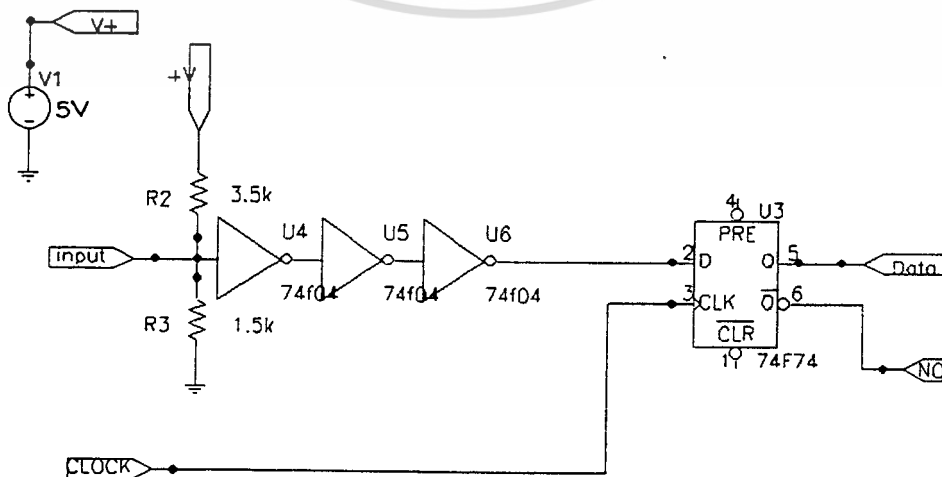
เมื่อทำการป้อนสัญญาณสี่เหลี่ยมเข้าที่อินพุทของวงจรแล้ววัดรูปสัญญาณที่เอาต์พุทจะได้ดังนี้



รูปที่ 3.8.4 สัญญาณที่เอาต์พุทของวงจรขยายเมื่อป้อนอินพุทเป็นสัญญาณสี่เหลี่ยม

3.9 วงจรตัดสินใจระดับสัญญาณ (Decision Circuit)

วงจรตัดสินใจระดับสัญญาณนี้จะเป็นวงจรส่วนสุดท้ายในการรับส่งสัญญาณ จะทำหน้าที่ตัดสินใจว่าสัญญาณข้อมูลที่ได้รับจากวงจรควบคุมอัตราขยาย จะมีค่าเป็น “0” หรือ “1” โดยจะทำการเปรียบเทียบกับสัญญาณคล็อกที่ได้จากวงจรรองความถี่ โดยใช้ไอซีเบอร์ 74F74 ทำหน้าที่ตัดสินใจลอจิกของข้อมูล โดยวงจรจะมีลักษณะดังรูปที่ 3.9.1



รูปที่ 3.9.1 วงจรตัดสินใจระดับสัญญาณ

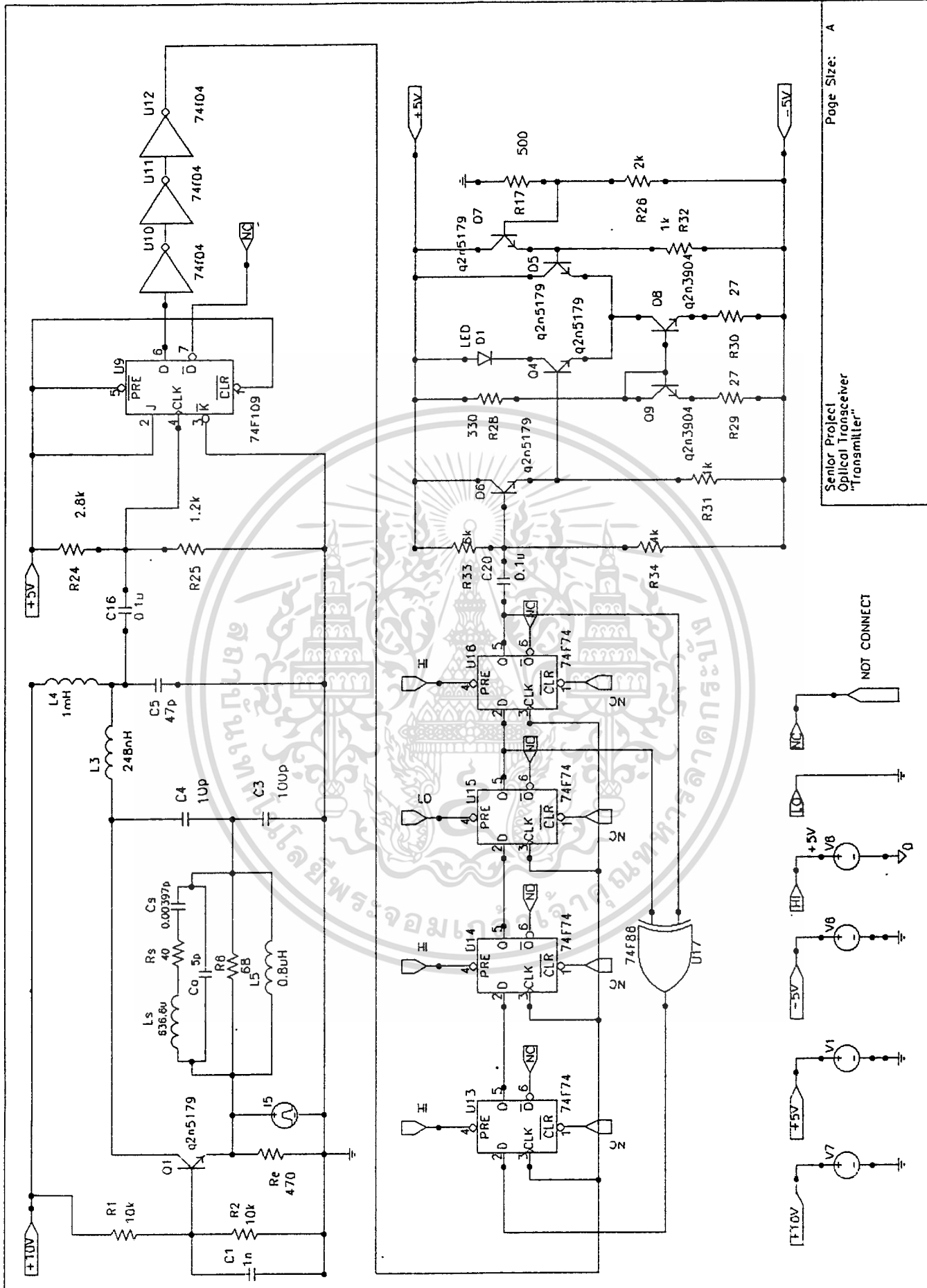
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณีใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.9.1 เอาท์พุทจากวงจรควบคุมอัตราขยายจะถูกป้อนเข้ามายังอินเวอร์เตอร์ 3 ตัวซึ่งเราจะ
 ต้องทำการไบอัสให้อยู่ที่ 1.5 V เนื่องจากไอซีที่เป็นอินเวอร์เตอร์ที่เราใช้คือ 74f04 ซึ่งจะทำการตัดระดับ
 สัญญาณเป็น “1” และ “0” ที่ 2.0 V. และ 0.8 V.ตามลำดับ เราจึงต้องไบอัสที่จุดกลาง สัญญาณที่ได้จะมีรูป
 สัญญาณที่เป็นสี่เหลี่ยม ที่ดีขึ้น และมีความแตกต่างระหว่าง บิท “1” และ “0” ชัดเจนมากขึ้น

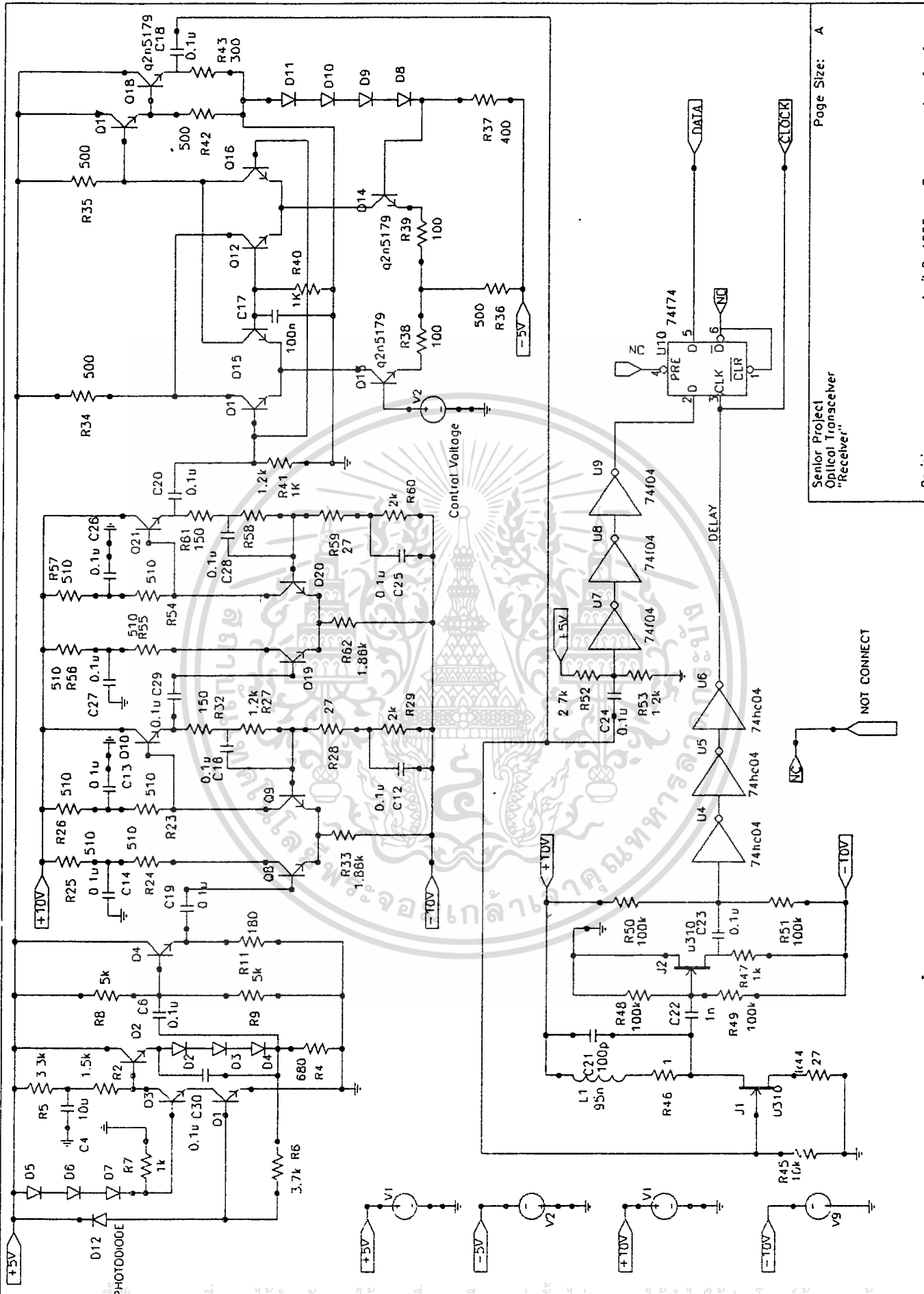
ข้อมูลที่ได้จากวงจรอินเวอร์เตอร์ซึ่งต่อเรียงกัน 3 ตัว จะ ถูกป้อนเข้าที่ตีฟลิปฟลอป และสัญญาณ
 คล็อก (50 เมกะเฮิรตซ์)ที่ถูกสร้างขึ้นใหม่จากวงจรรองความถี่ และวงจรอินเวอร์เตอร์จะถูกป้อนเข้าที่ขา
 คล็อกของตีฟลิปฟลอปด้วย สัญญาณคล็อกที่สร้างขึ้นใหม่นี้จะต้องซิงโครไนซ์กับสัญญาณที่เป็นข้อมูล โดยเรา
 จะใช้สายโคแอกเซียลในกรณีเลขสัญญาณคล็อกให้ซิงโครไนซ์กับข้อมูล การดีเลย์ของสัญญาณคล็อกจะขึ้น
 อยู่กับความยาวของสาย เมื่อป้อนสัญญาณคล็อกเรียบร้อยแล้ว สัญญาณ ดิจิตอลข้อมูลจะออกมาที่ขาเอาท์
 พุทของตีฟลิปฟลอป ซึ่งสามารถนำไปใช้ได้ต่อไป

เราสามารถแสดงวงจรรวมของเครื่องส่งและเครื่องรับผ่านเส้นใยแสงได้ดังนี้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้นำไปเผยแพร่หรือใช้เพื่อวัตถุประสงค์อื่นของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 3.10 (a) แสดงวงจรรวมของเครื่องส่ง



Page Size: A
 Senior Project
 Optical Transceiver
 "Receiver"
 Revision: -
 April 2, 1995 Page 1 of 1

NOT CONNECT

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิ 3.10 (b) แสดงวงจรรวมของเครื่องรับของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

ในการทดลองได้ทำการแบ่งการทดลองออกเป็นส่วน ๆ โดยแต่ละส่วนนั้น จะแสดงวิธีการทดลอง และผลที่ได้จากการทดลองนั้น ในหัวข้อเหล่านี้จะถูกแบ่งออกเป็น 2 ส่วนใหญ่ ๆ คือ ส่วนของเครื่องส่ง สัญญาณ และส่วนของเครื่องรับสัญญาณซึ่งหัวข้อ 4.1, 4.2, 4.3, 4.4 จะเป็นส่วนของเครื่องส่ง และหัวข้อ 4.5, 4.6, 4.7, 4.8, 4.9 จะเป็นส่วนของเครื่องรับ และในหัวข้อ 4.10 จะเป็นผลการทดลองในส่วนของเครื่องรับ เมื่อส่งสัญญาณผ่านเส้นใยแสง ซึ่งรายละเอียดของหัวข้อเหล่านั้นจะอธิบายดังต่อไปนี้

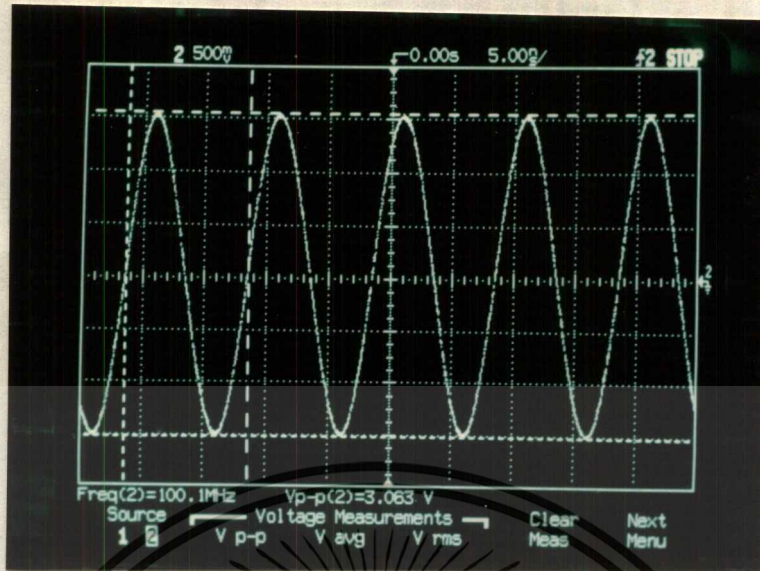
4.1 วงจรคริสตอลออสซิลเลเตอร์

ในการทดลองต่อวงจรดังรูปที่ 3.1.1 เมื่อทำการวัดเอาท์พุทที่โหลด 50 โอห์ม จะได้ผลดังรูป



รูปที่ 4.1.1 สเปกตรัมความถี่ของวงจรคริสตอลออสซิลเลเตอร์

จากรูปที่ 4.1.1 จะเป็นผลที่วัดจากสเปกตรัมอนาไลเซอร์ (กำหนดให้แวนอนมีค่า 50 เมกะเฮิรทซ์ ต่อช่อง) จะเกิดการออสซิลเลทได้กำลังงาน(Power) 8 เดซิเบลมิลลิวัตต์ (dBm) ที่ความถี่ 100 เมกะเฮิรทซ์ และก็จะเกิดการออสซิลเลทที่ฮาร์โมนิคอื่น ๆ อีก คือที่ 200 และ 300 เมกะเฮิรทซ์ โดยจะมีกำลังงานลดลงไปตามลำดับ ดังรูปที่ 4.1.1



รูปที่ 4.1.2 สัญญาณรูปขายนที่เกิดจากวงจร



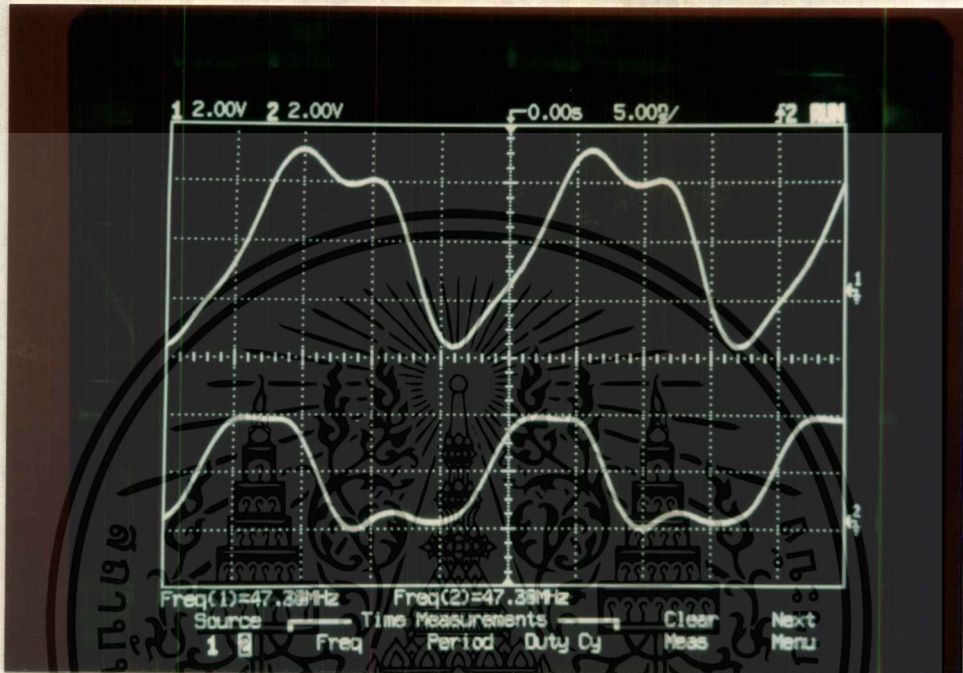
รูปที่ 4.1.3 ความถี่ของวงจรโดยวัดจากเครื่องนับความถี่(Frequency Counter)

จากรูปที่ 4.1.2 แสดงการออสซิลเลทของวงจรโดยมีระดับสัญญาณ 3.063 โวลต์ และในรูปที่ 4.1.3 เมื่อวัดความถี่โดยใช้เครื่องนับความถี่จะได้ค่าความถี่เท่ากับ 100.0003 เมกะเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรสร้างสัญญาณคล็อก 50 เมกะเฮิรตซ์

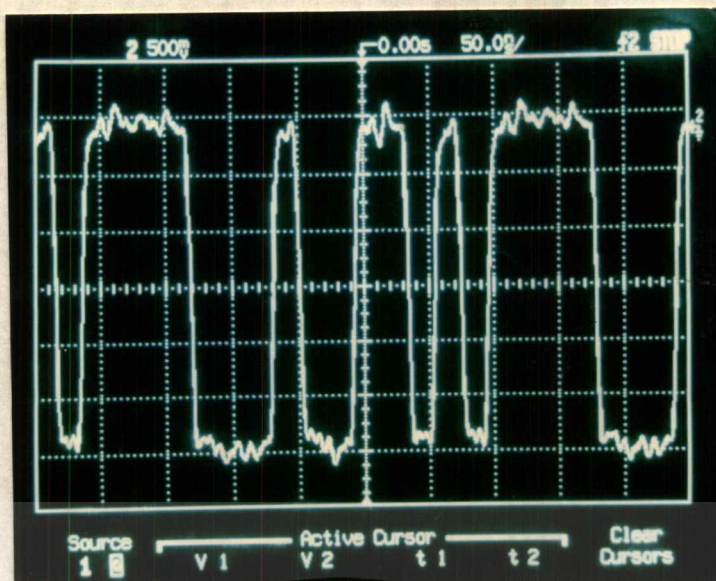
ในการทำสัญญาณคล็อก 50 เมกะเฮิรตซ์ โดยการป้อนอินพุตจากวงจรคริสตอลออสซิลเลเตอร์ 100 เมกะเฮิรตซ์ (รูปที่ 4.1.2) ผ่านวงจรหารความถี่ ให้เหลือ 50 เมกะเฮิรตซ์ จะเป็นดังรูปที่ 4.2.1 (ผลจากช่องที่ 1) และผ่านไปยังวงจรมินิเวอริเตอร์จะได้ผลดังรูปที่ 4.2.1 (ผลจากช่องที่ 2)



รูปที่ 4.2.1 ผลจากวงจรหารความถี่และวงจรมินิเวอริเตอร์

4.3 วงจรสร้างสัญญาณพัลส์แบบสุ่ม

เมื่อเราทำการป้อนสัญญาณคล็อกจากวงจรหารความถี่และวงจรมินิเวอริเตอร์เข้ามายังวงจรสร้างพัลส์แบบสุ่ม ซึ่งได้ทำการเซตที่ขาเซตของดีฟลิปฟลอปตัวที่ 1 ถึง 4 เป็น 1101 ตามลำดับ แล้วทำการดึงสัญญาณเอาต์พุตออกที่ดีฟลิปฟลอปตัวที่ 4 แต่ระดับสัญญาณที่ได้จะอยู่ระหว่าง 5 กับ 0 V. เพื่อจะสามารถที่จะป้อนให้วงจรขับสัญญาณได้ ที่เอาต์พุตของวงจรจะต้องทำการปรับระดับสัญญาณ (โดยใช้ค่าความต้านทาน หรือใช้ตัวคาปาซิเตอร์) ให้สวิตช์อยู่ระหว่าง 0 และ -2 V (ตามที่วงจรขับสัญญาณได้ถูกออกแบบไว้) จะได้เอาต์พุตเป็นดังรูปที่ 4.3.1 ดังนี้

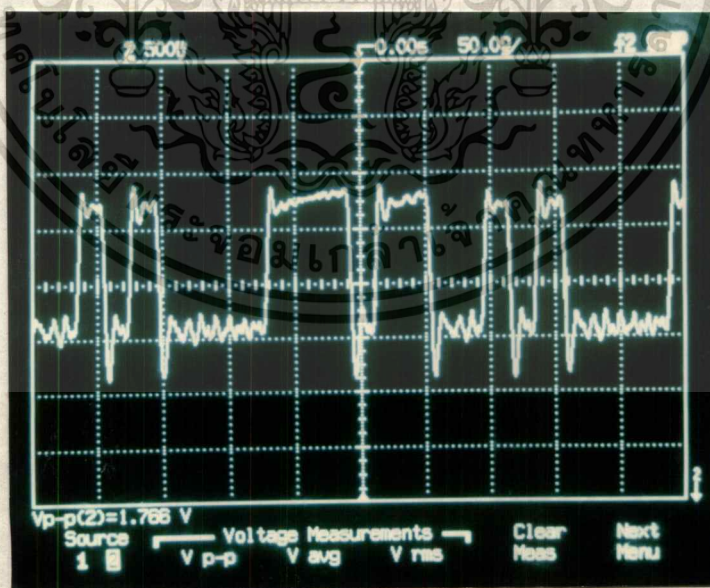


รูปที่ 4.3.1 แสดงสัญญาณพัลส์แบบสุ่มที่ถูกสร้างขึ้นที่เอาต์พุตของวงจร

จากรูปที่ 4.3.1 เราจะได้สัญญาณพัลส์เป็น 11101100101000 ตามลำดับ โดยที่สัญญาณพัลส์เหล่านี้จะมีระดับสัญญาณที่เหมาะสม (สวิงอยู่ระหว่าง 0 ถึง -2 โวลต์) ซึ่งนำไปป้อนให้วงจรขับสัญญาณต่อไปได้

4.4 วงจรขับสัญญาณ

สัญญาณพัลส์ที่ส่งมาจากวงจรถ่ายทอดสัญญาณพัลส์แบบสุ่มจะถูกส่งเข้าอินพุตของวงจรขับสัญญาณ ซึ่งอินพุตของสัญญาณจะต้องสวิงอยู่ระหว่าง 0 ถึง -2 โวลต์ เมื่อวัดสัญญาณที่ขาของ LED จะได้รูปสัญญาณดังรูป 4.4.1 เมื่อสัญญาณอินพุตซึ่งเป็นพัลส์แบบสุ่ม(ในรูปที่ 4.3.1)



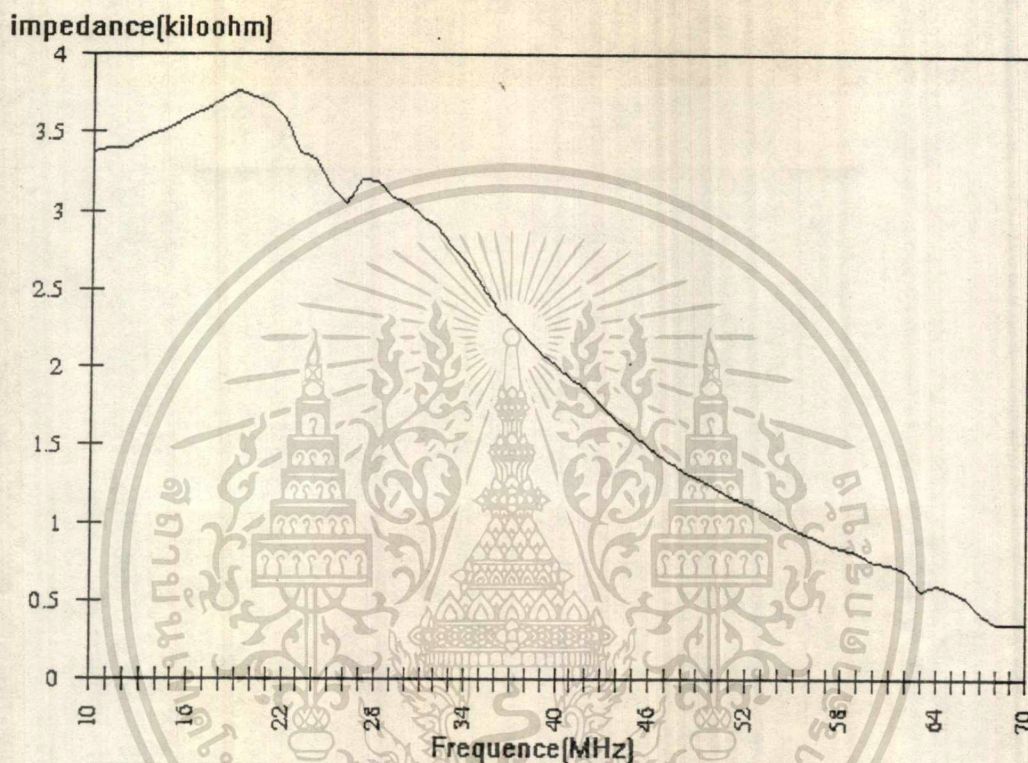
รูปที่ 4.4.1 แสดงรูปสัญญาณเอาต์พุตของวงจรขับสัญญาณ

จากรูปที่ 4.4.1 จะเห็นได้ว่าสัญญาณเอาต์พุตของวงจรจะกลับเฟสกับสัญญาณอินพุตเนื่องจากวงจรที่ประกอบขึ้นเป็นวงจรขับสัญญาณ เป็นวงจรดิฟเฟอเรนเชียล แอมพลิฟายเออร์ ซึ่งจะมีเอาต์พุตของแอมพลิฟายเออร์กลับเฟสกับสัญญาณอินพุต ดังนั้นเอาต์พุตที่ได้จึงกลับเฟสนั้น ไม่นานญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปลี่ยนความต้านทานที่ใช้แทน LED เป็น LED ที่ใช้ส่งสัญญาณเข้าไปในเส้นใยแก้วนำแสงแล้ว
ได้ผลคือ LED จะส่องแสงตามสัญญาณเอาท์พุทของวงจรขับสัญญาณ

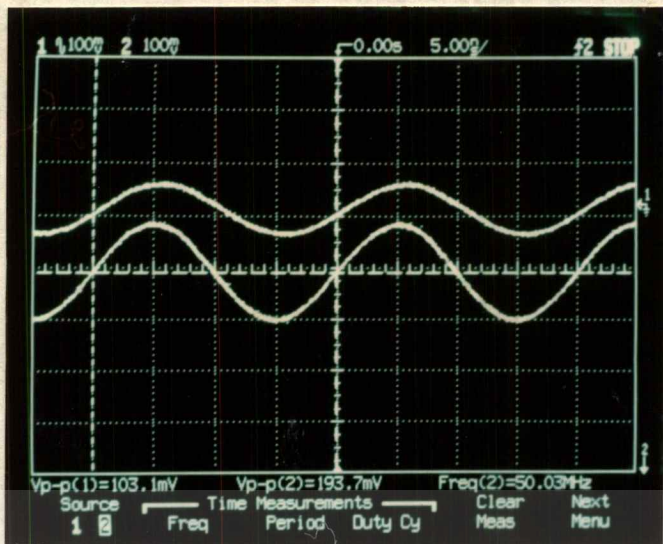
4.5 วงจรขยายทรานซิมพีแดนซ์

ในการทดลองวงจรขยายทรานซิมพีแดนซ์ โดยการป้อนอินพุทที่ต่ำ ๆ เข้าไป (เนื่องสัญญาณแสง
ที่มาถึงโฟโตไดโอดจะมีค่าที่ต่ำมาก ๆ)



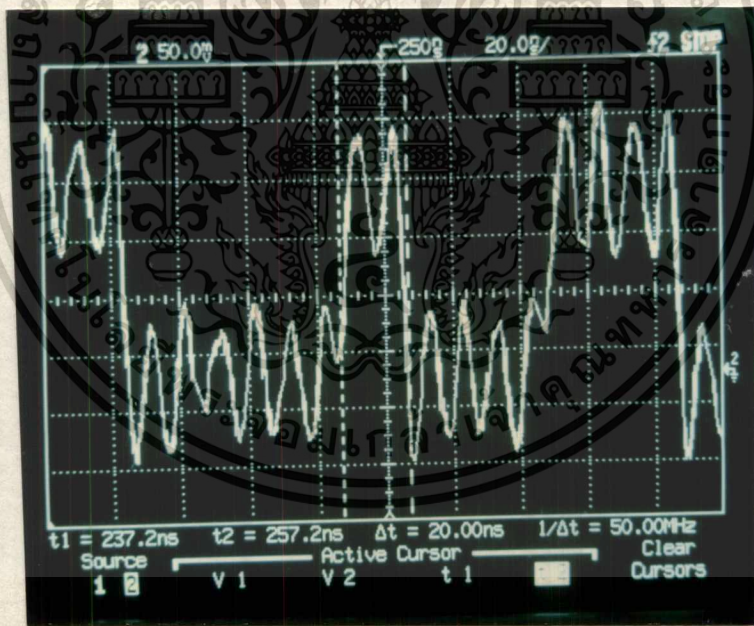
รูปที่ 4.5.1 ผลตอบสนองทางความถี่ของวงจรขยายทรานซิมพีแดนซ์

จากรูปที่ 4.5.1 เป็นผลตอบสนองทางความถี่ของวงจรขยายทรานซิมพีแดนซ์ ซึ่งในแกนตั้งเป็นค่า
อัตราขยายอิมพีแดนซ์ (Impedance Gain) และในแกนนอนเป็นความถี่ที่เปลี่ยนแปลงไป และมีช่วงความถี่
คัทออฟที่ความถี่ 42 เมกะเฮิรตซ์



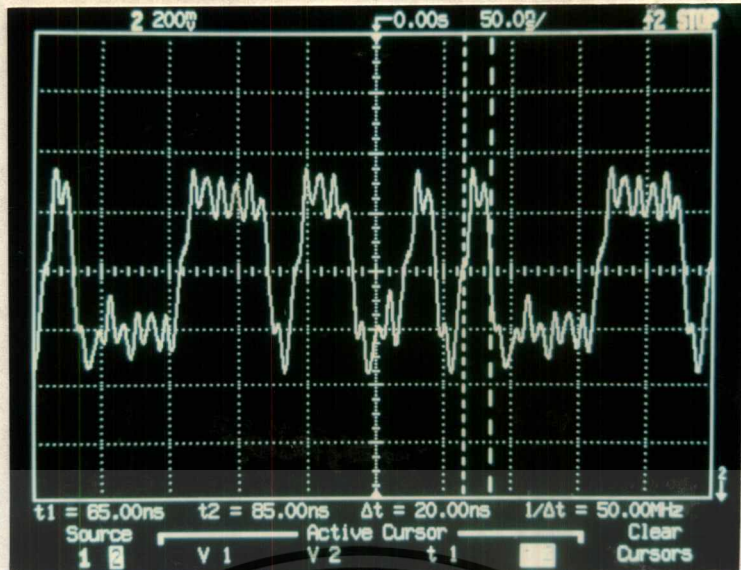
รูปที่ 4.5.2 สัญญาณเอาต์พุตเมื่อป้อนอินพุตต่ำ ๆ

จากรูปที่ 4.5.2 เป็นในช่วงสัญญาณที่ 1 เป็นสัญญาณอินพุตของวงจร และช่วงสัญญาณที่ 2 เป็นเอาต์พุตของวงจร เมื่อป้อนอินพุตที่ระดับต่ำ ๆ จะสามารถขยายสัญญาณได้ดังรูปที่ 4.5.1



รูปที่ 4.5.3 สัญญาณอินพุตจากวงจรกำเนิดพัลส์แบบสุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

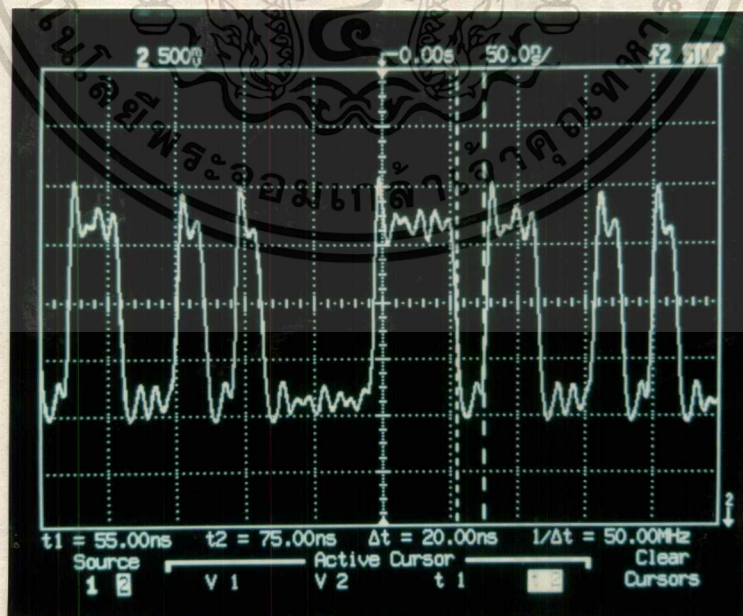


รูปที่ 4.5.4 สัญญาณเอาต์พุต เมื่อป้อนอินพุตจากวงจรกำเนิดพัลส์แบบสุ่ม

เมื่อป้อนอินพุตจากวงจรกำเนิดพัลส์แบบสุ่มที่มีลักษณะดังรูปที่ 4.5.3 (โดยป้อนสัญญาณคล็อก 50 เมกะเฮิรตซ์ให้กับวงจรกำเนิดพัลส์แบบสุ่ม) จะได้เอาต์พุตดังรูปที่ 4.5.4

4.6. วงจรขยายช่วงกว้าง

สัญญาณข้อมูลที่ส่งมาจากวงจรขยายทรานซิมิตีแดนซ์จะยังมีขนาดเล็กอยู่ จึงต้องผ่านวงจรขยายช่วงกว้างเพื่อให้มีขนาดใหญ่ขึ้น



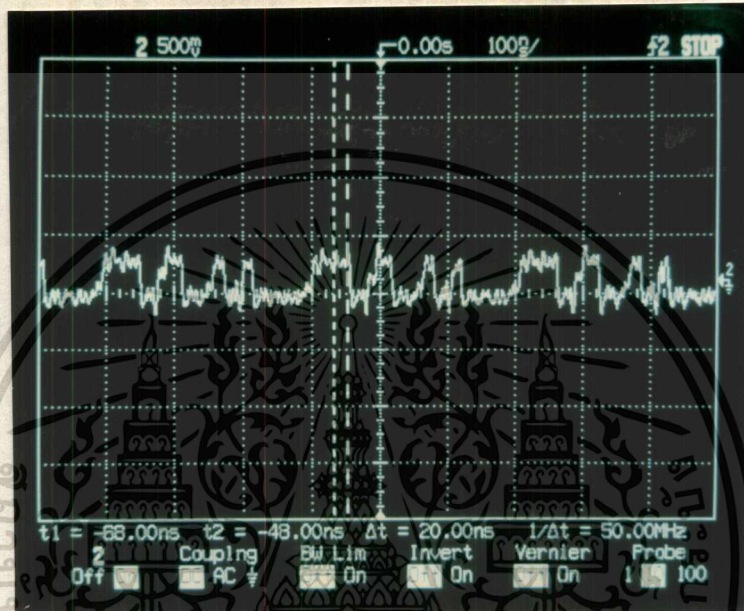
รูปที่ 4.6.1 สัญญาณเอาต์พุตของวงจรขยายช่วงกว้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อป้อนสัญญาณอินพุทให้กับวงจรขยายช่วงกว้าง(รูปที่ 4.5.3) จะได้สัญญาณเอาต์พุทที่มีขนาดของสัญญาณเพิ่มประมาณ 4 เท่าของสัญญาณอินพุท หรือประมาณ 12.04 เดซิเบล ดังรูปที่ 4.6.1

4.7 วงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า

สัญญาณพัลส์ที่ถูกขยายโดยวงจรขยายช่วงกว้างจะถูกป้อนเข้าวงจรควบคุมอัตราขยายซึ่งจะทำการควบคุมอัตราขยายโดยสัญญาณไฟตรงที่อินพุทของวงจร เมื่อเราปรับสัญญาณไฟตรงนี้ให้ใกล้เคียง -2.6 โวลต์ คือประมาณ -2.4 โวลต์. สัญญาณเอาต์พุทของวงจรเป็นดังรูป 4.7.1

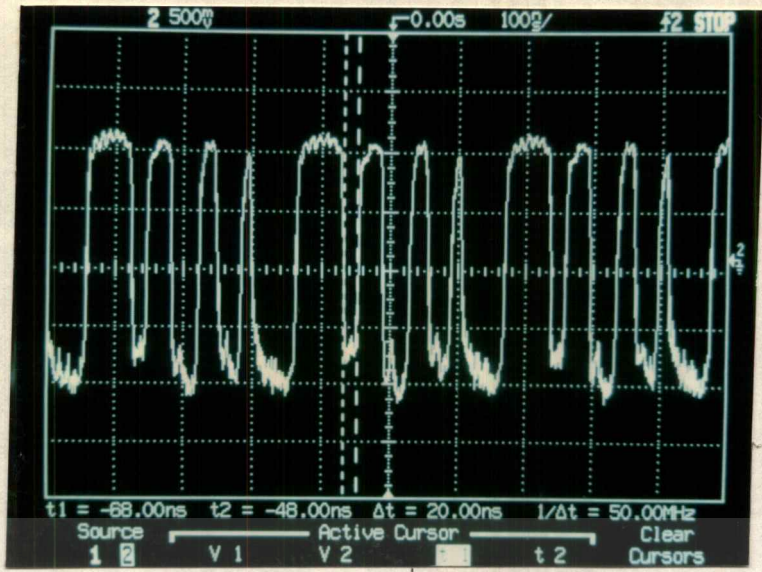


รูปที่ 4.7.1 แสดงรูปสัญญาณเอาต์พุทของวงจรเมื่อป้อนสัญญาณไฟตรงเท่ากับ -2.4 โวลต์

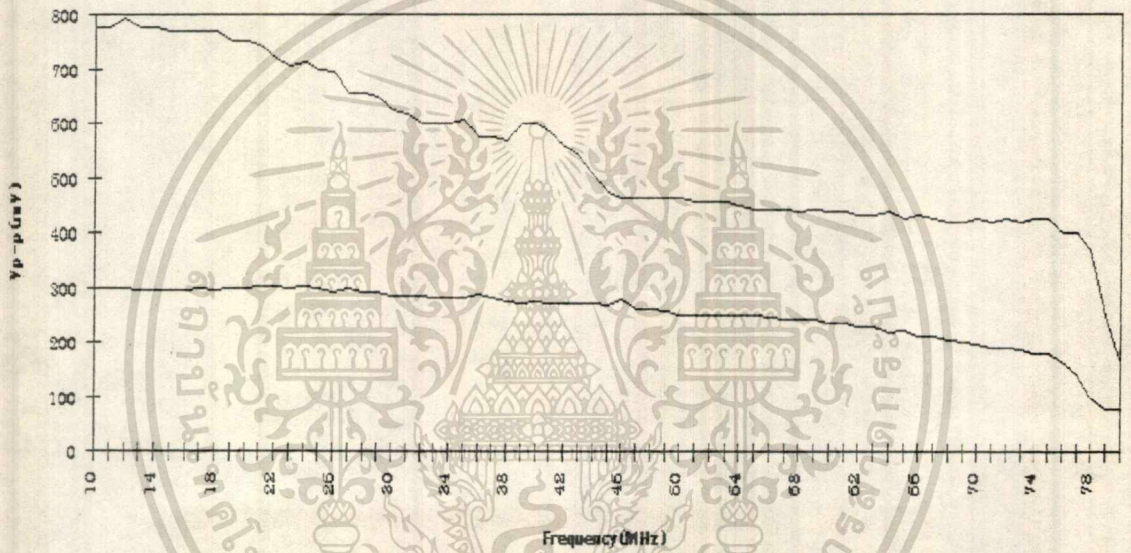
จากรูป 4.7.1 จะเห็นได้ว่าสัญญาณอินพุทจะมีขนาดเล็ก เนื่องจากสัญญาณไฟตรงที่ป้อนเข้าไปมีค่าใกล้เคียงกับศักดาที่ตกคร่อมไดโอด 4 ตัว (ซึ่งจากการทดลองจะเท่ากับ 2.6 โวลต์) ซึ่งจะทำให้ความแตกต่างของศักดาระหว่างขาของดีเฟอเรนเชียล แอมพลิฟายเออร์ ซึ่งเป็นอินพุทที่ใช้ควบคุมอัตราขยายมีค่าใกล้เคียงศูนย์ ทำให้อัตราขยายลดลง และเมื่อเพิ่มสัญญาณไฟตรงเป็น -1.5 โวลต์ สัญญาณเอาต์พุทจะเพิ่มขึ้นดังรูป 4.7.2 ซึ่งอัตราขยายสูงสุดจะเท่ากับ 10.88 เดซิเบล

ในรูปที่ 4.7.3 เป็นผลตอบสนองของทางความถี่ของวงจรควบคุมอัตราขยายเมื่อปรับศักดาไฟฟ้าที่ -2.8 โวลต์ และ -0.2 โวลต์เมื่อป้อนอินพุทขนาด 150 มิลลิโวลต์

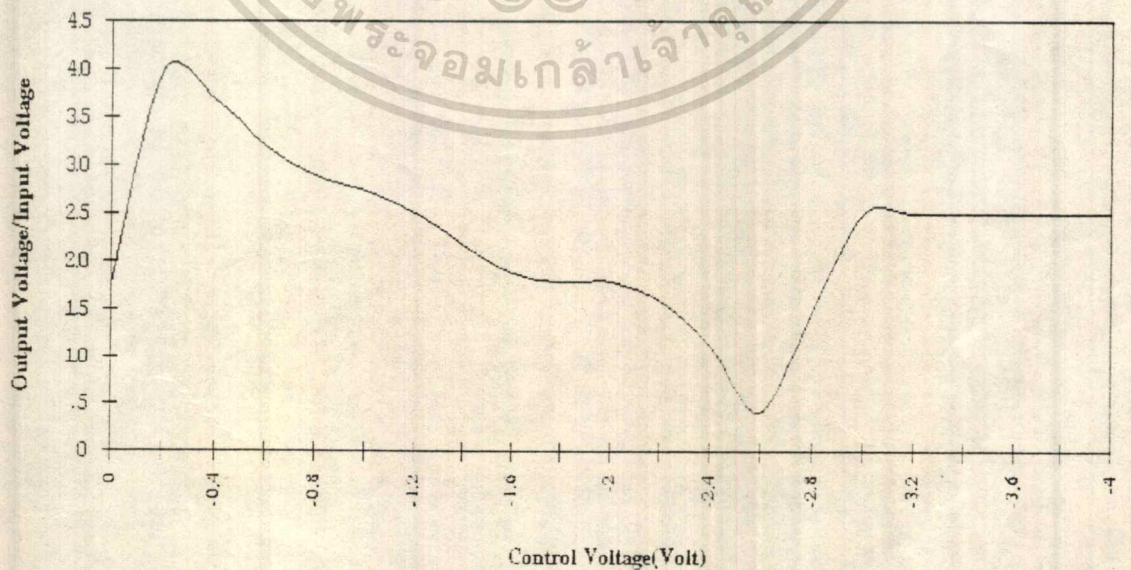
ในรูปที่ 4.7.4 เป็นความสัมพันธ์ขนาดสัญญาณเอาต์พุทต่อสัญญาณอินพุท กับระดับศักดาไฟฟ้าที่เปลี่ยนแปลงไป ที่ความถี่ 50 เมกะเฮิรตซ์



รูปที่ 4.7.2 แสดงรูปสัญญาณเอาต์พุตของวงจรเมื่อจ่ายสัญญาณไฟตรงเท่ากับ -1.5 V.



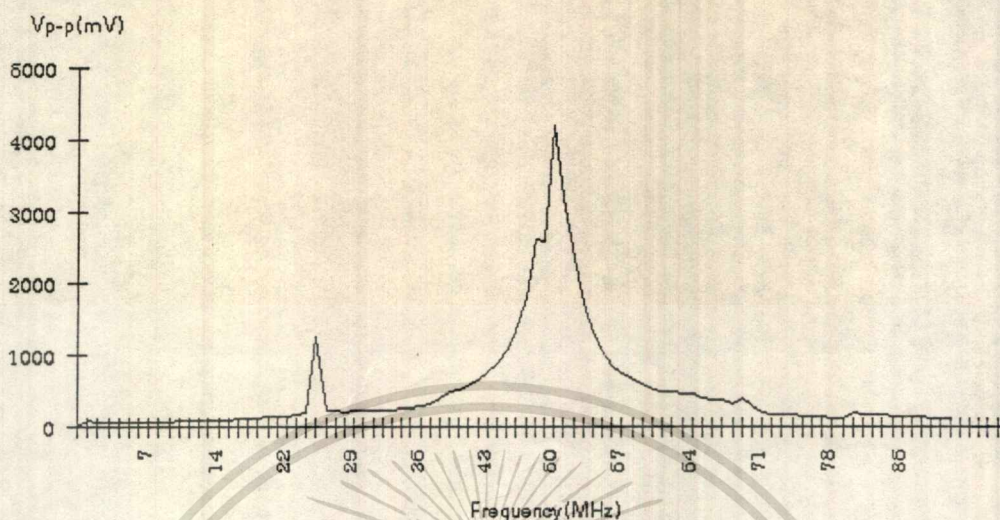
รูปที่ 4.7.3 ผลตอบสนองทางความถี่ของวงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า



เอกสารนี้รูปที่ 4.7.4 ความสัมพันธ์ระหว่างขนาดสัญญาณเอาต์พุตต่ออินพุตกับระดับศักดาไฟฟ้าที่ควบคุมการค้ำ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 วงจรกรองความถี่ที่ 50 เมกะเฮิรตซ์

จากรูปที่ 4.8.1 จะเป็นรูปผลตอบสนองทางความถี่ของวงจรกรองความถี่ที่ 50 เมกะเฮิรตซ์ ขณะที่มีป้อนอินพุต 100 มิลลิโวลต์



รูปที่ 4.8.1 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ที่ 50 เมกะเฮิรตซ์

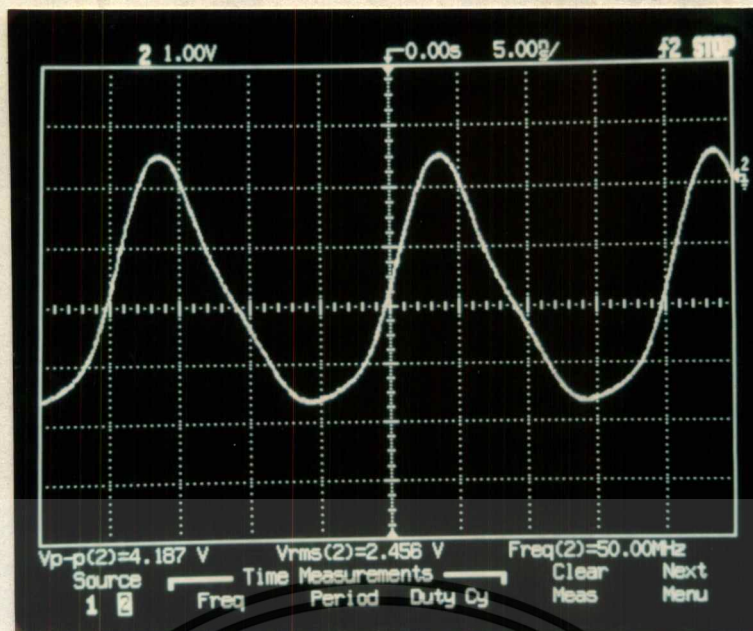
จากรูปที่ 4.8.1 ที่ความถี่ 50 เมกะเฮิรตซ์ จะมีระดับสัญญาณสูงสุด ขณะที่ความถี่ 25 เมกะเฮิรตซ์ก็มีระดับสัญญาณที่สูงกว่าความถี่ข้างเคียงเช่นกัน (ในการพล็อตมีระยะห่างขั้นละ 1 เมกะเฮิรตซ์)

ในการทดสอบโดยการป้อนอินพุตคงที่ และเปลี่ยนแปลงความถี่อย่างละเอียด (เพิ่มทีละ 0.1 เมกะเฮิรตซ์) ในช่วงความถี่ 49 เมกะเฮิรตซ์ถึง 50 เมกะเฮิรตซ์ จะได้ค่าที่สูงที่สุดอยู่ที่ความถี่ที่ 49.5 คือมีระดับสัญญาณ 4.687 โวลต์พีคพีค ดังรูปที่ 4.8.2 และที่ 50 เมกะเฮิรตซ์ มีค่า 4.187 โวลต์พีคพีค ดังรูปที่ 4.8.3



รูปที่ 4.8.2 สัญญาณเอาต์พุต เมื่อป้อนอินพุตที่ความถี่ 49.5 เมกะเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8.3 สัญญาณเอาต์พุต เมื่อป้อนอินพุตที่ความถี่ 50 เมกะเฮิรตซ์

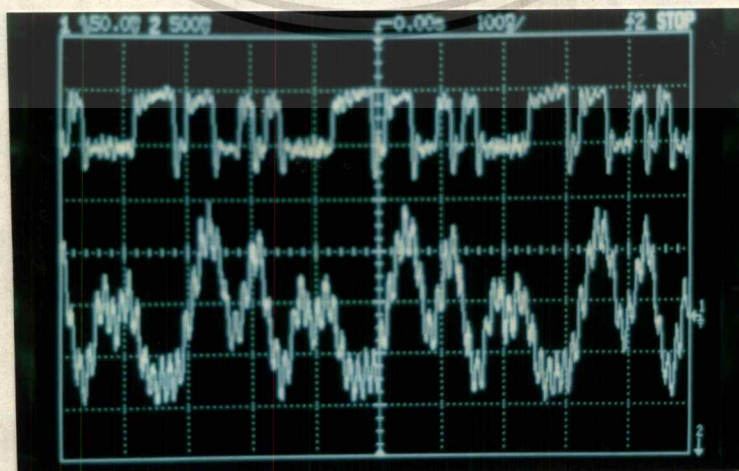
4.9 วงจรตัดสिनระดับสัญญาณ

จากรูปที่ 4.10.7 จะเป็นรูปแสดงเอาต์พุตของวงจรตัดสिनระดับสัญญาณ เมื่อส่งสัญญาณผ่านเส้นใยแสง

4.10 ผลการทดลองเมื่อทำการส่งสัญญาณผ่านเส้นใยแสง

จากรูปที่ 4.4.1 เป็นสัญญาณที่เครื่องส่ง ส่งผ่าน LED ไปยังเครื่องรับโดยผ่านเส้นใยแสงแบบมัลติโหมด ยาว 10 เมตร

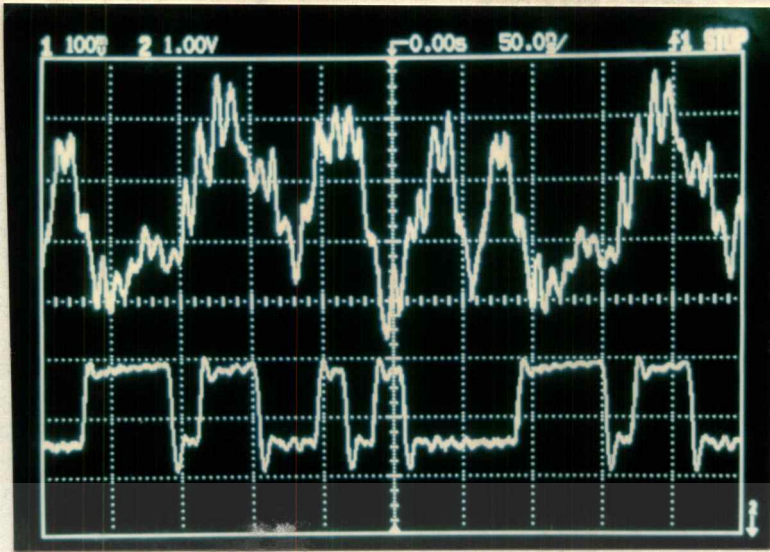
จากรูปที่ 4.10.1 จะเป็นสัญญาณเอาต์พุตของวงจรถายทอดชอิมพีแดนซ์ เมื่อรับสัญญาณอินพุตจากเส้นใยแสง โดยรูปบนจะเป็นอินพุตที่วัดที่เครื่องส่ง(แชนแนลที่ 2) และรูปล่างเป็นสัญญาณเอาต์พุตของวงจรถายทอดชอิมพีแดนซ์(แชนแนลที่ 1) จะเห็นว่ามีขนาดเล็กมาก



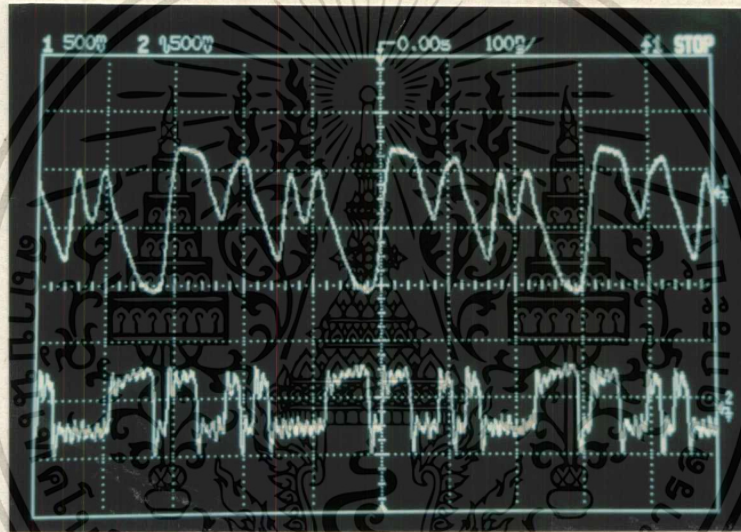
รูปที่ 4.10.1 สัญญาณเอาต์พุตของวงจรถายทอดชอิมพีแดนซ์เมื่อส่งสัญญาณผ่านเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10.2 สัญญาณเอาต์พุตของวงจรมายาวช่วงกว้าง(สแตจที่ 1)



รูปที่ 4.10.3 สัญญาณเอาต์พุตของวงจรมายาวช่วงกว้าง(สแตจที่ 2)

จากรูปที่ 4.10.1 สัญญาณที่ผ่านวงจรมายาวที่ทรานซิมิตเตอร์ขนาดเล็ก จึงทำการผ่านวงจรมายาวช่วงกว้าง(แชนแนลที่ 1) 2 สแตจ จะมีผลดังรูปที่ 4.10.2 และ 4.10.3 ตามลำดับ

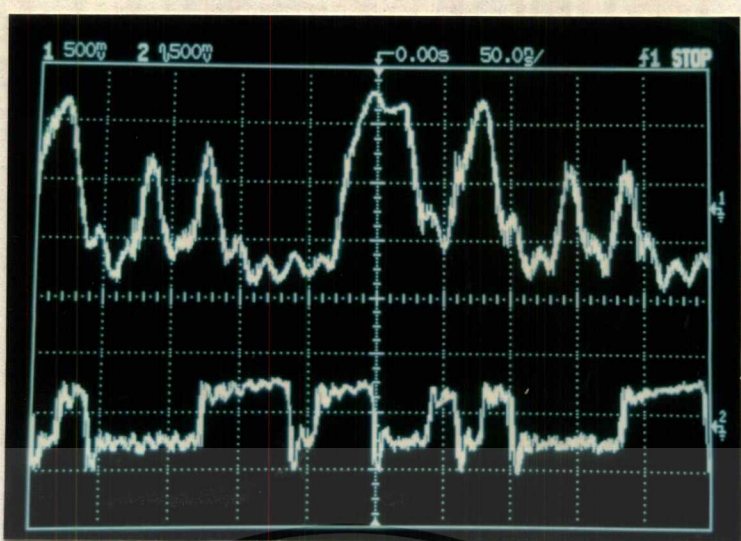
เมื่อผ่านวงจรมายาวช่วงกว้างแล้วเมื่อผ่านวงจรมายาวด้วยศักดาไฟฟ้า เมื่อป้อนศักดาไฟฟ้าควบคุม -0.3 โวลต์ จะได้เอาต์พุตดังรูปที่ 4.10.4 (แชนแนลที่ 1)

หลังจากผ่านวงจรมายาวด้วยศักดาไฟฟ้า และจะแยกสัญญาณไปยังวงจรมายาวความถี่ และสัญญาณเอาต์พุตที่ได้จะเป็นสัญญาณความถี่ ดังรูปที่ 4.10.5

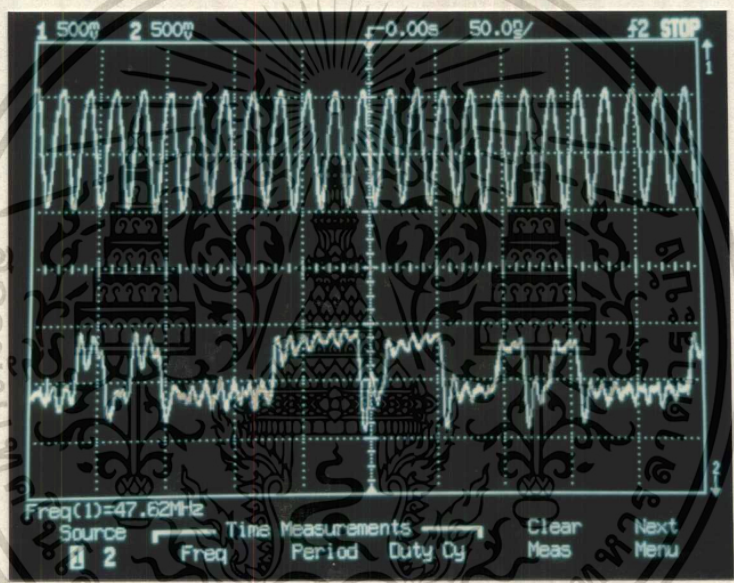
*** ตั้งแต่รูปที่ 4.10.2 ถึง 4.10.7 แชนแนลที่ 1 (บน) จะเป็นเอาต์พุตของวงจรมายาว

แชนแนลที่ 2 (ล่าง)จะเป็นเอาต์พุตของวงจรมายาวสัญญาณ

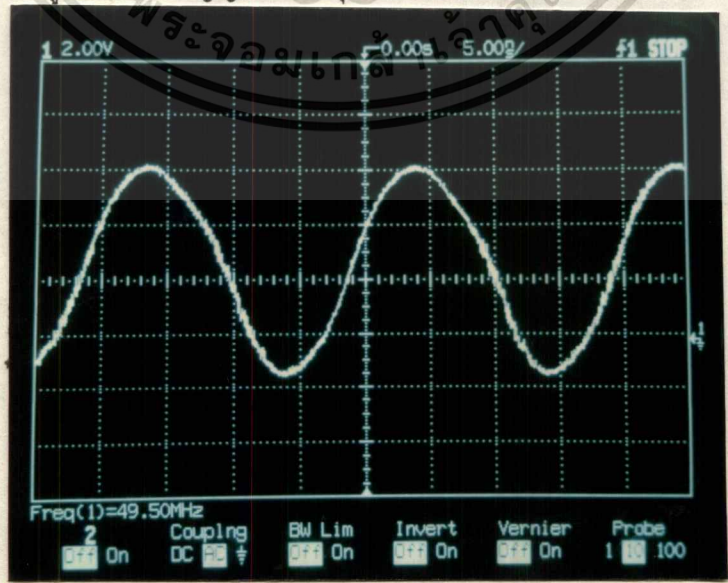
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10.4 สัญญาณเอาต์พุตเมื่อผ่านวงจรควบคุมอัตราขยายด้วยศักดาไฟฟ้า



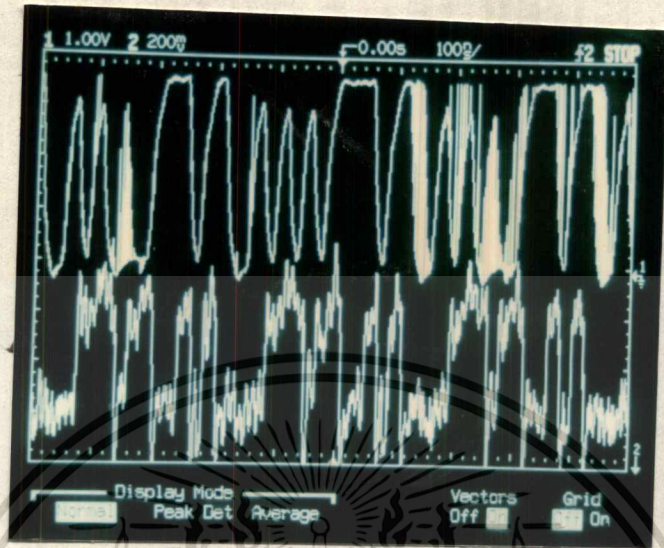
รูปที่ 4.10.5 สัญญาณเอาต์พุตเมื่อผ่านวงจรกรองความถี่



รูปที่ 4.10.6 สัญญาณคล็อกที่ผ่านอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.10.6 จะเป็นสัญญาณคลื่นเอทพุทเมื่อส่งสัญญาณความถี่ที่ได้จากวงจรกรองความถี่ผ่านวงจรอินเวอร์เตอร์ และเป็นสัญญาณคลื่นเอทพุทให้กับวงจรตัดสินระดับสัญญาณ



รูปที่ 4.10.7 สัญญาณเอทพุทของวงจรตัดสินระดับสัญญาณ

จากรูปที่ 4.10.7 จะเป็นสัญญาณที่เอทพุทของวงจรตัดสินระดับสัญญาณ และจะเป็นสัญญาณเอทพุทที่ได้ของเครื่องรับ จะเห็นว่า สัญญาณที่ได้ที่แขนแนลที่ 1 จะมีความผิดพลาดเมื่อเทียบกับสัญญาณเอทพุทของเครื่องส่งในแขนแนลที่ 2

บทที่ 5

บทวิจารณ์และบทสรุป

จากการทดลอง เราได้แบ่งออกเป็น 2 ส่วนใหญ่ ๆ ได้แก่ ส่วนของเครื่องส่งสัญญาณผ่านเส้นใยแก้วนำแสง และส่วนของเครื่องรับสัญญาณจากเส้นใยแก้วนำแสง ซึ่งจากการออกแบบและทดลองนั้นมีข้อที่จะต้องคำนึงถึงอยู่หลายประการ รวมทั้งอุปสรรคในการออกแบบซึ่งทำให้ผลที่ได้ไม่เป็นไปตามที่ต้องการ ดังจะได้อธิบายดังต่อไปนี้

ในส่วนของเครื่องส่งสัญญาณผ่านเส้นใยแก้วนำแสง นั้น เนื่องจากความถี่ที่ใช้ส่งข้อมูลเท่ากับ 50 เมกะเฮิรตซ์ ซึ่งค่อนข้างที่จะสูง ปัญหาสำคัญจึงตกอยู่ที่การสร้างสัญญาณคล็อกที่ 50 เมกะเฮิรตซ์ ในการทดลองเราได้สร้างวงจรถอดลอออสซิลเลเตอร์ที่ 100 เมกะเฮิรตซ์ แล้วทำการหารสองให้เหลือ 50 เมกะเฮิรตซ์ แล้วผ่านอินเวอร์เตอร์เพื่อจัดรูปสัญญาณให้เป็นสัญญาณรูปสี่เหลี่ยม แต่สัญญาณที่ได้ยังไม่เป็นสี่เหลี่ยมที่ตึก โดยขอบขาขึ้นและขาลงของสัญญาณยังไม่ชันเท่าที่ควร ซึ่งน่าจะเป็นผลมาจากวงจรรหารสองซึ่งเราใช้ เจ-เค ฟลิปฟลอป ซึ่งเราให้ทำงานในโหมด toggle ซึ่งไอซีตัวนี้ทำงานได้สูงสุดที่ 125 เมกะเฮิรตซ์ ซึ่งการนำมาใช้ที่ความถี่สูง ๆ ใกล้เคียงกับความสามารถสูงสุดของมัน ทำให้ได้สัญญาณที่มีคุณภาพไม่ดีเท่าที่ควร แต่สัญญาณคล็อกที่สร้างขึ้นนี้ก็เพียงพอที่จะใช้เป็นคล็อกให้วงจรต่อไปได้ ในส่วนของวงจรรสร้างพัลส์แบบสุ่ม ปัญหาที่เกิดขึ้นในทำนองเดียวกันคือสัญญาณพัลส์ที่สร้างขึ้นไม่ค่อยเรียบ และขอบขาขึ้นและลงไม่ค่อยชัน ซึ่งถ้าเราให้วงจรทำงานที่ความถี่ต่ำจะทำให้ได้รูปสัญญาณที่ดีขึ้นอย่างเห็นได้ชัด สำหรับวงจรรับสัญญาณ สิ่งที่จะต้องคำนึงคืออินพุทของสัญญาณต้องมีระดับสัญญาณอยู่ระหว่างช่วงของศักดาที่กำหนดไว้ในตอน ออกแบบ มิฉะนั้นจะไม่มีสัญญาณเอาท์พุทออกมา และส่วนที่สำคัญอีกข้อก็คือการบ่อนกระแสให้กับ LED ซึ่งเราจะต้องบ่อนให้ช่วงความแตกต่างระหว่างกระแสที่เป็น "0" และ "1" นั้นมากพอสมควรเพื่อให้ทางด้านรับสามารถตีเทคสัญญาณได้อย่างชัดเจน แต่การดึงกระแสเพื่อบ่อนให้ LED มาก ๆ จะส่งผลทำให้ทรานซิสเตอร์ที่เป็นคูตีเฟเฟอร์เรนเซียลร้อนมากขึ้นซึ่งอาจทำให้ทรานซิสเตอร์เสียได้โดยง่าย

ในส่วนของเครื่องรับ สิ่งที่จะต้องคำนึงอย่างแรกก็คืออัตราขยายของวงจรรขยายที่เรานำมาต่อจะต้องมีอัตราขยายเพียงพอที่จะทำให้แยกแยะระหว่างสัญญาณที่เป็น "0" และ "1" ได้อย่างชัดเจน เพราะสัญญาณที่รับมาได้จากโฟโตไดโอดนั้น อาจจะได้รับมาเพียง 10 ไมโครวัตต์ ซึ่งน้อยมาก ซึ่งปัญหาสำคัญของวงจรรขยายที่มากต่อซึ่งได้แก่วงจรรขยายทรานสมิทิแดนซ์ , วงจรรขยายช่วงกว้าง และวงจรรควบคุมอัตราขยาย เมื่อทำงานที่ 50 เมกะเฮิรตซ์ แบนด์วิธในช่วงนี้จะเริ่มตกลง ดังนั้นอัตราขยายจะน้อยกว่าที่ความถี่ต่ำซึ่งอาจจะเกิดจากทรานซิสเตอร์ที่ใช้มี F_T ไม่เพียงพอ อย่างที่สองที่เราต้องคำนึงถึงและเป็นอุปสรรคสำคัญก็คือการทำงานในส่วนของการสร้างคล็อกใหม่ โดยวงจรในส่วนนี้คือวงจรรองความถี่ที่ 50 เมกะเฮิรตซ์ซึ่งจะต้องมีค่า Q ของวงจรที่สูงเพียงพอเพื่อให้สัญญาณที่ได้มีเฉพาะที่ความถี่ 50 เมกะเฮิรตซ์เท่านั้นซึ่งในความเป็นจริงนั้น ค่า Q ยังสูงไม่พอทำให้สัญญาณชานท์ที่ได้ผิดเพี้ยนไปซึ่งเมื่อนำไปขยายและผ่านอินเวอร์เตอร์แล้ว สัญญาณคล็อกที่ได้ก็ยังไม่สมบูรณ์เท่าใดนัก และส่วนที่สำคัญอีกประการก็คือการชิงใคร่ในระหว่างเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณคล็อกกับสัญญาณข้อมูลซึ่งใช้วิธีตีเลยสัญญาณคล็อกโดยใช้สายโคแอกเชียลเป็นตัวตีเลย โดยคำนวณจากความยาวของโคแอกเชียล ถ้าความยาวผิดพลาดอาจทำให้คล็อกที่ส่งไปยังวงจรถัดสินสัญญาณไม่ซิงโครไนซ์กับสัญญาณข้อมูลได้ ในส่วนของวงจรถัดสินสัญญาณนั้น สัญญาณข้อมูลที่เข้ามาเราจะผ่านอินเวอร์เตอร์ 3 ตัว ซึ่งสัญญาณที่ได้นั้นยังแสดงลอจิก “1” และ “0” ได้ไม่ชัดเจนนัก นอกจากนั้น ยังมีการเลื่อนเฟสของสัญญาณอีกด้วย ซึ่งจะส่งผลทำให้สัญญาณที่ป้อนเข้าที่ตีฟลิปฟล็อปไม่ซิงโครไนซ์กับคล็อกอาจทำให้อัตราความผิดพลาดของบิตข้อมูลสูงขึ้นได้

จากบทวิจารณ์ และการทดลอง เราสามารถสรุปได้ว่า การออกแบบวงจรถือรับและส่งสัญญาณดิจิทัล ที่ความถี่สูงนั้น ส่วนใหญ่ ปัญหาจะเกิดขึ้นเนื่องจากอุปกรณ์ซึ่งไม่สามารถทำงานได้ดีที่ความถี่สูง ๆ รวมทั้งปัญหาเนื่องจากการต่อวงจรซึ่งอาจทำให้เกิดค่าคาปาซิแตนซ์หรืออินดักแตนซ์ซึ่งส่งผลให้ได้เอาท์พุทของวงจรมันดีเท่าที่ควร และแบนด์วิธของวงจรถ่าง ๆ ที่ความถี่สูงจะเริ่มตกลงทำให้สัญญาณเอาท์พุทมีขนาดลดลงไปด้วย นอกจากนั้นการซิงโครไนซ์สัญญาณที่ความถี่สูงก็มีความยุ่งยากมากด้วย ซึ่งในส่วนนี้ของเครื่องส่งนั้นสามารถส่งสัญญาณได้ดีพอสมควร แต่เครื่องรับนั้นยังมีปัญหาในเรื่องการสร้างคล็อก และการซิงโครไนซ์สัญญาณเข้าไปยังวงจรถัดสินสัญญาณ ซึ่งทำให้อัตราความผิดพลาดของบิตข้อมูลค่อนข้างสูง ซึ่งในส่วนนี้เราสามารถแก้ไขโดยใช้อุปกรณ์ที่มีแบนด์วิธที่สูงกว่าความถี่ที่ใช้งานมาก ๆ , การบายพาสท์ไฟเลี้ยงของวงจรถัด , การใช้ความพิถีพิถันในการสร้างวงจรถัดสัญญาณรบกวน และการเพิ่มส่วนของวงจรถัดที่ได้อธิบายต่อไปในส่วนของการพัฒนา ซึ่งสิ่งเหล่านี้จะสามารถเพิ่มประสิทธิภาพโดยรวมของวงจรถัดให้สูงขึ้นได้

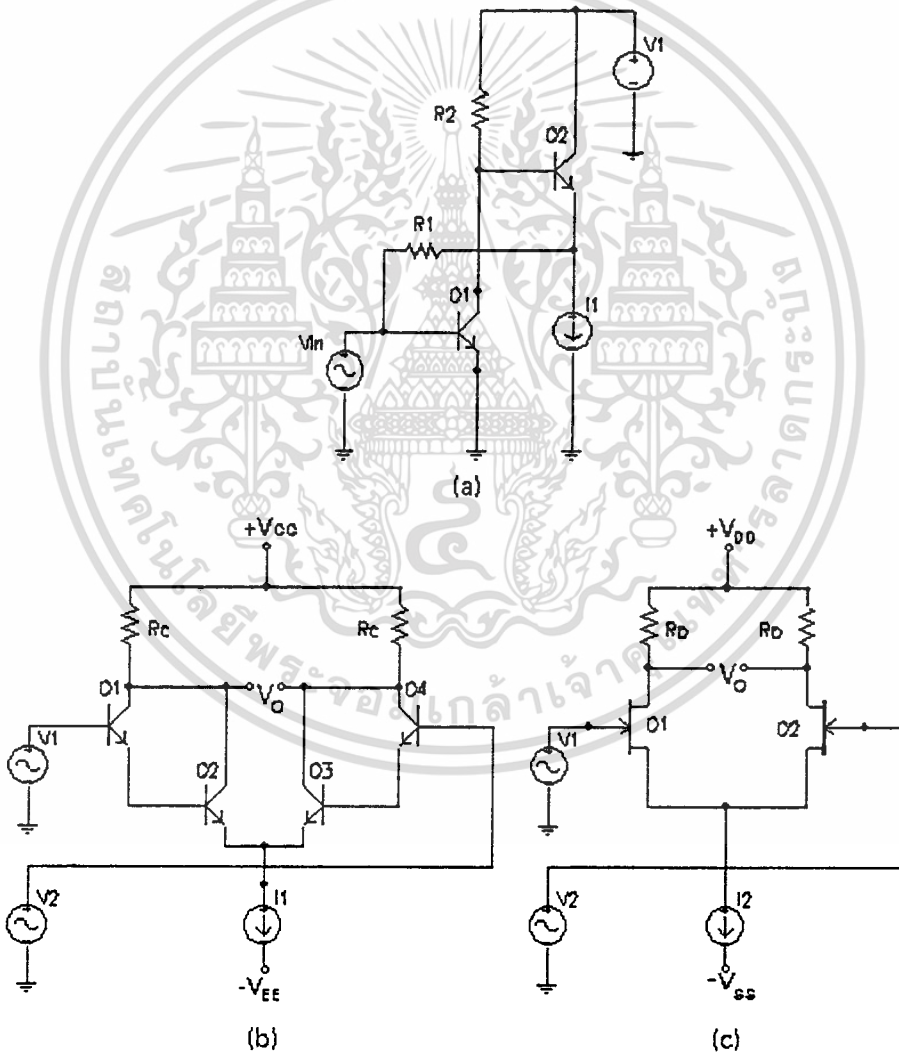
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวทางการพัฒนา

เนื่องจากวงจรรขยายที่ได้ออกแบบและสร้างขึ้นมามีคุณสมบัติในเรื่องของช่วงความถี่ใช้งานและอัตราขยายของวงจรที่ไม่ดีนัก ด้วยเหตุนี้จึงสามารถทำการเพิ่มช่วงความถี่ให้กว้างขึ้น โดยการลดจำนวนของทรานซิสเตอร์ที่ใช้ลงดังรูปที่ 5.1(a) แต่วงจรในรูปที่ 5.1 (a) ยังมีความต้านทานอินพุท (input impedance) ที่ไม่สูงมากนัก ซึ่งเป็นผลทำให้วงจรที่อยู่ในส่วนหน้าของวงจรรขยายไม่สามารถทำการขับโหลด ซึ่งก็คือ วงจรรขยายได้ เพราะโหลดที่มีความต้านทานอินพุทต่ำจะใช้กระแสมาก เราจึงสามารถทำการเพิ่มความต้านทานอินพุทได้ 2 วิธี คือ การใช้คู่ตัวเรียงกันดังรูป 5.1(b) หรือการใช้เฟดแทนทรานซิสเตอร์ของคู่อีฟเพื่อเรอเนเซียลในภาคแรกดังรูปที่ 5.1 (c) ได้ค่าความต้านทานอินพุทเป็น

$$r_{in} = 2\beta^2 r_o$$

โดยสมมติว่าทรานซิสเตอร์ที่เป็นคู่ตัวเรียงกันแมทซ์กัน ($\beta_1 = \beta_2 = \beta$)



รูปที่ 5.1 แสดงการพัฒนาวงจรรขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากในส่วนของ การนำสัญญาณคล็อกกลับมา (Clock Recovery) ที่เครื่องรับ ซึ่งเราใช้ในการสร้างสัญญาณคล็อกกลับมาจากสัญญาณที่ได้รับ ซึ่งเป็นสัญญาณที่ส่งมาจากเครื่องส่งเพื่อป้อนให้กับวงจรตัดสินใจสัญญาณ (Decision Circuit) โดยใช้วงจรกรองความถี่ (Band Pass Filter) , วงจรขยายแบบจำกัดระดับสัญญาณ (Limiting Amplifier) , และอินเวอร์เตอร์ ซึ่งการส่งข้อมูลจะเป็นระยะทางไกล อาจจะทำให้เกิดการผิดพลาดทางเฟสและความถี่ของข้อมูล เมื่อข้อมูลถูกส่งมาถึงเครื่องรับ ซึ่งอาจเป็นผลทำให้สัญญาณคล็อกที่สร้างขึ้นอีกครั้งในส่วนของ การนำสัญญาณคล็อกกลับมาเกิดการผิดพลาดทางเฟสและความถี่ด้วยเช่นกัน เราจึงต้องเพิ่มส่วนของเฟสล็อกลูป (Phase Lock Loop) เพื่อให้สามารถสร้างสัญญาณคล็อกที่มีเสถียรภาพมากขึ้น และเมื่อทำการป้อนสัญญาณคล็อกนี้ให้แก่วงจรตัดสินใจระดับสัญญาณจะมีผลทำให้ วงจรตัดสินใจระดับสัญญาณสามารถตัดสินใจข้อมูลได้ถูกต้องยิ่งขึ้น ในกรณีที่ มีข้อมูลที่ประกอบด้วยศูนย์หรือหนึ่ง ต่อเนื่องกันเป็นจำนวนหลาย ๆ บิต จะทำให้สามารถรับข้อมูลที่มีค่าซ้ำกันได้จำนวนบิตต่อเนื่องกันมากขึ้น





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2N5179



5.2

The RF Line

NPN SILICON RF HIGH FREQUENCY TRANSISTOR

... designed primarily for use in high-gain, low-noise amplifier, oscillator, and mixer applications. Can also be used in UHF converter applications.

- High Current-Gain — Bandwidth Product —
 $f_T = 1.4 \text{ GHz (Typ) @ } I_C = 10 \text{ mAdc}$
- Low Collector-Base Time Constant —
 $r_b C_C = 14 \text{ ps (Max) @ } I_E = 2.0 \text{ mAdc}$
- Characterized with Scattering Parameters
- Low Noise Figure —
 $NF = 4.5 \text{ dB (Max) @ } f = 200 \text{ MHz}$

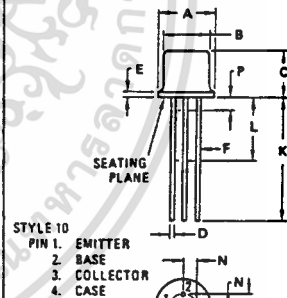
4.5 dB @ 200 MHz
 HIGH FREQUENCY
 TRANSISTOR
 NPN SILICON



*MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage Applicable 1.0 to 20 mAdc	V_{CEO}	12	Vdc
Collector-Base Voltage	V_{CB}	20	Vdc
Emitter-Base Voltage	V_{EB}	2.5	Vdc
Collector Current	I_C	50	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	200 1.14	mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	300 1.71	mW mW/ $^\circ\text{C}$
Storage Temperature Range	T_{stg}	-65 to +200	$^\circ\text{C}$

*Indicates JEDEC Registered Data.



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	5.31	5.84	0.209	0.230
B	4.52	4.95	0.178	0.195
C	4.32	5.33	0.170	0.210
D	0.41	0.53	0.016	0.021
E	—	0.76	—	0.030
F	0.41	0.48	0.016	0.019
G	2.54 BSC		0.100 BSC	
H	0.91	1.17	0.036	0.046
J	0.71	1.27	0.028	0.048
K	12.70	—	0.500	—
L	6.35	—	0.250	—
M	45 $^\circ$ BSC		45 $^\circ$ BSC	
N	1.27 BSC		0.050 BSC	
P	—	1.27	—	0.050

ALL JEDEC dimensions and notes apply

CASE 20-03
 TO-72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N5179

*ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Sustaining Voltage (I _C = 3.0 mA _{dc} , I _B = 0)	V _{CEO(sus)}	12	—	V _{dc}
Collector-Base Breakdown Voltage (I _C = 0.001 mA _{dc} , I _E = 0)	V _{(BR)CBO}	20	—	V _{dc}
Emitter-Base Breakdown Voltage (I _E = 0.01 mA _{dc} , I _C = 0)	V _{(BR)EBO}	2.5	—	V _{dc}
Collector Cutoff Current (V _{CB} = 15 V _{dc} , I _E = 0) (V _{CB} = 15 V _{dc} , I _E = 0, T _A = 150°C)	I _{CBO}	—	0.02 1.0	μA _{dc}
ON CHARACTERISTICS				
DC Current Gain (I _C = 3.0 mA _{dc} , V _{CE} = 1.0 V _{dc})	h _{FE}	25	250	—
Collector-Emitter Saturation Voltage (I _C = 10 mA _{dc} , I _B = 1.0 mA _{dc})	V _{CE(sat)}	—	0.4	V _{dc}
Base-Emitter Saturation Voltage (I _C = 10 mA _{dc} , I _B = 1.0 mA _{dc})	V _{BE(sat)}	—	1.0	V _{dc}
DYNAMIC CHARACTERISTICS				
Current-Gain - Bandwidth Product ① (I _C = 5.0 mA _{dc} , V _{CE} = 6.0 V _{dc} , f = 100 MHz)	f _T	900	2000	MHz
Collector-Base Capacitance (V _{CB} = 10 V _{dc} , I _E = 0, f = 0.1 to 1.0 MHz)	C _{cb}	—	1.0	pF
Small-Signal Current Gain (I _C = 2.0 mA _{dc} , V _{CE} = 6.0 V _{dc} , f = 1.0 kHz)	h _{fe}	25	300	—
Collector-Base Time Constant (I _E = 2.0 mA _{dc} , V _{CB} = 6.0 V _{dc} , f = 31.9 MHz)	τ _b C _c	3.0	14	ps
Noise Figure (See Figure 1) (I _C = 1.5 mA _{dc} , V _{CE} = 6.0 V _{dc} , R _S = 50 ohms, f = 200 MHz)	NF	—	4.5	dB
FUNCTIONAL TEST				
Common-Emitter Amplifier Power Gain (See Figure 1) (V _{CE} = 6.0 V _{dc} , I _C = 5.0 mA _{dc} , f = 200 MHz)	G _{pe}	15	—	dB
Power Output (See Figure 2) (V _{CB} = 10 V _{dc} , I _E = 12 mA _{dc} , f ≥ 500 MHz)	P _{out}	20	—	mW

*Indicates JEDEC Registered Values.
 ① f_T is defined as the frequency at which |h_{fe}| extrapolates to unity.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2

FIGURE 1 - 200 MHz AMPLIFIER POWER GAIN AND NOISE FIGURE CIRCUIT

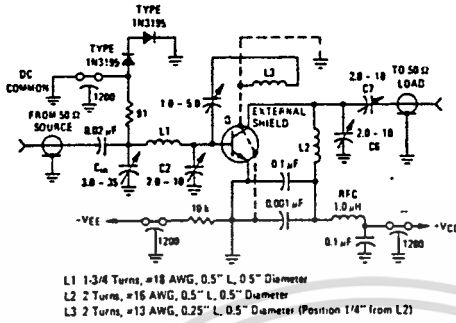


FIGURE 2 - 500 MHz OSCILLATOR CIRCUIT

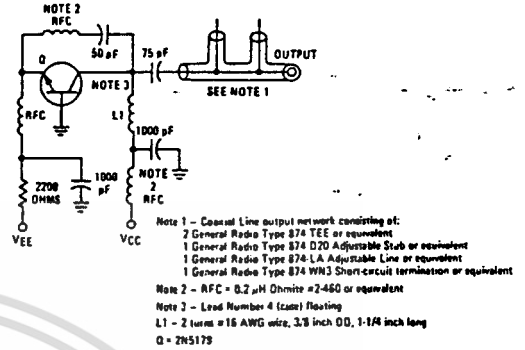


FIGURE 3 - NOISE FIGURE versus FREQUENCY

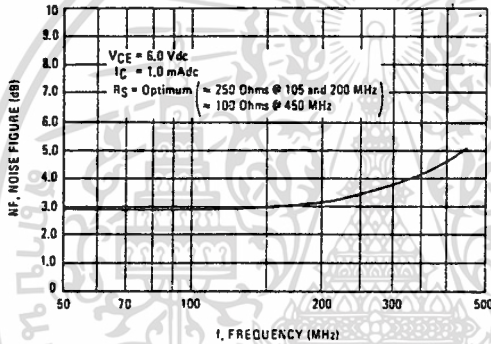


FIGURE 4 - NOISE FIGURE versus SOURCE RESISTANCE and COLLECTOR CURRENT

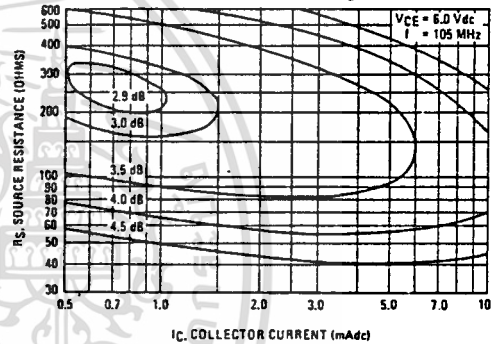
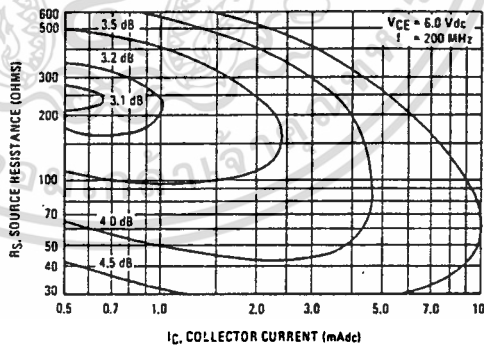


FIGURE 5 - NOISE FIGURE versus SOURCE RESISTANCE and COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 6 - CURRENT-GAIN-BANDWIDTH PRODUCT

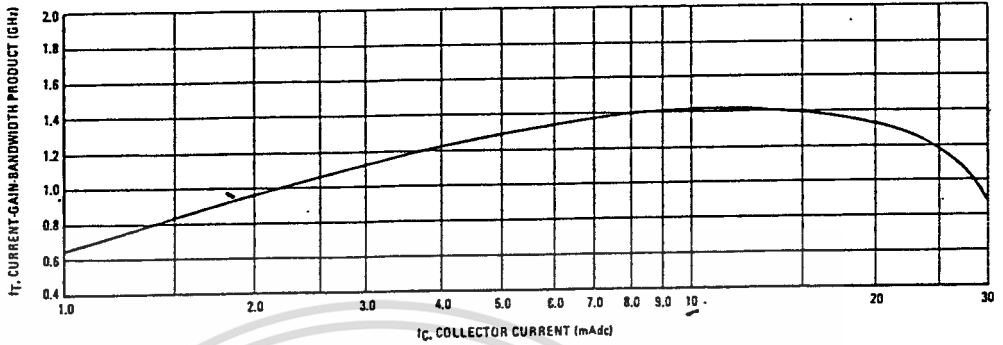


FIGURE 7 - INPUT ADMITTANCE versus FREQUENCY

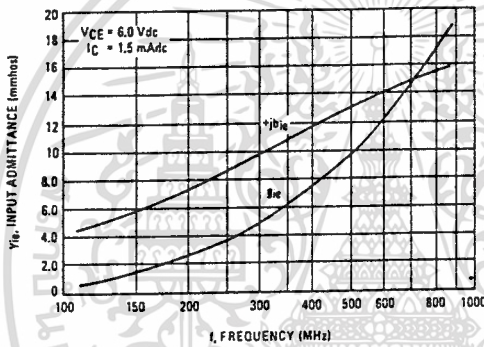


FIGURE 8 - OUTPUT ADMITTANCE versus FREQUENCY

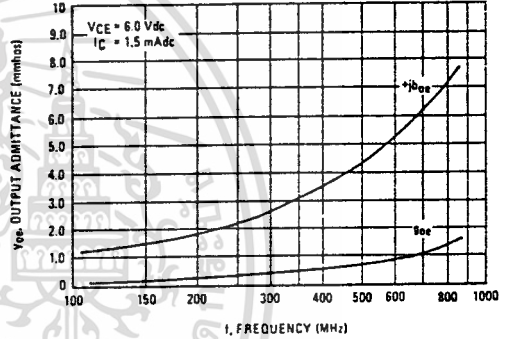


FIGURE 9 - FORWARD TRANSFER ADMITTANCE versus FREQUENCY

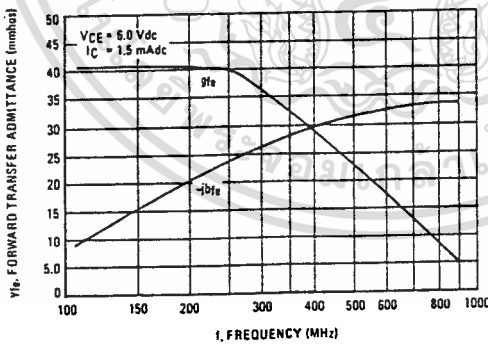
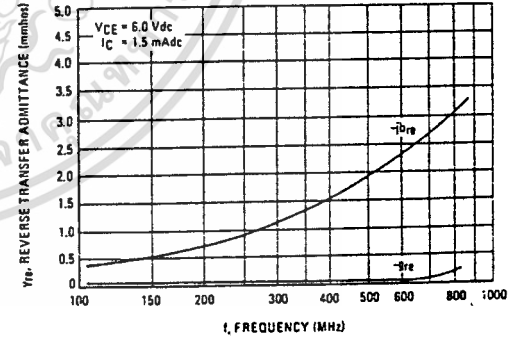


FIGURE 10 - REVERSE TRANSFER ADMITTANCE versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2

FIGURE 11— S_{11} , INPUT REFLECTION COEFFICIENT

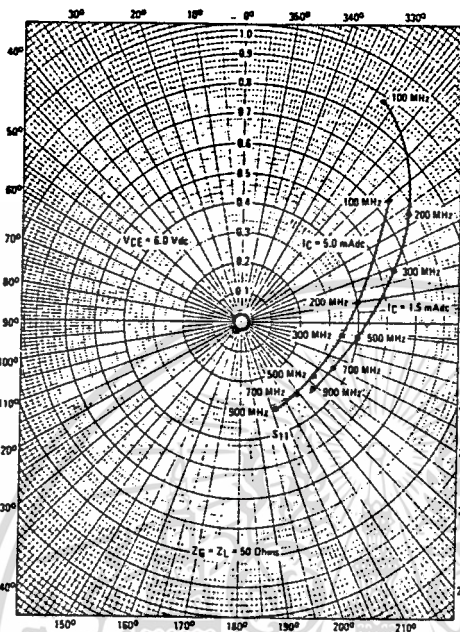


FIGURE 12— S_{22} , OUTPUT REFLECTION COEFFICIENT

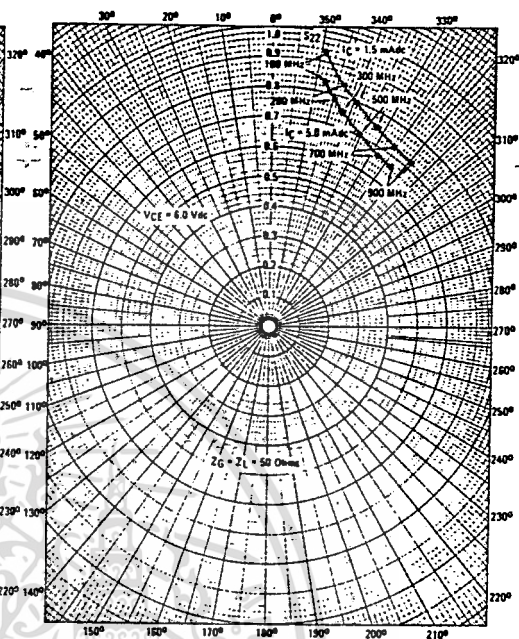


FIGURE 13— S_{12} , REVERSE TRANSMISSION COEFFICIENT

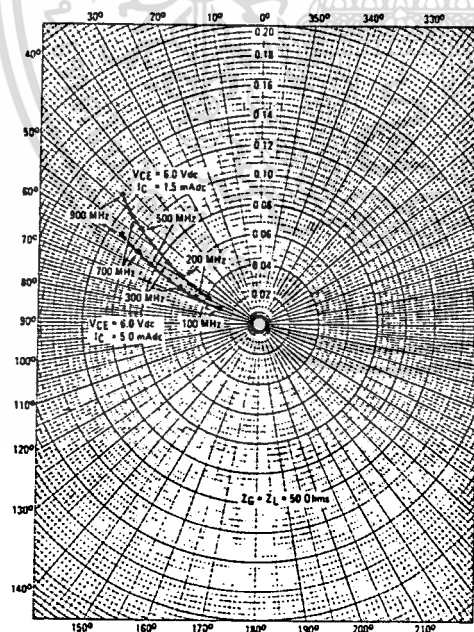
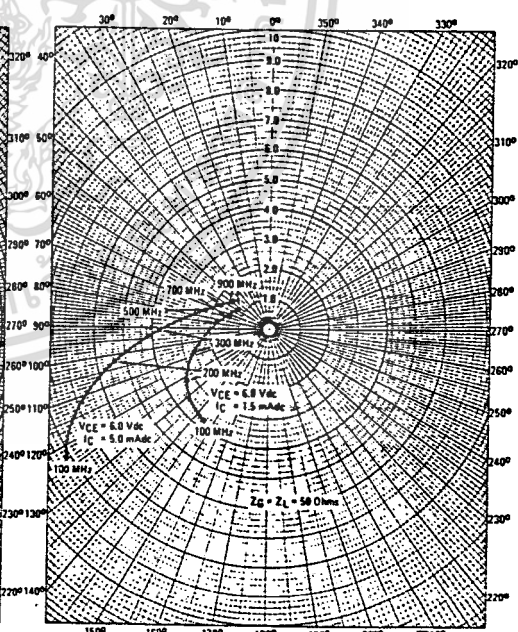
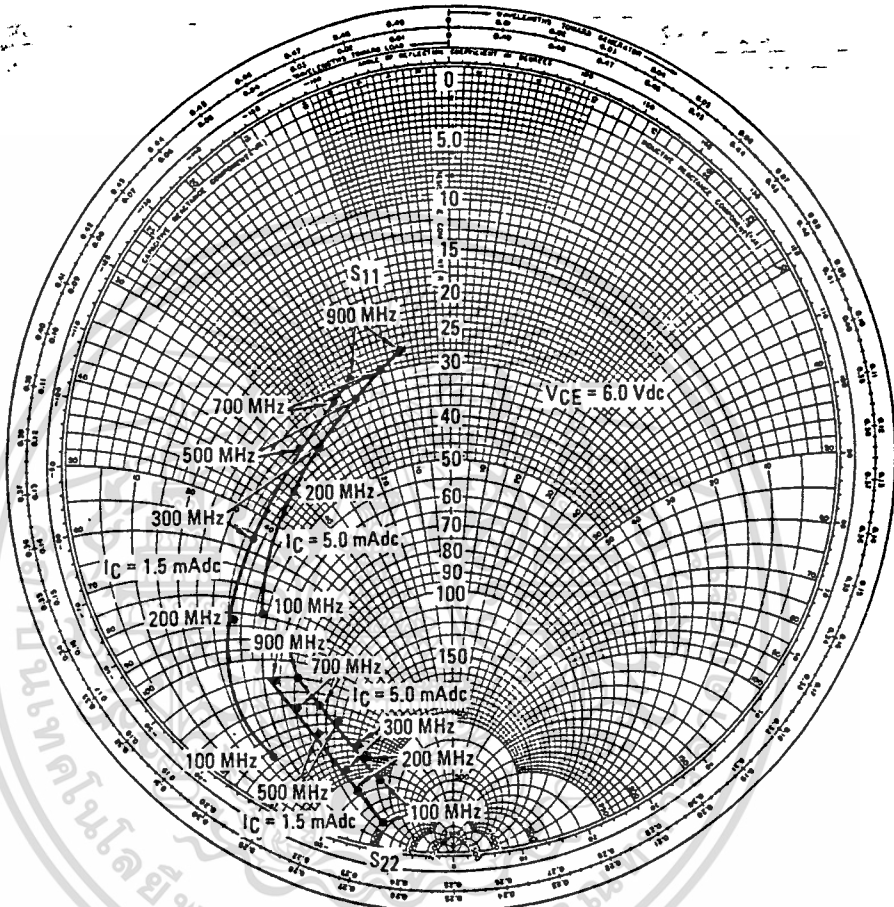


FIGURE 14— S_{21} , FORWARD TRANSMISSION COEFFICIENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 15— S_{11} , INPUT REFLECTION COEFFICIENT AND S_{22} , OUTPUT REFLECTION COEFFICIENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V _{CEO}	40	Vdc
Collector-Base Voltage	V _{CBO}	60	Vdc
Emitter-Base Voltage	V _{EBO}	6.0	Vdc
Collector Current — Continuous	I _C	200	mA _{dc}
Total Device Dissipation @ T _A = 25°C Derate above 25°C	P _D	625 5.0	mW mW/°C
*Total Device Dissipation @ T _C = 25°C Derate above 25°C	P _D	1.5 12	Watts mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	-55 to +150	°C

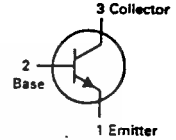
***THERMAL CHARACTERISTICS**

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	200	°C/W
Thermal Resistance, Junction to Case	R _{θJC}	83.3	°C/W

*Indicates Data in addition to JEDEC Requirements.

**2N3903
2N3904***

**CASE 29-04, STYLE 1
TO-92 (TO-226AA)**



**GENERAL PURPOSE
TRANSISTORS**

NPN SILICON

*This is a Motorola
designated preferred device.

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage(1) (I _C = 1.0 mA _{dc} , I _B = 0)	V _{(BR)CEO}	40	—	Vdc
Collector-Base Breakdown Voltage (I _C = 10 mA _{dc} , I _E = 0)	V _{(BR)CBO}	60	—	Vdc
Emitter-Base Breakdown Voltage (I _E = 10 mA _{dc} , I _C = 0)	V _{(BR)EBO}	6.0	—	Vdc
Base Cutoff Current (V _{CE} = 30 Vdc, V _{EB} = 3.0 Vdc)	I _{BL}	—	50	nA _{dc}
Collector Cutoff Current (V _{CE} = 30 Vdc, V _{EB} = 3.0 Vdc)	I _{CEx}	—	50	nA _{dc}
ON CHARACTERISTICS				
DC Current Gain(1) (I _C = 0.1 mA _{dc} , V _{CE} = 1.0 Vdc)	h _{FE}	20	—	—
		40	—	
(I _C = 1.0 mA _{dc} , V _{CE} = 1.0 Vdc)	h _{FE}	35	—	—
		70	—	
(I _C = 10 mA _{dc} , V _{CE} = 1.0 Vdc)	h _{FE}	50	150	—
		100	300	
(I _C = 50 mA _{dc} , V _{CE} = 1.0 Vdc)	h _{FE}	30	—	—
		60	—	
(I _C = 100 mA _{dc} , V _{CE} = 1.0 Vdc)	h _{FE}	15	—	—
		30	—	
Collector-Emitter Saturation Voltage(1) (I _C = 10 mA _{dc} , I _B = 1.0 mA _{dc}) (I _C = 50 mA _{dc} , I _B = 5.0 mA _{dc})	V _{CE(sat)}	—	0.2 0.3	Vdc
Base-Emitter Saturation Voltage(1) (I _C = 10 mA _{dc} , I _B = 1.0 mA _{dc}) (I _C = 50 mA _{dc} , I _B = 5.0 mA _{dc})	V _{BE(sat)}	0.65 —	0.85 0.95	Vdc
SMALL-SIGNAL CHARACTERISTICS				
Current-Gain — Bandwidth Product (I _C = 10 mA _{dc} , V _{CE} = 20 Vdc, f = 100 MHz)	f _T	250 300	— —	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904

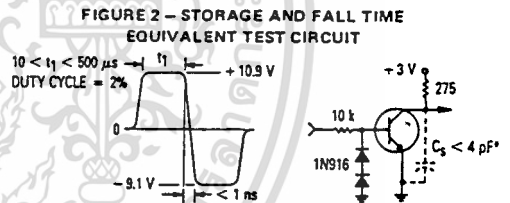
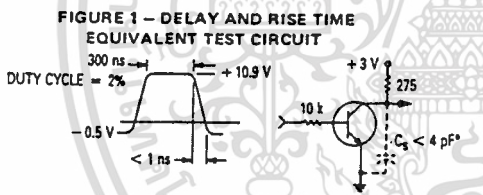
ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit	
Output Capacitance ($V_{CB} = 5.0\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{obo}	—	4.0	pF	
Input Capacitance ($V_{EB} = 0.5\text{ Vdc}$, $I_C = 0$, $f = 1.0\text{ MHz}$)	C_{ibo}	—	8.0	pF	
Input Impedance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{ie}	2N3903 2N3904	1.0 1.0	8.0 10	k ohms
Voltage Feedback Ratio ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{re}	2N3903 2N3904	0.1 0.5	5.0 8.0	$\times 10^{-4}$
Small-Signal Current Gain ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{fe}	2N3903 2N3904	50 100	200 400	—
Output Admittance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{oe}		1.0	40	μmhos
Noise Figure ($I_C = 100\text{ }\mu\text{Adc}$, $V_{CE} = 5.0\text{ Vdc}$, $R_S = 1.0\text{ k ohms}$, $f = 1.0\text{ kHz}$)	NF	2N3903 2N3904	— —	6.0 5.0	dB

SWITCHING CHARACTERISTICS

Delay Time	$V_{CC} = 3.0\text{ Vdc}$, $V_{BE} = 0.5\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = 1.0\text{ mAdc}$	2N3903 2N3904	t_d	—	35	ns
Rise Time			t_r	—	35	ns
Storage Time	$V_{CC} = 3.0\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = I_{B2} = 1.0\text{ mAdc}$	2N3903 2N3904	t_s	—	175 200	ns
Fall Time			t_f	—	50	ns

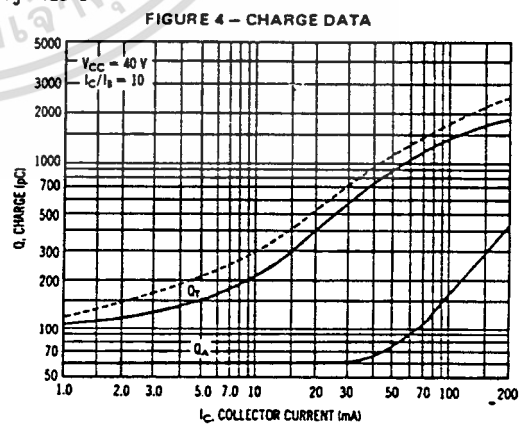
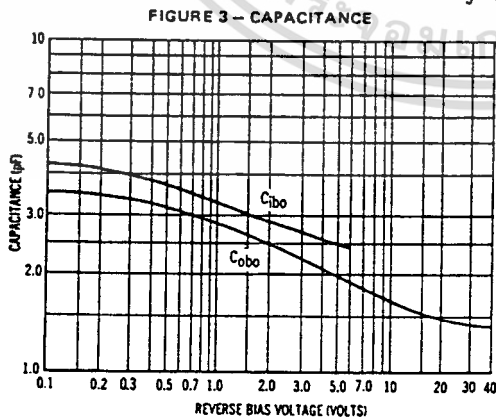
(1) Pulse Test: Pulse Width $\leq 300\text{ }\mu\text{s}$, Duty Cycle $\leq 2.0\%$.



*Total shunt capacitance of test jig and connectors

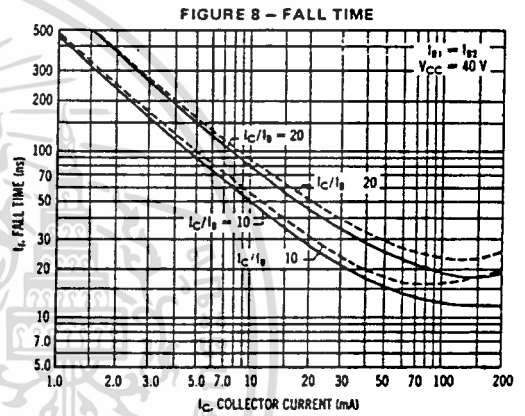
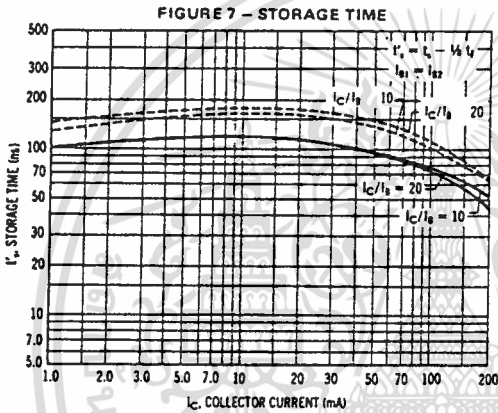
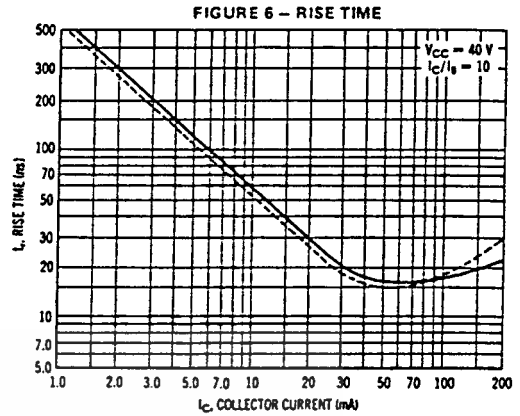
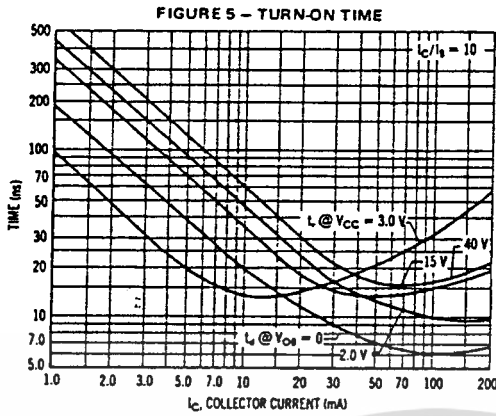
TYPICAL TRANSIENT CHARACTERISTICS

— $T_J = 25^\circ\text{C}$ --- $T_J = 125^\circ\text{C}$



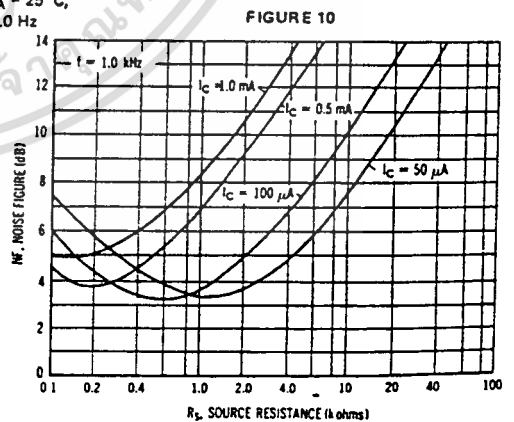
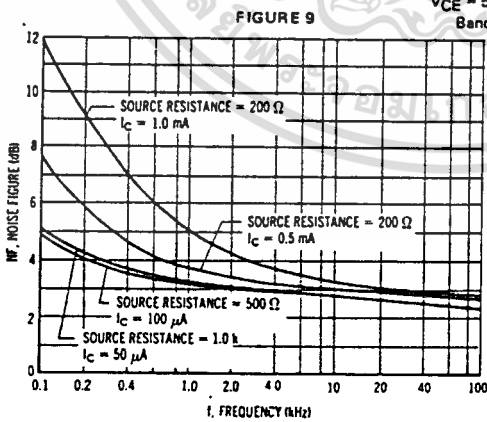
MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**TYPICAL AUDIO SMALL-SIGNAL CHARACTERISTICS
NOISE FIGURE VARIATIONS**

$V_{CE} = 5.0 \text{ Vdc}$, $T_A = 25^\circ\text{C}$,
Bandwidth = 1.0 Hz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904

h PARAMETERS

($V_{CE} = 10 \text{ Vdc}$, $f = 1.0 \text{ kHz}$, $T_A = 25^\circ\text{C}$)

2

FIGURE 11 - CURRENT GAIN

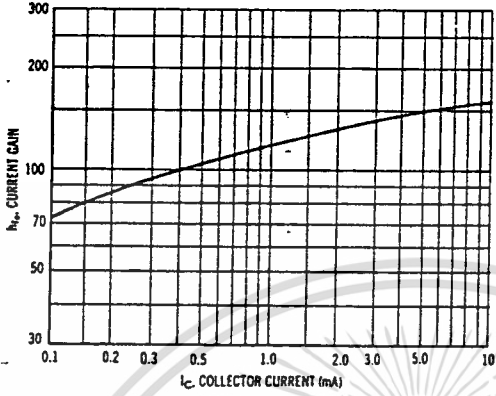


FIGURE 12 - OUTPUT ADMITTANCE

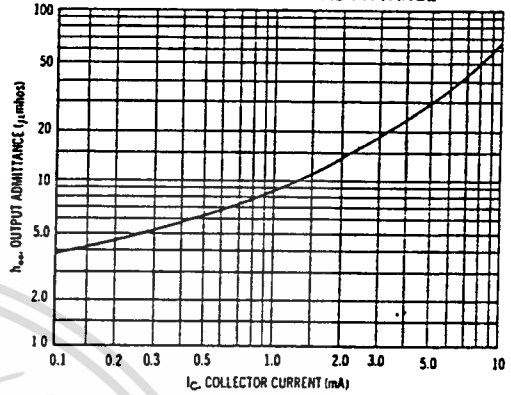


FIGURE 13 - INPUT IMPEDANCE

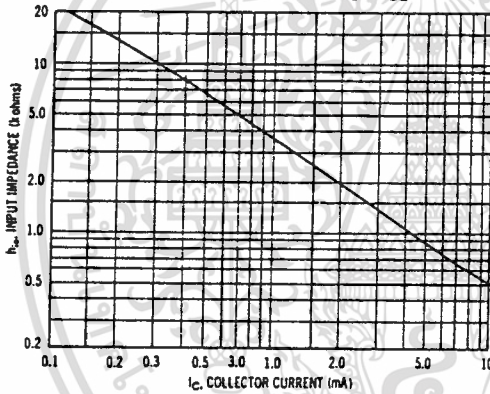
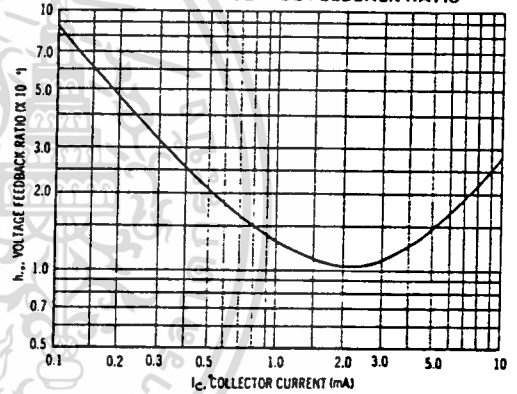
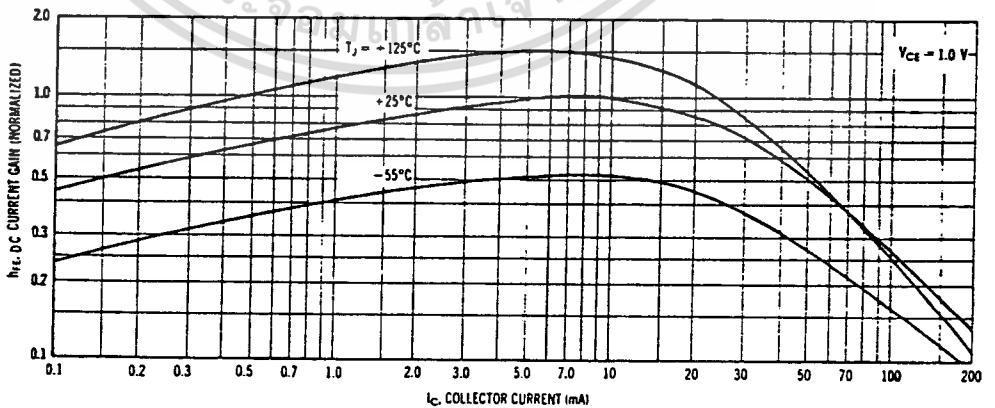


FIGURE 14 - VOLTAGE FEEDBACK RATIO



TYPICAL STATIC CHARACTERISTICS

FIGURE 15 - DC CURRENT GAIN



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904

FIGURE 16 - COLLECTOR SATURATION REGION

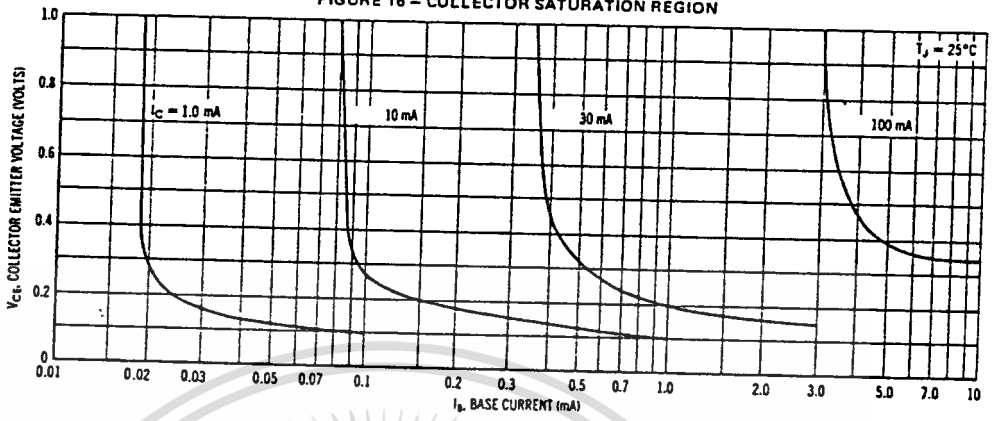


FIGURE 17 - "ON" VOLTAGES

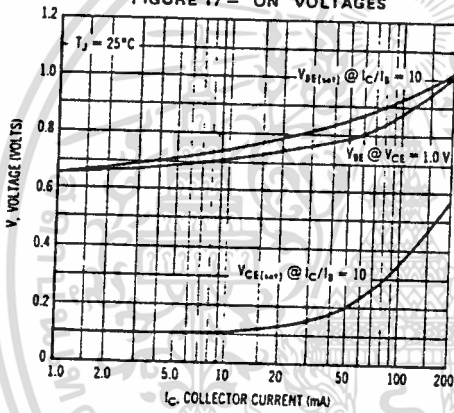
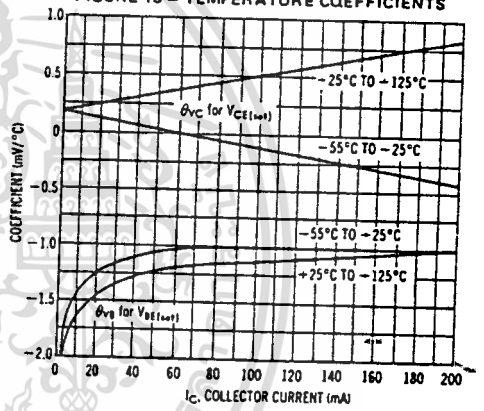


FIGURE 18 - TEMPERATURE COEFFICIENTS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC54F/74F74

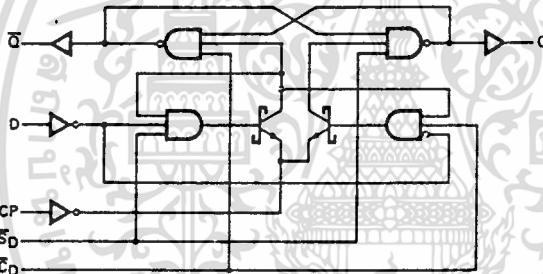
DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

DESCRIPTION — The MC54F/74F74 is a dual D-type flip-flop with Direct Clear and Set inputs and complementary (Q, \bar{Q}) outputs. Information at the input is transferred to the outputs on the positive edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive-going pulse. After the Clock Pulse input threshold voltage has been passed, the Data input is locked out and information present will not be transferred to the outputs until the next rising edge of the Clock Pulse input.

DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

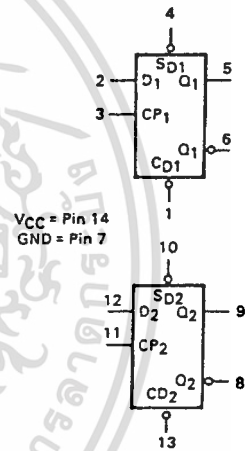
FAST™ SCHOTTKY TTL

LOGIC DIAGRAM

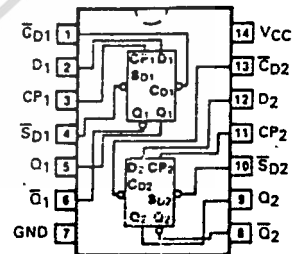


Please note that this diagram is provided only for the understanding of logic operations and should not be used to estimate propagation delays.

LOGIC SYMBOL



CONNECTION DIAGRAM



J Suffix — Case 632-08 (Ceramic)
N Suffix — Case 646-06 (Plastic)
D Suffix — Case 751A-02 (SOIC)

TRUTH TABLE (Each Half)

INPUT		OUTPUTS	
@ t_n	@ $t_n + 1$	Q	\bar{Q}
D	Q	Q	\bar{Q}
L	L	H	L
H	H	L	H

Asynchronous Inputs:

LOW Input to \bar{S}_D sets Q to HIGH level
LOW Input to \bar{C}_D sets Q to LOW level
Clear and Set are independent of clock
Simultaneous LOW on \bar{C}_D and \bar{S}_D makes both Q and \bar{Q} HIGH

H = HIGH Voltage Level
L = LOW Voltage Level
 t_n = Bit time before clock pulse
 $t_n + 1$ = Bit time after clock pulse

MC54F/74F74

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V _{CC}	Supply Voltage	54, 74	4.50	5.0	5.50	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High	54, 74			-1.0	mA
I _{OL}	Output Current — Low	54, 74			20	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS	
		MIN	TYP	MAX			
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage	
V _{IL}	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage	
V _{IK}	Input Clamp Diode Voltage			-1.2	V	I _{IN} = -18 mA	V _{CC} = MIN
V _{OH}	Output HIGH Voltage	54, 74	2.5	3.4	V	I _{OH} = -1.0 mA	V _{CC} = 4.50 V
		74	2.7	3.4	V	I _{OH} = -1.0 mA	V _{CC} = 4.75 V
V _{OL}	Output LOW Voltage		0.35	0.5	V	I _{OL} = 20 mA	V _{CC} = MIN
I _{IH}	Input HIGH Current			20	μA	V _{IN} = 2.7 V	V _{CC} = MAX
				100	μA	V _{IN} = 7.0 V	
I _{IL}	Input LOW Current (CP and D Inputs) (\bar{C}_D and \bar{S}_D Inputs)			-0.6	mA	V _{IN} = 0.5 V	V _{CC} = MAX
				-1.8	mA		
I _{OS}	Output Short Circuit Current (Note 2)	-60		-150	mA	V _{OUT} = 0 V	V _{CC} = MAX
I _{CC}	Power Supply Current		10.5	16	mA	V _{CP} = 0 V	V _{CC} = MAX

NOTES:

1. For conditions such as MIN or MAX, use the appropriate value specified under guaranteed operating ranges.
2. Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS

SYMBOL	PARAMETER	5474F		54F		74F		UNITS
		T _A = +25°C V _{CC} = +5.0 V C _L = 50 pF		T _A = -55 to +125°C V _{CC} = 5.0 V ± 10% C _L = 50 pF		T _A = 0 to +70°C V _{CC} = 5.0 V ± 10% C _L = 50 pF		
		MIN	MAX	MIN	MAX	MIN	MAX	
f _{max}	Maximum Clock Frequency	100		100		100		MHz
t _{PLH}	Propagation Delay	3.8	6.8	3.8	8.5	3.8	7.8	ns
t _{PHL}	C _{Pn} to Q _n or \bar{Q}_n	4.4	8.0	4.4	10.5	4.4	9.2	
t _{PLH}	Propagation Delay	2.5	6.1	3.2	8.0	2.5	7.1	ns
t _{PHL}	\bar{C}_Dn or \bar{S}_Dn to Q _n or \bar{Q}_n	3.5	9.0	3.5	11.5	3.5	10.5	

FAST AND LS TTL DATA

MC54F/74F74

AC OPERATING REQUIREMENTS

SYMBOL	PARAMETER	54/74F			54F		74F		UNITS
		T _A = +25°C V _{CC} = +5.0 V			T _A = -55 to +125°C V _{CC} = 5.0 V ±10%		T _A = 0 to +70°C V _{CC} = 5.0 V ±10%		
		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t _s (H) t _s (L)	Set up Time, HIGH or LOW D _n to CP _n	2.0 3.0			3.0 4.0		2.0 3.0	ns	
t _h (H) t _h (L)	Hold Time, HIGH or LOW D _n to CP _n	1.0 1.0			2.0 2.0		1.0 1.0		
t _w (H) t _w (L)	CP _n Pulse Width, HIGH or LOW	4.0 5.0			4.0 6.0		4.0 5.0	ns	
t _w (L)	\bar{C} _{Dn} or \bar{S} _{Dn} Pulse Width LOW	4.0			4.0		4.0	ns	
t _{rec}	Recovery Time \bar{C} _{Dn} or \bar{S} _{Dn} to CP	2.0			3.0		2.0	ns	

4



FAST AND LS TTL DATA

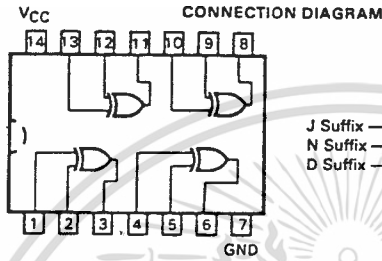
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC54F/74F86

QUAD 2-INPUT EXCLUSIVE-OR GATE

QUAD 2-INPUT
EXCLUSIVE-OR GATE
FAST™ SCHOTTKY TTL



J Suffix — Case 632-06 (Ceramic)
N Suffix — Case 646-06 (Plastic)
D Suffix — Case 751A-02 (SOIC)

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V _{CC}	Supply Voltage	54, 74	4.50	5.0	5.50	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High	54, 74			-1.0	mA
I _{OL}	Output Current — Low	54, 74			20	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage
V _{IL}	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage
V _{IK}	Input Clamp Diode Voltage			-1.2	V	I _{IN} = -18 mA V _{CC} = MIN
V _{OH}	Output HIGH Voltage	54, 74	2.5	3.4	V	I _{OH} = -1.0 mA V _{CC} = 4.5 V
		74	2.7	3.4	V	I _{OH} = -1.0 mA V _{CC} = 4.75 V
V _{OL}	Output LOW Voltage		0.35	0.5	V	I _{OL} = 20 mA V _{CC} = MIN
I _{IH}	Input HIGH Current			20	μA	V _{IN} = 2.7 V V _{CC} = MAX
				100	μA	V _{IN} = 7.0 V
I _{IL}	Input LOW Current			-0.6	mA	V _{IN} = 0.5 V V _{CC} = MAX
I _{OS}	Output Short Circuit Current (Note 2)	-60		-150	mA	V _{OUT} = 0 V V _{CC} = MAX
I _{CC}	Power Supply Current		15	23	mA	1-Input HIGH 1-Input LOW V _{CC} = MAX
			18	28		Inputs LOW

NOTES:

- For conditions such as MIN or MAX, use the appropriate value specified under guaranteed operating ranges.
- Not more than one output should be shorted at a time, nor for more than 1 second.

FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54F/74F86

AC CHARACTERISTICS

SYMBOL	PARAMETER	54/74F			54F		74F		UNITS
		T _A = +25°C V _{CC} = +5.0 V C _L = 50 pF			T _A = -55 to +125°C V _{CC} = 5.0 V ±10% C _L = 50 pF		T _A = 0 to +70°C V _{CC} = 5.0 V ±10% C _L = 50 pF		
		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t _{PLH}	Propagation Delay (Other Input LOW)	3.0	4.0	5.5	2.5	7.0	3.0	6.5	ns
t _{PHL}		3.0	4.2	5.5	3.0	7.0	3.0	6.5	
t _{PLH}	Propagation Delay (Other Input HIGH)	3.5	5.3	7.0	3.5	8.5	3.5	8.0	ns
t _{PHL}		3.0	4.7	6.5	3.0	8.0	3.0	7.5	

4



FAST AND LS TTL DATA

4-36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



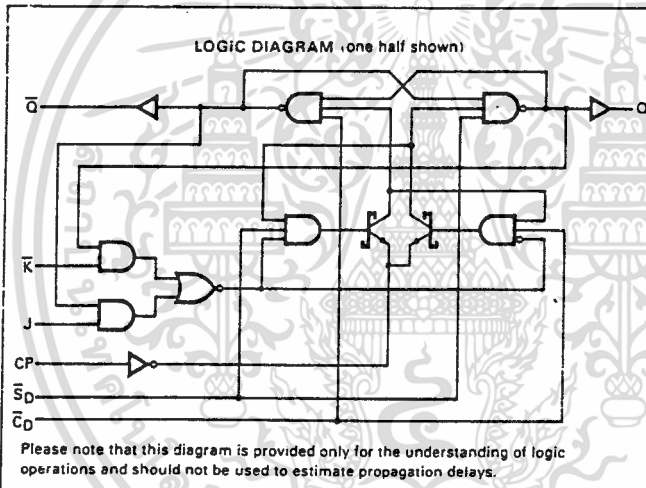
MC54F/74F109

DUAL J \bar{K} POSITIVE EDGE-TRIGGERED FLIP-FLOP

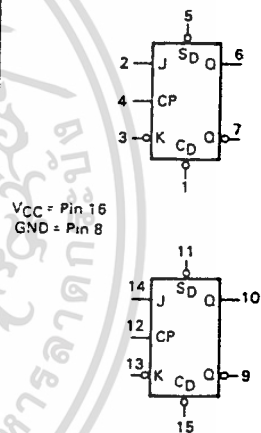
FAST™ SCHOTTKY TTL

DUAL J \bar{K} POSITIVE EDGE-TRIGGERED FLIP-FLOP

DESCRIPTION — The MC54F/74F109 consists of two high-speed, completely independent transition clocked J \bar{K} flip-flops. The clocking operation is independent of rise and fall times of the clock waveform. The J \bar{K} design allows operation as a D flip-flop (refer to 'F74 data sheet) by connecting the J and \bar{K} inputs together.



LOGIC SYMBOL



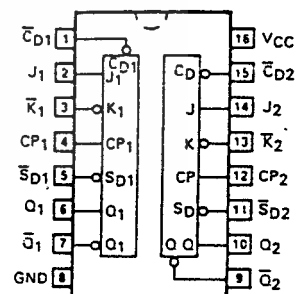
TRUTH TABLE

INPUTS		OUTPUTS	
J	\bar{K}	Q	\bar{Q}
L	H	No Change	
L	L	L	H
H	H	H	L
H	L	Toggles	

Asynchronous Inputs:
 LOW Input to \bar{S}_D sets Q to HIGH level
 LOW Input to \bar{C}_D sets Q to LOW level
 Clear and Set are independent of clock
 Simultaneous LOW on \bar{C}_D and \bar{S}_D makes both Q and \bar{Q} HIGH

t_n = Bit time before clock pulse
 t_{n+1} = Bit time after clock pulse
 H = HIGH Voltage Level
 L = LOW Voltage Level

CONNECTION DIAGRAM



J Suffix — Case 620-09 (Ceramic)
 N Suffix — Case 64S-08 (Plastic)
 D Suffix — Case 751B-03 (SOIC)

FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54F/74F109

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V _{CC}	Supply Voltage	54, 74	4.5	5.0	-5.5	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High	54, 74			-1.0	mA
I _{OL}	Output Current — Low	54, 74			20	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS	
		MIN	TYP	MAX			
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage	
V _{IL}	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage	
V _{IK}	Input Clamp Diode Voltage			-1.2	V	I _{IN} = -18 mA	V _{CC} = MIN
V _{OH}	Output HIGH Voltage	54, 74	2.5	3.4	V	I _{OH} = -1.0 mA	V _{CC} = 4.50 V
		74	2.7	3.4	V	I _{OH} = -1.0 mA	V _{CC} = 4.75 V
V _{OL}	Output LOW Voltage		0.35	0.5	V	I _{OL} = 20 mA	V _{CC} = MIN
I _{IH}	Input HIGH Current			20	μA	V _{IN} = 2.7 V	V _{CC} = MAX
				100	μA	V _{IN} = 7.0 V	
I _{IL}	Input LOW Current (J, K and CP Inputs) (C _D and S _D Inputs)			-0.6	mA	V _{IN} = 0.5 V	V _{CC} = MAX
				-1.8	mA		
I _{OS}	Output Short Circuit Current (Note 2)		-60	-150	mA	V _{OUT} = 0 V	V _{CC} = MAX
I _{CC}	Power Supply Current		11.7	17	mA	V _{CP} = 0 V	V _{CC} = MAX

NOTES:

1. For conditions such as MIN or MAX, use the appropriate value specified under guaranteed operating ranges.
2. Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS

SYMBOL	PARAMETER	54/74F T _A = +25°C V _{CC} = +5.0 V C _L = 50 pF			54F T _A = -55 to +125°C V _{CC} = 5.0 V ±10% C _L = 50 pF		74F T _A = 0 to +70°C V _{CC} = 5.0 V ±10% C _L = 50 pF		UNITS
		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
f _{max}	Maximum Clock Frequency	100	125		70		90		MHz
t _{PLH}	Propagation Delay	3.8	5.3	7.0	3.8	9.0	3.8	8.0	ns
t _{PHL}	CP _n to Q _n or Q̄ _n	4.4	6.2	8.0	4.4	10.5	4.4	9.2	
t _{PLH}	Propagation Delay	2.5	5.2	7.0	2.5	9.0	2.5	8.0	ns
t _{PHL}	C _{Dn} or S _{Dn} to Q _n or Q̄ _n	3.5	7.0	9.0	3.5	11.5	3.5	10.5	

FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54F/74F109

AC OPERATING REQUIREMENTS

SYMBOL	PARAMETER	54/74F T _A = +25°C V _{CC} = +5.0V			54F T _A = -55 to +125°C V _{CC} = 5.0V ±10%		74F T _A = 0 to +70°C V _{CC} = 5.0V ±10%		UNITS
		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t _s (H)	Set up Time, HIGH or LOW	3.0			3.0		3.0		ns
t _s (L)	J _n or \bar{K}_n to CP _n	3.0			3.0		3.0		
t _h (H)	Hold Time, HIGH or LOW	1.0			1.0		1.0		ns
t _h (L)	J _n or \bar{K}_n to CP _n	1.0			1.0		1.0		
t _w (H)	CP _n Pulse Width, HIGH	4.0			4.0		4.0		ns
t _w (L)	or LOW	5.0			5.0		5.0		
t _w (L)	\bar{C}_{Dn} or \bar{S}_{Dn} Pulse Width LOW	4.0			4.0		4.0		ns
t _{rec}	Recovery Time \bar{C}_{Dn} or \bar{S}_{Dn} to CP	2.0			2.0		2.0		ns



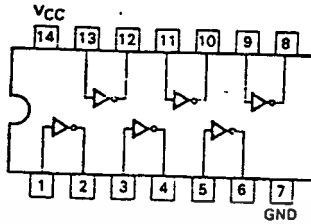
FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และอาจมีข้อผิดพลาดได้ กรุณาตรวจสอบข้อมูลก่อนนำไปใช้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC54F/74F04

HEX INVERTER



**HEX INVERTER
FAST™ SCHOTTKY TTL**

J Suffix — Case 632-08 (Ceramic)
N Suffix — Case 646-06 (Plastic)
D Suffix — Case 751A-02 (SOIC)

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
VCC	Supply Voltage	54, 74	4.5	5.0	5.5	V
TA	Operating Ambient Temperature Range	54, 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High	54, 74			-1.0	mA
I _{OL}	Output Current — Low	54, 74			20	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage
V _{IL}	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage
V _{IK}	Input Clamp Diode Voltage			-1.2	V	VCC = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage	54, 74	2.5		V	I _{OH} = -1.0 mA, VCC = 4.50 V
		74	2.7		V	I _{OH} = -1.0 mA, VCC = 4.75 V
V _{OL}	Output LOW Voltage			0.5	V	I _{OL} = 20 mA, VCC = MIN
I _{IH}	Input HIGH Current			20	µA	VCC = MAX, V _{IN} = 2.7 V
I _{IL}	Input LOW Current			0.1	mA	VCC = MAX, V _{IN} = 7.0 V
I _{OS}	Output Short Circuit Current (Note 2)			-0.6	mA	VCC = MAX, V _{IN} = 0.5 V
I _{CC}	Power Supply Current Total, Output HIGH			-60	mA	VCC = MAX, V _{OUT} = 0 V
	Total, Output LOW			4.2	mA	VCC = MAX, V _{IN} = GND
				15.3	mA	VCC = MAX, V _{IN} = Open

NOTES:

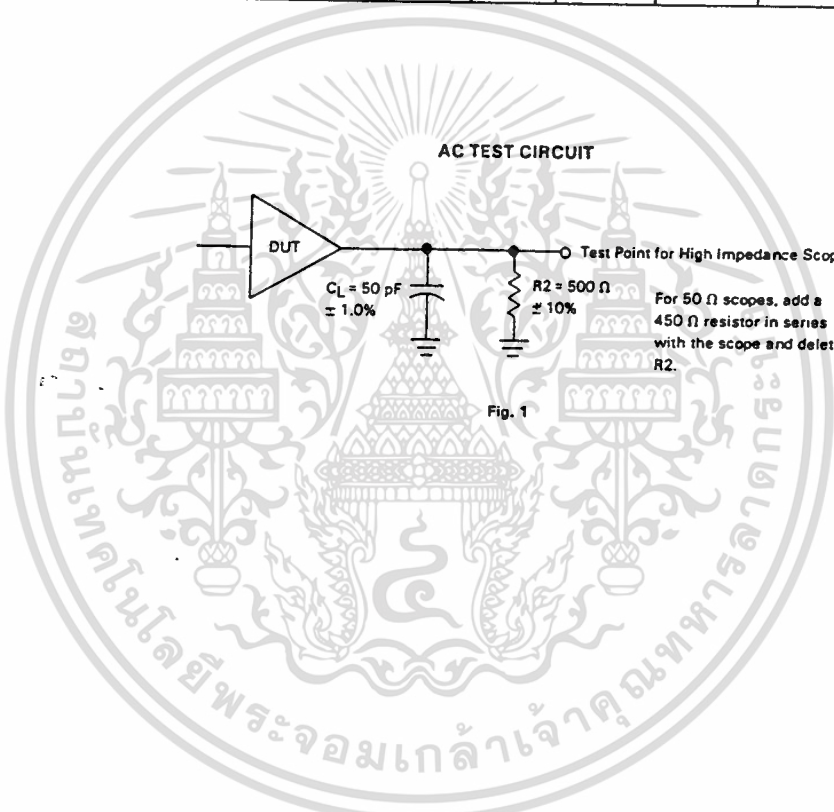
- For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
- Not more than one output should be shorted at a time, nor for more than 1 second.

FAST AND LS TTL DATA

MC54F04/74F04

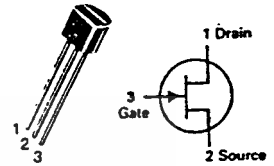
AC CHARACTERISTICS

SYMBOL	PARAMETER	54/74F T _A = +25°C V _{CC} = +5.0 V C _L = 50 pF		54F T _A = -55°C to +125°C V _{CC} = 5.0 V ± 10% C _L = 50 pF		74F T _A = 0°C to 70°C V _{CC} = 5.0 V ± 10% C _L = 50 pF		UNITS
		MIN	MAX	MIN	MAX	MIN	MAX	
t _{PLH}	Propagation Delay	2.4	5.0	2.0	7.0	2.4	6.0	ns
t _{PHL}	Propagation Delay	1.5	4.3	1.5	6.5	1.5	5.3	ns



J308 thru J310*

CASE 29-04, STYLE 5
TO-92 (TO-226AA)



JFET
VHF/UHF AMPLIFIERS

N-CHANNEL — DEPLETION

*These are Motorola
designated preferred devices.

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V _{DS}	25	Vdc
Gate-Source Voltage	V _{GS}	25	Vdc
Forward Gate Current	I _{GF}	10	mAdc
Total Device Dissipation @ T _A = 25°C Derate above 25°C	P _D	350 2.8	mW mW/°C
Junction Temperature Range	T _J	-65 to +125	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Gate-Source Breakdown Voltage (I _G = -1.0 μA, V _{DS} = 0)	V _{(BR)GSS}	-25	—	—	Vdc
Gate Reverse Current (V _{GS} = -15 V, V _{DS} = 0, T _A = 25°C) (V _{GS} = -15 V, V _{DS} = 0, T _A = +125°C)	I _{GSS}	—	—	-1.0 -1.0	nA μA
Gate Source Cutoff Voltage (V _{DS} = 10 V, I _D = 1.0 nA)	V _{GS(off)}	-1.0 -1.0 -2.0	—	-6.5 -4.0 -6.5	Vdc
ON CHARACTERISTICS					
Zero-Gate-Voltage Drain Current(1) (V _{DS} = 10 V, V _{GS} = 0)	I _{DSS}	12 12 24	—	60 30 60	mA
Gate-Source Forward Voltage (V _{DS} = 0, I _G = 1.0 mA)	V _{GS(f)}	—	—	1.0	Vdc
SMALL-SIGNAL CHARACTERISTICS					
Common-Source Input Conductance (V _{DS} = 10 V, I _D = 10 mA, f = 100 MHz)	Re(y _{is})	—	0.7 0.7 0.5	—	mmhos
Common-Source Output Conductance (V _{DS} = 10 V, I _D = 10 mA, f = 100 MHz)	Re(y _{os})	—	0.25	—	mmhos
Common-Gate Power Gain (V _{DS} = 10 V, I _D = 10 mA, f = 100 MHz)	G _{pg}	—	16	—	dB
Common-Source Forward Transconductance (V _{DS} = 10 V, I _D = 10 mA, f = 100 MHz)	Re(y _{fs})	—	12	—	mmhos
Common-Gate Input Conductance (V _{DS} = 10 V, I _D = 10 mA, f = 100 MHz)	Re(y _{ig})	—	12	—	mmhos
Common-Source Forward Transconductance (V _{DS} = 10 V, I _D = 10 mA, f = 1.0 kHz)	g _{fs}	8000 10000 8000	—	20000 20000 18000	μmhos
Common-Source Output Conductance (V _{DS} = 10 V, I _D = 10 mA, f = 1.0 kHz)	g _{os}	—	—	250	μmhos

MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

J308 thru J310

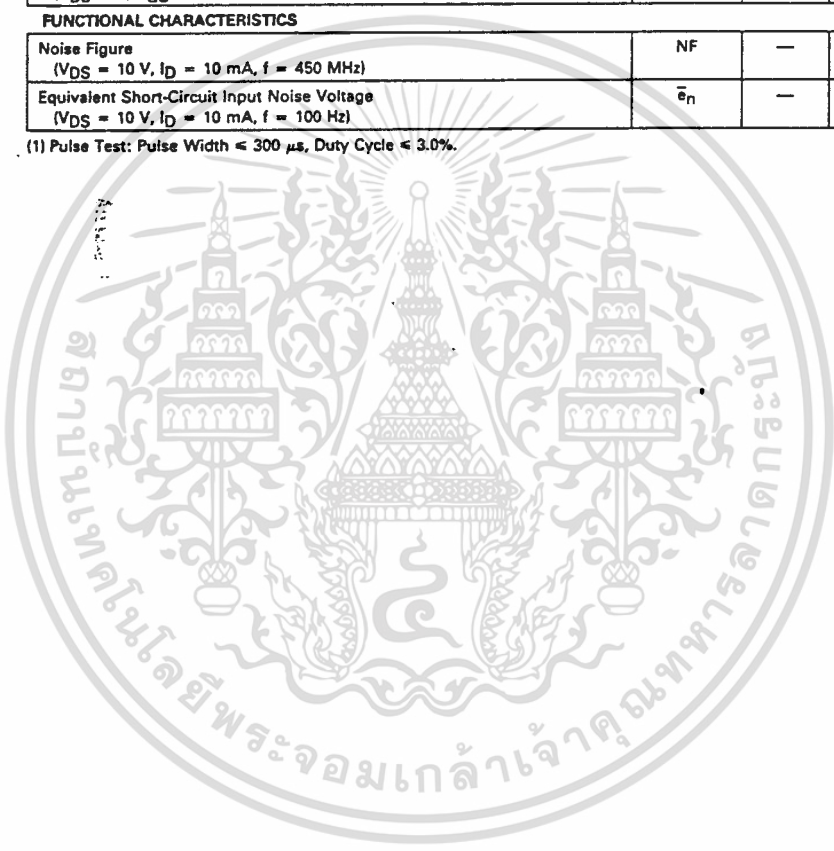
ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Common-Gate Forward Transconductance ($V_{DS} = 10\text{ V}$, $I_D = 10\text{ mA}$, $f = 1.0\text{ kHz}$)	J308	—	13000	—	μmhos
	J309	—	13000	—	
	J310	—	12000	—	
Common-Gate Output Conductance ($V_{DS} = 10\text{ V}$, $I_D = 10\text{ mA}$, $f = 1.0\text{ kHz}$)	J308	—	150	—	μmhos
	J309	—	100	—	
	J310	—	150	—	
Gate-Drain Capacitance ($V_{DS} = 0$, $V_{GS} = -10\text{ V}$, $f = 1.0\text{ MHz}$)	C_{gd}	—	1.8	2.5	pF
Gate-Source Capacitance ($V_{DS} = 0$, $V_{GS} = -10\text{ V}$, $f = 1.0\text{ MHz}$)	C_{gs}	—	4.3	5.0	pF

FUNCTIONAL CHARACTERISTICS

Noise Figure ($V_{DS} = 10\text{ V}$, $I_D = 10\text{ mA}$, $f = 450\text{ MHz}$)	NF	—	1.5	—	dB
Equivalent Short-Circuit Input Noise Voltage ($V_{DS} = 10\text{ V}$, $I_D = 10\text{ mA}$, $f = 100\text{ Hz}$)	\bar{e}_n	—	10	—	$\text{nV}/\sqrt{\text{Hz}}$

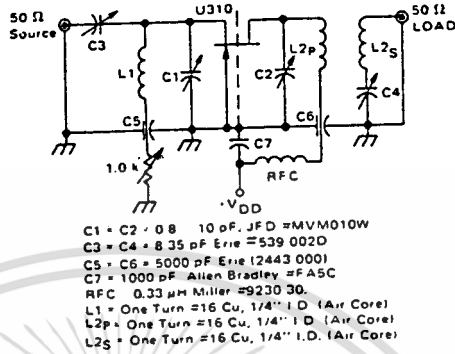
(1) Pulse Test: Pulse Width $\leq 300\ \mu\text{s}$, Duty Cycle $\leq 3.0\%$.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

J308 thru J310

FIGURE 1 - 450 MHz COMMON-GATE AMPLIFIER TEST CIRCUIT



4

FIGURE 2 - DRAIN CURRENT and TRANSFER CHARACTERISTICS versus GATE-SOURCE VOLTAGE

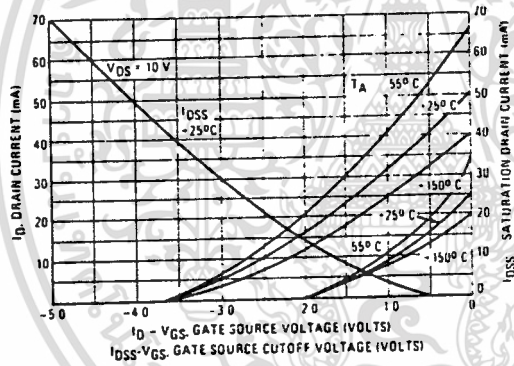


FIGURE 3 - FORWARD TRANSCONDUCTANCE versus GATE-SOURCE VOLTAGE

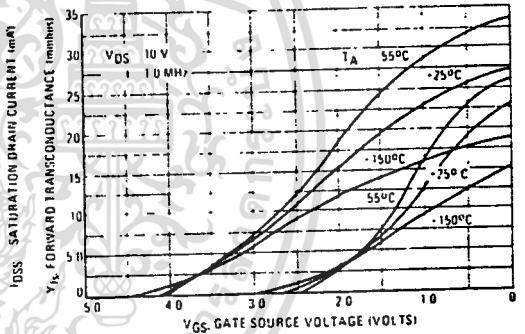


FIGURE 4 - COMMON-SOURCE OUTPUT ADMITTANCE and FORWARD TRANSCONDUCTANCE versus DRAIN CURRENT

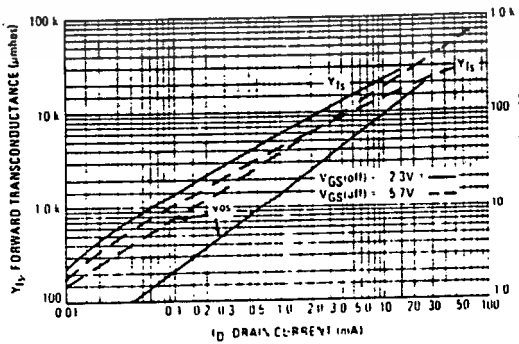
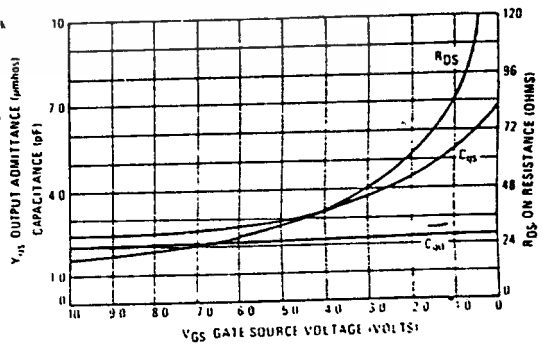


FIGURE 5 - ON RESISTANCE and JUNCTION CAPACITANCE versus GATE-SOURCE VOLTAGE



MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 6 - COMMON-GATE Y PARAMETER MAGNITUDE versus FREQUENCY

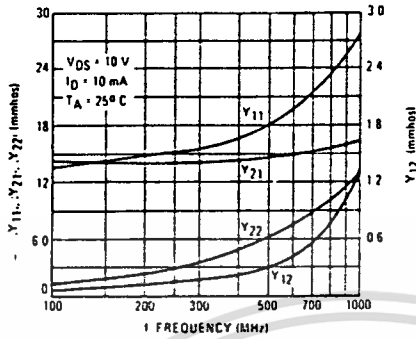


FIGURE 7 - COMMON-GATE S PARAMETER MAGNITUDE versus FREQUENCY

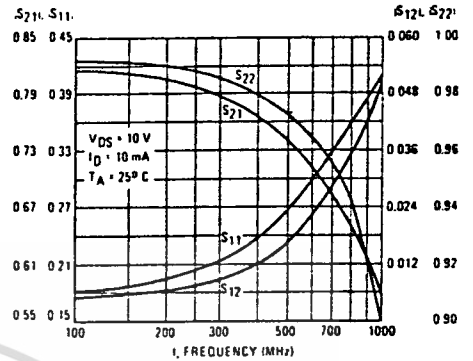


FIGURE 8 - COMMON-GATE Y PARAMETER PHASE-ANGLE versus FREQUENCY

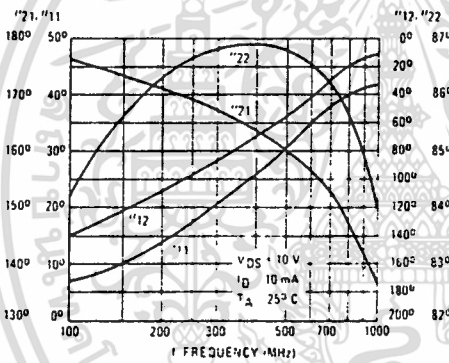


FIGURE 9 - S PARAMETER PHASE-ANGLE versus FREQUENCY

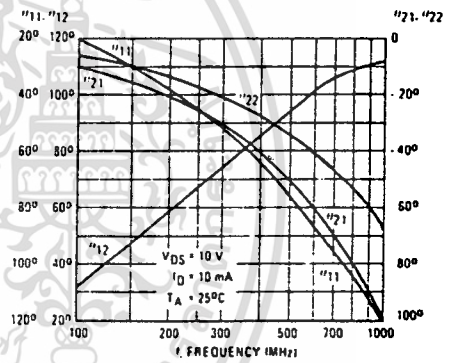


FIGURE 10 - NOISE FIGURE and POWER GAIN versus DRAIN CURRENT

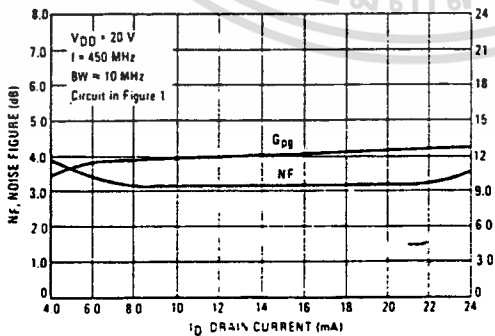
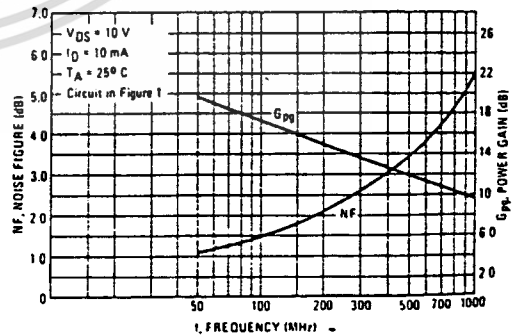
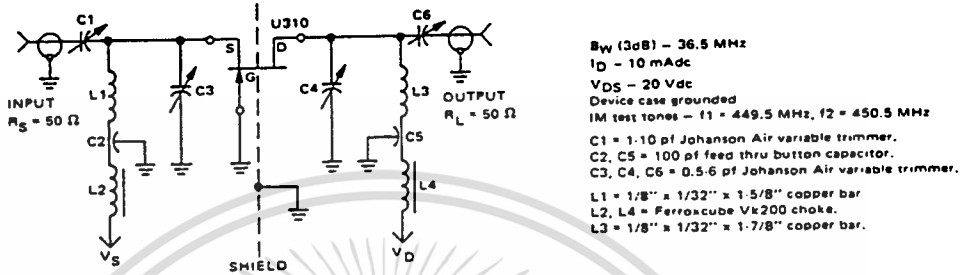


FIGURE 11 - NOISE FIGURE and POWER GAIN versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

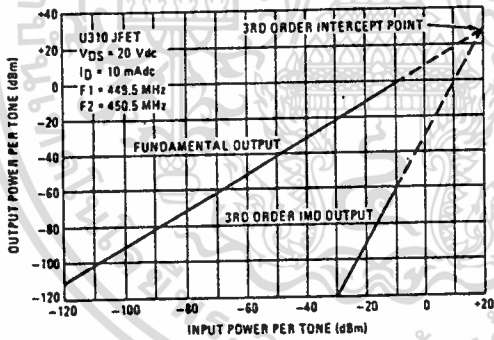
FIGURE 12 - 450 MHz IMD EVALUATION AMPLIFIER



Amplifier power gain and IMD products are a function of the load impedance. For the amplifier design shown above with C4 and C6 adjusted to reflect a load to the drain resulting in a nominal power gain of 9 dB, the 3rd order intercept point (IP) value is 29 dBm. Adjusting C4, C6 to provide larger load values will result in higher gain, smaller bandwidth and lower IP values. For example, a nominal gain of 13 dB can be achieved with an intercept point of 19 dBm.

4

FIGURE 13 - TWO TONE 3RD ORDER INTERCEPT POINT



Example of intercept point plot use:
 Assume two in-band signals of -20 dBm at the amplifier input. They will result in a 3rd order IMD signal at the output of -90 dBm. Also, each signal level at the output will be -11 dBm, showing an amplifier gain of 9.0 dB and an intermodulation ratio (IMR) capability of 79 dB. The gain and IMR values apply only for signal levels below compression.



Voltage Regulators

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

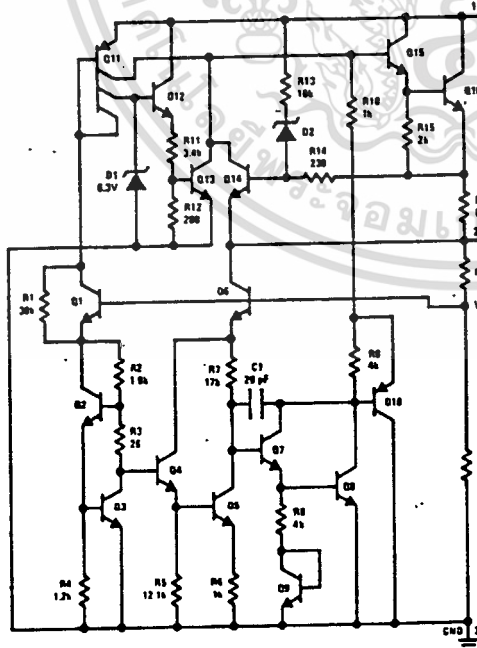
Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

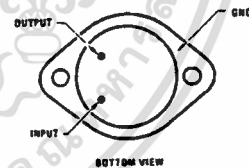
LM78XX Series

1

Schematic and Connection Diagrams

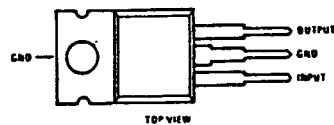


Metal Can Package
TO-3 (K)
Aluminum



Order Numbers
LM7805CK
LM7812CK
LM7815CK
See Package KC02A

Plastic Package
TO-220 (T)



Order Numbers:
LM7805CT
LM7812CT
LM7815CT
See Package T03B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM78XX Series

Absolute Maximum Ratings

Input Voltage ($V_O = 5V, 12V$ and $15V$)	35V
Internal Power Dissipation (Note 1)	Internally Limited
Operating Temperature Range (T_A)	0°C to $+70^\circ\text{C}$
Maximum Junction Temperature	
(K Package)	150 $^\circ\text{C}$
(T Package)	125 $^\circ\text{C}$
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 10 seconds)	
TO-3 Package K	300 $^\circ\text{C}$
TO-220 Package T	230 $^\circ\text{C}$

Electrical Characteristics LM78XXC (Note 2) $0^\circ\text{C} < T_J < 125^\circ\text{C}$ unless otherwise noted.

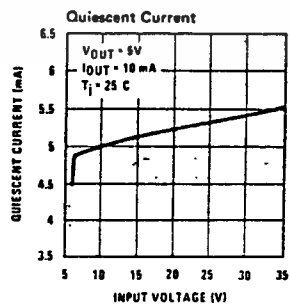
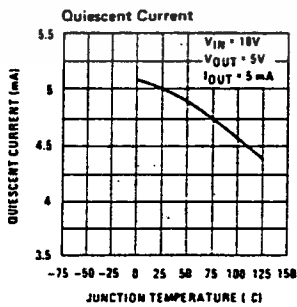
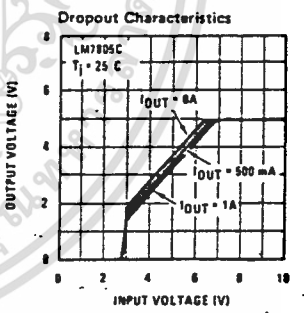
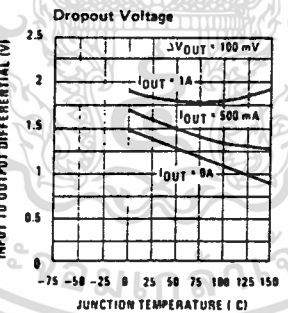
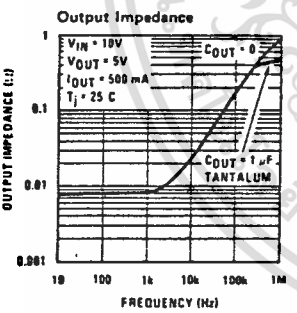
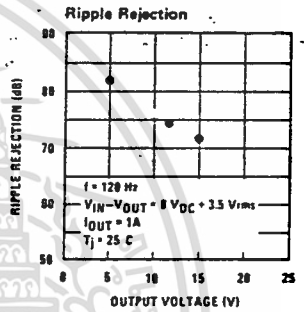
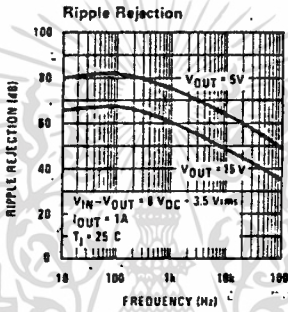
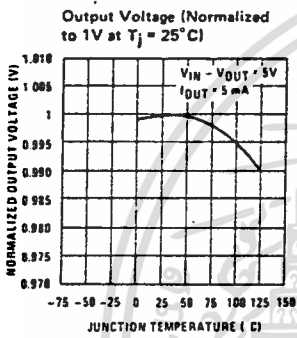
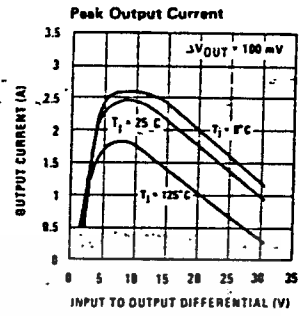
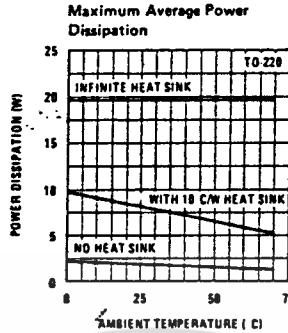
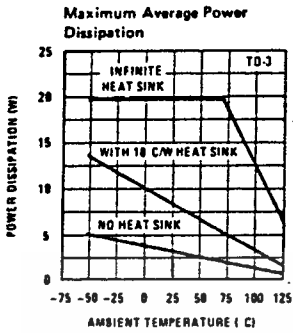
OUTPUT VOLTAGE		5V			12V			15V			UNITS	
INPUT VOLTAGE (unless otherwise noted)		10V			19V			23V				
PARAMETER	CONDITIONS	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
V_O Output Voltage	$T_J = 25^\circ\text{C}, 5\text{ mA} < I_O < 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V	
	$P_D < 15\text{ W}, 5\text{ mA} < I_O < 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V	
	$V_{\text{MIN}} < V_{\text{IN}} < V_{\text{MAX}}$	(7 < $V_{\text{IN}} < 20$)				(14.5 < $V_{\text{IN}} < 27$)			(17.5 < $V_{\text{IN}} < 30$)		V	
ΔV_O Line Regulation	$I_O = 500\text{ mA}$	$T_J = 25^\circ\text{C}$	3	50	4	120	4	150			mV	
		ΔV_{IN}	(7 < $V_{\text{IN}} < 20$)			(14.5 < $V_{\text{IN}} < 30$)			(17.5 < $V_{\text{IN}} < 30$)		V	
		$0^\circ\text{C} < T_J < +125^\circ\text{C}$			50			120			150	mV
	$I_O < 1\text{ A}$	ΔV_{IN}	(8 < $V_{\text{IN}} < 20$)			(15 < $V_{\text{IN}} < 27$)			(18.5 < $V_{\text{IN}} < 30$)			V
		$T_J = 25^\circ\text{C}$			50			120			150	mV
		$0^\circ < T_J < +125^\circ\text{C}$			25			60			75	mV
ΔV_O Load Regulation	$T_J = 25^\circ\text{C}$	$5\text{ mA} < I_O < 1.5\text{ A}$	10	50	12	120	12	150			mV	
		$250\text{ mA} < I_O < 750\text{ mA}$			25			60			75	mV
	$5\text{ mA} < I_O < 1\text{ A}, 0^\circ\text{C} < T_J < +125^\circ\text{C}$			50			120			150	mV	
I_Q Quiescent Current	$I_O < 1\text{ A}$	$T_J = 25^\circ\text{C}$		8		8		8		8	mA	
		$0^\circ\text{C} < T_J < +125^\circ\text{C}$		8.5			8.5			8.5	mA	
ΔI_Q Quiescent Current Change	$5\text{ mA} < I_O < 1\text{ A}$	$T_J = 25^\circ\text{C}, I_O < 1\text{ A}$		0.5		0.5		0.5		0.5	mA	
		$V_{\text{MIN}} < V_{\text{IN}} < V_{\text{MAX}}$	(7.5 < $V_{\text{IN}} < 20$)			(14.8 < $V_{\text{IN}} < 27$)			(17.9 < $V_{\text{IN}} < 30$)		1.0	mA
		$I_O < 500\text{ mA}, 0^\circ\text{C} < T_J < +125^\circ\text{C}$			1.0			1.0			1.0	mA
		$V_{\text{MIN}} < V_{\text{IN}} < V_{\text{MAX}}$	(7 < $V_{\text{IN}} < 25$)			(14.5 < $V_{\text{IN}} < 30$)			(17.5 < $V_{\text{IN}} < 30$)			V
V_N Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} < f < 100\text{ kHz}$	40			75			90			μV	
$\frac{\Delta V_{\text{IN}}}{\Delta V_{\text{OUT}}}$ Ripple Rejection	$f = 120\text{ Hz}$	$I_O < 1\text{ A}, T_J = 25^\circ\text{C}$ or $I_O < 500\text{ mA}$	62	80	55	72	54	70			dB	
		$0^\circ\text{C} < T_J < +125^\circ\text{C}$	62		55		54				dB	
R_O	$T_J = 25^\circ\text{C}, I_{\text{OUT}} = 1\text{ A}$	$f = 1\text{ kHz}$	2.0			2.0			2.0			V
		Short-Circuit Current	8			18			19			m Ω
		Peak Output Current	2.1			1.5			1.2			A
		Average TC of V_{OUT}	2.4			2.4			2.4			A
			0.6			1.5			1.8			mV/ $^\circ\text{C}$
V_{IN} Input Voltage Required to Maintain Line Regulation	$T_J = 25^\circ\text{C}, I_O < 1\text{ A}$	7.3			14.6			17.7			V	

NOTE 1: Thermal resistance of the TO-3 package (K, KC) is typically $4^\circ\text{C}/\text{W}$ junction to case and $35^\circ\text{C}/\text{W}$ case to ambient. Thermal resistance of the TO-220 package (T) is typically $4^\circ\text{C}/\text{W}$ junction to case and $50^\circ\text{C}/\text{W}$ case to ambient.

NOTE 2: All characteristics are measured with capacitor across the input of $0.22\ \mu\text{F}$, and a capacitor across the output of $0.1\ \mu\text{F}$. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ($t_w < 10\text{ ms}$, duty cycle $\leq 5\%$). Output voltage changes due to changes in internal temperature must be taken into account separately.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

March 1993

Features

- Wide Unity Gain Bandwidth 100MHz
- Slew Rate 800V/ μ s
- Output Current ± 30 mA (Min)
- Drives 3.5V Into 75 Ω
- Differential Gain 0.025%
- Differential Phase 0.025 Deg
- Low Input Voltage Noise 4.5nV/ \sqrt Hz
- Low Supply Current 10mA (Max)
- Wide Supply Range ± 5 V to ± 15 V
- Output Enable/Disable
- High Performance Replacement for EL2020

Applications

- Unity Gain Video/Wideband Buffer
- Video Gain Block
- Video Distribution Amp/Coax Cable Driver
- Flash A/D Driver
- Waveform Generator Output Driver
- Current to Voltage Converter; D/A Output Buffer
- Radar Systems
- Imaging Systems

Description

The HA-5020 is a wide bandwidth, high slew rate amplifier optimized for video applications and gains between 1 and 10. Manufactured on Harris' Reduced Feature Complementary Bipolar DI process, this amplifier uses current mode feedback to maintain higher bandwidth at a given gain than conventional voltage feedback amplifiers. Since it is a closed loop device, the HA-5020 offers better gain accuracy and lower distortion than open loop buffers.

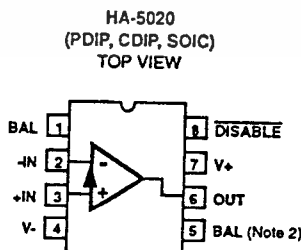
The HA-5020 features low differential gain and phase and will drive two double terminated 75 Ω coax cables to video levels with low distortion. Adding a gain flatness performance of 0.1dB makes this amplifier ideal for demanding video applications. The bandwidth and slew rate of the HA-5020 are relatively independent of closed loop gain. The 100MHz unity gain bandwidth only decreases to 60MHz at a gain of 10. The HA-5020 used in place of a conventional op amp will yield a significant improvement in the speed power product. To further reduce power, the HA-5020 has a disable function which significantly reduces supply current, while forcing the output to a true high impedance state. This allows the outputs of multiple amplifiers to be wire-OR'd into multiplexer configurations. The device also includes output short circuit protection and output offset voltage adjustment.

The HA-5020 offers significant enhancements over competing amplifiers, such as the EL2020. Improvements include unity gain bandwidth, slew rate, video performance, lower supply current, and superior DC specifications.

The HA-5020 is available in commercial and industrial temperature ranges, and a choice of packages. See the "Ordering Information" section below for more information. For military grade product, please refer to the HA-5020/ 883 data sheet.

OPERATIONAL AMPLIFIERS

Pinout



Ordering Information

PART NUMBER	TEMPERATURE RANGE	PACKAGE
HA3-5020-5	0°C to +75°C	8 Lead Plastic DIP
HA7-5020-5	0°C to +75°C	8 Lead Ceramic DIP
HA9P5020-5	0°C to +75°C	8 Lead SOIC
HA3-5020-9	-40°C to +85°C	8 Lead Plastic DIP
HA7-5020-9	-40°C to +85°C	8 Lead Ceramic DIP
HA0-5020-6	-40°C to +85°C	DIE

CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper I.C. Handling Procedures.
 © Harris Corporation 1993

File Number 2845.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications HA-5020

Absolute Maximum Ratings (Note 1)

Voltage Between V+ and V- Terminals	36V
DC Input Voltage	$\pm V_{SUPPLY}$
Differential Input Voltage	10V
Output Current	Short Circuit Protected
Junction Temperature (Note 19)	+175°C
Junction Temperature (Plastic Package) (Note 19)	+150°C

Operating Temperature Range

HA-5020-5	$0^{\circ}\text{C} \leq T_A \leq +75^{\circ}\text{C}$	
HA-5020-9	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$	
Storage Temperature Range	$-65^{\circ}\text{C} \leq T_A \leq +150^{\circ}\text{C}$	
Thermal Package Characteristics ($^{\circ}\text{C/W}$)	θ_{JC}	θ_{JA}
Plastic DIP	34	96
Ceramic DIP	35	115
SOIC	43	158

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

Electrical Specifications $V_+ = +15\text{V}$, $V_- = -15\text{V}$, $R_F = 1\text{k}\Omega$, $A_V = +1$, $R_L = 400\Omega$, $C_L \leq 10\text{pF}$, Unless Otherwise Specified

PARAMETER	TEMP.	HA-5020-5, -9			UNITS
		MIN	TYP	MAX	
INPUT CHARACTERISTICS					
Input Offset Voltage (Notes 2, 20)	+25°C	-	2	8	mV
	Full	-	-	10	mV
Average Input Offset Voltage Drift	Full	-	10	-	$\mu\text{V}/^{\circ}\text{C}$
V_{IO} Common Mode Rejection Ratio (Notes 3, 20)	+25°C	60	-	-	dB
	Full	50	-	-	dB
V_{IO} Power Supply Rejection Ratio (Notes 4, 20)	+25°C	64	-	-	dB
	Full	60	-	-	dB
Non-Inverting Input (+IN) Current (Note 20)	+25°C	-	3	8	μA
	Full	-	-	20	μA
+IN Common Mode Rejection (Note 3)	+25°C	-	-	0.1	$\mu\text{A/V}$
	Full	-	-	0.5	$\mu\text{A/V}$
+IN Power Supply Rejection (Note 4)	+25°C	-	-	0.06	$\mu\text{A/V}$
	Full	-	-	0.2	$\mu\text{A/V}$
Inverting Input (-IN) Current (Note 20)	+25°C	-	12	20	μA
	Full	-	25	50	μA
-IN Common Mode Rejection (Note 3)	+25°C	-	-	0.4	$\mu\text{A/V}$
	Full	-	-	0.5	$\mu\text{A/V}$
-IN Power Supply Rejection (Note 4)	+25°C	-	-	0.2	$\mu\text{A/V}$
	Full	-	-	0.5	$\mu\text{A/V}$
TRANSFER CHARACTERISTICS					
Transimpedance (Note 20)	+25°C	3500	-	-	V/mA
	Full	1000	-	-	V/mA
Open Loop DC Voltage Gain (Note 12) $R_L = 400\Omega$, $V_{OUT} = \pm 10\text{V}$	+25°C	70	-	-	dB
	Full	65	-	-	dB
Open Loop DC Voltage Gain $R_L = 100\Omega$, $V_{OUT} = \pm 2.5\text{V}$	+25°C	60	-	-	dB
	Full	55	-	-	dB
OUTPUT CHARACTERISTICS					
Output Voltage Swing (Note 20)	+25°C to +85°C	± 12	± 12.7	-	V
	-40°C to 0°C	± 11	± 11.8	-	V

Specifications HA-5020

Electrical Specifications $V_+ = +15V$, $V_- = -15V$, $R_F = 1k\Omega$, $A_V = +1$, $R_L = 400\Omega$, $C_L \leq 10pF$,
Unless Otherwise Specified (Continued)

PARAMETER	TEMP.	HA-5020-5, -9			UNITS
		MIN	TYP	MAX	
Output Current (Guaranteed by Output Voltage Test)	+25°C	±30	±31.7	-	mA
	Full	±27.5	-	-	mA
POWER SUPPLY CHARACTERISTICS					
Quiescent Supply Current (Note 20)	Full	-	7.5	10	mA
Supply Current, Disabled (Notes 5, 20))	Full	-	5	7.5	mA
Disable Pin Input Current (Note 5)	Full	-	1.0	1.5	mA
Minimum Pin 8 Current to Disable (Note 6)	Full	350	-	-	µA
Maximum Pin 8 Current to Enable (Note 7)	Full	-	-	20	µA
AC CHARACTERISTICS ($A_V = +1$)					
Slew Rate (Note 8)	+25°C	600	800	-	V/µs
	Full	500	700	-	V/µs
Full Power Bandwidth (Note 9) (Guaranteed by Slew Rate Test)	+25°C	9.6	12.7	-	MHz
	Full	8.0	11.1	-	MHz
Rise Time (Note 10)	+25°C	-	5	-	ns
Fall Time (Note 10)	+25°C	-	5	-	ns
Propagation Delay (Notes 10, 20)	+25°C	-	6	-	ns
-3dB Bandwidth (Notes 11, 20)	+25°C	-	100	-	MHz
Settling Time to 1%, 10V Output Step	+25°C	-	45	-	ns
Settling Time to 0.25%, 10V Output Step	+25°C	-	100	-	ns
AC CHARACTERISTICS ($A_V = +10$, $R_F = 383\Omega$)					
Slew Rate (Notes 8, 12)	+25°C	900	1100	-	V/µs
	Full	700	-	-	V/µs
Full Power Bandwidth (Note 9) (Guaranteed by Slew Rate Test)	+25°C	14.3	17.5	-	MHz
	Full	11.1	-	-	MHz
Rise Time (Note 10)	+25°C	-	8	-	ns
Fall Time (Note 10)	+25°C	-	8	-	ns
Propagation Delay (Notes 10, 20)	+25°C	-	9	-	ns
-3dB Bandwidth (Note 11)	+25°C	-	60	-	MHz
Settling Time to 1%, 10V Output Step	+25°C	-	55	-	ns
Settling Time to 0.1%, 10V Output Step	+25°C	-	90	-	ns
HARRIS VALUE ADDED SPECIFICATIONS					
Input Noise Voltage ($f = 1kHz$) (Note 20)	+25°C	-	4.5	-	nV/√Hz
+Input Noise Current ($f = 1kHz$) (Note 20)	+25°C	-	2.5	-	pA/√Hz
-Input Noise Current ($f = 1kHz$) (Note 20)	+25°C	-	25	-	pA/√Hz
Input Common Mode Range	Full	±10	±12	-	V
-bias Adjust Range (Note 2)	Full	±25	±40	-	µA
Overshoot (Note 20)	+25°C	-	7	-	%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications HA-5020

Electrical Specifications $V_+ = +15V$, $V_- = -15V$, $R_F = 1k\Omega$, $A_V = +1$, $R_L = 400\Omega$, $C_L \leq 10pF$,
Unless Otherwise Specified (Continued)

PARAMETER	TEMP.	HA-5020-5, -9			UNITS
		MIN	TYP	MAX	
Output Current (Short Circuit, Notes 13, 20)	Full	± 50	± 65	-	mA
Output Current (Disabled, Notes 5, 14, 20)	Full	-	-	1	μA
Output Disable Time (Notes 15, 20)	+25°C	-	10	-	μs
Output Enable Time (Notes 16, 20)	+25°C	-	200	-	ns
Supply Voltage Range	+25°C	5	-	15	V
Output Capacitance (Disabled, Notes 5, 17)	+25°C	-	15	-	pF
VIDEO CHARACTERISTICS					
Differential Gain (Notes 18, 20, 21)	+25°C	-	0.025	-	%
Differential Phase (Notes 18, 20, 21)	+25°C	-	0.025	-	Degrees
Gain Flatness to 5MHz	+25°C	-	0.1	-	dB
Chrominance to Luminance Gain (Note 18)	+25°C	-	0.02	-	dB
Chrominance to Luminance Delay (Note 18)	+25°C	-	0.3	-	ns

NOTES:

1. Absolute maximum ratings are limiting values, applied individually, beyond which the serviceability of the circuit may be impaired. Functional operation under any of these conditions is not necessarily implied.
2. Suggested V_{OS} Adjust Circuit: The inverting input current (-I_{bias}) can be adjusted with an external 10k Ω pot between pins 1 and 5, wiper connected to V_+ . Since -I_{bias} flows through the feedback resistor (R_F), the result is an adjustment in offset voltage. The amount of offset voltage adjustment is determined by the value of R_F ($\Delta V_{OS} = \Delta I_{bias} \cdot R_F$).
3. $V_{CM} = \pm 10V$.
4. $\pm 4.5V \leq V_S \leq \pm 18V$.
5. Disable = 0V.
6. $R_L = 100\Omega$, $V_{IN} = 10V$. This is the minimum current which must be pulled out of the Disable pin in order to disable the output. The output is considered disabled when $-10mV \leq V_{OUT} \leq +10mV$.
7. $V_{IN} = 0V$. This is the maximum current that can be pulled out of the Disable pin with the HA-5020 remaining enabled. The HA-5020 is considered disabled when the supply current has decreased by at least 0.5mA.
8. V_{OUT} switches from -10V to +10V, or from +10V to -10V. Specification is from the 25% to 75% points.
9. $FPBW = \frac{Slew\ Rate}{2\pi V_{PEAK}}$; $V_{PEAK} = 10V$.
10. $R_L = 100\Omega$, $V_{OUT} = 1V$. Measured from 10% to 90% points for rise/fall times; from 50% points of input and output for propagation delay.
11. $R_L = 400\Omega$, $V_{OUT} = 100mV$.
12. This parameter is not tested. The limits are guaranteed based on lab characterization, and reflect lot-to-lot variation.
13. $V_{IN} = \pm 10V$, $V_{OUT} = 0V$.
14. $V_{OUT} = \pm 10V$.
15. $V_{IN} = +10V$, Disable = +15V to 0V. Measured from the 50% point of Disable to $V_{OUT} = 0V$.
16. $V_{IN} = +10V$, Disable = 0V to +15V. Measured from the 50% point of Disable to $V_{OUT} = 10V$.
17. $V_{IN} = 0V$, Force V_{OUT} from 0V to $\pm 10V$, $t_R = t_F = 50ns$.
18. Measured with a VM700A video tester using a NTC-7 composite VITS.
19. Maximum power dissipation, including output load, must be designed to maintain junction temperature below +175°C for ceramic packages, and below +150°C for plastic packages.
20. See "Typical Performance Curves" for more information.
21. $R_L = 150\Omega$

HA-5020

Die Characteristics

DIE DIMENSIONS:

1640 μ m x 1520 μ m x 483 μ m \pm 25.4 μ m

METALLIZATION:

Type: Aluminum, 1% Copper
Thickness: 16k Å \pm 2k Å

WORST CASE CURRENT DENSITY:

5.77 x 10⁴ A/cm² at 30mA

SUBSTRATE POTENTIAL (POWERED UP): V-

GLASSIVATION:

Type: Nitride over Silox
Silox Thickness: 12k Å \pm 2k Å
Nitride Thickness: 3.5k Å \pm 1k Å

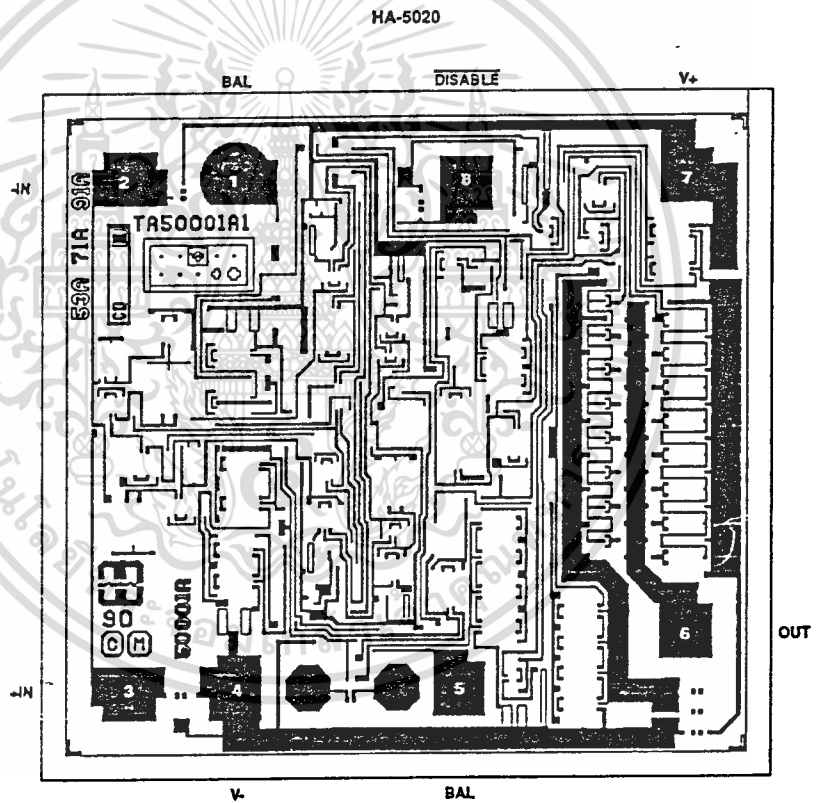
TRANSISTOR COUNT: 62

PROCESS: High Frequency Bipolar Dielectric Isolation

DIE ATTACH:

Material: Epoxy - Plastic DIP and SOIC
Gold Eutectic - Ceramic DIP

Metallization Mask Layout



Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$,
Unless Otherwise Specified

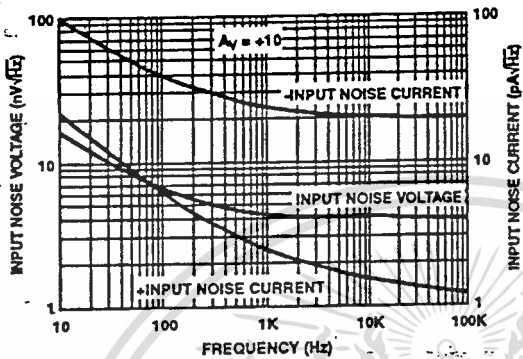


FIGURE 1. INPUT NOISE vs FREQUENCY
(Average of 18 Units from 3 Lots)

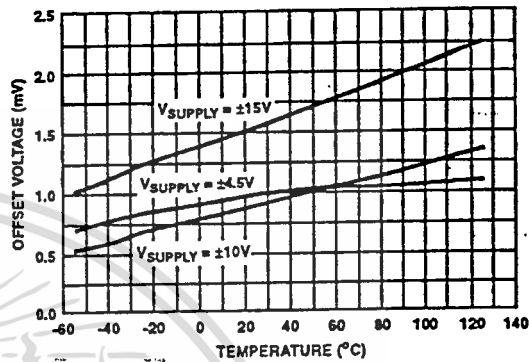


FIGURE 2. INPUT OFFSET VOLTAGE vs TEMPERATURE
(Absolute Value Average of 30 Units from 3 Lots)

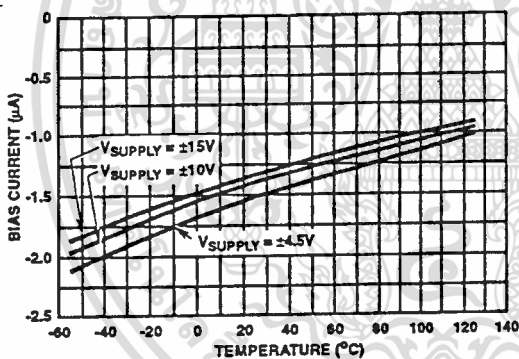


FIGURE 3. +INPUT BIAS CURRENT vs TEMPERATURE
Average of 30 Units from 3 Lots

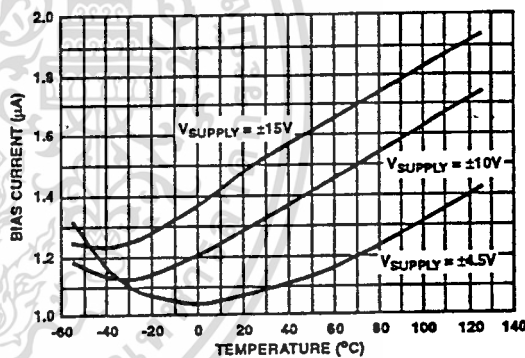


FIGURE 4. -INPUT BIAS CURRENT vs TEMPERATURE
Absolute Value Average of 30 Units from 3 Lots

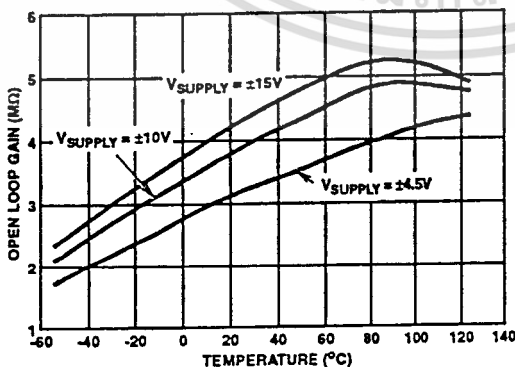


FIGURE 5. TRANSIMPEDANCE vs TEMPERATURE
Average of 30 Units from 3 Lots

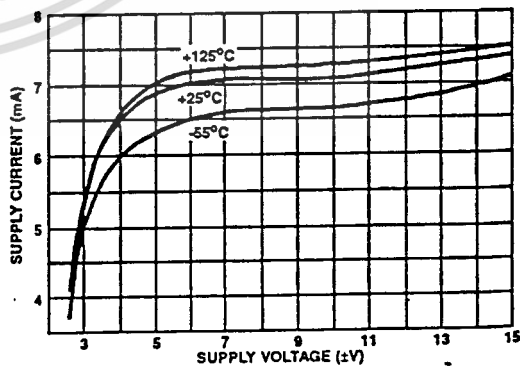


FIGURE 6. SUPPLY CURRENT vs SUPPLY VOLTAGE
Average of 30 Units from 3 Lots

Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$, Unless Otherwise Specified (Continued)

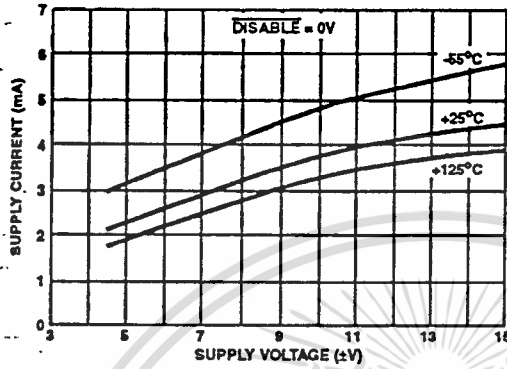


FIGURE 7. DISABLE SUPPLY CURRENT vs SUPPLY VOLTAGE
Average of 30 Units from 3 Lots

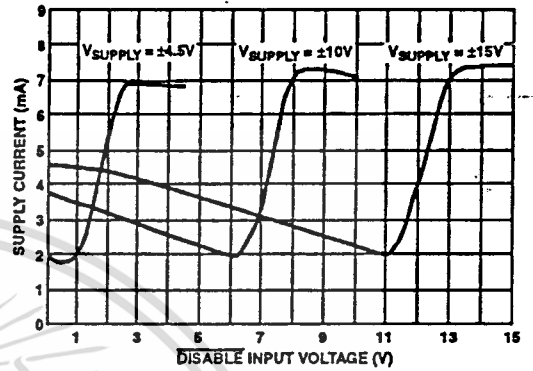


FIGURE 8. SUPPLY CURRENT vs DISABLE INPUT VOLTAGE

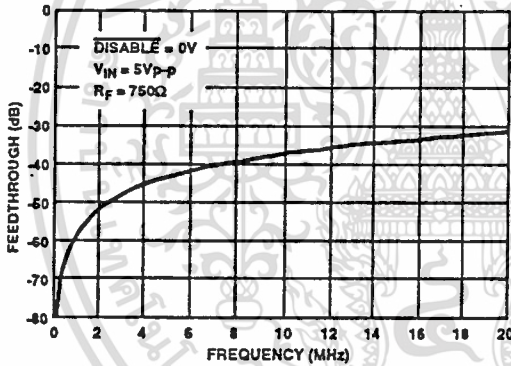


FIGURE 9. DISABLE MODE FEEDTHROUGH vs FREQUENCY

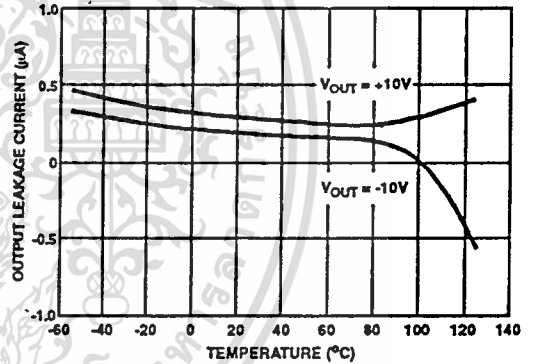


FIGURE 10. DISABLED OUTPUT LEAKAGE vs TEMPERATURE
Average of 30 Units from 3 Lots

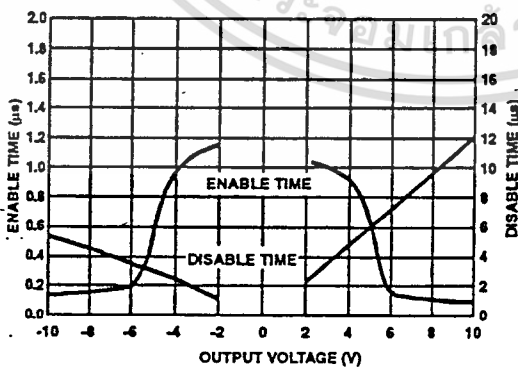


FIGURE 11. ENABLE/DISABLE TIME vs OUTPUT VOLTAGE
Average of 9 Units from 3 Lots

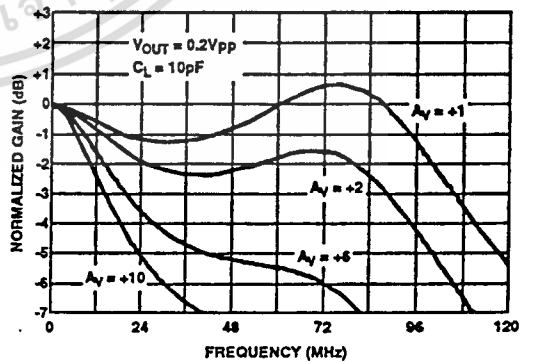


FIGURE 12. NON-INVERTING GAIN vs FREQUENCY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$,
Unless Otherwise Specified (Continued)

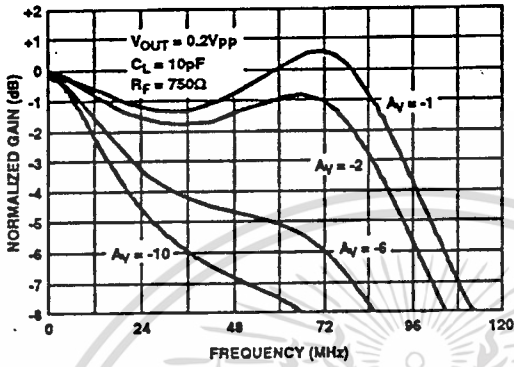


FIGURE 13. INVERTING FREQUENCY RESPONSE

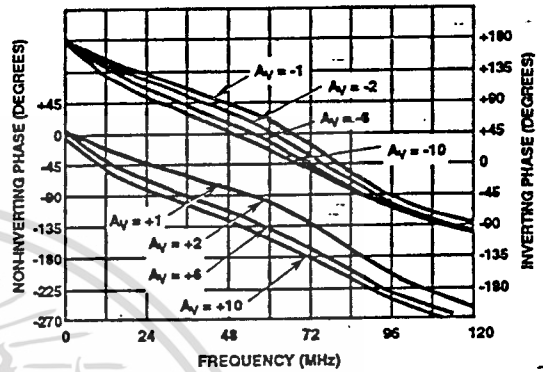


FIGURE 14. PHASE vs FREQUENCY

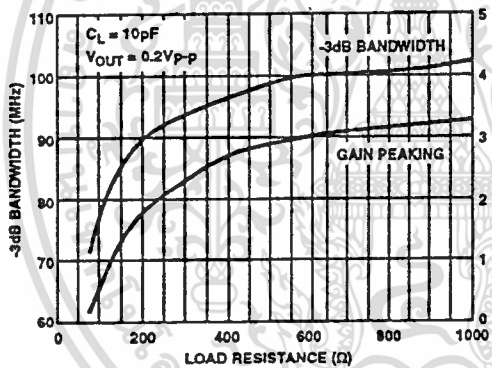


FIGURE 15. BANDWIDTH AND GAIN PEAKING vs LOAD RESISTANCE

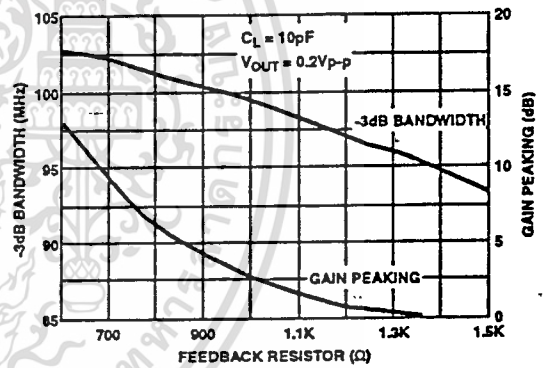


FIGURE 16. BANDWIDTH AND GAIN PEAKING vs FEEDBACK RESISTANCE

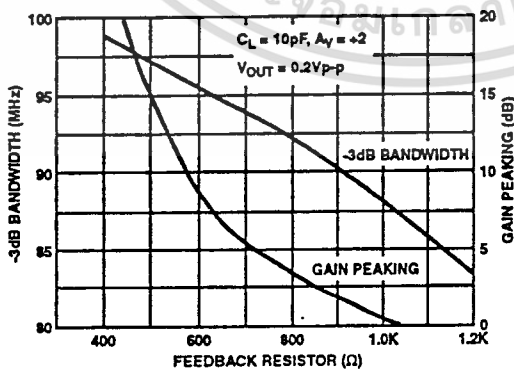


FIGURE 17. BANDWIDTH AND GAIN PEAKING vs FEEDBACK RESISTANCE

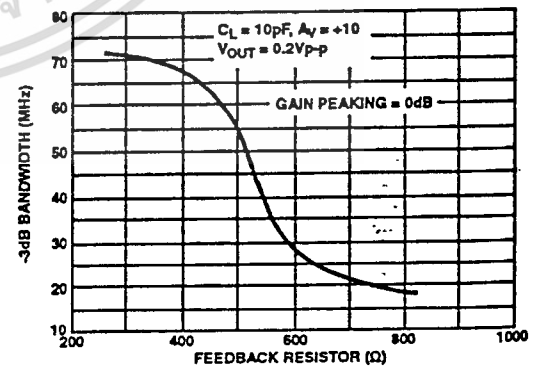


FIGURE 18. BANDWIDTH vs FEEDBACK RESISTANCE

Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$,
Unless Otherwise Specified (Continued)

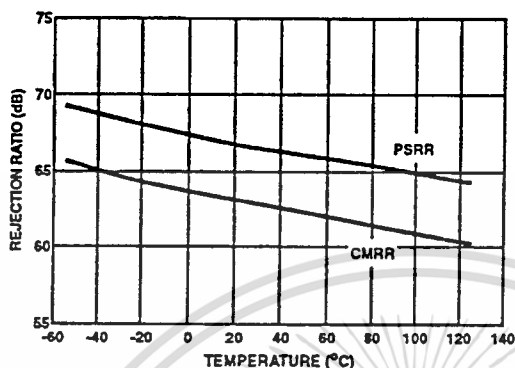


FIGURE 19. REJECTION RATIOS vs TEMPERATURE
Average of 30 Units from 3 Lots

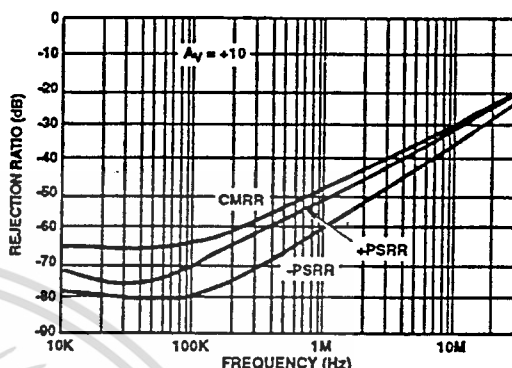


FIGURE 20. REJECTION RATIOS vs FREQUENCY

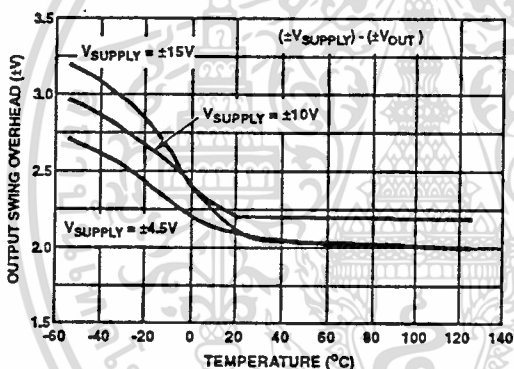


FIGURE 21. OUTPUT SWING OVERHEAD vs TEMPERATURE
Average of 30 Units from 3 Lots

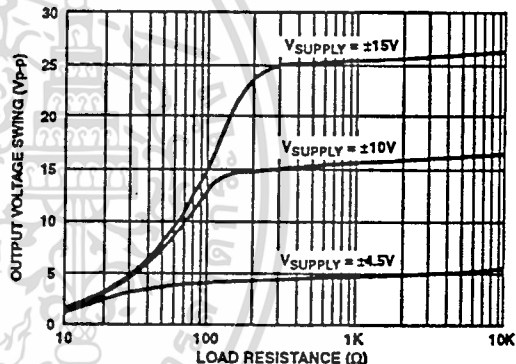


FIGURE 22. OUTPUT VOLTAGE SWING vs LOAD RESISTANCE

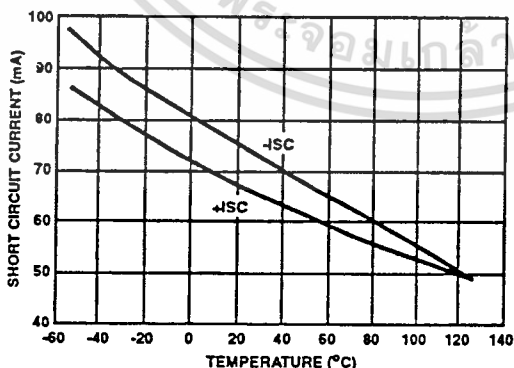


FIGURE 23. SHORT CIRCUIT CURRENT LIMIT vs TEMPERATURE

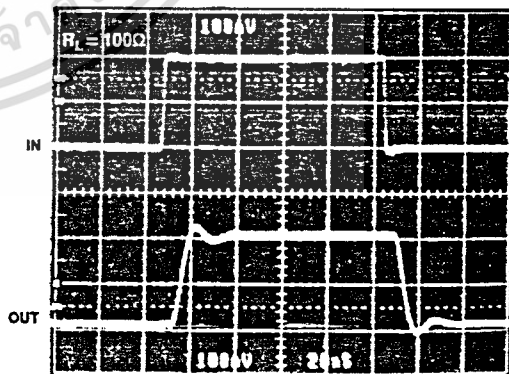


FIGURE 24. SMALL SIGNAL PULSE RESPONSE
Vertical Scale: $V_{IN} = 100mV/Div$; $V_{OUT} = 100mV/Div$.
Horizontal Scale: $20ns/Div$

Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$,
Unless Otherwise Specified (Continued)

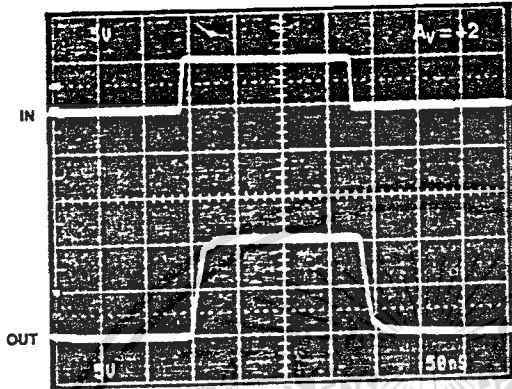


FIGURE 25. LARGE SIGNAL PULSE RESPONSE
Vertical Scale: $V_{IN} = 5V/DIV$; $V_{OUT} = 5V/DIV$.
Horizontal Scale: 50ns/DIV.

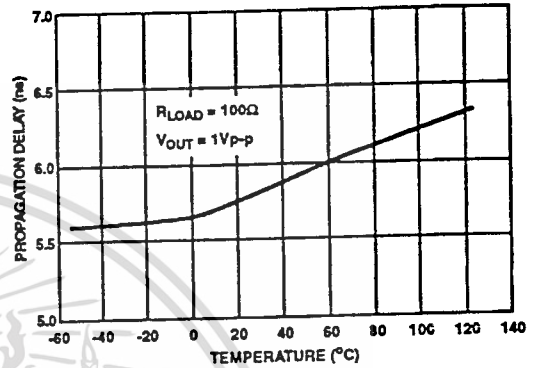


FIGURE 26. PROPAGATION DELAY vs TEMPERATURE
Average of 18 Units from 3 Lots

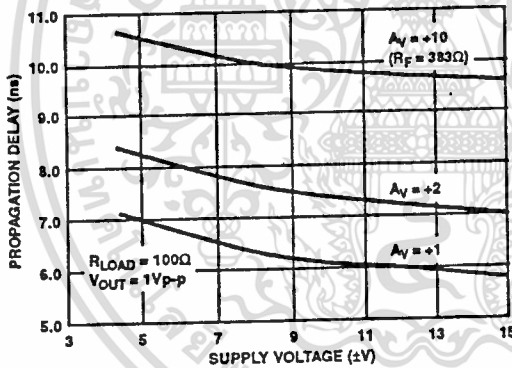


FIGURE 27. PROPAGATION DELAY vs SUPPLY VOLTAGE
Average of 18 Units From 3 Lots

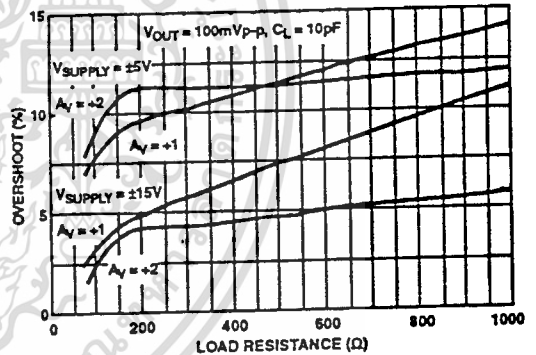


FIGURE 28. SMALL SIGNAL OVERSHOOT vs LOAD RESISTANCE

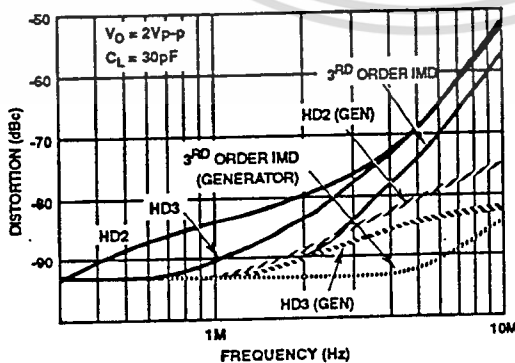


FIGURE 29. DISTORTION vs FREQUENCY

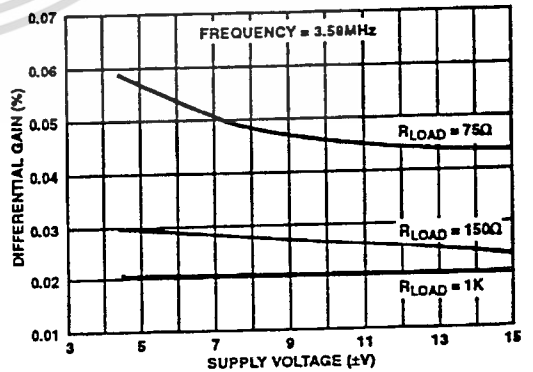


FIGURE 30. DIFFERENTIAL GAIN vs SUPPLY VOLTAGE
Average of 18 Units from 3 Lots

Typical Performance Curves $V_{SUPPLY} = \pm 15V$, $A_V = +1$, $R_F = 1k\Omega$, $R_L = 400\Omega$, $T_A = +25^\circ C$,
Unless Otherwise Specified (Continued)

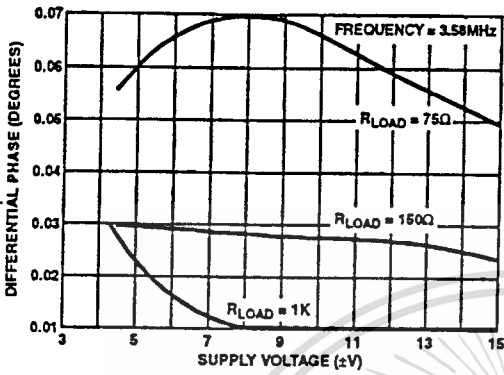


FIGURE 31. DIFFERENTIAL PHASE vs SUPPLY VOLTAGE
Average of 18 Units from 3 Lots

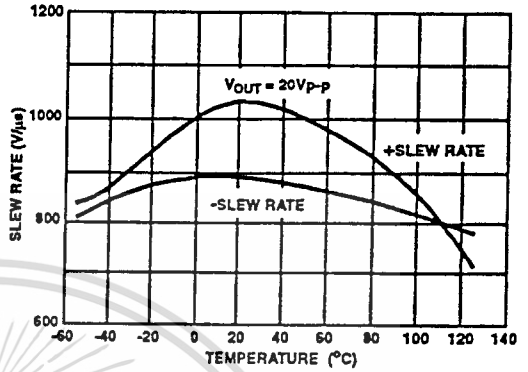


FIGURE 32. SLEW RATE vs TEMPERATURE
Average of 30 Units from 3 Lots

เอกสารอ้างอิง

- [1] Chinlon Lin , “ Optoelectronic Technology and Lightwave Communications Systems ,” Van Nostrand Reinhold , 1989.
- [2] B. Holdsworth , “Digital Logic Design ,” Butterworths , 1988.
- [3] Dieter Rittich , Hartwig Storm , Theodor Wiesmann and Hans-Gerd Zielinski , “ Principles of Optical Communications ,” ANT Nachrichtentechnik GmbH , Backnang Federal Republic of Germany ,1986.
- [4] Paul R. Gray and Robert G. Meyer., “Analysis and Design of Analog Integrated Circuit ,” John Wiley & Sons ,Singapore , 1984.
- [5] สิทธิชัย โภคยอุดม , พีรศักดิ์ วรสุนทรโรสถ และโตะมิโอะ อิวะสะกิ , “ ทฤษฎีและการคำนวณวงจรอิเล็กทรอนิกส์ ,” กรุงเทพฯ : บริษัท ซีเอ็ดดูเคชั่น จำกัด , 2533.
- [6] สิทธิชัย โภคยอุดม , วัลลภ สุรภาพลธร , “ วงจรขยายสัญญาณโอเปอร์เรชั่นแนล ,” กรุงเทพฯ : สำนักพิมพ์ดวงกมล.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงได้ด้วยความช่วยเหลือจากหลาย ๆ ท่าน ซึ่งพวกเรา นักศึกษาที่รับผิดชอบโครงการนี้รู้สึกซาบซึ้งในน้ำใจที่ได้ให้ความช่วยเหลือพวกเราเป็นอย่างดี ในโอกาสนี้จึงขอขอบคุณบุคคลต่าง ๆ ซึ่งมีรายนามดังต่อไปนี้

1. ดร.ทองทอด วานิชศรี อาจารย์ที่ปรึกษาที่คอยแนะนำและให้ความช่วยเหลือพวกเราอย่างเต็มที่ตลอดมา
2. อ.ปราโมทย์ วาดเขียน ซึ่งให้ยืมอุปกรณ์ที่จำเป็นในการทำโครงการนี้จนสำเร็จลุล่วง
3. อ.บุญชัย เรืองสุขนุกูล และ อ.นภัทร สระเอี่ยม ที่อนุญาตให้ใช้คอมพิวเตอร์ของภาควิชา
4. นายเกษิน ร่วมความคิด , นายสุทธิพันธุ์ สุรสิงห์โตทอง และเพื่อน ๆ อีกหลายคนที่ยื่นข้ออุปกรณในการทำโครงการนี้
5. นายสัญญา พิณกุล ที่ช่วยให้ข้อมูลที่สำคัญในการทำโครงการ
6. ประธานรุ่น 31 ช่วยในการถ่ายรูปผลการทดลอง
7. นายเอกราช คงสว่างวงศา , นายสโรช จูชะพุทธิ , นางสาวนิตา ดีเจริญ , นางสาวนารี เทียงธรรม, นายสุธีร์ จิววัฒนศิรินนท์ , นายสมัชชา โกวิทวงศา , นางสาวกรกวรรณ สันทัต, นางสาวกรกฎ มีพรหม, นางสาวเกษร ศิรินาม , นายนิกร ไช้ลงธง , นางสาวนิศราภรณ์ ตั้งสกุล และเพื่อน ๆ คนอื่นที่ไม่ได้กล่าวถึงที่ช่วยเป็นกำลังใจในการทำโครงการนี้ให้สำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้