



ระบบตรวจคุณภาพน้ำ

< MONITORING OF WATER QUALITY SYSTEM >



โดย

นายโกศล ปลื้มใจ

นายทศพล ภูริพงษ์

นายวัชรพงศ์ ถวิลวิศาล

วัน เดือน ปี.....	๑๑	๑๕	๒๕๖๗
เลขทะเบียน.....	๐๓๗	๑๖๑	
เลขเรียกหนังสือ.....	ท.	๑๘๒๕๖	๓๕๖๑

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา ๒๕๖๘

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

037163

MONITORING OF WATER QUALITY SYSTEM



BY
MR.KOSON PLUMJAI
MR.TOSAPOL PHURIPONGSATHON
MR.WATCHRAPONG THAWINSARN

**PROJECT REPORT SUBMITTED IN PARTIAL FULFILMENT OF THE
REQUIREMENTS FOR THE BACHELOR'S DEGREE
DEPARTMENT OF INSTRUMENTATION ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

1995

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2538

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง ระบบตรวจจับคุณภาพน้ำ

ผู้จัดทำ

1. นายโกศม ปลื้มใจ
2. นายทศพล ภูริพงษ์สรร
3. นายวัชรพงษ์ ถวิลวิศาล



(อาจารย์สักรีย์ชา ชิตวงศ์)

ระบบตรวจจับคุณภาพน้ำ

โดย นายโกศณ ปลื้มใจ

นายทศพล ภูริพงษ์ธร

นายวัชรพงศ์ ถวิลวิศาล

อาจารย์ที่ปรึกษา

อาจารย์ศักดิ์รียา ชิตวงศ์

บทคัดย่อ

ระบบตรวจจับคุณภาพน้ำอย่างต่อเนื่อง สรุปโดยรวมแล้วคือ เครื่องมือที่รวมเอาไมโครคอนโทรลเลอร์ base data logger และเชื่อมต่อระยะไกลเข้าด้วยกัน เครื่องมือนี้จะประกอบด้วยส่วนของแหล่งจ่ายกระแสไฟ ไมโครคอนโทรลเลอร์ base canverter และตัวส่งสัญญาณ ติดตั้งบนทุ่นลอย และอีกส่วนหนึ่ง ติดตั้งบนชายฝั่ง จะประกอบด้วยเครื่องรับสัญญาณ ไมโครคอนโทรลเลอร์ และ ส่วนของการบันทึก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MONITORING OF WATER QUALITY SYSTEM

BY MR.KOSON PLUMJAI

MR.TOSAPOL PHURIPONGSATHON

MR.WATCHRAPONG THWINSARN

PROJECT ADVISOR SAKREEYA CHITAWONGS

ABSTRACT

A continuous river water pollution level monitoring system using a comprehensive instrumentation package coupled with microprocessor based data logger and telelink is described . The instrumentation package along with a power supply unit and a μ P-based converter and transmitter set are housed in a floating buoy and onshore receiving is effected through another μ P-based system A retransmission is performed next and data are received at a station sufficiently remote from the river banks, Where the data are stored as well as processed for further use.

กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ศักดิ์กรียา ชิตวงศ์ เป็นอย่างสูงซึ่งเป็นอาจารย์ที่ปรึกษาปริญญาโทฉบับนี้ที่ให้ความช่วยเหลือในด้านต่างๆ และให้คำปรึกษาเกี่ยวกับการทำปริญญาโท

ขอขอบคุณ INDUSTRIAL ELECTRONIC LAB (NECTEC) ที่ให้ความช่วยเหลือในด้านให้คำปรึกษาแนะนำ ตลอดจนเอื้อเพื่อเอกสารอ้างอิง

ขอขอบคุณเพื่อนๆ ที่ช่วยเหลือในด้านต่างๆ

ท้ายสุดของกิตติกรรมประกาศนี้ ขอขอบพระคุณ คุณพ่อ คุณแม่ ซึ่งเป็นผู้ที่ให้ความช่วยเหลืออย่างมากทั้งด้านกำลังใจ และทุนในการทำปริญญาโท

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ ภาษาไทย

บทคัดย่อ ภาษาอังกฤษ

กิตติกรรมประกาศ

บทนำ

บทที่ 1 หลักการทำงานของระบบตรวจคุณภาพน้ำ	1
บทที่ 2 เทคนิคการรับส่งข้อมูลดิจิทัล FSK และแนวทางการออกแบบใช้งาน	11
บทที่ 3 หลักการทำงานของเครื่อง รับ-ส่ง	25
บทที่ 4 หลักการทำงานของ LCD	35
บทที่ 5 หลักการทำงานของ A/D	40
บทที่ 6 หลักการทำงานของ 8051 ไมโครคอนโทรลเลอร์	52
บทที่ 7 หลักการบันทึกข้อมูล	53
บทที่ 8 บทสรุปและผลการทดลอง	54
หนังสืออ้างอิง	55
ภาคผนวก ก. โปรแกรมส่วนควบคุม CPU	
ภาคผนวก ข. โปรแกรมส่วน การบันทึก	
ภาคผนวก ค. รวมวงจร ทั้งหมดของระบบ	
ภาคผนวก ง. รูปภาพแสดงสัญญาณส่วนต่างๆ	
ภาคผนวก จ. DATA SHEET	

บทนำ

การสื่อสารในปัจจุบัน ถูกนำมาใช้เพื่อประโยชน์มากมายไม่ว่าจะอยู่ในรูปโทรศัพท์ ความเทียม วิทยุ หรือ สถานีออกอากาศเป็นต้น โครงการที่ได้จัดทำขึ้นมานี้ เป็นการนำเอาภาคเทคโนโลยีมาผสมกับการสื่อสารเพื่อให้การทำงานมีประสิทธิภาพ และสะดวกในการดำเนินงาน การตรวจจับคุณภาพน้ำก็คือ การวัดค่า สภาวะของน้ำ ซึ่งจะวัดได้ 4 ตัวด้วยกันคือ

2. ออกซิเจนของน้ำ
 1. ค่า PH (ความเป็นกรด - ด่าง)
 3. ค่าอุณหภูมิของน้ำ
 4. ค่าความนำไฟฟ้าของน้ำ

มานำการประมวลผลและส่งออกอากาศไปยังภาคพื้นดิน ที่ภาคพื้นดินก็จะนำค่าสัญญาณที่วัดได้ มาแสดงในเครื่อง PC หรือเครื่องบันทึกเทป เพื่อที่จะเก็บไว้เป็นข้อมูลสำหรับหาทางแก้ไขและนำไปสู่น้ำ ซึ่งมีความบริสุทธิ์ที่จะใช้อุปโภคหรือบริโภคต่อไป โครงการนี้เป็นเพียงการจำลองรูปแบบการทำงานจริง ซึ่งอาจจะต้องเพิ่มหรือปรุงแต่งอุปกรณ์บางอย่างเพื่อให้การทำงานมีประสิทธิภาพมากยิ่งขึ้น

วัตถุประสงค์

1. เพื่อให้ทราบถึงการทำงานในส่วนต่าง ๆ ของวงจร
2. เพื่อรับรู้ถึงปัญหา และวิธีการแก้ไข
3. เพิ่มพูนทักษะ

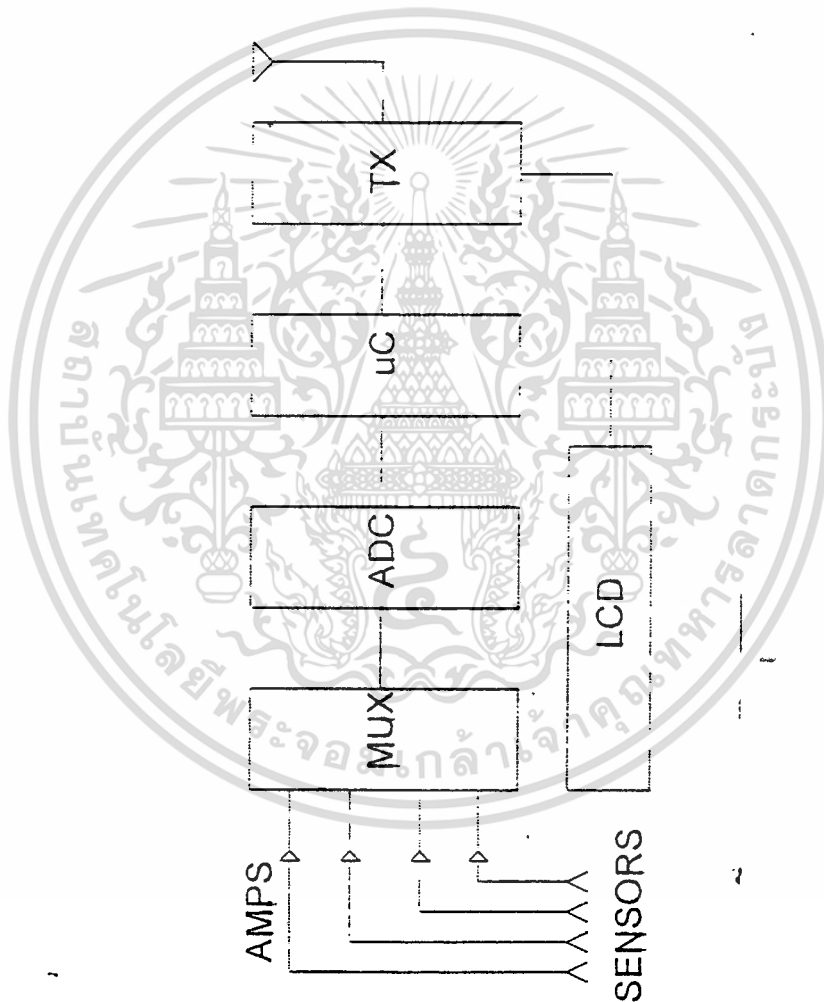
บทที่ 1

หลักการทํางาน

หลักการทํางานของระบบ เราแบ่งออกเป็น 2 ส่วน คือ

- ภาคส่ง
 - ภาครับ
- ภาคส่ง

ในส่วนของภาคส่งนี้ซึ่งวางอยู่บนหุ่นลอยประกอบด้วย 4 ส่วนด้วยกันตามบล็อกไดอะแกรมที่ 1.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้บล็อกไดอะแกรมที่ 1.1 นี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- อุปกรณ์ตรวจจับและแปลงสัญญาณ
- การแปลงสัญญาณจาก ANALOG เป็น DIGITAL (MULTIPLEXER A/D CONVERTER)
- ไมโครคอนโทรลเลอร์ (MICROCONTROLLER)
- เครื่องส่งสัญญาณ (TRANSCIEVER)

อุปกรณ์ตรวจจับและแปลงสัญญาณ

อุปกรณ์ตรวจจับ มีอยู่ 4 ตัวด้วยกัน คือ

- ค่าความนำของน้ำ (ELECTRIC CONDUCTIVITY)
- ค่าความเป็นกลางของน้ำ (PH)
- ค่าอุณหภูมิ (TEMPERATURE)
- ค่าออกซิเจน (DISSOLVED OXYGEN)

ซึ่งอุปกรณ์จะทำการตรวจจับค่าต่างๆ แล้ว แปลงค่าออกมาเป็นสัญญาณทางไฟฟ้า ในระดับของแรงดัน โดยปรกติ ระดับสัญญาณของแรงดันจะอยู่ระหว่าง 0 - 5 โวลต์ ซึ่งในโครงการของเราจะไม่ทำในส่วนของ อุปกรณ์ตรวจจับ แต่เราจะใช้ระดับแรงดัน 0 - 5 โวลต์ จากแหล่งจ่ายไฟ ภายนอกโดยสมมุติเป็นสัญญาณ เอาท์พุทของ อุปกรณ์ตรวจจับ โดยเราจะใช้ระดับแรงดัน 0 - 5 โวลต์จากแหล่งไฟฟ้า ภายนอก สมมุติเป็นสัญญาณ เอาท์พุทของอุปกรณ์ตรวจจับ

การแปลงสัญญาณจาก ANALOG เป็น DIGITAL

ส่วนนี้เราใช้ IC เบอร์ 0809 เป็น IC ที่แปลงสัญญาณ จาก ANALOG และ DIGITAL โดยมี INPUT CHANNEL 8 CHANNEL ในที่นี้เราใช้เพียง 4 CHANNEL จากอุปกรณ์ตรวจจับ จากวงจรที่ 8.1จะเห็นว่า ที่ CHANNEL 0 ถึง CHANNEL 3 ขา 26,27,28 และ 1 จะต่อเข้ากับอุปกรณ์ต่าง ๆ ตามลำดับ เพื่อรับสัญญาณเข้ามา ซึ่งหลักการทำงานของ IC ตัวนี้จากวงจรที่ขา 16 และ 12 คือ REF (-) และ REF (+) เป็นขาที่อ้างอิงระดับสัญญาณอินพุทที่เข้ามาว่าอยู่ในช่วงใดในที่นี้เราใช้ 0 และ 5 โวลต์ ตามสัญญาณอินพุทที่เข้ามา ขา 10 เป็นขาสัญญาณนาฬิกา 1MHz โดยได้สัญญาณมาจากการหารสัญญาณนาฬิกา 12 MHz ที่ขา 18 ของตัวไมโครคอนโทรลเลอร์ โดยใช้ IC เบอร์ 7492 และ 14 HCl4 เป็นตัวหาร 12 ของความถี่

ขา Do - D7 เป็นขาเอาต์พุท DIGITAL 8 bit ที่ได้จากการแปลงสัญญาณ ANALOG อินพุท ซึ่งจะต่อเข้ากับ PORT 0 ของ ไมโครคอนโทรลเลอร์

ขา ADD - A ถึง ADD - C เป็นขาที่เลือกสัญญาณอินพุทว่าจะเลือกสัญญาณจากอินพุทตัวใดเข้ามาทำการแปลงสัญญาณ โดยขานี้จะถูกควบคุมโดยไมโครคอนโทรลเลอร์ ซึ่งจะใช้เพียง 2 ขา คือ ขา ADD - A และ ADD - P เพราะเราเลือกเพียง 4 CHANNEL

ขา ALE เป็นที่ควบคุมจาก ขา P1.3 เพื่อจะให้ตัว IC ADC 0809 แลชท์ ดึงข้อมูลเพื่อ ไมโครคอนโทรลเลอร์ จะรับข้อมูลนั้น ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา START เป็นที่ถูกควบคุมจาก ขา P1.4 ไมโครคอนโทรลเลอร์ เช่นกันว่าจะให้ตัว IC ADC 0809 เป็นตัวส่งข้อมูลจากการ แลทซ์ ข้อมูลเอาไว้

ขา EOC เป็นข้อมูลที่ส่งไปยัง ไมโครคอนโทรลเลอร์ สิ้นสุดแล้ว A/D จะส่งสัญญาณเพื่อไปตรวจสอบที่ตัวไมโครคอนโทรลเลอร์ ว่าไปรับแล้วหรือยัง

ขา ENABLE ซึ่งจากสัญญาณ EOC ที่ส่งไป ไมโครคอนโทรลเลอร์ จะตอบสัญญาณนี้กลับมา ไมโครคอนโทรลเลอร์

ส่วนของการควบคุมเราใช้ IC ตระกูล MCS - 51 เบอร์ 8752 เป็นชนิดที่มี EPROM 8 Kbyte ภายใน ในส่วนนี้เราจะแยกเป็นการทำงานในส่วนของ HARD WARE และ SOFT WARE

HARD WARE ประกอบด้วยการติดต่อและควบคุมกับส่วนต่าง ๆ ดังนี้

PORT 0 ขาของพอร์ต 0 สามารถเป็นอินพุต เอาท์พุต หรือทั้ง 2 อย่าง ซึ่งเป็นแอดเดรสอันดับต่ำ 2 ทาง และบัสข้อมูลสำหรับความจำภายนอก ตัวอย่างเช่น เมื่อใช้ขาเป็นอินพุต "1" ต้องเขียนให้ถูกต้องกับพอร์ต 0 แลทซ์โดยโปรแกรม ดังนั้นการปิดทรานซิสเตอร์ด้านเอาท์พุตทั้ง 2 ตัวทำให้ขาลอย (FLOAT) อยู่ในภาวะไฮอิมพีแดนซ์ และขาต่อกับอินพุตบัฟเฟอร์

เมื่อใช้เป็นเอาท์พุต ขาแลทซ์ต้องโปรแกรมเป็น 0 ซึ่งจะเปิด FET ตัวข้างทำให้ขาต่อลงกราวด์ แลทซ์ทุกขาที่โปรแกรมเป็น 1 จะยังคงลอยอยู่ดังนั้นตัวต้านทานพูลอัพต้องจ่ายลอจิก 1 เมื่อใช้พอร์ต 0 เป็นเอาท์พุต

ในโครงการของเราจะติดต่อกับเอาต์พุตของส่วนของ A/D และที่ขา Po.0 - Po.2 และยังใช้ในการควบคุมขา ADD เพื่อเลือก channel ของ A/D อีกด้วยโดยมี R-PUTUP เป็นตัว PUTUP แรงดัน

PORT 2 อาจใช้เป็นพอร์ตอินพุต/เอาท์พุต คล้ายกับพอร์ต 1 การใช้อีกทางหนึ่งคือส่งแอดเดรสอันดับสูงเป็นตัวเชื่อมกับแอดเดรสอันดับต่ำของพอร์ต 0 กับแอดเดรสความจำภายนอก ขาพอร์ต 2 อาจเปลี่ยนโดยสัญญาณควบคุมแอดเดรส เมื่อให้ไบตสูงสุดของแอดเดรสขนาด 16 บิต พอร์ต 2 แลทซ์จะคงเสถียรอยู่เมื่อความจำภายนอกถูกแอดเดรสแต่จะไม่เซตเป็น 1 เมื่อเป็นอินพุตข้อมูลดังกรณีพอร์ต 0 ซึ่งในส่วนนี้จะติดต่อกับ LCD เป็นส่วนแสดงผล และหลักการติดต่อระหว่าง lcd กับ microcontroller เราได้อธิบาย ในส่วนของ lcd แล้ว

PORT 1 ขาของพอร์ต 1 ไม่มี 2 หน้าที ตัวเอาท์พุตแลทซ์จะต่อโดยตรงกับเกตของ FET ตัวล่าง ซึ่งมีวงจร FET ที่ชื่อ "Internal FET Pullup" เป็นตัวพูลอัพโหลด

ถ้าใช้เป็นเอาท์พุตแลทซ์ซึ่งประกอบด้วย 1 สามารถขับอินพุตของวงจรภายนอกเป็น 1 โดยการพูลอัพ ถ้า 0 ถูกเขียนยังแลทซ์ FET ตัวล่างจะเปิด ตัวพูลอัพจะปิด และเราสามารถขับอินพุตของวงจรภายนอกเป็น 0

ด้วยความช่วยเหลือของการที่มีการสวิตช์สูงขึ้น เมื่อใช้ขาเป็นเอาต์พุต ตัวพูลอัพ FET ภายในจะไม่มี FET ตัวอื่นขนานกับมัน

FET ตัวที่ 2 จะเปิดในช่วง 2 คาบของออสซิลเลเตอร์ระหว่างการเปลี่ยนสถานะจาก “0” เป็น “1” จะให้ทางเดินโลอิมพีแดนซ์ มีโวลเตจบวกจ่ายให้เพื่อลด Rise time ในการชาร์จตัวเก็บประจุในวงจรภายนอก ซึ่งในโครงการงานของนี้ เราใช้ติดต่อกับ LCD ดังนี้

ขา P 1.0 เป็นขาตัวกำหนดสภาพการอ่าน หรือ เลื่อนข้อมูลว่าจะใช้ร่วมกับ ขา RS และ R/W ที่ขา E ของ LCD

ขา P 1.1 เป็นการเลือกว่าจะเขียนเมื่ออ่านข้อมูล LCD ถ้า R/W “1” ก็จะเป็นการอ่าน และถ้า R/W “0” ก็จะเป็นการเขียนที่ ขา R/W ของ LCD

ขา P 1.2 เป็นขาที่ใช้เลือกกรีตเตอร์ระหว่าง รีจิสเตอร์คำสั่ง กับ รีจิสเตอร์ข้อมูล

เป็นการเลือกข้อมูล คือถ้า RS = “1” เป็นการเลือกข้อมูล และ RS = “0” เป็นการเลือกคำสั่ง

ขา P 1.3 เป็นขาควบคุมสัญญาณ ALE ของ A/D

ขา P 1.4 เป็นขาควบคุมสัญญาณ START ของ A/D

ขา P 1.5 เป็นขาควบคุมสัญญาณ OE ของ A/D

PORT 3 เป็นอินพุท/เอาต์พุท คล้ายกับพอร์ต 1 หน้าที่ของอินพุทและเอาต์พุทสามารถโปรแกรมภายใต้การควบคุมของพอร์ต 3 แลทซ์ หรือโดย SFR ต่างๆ พอร์ต 3 ใช้ตามตารางนี้

PIN	ALTERNATE USE	SFR
P3.0-RXD	Serial data input	SBUF
P3.1-TXD	Serial data output	SBUF
P3.2-INT0	External interrupt 0	TCON.1
P3.3-INT1	External interrupt 1	TCON.3
P3.4-T0	External timer 0 input	TMOD
P3.5-T1	External timer 1 input	TMOD
P3.6-WR	External memory writer pulse	-
P3.7-RD	External memory read pulse	-

ไม่เหมือนกับพอร์ต 0, 2 ที่สามารถจะมีหน้าที่การทำงานกับแอดเดรสภายนอก และเปลี่ยนบิตของพอร์ตทั้งหมด 8 บิต เมื่อเปลี่ยนการใช้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

ขา TXD เป็นขาเอาต์พุต อนุกรม ซึ่งจะส่งไปยัง FSK

ขา X1 และ X2 เป็นขาสำหรับต่อ CRYTAL

ขา EA/VP ขานี้จะต่อกับ LOGIT 0 ส่งเพราะใช้โปรแกรมภายใน

ขา RESET ขารี่เซ็ตจะใช้ทำการรีเซ็ตการทำงานของระบบ ภายในจะมีตัวคั่นทานต่อระหว่างขา
นี้กับกราวด์ ถ้าป้อนสัญญาณที่มีสถานะลอจิก 1 เข้าขานี้จะเป็นการรีเซ็ตการทำงานของระบบ ซึ่งจะเป็นตาม
วงจรดังรูป 6.1

หลักการการทำงานของ HARD WARE โดยไมโครคอนโทรลเลอร์ จะส่งสัญญาณจากขา P10.0 -
P0.2 เพื่อเลือก CHANNEL ของ A/D โดยจะส่งค่า 000 เป็นการเลือก CHANNEL จากนั้น ไมโครคอน
โทรลเลอร์ ส่งสัญญาณลอจิกต่ำไปยังขา ALE 000 A/D เพื่อให้ A/D แลทซ์ ดึงข้อมูลไว้ แล้วยังจะส่ง
สัญญาณไปยังขา START ของ A/D ส่งข้อมูลที่ แลทซ์ ไว้ที่ PORT 0 เพื่อนำด้านข้อมูลไปประมวลผล
แล้วเก็บไว้แล้วก็จะเลื่อนเป็น CHANNEL ถัดไปจนครบ 4 CHANNEL เมื่อครบ 4 CHANNEL แล้ว
ไมโครคอนโทรลเลอร์ จะส่งข้อมูลทั้ง 4 CHANNEL ออกแสดงผลทาง LCD ส่วนหนึ่งและออก PORT
อนุกรม ซึ่งในส่วนของการส่งข้อมูลทาง port อนุกรมการส่ง และการรับบิทข้อมูลและอนุกรม 8051 มีวง
จรติดต่อกับข้อมูลอนุกรมโดยใช้รีจิสเตอร์ SBUF เก็บข้อมูล SCON ควบคุมการสื่อสาร PCON ควบคุมอัตรา
ข้อมูล และขา RXD (P3.0) และ TXD (P3.1) ต่อกับเครือข่ายข้อมูลอนุกรม

SBUF มีอยู่ 2 รีจิสเตอร์ อันหนึ่งใช้เขียน และเก็บข้อมูลที่จะส่งออกของ 8051 ผ่าน TXD อีกตัวใช้
อ่าน และเก็บข้อมูลที่รับจากภายนอกผ่าน RXD รีจิสเตอร์ทั้งสองนี้มีแอดเดรส 99h

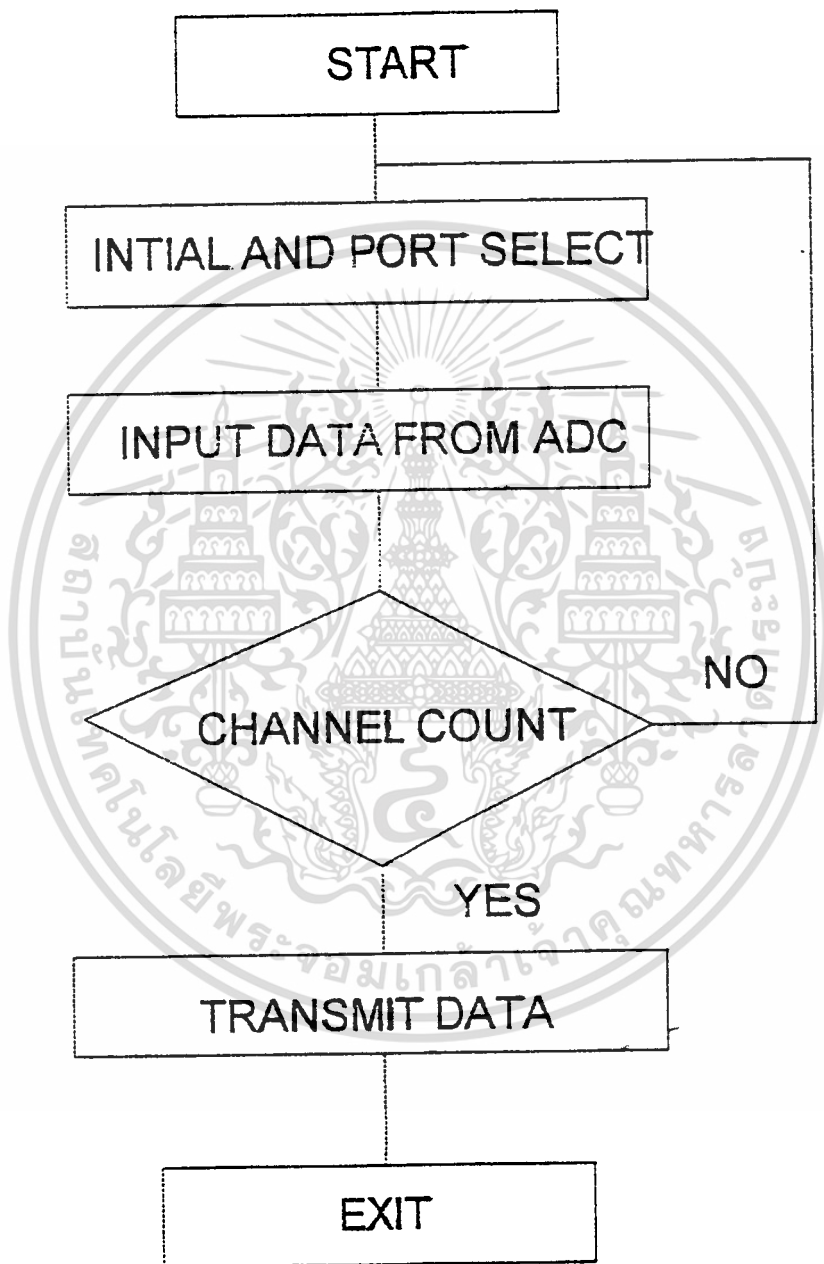
มีโหมดที่โปรแกรมได้ทั้งหมด 4 โหมด สำหรับการสื่อสารข้อมูลอนุกรม ซึ่งเลือกโดยบิท SMX
ใน SCON ส่วน Baud rate กำหนดโดยโหมดที่ใช้ โดยในส่วนของเราใช้ โหมด 0 ในการรับส่งข้อมูล
สำหรับ รับส่งในโหมด 0 นั้น ข้อมูล 1 ชุดจะประกอบ ข้อมูล 8บิท

การสื่อสารข้อมูลอนุกรมเป็นขบวนการที่ช้า ใช้เวลาหลาย mSEC ต่อไบต์ข้อมูลแฟลกข้อมูล
อนุกรมอยู่ใน SCON เพื่อช่วยให้การส่งและรับมีประสิทธิภาพ สังเกตด้วยการส่งข้อมูลอยู่ภายใต้การ
ควบคุมของโปรแกรม แต่การรับข้อมูลไม่สามารถทำได้ และรับที่เวลาใดก็ได้ ซึ่งอยู่นอกเหนือการควบคุม
ด้วยโปรแกรม

แฟลกข้อมูลอนุกรมใน SCON TI และ RI จะเซตเมื่อไบต์ข้อมูลถูกส่ง (TI) หรือรับ (RI) แฟลกจะ
OR กันเพื่อสร้างการอินเทอร์รัพท์โปรแกรม โปรแกรมต้องอ่านแฟลกเหล่านี้เพื่อหาสาเหตุการอิน
เทอร์รัพท์และทำการเคลียร์แฟลก ซึ่งไม่เหมือนแฟลกซึ่งจะเคลียร์ตัวเอง ผลลัพธ์อันนี้ขึ้นกับโปรแกรมเมอร์
ที่จะเขียนรูทีน ให้จัดการกับแฟลกข้อมูลอนุกรม

การส่งบิทข้อมูลอนุกรม เริ่มต้นโดยข้อมูลถูกเขียนลง SBUF TI เซตเป็น 1 เมื่อข้อมูลส่งเรียบร้อย
แล้ว และ SBUF ว่างและข้อมูลอีกไบต์สามารถส่งได้ ถ้าโปรแกรมผิดพลาดในการแฟลก TI และเขียนเกิน
SBUF ขณะที่ข้อมูลไบต์ก่อนกำลังส่งอยู่ ผลคือไม่สามารถคาดเดาสิ่งที่จะเกิดได้ นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางานของ SOFT WARE ในส่วของโปรแกรม เราใช้ โปรแกรม ภาษา c complies assembly - 51 ซึ่งการทํางานสามารถ อธิบายตาม FLOW CHART ดังนี้



รูปที่ 1.1 FLOW CHART ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องส่งสัญญาณ

จากสัญญาณ DIGITAL ของอนุกรม ที่ส่งมาจากไมโครคอนโทรลเลอร์ เราต้องนำสัญญาณนี้ มาผ่าน FSK เบอร์ 2206 ซึ่งเป็นตัวส่งโดยกำเนิดให้ "1" เป็น 10 KHz และ "0" เป็น 5 KHz เมื่อ Q เป็น "1" จะทำให้เกิดความถี่ผ่านไปที่ อนุาลอกสวิทซ์ และ Q เป็น "1" ทำให้อนาลอกสวิทซ์ปิดทำให้เกิดความถี่ 10 KHzผ่านไปทำการ MODULATE กันเครื่องส่ง FM 27 MHz แล้วส่งไปนอกภาครับ ว่าขณะนี้ จะทำการส่งข้อมูล แล้ว "0" ด้วยทำให้ FSK ตัวล่างไม่มีการส่งข้อมูลออกไป

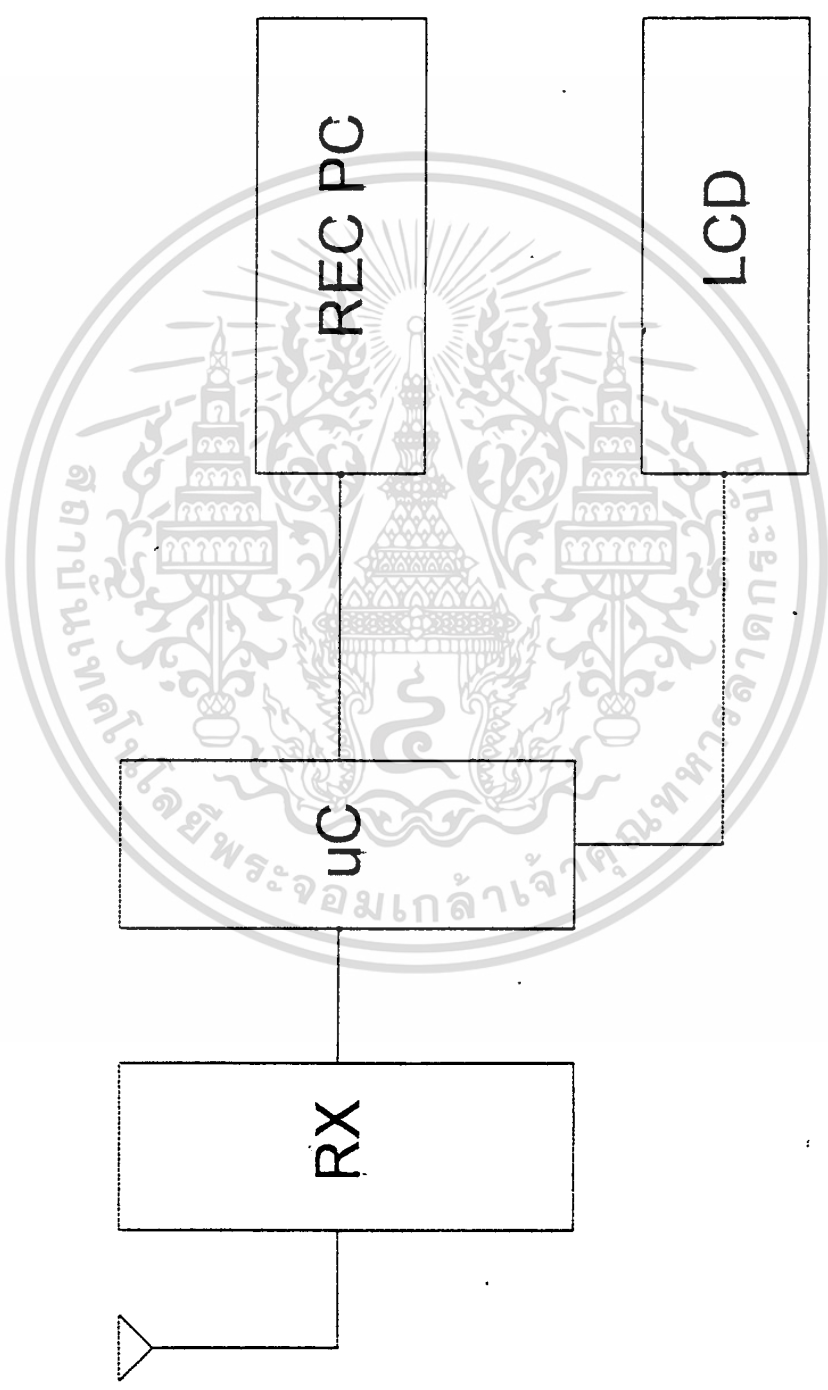
เป็น IC FSK modutor โดยกำหนดให้ "0" H2 และ "0" เป็น 1500 H2 แล้วส่งไป modulator เครื่องส่งจึงส่งออกอากาศให้ภาครับต่อไป

อีกส่วนหนึ่งของสัญญาณที่ออกจาก ไมโครคอนโทรลเลอร์ จะเป็นการส่งแบบขนานเพื่อนำไปแสดงค่าที่จอ LCD ในส่วนนี้ข้อมูลที่ส่งจะต่อโดยตรงกับ port 2 ของ ไมโครคอนโทรลเลอร์ ซึ่งในส่วน ของเครื่องส่ง เราได้ อธิบายในหัวข้อของเครื่องส่ง



ภาครับ

ในส่วนของภาครับนี้จะไปประกอบด้วย 3 ส่วนด้วยกันตามบล็อกไดอแกรมที่ 1.2 คือ



- เครื่องรับ
- ไมโครคอนโทรลเลอร์
- ส่วนของการบันทึกข้อมูล

เครื่องรับ

สัญญาณที่ส่งมาจากเครื่องรับความถี่ 27 MHz จะถูก DEMOD สัญญาณโดยผ่าน FSK DEMOD แปลงกลับจากสัญญาณความถี่มาเป็นสัญญาณดิจิตอลเพื่อบอกให้ CPU ทราบว่าตอนนี้มีการส่งข้อมูลที่จะส่งมาแล้วจะได้สั่งให้ ไมโครคอนโทรลเลอร์ เตรียมพร้อมสำหรับรับข้อมูลที่จะส่งมา

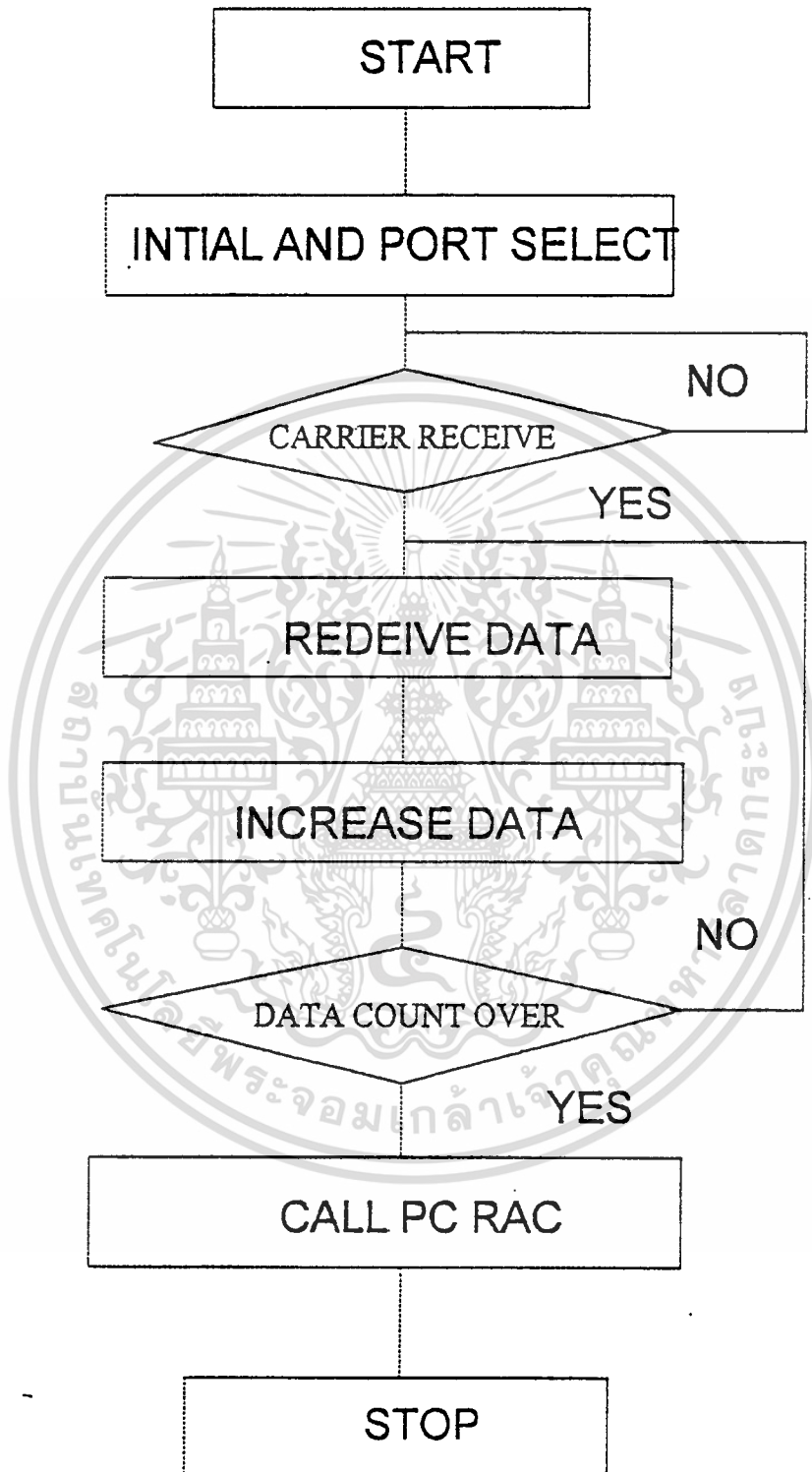
ไมโครคอนโทรลเลอร์

สัญญาณ DIGITAL RX อนุกรมที่ถูกแปลงกลับจะถูกส่งผ่านเข้ามาในตัวไมโครคอนโทรลเลอร์เข้าขา จากนั้น ไมโครคอนโทรลเลอร์ จะประมวลผลสัญญาณที่เข้ามาและนำสัญญาณที่ได้จากการประมวลผลนำไปแสดงผลที่จอ LCD ส่วนหนึ่งและอีกส่วนหนึ่งเรานำไปบันทึกบน PC โดยใช้ โปรแกรมสำเร็จรูปเป็นตัวบันทึกข้อมูล

หลักการการทำงานของ HARD WARE ในส่วนของภาครับนี้ จะเหมือนกับทางด้านภาคส่ง จะต่างกันตรงทางภาครับจะรับสัญญาณอนุกรมเข้าทางขา RX โดยไม่ต้องมีวงจร A/D เพราะว่าสัญญาณที่ถูกส่งมาจากการ DEMOD ของ FSK จะเป็นสัญญาณ DIGITAL แบบ อนุกรม เริ่มต้นด้วย ถ้ามีรับข้อมูล (REN) ใน SCON เซตเป็น 1 ทุกโหมด ยกเว้นโหมด 0 RI ต้องเคลียร์เป็น 0 แฟล็กอินเทอร์รัพท์การรับข้อมูล RI จะเซตหลังจากรับข้อมูลแล้วในทุกโหมด การเซต REN จะเป็นการควบคุมโปรแกรมโดยตรงเท่านั้น ซึ่งจะไม่รับข้อมูลที่ไม่ต้องการ RI ต้องเป็น 0 ในโหมด 0 เพื่อป้องกันการรับข้อมูลใหม่จนกว่าโปรแกรมจะรับข้อมูลเก่า และรีเซต RI

การรับสามารถเริ่มต้นในโหมด 1, 2, 3 ถ้า RI เซตเมื่อบิตข้อมูลอนุกรมเริ่มปรากฏ RI ต้องรีเซต โดยโปรแกรมก่อนที่บิตสุดท้ายจะรับ มิฉะนั้นข้อมูลจะสูญหาย ข้อมูลภายในไม่สามารถส่งไป SBUF จนกว่าข้อมูลบิตสุดท้ายจะได้รับ เพื่อให้การส่งข้อมูลนั้นสามารถอ่านจาก SBUF ขณะที่มีการรับข้อมูลใหม่ซึ่งไมโครคอนโทรลเลอร์สามารถนำไปประมวลผลได้เลย และในส่วนของการทำงานติดต่อกับอุปกรณ์ เอาท์พุท ก็จะต่างกับภาคส่ง ในส่วนของการทำงานบันทึกข้อมูล เท่านั้น

หลักการการทำงานของ SOFT WARE ในส่วนของภาครับก็จะต่างภาคส่ง ซึ่งการทำงานสามารถอธิบายได้โดย FLOW CHART



รูปที่ 1.2 FLOW CHART ภาครับ

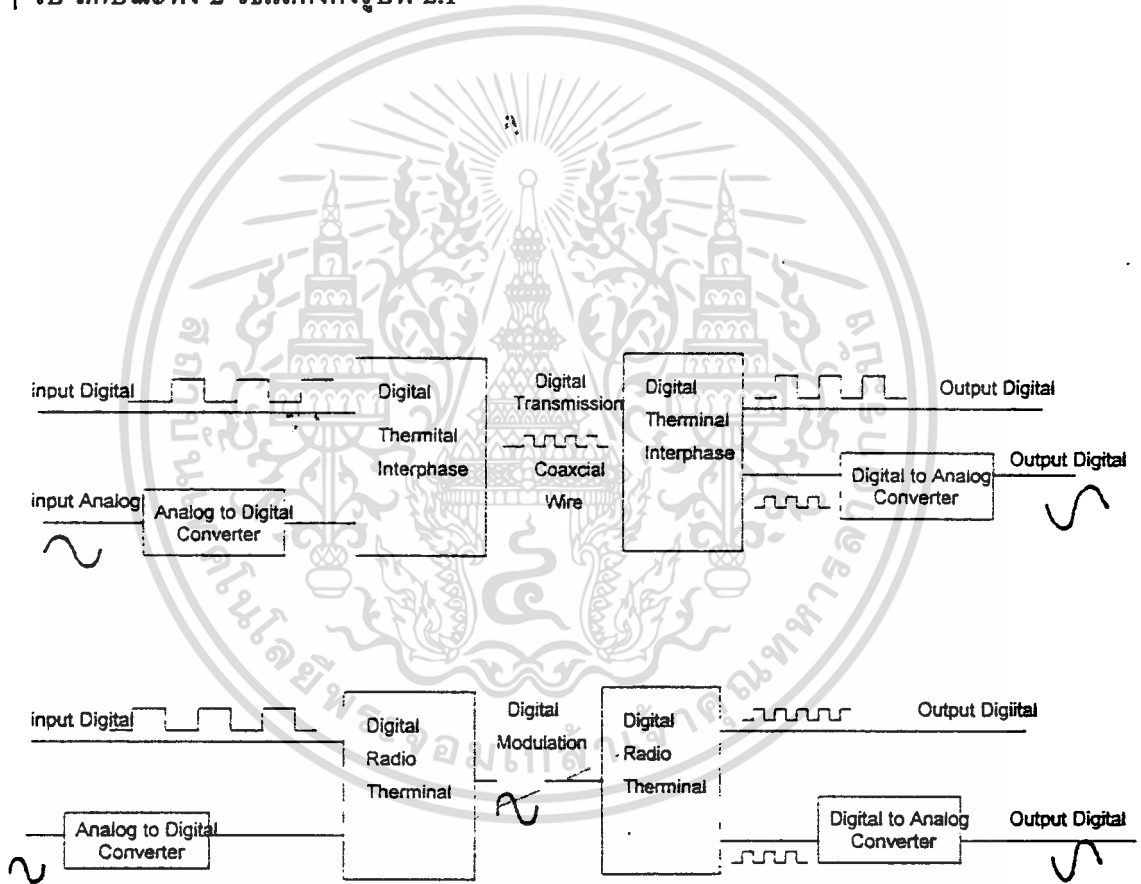
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

เทคนิคการรับส่งข้อมูลดิจิทัล FSK และแนวทางการออกแบบใช้งาน

การรับ-ส่ง ข้อมูลในรูปของสัญญาณดิจิทัล สามารถกระทำได้ 2 วิธีคือ วิธีการทางไบนารี (Binary)คือ สัญญาณดิจิทัลจะถูกส่งออกไปยังปลายทางได้ทันที โดยไม่ต้องผ่านขบวนการแปลงสัญญาณแต่อย่างใด ดังรูปที่ 2.1(ก) และวิธีการทางอนาล็อกก่อนแล้วจึงถูกส่งออกไปยังปลายทาง ดังรูปที่ 2.1(ข)

วิธีการในลักษณะแรกจะกระทำในลักษณะที่มีการติดต่อในระยะทางสั้น ๆ และให้ความรวดเร็วมากกว่า ส่วนวิธีการในลักษณะหลังจะเกี่ยวข้องไปถึงลักษณะการเชื่อมโยง(link) สัญญาณเข้ากับระบบสื่อสารทั่ว ๆ ไป ลักษณะทั้ง 2 วิธีแสดงดังรูปที่ 2.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูป 2.1 การส่งดิจิทัลนั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

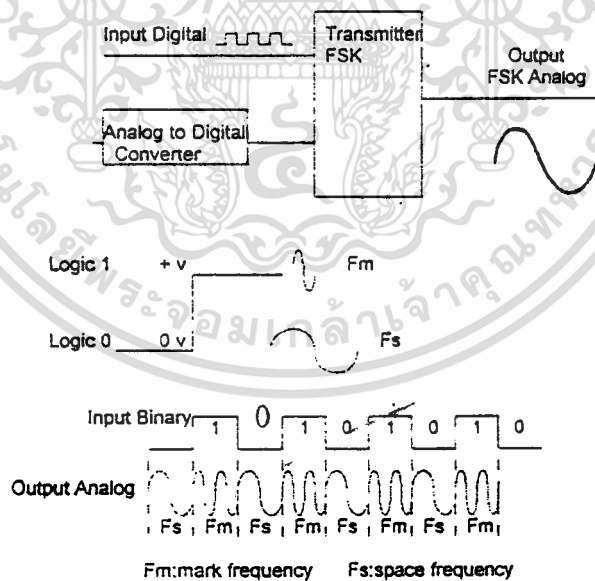
ขบวนการแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (Digital to Analog Converter :DAC)

ในการสร้างสัญญาณอนาล็อกที่เป็นผลมาจากสัญญาณดิจิทัล หรือสัญญาณข่าวสารในรูปแบบอื่น จะได้จากหลักการพื้นฐานของวิธีการ 3 แบบ คือ

1. หลักการของแอมพลิจูดมอดูเลท(Amplitude Modulation)
2. หลักการของเฟรควเอนซีมอดูเลท(Frequency Modulation)
3. หลักการของเฟสมอดูเลท(Phase Modulation)

โดยสัญญาณที่จะส่งออกไป (สัญญาณดิจิทัล หรือ สัญญาณข่าวสารต่าง ๆ) จะถูกมอดูเลทไปทางด้านส่ง และดีมอดูเลททางด้านรับ เพื่อข่าวสารเดิมที่ส่งมาออกจากสัญญาณพาห์ (Carrier Signal) เทคนิคการรวมสัญญาณทางดิจิทัล(Digital Modulation Techniques) ที่ถูกนำมาใช้อย่างกว้างขวางคือ

1. แบบ FSK หรือ Frequency Shift Keying
2. แบบ PSK หรือ Phase Shift Keying
3. แบบ QAM หรือ Quadrature Amplitude Modulation



รูป 2.2 หลักการและสัญญาณอินพุท เอ้าพุทของ FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวกำเนิดสัญญาณ FSK(FSK Generator)

ตัวกำเนิดสัญญาณ FSK ก็คือ ตัวส่งสัญญาณ FSK (FSK Transmitter) ซึ่งก็มีหลักการที่ว่าเมื่อข้อมูลที่เป็นสัญญาณดิจิทัลที่มีลักษณะเป็นข้อมูลไบนารีจะทำให้ความถี่เลื่อนหรือเบี่ยงเบนไปตามการเปลี่ยนแปลงของข้อมูลไบนารีตามการเปลี่ยนของข้อมูลไบนารีที่เข้ามา ดังนั้นสัญญาณทางเอาต์พุตของตัวกำเนิด FSK จะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง (Frequency Continuous) เมื่อข้อมูลไบนารีด้านอินพุตเปลี่ยนแปลงจากสถานะลอจิก “1” เป็นลอจิก “0” (หรือในทางกลับกันคือลอจิก “0” เป็นลอจิก “1”) สัญญาณเอาต์พุตจาก FSK ก็จะได้ความถี่ระหว่าง 2 ความถี่ด้วยกัน คือ ความถี่ลอจิก “1” หรือ Mark Frequency (f_m) และความถี่ลอจิก “0” หรือ Space Frequency (f_s)

การเปลี่ยนแปลง (หรือการเลื่อน) ของความถี่แต่ละครั้งจะเกิดขึ้นเมื่อสถานะของลอจิกด้านสัญญาณเข้าเปลี่ยนแปลงนั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงสัญญาณเข้า ซึ่งในดิจิทัล มอดูเลชันนั้น อัตราการเปลี่ยนแปลงของสัญญาณด้านอินพุตของ FSK Generator จะเรียกว่า “อัตรabit” หรือ Bit Rate มีหน่วยเป็นบิตต่อวินาที (bps.) ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้านเอาต์พุตของ FSK Generator เรียกว่า “อัตรabaud” หรือ Baud Rate ดังนั้นในการส่งข้อมูลด้วยเทคนิค FSK อัตรabitจะเท่ากับอัตรabaudเสมอ

FSK Bandwidth

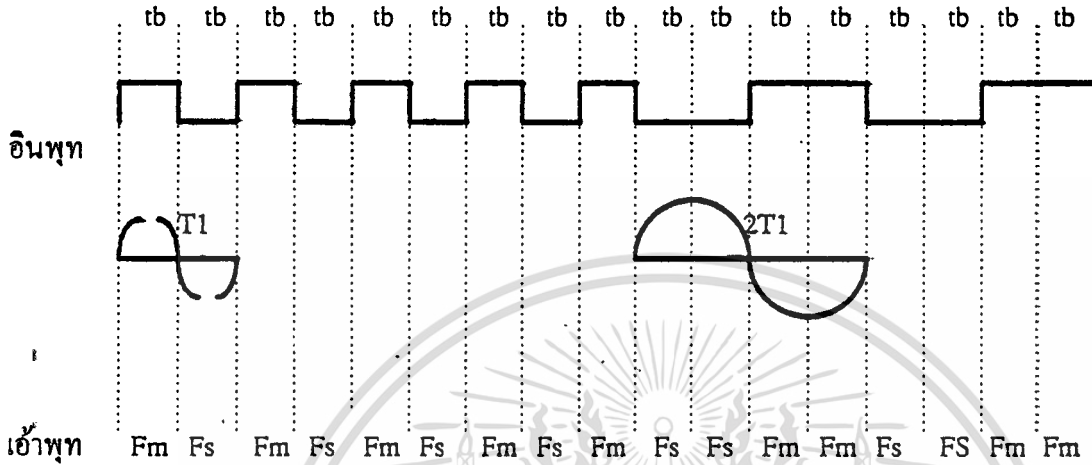
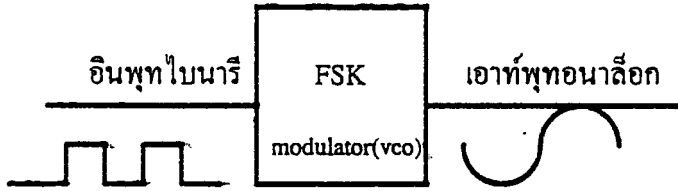
ในระบบการสื่อสารข้อมูลด้วยสัญญาณอนาล็อกหรือสัญญาณความถี่นั้น แบนด์วิท (Bandwidth) เป็นสิ่งที่ต้องพิจารณาเป็นอันดับแรก เนื่องจากวิธีการของ FSK อยู่บนพื้นฐานเดียวกันกับวิธีการของ FM ทุกอย่าง

จากรูปที่ 2.3 แสดงถึงตัว FSK มอดูเลเตอร์ ซึ่งใช้หลักการเดียวกันกับเอฟเอ็มมอดูเลเตอร์ คือ ใช้หลักการของ VCO (Voltage Control Oscillator) จะเห็นว่าอัตราการเปลี่ยนที่เร็วที่สุดของสัญญาณอินพุตจะเกิดขึ้นเมื่อข้อมูลไบนารีมีลักษณะเป็น 1 และ 0 สลับกัน ซึ่งก็คือ สัญญาณสี่เหลี่ยมนั่นเอง(Square Wave) ตามตัวอย่างในรูปที่ 2.3 เป็นสัญญาณในช่วง T1

ความถี่หลักของคลื่นสี่เหลี่ยมจะมีค่าเท่ากับครึ่งหนึ่งของ Bit Rate ดังนั้นถ้าพิจารณาเฉพาะความถี่หลักเพียงอย่างเดียวแล้ว ความถี่สูงสุดของสัญญาณดิจิทัลที่ต้องการนำมามอดูเลตแบบ FSK จะเท่ากับครึ่งหนึ่งของ Bit Rate คือ

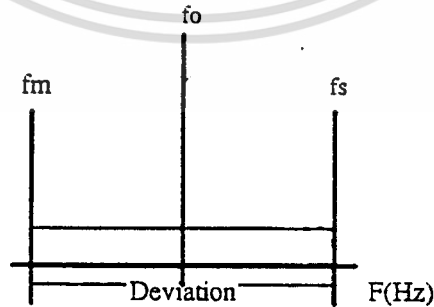
$$f_{a \max} = \text{Bit Rate}/2$$

เมื่อ $f_{a \max}$ = ความถี่สูงสุดของสัญญาณดิจิทัลที่จะนำมามอดูเลต



รูป 2.3 FSK Modulator

ความถี่กลาง (Center Frequency = f_0) ของ VCO จะอยู่ในตำแหน่งกลาง ระหว่าง Mark Frequency (f_m) กับ Space Frequency (f_s) ดังรูปที่ 2.4



รูป 2.4 การเบี่ยงเบนความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โลจิก 1 ด้านอินพุทจะเลื่อนความถี่ของ VCO จาก f_0 ไปเป็น f_s จะเห็นว่าการเปลี่ยนของข้อมูลไบนารีด้านอินพุทจาก “1” ไป “0” หรือ “0” ไป “1” จะทำให้ความถี่เอาท์พุทของ VCO เลื่อนหรือเบี่ยงเบนกลับไป- มา ระหว่าง f_m กับ f_s เนื่องจากได้กล่าวมาแล้วว่า FSK นั้นก็คือการมอดูเลทแบบ FM ดังนั้นดัชนีการมอดูเลท (Modulation Index = M) ใน FSK ก็ทำได้จาก FM คือ

$$MI = \Delta F / F_a$$

เมื่อ $MI =$ ดัชนีการมอดูเลท

$F =$ การเบี่ยงเบนของความถี่ใด ๆ จากความถี่กลาง(Hz)

$F_a =$ ความถี่ของสัญญาณที่นำมามอดูเลท(Hz)

ค่า MI ที่ยอมให้มีได้สูงสุดคือ ค่า MI ที่ทำให้แบนด์วิธ กว้างที่สุด ซึ่งจะเกิดขึ้นเมื่อ การเบี่ยงเบนของความถี่ของสัญญาณที่นำมามอดูเลทมีค่าสูงสุด

ใน FSK มอดูเลท ค่า F เป็นการเบี่ยงเบนของความถี่สูงสุด (Peak Frequency Deviation) ของสัญญาณที่ถูกมอดูเลทแล้วซึ่งมีค่าเท่ากับความแตกต่างระหว่าง f_0 กับ f_m หรือ f_0 กับ f_s ซึ่งก็คือ ครึ่งหนึ่งของความแตกต่างระหว่าง f_m กับ f_s นั่นคือ

$$\Delta F = (f_s - f_m) / 2$$

การเบี่ยงเบนของความถี่สูงสุดขึ้นอยู่กับขนาดหรือแอมพลิจูดของสัญญาณที่นำมามอดูเลท (สัญญาณดิจิทัล) เมื่อสถานะทางโลจิกเป็น “1” ก็จะทำให้แรงดันออกมามีค่าหนึ่งคงที่ตามสถานะ(เช่น 5 V) หรือ ถ้าเป็นโลจิก “0” ก็จะทำให้แรงดันออกมามีค่าในระดัปลอจิก “0” เช่นกัน (เช่น 0 V) ดังนั้นความถี่ที่เบี่ยงเบนของ FSK มอดูเลทจะเบี่ยงเบนคงที่สูงสุดเสมอ

F_a เป็นความถี่หลักของข้อมูลไบนารีด้านอินพุท ซึ่งจะทำให้แบนด์วิธ กว้างที่สุด เมื่อ $F_a = \text{Bit Rate} / 2$ เท่านั้น เพราะ ฉะนั้นเราสามารถหาค่า MI ได้จาก

$$MI = (f_s - f_m) / F_b$$

เมื่อ $f_s - f_m =$ ความถี่เบี่ยงเบนสูงสุด

$F_b =$ อัตราบิทของไบนารีอินพุท

ในการส่งสัญญาณ FM โดยทั่ว ๆ ไป ความกว้างของแบนด์วิธจะแปรผันตรงกับค่า MI ซึ่งเช่นเดียวกับ FSK ที่ค่า MI โดยทั่ว ๆ ไปจะต้องมีค่าต่ำกว่า 1.0 เพื่อให้เป็นเอฟเอ็มแบบแคบ <Narrow band FM> ค่าแบนด์วิธที่แคบที่สุดเรียกว่า Minimum Nyquist Bandwidth < F_n > ตัวอย่าง เช่น การส่งข้อมูลแบบ FSK มีความถี่กลาง < f_0 > = 7 KHz. ความถี่สเปซ < F_s > = 6 KHz และความถี่มาร์ค < F_M > = 8 KHz ข้อมูล ไบนารีอินพุทมี Bit Rate = 2 KHz สามารถหา F_n ได้ดังนี้

เอกสารนี้เป็นเอกสาร MI = (fs-fm)/Fb การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$MI = (6\text{KHz}-8\text{KHz})/2\text{KHz}$$

$$MI = 2\text{KHz}/2\text{KHz}$$

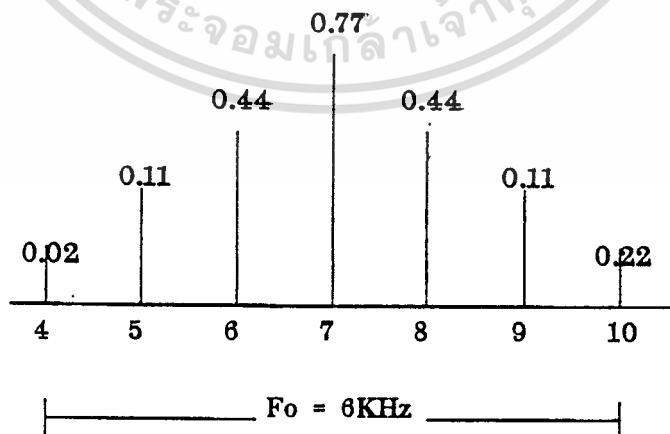
$$MI = 1.0$$

จากตาราง Bessel Function ในตารางที่ 1 เมื่อ $MI = 1.0$ จะได้แถบความถี่ข้าง <Sideband Frequency> ออกมาข้างละ 3 ความถี่ โดยแต่ละความถี่จะห่างจากความถี่กลาง $\langle f_0 \rangle$ ช่วงละ 1 KHz ซึ่งก็คือ FB เมื่อ F_b คือ Bit Rate = 2 KHz> สามารถเขียนเป็นสเปกตรัมความถี่ได้ดังรูปที่ 2.5

มีข้อน่าสังเกตคือ MI ที่มีค่าอยู่ระหว่าง 0.5 ถึง 1.0 จะทำให้แบนด์วิธ มีค่าประมาณ 2 - 3 เท่าของ Bit Rate เสมอ

MI	J0	J1	J2	J3	J4
0.0	1.0				
0.25	0.98	0.12			
0.5	0.94	0.24	0.03		
1.0	0.77	0.44	0.11	0.02	
1.5	0.51	0.56	0.23	0.06	0.01
2.0	0.22	0.58	0.35	0.13	0.03

ตารางที่ 1 Bessel Function Table



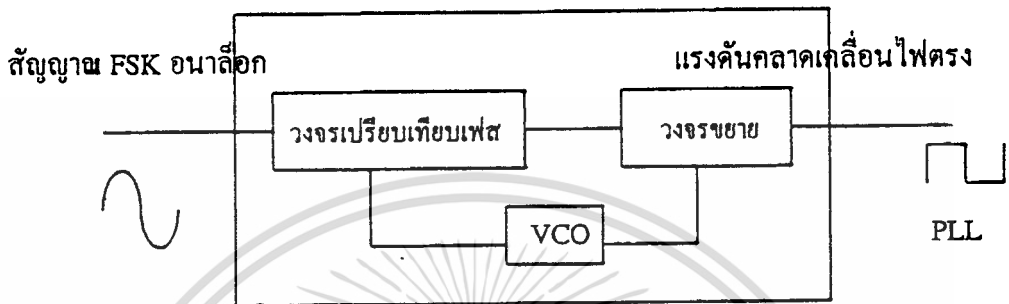
รูป 2.5 สเปกตรัมความถี่ของตัวอย่างที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FSK ดีมอดูเลเตอร์ (FSK Demodulator)

FSK Demodulator คือ ตัวรับสัญญาณ FSK <FSK Receiver> จะเป็นตัวแยกสัญญาณไบนารีออกจากสัญญาณ FSK โดย

ส่วนมากจะให้วงจร PLL < Phase lock loops > ดังรูป 2.6



อินพุทอนาล็อก

เอาต์พุทไบนารี

รูปที่ 2.6 PLL-FSK demodulator

PLL ใน FSK Demodulator มีหลักการทำงานเหมือนกับ PLL มีเพียง 2 ความถี่คือ f_m และ f_s ดังนั้น ค่าแรงดันดังกล่าว จึงมีเพียง 2 ระดับเท่านั้น ซึ่งสามารถแทนด้วยลอจิก "1" และลอจิก "0" เมื่อความถี่ทางอินพุทเป็น f_m และ f_s ตามลำดับ เราจึงได้สัญญาณเอาต์พุทจาก PLL กลับมาเป็นข้อมูลไบนารีเหมือนกับตอนแรกที่ส่งมาทุกประการ

แนวทางการออกแบบ FSK เพื่อใช้งาน

หลังจากที่เราได้ทราบถึงหลักการและรายละเอียดของการรับ - ส่งข้อมูลด้วย FSK มาพอสมควรแล้ว ก็มาพูดถึงการนำไปใช้ในทางปฏิบัติ ซึ่งก็คือเราจะออกแบบวงจร FSK ได้อย่างไร เมื่อก่อนการออกแบบวงจร FSK จะได้อุปกรณ์ประเภททรานซิสเตอร์ และอุปกรณ์พาสซีฟต่าง ๆ มาต่อเป็นวงจร FSK ทั้งด้านรับและส่ง แต่เนื่องจากปัจจุบันเทคโนโลยีด้านไอซี < Integrate Circuit > ได้พัฒนาไปมาก ทำให้สามารถรวมวงจรต่าง ๆ เข้าด้วยกันบรรจุภายในชิพเล็ก ๆ เช่น ไอซีออปแอมป์ ไอซี PLL เป็นต้น

การออกแบบ FSK Generator

ในการออกแบบ FSK Generator ได้นำเอาไอซีเบอร์ XR - 2206 ซึ่งเป็นโมโลลิธิคฟังก์ชัน เช่น เนอเรเตอร์ กำเนิดรูปคลื่นเอทพุทได้ทั้งคลื่นซายน์ คลื่นสามเหลี่ยม คลื่นสี่เหลี่ยม หรือแรมป์ <Ramp> โดยมีย่านความถี่ตั้งแต่ 0.01 Hz ถึง 1.0 MHz

ในกรณีนี้เราจะใช้ XR - 2206 เป็นตัวกำเนิดคลื่นรูปซายน์ ในลักษณะ FSK Generator โดยใช้ ไทม์มิ่ง รีซิสเตอร์ R1 และ R2 ที่ต่อระหว่างขา 7 และขา 8 กับกราวด์ตามลำดับ โดยที่สัญญาณดิจิทัล (หรือ Keying Signal) ที่ป้อนมายังขา 9 ของ ไอซี เป็นตัวกำหนดสัญญาณทางเอทพุท (ขา 2) ถ้าขา 9 อยู่ในสถานะวงจรเปิดหรือมี $V_{in} > 2V$ แล้ว R 1 จะเป็นตัวกำหนดไทม์มิ่งร่วมกับตัวเก็บประจุที่ต่อคร่อมระหว่างขา 5 กับขา 6 (หรือในทำนองกลับกัน ถ้าขา 9 มี $V < 1V$ แล้ว R 2 จะเป็นตัวกำหนดไทม์มิ่ง ร่วมกับตัวเก็บประจุระหว่างขา 5 กับขา 6 เช่นเดียวกัน) จึงทำให้ความถี่เอทพุทจะอยู่ในช่วงระหว่าง f_m กับ f_s โดยทั้ง f_m และ f_s จะอิสระต่อกันและสามารถเปลี่ยนแปลงความถี่ได้โดยการเลือกค่า R1 หรือ R2 ตามสมการข้างล่าง

$$f_m = 1/R_1 C$$

$$f_s = 1/R_2 C$$

ตัวเก็บประจุระหว่างขา 5 กับขา 6 จะอยู่ในช่วง 1,000 pF - 100 uF

ตัวต้านทาน R1 และ R2 จะอยู่ในช่วง 4K - 200K

ในการออกแบบด้านส่งนั้นเราจำเป็นต้องกำหนดค่า f_m และ f_s ก่อน ซึ่งจะกำหนดเองก็ได้ แต่ในทางปฏิบัติจริงแล้วบางครั้งการกำหนด f_m และ f_s ก่อน ซึ่งจะ กำหนดเองก็ได้ แต่ในทางปฏิบัติจริงแล้ว บางครั้งการกำหนด f_m และ f_s เองนั้นมักจะเป็นปัญหาในเรื่องความถี่สแควร์โมนิคและการกำหนด f_m และ f_s นั้นจะเกี่ยวข้องไปถึง Band Rate ในการรับ - ส่งด้วย ดังนั้น จึงมีการกำหนด f_m และ f_s จึงเรียกว่า FSK BAND และจะแตกต่างกันตาม Band Rate ดังตารางที่ 2

ที่นี่เรามาดูการออกแบบ FSK ด้านส่งที่ความเร็วของข้อมูล 1,200 Band ว่า สามารถทำได้อย่างไร

จากตาราง FSK BAND (ตารางที่ 2) ที่ความเร็วของการรับ - ส่ง 300 Band $f_m = 650$ Hz, $f_s = 800$ Hz เมื่อทราบค่า f_m และ f_s ก็สามารหาค่าให้ตัวเก็บประจุระหว่างขา 4 กับขา 5 เป็น 0.01 uF (ยังอยู่ในช่วงที่กำหนด)

จากสมการ

$$f_m = 1/R_1 C$$

$$R_1 = 1/f_m C$$

$$R_1 = 1/650 * 0.01 * 10E-6$$

$$R_1 = 153 K$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเราต้องสามารถปรับค่าความถี่ได้ ดังนั้นจึงใช้โพเทนชิโอมิเตอร์ 100 K ต่ออนุกรมกับค่าความต้านทาน 100 K ระหว่างขา 7 กับกราวด์

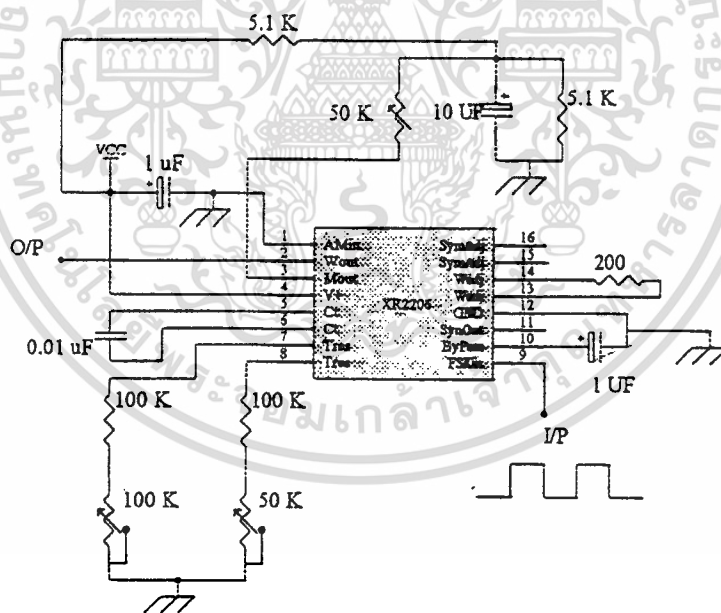
และสามารถหา R2 ได้จากสมการเดียวกัน

$$R2 = 1/f_s C$$

$$R2 = 1/650 * 0.01 * 10E-6$$

$$R2 = 125 \text{ K}$$

ใช้โพเทนชิโอมิเตอร์ 50 K อนุกรม กับค่าความต้านทาน 100 K ต่อระหว่าง ขา 8 กับกราวด์
วงจรจะเป็นดังรูปที่ 2.7



รูป 2.7 วงจร FSK Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง
037163

การปรับแต่งระดับเอาต์พุตไฟตรง

ระดับแรงดันไฟตรงที่ขาเอาต์พุต (ขา 2) จะมีค่าโดยประมาณเท่ากับแรงดันไบอัสที่ขา 3 จากวงจร จะเห็นว่าแรงดัน ที่ขา 3 จะได้จากการแบ่งแรงดันระหว่างค่าความต้านทาน 5.1 K สองตัวกับแรงดันไฟเลี้ยงประมาณ 6V เมื่อแรงดันไฟเลี้ยงในวงจรเป็น +12 โวลต์ และสามารถปรับโดยโพเทนซิโอมิเตอร์ 50 K ที่อนุกรมกับขา 3 ดังนั้นการปรับโดยโพเทนซิโอมิเตอร์ 50K ที่อนุกรมกับขา 3 ดังนั้นการปรับที่ขา 3 ก็เป็นการปรับระดับของสัญญาณเอาต์พุตขา 2 ให้อยู่ในระดับที่ต้องการส่ง

การปรับการบิดเบี้ยวรูปคลื่นของสัญญาณเอาต์พุต

ขา 13 และ 14 มีไว้สำหรับปรับแต่งรูปคลื่นเพื่อปรับการบิดเบี้ยว <distortion> ของรูปร่างสัญญาณ อันเนื่องมาจากความบิดเบี้ยวฮาร์โมนิก โดยการค่อค่าความต้านทานเข้าไประหว่างขา 13 และ 14 แต่ในคู่มือ XR - 2206 แนะนำให้ใช้ค่า 200 โอห์มโดยไม่มีการปรับแต่งแต่อย่างใด

พิจารณาค่าแบนด์วิธ

ในการหาค่าแบนด์วิธที่แคบที่สุดจำเป็นต้องรู้ค่า f_m, f_s และ Bit Rate จากตัวอย่างที่ความเร็ว 300 Band เราหา F_n ได้ดังนี้

$$\text{จาก } MI = F/F_a$$

$$\text{เมื่อ } F = f_s - f_m$$

$$= 800 - 650$$

$$= 150 \text{ Hz}$$

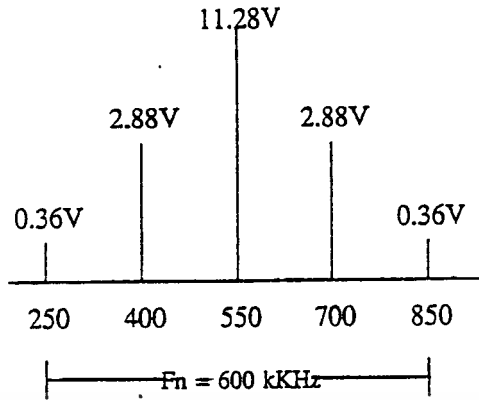
$$F_a = \text{Bit Rate ซึ่งก็คือ}$$

$$\text{Band Rate}$$

$$= 300 \text{ bps.}$$

$$MI = 150\text{Hz}/300\text{Hz} = 0.5$$

จากตาราง Bessel Function นั้นค่า MI 0.5 ซึ่งจะได้ความถี่ไซด์แบนด์ออกมาข้างละ 2 ความถี่ โดยแต่ละช่วงจะห่างกันเท่ากับ Bit Rate/2 คือ 150 Hz จากสเป็คตรัมความถี่เอาต์พุตจะได้ $F_n = 600 \text{ Hz}$ และมีลักษณะคังรูปที่ 2.8

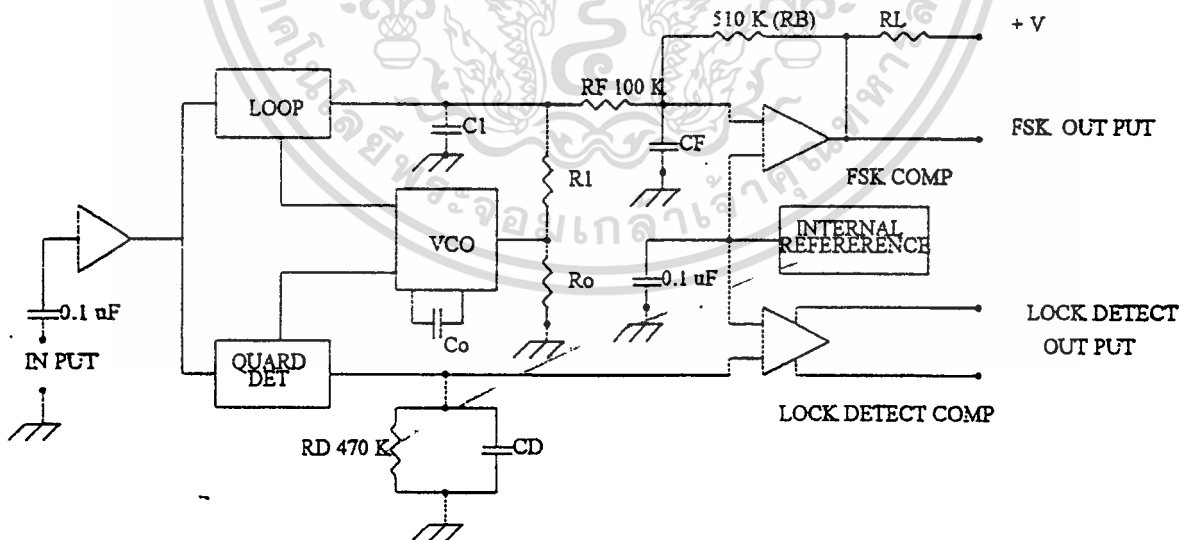


รูปที่ 2.8 สเปกตรัมความถี่ ณ ความเร็ว 300 Band

การออกแบบ FSK Demodulator

FSK Demodulator จะออกแบบกับไอซีเบอร์ XR -2211 ซึ่งเป็นโมโนลิธิคเฟสดีออคูลุป โดยมีย่านความถี่ในการใช้งานตั้งแต่ 0.01 Hz จนถึง 300 KHz

โครงสร้างภายในของ XR -2211 เมื่อประยุกต์วงจรเป็น FSK Demodulator จะเป็นดังรูปที่ 2.9



รูปที่ 2.9 โครงสร้างภายในของ FSK Demodulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับเราใช้เรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบหลักของ PLL ใน XR -2211 ประกอบด้วย 2 ส่วนคือ

1. Signal Pre-Amp มีหน้าที่จำกัดขนาดของสัญญาณอินพุต ให้อยู่ในค่าประมาณ 2 mV rms. และขยายอีกครั้งหนึ่งเพื่อให้เป็นสัญญาณระดับสูง

2. VCD < Voltage Control Oscillator > มีเฟส ดีเทคเตอร์ เป็นภาคแรก โดยเอาท์พุทจะได้เป็น ความถี่ผลบวก < Sum frequency > และความถี่ผลต่าง < Difference frequency > คือ $2f$ และ 0 Hz ตามลำดับเมื่อ Phase Detect อยู่ในสถานะ Sum frequency ก็จะได้ DC Error Voltage ออกไปยัง VCO เพื่อควบคุมการผลิตความถี่ออกมาค่าหนึ่ง ในภาวะปกติความถี่ฟรีรันนิ่ง (f) จะ Set ค่าโดยความต้านทาน R และคาปาซิเตอร์ C โดยข้ามผ่านความต้านทาน R 1 ซึ่งสามารถหา f_0 ได้จาก

รายละเอียดในการออกแบบ FSK Demodulator

จากวงจรในรูปที่ 2.10 อุปกรณ์ภายนอกคือ R_0 C_0 จะ Set Free running frequency หรือ Centre frequency f_0 ของ PLL, R_1 จะเซ็ทแบนด์วิท C_1 เซ็ท Damping factor หรือ filter time constant, C_f และ R_f สำหรับเซ็ท Data FSK output ค่าความต้านทาน R_b < 510 K > ระหว่างขา 7 กับ ขา 8 เป็นตัวป้อนกลับทางบวกเพื่อให้ Transition Time ของเอาท์พุท FSK เร็วขึ้น

ดังนั้น การออกแบบวงจรจะต้องหาค่าอุปกรณ์ภายนอกที่จะนำมาต่อดังนี้คือ

1. คำนวณค่า Centre frequency

$$f_0 = (f_m + f_s) / 2$$

2. เลือก Timing Resistor < R_0 > ซึ่งจะต้องอยู่ในช่วง 10 K - 100 k

3. หาค่า C_0 จาก ;

$$C_0 = 1 / f_0 R_0$$

4. หาค่า R_1 เพื่อดั้ง Bandwidth จาก

$$R_1 = R_0 f_0 / (f_s - f_m)$$

5. หาค่า C_1 เพื่อดั้ง Damping factor จาก

$$\text{Damping} = (1/4) \sqrt{C_0 / C_1}$$

โดยทั่ว ๆ ไป Damping factor กำหนดให้เป็น 0.5

เพราะฉะนั้น $C_1 = C_0 / 4$

6. หาค่า C_f เมื่อ $R_f = 100K$ $R_b = 510 K$ จะได้จาก

$$C_f = 3 / \text{Band Rate (uF)}$$

FSK BAND	ค่าอุปกรณ์
75 band fm = 1110 Hz fs = 1170 Hz	C0 = 0.044 uF C1 = 0.011 uF C2 = 0.04 uF R0 = 18 K R1 = 380 K
FSK BAND 75 band fm = 1110 Hz fs = 1170 Hz	ค่าอุปกรณ์ C0 = 0.044 uF C1 = 0.011 uF C2 = 0.04 uF R0 = 18 K R1 = 380 K
FSK BAND 75 band fm = 1110 Hz fs = 1170 Hz	ค่าอุปกรณ์ C0 = 0.044 uF C1 = 0.011 uF C2 = 0.04 uF R0 = 18 K R1 = 380 K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในของวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ นำไปใช้ประโยชน์ด้านการค้า
ตารางที่ 3 FSK BAND และค่าอุปกรณ์ภายนอก
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

หลักการทํางานของเครื่อง รับ-ส่ง

ข้อมูลทางด้านเทคนิค

GENERAL จำนวนช่องความถี่ 1 ช่อง ขยายได้ เป็น 2 ส่วน
 ย่านความถี่ 27 MHz. หรือใกล้เคียงกัน
 ระบบการติดต่อ SIMPLEX
 IMPEDANCE 50 OHM. ปลั๊ก BNC.
 แหล่งจ่ายไฟ 7.2 - 15 โวลต์ DC.

การสิ้นเปลืองกระแส ประมาณ 15 mA ขณะแสดงคํ่าบาย

250 mA. ที่กำลังส่ง 1 วัตต์

750 mA. ที่กำลังส่ง 6 วัตต์

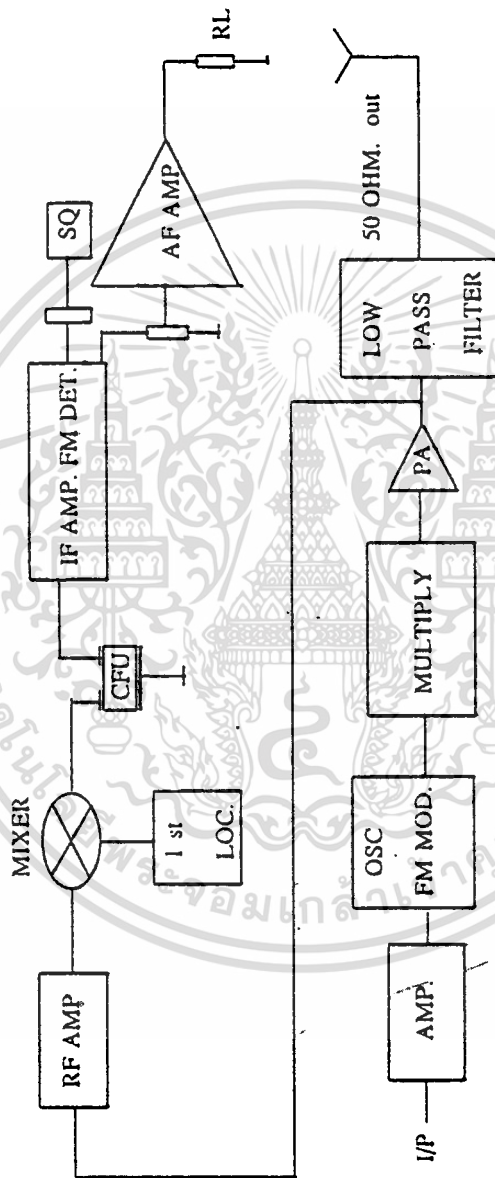
หมายเหตุ ทดสอบโดยการใช้ไฟ 13.8 V DC. และคํ่าที่วัดได้ เป็นคํ่าโดยประมาณเท่านั้น

RECEIVER ความไวในการรับ ประมาณ 0.3 μ V. ที่ 12 dB. SINAD
 THRESHOLD SQ. ประมาณ 0.4 μ V.
 THIGHT SQ. ประมาณ 1 μ V.
 ระบบของการรับ SUPERHETERODYNE DOUBLE
 CONVERSION

TRANSMITTER MODELATION FM 16F3
 การควบคุมความถี่ X'TAL
 DIVIATION ประมาณ 800 Hz. ที่ OSC.
 ประมาณ 2.4 KHz. หลัง MULTIPLIER
 กำลังส่ง ไม่เกิน 1 วัตต์ โดยใช้ Re ที่Driverเป็นตัวกำหนด
 สูงสุด ประมาณ 6-7 วัตต์ โดยต่อ
 Re ลงกราวด์

การทํางานของภาครับตาม BLOCK DIAGRAM

การทํางานของภาครับนี้ โดยจะเริ่มจากการรับคลื่นวิทยุที่ผ่านมาจากสายอากาศและผ่านเข้ามาถึง
 ภาคแรกของภาครับคือ ภาค FRONT END หรือเรียกว่าภาคขยายสัญญาณความถี่วิทยุ (หมายถึงความถี่
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Block Diagram of CB 27 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการ **BLOCK DIAGRAM** นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตรงที่ถูส่งมา) ซึ่งในภาคนี้จะต้องทำการลดการรบกวนความถี่ที่ถูต้องการเท่านั้นให้เข้ามาได้ดีที่สุดเท่าที่จะทำได้ ซึ่งก็ยังคงเป็นสัญญาณที่อ่อนมาก และจะทำการขยายให้แรงขึ้น โดยมากจะต้องใช้ทรานซิสเตอร์ที่เป็นพวก LOW NOISE หรือสัญญาณรบกวนต่ำ

ภาค CONVERTER หรือ MIXER ภาคนี้จะทำการแปลงความถี่ที่เข้ามา ให้เปลี่ยนเป็นอีกความถี่หนึ่ง โดยมากจะทำการเปลี่ยนให้เป็นความถี่ที่ต่ำลง จุดประสงค์ก็เพื่อจะได้ทำการขยายได้ง่ายและนอกจากนั้นยังเป็นการป้องกันความถี่ที่ไม่ต้องการให้ออกไปได้อีกด้วย ซึ่งหลักการของการผสมความถี่มีดังนี้ หลังจากทีภาค FRONT END ขยายสัญญาณความถี่ออกมาแล้ว จะถูกเอามาผสมกับความถี่ที่เราสร้างขึ้นเองในภาครับ หรือที่เรียกว่า ภาค LOCAL OSC. นั่นเอง ผลที่ได้คือจะเกิดความถี่ใหม่ขึ้นมาทั้งทางรวมกันและต่างกัน หรือ ความถี่ที่บวกกัน และ ลบกันนั่นเอง

ภาคกรองความถี่เฉพาะ หรือภาคที่ FILTER โดยใช้พวก CERAMIC FILTER หรืออาจจะอธิบายง่าย ๆ ว่าเป็นวงจร BANDPASS FILTER ที่แคบมาก ๆ นั่นเอง สาเหตุที่ต้องมีภาคนี้ก็เพราะว่าหลังจากที่ผ่านภาค MIXER มาแล้วจะเกิดความถี่ขึ้นทั้งทางบวกกันและทางลบกัน ดังนั้น ภาคนี้จะเป็นตัวเลือกว่าจะให้ความถี่ที่เกิดจากการลบกันหรือ บวกกันผ่านไป ซึ่งในที่นี้จะใช้ FILTER ที่ยอมให้ความถี่ลบกันแล้วเหลือ 10.695 Mhz. ผ่านไปได้เท่านั้น

เนื่องจากความถี่ 10.695 Mhz. หรือ IF ที่ 1 นั้น ยังคงสูงอยู่จึงต้องทำการแปลงลงให้ต่ำอีกโดยให้มีภาคผสมสัญญาณที่ 2 เพื่อให้ได้ความถี่ 2nd IF ซึ่งในที่นี้เราต้องการแปลงให้เหลือ 455 KHz. จึงต้องทำการผลิตความถี่ฐาน 10.240 MHz. เป็นความถี่ 2nd IF ต่อไป

ภาคกรองความถี่ IF ที่ 2 นี้จะเป็นตัวช่วยกรองความถี่อื่นที่ไม่ต้องการออกไปดังเช่น ภาคกรองความถี่ IF ที่ 1 สัญญาณ IF 455 KHz. จะถูก DETECT สัญญาณในระบบ FM ให้เป็นสัญญาณเสียงและส่งไปทำการขยายให้ออกลำโพงในภาคขยายเสียงต่อไป

ภาค SQ. ภาคนี้จะว่าเป็นหัวใจ ของวิทยุรับ-ส่งระบบ FM ก็ว่าได้ จะทำการนำเอา NOISE มาขยายและเข้าวงจรเปรียบเทียบ เพื่อควบคุมการจ่ายไฟหรือปิดเปิดภาคขยายสัญญาณเสียงเพื่อให้สะดวกในกระแสนัดบาย และประหยัดกระแสไฟด้วย

การทำงานของภาคส่ง ตาม BLOCK DIAGRAM

สัญญาณจะถูกป้อนผ่านเข้าไปทางภาคขยายเพื่อให้สัญญาณแรงพอที่จะใช้ได้ จากนั้นจะส่งผ่านไป ถึงภาคที่สำคัญคือ ภาคผลมคลื่น FM ในที่นี้เราใช้แบบ DIRECT MODULATION โดยที่ภาค OSC. จะกำเนิดความถี่ฐาน คือ 27 Hซ 3 ได้ 9 Mhz. ค่าเบี่ยงเบนที่ได้จากภาคนี้ ประมาณ 800 Hz. เท่านั้น

เมื่อเราได้สัญญาณคลื่นความถี่วิทยุ ที่ผสมกับสัญญาณเสียงในระบบ FM แล้ว แต่ยังคงอยู่ที่ความถี่ต่ำ คือ ประมาณ 9 Mhz. มาทำการทวีคูณความถี่ให้สูงขึ้น ซึ่งในที่นี้เรากำหนดให้ คูณ 3 ก็จะได้ความถี่ ประมาณ 27 MHz. ซึ่งจากการที่เราทวีคูณขึ้นไปอีก 3 เท่า ความถี่ที่ได้คือเป็น ประมาณ 2.4 KHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการที่ได้ออกแบบมาเพื่อให้ใช้ได้กับไฟเลี้ยงได้หลายขนาดและความถี่ก็ไม่เปลี่ยนแปลงไปตามไฟเลี้ยง จึงต้องมีการใส่ภาคเรกกูเลตไปด้วย เพื่อให้ความถี่และการผสมคลื่นไม่เปลี่ยนแปลงไป สัญญาณที่ได้จากภาคทวีคูณความถี่นั้นยังคงอ่อนมากจึงต้องทำการขยายอีกให้แรงขึ้นจนกระทั่งได้ กำลังวัตต์ตามที่เราต้องการแล้วก็เป็นอันใช้ได้

ภาคสุดท้ายที่สำคัญอีกอันหนึ่งของเครื่องส่งวิทยุก็คือ ภาค LOW PASS FILTER เพราะว่าคลื่นความถี่วิทยุเมื่อเราทำการขยายแล้วมักจะเกิดความถี่ที่ไม่ต้องการขึ้นอีกมากมาย จึงต้องมีการกรองเสียก่อนที่จะส่งออกไป มิฉะนั้นแล้วจะไปรบกวนผู้อื่น หรือเครื่องใช้ไฟฟ้าอย่างอื่นได้ ที่เห็นได้ชัดมากก็คือ เครื่องรับโทรทัศน์ของท่านและเพื่อนบ้านของท่านด้วย

การเลือกใช้ทรานซิสเตอร์ ในภาคต่าง ๆ ของภาคส่งนั้น ในส่วนของวงจรขยายกำลังนั้นสำคัญมาก เพราะถ้าท่านเลือกใช้ไม่ถูกแล้ว ก็จะได้ไม่ได้กำลังตามที่ต้องการ อาจจะสังเกตจากข้อมูลของทรานซิสเตอร์ โดยดูที่ความต้องการทางด้าน INPUT และกำลังที่ออกทางด้าน OUTPUT และที่สำคัญต้องดูอัตราการทนกระแสด้วย ถ้าทนกระแสได้สูงกว่าก็จะดีกว่าด้วย เพราะบางครั้งถ้าเราไม่ได้ใส่เสาอากาศหรือเสาอากาศไม่แมทซ์ กำลังที่ออกก็จะสูงขึ้นมากซึ่งถ้าทรานซิสเตอร์ทนไม่ได้ก็อาจจะทำให้เสียได้ง่ายเช่นซึ่งในที่นี้ เราได้เลือกใช้เบอร์ 2SC2078 ซึ่งสามารถทนกระแส I_c ได้ถึง 3 A. ซึ่งเรามาคว่า ถ้าหากที่กำลังส่ง ประมาณ 7 วัตต์ จะกินกระแสประมาณ 1 A. แต่ถ้าเอาเสาอากาศออกกระแสก็จะพุ่งขึ้นสูงไปอีก ประมาณ แอมป์กว่า ซึ่งก็ยังไม่ทำให้เสียหาย ส่วนการระบายความร้อนก็สำคัญเช่นกัน ควรออกแบบคิดแผ่นระบายความร้อนให้พอเพียงด้วย แต่อย่างไรก็ตาม

การทำงานของวงจรในภาครับ

ในการอธิบายนี้จะขออ้างถึงความถี่ที่ 27.125 Mhz. อย่างเดียวเพื่อง่ายต่อการทำความเข้าใจ โดยในภาครับนี้จะเริ่มที่ C1 ไปเลย

สัญญาณคลื่นความถี่วิทยุ จะถูกรับผ่านเข้ามาทางสายอากาศ ผ่านวงจร LOW PASS FILTER แล้วจะเข้ามาทาง C1 ซึ่งจะเห็นว่ามี DIODE D1 และ D2 ต่อกลับกันอยู่ จุดประสงค์ก็เพื่อป้องกันสัญญาณที่แรงมากจนเกินไปนั่นเอง วงจรแท่ง L1 และ C3 จะรีโซแนนซ์ที่ความถี่ ย่าน 27 Mhz. โดยจะมี L2 และ C5 ต่อเป็นวงจรดับเบิ้ลจูน อยู่ซึ่ง C4 จะทำหน้าที่คัปปลิงสัญญาณให้ผ่านไป ซึ่งการจูนแบบสองชั้นนี้ จะทำให้สามารถเลือกรับสัญญาณเฉพาะที่เราต้องการได้คี่มากขึ้น หรืออธิบายง่าย ๆ ว่าความถี่ที่เราไม่ต้องการจะเข้ามาน้อยลงนั่นเอง ซึ่งขณะนี้สัญญาณคลื่นวิทยุที่เรารับได้ ณ จุดนี้นั้นจะเป็นลักษณะหลายช่องความถี่อยู่ มิใช่มีเพียงช่องใดช่องหนึ่งเท่านั้น

ขณะนี้สัญญาณที่รับและถูกเลือกให้เหลือเพียงเฉพาะย่าน 27 Mhz. แล้วจะถูกคัปปลิงผ่าน C6 โดยจะมี Q1 ซึ่งเป็นทรานซิสเตอร์จำพวก LOW NOISE ทำการขยาย ซึ่งในที่นี้ R2 เป็นตัว BIAS ให้ทรานซิสเตอร์ วงจร แท่ง L3 และ C7 จะเป็นตัวกำหนดย่านหรือช่วงความถี่ให้ทรานซิสเตอร์ Q1 ทำงาน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเลือกใช้ทรานซิสเตอร์ในวงจรนี้จำเป็นจะต้องมี GAIN สูงพอสมควรและสามารถทำงานในย่านความถี่ที่เราต้องการได้ด้วย

สัญญาณความถี่วิทยุที่ถูกขยายให้แรงขึ้นแล้ว จะถูก INDUCE ผ่านทางขด SECONDARY ของ L3 เพื่อเป็น INPUT ของ DUAL GATE MOSFET ในวงจร MIXER ต่อไป

เนื่องจากความถี่วิทยุที่เข้าไปที่ Q2 นั้น ยังเป็นความถี่ในย่าน 27 Mhz. อยู่ ซึ่งแน่นอนก็จะต้องมีหลายช่องความถี่ปนกันอยู่ในนั้น ซึ่งการทำงานของ Q2 นี้ถูกกำหนดโดย L4 แล้วว่าให้ทำงานในช่วงความถี่ ประมาณ 10.695 Mhz. เท่านั้น ดังนั้นในที่นี้เราต้องการเลือกรับความถี่ เฉพาะคือ 27.125 Mhz. และนั่นก็หมายความว่า ความถี่ที่หักกลับกันแล้วเหลือ 10.695 MHz. ก็คือ 16.430 MHz. ดังนั้นเราจึงจำเป็นต้องสร้างความถี่ LOCAL OSC. นี้ขึ้นมาเพื่อนำมาผสมกันนั่นเอง ในที่นี้ ทรานซิสเตอร์ Q2 ทำหน้าที่เป็น วงจร OSC. ความแรงของสัญญาณที่จะส่งเข้าไปผสมกันในภาค MIXER นั้นก็สำคัญเหมือนกัน ควรจะมีความแรงพอสมควรคือประมาณ 1-2 Vp-p ก็จะได้ หรือ 1/3 ของไฟเลี้ยง ภาค MIXER สัญญาณความถี่วิทยุที่ได้จากการผสมกันแล้วเหลือ 10.695 MHz. จะผ่านเข้าไปเข้า CFU1 ซึ่งจะทำหน้าที่เป็นตัว BAND PASS FILTER ที่จะยอมให้ความถี่ 10.695 MHz. ผ่านไปได้เท่านั้น ขณะนี้เราจะได้ออกความถี่ IF 10.695 Mhz. ผ่าน C16 เพื่อไปเข้าที่ขา 16 ของ IC1 ซึ่ง IC1 นี้เป็น IC สำเร็จรูปก็ว่าได้เหมาะสำหรับภาค IF ของเครื่องรับวิทยุ FM สัญญาณความถี่วิทยุ ที่เข้ามาทางขา INPUT จะถูกผสมกับความถี่ OSC. ที่มาจาก ขา 1 และ 2 ซึ่งเป็นวงจร OSC. ความถี่ที่กำหนดโดย X3 คือ 10.240 MHz. จะไปผสมกันกับความถี่ 10.695 MHz. จะได้ผลต่างกันออกมาเหลือ 455 KHz. ออกไปทางขา 3 ของ IC1 ไปเข้า CERAMIC FILTER (BAND PASS FILTER) ซึ่งจะยอมให้ความถี่ 455 KHz. ผ่านเข้าไปได้เท่านั้น L5 เป็น QUADRATURE COIL 455 KHz. และ IC1 นี้จะทำการ DETECT สัญญาณเสียงในระบบ FM ออกมาทางขา 9 ซึ่งเป็น AUDIO OUTPUT

หมายเหตุ รายละเอียดของ IC MC3357BP และ MC3361BP จะอธิบายภายหลัง

สัญญาณจะผ่าน R14 R15 C30 โดยมี C28 C29 ทำหน้าที่ FILTER NOISE ออกไป ซึ่งถ้าหากบางท่านของเสียงที่ห้วนหรือแหลมมาก ๆ ก็อาจจะเปลี่ยนค่าของ C ทั้งสองนี้ก็ได้ ถ้าใส่ค่ามาก เสียงที่ออกมาก็จะค่อนข้างห้วน เพราะเสียงแหลมถูกตัดออกไปมากเกินไปเหลือเกิน ซึ่งถ้ามากไปก็จะมีผลทำให้เสียงเบาและอาจจะไม่เหมือนธรรมชาติก็ได้

วงจรรักษาขยายเสียง IC3 ก็จะทำหน้าที่ขยายสัญญาณเสียงให้ดังขึ้นและขับออกลำโพงต่อไปในภาคขยายเสียงนี้ เนื่องจากกำลังที่ขับออกมานั้นมักจะมากกว่า การทนกำลังของลำโพงตัวเล็ก ๆ ที่เราใช้ ดังนั้น ท่านไม่ควรเร่งเสียงดังจนเกินไปเพราะอาจจะทำให้ลำโพงขาดได้โดยไม่จำเป็น

ตามธรรมชาติของการขับเคลื่อนแบบ FM จะมี NOISE มากไม่เหมือนกับ AM ดังนั้น ในขณะที่ไม่มีสัญญาณคลื่นวิทยุเข้ามา จะมีเสียงซ่าดังมากออกมาทางลำโพง ครั้นถ้าเราจะลดเสียงให้ค่อย ๆ แต่ก็มีใครสัญญาณเรียกเข้ามา ก็จะไม่ได้ยินอีก ดังนั้นเราจึงต้องเอา NOISE นี้มาทำการเปรียบเทียบ เพราะตามปกติไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้ามีคลื่นวิทยุหรือ CARRIER เข้ามาเสียงซำก็จะถูกลดลงหรือลดลงตามความแรงของคลื่นวิทยุ ยิ่งถ้าแรงมาก ๆ ก็จะเจียบเลข และตรงกันข้ามถ้าไม่มีคลื่นซำเข้ามา เสียงซำก็จะมีมากเต็มที่เลขเหมือนกัน ดังนั้น เราจึงเอาความแตกต่างอันนี้มาเปรียบเทียบ ซึ่งในตัว IC นี้จะมีวงจร COMPARATOR อยู่ในตัวซึ่งมีลำดับการทำงานดังนี้ ที่ขา 9 ของ IC1 เราจะแบ่งเอาสัญญาณส่วนหนึ่งผ่านมาทาง R11 โดยจะมี C24 ทำหน้าที่กรองเอาสัญญาณส่วนหนึ่งออกไป ในที่นี้เราหมายถึงสัญญาณเสียง (AUDIO) นั่นเอง ซึ่งจะตรงกันข้ามกับการทำงานของ C28 C29 สัญญาณเสียงซำ หรือ NOISE จะถูกผ่านไปเข้าวงจรขยาย NOISE โดย C25 ซึ่งจะมี R12 เป็นตัวกำหนด GAIN การขยายไว้

สัญญาณ NOISE ที่ขยายแล้ว จะผ่านมาทาง C26 โดยจะมี DIODE D3 D4 ทำหน้าที่เป็นวงจร RECTIFIER แต่ในที่นี้เราต้องการความแรงของสัญญาณทาง DC ก่อนข้างสูงมากคือประมาณ 1 ถึง 2 โวลต์ ดังนั้นในที่นี้เราจึงต้องใช้วงจรแบบ VOLTAGE DOUBLE สัญญาณ DC ที่ได้มาจำเป็นต้องทำให้เรียบพอสมควร มิฉะนั้นแล้ว SQ. จะเปิดบ่อยหรือเรียกว่าไวเกินไป นั่นหมายถึงว่าการเลือกค่าของ C27 จึงต้องคำนึงด้วยแต่ถ้าหากใส่ค่ามากเกินไป การเปิดของ SQ. ก็จะไม่ไวเกินไปก็ได้ (การทำงานเปรียบเทียบสัญญาณนี้จะอธิบายในรายละเอียดของ IC)

ที่ขา 13 จะเห็นว่ามี Q4 Q5 ต่อกันอยู่ จะทำหน้าที่ปิดเปิดไฟเลี้ยงที่จะไปจ่ายให้ ภาคขยายเสียงซึ่งจะทำงานตามการควบคุมของวงจร SQ. นั่นเอง

IC2 ทำหน้าที่ลดไฟที่จะจ่ายให้วงจรในภาครับทั้งหมดยกเว้น ภาคขยายเสียง ดังนั้นเราจะเห็นว่าถ้าหากเราป้อนไฟเลี้ยงหรือ VCC กลับขั้วจะทำให้ IC2 นี้เสียหายและเช่นกัน ถ้าป้อนไฟมากเกินไป ก็จะทำให้ Q5 เสียหายได้เช่นกัน

อธิบายโครงสร้างและการทำงานของ IC MC3357 และ MC3361

การทำงานของ IC ทั้งสองเบอร์นี้จะเหมือนกันก็ว่าได้ เพียงแต่มีสเปคและการต่ออุปกรณ์ภายนอกที่แตกต่างกันนิดหน่อย สำหรับการต่ออุปกรณ์ภายนอกนั้นที่แตกต่างกันนั้นของให้ดูในรูปโครงสร้าง และตัวอย่างวงจร ส่วนสเปคที่แตกต่างกันนั้น ก็คือ

- MC3357 Sensitivity : Input Limiting Voltage (-3dB) = 5.0 uV
- MC3361 Sensitivity : Input Limiting Voltage (-3dB) = 2.0 uV

จากการทดลองใช้ง่ายจะเห็นผลแตกต่างกันนิดหน่อยประมาณ 2 dB กล่าวคือ 3361 มีได้ดีกว่านั่นเอง

การนำเอา IC 2 เบอร์นี้มาใช้กันว่า จากโครงสร้างภายในนั้น ที่ขา 16 จะเป็นขา INPUT นั่นก็หมายถึงให้เราป้อนสัญญาณความถี่วิทยุเข้าไป ซึ่งภายใน IC จะมีวงจร MIXER อยู่ในตัวแล้ว โดยเราต้องทำการป้อนความถี่ ที่เราต้องการผสมเข้าไป หรือถ้าเป็น X'TAL ก็สามารถต่อได้โดยตรง หรืออาจจะใช้เป็นวงจร OSC. จากภายนอกก็ได้ ถ้าเป็นวงจร OSC. จากภายนอกให้ป้อนเข้าที่ขา 2 ได้เลย ซึ่งควรจะมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความแรงที่จุดนี้ ประมาณเฉลี่ยสัก 1 Vp-p ก็จะได้ แต่จากการที่ได้ทดลองดูเราป้อนสัญญาณที่ค่อนข้างต่ำ ตัว IC ก็ยังทำงานได้

สัญญาณที่เกิดจากการผสมกัน จะให้ความถี่ IF ซึ่งในที่นี้เราจะเอาความถี่ IF เท่ากับ 455 Khz. ซึ่งจะมี OUTPUT ที่ขา 3 ของ IC และ INPUT กลับเข้า IC ที่ขา 5 ซึ่งการออกแบบ IC เขากำหนดให้ใช้ CERAMIC FILTER 455 Khz. โดยมีขา 4 เป็นขาไฟเลี้ยง ซึ่งสามารถเอาขากลางของ CFU ต่อโดยตรงได้ เลข หนึ่งเราจะเห็นว่าที่ขา 3 นั้น ถ้าเป็นเบอร์ 3357 นั้นไม่ต้องมี เพราะเขาออกแบบให้มี R อยู่ภายในแล้ว ซึ่งก็ทำให้เราสามารถลดอุปกรณ์ลงไปได้

ขา 6 และ 7 เป็น DECOUPLING การต่ออุปกรณ์ของทั้งสองเบอร์ไม่เหมือนกันให้ดูตัวอย่างหรือวงจรจริงเอาที่แล้วก็แล้วกัน ส่วนที่ขา 8 นั้นต้องมี COIL QUADRATURE 455 Khz. ต่ออยู่ ซึ่งจะต้องมี R ต่ออยู่เพื่อเป็น DAMPLING ให้ความถี่รีโซแนนซ์กว้างขึ้น

ขา 9 เป็น ขา AUDIO OUTPUT ให้เราต่อเอาไปใช้งาน นั่นก็คือเป็นสัญญาณเสียงออกมาซึ่งแน่นอนเมื่อเป็นสัญญาณก็มี NOISE เราจะเอาเสียงนี้ไปทำการขยายจากหลักการ ที่เราทราบคือ ถ้ามีคลื่นความถี่ NOISE ก็จะได้ลดลงเล็กน้อยตามความแรงของความถี่คลื่นวิทยุ ซึ่งใน IC ทั้งสองเบอร์นี้ ก็จะมีวงจร OP-AMP อยู่ในตัวอยู่แล้วไม่จำเป็นต้องไปจัดการขยายด้วยวงจรภายนอกอีก โดยจะมี R ที่ต่ออยู่ระหว่าง INPUT-OUTPUT เป็นตัวกำหนดอัตราขยาย ยกตัวอย่างเช่น ถ้าหากเราใช้ SQ. (ความต้านทานปรับค่าได้ VR) ค่าน้อยๆ เราก็แก้ไขด้วยการใส่ R ที่ว่านี้ให้มากขึ้น แต่การใช้ R ค่ามากหรือน้อยก็จะมีผลของ TIGHT SQ. ด้วยเหมือนกัน นั่นหมายถึงถ้าเราบิด SQ. ไปทางขวาสุดแล้ว จำเป็นต้องใช้ความแรงสัญญาณมากหรือน้อยมาเปิด ซึ่งถ้าหากมากเกินไป บางทีเราผลออกไป บิดไว้มากแล้ว SQ. จะไม่เปิดรับเลย สัญญาณ NOISE ที่ได้มาจากการขยายนั้น ยังคงเป็นสัญญาณทาง AC แต่สัญญาณที่เราต้องการเอาไปเปรียบเทียบกับนั้น เราต้องการสัญญาณ DC ดังนั้นจึงต้องทำการ RECTIFY เสียก่อน ซึ่งในที่นี้เราจะใช้วงจรแบบ VOLTAGE DOUBLER เพราะจะทำให้เราได้ระดับความแรงของไฟ DC ที่สูงกว่า ซึ่งในวงจรนี้จะมี C BY PASS ที่จะช่วยทำให้ไฟ DC เรียบขึ้น ซึ่งการเลือกใช้มันให้เราเข้าใจง่าย ๆ ดังนี้ คือ สัญญาณไฟที่เรา RECTIFIED ออกมา จะเข้าไปประจุใน C BY PASS ถ้าหากเราใช้ C ค่ามาก การประจุก็จะใช้เวลานาน จะมีผลให้สัญญาณที่สั้น ๆ ไม่สามารถเปิด SQ. ได้ แต่ถ้าหากเราใช้ C ค่าน้อยมากเกินไป เวลาที่มีสัญญาณรบกวนที่เข้ามาเป็นห้วงหรือ สั้น ๆ ก็จะเปิด SQ. เราหมดทำให้รำคาญได้

ขา 12 เป็น INPUT ของวงจรเปรียบเทียบ ซึ่งจะมี VOLT เปรียบเทียบอยู่ที่ประมาณ 0.6 VOLT ซึ่งขา 13 เป็น OUTPUT จะให้สถานะเป็น HIGH หรือให้แรงไฟเท่ากับไฟเลี้ยง ถ้า INPUT ที่ขา 12 มีระดับของแรงไฟน้อยกว่า 0.6 VOLT และเช่นกันถ้าหากแรงไฟที่ขา 12 นี้มากกว่า 0.6 VOLT ที่ขา 13 ก็จะไม่มีการไฟเลี้ยงออกมา ซึ่งลักษณะนี้เราจึงสามารถเอาไปควบคุมวงจรการจ่ายไฟเลี้ยงให้กับภาคขยายเสียง จะทำให้เราประหยัดไฟและไม่เกิดความรำคาญ ขณะ STAND BY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อธิบายการทำงานของวงจรในการส่ง

การทำงานของภาคส่งนี้ ถ้าหากเปรียบเทียบกับภาครับก็นับว่าน่าจะง่ายกว่า เพราะความแรงของสัญญาณแต่ละจุดนั้นจะแรงมาก จึงทำให้เราสามารถวัดได้ด้วยเครื่องมือ เช่น OSCILLOSCOPE อย่างง่าย

สัญญาณจะผ่านเข้ามา C36 ทำหน้าที่เป็น LOW PASS FILTER จะกรองสัญญาณที่เราไม่ต้องการให้ออกไป สัญญาณจะถูกขยายให้แรงขึ้นโดย Q6 ซึ่งจะมีอัตราขยายค่อนข้างสูงทีเดียว ส่วน Q7 ก็ทำหน้าที่เป็น วงจร LOW PASS เช่นกัน

VARICAP VCI จะทำหน้าที่เป็นตัวเปลี่ยนความถี่ของวงจร OSC ซึ่งจะถูกกำหนดความถี่โดย X'TAL และ Q8 ส่วน L6 นอกจากจะช่วยให้ X'TAL เปลี่ยนแปลงความถี่ด้วยแล้ว และในวงจรนี้เรายังต้องปรับ L6 เพื่อให้ได้ค่าความถี่ที่ถูกต้องด้วย วงจร OSC และ FM MODULATION นี้จะกำเนิดความถี่ฐานออกมา คือ 9.04166 Mhz. ค่าเปลี่ยนแปลงของความถี่ในการผสมคลื่น FM ที่จุดนี้ได้ประมาณ 0.8 Mhz. การที่เรา OSC. ที่ความถี่ฐานนี้จะทำได้ง่ายกว่าที่เราจะ OSC. ที่ความถี่ตรง คือ 27.125 Mhz. หรือ OVER TONE เราสามารถหาค่า DIVIATION ได้แบบง่ายโดยการป้อนไฟ DC ที่ R31 แล้วดูการเปลี่ยนแปลงของความถี่

วงจร Q9 เป็นวงจรทวีคูณความถี่ โดยในที่นี้เราจะเอาความถี่ที่ 3 คือ 27.125 Mhz. ซึ่งจาก OUTPUT ที่ C49 เราจึงพบว่าความถี่ที่ 1 และ 2 คือ 9.04166 และ 18.0833 ออกมาด้วย ซึ่งถ้าหากเราดูจาก SPECTRUM จะเห็นว่าแท่งของความถี่ทั้งสองนี้จะขึ้นตามความถี่ 27.125 Mhz. มาแบบคิด ๆ เลขก็ว่าได้ ซึ่งตรงจุดนี้บางทีถ้าเราเอาเครื่องวัดความถี่วัดอาจจะอ่านเอาความถี่ที่สองออกมาก็ได้ ในที่นี้เราแก้ปัญหาโดยการเพิ่ม COIL เป็นแบบ DOUBLE TUNE โดยมี C49 ทำตัวเสมือนบีบให้ช่องกว้างของความถี่ที่จะผ่านไปในนั้นเหลือแคบมาก ๆ ยิ่งถ้าหากจะใส่ค่าน้อย ๆ BANDWIDTH ก็แคบมาก แต่ก็มีผลคือสัญญาณที่ผ่าน ไปจะมีความแรงน้อยลงมาก ๆ อาจจะไม่พอที่ไปขยายในภาคต่อไปได้

สัญญาณที่ได้ทางด้าน OUTPUT ของ L8 นั้นจะมีความแรงประมาณ 1 Vp-p เพื่อส่งไปเข้า Q10 ซึ่งจะทำหน้าที่เป็น PRE DRIVE เราจะสังเกตเห็นว่า จะมี IC4 เป็นตัว REGULATE 5 V จุดประสงค์ก็เพื่อต้องการให้ภาคกำเนิดความถี่ตลอดจนถึงภาคทวีคูณความถี่ทำงานได้เที่ยงตรงตลอดแม้ว่าแรงดันไฟฟ้าจะเปลี่ยนแปลงไป เพราะในวงจรนี้ถูกออกแบบมาเพื่อให้รับแรงดันไฟฟ้าที่ต่างกันได้ตั้งแต่ 7.2 V ถึงประมาณ 15 VDC ดังนั้นถ้าหากเราจะใส่ ZENER DIODE ก็เกรงว่าจะไม่เที่ยงตรง

วงจร Q10 Q11 Q12 ทำหน้าที่ขยายความแรงของคลื่นวิทยุที่ได้รับการผสมสัญญาณในระบบ FM ให้แรงขึ้นเป็นลำดับ อนึ่งขอให้สังเกตดูที่ขา E ของ Q11 เราจะทำ RE ไว้เพื่อจุดประสงค์ เวลาที่เราต้องการกำลังวัตต์ที่ต่ำกว่า อย่างเช่นไม่เกิน 1 วัตต์ เป็นต้น แต่ในภาวะปกติที่ใช้งานทั่วไปเรามักจะช็อด RE หรือ ขา E ของ Q10 ลงกราวด์ไว้ เพื่อให้ได้กำลังออกไปสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรวิทยุรับ-ส่ง ที่ดีนั้นจำเป็นจะต้องมีวงจร LOW PASS FILTER เพราะมีฉะนั้นแล้ว อาจจะส่งสัญญาณรบกวนออกไปรบกวนเครื่องมือหรืออุปกรณ์อย่างอื่นได้ ที่เห็นได้ชัดของวิทยุในย่านนี้ก็คือการรบกวนโทรทัศน์ ในความถี่ของช่อง 3 นั่นเอง และนอกเหนือจากการรบกวนแล้ว ยังเป็นการสิ้นเปลืองกำลังงานของภาคส่ง ซึ่งแทนที่ท่านจะส่งกำลัง ขนาด 5 วัตต์ที่ความถี่ 27 Mhz. อย่างเดียว แต่ปรากฏว่ากำลังที่วัตต์ได้นั้น กลับมีความถี่อื่นปนออกไปด้วย ทำให้กำลัง 5 วัตต์ของท่านต้องแบ่งไปให้ความถี่อื่น ๆ อีก ผลก็คือความถี่ที่ต้องการจริง ๆ นั้นออกอากาศไปไม่ถึง 5 วัตต์จริงก็ได้ครับ

ในวงจรส่วนของ LOW PASS FILTER นั้น ถ้าหากท่านมี SPECTRUM ANALYZER ด้วยจะช่วยให้เป็นอย่างมาก เพราะทำให้เรามองเห็นสัญญาณความถี่ HARMONICS นี้อย่างชัดเจน

ส่วนของ วงจร LOW PASS FILTER โดยจะเริ่มตั้งแต่ C1 กล่าวคือ ที่วงจร C1 จะมี D1 D2 ต่ออยู่กับส่วนของ L1 โดยมี R1 ต่ออยู่กับไฟ + Tx. ดังนั้นเมื่อเราส่งไฟเลี้ยงของภาคส่ง จะผ่าน R1 และผ่าน L1 D2 ทำให้เสมือนหนึ่งว่า ข้างหนึ่งของ C1 ต่ออยู่กับกราวด์นั่นเอง โดยในวงจรของภาค LOW PASS FILTER ทั้งหมดนั้น เราได้พยายามเลือกค่า L และค่า C ให้ได้ใกล้เคียงมากที่สุด เพื่อที่ว่าเวลาท่านใส่อุปกรณ์ต่าง ๆ ลงไปแล้ว จะได้ไม่ต้องไปปรับแต่งคอยปรับค่ามันมากนัก ส่วนจะมีการเพิ่มเติมอะไรอีกนั้นให้คอยดูในส่วนของการปรับแต่ง ทางด้านภาคส่งอีกทีหนึ่ง

การพัน COIL L ต่าง ๆ และ RFC

คอล์ยที่พันโดยใช้ฟอรม์ที่มี กระจบองหุ้ม ให้ใช้ลวดทองแดงอาบน้ำยา #45 และกระจบองขนาด 7 mm. มีสลักจูนอยู่ข้างใน

- L1 ทางด้าน 3 ขา พัน 8 รอบ โดยมีแทป ที่รอบที่ 4
ทางด้าน 2 ขา ไม่พัน
- L2 ทางด้าน 3 ขา พัน 8 รอบ
ทางด้าน 2 ขา พัน 4 รอบ
- L3 ทางด้าน 3 ขา พัน 8 รอบ
ทางด้าน 2 ขา พัน 4 รอบ
- L4 ทางด้าน 3 ขา พัน 15 รอบ
ทางด้าน 2 ขา พัน 7 รอบ
- L5 ใช้คอล์ย 455 KHz. สำเร็จรูป เบอร์ 7MC8128 ของ TOKO
- L6 (A)ทางด้าน 2 ขา พัน 55 รอบ
(B)ทางด้าน 2 ขา พัน 42 รอบ

การพัน L6 นี้ ให้ทำการเพิ่มหรือลดรอบ จนกระทั่งสามารถปรับความถี่ได้ตรงตามต้องการส่วนทางด้าน 3 ขา ไม่ต้องพัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L7 ทางด้าน 3 ขา พ้น 6 รอบ
ทางด้าน 2 ขา ไม่พ้น
- L8 ทางด้าน 3 ขา พ้น 8 รอบ
ทางด้าน 2 ขา พ้น 2 รอบ

คลอรัลที่เป็นแกนอากาศ หรือ ไม่ต้องมีฟอร์มคลอรัล ใช้ลวดทองแดงอบน้ำยาเช่นกัน

- L9 ใช้ลวด #23 พ้น 9 รอบครึ่ง โดยให้มีเส้นผ่านศูนย์กลางด้านใน 3.5 มม.
ดอกสว่านหรือเหลาไม้ให้ได้ขนาดเป็นแกนพันก็ได้
- L10 ใช้ลวด #21 พ้น 7 รอบครึ่ง โดยให้มีเส้นผ่านศูนย์กลางด้านใน 5 มม.
- L11 ใช้ลวด #21 พ้น 9 รอบครึ่ง โดยให้มีเส้นผ่านศูนย์กลางด้านใน 5 มม.
- L12 ใช้ลวด #21 พ้น 9 รอบครึ่ง โดยให้มีเส้นผ่านศูนย์กลางด้านใน 5 มม.

หมายเหตุ เฉพาะ L10 , L11 ให้พันรอบวนทางซ้าย นอกนั้นให้พันวนขวา

แนะนำเครื่องมือที่จำเป็นสำหรับการทำวิทยุรับ-ส่ง

เครื่องมือจำเป็นมากสำหรับการทำวิทยุรับ-ส่ง ส่วนมากที่ทำกันไม่ค่อยได้หรือไม่เข้าใจนั้น เพราะไม่มีเครื่องมือตนเอง และบางครั้งที่ผมเคยไปตามสถานศึกษาต่าง ๆ ก็มักจะเห็นว่าเขามักจะมีเครื่องมือในการทำ สายอากาศ มากกว่าที่จะหาเครื่องมือสำหรับด้านวิทยุรับ-ส่งเสียอีก เพราะยกตัวอย่าง เช่น วิทยาลัยบางแห่ง ท่านมีเครื่องในการวัดสายอากาศหลายอย่าง ล้วนมีราคาแพงทั้งสิ้น แต่พอถามถึง SIGNAL GENERATOR ี่ๆ สักตัวกลับไม่มี ซึ่งอันนี้นั้น โดยความเห็นส่วนตัวผมเห็นว่า ถ้าได้เน้นความสำคัญของอุปกรณ์ทางด้านวิทยุรับ-ส่งบ้างก็คงจะดีครับ จะได้มีนักเรียนที่สนใจทางด้านนี้มากขึ้น

- 1.SIGNAL GENERATOR ที่สามารถปรับความแรง OUTPUT ได้ละเอียดและได้ต่ำมากถึง-20 dB uV.
- 2.OSCILLOSCOPE 40 Mhz
- 3.FREQUENCY COUNTER 100 Mhz.
- 4.WATT METER
- 5.DUMMY LOAD
- 6.POWER SUPPLY
- 7.SPECTRUM ANALYZER

บทที่ 4

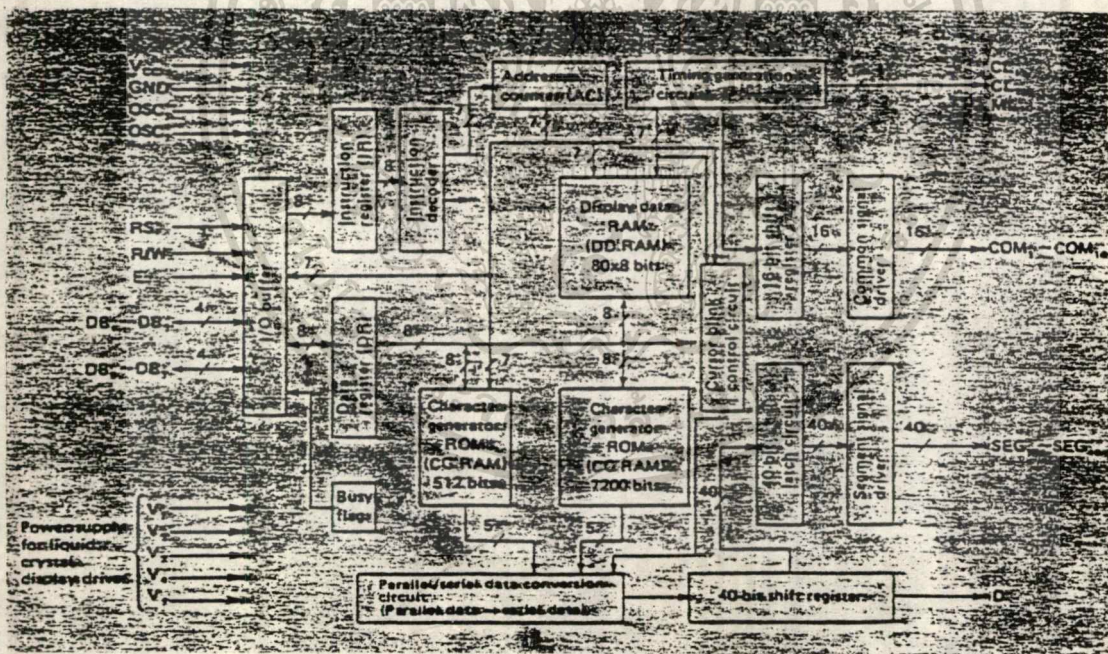
LCD

สำหรับโมดูล LCD ที่ใช้คือ เบอร์ 16416H ของอีทีที ซึ่งเป็นโมดูล LCD ที่มีการแสดงผลแบบ 16 ตัวอักษร 4 บรรทัด โดยมี HD44780 เป็นคอนโทรลเลอร์ แต่ก็สามารถดัดแปลงให้ใช้กับโมดูล LCD เบอร์อื่นได้ แต่ต้องเป็นคอนโทรลเลอร์ที่มีเบอร์หรือลักษณะเดียวกัน คำสั่งในการควบคุมการทำงานก็จะเหมือนกัน อาจต่างกันที่ตำแหน่งของตัวอักษรเท่านั้น ส่วนการต่อวงจร, ตำแหน่งขาของ LCD และสัญญาณในการควบคุมจะเหมือนกันทุกประการ

บล็อกไดอะแกรมการทำงานของ HD44780 แสดงดังในรูปที่ 4.1

หน้าที่และตำแหน่งของขาของโมดูล LCD



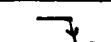

ในตารางที่ 4.1 แสดงหน้าที่และตำแหน่งของขาของโมดูล LCD เบอร์ 16416H



รูปที่ 4.1 บล็อกไดอะแกรมภายในของ HD 44780

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขที่	ชื่อ	หน้าที่
1	Vss	กราวด์
2	Vdd	ไฟเลี้ยงวงจร หรือ + 5 โวลต์
3	Vo	อินพุตสำหรับป้อนแรงดันเพื่อปรับความเข้มของการแสดงผล
4	RS	เป็นขาที่ใช้เลือกกรีจิสเตอร์ระหว่างกรีจิสเตอร์คำสั่ง(instruction register) กับกรีจิสเตอร์ข้อมูล (data register)
5	R/W	เป็นการเลือกว่าจะเขียนเมื่ออ่านข้อมูลกับ LCD คือถ้า R/W= "1" ก็จะเป็นการอ่าน และถ้า R/W= "0" ก็จะเป็นการเขียน
6	E	เป็นตัวกำหนดสภาพการอ่าน หรือเขียนข้อมูลว่าจะใช้ร่วมกับขา RS และ R/W ด้วย
7-14	DB0-DB7	เป็นขาที่ทำหน้าที่เป็นทางผ่านข้อมูลระหว่าง LCD กับซีพียู

RS	R/W	E	การทำงาน
0	0		เขียนคำสั่ง
0	1		อ่านสถานะของ lcd
1	0		เขียนข้อ
1	1		อ่านข้อมูล

ตารางที่ 4.2 ความสัมพันธ์ของ RS,R/W และ E ที่ใช้ในการควบคุมโมดูล LCD

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือสงวนข้อมูลอื่นใดไว้โดยปริยาย ผู้ใช้จะรับผิดชอบต่อการนำเอกสารนี้ไปใช้ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเตรียม LCD ให้พร้อมใช้งาน

สำหรับคอนโทรลเลอร์เบอร์ HD44780 นี้จะทำหน้าที่ควบคุมการแสดงผลของ LCD ทั้งอักษรและสัญลักษณ์พิเศษต่าง ๆ รวมทั้งสามารถออกแบบรูปแบบต่าง ๆ ได้เองด้วยและสามารถต่อใช้งานแบบ 4 และ 8 แต่สำหรับใน บทความนี้จะใช้ 8 บิต เรามาดูคำสั่งที่สำคัญในการเตรียมระบบและใช้งานซึ่งมีดังต่อไปนี้

เซตฟังก์ชัน

ในการเตรียม LCD จะต้องมีการเซตฟังก์ชันให้พร้อมก่อน โดยมีรูปแบบการกำหนดค่าดังนี้

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	DL	N	F	X	X

DL : เป็นการเลือกว่าจะให้ติด ต่อแบบ 4 หรือ 8 บิตโดยถ้า DL = "0" เป็นการสั่งให้มีการติดต่อบนแบบ 4 บิต และ DL = "1" เป็นการติดต่อบนแบบ 8 บิต

N : เป็นการเซตบรรทัดการแสดงผล ถ้า N = "0" เป็นการแสดงผล 1 บรรทัด และถ้า N = "1" เป็นการแสดงผลแบบ 2 บรรทัด

F : เป็นการเซตขนาดของตัวอักษร ถ้าให้ F = "0" ตัวอักษรจะมีขนาด 5x 7 แต่ถ้าให้ F = "1" ตัวอักษรจะมีขนาด 5 x 10

ข้อมูลที่จะนำมาใช้เขียนโปรแกรมจะนำมาจากค่าในบิต DB0 - DB7 เท่านั้น

ถ้าหากต้องการติดต่อกับ LCD เป็นแบบ 8 บิต มีการแสดงผล 2 บรรทัด และกำหนดขนาดตัวอักษรเท่ากับ 5 x 7 จะต้องเขียนโปรแกรมกำหนดค่าดังนี้

```
MOV P1, #00111000B หรือ
```

```
MOV P1, #38H
```

การควบคุมลักษณะการแสดงผล

ในการควบคุมลักษณะของการแสดงผลจะมีรูปแบบการกำหนดค่าดังนี้

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	1	D	C	B

D : เป็นการเปิด/ปิด จอ LCD ถ้า D = "0" จอ LCD จะดับ และ D = "1"

จอ LCD จะสว่าง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C : ควบคุมการแสดงผลเคอร์เซอร์ ถ้า C = "0" จะไม่แสดงเคอร์เซอร์ และ C = "1"

จะแสดงเคอร์เซอร์

B : เป็นการควบคุมการกะพริบของเคอร์เซอร์ ถ้ากำหนด B = "0" เคอร์เซอร์จะไม่กะพริบ และถ้า B = "1" เคอร์เซอร์จะกะพริบ

ถ้าหากต้องการให้จอ LCD สว่าง มีการแสดงเคอร์เซอร์และตัวเคอร์เซอร์ต้องกะพริบด้วย จะต้องเขียนโปรแกรมเพื่อควบคุมดังนี้

```
MOV P1,#00001111B หรือ
```

```
MOV P1,#0FH
```

การเซตโหมด ENTRY

เป็นการตั้งค่าเพื่อกำหนดการทำงานของ LCDว่าจะให้อ่าน เขียนข้อมูล หรือกำหนดตำแหน่งเคอร์เซอร์ ซึ่งจะมีรูปแบบการกำหนดค่าดังนี้

I/D : เป็นการควบคุมคอนโทรลเลอร์ให้เลื่อนตำแหน่งของเคอร์เซอร์ขึ้นลง หลังจากสั่งให้อ่านหรือเขียนข้อมูลแล้ว ถ้า I/D = "0" เคอร์เซอร์จะลดลง 1 ตำแหน่ง และถ้ากำหนด I/D = "1" เคอร์เซอร์จะเลื่อนขึ้น 1 ตำแหน่ง

S: ถ้า S = "0" ข้อมูลจะอยู่กับที่ แต่ตัวเคอร์เซอร์จะเลื่อนไปทางขวา ถ้า S = "1" ตัวเคอร์เซอร์จะอยู่กับที่แต่ข้อมูลจะเลื่อนไปทางซ้าย

ถ้าหากต้องการให้เคอร์เซอร์เลื่อนขึ้น 1 ตำแหน่งหลังจากอ่านหรือเขียนข้อมูลแล้ว โดยข้อมูลจะอยู่กับที่และเคอร์เซอร์เลื่อนไปทางขวา จะต้องเขียนโปรแกรมกำหนดค่าดังนี้

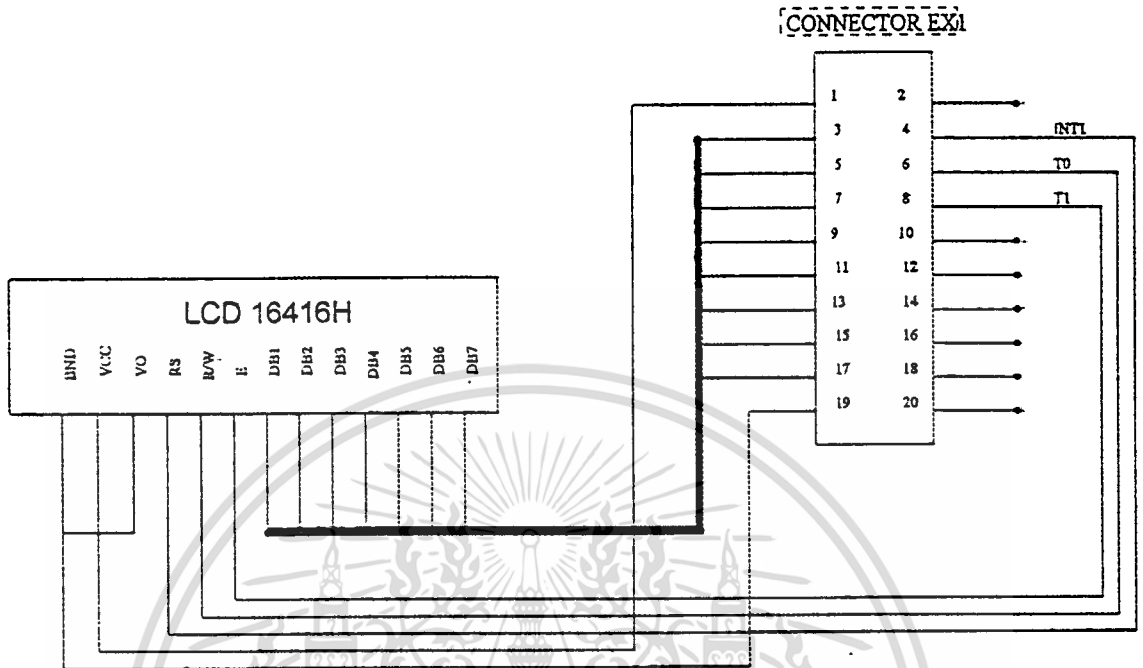
```
MOV P1 #00000110B หรือ
```

```
MOV P1 #06H
```

เคลียร์จอแสดงผล

เมื่อต้องการเคลียร์ข้อมูลบนจอ LCD จะต้องกำหนดค่าดังนี้

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	0	1



รูปที่ 4.2 การเชื่อมต่อโมดูล LCD เข้ากับบอร์ด CP-32 ผ่านทางคอนเน็กเตอร์ EXP1

จากค่าดังกล่าวคอลลโทรลเลอร์จะทำการลบข้อมูลบนจอหมด แล้วเลื่อนเคอร์เซอร์ไปอยู่ที่มุมบนซ้ายของ LCD

คอนโทรลเลอร์ของ LCD เมื่อดับไฟเลี้ยงสูงถึง 4.5V แล้วประมาณ 10 มิลลิวินาที มันจะเซตตัวเองดังนี้

1. ลบข้อมูลที่อยู่บนจอ LCD

2. เซตฟังก์ชันให้มีค่าดังนี้

DL = " 1 " : เซต ให้ติดต่อกแบบ 8 บิต

N = " 0 " : เป็นการแสดงผล 2 บรรทัด

F = " 0 " : แสดงผลขนาด $5 * 7$ จุด ต่อ 1 ตัว อักษร เซตการแสดงผลดังนี้

I/D = " 1 " : เพิ่มขึ้นทีละ 1 ตำแหน่ง

S = " 0 " : ไม่เลื่อน

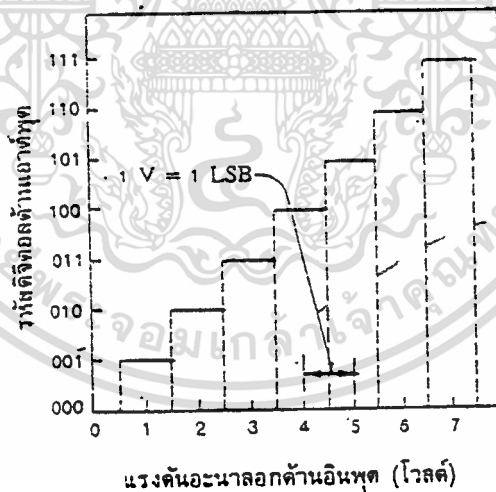
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ANALOG TO DIGITAL

กระบวนการต่าง ๆ ที่เกิดขึ้นตามธรรมชาติส่วนใหญ่หากนำมาแปรค่าสัญญาณทางไฟฟ้ามักเป็นสัญญาณที่อยู่ในรูปของแรงดันหรือกระแส หรือไม่ก็เป็นลักษณะของค่าความต้านทาน ลักษณะที่ได้จะเป็นสัญญาณอะนาลอก ซึ่งไม่สามารถนำไปใช้กับคอมพิวเตอร์ โดยตรงได้จึงจำเป็นต้องมีวงจรแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล เราเรียกว่าวงจรที่ทำหน้าที่ดังกล่าวว่า เอดีซี

หลักการเบื้องต้นของวงจรเอดีซี หากนำเอาเอดีซีขนาด 3 บิต มาเขียนกราฟคุณสมบัติระหว่างสัญญาณอินพุตกับเอาต์พุต สมมติว่าแรงดันอินพุต V_i เปลี่ยนค่าจาก 0-7 โวลต์ และได้สัญญาณเอาต์พุตที่เป็นสัญญาณดิจิทัลจาก 000 - 111 ดังแสดงในรูปที่ 5.1



รูปที่ 5.1 แสดงกราฟคุณสมบัติของเอดีซีขนาด 3 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความละเอียดของเอ็ดจีซี

ค่าความละเอียดของเอ็ดจีซี หาได้จากการเปลี่ยนแปลงค่าแรงดันอินพุตแล้วทำให้สัญญาณดิจิทัลเปลี่ยนค่าบิตนัยสำคัญต่ำสุดไป

ความละเอียด = ค่าแรงดันอินพุตต่อบิต = ค่าเต็มสเกลหารด้วย $2^N - 1$

หรือถ้าอ้างถึงเรื่องดีเอชทีที่กล่าวมาแล้วจะได้ว่า

$$\text{ความละเอียด} = 2$$

ถ้า n คือจำนวนบิตของวงจร

จากรูปที่ 5.1 จะเห็นว่าขณะเอาต์พุตเป็น 001 แรงดันอินพุตมีค่าเท่ากับ 1 โวลต์ ซึ่งค่านี้เกิดจากแรงดันค่าเฉลี่ยของ 0.5 โวลต์ กับ 1.5 โวลต์ หรืออาจกล่าวได้ว่าขณะเอาต์พุตเป็น 001 แรงดันอินพุตถูกกำหนดให้จะอยู่ในช่วง 0.5 โวลต์ถึง 1.5 โวลต์ ซึ่งจะมีค่าผิดพลาดเท่ากับครึ่งบิต ดังนั้นหากต้องการให้ค่าผิดพลาดนี้ลดลงจำเป็นต้องเพิ่มจำนวนบิตให้สูงขึ้น

วิธีการเปลี่ยนสัญญาณอะนาลอกให้เป็นดิจิทัลนั้นมีมากมายหลายแบบ หากแบ่งตามความเร็วที่ใช้ในการเปลี่ยนสัญญาณมี 3 แบบ ดังแสดงคุณสมบัติของแต่ละแบบในตารางที่ 5.1

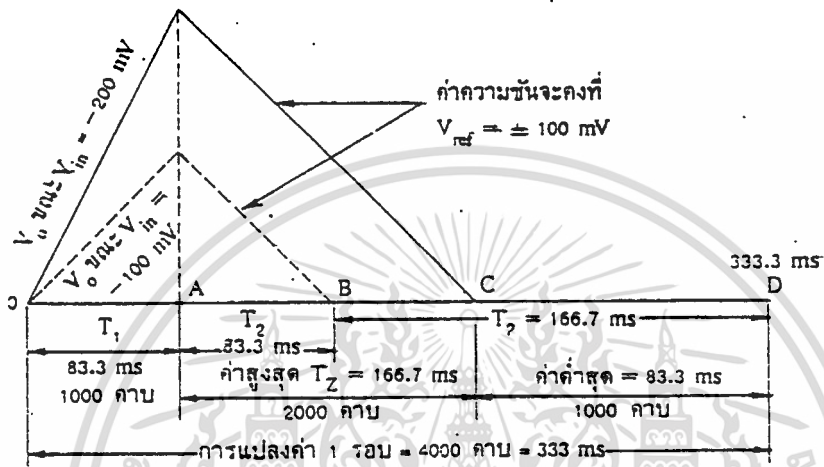
ตารางที่ 5.1 แสดงการเปรียบเทียบเอ็ดจีซีแบบต่าง ๆ

แบบ	ความเร็ว	ช่วงเวลาแปลงสัญญาณใน 1 รอบ	การใช้งาน
รวบรวมค่า (integrating)	ช้า	มิลลิวินาที	ดีซีโวลต์มิเตอร์
ประมาณค่าต่อเนื่อง (successive approximation)	เร็ว	ไมโครวินาที	สัญญาณเสียง
แฟลช (flash)	เร็วมาก	นาโนวินาที	สัญญาณภาพ

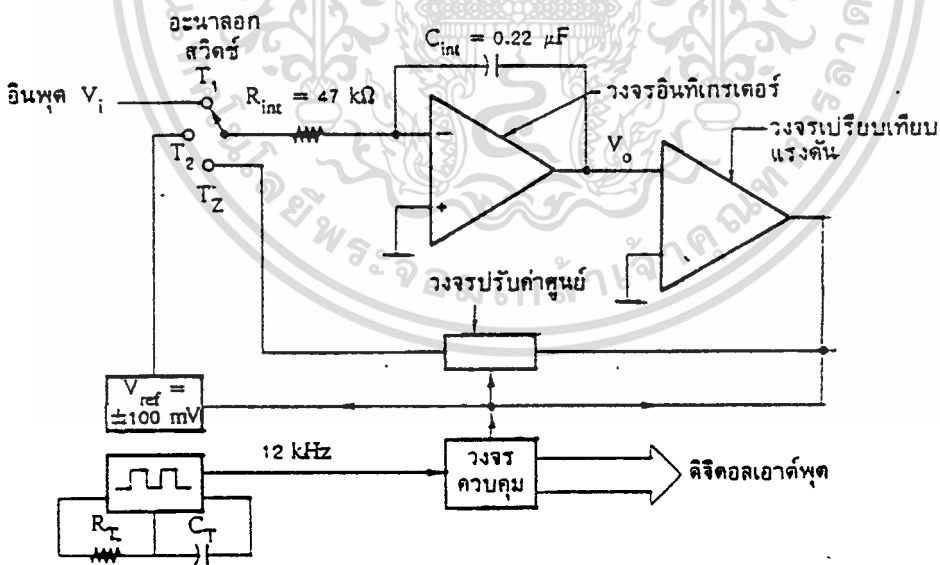
เอ็ดจีซีที่ใช้งานทั่วไปมักเป็นสองแบบแรก เนื่องจากมีวงจรค่อนข้างง่าย ราคาถูกแต่ก็มีความแม่นยำพอสมควร สามารถนำมาใช้งานทั่ว ๆ ไปได้

เฮดซีแบบรวบรวมค่า

เฮดซีแบบนี้เป็นแบบที่ใช้งานเกี่ยวกับเครื่องมือวัดความเร็วต่ำวงจรภายในประกอบด้วยวงจรที่เป็นแบบอะนาล็อกและดิจิตอลรวมกันในไอซีตัวเดียว เช่นเบอร์ 7106 และ 7107 เป็นต้น



(ก)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 5.1 แสดงแผนผังของวงจรเฮดซีขนาดให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจร

จากวงจรรูปที่ 5.1 สัญญาณคลื่นความถี่ 12 กิโลเฮิร์ตซ์ ปรับความถี่ได้โดยการปรับค่า R_t และ C_t วงจรควบคุมจะควบคุมการโยกสวิตช์ และแปลงค่าแรงดันอินพุต V_i ให้เป็นสัญญาณดิจิทัลแล้วส่งค่าที่ได้ไปยังเอาต์พุต โดยแบ่งการทำงานได้เป็น 3 ช่วงเวลาดังกล่าว คือ T_1 , T_2 และ T_3

ช่วงเวลา T_1 เป็นเวลาที่วงจรรับสัญญาณมาจากอินพุตเข้าไปยังวงจรอินทิเกรเตอร์ ซึ่งเป็นช่วงเวลาเก็บรวบรวมค่าแรงดันอินพุต ช่วงเวลาสำหรับเก็บรวบรวมค่าสัญญาณอ้างอิงเทียบกับสัญญาณที่ได้จากอินพุต ส่วน T_2 นับเป็นช่วงเวลาที่ยังต้องปรับค่าต่าง ๆ ให้เป็นค่าเริ่มต้นแบบอัตโนมัติ ซึ่งจะได้อธิบายเพิ่มเติมเพื่อให้เกิดความเข้าใจมากขึ้นดังต่อไปนี้

ช่วงเวลา T_1 อะนาล็อกสวิตช์จะถูกควบคุมจากวงจรควบคุมให้โยกไปยังตำแหน่ง T_1 เพื่อปรับค่าจากภายนอกเข้ามาเก็บรวบรวมค่าตัววงจรอินทิเกรเตอร์ได้สัญญาณ V_0 อาจมีศักย์เป็นบวกหรือลบก็ได้ขึ้นอยู่กับสัญญาณอินพุตที่ป้อนเข้ามา ถ้าอินพุตมีศักย์เป็นลบจะได้ V_0 เป็นบวก ดังแสดงในรูปที่ 5.1 (ก) ช่วงเวลา T_1 จะถูกควบคุมด้วยสัญญาณคลื่นความถี่ 1000 คาบ หากใช้ความถี่คลื่น 12 กิโลเฮิร์ตซ์จะหาค่าเวลา 1 คาบได้เท่ากับ 83.33 ไมโครวินาที ดังนั้น T_1 ต้องมีค่าเท่ากับ 83.33×10 วินาที คูณด้วย 1000 เท่ากับ 83.33 มิลลิวินาที ค่า V_0 ที่ได้จะแปรค่าเป็นสัดส่วนกับ V_i เสมอ

ช่วงเวลา T_2 วงจรควบคุมจะควบคุมอะนาล็อกสวิตช์ให้เปลี่ยนตำแหน่งไปที่ T_2 เป็นช่วงเวลาที่วงจรอินทิเกรเตอร์ต่อกับวงจรอ้างอิงที่มีขนาดแรงดัน 100 มิลลิโวลต์ ค่านี้ได้จากการประจุคาปาซิเตอร์อ้างอิง (ไม่แสดงไว้ในวงจร) ในช่วงเวลา T_1 แรงดันนี้จะมีศักย์ตรงกันข้ามกับแรงดันอินพุตเสมอ เมื่อสัญญาณผ่านวงจรอินทิเกรเตอร์ จะแปรค่าเป็นอัตราส่วนคงที่เสมอโดยจะเพิ่มหรือลดลงไปเรื่อย ๆ จนกระทั่งค่า V_0 เป็น 0 หาก ค่า V_1 ที่ป้อนเข้ามาทางอินพุตในช่วงเวลา T_1 มีศักย์เป็นลบ และได้ค่าเวลา T_2 แปรค่าตาม V_0 และ V_1 หาได้จากสูตร

$$T_2 = T_1 (V_1 / V_{ref})$$

การแปลงสัญญาณอะนาล็อกเป็นดิจิทัลนั้นจะเกิดขึ้นในช่วงเวลา T_2 วงจรนับเริ่มนับเมื่อเวลา T_2 เริ่มขึ้น และหยุดนับเมื่อเวลา T_2 หมดลง จำนวนคาบที่ได้จะเป็นเอาต์พุต หาได้จากสูตร

$$NX = \frac{\text{จำนวนคาบที่นับได้ในช่วงเวลา } T_2 * \text{ช่วงเวลา } T_2}{\text{เวลา 1 วินาที}}$$

ดังนั้นต้องต่อเอาต์พุตกับวงจรดิจิทัลที่สามารถนับได้ 1000 คาบ หรือสามารถแสดงผลได้ 3 หลักครั้ง จึงจะใช้งานได้ วนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการแสดงผลจริงจะต้องเป็นหน้าที่ของวิศวกรผู้ออกแบบใช้งาน จะต้องปรับแต่งให้แสดงผลเป็น 100.0 มิลลิโวลต์ให้ได้

ช่วงเวลา T_z เป็นช่วงเวลาที่ต้องปรับค่าเริ่มต้นให้กับวงจรภายใน เช่น มีคาพาซิเตอร์ C_z ต่อขนานกับ C_{int} เพื่อแก้ความผิดพลาดของ C_{int} ในช่วงเวลา T_1 และ T_2 แรงดันใน C_z จะคอยช่วยปรับค่าแรงดันให้กับ C_{int} เพื่อให้ได้ค่าเริ่มต้นที่ถูกต้องในทุกกระบวนการแปลงค่าทำให้ผลลัพธ์ที่ได้มามีความแม่นยำสูงขึ้น จากวงจรรูปที่ 5.1 แสดงให้เห็นว่าใน 1 รอบของการแปลงค่า ประกอบด้วยสัญญาณคล็อกจำนวน 4000 คาบ ใช้เวลา 333 มิลลิวินาที ช่วงเวลา T_1 ใช้คล็อกจำนวน 1000 คาบ ช่วงเวลา T_2 และ T_2 รวมกันไม่เกิน 3000 คาบ T_2 แปรค่าตาม V_i ถ้าหาก V_i เป็น 0 จำนวนคล็อกในช่วงเวลา T_2 เท่ากับ 0 และจำนวนคล็อกในช่วงเวลา T_1 จะสูงสุดเท่ากับ 3000 คาบ จำนวนคล็อกในช่วงเวลา T_2 เท่ากับ 2000 คาบ จำนวนคล็อกในช่วงเวลา T_z ลดลงเหลือ 1000 คาบ

เอคิซีแบบประมาณค่าต่อเนื่อง

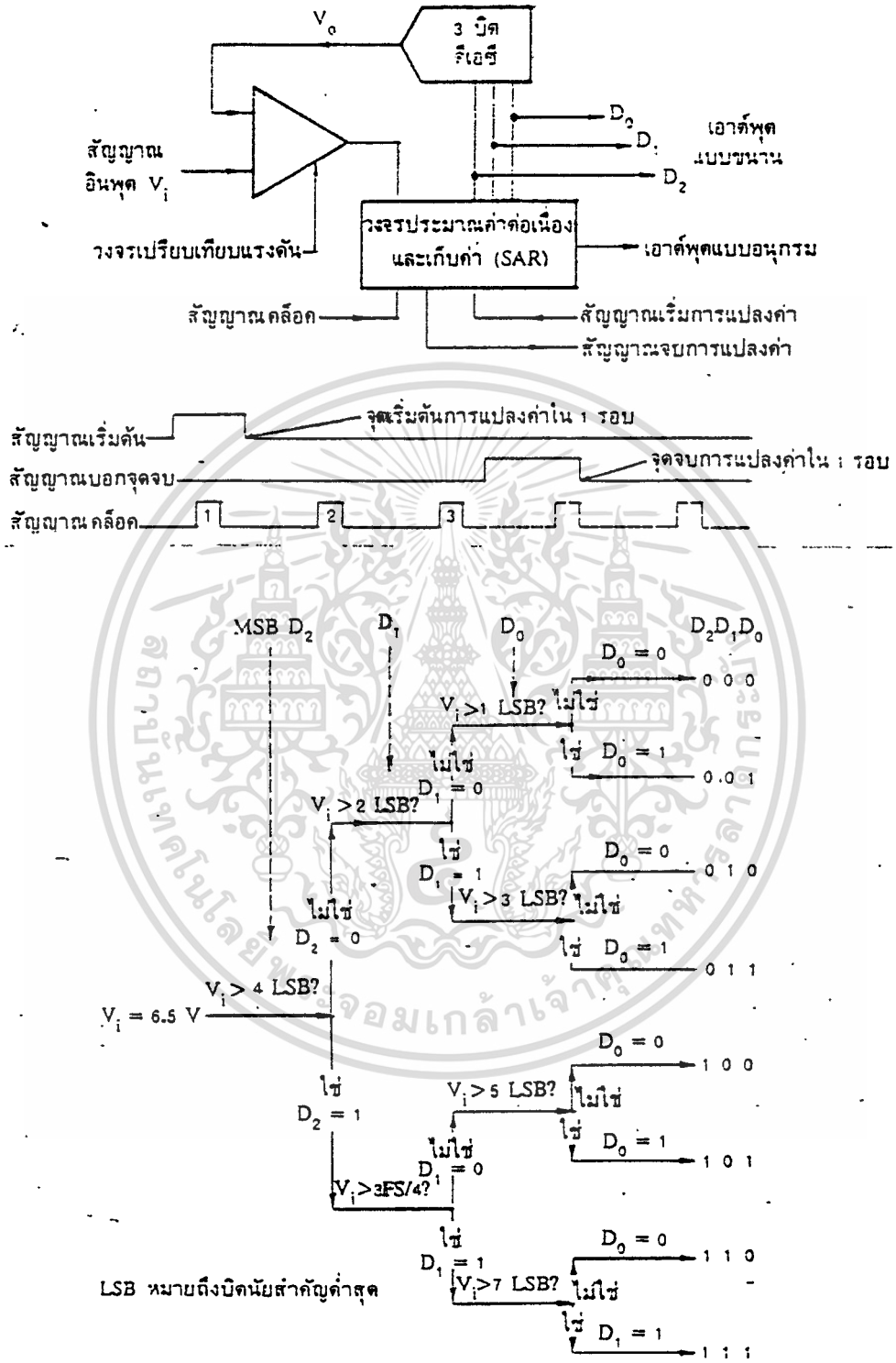
เอคิซีแบบนี้จะประกอบด้วยวงจรเอคิซี วงจรเปรียบเทียบแรงดัน และวงจรรีจิสเตอร์ เก็บค่าที่ได้ หลังจากการประมาณค่าสัญญาณอินพุตที่รับเข้ามา (SAR = Successive Approximation Register) โดยวงจรรีจิสเตอร์มีขาอินพุต 1 ขา และขาควบคุมอีก 3 ขา คือ ขาแรกเป็นขาสัญญาณบอกจุดเริ่มกระบวนการแปลงค่า ขาที่ 3 เป็นขาเอาต์พุตบอกจุดจบกระบวนการแปลงค่าในแต่ละรอบ ขาเอาต์พุตจะให้สัญญาณดิจิทัลมีทั้งแบบอนุกรมและแบบขนาน ดังแสดงในรูปที่ 5.2

การทำงานของวงจร

การแปลงค่าในแต่ละรอบจะเริ่มขึ้นเมื่อวงจรได้รับสัญญาณเริ่มต้นวงจรรีจิสเตอร์ส่งค่าดิจิทัลที่ได้ประมาณค่าแล้วออกไปยังวงจรเอคิซี เพื่อทำการแปลงค่าเป็นสัญญาณอะนาลอก V_o ส่งกลับมาเปรียบเทียบกับค่า V_i จากอินพุต ว่าค่าใดมากกว่ากัน เพื่อนำไปปรับค่าสัญญาณดิจิทัลแต่ละบิตให้กับรีจิสเตอร์ให้ถูกต้องกับค่าที่ป้อนเข้ามาทางอินพุต การเปรียบเทียบเริ่มจากบิตสูงมายังบิตต่ำเสมอ เมื่อครบทุกบิตวงจร SAR จะส่งสัญญาณสิ้นสุดกระบวนการออกไปที่ขาควบคุมแล้วได้สัญญาณดิจิทัลเอาต์พุตที่สัมพันธ์กับค่า V_i ทางด้านอินพุต

หลักการประมาณค่าจะทำโดยวิธีการชั่งน้ำหนัก สมมุติว่าเอคิซีเป็นขนาด 3 บิตเทียบค่าตัวถ่วงน้ำหนัก เป็น 4 กิโลกรัม 2 กิโลกรัม และ 1 กิโลกรัม ตามลำดับ สำหรับลอจิกจาก 111 ถึง 000 สมมุติว่า V_i เป็น 6.5 โวลต์เทียบกับน้ำหนัก 6.5 กิโลกรัม ซึ่งเป็นค่าที่ต้องการหา นำของที่ไม่ทราบค่านี้ขึ้นวางบนตาชั่งเอาตัวถ่วงขนาด 4 กิโลกรัมมาถ่วงตาชั่ง น้ำหนัก 6.5 กิโลกรัมมีค่ามากกว่า 4 กิโลกรัมจะต้องเซตบิตสูงสุดของ SAR เป็นลอจิก "1" โดยใช้สัญญาณคล็อกควบคุม 1 พัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดงแผนผังและรูปคลื่นของวงจรเอดีซีแบบประมาณค่าต่อเนื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอจิกเอาต์พุตของวงจร SAR จะเป็น 100 หลังจากนี้หากเพิ่มตัวถ่วงที่มีขนาด 2 กิโลกรัมเข้าไปจะได้น้ำหนักตัวถ่วงรวมเป็น 6 กิโลกรัม เปรียบเทียบกับ 6.5 กิโลกรัมปรากฏว่าน้ำหนักที่ไม่ทราบค่ามากกว่าอีก วงจร SARA จะเซตบิตขึ้นมาเป็นลอจิก “1” โดยใช้สัญญาณบิตล็อกที่ 2 ทำให้เกาต์พุตของวงจร SARA เป็น 110 ครั้งหลังสุดนั้นทดลองเพิ่มน้ำหนักตัวถ่วงอีก 1 กิโลกรัม เปรียบเทียบกับ 6.5 กิโลกรัมปรากฏว่าน้ำหนักที่ไม่ทราบค่าน้อยกว่า 7 กิโลกรัม วงจร SAR จะเซตบิตต่ำสุดเป็นลอจิก “0 “ ด้วยคีย์คพลัสที่ 3 ได้ลอจิกเอาต์พุตเป็นลอจิก 110 ซึ่งเป็นค่าที่สัมพันธ์กับค่าสัญญาณอะนาลอกทางด้านอินพุต เวลาที่ใช้ในการแปลงค่าจะแปรผันตามจำนวนบิตและความถี่ของสัญญาณคีย์คพลัส หาได้จากสูตร

$$T_c = T (n+1)$$

กำหนดให้ T_c คือค่าช่วงเวลาที่ใช้ในการแปลงค่าใน 1 รอบ

T คือค่าช่วงเวลา 1 คาบของสัญญาณคีย์คพลัส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

หลักการทํางานของ 8051 ไมโครคอนโทรลเลอร์

8051 ไมโครคอนโทรลเลอร์จริงๆแล้วจะรวมตระกูล 8031 ถึง 8751 ทั้งหมด ซึ่งเป็นพวก NMOS และจะมีส่วนประกอบของ CMOS ใน Package หลายชนิด

รุ่นที่ปรับปรุงใหม่ 8052 ซึ่งตระกูลนี้มีหลายชนิด และมีชนิดหนึ่งที่สามารถ โปรแกรมด้วย ภาษา BASIC รุ่นนี้เกิดจากความตองการของผู้ผลิต ที่ไม่ต้องการให้เกิดช่องว่างทางการตลาดจึงต้องมี หลายๆแบบ ในที่นี้เราจะศึกษารุ่น 8051 ซึ่งมี 40 ขา และสามารถตรวจสอบโดยตรงจาก Databook บล็อก โค้ดแกรมในรูปแบบ 6.1 ก แสดงลักษณะต่างๆของไมโครคอนโทรลเลอร์ดังนี้คือ

- รอม แรม ภายใน
- I/O พอร์ต กับขาที่โปรแกรมได้
- ไทม์เมอร์และเคาน์เตอร์
- การสื่อสารข้อมูลอนุกรม

รูปนี้แสดงส่วนของ CPU คือโปรแกรมเคาน์เตอร์, วงจรสัญญาณนาฬิกา

CPU ขนาด 8 บิตพร้อมรีจิสเตอร์ A, B

PC ขนาด 16 บิต และ Data pointer (DPTR)

โปรแกรม Status word (PSW) 8 บิต

สแตคพอยน์เตอร์ 8 บิต

รอม หรือ EPROM ภายใน 8751 มี 0 ไบต์ 8051 มี 4K ไบต์

- แรมภายใน 128 ไบต์ ประกอบด้วย
- รีจิสเตอร์ 4 แบนด์ แต่ละแบนด์ประกอบด้วย 8 รีจิสเตอร์
- มี 16 ไบต์ ที่สามารถเข้าถึงในระดับบิต
- หน่วยความจำข้อมูลใช้งานทั่วไป 80 ไบต์

32 ขาอินพุท/เอาต์พุท ของพอร์ต P0-P3 (พอร์ตละ 8 บิต)

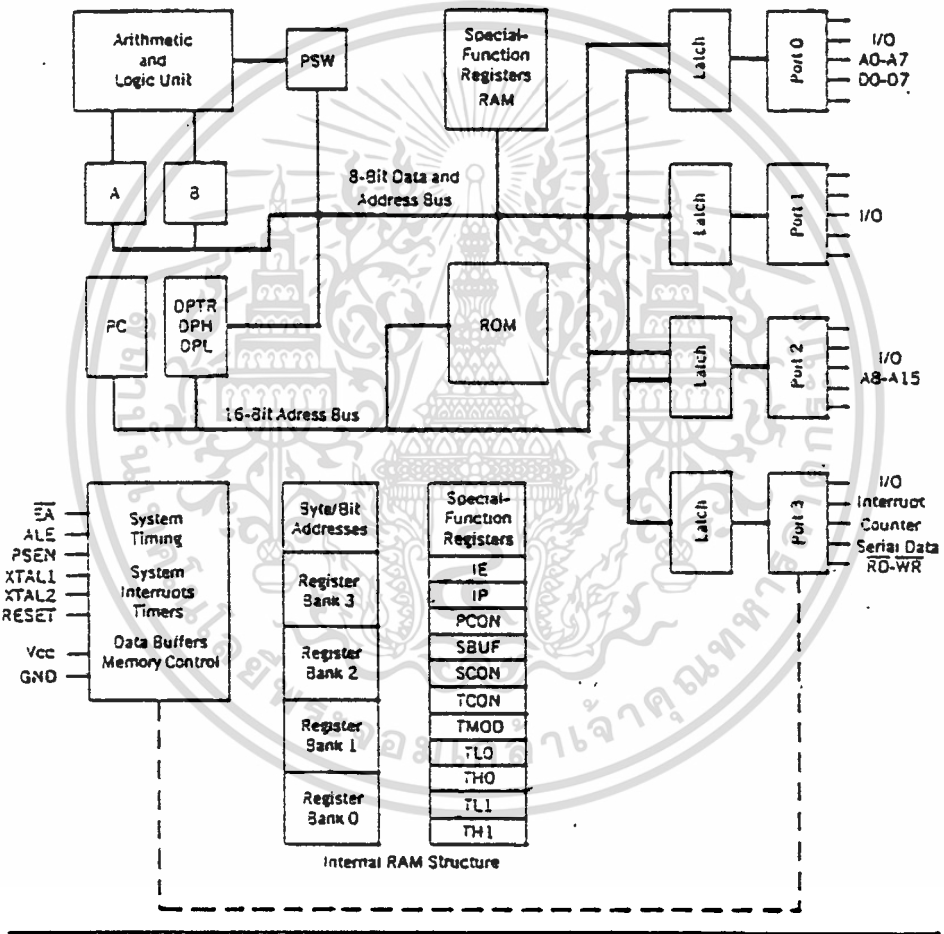
ไทม์เมอร์/เคาน์เตอร์ 2 ตัวคือ T0,T1

ตัวรับส่งข้อมูลอนุกรมซึ่งแยกจากกัน :SBUF

รีจิสเตอร์ควบคุม :TCON, TMOD, SCON, PCON, IP, IE

แหล่งอินเทอร์รัพท์ภายใน 3 แหล่ง ภายนอก 2 แหล่ง

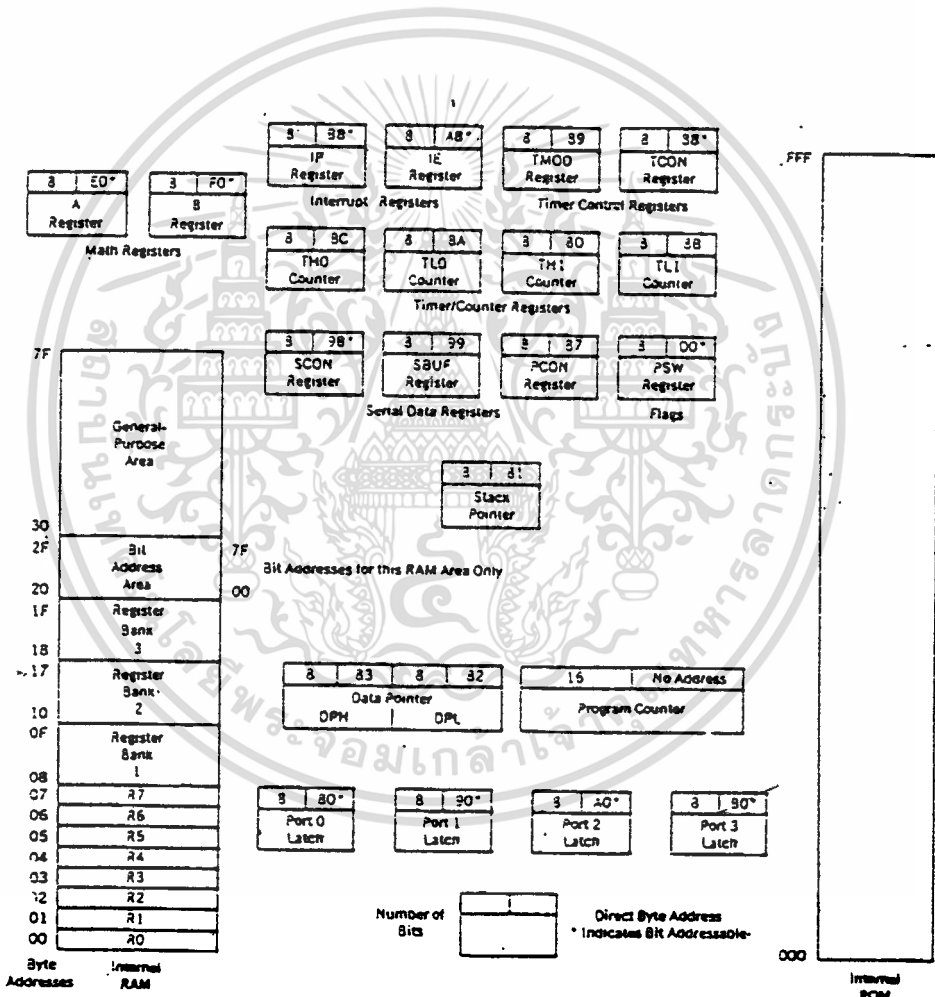
ออสซิลเลเตอร์และวงจรถ่ายสัญญาณนาฬิกา



รูป 8.1 ก แสดงบล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8051 รุ่นที่โปรแกรมได้ในรูปที่ 6.1 ข แสดงให้เห็นว่า 8051 มีทั้งรีจิสเตอร์ 8 บิต และ 16 บิต และตำแหน่งของหน่วยความจำ 8 บิต รีจิสเตอร์และตำแหน่งความจำนี้สามารถใช้ได้โดยใช้โปรแกรมคำสั่ง โปรแกรมคำสั่งต้องควบคุมทั้งรีจิสเตอร์ และทางเดินข้อมูลดิจิทัลใน 8051 ขณะที่ตำแหน่งความจำอยู่นอก 8051



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 6.1 ข แนวคิดการโปรแกรม อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รุ่นที่ซับซ้อนโดยจำนวนรีจิสเตอร์ที่ใช้งานพิเศษ ซึ่งรุ่นพวกนี้จะแนะนำเป็นชุดแรกตอนนี้กลับไป
ไปที่รุ่นที่ต้องการที่มีอยู่ในส่วนที่เหลือ

รีจิสเตอร์เกือบทั้งหมดมีหน้าที่เฉพาะ ซึ่งจะใช้บล็อกกับสัญลักษณ์แทน เช่น A หรือ TH หรือ PC เป็นต้น นอกจากนี้ยังมีสิ่งที่ไม่สามารถแยกจากกันได้คือ รม และ แรมภายใน ซึ่งรวมกันเป็นบล็อกขนาดใหญ่

รีจิสเตอร์แต่ละตัวยกเว้น PC จะเข้าถึงด้วยแอดเดรส 1 ไบต์ รีจิสเตอร์บางตัวที่มีเครื่องหมาย * ในรูป 6.1 ข คือสามารถเข้าถึงในระดับไบต์และระดับบิตคำสั่งซอฟต์แวร์โดยทั่วไปจะชี้รีจิสเตอร์โดยแอดเดรส หรือ สัญลักษณ์

Port 1 Bit 0	1	P1.0	Vcc	40	+5v
Port 1 Bit 1	2	P1.1	(AD0) P0.0	39	Port 0 Bit 0 (Address/Data 0)
Port 1 Bit 2	3	P1.2	(AD1) P0.1	38	Port 0 Bit 1 (Address/Data 1)
Port 1 Bit 3	4	P1.3	(AD2) P0.2	37	Port 0 Bit 2 (Address/Data 2)
Port 1 Bit 4	5	P1.4	(AD3) P0.3	36	Port 0 Bit 3 (Address/Data 3)
Port 1 Bit 5	6	P1.5	(AD4) P0.4	35	Port 0 Bit 4 (Address/Data 4)
Port 1 Bit 6	7	P1.6	(AD5) P0.5	34	Port 0 Bit 5 (Address/Data 5)
Port 1 Bit 7	8	P1.7	(AD6) P0.6	33	Port 0 Bit 6 (Address/Data 6)
Reset Input	9	RST	(AD7) P0.7	32	Port 0 Bit 7 (Address/Data 7)
(Receive Data) Port 3 Bit 0	10	P3.0(RXD)	(Vpp)/EA	31	External Enable
(XMIT Data) Port 3 Bit 1	11	P3.1(TXD)	(PROG)ALE	30	Address Latch Enable
(Interrupt 0) Port 3 Bit 2	12	P3.2(INT0)	PSEN	29	Program Store Enable
(Interrupt 1) Port 3 Bit 3	13	P3.3(INT1)	(A15)P2.7	28	Port 2 Bit 7 (Address 15)
(Timer 0 Input) Port 3 Bit 4	14	P3.4 (T0)	(A14)P2.6	27	Port 2 Bit 6 (Address 14)
(Timer 1 Input) Port 3 Bit 5	15	P3.5 (T1)	(A13)P2.5	26	Port 2 Bit 5 (Address 13)
(Write Strobe) Port 3 Bit 6	16	P3.6 (WR)	(A12)P2.4	25	Port 2 Bit 4 (Address 12)
(Read Strobe) Port 3 Bit 7	17	P3.7 (RD)	(A11)P2.3	24	Port 2 Bit 3 (Address 11)
Crystal Input 2	18	XTAL2	(A10)P2.2	23	Port 2 Bit 2 (Address 10)
Crystal Input 1	19	XTAL1	(A9)P2.1	22	Port 2 Bit 1 (Address 9)
Ground	20	Vss	(A8)P2.0	21	Port 2 Bit 0 (Address 8)

รูป 6.2 แสดงการกำหนดขา DIP ของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาของ 8051 ในรูป 6.2 ทั้งชื่อเต็ม และชื่อย่อของสัญญาณต่างๆในแต่ละขา นี่เป็นสิ่งที่สำคัญที่ควรจำไว้ว่ามีหลายขาที่ใช้มากกว่า 1 ฟังก์ชัน อีกหน้าที่ได้แสดงไว้ในวงเล็บ แต่ไม่ใช่พร้อมกัน

โปรแกรมคำสั่ง หรือขาที่ต่ออยู่เป็นตัวกำหนดการใช้งานขาที่มีหลายฟังก์ชัน เช่น พอร์ต 3 บิต 0 (P3.0) อาจเป็นขา I/O หรือขาอินพุท (RXD) ไปยัง SBUF (รีจิสเตอร์ตัวรับข้อมูลอนุกรม) ผู้ออกแบบระบบจะตัดสินใจว่าจะใช้ฟังก์ชันไหน และออกแบบฮาร์ดแวร์และซอฟต์แวร์ให้ตรงกับฟังก์ชัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

หลักการบันทึกข้อมูล

ในการบันทึกข้อมูลนั้น เราจะบันทึกข้อมูลโดยใช้โปรแกรมติดต่อ ที่เขียนขึ้นจากภาษา C หลักการเขียนนั้น ซึ่งปรกติสัญญาณข้อมูลทีมาจาก เอ๊าท์พุท ของ ไมโครคอนโทรเลอร์ จะเป็นสัญญาณอนุกรม ซึ่ง baud rate 2400 Hz โดยเรากำหนดการรับข้อมูล เมื่อทำการเปิดเครื่องรับบันทึกข้อมูล เครื่องจะบันทึกข้อมูลตามวันเวลาที่บันทึก และจะตั้งชื่อ file ตามวันเวลาที่บันทึก โดยจะบันทึกจาก channel แรก จนครบ 4 channel และจะการบันทึกไปเรื่อยๆ ซึ่งการบันทึกนี้จะทำการบันทึกทุกๆ 10 วินาที ส่วนโปรแกรมจะอยู่ในส่วนของภาค ผนวก

การใช้งาน

เริ่มตั้งแต่การเชื่อมต่อเครื่องทางด้านภาครับกับ คอมพิวเตอร์ โดยใช้สายการเชื่อมต่อแบบอนุกรม (db 9) เข้าคอมพิวเตอร์ ของคอมพิวเตอร์

การเข้าโปรแกรมบันทึก ทำได้โดยเรียก file thesis.exe จากนั้นเครื่องก็จะทำการบันทึก

การอ่านข้อมูล ข้อมูลที่ทำการบันทึกตามวันเวลาที่ทำการบันทึกนั้นจะอยู่ในรูปของ text file ซึ่งเราสามารถเปิดอ่านได้จาก โปรแกรม edit ของ dos หรือ โปรแกรมอื่นๆที่สามารถ เปิด text file ได้ โดยชื่อของ text file จะเป็นไปตามวันเวลาที่ทำการบันทึก

การเลิกใช้โปรแกรม เพียงกด Esc ก็จะสามารถออกจากโปรแกรมบันทึก

บทที่ 8

บทสรุปและผลการทดลอง

ผลการทดลอง

เมื่อนำสัญญาณจากเครื่องวัด (เป็นแรงดัน) มาส่ง จะได้ผลทางด้านเครื่องรับดังตารางข้าง

แรงดันที่ส่ง (v.)	แรงดันที่รับได้ (v.)
5 v.	5 v.
3 v.	3 v.
2 v.	2 v.
1 v.	1 v.
0 v.	0 v.

บทสรุป

จากการสร้างระบบตรวจสอบคุณภาพน้ำเครื่องนี้ ทางผู้จัดทำได้จำกัดแรงอินพุทไว้เพียง 5 v. เท่านั้น เพราะฉะนั้นจึงไม่ควรป้อนเกิน 5 v. เครื่องนี้จะมีความยุ่งยากตรงภาค รับ - ส่ง เนื่องจากมีสัญญาณรบกวนมาก จึงยากแก่การตีเทคสัญญาณให้ถูกต้อง ถ้าตีเทคสัญญาณผิดพลาดก็จะทำให้ไมโครคอนโทรลเลอร์ทำงานผิดพลาดได้

อุปสรรคสำคัญอีกประการหนึ่งคือ เครื่องที่ใช้วัดความถี่ เนื่องจากการทำเครื่องที่เกี่ยวกับ FSK จะต้องใช้ความเที่ยงตรงของความถี่สูงเครื่องมือจึงเป็นอุปสรรคที่สำคัญมาก (เนื่องจากเครื่องมือมีน้อย) อุปกรณ์เกี่ยวกับ FSK ก็หายากด้วย ถ้าหากผู้อ่านหรือผู้ที่มีความสนใจต้องการที่จะนำไปศึกษาหรือนำไปพัฒนาต่อก็สามารถที่จะติดผู้จัดทำด้วยความยินดีอย่างสูง

หนังสืออ้างอิง

รัชนัย อินทุโส และ ไชยภพ อินทุโส . ไมโครคอนโทรลเลอร์ 8051 กรุงเทพฯ

พิเชษฐ ฤทธิสุนทร .เทคนิคการรับส่งข้อมูล ดิจิตอล FSK และ แนวทางการออกแบบใช้งาน.
ELECTRONIC WORLD. ฉบับ ที่ 125 กรุงเทพฯ

นิพนธ์ ศิริรัตน์ . MCS - 51 กับ LCD. เซมิคอนดักเตอร์ ฉบับ ที่ 121 ต.ค 35 กรุงเทพฯ

S. Bandyopadhyay , U.K. Bhattacharya , S. Niyogi,P. SOM , and D.patranabis.”instrumentation for
Continuos In Situ Monitoring of Water Quality”, IEEE Trasactions on instrumentation and
measurement . Vol .3. June 1989

Linear Applications Handbook , 1986



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

โปรแกรมส่วนควบคุม CPU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include <stdio.h>
#include <son51.h>

#define NORMAL 0x00
#define READ_BUSY_LCD 0x02
#define WRITE_RAM 0x04
#define MASK_BIT_7 0x80
#define DATA 0xF4 /* data check OME */
#define CH_MAX 4

void delay(unsigned int time);
void check_busy(unsigned char lcd_num);
void display(unsigned char show);
void init_lcd();
void calculate();
void recv_data();
void check();
/* void send_data(); */

idata unsigned char rs_rw,status,analog[CH_MAX];
idata unsigned char buf_dis[20],channel;
idata float buffer[CH_MAX];
idata unsigned int i=0;
idata unsigned int n=0;

/* ----- BEGIN ----- */

void delay(unsigned int time) {
    do {
        time--;
    } while (time > 0);
}

void check_busy(unsigned char lcd_num) {
    idata unsigned char temp0;

    P1 = lcd_num|rs_rw;
    P1 = 0x00|rs_rw;

    P2 = 0xFF;
    temp0 = rs_rw;
    rs_rw = READ_BUSY_LCD;
    do {
        P1 = lcd_num|rs_rw;
        status = P2 & MASK_BIT_7;
        P1 = 0x00|rs_rw;
    } while (status != 0); /* check busy */

    rs_rw = temp0;
    P1 = lcd_num|rs_rw;
}

void init_lcd() {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

delay(1);
rs_rw = NORMAL;
P2 = 0x3c;
P1 = 0x01|rs_rw;
P0 = 0x00|rs_rw;
delay(1);
P2 = 0x3c;
P1 = 0x01|rs_rw;
P1 = 0x00|rs_rw;
delay(1);
P2 = 0x3c;
check_busy(1);
P2 = 0x3c; /* function set */
check_busy(1);
P2 = 0x08; /* display off */
check_busy(1);
P2 = 0x01; /* display clear */
check_busy(1);
P2 = 0x06; /* entry mode set */
check_busy(1);
P2 = 0x0C; /* display on */
check_busy(1);
delay(1);
}

```

```

void display(unsigned char show) {
idata unsigned char c;

```

```

rs_rw = NORMAL;
P2 = 0x80;
check_busy(show);
rs_rw = WRITE_RAM;
for (c=0;c<16;c++) {
    if (buf_dis[c] < 0x20)
        buf_dis[c] = 0x20;
    if (c == 8) {
        rs_rw = NORMAL;
        P2 = 0xC0;
        check_busy(show);
        rs_rw = WRITE_RAM;
    }
}

```

```

P2 = buf_dis[c];
check_busy(show);
}

```

```

P2 = 0xFF;
for (c=0;c<16;c++) {
    buf_dis[c] = 0x00; }
}

```

```

void recv_data() {
idata unsigned char SYN;

```

```

channel = 0;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SYN = 0x00;                                /* init data check */

        PCON = 0x00;
        SCON = 0x50;
        TMOD = 0x20;
        TH1  = 0xA0;                        /* baud rate = 300 */
        TR1  = 1;

i = 0;
while(RI==0) {
    i++;
    check();
}

SYN = SBUF;                                /* receiver data */
RI = 0;

if(SYN==DATA) {
    channel = 0;
    while(channel < CH_MAX) {
        i = 0;
        while(RI==0) {
            i++;
            check();
        }
        analog[channel] = SBUF;             /* receiver d
        RI = 0;
        channel++;
        i = 0;
    }
}

void calculate() {
    channel = 0;
    while(channel < CH_MAX) {
        buffer[channel] = (float)analog[channel]*5/256;
        if (buffer[channel] >= 4.971) {
            buffer[channel] = 5;
        }
        channel++;
    }
}

void check() {
    if (i >= 10000) {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        if(n==0){
            sprintf(buf_dis,"SEND SYSTEM FAIL");
            display(1);
            delay(20000);
            n=1;
        }
        else {
            sprintf(buf_dis,"");
            display(1);
            delay(20000);
            n=0;
        }
    }
}

```

```

/* void send_data() {
  idata unsigned int i;

```

```

    PCON = 0x00;
    SCON = 0x40;
    TMOD = 0x20;
    TH1 = 0xF4;
    TR1 = 1;

```

```

    TI = 0;
    SBUF = analog[channel];

```

```

    while(TI==0) {
    }
}

```

```

main() {
  idata unsigned int ch;

```

```

    delay(100);
    init_lcd();

```

```

    ch = 0;
    channel = 0;
    RD = 1;
    WR = 1;

```

```

    while (1) {

```

```

        recv_data();
        calculate();

```

```

        if(WR==0) {

```

```

            if(RD==0) ch = 0;
            else ch = 1;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        if(WR==1) {
            if(RD==0) ch = 2;
            else     ch = 3;
        }

        sprintf(buf_dis,"O/P = %.2f Volt",buffer[ch]);
        display(1);

/*      channel = ch;
        send_data(); */

    } /* ----- end while -----
} /* ----- end main ----- */

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุม CPU ภาครับ

```
#include <stdio.h>
#include <son51.h>

#define NORMAL 0x00
#define READ_BUSY_LCD 0x02
#define WRITE_RAM 0x04
#define MASK_BIT_7 0x80
#define DATA 0xF4 /* data check OME */
#define CH_MAX 4

unsigned char putch(unsigned char c);
dataout(char ch1,char ch2,char ch3,char ch4);
delay(unsigned int time);
check_busy(unsigned char lcd_num);
display(unsigned char show);
init_lcd();
calculate();
recv_data();
check();
send_data();

idata unsigned char rs_rw,status,analog[CH_MAX];
idata unsigned char buf_dis[20],channel;
idata float buffer[CH_MAX];
idata unsigned int i=0;
idata unsigned int n=0;

/* ----- BEGIN ----- */
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

delay(unsigned int time) {
    do {
        time--;
    } while (time > 0);
}

```

```

check_busy(unsigned char lcd_num) {
    unsigned char temp0;

```

```

    P1 = lcd_num | rs_rw;

```

```

    P1 = 0x00 | rs_rw;

```

```

    P2 = 0xFF;

```

```

    temp0 = rs_rw;

```

```

    rs_rw = READ_BUSY_LCD;

```

```

    do {

```

```

        P1 = lcd_num | rs_rw;

```

```

        status = P2 & MASK_BIT_7;

```

```

        P1 = 0x00 | rs_rw;

```

```

    } while (status != 0); /* check busy */

```

```

    rs_rw = temp0;

```

```

    P1 = lcd_num | rs_rw;

```

```

}

```

```

init_lcd() {

```

```

    delay(1);

```

```

    rs_rw = NORMAL;

```

```

    P2 = 0x3c;

```

```

    P1 = 0x01 | rs_rw;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

P0 = 0x00lrs_rw;

delay(1);

P2 = 0x3c;

P1 = 0x01lrs_rw;

P1 = 0x00lrs_rw;

delay(1);

P2 = 0x3c;

check_busy(1);

P2 = 0x3c;    /* function set */

check_busy(1);

P2 = 0x08;    /* display off */

check_busy(1);

P2 = 0x01;    /* display clear */

check_busy(1);

P2 = 0x06;    /* entry mode set */

check_busy(1);

P2 = 0x0C;    /* display on */

check_busy(1);

delay(1);
}

```

```
display(unsigned char show) {
```

```
idata unsigned char c;
```

```
rs_rw = NORMAL;
```

```
P2 = 0x80;
```

```
check_busy(show);
```

```
rs_rw = WRITE_RAM;
```

```
for (c=0;c<16;c++) {
```

```
    if (buf_dis[c] < 0x20)
```

```
        buf_dis[c] = 0x20;
```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if (c == 8) {
    rs_rw = NORMAL;
    P2 = 0xC0;
    check_busy(show);
    rs_rw = WRITE_RAM;
}

```

```

P2 = buf_dis[c];
check_busy(show);

```

```

}

```

```

P2 = 0xFF;

```

```

/* for (c=0;c<16;c++) {
    buf_dis[c] =0x00; } */
}

```

```

recv_data() {

```

```

idata unsigned char SYN;

```

```

channel = 0;

```

```

SYN = 0x00; /* mit data check */

```

```

PCON = 0x00;

```

```

SCON = 0x50;

```

```

TMOD = 0x20;

```

```

TH1 = 0xA0; /* baud rate = 300 */

```

```

TR1 = 1;

```

```

i = 0;

```

```

while(RI==0) {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
i++;  
check();  
}
```

```
SYN = SBUF; /* receiver data */
```

```
RI = 0;
```

```
if(SYN==DATA) {
```

```
channel = 0;
```

```
while(channel < CH_MAX) {
```

```
i = 0;
```

```
while(RI==0) {
```

```
i++;
```

```
check();
```

```
}
```

```
analog[channel] = SBUF; /* receiver data */
```

```
RI = 0;
```

```
channel++;
```

```
i = 0;
```

```
}
```

```
}
```

```
}
```

```
calculate() {
```

```
channel = 0;
```

```
while(channel < CH_MAX) {
```

เอกสารนี้ใช้เผยแพร่เพื่อส่งเสริมงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

buffer[channel] =((float)analog[channel]*5)/255;
channel++;
    }

}

```

```

check() {

```

```

if (i >= 20000) {
    if(n==0){
        sprintf(buf_dis,"SEND SYSTEM FAIL");
        display(1);
        delay(20000);
        n=1;
    }
    else {
        sprintf(buf_dis,"");
        display(1);
        delay(20000);
        n=0;
    }
}
}

```

```

dataout(unsigned char ch1,
        unsigned char ch2,
        unsigned char ch3,

```

เอกสารนี้ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
{  
  
}
```

```
send_data() {
```

```
idata unsigned char s,d=0;
```

```
idata char buffer[3];
```

```
PCON = 0x00; /* init serial port */
```

```
SCON = 0x40;
```

```
TMOD = 0x20;
```

```
TH1 = 0xA0; /* baud rate = 300 */
```

```
TR1 = 1;
```

```
putch('!');
```

```
for (channel=0; channel < 4; channel++)
```

```
{
```

```
printf(buffer,"%02X", analog[channel]);
```

```
putch(buffer[0]);
```

```
putch(buffer[1]);
```

```
putch(',');
```

```
}
```

```
}
```

```
unsigned char putch(unsigned char c)
```

```
{
```

```
TI = 0;
```

เอกสาร SBUF = c; สารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

while (TI == 0)
    ;
}

main() {
idata unsigned int ch;
idata unsigned char x;

```

```

delay(100);
init_lcd();

```

```

ch = 0;
channel = 0;
RD = 1;
WR = 1;

```

```

while (1) {

```

```

    recv_data();
    calculate();
    RD = 1;
    WR = 1;

```

```

    if(WR==0) {
        if(RD==0) ch = 0;
        else ch = 1;
    }

```

```

    if(WR==1) {
        if(RD==0) ch = 2;
        else ch = 3;
    }

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
sprintf(buf_dis,"O/P = %.2f Volt\r",buffer[ch]);
```

```
display(1);
```

```
delay(1000);
```

```
send_data();
```

```
 } /* ----- end while ----- */
```

```
 } /* ----- end main ----- */
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

void display();
void savefile();
char *getfilename()
{
    return filename;
}

};

equip::equip(int x, int y)
{
    Time T;
    Date D;

    X = x;
    Y = y;

    sprintf(filename,"%02d%02d%02d.txt", T.hour(), T.minute(),T.second());
    fi = fopen(filename,"wt");
    fprintf(fi," File %02d%02d%02d.txt \n\n", T.hour(), T.minute(),T.second());
    fprintf(fi," Time: %02d:%02d:%02d\n Date: %02d/%02d/%02d\n\n",
            T.hour(), T.minute(),T.second(),D.Day(), D.Month(), D.Year());
    fprintf(fi," Channel1 Channel2 Channel3 Channel4\n");
    fclose(fi);
};

void equip::get()
{
    int i;
    char buffer[50];
    char tmp = 0;

```

เอกสารนี้เป็นทรัพย์สินของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

gotoxy(2,25);
printf("Try Reading...  ");

while(!kbhit() && tmp != '!')
{
    s >> tmp;
}

while(kbhit())
    getch();

for (i = 0; i < 15; i++)
{
    while(!kbhit())
    {
        s >> tmp;
        if (tmp != -1)
            break;
    }
    while(kbhit())
        getch();

    buffer[i] = tmp;
}

buffer[16] =0;
sscanf(buffer,"%02x,%02x,%02x,%02x",ch, ch+1,ch+2,ch+3);
gotoxy(2,25);
printf("Sucessful Reading   %c",7);
};

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

void equip::display()
{
    for (int i = 0; i < 4; i++)
    {
        gotoxy(X,Y+i);
        printf("Channel %d : %5.2f Volt", i+1, (((float) ch[i])*5.0)/255.0);
    }
}

```

```

void equip::savefile()
{
    Time T;

    fi = fopen(filename,"a+t");
    fprintf(fi," %02d:%02d:%02d %8.2f %8.2f %8.2f %8.2f\n",
        T.hour(),
        T.minute(),
        T.second(),
        (((float) ch[0])*5.00)/255.0,
        (((float) ch[1])*5.00)/255.0,
        (((float) ch[2])*5.00)/255.0,
        (((float) ch[3])*5.00)/255.0);
    fclose(fi);
}

```

/***/

```

void border(int fg, int bg, int x1,int y1, int x2, int y2)
{
    int i;

```

window(x1,y1,x2,y2);

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
textcolor(fg);
textbackground(bg);
clrscr();
window(1,1,80,25);
```

```
for (i = x1; i < x2; i++)
```

```
{
    gotoxy(i, y1);
    putchar('0');
    gotoxy(i, y2);
    putchar('0');
}
```

```
for (i = y1; i < y2; i++)
```

```
{
    gotoxy(x1,i);
    putchar('1');
    gotoxy(x2,i);
```

```
putchar('1');
```

```
    }
    gotoxy(x1,y1); putchar('1');
    gotoxy(x2,y1); putchar('1');
    gotoxy(x1,y2); putchar('1');
    gotoxy(x2,y2); putchar('1');
```

```
}
```

```
/******
```

```
void main(void)
```

```
{
```

```
    unsigned char EXIT = FALSE;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

unsigned char WROTE = FALSE;

equip eq(42,12);           // start comm port

// Clear screen and draw new screen
_setcursortype(_NOCURSOR);
textcolor(14);
textbackground(1);
clrscr();

border(14, 3, 1, 1, 80,24);
border(14, 1, 3, 2, 78,5);
border(14, 1, 8, 10, 26, 14);
border(14, 1, 40, 10, 65,17);
border(14, 1, 8, 16, 26, 18);

textcolor(14);
gotoxy(14, 3);
cprintf("MONITORING OF WATER QUALITY Copyright(C) 1995 KMITL");

gotoxy(10,10);
cprintf(" Time ");
gotoxy(42,10);
cprintf(" Data ");
gotoxy(10,16);
cprintf(" File ");
gotoxy(10,17);
cprintf(" %s ", eq.getfilename());

// Begin main loop
while (!EXIT)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Time t;
```

```
gotoxy(12,12);
```

```
cprintf(" %02d:%02d:%02d ", t.hour(), t.minute(),t.second());
```

```
if (t.second() %10 == 0)
```

```
{
```

```
    if (!WROTE)
```

```
    {
```

```
        WROTE = TRUE;
```

```
        eq.get(); // Get data from Comm
```

```
        eq.display(); // Display data to screen
```

```
        // if (t.second() == 0) // Write to file every 1 minute
```

```
            eq.savefile();
```

```
    } // if (!WROTE)
```

```
}
```

```
else
```

```
    WROTE = FALSE;
```

```
if (bioskey(1))
```

```
{
```

```
    switch(bioskey(0) & 0xff)
```

```
    {
```

```
        case ESC:
```

```
            EXIT = TRUE;
```

```
            break;
```

```
        default:
```

```
            break;
```

```
    } // switch
```

```
} //if
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
} // while
```

```
textcolor(7);
```

```
textbackground(0);
```

```
_setcursortype(_NORMALCURSOR);
```

```
clrscr();
```

```
}
```



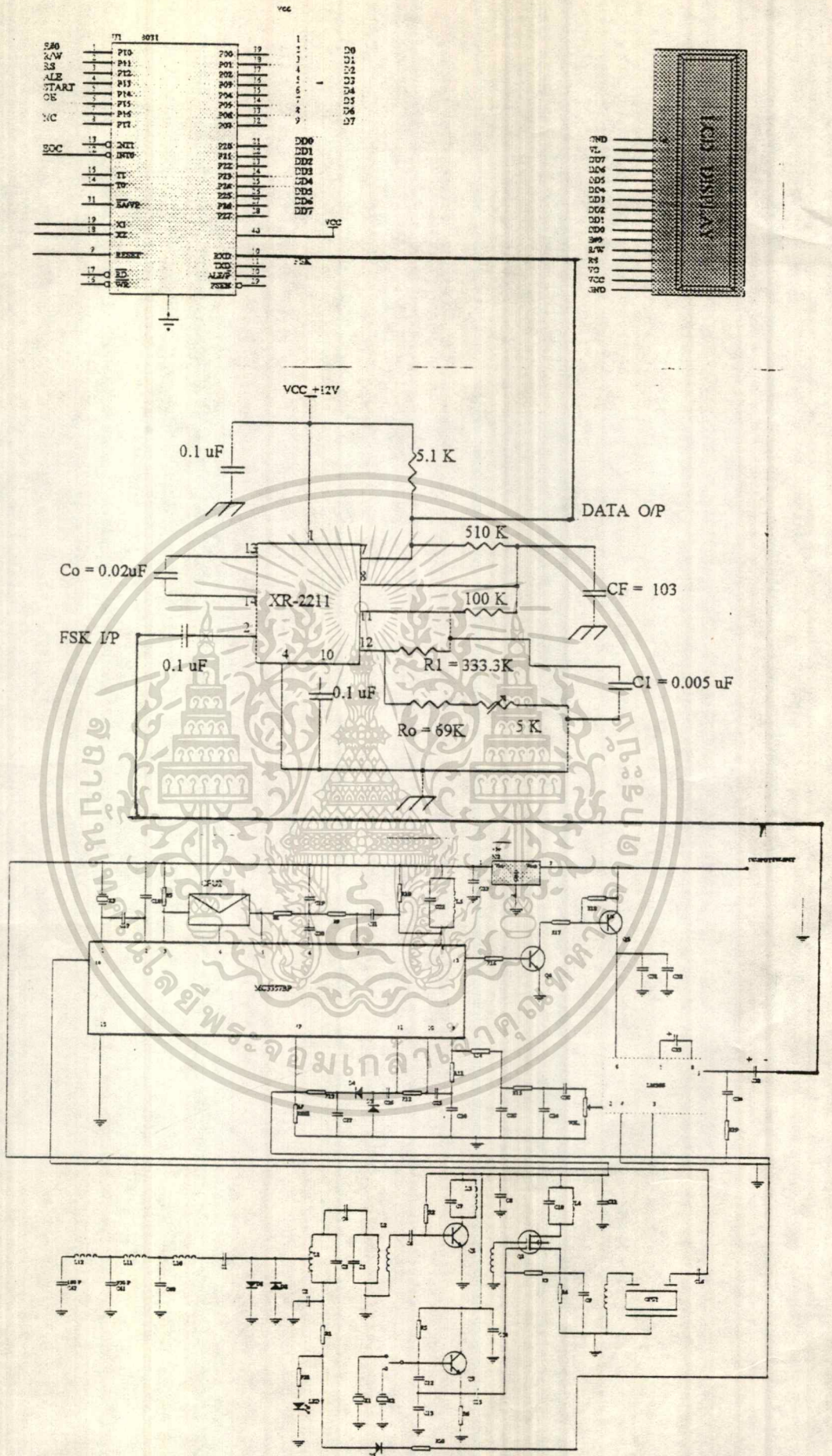
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.

รวมวงจร ทั้งหมดของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 • ภาครับ
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

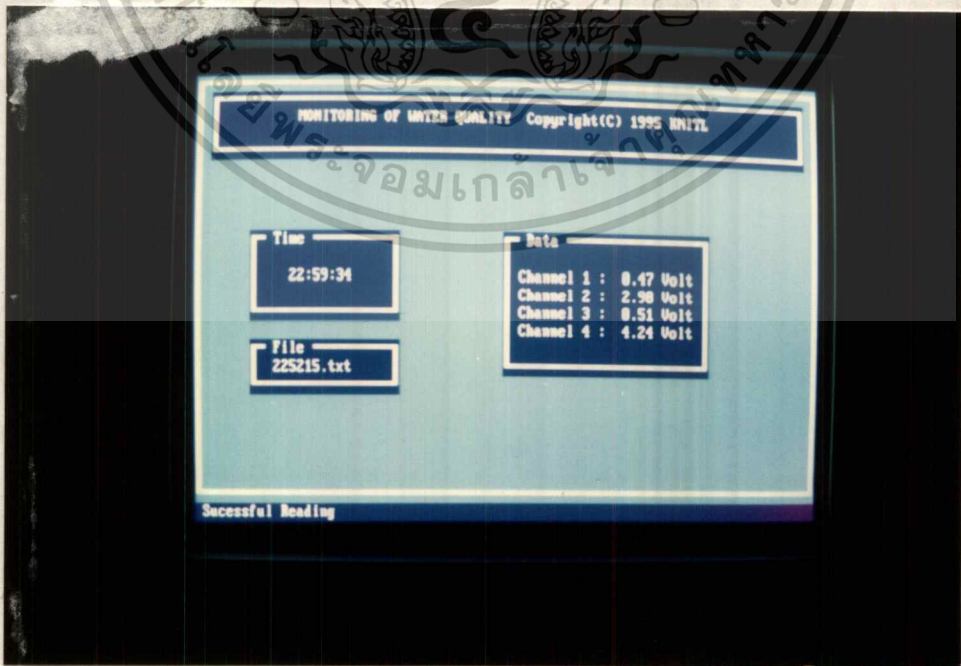


ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

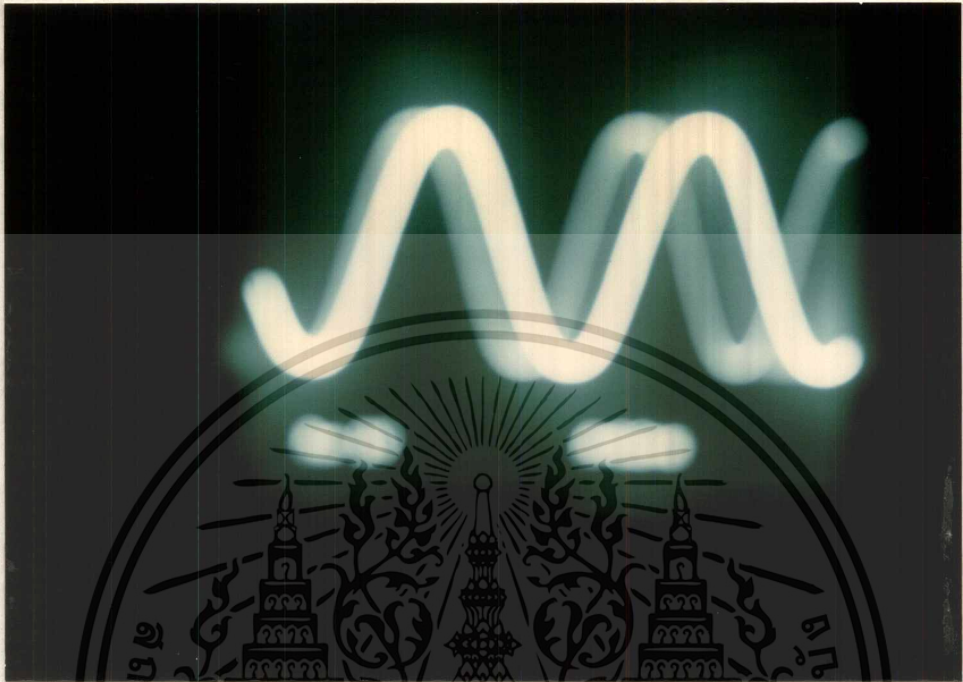


รูปเครื่อง รับ-ส่ง



รูปโปรแกรม บันทึกข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

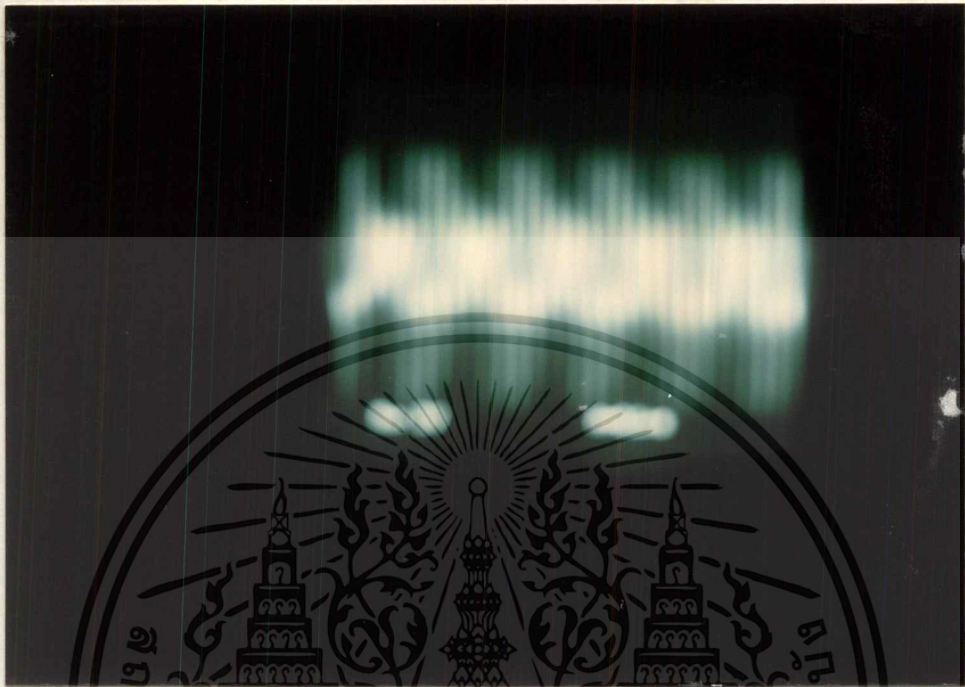


รูปสัญญาณจาก FSK ภาครับ



รูปสัญญาณจาก Microcontroller ภาคส่ง

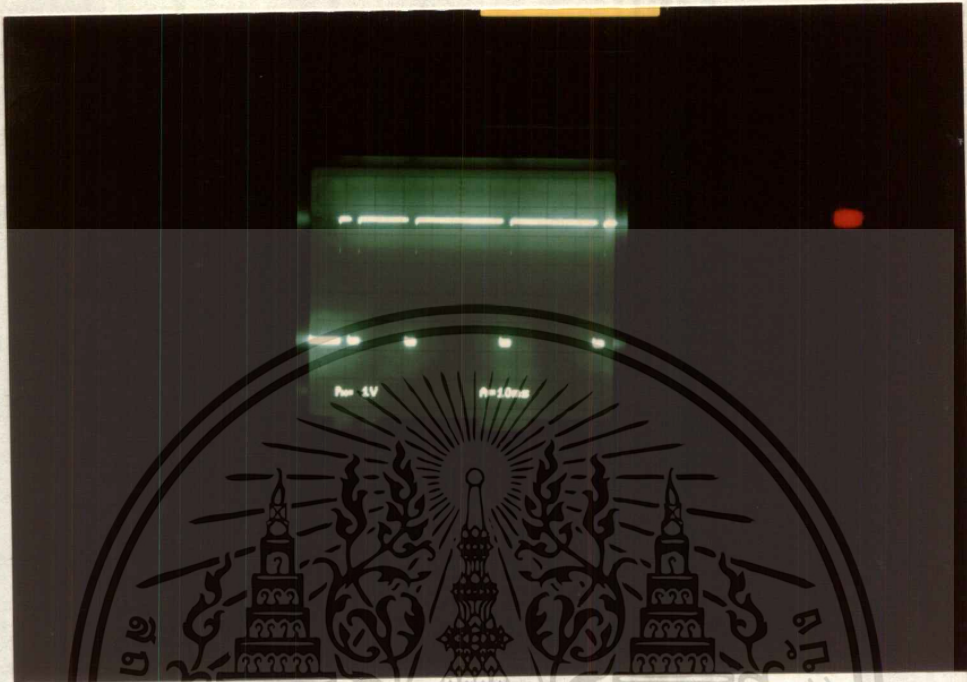
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



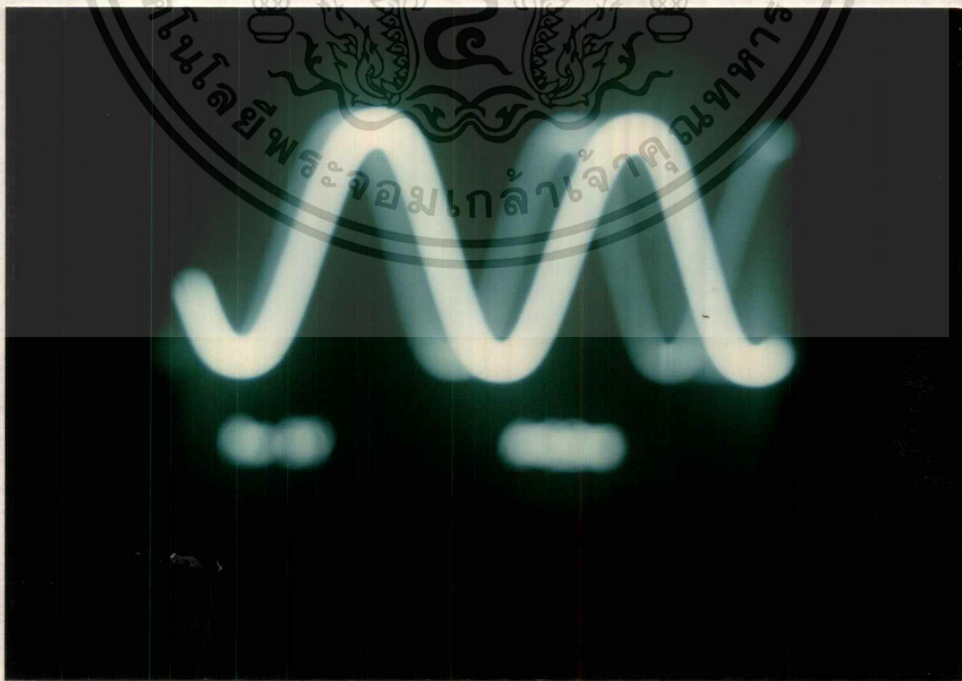
รูปสัญลักษณ์จาก เครื่องส่ง ภาคส่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปสัญลักษณ์จาก เครื่องรับ ภาครับ** อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปสัญญาณจาก Microcontroller ภาคส่ง



รูปสัญญาณจาก FSK ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในหอพักวิทยุเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel-multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8-single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

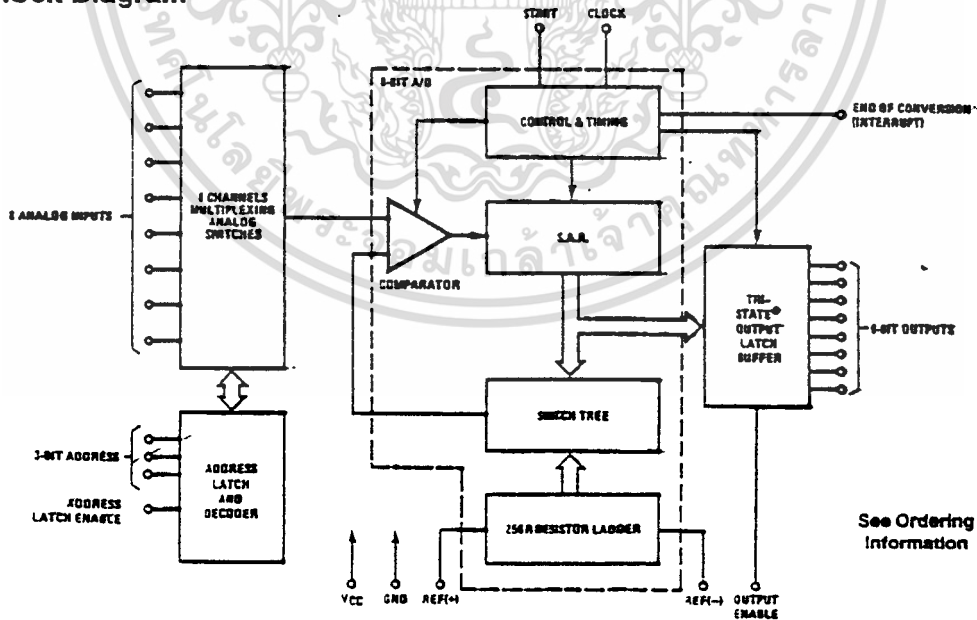
Features:

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span-adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package

Key Specifications:

- Resolution 8 Bits
- Total Unadjusted Error $\pm 1/2$ LSB and ± 1 LSB
- Single Supply 5 V_{DC}
- Low Power 15 mW
- Conversion Time 100 μ s

Block Diagram



See Ordering Information

U/H/5672-1

Absolute Maximum Ratings (Notes 1 & 2)

Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin	-0.3V to ($V_{CC}+0.3V$)
Except Control Inputs	
Voltage at Control Inputs	-0.3V to +15V
(START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	400V

Operating Conditions (Notes 1 & 2)

Temperature Range (Note 1)	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0808CJ	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$
ADC0808CCJ, ADC0808CCN,	
ADC0809CCN	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0808CCV, ADC0809CCV	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
Range of V_{CC} (Note 1)	4.5 V_{CC} to 6.0 V_{CC}

Electrical Characteristics

Converter Specifications: $V_{CC}=5$ $V_{DC}=V_{REF+}$, $V_{REF-}=GND$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK}=640$ kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error	25°C			$\pm 1/2$	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 3/4$	LSB
	ADC0809					
	Total Unadjusted Error	0°C to 70°C			± 1	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 1 1/4$	LSB
	Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		k Ω
	Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	GND-0.10		$V_{CC}+0.10$	V_{CC}
V_{REF+}	Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	$V_{CC}+0.1$	V
$\frac{V_{REF+} + V_{REF-}}{2}$	Voltage, Center of Ladder		$V_{CC}/2-0.1$	$V_{CC}/2$	$V_{CC}/2+0.1$	V
V_{REF-}	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
I_{IN}	Comparator Input Current	$f_c = 640$ kHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ $4.5V \leq V_{CC} \leq 5.5V$, $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ unless otherwise noted
 ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
I_{OFF+}	OFF Channel Leakage Current	$V_{CC}=5V$, $V_{IN}=5V$, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}		10	200 1.0	nA μA
I_{OFF-}	OFF Channel Leakage Current	$V_{CC}=5V$, $V_{IN}=0$, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}	-200 -1.0	-10		nA μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ, $4.5V \leq V_{CC} \leq 5.5V$, $-55^\circ C \leq T_A \leq +125^\circ C$ unless otherwise noted.
 ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN} = 15V$			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN} = 0$	-1.0			μA
I_{CC}	Supply Current	$f_{CLK} = 640 \text{ kHz}$		0.3	3.0	mA
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$	$V_{CC}-0.4$			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$			0.45	V
I_{OUT}	TRI-STATE Output Current	$V_O = 5V$ $V_O = 0$	-3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μS
t_{H1}, t_{H0}	OE Control to Q Logic State	$C_L = 50 \text{ pF}, R_L = 10k$ (Figure 8)		125	250	ns
t_{H1}, t_{H0}	OE Control to Hi-Z	$C_L = 10 \text{ pF}, R_L = 10k$ (Figure 8)		125	250	ns
t_c	Conversion Time	$f_c = 640 \text{ kHz}$, (Figure 5) (Note 7)	90	100	116	μS
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		$8 + 2 \mu S$	Clock Period
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE Output Capacitance	At TRI-STATE Outputs, (Note 12)		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of $7 V_{CC}$.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute $0V_{CC}$ to $5V_{CC}$ input voltage range will therefore require a minimum supply voltage of $4.900 V_{CC}$ over temperature variations, initial tolerance and loading.

Note 5: Total uncalibrated error includes offset, full-scale, linearity, and multibit errors. See Figure 2. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 12.

Note 6: Comparator input current is a bias current into or out of the on-chip stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF capacitance, 1.5 k Ω resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

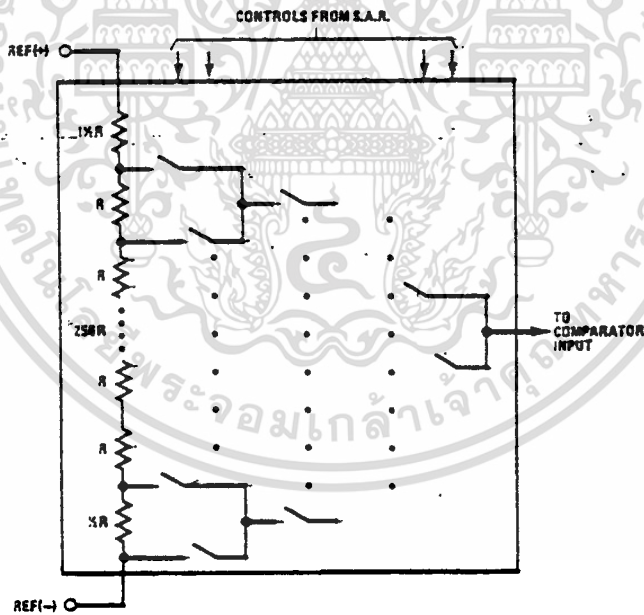
The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network (Figure 1) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $+1/2$ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.



TL/M/5472-2

FIGURE 1. Resistor Ladder and Switch Tree

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion. The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the

comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0806 as measured using the procedures outlined in AN-179.

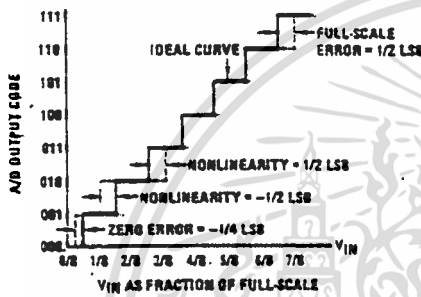


FIGURE 2. 3-Bit A/D Transfer Curve

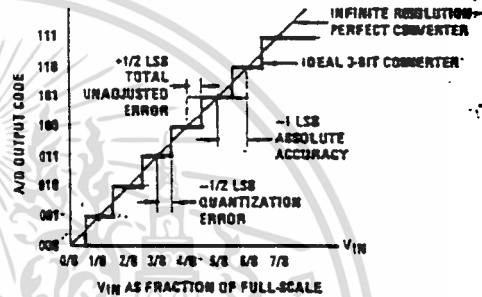


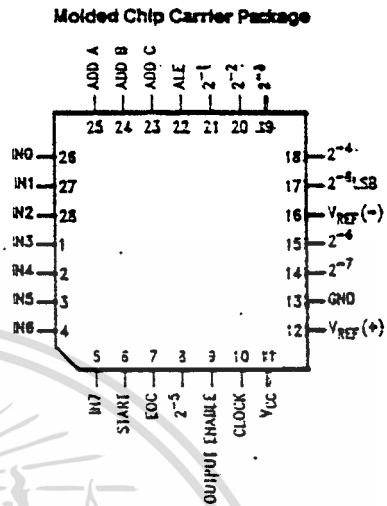
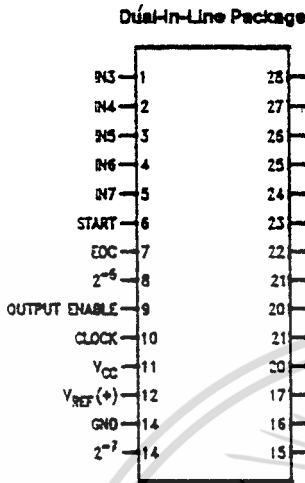
FIGURE 3. 3-Bit A/D Absolute Accuracy Curve



FIGURE 4. Typical Error Curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams



Order Number ADC0808CCN, ADC0809CCN,
ADC0808CCJ or ADC0808CJ
See NS Package J28A or N28A

Order Number ADC0808CCV or ADC0809CCV
See NS Package V28A

Timing Diagram

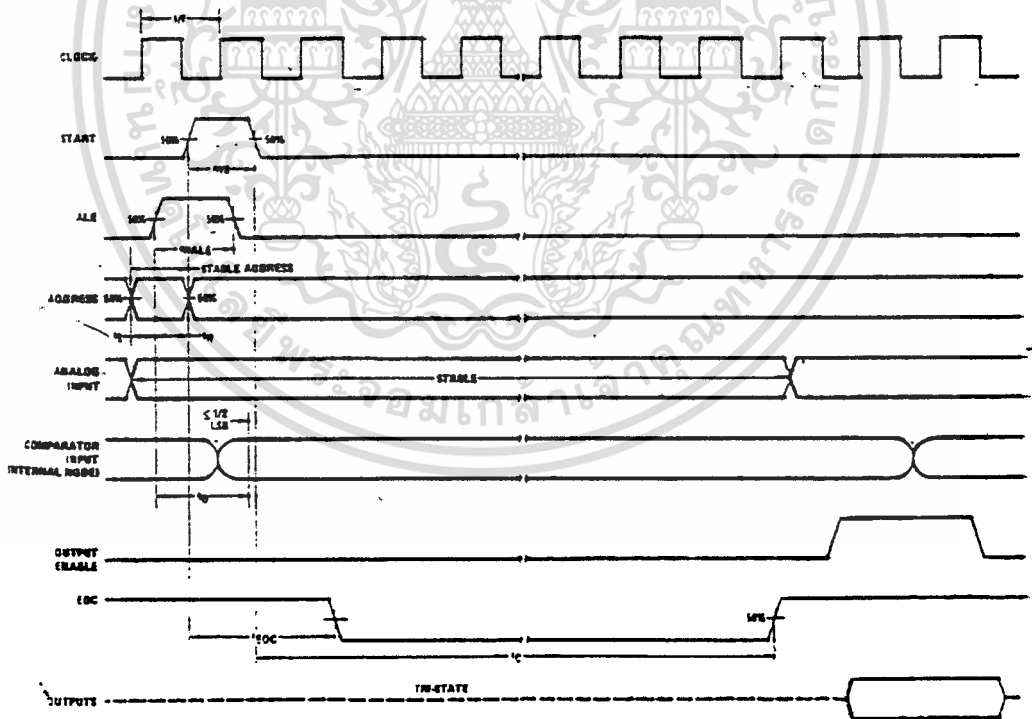


FIGURE 5

TL/H/5672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

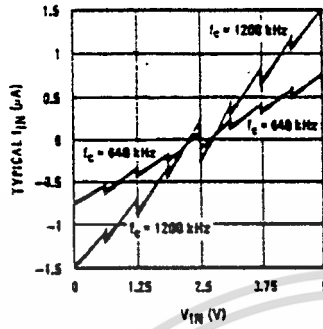


FIGURE 6. Comparator I_{IN} vs V_{IN}
($V_{CC} = V_{REF} = 5V$)

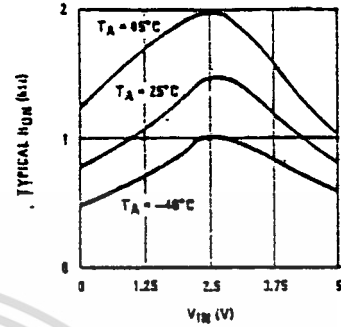


FIGURE 7. Multiplexer R_{ON} vs V_{IN}
($V_{CC} = V_{REF} = 5V$)

TRI-STATE Test Circuits and Timing Diagrams

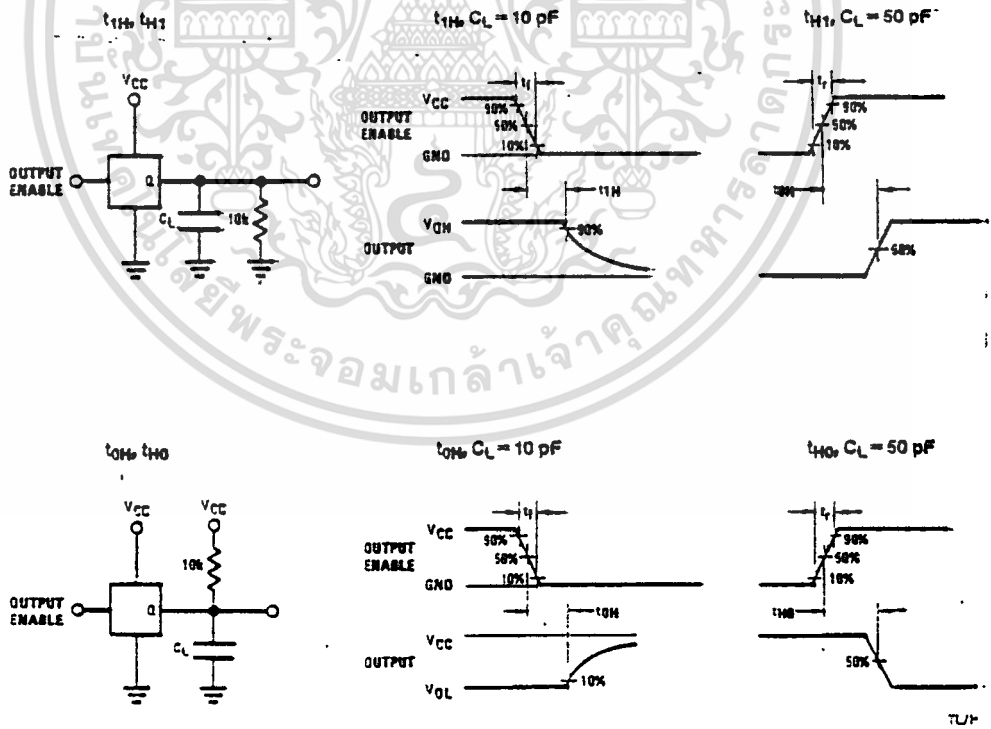


FIGURE 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications information

OPERATION

1.0 RATIOMETRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{FS} - V_Z} = \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808

V_{FS} = Full-scale voltage

V_Z = Zero voltage

D_X = Data point being measured

D_{MAX} = Maximum data limit

D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

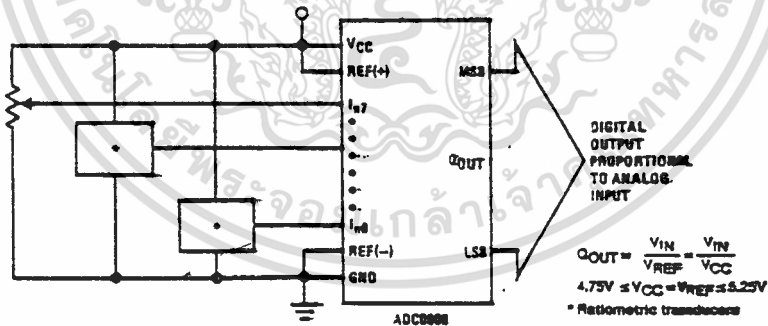


FIGURE 9. Ratiometric Conversion System

Ratiometric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

Applications Information (Continued)

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground-referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamps of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

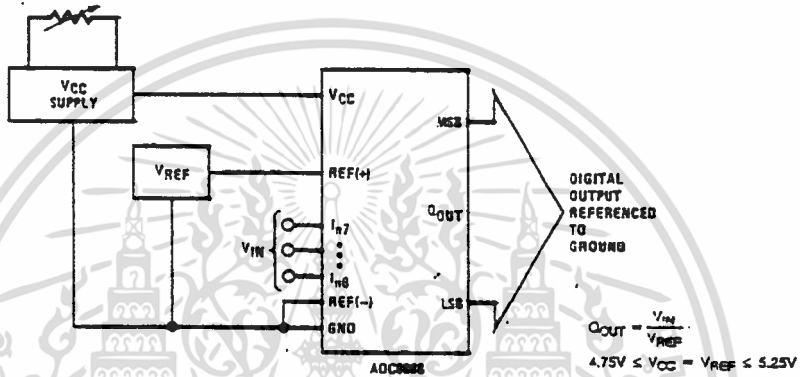


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

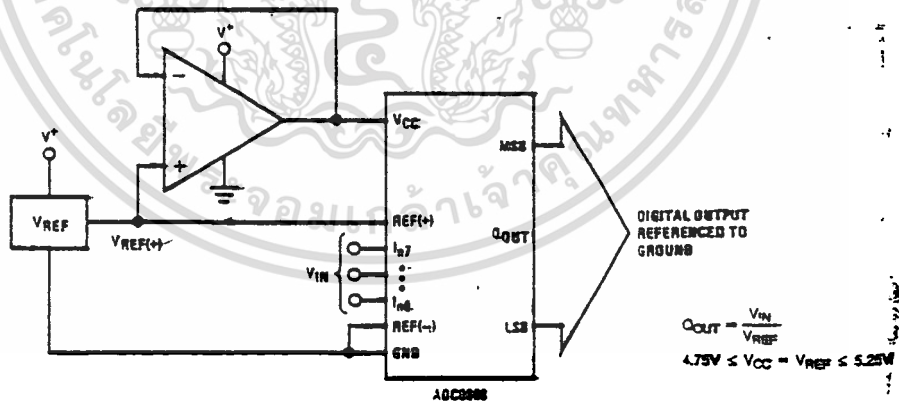


FIGURE 11: Ground Referenced Conversion System with Reference Generating V_{CC} Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

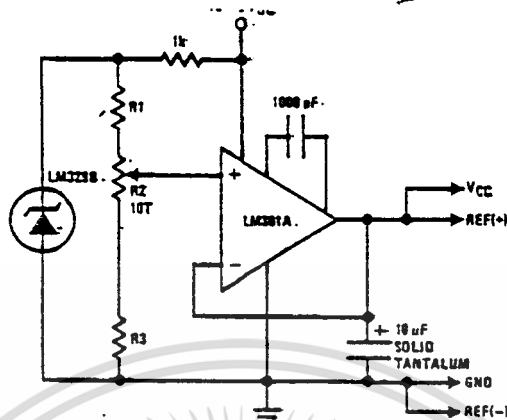


FIGURE 12. Typical Reference and Supply Circuit

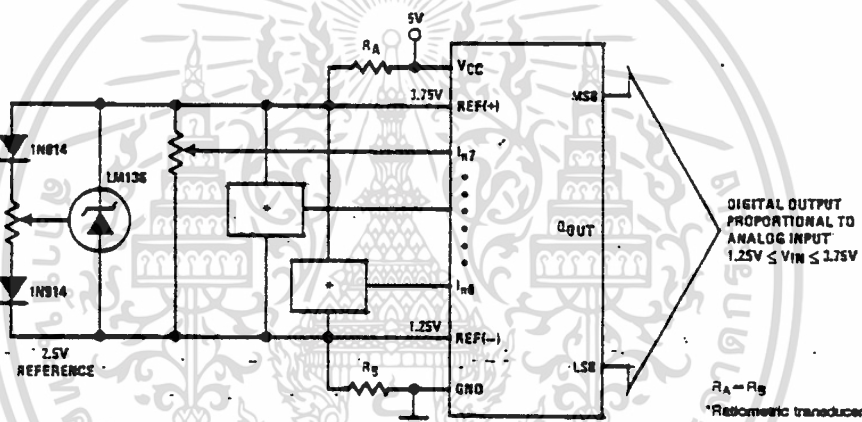


FIGURE 13. Symmetrically Centered Reference

TL/H/5672-9

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and $N+1$ is given by:

$$-V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} - \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref(+)

$V_{REF(-)}$ = Voltage at Ref(-)

V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} + 512$)

4.0 ANALOG COMPARATOR INPUTS

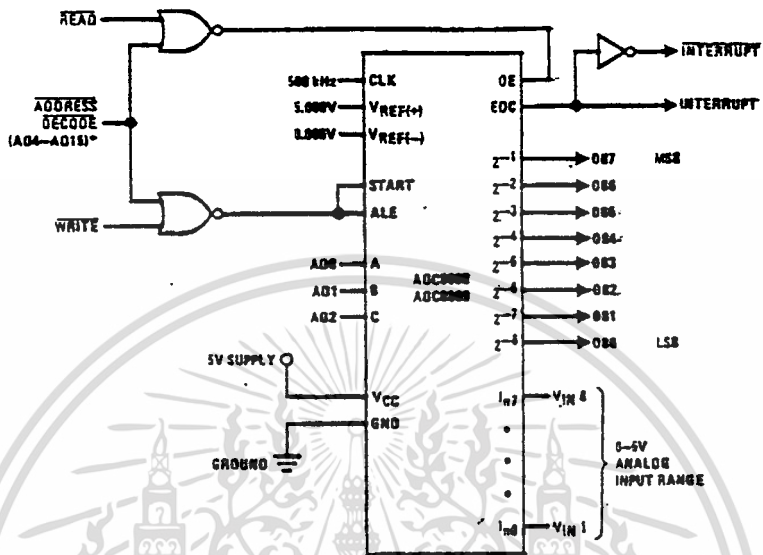
The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.

Typical Application



*Address latches needed for 8085 and SC/MP Interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
Z-80	RD	WR	INT (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA=φ2=R/W	VMA=φ=R/W	IRQA or IRQB (Thru PIA)

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C			-55°C to +1
Error	= 1/2 LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	= 1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FSK Demodulator/Tone Decoder

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01 Hz to 300 kHz. It can accommodate analog signals between 2 mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply provides ratio metric operation for low system performance variations with power supply changes.

The XR-2211 is available in 14 pin DTL ceramic or plastic packages specified for commercial or military temperature ranges.

FEATURES

Wide Frequency Range	0.01 Hz to 300 kHz
Wide Supply Voltage Range	4.5V to 20 V
DTL/TTL/ECL Logic Compatibility	
FSK Demodulation, with Carrier Detection	
Wide Dynamic Range	2 mV to 3 V rms
Adjustable Tracking Range ($\pm 1\%$ to $\pm 80\%$)	
Excellent Temp. Stability	20 ppm/ $^{\circ}\text{C}$, typ.

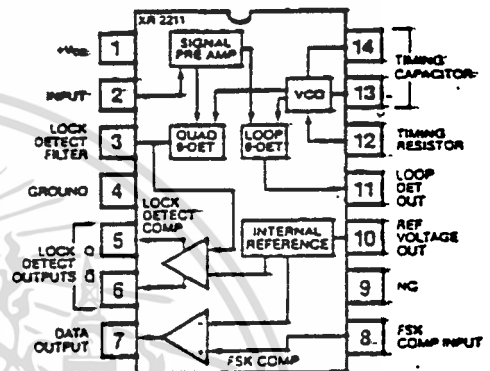
APPLICATIONS

- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

ABSOLUTE MAXIMUM RATINGS

Power Supply	20V
Input Signal Level	3V rms
Power Dissipation	
Ceramic Package	750 mW
Derate Above $T_A = +25^{\circ}\text{C}$	6 mW/ $^{\circ}\text{C}$
Plastic Package	
Derate Above $T_A = +25^{\circ}\text{C}$	5.0 mW/ $^{\circ}\text{C}$

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2211M	Ceramic	-55 $^{\circ}\text{C}$ to +125 $^{\circ}\text{C}$
XR-2211CN	Ceramic	0 $^{\circ}\text{C}$ to +70 $^{\circ}\text{C}$
XR-2211CP	Plastic	0 $^{\circ}\text{C}$ to +70 $^{\circ}\text{C}$
XR-2211N	Ceramic	-40 $^{\circ}\text{C}$ to +85 $^{\circ}\text{C}$
XR-2211P	Plastic	-40 $^{\circ}\text{C}$ to +85 $^{\circ}\text{C}$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector, and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 2MV RMS are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output, $f_{\text{input}} + f_{\text{input}}$ ($2f_{\text{input}}$) and $f_{\text{input}} - f_{\text{input}}$ (0 Hz) when the phase detector output to remove the "sum" frequency component while passing the difference (DC) component to drive the VCO. The VCO is actually a current controlled oscillator with its nominal input current (I_0) set by a resistor (R_0) to ground and its driving current with a resistor (R_1) from the phase detector.

The other sections of the XR-2211 act to: determine if the VCO is driven above or below the center frequency (FSK comparator); produced both active high and active low outputs to indicate when the main PLL is in-lock (quadrature phase detector and lock detector comparator).

XR-2211

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure-1, $V^+ = V^- = 6V$, $T_A = +25^\circ C$, $C = 5000 \mu F$, $R_1 = R_2 = R_3 = R_4 = 20 k\Omega$, $R_L = 4.7 k\Omega$. Binary Inputs grounded, S_1 and S_2 closed, unless otherwise specified.

PARAMETER	XR-2211/2211M			XR-2211C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
GENERAL								
Supply Voltage	4.5		20	4.5		20	V	$R_0 \geq 10 k\Omega$. See Fig. 4
Supply Current		4	7		5	9	mA	
OSCILLATOR SECTION								
Frequency Accuracy		± 1	± 3		± 1		%	Deviation from $f_0 = 1/R_0 C_0$ $R_T = 1/2$ See Fig. 8.
Frequency Stability								
Temperature		± 20	± 50		± 20		ppm/ $^\circ C$	See Fig. 8. $V^+ = 12 \pm 1V$. See Fig. 7. $V^+ S \pm 0.5V$. See Fig. 7.
Power Supply		0.05	0.5		0.05		%/V	
Upper Frequency Limit	100	300			300		kHz	$R_0 = 8.2 k\Omega$, $C_0 = 400 \mu F$
Lowest Practical								
Operating Frequency			0.01		0.01		Hz	$R_0 = 2 M\Omega$, $C_0 = 50 \mu F$ See Fig. 5.
Timing Resistor, R_0								
Operating Range	5		2000	5		2000	k Ω	See Figs. 7 and 8.
Recommended Range	15		100	15		100	k Ω	
LOOP PHASE DETECTOR SECTION								
Peak Output Current	± 150	± 200	± 300	± 100	± 200	± 300	μA	Measured at Pin 11.
Output Offset Current		± 1			± 2		μA	
Output Impedance		1			1		M Ω	Referenced to Pin 10.
Maximum Swing	± 4	± 5		± 4	± 5		V	
QUADRATURE PHASE DETECTOR								
Measured at Pin 3.								
Peak Output Current	100	150			150		μA	
Output Impedance		1			1		M Ω	
Maximum Swing		11			11		V pp	
INPUT PREAMP SECTION								
Measured at Pin 2.								
Input Impedance		20			20		k Ω	
Input Signal								
Voltage Required to Cause Limiting		2	10		2		mV rms	
VOLTAGE COMPARATOR SECTIONS								
Input Impedance		2			2		M Ω	Measured at Pins 3 and 8.
Input Bias Current		100			100		nA	
Voltage Gain	55	70		55	70		dB	
Output Voltage Low		300			300		mV	
Output Leakage Current		0.01			0.01		μA	
INTERNAL REFERENCE								
Voltage Level	4.9	5.3	5.7	4.75	5.3	5.85	V	Measured at Pin 10.
Output Impedance		100			100		Ω	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211

Reference Voltage, V_R (Pin 10): This pin is internally biased at the reference voltage level, V_R : $V_R = V + /2 - 650$ mV. The dc voltage level at this pin forms an internal reference for the voltage levels at Pins 5, 8, 11 and 12. Pin 10 must be bypassed to ground with a 0.1 μ F capacitor for proper operation of the circuit.

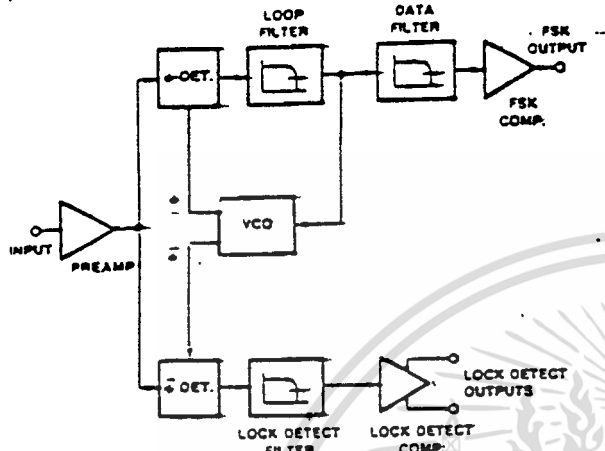


Figure 1. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to Pin 11 (see Figure 2). With no input signal, or with no phase error within the PLL, the dc level at Pin 11 is very nearly equal to V_R . The peak voltage swing available at the phase detector output is equal to $\pm V_R$.

This terminal is a low impedance point, and is internally biased at a dc level equal to V_R . The maximum timing current drawn from Pin 12 must be limited to ≤ 3 mA for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see Figure 5). C_0 must be nonpolar, and in the range of 200 pF to 10 μ F.

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at Pin 12 (see Figure 9).

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. However, for set-up or adjustment purposes, VCO free-running frequency can be measured at Pin 3 (with C_0 disconnected), with no input and with Pin 2 shorted to Pin 10.

DESIGN EQUATIONS

(See Figure-2 for definition of components.)

1. VCO Center Frequency, f_0 :

$$f_0 = 1/R_0 C_0 \text{ Hz}$$

2. Internal Reference Voltage, V_R (measured at Pin 10):

$$V_R = V + /2 - 650 \text{ mV.}$$

3. Loop Low-Pass Filter Time Constant, τ :

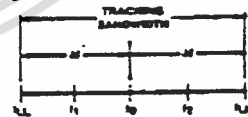
$$\tau = R_1 C_1$$

4. Loop Damping, ζ :

$$\zeta = 1/4 \sqrt{\frac{C_0}{C_1}}$$

5. Loop Tracking Bandwidth, $\pm \Delta f/f_0$:

$$\Delta f/f_0 = R_0/R_1$$



6. FSK Data Filter Time Constant, τF :

$$\tau F = R F C F$$

7. Loop Phase Detector Conversion Gain, $K\phi$: ($K\phi$ is the differential dc voltage across Pins 10 and 11, per unit of phase error at phase detector input):

$$K\phi = 0.2V_R/\pi \text{ volts/radian}$$

8. VCO Conversion gain, K_0 : (K_0 is the amount of change in VCO frequency, per unit of dc voltage change at Pin 11):

$$K_0 = -1/V_R C_0 R_1 \text{ Hz/volt}$$

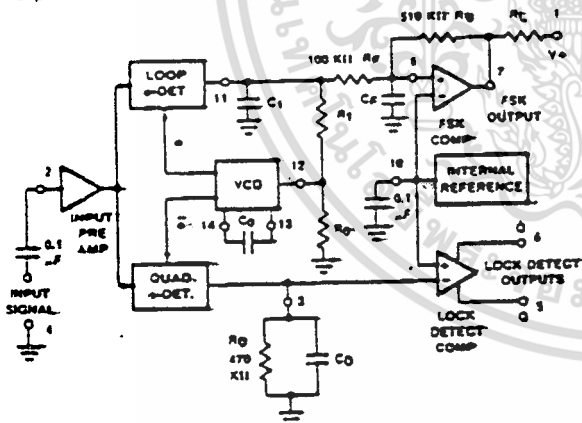


Figure 2. Generalized Circuit Connection for FSK and Tone Detection

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

where C_0 is the timing capacitor across Pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10 K Ω to 100 K Ω see Figure 8).

XR-2211

9. Total Loop Gain, K_T

$$K_T = 2\pi K_d K_0 = 4/C_0 R_1 \text{ rad/sec/volt}$$

10. Peak Phase Detector Current I_A

$$I_A = V_R (\text{volts})/25 \text{ mA}$$

APPLICATIONS INFORMATION

FSK DECODING

Figure 9 shows the basic circuit connection for FSK decoding. With reference to Figures 2 and 9, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B ($= 510 \text{ K}\Omega$) from Pin 7 to Pin 3 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Recommended component values for some of the most commonly used FSK bands are given in Table 1.

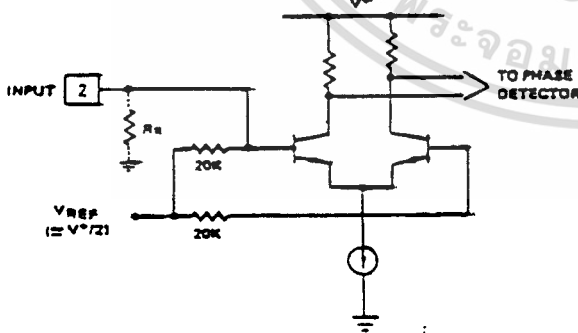
Design Instructions:

The circuit of Figure 9 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_1 and f_2 , these parameters can be calculated as follows:

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \frac{f_1 + f_2}{2}$$

- b) Choose value of timing resistor R_0 , to be in the range of $10 \text{ K}\Omega$ to $100 \text{ K}\Omega$. This choice is arbitrary.



$$V_{IN \text{ MINIMUM}} = V^+ \left[\frac{10K}{R_x + 20K} \right] = 2.3 \text{ mV (PEAK)}$$

Figure 3. Desensitizing Input Stage

The recommended value is $R_0 = 20 \text{ K}\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .

- c) Calculate value of C_0 from design equation (1) or from Figure 6:

$$C_0 = 1/R_0 f_0$$

- d) Calculate R_1 to give a Δf equal to the mark space deviation:

$$R_1 = R_0 [f_0 / (f_1 - f_2)]$$

- e) Calculate C_1 to set loop damping. (See design equation No. 4.):

Normally, $\zeta = 1/2$ is recommended.

$$\text{Then: } C_1 = C_0/4 \text{ for } \zeta = 1/2$$

- f) Calculate Data Filter Capacitance, C_F :

For $R_F = 100 \text{ K}\Omega$, $R_B = 510 \text{ K}\Omega$, the recommended value of C_F is:

$$C_F = 3/(\text{Baud Rate}) \mu\text{F}$$

Note: All calculated component values except R_0 can be rounded to the nearest standard value; and R_0 can be varied to fine-tune center frequency, through a series potentiometer, R_X . (See Figure 9.)

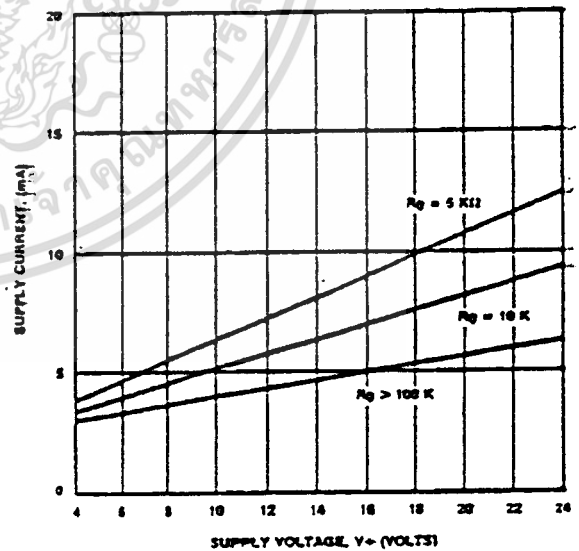


Figure 4. Typical Supply Current vs V^+ (Logic Outputs Open Circuited)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211

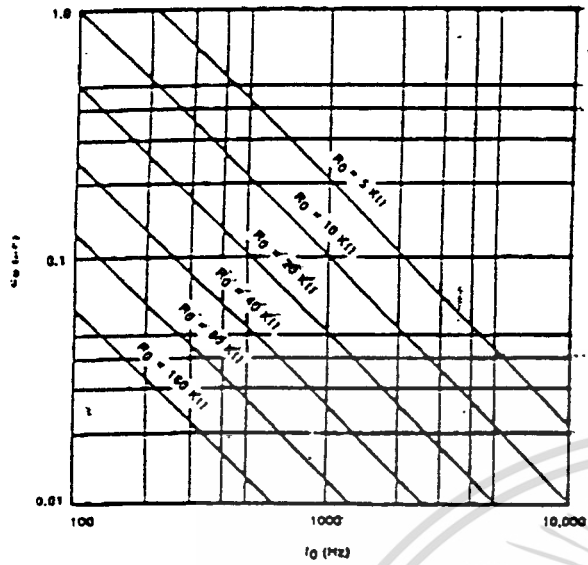


Figure 5. VCO Frequency vs Timing Resistor

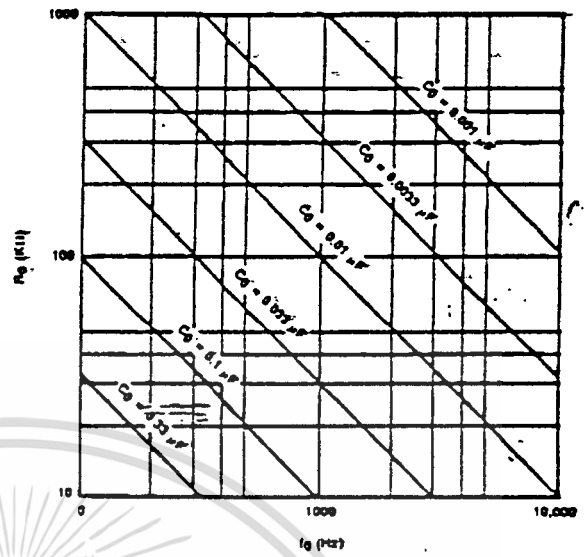


Figure 6. VCO Frequency vs Timing Capacitor

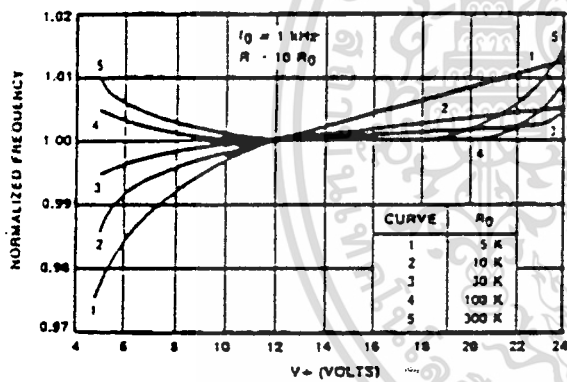


Figure 7. Typical f_0 vs Power Supply Characteristics

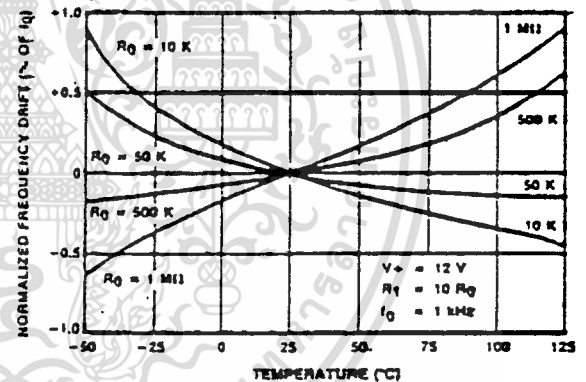


Figure 8. Typical Center Frequency Drift vs Temperature

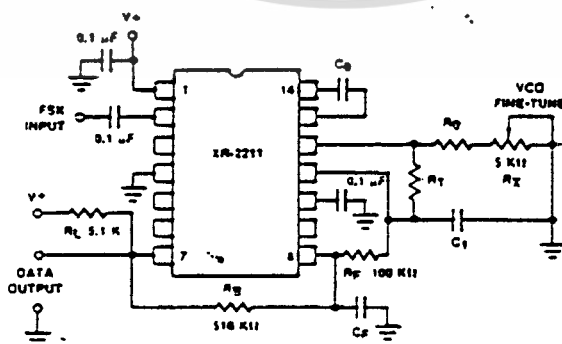


Figure 9. Circuit Connection for FSK Decoding

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211

Design Example:

75 Baud FSK demodulator with mark space frequencies of 1110/1170 Hz

Step 1: Calculate f_0 : $f_0 (1110 + 1170) (1/2) = 1140$ Hz

Step 2: Choose R_0 - 20 K Ω (18 K Ω fixed resistor in series with 5 K Ω potentiometer)

Step 3: Calculate C_0 from Figure 6: $C_0 = 0.044$ μ F

Step 4: Calculate R_1 : $R_1 = R_0 (2240/60) = 380$ K Ω

Step 5: Calculate C_1 : $C_1 = C_0/4 = 0.011$ μ F

Note: All values except R_0 can be rounded to nearest standard value.

Table 1. Recommended Component Values for Commonly Used FSK Bands. (See Circuit of Figure 9.)

FSK BAND	COMPONENT VALUES
300 Baud $f_1 = 1070$ Hz $f_2 = 1270$ Hz	$C_0 = 0.039$ μ F $C_F = 0.005$ μ F $C_1 = 0.01$ μ F $R_0 = 18$ K Ω $R_1 = 100$ K Ω
300 Baud $f_1 = 2025$ Hz $f_2 = 2225$ Hz	$C_0 = 0.022$ μ F $C_F = 0.005$ μ F $C_1 = 0.0047$ μ F $R_0 = 18$ K Ω $R_1 = 200$ K Ω
1200 Baud $f_1 = 1200$ Hz $f_2 = 2200$ Hz	$C_0 = 0.027$ μ F $C_F = 0.0022$ μ F $C_1 = 0.01$ μ F $R_0 = 18$ K Ω $R_1 = 30$ K Ω

FSK DECODING WITH CARRIER DETECT:

The lock detect section of XR-2211 can be used as a carrier detect option, for FSK decoding. The recommended circuit connection for this application is shown in Figure 10. The open collector lock detect output, Pin 6, is shorted to data output (Pin 7). Thus, data output

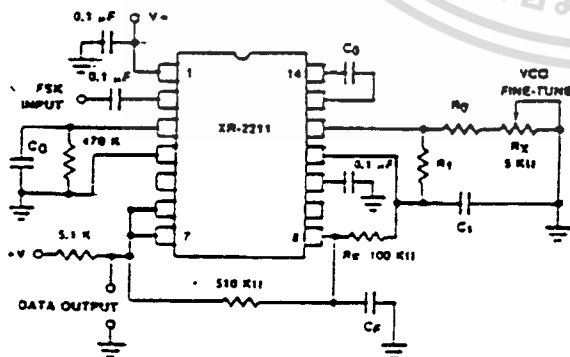


Figure 10. External Connectors for FSK Demodulation with Carrier Detect Capability

Note: Data Output is "Low" When No Carrier is Present.

will be disabled at "low" state, until there is a carrier within the detection band of the PLL, and the Pin 6 output goes "high," to enable the data output.

The minimum value of the lock detect filter capacitance, C_D is inversely proportional to the capture range, $\pm \Delta f_c$. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C_1 . For most applications, $\Delta f_c > \Delta f/2$. For $R_D = 470$ K Ω , the approximate minimum value of C_D can be determined by:

$$C_D (\mu F) \geq 16/\text{capture-range in Hz.}$$

With values of C_D that are too small, chatter can be observed on the lock detect output as an incoming signal frequency approaches the capture bandwidth. Excessively large values of C_D will slow the response time of the lock detect output.

TONE DETECTION:

Figure 11 shows the generalized circuit connection for tone detection. The logic outputs, Q and \bar{Q} at Pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is present within the detection band of the PLL, the logic state at these outputs become reversed for the duration of the input tone. Each logic output can sink 5 mA of load current.

Both logic outputs at Pins 5 and 6 are open collector type stages, and require external pull-up resistors R_{L1} and R_{L2} , as shown in Figure 11.

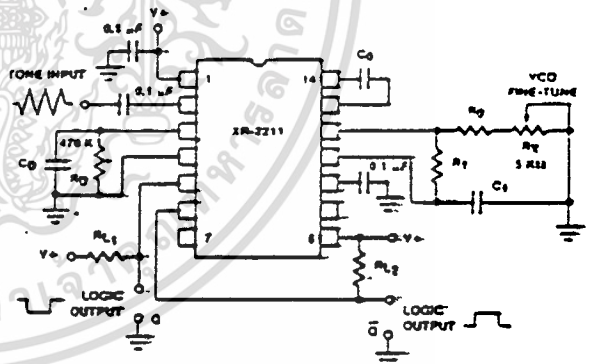


Figure 11: Circuit Connection for Tone Detection

With reference to Figures 2 and 11, the functions of the external circuit components can be explained as follows: R_0 and C_0 set VCO center frequency; R_1 sets the detection bandwidth; C_1 sets the low pass-loop filter time constant and the loop damping factor. R_{L1} and R_{L2} are the respective pull-up resistors for the Q and \bar{Q} logic outputs.

Design Instructions:

The circuit of Figure 11 can be optimized for any tone detection application by the choice of the 5 key circuit components: R_0 , R_1 , C_0 , C_1 and C_D . For a given input,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211

tone frequency, f_s , these parameters are calculated as follows:

Choose R_0 to be in the range of 15 K Ω to 100 K Ω . This choice is arbitrary.

Calculate C_0 to set center frequency, f_0 equal to f_s (see Figure 6): $C_0 = 1/R_0 f_s$

Calculate R_1 to set bandwidth $\pm \Delta f$ (see design equation No. 5):

$$R_1 = R_0(f_0/\Delta f)$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$.

Calculate value of C_1 for a given loop damping factor:

$$C_1 = C_0/16 \zeta^2$$

Normally $\zeta = 1/2$ is optimum for most tone detector applications, giving $C_1 = 0.25 C_0$.

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

Calculate value of filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470$ K Ω , C_D must be:

$$C_D(\mu F) \geq (16/\text{capture range in Hz})$$

Increasing C_D slows down the logic output response time.

Design Examples:

Tone detector with a detection band of 1 kHz \pm 20 Hz:

- Choose $R_0 = 20$ K Ω (18 K Ω in series with 5 K Ω potentiometer).
- Choose C_0 for $f_0 = 1$ kHz (from Figure 6): $C_0 = 0.05 \mu F$.
- Calculate R_1 : $R_1 = (R_0)(1000/20) = 1$ M Ω .
- Calculate C_1 : for $\zeta = 1/2$, $C_1 = 0.25 C_0 = 0.013 \mu F$.
- Calculate C_D : $C_D = 16/38 = 0.42 \mu F$.
- Fine-tune center frequency with 5 K Ω potentiometer, R_X .

LINEAR FM DETECTION:

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in Figure 12. The demodulated output is taken from the loop phase detector output (Pin 11), through a post-detection filter made up of R_F and C_F and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output

at Pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 12.

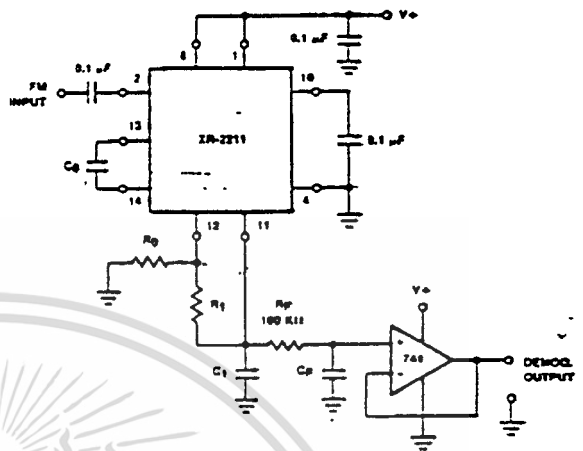


Figure 12. Linear FM Detector Using XR-2211 and an External Op Amp. (See Section on Design Equation for Component Values.)

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as:

$$V_{out} = R_1 V_R / 100 R_0 \text{ Volts/\% deviation}$$

where V_R is the internal reference voltage ($V_R = V+ / 2 = 650$ mV). For the choice of external components R_1 , R_0 , C_0 , C_1 and C_F see section on design equations.

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is ac coupled to this terminal. The internal impedance at Pin 2 is 20 K Ω . Recommended input signal level is in the range of 10 mV rms to 3V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, Pin 3 is connected to ground through a parallel combination of R_D and C_D (see Figure 2) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, Pin 3 can be left open circuited.

Lock Detect Output, Q (Pin 5): The output at Pin 5 is at "high" state when the PLL is out of lock and goes to "low" or conducting state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to $V+$ for proper operation. At "low" state, it can sink up to 5 mA of load current.

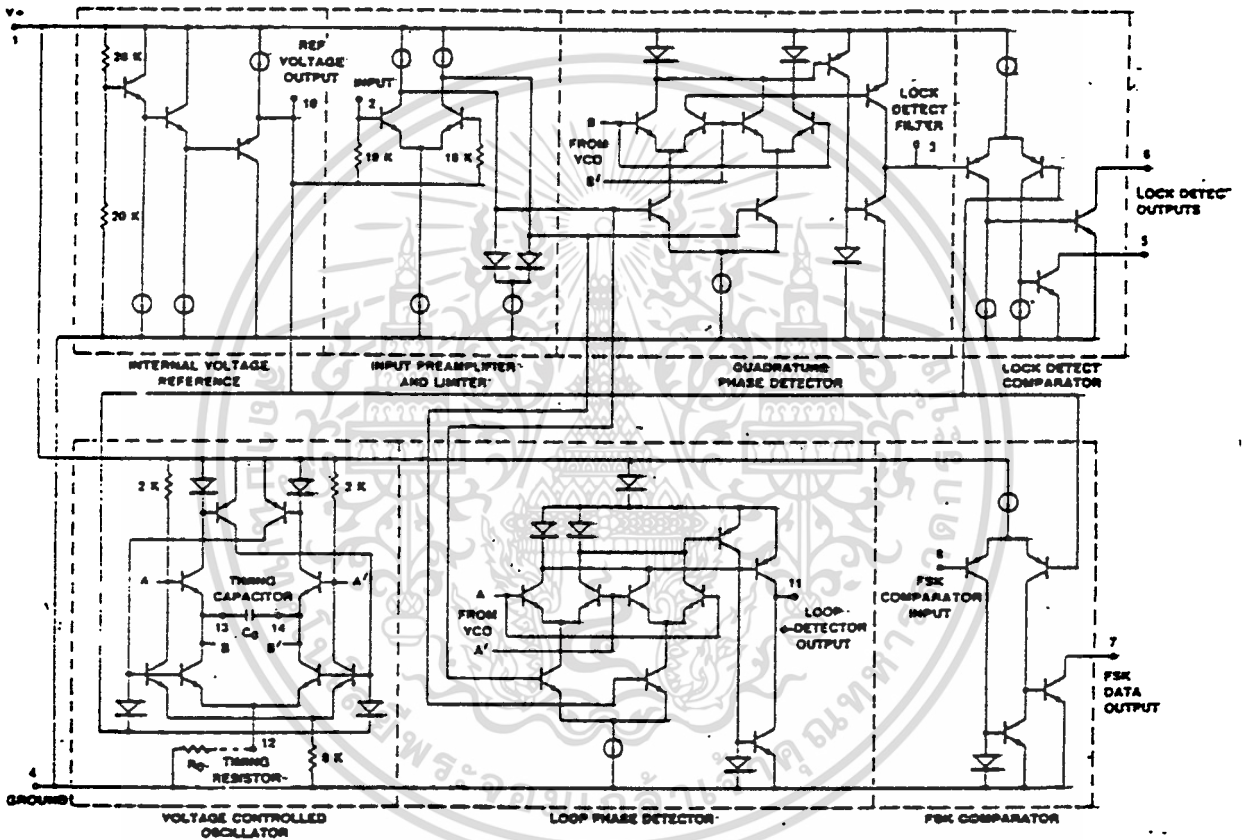
Lock Detect Complement, \bar{Q} (Pin 6): The output at Pin 6 is the logic complement of the lock detect output at Pin 5. This output is also an open collector type stage which can sink 5 mA of load current at low or "on" state.

XR-2211

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L , to V^+ for proper operation. It can sink 5 mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at Pin 7 is indeterminate.

FSK Comparator Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (Pin 11). This data filter is formed by R_F and C_F of Figure 2. The threshold voltage of the comparator is set by the internal reference voltage, V_R , available at Pin 10.

EQUIVALENT SCHEMATIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small effect on distortion.

FEATURES

Low-Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

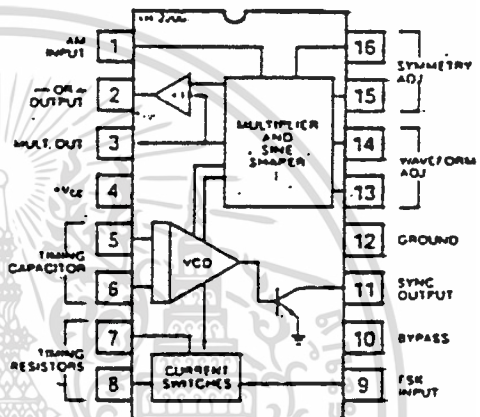
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR 2206CN	Ceramic	0°C to +70°C
XR 2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks: a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ C$, $C = 0.01 \mu F$, $R_1 = 100 \Omega$, $R_2 = 10 \text{ k}\Omega$, $R_3 = 25 \text{ k}\Omega$ unless otherwise specified. S_7 open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	15		13	15		13	V	
Supply Current		12	17		18	20	mA	$R_1 > 10 \text{ k}\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 \text{ pF}$, $R_1 = 1 \text{ k}\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$, $R_1 = 2 \text{ M}\Omega$
Frequency Accuracy		±1	±4		±2		% of f_0	$I_0 = 1/R_1 C$
Temperature Stability		±10	±50		±20		ppm/°C	$0^\circ C < T_A < 75^\circ C$
Supply Sensitivity		0.01	0.1		0.01		%/V	$R_1 = R_2 = 20 \text{ k}\Omega$ $V_{LOW} = 10V$, $V_{HIGH} = 20V$
Sweep Range	1000:1	2000:1		2000:1			$I_H - I_L$	$R_1 = R_2 = 20 \text{ k}\Omega$ $I_H @ R_1 = 1 \text{ k}\Omega$ $I_L @ R_1 = 2 \text{ M}\Omega$
Sweep Linearity							%	
10:1 Sweep		±2			±2		%	$I_L = 1 \text{ kHz}$, $I_H = 10 \text{ kHz}$
1000:1 Sweep		±8			±8		%	$I_L = 100 \text{ Hz}$, $I_H = 100 \text{ kHz}$
FM Distortion		0.1			0.1		%	±10% Deviation
Recommended Timing Components								
Timing Capacitors: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	$\text{k}\Omega$	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160			160		mV/Ω	Figure 1, S_7 Open
Sine Wave Amplitude	40	80	80		80		mV/Ω	Figure 1, S_7 Closed
Max. Output Swing		6			6		V _{pp}	
Output Impedance		800			800		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		±900			±800		ppm/°C	See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30 \text{ k}\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		Ω	
Modulation Range		100			100		%	
Carrier Suppression		65			55		dB	
Linearity		2			2		%	For 85% modulation
Square-Wave Output								
Amplitude		12			12		V _{pp}	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10 \text{ pF}$
Fall Time		50			50		nsec	$C_L = 10 \text{ pF}$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_1 = 2 \text{ mA}$
Leakage Current		0.1	20		0.1	100	μA	$V_{11} = 28V$
FSK Keying Level (Pin 8)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls.
Reference Bypass Voltage	2.9	3.1	3.3	2.5	2	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_1 , on Pin 3. See Figure 2.

Note 2: For maximum amplitude stability, R_1 should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $> 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $< 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The DC level at the output (Pin 2) is approximately the same as the DC bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output DC level of $\approx V^+/2$.

APPLICATIONS INFORMATION**Sine Wave Generation****Without External Adjustment:**

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine-adjustment for the waveform symmetry. The adjustment procedure is as follows.

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 , the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of 1 k Ω to 2 M Ω .

XR-2206

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C, across Pin 5 and 6, and by the timing resistor, R, connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C. The recommended values of R, for a given frequency range, are shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to 100 μF .

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$I_T = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from 1 μA to 3 mA. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left[\frac{R}{RC} \left(1 - \frac{V_C}{3} \right) \right] \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K, is given as:

$$K = \frac{\partial f}{\partial V_C} = -\frac{0.32}{RC} \text{ Hz/V}$$

CAUTION: For safe operation of the circuit, I_T should be limited to $< 3 \text{ mA}$.

Output Amplitude:

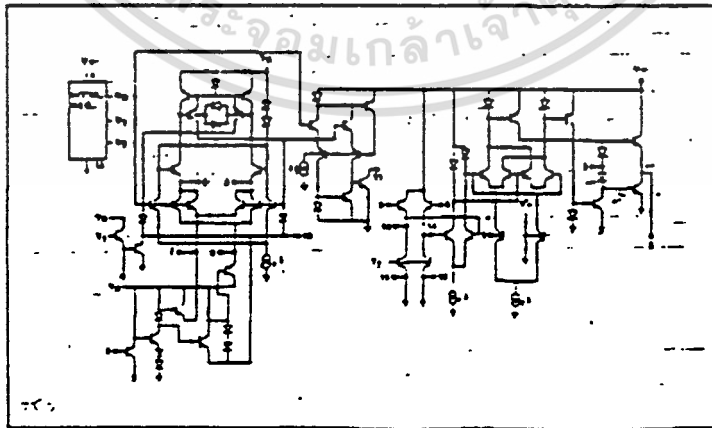
Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (See Figure 2). For sine wave output, amplitude is approximately 60 mV peak per $1 \text{ k}\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per $1 \text{ k}\Omega$ of R_3 . Thus, for example, $R_3 = 50 \text{ k}\Omega$ would produce approximately $\pm 3 \text{ V}$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately $100 \text{ k}\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^{+}/2$ as shown in Figure 5. As this bias level approaches $V^{+}/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^{+} .

EQUIVALENT SCHEMATIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

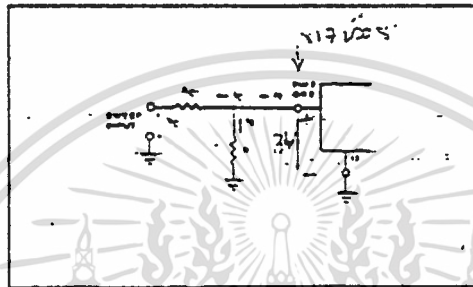


Figure 9: Circuit Connection for Frequency Sweep.

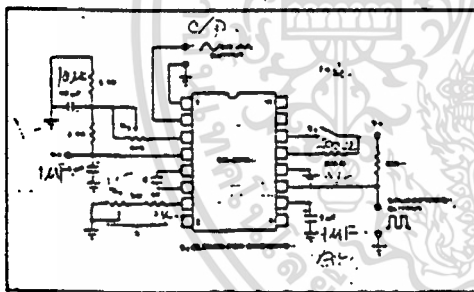


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R₃.)

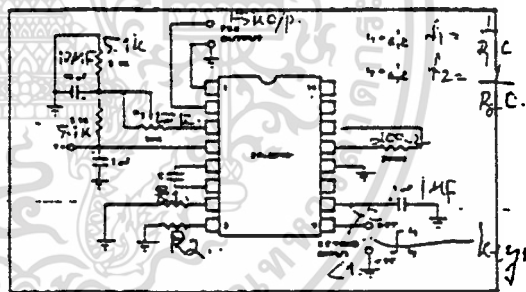


Figure 12: Sinusoidal FSK Generator.

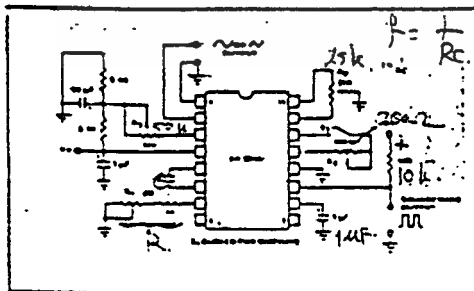


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R₃ Determines Output Swing — See Figure 2.)

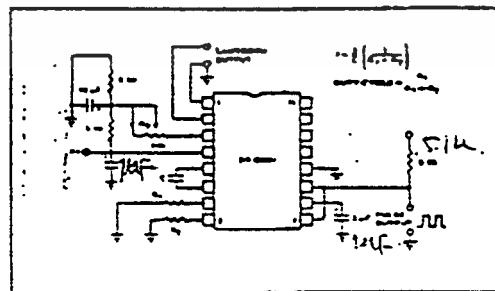


Figure 13: Circuit for Pulse and Ramp Generation.

$$f = \frac{1}{C} \left[\frac{1}{R_1 + R_2} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

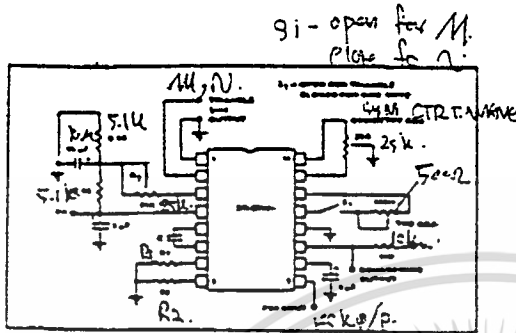


Figure 1: Basic Test Circuit.

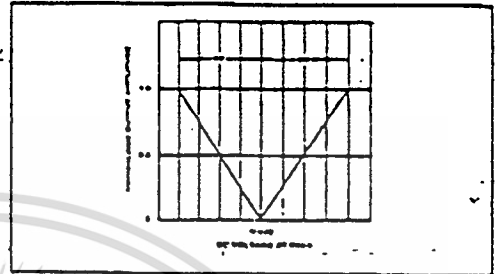


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 11).

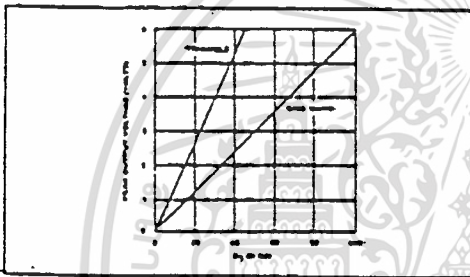


Figure 2: Output Amplitude as a Function of the Resistor, R_g , at Pin 3.

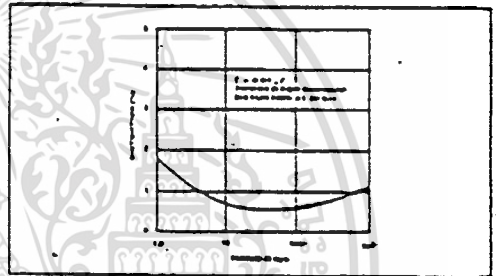


Figure 6: Trimmed Distortion versus Timing Resistor.

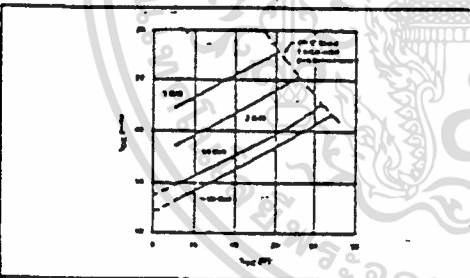


Figure 3: Supply Current versus Supply Voltage, Timing, R.

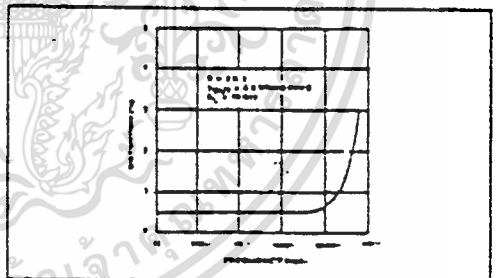


Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

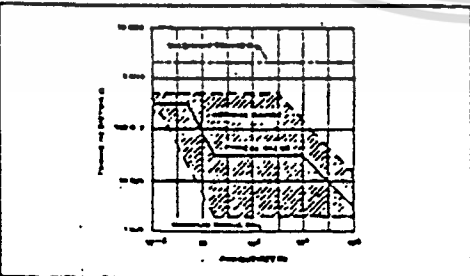


Figure 4: R versus Oscillation Frequency.

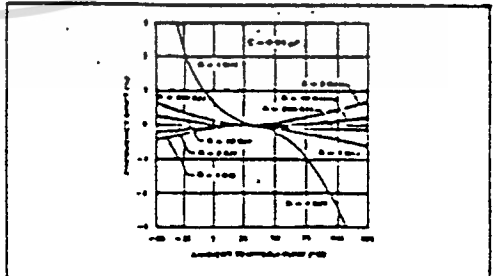


Figure 8: Frequency Drift versus Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้