

ระบบวิทยุติดตามตัว
PAGER SYSTEM



โดย
นายเจษฎา ปัญญาสร
นายชาคริต วิจิตรเกษมวงศ์
นายชุมพล เหลืองรัตน์

ปฏิญญาพันธนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2542

เลขหม.....
เลขทะเบียน..... 37096
วัน, เดือน, ปี..... 4 ก.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบวิทยุติดตามตัว

PAGER SYSTEM

โดย

นายเจษฎา ปัญญาศร 39014096

นายชาคริต วิจิตรเกษมวงศ์ 39014124

นายชุมพล เหลืองรัตน์ 39014138

อาจารย์ที่ปรึกษา

อ. สมเกียรติ ฤกษ์วัลลภ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2542

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบวิทยุติดตามตัว

PAGER SYSTEM

ผู้จัดทำ

1. นายเจษฎา ปัญญาสร 39014096
2. นายชาคริต วิจิตรเกษมวงศ์ 39014124
3. นายชุมพล เหลืองรัตน์ 39014138


.....
(อ. สมเกียรติ ฤกษ์วีระบุญ)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบวิทยุติดตามตัว
PAGER SYSTEM

โดย นายเจษฎา ปัญญาสร 39014096
นายชาคริต วิจิตรเกษมวงศ์ 39014124
นายชุมพล เหลืองรัตน์ 39014138

อาจารย์ที่ปรึกษา อ. สมเกียรติ ฤกษ์วีระบุญ

บทคัดย่อ

ในโครงการนี้ เป็นการสร้างระบบวิทยุติดตามตัว โดยจะมีการรับข้อความที่ถูกส่งมาจากคอมพิวเตอร์ที่เป็นศูนย์กลางควบคุมการส่งข้อมูล ซึ่งจะใช้โปรแกรมควบคุมการส่งข้อความที่สร้างขึ้นจากโปรแกรมวิซวลเบสิก โดยข้อมูลที่ส่งนั้น จะเป็นตัวเลขและตัวอักษร ซึ่งจะใช้การมอดูเลตในการส่งแบบ FSK (Frequency Shift Keying) และส่งออกอากาศแบบ FM (Frequency Modulation) ที่ตัวลูกจะมีไมโครคอนโทรลเลอร์ทำหน้าที่ประมวลผล โดยจะมีเสียงเตือนเมื่อมีการส่งข้อมูลมา และจะแสดงข้อความทางจอ LCD

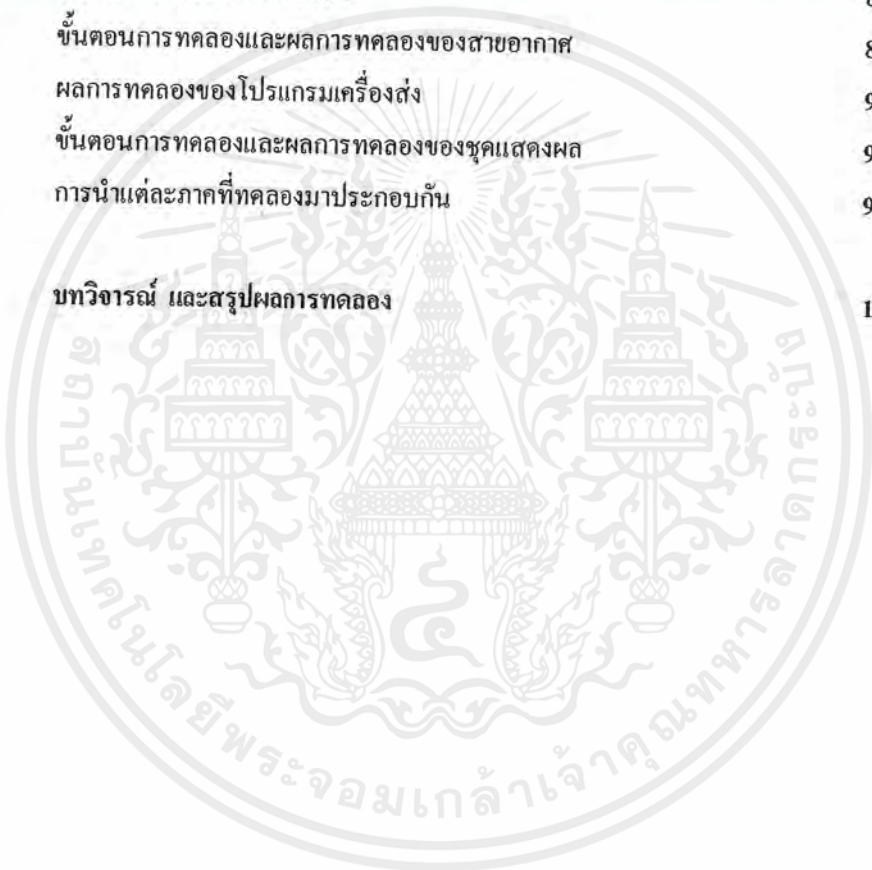
ABSTRACT

This project is a presentation of pager system. Messages are sent via an operator by using a computer as center of memory and data sending. The sending program is made by Visual Basic. Sending information are numbers and letters which are sent by using FSK (Frequency Shift Keying) modulation and FM (Frequency Modulation) transmission. The mobile has a microcontroller for processing. When information are sent to mobile, the mobile then will ring and show messages on LCD.

สารบัญ

		หน้า
บทที่ 1	บทนำ	
1.1	ทฤษฎีทั่วไปของระบบวิทยุติดตามตัว	1
1.2	ประเภทของระบบวิทยุติดตามตัว	1
1.3	ชนิดของระบบวิทยุติดตามตัว	5
1.4	โครงสร้างของระบบเครือข่ายวิทยุติดตามตัว	7
บทที่ 2	ทฤษฎีและหลักการ	
2.1	การส่งผ่านข้อมูลอนาล็อกและดิจิทัล	11
2.2	รูปแบบการสื่อสารข้อมูล	13
2.3	ฟรีเควนซีมอดูเลชัน	15
2.4	วงจรถ่ายสัญญาณความถี่	19
2.5	การมอดูเลตสัญญาณดิจิทัล	24
2.6	เครื่องส่งสัญญาณคลื่นวิทยุ	30
2.7	เครื่องรับสัญญาณ	32
2.8	การพันคอยล์ให้ค่า L ตามต้องการ	35
2.9	ไมโครคอนโทรลเลอร์ MCS-51	40
2.10	คุณสมบัติของไมโครคอนโทรลเลอร์ MCS-51	40
2.11	โครงสร้างของ 8051	41
2.12	วงจรถ่ายของ MCS-51	42
2.13	ผังเวลาของซีพียู	43
2.14	การต่อหน่วยความจำ Program memory และ Data memory	44
2.15	การอินเตอร์รัปต์	45
2.16	แอดเดรสชิ่ง	48
2.17	AT89C51/52 และ AT89C1051/2051	48
บทที่ 3	การคำนวณและการสร้าง	
3.1	ศูนย์รับข้อมูลและจัดเก็บข้อมูล	55
3.2	ส่วนของภาคส่ง	56
3.3	ส่วนของภาครับ	68

		หน้า
บทที่ 4	ผลการทดลอง	
4.1	ขั้นตอนการทดลองและผลการทดลองของชุดมอดูเลเตอร์	81
4.2	ขั้นตอนการทดลองและผลการทดลองในการมอดูเลชันแบบเอฟเอสดเค	82
4.3	ขั้นตอนการทดลองและผลการทดลองของชุดคีมมอดูเลเตอร์	83
4.4	ขั้นตอนการทดลองและผลการทดลองของชุดมอดูเลเตอร์ และคีมมอดูเลเตอร์	83
4.5	ขั้นตอนการทดลองและผลการทดลองของชุดเครื่องส่งเอฟ เอ็ม	84
4.6	การวัดสเปกตรัมของเครื่องส่ง	85
4.7	ขั้นตอนการทดลองและผลการทดลองของสายอากาศ	86
4.8	ผลการทดลองของโปรแกรมเครื่องส่ง	90
4.9	ขั้นตอนการทดลองและผลการทดลองของชุดแสดงผล	96
4.10	การนำแต่ละภาคที่ทดลองมาประกอบกัน	99
บทที่ 5	บทวิจารณ์ และสรุปผลการทดลอง	101



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

		หน้า
บทที่ 1	บทนำ	
รูปที่ 1.1	การให้บริการวิทยุติดตามตัวแบบที่ใช้วงรอบเหนี่ยวนำ	4
รูปที่ 1.2	เปรียบเทียบความแตกต่างระหว่างเครื่องลูกข่ายที่รับข่าวสารได้ อย่างเดียวกับเครื่องลูกข่ายที่สามารถส่งข่าวสารได้ด้วย	4
รูปที่ 1.3	โครงสร้างพื้นฐานของระบบวิทยุติดตามตัว	7
รูปที่ 1.4	การเพิ่มประสิทธิภาพในการรับสัญญาณของเครื่องลูกข่ายโดยใช้ สถานีส่ง 2 สถานีส่งข้อมูลเดียวกัน	10
รูปที่ 1.5	การชดเชยเวลาหน่วงของเทคนิคการส่งสัญญาณแบบกึ่งซิงโครนัส	10
บทที่ 2	ทฤษฎีและหลักการ	
รูปที่ 2.1	รูปแบบการส่งผ่านแบบอะซิงโครนัส	14
รูปที่ 2.2	การมอดูเลตทางความถี่	16
รูปที่ 2.3	Plot of Bessel Function	16
รูปที่ 2.4	รูปคลื่นเอฟเอ็ม ในเชิงความถี่ที่ดัชนีการมอดูเลตเท่ากับ 0,0.5,2,3 ตามลำดับ	17
รูปที่ 2.5	บล็อกไดอะแกรมของวงจรกำเนิดความถี่แบบ LC	20
รูปที่ 2.6	โพสิทีฟฟีดแบ็คคอสซิลเลเตอร์	20
รูปที่ 2.7	วงจรออสซิลเลเตอร์มีดิวไวเบรเตอร์	22
รูปที่ 2.8	รูปคลื่นของการมอดูเลตสัญญาณแบบดิจิตอลมอดูเลชัน	25
รูปที่ 2.9	หลักการทำงานอย่างง่าย ๆ ของเอฟ เอส เค มอดูเลเตอร์	26
รูปที่ 2.10	สัญญาณเอฟ เอส เค ที่มีเฟสไม่ต่อเนื่อง	27
รูปที่ 2.11	การทำงานของภาคเอฟ เอส เค ดีมอดูเลเตอร์	27
รูปที่ 2.12	วงจรเอนเวลโลปดีเทกเตอร์	28
รูปที่ 2.13	สัญญาณอินพุตของวงจรเอนเวลโลปดีเทกเตอร์	28
รูปที่ 2.14	สัญญาณที่เอาต์พุตของวงจรเอนเวลโลปดีเทกเตอร์	29
รูปที่ 2.15	วงจรซูเปอร์เฮตเทอโรไดน์	33
รูปที่ 2.16	แสดงความหมายของ a และ b ของชดลวด	36
รูปที่ 2.17	โครงสร้างภายในของ 8051	42
รูปที่ 2.18	วงจรสร้างคล็อกของ 8051	42

		หน้า
รูปที่ 2.19	ผังเวลาการทำงานของแต่ละคำสั่ง	43
รูปที่ 2.20	แสดงผังเวลาการติดต่อกับหน่วยความจำภายนอก	44
รูปที่ 2.21	การต่อหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลภายนอกชิพ	44
รูปที่ 2.22	แหล่งที่มาของสัญญาณอินเตอร์รัปต์	45
รูปที่ 2.23	แสดงการจัดขาใช้งานของ AT89C51/52 และ AT89C1051/2051	51
รูปที่ 2.24	การต่อใช้งานขณะโปรแกรมเข้าไปใน AT89C51/52	53
รูปที่ 2.25	การทดสอบการโปรแกรมใน AT89C51/52	54
บทที่ 3	การออกแบบและการสร้าง	
รูปที่ 3.1	แสดงโครงสร้างของระบบวิฤติคิตตามตัว	55
รูปที่ 3.2	รูปแบบข้อมูลที่ส่งออกมาจากเครื่องคอมพิวเตอร์	56
รูปที่ 3.3	โฟลวชาร์ตแสดงโปรแกรมควบคุมการส่งข้อความ	57
รูปที่ 3.4	โฟลวชาร์ตแสดงการเซตพอร์ตอนุกรมและค่าบอดเรทของโปรแกรม	58
รูปที่ 3.5	โฟลวชาร์ตแสดงโปรแกรมควบคุมการตั้งเวลาส่งข้อความ	59
รูปที่ 3.6	วงจรมอดูเลตแบบเอฟ เอส เค	67
รูปที่ 3.7	วงจรจูนเนอร์เอฟ เอ็ม	69
รูปที่ 3.8	วงจรคีมมอดูเลตเอฟ เอส เค	70
รูปที่ 3.9	โฟลวชาร์ตของ โปรแกรมเมนู	71
รูปที่ 3.10	โฟลวชาร์ตของ โปรแกรมควบคุมการแสดงผลข้อความ 1	72
รูปที่ 3.11	โฟลวชาร์ตของ โปรแกรมควบคุมการแสดงผลข้อความ 2	73
รูปที่ 3.12	โฟลวชาร์ตของ โปรแกรมการลบข้อความ	74
รูปที่ 3.13	โฟลวชาร์ตของ โปรแกรมรับข้อความ	75
รูปที่ 3.14	วงจรเครื่องส่งเอฟ เอ็ม	76
รูปที่ 3.15	วงจรเอฟ เอส เค มอดูเลเตอร์	77
รูปที่ 3.16	วงจรเครื่องรับเอฟ เอ็ม	78
รูปที่ 3.17	วงจรเอฟ เอส เค คีมมอดูเลเตอร์	79
รูปที่ 3.18	วงจรไมโครคอนโทรลเลอร์และแสดงผล	80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หน้า
บทที่ 4	ผลการทดลอง	
รูปที่ 4.1	สัญญาณความถี่ที่ได้จากการมอดูเลตสัญญาณมาร์ค	81
รูปที่ 4.2	สัญญาณความถี่ที่ได้จากการมอดูเลตสัญญาณสเปซ	82
รูปที่ 4.3	รูปแสดงสัญญาณอินพุต (CH1)กับ รูปแสดงสัญญาณเอาต์พุตของวงจร เอฟ เอส เคมอดูเลชั่น	83
รูปที่ 4.4	แสดงสัญญาณพัลส์ก่อนเข้าวงจรมอดูเลเตอร์ (R1) เปรียบเทียบกับสัญญาณ ที่เอาต์พุตของวงจรมอดูเลเตอร์ (CH 1)	84
รูปที่ 4.5	แสดงสเปกตรัมของเครื่องส่งเอฟเอ็ม	85
รูปที่ 4.6	แสดงเครื่องเน็ตเวิร์คอนาไลเซอร์	86
รูปที่ 4.7	ผลการวัด S-พารามิเตอร์ของสายอากาศ	87
รูปที่ 4.8	ผลการวัด SWR ของสายอากาศ	88
รูปที่ 4.9	ผลการวัดอินพุตอิมพีแดนซ์	89
รูปที่ 4.10	แสดงหน้าจอหลักเมื่อเริ่มต้น โปรแกรม	90
รูปที่ 4.11	แสดงหน้าจอส่งเพจขณะรอรับข้อมูล	90
รูปที่ 4.12	แสดงหน้าจอส่งเพจเมื่อส่งข้อความเสร็จ	91
รูปที่ 4.13	แสดงหน้าจอเช็คคีย์สำหรับเช็คพอร์ตอนุกรมและค่าบอดเรท	91
รูปที่ 4.14	แสดงหน้าจอสำหรับการส่งข้อความแบบตั้งเวลาส่ง	92
รูปที่ 4.15	แสดงสตาทัสทาบิคของเฟรมข้อมูล	92
รูปที่ 4.16	แสดงสตาทัสทาบิคของเฟรมข้อมูล	93
รูปที่ 4.17	แสดงเฟรมข้อมูลที่เป็นหมายเลข(123)ของเครื่องเพจเจอร์	93
รูปที่ 4.18	แสดงเฟรมของอักขระ 'A'	94
รูปที่ 4.19	แสดงเฟรมสิ้นสุดของการส่งข้อความ	94
รูปที่ 4.20	แสดงบิตสิ้นสุดของเฟรมข้อมูลหนึ่ง ๆ	95
รูปที่ 4.21	แสดงสัญญาณเอาต์พุตของพอร์ตอนุกรมกับไอซีMAX232	95
รูปที่ 4.22	รูปจอแสดงผลขณะไม่มีการใช้งาน	96
รูปที่ 4.23	แสดงข้อความ ได้ทำการลบข้อความแล้ว	96
รูปที่ 4.24	แสดงหน้าจอเมื่อมีข้อความเข้ามา	97
รูปที่ 4.25	หน้าจอเลือกข้อความ	97
รูปที่ 4.26	ข้อความหน้าแรก	98
รูปที่ 4.27	ข้อความหน้าที่สอง	98

		หน้า
รูปที่ 4.28	หน้าจอแสดงว่าไม่มีข้อความในเครื่อง	99
รูปที่ 4.29	แสดงอุปกรณ์ภายในเครื่องส่ง	99
รูปที่ 4.30	แสดงสายอากาศที่ใช้ในการส่ง	100
รูปที่ 4.31	แสดงอุปกรณ์ภาครับ	100



สารบัญตาราง

		หน้า
บทที่ 1	บทนำ	
ตารางที่ 1.1	การกำหนดความถี่ใช้งานของวิทยุคิดตามตัวแบบเฉพาะที่	3
บทที่ 2	ทฤษฎีและหลักการ	
ตารางที่ 2.1	แสดงการกระจายคลื่นพาห์และไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่างๆ	18
ตารางที่ 2.2	แสดงคุณสมบัติของสวคเคลื่อนน้ำยาเบอร์ต่างๆ	39
ตารางที่ 2.3	แสดงลักษณะแต่ละเบอร์ของ MCS-51	40
ตารางที่ 2.4	อินเทอร์รัปต์เวคเตอร์ของ MCS-51	45
ตารางที่ 2.5	รายละเอียดของรีจิสเตอร์ IE	46
ตารางที่ 2.6	แสดงรายละเอียดของ IP	47
ตารางที่ 2.7	คุณสมบัติทางไฟฟ้าของ AT89C51/52 และ AT89C1051/2051	50
ตารางที่ 2.8	ตารางการล๊อคบิตเพื่อป้องกันการเลียนแบบ โปรแกรมของ AT89C51/52	52
ตารางที่ 2.9	ตารางการเซ็ตค่าสัญญาณขณะทำการ โปรแกรม AT89C51/52	52
บทที่ 3	การออกแบบและการสร้าง	
ตารางที่ 3.1	แสดงการปรับตั้งชุดคิพสวิทซ์ 10 ตำแหน่งในการกำหนดความถี่ส่งออกอากาศ	63

บทที่ 1

บทนำ

1.1 ทฤษฎีทั่วไปของระบบวิทยุติดตามตัว

บริษัทเทลซิสเป็นรายแรกในประเทศไทย ที่เปิดให้บริการวิทยุติดตามตัว จากวันนั้น การให้บริการเชื่อมโยงข่าวสารกับระบบโทรศัพท์เคลื่อนที่ในรูปแบบใหม่ ๆ ของเครื่องลูกข่ายมีปรากฏให้เห็นตามหนังสือพิมพ์อยู่เสมอจนแทบกล่าวได้ว่าสงครามการห้ำหั่นเพื่อแย่งชิงผู้ใช้บริการยังคงระอุอยู่ในเมืองไทยด้วยเหตุดังกล่าวจึงมีการศึกษาเรื่องราวเทคนิคของระบบวิทยุติดตามตัวซึ่งนิยมใช้ในปัจจุบัน วิทยุติดตามตัวเป็นอุปกรณ์สื่อสารแบบพกพาชนิดหนึ่งเช่นเดียวกับโทรศัพท์เคลื่อนที่ผิวกั้นแต่เพียงว่ารูปแบบในการสื่อสารข้อมูลของวิทยุติดตามตัวจะเป็นไปในลักษณะของการฝากข่าวสารไว้ที่ศูนย์รับฝากข้อความ โดยศูนย์บริการวิทยุติดตามตัวจะทำหน้าที่ส่งข่าวสารนั้นไปยังเครื่องลูกข่ายที่ถูกระบุหมายเลขไว้ หลายท่านเข้าใจว่าเครื่องลูกข่ายมีหน้าที่เพียงรับข่าวสารซึ่งถูกส่งจากศูนย์วิทยุติดตามตัวเท่านั้น ในความเป็นจริงแล้ว วิทยุติดตามตัวบางระบบ มีการกำหนดความสามารถของเครื่องลูกข่าย ให้ส่งข่าวสารผ่านกลับมาให้ศูนย์บริการวิทยุติดตามตัวได้ สำหรับข่าวสารที่สามารถส่งผ่านเครือข่ายวิทยุติดตามตัวนั้นมีตั้งแต่ตัวเลขตัวอักษร และเสียงพูด ทั้งนี้ขึ้นอยู่กับทางเลือกให้บริการส่งข่าวสารประเภทใด

1.2 ประเภทของระบบวิทยุติดตามตัว

การให้บริการ สามารถแบ่งระบบวิทยุติดตามตัวออกเป็น 2 ประเภทใหญ่ ๆ คือ การให้บริการระบบวิทยุติดตามตัวแบบเฉพาะที่ (Local area หรือ On - site paging) และการให้บริการระบบวิทยุติดตามตัวแบบพื้นที่ครอบคลุมกว้าง (Wide area paging)

1.2.1 การให้บริการระบบวิทยุติดตามตัวแบบเฉพาะที่ (Local Area Paging) เป็นการให้บริการวิทยุติดตามตัวในขอบเขตพื้นที่จำกัดเช่นภายในอาคาร โรงงานหรือโรงพยาบาล ลักษณะของการแจ้งผลต่อผู้ใช้มีทั้งแบบเป็นข้อความ, เสียงพูดเสียงเตือน หรือรูปแบบทั้งสามชนิด สามารถแบ่งประเภทของวิทยุติดตามตัวแบบเฉพาะที่ได้เป็น 4 ระบบ ตามรูปแบบเทคนิค โดยรายละเอียดของการใช้ความถี่ตามตารางที่ 1.1

แบบวงรอบเหนี่ยวนำ (Induction Loop) ใช้ความถี่ในช่วง 16 ถึง 150 กิโลเฮิร์ตซ์ (kilohertz) ระบบนี้เหมาะสมสำหรับใช้งานในพื้นที่ซึ่งมีอาณาเขตไม่กว้างมากนัก คือประมาณไม่เกิน 6 ช่วงคอก โดยจะใช้วิธีเดินสายนำสัญญาณรอบ ๆ บริเวณที่กำหนดให้เป็นพื้นที่ให้บริการ การส่งสัญญาณจะใช้เหนี่ยวนำให้เกิดสนามแม่เหล็กไฟฟ้าขึ้น ดังแสดงในรูปที่ 1.1 โดยทั่วไปมักจะใช้สายโคแอกเชียลความถี่วีโหลสูง

(Leaky Coaxial Cable) เป็นสายนำสัญญาณในระยะแรกของระบบนี้ถูกใช้งานในย่านความถี่ต่ำ เครื่องลูกข่ายแต่ละเครื่องจะถูกหุ้ม ความถี่ซึ่งแพร่กระจายออกมาจากสายเคเบิลนั้น พบว่าความสามารถในการให้บริการของระบบ ในช่วงเวลาดังกล่าวถูกจำกัดสัญญาณ ระบบนี้ใช้ความถี่ในช่วง 16 ถึง 150 กิโลเฮิร์ตซ์ สำหรับระบบที่ขอมให้ผู้ใช้ปลายทางส่งข่าวสารย้อนกลับมายังศูนย์บริการวิทยุติดตามตัวได้ จะใช้ความถี่ทางด้านกลับในช่วง 161.10 ถึง 161.50 กิโลเฮิร์ตซ์ นอกจากนี้จะใช้งานสำหรับระบบวิทยุติดตามตัวแล้วยังสามารถนำรูปแบบของวงรอบหนึ่งขวนำไปประยุกต์ใช้ในกิจการอื่น ๆ เช่น การเพิ่มประสิทธิภาพของการรับฟังผู้มีปัญหาทางด้านกรับฟัง โดยเดินสายความเร็วไหลสูงรอบ ๆ ห้องเพื่อทำหน้าที่หนึ่งขวนำสัญญาณเสียงจากเครื่องรับโทรทัศน์ แล้วให้ทำการขยายสัญญาณดังกล่าวก่อนที่จะถูกรับฟังโดยเครื่องรับฟัง

แบบใช้งานย่านความถี่ HF ประมาณ 26 ถึง 31 เมกะเฮิร์ตซ์ (megahertz) เหมาะสมใช้งานที่ครอบคลุมที่บริเวณกว้าง เช่น ภายในโรงงานและโรงพยาบาล เป็นระบบที่ได้รับความนิยมใช้งานมากที่สุด การส่งสัญญาณเป็นไปโดยการแพร่กระจายของคลื่นวิทยุจากสายอากาศ โดยตรงนับตั้งแต่ปี พ.ศ. 2528 เป็นต้นมาระบบดังกล่าวได้ถูกจำกัดให้ส่งเฉพาะข่าวสาร ประเภทที่ไม่ใช่เสียงพูดเท่านั้น สำหรับการใช้งานใช้ในเขตโรงพยาบาลมีการทำให้ใช้งานได้เฉพาะความถี่ 31 และ 49 เมกะเฮิร์ตซ์เท่านั้น เนื่องจากทั้ง 2 ความถี่ไม่ก่อให้เกิดการรบกวนต่ออุปกรณ์อิเล็กทรอนิกส์ที่ใช้ภายในโรงพยาบาลแต่อย่างใด อีกทั้งยังมีการอนุญาตให้สามารถส่งข้อความประเภทที่เป็นเสียงพูดทั้งในทิศทางไปและกลับ จากเครื่องลูกข่ายสำหรับย่านความถี่ทั้งสองอีกด้วย โดยความถี่ที่ใช้ในการส่งข่าวสารย้อนกลับ อยู่ในช่วง 161 ถึง 161.100 กิโลเฮิร์ตซ์

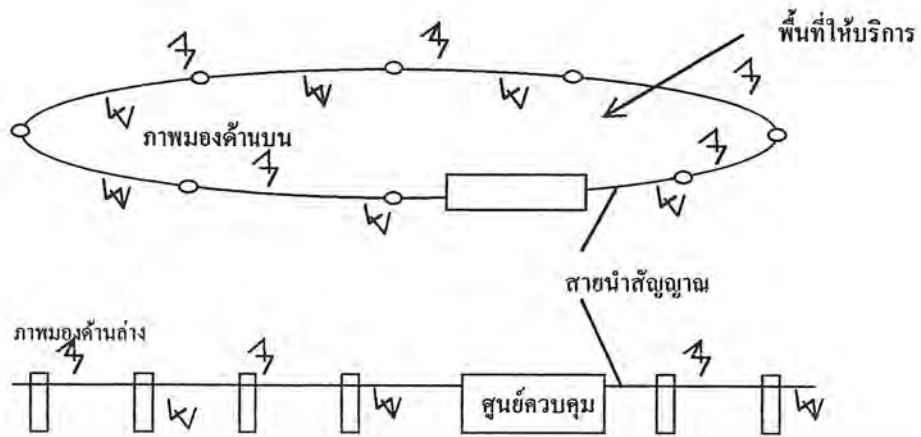
แบบใช้งานย่านความถี่ UHF ประมาณ 459 เมกะเฮิร์ตซ์ เหมาะสำหรับใช้งานในศึกที่มีกำแพงหนาหรือภายในบริเวณโรงงานอุตสาหกรรมขนาดใหญ่ เนื่องจากความถี่ในย่าน UHF มีความสามารถในการทะลุทะลวงสูง สามารถส่งข่าวสารเฉพาะที่ไม่ใช่เสียงพูดและไม่อนุญาตให้ผู้ใช้ส่งข่าวสารย้อนกลับ ไปยังศูนย์บริการวิทยุติดตามตัวได้

แบบสื่อสารเฉพาะท้องถิ่นใช้ความถี่ในช่วง 459 เมกะเฮิร์ตซ์ สำหรับส่งข่าวสารทุกประเภท รวมถึงเสียงพูด ไปยังลูกข่าย และรับข่าวสารประเภทเสียงพูดจากเครื่องลูกข่าย ในช่วงความถี่ 161 เมกะเฮิร์ตซ์ นับเป็นระบบที่ค่อนข้างใหม่ซึ่งได้รับอนุญาตให้ใช้งานได้ในปี พ.ศ. 2528 ระบบดังกล่าวถูกสร้างขึ้นเพื่อใช้แทนระบบแบบเฉพาะที่ทั้งย่านความถี่แบบ HF และ UHF ซึ่งใช้ในกิจการโรงพยาบาล รวมถึงแบบวงรอบหนึ่งขวนำด้วย นอกจากนี้ยังสนับสนุนสื่อสารสองทิศทางชนิดสมบูรณแบบ โดยผู้ใช้งานจะต้องอยู่ภายในรัศมีทำการรอบ ๆ สถานีส่ง

ตารางที่ 1.1 การกำหนดความถี่ใช้งานของวิทยุติดตามตัวแบบเฉพาะที่

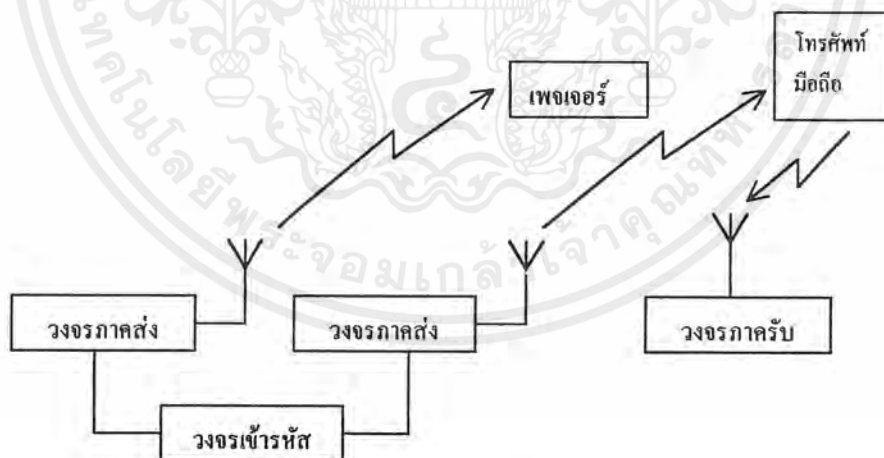
ย่านความถี่ 16 - 150 kHz	ความถี่จากสถานีส่งไปเครื่องลูกข่าย 16 - 150 kHz	ความถี่จากเครื่องลูกข่ายส่งไปสถานี
	ใช้กับระบบวิทยุติดตามตัวแบบวงรอบเหนือขั้ว	
ย่าน HF 26 MHz	26.2375 - 26.8655 MHz	ไม่อนุญาตให้มีการส่ง
ย่าน HF 27 MHz	26.978 - 27.262 MHz	ไม่อนุญาตให้มีการส่ง
ย่าน VHF 49 MHz	49.0000 - 49.4875 MHz	ไม่อนุญาตให้มีการส่ง
ย่าน VHF 49 MHz	49.4250, 49.4375, 49.4500 MHz 49.4625, 49.750 MHz	161.00 - 161.10 MHz
ย่าน UHF 459 MHz	459.125 - 459.450 MHz	ไม่อนุญาตให้มีการส่ง
ย่าน UHF 459 MHz	กรณีใช้เฉพาะความถี่ UHF	
459 MHz	459.125 - 459.475 MHz	161.0000 - 161.1125 MHz
และย่าน VHF 161 MHz	กรณีใช้เฉพาะความถี่ UHF ร่วมกับ VHF	
	459.325 MHz กับ 161.0125 MHz 459.475 MHz กับ 161.1125 MHz	459.125 MHz กับ 161.000 MHz 459.450 MHz กับ 161.100 MHz
	ใช้สำหรับระบบวิทยุติดตามตัวแบบเฉพาะที่	

ระบบวิทยุติดตามตัวแบบเฉพาะที่ถูกออกแบบขึ้นเพื่อจุดประสงค์สำหรับใช้งานในพื้นที่เฉพาะ โดยระบบมีความสามารถในการรองรับเครื่องลูกข่ายในระดับตั้งแต่ 10 ถึง 2,000 เครื่อง ความห่างของช่องสัญญาณแต่ละช่องในย่าน VHF และ UHF มีค่าเท่ากับ 25 กิโลเฮิร์ตซ์ และ 12.5 กิโลเฮิร์ตซ์ สำหรับกรณีของแบบที่ใช้ความถี่ในช่วง 49 กิโลเฮิร์ตซ์ เนื่องจากแต่ละช่องสัญญาณมีแบนด์วิดท์ (bandwidth) ค่อนข้างแคบจึงส่งผลให้ความสามารถในการตรวจรับสัญญาณของระบบต่ำ ส่งผลให้เครื่องรับถูกออกแบบอย่างซับซ้อนมากขึ้น ทำให้มีราคาแพง



รูปที่ 1.1 การให้บริการวิทยุติดตามตัวแบบที่ใช้วงรอบเหนี่ยวนำ

สำหรับการควบคุมขอบเขตการแพร่กระจายของคลื่นวิทยุทำได้โดยการกำหนดกำลังส่ง ของสถานีส่งให้มีค่าต่ำ โดยทั่วไปมักมีค่าเท่ากับ 25 มิลลิวัตต์ (milliwatt) สายอากาศของสถานีส่งจะถูกติดตั้งในลักษณะที่ทำให้รูปแบบการแพร่กระจายคลื่นเป็นรูปโคนในทิศทางลงสู่พื้น และมีการแพร่กระจายคลื่นในแนวราบรูปแบบของสายอากาศที่ใช้งานทั่วไป อย่างไรก็ตามเนื่องจากระบบวิทยุติดตามตัวแบบเฉพาะที่โดยส่วนใหญ่มักประกอบไปด้วยระบบและรูปแบบการแพร่กระจายคลื่นมากกว่า 1 อย่าง ทำให้การออกแบบในทางปฏิบัติมีความซับซ้อนมากกว่าที่ได้กล่าวมา รูปที่ 1.2 แสดงถึงเครื่องลูกข่ายในระบบวิทยุติดตามตัว แบบเฉพาะที่ซึ่งสามารถส่งข่าวสารกลับมายังศูนย์บริการวิทยุติดตามตัวได้ โดยจะต้องมีการติดตั้งสายอากาศและเครื่องรับเพิ่มเติมที่สถานีส่ง



รูปที่ 1.2 เปรียบเทียบความแตกต่างระหว่างเครื่องลูกข่ายที่รับข่าวสารได้อย่างเดียวกับเครื่องลูกข่ายที่สามารถส่งข่าวสารได้ด้วย

1.2.2 การให้บริการระบบวิทยุติดตามตัวแบบพื้นที่ครอบคลุมกว้าง (Wide area paging) เป็นระบบวิทยุติดตามตัวที่อนุญาตให้มีการส่งข่าวสารในทิศทางเดียว จากสถานีส่งไปยังเครื่องลูกข่ายซึ่งอยู่ภายในพื้นที่ให้บริการ โดยส่วนมากพื้นที่ให้บริการจะมีรัศมีประมาณ 5 ถึง 20 กิโลเมตร (Kilometer) รอบสถานีส่งทั้งนี้ขึ้นอยู่กับตำแหน่งกำลังส่งและระบบสายอากาศของสถานี สัญญาณที่ถูกส่งออกจากสายอากาศของสถานีส่งจะมีการลดทอน ซึ่งเกิดจากการแพร่กระจายคลื่นวิทยุความถี่สูงผ่านอาคารสูงหรือร่างกายมนุษย์ ผลจากการทดสอบเพื่อแก้ไขปัญหาด้านการลดทอนของคลื่น ซึ่งให้เห็นว่าความถี่ในช่วง 80 ถึง 460 เมกะเฮิร์ตซ์ มีความเหมาะสมสำหรับใช้กับกิจการวิทยุติดตามตัว โดยเกิดผลจากการลดทอนสัญญาณต่ำที่สุด การลดทอนของสัญญาณซึ่งเกิดจากการแพร่กระจายคลื่นวิทยุภายในอาคารจะมีค่าอยู่ในช่วง 14 ถึง 18 เดซิเบล (decibel) ที่ความถี่ 150 เมกะเฮิร์ตซ์, 18 เดซิเบลที่ความถี่ 250 เมกะเฮิร์ตซ์ และ 12 ถึง 18 เดซิเบล ที่ความถี่ 400 เมกะเฮิร์ตซ์ นอกจากนี้ปัญหาการลดทอนของสัญญาณแล้ว ยังมีปัจจัยอื่น ๆ ซึ่งมีผลกระทบต่อประสิทธิภาพในการรับสัญญาณของเครื่องลูกข่ายอีก เช่น ระดับความแรงของสัญญาณรบกวนในพื้นที่ให้บริการ ซึ่งส่วนใหญ่เกิดมากในพื้นที่ที่เป็นเมืองใหญ่ๆ โดยสัญญาณรบกวนมักจะเกิดจากเครื่องยนต์ หรือเครื่องจักรกล สัญญาณรบกวนลักษณะนี้จะมีขนาดความแรงของการรบกวนลดลงเมื่อพิจารณาที่ความถี่ใช้งานค่าสูง ทำให้ต้องเลือกใช้ความถี่สูงสำหรับส่งข่าวสารในเขตเมือง ความไวของการรับสัญญาณของเครื่องลูกข่าย ซึ่งมีความเกี่ยวพันโดยตรงกับการออกแบบวงจรของเครื่อง และประสิทธิภาพของสายอากาศในเครื่องลูกข่ายเอง

ระบบวิทยุติดตามตัวแบบพื้นที่ครอบคลุมมีการใช้ความถี่สำหรับส่งข่าวสารทั้งในย่าน VHF และ UHF โดยการกำหนดความถี่ในช่วง 138 และ 153 เมกะเฮิร์ตซ์ สำหรับย่าน VHF และ 454 เมกะเฮิร์ตซ์ สำหรับย่าน UHF ระบบที่ใช้ย่านความถี่ VHF จะสามารถส่งข่าวสาร ที่เป็นทั้งข้อความ (message) หรือเป็นเสียงเตือน (tone) เท่านั้น สำหรับการส่งข่าวสารที่เป็นทั้งข้อความ เสียงเตือน และเสียงพูด จะใช้ได้กับระบบUHF สำหรับมาตรฐานการส่งข่าวสารของระบบวิทยุติดตามตัวแบบพื้นที่ครอบคลุมกว้างจะเป็นไปตามข้อกำหนดซึ่งเรียกว่ามาตรฐาน POCSAG

ปี พ.ศ. 2519 ณ กรุงลอนดอนมีการรวมตัวกันของกลุ่มวิศวกรนานาชาติเพื่อดำเนินการวางข้อกำหนดของวิทยุติดตามตัวแบบพื้นที่ครอบคลุมกว้าง การประชุมจัดขึ้นโดย ใช้สถานที่ของศูนย์ทำการไปรษณีย์กลางของประเทศไทย ดังนั้นจึงเรียกข้อกำหนดนี้ตามชื่อสถานที่ว่า Post Office Code Standardization Advisory Group หรือ POCSAG สำหรับชื่อ ที่เป็นทางการของมาตรฐานดังกล่าว ซึ่งตั้งให้ภายหลังโดยหน่วยงาน CCIR คือ Radio Paging Code No. หรือ RPC No.1 มาตรฐานรหัสการเพจ (page) โดยใช้คลื่นวิทยุหมายเลข 1

1.3 ชนิดของระบบวิทยุติดตามตัว

1.3.1 แบบตัวอักษร (Message หรือ Alpha - Numeric Pager) เป็นที่ได้รับความนิยมอย่างสูงในบ้านเรา เครื่องลูกข่ายประเภทนี้สามารถรับข้อความได้เต็มที่ 200 ตัวอักษรและแสดงผลได้หน้าละ 80 ตัวอักษรต่อหน้าข่าวสาร โดยตัวอักษรในที่นี้จะหมายถึงตัวอักษรภาษาอังกฤษ หากเป็นอักษรไทยจะ

ได้จำนวนน้อยกว่านี้ หน่วยความจำสำรองสามารถเก็บข่าวสารได้ 40 ชุด โดยผู้ใช้สามารถส่งลบหรือป้องกันการลบได้ด้วยตนเอง บริการพิเศษซึ่งได้รับความนิยมสำหรับเครื่องลูกข่ายประเภทนี้คือ การให้บริการข่าวสารแบบออนไลน์ (online) เช่น อัตราแลกเปลี่ยนการเงิน, ข่าวกีฬาหรืออื่น ๆ เป็นต้น

1.3.2 แบบตัวเลข (Numeric Pager) รับข่าวสารได้เฉพาะตัวเลข โดยจะเก็บตัวเลขที่ทำการส่งมาได้สูงสุด 20 หลักต่อหนึ่งข่าวสาร ตัวเลขเหล่านี้อาจจะเป็นหมายเลขโทรศัพท์ที่จะให้ติดต่อกลับ, ราคาสินค้า, รหัสสินค้าหรือรหัสพิเศษเฉพาะกลุ่มแล้วแต่ผู้ใช้บริการ

1.3.3 แบบใช้เสียง (Tone Pager) เป็นเครื่องลูกข่ายที่มีราคาถูกที่สุด โดยการส่งเสียงเตือนเมื่อมีการติดต่อไปยังเครื่องหมายเลขนั้น ทั้งนี้อาจใช้เป็นการเตือนให้เจ้าของเครื่องโทรติดต่อ กลับศูนย์บริการวิทยุติดตามตัวหรือใช้เป็นการเตือนให้โทรกลับไปยังหมายเลขใดหมายเลขหนึ่ง ในกรณีที่มีการตกลงล่วงหน้า

1.3.4 แบบหลายเสียง (Multi Address Pager) คล้ายกับแบบใช้เสียงแต่เครื่องประเภทนี้จะให้เสียงแตกต่างกัน 2 เสียงขึ้นไปเพื่อใช้ในการแยกความแตกต่างของหมายเลข ที่จะให้โทรติดต่อกลับ

1.3.5 แบบฝากเสียงพูด (Voice Messaging Pager) อีกรูปแบบหนึ่งของเครื่องลูกข่าย โดยที่ผู้ฝากข่าวสารสามารถฝากเสียงพูดของคนผ่านทางคู่สาย โทรศัพท์ไปเก็บไว้ยังศูนย์ฝากข้อความเพื่อให้ศูนย์บริการวิทยุติดตามตัวส่งข้อความนั้น ไปยังเจ้าของเครื่อง

เครื่องลูกข่ายที่มีจำหน่ายในปัจจุบันอาจมีความหลากหลายมากกว่าทั้ง 5 แบบ ที่ได้กล่าวมาซึ่งอาจมีการผสมความสามารถแต่ละแบบเข้าด้วยกัน สำหรับเวลาที่ใช้ในการส่งข่าวสารนั้นมีความแตกต่างกันไปตามชนิดของเครื่องลูกข่าย กล่าวคือใช้เวลาตั้งแต่ 10 วินาทีลงมา สำหรับเครื่องลูกข่ายแบบฝากเสียงพูดจนถึงมิลลิวินาที สำหรับแบบที่ไม่ใช่เสียงพูด ความพิเศษของระบบวิทยุติดตามตัวก็คือความสามารถในการติดต่อลูกข่ายได้มากกว่า 100,000 รายต่อหนึ่งความถี่ โดยระบบที่ไม่ใช่เสียงพูดสามารถครอบคลุมพื้นที่ให้บริการได้กว้างกว่าแบบใช้เสียงพูด ทั้งนี้เพราะ ใช้กำลังส่งน้อยกว่าในการทำให้เครื่องทำงาน และตัวเครื่องรับเองมีความไวสูงมากเป็นพิเศษ กับสัญญาณในช่วงสั้นๆ ในระดับมิลลิวินาที

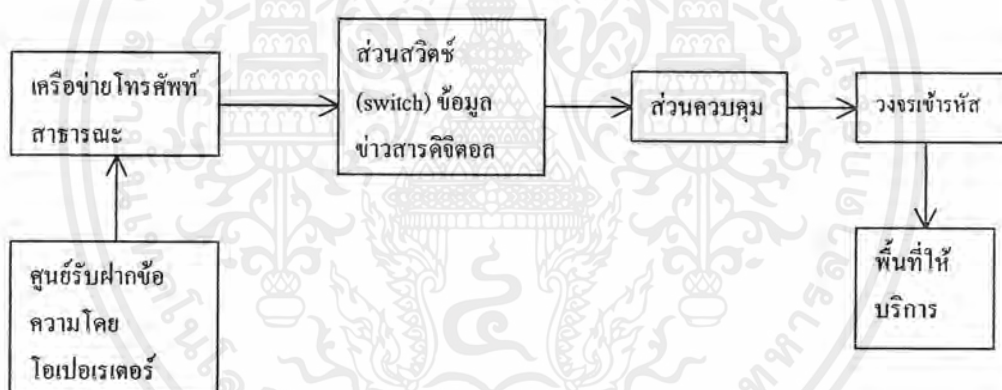
ในระบบวิทยุติดตามตัวหนึ่ง ผู้ใช้บริการสามารถใช้เครื่องลูกข่ายรวมกันได้ทั้ง 5 แบบ ดังที่ได้กล่าวมาผู้ให้บริการจะแยกความถี่ ใช้งานสำหรับเครื่องลูกข่ายแต่ละแบบ ทั้งนี้เพื่อให้ได้คุณภาพสัญญาณที่ดี ข้อดีของวิทยุติดตามตัวเมื่อเปรียบเทียบกับระบบสื่อสารเคลื่อนที่ชนิดอื่นที่เป็น 2 ทิศทาง เช่น โทรศัพท์เคลื่อนที่ ได้แก่

- สามารถพกติดตัวได้สะดวกมากเนื่องจากมีขนาดเล็ก น้ำหนักเบา
- มีจำนวนผู้เช่าได้มากกว่าต่อหนึ่งความถี่
- สามารถให้เครื่องลูกข่ายต่างยี่ห้อแทนกันได้โดยเป็นเครื่องประเภทเดียวกัน
- เครื่องลูกข่ายส่วนใหญ่สามารถเก็บข่าวสารที่ได้รับแล้วไว้ได้

1.4 โครงสร้างของระบบเครือข่ายวิทยุติดตามตัว

เมื่อพิจารณากระบวนการในการสื่อสารโดยการใช้วิทยุติดตามตัวจะพบว่าเกิดจากการที่ ผู้ใช้โทรศัพท์ติดต่อมายังศูนย์รับฝากข้อความ พนักงานประจำศูนย์วิทยุติดตามตัว จะป้อนข่าวสารนั้นผ่านอุปกรณ์ค้นหา หรือผู้ใช้โทรศัพท์อาจจะโทรมายังเลขหมายฝากข้อความอัตโนมัติโดยไม่ผ่านพนักงานประจำศูนย์บริการวิทยุติดตามตัวข้อความทั้งสองแหล่งจะถูกเก็บไว้ โดยผ่านการเข้ารหัส และการส่งออกอากาศไปยังเครื่องลูกข่าย ดังนั้นจึงสามารถวางโครงสร้างที่เป็นพื้นฐานของระบบวิทยุติดตามตัวได้ดังรูปที่ 1.3 ซึ่งประกอบด้วยส่วนการรับข่าวสาร, คอมพิวเตอร์ส่วนกลางและเครือข่ายอุปกรณ์สื่อสาร ซึ่งกล่าวถึงดังนี้

1.4.1 ส่วนการรับข่าวสาร ข่าวสารที่ถูกส่งดังกล่าวสามารถมาได้จากหลายเส้นทางคือ โอเปอเรเตอร์ ที่ศูนย์รับฝากข้อความส่วนกลางทำการรับข้อความจากผู้ติดต่อเข้ามาทางโทรศัพท์แล้วทำการป้อนข้อความเหล่านั้นผ่านคีย์บอร์ด โอเปอเรเตอร์ที่ศูนย์รับฝากข้อความสาขาช่วยทำการส่งข้อความมาศูนย์บริการวิทยุติดตามตัวส่วนกลางโดยผ่านคู่สายโทรศัพท์เช่าหรือคู่สายสาธารณะ ข้อความที่ส่งจากระบบฝากข้อความอัตโนมัติ



รูปที่ 1.3 โครงสร้างพื้นฐานของระบบวิทยุติดตามตัว

1.4.2 คอมพิวเตอร์ส่วนกลาง ทำหน้าที่ควบคุมการปฏิบัติงานของอุปกรณ์ทั้งระบบ และยังทำหน้าที่เป็นส่วนควบคุมข่าวสารอีกด้วย ข่าวสารที่ถูกส่งมาจากส่วนการรับข่าวสารจะถูกป้อนเข้าสู่คอมพิวเตอร์ส่วนกลางโดยผ่านอุปกรณ์เชื่อมต่อต่างกัน ส่วนควบคุมข่าวสารจะมีฮาร์ดดิสก์ขนาดใหญ่ทำหน้าที่เก็บบันทึกข่าวสารที่จะถูกส่งออกอากาศ แต่ละข่าวสารจะถูกเก็บไว้ในฮาร์ดดิสก์เป็นช่วงเวลาหนึ่ง หรืออาจมีการเก็บอย่างถาวรในเทปแม่ก้อบ นอกจากนี้ข่าวสารเหล่านี้แล้วฮาร์ดดิสก์ก็ยังมีเก็บซอฟต์แวร์ (software) ซึ่งใช้ควบคุมการทำงานของระบบอีกด้วย จึงนับเป็นความสำคัญอย่างยิ่งที่จะต้องมีส่วนควบคุมข่าวสารสำรองเพื่อทำหน้าที่แทน ส่วนควบคุมข่าวสารหลักในกรณีที่เกิดการเสียหายขึ้น

เครือข่ายอุปกรณ์สื่อสาร ประกอบด้วย

- ส่วนเข้ารหัสข้อมูล
- ส่วนควบคุมการซิงโครไนส์ (synchronous) ข่าวดสารทางคลื่นวิทยุ
- ส่วนบริหารเครือข่าย จะมีหรือไม่มีก็ได้

ส่วนการเข้ารหัสข้อมูลตามมาตรฐาน POCSAG จะรับข่าวดสารที่ถูกส่งมาจากส่วนควบคุมข่าวดสารในรูปแบบ ASCII ส่วนเข้ารหัสข้อมูลจะแปลงข่าวดสารให้เป็นข้อมูลตามมาตรฐาน POCSAG ซึ่งสามารถกำหนดระดับความสำคัญของข่าวดสาร (Priority) และรูปแบบการส่งข่าวดสารได้ ข่าวดสารซึ่งถูกกำหนดความสำคัญสูงสุดจะถูกเขียนลงในบัฟเฟอร์ (buffer) โดยมีการแบ่งแต่ละข้อมูลออกเป็น ส่วน ๆ ตามรูปแบบโครงสร้างของกลุ่มข้อมูลโดยทั่วไป บัฟเฟอร์หน่วยความจำมีความจุ 64 กิโลไบต์ (kilobyte) ซึ่งสามารถขยายความจุขึ้นได้ถึง 1 เมกะไบต์ (megabyte) การที่ต้องมีวงจรกันชนในส่วนนี้ ก็เพื่อป้องกันการสูญหายของข้อมูลในช่วงที่มีปริมาณการส่งข้อมูลหนาแน่นมาก ๆ สำหรับกลุ่มข้อมูลรหัสว่าง และปริแอมเบิล (preamble) ซึ่งถูกส่งออกอากาศโดยสถานีส่งจะถูกสร้างขึ้นและแทรกร่วมกับข้อมูลข่าวดสาร โดยส่วนเข้ารหัสข้อมูล

สำหรับข้อมูลที่กำหนดให้ส่งด้วยอัตราความเร็ว 512 และ 1,200 บิตต่อวินาที (bit per second) จะถูกจัดไว้ด้วย โดยส่วนที่เข้ารหัสและข้อมูลเหล่านี้จะถูกส่งในรูปแบบของรหัส POCSAG ไปยังเครื่องส่งทันทีที่ได้รับคำสั่งจากส่วนควบคุมตามพื้นที่ สำหรับส่วนบริหารเครือข่าย (ถ้ามี) จะเป็นส่วนหนึ่งของส่วนควบคุมตามพื้นที่ ซึ่งทำหน้าที่ตรวจสอบการทำงานของอุปกรณ์ควบคุมการส่ง อุปกรณ์ควบคุมการส่งจะถูกติดตั้งไว้ที่สถานีส่งทุกสถานี ซึ่งส่วนควบคุมตามพื้นที่สามารถติดต่อกับอุปกรณ์ควบคุมการส่งได้สูงสุด 99 ชุด โดยที่การติดต่อกันจะรวมถึงการควบคุมการทำงานระยะไกลด้วย จึงนับเป็นความสะดวกของผู้บริหารระบบซึ่งสามารถสั่งการควบคุมสถานีส่งทุกสถานีได้จากศูนย์ควบคุมส่วนกลาง

หน้าที่หลักของอุปกรณ์ควบคุมการส่งคือ การตรวจสอบ, การควบคุม และการชดเชยเวลาที่จะหน่วงให้กับภาคส่ง รวมทั้งรับคำสั่งจากส่วนควบคุมตามพื้นที่ สำหรับภาคส่งจะทำการส่งข่าวดสาร โดยการมอดูเลต (modulate) แบบ FSK โดยทั่วไปใช้ผลึกคริสตอล (crystal) สำหรับควบคุมภาคออสซิลเลเตอร์ (oscillator) เพื่อความเที่ยงตรงของฐานเวลา และยังเป็น การเพิ่มประสิทธิภาพของการทำงานแบบซิงโครไนส์ด้วย ปกติจะกำหนดให้สัญญาณที่ส่งออกจากสายอากาศนั้นควรมีกำลังส่งประมาณ 100 วัตต์ (watt) ระหว่างสายอากาศกับเครื่องส่งจะมีการติดตั้ง ส่วนการป้องกันการรบกวนของคลื่น เพื่อหลีกเลี่ยงปัญหาการเกิดการผลิตขึ้นของสัญญาณแบบอินเทอร์มอดูเลต (intermodulate) ขึ้นในกรณีสถานีส่งใกล้เคียงทำการส่งความถี่ในย่านความถี่ใกล้เคียงกัน

เนื่องจากสายอากาศของเครื่องลูกข่ายมีลักษณะเป็นแกนเฟอร์ไรต์ (ferrite) พันด้วยคอยล์ (coil) ขนาดเล็กบรรจุอยู่ในเครื่อง ขดลวดเหล่านี้มีค่าประกอบการสูญเสียถึง 16 เดซิเบล เมื่อเทียบกับสายอากาศแบบไดโพล (dipole) ทั่วไป อีกทั้งผลจากการลดทอนสัญญาณที่เกิดจากอาคารสูงและร่างกายมนุษย์ทำให้ประสิทธิภาพในการรับสัญญาณของเครื่องลูกข่ายอยู่ในระดับต่ำ แนวทางในการเพิ่มประสิทธิภาพของการรับสัญญาณทำได้โดยการเพิ่มความแรงของสัญญาณที่ส่งออกจากสถานีส่งออกจาก

สถานีส่งให้อยู่ในระดับเพียงพอที่เครื่องลูกข่ายจะสามารถทำงานได้อย่างถูกต้อง ในทางปฏิบัติทำได้โดยการเพิ่มจำนวนสถานีส่งให้ส่งสัญญาณ ไปยังพื้นที่ให้บริการพร้อม ๆ กัน ดังในรูปที่ 1.4 โดยข่าวสารจากทั้งสองสถานีเป็นข่าวสารเดียวกันและใช้ความถี่เดียวกัน แต่ถ้าระยะทางจากศูนย์กลางควบคุมของสถานีส่งทั้งสองมีค่าต่างกันจะทำให้ข่าวสารที่ส่งมายังสถานีส่งทั้งสองมาไม่ตรงเวลากัน ดังนั้นสัญญาณที่ถูกส่งออกจากสถานีส่งทั้งสองย่อมมีเฟสต่างกัน บางครั้งเมื่อสัญญาณมาถึงเครื่องรับอาจเกิดการลทอนมากกว่ากรณีใช้สถานีส่งสถานีเดียว

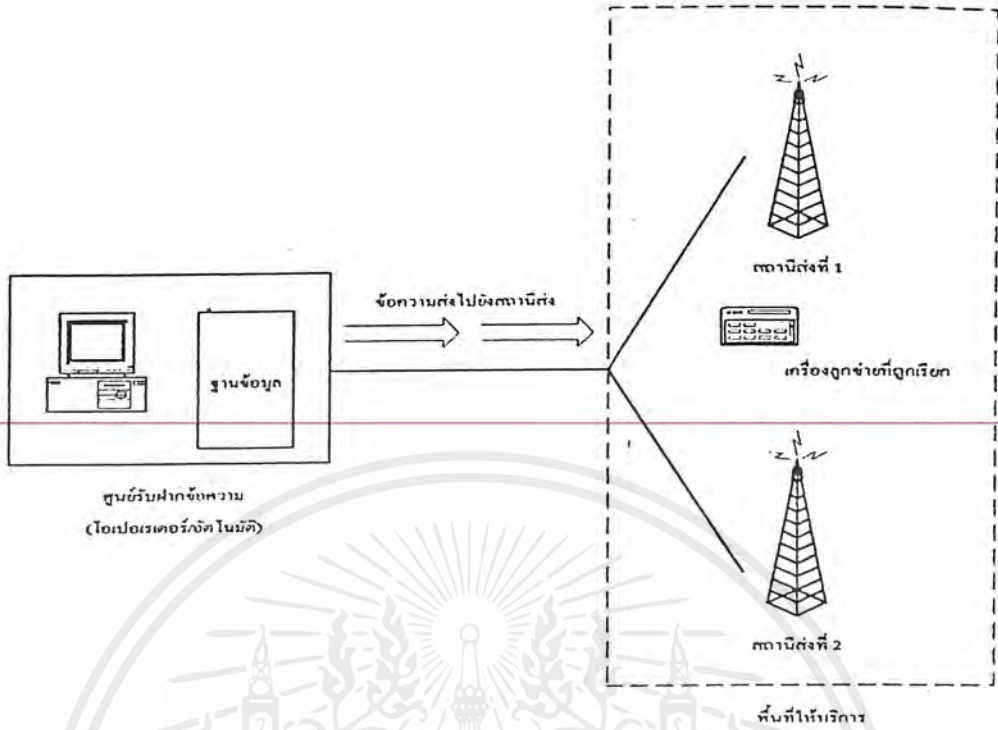
ทางแก้ไขปัญหาดังกล่าวทำได้โดยการใช้เทคนิคการส่งสัญญาณแบบกึ่งซิงโครนัส (Quasi synchronous) โดยหากสถานีใดอยู่ห่างจากศูนย์กลางควบคุมมากกว่า จะมีการคิดคั้งวงจรหน่วงเวลาในวงจรสื่อสารของสถานีส่งที่อยู่ใกล้กว่าเพื่อชดเชยเวลาหน่วงของข่าวสารที่ส่งไปยัง สถานีทั้งสองให้เท่ากันทำให้สัญญาณที่ส่งออกจากสถานีทั้งสองมีเฟส (phase) ตรงกันตลอดเวลาโดย ไม่ขึ้นอยู่กับตำแหน่งของสถานีทั้งสอง เนื่องจากรูปแบบการเชื่อมต่อระหว่าง ศูนย์ควบคุมสถานีส่งอาจใช้วงจรหน่วงเชื่อมต่อกับแบบคู่สายเช่าหรือวงจรไมโครเวฟ (microwave) ซึ่งทั้งสองรูปแบบก็สามารถคิดคั้งวงจรหน่วงเวลาได้

เมื่อเครื่องลูกข่ายได้รับสัญญาณจากสถานีส่งทั้งสอง หากเป็นกรณีอุดมคติสัญญาณทั้งสองจะมาถึงเครื่องรับโดยมีเฟสเดียวกัน อย่างไรก็ตามการชดเชยเวลาหน่วงที่ได้กล่าวมาเป็น เพียงการชดเชยในส่วนของวงจรเชื่อมต่อในเครือข่ายเท่านั้น มิได้เป็นการชดเชยเวลาหน่วงที่เกิดจากการแพร่กระจายของคลื่นวิทยุจากสถานีส่งแต่อย่างใด ในพื้นที่ให้บริการที่มีอาคารสูงอยู่เป็นจำนวนมาก สัญญาณจากสถานีส่งที่เป็นคลื่นความถี่ย่าน VHF และ UHF จะมีการสะท้อน กับอาคารเหล่านั้น สัญญาณที่มาถึงเครื่องลูกข่าย ทั้งจากสถานีส่งโดยตรงและที่เกิดจากการสะท้อนอาจก่อให้เกิดสัญญาณรบกวนขึ้นและในกรณีสัญญาณ ทั้งสองมีเฟสต่างกัน 180 องศาจะทำให้เกิดการหักล้างของสัญญาณเป็นศูนย์ได้ แต่อย่างไรก็ตามมีการทดสอบจะพบว่า เทคนิคแบบกึ่งซิงโครนัสนั้นจะช่วยป้องกันไม่ให้เกิดการหักล้างของสัญญาณจนเป็นศูนย์ที่เครื่องลูกข่าย เนื่องจากข้อมูลที่ถูส่งไปยังเครื่องลูกข่ายโดยส่วนมากเป็นข้อมูลดิจิทัล (digital) ซึ่งมีความต้านทานต่อรูปแบบการแทรกสอดของสัญญาณจากสถานีส่งโดยตรงและสัญญาณสะท้อนค่อนข้างสูง

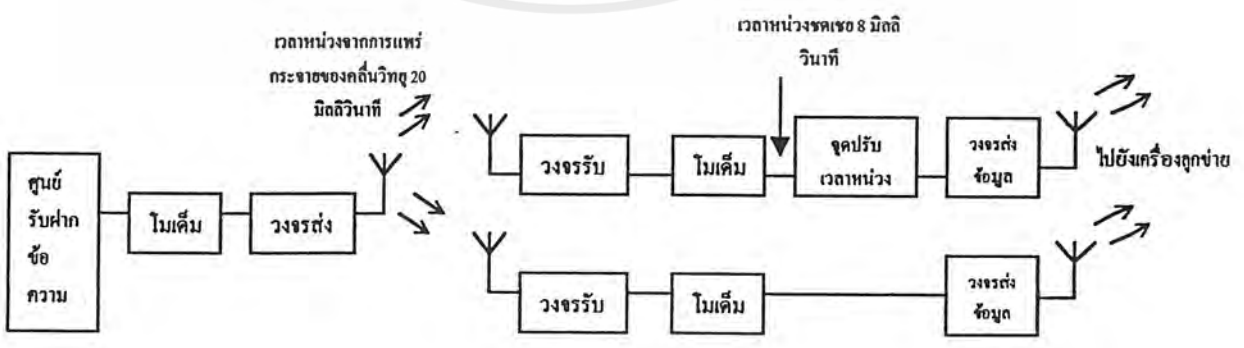
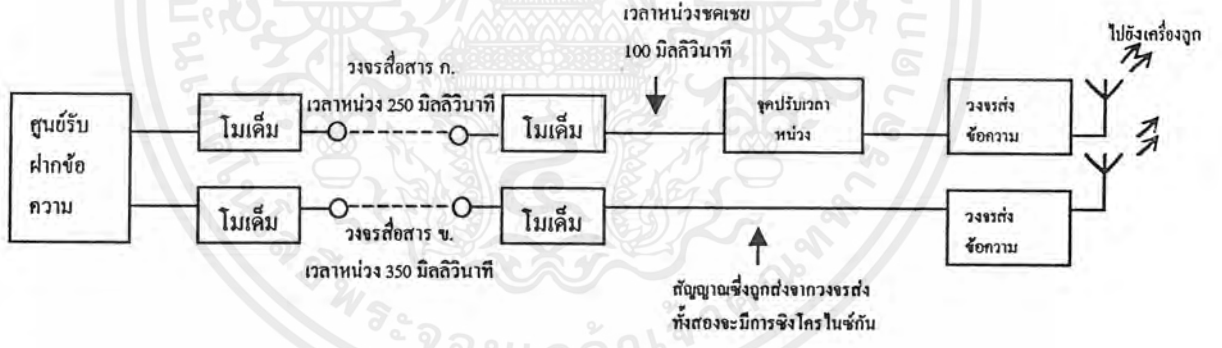
หากสถานีส่งสัญญาณความถี่ 1 กิโลเฮิร์ตซ์ ซึ่งมีคาบเวลา $1/1000 = 1$ มิลลิวินาที สมมติว่าสัญญาณที่มาจากสถานีโดยตรงและสัญญาณที่สะท้อนมายังเครื่องลูกข่ายมีช่วงเวลาห่างกัน 1 มิลลิวินาที จะพบว่าสัญญาณทั้งสองยังคงมีเฟสเดียวกัน แต่หากสัญญาณที่ใช้ส่งมีความถี่ 500 เฮิร์ตซ์ หรือมีคาบเวลาเป็น $1/500$ เท่ากับ 2 มิลลิวินาที และช่วงเวลาห่างของสัญญาณทั้งสองทิศทางยังคงมีเท่าเดิม ในกรณีนี้พบว่าสัญญาณทั้งสองจะกลับเฟสกันพอดี ทำให้สัญญาณที่เครื่องรับได้รับเป็นศูนย์

มีรายงานการทดลองยืนยันว่าค่าเวลาหน่วงสูงสุดที่ยอมให้เกิดขึ้นได้กับสัญญาณเสียงพูด มีค่าไม่เกิน 10 เปอร์เซ็นต์ (percent) ของคาบเวลาของความถี่สูงสุด ในกรณีย่านความถี่เสียงพูดผ่านโทรศัพท์ ซึ่งมีค่าความถี่จำกัดสูงสุด 3,400 เฮิร์ตซ์ มีคาบเวลาเท่ากับ $1/3,400$ หรือ ประมาณ 300 ไมโครวินาที ดังนั้นค่าเวลาหน่วงที่ยอมให้ได้จะมีค่าไม่เกิน 30 ไมโครวินาที

สำหรับข้อมูลดิจิทัลจะเกิดช่วงเวลาที่เราเรียกว่า ช่วงสับสนซึ่งเป็นช่วงที่มีการเปลี่ยนระดับ ของข้อมูลจาก 0 เป็น 1 ช่วงเวลาหน่วงที่ยอมให้ได้จะมีค่าไม่เกิน 25 เปอร์เซ็นต์ ของคาบเวลาต่อบิต



รูปที่ 1.4 การเพิ่มประสิทธิภาพในการรับสัญญาณของเครื่องถูกข่ายโดยใช้สถานีส่ง 23 สถานีส่งข้อมูลเดียวกัน



รูปที่ 1.5 การชดเชยเวลาหน่วงของเทคนิคการส่งสัญญาณแบบกิ่งซิงโครนัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและหลักการ

2.1 การส่งผ่านข้อมูลอนาล็อกและดิจิทัล

ในการส่งผ่านข้อมูลจากต้นทางไปยังปลายทาง มีคุณสมบัติธรรมชาติของสัญญาณข้อมูลอย่างหนึ่งที่น่าสนใจก็คือ การเคลื่อนที่ของข้อมูลและกระบวนการจัดการกับข้อมูลเพื่อให้มั่นใจได้ว่าข้อมูลที่ส่งไปและรับมาสามารถเข้าใจกันได้ สำหรับการศึกษานี้มีจุดสำคัญที่เราจะเข้าไปเกี่ยวข้องกับคีย์ก็คือ ปริมาณชนิด อนาล็อก (analog) และชนิดดิจิทัล

ปริมาณอนาล็อกและดิจิทัล เป็นปริมาณที่สอดคล้องกับปริมาณที่มีค่าแบบต่อเนื่อง และไม่ต่อเนื่องตามลำดับ ศัพท์ 2 คำนี้จะถูกนำมาใช้ในเรื่อง 3 เรื่องดังต่อไปนี้

2.1.1 ข้อมูล (Data)

ข้อมูลแบบอนาล็อกนั้นเป็นข้อมูลที่เกิดขึ้นแล้วมีค่าที่ต่อเนื่องในช่วงเวลาที่พิจารณา เป็นต้นว่า เสียง หรือภาพ จะเป็นข้อมูลที่มีการแปรเปลี่ยนรูปแบบของความเข้มอย่างต่อเนื่อง อุณหภูมิ และความดันก็เป็นปริมาณที่ต่อเนื่องที่จัดได้ว่า ให้ข้อมูลแบบอนาล็อก แต่สำหรับข้อมูลดิจิทัลเป็นข้อมูลที่มีค่าที่เฉพาะที่กระโดด เป็นค่าที่ไม่ต่อเนื่อง เช่น ค่าเลขจำนวนเต็ม เป็นต้น

ตัวอย่างของข้อมูลดิจิทัลอย่างหนึ่งได้แก่ตัวหนังสือหรือตัวอักษร ซึ่งประสาทสัมผัสของคนสามารถรับรู้และเข้าใจได้ แต่มันไม่สามารถจะสื่อความหมายนั้นโดยตรงให้ระบบสื่อสารต่าง ๆ รับรู้เข้าใจ เหมือนกับที่มนุษย์เราเข้าใจได้

ระบบในการสื่อสารบางระบบจะถูกออกแบบไว้สำหรับข้อมูลเลขฐานสอง ซึ่งจำนวนของรหัสที่ใช้กันอย่างแพร่หลายที่สุดชนิดหนึ่งคือ รหัส ASCII (American Standard Code for Information Interchanges) ตัวอักษรแต่ละตัวของรหัสนี้แทนได้ด้วยเลขฐานสอง 7 หลัก ซึ่งเลขฐานสอง 7 หลัก แทนอักษรที่ไม่ซ้ำกันได้ทั้งหมดถึง 128 ตัว รหัสเลขฐานสองบางตัวจึงถูกนำมาแทนตัวอักษรสำหรับการควบคุมและตัวอักษรของการควบคุมส่วนหนึ่งก็ใช้ในการควบคุมการพิมพ์ และรหัสเลขฐานสองที่แทนตัวอักษรส่วนที่เหลือบางตัวก็จะใช้ในระบบสื่อสาร โดยทั่วไปแล้วการเข้ารหัสในการเก็บและส่งผ่านข้อมูล จะใช้จำนวนเลขไบนารี (binary) 8 บิต ต่อ 1 ตัวอักษร โดยบิตที่ 8 ก็คือพาริตีบิต (Parity Bit) ที่ใช้สำหรับการตรวจสอบความผิดพลาด

2.1.2 สัญญาณ (Signal)

ในระบบของการสื่อสารข้อมูลจะเคลื่อนที่จากจุดหนึ่งไปยังอีกจุดหนึ่งในรูปแบบของสัญญาณไฟฟ้า ซึ่งสัญญาณอนาล็อกก็คือ คลื่นแม่เหล็กไฟฟ้าที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง และสัญญาณดังกล่าวนี้เองที่จะถูกส่งผ่านเข้าไปในตัวกลางชนิดต่าง ๆ ทั้งนี้ก็ขึ้นอยู่กับสเปกตรัม (spectrum) ของสัญญาณ ตัวกลางอาจเป็นสาย เช่น สายคู่บิดเกลียว สายโคแอกเซียล (coaxial) สายใยนำแสง หรืออาจจะเป็นตัวกลางแบบไร้สาย เช่น ชั้นบรรยากาศหรือสุญญากาศ ส่วนสัญญาณดิจิทัลนั้นอาจเป็นขบวนของพัลส์โวลเตจ (pulse voltage) ที่ใช้ระดับของพัลส์ที่ส่งไปเป็นตัวแทนข้อมูล เช่น ใช้ระดับโวลเตจคงที่ค่าบวกจะแทนค่าไบนารี 1 และระดับโวลเตจลบแทนไบนารี 0

ข้อมูลดิจิทัล ไปนารีสัญญาณที่ใช้แทนข้อมูลจะใช้ศักย์ไฟฟ้ากระแสตรง 2 ระดับ โดยที่ระดับโวลเตจค่าหนึ่งแทนเลขฐานสองค่า 1 และอีกค่าหนึ่งแทนเลขฐานสองค่า 0

2.1.3 ข้อมูลและสัญญาณ (Data and Signal)

จากที่ได้กล่าวมาแล้ว เรากำลังสนใจสัญญาณที่ใช้แทนข้อมูลอนาล็อก และข้อมูลดิจิทัลในสถานการณ์โดยทั่วไปแล้วข้อมูลอนาล็อกจะเป็นฟังก์ชัน (function) กับเวลา และมีค่าสเปกตรัมที่จำกัดอยู่ค่าหนึ่ง ซึ่งเราสามารถแทนข้อมูลอนาล็อกดังกล่าวได้ด้วยสัญญาณคลื่นแม่เหล็กไฟฟ้าที่มีค่าสเปกตรัมค่าเดียวกันและข้อมูลดิจิทัลนั้นสามารถแทนได้ด้วยสัญญาณดิจิทัลที่มีระดับโวลเตจแตกต่างกันสองระดับเพื่อแทนค่าเลขฐานสอง 0 และ 1

2.1.4 การส่งผ่าน (Transmission)

ความแตกต่างระหว่างสัญญาณดิจิทัลและสัญญาณอนาล็อกนั้น ควรพิจารณาให้ชัดเจนขึ้นอีก ทั้งสัญญาณอนาล็อกและสัญญาณดิจิทัลนั้นจะถูกนำส่งผ่านตัวกลางที่เหมาะสมกับตัวกลางการส่งผ่านก็เป็นหน้าที่ของระบบการส่งผ่าน (Transmission system) การส่งผ่านในรูปแบบของอนาล็อกเป็นวิธีการส่งผ่านสัญญาณอนาล็อกไปโดยไม่มีเปลี่ยนแปลงสาระข้อมูล ไม่ว่าจะป็นกรณีใด ๆ สัญญาณอนาล็อกจะเกิดลดทอนหลังจากที่เดินทางผ่านเข้าไปในตัวกลาง ดังนั้นเพื่อให้สัญญาณสามารถเดินทางไปถึงปลายทางได้ระยะทางไกล ๆ ระบบของการส่งผ่านแบบอนาล็อกก็จะมีตัวเพิ่มความแรงของสัญญาณ เพื่อเพิ่มพลังงานให้แก่สัญญาณ แต่ยังมีปัญหาเพราะว่าตัวเพิ่มความแรงของสัญญาณนอกจากจะเพิ่มพลังงานให้กับสัญญาณแล้ว ยังเพิ่มพลังงานให้กับสัญญาณรบกวนอีกด้วย และยังมีกรต่อใช้ตัวขยายหลาย ๆ ตัวแบบอนุกรม เพื่อให้ได้ระบบในการส่งสัญญาณได้ไกลยิ่งทำให้สัญญาณเพี้ยนไปยิ่งขึ้น

สำหรับข้อมูลแบบอนาล็อกเช่น เสียง ความคิดเพียงส่วนเล็กน้อย สามารถยอมให้เกิดได้เพราะว่าข้อมูลยังสามารถเข้าใจได้ แต่สำหรับข้อมูลดิจิทัลการต่อตัวขยายแบบอนุกรมจะทำให้เกิดความผิดพลาด

2.1.5 การส่งผ่านข้อมูลดิจิทัล (Digital Transmission)

การส่งผ่านข้อมูลด้วยวิธีการนี้จะเกี่ยวข้องกับเนื้อหาของสัญญาณ สัญญาณดิจิทัลจะถูกส่งไปได้ในระยะทางที่จำกัด ก่อนที่การลดทอนจะทำอันตรายต่อองค์ประกอบของข้อมูล ดังนั้นเพื่อให้การส่งข้อมูลสามารถทำได้เป็นระยะทางที่ไกล ๆ เราจึงใช้ตัวทวนสัญญาณ (Repeater) เพื่อกู้สัญญาณดั้งเดิมกลับคืนมา โดยที่ตัวทวนสัญญาณเมื่อได้รับสัญญาณดิจิทัลมาแล้ว ก็จะทำการกู้รูปแบบของ 1 และ 0 กลับคืนมาอีกครั้งและส่งออกไปใหม่ ซึ่งทำให้สามารถเอาชนะการลดทอนลงไปได้

ด้วยเทคนิคอย่างเดียวกันกับที่ได้กล่าวมาแล้ว อาจจะนำมาใช้ได้กับสัญญาณอนาล็อก ที่ใช้เป็นตัวส่งถ่ายข้อมูลดิจิทัล ณ ตำแหน่งในพื้นที่ที่เหมาะสม ระบบของการส่งผ่านก็จะใช้เครื่องทวนสัญญาณแทนที่จะเป็นตัวขยายสัญญาณ ตัวทวนสัญญาณจะกู้สัญญาณดิจิทัลกลับคืนมาจากสัญญาณอนาล็อกและสร้างสัญญาณอนาล็อกขึ้นมาใหม่ ทำให้ไม่เกิดการสะสมของสัญญาณรบกวนต่อๆ ไป

ในปัจจุบันมีแนวโน้มที่จะหันมาใช้การสื่อสารระบบดิจิทัลที่ได้แทนระบบอนาล็อก แม้ว่าจะไม่ได้มีการลงทุนใช้ระบบอนาล็อกมาก่อนอย่างมากก็ตาม เหตุผลที่สำคัญก็คือ

- ดิจิตอลเทคโนโลยี การพัฒนาเทคโนโลยีของวงจรรคดิจิทัล LSI และ VLSI ทำให้ราคาและขนาดวงจรลดลง ในขณะที่เครื่องมือทางอนาล็อกไม่ได้ลดลง
- คุณภาพของข้อมูล สำหรับขบวนการทางดิจิทัล การใช้ตัวทวนสัญญาณแทนที่จะใช้ตัวขยายสัญญาณทำให้อิทธิพลของสัญญาณรบกวนไม่ถูกสะสม ทำให้เราสามารถส่งข้อมูลไปได้ระยะไกลๆ แม้ว่าคุณภาพของสายจะไม่ดีก็ตาม
- ความจุของการใช้งานมีมาก มันเป็นเรื่องที่สิ้นเปลืองมากในการที่เราจะต้องสร้างทางเดินการส่งผ่านข้อมูลที่มีแบนด์วิดท์กว้างมาก ๆ เช่น ช่องสัญญาณความถี่ และเส้นใยนำแสง ดังนั้นการนำเอาขบวนการในการมัลติเพล็กซ์ (multiplex) ทางด้านเวลาจะเป็นวิธีการที่ง่าย และราคาถูกกว่าการมัลติเพล็กซ์ทางด้านความถี่
- ความปลอดภัยและความเป็นส่วนตัว เทคนิคการย่อข้อมูลพร้อมที่จะนำเข้ามาใช้กับข้อมูลดิจิทัลและพร้อมที่จะนำมาใช้กับข้อมูลอนาล็อกที่ถูกดิจิไทซ์ (digitize) แล้ว
- การรวมกันเข้าเป็นหนึ่งเดียวกัน ด้วยขบวนการทางข้อมูลของอนาล็อกและดิจิทัล สัญญาณจะมีรูปแบบที่เหมือนกัน และสามารถดำเนินการได้ในลักษณะเดียว ซึ่งมันก็จะทำให้ประหยัดและสะดวกในการรวมเสียงภาพและข้อมูลดิจิทัลเข้าไว้ด้วยกัน

2.2 รูปแบบการสื่อสารข้อมูล

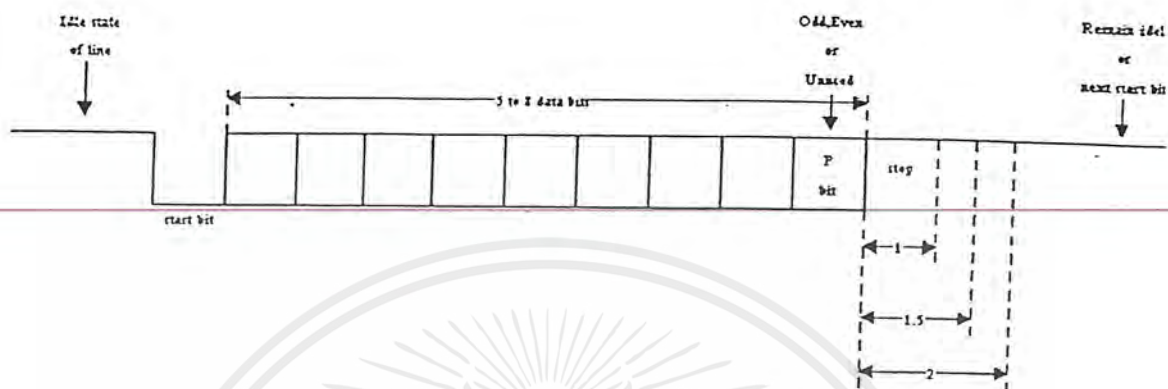
2.2.1 การส่งผ่านแบบอะซิงโครนัส(Asynchronous Transmission)

วิธีการแก้ปัญหาการซิงโครไนซ์วิธีหนึ่งก็คือ การส่งบิตอ็อก และเทคนิคเก่าอันหนึ่งที่เป็นที่รู้จักกันก็ได้แก่ start – stop หรือการส่งผ่านแบบอะซิงโครนัส (asynchronous) ซึ่ง นับว่าเป็นการส่งแบบที่เรียกว่า character – oriented โดยจำนวนบิตใน 1 อักขระจะถูกกำหนดให้มีได้ตั้งแต่ 5 ถึง 8 บิต

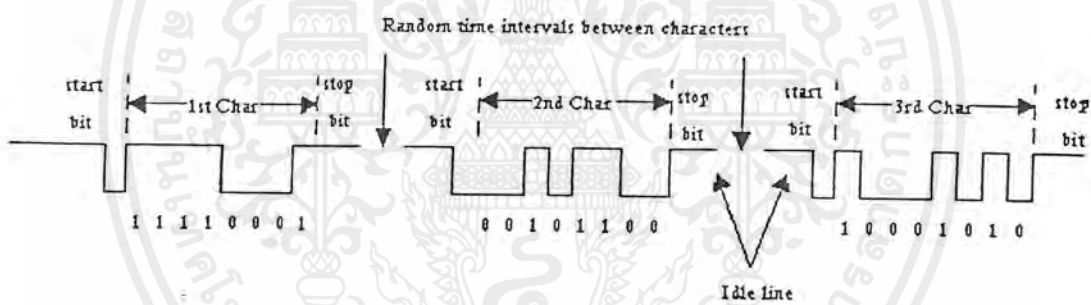
เทคนิคอันนี้สามารถที่จะอธิบายได้ง่าย ๆ โดยอ้างอิงถึงรูปที่ 2.1 คือ เมื่อไม่มีการส่งอักขระสายระหว่างผู้รับและผู้ส่งจะอยู่ในสถานะ 'idle' ซึ่งตามมาตรฐานจะถูกกำหนดให้มีสถานะเป็นมาร์ค (mark) (1) ดังนั้นสำหรับสัญญาณ NRZ – L idle ก็จะถูกแทนด้วยการมีค่าศักย์ไฟฟ้า(หรือกระแส) ในสายที่ตำแหน่งเริ่มต้นของอักขระที่เรียกว่าบิตเริ่มต้นค่าของไบนารีจะมีค่าเป็น 0 ซึ่งต่อไปก็จะตามด้วยกลุ่มบิตของอักขระตั้งแต่ 5-8 บิต ในบางกรณีก็จะมีบิตพาริตีด้วย สำหรับบิตพาริตีจะถูกกำหนดขึ้นโดยผู้ส่ง เพื่อให้ผู้รับใช้สำหรับตรวจสอบความผิดพลาด ดังจะได้อธิบายกันต่อไป บิตสุดท้ายของอักขระจะถูกตามด้วยบิตสตอป ซึ่งมีค่าไบนารีเป็น "1" ความยาวต่ำสุดของบิตสิ้นสุดถูกกำหนดให้เป็น 1 บิต โดยทั่วไปแล้วก็จะกำหนดให้เป็น 1,1.5,2 เท่าของบิต สำหรับค่ามากที่สุดจะไม่ถูกกำหนดเพราะว่าบิตสิ้นสุดต่อเนื่องจนกระทั่งมันพร้อมที่จะส่งตัวอักขระถัดไป ถ้าขบวนการของอักขระถูกส่งอย่างต่อเนื่องคงที่สม่ำเสมอ ช่องว่างระหว่างอักขระที่จะมีค่าเท่ากันตลอด ซึ่งจะเท่ากับบิตสิ้นสุด ยกตัวอย่าง ถ้าบิตสิ้นสุดมีความยาว 1 หน่วย และมีการส่งอักขระ ABC โดยอาศัยรหัส ASCII โดยไม่มีบิตพาริตี รูปแบบก็จะเป็นอย่างนี้

010000011001000011011000011.....1111 เริ่มต้นด้วยบิตเริ่มต้นคือ (0) และตามด้วยลำดับเวลาของบิตที่เป็นอักขระ ASCII 7 บิต และตามด้วยบิตสิ้นสุดในสถานะไอเดิล (idle) ตัวรับจะมองดูการ

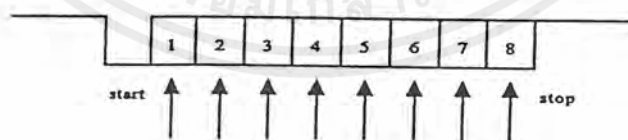
เปลี่ยนสถานะจาก 1 เป็น 0 เมื่อเริ่มต้นตัวอักษร แล้วก็ทำการสุ่มสัญญาณอินพุตที่ตำแหน่งระหว่างบิตหนึ่ง ๆ ทั้งหมด 7 ครั้ง และก็จะจับคู่การเปลี่ยนแปลงสถานะจาก 1 ไปเป็น 0 เพื่อทำการส่งอักขระตัวต่อไป



(a) Data character form



(b) 8-bit asynchronous bit stream



(c) Effect of timing error

รูปที่ 2.1 รูปแบบการส่งผ่านแบบอะซิงโครนัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความจำเป็นในเรื่องความถูกต้องทางเวลาสำหรับโครงสร้างนี้จะถูกกำหนดไว้พอประมาณ ตัวอย่าง เช่น อักขระแบบ ASCII ชนิด 8 บิต รวมทั้งพาริตีบิตด้วยนั้น ถ้าตัวรับช้าหรือเร็วกว่าตัวส่ง 5 % บิตข่าวสาร ตัวที่ 8 จะถูกสุ่มผิดตำแหน่งไปจากกลางบิต 45% แต่ยังคงได้ค่าที่ถูกต้อง รูป 2.1 c แสดงให้เห็นถึงอิทธิพล เนื่องจากความผิดพลาดทางเวลาที่มีขนาดพอสมควรที่จะทำให้เกิดความผิดพลาดในการรับ

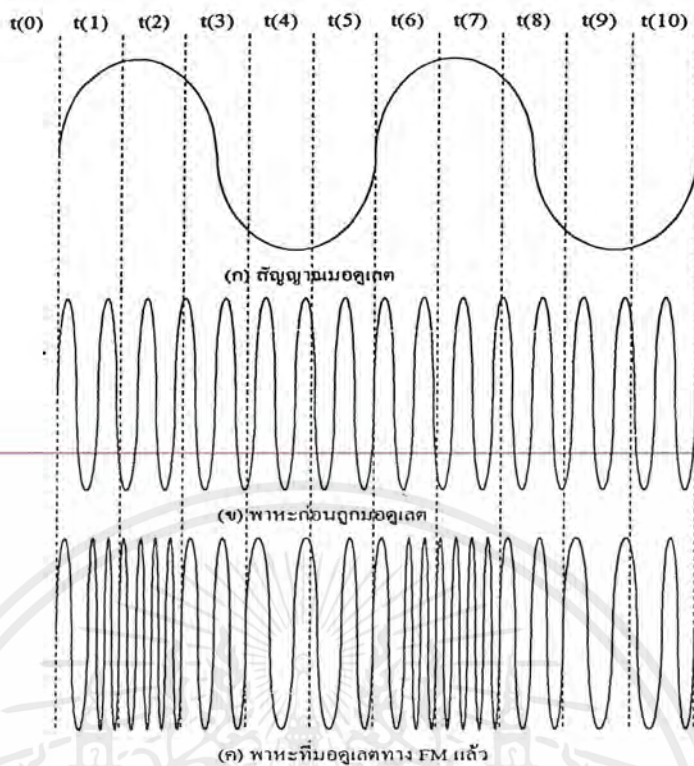
2.2.2 การส่งผ่านแบบซิงโครนัส (Synchronous Transmission)

แม้ว่าชนิดของเฟรมจะเป็นตัวกำหนดความแตกต่างระหว่างการส่งข้อมูลแบบซิงโครนัสและอะซิงโครนัสก็ตาม แต่ความแตกต่างของหลักการพื้นฐานระหว่างวิธีทั้งสองก็คือว่า สัญญาณนาฬิกาที่ควบคุมการส่งผ่านแบบอะซิงโครนัส ของตัวส่งและตัวรับจะไม่ซิงค์กันพอดีก็ได้ ในขณะที่การส่งผ่านของซิงโครนัส สัญญาณนาฬิกาของตัวส่งและรับจะต้องซิงค์กันพอดี ซึ่งอาจจะทำได้โดยการเพิ่มสายต่อระหว่างส่วนของอุปกรณ์ทั้งสองเพื่อนำพาสัญญาณนาฬิกาส่งไปด้วย เพื่อให้อุปกรณ์ทางตัวรับ สามารถที่จะตรวจหาได้อย่างแน่นอนว่า เมื่อใดบิตใหม่แต่ละบิตกำลังถูกส่งมา แต่อย่างไรก็ตามในทางปฏิบัติ วิธีการที่ทำกันปกติคือ ใช้สายข้อมูลเส้นเดียว แต่ฝากข้อมูลของสัญญาณนาฬิกา มาร่วมกันกับรูปคลื่นที่ใช้ส่ง โดยวิธีการนี้สัญญาณนาฬิกาในการสุ่มของตัวรับจะต้องถูกแยกออกมาจากขบวนของสัญญาณข้อมูลที่เข้ามาด้วยวงจรแยกสัญญาณที่เหมาะสม ซึ่งวิธีการต่าง ๆ ของการแยกสัญญาณนาฬิกา เราจะได้กล่าวถึงกันต่อไป

มีวิธีการให้เลือกอยู่ 2 วิธีการ ในการจัดการกับการเชื่อมต่อข้อมูลแบบซิงโครนัส ซึ่งได้แก่การจัดการจัดแบบ Character oriented (or byte) และการจัดการแบบ bit oriented ตัวรับจะสามารถตรวจตัดสินการสิ้นสุดเฟรมที่บิตใดบิตหนึ่ง โดยไม่ต้องขึ้นกับการจำกัดวงอยู่กับขอบเขตของ 8 บิต ซึ่งวิธีการนี้หมายความว่าเฟรมอาจมีความยาว N บิต โดยที่ N เป็นจำนวนคงที่ใด ๆ อย่างไรก็ตามในทางปฏิบัติ โครงสร้างนี้ไม่ค่อยได้ใช้ เพราะในการใช้งานส่วนใหญ่ เราจะใช้เฟรมซึ่งมีความยาวเป็นจำนวนเท่าของ 8 บิต อย่างไรก็ตามวิธีการส่งแบบ bit-oriented นั้นมีศักยภาพที่จะเพิ่ม throughput ขึ้นเป็น 2 เท่าของระบบการจัดการที่ใช้แบบ character oriented ดังนั้น มันจึงเป็นโหมคของการปฏิบัติการที่น่าพึงพอใจมากกว่า อย่างไรก็ตามเนื่องจากระบบ character-oriented ยังคงใช้กันแพร่หลายอยู่

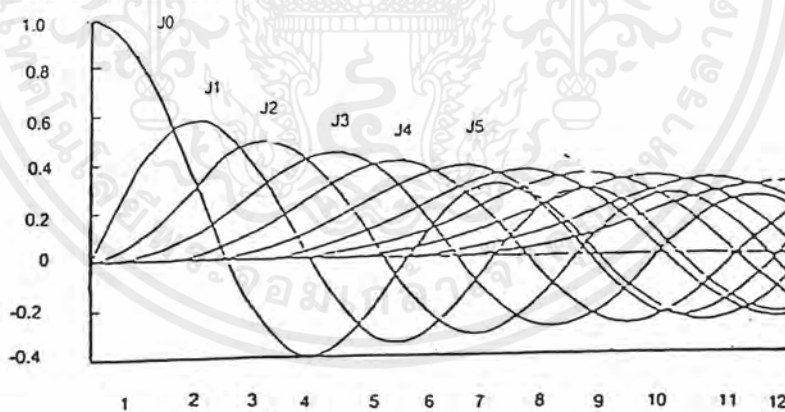
2.3 เอฟ เอ็ม (Frequency Modulation)

การมอดูเลตแบบ FM นั้น สัญญาณแบนด์มูลฐาน (Base Band) จะเป็นตัวทำให้ความถี่ของคลื่นพาห์แบนด์มูลฐาน มีค่าแอมพลิจูดของสัญญาณแบนด์มูลฐาน ถ้ามีค่าเพิ่มขึ้นก็จะทำให้ความถี่ของคลื่นพาห์ มีค่ามากขึ้นกว่าเดิม ในทางตรงกันข้าม ถ้าสัญญาณมีค่าแอมพลิจูดลดลงก็จะทำให้ความถี่ของคลื่นพาห์มีค่าลดลงกว่าเดิม



รูปที่ 2.2 การมอดูเลตทางความถี่ (FM)

แอมพลิจูดของคลื่นพาห้และไซด์แบนด์



รูปที่ 2.3 Plot of Bessel Function

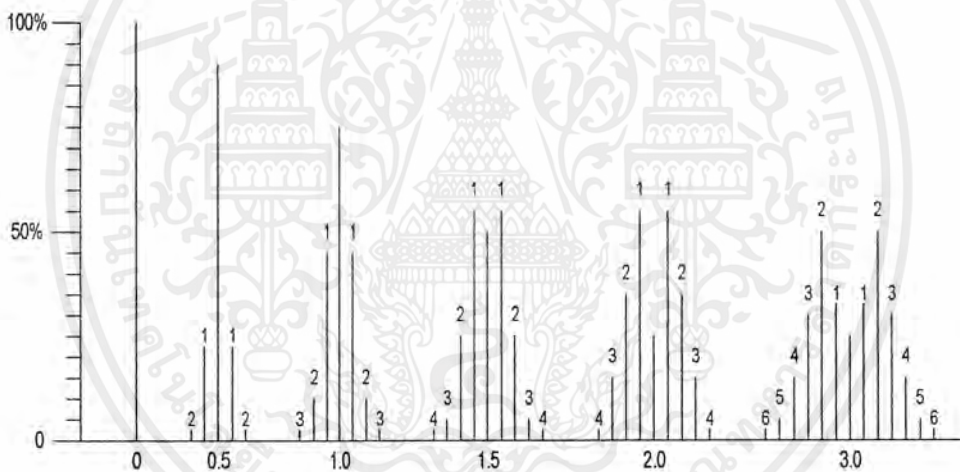
2.3.1 ไซด์แบนด์ เอฟเอ็ม

ความแตกต่างระหว่างระบบ เอเอ็ม กับ เอฟเอ็ม ที่เห็นชัดก็คือ ไซด์แบนด์ ในระบบ ถ้าเรามอดูเลตด้วยสัญญาณรูปไซน์ จะเกิดไซด์แบนด์จำนวน 2 ตัวคือ USB (UPPER SIDE BAND) กับ LSB (LOWER SIDE BAND) แต่ในระบบ เอฟเอ็ม ถ้าเรามอดูเลตด้วยสัญญาณรูปไซน์จะเกิดไซด์แบนด์

จำนวนนับอนันต์ เนื่องจากการเบี่ยงเบนความถี่ของคลื่นพาห้ ทำให้เกิดความถี่เพิ่มขึ้นอีกมากมาย ความจริงแล้ว ไซค์แบนด์ที่อยู่ห่างจากความถี่กลางมากๆ มักมีแอมพลิจูดเล็กมากจนไม่ต้องคำนึงถึง

ในระบบ เอเอ็ม ไซค์แบนด์ อาจเสริมหรือหักล้างจากคลื่นพาห้ที่มีแอมพลิจูดคงที่ ซึ่งมีผลให้กรอบคลื่นพาห้เปลี่ยนแปลงแต่ในระบบ เอฟเอ็ม สัญญาณเอฟเอ็มจะรักษาแอมพลิจูดไว้คงที่เสมอ ซึ่งหมายความว่ากำลังของคลื่นพาห้ย่อยกระจายไปอยู่ในไซค์แบนด์ ความสัมพันธ์ของคลื่นพาห้กับไซค์แบนด์ในระบบเอฟเอ็ม ขึ้นอยู่กับดัชนีการมอดูเลต เนื่องจากดัชนีการมอดูเลตจะเป็นตัวกำหนดจำนวนของไซค์แบนด์ที่สำคัญ และ แอมพลิจูดของคลื่นพาห้กับไซค์แบนด์ต่างๆ

เมื่อดัชนีการมอดูเลตเพิ่มขึ้น จำนวนไซค์แบนด์จะเพิ่มขึ้น แอมพลิจูดของไซค์แบนด์ก็จะใหญ่ขึ้น แต่แอมพลิจูดของ คลื่นพาห้กลับเล็กลงจนกระทั่งดัชนีการมอดูเลตเท่ากับ 2.4 คลื่นพาห้จะเป็นศูนย์ ตอนนี้กำลังของคลื่น เอฟเอ็ม จะ ไปอยู่ใน ไซค์แบนด์ทั้งสิ้น เมื่อดัชนีการมอดูเลตเพิ่มขึ้นอีก คลื่นพาห้ก็จะมีค่าเพิ่มขึ้นอีก (เป็นค่าลบแสดงว่าเฟส ตรงข้ามกับคอนแรก เช่นเมื่อดัชนีการมอดูเลตเป็น 3.1 แอมพลิจูดของคลื่นพาห้จะเท่ากับ -0.3 หน่วย) สังเกตว่าจุดที่คลื่นพาห้เป็นศูนย์นั้นมีหลายจุด



รูปที่ 2.4 รูปคลื่นเอฟ เอ็ม ในเชิงความถี่ที่ค่าดัชนีการมอดูเลตเท่ากับ 0,0.5,2.0,3.0 ตามลำดับ

ในที่นี้เราตัด ไซค์แบนด์ที่มีแอมพลิจูดน้อยกว่า 1 เปอร์เซ็นต์ ของคลื่นพาห้เดิม(ก่อนมอดูเลต) ออกไปโดยไม่คำนึงถึง เช่น เมื่อดัชนีการมอดูเลตเท่ากับ 0.5 แอมพลิจูดของคลื่นพาห้จะเท่ากับ 0.94 หน่วย ไซค์แบนด์คู่แรกมีแอมพลิจูดเท่ากับ 0.24 หน่วย ไซค์แบนด์คู่ที่สองถัดไปมีแอมพลิจูดเท่ากับ 0.003 หน่วย ไซค์แบนด์ อื่นนอกจากนี้มีแอมพลิจูดน้อย จนสามารถตัดทิ้งไปได้ เมื่อดัชนีการมอดูเลตสูงขึ้น การกระจายคลื่น ไซค์แบนด์จะเป็นดังรูปที่ 2.4

0.00	1.00	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
0.25	0.98	0.12	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
0.50	0.94	0.24	0.03	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
1.00	0.77	0.44	0.11	0.02	-	-	-	-	-	-	-	-	-	-	-	-	-	-
1.50	0.51	0.56	0.23	0.06	0.01	-	-	-	-	-	-	-	-	-	-	-	-	-
2.00	0.22	0.58	0.35	0.13	0.03	-	-	-	-	-	-	-	-	-	-	-	-	-
2.50	-0.05	0.50	0.45	0.22	0.07	0.02	-	-	-	-	-	-	-	-	-	-	-	-
3.00	-0.26	0.34	0.49	0.31	0.13	0.04	0.01	-	-	-	-	-	-	-	-	-	-	-
4.00	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02	-	-	-	-	-	-	-	-	-	-
5.00	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02	-	-	-	-	-	-	-	-	-
6.00	0.15	0.28	-0.24	0.11	0.36	0.36	0.25	0.13	0.06	0.02	-	-	-	-	-	-	-	-
7.00	0.30	0.00	-0.30	-0.17	0.16	0.35	0.34	0.22	0.13	0.06	0.02	-	-	-	-	-	-	-
8.00	0.17	0.22	-0.11	-0.29	-0.10	0.19	0.34	0.32	0.22	0.13	0.06	0.03	-	-	-	-	-	-
9.00	-0.09	0.24	0.14	-0.18	-0.27	-0.06	0.20	0.33	0.30	0.21	0.12	0.06	0.03	0.01	-	-	-	-
10.00	-0.25	0.04	0.25	0.06	-0.22	-0.23	-0.01	0.22	0.31	0.29	0.20	0.12	0.06	0.03	0.01	-	-	-
12.00	-0.05	-0.22	-0.08	0.20	0.18	-0.07	-0.24	-0.17	0.05	0.23	0.30	0.27	0.20	0.12	0.07	0.03	0.01	-
15.00	-0.01	0.21	0.04	0.19	-0.12	0.13	0.21	0.03	-0.17	-0.22	-0.09	0.10	0.24	0.28	0.25	0.18	0.12	-

ตารางที่ 2.1 แสดงการกระจายคลื่นพาห์และไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่างๆ

2.3.2 แบนด์วิดท์ของสัญญาณเอฟเอ็ม

ในระบบ เอฟเอ็ม จำนวนไซด์แบนด์ และแอมพลิจูดของไซด์แบนด์ขึ้นอยู่กับ ค่าดัชนีการมอดูเลต โดยความถี่ของ ไซด์แบนด์ มีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามามอดูเลตกล่าวคือ ไซด์แบนด์ คู่แรกมีความถี่เท่ากับ $f_c \pm f_m$ ไซด์แบนด์คู่ที่สองมีความถี่เท่ากับ $f_c \pm 2f_m$ ฯลฯ

ตัวอย่างเช่น ความถี่ของสัญญาณเสียงที่เข้ามามอดูเลตเท่ากับ 3 กิโลเฮิร์ตซ์ ความถี่เบี่ยงเบนเท่ากับ 18 กิโลเฮิร์ตซ์เรากำหนดค่าดัชนีการมอดูเลตได้ดังนี้

$$m = \frac{f_d}{f_m} = \frac{18\text{kHz}}{3\text{kHz}} = 6$$

นำค่า $m = 6$ ไปหาไซด์แบนด์สำคัญที่พิจารณาได้จากตารางที่ 1.2 จะเห็นว่าเมื่อดัชนีการมอดูเลตเท่ากับ 6 จำนวนไซด์แบนด์จะมีอยู่ 9 คู่ เราจึงกำหนดหาแบนด์วิดท์ได้ดังนี้

$$\begin{aligned} BW &= f_m \times \text{จำนวน ไซค์แบนด์} \times 2 \\ &= 3 \text{ kHz} \times 9 \times 2 \\ &= 54 \text{ kHz} \end{aligned}$$

ความจริงแล้วในทางปฏิบัตินิยมใช้สูตรคำนวณแบนด์วิธที่แบบประมาณจากค่า $f_{d\max}$ และ $f_{m\max}$ เลข ไม่ต้องเสียเวลานับจำนวน ไซค์แบนด์ ดังนี้

$$\begin{aligned} BW &= 2(m+1)f_{m\max} \\ \text{หรือ } BW &= 2(f_{d\max} + f_{m\max}) \text{ เมื่อ } m = \frac{f_{d\max}}{f_{m\max}} \end{aligned}$$

จากตัวอย่างดังกล่าวเรากำหนดได้ว่า $BW = 2 \times (6+1) \times 3 = 42 \text{ kHz}$

เสมือนกับที่เราพิจารณาใช้จำนวน ไซค์แบนด์เพียง 7 คู่ เมื่อเทียบกับการคำนวณในตอนต้น

กล่าวโดยสรุป สัญญาณเอเอ็มมีคุณสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนแปลงตามสัญญาณที่เข้ามามอดูเลต
2. อัตราการเบี่ยงเบนความถี่ของสัญญาณคลื่นพาหะ มีค่าเท่ากับความถี่ของสัญญาณที่เข้ามามอดูเลต
3. ช่วงความถี่เบี่ยงเบน (หรือคิวเอชเอ็ม) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามามอดูเลต

2.4 วงจรกำเนิดความถี่

วงจรมีหน้าที่เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่งทั้งในระบบสื่อสาร และอุปกรณ์วัดต่างๆ เช่น ความถี่คลื่นพาหะ (Carrier frequency), โลคอลออสซิลเลเตอร์ (Local oscillator) สำหรับมิกเซอร์ (Mixer), บีทออสซิลเลเตอร์ (Beat oscillator) สำหรับการคิดเทคเป็นต้น ความถี่เหล่านี้มีทั้งแบบคงที่และปรับได้ ส่วนวิธีการออกแบบนั้นสามารถทำได้หลายวิธี

2.4.1 หลักการทำงานของวงจรมีความถี่

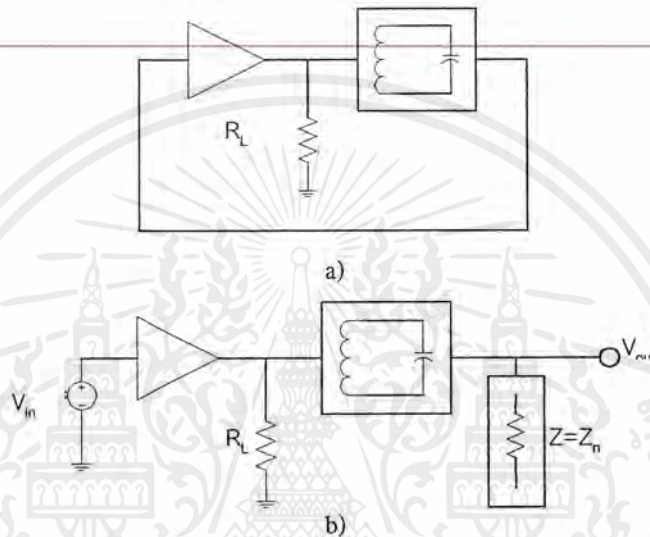
วงจรมีความถี่ (Amplifier) จะสร้างสัญญาณเอาต์พุต ที่มีลักษณะเหมือนกับสัญญาณอินพุต ส่วนวงจรมีความถี่จะสร้างสัญญาณเอาต์พุต ที่ความถี่คงที่ค่าหนึ่งโดยไม่ต้องการสัญญาณอินพุต ความถี่และกำลังที่เอาต์พุตสามารถควบคุมได้ ด้วยส่วนประกอบต่างๆ ของวงจร

รูปที่ 2.5 แสดงให้เห็นบล็อกไดอะแกรมของวงจรมีความถี่ประกอบด้วย 3 ส่วน คือวงจรมีความถี่, วงจรรีโซแนนซ์, และ โหลด ที่เอาต์พุตของวงจรมีความถี่เป็นอุปกรณ์ที่สามารถขยายสัญญาณความถี่ที่เราต้องการ วงจรรีโซแนนซ์เป็นตัวเลือกความถี่อาจประกอบด้วย หม้อแปลง หรือตัวเปลี่ยนอิมพีแดนซ์อื่น ในรูปที่ 2.5a เป็นตัวต้านทานต่อเข้ากับเอาต์พุตของวงจรมีความถี่ และถ้าเราตัดวงจรออกที่จุด X ในรูปที่ 2.5a เราจะได้วงจรดังรูปที่ 2.5b

2.4.2 ทฤษฎีออสซิลเลเตอร์ป้อนกลับแบบบวก (Positive feedback oscillator)

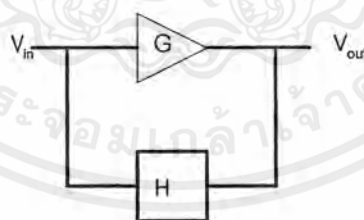
ทฤษฎีป้อนกลับแบบบวก เป็นพื้นฐานที่สำคัญของวงจรผลิตความถี่ ดังรูปที่ 2.5 กรณีที่จำเป็นสำหรับวงจรป้อนกลับเพื่อให้เกิดการออสซิลเลต มีอยู่ว่าวงจรป้อนกลับจะให้กำเนิดความถี่ที่ต่อเนื่องเมื่อ

1. ผลรวมของการขยายสัญญาณทั้งหมดภายในฟีดแบ็คลูป ต้องมากกว่าหรือเท่ากับ 1
 2. ผลรวมของเฟส (Phase) ภายในลูปต้องเป็นจำนวนเต็มเท่าของ 2π เรเดียนหรือ 360 องศา
- ถ้าเกิดกรณีทั้ง 2 พร้อมกันแล้ววงจรจะออสซิลเลต ดังนั้น ลูปเกน = $|GH| \angle \theta$ เมื่อ $\theta = n360^\circ$
 $n = 0, 1, 2, \dots$ และ $|GH| \geq 1$



รูปที่ 2.5 บล็อกโคอะแกรมของวงจรถ้ากำเนิดความถี่แบบ LC

- a) ฟีดแบ็คลูป
- b) แสดงลูปที่ขาดออกจากกัน



รูปที่ 2.6 โพลีทีฟฟีดแบ็คออสซิลเลเตอร์

วงจรถ่ายโดยทั่วไปมักจะเป็นชนิดที่สร้างสัญญาณเอาท์พุท มีเฟสเลื่อนไปจากสัญญาณอินพุท 180° และเกนมีค่ามากกว่า 1 ในวงจรออสซิลเลเตอร์นี้วงจรถ่ายเป็นส่วนไปข้างหน้าของลูป (G ในรูป 2.6) จากรูป 2.6 ผลรวมของการขยายสัญญาณในลูปสามารถกำหนดได้จากผลคูณของจำนวนเชิงซ้อน G และ H ฟีดแบ็คเกน ทั้งหมดพร้อมกับการป้อนกลับหาได้จาก

$$A_v = -\frac{G}{(1-GH)}$$

- เมื่อ A_v = Complex Gain ทั้งหมดของวงจร (ขนาดและมุมของเฟส)
 G = Complex Gain ไปข้างหน้า
 H = Complex Gain ป้อนกลับ
 GH = Complex Gain ของลูป

ในวงจรผลคูณความถี่ทั้ง G และ H ต่างเลื่อนเฟสไป 180° หรือตรงกันข้าม ถ้าขนาด $|GH|$ ของลูปเกินเป็น 1 ผลรวมของเฟสแต่ละเฟสจะเป็นอนันต์ ซึ่งชี้ให้เห็นว่าจะเกิดการออสซิลเลตถ้าขนาดของ $|GH| > 1$ การออสซิลเลตจะเพิ่มขึ้น ในวงจรออสซิลเลเตอร์ ในทางปฏิบัติการออสซิลเลตจะเกิดขึ้นต่อเนื่องไปจนกระทั่งเข้าสู่ย่านนอนลินีเยอร์ของวงจรการขยายการออสซิลเลตจะจำกัดจนเท่ากับ 1 หลังจากนั้นขนาดจะปรับตัวมันเองโดยอัตโนมัติ เพื่อรักษาการขยายสัญญาณให้เท่ากับ 1 หรือวงจร ออสซิลเลเตอร์เกิดมีความเสถียรภาพที่ดี

ความถี่ของการออสซิลเลต กำหนดได้โดยส่วนประกอบภายใน H ซึ่งทำให้เฟสเลื่อนไป 180° ที่ความถี่ที่วงจรออสซิลเลเตอร์จะออสซิลเลต

2.4.3 มัลติไวเบรเตอร์ (Multivibrator)

มัลติไวเบรเตอร์จะให้ฮาร์โมนิกส์ (Harmonics) ออกมาหลายๆตัว โดยทั่วไปมัลติไวเบรเตอร์ก็คือวงจร CR หรือวงจรออสซิลเลเตอร์ที่มีการป้อนกลับแบบบวกชนิดจ่ายสัญญาณโดยตรงนั่นเอง

มัลติไวเบรเตอร์สามารถแบ่งออกได้ 3 ชนิด ตามการประกอบกันเข้าของวงจรคือ

2.4.3.1) อะสเตเบิลมัลติไวเบรเตอร์ (astable multivibrators)

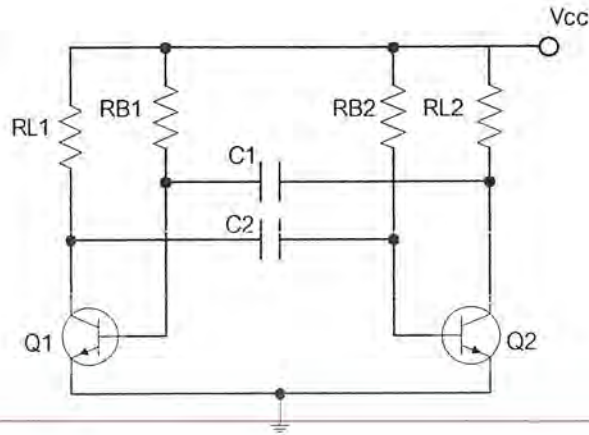
2.4.3.2) โมโนสเตเบิลมัลติไวเบรเตอร์ (monostable multivibrators)

2.4.3.3) ไบสเตเบิลมัลติไวเบรเตอร์ (bistable multivibrators)

ในที่นี้จะกล่าวแต่เฉพาะวงจรอะสเตเบิลมัลติไวเบรเตอร์ชนิดคอลลเลคเตอร์คัปปลิง

ลักษณะของวงจรอะสเตเบิลชนิดคอลลเลคเตอร์คัปปลิง (Collector Coupling) มีลักษณะเพิ่มเติมจากวงจรโมโนสเตเบิล (Mono Stable) คือ ทρανซิสเตอร์แต่ละตัวจะได้รับการไบอัส (Bias) ด้วยตัวต้านทาน R_B และมีตัวเก็บประจุคัปปลิงระหว่างเบสของทรานซิสเตอร์ตัวหนึ่งคัปปลิงกับคอลลเลคเตอร์ของทรานซิสเตอร์อีกตัวหนึ่ง ถ้าพิจารณาที่ทรานซิสเตอร์แต่ละตัวจะพบว่ามันก็เหมือนกับทรานซิสเตอร์ตัวที่อิมิตัวในภาวะปกติของวงจร โมโนสเตเบิล

จากรูปวงจรที่ 2.7 ถ้าหากว่า Q_1 อิมิตัวและ Q_2 คัทออฟตัวเก็บประจุ C_1 จะได้รับประจุจนมีค่าแรงดันคร่อมตัวมันมีค่า $V_{CC} - V_{BE2}$ โดยแรงดันบวกอยู่ทางด้านซ้ายของตัวเก็บประจุ



รูปที่ 2.7 วงจรออสเตเบิลมัลติไวเบรเตอร์

สมมติว่าก่อนเวลา t_1 ทรานซิสเตอร์ Q_1 อยู่ในสถานะอิ่มตัว Q_2 อยู่ในสถานะคัทออฟ ดังนั้นที่แรงดันคอลเลกเตอร์ของ Q_1 จึงมีค่าแรงดันโดยประมาณเท่ากับ V_{Cesat} คือมีค่าประมาณ 0.1-0.2 โวลต์ ส่วนแรงดันคอลเลกเตอร์ของ Q_2 มีค่าโดยประมาณเท่ากับ V_{cc} ตัวเก็บประจุ C_1 จึงได้รับประจุจนมีค่าแรงดันโดยประมาณเท่ากับ $V_{cc} - V_{BE1}$ และที่เวลา t_1 นี้ถ้าแรงดันที่เบสของทรานซิสเตอร์ Q_2 มีค่าสูงขึ้นจนมีค่ามากกว่าแรงดันศูนย์โวลต์ Q_2 ก็จะนำกระแสอิ่มตัว กระแสคอลเลกเตอร์ของ Q_2 ก็จะไหลได้อย่างเต็มที่ ทำให้แรงดันคอลเลกเตอร์ V_{c2} ตกลงมาอยู่ที่แรงดัน V_{Cesat} แต่เนื่องจากตัวเก็บประจุ C_1 ไม่สามารถคายประจุได้ทันทีทันใด แรงดันที่เบสของ Q_1 จึงมีค่าเท่ากับ

$$\begin{aligned} V_{B1} &= V_{c2} - (\text{แรงดันคร่อม } C_1) \\ &= V_{Cesat} - (V_{cc} - V_{BE1}) \\ &\approx -V_{cc} \end{aligned}$$

เนื่องจากแรงดันที่อิมิตเตอร์ของทรานซิสเตอร์เป็นกราวด์ ดังนั้นรอยต่อเบสอิมิตเตอร์ของทรานซิสเตอร์ Q_1 อยู่ในสถานะไบอัสกลับทำให้ทรานซิสเตอร์ Q_1 คัทออฟ แรงดันคอลเลกเตอร์ของ Q_1 จึงมีค่าเท่ากับ V_{cc} การเพิ่มค่าของแรงดัน V_{c1} ไม่ทันที่ทันใด ทั้งนี้เนื่องจากประจุ C_2 จะต้องได้รับประจุโดยผ่านทาง R_{L1} จึงทำให้ขอบของแรงดัน V_{c1} ที่เวลา t_1 อยู่ในลักษณะมนเล็กน้อย

จากช่วงเวลา t_1 ถึง t_2 แรงดันที่เบสของ Q_2 จะมีค่าคงที่ที่ประมาณ V_{BE} และ Q_2 จะยังคงสถานะอิ่มตัว ระหว่างช่วงเวลานี้ตัวเก็บประจุ C_1 จะคายประจุผ่านตัวต้านทาน R_{B1} ทำให้แรงดันคร่อมตัวมันเพิ่มขึ้น โดยเพิ่มจากประมาณ $-V_{cc}$ และจะเข้าไปหา $+V_{cc}$ ครั้นเมื่อแรงดันที่เบสของ Q_1 มีค่าเพิ่มขึ้นทรานซิสเตอร์ก็เริ่มจะนำกระแส การลดลงของแรงดันคอลเลกเตอร์ของ Q_1 จะคัปปลิงกับเบสของ Q_2 โดยผ่านทาง C_2 ทำให้ Q_2 สวิตช์มาคัทออฟ แรงดันคอลเลกเตอร์ก็จะสูงขึ้นตัวเก็บประจุ C_1 ก็จะรับประจุผ่าน R_{L2} การประจุกระแสจะเป็นคันเหวให้เกิดกระแสชั่วขณะเป็นจำนวนมากป้อนเข้าสู่เบสของ Q_1 ทำให้ทรานซิสเตอร์นำ

กระแสเร็วขึ้น และจะทำให้แรงดันคอลเลกเตอร์ของ Q_1 ตกลงอย่างรวดเร็ว ตัวเก็บประจุจะดำเนินการเช่นเดียวกันกับตัวเก็บประจุเมื่อเริ่มช่วงเวลา t_1

ความกว้างของพัลส์จะเป็นช่วงเวลาที่ทรานซิสเตอร์ตัวหนึ่งออฟหรือเป็นช่วงเวลาที่ตัวเก็บประจุ C จะคายประจุจากแรงดัน V_{cc} ลดลงมหาศาล ถ้าหากว่ากำหนดให้ $t = PW$, $C = C_1 = C_2$, $R = R_{B1} = R_{B2}$ เราจะได้ความกว้างของพัลส์มีค่าเป็น

$$PW \approx 0.69 CR$$

ความถี่ของการออสซิลเลตจะมีค่าเป็น

$$f = \frac{1}{2PW} = \frac{1}{138RC}$$

วิธีการออกแบบ

จากข้อกำหนดสามารถหาค่า R_L ได้ดังนี้

$$R_L \approx \frac{V_{cc}}{I_c}$$

ค่ากระแส I_B หาได้จาก

$$I_B = \frac{I_c}{hFE_{\min}}$$

คำนวณหาค่าตัวต้านทาน R_B ได้

$$R_B = \frac{V_{cc} - V_{be}}{I_b}$$

ความกว้างพัลส์

$$PW = \frac{1}{2f}$$

คำนวณหาค่าตัวเก็บประจุได้จาก

$$C_1 = \frac{PW}{0.69R_B}$$

2.5 การมอดูเลตสัญญาณดิจิทัล

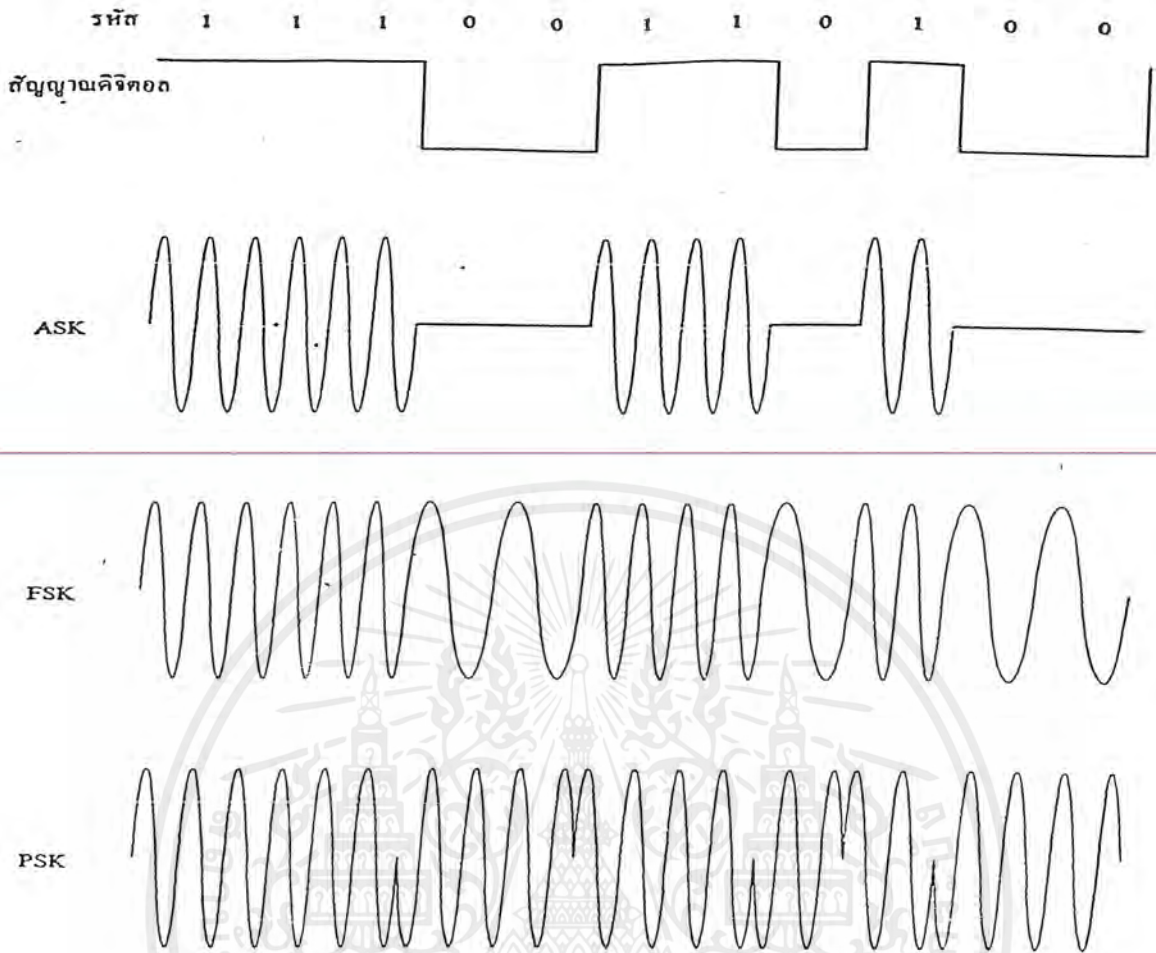
มีวิธีการมอดูเลตอยู่ 3 วิธี

- การมอดูเลตแบบ เอ เอส เค (ASK) เป็นการเปลี่ยนขนาดของสัญญาณตามสัญญาณดิจิทัล รูปคลื่นสัญญาณที่ได้จากการมอดูเลตแบบสัญญาณดิจิทัลเปลี่ยนแปลงขนาดสัญญาณที่ได้ตามระดับของสัญญาณดิจิทัลที่เปลี่ยนแปลงไป จากรูปที่ 2.8 ที่ระดับดิจิทัลมีสถานะลอจิก 0 สัญญาณที่ได้จะมีขนาดเป็น 0 และจะมีขนาดเปลี่ยนแปลงไปตามคลื่นพาห์ (carrier) เมื่อระดับลอจิกมีสถานะเป็น 1 วิธีการนี้มีข้อดีคือ ทั้งภาคมอดูเลเตอร์และดีมอดูเลเตอร์มีส่วนประกอบวงจรที่ง่าย ราคาถูก และมีข้อเสียคือข้อมูลที่รับเข้ามาภาคปลายทางผิดพลาดได้ง่าย อันเนื่องมาจากสัญญาณรบกวนที่จะมีผลต่อขนาดของสัญญาณ และทางภาครับมีวงจรขยายชดเชย การลดทอนสัญญาณในสายออปโตมติก อีกทั้งยังมีอัตราการส่งข้อมูลได้ไม่สูงมากนัก

- การมอดูเลตแบบ เอฟ เอส เค (FSK) เป็นการเปลี่ยนความถี่ตามสัญญาณดิจิทัล รูปคลื่นสัญญาณที่ได้จากการมอดูเลตแบบนี้ สัญญาณดิจิทัลควบคุมความถี่ของสัญญาณที่จะส่งออกจากวงจรมอดูเลชัน โดยให้รูปคลื่นที่ได้มีความถี่สูง เมื่อระดับของสัญญาณดิจิทัลเป็น 1 และมีความถี่ต่ำเมื่อเป็น 0 ซึ่งมีอัตราการส่งข้อมูลต่ำพอ ๆ กับวิธีการ ASK สำหรับกรณีที่ใช้ส่งทางสายที่มีแบนด์วิดท์ไม่เกิน 3.4 กิโลเฮิร์ตซ์อัตราการส่งข้อมูลสูงสุดจะไม่เกิน 1200 บิตต่อวินาที และวิธีการนี้มีข้อดีเหมือนกับวิธีการมอดูเลตแบบ เอ เอส เค คือมีส่วนประกอบของวงจรที่ง่ายไม่สลับซับซ้อน ราคาถูก และมีเสถียรภาพต่อสัญญาณรบกวนได้สูงกว่า

- การมอดูเลตแบบ พี เอส เค (PSK) เป็นการเปลี่ยนเฟสตามสัญญาณดิจิทัล รูปคลื่นสัญญาณที่ได้จากการมอดูเลตแบบสัญญาณดิจิทัลควบคุมการเปลี่ยนเฟสของสัญญาณ จะเห็นได้ว่า เมื่อใช้ความถี่ในการส่งสัญญาณตามระดับของสัญญาณดิจิทัลด้วยความถี่เดียวกันตลอด แต่เมื่อมีการเปลี่ยนแปลงระดับของสัญญาณดิจิทัล ก็จะมีการเปลี่ยนเฟสของคลื่นพาห์เป็นตรงข้าม (180 องศา) วงจรของภาครับและส่งข้อมูลมีความยุ่งยากมากกว่าราคาสูง แต่สามารถส่งข้อมูลได้สูงกว่า 1200 บิต/วินาที

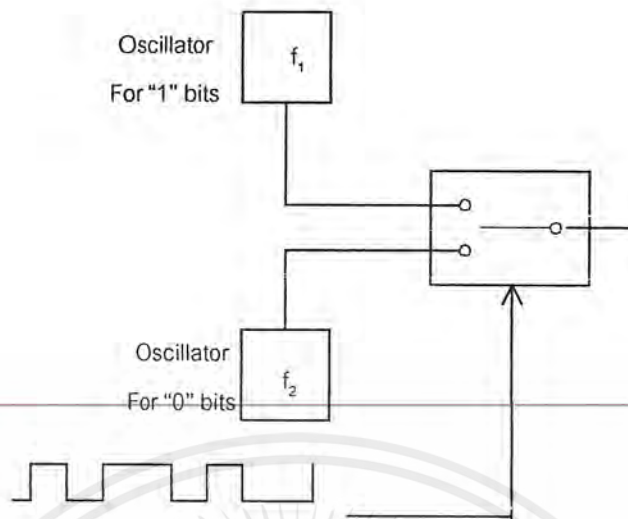
ดังนั้น เมื่อพิจารณาข้อดีข้อเสียของรูปแบบการมอดูเลตสัญญาณแบบดิจิทัลมอดูเลชันด้วยวิธีการต่าง ๆ ที่กล่าวมาแล้วจะเห็นว่า เอฟ เอส เค จะมีเสถียรภาพต่อสัญญาณรบกวนได้ดีกว่าระบบ เอ เอส เค และระบบ พี เอส เค จึงเลือกระบบ เอฟ เอส เค มาใช้ในโครงการนี้



รูปที่ 2.8 รูปคลื่นของการมอดูเลตสัญญาณแบบคิจิตอลมอดูเลชั่น

2.5.1 ตัวกำเนิดสัญญาณ เอฟ เอส เค (FSK Modulator)

เนื่องจากการส่งข้อมูลด้วยวิธีการมอดูเลตแบบ เอฟ เอส เค นี้เป็นการเปลี่ยนแปลงความถี่ในการรับ - ส่ง ข้อมูลตามระดับของสัญญาณคิจิตอล เมื่อข้อมูลคิจิตอลแบบ ไบนารี ได้มีการเปลี่ยนแปลงระดับที่ใช้ตามสถานะลอจิก 1 และ 0 สัญญาณ เอฟ เอส เค ที่ได้จะมีการเปลี่ยนแปลงระหว่าง 2 ความถี่ด้วยกัน คือให้ความถี่ที่สถานะลอจิก 1 เป็นความถี่มาร์ค (Mark Frequency) และความถี่ที่สถานะลอจิก 0 เป็นความถี่สเปซ (Space Frequency) ดังนั้น ที่เอาท์พุทจะมีการเปลี่ยนแปลงความถี่เมื่อข้อมูลเข้ามาที่อินพุทเปลี่ยนสถานะไป ในระบบคิจิตอลมอดูเลชั่นนั้น อัตราการเปลี่ยนแปลงของสัญญาณอินพุทเรียกว่าอัตราบิต โดยมีหน่วยเป็นบิตต่อวินาที ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้านเอาท์พุทเรียกว่า อัตราบอด (Baud Rate) ดังนั้น การส่งสัญญาณข้อมูลแบบระบบ เอฟ เอส เค จะเห็นว่าค่าอัตราบิตและอัตราบอดจะเท่ากันเสมอ แผนภาพการทำงานของภาคมอดูเลชั่นของการส่งข้อมูลคิจิตอลด้วยวิธีการ เอฟ เอส เค มอดูเลชั่นในปัจจุบันมีการทำงานอย่างง่าย ๆ ดังรูปที่ 2.9 โดยมีแหล่งกำเนิดสัญญาณความถี่หรือออสซิลเลเตอร์ความถี่ f_1 และ f_2 โดยจะใช้ข้อมูลคิจิตอลแบบ ไบนารี มาควบคุมการทำงานของสวิตช์ให้เลือกตัวกำเนิดสัญญาณ เอฟ เอส เค ซึ่งทำหน้าที่คล้ายสวิตช์ 2 ทาง โดยเลื่อนไปเลือกอินพุทตามสัญญาณ ไบนารีที่ควบคุม



รูปที่ 2.9 หลักการทำงานอย่างง่าย ๆ ของ เอฟ เอส เค มอดูเลเตอร์

ถ้าข้อมูลเข้ามามีลอจิกเป็น 0 จะต้องทำการเลื่อนสวิตช์ไปทางวงจร f_1 เพื่อให้สัญญาณ f_1 ออกที่เอาต์พุต และเมื่อลอจิกเป็น 1 เลื่อนสวิตช์ไปทางวงจร f_2 เพื่อให้ความถี่ f_2 ออกที่เอาต์พุต

สัญญาณ เอฟ เอส เค ที่ได้จะมีสมการดังนี้

$$V(t) = A \cos(\omega_c \pm \Delta\omega)t$$

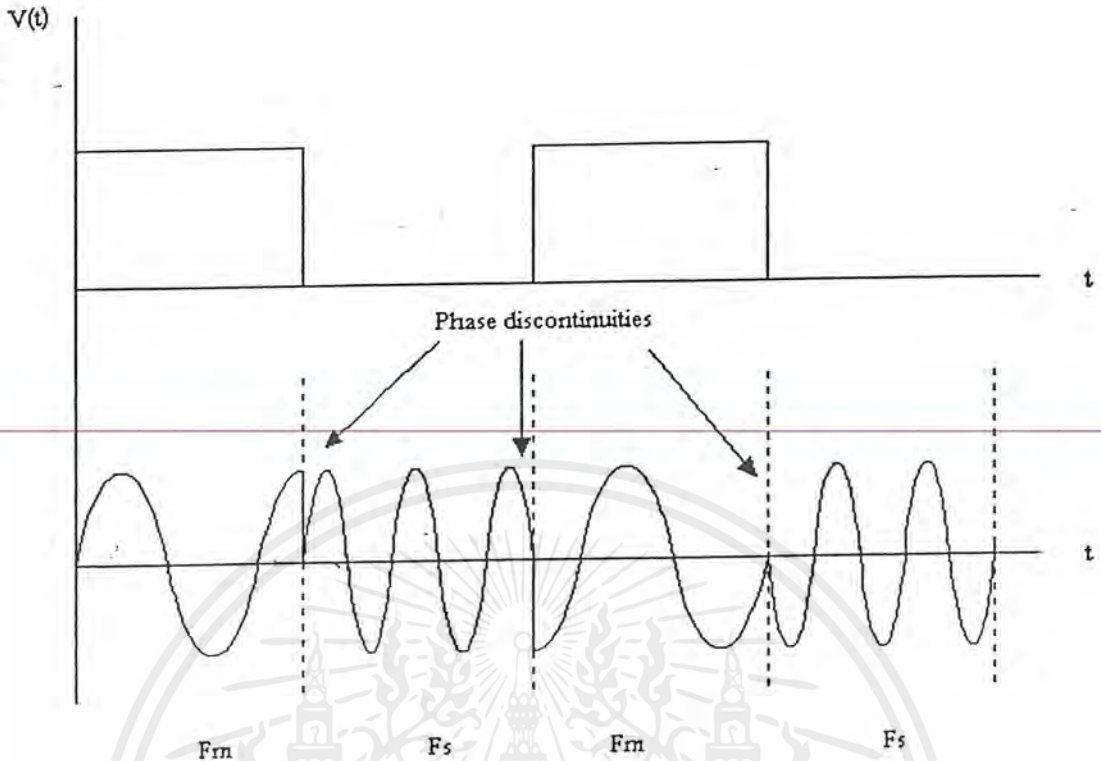
A = ขนาดของสัญญาณ FSK

$$\omega_c = 2\pi f_c$$

$\Delta\omega$ = ความถี่เบี่ยงเบน

t = เวลา

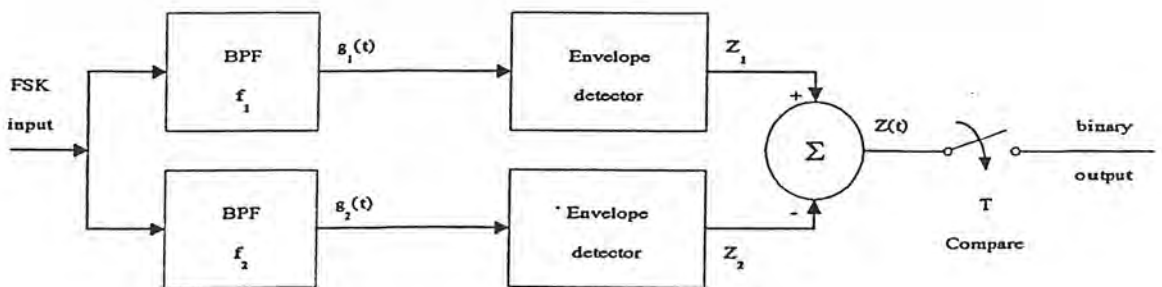
จากวงจรรูปที่ 2.9 จะเห็นว่าการทำงานของวงจรใช้แหล่งกำเนิดสัญญาณความถี่แยกกัน 2 ชุด จึงเป็นสาเหตุทำให้สัญญาณ เอฟ เอส เค ที่ได้ มีเฟสไม่ต่อเนื่อง (Discontinuous Phase) ตรงที่มีการเปลี่ยนแปลงของระดับลอจิกในสัญญาณดิจิทัล ดังรูปที่ 2.12 และจะเห็นว่าสัญญาณที่ได้จากวิธีการแบบ เอฟ เอส เค ที่ได้จะมีรูปคลื่นมากกว่า 1 คาบเวลาต่อสัญญาณดิจิทัล 1 บิต ซึ่งเป็นสาเหตุที่ทำให้อัตราการในการส่งข้อมูลได้ไม่สูง



รูปที่ 2.10 สัญญาณ เอฟ เอส เค ที่มีเฟสไม่ต่อเนื่อง

2.5.2 เอฟ เอส เค คีมอดูเลเตอร์ (FSK Demodulator)

แผนภาพของวงจร เอฟ เอส เค คีมอดูเลเตอร์ แสดงได้ดังรูปที่ 2.11 ซึ่งวงจรแบ่งออกเป็น 2 ส่วน คือ ส่วนที่ใช้สำหรับแยกความถี่ f_1 และ f_2 โดยใช้วงจรกรองแถบความถี่ผ่าน (Band Pass Filter ,BPF) ทำงานร่วมกับวงจรเอนVELOปเคทีเคเตอร์ (Envelope Detector) ซึ่งมีการทำงานเหมือนกับวิธีการคีมอดูเลเตอร์ของเครื่องรับวิทยุระบบ เอ เอ็ม เมื่อให้สัญญาณที่ได้ผ่านเข้าวงจรรวมสัญญาณแบบลบ ก็จะ ได้สัญญาณข้อมูลดิจิทัลตามแบบสัญญาณอินพุตของภาคมอดูเลเตอร์

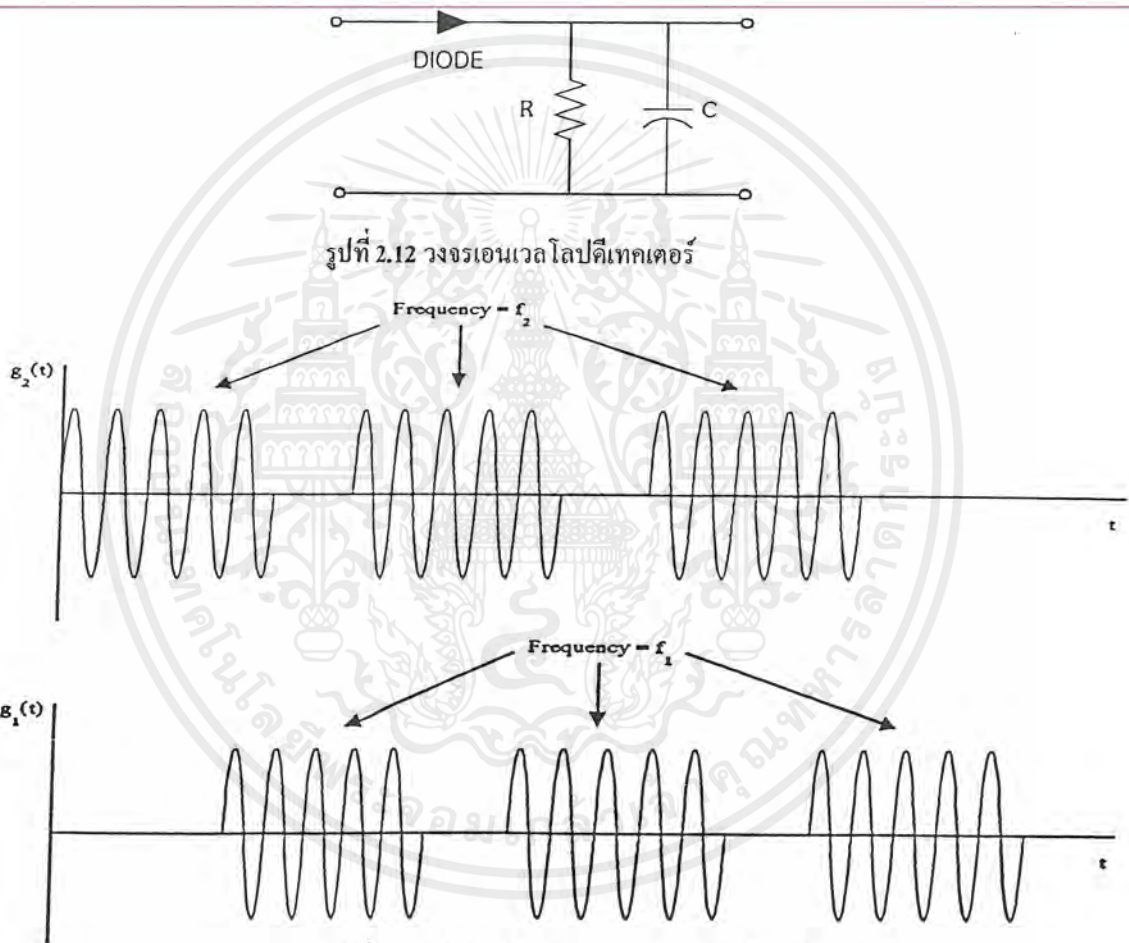


รูปที่ 2.11 การทำงานของภาค เอฟ เอส เค คีมอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

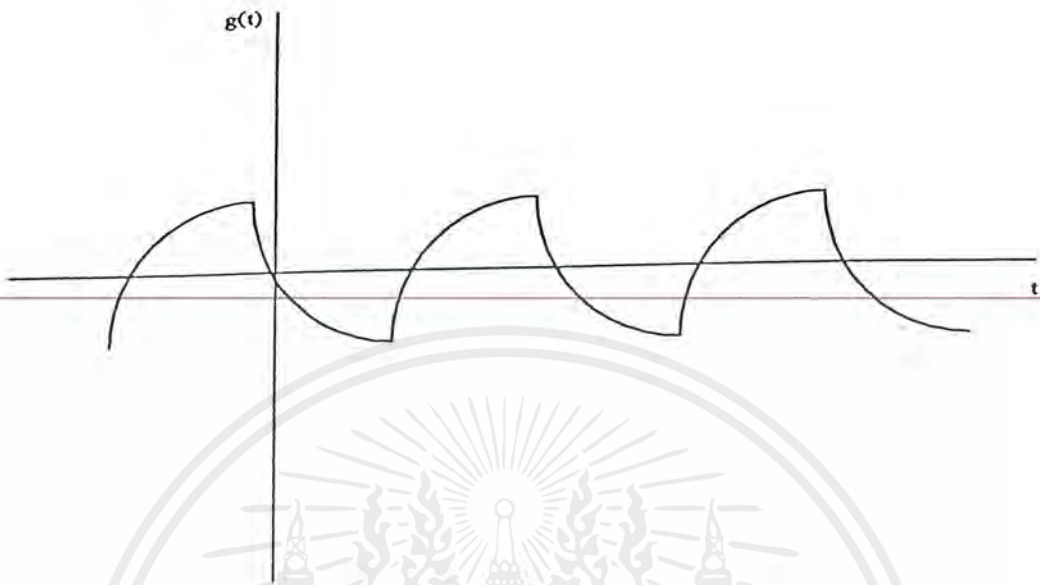
จากการพิจารณาวงจรกรองแถบความถี่ผ่าน ซึ่งเสมือนเป็นตัวกำหนดให้อัตราบิดในการส่งไม่สูง เพราะว่า ถ้าให้ความถี่ f_1 และ f_2 มีค่าใกล้เคียงกันมาก ค่า Q ของวงจรกรองแถบความถี่ต้องสูงจึงสามารถที่จะแยกสัญญาณได้เด็ดขาด ดังนั้น ความถี่ f_1 และ f_2 จะต้องมีความถี่ห่างกันพอสมควรเพื่อป้องกันการผิดพลาดที่จะเกิดขึ้นในการแยกสัญญาณ

วงจรเอนเวลโลปดีเทคเตอร์ที่แสดงได้ดังรูปที่ 2.12 มีการทำงานเหมือนกับการคีมอคูเลตในเครื่องรับวิทยุ เอ เอ็ม หรือที่รู้จักกันในชื่อของวงจร ไดโอดดีเทคเตอร์ (Diode Detector) สัญญาณเอาต์พุตที่ออกจากวงจรกรองแถบความถี่ผ่านทั้งสองมีลักษณะดังรูปที่ 2.13



หลักการทำงานของวงจรเอนเวลโลปดีเทคเตอร์จะเลือกเอาสัญญาณซีกบวกของสัญญาณ $g_1(t)$ และ $g_2(t)$ เข้ามาประจุ (Charge) แรงดันให้แก่ตัวเก็บประจุและคายประจุ (Discharge) จนกว่าแรงดันที่คร่อมตัวเก็บประจุมีค่าต่ำกว่าขนาดแรงดันที่เข้ามาใหม่ก็จะทำการเก็บประจุใหม่ จากการเลือกค่าของตัวต้านทานและตัวเก็บประจุที่ถูกต้อง จะได้แรงดันที่เอาต์พุตมีขนาดเปลี่ยนแปลงตามเอนเวลโลปของสัญญาณ

สัญญาณเอาต์พุตที่วงจรเอนเวลโลปคือเทคเตอร์ มีลักษณะเป็นแบบเอ็กโปเนนเชียล (Exponential)
แสดงได้ดังรูปที่ 2.14



รูปที่ 2.14 สัญญาณที่เอาต์พุตของวงจรเอนเวลโลปคือเทคเตอร์

ในการใช้วงจรกรองแถบความถี่ผ่านที่มีค่า Q ของวงจรสูงมาก ๆ จะทำให้การทำงานของวงจรเอนเวลโลปคือเทคเตอร์ทำงานผิดพลาดได้ง่าย ดังนั้นสัญญาณที่ออกจากวงจรเอนเวลโลปคือเทคเตอร์ Z_1 และ Z_2 จะถูกนำมาลบกันแล้วส่งให้วงจรเปรียบเทียบแรงดันเพื่อให้ได้ข้อมูลกลับออกมาเป็นข้อมูลดิจิทัลต่อไป

จากหลักการมอดูเลตและดีมอดูเลตด้วยวิธี เอฟ เอส เค นี้ได้นำมาใช้ในระบบโมเด็มในการสื่อสารข้อมูลผ่านทางสายโทรศัพท์ จะเป็นโมเด็มที่มีอัตราความเร็วในการส่งต่ำ เช่น ถ้าให้ความถี่สูงและความถี่ต่ำ มีค่า 2 กิโลเฮิรตซ์ และ 1 กิโลเฮิรตซ์ตามลำดับ จะเห็นว่าในการมอดูเลตและดีมอดูเลตต้องใช้ 2 ไชเกิลต่อการส่งข้อมูล 1 บิต ที่การส่งความถี่สูงทำให้ส่งข้อมูลได้สูงสุดไม่เกิน 1200 บิตต่อวินาที หรือถ้าใช้ความถี่สูงและความถี่ต่ำต่างกันมาก ๆ เพื่อให้วงจรกรองแถบความถี่ผ่านไม่ต้องมีค่า Q สูง ๆ ก็จะเป็นตัวทำให้อัตราการส่ง ถูกจำกัดด้วยความถี่ต่ำสุดที่เลือกใช้ เพราะว่าความถี่ต่ำนี้จะเป็นตัวกำหนดอัตราส่งต่ำสุดที่ส่งได้ ดังนั้นจะเห็นว่าอัตราการส่ง-รับข้อมูล จะถูกกำหนดด้วยวงจรกรองแถบความถี่ผ่านของภาคดีมอดูเลเตอร์ด้วย

อีกสิ่งหนึ่งที่เป็นตัวจำกัดอัตราการส่ง-รับ ข้อมูลก็คือเฟสของสัญญาณไม่ต่อเนื่องตรงจุดที่การเปลี่ยนแปลงของสัญญาณข้อมูลจาก 0 เป็น 1 หรือจาก 1 เป็น 0 ดังรูปที่ 2.10 เพราะจะเกิดสเปคตรัมของสัญญาณความถี่สูง และจะทำให้การทำงานของภาคดีมอดูเลเตอร์ทำงานผิดพลาด โมเด็มที่ใช้วิธี เอฟ เอส เค ที่จัดอยู่ในกลุ่มความเร็วต่ำมีค่าอัตราบิตไม่เกิน 1200 บิตต่อวินาที เช่น Bell 103 , Bell 202 , CCITT V21 และ CCITT V23 เป็นต้น

2.6 เครื่องส่งสัญญาณคลื่นวิทยุ

จุดเริ่มต้นของการส่งคลื่นวิทยุนั้นประกอบด้วยการสร้างสัญญาณที่เป็นสื่อหรือพาหะที่เรียกว่า แครร์ เรียร์เจเนอเรชัน (Carrier generation) นำสัญญาณมาผสมกับสัญญาณข้อมูลหรือเสียง แล้วจึงทำการขยายสัญญาณเพื่อส่งออกไปยังสายอากาศหรือตัวนำคลื่นเป็นสัญญาณความถี่วิทยุ (RF) ขอบข่ายตัวอย่างเช่นเครื่องส่งสัญญาณรหัสมอร์สหรือเครื่องส่งสัญญาณแบบคลื่นต่อเนื่อง (CW, Continuous Wave) ที่ให้สัญญาณแบบสั้นและยาวที่เรียกว่าคอตส์แอนด์แดชส์ (Dots and Dashes) โดยมีวงจรสร้างคลื่นพาหะก็คือ ออสซิลเลเตอร์ ซึ่งต่อเชื่อมเข้ากับวงจรขยายเพื่อเพิ่มกำลังส่งออกไปกับสายอากาศ ส่วนที่สร้างสัญญาณข้อมูลเพียงต่อสัญญาณที่ได้จากออสซิลเลเตอร์เข้ากับสวิทช์แบบกดคิกปล่อยคิก ที่ต่อสัญญาณลงกราวด์ (ground) จากตัวอย่างดังกล่าวทำให้พอที่จะมองภาพของส่วนประกอบของเครื่องส่งสัญญาณได้ดังนี้

2.6.1 วงจรสร้างคลื่นพาหะ (Carrier Generator) โดยส่วนมากจะเป็นวงจรคริสตัลออสซิลเลเตอร์ (Crystal Oscillator) ซึ่งจะให้สัญญาณความถี่ที่ต้องการได้เที่ยงตรงและมีเสถียรภาพดี โดยส่วนมากมักมีการต่อวงจรขยายแบบบัฟเฟอร์เข้าไปเพื่อแยกวงจรออสซิลเลเตอร์ออกจากโหลด เป็นการป้องกันการเปลี่ยนแปลงความถี่เนื่องจากค่าโหลดของวงจรออสซิลเลเตอร์มีการเปลี่ยนแปลงไป

2.6.2 วงจรมอดูเลตสัญญาณ (Modulator) ทำการแปลงคุณสมบัติของคลื่นพาหะให้มีลักษณะตามการเปลี่ยนแปลงของข้อมูลหรือเสียงพูดที่ต้องการส่ง จากตัวอย่างข้างต้นก็เสมือนกับสวิทช์ที่ต่อลงกราวด์หรือจะเป็นวงจรมอดูเลตในวิธีการต่าง ๆ เช่นแอมพลิจูดมอดูเลชัน (AM) หรือเฟรียควนซีมอดูเลชัน (FM)

2.6.3 วงจรขยาย (Amplifier) เป็นการขยายสัญญาณในรูปแบบต่าง ๆ ในขั้นตอนที่ต่างกัน ตัวอย่างเช่นวงจรขยายภาคสุดท้ายก่อนที่จะออกไปที่สายอากาศ สำหรับวงจรขยายมีการจัดออกเป็นหลายแบบมีการเรียกเป็นคลาส (Class) ตามวิธีการ ไปอัสตัววงจรขยาย ดังต่อไปนี้

2.6.3.1 วงจรขยายคลาสเอ (Class A) เป็นวงจรขยายที่ต่อทรานซิสเตอร์แบบที่มีการไบอัสให้วงจรทรานซิสเตอร์มีกระแสไหลผ่านขาคอลเลกเตอร์ (Collector) หรือที่เรียกว่ากระแสเดรน (Drain Current) ตลอดเวลา เป็นวงจรขยายแบบเชิงเส้น (Linear Amplifier) เนื่องจากสัญญาณที่ได้ในขาออกเป็นสัดส่วนโดยตรงกับสัญญาณขาเข้า แต่วงจรคลาสเอก็เป็นวงจรขยายที่ไม่ค่อยมีประสิทธิภาพ เนื่องจากวงจรมีการขยายสัญญาณโดยทำงานตลอดทุกคลื่นสัญญาณขาเข้าหรือที่เรียกว่าครบ 360 องศา ดังนั้นวงจรขยายคลาสเอจึงไม่เหมาะที่จะเป็นวงจรขยายกำลัง (Power Amplifier) เพราะโดยปกติมักใช้ในวงจรขยายขั้นต้นที่มีสัญญาณความต้งศักย์ต่ำ (Low-Power Amplifier) ตัวอย่างเช่นวงจรขยายแบบบัฟเฟอร์ (Buffer Amplifier)

2.6.3.2 วงจรขยายคลาสบี (Class B) เป็นวงจรขยายที่ต่อทรานซิสเตอร์แบบที่มีการไบอัสให้ทรานซิสเตอร์อยู่ในช่วงคัตออฟ (Cutoff) เป็นภาวะที่ไม่มีกระแสไหล โดยปกติเมื่อไม่มีสัญญาณขาเข้าก็จะไม่มีกระแสไหลที่ขาคอลเลกเตอร์ ตัวทรานซิสเตอร์จะทำงานนำกระแสเพียงครึ่งครึ่งของสัญญาณขาเข้าคือจะทำงานเพียง 180 องศาของสัญญาณขาเข้า มีเพียงสัญญาณครึ่งครึ่งเท่านั้นที่ถูกขยาย ดังนั้นในเวลาที่ต้องการขยายสัญญาณเต็มทุกคลื่นจึงมีการต่อวงจรแบบที่เรียกว่าพุชแอนด์พูล (Push and Pull) โดยใช้วงจรขยายคลาสบีสองชุดทำงานทั้งในช่วงสัญญาณบวกและสัญญาณลบสลับต่อเนื่องกันไป วงจร

ขยายคลาสบีมีประสิทธิภาพดีกว่าวงจรขยายคลาสเอ เนื่องจากการไหลของกระแสไฟฟ้าจะเกิดเพียงช่วงหนึ่งของสัญญาณเท่านั้น ซึ่งเหมาะสำหรับวงจรขยายกำลัง แต่สัญญาณที่ได้ก็ยังมีมีความเพี้ยนผิดรูปแบบ (Distortion) ไป ดังนั้นจึงมีการออกแบบวงจรขยายแบบพหุแอนคัพูลเพื่อลดความเพี้ยนของสัญญาณด้วย

2.6.3.3 วงจรขยายคลาสเอบี (Class AB) เป็นวงจรขยายที่มีการไบอัสทรานซิสเตอร์ให้อยู่ในช่วงที่เกือบจะคัตออฟจึงมีกระแสไหลที่ขาคอลเล็กเตอร์เพียงเล็กน้อย ทำให้เมื่อมีสัญญาณขาเข้ามาถึงก็จะทำงานในช่วงของสัญญาณที่มากกว่า 180 องศา แต่ไม่ถึง 360 องศาของลูกคลื่นไซน์และก็มีมีการค่อใช้ในรูปแบบของวงจรขยายแบบพหุแอนคัพูลเช่นเดียวกับคลาสบี ซึ่งทำให้มีความเพี้ยนของสัญญาณน้อยกว่าในแบบคลาสบี

วงจรขยายในแบบคลาสเอ , คลาสบี และคลาสเอบี เป็นวงจรขยายเชิงเส้นที่มักใช้ในการขยายสัญญาณคลื่นวิทยุที่มีการเปลี่ยนแปลงแอมพลิจูด (amplitude) เช่น วงจรขยาย AM แบบกำลังต่ำหรือแบบซิงเกิลไซด์แบนด์ (SSB , Single SideBand) วงจรขยายแบบไม่เชิงเส้นเช่นวงจรขยายคลาสซี (Class C) ที่เป็นวงจรซึ่งใช้มากในเครื่องส่งแบบ AM และ FM สำหรับการขยายกำลังในรูปของวงจรถับ (driver) , วงจรคูณความถี่ (Frequency Multiplier) และวงจรขยายภาคสุดท้าย (Final Amplifier)

2.6.3.4 วงจรขยายคลาสซี (Class C) เป็นวงจรทรานซิสเตอร์ที่ถูกไบอัสที่ทำให้มีการนำสัญญาณเพียงส่วนที่น้อยกว่า 180 องศาของลูกคลื่นไซน์ขาเข้า วิธีการไบอัสทรานซิสเตอร์สำหรับคลาสซีมีอยู่ด้วยกัน 3 วิธี คือ ไบอัสด้วยสัญญาณ (Signal Bias) ไบอัสด้วยวงจรรายนอก (External Bias) , ไบอัสด้วยตนเอง (Self Bias) และปกติมีมุมช่วงทำงานของวงจรรออยู่ในช่วง 90 องศาถึง 150 องศา นั่นหมายถึงมีเพียงสัญญาณเพียงพัลส์เล็ก ๆ เท่านั้นออกมาที่ขาออก ดังนั้นการทำให้มีสัญญาณขยายเต็มลูกคลื่นจะต้องมีการนำวงจรเรโซแนนซ์ (Resonant Tuned Circuit) มาค่อเข้าที่ขาออกเพื่อที่จะได้สัญญาณลูกคลื่นไซน์ (sine) เต็มลูกคลื่น ตัวอย่างเช่นการทำงานของวงจรรอแบบคู่ขนาน (Parallel Tuned Circuit) ที่จะให้กำเนิดสัญญาณความถี่เรโซแนนซ์ เมื่อใดก็ตามที่ได้รับสัญญาณพัลส์จากวงจรขยาย วงจรรอแบบคู่ขนานประกอบไปด้วยคาปาซิเตอร์ (Capacitor) และลวดตัวนำ (Inductor) เมื่อได้รับสัญญาณพัลส์ก็จะเกิดการถ่ายทอดพลังงานระหว่างคาปาซิเตอร์และตัวนำ ซึ่งเรียกว่าปรากฏการณ์ ฟลายวีล (Fly Wheel Effect) ซึ่งจะสร้างสัญญาณลูกคลื่นไซน์ที่ความถี่เรโซแนนซ์ ขณะเดียวกันวงจรรอดังกล่าวก็ทำหน้าที่กรองสัญญาณความถี่ฮาร์โมนิก (harmonic) ที่ไม่ต้องการออกไปด้วย วงจรขยายคลาสซีสามารถใช้เป็นวงจรรอความถี่ก็ได้ โดยการค่อเข้ากับวงจรเรโซแนนซ์ที่สร้างความถี่เป็นจำนวนเต็มเท่าของสัญญาณความถี่ขาเข้า และที่เหนือกว่าคลาสอื่น ๆ ก็คือคลาสซีมีการขยายสัญญาณขาเข้าเพียงช่วงสั้น ๆ เท่านั้น ดังนั้นจึงมีประสิทธิภาพที่ดีที่สุดในบรรดาวงจรขยายทั้งหมด

2.6.4 วงจรอิมพีแดนซ์แมตชิ่ง (Impedance Matching Circuit) เป็นวงจรที่ใช้สำหรับเชื่อมต่อระหว่างวงจรขยายความถี่วิทยุ (RF amplifier) ในแต่ละภาคเพื่อให้ได้กำลังส่งมากที่สุด การที่จะทำให้มีการถ่ายพลังงานมากที่สุดจากวงจรขยายชุดหนึ่งไปยังอีกชุดหนึ่งจะต้องมีค่าของอิมพีแดนซ์ (impedance Matching Circuit) เป็นวงจรที่ใช้สำหรับเชื่อมต่อระหว่างวงจรขยายความถี่วิทยุ (RF amplifier) ในแต่ละภาคเพื่อให้ได้กำลังส่งมากที่สุด การที่จะทำให้มีการถ่ายพลังงานมากที่สุดจากวงจรขยายชุดหนึ่งไปยังอีกชุดหนึ่งจะต้องมีค่าของอิมพีแดนซ์ (impedance) ของวงจรแรกเท่ากับค่าอิมพีแดนซ์ขาเข้าของวงจรถัดไป

วงจรอิมพีแดนซ์แมตชิ่ง โดยทั่วไปเป็นวงจรของตัวนำและตัวเก็บประจุ LC (Inductors and Capacitors) ที่มีรูปแบบการต่อต่าง ๆ กันเช่น โครงข่ายรูป L และโครงข่ายรูป T หรืออาจจะเป็นหม้อแปลงรูปโดนัทที่เป็นแกนผงเหล็กเรียกว่าทอรอยด์ (Toroid)

2.6.5 วงจรกระบวนการเสียง (Speech Processing Circuit) เป็นวงจรอีกส่วนหนึ่งทำหน้าที่เกี่ยวกับเสียงในระบบของเครื่องส่ง เช่นในเครื่องส่งอาจมีวงจรที่ใช้สำหรับป้องกันการมอดูเลชันมากเกินไป (Over Modulation) หรือตัวอย่างของวงจรกระบวนการเสียง เช่นวงจรจำกัดขนาดของเสียง (Voice Clipper) ซึ่งใช้ไดโอดในการลดแอมพลิจูดของสัญญาณในการมอดูเลตสัญญาณเสียง

2.7 เครื่องรับสัญญาณ (Communication Receivers)

หน้าที่ของเครื่องรับสัญญาณคือทำการเลือกช่วงสัญญาณที่ต้องการออกมาจากสัญญาณอื่น ๆ ที่ถูกส่งออกมาในอากาศ และขยายสัญญาณกลับไปเป็นสัญญาณข้อมูลที่ส่งมาได้ โดยปกติเครื่องรับจะมีปัจจัย 2 ประการที่ต้องคำนึงถึงดังนี้

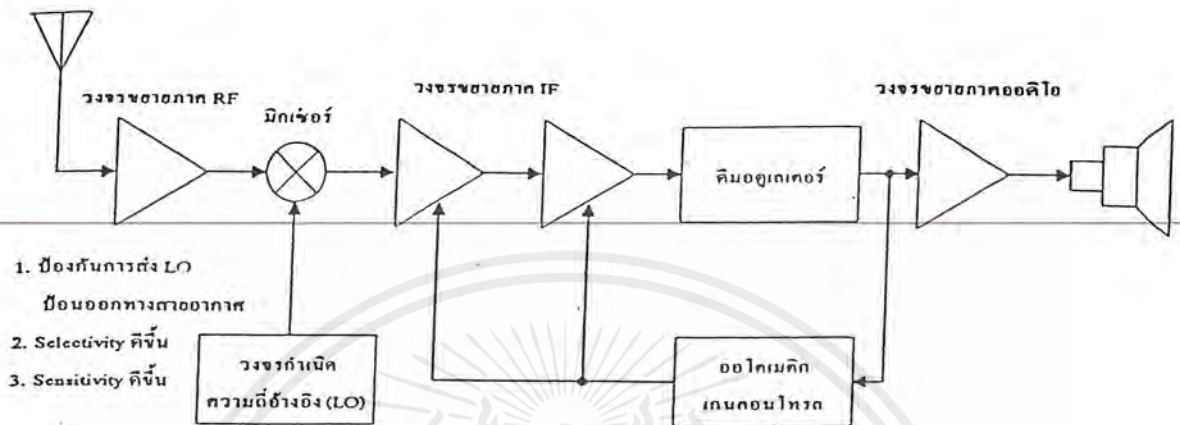
2.7.1 ค่าซีเล็กติวิตี (Selectivity) หมายถึงความสามารถในการรับสัญญาณโดยเลือกเอาเฉพาะช่องสัญญาณที่ต้องการเข้ามาเท่านั้น หากถ้าเครื่องรับสัญญาณมีค่าซีเล็กติวิตี (Selectivity) ที่ดีก็จะสามารถรับสัญญาณช่องที่ต้องการและกำจัดช่องสัญญาณข้างเคียงออกไปได้

2.7.2 ค่าเซนซิวิตี (Sensitivity) หมายถึงความสามารถในการรับสัญญาณที่ต้องการที่มีขนาดเล็กหรือสัญญาณอ่อนแล้วนำมาขยายให้ได้สัญญาณที่มีความแรงมากขึ้น โดยปกติค่าเซนซิวิตีจะแสดงถึงการขยายสัญญาณด้วย นั่นคือยังมีกำลังขยายมากค่าเซนซิวิตีก็ยิ่งดี และจะแสดงอยู่ในรูปของค่าแรงดันของสัญญาณขาเข้าที่มีขนาดเล็กที่สุดซึ่งจะสามารถขยายสัญญาณ ได้มากกว่า 10 เท่า ของสัญญาณรบกวน

สำหรับเครื่องรับที่มีรูปแบบง่ายได้แก่เครื่องรับความถี่วิทยุ TRF (Tuned radio frequency receiver) ซึ่งมีการทำงานดังนี้ สัญญาณที่รับเข้ามาทางสายอากาศจะถูกต่อเข้ากับวงจรซึ่งมีการต่อกับวงจรขยายที่เป็นวงจรสำหรับภาคความถี่ย่านคลื่นวิทยุ วงจรนี้อาจมีการต่อขนานกันหลายชั้น ซึ่งจะช่วยให้เพิ่มค่าซีเล็กติวิตีให้กับเครื่องรับ ส่วนวงจรขยายสัญญาณภาคความถี่ย่านคลื่นวิทยุ (RF Radio Frequency Amplifier) ก็ได้ช่วยให้เครื่องรับมีค่าเซนซิวิตีดีขึ้น เป็นการขยายสัญญาณที่รับเข้ามาก่อนที่จะนำไปเข้าวงจรตรวจจับสัญญาณ (Detector) ผลที่ได้ก็จะเป็นสัญญาณข้อมูลหรือสัญญาณเสียงที่สามารถนำมาขยายต่อในวงจรขยายภาคสัญญาณความถี่เสียง (AF Audio Frequency Amplifier) ให้ได้สัญญาณออกมาที่ลำโพง วงจรเครื่องรับในแบบ TRF นั้นยังมีความยุ่งยากในการปรับความถี่อยู่มากเนื่องจากการปรับวงจรที่มีหลายชุดต่อ ๆ กัน จะต้องทำการปรับหลายครั้ง ต่อมาในภายหลังจึงมีการต่อวงจรหลาย ๆ ชุดเข้าด้วยกัน ทำให้การปรับเครื่องรับสัญญาณง่ายขึ้น ปัญหาที่สำคัญอีกอย่างของเครื่องรับสัญญาณแบบ TRF ก็คือค่าซีเล็กติวิตีจะเปลี่ยนแปลงไปตามค่าของความถี่ของสัญญาณที่สูงขึ้น ค่าซีเล็กติวิตีจะมีค่าที่ความถี่ต่ำ

เครื่องรับที่มีการแก้ไขปัญหาดังนั้นได้อย่างดีคือเครื่องรับในแบบที่เรียกว่าซูเปอร์เฮเทอโรไดน์ (Superheterodyne) หลักการของวงจรซูเปอร์เฮเทอโรไดน์ก็คือการแปลงความถี่ของสัญญาณที่เข้ามาให้เป็นความถี่กลางค่าหนึ่งซึ่งเรียกว่าความถี่ไอเอฟ (IF Intermediate Frequency)

วงจรซูเปอร์เฮเทอโรไดน์สามารถใช้วงจรขยายเพียงชุดเดียวก็สามารถให้ค่าซีเล็กติวิตีและค่าเซนซิวิตีที่ดีได้ วงจรหลักในเครื่องรับซูเปอร์เฮเทอโรไดน์ก็คือวงจรมิกเซอร์ (mixer) ซึ่งทำการแปลงความถี่ของสัญญาณที่เข้ามา รูปโคจรแอมพลิจูดของวงจรซูเปอร์เฮเทอโรไดน์แสดงดังรูปที่ 2.15



รูปที่ 2.15 วงจรซูเปอร์เฮเทอโรไดน์

วงจรรายอากาศสัญญาณความถี่วิทยุให้ค่ากำลังขยายและค่าซีเล็กติวิตีในช่วงแรกๆที่เรียกกันว่า ปริซึเล็คเตอร์ (Preselector) ถัดมาในภาคที่ 2 เป็นวงจรรูน (Tuned Circuit) สำหรับช่วยในการเลือกสัญญาณที่ต้องการหรือช่วงสัญญาณที่ต้องการ วงจรรูนอาจสร้างให้มีค่า Q สูง ๆ ทำให้มีค่าซีเล็กติวิตีดีขึ้น แต่โดยปกติแล้ววงจรรูนในภาคนี้มักต้องทำงานในช่วงความถี่กว้าง เพื่อให้สามารถรับสัญญาณได้หลายช่อง ในเครื่องรับบางเครื่องอาจไม่ใช้วงจรรายอากาศสัญญาณความถี่วิทยุในชุดแรกเนื่องจากไม่มีความจำเป็น เพราะความแรงของสัญญาณที่ได้รับอาจมีมากอยู่แล้ว เช่น ในสัญญาณความถี่ต่ำแต่ละจะไปขยายสัญญาณอีกครั้งในภาคความถี่ตัวกลาง (IF amplifier) แต่โดยทั่วไปจะเป็นการดีกว่าที่จะมีวงจรรายอากาศความถี่วิทยุเพื่อเพิ่มค่าเซนซิวิตี เนื่องจากว่าจะได้กำลังขยายมากขึ้นและเพิ่มค่าซีเล็กติวิตีเพราะเป็นวงจรรูนอยู่ด้วยส่วนหนึ่ง และทำให้อัตราส่วนของสัญญาณที่ต้องการต่อสัญญาณรบกวนมากขึ้นด้วย (Signal/Noise Ratio) อีกเหตุผลหนึ่งก็คือจะมีวงจรรายอากาศความถี่วิทยุเพราะจะช่วยแยกสัญญาณรบกวนที่อาจจะเกิดขึ้น ได้กับเครื่องรับข้างเคียงที่เป็นผลมาจากการแพร่กระจายของสัญญาณจากวงจร โลคอลออสซิลเลเตอร์ (Local Oscillator) ที่อาจผ่านไปทางสายอากาศได้ สัญญาณจาก LO มีความแรงมากอาจจะรั่วไหลและไปเข้าที่ขาเข้าของวงจรมิกเซอร์ได้ ในการสร้างวงจรรายอากาศและวงจรมิกเซอร์หากใช้วงจรรานซิสเตอร์ชนิด MOSFET (MOSFET) ก็จะช่วยลดสัญญาณรบกวนได้ดีกว่าอุปกรณ์ทรานซิสเตอร์แบบไบโพลาร์ (Bipolar Transistor)

สัญญาณที่ได้ออกจากมิกเซอร์จะเป็นผลรวมและผลต่างของความถี่ของสัญญาณขาเข้าและสัญญาณความถี่ที่จาก LO และจะมีวงจรรูนซึ่งเป็นวงจรรองเพื่อเลือกเอาสัญญาณผลต่างของความถี่ที่ต้องการออกมา นั่นคือค่าความถี่กลาง (Intermediate Frequency) วงจรของมิกเซอร์อาจสร้างจากไดโอด

หรือบาลานซ์มอดูเลเตอร์ (Balanced Modulator) สำหรับเครื่องรับที่สามารถรับสัญญาณได้ในช่วงความถี่หนึ่ง ๆ วงจร LO จะต้องสามารถหมุนได้ ความถี่ของวงจรต้องสามารถเปลี่ยนได้ในช่วงความถี่ที่ค่อนข้างกว้างเพื่อที่จะทำให้วงจรมิกเซอร์สามารถแปลงความถี่ที่เข้ามาให้เป็นความถี่กลาง IF ได้ในวงจรทั่วไปมิกเซอร์และ LO จะเป็นวงจรแยกกัน แต่สำหรับวงจรความถี่ต่ำมิกเซอร์อาจจะรวมกับ LO ได้ซึ่งเรียกว่าเป็นวงจรแปลง (Converter)

สัญญาณขาออกของมิกเซอร์เป็นสัญญาณที่ความถี่กลางซึ่งมีคุณสมบัติของสัญญาณที่ถูกมอดูเลตจากทางด้านเครื่องส่งเช่นเดียวกับสัญญาณที่ถูกส่งมาจะถูกขยายโดยวงจรขยายความถี่กลางอีกหลายชุด และในเครื่องรับส่วนใหญ่จะมีวงจรขยายอยู่ในภาคความถี่กลางนี้เมื่อ IF มักอยู่ในช่วงความถี่ต่ำกว่าสัญญาณขาเข้า วงจรขยายความถี่กลางก็จะถูกออกแบบได้ง่ายกว่าและมีค่าซีเล็กติวิตีดีกว่า พร้อมกันนี้ก็จะมีการสร้างวงจรในภาคนี้ด้วย ซึ่งก็จะให้ค่าซีเล็กติวิตีที่ขึ้นอีกระดับหนึ่ง วงจรในที่นี่ก็คือวงจรกรองแบบคริสตอล, เมคานิคอล (Mechanical), และแบบเซรามิก (Ceramic)

สัญญาณ IF จะถูกส่งต่อไปเข้าวงจรตรวจจับหรือดีมอดูเลเตอร์ (Demodulator) ซึ่งทำหน้าที่แปลงสัญญาณที่เข้ามาให้กลับคืนเป็นสัญญาณข้อมูลเดิมหรือคือเสียงพูดจากคันทาง ผลลัพธ์เป็นสัญญาณที่ได้มักจะถูกต่อเข้ากับวงจรขยายสัญญาณความถี่เสียง (Audio amplifier) เพื่อให้ได้ค่าความแรงของสัญญาณที่เพียงพอจะออกไปที่ลำโพง

วงจรที่สำคัญอีกชุดหนึ่งในเครื่องรับแบบซูเปอร์เฮเทอโรไดน์ก็คือ วงจรควบคุมกำลังขยายอัตโนมัติ AGC (Automatic Gain Control) ขนาดของสัญญาณที่ออกมาจากวงจรดีมอดูเลเตอร์จะเป็นสัดส่วนโดยตรงกับขนาดของสัญญาณไฟตรง ซึ่งไฟตรงนี้จะถูกป้อนกลับ (Feedback) ไปยังวงจรขยายความถี่กลาง หรือในบางครั้งอาจเป็นวงจรขยายความถี่วิทยุ เพื่อควบคุมกำลังขยายของเครื่องรับ วัตถุประสงค์ของ AGC ก็เพื่อช่วยควบคุมค่าผลลัพธ์ของสัญญาณขาออกให้คงที่ตลอดช่วงระดับของช่องสัญญาณคลื่นวิทยุที่เข้ามา

ค่าแอมพลิจูดของสัญญาณคลื่นวิทยุที่สายอากาศของเครื่องรับสามารถมีค่าตั้งแต่ระดับไมโครโวลต์ไปจนถึงระดับหลายโวลต์ ซึ่งแสดงถึงช่วงกว้างของสัญญาณที่เรียกว่าช่วงไดนามิก (Dynamic Range) โดยปกติเครื่องรับมักมีกำลังขยาย (Gain) เพื่อที่จะรับสัญญาณที่มีระดับอ่อนได้ดี แต่ถ้าหากสัญญาณขาเข้ามีแอมพลิจูดสูงมากก็จะทำให้วงจรขยายมากเกินไปเกิดโอเวอร์โหลด (Overload) เกิดความผิดเพี้ยนของสัญญาณและทำให้ไม่สามารถเข้าใจข้อความที่ถูกส่งมาได้ โดยการใช้อัตโนมัติควบคุมกำลังขยายอัตโนมัติ กำลังขยายโดยรวมของเครื่องรับจะสามารถปรับโดยอัตโนมัติขึ้นอยู่กับสัญญาณขาเข้า หากสัญญาณที่ออกมาหลังจากวงจรตรวจจับสูงมากวงจร AGC จะให้กำเนิดสัญญาณไฟกระแสตรงที่มีค่าความต่างศักย์ค่าสูงค่าหนึ่งซึ่งจะถูกป้อนย้อนกลับไปลดกำลังขยายของวงจรขยายความถี่กลาง

ปัญหาที่พบและสำคัญมากในวงจรซูเปอร์เฮเทอโรไดน์เมื่อความถี่กลางมีค่าต่ำก็คือเรื่องของอิมเมจฟรีแควนซี (Image Frequency) ซึ่งมีลักษณะเป็นความถี่ที่อยู่ใกล้เคียงกับความถี่ที่ต้องการแต่อยู่สูงขึ้นไปสองเท่าของความถี่กลาง IF และอยู่ต่ำกว่าความถี่ที่ต้องการสองเท่า เมื่อความถี่อิมเมจฟรีแควนซีเข้ามาในวงจรมิกเซอร์และได้ผลลัพธ์ของสัญญาณความถี่กลางที่มีค่าความถี่เช่นเดียวกับสัญญาณจริง ทำให้สัญญาณที่ถูกเลือกมาผิดค่าเกิดเป็นสัญญาณรบกวนกับสัญญาณที่ต้องการ สัญญาณ

อิมเมจอาจเกิดได้ในกรณีที่แถบความถี่มีการใช้งานอย่างหนาแน่น สัญญาณอีกช่องหนึ่งอาจเข้ามาจน สัญญาณช่องที่ต้องการก็ได้

วิธีการแก้ปัญหาเบื้องต้นก็อาจใช้วงจรจนเพื่อเลือกเอาเฉพาะสัญญาณความถี่ที่ต้องการเข้ามาใน เครื่องรับเท่านั้น และกำจัดสัญญาณอิมเมจออกไป แต่การแก้ไขดังกล่าวก็ไม่สามารถทำได้ในวงจรเครื่อง รับที่ต้องการใช้กับความถี่ในช่วงกว้าง วิธีการที่สองที่ใช้ในการแก้ปัญหาก็คือเพิ่มค่าความถี่กลาง IF ให้ มากขึ้นจนอิมเมจฟรีแควนที่อยู่ห่างมากจนเลยออกนอกวงจรถูไป แต่เมื่อค่าความถี่กลางสูงขึ้นก็จะทำให้ ออกแบบวงจรยากขึ้น ดังนั้นการออกแบบวงจรซูเปอร์เฮเทอโรไดน์ต้องออกแบบให้ความถี่กลางมีค่า มากที่สุดเพื่อลดผลของอิมเมจฟรีแควนนี้ และในขณะเดียวกันต้องทำให้มีค่าน้อยที่สุดเพื่อที่จะให้ ออกแบบวงจรได้ง่ายขึ้นที่ความถี่ต่ำ วิธีแก้ปัญหาสัญญาณอิมเมจสุดท้ายที่นิยมก็คือใช้วงจรแปลงความถี่สอง ครั้งที่เรียกว่า ดูอัลคอนเวอร์ชันซูเปอร์เฮเทอโรไดน์ (Dual Conversion Superheterodyne Receiver) ซึ่งมีการแปลงความถี่กลาง 2 ชุดด้วยวงจรมิกเซอร์ 2 ชุด ชุดแรกมี LO ที่สามารถปรับค่าได้ ส่วน LO ชุดที่ สองคงที่เพื่อปรับค่าได้เล็กน้อย มิกเซอร์ชุดแรกจะแปลงให้สัญญาณมาอยู่ในความถี่กลางค่าสูง โดยจะช่วย ในการลดปรากฏการณ์อิมเมจฟรีแควนนี้ ส่วนมิกเซอร์ชุดที่สองจะแปลงสัญญาณ IF ชุดแรกให้ต่ำลงเป็น สัญญาณ IF ความถี่ที่สองซึ่งให้ค่าเล็กคิวิตที่ต่ำกว่าวงจรดูอัลคอนเวอร์ชัน (Dual conversion) มักใช้ใน วงจรเครื่องรับความถี่คลื่นสั้น (Short Wave Receiver), เครื่องรับคลื่น VHF, UHF และไมโครเวฟ

เครื่องรับแบบ AM จะมี IF ที่ 455 kHz, 3385kHz, 9MHz

เครื่องรับแบบ FM จะมี IF ที่ 10.7MHz

เครื่องรับโทรทัศน์จะมี IF ที่ 40-50 MHz

เครื่องรับเรดาห์จะมี IF ที่ 60 MHz

เครื่องรับควมวิทยจะมี IF ที่ 70MHz, 140 MHz

2.8 การพันคอยล์ให้ได้ค่า L ตามต้องการ

ลวดตัวนำที่พันหรือขดขึ้นเป็นคอยล์ มักจะใช้ในวงจรที่มีความถี่ไฟสลับ ทำหน้าที่เป็นตัวที่ทำให้ เกิดอินดักแตนซ์ในวงจรเราเรียกอุปกรณ์พวกนี้ว่า อินดักเตอร์ (inductor) หรือบางทีเรียกว่า ไช้ต (choke) หรือคอยล์ก็ได้ แกนของอินดักเตอร์มีทั้งที่ทำจากสารแม่เหล็ก เช่น พลาสติก หรือเบคไลท์ สำหรับเป็น โครยซ์คดลวดในกรณีที่พันด้วยเส้นลวดเล็กๆ หรือเป็นลวดเส้นโตๆ ก็พันตัวเปล่าๆ โดยไม่ต้องมีแกน เหล่านี้ว่าอินดักเตอร์แกนอากาศ (air coil inductor)

ในตัวนำข้อมมีค่าอินดักแตนซ์เสมอแม้ว่าตัวนำนั้น ไม่อยู่ในรูปของคอยล์ก็ตามลวดตัวนำที่เป็น เส้นตรงสั้นๆ จะมีค่าอินดักแตนซ์น้อยมาก แต่ถ้ามีกระแสที่เปลี่ยนแปลงไหลผ่านตัวมันมากพอ ก็จะทำให้

เกิดการเหนี่ยวนำขึ้นได้ ถ้าอยู่ในวงจรความถี่ต่ำ แต่ในกรณีที่ความถี่สูงกว่า 100 MHz ขึ้นไป เส้นลวดอันนี้ จะมีผลต่อความถี่ในวงจรได้

ค่าอินดักแตนซ์โดยประมาณของขดลวดที่พันชั้นเดียวบนแกนอากาศ คำนวณได้จาก

สูตร

$$\text{อินดักแตนซ์ (L)} = a^2 n^2 / (9a+10b)$$

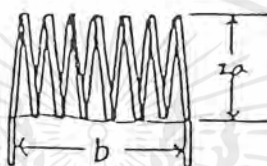
โดยที่

L คือ ค่าอินดักแตนซ์มีหน่วยเป็น μH

a คือ รัศมีของแกน มีหน่วยเป็นนิ้ว

b คือ ความยาวของการพันขดลวด มีหน่วยเป็นนิ้ว

n คือ จำนวนรอบของขดลวด



รูปที่ 2.16 แสดงความหมายของ a และ b ของขดลวด หรือหาจำนวนรอบของขดลวดได้ โดยการจัดสูตรใหม่ หาจำนวนรอบ

$$N = \sqrt{L(9a+10b)} / a^2$$

อย่างไรก็ตามสูตรที่ให้ไว้จะมีค่าใกล้เคียงกับความจริงมากเมื่อความยาวของการพันขดลวด (b) มีค่าไม่น้อยกว่า 0.8a และถ้าความยาวของขดลวดมีจำกัด เช่นต้องการให้ใช้ความยาวของขดลวดน้อยที่สุด ค่า L จะสูงสุดก็ต่อเมื่อ $b = 0.8a$ พอดี

หลังจากที่รู้จำนวนรอบแล้วสิ่งต่อไปก็คือจะต้องหาว่าควรใช้ลวดเบอร์อะไร เทคนิคในการเลือกขนาด (เบอร์) ขดลวด คือ ต้องดูว่าเส้นผ่าศูนย์กลางของเส้นลวดที่ใช้อย่างมากจนไม่สามารถพันจำนวนรอบที่ต้องการลงบนแกนที่ขาวจำกัด ได้หรือไม่ ดังนั้นเราจึงต้องคำนวณหาจำนวนรอบค่อนนิ้วที่จะต้องลงบนแกนเสียก่อน แล้วจึงดูช่องที่ 4 ในตารางที่ 2.2 หาเบอร์ลวดในมาตรฐานที่ต้องการที่สามารถพันได้ จำนวนรอบ/นิ้วมากกว่าที่ต้องการ แต่ถ้ามากเกินไปขนาดเส้นลวดอาจเล็กเกินไปจนค่าความต้านทานของลวดอาจทำให้ค่า Q ของขดลวดน้อยเกินไป

ตัวอย่าง สมมุติว่าขดลวดขดหนึ่งมี 48 รอบ พันด้วยความถี่ 32 รอบต่อ 1 นิ้ว และมีเส้นผ่าศูนย์กลาง 3/4 นิ้ว ค่า L จะเป็นเท่าไร

วิธีทำ $a = (3/4) \times (1/2) = 0.375$ นิ้ว

$$b = 48/32 = 1.5 \text{ นิ้ว}$$

$$\text{และ } n = 48$$

$$L = \frac{0.375 \times 0.375 \times 48 \times 48}{(9 \times 0.375) + (10 \times 1.5)}$$

$$= 17.6 \mu\text{H}$$

ตัวอย่าง ต้องการพันขลวดให้ได้ค่า 10 μH โดยแกนที่จะใช้มีเส้นผ่าศูนย์กลาง 1 นิ้วและยาวพอที่จะพันลวดได้ยาว 1(1/4) นิ้ว จะต้องพันสักกี่รอบ

$$\text{วิธีทำ } a = 0.5, b = 1.35 \text{ และ } L = 10 \text{ จะได้}$$

$$n = \sqrt{\frac{10(4.5 + 1.25)}{0.5 \times 0.5}} = \sqrt{680}$$

$$= 26.1 \text{ รอบ}$$

เวลาพันจริงพัน 26 รอบก็ใกล้เคียงพอแล้ว เนื่องจากการพันทั้งหมดยาว 1.25 นิ้ว ดังนั้นจำนวนรอบต่อนิ้วจะเป็น $26.1/1.25 = 20.9$ รอบต่อนิ้ว ดูจากช่องที่ 4 ในตารางที่ 1 จะเห็นว่าลวดเคลือบน้ำยาเบอร์ 17 AWG หรือลวดเบอร์ 18SWG ใช้ได้เพราะสามารถพันได้แน่นถึง 21.2 รอบต่อนิ้ว แต่อาจจะใช้ลวดขนาดเล็กกว่าบ้างก็ได้ (หมายถึงใช้เบอร์สูงขึ้น)

คุณสมบัติอีกข้อหนึ่งของลวดตัวนำก็คือ เมื่อมีกระแสไหลผ่านลวดตัวนำจะทำให้เกิดสนามแม่เหล็กขึ้นรอบๆ ลวดตัวนำ โดยมีค่าคงที่ตลอดเวลาแต่จะไม่มีผลต่อลวดตัวนำถ้าเป็นกระแสไฟตรง แต่ถ้าหากกระแสนั้นเปลี่ยนตามเวลา (กระแสสลับ) สนามแม่เหล็กก็จะเกิดการเปลี่ยนแปลงตามกระแสไฟฟ้าด้วย โดยจะพองตัวและยุบตัวลงตามการเพิ่มและลดลงของกระแสไฟฟ้า สนามแม่เหล็กนี้จะเคลื่อนที่ตัดผ่านเนื้อโลหะของสายไฟทำให้เกิดแรงดันเหนี่ยวนำขึ้นในสายไฟ โดยจะมีทิศทางต้านการไหลของกระแสไฟฟ้า ปรากฏการณ์นี้เรียกว่า ความเหนี่ยวนำตัวเอง (self-inductance) และอุปกรณ์ที่มีคุณสมบัติเช่นนี้ก็คือ ตัวเหนี่ยวนำ(inductor) และถ้านำสายไฟมาขดเป็นวงกลมเป็นหลายๆชั้นก็กลายเป็นขลวดหรือคอยล์ และค่าความเหนี่ยวนำ(inductance) ที่เกิดขึ้นในสายไฟธรรมดาจะมีค่าน้อยมากจนไม่มีผลอะไรที่ความถี่สูงๆสำหรับค่าความเหนี่ยวนำและค่าความเข้มสนามแม่เหล็ก (magnetic flux density) ของสายไฟ หาได้จากสูตรดังต่อไปนี้

$$L = (0.002) I [2.3 \log(4I/d - 0.075)] \quad (\mu\text{H})$$

โดยที่ L = ค่าความเหนี่ยวนำ (ไมโครเฮนรี่)

I = ความยาวของสายไฟ (เซนติเมตร)

d = เส้นผ่าศูนย์กลางของสายไฟ (เซนติเมตร)

และอีกสูตร

$$B = \mu/2\pi r$$

โดยที่ B = ความเข้มสนามแม่เหล็ก (wb.m^{-2})

μ = ค่าความซึมซาบถึงแวลล้อมของสายไฟอยู่ในอากาศ, ($\mu_{\text{อากาศ}} = 400 \text{ nHm}^{-1}$)

r = ระยะห่างของจุดที่เราต้องการทราบค่า B ถัดจากจุดศูนย์กลางของสายไฟ (เมตร)

I = ค่ากระแสไฟฟ้าที่ไหลในสาย (แอมป์)

ตัวอย่าง ต้องการหาค่าความเหนี่ยวนำ และความเข้มของสนามแม่เหล็กที่ระยะห่าง 0.5 เซนติเมตร ของ ลวดทองแดงเบอร์ 22 ที่มีความยาว 5 เซนติเมตร มีกระแสไหลผ่าน 10 มิลลิแอมป์ วางอยู่ในอากาศ

วิธีทำ จากตารางที่ 1 เส้นผ่าศูนย์กลางสายเท่ากับ 0.643 เซนติเมตร แทนลงในสมการได้

$$L = 0.02(5)[2.3\log\{(4(5)/0.0643)-0.75\}]$$

$$= 57 \text{ nH}$$

ค่าความซึมซาบของอากาศ μ (อากาศ) = 400 nHm^{-1}

แทนลงในสมการได้

$$B = \frac{(400\pi \times 10^{-9} \times 10 \times 10^{-2})}{2\pi \times 0.5 \times 10^{-2}}$$

$$= 400 \text{ nHAm}^{-1}$$

$$= 400 \times 10^{-9} \text{ wb.}^{-2}$$

ตารางที่ 2.2 แสดงคุณสมบัติของลวดเคลือบนำยาเบอร์ต่างๆ

เบอร์ลวด AWG	เบอร์ลวด SWG ที่ใกล้เคียง	เส้นผ่าศูนย์กลาง (มม.)	จำนวนรอบ/นิ้ว	จำนวนรอบ ต่อ ตร.นิ้ว	ค่า $\Omega/1000$ ฟุต ที่ 25 °C
1	1	7.348	-	-	0.1264
2	3	6.544	-	-	0.1593
3	4	5.827	-	-	0.2009
4	5	5.189	-	-	0.2533
5	7	4.621	-	-	0.3195
6	8	4.115	-	-	0.4028
7	9	3.665	-	-	0.508
8	10	3.264	7.6	57	0.6405
9	11	2.906	8.6	72	0.8077
10	12	2.588	9.6	90	1.018
11	13	2.305	10.7	113	1.284
12	14	2.053	12.0	141	1.619
13	15	1.828	13.5	177	2.042
14	16	1.628	15.0	221	2.575
15	17	1.45	16.8	277	3.247
16	18	1.291	18.9	248	4.094
17	18	1.15	21.2	437	5.163
18	19	1.024	23.6	548	6.51
19	20	0.912	26.4	681	8.21
20	21	0.812	29.4	852	10.35
21	22	0.723	33.1	1065	13.05
22	23	0.644	37.0	1340	16.46
23	24	0.573	41.3	1665	20.76
24	25	0.511	46.3	2100	26.17
25	26	0.455	51.7	2630	33
26	27	0.405	58.0	3320	41.62
27	29	0.361	64.9	4145	52.48
28	30	0.321	72.7	5250	66.17
29	31	0.286	81.6	6510	83.44
30	33	0.255	90.5	8175	105.2
31	34	0.227	101.0	10200	132.7
32	36	0.202	113.0	12650	167.3
33	37	0.18	127.0	16200	211
34	38	0.16	143.0	19950	266
35	38-39	0.143	158.0	25000	335
36	39-40	0.127	175.0	31700	423
37	41	0.113	198.0	39600	533
38	42	0.101	224.0	49100	673
39	43	0.09	248.0	62600	848
40	44	0.08	282.0	77600	1070

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์แบบชิปเดี่ยว (Single Chip Microcontroller) คือ ไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิปเดียว เหมาะสำหรับงานควบคุมอุปกรณ์อื่นๆ แบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามต้องการ ไมโครคอนโทรลเลอร์แบบชิปเดี่ยวตระกูล 51 หรือ MCS51 ซึ่งได้แก่ เบอร์ 8051 และ 8052 ซึ่งมีโครงสร้างและชุดคำสั่งแตกต่างกันเพียงเล็กน้อยดังตารางที่ 2.3

Device	ROMless Version	EPROM Version	ROM Bytes	RAM Bytes	8-Bit I/O Ports	16-Bit Timer/Counters	Programmable Counter Array (PCA)	UART	Serial Expansion Port (SEP)	Global Serial Channel (GSC)	DMA Channels	A/D Channels	Interrupt Sources/Vectors	Power Down and Idle Modes
8051	8031	-	4K	128	4	2		✓					6/5	
8051AH	8031AH	8751H 8751BH	4K	128	4	2		✓					6/5	
8052AH	8032AH	8752BH	8K	256	4	3		✓					8/8	
80C51BH	80C31BH	87C51	4K	128	4	2		✓					6/5	✓
80C52	80C32	-	8K	256	4	3		✓					8/8	✓
83C51FA	80C51FA	87C51FA	8K	256	4	3	✓	✓					14/7	✓
83C51FB	80C51FB	87C51FB	16K	256	4	3	✓	✓					14/7	✓
83C152JA	80C152JA	-	8K	256	5	2		✓		✓	2		19/11	✓
-	80C152JB	-	-	256	7	2		✓		✓	2		19/11	✓
83C152JC	80C152JC	-	8K	256	5	2		✓		✓	2		19/11	✓
-	80C152JD	-	-	256	7	2		✓		✓	2		19/11	✓
83C452	80C452	87C452P	8K	256	5	2		✓					9/8	✓

ตารางที่ 2.3 แสดงลักษณะแต่ละเบอร์ของ MCS-51

2.10 คุณสมบัติของไมโครคอนโทรลเลอร์ MCS-51

ลักษณะเด่นของ MCS-51 มีดังนี้

- สามารถนำเอาข้อมูลมา AND, OR หรือทำคอมพลิเมนต์ทั้งแบบทีละ 8 บิต และ 1 บิต
- สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้ถึง 64 กิโลไบต์
- สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
- ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบต์) อยู่ในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมอยู่ภายนอก
- มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน
- มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด (8052 มี 3ชุด) ที่ทำงานในโหมดต่างๆ ได้ถึง 4 โหมด

- มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่งข้อมูลอนุกรม (Serial) แบบ Full duplex ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ
- มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่ง ซึ่งสามารถกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่างๆ กัน 5 ตำแหน่ง
- สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟฟ้าในการทำงาน

2.11 โครงสร้างของ 8051

โครงสร้างในรูปที่ 2.17 เป็นโครงสร้างหลักของ 8051 ประกอบด้วย 3 ส่วนใหญ่ๆ ได้แก่

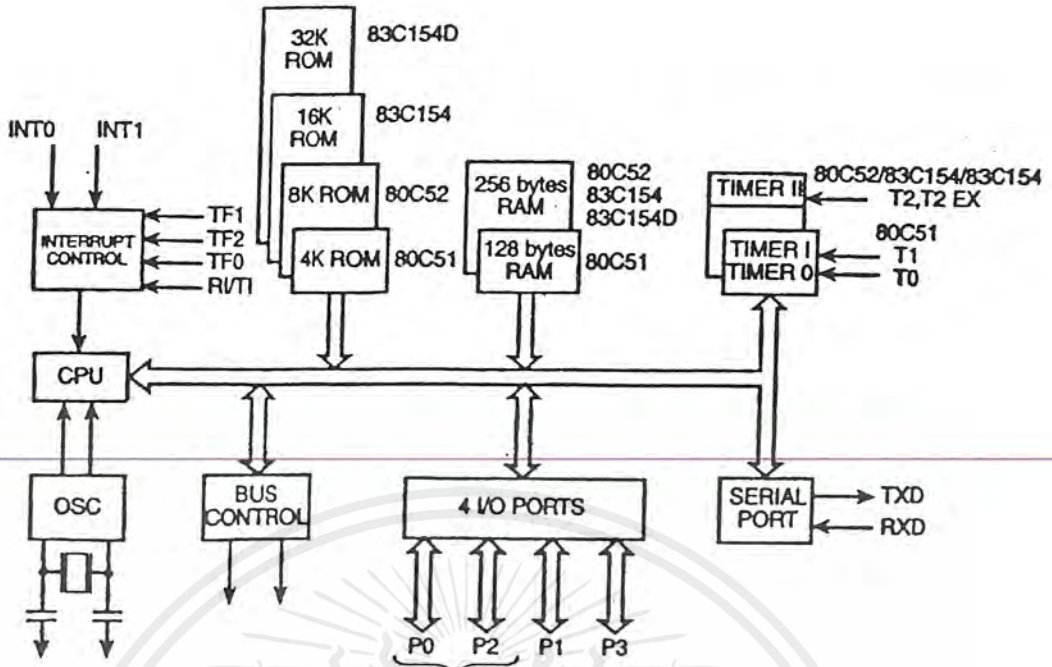
ส่วนที่ 1 คือ ตัวประมวลผล หรือ CPU (Central Processing Unit) ส่วนนี้จะมีส่วนที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่าวงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้า หรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากส่วนตัวประมวลผลนี้จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดสวิตช์เลเตอร์

ในตัวประมวลผลนี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่า ส่วนประมวลผล (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก,ลบ,คูณ หรือหารข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 คือ หน่วยความจำ (Memory) การติดต่อกับหน่วยความจำต้องมีสัญญาณ 3 กลุ่มคือ

1. แอดเดรสหรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำ ใน 8051 จะติดต่อกับ หน่วยความจำประเภท หน่วยความจำโปรแกรม (Program Memory) หรือหน่วยความจำข้อมูล (Data Memory) ได้สูงสุดชนิดละ 65536 ตำแหน่ง
2. ข้อมูลที่จะอ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อที่ 1
3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่าต้องการอ่าน หรือเขียนข้อมูล

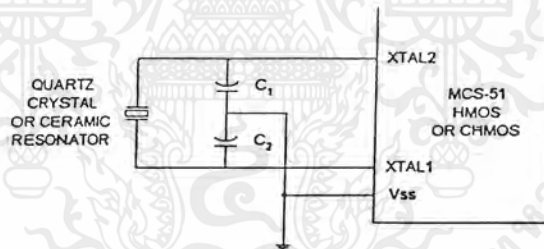
ส่วนที่ 3 อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ ดังในรูปที่ 2.17 อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4 I/O Port, Timer 0, Timer 1, Serial Port



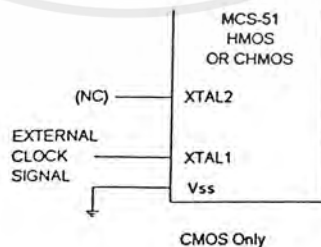
รูปที่ 2.17 โครงสร้างภายในของ 8051

2.12 วงจรคล็อกของ MCS-51

การต่อมีอยู่ด้วยกัน 2 รูปแบบคือแบบใช้คล็อกภายในและคล็อกจากภายนอกมีรูปแบบการต่อดังรูป 2.18



a) แบบใช้คล็อกภายใน

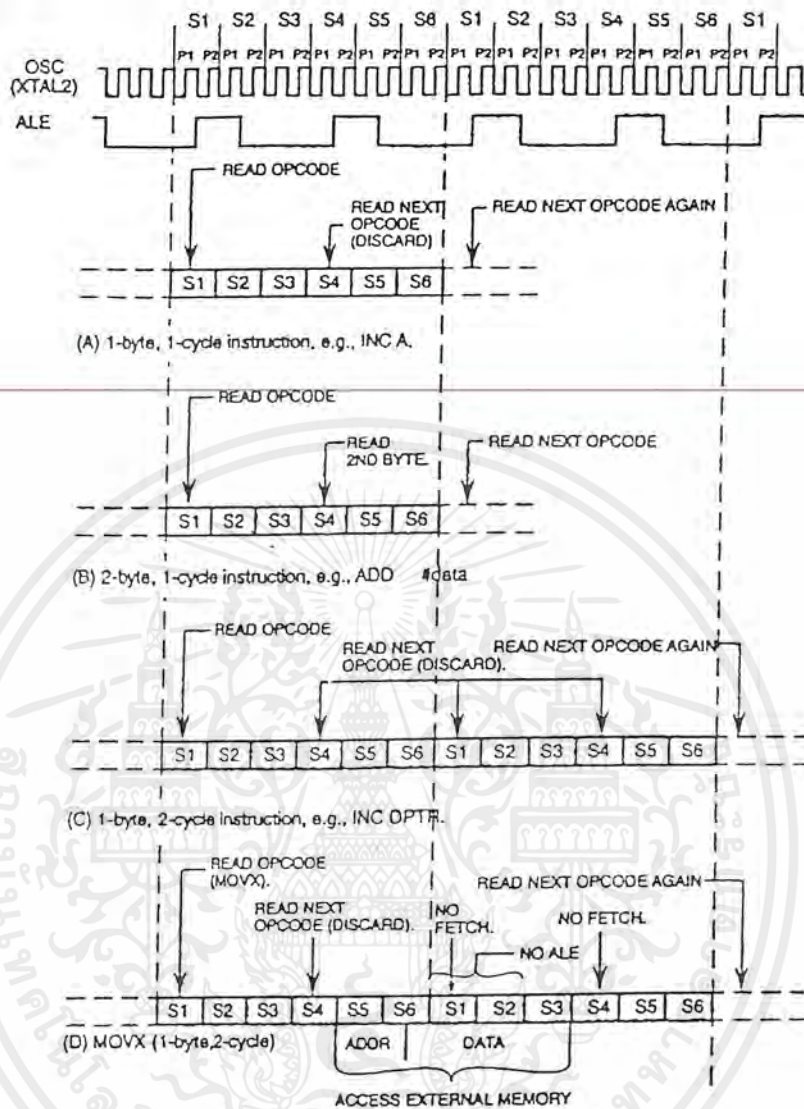


b) แบบใช้คล็อกภายนอก

รูปที่ 2.18 วงจรสร้างคล็อกของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.13 ฝั่งเวลาของซีพียู (CPU Timing)



รูปที่ 2.19 ฝั่งเวลาการทำงานของแต่ละคำสั่ง

การทำงานใน 1 คำสั่งคำสั่งจะกินเวลาเพียง 1 μ S เช่น คำสั่ง INC A ซึ่งเป็นคำสั่ง 1 ไบต์ 1 แมชชีนไซเคิล ซึ่งจะใช้คล็อกไปเท่ากับ 12 คล็อก โดย คล็อกคลุกที่ 1 และ 2 จะอยู่ในช่วง S1 P1 และ S2 P2 และคล็อกคลุกที่ 12 ก็อยู่ในช่วง S6P2 นั่นเอง(ปกติแล้ว ซีพียูจะ RUN ด้วยความเร็วเท่ากับ 12 MHz ดังนั้น คล็อก 12 คล็อกจะกินเวลาเท่ากับ 1 μ S)

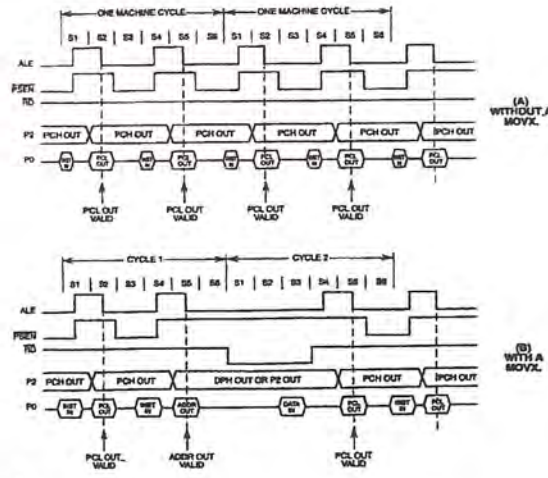
* คำว่า 1 แมชชีนไซเคิล คือ ช่วงการทำงานตั้งแต่ S1 จนถึง S6 *

รูป 2.19(A) การทำงานของคำสั่ง INC A ซึ่งเป็นคำสั่ง 1 ไบต์ทำงานเสร็จภายใน 1 แมชชีนไซเคิล

รูป 2.19(B) การทำงานของคำสั่ง ADD A.#Data ซึ่งเป็นคำสั่ง 2 ไบต์ทำงานเสร็จใน 1 แมชชีนไซเคิล

รูป 2.19(C) การทำงานของคำสั่ง INC DPTR ซึ่งเป็นคำสั่ง 1 ไบต์ แต่ทำงานเสร็จใน 2 แมชชีนไซเคิล

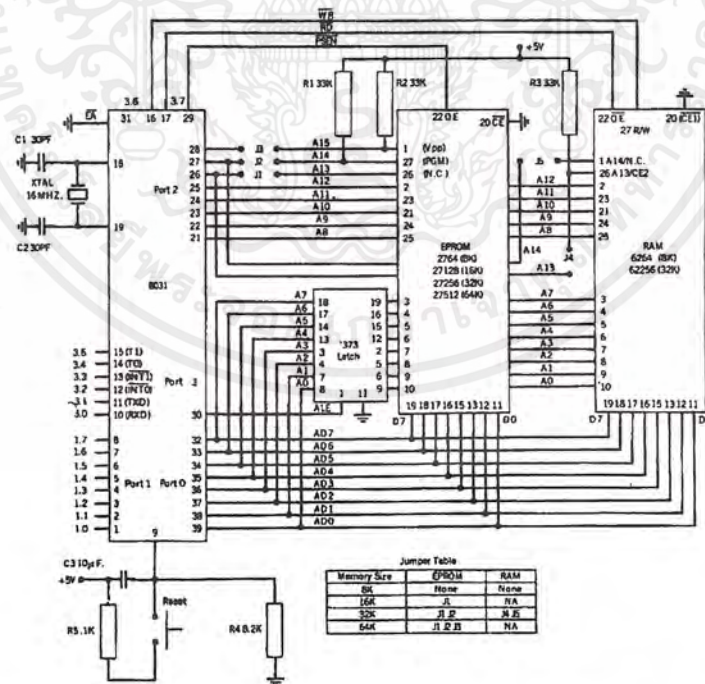
รูป 2.19(D) การทำงานของคำสั่ง MOVX ซึ่งเป็นคำสั่ง 1 ไบต์ แต่ทำงานเสร็จใน 2 แมชชีนไซเคิล



รูปที่ 2.20 แสดงผังเวลาการติดต่อกับหน่วยความจำภายนอก

รูป 2.20(A) เป็นผังเวลาของสัญญาณซึ่งเกี่ยวข้องกับเฟิร์ทซ์เมื่อส่วนของหน่วยความจำโปรแกรม อยู่ภายนอก ดังนั้น สัญญาณที่จะนำไปใช้อ่านออกปัสค์ จากหน่วยความจำโปรแกรม ก็คือ \overline{PSEN} ซึ่งจะแอกทีฟ 2 ครั้งใน 1 แมซซึนไซเคิล ดังนั้น สัญญาณที่ใช้อ่านข้อมูลจาก Program Memory จะใช้ สัญญาณ \overline{PSEN} รูป 2.20(B) จะเป็นผังเวลาของสัญญาณที่ใช้การอ่านข้อมูลจากหน่วยความจำข้อมูล สัญญาณ \overline{PSEN} จะมีเพียง 1 ลูก เพราะช่วงเวลาดังกล่าวจะเป็นช่วงเวลาในการอ่านข้อมูลจากหน่วยความจำ ข้อมูล โดยใช้สัญญาณ \overline{RD} (การอ่านข้อมูลจากหน่วยความจำโปรแกรมจะใช้สัญญาณ \overline{PSEN} และการอ่านข้อมูลจาก Data Memory จะใช้สัญญาณ \overline{RD} ส่วนสัญญาณ \overline{ALE} คือ สัญญาณที่ใช้ในการ Latch Address A7 – A0 นั้นเอง)

2.14 การต่อหน่วยความจำโปรแกรม (Program Memory) และ หน่วยความจำข้อมูล (Data Memory)

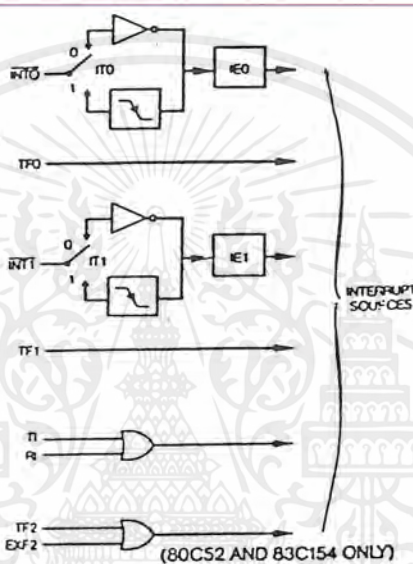


รูปที่ 2.21 การต่อหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลภายนอกชิพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15 การอินเทอร์รัปต์

คือ การขัดจังหวะโปรแกรมชั่วคราวแล้วมาทำโปรแกรมบริการอินเทอร์รัปต์(Interrupt Service Routine ; ISR) การตรวจสอบสัญญาณการร้องขออินเทอร์รัปต์จะตรวจสอบที่ตำแหน่ง S5P2 ของทุก ๆ แมชชีน ไซเคิลเมื่อพบแล้วในช่วงแมชชีน ไซเคิลที่ 2 จะเป็นการตรวจสอบว่าเป็นของอุปกรณ์ใดและแมชชีน ไซเคิลที่ 3 จะกระโดดไปทำโปรแกรมบริการอินเทอร์รัปต์ ดังรูป 2.22 อินเทอร์รัปต์ของ MCS-51 ได้มาจาก 8 แหล่ง แต่มีเพียง 6 เวกเตอร์ (Vector) (TI และ RI ใช้ตำแหน่งเดียวกัน) ตำแหน่งของเวกเตอร์ดังแสดงดังตารางที่ 2.4



รูปที่ 2.22 แหล่งที่มาของสัญญาณอินเทอร์รัปต์

ลำดับ	ชื่อสัญญาณอินเทอร์รัปต์	Vector Address	priority
1	INT0	0003H	highest
2	TF0	000BH	↑ ↓
3	INT1	0013H	
4	TF1	001BH	
5	TI+RI	0023H	
6	TF2+EXF2	002BH	

* ถ้ามีอินเทอร์รัปต์เข้ามาพร้อมกัน INT0 จะถือว่ามี ความสำคัญสูงสุด *

ตารางที่ 2.4 อินเทอร์รัปต์เวกเตอร์ของ MCS-51 และลำดับความสำคัญของการอินเทอร์รัปต์

2.15.1 อินเทอร์เน็ตเอ็นเนเบิลรีจิสเตอร์ (Interrupt Enable Register)

อยู่ใน SFR ตำแหน่งที่ (0A8H) ใช้ควบคุมอินเทอร์เน็ตรีปต์ได้ 8 แห่ง ดูตาราง 2.4 ประกอบ เราสามารถสั่งห้ามหรือไม่ห้ามการอินเทอร์เน็ตรีปต์ได้จากกรีตเตอร์ชุดนี้ดังมีรายละเอียดดังตารางที่ 2.5 เราสามารถสั่งห้ามไม่ให้เกิดการขัดจังหวะทั้งหมดก็ได้เพียงแค่ไปรีเซ็ตบิต EA ใน Interrupt Enable Register (IE) ถ้าต้องการ Enable อินเทอร์เน็ตรีปต์จากอุปกรณ์ตัวไหนก็เพียงแค่ไปรีเซ็ตบิตของอุปกรณ์ตัวนั้นไว้ แต่อย่าลืมรีเซ็ตบิต EA รายละเอียดของ IE ดังแสดงในตารางที่ 2.5

(MSB)

(LSB)

EA	X	ET2	ES	ET1	EX1	ET0	EX0
บิต	ชื่อบิต	การทำงาน					
IE.7	EA	= 1 หมายถึงยอมให้เลือกการทำงานอินเทอร์เน็ตรีปต์จากแหล่งต่าง ๆ ได้ = 0 หมายถึงไม่ยอมให้ทำอินเทอร์เน็ตรีปต์จากแหล่งใด ๆ ทั้งสิ้น					
IE.6	X	ไม่ได้ใช้งาน					
IE.5	ET2	= 1 หมายถึง ยอมให้ทำอินเทอร์เน็ตรีปต์เมื่อ TF2 เกิดโอเวอร์โฟลว์ = 0 หมายถึง ไม่ยอมให้ทำอินเทอร์เน็ตรีปต์เมื่อ TF2 เกิดโอเวอร์โฟลว์					
IE.4	ES	= 1 หมายถึง ยอมให้ทำอินเทอร์เน็ตรีปต์จากพอร์ตสื่อสารอนุกรมได้ = 0 หมายถึง ไม่ยอมให้ทำอินเทอร์เน็ตรีปต์จากพอร์ตสื่อสารอนุกรมได้					
IE.3	ET1	=1 หมายถึง ยอมให้ทำอินเทอร์เน็ตรีปต์เมื่อ TF1เกิดโอเวอร์โฟลว์ =0 หมายถึง ไม่ยอมให้ทำอินเทอร์เน็ตรีปต์เมื่อ TF1 เกิดโอเวอร์โฟลว์					
IE.2	EX1	=1 หมายถึง ยอมให้ทำอินเทอร์เน็ตรีปต์จากสัญญาณภายนอกได้ขา INT1 =0 หมายถึง ไม่ยอมให้ทำอินเทอร์เน็ตรีปต์จากสัญญาณภายนอกได้ขา INT					

ตารางที่ 2.5 รายละเอียดของรีจิสเตอร์ IE

ความหมายของสัญลักษณ์

E = Enable หรือ External

T = Timer

0,1,2 = Channel 0 , Channel 1 , Channel 2

- อินเทอร์เน็ตรีปต์ภายใน MCS-51 ได้จาก Timer 0 , Timer 1 โดยตรวจสอบที่ TF0 และ TF1 และอินเทอร์เน็ตรีปต์จาก Serial Port โดยตรวจสอบที่ TI และ RI

- ขา $\overline{INT0}$ และ $\overline{INT1}$ ใช้งาน 2 หน้าที่ โดยที่
เมื่อทำอินเทอร์รัปต์จะเป็นขา External Interrupt Input
เมื่อไม่ทำอินเทอร์รัปต์ จะใช้ Start Counter หรือที่เราเรียกว่า Hardware Start
การขัดจังหวะของการอินเทอร์รัปต์เราสามารถกำหนดลำดับความสำคัญได้จาก
Interrupt Priority Register (IP) ดังรายละเอียดในตารางที่ 2.6

2.15.2 อินเทอร์รัปต์ไพริอิตีรีจิสเตอร์ (Interrupt Priority Register)

อยู่ใน SFR ตำแหน่งที่ (0B8H) ใช้กำหนดลำดับความสำคัญของการอินเทอร์รัปต์

(MSB)				(LSB)			
PCT	X	PT2	PS	PT1	PX1	PT0	PX0

บิต	ชื่อบิต	การทำงาน
IP.7	PCT	=1 ไม่ยอมให้มีการจัดลำดับความสำคัญของการอินเทอร์รัปต์ให้ควบคุมการอินเทอร์รัปต์จาก IE แทน =0 ยอมให้มีการจัดลำดับความสำคัญของการอินเทอร์รัปต์ (Priority)
IP.5	PT2	=1 Timer 2 มีลำดับความสำคัญสูงสุด =0 Timer 2 มีลำดับความสำคัญต่ำสุด
IP.4	PS	=1 พอร์ทสื่อสารอนุกรม มีลำดับความสำคัญสูงสุด =0 พอร์ทสื่อสารอนุกรม UART มีลำดับความสำคัญต่ำสุด
IP.3	PT1	=1 Timer 1 มีลำดับความสำคัญสูงสุด =0 Timer 1 มีลำดับความสำคัญต่ำสุด
IP.2	PX1	=1 อินเทอร์รัปต์ภายนอกชนิด 1 มีลำดับความสำคัญสูงสุด =0 อินเทอร์รัปต์ภายนอกชนิด 1 มีลำดับความสำคัญต่ำสุด
IP.1	PT0	=1 Timer 0 มีลำดับความสำคัญสูงสุด =0 Timer 0 มีลำดับความสำคัญต่ำสุด
IP.0	PX0	=1 อินเทอร์รัปต์ภายนอกชนิด 0 มีลำดับความสำคัญสูงสุด =0 อินเทอร์รัปต์ภายนอกชนิด 0 มีลำดับความสำคัญต่ำสุด

ตารางที่ 2.6 แสดงรายละเอียดของ IP

2.16 แอดเดรสซิง (Addressing)

มี 5 วิธีดังนี้

1. Direct Addressing เป็นการกำหนดตำแหน่งที่อยู่ของหน่วยความจำที่จะติดต่อเข้าไปใน Operand ของคำสั่ง โดยตรง วิธีการนี้สามารถใช้กับการติดต่อหน่วยความจำสำหรับข้อมูลในตัวของ 8051 จำนวน 256 ตำแหน่งเท่านั้น
2. Indirect Addressing เป็นการกำหนดที่อยู่ของหน่วยความจำสำหรับข้อมูลภายใน 8051 โดยอ้อม วิธีการระบุตำแหน่งของหน่วยความจำที่ต้องการติดต่อวิธีนี้ จะใช้รีจิสเตอร์ตัวหนึ่งเป็นตัวชี้ (Pointer) ไปยังหน่วยความจำที่ต้องการ รีจิสเตอร์ที่ใช้เป็นตัวชี้ได้แก่ R0, R1, DPTR เป็นต้น ใน Operand ของชุดคำสั่ง 8051 ที่ติดต่อกับหน่วยความจำโดยอ้อมจะมีสัญลักษณ์นำหน้ารีจิสเตอร์ที่เป็นตัวชี้
3. Register Instruction เป็นคำสั่งที่ใช้ติดต่อกับรีจิสเตอร์ R0 ถึง R7 ของรีจิสเตอร์แบบบิตที่กล่าวถึง ใช้งานอยู่ใน Operand จะมีชื่อจริงของรีจิสเตอร์ที่ต้องการใช้อยู่ เมื่อแปลเป็นภาษาเครื่องจะพบว่า ในภาษาเครื่องของคำสั่งติดต่อกับรีจิสเตอร์เหล่านี้จะมี 3 บิตที่เป็นตัวบอกรีจิสเตอร์ R0 ถึง R7 ดังนั้นเมื่อคำสั่งนั้นถูกอ่าน (Fetch) เข้าไปประมวลผล (Execute) ก็จะแยกเอาตัวชี้รีจิสเตอร์ที่ต้องการมาจากคำสั่งภาษาเครื่อง (OP-CODE) ที่อ่านเข้าไปนั่นเอง
4. Immediate Constant เป็นคำสั่งเกี่ยวกับค่าคงที่โดยตรง คำสั่งนี้จะมีการกำหนดค่าคงที่ในส่วน Operand
5. Index Addressing การกำหนดเลขที่อยู่โดยครรชนนี้ การอ้างอิงหน่วยความจำวิธีนี้ใช้ได้เฉพาะกับการติดต่อหน่วยความจำสำหรับโปรแกรมเท่านั้น ซึ่งวิธีการอ้างอิงหน่วยความจำแบบนี้ จะใช้รีจิสเตอร์ DPTR หรือ Program Counter ขนาด 16 บิต บวกด้วยรีจิสเตอร์ A ขนาด 8 บิต แล้วนำผลลัพธ์ไปชี้ตำแหน่งหน่วยความจำสำหรับโปรแกรมเพื่ออ่านข้อมูลออกมา คำสั่งนี้มีประโยชน์ในการอ่านข้อมูลซึ่งเก็บไว้เป็นตาราง (Table) ในหน่วยความจำโปรแกรม

2.17 AT 89C51/52 และ AT89C1051/2051

AT89C51/52 และ AT89C1051/2051 พลิกรูปแบบการใช้งานไมโครคอนโทรลเลอร์ขนาด 8 บิต (ไมโครคอนโทรลเลอร์) ที่สามารถใช้เครื่องคอมพิวเตอร์ PC ทำการลบและทำการเขียนโปรแกรมได้โดยตรง ไม่ต้องถอด ไมโครคอนโทรลเลอร์ ออกจากบอร์ดหรือแผงวงจรในลักษณะที่เรียกว่า in system programming หรือจะใช้เครื่องโปรแกรม (universal programmer) โดยตรงก็ได้โดยไม่ต้องใช้การลบด้วยแสงอัลตราไวโอเลต (UV eraser) เพื่อทำการลบโปรแกรมให้ยุ่งยากต่อไป ทำให้ใช้เวลาลบเพียงเสี้ยววินาที และนั่นคือ AT89C51/52 ประสิทธิภาพสูงอุปกรณ์ไมโครคอนโทรลเลอร์ที่มีหน่วยความจำแบบแฟลชอยู่ภายในตัวขนาดตั้งแต่ 1 กิโลไบต์ถึง 8 กิโลไบต์ ที่สามารถโปรแกรมทับลงไปได้อีกนับเป็นพันครั้งเหมือนกับการโปรแกรมในลักษณะเดียวกันกับ EPROM

ไมโครคอนโทรลเลอร์ โดยทั่วไปก็มีหน่วยความจำภายในตัวเป็นแบบ MASK ROM.OTP (one time programming) หรือ EPROM ซึ่งยุ่งยากในการพัฒนาผลิตภัณฑ์ และพัฒนาโปรแกรมคำสั่งต่าง ๆ ที่ต้องการโดยเฉพาะในแบบ OTP ซึ่งเป็นแบบโปรแกรมได้เพียงครั้งเดียวถ้ามีการเขียนโปรแกรมผิดพลาดเพียงนิดเดียวก็ต้องทิ้งไมโครคอนโทรลเลอร์ตัวนั้นไปเลยเป็นเพราะเป็นแบบโปรแกรมได้ครั้งเดียว ถ้าเป็นแบบ MASKROM ถึงแม้ว่าราคาถูกกว่า แต่มีความยุ่งยากมากกว่าเนื่องจากผู้ผลิตไมโครคอนโทรลเลอร์จะต้องเป็นผู้โปรแกรมให้ เป็นเหตุทำให้ต้องส่งผลิตจำนวนมาก ๆ และค่อนข้างจะเสียเวลา ทำให้การวางแผนที่จะส่งผลิตภัณฑ์สู่ตลาดต้องใช้เวลา ส่วนแบบ EPROM นั้น มีราคาแพง และต้องใช้วิธีการลบด้วยแสงอัลตราไวโอเลตด้วยเครื่อง UV eraser ในกรณีที่จะต้องแก้ไขหรือโปรแกรมข้อมูลใหม่และจำนวนครั้งในการลบก็จำกัด ดังนั้นการเลือกใช้ไมโครคอนโทรลเลอร์ที่ผ่านมามากก็จะมีปัญหาในการเลือกเบอร์หรือเลือกชนิดที่ไว้ใจได้มาตลอด

ไมโครคอนโทรลเลอร์ตระกูล AT89C51 สามารถใช้งานร่วมและแทนกันได้กับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ได้แก่ เบอร์ 80C31 , 80C51 ,80C52 หรือ 87C51/52 เป็นต้น ซึ่ง AT89C51 เหมือนกับตระกูลเหล่านี้ของอินเทล (INTEL) ทั้งในด้านชุดคำสั่งและการจัดเรียงขาที่สามารถนำ AT89C51 ของแอดเมเทล (ATMEL) มาใช้งานแทนไมโครคอนโทรลเลอร์ของ INTEL ได้เลย

2.17.1 คุณสมบัติทั่วไป

ไมโครคอนโทรลเลอร์ของ AT89C51 , AT89C52 , AT89C1051 โดยมีรายละเอียดทางเทคนิคดังตารางที่ 2.7

AT89C51 และ AT89C52 เป็น CMOS 8 บิต ไมโครคอนโทรลเลอร์ประสิทธิภาพสูงกินกำลังไฟต่ำมีหน่วยความจำแบบแฟลชบรรจุอยู่ในตัวขนาด 4 กิโลไบต์ และ 8 กิโลไบต์ ตามลำดับ ทั้งใช้งานร่วมและทดแทนไมโครแซนแนล กับ MCS-51 80C51 ได้ ทั้งทางด้านชุดคำสั่งและการจัดเรียงขา โดยมีรูปแบบตัวถังบรรจุและการจัดเรียงขาในแบบ DIP , PLCC และ QFP ดังแสดงไว้ในรูปที่ 2.23

การที่มีหน่วยความจำแบบแฟลชภายในตัวนั้นทำให้ไมโครคอนโทรลเลอร์ นี้สามารถโปรแกรมใหม่ได้ในลักษณะ “In-System Programming” บนการ์ดคอนโทรลที่เราออกแบบขึ้นมาได้เลย หรือจะโปรแกรมโดยใช้เครื่องโปรแกรมทั่ว ๆ ไป เช่น Hitio , Data I/O โดยไม่ต้องลบด้วยแสงอัลตราไวโอเลตอีกต่อไปเมื่อต้องการลบโปรแกรมเดิม กรณีที่มีการแก้ไขหรือปรับปรุงโปรแกรมเดิมหรือการโปรแกรมใหม่

คุณสมบัติ	AT89C1051	AT89C2051	AT89C51	AT89C52
ขนาดหน่วยความจำแฟลช	1 กิโลไบต์	2 กิโลไบต์	4 กิโลไบต์	8 กิโลไบต์
ขนาดหน่วยความจำRAM	64 ไบต์	128 ไบต์	128 ไบต์	256 ไบต์
จำนวนขาต่อใช้งาน	20 ขา	20 ขา	40 ขา	40 ขา
พอร์ตอินพุตเอาต์พุต(I/O)	15 I/O	15 I/O	32 I/O	32 I/O
รูปแบบตัวถังบรรจุ	PDIP , SOIC	PDIP , SOIC	PDIP , SOIC , QFP	PDIP , SOIC , QFP
คาบเวลาและชุดวงจรนับ	16บิต 1ชุด	16 บิต 2ชุด	16 บิต 2ชุด	16 บิต 3ชุด
ย่านแรงดันไฟเลี้ยง	2.7 - 6.0 V	2.7 - 6.0 V	2.7(89LV52) - 6.0 V	2.7(89LV52) - 6 V
ระดับการถือคบิด	2 ระดับ	2 ระดับ	3 ระดับ	3 ระดับ
ย่านความถี่การทำงาน	0-24 MHz	0-24 MHz	0-24 MHz	0-24 MHz
วงจรเปรียบเทียบอนาล็อก	มี	มี	ไม่มี	ไม่มี
อินเทอร์รัปต์เอาต์พุต	3 เอาต์พุต	5 เอาต์พุต	5 เอาต์พุต	8 เอาต์พุต
โหมดสถานะสงบ,ประหยัดพลังงาน	มี	มี	มี	มี
จับ LED ได้โดยตรง	ได้	ได้	ไม่ได้	ไม่ได้

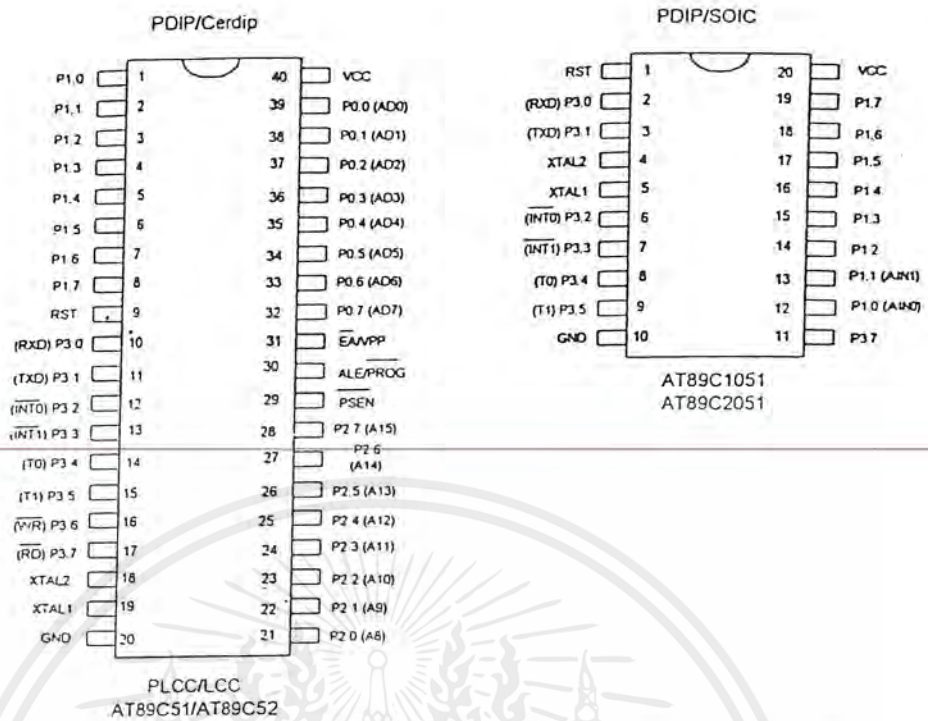
ตารางที่ 2.7 คุณสมบัติทางไฟฟ้าของ AT89C1051/2051 และ AT89C51/52

AT89C1051 และ AT89C2051 ไมโครคอนโทรลเลอร์ รุ่นประหยัด ขนาดเล็กเพียง 20 ขา แต่เปี่ยมไปด้วยคุณสมบัติพิเศษ ที่เหมาะแก่การนำไปประยุกต์ใช้งานได้หลาย ๆ หน้าที่ควบคุม นอกจากนี้จะมีหน่วยความจำแบบแฟลชภายในขนาด 1 กิโลไบต์และ 2 กิโลไบต์ ตามลำดับแล้วยังมีวงจรเปรียบเทียบทางอนาล็อกและฟังก์ชันอื่น ๆ อีก

ไมโครคอนโทรลเลอร์ของ ATMEL ยังถูกพัฒนาด้วยเทคโนโลยีในแบบที่เป็น “Full Static Operation” ตั้งแต่ ย่านดีซีจนถึง 24 MHz ทำให้ ไมโครคอนโทรลเลอร์ มีคุณสมบัติที่สามารถทำงานได้ในแบบสถานะสงบ (Idle Mode) และ โหมดประหยัดพลังงาน (Power Down Mode)

2.17.2 สถานะสงบ

ในโหมดนี้ CPU จะหยุดการทำงานแต่อุปกรณ์ที่ทำงานในส่วนอื่น ๆ เช่นหน่วยความจำ RAM ส่วนที่นับเวลาและรีจิสเตอร์ฟังก์ชันพิเศษยังคงสถานะการทำงานอยู่ที่สถานะสุดท้ายและจะวนลูปอยู่ในสถานะนี้จนกว่าจะถูกอินเทอร์รัปต์หรือถูกรีเซ็ต จะสังเกตได้ว่าโหมดนี้หยุดลงการทำงานของระบบจะกลับมาทำงานในคำสั่งสุดท้ายก่อนที่จะเข้าสู่สถานะสงบ ในโหมดนี้สามารถลดการใช้พลังงานลงได้ถึง 4 เท่าของสถานะปกติ



รูปที่ 2.23 แสดงการจัดขาใช้งานของ AT89C51/52 และ AT89C1051/2051

2.17.3 โหมดประหยัดพลังงาน

ส่วนในโหมดนี้ฮาร์ดแวร์จะถูกหยุด ส่วน RAM และ รีจิสเตอร์ฟังก์ชันพิเศษยังคงเก็บค่าต่าง ๆ ไว้จนกระทั่งสิ้นสุดการอยู่ในสภาวะนี้ การที่จะออกโหมดนี้ สามารถกระทำได้โดยการรีเซ็ตทางฮาร์ดแวร์ซึ่งการรีเซ็ตจะเป็นการกำหนดค่าใหม่ให้รีจิสเตอร์และควมทิ้งช่วงเวลาให้ฮาร์ดแวร์กลับเข้าสู่สภาวะปกติและ Vcc อยู่ระดับปกติ ในโหมดนี้สามารถลดการกินกระแสได้มากถึง 200 เท่า

นอกจากนี้ ไมโครคอนโทรลเลอร์ตระกูล AT89C51/52 ยังมีโหมดป้องกันการเขียนแบบคีย์ "Program Memory Lock Bits" ดังแสดงการเข้ารหัสการล็อคไว้ในตารางที่ 2.8 โดย AT89C51/52 จะสามารถใช้โหมดการป้องกันได้ 3 ระดับ ส่วน AT89C1051/2051 จะสามารถป้องกันได้ 2 ระดับ ซึ่งก็นับได้ว่าเพียงพอแล้ว

ความหมายในตารางที่ 2.8 นั้น อักษร U (unprogramed) หมายถึง การกำหนดไม่ให้ล็อค ส่วน อักษร P (Programed) คือเป็นการใช้คุณสมบัติของการป้องกันแบบล็อคบิตและ LB₁, LB₂, LB₃ คือ การล็อคบิตที่ 1, 2 และ 3 ตามลำดับ ยกตัวอย่างเช่นเมื่อล็อคบิตที่ 1 (LB₁) ถูกโปรแกรมเป็น P ระดับลอจิกที่ ขา EA จะถูกกำหนดให้มีสถานะถูกรีเซ็ตอยู่ตลอด ถ้ามีระดับลอจิกสูงมาเข้าที่ ไมโครคอนโทรลเลอร์โดยไม่มีการรีเซ็ต การแล็ชสัญญาณจะเริ่มทำการสุ่มและเลือกค่า ๆ หนึ่งไว้และเก็บค่านั้น ๆ ไว้จนกว่าจะมีการรีเซ็ตซึ่งเป็นสิ่งสำคัญ ขา EA ถูกแล็ชสัญญาณไว้ทำให้ไม่สามารถใช้คำสั่งภายนอกอ่านรหัสคำสั่งภายในได้และการจะโปรแกรมแบบแฟลชเข้าไปใหม่ก็ทำไม่ได้ส่วนการป้องกันแบบอื่น ๆ ดูได้ตามที่ระบุตามตาราง

การโปรแกรมการล๊อคบิต AT89C51/5				ประเภทของการป้องกัน	การโปรแกรมการล๊อคบิต AT89C1051/2051		
ระดับการล๊อค	LB ₁	LB ₂	LB ₃		ระดับการล๊อค	LB ₁	LB ₂
1	U	U	U	ไม่มีการตั้งโปรแกรมล๊อคใดๆ	1	U	U
2	P	U	U	ไม่สามารถใช้คำสั่งMOVCจากโปรแกรมหน่วยความจำภายนอกมาอ่านรหัสคำสั่งภายในออกมาได้นอกจากนี้การโปรแกรมหรือเขียนคำสั่งใดๆลงบนหน่วยความจำแฟลชจะทำได้ไม่ได้อีก	2	P	U
				เช่นเดียวกับแบบที่2และการตรวจ			
3	P	P	P	สอบรหัส(Verify)จะทำได้	3	P	P
				เช่นเดียวกับแบบที่3และการอ่าน			
4	P	P	P	จากภายนอกเช่น ROM ทำไม่ได้			

ตารางที่ 2.8 ตารางการล๊อคบิตเพื่อป้องกันการเขียนแบบโปรแกรมของ AT89C51/52

โหมดการทำงาน	รหัสดำเนินงาน							
	RST	$\overline{\text{PSEN}}$	ALE/ PROG	$\overline{\text{EA}}$ V _{pp}	P2.6	P2.7	P3.6	P3.7
เขียนรหัสข้อมูล	H	L		H/12V ⁽¹⁾	L	H	H	H
อ่านรหัสข้อมูล	H	L	H	H	L	L	H	H
ล๊อคบิตการเขียน1	H	L		H/12V	H	H	H	H
ล๊อคบิตการเขียน2	H	L		H/12V	H	H	L	L
ล๊อคบิตการเขียน3	H	L		H/12V	H	L	H	L
การลบข้อมูลในชิป	H	L		H/12V	H	L	L	L
กำหนดไบต์การอ่าน	H	L	H	H	L	L	L	L

ตารางที่ 2.9 ตารางการเซ็ตค่าสัญญาณขณะทำการโปรแกรม AT89C51/52

- หมายเหตุ
- 1) ระดับแรงดันในการเขียนและลบข้อมูลที่ระดับแรงดันค่าสูง (+12 โวลต์)
 - 2) คาบเวลาของพัลส์ในการลบข้อมูลในชิปเท่ากับ 10 มิลลิวินาที

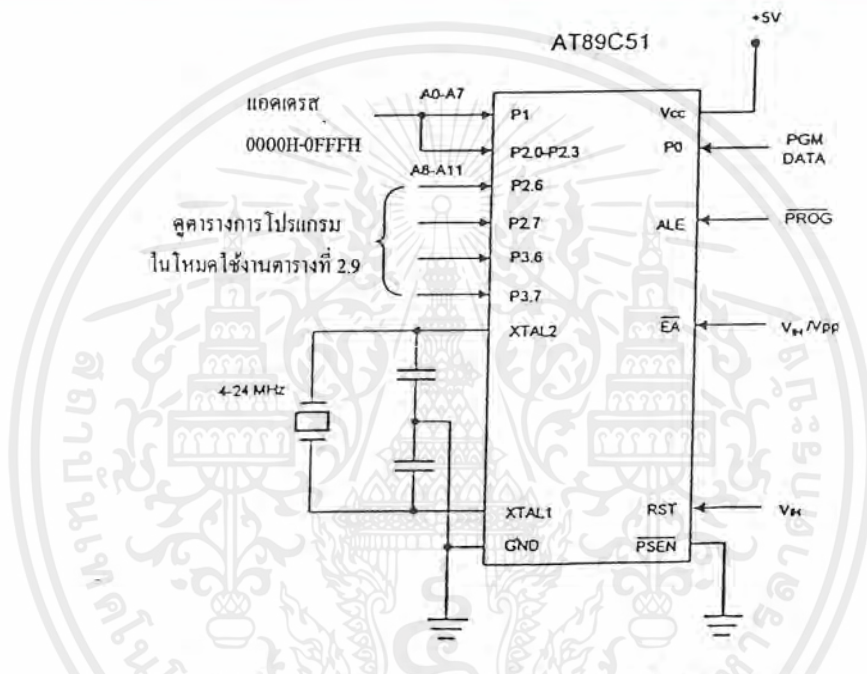
2.17.4 การโปรแกรม AT89C51/52

โคขปคคไมโครคอนโทรลเลอร์นี้ จะอยู่ในสภาวะว่าง (contact=FFH) และพร้อมที่จะได้รับการโปรแกรม ซึ่งสามารถโปรแกรมได้ทั้งใช้แรงดันค่าสูง (+12 โวลต์) และในแบบใช้ค่าแรงดันต่ำ (ที่ระดับแรงดัน Vcc นั่นคือ +5 โวลต์) กรณีโปรแกรมในโหมดแรงดันไฟค่าสูง 12 โวลต์ สามารถทำได้โดยง่าย

เพียงแต่ใช้เครื่องโปรแกรมทั่วๆ ไป ที่จะสามารถโปรแกรมลงใน EPROM ได้ โดยซอฟต์แวร์ที่สามารถโปรแกรมตระกูล AT89C51/52 ส่วนการโปรแกรมแบบค่าแรงดันคั่นคั้นทำให้สามารถโปรแกรมได้ในแบบ In-System Programming ได้

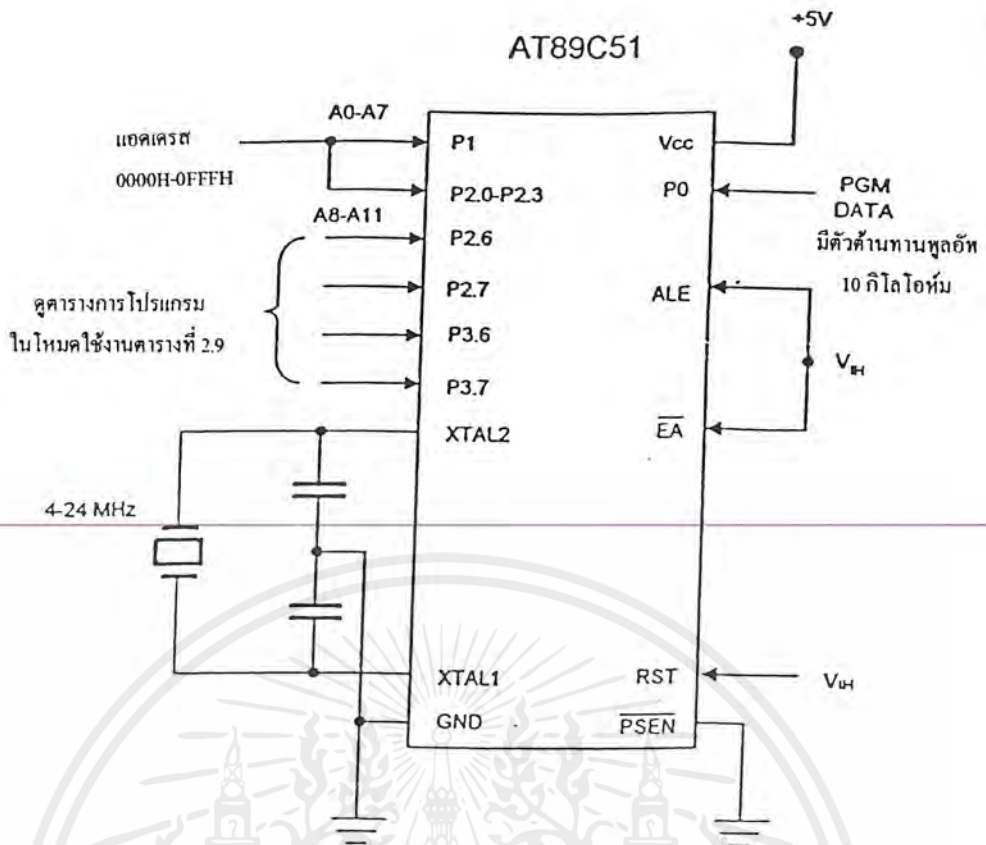
2.17.5 ขั้นตอนการโปรแกรม

ก่อนโปรแกรม AT89C51/52 เส้นแอดเดรสข้อมูลและสัญญาณควบคุมจะต้องกำหนดขึ้นตามตารางที่ 2.9 และจะต่อขาใช้งานและสัญญาณเข้าไปยัง ไมโครคอนโทรลเลอร์ ตามรูปที่ 2.24 และการตรวจสอบโปรแกรมต่อตามรูปที่ 2.25 จากนั้นจะเริ่มกระทำตามขั้นตอนคั่น



รูปที่ 2.24 การต่อใช้งานขณะ โปรแกรมเข้าไปใน AT89C51/52

- 1) ป้อนตำแหน่งแอดเดรสบนไลน์แอดเดรส
- 2) ป้อนไบต์ข้อมูลทางไลน์ข้อมูล
- 3) กำหนดค่าสัญญาณควบคุมที่ถูกต้องเข้าทางขา P2.6, P2.7, P3.6, P3.7
- 4) กำหนดค่าแรงดันป้อนให้ขา \overline{EA}/V_{pp} ไว้ที่ +12 โวลต์ ในกรณีโปรแกรมที่ค่าแรงดันสูง
- 5) ป้อนพัลส์ที่ขา ALE/\overline{PROG} เมื่อจะโปรแกรมหนึ่งไบต์เข้าไปในหน่วยความจำแฟลชหรือในลึกลับิต จากนั้นวงจรการเขียนข้อมูลจะเกิดขึ้นเองตามมาโดยระยะเวลาใน 1 วงรอบ จะไม่เกิน 1.5 มิลลิวินาที เสร็จแล้วเริ่มต้นทำขั้นตอนที่ 1 ถึง 5 โดยการเปลี่ยนแอดเดรสและข้อมูลชุดถัดไปจนครบทั้งหมดหรือได้รับ Object File ที่ต้องการแล้ว



รูปที่ 2.25 การทดสอบการ โปรแกรมใน AT89C51/52

2.17.6 การโปรแกรม AT89C1051/2051

เนื่องจาก AT89C1051/2051 นี้มีอัลกอริทึมในการ โปรแกรมที่แตกต่างในบางส่วน เพราะขาลดลงถึง 20 ขาแม้ว่าจะมีความเข้ากันได้กับ MCS-51 ไมโครแชนเนล แต่ไม่สามารถเข้ากันได้ในด้านจำนวนขา จึงแนะนำว่าการ โปรแกรมโดยใช้เครื่องโปรแกรมเป็นวิธีที่ดีที่สุด อย่างไรก็ตามสามารถศึกษาขั้นตอนการ โปรแกรมโดยตรงได้จากคู่มือของ AT89C1051/2051 เพื่อเข้าใจหลักการเพิ่มเติมได้

บทที่ 3

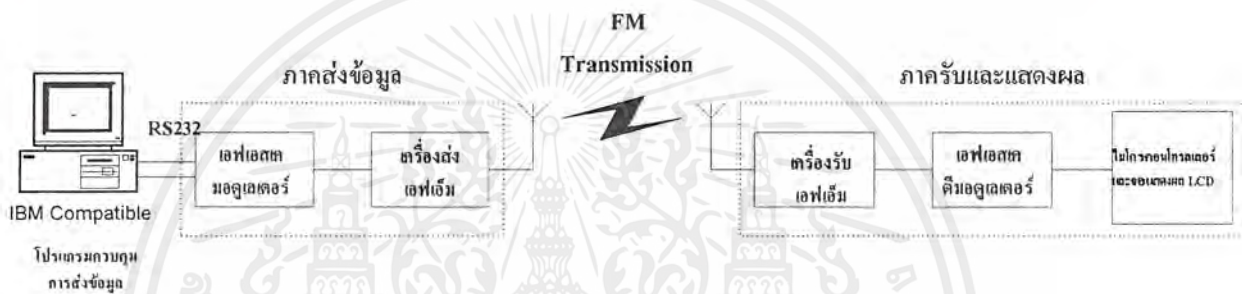
การออกแบบและการสร้าง

หลักการของระบบวิทยุติดตามตัว

ในโครงงานนี้ระบบวิทยุติดตามตัว ประกอบด้วย 3 ส่วนหลักคือ

- ศูนย์รับข้อมูลและจัดเก็บข้อมูล โดยใช้เครื่องคอมพิวเตอร์
- เครื่องส่งข้อมูล
- เครื่องรับข้อมูลและแสดงผลข้อมูล

ซึ่งมีบล็อกไดอะแกรมแสดงโครงสร้างของระบบวิทยุติดตามตัวดังรูปที่ 3.1

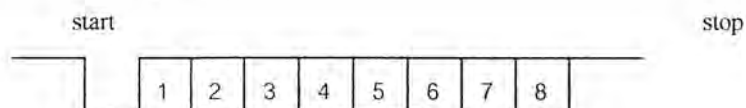


รูปที่ 3.1 แสดง โครงสร้างของระบบวิทยุติดตามตัว

รายละเอียดหน้าที่และการทำงานของส่วนต่างๆของ โครงสร้างระบบวิทยุติดตามตัวมีดังนี้

3.1 ศูนย์รับข้อมูลและจัดเก็บข้อมูล

เครื่องคอมพิวเตอร์ที่รับข้อมูลและจัดเก็บข้อมูล จะทำหน้าที่ในการจัดการเกี่ยวกับการรับข้อมูลจากผู้เรียก การเก็บข้อมูล และการจัดส่งข้อมูล สำหรับข้อมูลที่จะส่งออกไปจากเครื่องคอมพิวเตอร์นั้น จะส่งออกทางพอร์ตอนุกรมตามมาตรฐาน RS-232 ซึ่งรูปแบบการจัดเรียงข้อมูลอนุกรมที่ส่งออกจากเครื่องคอมพิวเตอร์ได้แสดงไว้ดังรูปที่ 3.2



a) รูปแบบของข้อมูลแต่ละไบต์(Byte)ต่อ 1 อักขระ

1	1	1-127	1 ไบต์
ไบต์เริ่มต้น	ไบต์หมายเลข	ขบวนข้อมูลข่าวสาร	ไบต์สิ้นสุด

b) รูปแบบของข้อมูลและจำนวน ไบต์(Byte)ต่อ 1 ชุดข้อมูล

รูปที่ 3.2 รูปแบบข้อมูลที่ส่งออกมาจากเครื่องคอมพิวเตอร์

ภายใน 1 ชุดข้อมูล จะประกอบด้วยจำนวนไบต์ ตั้งแต่ 4-130 ไบต์ โดยจะมีจำนวนอักขระ (Character)ที่จะส่งได้ไม่เกิน 127 อักขระสามารถเปลี่ยนแปลงจำนวนไบต์ข้อมูลได้ตามต้องการ เนื่องจากภายในตัวไมโครคอนโทรลเลอร์ AT89C51 จะมีหน่วยความจำสำหรับเก็บโปรแกรมได้ 4 กิโลไบต์ โดยแต่ละอักขระจะเป็นรหัสแอสกี(ASCII)ที่จะส่งออกมาจากพอร์ตอนุกรม RS-232 ชุดข้อมูลจะถูกแบ่งออกเป็นส่วนต่างๆเรียงตามลำดับต่อไปนี้

- ไบต์เริ่มต้น (Start Byte) จะเป็นไบต์แรกที่ส่งออกมาเพื่อให้เครื่องรับรู้ว่าเครื่องส่งได้เริ่มส่งข้อมูลออกมาแล้ว ซึ่งจะต้องมีการกำหนดรูปแบบของไบต์และจะต้องตรงกันระหว่างเครื่องส่งและเครื่องรับ
- แอดเดรสไบต์(Address Byte)เป็นคิวบอกแอดเดรสหรือหมายเลขเครื่องรับวิทยุคิดตามตัวซึ่งเครื่องรับแต่ละเครื่องจะมีหมายเลขที่ต่างกัน โดยจะมีการตั้งค่ากำหนดหมายเลขเครื่องของแต่ละเครื่องไว้ภายในส่วน โปรแกรมควบคุมของตัวไมโครคอนโทรลเลอร์เบอร์ AT89C51 ที่เครื่องรับ เมื่อมีการส่งข้อมูลมาเครื่องรับจะทำการรับข้อมูลเฉพาะที่มีแอดเดรสไบต์ตรงกับเครื่องของตัวเองเท่านั้น
- ข้อมูลข่าวสาร (Information Byte) จะเป็นชุดอักขระรหัสแอสกีของข้อความที่ต้องการจะส่งจากผู้เรียกไปยังเครื่องรับวิทยุคิดตามตัวของผู้รับ ซึ่งจะมีความยาวได้ตั้งแต่ 1-127 อักขระ
- ไบต์สิ้นสุด (Stop Byte) เป็น ไบต์สุดท้ายของชุดข้อมูลที่ส่งมา เพื่อบอกให้เครื่องรับรู้ว่าข้อมูลที่จัดส่งมานั้นหมดแล้วเป็นการสิ้นสุดขบวนกรรับส่งข้อมูล

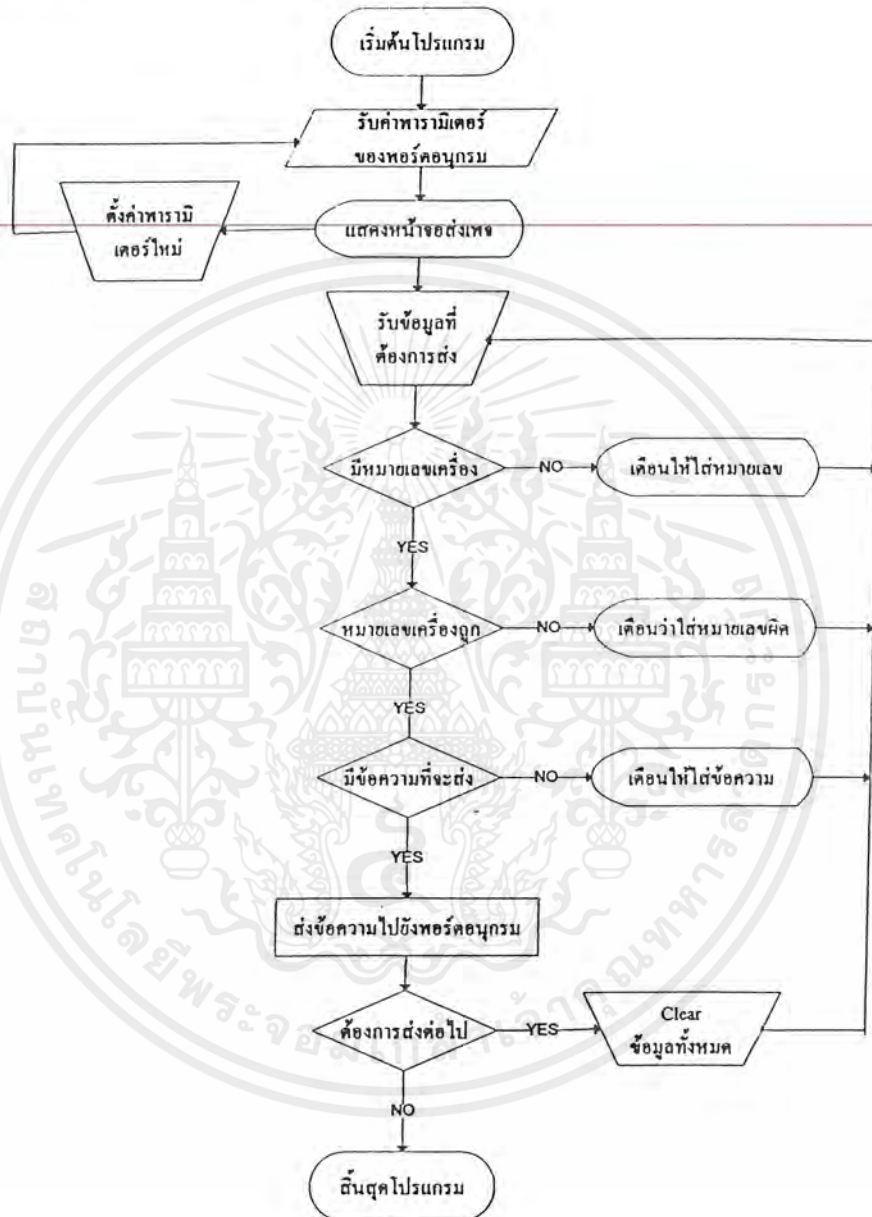
3.2 ส่วนของภาคส่ง

จะใช้คอมพิวเตอร์เป็นศูนย์กลางเพื่อควบคุมการส่งข้อมูล โดยจะรับการสั่งงานจากผู้ใช้และส่งข้อความไปบน โดยการป้อนข้อมูลจากแป้นพิมพ์ (keyboard) การเชื่อมต่อระหว่างเครื่องส่งและคอมพิวเตอร์จะใช้พอร์ต RS-232 ซึ่งจะต้องใช้โอซีเบอร์ MAX 232 ให้เป็นระดับเดียวกันกับที่ใช้ในระบบไมโครคอนโทรลเลอร์ในภาครับสัญญาณ

ในส่วนของโปรแกรมที่ใช้ควบคุมการส่งข้อความจะถูกสร้างขึ้นโดยใช้โปรแกรมวิซวลเบสิก เวอร์ชัน 6 โดยจะรับข้อมูลหมายเลขเครื่อง และส่งข้อความได้ที่ละ 127 ตัวอักษร โดยสามารถมีเครื่องลูกข่ายได้ถึง 255 เครื่องหรือมากกว่านั้น โปรแกรมควบคุมการส่งข้อความนี้ สามารถเลือกใช้พอร์ตสื่อสาร

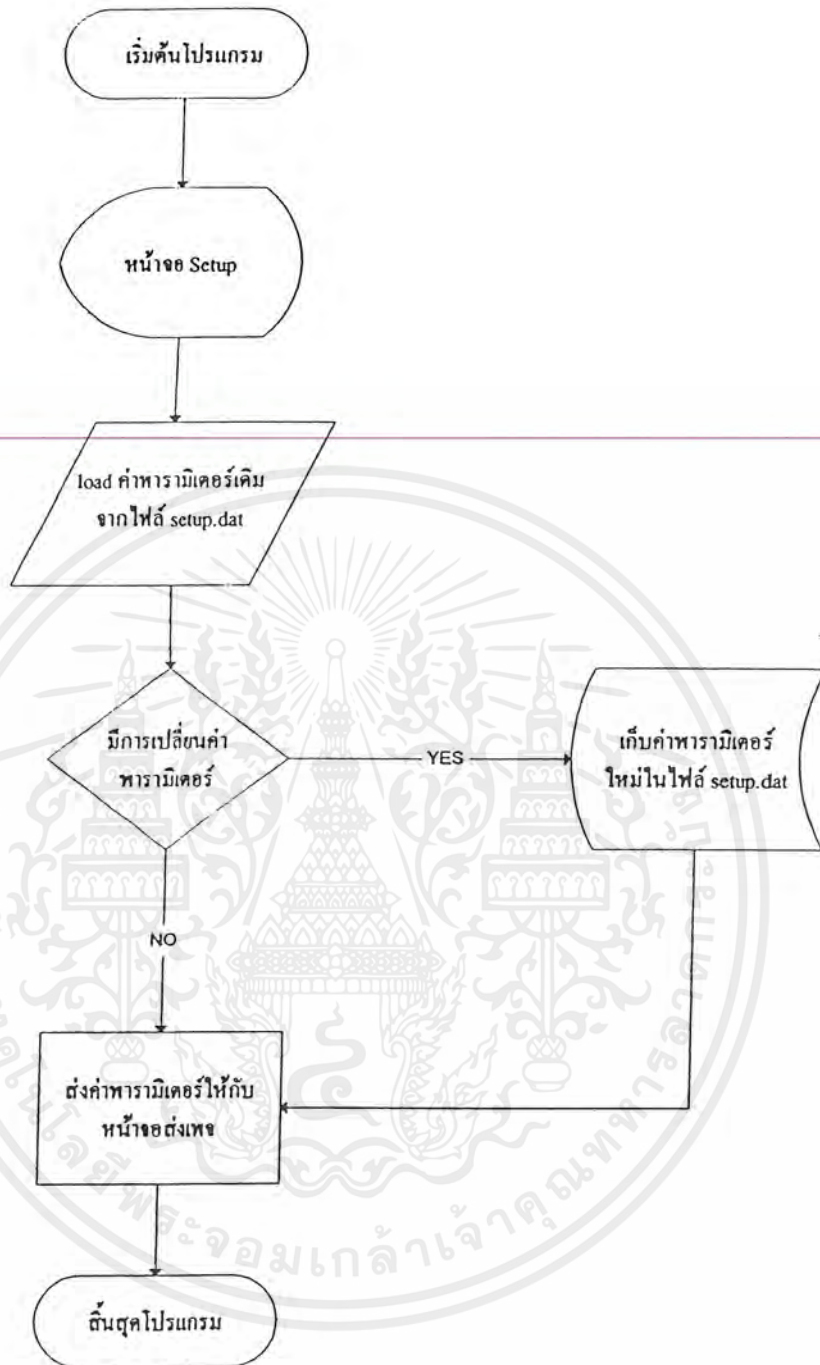
ของคอมพิวเตอร์ได้หลายพอร์ต กำหนดอัตราบอกระยะที่จะใช้ส่งได้ และมีส่วนของโปรแกรมที่สามารถใช้ในการควบคุมการตั้งเวลาในการส่งข้อความได้

ส่วนขั้นตอนการทำงานของโปรแกรมควบคุมการส่งข้อความสามารถดูได้จากโฟลวชาร์ต (Flow Chart) ดังต่อไปนี้



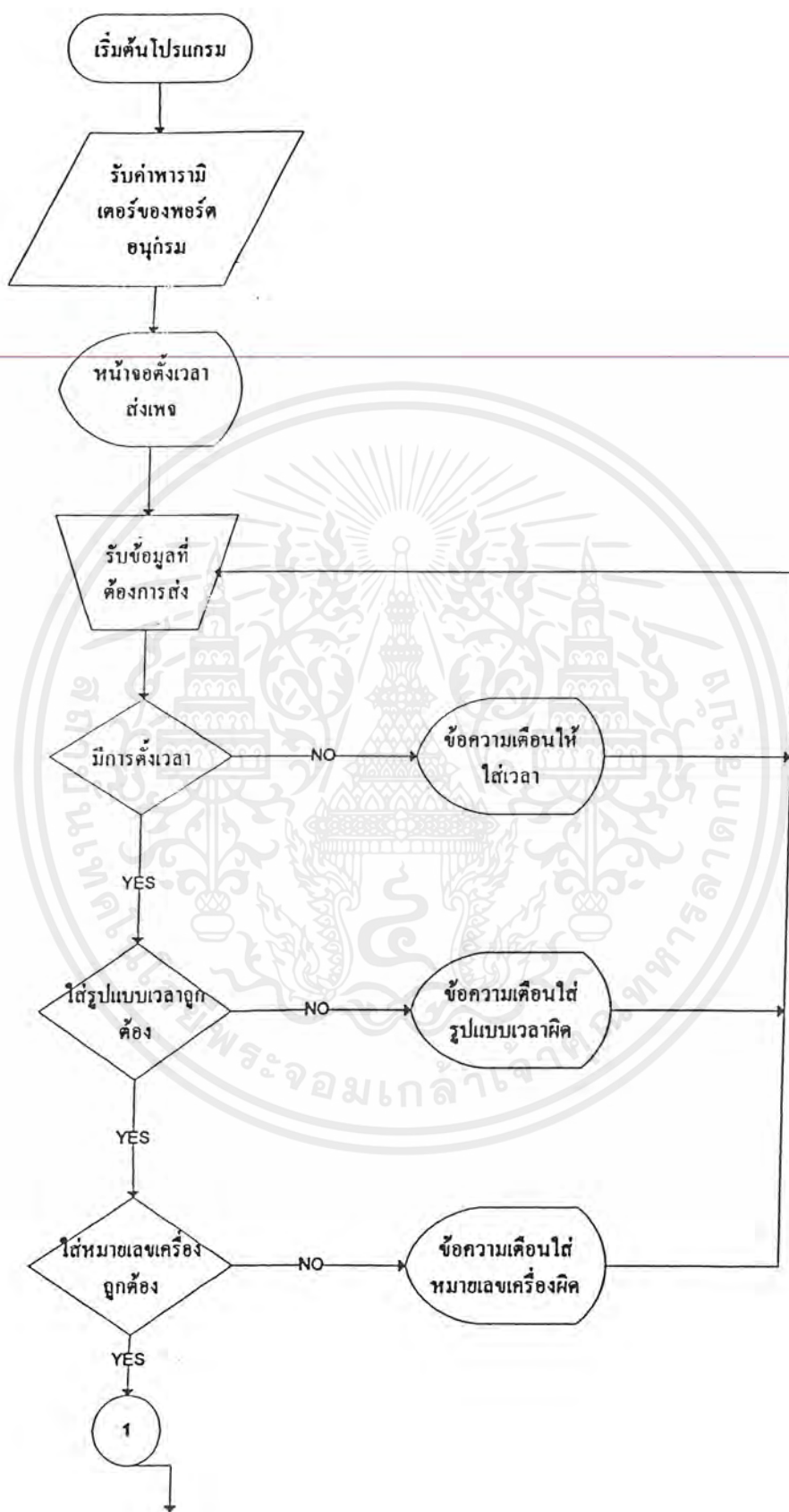
รูปที่ 3.3 โฟลวชาร์ตแสดงโปรแกรมควบคุมการส่งข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

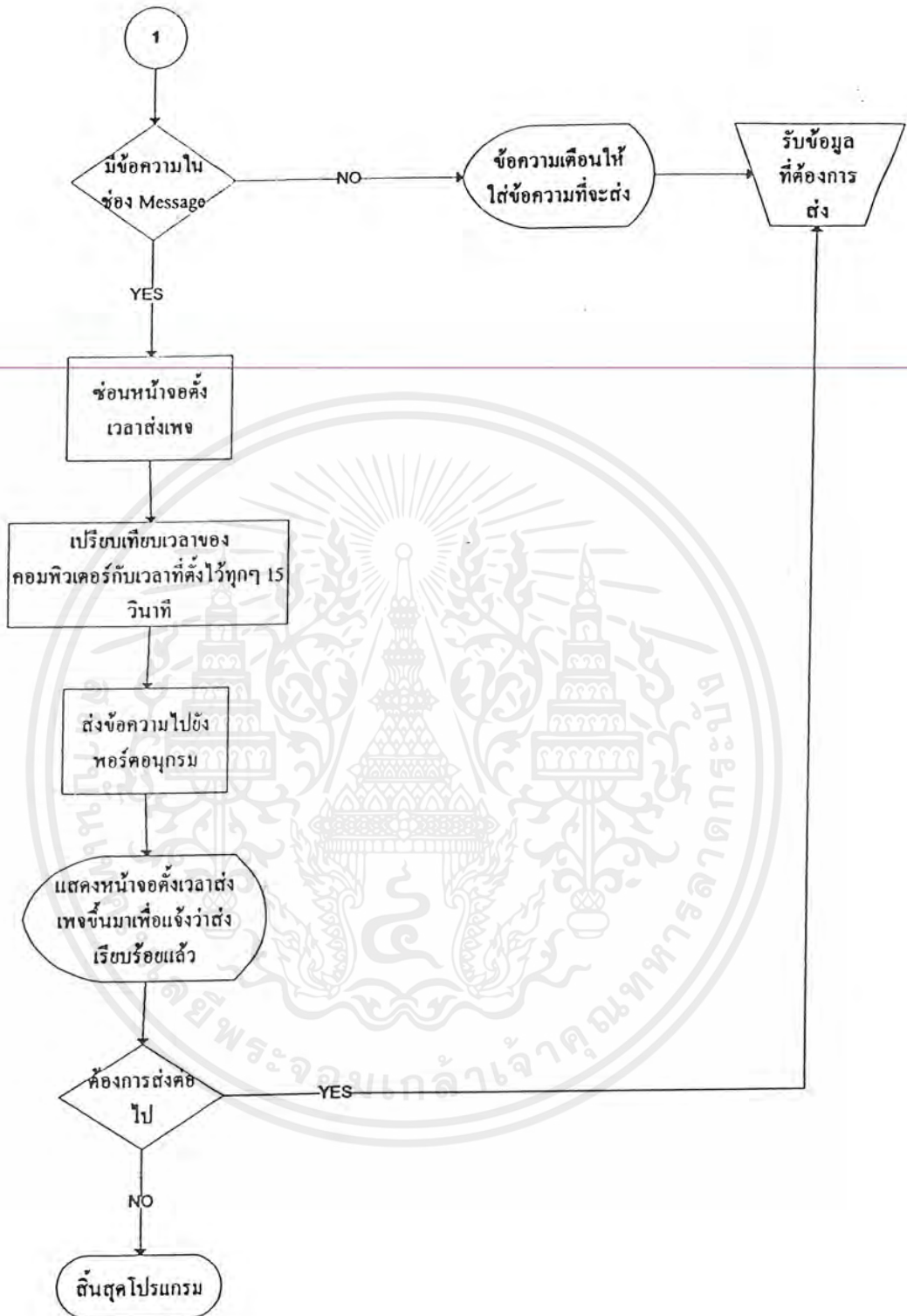


รูปที่ 3.4 โฟลวชาร์ตแสดงการเซตพอร์คอนุกรมและค่าบอกระยะของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 โฟลวชาร์ตแสดง โปรแกรมควบคุมการตั้งเวลาส่งข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 วงจรเครื่องส่ง

หลักการทํางาน

วงจรเครื่องส่งนี้ ประกอบด้วยอุปกรณ์หลักเป็น ไอซีจำนวน 8 ตัว และทรานซิสเตอร์อีกจำนวน 5 ตัว ในการทำหน้าที่เป็นเครื่องส่งเอพเอ็มสเตอริโอ แบบสังเคราะห์ความถี่ด้วยเฟสล็อกกลูบที่สมบูรณ์แบบ วงจรเครื่องส่งแบ่งออกเป็น 4 ส่วนใหญ่ๆ ได้แก่ ภาคกำเนิดสัญญาณ (Generator) , ภาคกำเนิดสัญญาณนาฬิกา (Clock Generator) , ภาคเฟสล็อกกลูบ (Phase Locked Loop) และภาคขยายกำลัง RF ออก (RF Output Amplifier) วงจรเครื่องส่งแสดงอยู่ในรูปที่ 3.14

ภาคกำเนิดสัญญาณ

IC1, IC2 และอุปกรณ์ร่วมทำงานเป็นภาคกำเนิดสัญญาณภายใน IC1 (LM1458) ประกอบด้วย ภาคขยายออปแอมป์จำนวน 2 ชุด ส่วน IC2 (LM1496) ทำหน้าที่เป็นตัวผสมสัญญาณแบบบาลานซ์ (Balance Modulator)

การกำเนิดความถี่นาฬิกา

IC3, IC4 และอุปกรณ์ร่วมทำงานเป็นภาคกำเนิดสัญญาณนาฬิกา ภาคนี้ทำหน้าที่กำเนิดสัญญาณคลื่นพาร์ช้อยความถี่ 38 kHz และสัญญาณนำร่องความถี่ 19 kHz

IC3 เป็น ไอซีที่มีแนนด์เกต (Nand Gate) อยู่ภายในจำนวน 4 ตัว แนนด์เกตจำนวน 2 ใน 4 ตัวถูกนำมาใช้งาน โดยการจัดวงจรให้แนนด์เกตทั้งสองแต่ละตัวทำงานเป็นตัวกลับสัญญาณ (Inverter) เพื่อให้ง่ายต่อการอธิบายวงจรจึงกำหนดให้ตัวกลับสัญญาณตัวแรกเป็น IC3-a ตัวกลับสัญญาณตัวที่ 2 เป็น IC3-b ในที่นี้มีการออกแบบเพิ่มเติมให้ IC3-a ทำหน้าที่กำเนิดสัญญาณ ส่วน IC3-b ให้ทำหน้าที่เป็นภาคขยายกันชน (Buffer Amp)

ตัวต้านทาน R31 ทำหน้าที่ป้อนไบอัสให้ IC3-a ทำงานขยายสัญญาณในตอนเริ่มแรก ต่อมาแร่คริสตอล X-TAL, ตัวเก็บประจุ C14, C15 ซึ่งร่วมกันทำงานเป็นวงจรจ่ายป้อนกลับ (Feedback Network) จะทำหน้าที่ป้อนกลับสัญญาณบางส่วนจากเอาต์พุต (ขา11) ของ IC3-a ให้ย้อนเข้าไปยังอินพุต (ขา12,13) เป็นผลให้ IC3-a เกิดการออสซิลเลตกำเนิดสัญญาณที่ความถี่ 4.864 MHz ขึ้น (ตามค่าความถี่แร่คริสตอล X-TAL1)

สัญญาณความถี่ 4.864 MHz จากขา 11 (IC3) จะถูกส่งไปเข้าขา 4, ขา 5 ซึ่งเป็นขาอินพุตของภาคขยายกันชน ปรากฏเป็นสัญญาณออกทางขา 6 ของ IC3 ไปเข้าอินพุตขา 10 ของ IC4 ซึ่งทำงานเป็นตัวนับหารความถี่ 12 สเตจ (12-Stage Counter and Divider) สัญญาณความถี่ 4.864 MHz จะถูกหารด้วยอันดับขั้นการหารของ IC4 ทำให้เกิดเป็นสัญญาณความถี่ต่างๆ ดังนี้ สัญญาณความถี่ 38 kHz ได้จากการหาร (4864/128), สัญญาณ 19 kHz ได้จากการหาร (4864/256) และสัญญาณเสียงโทนความถี่ประมาณ 12 kHz (1187.5 Hz) ได้จากการหาร (4864/4096) สัญญาณที่ได้เหล่านี้ จะมีเฟสตรงกัน และมีค่าความถี่ที่เที่ยงตรงคงที่ตลอดเวลา เนื่องจากมีแร่คริสตอล X-TAL1 ทำงานควบคุมความถี่อยู่ในวงจร

สัญญาณความถี่ 38 kHz, 19 kHz และ 1187.5 Hz จะถูกส่งออกทางขา 4 ,ขา 3 และขา 1 ของ IC4 ตามลำดับ เพื่อความเหมาะสมในการส่งสัญญาณออกไปใช้งานในภาคต่างๆ สัญญาณความถี่ดังกล่าวจะ

ถูกลดขนาดให้ต่ำลงด้วย R29, R28, R32, R33 และ R34 ตามปกติสัญญาณเหล่านี้ จะมีระดับแรงดันอยู่ในช่วง 7-8 โวลต์ ซึ่งมากเพียงพอต่อการใช้งาน

ตัวต้านทาน R30 และตัวเก็บประจุ C13 ทำหน้าที่ลดทอนค่าแรงดันที่ได้มาจากเส้น ไฟจ่ายให้ลดต่ำลง มาอยู่ที่ระดับแรงดัน 8 โวลต์ สำหรับป้อนเป็นไฟจ่ายให้ IC3 และ IC4 นอกจากนี้แล้ว R30 และ C13 ยังทำหน้าที่กันไม่ให้สัญญาณที่ได้จาก IC3, IC4 ผ่านทางเส้น ไฟจ่ายเข้าไปรบกวนการทำงานของวงจรภาคอื่นๆ

ภาคเฟสล็อกถูบ

ในส่วนวงจรสังเคราะห์ความถี่เฟสล็อกถูบ (PLL Synthesizer) ของเครื่องส่งนี้ มีชิพไอซี MC145151-2 เป็นอุปกรณ์ทำหน้าที่หลัก ชิพไอซีตัวนี้สามารถรับสัญญาณเข้าทางอินพุตได้โดยตรงที่ความถี่สูงสุด 12 MHz ภายในไอซีประกอบด้วยภาคสร้างความถี่อ้างอิง (Reference Oscillator), ภาคหารความถี่อ้างอิง (Reference Divider), ภาคชาร์จ-ปั๊มเฟสดีเทคเตอร์ (Charge-pump Phase Detector) และภาคความถี่ปรับค่าการหารได้ (Variable Divider) ภาคนี้สามารถเลือกปรับเปลี่ยนแปลงค่าการหารได้ตั้งแต่ 3 ถึง 16.383 ในการใช้งานถ้าต้องการเปลี่ยนค่าความถี่ออกอากาศของเครื่องส่งจะต้องปรับเปลี่ยนแปลงค่าการหารของภาคนี้

ภาคหารความถี่อ้างอิงจะถูกกำหนดตั้งค่าการหารไว้คงที่การตั้งค่าการหารของภาคนี้ใช้วิธีเลือกบัคกรีโยงเส้นลวดจากกลุ่มขาควบคุมลงกราวด์ ในวงจรนี้ได้ตั้งค่าการหารของภาคหารความถี่อ้างอิงไว้ที่ 1,024 ทั้งนี้เพื่อต้องการหารความถี่ที่กำหนดจากแร่คริสตอลค่าความถี่มาตรฐาน 10.240 MHz ที่นิยมใช้กันทั่วไปให้เป็นค่าความถี่อ้างอิง 10 kHz ซึ่งค่าความถี่อ้างอิงจะเป็นจุดกำหนดความละเอียดของการปรับเปลี่ยนแปลงค่าความถี่แต่ละขั้นของวงจรสังเคราะห์ความถี่

การออกแบบวงจรเครื่องส่งนี้ได้หลีกเลี่ยงการใช้อุปกรณ์จำพวกไมโครโปรเซสเซอร์และอุปกรณ์แสดงผลค่าความถี่ออกอากาศเพื่อลดความซับซ้อนของวงจร เพราะต้องการให้ปรับแต่งวงจรได้ง่ายอีกทั้งยังเป็นการประหยัดงบประมาณการสร้างไปด้วยในตัว จากการที่เครื่องส่งนี้สามารถตั้งค่าความถี่ออกอากาศได้ด้วยการตั้งค่าการหารที่ภาคหารความถี่ปรับค่าได้แต่เพื่อลดความยุ่งยากที่จะต้องเลือกบัคกรีโยงเส้นลวดตรงขาไอซีในแต่ละครั้งที่มีการปรับเปลี่ยนแปลงค่าการหารของภาคหารความถี่ปรับค่าได้ จึงจัดให้มีการปรับค่าความถี่ส่งออกอากาศด้วยการปรับตั้งตำแหน่งของ S1 ซึ่งเป็นชุดคิพสวิทช์ที่วางเรียงกันจำนวน 10 ตำแหน่ง คิพสวิทช์ S1 นี้จะถูกติดตั้งอยู่บนแผงวงจรพิมพ์ของเครื่องส่ง การปรับเปลี่ยนแปลงค่าความถี่ส่งออกอากาศจะสามารถเพิ่มหรือลดความถี่ได้ละเอียดขั้นละ 100 kHz (การตั้งตำแหน่งคิพสวิทช์ S1 ให้ได้ค่าความถี่ต่างๆ แสดงอยู่ในตารางที่ 3.1

ตารางที่ 3.1 แสดงการปรับตั้งชุดวิทยุ 10 ตำแหน่ง ในการกำหนดความถี่ส่งออกอากาศ											
ความถี่ (MHz)		การตั้ง S1									
ความถี่ส่งท้ายเลขคู่	ความถี่ส่งท้ายเลขคี่	1	2	3	4	5	6	7	8	9	10
88.0	88.1	0	0	0	1	1	1	0	1	1	0
88.2	88.3	1	0	0	1	1	1	0	1	1	0
88.4	88.5	0	1	0	1	1	1	0	1	1	0
88.6	88.7	1	1	0	1	1	1	0	1	1	0
88.8	88.9	0	0	1	1	1	1	0	1	1	0
89.0	89.1	1	0	1	1	1	1	0	1	1	0
89.2	89.3	0	1	1	1	1	1	0	1	1	0
89.4	89.5	1	1	1	1	1	1	0	1	1	0
89.6	89.7	0	0	0	0	0	0	1	1	1	0
89.8	89.9	1	0	0	0	0	0	1	1	1	0
90.0	90.1	0	1	0	0	0	0	1	1	1	0
90.2	90.3	1	1	0	0	0	0	1	1	1	0
90.4	90.5	0	0	1	0	0	0	1	1	1	0
90.6	90.7	1	0	1	0	0	0	1	1	1	0
90.8	90.9	0	1	1	0	0	0	1	1	1	0
91.0	91.1	1	1	1	0	0	0	1	1	1	0
91.2	91.3	0	0	0	1	0	0	1	1	1	0
91.4	91.5	1	0	0	1	0	0	1	1	1	0
91.6	91.7	0	1	0	1	0	0	1	1	1	0
91.8	91.9	1	1	0	1	0	0	1	1	1	0
92.0	92.1	0	0	1	1	0	0	1	1	1	0
92.2	92.3	1	0	1	1	0	0	1	1	1	0
92.4	92.5	0	1	1	1	0	0	1	1	1	0
92.6	92.7	1	1	1	1	0	0	1	1	1	0
92.8	92.9	0	0	0	0	1	0	1	1	1	0
93.0	93.1	1	0	0	0	1	0	1	1	1	0
93.2	93.3	0	1	0	0	1	0	1	1	1	0
93.4	93.5	1	1	0	0	1	0	1	1	1	0
93.6	93.7	0	0	1	0	1	0	1	1	1	0
93.8	93.9	1	0	1	0	1	0	1	1	1	0
96.0	96.1	0	0	0	0	0	1	1	1	1	0
98.0	98.1	0	1	0	1	0	1	1	1	1	0
100.0	100.1	0	0	1	0	1	1	1	1	1	0
102.0	102.1	0	1	1	1	1	1	1	1	1	0
104.0	104.1	0	0	0	1	0	0	0	0	0	1
106.0	106.1	0	1	0	0	1	0	0	0	0	1
107.8	107.9	1	1	0	1	1	0	0	0	0	1
ความถี่ที่ใช้กันในประเทศต่างๆ นอกจากสหรัฐอเมริกาและแคนาดา											
76.0	76.1	0	0	1	1	1	1	1	0	1	0
80.0	80.1	0	0	0	0	1	0	0	1	1	0
84.0	84.1	0	0	1	0	0	1	0	1	1	0
87.0	87.1	1	1	0	0	1	1	0	1	1	0

หมายเหตุ 0 = ตั้งวิทยุไว้ในตำแหน่ง ปิดวงจรหรือ ON

1 = ตั้งวิทยุไว้ในตำแหน่ง เปิดวงจร หรือ OFF หรือ OPEN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากวงจรสังเคราะห์ความถี่ในที่นี้ถูกออกแบบให้สร้างได้ง่าย ดังนั้นการปรับเปลี่ยนค่าความถี่ของวงจรด้วยการเลือกปรับเปลี่ยนค่าการหารของภาคหารความถี่ปรับค่าหารได้ จึงมีข้อจำกัดที่ภาค VCO จะสามารถปรับค่าความถี่ในแต่ละช่วงได้กว้างสูงสุดเพียง 8 MHz เท่านั้น อย่างไรก็ตามเครื่องส่งนี้ก็ยังยังสามารถปรับเปลี่ยนค่าความถี่ส่งออกอากาศได้ครอบคลุมตลอดช่วงความถี่ตั้งแต่ 76-108 MHz โดยการปรับแต่งเพิ่มเติมที่ภาค VCO เพื่อเลือกช่วงการปรับค่าความถี่ (ตัวอย่างเช่นการปรับภาค VCO ให้ได้ความถี่อยู่ในช่วง 76-84 MHz, 84-92 MHz, 92-100 MHz หรือ 100-108 MHz)

พอสรุปได้ว่าย่านความถี่ส่งกระจายเสียงเอฟเอ็มที่มีใช้กันในภูมิภาคต่างๆ ทั่วโลก จะอยู่ในช่วงความถี่ 76 ถึง 108 MHz จากการที่เครื่องส่งนี้สามารถปรับเปลี่ยนค่าความถี่ส่งออกอากาศครอบคลุมความถี่ได้ตั้งแต่ 76-108 MHz ด้วยความละเอียดของการปรับเปลี่ยนค่าความถี่ขั้นละ 100 kHz จึงทำให้เครื่องส่งนี้สามารถใช้งานได้ครอบคลุมทุกย่านความถี่ส่งกระจายเสียงระบบเอฟเอ็มที่มีใช้กันในทุกภูมิภาคของโลก

เนื่องจาก IC7 สามารถรับสัญญาณเข้าทางอินพุตได้โดยตรงที่ความถี่สูงสุดเพียง 12 MHz ดังนั้นในวงจรนี้จึงต้องมี IC8 (74F160ACP) ซึ่งเป็นไอซีปรีสเกลเลอร์ (Prescaler) สำหรับทำหน้าที่หารสิบต่อสัญญาณความถี่ที่ส่งมาจากภาค VCO ก่อนส่งไปยัง IC7 (สัญญาณจากภาค VCO มีความถี่อยู่ในช่วง 76-108 MHz) จะเห็นได้ว่าในส่วนของวงจรสังเคราะห์ความถี่มีการทำงานที่ความถี่สัญญาณในช่วง 7.6 ถึง 10.8 MHz ส่วนความละเอียดในการปรับเปลี่ยนค่าความถี่จะสามารถปรับได้ขั้นละ 10 kHz (วงจรสังเคราะห์ความถี่ในที่นี้จะทำงานด้วยสัญญาณที่มีค่าความถี่เพียง 1 ใน 10 ของความถี่สัญญาณในภาคส่ง)

IC6 (CA3420) ทำหน้าที่เป็นภาคขยายกันชนให้กับสัญญาณที่ส่งมาจากภาค PLL เฟสล็อกเทคเตอร์ ซึ่งอยู่ภายใน IC7 นอกจากนั้น IC6 ยังทำหน้าที่ขยายสัญญาณเสียงมัลติเพล็กซ์ ก่อนส่งเข้าไปผสมสัญญาณ (Modulation) แบบ FM เข้ากับสัญญาณ RF ของภาค VCO

Q1 และอุปกรณ์ร่วมทำหน้าที่เป็นวงจรกำเนิดสัญญาณ RF ซึ่งมีการควบคุมความถี่ด้วยแรงดันหรือที่เรียกกันย่อๆ ว่าวงจร VCO (Voltage Control Oscillator) ทรานซิสเตอร์ Q2 และ Q3 ร่วมกันทำงานเป็นวงจรถ่ายสัญญาณทำหน้าที่เชื่อมต่อสัญญาณ RF บางส่วนจาก Q1 ส่งเข้าไปยังขา 2 ของ IC8 ในอีกทางหนึ่งสัญญาณ RF ส่วนหนึ่งของ Q1 จะส่งผ่านทาง R53 และ C27 เข้าไปขับทรานซิสเตอร์ Q4, Q5 ซึ่งทำหน้าที่ขยายสัญญาณ RF ให้มีกำลังแรงขึ้นก่อนส่งออกไปยังสายอากาศ

Q1, L1 และ D3 ร่วมกันทำหน้าที่เป็นวงจรถ่ายสัญญาณแบบเฟสล็อกออสซิลเลเตอร์ (PLL Oscillator) ค่าความถี่ของวงจรนี้ กำหนดขึ้นจากค่าคุณสมบัติของ L1, D3 และค่าเก็บประจุแอบแฝง (Stray Capacitance) ซึ่งอยู่ภายในตัว Q1 และเกิดจากการต่อรวมในวงจรของอุปกรณ์ร่วมอื่นๆ ค่าแรงดันไบอัสของ Q1 จะได้มาจากการต่อวงจรของ D3 และ R45 ค่าเก็บประจุแอบแฝงที่ขาอินพุตของ D3 จะถูกต่อพวง (Shunt) ลงกราวด์โดยผ่านทาง C22 วงจร VCO นี้สามารถกำเนิดสัญญาณ RF ที่ความถี่ใดๆ ในช่วง 76-108 MHz ได้โดยขึ้นอยู่กับค่าของ L1 และค่าแรงดันควบคุมที่ผ่านเข้ามาทาง R44 และ R3

สัญญาณ RF ออกของภาค VCO (จาก Q1) ส่วนหนึ่งจะผ่านทาง C37 เข้าไปยังภาคขยายกันชนซึ่งทำหน้าที่โดย Q2 และ Q3 วงจรขยายกันชนนี้ถูกออกแบบให้สามารถขยายสัญญาณ RF ได้ในย่านกว้าง (Wideband) R47 และ R48 ร่วมกันทำหน้าที่ป้อนกลับและให้ไบอัสแก่ Q2 สัญญาณออกจากขา C ของ Q2

จะผ่านทาง C23 เข้าไปที่ขาเบสของ Q3 R51, R50 ร่วมกันทำหน้าที่จ่ายไบอัสให้กับ Q3 ซึ่งทำหน้าที่ขยาย สัญญาณ RF ให้แรงขึ้นเพียงพอที่จะส่งเข้าไปขับให้ไอซี TTL (74F160) ทำงาน IC8 นี้ถูกจัดวงจรให้ทำหน้าที่นับสิบ (Decade Counter) เพื่อหารค่าความถี่ของสัญญาณที่เข้ามาทางอินพุตให้ได้ค่าความถี่ลดต่ำลง 10 เท่าออกทางเอาต์พุต

สัญญาณที่ปรากฏออกทางขา 11 ของ IC8 จะมีค่าความถี่เพียง 1 ใน 10 ของความถี่สัญญาณที่เข้ามาทางอินพุต (ขา2) สัญญาณออกจากขา 11 (IC8) จะถูกต่อไปเข้าขา 1 ของ IC7 เพื่อส่งสัญญาณเข้าไปยังภาค หารความถี่ภายใน ไอซีซึ่งเป็นภาคหารความถี่ที่สามารถกำหนดตั้งค่าการหารได้ (Variable Programmable Divider) การกำหนดตั้งค่าการหารของภาคนี้ จะกระทำโดยการกำหนดตั้งตำแหน่งของคิพสวิทช์ S1 ใน การใช้งานตามปกคิของเครื่องส่งนี้การกำหนดตั้งค่าการหารของภาคนี้จะอยู่ในช่วงระหว่าง 760-1,080

สมมุติว่าต้องการให้เครื่องส่งนี้ออกอากาศที่ความถี่ 89.7 MHz จะต้องมีการกำหนดตั้งค่าการหาร ของภาคหารความถี่ปรับค่าได้ไว้ที่ 897 เมื่อคิดรวมกับการหารสิบของ IC8 จะได้ค่าหารรวมเท่ากับ (897×10) หรือเท่ากับ 8,970 เมื่อนำค่าหารรวม 8,970 นี้ไปหารค่าความถี่ของสัญญาณ RF ที่ส่งออกอากาศ 89.7 MHz จะได้ผลลัพธ์เป็นค่าความถี่ 10,000 Hz หรือเท่ากับ 10 kHz ภาคหารความถี่ปรับค่าได้จะส่ง สัญญาณผลลัพธ์ค่าความถี่ 10 kHz ไปที่ภาคเฟสดีเทกเตอร์ (Phase Detector) ซึ่งอยู่ภายใน IC7 เช่นกัน เพื่อเปรียบเทียบเฟสกับสัญญาณความถี่ 10 kHz ที่ส่งมาจากภาคกำเนิดและหารความถี่อ้างอิง (Reference Oscillator and Divider)

R40, C17, X-TAL 2 และ C16 เป็นอุปกรณ์ภายนอกที่ทำงานร่วมกับภาคกำเนิดความถี่ที่อยู่ภายใน IC7 ภาคกำเนิดความถี่นี้จะให้สัญญาณออกที่ความถี่ 10.240 MHz ตามค่าของแร่คริสตอล X-TAL 2 โดยมีตัวเก็บประจุปรับค่าได้ (ทริมเมอร์) C16 เป็นอุปกรณ์สำหรับปรับค่าความถี่ละเอียด เพื่อต้องการให้ ได้ค่าความถี่ที่ถูกต้องเที่ยงตรงมากที่สุด ภาคหารมีความถี่อ้างอิงที่อยู่ภายใน IC7 จะทำหน้าที่หารสัญญาณ ความถี่ 10.240 MHz ด้วยค่าหาร 1,024 เพื่อผลิตออกเป็นสัญญาณความถี่อ้างอิงค่า 10 kHz

ภาคเฟสดีเทกเตอร์ที่อยู่ภายใน IC7 จะทำหน้าที่ผลิตสัญญาณแรงดันค่าหนึ่ง ซึ่งขึ้นอยู่กับสัดส่วน ความแตกต่างของการเปรียบเทียบเฟสสัญญาณระหว่างสัญญาณความถี่อ้างอิง 10 kHz และสัญญาณ ความถี่ที่ได้จากภาคหารความถี่ที่กำหนดตั้งค่าหารไว้ ตัวอย่างเช่น สมมุติว่าเฟสสัญญาณจากภาค หารความถี่ปรับค่าได้ล่าหลัง (lag) กว่าเฟสสัญญาณความถี่อ้างอิงอันเนื่องมาจากสัญญาณ RF ของภาค VCO มี ค่าความถี่ลดต่ำลง ในกรณีนี้ภาคเฟสดีเทกเตอร์จะสร้างพัลส์บวกทวีขึ้นและส่งออกทางขา 4 (IC7) ป้อน เข้าไปยังวงจรม้วนตัวอย่างและคงค่าสัญญาณ (Sample and Hold Network) ซึ่งประกอบด้วย R41, C20, R42, R43 และ C19 สัญญาณพัลส์บวกนี้ จะประจุกะแสเข้าไปยัง C19 จนได้ค่าแรงดันไฟตรงตกคร่อม อินพุตขา 3 ของ IC6 เพิ่มสูงขึ้น ส่งผลให้วงจรม้วนตัวอย่าง (Voltage Amplifier) ซึ่งประกอบด้วย IC6, R37, R38, R39 และ R40 ผลิตสัญญาณแรงดันพัลส์บวกสูงขึ้นส่งออกทางขา 6 ป้อนเข้าไปยัง D3 โดยผ่าน ทางวงจรม้วนตัวซึ่งประกอบด้วย R39 และ R44 ทำให้ภาค VCO มีการปรับตัวด้วยการผลิตสัญญาณ RF ที่ค่า ความถี่สูงขึ้น เป็นการชดเชยที่ความถี่ได้ลดต่ำลงก่อนหน้านี

ในทางกลับกันถ้าสัญญาณความถี่ของภาค VCO เลื่อน (Drift) ไปในทิศทางที่ความถี่สูงขึ้น จะมี ผลทำให้พัลส์ของสัญญาณจากภาคหารความถี่ปรับค่าหารได้มีเฟสสัญญาณนำหน้า (Lead) เฟสสัญญาณ

ความถี่อ้างอิง สัญญาณแรงดันบวกที่ป้อนเข้ามายัง D3 จะลดต่ำลงเป็นเหตุให้ภาค VCO ผลิตสัญญาณ RF ที่ค่าความถี่ลดต่ำลง จนกระทั่งค่าความถี่ของสัญญาณจากภาค VCO ลดลงมาเท่ากับค่าการหาร ที่กำหนด ตั้งไว้ที่ภาคการความถี่ปรับค่าหารได้ไว้ที่ 100 เมื่อการทำงานของวงจรมายังจุดนี้ หมายความว่า สัญญาณความถี่ของภาค VCO ถูกล็อกความถี่เข้ากับสัญญาณความถี่อ้างอิงแล้ว ตัวอย่างเช่น ถ้ามีการตั้งค่า การหารของภาคการความถี่ปรับค่าหารได้ไว้ที่ 897 ดังนั้น ค่าความถี่ของภาค VCO ขณะเมื่อถูกล็อกเข้ากับสัญญาณความถี่อ้างอิงจะเท่ากับ $897 \times 100 = 89,700$ (หน่วยเป็นกิโลเฮิรตซ์) หรือเท่ากับ $89,700 \times 10,000 = 89.7$ MHz

ภาคขยายกำลัง RF

สัญญาณ RF ออกของภาค VCO มีค่ากำลังประมาณ 10 mW ถูกส่งออกผ่านทาง R53 และ C27 เข้าไปยังภาคขยายกำลัง RF ซึ่งทำงานโดย Q4, Q5 และอุปกรณ์ร่วมที่ประกอบด้วย R49, R54, R56 และ C36 ตัวเก็บประจุ C28 และอินดักเตอร์ L3 ร่วมกันทำหน้าที่กันสัญญาณ RF จากภาคขยายกำลัง RF ไม่ให้เข้าไปยังเส้นไฟจ่ายเพื่อป้องกันการรบกวนวงจรมานอกจากนี้ สัญญาณออกของภาคขยายกำลัง RF จะถูกป้อนเข้าไปยังข่ายวงจรแมทซิ่ง (Matching Network) และวงจรกรองความถี่ฮาร์โมนิก (Harmonic Filter) (ประกอบด้วย L4, C33, C34, L5 และ C35) ตรงจุดต่อสัญญาณออกของเครื่องส่งซึ่งมีค่าอิมพีแดนซ์ 75 โอห์ม และมีสายอากาศเป็นอุปกรณ์แพร่กระจายคลื่นออกอากาศ

IC5 ทำหน้าที่เรกูเลตแรงดัน ไฟจ่ายก่อนป้อนให้ IC7, IC8 โดยมี L2, C18, C21 ทำหน้าที่กันสัญญาณ RF ไม่ให้เข้ามารบกวนแรงดัน ไฟจ่าย ส่วน C29 และ C30 จะทำหน้าที่ป้องกันทางด้านแรงดันไฟ กระชาก (Transient) ภาคสร้างสัญญาณนาฬิกาจะได้รับแรงดัน ไฟจ่าย 12 โวลต์ จากแหล่งจ่ายโดยตรง ในขณะที่ภาค VCO ซึ่งทำงานโดย IC6 จะได้รับแรงดัน ไฟจ่าย +9 โวลต์ จากการเรกูเลตแรงดันของ D2, R27 โดยมี C9 และ R25 เป็นตัวป้องกันสัญญาณรบกวนตรงจุดป้อนแรงดัน ไฟจ่ายจากภายนอก มีไดโอด D1 ทำหน้าที่ป้องกันการป้อนแรงดัน ไฟจ่ายผิดขั้ว C31 และ C32 ทำหน้าที่กรองแรงดัน ไฟจ่ายที่ป้อนเข้าเครื่องส่งให้เรียบยิ่งขึ้น เครื่องส่งนี้สามารถรับแรงดัน ไฟจ่ายที่ป้อนเข้าได้ตั้งแต่ 11-15 V ถ้าแรงดัน ไฟจ่าย ป้อนเข้ามีค่าแรงดันมากกว่า 15 V จะทำให้เครื่องเสียหายได้ ในทางกลับกัน ถ้าแรงดัน ไฟจ่ายป้อนเข้ามีค่า แรงดันน้อยกว่า 11 V จะทำให้ส่วนวงจรเฟสล็อกกลุ่ไม่สามารทำงานได้ตามหน้าที่ ถ้าหากแรงดัน ไฟจ่าย ที่ป้อนให้เครื่องส่งนี้ ไม่เรียบเพียงพอ อาจจะทำให้เกิดปัญหาทางด้านสัญญาณสอดแทรก (Interference)

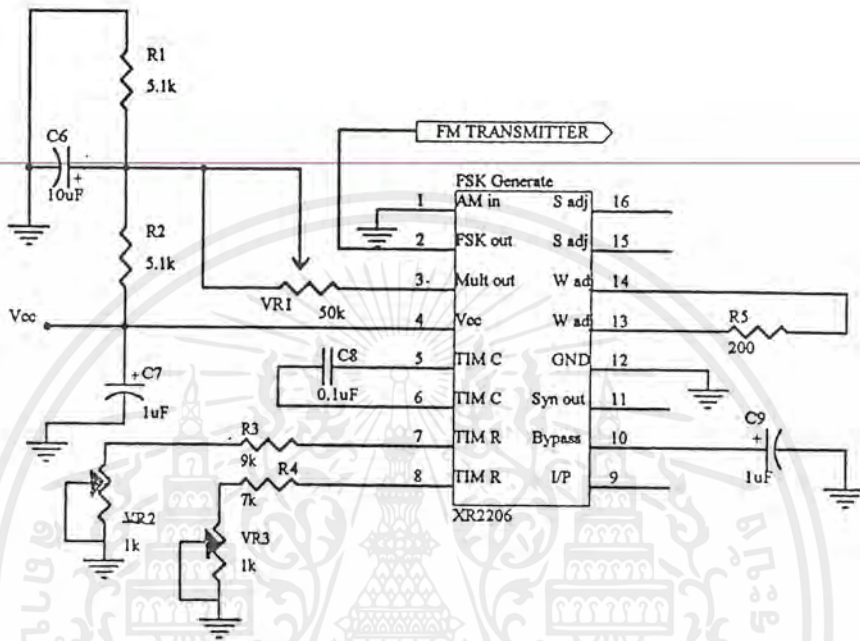
3.2.2 วงจรมอดูเลตแบบ FSK

วงจรที่ใช้สำหรับการมอดูเลตแบบเอฟเอสเคจะใช้ไอซีเบอร์เดียวกับวงจรมอดูเลตแบบเอฟเอ็ม คือ XR - 2206 ซึ่งสามารถใช้เป็นวงจรมอดูเลตแบบเอฟเอสเคด้วย การออกแบบวงจรมอดูเลตแบบเอฟ เอสเคสำหรับการทดลองนี้ จะเลือกค่าอัตราบอด,ความถี่มาร์ค และความถี่สเปซตามมาตรฐาน V 21 ของ CCITT คืออัตราบอดเท่ากับ 300 บิตต่อวินาที ความถี่มาร์ค(f_1) เท่ากับ 1,070 เฮิรตซ์ ความถี่สเปซ(f_2) เท่ากับ 1,270 เฮิรตซ์

รูปที่ 3.6 แสดงวงจรที่ใช้สำหรับการมอดูเลตแบบเอฟเอสเค ซึ่งมีอุปกรณ์ที่ไม่ได้กำหนดค่าไว้ คือตัวต้านทาน R_1, R_2 และตัวเก็บประจุ C ซึ่งสามารถคำนวณหาค่า R_1, R_2 และ C ได้จาก

$$f_1 = 1/CR_1$$

$$f_2 = 1/CR_2$$



รูปที่ 3.6 วงจรมอดูเลตแบบ เอฟ เอส เค

ดังนั้นจากค่า f_1 และ f_2 ที่เลือกไว้สามารถคำนวณหาค่า R_1 และ R_2 ได้ ส่วนวงจรที่ใช้งานจริงซึ่งจะคู่ร่วมกับ MAX 232 เพื่อแปลงสัญญาณความมาตรฐาน RS-232 ให้เป็นสัญญาณระดับต่ำก่อนที่จะผ่านเข้าเครื่องส่ง

3.2.3 การสร้างวงจรมอดูเลตแบบเอฟเอสเค

จากค่า R_1 และ R_2 ที่คำนวณได้ จะเลือกใช้ตัวต้านทานแบบค่าคงที่ต่ออนุกรมกับตัวต้านทานแบบปรับค่าได้ โดยควรเลือกใช้ชนิดที่ปรับค่าแบบละเอียดเพื่อให้มีค่าความต้านทานใกล้เคียงกับค่าที่คำนวณมากที่สุด ส่วนตัวเก็บประจุที่ใช้ในวงจรชนิดนี้ไม่มีข้อควรระวังจะเลือกใช้ตัวเก็บประจุชนิดไมลาร์ ในการสร้างวงจรจะต้องทำการปรับแต่งวงจรให้ได้ความถี่มาร์คและความถี่สเปซตรงกับค่าที่ได้กำหนดไว้ในการออกแบบ ซึ่งสามารถทำการปรับแต่งได้โดยกรณีปรับความถี่มาร์คให้ปลด R_2 ออกจากวงจรและป้อนสัญญาณ

ดิจิทัลเข้าที่อินพุต จากนั้นวัดสัญญาณที่เอาต์พุตซึ่งจะต้องเป็นสัญญาณคลื่นซาวท์ที่มีความถี่มาร์คโดยสามารถที่จะปรับความถี่ให้เท่ากับความถี่มาร์คได้ที่ R_6 กรณีปรับความถี่สเปซพลด R_1 ออกและทำเช่นเดียวกับการปรับความถี่มาร์ค ซึ่งความถี่สเปซนี้ จะปรับได้ที่ตัวต้านทาน R_{20}

3.3 อุปกรณ์รับและแสดงผล

โครงการนี้จะใช้ไมโครคอนโทรลเลอร์ของบริษัท ATMEL เบอร์ AT89C51 เป็นตัวควบคุมการทำงานทั้งหมด ซึ่งโครงสร้างเหมือนกับไมโครคอนโทรลเลอร์ 8051 แต่จะมีหน่วยความจำที่โปรแกรมได้ (Flash Memory) ขนาด 4 กิโลไบต์ สามารถโปรแกรมและลบได้ 1,000 ครั้ง และสามารถป้องกันการอ่านข้อมูลโปรแกรมได้

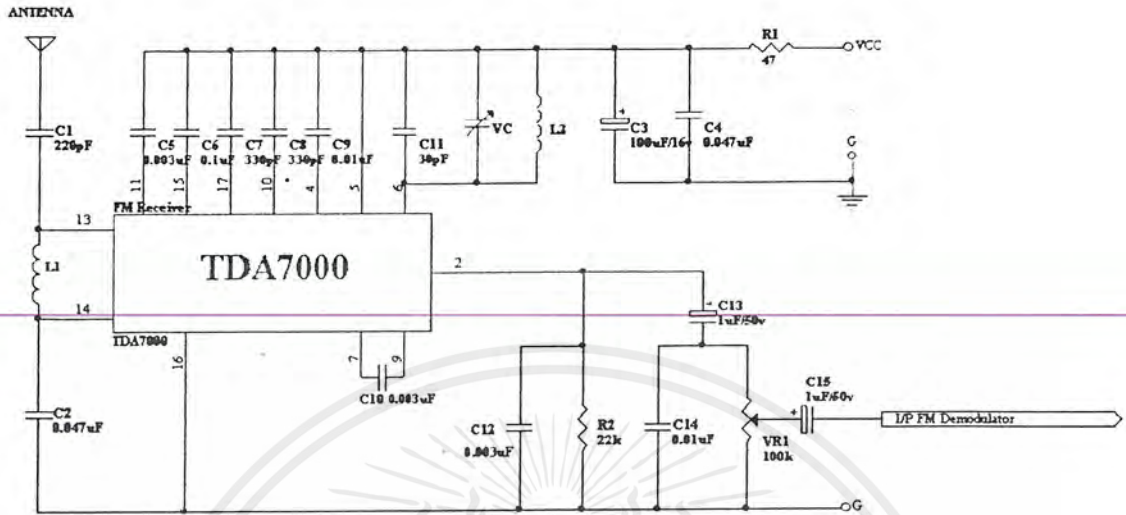
ส่วนแสดงผลจะใช้ LCD Module (Liquid Crystal Display Module) ที่เป็นแบบ dot matrix ขนาด 16 ตัวอักษร 2 บรรทัด โดยเชื่อมต่อกับไมโครคอนโทรลเลอร์แบบ 4 บิต ซึ่งทำให้ประหยัดพอร์ตที่ใช้ใช้งาน สามารถเขียนข้อมูลที่เป็นตัวอักษรหรือรูปที่ต้องการเข้าไปใหม่ได้ 8 ตัวอักษรซึ่งแต่ละตัวอักษรจะแสดงด้วย dot matrix ขนาด 5*7 dot ในส่วนแสดงผลของเครื่องรับนั้นจะต้องใช้โปรแกรมในการควบคุมให้แสดงผลออกมาตามต้องการ

ส่วนที่เป็นเวลานาฬิกา (Real Time Clock) จะใช้ IC ของบริษัท Dallas Semiconductor เบอร์ DS 1202 ซึ่งเป็น IC ขนาดเล็กทำให้ประหยัดพื้นที่ สามารถบอกเวลา วันที่ เดือน ปี และยังมี แรม (Ram) ขนาด 24 ไบต์ ใช้งานได้อิสระ การอ่านหรือเขียนข้อมูลจะอ่านหรือเขียนแบบอนุกรมทำให้ประหยัดพอร์ต และป้องกันข้อมูลผิดพลาด

ส่วนที่ใช้เก็บข้อมูลจะใช้สแตติกแรม (Static RAM) เบอร์ HM 6116 ซึ่งเป็นแรมขนาด 2 กิโลไบต์ โดยแบ่งหน่วยความจำให้สามารถเก็บข้อความได้ 10 ข้อความ ข้อความละ 128 ตัวอักษรและสามารถเพิ่มขนาดได้โดยไม่เกิน 2 กิโลไบต์ สามารถเก็บข้อมูลไว้ได้แม้ไฟดับโดยใช้ไอซีของบริษัท MAXIM เบอร์ 691

3.3.1 หลักการทำงานของวงจรในระบบรับข้อมูล

ในภาครับสัญญาณจะใช้วงจรรับเอฟเอ็มธรรมดาเป็นตัวรับสัญญาณและผ่านวงจรคีมอคูเลตแบบ เอฟเอสเค (Frequency Shift Keying) เพื่อตัดสัญญาณคลื่นพาห์ออกแล้วนำเอาสัญญาณข้อมูลที่ได้อามาแสดงผลโดยผ่านไมโครคอนโทรลเลอร์ MCS-51 เป็นตัวควบคุมการแสดงผล



รูปที่ 3.7 วงจรจูนเนอร์เอฟเอ็ม

การทำงานของวงจร

วงจรเครื่องรับวิทยุซึ่งมีหน้าที่รับสัญญาณจากสถานีวิทยุซึ่งส่งคลื่นอากาศ ในวงจรนี้ได้ใช้ไอซีเบอร์ TDA 7000 ทำหน้าที่เป็นภาครับของวิทยุเอฟเอ็ม ภายในของไอซีเบอร์นี้ประกอบด้วยภาคโคคอส ออสซิลเลเตอร์ มิกเซอร์ ภาคขยายไอเอฟลวดคคราเจอร์ ดีเทกเตอร์ ภาคมอดูเลต จากรูปที่ 3.7 สัญญาณความถี่วิทยุจากเสาอากาศจะผ่าน C₁ ไปเข้าวงจรแบนด์พาสฟิลเตอร์ L₁ เข้าขา 13 และขา 14 และ C₂ จะทำหน้าที่คัปปลิ่ง C₅ ถึง C₁₀ จะทำหน้าที่ฟิลเตอร์ให้กับวงจรขยายและวงจรดีมอดูเลเตอร์ขา 6 ของไอซี จะเป็นขาสำหรับจูนหาสถานีซึ่งมี C₁₁, L₂ และ VC จะทำหน้าที่ปรับแต่งและจูนหาสถานีตามต้องการ ขา 16 จะต่อรับไฟลบ ขา 5 จะต่อรับไฟบวก โดยผ่านทาง R₁ ส่วน C₃ จะทำหน้าที่ฟิลเตอร์ C₄ จะทำหน้าที่บายพาสลงกราวด์ ขา 2 จะเป็นขาเอาต์พุต R₂ และ C₁₂ จะทำหน้าที่ดีเอ็มฟาซิส (deemphasis) ของสัญญาณเสียงผ่าน C₁₃ ผ่าน VR₁ ซึ่งจะทำหน้าที่เร่งและหรีเสียงผ่าน C₁₅ มาที่จุดเอาต์พุตซึ่งที่จุดเอาต์พุตนี้จะต่อไปเข้าวงจรขยายเสียง

3.3.2 การสร้างวงจรดีมอดูเลเตอร์สัญญาณเอฟเอ็ม

อุปกรณ์ที่ไม่ทราบค่าสามารถคำนวณค่าได้จากสูตรต่อไปนี้

$$C_0 = 1/R_0f_0$$

โดยที่ f_0 คือความถี่กลางของ VCO ซึ่งหาได้จาก

$$f_0 = (f_1 + f_2)/2$$

$$R_1 = R_0 [f_0 / (f_2 - f_1)]$$

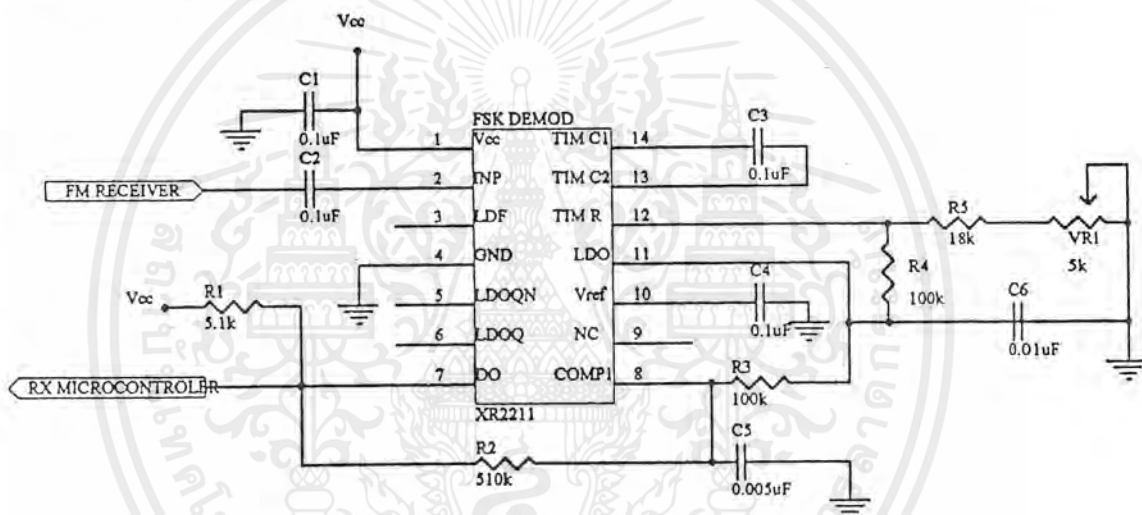
$$C_1 = C_0/4$$

สมการ (3.4) กรณีรูปแฉกมีค่าเท่ากับ 0.5

สมการที่(3.6) สำหรับค่า $R_f = 100 \text{ k}\Omega$ และค่า $R_0 = 510 \text{ k}\Omega$

ในค่าชี้ต (data sheet) ของ XR-2211 ได้กำหนดค่าอุปกรณ์เหล่านี้ สำหรับอัตราบอด 300 bps, f_1 เท่ากับ 1,070 เฮิรตซ์ และ $f_2 = 1,270$ เฮิรตซ์ ไว้แล้ว ซึ่งได้ค่าต่างๆดังนี้

$R_0 = 18 \text{ k}\Omega$, $R_1 = 100 \text{ k}\Omega$, $C_0 = 0.039 \mu\text{F}$, $C_1 = 0.01 \mu\text{F}$, $C_F = 0.005 \mu\text{F}$ ส่วนค่า R_f ใช้ค่า $100 \text{ k}\Omega$ เพื่อให้สอดคล้องกับสมการที่ 3.6



รูปที่ 3.8 วงจรดีมอดูเลตสัญญาณ เอฟ เอส เค

จากการออกแบบจะได้วงจรสำหรับการดีมอดูเลตสัญญาณ เอฟ เอส เค ดังรูปที่ 3.8 โดยค่า R_0 จะเลือกใช้ค่าความต้านทานแบบคงที่อนุกรมกับตัวต้านทานแบบปรับค่าได้เพื่อเราสามารถที่จะปรับค่าความถี่กลางของ VCO ให้ตรงกับค่าที่ต้องการ

3.3.3 โปรแกรมควบคุมการแสดงผล

แบ่งส่วนของโปรแกรมออกเป็นดังนี้

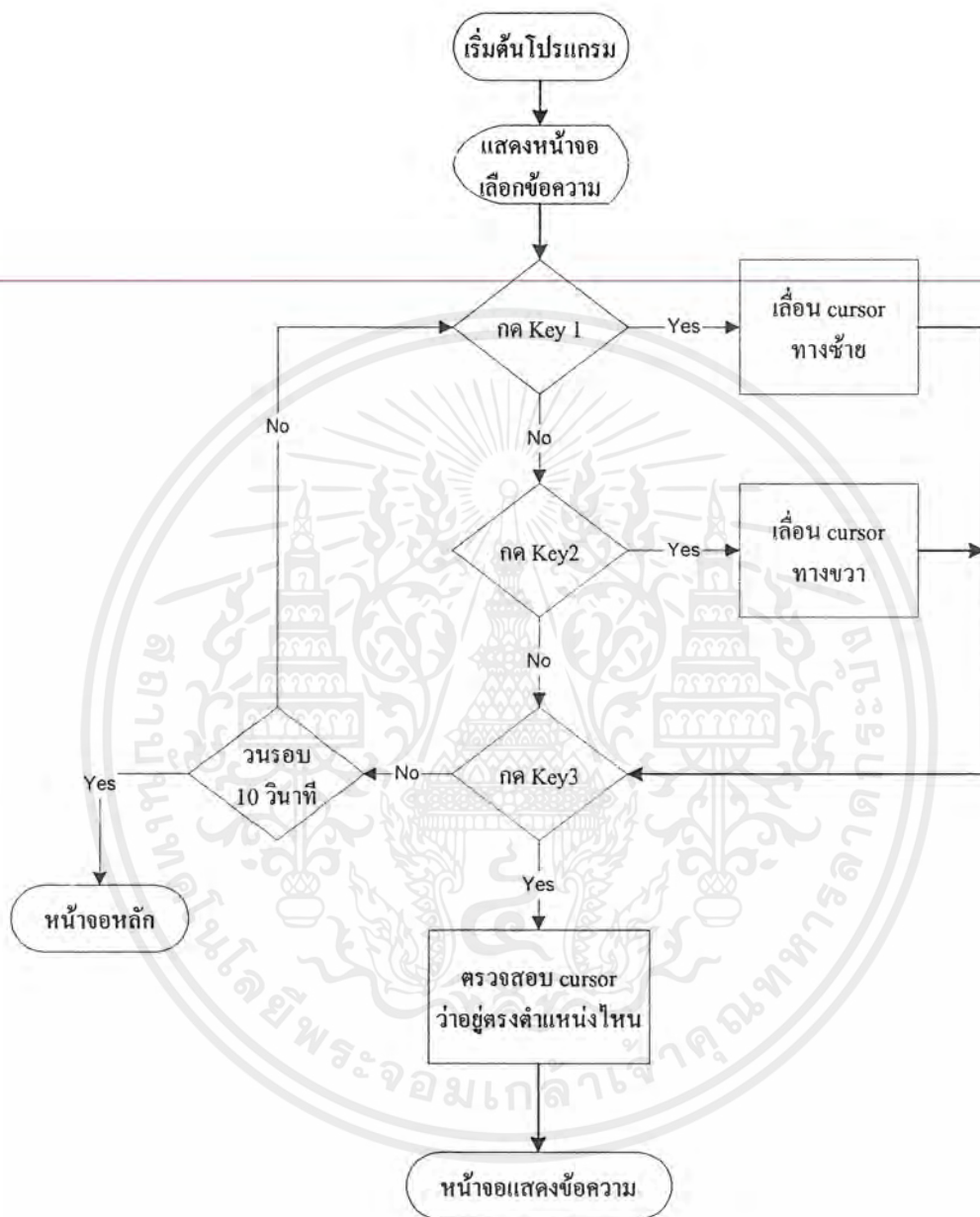
- โปรแกรมแสดงเมนู ใช้สำหรับเลือกว่าต้องการจะอ่านข้อความหรือลบข้อความ ซึ่งโฟลวชาร์ตของโปรแกรมส่วนนี้แสดงได้ดังนี้



รูปที่ 3.9 โฟลวชาร์ตของโปรแกรมเมนู

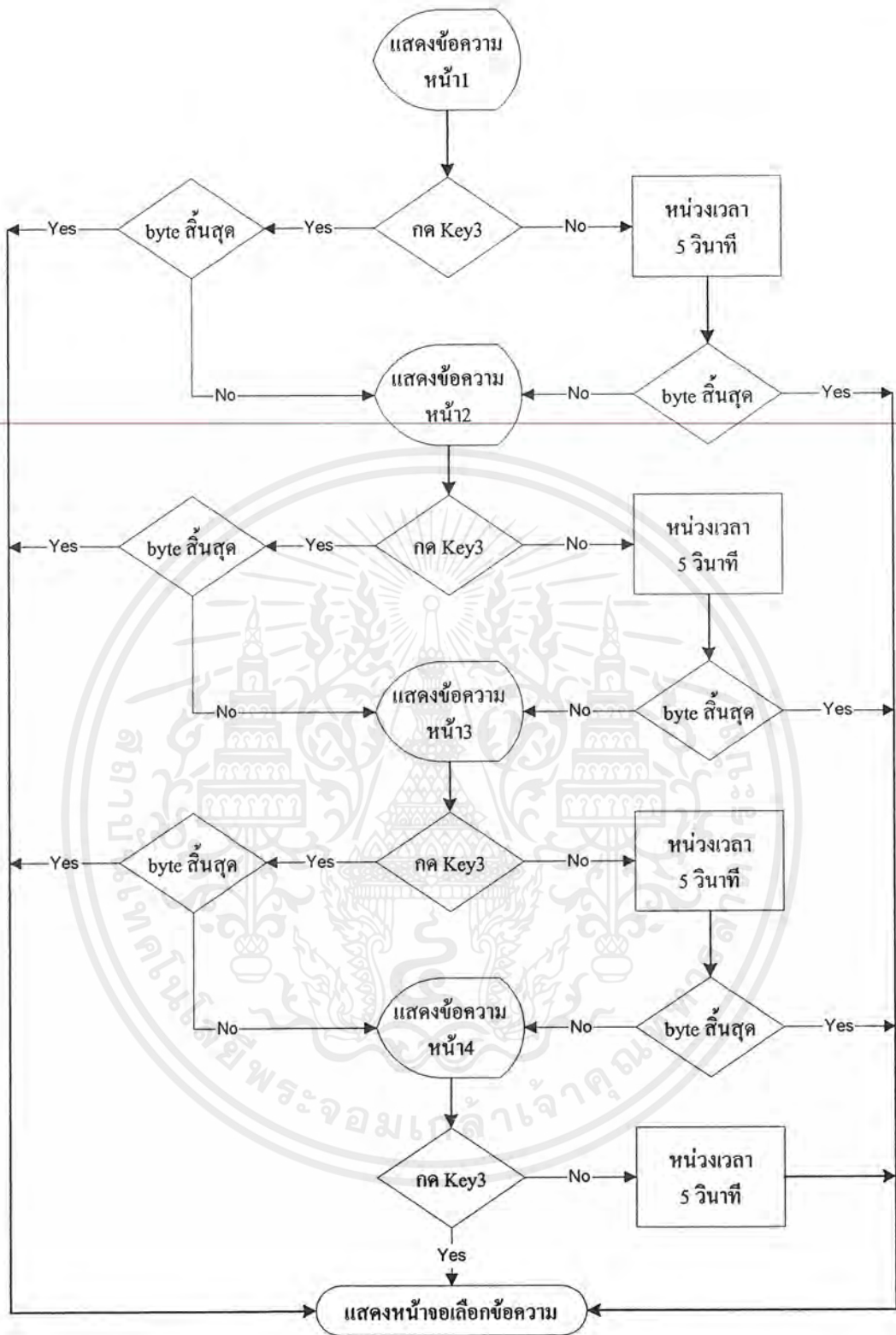
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โปรแกรมแสดงข้อความ ใช้เพื่อควบคุมเมื่อมีการกดคีย์ต่าง ๆ เพื่อดูข้อความที่ต้องการ ซึ่งโฟลวชาร์ตของ โปรแกรมส่วนนี้แสดงได้ดังนี้



รูปที่ 3.10 โฟลวชาร์ตของโปรแกรมควบคุมการแสดงผลข้อความ 1

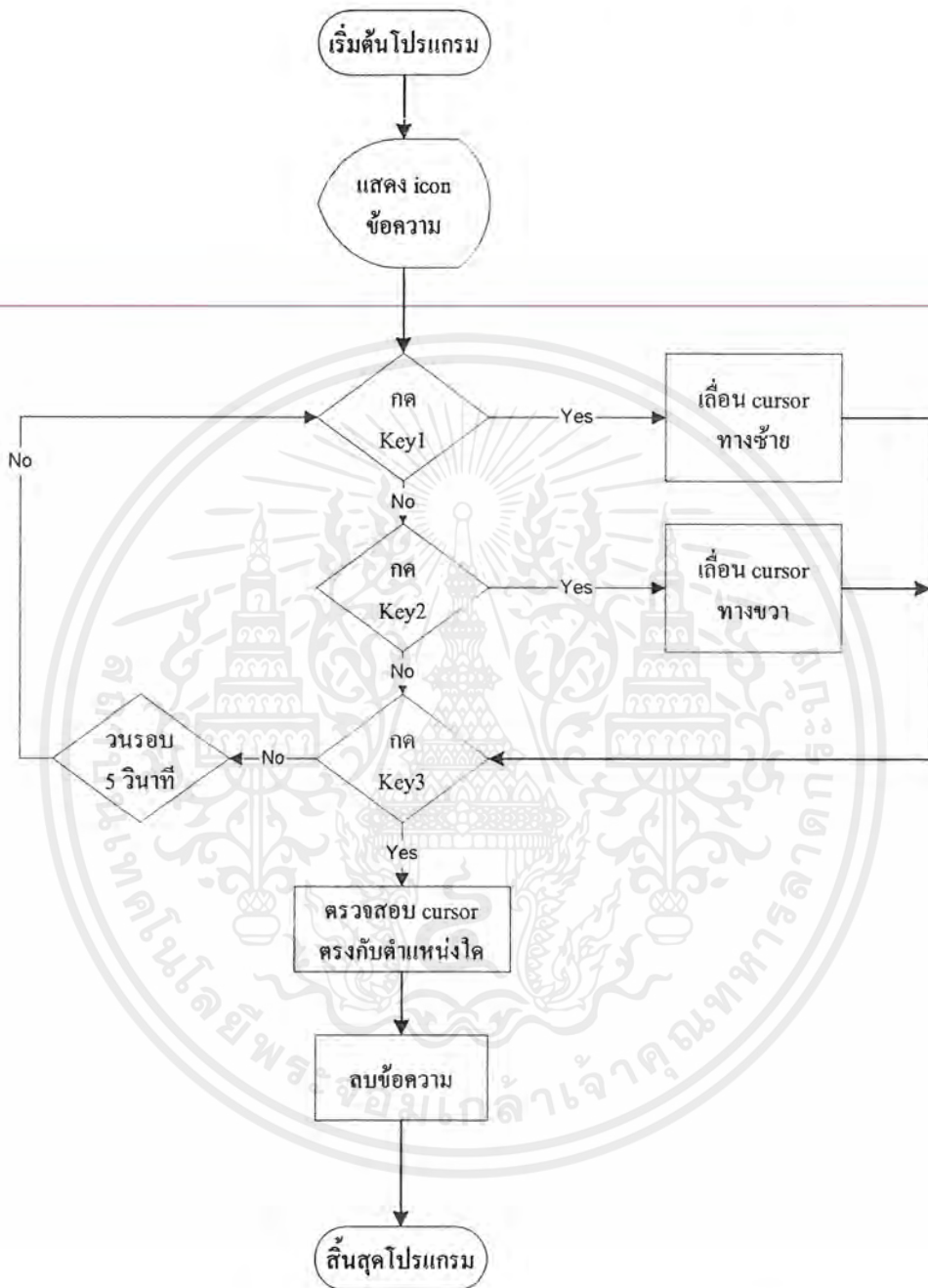
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 โฟลวชาร์ตของโปรแกรมควบคุมการแสดงผลข้อความ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

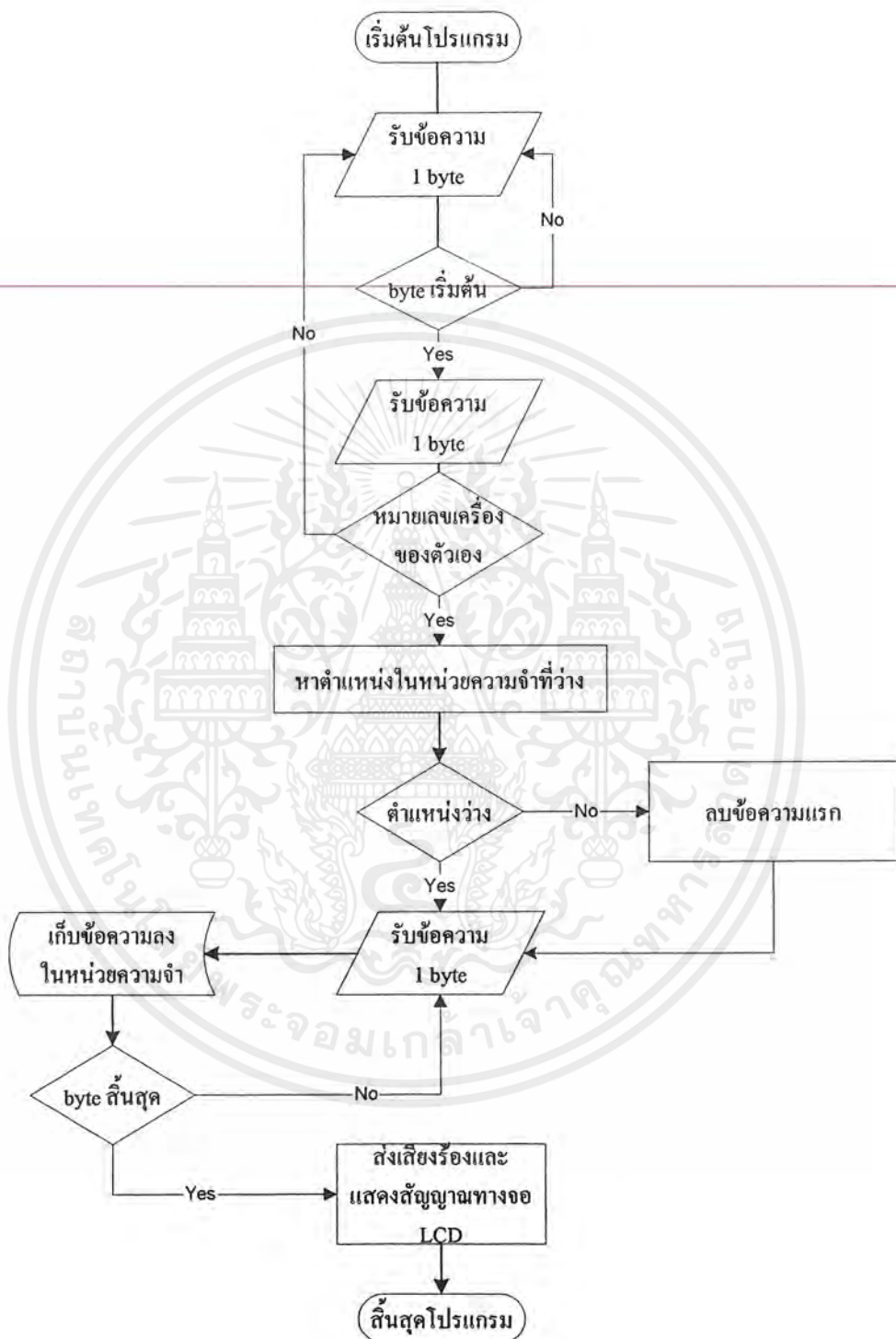
- โปรแกรมลบข้อความ เป็นโปรแกรมควบคุมการลบข้อความ โดยจะสามารถลบข้อความตามที่ต้องการได้ โปรแกรมส่วนนี้สามารถแสดงกระบวนการทำงาน ได้ดังโฟลวชาร์ตข้างล่างนี้



รูปที่ 3.12 โฟลวชาร์ตของโปรแกรมการลบข้อความ

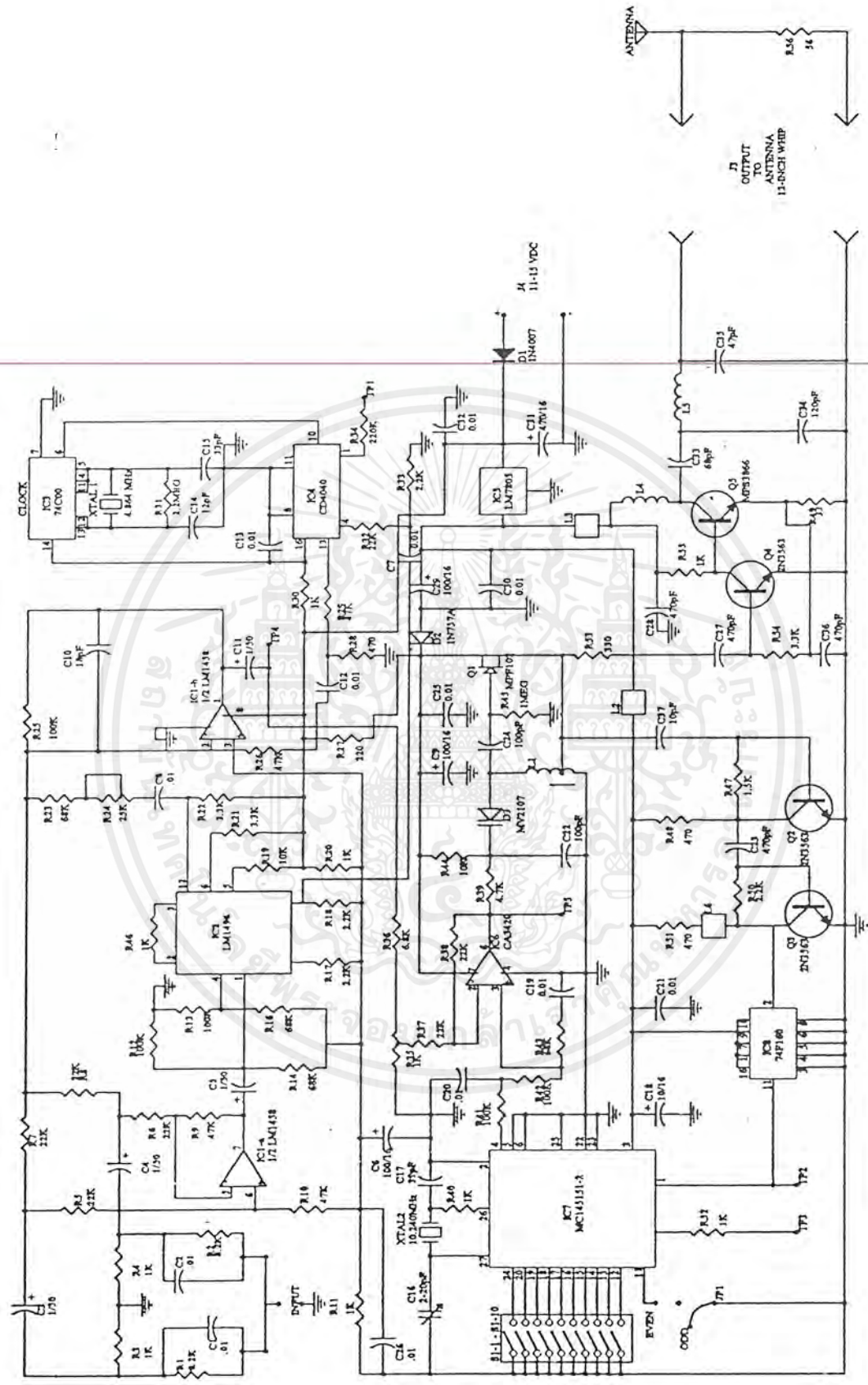
- โปรแกรมรับข้อความ เมื่อเครื่องรับข้อความเข้ามาแล้วจะทำการตรวจสอบว่าเป็นไบต์เริ่มต้นหรือไม่ถ้าไม่ใช่ก็จะเริ่มต้นรับข้อความ โดยตรวจสอบหมายเลขเครื่องของตัวเองก่อน ถ้าไม่ใช่

ก็จะไม่รับ และโปรแกรมนี้สามารถลบข้อความได้โดยอัตโนมัติเมื่อมีข้อความเข้ามาใหม่ในขณะที่ข้อความเดิมอยู่ โฟลวชาร์ตของโปรแกรมนี้แสดงได้ดังนี้



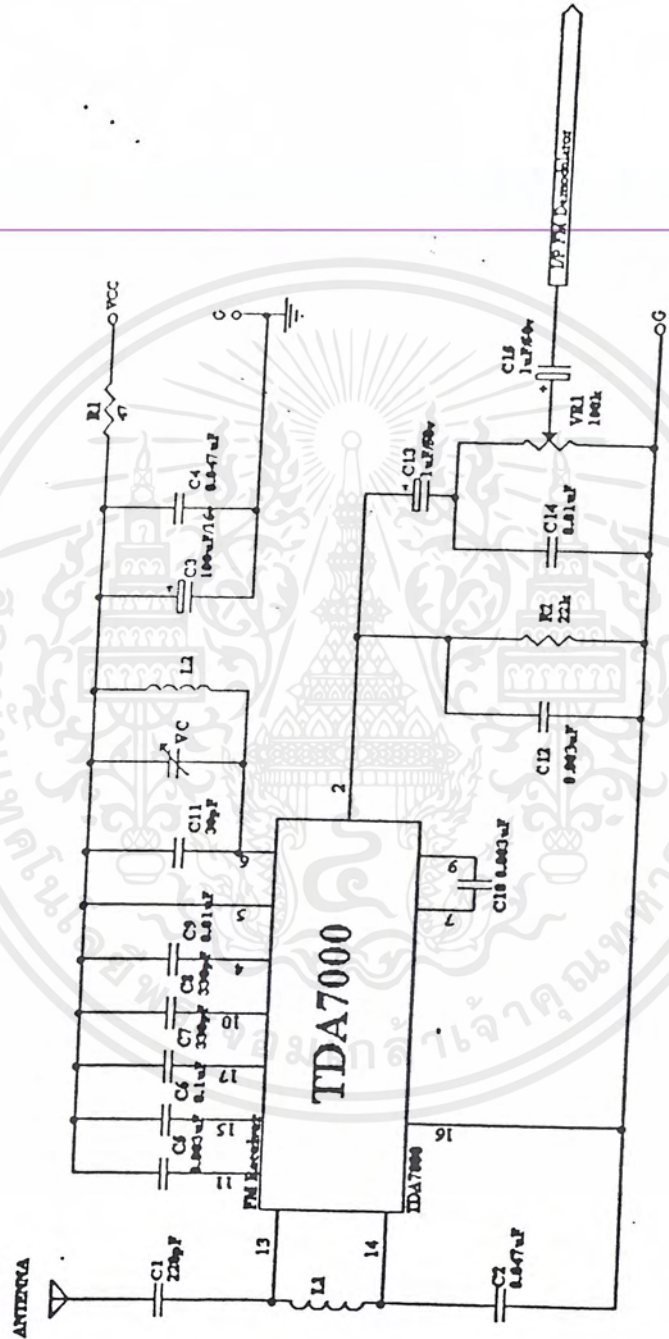
รูปที่ 3.13 โฟลวชาร์ตของโปรแกรมรับข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



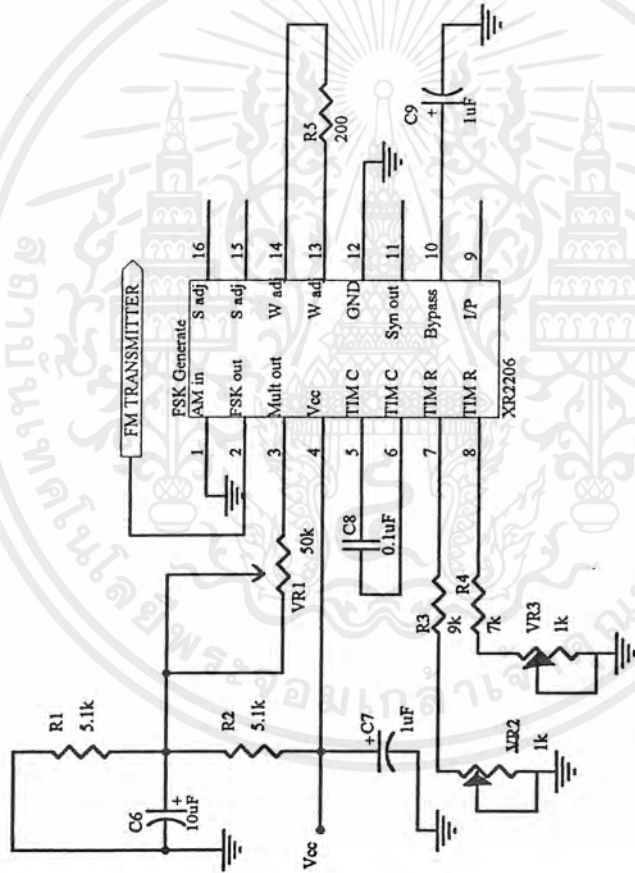
รูปที่ 3.14 วงจรเครื่องส่งเฟดเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 วงจรเครื่องรับเอฟเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



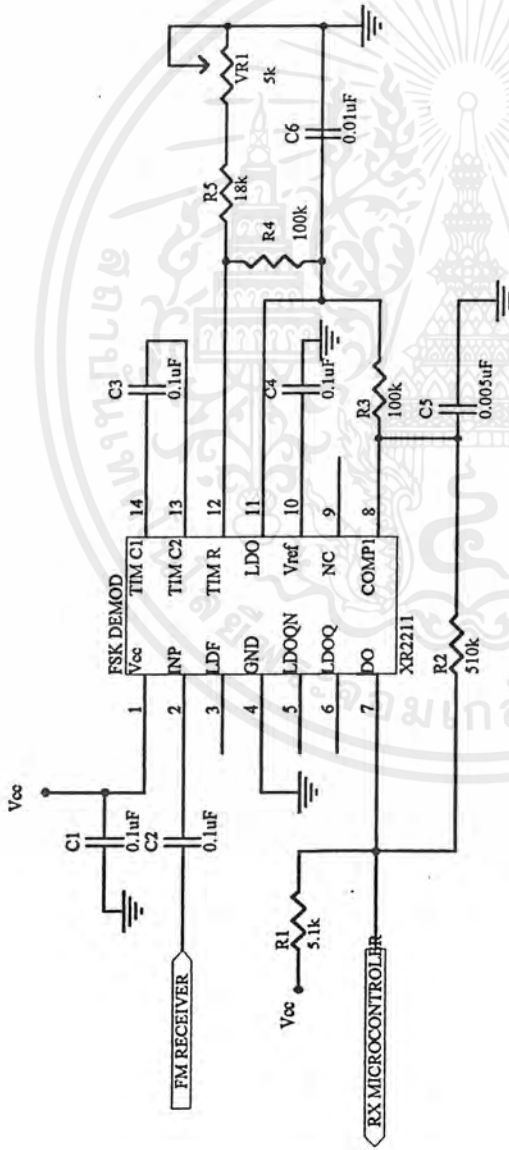
รูปที่ 3.16 วงจรเอฟเอสเค มอดูเลเตอร์

Title FSK Modulator

Size Number Revision

Date: 18-Oct-1999 Sheet of 4
File: A:\FSK MOD.SCH Drawn By:

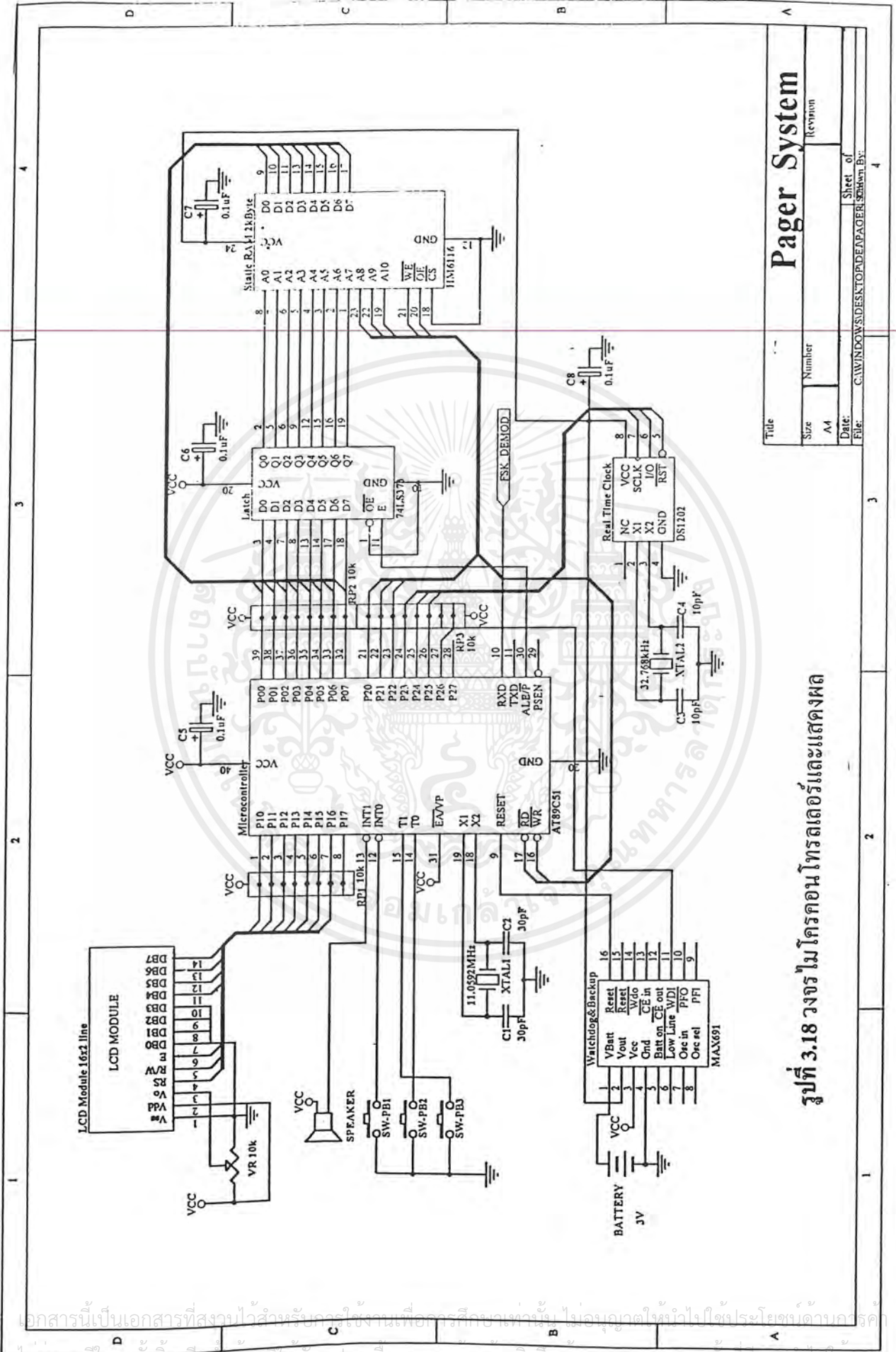
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 วงจรเอฟ เอส เค ดีมอดูเลเตอร์

Title		FSK Demodulator	
Size	Number	Revision	
B			
Date:	18-Oct-1999	Sheet of	4
File:	C:\WINDOWS\FSKDEMO.SCH	Drawn By:	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามแก้ไขเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 วงจรไมโครคอนโทรลเลอร์และแสดงผล

Title		Revision	
Size	Number		
A4			
Date:	Sheet of		
File:	C:\WINDOW\DESKTOP\DEFPAGER.SCH	By:	

บทที่ 4

การทดลองและผลการทดลอง

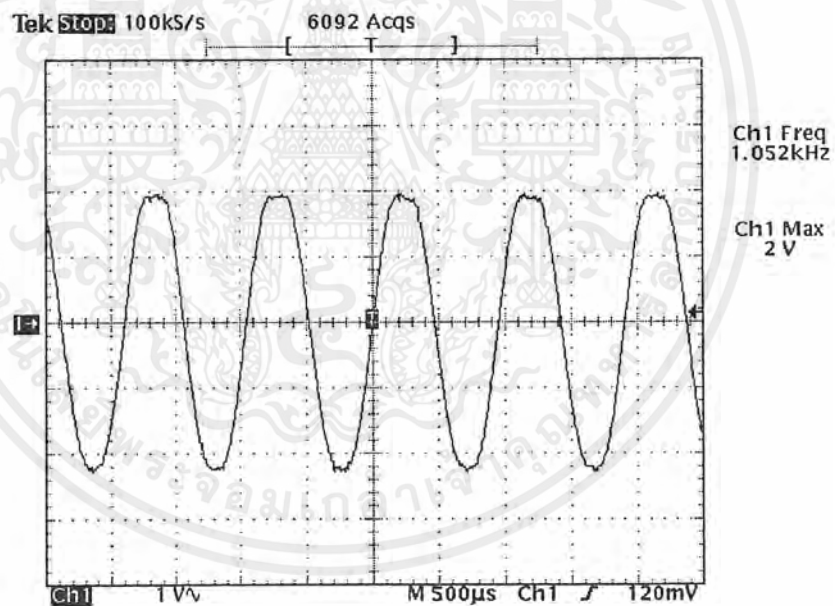
4.1 ขั้นตอนการทดลองและผลการทดลองของชุดมอดูเลเตอร์

4.1.1 ขั้นตอนการทดลอง

- ต่อวงจรเฟสแอสเค มอดูเลเตอร์ที่แสดงดังรูปที่ 3.6
- ป้อนสัญญาณลอจิก “1” ซึ่งมีระดับแรงดัน 2 โวลต์เข้าที่อินพุตของเฟสแอสเค มอดูเลเตอร์ จากนั้นทำการวัดสัญญาณที่เอาต์พุต
- ป้อนสัญญาณลอจิก “0” ซึ่งมีระดับแรงดัน 0 โวลต์เข้าที่อินพุตของเฟสแอสเค มอดูเลเตอร์ จากนั้นทำการวัดสัญญาณที่เอาต์พุต

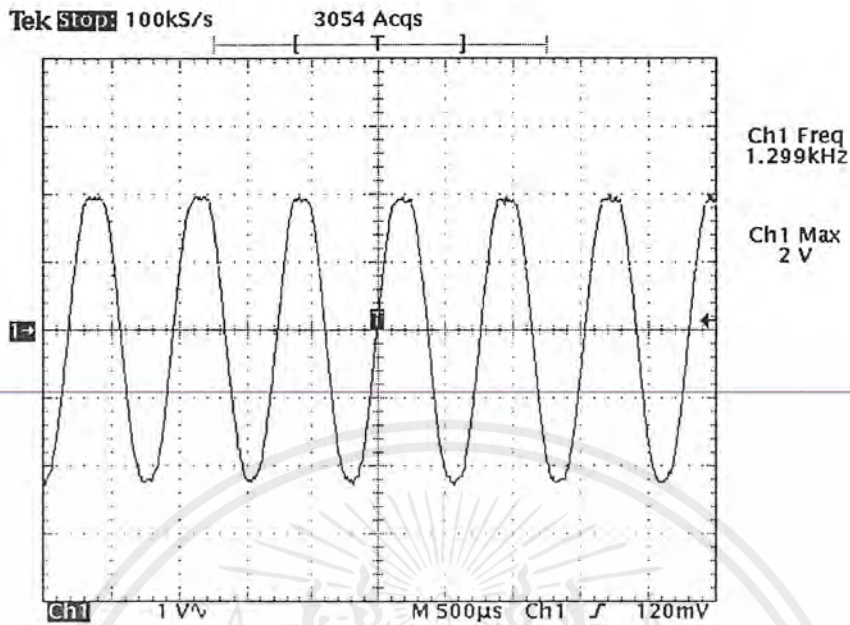
4.1.2 ผลการทดลอง

- เมื่อป้อนสัญญาณที่เป็น “1” จะได้ความถี่มาร์ค = 1.052 กิโลเฮิรตซ์ ซึ่งมีสัญญาณดังรูปต่อไปนี้



รูปที่ 4.1 สัญญาณความถี่ที่ได้จากการมอดูเลตสัญญาณมาร์ค

- เมื่อป้อนสัญญาณที่เป็น “0” จะได้ความถี่สเปซ = 1.299 กิโลเฮิรตซ์ ซึ่งมีสัญญาณดังรูปต่อไปนี้



รูปที่ 4.2 สัญญาณความถี่ที่ได้จากการมอดูเลตสัญญาณสเปซ

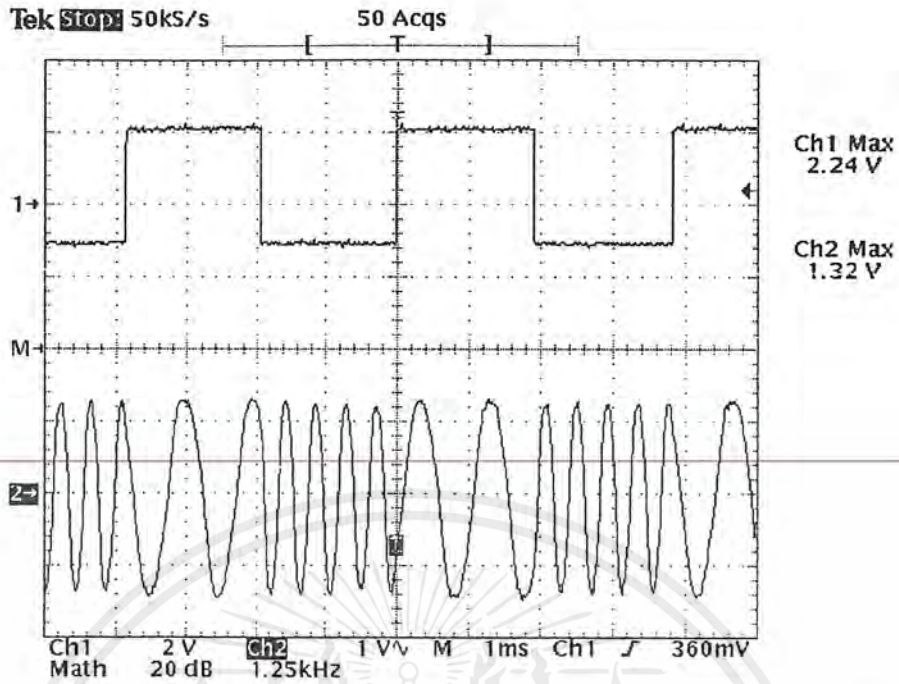
4.2 ขั้นตอนการทดลองและผลการทดลองในการมอดูเลชันแบบเอฟเอสเค

4.2.1 ขั้นตอนการทดลอง

- คิววงจรเอฟ เอส เคมอดูเลเตอร์
- ป้อนสัญญาณพัลส์เข้าที่อินพุตของวงจร
- วัดสัญญาณที่เอาต์พุตเปรียบเทียบกับอินพุตของวงจร

4.2.2 ผลการทดลอง

จะได้กราฟดังรูป



รูปที่ 4.3 รูปแสดงสัญญาณอินพุต (Ch1) กับ รูปแสดงสัญญาณเอาต์พุตของวงจรเฟสเคมอดูเลชั่น

4.3 ขั้นตอนการทดลองและผลการทดลองของชุดมอดูเลเตอร์

4.3.1 ขั้นตอนการทดลอง

- ค่อยวงจรเฟสเคมอดูเลเตอร์ ที่แสดงดังรูปที่ 3.8
- นำเอาต์พุตของวงจรมอดูเลเตอร์ในการทดลองที่ผ่านมา มาต่อเข้ากับอินพุตของวงจรมอดูเลเตอร์ จากนั้นป้อนสัญญาณมาร์คเข้าที่อินพุตของวงจรมอดูเลเตอร์ ทำการวัดสัญญาณที่เอาต์พุตของมอดูเลเตอร์
- ทำการป้อนสัญญาณสเปซเข้าที่อินพุตของวงจรมอดูเลเตอร์ แล้ววัดสัญญาณที่เอาต์พุตของมอดูเลเตอร์

4.3.2 ผลการทดลอง

- เมื่อป้อนสัญญาณมาร์คที่อินพุตของมอดูเลเตอร์ จะ ได้สัญญาณมาร์คที่เอาต์พุตของมอดูเลเตอร์
- เมื่อป้อนสัญญาณสเปซที่อินพุตของมอดูเลเตอร์ จะ ได้สัญญาณสเปซที่เอาต์พุตของมอดูเลเตอร์

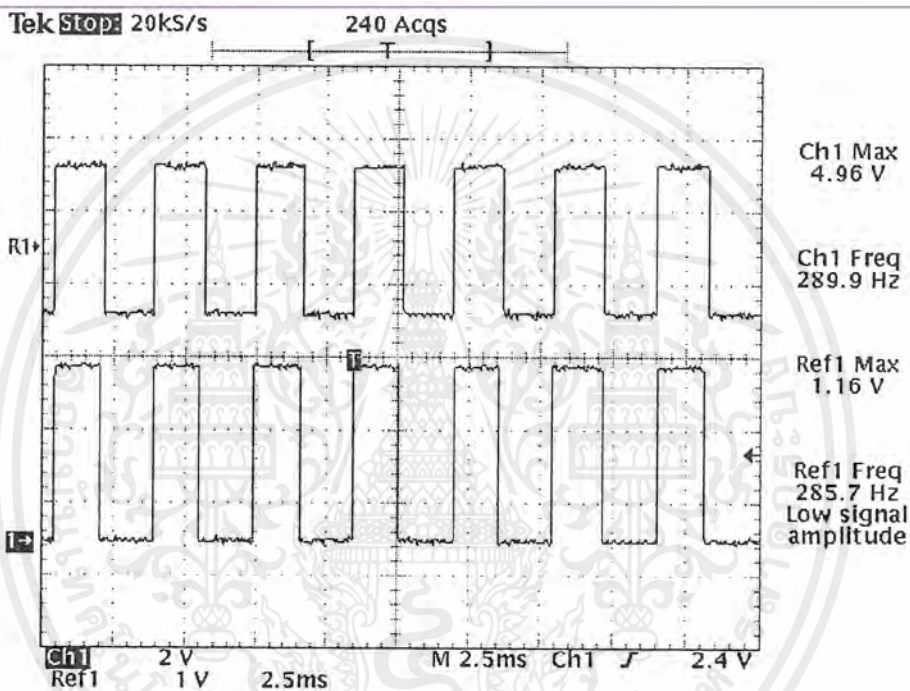
4.4 ขั้นตอนการทดลองและผลการทดลองของชุดมอดูเลเตอร์และชุดดีมอดูเลเตอร์

4.4.1 ขั้นตอนการทดลอง

- ค่อยวงจรมอดูเลเตอร์ และดีมอดูเลเตอร์

- ทำการเชื่อมวงจรทั้งสองเข้าด้วยกัน โดยการต่อเอาที่พุดของวงจรมอดูเลเตอร์ เข้ากับอินพุตของวงจรมอดูเลเตอร์
- ทำการป้อนสัญญาณพัลส์เข้าที่อินพุตของวงจรมอดูเลเตอร์
- วัดสัญญาณที่เอาที่พุดของวงจรมอดูเลเตอร์
- ทำการเปรียบเทียบสัญญาณก่อนเข้าวงจรมอดูเลเตอร์กับสัญญาณที่ผ่านวงจรมอดูเลเตอร์ และวงจรมอดูเลเตอร์

4.4.2 ผลการทดลอง



รูปที่ 4.4 แสดงสัญญาณพัลส์ก่อนเข้าวงจรมอดูเลเตอร์ (R1) เปรียบเทียบกับสัญญาณที่เอาที่พุดของวงจรมอดูเลเตอร์ (Ch1)

4.5 ขั้นตอนการทดลองและผลการทดลองของชุดเครื่องส่งเอฟ เอ็ม

4.5.1 ขั้นตอนการทดลอง

- ค่อวงจรเครื่องส่งเอฟ เอ็ม ดังรูปที่3.5
- ป้อนสัญญาณเสียงเข้าทางอินพุต
- ปรับแต่งความถี่ของวงจรโดยการปรับจูนที่คิพสวิทช์ วัดความถี่ที่เอาที่พุดของวงจร
- นำเครื่องรับวิทยุเอฟ เอ็ม มาวางไว้ใกล้ๆ เครื่องส่ง แล้วเปิดเครื่องรับให้เสียงดังพอสมควร และหมุนปรับความถี่บนหน้าปัทม์เครื่องรับจนสามารถรับสัญญาณเสียง ที่ตรงกับที่อินพุตได้

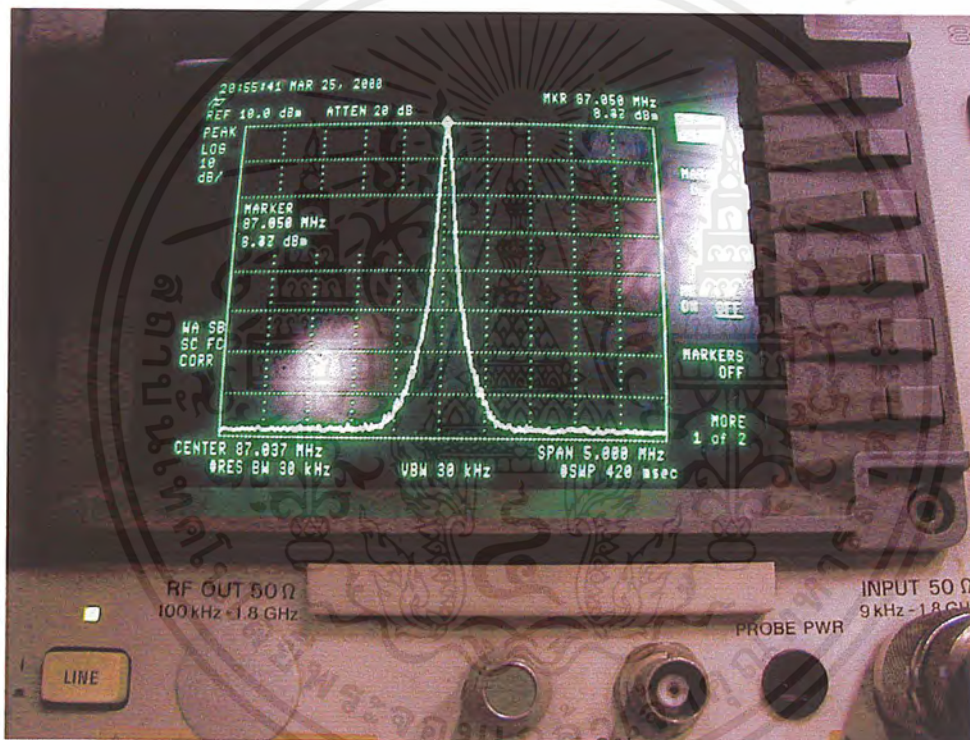
4.5.2 ผลการทดลอง

สามารถรับสัญญาณเสียงจากเครื่องรับวิทยุได้ โดยสัญญาณเสียงที่รับได้ตรงกับที่เครื่องส่งและเครื่องรับสามารถรับสัญญาณเสียงที่ความถี่ตรงกับความถี่ของทางด้านเครื่องส่งได้

4.6 การวัดสเปกตรัมของเครื่องส่ง

4.6.1 ขั้นตอนการทดลอง

- ต่อบางจรเครื่องส่งเอฟเอ็มเข้ากับเครื่องสเปกตรัมอนาไลเซอร์
- วัดสเปกตรัมที่ เซ็นเตอร์เฟรควเอนซี ที่ 87.00 MHz



รูปที่ 4.5 แสดงสเปกตรัมของเครื่องส่งเอฟเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 ขั้นตอนการทดลองและผลการทดลองของสายอากาศ

ในการทดลองวัดผลของสายอากาศได้แบ่งออกเป็นการทดลองวัดค่า S-พารามิเตอร์ (หน่วยเป็น dB) , SWR (หน่วยเป็น dB) และอินพุตอิมพีแดนซ์(หน่วยเป็น โอห์ม)

การทดลองวัดค่าดังกล่าวนี้จะใช้เครื่องเน็ตเวิร์คแอนาไลเซอร์เป็นเครื่องวัด ดังรูปที่ 4.6 อุปกรณ์ที่ใช้ในการวัดผลการทดลองคือ

1. เครื่องเน็ตเวิร์คแอนาไลเซอร์(Network Analyzer)
2. คอนเนคเตอร์ชนิด short
3. สายอากาศ

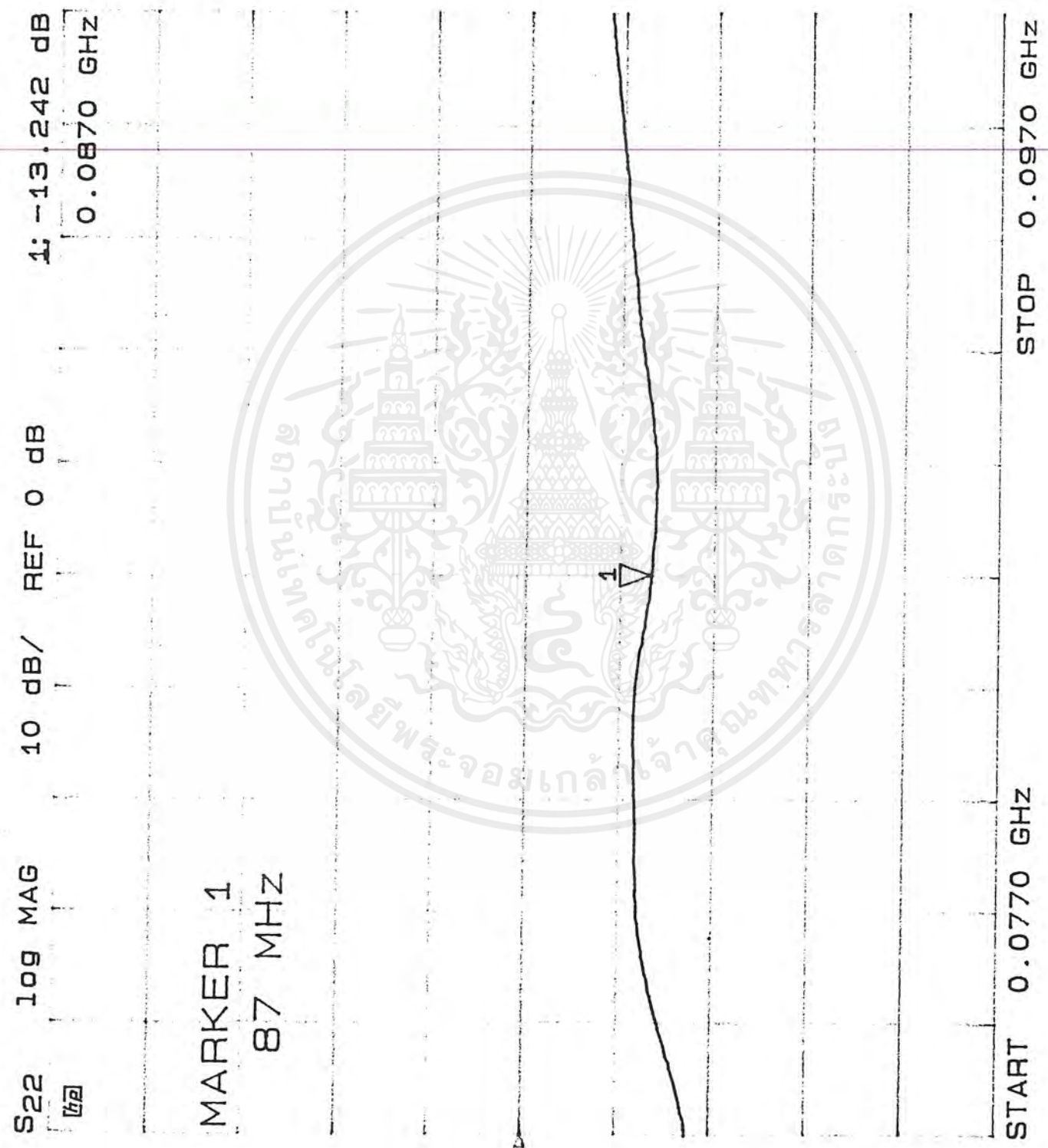
4.7.1 ขั้นตอนการทดลอง

- ทำการปรับเครื่องเน็ตเวิร์คแอนาไลเซอร์ให้ใช้งานได้ตามมาตรฐาน โดยใช้คอนเนคเตอร์ชนิด short
- สำหรับการวัดที่ความถี่ 87.00 MHz จะปรับเน็ตเวิร์คแอนาไลเซอร์ให้มีการกวาดความถี่ระหว่าง 77.00 MHz ถึง 97.00 MHz
- ต่อสายอากาศเข้ากับเครื่องเน็ตเวิร์คแอนาไลเซอร์
- ทำการวัดค่า



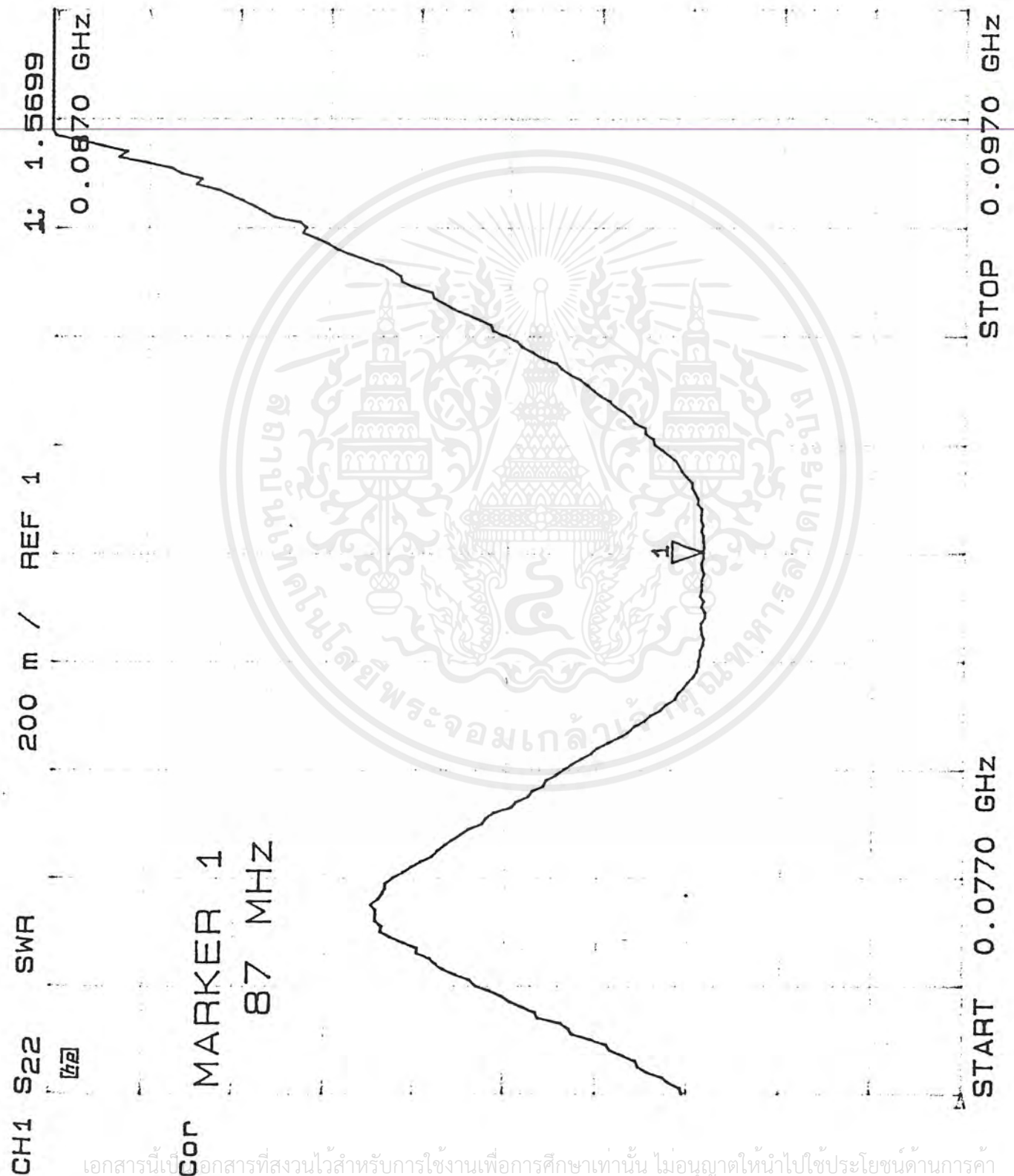
รูปที่ 4.6 เครื่องเน็ตเวิร์คแอนาไลเซอร์

รูปที่ 4.7 ผลการวัด S-พารามิเตอร์ของสายอากาศ



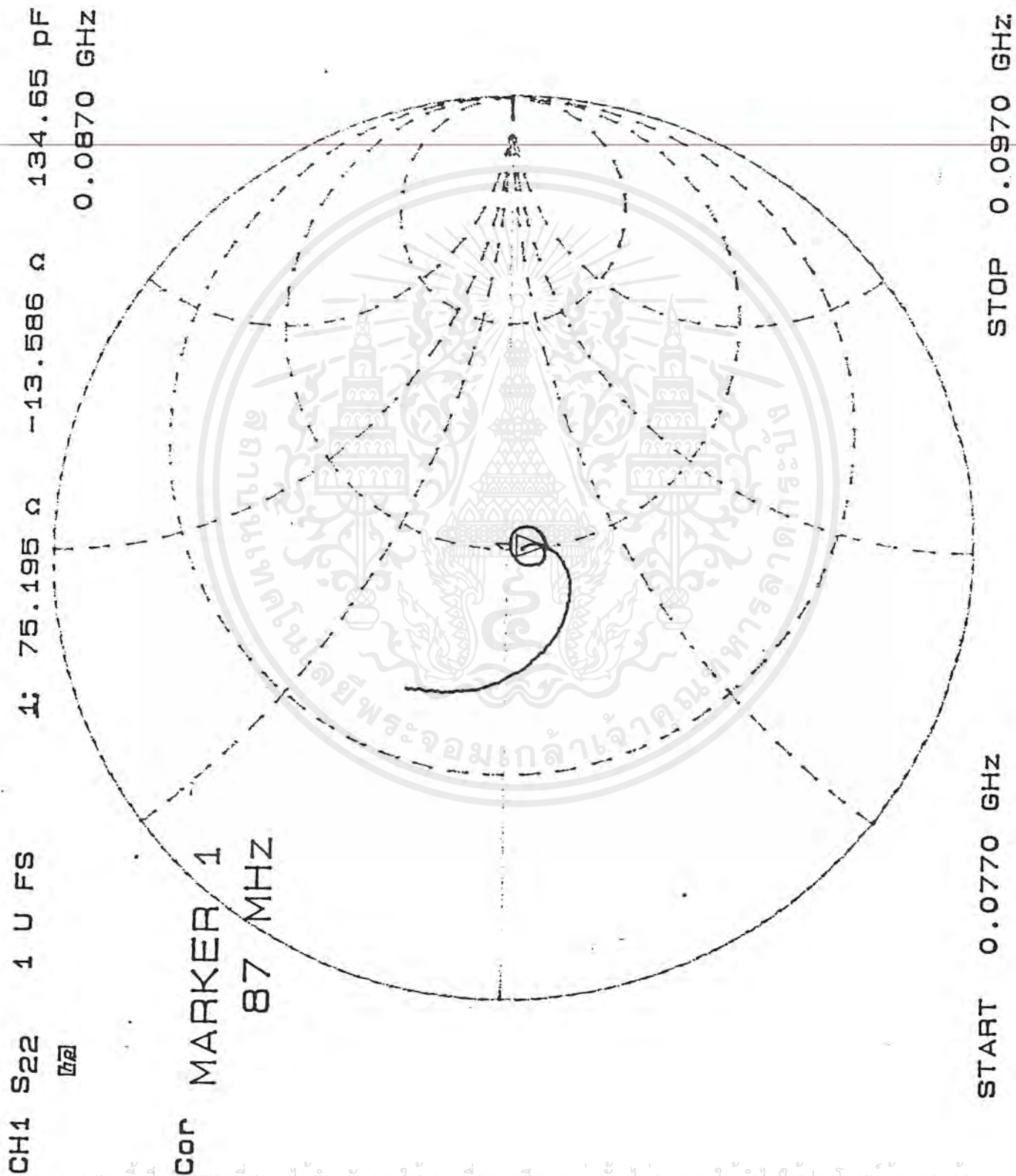
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.8 ผลการวัด SWR ของสายอากาศ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.9 ผลการวัด อินพุตอิมพีแดนซ์



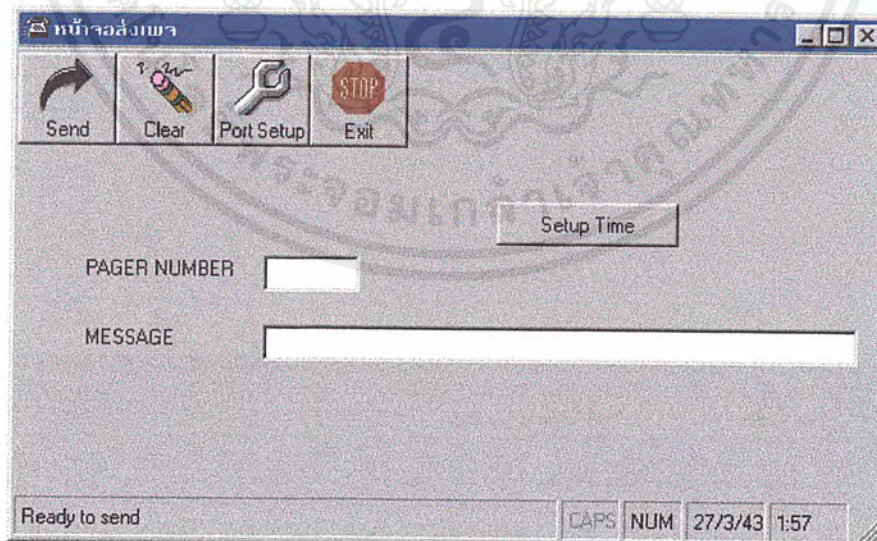
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 ผลการทดลองของโปรแกรมเครื่องส่ง

4.8.1 ผลการรันโปรแกรมเครื่องส่งในส่วนของฟังก์ชันการทำงานต่างๆ แสดงได้ดังรูป

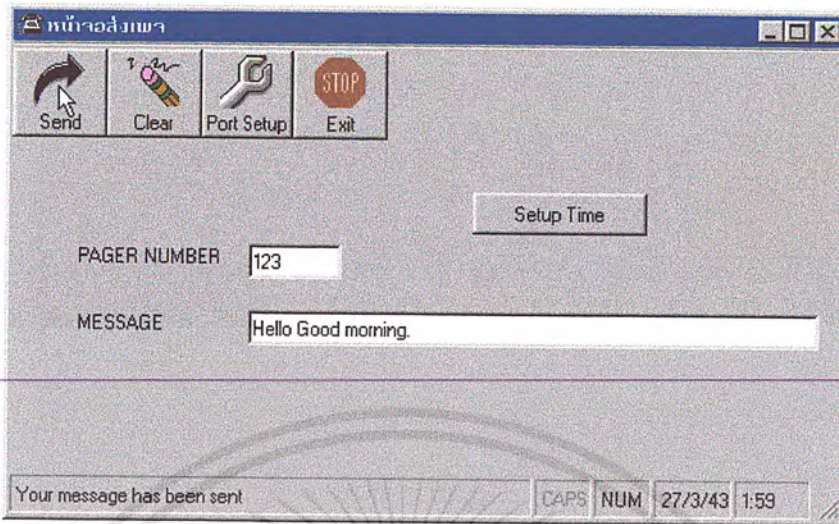


รูปที่ 4.10 แสดงหน้าจอหลักเมื่อเริ่มต้น โปรแกรม

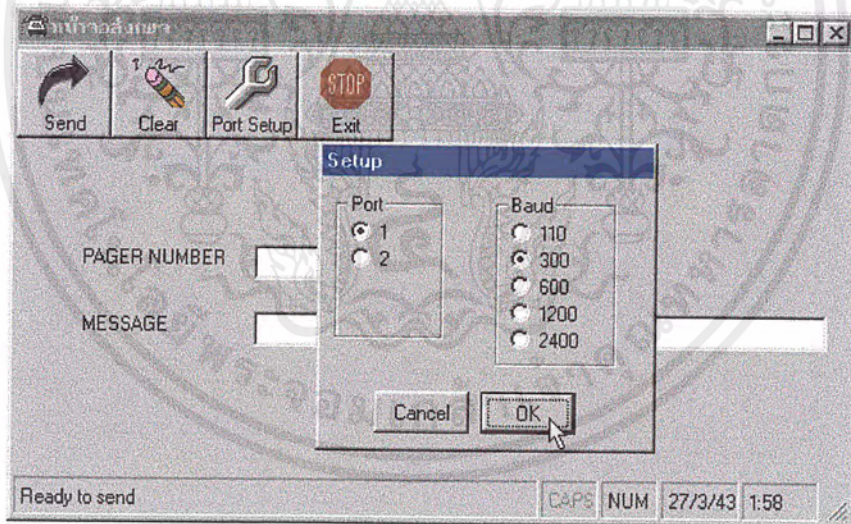


รูปที่ 4.11 แสดงหน้าจอส่งเพจขณะรอรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

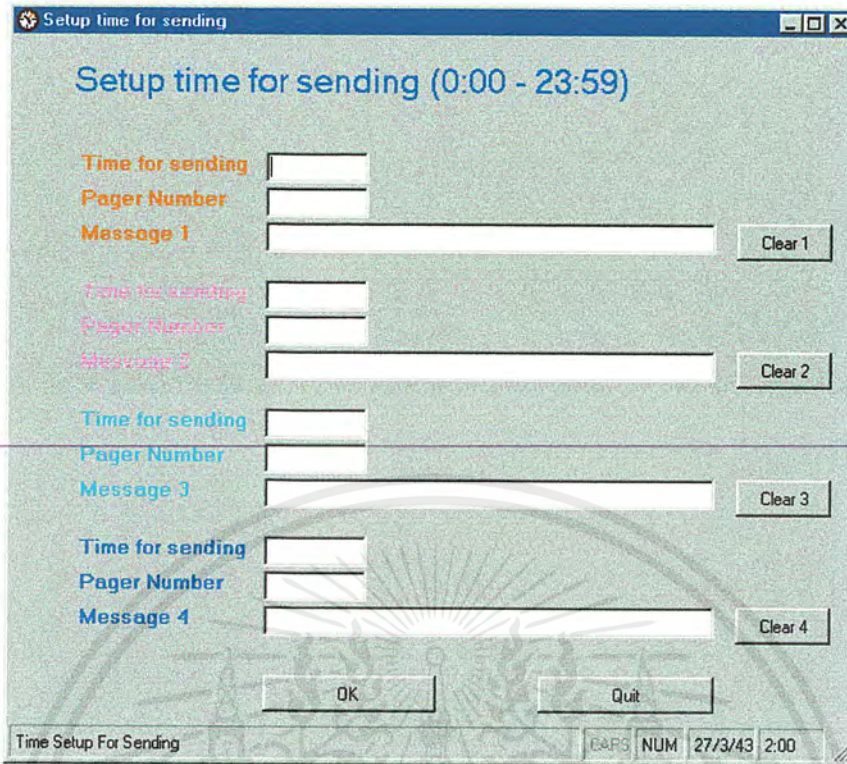


รูปที่ 4.12 แสดงหน้าจอส่งเพจเมื่อส่งข้อความเสร็จ



รูปที่ 4.13 แสดงหน้าจอเซตอัพสำหรับเซตพอร์ตอนุกรม และค่าบอดเรท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

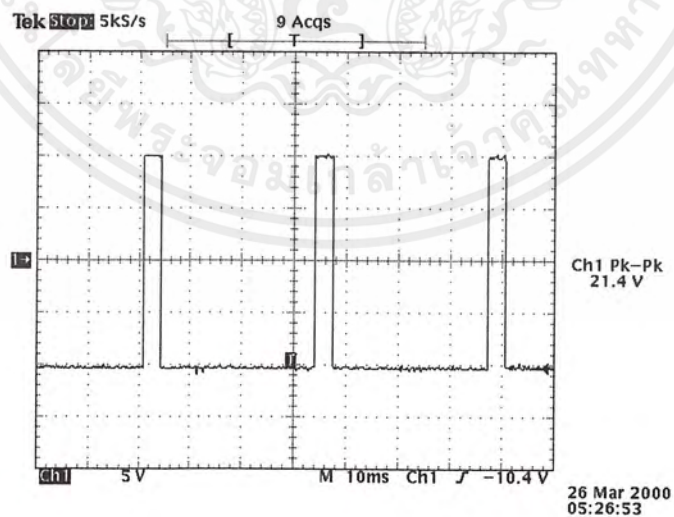


รูปที่ 4.14 แสดงหน้าจอสำหรับการส่งข้อความแบบตั้งเวลาส่ง

4.8.2 การวัดสัญญาณเอาต์พุตที่เป็นส่วนของเฟรมข้อมูลต่างๆ

ส่วนของเฟรมข้อมูลต่างๆ ที่วัดได้จะแสดงดังรูปต่อไปนี้

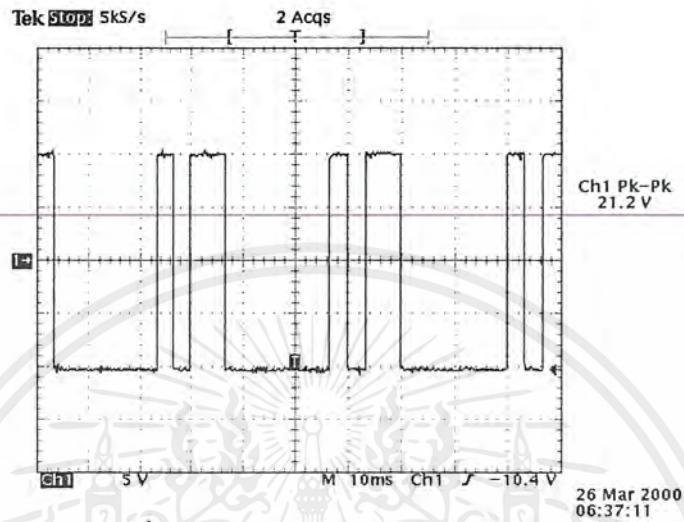
- สตาร์ทบิต เป็นบิตที่บอกทางเครื่องรับว่าขณะนี้ ได้มีการส่งข้อมูลมาแล้ว



รูปที่ 4.15 แสดงสตาร์ทบิตของเฟรมข้อมูล

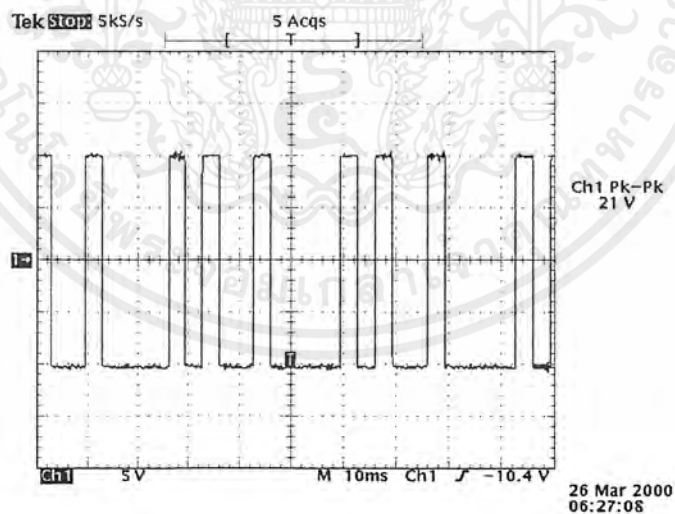
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สตาร์ทไบนารี เป็นไบนารีที่บอกเครื่องรับว่ามีการส่งข้อความมาแล้ว ในที่นี้จะใช้รหัส ASCII ของอักขระ '~' หรือ 7Eh



รูปที่ 4.16 แสดงสตาร์ทไบนารีของเฟรมข้อมูล

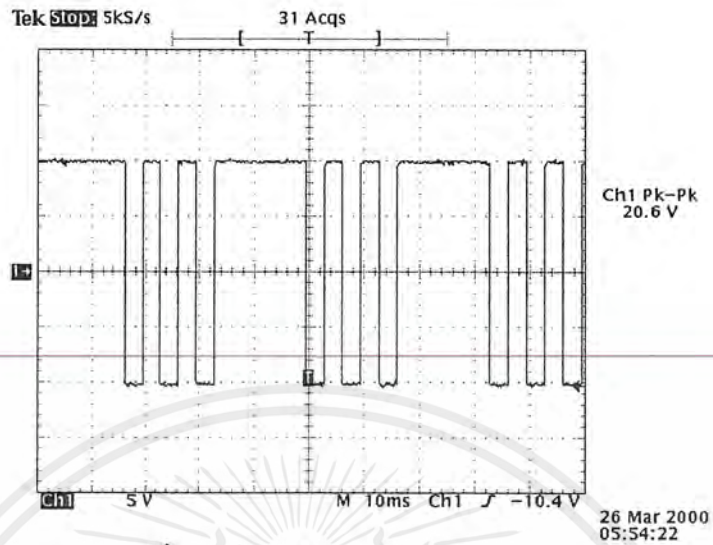
- แอดเดรสของเพจเจอร์ เป็นข้อมูลสำหรับกำหนดหมายเลขเครื่องของเพจเจอร์ ถ้าหมายเลขเครื่องที่ส่งมาไม่ตรงกับเพจเจอร์ตัวใดเพจเจอร์ตัวนั้นจะไม่รับข้อความ ที่แสดงในรูปที่ 4.17 เป็นหมายเลข 123



รูปที่ 4.17 แสดงเฟรมข้อมูลที่ เป็นหมายเลข (123) ของเครื่องเพจเจอร์

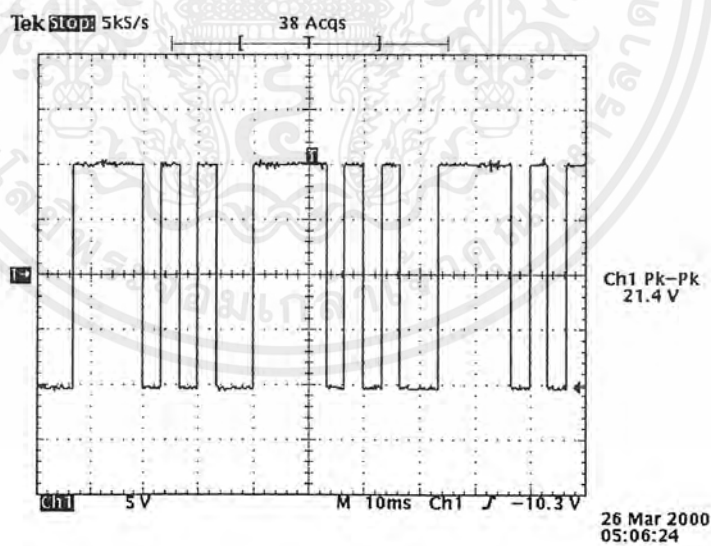
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ตัวอย่างเฟรมข้อมูลตัวอักษร “A” เป็นตัวอย่างของข้อมูลที่ถูกลำส่งออกไป ถ้าข้อมูลเป็นข้อความอักขระแต่ละตัวก็จะมีลักษณะเช่นเดียวกัน



รูปที่ 4.18 แสดงเฟรมของอักขระ “A”

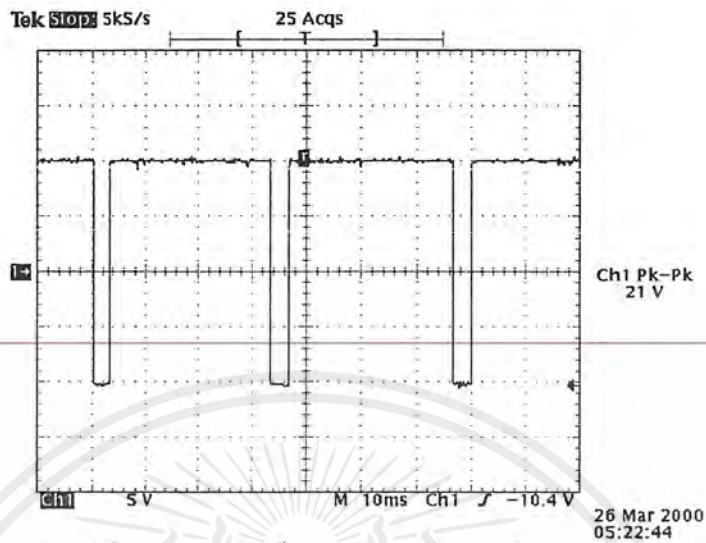
- เฟรมสิ้นสุดการส่งข้อมูล เป็นเฟรมที่บอกให้เครื่องรับรู้ว่าข้อความที่ส่งมาได้สิ้นสุดแล้ว ในที่นี้จะใช้รหัส ASCII ที่มีค่า 0Dh



รูปที่ 4.19 แสดงเฟรมสิ้นสุดการส่งข้อความ

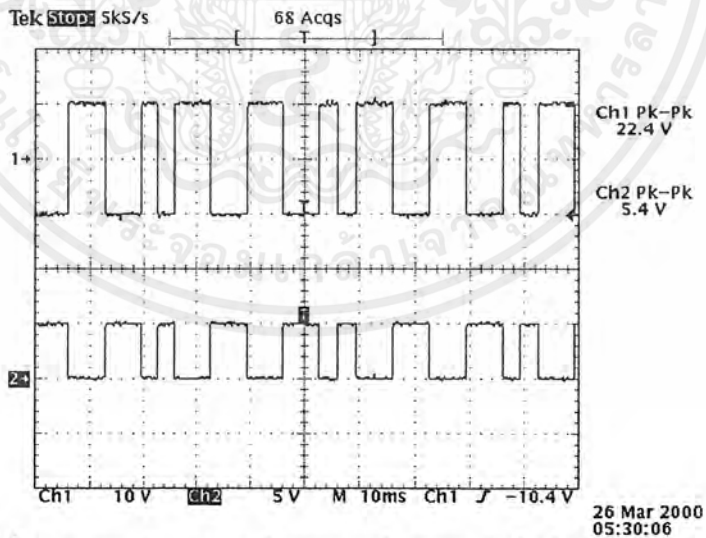
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สติอปบิต เป็นบิตที่ให้เครื่องรับรู้ว่าจบการส่งเฟรมข้อมูลหนึ่งๆ แล้วตามมาตรฐาน RS-232



รูปที่ 4.20 แสดงบิตสิ้นสุดของเฟรมข้อมูลหนึ่งๆ

- สัญญาณเอาต์พุตจากพอร์ตอนุกรม (Ch1)เปรียบเทียบกับสัญญาณเอาต์พุตของสัญญาณที่ผ่าน ไอซี MAX232 (Ch2)



รูปที่ 4.21 แสดงสัญญาณเอาต์พุตของพอร์ตอนุกรมกับ ไอซี MAX232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

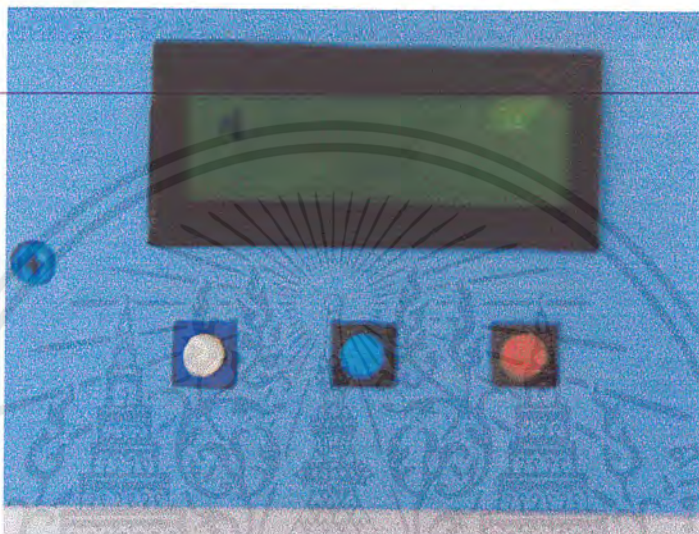
4.9 ขั้นตอนการทดลองและผลการทดลองของชุดแสดงผล

4.9.1 ขั้นตอนการทดลอง

- ต่อวงจรแสดงผล
- เขียนโปรแกรมเพื่อเซตสถานะเริ่มต้นให้กับ LCD module
- เขียนโปรแกรมเพื่อควบคุมการทำงานและการแสดงผลของอุปกรณ์แสดงผล

4.9.2 ผลการทดลอง

- เมื่อไม่มีข้อความเข้ามาเครื่องรับจะอยู่ในสภาวะค้างรูปตลอดเวลา



รูปที่ 4.22 รูปจอแสดงผลในขณะไม่มีการใช้งาน

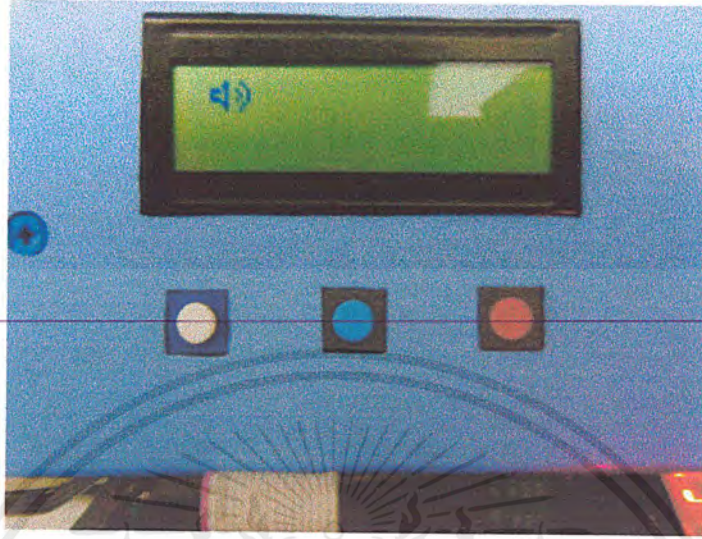
- เมื่อได้ทำการลบข้อความเครื่องจะแสดงว่าได้ลบข้อความแล้ว



รูปที่ 4.23 แสดงข้อความ ได้ทำการลบข้อความแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อมีข้อความเข้ามาจะมีเสียงดังจากบัสเซอร์และที่หน้าจอจะเป็นดังรูป



รูปที่ 4.24 แสดงหน้าจอเมื่อมีข้อความเข้ามา

- หน้าจอสำหรับเลือกอ่านข้อความ



รูปที่ 4.25 หน้าจอเลือกข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อทำการอ่านข้อความที่มีข้อมูลเกิน 1 หน้า



รูปที่ 4.26 ข้อความหน้าแรก



รูปที่ 4.27 ข้อความหน้าที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

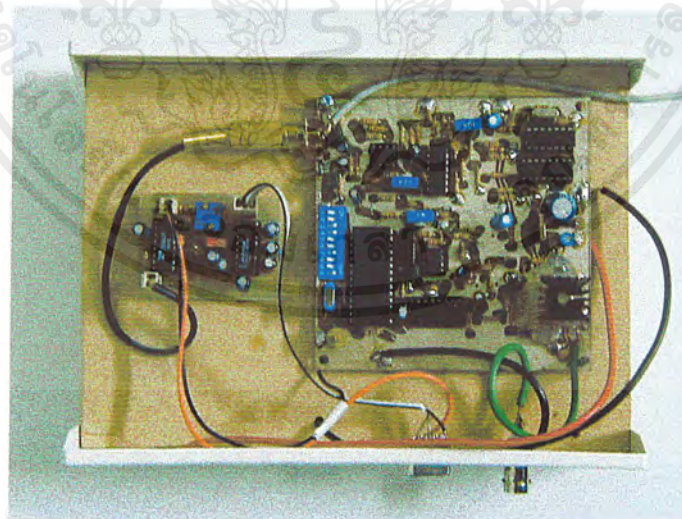
- เมื่อไม่มีข้อความในเพจเจอร์



รูปที่ 4.28 หน้าจอแสดงว่าไม่มีข้อความในเครื่อง

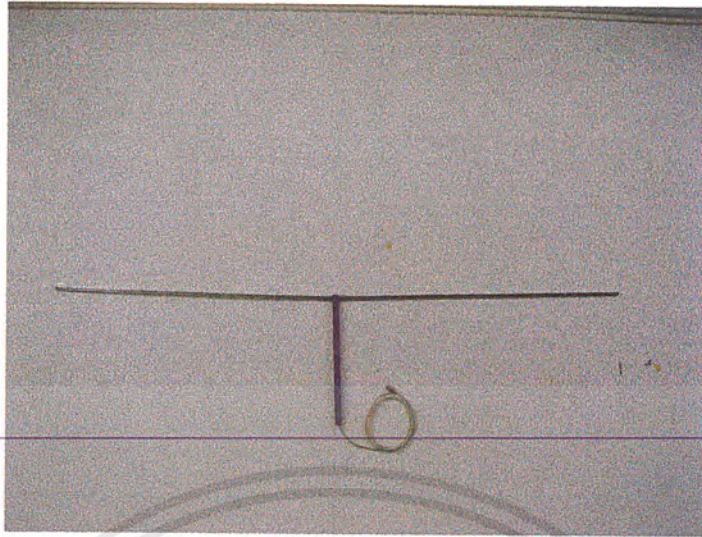
4.10 การนำแต่ละภาคที่ทดลองมาประกอบกัน

ในส่วนของเครื่องส่งประกอบไปด้วยเครื่องคอมพิวเตอร์, เอฟเอสเคมอดูเลเตอร์ และเครื่องส่งเอฟเอ็ม ในส่วนนี้จะใช้แหล่งจ่ายไฟ +15 โวลต์ ให้กับเครื่องส่งและ +5 โวลต์ ให้กับเอฟเอสเคมอดูเลเตอร์ อัตราการส่งข้อมูลที่ใช้ในการส่งระบบนี้คือ 300 bps

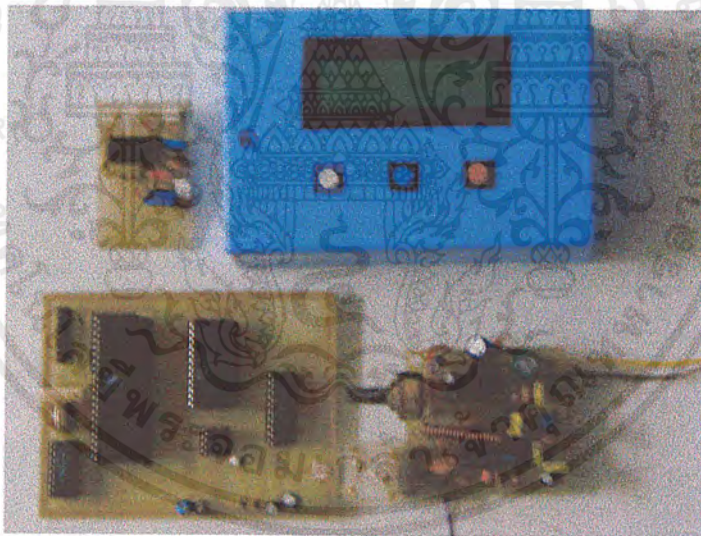


รูปที่ 4.29 แสดงอุปกรณ์ภายในเครื่องส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.30 แสดงสายอากาศที่ใช้ในการส่ง



รูปที่ 4.31 แสดงอุปกรณ์ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์ และสรุปผลการทดลอง

โครงการนี้เป็น การสร้างระบบวิทยุติดตามตัว ซึ่งทำการสร้างโดยใช้ทฤษฎีที่เรียน นำมาประยุกต์ใช้ ในระบบวิทยุติดตามตัวนี้จะแบ่งเป็น 3 ส่วน คือ

1. ส่วนของการสื่อสารผ่านคลื่นวิทยุ
2. ส่วนของโปรแกรมควบคุมการส่ง
3. ส่วนของเครื่องรับ

ในภาคการศึกษาที่ 1 นั้น ได้ทำในส่วนของการสื่อสารผ่านคลื่นวิทยุ, ส่วนของเครื่องรับบางส่วน และศึกษาโปรแกรมที่จะใช้เขียนในส่วนของภาคควบคุมการส่ง สำหรับในภาคการศึกษาที่ 2 นั้น ได้ทำในส่วนของโปรแกรมควบคุมการส่ง และในส่วนของเครื่องรับ ภาคแสดงผล

ในวงจรเครื่องส่งสัญญาณวิทยุเอฟเอ็ม ประกอบไปด้วย การทำงานของส่วนต่างๆ คือ ภาคกำเนิดสัญญาณ, ภาคเฟสล็อกกลูป และภาคขยายกำลัง RF ออก ซึ่งการทำงานทั้งหมดจะต้องมีความสัมพันธ์กันจึงจะทำให้วงจรสามารถผลิตคลื่นวิทยุออกไปได้ ถ้าหากมีส่วนหนึ่งส่วนใดเสียหายจะทำให้วงจรนี้ไม่สามารถทำงานได้ หรือหากทำงานได้ก็จะไม่สมบูรณ์

ในส่วนของวงจรภาครับเอฟเอ็ม ได้ใช้ไอซีเบอร์ TDA7000 ทำหน้าที่เป็นภาครับวิทยุเอฟเอ็มที่มีขนาดเล็ก ในไอซีได้รวมเอาภาคต่างๆ ของจูนเนอร์เอฟเอ็มไว้ ประกอบไปด้วยภาคไอเอฟ, ภาคมิกเซอร์, ภาคกำเนิดความถี่, ภาคดีเทคเตอร์ และภาคมิวติ่ง

ในส่วนของการส่งระบบข้อความนั้น ไม่ค่อยจะมีปัญหามากนักเพราะว่าจะใช้การ์ดสื่อสารอนุกรมที่มีอยู่แล้ว ในเครื่องคอมพิวเตอร์ทั่วไป ซึ่งการเขียนโปรแกรมเพื่อใช้ในการส่งจะมีอุปสรรคเล็กน้อยตรงที่จะต้องเขียนโปรแกรมให้ใช้งานได้สะดวกที่สุด

ปัญหาที่เกิดขึ้น ในส่วนของระบบเครื่องส่งนั้น คือ

- การหาอุปกรณ์บางชนิดที่จะนำมาประกอบเป็นเครื่องส่งนั้น หาได้ยาก

สำหรับในส่วนของเครื่องรับนั้น ปัญหาต่างๆ ที่เกิดขึ้นคือ

- การหาอุปกรณ์ที่จะนำมาประกอบเครื่องรับนั้นหาได้ยาก โดยเฉพาะขดลวดตัวนำตามค่าที่ต้องการ ไม่สามารถหาซื้อได้ตามท้องตลาด ต้องจัดการตนเอง

- การปรับจูนความถี่ที่รับทำได้ยาก เนื่องจากเครื่องรับสามารถรับคลื่นความถี่ได้ไม่มาก แต่เราจำเป็นต้องทำให้รับได้ที่ความถี่ที่ส่งมาจากเครื่องส่งให้ได้ ดังนั้นการปรับแต่งจึงใช้เวลานานมาก ในการจูนความถี่ให้ตรงกับเครื่องส่งซึ่งจะต้องปรับที่ VC และปรับที่ L
- ตัวเครื่องรับมีขนาดใหญ่ เนื่องจากไมโครคอนโทรลเลอร์ใช้แรงดันกระแสตรง 5 โวลต์ จึงจำเป็นต้องมีเนื้อที่พอที่จะใส่ถ่านได้

ในส่วนของวงจรเอฟ เอส เคมอดูเลเตอร์ และวงจรเอฟ เอส เคเอ็มอดูเลเตอร์นั้น ไม่ค่อยมีปัญหามากนัก จะมีก็แต่เพียงปัญหาในการหาค่าที่เหมาะสมเพื่อที่จะใช้ในการป้อนสัญญาณพัลส์ที่อินพุตของวงจรมอดูเลเตอร์ กล่าวคือเมื่อป้อนสัญญาณพัลส์ที่มีค่าโวลเตจสูง หรือค่าโวลเตจต่ำเกินไป วงจรมอดูเลเตอร์จะไม่สามารถทำงานได้

ในการทำโครงงานนี้ ไม่ได้มีวัตถุประสงค์ที่จะทำให้ระบบเพจเจอร์มีความทันสมัยหรือดีกว่าที่มีขายกันตามท้องตลาด แต่เพื่อที่จะศึกษาการทำงานของระบบ และนำทฤษฎีความรู้ที่เรียนมา นำมาประยุกต์ใช้งานให้เกิดผลขึ้นจริงในทางปฏิบัติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

July 1996-2

FEATURES

- Low-Sine Wave Distortion 0.5%, Typical
- Excellent Temperature Stability 20ppm/°C, Typical
- Wide Sweep Range 2000:1, Typical
- Low-Supply Sensitivity 0.01%V, Typical
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range 10V to 26V
- Adjustable Duty Cycle 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	CDIP	-55°C to +125°C
XR-2206P	PDIP	0°C to +70°C
XR-2206CP	PDIP	0°C to +70°C
XR-2206D	SOIC (JEDEC)	0°C to +70°C Only in Wide Body .3"

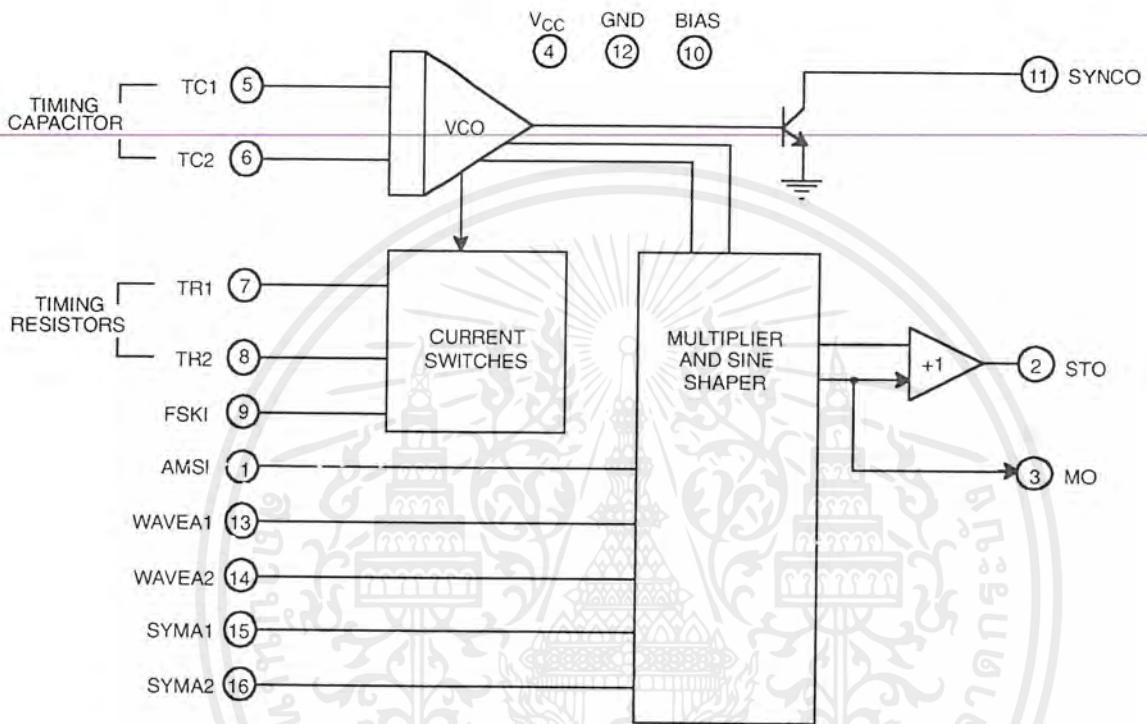
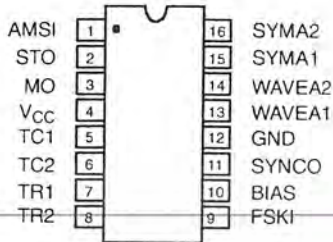
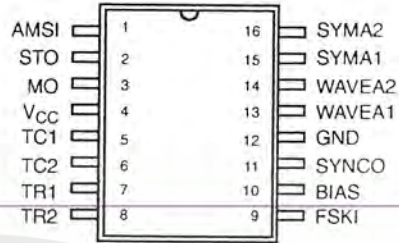


Figure 1. XR-2206 Block Diagram.


16 Pin PDIP, CDIP

16 Pin SOIC (JEDEC)
PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V _{CC}	-	Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V _{CC} .
12	GND	-	Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of *Figure 2*. $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	+5		+13	+5		+13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_o	$f_o = 1/R_1C$
Temperature Stability Frequency		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability		4800			4800		ppm/ $^\circ C$	See Note 2.
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	<i>Figure 5.</i>
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output								
See Note 1, <i>Figure 3.</i>								
Triangle Amplitude		160			160		mV/k Ω	<i>Figure 2.</i> , S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	<i>Figure 2.</i> , S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See <i>Figure 7.</i> and <i>Figure 8.</i>

Note: Bold face parameters are covered by production test and guaranteed over operating temperature range.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	For 95% modulation
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
Square-Wave Output								
Amplitude		12			12		V _{p-p}	Measured at Pin 11.
Rise Time		250			250		nsec	C _L = 10pF
Fall Time		50			50		nsec	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V	Total Timing Current	6mA
Power Dissipation	750mW	Storage Temperature	-65°C to +150°C
Derate Above 25°C	5mW/°C		

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, +1% to 80%
- Excellent Temp. Stability, ± 50 ppm/°C, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211ID	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

BLOCK DIAGRAM

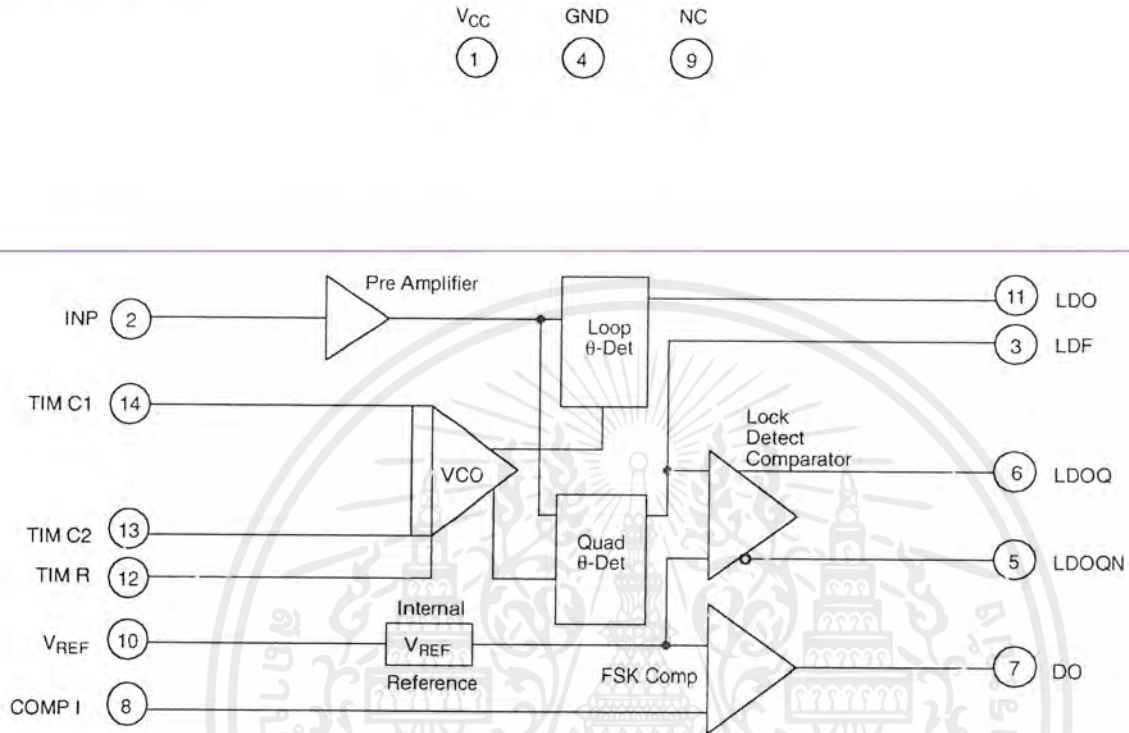
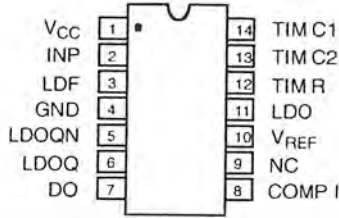
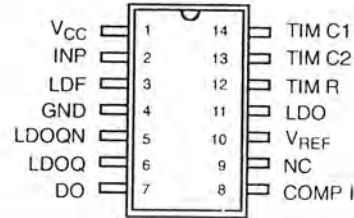


Figure 1. XR-2211 Block Diagram

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300'')



14 Lead SOIC (Jedec, 0.150'')

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_O \geq 10K\Omega$. See <i>Figure 4</i> .
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_O = 1/R_O C_O$
Frequency Stability					
Temperature		± 20	± 50	ppm/ $^\circ C$	See <i>Figure 8</i> .
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$. See <i>Figure 7</i> .
		0.2		%/V	$V_{CC} = \pm 5V$. See <i>Figure 7</i> .
Upper Frequency Limit	100	300		kHz	$R_O = 8.2K\Omega$, $C_O = 400pF$
Lowest Practical Operating Frequency			0.01	Hz	$R_O = 2M\Omega$, $C_O = 50\mu F$
Timing Resistor, R_O - See <i>Figure 5</i>					
Operating Range	5		2000	$K\Omega$	
Recommended Range	5			$K\Omega$	See <i>Figure 7</i> and <i>Figure 8</i> .
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		$M\Omega$	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector					
Measured at Pin 3					
Peak Output Current	100	300		μA	
Output Impedance		1		$M\Omega$	
Maximum Swing		11		V_{PP}	
Input Preempt Section					
Measured at Pin 2					
Input Impedance		20		$K\Omega$	
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	μA	$V_O = 20V$
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		80		μA	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 20V
 Input Signal Level 3V rms
 Power Dissipation 900mW

Package Power Dissipation Ratings

CDIP 750mW
 Derate Above $T_A = 25^\circ C$ 8mW/ $^\circ C$
 PDIP 800mW
 Derate Above $T_A = 25^\circ C$ 60mW/ $^\circ C$
 SOIC 390mW
 Derate Above $T_A = 25^\circ C$ 5mW/ $^\circ C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (f_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_1) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_{IN} + f_{VCO}$ (2 times f_{IN} when in lock) and $f_{IN} - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_{IN} component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

DATA SHEET



TDA7000 FM radio circuit

Product specification
File under Integrated Circuits, IC01

May 1992

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในเชิงพาณิชย์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FM radio circuit

TDA7000

GENERAL DESCRIPTION

The TDA7000 is a monolithic integrated circuit for mono FM portable radios, where a minimum on peripheral components is important (small dimensions and low costs).

The IC has an FLL (Frequency-Locked-Loop) system with an intermediate frequency of 70 kHz. The i.f. selectivity is obtained by active RC filters. The only function which needs alignment is the resonant circuit for the oscillator, thus selecting the reception frequency. Spurious reception is avoided by means of a mute circuit, which also eliminates too noisy input signals. Special precautions are taken to meet the radiation requirements.

The TDA7000 includes the following functions:

- R.F. input stage
- Mixer
- Local oscillator
- I.F. amplifier/limiter
- Phase demodulator
- Mute detector
- Mute switch

QUICK REFERENCE DATA

Supply voltage range (pin 5)	V_P	2,7 to 10 V
Supply current at $V_P = 4,5$ V	I_P	typ. 8 mA
R.F. input frequency range	f_{rf}	1,5 to 110 MHz
Sensitivity for -3 dB limiting (e.m.f. voltage) (source impedance: 75 Ω ; mute disabled)	EMF	typ. 1,5 μ V
Signal handling (e.m.f. voltage) (source impedance: 75 Ω)	EMF	typ. 200 mV
A.F. output voltage at $R_L = 22$ k Ω	V_o	typ. 75 mV

PACKAGE OUTLINE

18-lead DIL; plastic (SOT102HE); SOT102-1; 1996 July 24.

FM radio circuit

TDA7000

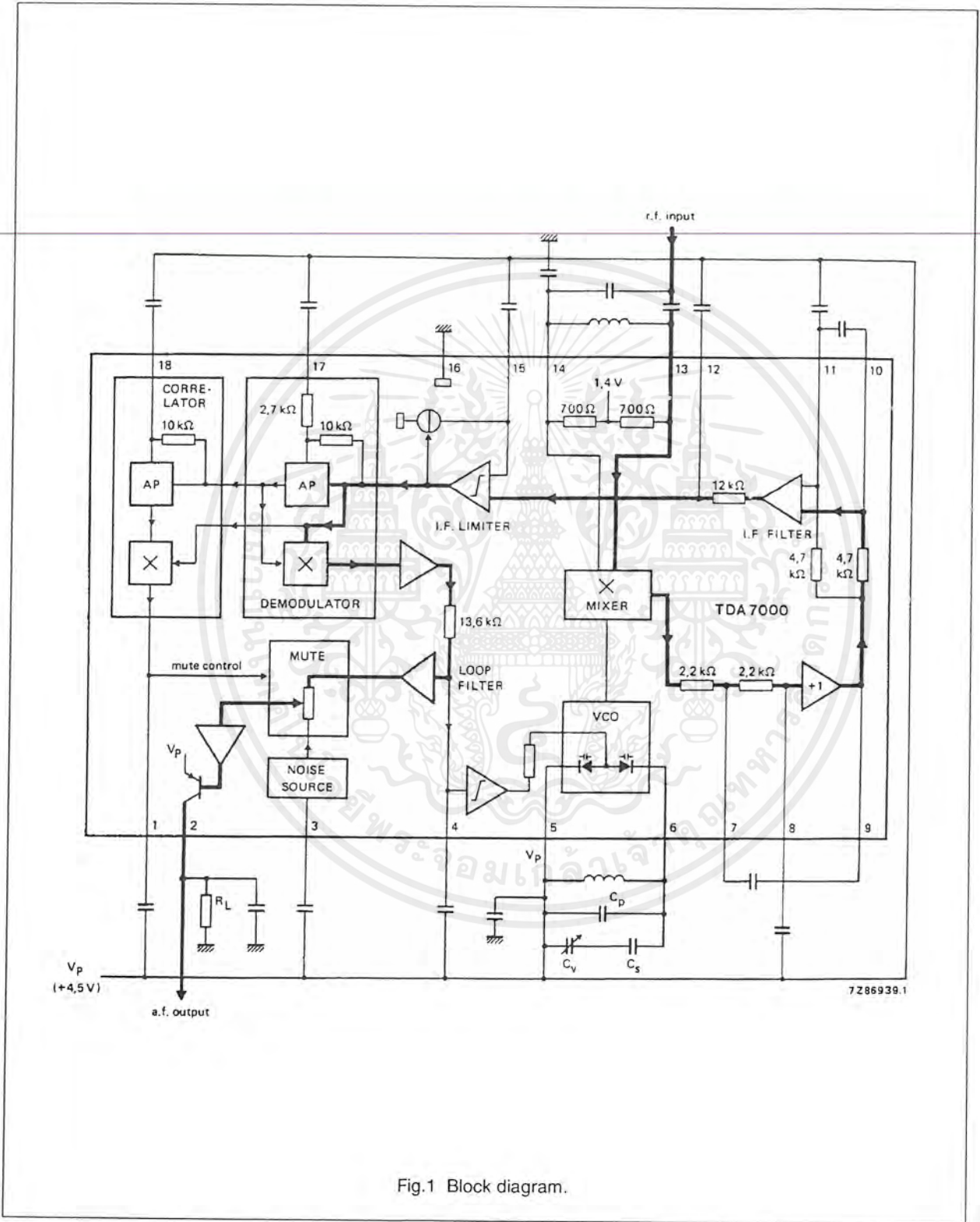


Fig.1 Block diagram.

FM radio circuit

TDA7000

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage (pin 5)	V_P	max.	12 V
Oscillator voltage (pin 6)	V_{6-5}	$V_P - 0,5$ to $V_P + 0,5$ V	
Total power dissipation			see derating curve Fig.2
Storage temperature range	T_{stg}		-55 to +150 °C
Operating ambient temperature range	T_{amb}		0 to + 60 °C

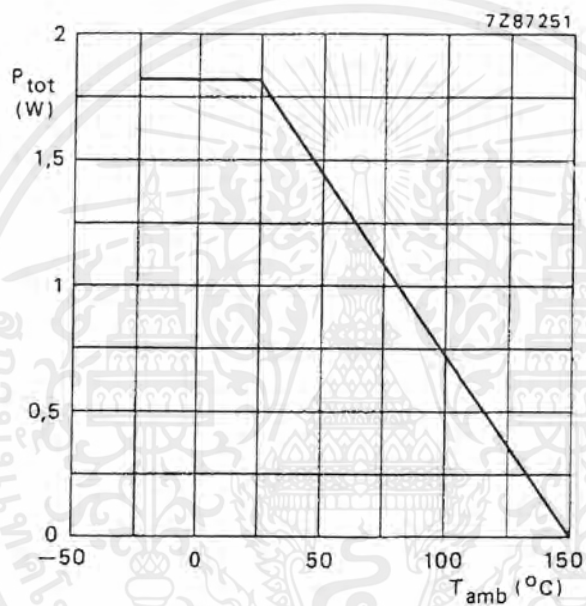


Fig.2 Power derating curve.

D.C. CHARACTERISTICS $V_P = 4,5$ V; $T_{amb} = 25$ °C; measured in Fig.4; unless otherwise specified

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply voltage (pin 5)	V_P	2,7	4,5	10	V
Supply current at $V_P = 4,5$ V	I_P	—	8	—	mA
Oscillator current (pin 6)	I_6	—	280	—	μ A
Voltage at pin 14	V_{14-16}	—	1,35	—	V
Output current at pin 2	I_2	—	60	—	μ A
Voltage at pin 2; $R_L = 22$ k Ω	V_{2-16}	—	1,3	—	V

FM radio circuit

TDA7000

A.C. CHARACTERISTICS

$V_P = 4,5 \text{ V}$; $T_{\text{amb}} = 25 \text{ }^\circ\text{C}$; measured in Fig.4 (mute switch open, enabled); $f_{\text{rf}} = 96 \text{ MHz}$ (tuned to max. signal at $5 \text{ } \mu\text{V}$ e.m.f.) modulated with $\Delta f = \pm 22,5 \text{ kHz}$; $f_m = 1 \text{ kHz}$; EMF = $0,2 \text{ mV}$ (e.m.f. voltage at a source impedance of $75 \text{ } \Omega$); r.m.s. noise voltage measured unweighted ($f = 300 \text{ Hz}$ to 20 kHz); unless otherwise specified.

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Sensitivity (see Fig.3) (e.m.f. voltage) for -3 dB limiting;					
muting disabled	EMF	–	1,5	–	μV
for -3 dB muting	EMF	–	6	–	μV
for $S/N = 26 \text{ dB}$	EMF	–	5,5	–	μV
Signal handling (e.m.f. voltage) for $\text{THD} < 10\%$; $\Delta f = \pm 75 \text{ kHz}$	EMF	–	200	–	mV
Signal-to-noise ratio	S/N	–	60	–	dB
Total harmonic distortion at $\Delta f = \pm 22,5 \text{ kHz}$	THD	–	0,7	–	%
at $\Delta f = \pm 75 \text{ kHz}$	THD	–	2,3	–	%
AM suppression of output voltage (ratio of the AM output signal referred to the FM output signal) FM signal: $f_m = 1 \text{ kHz}$; $\Delta f = \pm 75 \text{ kHz}$ AM signal: $f_m = 1 \text{ kHz}$; $m = 80\%$	AMS	–	50	–	dB
Ripple rejection ($\Delta V_P = 100 \text{ mV}$; $f = 1 \text{ kHz}$)	RR	–	10	–	dB
Oscillator voltage (r.m.s. value) at pin 6	$V_{6-5(\text{rms})}$	–	250	–	mV
Variation of oscillator frequency with supply voltage ($\Delta V_P = 1 \text{ V}$)	Δf_{osc}	–	60	–	kHz/V
Selectivity	S_{+300}	–	45	–	dB
	S_{-300}	–	35	–	dB
	Δf_{rf}	–	± 300	–	kHz
A.F.C. range					
Audio bandwidth at $\Delta V_O = 3 \text{ dB}$ measured with pre-emphasis ($t = 50 \text{ } \mu\text{s}$)	B	–	10	–	kHz
A.F. output voltage (r.m.s. value) at $R_L = 22 \text{ k}\Omega$	$V_{o(\text{rms})}$	–	75	–	mV
Load resistance at $V_P = 4,5 \text{ V}$	R_L	–	–	22	$\text{k}\Omega$
at $V_P = 9,0 \text{ V}$	R_L	–	–	47	$\text{k}\Omega$

CMOS NAND GATES

High-Voltage Types (20-Volt Rating)

Quad 2 Input – CD4011B
Dual 4 Input – CD4012B
Triple 3 Input – CD4023B

■ CD4011B, CD4012B, and CD4023B NAND gates provide the system designer with direct implementation of the NAND function and supplement the existing family of CMOS gates. All inputs and outputs are buffered.

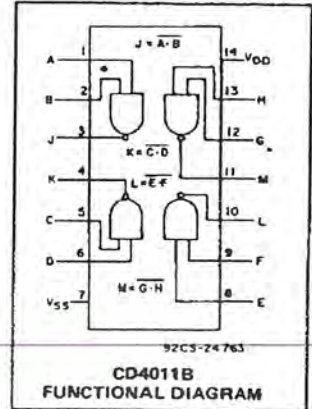
The CD4011B, CD4012B, and CD4023B types are supplied in 14-lead hermetic dual-in-line ceramic packages (D and F suffixes), 14-lead dual-in-line plastic packages (E suffix), and in chip form (H suffix).

Features:

- Propagation delay time = 60 ns (typ.) at $C_L = 50$ pF, $V_{DD} = 10$ V
- Buffered inputs and outputs
- Standardized symmetrical output characteristics
- Maximum input current of $1 \mu A$ at 18 V over full package temperature range; 100 nA at 18 V and 25°C
- 100% tested for quiescent current at 20 V
- 5-V, 10-V, and 15-V parametric ratings
- Noise margin (over full package temperature range):

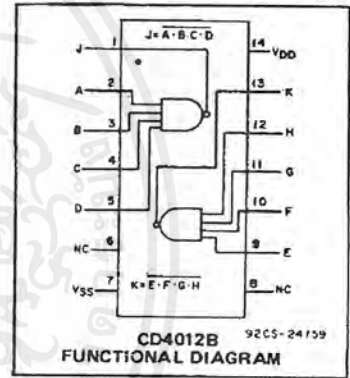
1 V at $V_{DD} = 5$ V
2 V at $V_{DD} = 10$ V
2.5 V at $V_{DD} = 15$ V

- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of "B" Series CMOS Devices"



MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})	-0.5V to +20V
Voltages referenced to V_{SS} Terminal	
INPUT VOLTAGE RANGE, ALL INPUTS	-0.5V to $V_{DD} + 0.5V$
DC INPUT CURRENT, ANY ONE INPUT	± 10 mA
POWER DISSIPATION PER PACKAGE (P_D):	
For $T_A = -55^\circ C$ to $+100^\circ C$	500mW
For $T_A = +100^\circ C$ to $+125^\circ C$	Derate Linearly at 12mW/ $^\circ C$ to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
FOR $T_A =$ FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	100mW
OPERATING-TEMPERATURE RANGE (T_A)	$-55^\circ C$ to $+125^\circ C$
STORAGE TEMPERATURE RANGE (T_{stg})	$-65^\circ C$ to $+150^\circ C$
LEAD TEMPERATURE (DURING SOLDERING):	
At distance $1/16 \pm 1/32$ inch (1.59 ± 0.79 mm) from case for 10s max	$+265^\circ C$

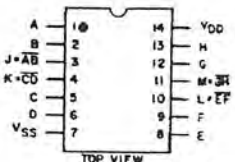


RECOMMENDED OPERATING CONDITIONS

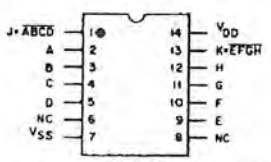
For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For $T_A =$ Full Package Temperature Range)	3	18	V

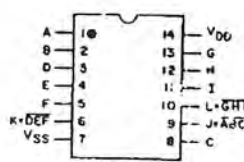
TERMINAL ASSIGNMENTS



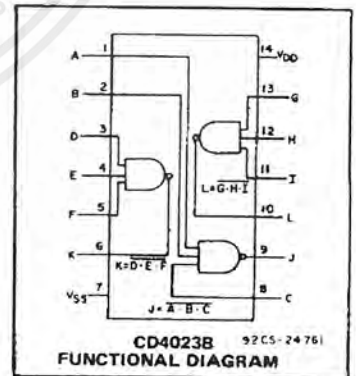
CD4011B



CD4012B



CD4023B



CD4011B, CD4012B, CD4023B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	+25							
				-65	-40	+85	+125	Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	-	0,5	5	0.25	0.25	7.5	7.5	-	0.01	0.25	μA
	-	0,10	10	0.5	0.5	15	15	-	0.01	0.5	
	-	0,15	15	1	1	30	30	-	0.01	1	
	-	0,20	20	5	5	150	150	-	0.02	5	
Output Low (Sink) Current I _{OL} Min.	0.4	0,5	5	0.64	0.61	0.42	0.36	0.51	1	-	mA
	0.5	0,10	10	1.6	1.5	1.1	0.9	1.3	2.6	-	
	1.5	0,15	15	4.2	4	2.8	2.4	3.4	6.8	-	
Output High (Source) Current, I _{OH} Min.	4.6	0,5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	-	mA
	2.5	0,5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	-	
	9.5	0,10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	-	
Output Voltage: Low-Level, V _{OL} Max.	-	0,5	5	-	-	0.05	-	-	0	0.05	V
	-	0,10	10	-	-	0.05	-	-	0	0.05	
	-	0,15	15	-	-	0.05	-	-	0	0.05	
Output Voltage: High-Level, V _{OH} Min.	-	0,5	5	-	-	4.95	-	-	4.95	5	V
	-	0,10	10	-	-	9.95	-	-	9.95	10	
	-	0,15	15	-	-	14.95	-	-	14.95	15	
Input Low Voltage, V _{IL} Max.	4.5	-	5	-	-	1.5	-	-	-	1.5	V
	9	-	10	-	-	3	-	-	-	3	
	13.5	-	15	-	-	4	-	-	-	4	
Input High Voltage, V _{IH} Min.	0.5, 4.5	-	5	-	-	3.5	-	-	3.5	-	V
	1,9	-	10	-	-	7	-	-	7	-	
	1.5, 13.5	-	15	-	-	11	-	-	11	-	
Input Current I _{IN} Max.		0,18	18	±0.1	±0.1	±1	±1	-	±10 ⁻⁵	±0.1	μA

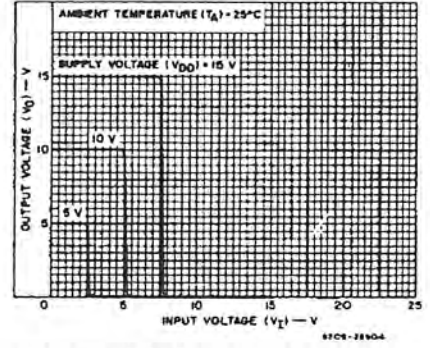


Fig. 1 - Typical voltage transfer characteristics.

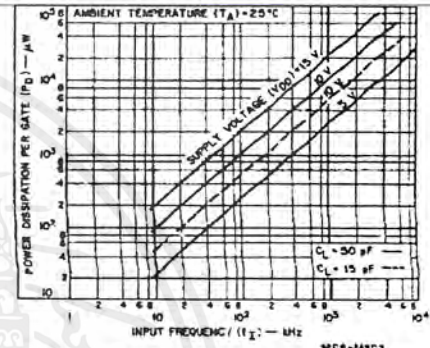


Fig. 2 - Typical power dissipation characteristic.

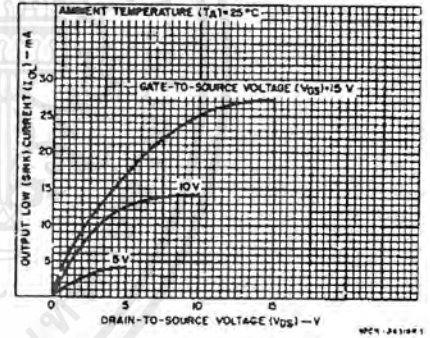


Fig. 3 - Typical output low (sink) current characteristics.

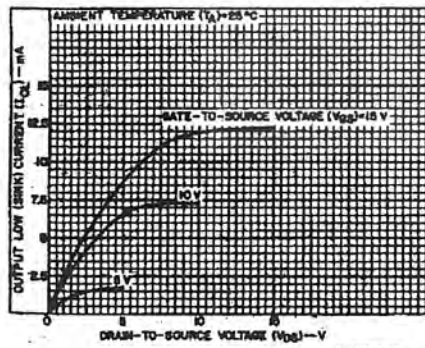


Fig. 4 - Minimum output low (sink) current characteristics.

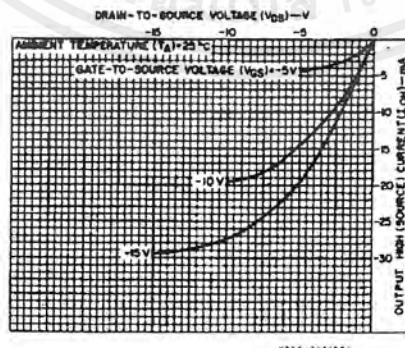


Fig. 5 - Typical output high (source) current characteristics.

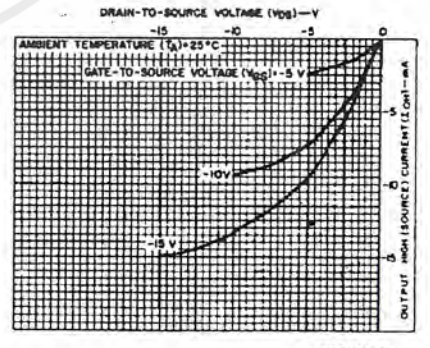
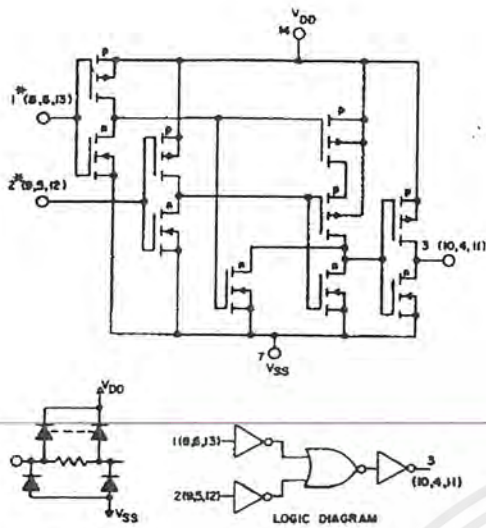


Fig. 6 - Minimum output high (source) current characteristics.

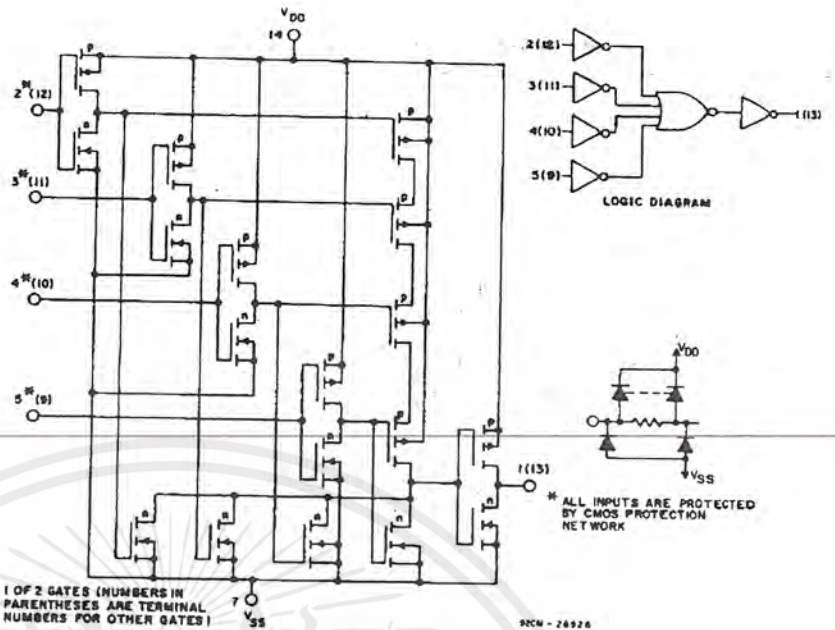
CD4011B, CD4012B, CD4023B Types



* ALL INPUTS ARE PROTECTED BY CMOS PROTECTION NETWORK

1 OF 4 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

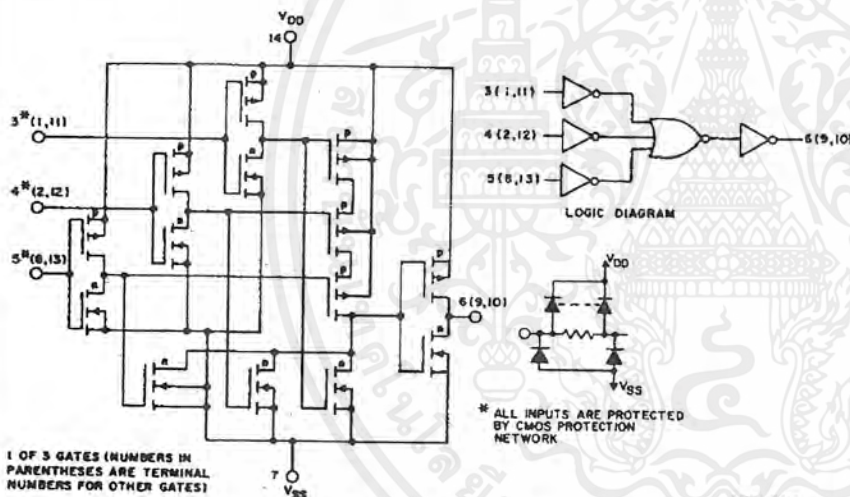
Fig.7 - Schematic and logic diagrams for CD4011B.



1 OF 2 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

92CM - 24926

Fig.8 - Schematic and logic diagrams for CD4012B.



1 OF 3 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

* ALL INPUTS ARE PROTECTED BY CMOS PROTECTION NETWORK

Fig.9 - Schematic and logic diagrams for CD4023B.

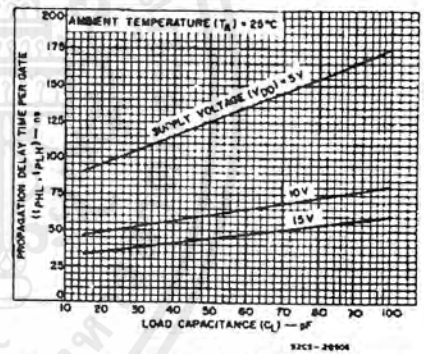


Fig.10 - Typical propagation delay time per gate as a function of load capacitance.

DYNAMIC ELECTRICAL CHARACTERISTICS

At $T_A = 25^\circ\text{C}$; Input $t_r, t_f = 20\text{ ns}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS	
		V_{DD} VOLTS	TYP.		MAX.
Propagation Delay Time, t_{PHL}, t_{PLH}		5	125	250	ns
		10	60	120	
		15	45	90	
Transition Time, t_{THL}, t_{TLH}		5	100	200	ns
		10	50	100	
		15	40	80	
Input Capacitance, C_{IN}	Any Input	5	7.5	pF	

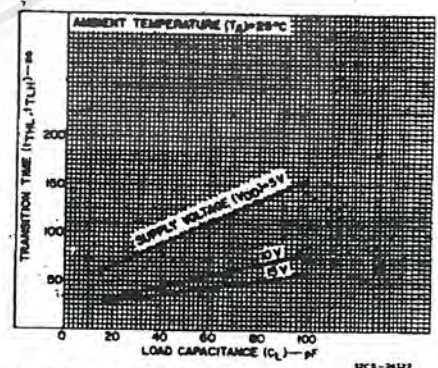


Fig.11 - Typical transition time as a function of load capacitance.

CMOS Quad Bilateral Switch

For Transmission or Multiplexing of Analog or Digital Signals

High-Voltage Types (20-Volt Rating)

■ CD4066B is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with RCA-CD4016B, but exhibits a much lower on-state resistance. In addition, the on-state resistance is relatively constant over the full input-signal range.

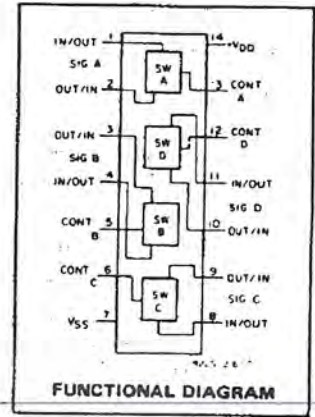
The CD4066B consists of four independent bilateral switches. A single control signal is required per switch. Both the p and the n device in a given switch are biased on or off simultaneously by the control signal. As shown in Fig. 1, the well of the n-channel device on each switch is either tied to the input when the switch is on or to V_{SS} when the switch is off. This configuration eliminates the variation of the switch-transistor threshold voltage with input signal, and thus keeps the on-state resistance low over the full operating-signal range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant on-state impedance over the input-signal range. For sample-and-hold applications, however, the CD4016B is recommended.

The CD4066B is available in 14-lead ceramic dual-in-line packages (D and F suffixes), 14-lead plastic dual-in-line packages (E suffix), and in chip form (H suffix).

Features:

- 15-V digital or ±7.5-V peak-to-peak switching
- 125Ω typical on-state resistance for 15-V operation
- Switch on-state resistance matched to within 5 Ω over 15-V signal-input range
- On-state resistance flat over full peak-to-peak signal range
- High on/off output-voltage ratio: 80 dB typ. @ f_{is} = 10 kHz, R_L = 1 kΩ
- High degree of linearity: <0.5% distortion typ. @ f_{is} = 1 kHz, V_{is} = 5 V_{p-p}, V_{DD} - V_{SS} ≥ 10 V, R_L = 10 kΩ
- Extremely low off-state switch leakage resulting in very low offset current and high effective off-state resistance: 10 pA typ. @ V_{DD} - V_{SS} = 10 V, T_A = 25°C
- Extremely high control input impedance (control circuit isolated from signal circuit): 10¹² Ω typ.
- Low crosstalk between switches: -50 dB typ. @ f_{is} = 8 MHz, R_L = 1 kΩ
- Matched control-input to signal-output capacitance: Reduces output signal transients
- Frequency response, switch on = 40 MHz (typ.)
- 100% tested for quiescent current at 20 V
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of "B" Series CMOS Devices"



Applications:

- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
- Digital signal switching/Multiplexing
- Transmission-gate logic implementation
- Analog-to-digital & digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal gain

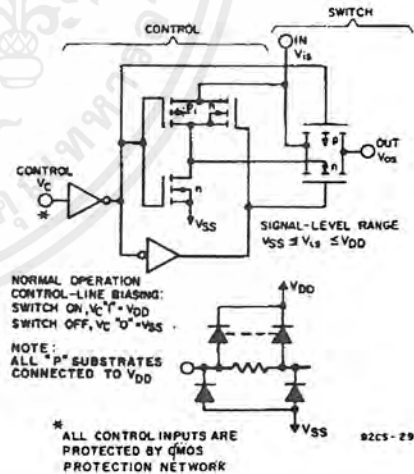
MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V _{DD})	-0.5V to +20V
Voltages referenced to V _{SS} Terminal	
INPUT VOLTAGE RANGE, ALL INPUTS	-0.5V to V _{DD} + 0.5V
DC INPUT CURRENT, ANY ONE INPUT	±10mA
POWER DISSIPATION PER PACKAGE (P _D):	
For T _A = -55°C to +100°C	500mW
For T _A = +100°C to +125°C	Derate Linearity at 12mW/°C to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
FOR T _A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	100mW
OPERATING-TEMPERATURE RANGE (T _A)	-55°C to +125°C
STORAGE TEMPERATURE RANGE (T _{stg})	-65°C to +150°C
LEAD TEMPERATURE (DURING SOLDERING):	
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max	+285°C

RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	Min.	Max.	
Supply-Voltage Range (For T _A = Full Package-Temperature Range)	3	18	V



NORMAL OPERATION
CONTROL-LINE BIASING:
SWITCH ON, V_C = V_{DD}
SWITCH OFF, V_C = V_{SS}

NOTE:
ALL *P* SUBSTRATES
CONNECTED TO V_{DD}

* ALL CONTROL INPUTS ARE
PROTECTED BY CMOS
PROTECTION NETWORK

92CS-29113

Fig. 1 - Schematic diagram of 1 of 4 identical switches and its associated control circuitry.

CD4066B Types

ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	TEST CONDITIONS	LIMITS AT INDICATED TEMPERATURES (°C)							UNITS	
		V _{IN} (V)	V _{DD} (V)					+25		
				-55	-40	+85	+125	Typ.		Max.
Quiescent Device Current, I _{DD}		0.5	5	0.25	0.25	7.5	7.5	0.01	0.25	μA
		0.10	10	0.5	0.5	15	15	0.01	0.5	
		0.15	15	1	1	30	30	0.01	1	
		0.20	20	5	5	150	150	0.02	5	

Signal Inputs (V _{is}) and Output (V _{os})									
On-State Resistance, r _{on} Max.	V _C = V _{DD} R _L = 10 kΩ returned to V _{DD} - V _{SS} V _{is} = V _{SS} to V _{DD}	5	800	850	1200	1300	470	1050	Ω
		10	310	330	500	550	180	400	
		15	200	210	300	320	125	240	
ΔOn-State Resistance Between Any 2 Switches, Δr _{on}	R _L = 10 kΩ, V _C = V _{DD}	5	-	-	-	-	15	-	Ω
		10	-	-	-	-	10	-	
		15	-	-	-	-	5	-	
Total Harmonic Distortion, THD	V _C = V _{DD} = 5 V, V _{SS} = -5 V, V _{is} (p-p) = 5 V (Sine wave centered on 0 V) R _L = 10 kΩ, f _{is} = 1 kHz sine wave	-	-	-	-	-	0.4	-	%
-3dB Cutoff Frequency (Switch on)	V _C = V _{DD} = 5 V, V _{SS} = -5 V, V _{is} (p-p) = 5 V (Sine wave centered on 0 V) R _L = 1 kΩ	-	-	-	-	-	40	-	MHz
-50dB Feed-through Frequency (Switch off)	V _C = V _{SS} = -5 V, V _{is} (p-p) = 5 V Sine wave centered on 0 V R _L = 1 kΩ	-	-	-	-	-	1	-	MHz
Input/Output Leakage Current (Switch off) I _{is} Max.	V _C = 0 V V _{is} = 18 V; V _{os} = 0 V, V _{is} = 0 V; V _{os} = 18 V	18	±0.1	±0.1	±1	±1	±10 ⁻⁵	±0.1	μA
-50 dB Crosstalk Frequency	V _C (A) = V _{DD} = +5 V, V _C (B) = V _{SS} = -5 V, V _{is} (A) = 5 V p-p, 50 Ω source R _L = 1 kΩ	-	-	-	-	-	8	-	MHz
Propagation Delay (Signal Input to Signal Output) t _{pd}	R _L = 200 kΩ V _C = V _{DD} , V _{SS} = GND, C _L = 50 pF V _{is} = 10 V (Square wave centered on 5 V) t _r , t _f = 20 ns	5	-	-	-	-	20	40	ns
		10	-	-	-	-	10	20	
		15	-	-	-	-	7	15	
Capacitance: Input, C _{is}	V _{DD} = +5 V	-	-	-	-	-	8	-	pF
Output, C _{os}	V _C = V _{SS} = -5 V	-	-	-	-	-	8	-	
Feedthrough, C _{ios}		-	-	-	-	-	0.5	-	

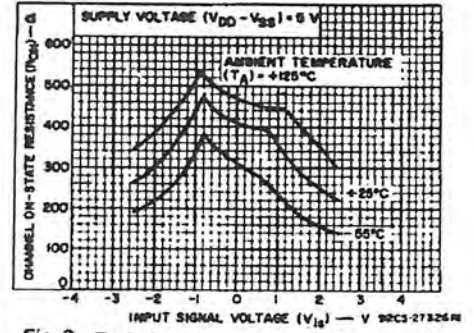


Fig. 2—Typical on-state resistance vs. input signal voltage (all types).

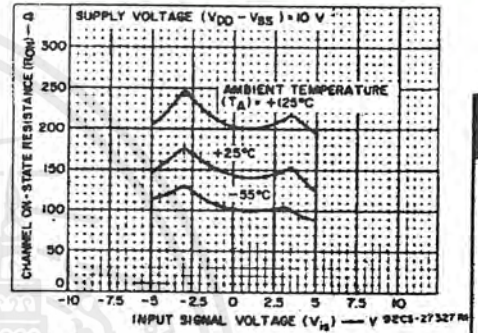


Fig. 3—Typical on-state vs. input signal voltage (all types).

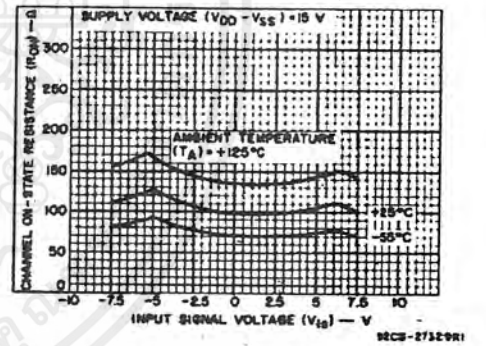


Fig. 4—Typical on-state resistance vs. input signal voltage (all types).

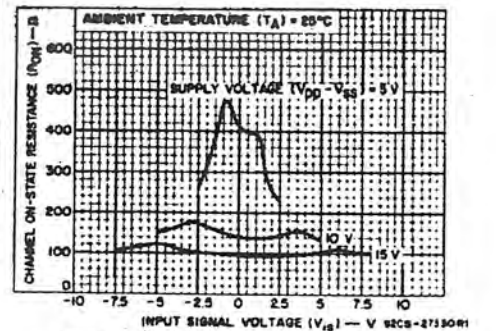


Fig. 5—on-state resistance vs. input signal voltage (all types).

3
COMMERCIAL CMOS
HIGH VOLTAGE IC's

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4066B Types

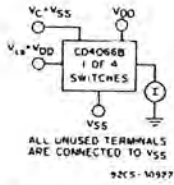


Fig. 11 — Off-switch input or output leakage.

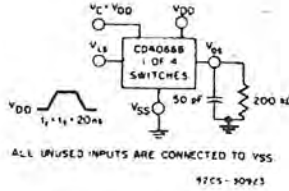


Fig. 12 — Propagation delay time signal input (V_{i1}) to signal output (V_{o1}).

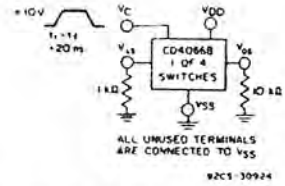


Fig. 13 — Crosstalk-control input to signal output.

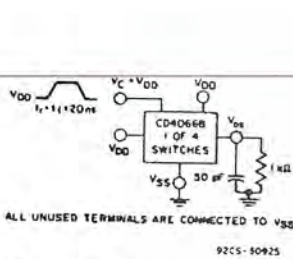


Fig. 14 — Propagation delay t_{PLH} , t_{PHL} control-signal output. Delay is measured at V_{o1} level of +10% from ground (turn-on) or on-state output level (turn-off).

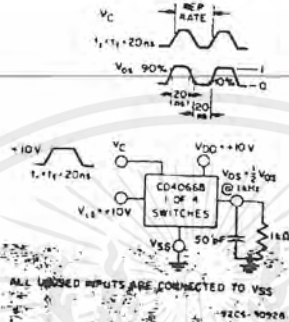


Fig. 15 — Maximum allowable control input repetition rate.

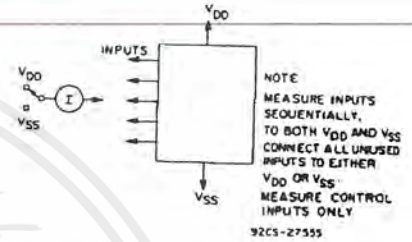


Fig. 16 — Input leakage current test circuit.

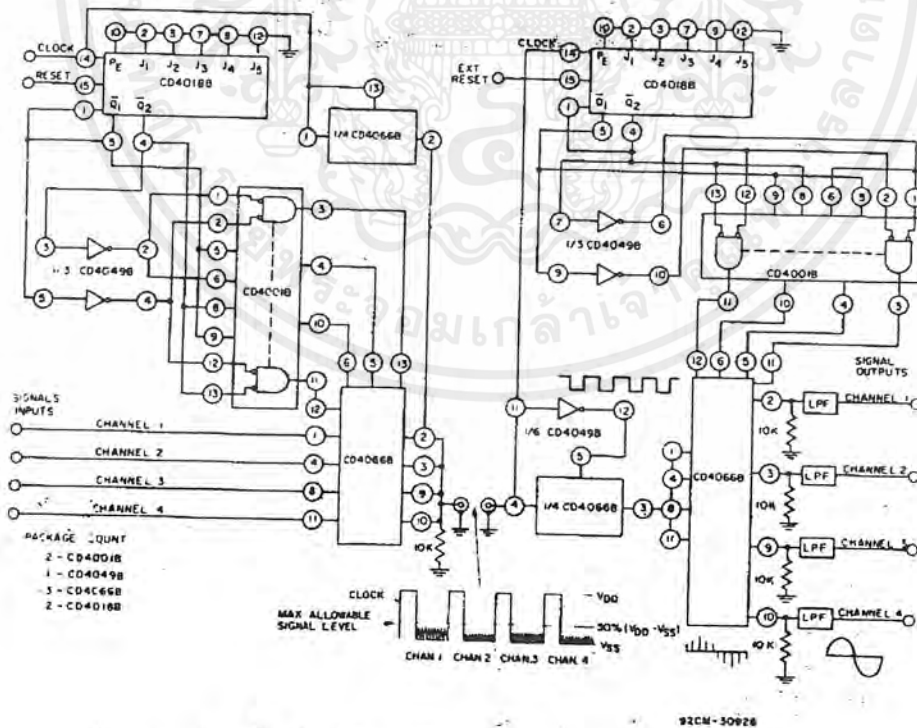
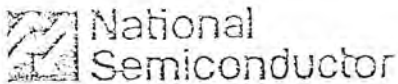


Fig. 17 — 4-channel PAM multiplex system diagram.



LM386 Low Voltage Audio Power Amplifier

General Description

The LM386 is a power amplifier designed for use in low voltage consumer applications. The gain is internally set to 20 to keep external part count low, but the addition of an external resistor and capacitor between pins 1 and 8 will increase the gain to any value up to 200.

The inputs are ground referenced while the output is automatically biased to one half the supply voltage. The quiescent power drain is only 24 milliwatts when operating from a 5 volt supply, making the LM386 ideal for battery operation.

Features

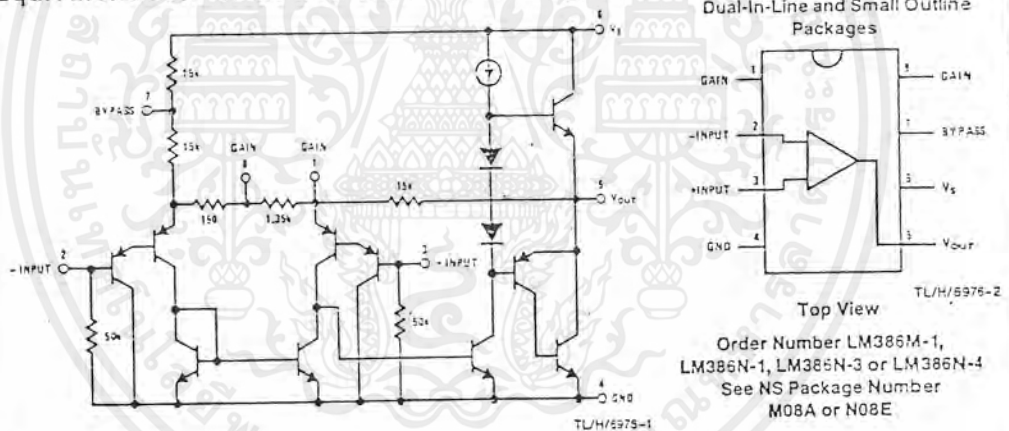
- Battery operation
- Minimum external parts
- Wide supply voltage range 4V-12V or 5V-18V
- Low quiescent current drain 4 mA

- Voltage gains from 20 to 200
- Ground referenced input
- Self-centering output quiescent voltage
- Low distortion
- Eight pin dual-in-line package

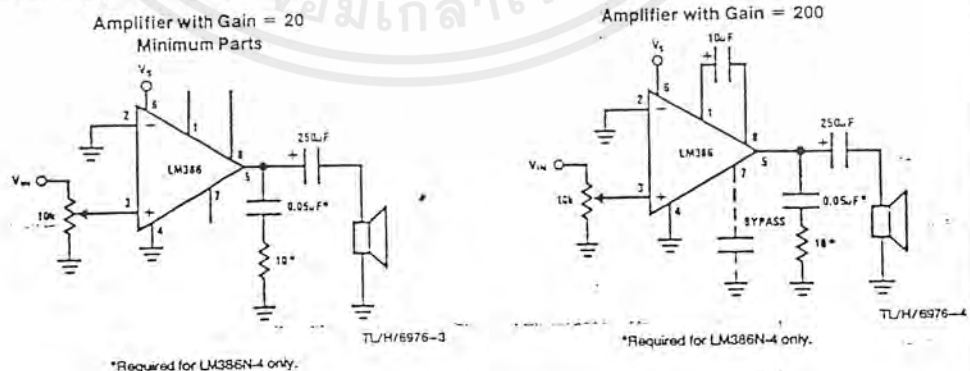
Applications

- AM-FM radio amplifiers
- Portable tape player amplifiers
- Intercoms
- TV sound systems
- Line drivers
- Ultrasonic drivers
- Small servo drivers
- Power converters

Equivalent Schematic and Connection Diagrams



Typical Applications



Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (LM386N-1, -3, LM386M-1)	15V
Supply Voltage (LM386N-4)	22V
Package Dissipation (Note 1) (LM386N)	1.25W
(LM386M)	0.73W
Input Voltage	±0.4V
Storage Temperature	-65°C to +150°C
Operating Temperature	0°C to +70°C

Junction Temperature	+150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec)	+260°C
Small Outline Package	
Vapor Phase (60 sec)	+215°C
Infrared (15 sec)	+220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics $T_A = 25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Operating Supply Voltage (V_S)					
LM386N-1, -3, LM386M-1		4		12	V
LM386N-4		5		16	V
Quiescent Current (I_Q)	$V_S = 6V, V_{IN} = 0$		4	8	mA
Output Power (P_{OUT})					
LM386N-1, LM386M-1	$V_S = 6V, R_L = 8\Omega, THD = 10\%$	250	325		mW
LM386N-3	$V_S = 9V, R_L = 8\Omega, THD = 10\%$	500	700		mW
LM386N-4	$V_S = 16V, R_L = 32\Omega, THD = 10\%$	700	1000		mW
Voltage Gain (A_v)	$V_S = 6V, f = 1\text{ kHz}$ 10 μF from Pin 1 to 5		25	46	dB
Bandwidth (BW)	$V_S = 6V, \text{Pins 1 and 8 Open}$		300		kHz
Total Harmonic Distortion (THD)	$V_S = 6V, R_L = 8\Omega, P_{OUT} = 125\text{ mW}$ $f = 1\text{ kHz}, \text{Pins 1 and 8 Open}$		0.2		%
Power Supply Rejection Ratio (PSRR)	$V_S = 6V, f = 1\text{ kHz}, C_{BYPASS} = 10\ \mu\text{F}$ Pins 1 and 8 Open, Referred to Output		50		dB
Input Resistance (R_{IN})			50		k Ω
Input Bias Current (I_{BIAS})	$V_S = 6V, \text{Pins 2 and 3 Open}$		250		nA

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and 1) a thermal resistance of 80°C/W junction to ambient for the dual-in-line package and 2) a thermal resistance of 170°C/W for the small outline package.

Application Hints

GAIN CONTROL

To make the LM386 a more versatile amplifier, two pins (1 and 8) are provided for gain control. With pins 1 and 8 open the 1.35 k Ω resistor sets the gain at 20 (26 dB). If a capacitor is put from pin 1 to 8, bypassing the 1.35 k Ω resistor, the gain will go up to 200 (46 dB). If a resistor is placed in series with the capacitor, the gain can be set to any value from 20 to 200. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 1 to ground.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example, we can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series RC from pin 1 to 5 (paralleling the internal 15 k Ω resistor). For 6 dB effective bass boost: $R \approx 15\text{ k}\Omega$, the lowest value for good stable operation is $R = 10\text{ k}\Omega$ if pin 8 is open. If pins 1 and 8 are bypassed then R as low as 2 k Ω can be used. This restriction is because the amplifier is only compensated for closed-loop gains greater than 9.

INPUT BIASING

The schematic shows that both inputs are biased to ground with a 50 k Ω resistor. The base current of the input transistors is about 250 nA, so the inputs are at about 12.5 mV when left open. If the dc source resistance driving the LM386 is higher than 250 k Ω it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 k Ω , then shorting the unused input to ground will keep the offset low (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by putting a resistor from the unused input to ground, equal in value to the dc source resistance. Of course all offset problems are eliminated if the input is capacitively coupled.

When using the LM386 with higher gains (bypassing the 1.35 k Ω resistor between pins 1 and 8) it is necessary to bypass the unused input, preventing degradation of gain and possible instabilities. This is done with a 0.1 μF capacitor or a short to ground depending on the dc source resistance on the driven input.

Parallel-Input PLL Frequency Synthesizer

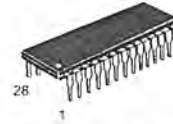
Interfaces with Single-Modulus Prescalers

The MC145151-2 is programmed by 14 parallel-input data lines for the N counter and three input lines for the R counter. The device features consist of a reference oscillator, selectable-reference divider, digital-phase detector, and 14-bit programmable divide-by-N counter.

The MC145151-2 is an improved-performance drop-in replacement for the MC145151-1. The power consumption has decreased and ESD and latch-up performance have improved.

- Operating Temperature Range: - 40 to 85°C
- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On- or Off-Chip Reference Oscillator Operation
- Lock Detect Signal
- + N Counter Output Available
- Single Modulus/Parallel Programming
- 8 User-Selectable + R Values: 8, 128, 256, 512, 1024, 2048, 2410, 8192
- + N Range = 3 to 16383
- "Linearized" Digital Phase Detector Enhances Transfer Function Linearity
- Two Error Signal Options: Single-Ended (Three-State) or Double-Ended
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates

MC145151-2



P SUFFIX
PLASTIC DIP
CASE 710



DW SUFFIX
SOG PACKAGE
CASE 751F

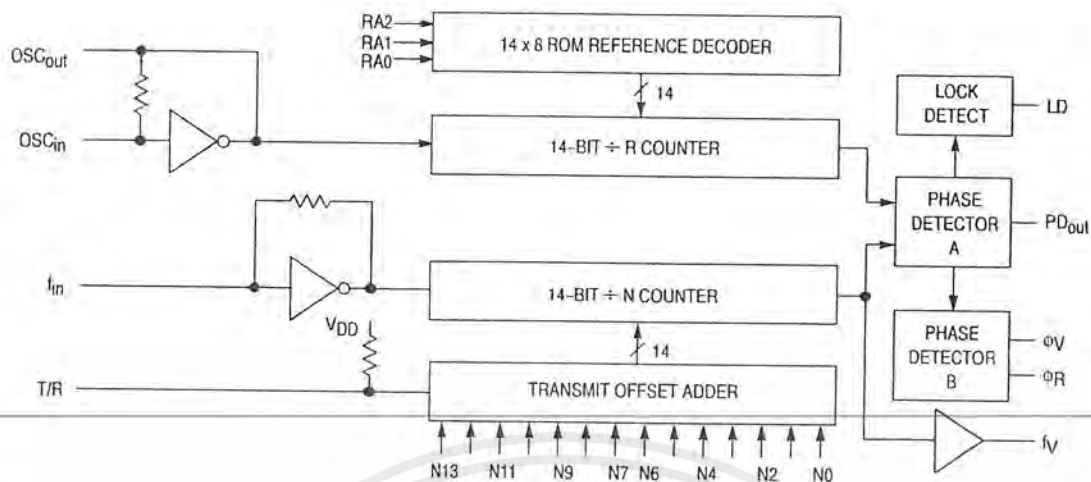
ORDERING INFORMATION

MC145151P2 Plastic DIP
MC145151DW2 SOG Package

PIN ASSIGNMENT

f_{in}	1*	28	LD
VSS	2	27	OSC _{in}
VDD	3	26	OSC _{out}
PD _{out}	4	25	N11
RA0	5	24	N10
RA1	6	23	N13
RA2	7	22	N12
ϕ_R	8	21	T/R
ϕ_V	9	20	N9
f_V	10	19	N8
N0	11	18	N7
N1	12	17	N6
N2	13	16	N5
N3	14	15	N4

MC145151-2 BLOCK DIAGRAM



NOTE: N0 – N13 inputs and inputs RA0, RA1, and RA2 have pull-up resistors that are not shown.

PIN DESCRIPTIONS

INPUT PINS

f_{in}

Frequency Input (Pin 1)

Input to the +N portion of the synthesizer. f_{in} is typically derived from loop VCO and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0 – RA2

Reference Address Inputs (Pins 5, 6, 7)

These three inputs establish a code defining one of eight possible divide values for the total reference divider, as defined by the table below.

Pull-up resistors ensure that inputs left open remain at a logic 1 and require only a SPST switch to alter data to the zero state.

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	128
0	1	0	256
0	1	1	512
1	0	0	1024
1	0	1	2048
1	1	0	2410
1	1	1	8192

N0 – N11

N Counter Programming Inputs (Pins 11 – 20, 22 – 25)

These inputs provide the data that is preset into the +N counter when it reaches the count of zero. N0 is the least significant and N13 is the most significant. Pull-up resistors en-

sure that inputs left open remain at a logic 1 and require only an SPST switch to alter data to the zero state.

T/R

Transmit/Receive Offset Adder Input (Pin 21)

This input controls the offset added to the data provided at the N inputs. This is normally used for offsetting the VCO frequency by an amount equal to the IF frequency of the transceiver. This offset is fixed at 856 when T/R is low and gives no offset when T/R is high. A pull-up resistor ensures that no connection will appear as a logic 1 causing no offset addition.

OSC_{in}, OSC_{out}

Reference Oscillator Input/Output (Pins 27, 26)

These pins form an on-chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSC_{in} to ground and OSC_{out} to ground. OSC_{in} may also serve as the input for an externally-generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSC_{out}.

OUTPUT PINS

PD_{out}

Phase Detector A Output (Pin 4)

Three-state output of phase detector for use as loop-error signal. Double-ended outputs are also available for this purpose (see ϕ_V and ϕ_R).

Frequency $f_V > f_R$ or f_V Leading: Negative Pulses

Frequency $f_V < f_R$ or f_V Lagging: Positive Pulses

Frequency $f_V = f_R$ and Phase Coincidence: High-Impedance State

ϕ_R , ϕ_V

Phase Detector B Outputs (Pins 8, 9)

These phase detector outputs can be combined externally for a loop-error signal. A single-ended output is also available for this purpose (see PD_{out}).

If frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by ϕ_V pulsing low. ϕ_R remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by ϕ_R pulsing low. ϕ_V remains essentially high.

If the frequency of $f_V = f_R$ and both are in phase, then both ϕ_V and ϕ_R remain high except for a small minimum time period when both pulse low in phase.

f_N

N Counter Output (Pin 10)

This is the buffered output of the $\pm N$ counter that is inter-

nally connected to the phase detector input. With this output available, the $\pm N$ counter can be used independently.

LD

Lock Detector Output (Pin 28)

Essentially a high level when loop is locked (f_R , f_V of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

VDD

Positive Power Supply (Pin 3)

The positive power supply potential. This pin may range from + 3 to + 9 V with respect to V_{SS} .

VSS

Negative Power Supply (Pin 2)

The most negative supply potential. This pin is usually ground.

TYPICAL APPLICATIONS

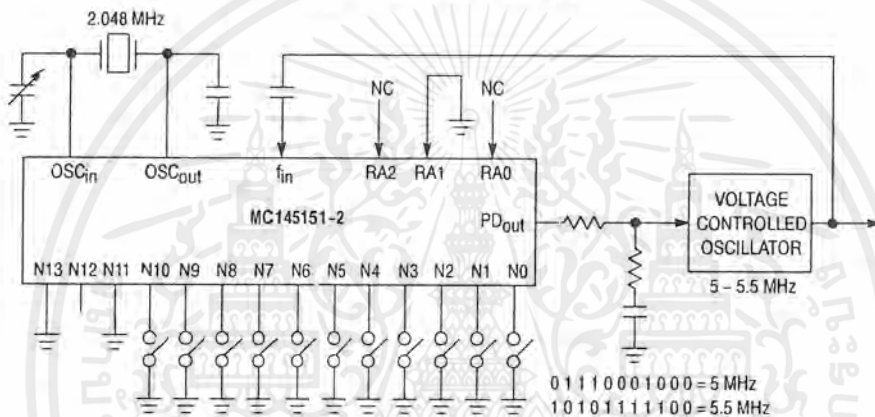
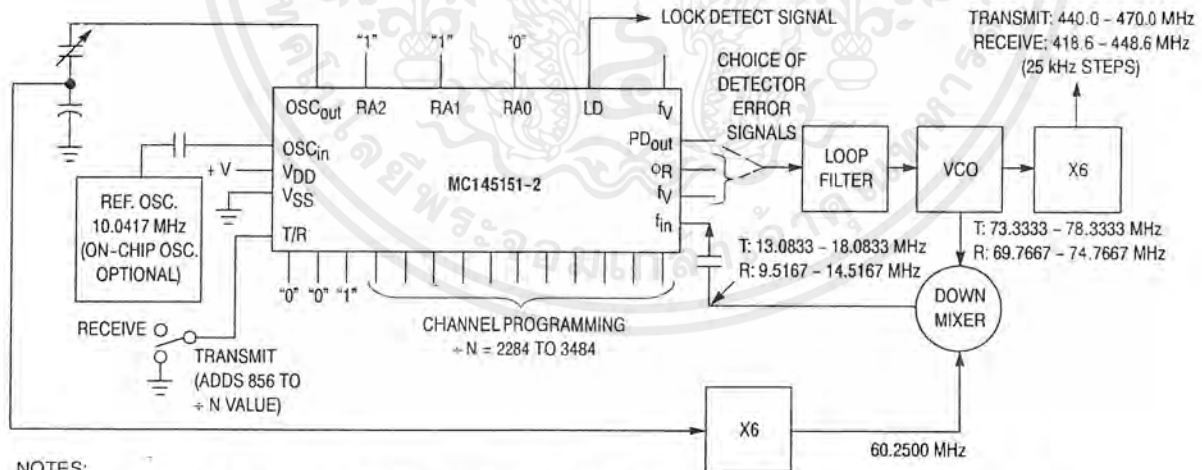


Figure 1. 5 MHz to 5.5 MHz Local Oscillator Channel Spacing = 1 kHz



NOTES:

1. $f_R = 4.1667$ kHz; $+R = 2410$; 21.4 MHz low side injection during receive.
2. Frequency values shown are for the 440 – 470 MHz band. Similar implementation applies to the 406 – 440 MHz band. For 470 – 512 MHz, consider reference oscillator frequency X9 for mixer injection signal (90.3750 MHz).

Figure 2. Synthesizer for Land Mobile Radio UHF Bands

MC145151-2 Data Sheet Continued on Page 23

MC14515X-2 FAMILY CHARACTERISTICS AND DESCRIPTIONS

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	-0.5 to +10.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient) except SW1, SW2	-0.5 to V _{DD} + 0.5	V
V _{out}	Output Voltage (DC or Transient), SW1, SW2 (R _{pull-up} = 4.7 kΩ)	-0.5 to +15	V
I _{in} , I _{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
I _{DD} , I _{SS}	Supply Current, V _{DD} or V _{SS} Pins	±30	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 seconds	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

† Power Dissipation Temperature Derating:

Plastic DIP: -12 mW/°C from 65 to 85°C

SOG Package: -7 mW/°C from 65 to 85°C

These devices contain protection circuitry to protect against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to these high-impedance circuits. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD} except for SW1 and SW2.

SW1 and SW2 can be tied through external resistors to voltages as high as 15 V, independent of the supply voltage.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}), except for inputs with pull-up devices. Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
V _{DD}	Power Supply Voltage Range		—	3	9	3	9	3	9	V
I _{SS}	Dynamic Supply Current	f _{in} = OSC _{in} = 10 MHz, 1 V p-p ac coupled sine wave R = 128, A = 3 ² N = 128	3 5 9	— — —	3.5 10 30	— — —	3 7.5 24	— — —	3 7.5 24	mA
I _{SS}	Quiescent Supply Current (not including pull-up current component)	V _{in} = V _{DD} or V _{SS} I _{out} = 0 μA	3 5 9	— — —	800 1200 1600	— — —	800 1200 1600	— — —	1600 2400 3200	μA
V _{in}	Input Voltage — f _{in} , OSC _{in}	Input ac coupled sine wave	—	500	—	500	—	500	—	mV p-p
V _{IL}	Low-Level Input Voltage — f _{in} , OSC _{in}	V _{out} ≥ 2.1 V Input dc V _{out} ≥ 3.5 V coupled V _{out} ≥ 6.3 V square wave	3 5 9	— — —	0 0 0	— — —	0 0 0	— — —	0 0 0	V
V _{IH}	High-Level Input Voltage — f _{in} , OSC _{in}	V _{out} ≤ 0.9 V Input dc V _{out} ≤ 1.5 V coupled V _{out} ≤ 2.7 V square wave	3 5 9	3.0 5.0 9.0	— — —	3.0 5.0 9.0	— — —	3.0 5.0 9.0	— — —	V
V _{IL}	Low-Level Input Voltage — except f _{in} , OSC _{in}		3 5 9	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	V
V _{IH}	High-Level Input Voltage — except f _{in} , OSC _{in}		3 5 9	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	V
I _{in}	Input Current (f _{in} , OSC _{in})	V _{in} = V _{DD} or V _{SS}	9	±2	±50	±2	±25	±2	±22	μA
I _{IL}	Input Leakage Current (Data, CLK, ENB — without pull-ups)	V _{in} = V _{SS}	9	—	-0.3	—	-0.1	—	-1.0	μA
I _{IH}	Input Leakage Current (all inputs except f _{in} , OSC _{in})	V _{in} = V _{DD}	9	—	0.3	—	0.1	—	1.0	μA

(continued)

DC ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
I _{IL}	Pull-up Current (all inputs with pull-ups)	V _{in} = V _{SS}	9	-20	-400	-20	-200	-20	-170	μA
C _{in}	Input Capacitance		—	—	10	—	10	—	10	pF
V _{OL}	Low-Level Output Voltage — OSC _{out}	I _{out} = 0 μA V _{in} = V _{DD}	3	—	0.9	—	0.9	—	0.9	V
			5	—	1.5	—	1.5	—	1.5	
			9	—	2.7	—	2.7	—	2.7	
V _{OH}	High-Level Output Voltage — OSC _{out}	I _{out} = 0 μA V _{in} = V _{SS}	3	2.1	—	2.1	—	2.1	—	V
			5	3.5	—	3.5	—	3.5	—	
			9	6.3	—	6.3	—	6.3	—	
V _{OL}	Low-Level Output Voltage — Other Outputs	I _{out} = 0 μA	3	—	0.05	—	0.05	—	0.05	V
			5	—	0.05	—	0.05	—	0.05	
			9	—	0.05	—	0.05	—	0.05	
V _{OH}	High-Level Output Voltage — Other Outputs	I _{out} = 0 μA	3	2.95	—	2.95	—	2.95	—	V
			5	4.95	—	4.95	—	4.95	—	
			9	8.95	—	8.95	—	8.95	—	
V(BR)DSS	Drain-to-Source Breakdown Voltage — SW1, SW2	R _{pull-up} = 4.7 kΩ	—	15	—	15	—	15	—	V
I _{OL}	Low-Level Sinking Current — MC	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	1.30	—	1.10	—	0.66	—	mA
			5	1.90	—	1.70	—	1.08	—	
			9	3.80	—	3.30	—	2.10	—	
I _{OH}	High-Level Sourcing Current — MC	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.60	—	-0.50	—	-0.30	—	mA
			5	-0.90	—	-0.75	—	-0.50	—	
			9	-1.50	—	-1.25	—	-0.80	—	
I _{OL}	Low-Level Sinking Current — LD	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.25	—	0.20	—	0.15	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current — LD	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.25	—	-0.20	—	-0.15	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OL}	Low-Level Sinking Current — SW1, SW2	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.80	—	0.48	—	0.24	—	mA
			5	1.50	—	0.90	—	0.45	—	
			9	3.50	—	2.10	—	1.05	—	
I _{OL}	Low-Level Sinking Current — Other Outputs	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.44	—	0.35	—	0.22	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current — Other Outputs	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.44	—	-0.35	—	-0.22	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OZ}	Output Leakage Current — PD _{out}	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	± 0.3	—	± 0.1	—	± 1.0	μA
I _{OZ}	Output Leakage Current — SW1, SW2	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	± 0.3	—	± 0.1	—	± 3.0	μA
C _{out}	Output Capacitance — PD _{out}	PD _{out} — Three-State	—	—	10	—	10	—	10	pF

LM1596/LM1496 Balanced Modulator-Demodulator

General Description

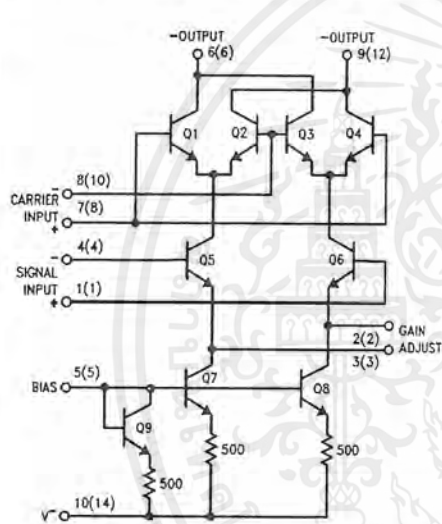
The LM1596/LM1496 are doubled balanced modulator-demodulators which produce an output voltage proportional to the product of an input (signal) voltage and a switching (carrier) signal. Typical applications include suppressed carrier modulation, amplitude modulation, synchronous detection, FM or PM detection, broadband frequency doubling and chopping.

The LM1596 is specified for operation over the -55°C to $+125^{\circ}\text{C}$ military temperature range. The LM1496 is specified for operation over the 0°C to $+70^{\circ}\text{C}$ temperature range.

Features

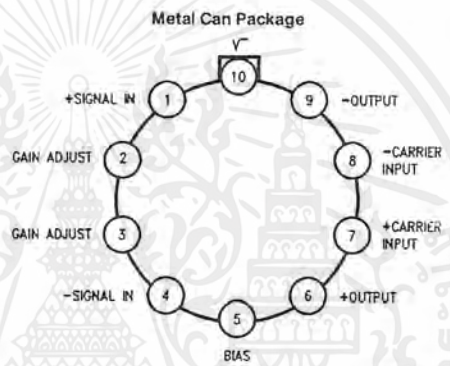
- Excellent carrier suppression
65 dB typical at 0.5 MHz
50 dB typical at 10 MHz
- Adjustable gain and signal handling
- Fully balanced inputs and outputs
- Low offset and drift
- Wide frequency response up to 100 MHz

Schematic and Connection Diagrams



TL/H/7867-1

Numbers in parentheses show DIP connections.



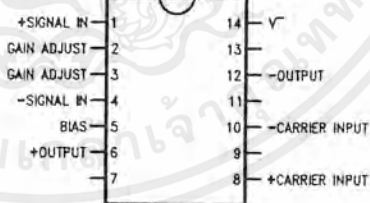
Top View

Note: Pin 10 is connected electrically to the case through the device substrate.

Order Number LM1496H or LM1596H
See NS Package Number H08C

TL/H/7867-2

Dual-In-Line and Small Outline Packages



TL/H/7867-3

Order Number LM1496M or LM1496N
See NS Package Number M14A or N14A

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Internal Power Dissipation (Note 1)	500 mW
Applied Voltage (Note 2)	30V
Differential Input Signal ($V_7 - V_8$)	$\pm 5.0V$
Differential Input Signal ($V_4 - V_1$)	$\pm (5 + I_5 R_0)V$
Input Signal ($V_2 - V_1, V_3 - V_4$)	5.0V
Bias Current (I_5)	12 mA
Operating Temperature Range LM1596	-55°C to +125°C
LM1496	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Soldering Information

- Dual-In-Line Package

Soldering (10 seconds)	260°C
------------------------	-------
- Small Outline Package

Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

See AN-450 "Surface Mounting Methods and their effects on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics ($T_A = 25^\circ C$, unless otherwise specified, see test circuit)

Parameter	Conditions	LM1596			LM1496			Units
		Min	Typ	Max	Min	Typ	Max	
Carrier Feedthrough	$V_C = 60$ mVrms sine wave $f_C = 1.0$ kHz, offset adjusted		40		40			μ Vrms
	$V_C = 60$ mVrms sine wave $f_C = 10$ kHz, offset adjusted		140		140			μ Vrms
	$V_C = 300$ mV _{pp} square wave $f_C = 1.0$ kHz, offset adjusted	0.04		0.2	0.04	0.2		mVrms
	$V_C = 300$ mV _{pp} square wave $f_C = 1.0$ kHz, not offset adjusted	20		100	20	150		mVrms
Carrier Suppression	$f_S = 10$ kHz, 300 mVrms $f_C = 500$ kHz, 60 mVrms sine wave offset adjusted	50	65		50	65		dB
	$f_S = 10$ kHz, 300 mVrms $f_C = 10$ MHz, 60 mVrms sine wave offset adjusted	50			50			dB
Transadmittance Bandwidth	$R_L = 50\Omega$ Carrier Input Port, $V_C = 60$ mVrms sine wave $f_S = 1.0$ kHz, 300 mVrms sine wave		300			300		MHz
	Signal Input Port, $V_S = 300$ mVrms sine wave $V_7 - V_8 = 0.5$ Vdc		80			80		MHz
Voltage Gain, Signal Channel	$V_S = 100$ mVrms, $f = 1.0$ kHz $V_7 - V_8 = 0.5$ Vdc	2.5	3.5		2.5	3.5		V/V
Input Resistance, Signal Port	$f = 5.0$ MHz $V_7 - V_8 = 0.5$ Vdc		200			200		k Ω
Input Capacitance, Signal Port	$f = 5.0$ MHz $V_7 - V_8 = 0.5$ Vdc		2.0			2.0		pF
Single Ended Output Resistance	$f = 10$ MHz		40			40		k Ω
Single Ended Output Capacitance	$f = 10$ MHz		5.0			5.0		pF
Input Bias Current	$(I_1 + I_4)/2$		12	25		12	30	μ A
Input Bias Current	$(I_7 + I_8)/2$		12	25		12	30	μ A
Input Offset Current	$(I_1 - I_4)$		0.7	5.0		0.7	5.0	μ A
Input Offset Current	$(I_7 - I_8)$		0.7	5.0		5.0	5.0	μ A
Average Temperature Coefficient of Input Offset Current	$(-55^\circ C < T_A < +125^\circ C)$		2.0					nA/ $^\circ C$
	$(0^\circ C < T_A < +70^\circ C)$					2.0		nA/ $^\circ C$
Output Offset Current	$(I_6 - I_9)$		14	50		14	60	μ A
Average Temperature Coefficient of Output Offset Current	$(-55^\circ C < T_A < +125^\circ C)$		90					nA/ $^\circ C$
	$(0^\circ C < T_A < +70^\circ C)$					90		nA/ $^\circ C$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics ($T_A = 25^\circ\text{C}$, unless otherwise specified, see test circuit) (Continued)

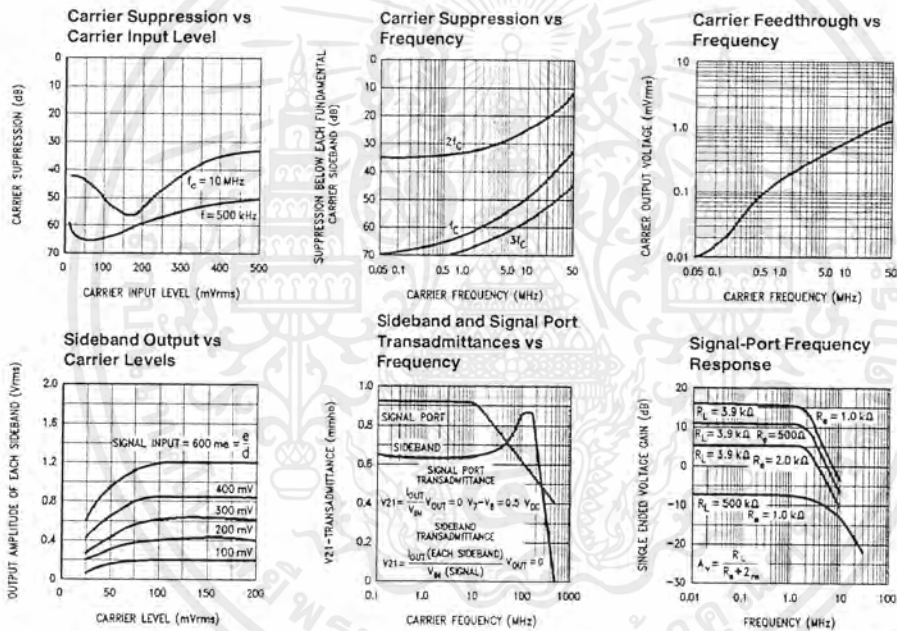
Parameter	Conditions	LM1596			LM1496			Units
		Min	Typ	Max	Min	Typ	Max	
Signal Port Common Mode Input Voltage Range	$f_S = 1.0\text{ kHz}$		5.0			5.0		V_{p-p}
Signal Port Common Mode Rejection Ratio	$V_7 - V_8 = 0.5\text{ Vdc}$		-85			-85		dB
Common Mode Quiescent Output Voltage			8.0			8.0		Vdc
Differential Output Swing Capability			8.0			8.0		V_{p-p}
Positive Supply Current	$(I_6 + I_9)$		2.0	3.0		2.0	3.0	mA
Negative Supply Current	(I_{10})		3.0	4.0		3.0	4.0	mA
Power Dissipation			33			33		mW

Note 1: LM1596 rating applies to case temperatures to $+125^\circ\text{C}$; derate linearly at $6.5\text{ mW}/^\circ\text{C}$ for ambient temperature above 75°C . LM1496 rating applies to case temperatures to $+70^\circ\text{C}$.

Note 2: Voltage applied between pins 6-7, 8-1, 9-7, 9-8, 7-4, 7-1, 8-4, 6-8, 2-5, 3-5

Note 3: Refer to rets1596x drawing for specifications of military LM1596H versions.

Typical Performance Characteristics



TL/H/7887-5

MM74C00 • MM74C02 • MM74C04
Quad 2-Input NAND Gate •
Quad 2-Input NOR Gate •
Hex Inverter

General Description

The MM74C00, MM74C02, and MM74C04 logic gates employ complementary MOS (CMOS) to achieve wide power supply operating range, low power consumption, high noise immunity and symmetric controlled rise and fall times. With features such as this the 74C logic family is close to ideal for use in digital systems. Function and pin out compatibility with series 74 devices minimizes design time for those designers already familiar with the standard 74 logic family.

All inputs are protected from damage due to static discharge by diode clamps to V_{CC} and GND.

Features

- Wide supply voltage range: 3V to 15V
- Guaranteed noise margin: 1V
- High noise immunity: 0.45 V_{CC} (typ.)
- Low power consumption: 10 nW/package (typ.)
- Low power: TTL compatibility:
Fan out of 2 driving 74L

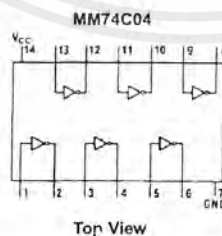
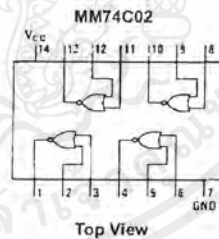
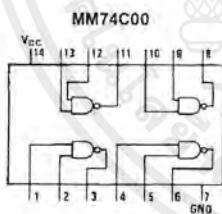
Ordering Code:

Order Number	Package Number	Package Description
MM74C00M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
MM74C00N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
MM74C02N	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
MM74C04M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
MM74C04N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Device also available in Tape and Reel. Specify by appending suffix letter "X" to the ordering code.

Connection Diagrams

Pin Assignments for DIP and SOIC



MM74C00 • MM74C02 • MM74C04 Quad 2-Input NAND Gate • Quad 2-Input NOR Gate • Hex Inverter

Absolute Maximum Ratings(Note 1)

Voltage at Any Pin	-0.3V to $V_{CC} + 0.3V$
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Operating V_{CC} Range	3.0V to 15V
Maximum V_{CC} Voltage	18V
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW

Lead Temperature
(Soldering, 10 seconds)

300°C

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

DC Electrical Characteristics

Min/Max limits apply across the guaranteed temperature range unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CMOS TO CMOS						
$V_{IN(1)}$	Logical "1" Input Voltage	$V_{CC} = 5.0V$	3.5			V
		$V_{CC} = 10V$	8.0			V
$V_{IN(0)}$	Logical "0" Input Voltage	$V_{CC} = 5.0V$			1.5	V
		$V_{CC} = 10V$			2.0	V
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 5.0V, I_O = -10 \mu A$	4.5			V
		$V_{CC} = 10V, I_O = -10 \mu A$	9.0			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5.0V, I_O = 10 \mu A$			0.5	V
		$V_{CC} = 10V, I_O = 10 \mu A$			1.0	V
$I_{IN(1)}$	Logical "1" Input Current	$V_{CC} = 15V, V_{IN} = 15V$		0.005	1.0	μA
$I_{IN(0)}$	Logical "0" Input Current	$V_{CC} = 15V, V_{IN} = 0V$	-1.0	-0.005		μA
I_{CC}	Supply Current	$V_{CC} = 15V$		0.01	15	μA
LOW POWER TO CMOS						
$V_{IN(1)}$	Logical "1" Input Voltage	74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage	74C, $V_{CC} = 4.75V$			0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	74C, $V_{CC} = 4.75V, I_O = -10 \mu A$	4.4			V
$V_{OUT(0)}$	Logical "0" Output Voltage	74C, $V_{CC} = 4.75V, I_O = 10 \mu A$			0.4	V
CMOS TO LOW POWER						
$V_{IN(1)}$	Logical "1" Input Voltage	74C, $V_{CC} = 4.75V$	4.0			V
$V_{IN(0)}$	Logical "0" Input Voltage	74C, $V_{CC} = 4.75V$			1.0	V
$V_{OUT(1)}$	Logical "1" Output Voltage	74C, $V_{CC} = 4.75V, I_O = -360 \mu A$	2.4			V
$V_{OUT(0)}$	Logical "0" Output Voltage	74C, $V_{CC} = 4.75V, I_O = 360 \mu A$			0.4	V
OUTPUT DRIVE (see Family Characteristics Data Sheet) $T_A = 25^\circ C$ (short circuit current)						
I_{SOURCE}	Output Source Current	$V_{CC} = 5.0V, V_{IN(0)} = 0V, V_{OUT} = 0V$	-1.75			mA
I_{SOURCE}	Output Source Current	$V_{CC} = 10V, V_{IN(0)} = 0V, V_{OUT} = 0V$	-6.0			mA
I_{SINK}	Output Sink Current	$V_{CC} = 5.0V, V_{IN(1)} = 5.0V, V_{OUT} = V_{CC}$	1.75			mA
I_{SINK}	Output Sink Current	$V_{CC} = 10V, V_{IN(1)} = 10V, V_{OUT} = V_{CC}$	8.0			mA

AC Electrical Characteristics (Note 2)

$T_A = 25^\circ C, C_L = 50 \text{ pF}$, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
MM74C00, MM74C02, MM74C04						
t_{pd0}, t_{pd1}	Propagation Delay Time to Logical "1" or "0"	$V_{CC} = 5.0V$		50	90	ns
		$V_{CC} = 10V$		30	60	ns
C_{IN}	Input Capacitance	(Note 3)		6.0		pF
C_{PD}	Power Dissipation Capacitance	Per Gate or Inverter (Note 4)		12		pF

Note 2: AC Parameters are guaranteed by DC correlated testing.

Note 3: Capacitance is guaranteed by periodic testing.

Note 4: C_{PD} determines the no load AC power consumption of any CMOS device. For complete explanation see Family Characteristics Application Note—AN-90.

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number of external components. It is not necessary to bypass the output,

although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from -1.2V to 57V.

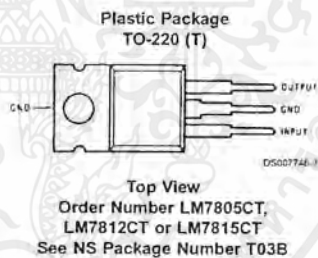
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

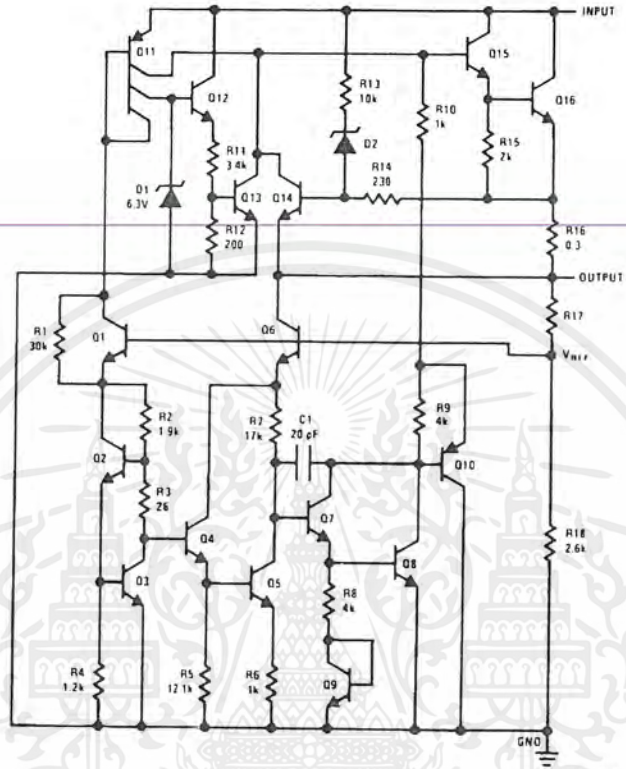
Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Connection Diagrams



Schematic



00007746.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 3)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage
($V_O = 5V, 12V$ and $15V$) 35V
Internal Power Dissipation (Note 1) Internally Limited
Operating Temperature Range (T_A) 0°C to $+70^\circ\text{C}$

Maximum Junction Temperature

(K Package) 150°C
(T Package) 150°C
Storage Temperature Range -65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 10 sec.)
TO-3 Package K 300°C
TO-220 Package T 230°C

Electrical Characteristics LM78XXC (Note 2)

$0^\circ\text{C} \leq T_j \leq 125^\circ\text{C}$ unless otherwise noted.

Output Voltage				5V			12V			15V			Units
Symbol	Parameter	Conditions		Input Voltage (unless otherwise noted)			10V			19V			
				Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
V_O	Output Voltage	$T_j = 25^\circ\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$		4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
		$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$		4.75		5.25	11.4		12.6	14.25		15.75	V
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$		(7.5 $\leq V_{IN} \leq 20$)			(14.5 $\leq V_{IN} \leq 27$)			(17.5 $\leq V_{IN} \leq 30$)			V
ΔV_O	Line Regulation	$I_O = 500\text{ mA}$	$T_j = 25^\circ\text{C}$	3		50	4		120	4		150	mV
			ΔV_{IN}	(7 $\leq V_{IN} \leq 25$)			14.5 $\leq V_{IN} \leq 30$			(17.5 $\leq V_{IN} \leq 30$)			V
		$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			50			120			150	mV	
		ΔV_{IN}	(8 $\leq V_{IN} \leq 20$)			(15 $\leq V_{IN} \leq 27$)			(18.5 $\leq V_{IN} \leq 30$)			V	
		$I_O \leq 1\text{ A}$	$T_j = 25^\circ\text{C}$			50			120			150	mV
	ΔV_{IN}	(7.5 $\leq V_{IN} \leq 20$)			(14.6 $\leq V_{IN} \leq 27$)			(17.7 $\leq V_{IN} \leq 30$)			V		
	$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			25			60			75	mV		
	ΔV_{IN}	(8 $\leq V_{IN} \leq 12$)			(16 $\leq V_{IN} \leq 22$)			(20 $\leq V_{IN} \leq 26$)			V		
ΔV_O	Load Regulation	$T_j = 25^\circ\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$	10		50	12		120	12		150	mV
			$250\text{ mA} \leq I_O \leq 750\text{ mA}$			25			60			75	mV
		$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			50			120			150	mV	
I_O	Quiescent Current	$I_O \leq 1\text{ A}$	$T_j = 25^\circ\text{C}$			8			8			8	mA
			$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$			8.5			8.5			8.5	mA
ΔI_O	Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$				0.5			0.5			0.5	mA
		$T_j = 25^\circ\text{C}, I_O \leq 1\text{ A}$				1.0			1.0			1.0	mA
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$		(7.5 $\leq V_{IN} \leq 20$)			(14.8 $\leq V_{IN} \leq 27$)			(17.9 $\leq V_{IN} \leq 30$)			V
		$I_O \leq 500\text{ mA}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$				1.0			1.0			1.0	mA
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$		(7 $\leq V_{IN} \leq 25$)			(14.5 $\leq V_{IN} \leq 30$)			(17.5 $\leq V_{IN} \leq 30$)			V
V_N	Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40			75			90			μV
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$	Ripple Rejection	$f = 120\text{ Hz}$	$I_O \leq 1\text{ A}, T_j = 25^\circ\text{C}$ or	62	80		55	72		54	70		dB
			$I_O \leq 500\text{ mA}$ $0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$	62			55			54			dB
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$		(8 $\leq V_{IN} \leq 18$)			(15 $\leq V_{IN} \leq 25$)			(18.5 $\leq V_{IN} \leq 28.5$)			V
R_O	Dropout Voltage	$T_j = 25^\circ\text{C}, I_{OUT} = 1\text{ A}$		2.0			2.0			2.0			V
	Output Resistance	$f = 1\text{ kHz}$		8			18			19			m Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics LM78XXC (Note 2) (Continued)

0°C ≤ T_J ≤ 125°C unless otherwise noted.

Output Voltage			5V			12V			15V			Units
Input Voltage (unless otherwise noted)			10V			19V			23V			
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
	Short-Circuit Current	T _J = 25°C	2.1			1.5			1.2			A
	Peak Output Current	T _J = 25°C	2.4			2.4			2.4			A
	Average TC of V _{OUT}	0°C ≤ T _J ≤ +125°C, I _O = 5 mA	0.6			1.5			1.8			mV/°C
V _{IN}	Input Voltage Required to Maintain Line Regulation	T _J = 25°C, I _O ≤ 1A	7.5			14.6			17.7			V

Note 1: Thermal resistance of the TO-3 package (K, KC) is typically 4°C/W junction to case and 35°C/W case to ambient. Thermal resistance of the TO-220 package (T) is typically 4°C/W junction to case and 50°C/W case to ambient.

Note 2: All characteristics are measured with capacitor across the input of 0.22 μF, and a capacitor across the output of 0.1 μF. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques (t_w ≤ 10 ms, duty cycle ≤ 5%). Output voltage changes due to changes in internal temperature must be taken into account separately.

Note 3: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. For guaranteed specifications and the test conditions, see Electrical Characteristics.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM1558/LM1458 Dual Operational Amplifier

General Description

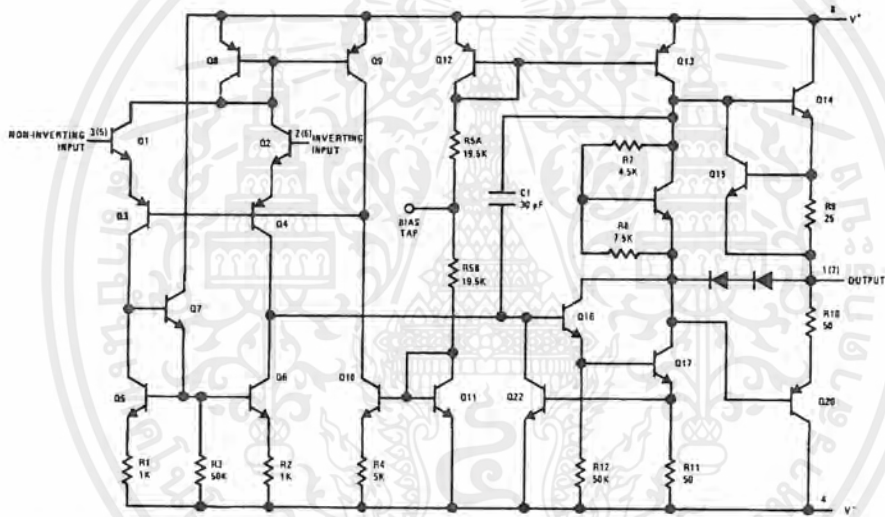
The LM1558 and the LM1458 are general purpose dual operational amplifiers. The two amplifiers share a common bias network and power supply leads. Otherwise, their operation is completely independent.

The LM1458 is identical to the LM1558 except that the LM1458 has its specifications guaranteed over the temperature range from 0°C to +70°C instead of -55°C to +125°C.

Features

- No frequency compensation required
- Short-circuit protection
- Wide common-mode and differential voltage ranges
- Low-power consumption
- 8-lead can and 8-lead mini DIP
- No latch up when input common mode range is exceeded

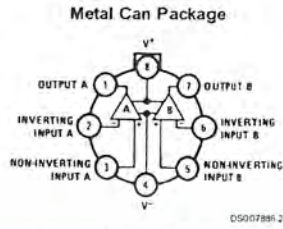
Schematic and Connection Diagrams



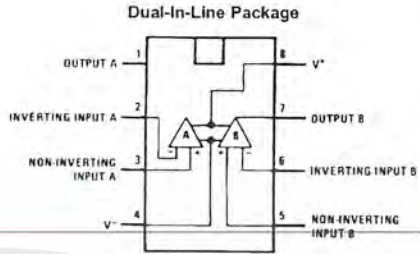
Numbers in parentheses are pin numbers for amplifier B.

DS007886-1

Schematic and Connection Diagrams (Continued)



Top-View
 Order Number LM1558H,
 LM1558H/883 or LM1458H
 See NS Package Number H08C



Top View
 Order Number LM1558J, LM1558J/883, LM1458J,
 LM1458M or LM1458N
 See NS Package Number J08A, M08A or N08E



Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 5)

Supply Voltage

LM1558	±22V
LM1458	±18V

Power Dissipation (Note 2)

LM1558H/LM1458H	500 mW
LM1458N	400 mW

Differential Input Voltage

	±30V
--	------

Input Voltage (Note 3)

	±15V
--	------

Output Short-Circuit Duration

Continuous

Operating Temperature Range

LM1558	-55°C to +125°C
LM1458	0°C to +70°C

Storage Temperature Range

-65°C to +150°C

Lead Temperature (Soldering, 10 sec.)

260°C

Soldering Information

Dual-In-Line Package

Soldering (10 seconds)	260°C
------------------------	-------

Small Outline Package

Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD tolerance (Note 6)

300V

Electrical Characteristics (Note 4)

Parameter	Conditions	LM1558			LM1458			Units
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$, $R_S \leq 10\text{ k}\Omega$		1.0	5.0		1.0	6.0	mV
Input Offset Current	$T_A = 25^\circ\text{C}$		80	200		80	200	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		200	500		200	500	nA
Input Resistance	$T_A = 25^\circ\text{C}$	0.3	1.0		0.3	1.0		M Ω
Supply Current Both Amplifiers	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$		3.0	5.0		3.0	5.6	mA
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$ $V_{OUT} = \pm 10\text{V}$, $R_L \geq 2\text{ k}\Omega$		50	160		20	160	V/mV
Input Offset Voltage	$R_S \leq 10\text{ k}\Omega$			6.0			7.5	mV
Input Offset Current				500			300	nA
Input Bias Current				1.5			0.8	μA
Large Signal Voltage Gain	$V_S = \pm 15\text{V}$, $V_{OUT} = \pm 10\text{V}$ $R_L \geq \text{k}\Omega$		25			15		V/mV
Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = 10\text{ k}\Omega$ $R_L = 2\text{ k}\Omega$	± 12	± 14		± 12	± 14		V
Input Voltage Range	$V_S = \pm 15\text{V}$	± 12			± 12			V
Common Mode Rejection Ratio	$R_S \leq 10\text{ k}\Omega$	70	90		70	90		dB
Supply Voltage Rejection Ratio	$R_S \leq 10\text{ k}\Omega$	77	96		77	96		dB

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Note 2: The maximum junction temperature of the LM1558 is 150°C, while that of the LM1458 is 100°C. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 20°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 187°C/W, junction to ambient.

Note 3: For supply voltages less than ±15V, the absolute maximum input voltage is equal to the supply voltage.

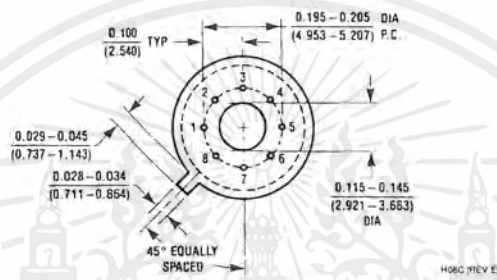
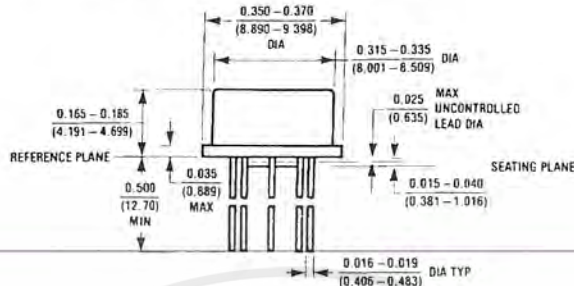
Note 4: These specifications apply for $V_S = \pm 15\text{V}$ and $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$, unless otherwise specified. With the LM1458, however, all specifications are limited to $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ and $V_S = \pm 15\text{V}$.

Note 5: Refer to RETS 1558V for LM1558J and LM1558H military specifications.

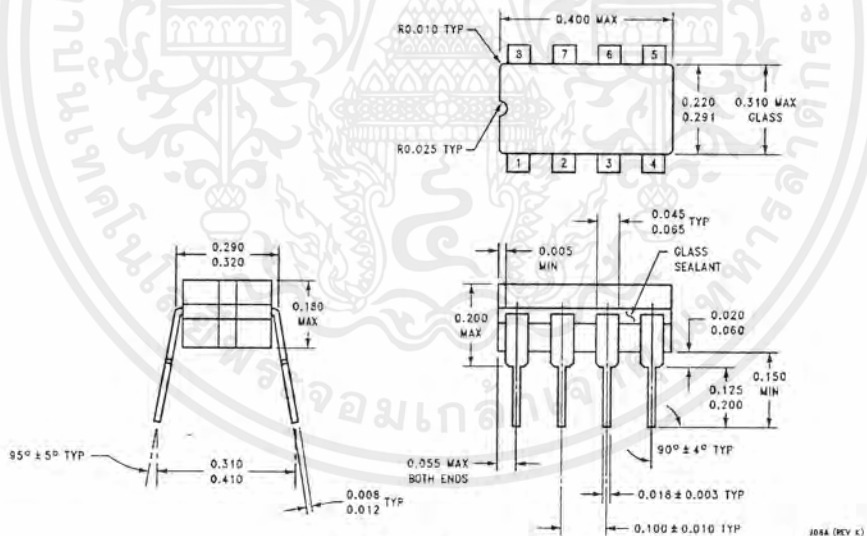
Note 6: Human body model, 1.5 k Ω in series with 100 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



Metal Can Package (H)
 Order Number LM1558H, LM1558H/883 or LM1458H
 NS Package Number H08C



Small Outline Package (M)
 Order Number LM1458M
 NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0.5MHz, Low Supply Voltage, Low Input Current BiMOS Operational Amplifiers

The CA3420A and CA3420 are integrated circuit operational amplifiers that combine PMOS transistors and bipolar transistors on a single monolithic chip. The CA3420A and CA3420 BiMOS operational amplifiers feature gate protected PMOS transistors in the input circuit to provide very high input impedance, very low input currents (less than 1pA). The internal bootstrapping network features a unique guardbanding technique for reducing the doubling of leakage current for every 10°C increase in temperature. The CA3420 series operates at total supply voltages from 2V to 20V either single or dual supply. These operational amplifiers are internally phase compensated to achieve stable operation in the unity gain follower configuration. Additionally, they have access terminals for a supplementary external capacitor if additional frequency roll-off is desired. Terminals are also provided for use in applications requiring input offset voltage nulling. The use of PMOS in the input stage results in common mode input voltage capability down to 0.45V below the negative supply terminal, an important attribute for single supply application. The output stage uses a feedback OTA type amplifier that can swing essentially from rail-to-rail. The output driving current of 1.5mA (Min) is provided by using nonlinear current mirrors.

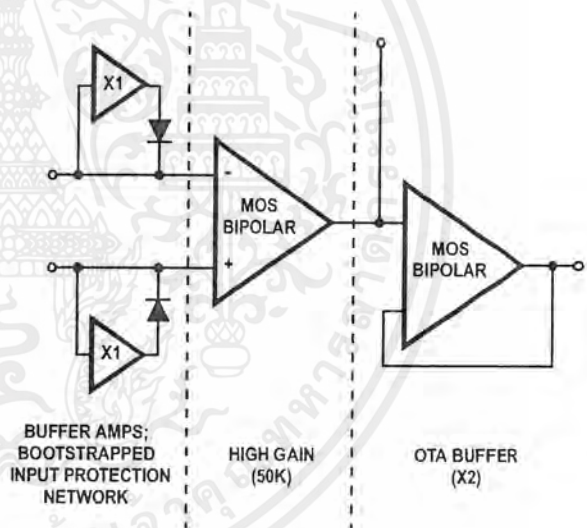
Features

- 2V Supply at 300µA Supply Current
- 1pA Input Current (Typ) (Essentially Constant to 85°C)
- Rail-to-Rail Output Swing (Drive ±2mA into 1kΩ Load)
- Pin Compatible with 741 Operational Amplifiers

Applications

- pH Probe Amplifiers
- Picoammeters
- Electrometer (High Z) Instruments
- Portable Equipment
- Inaccessible Field Equipment
- Battery-Dependent Equipment (Medical and Military)

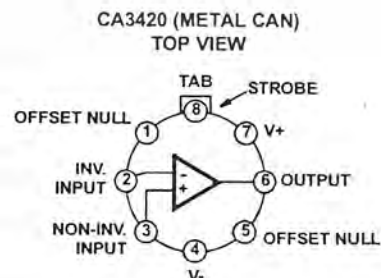
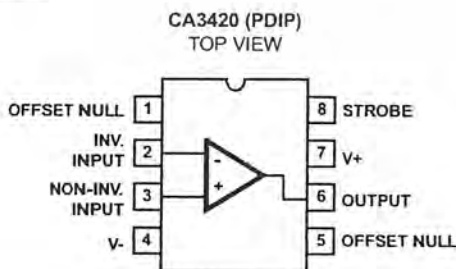
Functional Diagram



Ordering Information

PART NUMBER	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3420AE	-55 to 125	8 Ld PDIP	E8.3
CA3420AT	-55 to 125	8 Pin Metal Can	T8.C
CA3420E	-55 to 125	8 Ld PDIP	E8.3

Pinouts



กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ ด้วยความช่วยเหลือของ อ.สมเกียรติ ฤกษ์วิญญู ที่ให้ความช่วยเหลือเป็นที่ปรึกษาโครงการ และอนุญาตให้ใช้อุปกรณ์ในห้องทดลองการศึกษาโครงการฉบับนี้ ซึ่งทางคณะผู้จัดทำขอขอบคุณเป็นอย่างสูง ณ ที่นี้

นายเจษฎา ปัญญาสร

นายชาคริต วิจิตรเกษมวงศ์

นายชุมพล เหลืองรัตน์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. Mark Spenik, Andrew J. Indovina, Pierre boutquin, David Jung, “Visual Basic 6 Interactive Course”, Techmedia, 1999
2. ดร. ปราโมทย์ วาดเขียน, ดร. วิวัฒน์ กิรานนท์ , “พื้นฐานการสื่อสารข้อมูล” กรุงเทพมหานคร:สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
3. ไพโรจน์ ไววานิชกิจ, กมล เขมะรังษี, “เปิดโลกการสื่อสารไร้สาย”, กรุงเทพมหานคร:ซีเอ็ดยูเคชั่น, 2539
4. รศ. สมยศ จุณณะปิยะ, “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51”, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541
5. พรศักดิ์ ทับเที่ยง, “การส่งข้อมูลดิจิทัลด้วยวิธี เอฟ เอส เค ที่มีอัตราการส่งสูง”, วิทยานิพนธ์ตามหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
6. ยืน ภู่วรรณ, “ทฤษฎีและการใช้งานอิเล็กทรอนิกส์”, บริษัท ซีเอ็ดยูเคชั่น จำกัด เล่มที่ 2 และเล่มที่ 3
7. ชูชัย ธนสารตั้งเจริญและ Advance Engineering Group, “ทฤษฎีวงจรมีอิเล็กทรอนิกส์”, หจก. สำนักพิมพ์พิสิทธ์เซ็นเตอร์
8. นรินทร์ เมาวปรีชา และ Advance Engineering Group, “อิเล็กทรอนิกส์เบื้องต้น”, หจก. สำนักพิมพ์พิสิทธ์เซ็นเตอร์