



การส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์
ECG TRANSMISSION THROUGH TELEPHONE LINE



วัน เดือน ปี..... / ค.ศ., ๒๕๔๐.....
เลขทะเบียน..... ๐๓๗๑๔๓.....
เลขเรียกหนังสือ..... T ๖๔๖๖ ๗๑๕ ก

ปริญญานิพนธ์สำหรับปริญญาวิทยาศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา ๒๕๓๘

ปริญญานิพนธ์ ปีการศึกษา 2538

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์

ผู้จัดทำ

1. กรองกาญจน์ ครุสันต์
2. เกศราภรณ์ เตชะพิเชฐวนิช

.....อาจารย์ที่ปรึกษา
(.....)



การส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์

กรองกาญจน์ ครุสันต์

เกศราภรณ์ เตชะพิเชฐวนิช

คร.กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2538

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้รายงานถึงการพัฒนาต้นแบบระบบวัดบันทึกคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์ เพื่อให้เป็นเครื่องมือแพทย์ในการบันทึกและวินิจฉัยอาการผิดปกติของผู้ป่วยที่เกิดอย่างกะทันหันหรือเป็นการวัดปกติทั่วไป ระบบประกอบด้วยส่วนของ เครื่องวัดและส่งสัญญาณคลื่นหัวใจที่จะติดตั้งประจำอยู่ที่บ้านผู้ป่วยประกอบด้วยวงจรขยายสัญญาณคลื่นไฟฟ้าหัวใจและวงจรมอดูเลตเชิงความถี่ โดยใช้เฟสล็อกกลุ๊ปเป็นพื้นฐาน และเชื่อมต่อเข้ากับสายโทรศัพท์ผ่านทางเครื่องโทรศัพท์โดยใช้อะคูสติกคัปปลิง ทางด้านรับเมื่อได้รับสัญญาณผ่านคู่สายจะทำการคัปปลิงแบบอะคูสติกเช่นเดียวกัน โดยมีวงจรดีมอดูเลเตอร์แบบเฟสล็อกกลุ๊ปนำสัญญาณออกแสดงบนจอคอมพิวเตอร์ หรือบันทึกลงฮาร์ดดิสก์ผ่านทางการ์ดแปลงสัญญาณอนาลอกเป็นดิจิตอล(ADC) การทดสอบโดยกระทำผ่านคู่สายภายในสามารถส่งคลื่นสัญญาณไฟฟ้าหัวใจ จากเครื่องจำลองสัญญาณคลื่นไฟฟ้าหัวใจ(Simulator) และสัญญาณที่วัดจริงได้

ECG TRANSMISSION THROUGH TELEPHONE LINE

Krongkan Karusan

Kesaraporn Techapichetvanich

Dr. Kittipon Chitsakun Advisor

1995

Abstract

This thesis shows the ECG signal transmission through telephone line system which is developed to be prototype of medical device in order to analyse irregular heart working of the patients immediately or use to measure ECG signal. This system consists of measurement device and transmitter which are established in the home of the patients. This device, using the basic of PLL, is composed of ECG amplify and frequency modulation circuit, and connected to the telephone line by using acoustic coupling. In the part of the receiver, the signal is received by acoustic coupling, as well. The receiver is composed of demodulator, then the signal is showed on the computer monitor or kept in the harddisk through ADC card. The experiment, which can send ECG signal from simulator and measurement signal, is made through internal switching system.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 การวัดคลื่นไฟฟ้าหัวใจ	3
2.1 การกำเนิดของพลังไฟฟ้าจากหัวใจ	3
2.2 ศักการรวมในรอบการทำงานของหัวใจ	5
2.3 สัญญาณคลื่นไฟฟ้าหัวใจจากอิเล็กโทรดและการตรวจวัด	6
2.3.1 หลีดเพิ่มเติมมาตรฐาน	6
2.4 สามเหลี่ยมของไอโทเฟน	7
2.5 หลีดเพิ่มเติม	8
2.6 โครงสร้างของอิเล็กโทรดแบบหลายขั้วไฟฟ้า	9
บทที่ 3 วงจรพื้นฐานที่ใช้ในการวัดสัญญาณคลื่นไฟฟ้าหัวใจ	11
3.1 วงจรขยายสัญญาณแบบผลต่างแบบอินสตรูเมนต์	11
3.1.1 วงจรขยายสัญญาณแบบผลต่างแบบอินสตรูเมนต์	11
3.1.2 สัญญาณแบบคอมมอนโหมด	12
3.1.3 การปรับปรุงประสิทธิภาพของวงจรขยายแบบผลต่างขั้นมูลฐาน	13
3.2 วงจรกรองความถี่แอกทีฟน็อค	15
3.3 อุปกรณ์ที่ใช้ร่วมกับวงจร	18
3.3.1 ไดโอดเปล่งแสง	18
3.3.2 อุปกรณ์ตัวรับแสง	18
3.3.3 อุปกรณ์การเชื่อมต่อด้วยแสง	19
บทที่ 4 ทฤษฎีการมอดูเลชั่นและการคิมมอดูเลชั่น	21
4.1 การมอดูเลชั่นเชิงความถี่	21
4.1.1 ลักษณะทั่วไปของการมอดูเลชั่นเชิงความถี่	21
4.1.2 ไซด์แบนด์ของการมอดูเลตเชิงความถี่	22
4.1.3 ดัชนีการผสมคลื่นและแบนด์วิดท์	23
4.2 เฟสล็อกคัล	24

	หน้า
4.2.3 การทำงานของเฟสล็คคูล	27
4.3 คีมอคูเลชั่นเชิงความถี่	29
4.4 อัตราส่วนของกำลังงานของสัญญาณต่อกำลังงานของสัญญาณ รบกวน	29
4.4.1 สัญญาณรบกวนในสาย	30
4.4.2 สัญญาณรบกวนในทรานซิสเตอร์	30
4.4.3 หน่วยวัดการลดทอน	30
4.4.4 สาเหตุของการผิดเพี้ยนรูปทรงของสัญญาณในการส่งข้อมูล	31
บทที่ 5 การบันทึกข้อมูลคลื่นไฟฟ้าหัวใจ	32
5.1 การติดตั้งอุปกรณ์ฮาร์ดแวร์	33
5.2 โปรแกรมซอฟต์แวร์	43
5.3 โครงสร้างของข้อมูล	55
5.4 การตรวจสอบสถานะ	55
บทที่ 6 การสร้างระบบเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจ	57
6.1 โครงสร้างของระบบเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสาย โทรศัพท์	57
6.2 ส่วนขยายสัญญาณคลื่นไฟฟ้าหัวใจ	59
6.3 การคำนวณอัตราขยายของวงจรผลต่างและอัตราขยายคอมมอน โหมด	59
6.4 ขั้นตอนการวัดอัตราขยายโหมดของผลต่าง	63
6.5 ขั้นตอนการวัดอัตราขยายโหมดแบบคอมมอน	63
6.6 การคำนวณอัตราส่วนของการกำจัดคอมมอนโหมด	67
6.7 การทำงานของวงจรส่งคลื่นสัญญาณไฟฟ้าหัวใจ	71
6.8 การทำงานของวงจรรับคลื่นสัญญาณไฟฟ้าหัวใจ	71
6.9 การเขียนโปรแกรมเพื่อแสดงผลบนคอมพิวเตอร์	72
บทที่ 7 บทสรุป	77
ภาคผนวก	
กิตติกรรมประกาศ	

สารบัญรูป

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมส่วนส่งสัญญาณคลื่นไฟฟ้าหัวใจ	1
รูปที่ 1.2 บล็อกไดอะแกรมส่วนรับสัญญาณคลื่นไฟฟ้าหัวใจ	1
รูปที่ 2.1.1 ภาพวาดแสดงส่วนปลายของ 2 เซลล์ของกล้ามเนื้อหัวใจที่บริเวณ อินเตอร์แคลเลตคิสก์	3
รูปที่ 2.1.2 แสดงตำแหน่งของกล้ามเนื้อที่ส่งผ่านไฟฟ้าสำหรับกระตุ้นกล้ามเนื้อ หัวใจ	4
รูปที่ 2.2 แสดงส่วนประกอบของคลื่นไฟฟ้าหัวใจ	5
รูปที่ 2.3 แสดงตำแหน่งการวัดอิเล็กโทรดในการวัดแบบหัตถ์เพิ่มเติมมาตรฐาน	7
รูปที่ 2.4 แสดงสามเหลี่ยมของไฮโทเฟนและเวกเตอร์ของหัวใจ	8
รูปที่ 2.5 แสดงหัตถ์เพิ่มเติม	9
รูปที่ 2.6 การวางอิเล็กโทรดแบบอิเล็กโทรดหลายขั้ว	10
รูปที่ 3.1 วงจรขยายสัญญาณแบบโหมดผลต่าง	12
รูปที่ 3.2 ค่าขยายแบบคอมมอนโหมดควรจะเท่ากับศูนย์	12
รูปที่ 3.3 การปรับปรุงคุณสมบัติของวงจรขยายแบบผลต่างขั้นพื้นฐาน	14
รูปที่ 3.4 วงจรขยายสัญญาณแบบอินสตรูเมนต์	15
รูปที่ 3.5 แสดงกราฟผลตอบสนองของความถี่ของวงจรกรองความถี่แบบน็อค	16
รูปที่ 3.6 แสดงวงจรกรองความถี่แบบแอคทีฟน็อคที่ผลิตได้อย่างง่าย	16
รูปที่ 3.7 แสดงวงจรกรองความถี่แบบทวินทีน็อค	17
รูปที่ 3.8 แสดงสัญลักษณ์โครงสร้างของโฟโตทรานซิสเตอร์	19
รูปที่ 3.9 อุปกรณ์การเชื่อมต่อด้วยแสงและสัญลักษณ์	20
รูปที่ 4.1 คลื่นพาห์เมื่อยัง ไม่มีสัญญาณนามอดูเลต	21
รูปที่ 4.2 รูปสัญญาณเมื่อมีความถี่นามอดูเลต	22
รูปที่ 4.3 บล็อกไดอะแกรมของเฟสล็อกลูป	24
รูปที่ 4.4 วงจรเปรียบเทียบเฟส	25
รูปที่ 4.5 เอาท์พุทของวงจรเปรียบเทียบเฟส	25
รูปที่ 4.6 แสดงอินพุทที่เป็นแรงดันไฟตรงควบคุมเอาท์พุทของวงจรแรงดันควบคุม ความถี่	26

0.5	โวลต์ผ่านสายโทรศัพท์	70
รูปที่ 6.10	ขั้นตอนการแปลงสัญญาณอนาลอกเป็นดิจิทัลโดยวิธีการเข้าสู่หน่วย ความจำโดยตรง	72



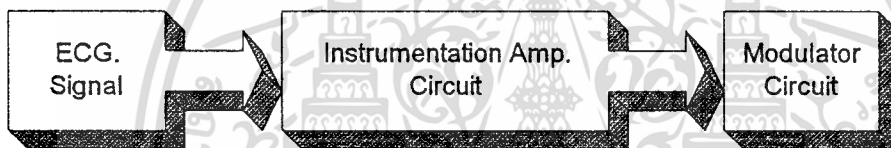
สารบัญตาราง

	หน้า
ตารางที่ 5.1 แสดงแอคเรสของการขอจัดจ้งหะและบอกการใช้งานของการ ขอจัดจ้งหะแต่ละครั้ง	35
ตารางที่ 5.2 แสดงโครงสร้างของการติดตั้งการ์ด	38
ตารางที่ 5.3 แสดงค่าการเซต JP ต่างๆในตาราง	40
ตารางที่ 5.4 ตารางแสดงตำแหน่งและหน้าที่ของรีจิสเตอร์	42
ตารางที่ 5.5 แสดงความแตกต่างระหว่างการถ่ายข้อมูลของเวิร์คกับไบต์	45
ตารางที่ 5.6 แสดงการเขียนค่าเพื่อรีเซต PA-MA12(-H)	46
ตารางที่ 5.7 แสดงการเขียนเพื่อควบคุมไม่ให้ทำการเข้าสู่หน่วยความจำโดยตรง	46
ตารางที่ 5.8 แสดงการเลือกช่องสัญญาณของมัลติเพลกเซอร์	47
ตารางที่ 5.9 แสดงการเขียนข้อมูลไปที่พอร์ต +2 ตามการเปลี่ยนแปลงช่องสัญญาณ ของมัลติเพลกเซอร์	48
ตารางที่ 5.10 แสดงการเขียนโปรแกรมไปที่พอร์ตที่กำหนดเพื่อกำหนดค่าอัตรา การแซมปลิง	49
ตารางที่ 5.11 แสดงการเขียนค่าไปที่พอร์ตตามช่องสัญญาณของการเข้าสู่หน่วย ความจำโดยตรง	50
ตารางที่ 5.12 แสดงตัวอย่างการเขียนค่าเพื่อกำหนดแอคเรสของหน่วยความจำ ที่จะนำข้อมูลไปเก็บ	51
ตารางที่ 5.13 แสดงค่าแอคเรสของช่องสัญญาณการเข้าสู่หน่วยความจำโดยตรง ที่จะต้องโปรแกรมค่าตัวนับ	52
ตารางที่ 5.14 แสดงค่าที่จะต้องเขียนสำหรับการเข้าสู่หน่วยความจำโดยตรงโดยใช้ รีจิสเตอร์ตัวนับ	53
ตารางที่ 5.15 แสดงค่าการเซตโหมดของการเข้าสู่หน่วยความจำโดยตรง	54
ตารางที่ 5.16 การเซตค่าตัวควบคุมการจัดจ้งหะให้ทำงาน	54
ตารางที่ 5.17 การเลือกค่าตามวิธีการใช้ตัวนับแบบต่างๆ	55
ตารางที่ 5.18 แสดงการตรวจสอบสถานะของการถ่ายโอน	56
ตารางที่ 6.1 แสดงค่าอัตราการใช้ที่จุด TP1 และจุด TP2	64

บทที่ 1

บทนำ

สัญญาณคลื่นไฟฟ้าหัวใจเป็นสัญญาณทางไฟฟ้าที่วัดได้จากร่างกาย ในทางการแพทย์จะดูลักษณะของกราฟคลื่นไฟฟ้าหัวใจแล้วทำการวินิจฉัยโรค ผู้จัดทำได้เล็งเห็นถึงความสำคัญของคลื่นไฟฟ้าหัวใจ จึงได้พัฒนาระบบส่งคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์ขึ้น เพื่อให้การตรวจรักษาโรคสะดวกยิ่งขึ้น โครงการประกอบด้วย 2 ส่วน คือ ส่วนส่งสัญญาณคลื่นไฟฟ้าหัวใจซึ่งจะทำการติดตั้งไว้ที่บ้านผู้ป่วย และ ส่วนรับสัญญาณคลื่นไฟฟ้าหัวใจซึ่งจะทำการติดตั้งไว้ที่โรงพยาบาลหรือคลินิกที่แพทย์ประจำอยู่



รูปที่ 1.1 บล็อกไดอะแกรมส่วนส่งสัญญาณคลื่นไฟฟ้าหัวใจ



รูปที่ 1.2 บล็อกไดอะแกรมส่วนรับสัญญาณคลื่นไฟฟ้าหัวใจ

ทางด้านส่งประกอบด้วยวงจรขยายอินสตรูเมนต์ซึ่งจะทำการขยายสัญญาณคลื่นไฟฟ้าหัวใจที่วัดได้จากผู้ป่วย นำสัญญาณที่ได้มาทำการมอดูเลตให้มีความถี่อยู่ในช่วงที่หัวใจผ่านได้ ในด้านรับจะขยาย คีมอดูเลตสัญญาณคลื่นไฟฟ้าหัวใจออกมา แล้วทำการเก็บบันทึกข้อมูลโดยคอมพิวเตอร์

จุดมุ่งหมายที่ออกแบบและพัฒนาเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์ขึ้นมาเพื่ออำนวยความสะดวกให้กับผู้ที่เป็นโรคหัวใจ ซึ่งโดยปกติแล้วผู้ที่เป็นโรคหัวใจต้องไปหาแพทย์ที่ทำการรักษาเป็นประจำทำให้เสียเวลาในการเดินทางเป็นอย่างมากโดยเฉพาะผู้ป่วยในระยะเริ่มต้นซึ่งมีอาการผิดปกติในช่วงสั้นๆ

การวินิจฉัยอย่างทันทีทันใดเมื่อเกิดอาการจะช่วยเพิ่มประสิทธิภาพการวินิจฉัยโรคได้มากขึ้น

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สิทธิภาพในการวางแผนรักษาได้ดีขึ้น การใช้เครื่องรับส่งคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์แม้ว่าแพทย์กับผู้ป่วยจะอยู่ห่างกันก็สามารถติดต่อกันได้ตลอดเวลาผ่านทางโทรศัพท์ นอกจากนี้ถ้าเกิดเหตุฉุกเฉิน ก็ใช้โทรศัพท์ติดต่อกับแพทย์อาจช่วยปฐมพยาบาลได้อย่างถูกวิธีจะทำให้รักษาชีวิตของผู้ป่วยไว้ได้

การวัดสัญญาณคลื่นไฟฟ้าหัวใจ เป็นวิธีการแรกของการตรวจวัดสัญญาณไฟฟ้าจากคนไข้ที่เป็นโรคเนื้อเยื่อหัวใจตายเนื่องจากเส้นเลือดอุดตัน หรือโรคหัวใจอื่นๆ แต่อย่างไรก็ตามสัญญาณคลื่นไฟฟ้าหัวใจ ก็ไม่ได้บอกอะไรทั้งหมด ในบางครั้งสัญญาณคลื่นไฟฟ้าหัวใจ ที่ได้เป็นปกติทั้งๆที่คนไข้กำลังมีปัญหาอย่างหนัก การตรวจวัดการทำงานของหัวใจด้วยวิธีอื่นก็ต้องทำด้วย เพื่อให้ได้ข้อมูลที่สำคัญเกี่ยวกับการทำงานของหัวใจเพื่อช่วยในการบำบัดรักษาคนไข้ การวัดค่าความดันเลือดในเส้นเลือดแดง ในเส้นเลือดดำใกล้หัวใจ และในเส้นเลือดแดงในปอด มักจะทำความเข้าใจด้วย

เนื้อหาในปริญญานิพนธ์เล่มนี้มีดังนี้ คือ

บทที่ 2 กล่าวถึงที่มาของคลื่นไฟฟ้าหัวใจ การกำเนิด ลักษณะสัญญาณและการตรวจวัดคลื่นไฟฟ้าหัวใจ

บทที่ 3 ทฤษฎีและการสร้างของวงจรส่วนที่วัดสัญญาณจากผู้ป่วย พร้อมทั้งอุปกรณ์ประกอบที่ต้องใช้เพื่อป้องกันอันตรายที่อาจจะเกิดกับผู้ป่วย

บทที่ 4 ทฤษฎีการมอดูเลตและการดีมอดูเลตเชิงความถี่ เฟสล็อกคัลคูล เพื่อใช้ในการส่งคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์แล้วตีเทคสัญญาณออกมา

บทที่ 5 ข้อมูลและคำสั่งที่ใช้ในการควบคุม เพื่อแปลงสัญญาณจากอนาล็อกเป็นดิจิตอล การ์ดที่เลือกใช้ในโครงการนี้คือ PA-MA12(-H)

บทที่ 6 บอกถึงขั้นตอนในการสร้างเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์

บทที่ 7 บทสรุป

บทที่ 2

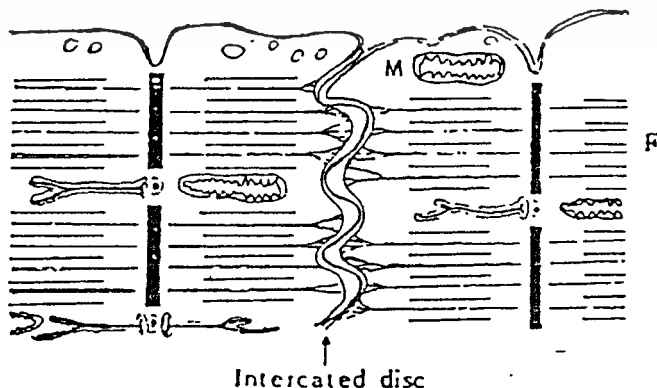
การวัดคลื่นไฟฟ้าหัวใจ

คลื่นสัญญาณไฟฟ้าหัวใจ (electrocardiogram ECG) มักบันทึกลงบนกระดาษที่เคลื่อนที่ไปในทิศทางหนึ่ง ด้วยเข็มของเครื่องบันทึก ซึ่งเคลื่อนที่ขึ้นลง มีลักษณะเป็นขีดขึ้นลงสลับกันและเกิดขึ้นอย่างต่อเนื่อง

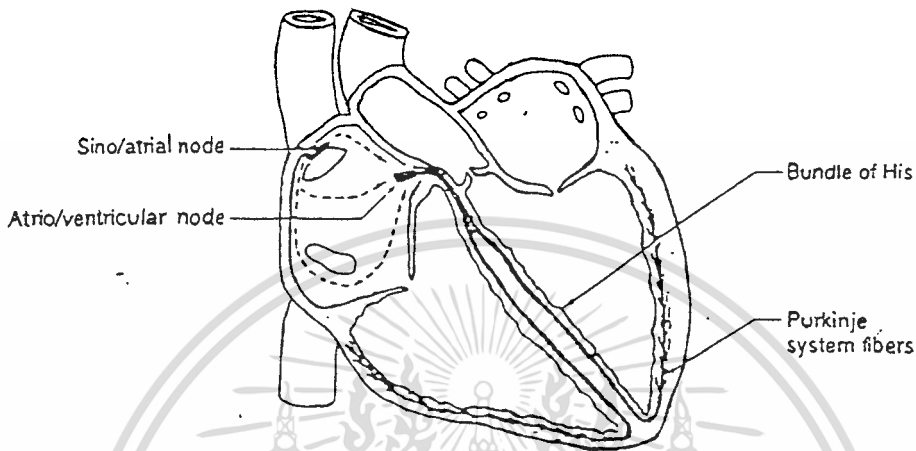
การเคลื่อนที่ของเข็มเกิดจากพลังไฟฟ้าที่เป็นผลมาจากความแตกต่างของศักย์ไฟฟ้า (electrical potential difference) บนผิวกายของผู้ที่เรบันทึกคลื่นสัญญาณไฟฟ้าหัวใจ ศักย์ไฟฟ้าตามจุดต่าง ๆ บนผิวกายได้มาจากการเปลี่ยนแปลงสถานะของเซลล์กล้ามเนื้อหัวใจ

2.1 การกำเนิดของพลังไฟฟ้าจากหัวใจ

กล้ามเนื้อหัวใจประกอบด้วยเซลล์จำนวนมากมาย ภายในเซลล์มีเส้นใยแอคติน (actin) , ไมโอซิน(myocin) และ ส่วนประกอบอื่น ๆ เป็นเซลล์ที่มีรูปร่างยาว และมีส่วนของผนังเชื่อมต่อกับเซลล์ข้างเคียงแบบปลายต่อปลาย ผนังเซลล์ส่วนนี้เรียกว่า อินเตอร์แคลเลตติสค์(intercalated disc) ซึ่งมีความต้านทานการนำไฟฟ้าต่ำมาก ไฟฟ้าจากเซลล์หนึ่งจึงผ่านไปอีกเซลล์หนึ่งได้ง่าย (รูปที่ 2.1.1) เอเทรียม(atrium) และ เวนทริเคิล(ventricle)แยกออกจากกันเป็นเนื้อเยื่อ 2 กลุ่ม โดยเนื้อเยื่อไฟเบรียส(fibrous tissue) ของ วงแหวนเอเทรโอเวนทริคูลาร์(atrioventricular ring)มีเนื้อเยื่อพิเศษทำหน้าที่นำไฟฟ้าระหว่าง 2 ส่วนนี้เรียกว่า ระบบเอเทรโอเวนทริคูลาร์คอนไดเอชัน (atrioventricular conduction system) ซึ่งประกอบด้วย โหนดแอนเทรโอเวนทริคูลาร์ (atrioventricular node), บันเดิลออฟฮีส(Bundle of his), สาขาของบันเดิล(bundle branch) และ เพอร์คินจิสซิสเต็มไฟเบอร์(purkinje system fibers) (รูปที่2.1.2)



รูปที่ 2.1.1 ภาพวาดแสดงส่วนปลายของ 2 เซลล์ของกล้ามเนื้อหัวใจที่บริเวณ อินเตอร์



รูปที่ 2.1.2 แสดงตำแหน่งของกล้ามเนื้อที่ส่งผ่านไฟฟ้าสำหรับกระตุ้นกล้ามเนื้อหัวใจ

การทำงานของหัวใจจะเกี่ยวข้องกับศักดาไฟฟ้า ซึ่งเราสามารถตรวจรับได้โดยใช้อิเล็กโตรด(electrode) ติดบนร่างกาย ทางผ่านของศักดาไฟฟ้านี้แสดงไว้ในรูปที่ 2.3

ต่อไปนี้เป็นขั้นตอนในการเกิดสัญญาณคลื่นไฟฟ้าหัวใจ

2.1.1 การกระตุ้นจะเกิดจากจุดไซโน/เอเทรียล (sino/atrial node = S/A node)

กล้ามเนื้อหัวใจจะเป็นแบบที่มีลักษณะต่าง จากร่างกายส่วนอื่น ๆ คือมันจะเป็นทั้งกล้ามเนื้อและ เหมือนกล้ามเนื้อลาย (skeletal muscle) กล้ามเนื้อลายจะใช้ในการเคลื่อนไหว ซึ่งมีคุณสมบัติคล้ายกับเส้นประสาท คือมีความสามารถมีการกระตุ้นทางไฟฟ้าได้จุดไซโน/เอเทรียล เป็นชิ้นของเนื้อเยื่อ หัวใจที่สามารถให้การกระตุ้นได้อย่างแรงและเป็นเสมือนเครื่องควบคุมจังหวะการเต้นของหัวใจ(pacemaker) ของหัวใจ ศักดาไฟฟ้าที่เกิดขึ้นและนำไปสู่การบีบตัวของหัวใจนี้จะเกิดขึ้นและนำไปสู่การบีบตัวของหัวใจนี้จะเกิดจากการทำงานของจุดไซโน/เอเทรียล

2.1.2 การบีบตัวของหัวใจห้องบน

ดังที่ทราบมาแล้วว่ากล้ามเนื้อหัวใจสามารถกระตุ้นทางไฟฟ้าได้ เมื่อจุดไซโน/เอเทรียลเกิดการดีโพลาไรซ์(depolarize) คลื่นของการกระตุ้นก็จะกระจายไปยังกล้ามเนื้อหัวใจห้องบน (atrial muscle) และมันก็จะบีบตัวส่งแรงของโลหิตไปยังหัวใจห้องล่าง เพื่อให้ห้องล่างมีโลหิต

บรรจุเต็ม

ณ บริเวณตอนใต้ของหัวใจห้องบนขวา (right atrium) จะเป็นส่วนของเนื้อเยื่อหัวใจอีกอันหนึ่งที่สามารถเกิดการกระตุ้นได้อย่างสูง คือ จุดแอนทรีโอ/เวนทรีคูลาร์ เมื่อคลื่นของการกระตุ้นจากหัวใจห้องบนมาถึงที่จุดแอนทรีโอ/เวนทรีคูลาร์ มันก็จะถูก คีโพลาริธ อีก และการ คีโพลาริธ นี้จะแยกไปยังแขนงมัดของโปรตีนชนิดหนึ่งที่เรียกว่า บันเดิลออฟฮีส

2.1.4 การแพร่กระจายลงสู่ด้านล่างของบันเดิลออฟฮีส

นั่นคือการไหลผ่านของกระแสกระตุ้นจากหัวใจห้องล่าง และจะผ่านการกระตุ้นลงไปเริ่มทางด้านล่างของหัวใจห้องล่าง การบีบตัวก็จะเริ่มจากส่วนล่างของหัวใจห้องล่าง

2.1.5 เพอร์คินจิสตีแอมไฟเบอร์

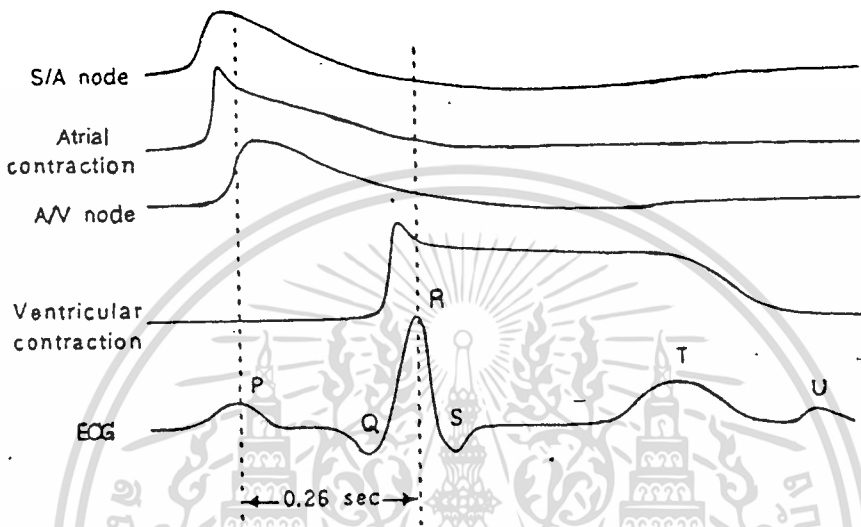
เป็นส่วนต่อเชื่อมระหว่างการกระจายลงมาทางด้านล่างของบันเดิลออฟฮีส และการบีบตัวของหัวใจห้องล่าง

2.1.6 การบีบตัวของหัวใจห้องล่าง

เป็นเฟสสุดท้ายของการทำงานของหัวใจ (cardiac cycle) หัวใจห้องล่างจะเป็นเครื่องสูบน้ำฉีดโลหิตในระบบหลอดเลือดหัวใจ ทำหน้าที่ส่งโลหิตไปยังปอด (จากหัวใจห้องล่างขวา) และส่งไปเลี้ยงอวัยวะของร่างกาย (จากหัวใจห้องล่างซ้าย) ดังนั้นไหลคของหัวใจห้องล่างซ้ายจะมากกว่าห้องล่างขวา ผนังของหัวใจห้องล่างซ้ายก็จะมีขนาดใหญ่และแข็งแรงมากกว่าห้องล่างขวา

2.2 ศักดาารวมในรอบการทำงานของหัวใจ

ศักดาไฟฟ้ารวมที่เกิดขึ้นในรอบการทำงานของหัวใจนั้นสามารถวัดได้โดยใช้อิเล็กโทรดติดที่บริเวณผิวหนังของร่างกายได้ทุก ๆ แห่ง รูปที่ 2.2 แสดงให้เห็นถึงไดอะแกรมของศักดาในแต่ละเฟสของการทำงานของหัวใจ กราฟเส้นล่างสุดจะเป็นผลของการวัดที่ผิวหนังโดยใช้อิเล็กโทรดซึ่งเป็นผลรวมของการทำงานทั้งหมดใน 1 รอบการทำงานของหัวใจ



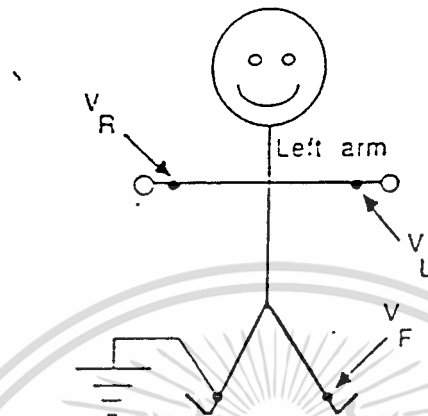
รูปที่ 2.2.แสดงส่วนประกอบของคลื่นไฟฟ้าหัวใจ

2.3 คลื่นสัญญาณไฟฟ้าหัวใจจากอิเล็กโทรดและการตรวจวัด

2.3.1 หลีดเพิ่มเติมมาตรฐาน(standard limb leads)

สัญญาณคลื่นไฟฟ้าหัวใจนั้นมีขนาดใหญ่เพียงพอที่จะสามารถวัด ณ จุดใด ๆ ก็ได้บนร่างกาย แบบมาตรฐานนั้นได้มาจากการวัด โดยการเปรียบเทียบหลาย ๆ ตำแหน่งหลีดเพิ่มเติมมาตรฐาน จะใช้ในการวัดคลื่นไฟฟ้าหัวใจจากบริเวณแขนและขาของผู้ป่วย โดยใช้อิเล็กโทรดแบบซิลเวอร์-ซิลเวอร์ คลอไรด์(silver-silver chloride) จำนวน 4 อันคือ ที่ข้อมือและข้อเท้า ดังรูปที่

2.3



รูปที่ 2.3 แสดงตำแหน่งการวัดอิเล็กโทรดในการวัดแบบหลิศเพิ่มเติมมาตรฐาน

เมื่อเราติดอิเล็กโทรดในตำแหน่งที่ถูกต้องแล้ว เราก็จะมาเลือกว่าจะใช้คูไหนมาต่อกับอินพุท ของวงจรขยายผลต่าง (differential amplifier) การต่อมาตรฐานของหลิศเพิ่มเติมมาตรฐาน มีดังนี้

$$\text{Lead 1 } V_L^+ - V_R$$

$$\text{Lead 2 } V_F^+ - V_R$$

$$\text{Lead 1 } V_F^+ - V_L$$

เครื่องหมาย + ของตัวยก(superscript) หมายถึงวงจรอินเวอร์ตดิ้งอินพุท (Noninverting input) ของวงจร คำว่า "lead-" ในที่นี้ไม่ได้หมายถึงสายสัญญาณ แต่หมายถึงลักษณะการต่อสัญญาณอินพุท ซึ่งเป็นศัพท์เฉพาะทางของเรื่องการวัดคลื่นไฟฟ้าหัวใจ

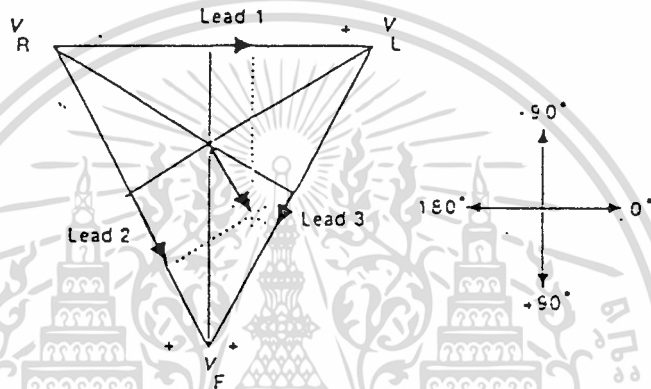
2.4 สามเหลี่ยมของไอโทเฟน(Einthoven's Triangle)

อิเล็กโทรดจะถูกยึดติดไว้กับข้อมือและข้อเท้า เนื่องจากหัวใจได้สร้างศักดาแรงดันที่ไหลผ่านไปตลอดร่างกายและแขนขา ดังนั้นตำแหน่งของไลม์(limb)นี้ถูกเขียนให้เป็นลักษณะสามเหลี่ยมในขณะที่จะสมมุติให้หัวใจวางอยู่ตำแหน่งกึ่งกลางพอดี ในระหว่างรอบการทำงานของหัวใจ(cardiac cycle) สัญญาณคลื่นไฟฟ้าหัวใจสามารถถูกแทนให้เป็นเสมือนขั้วหัวใจสองขั้ว (cardiac dipole) ซึ่งมีขนาดและทิศทางที่หันเหไปมาได้ตลอดช่วงการทำงานของหัวใจสองขั้ว นี้เรียกว่า สามเหลี่ยมของไอโทเฟน(Einthoven's triangle) และเวกเตอร์หัวใจ(cardiac vector)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

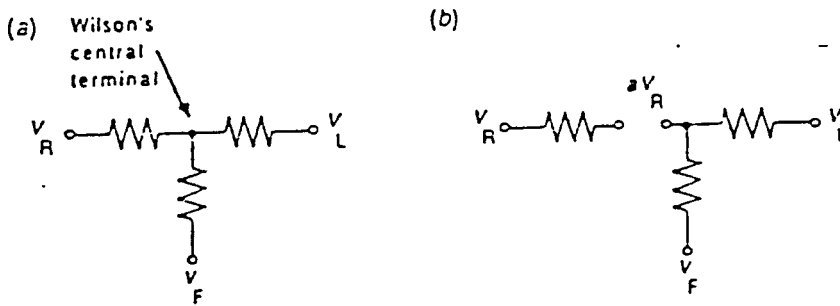
เนื่องจากทางการแพทย์ต้องการวัดเวกเตอร์ของหัวใจ ซึ่งมีทิศทางการไหลด้วยดังนั้นจะต้องมีค่ามาตรฐานเปรียบเทียบกับค่าแสดงดังรูปที่ 2.4 เช่นเดียวกัน



รูปที่ 2.4 แสดงสามเหลี่ยมของไอโทเฟนและเวกเตอร์ของหัวใจ

2.5 หลีดเพิ่มเติม(Augmented Limb Leads)

จากการใช้เทคนิคในการวัดต่าง ๆ ที่ดีขึ้น (เช่น การต่อกราวด์ ของคนไข้และการใช้วงจรขยายผลต่างที่มีอัตราส่วนของการกำจัดคอมมอนโหมด (CMRR) ที่ดี อัตราส่วนกำลังของสัญญาณต่อกำลังของสัญญาณรบกวน ของสัญญาณคลื่นไฟฟ้าหัวใจ ที่วัดได้นั้นจะดีหรือไม่ก็ขึ้นอยู่กับลักษณะการใช้อิเล็กโทรดด้วยหลีดเพิ่มเติม จะมีตำแหน่งการวางอิเล็กโทรดเหมือนกับ หลีดเพิ่มเติมมาตรฐานแต่อิเล็กโทรดจะต่อผ่านตัวความต้านทานไปยังขั้วอิเล็กโทรดดังรูปที่ 2.5 จุบรวมนี้เรียกว่า จุบรวมของวิลสัน(Wilson's central terminal)



รูปที่ 2.5 หลีดเพิ่มเติม

ในการวัดหลีดเพิ่มเติม ตัวอย่างเช่น ตัวต้านทานปรับค่าได้ที่ต่อจากแขนขวาจะถูกถอดออกจากโหนด (mode) ร่วมและบันทึกศักดาระหว่างความต้านทานที่แขนขวา และโหนด เทคนิคนี้จะช่วยขจัดสัญญาณรบกวน และเพิ่มขนาดของสัญญาณที่รับมาจากแขนขวาโดยแฟกเตอร์ขนาด 1.5 เท่า ซึ่งแสดงให้เข้าใจดังนี้

จากรูป สามารถคำนวณหา V_R และ aV_R ได้ดังนี้

$$aV_R = V_R - 0.5(V_L + V_F)$$

$$2aV_R = 2V_R - (V_L + V_F)$$

ซึ่งผลรวมของแรงดัน รอบ สามเหลี่ยมของไอโทเฟน จะต้อง = 0 (จากกฎแรงดันของเคอชอฟ

Kirchoff's voltage law)

$$V_R + V_L + V_F = 0$$

หรือ

$$V_R = -(V_L + V_F)$$

และ

$$2aV_R = 2V_R + V_R = 3V_R$$

หรือ

$$aV_R = 1.5V_R$$

ดังนั้น หลีดเพิ่มเติม สามารถที่จะให้อัตราส่วนกำลังของสัญญาณส่วนกำลังของสัญญาณรบกวนดีขึ้น

2.6 โครงสร้างของอิเล็กโทรดแบบหลายขั้วไฟฟ้า(Unipolar Electrode Configuration)

ในการวิเคราะห์ทางการแพทย์อย่างนั้น การใช้วิธี หลีดเพิ่มเติมมาตรฐาน ในการวัดสัญญาณคลื่นไฟฟ้าหัวใจนั้น ไม่สามารถให้ข้อมูลในการวิเคราะห์ได้เพียงพอ ดังนั้นจำเป็นที่จะไม่ว่าการวัดเพียงส่วน อกหนึ่งห้ามให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องใช้ลักษณะการวางอิเล็กโทรดแบบหลายขั้วไฟฟ้า ซึ่งแสดงในรูปที่ 2.6 เป็นการใช้ หลีดเพิ่มเติมมาตรฐาน คู่ร่วมกับอิเล็กโทรด 6 ชั้น บริเวณสันหน้าอกไปจนถึงใต้แขนวิธีนี้จะทำให้การวิเคราะห์เป็นในลักษณะ 3 มิติ



รูปที่ 2.6 การวางอิเล็กโทรดแบบหลายขั้วไฟฟ้า

บทที่ 3

วงจรพื้นฐานที่ใช้ในการวัดสัญญาณคลื่นไฟฟ้าหัวใจ

3.1 วงจรขยายสัญญาณแบบผลต่างแบบอินสตรูเมนเตชัน

วงจรขยายสัญญาณซึ่งมีประโยชน์มากที่สุด ในการวัดค่าต่าง ๆ ในเครื่องมือวัดและระบบควบคุมทั้งหลายคือ วงจรขยายแบบอินสตรูเมนเตชัน ซึ่งอาจจะประกอบด้วยออปแอมหลายตัว พร้อมกับความต้านทานค่าแน่นอนอีก ยังผลให้ได้วงจรขยายสัญญาณซึ่งมีเสถียรภาพสูง มีประโยชน์มากในการวัดค่าต่าง ๆ ที่ต้องการความแน่นอนมาก

วงจรขยายอีกแบบหนึ่ง ซึ่งจะมีคุณภาพคล้ายคลึงกับวงจรขยายสัญญาณแบบอินสตรูเมนเตชัน คือวงจรขยายผลต่าง ซึ่งจากวงจรขยายแบบผลต่าง(DIFFERENTIAL AMPLIFIER) เราจะสามารถพิจารณาถึงวงจรขยายสัญญาณแบบอินสตรูเมนเตชัน หรือ อินแอม ต่อไป

3.1.1 วงจรขยายสัญญาณผลต่างแบบอินสตรูเมนเตชันขั้นมูลฐาน

คุณสมบัติบางประการสำคัญของวงจรขยายผลต่าง คือ สามารถที่จะวัดหรือขยายสัญญาณระดับต่ำ ซึ่งจมอยู่ในสัญญาณรบกวนระดับสูงกว่าได้มาก ดังนั้นในหัวข้อนี้เราจะพิจารณาวงจรขยายแบบผลต่าง เพื่อที่จะได้วิเคราะห์ถึงคุณสมบัติเบื้องต้นก่อน

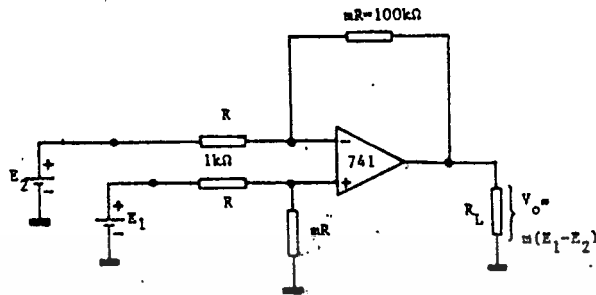
เราอาจจะสร้างวงจรขยายผลต่างได้จากออปแอมหนึ่งตัวและความต้านทานค่าแน่นอน (1%) อีก 4 ตัวได้ ดังเช่นแสดงในรูปที่ 3.1 ซึ่งจะเห็นได้ว่าประกอบด้วยจุดสัญญาณเข้าสองจุด เขียนแทนด้วยสัญญาณลักษณะ (+) และ (-) โดยถือเอาขาสัญญาณเข้า (+) หรือ (-) ของออปแอมอันใกล้ที่สุดเป็นหลัก ถ้าเราลัดวงจรศักดา E_1 ศักดา E_2 จะกลายเป็นสัญญาณเข้าของวงจรขยาย ศักดาสัญญาณแบบกลับศักดา ซึ่งจะมีค่าขยายเท่ากับ m นั่นคือศักดาสัญญาณออกจะเท่ากับ $-mE_2$ แต่ถ้าเราลัดวงจรศักดา E_2 เราจะได้ศักดาที่ขาสัญญาณเข้า(+)ของออปแอมเป็น $E_1m/(m+1)$ ซึ่งจะกลายเป็นศักดาสัญญาณเข้าของวงจรขยายศักดาสัญญาณแบบไม่กลับศักดา และมีค่าขยายเท่ากับ $(m+1)$ ดังนั้น ศักดาสัญญาณออกจะมีค่าเท่ากับ mE_1 นั่นคือค่าขยายสัญญาณจะเท่ากับ m ในกรณีที่ทั้ง E_1 และ E_2 มีค่าไม่เท่ากับศูนย์ เราจะได้ศักดาสัญญาณออก V_o เท่ากับ

$$V_o = mE_1 - mE_2 = m(E_1 - E_2)$$

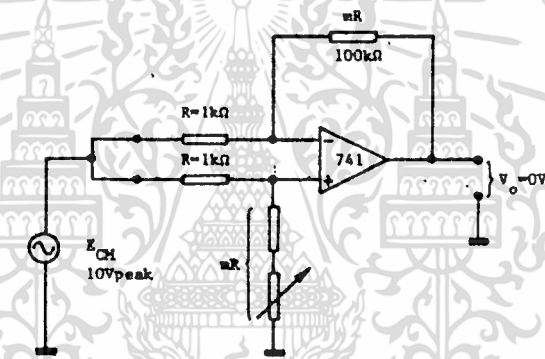
ศักดาสัญญาณออกของวงจรขยายแบบผลต่าง จะมีค่าแปรผันโดยตรงกับผลต่างของศักดาสัญญาณเข้า ซึ่งจ่ายที่จุดสัญญาณเข้า (+) และ (-) ตัวคูณ m จะเรียกว่าค่าขยายแบบผลต่าง จะถูกกำหนดโดยอัตราส่วนของค่าความต้านทาน

เอกสารนี้เป็นเอกสารลิขสิทธิ์ส่วนตัวสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 วงจรขยายสัญญาณแบบโหมคผลต่าง



รูปที่ 3.2 ค่าขยายแบบคอมมอนโหมคควรจะเท่ากับศูนย์

3.1.2 สัญญาณแบบคอมมอนโหมค

สัญญาณออกของวงจรขยายแบบผลต่างเมื่อสัญญาณเข้าทั้งสองมีค่าเท่ากันจะเท่ากับศูนย์ ดังแสดงในรูปที่ 3.2 สัญญาณเข้าในลักษณะเช่นนี้เราเรียกว่าเป็น สัญญาณเข้าแบบคอมมอนโหมค (COMMON-MODE input-voltage), E_{CM} สักค่าสัญญาณออกจะเท่ากับศูนย์ก็ต่อเมื่ออัตราส่วนของความต้านทานและคู่ล่างเท่ากันพอดี ในทางปฏิบัติเราอาจจะปรับความคลาดเคลื่อนของอัตราส่วนความต้านทานของทั้งคู่ได้ โดยอาศัยความต้านทานปรับค่าได้ จนกระทั่งได้ระดับสักค่าสัญญาณออกเท่ากับศูนย์ให้มากที่สุด ดังนั้นค่าขยายสักค่าคอมมอนโหมค (V_0/E_{CM}) ก็จะมีค่าใกล้เคียงศูนย์ด้วย คุณสมบัติดังกล่าวนี้เป็นคุณสมบัติสำคัญของวงจรขยายแบบผลต่าง ซึ่งจะทำให้สามารถเลือกขยายสัญญาณระดับต่ำ ซึ่งยังอยู่ในสัญญาณระดับสูงได้ ถ้าสัญญาณระดับต่ำที่ปรากฏที่จุดสัญญาณเข้าทั้งสองเป็นสัญญาณแบบโหมคผลต่าง ส่วนสัญญาณระดับสูงเป็นแบบคอมมอนโหมคซึ่งจะยังผลให้สักค่าสัญญาณออกเป็นค่าขยายของสักค่าสัญญาณเข้าแบบโหมคผล

3.1.3 การปรับปรุงประสิทธิภาพของวงจรขยายแบบผลต่างขั้นมูลฐาน

-การเพิ่มความต้านทานจุดสัญญาณเข้า

ข้อเสียใหญ่สองประการของวงจรขยายแบบผลต่าง ซึ่งเราได้พิจารณามาแล้ว มีดังนี้คือ ประการแรกความต้านทานจุดสัญญาณเข้ามีค่าต่ำ และประการที่สองการเปลี่ยนค่าขยายศักดา สัญญาณทำได้ยาก ข้อเสียประการแรกอาจแก้ไขได้โดยการบัฟเฟอร์จุดสัญญาณเข้าทั้งสองด้วยวงจร ตามสัญญาณ โดยอาศัยออปแอมสองตัวดังที่แสดงในรูปที่ 3.3 a) ศักดาสัญญาณออกของออปแอม A_1 เมื่อเทียบกับกราวนด์เท่ากับ E_1 ส่วนศักดาสัญญาณออกของออปแอม A_2 เมื่อเทียบกับกราวนด์จะเท่ากับ E_2 สัญญาณออกแบบผลต่างตกคร่อม R_L นั่นคือศักดาตกคร่อม R_L หรือ V_0 จะเท่ากับผลต่างของ E_1 และ E_2 ($V_0 = E_1 - E_2$) จะสังเกตได้ว่าสัญญาณออกของวงจรขยายแบบผลต่างแบบมูลฐานมีลักษณะเป็นสัญญาณเดี่ยว นั่นคือด้านหนึ่งของ R_L ได้ต่ออยู่ ณ จุดกราวนด์ ส่วนสัญญาณออกของวงจร ในรูปที่ 3.3 a) ซึ่งมีลักษณะเป็นสัญญาณออกแบบผลต่าง นั่นคือขาของ R_L จะไม่ต่อกับกราวนด์เลยทั้งสองขาและ V_0 จะเป็นศักดาคร่อม R_L นั่นคือจะเป็นศักดา ที่วัดจากขาใดขาหนึ่งของ R_L เมื่อเทียบกับศักดาที่อีกขาหนึ่งของ R_L

-ค่าขยายปรับค่าได้

ข้อเสียประการที่สองของวงจรขยายแบบผลต่างขั้นมูลฐาน คือการปรับค่าขยายทำได้ยาก ปัญหานี้อาจจะแก้ไขได้ง่าย โดยการเพิ่มความต้านทานอีก 3 ตัว กับคิฟแอมแบบบัฟเฟอร์ ดังแสดงในรูปที่ 2.3 b) ซึ่งจะได้อัตราขยายผลต่างแบบความต้านทานจุดสัญญาณเข้าสูง พร้อมกับการปรับค่าขยายจะกระทำได้ง่ายขึ้น

เนื่องจากสัญญาณเข้าแบบผลต่างของออปแอม แต่ละตัวเท่ากับศูนย์ ดังนั้นศักดา สัญญาณที่จุด 1 และ 2 จะเท่ากับ E_1 และ E_2 ตามลำดับ ยังผลให้ศักดาตกคร่อม aR เท่ากับ $E_1 - E_2$ ความต้านทาน aR จะเป็นความต้านทานปรับค่าได้ใช้ในการปรับค่าขยาย กระแสไหลผ่าน aR เท่ากับ

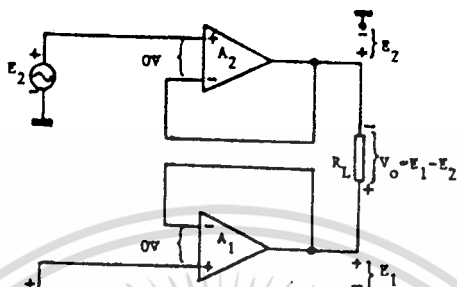
$$I = \frac{E_1 - E_2}{aR}$$

ทิศทางการไหลของกระแส I จะเป็นตามเช่นที่แสดงในรูปที่ 3.3 b) ระดับศักดา E_1 สูง กว่าระดับศักดา E_2 กระแส I ดังกล่าวนี้จะไหลผ่านความต้านทาน R ทั้งสองตัว ศักดาซึ่งตกคร่อมความต้านทานทั้งสามตัวจะกำหนดค่าของ V_0 ซึ่งอาจจะเขียนได้เป็นสมการ

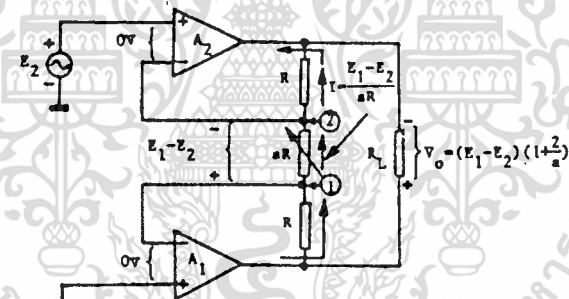
$$V_0 = I(aR + 2R) = \frac{(E_1 - E_2)}{aR} * (aR + 2R)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในการศึกษาเท่านั้น เมื่อผู้ใดนำเอาไปใช้ประโยชน์ด้านการค้า ไม่ควรที่จะเขียนต่อไปได้เป็น ห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \left(1 + \frac{2}{a}\right) * (E_1 - E_2)$$



(a)



(b)

รูปที่ 3.3 การปรับปรุงคุณสมบัติของวงจรขยายแบบผลต่างขั้นพื้นฐาน

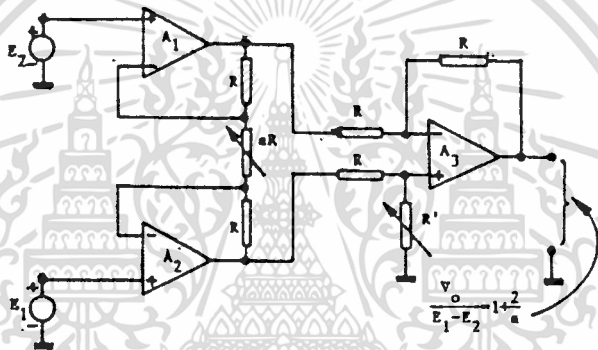
วงจรขยายแบบสัญญาณแบบอินสตรูเมนต์

วงจรอินแอม เป็นวงจรขยายสัญญาณแบบผลต่างซึ่งมีประโยชน์มาก มีความแน่นอนและใช้งานได้มากที่สุดแบบหนึ่งในปัจจุบัน เราจะได้อินแอมได้จากออปแอม 3 ตัว และความต้านทานอีก 7 ตัว ดังเช่นแสดงในรูปที่ 3.4 ซึ่งจะประกอบด้วยวงจรขยายแบบผลต่างแบบบัฟเฟอร์เป็นภาคแรก ตามด้วยคิฟแอมแบบสัญญาณออกเดี่ยวเป็นภาคที่สอง ออปแอมปี A_3 และความต้านทาน R อีก 4 ตัว จะทำหน้าที่เป็นวงจรขยายแบบผลต่างมีค่าขยายสัญญาณผลต่างเท่ากับหนึ่ง ความต้านทาน R จะเป็นแบบปรับค่าได้เพื่อที่จะได้ปรับค่าขยายคอมมอนโหมดให้เท่ากับศูนย์ ส่วนค่าขยายจะปรับได้โดยอาศัยความต้านทานปรับค่าได้ aR ยังผลให้ค่าขยายศักดาสัญญาณเท่ากับ

$$\frac{V_0}{E_1 - E_2} = 1 + \frac{2}{a}$$

คุณสมบัติของอินแอมจะสรุปได้ดังนี้ คือ

1. ค่าขยายศักดาสัญญาณจากสัญญาณเข้าแบบผลต่างไปเป็นสัญญาณเดี่ยวจะถูกกำหนดโดยความต้านทานเพียงตัวเดียว
2. ค่าความต้านทานจุดสัญญาณเข้าสูงมาก และไม่เปลี่ยนแปลงตามค่าขยายศักดาสัญญาณ
3. V_0 จะไม่ขึ้นกับสัญญาณเข้าส่วนที่เป็นสัญญาณคอมมอนโหมดของ E_1 และ E_2 แต่จะขึ้นกับผลต่างของ E_1 และ E_2 เท่านั้น

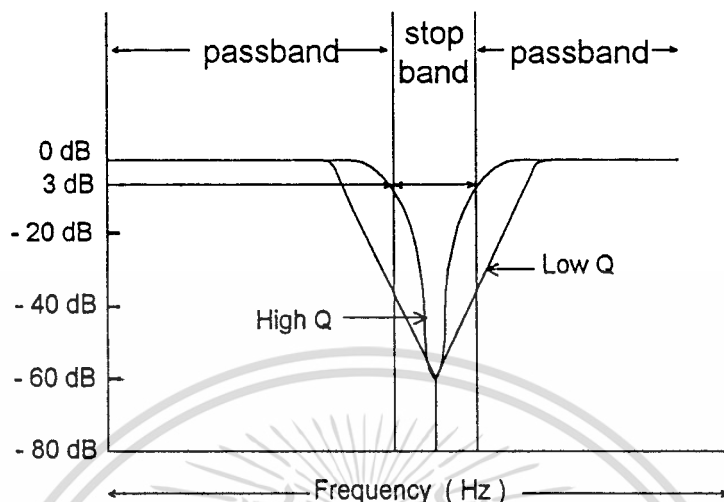


รูปที่ 3.4 วงจรขยายสัญญาณแบบอินสตรูเมนเตชัน

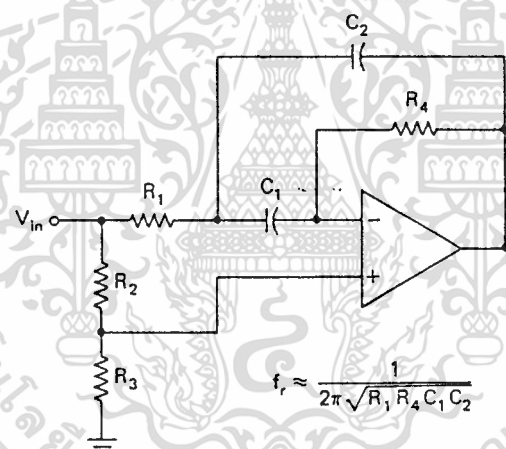
ในโครงการนี้เราจะใช้วงจรขยายสัญญาณแบบอินสตรูเมนเตชัน เป็นวงจรส่วนแรกของไบโอแอมพลิฟายด์(bioamplifier) เพื่อใช้ขยายสัญญาณอินพุต

3.2 วงจรกรองความถี่แอกทีฟน็อต(Active Notch Filter)

วงจรกรองความถี่น็อต เป็นวงจรกรองความถี่แบบเลือกช่วงความถี่(Band-Reject Filter) ชนิดหนึ่งที่กำจัดความถี่ที่ไม่ต้องการเพียงความถี่เดียว ตัวอย่างเช่น ความถี่ 50 Hz ในสายส่ง เป็นต้น รูปที่ 3.5 แสดงผลตอบสนองความถี่ (Frequency Response) ของวงจรกรองความถี่น็อตที่ความถี่เดียวกันแต่มีค่า Q ต่างกัน



รูปที่ 3.5 แสดงกราฟผลตอบสนองความถี่ของวงจรกรองความถี่แบบนีออต



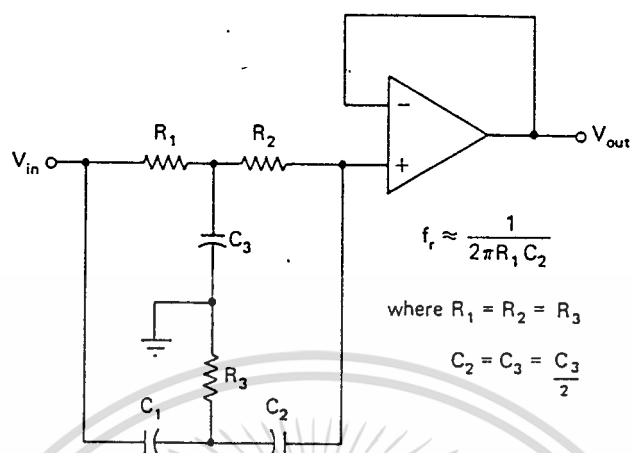
รูปที่ 3.6 แสดงวงจรกรองความถี่แบบแอคทีฟนีออตอย่างง่าย

วงจรกรองความถี่แบบแอคทีฟนีออต อย่างง่ายดังแสดงในรูปที่ 3.6 ซึ่งสามารถหาค่าความถี่ที่ไม่ต้องการได้จาก

$$f_r = \frac{1}{2\pi\sqrt{R_1R_4C_1C_2}}$$

โดยมี R_2, R_3 เป็นตัวแบ่ง V_{in} เพื่อเป็นอินพุตของออปแอมป์เมื่อมีความถี่อินพุตต่ำกว่า f_r ค่ารีแอคแตนซ์(Reactance)ของตัวเก็บประจุจะมีค่ามาก จึงมีการป้อนกลับน้อย เอาท์พุท ที่ได้จะมีค่ามากที่สุด เมื่อความถี่อินพุตประมาณ f_r ค่ารีแอคแตนซ์ของตัวเก็บประจุมีค่าใกล้เคียงกับค่าความต้านทาน ทำให้เอาท์พุทลดลงและเมื่อความถี่อินพุตเพิ่มขึ้นมากกว่า f_r ทำให้มีการป้อนกลับ ประมาณ 1 ทำให้ Gain มีค่าประมาณ 1

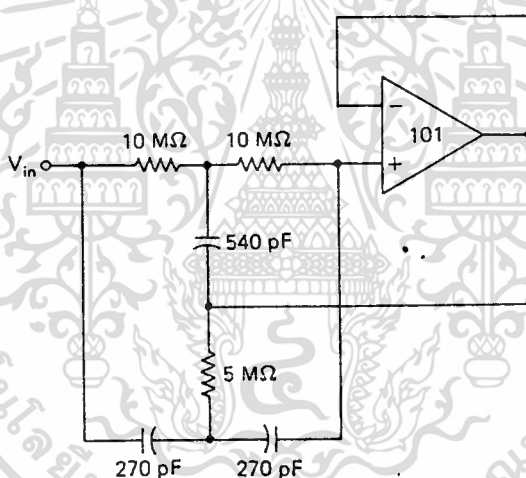
เอกสารนี้เป็นเอกสารวงจรกรองความถี่แบบแอคทีฟนีออตที่นิยมใช้คือวงจรกรองความถี่แบบแอคทีฟอาร์ ซี ค้า
ไม่ว่าจะในรูปแบบใดก็ตามการนำเอาเอกสารนี้ไปใช้โดยไม่แจ้งชื่อผู้จัดทำหรือเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$f_r \approx \frac{1}{2\pi R_1 C_2}$$

$$\text{where } R_1 = R_2 = R_3$$

$$C_2 = C_3 = \frac{C_1}{2}$$



รูปที่ 3.7 แสดงวงจรความถี่แบบน็อดทวิน-ที

ซึ่งประกอบด้วยความต้านทาน , ตัวเก็บประจุ และอัตราขยายของออปแอมป์เป็นหนึ่งเท่า (Unity Gain Op-Amp) โดยที่

$$R_3 = R_1 / 2 = R_2 / 2 \text{ และ } C_3 = 2C_1 = 2C_2$$

จากรูปที่ 3.7 a) R_3 และ C_3 ต่อลงกราวด์ออปแอมป์ ทำหน้าที่เป็นเพียงบัฟเฟอร์ ทำให้วงจรมีค่า Q ต่ำมาก (น้อยกว่า 1) แต่จากวงจรรูปที่ 2.7b) R_3 และ C_3 ต่อเข้ากับเอาต์พุตของออปแอมป์ โดยไม่ต้องต่อลงกราวด์ จะทำให้ค่า Q สูงขึ้นเป็น 50 ทำให้ได้กราฟที่มีความชันมากขึ้น

ในการใช้ที่ความถี่ต่ำ ๆ ควรใช้ค่าความต้านทานค่าสูง ๆ และตัวเก็บประจุค่าต่ำ ๆ ซึ่งส่วนใหญ่มักจะใช้งานที่ความถี่ต่ำกว่า 1 กิโลเฮิรตซ์ โดยสามารถหาค่าความถี่ที่ไม่ต้องการได้ไม่ยาก จาก

$$fr = \frac{1}{2\pi RC}$$

เมื่อ $R = R_1 = R_2 = 2R_3$ และ $C = C_1 = C_2 = C_3/2$

ซึ่งในโครงการนี้จะใช้วงจรกรองความถี่นี้ 50 เฮิร์ตซ์ เพื่อลดสัญญาณรบกวน 50 เฮิร์ตซ์ของวงจร โดยต่อวงจรขยายแบบอินสทรูเมนเตชัน

3.3 อุปกรณ์ที่ใช้ร่วมกับวงจร

3.3.1 ไดโอดเปล่งแสง (LED)

ไดโอดเปล่งแสง สามารถเปล่งคลื่นแสงออกมา โดยจะให้กำเนิดแสงเมื่อมีกระแสไหลผ่านตัวมันที่บริเวณรอยต่อของเนื้อสารพีเอ็น ซึ่งเป็นผลทำให้ระดับพลังงานของอิเล็กตรอนเปลี่ยนไปและมันจะคายพลังงานออกมาในรูปของคลื่นแสง คุณสมบัติทั่วไปของไดโอดเปล่งแสงเหมือนกับของไดโอดทั่วไปนั่นเอง โดยขณะไบแอสตรง มันจะให้กระแสไหลผ่านได้และจะเกิดแรงดันตกคร่อมตัวมันประมาณ 0.6-1 โวลท์ และในขณะที่ไบแอสกลับจะมีค่าแรงดันพังที่ต่ำกว่าไดโอดธรรมดา

ประโยชน์ของไดโอดเปล่งแสง มีมากมาย เช่น อุปกรณ์ภาคแสดงผลของเครื่องคิดเลข เครื่องมือวัดนอกจากนี้ยังมาใช้ในการส่งสัญญาณโดยอาศัยหลักการเชื่อมต่อด้วยแสงดังจะกล่าวถึงต่อไป

3.3.2 อุปกรณ์ตัวรับแสง

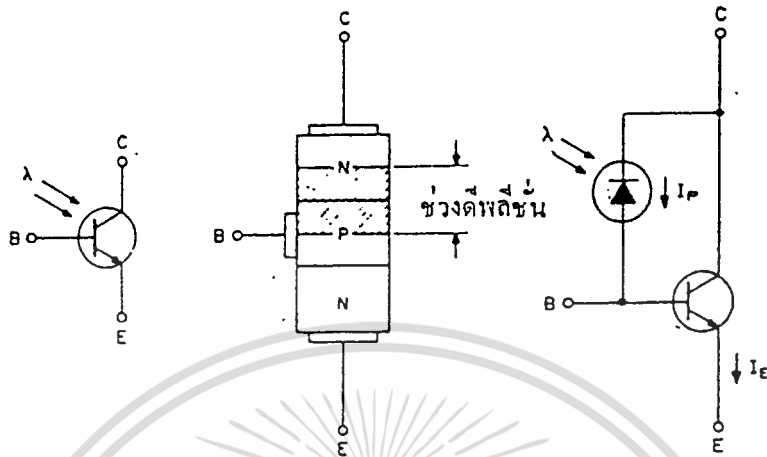
เป็นอุปกรณ์ที่สามารถเปลี่ยนพลังงานแสงให้แปรค่ากับค่าของพลังงานทางไฟฟ้า โดยในที่นี้จะกล่าวถึงเฉพาะโฟโตทรานซิสเตอร์ (Photo Transistor)

โฟโตทรานซิสเตอร์

โฟโตทรานซิสเตอร์ อาศัยหลักการคือ เมื่อป้อนพลังงานอย่างเพียงพอให้กับวาเลนซ์อิเล็กตรอนของสารกึ่งตัวนำจะทำให้เกิดการแตกตัวของโฮลและอิเล็กตรอนเกิดขึ้นมากมาย พลังงานที่จะทำให้อิเล็กตรอนแตกตัวนี้จะต้องเป็นพลังงานที่มาจากภายนอก เช่น แสง ความร้อน ปริมาณของพลังงานที่ต้องการทำให้เกิดการแตกตัวของอิเล็กตรอน-โฮล จะขึ้นอยู่กับชนิดของสารนั้นๆ

ในสภาวะปกติของการใช้งาน รอยต่อระหว่างเบสอิมิตเตอร์จะต่อไบแอสตรง ส่วนรอยต่อระหว่างเบสคอลเลกเตอร์จะต่อไบแอสกลับที่รอยต่อนี้เองเป็นส่วนที่ทำให้เกิดการแปลค่ากระแสที่ขึ้นกับแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แสดงสัญลักษณ์โครงสร้างของโฟโตทรานซิสเตอร์

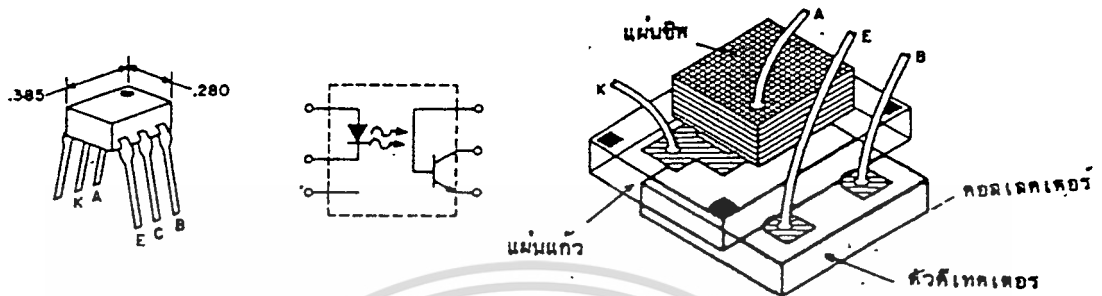
เมื่อไบแอสกลับที่รอยต่อระหว่างเบสคอลเลคเตอร์และมีแสงฉายมาที่บริเวณรอยต่อ กระแสเบสจะถูกขยายด้วยอัตราขยายของทรานซิสเตอร์เป็นกระแสอีมิเตอร์

3.3.3 อุปกรณ์การเชื่อมต่อด้วยแสง

เป็นอุปกรณ์ที่ใช้เปลี่ยนสัญญาณทางไฟฟ้าเป็นแสง และจากแสงเป็นสัญญาณไฟฟ้าโดยไม่ต้องมีสายเชื่อมโยงต่อระหว่างวงจร อุปกรณ์การเชื่อมต่อด้วยแสงประกอบด้วย ไดโอดเปล่งแสง อย่างน้อย 1 ตัว คู่กับ โฟโตทรานซิสเตอร์เป็นการส่งผ่านสัญญาณทางเดียวโดยข้ามช่องว่างทำให้วงจรด้านเอาต์พุตไม่มีผลกระทบกับวงจรอินพุต ซึ่งเป็นลักษณะที่สำคัญ เนื่องจากโฟโตทรานซิสเตอร์ จะถูกขับโดยโวลต์เตจต่ำ ส่วนเอาต์พุตของตัวตรวจจับแสง (Photo Detector) จะเป็นส่วนของ สัญญาณไฟกระแสตรงค่าสูง(high voltage DC) หรือ สัญญาณ สัญญาณไฟกระแสสลับ อุปกรณ์นี้ป้องกันผลกระทบหรือแม้แต่ความเสียหายให้กับวงจรอินพุตที่เกิดจากวงจรเอาต์พุต

ลักษณะภายนอกของอุปกรณ์การเชื่อมต่อด้วยแสง ที่เป็นที่นิยมคือ รูปทรงสี่เหลี่ยมมีขา 6 ขา โดยขา 1 และ 2 ต่อกับ ไดโอดเปล่งแสง ขา 4, 5 และ 6 ต่อกับ ตัวตรวจจับแสง ระหว่างไดโอดเปล่งแสง กับ ตัวตรวจจับแสง เป็นวัสดุที่แสงสามารถผ่านได้ เบรคดาวน์(Breakdown)สูง และแสงอินฟราเรด (infrared) สามารถผ่านได้

แรงดันระหว่างอุปกรณ์ คือ ตัวปล่อยแสงและตัวรับแสงจะมากขึ้นกับระยะระหว่างตัวปล่อยแสงและตัวรับแสง ระยะยิ่งห่างกันมากแรงดันพังทลายจะมีค่าสูง แต่ข้อเสียคือ อัตราการส่งผ่านสัญญาณจะน้อย จึงต้องจัดระยะห่างให้ดีที่สุด ในกรณีแบบขา 2 แฉกๆ ฉนวนกันความร้อนจะใช้แก้ว ไม่จะทนแรงดันผิวระหว่างตัวอุปกรณ์ได้ถึง 5,000 โวลต์



รูปที่ 3.9 อุปกรณ์การเชื่อมต่อด้วยแสงและสัญลักษณ์

วงจรอุปกรณ์การเชื่อมต่อด้วยแสง นี้นำมาใช้เพื่อแยกส่วน ขยายสัญญาณคลื่นไฟฟ้าหัวใจ ออกจากส่วน มอดูเลต เพื่อความปลอดภัยของผู้ป่วยจากอันตรายของกระแสไฟฟ้าในกรณีวงจร เกิดการผิดปกติขึ้น

บทที่ 4

ทฤษฎีการมอดูเลชันและการดีมอดูเลชัน

คลื่นพาห์ (carrier wave) คือ คลื่นที่มีขนาดและความถี่คงที่ ใช้ในการมอดูเลตสัญญาณ (signal) เช่น สัญญาณเสียง โดยตัวคลื่นพาห์เองนั้นจะไม่สร้างสัญญาณเสียงที่ตัวรับสัญญาณ

การมอดูเลต (modulation) คือ การทำให้ลักษณะของคลื่นพาห์เปลี่ยนไปตามสัญญาณที่เราต้องการจะส่ง (modulation signal) การรวมสัญญาณกับคลื่นพาห์ จะได้สัญญาณใหม่เป็น modulation wave

กำหนดให้คลื่นพาห์มีสมการเป็น

$$e = E_m \sin(2\pi f t + \theta)$$

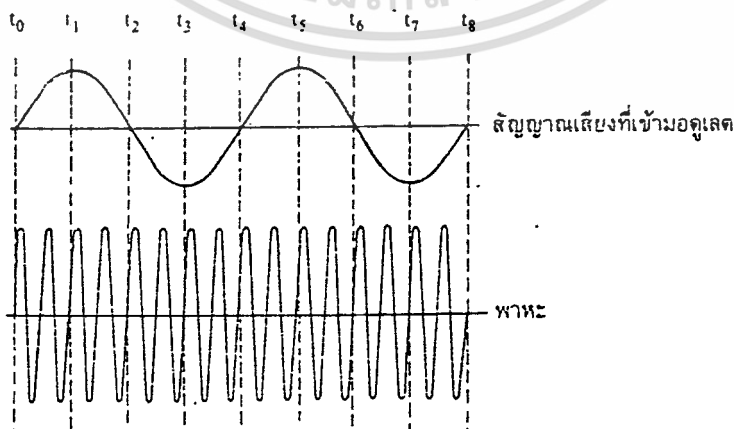
การมอดูเลต แบ่งเป็น 3 วิธีใหญ่ๆ คือ

1. การมอดูเลตเชิงขนาด (Amplitude modulation หรือ AM) เป็นการเปลี่ยนค่า E_m ตามสัญญาณ
2. การมอดูเลตเชิงความถี่ (Frequency modulation หรือ FM) เป็นการเปลี่ยนค่า f ตามสัญญาณ
3. การมอดูเลตเชิงเฟส (Phase modulation หรือ PM) มีลักษณะคล้ายกับการมอดูเลตเชิงขนาด แต่จะเป็นการเปลี่ยนค่าเฟส ซึ่งมีความสัมพันธ์กับ θ

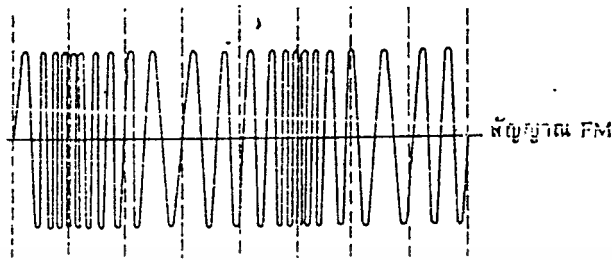
4.1 การมอดูเลตเชิงความถี่ (FM)

4.1.1 ลักษณะทั่วไปของการมอดูเลชันเชิงความถี่

ความถี่ของคลื่นพาห์ที่ถูกมอดูเลตแล้ว จะแปรผันตามขนาดของสัญญาณที่นำมามอดูเลต ดังรูป



รูปที่ 4.1 แสดงคลื่นพาห์เมื่อยังไม่มีสัญญาณมอดูเลต



รูปที่ 4.2 รูปสัญญาณเมื่อมีความถี่มอดูเลต

จากรูป จะเห็นได้ว่าเมื่อขนาดแรงดันของสัญญาณที่นำมามอดูเลตเพิ่มขึ้น ความถี่ของสัญญาณที่ได้จากการมอดูเลตจะเพิ่มขึ้นตาม

4.1.2 ไซด์แบนด์ของการมอดูเลตเชิงความถี่

(ก) จำนวนไซด์แบนด์ของการมอดูเลตเชิงความถี่ไม่มีจำกัด ในการผสมแบบมอดูเลตเชิงความถี่จำนวนไซด์แบนด์ที่เกิดขึ้นมีจำนวนไม่จำกัด เช่นนำ 40Hz ผสมกับ 100Hz แบบมอดูเลตเชิงความถี่ไซด์แบนด์จะมี 1,2,3,4,... มากมายออกไปทั้งสองข้างของคลื่นพาห์

(ข) เหตุที่มีจำนวนไซด์แบนด์ไม่มีจำกัดนั้น เพราะว่าการผสมแบบมอดูเลตเชิงความถี่นั้นขึ้นอยู่กับปัจจัย 2 ประการ คือข

(1) แอมพลิจูดของสัญญาณเสียงที่นำมาผสม ถ้าแอมพลิจูดของสัญญาณเสียงสูง ระยะของความถี่ที่กระจายออกไปจากคลื่นพาห์ก็ยิ่งกว้าง คือมีแบนด์วิดท์กว้างออกไป

(2) ความถี่ของสัญญาณเสียงที่มาผสม ถ้าความถี่ของสัญญาณเสียงยิ่งยาว แบนด์วิดท์ก็ยาวออกไป ถ้าความถี่สั้นแบนด์วิดท์ก็จะสั้นตาม

(ค) ขนาดของคลื่นพาห์จะผสม คลื่นพาห์ของมอดูเลตเชิงความถี่จะมีแอมพลิจูดผสมในการผสมแบบมอดูเลตเชิงขนาด นั้น คลื่นพาห์จะมีแอมพลิจูดสูงใหญ่กว่าแอมพลิจูดของแบนด์ส่วนการผสมแบบมอดูเลตเชิงความถี่นั้นยอดของคลื่นพาห์จะต่ำกว่าคลื่นของไซด์แบนด์

(ง)ขนาดของไซด์แบนด์ ไซด์แบนด์ของการผสมแบบมอดูเลตเชิงความถี่ไม่ได้มีขนาดค่อยๆเล็กลงตามลำดับอย่างไซด์แบนด์ของคลื่นมอดูเลตเชิงขนาด ขนาดของไซด์แบนด์ของมอดูเลตเชิงความถี่ สูงๆ ต่ำๆ บางอันสูงกว่าคลื่นพาห์

จะอย่างไรก็ตาม แม้ว่าไซด์แบนด์ของมอดูเลตเชิงความถี่จะมีขนาดกำลัง(POWER)มากกว่าคลื่นพาห์ของมันก็ตาม แต่ไซด์แบนด์ที่ห่างจากคลื่นพาห์ออกไปมากๆ กำลังหรือขนาดของไซด์แบนด์ก็จะลดลงในที่สุดก็เป็นศูนย์

4.1.3 คำนวณการผสมคลื่นและแบนด์วิดท์

ดัชนีการมอดูเลชัน หรือ modulation index

$$\text{สูตร คำนวณการผสมคลื่นมอดูเลตเชิงความถี่} = \frac{\text{ความถี่เบี่ยงเบน}}{\text{ความถี่ของสัญญาณที่นำมามอดูเลต}}$$

$$= \frac{\text{ความถี่เบี่ยงเบน}}{\text{ความถี่ของสัญญาณเสียง}}$$

$$\text{ดัชนีการมอดูเลชัน} = m_f = \Delta f / f_m$$

ความถี่เบี่ยงเบน (deviation frequency) Δw เรเดียนต่อวินาที ค่าของ m_f ซึ่งเท่ากับ $\Delta w / w_m$ ถ้าค่าของ $\Delta w \ll w_m$ คือประมาณว่า $m_f < 0.5$ แบนด์วิดท์จะเท่ากับ $2w_m$ ซึ่งในกรณีนี้ถือว่าเป็นมอดูเลตเชิงความถี่ ช่วงความถี่แคบ (narrowband FM) ในทางตรงข้าม ถ้า m_f มีค่าสูงมาก $\Delta w \gg w_m$ เป็นกรณีของมอดูเลตเชิงความถี่ ช่วงความถี่กว้าง (wideband FM) แบนด์วิดท์จะเท่ากับ $2\Delta w$ หรือถ้าใช้กฎของคาร์สัน (Carson's rule) จะได้แบนด์วิดท์ $B = 2(\Delta f + f_m)$

ตัวอย่าง ถ้าคลื่นพาห้ความถี่ 10 เมกะเฮิรตซ์ ถูกมอดูเลตโดยคลื่นไซน์ที่มีความถี่เบี่ยงเบน 50 กิโลเฮิรตซ์ หาแบนด์วิดท์ของสัญญาณมอดูเลตเชิงความถี่ ถ้าความถี่ของสัญญาณที่นำมามอดูเลตเป็น

- (a) 500 กิโลเฮิรตซ์ (b) 500 เฮิรตซ์ (c) 10 กิโลเฮิรตซ์

(a) $m_f = \Delta f / f_m = 50\text{k} / 500\text{k} = 0.10$ เป็นสัญญาณมอดูเลตเชิงความถี่ช่วงความถี่แคบ

$$B = 2f_m = 1 \text{ เมกะเฮิรตซ์}$$

(b) $m_f = 100$ เป็นสัญญาณมอดูเลตเชิงความถี่ช่วงความถี่กว้าง

$$B = 2\Delta f = 100 \text{ กิโลเฮิรตซ์}$$

ถ้าใช้กฎของคาร์สัน จะได้ $B = 2(\Delta f + f_m) = 120 \text{ กิโลเฮิรตซ์}$

หรือถ้าหาแบนด์วิดท์จากจำนวนไซด์แบนด์ก็จะได้

$$B = 2mf_m = 2(B)(10 \text{ กิโลเฮิรตซ์}) = 160 \text{ กิโลเฮิรตซ์}$$

B เป็นแบนด์วิดท์ต่ำสุดที่จำเป็นในการสื่อสาร ถ้ามีแบนด์วิดท์มากกว่านี้ สัญญาณรบกวนจะรบกวนการส่งข้อมูลได้มากขึ้น ดังนั้นจึงต้องให้แบนด์วิดท์แต่ละช่องสัญญาณเล็กที่สุดเท่าที่จะทำได้

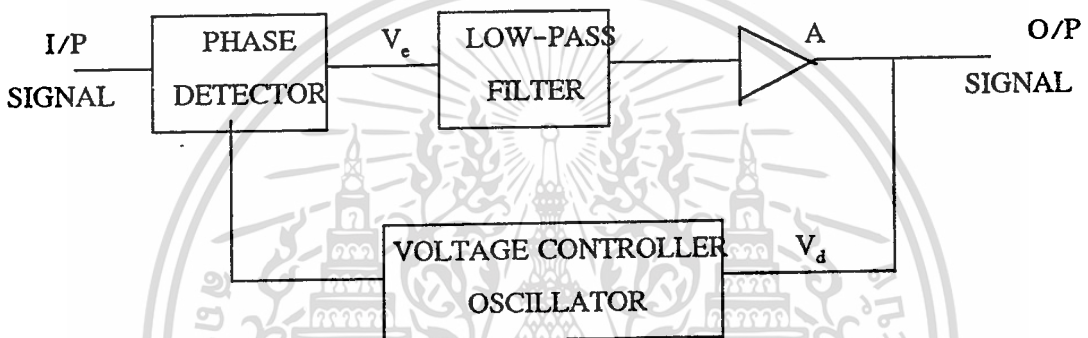
ไซด์แบนด์สำคัญนั้น กำหนดความสูง ต้องมีค่าตั้งแต่ 1% ของความสูงคลื่นพาห้เมื่อยังไม่ผสม (unmodulated carrier) เช่น คำนวณ 5 มีจำนวนไซด์แบนด์ทั้งสองข้างไม่จำกัด แต่มีจำนวนไซด์แบนด์ที่สูงเกิน 1% ของความสูงคลื่นพาห้ที่ยังไม่ผสมเพียงข้างละ 8 อัน

4.2 เฟสล็อกคูล (PHASE LOCKED LOOPS หรือ PLL)

เป็นเทคนิคการควบคุมความถี่ของวงจรอิเล็กทรอนิกส์ ซึ่งการใช้งานของเฟสล็อกคูลจำเป็นต้องกำหนดช่วงความถี่ใช้งาน

เฟสล็อกคูลเป็นระบบที่มีการป้อนสัญญาณกลับ(Feedback)

บล็อกไดอะแกรมของเฟสล็อกคูลเป็นดังรูปที่ 4.3



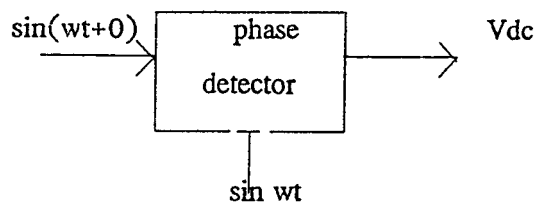
รูปที่ 4.3 บล็อกไดอะแกรมของเฟสล็อกคูล

วงจรเฟสล็อกคูล มีส่วนประกอบที่สำคัญดังนี้

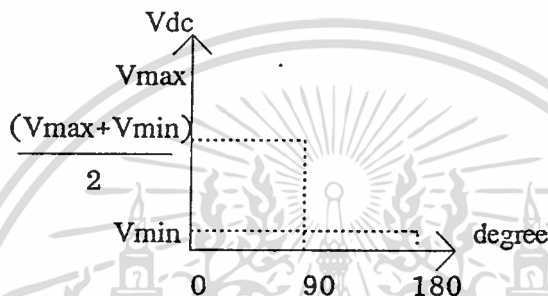
1. วงจรเปรียบเทียบเฟส(phase detector หรือ phase comparator)
2. วงจรกรองความถี่ต่ำผ่าน(low-pass filter)
3. วงจรแรงดันควบคุมความถี่(voltage controlled oscillator)
4. วงจรขยาย(amplifier) (จะมีหรือไม่ก็ได้)

4.2.1 วงจรเปรียบเทียบเฟส(Phase Detector หรือ Phase Comparator)

มีลักษณะเป็นมิกเซอร์ซึ่งมี 2 สัญญาณอินพุต และ 1 สัญญาณเอาต์พุต เป็นวงจรที่ใช้ในการเปรียบเทียบเฟสของสัญญาณอินพุตทั้งสอง ถ้าสัญญาณอินพุตทั้งสองมีความถี่เท่ากันความแตกต่างของความถี่จะเท่ากับ 0 เฮิรตซ์ ทำให้ได้เอาต์พุตของวงจรเปรียบเทียบแรงดันเป็นแรงดันไฟตรงค่าหนึ่ง ซึ่งขนาดของแรงดันไฟตรงขึ้นอยู่กับมุมเฟสระหว่างสัญญาณอินพุตทั้งสอง



รูปที่ 4.4 วงจรเปรียบเทียบเฟส



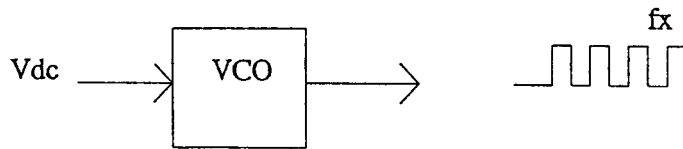
รูปที่ 4.5 เอาท์พุทของวงจรเปรียบเทียบเฟส

จากรูป 4.5 เมื่อมุมเฟสเพิ่มจาก 0-180 องศา ค่าแรงดันไฟตรงจะมีค่าลดลงเรื่อยๆ จากสูงสุดถึงต่ำสุด และที่มุม 90 องศา แรงดันไฟตรงที่เอาท์พุทจะเป็นค่าเฉลี่ยของค่าสูงสุดและค่าต่ำสุด เช่น สมมติว่าเอาท์พุทของวงจรเปรียบเทียบเฟสมีค่าสูงสุด 10 โวลต์ และต่ำสุด 5 โวลต์ เมื่ออินพุททั้งสองมีเฟสตรงกัน จะได้แรงดันไฟตรงที่เอาท์พุทเท่ากับ 10 โวลต์ เมื่ออินพุททั้งสองมีเฟสต่างกัน 90 องศา แรงดันไฟตรงที่เอาท์พุทจะเท่ากับ 7.5 โวลต์ และเมื่ออินพุททั้งสองมีเฟสต่างกัน 180 องศา แรงดันไฟตรงที่เอาท์พุทจะเท่ากับ 5V เป็นต้น

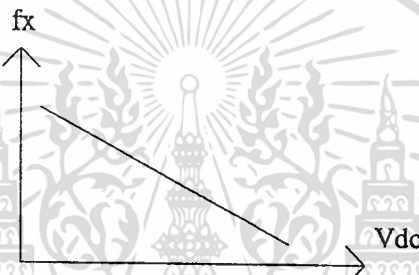
4.2.2 วงจรแรงดันควบคุมความถี่ (Voltage controlled oscillator)

วงจรแรงดันควบคุมความถี่ หรือ VCO คือ วงจรสร้างความถี่โดยความถี่ที่สร้างขึ้นนี้ถูกควบคุมโดยแรงดันไฟตรง การทำงานของวงจรแรงดันควบคุมความถี่จะมีความสัมพันธ์เป็นเชิงเส้นระหว่างความถี่ออสซิลเลตกับแรงดันควบคุม(control voltage)ซึ่งเป็นแรงดันไฟตรง

แรงดันไฟตรงใช้ในการควบคุมการออสซิลเลตความถี่เอาท์พุท ถ้าแรงดันไฟตรงเพิ่มขึ้นจะทำให้วงจรแรงดันควบคุมความถี่ออสซิลเลตความถี่ต่ำลง ในทางตรงกันข้าม ถ้าแรงดันไฟตรงลดลงวงจรแรงดันควบคุมความถี่ก็จะออสซิลเลตความถี่สูงขึ้น จะเห็นว่าความถี่ที่วงจรแรงดันควบคุมความถี่ออสซิลเลตขึ้นจะลดลงแบบเชิงเส้นกับการเพิ่มของแรงดันไฟตรง ดังรูป

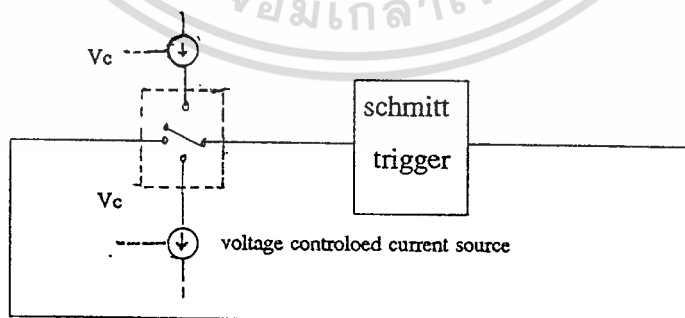


รูปที่ 4.6 แสดงอินพุตที่เป็นแรงดันไฟตรงควบคุมเอาต์พุตของวงจรแรงดันควบคุมความถี่



รูปที่ 4.7 ความถี่ที่วงจรแรงดันควบคุมความถี่ออสซิลเลตขึ้นแปรผกผันกับแรงดันไฟตรงอินพุต

ลักษณะของวงจรแรงดันควบคุมความถี่ มีความสัมพันธ์เชิงเส้นระหว่างความถี่ออสซิลเลตกับแรงดันควบคุม



รูป 4.8 วงจรแรงดันควบคุมความถี่

จากวงจรแรงดันควบคุมความถี่ ซึ่งมักใช้ในไอซี แรงดันไฟฟ้ากระแสตรงที่ออกจากฟิลเตอร์ จะควบคุมแหล่งจ่ายกระแสไฟฟ้า เพื่อใช้ในการชาร์จและดิสชาร์จ ให้กับตัวเก็บประจุควบคุมเวลา

ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Ct) ช่วงเวลาของการชาร์จและดิสชาร์จจะไปควบคุมการทำงานของวงจรมีทรานซิสเตอร์ ซึ่งแรงดันตกคร่อมตัวเก็บประจุควบคุมเวลา ก็คือแรงดันอินพุตของวงจรมีทรานซิสเตอร์ วงจรมีทรานซิสเตอร์จะมีแรงดันเริ่มต้น(threshold) 2 ระดับ คือ V_L และ V_H ดังนั้น ฮิสเทอรีซิสมีทรานซิสเตอร์ V_w มีค่าเป็น

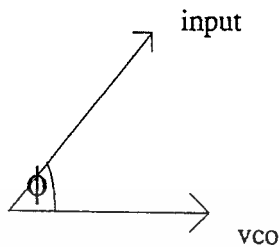
$$V_w = V_H - V_L$$

เนื่องจากตัวเก็บประจุควบคุมเวลาถูกชาร์จและดิสชาร์จ โดยแหล่งจ่ายกระแสไฟฟ้าและสวิตช์ไฟฟ้าตกคร่อม ตัวเก็บประจุควบคุมเวลา มีความสัมพันธ์เป็นเชิงเส้นกับเวลา ถ้ากระแสของการชาร์จและดิสชาร์จมีขนาดเท่ากัน รูปแบบของสวิตช์ไฟฟ้าที่ตกคร่อมตัวเก็บประจุควบคุมเวลา จะเป็นคลื่นสามเหลี่ยมสมมาตร ตัวเก็บประจุควบคุมเวลา จะถูกชาร์จจากแหล่งจ่ายกระแสระดับสูงจนได้สวิตช์ไฟฟ้าเท่ากับ V_H ระดับทรigger(triggering level) ที่จุดนี้วงจรมีทรานซิสเตอร์จะทำงาน และเป็นเหตุให้แหล่งจ่ายกระแสระดับต่ำจะเชื่อมต่ออยู่กับ Ct ซึ่งขณะนี้ Ct จะดิสชาร์จจนกระทั่งถึงระดับทรiggerล่าง(lower trigger) V_L หลังจากนั้นการทำงานก็จะวนสลับอย่างนี้ไปเรื่อยๆ

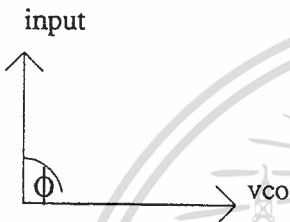
4.2.3 การทำงานของเฟสล็อกคัล

จากรูป 3.1 ซึ่งเป็นบล็อกไดอะแกรมของเฟสล็อกคัล กำหนดให้สัญญาณอินพุต V_i มีความถี่เป็น f_x เป็นสัญญาณที่เข้าที่วงจรเปรียบเทียบเฟส และอินพุตที่เข้าที่วงจรเปรียบเทียบเฟส อีกสัญญาณหนึ่งมาจากวงจรแรงดันควบคุมความถี่ วงจรเปรียบเทียบเฟสทำการเปรียบเทียบเฟส และความถี่ของสัญญาณทั้งสองได้เอาท์พุทออกมาเป็นแรงดันผิดพลาด(error voltage) V_e ซึ่งมีความสัมพันธ์กับความแตกต่างของเฟสและความถี่ของอินพุตทั้งสอง แรงดันผิดพลาดที่ได้จะผ่านวงจรกรองผ่านความถี่ต่ำและวงจรขยายเพื่อไปควบคุมวงจรแรงดันควบคุม ความถี่ที่ไปควบคุมวงจรแรงดันควบคุมความถี่(V_d) จะไปเปลี่ยนความถี่เอาท์พุทของวงจรแรงดันควบคุมความถี่ ในทิศทางที่ลดความแตกต่างของความถี่ระหว่าง f_x และอินพุต

ถ้าความถี่ของวงจรแรงดันควบคุมความถี่มีค่าเท่ากับความถี่ของอินพุต แต่มุมเฟสระหว่างอินพุตทั้งสองต่างกัน เมื่อพิจารณาค่าแตกต่างของเฟส จะพบว่าเอาท์พุทไฟตรงที่ได้จะมีค่าแตกต่างกัน



รูป 4.9 เฟสเซอร์โคอะแกรน



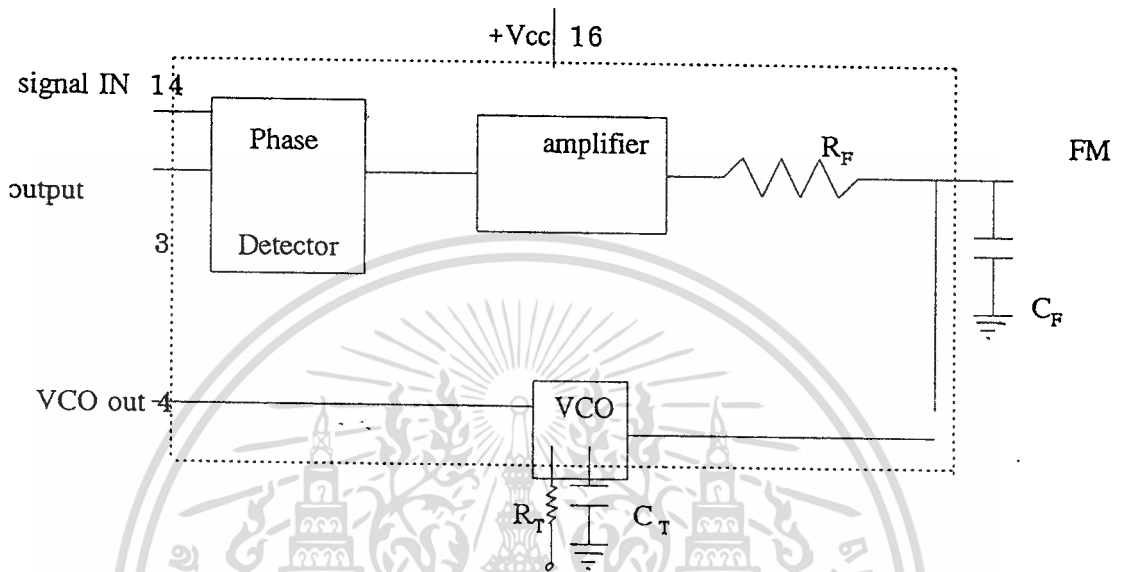
รูป 4.10 เมื่อความถี่อินพุตเพิ่มมุมเฟส

รูป 4.11 เมื่อความถี่อินพุตลดลงมุมเฟส
จะลดลง

ถ้ามีการเปลี่ยนแปลงความถี่อินพุตจะทำให้ความถี่วงจรแรงดันควบคุมความถี่ เปลี่ยนแปลงไป เช่น ถ้าความถี่อินพุตมีค่าเพิ่มขึ้น เฟสเซอร์ของมันจะหมุนตัวเร็วขึ้น ดังรูป 4.10 ซึ่งหมายความว่า ที่แรงดันไฟตรงมีค่าต่ำ จะทำให้ความถี่วงจรแรงดันควบคุมความถี่มีค่าเพิ่มขึ้นจนกระทั่งมีค่าเท่ากับความถี่อินพุต f_x

ในทางกลับกัน ถ้าความถี่อินพุตลดลง เฟสเซอร์จะแคบลงและมุมเฟส มีค่าลดลงดังรูป 4.11 ซึ่งหมายถึงว่า เมื่อแรงดันไฟตรงมีค่ามากขึ้น จะทำให้ความถี่วงจรแรงดันควบคุมความถี่ ลดลงจนกระทั่งมีค่าความถี่เท่ากับความถี่อินพุต f_x

4.3 การดีมอดูเลตเชิงความถี่ (Frequency Demodulation)



รูป 4.12 บล็อกไดอะแกรมของ CD4046

ให้สัญญาณมอดูเลตเชิงความถี่เป็นอินพุตของเฟสล็อกคัลปูละสัญญาณออกจากวงจรแรงดันควบคุมความถี่กับสัญญาณอินพุตมีความถี่เดียวกันแล้ว จะได้สัญญาณเอาต์พุตเป็นสัญญาณที่มอดูเลตมา หรือเอาต์พุตของการดีมอดูเลตเชิงความถี่ จากรูป

ขา 14 และขา 3 เป็นอินพุตที่แตกต่างกัน (differential input) ให้กับเฟสล็อกคัลปู

ขา 3 และขา 4 ต่อถึงกัน เพื่อนำเอาต์พุตของวงจรแรงดันควบคุมความถี่มาป้อนเป็นอินพุตให้กับวงจรเปรียบเทียบกับเฟส

C_T และ R_T เป็นตัวกำหนดความถี่ให้ตรงกับความถี่ของคลื่นพาห้ภาคส่ง

$$\text{โดยที่} \quad f = 0.3 / (R_T C_T)$$

C_F และ R_F มาจากวงจรกรองความถี่ต่ำ ซึ่งจะให้ค่าความถี่คัทออฟ

$$f = 1 / (2\pi R_F C_F)$$

4.4 อัตราส่วนกำลังงานของสัญญาณต่อกำลังงานของสัญญาณรบกวน(signal to noise ratio)

ในระบบสื่อสารสัญญาณที่ออกจากระบบ หรือ สัญญาณเอาต์พุต ประกอบด้วยศักดาไฟฟ้า

หรือกระแสไฟฟ้าที่เราต้องการและไม่ต้องการ สำหรับศักดาหรือกระแสไฟฟ้าที่เราไม่ต้องการเรียก

ว่า สัญญาณรบกวน(NOISE) สำหรับภาครับในระบบสื่อสาร สัญญาณเอาต์พุตที่นำมาใช้งานจำ

เป็นอย่างยิ่งที่ค่ากำลังของสัญญาณเอาต์พุตต้องมีค่ามากกว่ากำลังของสัญญาณรบกวน เพื่อถ่ายทอด

การพิจารณา กำหนดให้อัตราส่วนของ กำลังของสัญญาณ(signal power) ต่อ กำลังของสัญญาณรบกวน(noise power) เรียกว่า อัตราส่วนกำลังงานของสัญญาณต่อกำลังงานของสัญญาณรบกวน

$$\text{อัตราส่วนกำลังของสัญญาณต่อกำลังของสัญญาณรบกวน} = \frac{\text{กำลังของสัญญาณ}}{\text{กำลังของสัญญาณรบกวน}}$$

$$= 10 \log (\text{กำลังของสัญญาณ} / \text{กำลังของสัญญาณรบกวน}) \quad \text{เดซิเบล}$$

ความต้องการของอัตราส่วนกำลังของสัญญาณต่อกำลังของสัญญาณรบกวนขึ้นอยู่กับการใช้งานของแต่ละระบบ เช่น วงจรโทรศัพท์ต้องการประมาณ 35-40 เดซิเบล

4.4.1 สัญญาณรบกวนในสาย

สัญญาณรบกวนที่ได้ที่เอาท์พุทของระบบสายในการสื่อสาร ประกอบด้วยสัญญาณรบกวนที่เกิดจากสายส่งเอง และสัญญาณรบกวนที่ถูกสร้างขึ้นในแต่ละภาคของวงจร การเกิดสัญญาณรบกวนในสายส่งเป็นผลรวมของสัญญาณรบกวนเนื่องจากอุณหภูมิ ในความต้านทานในสาย สัญญาณรบกวนจากจุดเชื่อมต่อ สัญญาณรบกวนจากการอินเตอร์เฟสระหว่างสายส่งกำลัง และสัญญาณรบกวนจากคู่สายอื่น(crosstalk)

สำหรับในสายส่งที่เป็นสายกระแสสลับ จะเกิดแรงดันของความถี่ที่ไม่ต้องการขึ้น เหนือยวนำขึ้นในตัวเหนี่ยวนำและตัวเก็บประจุ กับปลั๊กระหว่างสาย

4.4.2 สัญญาณรบกวนในทรานซิสเตอร์

สัญญาณรบกวนเนื่องจากอุณหภูมิ เป็นสัญญาณรบกวนที่เกิดขึ้นในตัวไบโพลาร์ ทรานซิสเตอร์เอง แต่จะเกิดจากเบสเป็นส่วนใหญ่ ช็อตนอยส์ เป็นสัญญาณรบกวนที่เกิดขึ้นในทรานซิสเตอร์ซึ่งเกิดจากการเคลื่อนที่แบบสุ่ม(random) ของโฮลและอิเล็กตรอนข้ามฝั่งของแต่ละรอยต่อ พี-เอ็น ดังนั้นรอยต่อ พี-เอ็น ทั้งสองจึงเป็นตัวกำหนดสัญญาณรบกวนชนิดนี้เอง

พาที่ชั่นนอยส์ เมื่อกระแสอินพุทที่ไหลเข้าทรานซิสเตอร์ผ่านไปยังรอยต่อเบส-อิมิตเตอร์จะเกิดการแบ่งเป็นกระแสเบสและกระแสคอลเลคเตอร์ ($I_E = I_B + I_C$) ซึ่งกระแสเหล่านี้จะเกิดการแกว่งแบบสุ่มทำให้เกิดสัญญาณรบกวนขึ้น

4.4.3 หน่วยวัดการลดทอน

การผิดเพี้ยนของสัญญาณขณะเดินทางผ่านช่องสัญญาณมีอยู่ 2 อย่างคือ ความเพี้ยนเนื่องจากความแรงของสัญญาณลดลง (attenuation distortion) และความเพี้ยนเนื่องจากความล่าช้าของสัญญาณ (group-delay distortion) สัญญาณที่เดินทางจากด้านส่งไปยังด้านรับไปถึงช้าหรือเกิดการเลื่อนเฟสของสัญญาณขึ้น หน่วยที่ใช้วัดคือเรเดียน

เอกสารนี้เป็นการลดทอนขนาดของสัญญาณในสายส่งขึ้นอยู่กับชนิดและความยาวของสาย และความถี่ของไม่สัญญาณ ยิ่งสายมีขนาดใหญ่มากขึ้นเท่าไร การลดทอนขนาดของสัญญาณก็ยิ่งน้อยลงเท่านั้น

การลดทอนที่เกิดจากการลดทอนความแรงของสัญญาณ หน่วยที่นิยมให้วัดการลดทอนนี้มีอยู่ 2 ลักษณะ คือ เดซิเบลและเนเปียร์ ซึ่งสามารถหาได้จากสูตร

$$\begin{aligned}\text{การลดทอนความแรงของสัญญาณ} &= 10 \log (P_2 / P_1) \quad \text{dB} \\ &= 1 / 2 \ln (P_2 / P_1) \quad \text{Np}\end{aligned}$$

เมื่อ P_1, P_2 เป็นกำลังสัญญาณที่จุดสองจุดที่ต้องการเปรียบเทียบ ซึ่งทั้งสองหน่วยที่ความสัมพันธ์กันดังนี้ $1 \text{ Np} = 8.686 \text{ dB}$ การแก้ผลที่เกิดจากการลดทอนสัญญาณในสายส่งทำได้โดยใช้วงจรทวนสัญญาณที่เรียกว่า รีพีตเตอร์ (Repeater)

4.4.4 สาเหตุของการผิดเพี้ยนรูปทรงของสัญญาณในการส่งข้อมูล

สาเหตุของการผิดเพี้ยนรูปทรงของสัญญาณในสายส่งข้อมูล สามารถแยกเป็นข้อใหญ่ๆ ได้ดังนี้ คือ

1. สัญญาณรบกวนที่มาจากภายนอก เป็นปัญหาที่ไม่สามารถหลีกเลี่ยงได้ เนื่องจากข้อมูลในรูปสัญญาณจะต้องเดินทางไปตามสายส่ง ซึ่งมีระยะทางยาวและอยู่ในสภาพแวดล้อมต่างๆ แต่การผิดเพี้ยนของสัญญาณ ไม่ได้เกิดขึ้นจากสัญญาณรบกวนที่มาจากภายนอกแต่เพียงอย่างเดียวเท่านั้น แต่อาจเกิดจากคุณสมบัติของตัวสายข้อมูลเองด้วย

2. ผลตอบสนองความถี่ของสายส่งข้อมูล สาเหตุของการผิดเพี้ยนรูปทรงของสัญญาณที่เกิดจากตัวสายส่งข้อมูลเองมีอยู่ 2 ประการ ประการแรก คือ จากการตอบสนองต่อความถี่ของสายส่ง กล่าวคือ ถ้าสายส่งมีความยาวมาก ก็จะทำให้เกิดการลดทอนขนาดของสัญญาณอันเนื่องมาจากตัวสาย การลดทอนขนาดของสัญญาณนี้มีค่าไม่คงที่ ขึ้นอยู่กับความถี่ของสัญญาณ

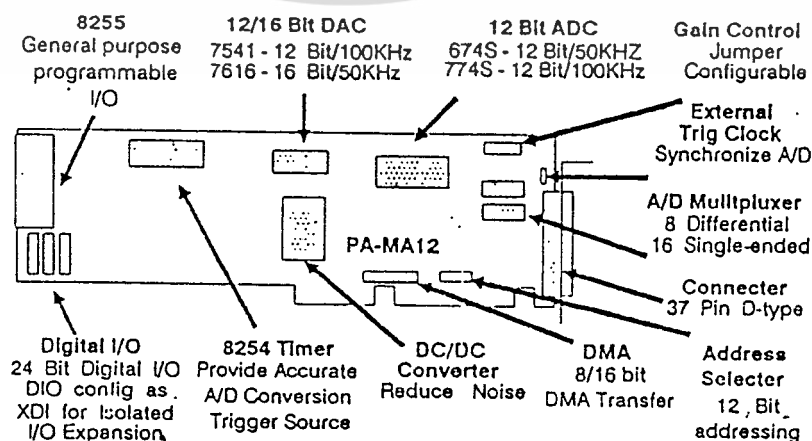
3. การสะท้อนกลับของสัญญาณ สัญญาณต่างๆ เดินทางไปในสายส่งข้อมูลในรูปของคลื่น ดังนั้นเมื่อคลื่นเดินทางไปถึงปลายสายหรือบริเวณที่มีรอยต่อของสาย ส่วนหนึ่งของคลื่นจะถูกสะท้อนกลับมา คลื่นของสัญญาณที่สะท้อนกลับมามาจะรวมกับคลื่นที่ส่งไปตอนแรก เป็นสาเหตุทำให้เกิดความผิดเพี้ยนรูปทรงของสัญญาณ

บทที่ 5

การบันทึกข้อมูลคลื่นไฟฟ้าหัวใจ

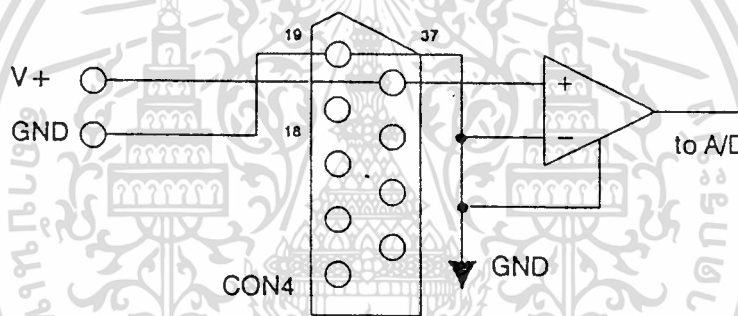
การที่จะบันทึกผลสัญญาณคลื่นไฟฟ้าหัวใจที่ได้จากการวัด ซึ่งเป็นสัญญาณอนาลอก เราจะต้องนำสัญญาณนี้ไปเปลี่ยนเป็นสัญญาณดิจิทัลเสียก่อน จากนั้นจึงนำสัญญาณนี้ไปประมวลผลในคอมพิวเตอร์ จึงสามารถเก็บข้อมูลของสัญญาณคลื่นไฟฟ้าหัวใจนี้ได้ในรูปแบบของไฟล์

สำหรับการแปลงสัญญาณจากอนาลอก ไปเป็นสัญญาณดิจิทัล นั้นเราจะใช้วงจรที่เรียกว่า วงจรแปลงสัญญาณจากอนาลอกเป็นดิจิทัล (analog to digital converter) ทำการเปลี่ยนสัญญาณ จากนั้นเราจะต้องนำสัญญาณนี้ใส่คอมพิวเตอร์นั้นเราจะต้องทำการเชื่อมต่อสัญญาณ(Interface) โดยเราเลือกใช้การ์ด PA-MA 12(-H) ของบริษัท Acqutek ซึ่งมีความสามารถในการแปลงสัญญาณอนาลอกไปเป็นสัญญาณดิจิทัล ได้ด้วยค่า อัตราการแซมปิ้ง (Sampling Rate) ที่สูงมาก(สูงสุด 100 กิโลเฮิรตซ์) และยังสามารถเก็บค่าความละเอียดของสัญญาณ ในรูปของดิจิทัล ได้ถึง 12 บิต มากกว่าการ์ดทั่วไป (8 บิต) และยังสามารถใช้การเชื่อมต่อสัญญาณ ข้อมูลได้หลายวิธี และยังสามารถใช้การส่งถ่ายข้อมูลแบบเข้าสู่หน่วยความจำโดยตรง(Direct Mimory Access DMA) ทั้งยังเขียนโปรแกรมควบคุมการ์ดได้โดยง่าย



ดังนั้นสิ่งที่จะต้องทำอันดับแรกคือ เราจะต้องทำการเชื่อมต่อสัญญาณการ์ด PA-MA 12(-H)เข้ากับเครื่องคอมพิวเตอร์เสียก่อน (ในโครงการนี้ เราใช้เครื่องคอมพิวเตอร์ PC แบบ AT) โดยการติดตั้งการ์ดนี้รวมถึงการส่งถ่ายข้อมูลนั้นสามารถแบ่งได้เป็นหลักใหญ่ๆ ได้ดังนี้ คือ ฮาร์ดแวร์และซอฟต์แวร์

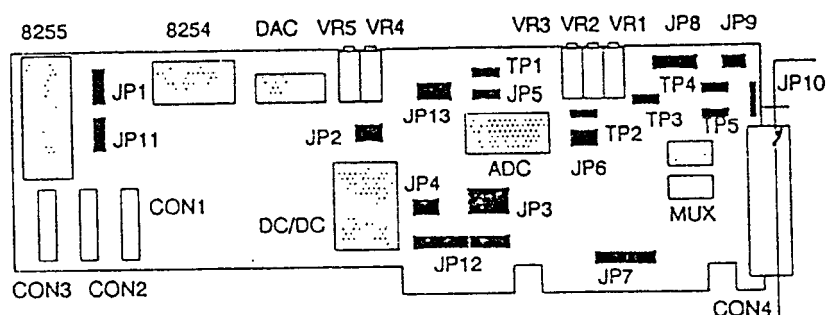
ก่อนที่จะติดตั้งหรือควบคุมการ์ด PA-MA 12(-H) เราจะต้องทราบถึงลักษณะของสัญญาณที่เราจะนำไปเข้าการ์ดเสียก่อน เพื่อที่จะสามารถระบุรูปแบบของการ์ดได้อย่างถูกต้อง ในโครงการนี้หลังจากขยายสัญญาณคลื่นไฟฟ้าหัวใจที่วัดนี้เรียบร้อยแล้ว เราจะให้สัญญาณเข้านี้เป็นแบบสัญญาณเดี่ยว(single ended Input)



รูปที่ 5.2 แสดงการนำสัญญาณแบบ single ended เข้าสู่การ์ด

เนื่องจากสัญญาณคลื่นไฟฟ้าหัวใจ มีลักษณะที่สามารถมีค่าเป็นลบได้ เราจึงต้องให้อินพุต เป็นแบบไบโพลาร์(bipolar) ดังนั้นการติดตั้งการ์ด จะต้องทำดังนี้

5.1 การติดตั้งอุปกรณ์ฮาร์ดแวร์



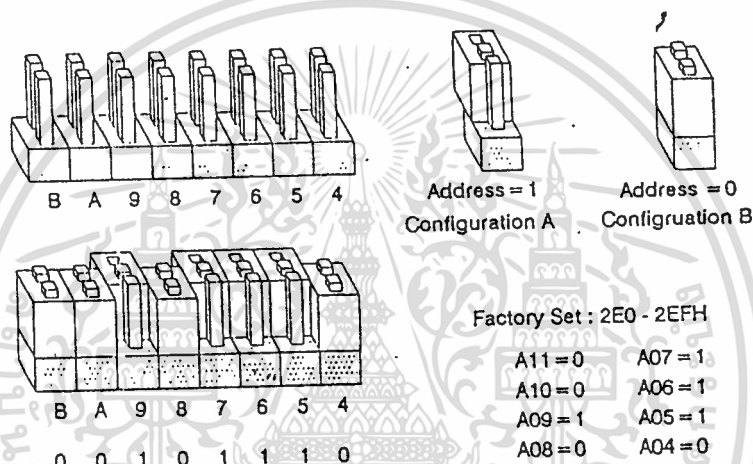
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.3 แสดงส่วนจัมเปอร์และการเชื่อมต่อ

5.1.1 เลือกแอสแตรของพอร์ทอินพุทเอาต์พุท (I/O port address) จากการ์ด เราต้องเลือกแอสแตรของอินพุทเอาต์พุท(I/O address) ที่ยังว่างอยู่ในคอมพิวเตอร์ มาใช้เป็น แอสแตรของการ์ด ซึ่งเราเลือกใช้แอสแตร Ox2EO-Ox2EF

การเซตการ์ดนี้เราใช้แอสแตรตามที่บริษัทเป็นผู้เซตมาให้ ถ้าต้องการเลือกแอส-เครส ด้วยตัวเองมีวิธีดังรูป (Ox10H-OxFFH)



รูปที่ 5.4 แสดงการเซตแอสแตรของอินพุทเอาต์พุทที่จัมเปอร์ JP7

5.1.2 การเลือกช่องสัญญาณที่ขอขัดจังหวะ เพื่อกำหนดช่องสัญญาณขอขัดจังหวะ (Interrupt request) ซึ่ง คอมพิวเตอร์ จะมีช่องสัญญาณรื่องขอขัดจังหวะ ให้เลือกใช้ 15 ช่อง แต่ละช่องใช้งานดังนี้

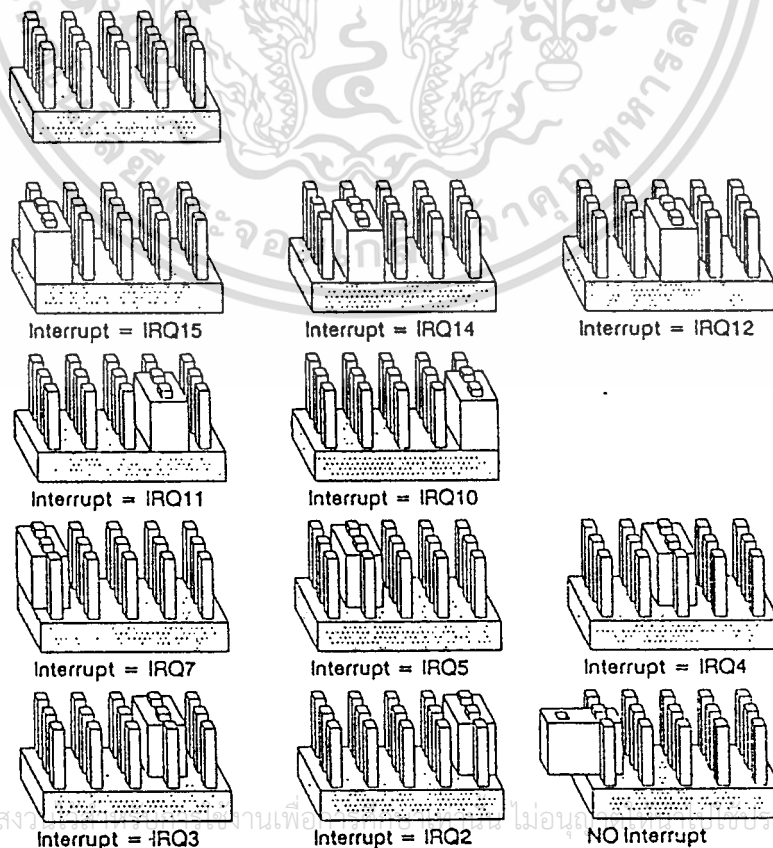
IRQ	Address	Description	Detected	Handled By
0	0C3C:1875	Timer Clock	Yes	Block Device
1	0C3C:1923	Keyboard	Yes	Block Device
2	0433:0057	Second 8259A	Yes	Default Handless
3	0433:006F	COM2:COM4:	COM2:	Default Handless
4	0433:0087	COM4:COM3	COM1:	Default Handless
5	0433:009F	LPT2:	No	Default Handless
6	0433:00B7	Floppy Disk	Yes	Default Handless

7	0070:06F4	LPT1:	Yes	System Area
8	0433:0052	Real-Time Clock	Yes	Default Handless
9	F000:EC3D	Redirected IRQ2	Yes	Bios
10	0433:00CF	(Reserved)		Default Handless
11	0433:00E7	(Reserved)		Default Handless
12	0433:00FF	(Reserved)		Default Handless
13	F000:EC46	Math Coprocessor	Yes	Bios
14	0433:0117	Fixed Disk	Yes	Default Handless
15	0433:012F	(Reserved)		Default Handless

ที่มาตารางสถานะการขอขั้วจ้งหวะจากโปรแกรมในคอส (MSD.EXE)

ตารางที่ 5.1 แสดงแอสเครตของการขอขั้วจ้งหวะและบอกการใช้งานของการขอขั้วจ้งหวะ
แต่ละครั้ง

เราเลือกขั้วจ้งหวะที่ที่ยังว่างอยู่ในที่นี้เลือกขั้วจ้งหวะช่อง 10 โดยมีวิธีเซตค่าดังรูป



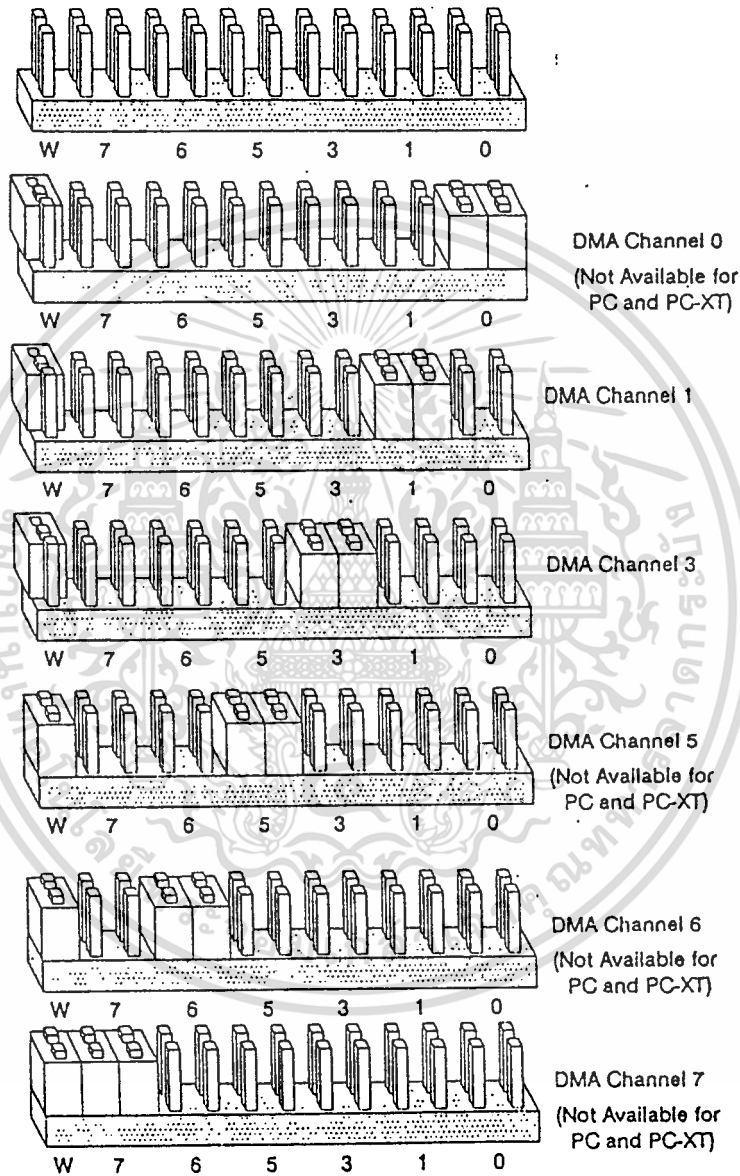
5.1.3 การเลือกช่องสัญญาณเข้าสู่หน่วยความจำโดยตรง เนื่องจากการส่งถ่ายข้อมูลจะสามารถส่งข้อมูลได้ 2 แบบ คือ แบบไบต์ และ แบบเวิร์ด

-แบบไบต์จะสามารถส่งถ่าย ข้อมูลได้ที่ละ 8 บิต

-แบบ เวิร์ด จะสามารถส่งถ่ายข้อมูลได้ที่ละ 16 บิต

ดังนั้น การส่งถ่ายข้อมูลนี้ ข้อมูลมีขนาด 12 บิต ถ้าส่งถ่ายแบบไบต์ เราจะต้อง ส่งถ่าย ข้อมูล 2 ครั้ง ใน 1 คำข้อมูลถ้าส่งถ่าย แบบเวิร์ดเราจะใช้การส่งถ่ายข้อมูลเพียง 1 ครั้ง ใน 1 คำข้อมูล แต่การส่งถ่ายข้อมูลแบบเวิร์ด นี้ เราจะใช้ได้กับคอมพิวเตอร์ แบบ AT เท่านั้น และต้องใช้กับสล็อต 16 บิต เท่านั้น แต่โครงงานนี้ ใช้คอมพิวเตอร์ แบบ AT อยู่แล้ว เราจึงเลือกใช้การส่งถ่ายข้อมูลแบบเวิร์ด โดยการ เลือกช่องสัญญาณการเข้าสู่หน่วยความจำโดยตรง จะเลือกได้เพียง ช่องสัญญาณที่ 5,6,7 เท่านั้นซึ่งมีวิธีเลือกดังรูป



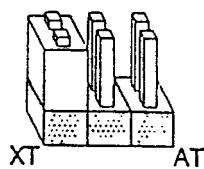
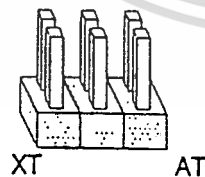


รูปที่ 5.6 แสดงการเซตช่องสัญญาณการเข้าสู่หน่วยความจำโดยเซต JP12

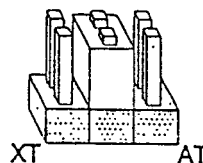
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดยบริษัท ไมโครซอฟท์ จำกัด. การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากบริษัท ไมโครซอฟท์ จำกัด อาจเป็นความผิดตามกฎหมาย. 5.1.4 หลังจากเลือกช่องสัญญาณการเข้าสู่หน่วยความจำโดยตรง แบบเวิร์ด แล้วเราจะต้องเซตค่าความยาวข้อมูล ให้เป็นแบบเวิร์ด ด้วย โดยมีวิธีเซต ดังตารางข้างล่างนี้

JP 4	Computer	Slot	Data length
Configuration B	8088 (PC/XT)	Any slot	Byte
	80286 (PC-AT)	Any slot	Byte
	80386 or 80486 PC	Any slot	Byte
Configuration W	8088 (PC/XT)	Any slot	N/A
	80286 (PC-AT)	8 bit slot	N/A
		16 bit slot	Word
	80386 or 80486 PC	8 bit slot	N/A
		16 bit slot	Byte
Configuration A	8088(PC/XT)	Any slot	Byte
	80286 (PC-AT)	8 bit slot	Byte
		16 bit slot	Word
	80386 or	8 bit slot	Byte
	80486 PC	16 bit slot	Word

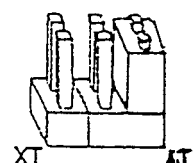
ตารางที่ 5.2 แสดงโครงสร้างของการติดตั้งการ์ด



Configuration B
Byte Transfer



Configuration A
Automatic Word/Byte
Transfer Selection
(Factory Set)



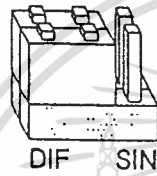
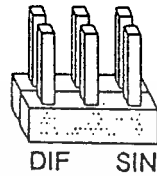
Configuration W
Word Transfer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

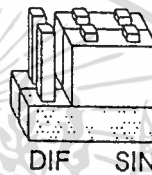
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.7 แสดงการเซตรูปแบบข้อมูลโดยชุด JP4

5.1.5 การเลือกประเภทอินพุต เราเลือกให้เป็นชนิดสัญญาณเดี่ยว มีวิธีเซต ดังรูป



A/D Input : Differential



A/D Input : Single-ended

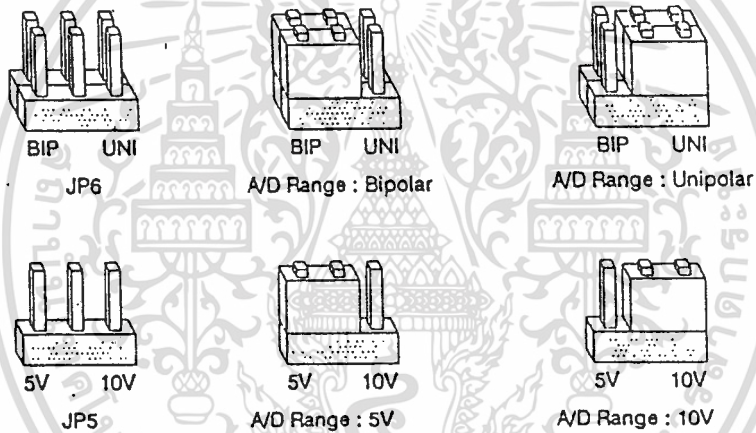
รูปที่ 5.8 แสดงการเซตประเภทของอินพุต โดยใช้การเซต JP9

5.1.6 เลือกช่วงสัญญาณอินพุต เลือกค่าโวลต์เตจ สูงสุด และต่ำสุดที่จะเข้าคาร์ดว่า มีค่าเท่าไร และให้มีค่าเป็นแบบไบโพลาร์ คือ มีทั้ง + และ - โดยใช้มีช่วงโวลต์เตจ 5,+5 โวลต์ วิธีการเซต มีแสดงดังตาราง

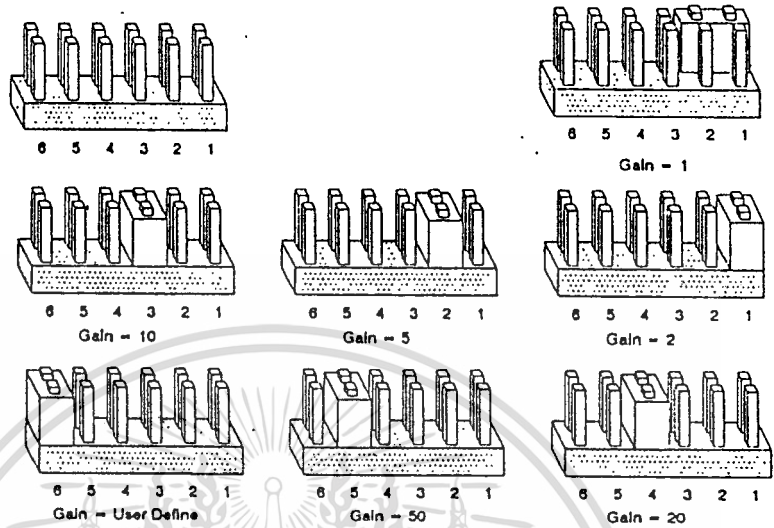
Jumper Setting				Analog to Digital
JP 5	JP 6	JP 8		Conversion
		Jumper pin	Gain	Voltage Range
10 V	Unipolar	don't care		N/A
	Bipolar	Not Installed	1	-10 V to +10 V
5 V	Unipolar	Position 6	User	User difine (R14)
		Position 5	50	0 V to +0.25 V
		Position 4	20	0 V to +0.5 V
		Position 3	10	0 V to +1 V
		Position 2	5	0 V to +2 V
		Position 1	2	0 V to +5 V
		Not Installed	1	0 V to +10 V
	Bipolar	Position 6	User	User difine (R14)
	Position 5	50	-0.1 V to +0.1 V	

		Position 4	20	-0.25 V to +0.25 V
		Position 3	10	-0.5 V to +0.5 V
		Position 2	5	-1 V to +1 V
		Position 1	2	-2.5 V to +2.5 V
		Not Installed	1	-5 V to +5 V

ตารางที่ 5.3 แสดงค่าการเซต JP ต่างๆ ในตาราง

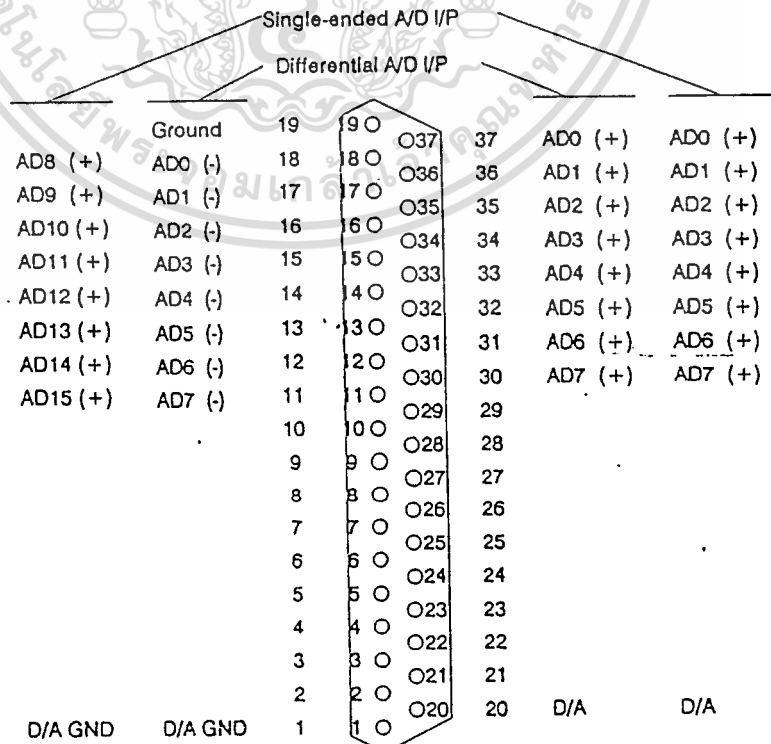


รูปที่ 5.9 การเซตแรงดันโดยเซต JP5 และ JP6



รูปที่ 5.10 แสดงการเซตอัตราขยายของโดยเซต JP8

5.1.7 ต้องทำการต่อสายสัญญาณเข้ากับอุปกรณ์การเชื่อมต่อของการ์ด เพื่อนำสัญญาณเข้าสู่การ์ด ได้ถูกต้องตามที่เขียนขอรืท ควบคุมสัญญาณ



เอกสารนี้เป็นเอกสารรูปที่ 5.11 แสดงตำแหน่งพินของอุปกรณ์การเชื่อมต่อของการ์ด PA-MA12(-H) ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Port	Default	Direction	Function
Base+0	02E0H	I/O read	A/D LSB data
		I/O write	Start A/D conversion
Base+1	02E1H	I/O read	A/D MSB data
		I/O write	not used
Base+2	02E2H	I/O read	A/D channel select
		I/O write	
Base+3	02E3H	I/O read	A/D status
		I/O write	A/D command
Base+4	02E4H	I/O read	not used
		I/O write	D/A LSB data
Port	Default	Direction	Function
Base+5	02E5H	I/O read	not used
		I/O write	D/A MSB data
Base+6	02E6H	I/O R/W	not used
Base+7	02E7H	I/O R/W	not used
Base+8	02E8H	I/O R/W	Digital I/O 1 (XDI,CON1)
Base+9	02E9H	I/O R/W	Digital I/O 2 (XDI,CON2)
Base+10	02EAH	I/O R/W	Digital I/O 3 (XDI,CON3)
Base+11	02EBH	I/O read	not used
		I/O write	8255 command register
Base+12	02ECH	I/O read	8254 counter 0 data
Base+13	02EDH	I/O read	8254 counter 1 data
Base+14	02EEH	I/O read	8254 counter 2 data
Base+15	02EFH	I/O read	8254 read-back status
		I/O write	8254 command register

ตารางที่ 5.4 ตารางแสดงตำแหน่ง และหน้าที่ของรีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 โปรแกรมซอฟต์แวร์

หลังจากที่เราทำการติดตั้งการ์ดเรียบร้อยแล้ว เราจะต้องทำการเขียนโปรแกรมเพื่อที่จะทำการควบคุมการถ่าย(transfer)ข้อมูล และต้องเขียนโปรแกรมในการเชื่อมต่อสัญญาณการ์ดกับคอมพิวเตอร์อีกด้วย โดยการถ่าย ข้อมูลนั้นมีอยู่ 3 วิธีใหญ่ๆ คือ

1.การให้สิทธิการทำงานโดยหน่วยประมวลผลกลาง (CPU polling) เป็นวิธีในการส่งถ่ายข้อมูลที่ง่ายที่สุดใน 3 วิธี โดยการถ่าย ข้อมูลวิธีนี้ใช้หลักการคือ ในการทำงาน 1 รอบการทำงาน(conversion) เมื่อจบการทำงานแล้วจะทำให้สัญญาณ EOC (End Of Conversion) เปลี่ยนจาก 1 ไปเป็น 0 หน่วยประมวลผลกลาง จะคอยตรวจสอบสัญญาณ EOC ว่าเมื่อใดที่สัญญาณ EOC เปลี่ยนสัญญาณไป จาก 1 ไปเป็น 0 หน่วยประมวลผลกลาง ก็จะอ่านข้อมูลจากรีจิสเตอร์ในการ์ด แล้วไปเก็บไว้ในหน่วยความจำด้วยตัวเอง แต่วิธีนี้ทำให้หน่วยประมวลผลกลางไม่สามารถไปทำงานอื่นๆ ได้ ทำให้การทำงานสูญเสียประสิทธิภาพไป

2. การขัดจังหวะ (Interrupt) วิธีนี้สามารถเพิ่มประสิทธิภาพของการทำงานของหน่วยประมวลผลกลางได้โดยการทำงานของวิธีนี้มีหลักการดังนี้

ในการทำการคอนเวอร์ชัน(conversion)หน่วยประมวลผลกลางสามารถไปทำงานอื่นๆ ได้ โดยจะทำการเก็บข้อมูล ไว้ในที่เก็บข้อมูลการขัดจังหวะชั่วคราว (Interrupt Data Buffer) ที่เราเซตไว้ หลังจากจบการแปลงข้อมูลแล้วจะเกิดสัญญาณการขัดจังหวะ ไปที่หน่วยประมวลผลกลางเพื่อบอกให้ หน่วยประมวลผลกลางทราบว่าการแปลงข้อมูล ได้เสร็จสมบูรณ์แล้วจากนั้น หน่วยประมวลผลกลางก็จะทำการอ่านข้อมูลที่เก็บอยู่ใน ที่เก็บข้อมูลการขัดจังหวะชั่วคราวไปเก็บในหน่วยความจำจากนั้นสัญญาณ การขอขัดจังหวะ ก็จะไม่อนุญาต(disable) แสดงว่าจบการขัดจังหวะ แล้วหน่วยประมวลผลกลางก็จะไปทำงานอย่างอื่น จนกว่าจะมีสัญญาณขัดจังหวะ ใหม่อีกครั้งก็จะทำการอ่านข้อมูลที่เก็บอยู่ใน ที่เก็บข้อมูลการขัดจังหวะชั่วคราว อีกครั้งเป็นอย่างนี้เรื่อยไป

3.การเข้าสู่หน่วยความจำโดยตรง (Direct Memory Access DMA) วิธีนี้เป็นวิธีที่มีประสิทธิภาพมากที่สุดเพราะการถ่ายข้อมูล แบบนี้มีความรวดเร็วสูงโดยใช้การติดต่อระหว่างการ์ดกับหน่วยความจำ โดยตรงไม่ผ่านหน่วยประมวลผลกลางทำให้หน่วยประมวลผลกลาง สามารถไปทำงานอื่นๆ ที่มีความสำคัญกว่าได้แต่ต้องเขียนโปรแกรมที่ยุ่งยากมีหลักการค่อนข้างจะยุ่งยากและซับซ้อนโดยการทำงานจะใช้ ตัวควบคุมการเข้าสู่หน่วยความจำโดยตรง (DMA controller) เป็นตัวควบคุมการทำงานของการทำงานของการเข้าสู่หน่วยความจำ

คุม การเข้าสู่หน่วยความจำโดยตรง (DMA controller enable) เสียก่อน จะต้องทำการเลือกตำแหน่งของหน่วยความจำ และข้อมูลจะถูกเก็บอยู่ในเวิร์ดรีจิสเตอร์ (word register) โดยจะมีรีจิสเตอร์ อีกตัวทำหน้าที่นับการถ่ายข้อมูลจนเมื่อจบการทำงานรีจิสเตอร์ตัวนับ(count register) จะมีค่าเป็น 0 และจะเกิดสัญญาณการขอขัดจังหวะ เพื่อบอกว่า การถ่ายข้อมูลสมบูรณ์ และหลังจากการถ่ายข้อมูลสมบูรณ์ แล้วจะเกิดการควบคุมไม่อนุญาตให้เข้าสู่หน่วยความจำโดยตรง(disable DMA controller) ขึ้นอีกครั้ง

จะเห็นได้ว่าการส่งถ่าย ข้อมูลแบบที่ 3 คือที่สุดเราจึงเลือกใช้การเข้าสู่หน่วยความจำโดยตรง ในการส่งถ่ายข้อมูลเพื่อความเร็วซึ่งการเขียนโปรแกรม และการทำงานของ การเข้าสู่หน่วยความจำโดยตรงมีดังนี้

ในการส่งผ่านข้อมูลแบบการเข้าสู่หน่วยความจำโดยตรงนั้นเราสามารถส่งผ่านข้อมูลได้ 2 แบบคือแบบเวิร์ด และ แบบไบนารี ในการส่งผ่านข้อมูลทั้ง 12 บิต

-การถ่ายข้อมูลแบบไบนารี: จะใช้การส่งผ่านข้อมูล 2 ครั้งในการส่งถ่าย ข้อมูลหนึ่งข้อมูล และเนื่องจากการถ่ายข้อมูล จะส่งข้อมูล 16 บิต นี้ จะเป็นข้อมูล 12 บิต และอีก 4 บิตจะเป็นช่องสัญญาณที่เข้ามาในการ์ด การส่งถ่ายแบบนี้สามารถทำการแปลงข้อมูลได้มากที่สุด 64 กิโลไบต์ (65,536บิต) หรือ 32กิโลไบต์ ครั้งของการส่งข้อมูล

-การส่งถ่ายแบบ เวิร์ด จะใช้การส่งผ่านข้อมูลเพียง 1 ครั้งในการส่ง ข้อมูลหนึ่งข้อมูล และเนื่องจากการส่งถ่ายแบบเวิร์ดจะส่งข้อมูล 16 บิตนี้จะเป็นข้อมูล 12 บิตและอีก 4บิตจะเป็นช่องสัญญาณของสัญญาณที่เข้ามาในการ์ด การส่งถ่ายแบบนี้สามารถทำการ ถ่ายโอนข้อมูลได้มากที่สุด 64กิโลไบต์ (65,536) เวิร์ด หรือ 64กิโลไบต์ครั้งของการส่งfer ข้อมูล

ข้อแตกต่างระหว่างการส่งถ่าย ทั้ง 2 แบบนี้สามารถแสดงได้ดังตารางที่ 5.5

Major Difference	Word Transfer	Byte transfer
Data lenght per transfer	16 bit (one word)	8 bit (one byte)
DMA Channel	5,6,7	0,1,3
Number of DMA transfer needed to be made per conversion	1 Transfer 4 bits channel number and all 12 bits data simultaneous	2 Transfer 4 bits Channel number and 4 A/D LSB data first then 8 A/D MSB data

Estimate total time need for one A/D conversion	less than 1 us	more than 2 us
Maximun A/D conversion	64K (65,536) times	32K (32,768) times
Memory	A/D data can be transferred to ant of the all 16MB	A/D data can be transferred to any of all 16 MB
H/W Installation	Must install the PA-MA12(-H) in a 16 bit slot of PC-AT computer	Can be Installed in any slot of any PC compatible computer.
Advantage	Fast Conversion and saves time for CPU to do other important tasks	Can be Installed in any slot of any PC compatible computer.
Disadvantage	Can be installed only in a 16 bit slot PC-AT compatible computer	Takes more time to transfer A/D data to memory, may result in slowing down the CPU foreground task's proformance.
Note	There is no effect on to the conversion speed: even at 100 KHz A/D conversion	

ตารางที่ 5.5 แสดงความแตกต่างระหว่างการถ่ายข้อมูลแบบเวิร์ด กับไบต์

ขั้นตอนการเขียนโปรแกรมมีดังนี้

5.2.1 รีเซตการ์ด PA-MA12(-H) ไม่อนุญาตการเข้าสู่หน่วยความจำโดยตรง (disable the DMA)

ขั้นตอนแรกที่เราจะต้องทำคือในการเขียนโปรแกรมเพื่อไม่อนุญาต (disable) การ์ด PA-MA12(-H) และ ตัวควบคุมการเข้าสู่หน่วยความจำโดยตรง ก่อนที่จะทำการ ถ่าย

โอน ข้อมูล เพื่อป้องกันข้อผิดพลาด ที่อาจจะเกิดขึ้น โดยดูค่าต่างๆดังตารางข้างล่าง

(1)รีเซต การ์ด PA-MA12(-12)

ทำได้โดยการไม่อนุญาตให้ 8254/สัญญาณนาฬิกาจากภายนอก(external clock trig) ทำงานและ การร้องขอเข้าสู่หน่วยความจำโดยตรง(DMA request) โดยการเขียน 00H ไปที่ A/D คอมมานด์พอร์ท (A/D command port (base +3))

Write Sequent	All channel (7,6,5,3,1,0)	
	Port	Data
1-1	P+3	00H
Note : P PA-MA12(-H) base port address		

ตารางที่ 5.6 แสดงการเขียนค่าเพื่อรีเซ็ต PA-MA12(-H)

(2)การควบคุมไม่ให้เข้าสู่หน่วยความจำโดยตรง (Disable the DMA controller)

โดยเขียนค่าดังตาราง

Write Sequent	Channel 3		Channel 1		Channel 0	
	Port	Data	Port	Data	Port	Data
1-2	00AH	07H	00AH	05H	00AH	04H

Write Sequent	Channel 7		Channel 6		Channel 5	
	Port	Data	Port	Data	Port	Data
1-2	D4H	07H	D4H	06H	D4H	05H

ตารางที่ 5.7 แสดงการเขียนเพื่อ disable DMA controller

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในการส่งข้อมูลติดต่อกับหน่วยความจำโดยตรง ช่องที่ 3 คือ

```
/* Disable DMA transfer first */
```

```
outp(PORT+3,0);
```

```
outp(0x0A,0x07);
```

5.2.2 การกำหนดค่าของช่องสัญญาณเข้าแบบมัลติเพลกเซอร์ (Program A/D Input multiplexer)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะต้องเลือกใช้ช่องสัญญาณ ในการถ่ายข้อมูลว่าเราจะนำสัญญาณเข้าในการ์ดที่ช่องใดบ้าง โดยเขียนโปรแกรมไปที่ พอร์ต+2 ตามลักษณะของสัญญาณอินพุต ที่ได้ทำการเลือกไว้แล้ว

A/D Channel MUX-Single Ended Input							
D7	D6	D5	D4	D3	D2	D1	D0
H3	H2	H1	H0	L3	L2	L1	L0
A/D high channel Ican limit				A/D low channel limit			

ตารางที่ 5.8 แสดงการเลือกช่องสัญญาณของมัลติเพลกเซอร์

จากตารางจะเห็นได้ว่าเราจะต้องเลือกช่องสัญญาณของมัลติเพลกเซอร์ซึ่งมีให้เลือก 15 ช่อง ตารางข้างล่างจะแสดงค่าที่จะต้องเขียนไปที่ พอร์ต+2 ตามการ แปลงค่าของมัลติเพลกเซอร์ ที่เราจะต้องการใช้ว่าจะใช้การเปลี่ยนแปลงของมัลติเพลกเซอร์กี่ช่อง 1 และช่อง ไค ไปสู่ช่อง ไค กล่าวคือ ถ้าเรา ให้มีการเปลี่ยนแปลงช่องสัญญาณ เราจะต้องเขียนช่องสัญญาณที่สูงสุดของการเปลี่ยนแปลง และ เขียน ช่องสัญญาณ ที่ต่ำสุด ซึ่งค่าต่างๆ จะแสดง ได้ดังตาราง

MUX	Ch(s)	MUX	Ch(s)		MUX	Ch(s)	MUX	Ch(s)
00H	0	10H	0 to 1	20H	B0H	0 to 14	P0H	0 to 15
01H	1	11H	1		B1H	1 to 14	F1H	1 to 15
02H	2	12H	2		B2H	2 to 14	F2H	2 to 15
03H	3	13H	3		B3H	3 to 14	F3H	3 to 15
04H	4	14H	4		B4H	4 to 14	F4H	4 to 15
05H	5	15H	5		B5H	5 to 14	F5H	5 to 15
06H	6	16H	6		B6H	6 to 14	F6H	6 to 15
07H	7	17H	7		B7H	7 to 14	F7H	7 to 15
08H	8	18H	8		B8H	8 to 14	F8H	8 to 15
09H	9	19H	9		B9H	9 to 14	F9H	9 to 15
0AH	10	1AH	10	DFH	BAH	10to14	FAH	10to15

0BH	11	1BH	11	BBH	11to14	FBH	11to15
0CH	12	1CH	12	BCH	12to14	FCH	12to15
0DH	13	1DH	13	BDH	13to14	FDH	13to15
0EH	14	1EH	14	BEH	14	FEH	14to15
0FH	15	1FH	15	EFH	15	FFH	15

ตารางที่ 5.9 แสดงการเขียนข้อมูลไปที่พอร์ต+2 ตามการเปลี่ยนแปลงช่องสัญญาณของ มัลติเพลกเซอร์

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ใน โครงการโดยทำการส่งผ่าน ข้อมูลที่ ช่องสัญญาณ 0

```
/* Define the A/D channel MUX */  
outp(PORT+2,0x00);
```

5.2.3 โปรแกรมกำหนดความถี่ 8254

เราจะต้องทำการกำหนดค่าอัตราการแซมปลิง(Sampling Rate) ที่เราจะทำการ แซมปลิง เพื่อที่จะเลือกค่าที่ต้องการ

Analog		Data for 8254 Initialization					
Digital(A/D)		8254 Counter 2			8254 Counter 1		
Conversion		Base	Base	Base	Base	Base	Base
Frequency		+15	+14	+14	+15	+13	+13
100KHz	10us	B4H	4	0	74H	10	0
80KHz	12.5us	B4H	4	0	74H	25	0
50KHz	20us	B4H	4	0	74H	20	0
40KHz	25us	B4H	4	0	74H	25	0
25KHz	40us	B4H	4	0	74H	40	0
20KHz	50us	B4H	4	0	74H	50	0
10KHz	100us	B4H	4	0	74H	100	0
5KHz	200us	B4H	4	0	74H	200	0
2KHz	500us	B4H	4	0	74H	244	1
1KHz	1ms	B4H	4	0	74H	232	3
500Hz	2ms	B4H	4	0	74H	208	7
200Hz	5ms	B4H	4	0	74H	136	19
100Hz	10ms	B4H	4	0	74H	13	39
50Hz	20ms	B4H	4	0	74H	32	78

20Hz	50ms	B4H	4	0	74H	80	195
10Hz	100ms	B4H	40	0	74H	16	39
5Hz	200ms	B4H	40	0	74H	32	78
2Hz	500ms	B4H	40	0	74H	80	195
1Hz	1s	B4H	144	1	74H	16	39
0.1Hz	10s	B4H	160	15	74H	16	39
0.01Hz	100s	B4H	64	156	74H	16	39

ตารางที่ 5.10 แสดงการเขียนโปรแกรมไปที่พอร์ต ที่กำหนดเพื่อกำหนดค่าอัตราการแซม-
ปลิง

ตัวอย่างการเขียนโปรแกรม

- 1.เขียน B4H ไปที่ 8254 คอมมอนด์พอร์ต(commond port), base+15
 - 2.เขียน 04H (4) ไปที่พอร์ตข้อมูลลำดับ 2(counter 2 data port),base+14
 - 3.เขียน 00H (0) ไปที่พอร์ตข้อมูลลำดับ 2,base+14
 - 4.เขียน 74H ไปที่ 8254 คอมมอนด์พอร์ต ,base+15
 - 5.เขียน E8H (232)ไปที่ 8254 พอร์ตข้อมูลลำดับ 1(counter 1 data port) ,
base+13
 - 6.เขียน 03H (3) ไปที่ 8254 พอร์ตข้อมูลลำดับ ,base+13
- จากการทำงานตามขั้นตอนบนจะสามารถโปรแกรม 8254 ที่มีความถี่ 1 กิโลเฮิร์ตซ์
ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในโครงการ โดยทำการถ่ายข้อมูลด้วยความถี่แซม-
ปลิง 100 เฮิร์ตซ์

```

/*Initial 8254 Time*/
outp(PORT+15,0xB4);
outp(PORT+14,0x04);
outp(PORT+14,0x00);
outp(PORT+15,0x74);
outp(PORT+13,13);
outp(PORT+13,39);

```

5.2.4 โปรแกรมการถ่ายโอนแอสเครสของหน่วยความจำ

เป็นการเลือกตำแหน่งหน่วยความจำ ที่เราจะทำการถ่ายโอนข้อมูล โดยจะต้องทำดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
(1)เคลียร์ตัวเก็บค่าการชี้ (Clear the DMA pointer flip-flop)
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อป้องกันความผิดพลาดที่อาจเกิดขึ้น เราต้องเคลียร์ตัวเก็บข้อมูล เสียก่อนที่จะทำการ ถ่ายข้อมูล

(2) โปรแกรมเบสแอสเครสและเพจรีจิสเตอร์

เป็นการเขียนค่าแอสเครสไปที่เคอร์เรนทแอสเครสรีจิสเตอร์ (current address register) เพื่อบอกว่าจะถ่ายข้อมูลไปที่ใดในหน่วยความจำ

ทั้ง 2 ขั้นตอนนี้สามารถแสดงได้ในตาราง

แบบ ไบต์

Write	Channel 2		Channel 1		Channel 0	
Sequent	Port	Data	Port	Data	Port	Data
4.1	0CH	00H	0CH	00H	0CH	00H
4.2	06H	A0-A7	02H	A0-A7	06H	A0-A7
4.3	06H	A8-A15	02H	A8-A15	06H	A8-A15
4.4	82H	A16-A23	83H	A16-A23	82H	A16-A23

แบบ เวิร์ด

Write	Channel 7		Channel 6		Channel 5	
Sequent	Port	Data	Port	Data	Port	Data
4-1	0CH	00H	0CH	00H	0CH	00H
4-2	06H	A0-A7	06H	A0-A7	06H	A0-A7
4-3	06H	A8-A15	06H	A8-A15	06H	A8-A15
4-4	82H	A16-A23	83H	A16-A23	82H	A16-A23

ตารางที่ 5.11 แสดงการเขียนค่าไปที่พอร์ตตามช่องสัญญาณของการเข้าสู่หน่วยความจำโดยตรง

ตัวอย่างการเขียนค่าตามตารางข้างต้นนี้สามารถแสดงได้ตามตารางข้างล่าง

Example for DMA base address reg. and page programming									
System	Starting Address for DMA Transfer	Byte (8 bit) Transfer				Word (16 bit) Transfer			
		Data to be writtin			Max. X fer Avall	Data to be written			Max. X fer Avall
		Page reg.	Base address			Page reg.	Base address		
			MSB	LSB			MSB	LSB	
PC/XT	00000H	00H	00H	00H	64K	00H	00H	00H	128KB

and PC-AT	10000H	01H	00H	00H	64K	00H	80H	00H	64KB
	20000H	02H	00H	00H	64K	02H	00H	00H	126KB
	30000H	03H	00H	00H	64K	02H	80H	00H	64KB
	40000H	04H	00H	00H	64K	04H	00H	00H	128KB
	40002H	04H	00H	02H	65,534	04H	00H	01H	131,070
	40010H	04H	00H	10H	65,520	04H	00H	08H	131,056
	40400H	04H	04H	00H	63K	04H	02H	00H	127KB
	40800H	04H	08H	00H	62K	04H	04H	00H	126KB
	41000H	04H	10H	00H	60K	04H	08H	00H	124KB
	42000H	04H	20H	00H	56K	04H	10H	00H	120KB
	44000H	04H	40H	00H	48K	04H	20H	00H	112KB
	48000H	04H	80H	00H	32K	04H	40H	00H	96KB
	4C000H	04H	C0H	00H	16K	04H	60H	00H	80KB
	4FFFEH	04H	FFH	FEH	2	04H	70H	FFH	65,538
	50000H	05H	00H	00H	64K	04H	80H	00H	64KB
	58000H	05H	80H	00H	32K	04H	C0H	00H	32KB
	5FFFEH	05H	FFH	FFH	2	04H	FFH	FFH	2
	60000H	06H	00H	00H	64K	06H	00H	00H	128KB
	70000H	07H	00H	00H	64K	06H	80H	00H	64KB
	80000H	08H	00H	00H	64K	08H	00H	00H	128KB
	90000H	09H	00H	00H	64K	08H	80H	00H	64KB
PC-AT only	100000H	10H	00H	00H	64K	10H	00H	00H	128KB
	123456H	12H	34H	56H	52,138	12H	14H	2BH	117,674
	F12468H	F1H	24H	68H	56,216	F0H	12H	34H	56,216

ตารางที่ 5.12 แสดงตัวอย่างการเขียนค่าเพื่อกำหนดแอสแตรสของหน่วยความจำ ที่จะนำ
ข้อมูลไปเก็บ

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในโครงการโดยทำการถ่าย ข้อมูลไปที่หน่วย
ความจำ 8000H

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการให้บริการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

outp(0x06,0x08); /* DMA address A00-A07 or A01-A08 */

outp(0x06,0x00); /* DMA address A08-A15 or A09-A16 */

outp(0x82,0x00); /* DMA address A16-A19 or A17-A23 */

5.2.5 โปรแกรมการนับเคอร์เรนทเวิร์ด

ตัวนับเคอร์เรนทเวิร์ด (current word counter) จะเป็นตัวเก็บค่าจำนวนการถ่ายโอนข้อมูลที่เราจะทำการถ่ายโอนไว้เพื่อที่จะใช้เป็นตัวนับการถ่ายโอนข้อมูลที่เกิดขึ้น โดยเราจะเลือกขนาดข้อมูลว่าจะให้ถ่ายโอนข้อมูลมากเท่าใดโดยเขียนค่าไปที่ตัวนับเคอร์เรนทเวิร์ด(current word counter) โดยค่าที่จะทำการเขียนตามตารางแบบ ไบต์

Write	Channel 3		Channel 1		Channel 0	
Sequent	Port	Data	Port	Data	Port	Data
5-1	07H	W0-W7	03H	W0-W7	01H	W0-W7
5-2	07H	W8-W15	03H	W8-W15	01H	W8-W15

แบบ เวิร์ด

Write	Channel 7		Channel 6		Channel 5	
Sequent	Port	Data	Port	Data	Port	Data
5-1	CEH	W0-W7	CAH	W0-W7	C6H	W0-W7
5-2	CEH	W8-W15	CAH	W8-W15	C6H	W8-W15

ตารางที่ 5.13 แสดงค่าแอสเครสของช่องสัญญาณการเข้าสู่หน่วยความจำโดยตรงที่จะต้องโปรแกรมค่าตัวนับ

Example for DMA base count register programming								
Number of A/D Conversions	Byte (8 bit) DMA transfer				Word (16 bit) DMA transfer			
	Number of DMA transfer	Data to be written to DMA base count register			Number of DMA transfer	Data to be written to DMA base count register		
		Count	LSB	MSB		Count	LSB	MSB
1	2	1	01H	00H	1	0	00H	00H

2	4	3	03H	00H	2	1	01H	00H
3	6	5	05H	00H	3	2	02H	00H
4	8	7	07H	00H	4	3	03H	00H
5	10	9	09H	00H	5	4	04H	00H
:								
126	252	251	FBH	00H	126	125	7DH	00H
127	254	253	FDH	00H	127	126	7EH	00H
128	256	255	FFH	00H	128	127	7FH	00H
129	258	257	01H	01H	129	128	80H	00H
130	260	259	03H	01H	130	129	81H	00H
:								
32766	65532	65531	FBH	FFH	32766	32765	FDH	7FH
32767	65534	65533	FDH	FFH	32767	32766	FEH	7FH
32768	65536	65535	FFH	FFH	32768	32767	FFH	7FH
32769	N/A				32769	32768	00H	80H
32770	N/A				32770	32769	01H	80H
:								
65534	N/A				65534	65533	FDH	FFH
65535	N/A				65535	65534	FEH	FFH
65536	N/A				65535	65535	FFH	FFH
65537	N/A				N/A			
65538	N/A				N/A			
:	N/A				N/A			

ตารางที่ 5.14 แสดงค่าที่จะต้องเขียนสำหรับการเข้าสู่หน่วยความจำโดยตรงโดยใช้รีจิสเตอร์ตัวนับ

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในโครงการโดยทำการ transfer ข้อมูลทีละ 5 ครั้ง
ในแบบ byte transfer

```
outp(0x07,0x09); /* DMA word W00-W07 */
```

```
outp(0x07,0x00); /* DMA word W08-W15 */
```

เอกสารนี้เป็นเอกสารของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.6 การกำหนดค่าเริ่มต้นให้กับโหมครีจิสเตอร์

เป็นการเซตค่าเริ่มต้นให้กับการเข้าสู่หน่วยความจำโดยตรง เป็นการกำหนดโหมคของการเข้าสู่หน่วยความจำโดยตรงนั่นเองโดยกำหนดค่าตามตาราง

Write	Channel 3		Channel 1		Channel 0	
Sequent	Port	Data	Port	Data	Port	Data
6	09H	47H	09H	45H	09H	44H

Write	Channel 7		Channel 6		Channel 5	
Sequent	Port	Data	Port	Data	Port	Data
6	D2H	47H	D2H	46H	D2H	45H

ตารางที่ 5.15 แสดงค่าการเซตโหมคของการเข้าสู่หน่วยความจำโดยตรง

ตัวอย่างโปรแกรมภาษา C ที่เราใช้

```
outp(0x0B,0x47); /* Write DMA mode */
```

5.2.7 การอนุญาตตัวควบคุมการเข้าสู่หน่วยความจำโดยตรง

หลังจากกำหนดค่าต่างๆ เรียบร้อยแล้ว หลังจากเราอนุญาตตัวควบคุมการเข้าสู่หน่วยความจำโดยตรง แล้วตัวควบคุมการเข้าสู่หน่วยความจำโดยตรง พร้อมทั้งจะทำการ ถ่ายโอนข้อมูลไปที่ หน่วยความจำแล้ว

Write	Channel 3		Channel 2		Channel 1	
Sequent	Port	Data	Port	Data	Port	Data
7	0AH	03H	0AH	02H	0AH	01H

Write	Channel 3		Channel 2		Channel 1	
Sequent	Port	Data	Port	Data	Port	Data
7	D4H	03H	D4H	02H	D4H	01H

ตารางที่ 5.16 การเซตค่าตัวควบคุมการอนุญาตให้ทำงาน

```
outp(0x0A,0x03); /* Enable DMA */
```

5.2.8 การโปรแกรมพอร์ตคำสั่ง(command port)

เป็นการเลือกที่เราใช้ตัวนับแบบไหน โดยการเลือกสามารถแสดงได้ดังตารางโดยการเขียนค่าไปที่พอร์ตคำสั่ง +3

Command						Trig Source	Interrupt
7-4	3	2	1	0	Hex		
X	1	0	1	0	0AH	External clock	Disabled
X	1	0	1	1	0BH		Enabled
X	1	1	0	0	0CH	8254 Timer	Disabled
X	1	1	0	1	0DH		Enabled
X	1	1	1	0	0EH	8254 Timer perced	Disabled
X	1	1	1	1	0FH	by external clock	Enabled

ตารางที่ 5.17 การเลือกค่าตามวิธีการใช้ตัวเคาน์เตอร์ แบบต่างๆ

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในโครงการโดยทำการ transfer

```
/* Enable PA-MA 12 DMA transfer and 8254 time trigger */
```

```
outp(PORT+3,0x0C); /* Enable PA-MA 12 DMA */
```

5.3 โครงสร้างของข้อมูล

เนื่องจากการถ่ายโอน ข้อมูลนี้ ให้ผลลัพธ์ เป็นข้อมูล 12 บิต ดังนั้นการโอนย้าย ข้อมูล จะต้องโอนย้ายข้อมูล 16 บิตอีก 4 บิตที่เหลือเป็นช่องสัญญาณ ของ มัลติเพลกเซอร์ ที่ทำการถ่ายโอนข้อมูลโดย ข้อมูลจะคือค่า ของบิตที่7-4 และช่องสัญญาณ ของ มัลติเพลกเซอร์ คือ บิตที่ 3-0 ข้อมูลนี้คือ บิตค่าสุดของข้อมูล ส่วน 8 บิตหลังจะเป็นบิตสูงของข้อมูล

5.4 การตรวจสอบสถานะ

การถ่ายโอนข้อมูลแบบเข้าสู่หน่วยความจำโดยตรง นั้นจะมี รีจิสเตอร์ที่ชื่อว่า เวอร์ดเคาน์(word count) ทำหน้าที่ในการนับการถ่ายโอนข้อมูล ดังนั้นการตรวจสอบสถานะของเวอร์ดเคาน์ เป็น 0 แสดงว่าการถ่ายโอนจบลงอย่างสมบูรณ์ โดยการเขียนโปรแกรมจะทำการตรวจสอบที่ เวอร์ดเคาน์ของการเข้าสู่หน่วยความจำโดยตรง โดยการแสดงค่าของรีจิสเตอร์สถานะ (status register) แสดงได้ดังตาราง

Write Sequent	Channel 3		Channel 2		Channel 1	
	Port	Data	Port	Data	Port	Data
C-read	08H	R=D7 C=D3	08H	R=D5 C=D1	08H	R=D4 C=D0

Write Sequent	Channel 7		Channel 6		Channel 5	
	Port	Data	Port	Data	Port	Data
C-read	D0H	R=D7 C=D3	D0H	R=D6 C=D2	D0H	R=D5 C=D1

ตารางที่ 5.18 แสดงการตรวจสอบสถานะของการถ่ายโอน

บิต 7-4 เป็น 1 แสดงว่าเกิดการร้องขอ

บิต 3-0 เป็น 1 แสดงว่าการถ่ายโอนข้อมูลสมบูรณ์

หลังจากการถ่ายโอนเสร็จเรียบร้อยแล้วเราจะต้องทำการหยุดอนุญาต การ์ด PA-MA12 และควบคุมการเข้าสู่หน่วยความจำโดยตรง โดยการทำขั้นตอนนี้เหมือนกับขั้นตอนที่ 1. หลังจากนั้นต้องเขียนโปรแกรมในการนำข้อมูลที่ได้นี้ไปเก็บไว้ในรูปของไฟล์ เพื่อที่จะสามารถนำมาแสดงผลข้อมูลภายหลังได้

ตัวอย่างโปรแกรมภาษา C ที่เราใช้ในโครงการ

```
/* Check conversion status */
do {
    t=0;
    t=inp(0x08);
    h=(t & 0x08);    /* Read DMA status */
    outp(0x0C,0);    /* Clear DMA f-f */
} while(h==0);

printf(" the end of the data transmission ");

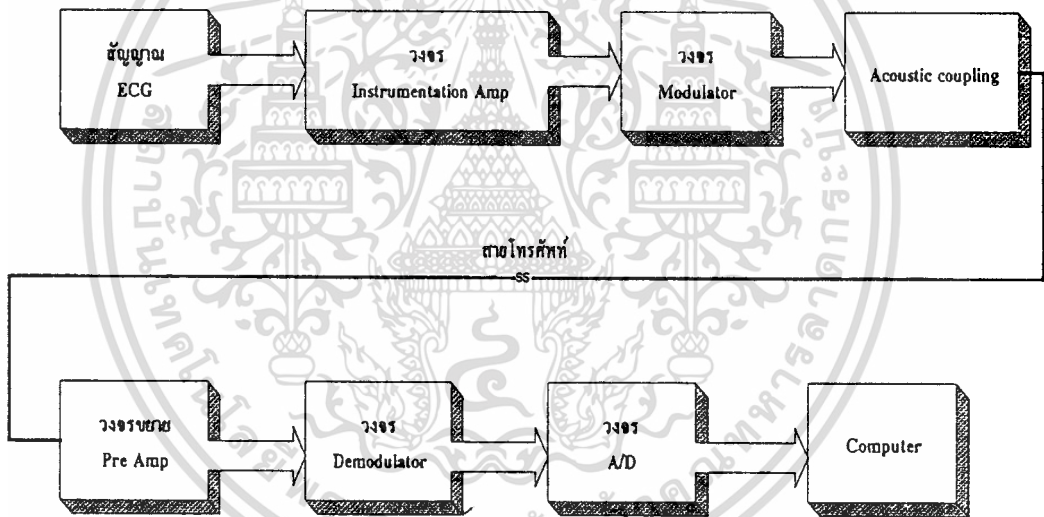
outp(PORT+3,0);    /* Disable A/D command */
outp(0x0A,0x07);    /* Disable DMA transfer */
```

บทที่ 6

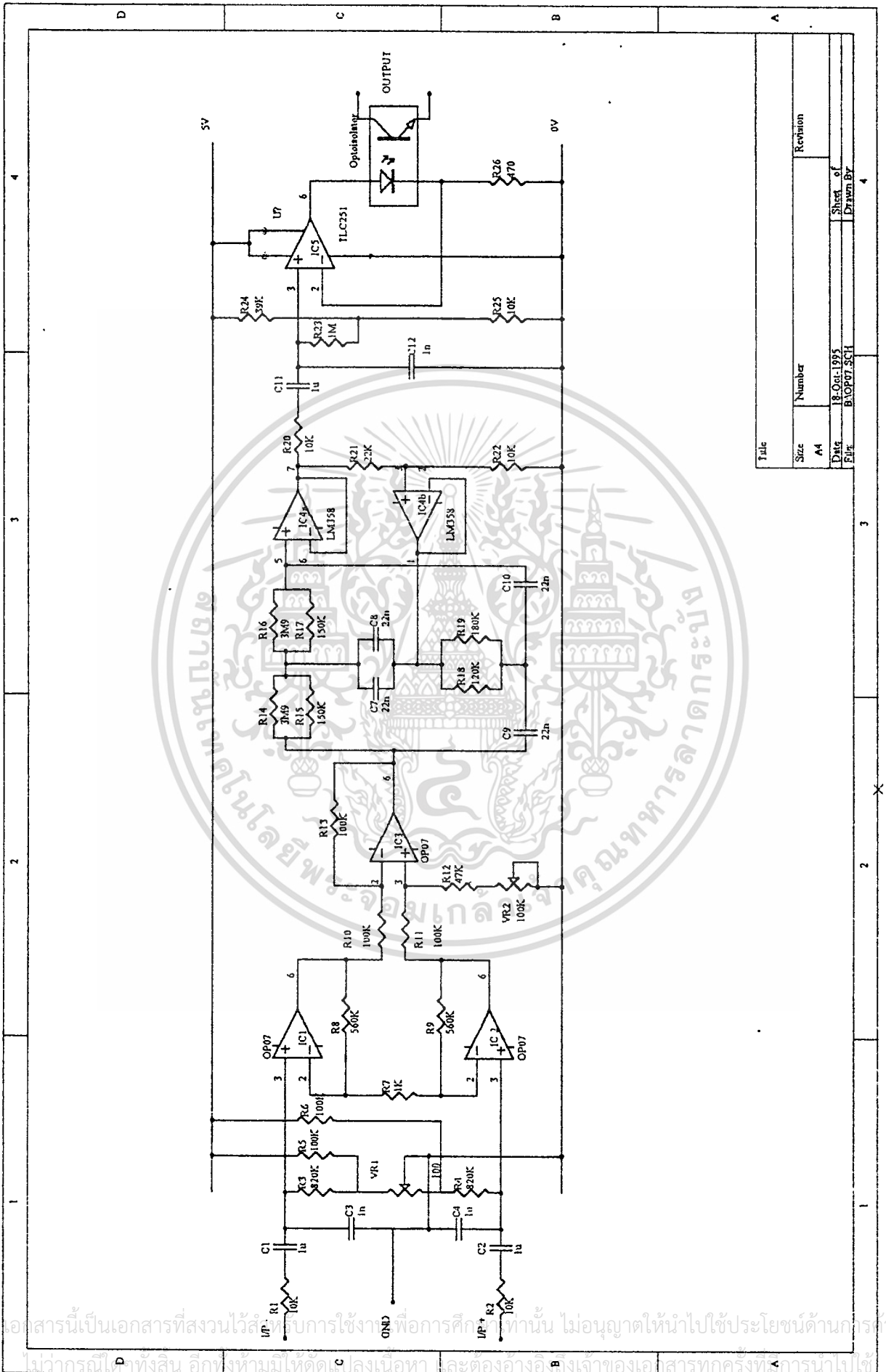
การสร้างระบบเครื่องส่งสัญญาณคลื่นหัวใจ

6.1 โครงสร้างของระบบเครื่องส่งคลื่นไฟฟ้าหัวใจผ่านสายโทรศัพท์

การสร้างเครื่องส่งคลื่นหัวใจจะทำได้โดยการแยกเป็นส่วนๆซึ่งแบ่งเป็นส่วนของวงจรขยายอินสตรูเมนเตชัน, วงจรมอดคูเลเตอร์, วงจรขยายสัญญาณ, วงจรดีมอดคูเลเตอร์ และวงจรกรองความถี่ ดังรูปที่ 6.1



รูปที่ 6.1 ब्ल็อคไดอะแกรมการทำงานที่ใช้เป็นพื้นฐานในการออกแบบวงจร



รูปที่ 6.2 วงจรขยายอินสตรูเมนต์

6.2 ส่วนขยายสัญญาณคลื่นไฟฟ้าหัวใจ

วงจรประกอบด้วยวงจรขยายอินสตรูเมนต์ซึ่งมีอัตราขยายแรงดันเท่ากับ 1000 เท่า วงจรกำจัดสัญญาณรบกวน 50 เฮิร์ตซ์ และส่วนอุปกรณ์การเชื่อมต่อด้วยแสง(Opto Isolator)

- วงจรขยายอินสตรูเมนต์ซึ่งประกอบด้วยออปแอมป์ 3 ตัวคือ IC_1 - IC_3 และตัวต้านทาน R_7 - R_{13} และ VR_2

ตรงส่วนหน้าวงจรก่อนเข้าวงจรขยายอินสตรูเมนต์ซึ่งประกอบด้วย C_1, C_2 และ R_1, R_2 เพื่อทำการกลับปลิงสัญญาณไฟกระแสสลับ ส่วน C_3 และ C_4 ใช้ป้องกันสัญญาณทรานเซียนซ์

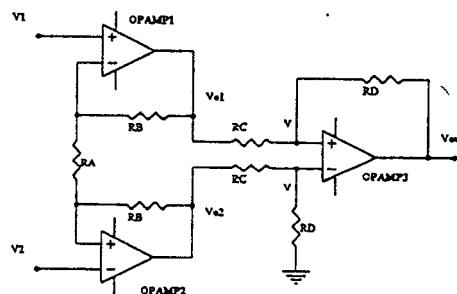
IC_1, IC_2 และ R_7, R_9 เป็นวงจรขยายนอนอินเวอร์ตติง โดยมี R_3, R_4 เป็นตัวแบ่งแรงดันอินพุท และ VR_1 เป็นตัวปรับแรงดันออฟเซต(offset voltage) ของออปแอมป์ ทั้งสองตัวเอาต์พุทของ IC_1 และ IC_2 จะถูกส่งไปยังวงจรขยายผลต่างที่มีอัตราขยายหนึ่งเท่าซึ่งประกอบด้วย IC_3, R_{10} - R_{13} และมี VR_2 เพื่อกำจัดสัญญาณคอมมอนโหมดหรือสัญญาณรบกวนที่เกิดขึ้น

- วงจรกรองความถี่น็อค 50 เฮิร์ตซ์ ประกอบด้วย R_{14} - R_{19} , C_7 - C_{10} และออปแอมป์ IC_4 คือเป็นวงจรกรองความถี่น็อคแบบแอกทีฟทวินที่ทำหน้าที่กรองสัญญาณ 50 เฮิร์ตซ์ ออกไป

วงจรกรองความถี่น็อคแบบทวินที่มีมักใช้กับความถี่ต่ำกว่า 1 กิโลเฮิร์ตซ์ ในกรณีของความถี่ 50 เฮิร์ตซ์ มักจะใช้กับตัวต้านทานสูงๆ และตัวเก็บประจุค่าต่ำๆ

อุปกรณ์เชื่อมต่อด้วยแสงใช้ต่อที่ส่วนเอาต์พุทเพื่อความปลอดภัยของผู้ป่วยใช้ไดโอดเปล่งแสงอินฟราเรด(Infrared Emitting Diode) เป็นตัวส่ง และออปโตทรานซิสเตอร์(Opto Transistor) เป็นตัวรับสัญญาณคลื่นไฟฟ้าหัวใจเพื่อนำไปมอดูเลตสัญญาณต่อไป ทำให้วงจรทั้งสองส่วนแยกออกจากกัน

6.3 การคำนวณอัตราขยายของวงจรผลต่างและอัตราขยายคอมมอนโหมด



รูปที่ 6.3 แสดงวงจรอินสตรูเมนต์

อัตราขยายของวงจรผลต่างได้จากการทำงานของออปแอมป์ 1 และออปแอมป์ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นประโยชน์ด้านการค้า
 คัดลอกหรือออปแอมป์ 1 ขาดบจะ ได้สมการ
 ไม่ควรณใดตทงสน อททงทมมเ็ดดแบ่ตงนอหา และตอ้แงอึงถึงเจ้าของเอกสารทุกคั้งที่ม่การนำป้

$$(V_2 - V_1)/R_A + (V_{o1} - V_1)/R_B = 0$$

$$V_{o1}/R_B = V_1(1/R_A + 1/R_B) - V_2/R_A$$

$$V_{o1} = V_1(R_A + R_B)/R_A - V_2(R_B/R_A)$$

คิดโหนดที่ออปแอมป์ 2 ขาลบจะได้สมการ

$$(V_1 - V_2)/R_A + (V_{o2} - V_2)/R_B = 0$$

$$V_{o2}/R_B = V_2(1/R_A + 1/R_B) - V_1/R_A$$

$$V_{o2} = V_2(R_A + R_B)/R_A - V_1(R_B/R_A)$$

$$V_{o1} - V_{o2} = V_1(R_A + R_B)/R_A - V_2(R_B/R_A) - V_2(R_A + R_B)/R_A + V_1(R_B/R_A)$$

$$= (V_1 - V_2)(R_A + R_B)/R_A + (V_1 - V_2)(R_B/R_A)$$

$$= (V_1 - V_2)(R_A + 2R_B)/R_A$$

$$\text{อัตราขยายผลต่าง} = (R_A + 2R_B)/R_A$$

อัตราขยายคอมมอนโหนดเกิดจากการทำงานของออปแอมป์ตัวที่ 3

คิดโหนดที่ออปแอมป์ 3 ขาววจะได้สมการ

$$(V_{o2} - V)/R_C - V/R_D = 0$$

$$V(R_C + R_D)/R_C R_D = V_{o2}/R_C$$

$$V = V_{o2} R_D / (R_C + R_D)$$

คิดโหนดที่ออปแอมป์ 3 ขาลบจะได้สมการ

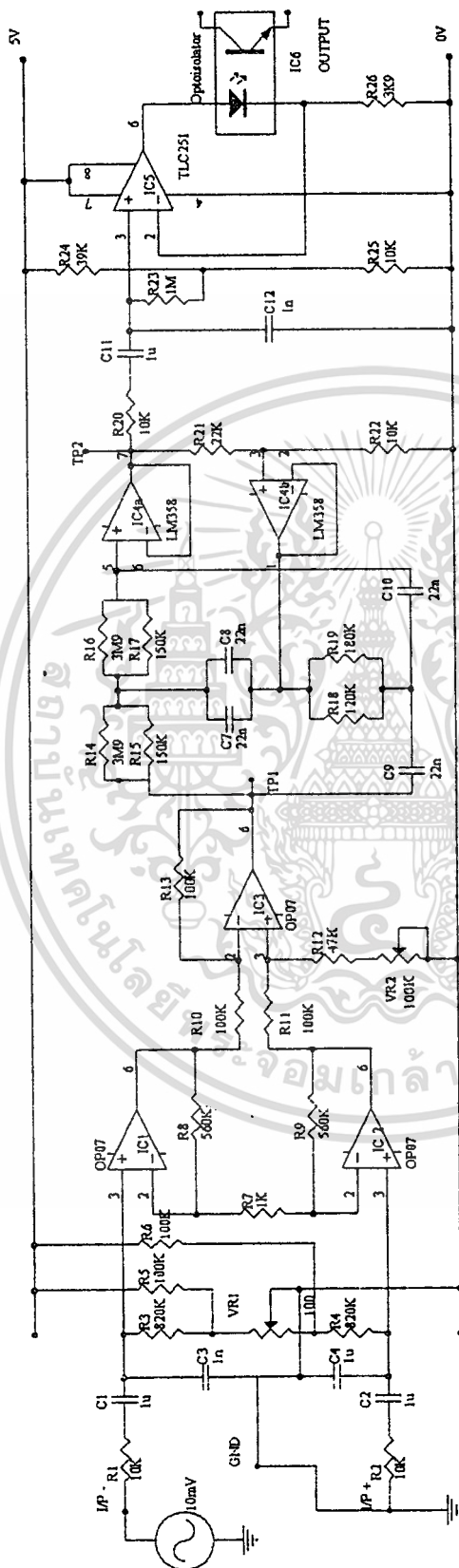
$$(V_{o1} - V)/R_C + (V_o - V) = 0$$

$$V_o/R_D = V(R_C + R_D)/R_C R_D - V_{o1}/R_C$$

$$V_o = V_{o2} R_D / R_C - V_{o1} R_D / R_C$$

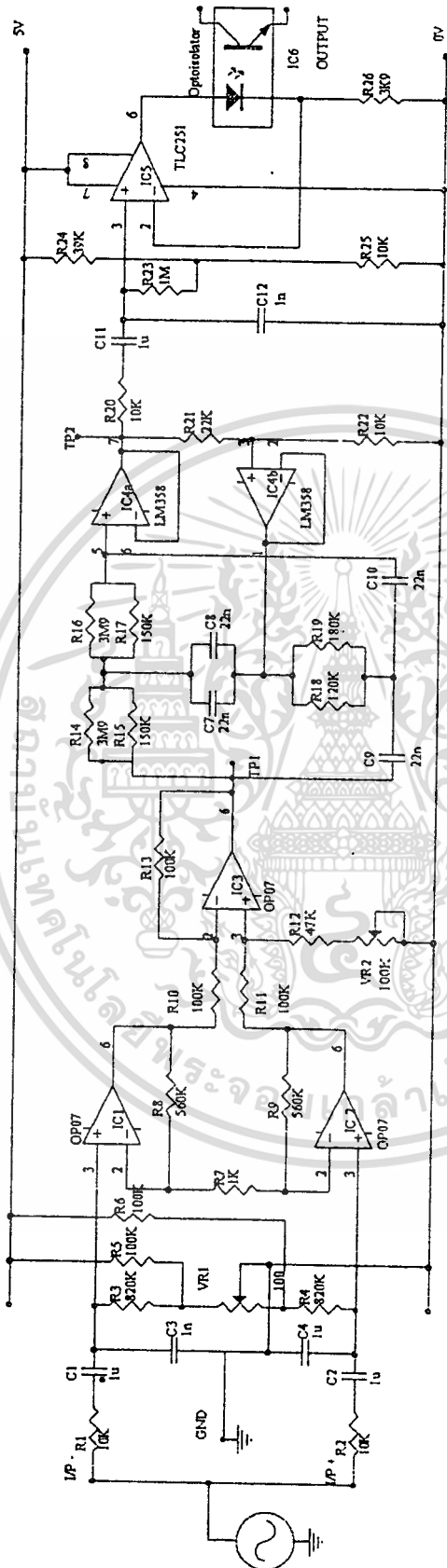
$$V_o = (V_{o2} - V_{o1}) R_D / R_C$$

$$\text{อัตราขยายคอมมอนโหนด} = R_D / R_C$$



รูปที่ 6.4 แสดงการต่อวงจรเพื่อใช้วัดอัตราการขยายผลต่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.5 แสดงการต่อวงจรเพื่อใช้วัดอัตราการขยายคอมมอนโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 ขั้นตอนในการวัดอัตราการขยายโหมดผลต่าง

1. ต่อขาอินพุทขาใดขาหนึ่งกับขาราวนด์แล้วป้อนสัญญาณขนาด 10 มิลลิโวลต์ (ต้องป้อนสัญญาณที่มีขนาดเล็กเนื่องจากอัตราการขยายของวงจรมีค่าประมาณ 1,000 เท่า ถ้าป้อนสัญญาณที่มีขนาดใหญ่เกินไปอาจจะทำให้สัญญาณที่ผ่านวงจรขยายผลต่างถูกขลิบได้) เข้าที่ขาอินพุทข้างที่เหลือ ดังรูปที่ 6.4

2. ปรับความถี่ของสัญญาณที่ป้อนเข้าอินพุทให้มีค่าต่างๆดังตาราง
3. วัดขนาดของสัญญาณที่จุด TP1 และ TP2 แล้วบันทึกผลลงในตาราง
4. คำนวณขนาดของอัตราการขยายโดยให้สูตร $20\log(\text{แรงดันเอาต์พุท/แรงดันอินพุท})$

เคซีเบล

5. วาดกราฟผลตอบสนองความถี่

6.5 ขั้นตอนในการวัดอัตราการขยายคอมมอนโหมด

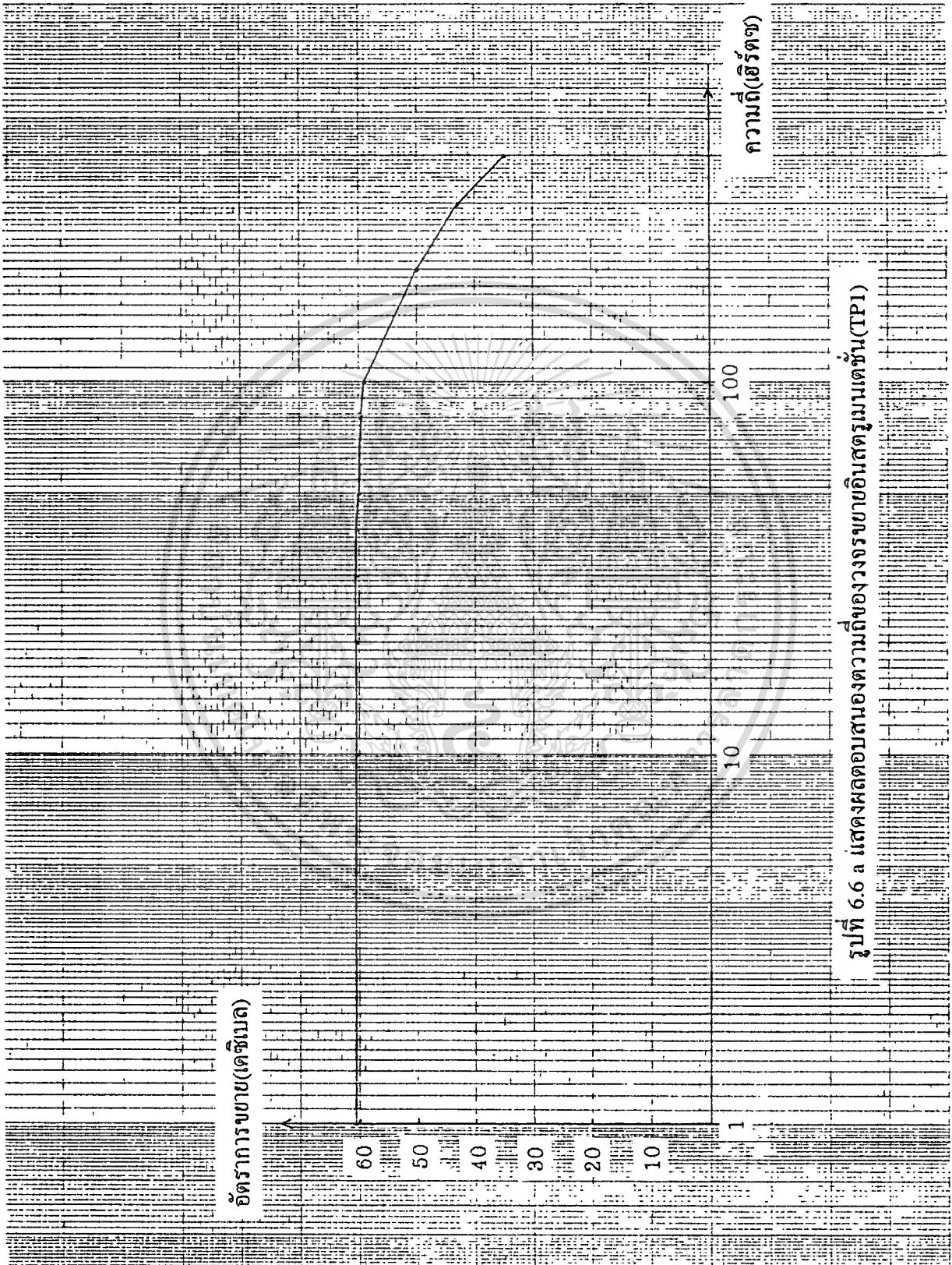
1. ต่อขาอินพุททั้งสองเข้าด้วยกันแล้วป้อนสัญญาณขนาด 10 มิลลิโวลต์ ดังรูปที่ 6.5
2. ปรับความถี่ของสัญญาณที่ป้อนเข้าอินพุทให้มีค่าต่างๆดังตาราง
3. วัดขนาดของสัญญาณที่จุด TP1 แล้วบันทึกผลลงในตาราง
4. คำนวณขนาดของอัตราการขยายโดยให้สูตร $20\log(\text{แรงดันเอาต์พุท/แรงดันอินพุท})$

เคซีเบล

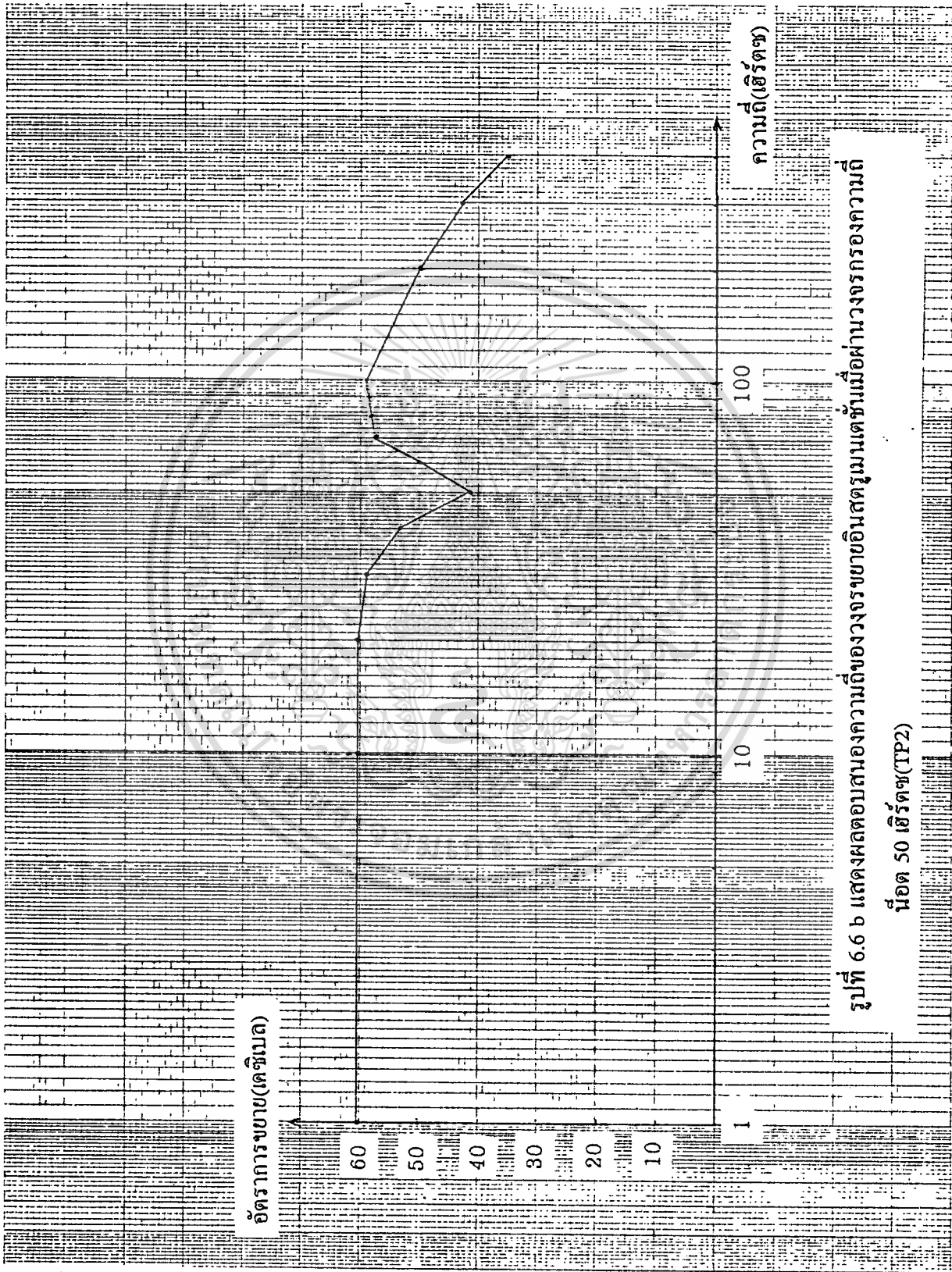
ตารางผลการทดลอง เมื่อ I/P มีค่าเป็น 10mV_{P-P}

ความถี่ (Hz)	Diff Mode				Common Mode		CMRR	
	TP1(V)	TP1(dB)	TP2(V)	TP2(dB)	TP1(mV)	TP1(dB)	V/V	dB
1	10.4	60.34	10.4	60.34	4	-7.96	2600	68.299
10	10.4	60.34	10.4	60.34	4	-7.96	2600	68.299
20	10.4	60.34	10.4	60.34	4	-7.96	2600	68.299
30	10.4	60.34	8.94	59	4	-7.96	2600	68.299
40	10.23	60.2	4.47	53	4	-7.96	2600	68.299
50	10	60	1.19	41.5	3.8	-8.4	2631.58	68.4
60	9.88	59.9	3.16	50	3.8	-8.4	2600	68.299
70	9.72	59.75	7.5	57.5	3.75	-8.52	2592	68.27
80	9.44	59.5	7.94	58	3.7	-8.64	2551.35	68.14
90	9.17	59.25	8.41	58.5	3.7	-8.64	2478.38	67.88
100	8.91	59	8.91	59	-	-	-	-
200	3.16	50	3.16	50	-	-	-	-
300	1.41	43	1.41	43	-	-	-	-
400	0.56	35	0.56	35	-	-	-	-

ตารางที่ 6.1 แสดงค่าอัตราขยายที่วัดได้ที่จุด TP1 และ จุด TP2



รูปที่ 6.6 a แสดงผลตอบสนองความถี่ของวงจรขั้วอินพุต (TPI)



รูปที่ 6.6 b แสดงผลตอบสนองของความถี่ของวงจรอินพุตเมื่อผ่านวงจรกรองความถี่
นอ้ด 50 เฮิรตซ์(TP2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.6 การคำนวณอัตราส่วนการกำจัดคอมมอนโหมด

จากสูตรในการคำนวณ

$$\text{อัตราส่วนการกำจัดคอมมอนโหมด} = \frac{\text{อัตราการขยายของผลต่าง}}{\text{อัตราการขยายคอมมอนโหมด}}$$

จากค่าที่ได้จากการทดลองนำมาหาค่าอัตราการขยายของผลต่าง

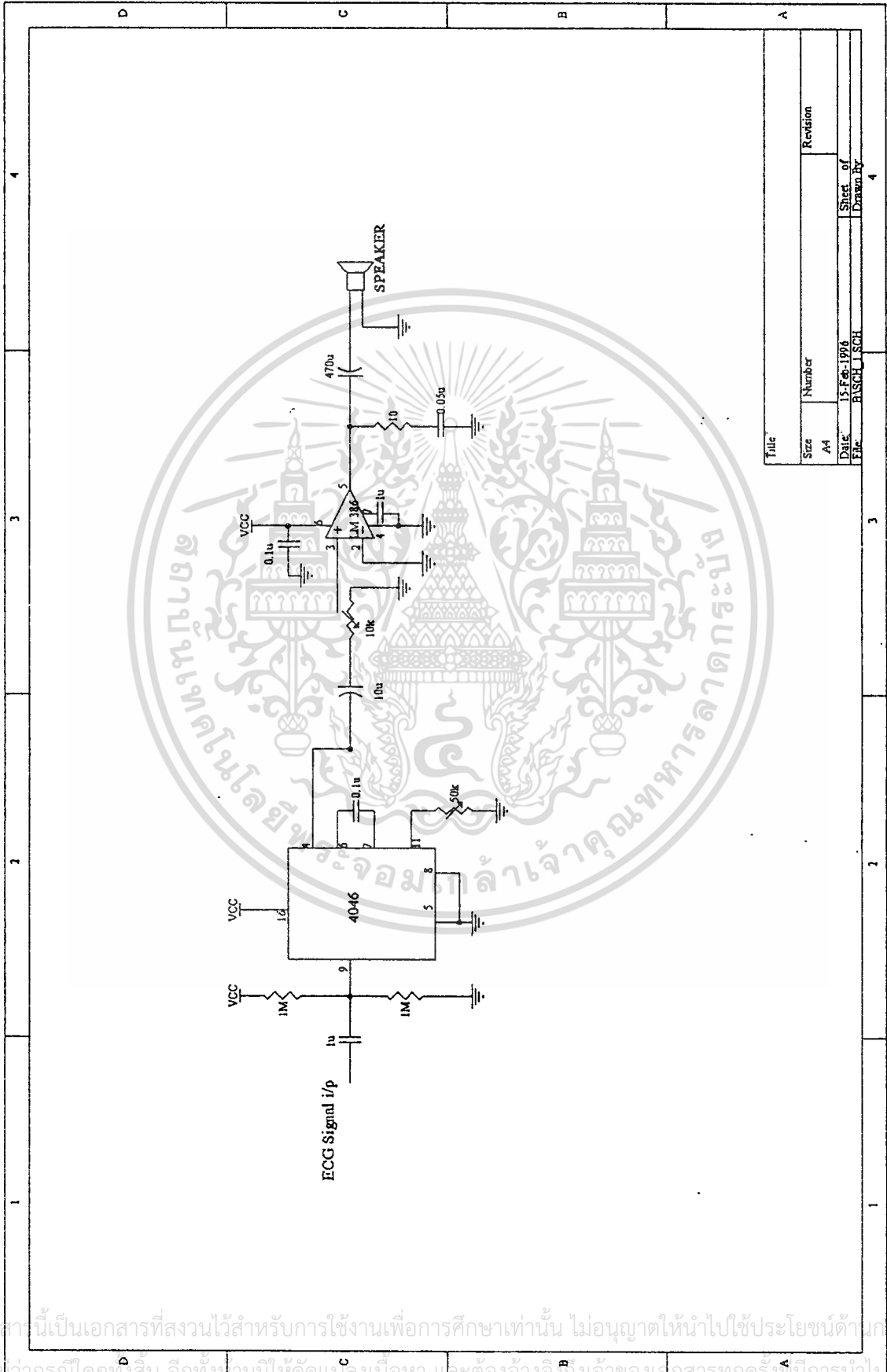
$$\begin{aligned}\text{อัตราการขยายผลต่าง} &= 10.4 \text{ โวลต์/10 มิลลิแอมป์} \\ &= 1040\end{aligned}$$

จากค่าที่ได้จากการทดลองนำมาหาค่าอัตราการขยายคอมมอนโหมด

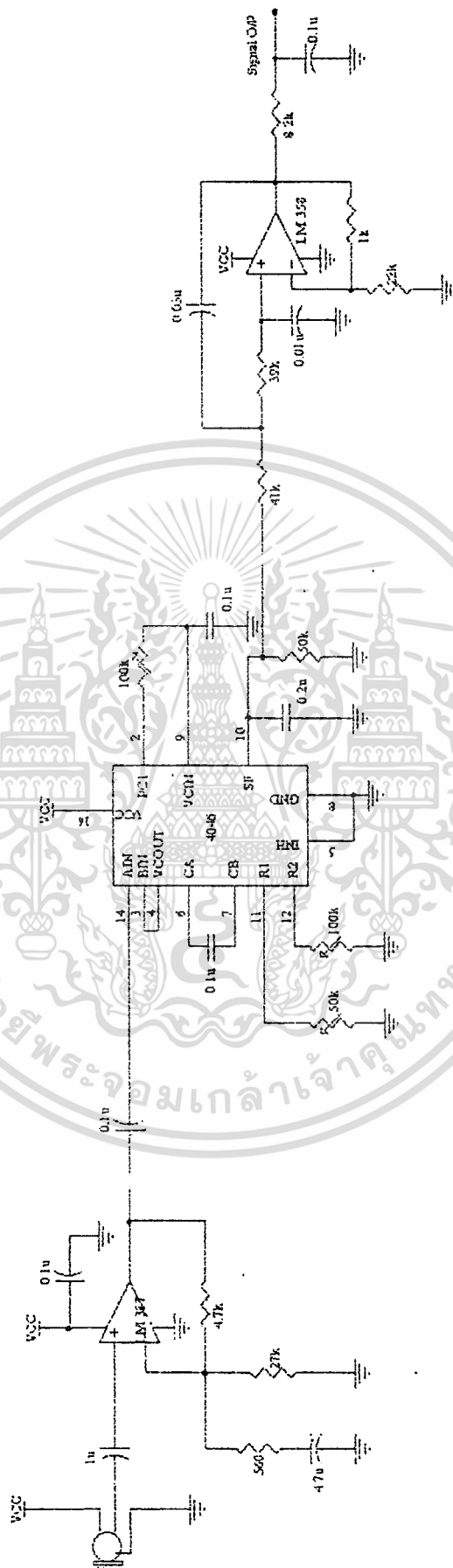
$$\begin{aligned}\text{อัตราการขยายคอมมอนโหมด} &= 4 \text{ มิลลิโวลต์/10 มิลลิโวลต์} \\ &= 0.4\end{aligned}$$

$$\begin{aligned}\text{เพราะฉะนั้นจะได้ค่าอัตราส่วนการกำจัดคอมมอนโหมด} &= 1040/0.4 \\ &= 2600\end{aligned}$$

$$\begin{aligned}\text{อัตราการกำจัดคอมมอนโหมด(เดซิเบล)} &= 20\log \text{อัตราส่วนการกำจัดคอมมอนโหมด} \\ &= 20\log 2600 \\ &= 68.299\end{aligned}$$



รูปที่ 6.7 แสดงวงจรเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจ



Title

Revision

Number

Size

A-4

Date

15-Feb-1996

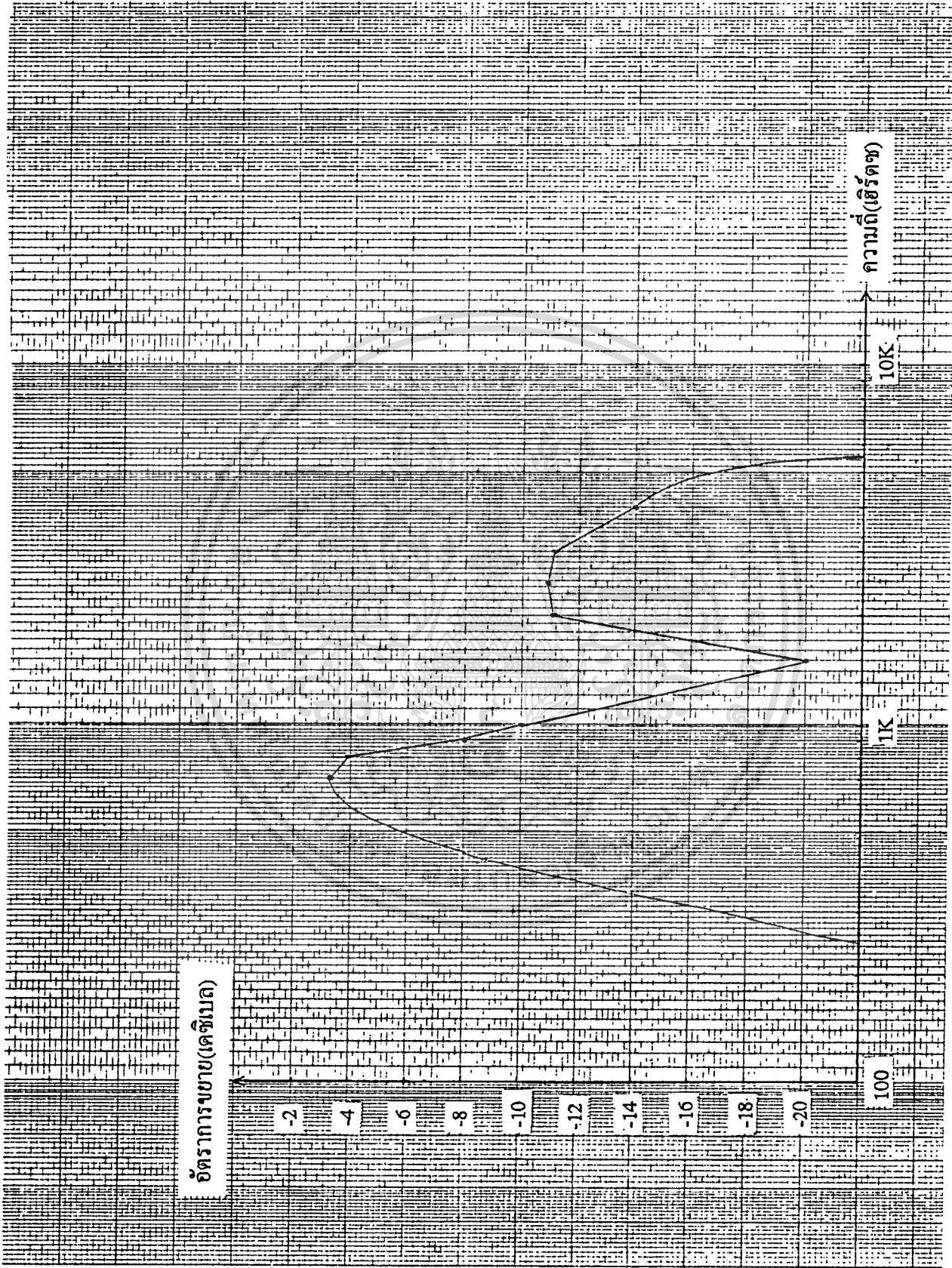
File

A:\MICROELECTRONICS

Sheet of

Drawn By

4



รูปที่ 6.9 แสดงผลตอบสนองความถี่ของวงจรขยายเมื่อป้อนสัญญาณขนาด 0.5 โวลต์ ผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองผลตอบสนองความถี่ของลำโพงเมื่อป้อนสัญญาณชานขนาด 0.5 โวลต์จะได้กราฟดังรูป ซึ่งในการทดลองครั้งแรกที่ใช้ความถี่ของคลื่นพาห์ประมาณ 3 กิโลเฮิร์ตซ์ นั้นทำให้สัญญาณที่ส่งโดยใช้คลื่นพาห์ ค่าที่ได้นี้มีการลดทอนมากจึงได้เปลี่ยนมาใช้คลื่นพาห์ที่มีความถี่ 2 กิโลเฮิร์ตซ์ แทน

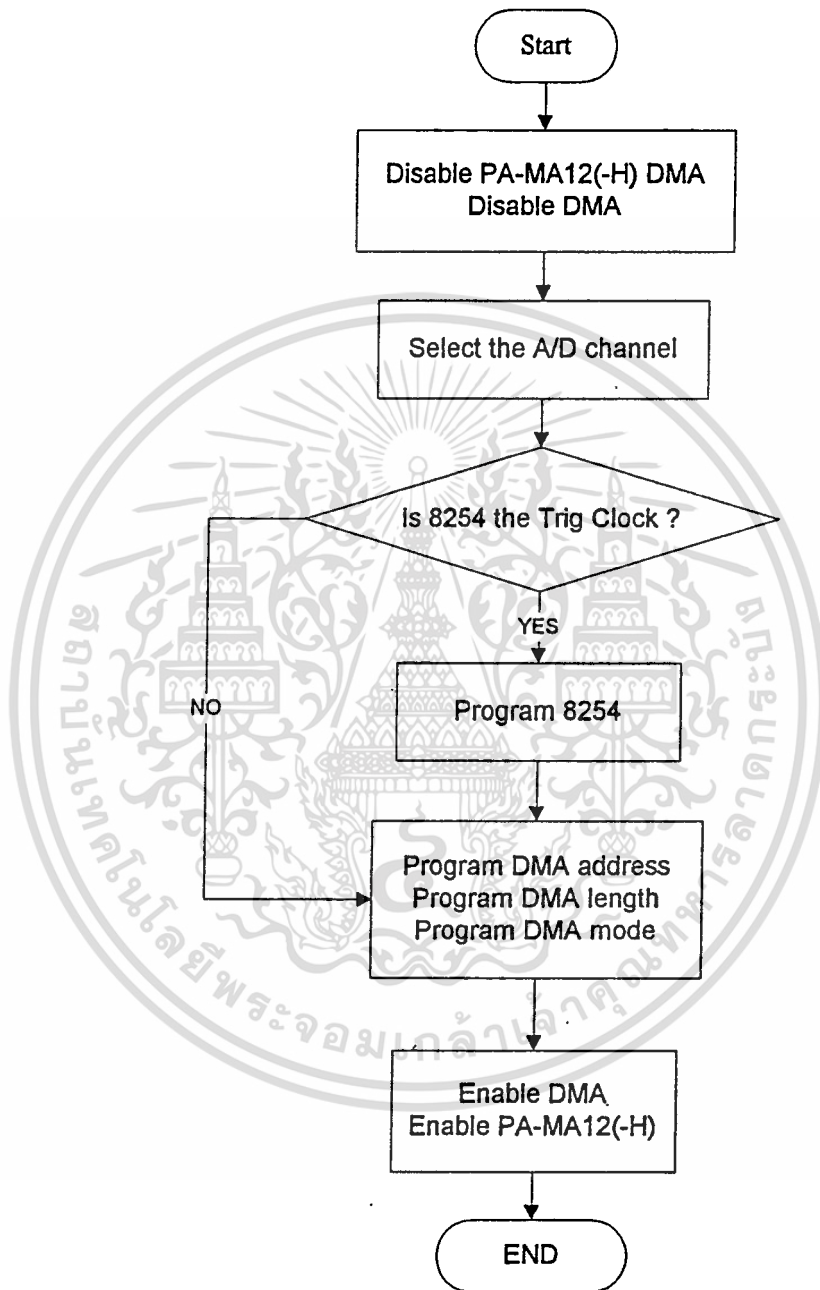
6.7 การทำงานของวงจรเครื่องส่งสัญญาณคลื่นไฟฟ้าหัวใจ

R 1 เมกกะโอห์ม ทำหน้าที่เป็นตัวแบ่งแรงดัน(Voltage divider) เพื่อให้สัญญาณคลื่นหัวใจที่เข้ามามีแรงดันไฟกระแสตรง เพื่อให้สามารถทำการมอดูเลตกับความถี่คลื่นพาห์ 2 กิโลเฮิร์ตซ์ โดยใช้ IC เบอร์ 4046 R ปรับค่าได้ขนาด 50 กิโลเฮิร์ตซ์ จะเป็นตัวปรับความถี่ของคลื่นพาห์ หลังจากนั้นสัญญาณคลื่นหัวใจที่ได้รับการมอดูเลตแล้วจะผ่านเข้าไปยังวงจรขยาย เพื่อเปลี่ยนสัญญาณที่ได้รับการมอดูเลตแล้วให้เป็นสัญญาณเสียงเพื่อส่งผ่านสายโทรศัพท์

6.8 การทำงานของวงจรเครื่องรับสัญญาณคลื่นไฟฟ้าหัวใจ

ส่วนแรกของวงจรจะเป็นวงจรขยายไมค์พรีแอมป์(microphone pre amplifier) ใช้ในการรับสัญญาณเสียงที่ผ่านมาจากสายโทรศัพท์เพื่อมาทำการดีเทค(detect) สัญญาณคลื่นหัวใจ ส่วนที่อยู่ถัดมาก็คือ ส่วนของดีมอดูเลต ซึ่งใช้ IC เบอร์ 4046 ในการดีเทคสัญญาณคลื่นหัวใจ โดยมี R ปรับค่าได้ 50 กิโลเฮิร์ตซ์ และ R 100 กิโลเฮิร์ตซ์ เป็นตัวปรับความถี่สูงสุดและต่ำสุดในการดีเทคสัญญาณคลื่นหัวใจ ส่วน R และ C ที่ขา 10 จะทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่าน หลังจากที่ผ่านมาการดีมอดูเลตแล้ว สัญญาณคลื่นหัวใจยังมีสัญญาณรบกวนความถี่สูงปนอยู่จึงทำการกรองสัญญาณคลื่นหัวใจที่ได้ด้วยวงจรกรองความถี่ต่ำผ่านที่มีความถี่คัทออฟ(cutoff) ประมาณ 200 กิโลเฮิร์ตซ์

6.9 การเขียนโปรแกรมเพื่อแสดงผลบนคอมพิวเตอร์



รูปที่ 6.10 ขั้นตอนการแปลงสัญญาณอนาลอกเป็นดิจิตอลโดยวิธีการเข้าสู่หน่วยความจำโดยตรง

รูปที่ 6.1เขียนโปรแกรมเพื่อนำสัญญาณอนาลอกจาก การคีมอดูเลเตอร์แปลงมาเป็นสัญญาณดิจิตอล แล้วนำมาแสดงผลบนคอมพิวเตอร์ การ์ดที่ใช้ในการแปลงสัญญาณจากอนาลอก

เป็นดิจิตอลใช้การ์ด PA-MA12(-H) วิธีถ่ายโอนข้อมูลระหว่างการ์ดกับคอมพิวเตอร์เป็นเอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำไปใช้เพื่อการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบการเข้าสู่หน่วยความจำโดยตรง ส่งผ่านข้อมูลแบบเวิร์ด คือ ส่งข้อมูล 12 บิต และอีก 4 บิต เป็นช่องของสัญญาณที่เข้ามาในการ์ด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

บทสรุป

ปริญญานิพนธ์นี้เสนอผลงานโปรเจกต์เรื่อง "การส่งสัญญาณคลื่นหัวใจผ่านสายโทรศัพท์" โดยการใช้วงจรขยายอินสตรูเมนต์ชั้นขยายสัญญาณคลื่นหัวใจที่วัดได้ สัญญาณคลื่นหัวใจที่วัดได้ ควรมีค่ามากกว่า 0.8 โวลต์ เพื่อสัญญาณจะได้มีขนาดใหญ่มากพอในการมอดูเลตเชิงความถี่ โดยใช้ IC เบอร์ 4046 ซึ่งคลื่นพาร์ที่ใช้มีความถี่ 2 กิโลเฮิรตซ์ สัญญาณคลื่นหัวใจที่ได้รับการมอดูเลต แล้วจะถูกส่งผ่านไปยังวงจรขยายแบบสัญญาณรบกวนต่ำ (Low Noise Amplifier) เพื่อเปลี่ยน สัญญาณที่มอดูเลตได้เป็นสัญญาณเสียงส่งผ่านสายโทรศัพท์ โดยภาครับจะมีวงจรไมค์พรีแอมป์ เป็นตัวรับสัญญาณเสียงที่ส่งมาจากโทรศัพท์ เพื่อทำการดีเทกสัญญาณคลื่นหัวใจโดยใช้ IC เบอร์ 4046 เช่นเดียวกันกับตัวส่ง แล้วผ่านเข้าวงจรกรองความถี่ เพื่อทำการกรองสัญญาณรบกวนออก

จากการทดลองสามารถส่งสัญญาณคลื่นหัวใจผ่านสายโทรศัพท์ได้โดยสัญญาณคลื่นหัวใจ ที่ผ่านวงจรขยายอินสตรูเมนต์ชั้น มีขนาดประมาณ 1 โวลต์ และสัญญาณที่รับได้ทางเครื่องรับ มี ลักษณะเหมือนกับสัญญาณคลื่นหัวใจที่ส่งมา เมื่อนำสัญญาณมาเชื่อมต่อกับคอมพิวเตอร์สามารถ แสดงคลื่นหัวใจบนจอคอมพิวเตอร์ได้ แต่มีสัญญาณรบกวนปนออกมาด้วย



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//Program ECG Monitor
```

```
#include<conio.h> //For text-window functions
#include<dos.h>
#include<string.h> //For strcmp()
#include<process.h> //For exit()
#include<stdio.h>
#include<graphics.h>
#include<alloc.h>
#include<time.h>
```

```
#define TRUE 1
#define U_ARRO 72 //Up-arrow key
#define D_ARRO 80 //Down-arrow key
#define F10 68
#define ESC 27
#define ALT_N 49
#define ALT_P 25
#define ALT_L 38
#define ALT_S 31
#define ALT_O 24
#define ALT_X 45
#define MENU_WIDTH 13
#define MAX_ITEMS 6
#define DETECT_L 1
```

```
char *menu_item[MAX_ITEMS] = {"New Patient","Patient ",
    "Load ", "Save ", "Option ",
    "Exit "};
```

```
//Prototypes
void Display_Menu(void);
void Draw_Box(int left,int top,int width,int height);
void TextWindow(int x1,int y1,int x2,int y2,int fcolor,int bcolor);
void ShowTime(void);
char Get_Code(void);
void Menu_Action(char *item_name);
void OpTion(void);
void PAmA(void);
void Display_ECG(int a,unsigned int b);
```

```
//position of active item on menu(0 at top)
int v_pos;
```

```
//int OpTion(void);
int ch,chr,mux,con;
int BS=0x8;
unsigned int A1;
```

```
//Gets key-press from user,changes selected item,takes action
```

```
int main(void)
```

```
{
    clrscr();
```

```

TextWindow(1,1,79,24,LIGHTRED,LIGHTCYAN);
_setcursortype(_NOCURSOR);
TextWindow(4,3,17,10,BLUE,BLUE);
while(TRUE)    //Cycle forever
{
    ShowTime();
    Display_Menu();
    switch(Get_Code())
    {
        case U_ARRO:
            v_pos=(v_pos>0)? --v_pos:MAX_ITEMS-1;
            break;

        case D_ARRO:
            v_pos=(v_pos<MAX_ITEMS-1)? ++v_pos:0;
            break;

        case 'r':
            Menu_Action(menu_item[v_pos]);
            break;

        case ALT_N:
            Menu_Action(menu_item[0]);
            break;

        case ALT_P:
            Menu_Action(menu_item[1]);
            break;

        case ALT_L:
            Menu_Action(menu_item[2]);
            break;

        case ALT_S:
            Menu_Action(menu_item[3]);
            break;

        case ALT_O:
            Menu_Action(menu_item[4]);
            break;

        case ALT_X:
            Menu_Action(menu_item[5]);
            break;

        case F10:
            TextWindow(4,2,17,12,CYAN,CYAN);
            TextWindow(3,2,4,11,CYAN,CYAN);
            break;

    } //end switch
} //end while
} //end main()

void Display_Menu()

```

```

{
    int j;
    textbackground(WHITE);
    textcolor(BLACK);

    //Draw the box
    Draw_Box(1,2,MENU_WIDTH,MAX_ITEMS+2);

    //For each menu item
    for(j=0;j<MAX_ITEMS;j++)
    {
        if(j==v_pos)
            textbackground(GREEN);
        gotoxy(4,j+3);
        cputs(menu_item[j]);
        textbackground(WHITE);
    }
} //end display_menu()

//Draw a box with a single line around it
void Draw_Box(int left,int top,int width,int height)
{
    int j;
    char string[81]; //Utility string
    //Define box-size window
    window(left,top,left+width+1,top+height-1);

    //Clear window to background color
    clrscr;

    //Add line so chars on bottom line
    window(left,top,left+width+1,top+height);

    //Draw top and bottom lines,with corners
    for(j=1;j<width-1;j++)
        string[j]='\xC4'; //horizontal characters
    string[width]='\0'; //End the string

    //Insert upper left corner
    string[0]='\xDA';

    //Insert upper right corner
    string[width-1]='\xBF';
    gotoxy(3,1); //Display top line
    cputs(string);

    //Insert lower left corner
    string[0]='\xC0';

    //Insert lower right corner
    string[width-1]='\xD9';
    gotoxy(3,height); //Display bottom line
    cputs(string);

    //Draw vertical lines on left and right

```

```

for(j=2;j<height;j++) //For each row
{
    gotoxy(3,j);    //On the left end,
    putchar("\xB3"); //Draw vertical character
    gotoxy(width+2,j);    //On the right end,
    putchar("\xB3");    //Draw vertical char
}
//Restore window to full screen
window(1,1,80,25);
} //end draw_box()

void ShowTime()
{
    struct tm *date_time;
    time_t timer;
    time(&timer);
    date_time=localtime(&timer);
    gotoxy(13,23);
    printf("The present date and time is: %s\n",asctime(date_time));
}

void TextWindow(int x1,int y1,int x2,int y2,int fcolor,int bcolor)
/* TextWindow:Draw text window on screen */
/* (x1,y1) :Top-left co-ordinate of window */
/* (x2,y2) :Bottom-right co-ordinate of window */
/* fcolor :Foreground color */
/* bcolor :Background color */
{
    int x,y;
    /* Set foreground and background color */
    textcolor(fcolor);
    textbackground(bcolor);
    /*Draw background */
    for(y=y1+1;y<y2;y++)
    {
        for(x=x1+1;x<x2;x++)
        {
            gotoxy(x,y);
            putchar(0x20);/* Put Space character to screen */
        }
        gotoxy(x1,y);putchar(0xb3);/* Vertical line */
        gotoxy(x2,y);putchar(0xb3);
    }
    gotoxy(x1+1,y1);
    for(x=x1+1;x<x2;x++)putchar(0xc4);/* Horizontal */
    gotoxy(x1+1,y2);
    for(x=x1+1;x<x2;x++)putchar(0xc4);/* Horizontal */
    gotoxy(x1,y1); putchar(0xda);/* Corner line */
    gotoxy(x2,y1); putchar(0xbf);
    gotoxy(x1,y2); putchar(0xc0);
    gotoxy(x2,y2); putchar(0xd9);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ หากท่านมีข้อผิดพลาดหรือต้องการแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

char key;
if((key=getch())==0)
    return(getch());
else if(key=='\r')
    return(key);
else if(key==ALT_N)
    return(key);
else if(key==ALT_P)
    return(key);
else if(key==ALT_L)
    return(key);
else if(key==ALT_S)
    return(key);
else if(key==ALT_O)
    return(key);
else if(key==ALT_X)
    return(key);
else if(key==F10)
    return(key);
else
    return(0);
} //end get_code()

//Takes action, depending on name of menu item
void Menu_Action(char *item_name)
{
    gotoxy(1,25); //Lower left
    clrscr(); //Clear line
    if(strcmp(item_name,"New Patient")==0)
    {
        cputs("New Patient");
        PAma();
    }

    else if(strcmp(item_name,"Patient ")==0)
    {
        cputs("Patient");
        PAma();
    }

    else if(strcmp(item_name,"Load ")==0)
        cputs("Load");
    else if(strcmp(item_name,"Save ")==0)
        cputs("Save");
    else if(strcmp(item_name,"Option ")==0)
        OpTion();
    else if(strcmp(item_name,"Exit ")==0)
    {
        _setcursortype(_NORMALCURSOR);
        exit(0);
    }
    TextWindow(1,1,79,24,LIGHTRED,LIGHTCYAN);
    _setcursortype(_NOCURSOR);
    TextWindow(4,3,17,10,BLUE,BLUE);
} //end menu_action

```

```

void OpTion(void)
{
    clrscr();
    TextWindow(10,4,70,6,LIGHTRED,CYAN);
    gotoxy(25,5);
    printf(" PA-MA12 DMA Transfer program \n");
    gotoxy(5,8);
    printf ("Select DMA channel \n");
    printf (" 8 bit (Byte transfer) DMA channel : 0, 1 and 3\n");
    printf (" 16 bit (Word transfer) DMA channel : 5, 6 and 7 : ");
    scanf("%d",&ch);
    printf("\n");

    /*Determine memory location -----*/
    gotoxy(5,12);
    printf ("Select memory location for DMA transfer \n");
    printf (" 6:60000H 7:70000H 8:80000H : ");
    scanf("%d",&chr);
    printf("\n");
    BS=(int)(chr);

    /* Determine conversion frequency -----*/
    gotoxy(5,15);
    printf ("Select Conversion frequency \n" );
    printf (" 1:100KHz 2:50KHz 3:10KHz 4:1KHz 5:100Hz 6:10Hz 7:1Hz 8:0.5Hz
:");
    scanf("%d",&con);
    printf("\n");
    gotoxy(5,18);
    printf ("Select Conversion channel \n");
    printf (" 0 - 3 : Single channel : " );
    scanf("%d",&mux);
    printf("\n");
}

```

```

void PAMa()
{
    int gdriver=DETECT,gmode;
    unsigned char far *mem,lsb,msb;
    int i;
    int P[8][7],D[8][4];
    int PORT= 0x2E0; /* PA-MA12(-H) port address */
    int BA=0x0000;
    int BL=128; /*A/D buffer address and length*/
    int T1,T2,AP,AM,AL,L /*,count,Mval,C0max*/;
    short int s,LLSB,LMSB;
    char *p;

    /* 8 bit DMA port address -----*/
    P[0][0]=0x87 ; P[1][0]=0x83 ; P[3][0]=0x82; /* DMA page register address */
    P[0][1]=0x00 ; P[1][1]=0x02 ; P[3][1]=0x06; /* DMA current address register */
    P[0][2]=0x01 ; P[1][2]=0x03 ; P[3][2]=0x07; /* DMA word counter register */
    P[0][3]=0x08 ; P[1][3]=0x08 ; P[3][3]=0x08; /* Byte-transfer DMA status register */
    P[0][4]=0x0A ; P[1][4]=0x0A ; P[3][4]=0x0A; /* Byte-transfer DMA mask register

```

```

P[0][5]=0x0B ; P[1][5]=0x0B ; P[3][5]=0x0B; /* Byte-transfer DMA mode register
*/

```

```

P[0][6]=0x0C ; P[1][6]=0x0C ; P[3][6]=0x0C; /* Byte-transfer DMA clear flip-flop
register */

```

```

/* 8 bit DMA commands ----- */

```

```

D[0][0]=0x44 ; D[1][0]=0x45 ; D[3][0]=0x47; /* DMA mode command */
D[0][1]=0x00 ; D[1][1]=0x01 ; D[3][1]=0x03; /* DMA enable command */
D[0][2]=0x04 ; D[1][2]=0x05 ; D[3][2]=0x07; /* DMA disable command */
D[0][3]=0x01 ; D[1][3]=0x02 ; D[3][3]=0x08; /* DMA complete status */

```

```

/* 16 bit DMA port address ----- */

```

```

P[5][0]=0x8B ; P[6][0]=0x89 ; P[7][0]=0x8A; /* DMA page register address */
P[5][1]=0xC4 ; P[6][1]=0xC8 ; P[7][1]=0xCC; /* DMA current address register */
P[5][2]=0xC6 ; P[6][2]=0xCA ; P[7][2]=0xCE; /* DMA word counter register */
P[5][3]=0xD0 ; P[6][3]=0xD0 ; P[7][3]=0xD0; /* Word-transfer DMA status register
*/

```

```

P[5][4]=0xD4 ; P[6][4]=0xD4 ; P[7][4]=0xD4; /* Word-transfer DMA mask register
*/

```

```

P[5][5]=0xD6 ; P[6][5]=0xD6 ; P[7][5]=0xD6; /* Word-transfer DMA mode register
*/

```

```

P[5][6]=0xD8 ; P[6][6]=0xD8 ; P[7][6]=0xD8; /* Word-transfer DMA clear flip-flop
register */

```

```

/* 16 bit DMA commands ----- */

```

```

D[5][0]=0x45 ; D[6][0]=0x46 ; D[7][0]=0x47; /* DMA mode */
D[5][1]=0x01 ; D[6][1]=0x02 ; D[7][1]=0x03; /* DMA enable */
D[5][2]=0x05 ; D[6][2]=0x06 ; D[7][2]=0x07; /* DMA disable */
D[5][3]=0x02 ; D[6][3]=0x04 ; D[7][3]=0x08; /* DMA complete status */

```

```

if (con==1){
    T2=4 ; T1=10 ; /* 100KHz */
}
if (con==2){
    T2=4 ; T1=20 ; /* 50KHz */
}
if (con==3){
    T2=4 ; T1=100 ; /* 10KHz */
}
if (con==4){
    T2=4 ; T1=1000 ; /* 1KHz */
}
if (con==5){
    T2=40 ; T1=1000 ; /* 100Hz */
}
if (con==6){
    T2=40 ; T1=10000 ; /* 10Hz */
}
if (con==7){
    T2=400 ; T1=10000 ; /* 1Hz */
}
if (con==8){
    T2=800 ; T1=10000 ; /* 0.5Hz */
}

```

```

initgraph(&gdriver,&gmode,"");

```

```

/* Disable DMA transfer first ----- */

```

```

outp(PORT+3,0); /* (1-1) Disable A/D DMA request */

```

```

outp(P[ch][4],D[ch][2]); /* (1-2) Disable DMA transfer */

```

```

/* Define the A/D channel MUX ----- */

```

```

outp(PORT+2,mux); /* (2) Convert channel 0 to channel 7 */

```

```

/*Initial 8254 Timer -----*/
    outp(PORT+15,0xB4);          /* (3-1) 8254 Counter 2 Mode */
    outp(PORT+14,(T2%256));       /* (3-2) 8254 Counter 2 LSB */
    outp(PORT+14,(int)(T2/256));  /* (3-3) 8254 Counter 2 MSB */
    outp(PORT+15,0x74);          /* (3-4) 8254 Counter 1 Mode */
    outp(PORT+13,(T1 % 256));     /* (3-5) 8254 Counter 1 LSB */
    outp(PORT+13,(int)(T1/256));  /* (3-6) 8254 Counter 1 MSB */

/*Initial DMA controller -----*/
    if (ch>3)
    {
        /*Calculate 8 bit memory address */
        AP=BS;                    /*Page register A19-A16 */
        AM=(int)(BA/256);         /*Base address MSB A15-A08
*/
        AL=BA % 256;             /*Base address LSB A07-A00 */
    }
    /*Calculate number of 16 bit DMA transfer*/

    if (ch<4)
    {
        /* Calculate 16 bit memory address */
        AP=BS;                   /*Page register A23-A16 A16 doesn't care*/
        AM=(BS % 2)*128+(int)(BA/512); /*Base address MSB A16-A09 */
        AL=BA % 512;             /*Base address LSB A08-A01 */
    }
    /*Calculate number of 8 bit DMA transfer*/
    outp(P[ch][6],0);            /*(4-1) Clear DMA F-F */
    outp( P[ch][1],AL);          /*(4-2) DMA address A00-A07 or A01-A08*/
    outp( P[ch][1],AM);          /*(4-3) DMA address A08-A15 or A09-A16*/
    outp( P[ch][0],AP);          /*(4-4) DMA address A16-A19 or A17-A23*/
    outp( P[ch][2],0x3D);        /*(5-1) DMA word W00-W07*/
    outp( P[ch][2],0x01);        /*(5-2) DMA word W08-W15*/
    outp( P[ch][5],D[ch][0]);    /*(6) Write DMA mode*/

    do
    {
        outp( P[ch][4],D[ch][1]); /*(7) Enable DMA*/
    }

/* Enable PA-MA12 DMA transfer and 8254 Timer Trigger -----*/
    outp(PORT+3,0x0C);          /*(8) Enable PM-MA12 DMA */

/* Check conversion status-----*/
    do
    {
        s= inp(P[ch][3]) & D[ch][3]; /* (R-1) Read DMA status
*/
        outp(P[ch][6],0);            /* (R-2) Clear DMA F-F */
        LLSB=inp(P[ch][2]);          /* (R-3) Read current word
LSB */
        LMSB=inp(P[ch][2]);          /* (R-4) Read current word
MSB */

        L=LMSB*256+LLSB+1 ;
        if (LLSB==255)

```

```

        L=0 ;
    }
}
} while (s==0);

/* Disable DMA transfer first -----*/
outp(PORT+3,0);          /*(S-1) Disable A/D command */
outp(P[ch][4],D[ch][2]); /*(S-2) Disable DMA transfer */
mem=(unsigned char far *)MK_FP(0x8000,0x0000);
setfillstyle(SOLID_FILL, WHITE);
bar(0,0,639,479);
setviewport(10,160,630,479,1);

/* Allocate memory for 640 bytes */
p=(char *)malloc(640);
for (i=0;i<320;i++)
{
    lsb=*mem;
    msb=*(mem+1);
    A1=((msb*16)+(lsb/16))/10; /* save data to buffer*/
    Display_ECG(i,A1);
    mem=mem+2;
}
/* Free memory */
free((void *)p);
} while(!kbhit());
closegraph();
}

void Display_ECG(int a,unsigned int b)
{
    if(a==0)
    {
        moveto(a*2,b-50);
        return;
    }
    setcolor(BLACK);
    lineto(a*2,b-50);
}

```



Ultra-Low Offset Voltage Op Amp

AD OP-07

FEATURES

Ten Times More Gain Than Other OP-07 Devices

(3.0M min)

Ultra-Low Offset Voltage: 10 μ V

Ultra-Low Offset Voltage Drift: 0.2 μ V/ $^{\circ}$ C

Ultra-Stable vs. Time: 0.2 μ V/month

Ultra-Low Noise: 0.35 μ V p-p

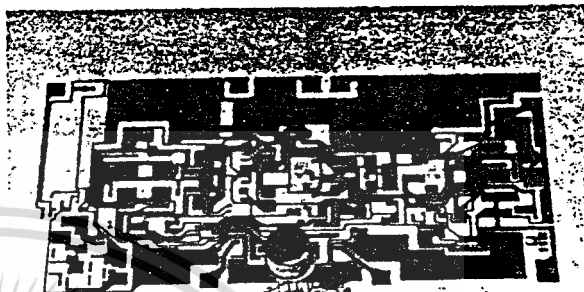
No External Components Required

Monolithic Construction

High Common Mode Input Range: $\pm$ 14.0V

Wide Power Supply Voltage Range: $\pm$ 3V to $\pm$ 18V

Fits 725, 108A/308A, 741 Sockets



PRODUCT DESCRIPTION

The AD OP-07 is an improved version of the industry-standard OP-07 precision operational amplifier. A guaranteed minimum open-loop voltage gain of 3,000,000 (AD OP-07A) represents an order of magnitude improvement over older designs; this affords increased accuracy in high closed loop gain applications. Input offset voltages as low as 10 μ V, bias currents of 0.7nA, internal compensation and device protection eliminate the need for external components and adjustments. An input offset voltage temperature coefficient of 0.2 μ V/ $^{\circ}$ C and long-term stability of 0.2 μ V/month eliminate recalibration or loss of initial accuracy.

A true differential operational amplifier, the AD OP-07 has a high common mode input voltage range ($\pm$ 14V) high common mode rejection ratio (up to 126dB) and high differential input impedance (50M Ω); these features combine to assure high accuracy in noninverting configurations. Such applications include instrumentation amplifiers, where the increased open-loop gain maintains high linearity at high closed-loop gains.

The AD OP-07 is available in five performance grades. The AD OP-07E, AD OP-07C and AD OP-07D are specified for operation over the 0 to +70 $^{\circ}$ C temperature range, while the AD OP-07A and AD OP-07 are specified for -55 $^{\circ}$ C to +125 $^{\circ}$ C operation. Full processing to the requirements of MIL-STD-883, Class B, is available on the AD OP-07 and AD OP-07A. All devices are packaged in TO-99 hermetically-sealed metal cans.

PRODUCT HIGHLIGHTS

1. Increased open-loop voltage gain (3.0 million, min) results in better accuracy and linearity in high closed-loop gain applications.
2. Ultra-low offset voltage and offset voltage drift, combined with low input bias currents, allow the AD OP-07 to maintain high accuracy over the entire operating temperature range.
3. Internal frequency compensation, ultra-low input offset voltage and full device protection eliminate the need for additional components. This reduces circuit size and complexity and increases reliability.
4. High input impedances, large common mode input voltage range and high common mode rejection ratio make the AD OP-07 ideal for noninverting and differential instrumentation applications.
5. Monolithic construction along with advanced circuit design and processing techniques result in low cost.
6. The input offset voltage is trimmed at the wafer stage. Unmounted chips are available for hybrid circuit applications.

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

Route 1 Industrial Park; P.O. Box 280; Norwood, Mass. 02062
Tel: 617/329-4700 TWX: 710/394-6577

West Coast
714/842-1717

Mid-West
312/894-3300

Texas
214/231-5094

• Courtesy of Analog Devices Inc. การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

($T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise specified)

MODEL		AD OP-07EH			AD OP-07CH			AD OP-07DH		
PARAMETER	SYMBOL	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX
OPEN LOOP GAIN	A_{VO}	2,000 1,800 300	5,000 4,500 1,000		1,200 1,000 300	4,000 4,000 1,000		1,200 1,000 300	4,000 4,000 1,000	
OUTPUT CHARACTERISTICS										
Maximum Output Swing	V_{OM}	± 12.5 ± 12.0 ± 10.5 ± 12.0	± 13.0 ± 12.8 ± 12.0 ± 12.6		± 12.0 ± 11.5 ± 12.0 ± 12.6	± 13.0 ± 12.8 ± 12.0 ± 12.6		± 12.0 ± 11.5 ± 12.0 ± 12.6	± 13.0 ± 12.8 ± 12.0 ± 12.6	
Open-Loop Output Resistance	R_O		60			60				
FREQUENCY RESPONSE										
Closed Loop Bandwidth	BW		0.6			0.6			0.6	
Slew Rate	SR		0.17			0.17			0.17	
INPUT OFFSET VOLTAGE										
Initial	V_{OS}	30 45 ± 4	75 130		60 85 ± 4	150 250		60 85 ± 4	150 250	
Adjustment Range										
Average Drift										
No External Trim	TCV_{OS}	0.3	1.3		0.5	1.8 (Note 3)		0.7	2.5 (Note 3)	
With External Trim	TCV_{OSN}	0.3	1.3		0.4	1.6 (Note 3)		0.7	2.5 (Note 3)	
Long Term Stability	V_{OS}/Time	0.3	1.5		0.4	2.0		0.5	3.0	
INPUT OFFSET CURRENT										
Initial	I_{OS}	0.5 0.9 8	3.8 5.3 35 (Note 3)		0.8 1.6 12	6.0 8.0 50 (Note 3)		0.8 1.6 12	6.0 8.0 50 (Note 3)	
Average Drift	TCI_{OS}									
INPUT BIAS CURRENT										
Initial	I_B	± 1.2 ± 1.5 13 (Note 3)	± 4.0 ± 5.5 35 (Note 3)		± 1.8 ± 2.2 18 (Note 3)	± 7.0 ± 9.0 50 (Note 3)		± 2.0 ± 3.0 18 (Note 3)	± 12 ± 14 50 (Note 3)	
Average Drift	TCI_B									
INPUT RESISTANCE										
Differential	R_{IN}	15	50		8	33		7	31	
Common Mode	$R_{IN CM}$		160			120			120	
INPUT NOISE										
Voltage	e_n P-P	0.35	0.6		0.38	0.65		0.38	0.65	
Voltage Density	e_n	10.3 10.0 9.6	18.0 13.0 11.0		19.5 10.2 9.8	20.0 13.5 11.5		10.5 10.2 9.8	20.0 13.5 11.5	
Current	i_n P-P	14	30		15	35		15	35	
Current Density	i_n	0.32 0.14 0.12	0.80 0.23 0.17		0.35 0.15 0.13	0.90 0.27 0.18		0.35 0.15 0.13	0.90 0.27 0.18	
INPUT VOLTAGE RANGE										
Common Mode	CMVR	± 13.0 ± 13.0	± 14.0 ± 13.5		± 13.0 ± 13.0	± 14.0 ± 13.5		± 13.0 ± 13.0	± 14.0 ± 13.5	
Common Mode Rejection Ratio	CMRR	106 103	123 123		100 97	120 120		94 94	110 106	
POWER SUPPLY										
Current, Quiescent	I_Q		3.0 4.0			3.5 5.0			3.5 5.0	
Power Consumption	P_D		90 6.0 8.4			105 6.0 8.4			105 6.0 8.4	
Rejection Ratio	PSRR	94 90	107 104		90 86	104 100		90 86	104 100	
OPERATING TEMPERATURE RANGE										
	T_{min}, T_{max}	0	+70		0	+70		0	+70	
PRICES										
(1-24)			\$14.65			\$10.15			\$ 7.35	
(25-99)			\$11.70			\$ 8.10			\$ 5.85	
(100+)			\$ 9.75			\$ 6.50			\$ 4.55	

NOTES:

- Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power. Additionally, AD OP-07A offset voltage is measured five minutes after power supply application at 25°C , -55°C and $+125^\circ\text{C}$.
- Long Term Input Offset Voltage Stability refers to the averaged trend line of V_{OS} vs Time over extended periods of time and is extrapolated from high temperature test data. Excluding the initial hour of operation, changes in V_{OS} during the first 30 operating days are typically $2.5\mu\text{V}$ - Parameter is not 100% tested; 90% of units meet this specification.
- Parameter is not 100% tested; 90% of units meet this specification.
- The AD OP-07A and AD OP-07 are available fully processed to MIL-STD-883, Class B. Order AD OP-07-AH-883B or AD OP-07-H-883B.

Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD OP-07AH (AD OP-07-AH-883B) ⁴			AD OP-07H (AD OP-07-H-883B) ⁴			TEST CONDITIONS	UNITS
MIN	TYP	MAX	MIN	TYP	MAX		
3,000	5,000		2,000	5,000		$R_L > 2k\Omega$, $V_O = \pm 10V$	V/mV
2,000	4,000		1,500	4,000		$R_L > 2k\Omega$, $V_O = \pm 10V$, T_{min} to T_{max}	V/mV
300	1,000		300	1,000		$R_L > 500\Omega$, $V_O = \pm 0.5V$, $V_S = \pm 3V$	V/mV
± 12.5	± 13.0		± 12.5	± 13.0		$R_L > 10k\Omega$	V
± 12.0	± 12.8		± 12.0	± 12.8		$R_L > 2k\Omega$	V
± 10.5	± 12.0		± 10.5	± 12.0		$R_L > 1k\Omega$	V
± 12.0	± 12.6		± 12.0	± 12.6		$R_L > 2k\Omega$, T_{min} to T_{max}	V
60			60			$V_O = 0$, $I_O = 0$	Ω
0.6			0.6			$A_{VCL} = +1.0$	MHz
0.17			0.17			$R_L > 2k$	V/ μs
10	25		30	75		Note 1	μV
25	60		60	200		Note 1, T_{min} to T_{max}	μV
± 4			± 4			$R_p = 20k\Omega$	mV
0.2	0.6		0.3	1.3		T_{min} to T_{max}	$\mu V/^{\circ}C$
0.2	0.6		0.3	1.3		$R_p = 20k\Omega$, T_{min} to T_{max}	$\mu V/^{\circ}C$
0.2	1.0		0.2	1.0		Note 2	$\mu V/$ Month
0.3	2.0		0.4	2.8			nA
0.8	4.0		1.2	5.6		T_{min} to T_{max}	nA
5	25		8	50		T_{min} to T_{max}	$pA/^{\circ}C$
± 0.7	± 2.0		± 1.0	± 3.0			nA
± 1.0	± 4.0		± 2.0	± 6.0		T_{min} to T_{max}	nA
8	25		13	50		T_{min} to T_{max}	$pA/^{\circ}C$
30	80		20	60			M Ω
	200			200			G Ω
0.35	0.6		0.35	0.6		0.1Hz to 10Hz, Note 3	μV p-p
10.3	18.0		10.3	18.0		$f_O = 10Hz$, Note 3	$nV/\sqrt{Hz}$
10.0	13.0		10.0	13.0		$f_O = 100Hz$, Note 3	$nV/\sqrt{Hz}$
9.6	11.0		9.6	11.0		$f_O = 1kHz$, Note 3	$nV/\sqrt{Hz}$
14	30		14	30		0.1Hz to 10Hz, Note 3	pA p-p
0.32	0.80		0.32	0.80		$f_O = 10Hz$, Note 3	$pA/\sqrt{Hz}$
0.14	0.23		0.14	0.23		$f_O = 100Hz$, Note 3	$pA/\sqrt{Hz}$
0.12	0.17		0.12	0.17		$f_O = 1kHz$, Note 3	$pA/\sqrt{Hz}$
± 13.0	± 14.0		± 13.0	± 14.0			V
± 13.0	± 13.5		± 13.0	± 13.5		T_{min} to T_{max}	V
110	126		110	126		$V_{CM} = \pm CMVR$	dB
106	123		106	123		$V_{CM} = \pm CMVR$, T_{min} to T_{max}	dB
	3.0	4.0		3.0	4.0	$V_S = \pm 15V$	mA
	90	120		90	120	$V_S = \pm 15V$	mW
	6.0	8.4		6.0	8.4	$V_S = \pm 3V$	mW
100	110		100	110		$V_S = \pm 3V$ to $\pm 18V$	dB
94	106		94	106		$V_S = \pm 3V$ to $\pm 18V$, T_{min} to T_{max}	dB
-55		+125	-55		+125		$^{\circ}C$
	\$68.00 (\$73.00)			\$29.75 (\$34.75)			
	\$55.00 (\$59.50)			\$24.00 (\$28.50)			
	\$45.00 (\$49.00)			\$19.50 (\$23.50)			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

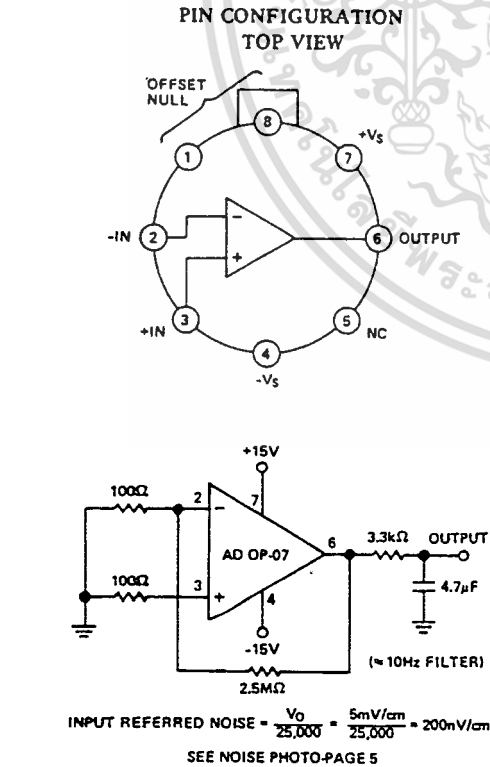
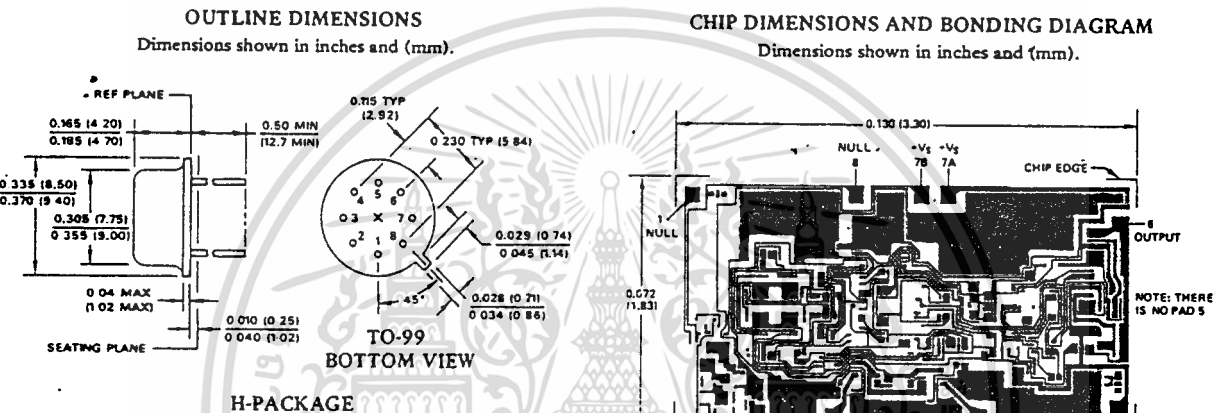
Supply Voltage	±22V	Storage Temperature Range	-65°C to +150°C
Internal Power Dissipation (Note 1)	500mW	Operating Temperature Range	
Differential Input Voltage	±30V	OP-07A, OP-07	-55°C to +125°C
Input Voltage (Note 2)	±22V	OP-07E, OP-07C, OP-07D	0 to +70°C
Output Short Circuit Duration	Indefinite	Lead Temperature Range (Soldering, 60sec)	300°C

NOTES:

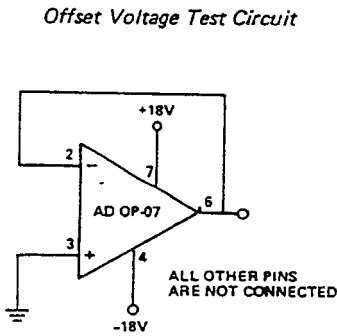
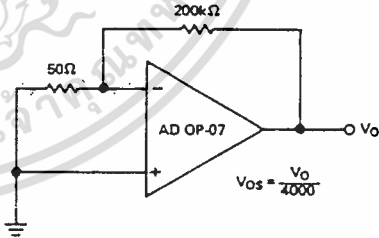
Note 1: Maximum package power dissipation vs. ambient temperature.

Package Type	Maximum Ambient Temperature for Rating	Derate Above Maximum Ambient Temperature
TO-99 (H)	80°C	7.1mW/°C

Note 2: For supply voltages less than ±22V, the absolute maximum input voltage is equal to the supply voltage.



The AD OP-07 is available in wafer-trimmed chip form for precision hybrids. Consult the factory directly for details.



TLC 251CP, TLC 271CP

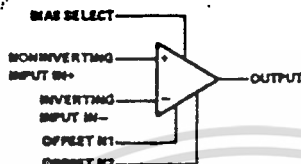
Programmable low-power Lin CMOS operational amplifiers

D, JO, OR P DUAL-IN-LINE PACKAGE

(TOP VIEW)



symbol



- ใช้ไฟเลี้ยงได้กว้างตั้งแต่ 1-16V (TLC 251C) และ 3-16V (TLC 271C)
- ใช้ไฟเลี้ยงชุดเดียว หรือ 2 ชุดก็ได้
- สามารถโปรแกรมเลือกค่าไบแอสได้ โดยเปลี่ยนค่าแรงดันที่ขาไบแอส
- กินกระแสต่ำมาก เหมาะสำหรับใช้กับแบตเตอรี่ หรืองานที่ต้องการประหยัดพลังงาน เช่น ใช้กับเซลล์แสงอาทิตย์

DEVICE FEATURES

PARAMETER	LOW BIAS	MEDIUM BIAS	HIGH BIAS
Supply current (Typ)	10 μ A	150 μ A	1000 μ A
Slew rate (Typ)	0.04 V/ μ s	0.6 V/ μ s	4.5 V/ μ s
Input offset voltage (Max)			
... Standard types	10 mV	10 mV	10 mV
... A-suffix types	5 mV	5 mV	5 mV
... B-suffix types	2 mV	2 mV	2 mV
Offset voltage drift (Typ)	0.1 μ V/month [†]	0.1 μ V/month [†]	0.1 μ V/month [†]
Offset voltage temperature coefficient (Typ)	0.7 μ V/ $^{\circ}$ C	2 μ V/ $^{\circ}$ C	5 μ V/ $^{\circ}$ C
Input bias current (Typ)	1 pA	1 pA	1 pA
Input offset current (Typ)	1 pA	1 pA	1 pA

[†]The long-term drift value applies after the first month.

recommended operating conditions

		TLC251 TLC251A TLC251B			TLC271 TLC271A TLC271B			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{DD}	M-suffix types				4		16	V
	I-suffix types				3		16	
	C-suffix types	1		16	3		16	
Common-mode input voltage, V_{IC}	$V_{DD} = 1$ V	0		0.2				V
	$V_{DD} = 4$ V	0		3	0		3	
	$V_{DD} = 10$ V	-0.05		9	-0.05		9	
	$V_{DD} = 16$ V	-0.05		14	-0.05		14	
Operating free-air temperature, T_A	M-suffix types				-55		125	$^{\circ}$ C
	I-suffix types				-40		85	
	C-suffix types	0		70	0		70	
Bias Select pin voltage		See application notes						

RECOMMENDED BIAS SELECT PIN USE AT $V_{DD} = 10$ V

BIAS MODE	AC PERFORMANCE	BIAS SELECT CONNECTION [†]	TYPICAL I_{DD} [‡]
Low	Low	V_{DD}	10 μ A
Medium	Medium	0.8 V to 9.2 V	150 μ A
High	High	Ground pin	1000 μ A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Use the LM158/LM258/ LM358 Dual, Single Supply Op Amp

National Semiconductor
Application Note 116



INTRODUCTION

Use the LM158/LM258/LM358 dual op amp with a single supply in place of the LM1458/LM1558 with split supply and reap the profits in terms of:

- Input and output voltage range down to the negative (ground) rail
- Single supply operation
- Lower standby power dissipation
- Higher output voltage swing
- Lower input offset current
- Generally similar performance otherwise

The main advantage, of course, is that you can eliminate the negative supply in many applications and still retain equivalent op amp performance. Additionally, and in some cases more importantly, the input and output levels are permitted to swing down to ground (negative rail) potential. Table I shows the relative performance of the two in terms of guaranteed and/or typical specifications.

In many applications the LM158/LM258/LM358 can also be used directly in place of LM1558 for split supply operation.

SINGLE SUPPLY OPERATION

The LM1458/LM1558 or similar op amps exhibit several important limitations when operated from a single positive (or negative) supply. Chief among these is that input and output signal swing is severely limited for a given supply as shown in Figure 1. For linear operation, the input voltage must not reach within 3 volts of ground or of the supply, and output range is similarly limited to within 3–5 volts of ground or supply. This means that operation with a +12V supply could be limited as low as 2 Vp-p output swing. The LM358 however, allows a 10.5 Vp-p output swing for the same 12V supply. Admittedly these are worst case specification limits, but they serve to illustrate the problem.

TABLE I. Comparison of Dual Op Amps LM1458 and LM358

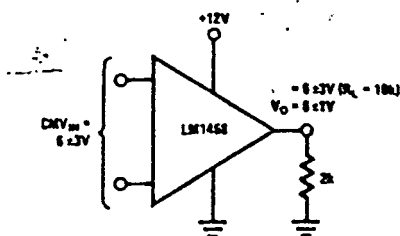
Characteristic	LM1458	LM358
V_{IO}	6 mV Max	7 mV Max
CM V_I	24 Vp-p*	0–28.5V*
I_{IO}	200 nA	50 nA
I_{OB}	500 nA	–500 nA
CMRR	60 dB Min @ 100 Hz 90 dB Typ	85 dB Typ @ DC
$\bar{e}_n$ @ 1 kHz, R_{GEN} 10 k Ω	45 nV/ $\sqrt{Hz}$ Typ	40 nV/ $\sqrt{Hz}$ Typ**
Z_{IN}	200 M Ω Typ	Typ 100 M Ω
A_{VOL}	20k Min 100k Typ	100k Typ
f_c	1.1 MHz Typ	1 MHz Typ**
P_{BW}	14 kHz Typ	11 kHz Typ**
dV_o/dt	0.8V/ μ s Typ	0.5V/ μ s Typ**
V_o @ $R_L = 10k/2k$	24/20 Vp-p*	28.5 Vp-p
I_{sc}	20 mA Typ	Source 20 mA Min (40 Typ) Sink 10 mA Min (20 Typ)
PSRR @ DC	37 dB Min 90 dB Typ	100 dB Typ
I_D ($R_L = \infty$)	8 mA Max	2 mA Max

*From laboratory measurement

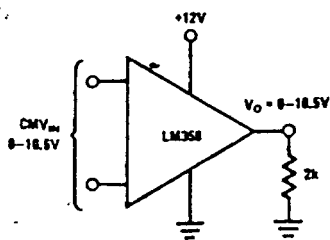
**Based on $V_S = 30V$ on LM358 only, or $V_S = \pm 15V$

**From data sheet typical curves

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

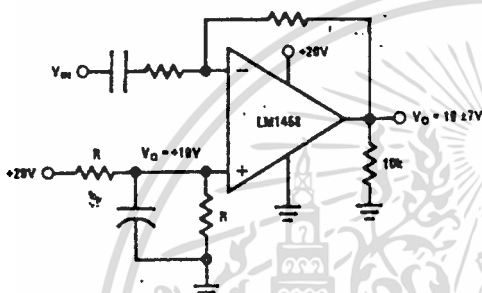


TL/H/7424-1

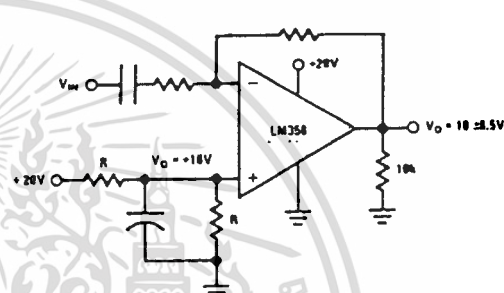


TL/H/7424-2

FIGURE 1. Worst Case Signal Levels with +12V Supply



TL/H/7424-3



TL/H/7424-4

FIGURE 2. Operating with AC Signals

AC GAIN

For AC signals the input can be capacitor coupled. The input common mode and quiescent output voltages are fixed at one-half the supply voltage by a resistive divider at the non-inverting input as shown in Figure 2. This quiescent output could be set at a lower voltage to minimize power dissipation in the LM358, if desired, so long as $V_O \geq V_{IN}$ pk. For the LM1458 the quiescent output must be higher, $V_O \geq 3V + V_{IN}$ pk thus, for small signals, power dissipation is much greater with the LM1458. Example: Required $V_O = V_O \pm 1V$ pk into 2k, $V_{SUPPLY} =$ as required. Find quiescent dissipation in load and amplifier for LM1458 and LM358.

LM358

$$V_O = +1V$$

$$V_{SUPPLY} = +3.5V$$

$$P_{LOAD} = \frac{E_L^2}{R_L} = \frac{1}{2k} = 0.5 \text{ mW}$$

$$P_D = V_S I_S^* + (V_S - V_O) I_L$$

$$= 3.5V \times 0.7 \text{ mA} + (3.5 - 1) \frac{1V}{2k}$$

$$P_D = 2.45 + 1.25 = 3.7 \text{ mW}$$

$$P_{TOTAL} = 3.7 + 0.5 = 4.2 \text{ mW}$$

*From typical characteristics

LM1458

$$V_O = 4V$$

$$V_{SUPPLY} = 8V$$

$$P_{LOAD} = \frac{4^2}{2k} = 8 \text{ mW}$$

$$P_D = P_D^* + (V_S - V_O) I_L$$

$$= 22 \text{ mW} + (8 - 4) \frac{4V}{2k}$$

$$P_D = 22 + 8 = 30 \text{ mW}$$

$$P_{TOTAL} = 30 + 8 = 38 \text{ mW}$$

*From typical characteristics

The LM1458 requires over twice the supply voltage and nearly 10 times the supply power of the LM358 in this application.

INVERTING DC GAIN

Connections and biasing for DC inverting gain are essentially the same as for the AC coupled case. Note, of course, that the output cannot swing negative when operated from a single positive supply. Figure 3 shows the connections and signal limitations.

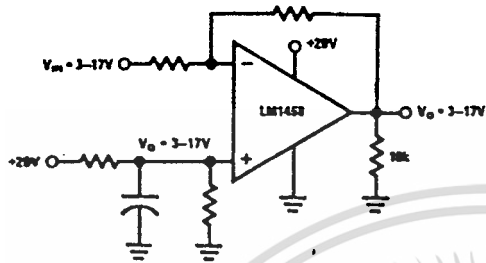
NON-INVERTING DC GAIN

The non-inverting gain connection does not require the V_O biasing as before; the inverting input can be returned to ground in the usual manner for gains greater than unity, (see Figure 4). A tremendous advantage of the LM358 in this connection is that input signals and output may extend all the way to ground; therefore DC signals in the low-millivolt range can be handled. The LM1458 still requires that $V_{IN} = 3-17V$. Therefore maximum gain is limited to $A_V = (V_O - 3)/3$, or $A_V \text{ max} = 5.4$ for a 20V supply.

There is no similar limitation for the LM358.

ZERO T.C. INPUT BIAS CURRENT

An interesting and unusual characteristic is that I_{IN} has a zero temperature coefficient. This means that matched resistance is not required at the input, allowing omission of one resistor per op amp from the circuit in most cases.

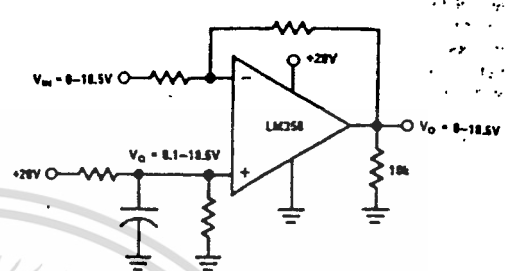


TL/H/7424-5

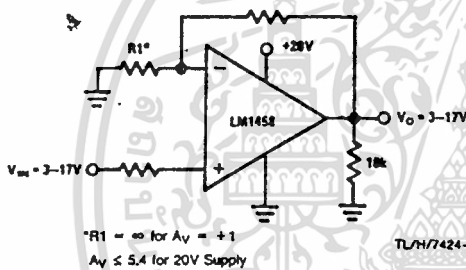
FIGURE 3. Typical DC Coupled Inverting Gain

BALANCED SUPPLY OPERATION

The LM358 will operate satisfactorily in balanced supply operation so long as a load is maintained from output to the negative supply.



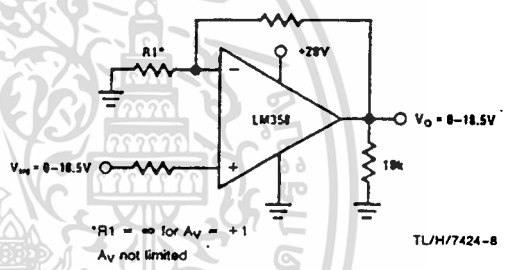
TL/H/7424-6



*R1 = ∞ for $A_V = +1$
 $A_V \leq 5.4$ for 20V Supply

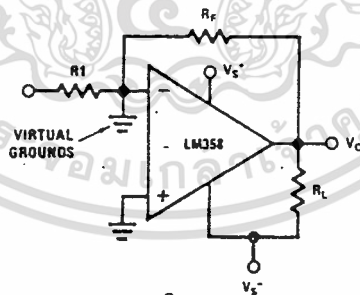
TL/H/7424-7

FIGURE 4. Typical DC Coupled Non-Inverting Gain



*R1 = ∞ for $A_V = +1$
 A_V not limited

TL/H/7424-8



Crossover (distortion) occurs at $V_O = V_S - \frac{R_F}{R_L + R_F}$

TL/H/7424-9

FIGURE 5. Split Supply Operation of LM358

The output load to negative supply forces the amplifier to source some minimum current at all times, thus eliminating crossover distortion. Crossover distortion without this load would be more severe than that expected with the normal op amp. Since the single supply design took notice of this normal load connection to ground, a class AB output stage was not included. Where ground referenced feedback resistors are used as in Figure 5, the required load to the negative supply depends upon the peak negative output signal level desired without exhibiting crossover distortion. R_L to the negative rail should be chosen small enough that the voltage divider formed by R_F and R_L will permit V_O to swing negative to the desired point according to the equation:

$$R_L = R_F \frac{V_S - V_O}{V_O}$$

R_L could also be returned to the positive supply with the advantage that V_O max would never exceed $(V_S^+ - 1.5V)$. Then with $\pm 15V$ supplies $R_{L\text{ MIN}}$ would be $0.12 R_F$. The disadvantage would be that the LM358 can source twice as much current as it can sink, therefore R_L to negative supply can be one-half the value of R_L to positive supply.

The need for single or split supply is based on system requirements which may be other than op amp oriented. However if the only need for balanced supplies is to simplify the biasing of op amps, there are many systems which can find a cost effective benefit in operating LM358's from single supplies rather than standard op amps from balanced supplies. Of the usual op amp circuits, Table II shows those few which have limited function with single supply operation. Most are based on the premise that to operate from a single supply, a reference V_O at about one-half the supply be available for bias or (zero) signal reference. The basic circuits are those listed in AN-20.

TABLE II. Conventional Op Amp Circuits Suitable for Single Supply Operation

Application	Limitations
AC Coupled amp†	V_O^*
Inverting amp	V_O
Non-inverting amp	OK*
Unity gain buffer	OK
Summing amp	V_O
Difference amp	V_O
Differentiator	V_O
Integrator	V_O
LP Filter	V_O
I-V Connector	V_O
PE Cell Amp	OK
I Source	$I_{O\text{ MIN}} = \frac{1.5}{R_I}$
I sink	OK
Volt Ref	OK
FW Rectifier	V_O or modified circuit
Sine wave osc	V_O
Triangle generator	V_O
Threshold detector	OK
Tracking, regulator PS	Not practical
Programmable PS	OK
Peak Detector	OK to $V_{IN} = 0$

†See AN20 for conventional circuits

* V_O denotes need for a reference voltage, usually at about $\frac{V_S}{2}$

OK means no reference voltage required

ICL7660

CMOS Voltage Converter



GENERAL DESCRIPTION

The Intersil ICL7660 is a monolithic CMOS power supply circuit which offers unique performance advantages over previously available devices. The ICL7660 performs supply voltage conversion from positive to negative for an input range of +1.5V to +10.0V, resulting in complementary output voltages of -1.5V to -10.0V. Only 2 non-critical external capacitors are needed for the charge pump and charge reservoir functions. The ICL7660 can also be connected to function as a voltage doubler and will generate output voltages up to +18.6V with a +10V input. Note that an additional diode is required for $V_{SUPPLY} > 6.5V$.

Contained on chip are a series DC power supply regulator, RC oscillator, voltage level translator, and four output power MOS switches. A unique logic element senses the most negative voltage in the device and ensures that the output N-channel switch source-substrate junctions are not forward biased. This assures latchup free operation.

The oscillator, when unloaded, oscillates at a nominal frequency of 10kHz for an input supply voltage of 5.0 volts. This frequency can be lowered by the addition of an external capacitor to the "OSC" terminal, or the oscillator may be overdriven by an external clock.

The "LV" terminal may be tied to GROUND to bypass the internal series regulator and improve low voltage (LV) operation. At medium to high voltages (+3.5 to +10.0 volts), the LV pin is left floating to prevent device latchup.

FEATURES

- Simple Conversion of +5V Logic Supply to ±5V Supplies
- Simple Voltage Multiplication ($V_{OUT} = (-) nV_{IN}$)
- 99.9% Typical Open Circuit Voltage Conversion Efficiency
- 98% Typical Power Efficiency
- Wide Operating Voltage Range 1.5V to 10.0V
- Easy to Use — Requires Only 2 External Non-Critical Passive Components

APPLICATIONS

- On Board Negative Supply for Dynamic RAMs
- Localized μ -Processor (8080 Type) Negative Supplies
- Inexpensive Negative Supplies
- Data Acquisition Systems

ORDERING INFORMATION

PART NUMBER	TEMP. RANGE	PACKAGE
ICL7660CTV	0° to +70°C	TO-99
ICL7660CBA	0°C to +70°C	8 PIN SOIC
ICL7660CPA	0° to +70°C	8 PIN MINI DIP
ICL7660MTV*	-55° to +125°C	TO-99
ICL7660/D	-	DICE**

*Add /8838 to part number if 8838 processing is required.
 **Parameter min/max limits guaranteed at 25°C only for DICE orders.

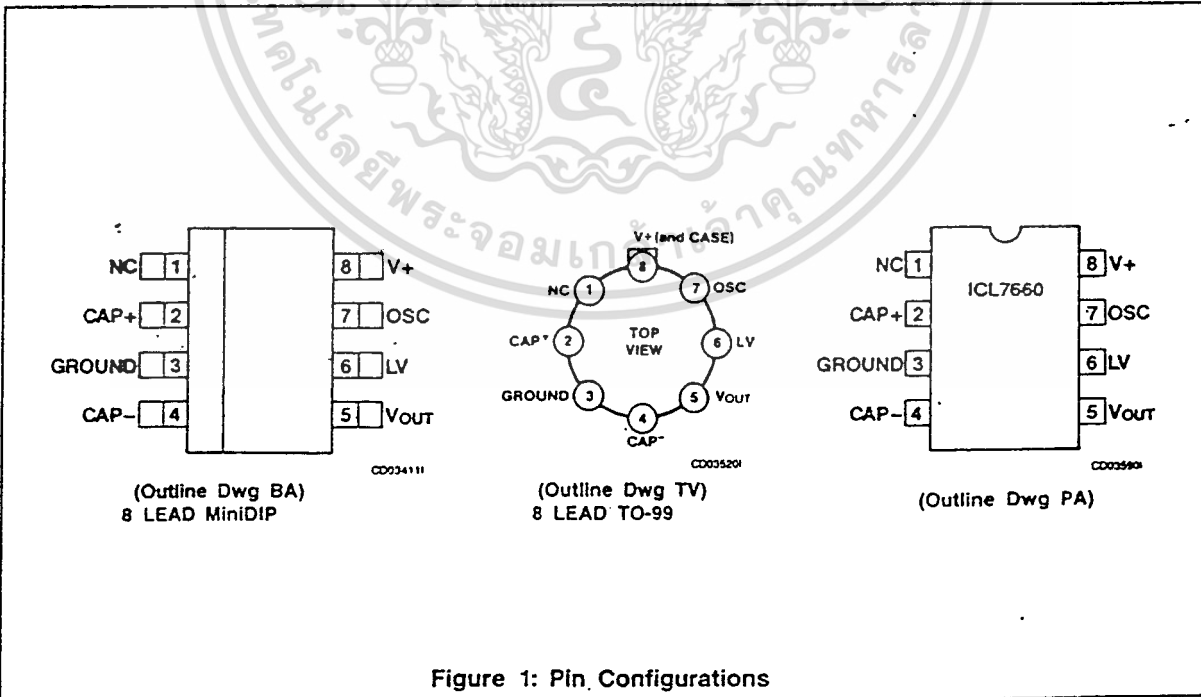


Figure 1: Pin Configurations

ABSOLUTE MAXIMUM RATINGS

Supply Voltage.....	10.5V	Operating Temperature Range	
LV and OSC Input Voltage		ICL7660M	-55°C to +125°C
(Note 1)	-0.3V to (V ⁺ + 0.3V) for V ⁺ < 5.5V	ICL7660C.....	0°C to +70°C
	(V ⁺ - 5.5V) to (V ⁺ + 0.3V) for V ⁺ > 5.5V	Storage Temperature Range	-65°C to +150°C
Current into LV (Note 1).....	20µA for V ⁺ > 3.5V	Lead Temperature	
Output Short Duration (V _{SUPPLY} ≤ 5.5V)	Continuous	(Soldering, 10sec).....	300°C
Power Dissipation (Note 2)			
ICL7660CTV	500mW		
ICL7660CPA	300mW		
ICL7660MTV	500mW		

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

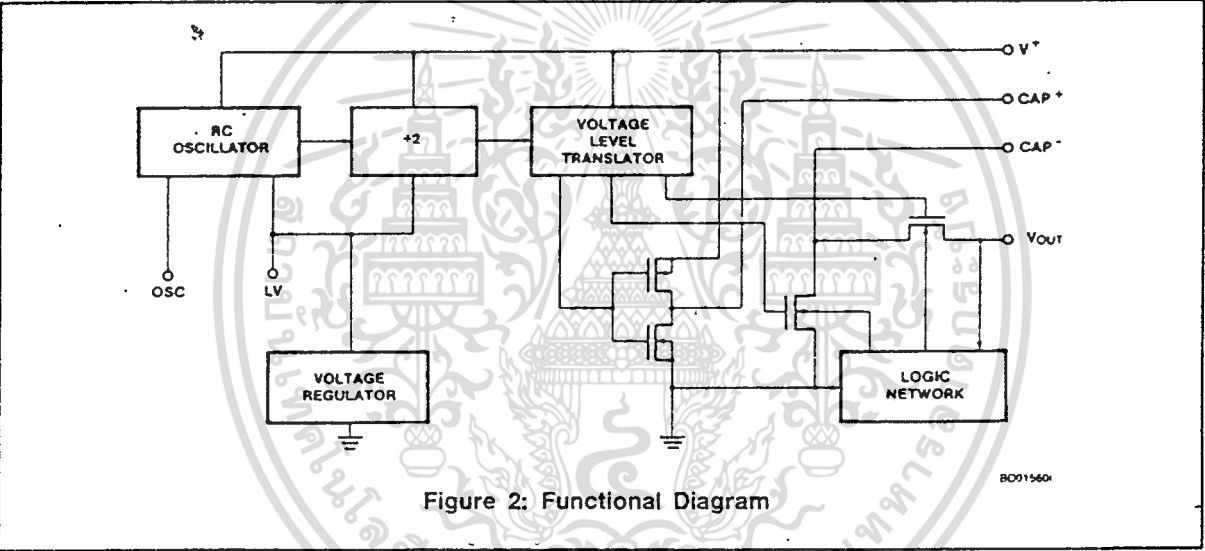


Figure 2: Functional Diagram

OPERATING CHARACTERISTICS

V⁺ = 5V, T_A = 25°C, C_{OSC} = 0, Test Circuit Figure 3 (unless otherwise specified)

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			MIN	TYP	MAX	
I ⁺	Supply Current	R _L = ∞		170	500	µA
V _{H1}	Supply Voltage Range - Hi (D _X out of circuit) (Note 3)	0°C ≤ T _A ≤ 70°C, R _L = 10kΩ, LV Open	3.0		6.5	V
		-55°C ≤ T _A ≤ 125°C, R _L = 10kΩ, LV Open	3.0		5.0	V
V _{L1}	Supply Voltage Range - Lo (D _X out of circuit)	MIN ≤ T _A ≤ MAX, R _L = 10kΩ, LV to GROUND	1.5		3.5	V
V _{H2}	Supply Voltage Range - Hi (D _X in circuit)	MIN ≤ T _A ≤ MAX, R _L = 10kΩ, LV Open	3.0		10.0	V
V _{L2}	Supply Voltage Range - Lo (D _X in circuit)	MIN ≤ T _A ≤ MAX, R _L = 10kΩ, LV to GROUND	1.5		3.5	V

ICL7660

ICL7660



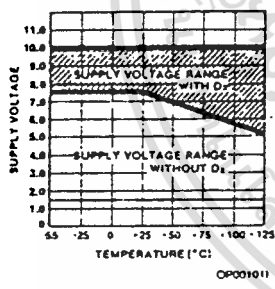
OPERATING CHARACTERISTICS (CONT.)

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			MIN	TYP	MAX	
ROUT	Output Source Resistance	IOUT = 20mA, TA = 25°C		55	100	Ω
		IOUT = 20mA, 0°C ≤ TA ≤ +70°C			120	Ω
		IOUT = 20mA, -55°C ≤ TA ≤ +125°C (Note 3)			150	Ω
		V+ = 2V, IOUT = 3mA, LV to GROUND 0°C ≤ TA ≤ +70°C			300	Ω
		V+ = 2V, IOUT = 3mA, LV to GROUND, -55°C ≤ TA ≤ +125°C, Dx in circuit (Note 3)			400	Ω
Iosc	Oscillator Frequency			10		kHz
PEI	Power Efficiency	RL = 5kΩ	95	98		%
VOU EI	Voltage Conversion Efficiency	RL = ∞	97	99.9		%
ZOSC	Oscillator Impedance	V+ = 2 Volts		1.0		MΩ
		V = 5 Volts		100		kΩ

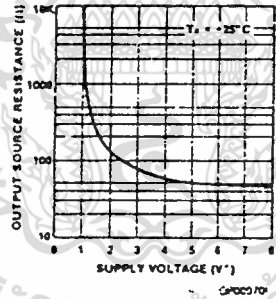
Notes: 1. Connecting any input terminal to voltages greater than V+ or less than GROUND may cause destructive latchup. It is recommended that no inputs from sources operating from external supplies be applied prior to "power up" of the ICL7660.
2. Derate linearly above 50°C by 5.5mW/°C.
3. ICL7660M only.

TYPICAL PERFORMANCE CHARACTERISTICS (Circuit of Figure 3)

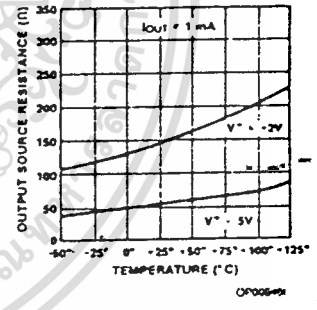
OPERATING VOLTAGE AS A FUNCTION OF TEMPERATURE



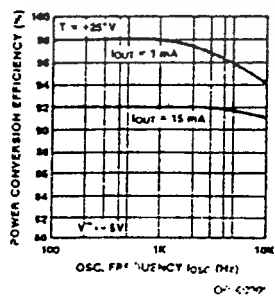
OUTPUT SOURCE RESISTANCE AS A FUNCTION OF SUPPLY VOLTAGE



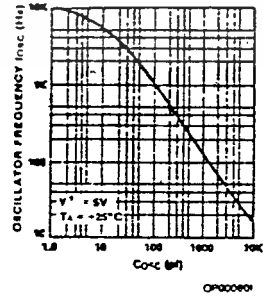
OUTPUT SOURCE RESISTANCE AS A FUNCTION OF TEMPERATURE



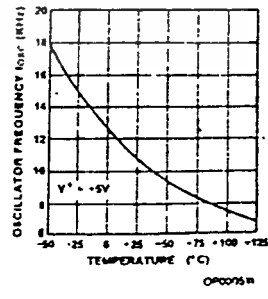
POWER CONVERSION EFFICIENCY AS A FUNCTION OF OSC. FREQUENCY



FREQUENCY OF OSCILLATION AS A FUNCTION OF EXTERNAL OSC. CAPACITANCE



UNLOADED OSCILLATOR FREQUENCY AS A FUNCTION OF TEMPERATURE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7660

Therefore, to improve low voltage operation the "LV" pin should be connected to GROUND, disabling the regulator. For supply voltages greater than 3.5 volts the LV terminal must be left open to insure latchup proof operation, and prevent device damage.

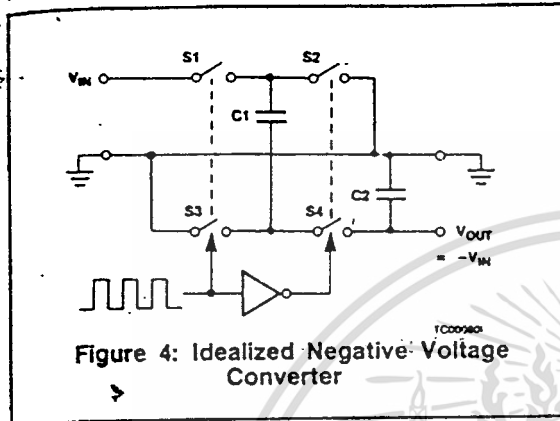


Figure 4: Idealized Negative Voltage Converter

THEORETICAL POWER EFFICIENCY CONSIDERATIONS

In theory a voltage converter can approach 100% efficiency if certain conditions are met:

- A The drive circuitry consumes minimal power.
- B The output switches have extremely low ON resistance and virtually no offset.
- C The impedances of the pump and reservoir capacitors are negligible at the pump frequency.

The ICL7660 approaches these conditions for negative voltage conversion if large values of C_1 and C_2 are used.

ENERGY IS LOST ONLY IN THE TRANSFER OF CHARGE BETWEEN CAPACITORS IF A CHANGE IN VOLTAGE OCCURS. The energy lost is defined by:

$$E = \frac{1}{2} C_1 (V_1^2 - V_2^2)$$

where V_1 and V_2 are the voltages on C_1 during the pump and transfer cycles. If the impedances of C_1 and C_2 are relatively high at the pump frequency (refer to Figure 4) compared to the value of R_L , there will be a substantial difference in the voltages V_1 and V_2 . Therefore it is not only desirable to make C_2 as large as possible to eliminate output voltage ripple, but also to employ a correspondingly large value for C_1 in order to achieve maximum efficiency of operation.

DO'S AND DON'TS

1. Do not exceed maximum supply voltages.
2. Do not connect LV terminal to GROUND for supply voltages greater than 3.5 volts.
3. Do not short circuit the output to V^+ supply for supply voltages above 5.5 volts for extended periods, however, transient conditions including startup are okay.
4. When using polarized capacitors, the + terminal of C_1 must be connected to pin 2 of the ICL7660 and the + terminal of C_2 must be connected to GROUND.
5. Add diode D_X as shown in Figure 3 for high-voltage, elevated temperature applications.
6. Add capacitor ($\sim 0.1 \mu F$, disc) from pin 8 to ground to limit rate of rise of input voltage to approximately $2V/\mu s$.

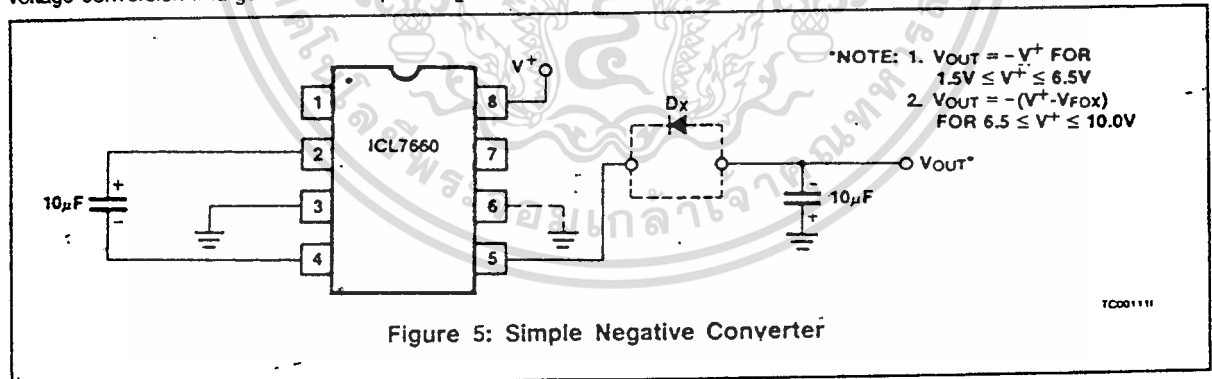


Figure 5: Simple Negative Converter

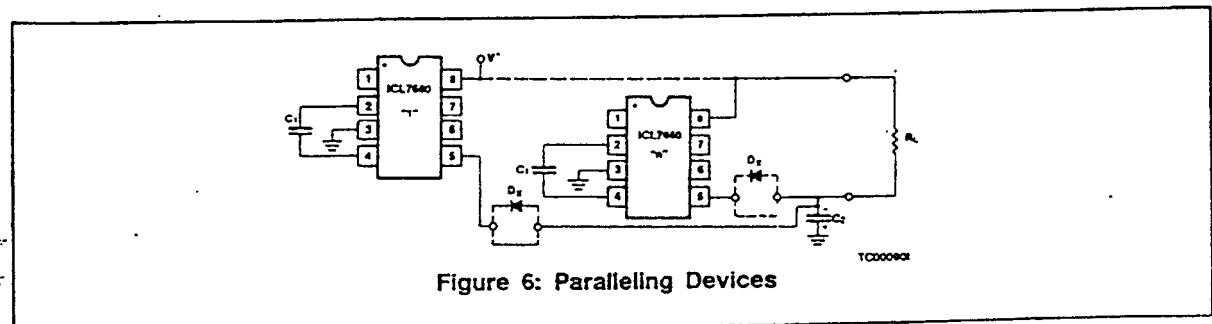


Figure 6: Paralleling Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

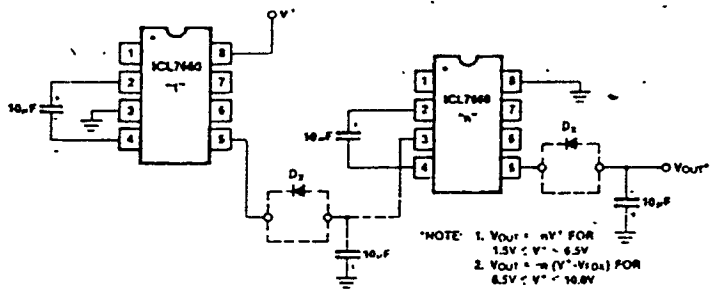


Figure 7: Cascading Devices for Increased Output Voltage

CONSIDERATIONS FOR HIGH VOLTAGE & ELEVATED TEMPERATURE

The ICL7660 will operate efficiently over its specified temperature range with only 2 external passive components (storage & pump capacitors), provided the operating supply voltage does not exceed 6.5 volts at +70°C and 5.0 volts at +125°C. Exceeding these maximums at the temperatures indicated may result in destructive latchup of the ICL7660. (Ref: Graph "Operating Voltage Vs. Temperature")

Operation at supply voltages of up to 10.0 volts over the full temperature range without danger of latchup can be achieved by adding a general purpose diode in series with the ICL7660 output, as shown by "D_x" in the circuit diagrams. The effect of this diode on overall circuit performance is the reduction of output voltage by one diode drop (approximately 0.6 volts).

TYPICAL APPLICATIONS

Simple Negative Voltage Converter

The majority of applications will undoubtedly utilize the ICL7660 for generation of negative supply voltages. Figure 5 shows typical connections to provide a negative supply where a positive supply of +1.5V to +10.0 volts is available. Keep in mind that pin 6 (LV) is tied to the supply negative (GND) for supply voltages below 3.5 volts, and that diode D_x must be included for proper operation at higher voltages and/or elevated temperatures.

The output characteristics of the circuit in Figure 5 are those of a nearly ideal voltage source in series with 55 ohms. Thus for a load current of -10mA and a supply voltage of +5 volts, the output voltage will be -4.3 volts. The dynamic output impedance due to the capacitor impedances is approximately $1/\omega C$; where:

$C = C_1 = C_2$

which gives $\frac{1}{\omega C} = \frac{1}{2\pi f_{PUMP} \times 10^{-5}} \cong 3 \text{ ohms}$

for $C = 10\mu F$ and $f_{PUMP} = 5kHz$ (1/2 of oscillator frequency)

Paralleling Devices

Any number of ICL7660 voltage converters may be paralleled to reduce output resistance. The reservoir capacitor, C₂, serves all devices while each device requires its own pump capacitor, C₁. The resultant output resistance would be approximately:

$R_{OUT} = \frac{R_{OUT} \text{ (of ICL7660)}}{n \text{ (number of devices)}}$

Cascading Devices

The ICL7660 may be cascaded as shown to produce larger negative multiplication of the initial supply voltage. However, due to the finite efficiency of each device, the practical limit is 10 devices for light loads. The output voltage is defined by:

$V_{OUT} = -n (V_{IN})$

where n is an integer representing the number of devices cascaded. The resulting output resistance would be approximately the weighted sum of the individual ICL7660 R_{OUT} values.

Changing the ICL7660 Oscillator Frequency

It may be desirable in some applications, due to noise or other considerations, to increase the oscillator frequency. This is achieved by overdriving the oscillator from an external clock, as shown in Figure 8. In order to prevent possible device latchup, a 1kΩ resistor must be used in series with the clock output. In a situation where the designer has generated the external clock frequency using TTL logic, the addition of a 10kΩ pullup resistor to V⁺ supply is required. Note that the pump frequency with external clocking, as with internal clocking, will be 1/2 of the clock frequency. Output transitions occur on the positive-going edge of the clock.

Note: All typical values have been guaranteed by characterization and are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6-Pin DIP Optoisolators Transistor Output

These devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Convenient Plastic Dual-in-Line Package
- Most Economical Optoisolator
- High Input-Output Isolation Guaranteed — 7500 Volts Peak
- Meets or Exceeds All JEDEC Registered Specifications
- UL Recognized. File Number E54915 
- VDE approved per standard 0883/6.80 (Certificate number 41853), with additional approval to DIN IEC380/VDE0806, IEC435/VDE0805, IEC65/VDE0860, VDE110b, covering all other standards with equal or less stringent requirements, including IEC204/ 883
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

INPUT LED

Reverse Voltage	V_R	3	Volts
Forward Current — Continuous	I_F	60	mA
LED Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector	P_D	120	mW
Derate above 25°C		1.41	mW/ $^\circ\text{C}$

OUTPUT TRANSISTOR

Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Collector Voltage	V_{ECO}	7	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Collector Current — Continuous	I_C	150	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED	P_D	150	mW
Derate above 25°C		1.76	mW/ $^\circ\text{C}$

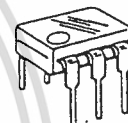
TOTAL DEVICE

Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 1 sec Duration)	V_{ISO}	7500	Vac
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	250 2.94	mW mW/ $^\circ\text{C}$
Ambient Operating Temperature Range	T_A	-55 to $+100$	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to $+150$	$^\circ\text{C}$
Soldering Temperature (10 sec, 1/16" from case)	T_{sol}	260	$^\circ\text{C}$

(1) Isolation surge voltage is an internal device dielectric breakdown rating. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

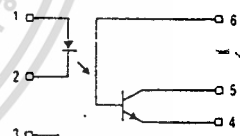
4N25
4N25A
4N26
4N27
4N28

6-PIN DIP
OPTOISOLATORS
TRANSISTOR OUTPUT



CASE 730A-02
PLASTIC

SCHEMATIC



1. LED ANODE
2. LED CATHODE
3. N.C.
4. EMITTER
5. COLLECTOR
6. BASE

4N25, 4N25A, 4N26, 4N27, 4N28

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Forward Voltage ($I_F = 10\text{ mA}$)	V_F	—	1.15 1.3 1.05	1.5	Volts
Reverse Leakage Current ($V_R = 3\text{ V}$)	I_R	—	—	100	μA
Capacitance ($V = 0\text{ V}$, $f = 1\text{ MHz}$)	C_J	—	18	—	pF

OUTPUT TRANSISTOR

Collector-Emitter Dark Current ($V_{CE} = 10\text{ V}$, $T_A = 25^\circ\text{C}$)	4N25,25A,26,27 4N28	I_{CEO}	—	1	50	nA
($V_{CE} = 10\text{ V}$, $T_A = 100^\circ\text{C}$)	All Devices	I_{CEO}	—	1	—	μA
Collector-Base Dark Current ($V_{CB} = 10\text{ V}$)		I_{CBO}	—	0.2	—	nA
Collector-Emitter Breakdown Voltage ($I_C = 1\text{ mA}$)		$V_{(BR)CEO}$	30	45	—	Volts
Collector-Base Breakdown Voltage ($I_C = 100\text{ }\mu\text{A}$)		$V_{(BR)CBO}$	70	100	—	Volts
Emitter-Collector Breakdown Voltage ($I_E = 100\text{ }\mu\text{A}$)		$V_{(BR)ECO}$	7	7.8	—	Volts
DC Current Gain ($I_C = 2\text{ mA}$, $V_{CE} = 5\text{ V}$)		h_{FE}	—	500	—	—
Collector-Emitter Capacitance ($f = 1\text{ MHz}$, $V_{CE} = 0$)		C_{CE}	—	7	—	pF
Collector-Base Capacitance ($f = 1\text{ MHz}$, $V_{CB} = 0$)		C_{CB}	—	19	—	pF
Emitter-Base Capacitance ($f = 1\text{ MHz}$, $V_{EB} = 0$)		C_{EB}	—	9	—	pF

COUPLED

Output Collector Current ($I_F = 10\text{ mA}$, $V_{CE} = 10\text{ V}$)	4N25,25A,26 4N27,28	I_C	2 1	7 5	—	mA
Collector-Emitter Saturation Voltage ($I_C = 2\text{ mA}$, $I_F = 50\text{ mA}$)		$V_{CE(sat)}$	—	0.15	0.5	Volts
Turn-On Time ($I_F = 10\text{ mA}$, $V_{CC} = 10\text{ V}$, $R_L = 100\text{ }\Omega$)		t_{on}	—	2.8	—	μs
Turn-Off Time ($I_F = 10\text{ mA}$, $V_{CC} = 10\text{ V}$, $R_L = 100\text{ }\Omega$)		t_{off}	—	4.5	—	μs
Rise Time ($I_F = 10\text{ mA}$, $V_{CC} = 10\text{ V}$, $R_L = 100\text{ }\Omega$)		t_r	—	1.2	—	μs
Fall Time ($I_F = 10\text{ mA}$, $V_{CC} = 10\text{ V}$, $R_L = 100\text{ }\Omega$)		t_f	—	1.3	—	μs
Isolation Voltage ($f = 60\text{ Hz}$, $t = 1\text{ sec}$)		V_{ISO}	7500	—	—	Vac(pk)
Isolation Resistance ($V = 500\text{ V}$)		R_{ISO}	10^{11}	—	—	Ω
Isolation Capacitance ($V = 0\text{ V}$, $f = 1\text{ MHz}$)		C_{ISO}	—	0.2	—	pF

TYPICAL CHARACTERISTICS

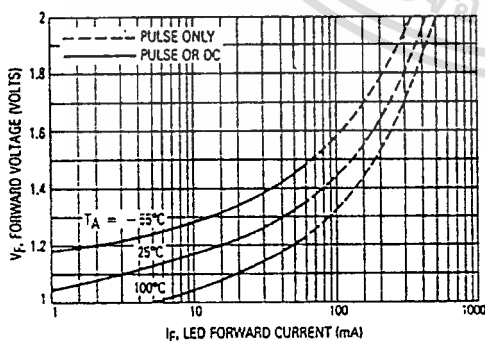


Figure 1. LED Forward Voltage versus Forward Current

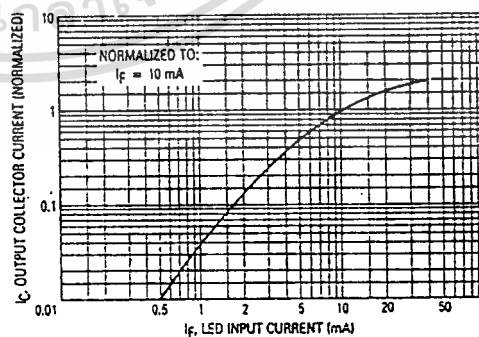


Figure 2. Output Current versus Input Current

4N25, 4N25A, 4N26, 4N27, 4N28

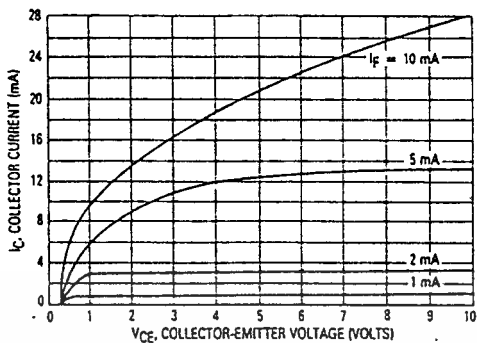


Figure 3. Collector Current versus Collector-Emitter Voltage

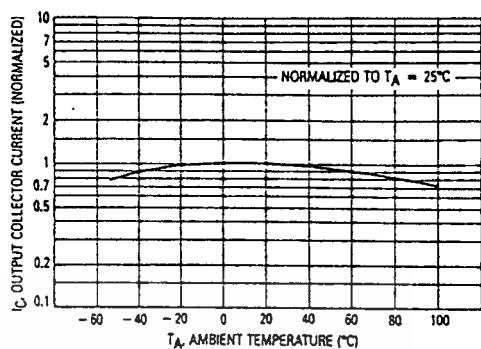


Figure 4. Output Current versus Ambient Temperature

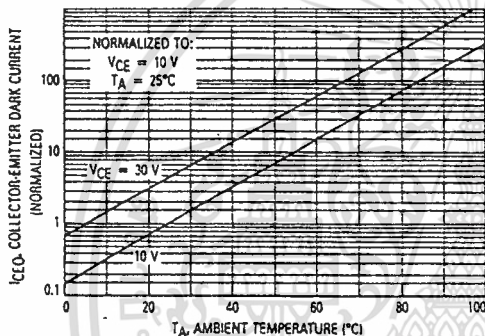


Figure 5. Dark Current versus Ambient Temperature

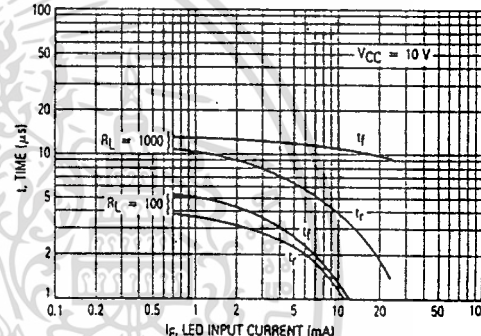


Figure 6. Rise and Fall Times

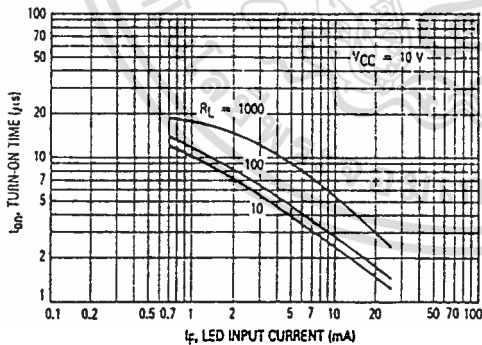


Figure 7. Turn-On Switching Times

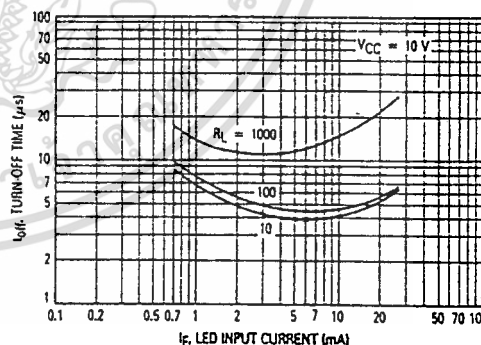


Figure 8. Turn-Off Switching Times

4N25, 4N25A, 4N26, 4N27, 4N28

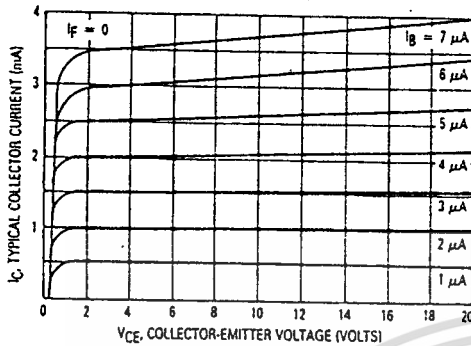


Figure 9. DC Current Gain (Detector Only)

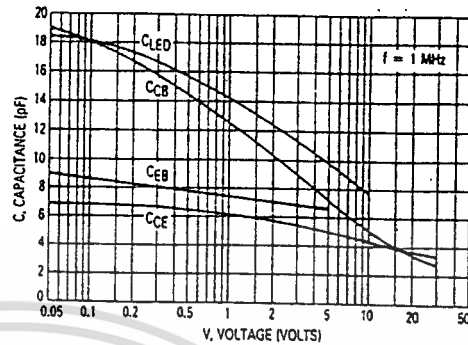


Figure 10. Capacitances versus Voltage

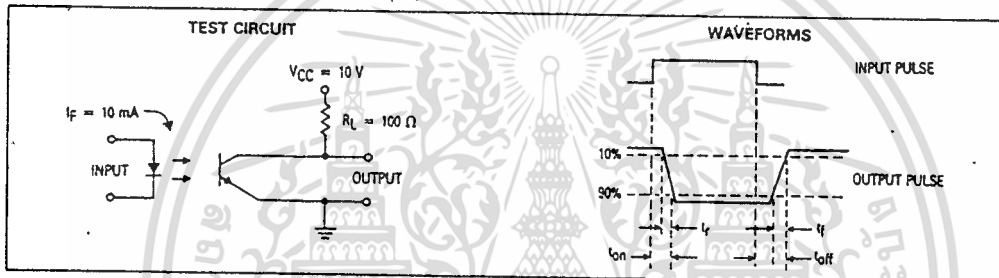
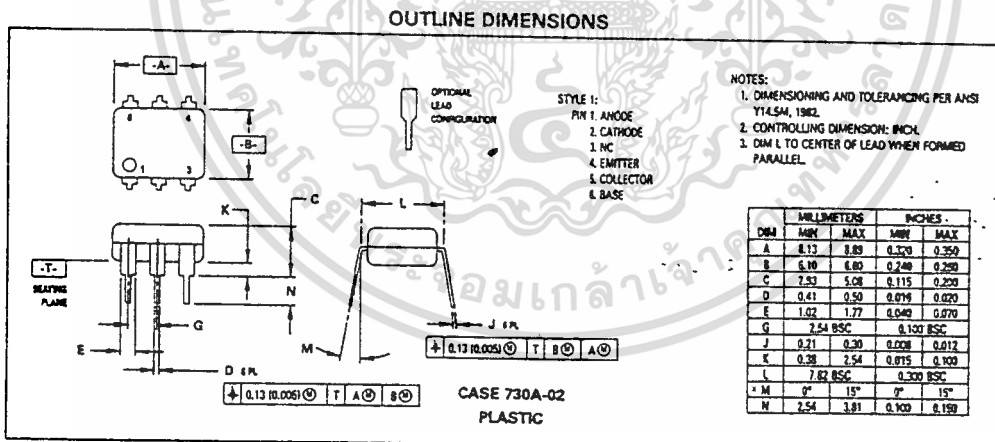


Figure 11. Switching Times



SCL4046B
SCL4446B



CMOS PHASE-LOCKED LOOP

FEATURES

- ♦ Very low power consumption — 70 μ W (typ)
@ $f_o = 10$ kHz, 5Vdc
- ♦ Operating frequency range (no offset) —
Up to 3MHz (typ) @ 10Vdc (SCL4046B)
Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ♦ Low frequency drift — 0.04%/°C (typ) @ 10Vdc
- ♦ Choice of two phase comparators:
 1. Exclusive-OR network
 2. Edge-controlled memory network with phase-pulse output, for lock indication
- ♦ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ♦ High VCO linearity 1% (typ)
- ♦ Source-follower output of VCO control input (Demodulator Output)
- ♦ Zener Diode to assist Supply Regulation
- ♦ Balanced Output Drive Current Specifications

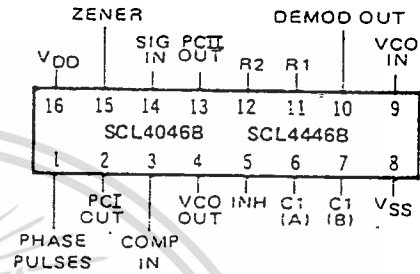
APPLICATIONS

- ♦ FM demodulator and modulator
- ♦ Frequency synthesis and multiplication
- ♦ Frequency discriminator
- ♦ Data synchronization
- ♦ Voltage-to-frequency conversion
- ♦ Tone decoding
- ♦ FSK-Modems
- ♦ Signal conditioning

DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal PCI_{OUT} , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals $PCII_{OUT}$ and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{OUT} whose frequency is determined by the voltage of input VCO_{IN} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the VCO_{IN} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15
Operating Temperature	T_A	
C, D, F, H Device		-55 to +125
E Device		-40 to +85

BLOCK DIAGRAM

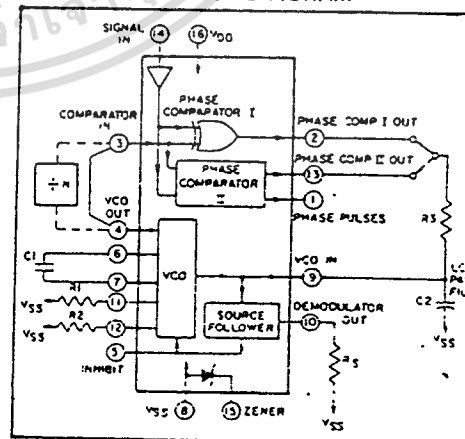


Fig. 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ($10^{12}\Omega$) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor (R_L) of $50k\Omega$ or more should be connected from this terminal to V_{SS} . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0" $\leq 30\%$ ($V_{DD} - V_{SS}$), logic "1" $\geq 70\%$ ($V_{DD} - V_{SS}$)]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to $V_{DD}/2$. The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency (f_0).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ($2f_c$).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ($2f_L$). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between 0° and 180° , and is 90° at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

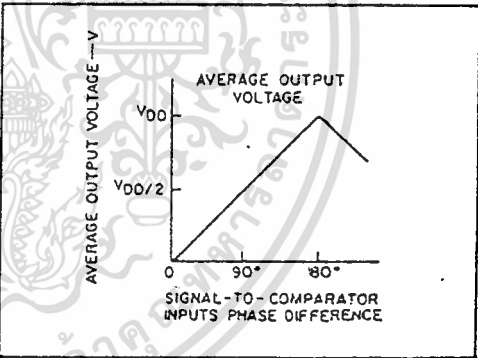


Fig. 2 — Phase-comparator I characteristics at low-pass filter output.

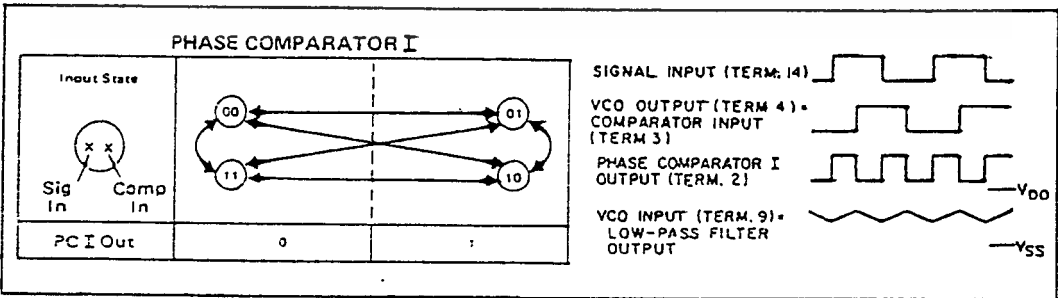


Fig. 3 — Typical waveforms employing phase comparator I in locked condition

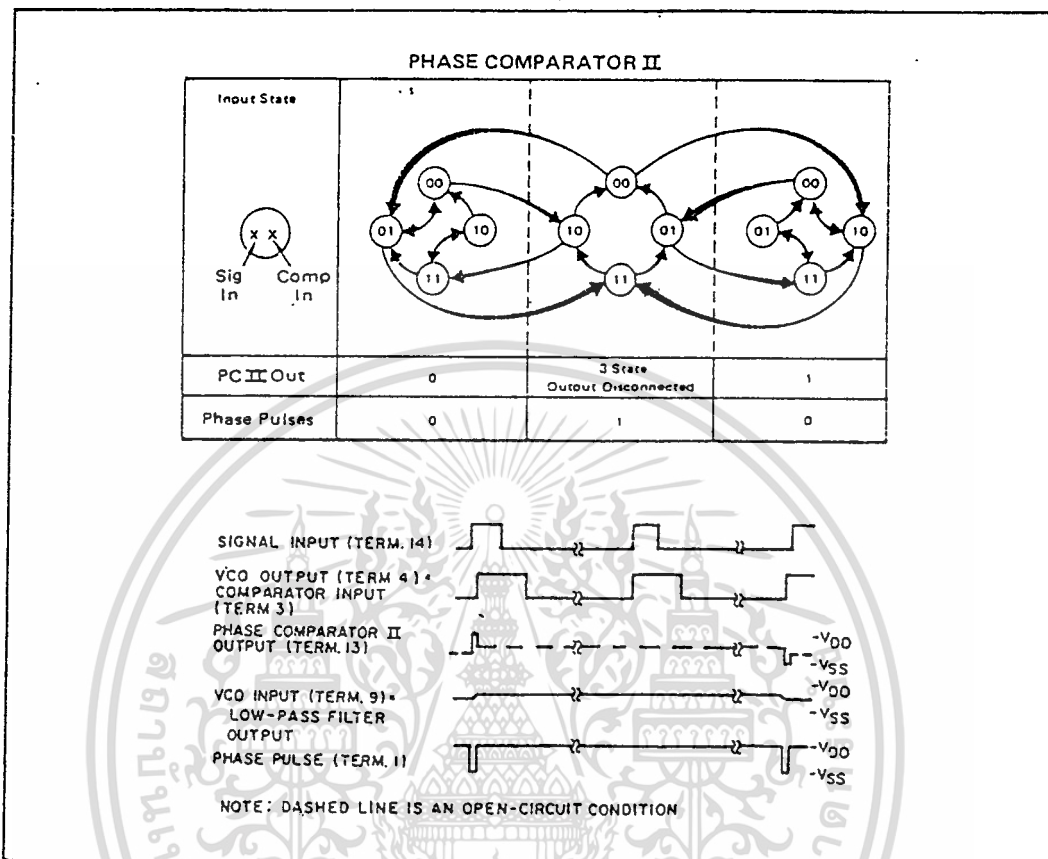


Fig. 4 — Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three-state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to V_{DD} or down to V_{SS} , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

ELECTRICAL CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (V _{DC})	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Unit
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	Inhibit = V _{DD} Signal Input = V _{DD}	—	5	—	0.05	5	—	150	μA
			—	10	—	0.01	10	—	300	
			—	20	—	0.2	20	—	600	
TOTAL POWER DISSIPATION	P _T	Inh = V _{SS} , VCO _{IN} = $\frac{V_{DD}}{2}$, f _o = 10kHz, ² C _L = 15pF, R1 = 1MΩ, R2 = R _S = ∞	—	—	—	0.07	—	—	—	m
			—	—	—	0.6	—	—	—	
			—	—	—	2.4	—	—	—	

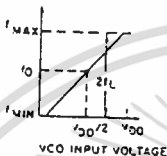
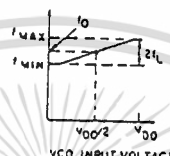
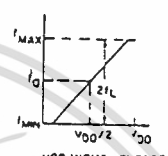
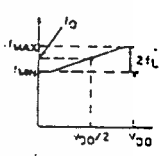
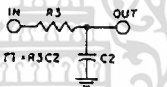
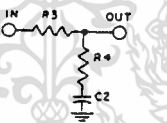
NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.
³ VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V _{DD}	25°C			UNIT			
			Min.	Typ.	Max.				
VCO SECTION									
MAXIMUM OPERATING FREQUENCY SCL4046B	f _{max} R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.5	0.8	—	MHz		
			10	1.0	1.5	—			
			15	1.3	1.9	—			
		5k 50pF	5	0.6	1.0	—	MHz		
			10	1.4	2.1	—			
			15	1.8	2.7	—			
		2k 50pF	5	—	1.3	—	MHz		
			10	—	2.9	—			
			15	—	3.8	—			
		SCL4446B	R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.7	1.0	—	MHz
					10	1.3	2.0	—	
					15	1.9	2.8	—	
5k 50pF	5			0.9	1.3	—	MHz		
	10			1.9	2.9	—			
	15			2.6	3.9	—			
2k 50pF	5	—	1.8	—	MHz				
	10	—	3.9	—					
	15	—	5.4	—					
LINEARITY	R2 = ∞ VCO _{IN} = 2.5±0.3V, R1 ≥ 10kΩ VCO _{IN} = 5.0±2.5V, R1 ≥ 400kΩ VCO _{IN} = 7.5±5.0V, R1 ≥ 1MΩ	5	—	1	—	%			
		10	—	1	—				
		15	—	1	—				

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R1, R2 \geq 2k\Omega, R3 \geq 10k\Omega$
 $C1 \geq 15pF$
In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, f_0		VCO in PLL system will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$			$2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{R_1}}$	
Loop Filter Component Selection			$f_C = f_L$ For $2f_C$, see Ref.	
Phase Angle between Signal and Comparator	90° at center frequency (f_0), approximating C° and 180° at ends of lock range ($2f_L$)		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	- Given: f_0 - Use f_0 with Fig.5a to determine R1 and C1	- Given: f_0 and f_L - Calculate f_{min} from the equation $f_{min} = f_0 - f_L$ - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1	- Given: f_{max} - Calculate f_0 from the equation $f_0 = \frac{f_{max}}{2}$ - Use f_0 with Fig.5a to determine R1 and C1	- Given: f_{min} & f_{max} - Use f_{min} with Fig.5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", 8STJ, May, 1965.

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V _{DD}	+25°C			UNIT					
			Min.	Typ.	Max.						
VCO SECTION (Continued)											
TEMPERATURE-FREQUENCY STABILITY	No Offset	R2 = ∞	5	—	0.12-0.24	%/ ^o C					
			10	—	0.04-0.08						
			15	—	0.015-0.03						
	With Offset	R2 ≤ 10X R1	5	—	0.06-0.12	%/ ^o C					
			10	—	0.05-0.1						
			15	—	0.03-0.06						
INPUT RESISTANCE (VCO _{IN})	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ					
OUTPUT DUTY CYCLE		All valid input combinations and voltages	—	50	—	%					
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200 100 80	ns				
			10	—	50						
			15	—	40						
			PHASE COMPARATORS								
INPUT RESISTANCE	Signal Input	R _{IN}	5	1	3	—	MΩ				
			10	0.2	0.7						
			15	0.1	0.3						
	Comparator Input	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ				
			AC-COUPLED INPUT SENSITIVITY								
			Signal Input	V _{IN}	5	—	200	400 800 1400	mV		
10	—	400									
15	—	700									
OUTPUT TRANSITION TIME											
PCI, PCII Outputs	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200 100 80	ns				
			10	—	50						
			15	—	40						
			Phase Pulses Output	t _{TLH} , t _{THL}	5			—	130	260 130 100	ns
					10			—	65		
					15			—	50		
DEMODULATOR OUTPUT											
OFFSET VOLTAGE	VCO _{IN} - V _{OEM}	R _S ≥ 50kΩ	5	—	1.4	2.2 2.2 2.2	V _{dc}				
			10	—	1.6						
			15	—	1.8						
			LINEARITY								
		R _S ≥ 50kΩ VCO _{IN} = 2.5±0.3V VCO _{IN} = 5.0±2.5V VCO _{IN} = 7.5±5.0V	5	—	0.1	— — —	%				
			10	—	0.6						
			15	—	0.8						
			ZENER DIODE								
ZENER VOLTAGE	V _Z	I _Z = 50μA	—	6.3	7.0	7.7	V				
DYNAMIC RESISTANCE	R _Z	I _Z = 1mA	—	—	100	—	Ω				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

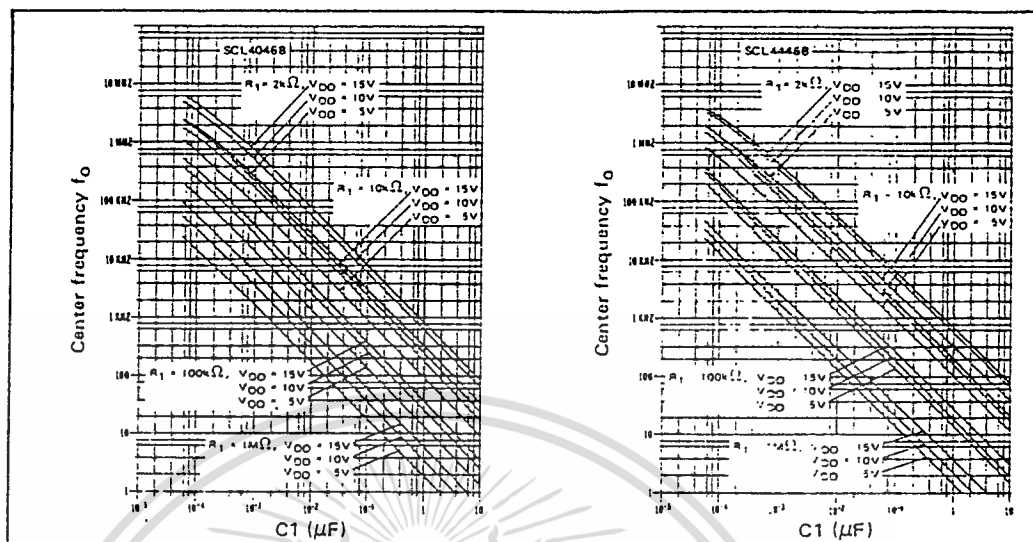


Fig. 5 (a) Typical center frequency (f_0) vs $C1$ ($R2 = \infty$, $V_{COIN} = \frac{V_{DD}}{2}$, $T_A = 25^\circ\text{C}$)

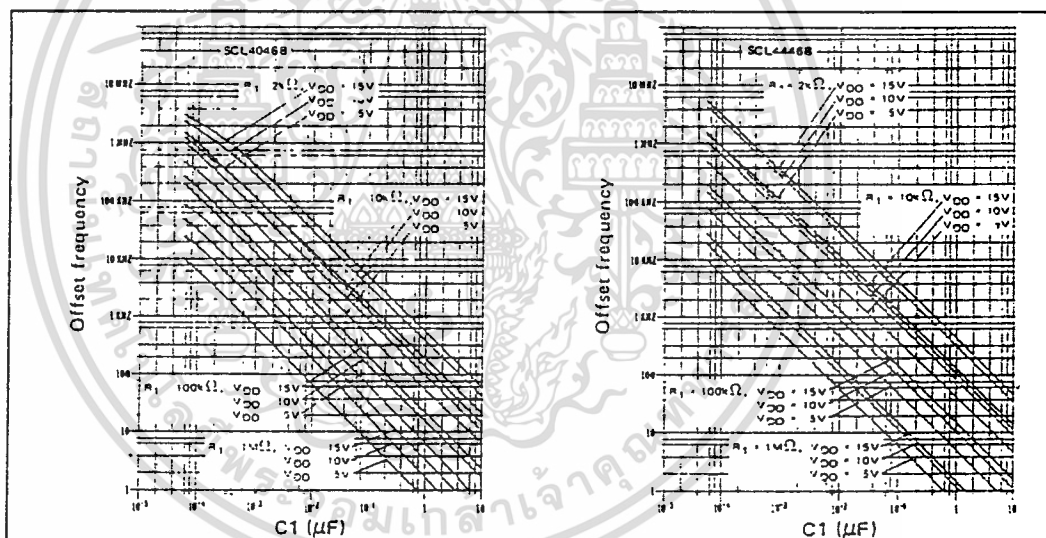


Fig. 5 (b) Typical frequency offset vs $C1$ ($V_{COIN} = V_{SS}$, $T_A = 25^\circ\text{C}$)

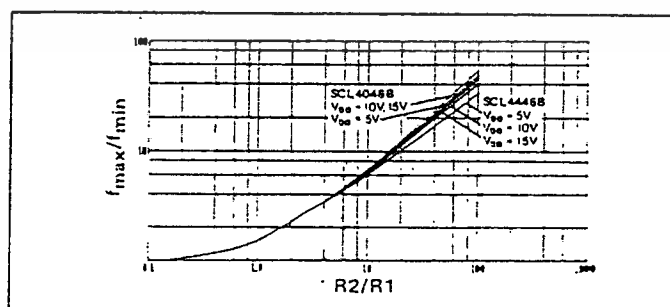


Fig. 5 (c) Typical $f_{\max}/f_{\min}$ vs $R2/R1$

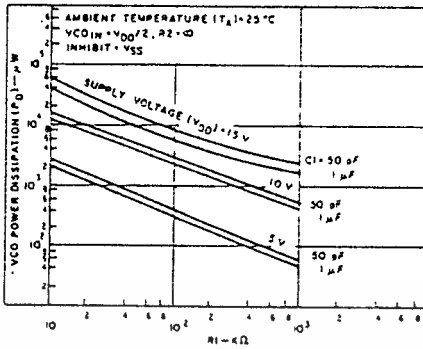


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

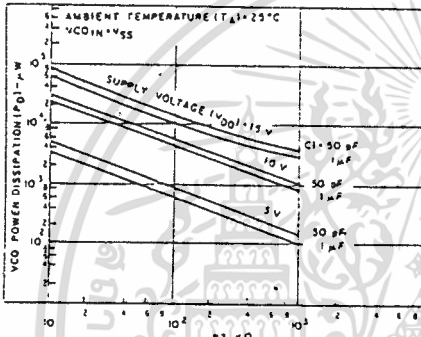


Fig. 6 (b) - Typical VCO power dissipation at f_{min} vs R2.

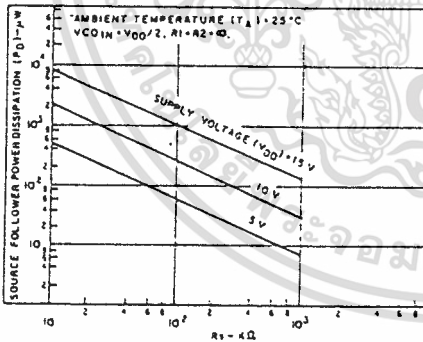


Fig. 6 (c) - Typical source follower power dissipation vs R_S .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_o) + P_D (f_{MIN}) + P_D (R_S) \\ \text{— Phase Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) \\ \text{— Phase Comparator II}$$

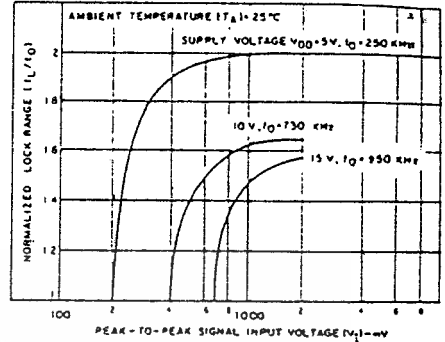


Fig. 7 - Typical lock range vs signal input amplitude

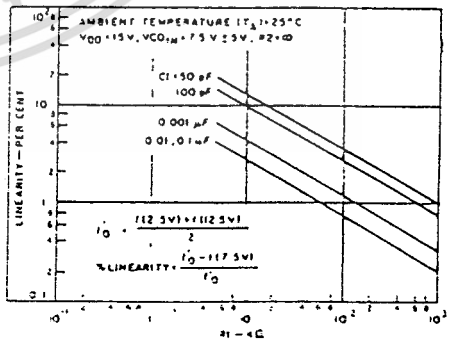
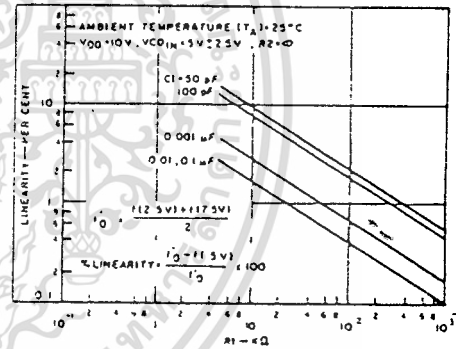


Fig. 8(a, b) - Typical VCO linearity vs R1 and C1

การส่งคลื่นหัวใจผ่านสายโทรศัพท์
(ECG Signal Transmission Though Telephone Line)

โดย
นางสาว กรองกาญจน์ ครุสันต์ เลขประจำตัว 35104009
นางสาว เกศราภรณ์ เตชะพิเชษฐวนิช เลขประจำตัว 35104038

อาจารย์ที่ปรึกษา

ดร. กิตติพล ชิตสกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สิ่งที่ได้ดำเนินการไปแล้ว

ส่วนของ HARDWARE

สามารถส่งสัญญาณคลื่นหัวใจผ่านสายโทรศัพท์ได้แล้ว ขณะนี้กำลังจะลงอุปกรณ์ลงบนแผ่นปรีนซ์

ส่วนของ SOFTWARE

กำลังศึกษาข้อมูลและเริ่มเขียนโปรแกรมไปบ้างแล้ว

ปัญหาหรืออุปสรรคในโครงการที่ได้ทำและแนวทางในการแก้ปัญหา

ปัญหาส่วนใหญ่ที่เกิดขึ้นเนื่องจากตัวต้านทานบางชนิดมีคุณภาพไม่ดี แก้ไขได้โดยการนำตัวต้านทานที่มีคุณภาพดีมาเปลี่ยนทำให้ช่วยลดสัญญาณรบกวนได้

ความเห็นอาจารย์ที่ปรึกษา



(วิเศษ ธรรม).

รายงานความคืบหน้าโปรเจคครั้งที่ 2

เรื่อง ระบบส่งคลื่นหัวใจผ่านสายโทรศัพท์

จัดทำโดย

น.ส.กรองกาญจน์ ครุสันต์ เลขประจำตัว 35104009

น.ส.เกศราภรณ์ เตชะพิเชฐวนิช เลขประจำตัว 35104038

เสนอ

ดร.กิตติพล ชิตสกุล

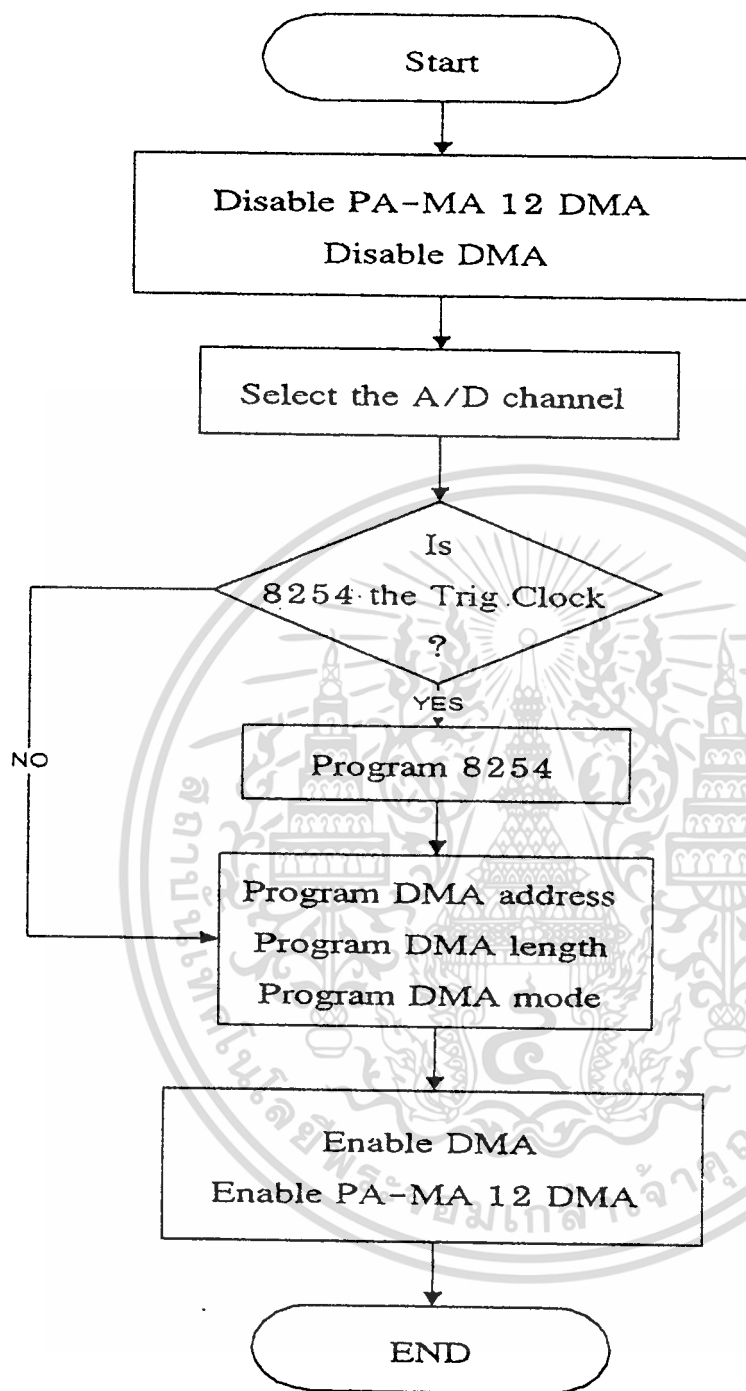
สิ่งที่ได้ดำเนินการไปแล้ว

ทำการเขียนโปรแกรมเพื่อนำสัญญาณอะนาล็อกจากการ demodulator แปลงมาเป็นสัญญาณดิจิทัล แล้วนำมาแสดงผลบนคอมพิวเตอร์ การ์ดที่ใช้ในการแปลงสัญญาณจากอะนาล็อกเป็นดิจิทัลใช้การ์ด PA-MA 12(-H) วิธี transfer ข้อมูลระหว่างการ์ดกับคอมพิวเตอร์เป็นแบบ DMA(Direct Memory Access) ส่งผ่านข้อมูลแบบ word คือส่งข้อมูล 12 บิต และอีก 4 บิต เป็นช่องของสัญญาณที่เข้ามาในการ์ด

ขั้นตอนในการโปรแกรมมีดังนี้คือ

- 1.Reset the PA-MA12 and disable the DMA
- 2.Program A/D Input multiplexer
- 3.Connect the external clock and Program 8254 to decide the frequency
- 4.Program the transfer memory address
- 5.Program the DMA current word counter
- 6.Initializes the DMA mode register
- 7.Enable the DMA controller

เอกสารนี้เป็นเอกสารที่มอบไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แสดงดัง Flowchart ต่อไปนี้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ความเห็นอาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
 (ดร.กิตพล ชิตสกุล)
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานความก้าวหน้าโครงการครั้งที่ 3

เรื่อง การส่งคลื่นหัวใจผ่านสายโทรศัพท์

รายชื่อผู้ร่วมงาน

น.ส.กรรณิกาญจน์ ครุสันต์

เลขประจำตัว 35104009

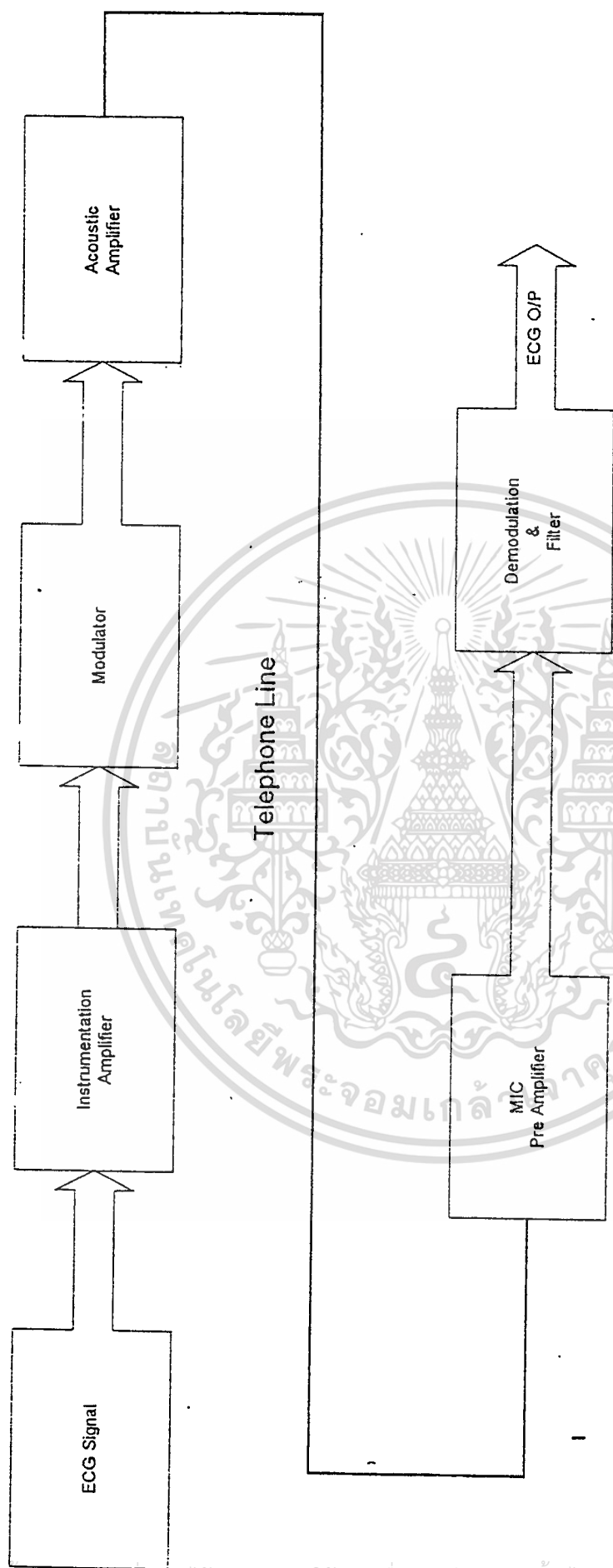
น.ส.เกศราภรณ์

เดชะพิเชษฐวนิช

เลขประจำตัว 35104038

อาจารย์ที่ปรึกษา

ดร.กิตติพล ชิตสกุล



Block Diagram ECG Transmission through Telephone Line

สิ่งที่ได้ดำเนินการไปแล้ว

ส่วน HARDWARE

จาก Block diagram ด้านหน้า ในตอนนี้สามารถส่งคลื่นหัวใจผ่านสายโทรศัพท์ได้แล้ว

ปัญหาที่เกิดขึ้น

อุปกรณ์ในการใช้งานบางอย่างมีคุณภาพไม่ดี

ความเห็นอาจารย์ที่ปรึกษา



ดร.กิตติพล ชิตสกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การที่ปริยฐานิพนธ์นี้สำเร็จขึ้นมาได้ก็ด้วยความร่วมมือจากหลายฝ่ายด้วยกันซึ่ง
คณะผู้จัดทำเองก็ต้องขอขอบคุณเป็นอย่างสูงไว้ในโอกาสนี้ด้วย โดยเฉพาะ

ดร.กิตติพล ชิตสกุล อาจารย์ที่ปรึกษาตั้งแต่การเริ่มจัดทำทั้งยังให้ความสะดวกและจัด
หาอุปกรณ์ในการจัดทำด้วย

เพื่อนและน้องทุกคนที่ซื้ออุปกรณ์ให้ ตลอดจนเป็นกำลังใจให้ทำสำเร็จ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- 1.สิทธิชัย โกโคยอุคม, คร.วัลลภ สุรคำพลธร ,วงจรรขยายสัญญาณโอเปอร์เรชันแนล,สำนักพิมพ์
ดวงกมล กรุงเทพ,2523
- 2.ยีน ภู่วรรณ,ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ เล่ม2,บริษัท ซีเอ็ดยูเคชั่น จำกัด กรุงเทพ,
2530
- 3.ถวิล กิ่งทอง,ทฤษฎีโครงข่ายไฟฟ้าและสายส่ง ,คณะวิศวกรรมศาสตร์ สจล. กรุงเทพ,2531
- 4.สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง,อิเล็กทรอนิกส์ทางการแพทย์
- 5.Fredrick W.Hughes,Op-Amp Handbook, Prentice-Hall,Engle Wood Cliffs, New Jersey
- 6.Andy Flind, “EEG BIOFEEDBACK MONITOR”, Everyday Electronics,November, 1989,
pp.721-729
- 7.Morris Slurzburg,William Osterheld,Essentials of Communication Electronics,Mc Graw-
Hill,Inc.Singapore,1973
- 8.Acqutek Corparation, “DMA Transferred Multifunction Card Instruction Manual”