



การควบคุมมอเตอร์กระแสสลับ ด้วยไมโครคอนโทรลเลอร์
A.C.MOTOR CONTROL BY MICROCONTROLLER

โดย

นาย ธีรัฐวุฒิ

ชุตินพงศ์

รหัสประจำตัว 35104139

นาย อรุณชิต

รัตนอังกูรวัฒนา

รหัสประจำตัว 35104521

อาจารย์ที่ปรึกษา

วัน เดือน ปี..... ๑ ก.ค. ๒๕๔๐

เลขทะเบียน..... ๐๓๗๑๓๓

เลขเรียกหนังสือ..... T.38๘๖.๓๔๖1 ก

อาจารย์ จิรวัดณ์ ปานกลาง

ปริญญาโท สำหรับปริญญาวิทยาศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา ๒๕๓๘

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนำไปใช้

037133

ปริญญาานิพนธ์ ปีการศึกษา 2538

ภาควิชา อิเล็กทรอนิกส์

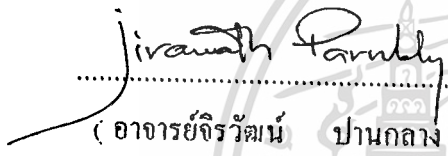
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

เรื่อง การควบคุมมอเตอร์กระแสสลับ ด้วยไมโครคอนโทรลเลอร์

A.C.MOTOR CONTROL BY MICROCONTROLLER

ผู้จัดทำ

- | | | |
|------------------|----------------|-----------------------|
| 1. นาย ธีรัฐวุฒิ | ชุตินนท์ | รหัสประจำตัว 35104139 |
| 2. นาย อนุชิต | รัตนอังกรวัฒนา | รหัสประจำตัว 35104521 |


.....อาจารย์ที่ปรึกษาโครงการ
(อาจารย์จিরวัฒน์ ปานกลอง)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมมอเตอร์กระแสตัด ด้วยไมโครคอนโทรลเลอร์

ณัฐวุฒิ ชูติพงษ์

อนุชิต รัตนอังกูรวัฒนา

อ.จิรวรรณ ปานกลาง อาจารย์ที่ปรึกษา

ปีการศึกษา 2538

บทคัดย่อ

ในปฏิญานิพนธ์ฉบับนี้ จะกล่าวถึงการสร้างวงจรต้นแบบเพื่อนำไปใช้สำหรับการควบคุมมอเตอร์ ซึ่งมีคุณสมบัติอย่างหนึ่งที่สามารถปรับเปลี่ยนความถี่ของสัญญาณควบคุมได้เพื่อจะทำให้สามารถควบคุมความเร็วของมอเตอร์ได้อีกที่หนึ่ง การควบคุมมอเตอร์เอซีให้ทำงานด้วยประสิทธิภาพที่ดีนั้น ต้องควบคุมให้มอเตอร์ทำงานโดยมีฟลักซ์คงที่ ซึ่งอาจทำได้ด้วยการปรับค่าแรงดันของสัญญาณควบคุมให้เป็นสัดส่วนกับความถี่หรือรักษ้อัตราส่วนแรงดันต่อความถี่ให้คงที่ วิธีการนี้มีข้อเสียอยู่ที่จะต้องปรับทั้งสองตัวแปรพร้อมกัน คือ แรงดันกับความถี่ แต่สามารถใช้วิธีนี้โดยการปรับเปลี่ยนความถี่เอาท์พุทของคอนเวอร์เตอร์ด้วยการปรับความถี่ของสัญญาณพัลส์ ซึ่งสัญญาณพัลส์เหล่านี้จะสร้างขึ้นมาจากการใช้ไมโครคอนโทรลเลอร์ 8031 ที่ทำการออกแบบสร้างขึ้นมาเพื่อนำมาใช้งานเอง ลักษณะสำคัญของการใช้ไมโครคอนโทรลเลอร์เข้าควบคุมมอเตอร์คือ จะทำให้ส่วนฮาร์ดแวร์ของระบบง่ายขึ้น มีราคาถูกลง ทำงานน่าเชื่อถือ เนื่องจากการควบคุมเชิงดิจิทัล ดังนั้นจึงช่วยลดสัญญาณรบกวนได้ ส่วนระบบซอฟต์แวร์ที่ใช้ในการควบคุมนั้นเป็นการง่ายที่จะเปลี่ยนแปลงและปรับปรุงขั้นตอนการทำงานให้ดีขึ้น โดยไม่ต้องเปลี่ยนระบบฮาร์ดแวร์

A.C. MOTOR CONTROL BY MICROCONTROLLER

Nuttawut Chutipong

Anuchit Rattanaungulwattana

Jirawath Parnklang Adviser

1995

ABSTRACT

This thesis presents implementation of the motor controller ; Motor, in general usage, is A.C.motor that its property can vary speed while the frequency is desired to be changed by vary the frequency of control signal. Good efficiency A.C. motor control is used for control fluxs constantly to vary voltage in the form of proportional with frequency or maintains constant ratio of voltage per frequency. The limitation of this method is that the variation must be happend simultaneously, you are need. Furthermore, the output frequency of converter should be varied by frequency signal, by the microcontroller-8031. The characteristics of designed microcontroller is made hardware easy, cheap and reliant because digital control makes low noise. Software control is easy changed and improves system better, no hardware change.

สารบัญ

บทคัดย่อ	ก
สารบัญ	ค
สารบัญภาพ	ฉ
สารบัญตาราง	ช
บทที่ 1 บทนำ	1
บทที่ 2 คุณสมบัติของมอเตอร์เหนี่ยวนำ 8 เฟส	8
2.1 บทนำ	3
2.2 ความสัมพันธ์ระหว่างแรงบิดที่โหลด และแรงบิดที่มอเตอร์	3
2.3 มอเตอร์เหนี่ยวนำเมื่อจ่าย โวลต์เตจรูปคลื่นไซน์	5
2.3.1 วงจรสมมูลย์ของมอเตอร์เหนี่ยวนำ	5
2.3.2 ความสัมพันธ์ของแรงบิดกับความเร็ว เมื่อมีการเปลี่ยนแปลง โวลต์เตจ	7
2.4 ผลกระทบของฮาร์โมนิกที่มีต่อมอเตอร์เหนี่ยวนำ	9
บทที่ 3 คุณสมบัติของรูปคลื่นที่ดับบลิวเอ็ม	11
3.1 บทนำ	11
3.2 วิธีการสร้างรูปคลื่นพีดับบลิวเอ็ม	11
- วิธีเนเชอรัลแซมปลิ่ง	
- วิธีโมดิฟายสับฮาร์โมนิกแซมปลิ่ง	
- วิธียูนิฟอร์มแซมปลิ่งแบบสมมาตร	
- วิธีมอดูเลตตำแหน่ง	
- วิธียูนิฟอร์มแซมปลิ่งแบบไม่สมมาตร	
- วิธีคิจคอลลชายน์	
บทที่ 4 มอสเฟตกำลัง	15
4.1 บทนำ	15
4.1.1 การทำให้เพาเวอร์มอสเฟตกำลังนำกระแส	15
4.1.2 การทำให้เพาเวอร์มอสเฟตกำลังหยุดนำกระแส	16
4.1.3 ข้อแตกต่างระหว่างมอสเฟตกำลังกับทรานซิสเตอร์กำลัง	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ชนิดและประเภทของเฟือง	17
4.2.1 ลักษณะโครงสร้างและการทำงานของฟิลด์เอฟเฟกทรานซิสเตอร์ชนิดมีหัวต่อ	17
4.2.2 ลักษณะโครงสร้างและการทำงานของฟิลด์เอฟเฟกทรานซิสเตอร์ชนิดที่เกทมีถนวนกัน	19
4.2.3 ข้อแตกต่างระหว่างเกเฟืองและมอสเฟือง	20
4.3 การทำงานของเฟือง	21
4.3.1 การทำงานแบบดีฟลีทชั้น โหมด	21
4.3.2 การทำงานแบบเอนฮานซ์เมน โหมด	21
4.3.3 มอสเฟืองชนิดเอ็นแชนแนล แบบเอนฮานซ์เมนที่โหมด	22
4.4 ข้อได้เปรียบจากการใช้มอสเฟือง	24
บทที่ 5 โครงสร้างของส่วนขับเคลื่อนและส่วนป้องกัน	26
5.1 บล็อกไดอะแกรมการทำงาน	26
5.2 วงจรขับมอสเฟือง	27
5.3 วงจรสับเบอร์	30
5.4 การคำนวณค่าพิคักกระแสของมอเตอร์	31
บทที่ 6 พื้นฐานของไมโครคอนโทรลเลอร์	33
6.1 แนวความคิดพื้นฐาน	33
6.2 หน่วยความจำโปรแกรม	35
6.3 หน่วยความจำข้อมูล	35
6.4 พอร์ทอินพุท/เอาพุท	39
6.5 ระบบอินเตอร์รัปต์ของ 8051	40
6.6 การอินเตอร์รัปต์ของวงจรรัน/จับเวลา	42
6.7 เครื่องมือช่วยการพัฒนาระบบ	44
6.8 การพัฒนาโปรแกรม	46
6.8.1 เครื่องมือช่วยในการพัฒนาระบบงาน	48
6.8.2 อีพรอมอีมิเตอร์	48
บทที่ 7 การออกแบบและสร้างส่วนไมโครคอนโทรลเลอร์	50
7.1 การออกแบบทั่วไป	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ส่วนวงจรควบคุมแรงดันและความถี่	50
7.3 ส่วนวงจรสร้างรูปคลื่นพีคดับดิเวียม	54
7.4 รูปวงจรสำเร็จ	56
7.5 รายละเอียดของ โปรแกรมส่วนควบคุมแรงดันและความถี่	59
7.6 รายละเอียดของ โปรแกรมส่วนสร้างรูปคลื่นพีคดับดิเวียม	65
บทที่ 8 ผลการทดลอง	76
บทที่ 9 บทสรุป	83
ภาคผนวก	85
กิตติกรรมประกาศ	86
เอกสารอ้างอิง	87



สารบัญภาพ

รูปที่ 2.1 ความสัมพันธ์ระหว่างแรงบิดที่โหลด-ความเร็ว	3
รูปที่ 2.2 คุณสมบัติ ณ จุดตัดกันของแรงบิดที่โหลด และแรงบิดที่มอเตอร์	4
รูปที่ 2.3 วงจรสมมูลย์ของมอเตอร์เหนี่ยวนำ	5
รูปที่ 2.4 ความสัมพันธ์ระหว่างแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำ	6
รูปที่ 2.5 ความสัมพันธ์ระหว่างแรงบิด-ความเร็ว เมื่อเปลี่ยน โวลต์เตจโดยความถี่คงที่	7
รูปที่ 2.6 ความสัมพันธ์ระหว่างแรงบิด-ความเร็ว เมื่อเปลี่ยนความถี่โดย โวลต์เตจคงที่	8
รูปที่ 2.7 ความสัมพันธ์ระหว่างแรงบิด-ความเร็ว เมื่อเปลี่ยนความถี่โดย V/F คงที่	8
รูปที่ 2.8 ความสัมพันธ์ระหว่าง โวลต์เตจ-ความถี่ของมอเตอร์เหนี่ยวนำ	9
รูปที่ 3.1 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธีเนเชอรัลแซมปลิง	11
รูปที่ 3.2 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธีโมดิฟายส์บอร์โมนิกแซมปลิง	12
รูปที่ 3.3 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธียูนิฟอร์มแซมปลิง	13
รูปที่ 3.4 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธีดิจิตอลชายนี	14
รูปที่ 3.5 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธีมอดูเลทตำแหน่ง	14
รูปที่ 4.1 กราฟแสดงคุณสมบัติของ ก) มอสเฟต ข) ทรานซิสเตอร์	16
รูปที่ 4.2 แสดงสัญลักษณ์ของมอสเฟต	20
รูปที่ 4.3 แสดงสัญลักษณ์ของเจเฟต	20
รูปที่ 4.4 แสดงโครงสร้างของมอสเฟต	20
รูปที่ 4.5 แสดง โครงสร้างของเจเฟต	21
รูปที่ 4.6 แสดงความสัมพันธ์ระหว่างกระแสครนและแรงดันครน-ซอร์ส ที่ค่า แรงดันเกต-ซอร์ส ค่าต่าง ๆ	23
รูปที่ 4.7 การขนานมอสเฟตกำลัง	25
รูปที่ 5.1 แสดงบล็อกไดอะแกรมการทำงาน	26
รูปที่ 5.2 วงจรขับมอสเฟต	28
รูปที่ 5.3 วงจรกำลัง	29
รูปที่ 5.4 วงจรสับเบอร์	31
รูปที่ 6.1 การกำหนดหน้าที่ขาสัญญาณของไอซี 8051	34
รูปที่ 6.2 แผนภาพสัญญาณเวลาแสดงการติดต่อกับหน่วยความจำโปรแกรมภายนอก	37
รูปที่ 6.3 การจัดพื้นที่หน่วยความจำข้อมูลภายใน	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.4	แผนภาพวงจรบางส่วนแสดงการเพิ่มจำนวนพอร์ต โดยใช้วิธีการถอดรหัส	40
รูปที่ 6.5	แผนภาพแสดงโครงสร้างระบบการอินเตอร์รัปต์ของ 8051	41
รูปที่ 6.6	ค่าของบิตต่าง ๆ ภายในรีจิสเตอร์ TMOD	43
รูปที่ 6.7	ค่าของบิตต่าง ๆ ภายในรีจิสเตอร์ TCON	43
รูปที่ 6.8	แสดงลำดับขั้นตอนในการพัฒนาระบบ	45
รูปที่ 6.9	แผนภาพแสดงการซอฟต์แวร์ช่วยงานการพัฒนาโปรแกรม	47
รูปที่ 6.10	แผนภาพแสดงหลักการเชื่อมต่อระบบกับอิพรอมอีไมเลเตอร์	49
รูปที่ 7.1	กราฟแสดงความสัมพันธ์ระหว่างแรงดันกับความถี่	51
รูปที่ 7.2	แสดงบล็อกไดอะแกรมการทำงานของส่วนควบคุมแรงดันและความถี่	52
รูปที่ 7.3	แสดงโฟลว์ชาร์ตการทำงานของส่วนควบคุมแรงดันและความถี่	53
รูปที่ 7.4	แสดงความสัมพันธ์ระหว่างความถี่รูปคลื่นกับความถี่สวิทซ์ซิง	55
รูปที่ 7.5	แสดงบล็อกไดอะแกรมการทำงานของส่วนสร้างรูปคลื่นที่ดับบลิวเอ็ม	56
รูปที่ 7.6	แสดงวงจรสำเร็จของส่วนควบคุมแรงดันและความถี่	57
รูปที่ 7.7	แสดงวงจรสำเร็จของส่วนสร้างรูปคลื่นที่ดับบลิวเอ็ม	58
รูปที่ 8.1	แสดงส่วนสำเร็จของวงจรควบคุมแรงดันและความถี่	77
รูปที่ 8.2	แสดงวงจรสำเร็จของส่วนสร้างรูปคลื่นที่ดับบลิวเอ็ม	77
รูปที่ 8.3	แสดงวงจรสำเร็จส่วนขับเกท	78
รูปที่ 8.4	แสดงวงจรสำเร็จของวงจรส่วนกำลัง	78
รูปที่ 8.5	แสดงวงจรสำเร็จของส่วนกำลังทั้งหมด	79
รูปที่ 8.6	แสดงตัวอย่างสัญญาณสามเหลี่ยมที่ได้	80
รูปที่ 8.7	แสดงสัญญาณแรงดันที่ขาเกท-ซอร์ส	80
รูปที่ 8.8	แสดงสัญญาณแรงดันที่ขาแคเรน-ซอร์ส	81

สารบัญตาราง

ตารางที่ 6.1 แสดงไมโครคอนโทรลเลอร์ตระกูล MCS-51 ของบริษัทอินเทล	33
ตารางที่ 6.2 สัญญาที่ใช้ระหว่างการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำ โปรแกรมภายนอก	36
ตารางที่ 6.3 ตำแหน่งของแอดเดรสของอินเตอร์รัปต์เวกเตอร์ต่าง ๆ	42
ตารางที่ 7.1 แสดงความสัมพันธ์ของสัดส่วนความถี่กับช่วงการส่งข้อมูล	55
ตารางที่ 8.1 แสดงผลการทดลองที่ความถี่ 50 เฮิร์ตซ์	81



บทที่ 1

บทนำ

บทนำ

ในธุรกิจอุตสาหกรรม มอเตอร์เข้ามามีบทบาทสำคัญในขบวนการผลิตเป็นอย่างมาก การใช้มอเตอร์เป็นต้นกำลังในโรงงานอุตสาหกรรมนั้น จะทำเนืองถึงการควบคุม จะต้องเป็นวิธีที่ประหยัดราคา สามารถควบคุมอัตราเร็วของมอเตอร์ได้อย่างคักเมือง แม่นยำ และสามารถเปลี่ยนอัตราเร็วได้อย่างรวดเร็ว โดยมีพิภคของอัตราเร็วตามต้องการ และมีเสถียรภาพที่คืดอยู่เป็นเวลานาน ส่วนการเลือกใช้มอเตอร์แบบใดในการขับเคลื่อน ก็ขึ้นอยู่กับการลงทุน ค่าใช้จ่ายในการบำรุงรักษา ประสิทธิภาพที่ต้องการ และความสะดวก

มอเตอร์ที่ใช้กันโดยทั่วไป จะเป็นมอเตอร์กระแสตรง (D.C. Motor) หรือมอเตอร์กระแสสลับ (A.C. Motor) การใช้มอเตอร์กระแสตรงนั้นจะได้คุณสมบัติตรงตามที่ต้องการทุกอย่าง แต่มีข้อเสียดตรงที่คืดองการการบำรุงรักษาอยู่เสมอ และที่สำคัญ จะต้องมีแหล่งจ่ายไฟฟ้ากระแสตรงเพิ่มขึ้นอีก ทำให้ต้องเพิ่มเงินลงทุนสูงขึ้น ด้วยเหตุนี้เราจึงนิยมใช้มอเตอร์กระแสสลับมากกว่า เพราะว่าโดยทั่วไป ไฟฟ้าที่ได้จากแหล่งจ่ายของการไฟฟ้านั้น เป็นชนิดกระแสสลับอยู่แล้ว มอเตอร์กระแสสลับนี้ นอกจากมีอายุการใช้งานที่ยาวนานกว่าโดยไม่ต้องการซ่อมบำรุงแล้ว ยังสามารถสร้างให้มีอัตรากำลังสูงมาก ๆ ได้ ส่วนทางด้านอัตราเร็วของมอเตอร์กระแสสลับนั้นสามารถทำได้ด้วยการเปลี่ยนค่าแรงดันที่ป้อนเข้ามอเตอร์ เมื่อให้ความถี่มีค่าคงที่ นอกจากนี้เพื่อให้การปรับอัตราเร็วมีพิสัยกว้าง และมีประสิทธิภาพที่ดี เราก็ทำได้ด้วยการเปลี่ยนความถี่ของแรงดันที่ป้อนเข้ามอเตอร์ โดยพยายามรักษาให้อัตราส่วนของแรงดันต่อความถี่มีค่าคงที่ เพื่อให้มอเตอร์ทำงานที่จุดใกล้กับตัวขงสารแม่เหล็กที่ใช้เป็นแกน (Core) เสมอ

ปัจจุบันเทคโนโลยีทางด้านไมโคร โปรเซสเซอร์ได้ถูกพัฒนาให้มีขีดความสามารถสูงขึ้น และมีขนาดเล็กลง จึงสามารถนำมาสร้างสัญญาณที่คืดบลิอาเอ็บบ เพื่อใช้ควบคุมมอเตอร์กระแสสลับได้สะดวกขึ้น ประกอบกับการพัฒนาทางด้านอุปกรณ์อิเล็กทรอนิกส์กำลัง (Power Electronic Devices) จึงสามารถทำการสวิทซ์ความถี่ได้สูงขึ้น ซึ่งสามารถทำให้เราควบคุมมอเตอร์กระแสสลับได้ง่ายขึ้น

ระบบควบคุมมอเตอร์ด้วยไมโครคอนโทรลเลอร์นี้ ใช้หลักการของการเปลี่ยนกำลังไฟฟ้าสองครั้ง คือ จะเปลี่ยนจากแหล่งจ่ายไฟกระแสสลับให้เป็นไฟกระแสตรงด้วยวงจรเรียงกระแส แล้วจึงเปลี่ยนกลับไปเป็นไฟกระแสสลับด้วยวงจรอินเวอร์เตอร์ ที่ปรับเปลี่ยนความถี่ได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยไมโครคอนโทรลเลอร์ การทดลองในปริญญานิพนธ์นี้เน้นการสร้างวงจรต้นแบบเพื่อจะนำไปใช้ในการควบคุมความเร็วของมอเตอร์กระแสลับ แบบเฟสเดียวเท่านั้น โดยกำหนดให้มอเตอร์มีขนาด 0.5 แรงม้า พิกัดกระแส 2.11 แอมแปร์ ที่พิกัดแรงดัน 220 โวลต์ ด้วยสัญญาณพีคบิดลิเอ็มแบบวีซียูนิฟอร์มแชนเปลิ่งแบบไม่สมมาตร ซึ่งสร้างมาจากไมโครคอนโทรลเลอร์-8031 และสามารถเปลี่ยนความถี่ของสัญญาณพัลส์ควบคุมได้ตั้งแต่ 0-200 Hz. รวมทั้งสามารถปรับระยะเวลาในการเร่งหรือหน่วงความถี่ของสัญญาณควบคุมได้ โดยจะสร้างจากเทคนิคทางซอฟต์แวร์ นอกจากนี้ยังได้มีการออกแบบให้วงจรต้นแบบสามารถรับสัญญาณเตือนฉุกเฉินจากส่วนวงจรป้อนกลับได้ ซึ่งจะทำให้การทำงานถูกสั่งให้หยุดลงทั้งหมดทันที แต่ในที่นี้วงจรส่วนป้อนกลับไม่ได้สร้างเอาไว้ เพียงแต่ออกแบบซอฟต์แวร์ไว้เพื่อการพัฒนาเท่านั้น



บทที่ 2

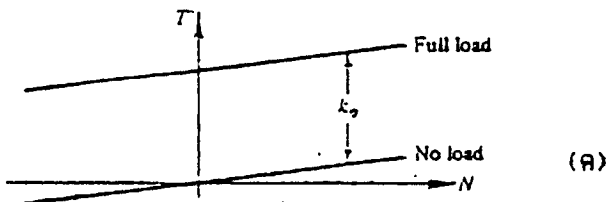
คุณสมบัติของมอเตอร์เหนี่ยวนำ 3 เฟส

2.1 บทนำ

ในระบบควบคุมใด ๆ ก็ตาม เราต้องมีความเข้าใจในองค์ประกอบพื้นฐาน และคุณสมบัติของระบบที่ต้องการควบคุมเสียก่อน เช่นเดียวกับการควบคุมความเร็วมอเตอร์เหนี่ยวนำ ซึ่งในบทนี้จึงกล่าวถึงวงจรสมมูล (equivalent circuit) ของมอเตอร์เหนี่ยวนำ รวมทั้งความสัมพันธ์ระหว่างแรงบิด (torque) กับความเร็ว (speed) เมื่อมีการเปลี่ยนแปลงโวลต์เตจ หรือความถี่ และผลของฮาร์โมนิกที่จะเกิดขึ้นต่อมอเตอร์

2.2 ความสัมพันธ์ระหว่างแรงบิดที่โหลด (load torque) และแรงบิดที่มอเตอร์กับความเร็ว

การนำมอเตอร์เหนี่ยวนำไปใช้งานในระบบต่าง ๆ สิ่งที่จะต้องคำนึงถึงเป็นอันดับแรกในการควบคุมคือ ชนิดของโหลดที่มอเตอร์ต้องขับ โดยทั่วไปโหลดมีหลายประเภท และแต่ละประเภท ก็จะมีความสัมพันธ์ระหว่างแรงบิดที่โหลด-ความเร็วที่แตกต่างกัน โดยสามารถเขียนได้เป็น



รูปที่ 2.1 ความสัมพันธ์ระหว่างแรงบิดที่โหลด-ความเร็ว (ก) พัดลมหรือปั๊ม
(ข) คอมเพรสเซอร์ (ค) บันจัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_L = f(N) \quad (2.1)$$

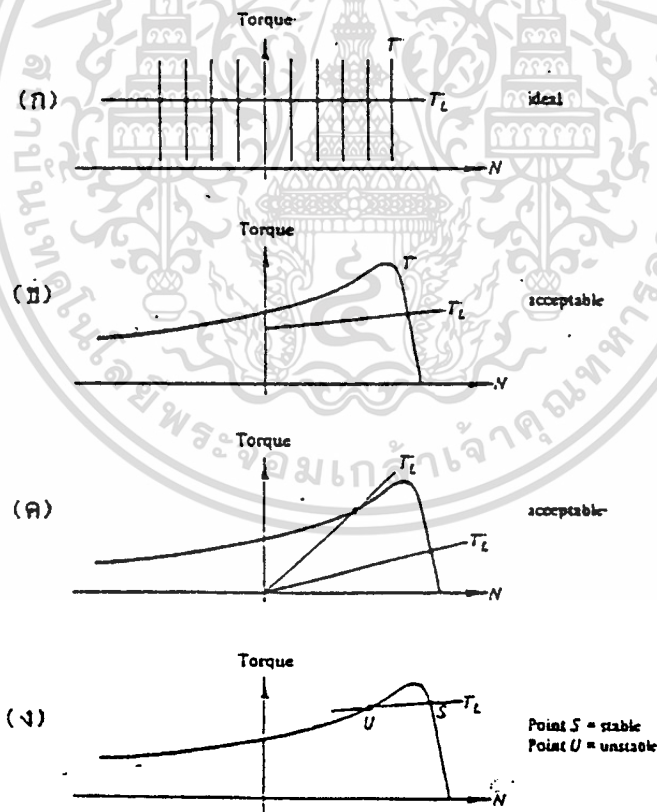
สำหรับความสัมพันธ์ของแรงบิดที่โหลด-ความเร็ว ที่พบเห็นโดยทั่วไป แสดงดังรูปที่ 2.1 ได้แก่

$$T_L = kN^2 \quad ; \text{ พัดลมหรือปั๊ม } (2.2)$$

$$T_L = k_0 + k_1N + k_2N^2 + \dots \quad ; \text{ คอมเพรสเซอร์ } (2.3)$$

$$T_L = k_0 + k_1N \quad ; \text{ ปั๊มจั่น } (2.4)$$

จากการศึกษา พบว่าในระบบควบคุมที่ดีนั้น แรงบิดที่มอเตอร์ที่ความเร็วต่าง ๆ ควรอยู่ในแนวตั้งฉาก หรือใกล้เคียงที่สุด เพื่อให้ความเร็วเปลี่ยนแปลงน้อย แม้จะมีการเปลี่ยนแปลงแรงบิดของโหลด อย่างทันทีทันใด ดังในรูปที่ 2.2



รูปที่ 2.2 คุณสมบัติ ณ จุดตัดกันของแรงบิดที่โหลด (T_L) และแรงบิดที่มอเตอร์ (T)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาแรงบิดที่โหลด (T_L) และแรงบิดที่มอเตอร์ (T) บนแกนเดียวกัน ดังรูปที่ 2.2 จะเห็นว่า ที่จุดตัดของเส้นทั้งสองนั้น ควรจะให้เส้น T มีความชันน้อยกว่าเส้น T_L ดังจุด S ในรูป 2.2 (ง) เพราะมอเตอร์จะรักษาระดับความเร็วไว้ได้ หากความเร็วที่เปลี่ยนแปลงไปเนื่องจากผลกระทบจากภายนอก ส่วนที่จุด u จะไม่สามารถรักษาระดับความเร็วที่จุดนั้นไว้ได้

2.8 มอเตอร์เหนี่ยวนำเมื่อจ่ายโวลต์เตจรูปคลื่นซายน์

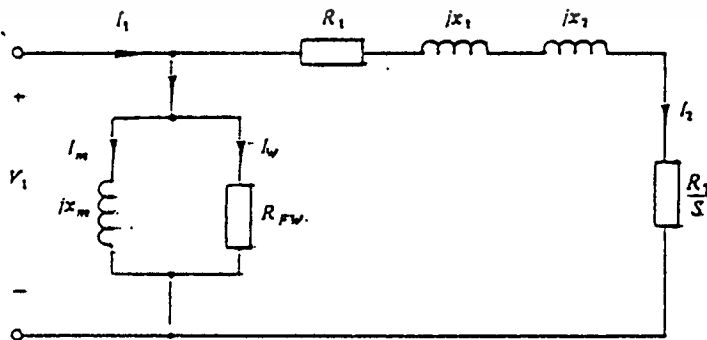
โดยทั่วไปการหมุนของมอเตอร์เหนี่ยวนำจะเกิดขึ้นเมื่อจ่ายไฟรูปคลื่นซายน์ให้กับสเตเตอร์ของมอเตอร์ก็จะเกิดฟลักซ์ขึ้นในช่องว่าง (air gap) ซึ่งหมุนด้วยความเร็วซิงโครนัส

$$\begin{aligned} N_1 &= (2w_1/P) \quad \text{rad/s} & (2.5) \\ \text{หรือ} &= (120f_1/P) \quad \text{rpm} \end{aligned}$$

หากโรเตอร์ (rotor) หยุดก็จะถูกเหนี่ยวนำให้เกิดกระแสไหลภายในโรเตอร์ และทำให้เกิดเอ็มเอ็มเอฟ (magneto motive force) ทำให้มอเตอร์หมุนไปในทิศทางเดียวกับฟลักซ์ ซึ่งหากโรเตอร์หมุนด้วยความเร็วซิงโครนัส ก็จะไม่เกิดการเหนี่ยวนำขึ้นระหว่างฟลักซ์กับโรเตอร์ ดังนั้นตามปกติความเร็วของมอเตอร์ (N) จะหมุนช้ากว่า ซึ่งความแตกต่างของความเร็วทั้งสองนั้น ($N-N_1$) เราเรียกว่า ความเร็วสลลิป (slip speed) และจะหาค่าของสลลิปต่อหน่วย (per slip) ได้จาก

$$S = (N_1 - N) / N_1 \quad (2.6)$$

2.8.1 วงจรสมมูลของมอเตอร์เหนี่ยวนำ



รูปที่ 2.3 วงจรสมมูลของมอเตอร์เหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรสมมูลย์ ดังรูปที่ 2.3 และได้กระแสโรเตอร์เป็น

$$|I_2| = |V_1| / \sqrt{[(R_1 + R_2/S)^2 + (X_1 + X_2)^2]} \quad (2.7)$$

สำหรับการหาค่า แรงบิดของมอเตอร์นั้น เราสามารถหาได้จากความสัมพันธ์

$$T = P_0 / N \quad (2.8)$$

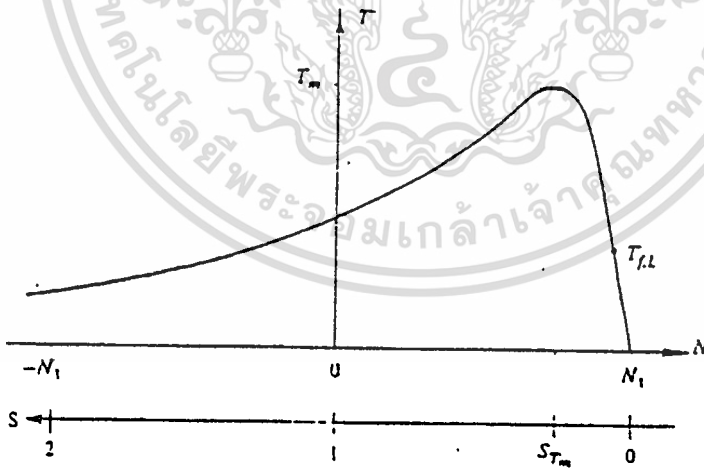
เนื่องจากกำลังไฟฟ้าที่เปลี่ยนเป็นกำลังทางกลหาได้จาก

$$P_0 = [I_2 (R_2 (1-S))] / S \quad (2.9)$$

ดังนั้น

$$T = \{ [V_1^2 / N] [R_2 / S] \} / \{ (R_1 + R_2/S)^2 + (X_1 + X_2)^2 \} \quad (2.10)$$

จากสมการนี้ จะเห็นว่า หากป้อนโวลต์เตจ และความถี่ที่แล้ว ตัวแปรที่จะมีผลต่อการเปลี่ยนแปลงของ T ก็คือ S ซึ่งจะทำให้ได้ความสัมพันธ์ของแรงบิด-ความเร็ว ดังรูปที่ 2.4



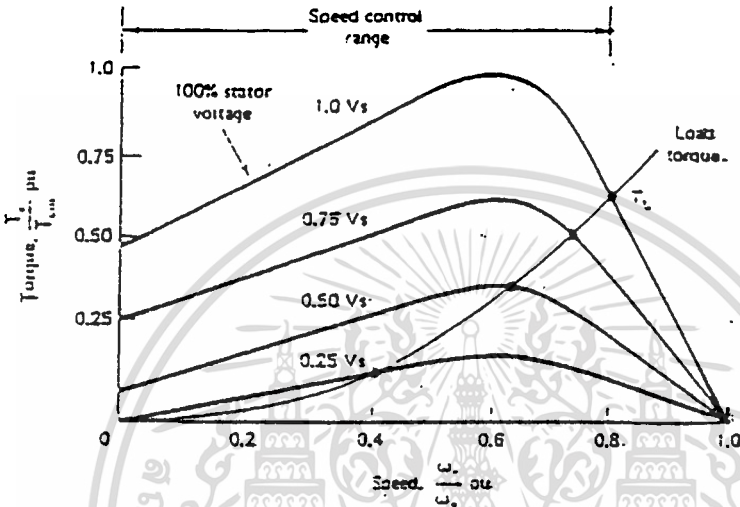
รูปที่ 2.4 ความสัมพันธ์ระหว่างแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำ

และสามารถหาค่าแรงบิดสูงสุดได้โดยการดิฟเฟอเรนเชียลสมการ 2.10 เทียบกับ s แล้วให้เท่ากับ 0 ซึ่งจะทำให้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_m = [V_1^2] / 2N_1 (X_1 + X_2) \quad (2.11)$$

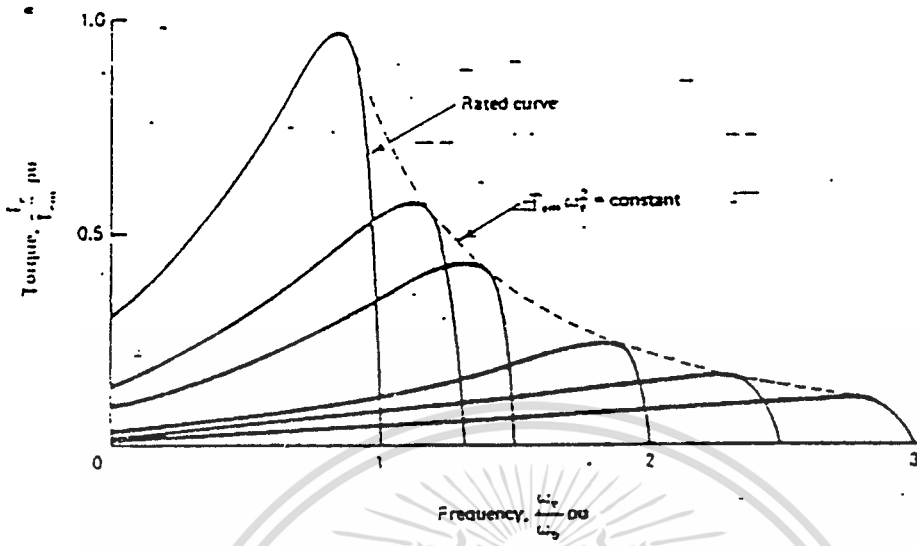
2.3.2 ความสัมพันธ์ของแรงบิดกับความเร็ว เมื่อมีการเปลี่ยนแปลงโวลต์เตจหรือความถี่



รูปที่ 2.5 ความสัมพันธ์ระหว่างแรงบิด-ความเร็วเมื่อเปลี่ยน โวลต์เตจโดยความถี่คงที่

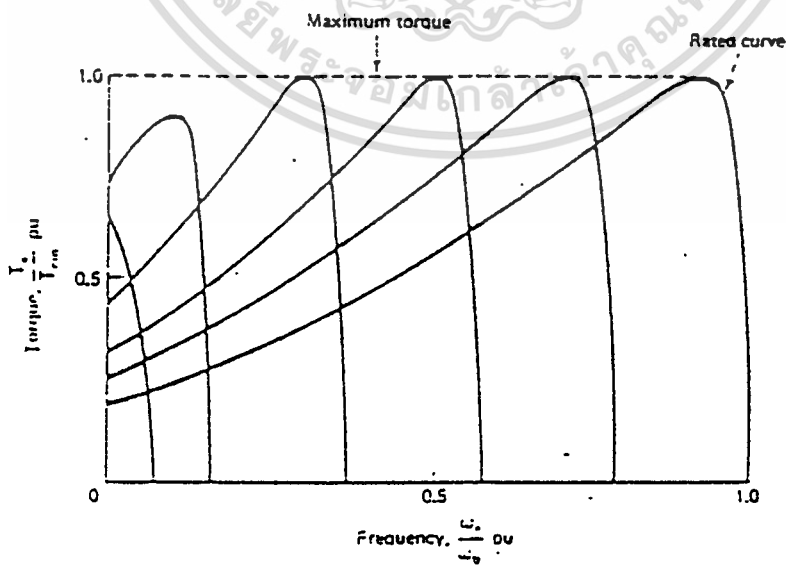
การพิจารณาความสัมพันธ์ดังกล่าวนี้ จากสมการ 2.10 สามารถแบ่งออกได้เป็น 3 ลักษณะได้แก่

- ก. เปลี่ยนโวลต์เตจโดยความถี่คงที่ วิธีนี้เป็นวิธีที่ง่ายและประหยัดหากใช้ควบคุมความเร็วมอเตอร์เหนี่ยวนำ แต่ค่าแรงบิดสูงสุดจะลดลงอย่างรวดเร็ว เมื่อโวลต์เตจลดลง ดังรูปที่ 2.5 ซึ่งได้แสดงให้เห็นแรงบิดที่ไหลตกซึ่งเป็นพัลคมหรืออิมพัลควงวนไปด้วย จะเห็นว่าช่วงการควบคุมความเร็วนั้น จะต้องมีสลลิปมาก ซึ่งจะส่งผลให้มีพลังงานสูญเสียมากขึ้นด้วย
- ข. เปลี่ยนความถี่โดยให้โวลต์เตจคงที่ จะให้ผลดังรูปที่ 2.6 ซึ่งแสดงให้เห็นการเปลี่ยนแปลงของแรงบิดสูงสุดในช่วงความถี่ที่มากกว่าพิกัด เนื่องจากถ้าลดความถี่ลงต่ำกว่านี้ โดยระดับโวลต์เตจเท่ากับพิกัด ฟลักซ์จะเกิดอิ่มตัว (saturate) เกิดกระแสไหลมากที่สเตเตอร์ ดังนั้นในช่วงความถี่ต่ำกว่าความถี่พิกัด จึงควรลดโวลต์เตจลงด้วยเพื่อให้ฟลักซ์ลดลง



รูป 2.6 ความสัมพันธ์ระหว่างแรงบิด-ความเร็ว เมื่อเปลี่ยนความถี่โดยโวลต์เดจคงที่

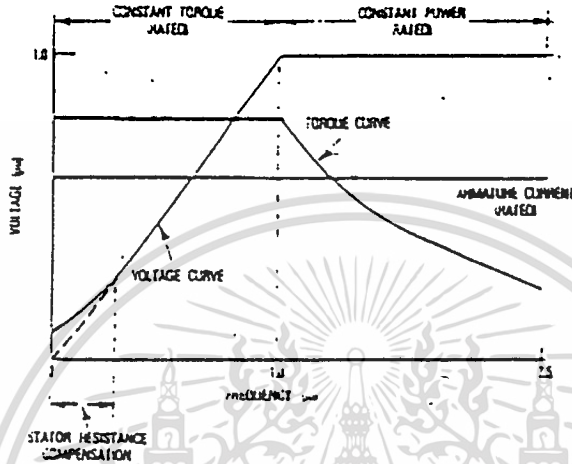
ก. เปลี่ยนความถี่โดยสัดส่วนของโวลต์เดจและความถี่ จะได้ผลดังรูปที่ 2.7 ซึ่งจะได้แรงบิดสูงสุดคงที่ อันเป็นผลมาจากฟลักซ์คงที่ แต่ในช่วงความถี่ต่ำนั้น ฟลักซ์จะลดลง เนื่องจากตกคร่อมที่อิมพีแดนซ์ (impedance) ของสเตเตอร์บางส่วน ดังนั้นในช่วงนี้จึงต้องชดเชยด้วยการเพิ่มโวลต์เดจขึ้นเพื่อให้ได้แรงบิดที่สูงขึ้น



รูปที่ 2.7 ความสัมพันธ์ระหว่างแรงบิด-ความเร็ว เมื่อเปลี่ยนความถี่โดย V/f คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากความสัมพันธ์ดังกล่าวมาแล้วนั้น จะได้ความสัมพันธ์ระหว่าง โวลต์เตจกับความถี่ที่เหมาะสมด้วยรูปที่ 2.8 ซึ่งแสดงให้เห็นถึงความสัมพันธ์ของโวลต์เตจ, แรงบิด และกระแสเตเตอร์เมื่อเปลี่ยนความถี่ไป โดยจะสามารถแบ่งได้เป็น 2 ช่วงคือ แรงบิดคงที่ เมื่อความถี่ต่ำกว่า 1 pu และกำลังงานคงที่ เมื่อความถี่สูงกว่า 1 pu รวมทั้งมีการชดเชยผลของอิมพีแดนซ์ในช่วงความถี่ต่ำด้วย



รูป 2.8 ความสัมพันธ์ระหว่าง โวลต์เตจ-ความถี่ของมอเตอร์เหนี่ยวนำ

2.4 ผลกระทบของฮาร์โมนิกที่มีต่อมอเตอร์เหนี่ยวนำ

ในการขับเคลื่อนมอเตอร์เหนี่ยวนำโดยรูปคลื่นไม่เป็นไซน์นั้น จะมีฮาร์โมนิกรวมอยู่ด้วย ซึ่งฮาร์โมนิกเหล่านี้ จะทำให้เกิดผลกระทบที่เป็นผลเสีย 2 ข้อได้แก่

ก. เกิดความร้อน (heating) เพิ่มขึ้นเนื่องจากความสูญเสียในขดลวดที่สเตเตอร์ (stator copper losses) และ ที่โรเตอร์ (rotor copper losses) ซึ่งกรณีมอเตอร์ 3 เฟสหาได้จาก

$$P_{1s} = 3 (I_1^2 + I_h^2) R_1 \quad (2.12)$$

$$P_{1r} = 3 (I_1^2 + I_h^2) R_1 \quad (2.13)$$

ข. เกิดแรงบิดไม่สม่ำเสมอ (torque pulsation) ในขณะที่หมุนที่ความเร็วต่ำ ๆ และแรงเฉื่อยทางกล (mechanical inertia) น้อย ซึ่งเกิดจากการเหนี่ยวนำของฟลักซ์ กับ mmf ที่โรเตอร์ทางฮาร์โมนิกที่ต่างกัน

ในบทนี้ต้องการอธิบายถึงคุณสมบัติของมอเตอร์เหนี่ยวนำ โดยกล่าวถึงความสัมพันธ์ของแรงบิด-ความเร็วเมื่อเปลี่ยนโวลต์เตจหรือความถี่ รวมทั้งอธิบายถึงวงจรสมมูลย์เหนี่ยวนำ โดยมุ่งเน้นกรณีที่ย้ายโวลต์เตจรูปคลื่นไซน์ เนื่องจากกรณีที่ไม่เป็นรูปคลื่นไซน์ สามารถวิเคราะห์ผลกระทบได้โดยแยกเป็นผลอันเกิดจากแต่ละฮาร์โมนิกแล้วจึงนำมารวมกัน และสุดท้ายกล่าวถึงผลเสียอันจะเกิดขึ้นเมื่อมีฮาร์โมนิกรวมอยู่ด้วย เพื่อเป็นประโยชน์ในการเลือกวิธีการควบคุมต่อไป



บทที่ 3

คุณสมบัติของรูปคลื่นพีคดับลิวเอ็ม

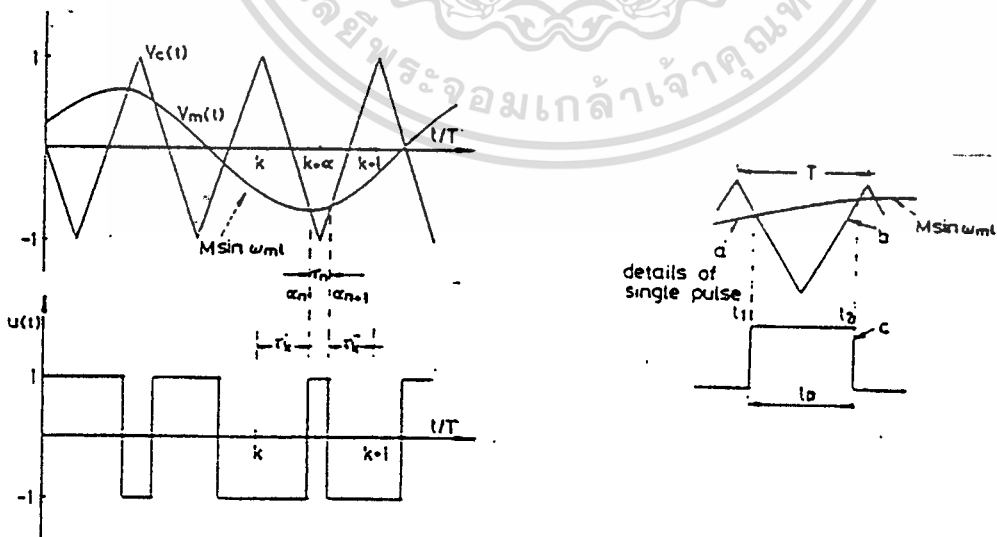
3.1 บทนำ

การควบคุมความเร็วของมอเตอร์เหนี่ยวนำ ต้องการแหล่งจ่ายพลังงานที่ปรับความถี่ได้ และเพื่อจะรักษาแรงบิดสูงสุดให้คงที่ด้วย จึงจำเป็นต้องปรับโวลต์เตจได้ โดยมีสัดส่วนระหว่างโวลต์เตจและความถี่ที่ ซึ่งวิธีออกแบบแหล่งจ่ายพลังงานนี้มีหลายวิธี แต่วิธีที่นิยมใช้มากที่สุดคือวิธีพัลส์วิดท์มอดูเลชัน (PULSE WIDTH MODULATION (PWM) INVERTER)

การสร้างรูปคลื่นพีคดับลิวเอ็มให้แก่ส่วนอินเวอร์เตอร์นั้นมีหลายวิธี ซึ่งจะมีวิธีการสร้างรูปคลื่นและผลของฮาร์โมนิกที่แตกต่างกัน ในหัวข้อนี้จึงเลือกพิจารณาวิธีการสร้างรูปคลื่นแบบต่าง ๆ ที่มีวิธีสร้างรูปคลื่นใกล้เคียงกัน เพื่อเลือกวิธีที่เหมาะสมนำมาใช้ในการออกแบบวงจรต่อไป

3.2 วิธีการสร้างรูปคลื่นพีคดับลิวเอ็ม

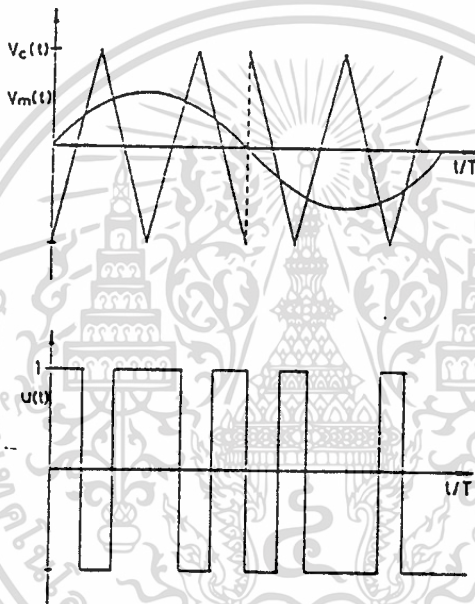
ในการสร้างรูปคลื่นพีคดับลิวเอ็มเพื่อใช้ขับมอเตอร์เหนี่ยวนำมีหลายวิธีซึ่งในเอกสารอ้างอิงได้เปรียบเทียบรูปคลื่นพีคดับลิวเอ็มที่ได้จากการมอดูเลตด้วยวิธีต่าง ๆ 6 ชนิดได้แก่



รูปที่ 3.1 การสร้างรูปคลื่นพีคดับลิวเอ็ม ด้วยวิธีเนเชอรัลแซมปลิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วิธีเนเชอรัลแซมปลิง (natural sampling) มีวิธีสร้างรูปคลื่นที่ดับบลิวเอ็ม ดังรูป เหมาะสำหรับการออกแบบโดยใช้วงจรอนุลอก โดยนำสัญญาณพาห์สามเหลี่ยมมาเปรียบเทียบกับสัญญาณมอดูเลทรูปซายน์ จุดตัดกันของรูปซายน์กับสามเหลี่ยมจะให้สัญญาณเอาต์พุตออกมาเป็นพัลส์ที่มีความกว้างต่าง ๆ กัน ทำให้สามารถลดฮาร์โมนิกส์อันดับต่ำ ๆ ลงได้ และกระแสที่มอเตอร์มีลักษณะใกล้เคียงซายน์ อย่างไรก็ตามวิธีนี้จะให้ความถี่ไซด์แบนด์ (side band frequency) ออกมาด้วย ดังนั้นถ้าต้องการให้ฮาร์โมนิกส์อันดับต่ำ ค่าแรกที่มีค่าไม่เท่ากับศูนย์ มีค่าสูง จะต้องใช้ความถี่คลื่นพาห์ที่สูงมาก นั่นหมายความว่า จะต้องใช้ความถี่ในการสวิทซ์ที่สูงตามไป ด้วย จึงทำให้มีความสูญเสียจากการสวิทซ์สูง

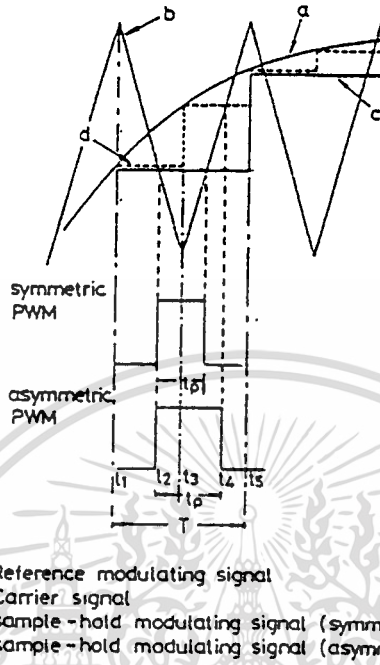


รูปที่ 3.2 การสร้างรูปคลื่นที่ดับบลิวเอ็ม ด้วยวิธีโมดิฟายซับฮาร์โมนิกส์แซมปลิง

- วิธีโมดิฟายซับฮาร์โมนิกส์แซมปลิง (modified subharmonic sampling) วิธีนี้สร้างรูปคลื่นที่ดับบลิวเอ็มด้วยวิธีเดียวกับวิธีเนเชอรัลแซมปลิง แต่จะปรับปรุงโดยให้สัดส่วนของความถี่ระหว่างรูปคลื่นสามเหลี่ยมและรูปคลื่นที่นำมามอดูเลทเป็นจำนวนเต็ม โดยครึ่งคาบของรูปคลื่นจะสมมาตรกัน เพื่อลดการเกิดฮาร์โมนิกส์ย่อย ดังแสดงวิธีสร้างรูปคลื่นที่ดับบลิวเอ็มในรูปที่ 3.2

- วิธียูนิฟอร์มแซมปลิง แบบสมมาตร (symmetric uniform sampling) ดังแสดงวิธีสร้างรูปคลื่นที่ดับบลิวเอ็ม ในรูปที่ 3.3 เป็นวิธีที่สามารถสร้างด้วยวงจรดิจิทัลได้ เนื่องจากรู้ตำแหน่งของการสุ่มค่าของรูปคลื่นที่นำมามอดูเลทแน่นอน วิธีนี้จะได้รูปคลื่นพัลส์ในแต่ละช่วงสมมาตรกัน และสามารถหาค่าความกว้างของพัลส์ได้จาก

$$t_p = T/2 \{ 1 + M \cdot \sin(\omega_m t_1) \} \tag{3.1}$$



รูปที่ 3.3 การสร้างรูปคลื่นพีดับบลิวเอ็ม ด้วยวิธียูนิฟอร์มแซมปลิง

- วิธียูนิฟอร์มแซมปลิงแบบไม่สมมาตร (asymmetric uniform sampling) ดังรูปที่ 3.3 มีวิธีสร้างรูปคลื่นพีดับบลิวเอ็มเช่นเดียวกับวิธียูนิฟอร์มแซมปลิงแบบสมมาตร แต่ตำแหน่งการสุ่มค่าของรูปคลื่นที่นำมาคูณเลข จะเป็น 2 เท่า ทำให้รูปคลื่นพีดับบลิวเอ็มใกล้เคียงกับวิธีเนเชอรัลแซมปลิงมากขึ้น สามารถหาค่าความกว้างของพัลส์ได้จาก

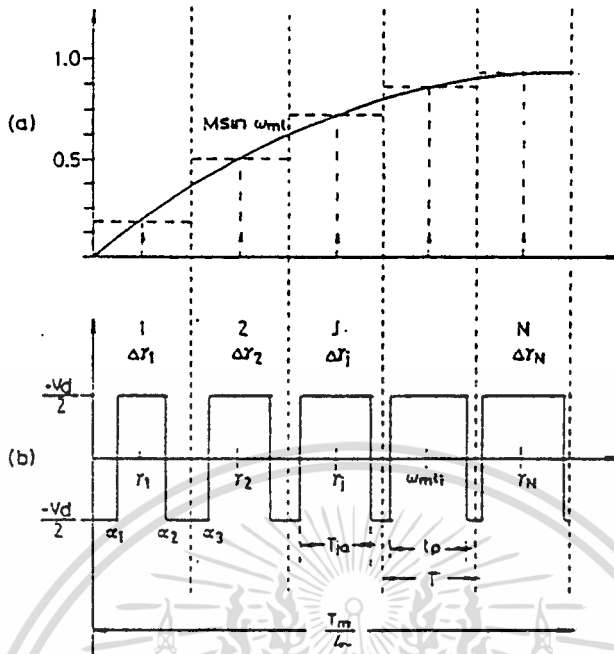
$$t_p = T/2 [1 + M/2] \cdot \{ \sin(\omega_m t_1) + \sin(\omega_m t_3) \} \tag{3.2}$$

- วิธีดิจิตอลซายน์ (digital sinusoidal PWM) ดังรูป วิธีนี้เหมาะสำหรับการควบคุมความเร็วมอเตอร์เหนี่ยวนำแบบเวกเตอร์ (vector control) เนื่องจากสามารถใช้ไมโครโปรเซสเซอร์คำนวณความกว้างของพัลส์ได้จาก

$$t_p = T/2 \{ 1 + M \cdot \sin(\omega_m t_1) \} \quad ; \text{ สวิทช์ 2 ระดับ (half bridge) } \tag{3.3}$$

$$t_p = T \cdot M \cdot \sin(\omega_m t_1) \quad ; \text{ สวิทช์ 3 ระดับ (full bridge) } \tag{3.4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

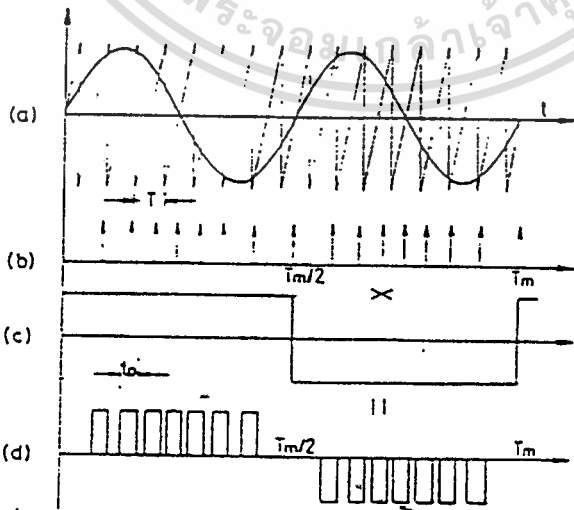


รูปที่ 3.4 การสร้างรูปคลื่นพีดับลิวเอ็ม ด้วยวิธีคิจิตอลชายน์

- วิธีมอดูเลตตำแหน่ง (pulse position modulation หรือ PPM) ดังรูป วิธีนี้ตำแหน่งของพัลส์จะเปลี่ยนแปลงตามรูปคลื่นที่นำมามอดูเลต โดยความกว้างของพัลส์จะกำหนดได้จาก

$$t_p = T/2 (1 + M) \quad ; \text{ สวิตซ์ 2 ระดับ (half bridge) } \quad (3.5)$$

$$t_p = T.M \quad ; \text{ สวิตซ์ 3 ระดับ (full bridge) } \quad (3.6)$$



รูปที่ 3.5 การสร้างรูปแบบคลื่น PWM ด้วยวิธีมอดูเลตตำแหน่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

มอสเฟตกำลัง (POWER MOSFET)

4.1 บทนำ

ฟิลด์เอฟเฟกทรานซิสเตอร์หรือที่เรียกย่อ ๆ ว่า เฟต (FET) เป็นอุปกรณ์สารกึ่งตัวนำที่ค่อนข้างใหม่สำหรับวงการอิเล็กทรอนิกส์ในประเทศไทย ถ้าพูดถึงลักษณะการทำงานแล้ว เฟตเป็นสิ่งประดิษฐ์สารกึ่งตัวนำชนิด ยูนิโพลาร์ (Unipolar) แตกต่างจากทรานซิสเตอร์ที่เป็นชนิด ไบโพลาร์ (Bipolar) ซึ่งทรานซิสเตอร์ที่เป็นชนิดไบโพลาร์ทำงานได้โดยอาศัยการเคลื่อนที่ของอิเล็กตรอนอิสระ และโฮล เราจึงเรียกทรานซิสเตอร์นี้ว่าเป็นสิ่งประดิษฐ์ขั้วไฟฟ้าสองขั้วหรือไบโพลาร์ ส่วนเฟตจะทำงานโดยมีกระแสไหลเนื่องจากประจุเพียงชนิดเดียวเท่านั้น คืออิเล็กตรอนอิสระ หรือโฮล ดังนั้นจึงได้รับการขนานนามว่า เป็นสิ่งประดิษฐ์ขั้วไฟฟ้าเดี่ยวหรือยูนิโพลาร์นั่นเอง และข้อแตกต่างที่สำคัญที่ทำให้เฟตแตกต่างจากทรานซิสเตอร์ก็คือ เฟตมีความต้านทานด้านอินพุตที่สูงมาก นั่นหมายความว่า การควบคุมขาเกตของเฟตใช้เพียงแต่ความต่างศักย์ โดยมันจะต้องการกระแสเพียงเล็กน้อยเท่านั้น จึงทำให้การควบคุมขาเกตของเฟตโดยเฉพาะวงจรถูกไครฟ์เวอร์้ง่ายมาก เนื่องจากมีการใช้กำลังงานที่ต่ำ (Low Power Level)

จากลักษณะการควบคุมดังกล่าวทำให้เฟตมีลักษณะคล้ายหลอดสูญญากาศ ซึ่งควบคุมด้วยความต่างศักย์เพียงอย่างเดียว ในขณะที่ทรานซิสเตอร์จะต้องควบคุมด้วยกระแส จากเหตุผลดังกล่าวข้างต้น ทำให้เฟตมีข้อดีกว่าทรานซิสเตอร์ในด้านการควบคุมทางด้านอินพุต และดีกว่าหลอดสูญญากาศในด้านขนาดและการสูญเสียในด้านความร้อน

4.1.1 การทำให้เพาเวอร์มอสเฟตนำกระแส (Turn On)

วงจรถูกไครฟ์มอสเฟตจะต้องมีค่าศักดาเกินค่าแรงดันไฟฟ้าค่าสุดที่สามารถทำให้มอสเฟตเกิดการนำกระแสได้ (Threshold Voltage) และกระแสของวงจรถูกไครฟ์จะมีเพียงเล็กน้อย แต่ก็ต้องเพียงพอที่จะชาร์จตัวเก็บประจุอินพุตของมอสเฟต (Input Capacitance) ได้ในช่วงเวลาที่ต้องการ

$$C_{iss} = C_{GD} + C_{GS} \quad (4.1)$$

- เมื่อ C_{iss} = ค่าความจุไฟฟ้าอินพุทของมอสเฟต
 C_{GD} = ค่าความจุไฟฟ้าที่อยู่ระหว่างขาเกตและเดรน
 C_{GS} = ค่าความจุไฟฟ้าที่อยู่ระหว่างขาเกตและซอร์ส

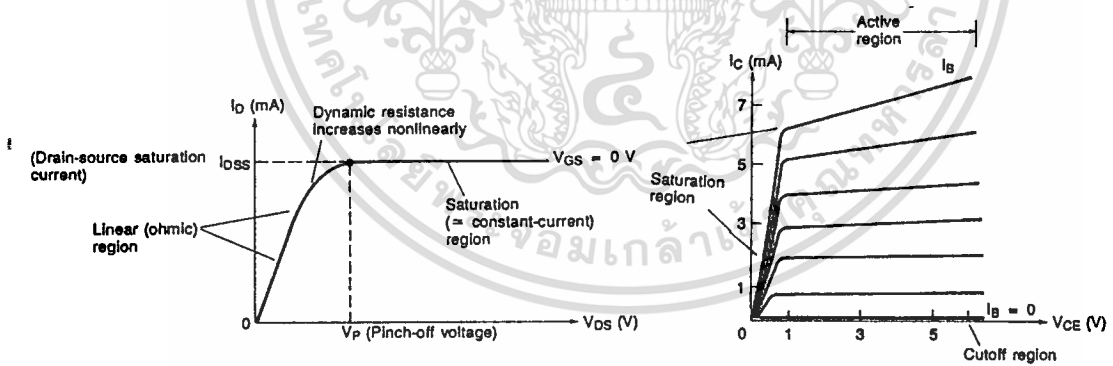
ดังนั้นวงจร ใด ฟ ก็จะต้องมีเอทพุทอิมพีแดนซ์ต่ำพอที่จะรับพลังงานจากการคายประจุของค่าตัวเก็บประจุ และทันกับความเร็วในการสวิตชิง

4.1.2 การทำให้เพาเวอร์มอสเฟตหยุดนำกระแส (Turn off)

เนื่องจากมอสเฟตเป็นสารกึ่งตัวนำประเภทเมเจอร์ตีแครีเออร์ (Majority Carrier) ถึงแม้จะไม่มีแรงดันเกต-ซอร์ส มอสเฟตก็สามารถหยุดนำกระแสได้ เพราะเหมือนกับว่ามีค่าความต้านทานสูง มากระหว่างขาเดรนกับซอร์ส จึงเป็นการบล็อกกระแสไม่ให้ไหลได้

เวลาในการสวิตชิงหาได้จากช่วงเวลาในการชาร์จและดิชาร์จของอินพุทคาร์ปาคิตันซ์ซึ่งค่าของอินพุทคาร์ปาคิตันซ์นี้ใช้การพิจารณาจากสมการที่ 4.1

4.1.3 ข้อแตกต่างระหว่างมอสเฟตกำลังกับทรานซิสเตอร์กำลัง



ก)

ข)

รูปที่ 4.1 กราฟแสดงคุณสมบัติของ ก) มอสเฟต ข) ทรานซิสเตอร์

จากกราฟ ข้อแตกต่างของมอสเฟตกับทรานซิสเตอร์คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. สำหรับมอสเฟต ค่ากระแสเดรน (I_D) จะเปลี่ยนค่าตามแรงดันเกต-ซอร์ส (V_{GS}) ในช่วงหนึ่ง แต่ทรานซิสเตอร์กระแสคอลเลกเตอร์ (I_C) จะเปลี่ยนตามกระแสเบส (I_B)
2. ค่าความชันกราฟแสดงว่าค่าความต้านทานขณะทำงาน (On-Resistance) ของมอสเฟตมีค่ามากกว่าทรานซิสเตอร์
3. ย่านแอคทีฟของไบโพลาร์จะมีความชันมากกว่าของมอสเฟต ซึ่งจะทำให้มอสเฟตกำลังเป็นแหล่งจ่ายกระแสที่คงที่ (Constant Current Source) ได้ดีกว่าพวกไบโพลาร์
4. ตัวที่จำกัดกระแสเดรนของมอสเฟต ขึ้นอยู่กับจุดพินช์ออฟ (Pinch Off)

4.2 ชนิดและประเภทของเฟต

เฟตสามารถแบ่งออกเป็นประเภทใหญ่ ๆ ได้ 2 ประเภทคือ

1. ฟิสิกส์เอฟเฟกทรานซิสเตอร์ชนิดมีหัวต่อ P-N (Junction Field Effect Transistor) หรือที่เรียกย่อ ๆ ว่า เจเฟต (JFET) แต่โดยทั่วไปเราจะเรียกว่า เฟต แทนได้
 2. ฟิสิกส์เอฟเฟกทรานซิสเตอร์ที่ประกอบด้วยสารกึ่งตัวนำที่เคลือบด้วยฉนวนบางส่วนด้วยโลหะออกไซด์ (Metal Oxide Semiconductor Field Effect) ซึ่งมีชื่อย่อ ๆ ว่า มอสเฟต ในบางครั้งเราจะเรียกฟิสิกส์เอฟเฟกทรานซิสเตอร์แบบนี้ว่า ฟิสิกส์เอฟเฟกทรานซิสเตอร์ที่เกทมีฉนวนกัน
- เฟตสามารถแบ่งตามลักษณะการใช้งานได้เป็น 2 ประเภทคือ

1. เอ็นแชนแนลเฟต (N-Channel FET)

การโคร์ฟ โดยจะมีการป้อนศักดาไฟฟ้าเข้าระหว่างขา เกท-ซอร์ส โดยขาเกตจะมีศักดาเป็นบวกเมื่อเทียบกับขาซอร์ส และศักดาเป็นลบที่ขาเดรน เมื่อเทียบกับขาซอร์ส

2. พีแชนแนลเฟต (P-channel FET)

โดยจะมีการป้อนศักดาไฟฟ้าเข้าระหว่างขา เกท-ซอร์ส โดยขาเกตจะมีศักดาเป็น

ลบเมื่อเทียบกับขาซอร์ส และศักดาเป็นลบที่ขาเดรน เมื่อเทียบกับขาซอร์ส

4.2.1 ลักษณะโครงสร้างและการทำงานของฟิสิกส์เอฟเฟกทรานซิสเตอร์ชนิดมีหัวต่อ

โครงสร้างของเฟตชนิดนี้เริ่มจากการนำเอาแท่งของสารกึ่งตัวนำมาสร้างเป็นตัวเฟตแท่งสารกึ่งตัวนำนี้จะมีคุณสมบัติเสมือนเป็นตัวต้านทานตัวหนึ่ง โดยมีปลายข้างหนึ่งต่อเป็นขั้วเรียกว่า ซอร์ส (Source) ส่วนอีกปลายข้างหนึ่งเรียกว่า เดรน (Drain) และสิ่งหนึ่งที่ทำให้เข้าใจการทำงานของมันดีขึ้นคือ กระแสที่ไหลผ่านแท่งสารนี้จะเป็นกระแสโฮล (ในกรณีที่เป็นสารชนิดพี) หรือกระแสอิเล็กตรอน (ในกรณีที่เป็นสารชนิดเอ็น) เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แท่งสารกึ่งตัวนำจะนำกระแสได้เหมือนเป็นตัวต้านทานตัวหนึ่ง การไหลของกระแส นี้จะขึ้นอยู่กับจำนวนของอิเล็กตรอนอิสระ (ในกรณีที่เป็นสารชนิดเอ็น) หรือโฮล (ในกรณีที่เป็น สารชนิดพี) กระแสนี้จะลดน้อยลงถ้าให้ช่องว่างหรือช่องทางไหลของกระแสลดลง

เมื่อเพิ่มขนาดความกว้างเกทให้แท่งสารกึ่งตัวนำซึ่งทำมาจากสารชนิดพี จะทำให้เกิด เป็นช่องว่างระหว่างรอยต่อพีเอ็น ดังนั้นกระแสจะต้องไหลผ่านช่องว่างนี้และถ้าเราสามารถควบคุมให้ขนาดของช่องนี้เพิ่มขึ้นหรือลดลง ก็จะทำให้ค่าความต้านทานระหว่างปลายทั้งสองข้างของ แท่งสารเกิดการเปลี่ยนแปลง

การนำเอาสารชนิดพีและเอ็นมาต่อให้เกิดเป็นบริเวณรอยต่อดีพลีทชัน (Depletion Region) และถ้าเราทำการไบแอสกลับระหว่างรอยต่อนี้ ช่วงรอยต่อดีพลีทชันจะยังมีค่ามากขึ้น รอยต่อดีพลีทชันจะทำให้ช่องทางการไหลของกระแสน้อยลง ครั้นถ้าให้รอยต่อนี้ถูกไบแอสกลับ มากขึ้น ก็จะทำให้บริเวณดีพลีทชันมีค่ากว้างขึ้น เป็นผลทำให้ช่องทางกระแสแคบลงการที่เราจะ ทำการไบแอสกลับที่รอยต่อนี้ทำได้โดยการให้แรงดันระหว่างขั้วซอร์สและเกท (เกททั้งสองด้าน จะต่อถึงกัน) กระแสอิเล็กตรอนซึ่งแต่เดิมไหลจากซอร์สไปยังเดรนจะมีค่าลดลง ตรงบริเวณช่อง ทางของกระแสจะแคบลงมากตรงส่วนทางด้านขั้วเดรน เนื่องจากระหว่างเดรนกับเกทจะถูกไบ แอสกลับด้วยแรงดันที่มีค่ามากกว่าระหว่างเกทกับซอร์ส สิ่งสำคัญที่ทำให้ผิดแตกต่างจากไบโพลาร์ทรานซิสเตอร์ทั่วไปคือ ที่บริเวณรอยต่อระหว่างเกทกับซอร์สจะได้รับการไบแอสกลับ ซึ่ง ผิดกับทรานซิสเตอร์ทั่วไปคือ ที่รอยต่อระหว่างเบสกับซอร์สจะได้รับการไบแอสตรง ดังนั้นความ ต้านทานระหว่างเกทกับซอร์สจึงมีค่าสูงมาก ซึ่งมีค่าสูงมากกว่าค่าความต้านทานระหว่างเบสกับอี มิเตอร์หลายสิบเท่า โดยปกติเมื่อนำเฟ็ดไปใช้งานค่าความต้านทานระหว่างเบสกับซอร์สซึ่งอยู่ใน ลักษณะไบแอสกลับมีค่าสูงเป็นเมกกะโอห์มและจะเป็นค่าความต้านทานอินพุทของวงจร ซึ่ง เสมือนกับว่าไม่มีกระแสไหลเข้าทางเกทได้ ดังนั้นเราจึงได้กล่าวได้ว่าเฟ็ดเป็นสิ่งประดิษฐ์กึ่งตัว นำที่ทำงานได้ด้วยการให้แรงดันควบคุมการไหลของกระแส

เฟ็ดมีสองชนิดเช่นเดียวกับทรานซิสเตอร์ โดยแบ่งออกเป็นชนิดเอ็นแชนแนล และ ชนิดพีแชนแนล

เฟ็ดชนิดหัวต่อพีเอ็นได้รับการพัฒนาให้มีประสิทธิภาพการทำงานดีขึ้นเรื่อย ๆ จน ปัจจุบันนี้โครงสร้างที่ใช้ทำเฟ็ดชนิดนี้ ทำได้โดยการนำแผ่นสารกึ่งตัวนำที่เรียกว่า ซับสเตรท (Substrate) เป็นหลักแล้วทำการแพร่สารเจือปนเพื่อทำให้เกิดเป็นสารกึ่งตัวนำชนิดพีและเอ็น

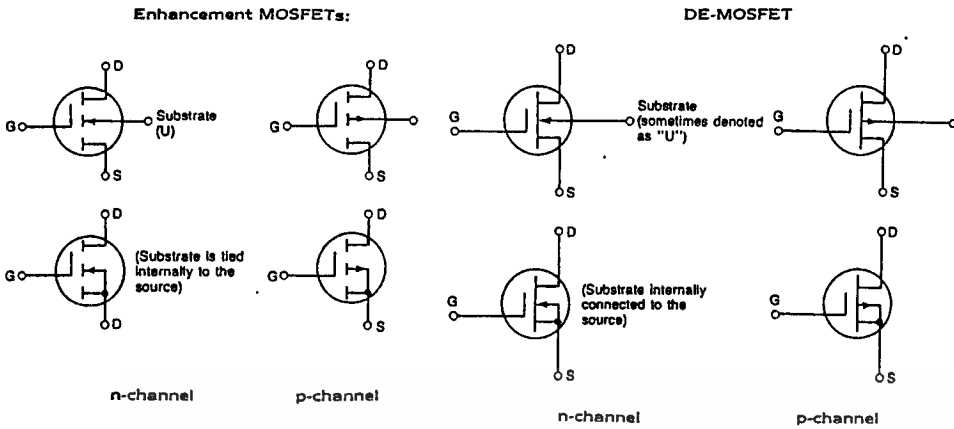


4.2.2 ลักษณะโครงสร้างและการทำงานของฟิลด์เอฟเฟคทรานซิสเตอร์ ชนิดที่เกทมีฉนวนกัน (Insulated Gate Field Effect Transistor)

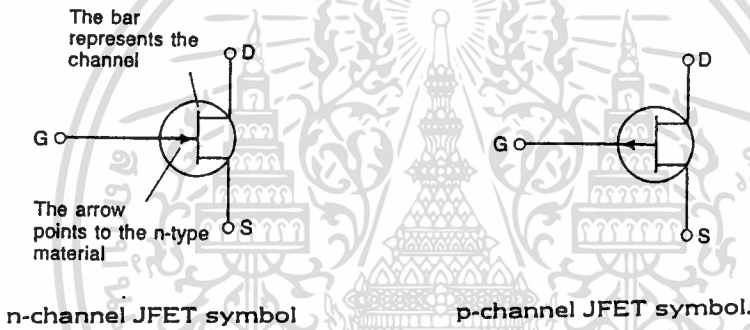
เป็นเฟตติกแบบหนึ่งที่มีผู้นิยมใช้กันมาก โดยเฉพาะอย่างยิ่งในวงจรรีเลย์ทรอนิกส์สมัยใหม่ เฟตติชนิดนี้จะใช้โลหะออกไซด์มาเคลือบที่ผิวส่วนบนโดยได้เข้ามามีบทบาทแทนที่วงจรรูปโพลาร์ทรานซิสเตอร์ในรูปของไอซีในบางครั้งจะมีการเรียกสิ่งประดิษฐ์ชนิดนี้ว่า มอสเฟต ลักษณะที่ทำให้เฟตติชนิดนี้เป็นที่รู้จักกันแพร่หลายอย่างรวดเร็วคือ คุณสมบัติในเรื่องความต้านทานเกทสูงมาก เสมือนกับหลอดสุญญากาศ

จะเห็นว่ามอสเฟตแตกต่างกับเฟตติชนิดหัวต่อพีเอ็นตรงบริเวณขั้วเกท ซึ่งมีฉนวนกันกลาง โดยไม่ให้ขั้วเกทแตะกับสารกึ่งตัวนำ แต่การทำงานของมอสเฟตจะยังคงเหมือนกับเฟตติชนิดหัวต่อคือการไหลของอิเล็กตรอนในตัวเอง เมื่อขั้วเกท ได้รับการไบแอสกลับจะเป็นผลทำให้รอยต่อที่เรียกว่าดีพลีทชันที่ส่วนของเนื้อสารเอ็นมีประจุบวกด้วยการเหนี่ยวนำทำให้รอยต่อของเนื้อสารเอ็นที่มีอยู่แล้วมีขนาดลดลงเป็นผลทำให้การไหลของกระแสลดลง และทำให้สนามไฟฟ้าคร่อมโลหะออกไซด์สูงขึ้น จะทำให้รอยต่อดีพลีทชันมากขึ้น ทำให้กระแสไหลผ่านช่องแคบลงลงเมื่อให้แรงดันระหว่าง เกรนและซอร์สมีค่าสูงขึ้น จำนวนพาหะอิเล็กตรอนที่เคลื่อนที่จากซอร์สไปยังเกรนก็จะมีค่าสูงขึ้นตามด้วย สำหรับกรณีชนิดอนฮ้านซ์เม้นท์นั้นแตกต่างจากชนิดดีพีทีชัน เพราะโครงสร้างตรงบริเวณระหว่างเกรนกับซอร์สจะเป็นชนิดสารกึ่งตัวนำชนิดตรงข้าม การทำงานจะทำได้เมื่อขั้วเกทมีศักดาเป็นบวก เมื่อเทียบกับขั้วสเตรท ครั้นเมื่อเกทมีศักดาเป็นบวกมันจะเหนี่ยวนำให้เนื้อสารพีตรงข้ามกับเกทมีประจุลบ เป็นสะพานให้กระแสอิเล็กตรอนไหลได้ ถ้าให้เกทมีค่าเป็นบวกมาก ก็จะเกิดช่องมากนั่นเอง

ส่วนของฉนวนที่กั้นที่บริเวณเกท เป็นสารจำพวกออกไซด์ของซิลิกอน โดยปกติส่วนของสเตรทจะต่อถึงกับซอร์สหรือมิฉะนั้นจะต่อกับกราวด์ ส่วนของประจุบวกจะเกิดขึ้น และจะเหนี่ยวนำทำให้เกิดประจุลบซึ่งทำให้เกิดช่องทางของกระแสได้



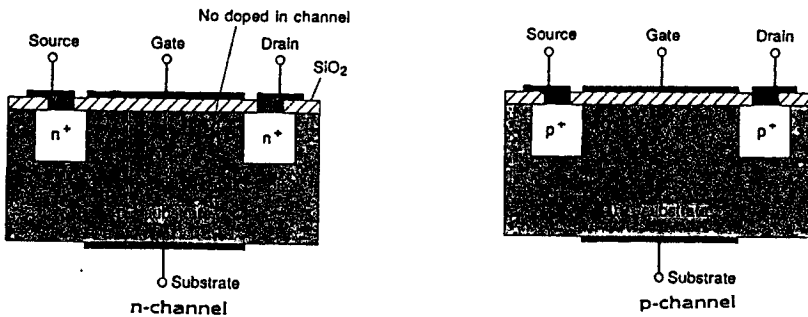
รูปที่ 4.2 แสดงสัญลักษณ์ของมอสเฟต



รูปที่ 4.3 แสดงสัญลักษณ์ของเจเฟต

4.2.8 ข้อแตกต่างระหว่างเจเฟตและมอสเฟต

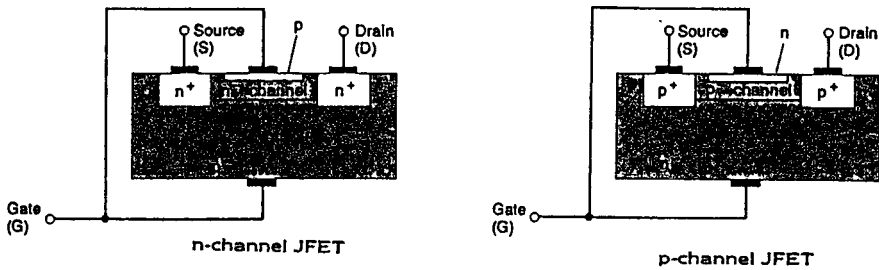
1. ความแตกต่างด้าน โครงสร้างของเฟตซึ่งเป็นไปตามรูปที่ 4.4 และรูปที่ 4.5



Enhancement MOSFETs:

รูปที่ 4.4 แสดงโครงสร้างของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงโครงสร้างของเจฟีต

2. ขาเกตของเจฟีตนั้นติดกับเนื้อสารกึ่งตัวนำโดยตรง แต่ในมอสเฟตนั้นขาเกตจะถูกแยกออกจากเนื้อสารด้วยฉนวน ซึ่งโดยทั่วไปจะเป็นออกไซด์ของโลหะ
3. เจฟีตนั้นมีแต่คิฟลิตชั้นโหนด แต่มอสเฟตมีทั้งคิฟลิตชั้นโหนด และแอนฮาท์เมนที่โหนด

4.3 การทำงานของเฟีต

เราสามารถแบ่งการทำงานของเฟีตออกเป็น 2 ประเภทคือ

1. คิฟลิตชั้นโหนด
2. แอนฮาท์เมนที่โหนด

4.3.1 การทำงานแบบคิฟลิตชั้นโหนด

การทำงานของเฟีตโนโหนดนี้คือ ในสภาวะปกติตัวเฟีตจะนำกระแส ถ้าไม่ไบแอสศักดาไฟฟ้าที่ป้อนเข้าระหว่างขาเกตและขาซอร์ส ซึ่งการนำกระแสในขณะที่ยังไม่มีไบแอสเฟีตจะทำให้เสมือนไดโอดคือ จะยอมให้กระแสไหลในทิศทางเดียวเท่านั้น เมื่อป้อนไบแอสที่ขาเกตจะทำให้การนำกระแสของเฟีตลดลง และจะลดลงมากหรือน้อยขึ้นอยู่กับขนาดของแรงดันที่ไบแอสตัวเฟีตอยู่

4.3.2 การทำงานแบบแอนฮาท์เมนที่โหนด

ลักษณะการทำงานของเฟีตแบบ แอนฮาท์เมนที่โหนด นี้ลักษณะการทำงานจะเหมือนกับทรานซิสเตอร์คือ ในสภาวะปกติจะไม่นำกระแส เมื่อมีไบแอสแรงดันไฟฟ้า เกท-ซอร์ส จึงจะเริ่มเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

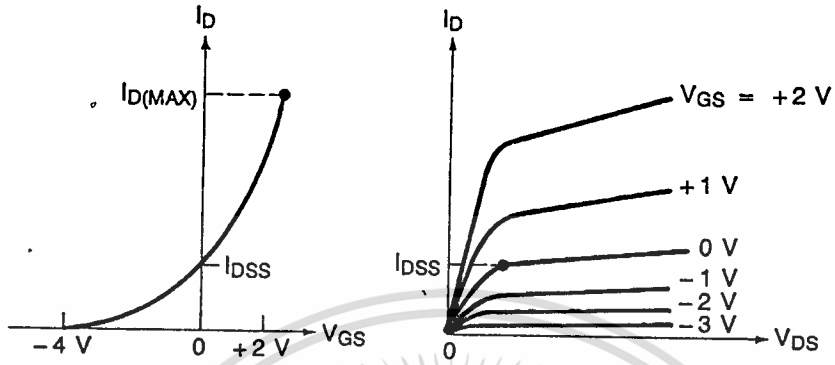
นำกระแส ส่วนแรงดันที่ใช้จะเป็นบวกหรือลบขึ้นอยู่กับว่าเฟ็ดนั้นเป็นแบบเอ็นแซนแนล หรือพีแซนแนล ถ้าเป็นแบบเอ็นแซนแนล แรงดันที่ใช้จะเป็นบวก ถ้าเป็นพีแซนแนล แรงดันที่ใช้จะเป็นลบ ตัวอย่างความสัมพันธ์ระหว่างแรงดันไฟฟ้า เดรน-ซอร์ส (V_{DS}) และกระแสเดรน (I_D) ของการทำงานของเฟ็ดทั้งแบบ ดีฟลิทชั่น โหมด เอนฮานซ์เมนต์ โหมด แสดงได้ดังรูปที่ 4.6

ในโครงการนี้ใช้มอสเฟ็ดชนิด เอ็นแซนแนล แบบเอนฮานซ์เมนต์ โหมด ดังนั้นจึงขออธิบายสรุปเกี่ยวกับมอสเฟ็ดแบบเอนฮานซ์เมนต์ โหมดเท่านั้น

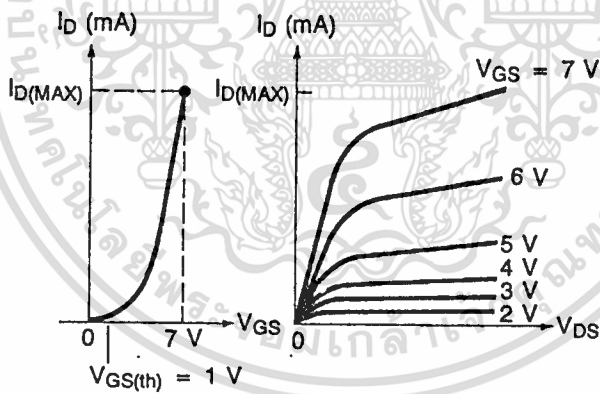
4.3.3 มอสเฟ็ดชนิดเอ็นแซนแนล แบบเอนฮานซ์เมนต์ โหมด

ลักษณะโครงสร้าง และการไบแอสสามารถอธิบายการทำงานได้ดังนี้คือ สภาวะปกติที่ไม่มีการไบแอสนั้น ที่แซนแนลของเฟ็ดตรงส่วนที่ติดกับออกไซด์จะไม่มีอิเล็กตรอนอิสระอยู่เลย หรือถ้ามีก็น้อยมาก ในสภาวะนี้เฟ็ดจะไม่สามารถนำกระแสได้ แต่เมื่อมีการไบแอสที่เป็นบวกให้ที่ขากทของมอสเฟ็ด ศักย์ไฟฟ้าที่เป็นบวกจะดึงเอาอิเล็กตรอนมาที่แซนแนลตรงส่วนที่ใกล้กับออกไซด์ ในสภาวะเช่นนี้เฟ็ดจะสามารถนำกระแสได้เมื่อมีการป้อนแรงดันขาคเร้นและซอร์ส (V_{DS})

การทำงานของมอสเฟ็ด จะเห็นว่าที่ขากท และซอร์ส เหมือนมีตัวเก็บประจุอยู่ เมื่อมีการป้อนศักดาคร่อมขากท และซอร์สก็จะเป็นการชาร์จตัวเก็บประจุ ดังนั้นความเร็วในการสวิตชิงของมอสเฟ็ด จึงขึ้นกับค่าความจุไฟฟ้า กล่าวคือถ้าค่าความจุไฟฟ้านี้มีค่ามาก ก็จะทำให้การสวิตชิงช้า แต่โดยปกติแล้วค่าความจุไฟฟ้านี้จะมีค่าน้อยมาก อยู่ในระดับ พิโคฟารัด (pF) จึงทำให้เฟ็ดตอบสนองความถี่ได้สูงมาก การที่เฟ็ดสามารถตอบสนองความถี่ได้สูงมากนี้ เป็นข้อได้เปรียบอย่างหนึ่งของเฟ็ดที่มีต่ออุปกรณ์สวิตซ์ชิงอื่น ๆ



ก) คีพลิตซ์ชั้นโหมด



ข) เอนฮานซ์เมนต์โหมด

รูปที่ 4.6 แสดงความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรน-ซอร์ส
ที่ค่าแรงดันเกต-ซอร์ส ค่าต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ข้อได้เปรียบจากการใช้ มอสเฟต

ด้านความเร็ว

มอสเฟตกำลังมีความสามารถในการสวิตช์ด้วยความรวดเร็ว โดยปราศจากการสะสมประจุอย่างไบโพลาร์ทรานซิสเตอร์ จึงไม่คิดช่วงเวลาสะสม จึงทำให้มีขนาดและน้ำหนักเบา จึงทำให้มอสเฟตมีความเร็วมากกว่าทรานซิสเตอร์ในการสวิตช์ซึ่งมาก

ความเร็วของมอสเฟตนั้นขึ้นอยู่กับการอัดและการคายประจุของการเก็บประจุของมอสเฟตเองโดยจะไม่ขึ้นอยู่กับอุณหภูมิ

ลักษณะของอินพุต

ขาเกตของมอสเฟตกำลังนั้นถูกแยก (isolate) จากแหล่งจ่ายชั้นออกไซด์ที่ทำให้เกิดความต้านทานกระแสตรงประมาณ 40 เมกกะโอห์ม มอสเฟตจะถูกไบอัสด้วยแรงดัน 10 โวลต์ ด้วยแรงดันขนาดนี้จึงสามารถขับมอสเฟตนี้ได้ด้วย ไอซีซีมอส หรือทีทีแอล ได้โดยตรงจึงไม่ต้องคำนึงถึงกระแสของโหลด ทำให้ลดความยุ่งยากของวงจรขับ โดยรวมแล้วทำให้เกิดความประหยัดยิ่งขึ้น

ย่านปลอดภัย

การใช้งานไม่เกินพิกัดของมอสเฟตนั้น อาจจะทำให้มอสเฟตพังได้ แต่สำหรับมอสเฟตแล้ว บางทีอาจจะไม่จำเป็นจะต้องใช้วงจรสับเบอร์ก็ได้ หรือใช้ค่าตัวเก็บประจุน้อย ๆ ได้ ขอบเขตย่านปลอดภัยถูกกำหนดด้วยพิกัดกระแสสูงสุด แรงดันเบรคความ และความจุของอุปกรณ์ ขอบเขตของย่านความปลอดภัยจะกว้าง เนื่องจากไม่เกิดเบรคความเขตกั้นคาร์รี่ (Breakdown secondary)

แรงดัน

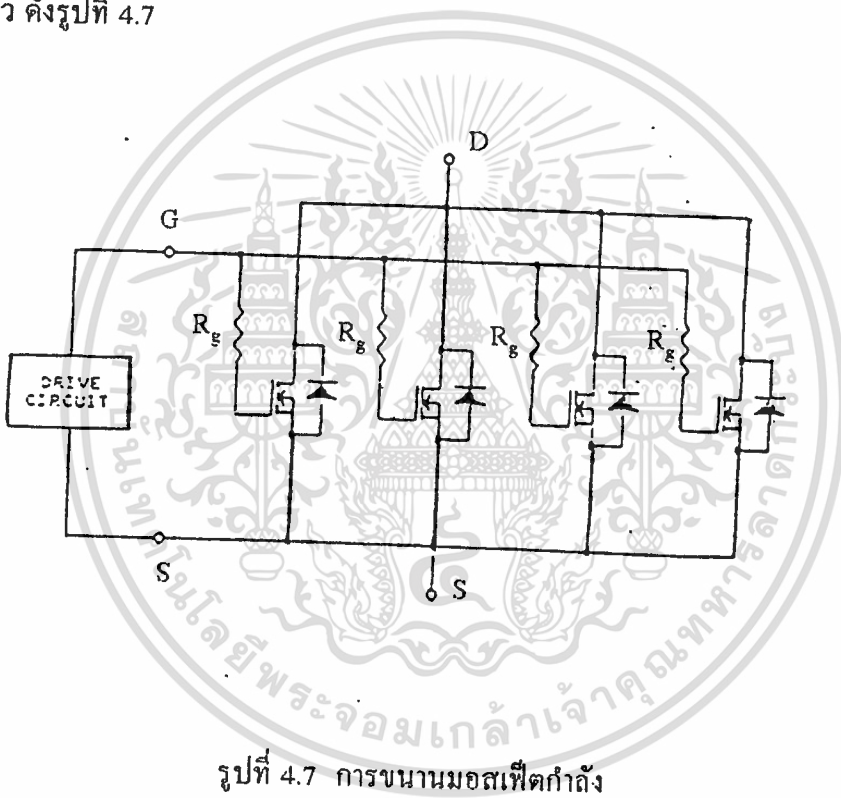
แรงดันต่ำสุดของมอสเฟตกำลัง หาได้จากค่าความต้านทานระหว่างขาเกรนและขาซอร์ส (r_{DS}) สำหรับอุปกรณ์แรงดันต่ำ ค่าความต้านทานนี้จะต้องมีค่าต่ำสุด สำหรับอุปกรณ์แรงดันสูงค่าความต้านทานนี้จะ ต้องมีค่าสูงขึ้น เนื่องจากสัมประสิทธิ์อุณหภูมิของค่าความต้านทานนี้เป็นบวก

สัมประสิทธิ์ทางอุณหภูมิ

สัมประสิทธิ์ทางอุณหภูมิของมอสเฟตเพิ่มมีค่าตรงข้ามกับทรานซิสเตอร์ กล่าวคือ เมื่ออุณหภูมิในตัวมอสเฟตสูงขึ้น กระแสเดรนจะมีค่าน้อยลง ดังนั้นการทำงานของมอสเฟตจึงไม่มีเหตุเกิดขึ้นเนื่องจากการเพิ่มหนีของอุณหภูมิ (thermal runaway)

เพิ่มกำลังได้

มอสเฟตสามารถเพิ่มกำลังของการสวิตช์ซึ่งได้โดยการนำเอามอสเฟตต่อขนานกันได้หลาย ๆ ตัว ดังรูปที่ 4.7



รูปที่ 4.7 การขนานมอสเฟตกำลัง

ค่าความต้านทาน (R_q) จะป้องกันการออสซิลเลต ที่อาจเกิดจากค่าอินดักแตนซ์ที่แฝงในขาเดรนและค่าคาปาซิแตนซ์ ระหว่างขาเกตกับเดรนในมอสเฟต สำหรับการสวิตช์ซึ่งที่ความถี่สูง ๆ ค่าความต้านทานที่ใช้ต่อนี้ควรมีค่าน้อยที่สุด

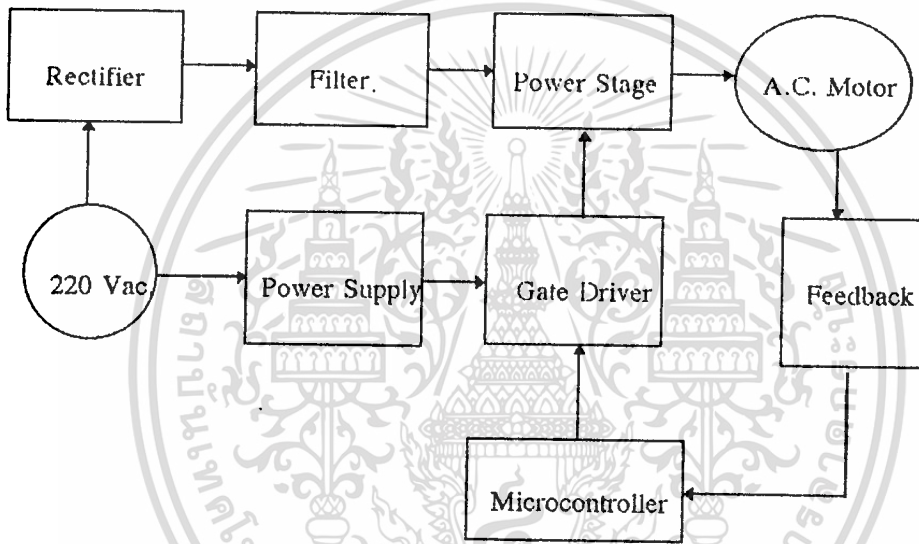
อย่างไรก็ตาม มอสเฟตก็มีข้อเสียเช่นกัน คือ ค่าความต้านทาน ($r_{DS(on)}$) ในมอสเฟตกำลัง สูงกว่าในทรานซิสเตอร์ชนิดไบโพลาร์ ดังนั้นการใช้งานที่ความถี่ต่ำซึ่งค่าความสูญเสียขณะนำกระแสในอุปกรณ์สวิตช์กำลังเป็นสิ่งสำคัญ จึงไม่ควรใช้มอสเฟตกำลัง

บทที่ 5

โครงสร้างของระบบควบคุมมอเตอร์

5.1 บล็อกไดอะแกรมการทำงาน

สำหรับการทำงานโดยคร่าว ๆ ของระบบควบคุมนี้สามารถแสดงได้ดังนี้



รูปที่ 5.1 แสดงบล็อกไดอะแกรมการทำงาน

โดยในแต่ละส่วนจะทำหน้าที่ดังนี้

1. ส่วนไมโครคอนโทรลเลอร์ (Microcontroller) จะทำหน้าที่สร้างสัญญาณควบคุมที่ดับบลิวเอ็มให้กับส่วนขับเคลื่อน เพื่อนำไปขับให้มอเตอร์กำลังสูงขึ้น
2. ส่วนขับเคลื่อน (Gate Drive) จะทำหน้าที่รับสัญญาณที่ดับบลิวเอ็มมาจากส่วนไมโครคอนโทรลเลอร์แล้วขับสัญญาณให้มอเตอร์กำลังสูงขึ้น เพื่อส่งไปให้กับส่วนกำลังต่อไป
3. ส่วนกำลัง (Power Stage) จะทำหน้าที่รับสัญญาณจากส่วนขับเคลื่อน เพื่อนำมาสวิตช์เพาเวอร์มอสเฟตทั้ง 4 ตัว เพื่อให้ได้สัญญาณเอาต์พุตตามต้องการ
4. ส่วนกรองกระแส (Filter) ทำหน้าที่กรองความถี่ฮาร์โมนิกต่าง ๆ ที่เกิดขึ้นให้ออกไปเพื่อที่จะทำให้สัญญาณเอาต์พุตออกเป็นรูปขยายนี่สมบูรณ์
5. ส่วนจ่ายกำลังไฟฟ้า (Power Supply) ทำหน้าที่สร้างไฟเลี้ยงให้กับวงจรต่าง ๆ

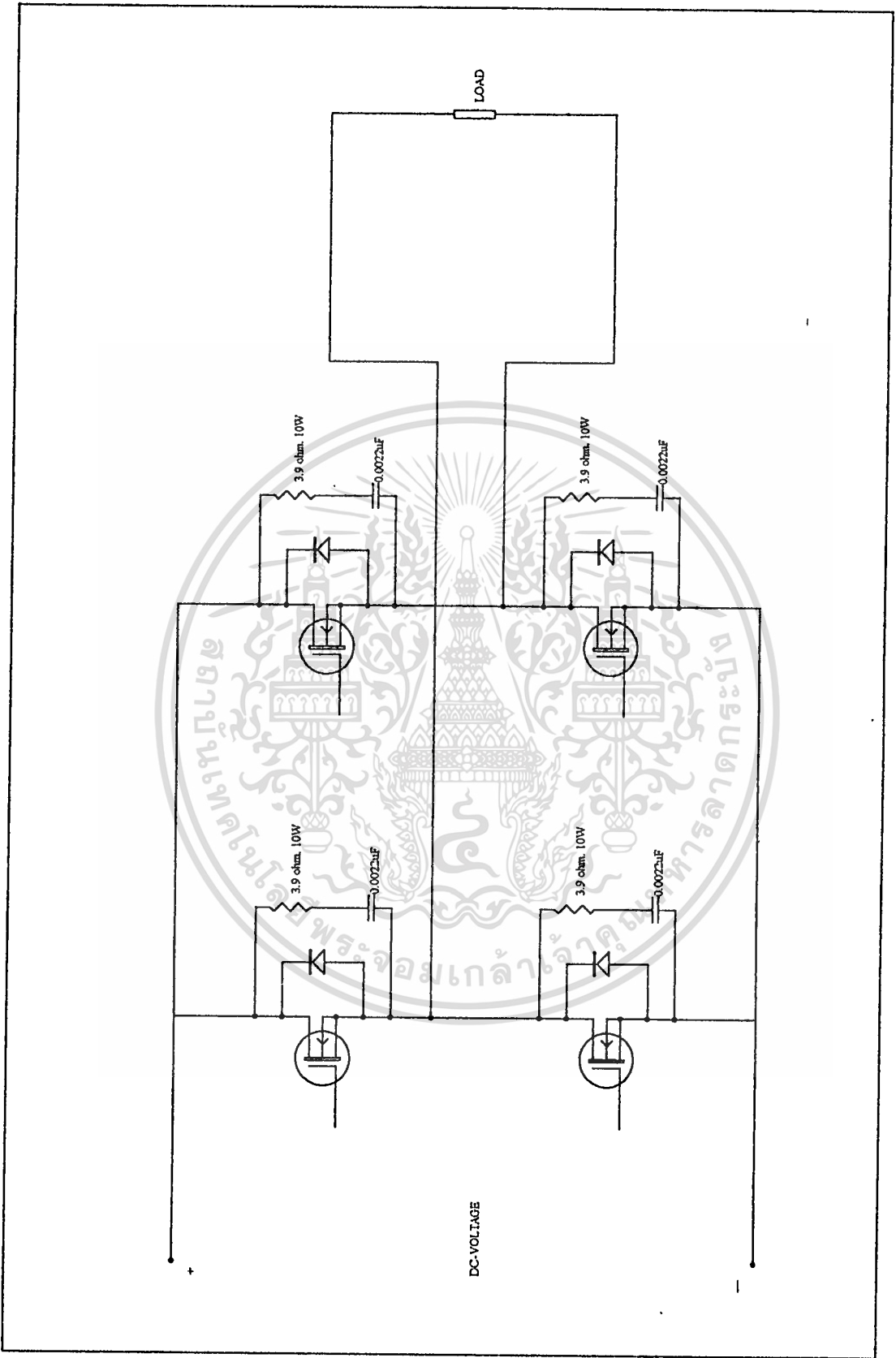
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 วงจรขับมอเตอร์

หลักการออกแบบวงจรขับมอเตอร์นี้ จะทำหน้าที่เป็นตัวขับมอเตอร์ให้ทำงานแบบคลาส ดี (Class D) คือทำงานในช่วงเปิดกับปิดเท่านั้น และวงจรขับมอเตอร์นี้ยังมีหน้าที่ในการแยก กราวด์ของวงจรขับมอเตอร์ออกจากส่วนสร้างสัญญาณเพื่อป้องกันเสียงรบกวน โดยการใช้อปโตไดโอด เป็นตัวแยกกราวด์

หลักการทำงานของวงจรขับมอเตอร์ ในส่วนแรกจะมีสัญญาณอินพุตที่สร้างจากไมโคร คอนโทรลเลอร์มาทำการขับให้สัญญาณมีกระแสเพิ่มขึ้น โดยใช้ทรานซิสเตอร์เบอร์ C1318 เป็น ตัวขับกระแสให้ไดโอดในอปโตไดโอดเบอร์ TLP550 นอกจากนี้ยังมีตัวจำกัดกระแสของได โอด โดยการต่อค่าความต้านทาน 560 โอห์ม เข้าที่ขา 2 ของอปโตไดโอด หลังจากนั้นไดโอด ใน TLP550 จะทำการส่งสัญญาณไปให้ไฟไดโอด และจะถูกขับให้มีกำลังสูงขึ้นโดยการต่อ แบบคอมมอนอีมิเตอร์ให้กับทรานซิสเตอร์ใน TLP550 เมื่อสัญญาณออกจากทรานซิสเตอร์ที่ขา 6 ของ TLP550 แล้วจะส่งสัญญาณไปให้ทรานซิสเตอร์เบอร์ C1318 ทำหน้าที่ในการปรับ สัญญาณให้มีความคมชัดมากขึ้น และทรานซิสเตอร์เบอร์นี้ยังทำการขับกระแสเบสให้กับ ทรานซิสเตอร์เบอร์ C1847 และ A886 ซึ่งจะทำหน้าที่เป็นวงจร พูช-พูล (push-pull) และส่ง สัญญาณ +12 โวลต์กับ 0 โวลต์ออกไปที่ขาเกต ส่วนของซีเนอร์ไดโอด 16 โวลต์นั้นทำหน้าที่ กันแรงดันและกระแสไม่ให้ไหลไปยังขาเกตของมอเตอร์ และซีเนอร์ไดโอด 6.2 โวลต์เป็นค่า แรงดันอ้างอิงของชาจอร์ส ถ้าผลต่างของแรงดันที่ขาเกต-ชอร์สมากก็ทำให้ดึงกระแสได้น้อย ก็ อาจลดค่านี้เพื่อดึงกระแสได้มากขึ้น ส่วนซีเนอร์ไดโอด 13 โวลต์ทำหน้าที่กันกระแสไม่ให้ไหล ไปยังทรานซิสเตอร์เบอร์ C1847 และ C1318 ส่วนค่าตัวเก็บประจุ 22 ไมโครฟารัดต่อเพราะซี เนอร์ไดโอดเกิดจากการเบรคควาน์แบบอะวาแลนซ์ คืออิเล็กทรอนิกส์กันแบบไม่เป็นระเบียบ ทำ ให้สัญญาณรบกวนมาก ตัวเก็บประจุจะรับสัญญาณเลกกราวด์ ส่วนไดโอด 1N4002 ต่อเพราะมี ฟาสรี โทเวอรี่ (Fast Recovery) เร็วกว่าตัวต้านทานเวลาดึงกระแสไป

สัญญาณอินพุตทุกคู่แรกที่มีเฟสเหมือนกันคู่แรกไปผ่านวงจรขับกำลัง เพื่อนำไปป้อนให้ขา เกตและชาจอร์สของมอเตอร์ตัวที่ 1 และตัวที่ 4 ตามลำดับ และนำสัญญาณที่ดับบลิวเอ็มที่มีเฟส เหมือนกันคู่ที่ 2 ไปผ่านวงจรขับกำลังเพื่อนำไปป้อนให้กับขาเกตและชาจอร์สของมอเตอร์ตัวที่ 2 และตัวที่ 3 ตามลำดับ โดยต้องแยกกราวด์ของวงจรขับกำลังทั้งสองคู่ออกจากกัน เพื่อไม่ให้วงจร ขับกำลังทั้งสองคู่มีสัญญาณมารบกวนกัน



รูปที่ 5.3 วงจรกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 วงจรสับเบอร์

วงจรสับเบอร์เป็นส่วนที่เพิ่มเติมเข้ามา เพื่อป้องกันการเสียหายที่อาจเกิดขึ้นกับเพาเวอร์มอสเฟตในวงจรขณะทำงานปกติ ซึ่งวงจรสับเบอร์เป็นวงจรส่วนที่มีความสำคัญส่วนหนึ่งในการสวิทช์ซึ่งที่ความถี่สูง เนื่องจากการสวิทช์ซึ่งที่ความถี่สูง ในช่วงแรงดันสูงจะเกิดสไปค์โวลต์เตจ (Spike Voltage) หรือกระแสสไปค์ (Spike Current) ทำให้อัตราการเพิ่มของแรงดันต่อเวลา และอัตราการเพิ่มกระแสต่อเวลาเพิ่มสูงขึ้นอย่างมาก ซึ่งอาจจะก่อให้เกิดความเสียหายต่อมอสเฟตกำลังในวงจรได้ จึงได้มีการนำเอาวงจรสับเบอร์มาใช้เพื่อที่จะลดค่าของอัตราการเพิ่มของแรงดันต่อเวลา และ อัตราการเพิ่มกระแสต่อเวลา ให้มีค่าน้อยลงพอที่วงจรจะทำงานได้โดยมอสเฟตกำลังไม่เกิดความเสียหาย ซึ่งสามารถคำนวณได้ดังนี้

$$C_1 = (I_{P(pk)} * t_{off}) / (2 * V_{in}) \quad (5.1)$$

$$R_1 = t_{on(min)} / (6 * C_1) \quad (5.2)$$

เมื่อ $I_{P(pk)}$ คือค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส

V_{in} คือค่าแรงดันอินพุต

t_{on} คือช่วงเวลานำกระแสของเพาเวอร์มอสเฟต

t_{off} คือช่วงเวลาที่หยุดนำกระแสของเพาเวอร์มอสเฟต

การกายประจุของ C_1 จะทำให้เกิดกำลังงานสูญเสียในตัว R_1 สูง ตัวต้านทานนี้จะต้องทนกำลังได้สูง โดยค่ากำลังสูญเสียในตัวต้านทานนี้อาจหาได้จาก

$$P_D = C_1 (2V_{in})^2 / 2T \quad (5.3)$$

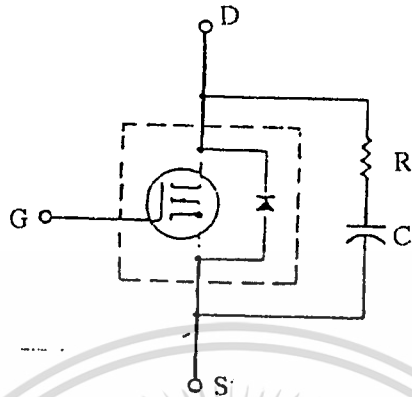
เมื่อ T คือค่าคาบเวลาของการทำงานของเพาเวอร์มอสเฟต

จากคู่มือ (Data Sheet)

ค่า $t_{on} = 60\text{nS}$. $t_{off} = 450\text{nS}$. นำมาแทนค่าในสมการที่ 5.1 และ 5.2 จะได้ว่า

C_1 มีค่า $0.0439\mu\text{F}$. แต่จากการทดลองใช้ค่า C_1 เท่ากับ $0.0437\mu\text{F}$.

R_1 มีค่า 2.27 โอห์ม แต่จากการทดลองใช้ค่า R_1 เท่ากับ 2.3 โอห์ม 10 วัตต์



รูปที่ 5.4 วงจรสับเบอ (Snubber Circuit)

5.4 การคำนวณค่าที่กักกระแสของมอเตอร์

จากสูตรคำนวณกำลังของมอเตอร์

$$P = I \cdot V \cdot \cos\theta \quad (5.4)$$

ซึ่งในปฏิยานิพนธ์นี้ใช้มอเตอร์ขนาด 0.5 แรงม้า เมื่อแทนค่าในสมการ 5.4 จะได้

$$0.5 \cdot 746 = 220 \cdot 0.8 \cdot I$$

ดังนั้นค่าที่กักกระแสของมอเตอร์ (I) เท่ากับ 2.11 แอมแปร์

5.5 การคำนวณส่วนของวงจรเรียงกระแสและส่วนของวงจรกรอง

ในปฏิยานิพนธ์นี้ใช้วงจรเรียงกระแสแบบฟูลเวฟบริดจ์ (Full Wave Bridge)

$$V_p = 1.414 \cdot V_{rms} = 1.414 \cdot 220 = 311 \text{ โวลต์}$$

$$V_{dcn} = V_p - 2 \cdot V_{diode} = 311 - (2 \cdot 1) = 309 \text{ โวลต์}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น $V_{DC} = (2 * V_{dc}) / \pi = 2 * 309 / 3.14 = 196.8 \text{ V.}$

สำหรับในส่วนของวงจรกรองนั้นจากสมการ

$$\text{Voltage Rating ของ } C > 1.2 * V_{dc} \quad (5.5)$$

$$C = I_{DC} / f_{ripple} * V_{ripple(pp)} \quad (5.6)$$

ในที่นี้ใช้ค่ากระแสไฟตรงเป็น 6 แอมแปร์

จะได้

$$C = 6 / (100 * 3.1)$$

นั่นคือได้ค่าตัวเก็บประจุของวงจรกรองเท่ากับ 0.019 ฟูร์ด



บทที่ 6

พื้นฐานของไมโครคอนโทรลเลอร์

6.1 แนวความคิดพื้นฐาน

ไมโครคอนโทรลเลอร์อาจจะเป็นคำที่ไม่ค่อยคุ้นเคยมากนัก เมื่อเปรียบเทียบกับคำว่า ไมโครโปรเซสเซอร์ซึ่งมีการใช้งานแพร่หลายมากกว่า เมื่อมีการนำไปใช้งานจะต้องมีไอซี ประกอบภายนอกเพิ่มเติมเข้าไปให้ระบบที่สมบูรณ์ เช่น หน่วยความจำ และพอร์ตควบคุม เป็นต้น สำหรับไมโครคอนโทรลเลอร์ก็มีหลักการพื้นฐานเช่นเดียวกัน เพียงแต่องค์ประกอบการทำงาน เหล่านั้นหลายส่วนได้รับการออกแบบให้บรรจุอยู่ในไอซีเพียงตัวเดียวเท่านั้น การนำไปใช้งาน ก็ค่อนข้างจะสะดวกเพียงการต่อคริสตอลเพื่อเป็นฐานเวลาและแหล่งจ่ายไฟให้เท่านั้น

EMBEDDED CONTROLLERS										
Feature	8051AH	8031AH	8751H	80C51BH	80C31BH	87C51	8052AH	8032AH	8752	8044H
Program Memory(Bytes)	4K	-	4K	4K	-	4K	8K	-	8K	4K
RAM Memory(Bytes)	128	128	128	128	128	128	256	256	256	192
Program Memory Expansion (Off Chip) (Bytes)	64K	64K	64K	64K	64K	64K	64K	64K	64K	64K
Data Memory Expansion (Off Chip) (Bytes)	64K	64K	64K	64K	64K	64K	64K	64K	64K	64K
Max. Clock Frequency (MHz.)	12	12	12	16	16	16	16	12	12	12
Typical Instruction Time (uS.)	1	1	1	0.75	0.75	0.75	1	1	1	1
16-Bit Timer/Counter	2	2	2	2	2	2	3	3	3	2
Serial Communications	Synchronous Mode, Asynchronous Mode, 9 or 10 Bit Programmable									HDLC/SDLC
No. of I/O Lines	32	16	32	32	16	32	32	16	32	32
Interrupt Source (Two Priority Levels)	5	5	5	5	5	5	6	6	6	5
Power Requirements (I _{CC} Max. mA.)	125	250	24	24	29	175	175	175	200	

ตารางที่ 6.1 แสดงไมโครคอนโทรลเลอร์ตระกูล MCS-51 ของบริษัทอินเทล

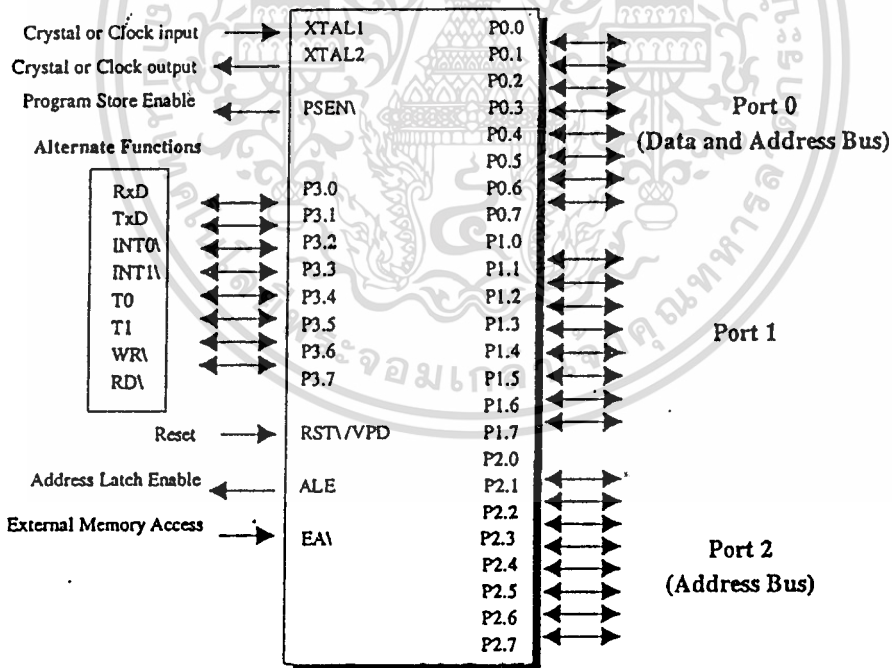
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะงานที่เหมาะสมกับการนำไมโครคอนโทรลเลอร์ไปใช้งาน มักจะเป็นงานประยุกต์ที่เกี่ยวข้องกับการควบคุม เช่น ระบบควบคุมภายในเครื่องใช้ไฟฟ้า เป็นต้น ซึ่งงานควบคุมเหล่านี้มักจะไม่มีการคิดคำนวณที่ซับซ้อนมากนัก และต้องการพื้นที่ของแผงวงจรควบคุมที่จำกัด

ไมโครคอนโทรลเลอร์ตระกูลเอ็มซีเอส-51 ประกอบด้วย ไมโครคอนโทรลเลอร์หลายรุ่น (version) ซึ่งมีสถาปัตยกรรมพื้นฐานที่เหมือนกัน เพียงแต่มีขนาดหรือจำนวนของหน่วยทำงานภายในที่แตกต่างกันออกไป

8051 มีวงจรรอสซิลเลเตอร์อยู่ภายใน สำหรับการสร้างพัลส์ของสัญญาณนาฬิกา ซึ่งจะนำไปเป็นฐานเวลา หรือการกำหนดจังหวะการทำงานของหน่วยการทำงานทั้งหมดให้สอดคล้องกัน (Synchronization) โดยปกติแล้วก็มักจะทำให้ได้โดยการใช้คริสตัลเชื่อมต่อเข้ากับขาสัญญาณ XTAL1 และ XTAL2 พร้อมกับตัวเก็บประจุ



รูปที่ 6.1 การกำหนดหน้าที่ขาสัญญาณของไอซี 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปความถี่ของสัญญาณนาฬิกาจะเรียกว่าพัลส์ (Pulse) และคาบของสัญญาณนาฬิกา นี้เรียกว่า คาบเวลาออสซิลเลเตอร์ (Oscillator period) ถ้าหนึ่งแมกซีนไซเคิลจะใช้เวลา 12 คาบเวลา ออสซิลเลเตอร์ การคำนวณหาว่าเวลาที่ใช้ในการทำคำสั่งใดจนเสร็จสิ้น จะต้องดูว่าคำสั่งนั้นใช้ จำนวนแมกซีนไซเคิลเป็นเท่าไรในการประมวลผล เวลาที่ใช้จะคำนวณตามสูตร

$$T = (C * 12) / F \quad (6.1)$$

โดย C เป็นค่าจำนวนแมกซีนไซเคิลของคำสั่ง

F เป็นค่าความถี่ของคริสตัลที่ใช้กับ 8051

6.2 หน่วยความจำโปรแกรม

ในระบบของไมโครคอนโทรลเลอร์ 8051 จำเป็นต้องมีหน่วยความจำสำหรับบรรจุกำสั่ง หรือ โปรแกรมที่ผู้ใช้พัฒนาขึ้น ที่เรียกว่า หน่วยความจำโปรแกรม (Program Memory) โดยอาจจะประกอบอยู่ภายในตัวไอซีของ 8051 เอง หรือเป็นไอซีหน่วยความจำอีพรอมหรือรอม แยกออกต่างหากได้ ในกรณีหลังนี้จำเป็นจะต้องมีการใช้พอร์ตคินทุท/เอาท์พุท ทำหน้าที่เป็นบัสแอดเดรสและบัสข้อมูล ส่วน 8031 นั้นไม่มีหน่วยความจำโปรแกรมอยู่ภายในตัวไอซีเลย ดังนั้นในการนำไปใช้งานจึงจำเป็นต้องอาศัยหน่วยความจำโปรแกรมภายนอกเสมอ

ในโครงการนี้ หน่วยความจำโปรแกรมภายนอกเป็นการใช้หน่วยความจำแบบอีพรอมเชื่อมต่อเข้ากับระบบของ 8051 โดยมีสาเหตุหลายประการคือ ราคาของไมโครคอนโทรลเลอร์แบบที่ไม่มีหน่วยความจำโปรแกรมภายในราคาจะต่ำกว่าแบบที่มีหน่วยความจำโปรแกรมภายในมาก และการที่หน่วยความจำภายในของไมโครคอนโทรลเลอร์มีขนาดความจุที่ไม่เพียงพอกับการเก็บโปรแกรม หรืออาจจะเป็นว่าการที่ใช้ไอซีหน่วยความจำจะทำให้สามารถจัดหาเครื่องมือช่วยการพัฒนาระบบที่ใช้งานกันโดยแพร่หลายและราคาถูกได้

สำหรับการเชื่อมต่อหน่วยความจำแบบอีพรอมนั้น เนื่องจากระบบบัสแอดเดรสและบัสข้อมูลเป็นลักษณะแบบใช้การมัลติเพล็กซ์จากพอร์ตเดียวกัน กล่าวคือ ในระยะเวลาเริ่มต้นเส้นสัญญาณเหล่านี้ของพอร์ตจะใช้ในการส่งค่าแอดเดรสของตำแหน่งที่ต้องการติดต่อด้วย ในช่วงเวลาต่อมาจึงจะเปลี่ยนไปเป็นสถานะอิมพีแดนซ์สูง เพื่อใช้งานในฐานะของบัสข้อมูล แต่เนื่องจากว่าอีพรอมที่ใช้งานกันทั่วไปนั้นไม่ใช้การมัลติเพล็กซ์ มีขาสัญญาณบัสแอดเดรสและบัสข้อมูล

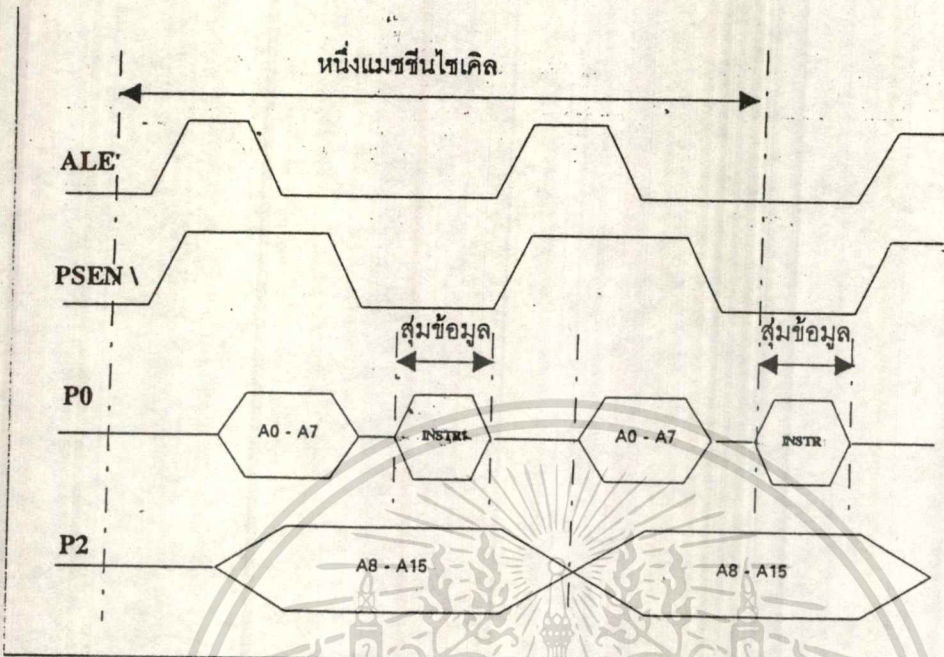
แยกออกจากกันโดยชัดเจน ดังนั้นการเชื่อมต่ออีพროมเพื่อทำหน้าที่เป็นหน่วยความจำโปรแกรม จึงจำเป็นต้องมีวงจรประเภทค้างข้อมูล (Latch) ประกอบเพิ่มเติมขึ้น เพื่อทำการค้างค่าของแอดเดรสที่ส่งออกมาจาก 8051 ในช่วงเวลาแรกให้กับขาสัญญาณแอดเดรสของอีพროมต่อไป

จากตารางที่ 6.2 แสดงให้เห็นถึงสัญญาณต่าง ๆ ของ 8051 ซึ่งนำมาใช้ในการติดต่อกับหน่วยความจำภายนอก

สัญญาณ	คำจำกัดความ	ขาสัญญาณ	หน้าที่
EA	External Access	31	เลือกประเภทหน่วยความจำภายในหรือภายนอก
ALE	Address Enable	30	สัญญาณเอาต์พุตสำหรับการแลตช์ข้อมูลแอดเดรสจากบัส
P2.0-P2.3	Port 2	21-28	เป็นข้อมูลแอดเดรสไบต์สูงของหน่วยความจำ
P0.0-P0.7	Port 0	39-32	มัลติเพล็กซ์สัญญาณของบัสแอดเดรสและบัสข้อมูล
PSEN	Program Store Enable	29	สัญญาณระบุนการอ่านให้กับหน่วยความจำอีพროม

ตารางที่ 6.2 สัญญาณที่ใช้ระหว่างการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก

สัญญาณ EA (External Access) ใช้ในการกำหนดเลือกว่า จะอ่านข้อมูลมาจากหน่วยความจำโปรแกรมภายนอกหรือภายในตัวไอซีไมโครคอนโทรลเลอร์เอง ซึ่งหากเป็นระดับลอจิกต่ำ จะอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก จากแผนภาพเวลาการติดต่อกับหน่วยความจำโปรแกรมภายนอกของ 8051 จะเห็นว่าภายในช่วงเวลาของแมชชีนไซเคิลหนึ่ง ๆ นั้น พอร์ต 0 จะเป็นค่าของแอดเดรสไบต์ต่ำ (A0-A7) และเวลาต่อมาจึงจะเป็นบัสข้อมูล การส่งค่าของแอดเดรสไบต์ต่ำนี้จะอยู่ในราวช่วงเวลาขอบล่างของสัญญาณ ALE และจะยังคงอยู่จนเมื่อสัญญาณ PSEN เปลี่ยนไปเป็นระดับสัญญาณลอจิกต่ำ ดังนั้นการออกแบบวงจรจึงมักใช้สัญญาณ ALE นี้ในการทำให้ไอซีแลตช์ภายนอกค้างระดับสัญญาณแอดเดรสเหล่านี้ไว้ ส่วนสัญญาณ PSEN จะใช้ในการเลือกให้อีพโรมทำงานและอ่านค่าข้อมูลกลับมา

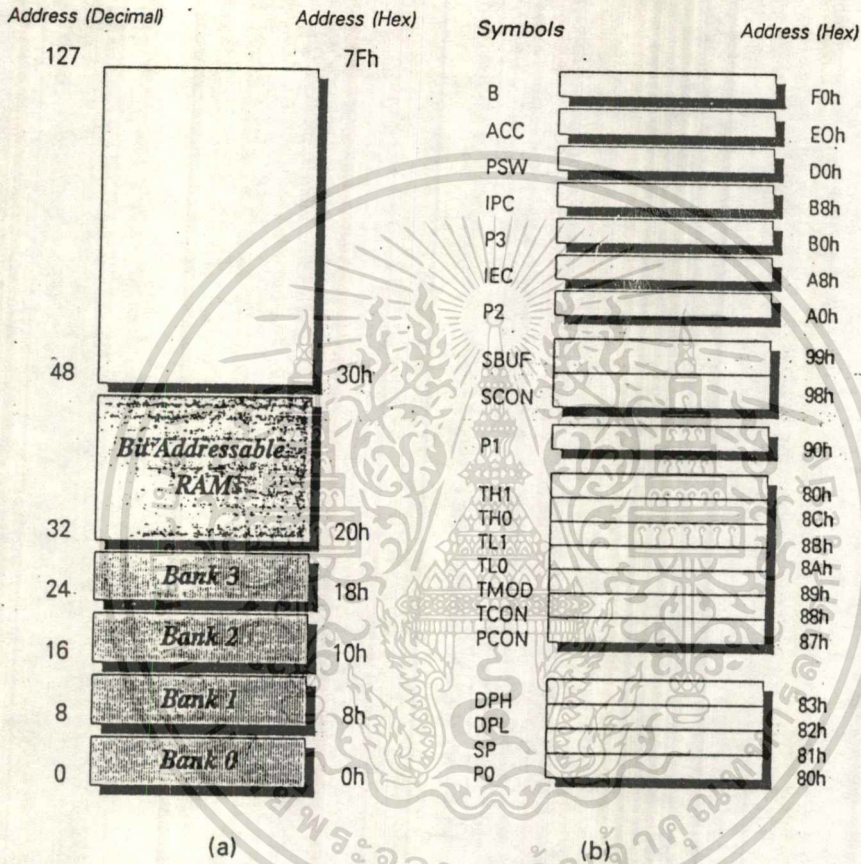


รูปที่ 6.2 แผนภาพสัญญาณเวลาแสดงการติดต่อกับหน่วยความจำโปรแกรมภายนอก

6.3 หน่วยความจำข้อมูล

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูล หรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้ว หน่วยความจำข้อมูลจัดเป็นหน่วยความจำแรมแบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบ ก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลนี้สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) และหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำแรมมาเพิ่มเติมเข้าไปในวงจร

หน่วยความจำข้อมูลภายในมีจำนวนทั้งหมด 256 ไบต์ โดยจำแนกออกได้เป็นสองลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลางใช้งานเท่านั้น และพื้นที่ใช้งานทั่วไป จากรูปที่ 6.3 แสดงให้เห็นถึงการจัดสรรพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 ดังนี้



รูปที่ 6.3 การจัดพื้นที่หน่วยความจำข้อมูลภายใน

a) ช่วงตั้งแต่แอดเดรส 00-7F_H

b) ช่วงแอดเดรส 80-FF_H ซึ่งกำหนดให้เป็นพื้นที่ของรีจิสเตอร์ใช้งานพิเศษ

6.4 พอร์ตอินพุท/เอาต์พุท

พอร์ต มีความหมายถึง แอคเครสหนึ่งที่ได้รับการกำหนดไว้เพื่อการโอนย้ายข้อมูลระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก การกำหนดประเภทของการติดต่อขึ้นอยู่กับทิศทางการไหลของข้อมูลเมื่อพิจารณาจากไมโครคอนโทรลเลอร์เป็นหลัก ดังนั้นการนำข้อมูลจากวงจรมานอกจึงเรียกว่า การอินพุท และในกรณีตรงกันข้ามเพื่อส่งออกข้อมูลก็จะเรียกว่า การเอาต์พุท

วิธีการส่งข้อมูลภายในพอร์ตจะสามารถแยกประเภทของพอร์ตออกได้เป็นสองลักษณะคือ พอร์ตแบบขนาน (Parallel port) ซึ่งทำการส่งจำนวนบิตข้อมูลทั้งหมดออกมาหรือนำเข้าไปพร้อมกันในคราวเดียว และ พอร์ตแบบอนุกรม (Serial port) ซึ่งทำการโอนย้ายข้อมูลคราวละบิต ๆ จนครบจำนวน

ดังได้ทราบมาแล้วว่า เมื่อมีการเพิ่มเติมหน่วยความจำภายนอก จะต้องนำพอร์ต 0 และพอร์ต 2 ทั้งหมดไปใช้งาน ดังนั้นหากมีความต้องการที่จะให้มีจำนวนของพอร์ตเท่าเดิม ก็จำเป็นจะต้องนำไอซีพื้นฐานอื่น ๆ เพิ่มเติมเข้าไปในการออกแบบเพื่อทำงานเป็นพอร์ตให้กับระบบแทน เช่น ไอซีบัฟเฟอร์สามสถานะ (Tri-state buffers) สำหรับพอร์ตอินพุท หรือไอซีแอสต์สำหรับพอร์ตเอาต์พุท เป็นต้น สำหรับสัญญาณที่ควบคุมหรือเลือกให้ไอซีเพิ่มเติมเหล่านี้ทำงานสามารถใช้เทคนิควิธีได้หลายลักษณะ เช่น อาจเป็นการใช้เส้นแอสต์เดียวเพื่อกำหนดสถานะลอจิกให้ถูกต้อง หรืออาจจะใช้การถอดรหัสแอสต์ก็ได้ ในกรณีที่เป็นการถอดรหัสแอสต์โดยใช้อิซีถอดรหัส (เช่น 74LS138) ก็มักจะใช้เส้นสัญญาณ WR ควบคุมการทำงานของตัวถอดรหัส

การเพิ่มเติมพอร์ตอินพุท โดยการนำไอซี TTL 74LS244 มาใช้งานเพื่อทำหน้าที่เป็นบัฟเฟอร์สำหรับข้อมูลนำเข้ามายังระบบ โดยขาสัญญาณ OE1 และ OE2 เชื่อมต่อเข้ากับขาสัญญาณควบคุม RD ของ 8051

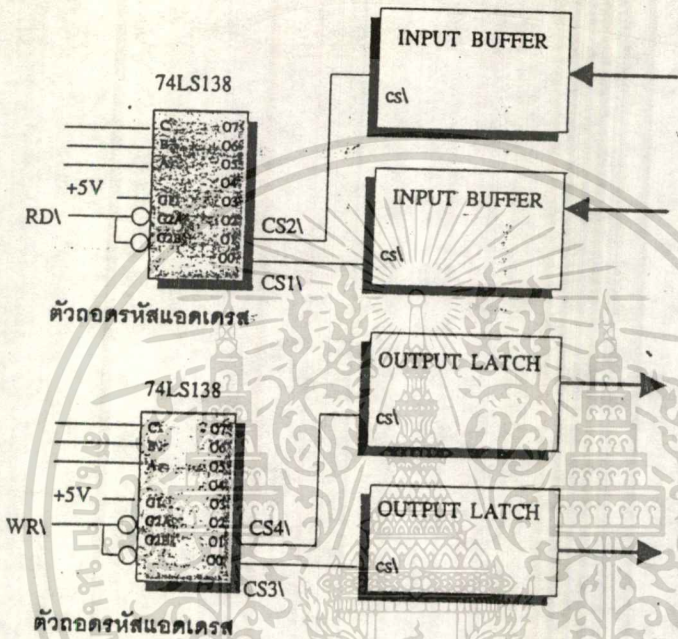
การเพิ่มเติมพอร์ตเอาต์พุท สามารถกระทำได้ด้วยวิธีการที่คล้ายคลึงกันกับการเพิ่มเติมพอร์ตอินพุท โดยการเพิ่มไอซี 74LS138 ซึ่งทำหน้าที่เป็นตัวแอสต์ หรือค้ำค่าข้อมูลที่ต้องการส่งออกจากบัสของระบบ โดยนำขาสัญญาณ CLK มาเชื่อมต่อกับสัญญาณ WR ของ 8051

ในกรณีที่ต้องการขยายพอร์ตจำนวนมากกว่าหนึ่งพอร์ตขึ้นไป ก็สามารถทำได้ในลักษณะที่คล้ายคลึงกัน สำหรับการสร้างสัญญาณตามแผนภาพในรูปที่ 6.4 เป็นอีกลักษณะหนึ่งซึ่งใช้วิธีการแบบถอดรหัสแอสต์ (Address Decoder) เพื่อถอดรหัสแอสต์สำหรับสร้างเป็นสัญญาณเลือกอุปกรณ์ โดยนำบัสแอสต์มาต่อเข้ากับอินพุทของไอซี 74LS138 ซึ่งเอาต์พุทที่ได้ก็จะเป็นสัญญาณเลือกอุปกรณ์ให้กับบัฟเฟอร์แต่ละตัว การเชื่อมต่อสัญญาณ RD_n หรือ WR_n ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะเช่นนี้เพื่อควบคุมให้ตัวถอดรหัสแอดเดรสทำการสร้างสัญญาณเอาต์พุต เมื่อต้องการจะติดต่อกับพอร์ตเท่านั้น



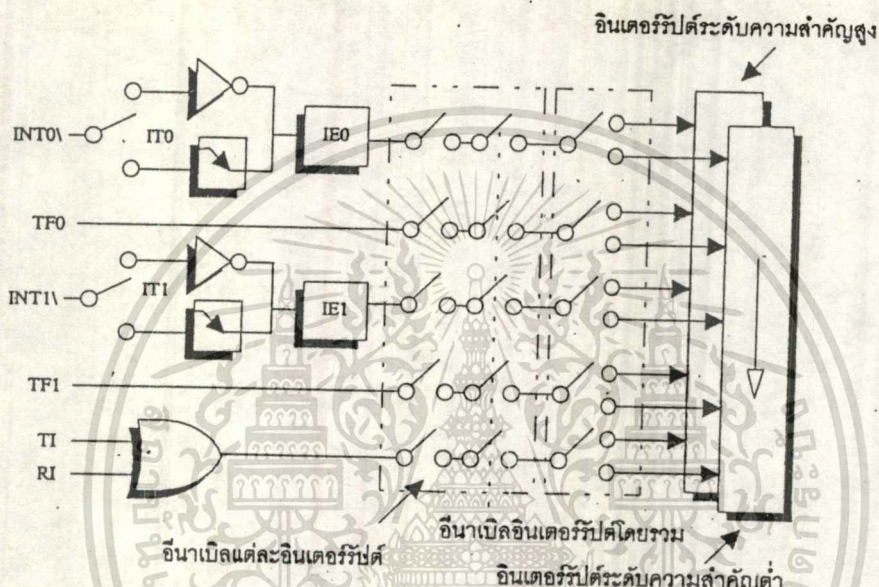
รูปที่ 6.4 แผนภาพวงจรบางส่วนแสดงการเพิ่มจำนวนพอร์ต โดยใช้วิธีการถอดรหัสแอดเดรส

6.5 ระบบอินเตอร์รัปต์ของ 8051

การอินเตอร์รัปต์เป็นวิธีการหนึ่งที่นิยมนำมาใช้กับไมโครคอนโทรลเลอร์ เพื่อสามารถจัดการตอบรับหรือบริการกับอุปกรณ์ต่าง ๆ ให้เป็นไปได้อย่างรวดเร็ว ความสามารถในการดำเนินการจัดการสัญญาณอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณหลายประเภทของ 8051 ถือได้ว่าเป็นลักษณะเด่นประการหนึ่ง ลักษณะการอินเตอร์รัปต์เป็นการขัดจังหวะการทำงานอย่างใดอย่างหนึ่งซึ่งกำลังดำเนินอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผนภาพโครงสร้างระบบอินเทอร์รัปต์ของ 8051 ในรูปที่ 6.5 จะเห็นว่าเมื่อเกิดการอินเทอร์รัปต์สัญญาณต่าง ๆ ขึ้น จะส่งผลให้มีการควบคุมเพื่อสั่งให้โปรเซสเซอร์กระโดดไปทำงานที่ตำแหน่งแอดเดรสต่าง ๆ ตามประเภทของแหล่งกำเนิดสัญญาณอินเทอร์รัปต์ที่เกิดขึ้น ซึ่งปกติแล้วควรจะต้องมีการสร้างโปรแกรมที่ตำแหน่งเหล่านี้ไว้ เพื่อทำหน้าที่เป็นโปรแกรมย่อยบริการอินเทอร์รัปต์



รูปที่ 6.5 แผนภาพแสดงโครงสร้างระบบการอินเทอร์รัปต์ของ 8051

การกำหนดให้ 8051 สามารถตอบรับการอินเทอร์รัปต์แต่ละประเภท ทำได้โดยการกำหนดบิตของข้อมูลที่เกี่ยวข้อง ซึ่งมักจะอยู่ภายในรีจิสเตอร์ TCON และ SCON หากว่าได้มีการกำหนดค่าของบิตซึ่งอยู่ภายในรีจิสเตอร์ IE (Interrupt Enable Register) ด้วยแล้ว ก็จะสามารถตอบรับการอินเทอร์รัปต์ของสัญญาณนั้น ๆ ได้ นอกจากนี้แล้วตามแผนภาพ ยังแสดงให้เห็นว่าสัญญาณอินเทอร์รัปต์แต่ละประเภทยังกำหนดระดับความสำคัญ (Priority) ของการอินเทอร์รัปต์ได้สองลักษณะ คือ ระดับความสำคัญสูงหรือต่ำ (High or Low Priority)

เมื่อมีการอินเทอร์รัปต์เกิดขึ้น ไมโครคอนโทรลเลอร์จะทำคำสั่งที่กำลังดำเนินการอยู่ให้แล้วเสร็จ จากนั้นจึงจะทำการเก็บค่าตำแหน่งแอดเดรสของคำสั่งที่จะทำงานต่อไปไว้ยังบริเวณของหน่วยความจำที่ถูกกำหนดไว้ให้เป็นสแต็ก (Stack) และกระโดดไปยังตำแหน่งแอดเดรสที่

ได้มีการกำหนดไว้แน่นอนตำแหน่งหนึ่งโดยอัตโนมัติ ตำแหน่งนี้เรียกว่า แอดเดรสของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นนำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเทอร์รัปต์แอดเดรส (Interrupt Vector Address) ซึ่งผู้ใช้จะต้องทำการเขียนโปรแกรมย่อย (Subroutine) ยังตำแหน่งแอดเดรสเหล่านี้ไว้ ตำแหน่งของแอดเดรสเหล่านี้ ได้แก่

แหล่งกำเนิดสัญญาณ	สัญญาณ	ตำแหน่งแอดเดรส (Hex)
IE0	อินเทอร์รัปต์ภายนอก 0	0003
TF0	วงจรรนับ/จับเวลา 0	000B
IE1	อินเทอร์รัปต์ภายนอก 1	0013
TF1	วงจรรนับ/จับเวลา 1	001B
RI หรือ TI	วงจรรรับ/ส่งข้อมูลอนุกรม	0023

ตารางที่ 6.3 ตำแหน่งแอดเดรสของอินเทอร์รัปต์แอดเดรสต่าง ๆ

สิ่งที่ควรให้ความสนใจในการเขียนโปรแกรมย่อยบริการอินเทอร์รัปต์ คือ

1. ส่วนเริ่มต้นของโปรแกรมย่อย ควรจะมีการเก็บค่าของรีจิสเตอร์หรือแฟล็กสถานะต่าง ๆ ที่จะต้องนำไปใช้ภายในโปรแกรมย่อย มิฉะนั้นอาจจะมีผลทำให้โปรแกรมปกติที่ทำอยู่ก่อนหน้าการทำงานโปรแกรมย่อยตอบสนองอินเทอร์รัปต์ทำงานผิดพลาดไปได้
2. บรรทัดสุดท้ายของโปรแกรมย่อยจะต้องสิ้นสุดด้วยคำสั่ง RETI เสมอ

6.6 การอินเทอร์รัปต์ของวงจรรนับ/จับเวลา

การออกแบบระบบควบคุมด้วยไมโครคอนโทรลเลอร์ มักจะต้องการวงจรที่มีหน้าที่การเป็นฐานเวลาสำหรับการดำเนินงานหรือการนับบางอย่าง ซึ่งโดยทั่วไปแล้วหากดำเนินการด้วยวิธีด้านซอฟต์แวร์ ก็มักจะเป็นการวนรอบนับหรือจับเวลาไปตลอด โปรแกรมเมอร์จะต้องเสียเวลามากดูแลงานเหล่านี้มาก ดังนั้นเพื่อเป็นการลดภาระงานทางด้านนี้ หรือช่วยให้มีการทำงานที่เกี่ยวข้องกับการจับเวลาได้แม่นยำมากขึ้น 8051 จึงได้มีวงจรรนับ/จับเวลาอยู่ภายในตัวไอซีให้ใช้งานได้หลายชุด โดยสามารถกำหนดเลือกลักษณะการทำงานแบบต่าง ๆ ได้ โดยใช้วิธีการซอฟต์แวร์ควบคุม

8051 ประกอบด้วยรีจิสเตอร์ขนาด 16 บิตจำนวนสองตัว คือ T0 (Timer0) และ T1 (Timer1) ซึ่งสามารถนำไปใช้งานได้โดยอิสระ โดยสามารถควบคุมให้ทำหน้าที่เป็นตัวจับเวลา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Timer) เพื่อนับจำนวนพัลส์สัญญาณนาฬิกาภายใน หรือควบคุมให้ทำหน้าที่เป็นตัวนับ
(Counter) เพื่อนับจำนวนของพัลส์ของระบบได้

ภายในรีจิสเตอร์แต่ละตัวยังสามารถแยกออกได้เป็นรีจิสเตอร์ขนาด 8 บิต คือ TH0 กับ TL0 สำหรับรีจิสเตอร์ T0 และ TH1 กับ TL1 สำหรับรีจิสเตอร์ T1 โดยการทำงานของรีจิสเตอร์ทั้งสองตัวนี้มีผลมาจากการกำหนดค่าของบิตที่อยู่ภายในรีจิสเตอร์ TMOD (Timer mode control register) และรีจิสเตอร์ TCON (Timer/Counter control register)

ชื่อบิต: TMOD

ตำแหน่ง: 89_H

ค่าบิตเริ่มต้น: 0000 0000

GATE ₁	C/T ₁	M1	M0	GATE ₀	C/T ₀	M1	M0
-------------------	------------------	----	----	-------------------	------------------	----	----

รูปที่ 6.6 ค่าของบิตต่างๆ ภายในรีจิสเตอร์ TMOD

ตามโครงสร้างของบิตภายในรีจิสเตอร์ TMOD ในรูปที่ 6.6 จะเห็นได้ว่าการจัดแบ่งออกเป็นสองส่วนอย่างชัดเจน โดยบิตจำนวนสี่บิตทางด้านซ้ายจะเป็นรีจิสเตอร์ T1 และสี่บิตที่เหลือทางด้านขวาจะเป็นรีจิสเตอร์ T0

เมื่อกำหนดให้ทำงานเป็นตัวจับเวลา รีจิสเตอร์จะทำการเพิ่มค่าขึ้นทีละหนึ่งในทุก ๆ เมกซ์ซินไซเคิลการทำงานของซีพียู กรณีกำหนดให้ทำงานเป็นการนับสัญญาณรีจิสเตอร์จะเพิ่มค่าขึ้นทีละหนึ่งตามการเปลี่ยนแปลงสภาวะของสัญญาณทางขา T0 หรือ T1

กระบวนการทำงานของวงจรถับ/จับเวลา จำเป็นต้องทำการกำหนดค่าเริ่มต้นให้กับรีจิสเตอร์ T0 หรือ T1 ค่านี้จะเป็นค่าจำนวนของพัลส์ภายในที่ต้องการจะให้นับ หรือค่าของจำนวนพัลส์ภายนอกที่เข้ามาทางขาสัญญาณ T0 และ T1 การทำงานของรีจิสเตอร์จะเพิ่มค่าจากที่กำหนดไปเรื่อย ๆ จนถึงค่าสูงสุดของรีจิสเตอร์ และกลับไปเป็นค่าศูนย์ เมื่อมีพัลส์สุดท้ายเกิดขึ้น ซึ่งเรียกว่ามี การโอเวอร์โฟลว์ เกิดขึ้น ทำให้เกิดการกำหนดค่าของแฟล็กเพื่อแจ้งซีพียูได้รับทราบ ดังนั้นโปรแกรมทั่วไปจึงมักจะใช้สภาวะทั่วไปของแฟล็กนี้ (TF0 และ TF1) เพื่อตรวจสอบว่ากระบวนการนับได้เสร็จสิ้นลงแล้ว หรือใช้เพื่อทำการอินเตอร์รัปต์โปรแกรมต่อไป

ชื่อบิต: TCON

ตำแหน่ง: 88_H

ค่าบิตเริ่มต้น: 0000 0000

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

รูปที่ 6.7 แสดงค่าบิตต่าง ๆ ของรีจิสเตอร์ TCON

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อควรสังเกตเกี่ยวกับการคำนวณค่าเริ่มต้นของการนับ ในกรณีที่ต้องการใช้วงจรนับ/จับเวลานี้ในลักษณะของการจับเวลา สมมติว่าระบบ 8051 ทำงานด้วยคริสตอลความถี่ 6 Mhz. ดังนั้นความถี่ของสัญญาณพัลส์ที่จะใช้เป็นฐานเวลาในการนับมีค่าเท่ากับความถี่ของคริสตอลที่หารด้วยตัวเลข 12 (เท่ากับค่า 1 แมกซีนไซเคิล) เท่ากับ 0.5×10^6 พัลส์/วินาที หรือ 2 ไมโครวินาทีต่อการนับพัลส์หนึ่งลูก

เพราะฉะนั้นหากต้องการจับเวลา 2 มิลลิวินาที (หรือ 2000 ไมโครวินาที)
 จะต้องนับจำนวนพัลส์ $2000/2 = 1000$ ครั้ง
 $= 03E8_H$

ค่าของการคำนวณนี้จะนำไปกำหนดให้กับรีจิสเตอร์ TH0 (หรือ TH1) และ TL0 (หรือ TL1) อย่างไรก็ตามเนื่องจากว่าการทำงานของวงจรถับเวลาเป็นการนับขึ้น จนกระทั่งเกิดโอเวอร์โฟลว์ ดังนั้นจึงต้องใช้การทำทุกคอมพลิเมนต์ของค่าดังกล่าว จึงได้ค่าเป็น $FC17_H$

6.7 เครื่องมือช่วยการพัฒนาระบบ

การใช้งานไมโครคอนโทรลเลอร์ให้ได้ผลอย่างมีประสิทธิภาพนั้น นอกเหนือไปจากจะต้องมีความเข้าใจในวงจรหรือหน่วยทำงานของระบบเพื่อประโยชน์ในด้านการออกแบบแล้ว เรื่องของการพัฒนาซอฟต์แวร์หรือที่เรียกว่า โปรแกรม นั้นก็มีความสำคัญมากเช่นกัน ลำดับขั้นตอนที่จะต้องใช้ในการพัฒนาโปรแกรมสำหรับระบบไมโครคอนโทรลเลอร์ 8051 สามารถสรุปเป็นลำดับขั้นตอนการทำงานได้ดังนี้

ขั้นตอนที่ 1 การออกแบบขั้นต้น

ขั้นตอนนี้จะเป็นการศึกษาหรือทำความเข้าใจในระบบที่เราต้องการออกแบบว่า ควรจะต้องสร้างหรือนำวงจรอย่างไรโดยหนึ่งมาประกอบเข้ากับระบบ 8051 ขั้นตอนนี้มักจะเขียนออกมาเป็นแผนภาพร่างของวงจร และแผนภาพแบบบล็อกเท่านั้น

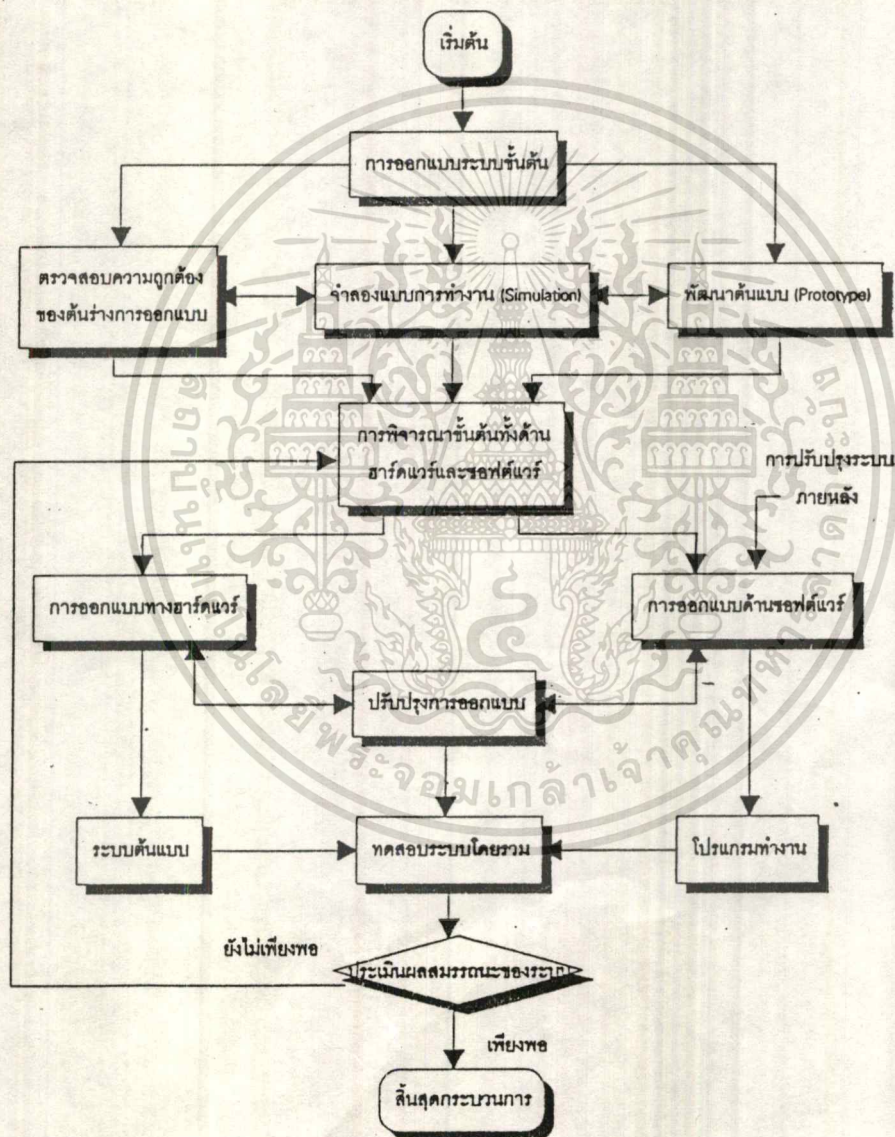
ขั้นตอนที่ 2 ตรวจสอบการออกแบบขั้นต้น

การตรวจสอบการออกแบบในขั้นต้นนั้น สามารถกระทำได้หลายลักษณะ เช่น อาจจะเป็นการตรวจสอบลอจิกการทำงานของแผนภาพวงจรบนแผ่นกระดาษ หรืออาจจะลงมือสร้างวงจรต้นแบบ (Prototype) เฉพาะในส่วนของวงจรรินเตอร์เฟสที่จะต้องสร้างขึ้นเพิ่มเติมจากระบบไมโครคอนโทรลเลอร์ปกติ โดยใช้แผ่นวงจรทดสอบอเนกประสงค์ (Protoboard)

ขั้นตอนที่ 3 การพิจารณาทางด้านฮาร์ดแวร์และซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีจุดมุ่งหมายเพื่อที่จะหาข้อตัดสินใจ ว่าวงจรที่ทดสอบขั้นต้นนั้นนำไปใช้ในวงจรจริง หรือจะปรับเปลี่ยนไปใช้วงจรรวมอื่น ๆ มาทำหน้าที่แทน การพิจารณานี้มักจะมองประกอบอื่น ที่นำมาใช้ประกอบการตัดสินใจ เช่น จำนวนของอุปกรณ์ที่ใช้งาน ความซับซ้อนของวงจร หรือ งบประมาณที่ใช้ เป็นต้น การพิจารณานี้มีผลต่อการดำเนินการด้านซอฟต์แวร์ด้วย



รูปที่ 6.8 แสดงลำดับขั้นตอนในการพัฒนาระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนที่ 4 การทดสอบและพัฒนาทางด้านซอฟต์แวร์และฮาร์ดแวร์

เป็นการดำเนินการสร้าง ทดสอบ แก้ไข และพัฒนาตามการออกแบบที่ดำเนินการในขั้นตอนที่ผ่านมาข้างต้น ซึ่งอาจจะต้องกระทำควบคู่ไปพร้อมกันทั้งสองด้าน อย่างไรก็ตาม โดยทั่วไปแล้วงานด้านการพัฒนาซอฟต์แวร์ก็มักจะใช้เวลาานกว่าด้านฮาร์ดแวร์มาก

ขั้นตอนที่ 5 ปรับปรุงการออกแบบ

เป็นการดำเนินการเพื่อปรับเปลี่ยนการออกแบบที่ได้ดำเนินการมาอีกครั้งหนึ่งจากขั้นตอนที่สาม ซึ่งในบางครั้งอาจจะมีจำเป็น ที่จะต้องปรับปรุงประสิทธิภาพหรือเพิ่มสมรรถนะของการทำงาน

ขั้นตอนที่ 6 การทดสอบระบบโดยรวม

การทดสอบในขั้นตอนนี้เป็นการรวมวงจรและโปรแกรมส่วนต่าง ๆ ประกอบเข้าด้วยกัน ซึ่งเดิมอาจจะแยกการพัฒนาเป็นส่วน ๆ การดำเนินการขั้นตอนนี้ก็มักจะมีเวลาในการทดสอบมากที่สุด ซึ่งหากว่าผ่านการทดลองนี้ไปได้ ก็เป็นการเสร็จสิ้นกระบวนการออกแบบ

ขั้นตอนที่ 7 การประเมินผลสมรรถนะการทำงาน

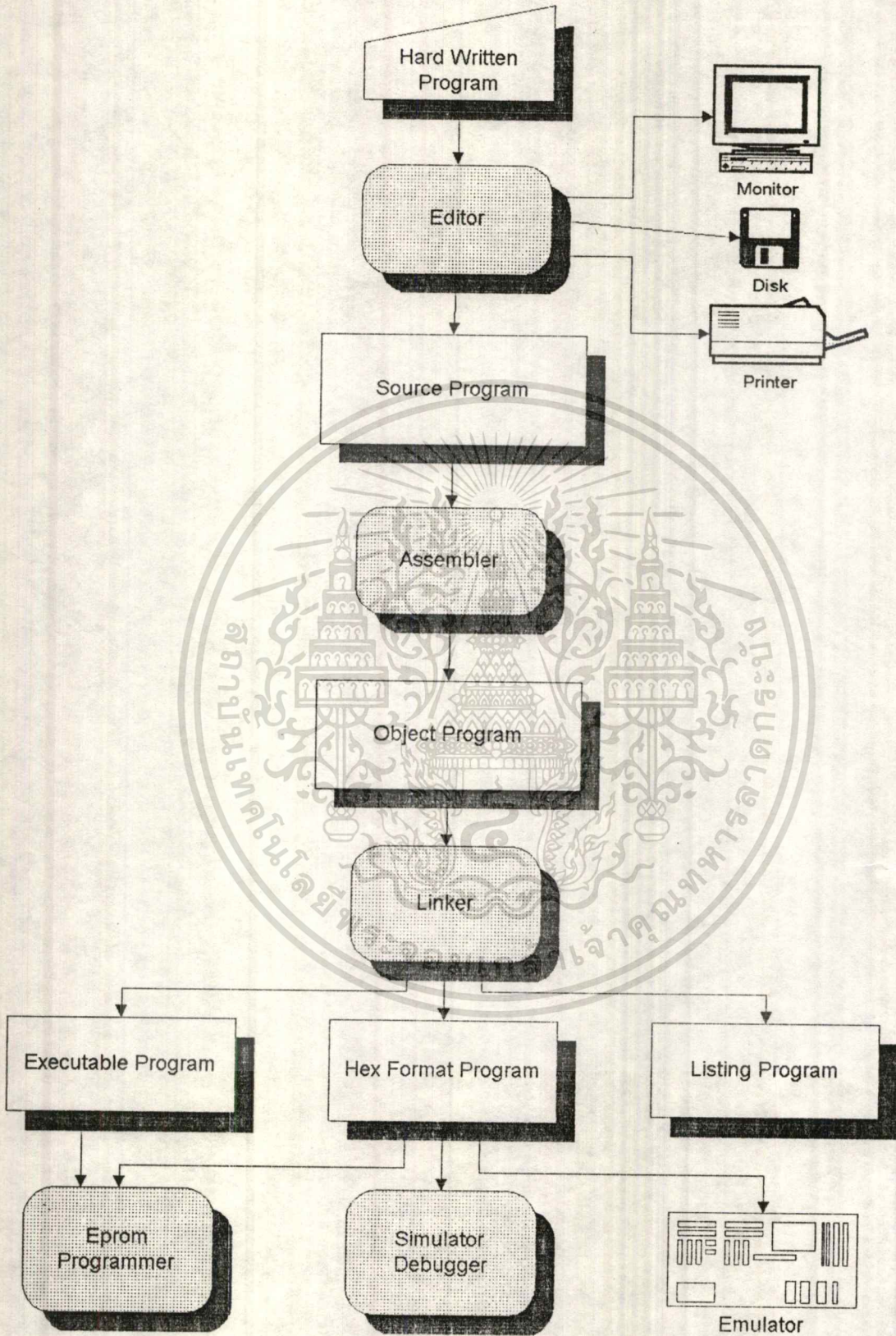
โดยมากแล้วขั้นตอนสุดท้ายนี้ก็มักจะใช้กับระบบที่นำไปผลิตจำหน่าย ซึ่งนอกเหนือไปจากทำงานได้ตามความต้องการแล้ว ยังต้องการประสิทธิภาพในการทำงานอีกด้วย ในกรณีที่มีการออกแบบที่ดีแล้ว การปรับปรุงประสิทธิภาพของระบบในขั้นตอนนี้ก็ควรจะเป็นเฉพาะทางด้านซอฟต์แวร์

6.8 การพัฒนาโปรแกรม

ถ้าว่าโปรแกรมหรือซอฟต์แวร์มีความหมายถึง ชุดคำสั่งที่เรียงลำดับไว้อย่างเป็นขั้นตอน เพื่อสั่งงานให้ไมโครคอนโทรลเลอร์ดำเนินการ ดังนั้นในการสร้างโปรแกรมหนึ่ง ๆ ขึ้นมาก็ยังจำเป็นจะต้องตรวจสอบด้วยการดำเนินงานของโปรแกรมนั้นเป็นไปตามความต้องการหรือไม่ การตรวจสอบความผิดพลาดของโปรแกรมนั้นถือว่ามีความยุ่งยากและใช้เวลานานมากกว่างานอื่น ทั้งหมด

เริ่มต้นผู้ใช้จะต้องทำการเขียนโปรแกรมมาก่อนล่วงหน้าบนกระดาษ และนำมาจัดเก็บเป็นไฟล์ในเครื่องคอมพิวเตอร์ ด้วยการพิมพ์เข้าไปอีกครั้งหนึ่ง โปรแกรมบนเครื่องคอมพิวเตอร์ที่ได้รับการออกแบบมาเพื่อให้เราสามารถพิมพ์ข้อความเรียกว่า โปรแกรมอีดิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.9 แผนภาพแสดงการซอฟต์แวร์ช่วยงานการพัฒนาโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Editor) โปรแกรมชุดคำสั่งที่เราสร้างขึ้นเพื่อสั่งงานไมโครคอนโทรลเลอร์นั้นจะเรียกว่า โปรแกรมต้นฉบับ (Source program)

เนื่องจากว่าชุดคำสั่งที่เราเขียนเพื่อสั่งงานนั้น ยังไม่สามารถนำไปใช้งานได้โดยตรง ต้องทำการเปลี่ยนรูปคำสั่งดังกล่าวไปเป็นรหัสตัวเลขภาษาเครื่อง (Machine Code) การแปลลักษณะดังกล่าวนี้จะใช้โปรแกรมประเภท แอสเซมเบลอ (Assembler) หรือโปรแกรมตัวแปลภาษา (Compiler)

โปรแกรมช่วยงานอีกลักษณะหนึ่งเช่น โปรแกรมซิมูเลเตอร์ (Simulator) หรืออิมูเลเตอร์ (Emulator) ซึ่งจะจำลองการทำงานของ 8051 ได้บนเครื่องไมโครคอมพิวเตอร์ หลังจากที่เราโปรแกรมที่สร้างขึ้นได้รับการตรวจสอบการทำงานว่าถูกต้อง และเป็นไปตามความต้องการแล้ว ก็จะต้องนำโปรแกรมนี้ไปบรรจุไว้ในไอซีหน่วยความจำอีพรอม โดยใช้เครื่องมือพิเศษเรียกว่า โปรแกรมอีพรอม (EPROM Programmer) ซึ่งมักจะนำข้อมูลจากโปรแกรมรูปแบบข้อมูลเลขฐานสิบหก หรือโปรแกรมรหัสภาษาเครื่องมาบรรจุภายในอีพรอม

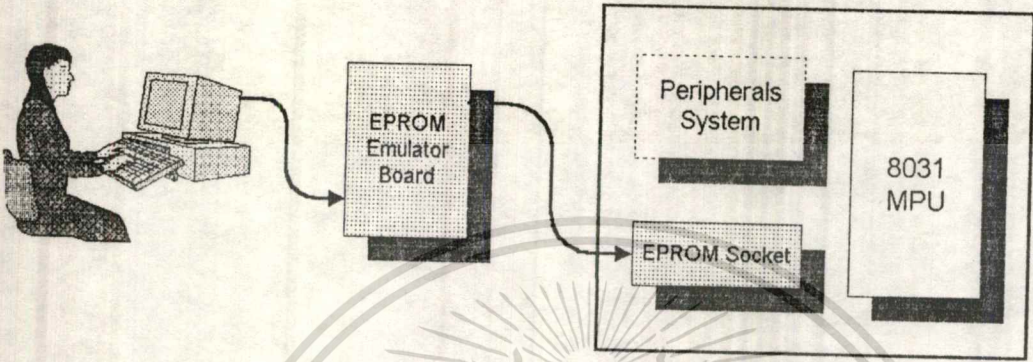
6.8.1 เครื่องมือช่วยในการพัฒนาระบบงาน

โดยพื้นฐานเครื่องไมโครคอมพิวเตอร์พีซี เป็นเครื่องมือช่วยในการพัฒนาระบบงานที่แพร่หลายมากที่สุด เนื่องจากมีโปรแกรมช่วยงานที่จำเป็นทั้งหมด นับตั้งแต่โปรแกรมอิดิเตอร์จนกระทั่งถึงโปรแกรมแปลความทั้ง 8051 ครอสแอสเซมเบลอและคอมไพเลอร์ ส่วนเครื่องมือช่วยการพัฒนาด้านฮาร์ดแวร์นั้น ก็มักจะเป็นบอร์ดหรือแผงวงจรที่นำมาเสียบต่อเข้ากับเครื่องพีซีทางช่องสื่อสารต่าง ๆ ภายในเครื่อง

6.8.2 อีพรอมอิมูเลเตอร์ (EPROM Emulator)

โดยปกติแล้วเมื่อเราได้สร้างและพัฒนาโปรแกรมเสร็จสิ้น ก็มักจะต้องนำไปบรรจุในไอซีหน่วยความจำอีพรอม และนำไปเสียบต่อยังส่วนของหน่วยความจำโปรแกรมของระบบไมโครคอนโทรลเลอร์ เมื่อต้องการแก้ไขหรือปรับปรุงโปรแกรม ก็จะต้องนำไอซีอีพรอมนี้มาลบด้วยแสงอุลตราไวโอเลต และนำมาบรรจุโปรแกรมใหม่อีกครั้ง ซึ่งจะเห็นว่าหากมีการแก้ไขโปรแกรมบ่อยครั้ง จะต้องสิ้นเปลืองและเสียเวลามาก ดังนั้นจึงได้มีการสร้างแผงวงจรอีพรอมอิมูเลเตอร์ขึ้นเพื่อทำหน้าที่แทนตัวไอซีอีพรอม ลักษณะการใช้งานอีพรอมอิมูเลเตอร์ในรูปที่ 6.10 โดยด้านหนึ่งของแผงวงจรเป็นสายนำสัญญาณขนาดเท่ากับอีพรอมที่จะนำไปแทนที่ และอีกด้านหนึ่งจะเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์ผ่านทางช่องสื่อสารแบบขนาน ซึ่งใช้สำหรับเครื่องพิมพ์ หรือช่องสื่อสารแบบอนุกรม การใช้งานก็เพียงแต่ส่งโปรแกรมรหัสข้อมูลที่ได้ภายหลังเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการแอสเซมเบลออกมาทางช่องสื่อสารเท่านั้น วงจรที่อยู่ภายในแผงวงจรอีพ롬อีมิูเลเตอร์
ก็จะจัดการข้อมูลนี้ต่อไปให้อยู่ในลักษณะที่เหมือนกับการบรรจุข้อมูลลงในไอซีอีพ롬



รูปที่ 6.10 แผนภาพแสดงหลักการเชื่อมต่อระบบกับอีพ롬อีมิูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

การออกแบบและสร้างส่วนไมโครคอนโทรลเลอร์

7.1 การออกแบบทั่วไป

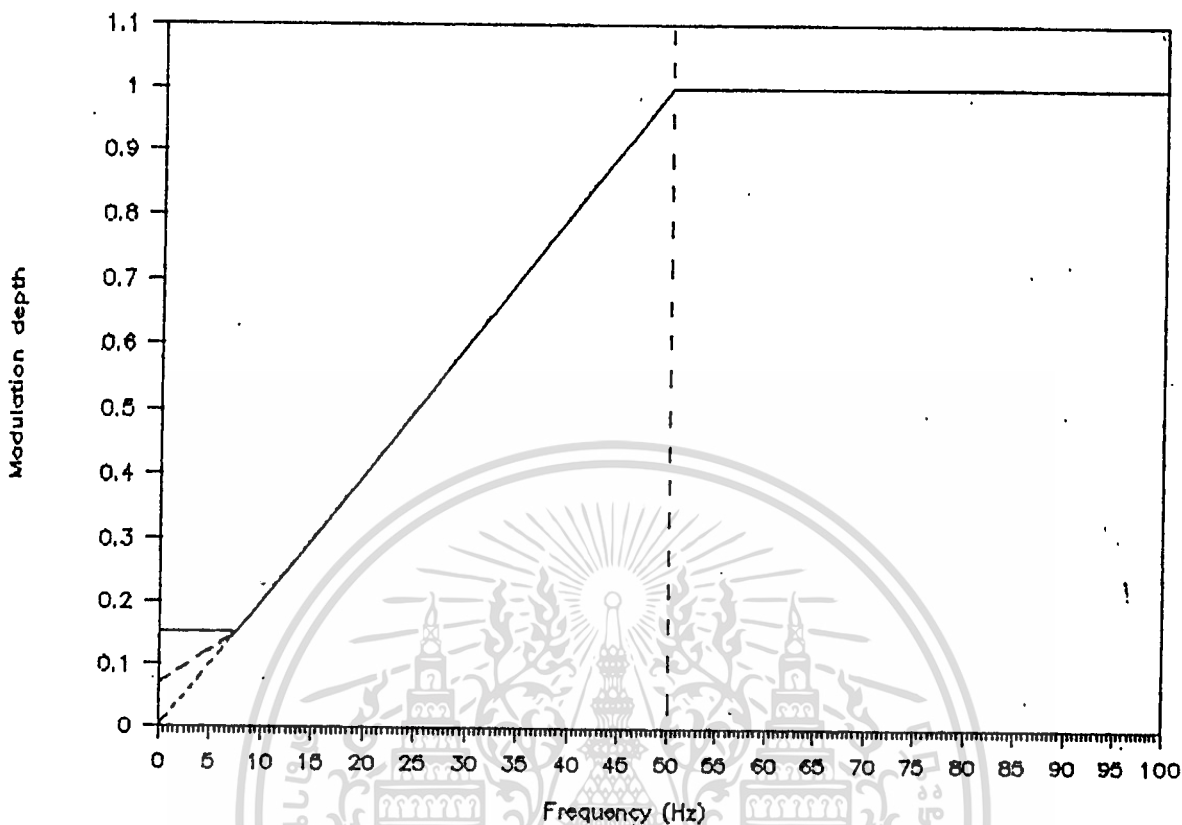
เนื่องจากในปฏิญานิพนธ์นี้ได้เลือกใช้ไมโครคอนโทรลเลอร์ 8031 ซึ่งจากตารางที่ 6.1 จะเห็นว่าคุณสมบัติของไอซีเบอร์นี้ เป็นรุ่นที่ไม่มีหน่วยความจำโปรแกรมภายใน ดังนั้นในการนำมาใช้งานเราจึงต้องต่อหน่วยความจำโปรแกรมภายนอกให้กับวงจรแทน สิ่งที่จะต้องนำมาคือ ไอซีแอสเซมบลี ซึ่งในปฏิญานิพนธ์นี้ได้เลือกใช้ไอซีเบอร์ 74LS373 เป็นไอซีที่ทำหน้าที่ค้างค่าแอสเซมบลีให้กับหน่วยความจำโปรแกรมภายนอก โดยความจุของหน่วยความจำโปรแกรมภายนอกนี้เลือกใช้ขนาดความจุข้อมูลเท่ากับ 4 กิโลไบต์ นั่นคือเลือกใช้ไอซีอีพรอมเบอร์ 2732 ซึ่งขนาดของความจุข้อมูลดังกล่าวจะต้องมีการใช้เส้นแอสเซมบลีที่ต่อมาจากไมโครคอนโทรลเลอร์ 8031 รวมทั้งสิ้น 12 เส้น ($2^{12} = 4096$) นอกจากนี้ยังมีการใช้ไอซีเบอร์ 74LS244 เพื่อเป็นตัวค้างค่าข้อมูลสำหรับพอร์ตอินพุต และไอซีเบอร์ 74LS374 เพื่อเป็นตัวแอสเซมบลีข้อมูลสำหรับพอร์ตอินพุต คริสตอลความถี่ที่ใช้คือ 6 Mhz. เพื่อไม่ให้งานเร็วเกินไป และใช้ไอซีเบอร์ 74LS138 เป็นตัวถอดรหัสแอสเซมบลีเพื่อเลือกให้ไอซีแต่ละตัวทำงานในช่วงเวลาที่แตกต่างกัน

7.2 ส่วนวงจรควบคุมโวลต์ที่คงและความถี่

ในส่วนของวงจรควบคุมแรงดันและความถี่นี้ จะออกแบบให้มีการปรับความถี่ให้กับส่วนไมโครคอนโทรลเลอร์ได้ มีการกำหนดการเริ่มต้นหรือหยุดการทำงานของวงจร มีการกำหนดทิศทางการหมุนของมอเตอร์ มีการกำหนดค่าอัตราเร่งหรืออัตราหน่วงในการเริ่มทำงาน นอกจากนี้ยังมีส่วนชดเชยค่าแรงดัน ที่ความถี่ต่ำ ๆ ด้วย เนื่องจากจะดึงชดเชยผลของแรงดันที่ตกคร่อมบนความต้านทานของขดลวดสเตเตอร์ด้วย

ความสัมพันธ์ของแรงดันและความถี่นี้ ควรจะมีสัดส่วนคงที่ในช่วงความถี่ต่ำกว่าที่กัก ซึ่งจะทำให้ฟลักซ์คงที่ เป็นผลให้แรงบิดสูงสุดของมอเตอร์คงที่ และในช่วงที่ความถี่สูงกว่าที่กัก ก็จะต้องกำหนดแรงดันให้คงที่ด้วย ดังนั้นวงจรนี้จึงออกแบบให้ความสัมพันธ์ของแรงดันและความถี่เป็นไปตามรูปที่ 7.1 โดยให้ความถี่ 50 เฮิรตซ์เป็นความถี่ที่กัก และความถี่ที่ต้องมีการชดเชยระดับแรงดันคือ ช่วงความถี่ต่ำกว่า 7.5 เฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันกับความถี่

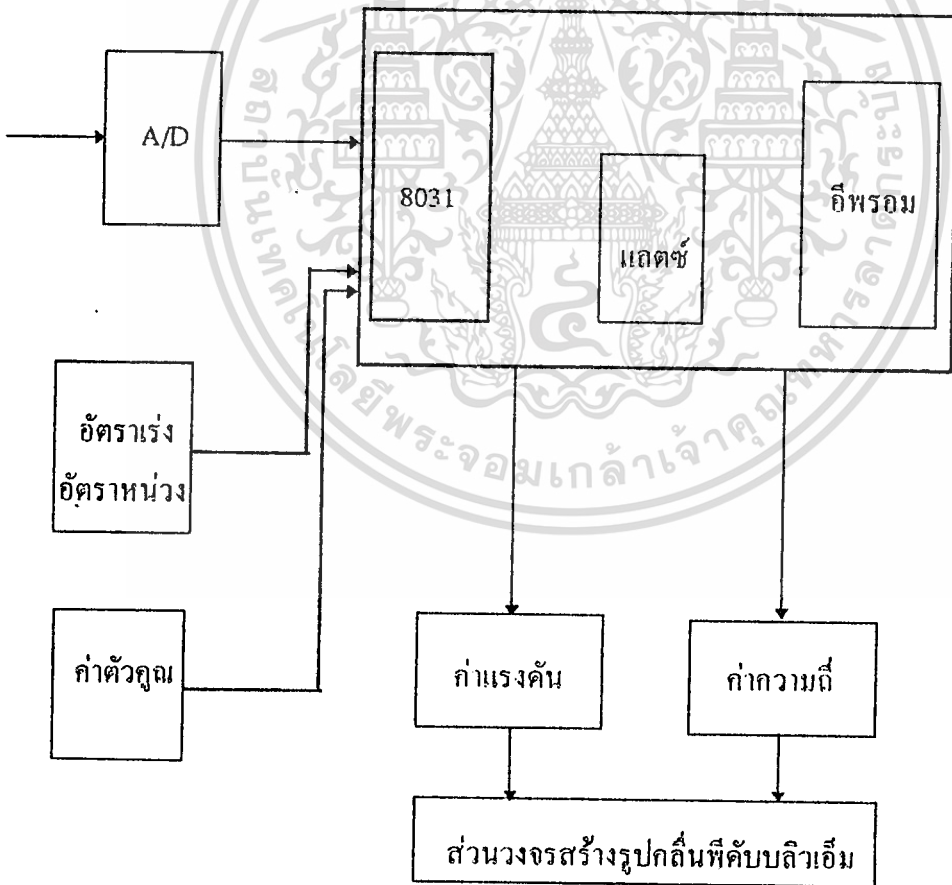
นอกจากนี้การกำหนดอัตราเร่งและอัตราหน่วงนั้น สามารถกำหนดได้ตั้งแต่ 0.2 ถึง 75 วินาที ซึ่งการกำหนดค่านี้จะนำไปใช้งานได้ก็ต่อเมื่อความถี่เป็นศูนย์เท่านั้น เพื่อป้องกันการเปลี่ยนแปลงค่าในขณะที่มอเตอร์กำลังทำงานอยู่ การกำหนดค่าอัตราเร่งและอัตราหน่วงนี้จะใช้สวิทช์ดีทีที (Double Pole Double Throw) เพื่อเป็นตัวกุก ร่วมกับสวิทช์เลขฐานสอง (Binary Switch) เพื่อเป็นค่าที่นำไปคูณ โดยนำค่าที่ได้มาประกอบกันเพื่อชี้ตำแหน่งของข้อมูล ซึ่งเป็นค่าคงที่ของลูป (Loop) สำหรับระยะเวลาเร่งหรือหน่วง แล้วใช้ตัวจับเวลาภายในกำหนดอินเทอร์รัพท์ทุก ๆ 1 ms. เพื่อลดค่าลูปจนครบ แล้วจึงส่งค่าแรงดันและความถี่ออกไป

การกำหนดค่าความถี่ที่ต้องการให้กับวงจรนั้น จะใช้ไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอล เบอร์ ADC0805 ซึ่งมีความละเอียด 8 บิต มีช่วงเวลาแปลงสัญญาณอนาลอกเป็นดิจิตอล 100 us. ไอซีนี้จะทำหน้าที่รับค่าความถี่ที่กำหนดด้วยความต้านทานปรับค่าได้ ซึ่งเป็นสัญญาณอนาลอก แล้วแปลงเป็นข้อมูลดิจิตอล แล้วส่งให้กับไมโครคอนโทรลเลอร์เพื่อนำไปประมวลผลต่อไป

ในส่วนของการกำหนดการเริ่มต้นหรือหยุดการทำงานของมอเตอร์นั้น จะใช้สวิทช์เอสพีดีที (Single Pole Double Throw) โดยเมื่อเริ่มต้นการทำงาน ส่วนไมโครคอนโทรลเลอร์จะตรวจสอบสถานะของสวิทช์นี้เป็นอันดับแรก ว่าพร้อมที่จะทำงานหรือไม่

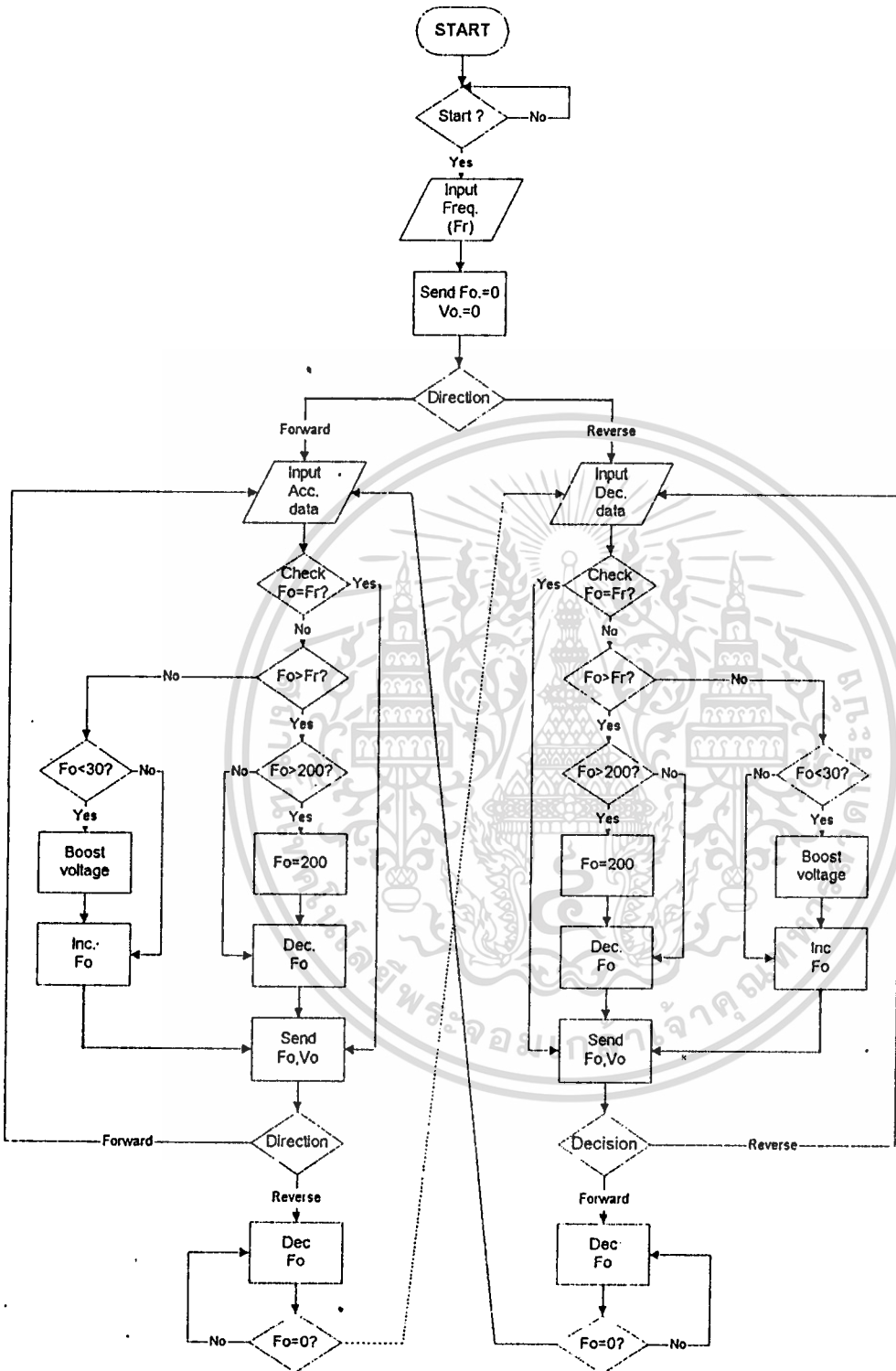
การกำหนดทิศทางการหมุนก็เช่นเดียวกัน จะใช้สวิทช์เอสพีดีที โดยเมื่อมีการกลับทิศการหมุน ไมโครคอนโทรลเลอร์จะค่อย ๆ ลดความเร็วลงจนเป็นศูนย์ก่อน แล้วจึงค่อยเริ่มหมุนในทิศทางที่ถูกต้องต่อไป นอกจากนี้ยังมีการรับค่าการหยุดหมุนฉุกเฉินจากส่วนของวงจรถูกกลับอีกด้วยในกรณีที่เกิดความผิดพลาดบางอย่างขึ้นที่มอเตอร์

ซึ่งเมื่อได้มีการกำหนดค่าต่าง ๆ เหล่านี้แล้ว ไมโครคอนโทรลเลอร์จะทำการตรวจสอบ และเก็บค่า แล้วนำไปใช้ในการประมวลผล เพื่อส่งค่าระดับแรงดันและความถี่ให้กับส่วนของวงจรรูปคลื่นพีคิบบลิเวียมต่อไป ดังแสดงบล็อกโคอะแกรมการทำงานในรูปที่ 7.2 และโฟลว์ชาร์ตการทำงานของโปรแกรมในรูปที่ 7.3



รูปที่ 7.2 แสดงบล็อกโคอะแกรมการทำงานของส่วนควบคุมแรงดันและความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.3 แสดงไฟลัวชาร์ตการทำงานของส่วนควบคุมแรงดันและความเร็ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 ส่วนวงจรสร้างรูปคลื่นพีดับบลิเวียม

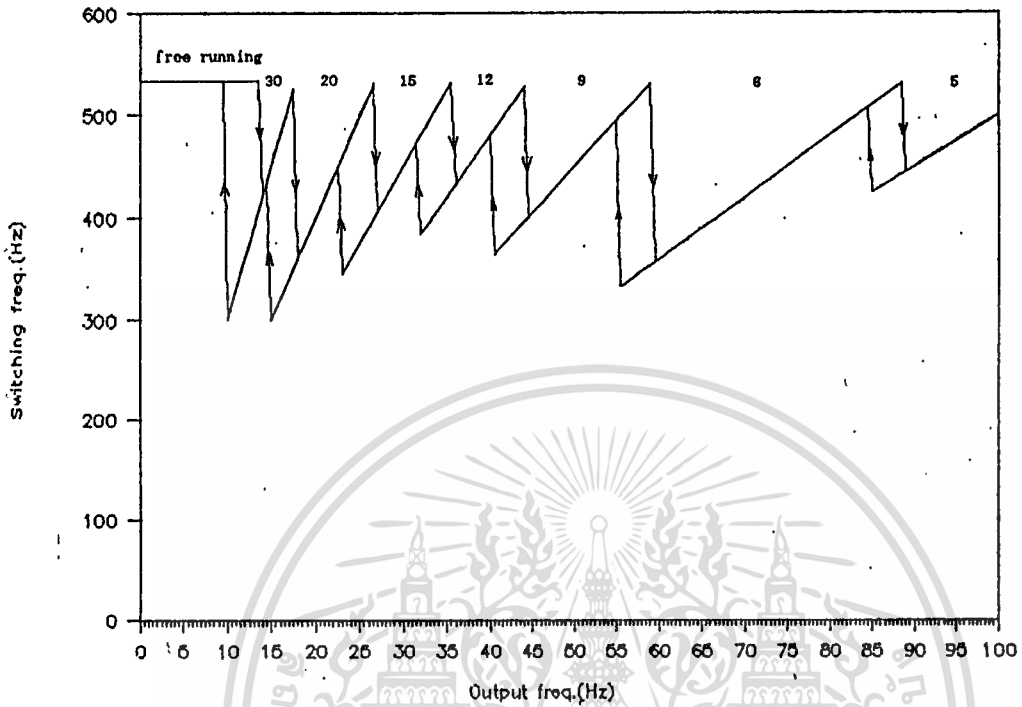
ในวงจรส่วนนี้จะรับค่าต่าง ๆ ได้แก่ ค่าแรงดัน ค่าความถี่ และทิศทางการหมุน จากวงจรส่วนควบคุมแรงดันและความถี่ นำมาสร้างรูปคลื่นพีดับบลิเวียมเพียงอย่างเดียว โดยใช้วิธียูนิฟอร์มแชนเปลิ่งแบบไม่สมมาตร แต่จากที่กล่าวมาแล้วว่าเมื่ออัตราส่วนของความถี่ในการสวิตช์ซึ่งต่อความถี่เอาท์พุทมีค่ามากแล้ว ก็จะทำให้ฮาร์โมนิกส์เลื่อนไปเกิดขึ้นในตำแหน่งความถี่สูง แต่ถ้าอัตราส่วนนี้สูงมากเกินไปจะทำให้เกิดการสูญเสียในการสวิตช์ ดังนั้นจะออกแบบให้มีการกำหนดอัตราส่วนดังกล่าวเป็นช่วง ๆ ให้เหมาะสมกับความถี่เอาท์พุท ดังรูป 7.4 ซึ่งแสดงทั้งการบังคับหมุนแบบฟอเวิร์ด และรีเวิร์ส โดยที่ความถี่เอาท์พุทต่ำกว่า 10 เฮิร์ตเมื่อลดความถี่ และที่ความถี่เอาท์พุทต่ำกว่า 15 เฮิร์ตเมื่อเพิ่มความถี่ จะทำการมอดูเลทโดยรักษาความถี่การสวิตช์ให้คงที่ และเมื่อเพิ่มความถี่รูปคลื่นขึ้นสูงกว่านี้ ก็จะลดค่าอัตราส่วนนี้เป็น 30, 20, 15, 12, 9, 6 และ 5 ตามลำดับ

ส่วนการสร้างรูปคลื่นสามเหลี่ยมเพื่อนำไปใช้ประกอบกับสัญญาณชายน้ให้สัญญาณพีดับบลิเวียมนั้น จะใช้วิธีการส่งสัญญาณนาฬิกาที่กำหนดจากไมโครคอนโทรลเลอร์ไปยังไอซีนับขึ้น-ลง เอาท์พุทเป็นเลขฐานสองขนาด 4 บิต เบอร์ 74F169 เพื่อให้ไอซีดังกล่าวส่งค่าที่นับได้ทั้ง 4 บิตไปให้กับไอซีแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก เบอร์ DAC0800 เพื่อเปลี่ยนค่าที่นับได้ให้เป็นสัญญาณสามเหลี่ยมที่ต้องการ โดยที่ไอซีเบอร์ 74F169 นั้น เมื่อนับถึงค่าต่ำสุดหรือค่าสูงสุด จะส่งสัญญาณอินเทอร์รัพท์ไปให้กับไมโครคอนโทรลเลอร์ด้วย

ในการสร้างรูปคลื่นที่ต้องการนำมามอดูเลทนั้น ซึ่งในที่นี้เป็นสัญญาณชายน้ จะใช้วิธีการอ่านค่าข้อมูลออกมาจากตารางภายในหน่วยความจำโปรแกรมภายนอก โดยไมโครคอนโทรลเลอร์จะทำการอ่านค่าจากตารางออกมาตามจังหวะการถูกอินเทอร์รัพท์จากส่วนสร้างสัญญาณรูปสามเหลี่ยม โดยในจังหวะที่สัญญาณสามเหลี่ยมถึงค่าสูงสุดหรือต่ำสุดก็จะเป็นจังหวะที่ไมโครคอนโทรลเลอร์ส่งค่าสัญญาณชายน้ออกมา เพื่อนำสัญญาณทั้งสองมามอดูเลทด้วยไอซีเบอร์ LM339 เป็นสัญญาณพีดับบลิเวียมในที่สุด

สำหรับลักษณะของการส่งข้อมูลสัญญาณชายน้ออกมานั้นจะแตกต่างกันตามอัตราส่วนของความถี่การสวิตช์ซึ่งต่อความถี่เอาท์พุทดังได้กล่าวมาแล้ว โดยแสดงไว้ในตารางที่ 7.1 สำหรับกรณีที่เป็นความถี่ต่ำ (เกียร์ 0) จะเป็นการมอดูเลทแบบแนเซอร์ลแชนเปลิ่ง ซึ่งความถี่ของการส่งข้อมูลคลื่นรูปชายน้จะถูกกำหนดด้วยค่าเวลาหนึ่งจากตัวจับเวลาภายใน 8031 และ 8031 จะไม่ตอบรับกับสัญญาณอินเทอร์รัพท์ที่ถูกส่งมาจากส่วนสร้างสัญญาณสามเหลี่ยมแต่อย่างใด ส่วนบล็อกไดอะแกรมการทำงานแสดงดังรูปที่ 7.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

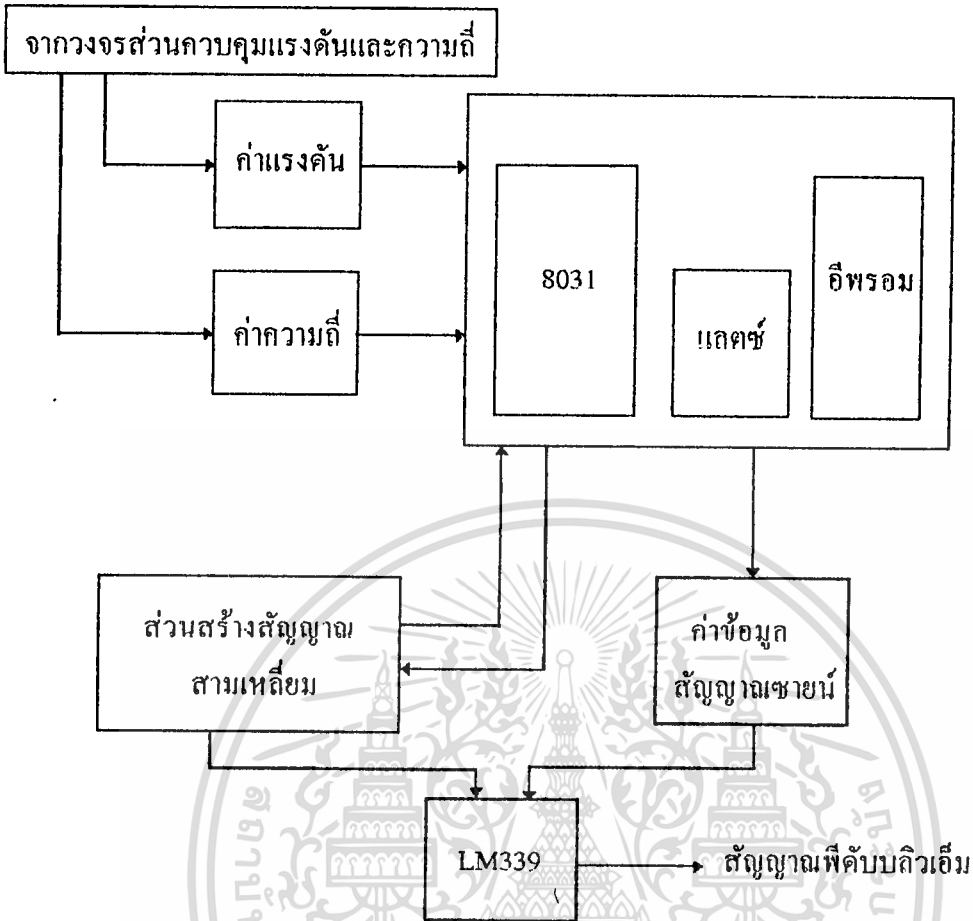


รูปที่ 7.4 แสดงความสัมพันธ์ระหว่างความเร็วรูปคลื่น กับความเร็วสวิทซ์ซิ่ง

gear	frequency ratio	step (deg)
0	-	1
1	30	6
2	20	9
3	15	12
4	12	15
5	9	20
6	6	30
7	5	36

ตารางที่ 7.1 แสดงความสัมพันธ์ของสัดส่วนความเร็วกับช่วงการส่งข้อมูล

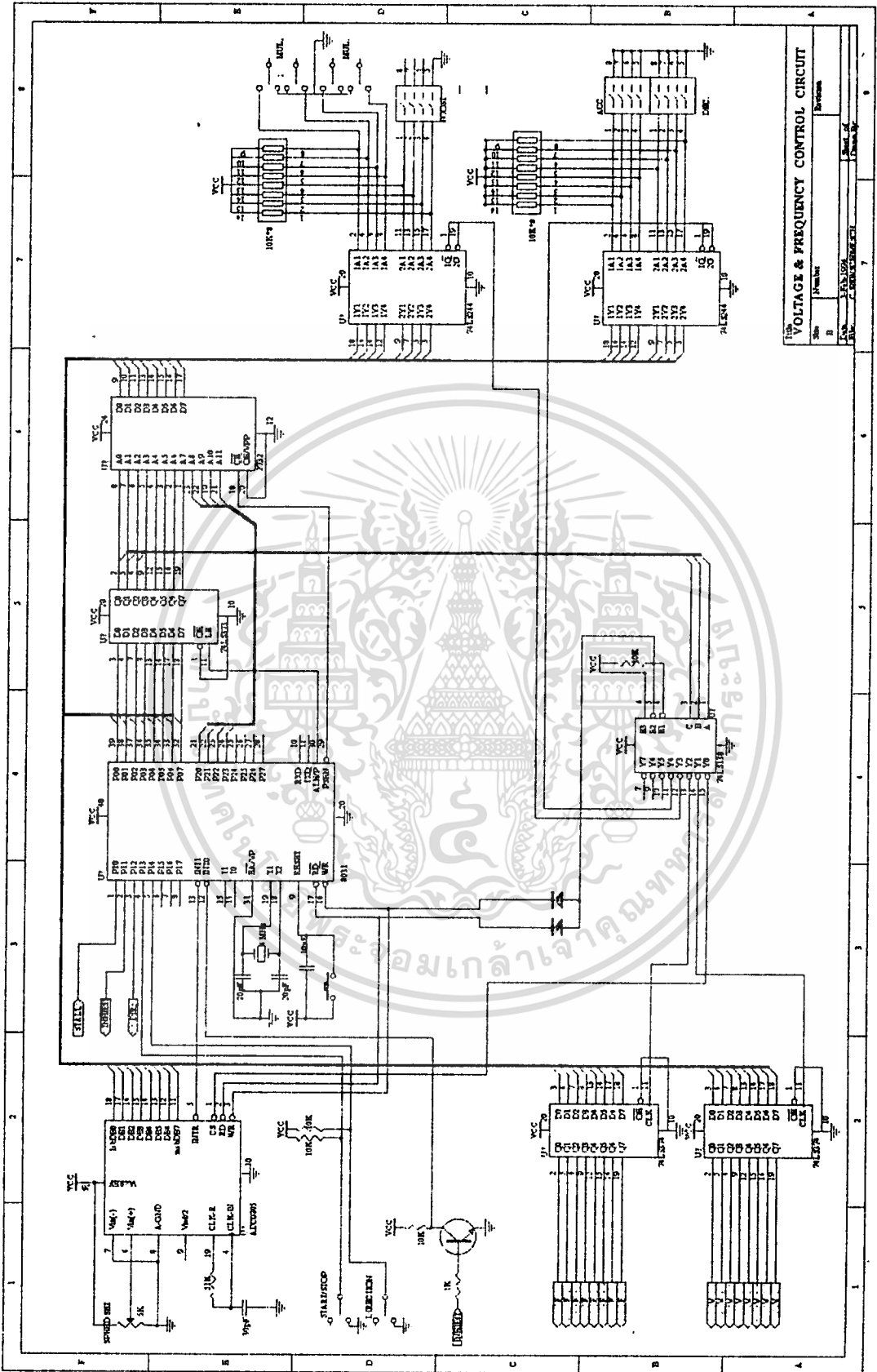
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.5 แสดงบล็อกไดอะแกรมการทำงานของส่วนสร้างรูปคลื่นที่คัปปลิวเอียม

7.4 ปรังจรสำเร็จ

รูปของวงจรสำเร็จของส่วนควบคุมแรงดันและความถี่ได้แสดงไว้ในรูปที่ 7.6 และรูปของวงจรสำเร็จของส่วนสร้างรูปคลื่นที่คัปปลิวเอียมได้แสดงไว้ในรูปที่ 7.7 ดังนี้

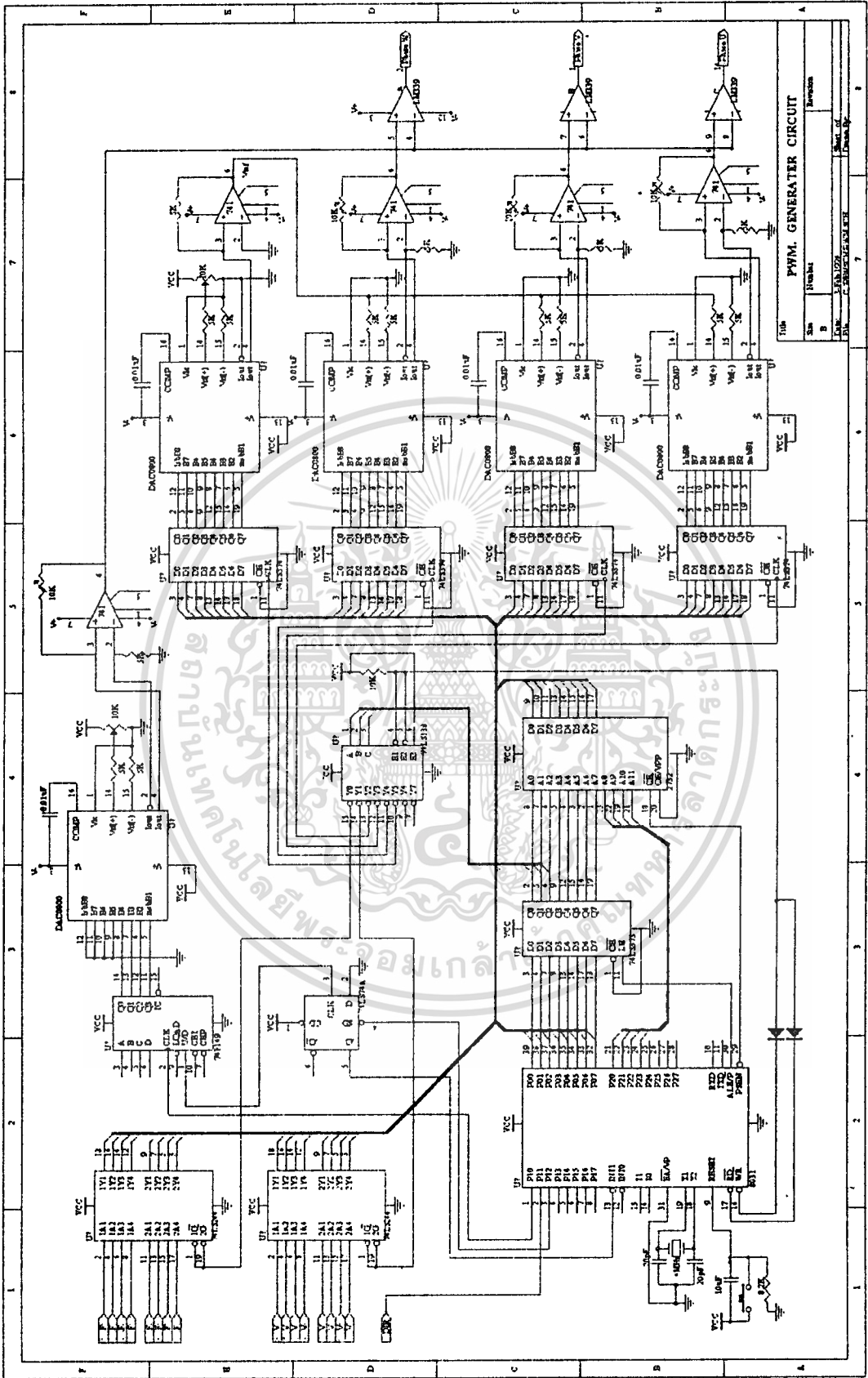


VOLTAGE & FREQUENCY CONTROL CIRCUIT

Size	1 Number	Sheet of	8
Dwg. No.	3-23-1079	Project	
Rev.		Package	

รูปที่ 7.6 แสดงวงจรสำเร็จของส่วนควบคุมแรงดันและความถี่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ใดนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PWM GENERATOR CIRCUIT

File	1/1/2017	1/1/2017
Size	1/1/2017	1/1/2017
Author	1/1/2017	1/1/2017
Doc	1/1/2017	1/1/2017
Printed	1/1/2017	1/1/2017

รูปที่ 7.7 แสดงวงจรส่วนสร้างรูปคลื่นพีดีบีเอ็ม

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกวนนำไปใช้

7.5 รายละเอียดของโปรแกรมส่วนควบคุมแรงดันและความถี่

```

.ORG 0000H
LJMP INIT
;*****
;*          INTO ROUTINE FOR INHIBIT          *
;*****
.ORG 0003H
INTO:  MOV R3,#20H
      DJNZ R3,$
      JB P3.2, PAS
      SETB P1.1
      SJMP $
PAS:   RETI
;*****
;*  TIMER0 INTERRUPT ROUTINE TO DELAY ACC&DEC *
;*****
.ORG 000BH
TIMER0: CLR TRO
        MOV TH0,#0FCH
        SJMP TMO
;*****
;*          INT1 ROUTINE TO READ A/D          *
;*****
.ORG 0013H
INT1:  MOV R0,#00H
      MOVX A,@R0
      MOV FSET, A
      SETB FO
      RETI
;*****
.ORG 0030H
TIMO:  MOV TLO,#18H
INT2:  JNB P3.2,PASS
      JNB P1.0, INT2
      SETB TRO
      DJN7 LPIN, PASS
      DJNZ LPEX, PASS
SEND:  MOV LPIN, TIIN
      MOV LPEX, TIEX
      PUSH A
      MOV R1,#01H
      MOV A, VOUT
      MOVX @R1,A
      INC R1
      MOV A, FOUT
      MOVX @R1,A
      CLR P1.1
      CLR TEST
      POP A
PASS:  RETI
;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        .ORG 0060H
INIT:  MOV A,#00H
        MOV R0,#01H
        MOVX @R0,A
        INC R0
        MOVX @R0,A
        MOV DIR,#0FFH
        SETB P1.2
        MOV TH0,#0FCH
        MOV TLO,#18H
        MOV TMOD,#00000001B
        CLR IT0
        SETB IT1
        ORL IE,#10000111B
        MOV FOUT,#00H
        JNB P1.3,$
INH:   SETB P1.1
SET:   JB P1.3, INH
        MOV R0,#04H
        MOVX A,@R0
        MOV R4, A
        DEC R0
        MOVX A,@R0
        MOV R5, A
        SWAP A
        ANL A,#00001111B
        RL A
        MOV R7, A
        MOV DPTR,#0500H
        MOVC A,@A+DPTR
        MOV R6, A
        MOV A, R7
        INC A
        MOVC A,@A+DPTR
        MOV DPL, A
        MOV DPH, R6
        MOV R7,#00H
        MOV R0,#50H
LOAD:  MOV A, R7
        MOVC A,@A+DPTR
        MOV @R0,A
        INC R0
        INC R7
        CJNE R7,#15H,LOAD
        MOV A, R5
        ANL A,#00000011B
        DEC A
        SWAP A
        MOV R6, A
        MOV A, R4
        ANL A,#00001111B
        ORL A, R6
        RL,A
        MOV R7, A

```

```

MOV DPTR,#04A0H
MOVC A,@A+DPTR
MOV DECEX, A
MOV A, R7
INC A
MOVC A,@+DPTR
MOV DECIN, A
JB P1.4, FWD1
MOV A,#00H
CJNE A, DIR, CHG11
SJMP READ
CHG11: CLR P1.2
        SJMP READ
FWD1:  MOV A,#OFFH
        CJNE A, DIR, CHG12
        SJMP READ
CHG12: SETB P1.2
READ:  MOV RO,#00H
        MOVX @RO,A
        CLR FO
        JNB FO,$
COMP:  SETB TEST
        MOV A, FSET
        CJNE A, FOUT, NEQ
        CLR TRO
        CJNE A,#00H,CHCK
        LJMP SET
CHCK:  MOV TH0,#0FCH
        MOV TL0,#18H
        JB P1.3, STP
        JB P1.4, FWD2
        MOV A,#00H
        CJNE A, DIR, STP
        SJMP READ
FWD2:  MOV A,#OFFH
        CJNE A, DIR, STP
        SJMP READ
STP:   MOV FSET,#00H
        SJMP COMP
NEQ:   MOV TIEX, ACCEX
        MOV TIIN, ACCIN
        MOV LPEX, ACCEX
        MOV LPIN, ACCIN
        INC FOUT
        MOV A,#0C9H
        CJNE A, FOUT, NOVER
        MOV FOUT,#0C8H
NOVER: SJMP COUNT
LESS:  MOV TIEX, DECEX
        MOV TIIN, DECIN
        MOV LPEX, DECEX
        MOV LPIN, DECIN
        DEC FOUT
COUNT: SETB TRO
        MOV A,#14H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      CJNE A, FOUT, CHK
CHK:  JNC RAM
      MOV DPTR, #03A0H
      MOV A, FOUT
      MOVC A, @A+DPTR
      MOV VOUT, A
      SJMP CHECK
RAM:  MOV R0, #50H
      MOV A, FOUT
      ADD A, R0
      MOV R0, A
      MOV A, @R0
      MOV VOUT, A
CHECK: JB P1.3, STOP
      JB P1.4, FWD3
      MOV A, #00H
      CJNE A, DIR, STOP
      SJMP LPCK
FWD3: MOV A, #0FFH
      CJNE A, DIR, STOP
LPCK: JB TEST, CHECK
      LJMP READ
STOP: MOV FSET, #00H
      JB TEST, CHECK
      LJMP CGMP
      .END

```

ADDR	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0000	02	00	60	7B	20	DB	FE	20	B2	04	D2	C2	8C	75	8C	F8
0010	80	1E	00	78	00	E2	F5	70	D2	D5	32	00	00	00	00	00
0020	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0030	75	8A	30	30	B2	22	30	90	FA	D2	8C	D5	78	1A	D5	77
0040	17	85	76	78	85	75	77	C0	E0	79	01	E5	7A	F3	09	E5
0050	79	F3	C2	91	C2	7F	D0	E0	32	00	00	00	00	00	00	00
0060	74	00	78	01	F2	08	F2	75	7B	FF	D2	92	75	8C	F8	75
0070	8A	30	75	89	01	C2	88	D2	8A	43	A8	87	75	79	00	30
0080	93	FD	D2	91	20	93	FB	78	04	E2	FC	18	E2	FD	C4	54
0090	0F	23	FF	90	05	00	93	FE	EF	04	93	F5	82	8E	83	7F
00A0	00	78	50	EF	93	F6	08	0F	BF	15	F8	ED	54	03	14	C4
00B0	FE	EC	54	0F	4E	23	FF	90	04	A0	93	F5	71	EF	04	93
00C0	F5	72	ED	54	0C	03	03	14	FE	EC	54	F0	4E	C4	23	FF
00D0	90	04	A0	93	F5	73	EF	04	93	F5	74	20	94	0E	74	00
00E0	B5	7B	02	80	13	75	7B	00	C2	92	80	0C	74	FF	B5	7B
00F0	02	80	05	75	7B	FF	D2	92	78	00	F2	C2	D5	30	D5	FD
0100	D2	7F	E5	70	B5	79	27	C2	8C	B4	00	03	02	00	84	75
0110	8C	F8	75	8A	30	20	93	11	20	94	07	74	00	B5	7B	09
0120	80	D6	74	FF	B5	7B	02	80	CF	75	70	00	80	D2	40	18
0130	85	71	75	85	72	76	85	71	77	85	72	78	05	79	74	C9
0140	B5	79	03	75	79	C8	80	0E	85	73	75	85	74	76	85	73
0150	77	85	74	78	15	79	D2	8C	74	14	B5	79	00	50	0A	90
0160	03	A0	E5	79	93	F5	7A	80	09	78	50	E5	79	28	F8	E6
0170	F5	7A	20	93	15	20	94	07	74	00	B5	7B	0D	80	05	74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0180 FF B5 7B 06 20 7F EB 02 00 F8 75 70 00 20 7F E2
0190 02 01 00 00 00 00 00 00 00 00 00 00 00 00 00

.ORG 03B5H

***** Data for voltage command *****

03B0 00 00 00 00 00 36 38 3B 3D 40 42 45 47 4A 4D 4F
03C0 52 54 57 59 5C 5E 61 63 66 69 6B 6E 70 73 75 78
03D0 7A 7D 80 82 85 87 8A 8C 8F 91 94 96 99 9C 9E A1
03E0 A3 A6 A8 AB AD B0 B3 B5 B8 BA BD BF C2 C4 C7 C9
03F0 CC CF D1 D4 D6 D9 DB DE E0 E3 E6 E8 EB ED F0 F2
0400 F5 F7 FA FC FF FF FF FF FF FF FF FF FF FF FF
0410 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
0420 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
0430 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
0440 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
0450 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
0460 FF FF FF FF FF FF FF FF FF 00 00 00 00 00 00

.ORG 04A0H

***** Data for counter *****

04A0 01 01 01 01 01 02 01 03 01 04 01 05 01 06 01 07
04B0 01 08 01 09 01 0A 01 0B 01 0C 01 0D 01 0E 01 0F
04C0 01 19 01 19 01 32 01 4B 01 64 01 7D 01 96 01 AF
04D0 01 C8 01 E1 01 FA 02 13 02 2C 02 45 02 5E 02 77
04E0 01 05 01 05 01 0A 01 0F 01 14 01 19 01 1E 01 23
04F0 01 28 01 2D 01 32 01 37 01 3C 01 41 01 46 01 4B

.ORG 0500H

***** Data for address of boost *****

0500 06 20 06 3B 06 50 06 6B 06 80 06 9B 06 B0 06 CB
0510 06 E0 06 FB 07 10 07 2B 07 40 07 5B 07 70 07 8B

.ORG 0620H

***** Data for boost voltage *****

0620 00 03 05 08 0A 0D 0F 12 14 17 1A 1C 1F 21 24 26
0630 29 2B 2E 30 33 00 00 00 00 00 00 03 05 07 0A 0C
0640 0E 11 13 16 18 1A 1D 1F 21 24 26 29 2B 2E 30 33
0650 05 07 0A 0C 0E 10 12 15 17 19 1B 1D 20 22 24 26
0660 29 2B 2E 30 33 00 00 00 00 00 00 08 0A 0C 0E 10
0670 12 14 16 18 1A 1C 1E 20 22 24 26 29 2B 2E 30 33
0680 0A 0C 0E 10 12 14 15 17 19 1B 1D 1F 21 23 24 26
0690 29 2B 2E 30 33 00 00 00 00 00 00 0D 0E 10 12 14
06A0 15 17 19 1A 1C 1E 1F 21 23 25 26 29 2B 2E 30 33
06B0 0F 11 12 14 15 17 18 1A 1C 1D 1F 20 22 23 25 26
06C0 29 2B 2E 30 33 00 00 00 00 00 00 12 13 15 16 17
06D0 19 1A 1B 1D 1E 1F 21 22 24 25 26 29 2B 2E 30 33
06E0 14 16 17 18 19 1A 1C 1D 1E 1F 20 21 23 24 25 26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

06F0	29	2B	2E	30	33	00	00	00	00	00	00	17	18	19	1A	1B
0700	1C	1D	1E	1F	20	21	22	23	24	25	26	29	2B	2E	30	33
0710	1A	1A	1B	1C	1D	1E	1F	1F	20	21	22	23	24	25	25	26
0720	29	2B	2E	30	33	00	00	00	00	00	00	1C	1D	1D	1E	1F
0730	1F	20	21	21	22	23	24	24	25	26	26	29	2B	2E	30	33
0740	1F	1F	20	20	21	21	22	22	23	23	24	24	25	25	26	26
0750	29	2B	2E	30	33	00	00	00	00	00	00	21	21	22	22	23
0760	23	23	24	24	24	25	25	25	26	26	26	29	2B	2E	30	33
0770	24	24	24	24	24	25	25	25	25	25	25	26	26	26	26	26
0780	29	2B	2E	30	33	00	00	00	00	00	00	26	26	26	26	26
0790	26	26	26	26	26	26	26	26	26	26	26	29	2B	2E	30	33

tasm: Number of errors = 0



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.6 รายละเอียดของโปรแกรมส่วนสร้างรูปคลื่นพีคดับลิเวียม

```

.ORG 0000H
LJMP INIT
*****
*   TIMER0 INTERRUPT ROUTINE (FOR CLOCK OF TRIANGLE WAVE)   *
*****
.ORG 0000H
TIME0  CPL P1.0
      RETI
*****
*   EX1 INTERRUPT ROUTINE (FOR SENDING DATA TO D/A PORT)   *
*****
.ORG 0013H
EXT1   CLR P1.2
      SETB P1.2
      LJMP XTER1
*****
*   TIMER1 INTERRUPT ROUTINE (DELAY FOR SENDING DATA TO D/A PORT) *
*****
.ORG 0011H
TIME1  CLR TR1
      MOV TH1, TH1BUF
      MOV TL1, TL1BUF
      SETB TR1
      LJMP XTER1
*****
;*****
;*   START PROGRAM   *
;*****
.ORG 0030H
INIT   MOV R0,#05H
      CLR A
      MOVX @R0,A
      MOV TH0,#0E1H
      MOV TLO,#0E1H
      MOV TH1,#0EAH
      MOV TL1,#04CH
      MOV TH1BUF,#08H
      MOV TL1BUF,#04CH
      MOV GEA,#00H
      MOV R3,#00H
      JB P1.3, HAR3
      MOV HDATBUF,#08H
      MOV LDATBUF,#00H
      SJMP CROSS
      HAR3  MOV HDATBUF,#0BH
      MOV LDATBUF,#00H
      MOV R3,#99H
      CROSS MOV STEP,#01H
      MOV FI,#00H
      MOV VI,#00H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV TMOD,#00010010B
ORL IE,#10001010B
ORL TCON,#01010000B
SETB P1.1
START MOV R1,#00H
MOVX A,@R1
MOV FR, A
CJNE A, FI, NOTF
CHGV MOV R1,#01H
MOVX A,@R1
MOV VR, A
CJNE A, VI, NOTV
SJMP START
NOTV JNC MORE
DEC VI
SJMP SENDV
MORE INC VI
SENDV MOV A,VI
MOV R1,#05H
MOVX @R1,A
SJMP START
JLESS LJMP LESS
NOTF JC JLESS
INC FI
MOV A,#0C9H
CJNE A, FI, NOVER
MOV FI,#0C8H
NOVER CLR A
CJNE A, GEA, UPCHK1
MOV A,#28
CJNE A, FI, GEAUO
MOV STEP,#06
MOV GEA,#01
CLR TR1
SETB EX1
LJMP UPTAB
GEAUO MOV A,FI
CLR C
RLC A
MOV R7, A
MOV DPTR,#0D80H
MOVC A,@A+DPTR
MOV TH1BUF, A
INC R7
MOV A, R7
MOVC A,@A+DPTR
MOV TL1BUF, A
MOV TH0,#0E1H
LJMP CHGV
UPCHK1 MOV A,#01
CJNE A, GEA, UPCHK2
MOV A,#27
CJNE A, FI, CHK1
CHK1 JC NORM1
LJMP DNTAB

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

NORM1  MOV A,#36
        CJNE A, FI, GEAU1
        MOV STEP,#09
        MOV GEA,#02
GEAU1  LJMP UPTAB
UPCHK2 MOV A,#02
        CJNE A, GEA, UPCHK3
        MOV A,#35
        CJNE A, FI, CHK2
CHK2   JC NORM2
        LJMP DNTAB
NORM2  MOV A,#54
        CJNE A, FI, GEAU2
        MOV STEP,#12
        MOV GEA,#03
GEAU2  LJMP UPTAB
UPCHK3 MOV A,#03
        CJNE A, GEA, UPCHK4
        MOV A,#53
        CJNE A, FI, CHK3
CHK3   JC NORM3
        LJMP DNTAB
NORM3  MOV A,#72
        CJNE A, FI, GEAU3
        MOV STEP,#15
        MOV GEA,#04
GEAU3  LJMP UPTAB
UPCHK4 MOV A,#04
        CJNE A, GEA, UPCHK5
        MOV A,#71
        CJNE A, FI, CHK4
CHK4   JC NORM4
        LJMP DNTAB
NORM4  MOV A,#89
        CJNE A, FI, GEAU4
        MOV STEP,#20
        MOV GEA,#05
GEAU4  LJMP UPTAB
UPCHK5 MOV A,#05
        CJNE A, GEA, UPCHK6
        MOV A,#88
        CJNE A, FI, CHK5
CHK5   JC NORM5
        LJMP DNTAB
NORM5  MOV A,#119
        CJNE A, FI, GEAU5
        MOV STEP,#30
        MOV GEA,#06
GEAU5  LJMP UPTAB
UPCHK6 MOV A,#06
        CJNE A, GEA, GEA7
        MOV A,#118
        CJNE A, FI, CHK6
CHK6   JC NORM6
GEAU7  LJMP DNTAB

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

NORM6  MOV A,#178
        CJNE A, FI, GEAU6
        MOV STEP,#36
        MOV GEA,#07
GEAU6  LJMP UPTAB
;*****
LESS   DEC FI
        MOV A,#07
        CJNE A, GEA, DNCHK6
        MOV A,#169
        CJNE A, FI, GEAD7
        MOV STEP,#30
        MOV GEA,#6
GEAD7  LJMP DNTAB
DNCHK6 MOV A,#06
        CJNE A, GEA, DNCHK5
        MOV A,#169
        CJNE A, FI, CHCK6
CHCK6  JC ANOM6
        MOV A,#110
        CJNE A, FI, GEAD6
        MOV STEP,#20
        MOV GEA,#05
GEAD6  LJMP DNTAB
ANOM6  LJMP UNTAB
DNCHK5 MOV A,#05
        CJNE A, GEA, DNCHK4
        MOV A,#110
        CJNE A, FI, CHCK5
CHCK5  JC ANOM5
        MOV A,#80
        CJNE A, FI, GEAD5
        MOV STEP,#15
        MOV GEA,#04
GEAD5  LJMP DNTAB
ANOM5  LJMP UPTAB
DNCHK4 MOV A,#04
        CJNE A, GEA, DNCHK3
        MOV A,#80
        CJNE A, FI, CHCK4
CHCK4  JC ANOM4
        MOV A,#63
        CJNE A, FI, GEAD4
        MOV STEP,#12
        MOV GEA,#03
GEAD4  LJMP DNTAB
ANOM4  LJMP UPTAB
DNCHK3 MOV A,#03
        CJNE A, GEA, DNCHK2
        MOV A,#63
        CJNE A, FI, CHCK3
CHCK3  JC ANOM3
        MOV A,#45
        CJNE A, FI, GEAD3
        MOV STEP,#09

```

```

MOV GEA,#02
GEAD3 LJMP DNTAB
ANOM3 LJMP UPTAB
DNCHK2 MOV A,#02
CJNE A, GEA, DNCHK1
MOV A,#45
CJNE A, FI, CHCK2
CHCK2 JC ANOM2
MOV A,#29
CJNE A, FI, GEAD2
MOV STEP,#06
MOV GEA,#01
GEAD2 LJMP DNTAB
ANOM2 LJMP UNTAB
DNCHK1 MOV A,#01
CJNE A, GEA, GEAO
MOV A,#29
CJNE A,#FI,CHCK1
CHCK1 JC ANOM1
MOV A,#19
CJNE A, FI, GEAD1
MOV STEP,#01
MOV GEA,#00
CLR EX1
MOV TH1,#0FEH
MOV TL1,#0DCH
SETB TR1
MOV TH0,#0E1H
SJMP GEAO
GEAD1 LJMP DNTAB
ANOM1 LJMP UPTAB
GEAO MOV A,FI
CLR C
RLC A
MOV R7, A
MOV DPTR,#0D80H
MOVC A,@A+DPTR
MOV TH1BUF, A
INC R7
MOV A, R7
MOVC A,@A+DPTR
MOV TL1BUF, A
LJMP CHGV
UPTAB MOV DPTR,#0E00H
MOV A, FI
MOVC A,@A+DPTR
MOV TH0, A
LJMP CHGV
;*****
XTER CJNE R3,#99H,XSIN
PUSH A
PUSH PSW
PUSH DPH
PUSH DPL
MOV RO,#02H

```

```

MOV DPH, HDATBUF
MOV DPL, LDATBUF
CLR A
JNB P1.1, CCW
CW   MOV C A,@A+DPTR
      MOVX @RO,A
      INC RO
      MOV A,#A+DPTR
      MOVX @RO,A
BACK MOV A,DPL
      ADD A,STEP
      MOV DPL, A
      JNC PASS
      INC DPH
PASS MOV A,#0CH
      CJNE A, DPH, RTI
      MOV A,#67H
      CJNE A, DPL, NEQ
NEQ  JC NEW
RTI  MOV HDATBUF,DPH
      MOV LDATBUF, DPL
      POP DPL
      POP DPH
      POP PSW
      POP A
      RETI
NEW  MOV HDATBUF,#0BH
      MOV LDATBUF,#00H
      POP DPL
      POP DPH
      POP PSW
      POP A
      RETI
CCW  MOV C A,@A+DPTR
      MOVX @RO,A
      MOV RO,#04H
      MOV A,#78H
      MOV C A,@A+DPTR
      MOVX @RO,A
      MOV A,#0FOH
      DEC RO
      MOV C A,@A+DPTR
      MOVX @RO,A
      SJMP BACK
;*****
XSIN PUSH A
      PUSH PSW
      PUSH DPH
      PUSH DPL
      MOV RO,#02H
      MOV DPH, HDATBUF
      MOV DPL, LDATBUF
      CLR A
      JNB P1.1, SCCW

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SCW      MOVX A,@A+DPTR
          MOVX @R0,A
          INC R0
          MOV A,#78H
          MOVC A,@A+DPTR
          MOVX @R0,A
          MOV A,#0FOH
          INC R0
          MOVC A,@A+DPTR
          MOVX @R0,A
SBACK    MOV A,DPL
          ADD A,STEP
          MOV DPL, A
          JNC SPASS
          INC DPH
SPASS    MOV A,#09H
          CJNE A, DPH, SRTI
          MOV A,#67H
          CJNE A, DPL, SNEQ
          SNEQ JC SNEW
SRTI     MOV HDATBUF,DPH
          MOV LDATBUF, DPL
          POP DPL
          POP DPH
          POP PSW
          POP A
          RETI
SNEW     MOV HDATBUF,#08H
          MOV LDATBUF,#00H
          POP DPL
          POP DPH
          POP PSW
          POP A
          RETI
SCCW    MOVX A,@A+DPTR
          MOVX @R0,A
          MOV R0,#04H
          MOV A,#78H
          MOVC A,@A+DPTR
          MOVX @R0,A
          MOV A,#0FOH
          DEC R0
          MOVC A,@A+DPTR
          MOVX @R0,A
          SJMP SBACK
          .END

```

ADDR	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0000	02	00	30	00	00	00	00	00	00	00	00	B2	90	32	00	00
0010	00	00	00	C2	92	D2	92	02	02	77	00	C2	8E	85	75	8D
0020	85	76	8B	D2	8E	02	02	77	00	00	00	00	00	00	00	00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับวิชาการ ซึ่งงานเพื่อการศึกษาค้นคว้า โดยผู้จัดทำไว้ใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0030 78 05 E4 F2 75 8C E1 75 8A E1 75 8D EA 75 8B 4C
0040 75 75 EA 75 76 4C 75 74 00 7B 00 20 93 08 75 78
0050 08 75 79 00 80 08 75 78 0B 75 79 00 7B 99 75 77
0060 01 75 70 00 75 71 00 75 89 12 43 A8 8A 43 88 50
0070 D2 91 79 00 E3 F5 72 B5 70 1C 79 01 E3 F5 73 B5
0080 71 02 80 EE 50 04 15 71 80 02 05 71 E5 71 79 05
0090 F3 80 DF 02 01 7C 40 FB 05 70 74 C9 B5 70 03 75
00A0 70 C8 E4 B5 74 28 74 1C B5 70 0D 75 77 06 75 74
00B0 01 C2 8E D2 AA 02 02 61 E5 70 C3 33 FF 90 0D 80
00C0 93 F5 75 0F EF 93 F5 76 75 8C E1 02 00 7A 74 01
00D0 B5 74 18 74 1B B5 70 00 40 03 02 02 6C 74 24 B5
00E0 70 06 75 77 09 75 74 02 02 02 61 74 02 B5 74 18
00F0 74 23 B5 70 00 40 03 02 02 6C 74 36 B5 70 06 75
0100 77 0C 75 74 03 02 02 61 74 03 B5 74 18 74 35 B5
0110 70 00 40 03 02 02 6C 74 48 B5 70 06 75 77 0F 75
0120 74 04 02 02 61 74 04 B5 74 18 74 47 B5 70 00 40
0130 03 02 02 6C 74 59 B5 70 06 75 77 14 75 74 05 02
0140 02 61 74 05 B5 74 18 74 58 B5 70 00 40 03 02 02
0150 6C 74 77 B5 70 06 75 77 1E 75 74 06 02 02 61 74
0160 06 B5 74 07 74 76 B5 70 00 40 03 02 02 6C 74 B2
0170 B5 70 06 75 77 24 75 74 07 02 02 61 15 70 74 07
0180 B5 74 0E 74 A9 B5 70 06 75 77 1E 75 74 06 02 02
0190 6C 74 06 B5 74 18 74 A9 B5 70 00 40 0E 74 6E B5
01A0 70 06 75 77 14 75 74 05 02 02 6C 02 02 61 74 05
01B0 B5 74 18 74 6E B5 70 00 40 0E 74 50 B5 70 06 75
01C0 77 0F 75 74 04 02 02 6C 02 02 61 74 04 B5 74 18
01D0 74 50 B5 70 00 40 0E 74 3F B5 70 06 75 77 0C 75
01E0 74 03 02 02 6C 02 02 61 74 03 B5 74 18 74 3F B5
01F0 70 00 40 0E 74 2D B5 70 06 75 77 09 75 74 02 02
0200 02 6C 02 02 61 74 02 B5 74 18 74 2D B5 70 00 40
0210 0E 74 1D B5 70 06 75 77 06 75 74 01 02 02 6C 02
0220 02 61 74 01 B5 74 27 74 1D B5 70 00 40 1D 74 13
0230 B5 70 15 75 77 01 75 74 00 C2 AA 75 8D FE 75 8B
0240 DC D2 8E 75 8C E1 80 06 02 02 6C 02 02 61 E5 70
0250 C3 33 FF 90 0D 80 93 F5 75 0F EF 93 F5 76 02 00
0260 7A 90 0E 00 E5 70 93 F5 8C 02 00 7A 90 0F 00 E5
0270 70 93 F5 8C 02 00 7A BB 99 63 C0 E0 C0 D0 C0 83
0280 C0 82 78 02 85 78 83 85 79 82 E4 30 91 40 93 F2
0290 08 74 78 93 F2 74 F0 08 93 F2 E5 82 25 77 F5 82
02A0 50 02 05 83 74 0C B5 83 07 74 67 B5 82 00 40 0F
02B0 85 83 78 85 82 79 D0 82 D0 83 D0 D0 D0 E0 32 75
02C0 78 0B 75 79 00 D0 82 D0 83 D0 D0 D0 E0 32 93 F2
02D0 78 04 74 78 93 F2 74 F0 18 93 F2 80 BD C0 E0 C0
02E0 D0 C0 83 C0 82 78 02 85 78 83 85 79 82 E4 30 91
02F0 40 93 F2 08 74 78 93 F2 74 F0 08 93 F2 E5 82 25
0300 77 F5 82 50 02 05 83 74 09 B5 83 07 74 67 B5 82
0310 00 40 0F 85 83 78 85 82 79 D0 82 D0 83 D0 D0 D0
0320 E0 32 75 78 08 75 79 00 D0 82 D0 83 D0 D0 D0 E0
0330 32 93 F2 78 04 74 78 93 F2 74 F0 18 93 F2 80 BD

```

```

;*****
;*****

```

```

.ORG 0800H

```

```

;*****
;***** Data for sine table *****
;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับเป็นเอกสารที่เผยแพร่สู่สาธารณะ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0800 80 82 84 86 88 8B 8D 8F 91 93 96 98 9A 9C 9E A0
0810 A3 A5 A7 A9 AB AD AF B1 B3 B5 B7 B9 BB BD BF C1
0820 C3 C5 C7 C9 CA CC CE D0 D1 D3 D5 D6 D8 DA DB DD
0830 DE E0 E1 E3 E4 E5 E7 E8 E9 EA EC ED EE EF F0 F1
0840 F2 F3 F4 F5 F6 F7 F8 F9 FA FB FC FD
0850 FD FE FE FE FE FF FF FF FF FF FF FF FF FF FF
0860 FE FE FE FD FD FD FC FC FB FB FA F9 F9 F8 F7 F7
0870 F6 F5 F4 F3 F2 F1 F0 EF EE ED EC EA E9 E8 E7 E5
0880 E4 E3 E1 E0 DE DD DB DA D8 D6 D5 D3 D1 D0 CE CC
0890 CA C9 C7 C5 C3 C1 BF BD BB B9 B7 B5 B3 B1 AF AD
08A0 AB A9 A7 A5 A3 A0 9E 9C 9A 98 96 93 91 8F 8D 8B
08B0 88 86 84 82 80 7D 7B 79 77 74 72 70 6E 6C 69 67
08C0 65 63 61 5F 5C 5A 58 56 54 52 50 4E 4C 4A 48 46
08D0 44 42 40 3E 3C 3A 38 36 35 33 31 2F 2E 2C 2A 29
08E0 27 25 24 22 21 1F 1E 1C 1B 1A 18 17 16 15 13 12
08F0 11 10 0F 0E 0D 0C 0B 0A 09 08 08 07 06 06 05 04
0900 04 03 03 02 02 02 01 01 01 01 00 00 00 00 00 00
0910 00 00 00 00 01 01 01 02 02 02 03 03 04 04 05 06
0920 06 07 08 08 09 0A 0B 0C 0D 0E 0F 10 11 12 13 15
0930 16 17 18 1A 1B 1C 1E 1F 21 22 24 25 27 29 2A 2C
0940 2E 2F 31 33 35 36 38 3A 3C 3E 40 42 44 46 48 4A
0950 4C 4E 50 52 54 56 58 5A 5C 5F 61 63 65 67 69 6C
0960 6E 70 72 74 77 79 7B 7D 80 82 84 86 88 8B 8D 8F
0970 91 93 96 98 9A 9C 9E A0 A3 A5 A7 A9 AB AD AF B1
0980 B3 B5 B7 B9 BB BD BF C1 C3 C5 C7 C9 CA CC CE D0
0990 D1 D3 D5 D6 D8 DA DB DD DE E0 E1 E3 E4 E5 E7 E8
09A0 E9 EA EC ED EE EF F0 F1 F2 F3 F4 F5 F6 F7 F7 F8
09B0 F9 F9 FA FB FB FC FC FD FD FE FE FE FF FF FF
09C0 FF FF FF FF FF FF FF FE FE FE FD FD FD FC FC
09D0 FB FB FA F9 F9 F8 F7 F7 F6 F5 F4 F3 F2 F1 F0 EF
09E0 EE ED EC EA E9 E8 E7 E5 E4 E3 E1 E0 DE DD DB DA
09F0 D8 D6 D5 D3 D1 D0 CE CC CA C9 C7 C5 C3 C1 BF BD
0A00 BB B9 B7 B5 B3 B1 AF AD AB A9 A7 A5 A3 A0 9E 9C
0A10 9A 98 96 93 91 8F 8D 8B 88 86 84 82 80 7D 7B 79
0A20 77 74 72 70 6E 6C 69 67 65 63 61 5F 5C 5A 58 56
0A30 54 52 50 4E 4C 4A 48 46 44 42 40 3E 3C 3A 38 36
0A40 35 33 31 2F 2E 2C 2A 29 27 25 24 22 21 1F 1E 1C
0A50 1B 1A 18 17 16 15 13 12 11 10 0F 0E 0D 00 00 00
0A60 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0A70 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0A80 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0A90 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AA0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AB0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AC0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AD0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AE0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0AF0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00

```

```

;*****
;*****

```

```

.ORG 0B00H

```

```

;** Data for sine add the third harmonic **
;*****

```

```

0B00 80 83 87 8B 8F 93 96 9A 9E A2 A5 A9 AD B0 B4 B7
0B10 BA BE C1 C4 C7 CA CD D0 D3 D5 D8 DB DD DF E2 E4

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ส่วนตัวสำหรับใช้ในงานฝึกอบรมเท่านั้น การนำออกจำหน่ายโดยไม่ได้รับอนุญาตจะถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0B20 E6 E8 EA EC ED EF F1 F2 F3 F5 F6 F7 F8 F9 FA FB
0B30 FB FC FD FD FD FE FE FE FF FF FF FF FF FF FF FF
0B40 FF FF FE FE FE FE FE FD FD FD FD FC FC FC FC FB
0B50 FB FB FB FB FB FA FA FA FA FA FA FA FA FA FA
0B60 FB FB FB FB FB FB FC FC FC FC FD FD FD FD FE FE
0B70 FE FE FE FF FF FF FF FF FF FF FF FF FF FE FE FE
0B80 FD FD FD FC FB FB FA F9 F8 F7 F6 F5 F3 F2 F1 EF
0B90 ED EC EA E8 E6 E4 E2 DF DD DB D8 D5 D3 D0 CD CA
0BA0 C7 C4 C1 BE BA B7 B4 B0 AD A9 A5 A2 9E 9A 96 93
0BB0 8F 8B 87 83 80 7C 78 74 70 6C 69 65 61 5D 5A 56
0BC0 52 4F 4B 48 45 41 3E 3B 38 35 32 2F 2C 2A 27 24
0BD0 22 20 1D 1B 19 17 15 13 12 10 0E 0D 0C 0A 09 08
0BE0 07 06 05 04 04 03 02 02 02 01 01 01 00 00 00 00
0BF0 00 00 00 00 00 00 01 01 01 01 01 01 02 02 02 03
0C00 03 03 03 04 04 04 04 04 04 05 05 05 05 05 05 05
0C10 05 05 05 05 04 04 04 04 04 04 03 03 03 03 02 02
0C20 02 02 01 01 01 01 01 00 00 00 00 00 00 00 00 00
0C30 00 01 01 01 02 02 02 03 04 04 05 06 07 08 09 0A
0C40 0C 0D 0E 10 12 13 15 17 19 1B 1D 20 22 24 27 2A
0C50 2C 2F 32 35 38 3B 3E 41 45 48 4B 4F 52 56 5A 5D
0C60 61 65 69 6C 70 74 78 7C 80 83 87 8B 8F 93 96 9A
0C70 9E A2 A5 A9 AD B0 B4 B7 BA BE C1 C4 C7 CA CD D0
0C80 D3 D5 D8 DB DD DF E2 E4 E6 E8 EA EC ED EF F1 F2
0C90 F3 F5 F6 F7 F8 F9 FA FB FB FC FD FD FD FE FE FE
0CA0 FF FF FF FF FF FF FF FF FF FF FE FE FE FE FE FD
0CB0 FD FD FD FC FC FC FC FB FB FB FB FB FB FA FA FA
0CC0 FA FA FA FA FA FA FA FA FB FB FB FB FB FB FC FC
0CD0 FC FC FD FD FD FD FE FE FE FE FE FF FF FF FF FF
0CE0 FF FF FF FF FF FE FE FE FD FD FD FC FB FB FA F9
0CF0 F8 F7 F6 F5 F3 F2 F1 EF ED EC EA E8 E6 E4 E2 DF
0D00 DD DB D8 D5 D3 D0 CD CA C7 C4 C1 BE BA B7 B4 B0
0D10 AD A9 A5 A2 9E 9A 96 93 8F 8B 87 83 80 7C 78 74
0D20 70 6C 69 65 61 5D 5A 56 52 4F 4B 48 45 41 3E 3B
0D30 38 35 32 2F 2C 2A 27 24 22 20 1D 1B 19 17 15 13
0D40 12 10 0E 0D 0C 0A 09 08 07 06 05 04 04 03 02 02
0D50 02 01 01 01 00 00 00 00 00 00 00 00 00 00 00 00

```

.ORG 0D80H

***** Time delay data on free running ****

```

0D80 EA 4C EA 4C F5 26 F8 C4 FA 93 FB A9 FC 62 FC E6
0D90 FD 4A FD 97 FD D4 FE 07 FE 31 FE 55 FE 73 FE 8E
0DA0 FE A5 FE B9 FE CB FE DC FE EA FE F7 FF 03 FF 0E
0DB0 FF 19 FF 22 FF 2A FF 32 FF 00 00 00 00 00 00 00
0DC0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0DD0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0DE0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0DF0 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00

```

.ORG 0E00H

***** Time delay for changing gear up ****

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0E00  E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1
0E10  E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 D8 DA DB DC
0E20  DD DE DF E0 D2 D3 D4 D5 D6 D7 D8 D9 DA DB DC DD
0E30  DD DE DF DF E0 E1 D7 D8 D8 D9 DA DA DB DC DC DD
0E40  DD DE DE DF DF E0 E0 E1 D9 DA DA DB DB DC DC DD
0E50  DD DE DE DF DF DF E0 E0 E0 D6 D7 D7 D8 D8 D9 D9
0E60  D9 DA DA DB DB DB DC DC DC DD DD DD DE DE DE DF
0E70  DF DF E0 E0 E0 E0 E1 D1 D2 D2 D2 D3 D3 D4 D4 D4
0E80  D5 D5 D5 D6 D6 D6 D7 D7 D7 D7 D8 D8 D8 D9 D9 D9
0E90  D9 DA DA DA DA DB DB DB DB DC DC DC DC DD DD DD
0EA0  DD DD DE DE DE DE DF DF DF DF DF E0 E0 E0 E0 E0
0EB0  E0 E1 DB DB DB DB DB DC DC DC DC DC DD DD DD DD
0EC0  DD DD DE DE DE DE DE DE DF 00 00 00 00 00 00
0ED0  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0EE0  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
0EF0  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00

```

```

;*****
;*****.ORG 0F00H

```

```

;****      Time delay for changing gear down      ***
;*****
0F00  E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1 E1
0F10  E1 E1 E1 E1 C8 CB CD D0 D2 D4 D5 D7 D8 DA C8 CA
0F20  CC CD CF D0 D2 D3 D4 D5 D6 D7 D8 D9 DA DB D0 D1
0F30  D2 D3 D4 D4 D5 D6 D7 D8 D8 D9 DA DA DB DC DC DD
0F40  D5 D5 D6 D7 D7 D8 D8 D9 D9 DA DA DB DB DC DC DD
0F50  DD D2 D3 D3 D4 D4 D5 D5 D6 D6 D7 D7 D8 D8 D9 D9
0F60  D9 DA DA DB DB DB DC DC DC DD DD DD DE DE DE CE
0F70  CE CF CF D0 D0 D1 D1 D1 D2 D2 D2 D3 D3 D4 D4 D4
0F80  D5 D5 D5 D6 D6 D6 D7 D7 D7 D7 D8 D8 D8 D9 D9 D9
0F90  D9 DA DA DA DA DB DB DB DB DC DC DC DC DD DD DD
0FA0  DD DD DE DE DE DE DF DF DF DF D9 D9 D9 D9 DA DA
0FB0  DA DA DB DB DB DB DB DC DC DC DC DC DD DD DD DD
0FC0  DD DD DE DE DE DE DE DE DF 00 00 00 00 00 00 00

```

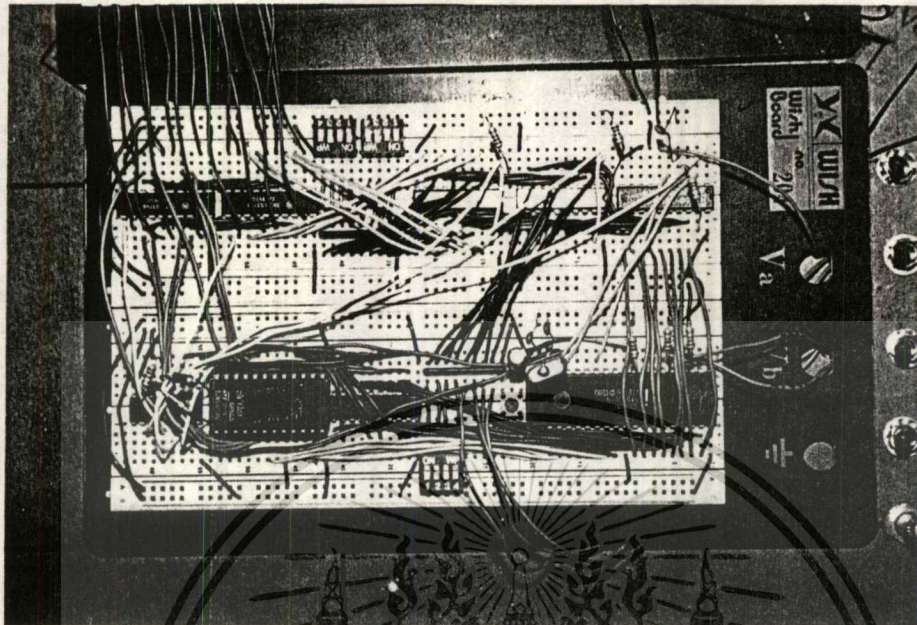
```

tasm: Number of errors = 0

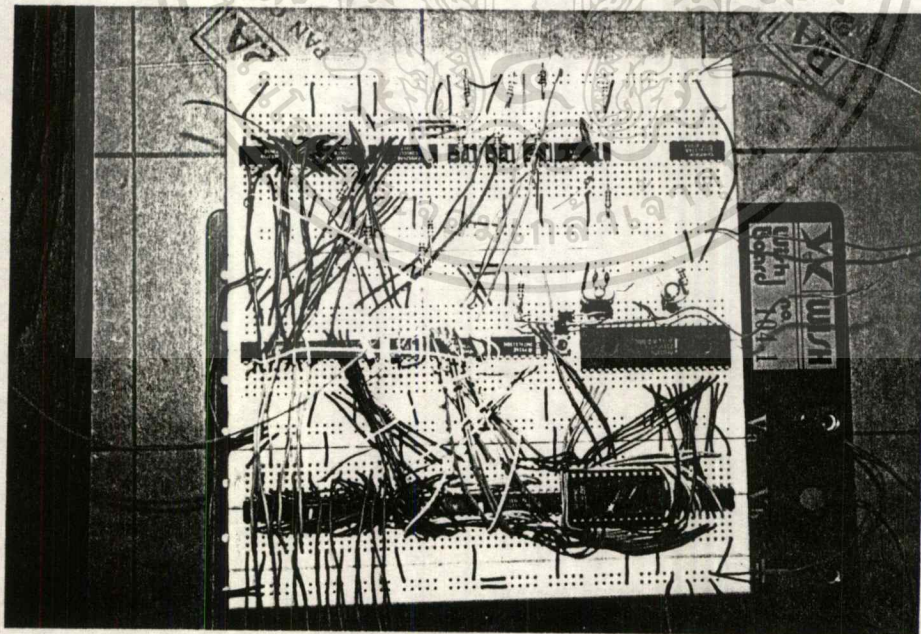
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

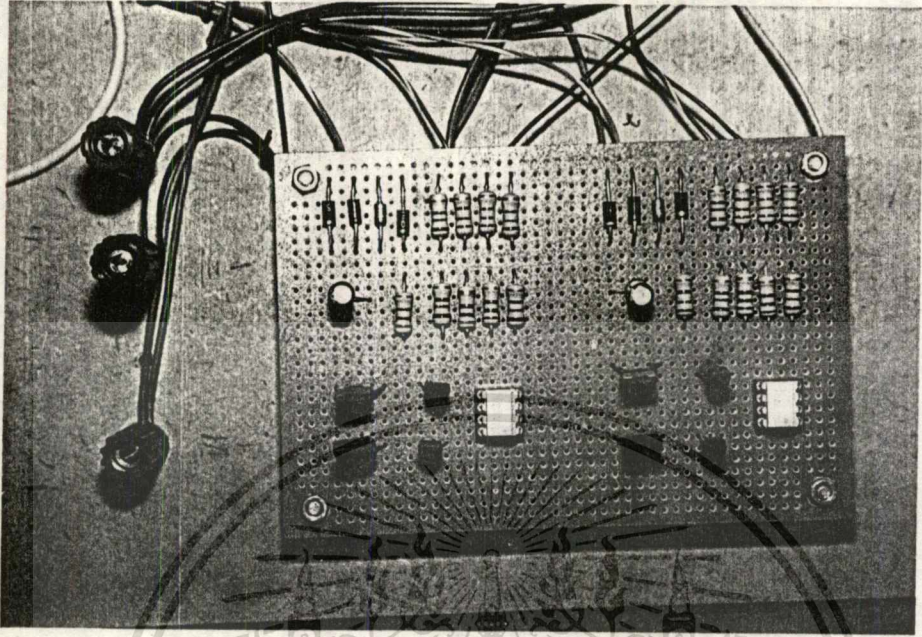


รูปที่ 8.1 แสดงส่วนสำเร็จของวงจรควบคุมโวลต์เดคและควมถึ

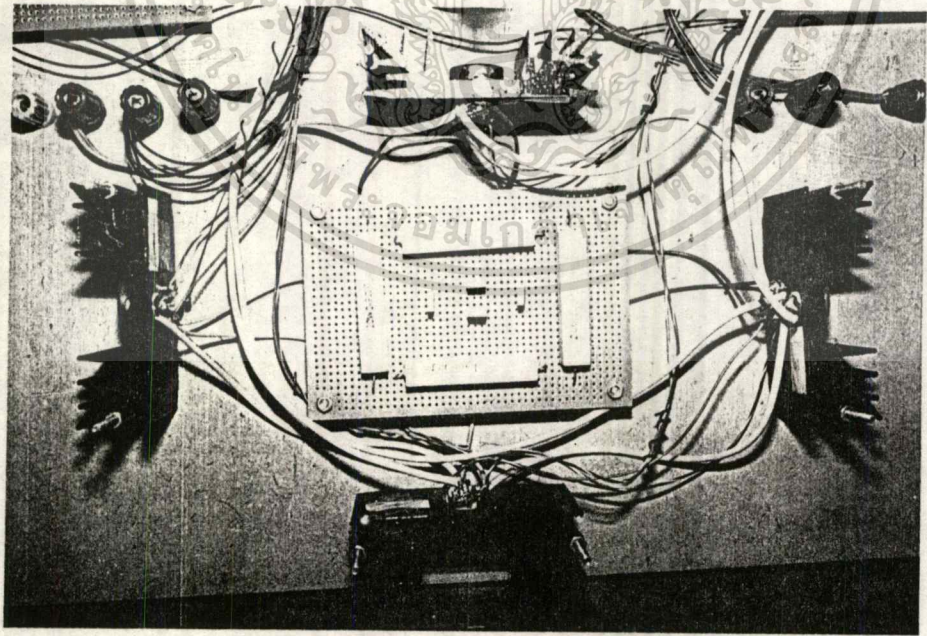


รูปที่ 8.2 แสดงวงจรสำเร็จของวงจรส่วนสร้างรูปคลื่นที่คัับบลิเว็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกำรใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

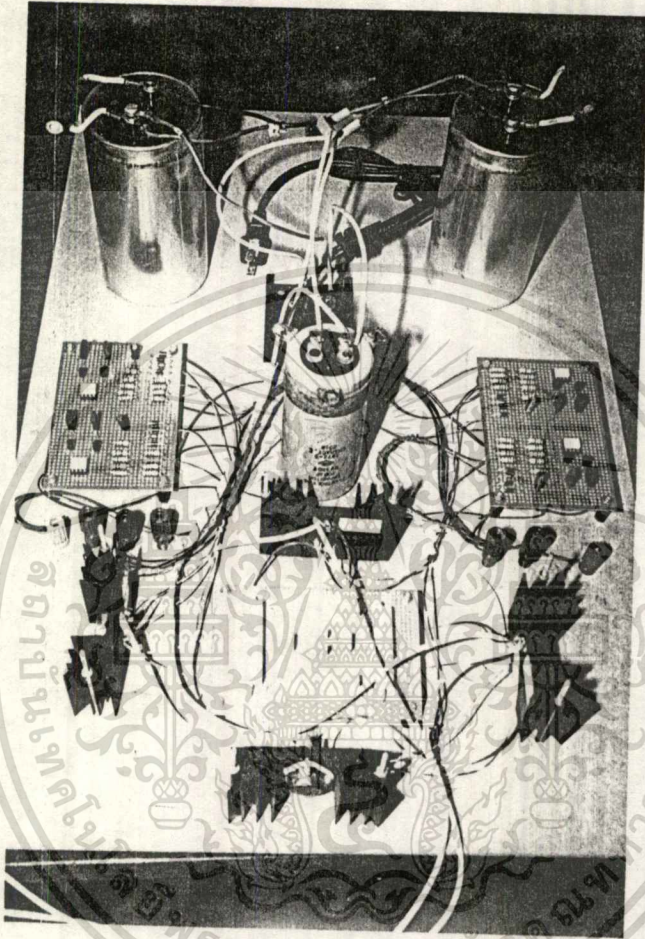


รูปที่ 8.3 แสดงวงจรลำโพงส่วนท้ายแคท



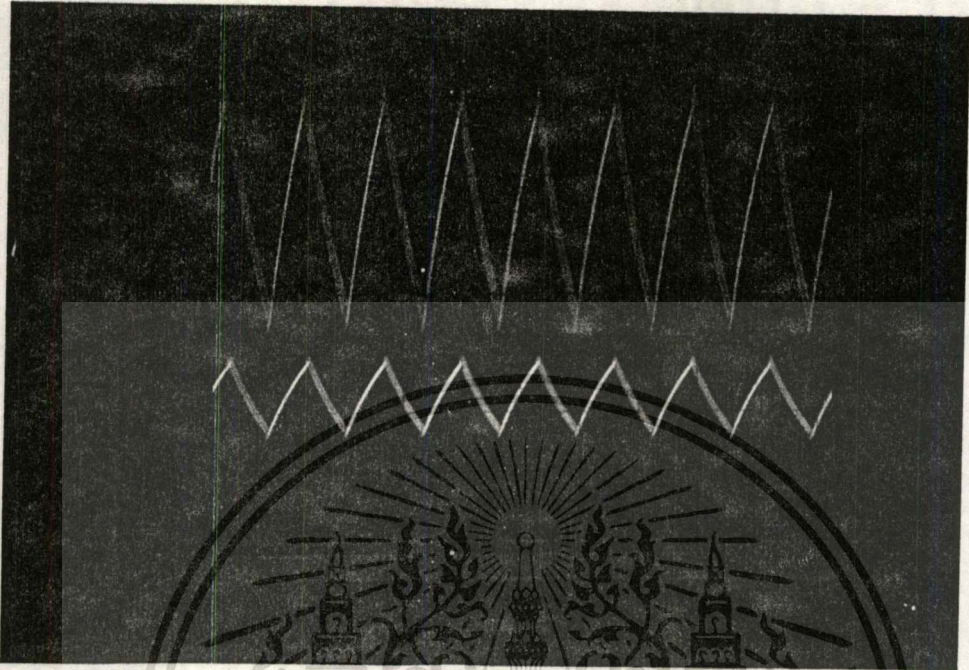
รูปที่ 8.4 แสดงวงจรสำเร็จของวงจรถ่ายกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

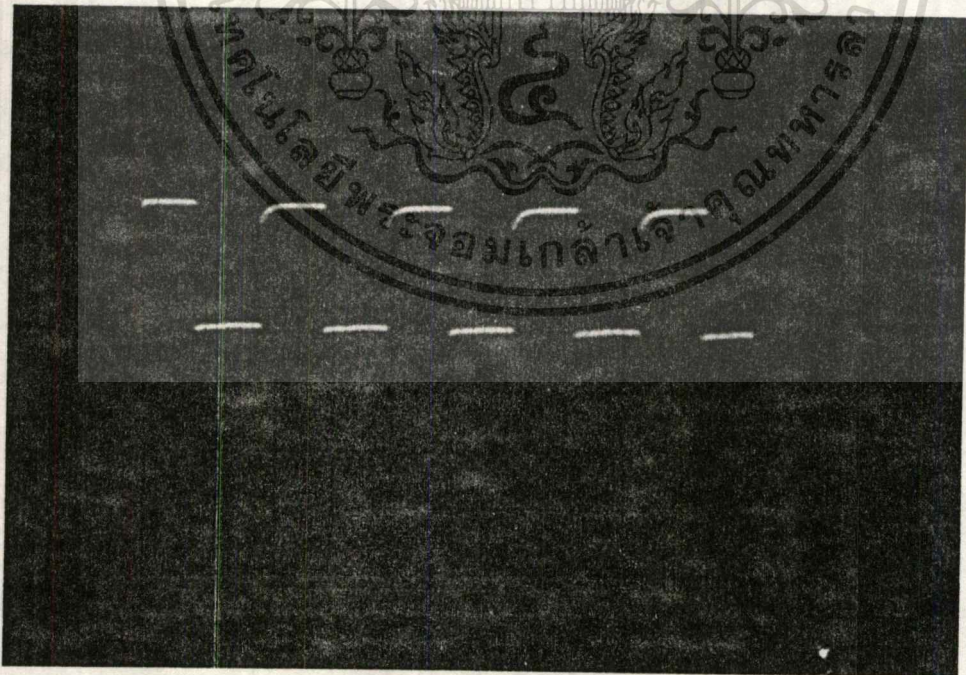


รูปที่ 8.5 แสดงวงจรสำเร็จของส่วนกำลังทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

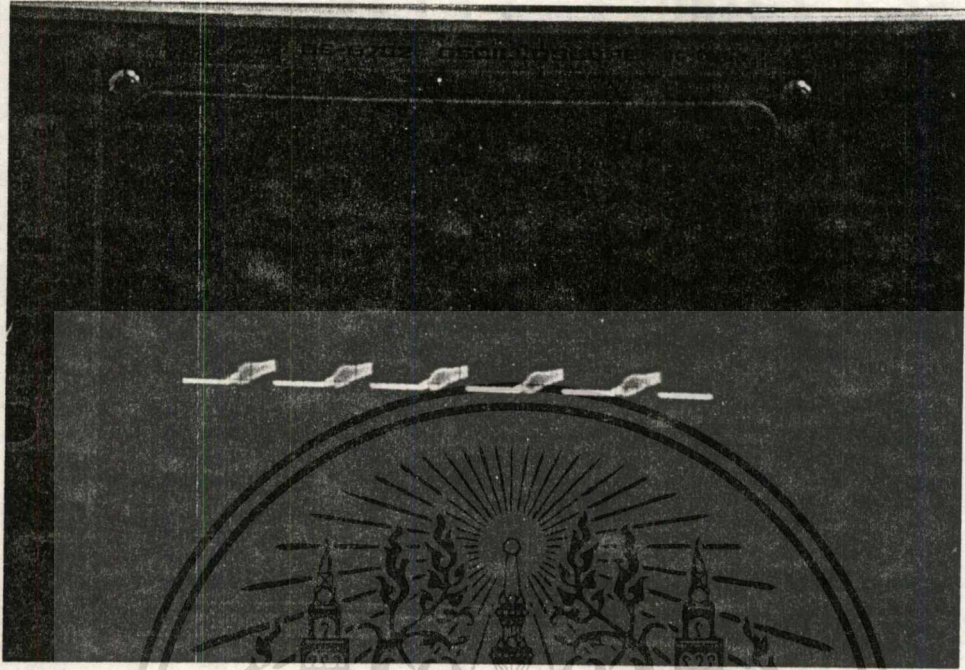


รูปที่ 8.6 แสดงตัวอย่างสัญญาณสามเหลี่ยมที่ได้



รูปที่ 8.7 แสดงสัญญาณแรงคั้นที่ขาเกต-ชอร์ส (เมื่อป้อนสัญญาณพัลส์จากเครื่องกำเนิดสัญญาณ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.8 แสดงสัญญาณแรงดันที่ขาทราน-ซอร์ส (เมื่อป้อนสัญญาณเท็กร้ากเครื่องถ้าเน็คสัญญาณ)

$V_{in} (V_{rms})$	$V_{in} (V_{dc})$	$V_{out} (V_{r})$	$I_{out} (A)$
50	68	70	0.7
100	139	140	1.4
150	210	210	2.1
200	280	280	2.8
220	309	310	3.1

ตารางที่ 8.1 แสดงผลการทดลองที่ถวามถึ 50 เฮอร์ตซ์
เมือใช้ตัวถ้านทาน 100 โอห์ม 500 วัตต์เป็นโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทดสอบปริญญานิพนธ์นี้ เมื่อได้ทดสอบส่วนควบคุมโวลต์เตจและความถี่แล้ว พบว่าข้อมูลทางเอาท์พุทที่จะถูกส่งต่อไปให้กับส่วนสร้างรูปคลื่นพีคับบลิวเอ็มนั้น สามารถถูกส่งออกมาได้ตามที่ต้องการ โดยจะสามารถสังเกตได้จาก เมื่อทำการหมุนปรับความถี่ที่ต้องการจาก ส่วนที่เป็นปุ่มปรับแล้วข้อมูลที่ออกมาทางเอาท์พุทนั้น ก็มีการเปลี่ยนแปลงค่าตามการปรับนี้ไป ด้วย

เมื่อได้ทดสอบส่วนสร้างสัญญาณสามเหลี่ยมในวงจรส่วนสร้างรูปคลื่นพีคับบลิวเอ็ม แล้วพบว่า สามารถทำงานได้ตามที่ต้องการกล่าวคือ วงจรจะทำการนับสัญญาณนาฬิกาที่เข้ามาจาก ไมโครคอนโทรลเลอร์ แล้วทำการถอดรหัส ผ่าน ไอซีแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอก แล้วได้ผลลัพธ์เป็นสัญญาณสามเหลี่ยมตามต้องการ ดังแสดงในรูปที่ 8.6 ซึ่งในรูปเป็นสัญญาณ สามเหลี่ยมตรงเอาท์พุทของ ไอซีแปลงสัญญาณเบอร์ DAC0800 เทียบกับเอาท์พุทของ ไอซีเบอร์ 741 ซึ่งได้ทำการขยายสัญญาณให้มีค่าสูงขึ้นแล้ว ก่อนที่จะทำการส่งไปเปรียบเทียบกับสัญญาณ ภายนอกต่อไป

สำหรับในส่วนสร้างคลื่นรูปซายน์นั้น เมื่อได้ทำการทดสอบโดยการใช้โปรแกรม แล้วพบว่า วงจรไม่สามารถทำงานตามที่ต้องการได้ ซึ่งคาดว่าจะมีสาเหตุมาจากความผิดพลาดของ โปรแกรม หรือความไม่สมบูรณ์ของโปรแกรม จึงได้พยายามแก้ไขมาตลอด แต่ก็ยังไม่ ประสบผลสำเร็จ ดังนั้นจึงได้เสนอโปรแกรมที่ได้แก้ไขล่าสุดไว้ในบทที่ 7 สำหรับการแก้ไขและ พัฒนาโดยผู้สนใจต่อไป

ในด้านการทดสอบส่วนกำลังและส่วนขับมอสเฟตนั้น เนื่องจากสัญญาณพีคับบลิว เอ็มยังไม่สามารถสร้างออกมาได้ ทำให้ต้องมีการทดสอบโดยการป้อนสัญญาณพัลส์จากเครื่อง กำเนิดสัญญาณที่มีค่าแรงดันประมาณ $2.5 V_{PP}$ ให้กับส่วนขับมอสเฟต ผลปรากฏว่าเอาท์พุทที่ได้ เป็นสัญญาณพัลส์ที่มีขนาดแรงดันเท่ากับ $12 V_{PP}$ ซึ่งเป็นไปตามที่ต้องการ ส่วนค่าความถี่นั้นจะ เปลี่ยนไปตามความถี่อินพุทที่ป้อนเข้ามา ต่อจากนั้นนำสัญญาณพัลส์ที่ได้จากส่วนขับมอสเฟตนี้ ไปป้อนให้กับส่วนกำลัง ในครั้งแรกปรากฏว่าวงจรป้องกันไม่ทำงานตามที่ต้องการ ทำให้ มอสเฟตเกิดความเสียหาย จึงลองทำการเปลี่ยนค่าในวงจรป้องกันไป จนกระทั่งสามารถป้องกัน ความเสียหายอันเกิดจากแรงดันสไปค์ที่เกิดจากการสวิตซ์ของมอสเฟตได้ สัญญาณที่ได้ทาง เอาท์พุทเป็นสัญญาณพัลส์เช่นกัน โดยมีขนาดแรงดันและกระแสเอาท์พุทดังแสดงในตารางที่ 8.1

บทที่ 9

บทสรุป

สรุปผลการทดลอง

การทำงานในชุดควบคุมมอเตอร์ดังกล่าว จะแบ่งออกได้เป็น 2 ส่วนที่สำคัญ คือ ในส่วนทางด้านอนาล็อก (Analog) กับส่วนทางด้านดิจิทัล (Digital)

เมื่อพิจารณาทางด้านอนาล็อก อันประกอบด้วย วงจรขับมอสเฟต วงจรกำลังที่เป็นตัวขับโหลด รวมทั้งวงจรเรียงและกรองกระแสแบบทั่ว ๆ ไป เมื่อป้อนสัญญาณพัลส์เพื่อทดสอบดูการทำงานของวงจรขับมอสเฟต ผลปรากฏว่าเมื่อจับสัญญาณที่ขาเกต และขาซอร์สที่ออกจากวงจรขับมอสเฟต จะได้ลักษณะเป็นสัญญาณพัลส์ที่มีระดับแรงดันสูงขึ้น เมื่อนำสัญญาณพัลส์ที่ได้นี้ไปป้อนให้กับส่วนวงจรกำลัง จะได้ผลลัพธ์เป็นสัญญาณพัลส์ตามต้องการ ถือว่าการทำงานของวงจรส่วนนี้เป็นไปอย่างสมบูรณ์ ส่วนการออกแบบวงจรสับเบรคโดยใช้ตัวต้านทานกับตัวเก็บประจุ นั้น สิ่งที่ควรคำนึงถึงมากที่สุดก็คือค่าของตัวต้านทานกับตัวเก็บประจุ ซึ่งจะต้องเป็นค่าที่เหมาะสม เพื่อป้องกันการเกิดสัญญาณสไปค์ค่าสูง ๆ ที่เกิดขึ้น และจะทำให้เกิดความเสียหายกับมอสเฟตได้

เมื่อพิจารณาทางด้านดิจิทัลที่แยกออกเป็นส่วนของฮาร์ดแวร์ของไมโครคอนโทรลเลอร์ 8031 กับด้านซอฟต์แวร์ที่ใช้กำหนดความถี่และแรงดัน เพื่อควบคุมมอเตอร์นั้น ทางด้านฮาร์ดแวร์ของไมโครคอนโทรลเลอร์นั้น หลังจากที่ได้ออกแบบและสร้างวงจรแต่ละส่วนลงบนแผ่นทดลองเอนกประสงค์แล้ว ได้ทำการทดลองทดสอบวงจรที่ละส่วน เช่น ส่วนสร้างสัญญาณสามเหลี่ยม ส่วนรับค่ากำหนดจากภายนอก ส่วนเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทัล ส่วนเปลี่ยนสัญญาณดิจิทัลเป็นอนาล็อก เป็นต้น ผลปรากฏว่าได้ผลตามที่ต้องการดี แต่เมื่อนำวงจรแต่ละส่วนมาประกอบกัน แล้วป้อนโปรแกรมซอฟต์แวร์เพื่อทดสอบดูการทำงานของชุดควบคุมทั้งหมดดังกล่าวแล้ว ผลปรากฏว่าวงจรที่สร้างขึ้นยังไม่ประสบผลสำเร็จตามที่ต้องการ โดยส่วนที่ไม่ได้ผลตามต้องการก็คือส่วนของวงจรไมโครคอนโทรลเลอร์ที่ทำหน้าที่เป็นตัวสร้างสัญญาณชายน์ โดยสัญญาณชายน์นี้จะเป็นตัวประกอบสำคัญร่วมกับสัญญาณสามเหลี่ยม ที่นำไปใช้สร้างสัญญาณที่คืบลิวเอ็ม ซึ่งวงจรสร้างสัญญาณสามเหลี่ยมนั้นสำเร็จใช้งานได้แล้ว ดังนั้นในการพัฒนาต่อไปจะต้องทำการแก้ไขความผิดพลาดที่เกิดขึ้นในส่วนวงจรสร้างสัญญาณชายน์ก่อน แล้วจึงจะสามารถทดลองส่วนควบคุมทั้งหมดได้ เพื่อให้ได้ผลตามที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพัฒนาปริญญาโทฉบับนี้ ในด้านการออกแบบวงจรสับเบอร์ การคิดค่าความต้านทานและค่าความเก็บประจุตามสูตรนั้น จะไม่สามารถนำมาใช้งานจริงได้เนื่องจาก ความยากลำบากในการจัดซื้ออุปกรณ์ตามค่าที่คำนวณได้ หรือแม้ว่าจะหาซื้อได้ก็ยังไม่สามารถลดค่าสไปร์อันเกิดจากการสวิตซ์ของมอสเฟตได้ตามที่ต้องการ การพัฒนาจึงควรทำการทดลองเปลี่ยนเพื่อหาค่าที่เหมาะสม โดยการวัดสัญญาณที่ตกคร่อมขาเกต-ซอร์ส ไม่ให้สูงเกินกว่าอัตราการทำงานแรงดันของมอสเฟต

ในด้านไมโครคอนโทรลเลอร์นั้น ทำได้โดยการแก้ไขและพัฒนาโปรแกรม เพื่อให้วงจรควบคุมมอเตอร์ต้นแบบนี้สามารถมีประสิทธิภาพในการควบคุมมากขึ้น มีหน้าที่ในการควบคุมมากกว่านี้ รวมทั้งการแก้ไขข้อผิดพลาดจากการเขียนออกแบบโปรแกรม ซึ่งมีผลทำให้วงจรไม่สามารถทำงานได้ตามความต้องการ โดยใช้เครื่องมือพัฒนาโปรแกรมเช่น อีพรอมอีมิเตอร์ เข้าช่วยทดสอบโปรแกรมกับส่วนฮาร์ดแวร์ที่สร้างขึ้น นอกจากนี้ในการพัฒนาที่สูงขึ้น อาจมีการพัฒนาเพื่อการควบคุมมอเตอร์ชนิดสามเฟสได้อีกด้วย





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

80C51-L / 80C31-L

CMOS SINGLE-CHIP 8 BIT 3V-MICROCONTROLLER

- 80C51-L - CMOS SINGLE-CHIP 8-BIT MICROCONTROLLER with factory mask-programmable ROM
- 80C31-L - CMOS SINGLE-CHIP 8-BIT CONTROL-ORIENTED CPU with RAM and I/O
- 80C51-L/C31-L: 0 TO 6 MHz, VCC = 2.7V TO 6V

FEATURES

- POWER CONTROL MODES
- 128 x 8 BIT RAM
- 32 PROGRAMMABLE I/O LINES
- TWO 16-BIT TIMER/COUNTERS
- 64K PROGRAM MEMORY SPACE
- FULLY STATIC DESIGN
- HIGH PERFORMANCE SAJIVI CMOS PROCESS
- BOOLEAN PROCESSOR
- 5 INTERRUPT SOURCES
- PROGRAMMABLE SERIAL PORT
- 64K DATA MEMORY SPACE
- TEMPERATURE RANGE: 0 TO 70°C

DESCRIPTION

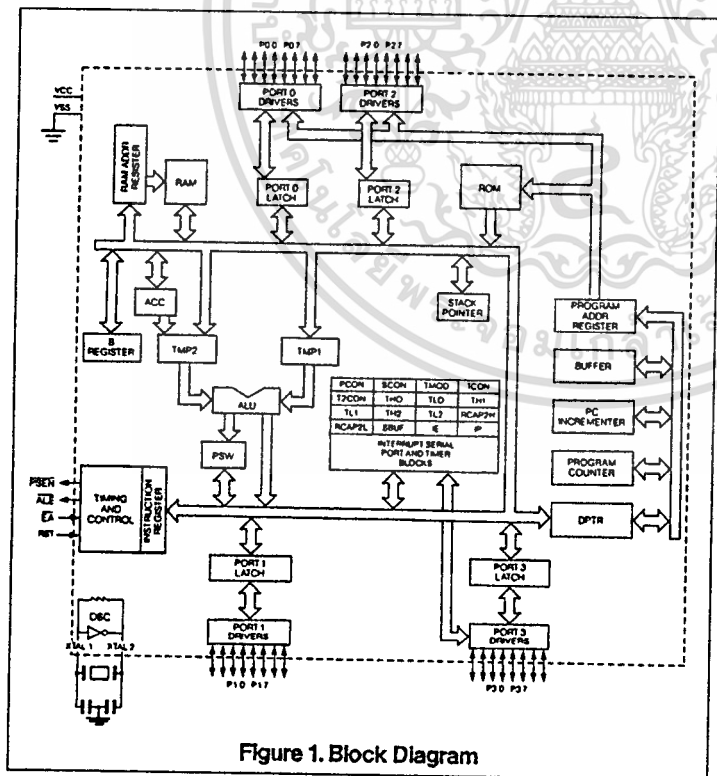


Figure 1. Block Diagram

MHS's 80C51 and 80C31 are high performance CMOS versions of the 8051/8031 NMOS single chip 8 bit μ C and is manufactured using a self-aligned silicon gate CMOS process (SAJIVI).

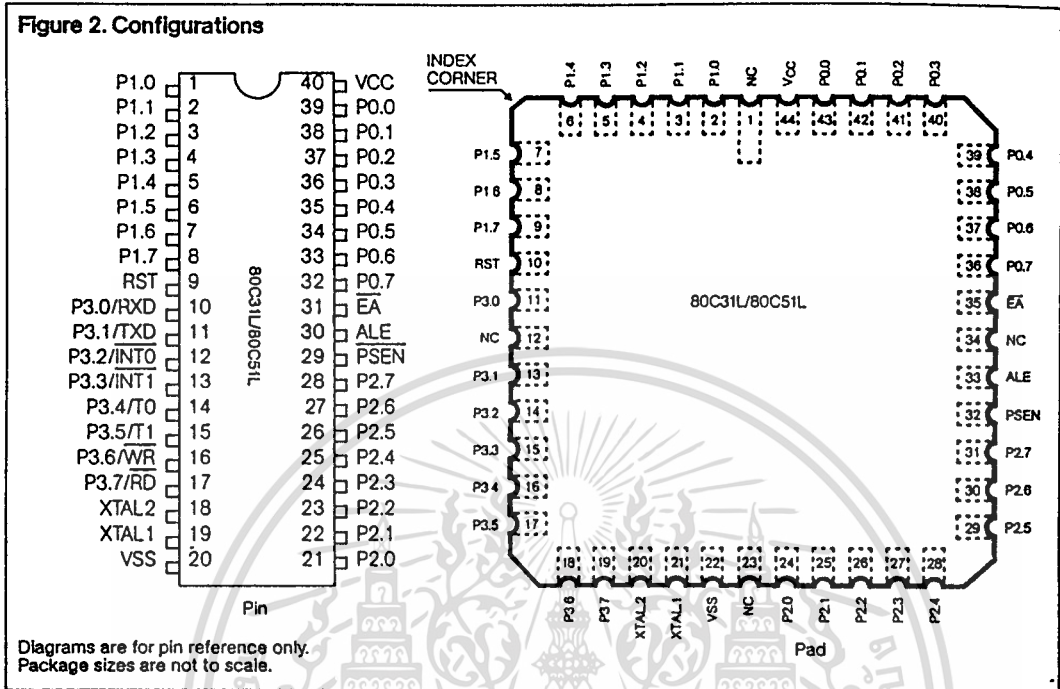
The fully static design of the MHS 80C51/80C31 allows to reduce system power consumption by bringing the clock frequency down to any value, even DC, without loss of data.

The 80C51 retains all the features of the 8051: 4K bytes of ROM; 128 bytes of RAM; 32 I/O lines; two 16 bit timers; a 5-source 2-level interrupt structure; a full duplex serial port; and on-chip oscillator and clock circuits.

In addition, the 80C51 has two software-selectable modes of reduced activity for further reduction in power consumption. In the Idle Mode the CPU is frozen while the RAM, the timers, the serial port, and the interrupt system continue to function. In the Power Down Mode the RAM is saved and all other functions are inoperative.

The 80C31 is identical to the 80C51 except that it has no on-chip ROM.

Figure 2. Configurations



Diagrams are for pin reference only. Package sizes are not to scale.

IDLE AND POWER DOWN OPERATION

Figure 3 shows the internal Idle and Power Down clock configuration. As illustrated, Power Down operation stops the oscillator. Idle mode operation allows the interrupt, serial port, and timer blocks to continue to function while the clock to the CPU is gated off. These special modes are activated by software via the Special Function Register, its hardware address is 87H. PCON is not bit addressable.

PCON: Power Control Register (MSB) (LSB)

SMOD	-	-	-	GF1	GF0	PD	IDL
------	---	---	---	-----	-----	----	-----

Symbol Position Name and Function

- SMOD PCON.7 Double Baud rate bit. When set to a 1, the baud rate is doubled when the serial port is being used in either modes 1, 2 or 3.
- PCON.6 (Reserved)
- PCON.5 (Reserved)
- PCON.4 (Reserved)
- GF1 PCON.3 General-purpose flag bit.
- GF0 PCON.2 General-purpose flag bit.
- PD PCON.1 Power Down bit. Setting this bit activates power down operation.
- IDL PCON.0 Idle mode bit. Setting this bit activates idle mode operation.

If 1's are written to PD and IDL at the same time, PD takes precedence. The reset value of PCON is (0XXX0000).

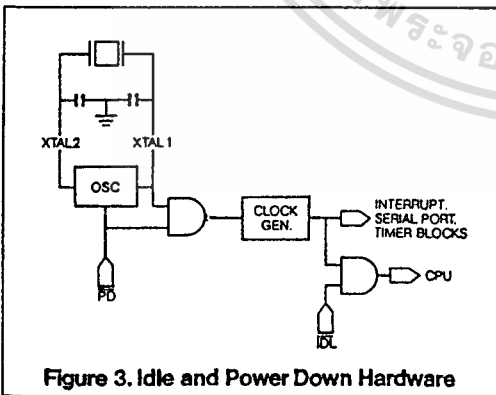


Figure 3. Idle and Power Down Hardware

80C51 PIN DESCRIPTIONS

VSS

Circuit ground potential

VCC

Supply voltage during normal, Idle, and Power Down operation.

Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. Port 0 pins that have 1's written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1's. Port 0 also outputs the code bytes during program verification in the 80C51. External pullups are required during program verification. Port 0 can sink eight LS TTL inputs.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. Port 1 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups.

Port 1 also receives the low-order address bytes during program verification. In the 80C51, Port 1 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. Port 2 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups. Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @ DPTR). In this application, it uses strong internal pullups when emitting 1's. During accesses to external Data Memory that uses 8-bit addresses (MOVX @ Ri), Port 2 emits the contents of the P2 Special Function Register.

It also receives the high-order address bits and control signals during program verification in the 80C51. Port 2 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. Port 3 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the pullups. It also serves the functions of various special features of the MCS-51 Family, as listed below.

Port Pin	Alternate Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (Timer 0 external input)
P3.5	T1 (Timer 1 external input)
P3.6	WR (external Data Memory write strobe)
P3.7	RD (external Data Memory read strobe)

Port 3 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

RST

A high level on this for two machine cycles while the oscillator is running resets the device. An internal pull-down resistor permits Power-On reset using only a capacitor connected to VCC.

ALE

Address Latch Enable output for latching the low byte of the address during accesses to external memory. ALE is activated as though for this purpose at a constant rate of 1/6 the oscillator frequency except during an external data memory access at which time one ALE pulse is skipped. ALE can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

PSEN

Program Store Enable output is the read strobe to external Program Memory. PSEN is activated twice each machine cycle during fetches from external Program Memory. (However, when executing out of external Program Memory, two activations of PSEN are skipped during each access to external Data Memory). PSEN is not activated during fetches from internal Program Memory. PSEN can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

EA

When EA is held high, the CPU executes out of internal Program Memory (unless the Program Counter exceeds 0FFFH). When EA is held low, the CPU executes only out of external Program Memory. EA must not be floated.

XTAL1

Input to the inverting amplifier that forms the oscillator. Receives the external oscillator signal when an external oscillator is used.

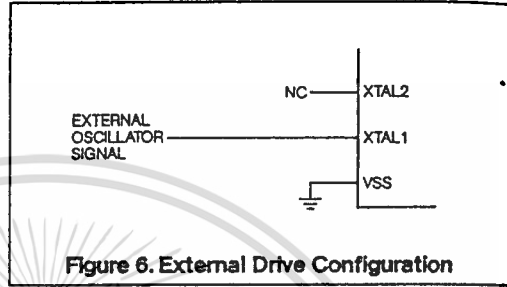
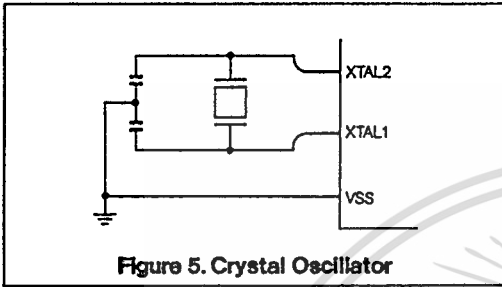
XTAL2

Output of the inverting amplifier that forms the oscillator, and input to the internal clock generator. This pin should be floated when an external oscillator is used.

OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output respectively, of an inverting amplifier which is configured for use as an on-chip oscillator, as shown in figure 5. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left

unconnected as shown in figure 6. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the Data Sheet must be observed.



80C51-L / 80C31-L

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias:
 Commercial 0°C to 70°C
 Industrial - 40°C to 85°C
 Storage Temperature - 65°C to + 150°C
 Voltage on VCC to VSS - 0.5V to + 7V
 Voltage on Any Pin to VSS - 0.5V to VCC + 0.5V
 Power Dissipation 1W*

*This value is based on the maximum allowable die temperature and the thermal resistance of the package.

***NOTICE:**

Stresses at or above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions may affect device reliability.

DC CHARACTERISTICS

TA = - 40°C to 85°C; VCC = 2.7V to 6V; VSS = 0V; F = 0 to 6 MHz

Symbol	Parameter	Min	Max	Unit	Test Conditions
VIL	Input Low Voltage	-0.5	0.2VCC - 0.1	V	
VIH	Input High Voltage (Except XTALs and RST)	0.2VCC + 0.9	VCC + 0.5	V	
VIH1	Input High Voltage to RST for Reset	0.7VCC	VCC + 0.5	V	
VIH2	Input High Voltage To XTAL 1	0.7VCC	VCC + 0.5	V	
VPD	Power Down Voltage To VCC in PD Mode	2.0	6.0	V	
VOL	Output Low Voltage (Ports 1, 2, 3)		0.45	V	IOL = 1.6mA (note 1)
VOL1	Output Low Voltage Port 0, ALE, PSEN		0.45	V	IOL = 3.2mA (note 1)
VOH	Output High Voltage Ports 1, 2, 3	0.9VCC		V	IOH = - 10µA
		2.4		V	IOH = - 60µA VCC = 5V ± 10%
VOH1	Output High Voltage (Port 0 in External in External Bus Mode), ALE, PSEN	0.9VCC		V	IOH = - 40µA
		2.4		V	IOH = - 400µA VCC = 5V ± 10%
IIL	Logical 0 Input Current Ports 1,2,3		- 50	µA	Vin = 0.45V
ILI	Input Leakage Current		± 10	µA	0.45 < Vin < VCC
ITL	Logical 1 to 0 Transition Current (Ports 1, 2, 3)		- 500	µA	Vin = 2.0V
ICCPD	Power Supply Current (Power Down Mode)	50	10	µA	VCC = 2.0V to 5.5V (note 2)
RRST	RST Pulldown Resistor	50	150	kΩ	
CIO	Capacitance of I/O Buffer		10	pF	fC = 1MHz, TA = 25°C

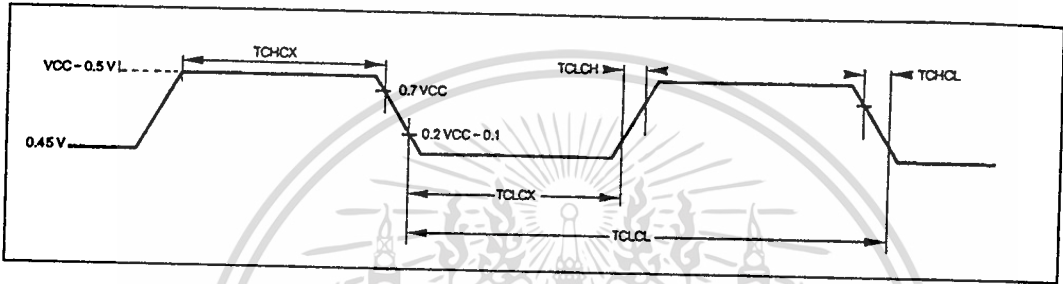
Note 1:

Capacitive loading on Ports 0 and 2 may cause spurious noise pulses to be superimposed on the VOLS of ALE and Ports 1 and 3. The noise is due to external bus capacitance discharging into the Port 0 and Port 2 pins when these pins make 1-to-0

transitions during bus operations. In the worst cases (capacitive loading 100 pF), the noise pulse on the ALE line may exceed 0.45V with maxi VOL peak 0.6V. A Schmitt Trigger use is not necessary.

EXTERNAL CLOCK DRIVE CHARACTERISTICS (XTAL1)

Symbol	Parameter	Variable Clock freq = 0 to 6 MHz		Unit
		Min	Max	
TCLCL	Oscillator Period	166		ns
TCHCX	High Time	20		ns
TCLCX	Low Time	20		ns
TCLCH	Rise Time		20	ns
TCHCL	Fall Time		20	ns



AC CHARACTERISTICS

($T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 2.7\text{V}$ to 6V , $V_{SS} = 0\text{V}$)

(Load Capacitance for Port 0, ALE, and PSEN = 100pf; Load Capacitance for All Other Outputs = 80pf).

EXTERNAL PROGRAM MEMORY CHARACTERISTICS

Symbol	Parameter	Min	Max	Units
TLHLL	ALE Pulse Width	$2TCLCL - 40$		ns
TAVLL	Address Valid to ALE	$TCLCL - 55$		ns
TLLAX	Address Hold After ALE	$TCLCL - 35$		ns
TLLIV	ALE to Valid Instr In		$4TCLCL - 170$	ns
TLLPL	ALE to PSEN	$TCLCL - 25$		ns
TPLPH	PSEN Pulse Width	$3TCLCL - 35$		ns
TPLIV	PSEN to Valid Instr In		$3TCLCL - 220$	ns
TPXIX	Input Instr Hold After PSEN	0		ns
TPXIZ	Input Instr Float After PSEN		$TCLCL - 20$	ns
TPXAV	PSEN to Address Valid	$TCLCL - 8$		ns
TAVIV	Address to Valid Instr In		$5TCLCL - 220$	ns
TPLAZ	PSEN Low to Address Float		0	ns

See next page for External Data Memory Characteristics.

EXTERNAL DATA MEMORY CHARACTERISTICS

Symbol	Parameter	Min	Max	Units
TRLRH	RD Pulse Width	6TCLCL - 100		ns
TWLWH	WR Pulse Width	6TCLCL - 100		ns
TLLAX	Data Address Hold After ALE	TCLCL - 35		ns
TRLDV	RD to Valid Data In		5TCLCL - 165	ns
TRHDX	Data Hold After RD	0		ns
TRHDZ	Data Float After RD		2TCLCL - 70	ns
TLLDV	ALE to Valid Data In		8TCLCL - 150	ns
TAVDV	Address to Valid Data In		9TCLCL - 165	ns
TLLWL	ALE to WR or RD	3TCLCL - 50	3TCLCL + 50	ns
TAVWL	Address to WR or RD	4TCLCL - 130		ns
TQVWX	Data Valid to WR Transition	TCLCL - 60		ns
TQVWH	Data Setup to WR High	7TCLCL - 150		ns
TWHQX	Data Hold After WR	TCLCL - 50		ns
TRLAZ	RD Low to Address Float		0	ns
TWHLH	RD or WR High to ALE High	TCLCL - 40	TCLCL + 40	ns

MAXIMUM ICC (mA)

Freq. VCC	Operating (Note 3)			Idle (Note 4)		
	2.7V	5V	6V	2.7V	5V	6V
1 MHz	0.8 mA	1.5 mA	1.8 mA	400 μ A	800 μ A	1 mA
6 MHz	4 mA	8 mA	10 mA	1.2 mA	3.5 mA	3.8 mA

Note 2:

Power Down ICC is measured with all output pins disconnected; EA=Port 0=VCC; XTAL2 N.C.; RST=VSS

Note 3:

ICC is measured with all output pins disconnected; XTAL1 driven with TCLCH, TCHCL = 5 ns, VIL = VSS + 0.5V; VIH = VCC - 0.5V; XTAL2 N.C.; EA=RST=Port 0=VCC. ICC would be slightly higher if a crystal oscillator used.

Note 4:

Idle ICC is measured with all output pins disconnected; XTAL1 driven TCLCH, TCHCL = 5 ns, VIL = VSS + 0.5V; VIH = VCC - 0.5V; XTAL2 N.C.; Port 0 = VCC; EA=RST=VSS.

EXPLANATION OF THE AC SYMBOLS

Each timing symbol has 5 characters. The first character is always a 'T' (stands for time). The other characters, depending on their positions, stand for the name of a signal or the logical status of that signal. The following is a list all the characters and what they stand for.

EXAMPLE:

TAVLL = Time for Address Valid to ALE low.
TLLPL = Time for ALE low to PSEN low.

A: Address.

C: Clock.

D: Input data.

H: Logic level HIGH.

I: Instruction (program memory contents).

L: Logic level LOW, or ALE.

P: PSEN

Q: Output data.

R: READ signal.

T: Time.

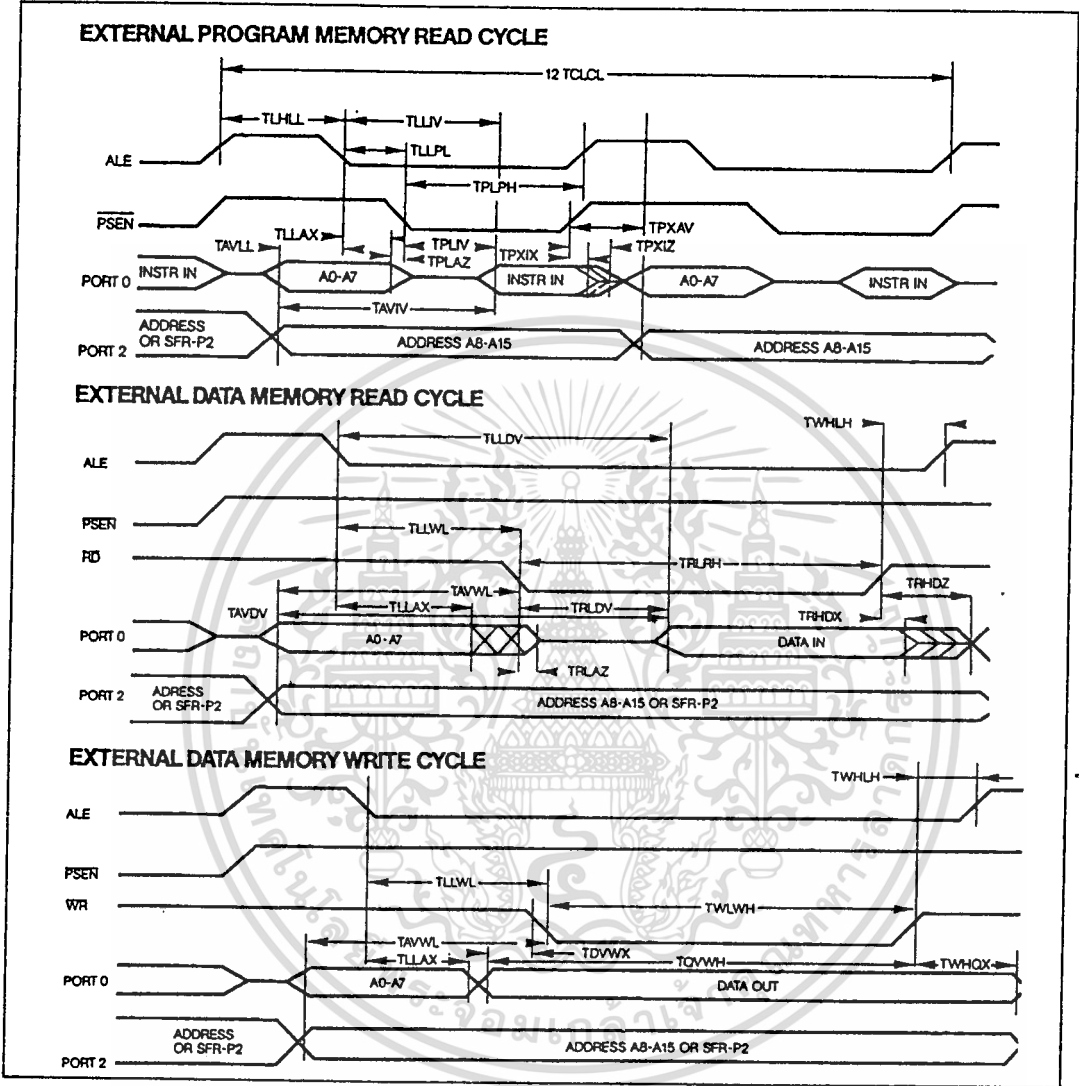
V: Valid.

W: WRITE signal

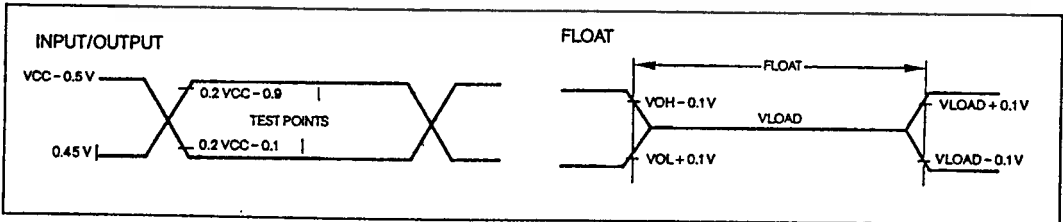
X: No longer a valid logic level.

Z: Float.

AC TIMING DIAGRAMS



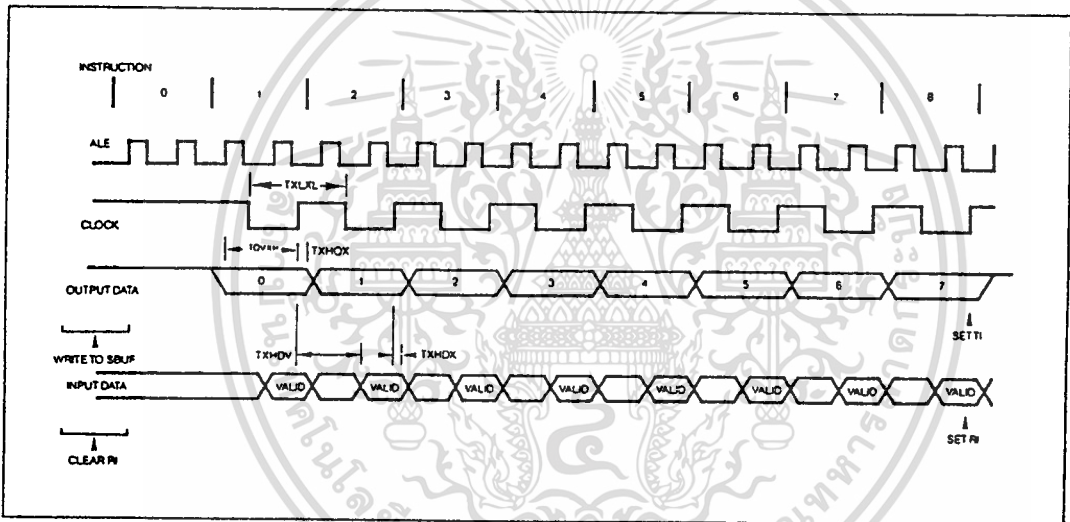
AC TESTING INPUT/OUTPUT, FLOAT WAVEFORMS



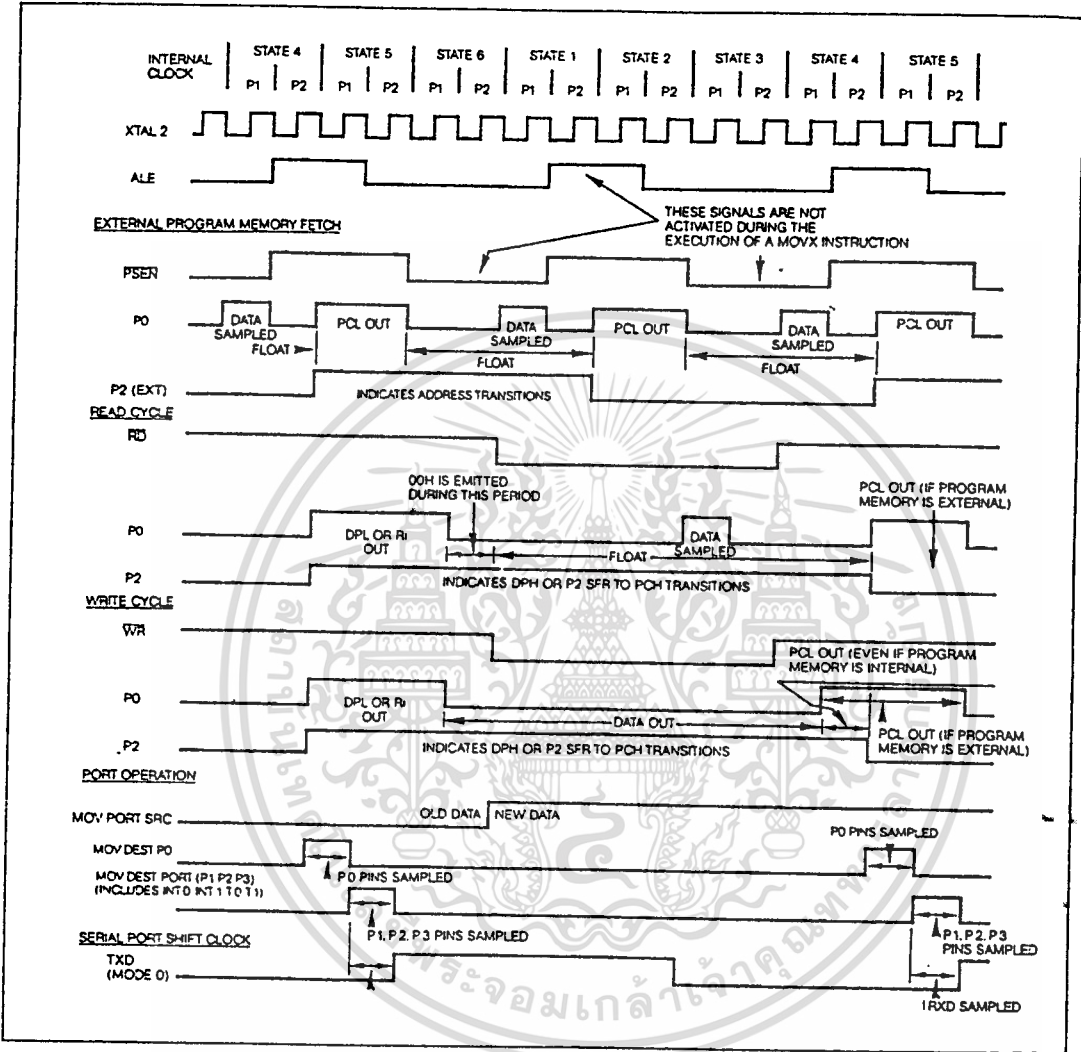
AC inputs during testing are driven at $V_{CC} - 0.5$ for a logic "1" and $0.45V$ for a logic "0". Timing measurements are made at V_{IH} min for a logic "1" and V_{IL} max for a logic "0". For timing purposes a port pin is no longer floating when a 100 mV change from load voltage occurs and begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs. $I_{ol}/I_{oh} \geq \pm 20$ Ma.

SERIAL PORT TIMING - SHIFT REGISTER MODE**A.C. CHARACTERISTICS:**(T_A = 0°C to 70°C; V_{SS} = 0V; V_{CC} = 2.7V to 6V; Load Capacitance = 80 pF)

Symbol	Parameter	Min	Max	Units
TXLXL	Serial Port Clock Cycle Time	12TCLCL		μs
TQVXH	Output Data Setup to Clock Rising Edge	10TCLCL-133		ns
TXHOX	Output Data Hold After Clock Rising Edge	2TCLCL-117		ns
TXHDX	Input Data Hold After Clock Rising Edge	0		ns
TXHDV	Clock Rising Edge to Input Data Valid		10TCLCL-133	ns

SHIFT REGISTER TIMING WAVEFORMS

CLOCK WAVEFORMS



This diagram indicates when signals are clocked internally. The time it takes the signals to propagate to the pins, however, ranges from 25 to 125 ns. This propagation delay is dependent on variables such as temperature and pin loading. Propagation also varies from output to output and component. Typically though ($T_A = 25^\circ\text{C}$ fully loaded) RD and WR propagation delays are approximately 50 ns. The other signals are typically 85 ns. Propagation delays are incorporated in the AC specifications.

Table 1. MCS[®]-51 Instruction Set Description

ARITHMETIC OPERATIONS				
Mnemonic		Description	Byte	Cyc
ADD	A,Rn	Add register to Accumulator	1	1
ADD	A,direct	Add direct byte to Accumulator	2	1
ADD	A,@Ri	Add indirect RAM to Accumulator	1	1
ADD	A,#data	Add immediate data to Accumulator	2	1
ADDC	A,Rn	Add register to Accumulator with Carry	1	1
ADDC	A,direct	Add direct byte to A with Carry flag	2	1
ADDC	A,@Ri	Add indirect RAM to A with Carry flag	1	1
ADDC	A,#data	Add immediate data to A with Carry flag	2	1
SUBB	A,Rn	Subtract register from A with Borrow	1	1
SUBB	A,direct	Subtract direct byte from A with Borrow	2	1
SUBB	A,@Ri	Subtract indirect RAM from A with Borrow	1	1
SUBB	A,#data	Subtract immed. data from A with Borrow	2	1
INC	A	Increment Accumulator	1	1
INC	Rn	Increment register	1	1
INC	direct	Increment direct byte	2	1
INC	@Ri	Increment indirect RAM	1	1
INC	DPTR	Increment Data Pointer	1	2
DEC	A	Decrement Accumulator	1	1
DEC	Rn	Decrement register	1	1
DEC	direct	Decrement direct byte	2	1
DEC	@Ri	Decrement indirect RAM	1	1
MUL	AB	Multiply A & B	1	4
DIV	AB	Divide A by B	1	4
DA	A	Decimal Adjust Accumulator	1	1
LOGICAL OPERATIONS				
Mnemonic		Destination	Byte	Cyc
ANL	A,Rn	AND register to Accumulator	1	1
ANL	A,direct	AND direct byte to Accumulator	2	1
ANL	A,@Ri	AND indirect RAM to Accumulator	1	1
ANL	A,#data	AND immediate data to Accumulator	2	1
ANL	direct,A	AND Accumulator to direct byte	2	1
ANL	direct,#data	AND immediate data to direct byte	3	2
ORL	A,Rn	OR register to Accumulator	1	1
ORL	A,direct	OR direct byte to Accumulator	2	1
ORL	A,@Ri	OR indirect RAM to Accumulator	1	1
ORL	A,#data	OR immediate data to Accumulator	2	1
ORL	direct,A	OR Accumulator to direct byte	2	1
ORL	direct,#data	OR immediate data to direct byte	3	2
XRL	A,Rn	Exclusive-OR register to Accumulator	1	1
XRL	A,direct	Exclusive-OR direct byte to Accumulator	2	1
XRL	A,@Ri	Exclusive-OR indirect RAM to A	1	1
XRL	A,#data	Exclusive-OR immediate data to A	2	1
XRL	direct,A	Exclusive-OR Accumulator to direct byte	2	1
XRL	direct,#data	Exclusive-OR immediate data to direct	3	2
CLR	A	Clear Accumulator	1	1
CPL	A	Complement Accumulator	1	1
RL	A	Rotate Accumulator Left	1	1
RLC	A	Rotate A Left through the Carry flag	1	1
RR	A	Rotate Accumulator Right	1	1
RRC	A	Rotate A Right through Carry flag	1	1
SWAP	A	Swap nibbles within the Accumulator	1	1

Table 1. (Cont.)

DATA TRANSFER				
Mnemonic		Description	Byte	Cyc
MOV	A,Rn	Move register to Accumulator	1	1
MOV	A,direct	Move direct byte to Accumulator	2	1
MOV	A,@Ri	Move indirect RAM to Accumulator	1	1
MOV	A,#data	Move immediate data to Accumulator	2	1
MOV	Rn,A	Move Accumulator to register	1	1
MOV	Rn,direct	Move direct byte to register	2	2
MOV	Rn,#data	Move immediate data to register	2	1
MOV	direct,A	Move Accumulator to direct byte	2	1
MOV	direct,Rn	Move register to direct byte	2	2
MOV	direct,direct	Move direct byte to direct	3	2
MOV	direct,@Ri	Move indirect RAM to direct byte	2	2
MOV	direct,#data	Move immediate data to direct byte	3	2
MOV	@Ri,A	Move Accumulator to indirect RAM	1	1
MOV	@Ri,direct	Move direct byte to indirect RAM	2	2
MOV	@Ri,#data	Move immediate data to indirect RAM	2	1
MOV	DPTR,#data 16	Load Data Pointer with a 16-bit constant	3	2
MOVC	A,@A+DPTR	Move Code byte relative to DPTR to A	1	2
MOVC	A,@A+PC	Move Code byte relative to PC to A	1	2
MOVX	A,@Ri	Move External RAM (8-bit addr) to A	1	2
MOVX	A,@DPTR	Move External RAM (16-bit addr) to A	1	2
MOVX	@Ri,A	Move A to External RAM (8-bit addr)	1	2
MOVX	@DPTRA	Move A to External RAM (16-bit addr)	1	2
PUSH	direct	Push direct byte onto stack	2	2
POP	direct	Pop direct byte from stack	2	2
XCH	A,Rn	Exchange register with Accumulator	1	1
XCH	A,direct	Exchange direct byte with Accumulator	2	1
XCH	A,@Ri	Exchange indirect RAM with A	1	1
XCHD	A,@Ri	Exchange low-order nibble ind RAM with A	1	1
BOOLEAN VARIABLE MANIPULATION				
Mnemonic		Description	Byte	Cyc
CLR	C	Clear Carry flag	1	1
CLR	bit	Clear direct bit	2	1
SETB	C	Set Carry flag	1	1
SETB	bit	Set direct Bit	2	1
CPL	C	Complement Carry flag	1	1
CPL	bit	Complement direct bit	2	1
ANL	C,bit	AND direct bit to Carry flag	2	2
ANL	C,1 bit	AND complement of direct bit to Carry	2	2
ORL	C/bit	OR direct bit to Carry flag	2	2
ORL	C,1 bit	OR complement of direct bit to Carry	2	2
MOV	C/bit	Move direct bit to Carry flag	2	1
MOV	bit,C	Move Carry flag to direct bit	2	2
PROGRAM AND MACHINE CONTROL				
Mnemonic		Description	Byte	Cyc
ACALL	addr 11	Absolute Subroutine Call	2	2
LCALL	addr 16	Long Subroutine Call	3	2
RET		Return from subroutine	1	2
RETI		Return from interrupt	1	2
AJMP	addr 11	Absolute Jump	2	2
LJMP	addr 16	Long Jump	3	2
SJMP	rel	Short Jump (relative addr)	2	2
JMP	@A+DPTR	Jump indirect relative to the DPTR	1	2
JZ	rel	Jump if Accumulator is Zero	2	2
JNZ	rel	Jump if Accumulator is Not Zero	2	2
JC	rel	Jump if Carry flag is set	2	2
JNC	rel	Jump if No Carry flag	2	2

Table 1. (Cont.)

PROGRAM AND MACHINE CONTROL (cont.)				
Mnemonic		Description	Byte	Cyc
JB	bit,rel	Jump if direct Bit set	3	2
JNB	bit,rel	Jump if direct Bit Not set	3	2
JBC	bit,rel	Jump if direct Bit is set & Clear bit	3	2
CJNE	A,direct,rel	Compare direct to A & Jump if Not Equal	3	2
CJNE	A,#data,rel	Comp. immed. to A & Jump if Not Equal	3	2
CJNE	Rn,#data,rel	Comp. immed. to reg & Jump if Not Equal	3	2
CJNE	@Ri,#data,rel	Comp. immed. to ind. & Jump if Not Equal	3	2
DJNZ	Rn,rel	Decrement register & Jump if Not Zero	2	2
DJNZ	direct,rel	Decrement direct & Jump if Not Zero	3	2
NOP		No operation	1	1

Notes on data addressing modes:

- Rn - Working register R0-R7
- direct - 128 internal RAM locations, any I/O port, control or status register
- @Ri - Indirect internal RAM location addressed by register R0 or R1
- #data - 8-bit constant included in instruction
- #data 16 - 16-bit constant included as bytes 2 & 3 of instruction
- bit - 128 software flags, any I/O pin, control or status bit

Notes on program addressing modes:

- addr 16 - Destination address for LCALL & LJMP may be anywhere within the 64-k program memory address space
- Addr 11 - Destination address for ACALL & AJMP will be within the same 2-k page of program memory as the first byte of the following instruction
- rel - SJMP and all conditional jumps include an 8-bit offset byte. Range is +127-128 bytes relative to first byte of the following instruction.

All mnemonics copyrighted © Intel Corporation 1979

Table 2. Instruction Opcodes in Hexadecimal Order

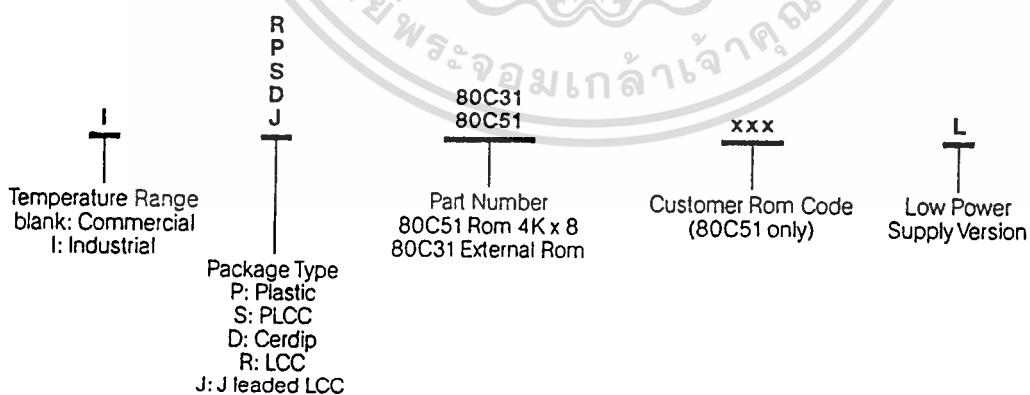
Hex Code	Number of Bytes	Mnemonic	Operands	Hex Code	Number of Bytes	Mnemonic	Operands
00	1	NOP		33	1	RLC	A
01	2	AJMP	code addr	34	2	ADDC	A,#data
02	3	LJMP	code addr	35	2	ADDC	A,data addr
03	1	RR	A	36	1	ADDC	A,@R0
04	1	INC	A	37	1	ADDC	A,@R1
05	2	INC	data addr	38	1	ADDC	A,R0
06	1	INC	@R0	39	1	ADDC	A,R1
07	1	INC	@R1	3A	1	ADDC	A,R2
08	1	INC	R0	3B	1	ADDC	A,R3
09	1	INC	R1	3C	1	ADDC	A,R4
0A	1	INC	R2	3D	1	ADDC	A,R5
0B	1	INC	R3	3E	1	ADDC	A,R6
0C	1	INC	R4	3F	1	ADDC	A,R7
0D	1	INC	R5	40	2	JC	code addr
0E	1	INC	R6	41	2	AJMP	code addr
0F	1	INC	R7	42	2	ORL	data addr,A
10	3	JBC	bit addr,code addr	43	3	ORL	data addr,#data
11	2	ACALL	code addr	44	2	ORL	A,#data
12	3	LCALL	code addr	45	2	ORL	A,data addr
13	1	RRC	A	46	1	ORL	A,@R0
14	1	DEC	A	47	1	ORL	A,@R1
15	2	DEC	data addr	48	1	ORL	A,R0
16	1	DEC	@R0	49	1	ORL	A,R1
17	1	DEC	@R1	4A	1	ORL	A,R2
18	1	DEC	R0	4B	1	ORL	A,R3
19	1	DEC	R1	4C	1	ORL	A,R4
1A	1	DEC	R2	4D	1	ORL	A,R5
1B	1	DEC	R3	4E	1	ORL	A,R6
1C	1	DEC	R4	4F	1	ORL	A,R7
1D	1	DEC	R5	50	2	JNC	code addr
1E	1	DEC	R6	51	2	ACALL	code addr
1F	1	DEC	R7	52	2	ANL	data addr,A
20	3	JB	bit addr,code addr	53	3	ANL	data addr,#data
21	2	AJMP	code addr	54	2	ANL	A,#data
22	1	RET		55	2	ANL	A,data addr
23	1	RL	A	56	1	ANL	A,@R0
24	2	ADD	A,data	57	1	ANL	A,@R1
25	2	ADD	A,data addr	58	1	ANL	A,R0
26	1	ADD	A,@R0	59	1	ANL	A,R1
27	1	ADD	A,@R1	5A	1	ANL	A,R2
28	1	ADD	A,R0	5B	1	ANL	A,R3
29	1	ADD	A,R1	5C	1	ANL	A,R4
2A	1	ADD	A,R2	5D	1	ANL	A,R5
2B	1	ADD	A,R3	5E	1	ANL	A,R6
2C	1	ADD	A,R4	5F	1	ANL	A,R7
2D	1	ADD	A,R5	60	2	JZ	code addr
2E	1	ADD	A,R6	61	2	AJMP	code addr
2F	1	ADD	A,R7	62	2	XRL	data addr A
30	3	JNB	bit addr,code addr	63	3	XRL	data addr,#data
31	2	ACALL	code addr	64	2	XRL	A,#data
32	1	RETI		65	2	XRL	A,data addr

Table 2. (Cont.)

Hex Code	Number of Bytes	Mnemonic	Operands
66	1	XRL	A,@R0
67	1	XRL	A,@R1
68	1	XRL	A,R0
69	1	XRL	A,R1
6A	1	XRL	A,R2
6B	1	XRL	A,R3
6C	1	XRL	A,R4
6D	1	XRL	A,R5
6E	1	XRL	A,R6
6F	1	XRL	A,R7
70	2	JNZ	code addr
71	2	ACALL	code addr
72	2	ORL	C,bit addr
73	1	JMP	@A+DPTR
74	2	MOV	A,#data
75	3	MOV	data addr,#data
76	2	MOV	@R0,#data
77	2	MOV	@R1,#data
78	2	MOV	R0,#data
79	2	MOV	R1,#data
7A	2	MOV	R2,#data
7B	2	MOV	R3,#data
7C	2	MOV	R4,#data
7D	2	MOV	R5,#data
7E	2	MOV	R6,#data
7F	2	MOV	R7,#data
80	2	SJMP	code addr
81	2	AJMP	code addr
82	2	ANL	C,bit addr
83	1	MOVC	A,@A+PC
84	1	DIV	AB
85	3	MOV	data addr,data addr
86	2	MOV	data addr,@R0
87	2	MOV	data addr,@R1
88	2	MOV	data addr,R0
89	2	MOV	data addr,R1
8A	2	MOV	data addr,R2
8B	2	MOV	data addr,R3
8C	2	MOV	data addr,R4
8D	2	MOV	data addr,R5
8E	2	MOV	data addr,R6
8F	2	MOV	data addr,R7
90	3	MOV	DPTR,#data
91	2	ACALL	code addr
92	2	MOV	bit addr,C
93	1	MOVC	A,@A+DPTR
94	2	SUBB	A,#data
95	2	SUBB	A,data addr
96	1	SUBB	A,@R0
97	1	SUBB	A,@R1
98	1	SUBB	A,R0
99	1	SUBB	A,R1
9A	1	SUBB	A,R2
9B	1	SUBB	A,R3
9C	1	SUBB	A,R4
9D	1	SUBB	A,R5
9E	1	SUBB	A,R6
9F	1	SUBB	A,R7
A0	2	ORL	C,bit addr
A1	2	AJMP	code addr
A2	2	MOV	C,bit addr
A3	1	INC	DPTR
A4	1	MUL	AB
A5		reserved	
A6	2	MOV	@R0,data addr
A7	2	MOV	@R1,data addr
A8	2	MOV	R0,data addr
A9	2	MOV	R1,data addr
AA	2	MOV	R2,data addr
AB	2	MOV	R3,data addr
AC	2	MOV	R4,data addr
AD	2	MOV	R5,data addr
AE	2	MOV	R6,data addr
AF	2	MOV	R7,data addr
B0	2	ANL	C,bit addr
B1	2	ACALL	code addr
B2	2	CPL	bit addr
B3	1	CPL	C
B4	3	CJNE	A,#data,code addr
B5	3	CJNE	A,data addr,code addr
B6	3	CJNE	@R0,#data,code addr
B7	3	CJNE	@R1,#data,code addr
B8	3	CJNE	R0,#data,code addr
B9	3	CJNE	R1,#data,code addr
BA	3	CJNE	R2,#data,code addr
BB	3	CJNE	R3,#data,code addr
BC	3	CJNE	R4,#data,code addr
BD	3	CJNE	R5,#data,code addr
BE	3	CJNE	R6,#data,code addr
BF	3	CJNE	R7,#data,code addr
C0	2	PUSH	data addr
C1	2	AJMP	code addr
C2	2	CLR	bit addr
C3	1	CLR	C
C4	1	SWAP	A
C5	2	XCH	A,data addr
C6	1	XCH	A,@R0
C7	1	XCH	A,@R1
C8	1	XCH	A,R0
C9	1	XCH	A,R1
CA	1	XCH	A,R2
CB	1	XCH	A,R3

Table 2. (Cont.)

Hex Code	Number of Bytes	Mnemonic	Operands
CC	1	XCH	A,R4
CD	1	XCH	A,R5
CE	1	XCH	A,R6
CF	1	XCH	A,R7
D0	2	POP	data addr
D1	2	ACALL	code addr
D2	2	SETB	bit addr
D3	1	SETB	C
D4	1	DA	A
D5	3	DJNZ	data addr,code addr
D6	1	XCHD	A,@R0
D7	1	XCHD	A,@R1
D8	2	DJNZ	R0,code addr
D9	2	DJNZ	R1,code addr
DA	2	DJNZ	R2,code addr
DB	2	DJNZ	R3,code addr
DC	2	DJNZ	R4,code addr
DD	2	DJNZ	R5,code addr
DE	2	DJNZ	R6,code addr
DF	2	DJNZ	R7,code addr
E0	1	MOVX	A,@DPTR
E1	2	AJMP	code addr
E2	1	MOVX	A,@R0
E3	1	MOVX	A,@R1
E4	1	CLR	A
E5	2	MOV	A,data addr
E6	1	MOV	A,@R0
E7	1	MOV	A,@R1
E8	1	MOV	A,R0
E9	1	MOV	A,R1
EA	1	MOV	A,R2
EB	1	MOV	A,R3
EC	1	MOV	A,R4
ED	1	MOV	A,R5
EE	1	MOV	A,R6
EF	1	MOV	A,R7
F0	1	MOVX	@DPTR,A
F1	2	ACALL	code addr
F2	1	MOVX	@R0,A
F3	1	MOVX	@R1,A
F4	1	CPL	A
F5	2	MOV	data addr,A
F6	1	MOV	@R0,A
F7	1	MOV	@R1,A
F8	1	MOV	R0,A
F9	1	MOV	R1,A
FA	1	MOV	R2,A
FB	1	MOV	R3,A
FC	1	MOV	R4,A
FD	1	MOV	R5,A
FE	1	MOV	R6,A
FF	1	MOV	R7,A





2732A 32K (4K x 8) UV ERASABLE PROM

- 200 ns (2732A-2) Maximum Access Time . . . HMOS[®]-E Technology
- Compatible with High-Speed 8MHz IAPX 186...Zero WAIT State
- Two Line Control.
- Compatible with 12 MHz 8051 Family
- Industry Standard Pinout . . . JEDEC Approved
- Low Standby Current...30 mA Maximum
- $\pm 10\%$ V_{CC} Tolerance Available
- intelligent Identifier™ Mode
- TTL Compatible

The Intel 2732A is a 5V only, 32,768 bit ultraviolet erasable and electrically programmable read-only-memory (EPROM). The standard 2732A access time is 250 ns with speed selection (2732A-2) available at 200 ns. The access time is compatible with high performance microprocessors such as the 8 MHz iAPX 186. In these systems, the 2732A allows the microprocessor to operate without the addition of WAIT states.

An important 2732A feature is the separate output control, Output Enable (\overline{OE}), from the Chip Enable control (\overline{CE}). The \overline{OE} control eliminates bus contention in microprocessor systems. Intel's Application Note AP-72 describes the microprocessor system implementation of the \overline{OE} and \overline{CE} controls on Intel's EPROMs. AP-72 is available from Intel's Literature Department.

The 2732A has a standby mode which reduces power consumption without increasing access time. The maximum active current is 125 mA, while the maximum standby current is only 35 mA, a 70% saving. The standby mode is selected by applying the TTL-high signal to the \overline{CE} input.

The 2732A is fabricated with HMOS[®]-E technology, Intel's high-speed N-channel MOS Silicon Gate Technology.

*HMOS is a patented process of Intel Corporation.

PIN NAMES

A ₀ -A ₁₁	ADDRESSES
\overline{CE}	CHIP ENABLE
\overline{OE}/V_{PP}	OUTPUT ENABLE/ V _{PP}
O ₀ -O ₇	OUTPUTS

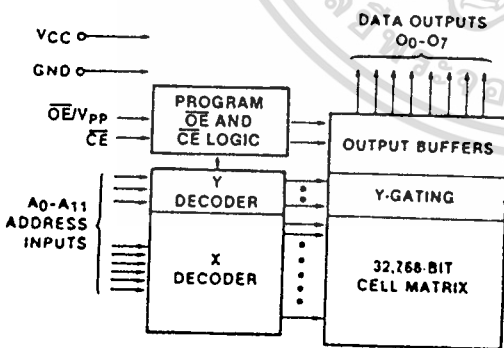


Figure 1. Block Diagram

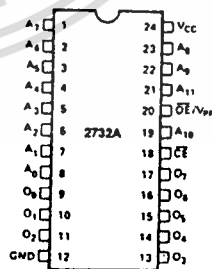


Figure 2. Pin Configuration

Intel Corporation Assumes No Responsibility for the Use of Any Circuitry Other Than Circuitry Embodied in an Intel Product. No Other Circuit Patent Licenses are Implied.
INTEL CORPORATION, INC 1982

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ABSOLUTE MAXIMUM RATINGS*

Temperature Under Bias	-10 °C to +80 °C
Storage Temperature	-65 °C to +125 °C
All Input or Output Voltages with Respect to Ground	+6V to -0.3V
Voltage on Pin 22 with Respect to Ground	+13.5V to -0.3V
V _{PP} Supply Voltage with Respect to Ground During Programming	+22V to -0.3V

**NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

D.C. AND A.C. OPERATING CONDITIONS DURING READ

	2732A/A-2/A-3/A-4	2732A-20/A-25/A-30
Operating Temperature Range	0°C-70°C	0°C-70°C
V _{CC} Power Supply ^{1,2}	5V ± 5%	5V ± 10%

READ OPERATION

D.C. CHARACTERISTICS

Symbol	Parameter	Limits			Units	Conditions
		Min.	Typ. ⁽¹⁾	Max.		
I _{IL}	Input Load Current			10	μA	V _{IN} = 5.5V
I _{LO}	Output Leakage Current			10	μA	V _{OUT} = 5.5V
I _{CC1} ²	V _{CC} Current (Standby)			35	mA	$\overline{CE} = V_{IH}, \overline{OE} = V_{IL}$
I _{CC2} ²	V _{CC} Current (Active)			100	mA	$\overline{OE} = \overline{CE} = V_{IL}$
V _{IL}	Input Low Voltage	-0.1		0.8	V	
V _{IH}	Input High Voltage	2.0		V _{CC} + 1	V	
V _{OL}	Output Low Voltage			0.45	V	I _{OL} = 2.1 mA
V _{OH}	Output High Voltage	2.4			V	I _{OH} = -400 μA
V _{PP} ²	V _{PP} Read Voltage	3.8		V _{CC}	V	V _{CC} = 5.0V ± 0.25V

A.C. CHARACTERISTICS

Symbol	Parameter	2732A-2 2732A-20		2732A 2732A-25		2732A-3 2732A-30		2732A-4		Units	Test Conditions †
		Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.		
t _{ACC}	Address to Output Delay		200		250		300		450	ns	$\overline{CE} = \overline{OE} = V_{IL}$
t _{CE}	\overline{CE} to Output Delay		200		250		300		450	ns	$\overline{OE} = V_{IL}$
t _{OE}	\overline{OE} to Output Delay		70		100		150		150	ns	$\overline{CE} = V_{IL}$
t _{DF} ⁽⁴⁾	\overline{OE} High to Output Not Driven	0	60	0	60	0	130	0	130	ns	$\overline{CE} = V_{IL}$
t _{OH}	Output Hold from Addresses, \overline{CE} or \overline{OE} Whichever Occurred First	0		0		0		0		ns	$\overline{CE} = \overline{OE} = V_{IL}$

†A.C. TEST CONDITIONS

Output Load 1 TTL gate and C_L = 100 pF
 Input Rise and Fall Times ≤ 20 ns
 Input Pulse Levels 0.45V to 2.4V

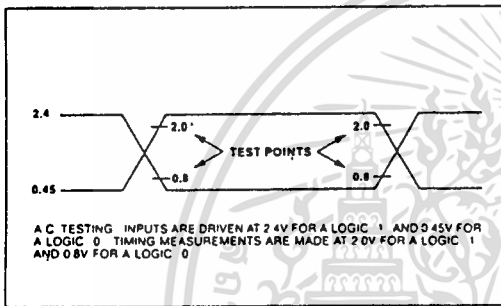
Timing Measurement Reference Level:
 Inputs 0.8 and 2.0V
 Outputs 0.8 and 2.0V

- NOTES: 1. V_{CC} must be applied simultaneously or before V_{PP} and removed simultaneously or after V_{PP}.
 2. V_{PP} may be connected directly to V_{CC} except during programming. The supply current would then be the sum of I_{CC} and I_{PP1}.
 3. Typical values are for I_A = 25°C and nominal supply voltages.
 4. This parameter is only sampled and is not 100% tested. Output Float is defined as the point where data is no longer driven — see timing diagram on page 3.

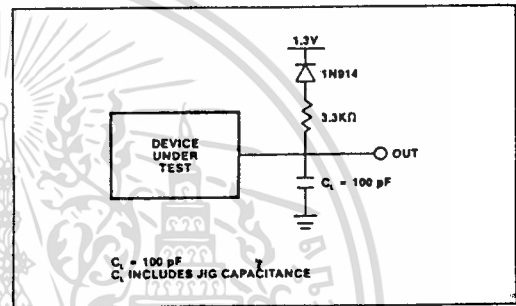
CAPACITANCE⁽²⁾ ($T_A = 25^\circ\text{C}$, $f = 1\text{ MHz}$)

Symbol	Parameter	Typ.	Max.	Unit	Conditions
C _{IN1}	Input Capacitance Except $\overline{\text{OE}}/V_{PP}$	4	6	pF	V _{IN} = 0V
C _{IN2}	$\overline{\text{OE}}/V_{PP}$ Input Capacitance		20	pF	V _{IN} = 0V
C _{OUT}	Output Capacitance	8	12	pF	V _{OUT} = 0V

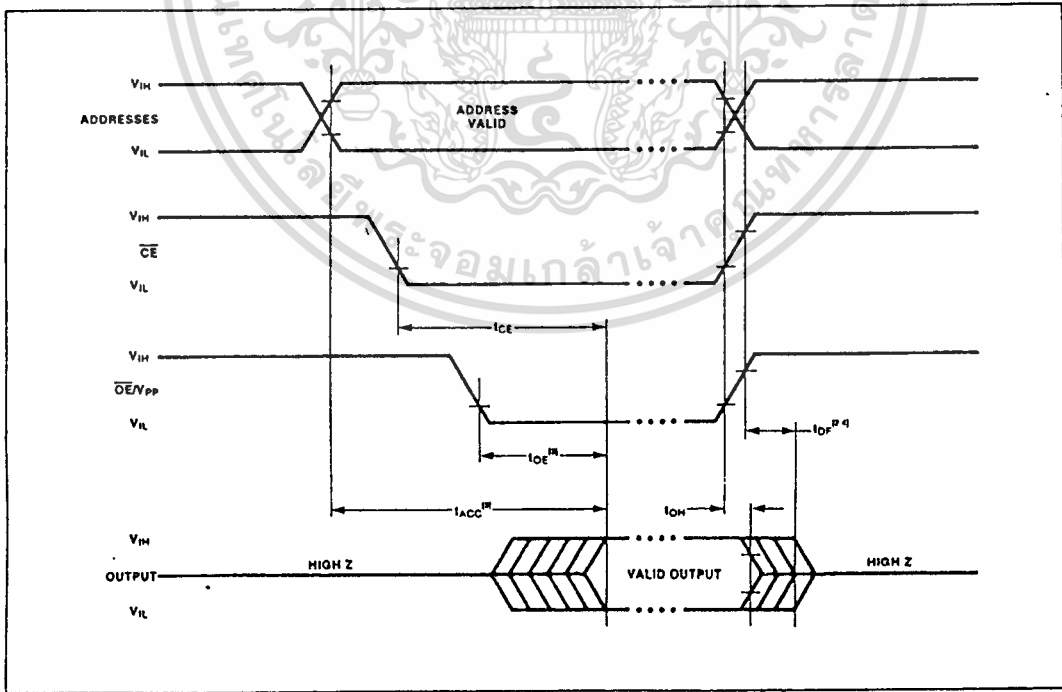
A.C. TESTING INPUT/OUTPUT WAVEFORM



A.C. TESTING LOAD CIRCUIT



A.C. WAVEFORMS



ERASURE CHARACTERISTICS

The erasure characteristics of the 2732A are such that erasure begins to occur upon exposure to light with wavelengths shorter than approximately 4000 Angstroms (Å). It should be noted that sunlight and certain types of fluorescent lamps have wavelengths in the 3000-4000 Å range. Data show that constant exposure to room level fluorescent lighting could erase the typical 2732A in approximately 3 years, while it would take approximately 1 week to cause erasure when exposed to direct sunlight. If the 2732A is to be exposed to these types of lighting conditions for extended periods of time, opaque labels should be placed over the 2732A window to prevent unintentional erasure.

The recommended erasure procedure for the 2732A is exposure to shortwave ultraviolet light which has a wavelength of 2537 Angstroms (Å). The integrated dose (i.e., UV intensity X exposure time) for erasure should be a minimum of 15 W-sec/cm². The erasure time with this dosage is approximately 15 to 20 minutes using an ultraviolet lamp with 12000 μW/cm² power rating. The 2732A should be placed within 1 inch of the lamp tubes during erasure.

DEVICE OPERATION

The six modes of operation of the 2732A are listed in Table 1. A single 5V power supply is required in the read mode. All inputs are TTL levels except for \overline{OE}/V_{PP} during programming and 12V on Ag for the intelligent Identifier™ mode. In the program mode the \overline{OE}/V_{PP} input is pulsed from a TTL level to 21V.

Table 1. Mode Selection

MODE	PINS	\overline{CE} (18)	\overline{OE}/V_{PP} (20)	A ₀ (22)	V _{CC} (24)	OUTPUTS (8-11,13-17)
Read		V _{IL}	V _{IL}	X	+5	D _{OUT}
Output Disable		V _{IL}	V _{IH}	X	+5	High Z
Standby		V _{IH}	X	X	+5	High Z
Program		V _{IL}	V _{PP}	X	+5	D _{IN}
Program inhibit		V _{IH}	V _{PP}	X	+5	High Z
Intelligent Identifier		V _{IL}	V _{IL}	V _H	+5	Code

Notes: 1. X can be V_{IH} or V_{IL}
 2. V_H = 12.0 ± 0.5V

Read Mode

The 2732A has two control functions, both of which must be logically active in order to obtain data at the outputs. Chip Enable (\overline{CE}) is the power control and should be used for device selection. Output Enable (\overline{OE}) is the output control and should be used to gate data from the output pins, independent of device selection. Assuming that addresses are stable, address access time (t_{ACC}) is equal to the delay from \overline{CE} to output (t_{CE}). Data is available at the outputs after the falling edge of \overline{OE} , assuming that \overline{CE} has been low and addresses have been stable for at least t_{ACC}—t_{OE}.

Standby Mode

The 2732A has a standby mode which reduces the maximum active current from 125 mA to 35 mA. The 2732A is placed in the standby mode by applying a TTL-high signal to the \overline{CE} input. When in standby mode, the outputs are in a high impedance state, independent of the \overline{OE} input.

Output OR-Tieing

Because EPROMs are usually used in larger memory arrays, Intel has provided a 2 line control function that accommodates this use of multiple memory connection. The two line control function allows for:

- a) the lowest possible memory power-dissipation, and
- b) complete assurance that output bus contention will not occur.

To use these two control lines most efficiently, \overline{CE} (pin 18) should be decoded and used as the primary device selecting function, while \overline{OE} (pin 20) should be made a common connection to all devices in the array and connected to the READ line from the system control bus. This assures that all deselected memory devices are in their low power standby mode and that the output pins are active only when data is desired from a particular memory device.

PROGRAMMING

CAUTION: Exceeding 22V on Pin 20 (\overline{OE}/V_{PP}) will permanently damage the 2732A.

Initially, and after each erasure, all bits of the 2732A are in the "1" state. Data is introduced by selectively programming "0's" into the desired bit locations. Although only "0's" will be programmed, both "1's" and "0's" can be present in the data word. The only way to change a "0" to a "1" is by ultraviolet light erasure.

The 2732A is in the programming mode when the \overline{OE}/V_{PP} input is at 21V. It is required that a 0.1 μF capacitor be placed across \overline{OE}/V_{PP} and ground to suppress spurious voltage transients which may damage the device. The data to be programmed is applied 8 bits in parallel to the data output pins. The levels required for the address and data inputs are TTL.

When the address and data are stable, a 50 msec, active low, TTL program pulse is applied to the \overline{CE} input. A program pulse must be applied at each address location to be programmed. You can program any location at any time—either individually, sequentially, or at random. The program pulse has a maximum width of 55 msec. The 2732A must not be programmed with a DC signal applied to the \overline{CE} input.

Programming of multiple 2732As in parallel with the same data can be easily accomplished due to the simplicity of the programming requirements. Like inputs of the paralleled 2732As may be connected together when they are programmed with the same data. A low level TTL pulse applied to the \overline{CE} input programs the paralleled 2732As.

PROGRAMMING⁽⁴⁾
D.C. PROGRAMMING CHARACTERISTICS: $T_A = 25 \pm 5^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 5\%$, $V_{PP} = 21\text{V} \pm 0.5\text{V}$

Symbol	Parameter	Limits			Units	Test Conditions
		Min.	Typ.	Max.		
I_{LI}	Input Current (All Inputs)			10	μA	$V_{IN} = V_{IL}$ or V_{IH}
V_{OL}	Output Low Voltage During Verify			0.45	V	$I_{OL} = 2.1\text{ mA}$
V_{OH}	Output High Voltage During Verify	2.4			V	$I_{OH} = -400\ \mu\text{A}$
I_{CC}	V_{CC} Supply Current		85	100	mA	
V_{IL}	Input Low Level (All Inputs)	-0.1		0.8	V	
V_{IH}	Input High Level (All Inputs Except \overline{OE}/V_{PP})	2.0		V_{CC}	V	
I_{PP}	V_{PP} Supply Current			30	mA	$\overline{CE} = V_{IL}$, $\overline{OE} = V_{PP}$
V_{ID}	Ag intelligent Identifier Voltage	11.5		12.5	V	

A.C. PROGRAMMING CHARACTERISTICS: $T_A = 25 \pm 5^\circ\text{C}$, $V_{CC} = 5\text{V} \pm 5\%$, $V_{PP} = 21\text{V} \pm 0.5\text{V}$

Symbol	Parameter	Limits			Units	Test Conditions†
		Min.	Typ.	Max.		
t_{AS}	Address Setup Time	2			μs	
t_{OES}	\overline{OE} Setup Time	2			μs	
t_{DS}	Data Setup Time	2			μs	
t_{AH}	Address Hold Time	0			μs	
t_{OEH}	\overline{OE} Hold Time	2			μs	
t_{DH}	Data Hold Time	2			μs	
t_{DFP}	\overline{OE} High to Output Not Driven	0		130	ns	
t_{DV}	Data Valid from \overline{CE}			1	μs	$\overline{CE} = V_{IL}$, $\overline{OE} = V_{IL}$
t_{PW}	\overline{CE} Pulse Width During Programming	20	50	55	ms	
t_{PRT}	\overline{OE} Pulse Rise Time During Programming	50			ns	
t_{VR}	V_{PP} Recovery Time	2			μs	

†A.C. TEST CONDITIONS

Input Rise and Fall Times (10% to 90%) $\leq 20\text{ ns}$
 Input Pulse Levels 0.45V to 2.4V
 Input Timing Reference Level 0.8V and 2.0V
 Output Timing Reference Level 0.8V and 2.0V

NOTES:

1. Typical values are for $T_A = 25^\circ\text{C}$ and nominal supply voltages.
2. This parameter is only sampled and is not 100% tested. Output float is defined as the point where data is no longer driven — see timing diagram
3. \overline{OE} may be delayed up to $t_{ACC} - t_{OE}$ after the falling edge of \overline{CE} without impacting t_{ACC} .
4. When programming the 2732A, a $0.1\ \mu\text{F}$ capacitor is required across \overline{OE}/V_{PP} and ground to suppress spurious voltage transients which may damage the device.

Program Inhibit

Programming of multiple 2732As in parallel with different data is also easily accomplished. Except for \overline{CE} , all like inputs (including \overline{OE}) of the parallel 2732As may be common. A TTL level program pulse applied to a 2732A's \overline{CE} input with \overline{OE}/V_{PP} at 21V will program that 2732A. A high level \overline{CE} input inhibits the other 2732As from being programmed.

Verify

A verify (Read) should be performed on the programmed bits to determine that they were correctly programmed. The verify is accomplished with \overline{OE}/V_{PP} and \overline{CE} at V_{IL} . Data should be verified t_{DV} after the falling edge of \overline{CE} .

intelligent Identifier™ Mode

The intelligent Identifier Mode allows the reading out of a binary code from an EPROM that will identify its manufacturer and type. This mode is intended for use by programming equipment for the purpose of automatically matching the device to be programmed with its corresponding programming algorithm. This mode is functional in the $25^{\circ}\text{C} \pm 5^{\circ}\text{C}$ ambient temperature range.

To activate this mode, the programming equipment must force 11.5V to 12.5V on address line A9 (pin 22) of the 2732A. Two Identifier bytes may then be sequenced from the device outputs by toggling address line A0 (pin 8) from V_{IL} to V_{IH} . All other address lines must be held at V_{IL} during intelligent Identifier Mode.

Byte 0 ($A0 = V_{IL}$) represents the manufacturer code and byte 1 ($A0 = V_{IH}$) the device identifier code. For the Intel 2732A, these two identifier bytes are given in Table 2. All identifiers for manufacturer and device codes will possess odd parity, with the MSB (O_7) defined as the parity bit.

Intel began manufacturing 2732As during 1982 that contained the intelligent Identifier feature. Earlier generation devices do not contain identifier information, and if erased, will respond with a "one" (V_{OH}) on each data line when operated in this mode. Programmed, preidentifier mode 2732As will respond with the current data contained in locations 0 and 1 when subjected to the intelligent Identifier operation.

System Consideration

The power switching characteristics of HMOS-E EPROMs require careful decoupling of the devices. The supply current, I_{CC} , has three segments that are of interest to the system designer—the standby current level, the active current level, and the transient current peaks that are produced by the falling and rising edges of Chip Enable. The magnitude of these transient current peaks is dependent on the output capacitive loading of the device. The associated transient voltage peaks can be suppressed by complying with Intel's Two-Line Control, as detailed in Intel's Application Note, AP-72, and by properly selected decoupling capacitors. It is recommended that a $0.1\mu\text{F}$ ceramic capacitor be used on every device between V_{CC} and GND. This should be a high frequency capacitor of low inherent inductance and should be placed as close to the device as possible. In addition, a $4.7\mu\text{F}$ bulk electrolytic capacitor should be used between V_{CC} and GND for every eight devices. The bulk capacitor should be located near where the power supply is connected to the array. The purpose of the bulk capacitor is to overcome the voltage droop caused by the inductive effects of PC board-traces.

Table 2. 2732A intelligent Identifier™ Bytes

Identifier	Pins	A ₀ (8)	O ₇ (17)	O ₆ (18)	O ₅ (15)	O ₄ (14)	O ₃ (13)	O ₂ (11)	O ₁ (10)	O ₀ (9)	Hex Data
Manufacturer Code	V_{IL}	1	0	0	0	1	0	0	0	1	89
Device Code	V_{IH}	0	0	0	0	0	0	0	0	1	01



MOTOROLA

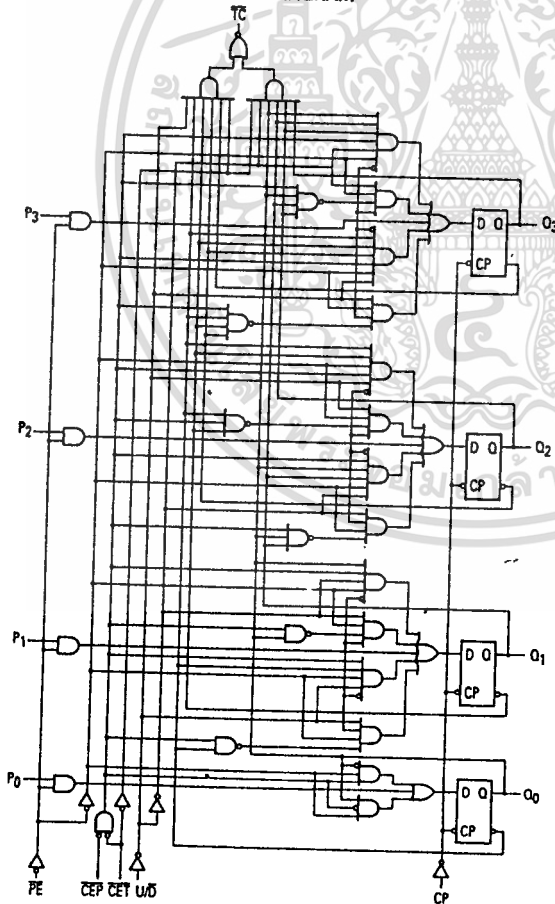
Binary Up/Down Counter

ELECTRICALLY TESTED PER:
MPG54LS169

The 54LS169 is a fully synchronous 4-stage up/down counter featuring a preset capability for programmable operation, carry lookahead for easy cascading and a U/D input to control the direction of counting. The 'LS169 operates in a Modulo 16 binary sequence. All state changes, whether in counting or parallel loading, are initiated by the LOW-to-HIGH transition of the clock.

- Low Power Dissipation 100 mW Typical
- High-Speed Count Frequency 30 MHz Typical
- Fully Synchronous Operation
- Full Carry Lookahead For Easy Cascading
- Single Up/Down Control Input
- Positive Edge-Trigger Operation
- Input Clamp Diodes Limit High-Speed Termination Effects

LOGIC DIAGRAM



Military 54LS169



AVAILABLE AS:

- 1) JAN: *
- 2) SMD: *
- 3) 883C: 54LS169/BXAJC

X = CASE OUTLINE AS FOLLOWS:
 PACKAGE: CERDIP: E
 CERFLAT: F
 LCC: 2

*Call Factory for latest update

PIN ASSIGNMENTS

FUNCTION	DIL	FLATS	LCC	BURN-IN (CONDITION A)
U/D	1	1	2	VCC
CP	2	2	3	VCC
P ₀	3	3	4	VCC
P ₁	4	4	5	VCC
P ₂	5	5	7	VCC
P ₃	6	6	8	VCC
CEP	7	7	9	VCC
GND	8	8	10	GND
PE	9	9	12	VCC
CET	10	10	13	VCC
Q ₃	11	11	14	OPEN
Q ₂	12	12	15	OPEN
Q ₁	13	13	17	OPEN
Q ₀	14	14	18	OPEN
TC	15	15	19	OPEN
VCC	16	16	20	VCC

BURN-IN CONDITIONS:
 VCC = 5.0 V MIN/6.0 V MAX

MODE SELECT TABLE

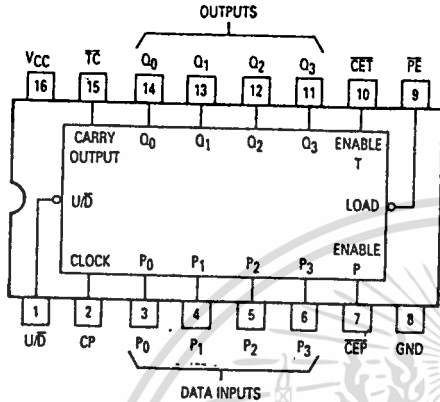
PE	CEP	CET	U/D	Action on the Rising Clock Edge
L	X	X	X	Load (P _n to Q _n)
H	L	L	H	Count Up (Increment)
H	L	L	L	Count Down (Decrement)
H	H	X	X	No Change (Hold)
H	X	H	X	No Change (Hold)

H = HIGH Voltage Level
 L = LOW Voltage Level
 X = Immaterial

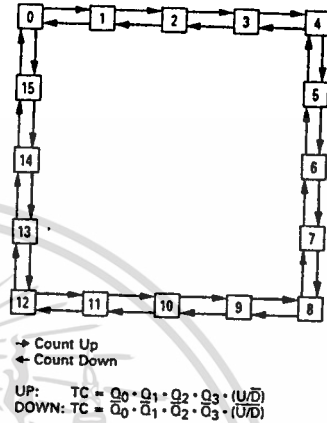
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54LS169

CONNECTION DIAGRAM



STATE DIAGRAM



FUNCTIONAL DESCRIPTION

The 54LS169 uses edge-triggered D-type flip-flops that have no constraints on changing the control or data input signals in either state of the Clock. The only requirement is that the various inputs attain the desired state at least a set-up time before the rising edge of the clock and remain valid for the recommended hold time thereafter.

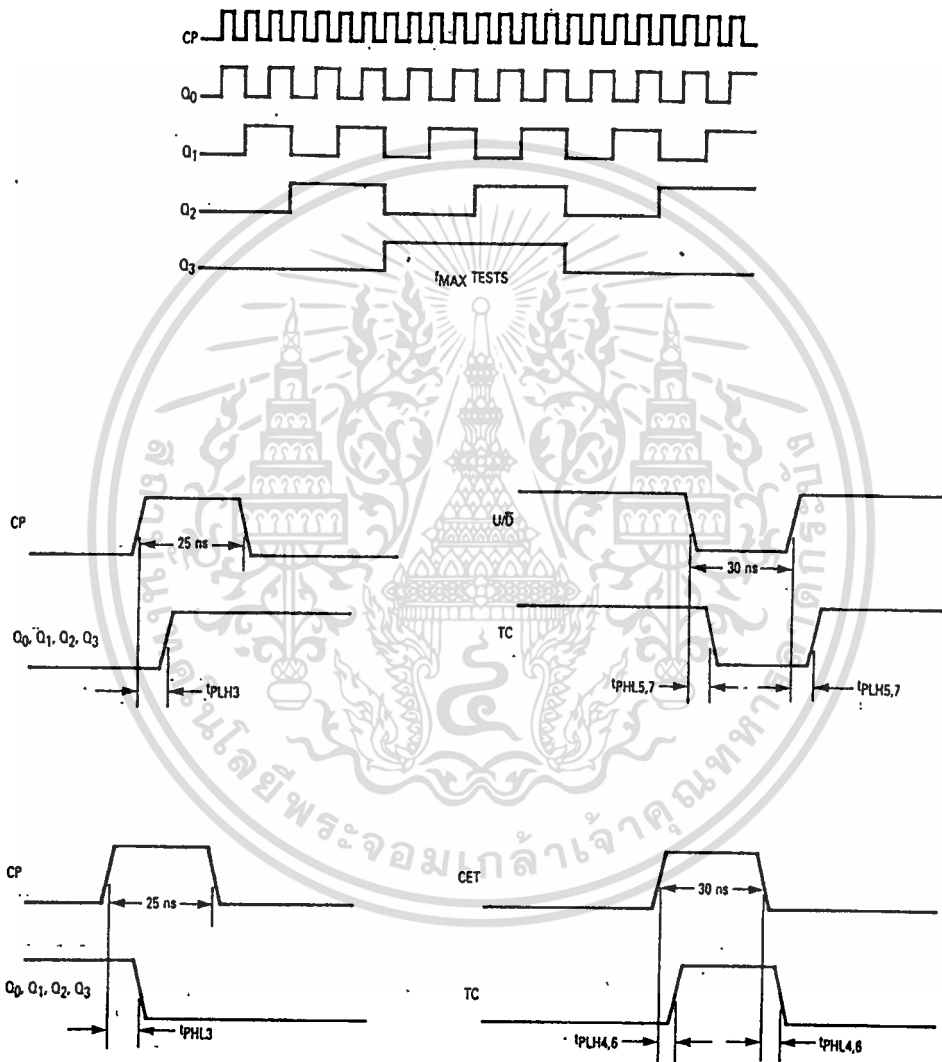
The parallel load operation takes precedence over the other operations, as indicated in the Mode Select Table. When \overline{PE} is LOW, the data on the P_0 - P_3 inputs enters the flip-flops on the next rising edge of the Clock. In order for counting to occur, both \overline{CEP} and \overline{CET} must be LOW

and \overline{PE} must be HIGH. The U/\overline{D} input then determines the direction of counting.

The Terminal Count (\overline{TC}) output is normally HIGH and goes LOW, provided that \overline{CET} is LOW, when a counter reaches zero in the COUNT DOWN mode or reaches 15 in the COUNT UP mode. The \overline{TC} output state is not a function of the Count Enable Parallel (\overline{CEP}) input level. Since the \overline{TC} signal is derived by decoding the flip-flop state, there exists the possibility of decoding spikes on \overline{TC} . For this reason the use of \overline{TC} as a clock signal is not recommended.

54LS169

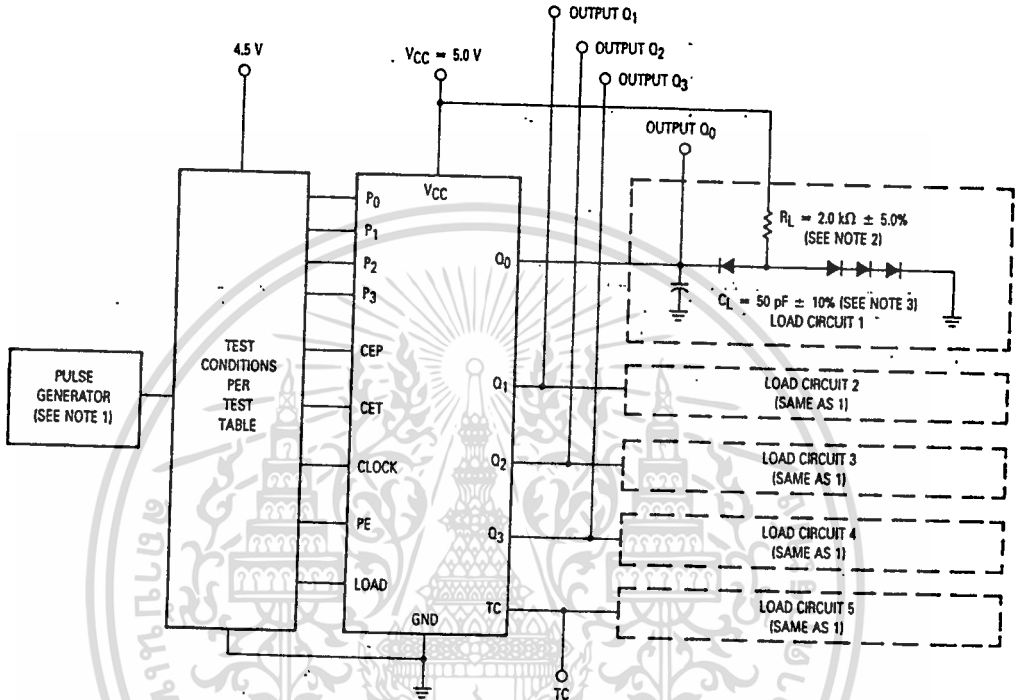
WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54LS169

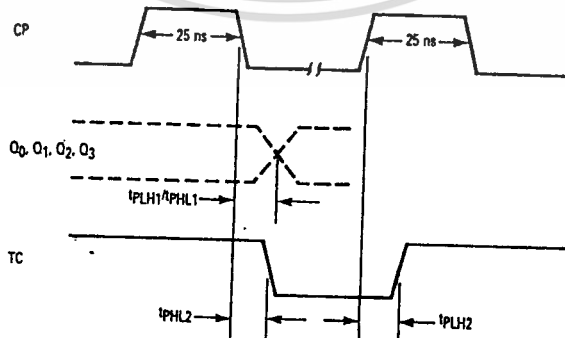
AC TEST CIRCUIT



NOTES:

1. The pulse generator has the following characteristics:
 $V_{GEN} = 3.0\text{ V}$, $t_r \leq 6.0\text{ ns}$, $t_f \leq 6.0\text{ ns}$, $t_p = 0.2\text{ ns}$ and $Z_{OUT} = 50\ \Omega$.
2. All diodes are 1N3064 or equivalent.
3. $C_L = 50\text{ pF} \pm 10\%$, including scope probe and jig capacitance.
4. Voltage values are with respect to ground terminal.
5. f_{MAX} : $t_r = t_f \leq 6.0\text{ ns}$.
6. The clear pulse generator has the following characteristics:
 $V_{GEN} = 3.0\text{ V}$, $t_r \leq 6.0\text{ ns}$, $t_f \leq 6.0\text{ ns}$, $t_w(\text{Clear}) = 20\text{ ns}$.
7. Rise time to be measured from 0.7 Volts to 2.7 Volts. Fall time to be measured from 2.7 Volts to 0.7 Volts.
8. All measurements to be made at 1.3 Volt level.
9. Terminal conditions (pins not designated may be high $\geq 2.0\text{ V}$, low $\leq 0.7\text{ V}$, or open).

WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54LS169

Symbol	Parameter	Limits						Units	Test Condition (Unless Otherwise Specified)
		+25°C		+125°C		-55°C			
		Subgroup 9		Subgroup 10		Subgroup 11			
Statif. Parameters:	Min	Max	Min	Max	Min	Max			
t _{PHL1} t _{PHL1}	Propagation Delay CP to Q _n	2.0	27 23	2.0	37 29	2.0	37 29	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PLH1} t _{PLH1}	Propagation Delay CP to Q _n	2.0	22 20	2.0	32 25	2.0	32 25	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PHL2} t _{PHL2}	Propagation Delay CP to T _C	2.0	37 35	2.0	47 44	2.0	47 44	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PLH2} t _{PLH2}	Propagation Delay CP to T _C	2.0	35 35	2.0	45 44	2.0	45 44	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PHL3}	Propagation Delay CP to Q _n	2.0	27	2.0	37	2.0	37	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
t _{PLH3}	Propagation Delay CP to Q _n	2.0	22	2.0	32	2.0	32	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
t _{PHL4}	Propagation Delay CET to T _C	2.0	40 20	2.0	50 25	2.0	50 25	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PLH4} t _{PLH4}	Propagation Delay CET to T _C	2.0	35 20	2.0	45 25	2.0	45 25	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PHL5} t _{PHL5}	Propagation Delay U/D to T _C	2.0	31 29	2.0	41 36	2.0	41 36	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PLH5} t _{PLH5}	Propagation Delay U/D to T _C	2.0	27 25	2.0	37 31	2.0	37 31	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.
t _{PHL6}	Propagation Delay CEP to T _C	2.0	50	2.0	50	2.0	50	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
t _{PLH6}	Propagation Delay CEP to T _C	2.0	35	2.0	45	2.0	45	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
t _{PHL7}	Propagation Delay U/D to T _C	2.0	31	2.0	41	2.0	41	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
t _{PLH7}	Propagation Delay U/D to T _C	2.0	27	2.0	37	2.0	37	ns	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ.
f _{MAX} f _{MAX}	Maximum Clock Frequency	25 25		20		20		MHz	V _{CC} = 5.0 V, C _L = 50 pF, R _L = 2.0 kΩ. V _{CC} = 5.0 V, C _L = 15 pF.

NOTE:

The limits specified for C_L = 15 pF are guaranteed, but not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54LS169

Symbol	Parameter	Limits						Units	Test Condition (Unless Otherwise Specified)
		+25°C		+125°C		-55°C			
		Subgroup 1		Subgroup 2		Subgroup 3			
		Min	Max	Min	Max	Min	Max		
V _{OH}	Logical "1" Output Voltage	2.5		2.5		2.5		V	V _{CC} = 4.5 V, I _{OH} = -0.4 mA, V _{IH} = 2.0 V, V _{IL} = 0.7 V, U _D = 4.5 V or 0.7 V, (PE, CET & \bar{CET}) = 0.7 V, CP = (See Note 1).
V _{OL}	Logical "0" Output Voltage		0.4		0.4		0.4	V	V _{CC} = 4.5 V, I _{OL} = 4.0 mA, V _{IL} = 0.7 V, V _{IN} = 4.5 V, (U _D , CEP & CET) = 4.5 V or 0.7 V, CP = (See Note 1).
V _{IC}	Input Clamping Voltage		-1.5					V	V _{CC} = 4.5 V, I _{IN} = -18 mA, other inputs are open.
I _{IL1}	Logical "0" Input Current		-0.4		-0.4		-0.4	mA	V _{CC} = 5.5 V, V _{IN} = 0.4 V, other inputs are open.
I _{IL2}	Logical "0" Input Current		-0.8		-0.8		-0.8	mA	V _{CC} = 5.5 V, V _{IN} (CP) = 0.4 V, other inputs are open.
I _{IL3}	Logical "0" Input Current		-1.2		-1.2		-1.2	mA	V _{CC} = 5.5 V, V _{IN} (PE) = 0.4 V, other inputs are open.
I _{IH1}	Logical "1" Input Current		20		20		20	μA	V _{CC} = 5.5 V, V _{IH} = 2.7 V, other inputs are open.
I _{IHH1}	Logical "1" Input Current		100		100		100	μA	V _{CC} = 5.5 V, V _{IHH} = 5.5 V, other inputs are open.
I _{IH2}	Logical "1" Input Current		40		40		40	μA	V _{CC} = 5.5 V, V _{IH} (CP, CET) = 2.7 V, other inputs are open.
I _{IHH2}	Logical "1" Input Current		200		200		200	μA	V _{CC} = 5.5 V, V _{IHH} (CP, CET) = 5.5 V, other inputs are open.
I _{IH3}	Logical "1" Input Current		60		60		60	μA	V _{CC} = 5.5 V, V _{IH} (PE) = 2.7 V, other inputs are open.
I _{IHH4}	Logical "1" Input Current		300		300		300	μA	V _{CC} = 5.5 V, V _{IHH} (PE) = 5.5 V, other inputs are open.
I _{OS}	Output Short Circuit Current	-15	-100	-15	-100	-15	-100	mA	V _{CC} = 5.5 V, V _{IN} = 4.5 V (all inputs), PE = GND, V _{OUT} = GND, CP = (See Note 1).
I _{CC}	Power Supply Current Off		34		34		34	mA	V _{CC} = 5.5 V, V _{IN} = GND (all inputs), CP = (See Note 1).
V _{IH}	Logical "1" Input Voltage	2.0		2.0		2.0		V	V _{CC} = 4.5 V.
V _{IL}	Logical "0" Input Voltage		0.7		0.7		0.7	V	V _{CC} = 4.5 V.
	Functional Tests								per Truth Table with V _{CC} = 4.5 V, (Repeat at) V _{CC} = 5.5 V, V _{INL} = 0.4 V, and V _{INH} = 2.3 V.

NOTE:



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

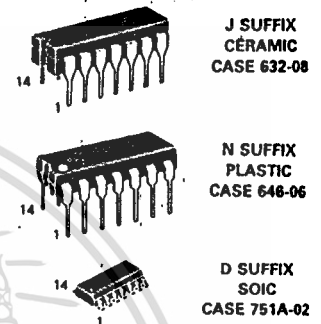
MC54/74HC74A

Advance Information
Dual D Flip-Flop with Set and Reset
High-Performance Silicon-Gate CMOS

The MC54/74HC74A is identical in pinout to the LS74. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of two D flip-flops with individual Set, Reset, and Clock inputs. Information at a D-input is transferred to the corresponding Q output on the next positive going edge of the clock input. Both Q and \bar{Q} outputs are available from each flip-flop. The Set and Reset inputs are asynchronous.

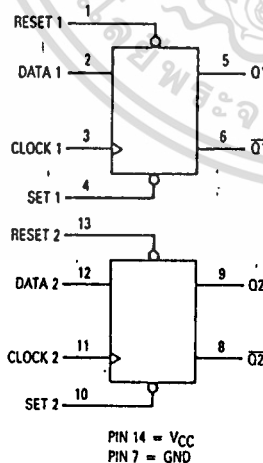
- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2.0 to 6.0 V
- Low Input Current: 1.0 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 128 FETs or 32 Equivalent Gates
- Improvements over HC74
 - Improved Propagation Delays
 - 50% Lower Quiescent Power
 - Improved Input Noise and Latchup Immunity



ORDERING INFORMATION

MC74HCXXAN Plastic
 MC54HCXXAJ Ceramic
 MC74HCXXAD SOIC
 T_A = -55° to 125°C for all packages.
 Dimensions in Chapter 6.

LOGIC DIAGRAM



PIN ASSIGNMENT

RESET 1	1	14	VCC
DATA 1	2	13	RESET 2
CLOCK 1	3	12	DATA 2
SET 1	4	11	CLOCK 2
Q1	5	10	SET 2
$\bar{Q}1$	6	9	O2
GND	7	8	$\bar{Q}2$

FUNCTION TABLE

Inputs				Outputs	
Set	Reset	Clock	Data	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	—	H	H	L
H	H	—	L	L	H
H	H	L	X	No Change	No Change
H	H	H	X	No Change	No Change
H	H	X	X	No Change	No Change

*Both outputs will remain high as long as Set and Reset are low, but the output states are unpredictable if Set and Reset go high simultaneously.

This document contains information on a new product.
 Specifications and information herein are subject to change without notice.

MC54/74HC74A

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} +1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	-0.5 to V _{CC} +0.5	V
I _{in}	DC Input Current, per Pin	±20	mA
I _{out}	DC Output Current, per Pin	±25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	±50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP SOIC Package	750 500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	-55	+125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	<85°C	<125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.5	0.5	0.5	V
			4.5	1.35	1.35	1.35	
			6.0	1.8	1.8	1.8	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	6.0	5.9	5.9	5.9	
			4.5	3.98	3.84	3.7	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	6.0	0.1	0.1	0.1	
			4.5	0.26	0.33	0.4	
6.0	0.26	0.33	0.4				
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} = GND I _{out} = 0 μA	6.0	2.0	20	80	μA

MC54/74HC74A

AC ELECTRICAL CHARACTERISTICS ($C_L = 50$ pF, Input $t_r = t_f = 6.0$ ns)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -55°C	≤85°C	≤125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0	6.0	4.8	4.0	MHz
		4.5	30	24	20	
		6.0	35	28	24	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Clock to Q or \bar{Q} (Figures 1 and 4)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Set or Reset to Q or \bar{Q} (Figures 2 and 4)	2.0	105	130	160	ns
		4.5	21	26	32	
		6.0	18	22	27	
t_{TLH} , t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

C_{PD}	Power Dissipation Capacitance (Per Flip-Flop) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$	Typical @ 25°C, $V_{CC} = 5.0$ V			pF
		39			

TIMING REQUIREMENTS (Input $t_r = t_f = 6.0$ ns)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -55°C	≤85°C	≤125°C	
t_{su}	Minimum Setup Time, Data to Clock (Figure 3)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t_h	Minimum Hold Time, Clock to Data (Figure 3)	2.0	3.0	3.0	3.0	ns
		4.5	3.0	3.0	3.0	
		6.0	3.0	3.0	3.0	
t_{rec}	Minimum Recovery Time, Set or Reset Inactive to Clock (Figure 2)	2.0	8.0	8.0	8.0	ns
		4.5	8.0	8.0	8.0	
		6.0	8.0	8.0	8.0	
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0	60	75	90	ns
		4.5	12	15	18	
		6.0	10	13	15	
t_w	Minimum Pulse Width, Set or Reset (Figure 2)	2.0	60	75	90	ns
		4.5	12	15	18	
		6.0	10	13	15	
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000	ns
		4.5	500	500	500	
		6.0	400	400	400	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC74A

SWITCHING WAVEFORMS

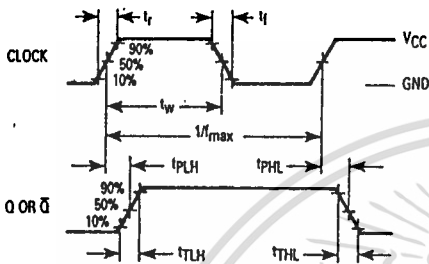


Figure 1.

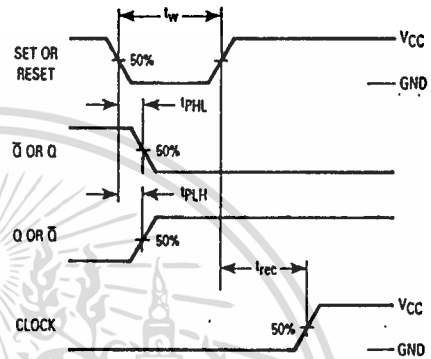


Figure 2.

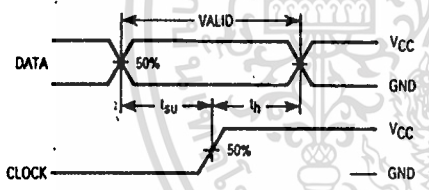
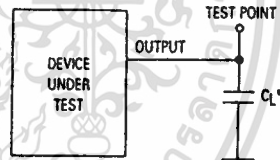


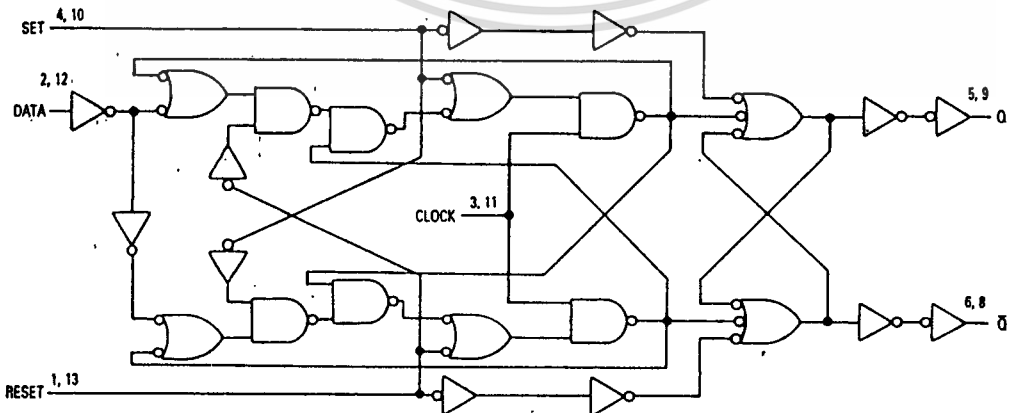
Figure 3.



*Includes all probe and jig capacitance

Figure 4.

EXPANDED LOGIC DIAGRAM



Dual J-K Flip-Flop with Reset

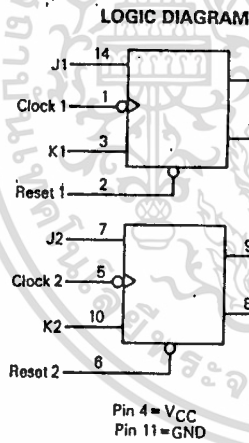
High-Performance Silicon-Gate CMOS

The MC54/74HC73 is identical in pinout to the LS73. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

Each flip-flop is negative-edge clocked and has an active-low asynchronous reset.

The MC54/74HC73 is identical in function to the HC107, but has a different pinout.

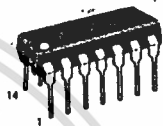
- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 92 FETs or 23 Equivalent Gates



MC54/74HC73



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

ORDERING INFORMATION

MC74HCXXN Plastic
 MC54HCXXJ Ceramic

T_A = -55° to 125°C for all packages.
 Dimensions in Chapter 6.

PIN ASSIGNMENT

Clock 1	1	14	J1
Reset 1	2	13	Q1-bar
K1	3	12	Q1
VCC	4	11	GND
Clock 2	5	10	K2
Reset 2	6	9	Q2
J2	7	8	Q2-bar

FUNCTION TABLE

Inputs		Outputs			
Reset	Clock	J	K	Q	Q-bar
L	X	X	X	L	H
H	~	L	L	No Change	H
H	~	L	H	L	H
H	~	H	L	H	L
H	~	H	H	Toggle	
H	L	X	X	No Change	
H	H	X	X	No Change	
H	~	X	X	No Change	

MC54/74HC73

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} +1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	-0.5 to V _{CC} +0.5	V
I _{in}	DC Input Current, per Pin	±20	mA
I _{out}	DC Output Current, per Pin	±25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	±50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: -10 mW/°C from 65° to 125°C

Ceramic DIP: -10 mW/°C from 100° to 125°C

For high frequency or heavy load considerations, see Chapter 4.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V
T _A	Operating Temperature, All Package Types	-55	+125	°C
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	≤85°C	≤125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5	0.26	0.33	0.40	μA
			6.0	0.26	0.33	0.40	
			6.0	±0.1	±1.0	±1.0	
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	4	40	80	μA

NOTE: Information on typical parametric values can be found in Chapter 4.

MC54/74HC73

AC ELECTRICAL CHARACTERISTICS ($C_L = 50 \text{ pF}$, Input $t_r = t_f = 6 \text{ ns}$)

Symbol	Parameter	V _{CC} V	Guaranteed Limit			Unit
			25°C to -55°C	≤85°C	≤125°C	
f _{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0	6.0	4.8	4.0	MHz
		4.5	30	24	20	
		6.0	35	28	24	
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Clock to Q or \bar{Q} (Figures 1 and 4)	2.0	125	155	190	ns
		4.5	25	31	38	
		6.0	21	26	32	
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Reset to Q or \bar{Q} (Figures 2 and 4)	2.0	155	195	235	ns
		4.5	31	39	47	
		6.0	26	33	40	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C _{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:

- For propagation delays with loads other than 50 pF, see Chapter 4.
- Information on typical parametric values can be found in Chapter 4.

C _{PD}	Power Dissipation Capacitance (Per Flip-Flop) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4.	Typical @ 25°C, V _{CC} = 5.0 V			pF
		35			

TIMING REQUIREMENTS (Input $t_r = t_f = 6 \text{ ns}$)

Symbol	Parameter	V _{CC} V	Guaranteed Limit			Unit
			25°C to -55°C	≤85°C	≤125°C	
t _{su}	Minimum Setup Time, J or K to Clock (Figure 3)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t _h	Minimum Hold Time, Clock to J or K (Figure 3)	2.0	3	3	3	ns
		4.5	3	3	3	
		6.0	3	3	3	
t _{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t _w	Minimum Pulse Width, Clock (Figure 1)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t _w	Minimum Pulse Width, Reset (Figure 2)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t _r , t _f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000	ns
		4.5	500	500	500	
		6.0	400	400	400	

NOTE: Information on typical parametric values can be found in Chapter 4.

MC54/74HC73

SWITCHING WAVEFORMS

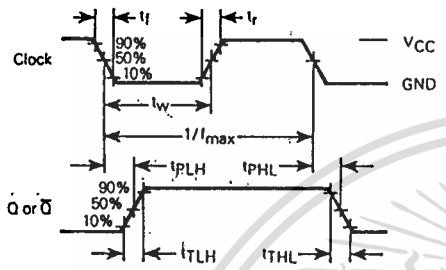


Figure 1.

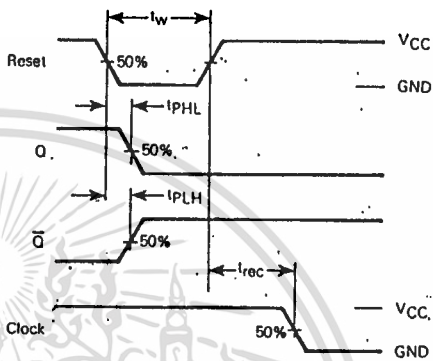


Figure 2.

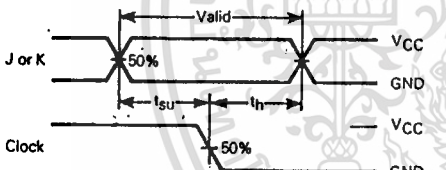
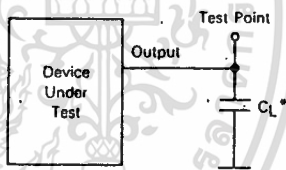


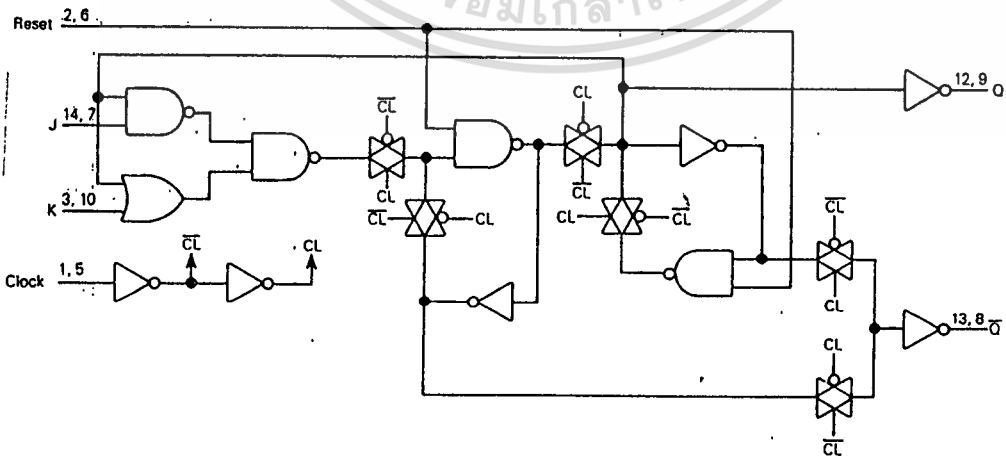
Figure 3.



* Includes all probe and jig capacitance.

Figure 4. Test Circuit

EXPANDED LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

Designer's Data Sheet
Power Field Effect Transistor
N-Channel Enhancement-Mode
Silicon Gate TMOS

MTM15N35
MTM15N40



TMOS POWER FETs
15 AMPERES
 $r_{DS(on)} = 0.3 \text{ OHM}$
350 and 400 VOLTS

These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

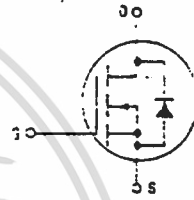
- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS} , $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

MAXIMUM RATINGS

Rating	Symbol	MTM		Unit
		15N35	15N40	
Drain-Source Voltage	V_{DSS}	350	400	Vdc
Drain-Gate Voltage ($R_{GS} = 1 \text{ M}\Omega$)	V_{DGR}	350	400	Vdc
Gate-Source Voltage — Continuous — Non-repetitive ($t_0 \leq 50 \mu\text{s}$)	V_{GS}	= 20		Vdc
	V_{GSM}	= 40		Vpk
Drain Current — Continuous — Pulsed	I_D	15		Adc
	I_{DM}	70		
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	250		Watts
		2		W/C
Operating and Storage Temperature Range	T_J, T_{stg}	-65 to 150		°C

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case — Junction to Ambient	$R_{\theta JC}$	3.5	°C/W
	$R_{\theta JA}$	30	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	T_L	275	°C



CASE 197A-02
TO-204AE

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTM15N35, 40

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage (V _{GS} = 0, I _D = 0.25 mA)	V _{(BR)DSS}	350 400	—	Vdc
Zero Gate Voltage Drain Current (V _{DS} = Rated V _{DSS} , V _{GS} = 0) (V _{DS} = 0.8 Rated V _{DSS} , V _{GS} = 0, T _J = 125°C)	I _{DSS}	—	0.2 1	mA _{dc}
Gate-Body Leakage Current, Forward (V _{GSF} = 20 Vdc, V _{DS} = 0)	I _{GSSF}	—	100	nA _{dc}
Gate-Body Leakage Current, Reverse (V _{GSR} = 20 Vdc, V _{DS} = 0)	I _{GSSR}	—	100	nA _{dc}
ON CHARACTERISTICS*				
Gate Threshold Voltage (V _{DS} = V _{GS} , I _D = 1 mA) T _J = 100°C	V _{GS(th)}	2 1.5	4.5 4	Vdc
Static Drain-Source On-Resistance (V _{GS} = 10 Vdc, I _D = 7.5 Adc)	r _{DS(on)}	—	0.3	Ohm
Drain-Source On-Voltage (V _{GS} = 10 V) (I _D = 15 Adc) (I _D = 7.5 Adc, T _J = 100°C)	V _{DS(on)}	—	—	Vdc
Forward Transconductance (V _{DS} = 15 V, I _D = 7.5 A)	g _{FS}	5	—	mhos
DYNAMIC CHARACTERISTICS				
Inout Capacitance	(V _{DS} = 25 V, V _{GS} = 0, f = 1 MHz) See Figure 11	C _{iss}	—	3000
Output Capacitance		C _{oss}	—	500
Reverse Transfer Capacitance		C _{rss}	—	200
SWITCHING CHARACTERISTICS* (T_J = 100°C)				
Turn-On Delay Time	(V _{DD} = 25 V, I _D = 0.5 Rated I _D R _{gen} = 50 ohms) See Figures 9, 13 and 14	t _{d(on)}	—	60
Rise Time		t _r	—	130
Turn-Off Delay Time		t _{d(off)}	—	450
Fall Time		t _f	—	180
Total Gate Charge	(V _{DS} = 0.8 Rated V _{DSS} , I _D = Rated I _D , V _{GS} = 10 V) See Figure 12	Q _g	110 (Typ)	160
Gate-Source Charge		Q _{gs}	50 (Typ)	—
Gate-Drain Charge		Q _{gd}	60 (Typ)	—
SOURCE DRAIN DIODE CHARACTERISTICS*				
Forward On-Voltage	(I _S = Rated I _D V _{GS} = 0)	V _{SD}	1.3 (Typ)	1.6
Forward Turn-On Time		t _{on}	Limited by stray inductance	
Reverse Recovery Time		t _{rr}	1200 (Typ)	—
INTERNAL PACKAGE INDUCTANCE				
Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)	L _d	5 (Typ)	—	nH
Internal Source Inductance (Measured from the source pin, 0.25" from the package to the source bond pad)	L _s	12.5 (Typ)	—	nH

*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL ELECTRICAL CHARACTERISTICS

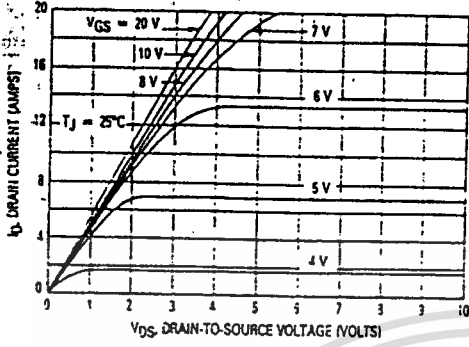


Figure 1. On-Region Characteristics

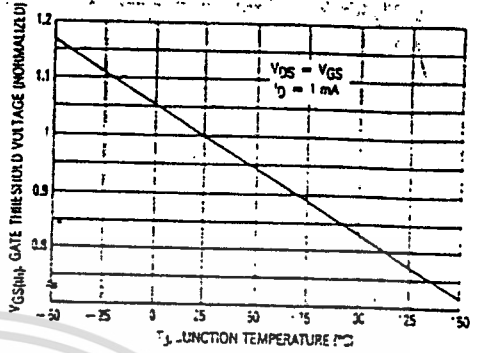


Figure 2. Gate-Threshold Voltage Variation With Temperature

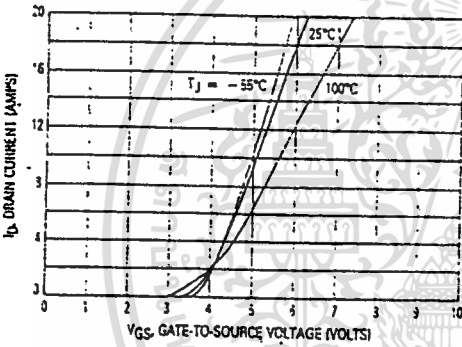


Figure 3. Transfer Characteristics

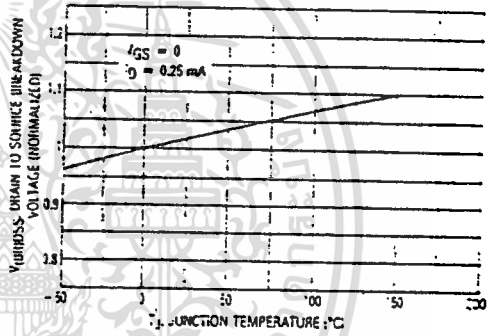


Figure 4. Breakdown Voltage Variation With Temperature

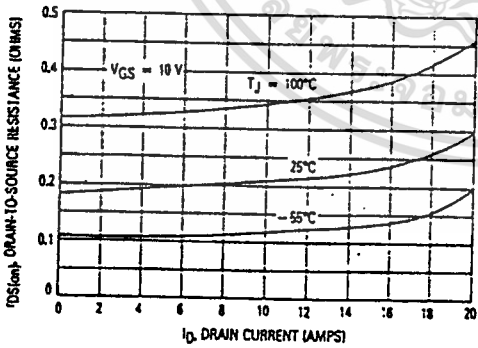


Figure 5. On-Resistance versus Drain Current

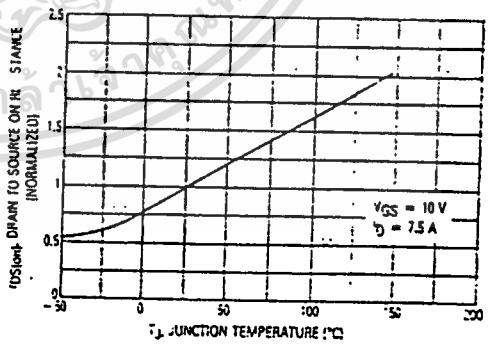


Figure 6. On-Resistance Variation With Temperature

MTM15N35, 40

SAFE OPERATING AREA INFORMATION

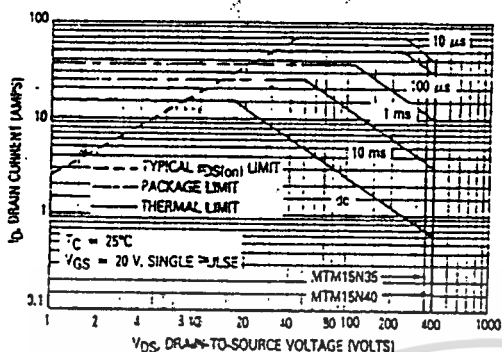


Figure 7. Maximum Rated Forward Biased Safe Operating Area

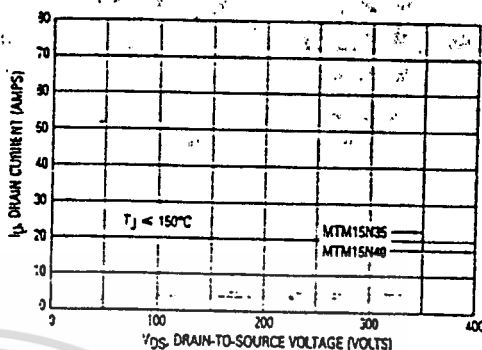


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} , and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

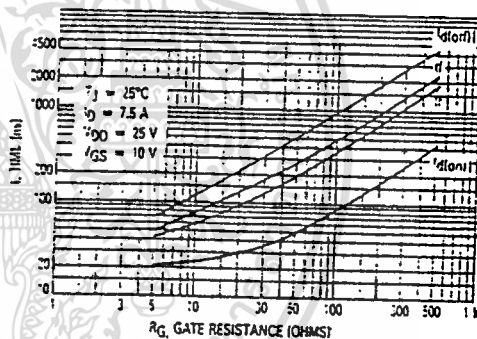


Figure 9. Resistive Switching Time Variation With Gate Resistance

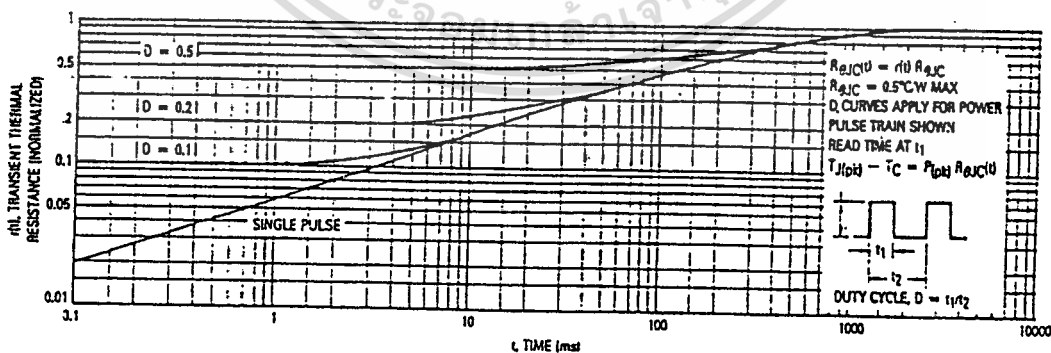


Figure 10. Thermal Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTM15N35, 40

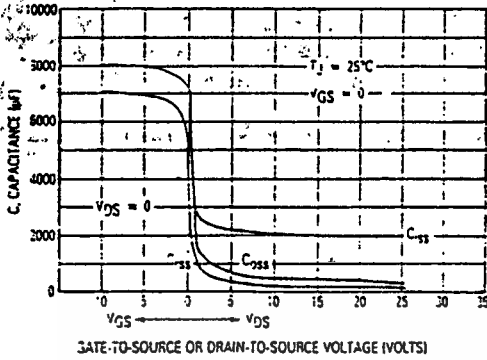


Figure 11. Capacitance Variation

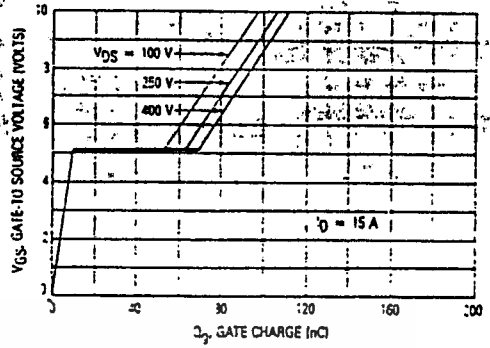


Figure 12. Gate Charge versus Gate-to-Source Voltage

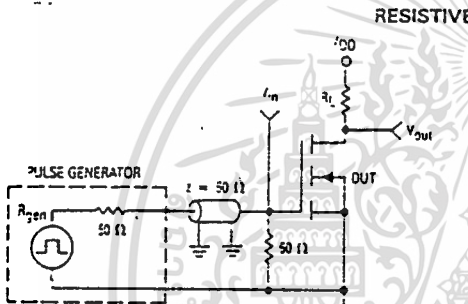


Figure 13. Switching Test Circuit

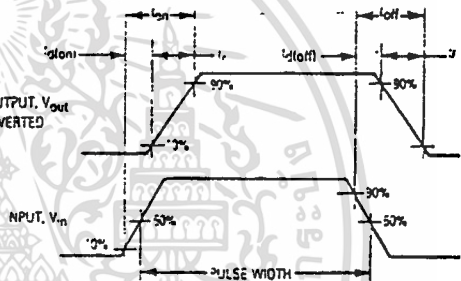
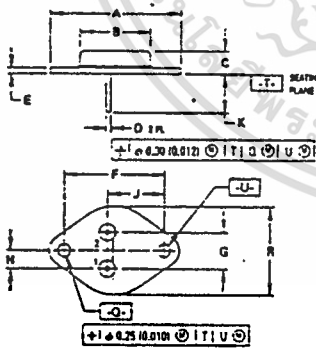


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS



- NOTES:
 1. DIMENSIONING AND TOLERANCING PER ANSI "A" DIM, 1982.
 2. CONTROLLING DIMENSION: MCH.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	26.58	28.37	1.047	1.117
B	19.21	21.08	0.757	0.830
C	6.35	6.75	0.250	0.266
D	1.6	1.80	0.063	0.071
E	5.3	5.77	0.209	0.227
F	20.15 BSC		0.793 BSC	
G	7.87 BSC		0.310 BSC	
H	3.48 BSC		0.137 BSC	
J	9.89 BSC		0.389 BSC	
K	11.18	12.19	0.440	0.480
L	3.84	4.19	0.151	0.165
M	28.15	28.67	1.108	1.129
N	3.84	4.19	0.151	0.165

STYLE 3:
 PIN 1, GATE
 2, SOURCE
 CASE DRAWN

CASE 197A-02
 TO-204AE

กิติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี ก็เนื่องด้วยมีผู้ให้ความช่วยเหลือหลาย ๆ ท่าน ขอขอบคุณอาจารย์จิรวัดน์ ปานกลาง ซึ่งเป็นอาจารย์ที่ปรึกษาโครงการ คอยแนะนำแนวทางในการดำเนินงาน ให้คำปรึกษาต่าง ๆ ตลอดจนช่วยเหลือทางด้านเอกสารข้อมูล ขอขอบคุณอาจารย์สมภพ ผลไม้ ที่คอยให้คำแนะนำในส่วนวงจรขั้วมอสเฟต ขอขอบคุณพี่ ๆ ทุกท่านที่ศูนย์วิจัยอิเล็กทรอนิกส์ ลาดกระบัง ที่เอื้อเฟื้ออุปกรณ์ต่าง ๆ ตลอดจนขอขอบคุณห้องสมุดคณะวิศวกรรมศาสตร์ ลาดกระบัง ที่เป็นแหล่งค้นคว้า ขอขอบคุณห้องพักอาจารย์ที่ปรึกษาที่ให้เป็นที่แห่งพักพิงในยามค่ำคืน สุดท้ายขอขอบพระคุณบิดามารดา ที่ท่านเป็นผู้ให้กำเนิด ให้การศึกษา ตั้งแต่อดีตจนถึงปัจจุบัน ตลอดจนเป็นผู้ให้กำลังใจ และกำลังใจในการจัดทำปริญญานิพนธ์ฉบับนี้ด้วย.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. วิชัย คังขจันทรานนท์, “การควบคุมเครื่องกลไฟฟ้าด้วยอิเล็กทรอนิกส์กำลังเล่ม 1”, สมาคมส่งเสริมเทคโนโลยี(ไทย-ญี่ปุ่น), 379 หน้า, 2535
2. สุวัฒน์ คั่น, “เทคนิคและการออกแบบสวิตชิงเพาเวอร์ซัพพลาย”, บริษัท เอนเทลไทย จำกัด, 245 หน้า, 2537
3. ชำรงศักดิ์ สุกใส, “การควบคุมความเร็วมอเตอร์เหนี่ยวนำด้วยวิธีพีคดับลิวเอ็ม”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2533
4. ชาตรี ถิ่นสิริพัฒน์กิจ, ชีรวัฒน์ เข้มวิริยะเสถียร, พิศาล เกียรติสิน, สงกรัง พันธุ์จินดา, “มอสเฟ็ดอินเวอร์เตอร์”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2536
5. สุมาลี เข้มทวี, สุวิทย์ คงพิทักษ์ศิลป์, “อินเวอร์เตอร์ความถี่คงที่เฟสเดียวโดยใช้มอสเฟ็ดกำลัง”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2532
6. โอภาส เรืองรัมย์กิจ, เอกชัย เหลืองวิลเลิศ, “อินเวอร์เตอร์”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2533
7. สุธนต์ จันทร์รัมย์, “ไมโครคอนโทรลเลอร์ซิปเดี่ยว 8051”, โครงการตำราวิชาการ มหาวิทยาลัยมหานคร, 178 หน้า, 2535
8. สุนทร วิฑูรพรจน์, “การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051”, บริษัท ซีเอ็ดดูเคชั่น จำกัด(มหาชน), 180 หน้า, 2537
9. Stephen R. Fleeman, “Electronics Devices Discrete And Integrated”, Prentice Hall, 933p., 1990
10. Cyril W. Lander, “Power Electronics”, McGraw-Hill, 1981
11. A.I. Pressman, “Switching and Linear Power Supply, Power Converter Design”, Hayden Book co.Inc., 1977
12. George Chryssis, “High-Frequency Switch Power Supply: Theory and Design”, McGraw-Hill, 1984
13. H.M. Berlin, “Design of op-amp circuit”, Howard W.Sam&Co.Inc., 231p, 1980
14. INTEL the Microcomputer Company, “MCS-51 Microcontroller”, 1995

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้