เครื่องรดน้ำต้นไม้อัตโนมัติ

AUTOMATIC SOIL MOISTURE CONTROL

โดย

นายเชิดชัย ปุ๊กไธสง

นายศรชัย ณรงค์ชัย

วัน เดือน ปี 1 ธ.ค. 2540
เลขทะเบียน 037123
เลขเรียกหนังสือ T 38316 ช 748 ค

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิชาอิเลกทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง

037123

เครื่องรดน้ำต้นไม้อัตโนมัติ

AUTOMATIC SOIL MOISTURE CONTROL

โดย

นายเชิดชัย ปุ๊กไธสง 36013106

นายศรชัย ณรงค์ชัย 36013123

อาจารย์ที่ปรึกษา

รศ.ดร.มนัส สังวรศิลป์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิชาอิเลกทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2538

ภาควิชา อิเลกทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรดน้ำต้นไม้อัตโนมัติ

ผู้จัดทำ

1. นายเชิดชัย ปุ๊กไธสง
2. นายศรชัย ฉรงค์ชัย

.....อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรดน้ำต้นไม้อัตโนมัติ

เชิดชัย ปุ๊กไธสง
ศรชัย ฉรงค์ชัย
รศ.ดร. มนัส สังวรศิลป์ อาจารที่ปรึกษา
ปีการศึกษา 2538

บทคัดย่อ

การวัดความชื้นดิน โดยการนำเอาค่าความชื้นที่ได้จากการวัดค่าหนึ่งที่เห็นว่าว่ามีความชื้นเหมาะสม จึงนำไปเขียนโปรแกรม ซึ่งจะควบคุมการรดน้ำให้มีค่าเท่าเดิมกับที่เราตั้งค่าไว้ในโปรแกรม จะทำการรดน้ำ 3 วินาที และตั้งเวลาตรวจวัดไว้ 10 วินาทีเวลารดน้ำและเวลาตรวจวัดเราสามารถเปลี่ยนแปลงได้

โดยส่วนควบคุมจะใช้ ซีพียู เบอร์ 8031. ไมโครคอนโทรลเลอร์ เป็นส่วนประกอบในการควบคุมโซลินอยด์วาล์ว ในระบบการรดน้ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AUTOMATIC SOIL MOISTURE CONTROL

Cherdchai Pookthaisong

Sornchai Narongchai

Assoc.Dr.Sungwarasin

Manas Advisor

1996

ABSTRACT

The soil moisture by calulation the suittable to write program that control the water supply equaly, this program will be pouring at 3 second and setting the checkedat 8 second this time may be to checked variability.

The part of control use 8031 (CPU) Microcontroller is constitute for controlling solenoid valve in the water supply system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
สารบัญ	I
สารบัญรูป	III
สารบัญตาราง	V
บทที่ 1 ความชื้นของดิน	1-1
1.1 ธรรมชาติของความชื้นดิน	1-1
1.2 ความสัมพันธ์ระหว่าง ดิน-น้ำ-พืช	1-2
บทที่ 2 การวัดความชื้นดิน	2-1
2.1 ภาควัดความชื้นดิน	2-1
2.2 ผลการทดลองหาค่าความต้านทานดิน	2-2
2.3 ผลการทดลองหาค่าแรงดันตกคร่อมดิน	2-3
2.4 การเลือกใช้วัสดุที่เป็นอีเลคโทรด	2-5
บทที่ 3 การแปลงสัญญาณอนาลอกเป็นดิจิตอล	3-1
3.1 ทฤษฎีการสุ่มตัวอย่าง	3-1
3.2 การประมาณค่าหลาย ๆ ครั้ง	3-2
3.3 Quantizing error	3-3
บทที่ 4 โครงสร้างสถาปัตยกรรม MCS-51	4-1
4.1 การจัดขาลักษณะภายนอกของ MCS-51	4-2
4.2 การจัดการทางสถาปัตยกรรม	4-6
4.3 หน่วยศูนย์กลางการประมวลผล	4-6
4.4 การจัดการหน่วยความจำ	4-12
4.5 ออสซิลเลเตอร์และวงจรนาฬิกา	4-12
4.6 จังหวะเวลาของซีพียู	4-15
4.7 โครงสร้างพอร์ตและการทำงาน	4-16
4.8 การเข้าถึงหน่วยความจำภายนอก	4-22
4.9 ตัวจับเวลา/ตัวนับ	4-25
บทที่ 5 ภาคเอาท์พุท	5-1
5.1 รายละเอียดเกี่ยวกับ 8255	5-1
5.2 รายละเอียดการจัดขาของ 8255	5-2
5.3 การต่อ 8255 เข้ากับ Z-80	5-3
5.4 8255 Read และ Write Register	5-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
5.5 โหมด 0	5-6
บทที่ 6 โปรแกรมการรดน้ำต้นไม้	6-1
Flowchart ของโปรแกรม	6-2
โปรแกรมการรดน้ำต้นน้ำไม้	6-7
บทที่ 7 สรุปผลการทดลองและวิจารณ์	7-1
ภาคผนวก	ผ-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงวงจรการวัดค่าความต้านทานของดิน	2-1
รูปที่ 2.2 Block Diagram ของภาควัดความชื้นดิน	2-2
รูปที่ 2.3 แสดงการเกิด Local Cell	2-6
รูปที่ 2.4 แสดงอิทธิพลของ pH และอัตราการกัดกร่อน	2-7
รูปที่ 2.5 แสดงถึงอัตราการกัดกร่อนกับอุณหภูมิ	2-8
รูปที่ 2.6 วงจรแปลง VRa กระแสสลับให้เป็น VRL กระแสตรง	2-9
รูปที่ 3.1 แสดงการสุ่มตัวอย่าง	3-1
รูปที่ 3.2 แสดงการ Quantizing error	3-4
รูปที่ 3.3 วงจร Analog to Digital	3-5
รูปที่ 4.1 ลักษณะการจัดขาภายนอกของ MCS-51	4-2
รูปที่ 4.2 โครงสร้างสถาปัตยกรรมภายใน MCS- 51	4-7
รูปที่ 4.3 วงจรออสซิลเลเตอร์ภายใน MCS-51 แบบ HMOS	4-12
รูปที่ 4.4 การใช้วงจรออสซิลเลเตอร์บน HMOS ชิป	4-13
รูปที่ 4.5 การจ่ายสัญญาณนาฬิกาภายนอกในการขับ HMOS MCS-51	4-13
รูปที่ 4.6 วงจรออสซิลเลเตอร์ภายใน MCS-51 แบบ CHMOS	4-14
รูปที่ 4.7 การใช้งานออสซิลเลเตอร์บน CHMOS ชิป	4-14
รูปที่ 4.8 การจ่ายสัญญาณนาฬิกาภายนอกในการขับ CHMOS	4-14
รูปที่ 4.9 แสดงถึงช่วงจังหวะการเฟทช์และการทำงานตามลำดับ	4-16
รูปที่ 4.10 เป็นพอร์ตการกำหนดแลทช์และบัฟเฟอร์	4-18
รูปที่ 4.11 วัฏจักรการอ่านและเขียนไปยังพอร์ต	4-19
รูปที่ 4.12 การจัดการพูลอัพภายในเริ่มแรกของพอร์ต 1,2 และ 3	4-20
รูปที่ 4.13 จังหวะการเข้าถึงหน่วยความจำภายนอก	4-24
รูปที่ 4.14 แสดงการทำงานในโหมด 1	4-27
รูปที่ 4.15 ตัวจับเวลา/ตัวนับ 1 ทำงานในโหมด 2	4-28
รูปที่ 4.16 ใช้ตัวจับเวลา/ตัวนับ 1 ในโหมด 3	4-28
รูปที่ 4.17 เป็นการทำงานในโหมดของตัวจับเวลา/ตัวนับ 2	4-31
รูปที่ 4.18 แผนภูมิการทำงานในโหมดบรรจุอัตโนมัติของตัวจับเวลา/ตัวนับ 2	4-31
รูปที่ 5.1 บล็อกไดอะแกรมของ 8255	5-1
รูปที่ 5.2 แสดงวงจรการถอดรหัสการเลือกพอร์ตที่ติดต่อกับ 8255	5-3
รูปที่ 5.3 แสดงวิธีการต่อขา WR และ RD เข้ากับระบบของ Z-80	5-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 5.4 แสดงผังสมบูรณ์ของการเชื่อมต่อ 8255 กับระบบของ Z-80 5-5

รูปที่ 5.5 แสดงรายละเอียดแต่ละบิตของรีจีสเตอร์ควบคุมของ 8255 5-5

รูปที่ 5.6 บล็อกไดอะแกรมแสดงลักษณะการทำงานของ 8255 ในโหมด 0 5-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 1.1 แสดงความสัมพันธ์ระหว่างความลึกกับดิน 1-2

ตารางที่ 1.2 ความจุในการกักเก็บน้ำที่เป็นประโยชน์ต่อพืช 1-3

ตารางที่ 1.3 ปริมาณความจุในการกักเก็บน้ำ (มม) ที่เป็นประโยชน์ต่อพืชต่อความลึก 1 เมตร 1-4

ตารางที่ 1.4 ชั้นของเนื้อดินประเภทต่างๆ 1-5

ตารางที่ 2.1 แสดงค่าความต้านทานของดิน 2-2

ตารางที่ 2.2 แสดงโวลท์เตจและความต้านทานของสภาพดินแต่ละชนิด 2-3

ตารางที่ 4.1 MCS-51 กลุ่มมี ROM และกลุ่มไม่มี ROM 4-6

ตารางที่ 4.2 รีจีสเตอร์แสดงสถานะโปรแกรม PSW 4-9

ตารางที่ 4.3 TMOD: Timer/Counter Mode Control Register 4-26

ตารางที่ 4.4 TCON: Timer/Counter Control Register 4-29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
ความชื้นของดิน

ความชื้น (moisture หรือ water) เป็นสารที่ปรากฏเสมอในดินในธรรมชาติและเป็นสารที่มีผลกระทบต่อสมบัติต่าง ๆ ทั้งทางฟิสิกส์ ทางเคมีและทางชีววิทยาของดินเป็นอย่างมาก ความชื้นของดินจึงมีความสัมพันธ์ทั้งโดยตรงและโดยอ้อมเป็นอย่างมากกับความเป็นอยู่ของพืชที่ขึ้นอยู่บนดินและของจุลินทรีย์ที่อาศัยอยู่ในดินเพื่อให้การใช้ดิน เพื่อวัตถุประสงค์ต่าง ๆ โดยเฉพาะพืชการผลิตพืชและสัตว์ได้ผลดีที่สุดภายใต้สภาพการณ์หนึ่ง ๆ จำเป็นอย่างยิ่งที่จะต้องคำนึงถึงเรื่องความชื้นของดิน

1.1 ธรรมชาติของความชื้นดิน

ความชื้นของดินอยู่ในส่วนที่เป็นที่ว่าง (pore) ของดิน จึงมีความสัมพันธ์อย่างใกล้ชิดกับทั้งปริมาณและชนิดของก๊าซที่ปรากฏในดิน เพราะทั้งความชื้นและก๊าซต่างก็อยู่ในส่วนที่เป็นที่ว่างในระหว่างอนุภาคดิน ดังนั้น เมื่อดินมีความชื้นมากขึ้น ดินย่อมมีก๊าซน้อยลง และการแลกเปลี่ยนก๊าซระหว่างดินกับบรรยากาศเหนือผิวดินเป็นไปได้ยากขึ้น ทำให้มีก๊าซออกซิเจนน้อยและก๊าซคาร์บอนไดออกไซด์มากในดินมีความชื้นมาก

ความชื้นของดินโดยปกติปรากฏใน 2 ภาวะ คือ ภาวะของเหลว (liquid state) ซึ่งเป็นสิ่งที่เรียกกันว่าน้ำในดิน (soil water) และภาวะก๊าซ (gas state) ซึ่งเป็นสิ่งที่เรียกกันว่าไอน้ำในดิน (soil water vapor) แต่ในบางกรณี เช่น ในฤดูหนาวในประเทศที่มีอากาศหนาวจัด ความชื้นของดินมักปรากฏในภาวะของแข็ง (soil state) คือเป็นน้ำแข็งด้วย อย่างไรก็ตามโดยปกติทั่วไปโดยเฉพาะในประเทศที่มีอากาศร้อน เช่น ประเทศไทย และในฤดูเพาะปลูกของประเทศที่มีอากาศหนาวจัด ส่วนใหญ่ของความชื้นของดินอยู่ในภาวะของเหลว นอกจากนี้ ส่วนที่มีบทบาทต่อการดำรงชีพของพืชมากที่สุดของความชื้นของดินได้แก่ส่วนที่อยู่ในภาวะของเหลว ดังนั้น เมื่อกล่าวถึงความชื้นของดินจึงนิยมเพ่งเล็งถึงส่วนที่อยู่ในภาวะของเหลวเป็นสำคัญและมักใช้คำว่า"ความชื้นของดิน"กับ "น้ำในดิน" ในความหมายเดียวกัน และในที่นี้เมื่อพูดถึง "ความชื้นของดิน" ก็จะหมายถึงแต่เฉพาะ "น้ำในดิน" เท่านั้น

น้ำเป็นสารประกอบจำพวก polar compound กล่าวคือ แม้ว่าในโมเลกุลหนึ่งๆ ของน้ำจะมีจำนวนประจุไฟฟ้าบวกทั้งหมดเท่ากันกับจำนวนประจุไฟฟ้าลบทั้งหมดก็ตาม การกระจายของประจุไฟฟ้าลบและประจุไฟฟ้าบวกก็ไม่สม่ำเสมอกันในทุก ๆ ส่วนของแต่ละโมเลกุลของน้ำทำให้บางส่วนของโมเลกุลมีความเป็นประจุไฟฟ้าลบมากกว่าเป็นประจุไฟฟ้าบวก น้ำจึงแสดงปฏิกิริยาร่วม (interaction) ต่อสารที่มีประจุไฟฟ้าที่ไม่เป็นกลางได้ดีและมีสมบัติต่าง ๆ ที่แตกต่างไปจากที่อนุมานได้จากองค์ประกอบทางเคมีอย่างมากมายน้ำที่ปรากฏในดินเป็นน้ำที่มีสารและไอออนชนิดต่าง ๆ ละลายอยู่ด้วยเสมอน้ำในดินจึงไม่ใช่น้ำบริสุทธิ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทุก ๆ ส่วนของทุก ๆ ที่ว่างของดินมีน้ำขังเต็มย่อมไม่มีก๊าซใด ๆ ปรากฏในดินในรูปของก๊าซเลย ดินที่อยู่ในสภาวะเช่นนี้เรียกว่า ดินที่อิ่มตัวด้วยน้ำ (saturated soil) ซึ่งในกรณีเช่นนี้ความชื้นของดินย่อมอยู่ในภาวะของเหลวเท่านั้น แต่ถ้ามีน้ำขังเต็มแต่เพียงบางที่ว่างหรือบางส่วนของที่ว่างต่าง ๆ ของดินหรือทั้งสองอย่าง ย่อมมีทั้งความชื้นที่อยู่ในภาวะของเหลวและก๊าซนานาชนิดในรูปของก๊าซรวมทั้งไอน้ำด้วย ดินที่อยู่ในสภาวะเช่นนี้เรียกว่าดินที่ไม่อิ่มตัวด้วยน้ำ (unsaturated soil หรือ partially saturated soil) กรณีเช่นนี้เป็นกรณีที่พบมากสำหรับดินทั่วไปที่ใช้ทำการเกษตรในธรรมชาติ

1.2 ความสัมพันธ์ระหว่าง ดิน-น้ำ-พืช

ลักษณะของดินที่เกี่ยวข้องกับการปฏิบัติการชลประทาน มีดังต่อไปนี้.

1.2.1 ความลึกของดิน

ความลึกของดินมีอิทธิพลต่อการกระจายของรากพืช และเป็นสิ่งกำหนดปริมาณน้ำทั้งหมดที่ดินจะถูกยึดไว้ในดินและเป็นตัวกำหนดความถี่ห่างหรือระยะเวลาการทำประทานว่ากี่วัน จึงจะทำการชลประทานหนึ่งครั้ง ซึ่งความลึกของดินแบ่งออกเป็นชั้นต่าง ๆ ดังนี้

ตารางที่ 1.1 แสดงความสัมพันธ์ระหว่างความลึกกับดิน

ระยะความลึก (นิ้ว)	ชั้นความลึก
0–10	ดินตื้นมาก
10–20	ดินตื้น
20–40	ดินลึกปานกลาง
40–60	ดินลึก

1.2.2 เนื้อดิน

ซึ่งหมายถึงสัดส่วนของส้มพัทอนุภาคอนินทรีย์ของดิน ขนาดต่างกันประกอบขึ้นเป็นดินนั้นเนื้อดินประกอบด้วยอนุภาคกลุ่มใหญ่ 3 กลุ่มคือ ทราย ซิลท์ และดินเหนียว เนื้อดินมีผลต่อความเป็นประโยชน์ของน้ำในดินต่อพืช ดังได้แสดงไว้ในตารางที่ 1.1 และ 1.3นอกจากนี้ยังมีผลต่อธาตุอาหารพืชในดิน และสมบัติการซึมซาบของดินอีกด้วย และชั้นของเนื้อดินที่ใช้กันทั่วไปได้แสดงไว้ในตารางที่ 1.4

1.2.3 โครงสร้างของดิน

ซึ่งหมายถึงการจัดเรียงอนุภาคทราย ซิลท์ และดินเหนียว จับรวมกันขึ้นเป็นก้อนดินมีรูปร่างลักษณะต่าง ๆ เช่น เป็นแผ่น เป็นแท่ง โครงสร้างของก้อนดินมีอิทธิพลต่อการเคลื่อนที่ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อากาศและน้ำในดิน การเจริญเติบโตของรากพืชขึ้นอยู่กับโครงสร้างของดิน การให้น้ำชล ประทานมากเกินไป หรือการไถพรวนมากเกินไป ตลอดจนการไถพรวนดินเปียกหรือแห้งเกินไป เป็นการทำลายโครงสร้างที่ดินของดิน

ตารางที่ I.2 ความจุในการกักเก็บน้ำที่เป็นประโยชน์ต่อพืช

เนื้อดิน	ความจุในการอุ้มน้ำที่เป็นประโยชน์ต่อพืช cm/cm
ทรายหยาบ (ciarse sand)	0.04
ทรายละเอียด (fine sand)	0.05
ดินทรายปนดินร่วน (loamy sand)	0.07
ดินทรายละเอียดปนดินร่วน (loamy fine sand)	0.08
ดินร่วนทราย (sandy loam)	0.10
ดินร่วนละเอียดปนทราย (fine clay loam)	0.13
ดินร่วนปนดินเหนียวและทราย (sandy clay loam)	0.15
ดินร่วนปนซิลท์ (silt loam)	0.16
ดินร่วนปนดินเหนียวหรือดินเหนียว (clay loam or clay)	0.17-0.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.3 ความชุในการกักเก็บน้ำที่เป็นประโยชน์ต่อพืช

ภูมิอากาศ	ปริมาณน้ำที่พืชใช้ต่อวัน (มม./วัน)
เย็นชื้น (cool humid)	2.5-3.8
เย็นแห้ง (coll dry)	3.8-5.1
อบอุ่นชื้น (worm humid)	3.1-5.1
อบอุ่นแห้ง (worm dry)	5.1-6.3
ร้อนชื้น (hot humid)	5.1-7.6
ร้อนแห้ง (hot humid)	7.6-11.5

ตารางที่ 1.3 ปริมาณความชุในการกักเก็บนำ (มม.) ที่เป็นประโยชน์ต่อพืชต่อความลึกหนึ่งเมตร

ชนิดของดิน	มม.
ทรายหยาบและกรวด (coarse sand and grosels)	35
ทราย (sand)	55
ทรายปนร่วน (loamy sands)	65
ร่วนปนทราย (sandy loamy)	75
ร่วนปนทรายละเอียด (fine sandy loams)	80
ร่วนและร่วมปบซิลท์ (loams and silty loams)	110
ร่วนปนดินเหนียว และร่วนปนดินเหนียวและซิลท์ (clay loam and silty clay loams)	90
ดินเหนียวปนซิลท์และดินเหนียว	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.4 ชั้นของเนื้อดินประเภทต่าง ๆ

ชื่อเรียกทั่วไป	ชั้นหลักของเนื้อดิน
1. ดินทราย	ดินทราย
ดินเนื้อทราย	ดินทราย
2. ดินร่วน	
ดินเนื้อค่อนข้างหยาบ	ดินร่วนปนทราย
	ดินร่วนปนทรายละเอียด
ดินเนื้อปานกลาง	ดินร่วนปนทรายละเอียดมาก
	ดินร่วน
	ดินร่วนปนซิลท์
ดินเนื้อค่อนข้างละเอียด	ดินร่วนปนดินเหนียว
	ดินร่วนปนดินเหนียวและทราย
	ดินร่วนปนดินเหนียวและซิลท์
3. ดินเหนียว	ดินเหนียวปนทราย
	ดินเหนียวปนซิลท์
	ดินเหนียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

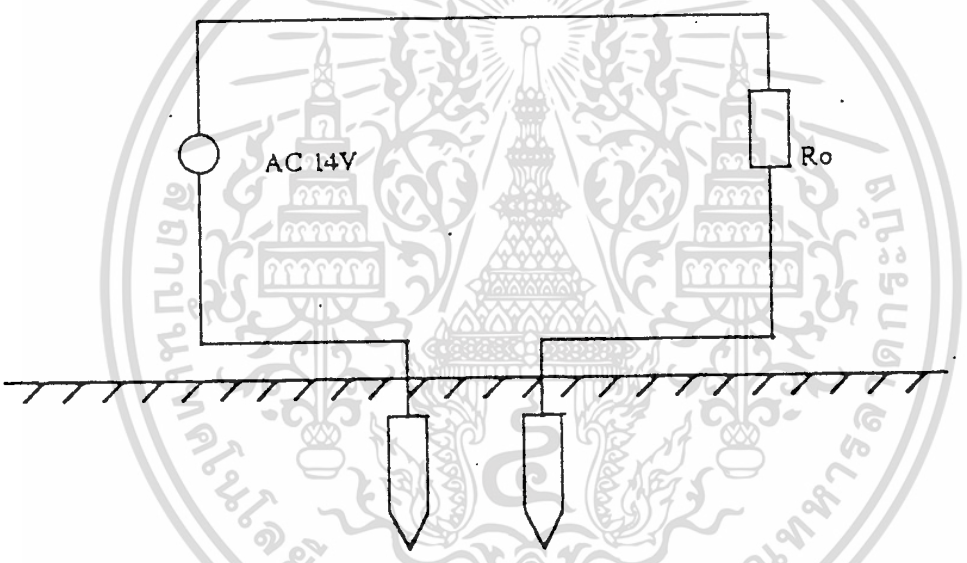
การวัดความชื้นของดิน

2.1 ภาควัดความชื้นดิน

จากหลักการที่ได้กล่าวถึงสภาพของดิน เราพอจะกล่าวได้ว่าความชื้นของดินแปรผันตาม

1. สภาพของน้ำที่มีต่อหนึ่งหน่วยปริมาตรของดิน
2. สภาพการอุ้มน้ำของดินแต่ละชนิด ซึ่งมาจากการเกาะตัวของดิน
3. สภาพความเป็นกรดและความเป็นด่างของดิน

ดังนั้น ในการที่เราจะตรวจสอบดูว่าสภาพความชื้นของดินที่มีต่อหน่วยปริมาตรของน้ำจะเป็นการง่ายต่อการทดสอบนี้



รูปที่ 2.1 แสดงวงจรการวัดค่าความต้านทานของดิน

ตามรูปที่ 2.1 เมื่อเราได้ตั้งระยะห่างของแท่งวัดระยะหนึ่ง และมีการจ่ายไฟเข้าไปโดยนำเอาแอมมิเตอร์มาวัดหากระแสที่ไหลผ่านวงจร เราจะทราบได้ทันทีว่าดินที่เรากำลังทดสอบอยู่มีค่าความต้านทานอยู่เท่าไร ตามกฎของโอห์ม คือ

$$R = E/I \qquad \text{.....(2.1)}$$

สาเหตุที่มีการนำกระแสขึ้นได้ เนื่องมาจากการที่มีน้ำในดิน ซึ่งสามารถเป็นสื่อนำกระแสไฟฟ้าได้ และเมื่อปริมาณน้ำในดินมีมาก ความสามารถในการเป็นสื่อนำไฟฟ้า จะเพิ่มขึ้น นั่นคือความต้านทานของดินในสภาพดินเปียก จะมีค่าน้อย ซึ่งในการทดสอบนั้น

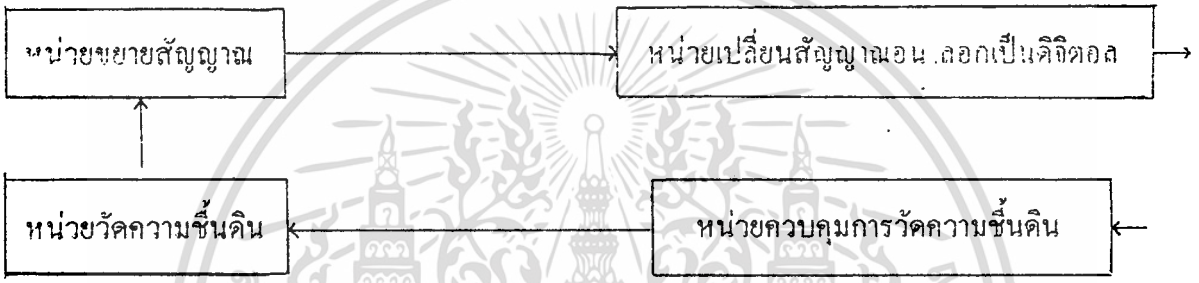
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราได้ทดสอบกับชนิดต่าง ๆ โดยให้ระยะห่างของแท่งวัดที่เท่ากัน และใช้มิเตอร์วัดดูความต้านทานก็จะได้ตามตารางที่ 1

การทำงานของวงจรภาควัดความชื้นดิน

เราจะแบ่งการทำงานออกเป็น 4 หน้าที่สำคัญ ดังนี้

1. หน่วยวัดความชื้นของดิน
2. หน่วยควบคุมการวัดความชื้นของดิน
3. หน่วยขยายสัญญาณ
4. หน่วยเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอล



รูปที่ 2.2 Block Diagram ของภาควัดความชื้นดิน

2.2 ผลการทดลองหาค่าความต้านทานของดินชนิดต่าง ๆ

ตารางที่ 2.1 แสดงค่าความต้านทานของดิน

ลักษณะดิน	แห้ง	ชื้นขั้นที่ 1	ชื้นขั้นที่ 2	ชื้นขั้นที่ 3
ชนิดของดิน	ค.ต.ท. (k)	ค.ต.ท.(k)	ค.ต.ท.(k)	ค.ต.ท.(k)
ดินร่วนปนทราย	40 Ω	9 Ω	4 Ω	1.5 Ω
ดินร่าน	30 Ω	3 Ω	1.8 Ω	1 Ω
ดินเหนียว	17 Ω	4 Ω	3.5 Ω	3 Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามตารางที่ 2.1 ระยะห่างของแท่งวัดนั้นใช้ระยะห่างเท่ากับ 6 นิ้ว ซึ่งเป็นระยะห่างที่เราพอจะเชื่อถือได้ว่าสภาพของดินที่ทำการวัดนี้มีค่าที่ ใกล้เคียงกับความเป็นจริงมากที่สุด

2.3 ผลการทดลองหาค่าแรงดัน กระแส และความต้านทานของดินแต่ละชนิด

ตารางที่ 2.2 แสดงการวัดโวลท์เตจ กระแส และความต้านทานของสภาพดินแต่ละชนิด

ดินร่วนปนทราย		
ดินแห้ง	แรงดันคร่อม R 1 K = 0 V	วัดความต้านทาน = ---
ดินเปียก	แรงดันคร่อม R 1 K = 14 V	วัดความต้านทาน = 600 Ω
ดินแฉะ	แรงดันคร่อม R 1 K = 14.5 V	วัดความต้านทาน = 600 Ω
ดินร่วน		
ดินแห้ง	แรงดันคร่อม R 1 K = 9.2 V	วัดความต้านทาน = 700 Ω
ดินเปียก	แรงดันคร่อม R 1 K = 14 V	วัดความต้านทาน = 700 Ω
ดินแฉะ	แรงดันคร่อม R 1 K = 16 V	วัดความต้านทาน = 700 Ω
ดินเหนียว		
ดินแห้ง	แรงดันคร่อม R 1 K = 0 V	วัดความต้านทาน =3500 Ω
ดินเปียก	แรงดันคร่อม R 1 K = 20 V	วัดความต้านทาน = 500 Ω
ดินแฉะ	แรงดันคร่อม R 1 K = 20 V	วัดความต้านทาน = 450 Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การเลือกใช้วัสดุที่เป็นอิเลคโทรด

สำหรับวัสดุที่ใช้ทำอิเลคโทรดนั้นเริ่มแรกทางคณะผู้จัดทำได้ใช้โลหะทองแดงอลูมิเนียม สแตนเลส ทองแดงเคลือบตะกั่ว จากการทดลองจะสังเกตได้ว่าค่าของกระแสที่อ่านได้จะมีค่าลดลงตามเวลาแม้ว่าความเปียกของดินยังเท่าเดิมจากสาเหตุที่ทำให้กระแสลดลงนั้นเนื่องมาจากโลหะที่ใช้เป็นอิเลคโทรด เกิดการกัดกร่อนแล้วจะสลายไปในที่สุด

ฉะนั้นจะเห็นว่าวัสดุทีเราใช้เป็นอิเลคโทรดนั้นจะต้องไม่มีการกัดกร่อน เพราะในการใช้งานเราจะต้องฝังอิเลคโทรดลงไปเป็นเวลานานและป้อนไฟไว้เป็นเวลานาน

จากผลการทดลองที่ได้ใช้วัสดุเป็นอิเลคโทรดได้ผลดังนี้

<u>ทองแดง</u> สังเกตว่าจะเกิดฟิลม์สีเขียวอ่อนเกาะอยู่รอบแผ่นทองแดง ซึ่งที่เราเคยรู้มานั้นคือออกไซด์ของทองแดง จะเห็นว่าออกไซด์ที่เกิดขึ้นที่ขั้วลบ ซึ่งทองแดงจะให้อิเลคตรอนกับน้ำในดินจะทำให้แผ่นทางขั้วลบจะกร่อนลงเรื่อง ๆจากสภาพการทดลองใช้เวลาเพียง 1-2 วันเท่านั้นถ้าใช้งานจริงแล้วจะต้องใช้เวลามากทำให้ไม่สามารถที่จะใช้งานจริงได้

<u>อลูมิเนียม</u> จะเห็นว่าเกิดการกัดกร่อนทำให้เกิดเป็นรอบพรุนที่ผิวของอลูมิเนียม และอัตราการกัดกร่อนนั้นเกิดขึ้นค่อนข้างรวดเร็วทั้ง 2 ข้าง หากมีการนำไปใช้งานจริงนั้นอาจจะมีปัญหาทำให้ขั้วทั้งสองไม่สามารถใช้งานได้ตามเวลาที่ต้องการ

<u>สเตนเลส</u> จะเห็นว่าเกิดการกัดกร่อนโดยเกิดออกไซด์เป็นสีน้ำตาลแดงที่ขั้วลบ การสึกร่อนจะค่อนข้างเร็วสาเหตุเนื่องจากผิวเคลือบนั้นมีรอยแตกปริ ทำให้การกัดกร่อนเกิดขึ้นเร็วขึ้น

<u>ทองแดงเคลือบตะกั่ว</u> การเกิดออกไซด์นั้นจะเกิดเป็นฟิล์มสีดำ และจากคุณสมบัติของสารต่างชนิดกันนั้นจะมีการถ่ายทอดอิเลคตรอนในระหว่างสาร ทำให้ปฏิบัติการถ่ายทอดอิเลคตรอนนั้นเร็วกว่าการใช้ทองแดงอย่างเดียว โดยสังเกตจากออกไซด์ของทองแดงจะอยู่บริเวณขอบ

จากการที่ทดลองเรื่องเซนเซอร์นั้น สรุปว่าโลหะที่จะนำมาใช้นั้นมีคุณสมบัติให้อิเลคตรอนได้ดีทำให้ไม่เหมาะสมกับการใช้งาน

2.4.1 สาเหตุของการกัดกร่อน

<u>ปฏิกริยาการผักร่อน</u>

<u>การกัดกร่อน</u> คือ การสูญเสียเนื้อโลหะโดยการเกิดปฏิกริยากับสิ่งแวดล้อม อาจเป็นปฏิกริยากับสิ่งแวดล้อม อาจเป็นปฏิกริยาทางเคมีหรือปฏิกริยาทางไฟฟ้าเคมีการกัดการกัดกร่อนที่พบมากที่สุดเรียก "Uniform Corrosionn" เป็นชนิดที่ทำให้โลหะมีการสูญเสียเนื้อโลหะมากที่สุด การเกิดการกัดกร่อนแบบนี้จะทำให้อายุการใช้งานสั้นลง ตัวอย่างที่เห็นได้ชัดคือ คือ การเกิดสนิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกัดกร่อนของโลหะที่อยู่ในน้ำนั้นมีลักษณะการเปลี่ยนแปลง ซึ่งประกอบด้วยปฏิกริยาออกซิเดชั่นกับรีดักชั่น

โดยปฏิกริยาออกซิเดชั่นของโลหะจะเกิดขึ้นที่ขั้วอาโนด

$$M \qquad M^{n+} + ne^-$$

และปฏิกริยารีดักชั่นจะเกิดขึ้นที่ขั้วคาโทด โดยทั่วไปจะแบ่งเป็น 4 แบบ ดังนี้

1. มีก๊าซไฮโดรเจนเกิดขึ้น (ภายในน้ำที่มีฤทธิ์เป็นกรด)

$$2H^+ + Ze^- \qquad H_2$$

2. เกิดรีดักชั่นของออกซิเจน (ภายในน้ำที่มีฤทธิ์เป็นกรด pH 4-5)

$$O_2 - 4H^+ - 4e^- \qquad 2H_2O$$

3. เกิดรีดักชั่นของออกซิเจน (ภายในน้ำที่มีฤทธิ์เป็นกลางหรือด่างpH 4-5)

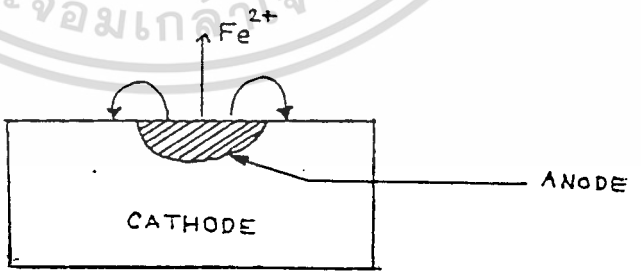
$$O_2 + 2H_2O + 4e^- \qquad 4OH^-$$

4. เกิดรีดัชั่นของอิออนของโลหะ

$$M^{3-} + O^- \qquad M^{2+}$$

<u>หมายเหตุ</u> ปฏิกริยาของอาโนดและแคโธดอาจเกิดขึ้นที่ตำแหน่งเดียวกับบนผิวโลหะก็ได้ แต่โดยปกติมักเกิดคนละตำแหน่งกัน

Corrosionc cell : การเกิดเซลไฟฟ้าเล็ก ๆ เป็นจุด ๆ บนผิวโลหะนั้นหรือเรียกอีกอย่างว่า Local cell ลักษณะการเกิดการกัดกร่อนบนผิวนหน้าของโลหะนั้น แสดงได้ดังรูป 2.3



รูป 2.3 แสดงการเกิด Local cell

เช่น ในกรณีของเหล็กในสารละลายเป็นกลาง ปฏิกริยาการกัดกร่อนจะทำให้เกิดสารประกอบของ $Fe(OH)_2$ ขึ้นที่ผิวของเนื้อเหล็กดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$2Fe + O_2 + 2H_2O$ $2Fe^{2+} \div 4OH^-$ $2Fe(OH)_2$

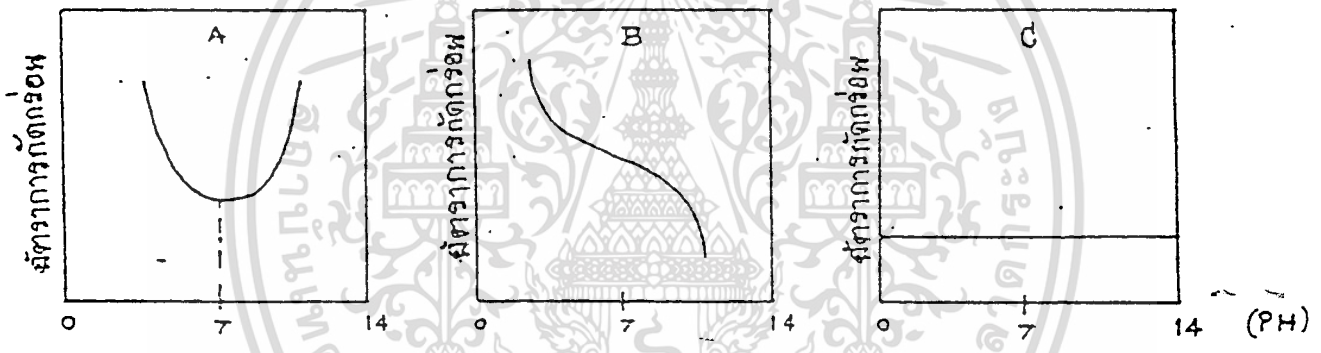
ถ้ามี O_2 อยู่ในระบบ $2Fe(OH)_2 + H_2O + 1/2O_2$ $2Fe(OH)_2$

กระบวนการต่อไปก็คือ สารประกอบนี้จะสูญเสียน้ำได้ สารประกอบใหม่คือ สนิมเหล็กสีแดง $Fe_2O^3 + 3H_2O$

2.4.2 อิทธิพลของสิ่งแวดล้อมต่อการกัดกร่อน

1. อิทธิพล pH

อิทธิพลของ pH ต่อ corrosion rate สามารถแสดงไว้ได้ 3 ลักษณะ คือ



รูปที่ 2.4 แสดงอิทธิพลของ pH และอัตราการกัดกร่อน

จากรูป a) เป็นลักษณะของโลหะ Zn,. A1,Fb, Sn, ซึ่งออกไซด์ของโลหะเหล่านี้สามารถละลายได้ดีทั้งในกรดและด่าง ในกรดก็ฟอร์มเป็นอิออน ส่วนในด่างโลหะจะฟอร์มเป็นสารประกอบอิออน เช่น ZnO_2^{2-}

จากรูป b) เป็นลักษณะของโลหะซึ่งออกไซด์ละลายได้ในกรดแต่ไม่ละลายในด่างทำให้เกิดเป็นฟิมล์เกาะผิวหน้า เช่น Fe,Ni,Co,Cu,Cr,Mn ยกเว้นเหล็ก ถ้าด่างเข้มข้นและอุณหภูมิสูง สารประกอบอิออนก็จะสามารถละลายได้ เช่น Na2Feo2

จากรูป c) โลหะที่มีเสถียรภาพทั้งในกรดและด่าง เช่น โลหะมีตระกูล จะไม่ขึ้นกับ pH เลย

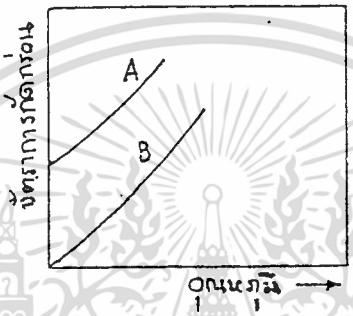
2. อิทธิพลความชื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นสิ่งแวดล้อมที่มีผลโดยตรงที่เกิด filiform ซึ่งอยู่ในช่วง 65-95/ ถ้าต่ำกว่า 65/ ไม่มีอิทธิพลกับโลหะเลย ถ้ามากกว่า 90/ จะเกิดการพอง พวก protective cooting จะช่วยไม่ได้เลย

3 อิทธิพลของอุณภูมิ

โดยปกติอัตราการกัดกร่อนจะเพิ่มขึ้นตามอุณหภูมิที่สูงขึ้น อิทธิพลของอุณหภูมิสรุปได้ 2 อย่างคือ

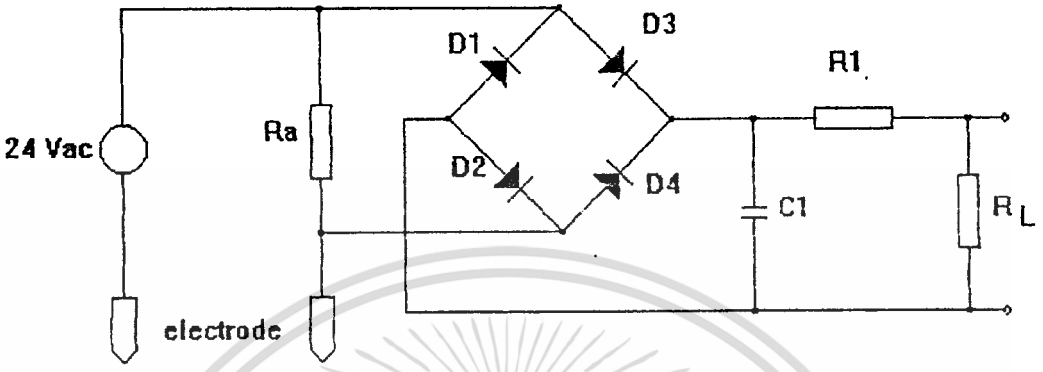


รูปที่ 2.5 แสดงถึงอัตราการกัดกร่อนกับอุณหภูมิ

จากกราฟ a อัตราการกัดกร่อนจะเพิ่มขึ้นที่ที่อุณหภูมิสูงขึ้น

จากกราฟ b จะไม่มีอิทธิพลของอุณหภูมิต่ออัตราการกัดกร่อนมากนักแต่เมื่ออุณ-หภูมิสูงขึ้นมาก ๆ อัตราการกัดกร่อนก็จะสูงขึ้น และการเพิ่มขึ้นของอุณหภูมิจะเกิดขึ้นพร้อม ๆกับการเพิ่มขึ้นและการเปลี่ยนแปลงคุณสมบัติของฟิล์มที่ผิวโลหะ สภาพแวดล้อมซึ่งจะส่งผลให้เกิดการเปลี่ยนแปลงอัตราการกัดกร่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 วงจรแปลง VRa กระแสสลับให้เป็น VRL กระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

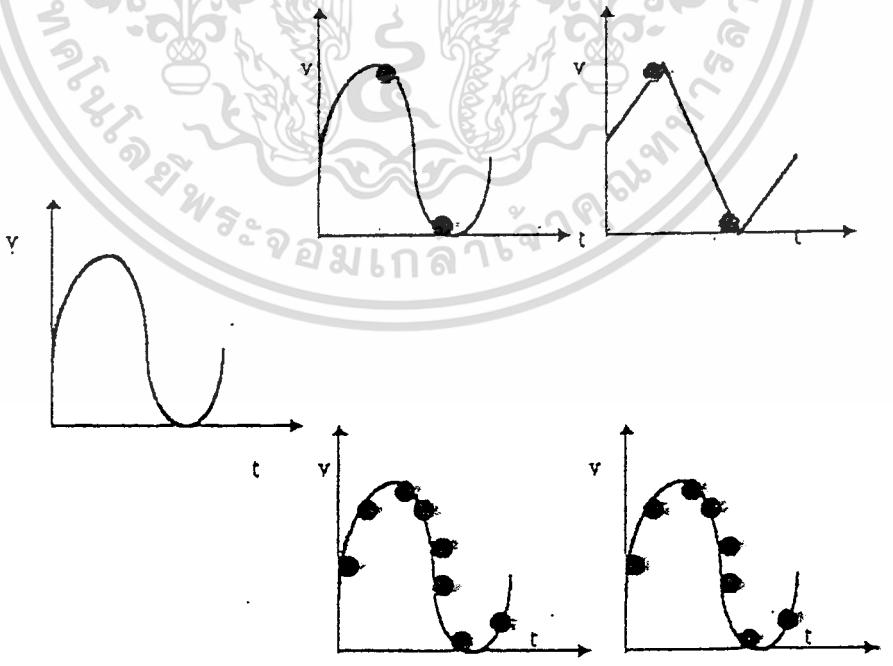
การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล

3.1 ทฤษฎีการสุ่มตัวอย่าง (Sampling theory)

เนื่องจาก ADC ต้องการค่าเวลาขณะหนึ่งที่ใช้ในกระบวนการแปลงสัญญาณอนาล็อกไปเป็นสัญญาณดิจิตอล ช่วงเวลาช่วงหนึ่งจะใช้สำหรับการสุ่มตัวอย่าง (Sampling) ของสัญญาณตัวอย่างเช่น ADC สามารถเปลี่ยนสัญญาณเสร็จสมบูรณ์ได้ภายใน1 mS ดังนั้นมันจึงสามารถเป็นสัญญาได้ 1,000 ครั้งใน 1 วินาที (ในทางทฤษฎีอัตราการเปลี่ยนสัญญาณสูงสุดมีค่าเท่ากับส่วนกลับของค่าเวลาการเปลี่ยน (Conversion rate = 1/conversion time)

ตัวคอนเวอร์ทเตอร์จะสุ่มตัวอย่างของสัญญาณด้วยอัตราต่ำสุด เป็น 2 เท่า ของความถี่สูงสุดของสัญญาณอินพุทที่เข้ามา อัตราการสุ่มนี้เรียกว่า "Nyquist rate"

พิจารณาสัญญาณอะนาล็อกที่เป็นคลื่นรูปซายน์ 10 Hz จ่ายให้กับตัว ADC ตามรูปที่ 6 อัตราต่ำสุดของการสุ่มตัวอย่างเป็น 2f หรือ 20Hz ซึ่งจะให้ข้อมูลดิจิตอลขนาด 2 บิท ออกมาในแต่รีไซเคิ้ลเมื่อข้อมูลดิจิตอลถูกนำมาสร้างเป็นสัญญาณอะนาล็อก ขึ้นมาใหม่โดย DAC สัญญาณอนาล็อกตัวใหม่มีลักษณะคล้ายคลึงกับสัญญาณดั้งเดิม (ตัวฟิลเตอร์บนตัว DAC จะทำให้รูปร่างของ สัญญาณเอ้าท์พุทเรียบขึ้น) ถ้าความถี่ 10 Hz เป็นความถี่สูงสุดที่เข้ามายังตัว ADC ค่าเวลาที่ใช้ในการเปลี่ยนสัญญาณสูงสุดเป็น 1/20 Hz หรือ 500 mS เป็นต้น



รูปที่ 3.1 แสดงการสุ่มหลาย ๆ ช่วงจากสัญญาณ อินพุทอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การที่เราจะปรับปรุงประสิทธภาพของ ADC ในแง่ความเหมือนจริงของสัญญาณการเปลี่ยนให้อยู่ในรูปดิจิตอลเราจะต้องเพิ่มอัตราการสุ่มขึ้นในขณะที่คาบเวลาเท่าเดิมอัตราการสุ่ม 8 จุดต่อไซเคิ้ลต้องการอัตราการสุ่มของส่วนประกอบความถี่สูงสุดอินพุท 8 ครั้ง เช่น ความถี่อินพุท 10 Hz จะต้องสุ่มตัวอย่างที่ 80 Hz ดังนั้น ตัวคอนเวอร์ทเตอร์ควรจะมีค่าเวลาการเปลี่ยนเป็น 1/80 Hz หรือ 12.5 mS ถ้าตัว ADC ไม่สามารถสุ่มตัวอย่างได้เร็ว พอต่อสัญญาณอินพุทที่เปลี่ยนแปลงไปข่าวสารข้อมูล ที่บรรจุในสัญญาณอะนาล็อกทางอินพุทจะสูญหายไป

3.2 ADC แบบประมาณค่าหลาย ๆ ครั้ง (Successive-approximation)

เทคนิคแบบการประมาณค่าหลาย ๆ ครั้ง มีชื่อย่อว่า SA ซึ่งย่อมาจากคำว่า "Successive Approximation" เป็นเทคนิคที่น่าเลือกใช้เพราะมีราคาถูก มีความละเอียดพอสมควร และเป็น A/D คอนเวอร์ทเตอร์ ที่มีความเร็วสูง เทคนิคการประมาณค่าหลาย ๆ ครั้งเป็นเทคนิคที่มีความสามารถสูงและใช้งานได้ดี ซึ่งสามารถใช้แปลงสัญญาณอะนาล็อก ให้เป็นสัญญาณดิจิตอลได้รวดเร็ว และมีประสิทธภาพ เพราะไม่เกิดการออสซิลเลตขึ้น แต่กระบวนการของเทคนิคแบบนี้จะเข้าใจได้ยากกว่าเทคนิคแบบวงจรนับที่เราได้กล่าวมาแล้ว

หัวใจของ SA คอนเวอร์ทเตอร์ คืออุปกรณ์ที่เรียกว่า "Succesive approximation register" (SAR) ซึ่งเป็นอุปกรณ์ที่มีจุดประสงค์แตกต่างวงจรทั่ว ๆ ไปอย่างมาก ดังแสดงในรูปที่ 12 วัฏจักรการแปลงผัน เริ่มต้นเมื่อสัญญาณอะนาล็อกถูกป้องกับตัว SAR พัลส์สัญญาณนาฬิกาลูกแรกที่ป้อนให้กับตัว SAR จะ "ON" เอ้าท์พุธ ของบิทนับสูงสุด ดังนั้นจึงเป็นการปรับให้เอ้าท์พุทของ DAC เป็น 50% ของแรงดันเอ้าท์พุทของอินเวอร์ทเตอร์ ตัว SAR จะมองไปยังเอ้าท์พุทของวงจรเปรียบเทียบว่าเอ้าท์พุทของ DAC มีค่ามากกว่าหรือน้อยกว่าสัญญาณอะนาล็อก ทางอินทุท ถ้าแรงดันของ DAC มีค่ามากกว่าวงจรเปรียบเทียบจะยังคงอยู่ในสภาวะ "OFF" ดังนั้นตัว SAR จะ "OFF" บิทนัยสูงสุดและให้ชื่อว่าสภาวะ "O" ถ้าแรงดันของ DAC มีค่าน้อยกว่าสัญญาณอะนาล็อกทางอินพุทวงจรเปรียบเทียบจะยังคงทำงานอยู่ ดังนั้นตัว SAR จะยังคงปล่อยให้บิทนัยสูงสุด "ON" อยู่ และเราเรียกสภาวะนี้ว่า "1" ซึ่งสภาวะ "1" หรือ "O" นี้ จะกระทำภายในพัลส์ของสัญญาณนาฬิกาเพียงพลัส์เดียวบนสัญญาณของนาฬิการถัดไป ตัว SAR จะ "ON" บิทนัยสูงสุดอันอับ 2 และทำการตรวจสอบผลลัพธ์ที่ได้อีกครั้งหนึ่งจรควงจรเปรียบเทียบ ถ้าสัญ-ญาณจาก DAC มีค่าน้อยกว่าวงจรเปรียบเทียบจะยังคงงานและตัว SAR จะปล่อยให้บิทนัยสูงาสุดอันดับ 2 นี้ "ON"

ตัว SAR จะพิจารณาแต่ละบิทด้วยวิธีเดียวกัน (บิทนัยสูงสุดถึงบิทนัยต่ำสุด) จนกระทั่งทุก ๆ บิทถูกพิจารณาหมด เนื่องจาก 1 บิทนัยสูงสุดอันดับ 2 ทิ้ง และเรียกมันว่า "O" แต่ถ้าสัญญาณจาก DAC ครั้งใหม่นี้มีค่ามากว่าแรงดังอินพุท เอ้าท์พุทของวงจรเปรียบเทียบยังจะไม่มี ดังนั้น ตัว SAR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะ "off" บิทนัยสูงสุดอันดับ 2 ทิ้ง และเรียกมันว่า "O" แต่ถ้าสัญญาณจาก DAC จะส่งสัญญาณสิ้นสุดการแปลงผัน (End fo Conversion; EOC) ไปทำการค้างผลลัพธ์ที่ได้ซึ่งเป็นเลขฐานสองทางเอ้าท์พุทไว้

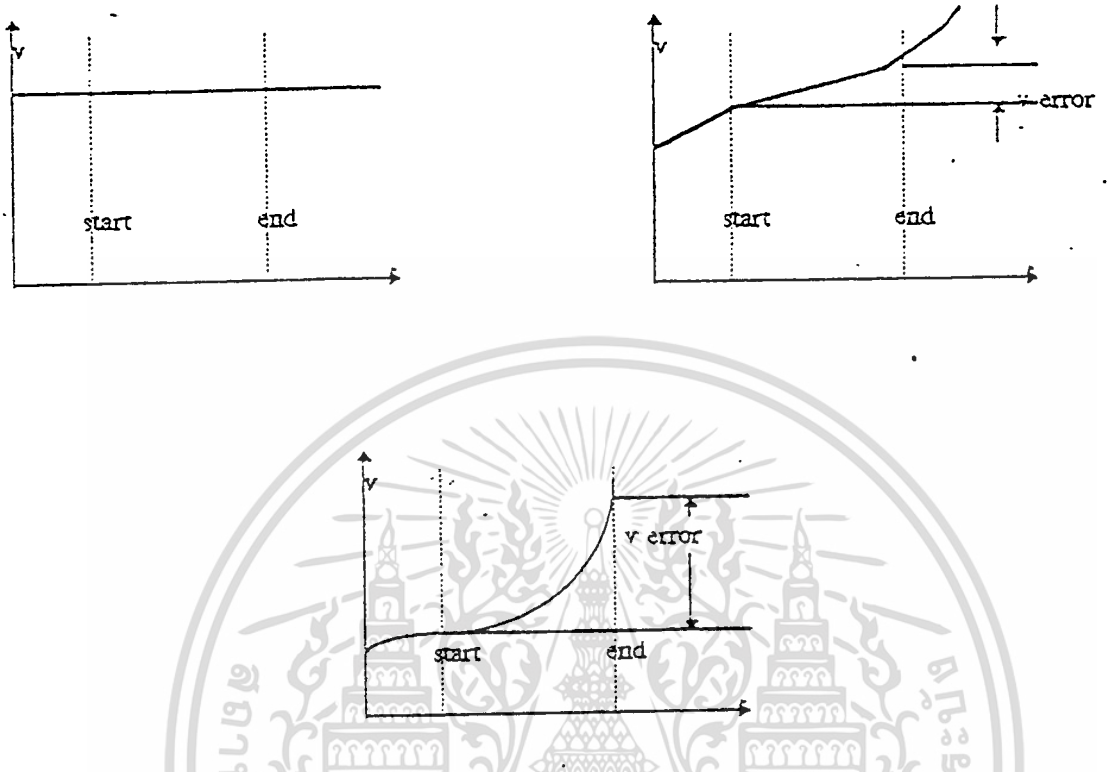
SA คอนเวอร์ทเตอร์เป็นคอนเวอร์ทเตอร์ ที่มีประสิทธิภาพสูงมาก และสามารถทำการแปลงสัญญาณได้อย่างรวดเร็ว พร้อมทั้งมีความละเอียดสูงอีกด้วย คอรเวอร์ทเตอร์หลายต้วที่ใช้เทคนิคแบบนี้สามารถทำการแปลง A/D ขนาด 12 บิทได้โดยใช้เวลาน้อยกว่า 10 micro second

3.3 Quantizing error

หลังจากจบการอธิบายการทำงานของ A/D ทั้ง 6 แบบแล้ว ในตอนนี้เราก็จะมีความเข้าใจเกี่ยวกับการทำงานของ ADC ดีขึ้น ต่อมาเราจะพูดถึงคุณลักษณะเฉพาะด้านของ ADC อีกตัวหนึ่งซึ่งเราเรียกว่า Quantizing error ซึ่งมีสามารถเนื่องมาจากการเปลี่ยนแปลงระดับสัญญาณอะนาล็อก ทางด้านอินพุทในระหว่างที่ทำการแปลงสัญญาณอยู่

ยังคงจำกันได้ว่า สัญญาณอะนาล็อกของ ADC ถูกจ่ายให้กับวงจรเปรียบเทียบเมื่อวัฏจักรเริ่มต้นขึ้น ADC ต้องการเวลาอยู่ช่วงหนึ่ง (มีค่าอยู่ในช่วง micro second จนถึง mS) เพื่อที่จะสร้างสัญญาณดิจิตอลออกมาทางเอ้าท์พุท ถ้าแรงดันอินพุทเกิดการเปลี่ยนแปลงขึ้นในระหว่างการแปลงสัญญาณ ไบนารี่เอ้าท์พุทสุดท้ายจะแทนระดับแรงดังที่ท้ายสุดของวัฏจักรแทนที่จะเป็นช่วงเริ่มต้น เมื่อไม่มีการเปลี่ยนแปลงแรงดังเอ้าท์พุทขึ้น เช่น ในกรณีของแรงดันไฟตรง ในกรณีนี้จะไม่เกิด quantizing error ขึ้น ดังแสดงอยู่ในรูป 3.2a สัญญาณที่มีการเปลี่ยนแปลงอย่างรวดเร็ว หรือ ที่เราเรียกกันว่า " Slew rate" นั้นจะก่อให้เกิด quanitizing error มากยิ่งขึ้น ดังแสดงในรูปที่ 3.2b และ 3.2c ตามลำดับวิธีหนึ่งที่สามารถกำจัด quantizing error ได้ คือวงจร S/H (Sampling and Hold Circult) ก่อนวงจรเปรียบเทียบ ADC ที่ใช้ S/H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงการ quantizing error

สวิทช์อิเล็กทรอนนิคส์จะปิดวงจรเพื่อทำการสุ่มสัญญาณอะนาล็อกทางอินพุท ตัวเก็บประจุ C1 มีหน้าที่เก็บประจุค่าของสัญญาณอินทพุทที่เข้ามา ต่อมาสวิทช์อิเล็กทรอนนิกส์จะเปิดวงจรออกดังนั้น จึงเป็นการกำจัดผลกระทบที่เกิดจาก quantizing error ทิ้งไป เพราะตัวเก็บประจุยังคงเก็บค่าของสัญญาณอะนาล็อกที่สุ่มไว้ โดยไม่คำนึงถึงสัญญาณอินพุท จะเปลี่ยนแปลงไปอย่างไร เมื่อต้องการแปลงสัญญาณในช่วงเวลาถัดไป วงจรก็จะทำการสุ่มสัญญาณขึ้นใหม่อีกครั้ง

ผลการทดลอง การแปลงสัญญาณ A/D

ต่อวงจรในรูปที่ 3.4 วัด CND POINT VOLTAGE โดยการปรับ Vin จนดิจิตอล เอ้าท์พุท แสดงค่าเป็นศูนย์หมด(LEDติดหมด)วัดแรงดันอินพุทVinบันทึกในตารางที่ 3-6 จากนั้นปรับ Vin จนดิจิตอลเอาท์พุทแสดงค่าเป็นหนึ่งหมด (LED ดับหมด) วัดแรงดันอินพุท Vin บันทึกในตารางที่ 3.1 วัด Transition Voltage โดยการปรับโดยการปรับVin จนดิจิตอลเอาท์พุทแสดงค่าเป็น 64 บันทึกค่าในตารางที่ 3.2 จากนั้น ปรับ Vin จนดิจิตอลเอ้าท์พุทแสดงค่าเป็น 65 บันทึกค่าในตารางคำนวนคำ Transition Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร ANALOG TO DIGITAL

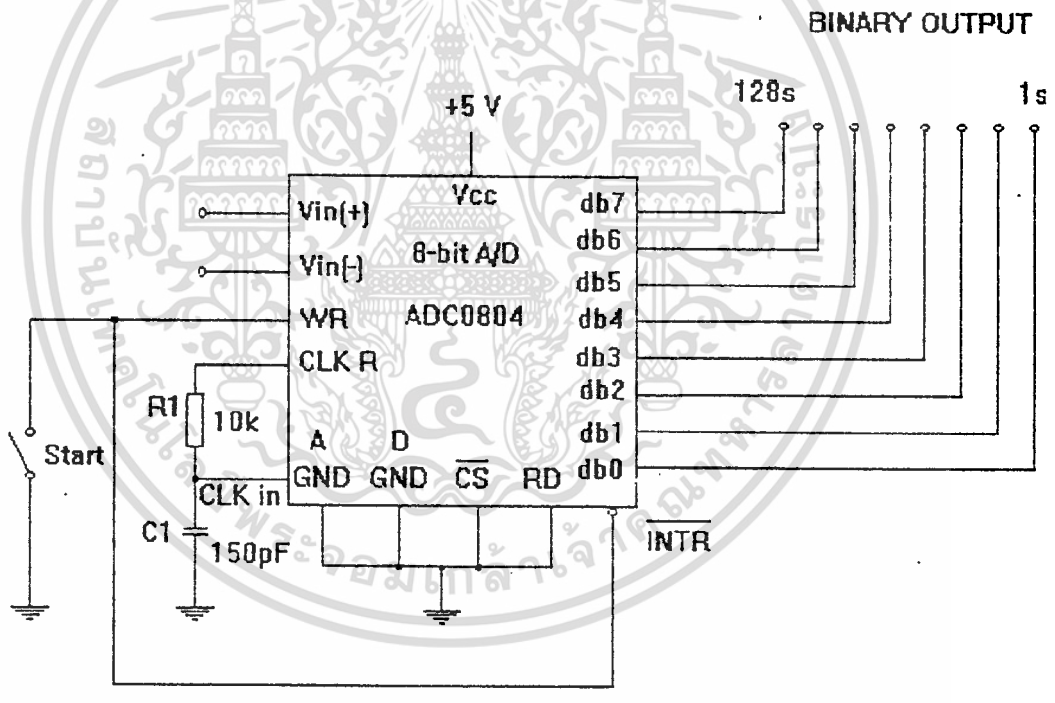
จากรูปที่ 3.3 เป็นวงจร A/D โดยปกติเมื่อเราให้ Vin = 1 V จะให้ค่า OUTPUT เท่ากับ 00110101 ซึ่งได้จากการทดลอง ส่วนการคำนวณ หาค่า Binary Out หาได้ดังนี้

$$\text{Binary Out} = \text{BINARY}(\text{Vin}/\text{Vfs}) \times 2^n$$

$$\text{Binary Out} = \text{BINARY}(1/5) \times 256$$

$$= 51.2$$

เมื่อทำการแปลงเป็นเลขฐานสอง จะมีค่าอยู่ระหว่าง 00110011 และ 00110100 ซึ่งมีค่าใกล้เคียงกับ 00110101 ที่ได้จากการทดลอง



รูปที่ 3.3 วงจร Analog to Digital

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

โครงสร้างสถาปัตยกรรม MCS-51

ตระกูล MCS-15 ได้ถูกออกแบบมาเพื่อใช้ในอุตสาหกรรมมาตรฐานขนาด 8บิตไมโครคอนโทรลเลอร์ และให้มีความสามารถในการงานควบคุมประยุกต์ใช้งานในเรื่อง sequential real time control, close loop control และ data control และมีส่วนคล้ายกับ MCS-48 แต่จะทำงานได้เร็วกว่าเป็น 2 ถึง 5 เท่า รวมทั้งอุปกรณ์ที่ เพิ่มขึ้นตามลักษณะหลักทั่ว ๆ ไปต่อไปนี้

1. ใช้ HMOS และ CHMOS เทคโนโลยีในกาสร้างและทำงานด้วยแหล่งจ่ายไฟขนาด 5 V. เพียงแหล่งเดียว

2. ซีพียูมีขนาดคำ 8 บิต

3. มีวงจรออสซิลเลเตอร์ และวงจรนาฬิกาบนชิป

4. ชุดแบงค์ (Bank) เรจิสเตอร์มี 4 ชุด แต่ละชุดมีเรจิสเตอร์ 8 ตัว ทำงานเช่นเดียวกับ MCS-48

5. มีตัวจับเวลา/ตัวนับ ขนาด 16 บิต 2 ชุดและสำหรับเบอร์ 8032/8052มี 3 ชุด

6. มีพอร์ตไอโอแบบขนานสองทิศทาง จำนวน 4 พอร์ต พอร์ตละ 8 บิตรวมทั้งหมดเป็น 32 เส้น แต่จะเหลือเพียง 16 เส้น สำหรับเบอร์ 8031 อีก 16 เส้น จะใช้ในการเข้าถึงทางแอดเดรสและข้อมูล

7. พอร์ตแบบอนุกรมสามารถที่จะโปรแกรมการรับส่ง แบบ Full Duplexที่ความเร็วสูง

8. หนึ่งวัฏจักรคำสั่ง จะกินเวลา 1 ไมโครวินาที ด้วยการใช้คริสทัล 12 เมกกะเฮิรตซ์

9. แดดเดรสข้อมูลภายนอกได้ 64 กิโลไบต์

10. แอดเดรสโปรแกรมภายนอกได้ 64 กิโลไบต์

11. สามารถกำหนดเลขที่อยู่ข้อมูลขนาดไบต์หรือบิตได้โดยตรง

12. มีซอฟต์แวร์บิตแฟลกสำหรับผู้ใช้ที่จะกำหนดเองได้ถึง 128 ตำแหน่งบิต

13. โครงสร้างอินเตอร์รัพต์จะติดตั้งได้ถึง 5 แหล่ง และ 6 แหล่ง สำหรับ 8032/8052 พร้อมด้วยการจัดไพรโอริตี้ (Priority) ได้ 2 ระดับ

14. ตัวโพรเซสเซอร์สามารถใช้งานแบบบูลีน (Boolcan) ได้ สำหรับการใช้กับกระบวนการงานควบคุม

15. มีคำสั่งคูณ และหารทางฮาร์ดแวร์ที่ทำได้ภายใน 4 ไมโครวินาที

16. ตัวเลขทางคณิตศาสตร์ ใช้ได้ทั้งไบนารี และเดซิมอล

17. การใช้พื้นที่สแตกสำหรับโปรแกรมย่อยต่าง ๆ ทำได้กว้างกว่า MCS-48

18. ชุดคำสั่งของ MCS-51 จะมีความสามารถสูงกว่าคำสั่งของ MCS-48

ตระกูล MCS-51 จะมีทั้งแบบมี ROM ในตัว หรือไม่มี ROM หรือมี EPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

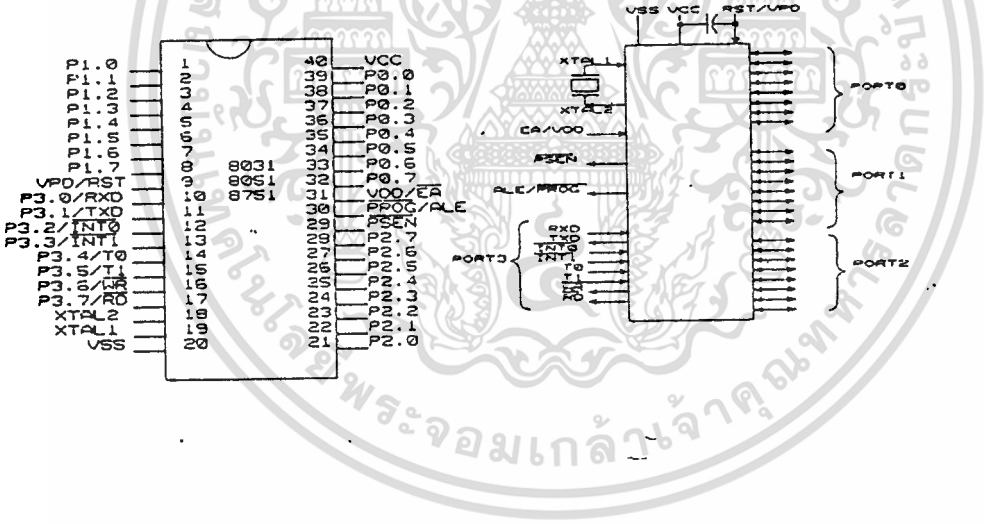
บนชิปเดียวกัน และจะมีตำแหน่งขาที่เหมือนกัน

4.1 การจัดขาลักษณะภายนอกของ MCS-51

รูปที่ 4-1 แสดงการจัดขาตามลักษณะภายนอกของชิป MCS-51 ซึ่งจะมีการแบ่งกลุ่มการจัด

ขาตามสถาปัตยกรรมของ MCS-51 อยู่ 4 กลุ่ม คือ

1. กลุ่มขารับแหล่งจ่ายไฟฟ้า และระบบสัญญาณนาฬิกา
2. กลุ่มขาแอดเดรสและข้อมูล
3. กลุ่มขาควบคุม
4. กลุ่มขาพอร์ตแบบขนานและอนุกรม



รูปที่ 4.1: ลักษณะการจัดขาภายนอกของ MCS-51

ขาบางขาจะทำหน้าที่ได้สองหน้าที่ขึ้นอยู่กับการติดตั้งด้วยซอฟต์แวร์ หรือฮาร์ดีแวร์ เช่น ขาที่ 32-39 จะทำหน้าที่ได้เป็นกลุ่มขาแอดเดรสและข้อมูล หรือจะทำหน้าที่เป็นกลุ่มขาพอร์ตแบบขนาน เป็นต้น รายละเอียดหน้าที่ขาแต่ละขาจะมีดังนี้

ขา Vss (ขา 20) เป็นขาสำหรับต่อลงดิน

ขา Vcc (ขา 40) เป็นขาที่ต่อแรงดันไฟกระแสตรงขนาด 5 V. และใช้สำหรับการโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา PORT 0 (PO.O-PO.7/ AD0 - AD7) (ขา 32 - 39) ทำหน้าที่เป็นพอร์ตไอโอ 8 บิต แบบ Open Drain Bidirectional สามารถที่จะรับโหลดทีทีแอลได้ 8 ตัว การเขียนค่า "1" ไปที่พอร์ตนี้ จะเป็นการปล่อยลอย (Float) ขาของพอร์ตนี้ ทำให้มันทำงานเป็นอินพุต มีสถานะอิมพีแดนซ์สูง ในการให้พอร์ตนี้บริการแบบไอโอและอีกหน้าที่หนึ่งของพอร์ต 0 จะทำงานเป็นมัลติเพลกซ์ ด้วยสัญญาณแอดเดรสไบต์ต่ำกับบัสข้อมูล สำหรับการใช้งานด้านหน่วยความจำภายนอกในการใช้งานแบบนี้ จะใช้ลักษณะภายในเป็นตัวพูลอัพนอกจากหน้าที่หลัก 2 หน้าที่ดังกล่าวแล้ว พอร์ต 0 ยังใช้งานพิเศษเป็นตัวส่งข้อมูลออกทางพอร์ตนี้เมื่อใช้บริการทางด้านการตรวจสอบโปรแกรม ROM ภายในและการโปรแกรมตัว EPROM ภายใน ถ้าใช้งานในลักษณะนี้การพูลอัพจากภายนอกจะต้องต่อด้วยค่า 10 กิโลโอมห์

ขา PORT 1 (P1.O-P1.7) (ขา 1 - 8) เป็นพอร์ตไอโอ 8 บิต แบบ Open Drain Bidirectional พร้อมด้วยการพูลอัพภายใน ถ้าเป็นพอร์ตเอาต์พุต บัฟเฟอร์สามารถขับโหลดทีทีแอลระกูลแอลเอสไอได้ 4 ตัว พอร์ต 1 เมื่อถูกเขียนค่า "1" ด้วยโปรแกรม มันจะมีสถานะสูงด้วยการพูลอัพภายในการให้สถานะเช่นนี้ จะเป็นการ Initial ใช้งานพอร์ตนี้ให้เป็นอินพุต ขณะที่พอร์ต 1 เป็นอินพุต การให้สัญญาณลงต่ำจะเป็นการจ่ายกระแสออก เนื่องจากการพูลอัพภายใน

ในเบอร์ 8052 ขา P1.0 และ P1.7 จะใช้งานเป็น T2 และ T2EX โดยขา T2 จะทำหน้าที่รับสัญญาณจากภายนอกให้ตัวจับเวลา 2 ทำงาน และขา T2EX จะเป็นอินพุตผ่านเข้าตัวจับเวลา 2 ถูกกระตุ้นให้ทำงานแบบปกติตามโปรแกรมที่ติดตั้งไว้ หรือเค็ปเจอร์ (Capture)

ขา PORT 2 (P2.O-P2.7) เป็นพอร์ตไอโอ 8 บิต แบบ Open Drain Bidirectional ด้วยการพูลอัพภายในพอร์ต 2 ที่ทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ขา 21-28) หน้าที่เป็นบัฟเฟอร์เอาต์พุต สามารถจ่ายโหลดทีทีแอลตระกูลแอลเอสได้ 4 ตัว อีกหน้าที่หนึ่งของพอร์ตจะถูกใช้งานเป็นตัวส่งแอดเดรสไบต์สูงด้วย เมื่อใช้งานร่วมกับหน่วยความจำภายนอกเพื่อให้แอดเดรสได้ถึง 16 บิต ด้วยการใช้งานแบบนี้มันจะมีพูลอัพภายในที่ช่วยให้การส่งค่า "1" ได้ระดับที่แน่นอน นอกจากการใช้งานสำหรับแอดเดรสอันดับสูง ยังใช้เป็นขาควบคุมในการใช้งานตรวจสอบ และเขียนโปรแกรมเบอร์ 8751 และตรวจสอบโปรแกรมภายใน 8051

ขา PORT 3 (P3.O-P3.7) (ขา 10-17) เป็นพอร์ตไอโอ 8 บิต แบบพูลอัพภายใน นอกจากทำเป็นพอร์ตไอโอที่สามารถรับโหลดทีทีแอลพวกตระกูลแอลเอสได้ 4 ตัวแล้วยังมีอีกหน้าที่หนึ่งของตระกูล MCS-51 ตามรายการข้างล่างนี้ด้วย

ขาพอร์ต	ขา	การทำงานตามฟังก์ชันพิเศษ
P3.0	10	RxD พอร์ตอนุกรมอินพุต
P3.1	11	TxD พอร์ตอนุกรมเอาต์พุต
P3.2	12	INT0 อินเตอร์รัพต์ภายนอกตัวที่ 1
P3.3	13	INT1 อินเตอร์รัพต์ภายนอกตัวที่ 2
P3.4	14	T0 สัญญาณกระตุ้นเข้าที่ตัวจับเวลา/ ตัวนับ 0
P3.5	15	T1 สัญญาณกระตุ้นเข้าที่ตัวจับเวลาตัวนับ 1
P3.6	16	WR สัญญาณควบคุมการเขียน
P3.7	17	RD สัญญาณควบคุมการอ่าน

การที่จะให้ทำงานตามฟังก์ชันข้างบนได้ จะต้องติดตั้งโปรแกรมด้วยการส่งค่า "1" ไปแลทช์ไว้ก่อนที่ให้ทำงานตามฟังก์ชันข้างต้น

ขา RST (ขา 9) ต้องคงสถานะค่าสูงเป็นเวลาประมาณอย่างน้อยสองวัฏจักรระหว่างที่ออสซิเลเตอร์ทำงานขณะที่ต้องการรีเซตทั้งระบบงาน โดยจะต่อรีซิสเตอร์พูลดาวน์ (8.2 กิโลโอมห์) จากขา RST ไปลงดิน และเพื่อให้ตัวชิปรีเซตได้โดยอัตโนมัติ ขณะเปิดไฟจะใช้คาปาซิเตอร์ (10 ไมโครฟารัด) ต่อคร่อมระหว่างขา RST กับ ขา Vcc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา ALE/PROG (ขา 30) เป็นขาแอดเดรสแลทช์อีนาเบิ้ล ด้วยการส่งพัลส์ออกไป ใช้สำหรับแลทช์ค่าแอดเดรสไบต์ต่ำจากพอร์ต 0 ในระหว่างการเข้าถึงข้อมูลจากหน่วยความจำภายในALE จะถูกส่งสัญญาณนาฬิกาออกมาในอัตราความเร็วคงที่ ที่ 1/8 ของความถี่ออสซิเลเตอร์ตลอดเวลา แม้ว่าบางช่วงจังหาะจะไม่มีการเข้าถึงข้อมูลจากภายใน ดังนั้นจึงสามารถที่จะใช้สัญญาณจากขานี้ เป็นตัวจับเวลาภายนอกหรือเป็นความถี่สัญญาณนาฬิกา แต่อย่างไรก็ตามความถี่สัญญาณนี้ จะลดความถี่ช้าลงไปเท่าหนึ่งระหว่างการทำงานแบบการเข้าถึงของหน่วยความจำข้อมูลภายนอก ขานี้ยังจะใช้เป็นสัญญาณพัลส์เข้า สำหรับการควบคุมการโปรแกรม EPROM ภายในชิป

ขา PSEN (ขา 29) Program Storage Enable เป็นสโตรบอ่านข้อมูลจากโปรแกรมหน่วยความจำภายนอก เมื่อชิปทำงานด้วยโปรแกรมภายนอก ขา PSEN จะสร้างสโตรบต่ำสองครั้งภายในแต่ละวัฏจักรแมชชีน สัญญาณจะมีสถานะสูง หรือพัลส์ต่ำทั้งสองลูกจะหายไป เมื่อทำงานในช่วงการอ่าน หรือเขียนข้อมูลจากหน่วยความจำข้อมูลภายนอก และ PSEN จะไม่มีพัลส์ส่งออกถ้าชิปทำงานด้วยโปรแกรมหน่วยความจำภายใน

ขา EA/Vpp (ขา 31) มีสถานะสูง ตัวซีพียูในชิปจะทำงานตามโปรแกรมที่อยู่ในหน่วยความจำภายใน(โดยที่โปรแกรมจะต้องไม่ยาวกว่า 4 กิโลไบต์ สำหรับเบอร์ 8051 AH และ 8 กิโลไบต์ สำหรับเบอร์ 8052 AH) การทำให้ EA มีสถานะต่ำจะเป็นการควบคุมให้ซีพียูทำงานตามโปรแกรมหน่วยความจำภายนอก ซึ่งขยายโปรแกรมได้ยาวถึง 64 กิโลไบต์ ในตัว 8031 AH และ 8032 AH ขา EA จะต้องต่อลงดินเช่นกัน แม้ว่าจะไม่มี ROM อยู่ภายในก็ตาม ในตัว 8751 H จะใช้ขานี้จ่ายแรงดันขนาด 21 V. ขณะทำการเขียนโปรแกรมเข้า EPROM ของชิป 8751 H ตัวนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา XTAL1 ใช้เป็นตัวอินพุตเข้าสู่ตัวออสซิเลเตอร์ขยายแบบ Invert (ขา 19)

ขา XTAL2 ใช้เป็นตัวเอาต์พุตจากตัวออสซิเลเตอร์ขยายแบบ Invert (ขา 18)

ตามตารางที่ 4.1 MCS-51 ทั้งสามกลุ่ม คือ กลุ่มที่มี ROM ไม่มี ROM และพวก EPROM จะมีขาใช้งานเหมือนกันหมด ยกเว้นขา 1 จะใช้งานเป็น T2 และขา 2 เป็น T2EX ในเบอร์ 8032/8052 ตลอดถึงจังหวะเวลา (Timing Diagram) และคุณสมบัติทางไฟฟ้าทั้งสามจะแตกต่างกันเฉพาะการโปรแกรมบนชิป MCS-51 เท่านั้น ซึ่งแต่ละแบบจัดไปตามความต้องการของผู้ใช้เช่น 8751 จะมี 4 กิโลไบต์ของ Ultraviolet Erasable Programmable Read Only Memory (EPROM) เหมาะสำหรับการพัฒนาเครื่องต้นแบบ และการผลิตอุปกรณ์ที่มีจำนวนจำกัด เมื่อต้องการจะเขียนโปรแกรมเข้า EPROM จะมีตัวเขียนโปรแกรมพิเศษสำหรับเขียนโปรแกรมที่ผู้ออกแบบเขียนขึ้นมาได้ ถ้าโปรแกรมมีบักหรือส่วนผิดพลาดที่ต้องการจะแก้ไข ก็สามารถแก้ไขได้โดยการนำตัว 8751 นี้ไปล้างโปรแกรมเดิมออกด้วยแสงอุลตร้าไวโอเลต และอัดข้อมูลโปรแกรมที่ได้แก้ไขแล้วเข้าไปใหม่ ทำเช่นนี้จนกระทั่งได้โปรแกรมสมบูรณ์ และเมื่อต้องการผลิตจำนวนมากก็สามารถที่จะใช้ MCS-51 เบอร์ 8051 ที่มี 4 กิโลไบต์ของ ROM ซึ่งจะถูกอัดข้อมูลโปรแกรมตามความต้องการของผู้ออกแบบโดยโรงงานผู้ผลิตชิปเบอร์นี้ การผลิตลักษณะนี้จะถูกกว่าการใช้เบอร์ 8751 แต่โปรแกรมภายในจะไม่สามารถลบ และโปรแกรมใหม่ได้หลังการผลิตไปแล้ว

ส่วนเบอร์ 8031 จะไม่มีหน่วยความจำของโปรแกรมบนชิป แต่อาจต่อหน่วยความจำโปรแกรมจากภายนอกด้วย ROM EPROM หรือ PROM ได้ถึง 64 กิโลไบต์ ดังนั้น 8031 จึงเหมาะสำหรับการใช้งานที่โปรแกรมมีขนาดใหญ่กว่าสี่กิโลไบต์ และสำหรับผู้ออกแบบที่ต้องการแยกส่วนของโปรแกรมออกจากชิป

4.2 การจัดการทางสถาปัตยกรรม

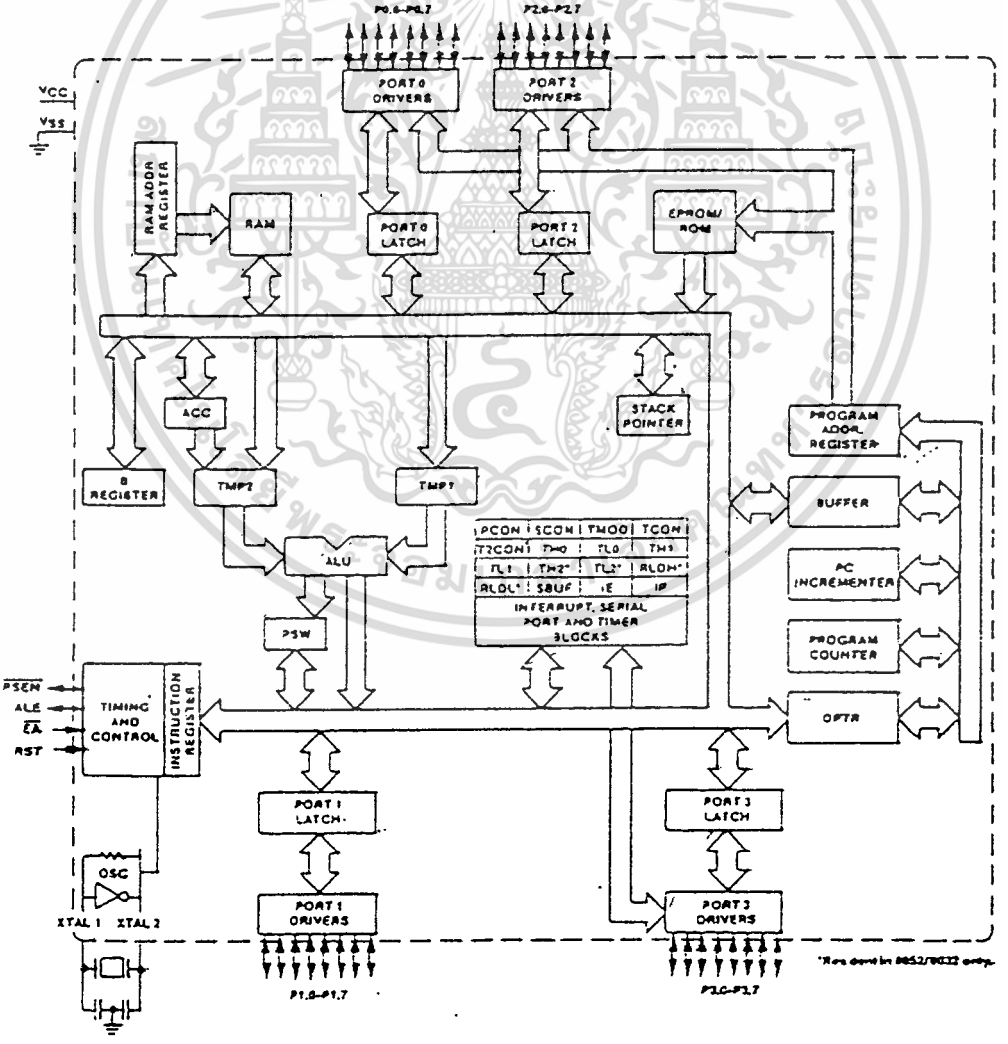
รูปที่ 4-2 เป็นบล็อกไดอะแกรมที่แบ่งตามลักษณะงานทางสถาปัตยกรรมภายในของ MCS-51 โดยชิงเกิลชิปแต่ละตัวของตระกูลนี้ประกอบด้วยหน่วยศูนย์กลางประมวลผลหน่วยความจำสองชนิด คือ แบบ RAM กับ ROM หรือ EPROM พอร์ตเอาต์พุต อินพุตโหมดเรจิสเตอร์สถานะและข้อมูล ส่วนวงจรตรรกในการ RANDOM ที่จำเป็นสำหรับตัวแปรของฟังก์ชันการต่อพ่วงส่วนต่าง ๆ ที่กล่าวนี้จะติดต่อกันด้วยบัสข้อมูลขนาด 8 บิต และจะมีบัฟเฟอร์สำหรับการติดต่อข้อมูลกับภายนอกผ่านพอร์ตไอโอ เมื่อต้องการขยายหน่วยความจำ หรือพอร์ตไอโอ

4.3 หน่วยศูนย์กลางประมวลผลหรือซีพียู

ซีพียูเป็นมันสมองของระบบไมโครคอมพิวเตอร์ การอ่านโปรแกรม และทำงานตามคำสั่ง โปรแกรมจะกระทำที่ส่วนนี้ โดยการใช้ส่วนคณิตศาสตร์ และตรรกศาสตร์ทำ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานร่วมกับเรจิสเตอร์ A, B, PSW (Program Status Word), SP (Stack Pointer) ตัวนับโปรแกรม (PC:Program Counter) ขนาด 16 บิต และตัวชี้ตำแหน่งข้อมูล (DPTR:Data Pointer) ส่วนคณิตศาสตร์และตรรกศาสตร์ (ALU:Arithmetic Logic Unit) ALU นี้ทำงานในฟังก์ชันทางคณิตศาสตร์และตรรกศาสตร์ด้วยตัวแปรต่าง ๆขนาด 8 บิต ที่มีลักษณะการทำงานทางคณิตศาสตร์เป็น บวก ลบ คูณ หาร รวมทั้งทางตรรกศาสตร์ เช่น AND OR XOR รวมทั้งการเลื่อนและวนรอบบิต การเคลียร์ค่า และกลับค่า (Complement) เป็นต้น ALU ยังสามารถที่จะตัดสินใจในการให้กระโดดไปทำคำสั่งของโปรแกรมในส่วนอื่น ๆ ตามเงื่อนไขที่ตั้งขึ้นและยังแบ่งเรจิสเตอร์ชั่วคราวใช้สำหรับเป็นทางผ่านชั่วคราวของข้อมูลในการถ่ายเทภายในระบบคำสั่งอื่นที่มีการใช้ ALU ALU ยังมีความสามารถที่จะเพิ่มค่าในเรจิสเตอร์ในลักษณะการบวกด้วยหนึ่ง (Increment) หรือ คำนวณเลขที่อยู่ของข้อมูลที่จะนำไปเก็บ หรือการลดค่าลงครั้งละหนึ่ง ในลักษณะการลบด้วยค่าหนึ่ง (Decrement) โดยอัตโนมัติ หรือใช้ในการเปรียบเทียบค่าของตัวแปรทั้งสอง



รูปที่ 4.2 โครงสร้างสถาปัตยกรรมภายในของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สิ่งสำคัญในการทำงานทางสถาปัตยกรรมของ MCS-51 คือ ความสามารถในการทำงานสำหรับข้อมูลขนาด 8 บิตและ 1 บิต การใช้งานในระดับบิตในการเซต เคลียร์หรือกลับค่า การเคลื่อนย้าย การทดสอบ และใช้ในการคำนวณทางตรรกขนาด 1 บิต ความสามารถเช่นนี้เหมาะสำหรับใช้ในงานควบคุมของสัญญาณเข้าและออกที่มีการคิด และออกแบบทางตรรกด้วยพีชคณิต Boolean ซึ่งโดยปกติทำได้ลำบากสำหรับไมโครโพรเซสเซอร์ทั่ว ๆ ไป งานในลักษณะเช่นนี้จึงได้ชื่ออีกอย่างหนึ่งว่าตัวประมวลผลบูลีน (Boolean Processor)

4.3.1 แอกคูมิวเลเตอร์ (Accumulator : ACC)

MCS-51 ก็เช่นเดียวกับ MCS-48 ที่ใช้ ACC ที่มีขนาด 8 บิต เป็นแอกคูมิวเลเตอร์คำสั่งส่วนใหญ่จะอ้างถึงตัวเรจิสเตอร์นี้ โดยถือค่าภายในเป็นค่าตัวตั้ง และรับค่าผลลัพธ์ที่ได้จากคำสั่งทางคณิตศาสตร์ เช่น บวก ลบ คูณ หาร เข้ามาเก็บไว้ ถ้า ACC ยังสามารถใช้เป็นต้นแหล่งกระทำหรือถูกกระทำในการทำงานทางตรรก และใช้เป็น ตัวกลางในการถ่ายเทข้อมูลในการติดต่อกับอุปกรณ์ภายนอกไอโอและหน่วยความจำภายนอกรวมถึงการตรวจสอบตารางข้อมูล

4.3.2 เรจิสเตอร์ B

เป็นเรจิสเตอร์พิเศษที่ใช้งานสำหรับคำสั่งของการคูณและหาร โดยใช้เป็นที่เก็บตัวคูณหรือตัวหารและเป็นที่เก็บผลลัพธ์ตัวที่สองหลังการคูณและเศษหลังการหาร

4.3.3 เรจิสเตอร์คำแสดงสถานะโปรแกรม (Program Status Word : PSW)

เรจิสเตอร์ PSW เป็นเรจิสเตอร์ที่แสดงผลที่ได้หลังจากการใช้คำสั่งต่าง ๆ และใช้เป็นตัวเลือกกลุ่มการทำงานของเรจิสเตอร์กลุ่มต่าง ๆ ซึ่งมีรายละเอียดดังตารางที่ 4-2

4.3.4 ตัวชี้สแตก (Stack Pointer : SP)

MCS-51 จะใช้ RAM ภายในเป็นบริเวณสแตกทางฮาร์ดแวร์สำหรับการเชื่อมต่อระหว่างโปรแกรมหลัก สแตกการผ่านพารามิเตอร์ระหว่างงานในแต่ละส่วนโปรแกรมและสแตกเก็บตัวแปรข้อมูลชั่วคราว หรือสแตกการเก็บสถานะระหว่างการบริการงานอินเตอร์รัพต์ไว้ภายในชิป โดยที่ SP จะมีขนาด 8 บิต จะเพิ่มค่าขึ้นโดยอัตโนมัติก่อนที่ข้อมูลจะนำมาเก็บในหน่วยความจำระหว่างการใช้คำสั่ง PUSH และ CALL และจะลดค่าของ SP ลงหลังจากที่ได้ถ่ายเทข้อมูลออกไปแล้วในคำสั่ง POP หรือ RETURN โดยทฤษฎี ทางสถาปัตยกรรม MCS-51 สามารถใช้สแตกให้มีเนื้อที่ถึง 128 ไบต์ แต่ในทางปฏิบัติสำหรับโปรแกรมทั่วไปจะใช้น้อยกว่านี้ SP จะเริ่มที่ตำแหน่ง 07H ดังนั้นสแตกจะเริ่มบรรจุข้อมูลที่ตำแหน่ง 08H MCS-51 สามารถเปลี่ยนแปลงค่าใน SP ได้ ซึ่งจะเป็นการเปลี่ยนตำแหน่งสแตกไปยังที่ใด ๆ ของ RAM ภายในชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4-2 เรจิสเตอร์คำแสดงสถานะโปรแกรม PSW

(MSB)	CY	AC	F0	RS1	RS0	OV	-	P	(LSB)

สัญลักษณ์ ตำแหน่ง ข้อกำหนดการทำงาน

CY PSW7 แฟลกตัวทด จะเซต/เคลียร์ด้วยฮาร์ดแวร์ หรือซอฟต์แวร์ ระหว่างผลลัพธ์หลังการใช้คำสั่งทางคณิตศาสตร์ หรือตรรกศาสตร์ที่แน่นอน

AC PSW6 แฟลกตัวทดของ Auxiliary จะเซต/เคลียร์ด้วยฮาร์ดแวร์ระหว่างการบวกและลบที่แสดงผลจากการทดหรือยืมจากบิตที่ 3 ของ ACC

F0 PSW5 แฟลก 0 จะเซต/เคลียร์ด้วยซอฟต์แวร์ที่ผู้ใช้กำหนดสถานะ แฟลกนี้เอง

RS1 PSW4 เรจิสเตอร์ตัวควบคุมการเลือกแบงค์ด้วยค่า RS1 และ RS0

RS0 PSW3 จะเซต/เคลียร์ด้วยซอฟต์แวร์ เพื่อเลือกลุ่มเรจิสเตอร์ทำงานในแต่ละแบงค์ โดยปรับค่าใน RS1 และ RS0 ให้อินาเบิ้ลกลุ่มลักษณะการเลือกแบงค์ต่อไปนี้

RS1	RS0	เลือกแบงค์ ค่าแอดเดรส
0	0	แบงค์ 0 00H - 07H
0	1	แบงค์ 1 08H - 0FH
1	0	แบงค์ 2 10H - 17H
1	1	แบงค์ 3 18H - 1FH

OV PSW2 แฟลก Overflow จะเซต/เคลียร์ด้วยฮาร์ดแวร์ระหว่าง การใช้คำสั่ง ที่แสดงผลถึงการเกิดลักษณะ Overflow ทาง คณิตศาสตร์

- PSW1 บิตสำรองจะไม่สามารถเซต/เคลียร์ด้วยผู้ใช้ เพราะสำรองไว้สำหรับโรงงานผู้สร้าง

P PSW0 แฟลกพาริตี้ จะเซต/เคลียร์ด้วยฮาร์ดแวร์ในแต่ละวัฏจักรคำสั่ง แสดงถึงตัวเลขค่า "1" ในแต่ละบิตของแอกคูมิวเลเตอร์ เช่น "1" มี 6 ตัวจะเป็นพาริตี้คู่ P บิตจะเท่ากับ 0

หมายเหตุ ความหมายของฮาร์ดแวร์ และซอฟต์แวร์ในตารางต่าง ๆ ที่จะกล่าวต่อไปนี้ในแต่ละบิดของตัวเรจิสเตอร์ การที่บิตจะเซตหรือเคลียร์นั้น ถ้าเกิดขึ้นจากฮาร์ดแวร์จะหมายถึงว่า ค่าบิตในเรจิสเตอร์จะเกิดเซตตัวเอง เนื่องจากผลของความมีหมายของการทำงานตามคำสั่งของบิตนั้น เช่น TI จะเซตตัวเองด้วยฮาร์ดแวร์ เมื่อการส่งข้อมูลได้สิ้นสุดถึง STOP บิตแล้ว ช่วยให้เราสามารถตรวจสอบได้ว่าการส่งข้อมูลครั้งละไบต์นั้นสิ้นสุดหรือยัง ถ้ายังจะได้รอต่อไปก่อนหรือมีการคำนวณแล้วผลลัพทธ์เกิด Overflow

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน PSW ก็จะเซตตัวเองที่บิต OV ส่วนทางซอฟต์แวร์ หมายถึงว่า เราสามารถที่จะเซตหรือเคลียร์ได้ด้วยการใช้คำสั่งโปรแกรมต่าง ๆ ในการเซตหรือเคลียร์ในบิตแต่ละบิตของเรจิสเตอร์เป็นลักษณะทางซอฟต์แวร์

4.3.5 ตัวชี้ข้อมูล (Data Pointer : DPTR)

DPTR เรจิสเตอร์ขนาด 16 บิตที่ประกอบด้วยไบต์สูง (DPH) และไบต์ต่ำ (DPL) ที่สามารถเลือกแบ่งออกเป็น เรจิสเตอร์ 8 บิต สองตัวที่ใช้ได้อย่างอิสระหรือจะใช้รวมกันทั้ง 16 บิตก็ได้ ในการ Increment หรือ Decrement เพื่อประโยชน์ในการใช้เป็นฐานของเลขที่อยู่ในเรจิสเตอร์ในการกระโดด โดยทางอ้อมในการใช้คำสั่งเกี่ยวกับตารางข้อมูลและชี้ตำแหน่งของหน่วยความจำภายนอก

4.3.6 พอร์ต 0 ถึง 3

เรจิสเตอร์ P0, P1, P2 และ P3 ของกลุ่มเรจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR) จะเป็นตัวเรจิสเตอร์ที่แลทช์ค่าของพอร์ต 0,1,2 และ 3 ตามลำดับในขณะใช้งาน

4.3.7 บัฟเฟอร์ข้อมูลอนุกรม (Serial Data Buffer : SBUF)

บัฟเฟอร์ข้อมูลอนุกรมแบ่งออกเป็นเรจินสเตอร์ส่วนตัว ตัวหนึ่งเป็นบัฟเฟอร์การส่งและอีกตัวเป็นบัฟเฟอร์การรับ เมื่อข้อมูลถ่ายเทเข้า SBUF มันจะถ่ายเข้าบัฟเฟอร์ส่งซึ่งเป็นตัวจัดการส่งข้อมูลอนุกรม วิธีการเคลื่อนย้ายเข้า SBUF ขึ้นอยู่กับการติดตั้งโปรแกรม (Initial) การส่งเมื่อข้อมูลย้ายออกจาก SBUF จะเป็นการรับข้อมูลจากบัฟเฟอร์ตัวรับ

4.3.8 เรจิสเตอร์ CAPTURE

ไอซีเบอร์ 8032/8052 จะมีคู่เรจิสเตอร์ (RCAP2H, RCAP2L)พิ่มเติมเป็นเรจิสเตอร์เค็ปเจอร์สำหรับตัวจับเวลา 2 ในโหมดการใช้งานของเรจิสเตอร์ตัวนี้จะรับการเปลี่ยนแปลงที่เข้ามาที่ขา T2EX ตัว TH2 และ TL2 จะลอกข้อมูลเข้าไปในเรจิสเตอร์คู่ RCAP2H และ RCAP2L ด้วยการใช้ตัวจับเวลา จะมีโหมดการบรรจุ
อัตโนมัติขนาด 16 บิต สำหรับการใช้ตัวจับเวลา/ตัวนับ 2 ซึ่งจะมีรายละเอียดในหัวข้อต่อไป

MCS-51 จะจัดแบ่งตำแหน่งสำหรับ SFR ให้ทำงานเป็นเรจัสเตอร์ต่าง ๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIAL FUNTION REGISTERS	ตำแหน่ง
* ACC Accumulator	0E0H
* B เรจิสเตอร์	0F0H
* PSW Program Status Word	0D0H
SP Stack Pointer	081H
DPTR ตัวชี้ข้อมูล	
ประกอบด้วย DPH	083H
และ DPL	082H
* P0 พอร์ต 0	080H
* P1 พอร์ต 1	090H
* P2 พอร์ต 2	0A0H
* P3 พอร์ต 3	0B0H
* IP ตัวควบคุมการอินเตอร์รัพต์ตามลำดับ	0B8H
* IE ตัวควบคุมการอินเตอร์รัพต์อีนาเบิ้ล	0A8H
TMOD ตัวควบคุมการเลือกโหมดตัวจับเวลา/ตัวนับ	089H
* T2CON ตัวควบคุมตัวจับเวลา/ตัวนับ 2	088H
TCON ตัวควบคุมตัวจับเวลา/ตัวนับ	0C8H
TH0 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์สูง)	08CH
TL0 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 0 (ไบต์ต่ำ)	08AH
TH1 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์สูง)	08DH
TL1 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 1 (ไบต์ต่ำ)	08BH
* TH2 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์สูง)	0CDH
* TL2 เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 (ไบต์ต่ำ)	0CCH
+ RLDH เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ	0CBH (ไบต์สูง)
+ RLDL เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ประจุใหม่อัตโนมัติ	0CAH (ไบต์ต่ำ)
* SCON ควบคุมการส่งข้อมูลอนุกรม	098H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SBUF บัฟเฟอร์ข้อมูลการส่งอนุกรม 099H

PCON ควบคุมการใช้พลังงาน (Power) 097H

เครื่องหมาย * หน้าตัวเรจิสเตอร์แสดงว่า เรจิสเตอร์นั้นสามารถที่จะแอดเดรสข้อมูลได้ทั้งข้อมูลขนาดไบต์และบิต

เครื่องหมาย + นั้นแสดงว่าจะมีเฉพาะในเบอร์ 8032/8052 เท่านั้น

4.3.9 เรจิสเตอร์ควบคุม (Control Register)

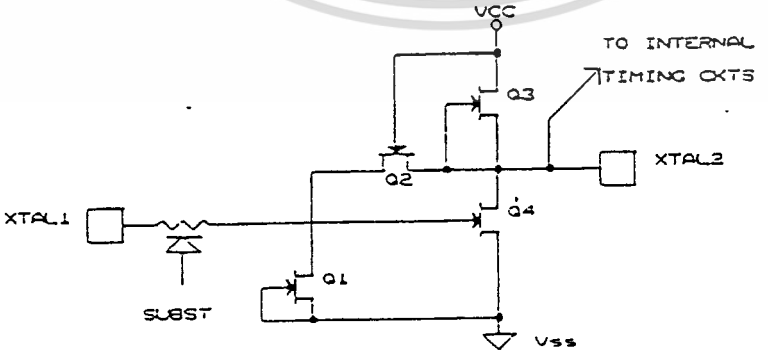
กลุ่ม SFR ที่เป็น IP. IE. TMOD. TCON. T2CON, SCON และPCON จะประกอบด้วยบิตที่ใช้ในการควบคุม และแสดงสถานะของการใช้งานในระบบอินเตอร์รัพต์ ตัวจับเวลา/ตัวนับ และพอร์ตอนุกรม ซึ่งจะอธิบายโดยละเอียดในหัวข้อต่อไป

4.4 การจัดการหน่วยความจำ

ตัว MCS-51 จะแยกแอดเดรสสำหรับหน่วยความจำของโปรแกรม และหน่วยความจำของข้อมูลออกจากกัน หน่วยความจำของโปรแกรมขยายได้ถึง 64 กิโลไบต์ และจำนวนไบต์ต่ำ 4 กิโลไบต์ จะอยู่ใน 8051 หน่วยความจำของข้อมูลภายในมี 128 ไบต์ (256 ไบต์สำหรับ 8032/8052) บนชิป และอีก 128 ไบต์ ใช้สำหรับเรจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR) และเข้าถึงหน่วยความจำข้อมูลภายนอกได้อีก 64 กิโลไบต์

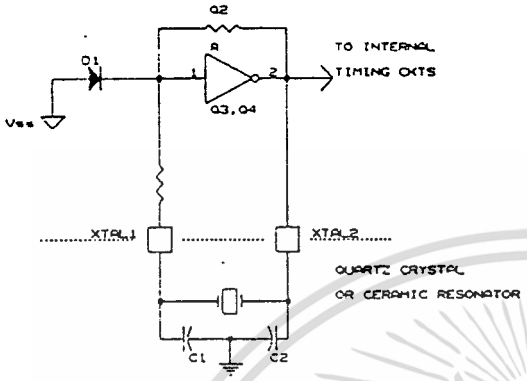
4.5 ออสซิลเลเตอร์และวงจรนาฬิกา

วงจรออสซิลเลเตอร์ที่อยู่ในชิปแบบ HMOS ของตระกูล MCS-51 จะเป็นSingle Linear Invertor ดังแสดงในรูปที่ 4.3 เพื่อใช้คริสตอลควบคุมเป็นออสซิลเลเตอร์แบบรีแอกทีฟ บวกดังรูปที่ 4.4 ในการใช้งานคริสตอลนี้ จะทำงานที่โหมดFundamental เสมือนเป็น Inductance โดยต่อขนานอยู่กับตัวคาปาซิเตอร์ภายนอกที่ต่อกับคริสตอล

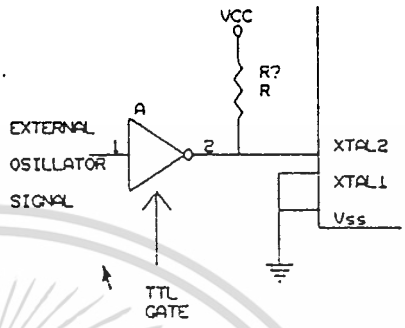


รูปที่ 4.3 วงจรออสซิลเลเตอร์ภายใน MCS-51 แบบ HMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 การใช้วงจรออสซิลเลเตอร์บน HMOS ชิป



รูปที่ 4.5 การจ่ายสัญญาณนาฬิกาภายนอกในการขับ HMOS MCS-51

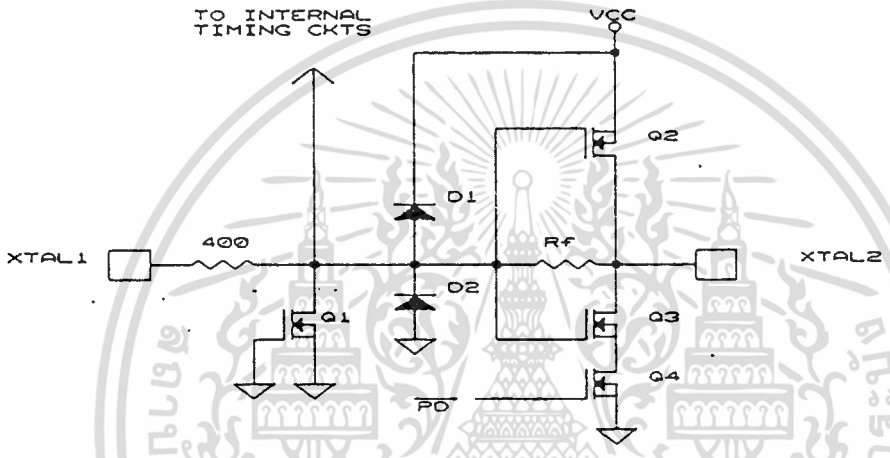
การกำหนดตัวคริสตอล และค่าคาปาซิเตอร์ C1 และ C2 ในรูปที่ 4-4 ไม่ค่อยวิกฤตนัก อาจจะมีค่าประมาณ 30 PF สำหรับทุกความถี่ของตัวคริสตอลชั้นดี ส่วนการใช้ Ceramic Resonator ค่าคาปาซิเตอร์ที่มาต่อจะมีค่าสูงกว่า โดยมีค่าประมาณ 47 PF การใช้ค่าคาปาซิเตอร์อาจเปลี่ยนแปลงได้ขึ้นอยู่กับตัว Ceramic Resonator นั้น ๆ การขับตัว HMOS ด้วยสัญญาณนาฬิกาจากภายนอกก็กระทำได้เช่นกัน โดยต่อเข้าที่ขา XTAL2 และต่อลงดินที่ขา XTAL1 ดังรูปที่ 4-5 ควรจะใช้ตัวต้านทานพลูลัพเพราะที่ XTAL2 ต้องการสัญญาณในระดับทีทีแอล

ส่วนแบบ CHMOS วงจรออสซิลเลเตอร์ที่อยู่ในชิปของ 80C51 มีดังรูปที่ 4-6ซึ่งจะประกอบด้วย Single Stage Linear Invertor สำหรับการใช้คริสตอลควบคุมให้เป็นออสซิลเลเตอร์ Reactance บวก เช่นเดียวกับแบบ HMOS แต่ก็มีข้อแตกต่างบางประการที่สำคัญก็คือ 80C51 สามารถที่จะหยุดการทำงานของตัวออสซิลเลเตอร์ภายใต้ การควบคุมด้วยซอฟต์แวร์ด้วยการเขียน "1" เข้า PD บิตของเรจิสเตอร์ PCON ที่แตกต่างอีกข้อก็คือ วงจรสัญญาณนาฬิกาภายนอกของ CHMOS จะถูกขับด้วยสัญญาณที่ขา XTAL1 ตรงกันข้ามกับของ HMOS

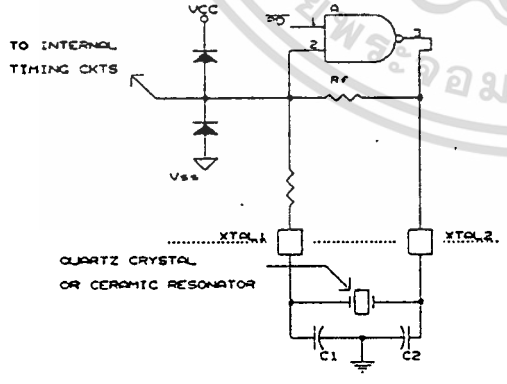
ตัวเรจิสเตอร์ฟีดแบก Rf ในรูปที่ 4-6 ประกอบด้วย N และ P Channel FETS ที่ถูกควบคุมด้วยบิต PD ดังนั้น Rf จะเปิดวงจรเมื่อ PD = 1 ตัวไดโอด D1, D2 ทำหน้าที่ CLAMP กันVcc และVss ที่จะเข้าRfFETSออสซิลเตอร์สามารถใช้ชนิดเดียวกัน กับที่ใช้กับแบบ HMOS ตามรูปที่ 4-7 ใช้ C1 = C2 = 30 pF เมื่อฟีดแบกเป็นตัวคริสตอลควอทซ์ และ C1 = C2 = 47 pF เมื่อใช้ตัว Ceramic Resonator การขับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

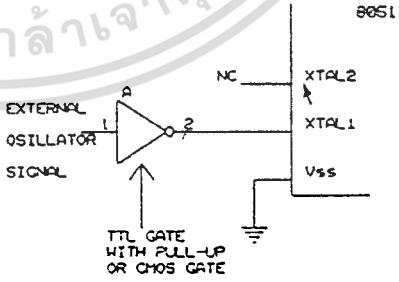
CMOS ด้วยสัญญาณนาฬิกาภายนอกจะต่อเข้าที่ขา XTAL1 และปล่อย XTAL2 ลอยไว้ดังแสดงในรูปที่ 4-8 ไม่มีข้อกำหนดแน่นอนสำหรับขนาดของ Duty Cycle ของสัญญาณออสซิลเลเตอร์ภายนอก เพียงแต่สัญญาณเข้าจะถูกหารสองให้เป็นสัญญาณนาฬิกา เมื่อต้องการใช้ช่วงเวลาของสัญญาณนาฬิกามาควบคุมงานในระบบสัญญาณนาฬิกา ที่ได้จะได้จากการเอา 2 ไปหารสัญญาณของออสซิลเลเตอร์ และแบ่งจ่ายเข้าชิปเป็นสองเฟส เฟสที่หนึ่ง สัญญาณจะแอกทีฟระหว่างครึ่งแรกของแต่ละคาบสัญญาณนาฬิกา และเฟสที่สอง สัญญาณจะแอกทีฟระหว่างครึ่งที่สองของแต่ละคาบ สัญญาณนาฬิกา โดยให้ XTAL2 เป็นขาอินพุตเข้าของตัวกำเนิดสัญญาณนาฬิกานี้



รูปที่ 4-6 วงจรออสซิลเลเตอร์ภายใน MCS-51 แบบ CHMOS



รูปที่ 4-7 การใช้วงจรออสซิลเลเตอร์บน CHMOS ชิป



รูปที่ 4-8 การจ่ายสัญญาณนาฬิกาภายนอกในการขับ CHMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 จังหวะเวลาของซีพียู

วัฏจักรแมชชีน ประกอบด้วย 6 สถานะ หรือเท่ากับ 12 คาบของออสซิลเลเตอร์ แต่ละสถานะจะแบ่งเป็นเฟส ครึ่งหนึ่งเป็นช่วงเฟส 1 (P1) แอกทีฟ และเฟส 2(P2) เป็นช่วงเฟส 2 แอกทีฟ ดังนั้นในแต่ละวัฏจักรแมชชีน จะประกอบด้วย 12 คาบของออสซิลเลเตอร์เป็นจำนวน S1P1 คือ สถานะที่ 1 เฟสที่ 1 ถึง S6P2 คือ สถานะที่ 6 เฟสที่ 2โดยปกติการทำงานแบบคณิตศาสตร์และตรรกศาสตร์จะทำในช่วงเฟส 1 และการถ่ายเทข้อมูลภายในระหว่างเรจิสเตอร์จะทำในช่วงเฟส 2

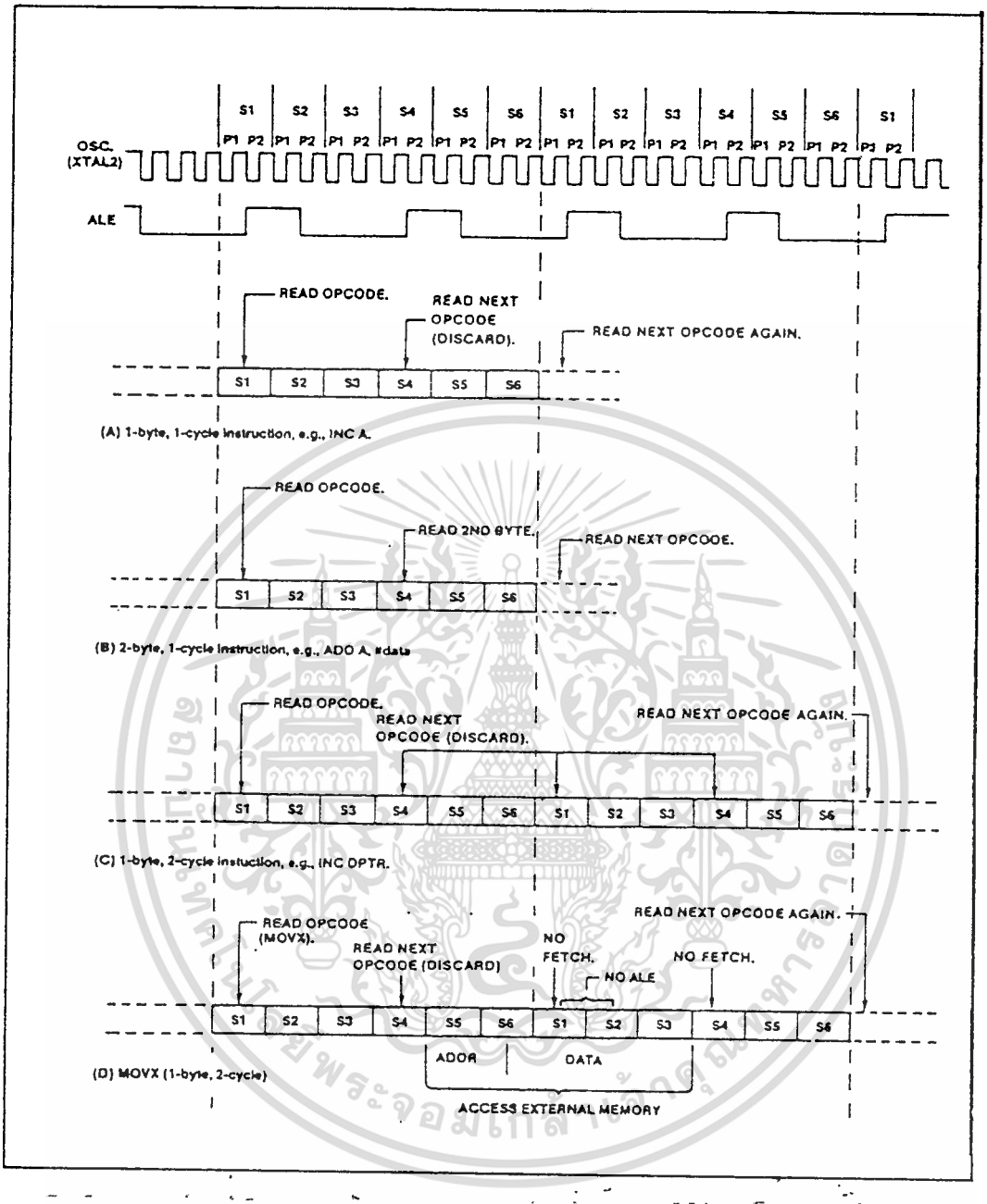
ตามรูปที่ 4-9 แสดงถึงช่วงเวลาการแฟทช์ และการทำงานที่อ้างถึงลักษณะภายในและเฟส เนื่องจากสัญญาณนาฬิกาภายในผู้ใช้ไม่สามารถที่จะควบคุมการเข้าถึงภายในได้โดยปกติ ALE จะแอกทีฟ 2 ครั้งในแต่ละวัฏจักรแมชชีนและจะเกิดขึ้นระหว่าง S1P2S2P1 ครั้งหนึ่ง และระหว่าง S4P2 ถึง S5P1 อีกครั้งหนึ่ง

การทำงานของแต่ละวัฏจักรคำสั่งจะเริ่มที่ S1P2 เมื่อรหัสออปโค้ดเก็บเข้าในตัวเรจิสเตอร์คำสั่งหรืออ่านออปโค้ดเข้ามาถ้าคำสั่งมีสองไบต์ ไบต์ที่สองจะถูกอ่านในช่วง S4 ภายในวัฏจักรแมชชีนเดียวกัน แต่ถ้าเป็น 1 ไบต์คำสั่ง จะยังคงแฟทช์ที่ S4 แต่ไบต์ที่ถูกอ่าน (ซึ่งควรจะเป็นไบต์ที่สองของคำสั่งเดียวกัน) จะไม่มีผล และตัวนับโปรแกรม(PC) จะยังไม่เพิ่มค่า ไม่ว่ากรณีใด การทำงานจะสมบูรณ์ที่ปลายของ S6P2 ตามรูปที่ 4.9(A) กับ 4.9(B) เป็นการแสดงจังหวะเวลาสำหรับ 1 ไบต์ใน 1 รอบคำสั่งกับ 2 ไบต์ใน 1 รอบคำสั่ง

คำสั่ง MCS-51 ส่วนใหญ่จะทำงานในช่วงหนึ่งวัฏจักรยกเว้นคำสั่ง MUL(คูณ)

DIV (หาร) ที่ใช้มากกว่าสองวัฏจักรในการที่จะทำงานให้สมบูรณ์ได้จะใช้ถึงสี่วัฏจักร ปกติรหัสสองไบต์จะถูกแฟทช์จากหน่วยความจำโปรแกรมช่วงทุกวัฏจักรแมชชีน ยกเว้นคำสั่งพิเศษ คือ MOVX ซึ่งมี 1 ไบต์คำสั่ง แต่จะใช้เวลาสองวัฏจักร ในการเข้าถึงหน่วยความจำข้อมูลภายนอก ระหว่างการทำคำสั่ง MOVX การแฟทช์จะถูกสคิป หรือหายไปขณะที่หน่วยความจำข้อมูลภายนอกจะถูกแอดเดรสและสโตรบหรือกระตุ้นรับเข้าไปในซีพียูรูป 4.9(C) และ 4.9(D) เป็นการแสดงจังหวะเวลาปกติของคำสั่งประเภท 1 ไบต์ แต่ใช้ 2 วัฏจักรแมชชีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 แสดงถึงช่วงจังหวะการแฟทช์ และการทำงานตามลำดับที่อ้างถึงลักษณะภายใน และเฟส

4.7 โครงสร้างพอร์ตและการทำงาน

ใน MCS-51 มีพอร์ต 4 พอร์ตและทั้งสี่พอร์ตเป็นแบบสองทิศทาง แต่ละพอร์ตจะประกอบด้วยแลทช์เป็น P0 ถึง P3 ของ SFR จะมีตัวขับเอาต์พุตและบัฟเฟอร์อินพุต ตัวขับเอาต์พุตของพอร์ต 0 และ 2 และบัฟเฟอร์อินพุตของพอร์ต 0 จะใช้งานสำหรับการเข้าถึงหน่วยความจำภายนอก ในการใช้งานลักษณะนี้เอาต์พุตพอร์ต 0 จะทำหน้าที่เป็นตัวกำหนดไบต์ต่ำของแอดเดรสหน่วยความจำภายนอก โดยที่ค่าแอดเดรส และค่าข้อมูลจะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มัลติเพลกซ์ด้วยช่วงจังหวะการแฟทช์และการอ่านหรือเขียนข้อมูล ส่วนเอาต์พุตพอร์ต 2 จะทำหน้าที่เป็นตัวกำหนดส่งไบต์สูงของแอดเดรส ในการเข้าถึงหน่วยความจำภายนอกบางขาของตัวขับเอาต์พุตและบัฟเฟอร์อินพุตของขา 1.0, 1.1 และพอร์ต 3 ทั้งหมดสามารถนำไปใช้งานเป็นแบบหลายฟังก์ชัน (Multifunction) ได้ดังนี้

ขาพอร์ต การใช้งานตามฟังก์ชัน

*P1.0 T2 (Timer/Counter2 สัญญาณอินพุตจากภายนอก)

*P1.1 T2RST (Timer/Counter2 สัญญาณอินพุตการรีเซตภายนอก)

P3.0 RxD (พอร์ตรับข้อมูลอนุกรม)

P3.1 TxD (พอร์ตส่งข้อมูลอนุกรม)

P3.2 INTO (การใช้อินเตอร์รัพต์ภายนอกตัวที่ 1)

P3.3 INTI (การใช้อินเตอร์รัพต์ภายนอกตัวที่ 2)

P3.4 TO (Timer/Counter 0 สัญญาณอินพุตภายนอก)

P3.5 T1 (Timer/Counter 1 สัญญาณอินพุตภายนอก)

P3.6 WR (สโตรบการเขียนหน่วยความจำภายนอก)

P3.7 RD (สโตรบการอ่านหน่วยความจำภายนอก)

ตัวขับเอาต์พุตแลทช์ในการที่จะให้ทำงานตามตารางบน จะต้องเริ่มโปรแกรมด้วยการเซตค่า "1" เก็บในแลทช์ก่อน

เครื่องหมาย * แสดงถึงการใช้ตัว Timer/Counter 2 ซึ่งมีเฉพาะในเบอร์ 8032/8052 เท่านั้น ทั้งโหมดตัวจับเวลาหรือตัวนับ การโหลดใหม่แบบอัตโนมัติของTimer/Counter 2 ที่เรจิสเตอร์ RLDH และ RLDL จะเกิดขึ้นถ้าการโหลดใหม่แบบอัตโนมัติถูกเลือกใช้งานด้วยการกำหนดในบิต CP/RL2 = 0

4.7.1 การกำหนดใช้งานไอโอ (I/O Configuration)

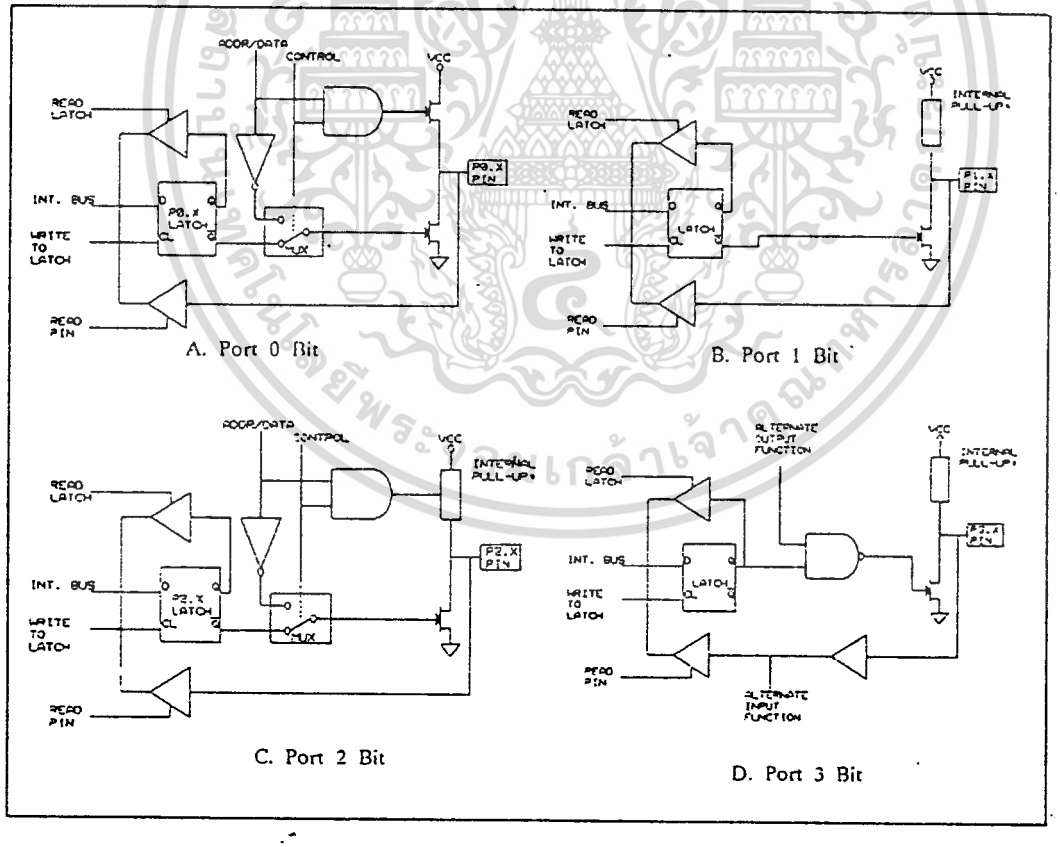
รูปที่ 4.10 เป็นพอร์ตวงจรการแลทช์และบัฟเฟอร์ แสดงรูปแบบของบิตแต่ละพอร์ตที่พอร์ต 1,2 และ 3 จะมีพูลอัพภายใน พอร์ต 0 เอาต์พุตเป็น Open Drain แต่ละเส้นไอโอจะเป็นอิสระในการกำหนดเป็นอินพุตหรือเอาท์พุต พอร์ต 0 และ 2 อาจใช้เป็นไอโอทั่วไปไม่ได้ถ้าถูกกำหนดให้ใช้เป็นบัสแอดเดรสและข้อมูลแล้ว

กรณีการใช้พอร์ตเป็นอินพุตนั้น จะสามารถรับการเปลี่ยนแปลงระดับลอจิกจากระดับสูงสู่ระดับต่ำเท่านั้น ดังนั้นการใช้ขาใดขาหนึ่งของพอร์ตเป็นอินพุตต้องทำการเซตขานั้นให้เป็นระดับสูงก่อน ซึ่งจะทำให้ตัวขับ FETS ทรานซิสเตอร์หยุดทำงานดังนั้นขาของพอร์ต 1,2 และ 3 ที่มีตัวต้านทานพูลอัพต่ออยู่จะยกระดับแรงดัน และทนกระแสได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพียงพอกับระดับลอจิกทีทีแอล แต่จะสามารถลดระดับให้ต่ำด้วยแหล่งวงจรลอจิกภายนอก ด้วยคุณสมบัติของขา 1, 2, 3 นี้ จะเรียกว่า Quasi-bidirectional สำหรับพอร์ต 0 ค่า 1 ในพอร์ตที่แลทช์ไว้จะเป็นเหตุให้ขาภายนอกถูกปลดออกหรือลอยตัว ปกติพอร์ตทั้งหมดของ MCS-51 จะมีค่าเป็น "1" หลังการรีเซตแล้ว ถ้าค่า "0" ถูกเขียนเข้าไปแลทช์ไว้ที่พอร์ต มันสามารถจะถูกกำหนดใหม่ให้เป็นอินพุตด้วยการเขียนค่า "1" เข้าไปใหม่

พอร์ต 0 มีความแตกต่างจากพอร์ตอื่นที่ไม่มีพุลอัพภายใน แต่มี FET ตัวบนมาต่อแทนเป็นตัวไดรเวอร์เอาต์พุต ดังรูปที่ 4.10(A) โดยถ้ามันให้วงจรทำงาน จะเป็นการทำงานแบบบัสแอดเดรส และข้อมูลด้วยการเข้าถึงข้อมูลภายนอกด้วยสัญญาณควบคุมภายใน แต่งานลักษณะนี้ปกติ FET จะไม่ทำงาน ในการใช้เรจิสเตอร์ P0 แลทช์ค่า "1" ไว้ตามวงจรเกตของ FET ตัวล่างจะต่อที่ Q ซึ่งเป็นลอจิกระดับต่ำ ทำให้ FET ทั้งสองไม่ทำงานทั้งคู่ จะเป็นการปล่อยขาของพอร์ต 0 ให้ลอยตัวเป็นการให้อินพุตมีค่าอิมพีแดนซ์สูงนั่นเอง ขณะที่พอร์ต P2 ใน SFR จะมีค่าแอดเดรสที่ไม่เปลี่ยนแปลง

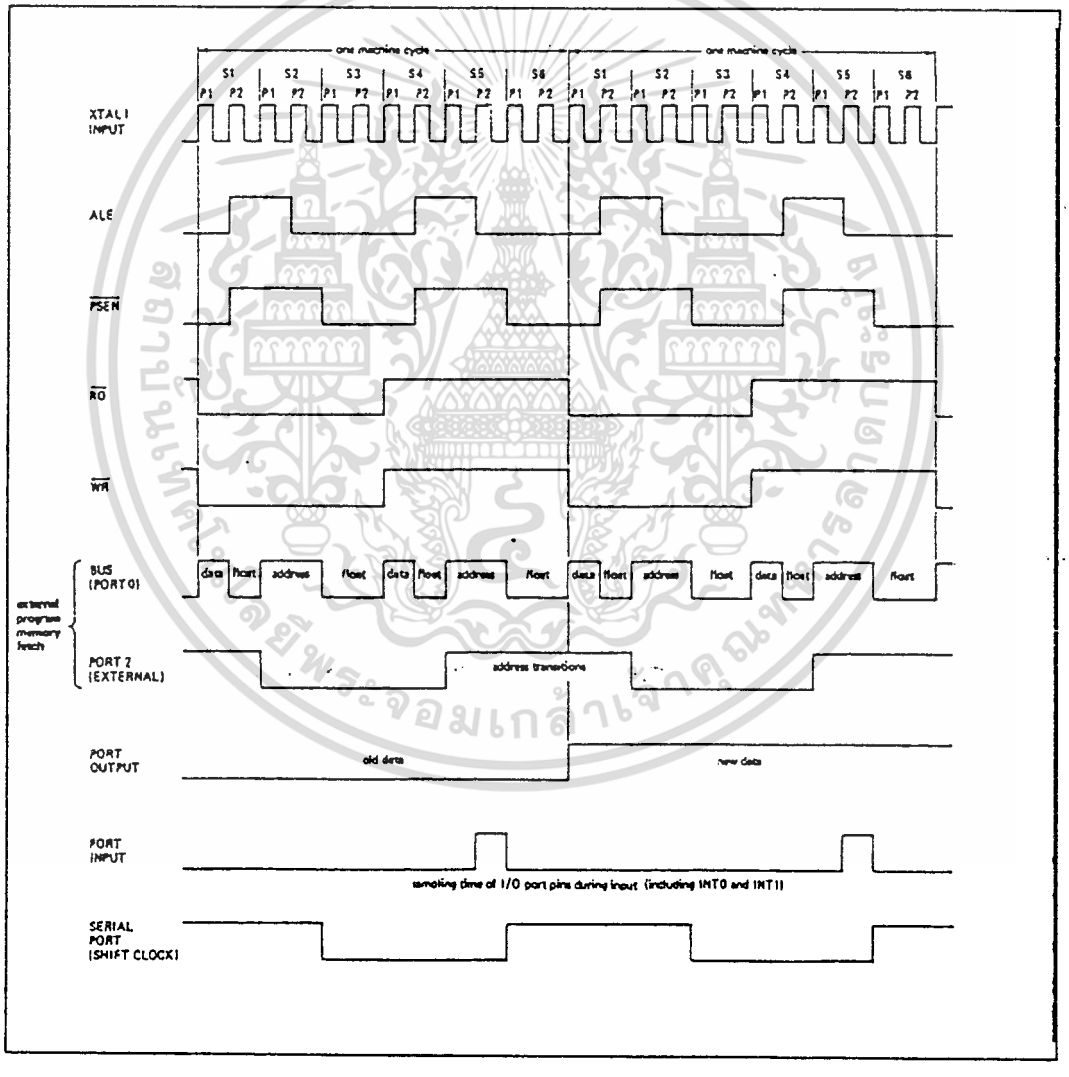


รูปที่ 4.10 เป็นพอร์ตการกำหนดแลทช์และบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7.2 การเขียนไปยังพอร์ต

การทำงานตามคำสั่งที่เปลี่ยนค่าในแลทช์ของแต่ละพอร์ต ค่าใหม่จะเข้ามาเก็บในช่วงระหว่าง S6P2 ของวัฏจักรสุดท้ายของคำสั่ง อย่างไรก็ตามพอร์ตจะเก็บค่าในแลทช์ เมื่อมีการใช้ส่งข้อมูลออกที่บัฟเฟอร์เอาต์พุตระหว่างเฟส 1 ของคาบเวลาใด ๆของสัญญาณนาฬิกา (ส่วนระหว่างเฟส 2 บัฟเฟอร์เอาต์พุตจะยังคงเก็บค่าเริ่มแรกที่ปรากฏในเฟส 1 ก่อนหน้านั้น) โดยสำคัญค่าใหม่ที่แลทช์ไว้จะยังไม่ปรากฏที่ขาของพอร์ตจนกว่าจะถึงเฟส 1 ต้าใหม่ ซึ่งอยู่ในช่วง S1P1 ของวัฏจักรแมชชีนต้วต่อมาดังรูปที่ 4.11

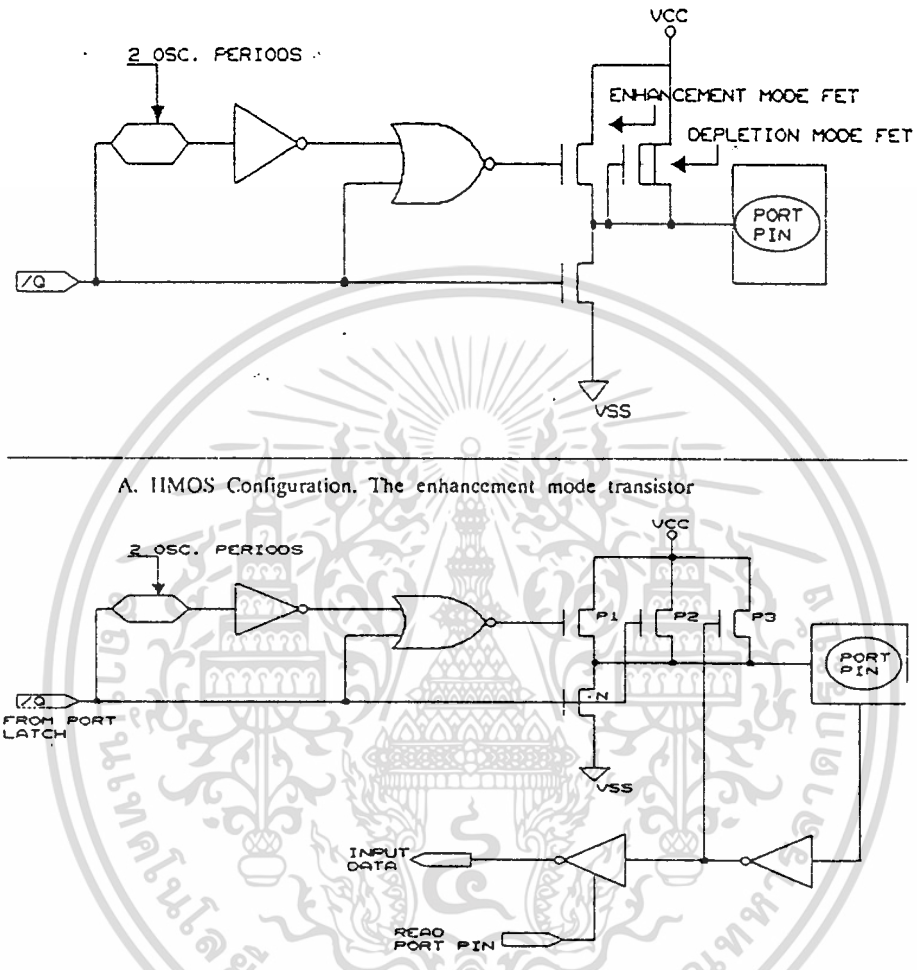


รูปที่ 4-11 วัฏจักรการอ่านและเขียนไปยังพอร์ต

ถ้าการเปลี่ยนจาก "0" เป็น "1" ของพอร์ต 1, 2 และ 3 จะเป็นการให้พูลอัพทำงานในช่วงระหว่าง S1P1 และ S1P2 ของวัฏจักรเกิดการเปลี่ยนแปลง ลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
037123

งานเช่นนี้จะช่วยเพิ่มความเร็วของการเปลี่ยนแปลงการมีพูลอัพเพิ่มขึ้นสามารถที่จะจ่ายกระแสได้เพิ่มขึ้น 100 เท่าตัวของการพูลอัพปกติจะสังเกตได้ว่าการพูลอัพภายในเป็นเฟต ซึ่งไม่ใช่ตัวต้านทานเส้นตรง การจัดการพูลอัพมีแสดงในรูปที่ 4.12



รูปที่ 4.12 การจัดการพูลอัพภายในเริ่มแรกของพอร์ต 1, 2 และ 3

ในพวก HMOS 8051 ส่วนที่คงที่ในการพุลอัพคือ การใช้ทรานซิสเตอร์ แบบ depletion mode ด้วยการต่อเกตเข้าแหล่งกำเนิดแรงดัน ตัวทรานซิสเตอร์แบบนี้ที่ขาของพอร์ตจะสามารถจ่ายกระแสได้ประมาณ 0.25 มิลลิแอมป์ เมื่อเกิดลัดวงจรลงดิน ในการต่อขนานกับพูลอัพคงที่ของทรานซิสเตอร์แบบ Enhancement mode ดังวงจรรูปที่ 4.12(A) ซึ่งจะแอกทีฟระหว่าง S1 เมื่อไรก็ตามที่บิตเกิดการเปลี่ยนแปลงจาก "0" เป็น "1" ระหว่างช่วงเวลานี้ ถ้าพอร์ตเกิดลัดวงจรลงดินจะทนกระแสได้ถึง 30 มิลลิแอมป์

ส่วนในพวก CHMOS พูลอัพจะประกอบด้วย pFETS สามตัว โดยที่ pFET จะเป็นพวก P-Channel ซึ่งจะทำงานเมื่อเกตของ FET มีค่าเป็น "0" และ pFET จะหยุดทำงาน เมื่อเกตมีค่าเป็น "1" ส่วน nFET ทำงานตรงข้ามกับ pFET pFET ตัวที่ 1 ในรูปที่ 4.12(B) ทรานซิสเตอร์จะทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คลุมระยะ 2 คาบออสซิลเลเตอร์ หลังจากมีการเปลี่ยนแปลงค่าในพอร์ตแลทช์จาก "0" เป็น "1" ขณะที่ทำงาน มันจะทำให้ pFET3 ทำงานผ่านอินเวอร์เตอร์ อินเวอร์เตอร์ตัวนี้กับ pFET ที่ต่อจากพอร์ตแลทช์จะเก็บค่า "1" ไว้จะสังเกตได้ว่า ขาที่มีค่าเป็น 1 ถ้ามี glitch ลงจากภายนอกเข้ามาก็สามารถที่จะทำให้ pFET3 หยุดทำงานได้ ทำให้ขาพอร์ตนี้อยู่ในสภาวะลอบ pFET2 จะทำงานในขณะเดียวกันก็ทำให้ nFET หยุดทำงาน ดังนั้นการเก็บค่า 1 ใน pFET3 ก็จะอ่อนลงและจะสูญข้อมูลที่เก็บไว้ได้เมื่อมี glitch เข้าที่ขานี้

4.7.3 การบรรจุข้อมูลและการต่อพ่วงกับพอร์ต

เอาต์พุตของพอร์ต 1, 2 และ 3 สามารถขับทีทีแอลอินพุตแบบแอลเอสได้4ตัวพอร์ตเหล่านี้ของ HMOS สามารถขับได้ทั้งวงจรแบบทีทีแอลหรือ NMOS MCS-51 ทั้งแบบ HMOS และ CHMOS สามารถทำงานเป็นต้าขับลักษณะ Open-Collector และเอาต์พุต Open-Drain โดยไม่ต้องมีพูลอัพจากภายนอก

พอร์ต 0 ตัวบัฟเฟอร์เอาต์พุตที่ขาสามารถขับทีทีแอลอินพุตได้ 8 ตัวอย่างไรก็ตามขาเหล่านี้ถ้าใช้ในการขับอินพุตแบบ NMOS ต้องต่อพูลอัพจากภายนอก ยกเว้นการใช้งานเป็นบัสแอดเดรส/ข้อมูล

4.7.4 รูปแบบการอ่าน-เปลี่ยนค่า-เขียน (Read-Modify-Write) ผ่านพอร์ต

ด้วยลักษระการใช้พอร์ตเป็นอินพุต ตามโครงสร้างรูป 4-10 บิตแลทช์แต่ละบิตพอร์ตของ SFR จะแทนด้วยวงจร D FLIP-FLOP ซึ่งจะถูกกระตุ้นให้เก็บค่าจากบัสภายในด้วยสัญญาณ "write to latch" ที่ถูกสร้างขึ้นด้วย CPU ค่า Q ที่เป็นเอาต์พุตของ ก็จะจ่ายไปยังบัสภายในที่ถูกควบคุมด้วยสัญญาณ read latch จาก CPU ระดับสัญญาณ ฟลิปฟลอปที่ขาของพอร์ตจะไปปรากฏที่บัสภายในได้นั้น จะถูกควบคุมด้วยสัญญาณ read pin จาก CPU ดังนั้นบางคำสั่งในการอ่านค่าจากพอร์ตจะสร้างสัญญาณควบคุมread latch และบางคำสั่งจะสร้างสัญยาณ read pin ซึ่งควรจะแยกชนิดของคำสั่งทั้งสองนี้ออกได้ด้วยการทำความเข้าใจว่าถ้าเป็นชนิดแบบ read latch การทำงานของคำสั่งชนิดนี้จะมีลักษณะด้านการอ่านค่าผ่านเข้าพอร์ต หรือทำการเปลี่ยนแปลงค่าที่อ่านเข้ามาแล้วทำการแลทช์ไว้ ซึ่งลักษณะงานเช่นนี้จะเป็นการอ่านค่า เปลี่ยนค่าและเขียนกลับไปที่แลทช์ใหม่เป็นกลุ่มคำสั่ง "Read-Modify-Write" ซึ่งเมื่อตัวโอเปอร์แรนด์ที่จะอ่านเข้ามาเป็นพอร์ตหนึ่งไบต์หรือบิตพอร์ต คำสั่ง Read-Modify-Write เหล่านี้จะแลทช์ข้อมูลมากกว่าที่จะส่งไปที่ขาโดยตรง ดังคำสั่งต่อไปนี้

ANL (AND เช่น ANL P1,A)

ORL (OR เช่น ORL P2,A)

XRL (EXOR เช่น XRL P3,A)

JBC (JUMP ถ้าบิต = 1 และเคลียร์บิต เช่น JBC P1.1,LABEL)

เอกสารนี้เป็นการ[illegible]ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CPL (Complement บิต เช่น CPL P3.0)

INC (Increment ข้อมูล เช่น XRL P3,A)

DEC (Decrement ข้อมูล เช่น DEC P2)

DJNZ (Decrement ข้อมูลและกระโดดถ้าข้อมูลไม่เป็นศูนย์เช่น DJNZ P3.LABEL)

MOV PX.Y,C (ย้ายบิตทดไปบิต Y ของพอร์ต X)

CLR PX.Y (เคลียร์บิต Y ของพอร์ต X)

SET PX.Y (เซตบิต Y ของพอร์ต X)

สามคำสั่งสุดท้ายไม่ค่อยแจ้งชัดว่าเป็นคำสั่งแบบ read-modify-writeเพราะมันจะทำงานด้วยการอ่านทั้ง 8 บิต หรือไบต์จากพอร์ต แทนที่จะเป็นบิตเดียว ซึ่งทั้ง 8 บิตจะเซตค่าแอดเดรสบิตใหม่ ดังนั้น จึงเป็นการเขียนค่าตัวใหม่ ทั้ง 8 บิตกลับเข้าที่แลทช์

เหตุผลหนึ่งที่คำสั่ง Read-Modify-Write เป็นการแลทช์ค่าพอร์ตโดยตรงมากกว่าการส่งออกที่ขา เพื่อเป็นการหลีกเลี่ยงความเป็นไปได้ที่อาจจะทำให้การแสดงระดับสัญญาณที่ขาพอร์ตเกิดการผิดพลาดขึ้น ตัวอย่างเช่น พอร์ตหนึ่งบิต อาจใช้ขับตัวทรานซิสเตอร์ เมื่อค่า "1" ถูกส่งไปที่ขาบิตนั้น ทรานซิสเตอร์จะทำงาน ถ้าซีพียูอ่านกลับในพอร์ตบิตเดียวกันที่ขามากกว่าที่จะอ่านจากตัวแลทช์ มันจะอ่านเอาแรงดันเบสของทรานซิสเตอร์ตัวนั้นกลับเข้าไป ซึ่งก็จะกลายเป็น "0" แทน ดังนั้น การใช้วิธีอ่านค่าจากตัวแลทช์กลับไปก็จะได้ค่าที่ถูกต้อง คือ "1"

4.8 การเข้าถึงของหน่วยความจำภายนอก

ลักษณะการเข้าถึงของหน่วยความจำภายนอกมี 2 แบบ คือ การเข้าถึงของหน่วยความจำโปรแกรมภายนอก กับของหน่วยความจำข้อมูลภายนอก การเข้าถึงของหน่วยความจำโปรแกรมภายนอกจะใช้ขาสัญญาณ PSEN (Program Store Enable) แอกทีฟต่ำเป็นสโตรบควบคุมการอ่าน และการเข้าถึงของหน่วยความจำข้อมูลภายนอก จะใช้ขา RDหรือ WR แอกทีฟต่ำเป็นสัญญาณสโตรบควบคุมหน่วยความจำ

การแฟทช์โปรแกรมภายนอกจะใช้ขาแอดเดรส 16 บิตเสมอ ส่วนการเข้าถึงของหน่วยความจำข้อมูลสามารถที่จะใช้กำหนดเลขที่อยู่ได้ทั้ง 16 บิตแอดเดรส เช่น MOVX @DPTR หรือ 8 บิตแอดเดรส เช่น MOVX @Ri

เมื่อไรที่ใช้ 16 บิตแอดเดรส ไบต์สูงของค่าแอดเดรสจะส่งออกที่พอร์ต 2และจะคงสถานะค่านั้นตลอดในช่วงวัฏจักรการอ่านและเขียน ระหว่างช่วงเวลานี้ ตัวแลทช์ของพอร์ต 2 ใน SFR จะไม่ต้องประกอบด้วยค่า "1" และค่าข้อมูลใน SFR จะไม่มีการเซต ถ้าช่วงวัฏจักรการใช้หน่วยความจำภายนอกไม่มีการเข้าถึงข้อมูลในวัฏจักรต่อมา ค่าใน SFR ของพอร์ต 2 จะปรากฏค่าเดิมกลับมาใหม่ในวัฏจักรตัวต่อมาถ้าใช้เป็น 8 บิตแอดเดรส ค่าใน SFR ของพอร์ตจะยังคงค่าเดิมที่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ ห้ามมิให้ผู้ใดนำไปใช้ในการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาพอร์ต 2 ตลอดช่วงวัฏจักรการใช้ความจำภายนอก ซึ่งลักษณะนี้จะเป็นการใช้งานด้านเพจของหน่วยความจำ

ในกรณีใช้แอดเดรสไบต์ต่ำเป็นช่วงเวลามัลติเพลกซ์กับข้อมูลของพอร์ต 0 ขา สัญญาณแอดเดรส/ข้อมูล จะขับ FET ทั้ง 2 ตัวในพอร์ต 0 เป็นบัฟเฟอร์ส่งข้อมูลออกดังนั้นในการใช้งานพอร์ต 0 จะไม่มีการรับกระแสเข้า จึงไม่จำเป็นต้องพูลอัพจากภายนอก

สัญญาณ ALE · Address Latch Enable ก็จะใช้เป็นขาควบคุมรับไบต์แอดเดรสเก็บไว้ภายนอก ซึ่งคำแอดเดรสจะคงที่ที่ช่วงขอบขาลงของ ALE ดังนั้น ในวัฏจักรการเขียนข้อมูลจะถูกเขียนออกไปที่พอร์ต 0 ก่อนที่ WR จะแอกทีฟต่ำ ส่วนวัฏจักรการอ่านข้อมูลจะรับเข้ามาที่พอร์ต 0 ก่อนสโตรบการอ่านจะปรากฏเล็กน้อย และระหว่างการเข้าถึงของหน่วยความจำภายนอก ตัวซีพียูจะส่งค่า OFFH มาเก็บไว้ที่พอร์ต 0 ของ SFR

การใช้หน่วยความจำโปรแกรมภายนอก จะขึ้นอยู่กับสองกรณีคือ

1. เมื่อไรก็ตามที่ EA แอกทีฟ หรือ

2. เมื่อไรก็ตามที่ตัวนับโปรแกรม PC ประกอบด้วย ตัวเลขที่มีค่ามากกว่า OFFFH (และ 1FFFH สำหรับ 8052)

ในรุ่นที่ไม่มี ROM ในตัว ให้ใช้ค่าแอกทีฟต่ำป้อนที่ขา EA เพื่อกำหนดแฟทช์โปรแกรมภายนอกที่มีค่าต่ำกว่า 4 กิโลไบต์ได้

เมื่อโปรแกรมหน่วยความจำภายนอกถูกใช้งาน ทั้ง 8 บิต ของพอร์ต 2 จะส่งค่าแอดเดรสออกมาด้วย ทำให้ไม่สามารถจะใช้งานเป็นพอร์ตไอโอได้ในระหว่างการแฟทช์ โปรแกรมภายนอก เพราะจะส่งค่าไบต์สูงจาก PC ออกมาที่พอร์ต 2 นี้ และระหว่างการเข้าถึงของข้อมูลภายนอก จะใช้พอร์ต 2 เป็นตัวส่งค่าแอดเดรสไบต์สูงจาก DPH ใน SFR ขึ้นอยู่กับการใช้คำสั่งว่าจะใช้แบบให้คำสั่งส่งเอาต์พุตออกจาก DPH ในการกำหนดแอดเดรสข้อมูลภายนอก ก็จะใช้คำสั่ง MOVX @DPTR หรือจะใช้แบบให้ข้อมูลส่งข้อมูลออกที่พอร์ตของ SFR ก็จะใช้คำสั่ง MOVX @Ri

4.8.1 สัญญาณ PSEN

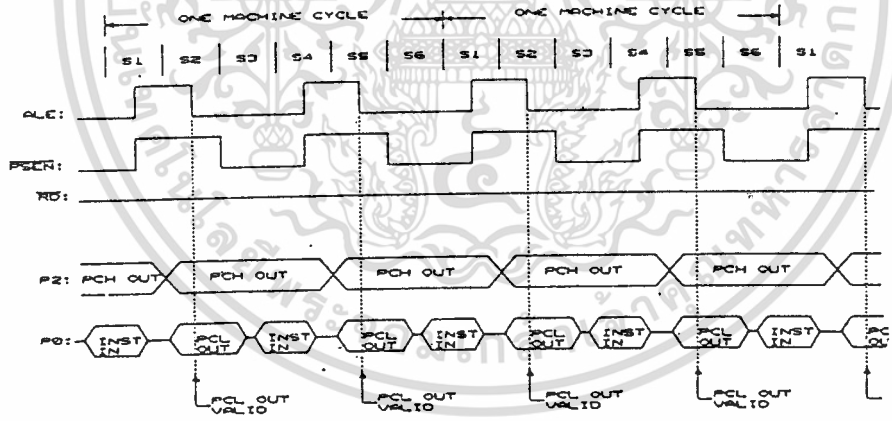
ใช้เป็นตัวควบคุมแฟทช์การอ่านโปรแกรมจากภายนอก PSEN จะไม่แอกทีฟถ้ามีการแฟทช์โปรแกรมภายใน เมื่อซีพียูเข้าถึงการใช้โปรแกรมภายนอก PSEN จะแอกทีฟ 2 ครั้งในแต่ละช่วงวัฏจักรการแฟทช์ ยกเว้นคำสั่ง MOVX ช่วงเวลาของการที่ PSEN เกิดแอกทีฟจะไม่เหมือนกับช่วง RD แอกทีฟ ช่วงวัฏจักรการอ่านที่สมบูรณ์จะรวมเอา
ช่วงที่ ALE แอกทีฟและแอกทีฟซ้ำลูกที่สองกับสัญญาณการควบคุม RD ที่เกิดพัลส์ต่ำ ประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าด้วยกัน ซึ่งจะใช้เวลา 12 สถานะคาบเวลา ส่วนช่วงเวลาของ PSEN ที่สมบูรณ์จะรวมเอาช่วงที่ ALE แอกทีฟ และแอกทีฟซ้ำลูกที่สองกับสัญญาณควบคุม PSEN ประกอบเข้าด้วยกัน ซึ่งจะใช้เวลา 6 สถานะคาบเวลา ลักษณะการทำงานตามลำดับของวัฏจักรการอ่านทั้ง 2 แบบ แสดงในรูปที่ 4.13

4.8.2 สัญญาณ ALE

ฟังก์ชันหลักของ ALE คือ การใช้งานในการให้จังหวะที่แน่นอนในการแลทช์เอาไบต์ต่ำของแอดเดรสจาก P0 ไปเก็บไว้ภายนอกเพื่อใช้ในการถอดรหัสแอดเดรสโปรแกรมภายนอก โดยจะให้ ALE ทำงานแอกทีฟสองครั้งในทุก ๆ วัฏจักรแมชชีน สัญญาณนี้จะเกิดขึ้นตลอดแม้ว่าจะไม่ได้แฟทช์จากภายนอก มีเพียงช่วงเวลาเดียวเท่านั้นที่ ALE ไม่เกิดพัลส์ คือ ระหว่างการเข้าถึงหน่วยความจำภายนอก ตามรูปที่ 4.13(B) จะเห็นว่า พัลส์แรกของ ALE ในวัฏจักรที่สองของคำสั่ง MOVX ขาดหายไป หรือมีเพียงพัลส์เดียวในหนึ่งคำสั่ง ลักษณะพัลส์ที่เกิดขึ้นคงที่ในอัตรา 1/6 ของสัญญาณความถี่ออสซิลเลเตอร์ และสามารถนำมาใช้เป็นสัญญาณนาฬิกาภายนอก หรือกำหนดเวลาได้



(A) WITHOUT A MOVX.

รูปที่ 4.13 จังหวะการเข้าถึงหน่วยความจำภายนอก

4.8.3 การใช้เนื้อที่ของโปรแกรมภายนอกซ้อนกับหน่วยความจำข้อมูล

ในการใช้งานบางครั้ง อาจจะทำงานตามโปรแกรมจากหน่วยความจำที่คุลักษณะตำแหน่งจะซ้อนกันกับการใช้ข้อมูลใน MCS-51 ตัวโปรแกรมภายนอกและหน่วยความจำข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถที่จะทำงานร่วมกันได้ด้วยการให้สัญญาณ PSEN และ RD เข้าAND เกตก่อน จะเห็นว่าที่แอกทีฟของ AND ที่เกิดจากสัญยาณทั้งสองตามรูปที่ 4-13(B)จะให้สัญญาณสโตรบการอ่านแอกทีฟต่ำในช่วงการอ่าน และแอกทีฟสูงในช่วงการแฟทช์ ซึ่งทำให้ใช้ตำแหน่งหน่วยความจำเลขที่เดียวกันได้เนื่องจากวัฏจักร PSEN จะเกิดขึ้นเร็วกว่าวัฏจักรการอ่าน (RD) ดังนั้น ความเร็วของหน่วยความจำโปรแกรมต้องเร็วพอที่จะให้วัฏจักร PSEN ทำงานได้สมบูรณ์

4.9 ตัวจับเวลา/ตัวนับ (Timer/Counter)

MCS-51มี 16 บิต ตัวจับเวลา/ตัวนับ 2 ตัว คือ Timer/Counter 0 และTimer/Counter 1 ส่วน 8032/8052 มีเพิ่มอีก 1 ชุด คือ Timer/Counter 2 ขณะที่แต่ละตัวจับเวลา/ตัวนับ (Timer/Counter) สามารถที่จะติดตั้งให้ทำงานได้เป็นตัวจับเวลาหรือตัวนับก็ได้

4.9.1 ตัวจับเวลา/ตัวนับ 0 และตัวจับเวลา/ตัวนับ 1

แต่ละตัวจะถูกติดตั้งให้ทำงานเป็นตัวจับเวลา หรือเป็นตัวนับ ได้ด้วยการเซตหรือเคลียร์บิตที่ตัวควบคุมในเรจิสเตอร์ TMOD ในกลุ่ม SFR

ในฟังก์ชันตัวจับเวลา ตัวเรจิสเตอร์จะเพิ่มค่าทุก ๆ วัฏจักรแมชชีนดังนั้น ตัวเลขในเรจิสเตอร์จะเป็นจำนวนของวัฏจักรแมชชีน เนื่องจากแต่ละวัฏจักรแมชชีนประกอบด้วย 12 คาบของออสซิลเลเตอร์ อัตราการนับแต่ละครั้ง จะกินเวลาเป็น 1/12ของความถี่ออสซิลเลเตอร์

ในฟังก์ชันตัวนับเรจิสเตอร์ จะเพิ่มค่าทุกครั้งที่มีการเปลี่ยนแปลงสถานะ จาก "1" เป็น "0" ที่เข้ามาที่ขา T0 หรือ T1 ในฟังก์ชันนี้สัญยาณภายนอกที่เข้ามาจะถูกแซมปลิ้ง (Sampling) ระหว่างช่วง S5P2 ของทุกวัฏจักรแมชชีน โดยถ้าแซมปลิ้งสัญญาณเข้าเป็นระดับสูงในวัฏจักรหนึ่ง ดังนั้น ถ้าในวัฏจักรตัวต่อมาของสัญญาณเข้าเป็นระบบต่ำ เรจิสเตอร์จะนับเพิ่มหนึ่งค่า โดยที่ค่าใหม่ของตัวนับ จะปรากฏที่เรจิสเตอร์ช่วง S3P1 ของวัฏจักร ซึ่งค่าหนึ่งที่รับเข้าไป จะใช้ช่วง 2 วัฏจักรแมชชีน (เท่ากับ 24 คาบ) ในการรับค่าช่วงการเปลี่ยน 1 เป็น 0 ดังนั้น ค่าสูงสุดในการนับจะมีอัตรา 1/24 ของความถี่ออสซิลเลเตอร์ และสัญญาณอินพุตที่นับนั้น จะไม่มีช่วงระยะห่างที่แน่นอนของ Duty Cycle แต่จะถูกนับ เมื่อระดับแรงดันที่ถูกแซมปลิ้งในแต่ละครั้งจะต้องมีช่วงคงที่อย่างน้อย 1 วัฏจักรแมชชีนก่อนที่จะเปลี่ยนค่าระดับแรงดันใหม่ในการเลือกทำงานระหว่างตัวนับกับตัวจับเวลา จะเลือกได้ 4 โหมด คือโหมด 0, 1 และ 2 เลือกได้ทั้งสองตัวของ Timer/Counter ส่วนโหมด 3 จะทำงานแตกต่างออกไป

โหมด 0

การใช้ตัวจับเวลา/ตัวนับ 0 หรือ 1 ให้อยู่ในโหมด 0 จะทำงานคล้ายกับของ MCS-48 โดยตัวจับเวลาของ MCS-48 มีขนาด 8 บิต มีตัว Prescaler เป็นตัวหาร 12 ในโหมดนี้ เรจิสเตอร์ตัวจับเวลาถูกกำหนดให้มี 13 บิต ด้วยการนับขึ้น เมื่อเป็น "1" หมดทุกบิต จะกลับมาที่ "0" ทุก

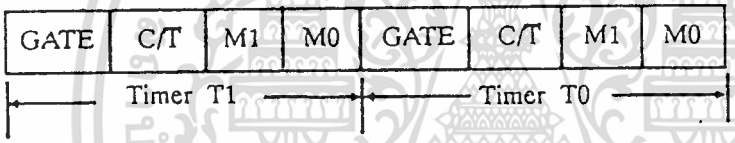
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตใหม่ เมื่อกลับเป็น "0" ทุกบิต จะเป็นการเกิด Overflow ไปทดให้แฟลกอินเตอร์รัพต์ TF1 ปรับเป็น "1" การควบคุมให้เริ่มนับต้าอินพุตจะควบคุมด้วยการอีนาเบิ้ล TR1 = 1, GATE = 0 และขา INT1 = 1 การปรับ GATE = 1 เป็นการติดตั้งตัวนับให้นับด้วยสัญญาณจากภายนอกที่เข้ามาที่ขา INT1 TR1 จะเป็นบิตควบคุมในเรจิสเตอร์ TMOD ของ SFR

เรจิสเตอร์ตัวนับจะมี 13 บิต ประกอบด้วย TH1 8 บิต และ TL1 อีก 5บิตอันดับต่ำ ส่วนอีก 3 บิตที่เหลือในอันดับสูงของ TL1 จะไม่ใช้ การเซตแฟลก TR1 ให้ทำงานจะไม่ได้เคลียร์ค่าในเรจิสเตอร์ของ TH1 และ TL1 การทำงานในโหมด 0 ในตัวจับเวลา/ตัวนับ 0 จะทำงานเหมือนกับตัวจับเวลา/ตัวนับ 1 โดยใช้ TR0 และ INT0 รวมกันควบคุมแทนสัญญาณต่าง ๆ ในรูปที่ 4.14 มีความแตกต่างในการควบคุม คือ บิตของ GATE ทั้งสอง ตัวหนึ่งจะแทนตัวจับเวลา/ตัวนับ 1 (TMOD.7) และอีกตัวจะแทน ตัวจับ

เวลา/ตัวนับ 0 (TMOD.3)

ตารางที่ 4.3 TMOD : Timer/Counter Mode Control Register



GATE : ควบคุมเกต เมื่อเซตเป็น "1" จะเป็นอีนาเบิ้ล ตัวจับเวลา/ตัวนับเท่านั้น ขณะที่ขา INTx มีสถานะสูง และขาควบคุม TRx ใน TCON จะถูกเซตเป็น "1" เมื่อตัวนับภายในถูกเคลียร์ให้อีนาเบิ้ล เมื่อไรก็ตามที่บิตควบคุม TRx ถูกเซต เป็น "1"

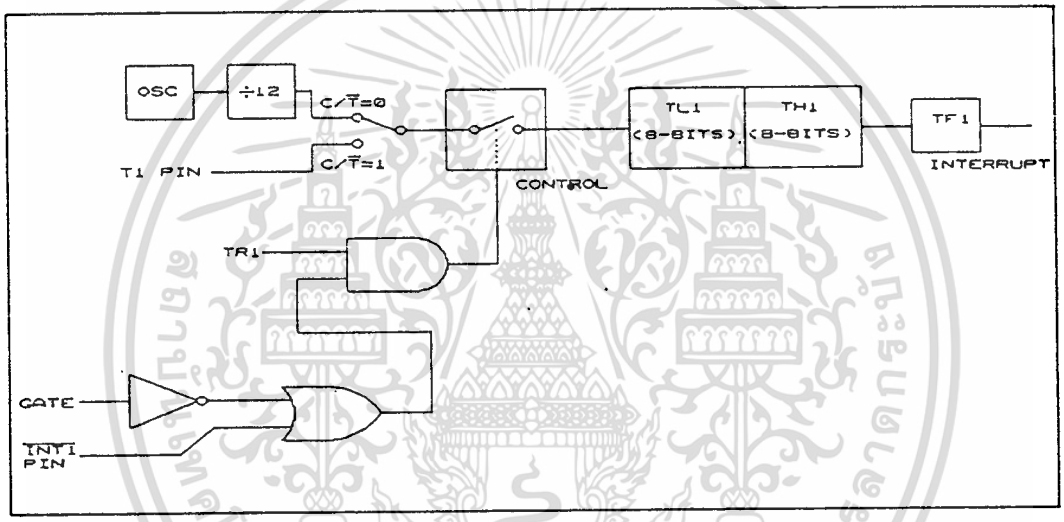
C/T : เลือกการทำงานแบบตัวจับเวลาหรือตัวนับ ถ้าเป็น "0" จะ เลือกทำงานเป็นตัวจับเวลา (โดยใช้สัญญาณนาฬิกาภายใน เป็นสัญญาณเข้าอ้างอิงถึง) ถ้าเป็น "1" จะเป็นการทำงานแบบตัวนับ และรับสัญญาณเข้าที่ขา Tx

M1 M0	การทำงาน
0 0	ทำงานแบบตัวจับเวลาของ MCS-48 ใช้ TLx เป็นตัวป้อนบิตอีก 5 บิต
0 1	การใช้ตัวจับเวลา/ตัวนับ ขนาด 16 บิต จะใช้ THx และ TLx เป็นตัวนับไม่มี prescaler
1 0	การโหลดขนาด 8 บิต โดยอัตโนมัติที่ตัวนับ และตัวจับเวลาโดยใช้ THx เก็บ ทุกครั้งที่เกิด Overflow คือ TLx ถูกนับเป็น "0" หมด
1 1	ตัวจับเวลา 0 ทำงาน โดยให้ TL0 และ TH0 เป็นตัวนับแยกกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 1

โหมด 1 ทำงานเหมือนกับโหมด 0 ต่างกันแต่เฉพาะการใช้เรจิสเตอร์ ตัวจับเวลา/ตัวนับ จะทำงานนับด้วยขนาด 16 บิต โดยไม่มี Prescaler คือ ความถี่ 1/12 ของออสซิลเลเตอร์ เป็นความถี่ที่เข้ามาถูกหารด้วยค่า 16 บิต ในเรจิสเตอร์ตัวนับ รูปที่ 4.14 แสดงการทำงานในโหมด 1 ของตัวจับเวลา/ตัวนับ

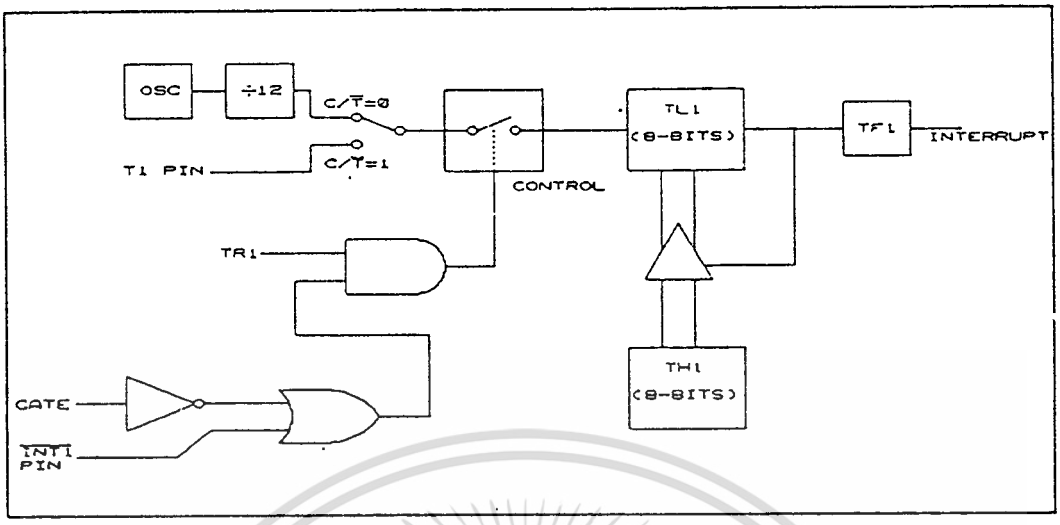


รูปที่ 4.14 แสดงการทำงานในโหมด 1 ของตัวจับเวลา/ตัวนับ 1 ขนาด 16 บิต

โหมด 2

โหมด 2 มีการทำงานโดยการกำหนดให้ตัวนับ 8 บิตของ TL1 และจะโหลดใหม่โดยอัตโนมัติทุกครั้ง เมื่อมีการ Overflow จาก TL1 ดังรูปที่ 4.15 ไม่เพียงแต่ TF1 จะปรับเป็น "1" แต่ TL1 จะถูกโหลดโดยอัตโนมัติจากค่าที่ตั้งไว้ใน TH1 ซึ่งค่าใน TH1 สามารถจะตั้งค่าได้ด้วยซอฟต์แวร์ คือการใช้คำสั่ง MOV และบรรจุเข้าไปใหม่ที่ TL1 ทุกครั้งที่เกิด Overflow TH0 และ TF0 จะเป็นตัวร่วมการทำงานในโหมดนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

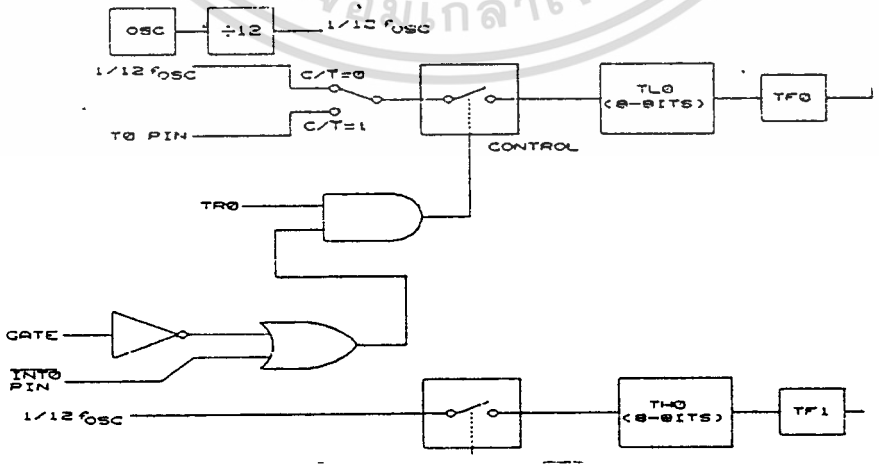


รูปที่ 4.15 ตัวจับเวลา/ตัวนับ 1 ทำงานในโหมด 2 แบบโหลดใหม 8 บิต

โหมด 3

ถ้าใช้ตัวจับเวลา/ตัวนับ 1 ในโหดม 3 มีการทำงานเป็นต้วนับ มีผลเช่นเดียกับการตั้ง TR1 = 0 และใช้ตัวจับเวลา/ตัวนับ 0 ในโหมด 3 จัดการให้ TL0 และ TH0 เป็นต้วนับสองตัวแรกที่แยกออกจากกัน วงจรตรรกควบคุมสำหรับโหมด 3 ที่ใช้ตัวจับเวลา/ตัวนับเวลา 0 แสดงในรูปที่ 4.18 TL0 ใช้ตัวจับเวลา/ตัวนับ 0 ร่วมกับบิตควบคุมของ C/T, GATE, TR0, INTO และ TF0 ตัว TH0 จะถูกล๊อกค์ให้ทำงานในฟังค์ชั่นตัวจับเวลา ตามรูปที่ 4.16 และใช้บิตแฟลก TR1 และ TF1 เข้าร่วมทำงานในโหมด 3 ดังนั้นต้ว TH0 ในโหมดนี้จะควบคุมการอินเตอร์รัพต์ของตัวจับเวลา 1 เป็นกลุ่มจับเวลาและขนาด 8 บิดสองตัว

ตัวจับเวลา (เป็นตัวนับวัฏจักรแมชชีนได้) และจะใช้บิตที่ TR1 และ TF1ของตัวจับเวลา 1 เป็นตัวควบคุม ดังนั้น จึงใช้ TH0 เป็นตัวจับเวลาเป็นการควบคุมอินเตอร์รัพต์ด้ายต้วจับเวลา 1



รูปที่ 4.16 ใช้ตัวจับเวลา/ตัวนับ 1 ในโหมด 3 เป็นกลุ่มตัวนับขนาด 8 บิตสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 TCON : Timer/Conter Control Register

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2

TF1 TCON 7 ตัวจับเวลา 1 แฟลก เป็น "1" เมื่อเกิด Overflow ถูกเซตเป็นหนึ่งด้วยฮาร์ดแวร์ทางสัญญาณ เมื่อตัวจับ เวลา/ตัวนับ Overflow และจะเคลียร์ตัวเองเมื่ออินเตอร์รัพต์ไปแล้ว

TR1 TCON 6 ตัวจับเวลา 1 เป็นตัวควบคุมบิตให้เริ่มทำงาน จะเซตหรือเคลียร์ด้วยซอฟต์แวร์ที่จะมาทำให้ตัวจับเวลา/ตัวนับ 1 เริ่มหรือหยุดการทำงาน

TF0 TCON.5 ตัวจับเวลา 0 แฟลกเป็น "1" เมื่อเกิด Overflow ถูกเซตเป็นหนึ่งด้วยฮาร์ดแวร์ทางสัญญาณเมื่อตัวจับเวลา/ตัวนับ Overflow เคลียร์ตัวเองเมื่อเข้าอินเตอร์รัพต์ไปแล้ว

TR0 TCON.4 ตัวจับเวลา 0 เป็นตัวควบคุมบิตให้เริ่มทำงาน จะเซตหรือเคลียร์ด้วยซอฟต์แวร์ที่จะมาทำให้ตัวจับเวลา/ตัวนับเริ่มหรือหยุดการทำงาน

IE1 TCON.3 เป็นแฟลกขอบสัญญาณอินเตอร์รัพต์ 1 จะเซตด้วยฮาร์ดแวร์เมื่อสัญญาณขอบการอินเตอร์รัพต์ปรากฏเข้าที่ขา INT1 และเคลียร์เมื่อการทำงานอินเตอร์รัพต์สิ้นสุด

IT1 TCON.2 รูปแบบการควบคุมบิตของอินเตอร์รัพต์ 1 จะเซตหรือเคลียร์ได้ด้วยซอฟต์แวร์ ที่จะเป็นตัวกำหนดให้มีการกระตุ้นอินเตอร์รัพต์จากภายนอกที่เป็นขอบขาลง หรือเป็นระดับแรงดันต่ำ โดยถ้า IT1 = 1 จะควบคุมอินเตอร์รัพต์แบบขอบขาลง และถ้า IT = 0 จะควบคุมอินเตอร์รัพต์แบบระดับแรงดันต่ำ

IE0 TCON.1 เป็นแฟลกขอบสัญญาณอินเตอร์รัพต์ 0 เซตด้วยฮาร์ดแวร์เมื่อสัญญาณขอบการอินเตอร์รัพต์ปรากฏเข้าที่ขา INT0 และเคลียร์เมื่อการทำงานอินเตอร์รัพต์สิ้นสุด

IT0 TCON.0 รูปแบบการควบคุมบิตของอินเตอร์รัพต์จะเซตหรือเคลียร์ได้ด้วยซอฟต์แวร์ที่จะเป็นตัวกำหนดให้มีการกระตุ้นอินเตอร์รัพต์จากภายนอกที่แบบขอบขาลง หรือเป็นแบบระดับแรงดันต่ำ

โหมด 3 สามารถที่จะใช้ในงานที่ต้องการตัวจับเวลา/ตัวนับ ขนาด 8 บิตที่เพิ่มขึ้นด้วยการใช้ตัวจับเวลา 0 ในโหมด 3 ดังนั้น 8051 สามารถที่จะทำงานใช้ตัวจับเวลา/ตัวนับได้เป็น 3 ชุด ขณะที่ 8052 ก็จะใช้งานได้ 4 ชุด เมื่อใช้ตัวจับเวลา 0 อยู่ในโหมด 3 ตัว จับเวลา 1 สามารถที่จะเปิด-ปิดให้เข้าสู่หรือออกจากการทำงานของโหมด 3 หรือสามารถที่จะยังคงใช้เป็นตัวสร้างอัตราบ๊อดของการส่งข้อมูลอนุกรมหรือการใช้งานใด ๆ ที่ไม่ต้องการการอินเตอร์รัพต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9.2 ตัวจับเวลา/ตัวนับ 2

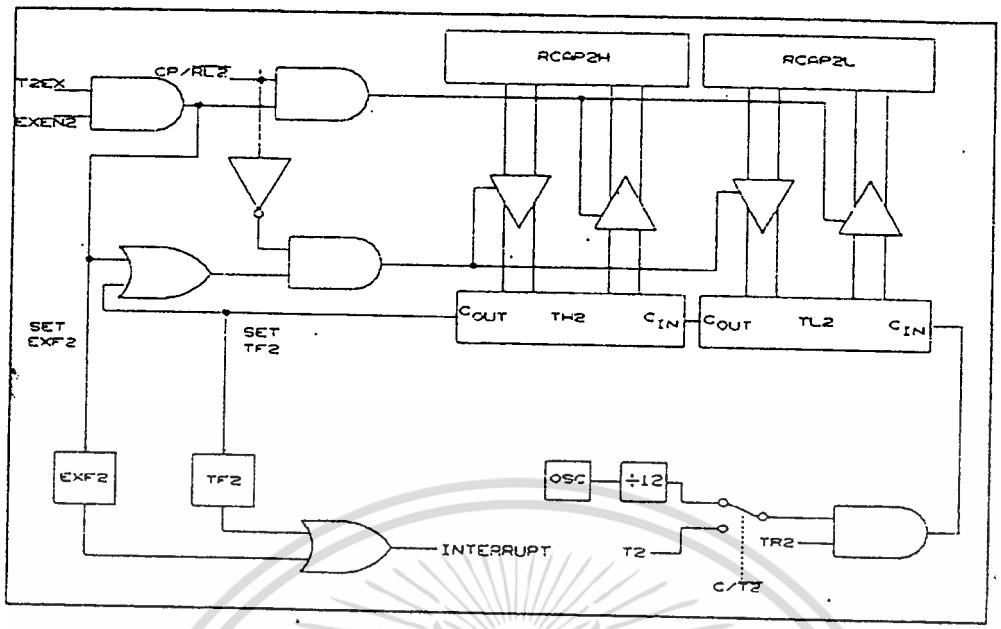
ตัวจับเวลา/ตัวนับ 2 เป็นตัวจับเวลาและตัวนับขนาด 16 บิตแบบบรรจุเข้าโดยอัตโนมัติ และใช้เรจิสเตอร์ควบคุมของ SFR เป็น T2CON เมื่อตัวจับเวลา/ตัวนับ 2 ทำงานเป็นตัวจับเวลา เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 จะเพิ่มค่าขึ้นอยู่กับการเปลี่ยนสถานะจาก "1" -> "0" ที่เข้ามาที่ T2 (P1.0) สัญญาณอินพุตถูกแซมปลิ้งที่ S3P2 ของทุกวัฏจักรแมชชีนในการใช้ฟังก์ชันให้แอกทีฟ เพราะฉะนั้นเมื่อสัญญาณตัวอย่างแสดงสถานะสูงในช่วงวัฏจักรแมชชีนหนึ่งและระดับต่ำในอีกวัฏจักรหนึ่ง การนับจะเพิ่มขึ้นหนึ่งค่าตัวใหม่จะปรากฏที่เรจิสเตอร์ตัวจับเวลา/ตัวนับ 2 ช่วง S3P1 ของแต่ละวัฏจักร เป็นการนับหนึ่งที่สัญญาณการเปลี่ยนแปลง ถูกกระตุ้น ดังนั้น อัตราการนับสูงสุดจะเป็น 1/24 ของความถี่ออสซิลเลเตอร์ ไม่มีการกำหนดความกว้างของพัลส์ของสัญญาณที่เข้ามาจากภายนอก แต่ต้องแน่ใจว่า ระดับหนึ่งที่ถูกแซมปลิ้งอย่างน้อยจะต้องคลุมหนึ่งวัฏจักรแมชชีนก่อนที่มันจะเปลี่ยนระดับใหม่

โหมดการทำงานของทั้งตัวจับเวลาและตัวนับ 2 มีสามโหมดด้วยกันคือ แบบ CAPTURE ธรรมดา แบบบรรจุใหม่อัตโนมัติ และเป็นตัวสร้างอัตราบ๊อด ซึ่งสามารถจะเลือกการทำงานโดยเซตค่าต่าง ๆ ใน T2CON ตามตารางที่ 4.5

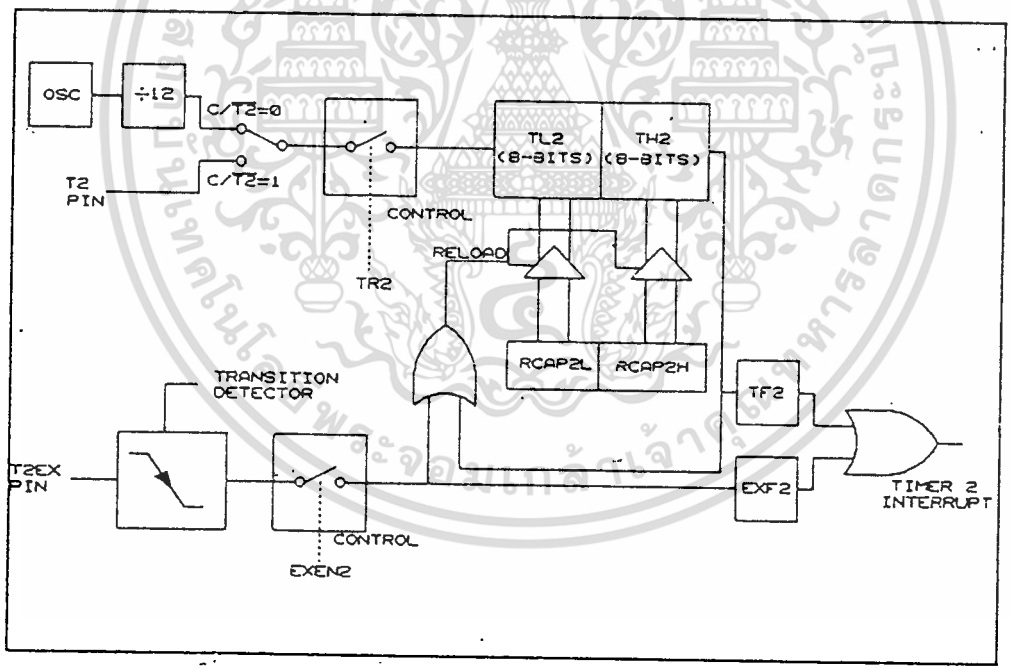
วิธีติดตั้งให้ทำงานในโหมด CAPTURE ด้วยการติดตั้งให้ CP RL2= 1 จะมีโอกาสให้เลือกการทำงาน 2 อย่าง ด้วยการเลือกตั้งค่าที่บิต EXEN2 ของ T2CON โดยตั้ง EXEN2 = 0 ก็จะเป็นการเลือกตัวจับเวลา/ตัวนับ 2 เป็นตัวจับเวลาหรือตัวนับขนาด 16 บิต ซึ่งเมื่อเกิด OVERFLOW ก็จะไปเซตค่าใน TF2 ซึ่งเป็น OVERFLOW บิตของตัวจับเวลา 2 ที่สามารถสร้างให้มีการใช้อินเตอร์รัพต์ที่เกิดจากตัวจับเวลาตัวนี้ได้

แต่ถ้า EXEN2 = 1 ตัวจับเวลา/ตัวนับ ยังคงทำงานเช่นเดิมเพียงแต่เพิ่มการทำงานการตรวจสอบสัญญาณจากภายนอกที่เข้ามาที่ขา T2EX ในสภาวะที่เกิดการเปลี่ยนแปลงจาก 1 เป็น 0 จะเป็นเหตุให้มีการย้ายค่าข้อมูลใน TL2 และ TH 2ในขณะนั้นเข้าสู่เรจิเตอร์ RCAP2L และ RCAP2H ตามลำดับ โดยที่เรจิสเตอร์ทั้งสองจัดอยู่ในกลุ่ม SFR ที่มีแต่เฉพาะในไมโครเบอร์ 8032/8052 เท่านั้นในการเปลี่ยนแปลงสถานะที่ T2EX เช่นนี้ จะทำให้บิต T2EX ในเรจิสเตอร์ T2CON เซตค่าเป็นหนึ่งและ EXF2 ก็จะเป็นเช่นเดียวกับบิต TF2 คือ สามารถนำไปใช้เป็นตัวกระตุ้นให้เกิดการอินเตอร์รัพต์ จากเหตุการณ์ที่เกิดขึ้นเช่นนี้ได้ ซึ่งลักษณะการทำงานในโหมด CAPTURE มีแสดงในรูปที่ 4-17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 เป็นการทำงานในโหมดของตัวจับเวลา/ตัวนับ 2



รูปที่ 4.18 แผนภูมิการทำงามในโหมดบรรจุอัตโนมัติของตัวจับเวลา/ตัวนับ2

วิธีติดตั้งให้ทำงานในโหมดบรรจุใหม่อัตโนมัติด้วยการติดตั้งให้ CP RL2 = 0 ก็มีให้เลือกทำงานได้ 2 วิธีเช่นกัน ด้วยการติดตั้งค่าในบิต EXEN2 และ T2CON โดย1. ถ้าปรับ EXEN2 = 0 เมื่อไรก็ตามที่ตัวจับเวลา 2 เพิ่มค่าถึง 0 ไม่เพียงแต่จะเซตบิต TF2 เป็น 1 เท่านั้น แต่ตัวจับเวลา 2 จะถูกบรรจุค่าที่ตั้งไว้ใน RCAP2L และ RACP2H ด้วยซอฟต์แวร์แต่แรกกลับเข้าไปที่ TL2 และ TH2 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ถ้า EXEN2 = 1 ก็จะทำงานเช่นเดียวกับในวิธีที่ 1 และถ้าเกิดการเปลี่ยนแปลงสภาวะจาก 1 เป็น 0 ที่ T2EX จากภายนอก ก็จะเป็นเหตุให้มีการบรรจุค่าจาก RCAP2L และCAP2H กลับเข้าไปใหม่โดยอัตโนมัติ พร้อมทั้งเซตค่าบิตใน F2 ของเรจิสเตอร์ T2CON ด้วยแผนภูมิการทำงานในโหมดบรรจุอัตโนมัติอยู่ในรูปที่ 4.18

ตัวจับเวลาและตัวนับ 2 สามารถจะใช้เป็นตัวกำเนิดสัญญาณนาฬิกาให้อัตราบ๊อดได้ในการใช้โหมดรับส่งอนุกรม 1 และ 3 ด้วยการเซต RCLK หรือ TCLK โดยถ้า RCLK = TCLK = 0 เป็นการเลือก ตัวจับเวลาและตัวนับ 1 เป็นตัวกำหนดอัตราบ๊อด ในโหมดนี้ตัวจับเวลาและตัวนับ 2 จะให้พัลส์ของ Overflow มากกว่าที่จะใช้ตัวจับเวลาและตัวนับเป็นสัญญาณนาฬิกาจ่ายความถี่ออสซิลเลเตอร์แก่อนุกรมพอร์ต ถ้าแฟลก C T2 = 0 ตัวนับจะเพิ่มหนึ่งด้วยช่วง 1/2 ของความถี่ออสซิลเลเตอร์ ถ้าแฟลก C T2 = 1 ตัวนับจะเพิ่มหนึ่งด้วยการตอบสนองตามสัญญาณเข้าที่เปลี่ยนแปลงจาก 1 เป็น 0 ที่ขา T2EX (P1.0) ความถี่สูงสุดมีค่าเท่ากับ 1/24 x Fose ถ้า EXEN2 เซตเป็น 1 ขณะที่ตัวจับเวลา/ตัวนับ 2 ถูกใช้เป็นสัญญาณนาฬิกาพอร์ตอนุกรมขอบขาลงที่ T2EX (P1.1) จะเซต EXF2 ถ้าไม่มีการทำงานแบบบรรจุใหม่อัตโนมัติหรือแบบ CAPTURE เกิดขึ้น โดยปกติขณะที่ตัวจับเวลา/ตัวนับ 2 ใช้เป็นโหมดสร้างอัตราบ๊อด T2EX อาจใช้เป็นตัวรับอินเตอร์รัพต์จากภายนอก TF2 จะไม่มีผลตามตัวนับเวลาเมื่อเกิด Overflow ขณะเดียวกันการบรรจุใหม่โดยอัตโนมัติจาก RCAP2H และ RCAP2L จะเกิดขึ้นโดยไม่คำนึงถึงสถานะของ CP RL2

TH2 และ TL2 ไม่สามารถเขียนหรืออ่านโดยปราศจากข้อผิดพลาด ในขณะที่ตัวจับเวลาและตัวนับ 2 ใช้เป็นโหมดตัวสร้างอัตราบ๊อดและตัว RCAP2H และ RCAP2Lจะต้องไม่ถูกโหลดค่าเข้าไประหว่างการใช้โหมดนี้ด้วยเช่นกัน ระหว่างการใช้ตัวจับเวลาและตัวนับ 2 เป็นโหมดตัวสร้างอัตราบ๊อดจะไม่สามารถเขียนหรืออ่านข้อมูลใน TH2 และTL2 เรจิสเตอร์ได้ เพราะอาจจะทำให้ผิดพลาดได้ เช่นเดียวกันตัว RCAP2H และ PCAP2L ก็จะต้องไม่ถูกเขียนข้อมูลเข้าไปด้วย

4.9.3 Timer/Counter Control และเรจิสเตอร์ Status

การกำหนดโหมดการทำงานและควบคุมฟังก์ชันต่าง ๆ ของตัวจับเวลา/ตัวนับจะควบคุมได้ที่ SFR : Special Function Register TMOD, TCON และT2CON (สำหรับ 8032/8052) ด้วยซอฟต์แวร์ โดยที่เมื่อมีคำสั่งเปลี่ยนค่าบิตต่าง ๆ ในTMOD, TCON หรือ T2CON ค่าที่ถูกเปลี่ยนก็จะถูกแลทช์เข้าไปที่ SFR และเกิดมีผลตามคำสั่งควบคุมที่ช่วง S1P1 ของวัฏจักรตัวแรกของคำสั่งต่อมา ค่าเรจิสเตอร์ต่าง ๆ ที่ใช้มีแสดงดังตารางที่ 4.3, 4.4,4.5 ตามลำดับโดยทุกบิตของเรจิสเตอร์เหล่านี้จะถูกเคลียร์ด้วยการรีเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

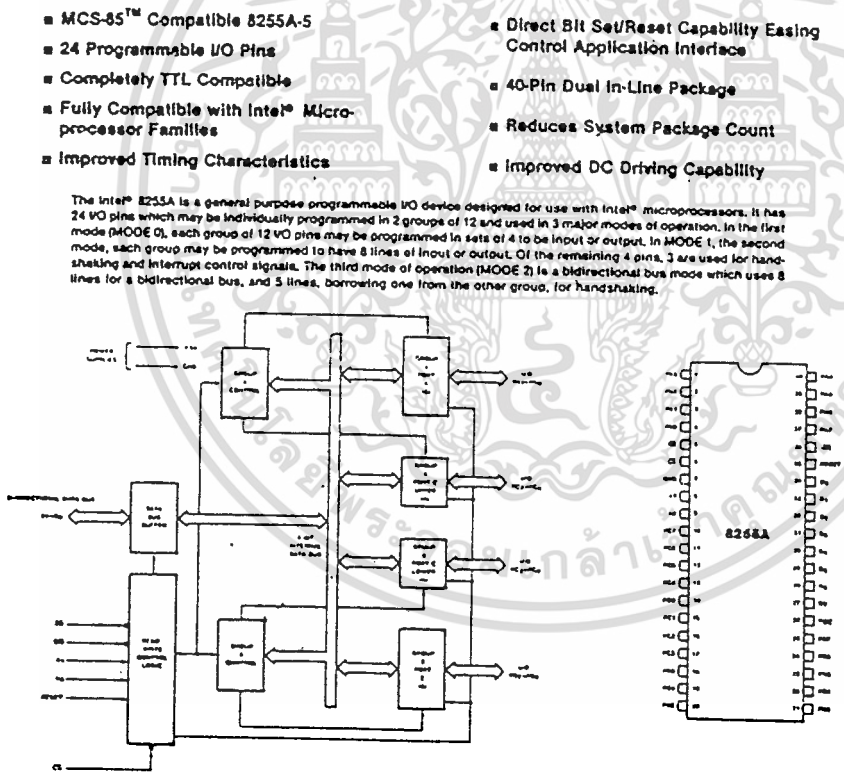
บทที่ 5

ภาคเอาท์พุท

5.1 รายละเอียดเกี่ยวกับ 8255.

8255. เป็นอุปกรณ์LSI(LARGE SCALE INTEGRATED CIRCUIT)บรรจุอยู่ใน PACKAGE40ขาแบบ DIP (DUAL-IN LINE PACKAGE) เริ่มผลิตโดยบริษัท INTEL COORPERATION ผู้ผลิตไมโครโปรเซสเซอร์เบอร์ 8080 จุดประสงค์เพื่อใช้งานร่วมกับ 8080 โดยเฉพาะแต่ในภายหลังได้มีการนำ 8255 ไปประยุกต์ใช้งานร่วมกับไมโครโปรเซสเซอร์เบอร์อื่น ๆ รามทั้ง 280 ด้วย หากผู้อ่านเข้าใจการใช้งาน 8255 กับ Z80 ที่จะกล่าวถึงในบทนี้แล้วก็จะนำไปประยุกต์ใช้งานในลักษณะอื่น ๆ ได้ไม่ยากนัก

รูป 5.1 นี้แสดงบล็อกไดอะแกรม ของ 8255 ซึ่งหน้าที่ของแต่ละบล็อกมีดังต่อไปนี้คือ



บล็อกกลุ่มแรกที่เราจะพูดถึงนี้ ได้แก่ บล็อกจำนวน 4 บล็อกที่อยู่ทางด้านขวาของรูป ซึ่งจะเป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกอื่น ๆ โดยมีสาย PA0-PA7 สายสัญญาณเหล่านี้จะถูกแบ่งออกเป็น 3 I/O พอร์ตได้แก่พอร์ต A (PA) พอร์ต B (PB) และพอร์ต C (PC) พอร์ตเหล่านี้แต่ละพอร์ตสามารถเป็นได้ทั้งอินพุทและเอาท์พุท แต่ละบล็อกจะมีสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเชื่อมเข้ากับบัสข้อมูลภายในของ 8255

บล็อกกลุ่มถัดมาได้แก่ GROUP A CONTROL และ GROUP B CONTROL ซึ่งจะเป็นตัวกำหนดลักษณะการทำงานของทั้ง3 I/O พอร์ท (8255 มีลักษณะการทำงานที่แตกต่างต่างกันอยู่ 3 โหมด สามารถกำหนดได้โดยการโปรแกรมส่ง CONTROL WORD ให้กับ 8255 ซึ่งจะกล่าวถึงในภายหลัง) จากรูป 5.1 จะเห็นว่า พอร์ท C นี้ประกอบด้วยพอร์ทขนาด 4 บิท 2 พอร์ท กลุ่มหนึ่งจะถูกควบคุมโดย GROUP A CONTROL และอีกกลุ่มหนึ่งจะถูกควบคุมโดย GROUP B CONTROL สำหรับเหตุผลนั้นจะกล่าวถึงในภายหลัง.

บล็อกกลุ่มสุดท้ายที่จะกล่าวถึงได้แก่ DATA BUS SUFFER และ READ/WRITE CONTROL LOGIC ซึ่งบล็อกเหล่านี้จะเป็นส่วนที่ติดต่อกับ CUP, DATA BUS BUFFER นี้จะเป็นบัฟเฟอร์ให้กับบัสข้อมูลของ CPU ส่วน READ/WRITE CONTROL LOGIC จะเป็นส่วนที่ควบคุมให้ข้อมูลเข้าหรือออกจากรีจิสเตอร์ภายใน ตัวที่ถูกต้อง และในเวลาที่เหมาะสม.

5.2 รายละเอียดการจัดเรียงขาของ 8255.

ในส่วนนี้เราจะพิจารณาหน้าที่ของขาแต่ละขาของ 8255 ซึ่งข้อมูลเหล่านี้จะมีประโยชน์ในการเชื่อมต่อเข้ากับระบบบัสของ CPU สำหรับการจัดขาแสดงไว้ในรูปที่ 5.1 รายละเอียดของแต่ละขามีดังนี้คือ

DO-D7: เป็นสายข้อมูลอินพุท/เอาท์พุทแบบสองทิศทาง (BI-DIRECTIONAL BUS) จะเป็นทางผ่านของข้อมูลระหว่างพอร์ตต่าง ๆ ของ 8255 กับบัสข้อมูลของ Z80

CS (CHIP SELECT INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "O" CUP จะสามารถที่จะอ่านหรือเขียนข้อมูลกับ 8255 ได้

RD (READ INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "O" และสัญญาณ CS มีลอจิกเป็น "O" ข้อมูลจาก 8255 จะปรากฏสู่ระบบบัสข้อมูล CPU ก็จะสามารถอ่านข้อมูลออกไปได้ (ในการตั้งชื่อของขาสัญญาณนี้จะถือเอา CUP เป็นหลัก)

WR (WRITE INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "O" และขาสัญญาณ CS มีลอจิกเป็น " O" ข้อมูลจากระบบบัสข้อมูลจะถูกเขียนเข้าไปยัง 8255 ได้

AO-A1 (ADDRESS INPUT): จะเป็นตัวกำหนดการเลือกใช้รีจิสเตอร์ภายในของ 8255 ซึ่งจะกล่าวรายละเอียดในภายหลัง

RESET : เมื่อขานี้มีสถานะเป็น "1" 8255 จะอยู่ในสภาวะรีเซ็ททุก ๆ พอร์ทของ 8255 จะถูกเซ็ทให้อยู่ในโหมดอินพุท

PAO-PA7.PBO-PB7 : ขาสัญญาณเหล่านี้จะถูกใช้เป็นพอร์ท I/O ขนาด 8 บิทใช้ต่อเข้ากับอุปกรณ์ภายนอกอื่น ๆ

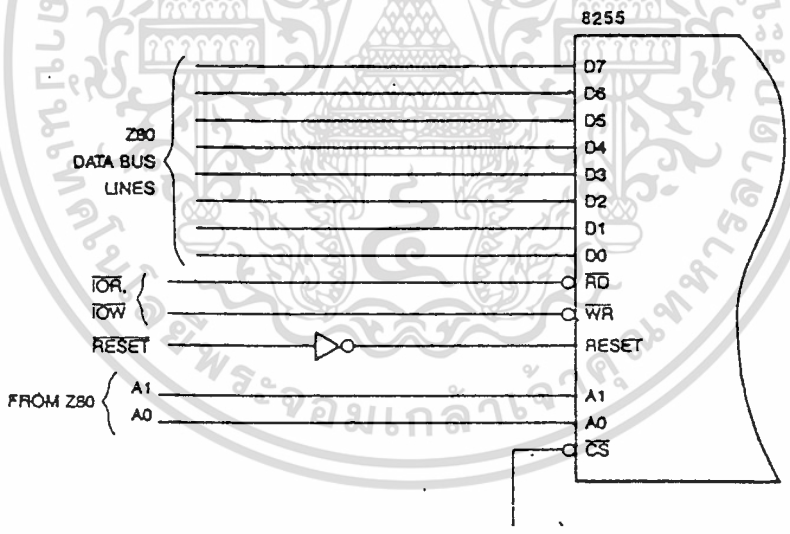
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PCO-PC7 : ขาสัญญาณนี้ถูกใช้เป็นพอร์ท I/O ขนาด 8 บิท เช่นเดียากับ PAO - PA7 และ PBO-PB7 แต่กลุ่มของขาสัญญาเหล่านี้สามารถแบ่งออกเป็น 2 กลุ่ม โดยแต่ละกลุ่มมีขนาด 4 บิทได้ กลุ่มแรกจะใช้ควบคุม PBO-PB7 และกลุ่มที่ 2 ใช้ควบคุม PAO - PA7 (ซึ่งจะกล่าวถึงรายละเอียดในภายหลัง).

5.3 การต่อ 8255 เข้ากับ Z80.

ในการต่อ 8255 เข้ากับระบบของ Z80 นั้น สัญญาณต่าง ๆ ที่เกิดขึ้นจะเหมือนกับขบวนการติดต่อกับ I/O ดังที่เคยกล่าวมาแล้วในบทที่ 3 โดยจะต้องเอทสัญญาณ AO-A7 จาก Z80 มาถอดรหัสเพื่อสร้างสัญญาณเลือกพอร์ท แต่เนื่องจาก 8255 มีขา
ADDRESS INPUT อยู่แล้ว 2 ขา (AO,A1) . ซึ่งโดยปกติแล้วขา AO,A1 นี้จะต่อเข้าโดยตรงกับ AO,A1 ของบัสแอดเดรส นั่นคือ 8255 หนึ่งตัวจะใช้ค่าพอร์ทแอดเดรสถึง 4 ค่า (2^2)ส่วนสัญญาณอีก 6 เส้น (A2-A7) จะนำไปถอดรหัสเพื่อทำสัญญาณเลือกชิฟ (CHIP SELECT) ให้แก่ 8255.

ในที่นี้เราจะสมมติให้ 8255. มีพอร์ทแอดเดรสอยู่ที่ 10H, 11H 12H และ 13H ซึ่งวิธีหนึ่งที่สามารถจะถอดรหัสพอร์ทเหล่านี้ได้ แสดงไว้ในรูป 5.2



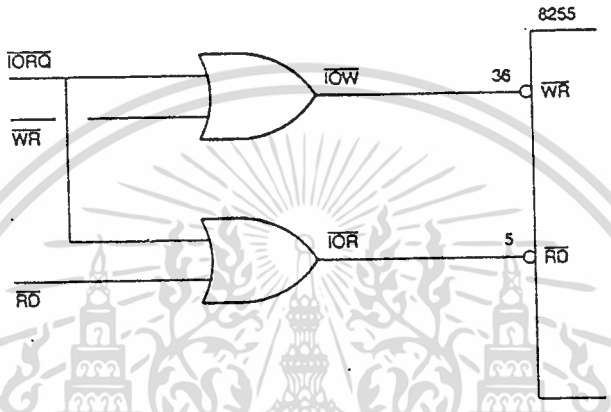
รูปที่ 5.2 : แสดงผังวงจรการถอดรหัสการเลือกพอร์ทที่ติดต่อกับ 8255

จากรูปที่ 5.2 นี้ จะเห็นว่าขาอินพุท CS จะแอคทีพก็ต่อเมื่อ A7-A2 มีเท่ากับ 000100XXB (2 บิทล่างจะใช้เพื่อเลือกใช้รีจิสเตอร์ภาย 4 ตัว).

ขั้นต่อไปที่เราจะต้องทพคือ การต่อขา RD และ WR ของ 8255 เข้ากับสัญญาณควบคุม IOR และ IOW ของระบบ การที่เราไม่ต่อขา RD และ WR เข้าโดยตรง เพราะในตัวอย่างวิธีการถอดรหัสของเรานี้ อาจจะเกิดกรณีที่ A7-AO มีค่าตรงกับ 0001000XXB ซึ่งจะทำให้เกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอ่านหรือเขียนข้อมูลกับ 8255 โดยไม่ต้องการในการแก้ปัญหานี้เราจึงใช้สัญญาณ IORQ จาก CPU มาทำเป็นสัญญาณ IOR และ IOW เพื่อแยกว่าเป็นการติดต่อกับ I/O ไม่ใช้หน่วยความจำ ดังแสดงในรูป 5.3



รูปที่ 5.3 : แสดงวิธีการต่อขา WR และ RD เข้ากับระบบของ Z80

ในการต่อขา RESET ของ 8255 ซึ่งจะแอคทีพที่ลอจิ "1" เข้ากับขา RESET ของ Z80 ซึ่งแอคทีพที่ลอจิก "0" นั้นจะต้องใช้ INVERTER คั่นกลางเสียก่อน.

ในการต่อสายข้อมูล DO-D7 ของ 8255 เข้ากับระบบบัสข้อมูลของระบบเราจะสมมติว่าไม่มีการโหลดบนบัสข้อมูล ดังแสดงวางจรสมบูรณ์ของการเชื่อมต่อ 8255 เข้ากับระบบของ Z80 ในรูป 5.4

7.4 8255 READ และ WRITE REGISTER.

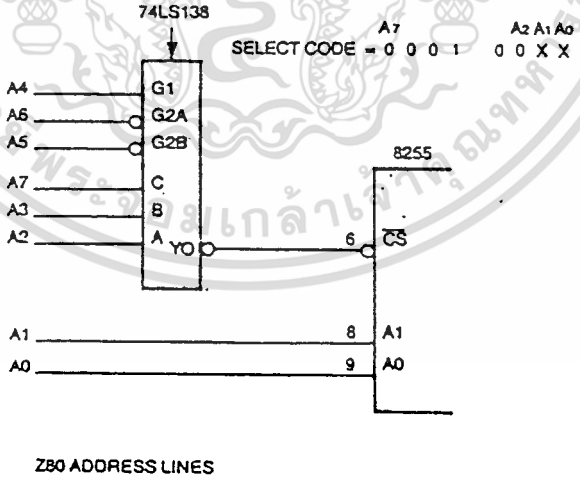
ขณะนี้เราได้ทำการต่อ 8255 เข้ากับระบบของ Z80 แล้วต่อไปเราจะศึกษาการโปรแกรมใช้งาน 8255 เพื่อที่จะให้ทำงานตามที่เราต้องการได้ จะเริ่มต้นพิจารณาที่รีจิสเตอร์ภายใน 4 ตัวของ 8255 สำหรับในตัวอย่างการถอดรหัสของเรานี้ตำแหน่งของรีจิสเตอร์จอยู่ที่แอดเดรส 10H, 11H, 12H และ 13H ซึ่งรายละเอียดของรีจิสเตอร์เหล่านี้มีดังนี้คือ

รูปที่ 5.4 แสดงผังวงจรสมบูรณ์ของการเชื่อมต่อ B255 เข้ากับระบบของ Z80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EDVICE PIN				REGISTER NAMD
RE	WR	A1	A0	
1	0	0	0	WRITE PORT A DATA
0	1	0	0	READ PORT A DATA
1	0	0	1	WRITE PORT B DATA
0	1	0	1	READ PORT B DATA
1	0	1	0	WRITE PORT C DATA
0	1	1	0	READ PORT C DATA
1	0	1	1	WRITE PORT C DATA
0	1	1	1	WRITE CONTROL DATA

หน้าที่ของรีจิสเตอร์หมายเลข 0-2 จะถูกกำหนดลักษณะการทำงานจากรีจิสเตอร์หมายเลข 3 (รีจิสเตอร์ควบคุม) รูปที่ 5.5 จะแสดงรายละเอียดของแต่ละบิทของรีจิสเตอร์ควบคุมนี้ต่อไปเราจะกล่าวถึงลักษณะของการทำงานของ 8255 ทั้ง 3 โหมด และการโปรแกรมให้อยู่ในโหมดต่าง ๆ ได้ดังต่อไปนี้คือ



รูปที่ 5.5 แสดงรายละเอียดแต่ละบิทของรีจิสเตอร์ควบคุมของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 โหมด 0 : BASIC REGISTER I/O.

ในการเซ็ท 8255 ให้อยู่ในโหมด 0 นั้นเราจะต้องส่งคำสั่งควบคุม (CONTROL WORD) ให้แก่รีจิสเตอร์ควบคุมก่อน คำสั่งควบคุมนี้จะกำหนดลักษณะการทำงานให้แก่แต่ละพอร์ทของ 8255 ตัวอย่างหนึ่งของคำสั่งควบคุมที่จะสั่งให้ 8255 ทำงานอยู่ในโหมด 0 นี้ได้แก่

D7 D6 D5 D4 D3 D2 D1 DO

1 O O O O O O O

จากรูปที่ 5.5 เราจะเห็นว่า

บิท D7 เป็นตัวกำหนดว่าเป็นคำสั่งควบคุม (CONTROL WORE)

บิท D6 และ D5 กำหนดโหมดการทำงานของพอร์ท A D6 D5 มีค่าเป็น "O" แสดงว่าอยู่ในโหมด O

บิท D4 = "O" กำหนดให้ พอร์ท A เป็นพอร์เอาท์พุท

บิท D3 = "O" เซ็ทพอร์ท C 4 บิทบนเป็นพอร์ทเอาท์พุท

บิท D2 = "O" เซ็ทโหมดของพอร์ท B ให้พอร์ท B อยู่ในโหมด O

บิท D1 = "O" เซ็ทพอร์ท B เป็นพอร์ทเอาท์พุท

บิท DO = "O" เซ็ทพอร์ท C ให้ 4 บิทล่างเป็นพอร์ทเอาท์พุท

คำสั่งควบคุมนี้จะกำหนดให้พอร์ททั้ง 3 ของ 8255 ทำงานอยู่ในโหมด O และเป็นพอร์ทเอาท์พุทซึ่งจะได้สายสัญญาณซึ่งสามารถติดต่อกับอุปกรณ์ภายนอกได้ถึง 24 สาย คำสั่งของ Z80 ที่จะเซ็ทให้ 8255 อยู่ในลักษณะดังกล่าวได้แก่

LD A. 80H : เซ็ทคำสั่งควบคุม

OUT (13H),A : ส่งคำสั่งควบคุที่ 8255

Addrers นี้ใช้ควบคุม

เมื่อ Z80 ทำการ EXECUTE คำสั่งข้างต้นแล้ว 8255 จะถูกเซ้ทให้พอร์ททุกพอร์ท เป็นพอร์ทเอาท์พุท และอยู่ในโหมด O เราจะสามารถส่งข้อมูลออกไปยังพอร์ทต่าง ๆ ได้ด้วยคำสั่ง OUT ของ Z80 ตัวอย่างเช่น เราต้องการส่ง 23H ไปยังพอร์ท A,41H ไปยังพอร์ท B และ 73H ไปยังพอร์ท C เราจะต้องให้ Z80 ทำตามโปร-แกรมลักษณดังนี้

LD A, 32h : เซ็ทข้อมูลให้พอร์ท A

OUT (10H) ,A : ส่งข้อมูลให้พอร์ท A

LD A, 41H : เซ็ทข้อมูลให้พอร์ท B

OUT (11h) ,A : ส่งข้อมูลให้พอร์ท B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LD A, 73H : เซ็ทข้อมูลให้พอร์ท C

OUT (12h) , A : ส่งข้อมูลให้พอร์ท C

หลังจากที่คำสั่งเหล่านี้ถูก EXECUTE แล้วพอร์ท A.B และ C ของ 8255 จะมีข้อมูลต่าง ๆ ที่ส่งไปให้ปรากฏอยู่.

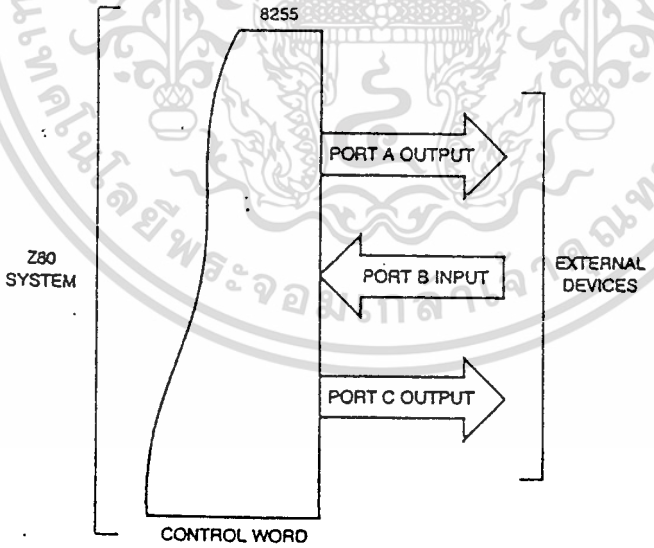
ในการทำงานในโหมด O ของ 8255 นี้อาจจะสั่งให้พอร์ทของ 8255 เป็นอินพุทหรือเอาท์พุทก็ได้อย่างเช่น ให้พอร์ท A และพอร์ท C เป็นพอร์ทเอาท์พุท และพอร์ท B เป็นพอร์ทอินพุท เราจะต้องส่งคำสั่งควบคุมให้แก่รีจิสเตอร์ควบคุมไในลักษณะดังนี้คือ

D7 D6 D5 D4 D3 D2 D1 DO

1 O O O O O 1 O

หลังจากที่ส่งคำสั่งควบคุมให้แก่รีจิสเตอร์ควบคุมแล้ว 8255 จะถูกเซ็ทให้มีลักษณะการทำงานดังรูป 7.6 เราจะใช้คำสั่ง IN อ่านข้อมูลมาจากพอร์ท B ได้

IN A. (11H) · อ่านข้อมูลจากพอร์ท B



รูปที่ 5.6 บล็อกไดอะแกรมแสดงลักษณะการทำงานของ 8255 ในโหมด 0 หลังจากส่งคำสั่งควบคุมให้ 8255 แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
โปรแกรมการรดน้ำต้นไม้

เมื่อเราทำการวัดความชื้น จะได้ค่าโวลเตจค่าหนึ่ง แล้วจึงทำการแปลงค่าโวลเตจที่ได้ ให้เป็นรหัสดิจิตอลโดยวงจร A/D ซึ่งเป็นแบบ 8 บิท จะมีค่าตั้งแต่ 0-255 นำค่าที่ได้นี้เข้าสู่ส่วนควบคุมคือ ส่วนไมโครโปรเซสเซอร์ ทำการเปรียบเทียบค่า ซึ่งตั้งไว้ 5 ค่า เปรียบเทียบว่าอยู่ที่ระดับใดใน 5 ค่านั้น ที่ได้เลือกไว้และทำการรดน้ำหากความชื้นดินไม่ถึงค่าที่เลือกไว้ จะหยุดรดถ้าหากว่าความชื้นดินมีค่ามากกว่าหรือเท่ากับค่าที่เราเลือกไว้

จะมี Selector เลือก 0-5 ค่าระหว่าง 0-4 จะเป็นการวัดความชื้นและทำการรดน้ำ แล้วแต่ความชื้นว่าเป็นค่าเท่าไรตั้งแต่ 0-4 ส่วนในตำแหน่งที่ 5 จะทำการวัดความชื้นดินอย่างเดียว โดยไม่มีการรดน้ำ ซึ่งจะวัดว่าความชื้นอยู่ระดับใดตั้งแต่ 0-4

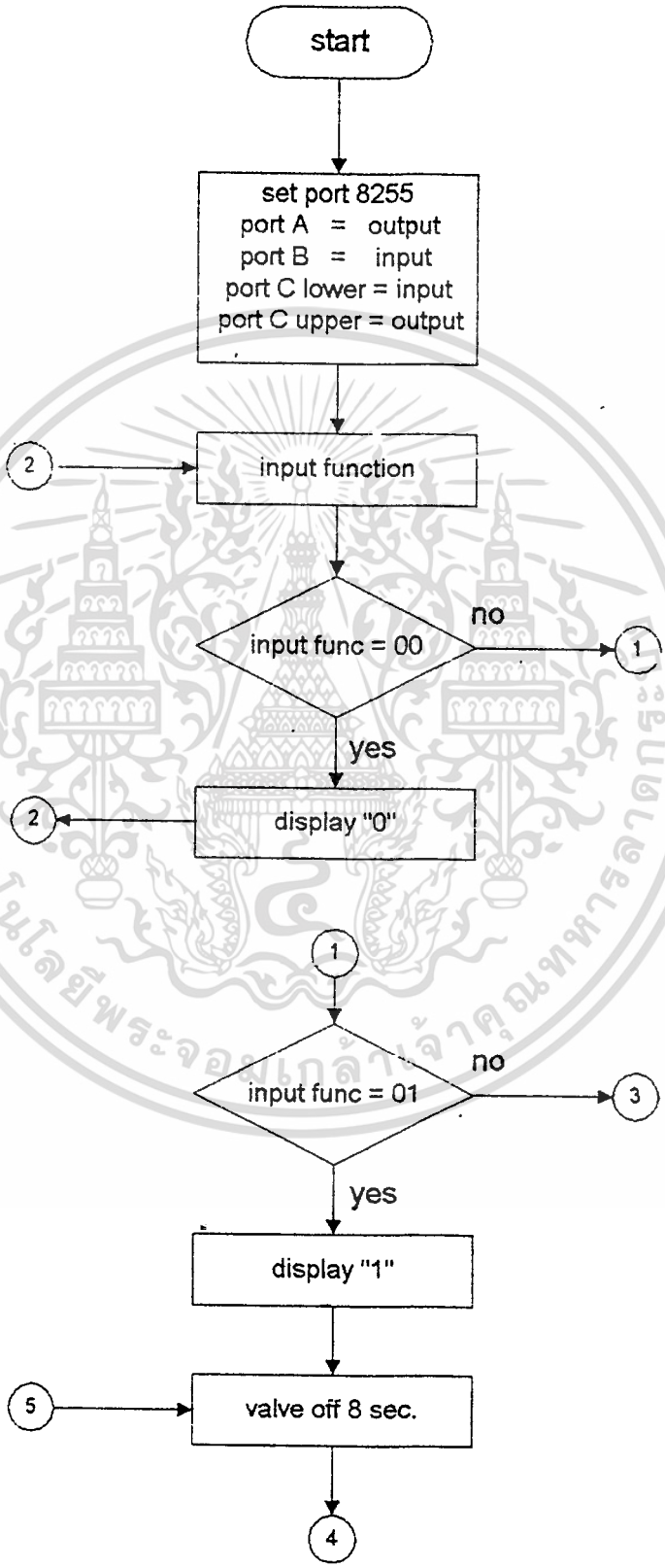
หลักการทำงาน

ใช้ 8255 เป็นตัวรับค่าความชื้น ที่มีค่าเป็นรหัสดิจิตอล จาก A/D โดยใช้ port B เป็นตัวรับเข้ามา ในส่วนของการรดน้ำใช้ port C Upper (PC7) เป็นตัวควบคุมโซลินอยล์วาล์ว port C Lower จะเป็นตัวรับค่า Input Function เข้ามาคือ เป็นตัวรับเมื่อบิด Seclector ในตำแหน่งใด ๆ ส่วน port A เป็นการแสดงตัวเลข (Seven-Segment)

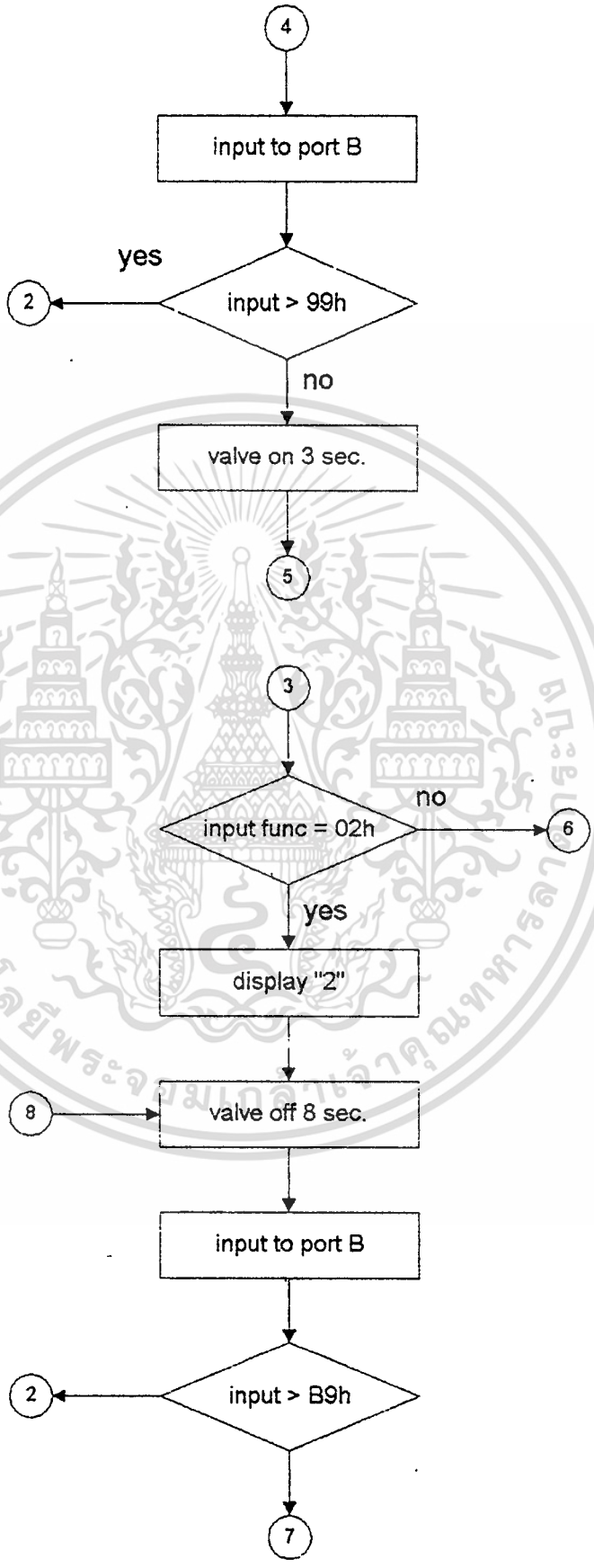
การแสดงค่าตัวเลขและค่าความชื้น

7Eh = 0	ความชื้น	00h
12h = 1	,,	99h
BCh = 2	,,	B9h
B6h = 3	,,	D8h
D2h = 4	,,	FDh
D8h = 5	,,	00h,99h,B9h,D8h,FDh

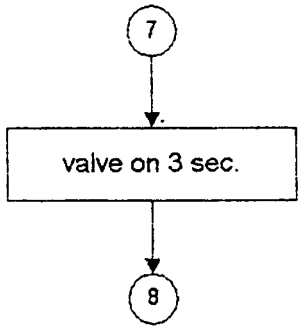
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

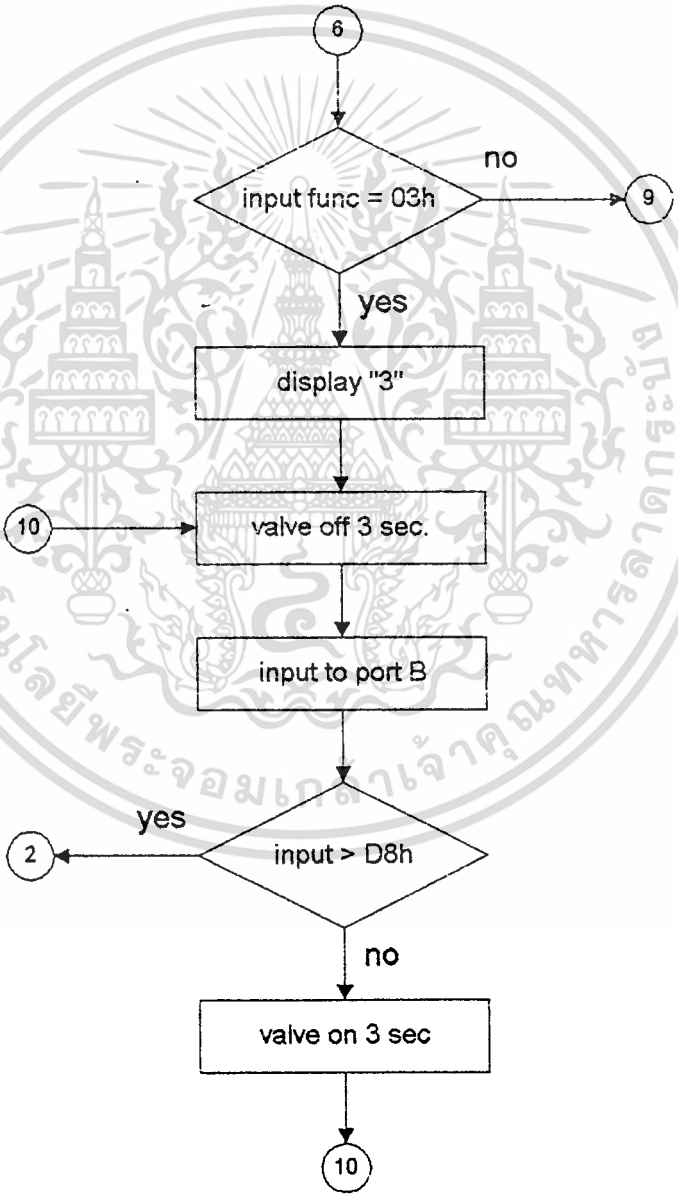


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

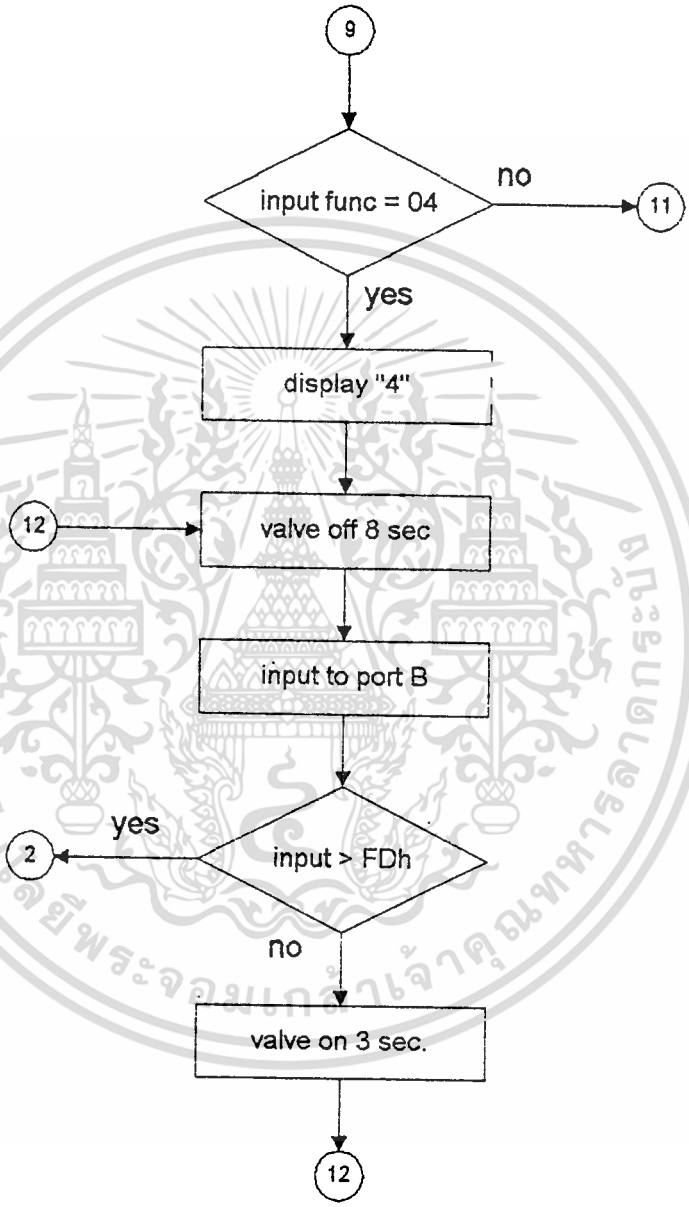


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

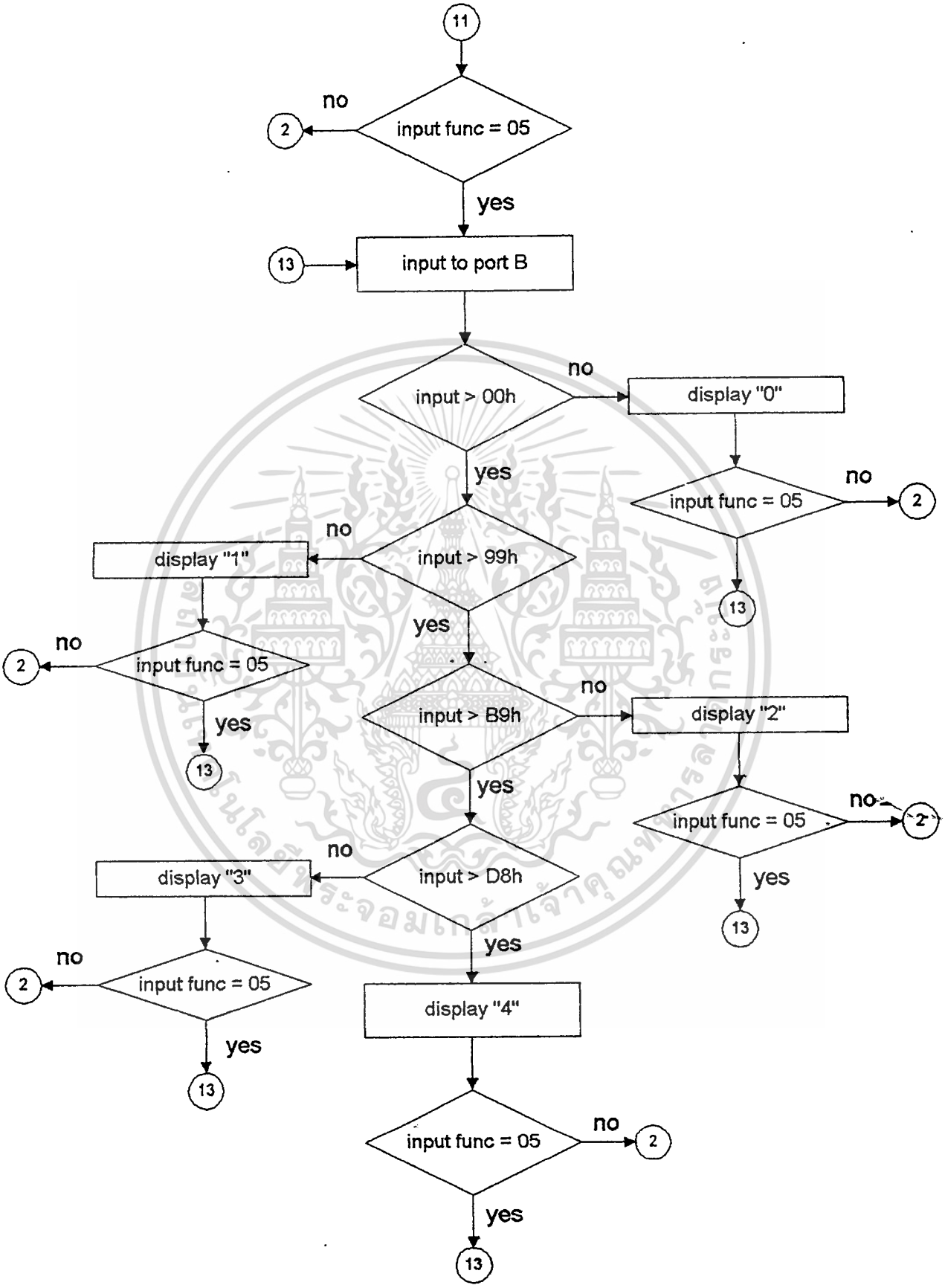




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
PORTA    EQU   0E0E0H
PORTB    EQU   0E0E1H
PORTC    EQU   0E0E2H
CONTROL  EQU   0E0E3H

         ORG   0000H

         MOV   DPTR,#CONTROL
         MOV   A,#83H
         MOVX  @DPTR,A
TONG:    MOV   DPTR,#PORTC
         MOVX  A,@DPTR
         MOV   R0,A
         CJNE  A,#00H,AUY
         MOV   DPTR,#PORTA
         MOV   A,#07EH
         MOVX  @DPTR,A
         JMP   TONG
AUY:     MOV   A,R0
         CJNE  A,#01H,AUY1
         MOV   DPTR,#PORTA
         MOV   A,#12H
         MOVX  @DPTR,A
RTURN1:  LCALL STOP8
         MOV   DPTR,#PORTB
         MOVX  A,@DPTR
         MOV   R1,A
         MOV   A,#99H
         CLR   C
         SUBB  A,R1
         JC    TONG
         LCALL START3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JMP     RTURN1
AUY1:           MOV     A,R0
                CJNE    A,#02H,AUY2
                MOV     DPTR,#PORTA
                MOV     A,#0BCH
                MOVX    @DPTR,A
RTURN2:         LCALL   STOP8
                MOV     DPTR,#PORTB
                MOVX    A,@DPTR
                MOV     R1,A
                MOV     A,#0B9H
                CLR     C
                SUBB    A,R1
                JC      TONG
                LCALL   START3
                JMP     RTURN2
AUY2:           MOV     A,R0
                CJNE    A,#03H,AUY3
                MOV     DPRT,#PORTA
                MOV     A,#0B6H
                MOVX    @DPTR,A
RTURN3:         LCALL   STOP8
                MOV     DPTR,#PORTB
                MOVX    A,@DPTR
                MOV     R1,A
                MOV     A,#0D8H
                CLR     C
                SUBB    A,R1
                JC      TONG
                LCALL   START3
                JMP     RTURN3
AUY3:           MOV     A,R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CJNE    A,#04H,AUY4
                MOV     DPTR,#PORTA
                MOV     A,#0D2H
                MOVX    @DPTR,A
RTURN4:         LCALL   STOP8
                MOV     DPTR,#PORTB
                MOVX    A,@DPTR
                MOV     R1,A
                MOV     A,#0FDH
                CLR     C
                SUBB    A,R1
                JC      TONG
                LCALL   START3
                JMP     RTURN4
AUY4:           MOV     A,R0
                CJNE    A,#05H,AUY5
                LCALL   N
M0:             MOV     DPTR,#PORTA
                MOV     V,#7EH
                MOVX    @DPTR,A
                LCALL   S
                LCALL   N
M1:             MOV     DPTR,#PORTA
                MOV     A,#12H
                MOVX    @DPTR,A
                LCALL   S
                LCALL   N
M2:             MOV     DPTR,#PORTA
                MOV     A,#0BCH
                MOVX    @DPTR,A
                LCALL   S
                LCALL   N
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
M3:     MOV     DPTR,#PORTA
        MOV     A,#0B6H
        MOVX    @DPTR,A
        LCALL   S
        LCALL   N
M4:     MOV     DPTR,#PORTA
        MOV     A,#0D2H
        MOVX    @DPTR,A
        LCALL   S
N:      MOV     DPTR,#PORTB
        MOVX    A,@DPTR
        MOV     R1,A
        MOV     A,00H
        CLR     C
        SUBB    A,R1
        JNC     M0
        MOV     DPTR,#PORTB
        MOVX    A,@DPTR
        MOV     R1,A
        MOV     A,#99H
        CLR     C
        SUBB    A,R1
        JNC     M1
        MOV     DPTR,#PORTB
        MOVX    A,@DPTR
        MOV     R1,A
        MOV     A,#0B9H
        CLR     C
        SUBB    A,R1
        JNC     M2
        MOV     DPTR,#PORTB
        MOVX    A,@DPTR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     A,R1
        MOV     A,#0D8H
        CLR     C
        SUBB    A,R1
        JNC     M3
        LCALL   S
        JMP     M4
AUY5:   LCALL   TONG
AUY6:   JMP     AUY5
S:      MOV     A,R0
        CJNE    A,#05H,AUY6
        RET
START3: MOV     DPTR,#PORTC
        MOV     A,#80H
        MOVX    @DPTR,A
        MOV     R1,#3
AA:     MOV     R2,#10
BB:     MOV     R3,#179
DTSEC:  MOV     R4,#0
        DJNZ    R4,$
        NOP
        NOP
        DJNZ    R3,DTSEC
        DJNZ    R2,BB
        DJNZ    R1,AA
        RET
STOP8:  MOV     DPTR,#PORTC
        MOV     A,#00H
        MOVX    @DPTR,A
        MOV     R1,#8
CC:     MOV     R2,#10
DD:     MOV     R3,#179
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CD:     MOV     R4,#0
        DJNZ    R4,$
        NOP
        NOP
        DJNZ    R3,CD
        DJNZ    R2,DD
        DJNZ    R1,CC
        RET
        END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปผลการทดลองและวิจารณ์

การรดน้ำที่ตั้งไว้ 3 วินาที นั้นใช้กับท่อขนาดครึ่งนิ้วและความดันของน้ำ ไม่มากนักการตั้งเวลาควรขึ้นอยู่กับ ขนาดของท่อและแรงดันของน้ำ ยิ่งตั้งเวลาน้อยก็จะทำให้ความชื้นดิน ได้ค่าละเอียดมากยิ่งขึ้น

ส่วนการทำงานของโปรแกรมนั้น จะทำการตรวจเช็คความชื้นตลอดเวลา ดังนั้น ตัว Sensor ควรจะตรวจสอบให้ดี เนื่องจากหากเกิดการ Open Circuit ที่ตัว Sensor จะทำให้เครื่องรดน้ำโดยไม่ตัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor Corporation

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μP Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

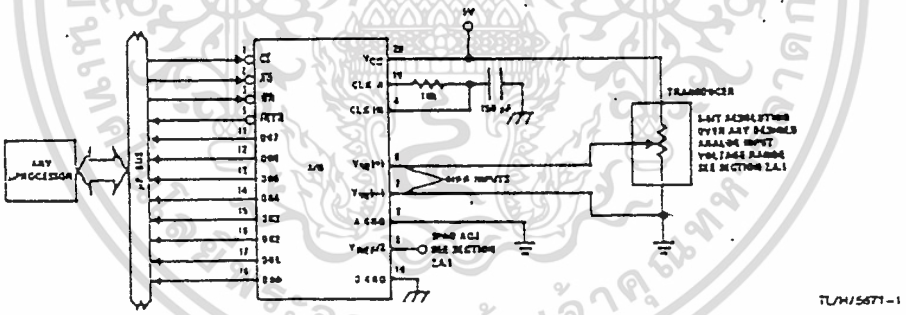
Features

- Compatible with 8080 μP derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"
- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC}, or analog span adjusted voltage reference

Key Specifications

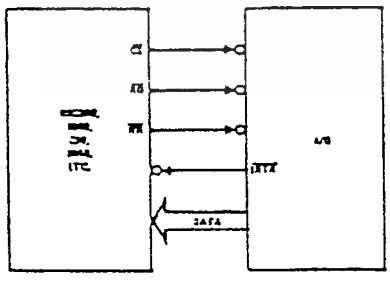
- Resolution: 8 bits
- Total error: ±¼ LSB, ±½ LSB and ±1 LSB
- Conversion time: 100 μs

Typical Applications



TL/H/5671–1

8080 Interface



TL/H/5671–31

Part Number	Full-Scale Adjusted	Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity) $V_{REF}/2 = 2.500\ V_{DC}$ (No Adjustments)	$V_{REF}/2$ = No Connection (No Adjustments)
ADC0801	±¼ LSB		
ADC0802		±½ LSB	
ADC0803	±½ LSB		
ADC0804		±1 LSB	
ADC0805			±1 LSB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	−0.3V to +18V
At Other Input and Outputs	−0.3V to (V_{CC} +0.3V)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
Storage Temperature Range	−65°C to +150°C
Package Dissipation at T_A = 25°C	875 mW
ESD Susceptibility (Note 10)	800V

Operating Ratings (Notes 1 & 2)

Temperature Range	$T_{MIN} \le T_A \le T_{MAX}$
ADC0801/02LJ	$-55°C \le T_A \le +125°C$
ADC0801/02/03/04LCJ	$-40°C \le T_A \le +85°C$
ADC0801/02/03/05LCN	$-40°C \le T_A \le +85°C$
ADC0804LCN	$0°C \le T_A \le +70°C$
ADC0802/03/04LCV	$0°C \le T_A \le +70°C$
ADC0802/03/04LCWM	$0°C \le T_A \le +70°C$
Range of V_{CC}	4.5 V_{DC} to 6.3 V_{DC}

Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC}, $T_{MIN} \le T_A \le T_{MAX}$ and f_{CLK} = 640 kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			±¼	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2$ = 2.500 V_{DC}			±½	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			±½	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2$ = 2.500 V_{DC}			±1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$-No Connection			±1	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		kΩ kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(−)	Gnd−0.05		V_{CC} +0.05	V_{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		±1/16	±⅛	LSB
Power Supply Sensitivity	V_{CC} = 5 V_{DC} ±10% Over Allowed V_{IN}(+) and V_{IN}(−) Voltage Range (Note 4)		±1/16	±⅛	LSB

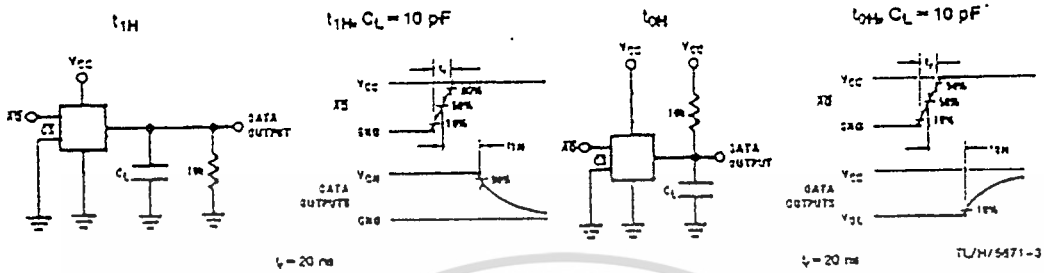
AC Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC} and T_A = 25°C unless otherwise specified.

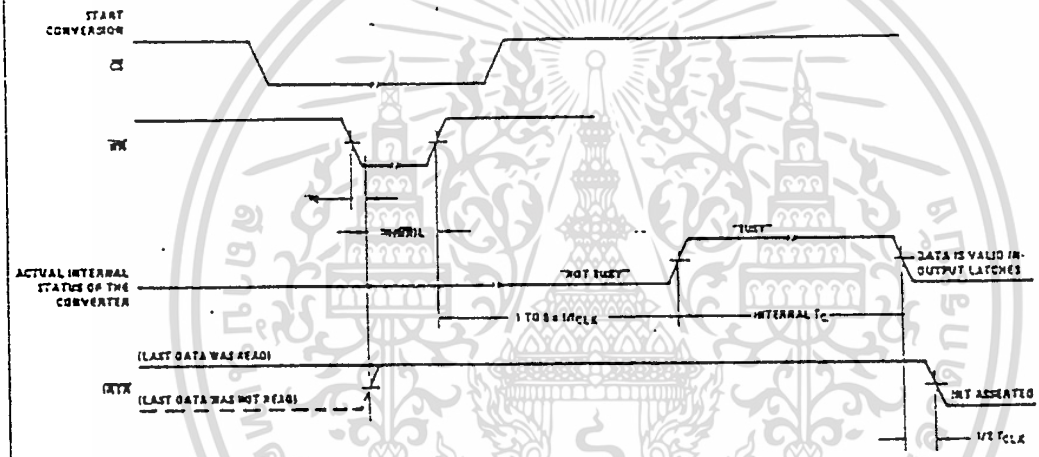
Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_C	Conversion Time	f_{CLK} = 640 kHz (Note 6)	103		114	µs
T_C	Conversion Time	(Note 5, 6)	66		73	$1/f_{CLK}$
f_{CLK}	Clock Frequency Clock Duty Cycle	V_{CC} = 5V, (Note 5) (Note 5)	100 40	640	1460 60	kHz %
CR	Conversion Rate in Free-Running Mode	$\overline{INTR}$ tied to $\overline{WR}$ with $\overline{CS}$ = 0 V_{DC}, f_{CLK} = 640 kHz	8770		9708	conv/s
$t_{W(\overline{WR})L}$	Width of $\overline{WR}$ Input (Start Pulse Width)	$\overline{CS}$ = 0 V_{DC} (Note 7)	100			ns
t_{ACC}	Access Time (Delay from Falling Edge of $\overline{RD}$ to Output Data Valid)	C_L = 100 pF		135	200	ns
t_{1H}, t_{0H}	TRI-STATE Control (Delay from Rising Edge of $\overline{RD}$ to Hi-Z State)	C_L = 10 pF, R_L = 10k (See TRI-STATE Test Circuits)		125	200	ns
t_{WI}, t_{RI}	Delay from Falling Edge of $\overline{WR}$ or $\overline{RD}$ to Reset of $\overline{INTR}$			300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
CONTROL INPUTS (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)						
V_{IN} (1)	Logical "1" Input Voltage (Except Pin 4 CLK IN)	V_{CC} = 5.25 V_{DC}	2.0		15	V_{DC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

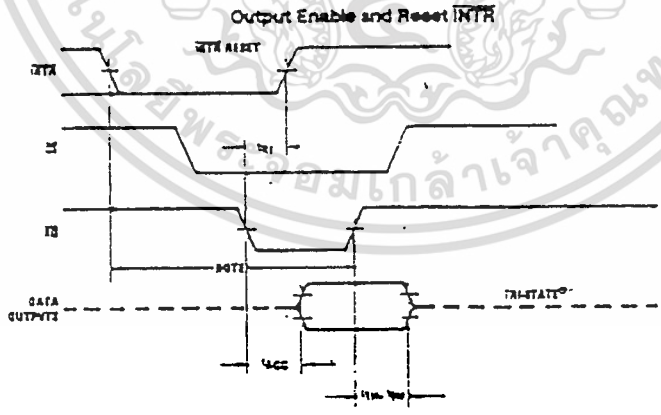
TRI-STATE Test Circuits and Waveforms



Timing Diagrams (All timing is measured from the 50% voltage points)



Output Enable and Reset $\overline{INTR}$



TL/H/5471–4

Note: Read strobe must occur 6 clock periods ($8/f_{CLK}$) after assertion of interrupt to guarantee reset of $\overline{INTR}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1.สมเจนต์ จันทวัต, "คู่มือการปฏิบัติชลประทานในไร่นาฉบับย่อ", ภาควิชาปฐพีวิทยา คณะเกษตรศาสตร์ มหาวิทยาลัยเกษตรศาสตร์, 2534.

2.วิสุทธิ์ อัศวานนทวงศ์. "คอมพิวเตอร์อีเล็คทรอนิคส์เวิลด์ ฉบับ 135". 2535

3.Roger L.Tokhem, "Digital Electronics", Fourth Edition International Editions 1994.

4.ชูชัย ธนสารตั้งเกริญ "การใช้งาน Z80". ศูนย์ภาษาคอมพิวเตอร์, 2531

5.พิพัฒน์ เลาหลังคราม. "ไมโครคอนโทรลเลอร์ MCS-48, MCS-51". คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2535.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้