



โมเด็มไร้สาย

Wireless Modem



โดย

นายธนารักษ์

ศรีวิรุฬห์ชัย

นายธนารัตน์

ผลงาม

นายอรธพ

ขันธิกุล

วัน เดือน ปี.....	1 ส.ค ๒5๔๗
เลขทะเบียน.....	๐๓๗๐๙๖
เลขเรียกหนังสือ.....	ท ๑๘๑๑ ๖ ๒๓๑๒

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

โมเด็มไร้สาย

Wireless Modem

โดย

นายธนชาติ ศรีวิรุพหัชชัย 35104172

นายธนรัตน์ ผลงาม 35104173

นายอรณพ ชันธิกุล 35104538

อาจารย์ที่ปรึกษา

อาจารย์ประภากร สุวรรณะ

ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2538

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โมเต็มไร้สาย

ผู้จัดทำ

1. นาย ธนาธิป ศรีวิรุฬห์ชัย 35104172

2. นาย ธนารักษ์ ผลงาม 35104173

3. นาย อรรถพล ชันธิกุล 35104538

อาจารย์ที่ปรึกษา

(อ. ประภากร สุวรรณะ)

โมเด็มไร้สาย

นายชนาธิป ศรีวิรุฬห์ชัย

นายชนารัตน์ ผลงาม

นายอรรถพร ชันธิกุล

ปีการศึกษา 2538

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการศึกษา และสร้างเครื่องส่งข้อมูลระหว่าง computer สัญญาณข่าวสารจาก computer เครื่องหนึ่ง ไปสู่ computer อีกเครื่องหนึ่ง ใช้การส่งแบบ asynchronous ด้วยอัตราการส่ง 2400 (baud rate) ผ่านพอร์ตอนุกรมของเครื่อง computer ผ่านการเข้ารหัสแบบ FSK ก่อนนำสัญญาณข่าวสาร ส่งออกอากาศแบบ half duplex ด้วยเครื่องส่งวิทยุแบบ FM โดยใช้ความถี่ของพาหะ ในการส่งเท่ากับ 49.9 MHz เข้าสู่เครื่องรับวิทยุแบบ FM ทำการถอดรหัส FSK ได้เป็นสัญญาณข่าวสารเข้าสู่ พอร์ตอนุกรมของ computer เครื่องรับ

Wireless Modem

Tanatip Sriwiroonchai

Tanarat Pholngam

Unnop Khanthikoon

ABSTRACT

This thesis present reserch and construction of data communication between computers. The intelligence signal from a computer is sent to another by asynchronous communication which 2400 baud rate of transmission. Data is transmitted through computer serial port and then coded by frequency shift keying method. After that procedure, data is brought into RF transmitter which has 49.9MHz carrier frequency and send to communication channel by half duplex communication. Next, RF reciever get signal from arial before send to frequency shift keying decoder in order to recover information. Finally, the same data with respect to data from transmitted computer is brought to recieved computer through its serial port.

สารบัญ

บทที่ 1	บทนำ	1
บทที่ 2	ข้อมูลและการส่งข้อมูล	2
2.1	ทั่วไปกับการส่งข้อมูลแบบอนุกรม	2
2.2	รูปลักษณะของข้อมูลอะซิงโครนัส	3
2.3	พาริตีบิต	5
2.4	รูปคลื่นของอักขระอะซิงโครนัส	6
2.5	อัตราส่งข้อมูลสูงสุด	8
บทที่ 3	การมอดคูเลชันข้อมูล	9
3.1	รูปแบบการมอดคูเลชัน	10
3.2	แบนวิคท์ของการส่งสัญญาณ	12
3.3	การคิมมอดคูเลชันข้อมูล	15
บทที่ 4	ความรู้เกี่ยวกับโมเด็ม	19
4.1	มาตรฐานของโมเด็ม	20
บทที่ 5	การอินเตอร์เฟส RS-232C	23
5.1	แบบจำลองของวงจรการสื่อสารแบบ RS-232C	23
5.2	ขาขั้วต่อ RS232C และหน้าที่	25
5.3	การควบคุมคลื่นพาห์และการส่งข้อมูล	28
บทที่ 6	เครื่องรับวิทยุและการติดต่อ	31
6.1	การมอดูเลตทางความถี่	31
6.2	ดัชนีการมอดูเลต	32
6.3	เครื่องรับชนิดซูเปอร์เฮตเทอโรไดน์	32
6.4	โครงสร้างของโรงงาน	35

บทที่ 7 เครื่องส่งวิทยุ	39
7.1 โครงสร้างของเครื่องส่งวิทยุ	39
7.2 มอดูเลเตอร์	39
7.3 การกำเนิดสัญญาณเอฟเอ็มโดยตรง	39
7.4 การกำเนิดสัญญาณเอฟเอ็มแบบโดยทางอ้อม	41
7.5 วงจรออสซิลเลเตอร์	42
7.6 หลักการวิเคราะห์การทำงานของวงจรออสซิลเลเตอร์	43
7.7 วงจร L,C ออสซิลเลเตอร์ทั่วไป	44
7.8 วงจรขยายกำลัง	48
บทที่ 8 การใช้งาน XR 2206 และ XR 2211	50
8.1 รายละเอียดทั่วไปของ XR 2206	50
8.2 ลักษณะสำคัญของ XR 2206	50
8.3 การใช้งาน XR 2206	50
8.4 ค่าสูงสุดสัมบูรณ์	51
8.5 โครงสร้างแสดงลักษณะหน้าที่การทำงานของ XR 2206	51
8.6 รายละเอียดของระบบของ XR 2206	52
8.7 รายละเอียดการใช้งานของ XR 2206	52
8.8 การควบคุมระดับสีกดาไฟตรงของ output	52
8.9 การปรับละเอียด output waveform	52
8.10 แนวทางการออกแบบ	53
8.11 ลักษณะทั่วไปของ XR 2211	53
8.12 ลักษณะสำคัญของ XR 2211	54
8.13 การใช้งาน XR 2211	54
8.14 ค่าสูงสุดสัมบูรณ์	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.15	โครงสร้างแสดงลักษณะหน้าที่การทำงานของ XR 2211	55
8.16	รายละเอียดของระบบของ XR 2211	55
8.17	รายละเอียดการใช้งานของ XR 2211	56
8.18	แนวทางการออกแบบ	57
บทที่ 9	แนวทางการเขียนโปรแกรม	58
9.1	การสื่อสารโดยใช้อินเทอร์เน็ต14	58
9.2	แฮนด์เช็กกิ้ง	68
9.3	CRC(Cyclical Redundary Checks)	68
9.4	การบีบข้อมูล	69
9.5	การเขียนโปรแกรมสื่อสารภายใต้วินโดวส์	72
บทที่ 10	ผลการทดลองและแนวทางการพัฒนาต่อ	76
ภาคผนวก		
	DATA SHEETS ของ MC3356	I
	DATA SHEETS ของ XR-2206	VII
	DATA SHEETS ของ XR-2211	XIII
	กิตติกรรมประกาศ	XXIII
	หนังสืออ้างอิง	XXIV

บทที่ 1

บทนำ

ในปัจจุบันการพัฒนาทางเทคโนโลยีเกิดขึ้นอย่างรวดเร็วโดยได้แยกการพัฒนาออกเป็น 2 แนวทางอย่างชัดเจน ได้แก่การพัฒนาทางด้านซอฟต์แวร์ (Software) และการพัฒนาทางด้านฮาร์ดแวร์ (Hardware) การพัฒนาทางด้านซอฟต์แวร์นั้นเห็นได้อย่างชัดเจนกับการเจริญเติบโตของคอมพิวเตอร์ ทางด้านโปรแกรมประยุกต์ต่างๆ โดยแนวโน้มของการเจริญเติบโตเป็นไปในเรื่องที่เกี่ยวข้องกับการสื่อสารข้อมูล (Data Communication) อันเนื่องมาจากในปัจจุบันนี้เป็นโลกของการติดต่อสื่อสารถึงกัน อย่างที่เรียกกันว่า "ยุคโลกาภิวัตน์" (Globalization) ซึ่งตัวอย่างที่เด่นชัด เช่น ระบบอินเทอร์เน็ต (Internet) เป็นล้านๆเครื่อง และมี คอมพิวเตอร์ที่ต่อเข้าสู่ระบบเป็นครั้งแรก อีกราวๆพันเครื่อง อีกทั้งสถาบันการศึกษาต่างๆ ยังได้เห็นความสำคัญของระบบเครือข่ายในสถาบันฯ และยังมีจัดการเรียนการสอนอีกด้วย ในการพัฒนาอีกด้านหนึ่งนั้นเป็นการพัฒนาทางด้านฮาร์ดแวร์ก็เพื่อเป็นการรองรับการพัฒนาทางด้านซอฟต์แวร์ ดังเช่นระบบเครือข่ายซึ่งต้องการความเร็ว ต้องการความเล็กของอุปกรณ์ ใช้พลังงานน้อย ดังนั้นบริษัทที่ผลิตชิ้นส่วนอุปกรณ์อิเล็กทรอนิกส์ต่างๆจึงได้แข่งขันกันที่จะผลิตชิ้นส่วนของตัวเองให้มีประสิทธิภาพดีที่สุด

จากข้อความข้างต้นทำให้เกิดแนวความคิดของปริญญาณีพนธ์นี้ขึ้น โดยได้รวมแนวความคิดของการสร้างชิ้นงานที่ใช้ประโยชน์จากการพัฒนาทั้งสองทาง ในเรื่องของการสื่อสารข้อมูลโมเด็ม (MODEM) จักว่ามีประโยชน์อย่างมากในการติดต่อระหว่างคอมพิวเตอร์ 2 เครื่องถึงกัน แต่ประโยชน์ที่ได้รับนี้ต้องเกิดขึ้นบนอุปสรรค ในด้านความเร็วและทางด้านอุปกรณ์โมเด็มทั่วไปนั้นความเร็วได้ถูกจำกัดไว้อันเนื่องมาจากต้องผ่านสายโทรศัพท์ ซึ่งมีแถบความถี่ปฏิบัติงาน (Bandwidth) ต่ำโมเด็มไร้สายนำมาช่วยแก้ปัญหานี้ได้เนื่องจากใช้อากาศเป็นตัวกลางในการส่งข้อมูล ซึ่งอากาศมีแถบความถี่ปฏิบัติงานที่สูงมากๆ แต่ก็มีข้อเสียคือ มีสัญญาณรบกวนสูง ประโยชน์อีกอย่างหนึ่งที่เห็นได้ชัดดังเช่น ในสถานการณ์ที่ต้องการต่อ (link) คอมพิวเตอร์ 2 เครื่องเข้าด้วยกัน โดยคอมพิวเตอร์ทั้งสองเครื่องนั้นอยู่ในแต่ละห้องที่มีผนังกัน ทำให้ยากต่อการโยงสายถึงกัน ซึ่ง Wireless Modem สามารถนำมาใช้ในสถานการณ์นี้ได้

บทที่ 2

ข้อมูลและการส่งข้อมูล

2.1 ทัวไปกับการส่งข้อมูลแบบอนุกรม

ขนาดของข้อมูลในหนึ่งตัวอักษรนั้น จะขึ้นอยู่กับอุปกรณ์การสื่อสารที่ใช้ ซึ่งจะมีขนาดความยาวอยู่ระหว่าง 5-6 บิต ตัวอักษรนั้นเกิดจากการกำหนดความหมายให้กับกลุ่มของเลขฐานสอง ซึ่งจะมีการเปลือออกมาเป็นอักขระ, ตัวอักษร, ตัวเลข หรือเครื่องหมายวรรคตอนอย่างใดก็ได้ หรือไม่เช่นนั้นก็อาจจะเป็นตัวกำหนดหน้าที่ (ควบคุม) การทำงานของอุปกรณ์ เช่น อาจเป็นคำสั่งให้เครื่องพิมพ์เลื่อนบรรทัดหรือขึ้นหน้าใหม่ ชุดของกลุ่มของเลขฐานสองที่มีการกำหนดความหมายต่าง ๆ มีรหัส (Code) จำนวนมากมายที่ใช้กันอยู่ในปัจจุบันในอุปกรณ์การสื่อสารซึ่งจะถูกออกแบบมาให้ใช้ได้เฉพาะกับรหัสนิคมต่าง ๆ ขึ้นอยู่กับวัตถุประสงค์ของผู้ออกแบบและงาน ดังนั้นในการติดต่อสื่อสารกัน ต้องเลือกแบบอุปกรณ์ที่มีการใช้รหัสนิคมเดียวกันเท่านั้นจึงจะสื่อสารกันได้ นั่นคือต้องสื่อสารในภาษาเดียวกัน แต่ปัญหาส่วนใหญ่ในการสื่อสารข้อมูลนั้นก็มักจะทำให้เกิดความไม่เข้าใจในขีดความสามารถที่แท้จริงของอุปกรณ์ และข้อมูลที่ใช้ติดต่อกันอยู่ การใช้ศัพท์คำว่า "อะซิงโครนัส" (Asynchronous) และ "ซิงโครนัส" (Synchronous) นั้นจะใช้อธิบายถึงการเกี่ยวข้องของเวลาที่สัมพันธ์กันระหว่างเวลาการส่งตัวอักษรแต่ละตัวบนสายส่งข้อมูล

2.1.1 อะซิงโครนัส

อะซิงโครนัส หมายถึง "ไม่มีการสัมพันธ์ระหว่างเวลา" แต่อย่างไรก็ตามความหมายของการส่งข้อมูลในระบบอะซิงโครนัสหมายถึงว่า การส่งตัวอักษรตัวหนึ่ง ๆ จะเริ่มต้นที่เวลาใดก็ได้ เวลาที่ว่างในระหว่างการส่งตัวอักษรแต่ละตัวไม่มีความแน่นอน ดังนั้นรูปแบบการส่งข้อมูลแบบนี้จึงเหมาะสมกับข้อมูลที่เกิดจากการพิมพ์อักษรที่ใช้อุปกรณ์ปลายแต่ละครั้งที่เกิดเป็นพิมพ์ตัวอักษร ตัวอักษรก็จะถูกส่งออกไปแบบ อะซิงโครนัส

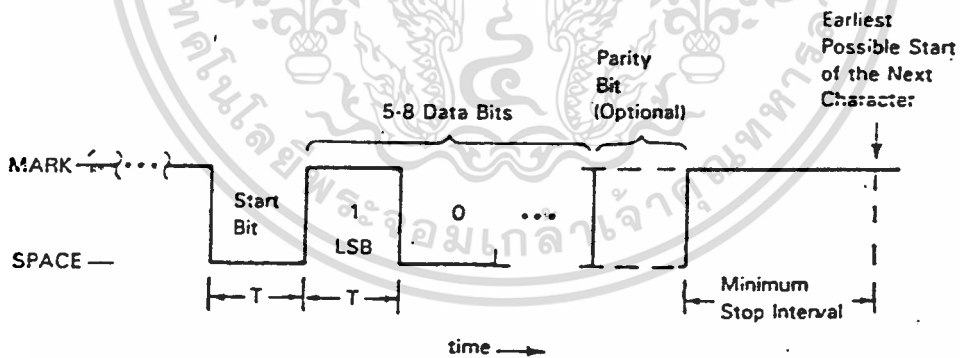
2.1.2 ซิงโครนัส

เวลาที่ว่างระหว่างตัวอักษรจะถูกจัดออกไปบิตแรกของตัวอักษร จะถูกส่งตามหลังบิตสุดท้ายของตัวอักษรที่ส่งมาก่อนแล้วอย่างต่อเนื่อง นั่นก็คือบนสายส่งข้อมูลนั้น จะต้องมียะไรถูกส่งผ่านอยู่เสมอและถ้ามีช่วงเวลาที่อุปกรณ์ที่ควบคุมสายไม่มีอะไรเป็นพิเศษที่จะส่ง ช่วงเวลานี้ก็จะต้องถูกเติมอักษรข้อมูลที่มิใช่อักขระ ความจริงแล้วมีสภาพการอื่น ๆ อีกที่จะทำให้เกิดความ

สูญเสียการควบคุมการส่งแบบซิงโครไนส์ได้ เช่น การที่เครื่องรับไม่สามารถกำหนดได้ว่า ตัวอักษรที่ส่งมานั้นสิ้นสุดที่ไหนและตัวอักษรตัวต่อไปจะเริ่มต้นที่ไหน และปัญหาที่เมื่อบิตข้อมูลเป็น "0" หรือ "1" ยาวนานเกินไป จะทำให้ขาดสัญญาควบคุมสัญญาณาฬิกาไป เป็นต้น แต่อย่างไรก็ดี การส่งแบบซิงโครไนส์จะยังไม่กล่าวถึงมากนัก คงจะกล่าวถึงเรื่องของรูปแบบอะซิงโครไนส์เป็นหลัก ซึ่งการส่งข้อมูลระหว่างคอมพิวเตอร์ (Computer) ด้วยกัน จะเป็นการส่งแบบอะซิงโครไนส์ ดังโครงงานชิ้นนี้

2.2 รูปลักษณะของข้อมูลแบบอะซิงโครไนส์

รูป 2.1 เป็นภาพทั่วไปของตัวอักษรแบบอะซิงโครไนส์ เวลาจะผ่านไปในขณะที่เคลื่อนที่ไปสู่ด้านขวามือของหน้ากระดาษ สิ่งแรกที่เราควรสังเกต ก็คือสถานะของสายการสื่อสารแบบไบนารีนั้นจะเรียก "มาร์ค" (Mark) และ "สเปซ" (Space) มากกว่า "1" และ "0" มาร์คจะตรงกับ "1" ส่วนสเปซจะตรงกับ "0"



รูป 2.1 ภาพทั่วไปของสัญญาณอักขระอะซิงโครไนส์

ในช่วงเวลาที่ว่างระหว่างตัวอักษรสถานะของสายส่งสัญญาณจะถูกรักษาไว้ให้มีค่าเป็นมาร์คและโดยค่านิยามของการส่งสัญญาณแบบอะซิงโครไนส์ การส่งตัวอักษรสามารถเริ่มจากเวลาใดก็ได้เมื่อสายว่าง แต่อย่างไรก็ตามเพื่อให้ระบบสามารถที่จะทำงานได้จะต้องมีสภาวะบางอย่างที่จะใช้บอกกับเครื่องรับให้รู้ว่าในช่วงเวลาใดกำลังมีข้อมูลตัวอักษรปรากฏอยู่บนสาย สภาวะที่ใช้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บอกนั่นก็คือ บิตเริ่มต้น (Start Bit) บิตเริ่มต้นไม่ใช่บิตข้อมูลแต่เป็นสัญญาณควบคุมที่จุดเริ่มต้นสถานะของสายส่งข้อมูลจะเปลี่ยนจากมารักมาเป็นสเปซและจะถูกรักษาให้อยู่ในสถานะสเปซนี้ตลอดช่วงเวลาที่ยกคักค่าหนึ่ง ที่เรียกว่า "เวลาบิต" (Bit Time: T)

ถัดจากบิตเริ่มต้นไปทันทีนั้นจะเป็นบิตข้อมูลตัวอักษร ซึ่งจะเป็นเนื้อหาข้อมูลของตัวอักษรแต่ละตัวที่ถูกส่งบิตที่มีนัยสำคัญน้อยที่สุด (Least Significant Bit) ซึ่งนิยมเขียนย่อว่า "LSB" จะถูกส่งตามบิตเริ่มต้น เวลาบิตนี้เป็นค่าพารามิเตอร์ (Parameter) พื้นฐานที่สำคัญในการสื่อสาร อัตราส่งข้อมูล (Data Rate) ของสายการสื่อสารในหน่วยบิตต่อวินาที สามารถคำนวณได้ โดยความสัมพันธ์ต่อไปนี้คือ

$$\text{อัตราส่งข้อมูล} = 1 / T \text{ (บิต / วินาที : Bps)}$$

อัตราส่งข้อมูลนี้มักจะถูกอ้างถึงว่าเป็น อัตราบอด (Baud Rate) ของสายการสื่อสาร แต่ความจริงแล้วมันมีข้อแตกต่างระหว่างอัตราส่งข้อมูลในหน่วยบิตต่อวินาที (Bps) กับอัตราบอดซึ่งอัตราบอดถูกตั้งชื่อตาม Baudot ซึ่งเป็นผู้บุกเบิกการสื่อสาร ซึ่งแสดงจำนวนของสัญญาณ ไม่ใช่จำนวนข้อมูล มีหน่วยเป็น Bps เช่นกันแต่เราพบเท่าที่เราเกี่ยวข้องกับวงจร ไปนารี คือ อัตราบอดกับอัตราส่งข้อมูลนั้น สามารถใช้แทนกันได้ ความจริงแล้วเมื่อเราศึกษาสถานะของสัญญาณข้อมูลในสายส่งนั้น สถานะสัญญาณที่ใช้ในภายในสายส่งย่อมมีได้เกิน 2 สถานะ ในสภาวะเช่นนี้ อัตราการส่งข้อมูลจะไม่เป็นค่าเดียวกันกับอัตราบอด อย่างไรก็ตามสัญญาณระหว่างอุปกรณ์อินเตอร์เฟส (Interface) กับอุปกรณ์ปลาย (Terminal) และคอมพิวเตอร์หลักนั้นจะมีสถานะเป็นไบนารี (2 สถานะ) เป็นหลักอยู่ ดังนั้นในวงการอุตสาหกรรมทั่วไป จึงใช้คำศัพท์ทั้งสองในความหมายเดียวกัน

เหมือนดังเช่นพิจารณาได้จากรูปว่า ค่าสถานะของบิตข้อมูลนั้นเกิดขึ้นแบบประสานและต่อเนื่องกัน ดังนั้นถ้าข้อมูลแต่ละบิตมีค่าเหมือนกัน ก็จะไม่มีความเสี่ยงที่จะทำให้เราสังเกตรอยต่อประสานแต่ละบิตได้เลย มันมีเพียงความรู้ที่ว่า "เวลาบิต" เป็นตัวกำหนดว่า บิตนั้นเมื่อเริ่มต้นแล้วจะไปสิ้นสุดที่ใดเท่านั้น ดังที่กล่าวมาแล้วว่าความยาวของตัวอักษร อาจจะอยู่ระหว่าง 5-8 บิต ข้อมูลขึ้นอยู่กับการออกแบบอุปกรณ์นั้นขึ้นมา อุปกรณ์บางอย่างถูกออกแบบขึ้นมาด้วยการกำหนดบิตหนึ่งหรือสองบิตเพิ่มขึ้นมาคือท้ายข้อมูล เพื่อให้เป็นตัวช่วยตรวจสอบความผิดพลาดซึ่งอาจเกิดขึ้นได้เมื่อทำการส่งข้อมูลผ่านช่องการสื่อสาร (Channel) บิตที่เพิ่มขึ้นมาเพื่อทำหน้าที่ตรวจสอบความผิดพลาดดังกล่าวนี้เรียกว่า "พาริตีบิต" (Parity Bit) พาริตีบิตแบ่งออกเป็น 2 ชนิดคือ "พาริตีคู่" (Even Parity) และ "พาริตีคี่" (Odd Parity)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 พาริตีบิท

2.3.1 พาริตีคู่

ทำการกำหนดค่าพาริตีโดยการนับจำนวนของบิตข้อมูลที่มีสถานะ เป็นมาร์ค "1" สถานะของพาริตีจะถูกจัดให้มีค่าเป็นมาร์ค "1" หรือ "0" เพื่อให้จำนวนบิตทั้งหมดรวมทั้งพาริตีบิตมีจำนวนบิตที่เป็นมาร์ครวมกันแล้วมีค่าเป็นเลขคู่ (การนับนี้ไม่รวมกับบิตเริ่มต้น)

2.3.2 พาริตีคี่

มีหลักการคล้ายหลักการแรก ต่างกันแค่เลือกค่าของพาริตีบิตนั้น จะทำให้จำนวนบิตที่เป็นมาร์ค ในจำนวนบิตที่รวมกันแล้วมีค่าเป็นจำนวนคี่แทนที่จะเป็นจำนวนคู่

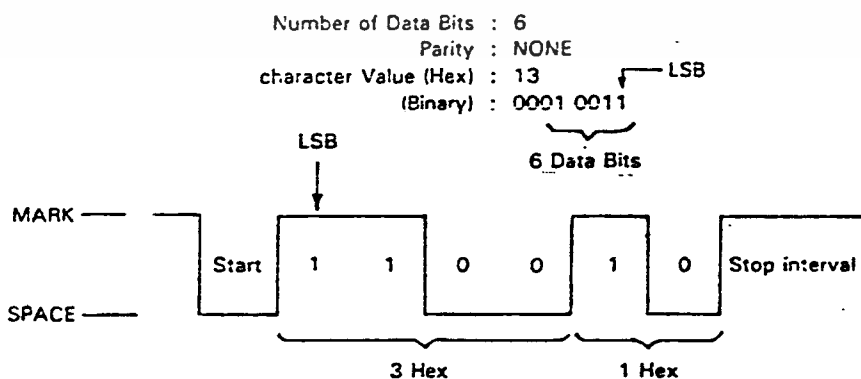
แน่นอนว่าเครื่องรับและเครื่องส่งนั้นถ้าใช้ระบบการตรวจพาริตี จะต้องใช้ระบบเดียวกันถ้าเครื่องส่งใช้ระบบพาริตีคู่ แต่เครื่องรับใช้ระบบพาริตีคี่แล้วระบบย่อมผิดพลาด การตรวจสอบความผิดพลาดที่อาจเกิดจากการส่งสัญญาณ ผ่านช่องการสื่อสารก็เพียงแค่เครื่องรับตรวจดูว่าข้อมูลที่ได้รับเข้ามามีพาริตีตรงตามชนิดที่ออกแบบไว้หรือไม่ ถ้ามีบิตผิดพลาดเกิดขึ้นก็หมายความว่าบิตใดบิตหนึ่งเปลี่ยนค่าจาก "0" เป็น "1" หรือ "1" เป็น "0" ก็จะทำให้จำนวนบิตผลรวมที่เป็น "1" แตกต่างไปจากจำนวนคู่หรือจำนวนคี่ที่กำหนด เครื่องรับก็จะรู้เลยว่าในกรณีนั้นข้อมูลที่ได้รับเข้ามาเกิดผิดพลาดแล้ว

ย้อนกลับไปพิจารณารูปอีกครั้งว่าเมื่อสิ้นสุดท้ายแล้ว สถานะของสายส่งข้อมูลจะถูกบังคับกลับเป็นมาร์คอีกครั้งนี้ คือการเริ่มต้นของ ช่วงการหยุด (Stop Interval) ซึ่งมักจะมีผู้ใช้คำเรียกความคลาดเคลื่อนว่าเป็น "บิตสิ้นสุด" (Stop Bit) กันมาก มันเป็นจุดเริ่มต้นของเวลาที่ว่าง (Idle Tim) ระหว่างการส่งตัวอักษรแบบอะซิงโครนัส แต่เพื่อเป็นการประกันว่า จะมีการเปลี่ยนสถานะของสายจากมาร์คเป็นสเปซในการเริ่มต้นของบิตเริ่มต้นของการส่งตัวอักษรตัวใหม่นั้น ก็จะเกิดความจำเป็นที่จะต้องจัดค่าช่วงการหยุดจากท้ายสุดของตัวอักษร ตัวเก่าให้เกิดขึ้น ไม่เช่นนั้นถ้าบิตสุดท้ายของตัวอักษรตัวเก่า มีสถานะเป็นสเปซแล้วสถานะการเริ่มต้นของบิตเริ่มต้นที่สังเกตจากการเปลี่ยนแปลงสถานะของสาย จากมาร์คมาเป็นสเปซก็จะไม่มีความชัดเจน ช่วงการหยุดนั้นจะมีช่วงเวลาน้อยที่สุดเท่าใดนั้นมิใช่ต่างกันออกไปตามแบบระบบสื่อสารข้อมูลนั้นๆ ที่นิยมใช้กันอยู่ทั่วไป นั่นคือ หนึ่งหรือสองเท่าของ "เวลาบิต" และมีอยู่เหมือนกันที่ใช้เวลา 1.5 เท่าและเนื่องจากรูปแบบการส่งเป็นแบบอะซิงโครนัส ช่วงการหยุดนี้จะไม่มีการกำหนดค่าช่วงเวลาว่าค่าที่นานที่สุดควรเป็นเท่าไร

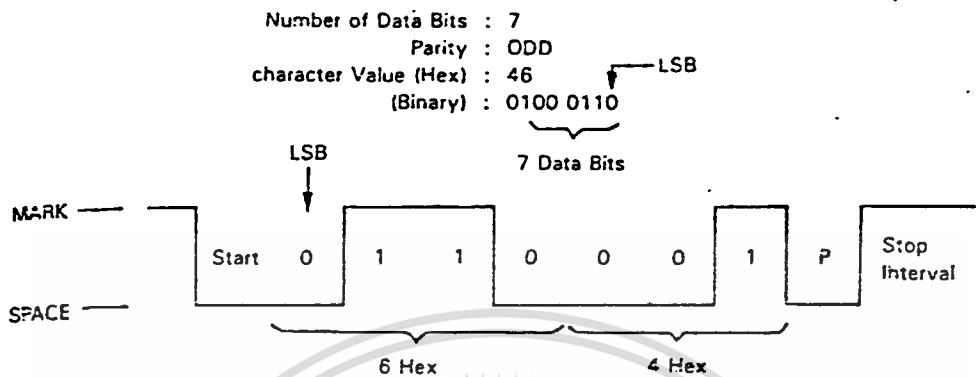
2.4 รูปคลื่นของอักขระซิงโครนัส

ในหัวข้อนี้จะแสดงให้เห็นถึงตัวอย่างรูปคลื่นที่เกิดจากตัวอักขระซิงโครนัสแบบต่าง ๆ เพราะบิตข้อมูลในหนึ่งตัวอักษรนั้นมีจำนวน 5-8 บิต ดังนั้น เราจึงสามารถอ้างอิงถึงค่าตามลำดับของมันได้ด้วยค่าในเลขฐาน 16 (Hexadecimal) ตัวอย่างแรก (รูป 2.2) เป็นตัวอักษรที่มีบิตข้อมูล 6 บิต ดังนั้นถ้าเราจะอ้างอิงถึงค่าของมันด้วยเลขฐาน 16 เราก็จะคิด 4 บิตแรกเป็นหลักแรกของเลขฐาน 16 ที่เราอ้างอิงในที่นี้คือ 3H และหลักที่ 2 ของเลขฐาน 16 ที่จะอ้างอิงสำหรับรูปแบบนี้ก็จะเป็นบิตข้อมูลที่ 5 และที่ 6 รวมกับบิต 0 สองบิต ซึ่งไม่ปรากฏในสัญญาณเป็นตัวกำหนดค่าโดยถือบิตข้อมูลที่ 5 เป็น LSB เพราะฉะนั้นในรูปแบบนี้ก็จะได้เลขฐาน 16 หลักที่ 2 คือ 1H ความจริงแล้วขีดแบ่งรอยต่อเวลาระหว่างบิตข้อมูลต่าง ๆ ที่มีระดับเดียวกันดังแสดงในรูปนั้นจะไม่มีปรากฏให้เห็นแต่ในที่นี้แสดงไว้เพื่อให้มีจุดสังเกตเท่านั้น ตามรูปนี้ไม่มีการใช้พาริตีบิตหลังบิตสุดท้ายจะเป็นช่วงการหยุดตัวอักษรทันที

ตัวอย่างที่สองมีดังแสดงในรูป 2.3 ตัวอักษรในตัวอย่างมีบิตข้อมูล 7 บิตใช้พาริตีบิตชนิดพาริตีคี่ ซึ่งจะสังเกตเห็นได้ว่าจำนวนบิตที่มีค่าเป็นมาร์ค ในรูปนี้มีค่าเป็นจำนวนคี่ ช่วงบิตที่แสดงกำกับโดยตัวอักษร P คือพาริตีบิต ในตัวอย่างนี้ถ้าจะใช้อ้างอิงถึงบิตข้อมูลด้วยเลขฐาน 16 แล้วเลขหลักแรกได้มาจาก 4 บิตแรกคือ 6H และหลักหลังได้มาจากบิตที่ 5,6 และ 7 รวมกับบิต 0 ซึ่งไม่ปรากฏในรูปสัญญาณ (ไม่ใช่พาริตีบิต) จึงมีค่าเป็น 4H

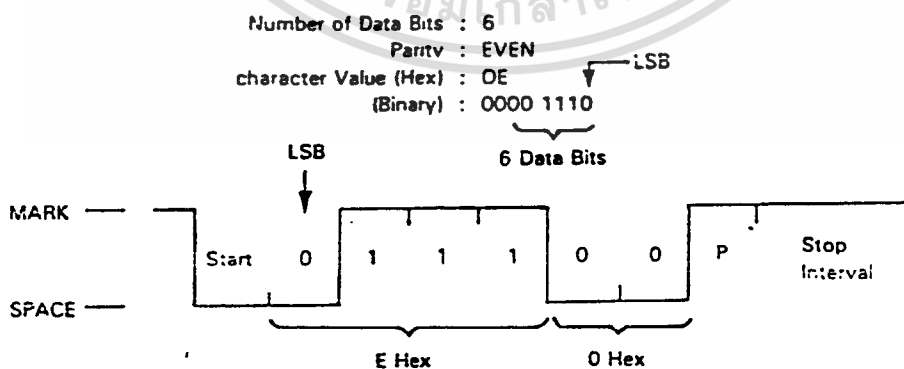


รูปที่ 2.2 ตัวอย่างรูปคลื่นของข้อมูล 6 บิต



รูปที่ 2.3 ตัวอย่างรูปคลื่นของอักขระเชิงไครน์ส 7 บิตที่มีพาริตีบิต

ตัวอย่างสุดท้าย (รูปที่ 2.4) เป็นรูปคลื่นของตัวอักขระเชิงไครน์สที่มีบิตข้อมูล 6 บิต เช่นเดียวกับตัวอย่างแรก ต่างกันแต่ว่าในตัวอย่างนี้มีการใช้พาริตีบิต ระบบพาริตีคู่ จะเห็นว่าค่าของพาริตีบิตมีค่าเป็น "1" หรือมาร์คซึ่งจะทำให้จำนวนบิตที่เป็นมาร์คในตัวอักขระเชิงไครน์สนี้มีจำนวนเป็นเลขคู่ (คือ 4) ตามรูปช่วงเวลาการหยุดหลังตัวอักษร จะเริ่มหลังพาริตีบิต P ซึ่งในที่นี้เป็นมาร์คเหมือนกับระดับในช่วงการหยุด (รูปคลื่นจริงจะไม่มีขีดระหว่างช่องเวลาบิตให้เห็น) ตามรูปนี้การอ้างอิงด้วยเลขฐาน 16 จะได้เป็น 0EH



รูปที่ 2.4 ตัวอย่างรูปคลื่นของอักขระเชิงไครน์ส 6 บิตที่มีพาริตีบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 อัตราส่งข้อมูลสูงสุด

ค่าอัตราสูงสุด (Maximum Rate) ของการส่งอักษรต่อวินาทีซึ่งเครื่องส่งแบบอะซิงโครนัส จะสามารถส่งได้ค่าสูงสุดนี้เกิดขึ้นได้ เมื่อตัวอักษรแต่ละตัวอยู่ใกล้ชิดกันมากที่สุดเท่าที่จะมากได้ นั่นคือช่วงต่อระหว่างตัวอักษรแต่ละตัวมีช่วงเวลาเพียงเท่ากับช่วงเวลาหยุด (Stop Interval) ที่น้อยที่สุด ดังนั้นสูตรการคำนวณที่เกี่ยวกับอัตราการส่งบิตข้อมูลและขนาดความยาวของตัวอักษรจึงเป็นดังต่อไปนี้คือ

$$\text{อัตราการส่งอักษรต่อวินาที} = \text{อัตราการส่งข้อมูล} / \text{จำนวนบิตต่อตัวอักษร}$$

เราสามารถที่จะคำนวณหาขนาดของข้อมูลได้ดังนี้คือ

$$\text{จำนวนบิตต่อตัวอักษร} = \text{บิตเริ่มต้น} + \text{จำนวนบิตข้อมูล} + \text{พาริตีบิต} + \text{ช่วงเวลาหยุดที่สิ้นสุด}$$



บทที่ 3

การมอดดูเลชัน (Modulation) ข้อมูล

ในการมอดดูเลชันนั้นจะทำการฝากสัญญาณข่าวสารหรือข้อมูลไปกับคลื่นพาห์ ปกติจะทำโดยใช้สัญญาณข่าวสารหรือข้อมูลมาเปลี่ยนค่าพารามิเตอร์ในคลื่นพาห์ คลื่นพาห์นั้นโดยปกตินิยมใช้คลื่นพาห์รูปไซน์ (Sinusoidal Wave) ซึ่งเขียนแสดงด้วยสมการคณิตศาสตร์คือ

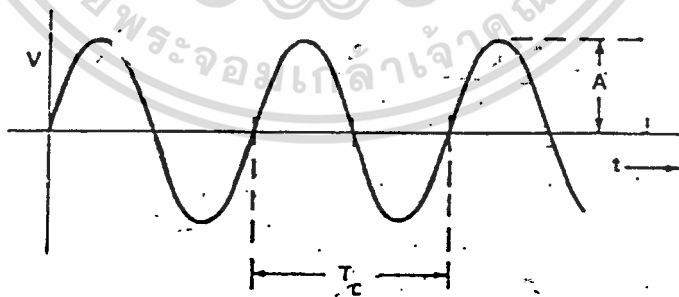
$$V = A \sin (2\pi ft + \theta)$$

โดย A คือ แอมพลิจูด, F คือ ความถี่, θ คือ เฟส

แอมพลิจูด คือ ความสูงของยอดสัญญาณ (ตามรูป 3.1) ค่าความถี่ของสัญญาณคำนวณได้จากค่า คาบเวลา (Period) ที่สัญญาณเปลี่ยนแปลงไปจนครบ 1 รอบ (T_c ในรูป 3.1) โดยสูตร

$$F = 1 / T_c$$

ส่วนเฟสนั้นเป็นค่าพารามิเตอร์ที่ไม่สามารถจะวัดได้โดยสมบูรณ์ ถ้าไม่มีการเปรียบเทียบกับคลื่นอ้างอิง (Reference Wave) คลื่นอ้างอิงจะเป็นคลื่นรูปไซน์อีกคลื่นหนึ่งที่มีความถี่เดียวกับคลื่นพาห์ กระบวนการในการวัดเฟสแสดงในรูป 3.1 ใน 1 รอบของคลื่นพาห์ถูกแบ่งเป็น 360

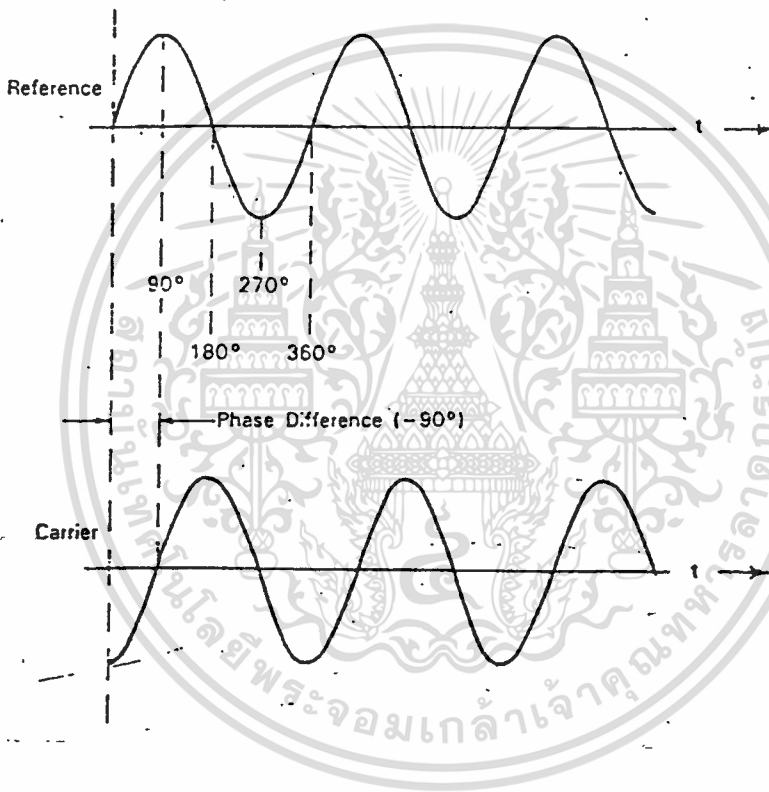


รูป 3.1 คลื่นพาห์

องศา ความต่างเฟส (Phase Difference) หรือบางที่เรียกว่า "เฟสชิฟท์" (Hase Shift) คือจำนวนองศา ระหว่างจุดตัดศูนย์ไปสู่ค่าบวก (Positive Going Zero Crossing) ของสัญญาณอ้างอิงและจุดตัดศูนย์ไปสู่ค่าบวกที่ใกล้ที่สุดของสัญญาณคลื่นพาห์ ในรูป 3.2 คลื่นพาห์จะมีเฟสตาม (Lag)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณอ้างอิงอยู่ 90 องศา ที่กล่าวว่คลื่นพาห้เฟสตาม เพราะว่าจุดตัดศูนย์ไปสู่ค่าบวกของคลื่นพาห้เกิดขึ้นภายหลังจุดตัดค่าศูนย์ไปสู่ค่าบวกของสัญญาณอ้างอิง ค่าเฟสตามเรามักจะใช้เครื่องหมายเป็นลบ ดังนั้นคลื่นพาห้ตามรูป 3.2 จึงมีค่าเฟสเท่ากับ -90 องศา

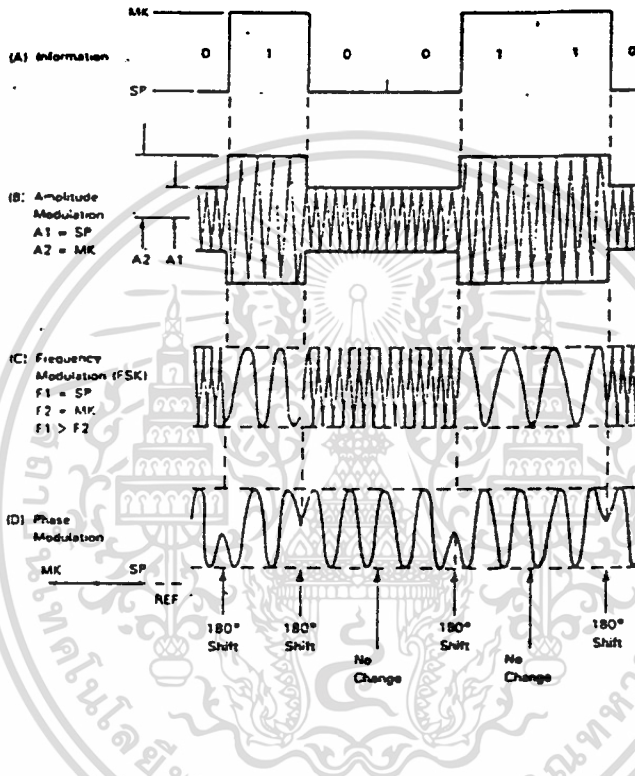


รูป 3.2 การวัดเฟสของคลื่นพาห้

3.1 รูปแบบการมอดดูเลชั่น

เราเรียกการมอดดูเลชั่นที่เกิดการนำสัญญาณข้อมูลมาเปลี่ยนแปลงค่าแอมพลิจูดของคลื่นพาห้ว่าแอมพลิจูดมอดดูเลชั่น นิยมเขียนย่อว่า "AM" และถ้าใช้สัญญาณข้อมูลมาเปลี่ยนแปลงค่าความถี่ของคลื่นพาห้ เราจะเรียกว่า "ฟริควเอนซีมอดดูเลชั่น" (Frequency Modulation) ซึ่งนิยมเขียนย่อว่า "FM" และจะเรียกการมอดดูเลชั่นที่ใช้สัญญาณข้อมูลมาเปลี่ยนแปลงค่าเฟสของคลื่นพาห้ว่า "เฟสมอดดูเลชั่น" ซึ่งนิยมเขียนย่อว่า "PM" ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างสัญญาณข้อมูลกลับคืนมาจากการตรวจจับการเปลี่ยนแปลงค่าพารามิเตอร์ของคลื่นพ่านั้นเรียกว่า "การดีมอดคูเลชัน" (Demodulation) รูปคลื่นที่เกิดจากการมอดคูเลชันด้วยสัญญาณข้อมูลไบนารี



รูป 3.3 การมอดคูเลชันของสัญญาณดิจิทัล

ในตัวอย่างแรกคือ AM (รูป 3.3B) เรากำหนดการมอดคูเลชันที่ได้ค่า A1 แทนสเปซและ A2 แทนมาร์ค กรอบสัญญาณ (Envelope) ของคลื่นพ่าห์จะมีลักษณะเหมือนสัญญาณข้อมูลดิจิทัลที่นำมามอดคูเลทเท่านั้น ดังแสดงในรูป 3.3A

ในรูป 3.3C แสดงรูปสัญญาณจากการมอดคูเลชันแบบ FM และรูป 3.3D แสดงสัญญาณจากการมอดคูเลชันแบบ PM ตามรูปนี้เมื่อสัญญาณดิจิทัลมีสถานะเป็น มาร์ค คลื่นพ่าห์จะมีเฟสตรงกันข้ามกับคลื่นอ้างอิง และถ้าสัญญาณดิจิทัลมีสถานะเป็น สเปซ คลื่นพ่าห์จะมีเฟสเดียวกันกับคลื่นอ้างอิง

เนื่องจากสัญญาณไบนารีมีเพียง 2 ระดับ การมอดคูเลทแบบต่าง ๆ จึงเหมือนกับ
 เอกสารสิทธิ์เปลี่ยนแปลงค่าพารามิเตอร์นั้นของคลื่นพ่าห์ตามค่าข้อมูลไบนารีนั้นจึงทำให้การมอดคูเลท
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบ AM, FM และ PM มีชื่ออีกอย่างหนึ่งว่า AFM (Amplitude Shift Keying), FSK (Frequency Shift Keying) และ PSK (Phase Shift Keying) ตามลำดับ เทคนิคที่นิยมใช้กันมากในปัจจุบันได้แก่ FSK, PSK, QAM (Quadrature Amplitude Modulation)

3.1.1 Frequency Shift Keying

นิยมใช้กับ Modem ความเร็วต่ำ ประมาณ 300 ถึง 1200 Bps โดยแทน "0" และ "1" ด้วยความถี่ต่างกัน การส่งแบบนี้อัตราการส่งข้อมูลจะเท่ากับบอดเรท ดังรูป 3.3C ซึ่งจะนำมาใช้ในการทดลองและสร้างเป็นเครื่องต้นแบบในโครงการนี้

3.1.2 Phase Shift Keying

ใช้หลักการแทน "0" และ "1" ด้วยการเปลี่ยนแปลงมุมของช่วงสัญญาณในสายส่ง (Phase) เช่นเราอาจกำหนดว่า "0" แทนด้วยมุมต่อเนื่องกันไป และแทน "1" ด้วยมุมที่เปลี่ยนไปจากเดิม 180 องศา ถ้าเราส่งข้อมูล 0101 รูปร่างของคลื่นในสายส่งจะเป็นดังรูป 3.3D ในการส่งแบบนี้ อัตราส่งข้อมูล (Bit Rate) จะมีค่าสูงกว่า อัตราการเปลี่ยนแปลงของสัญญาณ (Baud Rate) มีความเร็วสูงสุดถึง 9600 Bps ซึ่งมีการเปลี่ยนแปลงมุมครั้งละ 22.5 องศา การเปลี่ยนแปลงครั้งละ 22.5 องศา นับว่าน้อยมากทำให้มีความผิดพลาดสูง โดยปกติมักใช้กับ Modem ความเร็ว 4800 Bps

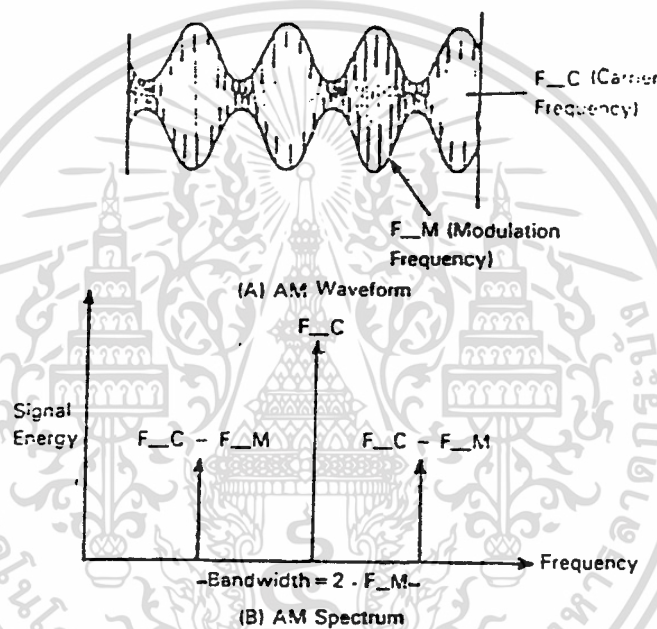
3.1.3 Quadrature Amplitude Modulation

เป็นการผสมสัญญาณที่ใช้ทั้งการเปลี่ยนเฟสและขนาดของสัญญาณควบคู่กันไป เหมาะสำหรับ Modem ความเร็วสูง เพราะถ้าใช้การเปลี่ยนเฟสเพียงอย่างเดียว มุมที่เปลี่ยนจะมีค่าน้อยเกินไป ทำให้เกิดข้อผิดพลาดได้ง่าย แต่ด้วยวิธีนี้ค่ามุมก็จะอยู่ห่างมากขึ้น โดยปกติที่มีใช้กันอยู่จะมีเฟสต่างกัน 8 เฟส และขนาดสัญญาณต่างกัน 4 ระดับ ใช้แทนข้อมูล 16 สถานะ ซึ่งในหนึ่งลูกคลื่นจะสามารถส่งข้อมูลได้คราวละ 4 บิต

3.2 แบบนควิตท์ของการส่งสัญญาณ

ในการมอดูเลชันแบบ AM ด้วยสัญญาณที่เป็นข้อมูลรูปคลื่นไซน์ที่มีความถี่ F_M กับคลื่นพาห้ความถี่ F_C จะเกิดสเปคตรัมขึ้นดังแสดงในรูป 3.4 ซึ่งจะใช้แบบนควิตท์ในการส่งสัญญาณเท่ากับ $2F_M$ ค่าความถี่ต่ำสุดและความถี่สูงสุดที่เกิดขึ้นนั้นจะมีค่าเท่ากับ $F_C - F_M$ และ $F_C + F_M$ ตามลำดับ

ในกรณีที่ส่งสัญญาณข้อมูลเป็นสัญญาณดิจิทัลนั้นจะมีความถี่ต่างๆ ประกอบอยู่มากมาย ยกตัวอย่างเช่น ถ้าเราส่งข้อมูล "1" และ "0" สลับกันด้วยอัตรา 100 บิต/วินาที รูปคลื่นของสัญญาณข้อมูลจะเป็นดังแสดงไว้ในรูป 3.5A และองค์ประกอบของความถี่หรือสเปกตรัมจะดังแสดงในรูป 3.5B ค่าความถี่เหล่านี้ล้วนมีความเกี่ยวข้องกับอัตราการส่งข้อมูล เพราะ "1" และ "0" ถูกส่งสลับกันออกมา ดังนั้นความถี่ของคลื่นพื้นฐานจึงเท่ากับ 50 Hz หรือครึ่งหนึ่งของอัตราส่งข้อมูล ฮาร์โมนิกต่างๆ หรือองค์ประกอบความถี่อื่นๆ จะมีค่าความถี่เป็นจำนวน N เท่าของความถี่พื้นฐาน (N เป็นเลขจำนวนเต็ม)



รูป 3.4 การมอดคูเลชันเชิงอนาล็อก

โดยทฤษฎีแล้วถ้าสัญญาณข้อมูลมีการเกิดเป็น "1" และ "0" สลับกันดังรูป 3.5A ตลอดไป องค์ประกอบของความถี่จะมีค่าเฉพาะฮาร์โมนิกคี่ ($N=1,3,5,\dots$) เท่านั้น แต่ในทางปฏิบัติ การเกิด "1" และ "0" จะเป็นไปอย่างกระจัดกระจายตามรูปแบบของรหัสที่ใช้ จึงเป็นเหตุให้เกิดฮาร์โมนิกต่างๆ ครอบคลุมความถี่อย่างต่อเนื่องกัน ตั้งแต่ความถี่ต่ำสุดคือความถี่ศูนย์หรือสัญญาณ DC ไปจนถึงความถี่ที่มีค่าอนันต์ แต่อย่างไรก็ดี ลักษณะการกระจายขององค์ประกอบความถี่ที่จะยังคงมีลักษณะเค้าโครงตามรูปแบบเดิม คือ คล้ายตามรูป 3.5B นี้ เราจะสังเกตเห็นว่า ค่าองค์ประกอบความถี่สูงนั้นมีน้อยมากจนสามารถที่จะตัดทิ้งได้ ในตัวอย่างตามรูป 3.5B นี้ จะเห็นว่าแบนด์วิดท์ที่จำเป็นของสัญญาณข้อมูลนั้นเริ่มจากไฟ DC ถึงความถี่ประมาณ 200Hz คือจากไฟ DC ถึงประมาณ 2 เท่าของอัตราส่งข้อมูลและโดยการปฏิบัติจนเป็นที่ยอมรับกันทั่วไปนั้น ก็จะมีผลในทำนองเดียวกันนี้ กล่าวคือแบนด์วิดท์ของสัญญาณข้อมูลดิจิทัลจะประมาณเท่ากับ 2 เท่าของอัตราส่งข้อมูล และบ่อยครั้งที่เราเรียกสัญญาณข้อมูลที่ใช้เข้าไปมอดคูเลทต่อไปนี้ว่า สัญญาณอาร์ค

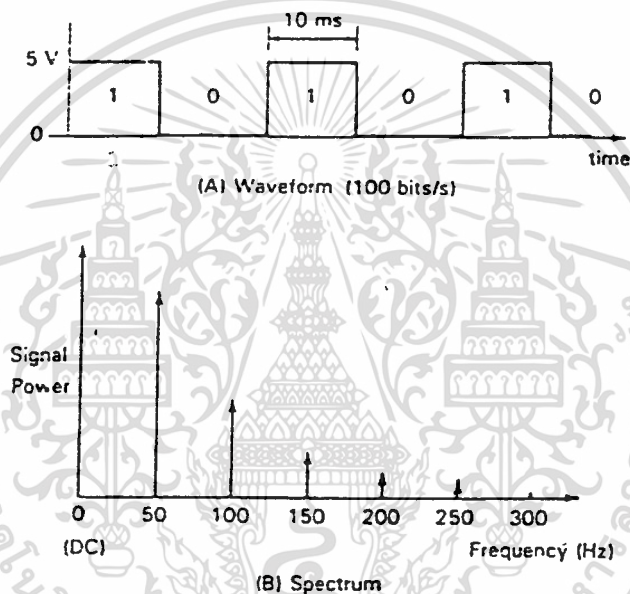
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบนด์พื้นฐาน (Base Band Signal) ดังนั้นสูตรในการกำหนดค่าแบนด์วิคท์ของสัญญาณพื้นฐาน จึงเป็นดังต่อไปนี้ คือ

$$(\text{Base_Bw}) = 2 \times (\text{Bit Rate})$$

โดยในที่นี้ Base_Bw คือ แบนด์วิคท์ของสัญญาณข้อมูลดิจิทัล

Bit Rate คือ อัตราการส่งข้อมูล



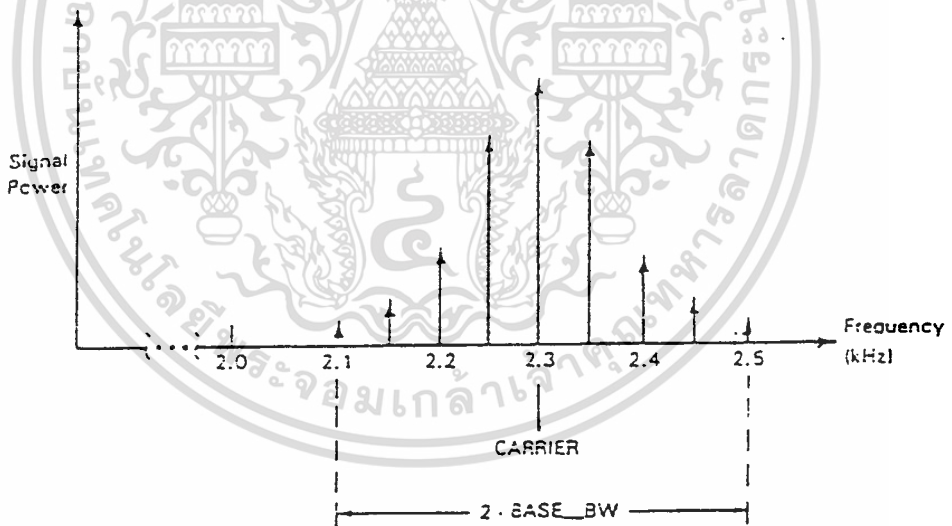
รูปที่ 3.5 สเปกตรัมของสัญญาณดิจิทัล

เราสรุปได้ว่า พลังงานส่วนที่เป็นนัยสำคัญทั้งหมดของสัญญาณข้อมูลดิจิทัลจะรวมอยู่ในความถี่ที่ต่ำกว่าสองเท่าของอัตราส่งข้อมูลนั้น ถ้าเราส่งสัญญาณข้อมูลดิจิทัลที่อัตราส่งข้อมูล 100 บิตต่อวินาทีไปในสายโทรศัพท์ คำตอบที่สรุปได้ก็คือ เนื่องจากว่าสัญญาณข้อมูลดิจิทัลของเรามีพลังงานอยู่ในย่านความถี่ที่ต่ำกว่า 200Hz แต่โครงข่ายวงจรโทรศัพท์นั้นถูกออกแบบมาให้ใช้ส่งความถี่เสียงซึ่งมีความถี่ประมาณจาก 300Hz ถึง 3400Hz ดังนั้นสัญญาณดิจิทัล 100 บิตต่อวินาทีจึงไม่สามารถผ่านโครงข่ายวงจรโทรศัพท์ไปได้ ด้วยเหตุนี้เราจึงจำเป็นต้องทำการหาค้นพาท်ามอดคูเลทกับสัญญาณข้อมูลก่อน ถ้าเราใช้ค้นพาท်ที่มีความถี่ 2300Hz เราจะได้สเปกตรัมของสัญญาณผลลัพธ์จากการมอดคูเลชันเป็นดังแสดงในรูป 3.6 ซึ่งเราจะพบว่ากระบวนการมอดคูเลชันนั้นทำการย้ายสเปกตรัมของสัญญาณข้อมูลเข้าไปในย่านความถี่ที่จะทำการสื่อสารได้ ดังนั้นเราอาจจะสรุปความหมายของการมอดคูเลชัน ในที่สนะมุมมองนี้ได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

" การมอดดูเลชัน" คือ กระบวนการที่แปลงย้ายสเปกตรัมของสัญญาณแบนด์พื้นฐานไปสู่ย่านความถี่ที่สามารถใช้ติดต่อได้ในโครงข่ายการสื่อสาร

ให้สังเกตจากรูป 3.6 แบนด์วิดท์ของสัญญาณผลลัพ์มีค่าเท่ากับสองเท่าของแบนด์วิดท์ของสัญญาณพื้นฐานตามที่เคยได้อ้างไว้ข้างต้น ว่าแบนด์วิดท์ในการส่งสัญญาณเท่ากับ 2 เท่าของ F_M ดังนั้นจะพบว่าถ้าเราส่งสัญญาณข้อมูลด้วยอัตรา 775 บิตต่อวินาที เราจะต้องใช้แบนด์วิดท์ในการส่งสัญญาณเต็มช่องการสื่อสารโทรศัพท์ (3400 - 300 = 3100 Hz) พอดี ทำให้เกิดปัญหาว่า ถ้าเราต้องการส่งข้อมูลด้วยอัตรา 9600 บิตต่อวินาที เราจะทำอย่างไร ซึ่งจะพบว่าเราสามารถนำเอาเทคนิคการมอดดูเลชันสัญญาณหลายระดับมาใช้ ยกตัวอย่างเช่น ถ้าเราใช้การมอดดูเลชัน 16 ระดับ เราจะใช้อัตราการส่งสัญญาณหรืออัตราบอดคลคลงได้เหลือเพียงหนึ่งในสี่ของอัตราการส่งข้อมูล เป็นสิ่งที่น่าสังเกตก็คือ เทคนิคการมอดดูเลชันสัญญาณหลายระดับจะทำให้สามารถเพิ่มอัตราการส่งข้อมูลได้ โดยการรักษากแบนด์วิดท์ของสัญญาณผลลัพ์จากการมอดดูเลชันให้มีค่าจำกัดอยู่ในย่านความถี่ที่ต้องการได้



รูปที่ 3.6 สเปกตรัมของสัญญาณในรูป 3.5 ที่ถูกมอดดูเลชันแล้ว

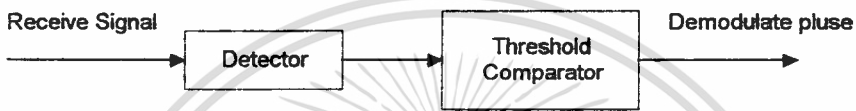
3.3 การดีมอดดูเลชันข้อมูล

แน่นอนเมื่อมีการมอดดูเลชันก็มีการ "ดีมอดดูเลชัน" (Demodulation) ซึ่งเป็นกรรมวิธีในการเปลี่ยนสัญญาณอนาล็อก (Analog) กลับมาเป็นสัญญาณดิจิทัล (Digital) ในที่นี้ก็คือข้อมูลนั่นเอง ระบบการดีมอดดูเลชันจะประกอบไปด้วยองค์ดังรูป 3.7

ในส่วนของดีเทคเตอร์ (Detector) จะมีวิธีดีเทคเตอร์ ด้วยกัน 2 วิธี คือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินโคเฮเรนต์ดีเทคชัน (Incoherent Detection) : ไม่ต้องการสัญญาณอ้างอิง ดีเทค (Detect) ได้โดยตรง จะมีการเปลี่ยนแปลงสัญญาณที่ประกอบอยู่ในสัญญาณที่รับเข้ามา เช่น AM

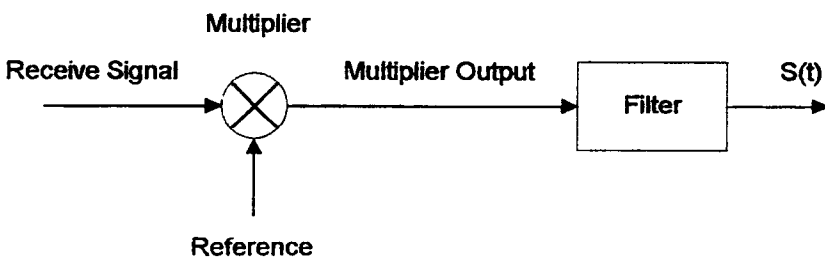
โคเฮเรนต์ดีเทคชัน (Coherent Delection) : ต้องการสัญญาณอ้างอิงเปรียบเทียบ สัญญาณที่รับเข้ามากับสัญญาณอ้างอิงแล้ว ดีเทค หากความแตกต่างนี้



รูปที่ 3.7 รูปแบบของการดีโมดูเลต

โคเฮเรนต์ดีเทคชัน ทำได้โดยการคูณสัญญาณที่รับเข้ามาด้วยคลื่นพาหะอ้างอิงหลักการ ดังในรูป 3.8 ถ้าสัญญาณที่รับเข้ามาเป็น $R(t) = \cos(\omega t + \theta)$ และถ้าคลื่นพาหะอ้างอิงเป็น $\cos(\omega t + \phi)$ โดยความถี่เชิงมุมคงที่เป็น ω และความแตกต่างทางเฟสถูกนำมาใช้สัญญาณทางออกของมัลติพลีเออร์ (Multiplier Output) ดังนั้นจะได้ความสัมพันธ์เป็น

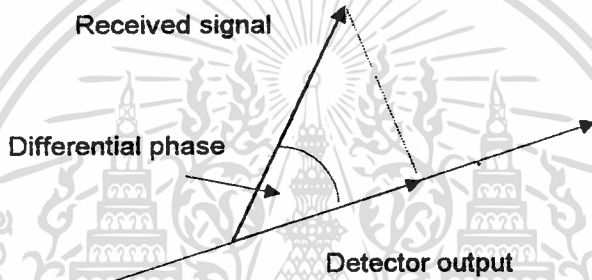
$$\begin{aligned} M(t) &= R(t) \cdot \cos(\omega t + \phi) \\ &= \cos(\omega t + \theta) \cdot \cos(\omega t + \phi) \\ &= (1/2) [\cos(2\omega t + \theta + \phi) + \cos(\theta - \phi)] \end{aligned}$$



รูป 3.8 หลักการของโคเฮเรนต์ดีเทคชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ทางออกของมัลติพลีเออร์ จะเป็นส่วนประกอบที่เป็น 2 เท่าของความถี่คลื่นพาหะ และส่วนประกอบที่เป็นค่าความแตกต่างเฟสระหว่างสัญญาณที่รับได้และคลื่นพาหะอ้างอิงส่วนที่เป็นฮาร์โมนิกสูง (Higher Harmonic) จะถูกตัดออกไปโดยฟิลเตอร์ (Filter) จะเหลือแต่ส่วนประกอบแต่ที่ขึ้นกับ Cosine ของความต่างเฟสและถ้าเฟสของสัญญาณที่รับได้ถูกเปลี่ยนไป โดยการโมดูเลต เอ้าท์พุทก็จะเปลี่ยนตามการโมดูเลตนั้น ถ้าสัญญาณที่รับได้มีเฟสที่เหมือนกันกับคลื่นพาหะอ้างอิง ($\theta - \phi = 0$) สัญญาณทางออกก็จะมีค่าสูงสุดและถ้าสัญญาณที่รับได้มีเฟสต่างจาก ($\theta - \phi = \pi/2$) สัญญาณทางออกก็จะเป็นศูนย์



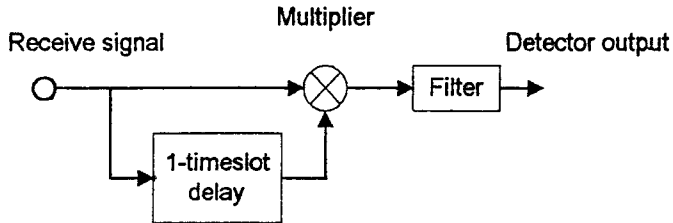
รูปที่ 3.9 โคเฮเรนท์ดิเทกชันบนเวกเตอร์โคออร์ดิเนต

เนื่องจากเอ้าท์พุทของการดิเทกชันคือ Projection ของสัญญาณที่รับได้ที่ทำอยู่บนแกนของคลื่นพาหะอ้างอิง และเนื่องด้วยคลื่นพาหะอ้างอิงถูกหมุนไปรอบๆ ศูนย์กลางด้วยความเร็วเชิงมุมที่เท่ากัน ดิเทกชันเอ้าท์พุทที่คงค่าหนึ่ง จึงได้รับมา ตราบเท่าที่เฟสซึ่งเกี่ยวพันกันตามลำดับไม่ได้เปลี่ยนแปลงไป ถ้าเฟสของสัญญาณที่รับได้เปลี่ยนแปลงไป ดิเทกชันเอ้าท์พุทก็จะเปลี่ยนไปด้วยดังนั้นจึงเป็นไปได้ที่จะรู้ตำแหน่งสัมพันธ์ของสัญญาณที่รับได้

ดิฟเฟอเรนทเชี่ยล (Differential Detection) สัญญาณที่รับได้ใช้ประโยชน์ได้โดยตรงให้เป็นคลื่นพาหะอ้างอิง ตามรูปสัญญาณที่รับถูกแยกออกอีกทาง โดยมีการถ่วงเวลา (Delay 1 Time Slot) เพื่อป้อนเข้ามัลติพลีเออร์

เมื่อพิจารณากรณีของสัญญาณ 2 เฟส PSK อุปกรณ์ดิเทกเตอร์ชนิดนี้จะให้เอ้าท์พุทเป็น "1" ถ้ามีความแตกต่างเฟสระหว่างไทม์สล็อต (Time Slot) ก่อน (ความแตกต่างเฟสเป็นเอ้าท์พุท) หรือเอ้าท์พุท เป็น "-1" ถ้าไม่มีความต่างเฟสใดใดเกิดขึ้น (ความต่างเฟสเป็นศูนย์) ถึงแม้ว่า แอ็ปสลูตเฟส (Absolute Phase) ของคลื่นพาหะอ้างอิงจะไม่รู้ก็ตามดิเทกเตอร์สามารถที่จะดิเทกการเปลี่ยนแปลงทางเฟสระหว่างไทม์สล็อตได้

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 | โคเฮเรนต์ดีเทกชัน โดยการถ่วงเวลาสัญญาณที่รับเข้ามา

กรณีดิฟเฟอเรนเชียลดีเทกชันนี้ ต้องจำไว้ว่าสัญญาณที่รับได้ตัวมันเองที่ใช่เป็นคลื่นพาหะอ้างอิง ซึ่งมันอาจมีเสียงรบกวนและความเพี้ยนรวมอยู่ด้วยถ้าเปรียบเทียบกับดีเทกชันแบบนี้กับโคเฮเรนต์ดีเทกชัน ซึ่งคลื่นพาหะอ้างอิงถูกสร้างแยกต่างหาก ดิฟเฟอเรนเชียลดีเทกชันจะมีวงจรที่ง่ายกว่า



บทที่ 4

ความรู้เกี่ยวกับโมเด็ม (Modem)

โมเด็มเป็นอุปกรณ์ สำหรับเปลี่ยนข้อมูลอนุกรมที่ได้รับจากคอมพิวเตอร์ ให้อยู่ในรูปแบบที่เหมาะสมกับการส่งผ่านระบบโทรศัพท์ และเปลี่ยนข้อมูลที่ได้รับกลับมาเป็นข้อมูลเดิม (สำหรับโครงการชิ้นนี้ จะเปลี่ยนข้อมูลให้เหมาะสมที่จะผ่านระบบคลื่นวิทยุ) ในการรับส่งข้อมูลระหว่างเครื่องคอมพิวเตอร์ ในระยะทางที่ไม่ไกลนัก เราอาจใช้การรับส่งแบบอนุกรม Rs-232C ซึ่งส่งข้อมูลดิจิทัลของคอมพิวเตอร์ไปตามสาย ในกรณีนี้สามารถส่งได้ไกล 35 เมตร หรือถ้าสายส่งมีคุณภาพอาจส่งได้ถึง 150 เมตรที่ความเร็ว 9600 Bps แต่สำหรับระยะทางไกลหลายสิบกิโล การส่งสัญญาณดิจิทัลออกไปตรงตรงจะไม่เหมาะสม ปัญหาสำคัญก็คือ คลื่นรูปสี่เหลี่ยมของสัญญาณ Digital เมื่อส่งไปไกลไกล จะเพี้ยนหรือมีรูปร่างผิดไปจากเดิมได้ง่าย ดังนั้นจึงส่งไปเป็นแบบอนาล็อก การกระทำเช่นนี้ เราจำเป็นต้องใช้อุปกรณ์เข้าช่วยแปลงสัญญาณทั้งด้านรับและด้านส่ง ซึ่งก็คือที่มาของโมเด็มนั่นเอง โมเด็มที่ผ่านทางโทรศัพท์จะมีประเภท ได้แก่

-โมเด็ม 300 Bps เป็นโมเด็มความเร็วต่ำ ใช้เทคนิค FSK ในการมอดูเลชันสัญญาณ โดยใช้ 4 ความถี่ต่างกันในการรับส่ง (ผู้เรียก 2 ผู้รับ 2) ซึ่งถูกนิยามไว้เป็นมาตรฐานเบล 103 (Bell 103)

-โมเด็ม 1200 Bps เป็นโมเด็มที่ 1200 Bps ตามมาตรฐานเบล 212A ซึ่งใช้เทคนิคเฟสมอดูเลชันที่เป็นแบบ PSK โดยใช้สัญญาณพาหะ 2 ความถี่โดยผู้เรียกเรียกใช้มีความถี่ 1200 Hz และผู้รับใช้ความถี่ 2400 Hz

-โมเด็มมาตรฐาน V.32 มีความเร็ว 9600 Bps- ตามมาตรฐาน CCITT V.32 ใช้เทคนิค QAM (Quadrature Amplitude Modulation) ซึ่งการใช้เทคนิคนี้ทำให้ โมเด็มมีราคาสูง

-โมเด็มที่มีการบีบอัดข้อมูล ได้แก่ โมเด็มมาตรฐาน V.42 ซึ่งเทคนิคในการบีบอัดข้อมูลเป็นเทคนิคทางซอฟต์แวร์ (Software) ที่ทำการลดจำนวนตัวอักษรที่ถูกส่ง ทำให้สามารถลดเวลาในการส่งข้อมูลได้มาก เพราะปัจจุบันสามารถบีบข้อมูลได้มากกว่า 2 เท่า

สัญญาณอนาล็อกมีคุณสมบัติเหมาะที่จะส่งไปไกลมากกว่าสัญญาณแบบดิจิทัลเพราะว่าสัญญาณอนาล็อกจะเพี้ยนหรือมีรูปร่างผิดไปจากเดิมยากกว่า และสูญเสียกำลังในการส่งน้อยกว่า ทำให้ส่งได้ระยะไกลมากขึ้น นอกจากนี้เรายังสามารถกรองสัญญาณรบกวนบางส่วนที่ไม่ต้องการ

ออกได้อีกด้วย ราคาของสายส่งและอุปกรณ์เชื่อมต่อก็มีราคาถูก เราจึงจำเป็นต้องใช้โมเด็มในการรับส่งข้อมูลคอมพิวเตอร์ระยะทางไกลผ่านสายส่งอนาล็อก

จากการที่โมเด็มแปลงสัญญาณจากคอมพิวเตอร์ให้กลายเป็นสัญญาณอนาล็อกในการรับส่งข้อมูลนี้เอง ถ้าโมเด็มแปลงสัญญาณออกมาอยู่ในรูปของเสียงซึ่งเป็นสัญญาณอนาล็อกแบบหนึ่งเราก็สามารถรับส่งข้อมูลผ่านสายโทรศัพท์ได้ โมเด็มทั่วไปที่เราใช้งานจะเป็นโมเด็มที่แปลงสัญญาณจากคอมพิวเตอร์ให้อยู่ในรูปคลื่นเสียงทั้งหมด มีโมเด็มบางชนิดที่แปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อกความถี่สูง แต่โมเด็มแบบนี้มีใช้งานน้อยและส่งข้อมูลโดยใช้สายส่งพิเศษจะส่งผ่านสายโทรศัพท์ธรรมดาไม่ได้ เราจึงเน้นเฉพาะโมเด็มที่ทำงานในย่านความถี่เสียงเท่านั้น ไม่ว่าโมเด็มจะเป็นแบบไหนก็ตาม เมื่อได้รับข้อมูลดิจิทัลจากคอมพิวเตอร์มันจะเปลี่ยนให้กลายเป็นสัญญาณอนาล็อก จากนั้นก็นำสัญญาณอนาล็อกที่ได้มานี้มารวมเข้ากับสัญญาณพาหะแล้วส่งออกไปทางสายส่งข้อมูล สัญญาณพาหะหรือคลื่นพาหะนี้จะทำหน้าที่พาข้อมูลที่อยู่ในรูปสัญญาณอนาล็อกไปจนถึงปลายทาง

4.1 มาตรฐานของโมเด็ม

องค์กรต่างๆ ได้สร้างมาตรฐานการอินเตอร์เฟสของตนเองขึ้นมาใช้ซึ่งมีอยู่มากมายได้แก่

1. Eia: The Eletronic Industries Association เป็นมาตรฐานกำหนดโดยโรงงานอุตสาหกรรมผู้ผลิตอิเล็กทรอนิกส์แห่งสหรัฐอเมริกา มาตรฐานนี้ตั้งขึ้นมาใช้กำหนดมาตรฐานของเครื่องมือ อุปกรณ์อิเล็กทรอนิกส์ต่างๆ การกำหนดมาตรฐานใช้รหัส RS เป็นหลักเช่น มาตรฐาน RS-232C ใช้กันแพร่หลายในระบบสื่อสารข้อมูลคอมพิวเตอร์โดยจะกล่าวถึงมาตรฐานของสัญญาณไฟฟ้าในการอินเตอร์เฟสเทอร์มินอลเข้ากับโมเด็ม หรืออินเตอร์เฟสเทอร์มินอลเข้ากับไมโครคอมพิวเตอร์ หรืออินเตอร์เฟสเครื่องพิมพ์เข้ากับคอมพิวเตอร์ นอกจากนี้ยังมีมาตรฐานอื่นๆ ที่มีการตั้งขึ้นมาใช้ประกอบด้วย EIA RS449 RS422A RS423A

2. Ccitt : The Consultative Committee In International Telegraph And Telephone เป็นองค์กรสากลกำหนดมาตรฐานของระบบสื่อสารระหว่างประเทศทั้ง โทรเลขและโทรศัพท์ สำหรับมาตรฐานของ Ccitt ที่ใช้แพร่หลายในการสื่อสารข้อมูล เช่น V.28 (ใช้แทน RS232C ได้) V.10 (ใช้แทน Eia RS423A ได้) V.11(ใช้แทน EIA422A) X10 (ใช้แทน EIA RS449 ได้) เป็นต้น

3. Iso : The International Standard Organization เป็นองค์กรกำหนดมาตรฐานทางกายภาพของอุปกรณ์ต่างๆ ที่ใช้ในการสื่อสารโทรคมนาคมโดยเฉพาะที่เกี่ยวกับคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในวงจำกัดเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และอินฟอร์เมชันโปรเซสซึ่ง องค์การนี้จะประสานงานกับ CCITT อย่างใกล้ชิดตั้งนั้นมาตรฐานของ ISO จะสามารถใช้แทนมาตรฐานประเภทเดียวกันของ CCITT และ EIA ได้เช่น ISO/2110 สามารถใช้แทน RS232C และ RS-366A ได้ นอกจากนี้ ISO4902 ยังใช้แทน EIA RS-499 ได้เป็นต้น

4. Bell System เป็นมาตรฐานที่กำหนดโดยองค์กรทางโทรศัพท์ของบริษัท Bell Laboratory มาตรฐานของ Bell ถูกกำหนดขึ้นเพื่อให้ควบคุมโรงงานผู้ผลิตสินค้าที่ต้องการใช้งานร่วมกับระบบของ Bell แต่ระยะหลัง Bell ก็เริ่มมีการแก้ไขข้อกำหนดของตนบางส่วนให้เข้ากับ CCITT ได้

มาตรฐานของโมเด็มแบบต่างๆ ที่ใช้กันมากนั้นมักจะใช้ตามมาตรฐาน CCIT V-SERIES ตั้งแต่ความเร็วไปจนถึงความเร็วสูงได้แก่

- V.21 เป็นมาตรฐานของโมเด็มความเร็ว 300 บิตต่อวินาที ใช้เทคนิคการผสมสัญญาณแบบ FSK (Frequency Shift Keying) รับส่งข้อมูลได้ในแบบ Full Duplex เป็นโมเด็มที่ใช้กับสายโทรศัพท์ ปัจจุบันมีใช้กันน้อยเนื่องจากความเร็วในการรับส่งข้อมูลต่ำ

- V.22 รับส่งข้อมูลด้วยความเร็ว 1200 บิตต่อวินาที หรือลดความเร็วลงมาที่ 600 บิตต่อวินาทีได้ การผสมสัญญาณใช้เทคนิคของ PSK (Phase Shift Keying) รับส่งข้อมูลในแบบ Full Duplex ใช้กับสายโทรศัพท์หรือสายตรงก็ได้ขึ้นอยู่กับโมเด็มว่าถูกออกแบบมาให้ต่อใช้กับสายตรงหรือไม่ ซึ่งจัดเป็นโมเด็มความเร็วปานกลางที่ได้รับความนิยมอยู่ในปัจจุบัน

- V.22 Bis รับส่งข้อมูลด้วยความเร็ว 2400 บิตต่อวินาที หรือลดความเร็วลงมาที่ 1200 บิตต่อวินาทีด้วย การผสมสัญญาณใช้เทคนิคของโมเด็มความเร็วสูง คือ QAM รับส่งข้อมูลแบบ Full Duplex ใช้กับสายโทรศัพท์หรือสายตรงได้ V.22 Bis เป็นมาตรฐานของโมเด็มความเร็วปานกลางที่จะเข้ามาแทนที่ V.22

- V.23 เป็นมาตรฐานที่คล้ายกับมาตรฐาน V.22 แต่รับส่งข้อมูลในแบบ Half Duplex คือมีความเร็ว 1200 บิตต่อวินาที หรือลดความเร็วลงมาที่ 600 บิตต่อวินาที ใช้เทคนิคการผสมสัญญาณแบบ FSK สามารถต่อใช้กับสายโทรศัพท์ได้

- V.26 เป็นมาตรฐานของโมเด็มสายตรงแบบใช้สาย 4 เส้น (4 Wires) รับส่งข้อมูลในแบบ Full Duplex ใช้เทคนิคในการผสมสัญญาณชนิด PSK มีความเร็วในการรับส่งข้อมูล 2400 บิตต่อวินาทีจะนำมาต่อใช้กับสายโทรศัพท์ไม่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- V.26 Bis เป็นมาตรฐานเหมือนกับ V.26 แต่สำหรับใช้กับสายโทรศัพท์แทน มีความเร็วในการรับส่งข้อมูลที่ 2400 บิตต่อวินาที หรือลดความเร็วลงมาที่ 1200 บิตต่อวินาทีได้ การรับส่งข้อมูลเป็นแบบ Half Duplex ใช้เทคนิคการผสมสัญญาณแบบ PSK

- V.27 เป็นมาตรฐานสำหรับโมเด็มความเร็ว 2400 บิตต่อวินาที ที่ใช้กับสายตรงเท่านั้น เทคนิคของการผสมสัญญาณเป็นแบบ PSK รับส่งข้อมูลในแบบ Full Duplex ได้ มีความเร็ว 4800 บิตต่อวินาทีซึ่งถือว่าเป็นความเร็วการรับส่งข้อมูลสูงที่สุดของเทคนิคการผสมสัญญาณแบบ Psk

- V.27 Bis คล้ายกับมาตรฐานแบบ V.27 แต่รับส่งข้อมูลที่ 4800 บิตต่อวินาที หรือลดความเร็วลงมาที่ 2400 บิตต่อวินาทีได้ ใช้สำหรับสายตรงแบบ 4 Wires เท่านั้น การผสมสัญญาณก็เป็นแบบ PSK สามารถรับส่งข้อมูลได้ทั้งในแบบ Full Duplex และ Half Duplex

- V.27 Ter เป็นมาตรฐานโมเด็มความเร็ว 4800 บิตต่อวินาที หรือลดความเร็วลงมาที่ 2400 บิตต่อวินาทีได้สำหรับใช้กับสายโทรศัพท์ การรับส่งข้อมูลแบบเป็นแบบ Half Duplex เท่านั้น ใช้เทคนิคการผสมสัญญาณชนิด PSK

- V.29 จัดเป็นมาตรฐานของโมเด็มความเร็วสูงใช้กับสายตรงแบบ 4 Wires เท่านั้น การรับส่งข้อมูลใช้ได้ทั้ง Full Duplex และ Half Duplex สามารถรับส่งข้อมูลได้ตั้งแต่ 9600 บิตต่อวินาทีหรือลดความเร็วลงมาที่ 7200 บิตต่อวินาทีและ 4800 บิตต่อวินาที ที่ความเร็ว 9600 บิตต่อวินาที จะใช้เทคนิคการผสมสัญญาณแบบ QAM

- V.32 เป็นมาตรฐานโมเด็มความเร็วสูงสำหรับใช้กับสายโทรศัพท์ สามารถรับส่งข้อมูลได้ที่ความเร็ว 9600 บิตต่อวินาที ในแบบ Full Duplex หรือลดความเร็วลงมาที่ 4800 บิตต่อวินาที มาตรฐาน V.32 นี้ยังใช้งานกับสายตรงแบบ 2 Wires ได้อีกด้วย ใช้เทคนิคการผสมสัญญาณเป็นแบบ QAM ทั้งที่ความเร็ว 9600 และ 4800 บิตต่อวินาที

บทที่ 5

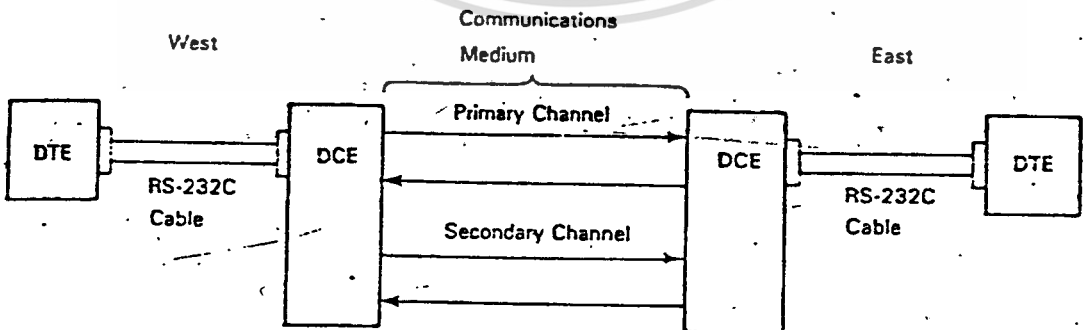
การอินเทอร์เฟซ RS-232C

มีการนิยามศัพท์คำว่า DTE (Data Terminal Equipment) ว่าหมายถึงอุปกรณ์ดิจิทัล เช่น พอร์ทของคอมพิวเตอร์หลักหรืออุปกรณ์ปลายทาง DCE (Data Communication Equipment) หมายถึงอุปกรณ์ซึ่งโดยทั่วไปเรียกว่า "โมเด็ม" ซึ่งแปลงรูปคลื่นดิจิทัลไปเป็นสัญญาณที่เหมาะสมสำหรับการส่งผ่านสายโทรศัพท์หรือ ตัวกลางการสื่อสารอย่างอื่น โดยกระบวนการที่เรียกว่า "มอดคูเลชัน"

Rs-232 เป็นหนึ่งในมาตรฐานไม่กี่มาตรฐานที่ใช้กันอย่างกว้างขวางในอุตสาหกรรมการสื่อสารข้อมูลทำให้ผู้ผลิตโมเด็มสร้างโมเด็มขึ้นมาด้วยมาตรฐานเดียวกันที่จะใช้ต่อกับอุปกรณ์ปลายทางอย่างไรก็ตามไม่ได้หมายความว่าโมเด็มนั้นจะใช้มาตรฐานนี้ทุกเครื่อง

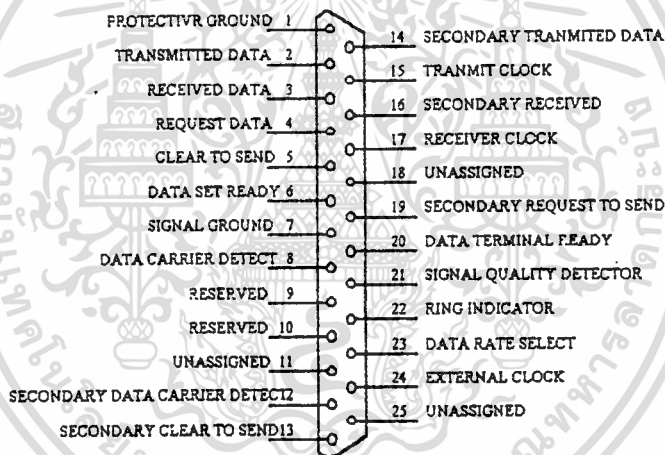
5.1 แบบจำลองของวงจรการสื่อสารแบบ RS-232C

ข้อกำหนดตาม RS-232C นั้น บอกรหัสการเดินสายในเคเบิลที่ต่อระหว่าง DTE กับ DCE (ดังรูป 5.1) เป็นเคเบิลที่ต่อกับปลั๊ก 25 ขา (DB25) ที่เสียบเข้ากับคอนเนคเตอร์พอร์ท (Serial Port) ของ Controller Card ใน PC (Personal Computer) หรืออุปกรณ์ปลายทางอื่น ๆ ปลั๊กนี้มีลักษณะดังแสดงในรูป 5.2 ซึ่งแสดงขาคำกับไว้แล้ว และจะอธิบายหน้าที่ของขาแต่ละขาในหัวข้อต่อไป



รูปที่ 5.1 แบบจำลองของวงจรการสื่อสารที่ใช้ RS-232C

ข้อกำหนดระดับ โวลเตจและคุณสมบัติทางไฟฟ้าอย่างอื่นของสายในเคเบิล พร้อมทั้งอธิบายหน้าที่ของมันซึ่งจะได้กล่าวถึงในหัวข้อต่อไปอีกเช่นกัน และเพื่อที่จะให้เข้าใจว่าสัญญาณ DTE ควบคุมโมเด็มได้อย่างไร เราจำเป็นต้องเข้าใจแบบจำลอง หรือรูปแสดงแนวความคิดของตัวกลางการสื่อสารที่ใช้ในข้อกำหนด RS-232C ด้วย รูปแบบจำลองนี้มีดังแสดงในรูปที่ 5.1 ต่อไปจะกล่าวถึงอุปกรณ์ที่อยู่ทางด้านซ้ายมือและทางด้านขวามือของตัวกลางการสื่อสาร เราจะอ้างว่าเป็นอุปกรณ์ด้านตะวันตกและด้านตะวันออก ตามลำดับตัวกลางการสื่อสาร ประกอบด้วย ช่องสัญญาณหลัก (Primary Channel) และช่องสัญญาณรอง (Secondary Channel) ขอให้เข้าใจว่าช่องสัญญาณนั้นเป็นช่องทาง (Pipeline) ที่สัญญาณไหลผ่านเท่านั้น ดังนั้นช่องสัญญาณหลักและช่องสัญญาณรองนั้นอาจจะมีอยู่ในสายคู่เดียวกันหรือคนละคู่ก็ได้



รูปที่ 5.2 RS 232C CONNECTOR

เกี่ยวข้องกับช่องสัญญาณก็คือแนวความคิดเรื่อง คลื่นพาห์ (Carrier) คลื่นพาห์คือสัญญาณอนาล็อก (ปกติเป็นคลื่นรูปไซน์) ที่ความถี่ที่เหมาะสมที่จะเคลื่อนผ่านตัวกลางการสื่อสารได้ ตัวพาห์เป็นตัวบรรทุกข้อมูล ที่เรียกว่า มอดคูลเลทข้อมูล (ข้อมูลที่ถูกรวม Modulate แล้ว) เพื่อนำข้อมูลผ่านตัวกลางการสื่อสารไปสู่จุดหมาย ตัวกลางในที่นี้หมายถึงอากาศ (สำหรับ Modem ที่นิยมใช้กันอยู่ในปัจจุบัน จะใช้สายโทรศัพท์เป็นตัวกลาง ด้วยวิธีการมอดคูลเลทหลายวิธี ซึ่งได้กล่าวถึงไปแล้วในบทก่อน

ในแต่ละช่องสัญญาณมีสัญญาณคลื่นพาห์ 2 สัญญาณ แต่ละสัญญาณใช้สำหรับการส่งแต่ละทิศทาง ถ้าคลื่นพาห์ทั้งสองสามารถใช้ได้พร้อมกัน ช่องสัญญาณก็จะเป็นชนิดพหุคูณพลี็กซ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Full Duplex) แต่ถ้าต้องใช้สลับเวลากัน ช่องสัญญาณก็จะเป็นชนิด ฮาล์ฟดูเพล็กซ์ (Half Duplex) ช่องสัญญาณมีค่า ความจุซึ่งมีค่าเท่ากับ จำนวนบิตต่อวินาทีที่มากที่สุด ที่ช่องสัญญาณยอมให้ผ่านตัวมันได้ ช่องสัญญาณไม่จำเป็นที่จะต้องมีใช้อยู่ในทุกโมเด็มแต่ถ้ามีอยู่แล้วค่าความจุ (ความเร็ว) ของมันจะน้อยกว่าค่าความจุของสัญญาณหลัก เพราะถ้าไม่เป็นเช่นนั้นมันก็จะไม่มี ความแตกต่างระหว่างช่องสัญญาณหลักกับช่องสัญญาณรอง ข้อกำหนด RS-232C กำหนดว่ามัน ไม่สามารถที่จะประยุกต์ใช้ได้กับตัวกลางการสื่อสารที่มีค่าสูงกว่า 20000 บิตต่อวินาที

RS-232C ปล่อยกการเลือกหลายอย่างไว้ให้ขึ้นกับผู้ออกแบบโมเด็มเองเป็นต้นว่า

- ช่องสัญญาณจะเป็นฮาร์ฟ หรือ ฟูลดูเพล็กซ์
- ตัวกลางการสื่อสารจะเป็นแบบสวิตซ์หรือแบบเช่าเฉพาะ
- ช่องสัญญาณจะเป็นแบบซิงโครนัสหรืออะซิงโครนัส
- ช่องสัญญาณรองจะมีหรือไม่

เหล่านี้ล้วนแต่ผู้ออกแบบจะต้องการอย่างไรก็ได้ ผลก็คือ จำนวนของสายในเคเบิล RS-232C ที่ใช้ควบคุม DCE จะถูกใช้ไม่เท่ากัน ขึ้นอยู่กับการออกแบบ บางทีอาจจะไม่มีโมเด็ม แบบหนึ่งแบบใดเลยก็ได้ ที่ใช้สายครบหมดทุกสายตาม RS-232C

5.2. ขาขั้วต่อ RS-232C และหน้าที่

ตาราง 5.1 แสดงรายการขาขั้วต่อของ RS-232C และชื่อสัญญาณที่ใช้ร่วมกับขาขั้วต่อนั้น คอลัมน์ขวามือสุดเป็นชื่อย่อที่ใช้เรียกขานนั้น ๆ ซึ่งใช้อยู่ในรายงานเล่มนี้ ชื่อย่อนี้ยังไม่มี การกำหนดมาตรฐานใช้เรียกโดยสากล ในหัวข้อนี้จะขอให้ข้อมูลเกี่ยวกับขาต่าง ๆ โดยจะจัดอธิบาย เป็นกลุ่มตามประเภทของสัญญาณและหน้าที่ของมัน โดยย่อ

ขาที่ 1 และ 7 : เป็นขากราวน์ โดยขาที่ 1 เป็นกราวน์ของเครื่องเพื่อวัตถุประสงค์หลักใน การป้องกันสัญญาณรบกวนโดยรอบและลดการสอดแทรกของสัญญาณอันจะเกิดขึ้นได้ ขาที่ 7 เป็นขากราวน์ซึ่งใช้เพื่อต่อให้เกิดเส้นทางหรือจุดอ้างอิงร่วมกันของสัญญาณทุกชนิด ไม่ว่าจะเป็น ข้อมูลสัญญาณนาฬิกา หรือสัญญาณควบคุมต่าง ๆ ขา 7 นั้นจำเป็นต้องต่อระหว่าง DTE และ DCE เพื่อให้เครื่องทำงานร่วมกันได้อย่างถูกต้อง การต่อกราวน์ขา 7 นี้ ควรระวังเรื่องความต่าง ศักย์อันเนื่องมาจากความต้านทานของสายด้วย ถ้ากราวน์ไม่ดีมันก็จะเป็สาเหตุทำให้การรับข้อมูลมาตีความไม่ถูกต้องได้

ขาที่ 2 และขาที่ 8 : เป็นขาสำหรับส่งและรับข้อมูลตามลำดับ คำว่าส่งหรือรับในที่นี้ยึดเอาตัว DTE เป็นหลักกว่าเป็นผู้ส่งหรือผู้รับ ตามเกณฑ์ของ RS-232C DTE จะส่งข้อมูลออกมาที่ขา 2 และรับข้อมูลจากขาที่ 4 และ 5 คือขา RTS และ CTS สัญญาณบนขา 4 นั้น DTE ใช้แสดงต่อ DCE เมื่อประสงค์จะส่งข้อมูลสัญญาณ RTS นี้ อาจใช้เพื่อเปิดเครื่องโมเด็ม DTE จะไม่ส่งข้อมูลจนกระทั่งได้รับสัญญาณ CTS บนขา 5 จาก DCE ซึ่ง CTS เป็นสัญญาณตอบรับจาก DCE ว่าตัว DCE นั้นพร้อมในการสื่อสารแล้ว ในกรณีที่ DCE มีความพร้อมและเตรียมคลื่นพาห์ที่จะใช้ในการส่งข้อมูลอยู่แล้ว ก็ไม่จำเป็นจะต้องหน่วงเวลาระหว่าง RTS และ CTS

ขาที่ 6 และ 20 : เป็นขา DSR และ DTR สัญญาณ DSR นั้น DCE ได้แจ้ง DTE ให้รู้ว่าโมเด็มได้เปิดเครื่องรอกอยู่แล้ว และก็ไม่ปฏิบัติตัวอยู่ในโหมดทดลอง (TEST MODE) กล่าวคือชุดสื่อสาร (COMMUNICATION SET) นั้นเตรียมพร้อมอยู่แล้ว สัญญาณ DTR นั้นใช้เพื่อ DTE แจ้ง DCE ในการพร้อมที่จะตอบรับการสื่อสารที่จะมีผ่านโมเด็มเข้ามาแล้ว

Pin	Signal Name	Direction		Abbreviation
		DTE	DCE	
1	PROTECTIVE (FRAME) GROUND			
2	TRANSMIT DATA	→		XMT
3	RECEIVE DATA		←	RCV
4	REQUEST TO SEND	→		RTS
5	CLEAR TO SEND		←	CTS
6	DATA SET READY		←	DSR
7	SIGNAL GROUND (COMMON RETURN)			GRD
8	CARRIER DETECT		←	CAR_DET
9	-			
10	-			
11	-			
12	SECONDARY CARRIER DETECT		←	SEC_CAR_DET
13	SECONDARY CLEAR TO SEND		←	SEC_CTS
14	SECONDARY TRANSMIT DATA	→		SEC_XMT
15	TRANSMIT CLOCK (DCE SOURCE)	→		XMT_CLK
16	SECONDARY RECEIVE DATA		←	SEC_RCV
17	RECEIVE CLOCK		←	RCV_CLK
18	-			
19	SECONDARY REQUEST TO SEND	→		SEC_RTS
20	DATA TERMINAL READY	→		DTR
21	SIGNAL QUALITY DETECTOR		←	SQD
22	RING INDICATOR		←	RI
23	DATA RATE SELECTOR	→		DR_SEL
24	TRANSMIT CLOCK (DTE SOURCE)	→		XMT_CLK
25	-			

ตารางที่ 5.1 ตารางแสดงรายการขา

ขาที่ 8 : เป็นขาที่ใช้ในการตรวจจับการรับสัญญาณจากสาย บางครั้งเรียกว่า Data Carrier Detect แทนคำว่า Carrier Detect โมเด็มจะทำการขึ้นชั้นด้วยสัญญาณ Car-Det ในเมื่อมันได้รับสัญญาณจากคลื่นพาห์ ที่มีระดับพอดิบกับเกณฑ์ที่กำหนดไว้ในการรับส่งข้อมูล Dte ส่วนใหญ่ต้องการสัญญาณนี้ก่อนที่จะมีการยอมส่งหรือรับข้อมูลและด้วยเหตุนี้เอง ในการส่งข้อมูลที่ไม่ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านโมเด็ม (การส่งข้อมูลโดยตรงระหว่าง Dte ต่อ Dte) ขาที่ 8 นั้นปกติจะถูกต่อโดยตรงกับขาที่ 20

ขาที่ 22 : เป็นขา RI (Ring Indicator) สัญญาณนี้เป็นสัญญาณที่ DCE บอก DTE ว่ามีการเรียกโทรศัพท์เข้ามาตามสายปกติ โมเด็มจะถูกให้ต่อโดยตรงกับสายโทรศัพท์ ในกรณีที่โมเด็มเป็นแบบตอบรับอัตโนมัติ โมเด็มจะมีความสามารถในการตอบรับ สัญญาณเรียกเข้ามาทางโทรศัพท์ได้และจะส่งสัญญาณ RI คู่ DTE ในขณะที่มีสัญญาณเรียก (Ringing Tone) เข้ามา และโมเด็มจะทำการตอบรับ โดยการจับวงจรเสมือนมีการยกหูโทรศัพท์รับ เมื่อได้คำสั่งจาก DTE ซึ่งปกติ DTE จะสั่งให้โมเด็มตอบรับการสื่อสารนั้น โดยสัญญาณ DTR ส่งผ่านขาที่ 20 ปกติสำหรับเครื่องคอมพิวเตอร์เล็ก ๆ ตามท้องตลาด มักจะเกี่ยวข้องกับขาข้อต่อ 10 ขา ที่กล่าวมาแล้วข้างต้นเป็นสำคัญ ขาอื่น ๆ นั้นจะมีความสำคัญรองลงไป

ขาที่ 15 ,17,21 และ 24 : นั้นจะใช้เมื่อโมเด็มทำงานส่งแบบซิงโครนัสเพราะโมเด็มทางด้านส่งจะต้องส่งข้อมูลบางอย่าง (0 หรือ 1) ที่แต่ละช่องเวลาบิต โมเด็มจะควบคุมจังหวะสัญญาณนาฬิกาจาก DTE และในทำนองเดียวกัน โมเด็มที่ทำหน้าที่รับก็จะต้องส่งบิตข้อมูลและจังหวะสัญญาณนาฬิกาที่รวมมาด้วยกันออกมาด้วย ขาที่ 15 และ 17 จะใช้สนองความต้องการเหล่านี้และในกรณีที่สัญญาณควบคุมไม่ได้เกิดจากโมเด็มทางด้านเครื่องส่ง เช่นในกรณีที่มีการมัลติเพล็กซ์ร่วมกับสถานีอื่น จะใช้การควบคุมผ่านขาที่ 24 และสำหรับขาที่ 21 นั้น จะใช้เพื่อแสดงว่าคลื่นพาห์ที่รับเข้ามานั้นมีคุณสมบัติเป็น ไปตามเงื่อนไขที่ได้กำหนดไว้ก่อนแล้ว

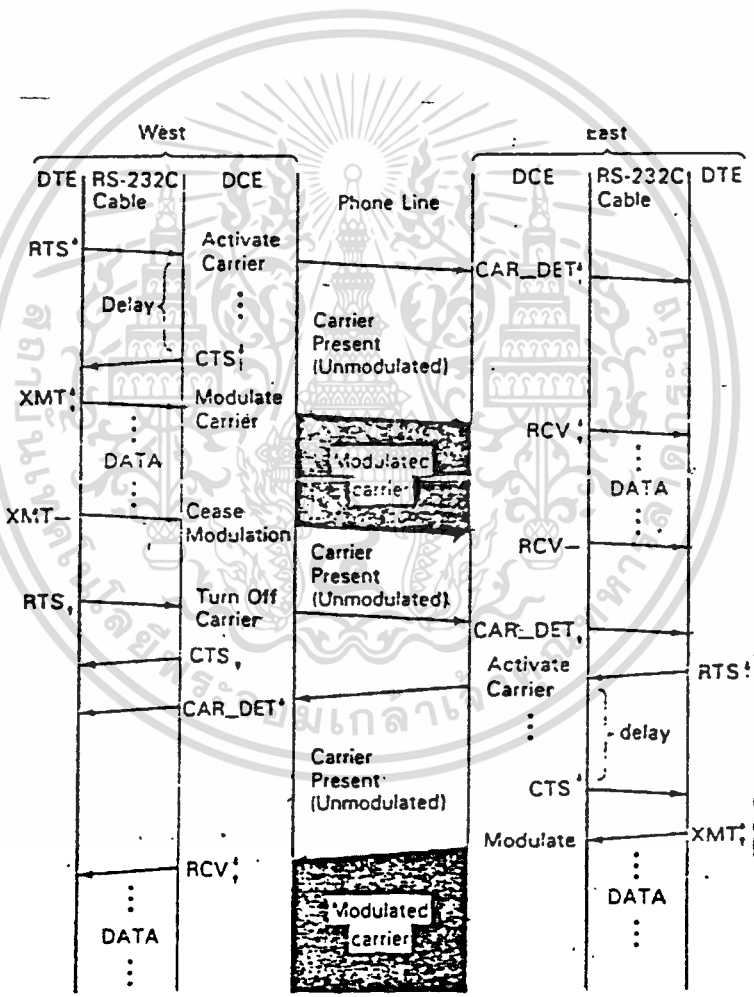
ขาที่ 23 : ใช้เพื่อส่งสัญญาณเลือกอัตราการส่งสัญญาณข้อมูล ในกรณีที่โมเด็มเป็นแบบชนิดที่สามารถเปลี่ยนอัตราการส่งข้อมูลได้ จะใช้ขาที่ 23 นี้เป็นตัวคอยควบคุมอัตราการส่งข้อมูลที่ใช้นั้นปกติโมเด็มทางด้านส่ง จะเป็นตัวเลือกอัตราส่งข้อมูลนี้และจะแจ้งให้ทั้ง DTE ด้านส่งและโมเด็มด้านรับให้บอก DTE ด้านรับอีกต่อหนึ่ง

ขาที่ 12,13,14 และ 19 : เป็นขาสัญญาณที่ใช้กับช่องสัญญาณรอง โมเด็มบางเครื่องจะมีช่องสัญญาณใช้สองช่องคือ ช่องสัญญาณหลักและช่องสัญญาณรอง ขาสัญญาณทั้ง 5 ของช่องสัญญาณรองนั้น มีหน้าที่เหมือนกับหน้าที่ทางช่องสัญญาณหลักต่างกัน แต่ว่าอัตราการส่งสัญญาณทางช่องสัญญาณรองนั้นปกติมักจะช้ากว่าอัตราการส่งของช่องหลัก และช่องสัญญาณรองนั้นจะมีทิศทางการส่งสัญญาณสวนกันกับทิศทางของช่องสัญญาณหลัก เกี่ยวกับช่องสัญญาณรองนี้จะมีกล่าวถึงต่อไป

หมายเหตุ ลักษณะของข้อมูลที่ส่งผ่านอินเทอร์เฟซ RS-232C นั้นเป็นการส่งแบบลำดับ อาจจะเป็น อะซิงโครนัสหรือแบบซิงโครนัสก็ได้ ขึ้นอยู่กับDTE

5.3 การควบคุมคลื่นพาห์และการส่งข้อมูล

กระบวนการควบคุมคลื่นพาห์ และการส่งข้อมูลสามารถอธิบายให้เข้าใจได้ง่าย โดยใช้รูป 5.3 ในรูปนี้เราใช้เครื่องหมายลูกศรที่พุ่งขึ้นท้ายตัวอักษรย่อแสดงการเปิดสัญญาณนั้นและใช้ เครื่องหมาย

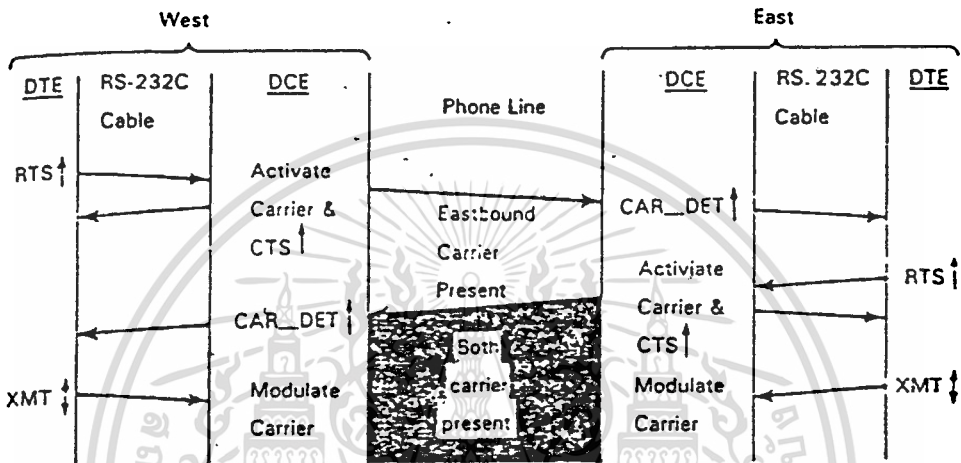


รูป 5.3 การควบคุมคลื่นพาห์ระบบฮาร์ดแวร์

อักษรพุ่งลงแสดงการปิดเลิกส่งสัญญาณ เครื่องหมายอักษรสองหัวชี้ขึ้นและลงแสดงการ เริ่มรับส่งข้อมูล การส่งข่าวสารและการตอบรับได้แสดงโดยลูกศรที่พุ่งผ่านข้ามช่องทางการสื่อสาร เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยเวลาที่ผ่านไปนั้นแสดงโดยการเคลื่อนลงในแนวตั้งของรูปไคอะแกรมนั้น เครื่องหมายขีด (-) แสดงสถานะสงบ (Quiescent)

ในรูป 5.4 ตามรูปนี้ สถานีด้านตะวันตกได้เริ่มการสื่อสารโดยการส่ง RTS ไปก่อน DCE ด้านตะวันตก



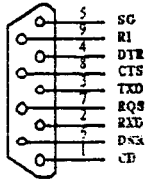
รูป 5.4 การควบคุมคลื่นพาห์ของระบบฟลูดเพล็กซ์

เมื่อได้รับสัญญาณ RTS ก็จะส่งคลื่นพาห์หลักไปสู่ DCE ด้านตะวันออก และส่งสัญญาณ CTS ไปสู่ DTE ในเวลาที่ไล่เลี่ยกัน เมื่อ DCE ด้านตะวันออกตรวจพบคลื่นพาห์ บนสาย DCE ก็จะส่ง CAR-DET ไปยัง DTE ด้านเดียวกัน DTE ด้านตะวันออกเมื่อได้รับ CAR-DET ก็จะส่ง RTS กลับมายัง DCE ให้ส่งคลื่นพาห์รองไปสู่ DCE ด้านตะวันตก พร้อมกับส่ง CTS มายัง DTE ด้านตะวันออกด้วย เมื่อ DCE ด้านตะวันตกตรวจจับคลื่นพาห์รองได้ ก็จะส่ง CAR-DET ไปบอก DTE ด้านตะวันตกว่าได้มีการจัดระบบของคลื่นพาห์บนสายการสื่อสารเรียบร้อยแล้ว จากช่วงเวลาการสื่อสารข้อมูลก็จะเริ่มต้นได้พร้อมกันสองสถานี

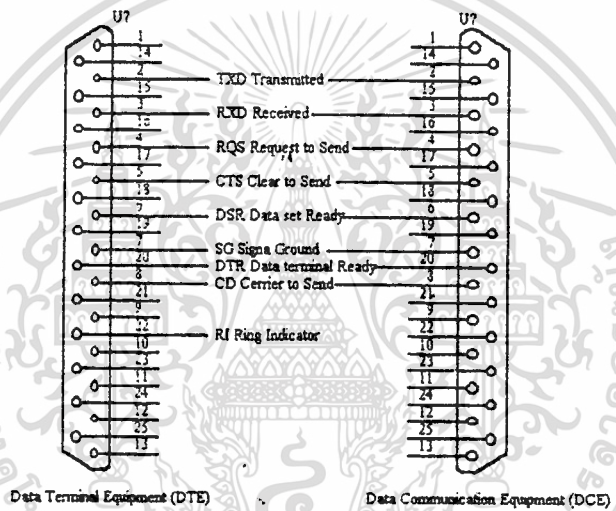
เพราะคลื่นพาห์จะปรากฏมีอยู่บนสายตลอดเวลาที่ทำการสื่อสาร จึงไม่มีปรากฏการส่ายวงกลับ อันเป็นเหตุให้ประสิทธิภาพในการใช้สายเสียไป จึงสามารถปรับปรุงเวลาการส่งผ่านข้อมูลเพิ่มขึ้นเป็นอย่างมาก

หมายเหตุ ในบางระบบอาจมีการใช้ ขั้วแบบ DB9 และจะมีขนาดรูป 5.5 ส่วนในรูปที่ 5.6 แสดงการเชื่อม DTE (จาก PC) ไปยัง DCE (Modem) แบบมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 ขั้วต่อ DB9



รูปที่ 5.6 การเชื่อมต่อ DTE ไป DCE แบบมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

เครื่องรับส่งวิทยุและการติดต่อ

การติดต่อสื่อสารพื้นฐานของมนุษย์นั้นเป็นการสื่อสารโดยเสียงพูดและการเขียน การสื่อสารโดยการเขียนพัฒนาจากการส่งข่าวสาร โดยการนำสารและกลายเป็นหนังสือพิมพ์ แล้วกลายเป็นระบบไปรษณีย์ เป็นการส่งโทรเลข จนถึงปัจจุบันเป็นการส่งข่าวสารทางอิเล็กทรอนิกส์

ความก้าวหน้าทางการสื่อสารด้านวิทยุช่วยให้เราติดต่อสื่อสารกันได้ไกลมากขึ้น โดยวิธีการเปลี่ยนเสียงพูดให้เป็นสัญญาณทางไฟฟ้า ขยายให้เป็นคลื่นเสียงแล้วทำการเกาะผสมกับคลื่นพาหะแล้วส่งไปยังเครื่องรับที่อยู่ห่างออกไป อย่างไรก็ตามหากเราส่งเสียงพูดไปในรูปของคลื่นเสียงจะมีปัญหาเกิดขึ้นดังนี้

ประการแรก การที่จะส่งที่มีประสิทธิภาพต้องใช้สายอากาศที่มีความยาวอย่างน้อย $1/4$ ความยาวคลื่น ฉะนั้นการส่งคลื่น 3000 เฮิรตซ์จะต้องใช้สายอากาศยาวอย่างน้อย 25 กิโลเมตร

ประการที่สอง แม้ว่าแก้ปัญหาสายอากาศได้แต่ก็จะเกิดปัญหามากกว่าเราส่งได้เพียงทีละสถานีเพราะทุกสถานีก็ใช้ความถี่เสียงซ้ำกัน

ประการที่สาม การส่งโดยใช้ความถี่ใกล้เคียงกับความถี่เสียงนั้นไม่มีประสิทธิภาพเพราะไปไม่ได้ไกล

ปัญหาดังกล่าวเราสามารถแก้ไขได้โดยการใช้สัญญาณความถี่สูงเป็นพาหะให้สัญญาณเสียงพูดเกาะไป เมื่อส่งไปถึงเครื่องรับ คลื่นพาหะที่มีสัญญาณเสียงพูดเกาะมาด้วยก็就会被แยกออกและกลับคืนตัวเป็นเสียงพูดตามเดิม วิธีแรกเรียกว่า การมอดูเลต (Modulation) หมายถึงสัญญาณเสียงเข้าไปมอดูเลตบนคลื่นพาหะ วิธีการหลังนี้เรียกว่า การดีมอดูเลต (Demodulate) นิยมเรียกสั้นๆ ว่าดีมอด หรือ ดีเทก (detect) หมายถึงการแยกสัญญาณเสียงที่มอดูเลตบนคลื่นพาหะกลับคืนมา

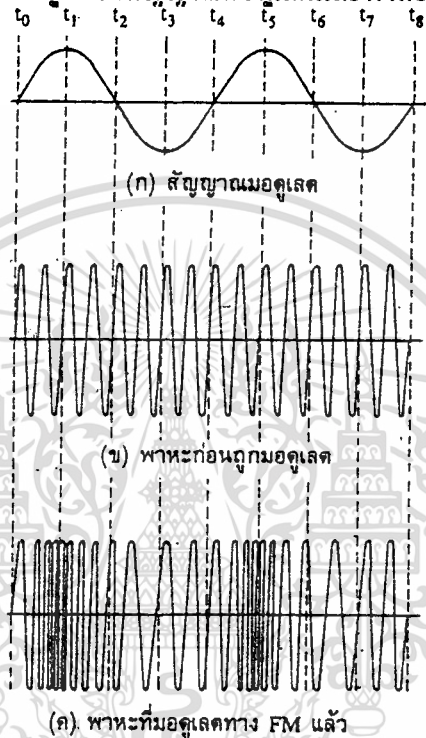
6.1 การมอดูเลตทางความถี่

รูปคลื่นของสัญญาณเอฟเอ็ม (FM) เกิดจากสัญญาณมอดูเลต ดังรูปที่ 6.1(ก) เช่น สัญญาณเสียงซึ่งเป็นข่าวสารเข้าไปมอดูเลตลงบนสัญญาณพาหะดังรูปที่ 6.1(ข) สัญญาณพาหะหลังจากมอดูเลตแล้วในรูปที่ 6.1(ค) เป็นสัญญาณเอฟเอ็ม จะเห็นว่าที่เวลา t_0 สัญญาณเอฟเอ็ม อยู่ที่ความถี่กลาง เมื่อสัญญาณที่เข้ามามอดูเลตมีค่าทางบวกสูงสุด นั่นคือสัญญาณมอดูเลตถึงจุดยอดสุด (สัญญาณมอดูเลตมีขนาดสูงสุด) ที่เวลา t_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่เวลา t_2 สัญญาณมอดูเลตลดลงเป็นศูนย์ ความถี่ของพาหะก็จะลดลงมาที่ความถี่กลางดั้งเดิมหลังจากเวลาสัญญาณมอดูเลตมีค่าตกลงต่ำกว่าศูนย์กลายเป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กลางและเมื่อเวลาสัญญาณมอดูเลตกลับเป็นศูนย์อีกครั้งหนึ่ง ความถี่ของพาหะก็จะกลับมายังความถี่กลางดั้งเดิม เช่นกัน ในช่วงเวลา t_4 ถึง t_8 ก็จะซ้ำแบบเดิมเรื่อยๆ ไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตามแอมพลิจูดของสัญญาณมอดูเลตและพาหะยังคงอยู่ที่ความถี่กลางเมื่อสัญญาณมอดูเลตเป็นศูนย์



รูปที่ 6.1 การมอดูเลตทางความถี่

6.2 ดัชนีการมอดูเลต

ดัชนีการมอดูเลตเป็นการอัตราส่วนระหว่างช่วงความถี่เบี่ยงเบนต่อความถี่ของสัญญาณที่เข้ามามอดูเลต ในระบบเอฟเอ็ม ความสัมพันธ์ของพาหะกับไซด์แบนด์ขึ้นกับดัชนีการมอดูเลต โดยเมื่อดัชนีการมอดูเลตเพิ่มขึ้นจำนวนไซด์แบนด์จะเพิ่มขึ้น

$$m = \frac{f_d}{f_m}$$

6.3 เครื่องรับชนิดซูเปอร์เฮตเทอโรไดน์

เครื่องรับชนิดซูเปอร์เฮตเทอโรไดน์อาศัยหลักการแปลงความถี่ของสัญญาณวิทยุ (RF) ให้กลายเป็นความถี่คงที่ค่าหนึ่ง (Intermediate Frequency) ซึ่งช่วยในการออกแบบวงจรเครื่องรับให้ได้สะดวกขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

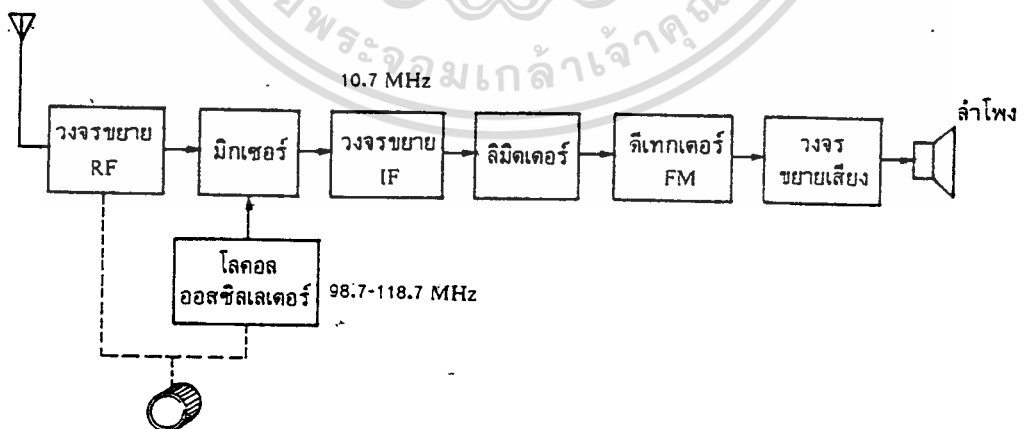
ดัชนีการ มอดูเลต	พาหะ	ไซด์แบนด์ที่				
		1.00	2.00	3.00	4.00	5.00
0.00	0.00	-	-	-	-	-
0.25	0.98	0.12	-	-	-	-
0.50	0.94	0.24	0.03	-	-	-
1.00	0.77	0.44	0.11	0.02	-	-
1.50	0.51	0.56	0.23	0.06	0.01	-
2.00	0.22	0.58	0.35	0.13	0.03	-
2.50	0.05	0.50	0.45	0.22	0.07	0.02

ตารางที่ 6.1 แสดงการกระจายคลื่นพาหะและไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่างๆ

เครื่องรับชนิดซูเปอร์เฮเทอโรไดน์อาศัยหลักการแปลงความถี่ของสัญญาณวิทยุ (RF) ให้กลายเป็นความถี่ที่ค่าหนึ่ง (Intermediate Frequency) ซึ่งช่วยในการออกแบบวงจรเครื่องรับ ทำได้สะดวกขึ้น

วงจรที่สำคัญในเครื่องรับชนิดซูเปอร์เฮเทอโรไดน์คือ วงจรโลคอลออสซิลเลเตอร์ (local oscillator) และวงจรมิกเซอร์ (Mixer) สัญญาณวิทยุ จากสายอากาศถูกแปลงความถี่ลงเป็นความถี่ปานกลาง (Intermediate frequency) ซึ่งมีค่าระหว่างความถี่วิทยุกับความถี่เสียง (AF)

88-108 MHz



รูปที่ 6.2 แผนผังของเครื่องรับ เอฟเอ็ม

วิธีการแปลงความถี่ในวงจรมิกเซอร์เกิดขึ้นเนื่องจากการผสมคลื่นวิทยุกับคลื่นจากโลคอลออสซิลเลเตอร์ซึ่งมีความถี่ห่างจากความถี่วิทยุ เท่ากับ 10.7 เมกะเฮิร์ตซ์ ทอดี ความถี่ของออสซิลเลเตอร์อาจจะสูงกว่าหรือต่ำกว่าความถี่วิทยุ การป้อนแบบนี้เรียกว่า ป้อนด้านสูง (High side) ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

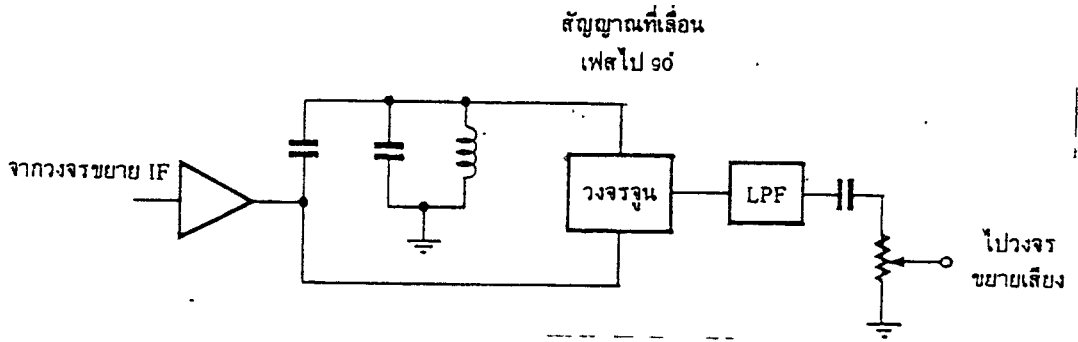
rejection) สมมติว่าเราต้องการรับสัญญาณความถี่ 100 เมกะเฮิร์ตซ์ วงจรขยายวิทยุจะถูกจูนไว้ที่ความถี่ 100 เมกะเฮิร์ตซ์ และยอมให้ความถี่แคบๆ บริเวณ 100เมกะเฮิร์ตซ์ ผ่านเข้ามาแล้ว ป้อนให้มิกเซอร์ การหมุนลูกบิดหน้าปัดนั้นนอกจากจะจูนวงจรขยายวิทยุ แล้วยังต้องจูนวงจรโลคอลออสซิลเลเตอร์ไปพร้อมๆกันด้วย การจูนพร้อมกันนี้เรียกว่าการ แทร็ก (track) ตามกัน ความถี่ของออสซิลเลเตอร์ต้องเท่ากับ $100+10.7$ เมกะเฮิร์ตซ์พอดี

เมื่อสัญญาณทั้งสองป้อนให้กับ วงจรมิกเซอร์ซึ่งเป็นวงจรที่ทำงานแบบนอนลิเนียร์ เอาท์พุทที่ได้จากมิกเซอร์จะประกอบด้วยความถี่ผลรวมและผลต่าง เมื่อป้อนให้สัญญาณดังกล่าวให้กับวงจรไอเอฟ ซึ่งจูนไว้ที่ความถี่ 10.7เมกะเฮิร์ตซ์ ดังนั้นสัญญาณผลรวมจะถูกกำจัดทิ้งไป คงเหลือแต่ความถี่ผลต่างเท่านั้นที่สามารถผ่านวงจรขยาย ไอเอฟ ไปได้

วงจรขยายไอเอฟ ก็คือวงจรขยายความถี่วิทยุที่จูนไว้ที่ความถี่คงที่ค่าหนึ่ง (10.7เมกะเฮิร์ตซ์) วงจรนี้จะมีแท่งคั่นทั้งทางด้านอินพุทและด้านเอาท์พุทและมักมีหลายภาค ทั้งนี้เพื่อให้มีอัตราขยายสัญญาณที่รับได้สูงๆและ ความสามารถเลือกรับสัญญาณ (Selectivity) เนื่องจากวงจรขยายไอเอฟ จูนไว้คงที่ความถี่คงที่ไม่เปลี่ยนแปลง ดังนั้นการออกแบบวงจรจึงค่อนข้างสะดวกและไม่ต้องการปรับจูนยุ่งยากในวงจรภาคไอเอฟ

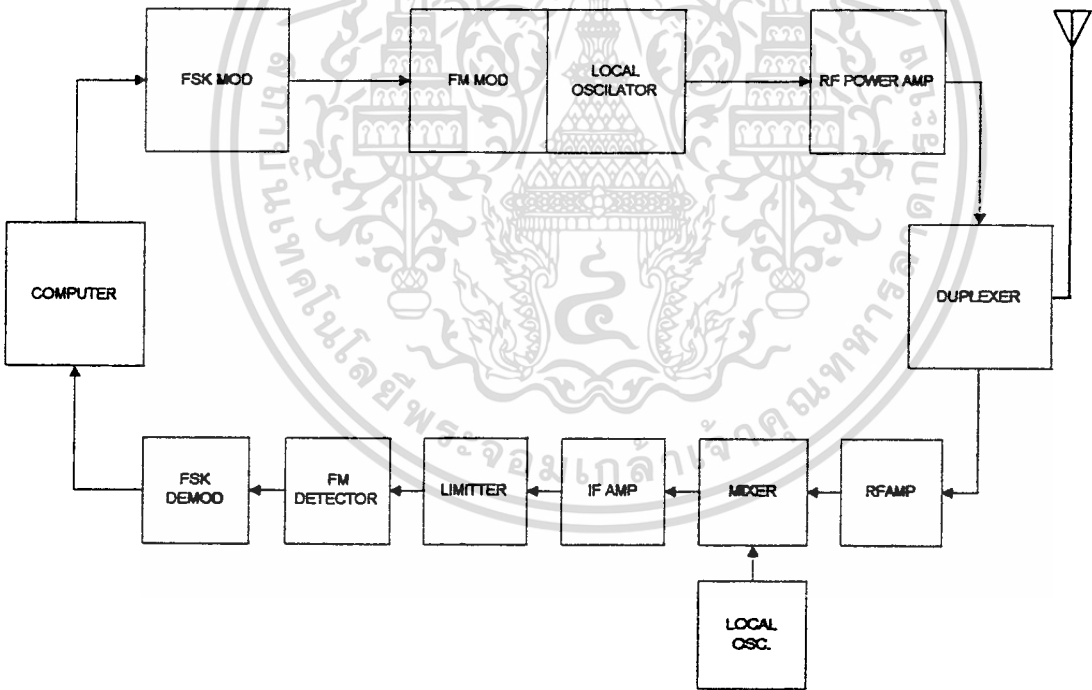
ถ้าสัญญาณพาหะเอฟเอ็ม ที่ส่งจากเครื่องส่งมีความถี่เบี่ยงเบนเท่ากับ 50กิโลเฮิร์ตซ์ (โดยความถี่เอฟเอ็ม เท่ากับ 100เมกะเฮิร์ตซ์ คงเดิม โลคอลออสซิลเลเตอร์คงเดิม และ ไอเอฟคงเดิม) สัญญาณไอเอฟจะมีความถี่เบี่ยงเบนเท่ากับ 50 กิโลเฮิร์ตซ์ ด้วย ฉะนั้นสัญญาณที่มอดูเลตมาบนพาหะจะยังอยู่ในสัญญาณ ไอเอฟโดยไม่มีคามเพี้ยน แม้ว่าสัญญาณเอฟเอ็ม จะลดทอนจากความถี่ 100 เมกะเฮิร์ตซ์เหลือเพียง 10.7 เมกะเฮิร์ตซ์

สัญญาณที่ได้จากวงจรขยายไอเอฟนี้จะถูกทำการตีเท็ก โดยใช้วงจรควอดราเจอร์ตีเทกเตอร์ (Quadrature detector) ซึ่งวงจรนี้อาศัยหลักการการคูณสัญญาณเอฟเอ็ม กับ สัญญาณเอฟเอ็ม ตัวเดิมที่มีการเลื่อนเฟสไป 90 องศาผลลัพธ์ที่ได้จะเป็นสัญญาณมอดูเลต (สัญญาณเสียง) รูปที่ 6.2 กระแสที่ไหลในคอยน์จะมีเฟสต่างจากแรงดันอยู่ 90 องศา กระแสนี้จะป้อนให้วงจรเรโซแนนซ์ขนาน ซึ่งจูนไว้ที่ความถี่กลางของสัญญาณเอฟเอ็ม ที่ผ่านวงจรเรโซแนนซ์จะกลายเป็นสัญญาณพีเอ็ม หลังจากสัญญาณคูณกันแล้วจะได้สัญญาณที่อยู่ในรูปสัญญาณความถี่สูงและ สัญญาณความถี่ต่ำ ความถี่สูงจะถูกกรองทิ้งไปโดย โลพาสส์ฟิลเตอร์ (Lowpass filter) เหลือเพียงแต่ความถี่ต่ำ ซึ่งก็เป็นข้อมูล



รูปที่ 6.3 วงจรควอคราเจอร์ดีเทกเตอร์

6.4 โครงสร้างของโครงการงาน



รูปที่ 6.4 โครงสร้างของวงจรเครื่องรับส่ง

พิจารณาโครงสร้างของระบบ จะแบ่งการทำงานเป็น 2 ภาค คือ

1. การทำงานของภาคส่งข้อมูล

ข้อมูลจากคอมพิวเตอร์ ซึ่งเป็นสัญญาณแบบดิจิตอลจะถูกมอดูเลตให้เป็นสัญญาณอ

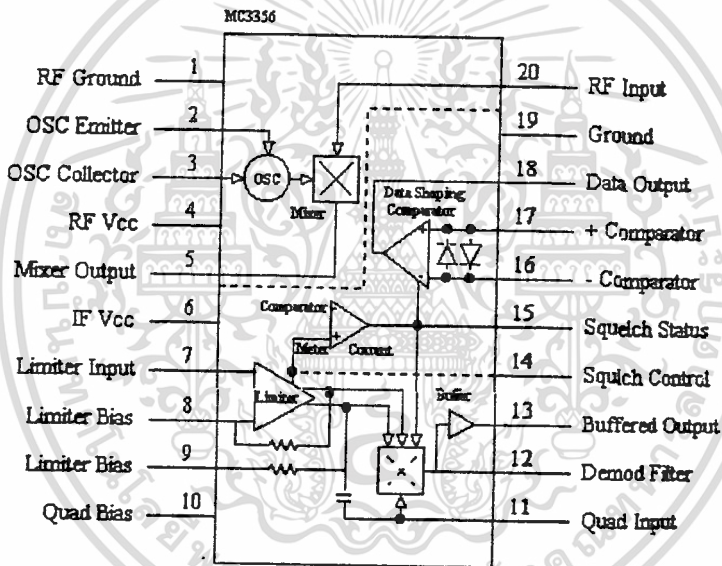
นาล็อก โดยวงจรเอฟเอสดมอดูเลเตอร์ หลังจากนั้นจะเป็นส่วนของเครื่องส่งวิทยุระบบเอฟเอ็ม การนำส่งข้อมูลจะผ่านสายอากาศออกไปยังเสาอากาศรับส่ง ซึ่งเสาอากาศรับส่งจะทำงานการนำส่งข้อมูลไปยังผู้รับ โดยที่ผู้รับจะทำการรับสัญญาณที่ส่งมา และทำการแปลงสัญญาณที่ได้รับมาให้เป็นสัญญาณดิจิตอลอีกครั้งหนึ่ง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ อนุบาลอก ที่ได้ถูกนำมามอดูเลตทางความถี่ แล้วผ่านวงจรขยายกำลังความถี่วิทยุ (RF Power Amplifier) ก่อนส่งออกสายอากาศ

2. การทำงานของภาครับข้อมูล

ในส่วนภาครับประกอบไปด้วยไอซี เบอร์ เอ็มซี 3356 ซึ่งเป็น วายแบนด์เอฟเอสเครีซีฟเวอร์(Wideband FSK Reciever) มีการทำงานแบบ ซิงเกิลคอนเวอร์เตอร์(Single conversion) มีส่วนประกอบที่สำคัญคือ ออสซิลเลเตอร์, มิกเซอร์, ลิมิเตอร์ไอเอฟ, ดีเทกเตอร์, ซิกเนลสเตร็งมิเตอร์ (Signal strength meter) และคาคำาชีพแอมพลิฟลายเออร์ (Data shaping amplifier) ดังรูปที่ 6.5



รูปที่ 6.5 โครงสร้างการทำงาน ของ เอ็มซี 3356

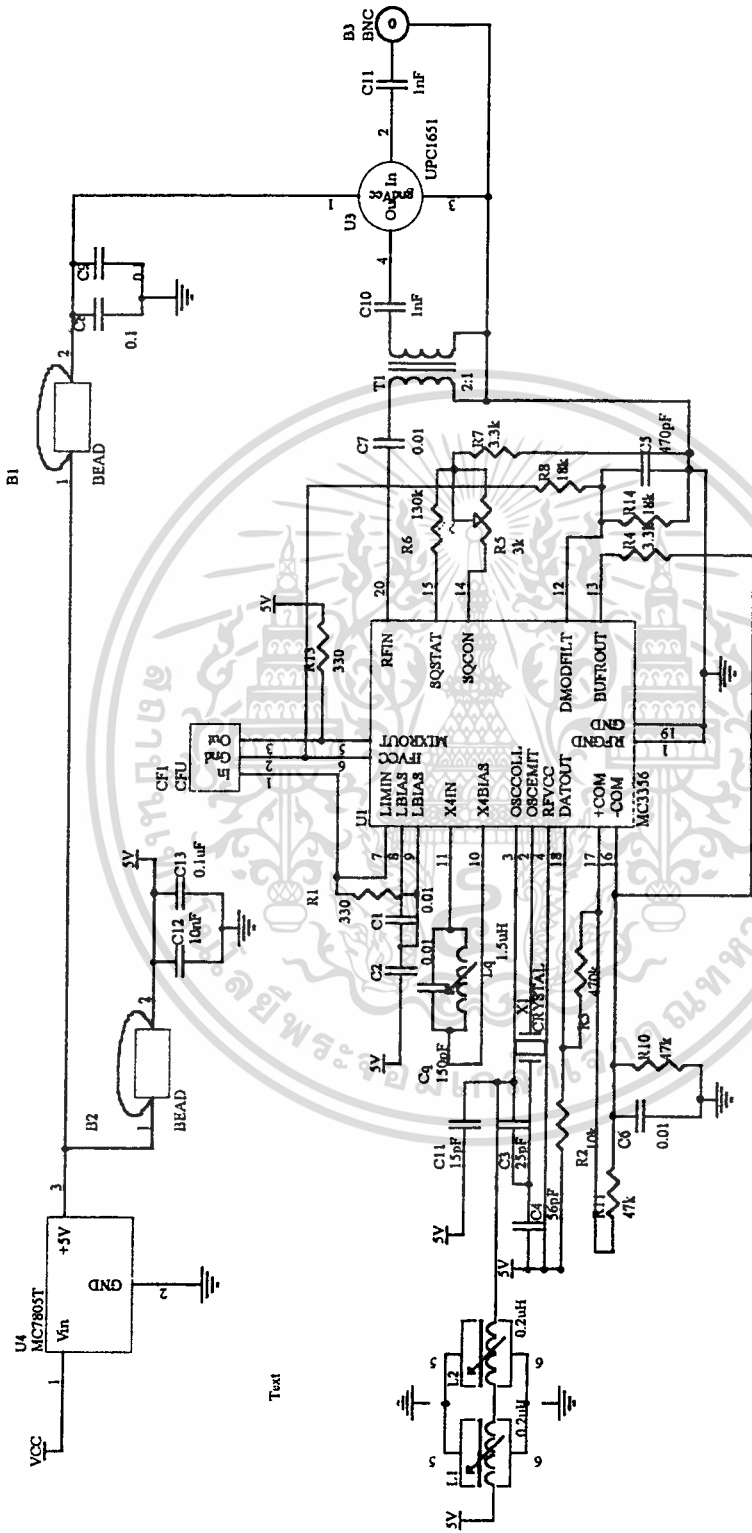
การทำงานของส่วนภาครับเริ่มต้นจากการรับสัญญาณวิทยุ เข้ามาทำการขยายโดยภาคขยายความถี่วิทยุ (RF Amplifier) แล้วจึงนำมาทำการมิกซ์ กับสัญญาณจากโคคอลลอสซิลเลเตอร์ภายในไอซี ซึ่งเป็นแบบคอมมอนเบสโคพิทออสซิลเลเตอร์(common base Colpitts oscillator) กำเนิดความถี่ได้สูงถึง 200 เมกะเฮิร์ตซ์ ในส่วนของมิกเซอร์นั้น มิกเซอร์สามารถทำงานได้ตั้งแต่ 10 ไมโครโวลต์ถึง 1 โวลต์ สัญญาณที่ได้จากมิกเซอร์จะมีได้ 4 รูปแบบคือ f^{RF} , f_{IF} , $f^{RF} - f_{IF}$, $f_{RF} + f_{IF}$ ความถี่ที่นำมาใช้งานคือ $f^{RF} - f_{IF}$ ซึ่งเป็นความถี่ผลต่างเท่ากับ 10.7 เมกะเฮิร์ตซ์ โดยความถี่นี้จะถูกกรองโดยใช้ เซรามิกฟิลเตอร์(Ceramic Filter) จากนั้นจึงถูกขยายโดยภาคขยายไอเอฟ เพื่อให้สัญญาณแรงพอที่จะถูกตีมอดูเลต(demodulate) จาก ควอดราเจอร์ดีเทกเตอร์จึงนำเอกสารนี้เป็นเอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูชาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาอนุญาตที่ได้ออกไปคือมีคุณลักษณะกลับไปเป็นสัญญาฉบับดิจิทัลด้วยวงจรมือถือเตอร์
ซึ่งจะได้สัญญาเข้าสู่คอมพิวเตอร์

การทำงานของภาครับนั้นได้เพิ่มส่วนภาคขยายสัญญาวิทยุโดยใช้ ไอซี ยูทีซี1651ซึ่ง
สามารถใช้งานได้ง่ายและยังทำให้สามารถรับสัญญาต่ำได้ ส่วนของวงจรรีภาคหนึ่งที่มีการเพิ่ม
ลงไปคือคริสตอลเพื่อทำให้วงจรมีเสถียรภาพทางความถี่เพิ่มขึ้น ดังแสดงในรูปที่ 6.6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 วงจรเครื่องรับ

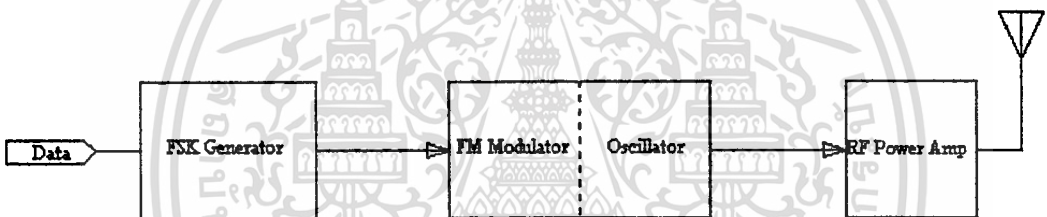
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

เครื่องส่งวิทยุ

7.1 โครงสร้างของเครื่องส่งวิทยุ

โครงสร้างของเครื่องส่งวิทยุระบบ FM ดังรูปที่ 7.1 มีการทำงานดังนี้คือ สัญญาณข้อมูลทีผ่านกรเข้ารหัสแบบเลือนความถี่ (FSK Data Signal) ถูกป้อนเข้าสู่มอดูเลเตอร์ (Modulator) วงจรมอดูเลเตอร์นี้จะทำการเปลี่ยนความถี่ของออสซิลเลเตอร์ (Oscillator) โดยมีช่วงความถี่เบี่ยงเบนและอัตราการเบี่ยงเบนความถี่ขึ้นอยู่กับ ขนาดและความถี่ของ สัญญาณข้อมูลตามลำดับ พาหะ (Carrier) ของสัญญาณ FM ที่ถูกมอดูเลต (Modulate) แล้วจะถูกขยายโดยภาคขยายกำลังสัญญาณวิทยุ (RF Power Amplifier) ภาคสุดท้ายป้อนสู่สายอากาศเพื่อส่งออกอากาศต่อไป



รูปที่ 7.1 แสดงโครงสร้างของภาคเครื่องส่ง

7.2 มอดูเลเตอร์

หัวใจสำคัญของเครื่องส่งสัญญาณวิทยุขึ้นอยู่กับที่วงจรมอดูเลเตอร์ เนื่องจากเป็นส่วนสำคัญในการผสมสัญญาณที่ต้องการส่งออกอากาศเข้ากับ สัญญาณพาหะของเครื่องส่งนั้นๆ วงจรมอดูเลเตอร์ในระบบ FM นั้น แบ่งได้เป็น 2 ประเภทใหญ่ๆ ตามลักษณะการสร้างสัญญาณ FM คือ มอดูเลเตอร์ที่ใช้สำหรับสร้างสัญญาณ FM แบบโดยตรง และมอดูเลเตอร์ที่ใช้สำหรับสร้างสัญญาณ FM แบบโดยทางอ้อม^[1] หรือ สัญญาณ PM นั้นเอง

7.3 การกำเนิดสัญญาณ FM แบบโดยตรง

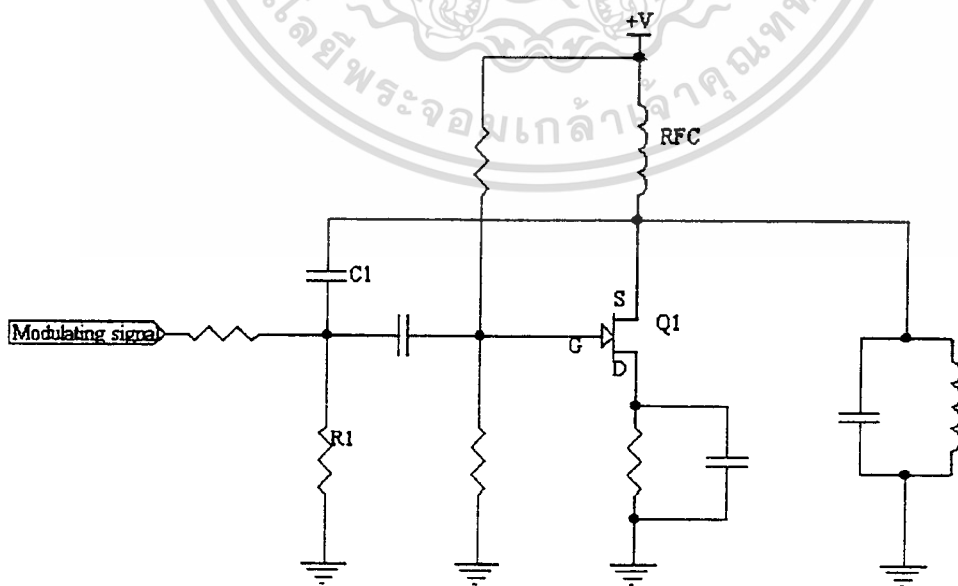
ในปัจจุบันวิธีที่ใช้ในการสร้างสัญญาณ FM โดยตรงนั้นมี 2 วิธี คือ รีแอกแตนซ์มอดูเลเตอร์ (Reactance Modulator) และมอดูเลเตอร์ใช้วาระกเตอร์ไดโอด (Varactor Diode) ซึ่งแต่ละวิธีมีหลักการทํางานโดยสังเขปดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3.1 รีแอกแตนซ์มอดูเลเตอร์ หลักการของรีแอกแตนซ์มอดูเลเตอร์คือ ไบอัส (Bias) FET หรือ ทรานซิสเตอร์ (Transistor) ซึ่งเป็นตัวทำหน้าที่เป็น รีแอกแตนซ์ ในวงจรแทงค์ (Tank) ของออสซิลเลเตอร์ ฉะนั้นเมื่อป้อนสัญญาณข้อมูลเข้ามามอดูเลต ค่ารีแอกแตนซ์จะแปรเปลี่ยนไป ทำให้ความถี่ของออสซิลเลเตอร์เปลี่ยนแปลงไปด้วย ตัวอย่างของวงจรรีแอกแตนซ์มอดูเลเตอร์นั้น ดังรูปที่ 7.2 ใช้ $C1$ และ $R1$ ต่อกร่อมวงจรแทงค์ของออสซิลเลเตอร์ ค่ารีแอกแตนซ์ของ $C1$ มีค่าประมาณ 6 เท่าของ $R1$ ฉะนั้นเมื่อมองการต่อ $R1$ กับ $C1$ จึงเสมือนเป็นความจุล้วนๆ ฉะนั้นสัญญาณที่ป้อนแก่เกตของ $Q1$ จะมีเฟส (Phase) นำหน้า 90 องศาเทียบกับแรงดันออสซิลเลเตอร์ ด้วยเช่นกัน ดังนั้นวงจรโดยรวมจึงปรากฏเป็นความจุต่อขานานวงจรแทงค์ของออสซิลเลเตอร์

เนื่องจากวงจร FET ทำหน้าที่เสมือนตัวเก็บประจุ จึงสามารถควบคุมความถี่ออสซิลเลเตอร์ได้ ถ้าสัญญาณข้อมูลเป็นศูนย์ ค่าความจุจะอยู่ค่าความถี่กลาง ถ้าสัญญาณข้อมูลเป็นบวก กระแสเดรน (Drain Current) จะเพิ่ม และค่าความจุจะเพิ่มขึ้นด้วย ทำให้ความถี่ออสซิลเลเตอร์ต่ำลง ในทำนองเดียวกัน เมื่อสัญญาณข้อมูลเป็นลบ กระแสเดรนจะลดและความจุจะลดลงตามด้วย ความถี่ของออสซิลเลเตอร์จึงเพิ่มขึ้น

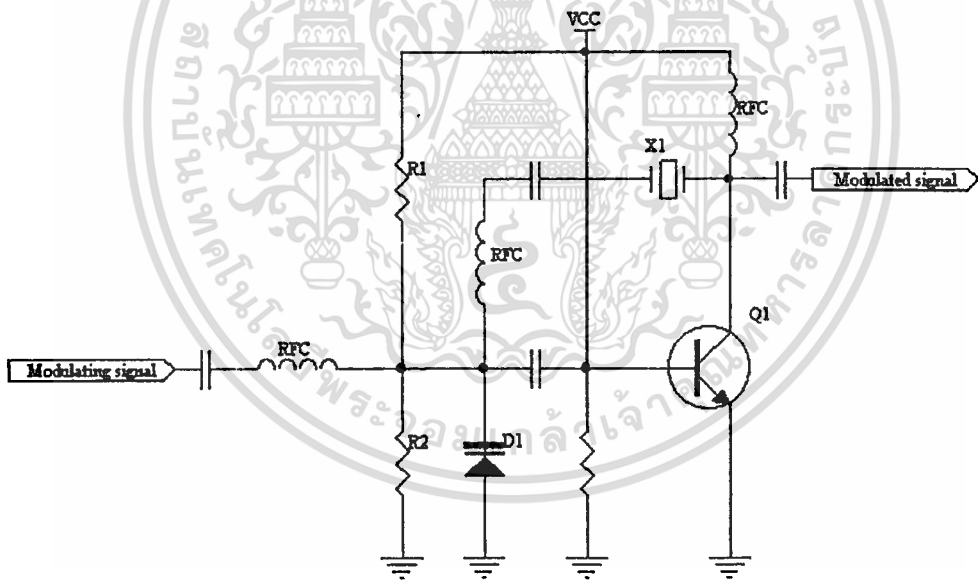
เราสามารถใช้ออสซิลเลเตอร์หรือหลอดสูญญากาศแทน FET เป็นวงจรรีแอกแตนซ์ได้ นอกจากนี้เราสามารถไบอัสให้วงจรโดยความเสมือนเป็นความเหนี่ยวนำได้โดยการสลับตำแหน่ง $R1$ $C1$



รูปที่ 7.2 วงจรรีแอกแตนซ์มอดูเลเตอร์

7.3.2 มอดูเลเตอร์ใช้วาแรกเตอร์ วงจรในรูปที่ 7.3 เป็นวงจรมอดูเลเตอร์อีกชนิดหนึ่ง ประกอบด้วยวาแรกเตอร์ไดโอด D1 ในวงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator) แร่บั้งคัมความถี่ (X1) สำหรับ R1 กับ R2 เป็นวงจรไบอัสให้แก่วาแรกเตอร์เพื่อให้มีค่าความจุให้ออสซิลเลเตอร์อยู่ตรงความถี่กลางๆ เมื่อป้อนสัญญาณข้อมูลให้แก่วาแรกเตอร์ แรงดันของสัญญาณข้อมูลก็จะเป็นบวกและลบสลับกัน ทำให้แรงดันไบอัสเปลี่ยนแปลง เป็นผลให้ค่าความจุของวาแรกเตอร์ไดโอดเปลี่ยนแปลง ดังนั้นความถี่ของออสซิลเลเตอร์จึงเปลี่ยนแปลงตามไปด้วย

วิธีนี้เป็นที่นิยมโดยทั่วไปและสร้างง่าย ซึ่งทางผู้จัดทำก็ได้ใช้วิธีนี้ในการทำเครื่องส่ง แต่ก็ มีปัญหาเนื่องจากว่า คริสตอลออสซิลเลเตอร์นั้นมีค่า Q Factor ที่สูงมาก ขัดกับจุดประสงค์หลักของโครงการนี้คือ ส่งข้อมูลด้วยอัตราการส่งสูงๆ ซึ่งต้องใช้แถบความถี่ในการส่งที่กว้าง ดังนั้นจึงใช้ คริสตอลออสซิลเลเตอร์ไม่ได้ จึงแก้ปัญหาโดยการใส่ แทนที่ออสซิลเลเตอร์แทน ซึ่งให้ผลเป็นที่น่าพอใจ และได้กล่าวถึงเรื่องแทนที่ออสซิลเลเตอร์โดยละเอียดต่อไป



รูปที่ 7.3 วงจรมอดูเลเตอร์ใช้วาแรกเตอร์ไดโอด

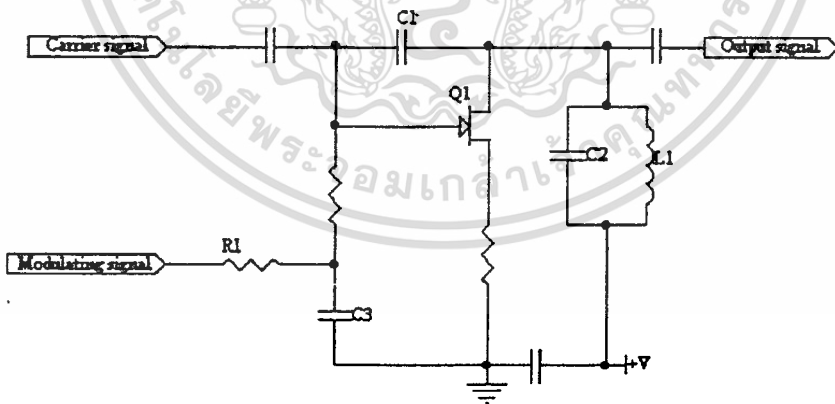
7.4 การกำเนิดสัญญาณ FM แบบโดยทางอ้อม^[1]

การกำเนิดสัญญาณ FM โดยทางอ้อมก็คือเฟสมอดูเลเตอร์นั่นเอง โดยหลักการนั้นเป็นวงจรที่ใช้ในการเปลี่ยนเฟสของสัญญาณพาหะ พิจารณาวงจรตามรูปที่ 7.4 สัญญาณพาหะที่ป้อนมาให่วงจรออสซิลเลเตอร์นี้เข้าที่ขาเกต (Gate) ของ Q1 และผ่าน C1 ไปสู่วงจรเทงก์ L1C2 ด้วย ดูรูปที่ 7.5 (a) แรงดันเทงก์ E1 นำหน้าแรงดันเกต E_g อยู่เป็นมุมเท่ากับ ϕ เนื่องจากการเอกสซอร์นี้เป็นเอกสซอร์ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลื่อนเฟสหลังจากผ่านตัวเก็บประจุ $C1$ สัญญาณพาหะอีกส่วนหนึ่งซึ่งถูกขยายด้วย FET เนื่องจากสัญญาณ E_g ป้อนที่เกิด ออกมาที่วงจรเรกเจนเป็น E_d จะมีเฟสตรงข้ามกับ E_g E_d เป็นแรงดันที่ปรากฏที่เรกเจนของ $Q1$ และนำหน้า E_g อยู่ 180 องศา (เพราะมีการกลับเฟส) ดังรูปที่ 7.5 (b) ดังนั้น แรงดันเอาต์พุต (Output Voltage) E_o จึงเท่ากับผลรวมของแวกเตอร์ E_d กับ EI

เมื่อป้อนสัญญาณข้อมูลเข้าที่ $Q1$ แรงดันไบอัสจะเปลี่ยนทำให้อัตราขยายของวงจรเปลี่ยนด้วย ฉะนั้น E_d ก็จะเปลี่ยนแปลงทำให้เอาต์พุต E_o เปลี่ยนแปลงด้วย สังเกตว่า E_o นั้นเปลี่ยนแปลงทั้งเฟสและขนาด ดังรูปที่ 7.5 (c) และรูปที่ 7.5 (d) ดังนั้นวงจรเฟสมอดูเลเตอร์จึงทำหน้าที่เป็นมอดูเลเตอร์ทั้งเฟสและขนาด การที่จะบังคับให้ขนาดคงที่ไม่เปลี่ยนแปลงทำได้โดยใช้ วงจรขยายคลาส C ทำให้ส่วนที่เป็น AM ถูกกำจัดไป เนื่องจากการขลิบ (Clipping) ยอด แต่ส่วนที่มอดูเลตทางเฟส หรือ PM ยังคงไม่เปลี่ยนแปลงแม้สัญญาณจะถูกขลิบก็ตาม

เนื่องจากสัญญาณที่มอดูเลตจากวงจรเฟสมอดูเลเตอร์ ไม่มีผลต่อวงจรเทงค์มากนัก ดังนั้นเสถียรภาพความถี่ของเฟสมอดูเลเตอร์จึงค่อนข้างดีกว่าวิธีการ FM โดยตรง แต่มีข้อเสียตรงที่ไม่สามารถมอดูเลตให้มีช่วงความถี่เบี่ยงเบนกว้างๆได้ ฉะนั้นวงจรเฟสมอดูเลเตอร์จึงมักนิยมใช้ในเครื่องส่งวิทยุที่มีแถบความถี่แคบ ด้วยเหตุนี้จึงไม่เหมาะสำหรับโครงการนี้



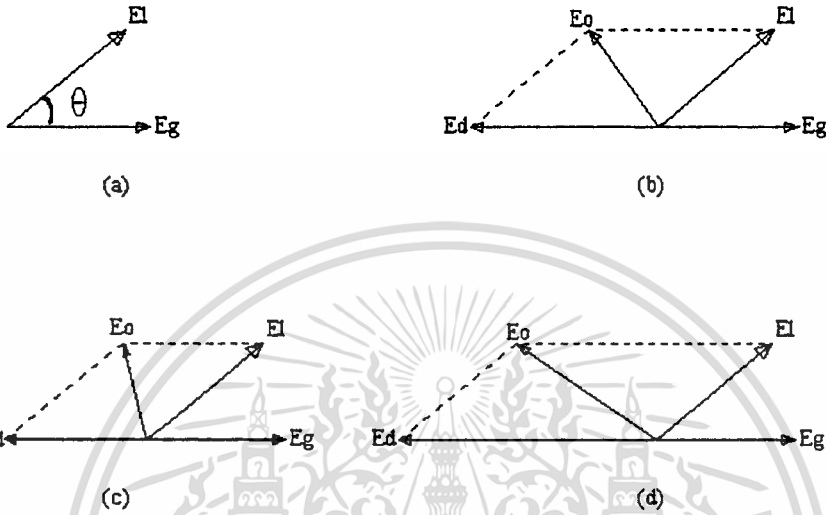
รูปที่ 7.4 เฟสมอดูเลเตอร์ใช้ FET

7.5 วงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ในที่นี้จะหมายถึงวงจรกำเนิดสัญญาณรูปไซน์ (Sine) ซึ่งเป็นวงจรพื้นฐานสำคัญของหนึ่งในทางอิเล็กทรอนิกส์ และถือว่าเป็นหัวใจสำคัญของวงกรมอดูเลเตอร์ พื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฐานที่สำคัญของวงจรรอสซิลเลเตอร์อยู่ที่การจัดวงจรป้อนกลับให้กับวงจรขยาย ดังนั้นการวิเคราะห์การทำงานของวงจรรอสซิลเลเตอร์ในที่นี้จะอยู่บนพื้นฐานดังกล่าว

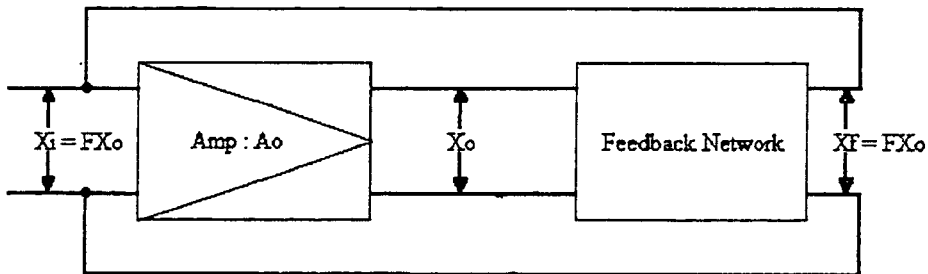


รูปที่ 7.5 การมอดูเลตทางเฟสซึ่งเขียนแสดงด้วยเวกเตอร์

วงจรรอสซิลเลเตอร์นั้นยังแบ่งตามลักษณะของการใช้อุปกรณ์ได้เป็น RCออสซิลเลเตอร์ และ LCออสซิลเลเตอร์ โดยแต่ละแบบนั้นยังแยกย่อยอีก ในที่นี้จะกล่าวเพียง LCออสซิลเลเตอร์ เนื่องจาก RCออสซิลเลเตอร์นั้นใช้ได้ก็เพียงความถี่ต่ำๆเท่านั้น ซึ่งผิดจุดประสงค์ เรื่องต่อไปจะเป็นการกล่าวถึงหลักการวิเคราะห์การทำงาน

7.6 หลักการวิเคราะห์การทำงานของวงจรรอสซิลเลเตอร์

การวิเคราะห์การทำงานนั้นให้พิจารณาที่พื้นฐานของวงจรรอสซิลเลเตอร์ตามรูปที่ 7.6



เอกสารนี้เป็นเอกสารที่รูปที่ 7.6 แสดงโครงสร้างพื้นฐานของวงจรรอสซิลเลเตอร์นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.6.1 ค่าของอัตราขยายวงรอบเปิด (Open Loop Gain) : A_o โดยคิดโครงข่ายป้อนกลับ (Feedback Network) เป็นเอาต์โหลด (Output Loading) ด้วย ซึ่งผลที่ได้จะอยู่ในรูปจำนวนเชิงซ้อน

$$A_o(j\omega) = \text{Re}\{A_o\} + j\text{Im}\{A_o\} \dots \dots \dots (1)$$

7.6.2 ค่าของตัวประกอบป้อนกลับ (Feedback Factor) : F ซึ่งค่าของ F จะเป็นจำนวนเชิงซ้อนเช่นเดียวกับ A_o จาก Barkhausen Criterion หากความถี่หลักมูล (Fundamental) ของการออสซิลเลตจาก 1

$$A_f = A_o/(1-A_oF) = X_o/X_i = X_o/0$$

โดยระบบจะออสซิลเลตเมื่อ $1-A_oF = 0$ หรือ $A_oF = 1 \angle 0^\circ$

แทนค่า $A_o(j\omega)$, $F(j\omega)$ จะได้

$$A_oF(j\omega) = \text{Re}\{A_oF\} + j\text{Im}\{A_oF\} \dots \dots \dots (2)$$

แต่ถ้าเกิดการออสซิลเลต ดังนั้น $\theta(A_oF) = 0, 2n\pi$

$$\text{Im}\{A_oF(j\omega)\} = 0$$

แก้สมการก็จะได้ ω_o ซึ่งเป็นความถี่หลักมูลของการออสซิลเลต

หาค่าอัตราขยายต่ำสุด : $A_o(\min)$ ที่จะทำให้เกิดการออสซิลเลตจาก 2

$$\text{จาก } A_oF(j\omega) = \text{Re}\{A_oF(j\omega)\} + j\text{Im}\{A_oF(j\omega)\}$$

แต่ขณะที่เกิดการออสซิลเลต $\text{Im}\{A_oF(j\omega)\} = 0$

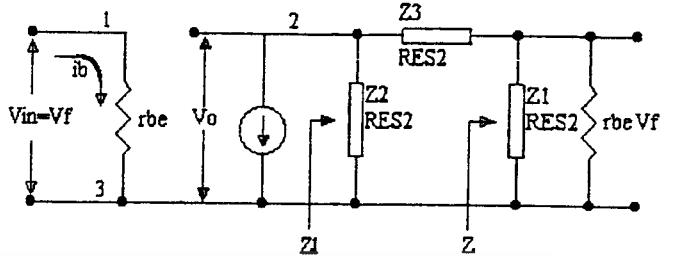
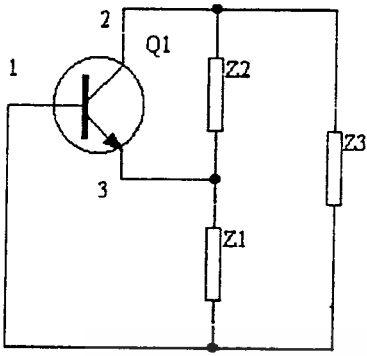
$$\text{ดังนั้น } A_oF(j\omega_o) = \text{Re}\{A_oF(j\omega_o)\} \geq 1$$

แก้สมการจะได้ค่าของ $A_o(\min)$ ที่ทำให้เกิดการออสซิลเลต

7.7 วงจร LC ออสซิลเลเตอร์ทั่วไป

วงจรรออสซิลเลเตอร์ที่เหมาะสมสำหรับโครงงานนี้นั้นใช้ทรานซิสเตอร์เป็นอุปกรณ์ในการสร้างอัตราขยายแทนที่จะใช้ออปแอมป์ (Op-Amp) ทั้งนี้ก็เนื่องจากข้อจำกัดทางด้านความถี่สูงของออปแอมป์ ตามรูปที่ 7.7 (a) เป็นรูปแสดงลักษณะโครงข่ายของออสซิลเลเตอร์ และรูปที่ 7.7 (b) แสดงถึงแบบจำลองเมื่อคิดทาง AC ของรูปที่ 7.7 (a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.7 (a) วงจรทั่วไปของออสซิลเลเตอร์ รูปที่ 7.7 (b) แบบจำลองทาง AC ของรูปที่ 7.7 (b)

สามารถวิเคราะห์วงจรได้ดังนี้

$$Z1 = Z2(Z3+Z)/(Z2+Z3+Z) \quad \text{โดยที่} \quad Z = Z1 // r_{be} = r_{be}Z1/(r_{be}+Z1)$$

$$V_o/V_{in} = -\beta [(i_b Z1)/(i_b r_{be})]$$

$$A_{vo} = (-\beta/r_{be}) \{ [Z2(Z3+Z)]/(Z2+Z3+Z) \}$$

$$V_f = (V_o Z)/(Z3+Z) = F V_o, \quad F = Z/(Z+Z3)$$

$$A_{vo} F = (-\beta/r_{be}) \{ [Z2(Z3+Z)]/(Z2+Z3+Z) \} [Z/(Z+Z3)]$$

$$A_{vo} F = (-\beta Z1 Z2) / [r_{be} (Z1+Z2+Z3) + Z1(Z2+Z3)]$$

ให้ Z1, Z2, Z3 เป็น Reactive = jX1, jX2, jX3 ตามลำดับ

$$A_{vo} F = (-\beta Z1 Z2) / [r_{be} j(X1+X2+X3) + Z1(Z2+Z3)]$$

ที่ความถี่ Oscillation phase shift around loop = 0 $\angle A_{o}F(\omega) = 0$ หรือส่วนจินตภาพเท่ากับศูนย์

$$A_{vo} F(\omega_o) = (-\beta Z1 Z2) / (Z1 Z2 + Z1 Z3) \geq 1$$

$$\beta(\omega_o) \geq Z1/Z2$$

วงจร LC ออสซิลเลเตอร์นั้นยังแบ่งตามการใช้ Z1, Z2, Z3 ว่าเป็นตัวเก็บประจุ หรือตัวเหนี่ยวนำได้เป็น 3 ประเภทคือ

7.7.1 คอลพิทซ์ออสซิลเลเตอร์ (Colpits Oscillator) เป็นออสซิลเลเตอร์ที่ประกอบด้วย

ตัวเก็บประจุ 2 ตัวและ ตัวเหนี่ยวนำ 1 ตัว เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.7.2 ฮาร์ทเลย์ออสซิลเลเตอร์ (Hartley Oscillator) เป็นออสซิลเลเตอร์ที่ประกอบด้วย ตัวเก็บประจุ 1 ตัวและ ตัวเหนี่ยวนำ 2 ตัว

7.7.3 แคลปออสซิลเลเตอร์ (Clapp Oscillator) เป็นออสซิลเลเตอร์ที่ประกอบด้วย ตัว เก็บประจุ 2 ตัว และ ตัวเหนี่ยวนำที่ต่ออนุกรมอยู่กับตัวเก็บประจุอีก 1 ชุด

และด้วยเหตุผลที่ว่า วงจรฮาร์ทเลย์ออสซิลเลเตอร์นั้นใช้งานได้ดีในย่านไม่เกิน HF ส่วน วงจรคอลพิทซ์ออสซิลเลเตอร์นั้นแม้ใช้งานได้ดีในช่วง VHF ก็ตาม แต่การจัดการวางของวาระก เตอร์โคไอดนั้นทำได้ยาก ดังนั้นสำหรับโครงการนี้จึงเลือกที่จะใช้แคลปออสซิลเลเตอร์ ซึ่งจะได้ กล่าวโดยละเอียดต่อไป

ตัวอย่างของวงจรแคลปออสซิลเลเตอร์ตามรูปที่ 7.8 (a) และรูปที่ 7.8 (b) เป็นแบบจำลอง ทาง AC ของมัน

จากวงจรได้ $I_{cQ} = 350 \mu A$, $C_{be} = 6.1 pF$

$$Net C = \{ [C2 (s) C_{be}] + C_b \} (s) C3 = 2.72 pF$$

ได้ $Fo \approx 258 MHz$

$$B(m) \geq Z1/Z2 \geq C2/C_{be}$$

ในการใช้งานวงจรตัวอย่างนี้เพื่อทำหน้าที่เป็นเครื่องส่งนั้นโดยการแทนที่ C3 ด้วยวาระก เตอร์โคไอด เพื่อทำให้ความถี่ของออสซิลเลเตอร์ เปลี่ยนแปลงตามสัญญาณข้อมูล ดังนั้นต้องจัดให้ D1 อยู่ในลักษณะไบอัสกลับทาง (Reverse Biased) ส่วนค่าของอุปกรณ์ต่าง ๆ นั้นมีที่มาดังนี้

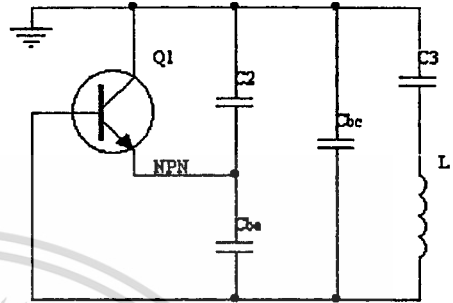
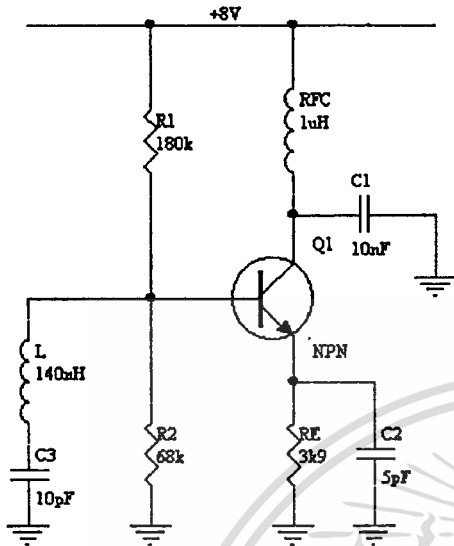
ทรานซิสเตอร์ใช้เบอร์ 2SC1260 เนื่องจากมีค่า Ft สูงถึง 1 GHz (สำหรับผู้นำโครงการนี้ ไปพัฒนานั้นทางผู้จัดทำขอแนะนำให้ใช้ ทรานซิสเตอร์เบอร์ 2SC2570 เนื่องจากมีค่า Ft สูงมากถึง 5 GHz ในขณะที่ราคาต่ำกว่าเบอร์ 2SC1260)

ไฟเลี้ยงใช้ 12V ตามที่ระบบใช้อยู่

Rที่ใช้จัดไบอัสนั้นจัดให้ค่ากคคาคที่คร่อมวาระกเตอร์โคไอดนั้นอยู่ในช่วงที่การเปลี่ยนแปลงค่าความจุของวาระกเตอร์โคไอดเป็นเชิงเส้น ซึ่งจากการทดลองนั้นมีค่าประมาณ 4V (เนื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากไม่มี data sheet ของวาแรกเตอร์ไดโอด)



รูปที่ 7.8 (a) วงจรแอมป์ออสซิลเลเตอร์

รูปที่ 7.8 (b) แบบจำลองทาง AC

รูปที่ 7.8 ตัวอย่างของวงจรแอมป์ออสซิลเลเตอร์

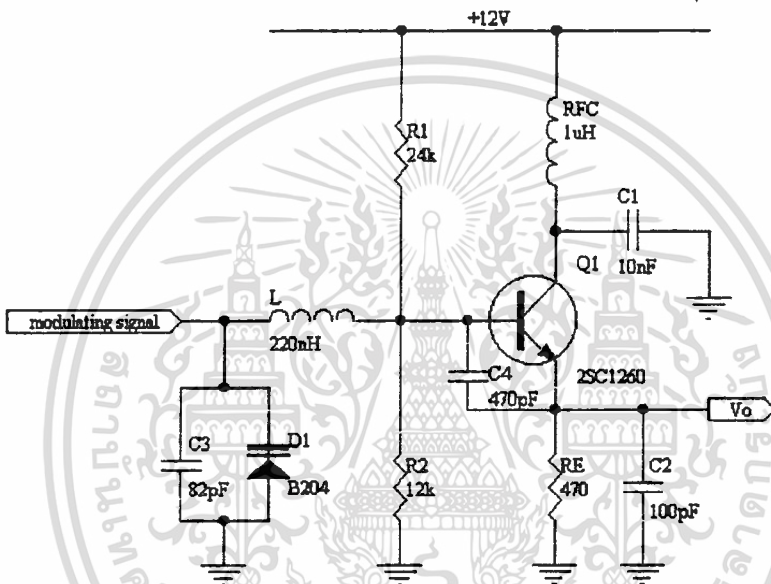
L นั้นค่าที่หาได้จากท้องตลาดมี 0.22uH ซึ่งเลือกไม่ได้ ดังนั้นตัวแปรจึงอยู่ที่ C นั้นคือจะได้อ่า C ประมาณ $1/[L(2\pi Fo)^2] = 46pF$ เมื่อจากการคำนวณหา Net C พบว่า หาก C3 มีค่าน้อยๆ แล้ว ค่า Net C จะยิ่งน้อยลงไปอีก ซึ่งในการทดลองนั้นพบว่าค่าของวาแรกเตอร์ไดโอดที่ใช้นั้นมีค่าไม่เกิน 10 pF จึงจำเป็นอย่างยิ่งที่จะใส่ตัวเก็บประจุชานเข้าไปกับวาแรกเตอร์ไดโอด โดยเลือกใช้ค่า 82 pF เมื่อเหลือบมองสมการของ Net C อีกก็จะรู้ทันทีว่า ค่าในวงเล็บปีกกานั้นต้องมีค่าประมาณ 80-100pF เพื่อให้ผลลัพธ์ออกมาประมาณ 46pF และเพราะว่า C_{be} ของ 2SC1260 มีค่า 1.4pF นั่นคือ ค่าของ C ในวงเล็บเหลี่ยมนั้นควรจะมีค่าประมาณ 80pF เมื่อลองหาค่า C_{be} ดูพบว่า มีค่าไม่เกิน 10pF อันจะมีผลให้ค่าของ C ในวงเล็บเหลี่ยมมีค่าไม่เกิน 10pF จึงจำเป็นต้องใส่ ตัวเก็บประจุชาน C_{be} ค่าของ C2 ก็มีผลเหมือน C_{be} ดังนั้นโดยการเลือกที่ค่อนข้างสมเหตุสมผลนั้นผู้จัดทำจึงเลือกค่า C2 = 100pF และ ค่า C ที่ขนานกับ C_{be} เป็น 470pF ซึ่งจะมีผลให้ค่า C ในวงเล็บเหลี่ยมประมาณ 100pF ขนานกับ 470pF (ซึ่งแน่นอนว่าจะน้อยกว่านี้เพียงเล็กน้อย) มีค่าไม่เกิน 83pF

ทั้งนี้จะต้องเป็นไปตามเงื่อนไขของการออสซิลเลตด้วย คือ อัตราขยายที่ขึ้นกับความถี่ต้องมากกว่าหรือเท่ากับ $Z1/Z2$ ในที่นี้ Z1 คือ C_{be} ขนานกับ 470pF และ Z2 คือ C2 คือต้องมากกว่าหรือเท่ากับ $100pF/(470pF+C_{be})$ ซึ่งเมื่อพิจารณาคร่าวๆทำให้ทราบว่าอัตราขยายแม้ขึ้นกับความถี่ก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีค่ามากกว่าเงื่อนไขที่ต้องการแน่ ดังนั้นหากไม่มีการต่อวงจรฟิลลิปลาดแล้วทางทฤษฎีทำนายว่าต้องเกิดการออสซิลเลตที่ความถี่ประมาณ 50MHz แน่แน่นอน

รูปที่ 7.9 แสดงถึงวงจรที่ออกแบบและใช้งานจริง เมื่อนำวงจรที่ออกแบบแล้วไปทดลองต่อจริงพบว่าเกิดการออสซิลเลตที่ความถี่ประมาณ 48MHz จึงทำการปรับค่า L จนได้ค่าความถี่ที่ต้องการ

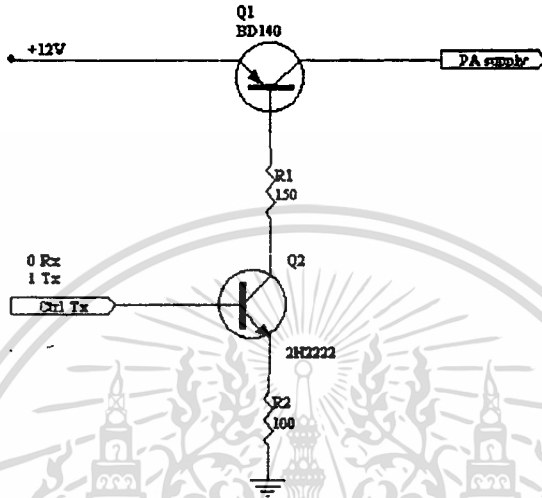


รูปที่ 7.9 แสดงวงจรออสซิลเลเตอร์ที่ต่อใช้งานจริง

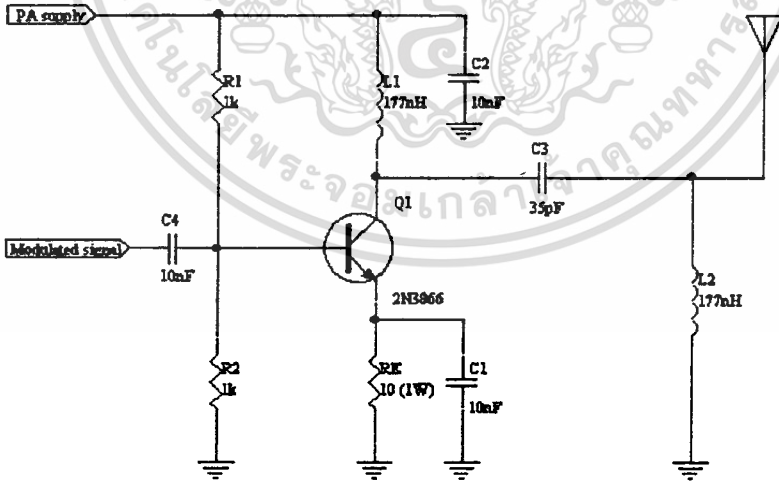
7.8 วงจรขยายกำลัง

ในการทำวงจรขยายกำลังนั้นไม่ลำบากนัก ปัญหาอยู่ที่วงจรที่ใช้สลับว่าขณะนี้ใช้เครื่องส่งหรือใช้เครื่องรับอันเนื่องมาจากการใช้สายอากาศต้นเดียวกัน วงจรดังกล่าวนี้มีชื่อเฉพาะทางว่า duplexer หลักการของวงจรนี้เพียงทำหน้าที่เป็นสวิตช์ (Switch) ในการจัดสัญญาณจากสายอากาศเข้าวงจรส่วนที่ต้องการโดยมีเส้นควบคุมการสวิตช์ จะเห็นว่าเราน่าจะใช้รีเลย์ (Relay) ทำหน้าที่นี้ได้ แต่ปัญหาสำคัญของรีเลย์นั้นคือการสวิตช์ที่ช้าอันเนื่องมาจากคุณสมบัติทางกลของรีเลย์ กับปัญหาสัญญาณรบกวนที่ความถี่สูงจากนำสัมผัสของรีเลย์ ผู้จัดทำแก้ปัญหาโดยการใช้อทรานซิสเตอร์ในการทำหน้าที่เป็นสวิตช์ โดยใช้หลักการที่ว่าในขณะที่ต้องการให้เป็นเครื่องรับนั้นก็ทำการตัดแหล่งจ่ายไฟของวงจรขยายกำลังของภาคส่ง ดังนั้นจะต้องคำนึงถึงว่าอิมพีแดนซ์ (Impedance) ทางด้านเอาต์พุตของเครื่องส่งจะต้องไม่เป็นโหลดของภาครับ และในขณะที่ต้องการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้เป็นเครื่องรับนั้น ก็ปล่อยให้มันเป็นไปตามปรกติ วงจรที่ทำหน้าที่เป็นสวิตช์ตามรูปที่ 7.10 และ วงจรขยายกำลังของภาคส่งตามรูปที่ 7.11



รูปที่ 6.11 แสดงวงจรสวิตช์สำหรับแหล่งจ่ายไฟเลี้ยงเครื่องส่งวิทยุ



รูปที่ 7.11 แสดงวงจรขยายกำลังความถี่วิทยุ

บทที่ 8

การใช้งาน XR-2206 และ XR-2211

8.1 รายละเอียดทั่วไปของ XR-2206

XR-2206 เป็นโมโนลิทิกฟังก์ชันเจนเนอเรเตอร์ไอซี (Monolithic function generator IC) ใช้งานสำหรับสร้างสัญญาณซายน์ (sine), สี่เหลี่ยม (square), สามเหลี่ยม (triangle), แรมป์ (ramp), พัลส์ (pulse) ที่มี คุณภาพ เสถียรภาพ และ ความเที่ยงตรงสูง รูปคลื่นเอาต์พุต สามารถมอดูเลตได้ ทั้งทางขนาด (AM) และทางความถี่ (FM) ได้ด้วยค่าศักดาภายนอก โดยมีช่วงความถี่ใช้งานตั้งแต่ 0.01 Hz ถึง 1 MHz

ไอซีเบอร์นี้เหมาะสำหรับการใช้งานในระบบสื่อสาร, ในระบบเครื่องมือวัด, และระบบที่ต้องการแหล่งกำเนิดสัญญาณซายน์, เอเอ็ม, เอฟเอ็ม หรือสัญญาณที่ผ่านการเข้ารหัสแบบเลื่อนความถี่ ไอซีมีค่าเฉลี่ยเบี่ยงเบนของอุณหภูมิเป็น 20 ppm/องศาเซลเซียส ความถี่ออสซิลเลเตอร์สามารถกวาดเป็นเชิงเส้นได้สูงกว่า 2000:1 ช่วงความถี่โดยการควบคุมของศักดาภายนอก ในขณะที่มีความเพี้ยนต่ำ

8.2 ลักษณะสำคัญของ XR-2206

ความเพี้ยนของคลื่นซายน์ต่ำ	0.5%, Typical
เสถียรภาพทางอุณหภูมิสูง	20ppm/ °C, Typical
ช่วงกวาดของความถี่กว้าง	2000:1, Typical
ความไวต่อไฟเลี้ยงต่ำ	0.01%V, Typical
การมอดูเลตเชิงขนาดเป็นเชิงเส้น	
การควบคุมความถี่สามารถใช้สัญญาณจากทีทีแอล (TTL) ได้	
ช่วงกว้างของไฟเลี้ยง	10V-26V
คิวตี้ไซเคิล (duty cycle) สามารถปรับได้	1%-99%

8.3 การใช้งาน XR-2206

Waveform Generation

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sweep Generation

AM/FM Generation

V/F Conversion

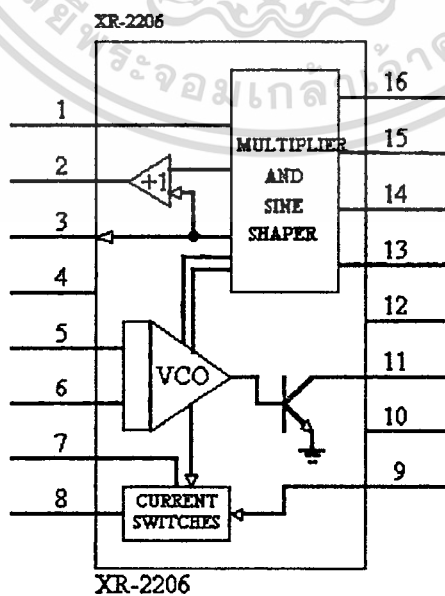
FSK Generation

Phase-Locked Loops (VCO)

8.4 ค่าสูงสุดสัมบูรณ์

ไฟเลี้ยงวงจร	26V
กำลังสูญเสีย	750mW
การสูญเสียเหนือ 25 °C	5mW/°C
Total timing current	6mA
ช่วงอุณหภูมิใช้งาน	-65 °C ถึง +150 °C

8.5 โครงสร้างแสดงลักษณะหน้าที่การทำงานของ XR-2206



รูปที่ 8.1 แสดง functional block diagram ของ XR-2206

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ยืมได้เห็นว่าไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.6 รายละเอียดของระบบของ XR-2206

XR-2206 ประกอบด้วย 4 ภาคการทำงาน ได้แก่ ภาคศักดาควบคุมออสซิลเลเตอร์ (Voltage Controlled Oscillator : VCO), วงจรคูณอนาล็อก, วงจรปรับสัญญาณชาวน์, บัฟเฟอร์ (Buffer) และ สวิตช์กระแส วีซีโอ จะผลิตเอาต์พุตความถี่ที่เป็นสัดส่วนกับกระแสอินพุต ซึ่งสามารถกำหนดได้โดยตัวต้านทานที่ต่อเข้าที่ขาที่เกี่ยวข้องกับเวลาลงกราวด์ (ground) เนื่องจากมี 2 ขาที่เกี่ยวข้องกับเวลา ดังนั้นจึงสามารถสร้างสัญญาณได้ 2 ความถี่ สำหรับการกำเนิดสัญญาณเอ็ฟเอสเค โดยใช้ขา FSK input control ค่าเอ็ฟเอสเคอินพุตนี้จะไปควบคุมวงจรภายในส่วนสวิตช์กระแส เพื่อให้เกิดการเลือกขาที่ต่อตัวต้านทานสำหรับวงจรวีซีโอ

8.7 รายละเอียดการใช้งาน XR-2206

การเข้ารหัสแบบเลื่อนความถี่ :

XR-2206 สามารถใช้งานโดยต่อตัวต้านทานเวลา (Timing resistor) 2 ตัวแยกกัน (R1,R2) ที่ขา 7 และขา 8 ของไอซีดังรูปที่ 8.2 โดยตัวต้านทานแต่ละตัวจะถูกใช้นั้นขึ้นอยู่กับสัญญาณลอจิก (logic) ที่เข้าที่ขา 9 ของไอซี หากขา 9 เปิดวงจรหรือต่ออยู่กับสัญญาณที่ศักดาสูงกว่าหรือเท่ากับ 2V แล้ว R1 จะเป็นตัวต้านทานกำหนดเวลา ทำนองเดียวกันหากขา 9 ต่ออยู่กับสัญญาณที่ศักดาต่ำกว่าหรือเท่ากับ 1V แล้ว R2 จะเป็นตัวต้านทานกำหนดเวลา ดังนั้น ความถี่ของสัญญาณเอาต์พุตสามารถเข้ารหัสเป็น 2 ระดับที่มีความถี่เป็น f_1 และ f_2 โดยที่

$$f_1 = 1/(R1C) \quad \text{และ} \quad f_2 = 1/(R2C)$$

สำหรับการใช้งานที่แยกไฟเลี้ยง ค่าศักดาเข้ารหัสที่ขา 9 จะเทียบกับ V-

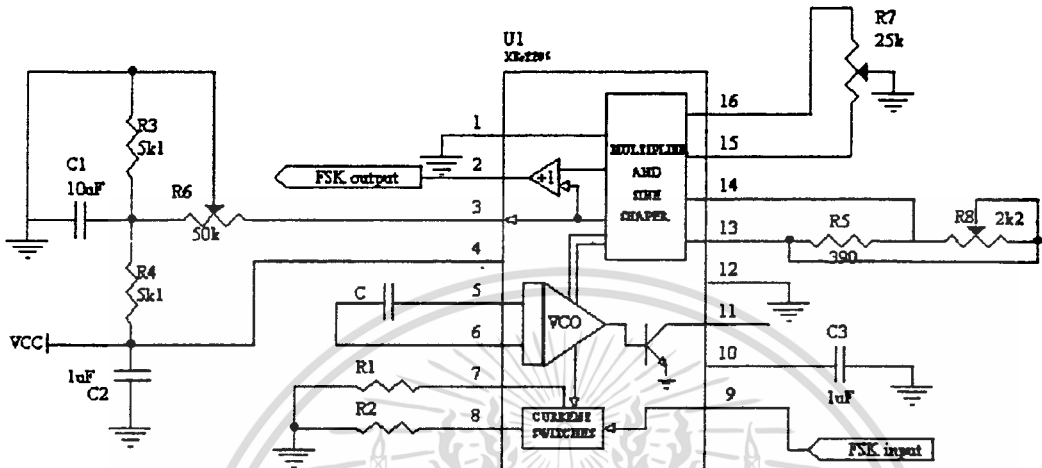
8.8 การควบคุมระดับศักดาไฟตรงของเอาต์พุต

ระดับศักดาไฟตรงของเอาต์พุตที่ขา 2 ประมาณเท่ากับศักดาไฟตรงที่ไบอัสเข้าที่ขา 3 ของไอซี ซึ่งจากรูปที่ 8.2 ขา 3 ถูกไบอัสด้วยครึ่งหนึ่งของค่าศักดา V_+ เทียบกับกราวด์ ดังนั้นจะได้ค่าศักดาไฟตรงที่เอาต์พุตเท่ากับ $V_+ / 2$

8.9 การปรับละเอียดรูปคลื่นเอาต์พุต

ฮาร์โมนิก (harmonic) ที่เกิดขึ้นของคลื่นชาวน์สามารถลดลงเหลือ 0.5% โดยการเพิ่มตัวต้านทานค่าประมาณ 200 โอห์ม ที่ขา 13 และ ขา 14 ของไอซี โดยแท็ป (tap) ตรงกลางของตัวเอกสาร์นี้เป็นเอกสาร์ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้านทานปรับค่าได้ค่าประมาณ 500 โอห์ม แล้วทำการปรับความสมมาตร (symmetry) ที่ขา 15, 16 ก่อน จากนั้นจึงปรับความเพี้ยน (distortion) ที่ขา 13, 14



รูปที่ 8.2 แสดงวงจรกำเนิดสัญญาณรูปขายน้เ็ฟเอสเค

8.10 แนวทางการออกแบบ

สำหรับการทดสอบช่วงแรกนั้น ใช้ค่าความถี่มาร์ค (mark) = 10kHz และความถี่สเปซ (space) = 20kHz ดังนั้นจะได้ค่าอุปกรณ์ต่างๆดังนี้

$$R1 = 1 / (f1 * C) \quad ; \quad f1 = 10\text{kHz}$$

$$R2 = 1 / (f2 * C) \quad ; \quad f2 = 20\text{kHz}$$

$$R1/R2 = 2$$

เลือก $R1 = 20\text{k}\Omega$ ดังนั้น $R2 = 10\text{k}\Omega$

ดังนั้น C มีค่าเท่ากับ $1 / (20\text{k} * 10\text{k}) = 5\text{nF}$

8.11 ลักษณะทั่วไปของ XR-2211

XR-2211 เป็นวงจรเฟสล็อกแบบโมโนลิทิก ซึ่งออกแบบมาสำหรับใช้งานทางด้านการสื่อสารข้อมูลโดยเฉพาะ ลักษณะพิเศษของไอซีเบอร์นี้เหมาะสมสำหรับการใช้งานเป็นตัวอครหัสแบบเลื่อนความถี่สำหรับโมเด็ม ไอซีทำงานในช่วงกว้างของไฟเลี้ยง คือ 4.5V ถึง 20V และมีช่วงความถี่ที่กว้างโดยอยู่ในช่วง 0.01 Hz ถึง 300 kHz สามารถใช้สัญญาณอนาล็อกได้ในช่วง 2mV เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่อผู้ญาติเห็นใบเซปจะขอคืนเอกสารค่าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึง 3V อีกทั้งยังสามารถอินเทอร์เฟซ (interface) ได้กับวงจรลอจิกตระกูลซีทีแอล, ทีทีแอล และ อีซีแอล วงจรภายในไอซี ประกอบไปด้วย วงจรเฟสล็อกกลุ๊ป สำหรับติดตามสัญญาณอินพุตในช่วงแถบผ่าน, วงจรควอดเรเจอร์เฟสดีเทคเตอร์ (quadrature phase detector) ใช้สำหรับตรวจสอบสัญญาณพาหะ และ ตัวเปรียบเทียบศักดาสำหรับเอ็ฟเอสเค (FSK voltage comparator) ใช้สำหรับคีมอดูเลตสัญญาณเอ็ฟเอสเคอุปกรณ์ที่ต่อภายนอก ใช้สำหรับกำหนดความถี่ศูนย์กลาง, แถบความถี่ใช้งาน และ การหน่วงสัญญาณเอาต์พุต (delay output) โดยกำหนดได้อย่างอิสระ สักดาอ้างอิงภายในเป็นสัดส่วนกับไฟเลี้ยงวงจร ดังนั้นเหมาะสำหรับระบบที่มีการเปลี่ยนแปลงสมรรถภาพต่ำเมื่อไฟเลี้ยงวงจรเปลี่ยนแปลง

8.12 ลักษณะสำคัญของ XR-2211

ช่วงกว้างของความถี่	0.01 Hz ถึง 300 kHz
ช่วงกว้างของไฟเลี้ยงวงจร	4.5 V ถึง 20 V
HCMOS/TTL/Logic Compatibility	
เอ็ฟเอสเคคีมอดูเลเตอร์แบบสามารถตรวจสอบสัญญาณพาหะได้	
ช่วงกว้างทางพลศาสตร์	2 mV ถึง 3 V rms
ช่วงของการตามสัญญาณ (tracking) สามารถปรับได้	$\pm 1\%$ ถึง $\pm 80\%$
เสถียรภาพอุณหภูมิสูง	20 ppm/C

8.13 การใช้งาน XR-2211

FSK Demodulation

Data Synchronization

Tone Decoding

FM Detection

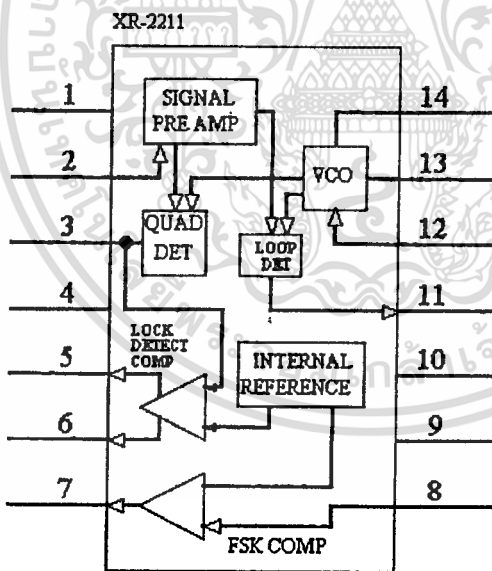
Carrier Detection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.14 ABSOLUTE MAXIMUM RATING

Power Supply	20V
Input Signal Level	3V rms
Power Dissipation	900 mW
Ceramic Package	750 mW
Derate Above $T_a = +25/^\circ\text{C}$	8 mW/ $^\circ\text{C}$
Plastic Package	800 mW
Derate Above $T_a = +25/^\circ\text{C}$	60 mW/ $^\circ\text{C}$
JEDEC SO and Japanese SO	390 mW
Derate Above $T_a = +25/^\circ\text{C}$	5 mW/ $^\circ\text{C}$

8.15 FUNCTIONAL BLOCK DIAGRAM



รูปที่ 8.3 แสดง functional block diagram ของ XR-2211

8.16 รายละเอียดของระบบ

เอาต์พุตของเฟสดีเทกเตอร์ให้สัญญาณ ผลบวกและ ผลต่างความถี่ของสัญญาณอินพุตกับสัญญาณจาก วิธีไอน์คือ ความถี่เอาต์พุตจะเป็น $f_{in} + f_{vco}$ และ $f_{in} - f_{vco}$ ดังนั้นในขณะล็อกความถี่ของสัญญาณ เอาต์พุตจะเป็น $2 f_{in}$ และ 0 Hz โดยการต่อตัวเก็บประจุรวมสัญญาณ

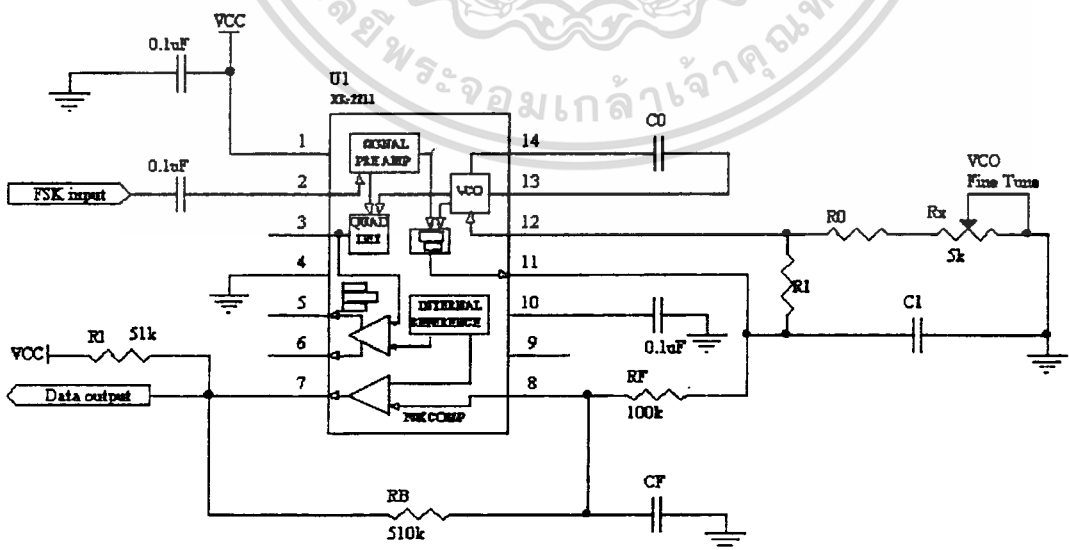
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

output ของ เฟสดีเทกเตอร์คือไอส์วงจรรองความถี่ที่แน่นอน จะทำให้สัญญาณความถี่สูง ($f_{in} + f_{vco}$) ถูกลดทอนหายไป ทำให้เหลือเพียง ตักคากระแสดตรงซึ่งเกิดจาก ความต่างเฟสของความถี่ทั้งสอง เกิดเช่นนี้เรื่อยๆ ทำให้วิธีโอดิติดตามความถี่ของสัญญาณอินพุตได้

ส่วนที่เหลือของ XR2211 ทำงานดังนี้คือ หากวิธีโอดิถูกขับด้วยความถี่ที่เหนือกว่า หรือต่ำกว่าความถี่ศูนย์กลางแล้ววงจรเปรียบเทียบแรงดันจะสร้างสัญญาณเอาต์พุตลอจิกสูง และสัญญาณเอาต์พุตลอจิกต่ำเมื่อเฟสล็อกถูกล็อกอยู่ในช่วงล็อก (quadrature phase detector และ lock detector comparator)

8.17 รายละเอียดการใช้งาน

การถอดรหัสสัญญาณที่เข้ารหัสแบบเลื่อนความถี่ : รูปที่ 8.4 แสดง การต่อพื้นฐานของวงจรถอดรหัสเอฟเอสเคโดยอ้างอิงจาก รูปที่ 8.3 และ รูปที่ 8.4 หน้าทีของ อุปกรณ์ภายนอกแต่ละตัวเป็นดังนี้ : R_0 และ C_0 กำหนดความถี่ศูนย์กลางของเฟสล็อกคูล , R_1 กำหนดแถบความถี่ของระบบ , C_1 กำหนดค่าเวลาคงตัวในวงจรของวงรอบ (loop filter time constant) และ ค่าตัวประกอบการหน่วงของวงรอบ (loop damping factor), C_f และ R_f กำหนด one-pole post-detection filter สำหรับข้อมูลเอาต์พุตของสัญญาณเอฟเอสเค, ตัวต้านทาน R_b ($= 510k$) จากขา 7 ไปขา 8 มีไว้เพื่อเป็นการป้องกันแบบบวกสำหรับตัวเปรียบเทียบแรงดันของสัญญาณเอฟเอสเค เพื่อทำให้เกิดความรวดเร็วในการเปลี่ยนสถานะลอจิก



รูปที่ 8.4 แสดงการต่อใช้งานเป็นวงจรถอดรหัสสัญญาณเอฟเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.18 แนวทางการออกแบบ

วงจรตามรูปที่ 8.4 สามารถใช้ได้กับ วงจรลดครัทส์สัญญาณเอ็ฟเอสเคทัวๆไป โดยการเลือกค่าอุปกรณ์ 5 ตัวที่ต่ออยู่นอก สำหรับการกำหนด ความถี่เอ็ฟเอสเคมาร์ค และเอ็ฟเอสเคสเปซ (f_1, f_2) ค่า พารามิเตอร์ สามารถคำนวณได้ดังนี้

1) คำนวณความถี่ศูนย์กลางของเฟสล็อคลูป , f_0 :

$$f_0 = (f_1 + f_2) / 2$$

2) เลือกค่าของ ตัวต้านทานกำหนดเวลา R_0 ให้อยู่ในช่วง 10k ถึง 100k โดยสามารถเลือกได้ตามใจชอบ สำหรับค่าอ้างอิงของ R_0 เป็น 20k ซึ่งจะต้องต่อความต้านทานปรับค่าได้ไว้ สำหรับปรับค่าละเอียด R_x

3) คำนวณค่าของ C_0 จากสมการ

$$C_0 = 1 / R_0 f_0$$

4) คำนวณค่า R_1 เพื่อกำหนด ความเบี่ยงเบนของความถี่มาร์คและสเปซ

$$R_1 = R_0 [f_0 / (f_1 - f_2)]$$

5) คำนวณค่า C_1 เพื่อกำหนด loop damping โดยค่า loop damping ค่าอ้างอิงเท่ากับ 1/2 ดังนั้นจะได้

$$C_1 = C_0 / 4$$

6) คำนวณตัวเก็บประจุกรองข้อมูล , C_f : สำหรับ $R_f = 100k$, $R_b = 510k$ ค่าอ้างอิงของ C_f คือ

$$C_f = 3 / (\text{Baud Rate}) \mu\text{F}$$

****หมายเหตุ :** ค่าอุปกรณ์ที่เกิดจากการคำนวณทุกตัวสามารถใช้ค่ามาตรฐานที่มีค่าใกล้เคียงได้ ยกเว้นค่า R_0 ต้องมีตัวต้านทานปรับค่าได้ต่อยุ่ด้วย เพื่อให้ได้ค่าที่ถูกต้อง

บทที่ 9

แนวทางสำหรับการเขียนโปรแกรม

การเขียนโปรแกรมเพื่อที่จะควบคุมพอร์ตอนุกรม นั้น มีด้วยกันหลายวิธีได้แก่ การควบคุม BIOS Function โดยเรียกผ่านทางอินเทอร์รัปต์ 14 ซึ่งเป็นการทำงานภายใต้ DOS (Disk Operating System) ซึ่งปัจจุบันไม่เป็นที่นิยมใช้นัก หรืออาจจะควบคุมฮาร์ดแวร์โดยตรง ดังรายละเอียดต่อไปนี้

9.1. การสื่อสารโดยใช้อินเทอร์รัปต์ 14

ฟังก์ชันภายในที่มาพร้อมกับ PC (Personal Computer) ถูกเรียกว่า BIOS function ซึ่งถูกเก็บไว้ใน ROM ของ PC ในการสื่อสารโดยใช้ BIOS function ให้ผ่านอินเทอร์รัปต์ 14 นั้น ปัจจุบันไม่นิยมใช้แล้ว เพราะปัจจุบันผู้ใช้ส่วนใหญ่หันมาใช้วินโดวส์กัน เนื่องมาจากระบบวินโดวส์ เป็นระบบที่เน้นการใช้งานที่ง่าย ซึ่งการสื่อสารโดยผ่าน วินโดวส์นั้นจะขอกำลังในภายหลัง ข้อมูลในส่วนนี้อาจจะมีประโยชน์ถึงแม้ว่าไม่มีการเรียกใช้ BIOS function การเขียนโปรแกรมโดยใช้อินเทอร์รัปต์ 14 นั้นจะสะดวกในการเขียน เพราะโค้ด (Code) จะสั้นกว่าเขียนให้ทำงานบน วินโดวส์จึงเหมาะต่อการนำมาทดสอบฮาร์ดแวร์ แก้ไขโค้ดได้ง่าย ซอฟต์แวร์อินเทอร์รัปต์เป็นวิธีการสั่งงานให้ CPU กระโดดไปทำงานตามตำแหน่ง เพื่อทำงานตามคำสั่งที่อยู่ในตำแหน่งนั้น แต่ละ address จะมีขนาด 4 byte ดังนั้นการเข้าถึงฟังก์ชันของ BIOS ต้องใส่ parameter ที่จำเป็นลงใน register แต่ละโปรแกรมจะมีวิธีการเข้าถึงฟังก์ชันเหล่านี้แตกต่างกัน

9.1.1 ฟังก์ชันการสื่อสารแบบอนุกรมของ BIOS

ในการสื่อสารผ่านพอร์ตอนุกรมนั้นจะเข้าถึงฟังก์ชันของ BIOS ต้องเรียกผ่านอินเทอร์รัปต์ 14H โดยใส่ค่า 0-3 ลงใน register AH เพื่อระบุฟังก์ชันที่ต้องการ และหมายเลขพอร์ตลงใน register DX พอร์ตหมายเลข 0 สำหรับ COM 1, พอร์ตหมายเลข 1 สำหรับ COM 2

9.1.1.1 ฟังก์ชันการตั้งค่าพารามิเตอร์สื่อสาร

ฟังก์ชัน 0 ใช้สำหรับการตั้งค่าพารามิเตอร์นี้ การเข้าถึงฟังก์ชันนี้ โดยให้ค่าใน register AX เป็น 0, register DX เป็นหมายเลขพอร์ต ใส่ไบต์แทนพารามิเตอร์ใน register AL แล้วจึงส่งอินเทอร์รัปต์ 14H ดังตาราง 9.1-9.4 การตั้งค่าของ BIOS Interrupt 14H ซึ่งได้แก่ parity, baud rate, stop bite, data bite

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต 0	บิต 1	ข้อมูล 1 ไบต์
0	1	7 บิต
1	1	8 บิต

ตาราง 9.1 การตั้ง parity

บิต 2	บิตสิ้นสุด
0	1 บิต
1	2 บิต

ตาราง 9.2 การตั้ง stop bite

บิต 3	บิต 4	parity
0	0 หรือ 1	None
1	0	Odd
1	1	Even

ตาราง 9.3 การตั้ง parity

บิต 5	บิต 6	บิต 7	baud rate
1	0	0	1200
1	0	1	2400
1	1	0	4800
1	1	1	9600

ตาราง 9.4 การตั้ง baud rate

ตัวอย่างเช่น 1 0 0 0 0 1 หรือ 131 จะหมายถึง การกำหนดอัตราบอดเป็น 1200 บอด, ไม่มีพาริตีและมีข้อมูล 8 บิต เมื่อมีการตั้งค่าเรียบร้อยแล้ว ฟังก์ชันตั้งค่าพารามิเตอร์การสื่อสารจะส่งสถานะปัจจุบันมาที่ register AX ซึ่งค่านี้จะสามารถรายงานสถานะความผิดพลาดได้ เช่น 1 0 0 0 0 0 จะหมายถึง Time-out Error, 0 0 0 0 0 1 จะหมายถึง Data Ready, 0 0 0 0 1 0 0 จะหมายถึง Parity Error ดังรายละเอียดในตาราง 9.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตของรีจิสเตอร์ AH	ความหมายของแต่ละบิตเมื่อมีค่าเป็น 1
7	Time-Out Error
6	Transfer shift-register empty
5	Transfer hold-register empty
4	Break-Detect Error
3	Framing Error
2	Parity Error
1	Overrun Error
0	Data ready

ตาราง 9.5 สถานะสายส่ง

9.1.1.2 ฟังก์ชันส่งตัวอักษร

ฟังก์ชันส่งตัวอักษรคือ ฟังก์ชันหมายเลข 1 โดยการเซตค่า AX เป็น 1 DX เป็นหมายเลขพอร์ต อักษรตัวที่ถูกส่งอยู่ที่ Register AL แล้วตั้งอินเตอร์รัปต์ 14 ซึ่งตัวอักษรจะยังไม่ถูกส่งจนกว่า สายแฮนเช็คกิ้งเป็น 1 ด้วย ค่าที่ส่งกลับใน Register AH จะแสดงความผิดพลาดที่เกิดขึ้นดังที่กล่าวมาแล้วข้างต้น

9.1.1.3 ฟังก์ชันรับตัวอักษร

ฟังก์ชันรับตัวอักษรคือ ฟังก์ชันหมายเลข 2 โดยการเซตค่า AX เป็น 2 DX เป็นหมายเลขพอร์ต แล้วตั้งอินเตอร์รัปต์ 14 BIOS จะรอจนได้รับตัวอักษรจากพอร์ตอนุกรม หรือหมดเวลา Time-Out ตัวอักษรที่ได้จะถูกเก็บไว้ใน AL และถ้ามีความผิดพลาด จะแสดงที่ AH เช่นเคย ถ้าพบว่าไม่มีความ AX จะเป็น 0 ในการใช้งานจริงๆ ไม่จำเป็นต้องเรียกฟังก์ชันซ้ำๆกัน แต่จะใช้ฟังก์ชันหมายเลข 3 เพื่อตรวจและอ่านสถานะของพอร์ตก่อน

9.1.2 แสนด์เช็คกิ้งภายใต้ BIOS

ฟังก์ชันตั้งค่าพารามิเตอร์ ไม่ได้มีการเซตค่าแฮนด์เช็คกิ้ง ฟังก์ชันรับค่าตัวอักษรจะเปิดสัญญาณ DTR และปิดสัญญาณ RTS แล้วจึงรับอักษรเข้ามา หรือส่งค่าแสดงข้อผิดพลาดถ้าไม่ได้รับตัวอักษรภายในเวลาที่กำหนด ฟังก์ชันส่งตัวอักษรเซต DTR และ RTS แล้วรอให้ทั้ง CTS และ DSR ถูกเซตโดยอุปกรณ์ แล้วจึงส่งตัวอักษร ถ้าทั้งคู่ไม่ถูกเซตภายในเวลาไทม์เอาต์ก็จะออกจากฟังก์ชัน การที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

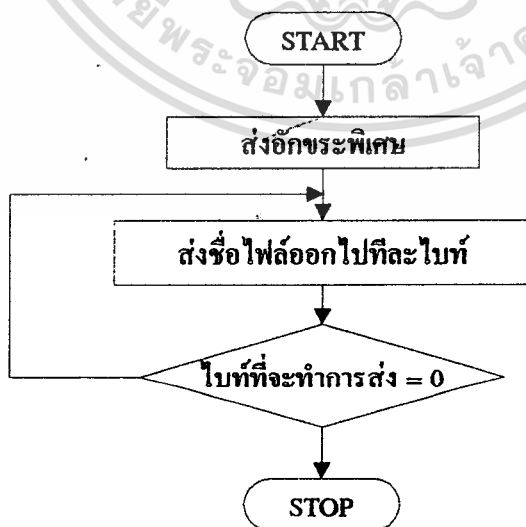
ขณะที่ BIOS ต้องการสัญญาณแฮนด์เช็คกึ่งสองสัญญาณในการส่ง และให้สัญญาณแก่อุปกรณ์อื่นเพียงสัญญาณเดียวในการรับ ดังนั้นถ้าเครื่องรับอีกเครื่องต้องการสัญญาณแฮนด์เช็คกึ่งสองสัญญาณ ควรสร้างสัญญาณที่หายไปด้วยการเชื่อม RTS กับ DTR ที่ปลายสายทางด้านที่อยู่ไกล และปลดการเชื่อมต่อของ RTS ที่ปลายด้าน PC ก่อนการเรียกใช้ฟังก์ชันรับหรือส่งอักษร สัญญาณแฮนด์เช็คกึ่งขาออกจะถูกปิด ถ้าอุปกรณ์อีกตัวต้องการสัญญาณแฮนด์เช็คกึ่ง ต้องมีการเรียกใช้ฟังก์ชันรับหรือส่งอักษรก่อน หลังจากนั้นจะมียังน้อยที่ DTR ยังคงเป็นไฮอยู่

หลังจากตั้งค่าพารามิเตอร์เรียบร้อยแล้ว ควรเรียกฟังก์ชันการอ่านตัวอักษรครั้งหนึ่ง เพื่อเปิด DTR และเมื่อต้องการยกเลิกการเชื่อมต่อเมื่อออกจากโปรแกรม ก็ควรตรวจสอบการวางสายด้วยตัวเองอีกครั้งหนึ่ง เพราะยังไม่มีวิธีที่จะปิดสัญญาณแฮนด์เช็คกึ่ง

9.1.3 ตัวอย่างโปรแกรมที่ใช้ทดสอบการรับส่ง

9.1.3.1 การส่งไฟล์ (ฟังก์ชัน send_file ())

หลักการในการส่งไฟล์ที่ใช้ในโปรแกรมนี้คือทำการส่งขนาดของไฟล์ไปก่อนจากนั้นจึงส่งข้อมูลที่อยู่ในไฟล์ออกไป โดยขนาดของไฟล์ที่จะทำการส่งออกไปนั้น ใช้เพื่อให้ทางด้านรับทำการรับข้อมูลตามจำนวนไบต์ที่รับเข้ามา เมื่อทำการรับมาครบแล้ว จึงค่อยทำการปิดไฟล์



รูปที่ 9.1 แสดงการทำงานของฟังก์ชัน Send_file_name

- ฟังก์ชัน `send_file_name()` ฟังก์ชันนี้เป็นฟังก์ชันที่ทำหน้าที่ส่งชื่อไฟล์ไปยังปลายทางในช่วงแรกจะส่งตัวอักษรพิเศษ (?) เพื่อบอกว่าข้อมูลที่จะส่งถัดไปเป็นชื่อไฟล์ จะส่งจนกว่า Computer ด้านรับ ตอบรับด้วยสัญลักษณ์พิเศษ (.) จะทำการส่งไปที่ละตัวอักษรจนกระทั่งตัวสุดท้ายที่มีรหัส ASCII เท่ากับ 0 การทำงานของฟังก์ชันนี้แสดงดังรูปที่ 9.1

- ฟังก์ชัน `check_state()` ใช้สำหรับตรวจสอบสถานะของพอร์ตอนุกรม

- ฟังก์ชัน `wait()` ใช้สำหรับรอการตอบรับจาก Computer ด้านรับ ซึ่งก็เป็นการทำงานของซอฟต์แวร์แฮนด์เช็กกิ้งนั่นเอง

- ฟังก์ชัน `file_size()` ทำหน้าที่หาขนาดของไฟล์

9.1.3.2 การรับไฟล์ (ฟังก์ชัน `rec_file()`)

หลักการการทำงานของฟังก์ชันนี้ก็คือในช่วงแรกจะทำการรับขนาดของไฟล์ หลังจากนั้นจึงทำการรับข้อมูลที่อยู่ในไฟล์ทีละไบต์จนครบตามจำนวนหรือขนาดของไฟล์ที่รับเข้ามาในตอนแรกแล้วจึงปิดไฟล์ code ข้างล่างเป็นโปรแกรมสำหรับทดสอบการรับส่ง ซึ่งทำงานบน DOS โดยการสั่งผ่าน `command line`

```

//*****//
#define PORT 0
#include <dos.h>
#include <stdio.h>
#include <stdlib.h>
#include <ctype.h>
#include <conio.h>
void send_file(char *fname);
void rec_file();
unsigned int filesize(FILE *fp);
void send_file_name(char *f);
void get_file_name(char *f);
void wait(int port);
void sport(int port,char c);
rport(int port);
check_stat(int port);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

void port_init(int port,unsigned char code);

void main(int argc,char *argv[])
{
    if (argc<2) {
        printf("Usage : transport s <filename> or tranport r\n");
        exit(1);
    }
    printf("File Transfer program in operation. To abort, \n");
    printf("press any key. \n\n");
    port_init(PORT,231);
    if (tolower(*argv[1] == 's')) send_file(argv[2]);
    else rec_file();
}

void send_file(char *fname)
{
    FILE *fp;
    char ch;
    union {
        char c[2];
        unsigned int count;
    } cnt;

    if (!(fp=fopen(fname,"rb"))); {
        printf("cannot open input file \n");
        exit(0);
    }

    send_file_name(fname);
    wait(PORT);
    cnt.count = filesize(fp);
    sport(PORT,cnt.c[0]);
    wait(PORT);
    sport(PORT,cnt.c[1]);
    do {
        ch=getc(fp);
        if (ferror(fp)) {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        printf("error reading input file");
        break;
    }
    if (!feof(fp)) {
        wait(PORT);
        sport(PORT,ch);
    }
} while (!feof(fp));
wait(PORT);
fclose(fp);
}

void rec_file()
{
    FILE *fp;
    char ch;
    char fname[14];
    union {
        char c[2];
        unsigned int count;
    } cnt;
    get_file_name(fname);
    printf("receiving file %s\n",fname);
    remove(fname);
    if (!(fp=fopen(fname,"wb"))) {
        printf("cannot open output file\n");
        exit(0);
    }
    sport(PORT, '.');
    cnt.c[0] = rport(PORT);
    sport(PORT, '.');
    cnt.c[1] = rport(PORT);
    sport(PORT, '.');
    for (;cnt.count;cnt.count--) {
        ch = rport(PORT);
        putc(ch,fp);
        if (ferror(fp)) {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        printf("error writing file");
        exit(0);
    }
    sport(PORT, '!');
}
fclose(fp);
}

```

```

unsigned int filesize(FILE *fp)

```

```

{
    unsigned long int i;
    i=0;
    do {
        getc(fp);
        i++;
    } while (!feof(fp));
    rewind(fp);
    return i-1;
}

```

```

void send_file_name(char *f)

```

```

{
    printf("Transmitter waiting...\n");
    do {
        sport(PORT, '?');
    } while (!kbhit() && !(check_stat(PORT)&256));
    if (kbhit()) {
        getch();
        exit(1);
    }
    wait(PORT);
    printf("sending %s\n\n",f);
    while (*f) {
        sport(PORT, *f++);
        wait(PORT);
    }
}

```

```

sport(PORT, '\0');

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
void get_file_name(char *f)
{
    printf("receiver waiting...\n");
    while (rport(PORT) != '?')
        sport(PORT, '.');
    while ((*f=rport(PORT))) {
        if (*f!='?') {
            f++;
            sport(PORT, '.');
        }
    }
}

void wait(int port)
{
    if (rport(port)!='.') {
        printf("communication error\n");
        exit(1);
    }
}

void sport(int port, char c)
{
    union REGS r;
    r.x.dx = port;
    r.h.al = c;
    r.h.ah = 1;
    int86(0x14, &r, &r);
    if (r.h.ah & 128) {
        printf("send error detected in serial port ");
        exit(1);
    }
}
}

rport(int port)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

union REGS r;
while (!(check_stat(PORT)&256))
    if (kbhit()) {
        getch();
        exit(1);
    }
r.x.dx = port;
r.h.ah = 2;
int86(0x14,&r,&r);
if (r.h.ah & 128)
    printf("read error detected in serial port");
return r.h.ah;
}

check_stat(int port)
{
    union REGS r;
    r.x.dx = port;
    r.h.ah = 3;
    int86(0x14,&r,&r);
    return r.x.ax;
}

void port_init(int port,unsigned char code)
{
    union REGS r;
    r.x.dx = port;
    r.h.ah= 0;
    r.h.al = code;
    int86(0x14,&r,&r);
}

```

ในการใช้งานจริงควรมีการปรับปรุงโปรแกรมให้ทำการส่งข้อมูลเร็ว หรือตรวจสอบความคิดพลาดให้ดีกว่านี้ เช่น บีบข้อมูลก่อนส่ง มีโปรโตคอลแฮนด์เช็กกิ้งที่ดี มีการตรวจสอบความคิดพลาด (CRC) เป็นต้น

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.2 แชนด์เช็คกิ้ง

9.2.1 ฮาร์ดแวร์แชนด์เช็คกิ้ง เป็นการใช่วงจรแชนด์เช็คกิ้งโดยเฉพาะเพื่อควบคุมการส่งข้อมูล โดยปกติ DCE จะใช้ DSR เป็นสายแชนด์เช็คกิ้ง เพื่อบอก DTE ว่าพร้อมที่จะรับข้อมูล และอาจจะใช้ CTS เป็นสัญญาณแชนด์เช็คกิ้งเสริมได้ ส่วนอุปกรณ์ DTE จะใช้ DTR แชนด์เช็คกิ้งหลัก และ RTS เป็นสัญญาณแชนด์เช็คกิ้งเสริม ในส่วนของฮาร์ดแวร์แชนด์เช็คกิ้งจะไม่กล่าวมากนัก เพราะ Wireless Modem นี้ใช้ซอฟต์แวร์แชนด์เช็คกิ้งจะเหมาะสมกว่า

9.2.2 ซอฟต์แวร์แชนด์เช็คกิ้ง ซอฟต์แวร์แชนด์เช็คกิ้งเป็นสัญญาณแชนด์เช็คกิ้งที่ถูกส่งไปกลับข้อมูล (ตามสายข้อมูล TXD และ RXD) แทนวงจรแชนด์เช็คกิ้ง วิธีนี้จึงถูกใช้ในการสื่อสารระหว่างคอมพิวเตอร์สองเครื่อง โปรโตคอลแชนด์เช็คกิ้งที่นิยมใช้กันมากที่สุดคือ XON/XOFF

XON/XOFF

ภายใต้โปรโตคอล XON/XOFF อุปกรณ์ฝ่ายรับจะส่งรหัสแอสกี DC3 (19 ฐานสิบ, 13 ฐานสิบหก) ไปยังอุปกรณ์ฝ่ายส่งหยุดการส่งตัวอักษร และส่งรหัสแอสกี DC1 (17 ฐานสิบ, 11 ฐานสิบหก) เมื่อต้องการให้การส่งดำเนินต่อไป ในทางปฏิบัติจะมีการใช้บัฟเฟอร์ (Buffer) รหัส DC3 จะถูกส่งไปฝ่ายส่ง เมื่อบัฟเฟอร์เกือบจะเต็ม และรหัส DC1 จะถูกส่งเมื่อบัฟเฟอร์ใกล้จะว่าง

9.3 CRC (Cyclical Redundancy Checks)

เป็นรูปแบบหนึ่งของการตรวจสอบข้อผิดพลาด (error code) โดยการคำนวณหาจำนวนที่มีความสัมพันธ์ทางคณิตศาสตร์กันสตริง (string) ของข้อมูลที่กำลังถูกส่งออกไป การคำนวณนี้จะกระทำทั้งฝ่ายส่งและฝ่ายรับด้วยสูตรเดียวกัน ซึ่งข้อผิดพลาดจะปรากฏที่ผลที่คำนวณได้ ในการคำนวณที่ง่ายที่สุดคือ การบวกค่าของตัวอักษรทุกตัวเข้าด้วยกัน (Checksum) แต่จะมีข้อผิดพลาดบางแบบที่ไม่อาจจะตรวจด้วยวิธีนี้ เช่น ตัวอักษรสองตัวที่อยู่ติดกัน ถูกสลับตำแหน่ง ผลรวมก็ยังคงเท่าเดิม

CRC จะสามารถตรวจสอบข้อผิดพลาดได้ดีกว่า เพราะมันทำงานกับบิตตัวอักษร แทนที่จะเป็นตัวอักษร การคำนวณค่า CRC มีด้วยกันหลายแบบเช่น การเติมเลขศูนย์จำนวน n ตัวต่อท้ายสายข้อมูล ซึ่งก็คือการคูณด้วย 2^n จากนั้นผลที่ได้จะถูกหารด้วยจำนวน d ซึ่งก็ขึ้นอยู่กับ

มาตรฐาน CRC ที่ใช้ เศษที่เหลือจากการหารจะถูกส่งไป ซึ่งฝ่ายรับก็จะคำนวณเช่นเดียวกัน แล้วนำมาเปรียบเทียบกัน

CRC ที่ใช้กันได้แก่ CRC-16, CRC-12 เป็นต้น ซึ่งแต่ละมาตรฐานจะต่างกันที่ค่า n และ d เช่น CRC-16 $n=16$ และ $d=1100000000000101$ ส่วน CRC-12 $n=12$ และ $d=1100000001111$ โปรแกรมสื่อสารกันต่างกันก็จะใช้ CRC ต่างกันด้วย

9.4 การบีบข้อมูล

การบีบข้อมูลจะมีประโยชน์มากสำหรับการสื่อสารผ่านพอร์ตอนุกรม และจะมีหลายวิธีหลายมาตรฐานที่จะบีบข้อมูล เช่น การเข้ารหัสฮัฟแมน (Huffman coding) , แชนนอนฟาโน (Shannon-Fano) ซึ่งแต่ละวิธีจะแตกต่างกันในวิธีการเข้ารหัส, อัตราส่วนบีบอัด (Compression ratio) ในที่นี้จะกล่าวถึงรายละเอียดของการเข้ารหัสฮัฟแมน เพราะง่ายต่อการศึกษา ถึงแม้ว่าอัตราส่วนบีบอัดจะไม่มากนัก

การเข้ารหัสข้อมูลแบบฮัฟแมน

วิธีการเข้ารหัสข้อมูลแบบนี้ถูกคิดค้นโดย D.A. Huffman และได้ถูกตีพิมพ์ครั้งแรกในบทความ A Method for the Construction of Minimum Redundancy Codes ในปี ค.ศ. 1952 โดยส่วนใหญ่จะมีคุณสมบัติหลายอย่างที่เหมาะสมกับ แชนนอนฟาโน ก็คือสามารถสร้างโค้ดที่มีความยาว (จำนวนบิต) แตกต่างกันได้ ข้อมูลที่มีความน่าจะเป็นสูงกว่าก็就会被เข้ารหัสด้วยโค้ดที่มีจำนวนบิตน้อยกว่า และที่สำคัญโค้ดทุกตัวที่ได้จะมีแอตทริบิวต์ (Attributes) ทำหน้าที่ไม่เหมือนกัน ดังนั้นโค้ดที่ได้จึงสามารถถอดรหัสได้อย่างถูกต้องตามต้องการ ส่วนขั้นตอนการถอดรหัสสายโค้ด โดยวิธีฮัฟแมน โดยส่วนใหญ่มักกระทำโดยใช้แผนภูมิต้นไม้ (binary decoder tree)

การสร้างแผนภูมิต้นไม้นั้นจะถูกสร้างจากล่างขึ้นบน ดังนั้นโค้ดทุกตัวจะเริ่มถูกสร้างจากกิ่งก้านและไปสิ้นสุดที่ราก สำหรับโพรซีเจอร์ (Procedure) ในการสร้างแผนภูมิต้นไม้ก็ค่อนข้างง่าย โดยเริ่มจากข้อมูลทุกๆตัวจะเริ่มต้นที่โหนดกิ่งก้าน ซึ่งแต่ละโหนดจะมีความน่าจะเป็นของแต่ละข้อมูลต่างๆกันซึ่งขั้นตอนการสร้างสามารถเขียนได้ดังนี้

- ทำการนับค่าความน่าจะเป็นของข้อมูลทุกตัวและเรียงลำดับข้อมูล (sort) ตามค่าความน่าจะเป็นจากน้อยไปหามาก

ฯ

- โหนดจะถูกสร้างทีละคู่โดยเริ่มจากคู่ข้อมูลที่มีความน่าจะเป็นน้อยที่สุดไปหาคู่ข้อมูลที่มีความน่าจะเป็นที่มากที่สุด แต่ถ้าหากข้อมูลตัวสุดท้ายไม่สามารถจับคู่ได้คือเหลือเพียงตัวเดียวก็จะถูกแยกเป็นโหนดอิสระที่มีกิ่งเพียงกิ่งเดียว

- สร้างโหนดแม่ (parent node) ของโหนดคู่ที่ได้จากขั้นตอนแรก และจะมีค่าน้ำหนักเท่ากับผลรวมของค่าความน่าจะเป็นของโหนดลูก (child node) ทั้งสอง

- โหนดแม่ที่ได้ก็จะถูกเพิ่มเข้ามาเป็นโหนดอิสระ และโหนดลูกก็จะถูกยกเลิก

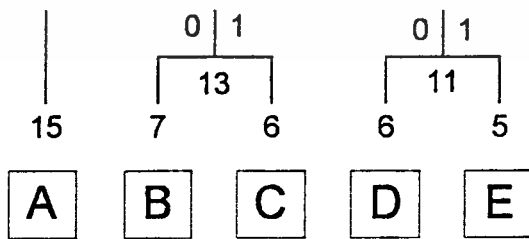
- โหนดลูกที่ถูกกำหนดให้เป็นเส้นทางของโหนดแม่โหนดหนึ่งจะถูกกำหนดให้มีค่าไบนารีศูนย์ (binary 0) ส่วนโหนดลูกที่เหลือก็จะถูกกำหนดให้มีค่าเป็น 1

- ให้ทำซ้ำขั้นตอนทั้งหมดที่ผ่านมานจนกระทั่งเหลือโหนดอิสระเพียงโหนดเดียว ซึ่งโหนดที่เหลือนี้ก็จะถูกกำหนดเป็นโหนดราก (root node)

สำหรับกลุ่มข้อมูลตัวอย่างแสดงการสร้างแผนภูมิต้นไม้โดยวิธีฮอฟแมน โดยสมมติว่ากลุ่มข้อมูลประกอบด้วยตัวอักษร A ถึง E เมื่อนำมาเรียงลำดับตามค่าความถี่แล้วจะมีค่าความน่าจะเป็นดังตาราง 9.6

กลุ่มข้อมูล	A	B	C	D	E
ค่าความน่าจะเป็น	15	7	6	6	5

รูปที่ 9.6 กลุ่มข้อมูลเมื่อนำมาเรียงลำดับตามความถี่



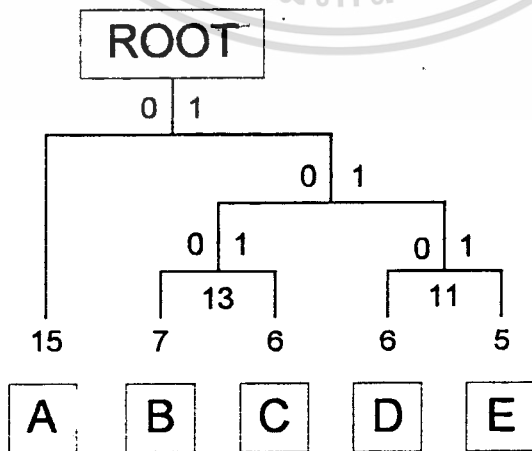
รูปที่ 9.2 แสดงแผนภูมิต้นไม้ขั้นตอนแรก

จากกลุ่มข้อมูลทั้ง 5 ตัวโดยเริ่มจากขั้นตอนแรกก็จะได้โหนดลูกทั้งหมด 5 โหนด และเนื่องจากจำนวนข้อมูลเป็นเลขคี่ ดังนั้นจึงสามารถจับคู่เพื่อสร้างโหนดคู่ได้ 2 โหนดและโหนดเดี่ยวอีก 1 โหนด โดยการจับโหนดจะต้องเริ่มต้นจากคู่ที่มีค่าผลรวมของค่าความน่าจะเป็นน้อย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สุดไปยังค่ามากที่สุด ดังนั้นโหนดคู่แรกจึงสามารถจับคู่ได้ระหว่าง D และ E (หรือ C และ E ก็ได้) ซึ่งมีน้ำหนักเท่ากับผลรวมระหว่าง 6 กับ 5 เป็น 11 และโหนดคู่ต่อมาก็จะเป็นการจับคู่ระหว่าง B และ C ซึ่งมีน้ำหนักเท่ากับผลรวมระหว่าง 7 กับ 6 เป็น 13 ส่วนตัวอักษร A ก็จะถูกปล่อยเป็นโหนดเดี่ยวอิสระ ต่อจากนั้นก็ทำการสร้างโหนดแม่โดยเกิดจากผลรวมของโหนดลูกคู่ต่างๆ ดังนั้นโหนดแม่ของโหนดคู่ D/E ก็จะมีค่าน้ำหนักเป็น 11 และโหนดแม่ของโหนดคู่ B/C ก็จะมีค่าน้ำหนักเป็น 13 และต่อจากนั้นก็ทำการกำหนดค่าบิตให้กับแต่ละกิ่งก้าน ดังนั้นกิ่ง B และ D จึงมีค่าบิตเป็น 0 และกิ่ง C และ E ก็จะมีค่าบิตเป็น 1 ซึ่งแผนภูมิด้านไม้ที่ได้จากขั้นตอนแรกก็จะมีรูปร่างหน้าตาดังรูปที่ 9.2

ขั้นตอนต่อมาก็จัดการรวมโหนดคู่จากโหนดแม่ที่ได้ โดยสมมติว่าโหนดแม่ที่ได้ก็คือโหนดลูกของลำดับต่อไปนั่นเอง ดังนั้นโหนดแม่ของโหนดคู่ B/C และ D/E ก็จะถูกสร้างขึ้นมา โดยมีค่าน้ำหนักเท่ากับ 24 และกิ่งของโหนดแม่ B/C ก็จะถูกกำหนดให้มีค่าบิตเท่ากับ 0 ส่วนกิ่งของโหนดแม่ D/E ก็จะถูกกำหนดให้มีค่าบิตเท่ากับ 1 ส่วนโหนดเดี่ยวอิสระ A นั้นก็จะถูกนำมาสร้างโหนดคู่ในขั้นตอนสุดท้ายของการสร้างแผนภูมิด้านไม้ เพื่อให้เหลือเพียงโหนดรากเพียงโหนดเดียว ดังนั้นโหนดกิ่ง A ก็จะถูกนำมาจับคู่กับโหนดที่ได้จากการรวมโหนดแม่ของโหนด B/C และ D/E ซึ่งโหนดรากที่ได้ก็จะมีค่าน้ำหนักเป็น 39 และเช่นเดิมกิ่งของโหนด A ก็จะถูกกำหนดให้มีค่าบิตเป็น 0 ส่วนโหนดที่ได้จากการจับคู่โหนดแม่ของ B/C และ D/E ก็จะถูกกำหนดให้มีค่าบิตเป็น 1 ซึ่งรูปที่ได้จะเป็นดังในรูปที่ 9.3



รูปที่ 9.3 แสดงแผนภูมิด้านไม้ที่สมบูรณ์

9.5.1 การเปิดพอร์ต

ในการเขียนโปรแกรมบนวินโดวส์จะใช้ภาษา C++ เป็นหลัก การเปิดพอร์ตจะใช้ฟังก์ชัน `OpenComm ()` โดยจะมีรูปแบบการใช้งานดังนี้

```
int OpenComm ( IpComName,winQueue,wOutQueue )
```

LPSTR IpComName;

WORD winQueue,wOutQueue;

IpComName จะชี้ไปยังพอร์ตที่ต้องการเปิด เช่น COM 1

winQueue เป็นขนาดของคิวรับข้อมูล (receive queue) ที่ต้องการจอง

wOutQueue เป็นขนาดของคิวส่งข้อมูล (transmit queue) ที่ต้องการจอง

ขนาดที่ควรจองขึ้นอยู่กับวิธีการโอนถ่ายข้อมูล เช่น ต้องการเปิดพอร์ต COM 1 ด้วยคิวรับข้อมูล 1024 ไบต์ และคิวส่งข้อมูลขนาด 2048 ไบต์ ทำได้โดย

```
int Comdev;
```

```
Comdev = OpenComm ( "COM 1", 1024, 2048 );
```

ถ้าผลลัพธ์เป็นบวก แสดงว่าทำงานสำเร็จ ค่าที่ส่งกลับมานำไปใช้เป็นแฮนเดิล (handle) เพื่อเข้าถึงพอร์ต ถ้าผลลัพธ์เป็นลบการทำงานจะล้มเหลว และสามารถนำผลนั้นมาตรวจสอบความผิดพลาดได้ดังนี้

IE_BADID ID ไม่ถูกต้อง

IE_MEMORY หน่วยความจำไม่พอ

IE_OPEN อุปกรณ์เปิดอยู่แล้ว

9.5.2 การปรับพอร์ต

โดยการใช้นิพจน์ `SetCommState ()` ซึ่งใช้สำหรับตั้งอัตราบอด โดยเรียกใช้หลังจากเปิดพอร์ตแล้ว มีรูปแบบการใช้งานดังนี้

```
int SetCommState ( IpDCB )
```

เอกสารนี้เป็นเอกสาร **DCB FAR *IpDCB**; ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IpDCB เป็นพอยน์เตอร์ (pointer) ไปยังสตรักเจอร์ (structure) ชนิด DCB (Device Control Block) ถ้าการเรียกใช้สำเร็จจะส่งค่าศูนย์กลับมา

ค่าที่กำหนดไว้สามารถตรวจด้วยฟังก์ชัน GetCommState () ซึ่งมีรูปแบบการใช้งานดังนี้

```
int GetCommState ( nCid, IpDCB )
```

nCid เป็นหมายเลขอุปกรณ์ที่คืนกลับมา

9.5.3 การอ่านจากพอร์ตอนุกรม

โดยใช้ฟังก์ชัน ReadComm () ซึ่งมีรูปแบบการใช้งานดังนี้

```
int ReadComm ( nCid, IpBuf, nSize )
```

int nCid;

LPSTR IpBuf;

int nSize;

nCid เป็นหมายเลขอุปกรณ์ที่ได้จาก OpenComm ()

IpBuf เป็นพอยน์เตอร์ไปยังบัฟเฟอร์

nSize เป็นจำนวนสูงสุดของไบต์ที่จะอ่าน

9.5.4 การเขียนข้อมูลไปยังพอร์ตอนุกรม

โดยใช้ฟังก์ชัน WriteComm () ซึ่งมีรูปแบบการใช้งานดังนี้

```
int WriteComm ( nCid, IpBuf, nsize )
```

int nCid;

LPSTR IpBuf;

int nSize;

nCid เป็นหมายเลขอุปกรณ์ที่ได้จาก OpenComm ()

IpBuf เป็นพอยน์เตอร์ไปยังบัฟเฟอร์ที่บรรจุข้อมูลที่จะส่ง

nSize เป็นจำนวนสูงสุดของไบต์ที่จะทำการส่ง

9.5.5 การปิดพอร์ตอนุกรม

โดยใช้ฟังก์ชัน CloseComm () ซึ่งมีรูปแบบการใช้งานดังนี้

```
int CloseComm ( nCid )
```

```
int nCid;
```

9.5.6 ฟังก์ชันอื่นๆ

ฟังก์ชันอื่นๆที่สนับสนุนการสื่อสารแบบอนุกรมยังมีอีก แต่จะขอล่าวเฉพาะหลักๆ น่าสนใจ และจำเป็นสำหรับการใช้งานเบื้องต้น ส่วนรายละเอียดปลีกย่อยสามารถศึกษาได้จากตำราการเขียนโปรแกรมด้วย C++ หรืออ่านจากระบบช่วยเหลือ (Help) ของคอมไพเลอร์เองก็ได้ ฟังก์ชันอื่นๆได้แก่

ฟังก์ชัน GetCommError () เป็นการหาข้อผิดพลาดที่เกิดขึ้น

ฟังก์ชัน EscapeCommFunction () ใช้เปลี่ยนสถานะแฮนด์เช็กกิ้ง, บอกให้วินโดว์เปลี่ยนสัญญาณทางฮาร์ดแวร์และสถานะของซอฟต์แวร์แฮนด์เช็กกิ้ง

ฟังก์ชัน FlushComm () ใช้ล้างบัฟเฟอร์ในคิว

ฟังก์ชัน TransmitCommChar () ใช้ส่งตัวอักษรขณะที่ต้องส่งด่วน

บทที่ 10

ผลการทดลองและแนวทางการพัฒนาต่อ

Wireless Modem ขึ้นนี้ผลที่ออกมาคือสามารถส่งข้อมูลได้ตามต้องการที่ แต่อัตราส่งที่ส่งจะไม่สูงมากนัก อัตราส่งจะอยู่ที่ 110, 300, 1200, 2400 ถ้าอัตราส่งมากกว่านี้ จะมีความผิดพลาดสูงขึ้น ความผิดพลาดที่เกิดขึ้นเช่น ข้อมูลเป็น A ซึ่งมีรหัสเลขสองเป็น 0010 1001 แต่อาจมีการรับมาเป็น 0010 1000 ซึ่งจะเป็น @ แทนถ้าบิตสุดท้ายผิดพลาด ส่วนระยะทางการส่งก็มีผลเช่นกัน คือถ้าระยะทางมากขึ้น ความผิดพลาดก็จะมากขึ้นตาม ปัญหาดังกล่าวสามารถลดความผิดพลาดลงได้โดยการจัดให้มีระบบ ตรวจสอบความผิดพลาดขึ้นหรือใช้แฮชเช็คกิ้ง

ในส่วนของแฮชเช็คกิ้งนี้จะต้องเป็นซอฟต์แวร์แฮชเช็คกิ้ง เพราะการส่งด้วยเครื่องนี้จัดส่งเพียงช่องเดียว จึงต้องตัดฮาร์ดแวร์แฮชเช็คกิ้งทิ้ง ดังนั้นแนวทางหนึ่งที่จะพัฒนาต่อคือการเขียนโปรแกรมสนับสนุนซอฟต์แวร์แฮชเช็คกิ้ง ซึ่งเป็นทางที่ดีทางหนึ่ง นอกจากนี้ยังช่วยป้องกันการเขียนทับของข้อมูลด้วย

การตรวจความผิดพลาดอีกวิธีคือใช้ CRC (โดยการเพิ่มโค้ดต่อท้ายข้อมูล)

ส่วนด้านความเร็ว อาจจัดการกับข้อมูลโดยการบีบข้อมูล จะทำให้ส่งข้อมูลได้มากขึ้นในเวลาเท่ากัน การบีบข้อมูลนั้นได้กล่าวไว้แล้วในบทที่แล้ว

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

MC3356

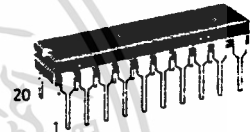
**WIDEBAND
FSK
RECEIVER**

MONOLITHIC SILICON
INTEGRATED CIRCUIT

WIDEBAND FSK RECEIVER

... includes Oscillator, Mixer, Limiting IF Amplifier, Quadrature Detector, Audio Buffer, Squelch, Meter Drive, Squelch Status output, and Data Shaper comparator. The MC3356 is designed for use in digital data communications equipment.

- Data Rates up to 500 kilobaud
- Excellent Sensitivity: -3 dB Limiting Sensitivity $30 \mu\text{Vrms @ } 100 \text{ MHz}$
- Highly versatile, full-function device, yet few external parts are required



P SUFFIX
PLASTIC PACKAGE
CASE 738

FIGURE 1 — FUNCTIONAL BLOCK DIAGRAM

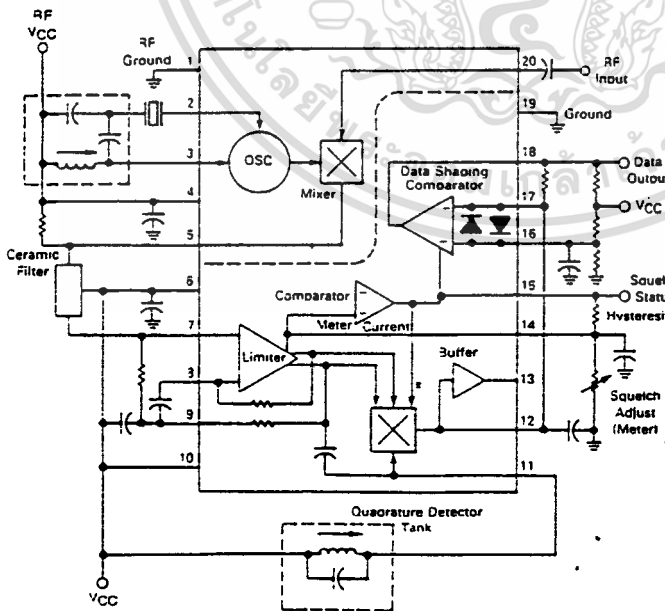
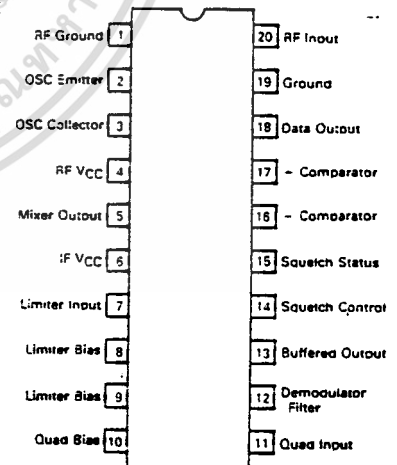


FIGURE 2 — PIN CONNECTIONS



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC(max)}	15	Vdc
Operating Power Supply Voltage Range (Pins 6, 10)	V _{CC}	3.0 to 9.0	Vdc
Operating R.F. Supply Voltage Range (Pin 4)	R.F. V _{CC}	3.0 to 12.0	Vdc
Junction Temperature	T _J	150	°C
Operating Ambient Temperature Range	T _A	-40 to +75	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C
Power Dissipation, Package Rating	P _D	1.25	W

ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 Vdc, f₀ = 100 MHz, f_{osc} = 110.7 MHz, Δf = ±75 kHz, f_{mod} = 1.0 kHz, 50 Ω source, T_A = 25°C, test circuit of Figure 3, unless otherwise noted.)

Characteristics	Min	Typ	Max	Unit
Drain Current Total, RF V _{CC} and V _{CC}	—	20	25	mAdc
Input for -3 dB limiting	—	30	—	μVrms
Input for 50 dB quieting ($\frac{S+N}{N}$)	—	60	—	μVrms
Mixer Voltage Gain, Pin 20 to Pin 5	—	2.0	3.0	
Mixer Input Resistance, 100 MHz	—	260	—	Ω
Mixer Input Capacitance, 100 MHz	—	5.0	—	pF
Mixer/Oscillator Frequency Range (Note 1)	—	—	200	MHz
IF/Quadrature Detector Frequency Range (Note 1)	0.2	—	50	MHz
AM Rejection (30% AM, RF V _{in} = 1.0 mVrms)	—	—	50	dB
Demodulator Output, Pin 13	—	0.5	—	Vrms
Meter Drive	—	7.0	—	μA/dB
Squelch Threshold	—	0.8	—	Vdc

Note 1: Not taken in Test Circuit of Figure 3; new component values required.

FIGURE 3 — TEST CIRCUIT

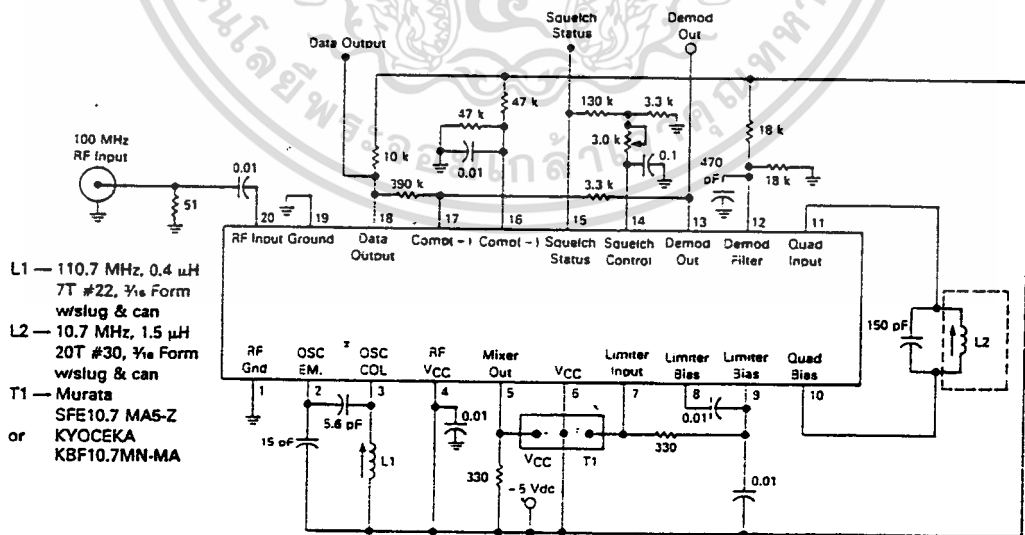


FIGURE 4 — OUTPUT COMPONENTS OF SIGNAL, NOISE, AND DISTORTION

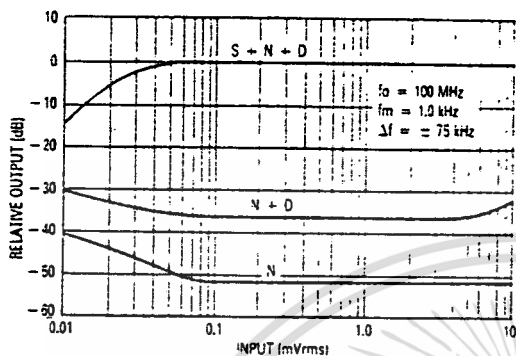
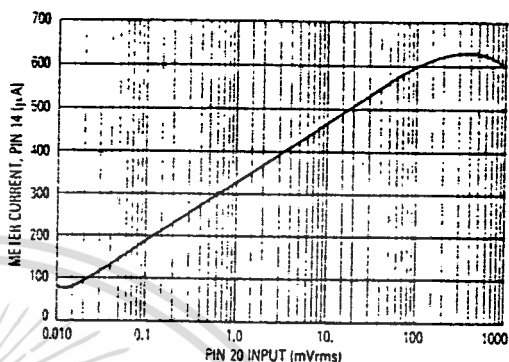


FIGURE 5 — METER CURRENT versus SIGNAL INPUT



General Description

This device is intended for single and double conversion VHF receiver systems, primarily for FSK data transmission up to 500 K baud (250 kHz). It contains an oscillator, mixer, limiting IF, quadrature detector, signal strength meter drive, and data shaping amplifier.

The oscillator is a common base Colpitts type which can be crystal controlled, as shown in Figure 1, or L-C controlled as shown in the other figures. At higher V_{CC} , it has been operated as high as 400 MHz. A mixer/oscillator voltage gain of 2 up to approximately 200 MHz, is readily achievable.

The mixer functions well from an input signal of 10 μVrms , below which the squelch is unpredictable, up to about 10 mVrms, before any evidence of overload. Operation up to 1.0 Vrms input is permitted, but non-linearity of the meter output is incurred, and some oscillator pulling is suspected. The AM rejection above 10 mVrms is degraded.

The limiting IF is a high frequency type, capable of being operated up to 50 MHz. It is expected to be used at 10.7 MHz in most cases, due to the availability of standard ceramic resonators. The quadrature detector is internally coupled to the IF, and a 5.0 pF quadrature capacitor is internally provided. The -3dB limiting sensitivity of the IF itself is approximately 50 μV (at Pin 7), and the IF can accept signals up to 1.0 Vrms without distortion or change of detector quiescent dc level.

The IF is unusual in that each of the last 5 stages of the 6 state limiter contains a signal strength sensitive, current sinking device. These are parallel connected and buffered to produce a signal strength meter drive which is fairly linear for IF input signals of 10 μV to 100 mVrms. (See Figure 5.)

A simple squelch arrangement is provided whereby the meter current flowing through the meter load resistance flips a comparator at about 0.8 Vdc above ground. The signal strength at which this occurs can be

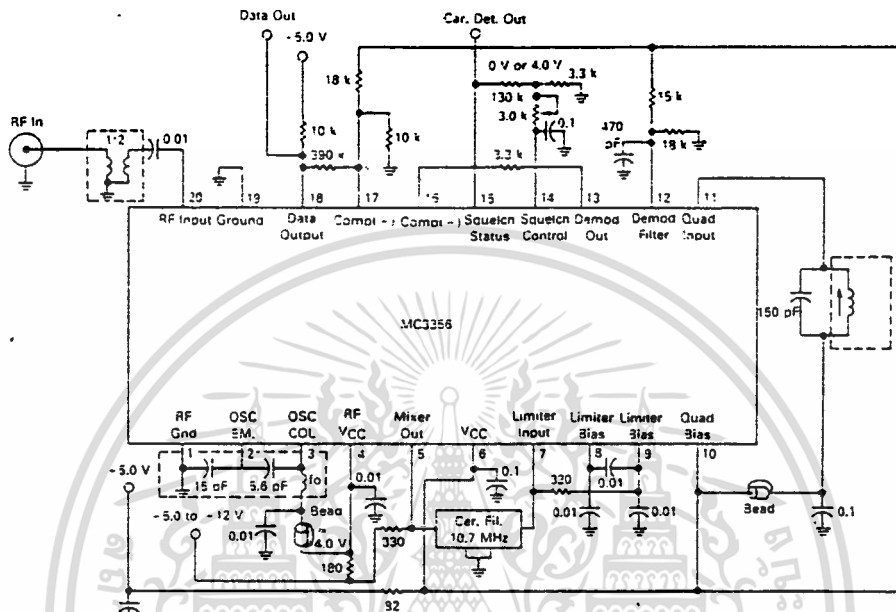
adjusted by changing the meter load resistor. The comparator (+) input and output are available to permit control of hysteresis. Good positive action can be obtained for IF input signals of above 30 μVrms . The 130 k Ω resistor shown in the test circuit provides a small amount of hysteresis. Its connection between the 3.3 k resistor to ground and the 3.0 k pot, permits adjustment of squelch level without changing the amount of hysteresis.

The squelch is internally connected to both the quadrature detector and the data shaper. The quadrature detector output, when squelched, goes to a dc level approximately equal to the zero signal level, unsquelched. The squelch causes the data shaper to produce a high (V_{CC}) output.

The data shaper is a complete "floating" comparator, with back to back diodes across its inputs. The output of the quadrature detector can be fed directly to either input of this amplifier to produce an output that is either at V_{CC} or V_{EE} , depending upon the received frequency. The impedance of the biasing can be varied to produce an amplifier which "follows" frequency detuning to some degree, to prevent data pulse width changes.

When the data shaper is driven directly from the demodulator output, Pin 13, there may be distortion at Pin 13 due to the diodes, but this is not important in the data application. A useful note in relating high/low input frequency to logic state: low IF frequency corresponds to low demodulator output. If the oscillator is above the incoming RF frequency, then high RF frequency will produce a logic low. (Input to (+)input of Data Shaper as shown in figures 1 and 3.)

FIGURE 6 — APPLICATION WITH FIXED BIAS ON DATA SHAPER



Application Notes

The MC3356 is a high frequency/high gain receiver that requires following certain layout techniques in designing a stable circuit configuration. The objective is to minimize or eliminate, if possible, any unwanted feedback.

Shielding, which includes the placement of input and output components, is important in minimizing electrostatic or electromagnetic coupling. The MC3356 has its pin connections such that the circuit designer can place the critical input and output circuits on opposite ends of the chip. Shielding is normally required for inductors in tuned circuits.

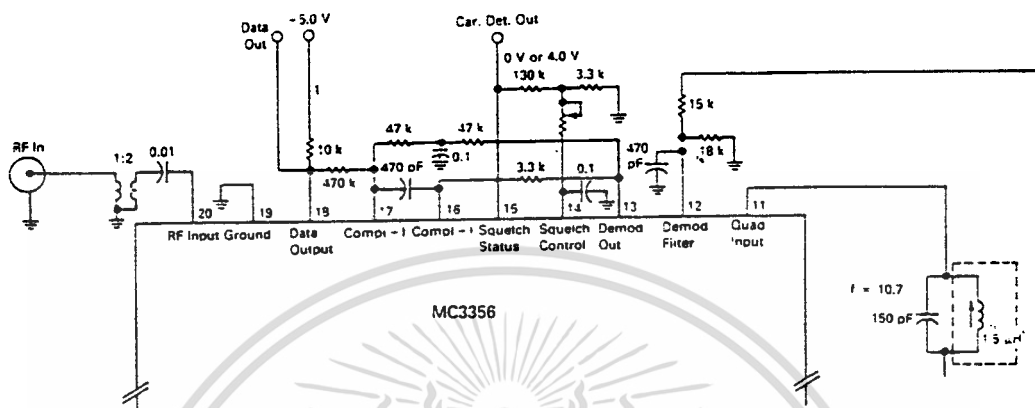
The MC3356 has separate V_{CC}'s and grounds for the RF and IF sections which allows good external circuit isolation by minimizing common ground paths.

Note that the circuits of figures 1 and 3 have RF, oscillator, and IF circuits predominantly referenced to the plus supply rails. Figure 6, on the other hand, shows a suitable means of ground referencing. The two methods produce identical results when carefully executed. It is important to treat Pin 19 as a ground node for either approach. The RF input should be "grounded" to

Pin 1 and then the input and the mixer/oscillator grounds (or RF V_{CC} bypasses) should be connected by a low inductance path to Pin 19. IF and detector sections should also have their bypasses returned by a *separate* path to Pin 19. V_{CC} and RF V_{CC} can be decoupled to minimize feedback, although the configuration of Figure 3 shows a successful implementation on a common 5.0 supply. Once again, the message is: define a supply node and a ground node and return each section to those nodes by separate, low impedance paths.

The test circuit of Figure 3 has a 3 db limiting level of 30 μV which can be lowered 6 db by a 1:2 untuned transformer at the input as shown in figures 6 and 7. For applications that require additional sensitivity, an RF amplifier can be added, but with no greater than 20 db gain. This will give a 2.0 to 2.5 μV sensitivity and any additional gain will reduce receiver dynamic range without improving its sensitivity. Although the test circuit operates at +5.0 V, the mixer/oscillator optimum performance is at +8.0 V to 12 V. A minimum of +8.0 V is recommended in high frequency applications (above 150 MHz), or in PLL applications where the oscillator drives a prescaler.

FIGURE 7 — APPLICATION WITH SELF-ADJUSTING BIAS ON DATA SHAPER



APPLICATION NOTES, continued

Depending on the external circuit, inverted or non-inverted data is available at Pin 18. Inverted data makes the higher frequency in the FSK signal a 'one' when the local oscillator is above the incoming RF. Figure 6 schematic shows the comparator with hysteresis. In this circuit the dc reference voltage at Pin 17 is about the same as the demodulated output voltage (Pin 13) when no signal is present. This type circuit is preferred for systems where the data rates can drop to zero. Some systems have a low frequency limit on the data rate, such as systems using the MC3850 ACIA that has a start or stop bit. This defines the low frequency limit that can appear in the data stream. Figure 6 circuit can then be

changed to a circuit configuration as shown in Figure 7. In Figure 7 the reference voltage for the comparator is derived from the demodulator output through a low pass circuit where τ is much lower than the lowest frequency data rate. This and similar circuits will compensate for small tuning changes (or drift) in the quadrature detector.

Squelch status (Pin 15) goes high (squelch off) when the input signal becomes greater than some preset level set by the resistance between Pin 14 and ground. Hysteresis is added to the circuit externally by the resistance from Pin 14 to Pin 15.



XR-2206

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

FEATURES

Low-Sine Wave Distortion
Excellent Temperature Stability
Wide Sweep Range
Low-Supply Sensitivity
Linear Amplitude Modulation
TTL Compatible FSK Controls
Wide Supply Range
Adjustable Duty Cycle

0.5%, Typical
20 ppm/°C, Typical
2000:1, Typical
0.01% V, Typical

10V to 26V
1% to 99%

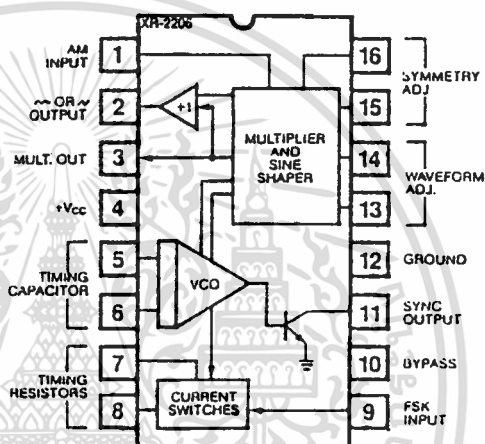
APPLICATIONS

Waveform Generation
Sweep Generation
AM/FM Generation
V/F Conversion
FSK Generation
Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply 26V
Power Dissipation 750 mW
Derate Above 25°C 5 mW/°C
Total Timing Current 6 mA
Storage Temperature -65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C
XR-2206D	JEDEC SOIC	0°C to 70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches, which select one of the timing resistor currents, and routes it to the VCO.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 = 25 k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	$R_1 \geq 10 k\Omega$
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 \mu F$, $R_1 = 1 k\Omega$ $C = 50 \mu F$, $R_1 = 2 M\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	
Frequency Accuracy		± 1	± 4		± 2		% of I_U	$I_U = 1/H_1 C$
Temperature Stability							ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$
Frequency		± 10	± 50		± 20		ppm/ $^\circ C$	$R_1 = R_2 = 20 k\Omega$
Sine Wave Amplitude		4800			4800		ppm/ $^\circ C$	See Note 2.
Stability							%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$
Supply Sensitivity		0.01	0.1		0.01		%/V	$R_1 = R_2 = 20 k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$I_H = I_L$	$I_H @ R_1 = 1 k\Omega$ $I_L @ R_1 = 2 M\Omega$
Sweep Linearity							%	$I_L = 1 kHz$, $I_H = 10 kHz$
10:1 Sweep		2			2		%	$I_L = 100 kHz$, $I_H = 100$
1000:1 Sweep		8			8		%	kHz
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								See Figure 4.
Timing Capacitor: C	0.001		100	0.001		100	μF	See Note 1, Figure 2.
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160			160		mV/k Ω	Figure 1, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 1, S_1 Closed
Max. Output Swing		6			6		V p-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion		2.5			2.5		%	$R_1 = 30 k\Omega$
Without Adjustment		0.4	1.0		0.5	1.5	%	See Figures 6 and 7.
With Adjustment								
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								Measured at Pin 11.
Amplitude		12			12		V p-p	$C_L = 10 \mu F$
Rise Time		250			250		nsec	$C_L = 10 \mu F$
Fall Time		50			50		nsec	$I_L = 2 mA$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$V_{I1} = 26V$
Leakage Current		0.1	20		0.1	100	μA	See section on circuit controls
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	Measured at Pin 10.
Reference Bypass Voltage		2.9	3.1	2.5	3	3.5	V	

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 2.

Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

XR-2206

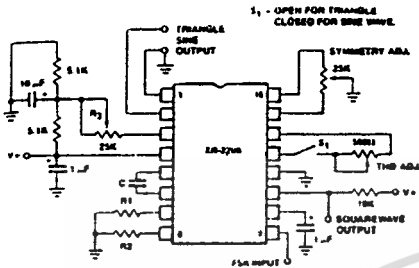


Figure 1. Basic Test Circuit.

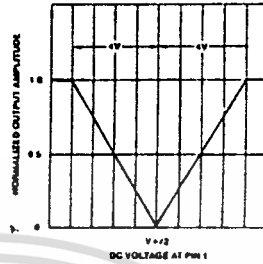


Figure 5. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

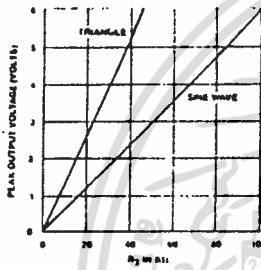


Figure 2. Output Amplitude as a Function of the Resistor, R₃, at Pin 3.

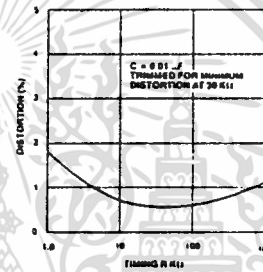


Figure 6. Trimmed Distortion versus Timing Resistor.

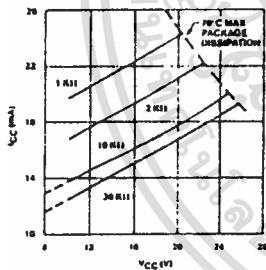


Figure 3. Supply Current versus Supply Voltage, Timing, R.

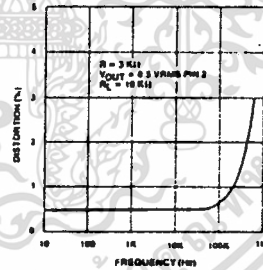


Figure 7. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

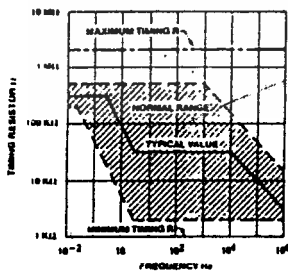


Figure 4. R versus Oscillation Frequency.

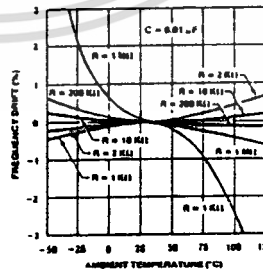


Figure 8. Frequency Drift versus Temperature.

5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

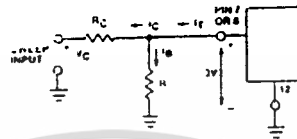


Figure 9. Circuit Connection for Frequency Sweep

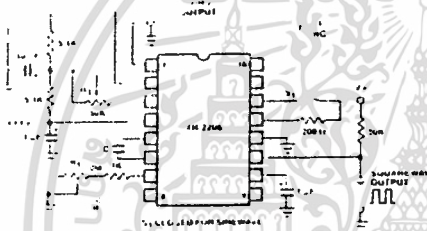


Figure 10. Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3 .)

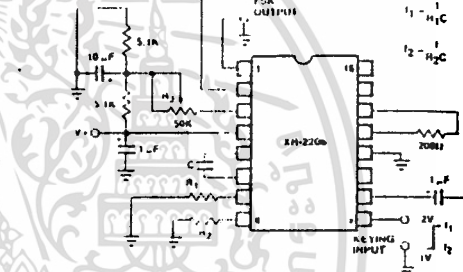


Figure 12. Sinusoidal 1-KHz Generator.

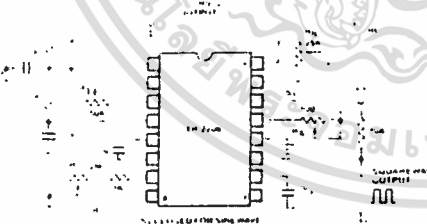


Figure 11. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing—See Figure 2.)

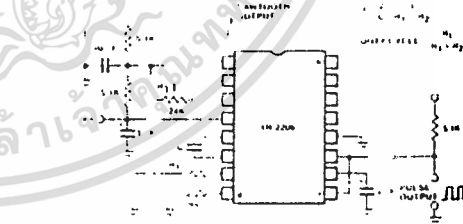


Figure 13. Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R₁ and R₂, connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R₁ is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R₂ is activated. Thus, the output frequency can be keyed between two levels, f₁ and f₂, as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V⁻.

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V⁺ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR 2206. The potentiometer, R₁ at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than V⁺/2, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V⁻. For split-supply operation, R₃ can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A, adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S₁ open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors, R₁ and R₂; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V⁻.

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shifts itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of R₁ and R₂. The values of R₁ and R₂ should be in the range of 1 k Ω to 2 M Ω .

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o, is determined by the external timing capacitor, C, across Pin 5 and 6, and by the timing resistor, R, connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C. The recommended values of R, for a given frequency range, as shown in Figure 4. Temperature stability is optimum for 4 k Ω $<$ R $<$ 200 k Ω . Recommended values of C are from 1000 pF to 100 μ F.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T, drawn from Pin 7 or 8:

$$f = \frac{320 I_T \text{ (mA)}}{C \text{ (}\mu\text{F)}} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T over a wide range of current values, from 1 μ A to 3 mA. The frequency can be controlled by applying a control voltage, V_C, to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{RC} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

XR-2206

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given by:

$$K = \frac{2\pi}{V_C} = - \frac{0.32}{R_{CC}} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_F should be limited to ± 3 mA.

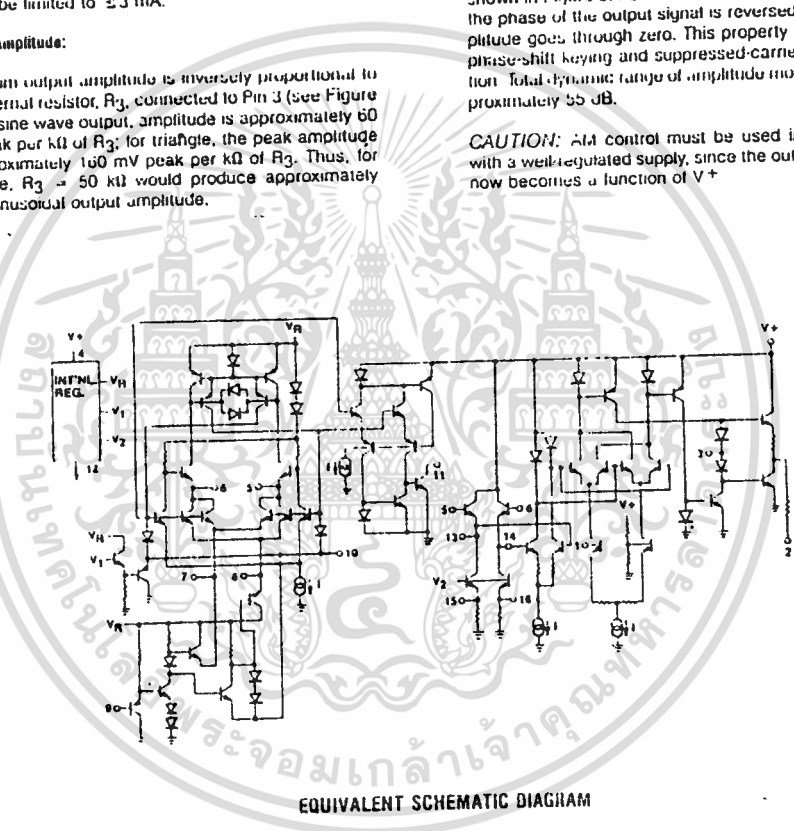
Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per k Ω of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per k Ω of R_3 . Thus, for example, $R_3 = 50$ k Ω would produce approximately ± 3 V sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100 k Ω . Output amplitude varies linearly with the applied voltage at Pin 1 for values of dc bias at this pin, within ± 4 volts of $V^+/2$ as shown in Figure 5. As this bias level approaches $V^+/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .



EQUIVALENT SCHEMATIC DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



FSK Demodulator/ Tone Decoder

XR-2211

Features

- Wide frequency range — 0.01Hz to 300kHz
- Wide supply voltage range — 4.5V to 20V
- DTL/TTL/ECL logic compatibility
- FSK demodulation with carrier-detector
- Wide dynamic range — 2mV to 3V_{RMS}
- Adjustable tracking range — ±1% to ±80%
- Excellent temperature stability — 20ppm/°C typical

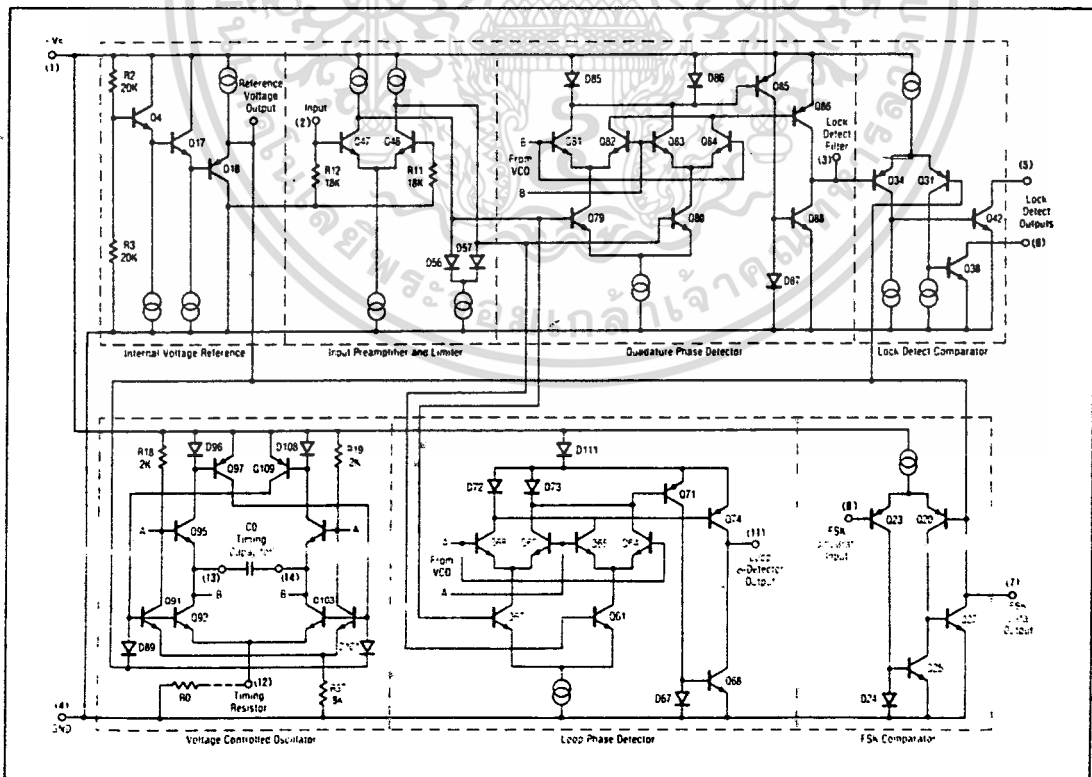
Applications

- FSK demodulation
- Data synchronization
- Tone decoding
- FM detection
- Carrier detection

Description

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications, and operates over a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 2mV and 3V, and can interface with conventional DTL, TTL and ECL logic families. The circuit consists of a basic PLL for tracking an input signal frequency within the passband, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set carrier frequency, bandwidth, and output delay.

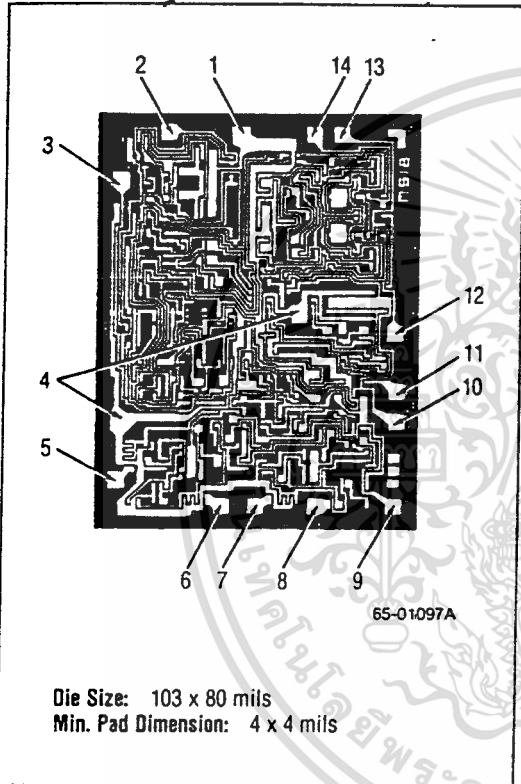
Schematic Diagram



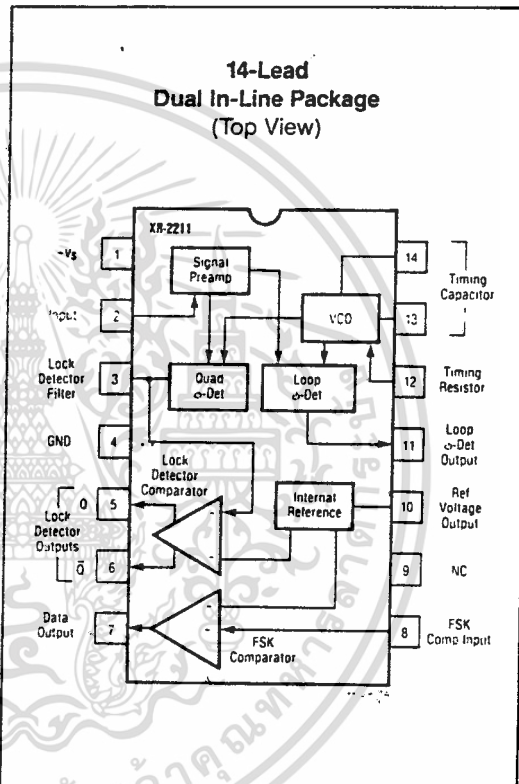
XR-2211

FSK Demodulator/Tone Decoder

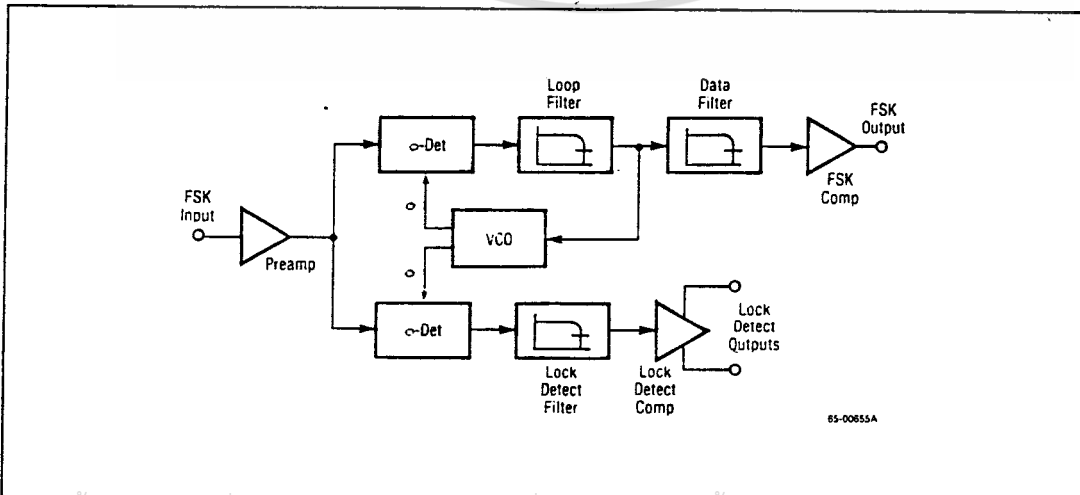
Mask Pattern



Connection Information



Functional Block Diagram



FSK Demodulator/Tone Decoder

XR-2211

Absolute Maximum Ratings

Supply Voltage	+20V
Input Signal Level	3V _{RMS}
Storage Temperature	
Range	-65°C to -150°C

Operating Temperature Range

XR-2211CN/CP	0°C to +75°C
XR-2211N/P	-40°C to +85°C
XR-2211M	-55°C to +125°C
Lead Soldering Temperature	
(60 Sec)	+300°C

Thermal Characteristics

	14-Lead Plastic DIP	14-Lead Ceramic DIP
Max. Junction Temp.	125°C	175°C
Max. P _D T _A < 50°C	468mW	1042mW
Therm. Res. θ_{JC}	—	50°C/W
Therm. Res. θ_{JA}	160°C/W	120°C/W
For T _A > 50°C Derate at	6.25mW per °C	8.33mW per °C

Ordering Information

Part Number	Package	Operating Temperature Range
XR-2211CN	Ceramic	0°C to +75°C
XR-2211CP	Plastic	0°C to +75°C
XR-2211N	Ceramic	-40°C to +85°C
XR-2211P	Plastic	-40°C to +85°C
XR-2211M	Ceramic	-55°C to +125°C
XR-2211M/883B*	Ceramic	-55°C to +125°C

*MIL-STD-883, Level B Processing

Electrical Characteristics (Test Conditions +V_S = +12V, T_A = +25°C, R_O = 30k Ω , C_O = 0.033 μ F. See Figure 1 for component designations.)

Parameters	Test Conditions	XR-2211/M			XR-2211C			Units
		Min	Typ	Max	Min	Typ	Max	
General								
Supply Voltage		4.5		20	4.5		20	V
Supply Current	R _O \geq 10k Ω		4.0	9.0		5.0	11	mA
Oscillator								
Frequency Accuracy	Deviation from f ₀ = 1/ROCO		\pm 1.0	\pm 3.0		\pm 1.0		%
Frequency Stability Temperature Coefficient	R1 = ∞		\pm 20	\pm 50		\pm 20		ppm/°C
Power Supply Rejection	+V _S = 12 \pm 1V		0.05	0.5		0.05		%/V
	+V _S = 5 \pm 0.5V		0.2			0.2		%/V
Upper Frequency Limit	R _O = 8.2k Ω , C _O = 400pF	100	300			300		kHz
Lowest Practical Operating Frequency	R _O = 2M Ω , C _O = 50 μ F			0.01		0.01		Hz
Timing Resistor, R _O Operating Range		5.0		2000	5.0	-	2000	k Ω
Recommended Range		15		100	15		100	k Ω

XR-2211

FSK Demodulator/Tone Decoder

Electrical Characteristics (Continued)

($V_S = +12V$, $T_A = +25^\circ C$, $R_0 = 30k\Omega$, $C_0 = 0.033\mu F$. See Figure 1 for component designations.)

Parameters	Test Conditions	XR-2211/M			XR-2211C			Units
		Min	Typ	Max	Min	Typ	Max	
Loop Phase Detector								
Peak Output Current	Meas. at Pin 11	± 150	± 200	± 300	± 100	± 200	± 300	μA
Output Offset Current			± 1.0			± 2.0		μA
Output Impedance			1.0			1.0		$M\Omega$
Maximum Swing	Ref. to Pin 10	± 4.0	± 5.0		± 4.0	± 5.0		V
Quadrature Phase Detector								
Peak Output Current	Meas. at Pin 3	100	150			150		μA
Output Impedance			1.0			1.0		$M\Omega$
Maximum Swing			11			11		V_{p-p}
Input Preamp								
Input Impedance	Meas. at Pin 2		20			20		$k\Omega$
Input Signal Voltage Required to Cause Limiting			2.0	10		2.0		mV _{RMS}
Voltage Comparator								
Input Impedance	Meas. at Pins 3 & 8		2.0			2.0		$M\Omega$
Input Bias Current			100			100		nA
Voltage Gain	$R_L = 5.1k\Omega$	55	70		55	70		dB
Output Voltage Low	$I_C = 3mA$		300			300		mV
Output Leakage Current	$V_0 = 12V$		0.01			0.01		μA
Internal Reference								
Voltage Level	Meas. at Pin 10	4.9	5.3	5.7	4.75	5.3	5.85	V
Output Impedance			100			100		Ω

The information contained in this data sheet has been carefully compiled; however, it shall not by implication or otherwise become part of the terms and conditions of any subsequent sale. Raytheon's liability shall be determined solely by its standard terms and conditions of sale. No representation as to application or use or that the circuits are either licensed or free from patent infringement is intended or implied. Raytheon reserves the right to change the circuitry and other data at any time without notice and assumes no liability for inadvertent errors.

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า 12-65

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FSK Demodulator/Tone Decoder

XR-2211

Description of Circuit Controls

Signal Input (Pin 2)

The input signal is AC coupled to this terminal. The internal impedance at pin 2 is $20k\Omega$. Recommended input signal level is in the range of $10mV_{RMS}$ to $3V_{RMS}$.

Quadrature Phase Detector Output (Pin 3)

This is the high-impedance output of the quadrature phase detector, and is internally connected to the input of lock-detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of R_D and C_D (see Figure 1) to eliminate chatter at the lock-detect outputs. If this tone-detect section is not used, pin 3 can be left open circuited.

Lock-Detect Output, Q (Pin 5)

The output at pin 5 is at a "high" state when the PLL is out of lock and goes to a "low" or conducting state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to $+V_S$ for proper operation. In the "low" state it can sink up to 5mA of load current.

Lock-Detect Complement, \bar{Q} (Pin 6)

The output at pin 6 is the logic complement of the lock-detect output at pin 5. This output is

also an open collector type stage which can sink 5mA of load current in the low or "on" state.

FSK Data Output (Pin 7)

This output is an open collector logic stage which requires a pull-up resistor, R_L , to $+V_S$ for proper operation. It can sink 5mA of load current. When decoding FSK signals the FSK data output will switch to a "high" or off state for low input frequency, and will switch to a "low" or on state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

FSK Comparator Input (Pin 8)

This is the high-impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase-detector output (pin 11). This data filter is formed by R_F and C_F of Figure 1. The threshold voltage of the comparator is set by the internal reference voltage, V_R , available at pin 10.

Reference Voltage, V_R (Pin 10)

This pin is internally biased at the reference voltage level, V_R ; $V_R = V+ / 2 - 650mV$. The DC voltage level at this pin forms an internal reference

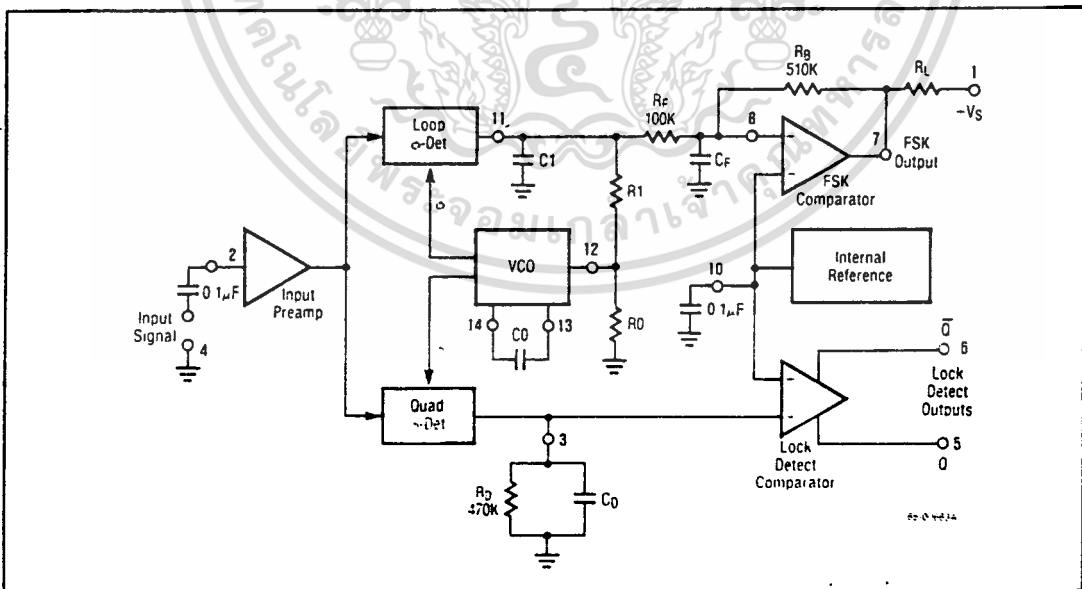


Figure 1. Generalized Circuit Connection for FSK and Tone Detection

XR-2211

FSK Demodulator/Tone Decoder

for the voltage levels at pin 3, 8, 11, and 12. Pin 10 must be bypassed to ground with a $0.1\mu\text{F}$ capacitor.

Loop Phase Detector Output (Pin 11)

This terminal provides a high impedance output for the loop phase-detector. The PLL loop filter is formed by R_1 and C_1 connected to pin 11 (see Figure 1). With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to V_R . The peak voltage swing available at the phase detector output is equal to $\pm V_R$.

VCO Control Input (Pin 12)

VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is given by:

$$f_0(\text{Hz}) = \frac{1}{R_0 C_0}$$

where C_0 is the timing capacitor across pins 13 and 14. For optimum temperature stability R_0 must be in the range of $10\text{k}\Omega$ to $100\text{k}\Omega$ (see Typical Electrical Characteristics).

This terminal is a low impedance point, and is internally biased at a DC level equal to V_R . The maximum timing current drawn from pin 12 must be limited to $\leq 3\text{mA}$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14)

VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals. C_0 must be non-polarized, and in the range of 200pF to $10\mu\text{F}$.

VCO Frequency Adjustment

VCO can be fine tuned by connecting a potentiometer, R_X , in series with R_0 at pin 12 (see Figure 2).

VCO Free-Running Frequency, f_0

The XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase-detector sections of the circuit. However, for setup or adjustment purposes, the VCO free-running frequency can be measured at pin 3 (with C_D disconnected) with no input and with pin 2 shorted to pin 10.

Design Equations

See Figure 1 for Definitions of Components.

1. VCO Center Frequency, f_0 :

$$f_0(\text{Hz}) = \frac{1}{R_0 C_0}$$

2. Internal Reference Voltage, V_R (measured at pin 10):

$$V_R = \left(\frac{\pm V_S}{2}\right) - 650\text{mV}$$

3. Loop Lowpass Filter Time Constant, τ :

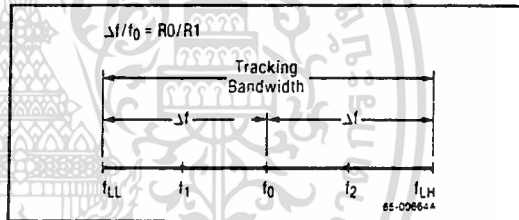
$$\tau = R_1 C_1$$

4. Loop Damping, ζ :

$$\zeta = \left(\sqrt{\frac{C_0}{C_1}}\right) \left(\frac{1}{4}\right)$$

5. Loop Tracking Bandwidth, $\pm \Delta f/f_0$:

$$\Delta f/f_0 = R_0/R_1$$



6. FSK Data Filter Time Constant, τ_F :

$$\tau_F = R_F C_F$$

7. Loop Phase Detector Conversion Gain, K_ϕ : (K_ϕ is the differential DC voltage across pins 10 and 11, per unit of phase error at phase-detector input):

$$K_\phi \text{ (in volts per radian)} = \frac{(-2)(V_R)}{\pi}$$

8. VCO Conversion Gain, K_0 , is the amount of change in VCO frequency per unit of DC voltage change at pin 11:

$$K_0 \text{ (in Hertz per volt)} = \frac{-1}{C_0 R_1 V_R}$$

9. Total Loop Gain, K_T :

$$K_T \text{ (in radians per second per volt)} = 2\pi K_\phi K_0 = 4/C_0 R_1$$

10. Peak Phase-Detector Current, I_A :

$$I_A \text{ (mA)} = \frac{V_R}{25}$$

XR-2211

FSK Demodulator/Tone Decoder

FSK Decoding-With Carrier Detect

The lock-detect section of the XR-2211 can be used as a carrier detect option for FSK decoding. The recommended circuit connection for this application is shown in Figure 3. The open-collector lock-detect output, pin 6, is shorted to the data output (pin 7). Thus, the data output will be disabled at "low" state, until there is a carrier within the detection band of the PLL, and the pin 6 output goes "high" to enable the data output.

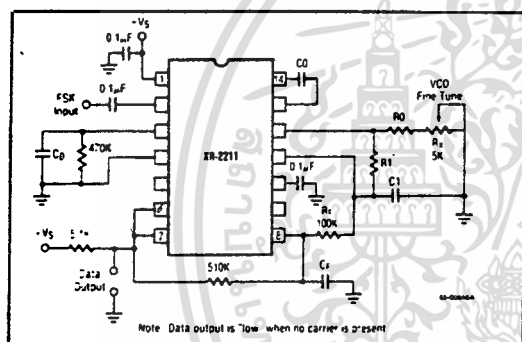


Figure 3. External Connectors for FSK Demodulation With Carrier Detect Capability

The minimum value of the lock-detect filter capacitance C_D is inversely proportional to the capture range, $\pm\Delta f_c$. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C_1 . For most applications, $\Delta f_c < \Delta f/2$. For $R_D = 470k\Omega$, the approximate minimum value of C_D can be determined by:

$$C_D(\mu F) \geq 16/\text{capture range in Hz}$$

With values of C_D that are too small, chatter can be observed on the lock-detect output as an incoming signal frequency approaches the capture bandwidth. Excessively large values of C_D will slow the response time of the lock-detect output.

Tone Detection

Figure 4 shows the generalized circuit connection for tone detection. The logic outputs, Q and \bar{Q} at pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is

present within the detection band of the PLL, the logic state at these outputs becomes reversed for the duration of the input tone. Each logic output can sink 5mA of load current.

Both logic outputs at pins 5 and 6 are open-collector type stages, and require external pull-up resistors R_{L1} and R_{L2} as shown in Figure 4.

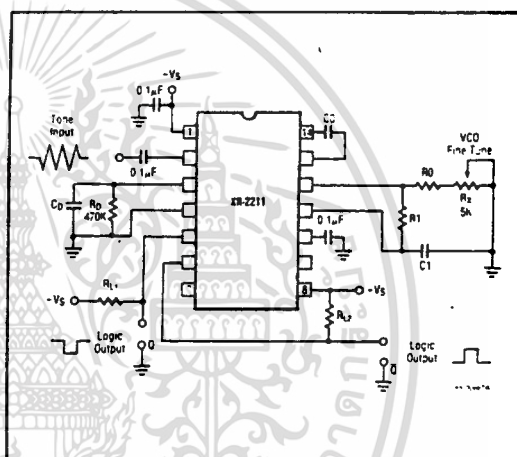


Figure 4. Circuit Connection for Tone Detection

With reference to Figures 1 and 4, the function of the external circuit components can be explained as follows: R_0 and C_0 set VCO center frequency, R_1 sets the detection bandwidth, C_1 sets the lowpass-loop filter time constant and the loop damping factor, and R_{L1} and R_{L2} are the respective pull-up resistors for the Q and \bar{Q} logic outputs.

Design Instructions

The circuit of Figure 4 can be optimized for any tone-detection application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 , and C_D . For a given input tone frequency, f_S , these parameters are calculated as follows:

1. Choose R_0 to be in the range of $15k\Omega$ to $100k\Omega$. This choice is arbitrary.
2. Calculate C_0 to set center frequency, f_0 equal to f_S : $C_0 = 1/R_0f_S$.
3. Calculate R_1 to set bandwidth $\pm\Delta f$ (see Design Equation No. 5): $R_1 = R_0(f_0/\Delta f)$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$.

FSK Demodulator/Tone Decoder

XR-2211

4. Calculate value of C_1 for a given loop damping factor:

$$C_1 = C_0/16\zeta^2$$

Normally $\zeta \approx 1/2$ is optimum for most tone-detector applications, giving $C_1 = 0.25 C_0$.

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

5. Calculate value of filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470k\Omega$, C_D must be:

$$C_D(\mu F) \geq (16/\text{capture range in Hz})$$

Increasing C_D slows the logic output response time.

Design Examples

Tone detector with a detection band of $1kHz \pm 20Hz$:

Step 1: Choose $R_0 = 20k\Omega$ ($18k\Omega$ in series with $5k\Omega$ potentiometer).

Step 2: Choose C_0 for $f_0 = 1kHz$: $C_0 = 0.05\mu F$.

Step 3: Calculate R_1 : $R_1 = (R_0) (1000/20) = 1M\Omega$.

Step 4: Calculate C_1 : for $\zeta = 1/2$, $C_1 = 0.25\mu F$, $C_0 = 0.013\mu F$.

Step 5: Calculate C_D : $C_D = 16/38 = 0.42\mu F$.

Step 6: Fine tune the center frequency with the $5k\Omega$ potentiometer, R_X .

Linear FM Detection

The XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for the application is shown

in Figure 5. The demodulated output is taken from the loop phase detector output (pin 11), through a post detection filter made up of R_F and C_F , and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output at pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 5.

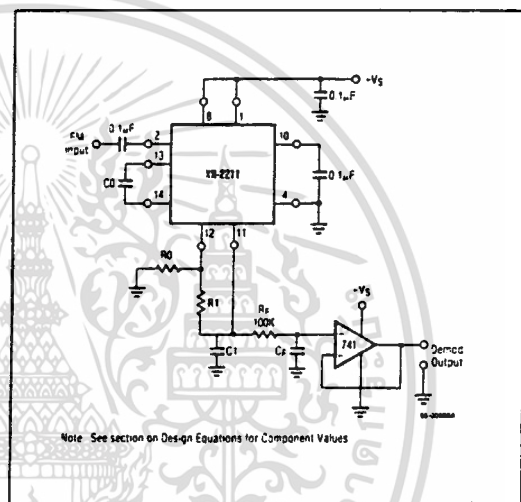


Figure 5. Linear FM Detector Using XR-2211 and an External Op Amp

The FM detector gain, i.e., the output voltage change per unit of FM deviation, can be given as:

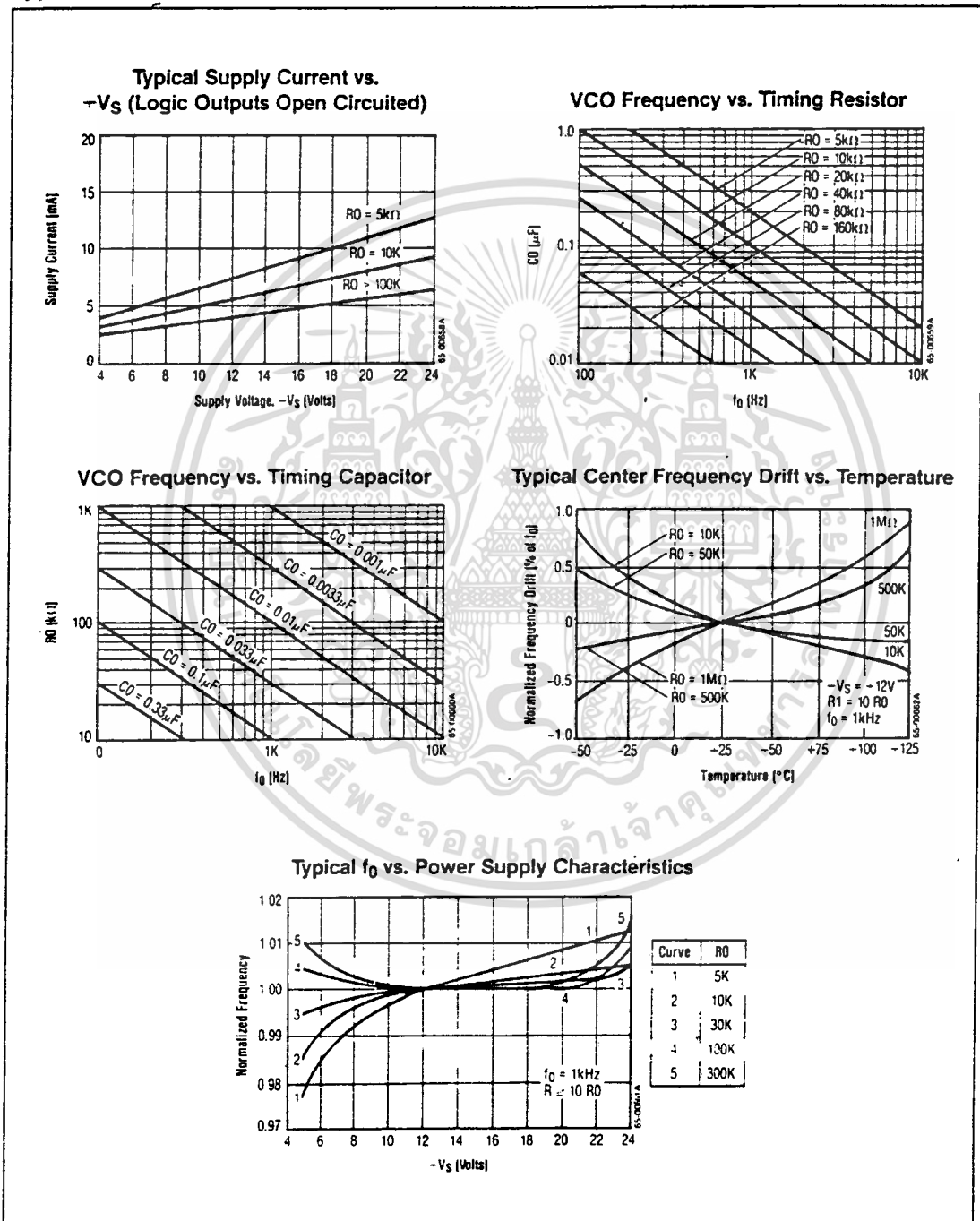
$$V_{OUT} = R_1 V_R/100 R_0 \text{ Volts}/\% \text{ deviation}$$

where V_R is the internal reference voltage. For the choice of external components R_1 , R_0 , C_D , C_1 and C_F , see the section on Design Equations.

XR-2211

FSK Demodulator/Tone Decoder

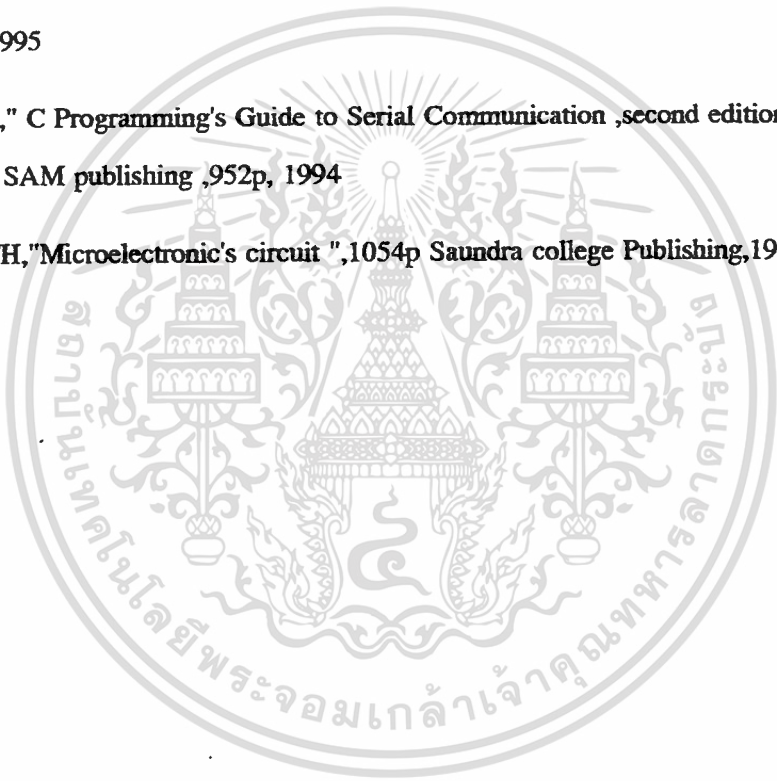
Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- 1.สุชาติ กิ่งवालจิตร , " หลักการทำงานเครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร " ,บริษัทซีอีทยูเค้น จำกัด, 386หน้า, 2536
- 2.Peter W. Goften , " Mastering Serial Communications " SYBEX Inc. ,372p , 1994
- 3.Motorola , " Telecommunication device data " ,1989
- 4.Naba Barkakati , " Visual C++ 2.0 Develop's Guide , second edition " , SAM publishing, 1010p,1995
- 5.Joe Campbell , " C Programming's Guide to Serial Communication ,second edition " , SAM publishing ,952p, 1994
- 6.SEDRA/SMITH,"Microelectronic's circuit ",1054p Saundra college Publishing,1991



รายงานความก้าวหน้าโครงการครั้งที่ 1

รายชื่อผู้ร่วมงาน

1	ธนชาติป	ศรีวิรุฬห์ชัย	35104172	4C
2	ธนารัตน์	ผดงาม	35104173	4C
3	อรรถนะ	ทับทิกุล	35104538	4C

ชื่อโครงการ (ภาษาไทย)

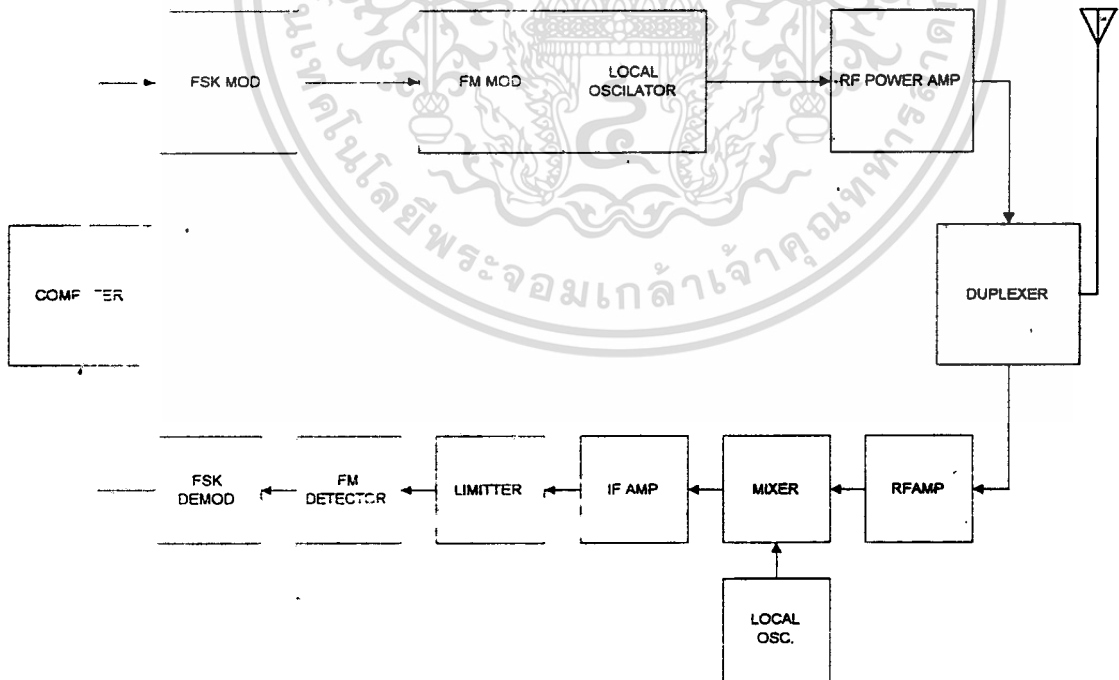
ภาษาอังกฤษ)

อาจารย์ที่ปรึกษา

อาจารย์ บรรณาการ สุวรรณะ

วัตถุประสงค์ - เพื่อพัฒนาการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ในระบบไร้สาย

โครงสร้างของโครงการ



พิจารณาโครงสร้างของระบบ จะแบ่งการทำงานเป็น 2 ภาค คือ

1. ภาคส่งข้อมูล
2. ภาครับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. การทำงานของภาคส่งข้อมูล

ข้อมูลจาก computer ซึ่งเป็นสัญญาณแบบ digital จะถูก modulate ให้เป็นสัญญาณ analog โดยวงจร FSK Modulator หลังจากนั้นจะเป็นส่วนของ เครื่องส่งวิทยุระบบ FM คือสัญญาณ analog ที่ได้ถูกนำมา Modulate ทางความถี่ แล้วผ่านวงจรขยายกำลังความถี่วิทยุ (RF Power Amplifier) ก่อนส่งออกสายอากาศ

2. การทำงานของภาครับข้อมูล

สัญญาณจากสายอากาศเข้าเป็นส่วนของเครื่องรับวิทยุระบบ FM คือผ่านวงจรขยายความถี่วิทยุ (RF Amplifier) แล้วรวมกับความถี่ Local Oscillator โดยวงจร Mixer ได้เป็นความถี่กลาง (Intermediate Frequency) จากนั้นผ่านวงจรขยายความถี่กลาง (Intermediate Frequency Amplifier) ผ่านวงจร Limiter เพื่อกำจัด noise แล้ว detect สัญญาณ FM ด้วย วงจร FM Detector จึงนำสัญญาณ analog ที่ได้ไป Demodulate สัญญาณกลับ ไปเป็นสัญญาณ digital ด้วยวงจร FSK Demodulator ซึ่งจะได้อินพุตสัญญาณเข้าสู่ computer

เนื่องจากการสื่อสารข้อมูลแบบ half duplex ดังนั้นในส่วนของความถี่ทั้งเครื่องรับและเครื่องส่ง จะใช้ความถี่เดียวกัน และใช้สายอากาศร่วมกัน จึงต้องมีส่วนของ duplexer เพื่อใช้เลือกการทำงานระหว่างเครื่องรับกับเครื่องส่ง

แผนการดำเนินงาน

- | | |
|-----------------------------|---|
| 1 สิงหาคม - 15 กันยายน | - ทดลองและสร้างวงจรเครื่องส่งวิทยุระบบ FM |
| 15 สิงหาคม - 30 กันยายน | - ทดลองและสร้างวงจรเครื่องรับวิทยุระบบ FM |
| 15 สิงหาคม - 7 กันยายน | - ทดสอบ chip XR-2206 ในการ Modulate สัญญาณแบบ FSK |
| 7 กันยายน - 30 กันยายน | - ทดสอบ chip MC 3356 ซึ่งเป็น Wide Band FSK Receiver |
| 20 ตุลาคม - 30 พฤศจิกายน | - เขียน โปรแกรมเชื่อมต่อ port RS 232C และโปรแกรมการใช้งาน |
| 10 พฤศจิกายน - 30 พฤศจิกายน | - ทดสอบวงจร ในทางปฏิบัติเพื่อหาข้อผิดพลาดต่าง ๆ ที่อาจเกิดขึ้นได้ |

สิ่งที่ได้ดำเนินการไปแล้ว

ศึกษางานทฤษฎีและความเป็นไปได้ของระบบ

ได้ทำการออกแบบระบบคร่าว ๆ ดัง block diagram ที่แสดงไปแล้ว และได้เริ่มทดลองวงจรบางส่วน

ปัญหาและอุปสรรคในการทำงาน และแนวทางการแก้ไข

ในขณะมีปัญหาทั้งหมดมี 2 ประการ

1. ในด้านอัตราเร็วในการส่งข้อมูล เนื่องจากการสื่อสารข้อมูลต้องการส่งข้อมูลด้วยความเร็วสูง แต่มีอุปสรรคการส่งวงจร Modulate สัญญาณ แบบ FSK ให้ได้ความเร็วสูงทำได้ยาก หรือแม้ทำได้ก็ก่อให้เกิดปัญหาประการที่ 2

2. ใ้ส่วน bandwidth ของวงจร ซึ่งเกิดขึ้นจากปัญหาประการที่ 1 คือหากทำการ Modulate สัญญาณ ด้วยความถี่สูง ใ้ bandwidth ใน การส่งของวิทยุสื่อสารสูง ดังนั้นทำให้ไม่สามารถใช้ IC Module ของวิทยุสื่อสาร ดี เนื่อง จาก IC เหล่านี้ใช้สำหรับวิทยุ FM ซึ่งมี bandwidth ไม่เกิน 150 kHz ดังนั้นจึงต้องต้องวงจรเอง ทำให้ผู้ออกแบบวิทยุรวมมีขนาดใหญ่ และราคาแพงขึ้น

แนวทาง การแก้ไข

ทำการทดลอง ใ้ได้ความเร็วสูงสุดเท่าที่เป็นไปได้ และหากทำไม่ได้ จะเปลี่ยนการ Modulate สัญญาณ digital เป็นแบบ QPSK หรือแบบ QAM ซึ่ง ใ้ bandwidth น้อยกว่าแบบ FSK ในอัตราการใช้ข้อมูลที่เท่ากัน

ความหมายที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานความก้าวหน้าครั้งที่ 2

รายชื่อผู้ร่วมงาน

1. นายธนาริป	ศรีวิรุฬห์ชัย	เลขประจำตัว 35104172
2. นายธนารัตน์	ผลงาม	เลขประจำตัว 35104173
3. นายอรณพ	ชันธิกุล	เลขประจำตัว 35104538

ชื่อโครงการ (ภาษาไทย) โมเด็มไร้สาย

ชื่อโครงการ (ภาษาอังกฤษ) Wireless Modem

อาจารย์ที่ปรึกษา อาจารย์ประภากร สุวรรณะ

สิ่งที่ได้ทำไปแล้ว

ภาคส่ง

งานที่ได้ทำไปแล้วนั้นเป็นส่วนของการเปลี่ยนสัญญาณ Digital เป็นสัญญาณ Analog ในส่วนนี้ได้ใช้การ Modulate แบบ FSK (Frequency Shift Keying) โดยใช้ IC เบอร์ XR-2206 ทำหน้าที่ในส่วนนี้

XR-2206 ตัวนี้เป็น Monolithic Function Generator มีความสามารถในการ Modulate สัญญาณ Digital โดยการเข้ารหัสแถบความถี่แบบ FSK ซึ่งสามารถใช้ Input ที่เป็น TTL หรือ CMOS ก็ได้ และสามารถให้สัญญาณรูป Sine ซึ่งมี Output ประมาณ $3 V_{p-p}$ ดังรูปที่ 1 ที่แนบมา เป็น Block Diagram ของ XR-2206 ซึ่งจะทำหน้าที่เปลี่ยนสัญญาณ Digital ขนาด 0-5 Volt เป็นสัญญาณ Analog Sinewave 2 ความถี่ โดยแต่ละความถี่แทนข้อมูล 0 กับ 1

รูปที่ 2 เป็นวงจรที่ใช้ทดลอง โดยมีการออกแบบดังนี้

“Timing Capacitor” เป็น Capacitor ที่ต่อระหว่างขา 5 และ 6 จะเป็น Input ของ VCO (Voltage Control Oscillator) มีค่าที่เหมาะสมอยู่ระหว่าง 1000 pF-100 μ F จะทำงานร่วมกับ “Timing Resister” (R ที่ขา 7 และ 8) เพื่อที่จะกำหนดขนาดความถี่ของ Sinewave ทั้งสอง โดยความถี่ทั้งสองสามารถปรับแต่งได้ ดังสมการ

$$Frequency (Hz) = \frac{1}{RC}$$

XR-2206

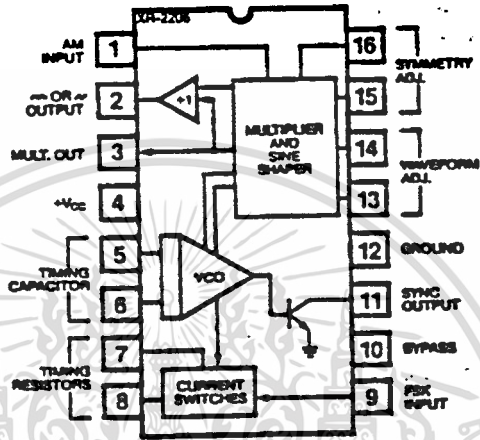


FIGURE 1

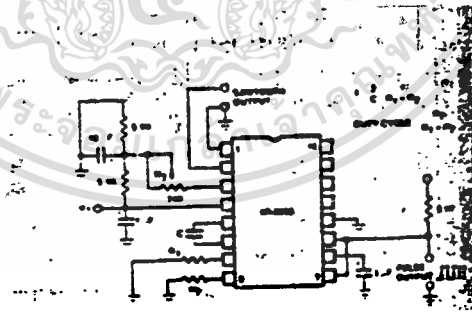


FIGURE 2

เมื่อ C คือ Timing Capacitor และ R คือ Timing Resister โดยในการทดลอง ใช้ค่า
 $C = 390 \text{ pF}$ และ $R = 10\text{K}, 20\text{K}$

การที่จะเกิดสัญญาณรูป Sine นี้ได้ เริ่มต้นจากที่ตัว VCO จะผลิตสัญญาณรูปคลื่นได้
2 ชนิดคือรูปแรมพ์ (ramp) ซึ่งจะป้อนไปยังส่วนของ Multiplier and Sine Shaper และคลื่น
รูปสี่เหลี่ยม (Rectangular) จะป้อนออกที่ขา 11 โดยผ่านทรานซิสเตอร์ ซึ่งการผลิตคลื่นนี้จะ
ขึ้นกับ Timing Capacitor โดย Timing Capacitor นี้จะเริ่มมีการประจุ เป็นผลทำให้เกิดช่วงพุ่ง
ขึ้นของคลื่นรูปแรมพ์ส่วนอีกเอาต์พุตจะเป็นสัญญาณ "High" ของคลื่นรูปสี่เหลี่ยม จนกระทั่ง
ถึงจุดที่เรียกว่า "fring voltage" ที่จุดนี้จะทำให้สัญญาณ รูปสี่เหลี่ยมกลายเป็น "Low" ซึ่ง
Capacitor ก็จะเก็บประจุในทิศทางตรงกันข้ามกับตอนแรก ทำให้เกิดช่วงตกลงของแรมพ์
จนถึงจุด "fring voltage" จะทำให้คลื่นรูปสี่เหลี่ยมกลับกลายเป็น "High" และขบวนการ
ต่างๆก็จะวนกลับไปมาเรื่อยๆเหมือนเดิม

รูปคลื่นแรมพ์ที่ได้จาก VCO นี้ จะถูกนำไปเข้ายังส่วน multiplier and sine shaper
block อีกที ส่วนนี้จะทำหน้าที่คล้ายกับวงจรขยายความแตกต่าง ซึ่งจะให้อเอาต์พุตอิมพ-
แดนซ์ที่ขา 3 มีค่าสูง และที่ขา 2 จะเป็นเอาต์พุตบัฟเฟอร์ ที่มีค่าอิมพีแดนซ์เท่ากับ 600Ω
ถ้ามีการปรับแต่งที่เหมาะสม จะได้ Sine ที่มีความเพี้ยนต่ำ การควบคุมอัตราขยายเอาต์พุต
ทำได้โดยการควบคุมที่ขา 1 หรือ 3 ในวงจรจะเป็นการควบคุมที่ขา 3

ในการทดสอบ โดยการป้อนสัญญาณจาก Function Generator ผ่านเข้ามาทางอินพุต
โดยใช้สัญญาณที่เป็น Squarewave ขนาด Amplitude และ Frequency ต่างๆ กัน แล้วใช้
Oscilloscope วัดสัญญาณดูว่ามีการ Modulation ถูกต้องหรือไม่ ความถี่ที่ได้ได้ความถี่อย่างไร
จากการทดลอง ผลเป็นที่น่าพอใจในส่วนนี้

ภาครับ

ในภาคนี้จะใช้เบอร์ IC MC3356 เป็น Wideband FSK Receiver ภายในประกอบด้วย
Oscillator, Mixer, Limiting IF Amplifier, Quadrature Detector, Audio Buffer, Squelch, Meter
Drive, Squelch Status Output และ Shaper Comparator อยู่ในตัวถึงเดียวกันดังรูปที่ 3 ซึ่ง
เป็น Block Diagram ของ MC3356 ส่วนวงจรที่ใช้ทดลอง จะอยู่ในรูปที่ 4 ซึ่งขณะนี้กำลัง
ทดสอบในส่วนนี้อยู่

ปัญหาในการทำงาน

ในส่วนของ FSK Modulate ในภาคส่งก็ไม่ค่อยจะพบปัญหา เพราะยังไม่มีเครื่องส่ง จะมีปัญหาที่ในส่วนภาครับ ได้แก่ การหา IC สำเร็จมาใช้งาน (IC Wireband หาค่อนข้างลำบาก หรือหาซื้อไม่ได้) ส่วนการทดลองวงจร การปรับความถี่ (ค่า L) ค่อนข้างลำบาก

ความคิดเห็นของอาจารย์



ลายเซ็นอาจารย์ที่ปรึกษา

รายงานความก้าวหน้าครั้งที่ 3

รายชื่อผู้ร่วมงาน

1. นายธนชาติป	ศรีวิรุพห์ชัย	เลขประจำตัว 35104172
2. นายธนรัตน์	ผลงาม	เลขประจำตัว 35104173
3. นายอรรณพ	ขันธิกุล	เลขประจำตัว 35104538

ชื่อโครงการ (ภาษาไทย) โมเด็มไร้สาย

ชื่อโครงการ (ภาษาอังกฤษ) Wireless Modem

อาจารย์ที่ปรึกษา อาจารย์ประภากร สุวรรณะ

สิ่งที่ได้ทำไปแล้ว

ภาคส่ง

งานที่ได้ทำไปแล้วนั้นเป็นส่วนของการเปลี่ยนสัญญาณ Digital เป็นสัญญาณ Analog ในส่วนนี้ได้ใช้การ Modulate แบบ FSK (Frequency Shift Keying) โดยใช้ IC เบอร์ XR-2206 ทำหน้าที่ในส่วนนี้

ในการทดสอบ โดยการป้อนสัญญาณจาก Function Generator ผ่านเข้ามาทางอินพุท โดยใช้สัญญาณที่เป็น Squarewave ขนาด Amplitude และ Frequency ต่างๆ กัน แล้วใช้ Oscilloscope วัดสัญญาณดูว่ามีการ Modulation ถูกต้องหรือไม่ ความถี่ที่ได้ได้ความถี่อย่างไร จากการทดลอง ผลเป็นที่น่าพอใจในส่วนนี้

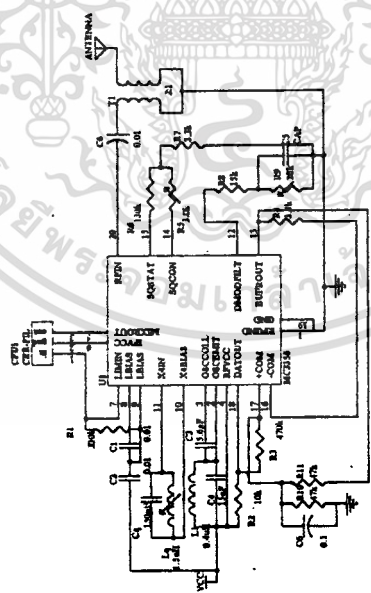
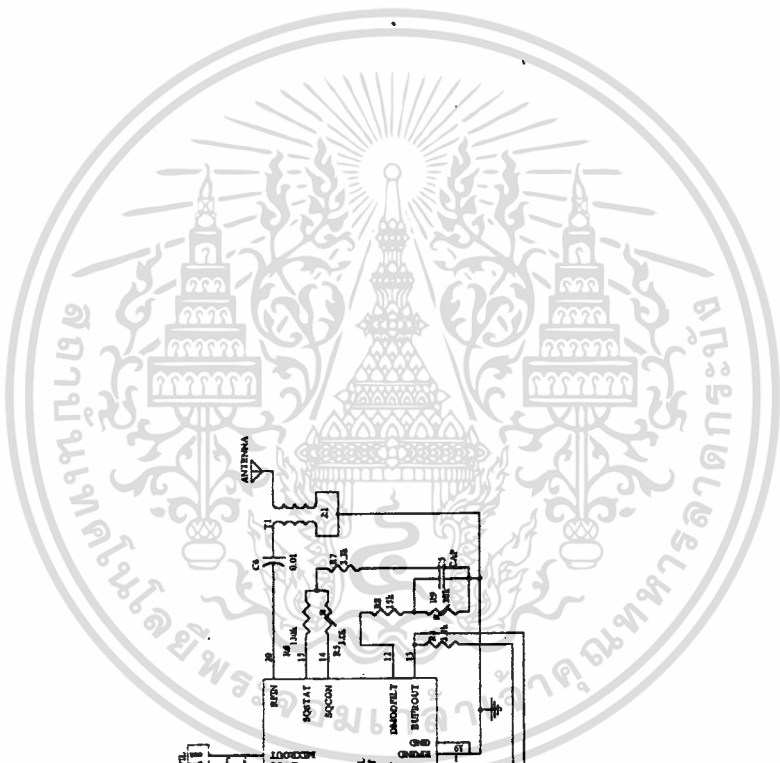
ภาครับ

ในภาคนี้จะใช้เบอร์ IC MC3356 เป็น Wideband FSK Receiver ภายในประกอบด้วย Oscillator, Mixer, Limiting IF Amplifier, Quadrature Detector, Audio Buffer, Squelch, Meter Drive, Squelch Status Output และ Shaper Comparator อยู่ภายในตัวเดียวกัน

IC เบอร์นี้มีการทำงานเป็นแบบ Single conversion คือจะทำการแปลงความถี่ลดลงเพียงครั้งเดียวและเนื่องจากเป็น IC ที่เป็นภาครับชนิด Wide Band ทำให้ ความไวภาครับต่ำการเพิ่มความไวทำได้โดยการต่อวงจรขยายภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Page No.	1
Date	20/11/2558
Page	1
Author	
Editor	
Reviewer	
Checked	
Approved	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัญหาในการทำงาน

การทดลองนั้นได้กระทำโดยการป้อนสัญญาณ Square ให้กับวงจร FSK Modulate และนำสัญญาณที่ได้จาก FSK Modulate มาเข้า เครื่อง RF Modulate เพื่อทำการเลียนแบบเครื่องส่ง นำ Output ที่ได้มาป้อนให้กับวงจรภาครับ พบว่าความแรงของสัญญาณที่ทำการ detect ออกมานั้นขึ้นอยู่กับ การตั้งค่าความถี่ที่เบี่ยงเบนได้สูงสุดของเครื่อง ความแรงของสัญญาณจากเครื่อง FSK Modulate และความถี่ โดยสัญญาณความถี่สูงจะมีขนาดเล็กทำให้ detect ได้ลำบาก

การทำงานของวงจรภาครับยังไม่มีเสถียรภาพที่ดีพอเนื่องจากใช้ LC Oscillator โดยที่ความถี่ที่รับได้จะมีการเบี่ยงเบนไปไม่มากนักน้อย หนทางแก้ไขคือ ใช้ Crystal หรือ PLL เพื่อกำเนิดความถี่ให้คงที่

การที่จะส่งข้อมูลด้วยอัตราเร็วที่สูงนั้นทำได้ลำบากเนื่องจากการ BandWidth กว้าง และ IC ภาคส่งชนิด Wide Band ไม่มีจำหน่าย จึงต้องสร้างโดยใช้ Transistor ซึ่งวงจรอยู่ในระหว่างการพิจารณาจึงไม่นำมาแสดง

ความคิดเห็นของอาจารย์

ลายเซ็นอาจารย์ที่ปรึกษา

(อ. ประภากรณ์ สุวรรณะ)

รายงานความก้าวหน้าโครงการ 2 ครั้งที่ 1

รายชื่อผู้ร่วมงาน

1. นาย ธนาธิป	ศรีวิรุฬห์ชัย	เลขประจำตัว 35104172
2. นาย ธนารัตน์	ผลงาม	เลขประจำตัว 35104173
3. นาย อรรถนพ	ขันธิกุล	เลขประจำตัว 35104538

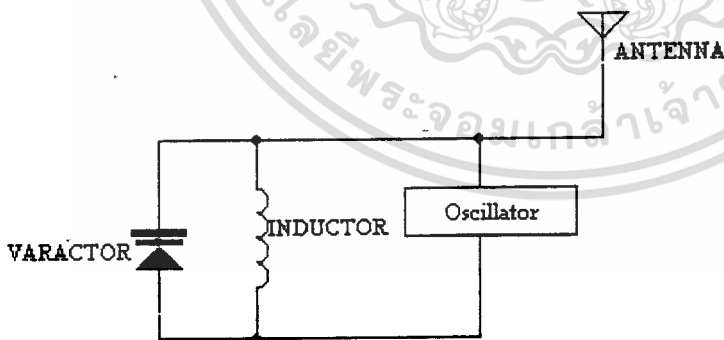
ชื่อโครงการ (ภาษาไทย) โมเด็มไร้สาย

ชื่อโครงการ (ภาษาอังกฤษ) Wireless Modem

อาจารย์ที่ปรึกษา อาจารย์ ประภากร สุวรรณะ

โครงสร้างของเครื่องส่ง

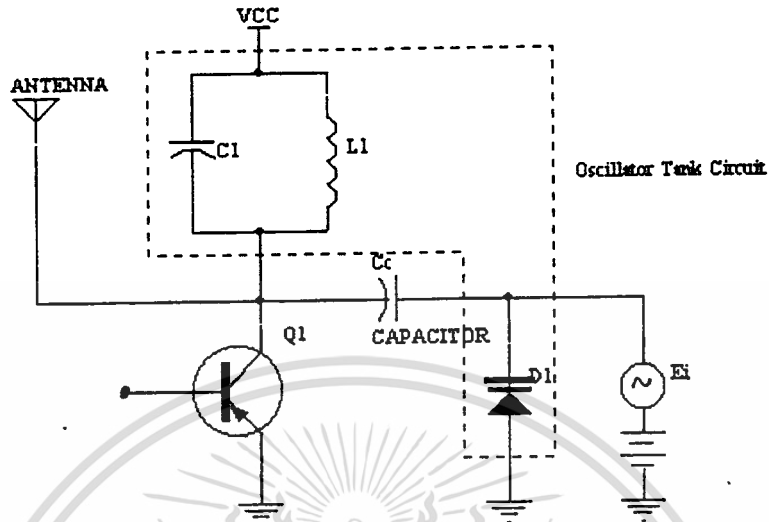
โครงการนี้ใช้เครื่องส่งสัญญาณแบบ ผสมสัญญาณทางความถี่ (frequency modulation)
หรือที่เรียกกันว่าเครื่องส่งแบบ FM โดยโครงสร้างของเครื่องส่งอย่างง่ายนั้น เป็นดังรูปที่ 1



รูปที่ 1 โครงสร้างของเครื่องส่ง FM

โดยสัญญาณข่าวสาร ไปเปลี่ยนค่าศักดาไบอัสของ varactor diode ซึ่งต่อเป็นวงจร Tank ทำให้ความถี่ของ Oscillator เปลี่ยนไปตามสัญญาณข่าวสาร ตัวอย่างง่ายๆ ของวงจร varactor diode modulator เป็นดังรูปที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

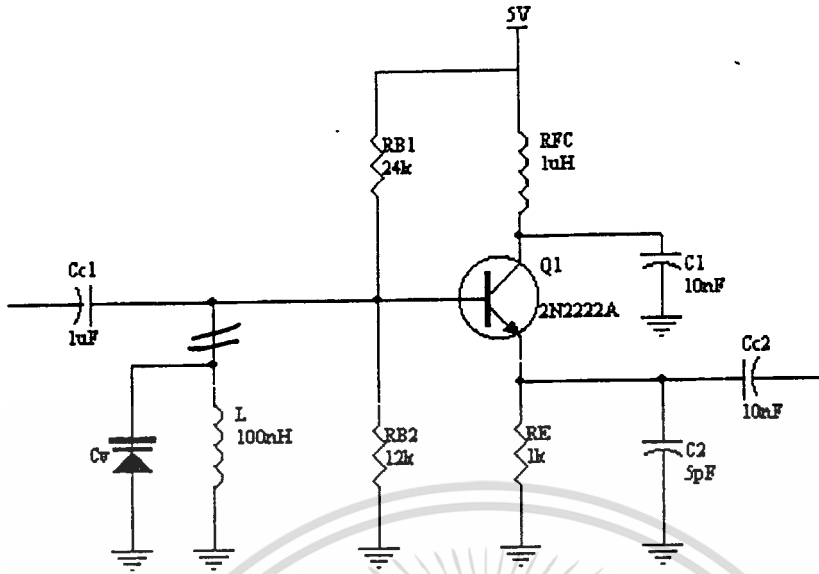


รูปที่ 2 วงจรตัวอย่างของ varactor diode modulator

สิ่งที่ได้ดำเนินการไปแล้ว

ทำเครื่องส่งโดย ออกแบบวงจร oscillator แบบ clapp oscillator

เนื่องจากว่าสามารถผลิตความถี่ได้สูงถึง UHF โดยใช้ transistor No. 2N2222A ซึ่งมีค่า $h_{fe} = 150$, $F_t = 300\text{MHz}$ และ $C_{bc} = 8\text{pF}$ ทำการจัดวงจร bias ให้ได้ $I_{cQ} = 1\text{mA}$ โดยออกแบบให้ $R_{B1} = 24\text{k}$, $R_{B2} = 12\text{k}$, $R_E = 1\text{k}$ เลือกค่า $C_1 = 10\text{nF}$, $C_2 = 5\text{pF}$ และ L ประมาณ 100nH เพื่อให้ได้ค่า F_o ประมาณ 72MHz ดังรูปวงจรในรูปที่ 3 โดยในขณะนี้อยู่ในระหว่างการต่อและทดสอบวงจร



รูปที่ 3 แสดงวงจร oscillator สำหรับต่อใช้งาน

ความคิดเห็นอาจารย์ที่ปรึกษา


(อ. ประภากร สุวรรณะ)

รายงานความก้าวหน้า

รายชื่อผู้ร่วมงาน

1. นายธนชาติป	ศรีวิรุฬห์ชัย	เลขประจำตัว 35104172
2. นายธนารัตน์	ผลงาม	เลขประจำตัว 35104173
3. นายอรรถพ	ขันธิกุล	เลขประจำตัว 35104538

ชื่อโครงการ (ภาษาไทย) โมเด็มไร้สาย

ชื่อโครงการ (ภาษาอังกฤษ) Wireless Modem

อาจารย์ที่ปรึกษา อาจารย์ประภากร สุวรรณะ

สิ่งที่ได้ทำไปแล้ว

ขณะนี้งานส่วนใหญ่จะเป็นด้าน software ควบคุมการทำงาน ทำให้สะดวกต่อการใช้งาน และยังทำให้การส่งข้อมูลมีความเร็วสูงขึ้น เนื่องจากใช้เทคนิคการบีบข้อมูลมาช่วย ถึงแม้ว่าอัตราการบีบจะไม่สูงเท่ากับ software ที่มีขายในท้องตลาด ซึ่งก็เนื่องมาจากเทคนิคที่ใช้เป็น Adaptive Huffman coding แต่ก็ช่วยได้มาก เทคนิคที่เรียกว่า Adaptive Huffman coding จะมีคุณสมบัติคือ สร้าง code ที่มีความยาว (จำนวนบิต) แตกต่างกันไป ข้อมูลที่มีความน่าจะเป็นสูงกว่าจะถูกเข้ารหัสด้วย code ที่มีจำนวนบิตที่น้อยกว่า และ code ทุกตัวที่ได้จะมีแอดทริบิวต์ที่ทำหน้าที่ไม่เหมือนกัน ทำให้ code ที่ได้ถูกถอดรหัสได้อย่างถูกต้อง ซึ่งหลักการส่วนใหญ่สามารถอธิบายได้ด้วยแผนภูมิต้นไม้ (binary decoder tree)

ส่วนของโปรแกรมส่ง จะใช้หลักการส่งข้อมูลทาง port อนุกรม โดยส่งขนาดของไฟล์ไปก่อน จากนั้นถึงส่งข้อมูลออกไป ขนาดของไฟล์ที่ส่งออกไปเพื่อให้ทางด้านรับ ทำการรับข้อมูลตามจำนวนไบต์ได้อย่างถูกต้อง แล้วถึงปิดไฟล์

เพื่อการพัฒนาโปรแกรมต่อไปทำได้ง่าย จึงใช้ภาษา C++ ในการเขียนโปรแกรม และให้ทำงานบน Microsoft Windows ทำให้สะดวกต่อการใช้งาน (ผู้ใช้งาน)

ปัญหาในการทำงาน

ดังที่ได้กล่าวไปแล้ว ปัญหาส่วนใหญ่จะเป็นด้านความรู้ในการเขียนโปรแกรม และ ประสบการณ์ในการเขียนโปรแกรม อีกทั้งเป็นโปรแกรมที่ใช้งานบน Windows ทำให้อาจ มีข้อผิดพลาดได้ง่าย ไม่สมบูรณ์ และการทำงานจึงเป็นไปได้ช้า แต่เพื่อให้ใช้งานได้ง่ายจึง เลือกให้โปรแกรมทำงานบน Microsoft Windows



ลายเซ็นอาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานความก้าวหน้าโครงการครั้งที่ 3

รายชื่อผู้ร่วมงาน

1 ธนาธิป ศรีวิรุฬห์ชัย	35104172	4C
2 ธนรัตน์ ผลงาม	35104173	4C
3 อรรถพร ชันธิกุล	35104538	4C

ชื่อโครงการ (ภาษาไทย) โมเด็มไร้สาย

(ภาษาอังกฤษ) Wireless Modem

อาจารย์ที่ปรึกษา

อาจารย์ ประภากร สุวรรณะ

วัตถุประสงค์ -เพื่อพัฒนาการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ในระบบไร้สาย

สิ่งที่ดำเนินการไปแล้ว

ทดลองสร้างเครื่องส่งตามรายงานความก้าวหน้าครั้งที่ 1 แล้วปรากฏว่าใช้งานได้ตามต้องการ โดยทำการทดสอบ ส่ง และ รับสัญญาณผ่านเสาอากาศที่ความถี่ต่างๆ ตั้งแต่ 100 Hz ได้คลื่นถึงประมาณ 100 kHz ในระยะ 5 m โดยยังไม่ได้อัด RF Amplifier

แต่เนื่องจากความถี่พาหะที่ใช้งานนั้นใช้ความถี่ประมาณ 50 MHz ซึ่งใกล้เคียงกับความถี่ที่ใช้งานทางด้านโทรศัพท์คือ 49 MHz ดังนั้นเพื่อให้ค่า S/N ดีขึ้น จึงทำการต่อวงจร RF Power Amplifier เพื่อเพิ่มประสิทธิภาพในการส่ง โดยใช้วงจรดังรูป

ปัญหาของวงจรนี้อยู่ที่สัญญาณที่ผ่าน Amp นั้นต้องมีค่าสูงพอเนื่องจากเป็นวงจร signal bias ของ class C Amplifier ดังนั้นสัญญาณในภาคส่งจึงต้องผ่าน preamplifier เสียก่อน ซึ่งใช้ upc 1651 ทรานซิสเตอร์ preamp

ปัญหาสุดท้ายของโครงการนี้อยู่ที่วงจร Duplexer เนื่องจากใช้เสาอากาศต้นเดียวกัน โดยมีแนวความคิดในการทำวงจร Duplexer คือ ใช้ High switching transistor ทำหน้าที่เป็น switch เพื่อตัดไฟเลี้ยงที่จ่ายให้วงจรส่ง ในขณะที่ทำงานเป็นภาครับ

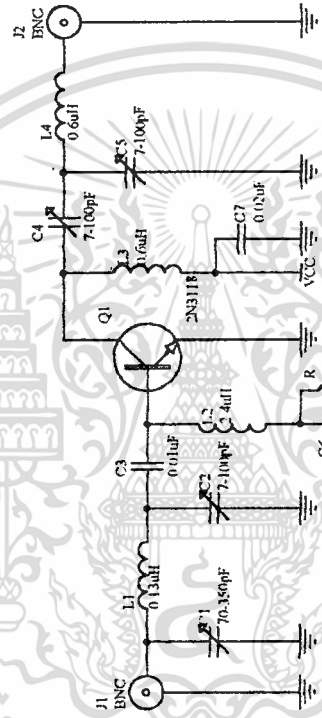
ความเห็นอาจารย์ที่ปรึกษา

(อาจารย์ ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ขออนุญาตจาก...

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

50 MHz CLASS C AMPLIFIER



Title

Size	Number	Revision
A4		
Date	13 Feb. 1996	Sheet of
File	A113 SCH	Drawn By

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้