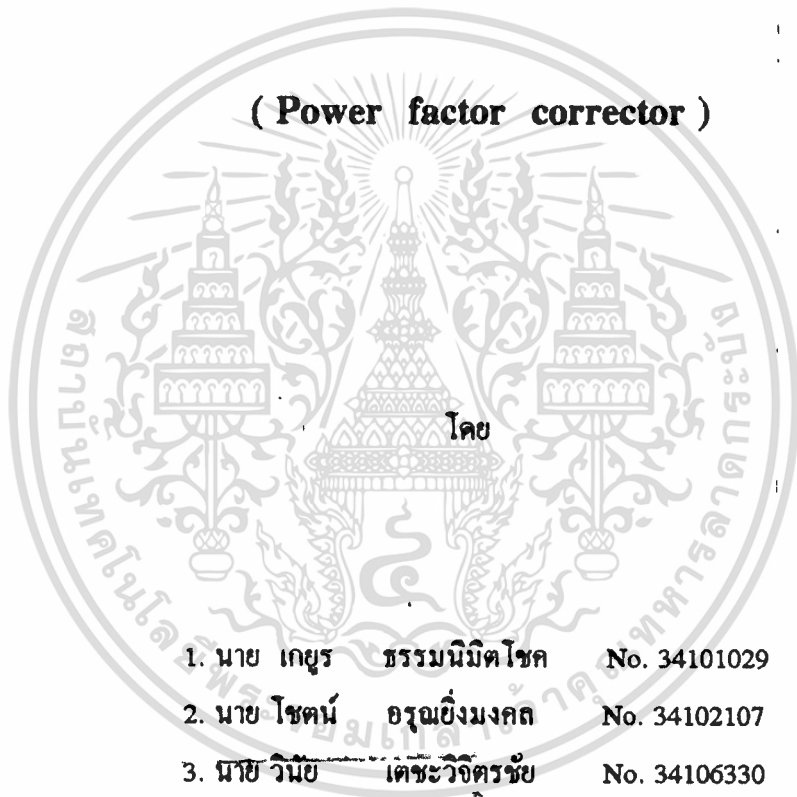




## เครื่องแก้เพาเวอร์แฟคเตอร์

( Power factor corrector )



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาอิเล็กทรอนิกส์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2537

ปริญญานิพนธ์ปีการศึกษา 2537

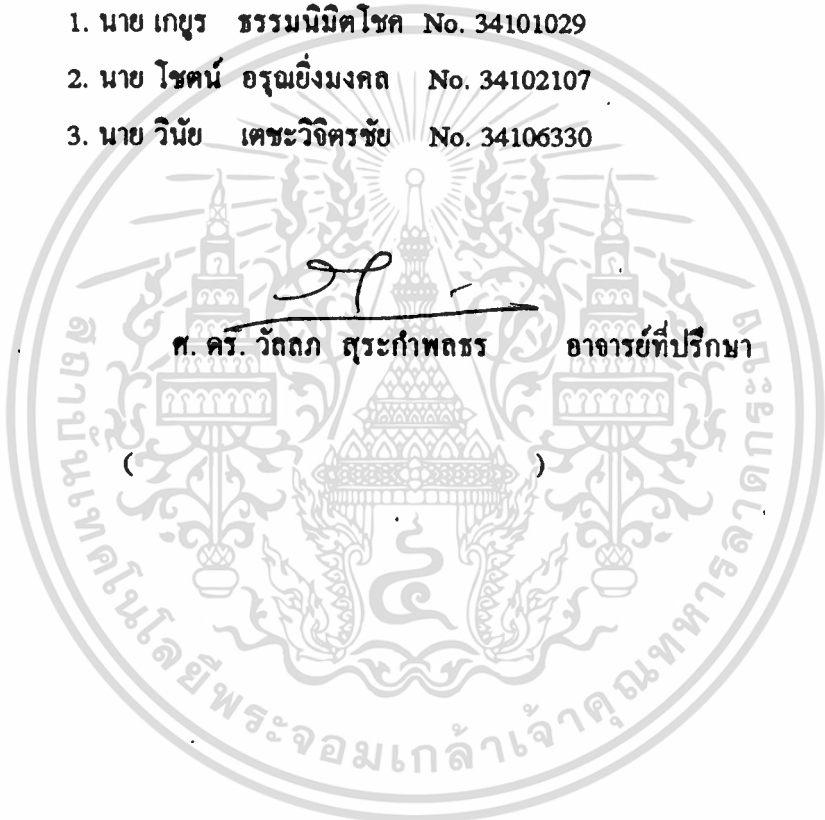
ภาควิชา อีเลคทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องแก้เพาเวอร์แฟคเตอร์

ผู้จัดทำ

1. นาย เกยูร ชรรณนิมิตโชค No. 34101029
2. นาย โชคน์ อรุณยิ่งมงคล No. 34102107
3. นาย วินัย เตชะวิจิตรชัย No. 34106330



ศ. ดร. วัลลภ สุระกำพลธร อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|                    |                            |
|--------------------|----------------------------|
| หัวข้อปริญญานิพนธ์ | เครื่องแก้เพาเวอร์แฟคเตอร์ |
| ชื่อ               | นาย เกษร ธรรมนิมิตโชค      |
|                    | นาย โชตน์ อรุณย์มงคล       |
|                    | นาย วินัย เศรษฐวิจิตรชัย   |
| อาจารย์ที่ปรึกษา   | ศ. ดร. วัลลภ สุระกำพลธร    |
| ภาควิชา            | อิเล็กทรอนิกส์             |
| ปีการศึกษา         | 2537                       |

### บทคัดย่อ

การแก้เพาเวอร์แฟคเตอร์ที่ในปริญญานิพนธ์นี้ มีหลักการคือ การต่อตัวเก็บประจุคงที่ และตัวเหนี่ยวนำคงที่ไว้กับโหลดโดยการอนุกรมกัน แล้วทำการควบคุมกระแสรีแอกเตอร์ ที่ผ่านระบบโดยการใช้ SCR ต่อขนานกับตัวเก็บประจุและโหลด เพื่อให้กระแสของตัวเหนี่ยวนำไปหักล้างกับกระแสของตัวเก็บประจุ ซึ่งผลให้กำลังไฟฟ้าเฉลี่ยและกำลังไฟฟ้าที่ปรากฏของระบบเท่ากัน จึงทำให้ค่าเพาเวอร์แฟคเตอร์ของระบบมีค่าเท่ากับหนึ่ง

Project Report      Power Factor Correction  
Name                    Mr. Kayoon Thmnimitchok  
                              Mr. Chote Arunyingmongkol  
                              Mr. Winai Techavijitchai  
Project Adviser      Prof. Dr. Wanlop Surakamponorn  
Department            Electronics  
Academic                1994

### ABSTRACT

This thesis concern with a Power-factor correction using a connection of a constant capacitor and inductor in series with loads . We can control a reactor current which pass through a system by using SCR connected in parallel with the capacitor and loads , in order to cancel the reactor current. Therefore the average and apparent power of the system are equal , so a unity power factor can exist.

## กิตติกรรมประกาศ

เป็นภาระหน้าที่ และความตั้งใจอย่างแท้จริง ของวิศวกรที่จะต้องนำเอาความรู้ทาง วิทยาศาสตร์และสาขาที่ใกล้เคียงมาประยุกต์ เพื่อนำมาใช้งานได้จริง คณะผู้จัดทำซึ่งตระหนักถึง ความรับผิดชอบข้อนี้จึงมีความตั้งใจเป็นอย่างสูงอีกทั้งใช้แรงกายและแรงใจเป็นอย่างมากประกอบ กับความร่วมมือจากบุคคลหลายฝ่าย โดยเฉพาะท่านอาจารย์ที่ปรึกษา จนคณะผู้จัดทำอดที่จะนำ มากกล่าวถึง ณ ที่นี้ไม่ได้ ฉะนั้น คณะผู้จัดทำขอขอบพระคุณ ท่านอาจารย์ที่ปรึกษา ศ. ดร. วัลลภ สุระกำพลธร เป็นอย่างมาก ซึ่งคอยแนะนำหลักการ วางแนวทางพร้อมทั้งวางแผนการ ทำงาน และ คอยให้คำปรึกษาในเรื่องเทคนิคต่าง ๆ โดยเฉพาะอย่างยิ่งทางด้านฮาร์ดแวร์ตลอดจน ท่านยังให้คำปรึกษาในทุก ๆ เรื่อง ทั้งยังติดตาม และ คอยดูแลผลการทำงาน รวมทั้งให้กำลังใจ ตลอดเวลาที่ผ่านไป จนทำให้ปริญญาานิพนธ์สำเร็จลุล่วงไปด้วยดี และ ที่สำคัญทางคณะผู้จัดทำขอ ขอบพระคุณ ท่านอาจารย์ที่ปรึกษา และ ท่านอาจารย์สอบปริญญาานิพนธ์ ที่เอื้อเฟื้อ สถานที่ตลอด จนอุปกรณ์ต่าง ๆ ที่ใช้ในการทำปริญญาานิพนธ์

ขอขอบพระคุณ เจ้าหน้าที่ธุรการภาคและบุคคลที่เกี่ยวข้องทั้งทางด้านเทคนิค และการ จัดพิมพ์ปริญญาานิพนธ์ ตลอดจนผู้ให้ความสนใจ และ ช่วยเหลือมาตลอด รวมทั้งทุกสิ่งทุกอย่าง ที่ทำให้ปริญญาานิพนธ์นี้ลุล่วงไปด้วยดี

ด้วยความเคารพ

คณะผู้จัดทำ

## สารบัญ

|  |     |
|--|-----|
| บทคัดย่อภาษาไทย.....   | I   |
| บทคัดย่อภาษาอังกฤษ.....  | II  |
| กิตติกรรมประกาศ.....   | III |
| บทที่ 1 บทนำ.....  | 1   |
| บทที่ 2 เฟสเซอร์.....  | 3   |
| 2.1 การพิจารณา Sinusoids ในรูปของ เฟสเซอร์.....                          | 3   |
| 2.2 ความสัมพันธ์ระหว่างแรงดันไฟฟ้าและกระแสไฟฟ้า<br>ในรูปของเฟสเซอร์..... | 4   |
| บทที่ 3 เพาเวอร์แฟกเตอร์.....  | 8   |
| 3.1 Complexpower.....  | 8   |
| 3.2 เพาเวอร์แฟกเตอร์.....  | 12  |
| บทที่ 4 การปรับปรุงค่าเพาเวอร์แฟกเตอร์.....                              | 14  |
| 4.1 แนวความคิดพื้นฐานในการปรับปรุงค่าเพาเวอร์แฟกเตอร์.....               | 14  |
| 4.2 ประโยชน์ของการปรับปรุงค่าเพาเวอร์แฟกเตอร์.....                       | 17  |
| บทที่ 5 หลักการทำงานของเครื่องแก้ค่าเพาเวอร์แฟกเตอร์.....                | 18  |
| 5.1 หลักการทำงาน.....  | 18  |
| 5.2 วงจรเปลี่ยนค่าเพาเวอร์แฟกเตอร์เป็นไฟตรง.....                         | 21  |
| 5.3 วงจร Voltage limiter และ วงจร PI controller.....                     | 28  |
| 5.4 วงจร SCR Trigger.....  | 32  |
| บทที่ 6 สรุปผลการทดสอบการทำงานของวงจร.....                               | 36  |
| เอกสารอ้างอิง.....   | 39  |
| ภาคผนวก.....   | 40  |

## สารบัญรูปภาพ

|  |    |
|--|----|
| รูปที่ 2.1 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวต้านทาน<br>(a) โดเมนเวลา (b) เฟเซอร์หรือโดเมนความถี่.....  | 4  |
| รูปที่ 2.2 รูปคลื่นแรงดันและกระแสของตัวต้านทาน.....  | 5  |
| รูปที่ 2.3 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวเหนี่ยวนำ<br>(a) โดเมนเวลา (b) เฟเซอร์หรือโดเมนความถี่.....  | 5  |
| รูปที่ 2.4 รูปคลื่นแรงดันและกระแสของตัวเหนี่ยวนำ.....  | 6  |
| รูปที่ 2.5 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวเก็บประจุ<br>(a) โดเมนเวลา (b) เฟเซอร์หรือโดเมนความถี่.....  | 6  |
| รูปที่ 2.6 รูปคลื่นแรงดันและกระแสของตัวเก็บประจุ.....  | 7  |
| รูปที่ 3.1 แผนภาพเฟเซอร์ของ $V_{rms}$ และ $I_{rms}$ .....  | 10 |
| รูปที่ 3.2 แผนภาพของ Complex power.....  | 10 |
| รูปที่ 4.1 วงจร RL อนุกรม.....   | 14 |
| รูปที่ 4.2 วงจรที่ได้รับการแก้ค่าเพาเวอร์แฟคเตอร์แล้ว.....   | 15 |
| รูปที่ 5.1 หลักการปรับปรุงค่าเพาเวอร์แฟคเตอร์.....   | 18 |
| รูปที่ 5.2 Pf Collection Block Diagram.....  | 20 |
| รูปที่ 5.3 Block Diagram ของวงจรเปลี่ยนค่าเพาเวอร์เป็นไฟตรง.....   | 23 |
| รูปที่ 5.4 (a) Sine voltage waveform ; (b) shaped current waveform ;<br>(c) output voltage for phase=0 ; (d) shaped current waveform<br>for phase=90 ; (e) output voltage for phase=90 ..... | 24 |
| รูปที่ 5.5 Power factor vs phase angle.....  | 25 |
| รูปที่ 5.6 วงจรเปลี่ยนค่าเพาเวอร์แฟคเตอร์เป็นไฟตรง.....  | 26 |
| รูปที่ 5.7 วงจรเปลี่ยนค่าแรงดันที่ได้ให้เป็นไฟบวกหรือลบ<br>ตามเงื่อนไข lead หรือ lag.....  | 27 |

|  |    |
|--|----|
| รูปที่ 5.8 วงจร Voltage limiter.....                                 | 29 |
| รูปที่ 5.9 วงจร PI controller.....                                   | 30 |
| รูปที่ 5.10 วงจรแปลงค่าเพาเวอร์เป็นแรงดันไฟระหว่าง 5 ถึง 10 โวลต์... | 31 |
| รูปที่ 5.11 วงจร SCR Trigger.....                                    | 33 |
| รูปที่ 5.12 วงจรลดขนาดสัญญาณ sine.....                               | 34 |
| รูปที่ 5.13 วงจรควบคุมกระแสที่ผ่านอิมพีแดนซ์โหลด.....                | 35 |



## บทที่ 1

### บทนำ

พลังงานเป็นปัจจัยสำคัญอย่างหนึ่งในชีวิตประจำวัน ประเทศไทยกำลังมีการเปลี่ยนแปลงจากประเทศกสิกรรมกลายเป็นประเทศอุตสาหกรรม หากผู้ใช้ไฟฟ้าช่วยกันใช้พลังงานไฟฟ้าอย่างประหยัดจะช่วยให้การใช้พลังงานไฟฟ้ามีประสิทธิภาพสูงสุดได้ การปรับปรุงค่าเพาเวอร์แฟคเตอร์เป็นวิธีหนึ่งที่จะช่วยประหยัดพลังงานไฟฟ้าได้อย่างมีประสิทธิภาพ การไฟฟ้าผ่านผลิตได้พยายามปรับปรุงค่าเพาเวอร์แฟคเตอร์ของการไฟฟ้าเองให้ดี มีประสิทธิภาพในการจ่ายโหลดให้กับผู้ใช้ไฟฟ้าอยู่ตลอดเวลา โดยทั่วไปแล้วโหลดของผู้ใช้ไฟฟ้าส่วนใหญ่ มักจะเป็นพวกอินดักทีฟโหลดอันได้แก่ มอเตอร์ หม้อแปลง หลอดไฟฟ้าแสงสว่าง ฯลฯ ซึ่งจากลักษณะสมบัติของโหลดเหล่านี้จะทำให้ค่าเพาเวอร์แฟคเตอร์ของระบบต่ำลง หากไม่มีการปรับปรุงค่าเพาเวอร์แฟคเตอร์ให้สูงขึ้นแล้ว จะทำให้เกิดการสูญเสียพลังงานไปโดยเปล่าประโยชน์ อีกทั้งยังเพิ่มต้นทุนในการผลิตสินค้าอีกด้วย การแก้เพาเวอร์แฟคเตอร์จึงมีประโยชน์ต่อผู้ใช้ไฟฟ้าและการไฟฟ้าเองเป็นอย่างมาก

#### ความสำคัญและที่มาของโครงการ

กำลังงานในระบบไฟฟ้ากระแสสลับ สามารถแบ่งออกได้เป็น สองส่วนด้วยกัน คือ กำลังงานจริง (Real power หรือ Active power) มีหน่วยเป็นวัตต์ (watt) หรือกิโลวัตต์ (kwatt) เป็นกำลังงานที่สามารถเปลี่ยนแปลง โดยอุปกรณ์ไฟฟ้าไปเป็นพลังงานรูปอื่นได้ เช่น ความร้อนแสงสว่าง หรือ กำลังงาน หรืออีกส่วนหนึ่งคือ กำลังงานรีแอกทีฟ (Reactive power) มีหน่วยเป็นวาร์ (var) หรือ กิโลวาร์ (kvar) เป็นกำลังงานที่ไม่สามารถเปลี่ยนไปเป็นพลังงานรูปอื่นได้ แต่อุปกรณ์ไฟฟ้าที่ต้องทำงานโดยอาศัยสนามแม่เหล็ก เช่น หม้อแปลงไฟฟ้า มอเตอร์ ต้องใช้กำลังงานรีแอกทีฟนี้ สร้างสนามแม่เหล็ก ผลรวมของกำลังงานทั้งสองส่วนนี้ เรียกว่า กำลังงานปรากฏ (Appearance power) มีหน่วยเป็นโวลท์แอมแปร์ (VA)หรือกิโลวาร์ (kVA) เป็นกำลังงานที่แหล่งจ่าย ให้กับอุปกรณ์ไฟฟ้าต่างๆ และมีขนาดเท่ากับผลคูณของกระแสไฟฟ้าในวงจรไฟฟ้ากับแรงดันไฟฟ้า ของแหล่งจ่ายกำลังงานไฟฟ้า อัตราส่วนของกำลังงานจริง ต่อ กำลังงานปรากฏ เราเรียกว่า เพาเวอร์แฟคเตอร์ (Power factor : Pf) เป็นตัวบอกให้ทราบว่า กรณีไฟฟ้าต่าง ๆ ใช้กำลังงานจริง เป็นสัดส่วนเท่าไร เมื่อเทียบกับกำลังงานปรากฏ ดังนั้น ในระบบไฟฟ้าที่มีค่าเพาเวอร์แฟคเตอร์สูง จะมีความสามารถหรือประสิทธิภาพในการทำงานดีกว่าระบบไฟฟ้าที่มีค่าเพาเวอร์ต่ำกว่า

อุปกรณ์ไฟฟ้าที่ให้อยู่ในกิจการต่าง ๆ จะเป็นชนิดที่ต้องการกำลังงานรีแอกทีฟ จากแหล่งจ่ายกำลังงานไฟฟ้า ที่มีเครื่องจักรซิงโครนัส (Synchronous machine) และคาปาซิเตอร์กำลัง (Power capacitor) เท่านั้นที่สามารถจ่ายกำลังงานรีแอกทีฟให้กับแหล่งจ่ายกำลังไฟฟ้าหรืออุปกรณ์ไฟฟ้า ที่ต้องการกำลังงานแบบรีแอกทีฟได้ ดังนั้นการติดตั้งคาปาซิเตอร์กำลัง ไม่ว่าจะเป็คาปาซิเตอร์กำลังที่โซกับระบบแรงดันต่ำ (แรงดันไม่เกิน 1000 โวลท์) หรือระบบแรงดันสูงเพิ่มเติม เข้าไปในระบบไฟฟ้า จึงเป็นวิธีการที่ประหยัดที่สุด ในการปรับปรุงค่าเพาเวอร์แฟคเตอร์ของระบบไฟฟ้าให้ดีขึ้น โดยเฉพาะอย่างยิ่ง ระบบไฟฟ้าที่กำลังใช้งานอยู่ และมีค่าเพาเวอร์แฟคเตอร์ต่ำ

ตัวคาปาซิเตอร์กำลังมีคุณสมบัติที่พิเศษอย่าง คือ นอกจากจะมีราคาถูกกว่าเครื่องจักรกลซิงโครนัสมาก แล้วยังติดตั้งได้ง่าย ในทางปฏิบัติแทบจะไม่ต้องการบำรุงรักษาเลย เพราะไม่มีส่วนมีการเคลื่อนไหว และประการสำคัญคือ มีการสูญเสียกำลังงานในตัวเองต่ำมาก ปัจจุบันสามารถผลิตคาปาซิเตอร์กำลังให้มีกำลังงานสูญเสียไม่ต่ำกว่า 0.5 วัตต์ ต่อ กิโลวัตร์ และมีให้เลือกใช้งานหลายขนาดเพื่อให้เหมาะสมกับการติดตั้งใช้งานแต่ละแห่งสำหรับขนาดใหญ่ ๆ (กิโลวัตร์สูง ๆ) จะได้จากการนำเอาคาปาซิเตอร์ตัวเล็ก ๆ มาต่อรวมกันเป็นกลุ่ม แล้วบรรจุลงในภาชนะรองรับสถานะที่ไม่ผลิตตัวใหญ่ ๆ เลยก็ด้วยเหตุผลทางเศรษฐศาสตร์

## บทที่ 2 เฟสเซอร์

### 2.1 การพิจารณา sinusoids ในรูปของ เฟสเซอร์

พิจารณาแรงดันไฟฟ้ารูป sine ดังสมการนี้

$$v = V_m \cos(\omega t + \theta)$$

โดยเราทราบ ค่าขนาดของแรงดันไฟฟ้า เป็น  $V_m$  และทราบค่าความถี่  $\omega$  และเฟส  $\theta$  จากการทราบค่าเหล่านี้ เราสามารถแสดงเป็นในรูป complex number ได้ดังนี้

$$v = V_m e^{j\theta} = V_m \angle \theta$$

ซึ่งเราจะนิยมการเขียนแทนในลักษณะนี้เป็น เฟสเซอร์ ของแรงดันไฟฟ้า และจะใช้สัญลักษณ์ เป็นคันทิมพ์ใหญ่เข้ม  $V$

เราสามารถแสดงที่มาของแนวความคิดนี้ได้โดย การใช้ Euler' formular คือ

$$V_m \cos(\omega t + \theta) = \text{Re}(V_m e^{j\theta} e^{j\omega t})$$

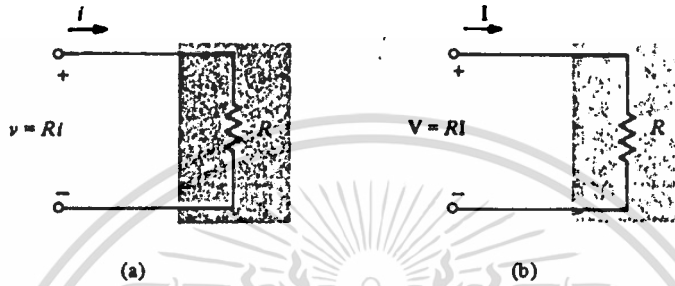
ดังนั้นเราจะเห็นได้ว่า

$$v = \text{Re}(v e^{j\omega t})$$

ถึงแม้ว่าปริมาณของไฟฟ้าสลับ- เราสามารถที่จะเขียนแทนด้วยรูปคลื่นได้ก็ตาม แต่วิธีดังกล่าวนี้ไม่ค่อยสะดวกเท่าไรนักเมื่อนำมาใช้ในการวิเคราะห์วงจร ยิ่งกว่านั้น ถ้าหากว่าวงจรประกอบด้วยปริมาณหลาย ๆ ปริมาณด้วยแล้ว จะยังทำให้ยุ่งยากในการแยกแยะปริมาณต่าง ๆ ที่มีความสัมพันธ์ต่อกันด้วย ด้วยเหตุผลดังกล่าวนี้ เราจึงใช้เฟสเซอร์ไคอะแกรมในการเขียนแทนปริมาณไฟฟ้าต่าง ๆ ของไฟฟ้ากระแสสลับ ดังที่เราได้เคยเรียนในวิชา การวิเคราะห์วงจรไฟฟ้า มาแล้วนั่นเอง

### 2.2 ความสัมพันธ์ระหว่างแรงดันไฟฟ้าและกระแสไฟฟ้าในรูปของเฟสเซอร์

เราสามารถสรุปความสัมพันธ์ระหว่าง เฟสเซอร์แรงดันไฟฟ้า และ เฟสเซอร์กระแสไฟฟ้า ของอุปกรณ์ทั้ง 3 ชนิด คือ ตัวต้านทาน ตัวเหนี่ยวนำไฟฟ้า และ ตัวเก็บประจุ ได้ดังนี้  
พิจารณาวงจรที่มีเฉพาะตัวต้านทานดังในรูปที่ 2.1



รูปที่ 2.1 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวต้านทาน

(a) โดเมนเวลา (b) เฟสเซอร์หรือโดเมนความถี่

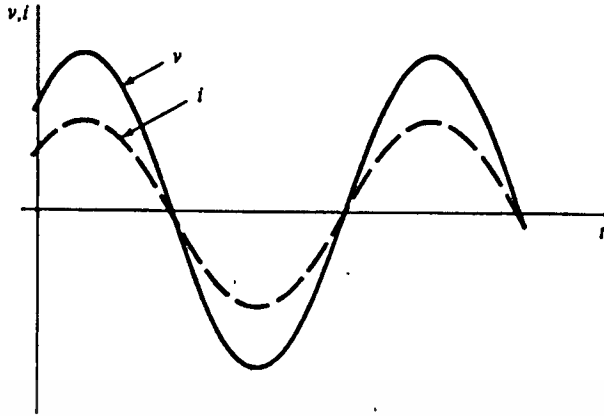
ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า ในรูปโดเมนเวลา จะคือ

$$v = Ri$$

ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า เฟสเซอร์ หรือ ในรูปโดเมนความถี่ จะคือ

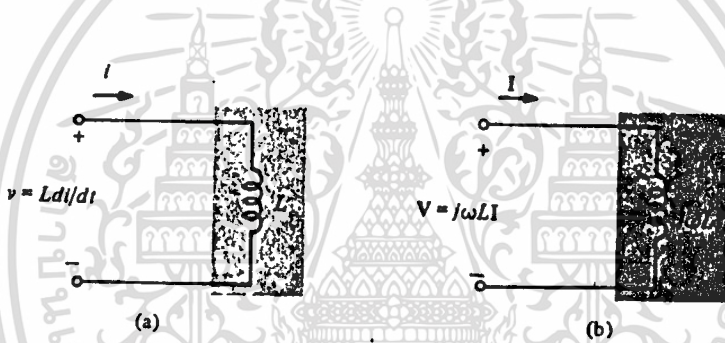
$$V = RI$$

และเราสามารถแสดงความสัมพันธ์ระหว่างเฟสของ แรงดันไฟฟ้า และ กระแสไฟฟ้า ได้ดังในรูปที่ 2.2



รูปที่ 2.2 รูปคลื่นแรงดันและกระแสของตัวต้านทาน

พิจารณาวงจรที่มีเฉพาะตัวเหนี่ยวนำดังในรูปที่ 2.3



รูปที่ 2.3 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวเหนี่ยวนำ

(a) โดเมนเวลา (b) เฟซเซอร์หรือโดเมนความถี่

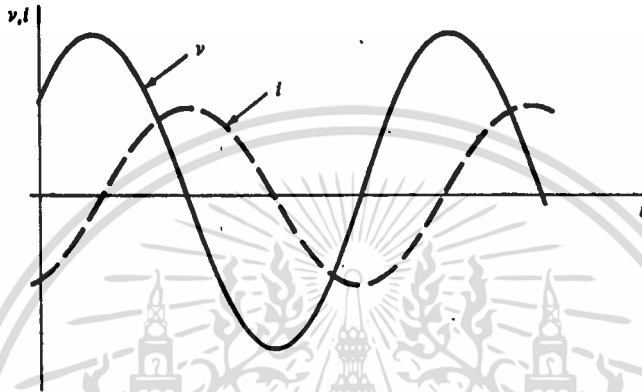
ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า ในรูปโดเมนเวลา จะเป็น

$$v = L \frac{di}{dt}$$

ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า เฟซเซอร์ หรือ ในรูปโดเมนความถี่ จะเป็น

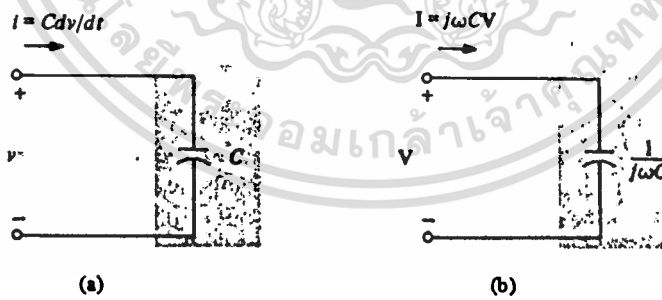
$$v = j\omega Li$$

และเราสามารถแสดงความสัมพันธ์ระหว่างเฟสของ แรงดันไฟฟ้า และ กระแสไฟฟ้า ได้  
ดังในรูปที่ 2.4



รูปที่ 2.4 รูปคลื่นแรงดันและกระแสของตัวเหนี่ยวนำ

พิจารณาวงจรที่มีเฉพาะตัวเก็บประจุดังในรูปที่ 2.5



รูปที่ 2.5 ความสัมพันธ์ระหว่างแรงดันและกระแสของตัวเก็บประจุ  
(a) โดเมนเวลา (b) เฟซอร์หรือโดเมนความถี่

ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า ในรูปโดเมนเวลา จะคือ

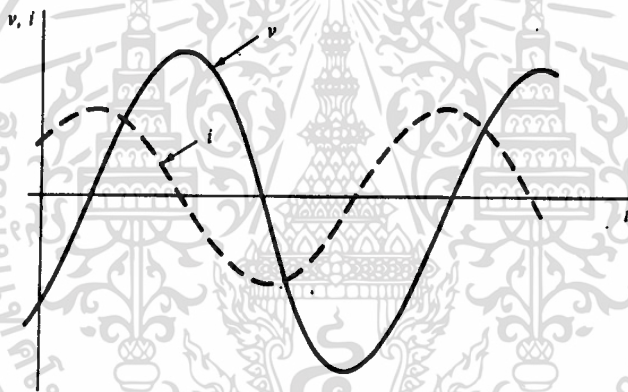
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i = C \frac{dv}{dt}$$

ความสัมพันธ์ระหว่าง แรงดันไฟฟ้า และ กระแสไฟฟ้า เฟสเซอร์ หรือ ในรูปโดเมน ความถี่ จะเป็น

$$v = \frac{i}{j\omega C}$$

และเราสามารถแสดงความสัมพันธ์ระหว่างเฟสของ แรงดันไฟฟ้า และ กระแสไฟฟ้า ได้ ดังในรูปที่ 2.6



รูปที่ 2.6 รูปคลื่นแรงดันและกระแสของตัวเก็บประจุ

## บทที่ 8 เพาเวอร์แฟกเตอร์

### 3.1 COMPLEX POWER

เราจะมาพิจารณา Complex power ในวงจร Ac steady state ซึ่งมีประโยชน์ ในการหาค่า และทำการปรับปรุงค่าเพาเวอร์แฟกเตอร์ จากเฟเซอร์ของศักดาและกระแส คือ

$$v = V_m e^{j\phi}$$
$$i = I_m e^{j(\phi-\theta)}$$

เฟเซอร์ในรูป rms ของสองปริมาณนี้สามารถเขียนได้เป็น

$$v_{rms} = \frac{v}{\sqrt{2}} = V_{rms} e^{j\phi}$$
$$i_{rms} = \frac{i}{\sqrt{2}} = I_{rms} e^{j(\phi-\theta)}$$

ซึ่งเราสามารถหาค่ากำลังงานเฉลี่ยได้ดังนี้

$$P = V_{rms} I_{rms} \cos \theta = \text{Re}(V_{rms} I_{rms}^* e^{j\phi})$$

จาก

$$V_{rms} I_{rms}^* = V_{rms} I_{rms} e^{j\theta}$$

ดังนั้นเราจึงได้ว่า

$$P = \text{Re}(v_{rms} i_{rms}^*)$$

ผลคูณของ  $v_{rms} i_{rms}^*$  คือ Complex power และ ส่วนค่าจริงของมันจะคือ กำลังงานเฉลี่ย สำหรับ Complex power เราจะใช้สัญลักษณ์เป็น S ดังนั้นจึงได้

$$S = V_{rms} I_{rms}^* = P + jQ$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



โดย  $Q$  คือ Reactive power และเราได้กำหนดหน่วยของ  $Q$  ให้เป็น var เพื่อให้แตกต่างจาก watt

เราจะได้ขนาดของ Complex power เป็น

$$|s| = |v_{rms} I_{rms}^*| = |v_{rms}| |I_{rms}^*| = V_{rms} I_{rms}$$

ซึ่งเท่ากับกำลังปรากฏ (Apparent power) และเราจะได้ว่า

$$Q = \text{Im } s = V_{rms} I_{rms} \sin \theta$$

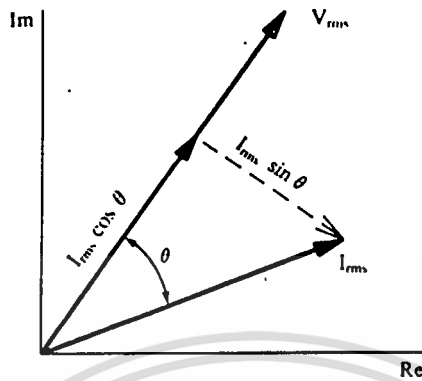
สำหรับอิมพีแดนซ์  $Z$  เรารู้ว่า  $\sin \theta = \text{Im } z / |z|$  ดังนั้น

$$Q = V_{rms} I_{rms} \frac{\text{Im } z}{|z|}$$

เพราะว่า  $V_{rms} / |z| = I_{rms}$  ดังนั้นเราจึงได้

$$Q = I_{rms}^2 \text{Im } z = V_{rms}^2 \frac{\text{Im } z}{|z|^2}$$

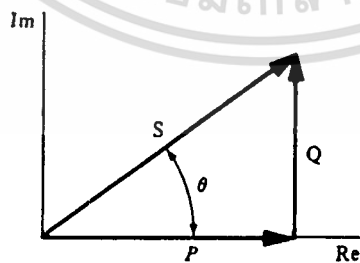
แผนภาพเฟสเซอร์ของ  $V_{rms}$  และ  $I_{rms}$  ได้แสดงดังในรูปที่ 3.1 เราจะเห็นว่าเฟสเซอร์ของกระแสสามารถแตกออกเป็น 2 องค์ประกอบ โดยองค์ประกอบ  $I_{rms} \cos \theta$  จะอยู่ในเฟสเดียวกับ  $V_{rms}$  ซึ่งจะก่อให้เกิด Real power :  $P$  ส่วนองค์ประกอบ  $I_{rms} \sin \theta$  จะอยู่ท่ามุม 90 องศา กับเฟสของ  $V_{rms}$  ซึ่งจะก่อให้เกิด Reactive power :  $Q$



รูปที่ 3.1 แผนภาพเฟสเซอร์ของ  $V_{rms}$  และ  $I_{rms}$

อย่างไรก็ตามเรามักจะพิจารณา Complex power ในรูปแผนภาพดังแสดงในรูปที่ 3.2 ซึ่งสามารถแสดง Inductive load (lagging Pf) :  $(0 < \theta \leq 90^\circ)$  , Q มีค่าเป็นบวก และ S อยู่ในควอดแดนต์ที่ 1 และสำหรับ Capacitive load (leading Pf) :  $(-90^\circ \leq \theta < 0)$  , Q มีค่าเป็นลบ และ S อยู่ในควอดแดนต์ที่ 4 และเราจะได้ว่าค่ามุมมีค่าดังนี้

$$\theta = \tan^{-1}\left(\frac{Q}{P}\right)$$



รูปที่ 3.2 แผนภาพของ Complex power

มาลองพิจารณา Complex power ที่วงจรที่มี load 2 ตัว คือ อิมพีแดนซ์  $Z_1$  และ  $Z_2$  ดังแสดงใน รูปที่ 3.3 Complex power ที่จ่ายให้กับอิมพีแดนซ์ทั้ง 2 ตัวนี้ หาได้ดังนี้

$$\begin{aligned} S &= v_{rms} \dot{I}_{rms} = v_{rms} (I_{1,rms} + I_{2,rms})^* \\ &= v_{rms} \dot{I}_{1,rms} + v_{rms} \dot{I}_{2,rms} \end{aligned}$$

ดังนั้น จะเห็นได้ว่า Complex power ที่จ่ายให้กับอิมพีแดนซ์ทั้งคู่ คือผลรวมของแต่ละอันที่เป็นอิสระจากกัน หลักการนี้เรียกว่า Conservation of complex power



### 3.2 เพาเวอร์แฟคเตอร์

ค่าเฉลี่ยของกำลังไฟฟ้าที่จ่ายให้กับ load ในวงจร Ac steady state มีค่าดังนี้

$$P = V_{rms} I_{rms} \cos\theta$$

กล่าวคือ กำลังไฟฟ้า จะมีค่าเท่ากับผลคูณของค่า rms ของแรงดันไฟฟ้า และ ค่า rms ของกระแสไฟฟ้า และ ค่า cosine ของมุมระหว่างเฟเซอร์ของ แรงดันไฟฟ้า และ กระแสไฟฟ้า ซึ่งในทางปฏิบัติแล้ว ค่า rms ของแรงดันไฟฟ้า และ กระแสไฟฟ้า สามารถทำการวัดได้ง่าย และ ผลคูณของค่าทั้งสองนี้,  $V_{rms} I_{rms}$  เรียกว่า Apperent power ซึ่ง Apperent power นี้ เราจะนิยามหน่วยของมันเป็น Voltamperes (VA) หรือ Kilovoltamperes (kVA) เพื่อที่จะหลีกเลี่ยง ความสับสนกับหน่วยของกำลังไฟฟ้าเฉลี่ย Watt (W) เราจะเห็นได้อย่างชัดเจนว่า กำลังไฟฟ้าเฉลี่ยไม่สามารถที่จะมากกว่า Apperent power ได้

อัตราส่วนของ กำลังไฟฟ้าเฉลี่ย ต่อ Apperent power เราจะนิยามเป็น Power factor และ ใช้สัญลักษณ์เป็น Pf ดังนั้นเราจึงได้ว่า

$$Pf = \frac{P}{V_{rms} I_{rms}} = \cos\theta$$

ซึ่งเราจะเห็นว่า ค่าเพาเวอร์แฟคเตอร์ จะไม่มีหน่วย และค่ามุม  $\theta$  นี้เรายังจะเรียกว่า Pf angle ซึ่งจะเป็นมุมเดียวกับมุมของอิมพีแดนซ์ของ load

ในกรณีที่ load เป็น purely resistive แรงดันไฟฟ้า และ กระแสไฟฟ้า จะอยู่ในเฟสเดียวกัน ดังนั้น จึงได้ว่า ค่าเพาเวอร์แฟคเตอร์มีค่าเท่ากับ 1 นั่นคือ กำลังเฉลี่ย และ Apperent power จะมีค่าเท่ากัน วงจรที่มีค่าเพาเวอร์แฟคเตอร์เท่ากับ 1 นี้ สามารถจะมี ตัวเหนี่ยวนำ และ ตัวเก็บประจุได้ ถ้าค่า reactance ของทั้งสองนี้สามารถหักล้างกันหมดไป ซึ่งแนวคิดนี้เองที่เราจะนำมาใช้ในการปรับปรุงค่าเพาเวอร์แฟคเตอร์ของระบบ

ในวงจรที่มีเฉพาะ reactive load คือมี ค่ามุมเท่ากับ  $+90$  องศา หรือ  $-90$  องศา และจะมีค่าเพาเวอร์แฟคเตอร์เท่ากับ 0 วงจรดังกล่าวนี้จะเป็นวงจรที่มีเฉพาะ ตัวเหนี่ยวนำ หรือ ตัวเก็บประจุ อย่างเดียว ซึ่งเฟสเซอร์ของ แรงดันไฟฟ้า และ กระแสไฟฟ้า จะมีมุมต่างกัน  $90$  องศา

ในกรณีวงจรที่มีค่ามุมอยู่ระหว่าง  $-90$  องศา และ  $0$  องศา นั้นจะเป็นวงจรที่ประกอบขึ้นจาก ตัวต้านทาน และ ตัวเก็บประจุ และสำหรับวงจรที่มีค่ามุมอยู่ระหว่าง  $90$  องศา และ  $0$  องศา จะเป็นวงจรที่ประกอบขึ้นจากตัวต้านทาน และ ตัวเหนี่ยวนำ เราจะกำหนดค่าใหม่ว่า leading หรือ lagging โดยพิจารณาจากเฟสของกระแสไฟฟ้าเทียบกับเฟสของแรงดันไฟฟ้า โดย load ที่ประกอบด้วย ตัวต้านทาน และ ตัวเก็บประจุ เรียกว่า leading pf ส่วน load ที่ประกอบด้วย ตัวต้านทาน และตัวเหนี่ยวนำ เราเรียกว่า lagging pf

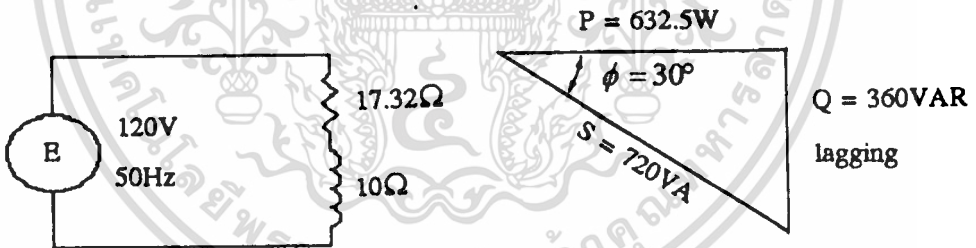


## บทที่ 4

### การปรับปรุงเพาเวอร์แฟคเตอร์

#### 4.1 แนวความคิดพื้นฐานของการปรับปรุงเพาเวอร์แฟคเตอร์

ในระบบการส่ง และ จ่ายไฟฟ้านั้น โดยทั่ว ๆ ไปแล้วเราจะ พิจารณาเห็นว่า ส่วนที่เป็น โหลด มักจะปรากฏ ในรูปของอินดักติฟโหลดเสมอ ๆ ดังนั้นกระแสที่ไหลในระบบหรือในวงจร จึงเกิดล้าหลังแรงดันที่จ่ายให้แก่ ระบบ หรือ วงจรเสมอ ๆ นั่นคือ กระแสไม่ได้อินเฟสกับแรงดัน ซึ่งในสภาวะ ดังกล่าวนี้ ถ้าหากว่า กระแสล้าหลังแรงดันอยู่เป็นมุมแคบ ๆ แล้ว ก็ไม่น่าจะมีปัญหา อะไรมากนัก เพราะค่าเพาเวอร์แฟคเตอร์ของวงจร หรือของระบบยังใกล้เคียงกับ 1 (เพาเวอร์แฟคเตอร์ของระบบเท่ากับ 1 ถือว่าดีที่สุด) แต่ถ้าเมื่อใดกระแสที่ไหลในวงจรหรือในระบบเกิดล้าหลังแรงดันอยู่เป็นมุมกว้างมาก ๆ ซึ่งจะทำให้ เพาเวอร์แฟคเตอร์ของระบบต่ำลงหรือน้อยกว่า 1 มาก ๆ ในลักษณะเช่นนี้ จะทำให้ประสิทธิภาพในการส่ง และ จ่ายกำลังไฟฟ้าของระบบต่ำลง ซึ่งเป็น สิ่งที่เราไม่ต้องการ ดังนั้นจึงต้องมีการแก้เพาเวอร์แฟคเตอร์ ให้มีค่าสูงขึ้น ยิ่งแก้ได้ใกล้เคียงกับ 1 ยิ่งดี เพราะจะทำให้การส่งและจ่ายกำลังไฟฟ้าของระบบมีประสิทธิภาพสูงขึ้น



รูปที่ 4.1 วงจร RL อนุกรม

ปกติ การแก้เพาเวอร์แฟคเตอร์ของระบบ ในขณะที่โหลดเป็น อินดักติฟโหลดนั้นเรามักจะ ค่อยๆปรับค่าตัวเก็บประจุเข้าไปกับโหลดนั่นเองอย่างไรก็ดีในขณะที่ทำการแก้เพาเวอร์นั้น เราจะสังเกตเห็นได้ว่า แรงดันที่จ่ายให้โหลด และกำลังงานไฟฟ้าที่โหลดมิได้มีการเปลี่ยนแปลง นั่นคือกระแส ที่จ่ายให้โหลดหรือกำลังไฟฟ้าที่ปรากฏ (apparent power) ที่จ่ายให้โหลดลดลงนั่นเอง

พิจารณาวงจร RL อนุกรม ในรูปที่ 3.1 ถ้าเราต้องการแก้เพาเวอร์แฟคเตอร์ให้มีค่าเท่ากับ 0.95 ล้าหลัง เราควรจะต้องใช้ค่าคาปาซิแตนซ์เท่าไร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถคำนวณได้ดังนี้

$$Z = \sqrt{R^2 + X^2} = \sqrt{(17.32\Omega)^2 + (10\Omega)^2} = 20\Omega$$

$$I = \frac{E}{Z} = \frac{120V}{20\Omega} = 6A$$

$$Pf = \cos \phi = \frac{R}{Z} = \frac{17.32\Omega}{20\Omega} = 0.866 \text{ lagging}$$

$$\phi = \cos^{-1} 0.866 = 30^\circ$$

$$P = EI \cos \phi = (120V)(6A)(0.866) = 623.5W$$

จาก  $\cos \phi = \frac{P}{S}$

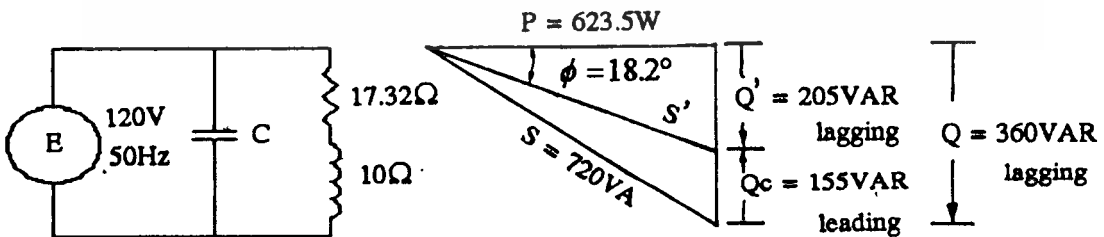
$$S = \frac{P}{\cos \phi} = \frac{623.5W}{0.866} = 720VA$$

และ  $\sin \phi = \frac{Q}{S}$

$$Q = S \sin \phi = (720VA)(0.5) = 360VAR \text{ lagging}$$

นั่นคือ จะได้เพาเวอร์โทรแองเกิล ค้างในรูปที่ 4.1

เมื่อต้องการแก้เพาเวอร์แฟคเตอร์ของวงจรให้มีค่าเท่ากับ 0.95 ถ้าหลัง จะต้องนำตัวเก็บประจุมาต่อขนานเข้ากับวงจรดังแสดงในรูปที่ 4.2



รูปที่ 4.2 วงจรที่ได้รับการแก้ค่าเพาเวอร์แฟคเตอร์แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $Pf' = 0.95 \text{ lagging}$

นั่นคือ  $Pf' = \cos \phi' = 0.95$

$$\phi' = \cos^{-1} 0.95 = 18.2^\circ$$

แต่  $\cos \phi' = \frac{P}{S'}$

$$S' = \frac{P}{\cos \phi'} = \frac{623.5W}{0.95} = 656.3 \text{ VAR}$$

$$\begin{aligned} Q' &= S' \sin \phi' = S' \sin 18.2^\circ \\ &= (656.3VA)(0.3123) \\ &= 205 \text{ VAR lagging} \end{aligned}$$

นั่นคือ คาปาซิแตนซ์ที่เป็น VAR มีค่า

$$\begin{aligned} &= Q_c = Q - Q' \\ &= 360 \text{ VAR} - 205 \text{ VAR} \\ &= 155 \text{ VAR leading} \end{aligned}$$

เพื่อที่จะทำให้ PF ของวงจรมีค่าเท่ากับ 0.95 ถ้าหลัง จะต้องใช้ คาปาซิเตอร์ ที่ทำให้เกิด กำลังไฟรีแอกทีฟ 115 VAR นำหน้า (คาปาซิแตนซ์เป็น VAR) แต่ค่ากำลังไฟฟ้า ที่ปรากฏที่ เกิดขึ้นที่คาปาซิเตอร์มีค่าเท่ากับกำลังไฟรีแอกทีฟที่เกิดขึ้นที่คาปาซิเตอร์ นั่นคือ กำลังไฟฟ้าที่ ปรากฏที่เกิดขึ้นที่คาปาซิเตอร์จึงมีค่าเท่ากับ 115 VA

ดังนั้น  $S_c = I_c E = 115VA$

$$I_c = \frac{S_c}{E} = \frac{115VA}{120V} = 1.2917 \text{ A}$$

$$X_c = \frac{E}{I_c} = \frac{120V}{1.2917 \text{ A}} = 92.9 \Omega$$

แต่  $X_c = \frac{1}{2\pi fC}$

หรือ  $C = \frac{1}{2\pi fX_c} = \frac{1}{(2)\pi(50\text{Hz})(92.9\Omega)}$

$$= 34.28 \mu\text{F}$$

ดังนั้นเราจึงต้องใช้ตัวเก็บประจุขนาด 34.28 ไมโครฟารัด ต่อขนานเข้ากับวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 ประโยชน์ของการแก้เพาเวอร์แฟกเตอร์

การที่เราสามารถปรับปรุงค่าเพาเวอร์แฟกเตอร์ได้นั้นจะทำให้เกิดการประโยชน์ เช่น ระบบไฟฟ้าสามารถรับ load ได้มากขึ้น

เมื่อมีการปรับปรุงค่าเพาเวอร์ ให้มีค่าสูงขึ้น จะทำให้ กระแสที่ไหลอยู่ในระบบ ระหว่าง แหล่งจ่ายไฟ กับจุดที่มีการปรับปรุงเพาเวอร์แฟกเตอร์ มีค่าลดลง เมื่อเทียบกับค่ากระแสเดิมใน ขณะที่ยังไม่มีการปรับปรุงค่าเพาเวอร์แฟกเตอร์ ดังนั้นเมื่อกระแสในระบบลดลง จึงทำให้เราสามารถเพิ่ม load เข้าไปในระบบได้อีก

### ลดกำลังงานสูญเสียในสายเคเบิล

จากการปรับปรุงค่าเพาเวอร์แฟกเตอร์ ทำให้กระแสในระบบลดลง นั่นคือเป็นการกำลังงานสูญเสียในสายเคเบิลด้วย เนื่องมาจากกำลังงานสูญเสียในสายเคเบิลเป็นสัดส่วนโดยตรงกับ กระแสไฟฟ้ายกกำลังสอง

### ลดกำลังงานสูญเสียในหม้อแปลง

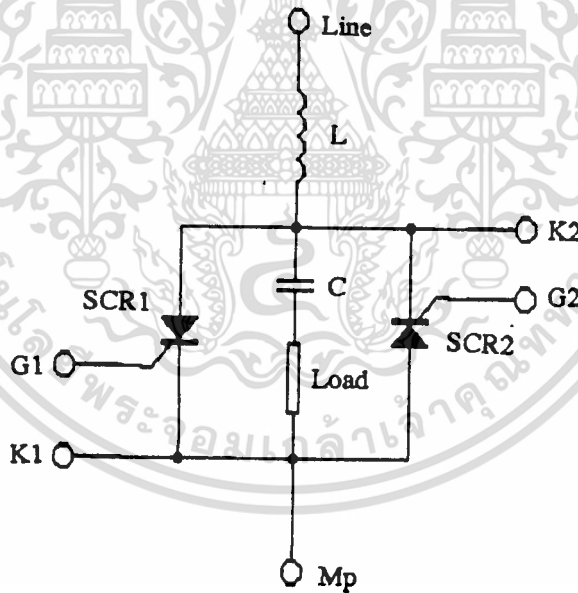
กำลังงานในหม้อแปลงแบ่งได้เป็นสองส่วนด้วยกัน คือ กำลังงานสูญเสียในแกนเหล็ก และ กำลังงานสูญเสียในขดลวด กำลังงานสูญเสียในแกนเหล็กจะประมาณเท่ากับ กำลังงานที่ หม้อแปลงดึงจากแหล่งจ่ายไฟตอนที่ไม่มี load ส่วนกำลังงานสูญเสียในขดลวดจะแปรโดยตรง กับค่ากระแส load ยกกำลังสอง

## บทที่ 5

### หลักการทํางานของวงจรแก้ค่าเพาเวอร์แฟคเตอร์

#### 5.1 หลักการทํางาน

หลักการทํางานของวงจรปรับปรุงค่าเพาเวอร์แฟคเตอร์ ที่เสนอในปริญญาานิพนธ์ฉบับนี้ มีหลักการคือ เราจะใช้ตัวเก็บประจุ ต่ออนุกรมกับ load เพื่อทำให้เกิดเวคเตอร์บนแกนจินตภาพในทิศชี้ขึ้น แล้วนำตัวเหนี่ยวนำมาต่ออนุกรมเข้ากับระบบ ดังแสดงในรูปที่ 5.1 ซึ่งเราสามารถควบคุมค่ากระแสที่ผ่านระบบโดยใช้ SCR 2 ตัวต่อขนานระหว่างตัวเก็บประจุและ load เมื่อเราทำการทริก SCR จะทำให้กระแสที่ผ่านระบบมีค่าเปลี่ยนแปลงไปหักล้างกับกระแสในแกนจินตภาพเดิม ทำให้เราได้ค่าเพาเวอร์แฟคเตอร์ของระบบมีค่าเท่ากับหนึ่งได้ และเมื่อ load มีการเปลี่ยนแปลงไป เราจะใช้ระบบควบคุมป้อนกลับ (Feed Back Control System) มาใช้ในการควบคุมกระแสที่ผ่านระบบ โดยระบบควบคุมป้อนกลับนี้จะทำการควบคุมการทริก SCR ทั้ง 2 ตัวตามองศาต่างๆ Block Diagram ของระบบทั้งหมดก็ได้แสดงดังรูปที่ 5.2



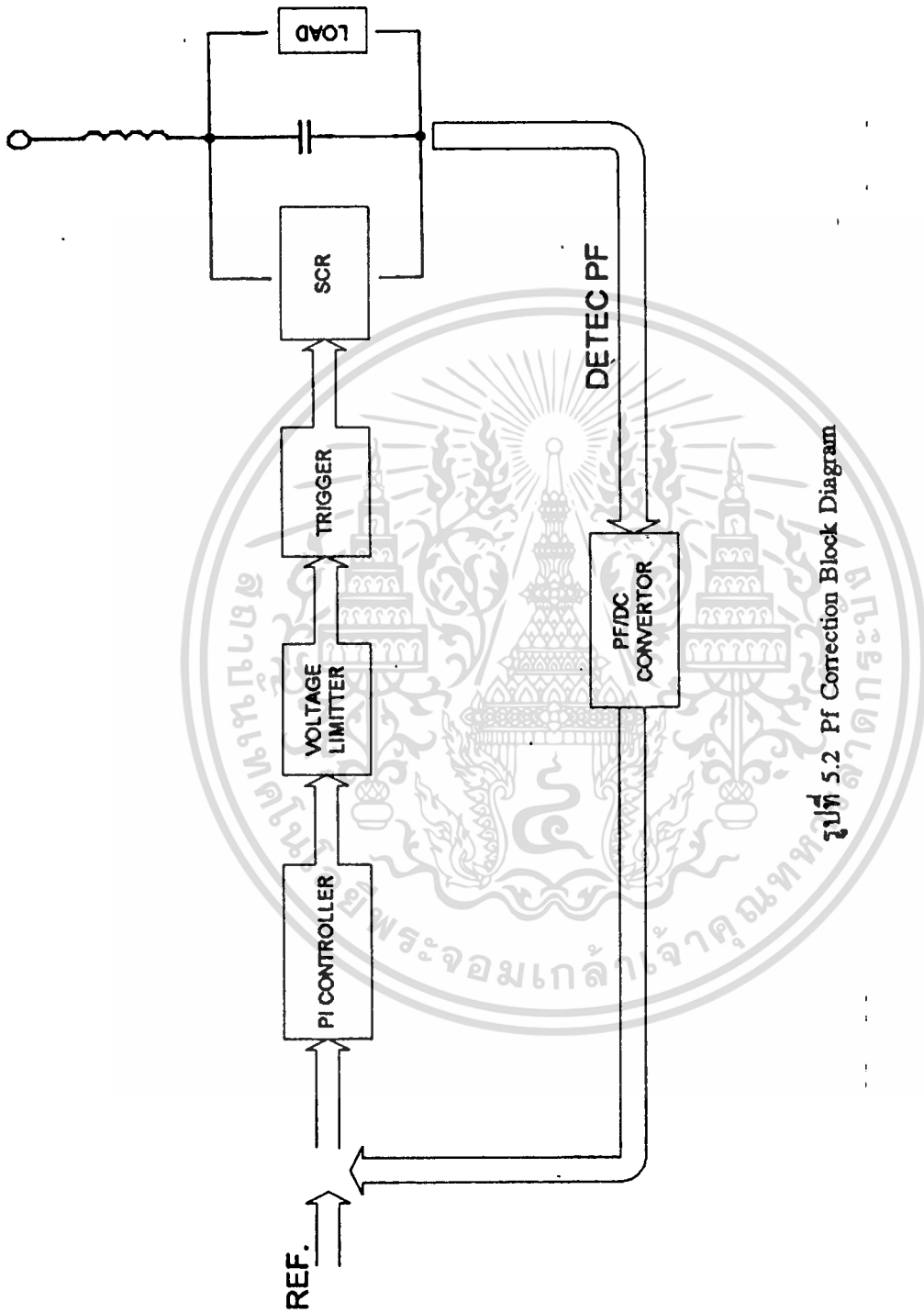
รูปที่ 5.1 หลักการปรับปรุงค่าเพาเวอร์แฟคเตอร์

เราสามารถแสดงหลักการทํางานได้ดังนี้ เริ่มแรกวงจร PF to DC Converter จะเป็นวงจรที่ทำหน้าที่ คอยตรวจจับค่าเพาเวอร์แฟคเตอร์ของระบบ โดยทำการแปลงค่าเพาเวอร์ออกมาเป็น แรงดันไฟตรงค่าหนึ่ง แล้วนำค่านี้ป้อนกลับไปยัง Summing Point โดยเรา set ค่า reference ไว้ค่าหนึ่ง ค่า error ที่เกิดขึ้นจะนำไปผ่านวงจร PI Controller ซึ่งจริงๆแล้วไม่จำเป็นต้องมีวงจร PI Controller ก็ได้แต่ที่มีนี่ก็เพื่อให้ระบบมีการตอบสนองได้รวดเร็วขึ้น หลังจากนั้นจะผ่านไปยังวงจร Voltage

Limiter โดยจะทำการ limit ให้มีค่าอยู่ระหว่าง 5 ถึง 10 โวลต์ โดยมีความหมายคือ 5 โวลต์ หมายความว่า ให้ทำการทริก SCR ที่ 90 องศา และ 10 โวลต์ หมายความว่า ให้ทำการทริก SCR ที่ 180 องศา และค่าระหว่าง 5 ถึง 10 โวลต์ จะหมายถึงให้ทำการทริก SCR ที่ระหว่าง 90 และ 180 องศา การทริก SCR ที่องศาต่าง ๆ นี้เป็นการควบคุมค่ากระแสหมทที่ผ่านระบบนั่นเอง สำหรับ รายละเอียดของวงจรส่วนต่างๆจะกล่าวถึงในหัวข้อถัดๆไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 Pf Correction Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2 วงจรเปลี่ยนค่าเพาเวอร์แฟคเตอร์เป็นไฟตรง

Block Diagram ของวงจรเปลี่ยนค่าเพาเวอร์เป็นไฟตรงได้แสดงในรูปที่ 5.3 สักคาของวงจรจะถูกส่งผ่านไปยัง Inverting/Non-inverting Amplifier (INV/NON-INV AMP) ตัววงจร Integrator สำหรับ Inverting/Non-Inverting Function จะขึ้นอยู่กับ FET Switch ซึ่ง FET Switch จะทำการสับสวิทช์ โดยอาศัยสัญญาณจาก Zero Crossing Detector แรงดันไฟตรงที่เป็น output ของวงจร Integrator จะขึ้นอยู่กับชนิดของรูปคลื่นแรงดันไฟฟ้าการทำงานของวงจรสามารถแสดงได้ดังรูปที่ 5.4 รูปที่ 5.4(a) แสดงแรงดัน sine input รูปที่ 5.4(b) แสดงรูปคลื่นกระแสหลังจากผ่าน Zero Crossing Detector โดยระหว่างครึ่งรูปคลื่นด้านบวกของรูปคลื่นกระแส นั้น FET Switch จะทำการ ON และวงจร INV/NON-INV AMP จะทำงานเสมือน Unity Gain Amplifier และระหว่างครึ่งรูปคลื่นด้านลบของรูปคลื่นกระแส นั้น FET Switch จะทำการ OFF และ INV/NON-INV AMP จะทำงานเสมือน INV AMP ในกรณีที่แรงดัน sine input ถูก invert รูปที่ 5.4(c) คือแรงดันที่ป้อน Integrator เมื่อกระแสและแรงดันมีเฟสตรงกัน รูปที่ 5.4(d) รูปคลื่นกระแส invert เมื่อมีมุมเฟสเท่ากับ 90 องศา ระหว่างรูปคลื่นแรงดันและกระแส ในกรณีนี้รูปคลื่นสักคาไปยัง Integrator แสดงดังในรูปที่ 5.4(e)

แรงดัน output ของวงจร Integrator คือ

$$V_o = \frac{1}{\pi} \int_0^{2\pi} V_m \sin wt \, dw$$

$$= \frac{2 V_m \cos \theta}{\pi}$$

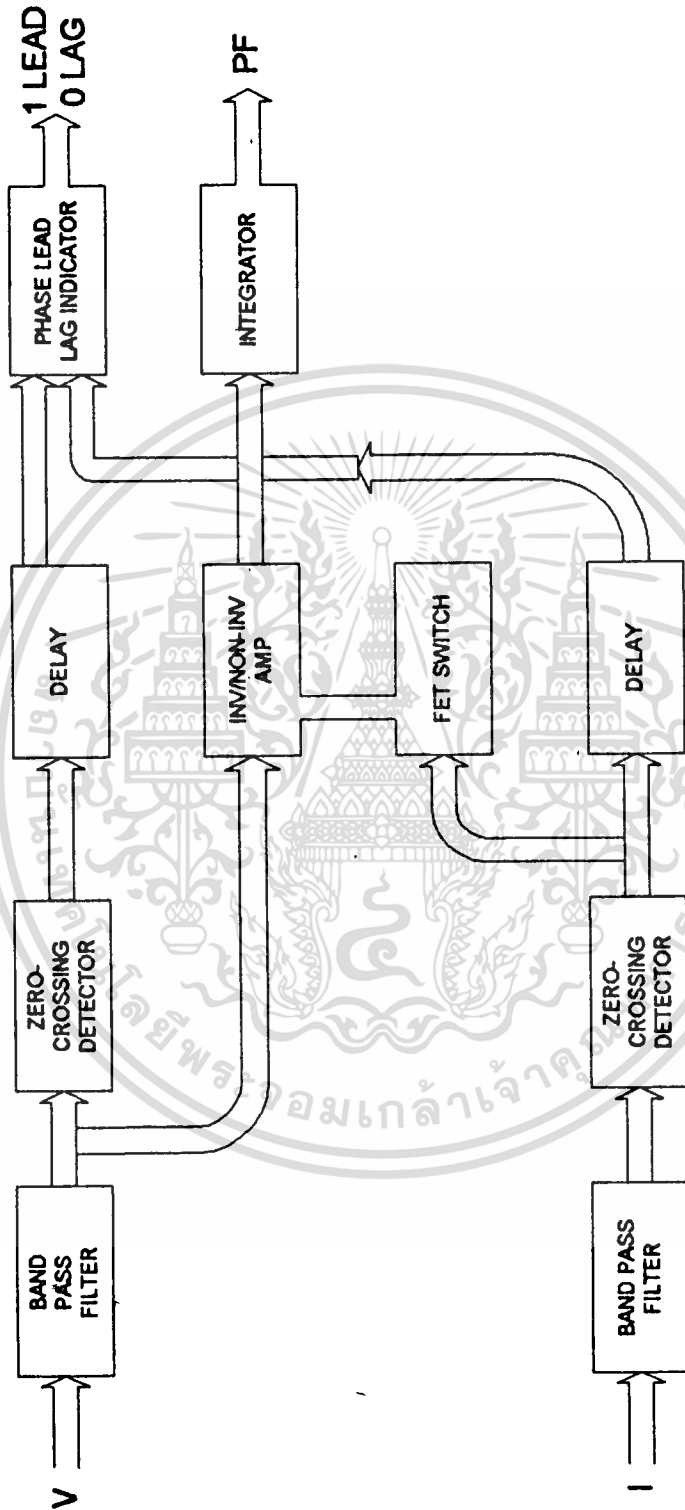
$$P_f = \cos \theta = \frac{\pi}{2} V_o = k V_o$$

จะเห็นได้ว่าเพาเวอร์แฟคเตอร์ของวงจรแปรผันโดยตรงกับแรงดันไฟตรงเฉลี่ยของวงจร และจะเห็นได้ว่าค่าเพาเวอร์แฟคเตอร์ที่ได้ไม่ขึ้นกับความถี่เลย

วงจรในรูปที่ 5.7 คือวงจรจริงของวงจรเปลี่ยนค่าเพาเวอร์เป็นไฟตรง สักคาของ Zero-crossing Detector ประกอบด้วย Voltage comparator IC 1 และ R1,R2 และ R3 ตัวต้านทาน R2 และ R3 มีแรงดันอ้างอิง 100 mV IC 3 กับ R9,C1 และ D1 จากวงจร Delay จะป้องกัน oscillation ที่ output ของ IC1 จากการทริก IC5a วงจรที่คล้ายกันสำหรับป้องกันกระแส ซึ่งคือ IC2

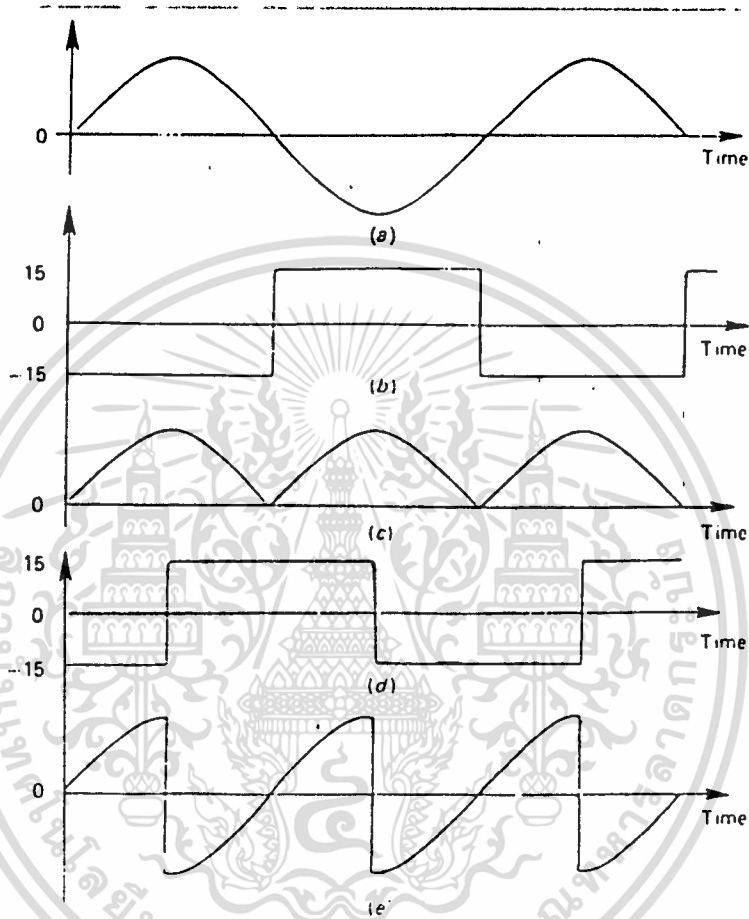
และ ตัวต้านทานรอบๆมันและวงจร Delay แรงดันอ้างอิงใน IC2 มีค่าน้อยเท่าที่เป็นไปได้ เพราะ output ของ IC2 จะไปขับ FET Switch เมื่อ ON จะเป็น IN/NON-INV AMP IC4a เป็น NON-INV AMP เมื่อ FET OFF IC4a จะเป็น INV AMP TR1 จะเป็นตัวเปลี่ยนระดับที่ให้ตัดคาบ เพื่อ OFF TR2 วงจร INTEGRATOR ประกอบด้วย IC4b,R15,R16 และ C3 ซึ่ง output ของวงจร INTEGRATOR จะแปรผันกับเพาเวอร์แฟคเตอร์ Dual D-type Flip-flop IC5 จะแสดงการ lead หรือ lag ของเฟส ซึ่งจะเปรียบเทียบกับขอบขาขึ้นของ square wave ที่ได้จากสัญญาณ ตัดคาบและกระแส โดย output logic 1 แสดง การ lag และ output logic 0 แสดง การ lead

หลังจากนั้นเราจะนำค่า Q,Q และ Pf ไปเข้าวงจรเปลี่ยนค่าเพาเวอร์แฟคเตอร์เป็นค่าบวก หรือลบตามเงื่อนไข lead หรือ lag ซึ่งมีหลักการทำงานคือ เมื่อขา Q และ Q เป็น 1 และ 0 ตาม ลำดับ (คือเงื่อนไข lag) FET ตัวบนทำงาน ON ดังนั้นสัญญาณที่เข้าขา Pf ก็จะผ่านวงจร Inverting 2 ครั้ง ดังนั้นผลจึงคือได้ค่าเหมือนเดิม คือได้ค่าบวก แต่ถ้า Q และ Q มีค่าเป็น 0 และ 1 ตาม ลำดับ (คือเงื่อนไข lead) จะทำให้ FET ตัวล่างทำงาน ON ส่วนตัวบนทำงาน OFF ดังนั้นสัญญาณ ที่เข้าขา Pf จะผ่านวงจร Inverting เพียง 1 ครั้ง ดังนั้นผลจึงคือได้ผลเป็นลบของเดิม



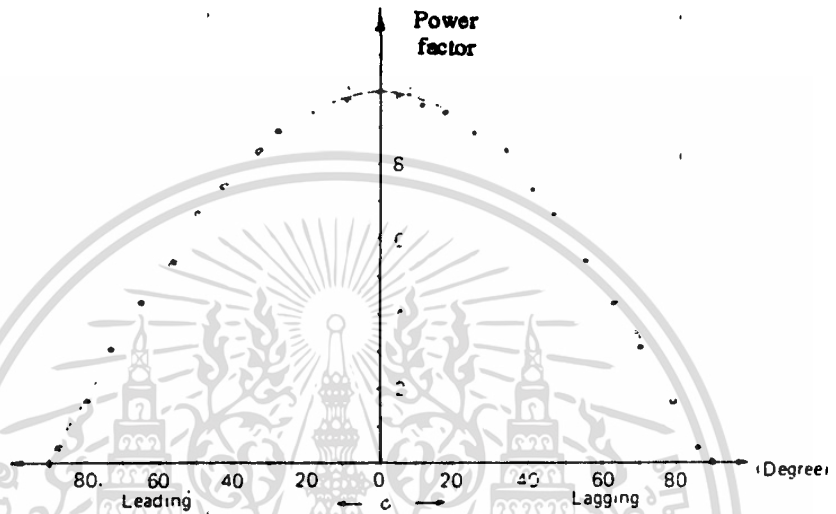
รูปที่ 5.3 Block Diagram ของวงจรเปลี่ยนค่าพาวเวอร์เป็นไฟตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



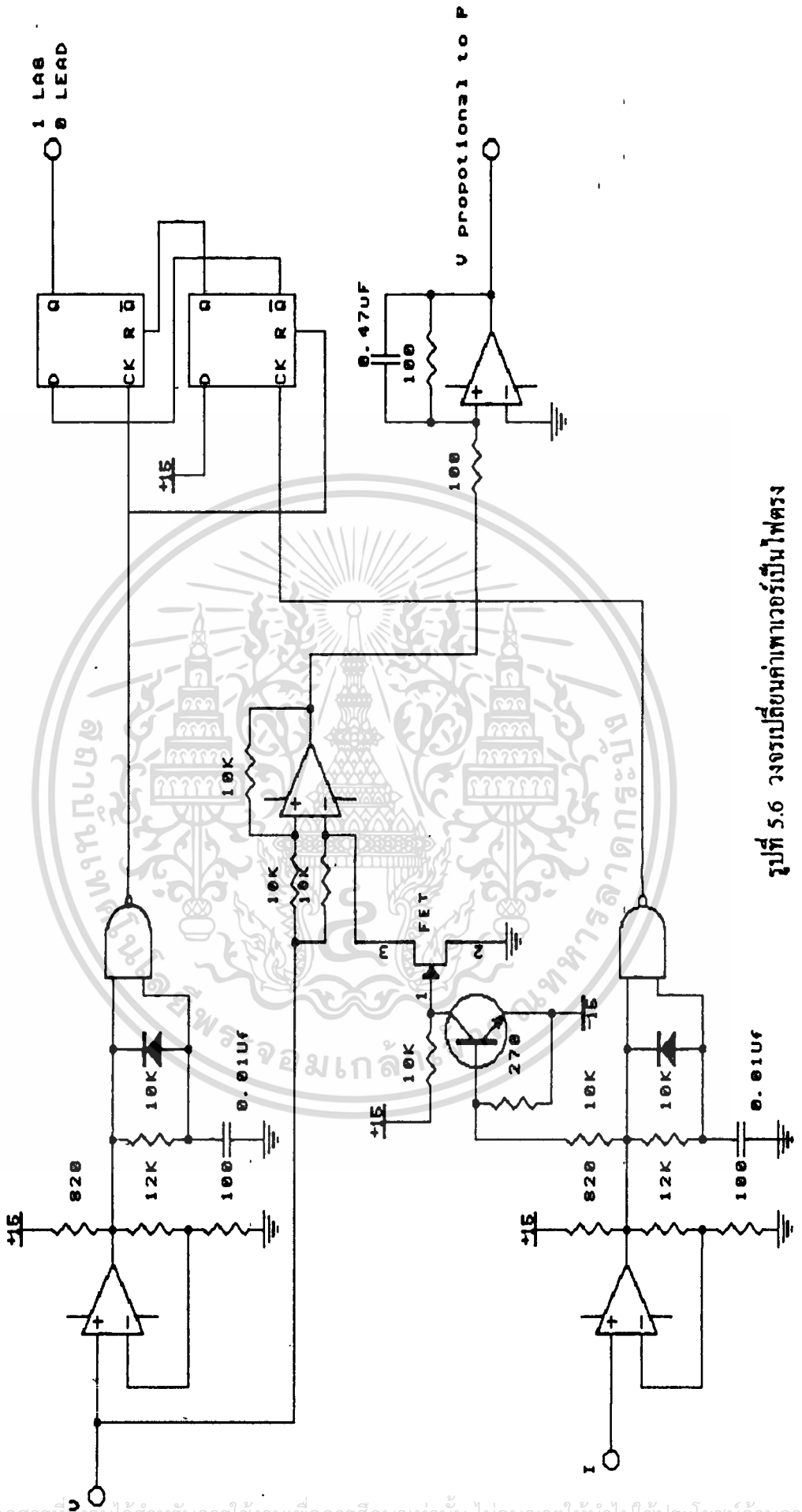
รูปที่ 5.4 (a) Sine voltage waveform ; (b) shaped current waveform for phase=0 ;  
(c) output voltage for phase=0 ; (d) shaped current waveform for phase=90 ;  
(e) output voltage for phase=90 .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



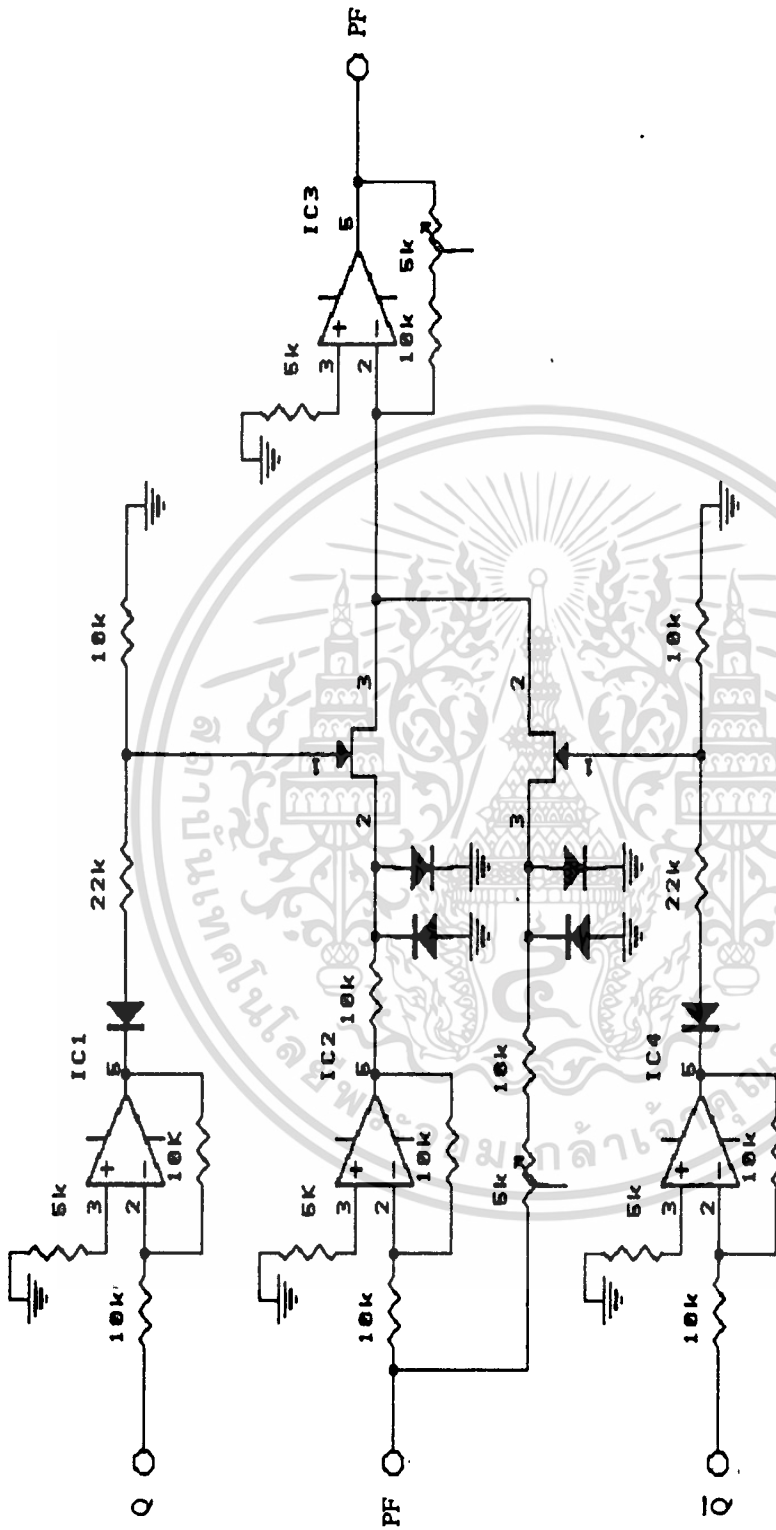
รูปที่ 5.5 Power factor vs phase angle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 วงจรเปลี่ยนค่าเพาเวอร์เป็นไฟตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 วงจรเปลี่ยนแรงดันไฟตรงที่ได้ให้เป็นบวกหรือลบตามเงื่อนไข lead หรือ lag

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.8 วงจร Voltage Limiter และ วงจร PI Controller

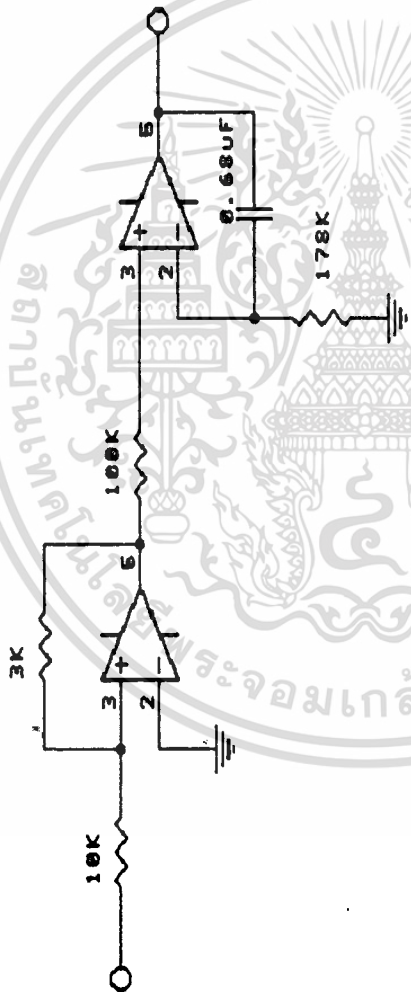
วงจร Voltage Limatter ดังที่แสดงในรูปที่ 5.8 เป็นวงจรที่ทำการจำกัดค่าแรงดันไฟฟ้าที่ input ให้ไปปรากฏที่ output ให้มีค่าระหว่าง 5 ถึง 10 โวลต์ ซึ่งเราสามารถทำการจูนวงจรได้โดยการปรับค่า VR 5K และเมื่อเรานำวงจร PI Controller และ วงจร Voltage Limiter มาทำการเชื่อมต่อกันก็จะได้วงจรดังแสดงในรูปที่ 5.10 โดย Opamp ตัวซ้ายมือสุดจะเป็นเสมือน Summing Point ก็คือทำการรับค่า reference ค่าหนึ่งจากการปรับค่าของ VR 30K และนำค่าเพาเวอร์แฟคเตอร์ของวงจรในรูปที่ 5.7 มาเข้าที่ขา P<sub>F</sub> DC Signal การที่เรานำวงจร PI Controller มาเชื่อมต่อเข้าไปนั้นก็เพื่อให้ระบบทั้งหมดของเราเข้าสู่เสถียรภาพได้เร็วขึ้นนั่นเอง





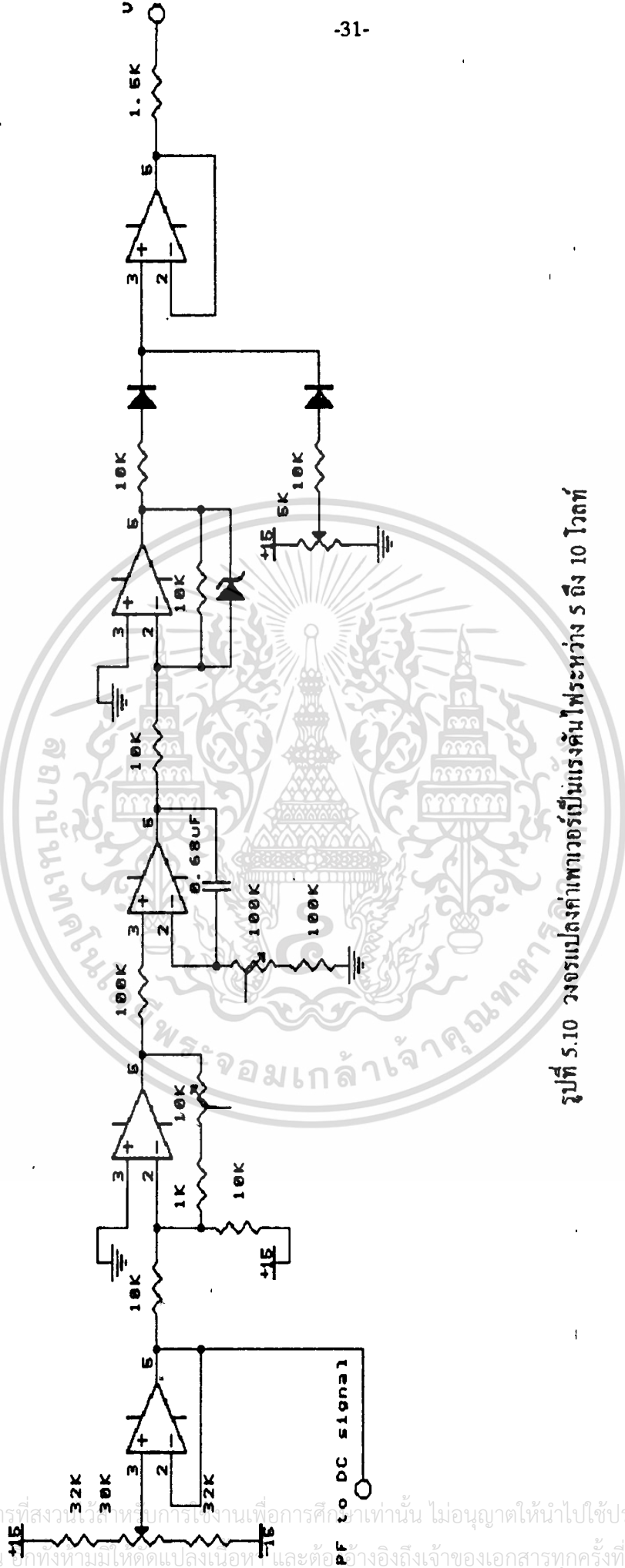
รูปที่ 5.8 วงจร Voltage limiter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9 วงจร PI controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 วงจรแปลงค่าเพาเวอร์เป็นแรงดันไฟระหว่าง 5 ถึง 10 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นหากมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.4 วงจร SCR Trigger

หลังจากผ่านวงจร Voltage Limiter แล้วเราจะได้อำนาจของแรงดันไฟฟ้าค่าหนึ่งที่มีค่าอยู่ระหว่าง 5 ถึง 10 โวลต์ เรียกว่า Control Voltage (Vc) สำหรับควบคุมการทริก SCR โดยเราจะกำหนดให้มุมการทริกมีค่าตั้งแต่ 90 ถึง 180 องศา กล่าวคือ 5 โวลต์ หมายถึงทริกที่ 90 องศา 10 โวลต์ หมายถึง ทริกที่ 180 องศา ส่วนค่าระหว่าง 5 ถึง 10 โวลต์ หมายถึงทริกที่ระหว่าง 90 ถึง 180 องศาสำหรับการทริก SCR นั้น เราจะใช้ IC เมอร์ TCA 785 เป็นตัวควบคุมการทริกโดยกำหนดการ ทริกที่ 5 โวลต์ เท่ากับ 90 องศา และ 10 โวลต์ เท่ากับ 180 องศา วงจรทริก SCR คือ วงจรในรูปที่ 5.11 ซึ่งมีหลักการทำงานคือ TCA785 จะมี input 2 ชนิด ดังนี้ input ส่วนแรก (ขา 11 ของ TCA785) จะคือ แรงดัน output จากวงจร Voltage Limiter (วงจรรูปที่ 5.8) input อีกส่วนคือ (ขา 5) สัญญาณ sine ค่าต่ำที่สอดคล้องกับแรงดันไฟบ้าน 220 โวลต์ ที่เคลื่อน load ซึ่งเราก็ใช้วงจรลดขนาดสัญญาณ sine (วงจรรูปที่ 5.12) นั้นเอง แล้วทำการปรับค่า VR เพื่อเป็นการ set สัญญาณทริกที่ออกมาจากขา 15 ของ TCA785 โดย set ให้ 5 โวลต์ ให้ทำการทริกที่ 90 องศา และ 10 โวลต์ให้ทำการทริกที่ 180 องศา หลังจากนั้นเรานำสัญญาณที่ได้ไปผ่าน Transister ที่มีหม้อแปลงต่ออยู่ที่ขาCollector ซึ่งหม้อแปลงจะเป็นตัวแยกระบบไฟต่ำและระบบไฟสูงออกจากกันสัญญาณทริกที่ออกมาจากขา 15 และ 14 ของ TCA785 จะไปเข้าที่ขา Base ของ Transistor ทั้ง 2 ตัว Transistor จะทำการขยายสัญญาณนี้ผ่านหม้อแปลงแล้วไปออกที่ output G1 และ K1 กับ output G2 และ K2 ของวงจร

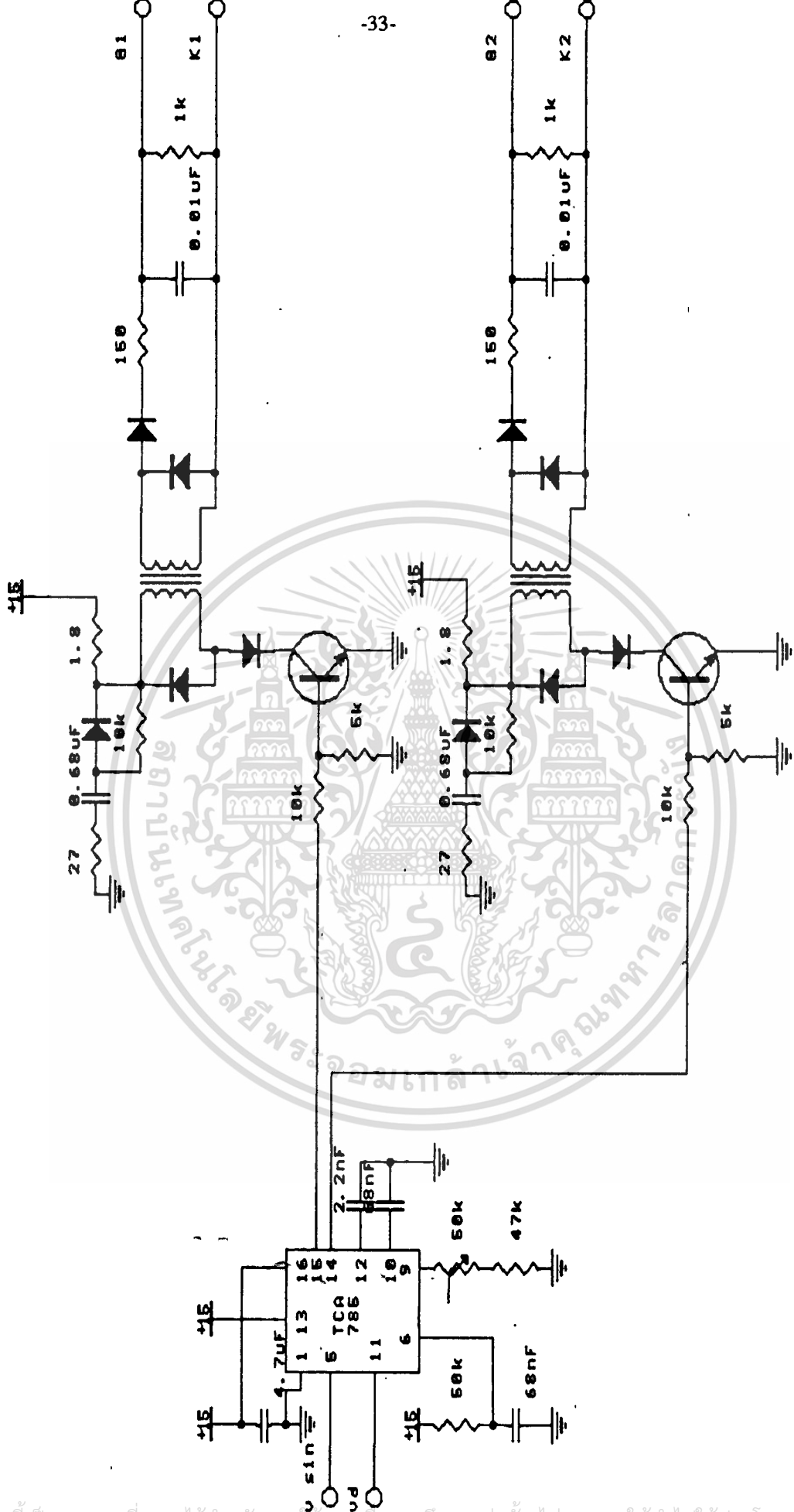
มาพิจารณา การกำหนดค่าตัวเหนี่ยวนำที่ต่ออนุกรมกับ ตัวเก็บประจุ และ load ดังนี้ ในโครงการนี้ได้ใช้ค่าตัวเก็บประจุ 100 ไมโครฟารัด ซึ่งมีค่า Xc ดังนี้

$$X_c = \frac{1}{2\pi f C} = \frac{1}{2\pi(50\text{Hz})(100\mu\text{F})} \approx 31.83\Omega$$

ดังนั้นค่าของ L เราจึงหาค่าได้ดังนี้

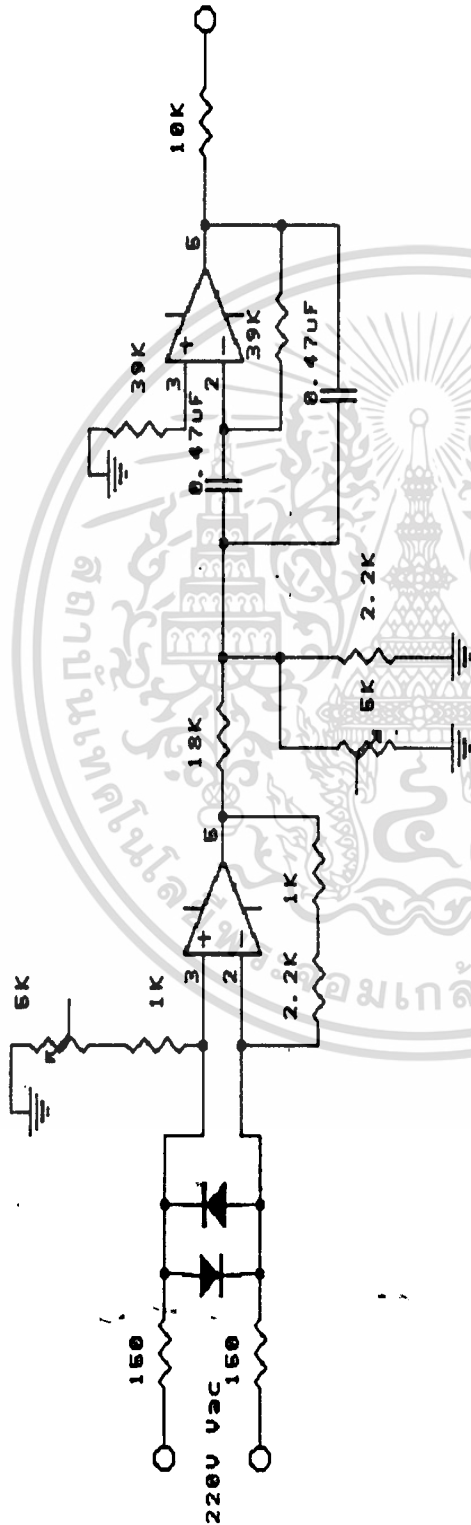
$$\therefore L = \frac{31.83}{2\pi f} = \frac{31.83}{2\pi(50\text{Hz})} \approx 101 \text{ mH}$$

ซึ่งเราได้ทำการแบ่ง L ออกเป็น 5 ตัวต่ออนุกรมกัน โดยใช้ขดลวดพันแกนเหล็กทั้งหมด 5 แกน โดย 1 แกนที่พันขดลวดแล้ว จะมีค่าประมาณ 20 mH ดังนั้น 5 ตัวจึงได้ค่า L ประมาณ 100 mH



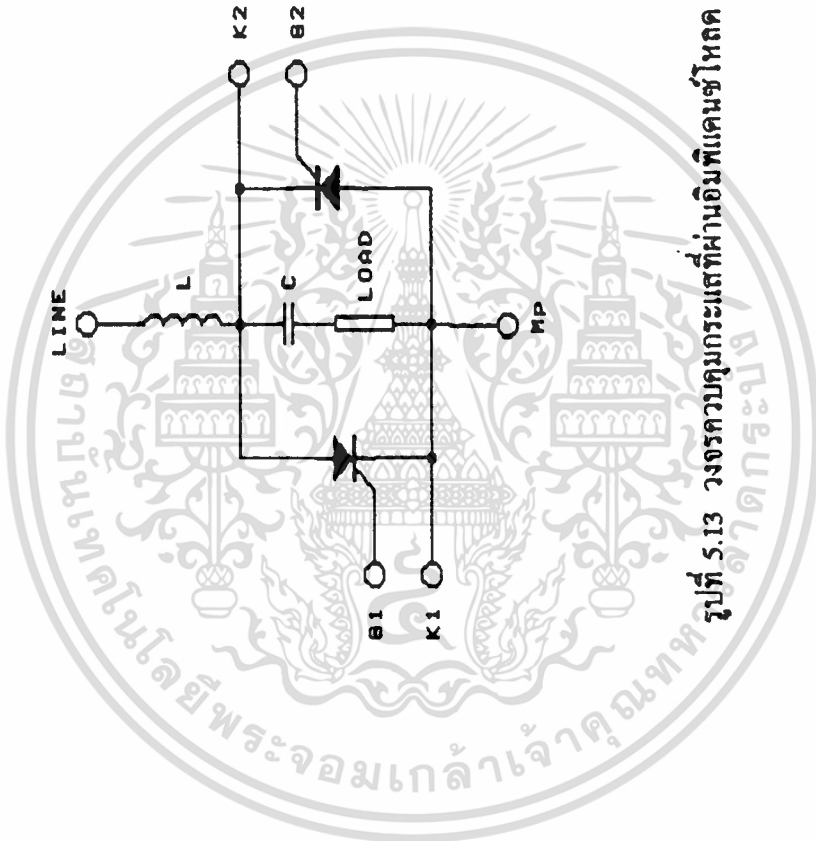
รูปที่ 5.11 วงจร SCR Trigger

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 วงจรลดขนาดสัญญาณ sine

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 วงจรควบคุมกระแสที่ผ่านอิมพีแดนซ์โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### สรุปผลการทดสอบการทำงานของวงจร

ในการทดสอบนี้ ผู้จัดทำได้ทำการทดสอบวงจร ที่สถานะ ค้างต่อไปนี้ วงจรแรก ที่ทดสอบ คือ วงจรการเปลี่ยนค่าเพาเวอร์แฟกเตอร์ เป็นไฟฟ้ากระแสตรง (วงจรรูปที่ 5.6) โดยได้ทำการใส่ input คือค่าแรงดัน และ ค่าแรงดันที่ ถูกแปลงมาจาก ค่ากระแสของ load โดย ในการแปลงนี้ เรา ใช้ current transformer ในการทดสอบ เราได้ใช้ load สมมุติ 2 ชนิด คือ load RL และ load RC ค่าต่างๆ โดยใส่ค่าแรงดันที่ขา 3 ของ IC1(LM 311) และค่ากระแสเข้าที่ขา 3 ของ IC 2 (LM 311) แล้วทำการวัดค่าศักคาไฟฟ้าที่ขา 7 ของ IC 4 (741) ผลปรากฏว่าได้ค่าออกมาเป็น ไฟกระแสตรง (DC)ที่มีค่าเปลี่ยนแปลงไปตาม load RL หรือ load RC ค่าต่างๆและ ต่อมาได้ทำ การวัดค่าที่แสดง การ lead หรือ การ lag ของแรงดัน และ กระแสของ load RL หรือ load RC โดย ทำการวัด ที่ขา 13 (ขา Q) และขา 12 (ขา Q) ของ IC5 (4013) ซึ่งผลปรากฏว่า เมื่อเราใช้ load RL จะได้ว่า ขา 13 = 1 และ ขา 12 = 0 ซึ่งแสดงการ lead และ เมื่อใช้ load RC จะได้ว่าขา 13 = 0 และขา 12 = 1 ซึ่งแสดงการ lag ดังนั้นจึงสรุป ได้ว่าวงจรเปลี่ยนค่าเพาเวอร์แฟกเตอร์ทำงานได้ตามต้องการจริง

ต่อมาจึงทดสอบวงจรเปลี่ยนค่าเพาเวอร์ที่ได้ให้เป็นไฟบวกหรือลบตามเงื่อนไข lead หรือ lag (วงจรรูปที่ 5.7) โดยเราได้ใส่แรงดันไฟ +5 โวลท์เข้าที่ขา 3 ของ IC 1 (741) และ 0 โวลท์เข้าที่ ขา 2 ของของ IC 4 (741) และป้อนค่าแรงดันบวกค่าหนึ่งเข้าที่ input PF ของวงจร แล้วทำการวัด แรงดันที่ output ของวงจร ปรากฏว่า output ที่ได้เป็นไฟบวกที่มีขนาดใกล้เคียงกับแรงดันที่ป้อน เข้าที่ input PF แสดงว่า FET 1 ได้ทำงานการ ON จริง จึงทำให้แรงดันไฟบวกที่เราใส่ที่ input PF ของวงจร ผ่านวงจร inverting 2 ครั้ง (คือวงจรของ IC 2 และวงจรของ IC 3) จึงทำให้ output ของวงจรถูกออกมาเหมือนเดิมนั่นเอง ต่อมาเราทำการใส่ 0 โวลท์เข้าที่ขา 3 ของ IC 1 และแรงดัน +5 ควตท์เข้าที่ขา 2 ของ IC 4 และป้อนแรงดันบวกค่าหนึ่งเข้าที่ input PF ของวงจร แล้วทำการวัด แรงดัน output ของวงจร ปรากฏว่าค่าที่ได้เป็นแรงดันไฟลบที่มีขนาดใกล้เคียงกับแรงดัน input PF แสดงว่า FET 2 ทำการ ON จริงจึงทำให้แรงดัน output ที่ได้เป็นค่า invert ของแแรงดัน input

ต่อมาได้ทำการทดสอบวงจร Voltage Limiter และ วงจร PI Controller พร้อมๆกัน (วง จรรูปที่ 5.10)โดยได้ทำการ set ค่า VR ทั้ง 4 ตัว โดยค่อยๆ set ที่ VR ตัวซ้ายมือสุดก่อน แล้วจึง ไป set VR ตัวถัดๆไปทางขวามือ โดยระหว่าง set ค่าเราต้องใส่แรงดันไฟบวกค่าหนึ่งที่สมมุติว่า เป็นค่าเพาเวอร์แฟกเตอร์ แล้วทำการวัดแรงดัน output ของวงจร โดยแรงดัน input (ที่เราสมมุติว่า เป็นค่าเพาเวอร์แฟกเตอร์) ถ้ามีค่า 1 จะต้องให้ค่าแรงดัน output มีค่า 5 โวลท์ และถ้ามีค่า 0 จะต้อง ให้แรงดัน output มีค่า 10 โวลท์ ซึ่งผลปรากฏว่า แรงดัน output ที่วัดได้มีค่าถาคเคลื่อนไปข้าง

แต่ยังคงเป็นค่าที่สามารถปรับค่าได้ โดยวัดได้ค่าระหว่าง 4.6 โวลต์ ถึง 9.3 โวลต์ ดังนั้นจะเห็นว่าแม้ค่าที่ได้จะมีค่าผิดพลาดไปบ้าง แต่ Range ของแรงดันที่ได้จัดว่าอยู่ในระดับที่ยอมรับได้ ดังนั้นจึงสรุปได้ว่าวงจร Voltage Limiter และวงจร PI Controller ทำงานได้จริง

ต่อมาได้ทำการทดสอบวงจร SCR Trigger โดยเริ่มแรกได้ทดสอบวงจรลดขนาดสัญญาณ Sine ก่อน (วงจรรูปที่ 5.12) โดย input คือขา L และ ขา Mp ถูกป้อนด้วยแรงดันไฟฟ้าบ้าน 220 โวลต์ 50 Hz แล้วทำการวัดแรงดัน output ของวงจรแล้วนำมาเทียบกับแรงดัน input ปรากฏว่าได้แรงดัน output เป็นรูป sine ที่มีเฟสตรงกับไฟฟ้าบ้าน 220 โวลต์ และมีขนาดลดลงโดยขนาดของแรงดันเราสามารถปรับได้ด้วยตัวต้านทานปรับค่าได้ เมื่อทดสอบวงจรลดขนาดสัญญาณ Sine ว่าทำงานได้จริงแล้วเราจะนำ output ของวงจรมานำใช้ในการทดสอบวงจร SCR Trigger โดยทำการป้อนเข้าที่ขา 5 ของ TCA785 และทำการป้อนแรงดันคงที่ค่าหนึ่งที่เหมาะสมว่าเป็นแรงดันที่มาจากวงจร Voltage Limiter มีค่าแรงดันอยู่ระหว่าง 5 โวลต์ถึง 10 โวลต์ เข้าที่ขา 11 ของ TCA785 แล้วทำการ set ค่าสัญญาณทริกที่ออกมาจากขา 15 และขา 14 ของ TCA785 โดย set ค้างนี้ ถ้าแรงดันที่ขา 11 ใส่ค่า 5 โวลต์ จะต้องทำให้ TCA785 ทำการทริกที่ 90 องศา และถ้าใส่แรงดันที่ขา 11 เป็น 10 โวลต์ จะต้องทำให้ TCA 785 ทำการทริกที่ 180 องศา (การคุมองศาการทริกเราดูได้โดยดูเทียบกับสัญญาณ sine ที่เข้าที่ขา 5 ของ TCA 785) ซึ่งผลปรากฏว่า การทริกของ TCA 785 ที่องศาทั้ง 2 ที่เรากำหนดไว้ TCA785 ได้ทำการทริกตามที่ set ไว้แน่นอนจริง ต่อมาเราทำการวัดสัญญาณที่ output ของวงจร SCR Trigger โดยวัดสัญญาณระหว่าง output G1 และ K1 และวัดสัญญาณระหว่าง output G2 และ K2 ปรากฏว่าได้สัญญาณทริกที่มีขนาดใหญ่ขึ้น ดังนั้นจึงสรุปได้ว่า วงจร SCR Trigger ทำงานได้จริงตามต้องการ

จากการที่เราได้ทดสอบวงจรทุกวงจรของแต่ละภาค ดังที่ได้กล่าวมาแล้ว จะเห็นว่าทุกวงจรสามารถทำงานได้จริงตามต้องการ ต่อมาก็จะเป็นการนำวงจรทั้งหมดนี้มาทำการเชื่อมต่อกันแล้วทำการ set ค่าต่างๆดังที่ได้เคยกล่าวมาแล้วอีกที ผลปรากฏว่าเมื่อเชื่อมทุกวงจรเข้าด้วยกันแล้วผู้ทดลองได้พยายาม set ค่าต่างเพื่อให้ทุกวงจร match กัน ซึ่งปรากฏว่าสามารถทำให้การเชื่อมต่อของทุกวงจร match กันได้เป็นอย่างดี แต่ผลการวัดการแก้ค่าเพาเวอร์แฟคเตอร์ ไม่เป็นไปตามที่ต้องการ กล่าวคือได้ค่าเดิมเหมือนไม่ได้มีการปรับปรุงค่าเพาเวอร์แฟคเตอร์ แสดงว่าระบบทั้งหมดที่เราได้สร้างขึ้นไม่ทำงานตามที่ต้องการ ซึ่งต่อมาผู้ทดลองได้พบความผิดพลาดที่เกิดขึ้น ที่ทำให้ระบบไม่ทำงานคือ ค่าป้อนกลับที่ออกมาจากวงจรเปลี่ยนค่าเพาเวอร์เป็นไฟตรงนั้นเป็นค่า  $\cos\theta$  แต่เมื่อเปิด Data Book ของ TCA 785 แล้วค่าที่จะต้องนำมาป้อนที่ขา 11 ต้องเป็นค่าที่แปรตามค่า

มุม  $\theta$  ไม่ใช่แปรตามค่า  $\cos\theta$  ดังนั้นจึงทำให้การทำงานของระบบทั้งหมดผิดพลาด แม้ว่าการทำงานของแต่ละภาคสามารถทำงานได้และสามารถ match กันได้เป็นอย่างดีก็ตาม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- (1) T. K. M. Babu and Tak Wing Wong, " Novel low-cost electronic power-factor meter" *International Journal Electronics*, 1989, Vol. 67, No. 1, 147-151
- (2) Muhammadh, Rashid " Power electronics circuits, devices, and applications second edition ", Prentice Hall International, Inc.
- (3) A.E. Fitzgerald Charles Kingsley, Jr. Stephen D. Umans, "Electric machinery, Fifth Edition" , McGraw-Hill Publishing Company.
- (4) Hafeth, B. A., and Abdul Larim, M. A. H., Digital power factor meter based on non-linear analogue to digital conversion. *International Journal of electronics*, 1985
- (5) Friedrich Frohr and Fritz Ortenburer, *Introduction to electronics control engineering*, 1982
- (6) Ai-Ani, M. S. M., and Abdul karim, M. A. H., Digital power factor meter design based on voltage to frequency conversion *International Journal of Electronics*, 1982
- (7) Katsuhiko Ogata, *Modern Control Engineering*, 1986
- (8) Prif. F. Osaki, *Power electronics*, 1980
- (9) T. J. E. Miller, *Reactive power control in electric systems*, 1986

Phase Control

TCA 785

Bipolar IC

| Type    | Ordering code | Package  |
|---------|---------------|----------|
| TCA 785 | Q67000-A2321  | P-D:P 16 |

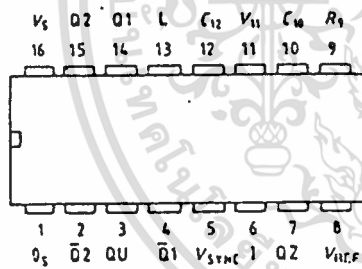
This phase control IC is intended to control thyristors, triacs, and transistors. The trigger pulses can be shifted within a phase angle between 0° and 180°. Typical applications include converter circuits, AC controllers and three-phase current controllers.

This IC replaces the previous types TCA 780 and TCA 780 D

Features

- ⊕ Reliable recognition of zero passage
- ⊕ Large application scope
- ⊕ May be used as zero point switch
- ⊕ LSL compatible
- ⊕ Three-phase operation possible (3 ICs)
- ⊕ Output current 250 mA
- ⊕ Large ramp current range
- ⊕ Large temperature range

Pin configuration top view



Pin description

| Pin | Symbol      | Function            |
|-----|-------------|---------------------|
| 1   | $Q_S$       | Ground              |
| 2   | $\bar{Q}_2$ | Output 2 inverted   |
| 3   | QU          | Output U            |
| 4   | $\bar{Q}_1$ | Output 1 inverted   |
| 5   | $V_{SYNC}$  | Synchronous voltage |
| 6   | I           | Inhibit             |
| 7   | QZ          | Output Z            |
| 8   | $V_{REF}$   | Stabilized voltage  |
| 9   | $R_9$       | Ramp resistance     |
| 10  | $C_{10}$    | Ramp capacitance    |
| 11  | $V_{11}$    | Control voltage     |
| 12  | $C_{12}$    | Pulse extension     |
| 13  | L           | Long pulse          |
| 14  | Q1          | Output 1            |
| 15  | Q2          | Output 2            |
| 16  | $V_S$       | Supply voltage      |

### Functional description

The synchronization signal is obtained via a high-ohmic resistance from the line voltage (voltage  $V_s$ ). A zero voltage detector evaluates the zero passages and transfers them to the synchronization register.

This synchronization register controls a ramp generator, the capacitor  $C_{10}$  of which is charged by a constant current (determined by  $R_9$ ). If the ramp voltage  $V_{10}$  exceeds the control voltage  $V_{11}$  (triggering angle  $\varphi$ ), a signal is processed to the logic. Dependent on the magnitude of the control voltage  $V_{11}$ , the triggering angle  $\varphi$  can be shifted within a phase angle of  $0^\circ$  to  $180^\circ$ .

For every half wave, a positive pulse of approx.  $30 \mu s$  duration appears at the outputs Q1 and Q2. The pulse duration can be prolonged up to  $180^\circ$  via a capacitor  $C_{12}$ . If pin 12 is connected to ground, pulses with a duration between  $\varphi$  and  $180^\circ$  will result.

Outputs  $\bar{Q}1$  and  $\bar{Q}2$  supply the inverse signals of Q1 and Q2.

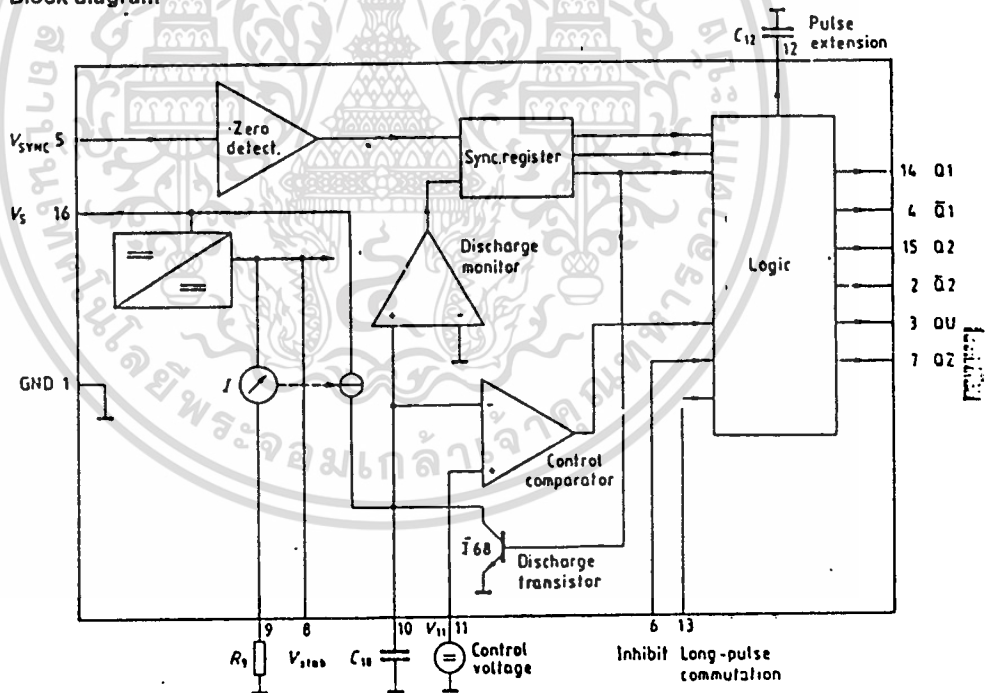
A signal of  $\varphi + 180^\circ$  which can be used for controlling an external logic, is available at pin 3.

A signal which corresponds to the NOR link of Q1 and Q2 is available at output QZ (pin 7).

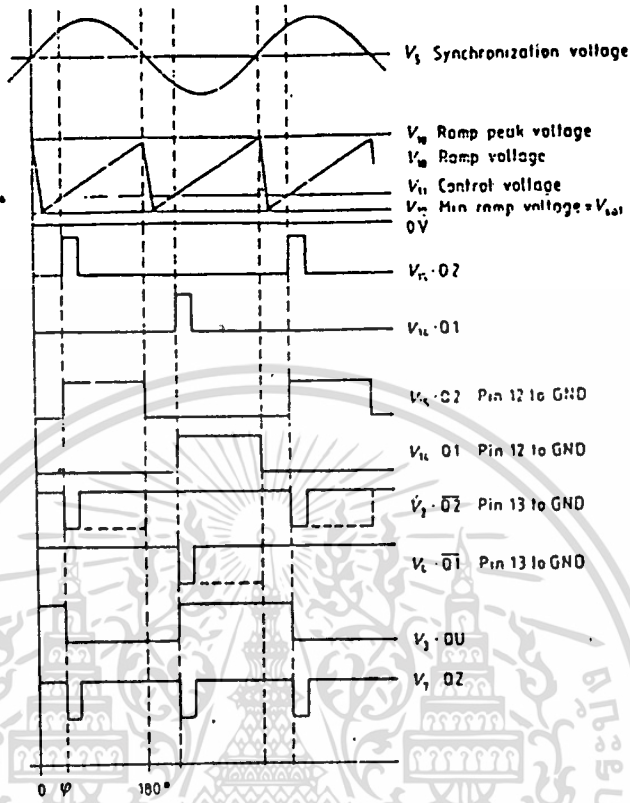
The inhibit input can be used to disable outputs  $\bar{Q}1$ ,  $\bar{Q}2$ , QU.

Pin 13 can be used to extend the outputs  $\bar{Q}1$  and  $\bar{Q}2$  to full pulse length ( $180^\circ - \varphi$ ).

Block diagram



Pulse diagram



Maximum ratings

|                                  | Lower limit B | Upper limit A |             |
|----------------------------------|---------------|---------------|-------------|
| Supply voltage                   | $V_S$ -0.5    | 18            | V           |
| Output current at pin 14, 15     | $I_O$ -10     | 400           | mA          |
| Inhibit voltage                  | $V_6$ -0.5    | $V_S$         | V           |
| Control voltage                  | $V_{11}$ -0.5 | $V_S$         | V           |
| Voltage short-pulse circuit      | $V_{13}$ -0.5 | $V_S$         | V           |
| Synchronization input current    | $I_S$ -200    | $\pm 200$     | $\mu A$     |
| Output voltage at pin 14, 15     | $V_O$         | $V_S$         | V           |
| Output current at pin 2, 3, 4, 7 | $I_O$         | 10            | mA          |
| Output voltage at pin 2, 3, 4, 7 | $V_O$         | $V_S$         | V           |
| Junction temperature             | $T_J$         | 125           | $^{\circ}C$ |
| Storage temperature              | $T_{stg}$ -55 | 125           | $^{\circ}C$ |
| Thermal resistance (system-air)  | $R_{th SA}$   | 80            | K/W         |

Operating range

|                     |       |     |     |             |
|---------------------|-------|-----|-----|-------------|
| Supply voltage      | $V_S$ | 8   | 18  | V           |
| Operating frequency | $f$   | 10  | 500 | Hz          |
| Ambient temperature | $T_A$ | -25 | 85  | $^{\circ}C$ |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามนำไปคัดลอกแจกจ่าย และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Characteristics<br>$8 \leq V_S \leq 18 \text{ V}; -25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}; f = 50 \text{ Hz}$  | Test circuit                | Lower limit B | $f = 50 \text{ Hz}$<br>$V_S = 15 \text{ V}$<br>typ | Upper limit A |                       |               |
|---|-----------------------------|---------------|--|---------------|-----------------------|---------------|
| Supply current consumption<br>S 1...S 6 open<br>$V_{11} = 0 \text{ V}$<br>$C_{10} = 47 \text{ nF}; R_9 = 100 \text{ k}\Omega$   | $I_S$                       | 1             | 4.5  | 6.5           | 10                    | mA            |
| Synchronization pin 5<br>Input current  | $I_{S, \text{rms}}$         | 1             | 30   |               | 200                   | $\mu\text{A}$ |
| $R_7$ varied<br>Offset voltage  | $\Delta V_S$                | 4             |  | 30            | 75                    | mV            |
| Control input pin 11<br>Control voltage range   | $V_{11}$                    | 1             | 0.2  |               | $V_{10, \text{peak}}$ | V             |
| Input resistance  | $R_{11}$                    | 5             |  | 15            |                       | k $\Omega$    |
| Ramp generator<br>Load current  | $I_{10}$                    |               | 10   |               | 1000                  | $\mu\text{A}$ |
| Max. ramp voltage   | $V_{10}$                    | 1             |  |               | $V_S - 2$             | V             |
| Saturation volt. at capacitor   | $V_{10}$                    | 1.6           | 100  | 225           | 350                   | mV            |
| Ramp resistance   | $R_9$                       | 1             | 3  |               | 300                   | k $\Omega$    |
| Sawtooth return time  | $t_r$                       | 1             |  | 80            |                       | $\mu\text{s}$ |
| Inhibit pin 6<br>switch-over of pin 7<br>Outputs disabled   | $V_{6L}$                    | 1             |  | 3.3           | 2.5                   | V             |
| Outputs enabled   | $V_{6H}$                    | 1             | 4  | 3.3           |                       | V             |
| Signal transition time  | $t_r$                       | 1             | 1  |               | 5                     | $\mu\text{s}$ |
| Input current   | $I_{6H}$                    | 1             |  | 500           | 800                   | $\mu\text{A}$ |
| $V_C = 8 \text{ V}$<br>Input current  | $-I_{6L}$                   | 1             | 80   | 150           | 200                   | $\mu\text{A}$ |
| $V_C = 1.7 \text{ V}$   |                             |               |  |               |                       |               |
| Deviation of $I_{10}$<br>$R_9 = \text{const.}$<br>$V_S = 12 \text{ V}; C_{10} = 47 \text{ nF}$  | $I_{10}$                    | 1             | -5   |               | 5                     | %             |
| Deviation of $I_{10}$<br>$R_9 = \text{const.}$<br>$V_S = 8 \text{ to } 18 \text{ V}$<br>Deviation of the ramp voltage<br>between 2 following<br>half-waves, $V_S = \text{const.}$ | $I_{10}$                    | 1             | -20  |               | 20                    | %             |
|   | $\Delta V_{10, \text{max}}$ |               |  | $\pm 1$       |                       | %             |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Characteristics**  
 $8 \leq V_S \leq 18 \text{ V}; -25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}; f = 50 \text{ Hz}$

|   | Test circuit   | Lower limit B | $f = 50 \text{ Hz}$<br>$V_S = 15 \text{ V}$<br>typ | Upper limit A      |                    |                  |
|---|----------------|---------------|--|--------------------|--------------------|------------------|
| Long pulse switch-over pin 13           |                |               |  |                    |                    |                  |
| switch-over of S 8                      |                |               |  |                    |                    |                  |
| Short pulse at output                   | $V_{13H}$      | 1             | 3.5  | 2.5                | V                  |                  |
| Long pulse at output                    | $V_{13L}$      | 1             |  | 2.5                | V                  |                  |
| Input current                           | $I_{13H}$      | 1             |  | 10                 | $\mu\text{A}$      |                  |
| $V_{13} = 8 \text{ V}$                  |                |               |  |                    |                    |                  |
| Input current                           | $-I_{13L}$     | 1             | 45   | 65                 | $\mu\text{A}$      |                  |
| $V_{13} = 1.7 \text{ V}$                |                |               |  |                    |                    |                  |
| Outputs pin 2, 3, 4, 7                  |                |               |  |                    |                    |                  |
| Reverse current                         | $I_{CE0}$      | 2.6           |  |                    | $\mu\text{A}$      |                  |
| $V_O = V_S$                             |                |               |  |                    |                    |                  |
| Saturation voltage                      | $V_{sat}$      | 2.6           | 0.1  | 0.4                | V                  |                  |
| $I_O = 2 \text{ mA}$                    |                |               |  |                    |                    |                  |
| Outputs pin 14, 15                      |                |               |  |                    |                    |                  |
| H output voltage                        | $V_{14/15H}$   | 3.6           | $V_S - 3$  | $V_S - 2.5$        | $V_S - 1.0$        | V                |
| $-I_O = 250 \text{ mA}$                 |                |               |  |                    |                    |                  |
| L output voltage                        | $V_{14/15L}$   | 2.6           | 0.3  | 0.6                | 2                  | V                |
| $I_O = 2 \text{ mA}$                    |                |               |  |                    |                    |                  |
| Pulse width (short pulse)               | $t_p$          | 1             | 20   | 30                 | 40                 | $\mu\text{s}$    |
| S 9 open                                |                |               |  |                    |                    |                  |
| Pulse width (short pulse) with $C_{12}$ | $t_p$          | 1             | 530  | 620                | 760                | $\mu\text{s/nF}$ |
| Internal voltage control                |                |               |  |                    |                    |                  |
| Reference voltage                       | $V_{ref}$      | 1             | 2.8  | 3.1                | 3.4                | V                |
| Parallel connection of 10 ICs possible  |                |               |  |                    |                    |                  |
| TC of reference voltage                 | $\alpha_{ref}$ | 1             |  | $2 \times 10^{-4}$ | $5 \times 10^{-4}$ | 1/K              |

**Application hints for external components**

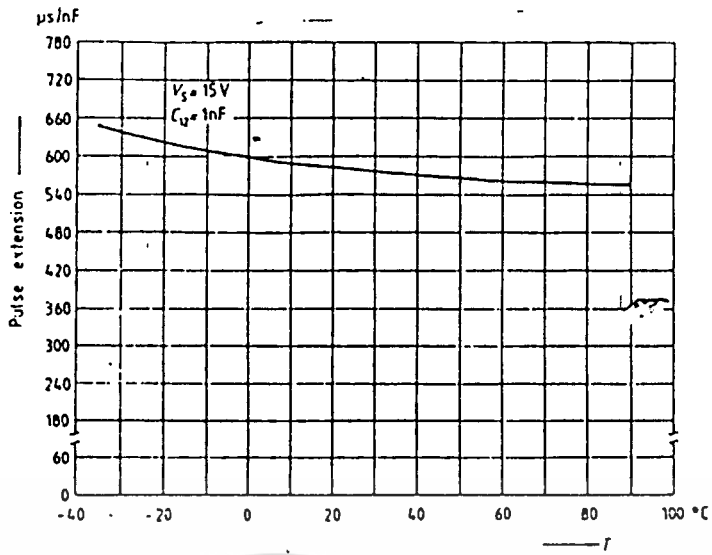
Ramp capacitance  $C_{10}$  min 500 pF max 1  $\mu\text{F}$ <sup>1)</sup> The minimum and maximum values of  $I_{10}$  are to be observed

Triggering point  $I_{11} = \frac{V_{11} \times R_p \times C_{10}}{V_{ref} \times K}$ <sup>2)</sup>

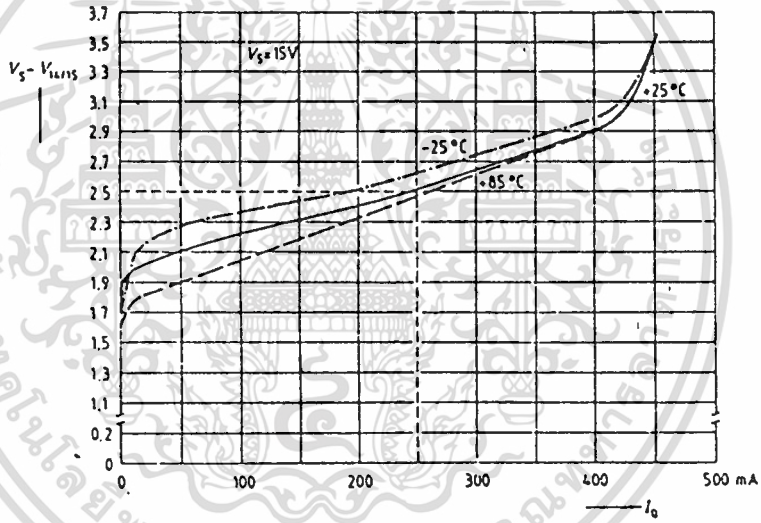
Charging current  $I_{10} = \frac{V_{ref} \times K}{R_p}$ <sup>2)</sup> Ramp voltage  $V_{10 \text{ max}} = V_S - 2 \text{ V}$   $V_{10} = \frac{V_{ref} \times K \times t}{R_p \times C_{10}}$ <sup>2)</sup>

1) Attention to flyback times  
 2)  $K = 1.10 \pm 20\%$

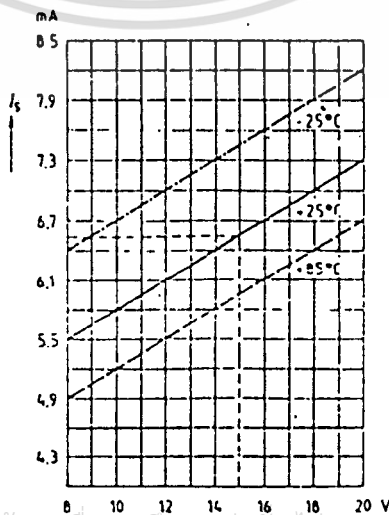
Pulse extension versus temperature



Output voltage measured to +V<sub>S</sub>

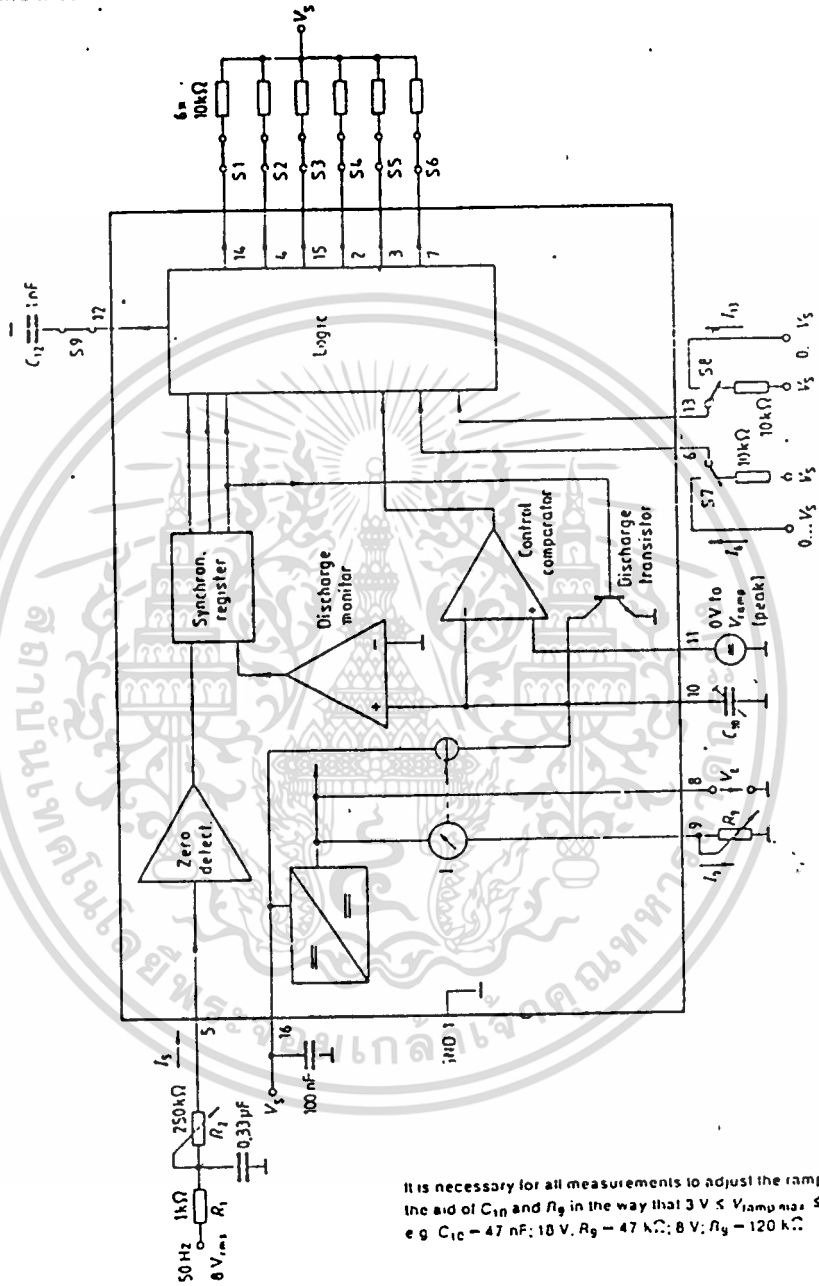


Supply current versus supply voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

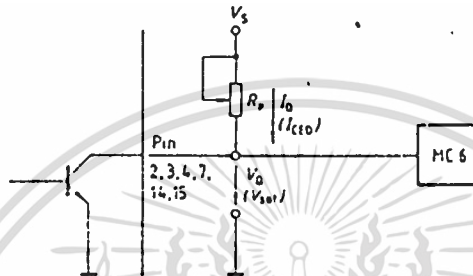
Test and measurement circuit 1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

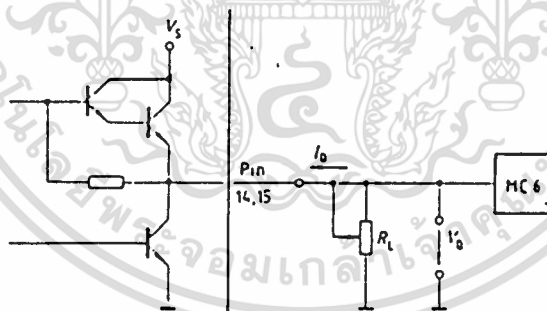
## Test and measurement circuits

### Measurement circuit 2



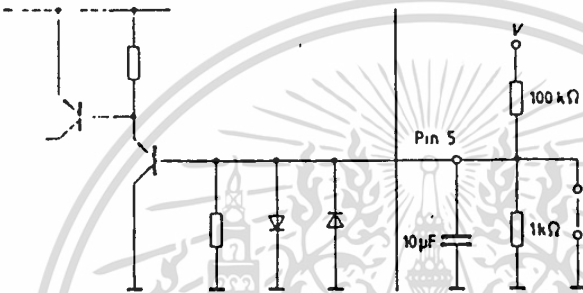
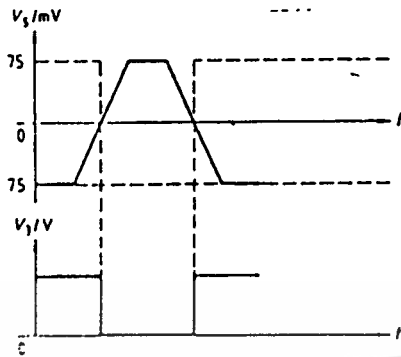
The residual pins are connected as in measurement circuit 1

### Measurement circuit 3



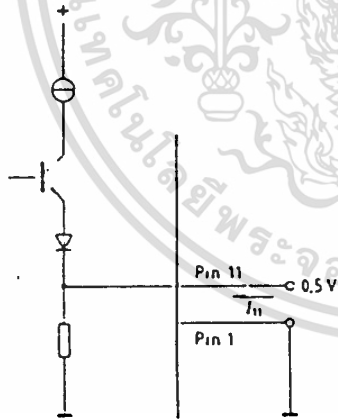
The residual pins are connected as in measurement circuit 1

Measurement circuit 4

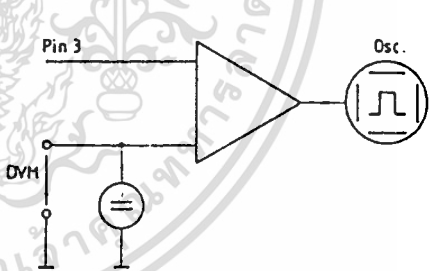


Residual pins are connected as in measurement circuit 1  
The  $10\mu F$  capacitor at pin 5 serves only for test purposes

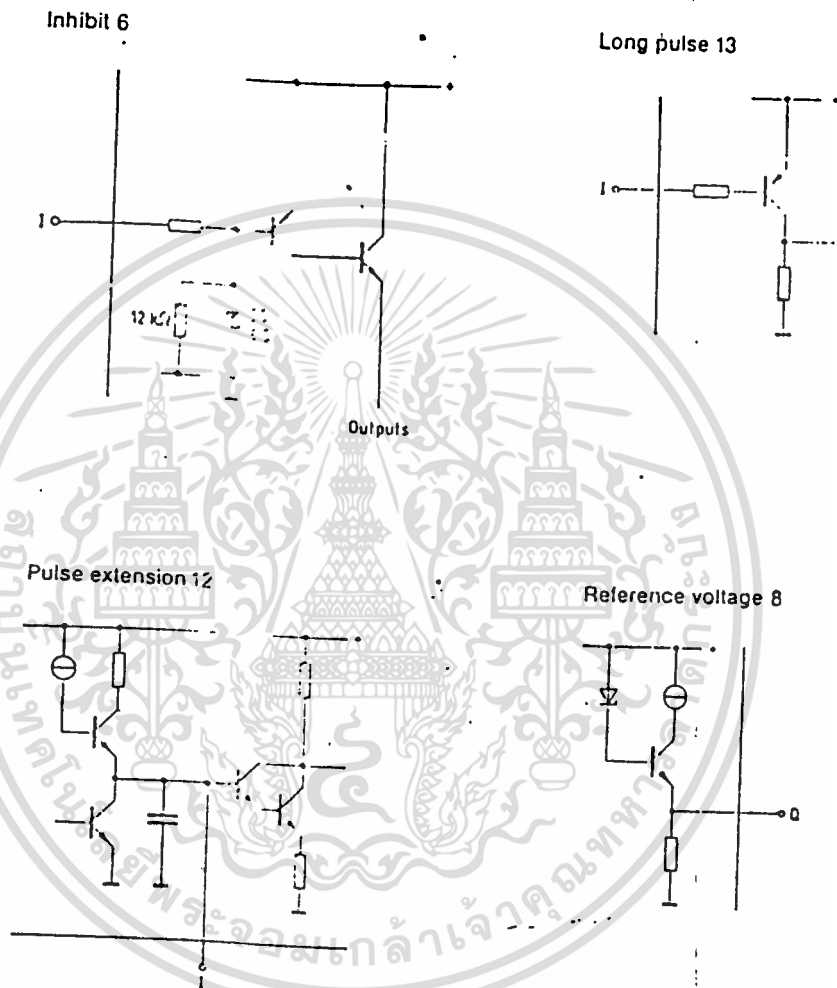
Measurement circuit 5



Measurement circuit 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

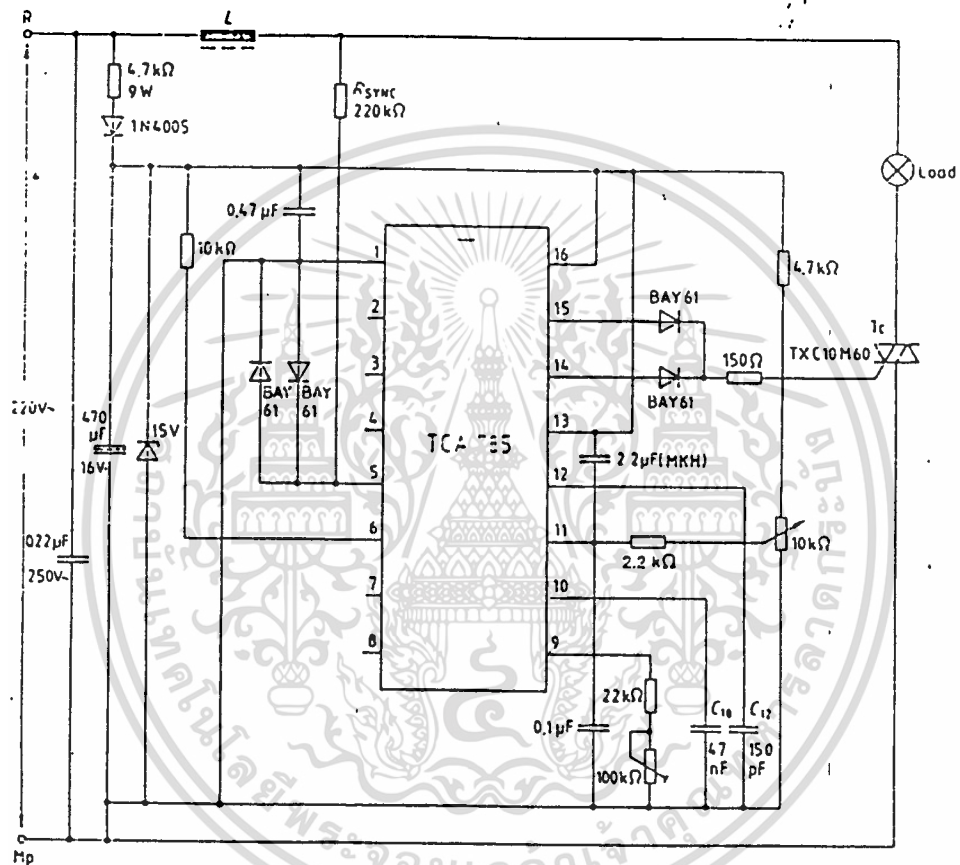


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Additional circuit description

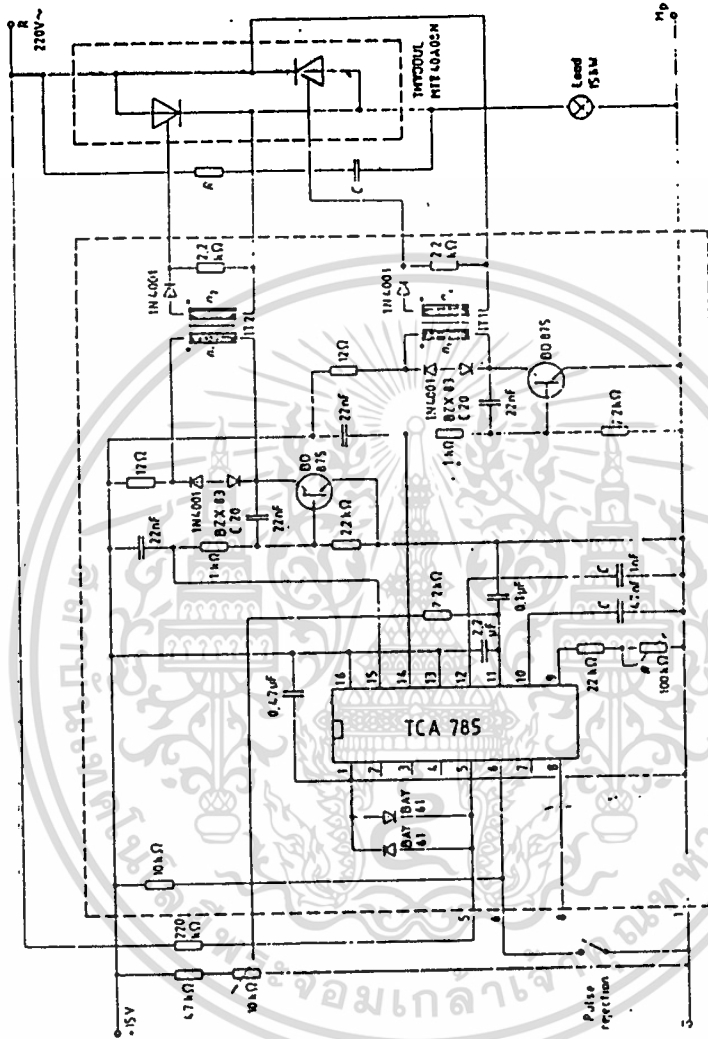
### Application examples

### Triac control for up to 50 mA gate trigger current



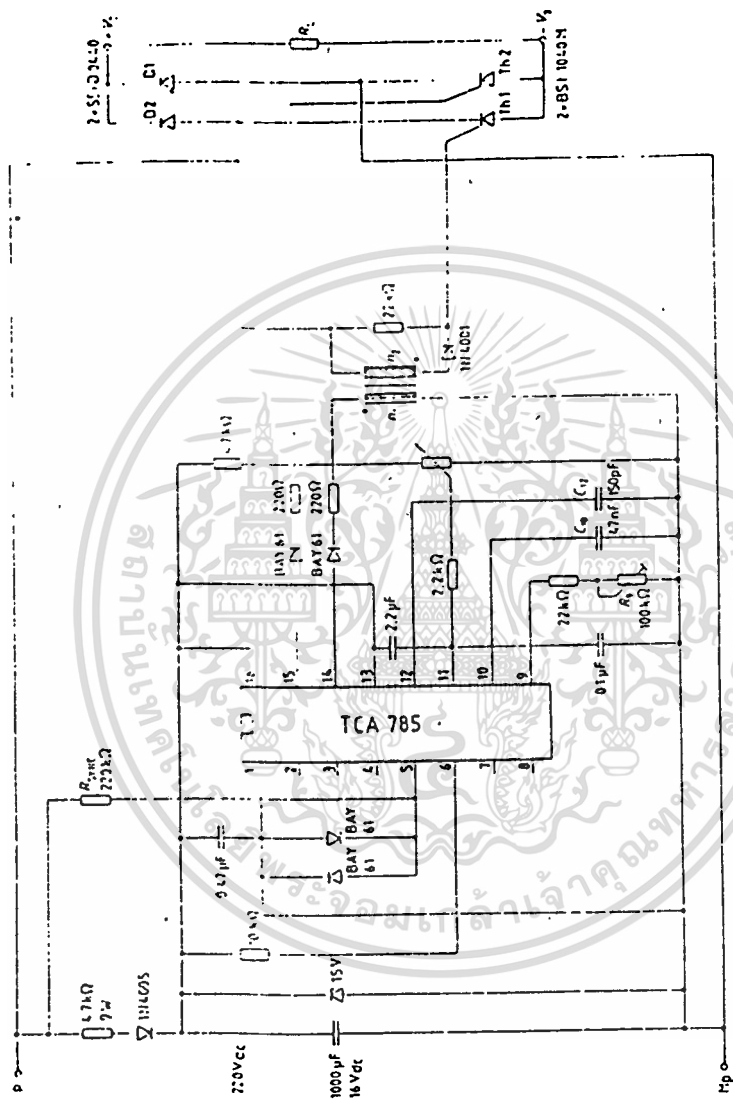
A phase control with a directly controlled triac is shown in the figure. The triggering angle of the triac can be adjusted continuously between  $0^\circ$  and  $180^\circ$  with the aid of an external potentiometer. During the positive half wave of the line voltage, the triac receives a positive gate pulse from the IC output pin 15. During the negative half wave, it also receives a positive trigger pulse from pin 14. Trigger pulse width is approx. 100  $\mu$ s.

**Fully controlled AC power controller**  
**Circuit for two high-power thyristors**



Shown is the possibility to trigger two antiparalleled thyristors with one IC TCA 785. The trigger pulses can be shifted continuously within a phase angle between  $0^\circ$  and  $180^\circ$  by means of a potentiometer. During the negative line half wave the trigger pulse of pin 14 is fed to the relevant thyristor via a trigger pulse transformer. During the positive line half wave, the gate of the second thyristor is triggered by a trigger pulse transformer at pin 15.

Half-controlled, single-phase bridge circuit with trigger pulse transformer and direct control for low-power thyristors







# MC14013B

## DUAL TYPE D FLIP-FLOP

The MC14013B dual type D flip-flop is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. Each flip-flop has independent Data, (D), Direct Set, (S), Direct Reset, (R), and Clock (C) inputs and complementary outputs (Q and  $\bar{Q}$ ). These devices may be used as shift register elements or as type T flip-flops for counter and toggle applications.

- Static Operation
- Quiescent Current = 2.0 nA/package typical @ 5 Vdc
- Noise Immunity = 45% of  $V_{DD}$  typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Single Supply Operation
- Toggle Rate = 4 MHz typical @ 5 Vdc
- Logic Edge-Clocked Flip-Flop Design - Logic state is retained indefinitely with clock level either high or low; information is transferred to the output only on the positive-going edge of the clock pulse
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4013B

## CMOS SSI (LOW-POWER COMPLEMENTARY MOS) DUAL TYPE D FLIP-FLOP



L SUFFIX  
CERAMIC PACKAGE  
CASE 632



P SUFFIX  
PLASTIC PACKAGE  
CASE 646

### ORDERING INFORMATION

| MC14XXXB | Suffix                               | Denotes |
|----------|--------------------------------------|---------|
| L        | Ceramic Package                      |         |
| P        | Plastic Package                      |         |
| A        | Extended Operating Temperature Range |         |
| C        | Limited Operating Temperature Range  |         |

### MAXIMUM RATINGS (Voltages referenced to $V_{SS}$ )

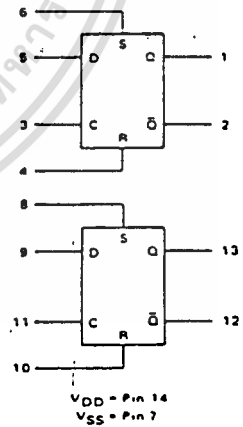
| Rating                                  | Symbol    | Value                  | Unit        |
|---|-----------|------------------------|-------------|
| DC Supply Voltage                       | $V_{DD}$  | -0.5 to +18            | Vdc         |
| Input Voltage, All Inputs               | $V_{in}$  | -0.5 to $V_{DD} + 0.5$ | Vdc         |
| DC Current Drain per Pin                | I         | 10                     | mAdc        |
| Operating Temperature Range - AL Device | $T_A$     | -55 to +125            | $^{\circ}C$ |
| CL/CP Device                            |           | -40 to +85             | $^{\circ}C$ |
| Storage Temperature Range               | $T_{stg}$ | -65 to +150            | $^{\circ}C$ |

### TRUTH TABLE

| CLOCK <sup>1</sup> | INPUTS |       |     | OUTPUTS |           | No Change |
|--------------------|--------|-------|-----|---------|-----------|-----------|
|                    | DATA   | RESET | SET | Q       | $\bar{Q}$ |           |
| 0                  | 0      | 0     | 0   | 0       | 1         |           |
| 1                  | 0      | 0     | 0   | 1       | 0         |           |
| 1                  | x      | 0     | 0   | 0       | 0         |           |
| x                  | x      | 1     | 0   | 0       | 1         |           |
| x                  | x      | 0     | 1   | 1       | 0         |           |
| x                  | x      | 1     | 1   | 1       | 1         |           |

x = Don't Care  
1 = Level Change

### BLOCK DIAGRAM



MC14013B

ELECTRICAL CHARACTERISTICS

| Characteristic  | Symbol                   | VDD<br>Vdc | T <sub>low</sub> * |       | 25°C  |   |       | T <sub>high</sub> * |       | Unit  |      |     |
|---|--------------------------|------------|--------------------|-------|-------|---|-------|---------------------|-------|-------|------|-----|
|   |                          |            | Min                | Max   | Min   | Typ   | Max   | Min                 | Max   |       |      |     |
| Output Voltage<br>V <sub>in</sub> VDD or 0  | "0" Level                | VOL        | 5.0                | -     | 0.05  | -   | 0     | 0.05                | -     | 0.05  | Vdc  |     |
|   |                          |            | 10                 | -     | 0.05  | -   | 0     | 0.05                | -     | 0.05  |      |     |
|   |                          |            | 15                 | -     | 0.05  | -   | 0     | 0.05                | -     | 0.05  |      |     |
|   | V <sub>in</sub> 0 or VDD | "1" Level  | VOH                | 5.0   | 4.95  | -   | 4.95  | 5.0                 | -     | 4.95  | -    | Vdc |
|   |                          |            |                    | 10    | 9.95  | -   | 9.95  | 10                  | -     | 9.95  | -    |     |
|   |                          |            |                    | 15    | 14.95 | -   | 14.95 | 15                  | -     | 14.95 | -    |     |
| Input Voltage**<br>(VO = 4.5 or 0.5 Vdc)<br>(VO = 9.0 or 1.0 Vdc)<br>(VO = 13.5 or 1.5 Vdc)   | "0" Level                | VIL        | 5.0                | -     | 1.5   | -   | 2.25  | 1.5                 | -     | 1.5   | Vdc  |     |
|   |                          |            | 10                 | -     | 3.0   | -   | 4.50  | 3.0                 | -     | 3.0   |      |     |
|   |                          |            | 15                 | -     | 4.0   | -   | 6.75  | 4.0                 | -     | 4.0   |      |     |
|   | "1" Level                | VIH        | 5.0                | 3.5   | -     | 3.5   | 2.75  | -                   | 3.5   | -     | Vdc  |     |
|   |                          |            | 10                 | 7.0   | -     | 7.0   | 5.50  | -                   | 7.0   | -     |      |     |
|   |                          |            | 15                 | 11.0  | -     | 11.0  | 8.25  | -                   | 11.0  | -     |      |     |
| Output Drive Current (AL Device)<br>(VOH = 2.5 Vdc)<br>(VOH = 4.6 Vdc)<br>(VOH = 9.5 Vdc)<br>(VOH = 13.5 Vdc)<br>(VOL = 0.4 Vdc)<br>(VOL = 0.5 Vdc)<br>(VOL = 1.5 Vdc)    | Source                   | IOH        | 5.0                | -1.2  | -     | -1.0  | -1.7  | -                   | -0.7  | -     | mAac |     |
|   |                          |            | 10                 | -0.25 | -     | -0.2  | -0.36 | -                   | -0.14 | -     |      |     |
|   |                          |            | 15                 | -0.62 | -     | -0.5  | -0.9  | -                   | -0.35 | -     |      |     |
|   | Sink                     | IOL        | 5.0                | 0.64  | -     | 0.51  | 0.88  | -                   | 0.36  | -     | mAac |     |
|   |                          |            | 10                 | 1.6   | -     | 1.3   | 2.25  | -                   | 0.9   | -     |      |     |
|   |                          |            | 15                 | 4.2   | -     | 3.4   | 8.8   | -                   | 2.4   | -     |      |     |
| Output Drive Current (CL/CP Device)<br>(VOH = 2.5 Vdc)<br>(VOH = 4.6 Vdc)<br>(VOH = 9.5 Vdc)<br>(VOH = 13.5 Vdc)<br>(VOL = 0.4 Vdc)<br>(VOL = 0.5 Vdc)<br>(VOL = 1.5 Vdc) | Source                   | IOH        | 5.0                | -1.0  | -     | -0.8  | -1.7  | -                   | -0.6  | -     | mAac |     |
|   |                          |            | 10                 | -0.2  | -     | -0.16   | -0.36 | -                   | -0.12 | -     |      |     |
|   |                          |            | 15                 | -0.5  | -     | -0.4  | -0.9  | -                   | -0.3  | -     |      |     |
|   | Sink                     | IOL        | 5.0                | 0.52  | -     | 0.44  | 0.88  | -                   | 0.36  | -     | mAac |     |
|   |                          |            | 10                 | 1.3   | -     | 1.1   | 2.25  | -                   | 0.9   | -     |      |     |
|   |                          |            | 15                 | 3.6   | -     | 3.0   | 8.8   | -                   | 2.4   | -     |      |     |
| Input Current (AL Device)   | I <sub>in</sub>          | 15         | -                  | 0.1   | -     | 0.00001   | 0.1   | -                   | 1.0   | μAac  |      |     |
| Input Current (CL/CP Device)  | I <sub>in</sub>          | 15         | -                  | 0.3   | -     | 0.00001   | 0.3   | -                   | 1.0   | μAac  |      |     |
| Input Capacitance<br>(V <sub>in</sub> = 0)  | C <sub>in</sub>          | -          | -                  | -     | -     | 5.0   | 7.5   | -                   | -     | pF    |      |     |
| Quiescent Current (AL Device)<br>(Per Package)  | IDD                      | 5.0        | -                  | 1.0   | -     | 0.002   | 1.0   | -                   | 30    | μAac  |      |     |
|   |                          | 10         | -                  | 2.0   | -     | 0.004   | 2.0   | -                   | 60    |       |      |     |
|   |                          | 15         | -                  | 4.0   | -     | 0.006   | 4.0   | -                   | 120   |       |      |     |
| Quiescent Current (CL/CP Device)<br>(Per Package)   | IDD                      | 5.0        | -                  | 4.0   | -     | 0.002   | 4.0   | -                   | 30    | μAac  |      |     |
|   |                          | 10         | -                  | 8.0   | -     | 0.004   | 8.0   | -                   | 60    |       |      |     |
|   |                          | 15         | -                  | 16    | -     | 0.006   | 16    | -                   | 120   |       |      |     |
| Total Supply Current** I <sub>T</sub><br>(Dynamic plus Quiescent,<br>Per Package,<br>IC <sub>L</sub> = 50 pF on all outputs, all<br>buffers switching)                    | I <sub>T</sub>           | 5.0        | -                  | -     | -     | I <sub>T</sub> = 10.75 μA/(kHz) I <sub>DD</sub> | -     | -                   | -     | μAac  |      |     |
|   |                          | 10         | -                  | -     | -     | I <sub>T</sub> = 11.5 μA/(kHz) I <sub>DD</sub>  | -     | -                   | -     |       |      |     |
|   |                          | 15         | -                  | -     | -     | I <sub>T</sub> = 23 μA/(kHz) I <sub>DD</sub>    | -     | -                   | -     |       |      |     |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.  
 T<sub>high</sub> = 125°C for AL Device, 85°C for CL/CP Device  
 -Noise immunity specified for worst case input combination  
 Noise Margin for both "1" and "0" level = 1.0 Vdc min @ VDD = 5.0 Vdc  
 2.0 Vdc min @ VDD = 10 Vdc  
 2.5 Vdc min @ VDD = 15 Vdc

\*\*To calculate total supply current at loads other than 50 pF  
 $I_T(IC_L) = I_T(50 pF) + 2 \times 10^{-3} (IC_L - 50) V_{DD}$   
 where I<sub>T</sub> is in μA (per package), IC<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and I in kHz is input frequency.  
 \*\* The formulas given are for the typical characteristics only at 25°C.

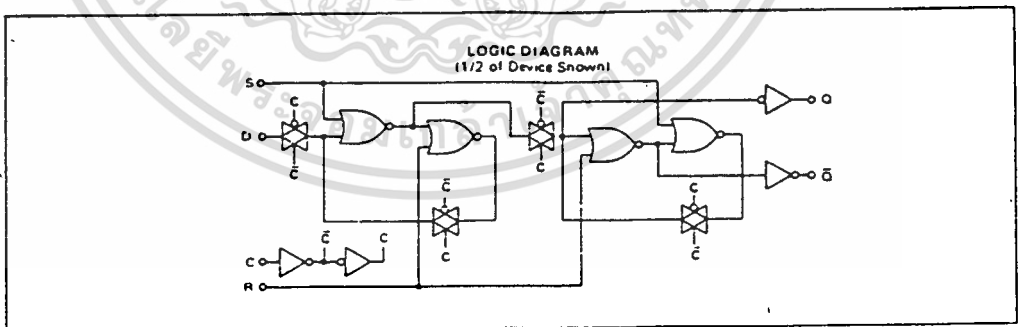
This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V<sub>in</sub> and V<sub>out</sub> be constrained to the range V<sub>SS</sub> < (V<sub>in</sub> or V<sub>out</sub>) < V<sub>DD</sub>.  
 Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>).

MC14013B

SWITCHING CHARACTERISTICS\* (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

| Characteristic   | Symbol                                 | V <sub>DD</sub>   | Min   | Typ  | Max   | Unit |
|--|--|---|---|--|---|------|
| Output Rise Time<br>t <sub>TLH</sub> = (3.0 ns/pF) C <sub>L</sub> + 30 ns<br>t <sub>TLH</sub> = (1.5 ns/pF) C <sub>L</sub> + 15 ns<br>t <sub>TLH</sub> = (1.1 ns/pF) C <sub>L</sub> + 10 ns  | t <sub>TLH</sub>                       | 5.0<br>10<br>15   | -<br>-<br>-                                       | 180<br>90<br>65  | 360<br>180<br>130   | ns   |
| Output Fall Time<br>t <sub>THL</sub> = (1.5 ns/pF) C <sub>L</sub> + 25 ns<br>t <sub>THL</sub> = (0.75 ns/pF) C <sub>L</sub> + 12.5 ns<br>t <sub>THL</sub> = (0.55 ns/pF) C <sub>L</sub> + 12.5 ns  | t <sub>THL</sub>                       | 5.0<br>10<br>15   | -<br>-<br>-                                       | 100<br>50<br>40  | 200<br>100<br>80  | ns   |
| Propagation Delay Time<br>Clock to Q<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 90 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 42 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = 0.5 ns/pF C <sub>L</sub> + 25 ns<br>Set to Q<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 90 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 42 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = 0.5 ns/pF C <sub>L</sub> + 25 ns<br>Reset to Q<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 265 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 67 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = 0.5 ns/pF C <sub>L</sub> + 50 ns | t <sub>PLH</sub> ,<br>t <sub>PHL</sub> | 5.0<br>10<br>15<br><br>5.0<br>10<br>15<br><br>5.0<br>10<br>15 | -<br>-<br>-<br><br>-<br>-<br>-<br><br>-<br>-<br>- | 175<br>75<br>50<br><br>175<br>75<br>50<br><br>350<br>100<br>75 | 350<br>150<br>100<br><br>350<br>150<br>100<br><br>450<br>200<br>150 | ns   |
| Setup Times  | t <sub>su</sub>                        | 5.0<br>10<br>15   | 40<br>20<br>15                                    | 20<br>10<br>7.5  | -<br>-<br>-   | ns   |
| Hold Times   | t <sub>h</sub>                         | 5.0<br>10<br>15   | 40<br>20<br>15                                    | 20<br>10<br>7.5  | -<br>-<br>-   | ns   |
| Clock Pulse Width  | t <sub>WL</sub> , t <sub>WH</sub>      | 5.0<br>10<br>15   | 250<br>100<br>70                                  | 125<br>50<br>35  | -<br>-<br>-   | ns   |
| Clock Pulse Frequency  | f <sub>cl</sub>                        | 5.0<br>10<br>15   | -<br>-<br>-                                       | 4.0<br>10<br>14  | 2.0<br>5.0<br>7.0   | MHz  |
| Clock Pulse Rise and Fall Time   | t <sub>TLH</sub> ,<br>t <sub>THL</sub> | 5.0<br>10<br>15   | -<br>-<br>-                                       | -<br>-<br>-  | 15<br>5.0<br>4.0  | ns   |
| Set and Reset Pulse Width  | t <sub>WL</sub> , t <sub>WH</sub>      | 5.0<br>10<br>15   | 250<br>100<br>70                                  | 125<br>50<br>35  | -<br>-<br>-   | ns   |

\*The formula given is for the typical characteristics only.

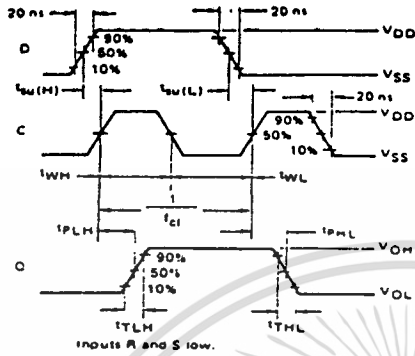


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

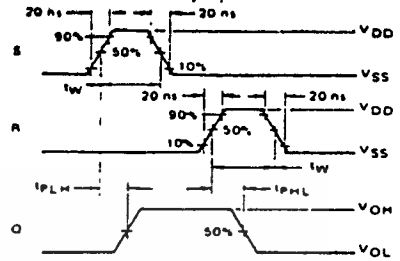
ไปว่ากรกัใดงทั้งสี่ง ลึกซึ้งห่างเบ็ให้ตัดแปลงเบ็ื่อหา และต้องอ้างถึงถึงแล้วของเอกสารทอครั้งทีมีการเว่งให้

# MC14013B

**FIGURE 1 - DYNAMIC SIGNAL WAVEFORMS**  
(Data, Clock, and Output)

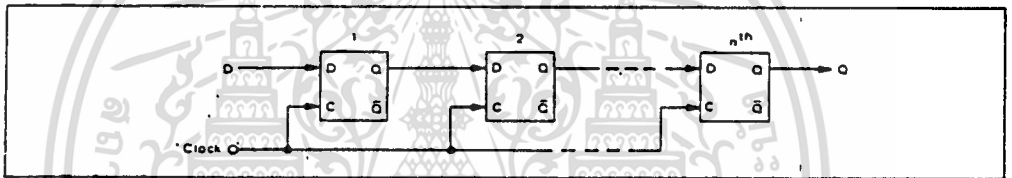


**FIGURE 2 - DYNAMIC SIGNAL WAVEFORMS**  
(Set, Reset, and Output)

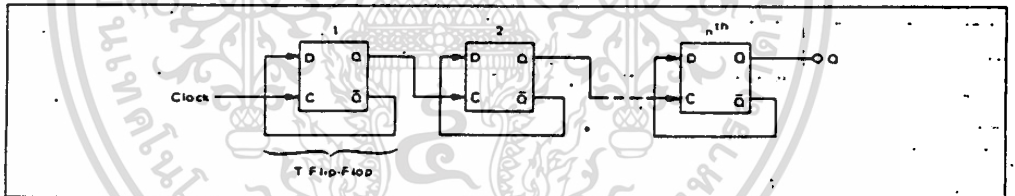


## TYPICAL APPLICATIONS

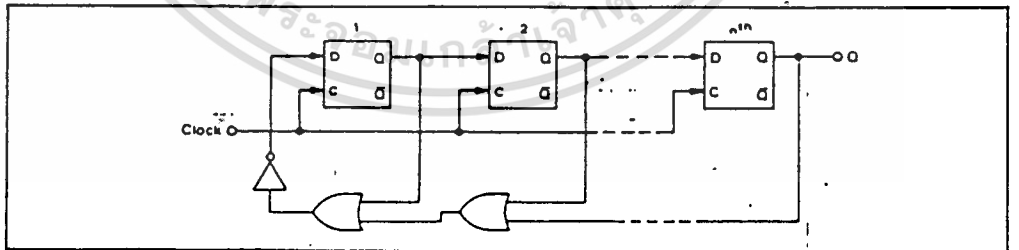
### n-STAGE SHIFT REGISTER



### BINARY RIPPLE UP-COUNTER (Divide-by- $2^n$ )



### MODIFIED RING COUNTER (Divide-by-(n + 1))





**MC14070B**  
 QUAD EXCLUSIVE "OR" GATE  
**MC14077B**  
 QUAD EXCLUSIVE "NOR" GATE

**CMOS SSI**

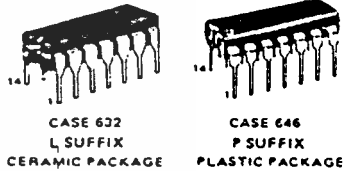
**QUAD EXCLUSIVE "OR" AND "NOR" GATES**

The MC14070B quad exclusive OR gate and the MC14077B quad exclusive NOR gate are constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. These complementary MOS logic gates find primary use where low power dissipation and/or high noise immunity is desired.

- Quiescent Current = 0.5 nA typ/pkg @ 5 Vdc
- Noise Immunity = 45% of VDD typ
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- All Outputs Buffered
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range.
- Double Diode Protection on All Inputs
- MC14047B – Replacement for CD4030B, CD4070B, and MC14507 Types
- MC14077B – Replacement for CD4077B Type

**MAXIMUM RATINGS (Voltages referenced to VSS)**

| Rating  | Symbol | Value                     | Unit |
|---|--------|---------------------------|------|
| DC Supply Voltage                                       | VDD    | -0.5 to +18               | Vdc  |
| Input Voltage, All Inputs                               | Vin    | -0.5 to VDD + 0.5         | Vdc  |
| DC Current Drain per Pin                                | I      | 10                        | mAdc |
| Operating Temperature Range – AL Device<br>CL/CP Device | TA     | -55 to +125<br>-40 to +85 | °C   |
| Storage Temperature Range                               | Tstg   | -65 to +150               | °C   |



**ORDERING INFORMATION**

