



เครื่องขับเคลื่อนความเร็วอนัดคั่นมอเตอร์โดยใช้ไอจีบีที

INVERTER FREQUENCY CONTROL INDUCTION MOTOR WITH IGBT



ปริญญาโทนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง **035027**

INVERTER FREQUENCY CONTROL INDUCTION MOTOR WITH IGBT



PROJECT REPORT SUBMITTED IN PARTIAL FULFILMENT OF THE
REQUIREMENTS FOR THE BACHELOR'S DEGREE
DEPARTMENT OF TECHNOLOGY ELETRONICS
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
1994

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์
ชื่อนักศึกษา

เครื่องขับเคลื่อนความเร็วอินดักชั่นมอเตอร์โดยใช้ไอจีบีที

นายปกาศิต สมศิริ

นายวีระพงศ์ บุญโอภาส

นายสุวัฒน์ อินโอภาส

ภาควิชา
อาจารย์ที่ปรึกษา

เทคนิคอุตสาหกรรม

อาจารย์ชวลิต เบนุจางคประเสริฐ

อาจารย์อรลภ แสงอรุณ

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้แนบปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาหลักสูตร
ปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

(ประธานกรรมการ
(กรรมการ
(กรรมการ
(กรรมการ
(กรรมการ

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

เครื่องขับเคลื่อนความเร็วอินคค์ซ์เมอเตอร์โดยใช้ไอจีบีที

โดย

นายปกาศิต	สมศิริ
นายวีระพงศ์	บุญโอภาส
นายสุวัฒน์	อินโอภาส

อาจารย์ที่ปรึกษา

อาจารย์ชวลิต	เบญจางคประเสริฐ
อาจารย์อรลภ	แสงอรุณ

ภาควิชา

เทคโนโลยีอุตสาหกรรม

ปีการศึกษา

2537

บทคัดย่อ

ในภาวะที่อุตสาหกรรมของประเทศไทยกำลังขยายตัว การศึกษาเกี่ยวกับเครื่องจักร และอุปกรณ์ต่าง ๆ ที่เกี่ยวกับอุตสาหกรรม จึงมีความสำคัญและเป็นประโยชน์มาก มอเตอร์เหนี่ยวนำก็เป็นอุปกรณ์ที่สำคัญทางด้านอุตสาหกรรมประเภทหนึ่ง ที่ใช้เป็นส่วนประกอบของเครื่องจักรหรือใช้ในการขับเคลื่อนต่าง ๆ เนื่องจากมอเตอร์เหนี่ยวนำมีราคาถูกไม่ต้องการการบำรุงรักษามากนัก จึงเป็นที่นิยมใช้กันมากในโรงงานอุตสาหกรรม โครงการนี้ได้สร้างชุดควบคุมอินเวอร์เตอร์แบบ พัลส์บร็วเอ็ม โดยใช้ไมโครโปรเซสเซอร์เป็นส่วนควบคุมการทำงาน เพื่อให้ประสิทธิภาพในการควบคุม นอกจากนี้ในการออกแบบวงจรภาคกำลังของอินเวอร์เตอร์ ได้มีการนำเอา ไอจีบีที มาเป็นอุปกรณ์ในการสวิตซ์ซึ่งมีข้อดีคือ มีความเร็วในการสวิตซ์สูง และยังมีอัตราทนแรงดัน, กระแส สูงกว่ามอสเฟต คาดว่าโครงการนี้จะเป็นประโยชน์ในการศึกษาถึงการขับเคลื่อนมอเตอร์เหนี่ยวนำ โดยใช้ไมโครโปรเซสเซอร์ และศึกษาการใช้งาน ไอจีบีที เพื่อจะได้พัฒนาอินเวอร์เตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROJECT REPORT

INVERTER FREQUENCY CONTROL INDUCTION
MOTOR WITH IGBT

BY

Mr. PAKASIT SOMSIRI
Mr. WEERAPONG BOONOPART
Mr. SUPUT INOPART

PROJECT ADVISOR

Mr. CHOVALIT BENJANGKAPRASERT
MISS ORNLARP SEANGAROON

DEPARTMENT

INDUSTRIAL TECHNOLOGY

ACADEMIC YEAR

1994

ABSTRACT

In situation that industrial of THAILAND being grow up , studying about machine and other device that concern industrial was important advantage. One important device of industrial is induction motor.

Since it was part of machine or used as primemovers in drive System Induction motor is cheap and needs no more maintenance. Also induction motor is widely used in Industry. The mainly aim of this project is to invent the model of the controller of PWM (Pulse Width Modulation) Inverter with microprocessor, to have the effective control and include for design power circuit of inverter using IGBT are as a power switching device. The main advantage of using IGBT are high switching speed and voltage rating current rating higher than power MOSFET.

Therefore, it is hoped that this project will be useful in the future phase of induction motor drive with microprocessor and to study IGBT, to develop the Inverter.

กิติกรรมประกาศ

ขอขอบคุณ อาจารย์ชวลิต เบนจางคประเสริฐ และ อาจารย์อรลภก แสงอรุณ ซึ่งเป็นอาจารย์ที่ปรึกษาปริญญานิพนธ์ที่ให้ความช่วยเหลือในด้านต่าง ๆ และให้คำปรึกษาเกี่ยวกับการทำปริญญานิพนธ์

ขอขอบคุณ พงษ์ศัพัญญู วิชาสุรณทล ที่ให้ความช่วยเหลือในด้านต่าง ๆ และให้คำปรึกษาแนะนำ ตลอดจนเอื้อเฟื้อเอกสารอ้างอิงรวมทั้งให้ความช่วยเหลือ ในการสร้างชุดต้นแบบ

ขอขอบคุณ อาจารย์สชาติ ศักดิ์ชัยกุล พস্যม สวรรยากุลและพิสชาติ ตันติดำรงค์ วิศวกร บริษัท โนเวม เอ็นจิเนียริง จำกัด ที่ได้เอื้อเฟื้อสถานที่ และอุปกรณ์บางส่วน รวมทั้งให้ความช่วยเหลือ ในการสร้างชุดต้นแบบ

ขอขอบคุณ พี่ทมา สังขกุลมาลา คุณจิตฤทัย พิมพ์สุวรรณ น้องสมชัย ทับสุข และเพื่อนสนิท คริสต์รัชชา ที่ให้ความช่วยเหลือทางด้านงานพิมพ์ปริญญานิพนธ์

ท้ายสุดของกิติกรรมประกาศนี้ ขอขอบพระคุณ คุณพ่อ คุณแม่ ซึ่งเป็นผู้ที่ให้ความช่วยเหลืออย่างมากทั้งด้านกำลังใจ และทุนในการทำปริญญานิพนธ์

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
บทที่ 1 บทนำ	1
บทที่ 2 อินเวอร์เตอร์	6
บทที่ 3 หลักการสร้างรูปคลื่น PWM โดยการควบคุมฟลักซ์แม่เหล็ก	14
บทที่ 4 อินคัทชั่นมอเตอร์	24
บทที่ 5 ชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ	38
บทที่ 6 IGBT	61
บทที่ 7 ไมโครคอนโทรลเลอร์	75
บทที่ 8 บทสรุปและผลการทดลอง	94
หนังสืออ้างอิง	96
ภาคผนวก ก. โปรแกรมส่วนควบคุมโวลต์เตจ-ความถี่และส่วนสร้างสัญญาณ PWM	97
ภาคผนวก ข. DATA SHEET	152

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

มอเตอร์ไฟฟ้า เป็นส่วนที่สำคัญส่วนหนึ่งสำหรับการสร้างงานทางอุตสาหกรรมมาเป็นเวลานานแล้วและงานทางอุตสาหกรรมเป็นจำนวนมากต้องการ การขับเคลื่อนมอเตอร์ ในลักษณะที่ปรับความเร็วรอบได้ ดังนั้น การวิจัยและพัฒนาาระบบการขับเคลื่อนมอเตอร์ไฟฟ้า เพื่อปรับความเร็วรอบ จึงมีมาอย่างต่อเนื่อง ในอดีตที่ผ่านมาจนถึงปัจจุบัน ระบบขับเคลื่อนมอเตอร์ไฟฟ้ากระแสตรงได้รับความนิยมอย่างสูง เนื่องจาก สามารถควบคุมความเร็วรอบได้ง่าย ความแม่นยำสูงและใช้อุปกรณ์ประกอบน้อยส่วน อย่างไรก็ตาม ระบบขับเคลื่อนกระแสตรง ก็มีข้อเสียเช่นกัน โดยเฉพาะในส่วนขอมอเตอร์กระแสตรง กล่าวคือ มีโครงสร้างทางกลที่ซับซ้อน ทำให้มอเตอร์ชนิดนี้มีราคาแพงบำรุงรักษาได้ยาก และมีอัตราส่วนกำลังต่อน้ำหนักต่ำ นอกจากนี้ อุปกรณ์แปร่งด้าน (BRUSH) และคอมมิวเตเตอร์ (COMMUTATOR) ต้องการ การบำรุงรักษาอย่างสม่ำเสมอทำให้ความน่าเชื่อถือต่ำ และไม่เหมาะสมกับงานที่ใช้ความเร็วรอบสูง ๆ หรืองานในบริเวณที่เสี่ยงอันตราย และเมื่อมาเปรียบเทียบกับมอเตอร์ไฟฟ้ากระแสสลับ โดยเฉพาะมอเตอร์เหนี่ยวนำชนิดกรงกระรอก (SQUIREL-CAGE INDUCTION MOTOR) มอเตอร์เหนี่ยวนำมีคุณสมบัติที่ดีกว่ามอเตอร์กระแสตรงหลายประการด้วยกัน กล่าวคือมีโครงสร้างทางกลที่ไม่ซับซ้อนมากนัก ทำให้มอเตอร์ชนิดนี้มีราคาถูกกว่าแข็งแรงทนทานมากกว่า มีอัตราส่วนกำลังต่อน้ำหนักสูงกว่า และไม่ต้องมีการบำรุงรักษา ในอดีตที่ผ่านมา มอเตอร์ชนิดนี้นิยมนำไปใช้งานในลักษณะความเร็วรอบคงที่ เนื่องจากการที่จะปรับความเร็วรอบมอเตอร์ชนิดนี้ให้ได้ต้องมีประสิทธิภาพนั้น ต้องอาศัยวิธีการที่ค่อนข้างยุ่งยากซับซ้อน และต้องใช้อุปกรณ์มากขึ้น จึงทำให้ระบบขับเคลื่อนมีราคาแพง อย่างไรก็ตาม เทคโนโลยีการขับเคลื่อนเพื่อปรับความเร็วรอบมอเตอร์เหนี่ยวนำได้ถูกวิจัยและพัฒนาอย่างจริงจังในช่วงสามทศวรรษที่ผ่านมา ความก้าวหน้าทางเทคโนโลยีทางด้านไมโครอิเล็กทรอนิกส์ และอิเล็กทรอนิกส์กำลัง เป็นส่วนสำคัญที่ทำให้สมรรถนะและประสิทธิภาพของระบบขับเคลื่อนสูงแต่ขนาดและราคาลดลงอย่างมากความนิยมในการใช้งานมอเตอร์กระแสสลับเพื่อปรับความเร็วรอบจึง เพิ่มขึ้นอย่างรวดเร็ว และมีแนวโน้มที่เห็นได้ชัดแล้วว่า มอเตอร์กระแสสลับโดยเฉพาะมอเตอร์เหนี่ยวนำชนิดกรงกระรอกจะเป็นต้นกำลังที่สำคัญแทนมอเตอร์กระแสตรง ในอนาคตอันใกล้

วิธีการปรับความเร็วรอบมอเตอร์เหนี่ยวนำให้ได้อย่างมีประสิทธิภาพและเป็นที่ยอมรับ คือ การปรับเปลี่ยนความถี่พร้อมกับการปรับเปลี่ยนแรงดันที่จะป้อนให้กับมอเตอร์ ด้วย อินเวอร์เตอร์ชนิด พัลส์บวลิแวม (PWM inverter) วิธีการสร้างรูปคลื่นพัลส์บวลิแวมแบบเก่า แต่ยังมีการใช้กันอยู่ในปัจจุบัน คือ วิธีการมอดูเลตด้วยฮาร์โมนิกย่อย หรือ SHM (Subharmonic modulation method) ซึ่งเป็นวิธีการสร้างรูปคลื่นโดยการนำคลื่นไซน์อ้างอิง มาทำการเปรียบเทียบกันคลื่นพหุรูปสามเหลี่ยมวิธีการนี้สามารถข่ม (subpressed) แอมพลิจูดของฮาร์โมนิกอันดับต่ำ ๆ ได้ดี และสามารถสร้างวงจรได้ง่ายโดยวิธีการทางอนาล็อก แต่อย่างไรก็ดี วิธีนี้ให้ค่าสูงสุดของแรงดันเอาต์พุตค่อนข้างต่ำ และมีจำนวนการสวิตช์ในอุปกรณ์สวิตช์กึ่งคลื่นค่อนข้างสูง นอกจากนี้ การสร้างวงจรทางอนาล็อก ทำให้ต้องใช้อุปกรณ์จำนวนมากขึ้น มีผลให้ขนาดและราคาสูง แต่ความน่าเชื่อถือต่ำ และยังทำให้สัญญาณรบกวนเข้าสู่ระบบได้ง่าย

เนื่องจากความเจริญก้าวหน้าอย่างรวดเร็วทางเทคโนโลยีไมโครอิเล็กทรอนิกส์ โดยเฉพาะ ทางด้านไมโครโปรเซสเซอร์ ทำให้ระบบควบคุมมอเตอร์เหนี่ยวนำเริ่มมีการเปลี่ยนแปลงจากการใช้เทคนิคการสร้างวงจรด้วยวิธีการทางอนาล็อก มาสร้างด้วยวิธีการทางดิจิทัล โดยเฉพาะวงจรทางดิจิทัลที่ใช้ไมโครโปรเซสเซอร์เป็นฐานนั้น มีจุดเด่นหลายประการ ที่เหนือกว่าวงจรทางอนาล็อก กล่าว

คือ...

- การปรับปรุงเปลี่ยนแปลงการทำงานสามารถทำได้ง่าย และคล่องตัว โดยการแก้ไขในส่วนที่เป็นซอฟต์แวร์
 - สามารถลดจำนวนอุปกรณ์ในวงจรได้อย่างมาก
 - สัญญาณรบกวนเข้าสู่ระบบได้ยากกว่าวงจรอนาล็อก
 - อัลกอริทึมที่ซับซ้อน โดยเฉพาะในกรณีที่ต้องใช้การคำนวณมาก ๆ รวมถึงการเปลี่ยนแปลงค่าพารามิเตอร์ต่างๆ สามารถทำได้ง่ายกว่าโดยอาศัยซอฟต์แวร์
 - สามารถสร้างระบบตรวจสอบการทำงาน (Diagnostic System) ได้ด้วยเหตุผลต่าง ๆ ที่กล่าวมานี้ ปรินซิเพิลฉบับนี้ จึงได้ทำการศึกษาวิจัย และทดลองสร้างระบบขับเคลื่อนมอเตอร์เหนี่ยวนำโดยมีวัตถุประสงค์ดังนี้
- (1) ศึกษาหลักการ และออกแบบวิธีการสร้างรูปคลื่นพัลส์บวลิแวมโดยการควบคุมพัลส์แอมป์ หลักซึ่งเหมาะสมที่จะสร้างสัญญาณด้วยวิธีการทางดิจิทัล และสามารถแก้ไขจุดบกพร่องที่เกิดขึ้นในวิธีการ SHM ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (2) ศึกษาคุณสมบัติของ ไอจีบีที วิธีการขับไอจีบีที และทดลองสร้างวงจรอินเวอร์เตอร์โดยนำ ไอจีบีที มาใช้เป็นสวิตช์กำลัง
- (3) ศึกษา ออกแบบ และทดลองสร้างชุดควบคุมระบบขับเคลื่อนเพื่อการปรับความเร็วรอบมอเตอร์เหนี่ยวนำชนิดกรงกระรอกด้วย วิธีการทางดิจิทัล โดยใช้ไมโครโปรเซสเซอร์เป็นฐาน

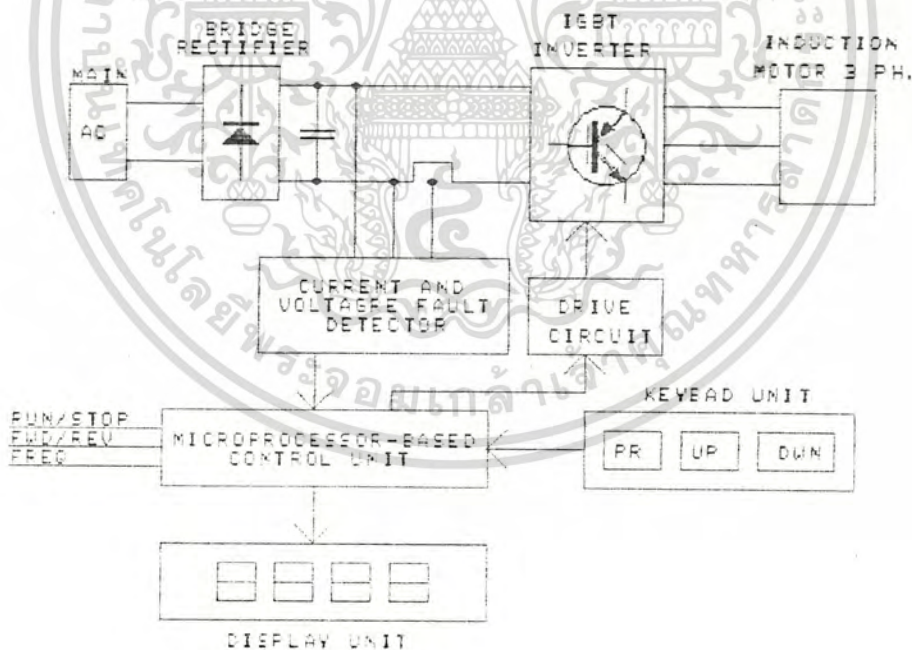
ลักษณะของระบบขับเคลื่อนมอเตอร์เหนี่ยวนำที่ทำการทดลองสร้างขึ้น ได้กำหนดขอบเขตเอาไว้ดังนี้

- แรงดันอินพุต : 220 Vac 1 เฟส 2 สาย
- แรงดันเอาต์พุต : ประมาณ 0-220 Vac(line-line)
3 เฟส
- พิสัยความถี่เอาต์พุต : ตั้งแต่ 0.5-120 Hz โดยมีความละเอียดในการตั้งค่าขึ้นละ 0.5 Hz
- ลักษณะแรงดันเอาต์พุต : พัดดับลิวเอ็มคลื่นไซน์ซันคอะซิงโครนัส
สร้างด้วยวิธีการควบคุมพัลส์กึ่งแม่เหล็ก
ใช้ความถี่สุม (Sampling frequency) ในการสร้างแรงดันพัดดับลิวเอ็ม 3.6 KHz ซึ่งทำให้เกิดความถี่การสวิตช์ในแต่ละอุปกรณ์สวิตช์ กำลัง 2.4 KHz
- อิเล็กทรอนิกส์กำลัง : ใช้ไอจีบีที ทำหน้าที่เป็นสวิตช์กำลัง
สร้างเป็น วงจรบริดจ์อินเวอร์เตอร์ชนิดสามเฟส เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ
- การควบคุมระบบและสร้างรูปคลื่น : โดยชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งใช้ไมโครโปรเซสเซอร์อินเทล 8031 เป็นฐาน
- ชุดแสดงผล : ใช้สำหรับแสดงค่าความถี่ เอาต์พุตแสดงหมายเลข และ ค่าพารามิเตอร์ต่างๆ และใช้แสดงสถานะของระบบขับเคลื่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ชุดปุ่มกด : สำหรับการเลือกตำแหน่ง และตั้งค่าพารามิเตอร์ต่างๆ และยังใช้ในการจัดเก็บพารามิเตอร์ที่ตั้งค่าแล้ว ลงในหน่วยความจำชนิด NVSRAM
- การป้องกันระบบ : ตรวจสอบความผิดปกติ ของกระแสและแรงดันเกินที่บัสไฟตรง เพื่อทำการหยุดหน้ากระแสสวิตซ์กำลังทั้งหมดในชุดอินเวอร์เตอร์

โครงสร้างของระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ มีลักษณะดังบล็อกไดอะแกรมในรูป A โดยมีลักษณะการทำงานทั่วไปดังนี้ชุดบริดจ์เรกติไฟเออร์ (Bridge rectifier unit) แปลงไฟสลับจากแหล่งจ่ายไฟหลัก ให้เป็นแรงดันไฟตรง แล้วใช้ตัวเก็บประจุไฟตรง (DC link capacitor) ทำการกรองแรงดันไฟตรงให้ค่อนข้างราบเรียบและคงที่ เพื่อจ่ายให้กับชุด ไอจีบีที อินเวอร์เตอร์ (IGBT inverter unit) สำหรับการแปลงแรงดัน ไฟตรง ให้เป็นไฟสลับชนิดสามเฟสสามสาย ที่สามารถปรับเปลี่ยนแปลงค่าแรงดันและความถี่ได้ แรงดันนี้มีลักษณะ เป็นรูปคลื่นพัลส์บวกลวเอม ที่มีความถี่มูลฐานเป็นความถี่ที่ต้องการป้อนให้กับมอเตอร์เหนี่ยวนำ



รูปที่ A บล็อกไดอะแกรมของระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดควบคุมซึ่งสร้างขึ้นบนฐานไมโครโปรเซสเซอร์ เป็นส่วนที่ควบคุมการทำงานต่าง ๆ ของระบบโดยทำการประมวลผลสัญญาณคำสั่งและค่าพารามิเตอร์ต่าง ๆ แล้วทำการสร้างสัญญาณพีคดับลิวเอมที่เหมาะสมไปควบคุมชุดอินเวอร์เตอร์ โดยสัญญาณควบคุมจะถูกส่งผ่านทางวงจรรีบ (Drive circuit) ซึ่งทำหน้าที่ขยายกำลังให้เหมาะสมกับสวิตช์กำลังที่ต้องการรีบ และแยกจุดอ้างอิงทางไฟฟ้า (isolated) ของชุดกำลังและชุดควบคุมออกจากกัน ค่าพารามิเตอร์ต่าง ๆ จะถูกป้อนเข้าสู่ชุดควบคุมด้วย ชุดปุ่มกด (keypad unit) ชุดแสดงผล (Display unit) ซึ่งใช้สำหรับแสดงสถานะของระบบและค่าพารามิเตอร์ต่าง ๆ ถูกควบคุมการทำงานด้วยชุดควบคุมเช่นกัน

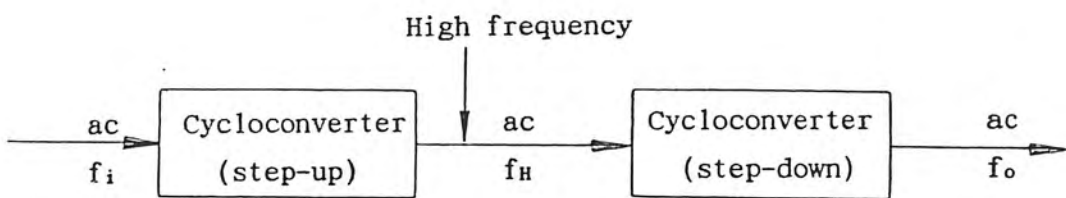
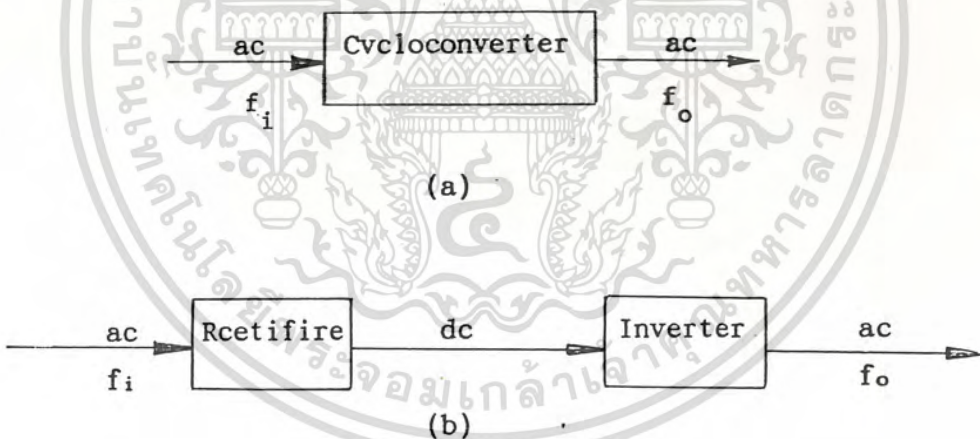
การป้องกันความเสียหายในระบบขับเคลื่อน ใช้การตรวจจับความผิดปกติของกระแสและแรงดันที่บัสไฟตรงด้วยตัวตรวจจับกระแสและแรงดันผิดปกติ (current and voltage fault detector) แล้วส่งผลการตรวจสอบไปยังชุดควบคุม หากมีเหตุผิดปกติเกิดขึ้น ชุดควบคุมจะหยุดการทำงานของสวิตช์กำลังทั้งหมดในชุดอินเวอร์เตอร์โดยทันที



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

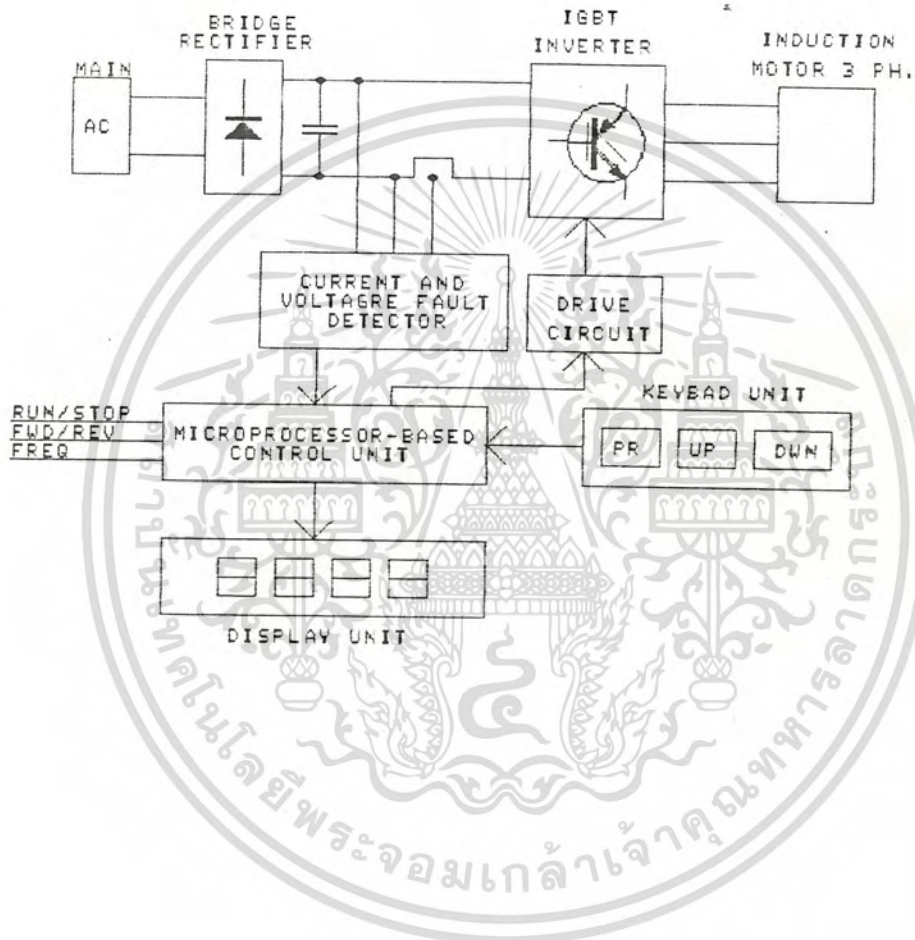
บทที่ 2
อินเวอร์เตอร์

ในปัจจุบัน มีความต้องการเปลี่ยนแปลงความเร็วของมอเตอร์ไฟฟ้ากระแสสลับแบบเหนี่ยวนำเพื่อให้ใช้ในอุตสาหกรรมมากขึ้น เนื่องจากมีโครงสร้างที่ทนทานบำรุงรักษาง่ายสำหรับมอเตอร์ชนิดนี้ถ้าต่อใช้กับไฟฟ้าที่มีความถี่ปกติ 50 HZ ก็จะไม่สามารถเปลี่ยนความเร็วได้ ดังนั้นจึงจำเป็นต้องเปลี่ยนแปลงความถี่ของแหล่งจ่ายไฟ ซึ่งมีวิธีทำได้ 2 วิธีหลัก ๆ คือ ไซโคลคอนเวอร์เตอร์ ซึ่งเป็นเครื่องมือเปลี่ยนความถี่ของไฟกระแสสลับจากความถี่หนึ่งไปเป็นอีกความถี่หนึ่ง โดยอาศัยหลักการทํางานของ SCR โดยใช้ line commutated โดยที่ค่าความถี่เอาต์พุต (f_o) น้อยกว่าความถี่อินพุต (f_i) เราเรียกว่า step down cycloconverter แต่ถ้า $f_o > f_i$ เราเรียกว่า step-up cycloconverter อีกวิธีหนึ่งคือใช้อินเวอร์เตอร์ โดยอาศัยหลักการเปลี่ยนจากไฟฟ้กระแสสลับเป็นไฟฟ้กระแสตรงแล้วเปลี่ยนจากไฟฟ้กระแสตรงเป็นไฟฟ้กระแสสลับอีกที ซึ่งจะเห็นได้จาก block diagram ซึ่งสามารถปรับความถี่ได้จะเห็นว่าเป็น 2 step conversion



แสดง Block Diagram ของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แสดงโครงสร้างของอินเวอร์เตอร์ที่จัดทำขึ้น

อินเวอร์เตอร์แบ่งเป็น 2 ชนิดใหญ่ ๆ ด้วยกันคือ

1. Voltage Fed Inverter
2. Current Fed Inverter

ซึ่งในที่นี้จะขอกล่าวถึงเฉพาะ Voltage Fed Inverter ซึ่งใช้ในโครงการนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 Voltage Fed Inverter

อินเวอร์เตอร์ชนิดนี้จะถูกกำหนดคุณลักษณะสมบัติด้วยขนาดแรงดัน DC ที่ input ที่ป้องกันเข้าอินเวอร์เตอร์ส่วนมากการควบคุมแรงดันจะยึดหลัก V/f คงที่ ส่วนประกอบที่สำคัญคือ controlled Rectifier, Filter และ Inverter ซึ่งเราสามารถแบ่งการควบคุมออกเป็น 3 แบบใหญ่ ๆ คือ

1. การเปลี่ยนค่าแรงดัน DC ที่ป้องกันเข้า inverter (Control of Voltage Supplied to Converter)
2. เปลี่ยนค่าแรงดัน AC output ที่ออกจาก inverter (Control of Voltage Delivers from Inverter)
3. เปลี่ยนค่าแรงดัน AC โดยใช้เทคนิคการ switching ภายใน inverter (Control of Voltage from Inverter)

สำหรับการเปลี่ยนค่าแรงดัน DC ก่อนเข้า inverter อาจทำได้โดยใช้ phase controlled rectifier สำหรับแหล่งจ่าย AC และถ้าเป็นแหล่งจ่าย DC ก็อาจใช้ DC Chopper เป็นต้น ส่วนการเปลี่ยนแรงดัน AC output ที่ออกจากอินเวอร์เตอร์ทำได้โดยการต่อหม้อแปลงชนิดปรับ tap ไว้ที่ output หรือบางครั้งก็ใช้อินเวอร์เตอร์หลายชุดต่อเข้ากับ input ของ transformer

ส่วนการเปลี่ยนแรงดัน AC โดยใช้เทคนิคการ switching ภายใน inverter จะทำได้โดยการควบคุมความกว้างพัลส์ (Pulse width controlled) และอีกวิธีก็คือการใช้ Pulse Width Modulation (PWM) นั่นเอง

สำหรับโครงการนี้จะ เป็นแบบ (PWM) การควบคุมแบบนี้จะสามารถลด harmonics ลงได้มากกว่า

2.2 การมอดูเลตความกว้างพัลส์ (Pulse width Modulation: PWM)

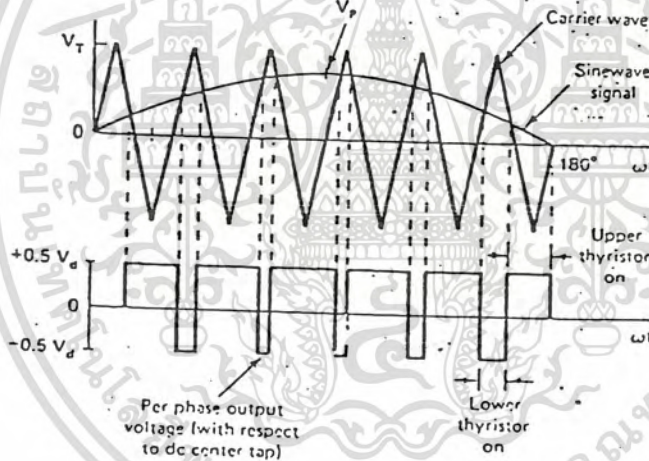
วิธีการควบคุมแบบนี้ จะแก้ไขข้อเสียของแบบการควบคุมความกว้างของพัลส์ได้ โดยที่สามารถลดส่วนประกอบของฮาร์โมนิคต่าง ๆ ลงได้มากกว่า และกำลังเป็นที่นิยมอยู่ในปัจจุบันอย่างมาก ซึ่งการควบคุมทำได้โดยการแบ่งความกว้างของพัลส์ในครึ่งไซเคิลออกเป็นพัลส์ ด้วยการเปิด-ปิดไทรริสเตอร์หลาย ๆ ครั้งก่อนผ่านไปยังไทรริสเตอร์ตัวอื่นที่หน้าที่ย้ายกระแสให้ภาระ, ในการสร้างรูปคลื่นแบบ POWER SWITCHING DEVICE มีเทคนิคการสร้างอยู่ 2 วิธีหลัก ๆ คือ

1. มุมสวิทช์ซึ่งกำหนดจากการเลื่อนมุมเฟส เพื่อให้ลดฮาร์โมนิคให้น้อยลง โดยใช้อนุกรมฟูเรียร์เข้าช่วย
2. มุมสวิทช์ซึ่งกำหนดจากการเปรียบเทียบสัญญาณคลื่นพาห์ (carrier wave) กับสัญญาณอื่น ๆ ที่สามารถเปลี่ยนแปลงขนาดและความถี่ได้ เช่น ซายน์เวฟ ระบุระดับไฟตรงเราจะได้กล่าวถึง PWM แบบทั่ว ๆ ไปดังนี้



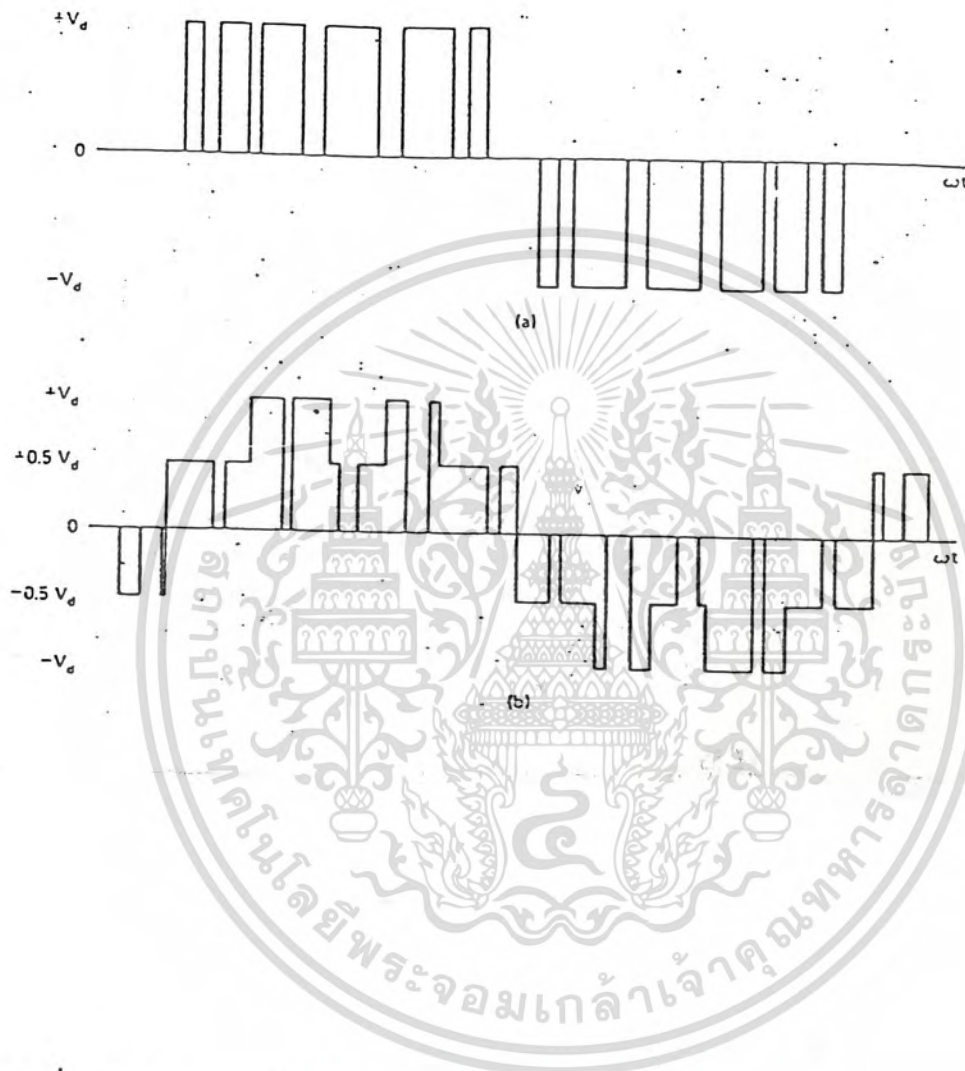
- Sinusoidal PWM
- Harmonic Elimination principle
- Adaptive Current control PWM

- Sinusoidal PWM เป็นเทคนิคที่นิยมใช้กันมากและแพร่หลายในการนำมาใช้กับงานอุตสาหกรรมในรูปที่ 2.2 ได้แสดงถึงการนำสัญญาณสามเหลี่ยมมาเปรียบเทียบกับสัญญาณความถี่พื้นฐานรูปคลื่นไซน์ ซึ่งจะได้สัญญาณสวิทช์ออกมาเป็นแบบ half-bridge inverter ตามรูปที่ 2.2 ซึ่งเทคนิคอันนี้เรียกว่า suboscillation method สัญญาณคลื่นพาสสามเหลี่ยมสามารถนำมาใช้ร่วมกันได้ทั้ง 3 เฟส



รูปที่ 2.2 Principle of sinusoidal pulse width modulation with natural sampling (only half-cycle)

สำหรับรูปร่างของแรงดันไลน์ (line voltage) และแรงดันเฟส (phase voltage) เมื่อเทียบกับนิวทรอล ได้แสดงไว้ในรูป 2.3



รูปที่ 2.3 Line and phase voltage waves of PWM inverter:
 (a) line voltage (b) phase voltage

สัญญาณ PWM output wave จะประกอบด้วยความถี่คลื่นพาห์ที่เกี่ยวข้องกับฮาร์โมนิค และ sidebands ในรูปแบบของ $M\omega_c + N\omega_s$ เมื่อ ω_c = ความถี่ของคลื่นพาห์ ω_s = modulating frequency, M และ N เป็นจำนวนเต็ม และ $M+N$ = จำนวนเต็มเลขคี่ ตัวอย่างสำหรับอัตราส่วนการ Modulation $p = 15$ ผลรวมของเอาต์พุตฮาร์โมนิคได้แสดงไว้ในตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 Summary of output haarmomics in PWM Inverter

TABLE 2.1 SUMMARY OF OUTPUT HARMONICS IN PWM INVERTER

M	I farmonics
1	$15w_c$ $15w_c \pm 2w_s$ $15w_c \pm 4w_s$ $15w_c \pm 6w_s$ etc.
2	$30w_c$ $30w_c \pm w_s$ $30w_c \pm 3w_s$ $30w_c \pm 5w_s$ etc.
3	$45w_c$ $45w_c \pm 2w_s$ $45w_c \pm 4w_s$ $45w_c \pm 6w_s$ etc.

เนื่องจากกระแสฮาร์โมนิกมีค่าน้อยและสามารถทำให้มีอันคืบสูง ๆ ได้ และเนื่องจาก fundamental component สามารถควบคุมได้ง่ายกว่า ข้อดีอีกอย่างหนึ่งคือ มีค่า distortion factor สูง วิธีการ PWM จึงเป็นที่นิยมใช้อย่างกว้างขวางในการควบคุมเอซิมอเตอร์ แม้ว่าฮาร์โมนิกทำให้มีอันคืบสูงได้ แต่ Harmonic heating losses อาจจะต้องนำมาพิจารณา เนื่องจากการเพิ่มขึ้นของความต้านทานของมอเตอร์จากผลของ skin effect เทคนิค PWM switching เป็นวิธีการที่เหมาะสมกับ Power transistor inverters มากกว่า Thyristor inverters เนื่องจากการ switching ด้วย ความถี่สูงขึ้นทำให้ commutation loss มีค่าน้อยลง อย่างไรก็ตาม เมื่อความถี่ของขายมีค่าประมาณ 100 Hz ขึ้นไป commutation loss จะเริ่มมีค่ามากขึ้นจนไม่อาจยอมรับได้ และวิธี stepped-wave จะนำใช้มากกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของ fundamental frequency ของแรงดันเอาต์พุต (PWM) จะแปรตามค่า modulation index V_m/V_c โดย V_m เป็นค่ายอดของคลื่นซายน์ และ V_c เป็นค่ายอดของสามเหลี่ยม แต่ค่าที่ใช้สูงสุดในทางปฏิบัติคือ $V_m/V_c = 1$ ถ้าหาก $V_m/V_c > 1$ สัญญาณ PWM ที่ได้เข้าใกล้กับรูปสี่เหลี่ยม (rectangular wave) ทำให้ฮาร์โมนิคความถี่ต่ำที่ไม่ต้องการ เริ่มมีค่าสูงขึ้นเช่น ฮาร์โมนิคที่ 3, ที่ 5 และที่ 7

- Harmonic Elimination Method การเกิดฮาร์โมนิคที่เราไม่ต้องการให้คลื่น square เราต้องหาวิธีที่จะกำจัดฮาร์โมนิคเหล่านี้ให้หมดไปเพื่อที่จะได้สัญญาณขั้นพื้นฐานที่ดี ในวิธีการนี้เราใช้การคำนวณหามุมที่เหมาะสมในการสร้าง square wave ซึ่งแสดงไว้ในรูปที่ 2.4 จากรูปจะเห็นว่า Half-cycle output จะมีความสมมาตรกับแบบ quarter-wave เราสามารถควบคุมการกำจัดฮาร์โมนิค และควบคุมแรงดันพื้นฐาน (fundament voltage) ส่วนประกอบของฮาร์โมนิคสูง ๆ สามารถกำจัดได้ถ้าทำ waveform ให้เหมาะสมกับ notch angles ทฤษฎี สมการฟูเรียร์ทั่วไปของคลื่น เขียนได้ดังนี้

เมื่อ

$$v(t) = \sum_{n=1}^{\infty} (a_n \cos n\omega t + b_n \sin n\omega t) \quad (2.1)$$

$$a_n = \left(\frac{1}{\pi} \right) \int_0^{2\pi} v(t) \cos n\omega t \, d\omega t$$

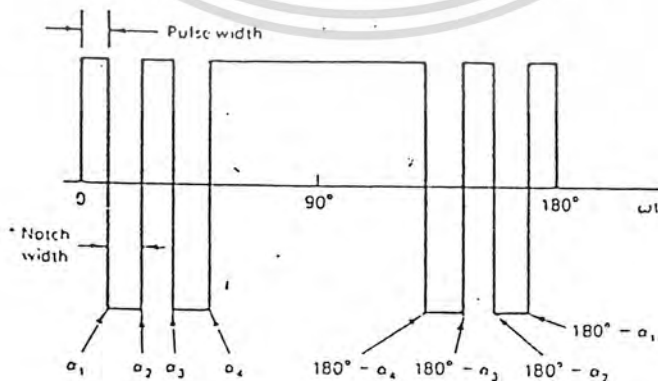
$$b_n = \left(\frac{1}{\pi} \right) \int_0^{2\pi} v(t) \sin n\omega t \, d\omega t$$

ดังนั้นจะได้ว่า

สำหรับรูปคลื่นที่สมมาตรแบบ quarter-cycle จะมีเฉพาะฮาร์โมนิคคี่เท่านั้น

$$a_n = 0$$

$$b_n = \left(\frac{4}{\pi} \right) \int_0^{\pi} v(t) \sin n\omega t \, d\omega t \quad (2.2)$$



รูปที่ 2.4 Voltage wave in harmonic elimination method

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมติให้คลื่นมีขนาด = 1 ได้ว่า $v(t) = + 1bn$ ซึ่งสามารถเขียนได้ดังนี้

$$b_n = (4/\pi) \left[\int_0^{\alpha_1} (+1) \sin n\omega t \, d\omega t + \int_{\alpha_1}^{\alpha_2} (-1) \sin n\omega t \, d\omega t \right. \\ \left. + \int_{\alpha_2}^{\alpha_3} (+1) \sin n\omega t \, d\omega t + \dots + \int_{\alpha_{k-1}}^{\alpha_k} (-1)^{k-1} \sin n\omega t \, d\omega t \right] \quad (2.4)$$

จาก

$$\int_{\theta_1}^{\theta_2} \sin n\omega t \, d\omega t = (\cos n\theta_1 - \cos n\theta_2)/n$$

จะได้ว่าพจน์แรกและพจน์สุดท้าย:

$$(+1) \sin n\omega t \, d\omega t = (1 - \cos n\alpha_1)/n \quad (2.5)$$

$$(-1) \sin n\omega t \, d\omega t = (\cos n\alpha_k)/n \quad (2.6)$$

อินทิเกรตเทอม ประกอบในสมการ (2.4) และแทนค่า (2.5, 2.6) จะได้ว่า

$$b_n = (4/n\pi) [1 + 2(-\cos n\alpha_1 + \cos n\alpha_2 \dots + \cos n\alpha_k)] \\ = (4/n\pi) [1 + 2 \sum_{k=1}^K (-1)^k \cos n\alpha_k] \quad (2.7)$$

อักษร k ในสมการ (2.7) สามารถเปลี่ยนค่าได้ ($a_1, a_2, a_3, a_4, \dots, a_k$) เราสามารถอ่านค่า k ของมุมต่างๆ แรงดันพื้นฐานสามารถควบคุมและกำจัดฮาร์โมนิค $k-1$ ได้ ลองมาพิจารณาตัวอย่าง ฮาร์โมนิคที่ 5 และ 7 จะถูกกำจัดและยังสามารถควบคุมแรงดันขั้นพื้นฐาน ส่วนฮาร์โมนิคที่ 3 และที่เป็น 3 เท่าสามารถและกำจัดทั้งได้ขดลวดของเครื่องจักรกลต่อแบบสตาร์โดยแยกสายนิวตรอลเราให้ $k=3$ และสมการต่าง ๆ สามารถเขียนได้จากสมการ 2.7 คือ

$$\text{Fundamental ; } b_1 = 4(1 - 2 \cos \alpha_1 + 2 \cos \alpha_2 \cos \alpha_3) \quad (2.8)$$

$$\text{5th Harmonic ; } b_5 = 4(1 - 2 \cos 5\alpha_1 + 2 \cos 5\alpha_2 - 2 \cos 5\alpha_3) = 0 \quad (2.9)$$

$$\text{7th Harmonic ; } b_7 = 4(1 - 2 \cos 7\alpha_1 + 2 \cos 7\alpha_2 - 2 \cos 7\alpha_3) = 0 \quad (2.9)$$

สำหรับโครงการนี้จะใช้การสร้างรูปคลื่น PWM โดยการควบคุมพัลส์แม่เหล็กตั้งจะกล่าวในบทที่ 3 ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
หลักการสร้างรูปคลื่น PWM
โดยการควบคุมฟลักซ์แม่เหล็ก

บทนำ

บทนี้ต้องการอธิบายถึงหลักการสร้างรูปคลื่น PWM โดยการควบคุมฟลักซ์แม่เหล็กซึ่งเหมาะที่จะสร้างและควบคุมโดยใช้ไมโครโปรเซสเซอร์เป็นฐานการแทนปริมาณตัวแปรต่าง ๆ ในระบบสามเฟสให้มาอยู่ในรูปของสเปซเวกเตอร์ ช่วยลดจำนวนตัวแปรลงทำให้ง่ายต่อการคำนวณและช่วยให้มองภาพตัวแปรต่าง ๆ ได้ชัดเจนขึ้น

3.1 การแทนปริมาณระบบสามเฟสในรูปของสเปซเวกเตอร์

สมมติให้มอเตอร์เหนี่ยวนำเป็นโหลดที่สมดุล (balance load) แรงดันเฟส V_u , V_v และ V_w ใดๆ ที่ป้อนให้กับมอเตอร์สามารถแทนในรูปของเวกเตอร์แรงดัน (Voltage Vector) โดยการนิยามได้ดังนี้

$$V_s = (2/3) [V_u + aV_v + a^2 V_w] \quad (1)$$

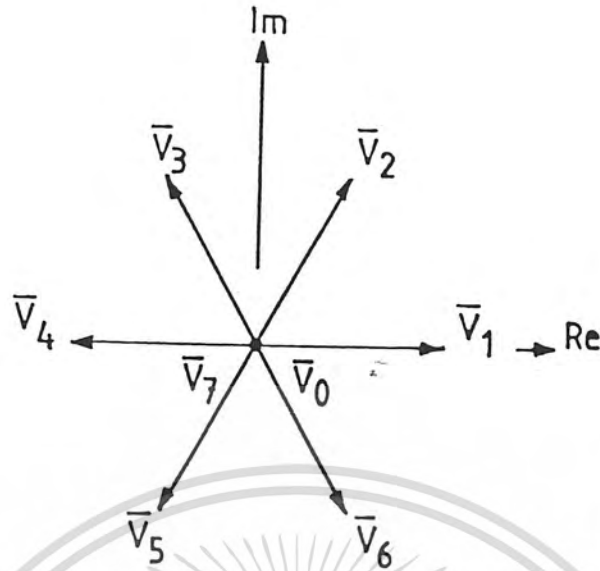
โดยที่

$$a = \exp(j2\pi/3)$$

โดยการต่อวงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน (Voltage source inverter; VSI) ดังรูปที่ 1 และให้จุดอ้างอิง N ซึ่งเทียบได้กับจุดนิวทรัล (Neutral point) ของแหล่งจ่ายอยู่ที่กึ่งกลางของแหล่งจ่ายไฟตรง การจัดตำแหน่ง S_u , S_v และ S_w สามารถป้อนแรงดันให้กับมอเตอร์ได้ 8 รูปแบบ ดังในตารางที่ 1 และสามารถแทนในรูปของเวกเตอร์แรงดันที่มีขนาดและทิศทางดังในรูปที่ 2 และสามารถเขียนในรูปของสมการได้ดังนี้

$$V_n = \begin{cases} (4E/3)\exp(j(n-1)/3), n=1,2,\dots,6 \\ 0, n=0,7 \end{cases}$$

V_s ; เวกเตอร์แรงดัน
 V_u, V_v, V_w ; แรงดันเฟสใดๆ



รูปที่ 2 เวกเตอร์แรงดันที่สร้างจาก วงจรอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน

เนื่องจากค่าความต้านทานภายในขดลวดสเตเตอร์ของมอเตอร์เหนี่ยวนำมีค่าน้อยมาก ดังนั้น เราอาจประมาณได้ว่า

$$\lambda(t) = \int v_s(t) dt \quad (3)$$

$$\lambda(t) = \text{เวกเตอร์ฟลักซ์แม่เหล็ก}$$

แทนค่า v_s ด้วย v_n ตามสมการ (2) ลงใน (3) จะได้

$$\lambda(t) = v_n \Delta t + \lambda_0 \quad ; n=1,2,\dots,6 \quad (4)$$

$$\lambda(t) = 0 \quad ; n=0,7$$

สมการ (4) แสดงให้เห็นว่าโลกซ์ของ λ เคลื่อนที่ไปในทิศทางของ v_n ($n=1,2,\dots,6$) ด้วยอัตราเร็วคงที่เท่ากับ $4E/3$ ภายในช่วงเวลา Δt ในกรณีที่ $n=0,7$ หมายความว่า λ หยุดการเคลื่อนที่ภายในช่วงเวลา Δt

กำหนด

$$\begin{aligned}
 V_u^* (t) &= (2/\sqrt{3}) M \cos (wt) \\
 V_v^* (t) &= (2/\sqrt{3}) M \cos (wt-2\pi/3) \\
 V_w^* (t) &= (2/\sqrt{3}) M \cos (wt-4\pi/3)
 \end{aligned}
 \tag{5}$$

V_u^*, V_v^*, V_w^* ; แรงดันเฟสอ้างอิงคลื่นไซน์

M ; ค่าการมอดูเลชันโดยที่ $0 < M < 1$

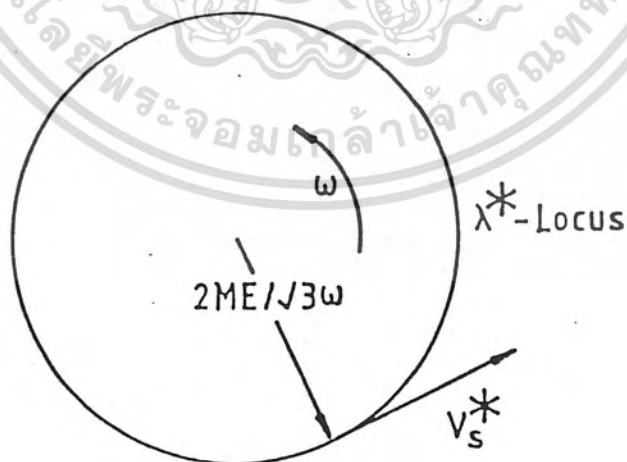
แทนสมการ (5) ลงใน (1) ได้

$$V_s^* (t) = (2/\sqrt{3}) M \exp(jwt) \tag{6}$$

แทนสมการ (6) ลงใน (3) ได้

$$\lambda^* (t) = -j[(2/\sqrt{3})(M/w)] \exp(jwt) \tag{7}$$

λ^* ; พัลส์แม่เหล็กอ้างอิงสำหรับการสร้างรูปคลื่น PWM



รูปที่ 3 โลกซ์ของพัลส์แม่เหล็กอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

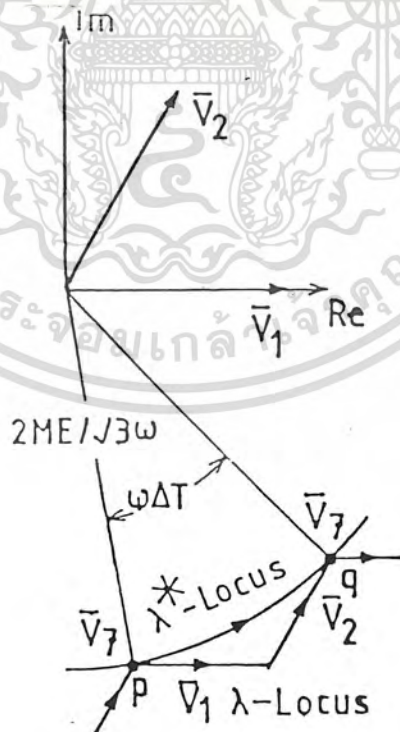
หลักการสร้างรูปคลื่น PWM

3.2 หลักการสร้างรูปคลื่น PWM

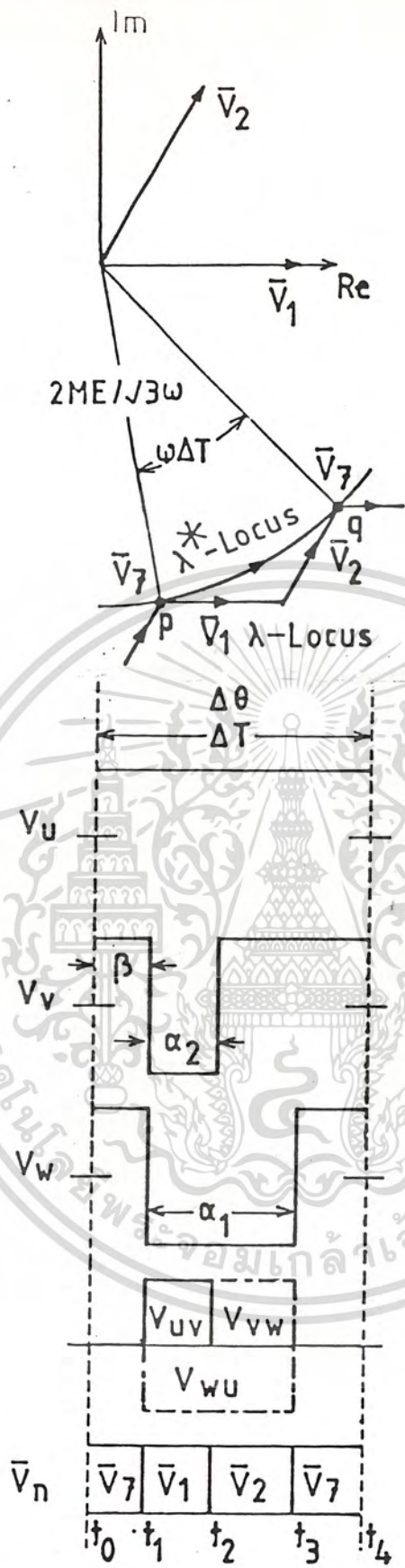
โดยการเลือกแวกเตอร์แรงดัน v_n ($n=0,1,\dots,7$) และปรับความกว้างของเวลาในการใช้แวกเตอร์นั้นอย่างเหมาะสมเพื่อสร้างและควบคุมโลกัส (Locus) ของฟลักซ์แม่เหล็กให้เคลื่อนไปตามโลกัสของฟลักซ์แม่เหล็กอ้างอิงอย่างแนบชิดที่สุด

- แบ่งโลกัส λ^* เป็นช่วงมุมเล็ก ๆ $\Delta\theta = \omega\Delta T$ เป็นจำนวน 6g ช่วง
- กำหนดเงื่อนไขสำหรับการเลือกแวกเตอร์แรงดันและการปรับความกว้างของช่วงเวลาดังนี้

- 1) ตำแหน่งของ λ และ λ^* ต้องอยู่ที่จุดเดียวกันที่เวลาเริ่มต้น ($t=t_0$) และเวลาสิ้นสุด ($t=t_4 = t_0 + \Delta T$) ของแต่ละช่วงมุม $\Delta\theta$
- 2) ในแต่ละช่วงมุม $\Delta\theta$ สามารถเลือกแวกเตอร์แรงดันที่ขนาดไม่เป็นศูนย์ได้ 2 ชนิด และเลือกใช้แวกเตอร์ศูนย์ได้ 1 ชนิด
- 3) แวกเตอร์ศูนย์จะถูกนำมาใช้เฉพาะในช่วงเริ่มต้นและสิ้นสุดของแต่ละช่วงมุม $\Delta\theta$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 (ก) ลักษณะ โลกัศของ λ^* และ λ ในหนึ่งช่วงคาบการสุม ΔT
 (ข) ความสัมพันธ์ระหว่างแรงดันกับ เวกเตอร์แรงดันในหนึ่งช่วงคาบการสุม ΔT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการวิเคราะห์เพื่อหาความกว้างพัลส์ α และ α ด้วยวิธีการทางเรขาคณิตวิเคราะห์พบว่า

$$\left. \begin{aligned} \alpha_1 &= K_1 (\theta_r) M \\ \alpha_2 &= K_2 (\theta_r) M \end{aligned} \right\} \quad (8)$$

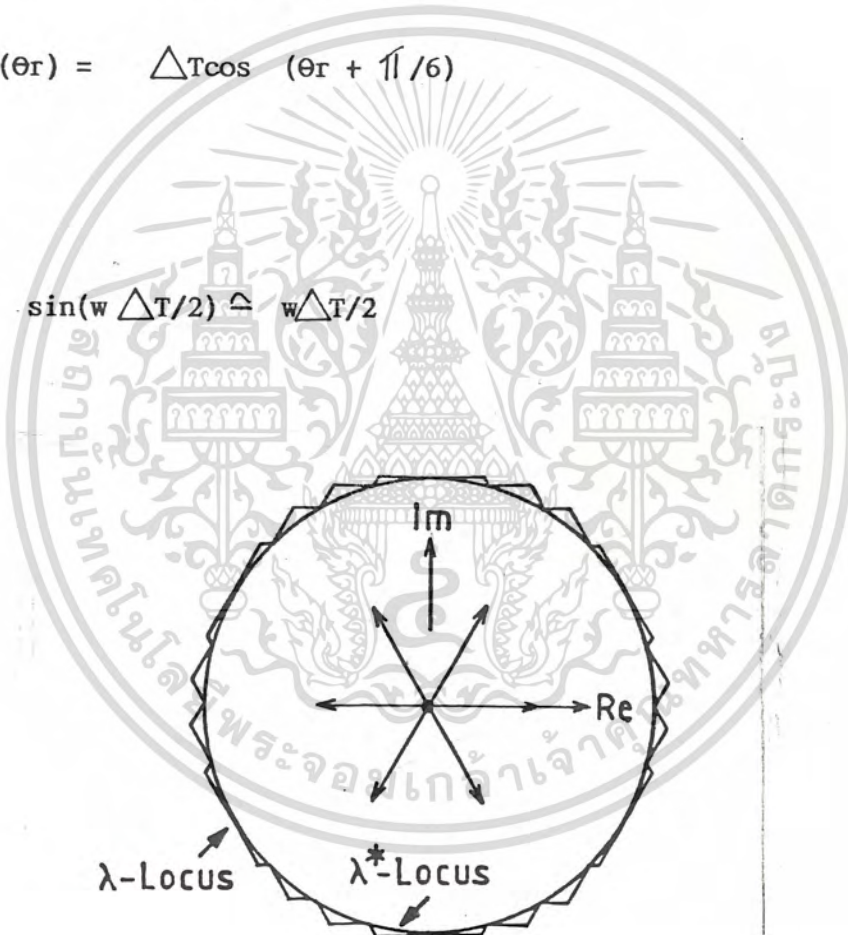
โดยที่

$$K_1 (\theta_r) = \Delta T \cos (\theta_r - \pi/6)$$

$$K_2 (\theta_r) = \Delta T \cos (\theta_r + \pi/6)$$

และ

$$\sin(w \Delta T/2) \approx w \Delta T/2$$



รูปที่ 5 โลกัศ λ^* และ λ ที่ครอบรอบสมบูรณ์ที่ $\Delta\theta=15$ องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2
การเลือกเวกเตอร์แรงดัน เมื่อค่ามุมเฟส θ_r อยู่ในช่วงมุมต่าง ๆ

ช่วงมุมที่	θ_r	ชุด V_n ที่ถูกเลือกเมื่อ λ^* มีเส้นทางในทิศ	
		ทวนเข็มนาฬิกา	ตามเข็มนาฬิกา
1	0- 60 องศา	V1, V2, V7	V1, V6, V0
2	60-120 องศา	V2, V3, V0	V6, V5, V7
3	120-180 องศา	V2, V4, V0	V5, V4, V0
4	180-240 องศา	V4, V5, V6	V4, V3, V7
5	240-300 องศา	V5, V5, V7	V3, V2, V0
6	300-360 องศา	V5, V1, V0	V2, V1, V7

ในแต่ละช่วง ΔT ใด ๆ ที่พิจารณา จะพบว่าการสวิตช์เกิดขึ้นสองเฟส และหยุดการสวิตช์หนึ่งเฟสดังในรูปที่ 4(ข) ในขณะที่วิธีการ SHM มีการสวิตช์เกิดขึ้นทั้งสามเฟส ดังนั้นสามารถกล่าวได้ว่าวิธีนี้ทำให้จำนวนการสวิตช์ลดลงประมาณ 30 เปอร์เซ็นต์ เมื่อเทียบกับวิธีการ SHM ที่ความถี่สลับ (หรือความถี่พาห้) เท่ากัน

3.3 การวิเคราะห์การวางตำแหน่งพัลส์ (β)

เนื่องจากโลกซ์ของ λ_s มีลักษณะคล้ายวงกลม (QUASI CIRCLE) ซึ่งไม่ได้แนบกับโลกซ์ของพัลส์แม่เหล็กอ้างอิง λ^* ตลอดเวลา ส่วนที่คลาดเคลื่อนออกไปนี้ ทำให้เกิดส่วนฮาร์โมนิกส์ขึ้นที่แรงดันเอาต์พุตของอินเวอร์เตอร์ ส่วนของฮาร์โมนิกส์ที่เกิดขึ้นควรจะลดให้เหลือน้อยที่สุด

$$E = \lambda^* - \lambda \quad (9)$$

$E = \text{error vector}$ เป็นฟังก์ชันของการวางตำแหน่งพัลส์

$$J_m(\beta_m) = \int_{t_0}^{t_0 + \Delta T} |\epsilon|^2 dt \quad (10)$$

ผลรวมของดัชนีสมรรถนะ คือ

$$J = \int |\epsilon|^2 dt = 6 \sum_{m=0}^{\infty} J_m$$

เนื่องจาก J_m ประกอบขึ้นเป็น J อย่างอิสระ ดังนั้น

$$\text{minimize } J_m(\beta_m) \text{ สำหรับ } 0 < \beta_m < \Delta T - \alpha_{1m} \quad (11)$$

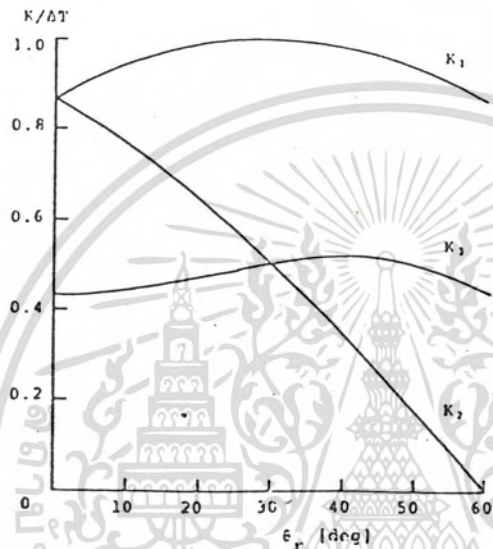
เนื่องจากมุมการสุม $\Delta\theta$ มีค่าเล็กน้อยในทางปฏิบัติ จึงอาจประมาณโลกัส λ^* ด้วยเส้นตรงที่ต่อระหว่างจุด p-q (อ้างถึงรูปที่ 4 (ก)) เพื่อให้ตำแหน่งพัลส์ β_m สามารถหาค่าได้ในเชิงวิเคราะห์การประมาณดังกล่าว สามารถคำนวณหาการวางตำแหน่งพัลส์ β ได้ดังนี้

$$\beta = (\Delta T/2) - K_3(\theta_r) M \quad (12)$$

โดยที่

$$K_3(\theta_r) = [(3/2)\Delta T] [(5\cos(\theta_r)/6) - (\cos \theta_r \cos(2\theta_r)/3)]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 ความสัมพันธ์ระหว่างค่าของ K_1, K_2 และ K_3 กับมุมเฟส ϕ_r

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
อินดัคชันมอเตอร์

4.1 บทนำ

ในบทนี้จะได้กล่าวถึงทฤษฎีเกี่ยวกับมอเตอร์เหนี่ยวนำสามเฟสในโรงงานอุตสาหกรรมประมาณได้ว่า 90 % ของเครื่องต้นกำลังจะใช้อินดัคชันมอเตอร์ทั้งสิ้น โดยเฉพาะโรเตอร์แบบกรงกระรอก (Squirrel cage) ซึ่งจะมีโครงสร้างที่แข็งแรง ทนทาน มีความเฉื่อยต่อน้ำหนักเบา ทำงานได้ทันท่วงที การซ่อมบำรุงไม่บ่อยครั้งมากนักเพราะไม่มีปัญหาเกี่ยวกับแปรงถ่าน ราคาคงและมีความแข็งแรงกว่าคีมอเตอร์ เมื่อเปรียบเทียบกับอัตราเร็วและกำลังเท่ากันหรือมีอัตราส่วนกำลังต่อน้ำหนักสูง สามารถทำงานได้ทุกสภาวะแวดล้อมและไม่เสี่ยงต่อการระเบิดได้เพราะไม่มีปัญหาเกี่ยวกับประกายไฟที่เกิดจากคอมมิวเตเตอร์ นอกจากนี้ไม่มีปัญหาเกี่ยวกับฉนวนจากการพัฒนาทางด้านอิเล็กทรอนิกส์กำลัง ทำให้การควบคุมความเร็วของอินดัคชันมอเตอร์โดยการใช้สวิตติงอินเวอร์เตอร์ทำได้ง่าย มีประสิทธิภาพสูงและมีราคาถูกกว่าเดิมมาก

4.2 หลักการของอินดัคชันมอเตอร์

อินดัคชันมอเตอร์หรือมอเตอร์เหนี่ยวนำนี้จะประกอบด้วยส่วนสเตเตอร์และส่วนโรเตอร์ โดยส่วนโรเตอร์จะทำหน้าที่รับพลังงานจากแหล่งจ่ายไฟผ่านส่วนสเตเตอร์โดยอาศัยหลักการเหนี่ยวนำจะทำให้เกิดสนามแม่เหล็กอยู่ในแอร์แกป (air gap) ซึ่งอยู่ระหว่างส่วนสเตเตอร์และส่วนโรเตอร์ สนามแม่เหล็กนี้จะหมุนด้วยความเร็วเชิงโรตอร์ตามสมการ

$$N_s = \frac{120f}{P}$$

โดยที่ N_s = ความเร็วเชิงโรตอร์ของสนามแม่เหล็ก (rpm)

f = ความถี่ไฟฟ้าจ่ายให้กับขดสเตเตอร์ (Hz)

P = จำนวนขั้วแม่เหล็กของขดสเตเตอร์

ในขณะที่โรเตอร์อยู่กับที่ จะมีการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ซึ่งมีความถี่เดียวกันกับแหล่งจ่ายไฟ ทอร์คเริ่มต้นที่เกิดขึ้นจะเป็นผลจากการกระทำระหว่างฟลักซ์ใน air gap และ rotor magnetomotive force (mmf) แต่ในขณะที่โรเตอร์มีความเร็วเท่ากับความเร็วเชิงโรตอร์ของสนามแม่เหล็กจะไม่มีการเหนี่ยวนำขึ้นที่ rotor ดังนั้นจะไม่มีการเกิดขึ้นและขณะที่โรเตอร์มีความเร็ว N_r ใด ๆ ที่มีความแตกต่างจากความเร็ว N_s จะทำให้เกิดการเหนี่ยวนำขึ้นบนโรเตอร์และทำให้เกิดทอร์ค ความแตกต่างสัมพันธ์ของความเร็วทั้งสองนี้เรียกว่า สลิป หรือ การไถล (Slip, s)

$$S = \frac{N_s - N_r}{N_s}$$

$$= \frac{W_s - W_r}{W_s}$$

โดยที่ S = สลิป

W_s = ความถี่เชิงมุมของสเตเตอร์ (Stator angular frequency)

W_r = ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์
(rotor angular frequency)

และความเร็วที่โรเตอร์ทำได้จากสมการ

$$N_r = (1-S) N_s$$

N_r = ความเร็วที่โรเตอร์ (rpm)

4.3 วงจรสมมูลย์ของอินดักชันมอเตอร์ (Equivalent Circuit)

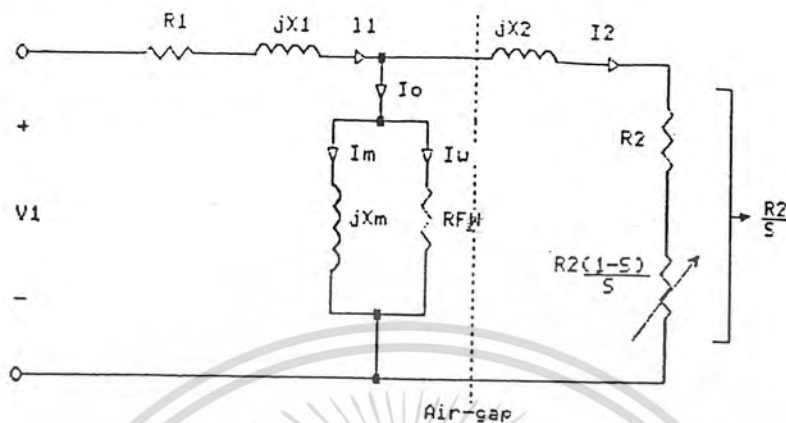
อินดักชันมอเตอร์มีหลักการทํางานคล้ายกับในหม้อแปลงที่มีขดลวด secondary ที่กำลังหมนอยู่ สำหรับมอเตอร์ 3 เฟสที่ป้อนโดยแหล่งจ่ายไฟ 3 เฟสวงจรเทียบเคียงต่อเฟสที่โอเมกาค่าน Primary ถูกแสดงในรูปที่ 4.1 ค่า "j" ที่อยู่นั้น reactances แสดงว่าใช้กับกระแสช่ายน์เท่านั้น

การจ่ายไฟด้วย primary voltage V_1 ทำให้เกิดกระแสเหนี่ยวนำแม่เหล็ก I_m ไหลเข้าค่าความเหนี่ยวนำ X_m ซึ่งจะสร้างเส้นแรงแม่เหล็ก Φ_m คล้องร่วมระหว่างวงจร primary และ secondary, Φ_m จะเป็นค่าที่แปรตามเวลา Φ_m จะเหนี่ยวนำให้เกิดแรงดัน e.m.f. ขึ้นที่ secondary และเกิดกระแส secondary I_2 ไหล, กระแสที่จ่ายเข้า I_1 จะเป็นผลรวมทาง phasor ของ I_2 และกระแส no load I_o (ซึ่งประกอบด้วย I_m เป็นหลัก)

$$I_1 = I_2 + I_o$$

ในอินดักชันมอเตอร์ ขนาดของกระแส no load I_o มีค่าประมาณ 0.2 - 0.3 เท่าของขนาด I_1 ที่ full load, ส่วนในหม้อแปลงขนาดเล็กของ I_o มีค่าประมาณ 0.2-0.3 เท่าของขนาดของ I_1 ที่อินดักชันมอเตอร์มีค่าสูงกว่ามากนั้นเพราะว่าค่า m.m.f มีค่าสูงมากเพื่อที่จะสร้าง mutual flux ในวงจรที่มีค่าความต้านทานแม่เหล็กสูงมากใน air-gap ของมอเตอร์ ทางเดิน mutual flux เป็นสาเหตุของการอิ่มตัวของแม่เหล็ก ซึ่งทำให้ X_m เปลี่ยนค่าได้และขึ้นโดยตรงกับแรงดันที่ป้อนให้กับ V_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 แสดง Pre-phase equivalent circuit ของอินดักชันมอเตอร์ 3 เฟส ที่ โอนค่ามาด้าน primary แล้ว

- R_1 = ความต้านทานของขดลวด Primary
 R_2 = ความต้านทานของขดลวด Secondary (โอนมาด้าน Primary)
 X_1 = ความเหนี่ยวนำรั่วไหลของ Primary (Primary leakage reactance)
 X_2 = ความเหนี่ยวนำรั่วไหลของ Secondary (Secondary leakage reactance โอนมาด้าน Primary)
 X_m = ความเหนี่ยวนำของ mutual flux (Magnetising reactance)
 R_{fw} = ความต้านทานในส่วนของ friction และ windage

ค่าอิมพีแดนซ์ R_2/S มีผลต่อความเร็วมอเตอร์ใน equivalent circuit เมื่อ $S = 0$ ความเร็วรอบของเฟลมอเตอร์หรือ N จะเท่ากับความเร็วซิงโครนัส N_1 ของสนามแม่เหล็กหมุนที่สเตเตอร์ ตัวที่อยู่บนโรเตอร์ (Secondary) จะไม่ติดกับเส้นแรงแม่เหล็กหมุนของตัวสเตเตอร์ และดังนั้นแรงดัน e.m.f. ที่ถูกเหนี่ยวนำทาง Secondary จะเท่ากับศูนย์รวมทั้งกระแสทาง Secondary ด้วย ใน Equivalent circuit ในรูปที่ 3.1 จะเห็นว่า $I_2 = 0$ เมื่อ $S = 0$ โดยทั่วไป

$$I_2 = \frac{E_1}{R_2/S + jX_2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และมีขนาด

$$I_2 = \frac{E_1}{(R_2/S)^2 + (X_2)^2}$$

4.4 สมการคณสมบัติของมอเตอร์

ค่ากระแสโรเตอร์ (Ir) และกระแสเตเตอร์ (Is) สามารถหาได้จากวงจรสมมูลย์ของมอเตอร์ เมื่อเราสามารถหาค่าได้เราก็สามารถหาค่าคณสมบัติของมอเตอร์ต่างๆได้

Stator copper loss:

$$P_{su} = 3I_r^2 R_s$$

Rotor copper loss:

$$P_{ru} = 3I_r^2 R_r$$

Core loss:

$$P_c = \frac{3V_m^2}{R_m} = \frac{3V_s^2}{R_m}$$

Gap power:

$$P_d = 3I_r^2 \frac{R_r}{s}$$

Developed power:

$$P_d = P_g - P_{ru} = \frac{3I_r^2 R_r (1-s)}{s}$$

Developed torque:

$$T_d = \frac{P_d}{\omega_m} = \frac{P_g (1-s)}{\omega_s (1-s)} = \frac{P_g}{\omega_s}$$

Input power:

$$P_i = 3V_s I_s \cos \theta_m = P_c + P_{su} + P_g$$

เมื่อ θ_s เป็นมุมระหว่าง I_s และ V_s จะได้ output power

$$P_o = P_d - P_{nload}$$

Efficiency :

$$n = \frac{P_o}{P_g} = \frac{P_d - P_{nload}}{P_c + P_{su} + P_g}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า $P_g \gg (P_c + P_{su})$ และ $P_d \gg P_{nload}$ จะได้ Efficiency เป็น

$$n = \frac{P_d}{P_g} = \frac{P_g(1-s)}{P_g} = 1-s$$

4.5 กำลังงานและทอร์ก

กำลังงานกลทางด้านเอาต์พุตจากมอเตอร์เป็นผลคูณของทอร์กที่ส่งออกมา (Delivered Torque) T และความเร็วยรอบของเพลลา (Shaft Speed) N

$$P_o = TN$$

$$P = \frac{(I_2)^2 R_2 (1-s)}{s}$$

$$T = \frac{(I_2)^2 R_2 (1-s)}{N \cdot s} = \frac{(I_2)^2 R_2}{N_1 \cdot s}$$

เมื่อแทนค่า I_2 จะได้

$$T = \frac{E_1 R_2}{(R_2/s)^2 + X^2 N_1 s}$$

$$= \frac{E_1 R_2}{R_2^2 + s^2 X_2^2 N_1}$$

จะหาค่าทอร์กในเทอมของความถี่เชิงมุม ω_1 ได้

$$T = \frac{P}{\omega_1} = \frac{E_1^2 R_2 s}{R_2^2 + s^2 X_2^2 N_1}$$

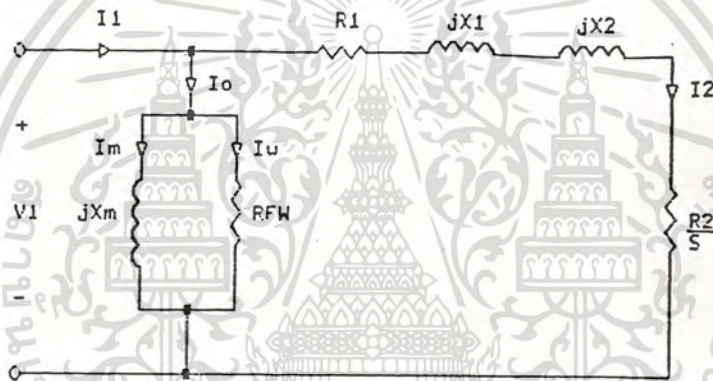
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 วงจรสมมูล โดยประมาณ

ในวงจรสมมูล รูปที่ 3.1 สมการ เฟสเซอร์ของแรงดันที่ขั้ว

$$E_1 = V_1 - I_1 (R_1 + jX_1)$$

ในทางปฏิบัติ แรงดันตกคร่อม $R_1 + jX_1$ มีค่าน้อย และ $E_1 = V_1$ ดังนั้น จึงเป็นไปได้ที่จะตัดแปลงวงจรในรูปที่ 4.1 ให้เป็นวงจรสมมูลโดยประมาณในรูปที่ 4.2 และขนาดกระแส เซดคันตาร



รูปที่ 4.2 APPROXIMATE EQUIVALENT CIRCUIT ต่อเฟสของอินคักซ์มอเตอร์ 3 เฟส

$$I_2 = \frac{V_1}{\sqrt{(R_1 + R_2/S)^2 + (X_1 + X_2)^2}}$$

St_m คือ สลิปที่เกิดค่าทอร์คสูงสุด โดยการ differentiating T เทียบกับสลิปและให้เท่ากับศูนย์

$$St_m = \frac{R_2}{\sqrt{R^2 + (X_1 + X_2)^2}} \approx \frac{R_2}{X_1 + X_2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า R_2 เพิ่ม ค่าทอร์คสูงสุดจะเกิดที่ความเร็วต่ำทำให้ความเร็วในการใช้งานไม่สูงเท่าที่เป็นไปได้ แต่จะเพิ่มช่วงการควบคุมความเร็วได้เล็กน้อย เมื่อแทนค่า S_{tm} จะได้

$$T_m = \frac{V_1^2 / 2N_1}{R + \sqrt{R^2 + (X_1 + X_2)^2}} \sim \frac{V_1^2}{2N_1 (X_1 + X_2)}$$

4.7 อินดักชันมอเตอร์ที่ใช้การควบคุม sinusoidal supply voltage ที่ปรับความถี่ได้

จากสมการ $N_s = 120f/P$ (ให้ $f=f_1$) จะเห็นว่าความเร็วเชิงโรตอร์ของอินดักชันมอเตอร์จะแปรผันตามความถี่ f_1 ดังนั้นความเร็วของมอเตอร์สามารถปรับจูนให้ถึงค่าสูงสุดหรือสูงกว่าได้อย่างราบรื่นโดยการปรับความถี่ f_1 แรงดัน e.m.f. ภายในมอเตอร์คือ E_1 ที่สัมพันธ์กับค่า peak mutual flux โดย

$$E_1 = 4.44 \phi_m n f_1$$

โดย n ถูกออกแบบให้ค่าคงที่และเนื่องจากแรงดันตกคร่อม $R_1 + jX_1$ มีค่าน้อยมาก

$$E_1 = V_1$$

$$V_1 = K \phi_m f_1$$

ถ้าความถี่ f_1 ถูกปรับลดลงจากค่าพิกัด (rated) ขณะที่แรงดัน V_1 คงที่จากสมการ $V_1 = K \phi_m f_1$ แสดงว่า ϕ_m จะต้องเพิ่มขึ้น แต่การที่ให้มอเตอร์ทำงานมีค่าฟลักซ์มากกว่าที่มอเตอร์ถูกออกแบบไว้ จะมีผลทำให้เกิด core loss มากเกินไปและค่ากระแส magnetizing ที่เพิ่มสูงขึ้นเนื่องจากการอิ่มตัวทางแม่เหล็กเกินระดับที่ต้องการเพื่อที่จะรักษาความหนาแน่นของเส้นแรงแม่เหล็กไม่ให้สูงเกินกว่ามอเตอร์ถูกออกแบบไว้ขณะที่ปรับความเร็วของมอเตอร์ จึงจำเป็นต้องปรับค่าแรงดันทาง ไพรมารี (primary e.m.f.) E_1 เป็นสัดส่วนกับการปรับ f_1

$$\frac{E_1}{f_1} = 4.44 \phi_m n = \text{constant}$$

E_1 แปรเปลี่ยนได้โดยการเปลี่ยน V_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Equivalent circuit ในรูปที่ 3.1 ใช้งานที่ความถี่ต่าง ๆ โดยความถี่ที่ใช้งานจะอยู่ในช่วง 0-100 Hz ผลจาก skin effect สามารถละทิ้งได้ และค่า R_1, R_{fw} คงที่ ค่าความเหนี่ยวนำ X_1, X_2, X_m แปรผันตามความถี่ f_1 และ L_m คงที่ ถ้า air gap flux ไม่เปลี่ยนแปลง

$$\frac{E_1}{f_1} = \frac{V_1}{f_1} - \frac{I_1}{f_1} (R_1 + jX_1)$$

จะเห็นได้ว่าเมื่อความถี่เปลี่ยน ค่า $I_1 X_1/f_1$ จะคงที่ตลอดทุกช่วงความถี่แต่ $I_1 R_1/f_1$ เห็นได้ว่าที่ความถี่ (speed) ต่ำ ๆ จะมีค่ามากทำให้ E_1/f_1 ลดลงและเมื่อเพิ่มความถี่ขึ้นไป ช่วงที่เหลือ E_1/f_1 สามารถรักษาให้มีค่าเกือบคงที่ได้ตลอด โดยการปรับ terminal voltage V_1 ตามความถี่ f_1 ที่เปลี่ยนไป จนกระทั่ง V_1/f_1 จะต้องถูกขยายเพิ่มขึ้นให้มีค่าพอที่จะไปชดเชยแรงดันตกคร่อม R_1 ถ้าให้ S_m คือค่าสลิปที่ทำให้เกิดทอร์คสูงสุด โดย differentiating เทียบกับ s จะได้

$$S_m = \frac{R_2}{X_2} = \frac{R_2}{2\pi f_1 L_2}$$

$$T = \frac{P |E_1|^2}{\omega_1 2X_2} = \frac{P}{8\pi^2 L_2} (E_1/f_1)^2$$

ถ้า E_1 และ f_1 ถูกปรับจนกระทั่ง E_1/f_1 คงที่ จะเห็นได้ว่า T_m จะคงที่ด้วย เพราะทั้ง ω_1 และ X_2 แปรผันตาม f_1 สำหรับในช่วงที่ใกล้กับความเร็วซิงโครนัส $S^2 X^2 \gg R^2$

$$T_s = \frac{P |E_1|^2 S}{\omega_1 R_2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 กราฟแสดงคุณสมบัติของ torque และ speed ที่ปรับความถี่ได้และมีค่า E_1/f_1 คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงลักษณะความสัมพันธ์ระหว่างทอร์ค-ความเร็วสำหรับ E_1/f_1 คงที่ ตลอดความเร็วและการขับเคลื่อนที่ค่าผลของ ความต้านทานด้านไพรมารี R_1 จะทำให้ค่า T_m ลดลง ถ้าอัตราส่วนของ V_1/f_1 ยังคงที่อยู่ ซึ่งสามารถแสดงให้เห็นได้โดย

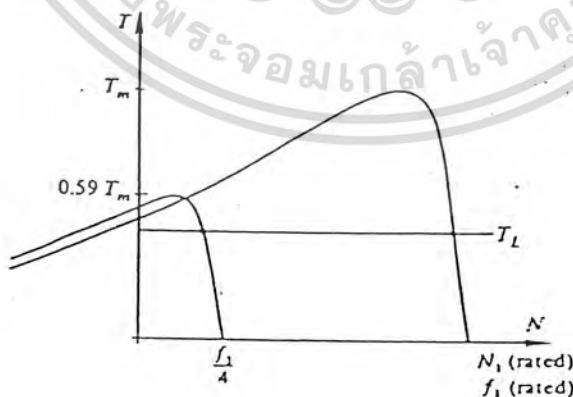
$$\begin{aligned} T_m &= \frac{|V_1|^2 / 2N_1}{R_1 + \sqrt{(R_1^2 + X^2)}} \quad ; X = X_1 + X_2 \\ &= \frac{|V_1|^2 / 2N_1 R_1}{1 + \sqrt{1 + (X_1/R_1)^2}} \\ &= \frac{P |V_1|^2 / 4 R_1}{f_1 [1 + \sqrt{1 + (X/R_1)^2}]} \quad \text{Nm/phase} \end{aligned}$$

อัตราส่วนของ X/R_1 ที่ rated frequency จะเพิ่มขึ้นตามขนาดของมอเตอร์เช่น

$$X/R_1 = 16 \text{ สำหรับมอเตอร์ขนาดใหญ่}$$

$$X/R_1 = 5 \text{ สำหรับมอเตอร์ขนาดกลาง}$$

จากสมการข้างต้นจะพบว่าทั้ง V_1 และ X จะแปรผันโดยตรงกับ f_1 การลดค่า T_m ขณะลด f_1 ลง จะแสดงไว้ในรูปที่ 4.4 จะเห็นว่าการขยายค่า V_1/f_1 ที่ความเร็วต่ำก็เพื่อรักษาค่าทอร์คสูงสุดให้เพิ่มขึ้น การเพิ่มทอร์คโดยไม่ปรับความเร็ว โดยให้ความถี่คงที่ขณะ V_1 เพิ่มขึ้น



รูปที่ 4.4 แสดงการลดลงของค่าทอร์คสูงสุด (T_m) เนื่องจากความต้านทานของขดลวดด้านไพรมารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้ว่าการเปลี่ยนแปลงของความถี่ด้านโพรมารี่ ความเร็วเชิงโรตอร์สแปรผันตามไปด้วยแต่ลักษณะของ Torque-speed characteristics จะไม่เปลี่ยนแปลงถ้าค่า E_1/f_1 คงที่ดังกล่าวแสดงในรูปที่ 3.3 เมื่อโหลดคอร์ทคงที่ ความเร็วสลลิป $N_1 - N$ มีค่าเหมือนกันหมดทุกค่าความเร็ว สำหรับทุกสถานะของโหลดและ copper loss ด้านวงจร เซคชั่นดาร์จึงมีค่าน้อย

การใช้วิธีปรับความถี่ทำให้เกิดขึ้นต่างจากการใช้ความถี่คงที่ ความแตกต่างเหล่านี้จะแสดงเปรียบเทียบไว้ในตารางที่ 3.1 การใช้วิธีปรับความถี่กับอินคัลซันมอเตอร์มีประโยชน์หลายอย่างที่ความเร็วทำงานปกติ (กระแสต่ำ, ประสิทธิภาพสูง, ค่าเพาเวอร์แฟคเตอร์ค่อนข้างดี, การรักษาความเร็วให้คงที่, ค่าสลลิปต่ำ, ค่าฟลักซ์สูง) รวมทั้งการทำงานที่ความเร็วใด ๆ

State of parameter or variable	Fixed frequency control (speed adjustment by voltage reduction)	Adjustable frequency control (with V/f constant)
Constant	f_1, N_1	Φ, f_2 (with constant load torque)
Variable	$f_2, V_1, \Phi, N, S, \eta$	$f_1, V_1, N_1, N, S, \eta$

ตารางที่ 4.1 เปรียบเทียบการทำงานของอินคัลซันมอเตอร์ 3 เฟส ความถี่ f_2 ของขดลวดด้านเซคชั่นดาร์

$$f_2 = S f_1 = P(N_s - N_r) / 2$$

ดังนั้น ถ้ารักษาค่า $N_s - N_r$ ให้คงที่ f_2 ก็คงที่ด้วย ในการควบคุมความถี่ดังในรูปที่ 4.3 อย่างไรก็ตาม กับโหลดที่เป็นพัลลคมค่าความเร็วสลลิปจะเปลี่ยนแปลงไปบ้าง เนื่องจากการเปลี่ยนแปลงของโหลดรวมทั้งการตั้งความเร็ว ค่า primary phase current (I_1) หาได้โดยไม่คิด core loss จากรูป 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_1 = \frac{E_1}{jX_m} + \frac{E_1}{R_2/S + jX_2}$$

$$= \frac{E_1 [SX_m R_2 - j\{R_2^2 + S^2 X_2 (X_2 + X_m)\}]}{X_m R_2^2 + (SX_2)^2} \quad (*)$$

แทน $S = f_2/f_1$ ลงในสมการ (*)

$$I = \frac{(E_1/f_1) [2\sqrt{f_2} R_2 L_m - j\{R_2^2 + 4\sqrt{f_2}^2 L_2(L_2 + L_m)\}]}{2\sqrt{L_m R_2^2} + (2\sqrt{f_2} L_2)^2}$$

จากสมการเมื่อค่า air gap flux คงที่ กระแสด้านไพรมารีไม่ขึ้นกับความถี่ของแหล่งจ่าย ถ้า f_2 คงที่ กระแสไพรมารีจะคงที่ทุกความเร็ว

จากวงจรสมมูลโดยประมาณของอินดักชันมอเตอร์ $I_m = V_1/jX_m$ และเทอม V_1/f_1 ในสมการของ I_1 แต่เป็นฟังก์ชันที่ซับซ้อนของ f_2 รวมทั้ง f_1 ด้วย แม้ว่า f_2 จะมีค่าคงที่ แต่ I_1 ไม่คงที่ ถ้าให้ V_1/f_1 คงที่

$$I = \frac{(V_1/f_1) [2\sqrt{f_1} f_2 L_m (f_1 R_2 + f_2 R_1) - jX^2]}{2\sqrt{L_m (f_1 R_2 + f_2 R_1)^2} + (2\sqrt{f_1} f_2 (L_1 + L_2))^2}$$

โดย

$$X^2 = (f_1 R_2 + f_2 R_1)^2 + (2\sqrt{f_1} f_2)^2 (L_1 + L_2) (L_1 + L_2 + L_m)$$

มุมต่างเฟส ϕ_1 ระหว่าง V_1 กับ I_1 สามารถหาได้โดย

$$\tan \phi_1 = \frac{(f_1 R_2 + f_2 R_1)^2 + (2\sqrt{f_1} f_2)^2 (L_1 + L_2) (L_1 + L_2 + L_m)}{2\sqrt{L_m} f_1 f_2 L_m (f_1 R_2 + f_2 R_1)^2}$$

เนื่องจากค่าสลิมมีค่าน้อยทุก ๆ ความเร็ว ดังนั้น $f_2 \ll f_1$ สมการของ $\tan \phi_1$ จะลดรูปลงได้เป็น

$$\tan \phi_1 = \frac{R_2}{2\sqrt{f_2} L_m}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

input phase angle (ϕ_1) จะประมาณค่าที่ทักความเร็วโดยเฉพาะถ้าโหลด
ทอร์คคงที่และดังนั้นค่าเพาเวอร์แฟกเตอร์จะคงที่ด้วย จากรูปที่ 2.1 มุมต่างเฟสระหว่างกระแส
แอสเซคันดาร์ I_2 กับแรงดัน e.m.f. E_1 คือ

$$\tan \phi_2 = \frac{X_2}{R_2} = \frac{2\pi f_2 L_2}{R_2}$$

ดังนั้น input phase angle ϕ_1 อาจเขียนเป็น

$$\tan \phi_1 = \frac{L_2}{L_3} \cot \phi_2$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INDUCTION MOTOR VS.DC MOTOR DRIVE

ข้อเปรียบเทียบมอเตอร์เหนี่ยวนำชนิดกรงกระรอกกับมอเตอร์กระแสตรงมอเตอร์เหนี่ยวนำมอเตอร์กระแสตรง

- | | |
|--|---|
| - มีโครงสร้างทางกลที่แข็งแรงทนทานและไม่ยุ่งยากซับซ้อนทำให้มีความน่าเชื่อถือสูง | - มีโครงสร้างทางกลที่ค่อนข้างยุ่งยากซับซ้อน |
| - ไม่ต้องการการบำรุงรักษา | - ต้องการการบำรุงรักษาเป็นระยะ ๆ |
| - มีอัตราส่วนกำลังต่อน้ำหนักสูงกว่าที่มอเตอร์พิกัดเดียวกัน (ประมาณ 2 เท่า) | - มีอัตราส่วนกำลังต่อน้ำหนักต่ำกว่า |
| - มีราคาถูกกว่าที่มอเตอร์พิกัดเดียวกัน (ประมาณ 10 เท่า) | - มีราคาแพงกว่า |
| - โรเตอร์มีความเฉื่อยน้อยทำให้ตอบสนองต่อการควบคุมได้เร็ว | - อามาเจอร์มีความเฉื่อยมากทำให้ตอบสนอง |
| - มีประสิทธิภาพสูงกว่า | - มีประสิทธิภาพต่ำกว่า |
| - ความน่าเชื่อถือสูงกว่า | - ความน่าเชื่อถือต่ำกว่า |

ข้อเปรียบเทียบชุดควบคุมมอเตอร์เหนี่ยวนำชนิดกรงกระรอกกับชุดควบคุมมอเตอร์กระแสตรงชุดควบคุมมอเตอร์เหนี่ยวนำชุดควบคุมมอเตอร์กระแสตรง

- | | |
|----------------------|------------------|
| - มีขนาดใหญ่กว่า | - มีขนาดเล็กกว่า |
| - ราคาแพง | - ราคาถูกกว่า |
| - ประสิทธิภาพต่ำกว่า | - ประสิทธิภาพสูง |

**ความก้าวหน้าทางไมโครอิเล็กทรอนิกส์และอิเล็กทรอนิกส์กำลังทำให้ประสิทธิภาพและความน่าเชื่อถือของชุดควบคุมมอเตอร์เหนี่ยวนำสูงขึ้น แต่ขนาดและราคาลดลง

บทที่ 5

ชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ

5.1 บทนำ

ในบทนี้ กล่าวถึงส่วนประกอบต่าง ๆ ของชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ ทั้งคุณสมบัติลักษณะทางฮาร์ดแวร์ และลักษณะทางซอฟต์แวร์ ชุดควบคุมออกแบบโดยการ ใช้ไมโครโปรเซสเซอร์อินเทล 8031 เป็นฐาน ซึ่งไมโครโปรเซสเซอร์ตระกูลนี้เหมาะมา ประยุกต์ใช้งานอย่างแพร่หลาย สำหรับข้อมูลต่าง ๆ เกี่ยวกับไมโครโปรเซสเซอร์ เบอร์นี้ มีรายละเอียดในเอกสารอ้างอิง

5.2 คุณสมบัติของชุดควบคุม

โครงสร้างของชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ มีลักษณะดังไคอะแกรมใน รูปที่ 5.1 คุณสมบัติต่าง ๆ ของชุดควบคุมถูกกำหนดด้วยซอฟต์แวร์ในระบบปฏิบัติการ โดยมีจุด ประสงค์ที่จะควบคุมการทำงานของชุดโอบจบทอนเวอร์เตอร์ด้วยสัญญาณพัลส์แอมให้ขับ เคลื่อนตามความต้องการของผู้ใช้ระบบ และจะต้องไม่ทำให้ระบบขับเคลื่อนเกิดความเสียหาย

5.2.1 สัญญาณอินพุตควบคุม

สัญญาณอินพุตที่ใช้ควบคุมการทำงานของระบบมีดังนี้

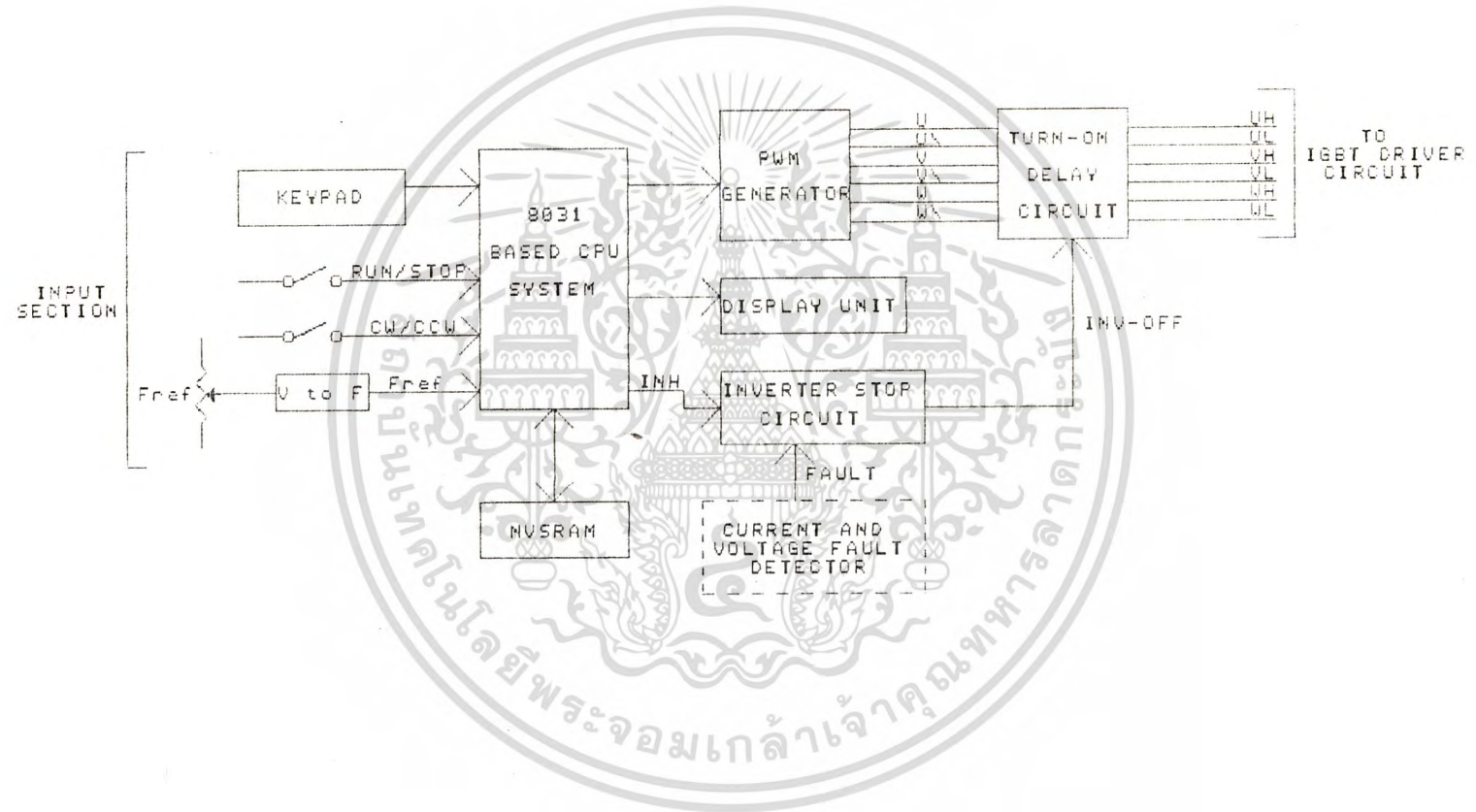
RUN/STOP :- เป็นสัญญาณคำสั่งในรูปสถานะ ("0" หรือ "1") เพื่อควบคุมให้เกิด การหมุนหรือหยุดหมุนมอเตอร์เหนี่ยวนำ

CW/CCW :- เป็นสัญญาณคำสั่งในรูปสถานะ เพื่อใช้ควบคุมการหมุนของมอเตอร์เหนี่ยวนำให้ไปในทิศทางตามเข็มนาฬิกา (CW) หรือทวนเข็มนาฬิกา (CCW)

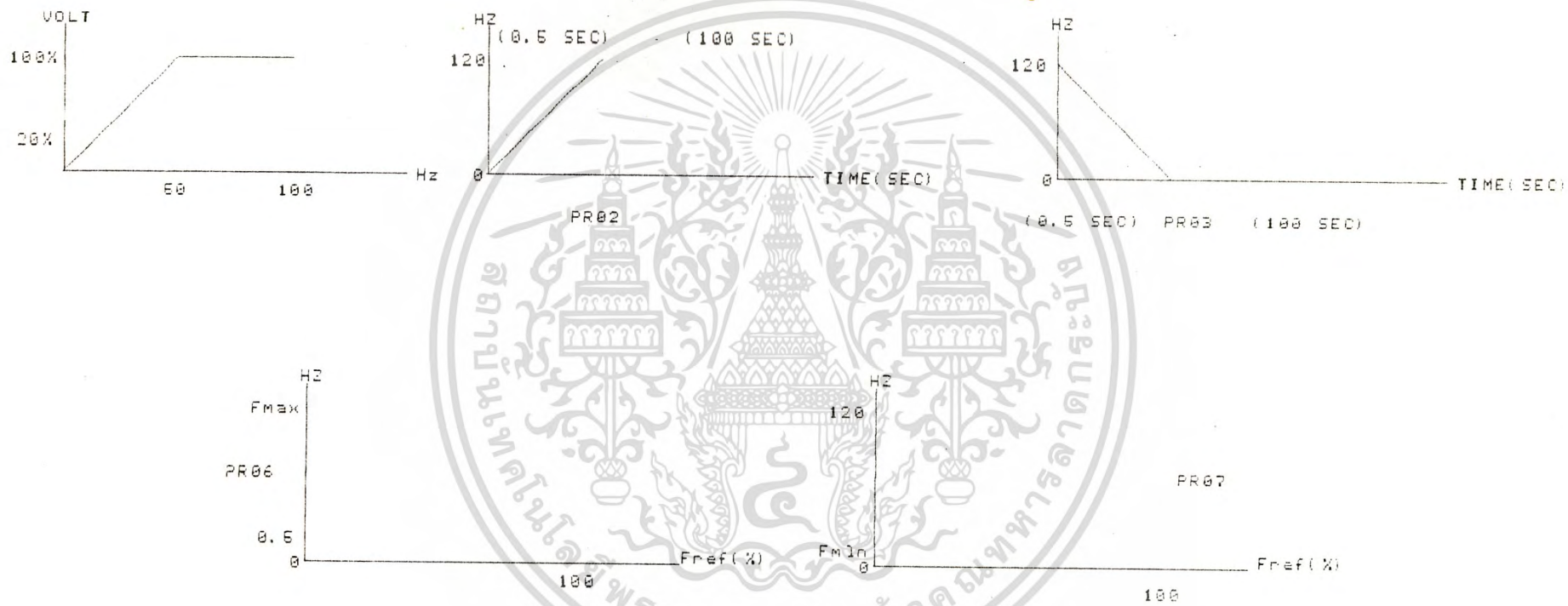
Fref :- เป็นสัญญาณอนาล็อกในรูปแรงดัน ซึ่งใช้สำหรับปรับเปลี่ยนค่าความถี่ อ้างอิงที่ผู้ใช้ระบบต้องการป้อนให้กับมอเตอร์เหนี่ยวนำ อย่างไรก็ตาม ค่าความถี่ สัญญาณนี้อาจถูกละเลยในกรณีที่ผู้ใช้ระบบกำหนดให้อ่านค่าความถี่ อ้างอิงจากชุดบูตการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.1 ไตอะแกรมโครงสร้างของชุดควบคุมระบบขับเคลื่อนมอเตอร์เหนี่ยวนำ



รูปที่ 5.2 ลักษณะการปรับตั้งค่าพารามิเตอร์ต่าง ๆ



5.2.2 การเข้าถึงค่าพารามิเตอร์

เพื่อให้ระบบขับเคลื่อนสามารถประยุกต์ใช้งานกับโหลดต่าง ๆ ได้อย่างเหมาะสม การปรับตั้งค่าพารามิเตอร์ของระบบขับเคลื่อนให้เข้ากับลักษณะงานของโหลดแต่ละชนิดจึงเป็นสิ่งจำเป็น การเข้าถึงค่าพารามิเตอร์ต่าง ๆ ของผู้ให้ระบบสามารถติดต่อผ่านทางชุดปุ่มกดและชุดแสดงผล ชุดปุ่มกดใช้สำหรับเข้าถึงตำแหน่งพารามิเตอร์ และข้อมูลในตำแหน่งพารามิเตอร์ต่าง ๆ ส่วนชุดแสดงผลใช้บอกสถานะของการติดต่อกับพารามิเตอร์แก่ผู้ใช้ระบบ และยังใช้บอกสถานะของระบบขับเคลื่อนมอเตอร์เหนี่ยวนำด้วย

ปุ่มกดในชุดปุ่มกดมีจำนวนสามปุ่มด้วยกันคือ ปุ่มกด "PR", "UP", และ "DWN" ปุ่มกด "PR" สำหรับสลับเปลี่ยนโหมดการเข้าถึงพารามิเตอร์ ซึ่งมีอยู่สองโหมดคือ โหมดตำแหน่งพารามิเตอร์และโหมดข้อมูลพารามิเตอร์ เมื่ออยู่ในโหมดตำแหน่งพารามิเตอร์ ปุ่มกด "UP" และ "DWN" จะใช้ในการเพิ่มและลดเลขตำแหน่งของพารามิเตอร์ตามลำดับ เพื่อใช้ในการเข้าถึงตำแหน่งพารามิเตอร์ที่ต้องการ และเมื่ออยู่ในโหมดข้อมูลพารามิเตอร์ ปุ่มกด "UP" และ "DWN" จะใช้ในการเพิ่มและลดค่าของข้อมูลพารามิเตอร์ในตำแหน่งพารามิเตอร์ที่เข้าถึง เมื่อเลือกค่าได้ตามต้องการและทำการกดปุ่ม "PR" จะทำให้ข้อมูลที่ถูกปรับตั้งใหม่ถูกนำไปเก็บในหน่วยความจำชนิด NVSRAM พร้อมกับเข้าสู่โหมดตำแหน่งพารามิเตอร์ ซึ่งจะบอกแก่ผู้ใช้ระบบทางชุดแสดงผล พารามิเตอร์ต่าง ๆ มีความหมายและรายละเอียดดังต่อไปนี้

- PROO (System status) เป็นพารามิเตอร์ที่ชุดควบคุมใช้บอกสถานะของระบบแก่ผู้ใช้ระบบผ่านทางชุดแสดงผล เช่น ความถี่เอาต์พุต เป็นต้น
- PRO1 (Voltage boost) เป็นพารามิเตอร์ที่ใช้สำหรับเสริมแรงดัน เพื่อชดเชยการสูญเสียในขดลวดของมอเตอร์เหนี่ยวนำที่ความถี่ต่ำ และ/หรือ ใช้เพื่อเพิ่มค่าแรงบิดในขณะเริ่มหมุน (Starting torque) โดยสามารถตั้งค่าได้ในช่วง 0.0% ถึง 20.0% ของแรงดันที่ป้อนเข้าสู่อินเวอร์เตอร์และสามารถเพิ่ม/ลดได้ขั้นละ 0.4% การปรับตั้งค่ามีลักษณะดังในรูปที่ 5.2 (ก)
- PRO2 (Ramp-up time) เป็นพารามิเตอร์ที่ใช้สำหรับปรับตั้งค่าอัตราการเพิ่มความถี่เอาต์พุตเมื่อต้องการเร่งความเร็วของมอเตอร์เหนี่ยวนำ อัตราการเพิ่มที่ต้องการปรับอยู่ในรูปของเวลาที่ใช้เพิ่มความถี่จาก 0.0 Hz จนถึง 120.0 Hz โดยสามารถปรับตั้งค่าได้ในช่วง 0.4 วินาทีถึง 100 วินาที และสามารถเพิ่ม/ลดได้ขั้นละ 0.4 วินาที การปรับตั้งค่ามีลักษณะดังในรูปที่ 5.2 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- PRO3 (Ramp-down time) เป็นพารามิเตอร์สำหรับปรับตั้งค่าอัตราการลดความถี่เอาท์พุทเมื่อต้องการหน่วยความเร็วของมอเตอร์เหนี่ยวนำ อัตราการเพิ่มที่ต้องการปรับอยู่ในรูปของเวลาที่ใช้ลดความถี่จาก 120.0 Hz จนถึง 0.0 Hz โดยสามารถปรับตั้งได้ในช่วง 0.4 วินาที ถึง 100 วินาที และสามารถเพิ่ม/ลดได้ขั้นละ 0.4วินาที การปรับตั้งค่ามีลักษณะดังในรูปที่ 5.2 (ค)
- PRO4 (Frequency control mode) เป็นพารามิเตอร์ที่ใช้เลือกแหล่งการอ่านค่าความถี่อ้างอิง Fref ระหว่าง โฟเทนซิโอมิเตอร์ VR1 กับชุดปุ่มกด
- PRO5 (Stop mode) เป็นพารามิเตอร์ที่ใช้เลือกวิธีการหยุดการขับเคลื่อนมอเตอร์เมื่อได้รับคำสั่ง Stop จากผู้ใช้ระบบโดยสามารถเลือกได้สองโหมดคือ โหมดลดค่าความถี่เอาท์พุท จนความถี่เป็นศูนย์ (Ramp-down mode) และ โหมดระงับการทำงานชุดอินเวอร์เตอร์ (Inhibit mode)
- PRO6 (Minimum Frequency) เป็นพารามิเตอร์สำหรับปรับตั้งค่าความถี่ต่ำสุดเมื่อระบบอยู่ในสถานะ Run โดยสามารถปรับตั้งค่าได้ในช่วง 0.5 Hz จนถึง 120.0 Hz (แต่จะต้องไม่เกินค่าความถี่สูงสุดที่ตั้งไว้ใน PRO7) และสามารถเพิ่ม/ลดได้ขั้นละ 0.5 Hz การปรับตั้งค่ามีลักษณะดังในรูปที่ 5.2 (ง)
- PRO7 (Maximum Frequency) เป็นพารามิเตอร์สำหรับปรับตั้งค่าความถี่สูงสุดเมื่อระบบอยู่ในสถานะ Run โดยสามารถปรับตั้งค่าได้ในช่วง 0.5 Hz จนถึง 120.0 Hz (แต่จะต้องไม่ต่ำกว่าค่าความถี่ต่ำสุดที่ตั้งไว้ใน PRO6) และสามารถเพิ่ม/ลดได้ขั้นละ 0.5 Hz การปรับตั้งค่ามีลักษณะดังในรูปที่ 5.2 (จ)
- PRO8 (Digital set-point frequency) เป็นพารามิเตอร์ที่ใช้สำหรับปรับตั้งค่าความถี่อ้างอิง Fref เมื่อเลือกโหมดการควบคุมความถี่ด้วยชุดปุ่มกด (ที่ PRO4) โดยสามารถปรับตั้งค่าได้จากค่าความถี่ต่ำสุดที่ตั้งไว้ใน PRO6 จนถึงความถี่สูงสุดที่ตั้งค่าไว้ใน PRO7 และสามารถ เพิ่ม/ลดได้ขั้นละ 0.5 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การปรับตั้งค่าความถี่ต่ำสุด (ที่ PRO6) และความถี่สูงสุด (ที่ PRO7) นั้น จะมีผลต่อค่าความถี่อ้างอิง Fref ที่อ่านค่าจาก VR1 ด้วย ตาราง 5.1 เป็นการสรุป พิสัยและความละเอียดในการปรับตั้งค่าพารามิเตอร์ต่าง ๆ

ตารางที่ 5.1
พิสัยและความละเอียดในการปรับตั้งค่าพารามิเตอร์

หมายเลขพารามิเตอร์	ชื่อพารามิเตอร์	พิสัยการตั้งค่า	ความละเอียดการตั้งค่า
PRO0	System status	-	-
PRO1	Voltage boost	0.0%-20.0%	0.4%
PRO2	Ramp-up time	0.4-100.0 sec	0.4 sec
PRO3	Ramp-down time	0.4-100.0 sec	0.4 sec
PRO4	Freg control mode	000-potentioneter 001-keypad	-
PRO5	Stop mode	000-ramp down 001-inhibit	-
PRO6	Minimum freg.	0.5-120.0 Hz	0.5 Hz
PRO7	Maximum freg.	0.5-120.0 Hz	0.5 Hz
PRO8	Digital set-point freg	0.5-120.0 Hz	0.5 Hz

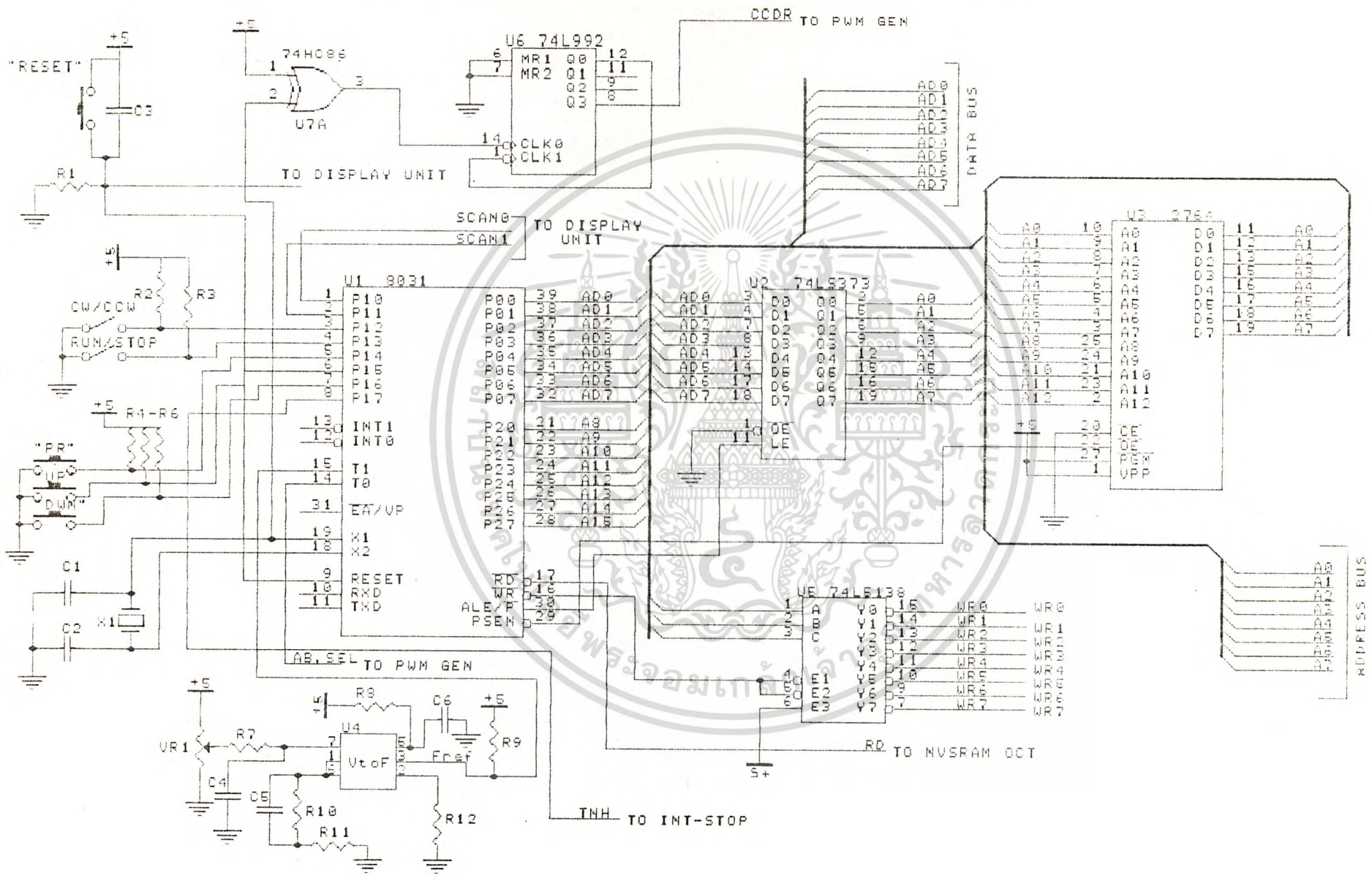
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ลักษณะทางฮาร์ดแวร์ของชุดควบคุม

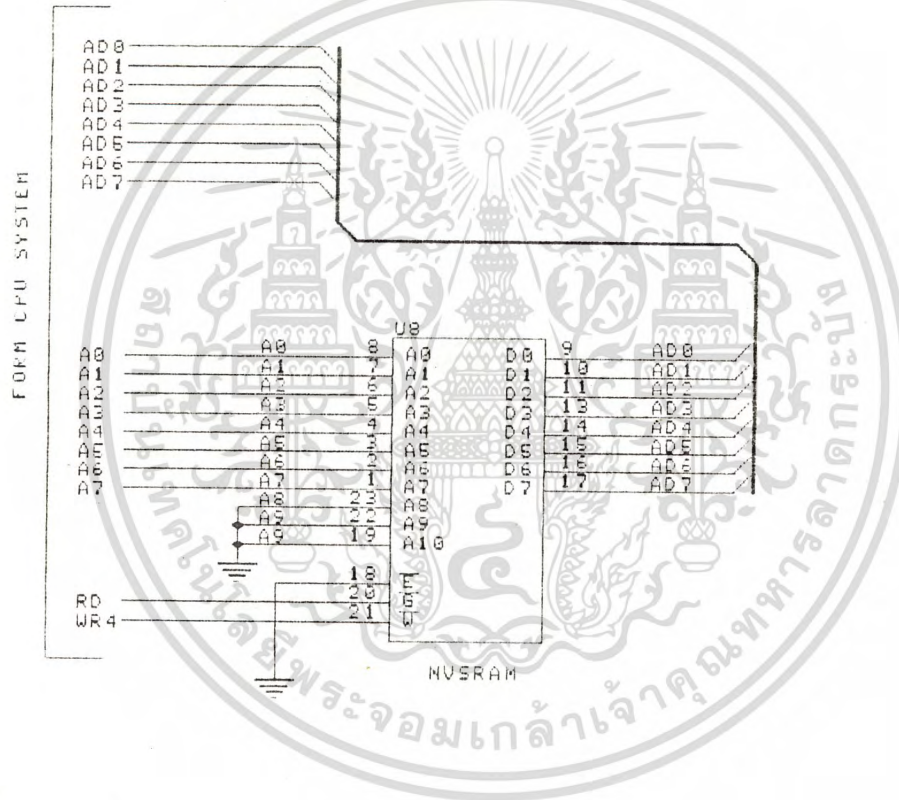
จากโครงสร้างของชุดควบคุมดังแสดงในรูปที่ 5.1 สามารถนำมาเขียนรายละเอียดทางฮาร์ดแวร์ลงในรูปที่ 5.3 ระบบซีพียูซึ่งอยู่บนฐานของไมโครโปรเซสเซอร์ 8031 (รูปที่ 5.3 (ก)) ใช้เป็นศูนย์กลางการทำงานของระบบโดยเป้าหมายการทำงานถูกกำหนดด้วยซอฟต์แวร์ สัญญาณอินพุตต่าง ๆ ที่อยู่ในรูปตรรก สามารถป้อนเข้าสู่พอร์ทของ 8031 ได้โดยตรง สำหรับสัญญาณความถี่อ้างอิง Fref ซึ่งเป็นสัญญาณอนาล็อกในรูปแรงดัน จะถูกแปลงให้อยู่ในรูปของพัลส์ความถี่ โดยใช้ไอซี U4 เป็นหลัก แล้วป้อนเข้าสู่ตัวนับภายในทางขา T1 ของ 8031 พัลส์ของพัลส์ความถี่ถูกกำหนดให้อยู่ในช่วง 0-20 KHz รูปที่ 5.3(ข) แสดงการเชื่อมต่อ NVSRAM เข้ากับระบบซีพียู NVSRAM นี้ใช้เป็นแหล่งเก็บค่าพารามิเตอร์ PRO1 ถึง PRO8 ซึ่งถูกตั้งค่าให้เหมาะกับโหนดของระบบขับเคลื่อนโดยผู้ใช้ระบบ เพื่อจะได้ไม่ต้องทำการตั้งค่าใหม่ทุกครั้งที่มีการเริ่มใช้งานหรือมีการรีเซ็ตระบบ

ส่วนวงจรถ่ายเก็บสัญญาณพัลส์บลิวเอ็ม เป็นส่วนฮาร์ดแวร์ที่สำคัญอีกส่วนหนึ่งของชุดควบคุม โดยทำงานร่วมกับซอฟต์แวร์อย่างใกล้ชิด จากรูปที่ 5.3 (ค) ตัวนับภายในไอซี U9 (8253) คือตัวนับ #0, ตัวนับ #1 และ #2 ถูกตั้งโปรแกรมให้ทำงานในโหมด 1 (Programmable one-shot) ทั้งหมด และถูกกำหนดให้รับข้อมูลความกว้างพัลส์จากระบบซีพียู คือค่า B1, B + , และ B + ตามลำดับ ส่วนเวกเตอร์ไฟล์ A และ B ใช้เป็นตัวกลางในการเก็บชุดเวกเตอร์แรงดันชั่วคราว ก่อนจะนำไปสร้างรูปคลื่นพัลส์บลิวเอ็ม และจะถูกสลับเปลี่ยนกันใช้งานเมื่อมีการเปลี่ยนชุดเวกเตอร์แรงดันใหม่ในขณะที่เปลี่ยนช่วงมุมของมุมเฟส หลักการคำนวณค่า และ และการเลือกชุดเวกเตอร์แรงดันสำหรับแต่ละช่วงมุมได้อธิบายเอาไว้ในบทที่ 3 และนำมาสร้างในรูปซอฟต์แวร์โดยสับรูทีน PWN-SUB ซึ่งจะได้อธิบายถึงในหัวข้อต่อไป สำหรับการสร้างสัญญาณพัลส์บลิวเอ็มในแต่ละช่วงมุม T เริ่มต้นที่ระบบซีพียู ส่งสัญญาณ R6 มากระตุ้นการนับของไอซี U9 โดยสัญญาณ WR6 นี้จะถูกส่งมากระตุ้นในทุก ๆ ช่วงคาบการสุ่ม T เอาท์พุทของตัวนับทั้งสามของไอซี U9 จะถูกป้อนเข้าสู่วงจรถ่ายเข้ารหัส (Encoder) แล้วนำผลการเข้ารหัสคือ สัญญาณ RA และ RB ไปอ่านข้อมูลเวกเตอร์แรงดันในเวกเตอร์ไฟล์ (A หรือ B) ที่ถูกเลือกไว้ ผลของการอ่านจะมีลักษณะของรูปคลื่นพัลส์บลิวเอ็มความต้องการ รูปที่ 5.4 แสดงลักษณะสัญญาณต่างๆ โดยสมมติว่าค่ามุมเฟส อยู่ในช่วงมุมที่ 1 (0-60 องศา) และในระหว่างการอ่านสัญญาณเอาท์พุท ระบบซีพียูจะทำการประมวลผลเพื่อนำข้อมูลมาสร้างสัญญาณพัลส์บลิวเอ็มสำหรับช่วงคาบการสุ่มถัดไป

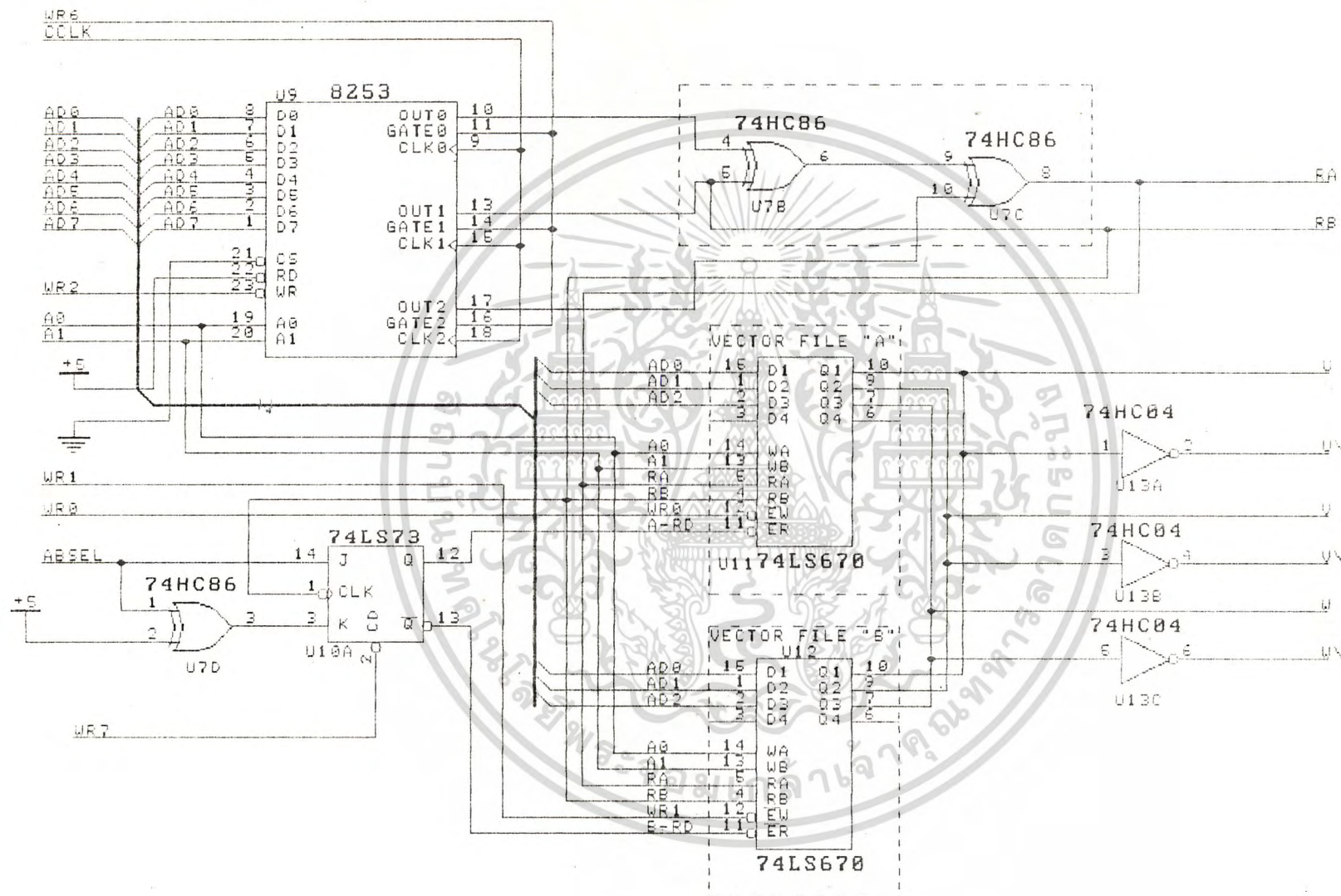
รูปที่ 5.3 รายละเอียดทางฮาร์ดแวร์ของชุดควบคุม (ก) ระบบซีพียูและส่วนอื่นๆ



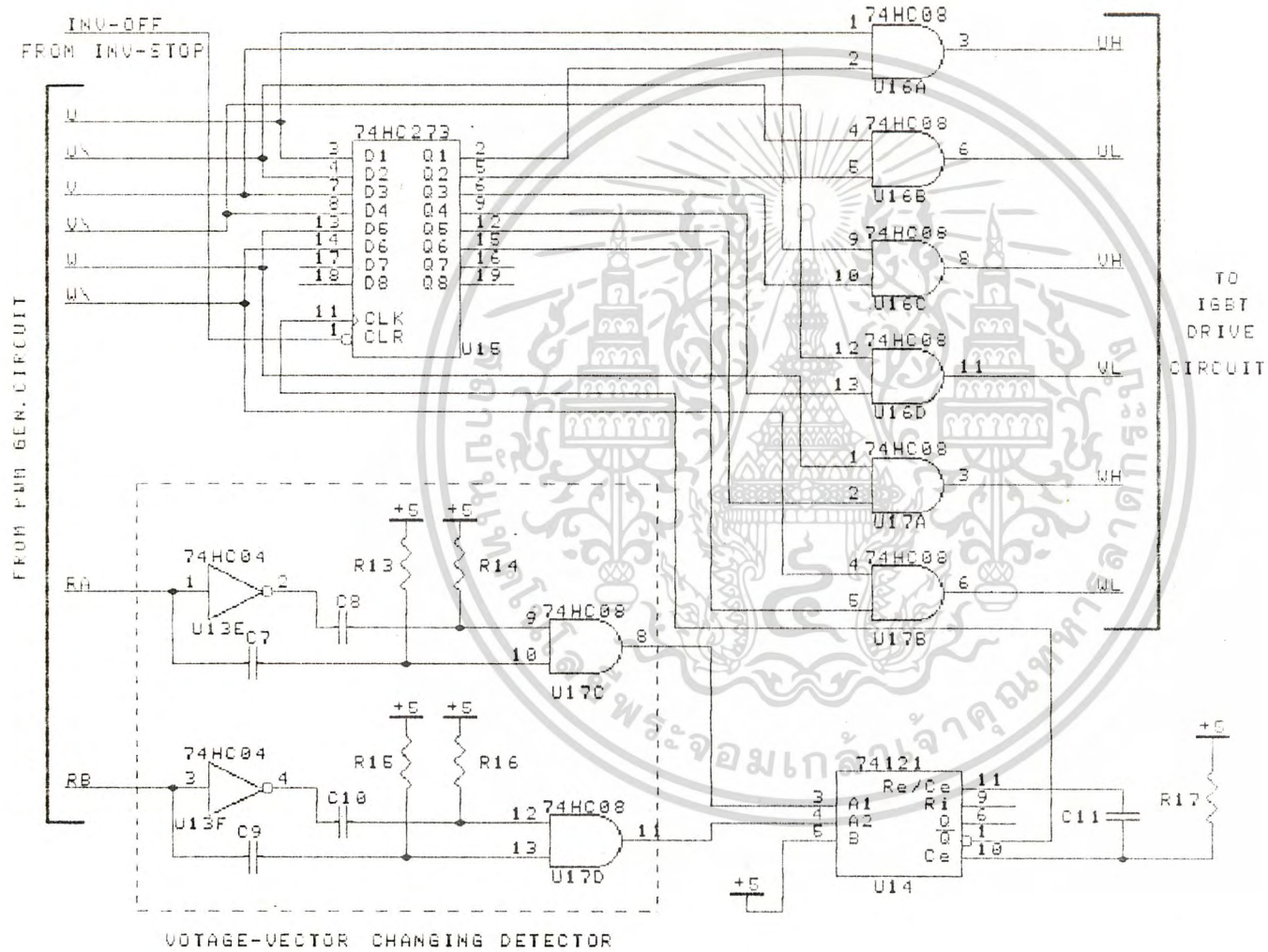
รูปที่ 5.3 (ข) แสดงการต่อ NVSRAM เข้ากับระบบ CPU



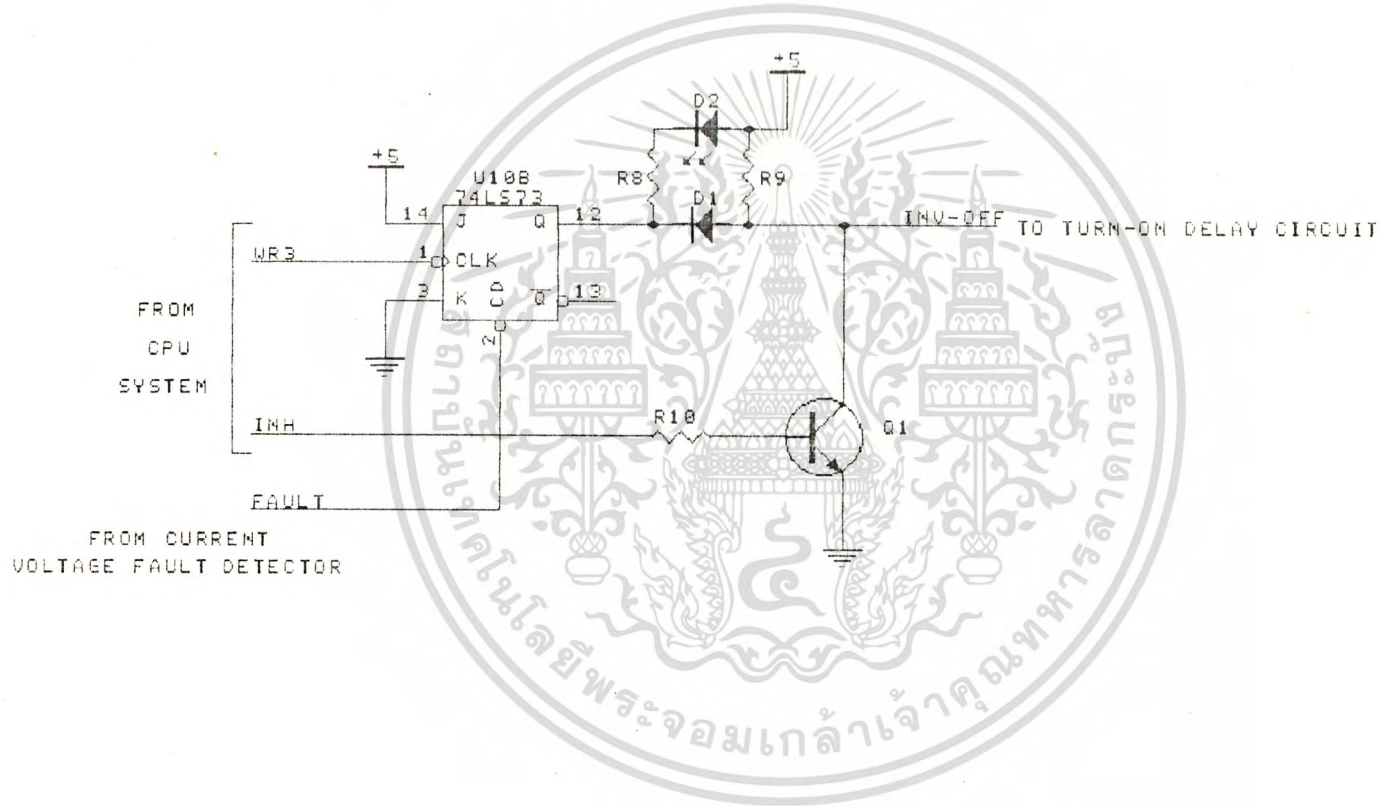
รูปที่ 5.3 (ค) ส่วนวงจรกำเนิดสัญญาณ พัลส์ทวิเลเวล



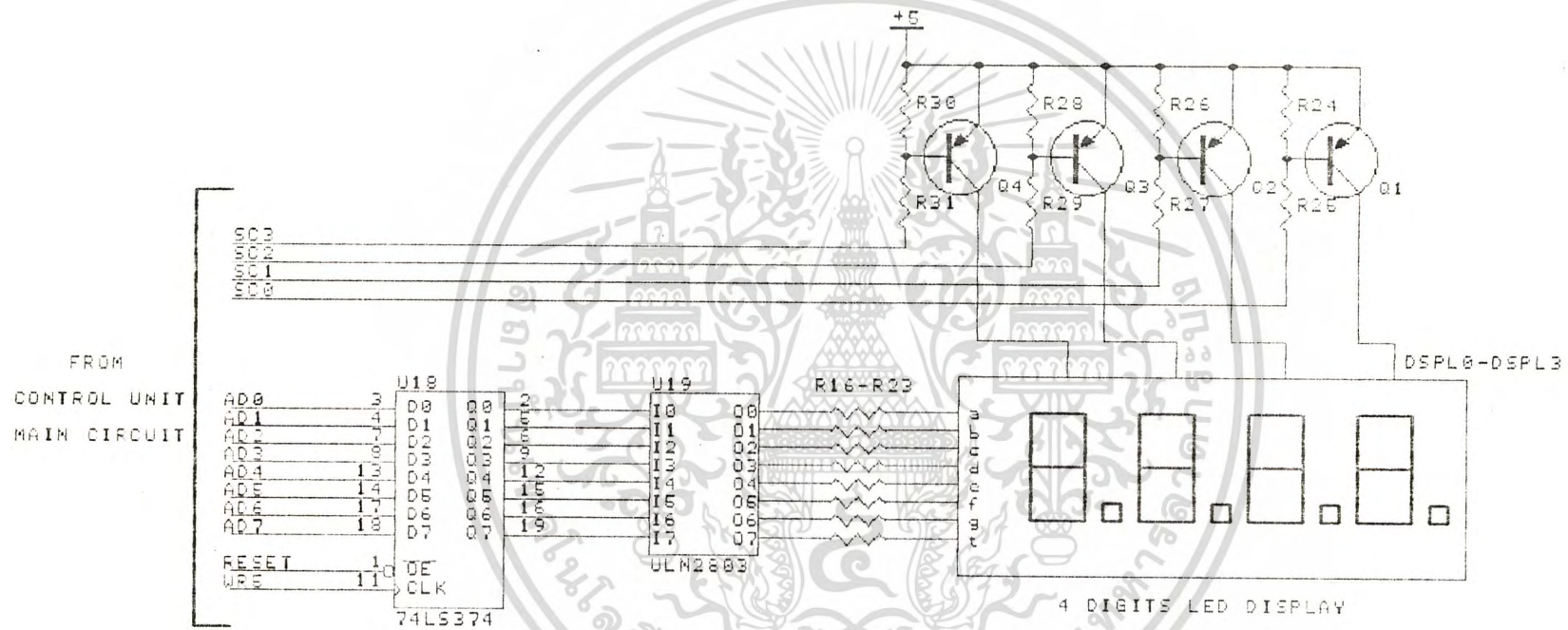
รูปที่ 5.3(ง) ส่วนของวงจรท่วงเวลาขณะสวิตช์น้ำกระแส



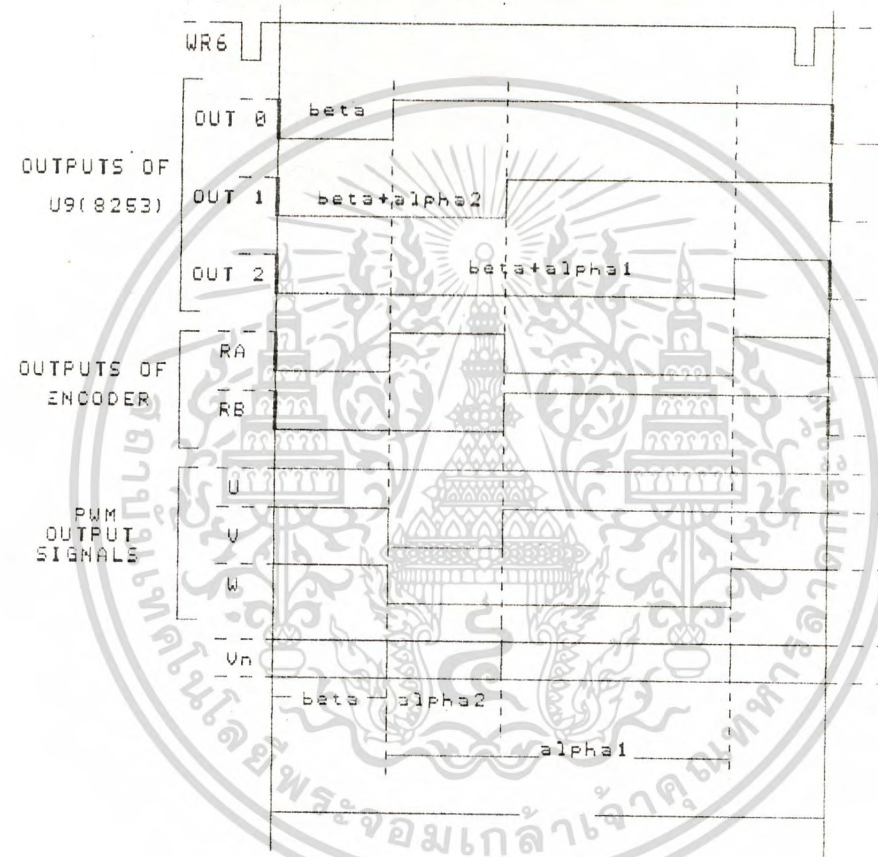
รูปที่ 5.3(จ) ส่วนของวงจรหยุดการทำงานชุดอินเวอร์เตอร์



รูปที่ 5.3(จ) ส่วนวงจรชุดแสดงผล



รูปที่ 5.4 แสดงลักษณะสัญญาณที่จุดต่าง ๆ ในส่วนวงจรกำเนิดสัญญาณ พัลส์วิดท์เอม

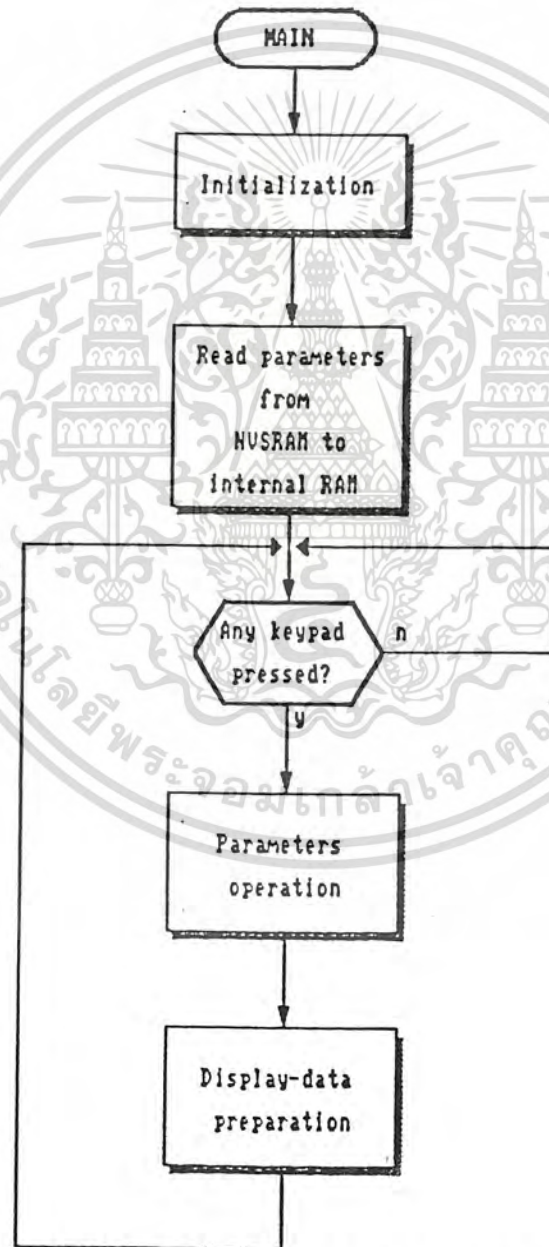


รูปคลื่นพัลส์บลิวเอมที่ได้จากวงจรกำเนิดสัญญาณพัลส์บลิวเอมนี้ ยังไม่สามารถนำไปขับ สวิตซ์กำลังได้ โดยจะต้องนำมาผ่านกระบวนการหน่วยเวลาที่ขอบ ขาขึ้นเสียก่อน เพื่อป้องกันการลัดวงจรในบัสไปตรง ช่วงเวลาที่ถูกหน่วงนี้ จะต้องมากกว่าช่วงที่ใช้ในการหยุดคนากระแส ของตัวสวิตซ์กำลังเพื่อให้ชุดอินเวอร์เตอร์ทำงานได้อย่างปลอดภัย วงจรที่ใช้สร้างเวลาหน่วง มีลักษณะดังในรูปที่ 5.3 (ง) วงจรนี้ทำการตรวจจับการเปลี่ยนแปลงสถานะของรูปคลื่นพัลส์ บลิวเอมโดยตรวจจับที่สัญญาณ RA และ RB (สัญญาณเหล่านี้ใช้ในการอ่านข้อมูลเวกเตอร์แรง ค้นในวงจรกำเนิดสัญญาณพัลส์บลิวเอม) และช่วงเวลาที่ถูกหน่วง กำหนดโดยค่า R17 และ C11 ในส่วนวงจรโมโนสเตเบิล (U14) การหยุดคนากระแสสวิตซ์กำลังทั้งหมดอย่าง หนึ่งที่ทำได้สามารถทำได้ทั้งวงจรนี้เช่นกัน เมื่อสัญญาณ INV-OFF ถูกบังคับให้มีสถานะ "0" โดยแสดงเป็นวงจรดังในรูปที่ 5.3 (จ) ซึ่งเกิดขึ้นได้ในสองกรณี กรณีแรกเมื่อระบบขีพียูบัง คับให้สัญญาณ INH มีสถานะ "1" (เกิดขึ้นเมื่อระบบขีพียูได้รับคำสั่ง Stop เมื่อค่าใน PR04 เป็น 001) และกรณีหลังเมื่อมีสัญญาณ FAULT จากชุดตรวจจับกระแสและแรงดันผิดปกติ สัญญาณนี้จะถูกคงสถานะ (latch) ด้วยไอซี U10B และบังคับให้ไดโอดเปล่งแสง D2 สว่าง ขึ้น เพื่อบอกแก่ผู้ใช้ระบบว่ามีสิ่งผิดปกติขึ้นในระบบการลบล้างสัญญาณ INV-OFF ที่เกิดจาก สัญญาณ FAULT นี้ สามารถได้เมื่อเริ่มทำการจ่ายไฟใหม่ หรือมีการรีเซ็ตระบบเท่านั้น

5.4 ลักษณะทางซอฟต์แวร์ของชุดควบคุม

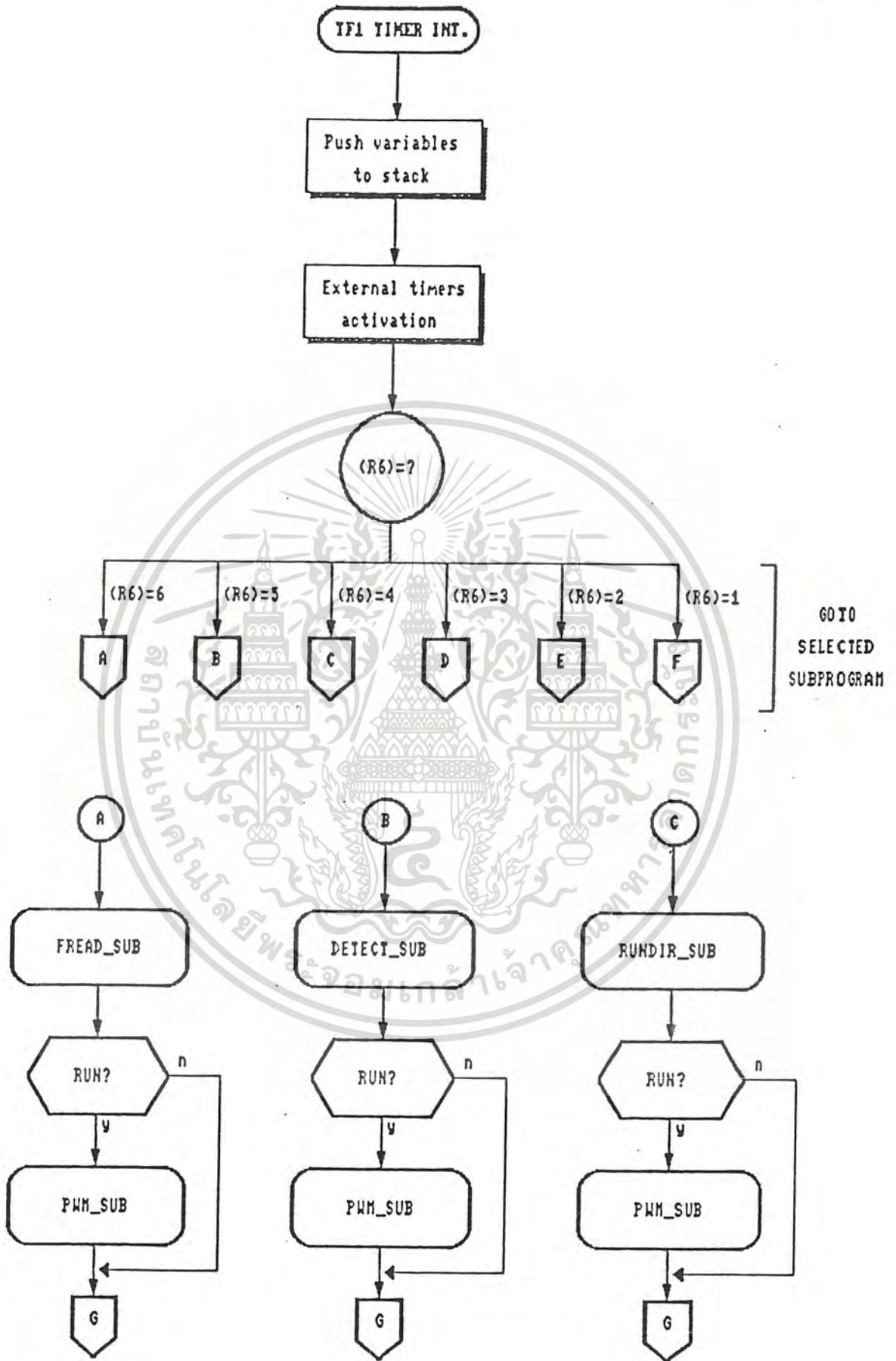
คุณสมบัติต่าง ๆ ของชุดควบคุมดังกล่าวมาในหัวข้อที่ 5.2 นั้น ถูกสร้างขึ้นมาจาก ซอฟต์แวร์ของชุดควบคุม นอกจากนั้นซอฟต์แวร์ยังถูกนำมาใช้ในการค้นหาค่าความกว้างพัลส์ และ รวมทั้งตำแหน่งพัลส์ ด้วย โครงสร้างของซอฟต์แวร์ถูกออกแบบให้มีสองส่วน คือ ส่วนโปรแกรมหลัก (Mainprogram) และส่วนโปรแกรมอินเตอร์รัพ ที่กระตุ้นด้วยตัวตั้ง เวลา (timer interrupt program) ส่วนโปรแกรมหลักมีลักษณะดังโพล์ชาร์ตในรูปที่ 4.5 โดยจะเริ่มทำงานเมื่อเริ่มจ่ายไฟเข้าหรือทำการรีเซ็ตระบบ การทำงานเริ่มจากการกำหนด สถานะเริ่มต้นให้กับระบบ (Initialization) จากนั้นจะทำการโหลดค่าพารามิเตอร์ต่างๆ จาก NVSRAM เข้าสู่แรมภายในขีพียู เพื่อให้พร้อมสำหรับการประมวลผลต่อไปการทำงาน ของ ส่วนโปรแกรมหลักจะดำเนินต่อไป เมื่อพบว่าการใช้งานชุดบ่มกอด (ตรวจจับโดยสัญญาณ DETECT_SUB ในส่วนโปรแกรมอินเตอร์รัพ) ซึ่งจะได้กล่าวต่อไป โดยเข้าสู่การทำโปรแกรม ปฏิบัติการพารามิเตอร์ (Parameter ioeratuib) และโปรแกรมจัดเตรียมข้อมูลแสดงผล (Display data preparation) ตามลำดับ โปรแกรมปฏิบัติการพารามิเตอร์นี้เป็น

โปรแกรมที่ใช้ควบคุมการปรับเปลี่ยนค่าพารามิเตอร์ต่าง ๆ รวมทั้งการจัดเก็บค่าพารามิเตอร์ลงใน NVSRAM ส่วนโปรแกรมจัดเตรียมข้อมูลแสดงผล ใช้เตรียมข้อมูลสำหรับนำไปแสดงผล (การนำไปแสดงผล จัดการโดยสับรูทีน DSCAN-SUB ในส่วนโปรแกรมอินเทอร์เฟซซึ่งจะได้กล่าวต่อไป) เพื่อแสดงสถานะของระบบขับเคลื่อนแก่ผู้ใช้ระบบและอำนวยความสะดวกในการเข้าถึงค่าพารามิเตอร์ของผู้ใช้ระบบ

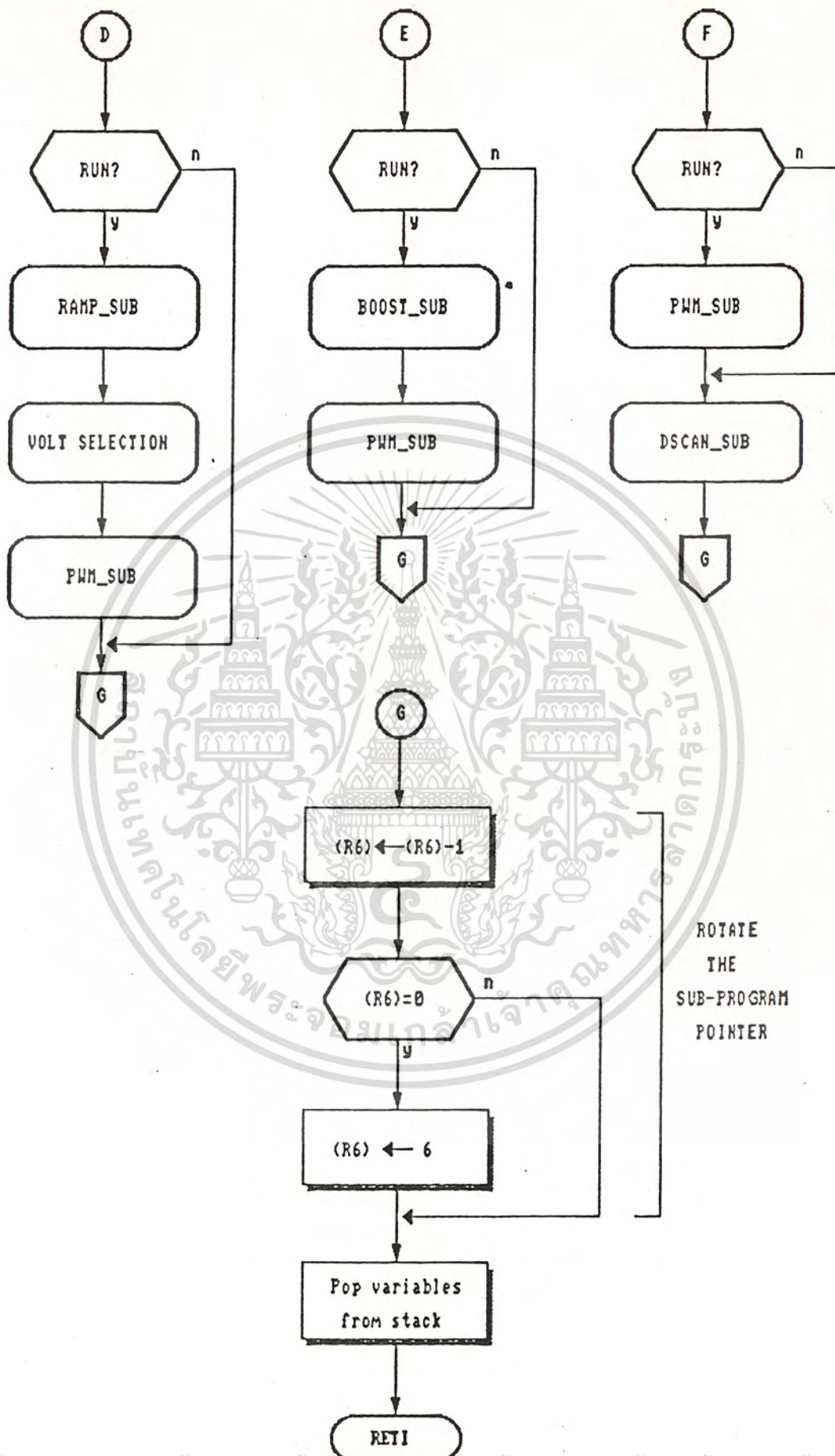


รูปที่ 5.5 โฟลว์ชาร์ตของส่วนโปรแกรมหลัก

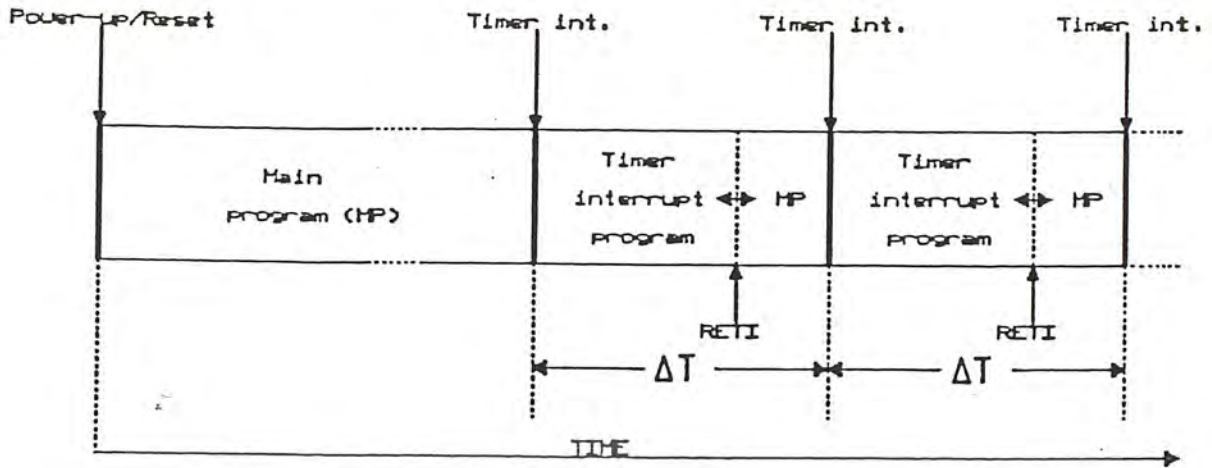
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 5.6 โฟลว์ชาร์ตของส่วนโปรแกรมอินเทอร์รัทที่กระตุ้นด้วยตัวตั้งเวลา
 ไม่ว่าจะอินพุตที่กลืน ออกทั้งหมดมีเขตติดต่อสัญญาณ และที่ขงมีอินพุตที่อินพุตที่อินพุตที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือทำซ้ำรูปที่ 5.6 และ (ต่อ) ำงอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



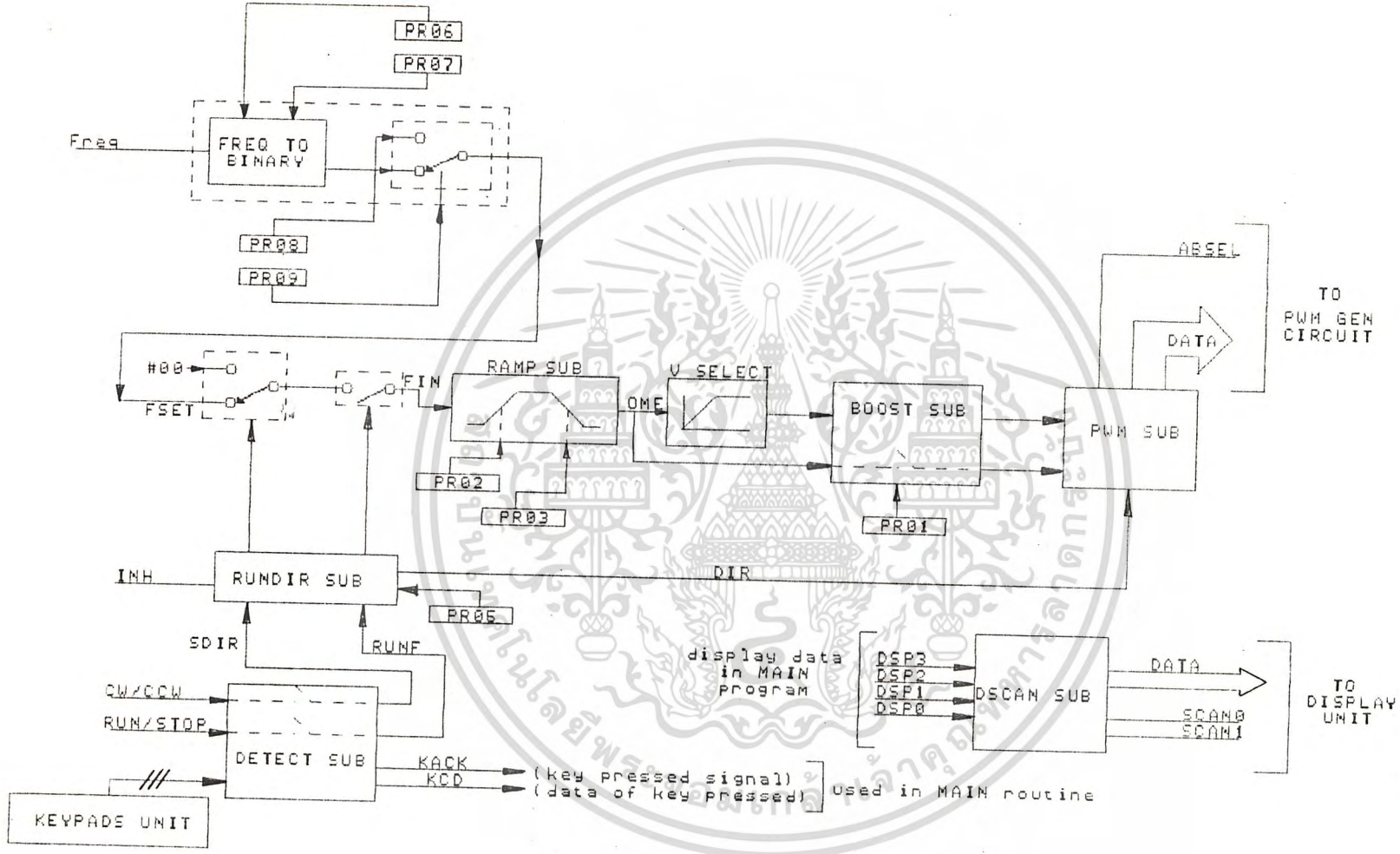
รูปที่ 5.7 แสดงการเข้าทำโปรแกรมของชิพยู

ส่วนโปรแกรมอินเทอร์รัพท์กระตุ้นด้วยตัวตั้งเวลานั้นมีลักษณะดังโพล์ชาร์ตในรูปที่ 5.6 เป็นส่วนโปรแกรมที่ถูกกระตุ้นการทำงานด้วยตัวตั้งเวลาภายในชิพยู ในทุก ๆ ช่วงคาบการสุ่ม T ของการสร้างรูปคลื่นพัลส์บลิวเอ็ม และการทำงานจะต้องเสร็จสิ้นภายในช่วงเวลาดังกล่าว รูปที่ 5.7 แสดงการเข้าทำงานของชิพยูในแต่ละส่วนโปรแกรม หน้าที่หลักของส่วนโปรแกรมอินเทอร์รัพท์คือการควบคุมการขับเคลื่อนมอเตอร์เทย์เยวน่า ให้ดำเนินไปตามความเหมาะสมตามสถานะของสัญญาณอินพุตและค่าพารามิเตอร์ต่าง ๆ ที่กำหนดไว้โดยผู้ใช้ระบบ เนื่องจากการทำส่วนโปรแกรมนั้นมีเวลาจำกัด บางส่วนของส่วนโปรแกรมนั้นจึงถูกผลิตเปลี่ยนหมุนเวียนกันทำงานโดยใช้คาบเวลาการเข้าสู่โปรแกรม อินเทอร์รัพท์ (T) เป็นฐานเวลา และใช้รีจิสเตอร์ภายใน (R6) เป็นตัวชี้เส้นทางการทำงานเข้าสู่โปรแกรมน้อยของ ชิพยู ความสัมพันธ์ของสับรูทีนต่าง ๆ ของส่วนโปรแกรมนั้นสามารถแทนด้วยบล็อกไดอะแกรมดังในรูปที่ 5.8 โดยหน้าที่และการทำงานของสับรูทีนต่าง ๆ ภายในส่วนโปรแกรมอินเทอร์รัพท์มีดังนี้

FREAD_SUB : - เป็นสับรูทีนสำหรับอ่านค่าความถี่อ้างอิง Fref เข้าสู่ชิพยูโดยความถี่เริ่มจากการอ่านค่าจำนวนพัลส์จาก TH1 และ TL1 ซึ่งเป็นรีจิสเตอร์ภายในชิพยู ซึ่งถูกกำหนดให้เป็นตัวนับจำนวนพัลส์จากวงจรแปลงแรงดันสู่ความถี่ภายในช่วงเวลาที่กำหนดค่าที่อ่านมาได้จะถูกแปลงให้อยู่ ในรูปข้อมูลไบนารีการแปลงนี้จะนำค่า PRO6 และ PRO7 มาทำการคำนวณร่วมกับค่าที่ถูกแปลงจะถูกนำมาเก็บไว้ในตัวแปร AFSET ก่อนจากนั้นจะทำการเลือกค่าความถี่ระหว่างค่าใน AFSET กับค่าใน PRO8 โดยพิจารณาจากค่าใน PRO4 ค่าที่ถูกเลือกจะถูกนำมาเก็บไว้ในตัวแปร FSET เพื่อบอกการนำไปประมวลผลโดยสับรูทีนอื่นต่อไป

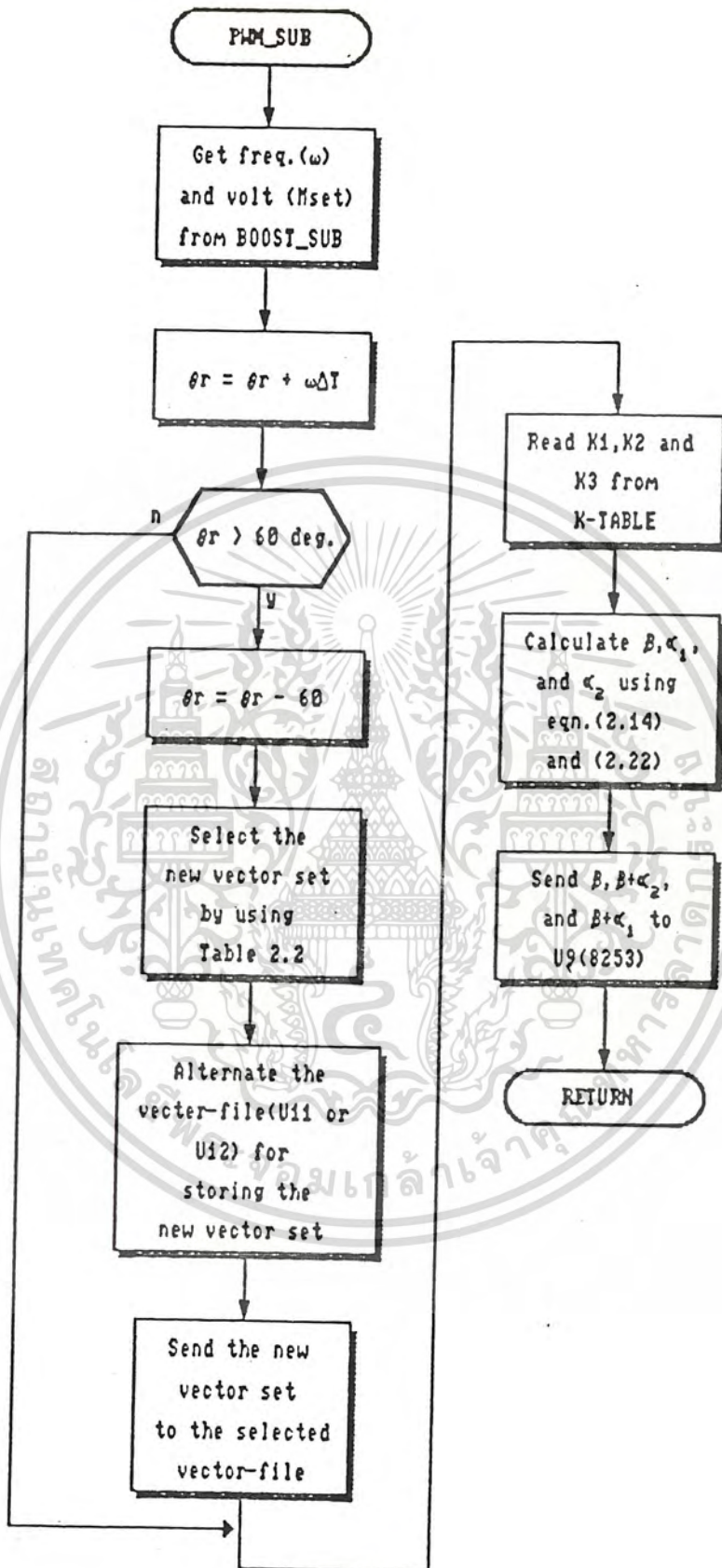
- DETECT_SUB :- เป็นสับรุตินที่ใช้ในการตรวจจับสถานะของสัญญาณอินพุตควบคุม RUN/STOP และ CW/CCW เพื่อนำไปประมวลผลในสับรุติน RUNDIR-SUB ในรูปของสัญญาณ RUNF และ SDIR ตามลำดับ รวมทั้งตรวจสอบการใช้งานและรับรหัสบ่งบอกจากขดขั้วมอเตอร์เพื่อนำไปทำการประมวลผลในส่วนโปรแกรมหลัก
- RUNDIR_SUB :- เป็นสับรุตินที่ใช้ควบคุม การเดิน/หยุดและทิศทางการขับเคลื่อนมอเตอร์เหนี่ยวนำโดยสัญญาณ RUNF และ SDIR มาทำการประมวลผล รวมทั้งเลือกวิธีการหยุดการทำงาน ของระบบขับเคลื่อนระหว่างการลดค่าความถี่เอาต์พุตกับการระงับการทำงานชุดอินเวอร์เตอร์ โดยพิจารณาจากค่าใน PRO5 เพื่อควบคุมสัญญาณ INH ซึ่งถูกส่งไปยังวงจรหยุดการทำงานชุดอินเวอร์เตอร์
- RAMP_SUB :- เป็นสับรุตินที่ควบคุมอัตราการเพิ่ม/ลดความถี่เอาต์พุต เมื่อค่าความถี่เอาต์พุตแตกต่างจากค่าความถี่อ้างอิงโดยการนำค่าใน PRO2 และ PRO3 มาทำการประมวลผล ค่าความถี่เอาต์พุตของสับรุตินนี้จะถูกเก็บไว้ใน ตัวแปร OME เพื่อใช้เป็นความถี่อินพุตของสับรุติน V_SELECT และ BOOST_SUB ต่อไป
- V_SELECT :- เป็นสับรุตินที่ใช้เลือกค่าแรงดัน ซึ่งขึ้นอยู่กับค่าความถี่ในตัวแปร OME โดยเลือกตามลักษณะแรงดันต่อความถี่ (V/f constant) เมื่อค่าใน OME มีค่าไม่เกิน 50 Hz และเลือกตามลักษณะแรงดันคงที่ (V constant) เมื่อค่าใน OME มีค่าในช่วง 50-120 Hz ค่าแรงดันเอาต์พุตที่ถูกเลือกจะถูกเก็บไว้ในตัวแปร M เพื่อใช้เป็นแรงดันอินพุตสำหรับสับรุติน BOOST_SUB ต่อไป
- BOOST_SUB :- เป็นสับรุตินสำหรับเสริมค่าแรงดันที่ความถี่ต่ำเพื่อชดเชยความสูญเสีย อันเนื่องมาจากความต้านทานภายในขดลวด โดยเริ่มจากการนำค่าใน M และ PRO1 มาทำการประมวลผลผลลัพธ์จะถูกเก็บไว้ในตัวแปร MSET เพื่อเป็นแรงดันอินพุตสำหรับ สับรุติน PWM-SUB นอกจากนี้ สับรุตินยังทำหน้าที่เตรียมค่าความถี่อินพุตให้กับสับรุติน PWN-SUB โดยการโหลดค่าจากตัวแปร OME เข้าสู่ตัวแปร OMEGA
- PWM_SUB :- เป็นสับรุตินที่นำตัวแปร OMEGA และ MSET จากสับรุติน BOOST-SUB/สัญญาณ DIR จากสับรุติน RUNDIR_SUB มาทำการประมวลผล เพื่อคำนวณหาความกว้างพัลส์ และ ตำแหน่งพัลส์ รวมทั้งการเลือกชุดเวกเตอร์แรงดัน แล้วจัดข้อมูลเหล่านี้ให้อยู่ในรูปที่เหมาะสมเพื่อส่งไปยังวงจรถ่ายเป็นสัญญาณขับขั้วเอม การทำงานของสับรุตินมีลักษณะดังโพล์ชาร์ตในรูปที่ 5.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



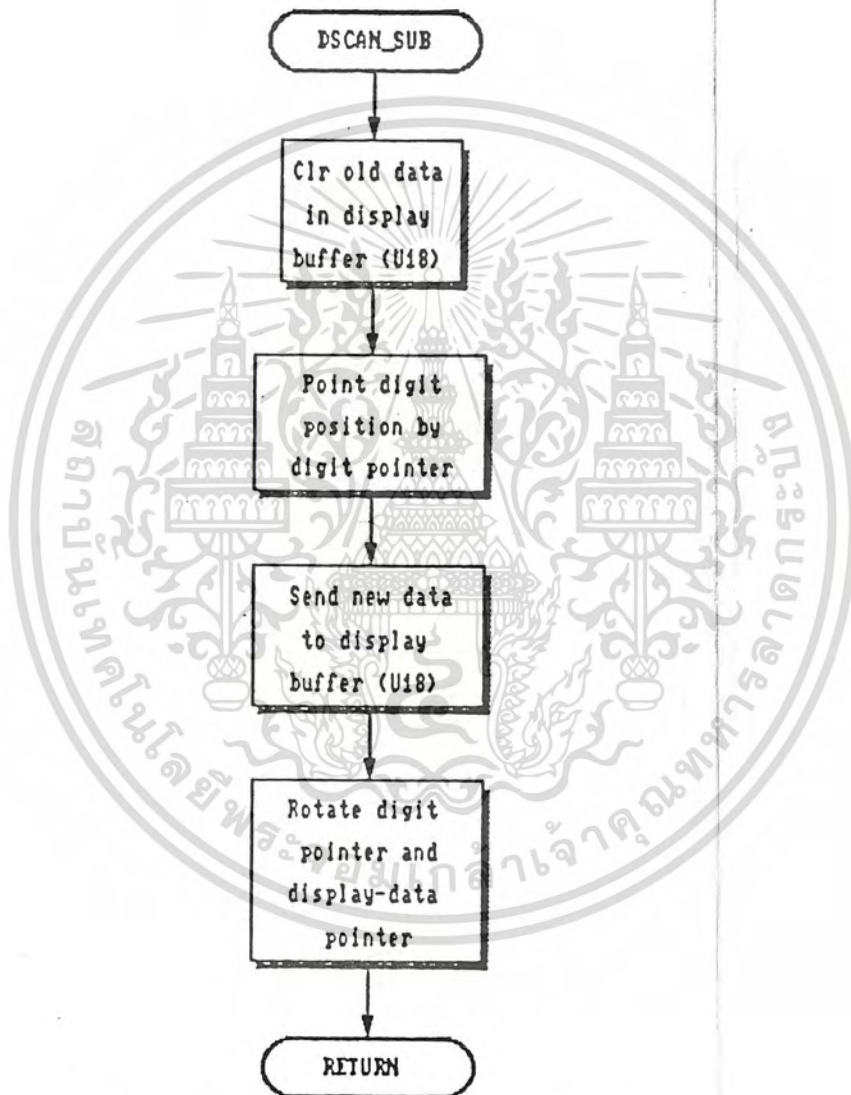
รูปที่ 5.8 โค้ดแกรมแสดงความสัมพันธ์ของสัญญาณต่าง ๆ ในส่วน

โปรแกรมอินเวอร์ต



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 5.9 ไฟล์ชาร์ตของสับรูกิ้น PWM_SUB
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต่อยอดไปยังสิ่งของเอกสารทุกครั้งที่มีการนำไปใช้

DSCAN_SUB : - เป็นสับรoutines ที่มีหน้าที่นำข้อมูลแสดงผลไปทำการแสดงผล ข้อมูลแสดงผล
ได้จากการประมวลผลของ โปรแกรมจัดเตรียมข้อมูลแสดงผล ซึ่งอยู่ใน
ส่วนโปรแกรมหลัก การทำงานของสับรoutines มีลักษณะดัง โฟลว์ชาร์ตในรูปที่
5.10



รูปที่ 5.10 โฟลว์ชาร์ตของสับรoutines DSCAN_SUB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

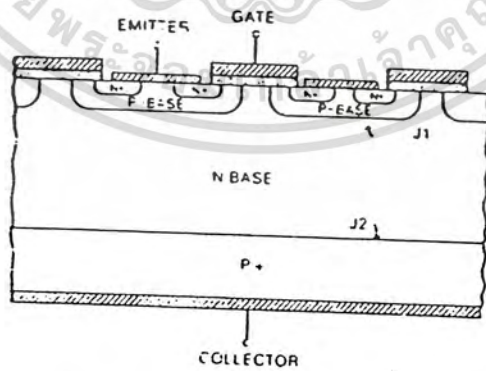
Insulate Gate Bipolar Tansistor (IGBT)

6.1 บทนำ

bipolar junction transistor (BJT) และ MOSFET ต่างก็มีลักษณะเด่นต่างกัน BJT จะมีกำลังสูญเสียขณะนำกระแสต่ำ และยังมีอัตราทนแรงดันสูง แต่จะมีความเร็วในการสวิตซ์ต่ำ และจะมีช่วงหยุดนำกระแสสั้น MOSFET สามารถที่จะเริ่มนำกระแสและหยุดนำกระแสได้อย่างรวดเร็วกว่า จากข้อดีของอุปกรณ์ทั้งสองจึงทำให้มีการประดิษฐ์อุปกรณ์สารกึ่งตัวนำชนิดใหม่ขึ้นมา โดยรวมเอา BJT และ MOSFET ลงใน WAFER เดียวกันเรียกว่า Insulate Gate Bipolar Transistor (IGBT) ซึ่งคาดว่าจะได้มีการนำไปใช้กันอย่างแพร่หลายต่อไปในอนาคต ชื่ออื่น ๆ ของอุปกรณ์ชนิดนี้ก็มี GEMFET, COMFET (conductivity-Modulated Field Effect Transistor), IGT (Insulate gate Transistor) และ bipolar-mode mosfet หรือ bipolar-mostransistor ในส่วนนี้เราจะได้กล่าวถึงโครงสร้างและคุณสมบัติต่าง ๆ รวมทั้งค่าจำกัดในการทำงาน ซึ่งจะได้นำไปใช้งานได้อย่างถูกต้องต่อไป

6.2 โครงสร้างของ IGBT

จากภาพตัดขวางของ n-channel IGBT ในรูปที่ 6.1 จะมีโครงสร้างที่คล้ายกับโครงสร้างของมอสเฟตมาก แต่จะมีข้อที่แตกต่างกันคือ จะมีชั้น P⁺ ที่ติดอยู่กับขา drain ของ IGBT รอยต่อ pn junction ที่ n₁ จะเป็นรอยต่อที่ทำให้ minority carries เคลื่อนผ่านไปจน drain drift region ส่วนระหว่างเกิดกับขอร์สของ IGBT จะมีโครงสร้างคล้ายกับมอสเฟส

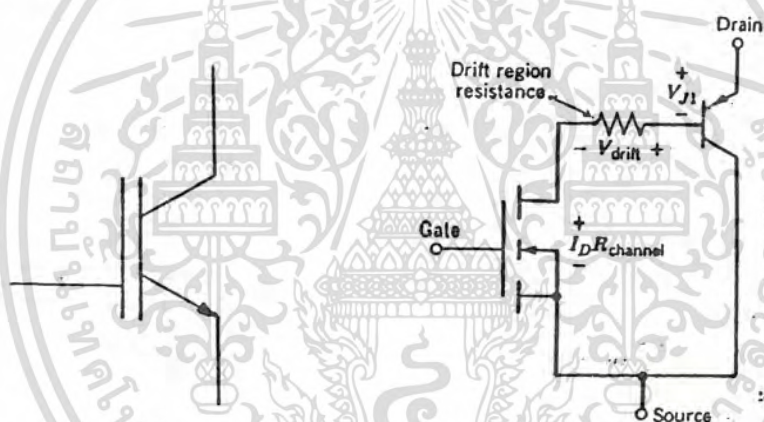


รูปที่ 6.1 แสดงโครงสร้างของ IGBT

จากรูปที่ 6.1 โครงสร้างของ IGBT จะเหมือนกับมีทรินสเตอร์อยู่ภายใน เนื่องจากการ doped สาร ทำให้เกิดเป็นรอยต่อที่มีคุณสมบัติเป็น ทรินสเตอร์ อยู่ภายใน การ doped ความหนาแน่นของชั้นสารและความหนาของชั้นเป็นสิ่งที่สามารถจะปรับปรุง การทำงานของ IGBT ได้ โดยมีเหตุผลสำคัญอยู่ 2 ประการคือ 1) ทำให้เกิดแรงดันตกคร่อมในการนำกระแสต่ำ และ 2) จะมีค่า turn-off time สั้น แต่อย่างไรก็ตามการ ท้าเช่นนั้น จะทำให้ลดความสามารถในการทนแรงดัน (reverse blocking capability) ต่ำลง

สัญลักษณ์ของ n channel IGBT แสดงดังรูปที่ 6.2 (ก) สัญลักษณ์นี้จะ คล้าย ๆ กับ n channel มอสเฟส แต่จะเพิ่มหัวลูกศรที่เข้าไปข้างในที่ขา drain ซึ่ง แสดงถึงทิศทางการไหลของอิเล็กตรอน

รูปที่ 6.2(ข) จะเป็นวงจรสมมูลของ IGBT ซึ่งจะมีลักษณะของมอสเฟส ทางด้านอินพุตแต่ทางด้านเอาต์พุตจะมีลักษณะของทรานซิสเตอร์



6.2 (ก)

สัญลักษณ์ของ n channel IGBT

6.2 (ข)

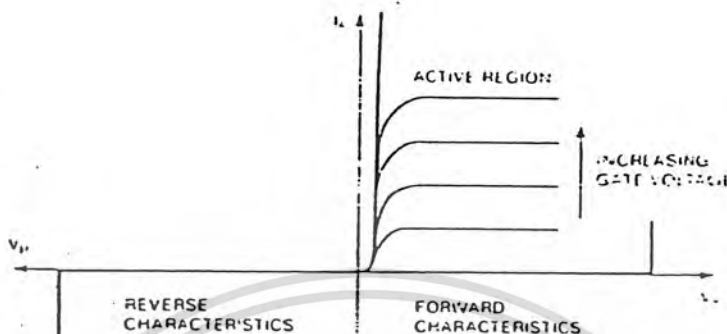
equivalent circuit

6.3 ลักษณะการทำงาน

จากรูปโครงสร้างของ IGBT กระแสจะถูกกั้นไว้ไม่ให้ไหลผ่านได้ ในกรณี ที่ให้ negative bias ที่ขาคอลเลคเตอร์เมื่อเทียบกับ อิมิตเตอร์ เพราะว่าที่ junction j_2 จะถูก reverse bias มันจะทำให้เป็นค่าของ reverse blocking capability เมื่อมีแรงดันบวกที่ขาคอลเลคเตอร์แต่ยังไม่มีแรงดันไบอัสที่เกต junction ด้านบน j_1 จะได้รับ reverse bias และ IGBT จะทำงานในย่าน forward blocking mode อย่างไรก็ตาม ถ้ามีแรงดันมาจ่ายให้ที่เกตพอเพียงที่จะ invert surface ของ p-base region ทำให้เกิดมีอิเล็กตรอนมาออกกันที่ชั้น p ภายใต ้เกต IGBT จะอยู่ในสถานะนำกระแสได้ เพราะว่าอิเล็กตรอนขณะนี้สามารถไหลจากย่านอิมิตเตอร์ n+ ไปสู่ย่าน n base ในสถานะนำกระแสสั้น junction j_2 จะได้รับ forward bias และคอลเลคเตอร์ p+

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะฉีด holes ไปในเขต n-base รูปคุณลักษณะของ IGBT แสดงดังรูปที่ 6.3



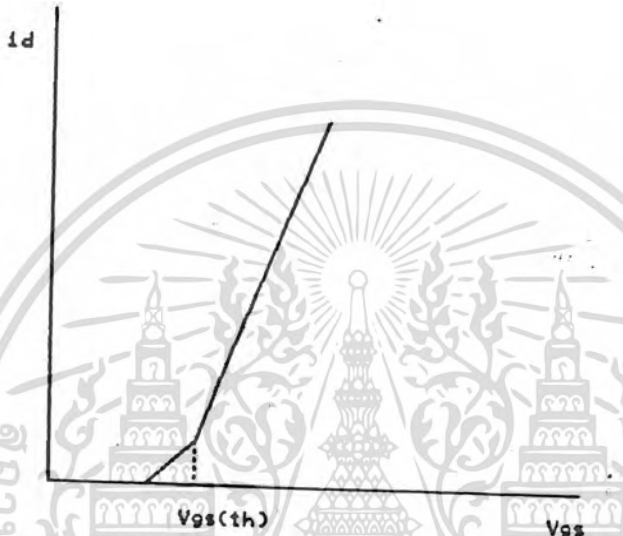
รูปที่ 6.3 คุณสมบัติของแรงดันและกระแสทางด้านเอาต์พุต

ในการที่จะ switch IGBT จากสถานะที่กระแสไปสู่ภาวะการหยุดหน้ากระแส จะต้องสวิตช์ gate bias off โดยการ short gate กับอิมิตเตอร์ ที่ภาวะนี้จะเป็นการดึง inverseregion ที่ surface ของ p-base ได้ เกิด และมันจะปิดแหล่งจ่ายของ อิเล็กตรอนไป n-base จะเป็นการเริ่มที่จะ turn off ผลจากข้อนี้ จะมีอิเล็กตรอนฉีดไปที่ p+ collector region จะเกิดขณะที่ hole ไหลไปใน p-base ขณะที่ความหนาแน่นของ อิเล็กตรอนเริ่มลดลง อิเล็กตรอนที่ฉีดไปใน p+ คอลเลกเตอร์จะลดลงด้วย การรวมตัวของ อิเล็กตรอนและ hole ใน n-base จะลดลง

จากการทำงานของ IGBT จะเห็นได้ว่ามันสามารถทำงานได้ที่กระแสสูง ๆ ในที่นี้ของ forward conduction mode และยังแสดงถึงความสามารถในการ turn off ยิ่งไปกว่านี้ IGBT ยังต้องการ gate drive power ต่ำ เพียงต้องการ charge และ discharge ตัวเก็บประจุที่อยู่ภายในตัว IGBT เท่านั้น จะเห็นได้ว่ามันสามารถทำงานได้เหมือน ideal switch มาก

ข้อเสียของโครงสร้างของ IGBT ที่แสดงในรูปที่ 6.1 คือจะมี parasitic p-n-p-n ไทริสเตอร์ ภายในอยู่ระหว่าง คอลเลกเตอร์, อิมิตเตอร์ ถ้า ไทริสเตอร์ เกิด latchon กระแสจะไม่สามารถที่จะควบคุมได้ที่ mos gate ดังนั้นจึงจำเป็นต้องออกแบบไว้ไม่ให้ ไทริสเตอร์ ทำงานได้ โดยการป้องกันไม่ให้มีการฉีดอิเล็กตรอนจาก n+ อิมิตเตอร์ region ไป

ใน p-base ขณะที่ IGBT ทำงาน ดังนั้น n+ p junction เริ่มได้รับ forward bias โดยมีค่าแรงดันมากกว่า 0.7 V ที่เกิดขึ้นเป็นผลข้างเคียงเนื่องมาจากมีกระแสไหลเข้าไปใน p-base การมีคืออิเล็กตรอนจะสามารถหายไปได้ โดยการออกแบบให้มีช่วง n+ อิมิตเตอร์ ย่น แคบ ๆ และรักษาให้ p-base sheet resistance ต่ำ ๆ



รูปที่ 6.4 แสดงคุณลักษณะของ i_d และ V_{gs}

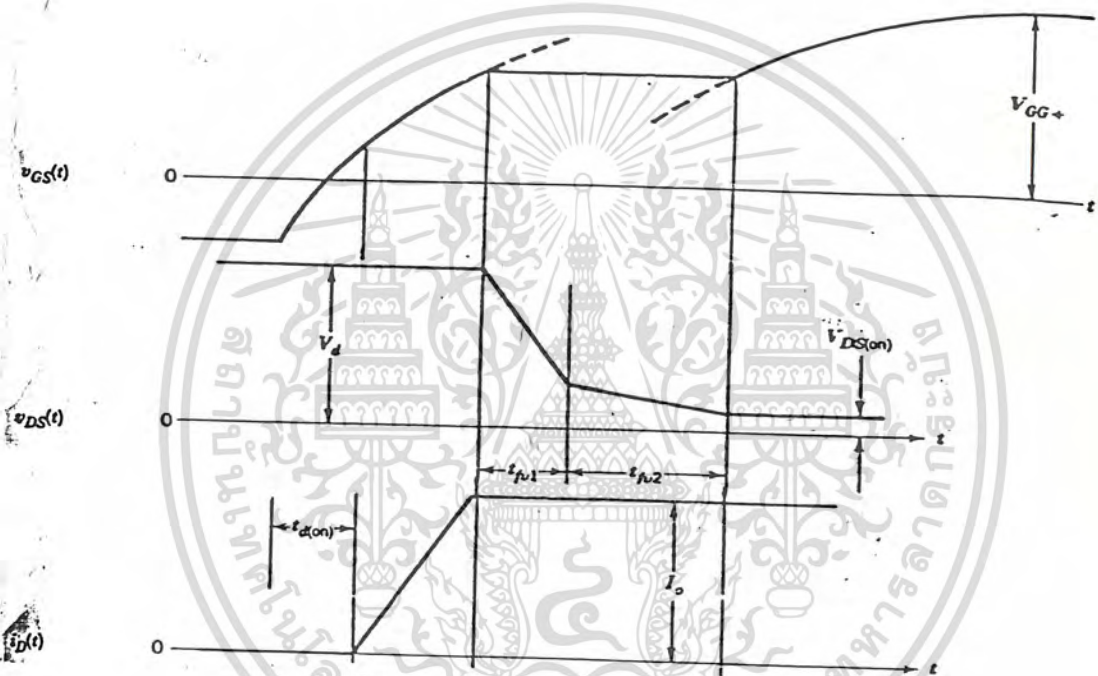
จากรูปที่ 6.4 เป็นรูปคุณลักษณะของ i_d และ V_{gs} จะเห็นว่ากราฟจะเป็นเชิงเส้นที่ย่านกระแสส่วนใหญ่ แต่จะไม่เป็นเชิงเส้นที่ย่านกระแส drain ต่ำ ๆ ที่ซึ่งแรงดัน เกต source เข้าใกล้ค่า threshold ถ้า V_{gs} น้อยกว่าแรงดัน threshold $V_{gs(th)}$ IGBT จะอยู่ในภาวะหยุดกระแส (off state)

6.4 คุณสมบัติในการสวิตช์

6.4.1 ภาวะนำกระแส

เส้นกราฟของแรงดัน และกระแสขณะ turn on ของ IGBT จะคล้ายกับของมอสเฟสจากรูปเป็นการให้แรงดันที่ เกิดจาก 0 to V_{gs} , turn on delay time $t_{d(on)}$ คือช่วงเวลาตั้งแต่แรงดัน V_{gs} ตั้งแต่ 0 to $V_{gs(th)}$ เพราะว่ากระแสที่ไหลผ่าน C_{gs} และ C_{gd} ทำให้อัตราการเพิ่มของ V_{gs} เป็นแบบ exponential แรงดัน drain

v_d จะยังคงที่จนกว่า $i_d < I_o$ (diode ในตัวมอสเฟสจะเริ่มนำกระแส) ช่วงเวลานี้จะเรียกว่า current rise time t_{r1} ช่วงเวลา t_{r1} เป็นช่วงที่มันทำงานอยู่ในย่าน active ส่วนช่วงเวลา t_{r2} เป็นช่วงเวลาที่มันทำงานอยู่ในช่วง ohmic region ส่วนค่าแรงดัน $v_{ds(on)}$ คือค่าแรงดันตกคร่อมมอสเฟสขณะนำกระแสที่เกิดจาก $I_o \cdot R_{ds(on)}$

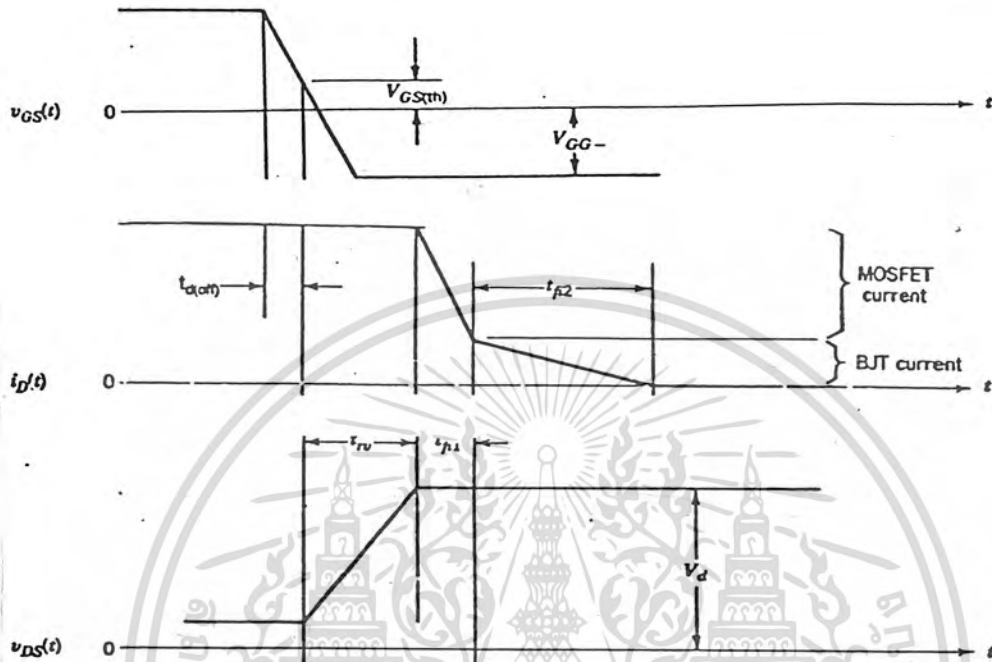


รูปที่ 6.5 ภาวะนำกระแส

6.4.2 ภาวะหยุดนำกระแส

ลักษณะกราฟของแรงดันและกระแสขณะ turn off ของ IGBT จะเป็นดังรูปที่ 7 ซึ่งคล้ายกับมอสเฟสแต่ข้อแตกต่างที่เด่นชัดคือ turn off ของ IGBT กระแสที่ลดลงอย่างทันทีที่จะเกิด 2 ช่วงคือ ช่วงแรกเป็นการหยุดนำกระแสของมอสเฟสภายในตัว IGBT ส่วนช่วงเวลาที่สองจะเป็นช่วงที่หยุดนำกระแสของทรานซิสเตอร์ภายใน ซึ่งช่วงเวลานี้จะนานกว่าช่วงแรกซึ่งจะทำให้เกิดกำลังสูญเสียได้มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

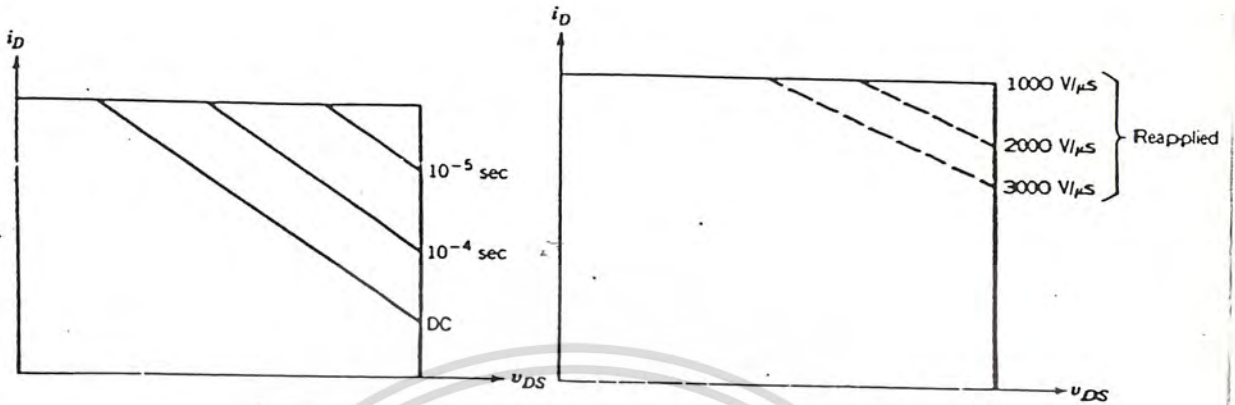


รูปที่ 6.6 ภาวะหยุดนิ่งกระแส

6.5 ขอบเขตปลอดภัยในการทำงาน

forward bias safe operation area แสดงดังรูปที่ 6.7 (ก) เมื่อเทียบกับมอสเฟสแล้วจะพบว่า IGBT สามารถทำงานได้ในช่วงที่กว้างกว่าเมื่อมี switching time เท่ากัน reverse bias safe operation area แสดงดังรูปที่ 6.7 (ข) จะแตกต่างกับ FBSOA คือจะขึ้นอยู่กับอัตราการเปลี่ยนแปลงแรงดัน drain-source เทียบกับเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



6.7 (ก)

6.8 (ข)

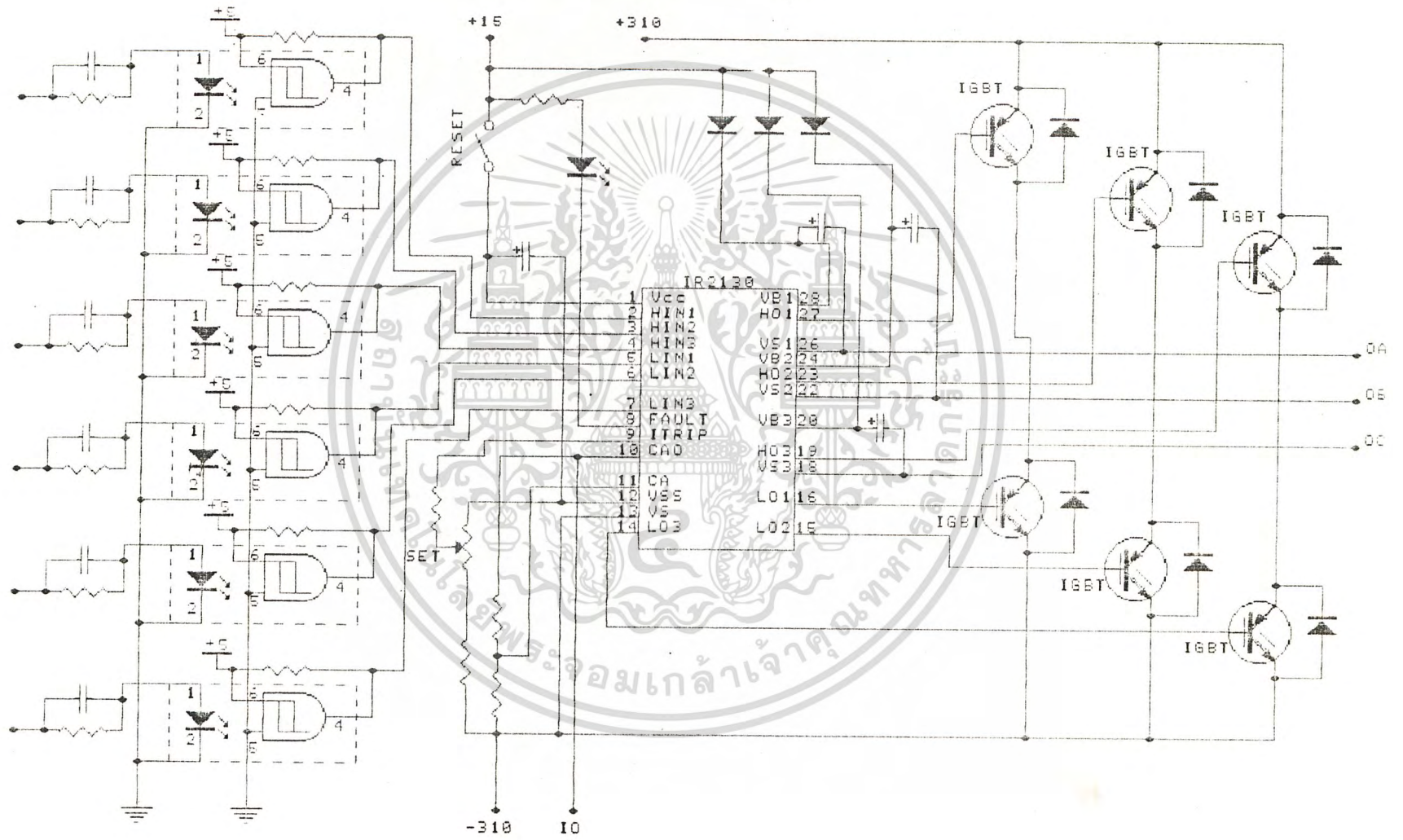
forward bias safe operating area; reverse bias safe operating area

6.6 วงจรขับเกิดและวงจรสับเบอร์

วงจรขับของ IGBT จะเหมือนกับวงจรขับของมอสเฟสเป็นวงจร เกิด -sourcedrive voltage โดยจะต้องสามารถจ่ายกระแสได้อย่างมากพอเพียงที่จะ charge ตัวเก็บประจุที่อยู่ภายในได้อย่างรวดเร็ว และการออกแบบจะต้องให้สายที่ต่อจาก วงจรขับไปขา เกิดสั้นที่สุดเท่าที่ทำได้เพื่อไม่ให้เกิดการ oscillate หรืออาจจะแก้ได้โดย ต่อความต้านทานอนุกรมที่ขา เกิด

จาก safe operating area ที่เกือบจะเป็น สี่เหลี่ยม นั่นคือมันสามารถทน แรงดันและกระแสได้สูง วงจรสับเบอร์บางครั้งจึงไม่จำเป็นต้องใช้ แต่สำหรับงานพิเศษบาง อย่างที่จำเป็นต้องใช้วงจรสับเบอร์ ก็สามารถใช่วงจรเดียวกับที่ใช้กับมอสเฟสได้ดังรูป 6.8

รูปที่ 6.8 แสดงวงจรขับเคลื่อนมอเตอร์ที่ใช้ในโรงงาน

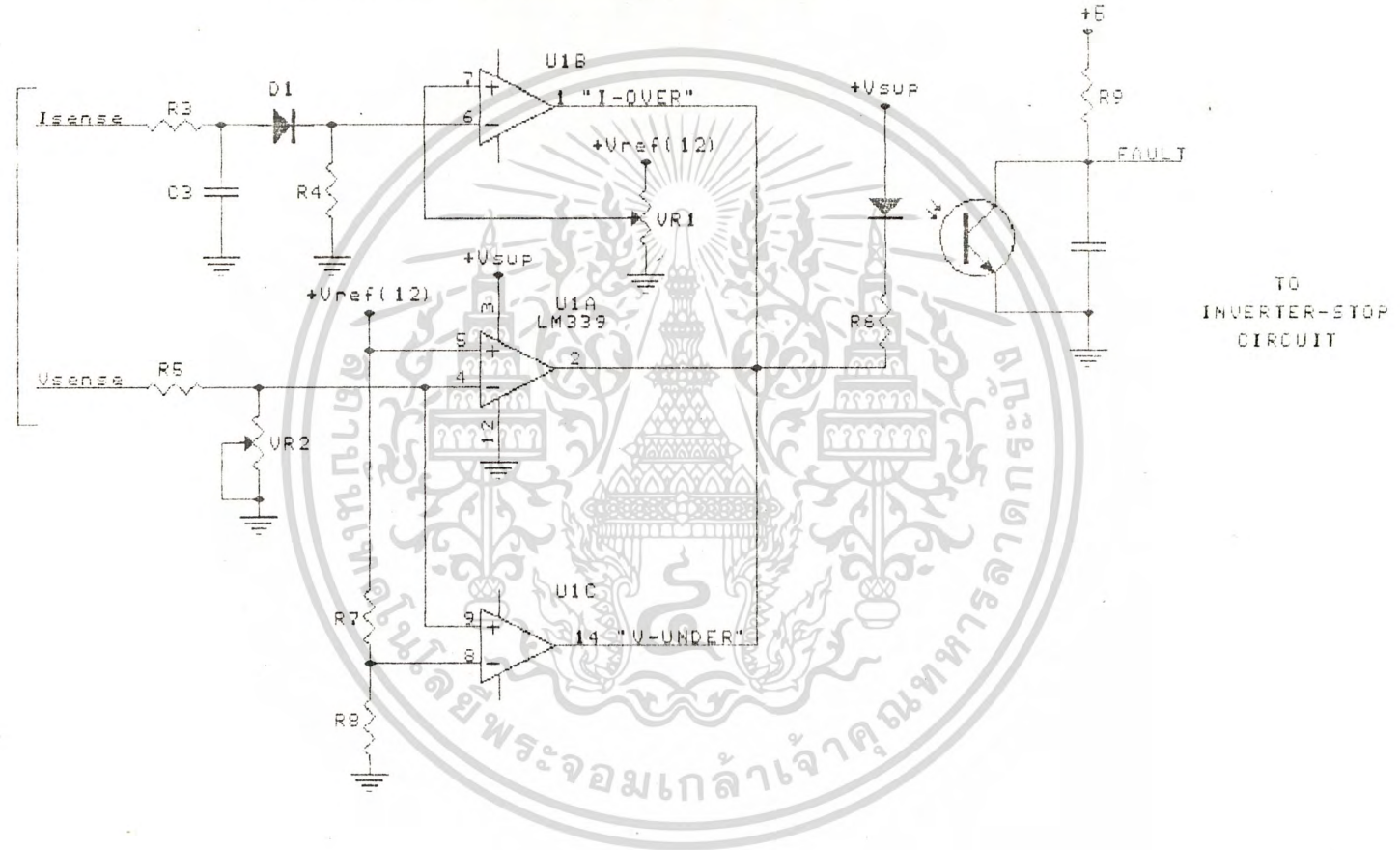


6.7 ชุดตรวจจับกระแสและแรงดันผิดปกติ

เมื่อระบบขับเคลื่อนไปใช้งาน ความเสียหายอาจเกิดขึ้นในระบบได้ด้วยสาเหตุต่างๆ ความเสียหายโดยส่วนใหญ่มักเกิดขึ้นในส่วนวงจรอินเวอร์เตอร์ เนื่องจากเป็นส่วนของวงจรกำลังที่มีความซับซ้อนมากที่สุด ทั้งทางด้านจำนวนอุปกรณ์และการทำงาน ดังนั้นการป้องกันความเสียหายในระบบขับเคลื่อนโดยเฉพาะในส่วนอินเวอร์เตอร์จึงเป็นสิ่งจำเป็นส่วนหนึ่งของวิธีการป้องกันความเสียหายคือ การตรวจจับกระแสสูงเกินพิกัดและแรงดันบัลไฟตรงสูงหรือต่ำกว่าพิกัด สาเหตุของกระแสเกินพิกัดอาจเกิดจากการใช้เวลาในการเร่งความเร็วรอบมอเตอร์สั้นเกินไป หรือเกิดการลัดวงจรขั้วต่อของมอเตอร์ แรงดันเกินพิกัดอาจเกิดจากการใช้เวลาหน่วยความเร็วรอบมอเตอร์สั้นเกินไป หรือเกิดจากแหล่งจ่ายไฟหลักสูงเกินพิกัด ส่วนแรงดันต่ำกว่าพิกัดมักเกิดขึ้นจากส่วนของแหล่งจ่ายไฟหลักสำหรับระบบขับเคลื่อนที่ ทดลองสร้างขึ้น การตรวจวัดกระแสจะใช้การวัดแรงดันตกคร่อมความต้านทาน R ซึ่งเป็นความต้านทานค่าต่ำ ๆ วงจรตรวจจับกระแสและแรงดันผิดปกติมีลักษณะดังในรูปที่ 5.9 เมื่อวงจรตรวจสอบพบความผิดปกติจะส่งสัญญาณ "FAULT" (ต้นตัวในสถานะ "0") ผ่านตัวเชื่อมต่อทางแสง (Optocoupler) OC1 ซึ่งใช้แยกจุก่อ้างอิงทางไฟฟ้า ไปยังชุดควบคุมเพื่อทำหน้าที่ป้องกันระบบขับเคลื่อนต่อไป ซึ่งแสดงดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.9 แสดงวงจรตรวจสอบกระแสและแรงดันผิดปกติ



6.8 การเปรียบเทียบคุณสมบัติของไอจีบีที กับอุปกรณ์สวิทช์ประเภทอื่น

ดังที่ได้กล่าวมาแล้ว ไอจีบีที มีความต่างศักย์ตกคร่อมใกล้เคียงกับ ทรานซิสเตอร์ ขณะที่มีความต้านทานด้านอินพุตสูง และมีความเร็วในการเทิร์นออนสูงเหมือนกับ มอสเฟต

ที่ย่านการใช้งานที่ความถี่ปานกลาง สามารถนำไอจีบีทีไปใช้ในงานแทนมอสเฟต ทรานซิสเตอร์ และ ทรินิสเตอร์ ได้อย่างมีประสิทธิภาพ เมื่อเทียบกับทรินิสเตอร์ทั่วไป ไอจีบีที มีความเร็วในการสวิทช์ซิ่งที่สูงกว่า และมีความต้านทานของอินพุตสูงกว่า สามารถทนต่ออัตราการเปลี่ยนของ ความต่างศักย์ dv/dt ที่สูงกว่า และมีวงจรรีบที่ไม่ยุ่งยากซับซ้อน ในขณะที่ทรินิสเตอร์บางประเภท เช่น จีทีโอ (GTO) ก็สามารถควบคุมการ ออนออฟได้ ด้วยสัญญาณควบคุมที่ป้อนเข้าขาเกตได้ แต่ก็ต้องการกระแสไหลกลับที่ส ใน การออฟ จีทีโอในขณะที่ การออฟไอจีบีที ทำได้โดยการให้ตัวเก็บประจุที่ขาเกต ได้ขับประจุออกมา แต่ทรินิสเตอร์มีความต่างศักย์ตกคร่อม ในสภาวะออน ต่ำกว่าไอจีบีที และมีค่าพิกัดการทนต่อกระแสเสิร์จ (Surge-Current) ที่สูงกว่าไอจีบีที

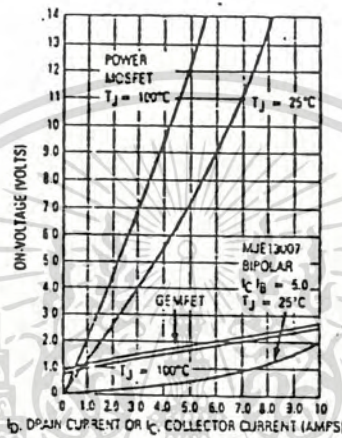
ในการ เปรียบเทียบความยากง่ายของวงจรรีบ ให้สมมติว่าต้องการให้อุปกรณ์รับกระแสได้ 10 แอมป์ ถ้าใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิทช์ซิ่ง จะต้องการกระแสจำนวนมากเพื่อที่จะควบคุมทรานซิสเตอร์ให้ทำงาน ตามต้องการ เพราะว่าทรานซิสเตอร์กำลัง มีค่า ที่ต่ำมาก ยกตัวอย่างเช่น ทรานซิสเตอร์ที่ต้องการมีค่า เท่ากับ 5 ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้ถึง 10 แอมป์ จะต้องป้อนกระแสประมาณ 2 แอมป์ เข้าที่ขาเบสของทรานซิสเตอร์ ในขณะที่ไอจีบีทีควบคุมการทำงานด้วยความต่างศักย์ที่ป้อนเข้าระหว่าง ขาเกตและอิมิตเตอร์ ซึ่งต้องการกระแสจำนวนน้อยมาก อยู่ในหน่วยนาโนแอมป์ ก็สามารถทำให้ไอจีบีทีทำงาน ซึ่งจะเห็นได้ว่า จงจรรีบของไอจีบีที มีความง่ายกว่า วงจรรีบของทรานซิสเตอร์มาก

ทรานซิสเตอร์ อาจจะใช้วงจรคาร์ลิงตัน (Darlington) ในการขยายค่า เพื่อทำให้วงจรรีบง่ายขึ้น แต่ความต่างศักย์ตกคร่อมในสภาวะออนจะสูงขึ้น

ส่วนวงจรรีบของไอจีบีที กับมอสเฟต มีคุณสมบัติใกล้เคียงกันมาก จนสามารถใช้แทนกันได้แต่ถ้าใช้งานในด้านความถี่ปานกลาง ที่พิกัดกระแสและความต่างศักย์ที่สูงแล้ว ก็ควรจะเลือกใช้ไอจีบีที ในการทำงานแทนมอสเฟต เนื่องจากมีความต่างศักย์ตกคร่อมในสภาวะออนต่ำกว่า

6.9 การเปรียบเทียบของกำลังงานสูญเสียในสภาวะออน

ข้อได้เปรียบของ ไอจีบีที ที่เหนือกว่ามอสเฟตก็คือ มีความต้านทานในขณะนำกระแสที่ต่ำกว่า $V_{(ON)}$ ของมอสเฟต ที่ใช้กับความต่างศักย์สูง ๆ จะมีค่าสูงตามไปด้วย และจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิของรอยต่อ และกระแสครนเพิ่มขึ้น ต่างกับไอจีบีทีที่ ความต้านทานจะไม่เพิ่มเปลี่ยนแปลงมากนัก เมื่อกระแสและอุณหภูมิเปลี่ยนแปลง



รูป 6.10

จากรูป 6.10 เปรียบเทียบความต่างศักย์ตกคร่อมในสภาวะออน ของมอสเฟต (MTP4N50) และไอจีบีที (MTM20N50) ที่กระแสครนค่าต่าง ๆ และที่อุณหภูมิของรอยต่อที่ 25 และ 100 องศาเซลเซียส เพราะมอสเฟตไม่มีค่าความต่างศักย์ออฟเซต (off set voltage) ดังนั้น ที่กระแสต่ำ ๆ มอสเฟตจะมีความต่างศักย์ตกคร่อม เพียงเล็กน้อย แต่ที่อุณหภูมิสูง ๆ ความต่างศักย์ตกคร่อม ของมอสเฟตกลับมีค่ามากกว่าของ ไอจีบีที และจากรูปจะเห็นได้ว่า ความต่างศักย์ในสภาวะออนของทรานซิสเตอร์ขึ้นกับค่า และ กระแสเบส

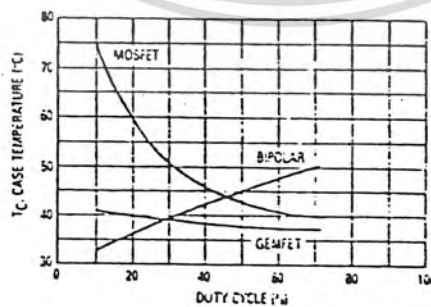
ประสิทธิภาพในการนำกระแส ไม่ได้กำหนดด้วยความต่างศักย์ เพียงอย่างเดียว แต่ กระแสเบส หรือ กระแสเกต ก็เป็นปัจจัยหนึ่ง ที่ต้องคิดถึง เนื่องจากความต้านทานของ อินพุตของ ไอจีบีทีมีค่าสูงมาก ทำให้ประสิทธิภาพของ ไอจีบีที ในสภาวะออนมีค่าใกล้เคียง กับประสิทธิภาพของทรานซิสเตอร์ ทรานซิสเตอร์ที่ใช้ในการเปรียบเทียบมีค่า $\beta = 5$ ซึ่งจะมีกำลังงานสูญเสีย เนื่องจากกระแสเบสสูงมาก

เปรียบเทียบประสิทธิภาพในขณะออน ของอุปกรณ์แต่ละชนิดได้ใช้อุปกรณ์ต่อไปนี้ ในการเปรียบเทียบ ได้แก่ ทรานซิสเตอร์ (MJE1300C) พิกัด 8 A, 400V และ มอสเฟต (MTP4N50) 4A, 500V และ ไอจีบีที (MGM20N50) 20A, 500V ความถี่ในการสวิตซ์ซึ่งคงที่ ที่ 90 Hz แต่คิวตี้ไซเคิล (Duty cycle)ปรับเปลี่ยนได้ตั้งแต่ 9% - 71% ในการจ่าย โหลดให้แอมอเตอร์

TABLE 4 — On-State Efficiency Testing: Pulse Width Modulation of DC Motor

	Pulse Width (ms)	Duty Cycle %	I _C (max) or I _D (max) (A)	Case Temp (°C)	Power Dissipation (W)	On Voltage (Volts)	V _{DS} or V _{CE(pk)} (Volts)	Relative Power Out (Speed)	Relative Power In
GEMFET (MTM20N50)	8.0	71	0.75	37.2	0.69	1.0	1.75	78	2.0
	6.0	54	1.0	37.4	0.70	1.1	2.0	77	2.0
	4.0	36	1.6	38.5	0.75	1.1	2.5	73	2.0
	2.0	18	2.75	39	0.79	1.5	4.0	64	2.0
	1.0	9.0	4.50	40.9	0.86	2.0	6.5	49	2.0
TMOS (MTP4N50)	8.0	71	0.75	38.6	0.76	1.0	1.75	78	2.0
	6.0	54	0.80	42.1	0.91	1.3	2.25	77	2.0
	4.0	36	1.25	49.4	1.22	2.0	3.25	70	2.0
	2.0	18	2.25	62	1.77	4.5	6.50	48	2.0
	1.0	9.0	3.50	77.4	2.44	7.5	11.00	18	2.0
BIPCLAR (MJE1300C7)	8.0	71	0.80	49.7	1.24	0.1	0.8	82	140
	6.0	54	1.1	45.7	1.06	0.2	1.0	81	104
	4.0	36	1.5	40.7	0.85	0.2	1.5	78	72
	2.0	18	2.75	34.8	0.59	0.3	3.0	70	36
	1.0	9.0	4.5	32.6	0.50	0.5	5.0	59	20

T = 11.2ms T_A = 21.2°C f = 50 Hz V_{DD} = 14 V R_{θJS} = 23°C/W



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางและรูป พอจะสรุปได้ดังนี้

1. ถึงแม้ว่า ทรานซิสเตอร์จะมีความต่างศักย์ตกคร่อมในสภาวะอ่อนต่ำ แต่ทรานซิสเตอร์ก็ไม่ได้เป็นอุปกรณ์ที่มีประสิทธิภาพดีที่สุดที่ควัดไวเคล็ดสูง ๆ เนื่องจากกินกระแสเบสสูง เพราะค่า มีค่าต่ำ
2. มอสเฟต มี V สูง โดยเฉพาะที่ค่ากระแสสูง ๆ และอุณหภูมิสูง ขณะที่ควัดไวเคล็ดลดลง ทำให้ความเร็วของมอเตอร์ลดลง และเมื่อมีค้อเอ็มเอฟ (BACK EMF) ลดลงด้วย เมื่อมีค้อเอ็มเอฟ ลดลงความต่างศักย์ของมอเตอร์ส่วนที่ทำให้เกิดงานสูงขึ้น มีกระแสไหลสูงขึ้น ทำให้อุณหภูมิสูงขึ้น และส่งผลให้อุณหภูมิสูงขึ้นด้วย
3. อุณหภูมิไอจีบีที คอนข้างคงที่ไม่ว่า สภาพจะเปลี่ยนแปลงไปอย่างไร ต้องการกำลังอินพุตต่ำมาก และไม่ส่งผลต่อค่ากำลังงานสูญเสียที่ควัดไวเคล็ดสูงๆ ที่ควัดไวเคล็ดต่ำ ๆ กระแสสูง ไอจีบีทีจะมี Von ต่ำกว่าของมอสเฟตและมีอุณหภูมิต่ำกว่าด้วย

จากการเปรียบเทียบจะเห็นว่า ไอจีบีที มีข้อได้เปรียบมากกว่า ยิ่งกระแสสูงขึ้นจะได้เปรียบอย่างเห็นได้ชัด เพราะ ทรานซิสเตอร์จะมีกำลังสูญเสีย เนื่องจากกระแสเบสที่เพิ่มขึ้น ส่วนมอสเฟตก็มีความต่างศักย์ตกคร่อมในสภาวะอ่อนสูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

ไมโครคอนโทรลเลอร์

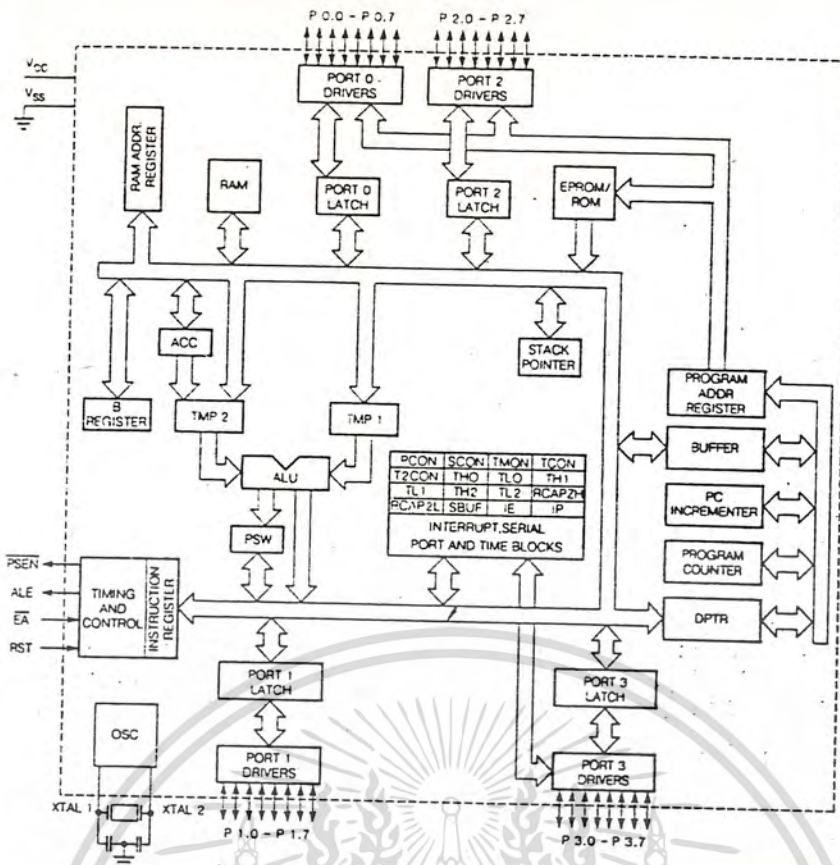
8031 เป็นไมโครคอนโทรลเลอร์แบบชิพเดี่ยว ซึ่งอยู่ในตระกูล MCS-51 ลักษณะโครงสร้างของ 8031 แสดงอยู่ในรูปที่ 1 ซึ่งสถาปัตยกรรมของ 8031 สร้างขึ้นด้วย HMOS

ลักษณะของ 8031

- เป็น ชิพ 8 บิต
- มีวงจรรอสัญญาณและ CLOCK อยู่ในตัว
- มีขาสัญญาณเข้าและออก (I/O) 32 ขา
- แยกหน่วยความจำของข้อมูลได้ 64 K และหน่วยความจำของโปรแกรมอีก 64 K
- มี TIMER และ COUNTER แบบ 16 บิต ถึง 2 ตัว
- สัญญาณอินเทอร์รัพท์ 5 แบบ ซึ่งแบ่งลำดับความสำคัญออกเป็น 2 ระดับ
- การทำงานแบบ FULL DUPLEX ในขณะที่ส่งข้อมูลแบบอนุกรม
- มีการประมวลผลแบบบูลีน (AND, OR, XOR) ฯลฯ

การจัดหน่วยความจำของ 8031

8031 แบ่งหน่วยความจำสำหรับโปรแกรมและข้อมูลอย่างละ 64 K ในส่วนของหน่วยความจำของข้อมูลจะเป็น RAM ซึ่งเป็นหน่วยความจำภายนอก 64 K และยังมีหน่วยความจำประเภทแรมอีก 128 ไบต์ ซึ่งอยู่ในตัวของ 8031 และบน 8031 ยังประกอบด้วยรีจิสเตอร์ที่ทำหน้าที่พิเศษ "SFRs" (SPECIAL FUNCTION REGISTOR) ซึ่งแสดงในตารางที่ 1



แสดงโครงสร้างภายในชิปไมโครคอนโทรลเลอร์

ตารางที่ 1

SYMBOL	NAME	ADDRESS
* ACC	ACCUMULATOR	0E0H
* B	B REGISTER	0F0H
* PSW	PROGRAM STATUS WORD	0D0H
* SP	STACK POINTER	81H
DPTR	DATA POINTER (CONSIST OF DPH,DPL)	83H
	DPL	82H
* P0	PROT 0	80H
* P1	PROT 1	90H
* P2	PROT 2	0A0H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1 (ต่อ)

SYMBOL	NAME	ADDRESS
* P3	PROT 3	0B0H
* IP	INTERUPT PRIORITY CONTROL	0B8H
* IE	INTERUPT ENABLE CONTROL	0A8H
TMOD	TIMER/COUNTER MODE CONTROL	89H
+*T2CON	TIMER/COUNTER CONTROL	0C8H
TCON	TIMER/COUNTER 2 CONTROL	88H
TH0	TIMER/COUNTER 0 (HIGH BYTE)	8CH
TLO	TIMER/COUNTER 0 (LOW BYTE)	8AH
TH1	TIMER/COUNTER 1 (HIGH BYTE)	8DH
TL1	TIMER/COUNTER 1 (LOW BYTE)	8BH
+ TH2	TIMER/COUNTER 2 (HIGH BYTE)	0CDH
+ TL2	TIMER/COUNTER 2 (LOW BYTE)	0CCH
+ RCAP2H	TIMER/COUNTER 2 CAPTURE REG (HI)	0CBH
+ RCAP2L	TIMER/COUNTER 2 CAPTURE REG (LOW)	0CAH
* SCON	SERIAL CONTROL	98H
SBUF	SERIAL DATA BUFF	99H
PCON	POWER CONTROL	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ *SFRs ที่มีเครื่องหมายดอกจันอยู่ข้างหน้า หมายความว่า สามารถเข้าถึงได้โดยการอ่านแอดเดรสแบบไบท์ และแบบบิท คือ สามารถจะเข้าถึงบิตใดบิตหนึ่งใน SFRs ได้โดยตรง SFRs ที่มีเครื่องหมายดอกจันแสดงว่ามีอยู่ใน 8032/8052 เท่านั้น

รายละเอียดของรีจิสเตอร์ที่หน้าพิเศษ

ACCUMULATOR

ACC เป็นแอดเดรสคิวมูเลเตอร์หรือรีจิสเตอร์ A

B REGISTOR

รีจิสเตอร์ B ใช้ในคำสั่งคูณ และหาร ส่วนในคำสั่งอื่นสามารถใช้เหมือนกับรีจิสเตอร์ทั่ว ๆ ไปในการพักข้อมูล

PROGRAM STATUS WORD

PSW ประกอบด้วยรายละเอียดดังในรูปที่ 2

รูปที่ 2 PSW : PROGRAM STATUS WORD

(MSB)

(LSB)

CY	AC	FO	RS1	RS0	OV	--	P
----	----	----	-----	-----	----	----	---

SYMBOL	POSITION	NAME AND SIGNIFICANCE
CY	PSW.7	CARRY FLAG
AC	PSW.6	AUXILIARY CARRY FLAG(FOR BCD OPERATION)
FO	PSW.5	FLAG 0 (FOR GENERAL PURPOSES)
RS1	PSW.4	REGISTOR BANK SELECT CONTROL BITS 1 & 0 SET/CLEARED BY SOLFWARE TO DETERMINE
RS0	PSW.3	WORKING REGISTOR BANK (SEE NOTE)
OV	PSW.2	OVERFLOW FLAG
-	PSW.1	(RESERVED)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P PSW.0 PARITY FLAG
 SET/CLEARED BY HARDWARE EACH INSTRUCTION TO
 INDICATE AN ODD/EVEN NUMBER OF "ONE" BITS IN
 THE ACCUMULATOR, ie. EVEN PARITY

NOTE - THE CONSISTS OF (RS1,RS0) ENABLE THE WORKING REGISTOR BANKS
 ASFOLLOWS.

(0.0)	-	BANK 0	(00H - 07H)
(0.1)	-	BANK 1	(08H - 0FH)
(1.0)	-	BANK 2	(10H - 17H)
(1.1)	-	BANK 3	(18H - 1FH)

STACK POINTER

SP เป็นรีจิสเตอร์ขนาด ๘ บิต เมื่อใช้คำสั่ง PUSH และ CALL SP จะเพิ่มขึ้นก่อนที่
 เก็บข้อมูลหรือแอดเดรส ซึ่ง STACK จะอยู่ที่ไหนก็ได้ในหน่วยความจำ (RAM) บน 8031
 ภายหลังการ รีเซต สแตกจะมาอยู่ที่ 07H นั่นคือ สแตกจะเริ่มที่ 80H

DATA POINTER

DPTR ประกอบด้วย DPH และ DPL ซึ่งจะรวมกันเป็นรีจิสเตอร์ขนาด 16 บิต การ
 เข้าถึง DPTRสามารถทำได้ทั้งแบบ 16 บิต และ แบบ 8 บิต หน้าที่ของ DPTR ถ้าใช้แบบ
 16 บิต จะทำหน้าที่เป็นตัวชี้ข้อมูลที่อยู่ในหน่วยความจำภายนอก

PORT 0-3

PORT0, PORT1, PORT2, และ PORT3 เป็น SFR ตัวหนึ่งที่สามารถแลดซ์ข้อมูล
 ได้ สามารถใช้เป็นอินพุตพอร์ต และเอาต์พุตพอร์ตได้ทั้ง 3 พอร์ต

SERIAL DATA BUFFER

แบ่งเป็นรีจิสเตอร์บัฟเฟอร์ในทางส่งและบัฟเฟอร์ในทางรับ เมื่อมีการส่งข้อมูลภายใน
 ให้ SBUF ข้อมูลจะถูกส่งมาที่ บัฟเฟอร์ในทางส่ง ที่ซึ่งจะใช้ทำการส่งข้อมูลอนุกรม(การส่ง
 ข้อมูลให้ SBUF จะเป็นการเริ่มต้นการส่งด้วย) และถ้าอ่านข้อมูลจาก SBUF ข้อมูลจะ
 ถูกอ่านจาก บัฟเฟอร์ในทางรับ

TIMER REGISTORS

รีจิสเตอร์คู่ (TH0, TL0) และ (TH1, TL1) เป็นตัวจับเวลาและตัวนับขนาด 16 บิต จะกล่าวรายละเอียดภายหลัง

CONTROL REGISTORS

รีจิสเตอร์หน้าที่พิเศษ IP, IE, TMOD, TCON, T2CON, SCON และ PCON ประกอบด้วยบิตควบคุมและบิตสถานะสำหรับระบบการอินเทอร์รัพท์

โครงสร้างและการทำงานของพอร์ต

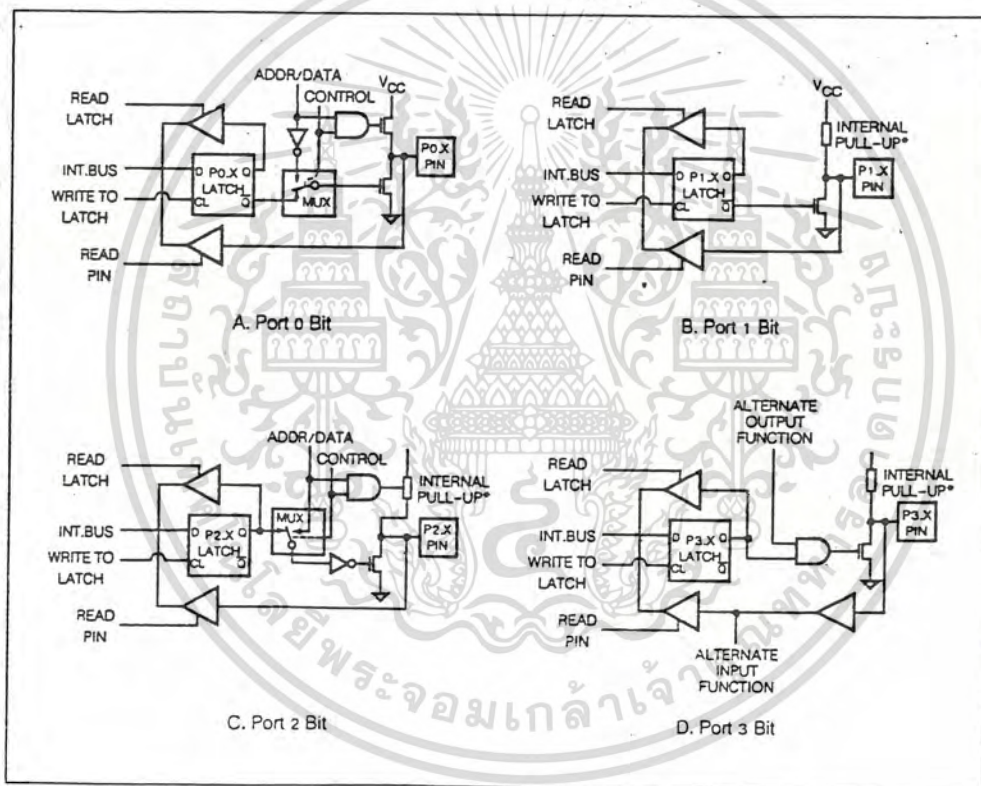
8031 มี I/Oพอร์ต อยู่ 4 พอร์ต โดยแต่ละพอร์ตจะเป็นพอร์ตแบบ 2 ทิศทางมีการ แลตซ์ข้อมูลได้ (SFR.PO-P3) รวมทั้งมีวงจรขับทางด้านเอาต์พุต และบัฟเฟอร์ทางด้านอินพุต พอร์ต 0 และ พอร์ต 2 ใช้สำหรับติดต่อกับหน่วยความจำภายนอก ในการใช้ 8031 ติดต่อกับหน่วยความจำภายนอก พอร์ต 0 จะให้เอาต์พุตเป็น LOW BYTE ของแอดเดรสของ หน่วยความจำภายนอกและจะทำการ MULTIPLEX กับข้อมูลที่จะเขียน หรืออ่าน สรุปลือ PO จะเป็นทั้งแอดเดรสบัส และบัสข้อมูล ส่วนพอร์ต 2 จะให้แอดเดรสไบท์สูง (MSB) ของหน่วย ความจำภายนอก

ขาของพอร์ต 3 ทั้งหมดกับอีก 2 บิตของพอร์ต 1 (8052) จะทำงานหลายหน้าที่ดัง รายละเอียดในรูปที่ 3

* P1.0	T2	(TIMER/COUNTER 2 EXTERNAL INPUT)
* P1.1	T2EX	(TIMER/COUNTER 2 CAPTURE/RELOAD TRIGGER)
P3.0	RXD	(SERIAL INPUT PORT)
P3.1	TXD	(SERIAL OUTPUT PORT)
P3.2	INT0	(EXTERNAL INTERRUPT)
P3.3	INT1	(EXTERNAL INTERRUPT)
P3.4	TO	(TIMER/COUNTER 0 EXTERNAL INPUT)
P3.5	T1	(TIMER/COUNTER 1 EXTERNAL INPUT)
P3.6	WR	(EXTERNAL DATA MEMORY WRITE STROBE)
P3.7	RD	(EXTERNAL DATA MEMORY READ STROBE)

โครงสร้างของพอร์ต

ในรูปที่ 3 แสดงโครงสร้างของ I/O ของแต่ละพอร์ตโดยแสดงเพียงพอร์ตละบิต ส่วนของพอร์ตแต่ละบิต ใช้ D-FLIP FLOP ซึ่งจะรับข้อมูลมาจากบิตภายใน โดยสัญญาณ "WRITE TO LATCH" ของ ควบคุม ขา Q ของ D-FLIP FLOP จะถูกป้อนกลับไปที่บิตภายในเพื่อตอบสนองต่อสัญญาณ "READ LATCH" จาก ควบคุม เมื่อ ควบคุมต้องการอ่านพอร์ต ส่วนสัญญาณที่ขาภายนอกของพอร์ตจะถูกต่อเข้ากับข้อมูลภายใน และพอร์ตภายนอกจะถูกอ่านโดยตอบสนองต่อสัญญาณ READ PIN" ซึ่งอ่านมาจาก ควบคุม ค่าสังบางค่าสังจะอ่านพอร์ตโดยอ่านจาก "READ LATCH" (รูปที่ 3 ประกอบ) ส่วนค่าสังอื่น ๆ จะอ่านใช้สัญญาณ "READ PIN" ระบายละเอียดค่าสังที่อ่านข้อมูลจาก READ LATCH ในรูปที่ 4



ANL	(LOGIC AND, e.g. ANL P1,A)
ORL	(LOGIC OR, e.g. ORL P2,A)
XRL	(LOGIC EX-OR e.g. XRL P3,A)
JBC	(JUMP IF BIT = 1 AND CLEAR BIT, e.g. JBC P1.1,LABEL)
CPL	(COMPLEMENT BIT, e.g. CPL P3.0)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INC	(INCREMENT, e.g. INC P2)
DEC	(DECREMENT AND JUMP IF NOT ZERO, e.g. DJNZ P3, LABEL)
MOV PX.Y, C	(MOVE CARRY BIT TO BIT Y OF PORT X)
CLR PX.Y	(CLEAR BIT Y OF PORT X)
SET PX.Y	(SET BIT Y OF PORT X)

คำสั่งที่อ่านจาก READ PIN

เหตุที่บางคำสั่งต้องอ่านพอร์ตจาก "READ LATCH" เพราะในบางกรณี ซีพียูอาจเข้าไปจับสัญญาณที่ขาของพอร์ตผิดพลาด ตัวอย่างเช่น พอร์ต 1 ขาที่ 1 ถูกต่อกับขาเบสของทรานซิสเตอร์ และให้สัญญาณทางออกเป็น HIGH แก่ขา เบสของทรานซิสเตอร์ ในขณะที่ทรานซิสเตอร์นำกระแสจะทำให้แรงดันที่ขา เบส เหลือโดยประมาณ 0.6 โวลต์ ซึ่งขา เบส ถูกต่อกับพอร์ต เมื่อซีพียู ทำการอ่านพอร์ตจะทำให้เข้าไปจับสัญญาณที่ขาของพอร์ตผิดไปทั้ง ๆ ที่ขณะนั้นขาของพอร์ตเป็น HIGH อยู่

จากรูปที่ 3 จะเห็นว่าพอร์ต 0 นอกจากจะเป็น I/O พอร์ตแล้วยังเป็นได้ทั้งแอดเดรสข้อมูล ส่วนพอร์ต 2 เป็นทั้ง I/O พอร์ต และแอดเดรส ซึ่งควบคุมโดยสัญญาณภายในซีพียู ขณะที่ทำการติดต่อกับหน่วยความจำภายนอก SFR ของพอร์ต 2 จะไม่เปลี่ยนค่าหลังจากให้แอดเดรสแล้ว แต่ SFR ของพอร์ต 0 จะเปลี่ยนเป็น HIGH ทั้ง 8 บิต เพื่อที่จะรับข้อมูลที่ส่งมาทางบัสข้อมูลของหน่วยความจำ เนื่องจาก SFR สามารถแลกรับข้อมูลได้ถ้าไม่ทำให้เป็น high อาจเกิดการผิดพลาดในการอ่านข้อมูลจากหน่วยความจำภายนอก

พอร์ต 1, พอร์ต 2 และพอร์ต 3 มีการพูล์อัพภายใน ส่วนในพอร์ต 0 จะเป็นแบบ OPEN DRAIN OUTPUT แต่ในกรณีที่ใช้พอร์ต 1, 2, 3 เป็นอินพุตจะต้องทำให้แต่ละบิตเป็น HIGH ก่อนเพื่อทำให้ FET ที่อยู่ทางด้านออกหยุดนำกระแสและรักษาระดับสัญญาณเป็น HIGH จากความต้านทานพูล์อัพภายใน (ดูรูปที่ 3 ประกอบ)

ข้อแตกต่างของพอร์ต 0 คือ ไม่มีการพูล์อัพภายใน (ดูรูป 3A ประกอบ) FET ตัวที่ทำหน้าที่พูล์อัพ (ตัวบน) จะใช้เพียงให้เอาท์พุตเป็น 1 ในขณะที่ติดต่อกับหน่วยความจำภายนอก ในกรณีอื่น ๆ FET ตัวนี้จะถูกทำให้คัทออฟ ฉะนั้นพอร์ต 0 ที่ใช้เป็นเอาท์พุตพอร์ตจะเป็น OPEN DRAIN

การเขียน 1 (FFH) ไปที่พอร์ต 0 จะทำให้ FET ทั้ง 2 ตัวหยุดทำงานผลก็คือทำให้ขาพอร์ต 0 ลอยและสามารถใช้เป็นขาอินพุตแบบความต้านทานสูง (HI-Z INPUT) การรีเซต 8031 จะทำให้ทุกพอร์ตมีระดับสัญญาณเป็น HIGH

การติดต่อกับหน่วยความจำภายนอก

การติดต่อกับหน่วยความจำภายนอกกระทำได้ 2 แบบ คือ ติดต่อกับโปรแกรมภายนอกที่ติดต่อกับหน่วยความจำภายนอกที่เก็บข้อมูล การติดต่อกับโปรแกรมภายนอกจะใช้สัญญาณ PSEN (PROGRAM STORE ENABLE) เป็นสัญญาณอ่านโปรแกรมภายนอก ส่วนการติดต่อกับหน่วยความจำภายนอกที่เก็บข้อมูลจะใช้ RD (P3.3) และ WR (P3.6) เหมือนกับชิพๆ ทั่วไป

การติดต่อกับข้อมูลภายนอกจะใช้ได้ทั้ง 16 บิต (MOVX @DPTR) หรือ เป็นแบบ 8 บิต (MOV @RI) เมื่อไรก็ตามที่ต้องใส่แอดเดรสขนาด 16 บิต แอดเดรสไบท์สูง (A8-A15) จะออกทางพอร์ต 2

เมื่อติดต่อกับหน่วยความจำของข้อมูลภายนอกแบบ 8 บิต (MOVX A, @RI) จะไม่มีผลกระทบกับ SFR ของพอร์ต 2 คือ SFR ของพอร์ต 2 จะยังคงแลตซ์ ข้อมูลเดิมไว้ ประโยชน์คือ สามารถใช้พอร์ต 2 กำหนดหน้า (PAGE) ของหน่วยความจำ

การที่จะติดต่อกับหน่วยความจำภายนอกได้ขึ้นอยู่กับสภาวะอยู่ 2 ประการคือ

1. เมื่อต่อขา EA ของ 8031 ลงกราวด์
2. เมื่อไรก็ตามที่โปรแกรมเคาท์เตอร์ (PC) มีค่ามากกว่า 0FFFFH

สัญญาณ PSEN

เมื่อมีการเพชคำสั่งจากโปรแกรมภายนอก สัญญาณ PSEN จะแอกทีฟ 2 ครั้งทุกๆ 1 แมกซ์ไซเคิล (ยกเว้นคำสั่ง MOVX)

สัญญาณ ALE

จะเป็นขาสไตรบในการแลตซ์แอดเดรสไบท์ต่ำ เมื่อทำการติดต่อกับหน่วยความจำภายนอก ALE จะแอกทีฟ 2 ครั้ง ทุก ๆ แมกซ์ไซเคิล ยกเว้นขณะทำการสั่งที่ติดต่อกับข้อมูลในหน่วยความจำภายนอก (MOVX) ฉะนั้นในกรณีที่ระบบไม่ได้ใช้หน่วยความจำภายนอก (MOVX) การแอกทีฟของ ALE จะคงที่ในอัตรา 1/6 ของความถี่ออสซิลเลเตอร์ เพื่อให้เป็น CLOCK ให้กับวงจรมานอกได้ การใช้งานบางกรณีต้องการที่จะใช้ทั้งโปรแกรม และ ข้อมูลอยู่ในเพจเดียวกัน (64k) เราสามารถทำได้โดยรวมสัญญาณ PSEN และ READ โดยใช้ AND GATE

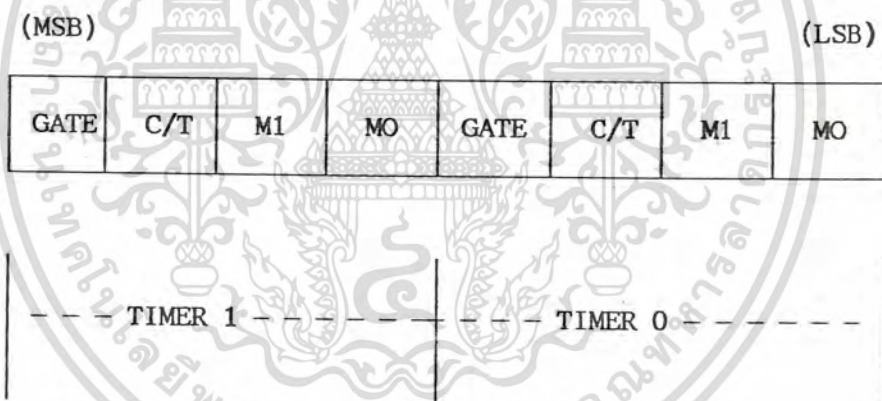
TIMER/COUNTER

8031 มี TIMER/COUNTER อยู่ 2 ตัว คือ T0 และ T1 สัญญาณ INPUT ที่จะป้อนให้ COUNTER นั้นทำงานที่ขอบขาลง (1 to 0) คือ ต้องเป็นพัลส์ HIGH 1 แมซซิงไซเคิลและเป็น LOW 1 แมซซิงไซเคิล ฉะนั้นความถี่สูงสุดที่ COUNTER จะนับได้นั้นประมาณ 1/24 ของความถี่ออสซิลเลเตอร์ การทำงานของ TIMER/COUNTER แบ่งเป็น 3 โหมด ดังกล่าวต่อไป

โหมด 0

การทำงานในโหมดนี้รีจิสเตอร์ถูกกำหนดให้เป็นแบบ 13 บิต โดยการนับจากค่า ที่ทุกบิตเป็น HIGH ไปจนทุก ๆ บิตเป็น 0 เกิดOVERFLOW และจะให้สัญญาณอินเตอร์รัพท์ โดยเจ็ทแฟลก TFO หรือ TF1 การที่จะให้ TIMER/COUNTER ตัวใดอยู่ในโหมดใดนั้นกำหนดได้จากรีจิสเตอร์ TMOD (รูปที่ 5)

รูปที่ 5. TMOD : TIMER/COUNTER MODE CONTROL REGISTOR

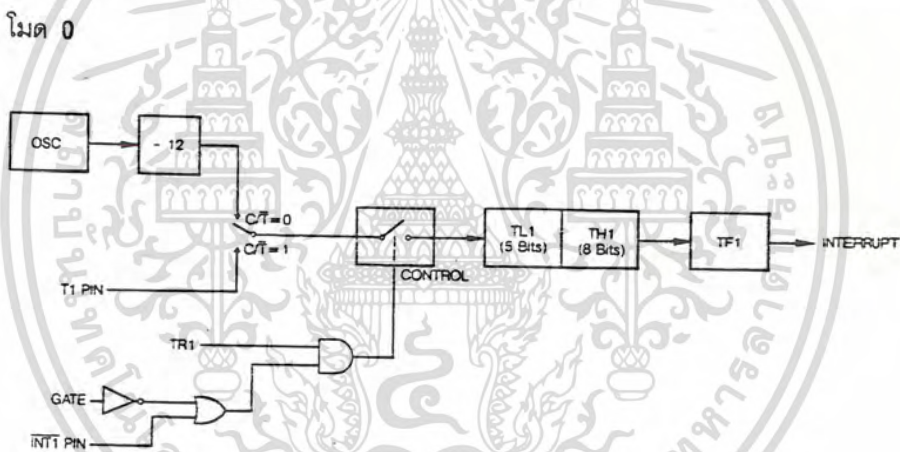


GATE		GATING CONTROL WHEN SET TIMER/COUNTER "X" IS ENABLE ONLY WHILE "INTx" PIN IS SET WHEN CLEARED TIMER "X" IS ENABLED WHENEVER "TRX" CONTROL BIT IS SET
C/T		TIMER OR COUNTER SELECTOR CLEAR FOR TIME OPERATION (INPUT FROM INTERNAL SYSTEM CLOCK) SET FOR COUNTER OERRATION (INPUT FROM "Tx" INPUT PIN)
MO	M1	OPERATION MODE
0	0	MCS-48 TIMER "TLX" SERVES AS FIVE BIT PRESCALER
0	1	16 BIT TIMER/COUNTER "THx" ARE CADCADED THERE IS NO PRESCALE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1 0 8 BIT AUTO-RELOAD TIMER/COUNTER "THx" HOLDS A VALUE WHICH IS TO BE RLOADED INTO TLx EACH TIME IT OVERFLOWS
- 1 1 (TIMER 0) TLo IS AN EIGHT BIT TIMER/COUNTER CONTROLLED BY STANDARD TIMER 0 CONTROL BITS THO IS THE EIGHT BIT TIMER ONLY CONTROLLED BY TIMER 1 CONTROL BIT
- 1 1 (TIMER 1) TIMER/COUNTER 1 STOPPED

COUNTER จะทำงานได้ก็ต่อเมื่อ TR1 = และ GATE = 0 หรือ INT1 = 1 (ถ้า GATE = 1 TIMER/COUNTER จะถูกควบคุมด้วยสัญญาณ INT1 จากภายนอก ประโยชน์ในการทำงานแบบนี้คือ ใช้วัดความกว้างของพัลส์จากอินพุตภายนอก TF1 เป็นบิตควบคุมอยู่ใน TCON ดังในรูปที่ 7



รูปที่ 6 TIMER/COUNTER 1 MODE 0 : 13 BIT COUNTER

(MSB)							(LSB)
TF1	TR1	TFO	TRO	IE1	IT1	IE0	IT0

รูปที่ 7

SYMBOL	POSITION	NAME AND SIGNIFICANCE
TF1	TCON.7	TIMER 1 OVERFLOW FLAG. SET BY HARDWARE ON TIMER/COUNTER OVERFLOW. CLEARED BY HARDWARE WHEN PROCESSOR VECTORS TO INTERRUPT ROUTINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TR1	TCON.6	TIMER 1 RUN CONTROL BIT.SET/CLEARED BY SOFTWARE TO TURN TIMER/COUNTER ON/OFF
TFO	TCON.5	TIMER 0 OVERFLOW FLAG.SET BY HARDWARE ON TIMER/COUNTER OVERFLOW. CLEARED BY HARDWARE WHEN PROCESSOR VECTORS TO INTERRUPT ROUTINE
TRO	TCON.4	TIMER 0 RUN CONTROL BIT.SET/CLEARED BY SOFTWARE TO TURN TIMER/COUNTER ON/OFF.
IE1	TCON.3	INTERRUPT 1 EDGE FLAG. SET BY HARDWARE WHEN EXTERNAL INTERRUPT EDGE DETECTED. CLEARED WHEN INTERRUPT PROCESSED.
IT1	TCON.2	INTERRUPT 1 TYPE VCONTROL BIT. SET.CLEARED BY SOFTWARE TO SPECIFY FALLING EDGE/LOW LEVEL TRIGGERED EXTERNAL INTER- RUPTS.
IEC	TCON.1	INTERRUPT 0 EDGE FLAG.SET BY HARDWARE WHEN EXTERNAL INTERRUPT EDGE DETECTED. CLEARED WHEN INTERRUPT PROCESSED.
ITO	TCON.0	INTERRUPT 0 TYPE CONTROL BIT. SET/CLEARED BY SOFTWARE TO SOFTWARE TO SPECIFY FALLING EDGE/LOW LEVEL TRIGGERED EXTERNAL INTERRUPTS.

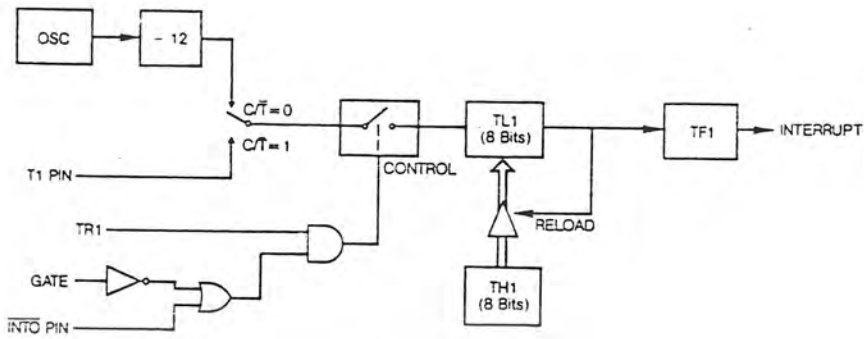
ในโหมด 0 ที่แบ่ง TH1 เป็น 8 บิต กับ TL1 อีก 5 บิต โดยที่เหลืออีก 3 บิต นั้นไม่ได้ใช้และการใช้งานจะเหมือนกันทั้ง TIMER 1 และ TIMER 0

โหมด 1

การใช้งานเหมือนกับโหมด 0 ยกเว้นรีจิสเตอร์ที่ใช้เป็นแบบ 16 บิต

โหมด 2

ในโหมด 2 รีจิสเตอร์จะเป็นแบบ 8 บิต โดยที่ TL1 จะสามารถโหลดข้อมูลจาก TH1 ได้ใหม่ (AUTO-RELOAD) เมื่อเกิดโอเวอร์โฟลวจาก TL1 (ดูรูปที่ 8) โดยที่ค่าใน TH1 จะไม่ถูกเปลี่ยน การทำงานอื่น ๆ จะเหมือนกับโหมด 0

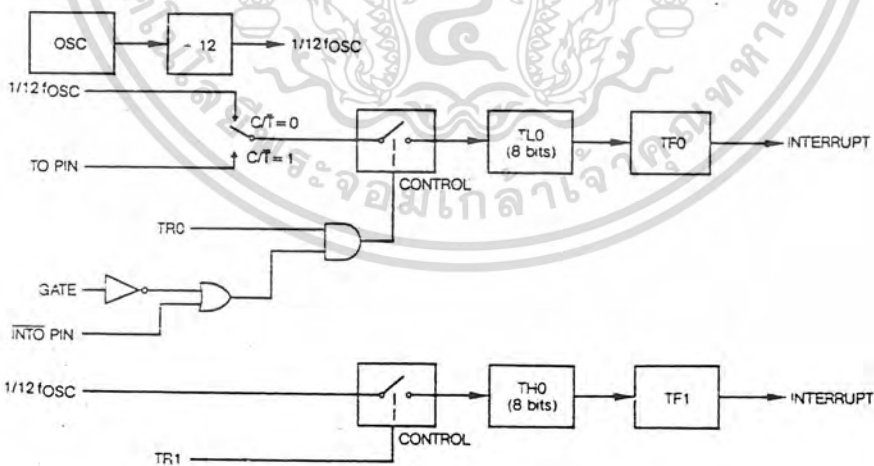


รูปที่ 8 TIMER/COUNTER 1 MODE 2: 8 BIT AUTO-RELOAD

โหมด 3

ในโหมด 3 นี้จะแยก TLO และ THO ของ TIMER 0 ใช้โดยอิสระ (ดังรูปที่ 9) TLO จะใช้รับที่ควบคุมคือ GATE, TR0, INTO และ TFO ส่วน THO ถูกใช้เป็นที่ TIMER (นับแมกซ์ไซเคิล) และรับช่วงการรีโหลด TR1 และ TF1 ของ TIMER 1 ฉะนั้นในโหมดนี้ THO จะควบคุมอินเตอร์รัพท์ของ TIMER 1 (TF1)

เมื่อใช้ TIMER 0 ในโหมด 3 แล้ว TIMER 1 สามารถจะสลับใช้ระหว่างโหมด 3 และโหมดอื่นได้ หรือใช้เป็น BAUD RATE GENERATOR



รูปที่ 9 TIMER/COUNTER 0 MODE 3 : TWO 8 BIT COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับความสำคัญของการอินเตอร์รัพท์

แหล่งสัญญาณอินเตอร์รัพท์แต่ละสัญญาณ สามารถโปรแกรมได้ว่าเป็นลำดับความสำคัญสูงหรือความสำคัญต่ำ โดยที่ลำดับความสำคัญต่ำจะถูกรับอินเตอร์รัพท์ด้วยสัญญาณอินเตอร์รัพท์ที่มีความสำคัญสูงกว่า และลำดับความสำคัญสูงจะไม่ถูกรับอินเตอร์รัพท์โดยสัญญาณอินเตอร์รัพท์ที่มีความสำคัญต่ำกว่า

ถ้ามีการอินเตอร์รัพท์ด้วยลำดับความสำคัญเท่ากับมากกว่า 1 สัญญาณ CPU จะทำการตรวจ (POLLING) และตัดสินใจว่าจะให้บริการกับสัญญาณอินเตอร์รัพท์ตัวใด ฉะนั้นในแต่ละลำดับความสำคัญยังมีการจัดลำดับความสำคัญไว้อีกดังรายละเอียดข้างล่าง

SOURCE	PIORITY WITHIN LEVEL
1. IEO	(HIGHEST)
2. TFO	
3. IE1	
4. TF1	
5. RI+T1	
6. TR2+EXF2	(LOWEST)

หมายเหตุ

ลำดับความสำคัญใช้เฉพาะ เมื่อมีสัญญาณอินเตอร์รัพท์ในลำดับความสำคัญเท่ากันมากกว่า 1 สัญญาณ

การตอบสนองสัญญาณอินเตอร์รัพท์ CPU จะกระโดดไปที่ตำแหน่งของโปรแกรมบริการอินเตอร์รัพท์ตามชนิดของอินเตอร์รัพท์ ดังนี้

SOURCE	VECTOR ADDRESS
IEO	0003H
TFO	000BH
IE1	0013H
TF1	001BH
RI+T1	0023H
TR2+EXF2	002BH (8032/52)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเทอร์รัพท์จากภายนอก

การอินเทอร์รัพท์ภายนอกกระทำได้ 2 อินพุตคือ INTO และ INT1 โดยสามารถโปรแกรมให้เป็นแบบการเปลี่ยนแปลงขอบสัญญาณ หรือ เป็นแบบระดับสัญญาณก็ได้โดยเซ็ทหรือเคลียร์บิต IT1หรือ ITO ในรีจิสเตอร์ TCON ถ้า $ITx = 1$ จะเป็นการรับอินเทอร์รัพท์แบบการเปลี่ยนแปลงขอบของสัญญาณและในกรณีนี้เซ็ท $INTx$ จะต้องได้รับสัญญาณ HIGH 1 ไชเคิล และ LOW ในไชเคิลต่อไป ส่วนของอินเทอร์รัพท์จะเซ็ท IEx ใน TCON ฉะนั้นสัญญาณที่เป็น HIGH และ LOW ที่กล่าวมาจะต้องมีค่าน้อย 12 คาบเวลาของความถี่ออสซิลเลเตอร์และ IEx จะถูกเคลียร์เมื่อโปรแกรมกระโดดไปทำงานในส่วนของเซอร์วิสุทีนโดยอัตโนมัติ ถ้าสัญญาณอินเทอร์รัพท์จากภายนอกเป็นการอินเทอร์รัพท์แบบระดับสัญญาณ (LOW) วงจรอินเทอร์รัพท์ภายนอกต้องรักษาระดับสัญญาณ 0 จนกว่าส่วนบริการอินเทอร์รัพท์จะทำงาน และต้องถอนตัวจากการอินเทอร์รัพท์ก่อนที่ CPU จะเสร็จสิ้นโปรแกรมบริการอินเทอร์รัพท์

การรีเซ็ท

สัญญาณรีเซ็ทเป็นสัญญาณอินพุตทางขา 9 การรีเซ็ทจะสมบูรณ์ต้องรักษาระดับ HIGH อย่างน้อยที่สุด 2 แมกซ์ไมเคิล (24 คาบเวลาของออสซิลเลเตอร์) การรีเซ็ทภายในตัว CPU จะเริ่มในระหว่างไชเคิลที่ 2 นับตั้งแต่ขา RES เป็น HIGH ผลของการรีเซ็ทจะมีผลกับรีจิสเตอร์ดังต่อไปนี้

REGISTOR	CONTENT
PC	0000H
ACC	00H
B	00H
PSW	00H
SP	00H
DPTR	0000H
PO-P3	FFH
IP	(XX000000)
IE	(XX000000)
TMOD	00H

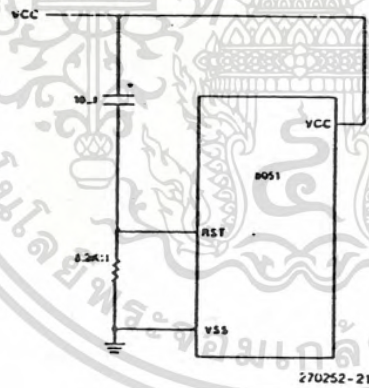
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCON	00H
TH0	00H
TLO	00H
TH1	00H
TL2	00H
SCON	00H
SBUF	00H
PCON	00H

RAM ภายในจะไม่ถูกเคลียร์เมื่อ CPU ถูกรีเซ็ต

การรีเซ็ตเมื่อเปิดเครื่อง

เมื่อจ่ายไฟเข้าระบบตรวจสอบจะมีการรีเซ็ต CPU ก่อนเพื่อรอให้ทั้งระบบอยู่ในสภาวะพร้อมที่จะทำงานซึ่งทำได้โดยต่อ C ขนาด 10 uF จาก VCC มาที่ขา 9 ต่อ R ขนาด 8.2K ลงกราวด์



รูปที่ 10

รายละเอียดของขาต่าง ๆ

- VCC : ต่อกับไฟเลี้ยงของระบบ (5Vdc)
- VSS : กราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- PORT 0 : พอร์ต 0 เป็นอินพุท/เอาต์พุทพอร์ตแบบ 8 บิต (OPEN DRAIN) สามารถรับกระแส SINK จาก LS TTL ได้ 8 ตัว ถ้าเราเขียน 1 ไปที่พอร์ต 0 จะทำให้พอร์ต 0 เป็น HI-Z อินพุทพอร์ต 0 สามารถ MULTIPLEX ระหว่างบัสข้อมูลกับแอดเดรส ไบท์ค่าเมื่อใช้ติดต่อกับหน่วยความจำภายนอก
- PORT 1 : พอร์ต 1 เป็น 8 บิตสองทิศทางมีการพูลอัพภายใน, พอร์ต 1 นี้ขับ TTL (LS) ได้ 4 ตัว เมื่อเขียนค่า 1H ไปที่พอร์ต 1 ขา ของพอร์ต 1 จะเป็น HIGH โดยมีการ พูลอัพภายในและสามารถใช้เป็นอินพุทพอร์ตได้
- PORT 2 : เป็นอินพุท/เอาต์พุทพอร์ตแบบ 2 ทิศทางมีการพูลอัพภายในสามารถขับ TTL(LS) ได้ 4 ตัว และพอร์ต 2 นี้จะให้แอดเดรสไบท์สูงในขณะติดต่อกับหน่วยความจำภายนอก
- PORT 3 : พอร์ต 3 เป็นอินพุท/เอาต์พุทพอร์ตแบบ 2 ทิศทางมีการพูลอัพภายในพอร์ต 3 ขับ TTL(LS) ได้ 4 ตัว และยังสามารถใช้ทำงานในลักษณะพิเศษดังรายละเอียดข้างล่าง
- | PORT PIN | ALTERNATE FUNCTION |
|----------|--|
| P3.0 | RXD (SERIAL INPUT PORT) |
| P3.1 | TXD (SERIAL OUTPUT PORT) |
| P3.2 | INT0 (EXTERNAL INTERRUPT) |
| P3.3 | INT1 (EXTERNAL INTERRUPT1) |
| P3.4 | TO (TIMER 0 EXTERNAL INPUT) |
| P3.5 | T1 (TIMER 1 EXTERNAL INPUT) |
| P3.6 | WR (EXTERNAL DATA MEMORY WRITE STROBE) |
| P3.7 | RD (EXTERNAL DATA MEMORY READ STROBE) |
- RST : ขารีสตาร์ทสัญญาณ HIGH ที่ขารีสตาร์ทนาน 2 แมกซ์ไซเคิลจะเป็นการรีเซ็ต CPU
- ALE/PROG : ADDRESS LATCH ENABLE พัลส์สำหรับแลตช์แอดเดรสไบท์ ค่าในระหว่างการ ติดต่อกับหน่วยความจำภายนอก ALE นี้ยังจ่ายความถี่ถึงที่ 1/6 ของความถี่ออสซิลเลเตอร์ (ถ้าไม่ติดต่อกับหน่วยความจำภายนอก) และ ALE อีกหน้าที่หนึ่งคือเป็นอินพุทรับพัลส์ (LOW) ในระหว่างโปรแกรม EPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

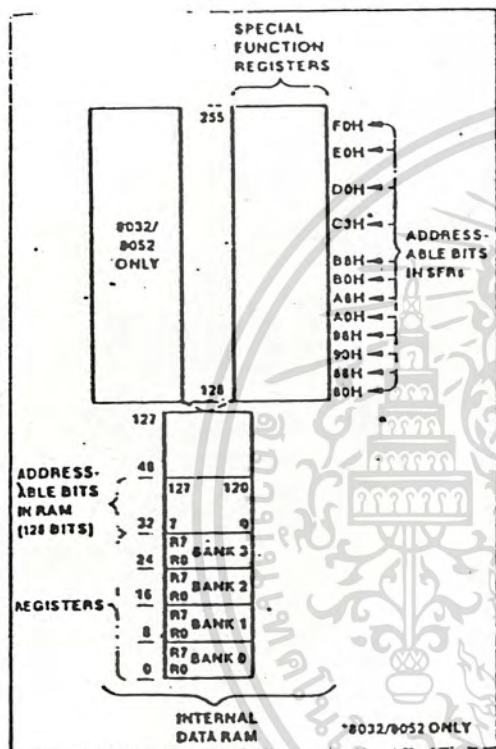
- PSEN : เป็นขาสัญญาณ READ STROBE ในขณะที่อ่านโปรแกรมจากภายนอก PSEN จะแอกทีฟ 2 ครั้งต่อ 1 แมกซีนไซเคิล
- EA/UPP : ต่อ LOW จะทำคำสั่งในโปรแกรมภายนอกถ้าต่อ HIGH จะใช้โปรแกรมภายในและใช้เป็นอินพุตรับ 21 V ในการโปรแกรม 8751H
- XTAL1 : เป็นขาอินพุตของอินเวอร์เตอร์ของภาคขยายความถี่
- XTAL2 : เป็นขาเอาต์พุตของอินเวอร์เตอร์ของภาคขยายความถี่

การจัดหน่วยความจำ

โปรแกรมแมมโมรี : ไมโครคอนโทรลเลอร์ตระกูล MCS-51 จะแบ่งหน่วยความจำเป็นส่วนหนึ่งของโปรแกรมแมมโมรี และส่วนของข้อมูล (DATA) อย่างละ 64 K ถ้า EA ต่อ HIGH จะเป็นการรันโปรแกรมที่อยู่ภายในตัวโดยแอดเดรสจะไม่เกิน 0FFFH และ EA ต่อ LOW จะเป็นการรันโปรแกรมภายนอกที่แอดเดรส 00 ถึง 23H จะเป็นส่วนของการอินเทอร์รัพท์

หน่วยความจำเก็บข้อมูล

แอดเดรสของข้อมูลจะประกอบด้วยหน่วยความจำภายในและภายนอก โดยที่หน่วยความจำสำหรับข้อมูลภายนอกติดต่อได้โดยคำสั่ง MOVX และมี DPTR เป็นตัวชี้ หน่วยความจำภายในถูกแบ่งเป็น 3 ส่วน คือ แอดเดรสด้านต่ำ 128 ไบท์ (RAM) และ SFR (SPECIAL FUNCTION REGISTER) ซึ่งที่แท้จริงก็คือ RAM อีก 128 ไบท์นั่นเอง แต่การเข้าถึงหน่วยความจำใน SFR นี้แตกต่างจาก 128 ไบท์ล่าง หน่วยความจำทางด้านต่ำ LOWER RAM (0-31H) ยังแบ่งเป็น 4 BANK โดยที่สามารถเข้าถึงได้ครั้งละ 1 BANK เท่านั้นแต่ละ BANK เลือกโดยเจ็ทบิท RO, R1 ใน PSW หน่วยความจำอีก 16 ไบท์ ตำแหน่ง 20H ถึง 47H ประกอบด้วยหน่วยความจำที่สามารถเข้าถึงแบบบิทได้อีก 128 บิตดังรูปที่ 12



Internal Data Memory Address Space

รูปที่ 11.

RAM Byte	(MSB)	(LSB)							
7FH									127
3011									
2FH	7F	7E	7D	7C	7B	7A	79	78	47
2EH	77	76	75	74	73	72	71	70	46
2DH	6F	6E	6D	6C	6B	6A	69	68	45
2CH	67	66	65	64	63	62	61	60	44
2BH	5F	5E	5D	5C	5B	5A	59	58	43
2AH	57	56	55	54	53	52	51	50	42
29H	4F	4E	4D	4C	4B	4A	49	48	41
28H	47	46	45	44	43	42	41	40	40
27H	3F	3E	3D	3C	3B	3A	39	38	39
26H	37	36	35	34	33	32	31	30	38
25H	2F	2E	2D	2C	2B	2A	29	28	37
24H	27	26	25	24	23	22	21	20	36
23H	1F	1E	1D	1C	1B	1A	19	18	35
22H	17	16	15	14	13	12	11	10	34
21H	0F	0E	0D	0C	0B	0A	09	08	33
20H	07	06	05	04	03	02	01	00	32
1FH	Bank 3								31
18H	Bank 3								24
17H	Bank 2								23
10H	Bank 2								16
0FH	Bank 1								15
06H	Bank 1								8
07H	Bank 1								7
00H	Bank 0								0

Special Function Bit Addressable Locations

รูปที่ 12.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

บทสรุปและผลการทดลอง

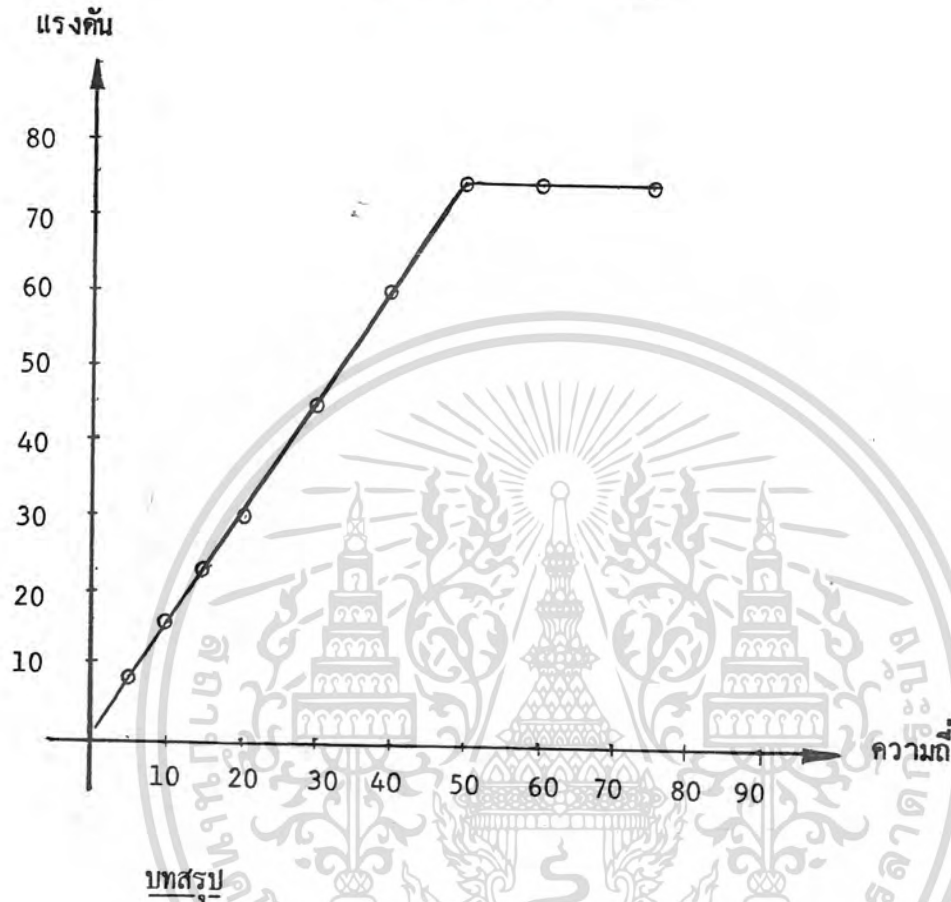
ผลการทดลอง

เมื่อปรับจุดตั้งแบบที่สร้างขึ้น มาทดลองขับมอเตอร์เหนี่ยวนำ 3 เฟสขนาด 0.75KW ทำการบันทึกค่า แรงดันและความถี่ ที่แรงดันอินพุตจ่ายจาก VARIACT 75Vac และทดลอง บ่อนความถี่ดังตารางซึ่งจะได้ผลการทดลองดังนี้

ความถี่(F)	แรงดัน(V)	V/F
5	8	1.6
10	16	1.6
15	23.5	1.56
20	30.5	1.52
30	44	1.46
40	60	1.5
50	75	1.5
60	75	1.5
70	75	1.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงผลการทดลอง



- การสร้างรูปคลื่นพัลส์บลิวเอ็มโดยการควบคุมฟลักซ์แม่เหล็ก สามารถให้แรงดันสูงสุดได้สูงกว่าวิธีการ SHM ประมาณ 15 เปอร์เซ็นต์
- วิธีการสามารถลดจำนวนการสวิตช์ที่เกิดในสวิตช์กำลังได้ประมาณ 30 เปอร์เซ็นต์เมื่อเทียบกับวิธีการ SHM ที่ความถี่สลับเท่ากัน ซึ่งหมายถึงการสูญเสียจากการสวิตช์ที่เกิดขึ้นจะน้อยกว่าวิธีการ SHM
- ไอจีบีทีนั้น แม้ว่าจะมีข้อดีหลายอย่าง รวมทั้งมีประสิทธิภาพเป็นที่น่าพอใจ แต่อย่างไรก็ดี การนำไอจีบีทีมาใช้ในวงจรอินเวอร์เตอร์ ทำให้ต้องใช้อุปกรณ์จำนวนมากกว่าการใช้สวิตช์กำลังแบบอื่น มีผลทำให้เกิดความยุ่งยากและเสียเวลาในการสร้างวงจร
- การสร้างชุดควบคุมโดยใช้ไมโครโปรเซสเซอร์เป็นฐาน ทำให้ส่วนฮาร์ดแวร์มีขนาดเล็กให้ความคล่องตัวในการคัดแปลงแก้ไขได้ซึ่งได้มาจากความสามารถ ในการตั้งค่าพารามิเตอร์ และยังเหมาะสมกับงานที่มีการคำนวณซับซ้อน เช่นการสร้างรูปคลื่นพัลส์บลิวเอ็ม เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] สัมพันธ์ หาญเล. 2530 Electrical Machines II. ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าธนบุรี, กรุงเทพฯ.
- [2] พงศ์พิชญ์ วิชาสุรณพต และ วัลลภ สุระกัณฑ์. 2536. การสร้างตัวกำเนิดไฟฟ้า บลิเว็มโดยการควบคุมฟลักซ์แม่เหล็ก. วิศวกรรมสาร คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เล่มที่ 6 กรุงเทพฯ.
- [3] พิพัฒน์ เลหาสงคราม. ไมโครคอนโทรลเลอร์. ภาควิชาเทคโนโลยีการวัดคุม ทางอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. กรุงเทพฯ.
- [4] S.Fukuda, Y.Iwaji, and H.Masegawa, "PWM. Technigue for inverter with sinusoidal output current," IEEE Trans.Power Electronics, Vol.5, no.1 pp.54-61, Jan. 1990
- [5] M.Morimoto, S.Sato, K.Sumito, and K.Oshitani, "Single-chip microcomputer control of the inverter by the magmetoc fluse by the magmetoc fluse control PWM method" IEEE Trans. Ind. Elec. Vol.IE-36,no.1 PP. 42-47, Feb.1989.
- [6] Intel Microcontroller Handbook, 1985.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;-----;
;  DEFINED BYTE VARIABLE  ;
;-----;
;
HRF          EQU      020H
DSTAT       EQU      03AH
PSTAT       EQU      022H
PSET        EQU      023H
OMEGA       EQU      030H
M           EQU      031H
LTHETA      EQU      032H
HTHETA      EQU      033H
BUFFER      EQU      034H
VL          EQU      035H
BETA        EQU      037H
ALPH1       EQU      038H
ALPH2       EQU      039H
DSPO        EQU      040H
DSP1        EQU      041H
DSP2        EQU      042H
DSP3        EQU      043H
SCAN        EQU      025H
FIN         EQU      045H
FSET        EQU      046H
BSET        EQU      051H
RUP         EQU      052H
RDWN        EQU      053H
FCMOD       EQU      054H
STPMOD      EQU      055H
FMN         EQU      056H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้

FMX	EQU	057H
DFSET	EQU	058H
AFSET	EQU	059H
KCD	EQU	026H
KRD	EQU	03CH
KCT	EQU	03DH
KSMP	EQU	04EH
PDSPO	EQU	060H
PDSP1	EQU	061H
PDSP2	EQU	062H
PDSP3	EQU	063H
CON	EQU	047H
VERT	EQU	048H
CONVERT	EQU	049H
QUAT	EQU	04AH
DCD	EQU	04BH
ROMAIN	EQU	064H
ROINT	EQU	065H
FRD	EQU	066H
STUP	EQU	068H
STDWN	EQU	069H
DSMP	EQU	06AH
PNO	EQU	06BH
MBUF	EQU	06CH
HIM	EQU	06DH
MSET	EQU	06EH
K1	EQU	071H
K2	EQU	072H
K3	EQU	073H
OME	EQU	074H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CNTH          EQU      075H

CNTL          EQU      076H

FSMP          EQU      077H

;-----;
;  DEFINED BIT FLAGS  ;
;-----;

SCANO         EQU      090H      ;Def P1.0
SCAN1        EQU      091H      ;Def P1.1
FR            EQU      092H      ;Def P1.2
RST           EQU      093H      ;Def P1.3
PR            EQU      094H      ;Def P1.4
UP            EQU      095H      ;Def P1.5
DOWN         EQU      096H      ;Def P1.6
INHO         EQU      097H      ;Def P1.7
FLTO         EQU      0B0H      ;Def P3.0 (RX PIN)
VFSEL        EQU      0B4H      ;Def P3.4 (TO PIN)
RACK         EQU      010H      ;Def bit address
MDAT         EQU      011H      ;of PSTAT
DIR          EQU      012H      ;
PRDY         EQU      013H      ;
PCHK         EQU      014H      ;
DSPEN        EQU      015H      ;
DIX          EQU      016H      ;
KACK         EQU      017H      ;
RUNF         EQU      018H      ;Def bit address
STPF         EQU      019H      ;of PSET
SDIR         EQU      01AH      ;
FCF          EQU      01BH      ;
RMPF         EQU      01CH      ;
KENF         EQU      01DH      ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FCONT          EQU      01EH

;-----;
;      END OF DEFINITION      ;
;-----;

;=====;
;                               ;
;  MAIN START  ;
;                               ;
;-----;

ORG 0000H

LJMP INIT

;-----;
;  MAIN  ;
;-----;

ORG 0040H

INIT:  CLR VFSEL          ;Select the vector file "A"
      MOV DPTR,#1C00H    ;for beginning,
      MOVX @DPTR,A
      ;
      CLR RMPF
      CLR A
      ;
      MOV CNTH,A        ;Init the pulse counter.
      MOV CNTL,A
      ;
      MOV DPTR,#0000H   ;Clr data in the vector
      MOVX @DPTR,A     ;file "A".
      INC DPL
      ;
      MOVX @DPTR,A
      INC DPL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX @DPTR,A          ;
INC DPL                ;
MOVX @DPTR,A          ;
;
MOV DPTR,#0C00H        ;Reset fault latch.
MOVX @DPTR,A          ;
;
MOV DCD,#01H
MOV ROINT,#043H
MOV R6,#06H           ;Define R6 to be subprogram
                       ;selector.
MOV OMEGA,A
MOV OME,A
MOV FIN,A
MOV HRF,A
;
MOV LTHETA,A          ;Init the phase angle.
MOV HTHETA,#010H      ;
;
MOV PSTAT,A           ;Init the parameter status.
MOV PSET,A
MOV DSTAT,A          ;Init display status.
MOV VL,A
SETB DSPEN           ;Enable display unit
CLR FCONT
MOV KSMP,#0AH
MOV SCAN,#03H
MOV RO,#043H
MOV A,#07H
MOV KCD,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 MOV KCD,A
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV KRD,A
MOV KCT,A
MOV FSMP,#10H           ;Sampling value of V/F
INIT8253: MOV A,#00010010B
MOV DPTR,#0803H
MOVX @DPTR,A
MOV A,#01010010B
MOVX @DPTR,A
MOV A,#10010010B
MOVX @DPTR,A
CLR A
MOV DPTR,#0800H
MOVX @DPTR,A
INC DPL
MOVX @DPTR,A
INC DPL
MOVX @DPTR,A
INITSFR: MOV TMOD,#01010011B ;Def T1 to be 16 bit freq.
;counter for counting freq.
;from V/F.
ORL IP,#00001000B ;Set T1 INT. to be
;higher piority interrupt.
ORL IE,#10001000B ;Enable flag TR1 for overflow
;interrupt.
;
ACALL PREAD_SUB ;Read para.s from NVSRAM to
;internal RAM
ORL TCON,#01000000B ;Start freq. counter (TIMER 0)
;and interrupt timer (TIMER 1),

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ห้ามเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างถึงแหล่งที่มาของเอกสารนี้ทุกครั้ง

```

KPRESS:   JNB KACK,KPRESS
          ;
          ACALL PARA_SUB           ;Call subroutine
          ; PARAMETER OPERATION
          ACALL DSPLY_SUB         ;Call subroutine
          ; DISPLAY-DATA PREPARATION
          SJMP KPRESS

          ;-----
          ;-----
          ; END OF MAIN ;
          ;-----
          ;-----
          ; START OF TF1 INTERRUPTION ;
          ;-----
          ;-----
ORG 001BH
          LJMP T1_INT
          ;-----
          ; TF1 INTERRUPTION ;
          ;-----

ORG 0100H
T1_INT:   PUSH ACC
          PUSH PSW
          PUSH B
          PUSH DPL
          PUSH DPH
          MOV R0AIN,RO

```

เอกสารนี้เป็นเอกสารของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;-----
EXACT:   MOV DPTR,#1800H
        MOVX @DPTR,A
;-----

PPTR:   MOV A,R6
        RL A
        MOV DPTR,#PROCDN
        JMP @A+DPTR

PROCDN:  NOP
        NOP
        AJMP PROCD1
        AJMP PROCD2
        AJMP PROCD3
        AJMP PROCD4
        AJMP PROCD5
        AJMP PROCD6
;-----

PROCD6:  ACALL FREAD_SUB
;-----
        JNB RACK,ROTR6
;-----
        ACALL PWM_SUB
;-----
        SJMP ROTR6
;-----

PROCD5:  ACALL DETECT_SUB
;-----
        JNB RACK,ROTR6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        ACALL PWM_SUB
;-----
    SJMP ROTR6
;-----
PROC4:    ACALL RUNDIR_SUB
;-----
        JNB RACK,ROTR6
;-----
        ACALL PWM_SUB
;-----
    SJMP ROTR6
;-----
PROC3:    JNB RACK,ROTR6
;-----
        ACALL RAMP_SUB
;-----
;*** V_SELECT ***;
        MOV A,OME
        MOV DPTR,#0FO0H
        MOVC A,@A+DPTR
        MOV M,A
;-----
        ACALL PWM_SUB
;-----
    SJMP ROTR6
;-----
PROC2:    JNB RACK,ROTR6
;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ACALL BOOST_SUB
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;-----
ACALL PWM_SUB
;-----

S JMP ROTR6
;-----

PROCD1: JNB RACK,DSCAN
;-----

ACALL PWM_SUB
;-----
DSCAN: ACALL DSCAN_SUB
;-----
;-----
ROTR6: DJNZ R6,POPVAR
MOV R6,#06H
;-----

POPVAR: MOV ROINT,RO
MOV RO,ROMAIN
POP DPH
POP DPL
POP B
POP PSW
POP ACC

RETI
;-----
; END OF TF1 INTERRUPTION ;
;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;=====;
;
; SUBROUTINE USED IN MAIN ;
;
;=====;

ORG 0200H

;;-----;;
;; PARAMETERS READING ;;
;;-----;;

PREAD_SUB: MOV DPTR,#1000H
           MOV R1,#050H
PRD:      MOVX A,@DPTR
           MOV @R1,A
           CJNE R1,#058H,RDLOOP1
           MOV A,FCMOD
           SETB FCF
           JNZ PRDO
           CLR FCF
PRDO:     MOV A,STPMOD
           SETB STPF
           JNZ PRD1
           CLR STPF
PRD1:     RET
RDLOOP1: INC R1
           INC DPTR
           SJMP PRD

;-----;
;;-----;;

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PARA_SUB:  MOV A,KCD
              CLR KACK
              CJNE A,#00000110B,INVSTAT
              MOV KCT,#00H
              SJMP KCON

INVSTAT:  JNB RACK,KUPDWN
              JB MDAT,KUPDWN
              MOV R4,DSTAT
              CJNE R4,#08H,KNO

KUPDWN:   CJNE A,#00000101B,KDWN0
              MOV KCT,#01H
              SJMP KCON

KDWN0:   CJNE A,#00000011B,KNO
              MOV KCT,#02H
              SJMP KCON

KNO:     MOV KCT,#07H
              RET

KCON:    MOV A,KCT
              MOV R3,DSTAT
              JNB MDAT,DAT
              JNZ PRUPDWN
              CPL MDAT
              RET

PRUPDWN: CJNE A,#01H,PRDWN
              CJNE R3,#08H,PRINC
              MOV DSTAT,#00H
              RET

PRINC:   INC DSTAT
              RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
PRDWN: CJNE R3,#00H,PRDEC
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DSTAT,#08H

RET

PRDEC:  DEC DSTAT

RET

DAT:    MOV B,#09H

        MUL AB

        ADD A,DSTAT

        RL A

        MOV DPTR,#DTBL

        JMP @A+DPTR

;
DTBL:   AJMP DPO
        AJMP DP1
        AJMP DP2
        AJMP DP3
        AJMP DP4
        AJMP DP5
        AJMP DP6
        AJMP DP7
        AJMP DP8
        AJMP DU0
        AJMP DU1
        AJMP DU2
        AJMP DU3
        AJMP DU4
        AJMP DU5
        AJMP DU6
        AJMP DU7
        AJMP DU8
        AJMP DU9

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่ข้อมูลนี้ออก และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

AJMP DD1
AJMP DD2
AJMP DD3
AJMP DU4
AJMP DU5
AJMP DD6
AJMP DD7
AJMP DD8
;
DPO:    CPL MDAT
        RET
;
DP1:    MOV DPTR,#1001H
        MOV A,BSET
        MOVX @DPTR,A
        CPL MDAT
        RET
;
DP2:    MOV DPTR,#1002H
        MOV A,RUP
        MOVX @DPTR,A
        CPL MDAT
        RET
;
DP3:    MOV DPTR,#1003H
        MOV A,RDWN
        MOVX @DPTR,A
        CPL MDAT
        RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DP4:      MOV DPTR,#1004H
          MOV A,FCMOD
          MOVX @DPTR,A
          CPL MDAT
          RET
          ;

DP5:      MOV DPTR,#1005H
          MOV A,STPMOD
          MOVX @DPTR,A
          CPL MDAT
          RET
          ;

DP6:      MOV DPTR,#1006H
          MOV A,FMN
          MOVX @DPTR,A
          CPL MDAT
          RET
          ;

DP7:      MOV DPTR,#1007H
          MOV A,FMX
          MOVX @DPTR,A
          CPL MDAT
          RET
          ;

DP8:      MOV DPTR,#1008H
          MOV A,DFSET
          MOVX @DPTR,A
          CPL MDAT
          RET
          ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ทำงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DU0:      RET
          ;
DU1:      MOV A,BSET
          CJNE A,#032H,BS0
          RET
BS0:      INC BSET
          RET
          ;
DU2:      MOV A,RUP
          CJNE A,#0FAH,RUO
          RET
RUO:      INC RUP
          RET
          ;
DU3:      MOV A,RDWN
          CJNE A,#0FAH,RDNO
          RET
RDNO:     INC RDWN
          RET
          ;
DU4:      MOV A,FCMOD
          ANL A,#00000001B
          CPL ACC.0
          MOV FCMOD,A
          CPL FCF
          RET
          ;
DU5:      MOV A,STPMOD
          ANL A,#00000001B
          CPL ACC.0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV STPMOD,A
CPL STPF
RET
;
DU6: MOV A,FMN
      CJNE A,#OFOH,FMNO
      RET
FMNO: INC FMN
      RET
      ;
DU7: MOV A,FMX
      CJNE A,#OFOH,FMXO
      RET
FMXO: INC FMX
      RET
      ;
DUB: CLR C
      MOV A,DFSET
      SUBB A,FMX
      JC DFSO
      MOV DFSET,FMX
      RET
DFSO: INC DFSET
      RET
      ;
DD1: MOV A,BSET
      JZ NOTO
      DEC BSET
NOTO: RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DD2:      MOV A,RUP
          CJNE A,#01H,RU1
          RET

RU1:      DEC RUP
          RET
          ;

DD3:      MOV A,RDWN
          CJNE A,#01H,RD1
          RET

RD1:      DEC RDWN
          RET
          ;

DD6:      MOV A,FMN
          CJNE A,#01H,FMN1
          RET

FMN1:     DEC FMN
          RET
          ;

DD7:      MOV A,FMX
          CJNE A,#01H,FMX1
          RET

FMX1:     DEC FMX
          RET
          ;

DD8:      CLR C
          MOV A,FMN
          SUBB A,DFSET
          JC DFO
          MOV DFSET,FMN
          RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DFO:      DEC DFSET

          RET

          ;-----

          ;-----

          ;; DISPLAY-DATA PREPARATION ;;

          ;-----

DSPLY_SUB: JNB DSPEN,DISO

          JNB MDAT,DATDSP

          CLR DIX

          MOV DSP3,#073H

          MOV DSP2,#050H

          MOV DSP1,#03FH

          MOV DPTR,#1F10H

          MOV A,DSTAT

          MOVC A,@A+DPTR

          MOV DSPO,A

          RET

DATDSP:   MOV DPTR,#DSPTBL

          MOV A,DSTAT

          RL A

          JMP @A+DPTR

          ;

DSPTBL:   AJMP DSPLO

          AJMP DSPL1

          AJMP DSPL2

          AJMP DSPL3

          AJMP DSPL4

          AJMP DSPL5

          AJMP DSPL6

          AJMP DSPL7

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีเห็นได้เองเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

AJMP DSPL8
DISO: CLR A
      MOV DSP3,A
      MOV DSP2,A
      MOV DSP1,A
      MOV DSP0,A
      RET
      ;
DSPLO: MOV A,DCD
      JNZ DSPLO1
      MOV CONVERT,OMEGA
      ACALL CONVERT1
      ACALL BCD2DSP
      SETB DIX
      RET
DSPLO1: CJNE A,#01H,DSPLO2
      MOV DSP3,#00H
      MOV DSP2,#050H
      MOV DSP1,#05EH
      MOV DSP0,#06EH
      CLR DIX
      RET
DSPLO2: CJNE A,#02H,DSPLO3
      MOV DSP3,#00H
      MOV DSP2,#06H
      MOV DSP1,#054H
      MOV DSP0,#074H
      CLR DIX
      RET
DSPLO3: MOV DSP3,#073H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DSP2,#050H

MOV DSP1,#079H

MOV DSP0,#050H

CLR DIX

RET

;

DSPL1:  MOV CONVERT,BSET

        ACALL CONVERT2

        ACALL BCD2DSP

        SETB DIX

        RET

;

DSPL2:  MOV CONVERT,RUP

        ACALL CONVERT2

        ACALL BCD2DSP

        SETB DIX

        RET

;

DSPL3:  MOV CONVERT,RDWN

        ACALL CONVERT2

        ACALL BCD2DSP

        SETB DIX

        RET

;

DSPL4:  MOV CON,#00H

        MOV VERT,FCMOD

        ACALL BIN2BCD

        ACALL BCD2DSP

        CLR DIX

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
DSPL5:   MOV CON,#00H
         MOV VERT,STPMOD
         ACALL BIN2BCD
         ACALL BCD2DSP
         CLR DIX
         RET
;
DSPL6:   MOV CONVERT,FMN
         ACALL CONVERT1
         ACALL BCD2DSP
         SETB DIX
         RET
DSPL7:   MOV CONVERT,FMX
         ACALL CONVERT1
         ACALL BCD2DSP
         SETB DIX
         RET
;
DSPL8:   MOV CONVERT,DFSET
         ACALL CONVERT1
         ACALL BCD2DSP
         SETB DIX
         RET
;-----
;;-----;;
;; BCD2DSP ;;
;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 BCD2DSP: MOV R1,#063H
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่น และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV RO,#043H

MOV DPTR,#1F10H

CJNE @R1,#00H,BCD1

MOV @RO,#00H

SJMP BCDO

BCD1:  MOV A,@R1

      MOVC A,@A+DPTR

      CJNE RO,#041H,BCD2

      JNB D1X,BCD2

      SETB ACC.7

BCD2:  MOV @RO,A

      CJNE RO,#040H,BCDO

      RET

BCDO:  DEC RO

      DEC R1

      SJMP BCD1

;-----;
; BIN2BCD ;
;-----;

BIN2BCD: MOV R1,#060H

        MOV A,VERT

BIN1:   MOV B,#0AH

        DIV AB

        MOV @R1,B

        CJNE R1,#061H,B1NO

        MOV A,CON

BIN2:   INC R1

        SJMP BIN1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
B1NO: CJNE R1,#063H,BIN2
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
;-----
;;-----;;
;; CONVERT1 ;;
;;-----;;

CONVERT1: MOV A,CONVERT
MOV B,#080H
MUL AB
MOV QUAT,B
MOV B,#0AH
MUL AB
MOV PDSPO,B
MOV R1,#061H
MOV A,QUAT
CONV1: MOV B,#0AH
DIV AB
MOV @R1,B
CJNE R1,#063H,CONVO
RET
CONVO: INC R1
SJMP CONV1
;-----
;;-----;;
;; CONVERT2 ;;
;;-----;;

CONVERT2: MOV A,CONVERT
MOV B,#04H
MUL AB
MOV CON,#00H
CNVTO: MOV VERT,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 CNVTO: MOV VERT,A
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SUBB A,#064H
JNC CNVT2
MOV R4,B
CJNE R4,#00H,CNVT1
ACALL BIN2BCD
RET
CNVT1:  DEC B
        CLR C
CNVT2:  INC CON
        SJMP CNVTO
;-----;
; END OF SUBROUTINE USED IN MAIN ;
;-----;
;=====;
; SUBROUTINE USED IN FLAG TF1 INTERRUPTION ;
;=====;
;-----;
; FREAD_SUB ;
;-----;
FREAD_SUB: DJNZ FSMP,FRDSUB2
;
MOV CNTH,TH1
MOV CNTL,TL1
CLR A
MOV TH1,A
MOV TL1,A
;
MOV FSMP,#010H
CLR C
MOV A,CNTH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RRC A

JNZ MAXF

MOV A,CNTL

RRC A

MOV CNTL,A

JC FRD2

MOV FRD,CNTL

SETB FCONT

RET

FRD2:   INC A

        JZ MAXF

        SETB FCONT

        CJNE A,FRD,FRD3

        RET

FRD3:   MOV FRD,CNTL

        RET

SCALING: MOV A,FMX

        CLR C

        SUBB A,FMN

        MOV B,FRD

        MUL AB

        MOV A,FMN

        ADD A,B

        MOV AFSET,A

FRD1:   MOV FSET,AFSET

        JNB FCF,FRD_END

        MOV FSET,DFSET

FRD_END: RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่ข้อมูลใดๆที่ปรากฏในเอกสารนี้ไปยังบุคคลอื่นโดยไม่ได้รับอนุญาต
S JMP FRD1

```

FRDSUB2:   JNB FCONT,FRD_END
           CLR FCONT
           SJMP SCALING

```

```

;-----

```

```

;;-----;;

```

```

;; DETECT_SUB ;;

```

```

;;-----;;

```

```

DETECT_SUB: DJNZ KSMP,KLOOPO

```

```

MOV KSMP,#0AH

```

```

MOV C,RST

```

```

MOV RUNF,C

```

```

MOV A,P1

```

```

MOV C,ACC.2

```

```

MOV SDIR,C

```

```

SWAP A

```

```

JB KENF,KRX

```

```

CLR KACK

```

```

RET

```

```

KRX:      ANL A,#00000111B

```

```

CJNE A,#07H,SENO

```

```

MOV KRD,A

```

```

RET

```

```

SENO:     CJNE A,KRD,KLOOP1

```

```

DEC R2

```

```

CJNE R2,#19H,KLOOP2

```

```

MOV KCD,A

```

```

SETB KACK

```

```

RET

```

```

KLOOP2:   MOV A,R2

```

```

JNZ KLOOPO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและเผยแพร่ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R2,#05H
MOV KCD,KRD
SETB KACK
RET
KLOOP1: MOV KRD,A
MOV R2,#1AH
KLOOP0: RET
;-----
;-----
; RUNDIR_SUB
;-----
RUNDIR_SUB: SETB KENF
JNB RUNF,STOPMD
JNB PRDY,REND
SETB RACK
CLR INHO ;Enable inv unit
MOV DCD,#00H
MOV A,PSET
XRL A,PSTAT
JNB ACC.2,NCDIR
MOV FIN,#00H
MOV A,OMEGA
JNZ RRET
CPL DIR
NCDIR: MOV FIN,FSET
RRET: RET
REND: CLR RACK
MOV DCD,#03H

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าจะในรูปแบบใดๆก็ตาม หากมีข้อผิดพลาดหรือข้อสงสัยใดๆ กรุณาแจ้งไปยังเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,OMEGA
JNZ NOZERO
CLR RACK
SETB INHO ;Disable inv unit
MOV DCD,#01H ;Show "rdy" at display unit
;
ACALL PCHECK_SUB
;
RET
NOZERO: CLR MDAT
MOV DSTAT,#00H
CLR KENF ;Disable keypad unit
JB STPF,RMPMD
SETB INHO ;Disable inv unit
MOV DCD,#02H
RET
RMPMD: CLR INHO ;Enable inv unit
MOV DCD,#00H
RET
;-----
;;-----;;
;; PARAMETERS CHECKING ;;
;;-----;;
PCHECK_SUB: CLR C
MOV A,FMX
SUBB A,FMN
CLR PRDY
JC PC1
JNB FCF,PC2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 MOV A,FMX
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SUBB A,DFSET

JC PC1

MOV A,DFSET

SUBB A,FMN

JC PC1

PC2:   SETB PRDY

PC1:   RET

;-----

; ;-----; ;
; ; DSCAN_SUB ; ;
; ;-----; ;

DSCAN_SUB: CLR A
            MOV DPTR,#1400H
            MOVX @DPTR,A
            MOV C,SCAN,0
            MOV SCAN0,C
            MOV C,SCAN,1
            MOV SCAN1,C
            ;
            MOV A,@RO
            MOVX @DPTR,A

            MOV A,SCAN

            JNZ SCNLP

            MOV SCAN,#03H

            MOV RO,#043H

            RET

SCNLP:   DEC SCAN

            DEC RO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ RET การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; ;-----; ;
; ; RAMP_SUB ; ;
; ;-----; ;

RAMP_SUB:  MOV A,FIN
           CJNE A,OMEGA,RAMPO
           CLR RMPF
           RET

RAMPO:    JB RMPF,RAMPOO
           MOV STUP,RUP
           MOV STDWN,RDWN
           SETB RMPF

RAMPOO:   CLR C
           SUBB A,OMEGA
           JNC RMPUP
           MOV STUP,RUP
           DJNZ STDWN,RAMP1
           DEC OME
           MOV STDWN,RDWN

RAMP1:    RET

RMPUP:    MOV STDWN,RDWN
           DJNZ STUP,RAMP1
           INC OME
           MOV STUP,RUP
           RET

;-----
; ;-----; ;
; ; BOOST_SUB ; ;
; ;-----; ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ข้อมูลนี้ออกหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SUBB A,M
MOV B,BSET
MUL AB
SUBB A,#080H
JC BSTO
INC B
BSTO: MOV A,M
ADD A,B
MOV MSET,A ;Prepare data for PWM_SUB
MOV OMEGA,OME ;
RET
;-----;
;-----;
;-----;
;-----;
;-----;
;*** SEC1 DETERMINE PHASE ANGLE ***
;
PWM_SUB: CLR C
MOV A,LTHETA
ADD A,OMEGA
MOV LTHETA,A
MOV A,HTHETA
ADDC A,#00H
MOV HTHETA,A
;
;*** SEC2 OUTPUT NEW VECTOR SET WHEN PH. OVFLW ***
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV A,#0AFH
```

```

SUBB A,LTHETA

MOV BUFFER,A

MOV A,#014H

SUBB A,HTHETA

JNC SEC30

CLR C

CPL A

ADD A,#010H

MOV HTHETA,A

MOV A,BUFFER

CPL A

INC A

MOV LTHETA,A

; ** SELECT NEW VECTOR SET **
;
MOV A,VL

CJNE A,#0AH,SEC20

CLR A

SJMP SEC21

SEC20: ADD A,#02H

SEC21: MOV VL,A

;

; ** SEND VECTOR TO VECTOR FILES **
;

MOV A,#01H

MOV DPH,#01FH

JNB DIR,SDPL

MOV DPH,#00EH

SDPL: MOV DPL,VL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อสาธารณะ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV C A,@A+DPTR
MOV BUFFER,A
CLR A
MOV C A,@A+DPTR
CPL HRF.2
CPL VFSEL
MOV DPH,HRF
MOV DPL,#00H
MOVX @DPTR,A
SWAP A
INC DPL
MOVX @DPTR,A
MOV A,BUFFER
INC DPL
MOVX @DPTR,A
SWAP A
INC DPL
MOVX @DPTR,A
;
;*** READ CONSTANT K FROM TABLE ***
;

```

```

SEC30: CLR A
MOV DPL,LTHETA
MOV DPH,HTHETA
MOV C A,@A+DPTR
MOV K1,A
CLR C
MOV A,DPL

```

```
ADD A,#0BOH
```

```
MOV DPL,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อสาธารณะ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,DPH
ADDC A,#04H
MOV DPH,A
CLR A
MOVC A,@A+DPTR
MOV K2,A
CLR C
MOV A,DPL
ADD A,#0B0H
MOV DPL,A
MOV A,DPH
ADDC A,#04H
MOV DPH,A
CLR A
MOVC A,@A+DPTR
MOV K3,A
;
;*** SEC4 PULSEWIDTH CALCULATION ***
;
MOV B,MSET
MUL AB
SEC40: CLR C
MOV A,#080H
SUBB A,B
JNC SEC401
CLR A
SEC401: JNZ SEC41
INC A

```

```
SEC41: MOV BETA,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ข้อมูลนี้เนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV B,MSET
MUL AB
SEC42: MOV ALPH2,B
MOV A,K1
MOV B,MSET
MUL AB
SEC43: CLR C
MOV A,ALPH2
SUBB A,B
JC SEC44
MOV ALPH1,ALPH2
SJMP SEC50
SEC44: MOV ALPH1,B
;
;*** SEC5 FORM TIMER DATA AND OUTPUT TO 8253 ***
;
SEC50: CLR C
MOV A,BETA
MOV DPTR,#0800H
MOVX @DPTR,A
ADD A,ALPH2
MOV BUFFER,A
SUBB A,#252D
JC SEC51
MOV BUFFER,#252D
SEC51: CLR C
MOV A,BUFFER
INC DPL

```

```

ADD A,ALPH1
MOV BUFFER,A
SUBB A,#252D
JC SEC52
MOV BUFFER,#252D
SEC52: CLR C
MOV A,BUFFER
INC DPL
MOVX @DPTR,A
RET
;-----;
; END OF SUBROUTINE USED IN TF1 INTERRUPTION ;
;-----;
END
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;-----;
; K1-TABLE ;
;-----;
;

```

K1TABL:

```

DB ODCH,ODDH,ODDH,ODDH,ODDH,ODDH,ODDH,ODDH,ODDH,ODDH
DB ODDH,ODEH,ODEH,ODEH,ODEH,ODEH,ODEH,ODEH,ODEH,ODEH
DB ODFH,ODFH,ODFH,ODFH,ODFH,ODFH,ODFH,ODFH,ODFH,OE0H
DB OE0H,OE0H,OE0H,OE0H,OE0H,OE0H,OE0H,OE0H,OE0H,OE1H
DB OE1H,OE1H,OE1H,OE1H,OE1H,OE1H,OE1H,OE1H,OE1H,OE2H,OE2H
;
DB OE2H,OE2H,OE2H,OE2H,OE2H,OE2H,OE2H,OE2H,OE3H,OE3H
DB OE3H,OE3H,OE3H,OE3H,OE3H,OE3H,OE3H,OE3H,OE4H,OE4H
DB OE4H,OE4H,OE4H,OE4H,OE4H,OE4H,OE4H,OE4H,OE5H,OE5H
DB OE5H,OE5H,OE5H,OE5H,OE5H,OE5H,OE5H,OE5H,OE6H,OE6H
DB OE6H,OE6H,OE6H,OE6H,OE6H,OE6H,OE6H,OE6H,OE6H,OE7H
;
DB OE7H,OE7H,OE7H,OE7H,OE7H,OE7H,OE7H,OE7H,OE7H,OE7H
DB OE8H,OE8H,OE8H,OE8H,OE8H,OE8H,OE8H,OE8H,OE8H,OE8H
DB OE8H,OE9H,OE9H,OE9H,OE9H,OE9H,OE9H,OE9H,OE9H,OE9H
DB OE9H,OE9H,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH
DB OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH,OEAH
;*****
DB OEBH,OEBH,OEBH,OEBH,OEBH,OEBH,OEBH,OEBH,OEBH,OEBH
DB OECH,OECH,OECH,OECH,OECH,OECH,OECH,OECH,OECH,OECH
DB OEDH,OEDH,OEDH,OEDH,OEDH,OEDH,OEDH,OEDH,OEDH,OEDH
DB OEEH,OEEH,OEEH,OEEH,OEEH,OEEH,OEEH,OEEH,OEEH,OEEH
DB OEEH,OEEH,OEFH,OEFH,OEFH,OEFH,OEFH,OEFH,OEFH,OEFH
;
DB OFEH,OFEH,OFEH,OFEH,OFEH,OFEH,OFEH,OFEH,OFEH,OFEH
DB OFOH,FOFH,FOFH,FOFH,FOFH,FOFH,FOFH,FOFH,FOFH,OF1H
DB OF1H,OF1H,OF1H,OF1H,OF1H,OF1H,OF1H,OF1H,OF1H,OF1H

```

DB OF1H,OF1H,OF1H,OF2H,OF2H,OF2H,OF2H,OF2H,OF2H,OF2H

DB OF2H,OF2H,OF2H,OF2H,OF2H,OF2H,OF2H,OF3H,OF3H,OF3H

;

DB OF3H,OF3H,OF3H,OF3H,OF3H,OF3H,OF3H,OF3H,OF3H,OF3H

DB OF3H,OF3H,OF4H,OF4H,OF4H,OF4H,OF4H,OF4H,OF4H,OF4H

DB OF4H,OF4H,OF4H,OF4H,OF4H,OF4H,OF4H,OF4H,OF5H,OF5H

DB OF5H,OF5H,OF5H,OF5H,OF5H,OF5H,OF5H,OF5H,OF5H,OF5H

DB OF5H,OF5H,OF5H,OF5H,OF5H,OF6H,OF6H,OF6H,OF6H,OF6H

DB OF6H,OF6H,OF6H,OF6H,OF6H,OF6H,OF6H,OF6H,OF6H,OF6H

DB OF6H,OF6H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H

DB OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H,OF8H

;

DB OF8H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H

DB OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H

DB OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H

DB OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H

DB OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H,OF9H

;

DB OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH

DB OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH,OFBH

DB OFBH,OFBH,OFBH,OFBH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH

DB OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH

DB OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFCH

DB OFCH,OFCH,OFCH,OFCH,OFCH,OFCH,OFDH,OFDH,OFDH,OFDH

DB OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH

DB OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH

DB OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH

DB OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH,OFDH

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการดำเนินงานด้าน...

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

;

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

;

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH

;

DB OFEH, OFEH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH

DB OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH

DB OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH

DB OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH, OFDH

DB OFDH, OFDH, OFDH, OFDH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH

DB OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการดำเนินงานด้านการศึกษา

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFCH
 DB OFCH, OFCH, OFCH, OFCH, OFCH, OFCH, OFBH, OFBH, OFBH, OFBH
 DB OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH
 DB OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH, OFBH
 ;
 DB OFBH, OFBH, OFBH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH
 DB OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH
 DB OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OFAH, OF9H, OF9H, OF9H
 DB OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H
 DB OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF9H, OF8H
 ;
 DB OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H
 DB OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF8H, OF7H
 DB OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H
 DB OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF7H, OF6H, OF6H
 DB OF6H, OF6H, OF6H, OF6H, OF6H, OF6H, OF6H, OF6H, OF6H, OF6H
 ;*****
 DB OF6H, OF6H, OF6H, OF6H, OF6H, OF5H, OF5H, OF5H, OF5H, OF5H
 DB OF5H, OF5H, OF5H, OF5H, OF5H, OF5H, OF5H, OF5H, OF5H, OF5H
 DB OF5H, OF5H, OF4H, OF4H, OF4H, OF4H, OF4H, OF4H, OF4H, OF4H
 DB OF4H, OF4H, OF4H, OF4H, OF4H, OF4H, OF4H, OF4H, OF3H, OF3H
 DB OF3H, OF3H, OF3H, OF3H, OF3H, OF3H, OF3H, OF3H, OF3H, OF3H
 ;
 DB OF3H, OF3H, OF3H, OF2H, OF2H, OF2H, OF2H, OF2H, OF2H, OF2H
 DB OF2H, OF2H, OF2H, OF2H, OF2H, OF2H, OF2H, OF1H, OF1H, OF1H
 DB OF1H, OF1H, OF1H, OF1H, OF1H, OF1H, OF1H, OF1H, OF1H, OF1H
 DB OF1H, OFOH, OFOH, OFOH, OFOH, OFOH, OFOH, OFOH, OFOH, OFOH
 DB OFOH, OFOH, OFOH, OFOH, OFOH, OFEH, OFEH, OFEH, OFEH, OFEH
 ;
 DB OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OFEH, OEEH, OEEH
 DB OEEH, OEEH, OEEH, OEEH, OEEH, OEEH, OEEH, OEEH, OEEH, OEEH
 DB OEEH, OEDH, OEDH, OEDH, OEDH, OEDH, OEDH, OEDH, OEDH, OEDH

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์หรือการสงวนลิขสิทธิ์อื่นใดในเอกสารนี้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB  OEDH, OEDH, OEDH, OECH, OECH, OECH, OECH, OECH, OECH, OECH
DB  OECH, OECH, OECH, OECH, OECH, OEBH, OEBH, OEBH, OEBH, OEBH
;*****
DB  OEBH, OEBH, OEBH, OEBH, OEBH, OEBH, OEBH, OEAH, OEAH, OEAH
DB  OEAH, OEAH, OEAH, OEAH, OEAH, OEAH, OEAH, OEAH, OE9H, OE9H
DB  OE9H, OE9H, OE9H, OE9H, OE9H, OE9H, OE9H, OE9H, OE9H, OE8H
DB  OE8H, OE8H, OE8H, OE8H, OE8H, OE8H, OE8H, OE8H, OE8H, OE8H
DB  OE7H, OE7H, OE7H, OE7H, OE7H, OE7H, OE7H, OE7H, OE7H, OE7H
;
DB  OE7H, OE6H, OE6H, OE6H, OE6H, OE6H, OE6H, OE6H, OE6H, CE6H
DB  OE6H, OE6H, OE5H, OE5H, OE5H, OE5H, OE5H, OE5H, OE5H, OE5H
DB  OE5H, OE5H, OE4H, OE4H, OE4H, OE4H, OE4H, OE4H, OE4H, OE4H
DB  OE4H, OE4H, CE3H, OE3H, OE3H, OE3H, OE3H, OE3H, OE3H, OE3H
DB  OE3H, OE3H, OE2H, OE2H, OE2H, OE2H, OE2H, OE2H, OE2H, OE2H
;
DB  OE2H, OE2H, OE1H, OE1H, OE1H, OE1H, OE1H, OE1H, OE1H, OE1H
DB  OE1H, OE0H, OE0H, OE0H, OE0H, OE0H, OE0H, OE0H, OE0H, OE0H
DB  OE0H, ODFH, ODFH, ODFH, ODFH, ODFH, ODFH, ODFH, ODFH, ODFH
DB  ODEH, ODEH, ODEH, ODEH, ODEH, ODEH, ODEH, ODEH, ODEH, ODDH
DB  ODDH, ODDH, ODDH, ODDH, ODDH, ODDH, ODDH, ODDH, ODDH, ODCH
;
;-----;
; END OF K1-TABLE ;
;-----;

```

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORG 14BOH

;-----;

; K2-TABLE ;

;-----;

;

K2TABL:

DB ODCH, ODCH, ODCH, ODCH, ODCH, ODCH, ODCH, ODBH, ODBH, ODBH

DB ODBH, ODBH, ODBH, ODBH, ODBH, ODBH, ODAH, ODAH, ODAH, ODAH

DB ODAH, ODAH, ODAH, ODAH, ODAH, OD9H, OD9H, OD9H, OD9H, OD9H

DB OD9H, OD9H, OD9H, OD9H, OD8H, OD8H, OD8H, OD8H, OD8H, OD8H

DB OD8H, OD8H, OD7H, OD7H, OD7H, OD7H, OD7H, OD7H, OD7H, OD7H

;

DB OD7H, OD6H, OD6H, OD6H, OD6H, OD6H, OD6H, OD6H, OD6H, OD5H

DB OD5H, OD5H, OD5H, OD5H, OD5H, OD5H, OD5H, OD4H, OD4H, OD4H

DB OD4H, OD4H, OD4H, OD4H, OD4H, OD3H, OD3H, OD3H, OD3H, OD3H

DB OD3H, OD3H, OD3H, OD2H, OD2H, OD2H, OD2H, OD2H, OD2H, OD2H

DB OD2H, OD1H, OD1H, OD1H, OD1H, OD1H, OD1H, OD1H, OD1H, OD0H

;

DB ODOH, ODOH, ODOH, ODOH, ODOH, ODOH, ODOH, OCFH, OCFH, OCFH

DB OCFH, OCFH, OCFH, OCFH, OCFH, OCEH, OCEH, OCEH, OCEH, OCEH

DB OCEH, OCEH, OCDH, OCDH, OCDH, OCDH, OCDH, OCDH, OCDH, OCDH

DB OCCH, OCCH, OCCH, OCCH, OCCH, OCCH, OCCH, OCBH, OCBH, OCBH

DB OCBH, OCBH, OCBH, OCBH, OCBH, OCAH, OCAH, OCAH, OCAH, OCAH

DB OCAH, OCAH, OC9H, OC9H, OC9H, OC9H, OC9H, OC9H, OC9H, OC9H

DB OC8H, OC8H, OC8H, OC8H, OC8H, OC8H, OC8H, OC7H, OC7H, OC7H

DB OC7H, OC7H, OC7H, OC7H, OC6H, OC6H, OC6H, OC6H, OC6H, OC6H

DB OC6H, OC5H, OC5H, OC5H, OC5H, OC5H, OC5H, OC5H, OC4H, OC4H

DB OC4H, OC4H, OC4H, OC4H, OC4H, OC3H, OC3H, OC3H, OC3H, OC3H

;

DB OC3H, OC3H, OC2H, OC2H, OC2H, OC2H, OC2H, OC2H, OC2H, OC1H

DB OC1H, OC1H, OC1H, OC1H, OC1H, OC1H, OCOH, OCOH, OCOH, OCOH

DB OCOH, OCOH, OCOH, OBFH, OBFH, OBFH, OBFH, OBFH, OBFH, OBFH

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB OBEH, OBEH, OBEH, OBEH, OBEH, OBEH, OBEH, OBDH, OBDH, OBDH
DB OBDH, OBDH, OBDH, OBCH, OBCH, OBCH, OBCH, OBCH, OBCH, OBCH
;

DB OBBH, OBBH, OBBH, OBBH, OBBH, OBBH, OBBH, OBAH, OBAH, OBAH
DB OBAH, OBAH, OBAH, OB9H, OB9H, OB9H, OB9H, OB9H, OB9H, OB9H
DB OB8H, OB8H, OB8H, OB8H, OB8H, OB8H, OB8H, OB7H, OB7H, OB7H, OB7H
DB OB7H, OB7H, OB7H, OB6H, OB6H, OB6H, OB6H, OB6H, OB6H, OB6H, OB5H
DB OB5H, OB5H, OB5H, OB5H, OB5H, OB5H, OB5H, OB4H, OB4H, OB4H, OB4H

DB OB4H, OB4H, OB3H, OB3H, OB3H, OB3H, OB3H, OB3H, OB2H, OB2H
DB OB2H, OB2H, OB2H, OB2H, OB2H, OB2H, OB1H, OB1H, OB1H, OB1H, OB1H
DB OB1H, OBOH, OBOH, OBOH, OBOH, OBOH, OBOH, OBOH, OAFH, OAFH, OAFH
DB OAFH, OAFH, OAFH, OAEH, OAEH, OAEH, OAEH, OAEH, OAEH, OADH
DB OADH, OADH, OADH, OADH, OADH, OADH, OACH, OACH, OACH, OACH
;

DB OACH, OACH, OABH, OABH, OABH, OABH, OABH, CABH, OAAH, OAAH
DB OAAH, OAAH, OAAH, OAAH, OA9H, OA9H, OA9H, OA9H, OA9H, OA9H
DB OA8H, OA8H, OA8H, OA8H, OA8H, OA8H, OA8H, OA7H, OA7H, OA7H, OA7H
DB OA7H, OA7H, OA6H, OA6H, OA6H, OA6H, OA6H, OA6H, OA5H, OA5H
DB OA5H, OA5H, OA5H, OA5H, OA4H, OA4H, OA4H, OA4H, OA4H, OA4H, OA3H
;

DB OA3H, OA3H, OA3H, OA3H, OA3H, OA2H, OA2H, OA2H, OA2H, OA2H
DB OA2H, OA1H, OA1H, OA1H, OA1H, OA1H, OA1H, OA1H, OAOH, OAOH, OAOH
DB OAOH, OAOH, OAOH, O9FH, O9FH, O9FH, O9FH, O9FH, O9FH, O9EH
DB O9EH, O9EH, O9EH, O9EH, O9DH, O9DH, O9DH, O9DH, O9DH, O9DH
DB O9CH, O9CH, O9CH, O9CH, O9CH, O9CH, O9CH, O9BH, O9BH, O9BH, O9BH

DB O9BH, O9AH, O9AH, O9AH, O9AH, O9AH, O9AH, O99H, O99H, O99H
DB O99H, O99H, O99H, O98H, O98H, O98H, O98H, O98H, O97H, O97H
DB O97H, O97H, O97H, O97H, O96H, O96H, O96H, O96H, O96H, O95H
DB O95H, O95H, O95H, O95H, O95H, O94H, O94H, O94H, O94H, O94H
DB O93H, O93H, O93H, O93H, O93H, O93H, O92H, O92H, O92H, O92H

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

DB 092H,091H,091H,091H,091H,091H,091H,090H,090H,090H

DB 090H,090H,08FH,08FH,08FH,08FH,08FH,08FH,08EH,08EH

DB 08EH,08EH,08EH,08DH,08DH,08DH,08DH,08DH,08DH,08CH

DB 08CH,08CH,08CH,08CH,08BH,08BH,08BH,08BH,08BH,08AH

DB 08AH,08AH,08AH,08AH,08AH,089H,089H,089H,089H,089H

;

DB 088H,088H,088H,088H,088H,087H,087H,087H,087H,087H

DB 087H,086H,086H,086H,086H,086H,085H,085H,085H,085H

DB 085H,084H,084H,084H,084H,084H,084H,083H,083H,083H

DB 083H,083H,082H,082H,082H,082H,082H,081H,081H,081H

DB 081H,081H,080H,080H,080H,080H,080H,07FH,07FH,07FH

;*****

DB 07FH,07FH,07FH,07EH,07EH,07EH,07EH,07EH,07DH,07DH

DB 07DH,07DH,07DH,07CH,07CH,07CH,07CH,07CH,07BH,07BH

DB 07BH,07BH,07BH,07AH,07AH,07AH,07AH,07AH,079H,079H

DB 079H,079H,079H,078H,078H,078H,078H,078H,078H,077H

DB 077H,077H,077H,077H,076H,076H,076H,076H,076H,075H

;

DB 075H,075H,075H,075H,074H,074H,074H,074H,074H,073H

DB 073H,073H,073H,073H,072H,072H,072H,072H,072H,071H

DB 071H,071H,071H,071H,070H,070H,070H,070H,070H,06FH

DB 06FH,06FH,06FH,06FH,06EH,06EH,06EH,06EH,06EH,06DH

DB 06DH,06DH,06DH,06DH,06CH,06CH,06CH,06CH,06CH,06BH

;

DB 06BH,06BH,06BH,06BH,06AH,06AH,06AH,06AH,06AH,069H

DB 069H,069H,069H,069H,068H,068H,068H,068H,068H,067H

DB 067H,067H,067H,067H,066H,066H,066H,066H,065H,065H

DB 065H,065H,065H,064H,064H,064H,064H,064H,063H,063H

DB 063H,063H,063H,062H,062H,062H,062H,062H,061H,061H

;*****

DB 061H,061H,061H,060H,060H,060H,060H,060H,05FH,05FH

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดยกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB 05FH,05FH,05FH,05EH,05EH,05EH,05EH,05DH,05DH,05DH
 DB 05DH,05DH,05CH,05CH,05CH,05CH,05CH,05BH,05BH,05BH
 DB 05BH,05BH,05AH,05AH,05AH,05AH,05AH,059H,059H,059H
 DB 059H,058H,058H,058H,058H,058H,057H,057H,057H,057H
 ;
 DB 057H,056H,056H,056H,056H,056H,055H,055H,055H,055H
 DB 055H,054H,054H,054H,054H,053H,053H,053H,053H,053H
 DB 052H,052H,052H,052H,052H,051H,051H,051H,051H,051H
 DB 050H,050H,050H,050H,04FH,04FH,04FH,04FH,04FH,04EH
 DB 04EH,04EH,04EH,04EH,04DH,04DH,04DH,04DH,04CH,04CH
 ;
 DB 04CH,04CH,04CH,04BH,04BH,04BH,04BH,04BH,04AH,04AH
 DB 04AH,04AH,04AH,049H,049H,049H,049H,048H,048H,048H
 DB 048H,048H,047H,047H,047H,047H,047H,046H,046H,046H
 DB 046H,045H,045H,045H,045H,045H,044H,044H,044H,044H
 DB 044H,043H,043H,043H,043H,042H,042H,042H,042H,042H
 ;*****
 DB 041H,041H,041H,041H,041H,040H,040H,040H,040H,03FH
 DB 03FH,03FH,03FH,03FH,03EH,03EH,03EH,03EH,03EH,03DH
 DB 03DH,03DH,03DH,03CH,03CH,03CH,03CH,03CH,03BH,03BH
 DB 03BH,03BH,03AH,03AH,03AH,03AH,03AH,039H,039H,039H
 DB 039H,039H,038H,038H,038H,038H,037H,037H,037H,037H
 ;
 DB 037H,036H,036H,036H,036H,035H,035H,035H,035H,035H
 DB 034H,034H,034H,034H,034H,033H,033H,033H,033H,032H
 DB 032H,032H,032H,032H,031H,031H,031H,031H,030H,030H
 DB 030H,030H,030H,02FH,02FH,02FH,02FH,02FH,02EH,02EH
 DB 02EH,02EH,02DH,02DH,02DH,02DH,02DH,02CH,02CH,02CH
 ;
 DB 02CH,02BH,02BH,02BH,02BH,02BH,02AH,02AH,02AH,02AH
 DB 029H,029H,029H,029H,029H,028H,028H,028H,028H,028H
 DB 027H,027H,027H,027H,026H,026H,026H,026H,026H,025H

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB 025H,025H,025H,024H,024H,024H,024H,024H,023H,023H
DB 023H,023H,022H,022H,022H,022H,022H,021H,021H,021H
;*****
DB 021H,020H,020H,020H,020H,020H,01FH,01FH,01FH,01FH
DB 01EH,01EH,01EH,01EH,01EH,01DH,01DH,01DH,01DH,01CH
DB 01CH,01CH,01CH,01CH,01BH,01BH,01BH,01BH,01AH,01AH
DB 01AH,01AH,01AH,019H,019H,019H,019H,018H,018H,018H
DB 018H,018H,017H,017H,017H,017H,017H,016H,016H,016H
;
DB 016H,015H,015H,015H,015H,015H,014H,014H,014H,014H
DB 013H,013H,013H,013H,013H,012H,012H,012H,012H,011H
DB 011H,011H,011H,011H,010H,010H,010H,010H,00FH,00FH
DB 00FH,00FH,00FH,00EH,00EH,00EH,00EH,00DH,00DH,00DH
DB 00DH,00DH,00CH,00CH,00CH,00CH,00BH,00BH,00BH,00BH
;
DB 00BH,00AH,00AH,00AH,00AH,009H,009H,009H,009H,009H
DB 008H,008H,008H,008H,007H,007H,007H,007H,007H,006H
DB 006H,006H,006H,005H,005H,005H,005H,005H,004H,004H
DB 004H,004H,003H,003H,003H,003H,003H,002H,002H,002H
DB 002H,001H,001H,001H,001H,001H,000H,000H,000H,000H
;
;-----;
; END OF K2 TABLE ;
;-----;

```

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORG 1960H

;-----;

; K3-TABLE ;

;-----;

;

K3TABL:

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

;

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH,06EH

DB 06EH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

;

DB 06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

DB 06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

DB 06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

DB 06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

DB 06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH,06FH

DB 06FH,06FH,070H,070H,070H,070H,070H,070H,070H,070H

DB 070H,070H,070H,070H,070H,070H,070H,070H,070H,070H

DB 070H,070H,070H,070H,070H,070H,070H,070H,070H,070H

DB 070H,070H,070H,070H,070H,070H,070H,070H,070H,070H

DB 070H,070H,070H,070H,070H,070H,071H,071H,071H,071H

;

DB 071H,071H,071H,071H,071H,071H,071H,071H,071H,071H

DB 071H,071H,071H,071H,071H,071H,071H,071H,071H,071H

DB 071H,071H,071H,071H,071H,071H,071H,071H,071H,071H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB 071H,071H,072H,072H,072H,072H,072H,072H,072H,072H

DB 072H,072H,072H,072H,072H,072H,072H,072H,072H,072H

;

DB 072H,072H,072H,072H,072H,072H,072H,072H,072H,072H

DB 072H,072H,072H,072H,072H,073H,073H,073H,073H,073H

DB 073H,073H,073H,073H,073H,073H,073H,073H,073H,073H

DB 073H,073H,073H,073H,073H,073H,073H,073H,073H,073H

DB 073H,073H,073H,073H,073H,074H,074H,074H,074H,074H

DB 074H,074H,074H,074H,074H,074H,074H,074H,074H,074H

DB 074H,074H,074H,074H,074H,074H,074H,074H,074H,074H

DB 074H,074H,074H,075H,075H,075H,075H,075H,075H,075H

DB 075H,075H,075H,075H,075H,075H,075H,075H,075H,075H

DB 075H,075H,075H,075H,075H,075H,075H,075H,075H,075H

;

DB 076H,076H,076H,076H,076H,076H,076H,076H,076H,076H

DB 076H,076H,076H,076H,076H,076H,076H,076H,076H,076H

DB 076H,076H,076H,076H,076H,076H,077H,077H,077H,077H

DB 077H,077H,077H,077H,077H,077H,077H,077H,077H,077H

DB 077H,077H,077H,077H,077H,077H,077H,077H,077H,077H

;

DB 077H,078H,078H,078H,078H,078H,078H,078H,078H,078H

DB 078H,078H,078H,078H,078H,078H,078H,078H,078H,078H

DB 078H,078H,078H,078H,078H,078H,078H,079H,079H,079H

DB 079H,079H,079H,079H,079H,079H,079H,079H,079H,079H

DB 079H,079H,079H,079H,079H,079H,079H,079H,079H,079H

DB 079H,079H,07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH

DB 07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH

DB 07AH,07AH,07AH,07AH,07AH,07AH,07AH,07BH,07BH,07BH

DB 07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH

DB 07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

DB 07BH, 07BH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH

DB 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH

DB 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07CH, 07DH

DB 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH

DB 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07DH

;

DB 07DH, 07DH, 07DH, 07DH, 07DH, 07DH, 07EH, 07EH, 07EH, 07EH

DB 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH

DB 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH, 07EH

DB 07EH, 07EH, 07EH, 07EH, 07EH, 07FH, 07FH, 07FH, 07FH, 07FH

DB 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH

DB 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 07FH

DB 07FH, 07FH, 07FH, 07FH, 07FH, 07FH, 080H, 080H, 080H, 080H

DB 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H

DB 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H

DB 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H, 080H

;

DB 080H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H

DB 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H

DB 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H

DB 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H, 081H

DB 081H, 081H, 081H, 081H, 082H, 082H, 082H, 082H, 082H, 082H

;

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

DB 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H, 082H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB 082H,082H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

;

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,083H,083H,083H,083H,083H

DB 083H,083H,083H,083H,083H,082H,082H,082H,082H,082H

;

DB 082H,082H,082H,082H,082H,082H,082H,082H,082H,082H

DB 082H,082H,082H,082H,082H,082H,082H,082H,082H,082H

DB 082H,082H,082H,082H,082H,082H,082H,082H,082H,082H

DB 082H,082H,082H,082H,082H,082H,082H,082H,082H,082H

DB 082H,082H,082H,082H,082H,082H,082H,082H,082H,082H

DB 082H,082H,082H,082H,082H,082H,081H,081H,081H,081H

DB 081H,081H,081H,081H,081H,081H,081H,081H,081H,081H

DB 081H,081H,081H,081H,081H,081H,081H,081H,081H,081H

DB 081H,081H,081H,081H,081H,081H,081H,081H,081H,081H

DB 080H,080H,080H,080H,080H,080H,080H,080H,080H,080H

;

DB 080H,080H,080H,080H,080H,080H,080H,080H,080H,080H

DB 080H,080H,080H,080H,080H,080H,080H,07FH,07FH,07FH

DB 07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH

DB 07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH,07FH

DB 07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH

;

DB 07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH,07EH

DB 07DH,07DH,07DH,07DH,07DH,07DH,07DH,07DH,07DH,07DH

DB 07DH,07DH,07DH,07DH,07DH,07DH,07DH,07DH,07CH,07CH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในกรณีฉุกเฉินเท่านั้น ไม่ควรเผยแพร่ไปยังบุคคลอื่นโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DB 07CH,07CH,07CH,07CH,07CH,07CH,07CH,07CH,07CH,07CH
DB 07CH,07CH,07CH,07CH,07BH,07BH,07BH,07BH,07BH,07BH
;*****
DB 07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07BH,07AH
DB 07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH,07AH
DB 07AH,07AH,07AH,07AH,079H,079H,079H,079H,079H,079H
DB 079H,079H,079H,079H,079H,079H,079H,078H,078H,078H
DB 078H,078H,078H,078H,078H,078H,078H,078H,078H,078H
;
DB 077H,077H,077H,077H,077H,077H,077H,077H,077H,077H
DB 077H,077H,076H,076H,076H,076H,076H,076H,076H,076H
DB 076H,076H,076H,076H,075H,075H,075H,075H,075H,075H
DB 075H,075H,075H,075H,075H,074H,074H,074H,074H,074H
DB 074H,074H,074H,074H,074H,074H,073H,073H,073H,073H
;
DB 073H,073H,073H,073H,073H,073H,072H,072H,072H,072H
DB 072H,072H,072H,072H,072H,072H,071H,071H,071H,071H
DB 071H,071H,071H,071H,071H,071H,070H,070H,070H,070H
DB 070H,070H,070H,070H,070H,06FH,06FH,06FH,06FH,06FH
DB 06FH,06FH,06FH,06FH,06FH,06EH,06EH,06EH,06EH,06EH
;
;-----;
; END OF K3 TABLE ;
;-----;

```

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

DB OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H,OF7H

;

-----;

; END OF VOLTAGE SELECTION TABLE ;

-----;

END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

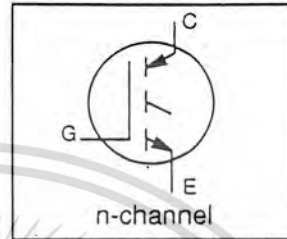
International IOR Rectifier

IRGPC40F

INSULATED GATE BIPOLAR TRANSISTOR

Fast-Speed IGBT

- Latch-proof
- Simple gate-drive
- Fast operation 3kHz~8kHz
- Switching-Loss Rating includes all "tail" losses



$$V_{CE0} = 600 \text{ V}$$

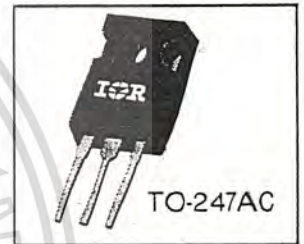
$$I_{C(DC)} = 49 \text{ A}$$

$$V_{CE(sat)} \leq 2.0 \text{ V}$$

$$E_{TS} \leq 9.0 \text{ mJ}$$

Description

Insulated Gate Bipolar Transistors (IGBTs) from International Rectifier have higher current densities than comparable bipolar transistors, while at the same time having simpler gate-drive requirements of the familiar power MOSFET. They provide substantial benefits to a host of higher-voltage, higher-current applications.



Absolute Maximum Ratings

Parameter	Max.	Units	
$I_C @ T_C = 25^\circ\text{C}$	49	A	
$I_C @ T_C = 100^\circ\text{C}$	27		
I_{CM}	200	A	
V_{CE}	600		
V_{GE}	± 20	V	
I_{LM}	200	A	
E_{ARV}	15		
$P_D @ T_C = 25^\circ\text{C}$	160	W	
$P_D @ T_C = 100^\circ\text{C}$	65		
T_J T_{STG}	-55 to +150	$^\circ\text{C}$	
	Soldering Temperature, for 10 sec.		300 (0.063 in. (1.6mm) from case)
	Mounting Torque, 6-32 or 3mm MA screw		10 in•lbs (11.5 kg•cm)

Thermal Resistance

Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	---	---	0.77	K/W ^⑥
$R_{\theta CS}$	---	0.24	---	
$R_{\theta JA}$	---	---	40	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRGPC40F

Electrical Characteristic @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
BV_{CES}	Collector-to-Emitter Breakdown Voltage	600	—	—	V	$V_{GE}=0V, I_C=250\mu A$
BV_{ECS}	Emitter-to-Collector Breakdown Volt. ③	24	—	—		$V_{GE}=0V, I_C=1.0A$
$\Delta BV_{CES}/\Delta T_J$	Temp. Coeff. of Breakdown Voltage	—	0.70	—	V/ $^\circ\text{C}$	$V_{GE}=0V, I_C=1.0mA$
$V_{CE(on)}$	Collector-to-Emitter Saturation Voltage	—	—	2.0	V	See fig 4. $V_{GE}=15V, I_C=27A$ $V_{GE}=15V, I_C=49A$ $V_{CE}=15V, I_C=27A, T_J=150^\circ\text{C}$
		—	2.2	—		
		—	1.9	—		
$V_{GE(th)}$	Gate Threshold Voltage	3.0	—	5.5		$V_{CE}=V_{GE}, I_C=250\mu A$
$\Delta BV_{GE(th)}/\Delta T_J$	Temp. Coeff. of Threshold Voltage	—	-12	—	mV/ $^\circ\text{C}$	$V_{CE}=V_{GE}, I_C=250\mu A$
g_{fe}	Forward Transconductance ⑤	9.2	—	15	S	$V_{CE}=100V, I_C=27A$
I_{CES}	Zero Gate Voltage Collector Current	—	—	250	μA	$V_{GE}=0V, V_{CE}=600V, T_J=25^\circ\text{C}$
		—	—	1000		$V_{GE}=0V, V_{CE}=600V, T_J=150^\circ\text{C}$
I_{GES}	Gate-to-Emitter Leakage Current	—	—	± 500	nA	$V_{GE}=\pm 20V$

Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
Q_G	Total Gate Charge (turn-on)	38	—	80	nC	$I_C=27A, V_{CC}=480V$ See Figure 6.
Q_{GE}	Gate - Emitter Charge (turn-on)	7.1	—	10		
Q_{GC}	Gate - Collector Charge (turn-on)	7.7	—	42		
$t_{d(on)}$	Turn-On Delay Time	—	26	—	ns	See test circuit, figure 13. $I_C=27A, V_{CC}=480V$ $T_J=25^\circ\text{C}$ $V_{GE}=15V, R_G=10\Omega$
t_r	Rise Time	—	37	—		
$t_{d(off)}$	Turn-off Delay Time	—	—	410		
t_f	Fall Time	—	—	420		
E_{on}	Turn-On Switching Loss	—	0.60	—	mJ	Energy losses include "tail". Also see figures 9, 10, & 11.
E_{off}	Turn-Off Switching Loss	—	3.8	—		
E_{is}	Total Switching Loss	—	4.4	9.0		
$t_{d(on)}$	Turn-On Delay Time	—	28	—	ns	$I_C=27A, V_{CC}=480V$ $T_J=150^\circ\text{C}$ $V_{GE}=15V$ $R_G=10\Omega$
t_r	Rise Time	—	37	—		
$t_{d(off)}$	Turn-Off Delay Time	—	380	—		
t_f	Fall Time	—	460	—		
E_{is}	Total Switching Loss	—	7.0	—	mJ	
L_E	Internal Emitter Inductance	—	13	—	nH	Measured 5mm from package.
C_{iee}	Input Capacitance	—	1500	—	pF	$V_{GE}=0V$ $V_{CC}=30V$ See fig 5. $f = 1.0MHz$
C_{oe}	Output Capacitance	—	190	—		
C_{ree}	Reverse Transfer Capacitance	—	20	—		

Notes:

- ① Repetitive rating; $V_{GE}=20V$, pulse width limited by max. junction temperature (See figure 12b). ③ Repetitive rating; pulse width limited by maximum junction temperature. ⑤ Pulse width $\leq 5\mu s$, single shot.
- ② $V_{CC}=80\%(BV_{CES})$, $V_{GE}=20V$, $L=10\mu H$, $R_G=10\Omega$, (See figure 12a). ④ Pulse width $\leq 80\mu s$; duty factor $\leq 0.1\%$. ⑥ K/W equivalent to $^\circ\text{C/W}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRGPC40F

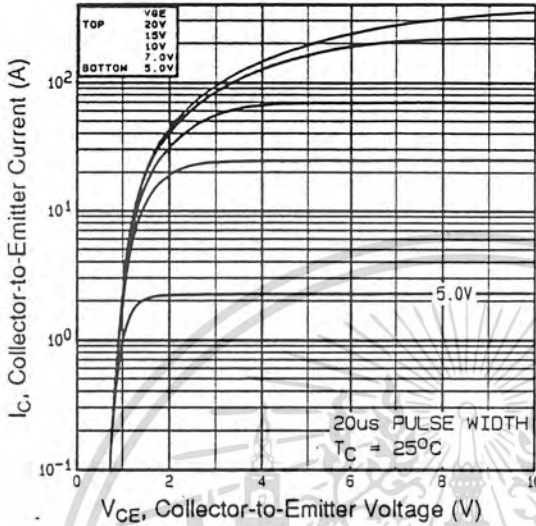


Fig 1. Typical Output Characteristics, $T_J = 25^\circ\text{C}$

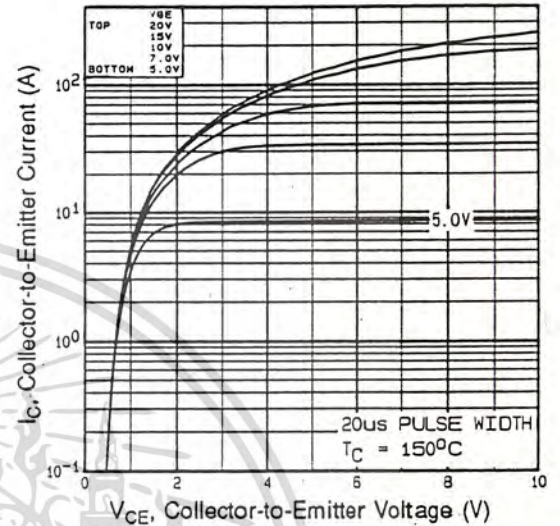


Fig 2. Typical Output Characteristics, $T_J = 150^\circ\text{C}$

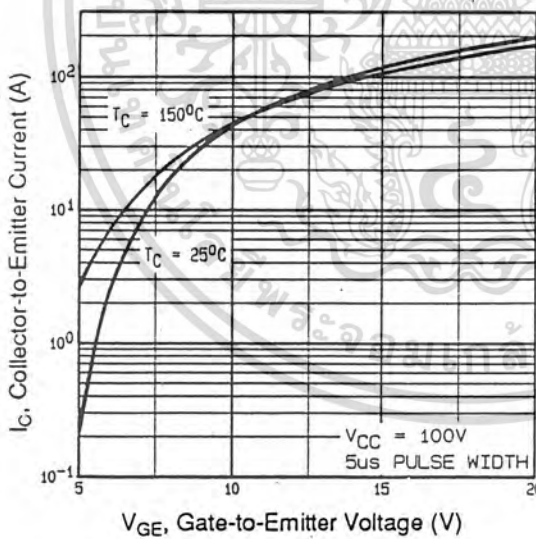


Fig 3. Typical Transfer Characteristics

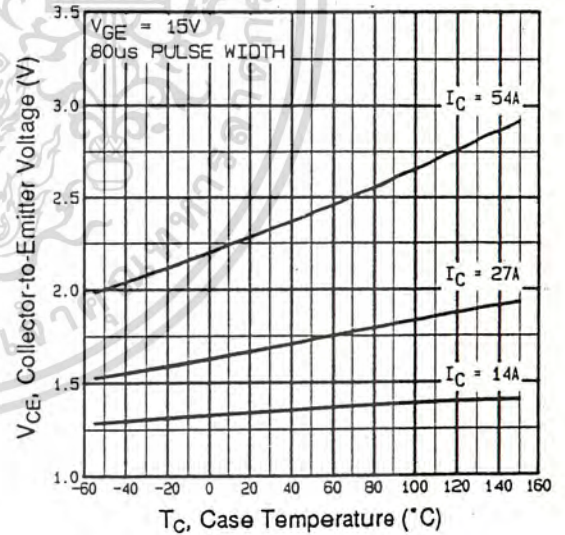


Fig 4. Collector-to-Emitter Saturation Voltage vs. Case Temperature

Graphs indicate performance of typical devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRGPC40F

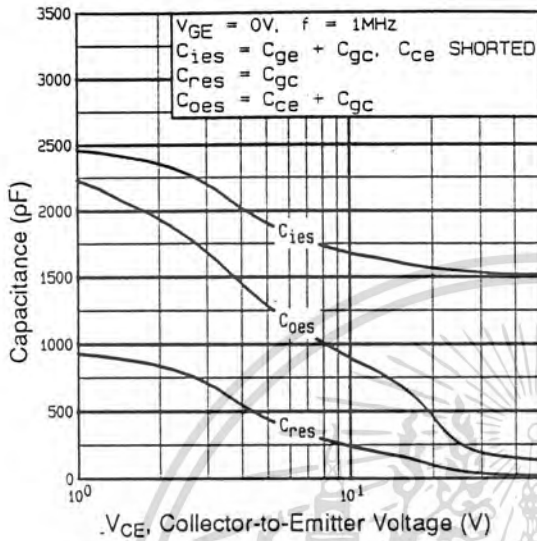


Fig 5. Typical Capacitance vs. Collector-to-Emitter Voltage

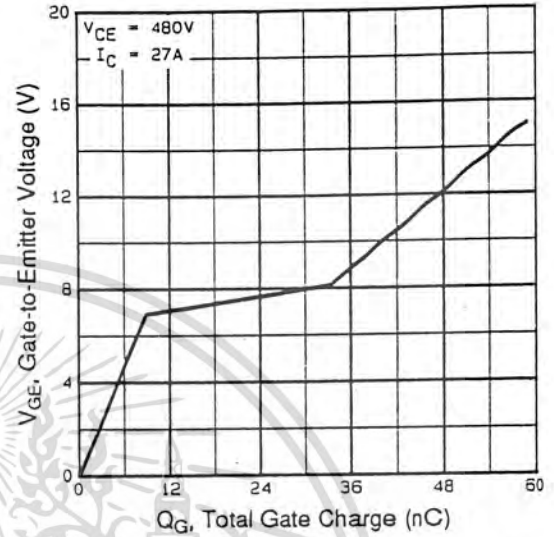


Fig 6. Typical Gate Charge vs. Gate-to-Emitter Voltage

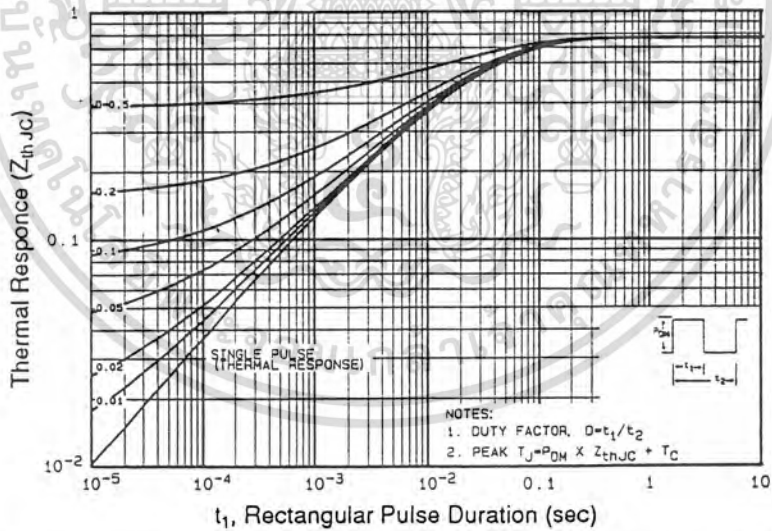


Fig 7. Maximum Effective Transient Thermal Impedance, Junction-to-Case

Graphs indicate performance of typical devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

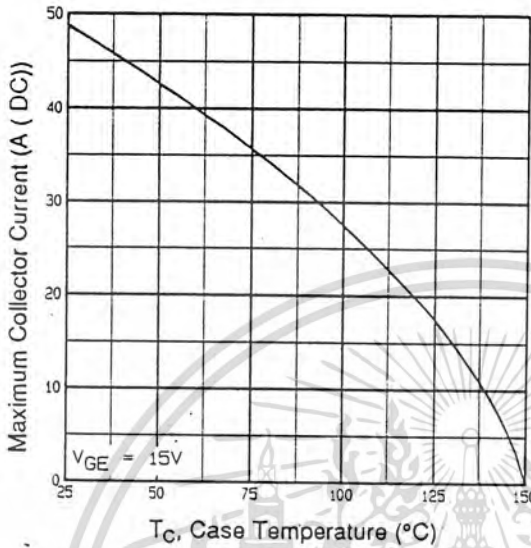


Fig 8. Maximum Collector Current vs. Case Temperature

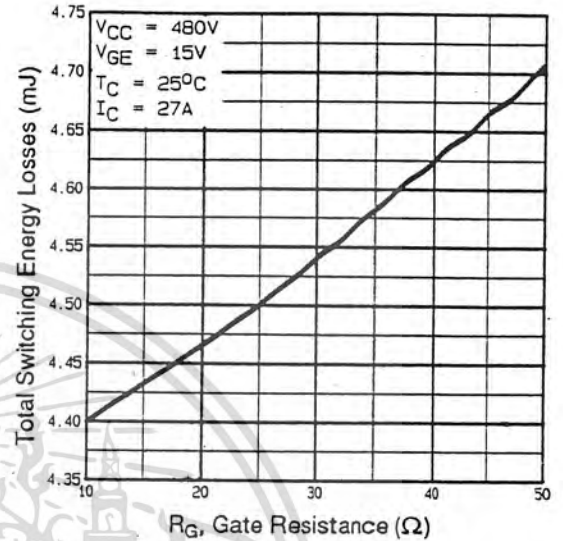


Fig 9. Typical Switching Losses vs. Gate Resistance

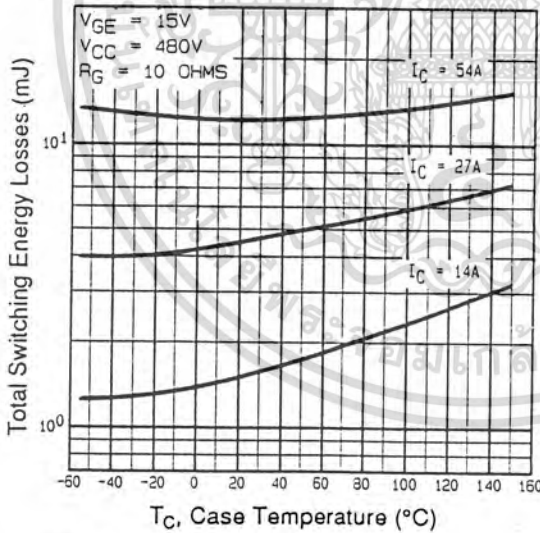


Fig 10. Typical Switching Losses vs. Case Temperature

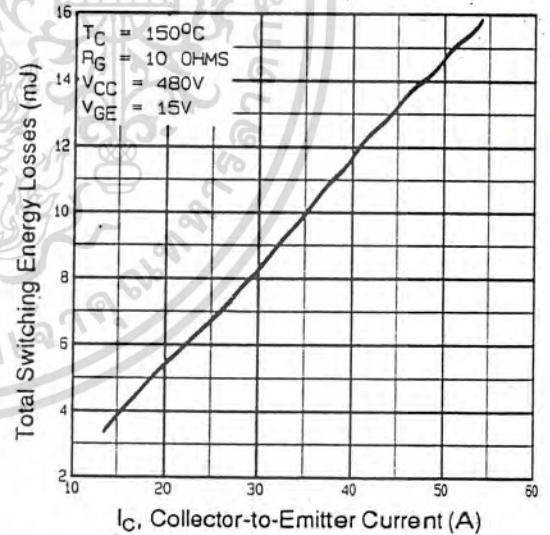


Fig 11. Typical Switching Losses vs. Collector-to-Emitter Current

Graphs indicate performance of typical devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRGPC40F

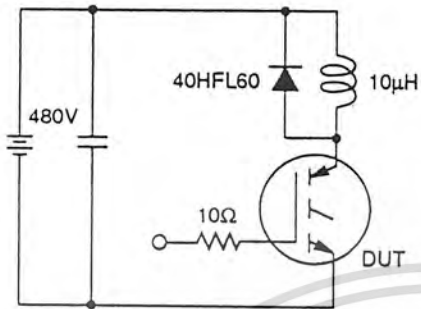


Fig 12a. Clamped Inductive Load Test Circuit

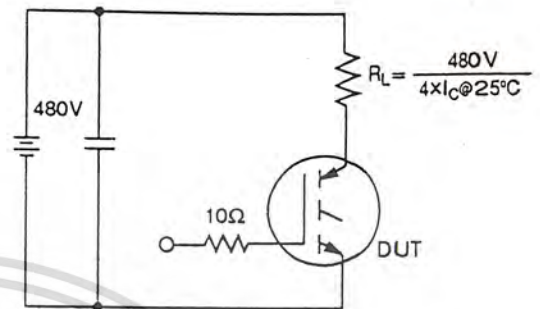


Fig 12b. Pulsed Collector Current Test Circuit

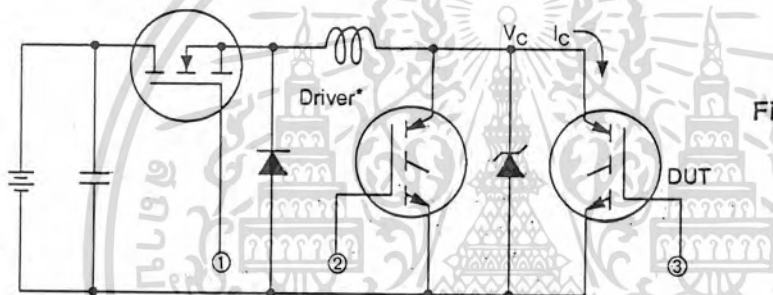


Fig 13a. Switching Loss Test Circuit

• Driver same type as DUT, $V_C = 480V$

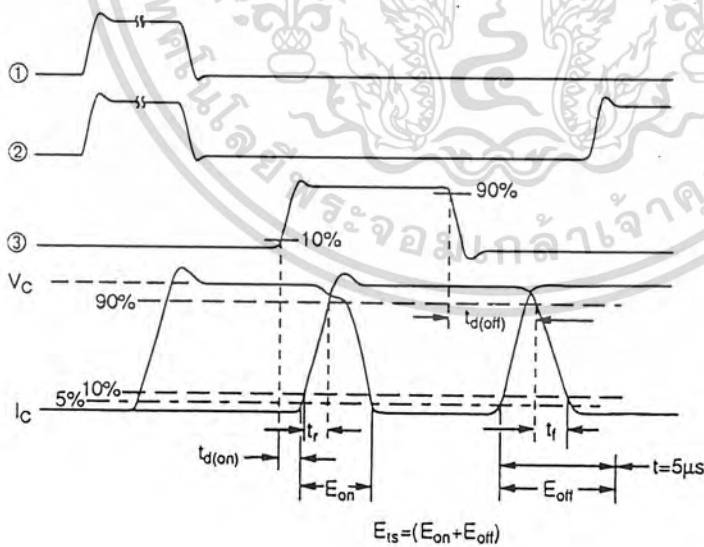


Fig 13b. Switching Loss Waveforms

International
IR Rectifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNATIONAL RECTIFIER



HIGH VOLTAGE THREE-PHASE MOS GATE DRIVER IR2130

General Description

The IR2130 is a high voltage driver for MOS-gated power devices. It has three high side and three low side referenced gate drive channels. The device can be used to drive six N-channel MOSFETs or IGBTs in a three-phase bridge configuration operating from DC bus voltages up to 600 volts.

The logic inputs are compatible with 5V CMOS OR LSTTL. The output driver features a high pulse current buffer stage designed for minimum driver cross-conduction. A ground referenced operational amplifier provides an analog feedback of bridge current via an external current sense resistor. A current trip function which terminates all six outputs is also derived from this resistor. An open drain FAULT signal is provided to indicate that an over-current or undervoltage shutdown has occurred. A built-in 2µs deadtime prevents overlap current conduction in the power switches.

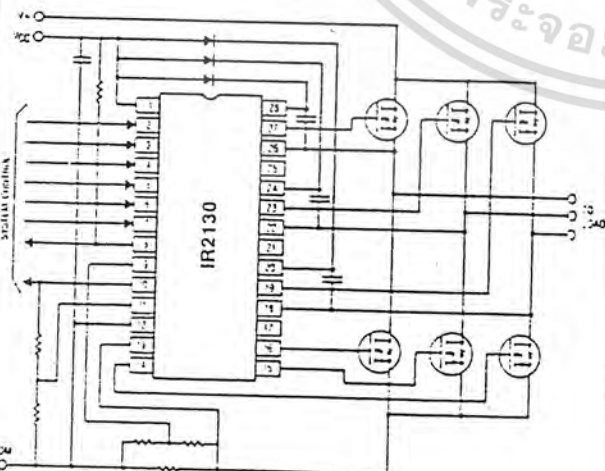
Applications

- PWM AC motor drives
- Six-step AC motor drives
- Brushless DC motor drives
- UPS
- High Power Ballast

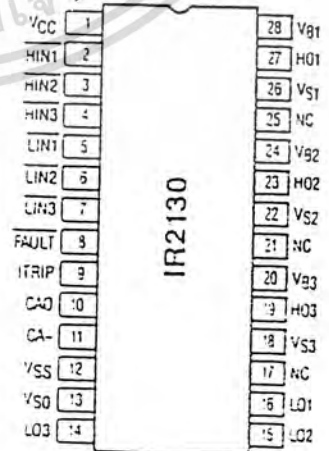
Features

- High voltage (600V) operation
- Output driver designed to drive MOS-gated power devices
 - Output drive of 250mA/500mV source/sink
 - Switching time of 75/35ns typical t_r/t_f into 1000pF load
- Independent half bridge drivers
 - Three floating high voltage drivers
 - Three ground referenced drivers
- Floating supply designed for 300V operation
 - Operating offset range from -5V to +600V
 - cV/dt immunity rated at $\pm 1-50V/ns$
 - Quiescent power dissipation of 30mW at 15V
- Over-current shut down turns off all six drive outputs
 - Trip point at 485mV with 100mV hysteresis
 - Leading edge blanking time of 400ns typ
- Current amplifier provides linear voltage proportional to bridge current.
- Input logic provides 2µs deadtime between high side and low side
 - 250ns min input filter for noise immunity
- Fault pin indicates over-current shut down and undervoltage lockout
- Propagation delay time of 630ns/400ns typical t_{on}/t_{off}
- Wide gate drive supply range from 10 to 20V
- Under-voltage lockout (8.65V typ) with hysteresis for all channels

Typical Connection



Pinout Assignment



For mechanical specifications see back page

Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to V_{SS} unless specified otherwise. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units	
$V_{B1,2,3}$	Floating Supply Absolute Voltages	$V_{S1,2,3}-0.5$	$V_{S1,2,3}+20$	V	
$V_{S1,2,3}$	Floating Supply Offset Voltages	$V_{S0}-5$	$V_{S0}+600$		
$V_{HO1,2,3}$	High Side Output Voltages	$V_{S1,2,3}-0.5$	$V_{B1,2,3}+0.5$		
V_{CC}	Fixed Supply Voltage	-0.5	20		
V_{S0}	Low Side Driver Return	-5	$V_{CC}+0.5$		
$V_{LO1,2,3}$	Low Side Output Voltages	$V_{S0}-0.5$	$V_{CC}+0.5$		
V_{IN}	Logic Input Voltages (HIN-, LIN-, ITRIP)	-0.5	$V_{CC}+0.5$		
V_{CA-}	Amplifier Inverting Input Voltage	-0.5	$V_{CC}+0.5$		
V_{CAO}	Amplifier Output Voltage	-0.5	$V_{CC}+0.5$		
V_{FLT-}	Fault Output Voltage	-0.5	$V_{CC}+0.5$		
dV_S/dt	Allowable Offset Supply Voltage Transient	—	50		V/ns
PD	Package Power Dissipation @ $T_A \leq 25^\circ\text{C}$	—	1.5		W
R_{thJA}	Thermal Resistance, Junction to Ambient	—	70	$^\circ\text{C}/\text{W}$	
T_j	Junction Temperature	-55	150	C	
T_c	Storage Temperature	-55	150		
T_L	Lead Temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

Refer to the Input/Output Logic Timing diagram. For proper operation the device should be used within the recommended conditions.

The $V_{S0,1,2,3}$ offset ratings are tested with all supplies biased at 15V differential.

Symbol	Parameter	Min	Max	Units
$V_{B1,2,3}$	Floating Supply Voltages	$V_{S1,2,3}+10$	$V_{S1,2,3}+20$	V
$V_{S1,2,3}$	Floating Supply Offset Voltages	$V_{S0}-5$	$V_{S0}+600$	
$V_{HO1,2,3}$	High Side Output Voltages	$V_{S1,2,3}$	$V_{B1,2,3}$	
V_{CC}	Fixed Supply Voltage	10	20	
V_{S0}	Low Side Drive Return	-5	5	
$V_{LO1,2,3}$	Low Side Output Voltages	V_{S0}	V_{CC}	
V_{IN}	Logic Input Voltages (HIN-, LIN-, ITRIP)	V_{SS}	5	
V_{CA-}	Amplifier Inverting Input Voltage	V_{SS}	5	
V_{CAO}	Amplifier Output Voltage	V_{SS}	5	
V_{FLT-}	Fault Output Voltage	V_{SS}	V_{CC}	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Static Electrical Characteristics

(V_{CC} , $V_{BS1,2,3}=15V$ and $V_{SS}=V_{S0}=0V$ unless otherwise specified)

(V_{IN} , V_{TH} , I_{IN} , V_O , and I_O parameters are applicable to all six channels (HS1,2,3 & LS1,2,3))

The V_O and I_O parameters are referenced to $V_{S0,1,2,3}$

(All the Static Electrical Parameters are 100% tested in production at $T_A=25C$)

Symbol	Parameter	$T_j = 25^\circ C$			$T_j = -55$ to $150^\circ C$		Units	Test Conditions	
		Min	Typ	Max	Min	Max			
I_{LK}	Offset Supply Leakage Currents (chan 1,2,3)	—	—	50	—	500	μA	$V_B = V_{SS} < = 600V$	
I_{QBS0}	Quiescent $V_{BS1,2,3}$ Supply Currents (OUT=LO)	—	11	16	—	30		$(V_{IN1,2,3-}) = I_{TRIP} = 5V$	
I_{QBS1}	Quiescent $V_{BS1,2,3}$ Supply Currents (OUT=HI)	—	20	—	—	—		$(HS-V_{IN1,2,3-}) = I_{TRIP} = 0V$	
I_{QCC0}	Quiescent V_{CC} Supply Current (OUT=LO)	—	2.6	—	—	—	mA	$(V_{IN1,2,3-}) = I_{TRIP} = 5V$	
I_{QCC1}	Quiescent V_{CC} Supply Current (OUT=HI)	—	2.8	3.5	—	6		$(V_{IN1,2,3-}) = I_{TRIP} = 0V$	
I_{IN+}	Logic "1" Input Bias Current (OUT=HI)	—	360	500	—	900	μA	$V_{IN} = 0V$	
I_{IN-}	Logic "0" Input Bias Current (OUT=LO)	—	160	—	—	—		$V_{IN} = 5V$	
I_{ITRIP+}	"High" ITRIP Bias Current	—	60	—	—	—		$I_{TRIP} = 5V$	
I_{ITRIP-}	"Low" ITRIP Bias Current	—	—	20	—	1000	nA	$I_{TRIP} = 0V$	
$V_{IN,IH}$	Logic "0" Input Voltage (OUT=LO)	—	—	—	2.2	—		V	
$V_{IN,IL}$	Logic "1" Input Voltage (OUT=HI)	—	—	—	—	0.6			
V_{ITTH+}	ITRIP Input Positive Going Threshold	435	485	535	400	550	mV		
V_{CCUV+}	V_{CC} Supply Undervoltage Positive Going Threshold	8.5	9	9.45	8	9.6		V	
V_{CCUV-}	V_{CC} Supply Undervoltage Negative Going Threshold	8.2	8.65	9.1	7.7	9.3			
V_{BSUV+}	$V_{BS1,2,3}$ Supply Undervoltage Positive Going Thresholds	—	8.65	—	—	—			
V_{BSUV-}	$V_{BS1,2,3}$ Supply Undervoltage Negative Going Thresholds	—	8.25	—	—	—			
I_{O+}	Output High Short Circuit Pulsed Current	—	250	—	—	—			mA
I_{O-}	Output Low Short Circuit Pulsed Current	—	500	—	—	—	$V_{OUT} = 15V$, $V_{IN-} = 5V$, $PW < = 10\mu s$		
$V_{CC-V_{OH}}$	High Level Output Voltage	—	4	45	—	100	mV	$V_{IN-} = 0V$, $I_O = 0A$	
V_{OL}	Low Level Output Voltage	—	0.4	10	—	100		$V_{IN-} = 5V$, $I_O = 0A$	
$R_{on,FLT}$	FAULT- Low On Resistance	—	50	65	—	150			
V_{OS}	Amplifier Input Offset Voltage	—	—	10	—	—	mV	$V_{S0} = CA- = 0.2V$	
I_{CA-}	CA- Input Bias Current	—	0.5	4	—	10		nA	$CA- = 2.5V$
CMRR	Amplifier Common Mode Rejection Ratio	—	80	—	—	—	dB	$V_{S0} = CA- = 0.1V$ & $5V$	
PSRR	Amplifier Power Supply Rejection Ratio	—	75	—	—	—		$V_{S0} = CA- = 0.2V$, $V_{CC} = 10V$ & $20V$	
$V_{OH,Amp}$	Amplifier High Level Output Voltage	5.09	5.2	5.27	5	5.5	V	$CA- = 0V$, $V_{S0} = 1V$	
$V_{OL,Amp}$	Amplifier Low Level Output Voltage	—	2.5	20	—	50		mV	$CA- = 1V$, $V_{S0} = 0V$
$I_{SRC,Amp}$	Amplifier Output Source Current	3.15	4	—	2	—	mA	$CA- = 0V$, $V_{S0} = 1V$, $CAO = 4V$	
$I_{SNK,Amp}$	Amplifier Output Sink Current	1	1.6	—	0.5	—		$CA- = 1V$, $V_{S0} = 0V$, $CAO = 2V$	
$I_{O+,Amp}$	Amplifier Output High Short Circuit Current	—	4.3	6.5	—	10		$CA- = 0V$, $V_{S0} = 5V$, $CAO = 0V$	
$I_{O-,Amp}$	Amplifier Output Low Short Circuit Current	—	3	4.4	—	10		$CA- = 5V$, $V_{S0} = 0V$, $CAO = 5V$	

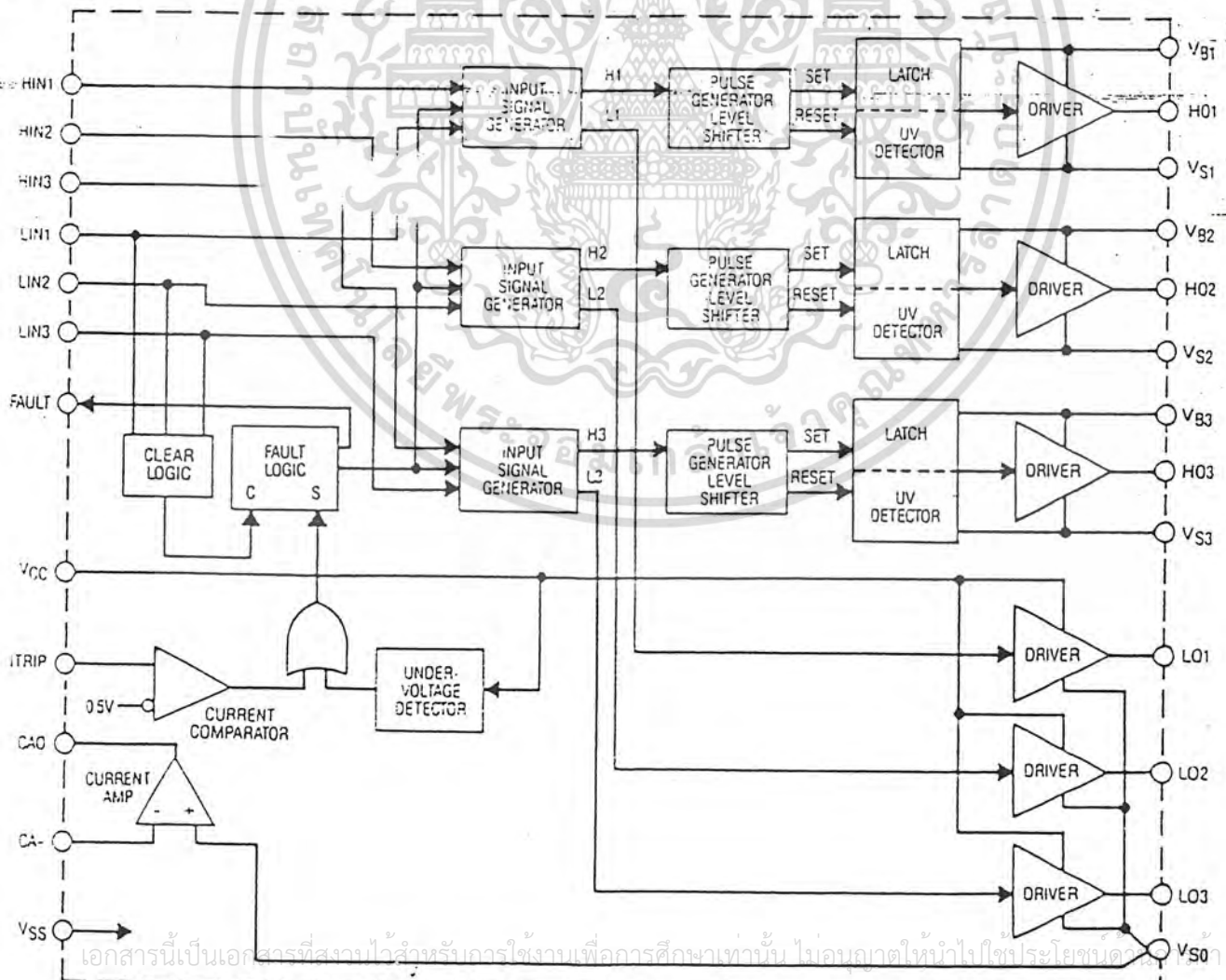
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCC, VBS1,2,3 = 15V and VS0,1,2,3 = VSS unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 3 and 4.

Symbol	Parameter	T _j = 25°C			T _j = -55 to 150°C		Units	Test Conditions
		Min	Typ	Max	Min	Max		
t _{on}	Turn-On Propagation Delay (all six channels)	515	630	735	—	1300	ns	C _L = 1000pF, V _{S1,2,3} = 0V to 50V V _{IN} = 0 & 5V
t _r	Turn-On Rise Time (all six channels)	—	75	110	—	150		
t _{off}	Turn-Off Propagation Delay (all six channels)	300	400	500	—	600		
t _f	Turn-Off Fall Time (all six channels)	—	35	50	—	75	μs	C _L = 1000pF, V _{IN} = 0 & 5V
DT	Deadtime (LS Turn-off to HS Turn-on & HS Turn-off to LS Turn-on)	—	2	—	—	—		
t _{trip}	ITRIP to Output Shutdown Propagation Delay	435	680	770	—	1000	ns	C _L = 1000pF V _{IN} , V _{ITRIP} = 0 & 5V
t _{flt}	ITRIP to FAULT- Propagation Time	335	500	710	—	1000		
t _{fltcr}	LIN1,2,3 to FAULT Clear Time	—	10	—	—	—	μs	V _{IN} = 0V & 5V
t _{filin}	Input Filter Time (all six inputs)	—	310	—	—	—		
t _{bl}	ITRIP Blanking Time	—	400	—	—	—	ns	ITRIP = 1V
SR+	Amplifier Slew Rate (positive)	4.4	5.2	—	2.7	—		
SR-	Amplifier Slew Rate (negative)	2.4	3.2	—	1.5	—	V/μs	

Functional Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์เท่านั้น ไม่อนุญาตให้แก้ไขโดยไม่ขออนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



8031AH/8051AH PIN DESCRIPTIONS

V_{SS}

Circuit ground potential.

V_{CC}

5V power supply input for normal operation and program verification.

Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. It is also the multiplexed low-order address and data bus when using external memory. It is used for data output during program verification. Port 0 can sink/source eight LS TTL loads.

Port 1

Port 1 is an 8-bit quasi-bidirectional I/O port. It is also used for the low-order address byte during program verification. Port 1 can sink/source four LS TTL loads.

Port 2

Port 2 is an 8-bit quasi-bidirectional I/O port. It also emits the high-order address byte when accessing external memory. It is used for the high-order address and the control signals during program verification. Port 2 can sink/source four LS TTL loads.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. It also serves the functions of various special features of the MCS-51 Family, as listed below:

Port Pin	Alternate Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt)
P3.3	INT1 (external interrupt)
P3.4	T0 (Timer/counter 0 external input)
P3.5	T1 (Timer/counter 1 external input)
P3.6	WR (external Data Memory write strobe)
P3.7	RD (external Data Memory read strobe)

The output latch corresponding to a secondary function must be programmed to a one (1) for that function to operate. Port 3 can sink/source four LS TTL loads.

RST/V_{PD}

A high on this pin for two machine cycles while the oscillator is running resets the device. A small external pulldown resistor ($\approx 8.2k\Omega$) from RST/VPD to V_{SS} permits power-on reset when a capacitor ($\approx 10\mu f$) is also connected from this pin to V_{CC}.

If RST/VPD is held within the V_{PD} spec while V_{CC} drops below its spec, RST/VPD will provide standby power to the RAM. When RST/VPD is low, the RAM's current is drawn from V_{CC}.

ALE

Address Latch Enable output for latching the low byte of the address during accesses to external memory. ALE is activated at a constant rate of 1/6 the oscillator frequency except during an external data memory access at which time one ALE pulse is skipped. ALE can sink/source 8 LS TTL inputs.

PSEN

The Program Store Enable output is a control signal that enables the external Program Memory to the bus during external fetch operations. It is activated every six oscillator periods except during external data memory access. PSEN remains high during internal program execution.

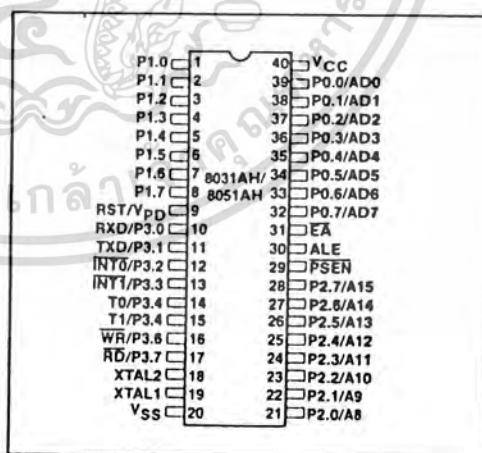


Figure 2. Pin Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**EA**

When held at a TTL high level, the 8051AH executes instructions from the internal ROM when the PC is less than 4096. When held at a TTL low level, the 8031AH/8051AH fetches all instructions from external Program Memory. Do not float EA during normal operation.

XTAL2

Output of the inverting amplifier that forms part of the oscillator, and input to the internal clock generator. XTAL2 receives the oscillator signal when an external oscillator is used.

XTAL1

Input to the inverting amplifier that forms part of the oscillator. This pin should be connected to ground when an external oscillator is used.

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias	... 0°C to 70°C
Storage Temperature -65°C to +150°C
Voltage on Any Pin With Respect to Ground (V _{SS}) -0.5V to +7V
Power Dissipation 1 Watt

*NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC CHARACTERISTICS (T_A = 0°C to 70°C; V_{CC} = 4.5V to 5.5V; V_{SS} = 0V)

Symbol	Parameter	Min	Max	Unit	Test Conditions
V _{IL}	Input Low Voltage	-0.5	0.8	V	
V _{IH}	Input High Voltage (Except RST/V _{PD} and XTAL2)	2.0	V _{CC} + 0.5	V	
V _{IH1}	Input High Voltage to RST/V _{PD} For Reset, XTAL2	2.5	V _{CC} + 0.5	V	XTAL1 to V _{SS}
V _{PD}	Power Down Voltage to RST/V _{PD}	4.5	5.5	V	V _{CC} = 0V
V _{OL}	Output Low Voltage Ports 1, 2, 3 (Note 1)		0.45	V	I _{OL} = 1.6mA
V _{OL1}	Output Low Voltage Port 0, ALE, PSEN (Note 1)		0.45	V	I _{OL} = 3.2mA
V _{OH}	Output High Voltage Ports 1, 2, 3	2.4		V	I _{OH} = -80μA
V _{OH1}	Output High Voltage Port 0, ALE, PSEN	2.4		V	I _{OH} = -400μA
I _{IL}	Logical 1 Input Current Ports 1, 2, 3		-800	μA	V _{in} = 3.45V
I _{IL2}	Logical 0 Input Current for XTAL 2		-2.5	mA	XTAL1 = V _{SS} , V _{in} = 0.45V
I _{LI}	Input Leakage Current To Port 0, EA		±10	μA	0.45V < V _{in} < V _{CC}
I _{IH1}	Input High Current to RST/V _{PD} For Reset		500	μA	V _{in} < V _{CC} - 1.5V
ICC	Power Supply Current		125	mA	All outputs disconnected
IPD	Power Down Current		10	mA	V _{CC} = 0V
CIO	Capacitance of I/O Buffer		10	pF	f _C = 1MHz, T _A = 25°C

See page 4 for Notes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



8031AH/8051AH

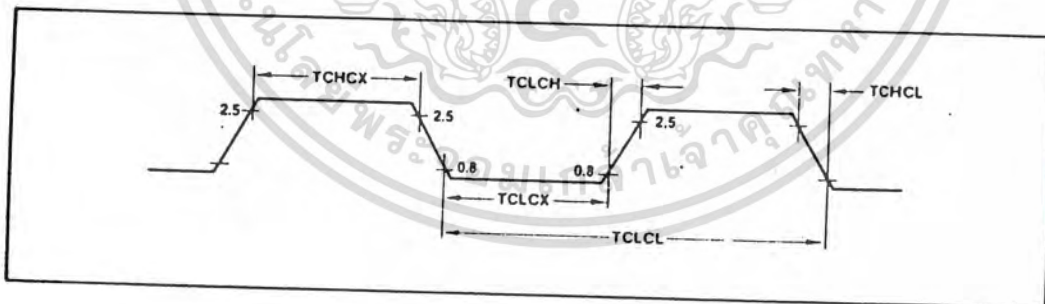
PRELIMINARY

Note 1: VOL is degraded when the 8031AH/8051AH rapidly discharges external capacitance. This AC noise is most pronounced during emission of address data. When using external memory, locate the latch or buffer as close to the 8031AH/8051AH as possible.

Datum	Emitting Ports	Degraded I/O Lines	VOL (peak) (max)
Address	P2, P0	P1, P3	0.8V
Write Data	P0	P1, P3, ALE	0.8V

EXTERNAL CLOCK DRIVE CHARACTERISTICS (XTAL2)

Symbol	Parameter	Variable Clock freq = 1.2 MHz to 12 MHz		Unit
		Min	Max	
TCLCL	Oscillator Period	83.3	833.3	ns
TCHCX	High Time	20		ns
TCLCX	Low Time	20		ns
TCLCH	Rise Time		20	ns
TCHCL	Fall Time		20	ns



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AC CHARACTERISTICS ($T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$, C_L for Port 0, ALE and $\overline{\text{PSEN}}$
Outputs = 100 pF; C_L for all other outputs = 80 pF)

EXTERNAL PROGRAM MEMORY CHARACTERISTICS

Symbol	Parameter	12 MHz Clock			Variable Clock 1/TCLCL = 1.2 MHz to 12 MHz		
		Min	Max	Unit	Min	Max	Unit
TLHLL	ALE Pulse Width	127		ns	2TCLCL-40		ns
TAVLL	Address Setup to ALE	43		ns	TCLCL-40		ns
TLLAX	Address Hold After ALE	48		ns	TCLCL-35		ns
TLLIV	ALE to Valid Instr In		233	ns		4TCLCL-100	ns
TLLPL	ALE To $\overline{\text{PSEN}}$	58		ns	TCLCL-25		ns
TPLPH	$\overline{\text{PSEN}}$ Pulse Width	215		ns	3TCLCL-35		ns
TPLIV	$\overline{\text{PSEN}}$ To Valid Instr In		125	ns		3TCLCL-125	ns
TPXIX	Input Instr Hold After $\overline{\text{PSEN}}$	0		ns	0		ns
TPXIZ	Input Instr Float After $\overline{\text{PSEN}}$		63	ns		TCLCL-20	ns
TPXAV	Address Valid After $\overline{\text{PSEN}}$	75		ns	TCLCL-8		ns
TAVIV	Address To Valid Instr In		302	ns		5TCLCL-115	ns
TAZPL	Address Float To $\overline{\text{PSEN}}$	0		ns	0		ns

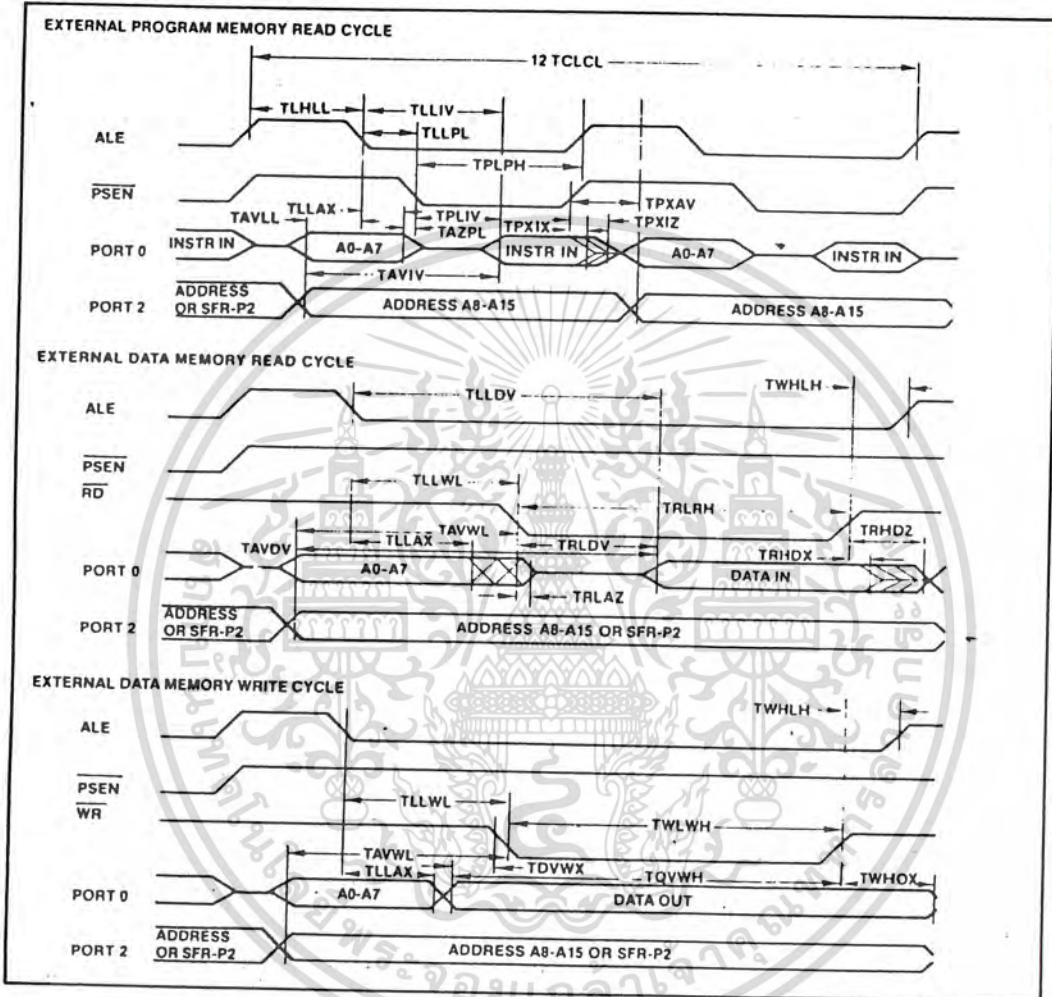
EXTERNAL DATA MEMORY CHARACTERISTICS

Symbol	Parameter	12 MHz Clock			Variable Clock 1/TCLCL = 1.2 MHz to 12 MHz		
		Min	Max	Unit	Min	Max	Unit
TRLRH	$\overline{\text{RD}}$ Pulse Width	400		ns	6TCLCL-100		ns
TWLWH	$\overline{\text{WR}}$ Pulse Width	400		ns	6TCLCL-100		ns
TLLAX	Address Hold After ALE	48		ns	TCLCL-35		ns
TRLDV	$\overline{\text{RD}}$ To Valid Data In		250	ns		5TCLCL-165	ns
TRHDX	Data Hold After $\overline{\text{RD}}$	0		ns	0		ns
TRHDZ	Data Float After $\overline{\text{RD}}$		97	ns		2TCLCL-70	ns
TLLDV	ALE To Valid Data In		517	ns		8TCLCL-150	ns
TAVDV	Address To Valid Data In		585	ns		9TCLCL-165	ns
TLLWL	ALE To $\overline{\text{WR}}$ or $\overline{\text{RD}}$	200	300	ns	3TCLCL-50	3TCLCL + 50	ns
TAVWL	Address To $\overline{\text{WR}}$ or $\overline{\text{RD}}$	203		ns	4TCLCL-130		ns
TWHLH	$\overline{\text{WR}}$ or $\overline{\text{RD}}$ High To ALE High	43	123	ns	TCLCL-40	TCLCL + 40	ns
TDVWX	Data Valid To $\overline{\text{WR}}$ Transition	23		ns	TCLCL-60		ns
TQVWH	Data Setup Before $\overline{\text{WR}}$	433		ns	7TCLCL-150		ns
TWHQX	Data Hold After $\overline{\text{WR}}$	33		ns	TCLCL-50		ns
TRLAZ	Address Float After $\overline{\text{RD}}$		0	ns		0	ns

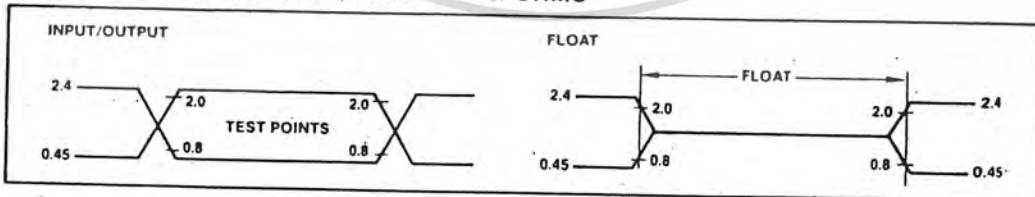
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AC TIMING DIAGRAMS



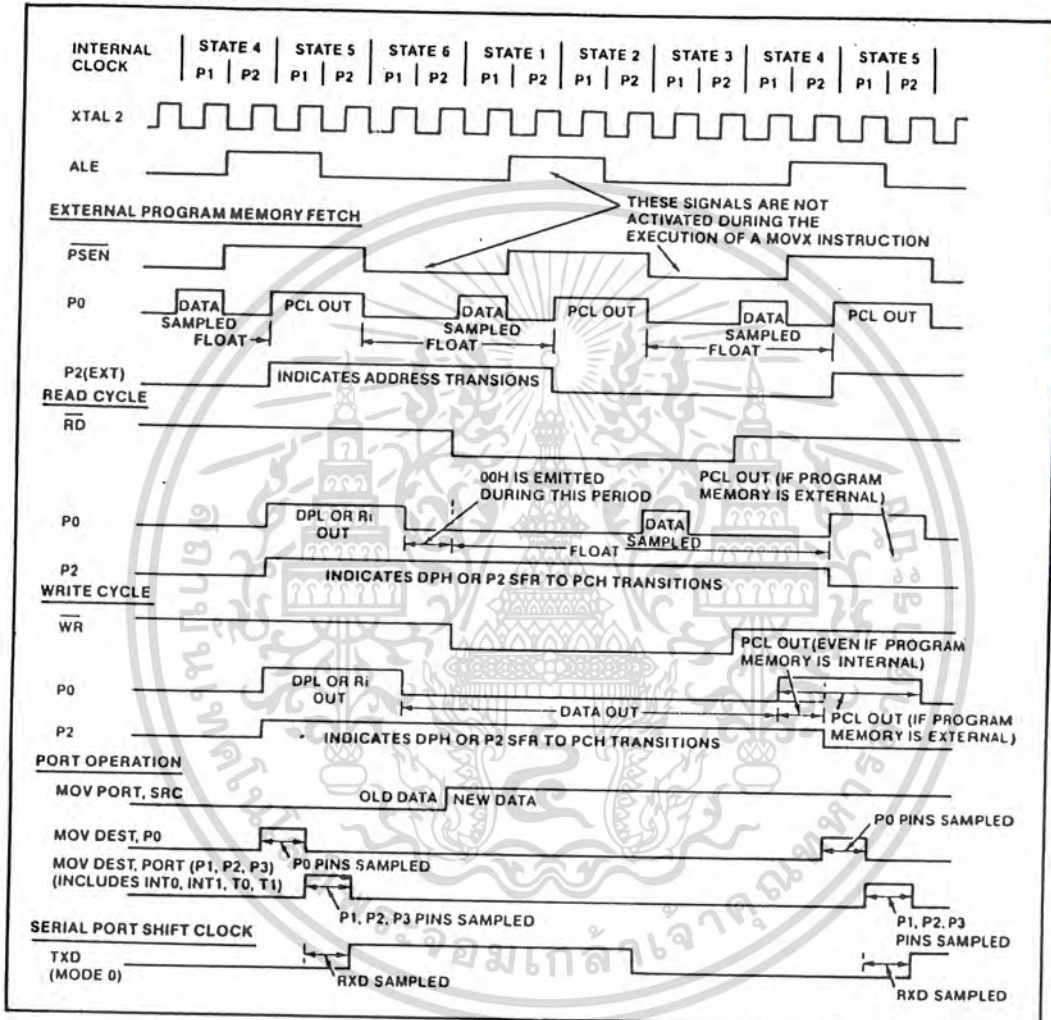
AC TESTING INPUT/OUTPUT, FLOAT WAVEFORMS



AC inputs during testing are driven at 2.4V for a logic "1" and 0.45V for a logic "0". Timing measurements are made at 2.0V for a logic "1" and 0.8V for a logic "0". For timing purposes, the float state is defined as the point at which a P0 pin sinks 2.4mA or sources 400 μ A at the voltage test levels.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLOCK WAVEFORMS



This diagram indicates when signals are clocked internally. The time it takes the signals to propagate to the pins, however, ranges from 25 to 125 ns. This propagation delay is dependent on variables such as temperature and pin loading. Propagation delay also varies from output to output and component to component. Typically though, ($T_A = 25^\circ\text{C}$, fully loaded) RD and WR propagation delays are approximately 50 ns. The other signals are typically 85 ns. Propagation delays are incorporated in the AC specifications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. MCS[®]-51 Instruction Set Description

ARITHMETIC OPERATIONS				LOGICAL OPERATIONS (CONTINUED)					
Mnemonic		Description	Byte	Cyc	Mnemonic	Destination	Byte	Cyc	
ADD	A,Rn	Add register to Accumulator	1	1	ORL	A,@Ri	OR indirect RAM to Accumulator	1	1
ADD	A,direct	Add direct byte to Accumulator	2	1	ORL	A,#data	OR immediate data to Accumulator	2	1
ADD	A,@Ri	Add indirect RAM to Accumulator	1	1	ORL	direct,A	OR Accumulator to direct byte	2	1
ADD	A,#data	Add immediate data to Accumulator	2	1	ORL	direct,#data	OR immediate data to direct byte	3	2
ADDC	A,Rn	Add register to Accumulator with Carry	1	1	XRL	A,Rn	Exclusive-OR register to Accumulator	1	1
ADDC	A,direct	Add direct byte to A with Carry flag	2	1	XRL	A,direct	Exclusive-OR direct byte to Accumulator	2	1
ADDC	A,@Ri	Add indirect RAM to A with Carry flag	1	1	XRL	A,@Ri	Exclusive-OR indirect RAM to A	1	1
ADDC	A,#data	Add immediate data to A with Carry flag	2	1	XRL	A,#data	Exclusive-OR immediate data to A	2	1
SUBB	A,Rn	Subtract register from A with Borrow	1	1	XRL	direct,A	Exclusive-OR Accumulator to direct byte	2	1
SUBB	A,direct	Subtract direct byte from A with Borrow	2	1	XRL	direct,#data	Exclusive-OR immediate data to direct	3	2
SUBB	A,@Ri	Subtract indirect RAM from A with Borrow	1	1	CLR	A	Clear Accumulator	1	1
SUBB	A,#data	Subtract immed data from A with Borrow	2	1	CPL	A	Complement Accumulator	1	1
INC	A	Increment Accumulator	1	1	RL	A	Rotate Accumulator Left	1	1
INC	Rn	Increment register	1	1	RLC	A	Rotate A Left through the Carry flag	1	1
INC	direct	Increment direct byte	2	1	RR	A	Rotate Accumulator Right	1	1
INC	@Ri	Increment indirect RAM	1	1	RRC	A	Rotate A Right through Carry flag	1	1
INC	DPTR	Increment Data Pointer	1	2	SWAP	A	Swap nibbles within the Accumulator	1	1
DEC	A	Decrement Accumulator	1	1					
DEC	Rn	Decrement register	1	1					
DEC	direct	Decrement direct byte	2	1					
DEC	@Ri	Decrement indirect RAM	1	1					
MUL	AB	Multiply A & B	1	4					
DIV	AB	Divide A by B	1	4					
DA	A	Decimal Adjust Accumulator	1	1					
LOGICAL OPERATIONS				DATA TRANSFER					
Mnemonic		Destination	Byte	Cyc	Mnemonic	Description	Byte	Cyc	
ANL	A,Rn	AND register to Accumulator	1	1	MOV	A,Rn	Move register to Accumulator	1	1
ANL	A,direct	AND direct byte to Accumulator	2	1	MOV	A,direct	Move direct byte to Accumulator	2	1
ANL	A,@Ri	AND indirect RAM to Accumulator	1	1	MOV	A,@Ri	Move indirect RAM to Accumulator	1	1
ANL	A,#data	AND immediate data to Accumulator	2	1	MOV	A,#data	Move immediate data to Accumulator	2	1
ANL	direct,A	AND Accumulator to direct byte	2	1	MOV	Rn,A	Move Accumulator to register	1	1
ANL	direct,#data	AND immediate data to direct byte	3	2	MOV	Rn,direct	Move direct byte to register	2	2
ORL	A,Rn	OR register to Accumulator	1	1	MOV	Rn,#data	Move immediate data to register	2	1
ORL	A,direct	OR direct byte to Accumulator	2	1	MOV	direct,A	Move Accumulator to direct byte	2	1
					MOV	direct,Rn	Move register to direct byte	2	2
					MOV	direct,direct	Move direct byte to direct	3	2
					MOV	direct,@Ri	Move indirect RAM to direct byte	2	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. (Cont.)

DATA TRANSFER (CONTINUED)				PROGRAM AND MACHINE CONTROL					
Mnemonic	Description	Byte	Cyc	Mnemonic	Description	Byte	Cyc		
MOV	direct,#data	Move immediate data to direct byte	3	2	ACALL	addr11	Absolute Subroutine Call	2	2
MOV	@Ri,A	Move Accumulator to indirect RAM	1	1	LCALL	addr16	Long Subroutine Call	3	2
MOV	@Ri,direct	Move direct byte to indirect RAM	2	2	RET		Return from subroutine	1	2
MOV	@Ri,#data	Move immediate data to indirect RAM	2	1	RETI		Return from interrupt	1	2
MOV	DPTR,#data16	Load Data Pointer with a 16-bit constant	3	2	AJMP	addr11	Absolute Jump	2	2
MOVC	A,@A+DPTR	Move Code byte relative to DPTR to A	1	2	LJMP	addr16	Long Jump	3	2
MOVC	A,@A+PC	Move Code byte relative to PC to A	1	2	SJMP	rel	Short Jump (relative addr)	2	2
MOVX	A,@Ri	Move External RAM (8-bit addr) to A	1	2	JMP	@A+DPTR	Jump indirect relative to the DPTR	1	2
MOVX	A,DPTR	Move External RAM (16-bit addr) to A	1	2	JZ	rel	Jump if Accumulator is Zero	2	2
MOVX	@Ri,A	Move A to External RAM (8-bit addr)	1	2	JNZ	rel	Jump if Accumulator is Not Zero	2	2
MOVX	@DPTR,A	Move A to External RAM (16-bit addr)	1	2	JC	rel	Jump if Carry flag is set	2	2
PUSH	direct	Push direct byte onto stack	2	2	JNC	rel	Jump if No Carry flag	2	2
POP	direct	Pop direct byte from stack	2	2	JB	bit,rel	Jump if direct Bit set	3	2
XCH	A,Rn	Exchange register with Accumulator	1	1	JNB	bit,rel	Jump if direct Bit Not set	3	2
XCH	A,direct	Exchange direct byte with Accumulator	2	1	JBC	bit,rel	Jump if direct Bit is set & Clear bit	3	2
XCH	A,@Ri	Exchange indirect RAM with A	1	1	CJNE	A,direct,rel	Compare direct to A & Jump if Not Equal	3	2
XCHD	A,@Ri	Exchange low-order Digit ind RAM w A	1	1	CJNE	A,#data,rel	Comp. immed. to A & Jump if Not Equal	3	2
BOOLEAN VARIABLE MANIPULATION				PROGRAM AND MACHINE CONTROL					
Mnemonic	Description	Byte	Cyc	Mnemonic	Description	Byte	Cyc		
CLR	C	Clear Carry flag	1	1	CJNE	Rn,#data,rel	Comp. immed. to reg & Jump if Not Equal	3	2
CLR	bit	Clear direct bit	2	1	CJNE	@Ri,#data,rel	Comp. immed. to ind. & Jump if Not Equal	3	2
SETB	C	Set Carry flag	1	1	DJNZ	Rn,rel	Decrement register & Jump if Not Zero	2	2
SETB	bit	Set direct Bit	2	1	DJNZ	direct,rel	Decrement direct & Jump if Not Zero	3	2
CPL	C	Complement Carry flag	1	1	NOP		No operation	1	1
CPL	bit	Complement direct bit	2	1	Notes on data addressing modes:				
ANL	C,bit	AND direct bit to Carry flag	2	2	Rn	—Working register R0-R7			
ANL	C,1 bit	AND complement of direct bit to Carry	2	2	direct	—128 internal RAM locations, any I/O port, control or status register			
ORL	C/bit	OR direct bit to Carry flag	2	2	@Ri	—Indirect internal RAM location addressed by register R0 or R1			
ORL	C,1 bit	OR complement of direct bit to Carry	2	2	#data	—8-bit constant included in instruction			
MOV	C/bit	Move direct bit to Carry flag	2	1	#data16	—16-bit constant included as bytes 2 & 3 of instruction			
MOV	bit,C	Move Carry flag to direct bit	2	2	bit	—128 software flags, any I/O pin, control or status bit			
				Notes on program addressing modes:					
				addr16	—Destination address for LCALL & LJMP may be anywhere within the 64-K program memory address space				
				Addr11	—Destination address for ACALL & AJMP will be within the same 2-K page of program memory as the first byte of the following instruction				
				rel	—SJMP and all conditional jumps include an 8-bit offset byte. Range is +127-128 bytes relative to first byte of the following instruction				
				All mnemonics copyrighted © Intel Corporation 1979					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2. Instruction Opcodes In Hexadecimal Order

Hex Code	Number of Bytes	Mnemonic	Operands	Hex Code	Number of Bytes	Mnemonic	Operands
00	1	NOP		33	1	RLC	A
01	2	AJMP	code addr	34	2	ADDC	A,#data
02	3	LJMP	code addr	35	2	ADDC	A,data addr
03	1	RR	A	36	1	ADDC	A,@R0
04	1	INC	A	37	1	ADDC	A,@R1
05	2	INC	data addr	38	1	ADDC	A,R0
06	1	INC	@R0	39	1	ADDC	A,R1
07	1	INC	@R1	3A	1	ADDC	A,R2
08	1	INC	R0	3B	1	ADDC	A,R3
09	1	INC	R1	3C	1	ADDC	A,R4
0A	1	INC	R2	3D	1	ADDC	A,R5
0B	1	INC	R3	3E	1	ADDC	A,R6
0C	1	INC	R4	3F	1	ADDC	A,R7
0D	1	INC	R5	40	2	JC	code addr
0E	1	INC	R6	41	2	AJMP	code addr
0F	1	INC	R7	42	2	ORL	data addr,A
10	3	JBC	bit addr, code addr	43	3	ORL	data addr,#data
11	2	ACALL	code addr	44	2	ORL	A,#data
12	3	LCALL	code addr	45	2	ORL	A,data addr
13	1	RRC	A	46	1	ORL	A,@R0
14	1	DEC	A	47	1	ORL	A,@R1
15	2	DEC	data addr	48	1	ORL	A,R0
16	1	DEC	@R0	49	1	ORL	A,R1
17	1	DEC	@R1	4A	1	ORL	A,R2
18	1	DEC	R0	4B	1	ORL	A,R3
19	1	DEC	R1	4C	1	ORL	A,R4
1A	1	DEC	R2	4D	1	ORL	A,R5
1B	1	DEC	R3	4E	1	ORL	A,R6
1C	1	DEC	R4	4F	1	ORL	A,R7
1D	1	DEC	R5	50	2	JNC	code addr
1E	1	DEC	R6	51	2	ACALL	code addr
1F	1	DEC	R7	52	2	ANL	data addr,A
20	3	JB	bit addr, code addr	53	3	ANL	data addr,#data
21	2	AJMP	code addr	54	2	ANL	A,#data
22	1	RET		55	2	ANL	A,data addr
23	1	RL	A	56	1	ANL	A,@R0
24	2	ADD	A,#data	57	1	ANL	A,@R1
25	2	ADD	A,data addr	58	1	ANL	A,R0
26	1	ADD	A,@R0	59	1	ANL	A,R1
27	1	ADD	A,@R1	5A	1	ANL	A,R2
28	1	ADD	A,R0	5B	1	ANL	A,R3
29	1	ADD	A,R1	5C	1	ANL	A,R4
2A	1	ADD	A,R2	5D	1	ANL	A,R5
2B	1	ADD	A,R3	5E	1	ANL	A,R6
2C	1	ADD	A,R4	5F	1	ANL	A,R7
2D	1	ADD	A,R5	60	2	JZ	code addr
2E	1	ADD	A,R6	61	2	AJMP	code addr
2F	1	ADD	A,R7	62	2	XRL	data addr,A
30	3	JNB	bit addr, code addr	63	3	XRL	data addr,#data
31	2	ACALL	code addr	64	2	XRL	A,#data
32	1	RETI		65	2	XRL	A,data addr

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Table 2. (Cont.)

Hex Code	Number of Bytes	Mnemonic	Operands	Hex Code	Number of Bytes	Mnemonic	Operands
66	1	XRL	A,@R0	99	1	SUBB	A,R1
67	1	XRL	A,@R1	9A	1	SUBB	A,R2
68	1	XRL	A,R0	9B	1	SUBB	A,R3
69	1	XRL	A,R1	9C	1	SUBB	A,R4
6A	1	XRL	A,R2	9D	1	SUBB	A,R5
6B	1	XRL	A,R3	9E	1	SUBB	A,R6
6C	1	XRL	A,R4	9F	1	SUBB	A,R7
6D	1	XRL	A,R5	A0	2	ORL	C,/bit addr
6E	1	XRL	A,R6	A1	2	AJMP	code addr
6F	1	XRL	A,R7	A2	2	MOV	C,/bit addr
70	2	JNZ	code addr	A3	1	INC	DPTR
71	2	ACALL	code addr	A4	1	MUL	AB
72	2	ORL	C,/bit addr	A5		reserved	
73	1	JMP	@A·DPTR	A6	2	MOV	@R0,data addr
74	2	MOV	A,#data	A7	2	MOV	@R1,data addr
75	3	MOV	data addr,#data	A8	2	MOV	R0,data addr
76	2	MOV	@R0,#data	A9	2	MOV	R1,data addr
77	2	MOV	@R1,#data	AA	2	MOV	R2,data addr
78	2	MOV	R0,#data	AB	2	MOV	R3,data addr
79	2	MOV	R1,#data	AC	2	MOV	R4,data addr
7A	2	MOV	R2,#data	AD	2	MOV	R5,data addr
7B	2	MOV	R3,#data	AE	2	MOV	R6,data addr
7C	2	MOV	R4,#data	AF	2	MOV	R7,data addr
7D	2	MOV	R5,#data	B0	2	ANL	C,/bit addr
7E	2	MOV	R6,#data	B1	2	ACALL	code addr
7F	2	MOV	R7,#data	B2	2	CPL	bit addr
80	2	SJMP	code addr	B3	1	CPL	C
81	2	AJMP	code addr	B4	3	CJNE	A,#data,code addr
82	2	ANL	C,/bit addr	B5	3	CJNE	A,data addr,code addr
83	1	MOVC	A,@A·PC	B6	3	CJNE	@R0,#data,code addr
84	1	DIV	AB	B7	3	CJNE	@R1,#data,code addr
85	3	MOV	data addr,data addr	B8	3	CJNE	R0,#data,code addr
86	2	MOV	data addr,@R0	B9	3	CJNE	R1,#data,code addr
87	2	MOV	data addr,@R1	BA	3	CJNE	R2,#data,code addr
88	2	MOV	data addr,R0	BB	3	CJNE	R3,#data,code addr
89	2	MOV	data addr,R1	BC	3	CJNE	R4,#data,code addr
8A	2	MOV	data addr,R2	BD	3	CJNE	R5,#data,code addr
8B	2	MOV	data addr,R3	BE	3	CJNE	R6,#data,code addr
8C	2	MOV	data addr,R4	BF	3	CJNE	R7,#data,code addr
8D	2	MOV	data addr,R5	C0	2	PUSH	data addr
8E	2	MOV	data addr,R6	C1	2	AJMP	code addr
8F	2	MOV	data addr,Ri	C2	2	CLR	bit addr
90	3	MOV	DPTR,#data	C3	1	CLR	C
91	2	ACALL	code addr	C4	1	SWAP	A
92	2	MOV	bit addr,C	C5	2	XCH	A,data addr
93	1	MOVC	A,@A·DPTR	C6	1	XCH	A,@R0
94	2	SUBB	A,#data	C7	1	XCH	A,@R1
95	2	SUBB	A,data addr	C8	1	XCH	A,R0
96	1	SUBB	A,@R0	C9	1	XCH	A,R1
97	1	SUBB	A,@R1	CA	1	XCH	A,R2
98	1	SUBB	A,R0	CB	1	XCH	A,R3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2. (Cont.)

Hex Code	Number of Bytes	Mnemonic	Operands	Hex Code	Number of Bytes	Mnemonic	Operands
CC	1	XCH	A,R4	E6	1	MOV	A,@R0
CD	1	XCH	A,R5	E7	1	MOV	A,@R1
CE	1	XCH	A,R6	E8	1	MOV	A,R0
CF	1	XCH	A,R7	E9	1	MOV	A,R1
D0	2	POP	data addr	EA	1	MOV	A,R2
D1	2	ACALL	code addr	EB	1	MOV	A,R3
D2	2	SETB	bit addr	EC	1	MOV	A,R4
D3	1	SETB	C	ED	1	MOV	A,R5
D4	1	DA	A	EE	1	MOV	A,R6
D5	3	DJNZ	data addr,code addr	EF	1	MOV	A,R7
D6	1	XCHD	A,@R0	F0	1	MOVX	@DPTR,A
D7	1	XCHD	A,@R1	F1	2	ACALL	code addr
D8	2	DJNZ	R0,code addr	F2	1	MOVX	@R0,A
D9	2	DJNZ	R1,code addr	F3	1	MOVX	@R1,A
DA	2	DJNZ	R2,code addr	F4	1	CPL	A
DB	2	DJNZ	R3,code addr	F5	2	MOV	data addr,A
DC	2	DJNZ	R4,code addr	F6	1	MOV	@R0,A
DD	2	DJNZ	R5,code addr	F7	1	MOV	@R1,A
DE	2	DJNZ	R6,code addr	F8	1	MOV	R0,A
DF	2	DJNZ	R7,code addr	F9	1	MOV	R1,A
E0	1	MOVX	A,@DPTR	FA	1	MOV	R2,A
E1	2	AJMP	code addr	FB	1	MOV	R3,A
E2	1	MOVX	A,@R0	FC	1	MOV	R4,A
E3	1	MOVX	A,@R1	FD	1	MOV	R5,A
E4	1	CLR	A	FE	1	MOV	R6,A
E5	2	MOV	A,data addr	FF	1	MOV	R7,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้