



การ์ดอินเตอร์เฟซอเนกประสงค์ GENERAL INTERFACE CARD



โดย
นาย พรเทพ ศรีสมบัติ
นาย อำนาจ วีรพลหงส์กุล

.....
.....
.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมคอมพิวเตอร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง 035007

การ์ดอินเตอร์เฟซอเนกประสงค์
GENERAL INTERFACE CARD

โดย



สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2537

ภาควิชาวิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การดอินเตอร์เฟส อเนกประสงค์ (GENERAL INTERFACE CARD)

ผู้จัดทำ นาย พรเทพ ศรีสมบัติ 35103237

นาย อำนาจ วีรพลพงศ์กุล 35103261



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ดอินเตอร์เฟสเนกประสงค์

พรเทพ ศรีสมบัติ
อำนาจ วีรพลพงศ์กุล
อ สมศักดิ์ มิตะธา อาจารย์ที่ปรึกษา
ปีการศึกษา 2537

บทคัดย่อ

การ์ดอินเตอร์เฟสเนกประสงค์ เป็นโครงการที่ประดิษฐ์ขึ้นเพื่อช่วยในการแก้ปัญหาในการนำไมโครโปรเซสเซอร์มาประยุกต์ใช้งาน ทั้งในวงการศึกษาและในวงการอุตสาหกรรม ในด้านของความยากลำบาก ความล่าช้าในการประกอบวงจรและการทำเครื่องต้นแบบและการนำวงจรหรืออุปกรณ์อินเตอร์เฟสกับเครื่องคอมพิวเตอร์เพื่อใช้ในการควบคุมการทำงานต่างๆ โดยจะประกอบด้วย การ์ดหลักที่ติดตั้งบนสล๊อทของเครื่องคอมพิวเตอร์เพื่อใช้เป็นตัวการในการติดต่อกันระหว่างเครื่องคอมพิวเตอร์กับการ์ดอีก 5 การ์ดอันประกอบด้วย การ์ด 8255 , การ์ด 8253, การ์ดอะนาล็อกทูดิจิตอลและดิจิตอลทูอะนาล็อก, การ์ดรีเลย์ และ การ์ดออปโต้ โดยแต่ละการ์ด จะมีความต้องการสัญญาณทางอินพุต และให้สัญญาณทางด้านเอาต์พุต ที่แตกต่างกันตามลักษณะการทำงานและคุณสมบัติของวงจรที่ประกอบอยู่บนแต่ละการ์ดนั้น โดยที่สามารถกำหนดได้ด้วยโปรแกรมคอมพิวเตอร์ที่เขียนขึ้นสำหรับใช้งานร่วมกับการ์ดต่างๆ ทั้ง 5 การ์ด ซึ่งจะช่วยให้ประหยัดเวลาและเพิ่มความสะดวกรวดเร็วในการใช้งาน และง่ายต่อการเปลี่ยนแปลงขนาดของสัญญาณทั้งทางด้านอินพุตและเอาต์พุตเพื่อให้ตรงกับความต้องการในการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL INTERFACE CARD

Pornthep Srisombat

Umnart Werapolpongkul

Somsak Mittatha Advisor

1994

Abstract

General Interface Card is project which created for using application microprocessor, in both of education and industrial. Solution in difficult side, circuit combination, prototype processing delays and taking circuit or device interface with computer to control different operation. Consist of main card, that install on slot of computer to be medium in communication between computer and 5 card are 8255 card, 8253 card, Analog to Digital and Digital to Analog card, Relay card and Opto card. Each card need input signal and supply output signal that different from operation features and property of circuit that included on those card. Operation of this project can be controllable by computer program which make fast and convenient in use and easy to change size of input and output signal according to use.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

| | |
|--|----|
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 ทฤษฎี | 2 |
| 2.1 วงจรลีนูอ | 3 |
| 2.1.1 แบบใช้ลิว์้านทานหลายค่า | 3 |
| 2.1.2 แบบใช้ลิว์้านทาน 2 ค่า | 4 |
| 2.1.3 ลักษณะคุณสมบัติของวงจรลีนูอ | 5 |
| 2.1.4 การใช้ลิว์อวีคูณสัญญาณ | 6 |
| 2.1.5 การเชื่อมลิว์อไมโครโปรเซสเซอร์ | 7 |
| 2.1.6 การเชื่อมลิว์อ 12 บิตกับไมโครโปรเซสเซอร์ 8 บิต | 8 |
| 2.2 วงจรแปลงอะนาลอกเป็นอะนาลอกเป็นดิจิทัล | 10 |
| 2.2.1 แบบใช้วงจรเปรียบเทียบขนานหรือแบบเฟลส | 10 |
| 2.2.2 วงจรแอนาล็อกที่ใช้การอินทรีเครด | 11 |
| 2.2.3 วงจรเปลี่ยนสัญญาณแอนาล็อกที่ใช้วงจรนับและวงจรลีนูอประกอบนกัน | 14 |
| 2.2.4 วงจรเปลี่ยนสัญญาณแอนาล็อกแบบใช้การประมาณค่า | 15 |
| 2.2.5 การสุ่มและการก่งค่า | 17 |
| 2.2.6 การอินเคอร์เฟสกับไมโครโปรเซสเซอร์ | 18 |
| 2.3 รายละเอียดและการใช้งาน 8253 | 19 |
| 2.3.1 โหมด 2 | 20 |
| 2.3.2 โหมด 3 | 21 |
| 2.3.3 โหมด 4 | 23 |
| 2.3.4 โหมด 5 | 23 |
| 2.3.5 การโปรแกรมและการอ่านข้อมูลจากรีจิสเตอร์ของ 8253 | 24 |
| 2.4 การใช้งาน 8255 | 26 |
| 2.4.1 ขาต่างๆของ 8255 | 26 |
| 2.4.2 รีจิสเตอร์ภายใน 8255 | 27 |
| 2.5 การใช้งาน รีเลย์ | 30 |
| 2.5.1 คุณสมบัติของ รีเลย์ | 31 |
| 2.7 รายละเอียดเกี่ยวกับสทอมาตรฐานของ IBM/PC | 33 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|---|----|
| 2.8 การจัดแอดเดรสสำหรับหน่วยความจำ I/O | 36 |
| 2.8.1 การจัดแอดเดรสสำหรับพอร์ต I/O ใน IBM/PC | 36 |
| 2.8.2 เทคนิคในการตีโค้ดแอดเดรสสำหรับพอร์ต I/O | 39 |
| 2.8.2.1 การตีโค้ดแบบฟิสิกซ์ | 39 |
| 2.8.2.2 การตีโค้ดโดยใช้สวิทช์เลือก | 41 |
| 2.8.2.3 การโค้ดโดยการใช้ PROM | 41 |
| 2.9 บัซซิเนสของระบบ | 43 |
| 2.9.1 บัซซิเนสที่สร้างโดย 8088 | 43 |
| 2.9.1.1 บัซซิเนสในการอ่านข้อมูลจากหน่วยความจำ | 44 |
| 2.9.1.2 บัซซิเนสในการเขียนข้อมูลลงบนหน่วยความจำ | 45 |
| 2.9.1.3 บัซซิเนสในการอ่านข้อมูลจากพอร์ท | 46 |
| 2.9.1.4 บัซซิเนสในการเขียนข้อมูลลงบนพอร์ท | 47 |
| 2.9.2 บัซซิเนสที่สร้างโดยเคอีเอ็มเอ | 47 |
| บทที่ 3 การออกแบบ | 48 |
| 3.1 ส่วนอินเทอร์เฟซกับพีซี | 49 |
| วงจรถ่ายโค้ดแอดเดรส | 49 |
| 3.1.2 ส่วนของวงจรมัลติเพล็กซ์คอนโทรลลิ่ง | 51 |
| 3.1.3 ส่วนบัฟเฟอร์ข้อมูล | 51 |
| 3.2 ส่วนที่ต่ออินเทอร์เฟซกับสล็อต | 51 |
| 3.2.1 8255 การ์ด | 51 |
| 3.2.2 8253 การ์ด | 53 |
| 3.2.3 เอชดี-ดีบูเอ การ์ด | 55 |
| 3.2.4 รีเลย์การ์ด | 57 |
| 3.2.5 ออปโตการ์ด | 60 |
| บทที่ 4 การสร้าง | 62 |
| 4.1 วงจรของการ์ดหลัก | 63 |
| 4.2 วงจรแผ่นฐาน | 65 |
| 4.3 วงจรของการ์ด 8255 | 66 |
| 4.4 วงจรของการ์ด 8253 | 69 |
| 4.5 วงจรของการ์ด รีเลย์ | 72 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|-------------------------------|----|
| 4.6 วงจรของการ์ด ออปโต้ | 75 |
| 4.7 วงจรการ์ด ดีทูเอและดีทูเอ | 78 |
| การสร้างส่วน ซอฟแวร์ | 81 |
| บทที่ 5 สรุปและวิจารณ์ | 88 |
| กิตติกรรมประกาศ | 89 |
| เอกสารอ้างอิง | 90 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

| | | |
|------|---|----|
| 2-1 | วงจรถูกออกแบบใช้ตัวต้านทานหลายค่า | 3 |
| 2-2 | วงจรมัลติเพลกซ์สัญญาณแบบ R/2R แคลคูลอร์ | 5 |
| 2-3 | การใช้สัญญาณวีลจสัญญาณ | 6 |
| 2-4 | การเชื่อมล่อไมโครโปรเซสเซอร์ 8055 กับ ดิจิตอล 1408 | 7 |
| 2-5 | การเชื่อมล่อดิจิตอล 12 บิตกับไมโครโปรเซสเซอร์ 8 บิต | 8 |
| 2-6 | ก. บล็อกไดอะแกรม AD7522 ซึ่งเป็น ดิจิตอล 10 บิต ข. การเชื่อมล่อกับไมโครโปรเซสเซอร์ | 9 |
| 2-7 | วงจรมัลติเพลกซ์แบบขนาน | 10 |
| 2-8 | วงจรมัลติเพลกซ์สัญญาณแอนะล็อกแบบสโปลเดี่ยว | 11 |
| 2-9 | วงจรมัลติเพลกซ์สัญญาณแอนะล็อกแบบสโปลคู่ | 12 |
| 2-10 | วงจรมัลติเพลกซ์สัญญาณแบบ เคต้า ซิกมา | 14 |
| 2-11 | วงจรมัลติเพลกซ์แบบวงจรมัลติเพลกซ์ที่สร้างขึ้นโดยวงจรมัลติเพลกซ์และวงจรถูกออกแบบ | 14 |
| 2-12 | วงจรมัลติเพลกซ์ที่สร้างขึ้นจากวงจรมัลติเพลกซ์/ลง และวงจรถูกออกแบบ | 15 |
| 2-13 | วงจรมัลติเพลกซ์สัญญาณแอนะล็อกแบบใช้การประมาณค่า | 16 |
| 2-14 | แผนผังการทำงานของวงจรมัลติเพลกซ์แบบใช้การประมาณค่า | 17 |
| 2-15 | การอินเทอร์เฟซสัญญาณเข้ากับไมโครโปรเซสเซอร์ | 18 |
| 2-16 | ไดอะแกรมเวลาการทำงานในโหมดที่ 2 ของ 8253 | 21 |
| 2-17 | ไดอะแกรมเวลาการทำงานในโหมดที่ 3 ของ 8253 | 22 |
| 2-18 | ไดอะแกรมเวลาการทำงานในโหมดที่ 4 ของ 8253 | 23 |
| 2-19 | ไดอะแกรมเวลาการทำงานในโหมดที่ 5 ของ 8253 | 24 |
| 2-20 | รีจิสเตอร์เจ้าที่เลอร์แต่ละแขนง | 24 |
| 2-21 | แผนผังวงจรมัลติเพลกซ์และการจัดขาของไอซี 8255 | 26 |
| 2-22 | ความหมายของบิตล่างๆในรหัสควบคุม | 28 |
| 2-23 | การจัดลำดับรีเลย์ระบุเป็นแบบ เอ - ดี | 30 |
| 2-24 | ลักษณะทั่วไปของรีเลย์ | 31 |
| 2-25 | การต่อทรานซิสเตอร์แบบพิกซ์เบส | 32 |
| 2-26 | การใช้งานแอสเลตสปีดในการแอสเลตของพอร์ตใน IBM/PC | 37 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|------|--|----|
| 2-27 | การใช้งานแอดเดรสของพอร์ทบน ไอบีเอ็ม/พีซี | 38 |
| 2-28 | การใช้แอดเดรสต่างๆสำหรับพอร์ท อินพุต/เอาต์พุต ของพอร์ท ไอบีเอ็ม/พีซี | 39 |
| 2-29 | การใช้งานแอดเดรสสำหรับพอร์ท อินพุต/เอาต์พุต บนการ์ดต่างๆ | 39 |
| 2-30 | ตัวอย่างการดีโด้วงจรแบบฟิสิกซ์ | 40 |
| 2-31 | บัลชีเกิลของการอ่านข้อมูลจากหน่วยความจำ | 44 |
| 2-32 | บัลชีเกิลของการเขียนข้อมูลลงหน่วยความจำ | 45 |
| 2-33 | บัลชีเกิลของการอ่านข้อมูลลงพอร์ท อินพุต/เอาต์พุต | 46 |
| 2-34 | บัลชีเกิลของการเขียนข้อมูลลงบนพอร์ท อินพุต/เอาต์พุต | 47 |
| 3-1 | ขั้นตอนในการพัฒนางาน | 48 |
| 3-2 | ส่วนประกอบของการ์ดหลัก | 49 |
| 3-3 | วงจรของส่วนที่อยู่พีซีหรือการ์ดหลัก | 50 |
| 3-4 | วงจร 8255 การ์ด | 52 |
| 3-5 | วงจรนับ 8253 การ์ด | 54 |
| 3-6 | วงจร เอนคอดี-ดีคอดี การ์ด | 56 |
| 3-7 | วงจรรีเลย์ | 57 |
| 3-8 | วงจรรีเลย์การ์ด | 59 |
| 3-9 | วงจรออปติคัล อินพุต-เอาต์พุต การ์ด | 61 |
| 4-1 | ลายวงจรของการ์ดหลัก ด้านบน | 63 |
| 4-2 | ลายวงจรของการ์ดหลักด้านล่าง | 64 |
| 4-3 | การวางอุปกรณ์ของการ์ดหลัก | 64 |
| 4-4 | ลายวงจรของแม่ข่าย | 65 |
| 4-5 | ลายวงจรของการ์ด 8255 ด้านบน | 66 |
| 4-6 | ลายวงจรของการ์ด 8255 ด้านล่าง | 67 |
| 4-7 | การวางอุปกรณ์ของการ์ด 8255 | 68 |
| 4-8 | ลายวงจรของการ์ด 8253 ด้านบน | 69 |
| 4-9 | ลายวงจรของการ์ด 8253 ด้านล่าง | 70 |
| 4-10 | การวางอุปกรณ์ของการ์ด 8253 | 71 |
| 4-11 | ลายวงจรของการ์ดรีเลย์ ด้านบน | 72 |
| 4-12 | ลายวงจรของการ์ดรีเลย์ ด้านล่าง | 73 |
| 4-13 | การวางอุปกรณ์ของการ์ด | 74 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|------|----------------------------------|----|
| 4-14 | ลขวงจรมขการคอปโด้ ค้านบน | 75 |
| 4-15 | ลขวงจรมขการคอปโด้ ค้านล่าง | 76 |
| 4-16 | การวางอุปกรณขการคอปโด้ | 77 |
| 4-17 | ลขวงจรมขการคคททอและคททอ ค้านบน | 78 |
| 4-18 | ลขวงจรมขการคคททอและคททอ ค้านล่าง | 79 |
| 4-19 | การวางอุปกรณขการคคททอและคททอ | 80 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

| | | |
|-----|---|----|
| 2-1 | สัญญาณควบคุมการทำงานของ 8255 | 27 |
| 2-2 | ตารางแสดงแอดเดรสพอร์ทัลของพอร์ท IBM/PC | 35 |
| 3-1 | การเลือกใช้แอดเดรสของพีซี | 53 |
| 3-2 | การเลือกใช้แอดเดรสของ 8253การ์ด | 53 |
| 3-3 | การเลือกใช้แอดเดรสของเฮอูดีและตีบูเอการ์ด | 55 |
| 3-4 | การเลือกใช้แอดเดรสของรีเลย์การ์ด | 58 |
| 3-5 | การเลือกใช้แอดเดรสของออปปีการ์ด | 60 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|-------------------------------|----|
| 4.6 วงจรของการ์ด ออปโต้ | 75 |
| 4.7 วงจรการ์ด ดีพูเอและดีพูเอ | 78 |
| การสร้างส่วน ซอฟแวร์ | 81 |
| บทที่ 5 สรุปและวิจารณ์ | 88 |
| กิตติกรรมประกาศ | 89 |
| เอกสารอ้างอิง | 90 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

การ์ดอินเตอร์เฟซเนกประสงค์ (GENERAL INTERFACE CARD)

เนื่องด้วยการศึกษาและการวิจัยในการนำเอาไมโครโปรเซสเซอร์ (MICRO PROCESSOR) มาประยุกต์ใช้ในงานอุตสาหกรรม เป็นไปด้วยความยากลำบาก เพราะจำเป็นต้องทำเครื่องต้นแบบขึ้นมาก่อนในการพัฒนาอีกทั้งยังประสบปัญหาเกี่ยวกับความล่าช้าในการทำเครื่องต้นแบบ และปัญหาในด้านการสร้างการ์ดอินเตอร์เฟซกับพีซีที่ยากและลำบาก

จึงเป็นแรงผลักดันให้เกิดโครงการขึ้นนี้ขึ้นมา เพื่อช่วยเพิ่มความรวดเร็วในการใช้งานเกี่ยวกับการอินเตอร์เฟซ ซึ่งจะทำให้การพัฒนาเครื่องต้นแบบเกิดความรวดเร็วมากยิ่งขึ้น โดยสามารถรองรับอินพุตหรือเอาต์พุตที่ต้องการได้ทุกรูปแบบ ทั้งยังสามารถที่จะศึกษาและทดลอง การทำงานต่าง ๆ ที่เกี่ยวกับเครื่องคอมพิวเตอร์ (พีซี) ให้สามารถเข้าใจอย่างรวดเร็ว และ การ์ดอินเตอร์เฟซเนกประสงค์ยังสามารถที่จะนำอินพุตหรือเอาต์พุตต่าง ๆ ที่ต้องการศึกษามาทำการต่อรวมได้อีกด้วย โดยจะอาศัยการ์ดอินเตอร์เฟซเนกประสงค์นี้ควบคุมทั้งทางด้านอินพุต และเอาต์พุต

การ์ดอินเตอร์เฟซเนกประสงค์ประกอบไปด้วยส่วนที่อยู่ภายในเครื่องพีซี เสียบอยู่กับสล롯ที่อยู่ในตัวเครื่อง และมีสายต่อออกมาภายนอกนำเอาแต่สัญญาณที่จำเป็นในการอินเตอร์เฟซออกมาใช้ ส่วนที่อยู่ภายนอกจะเป็นส่วนที่บรรจุการ์ดต่างๆ โดยประกอบด้วย สล롯ที่ต่อขยายออกมาเพื่อใช้ในการต่อกับการ์ดที่จะนำมาใช้งาน ตามหน้าที่ต่าง ๆ กัน ตามลักษณะของอินพุตเอาต์พุตของแต่ละแบบซึ่งการ์ดเหล่านี้จะประกอบด้วย การ์ดทั้งหมดจำนวน 5 การ์ด ประกอบไปด้วย

- | | |
|---|--------------------------|
| 1. 8255 CARD | 48 บิต |
| 2. ANALOG TO DIGITAL CONVERTER (A/D) CARD | 1 ช่อง 8 บิต |
| DIGITAL TO ANALOG CONVERTER (D/A) CARD | 1 ช่อง 8 บิต |
| 3. 8253 TIMER COUNTER CARD | |
| 4. RELAY OUTPUT CARD | 4 ช่อง |
| 5. OPTO CONTROL CARD | 4 ช่อง (อินพุต/เอาต์พุต) |

การ์ดทั้งหมดที่กล่าวมาจะเป็นตัวที่เสียบกับ สล롯ที่เราสร้างขึ้นอยู่นอกพีซี เพื่อ เชื่อมต่อกับงานต่าง ๆที่เราจะนำมาใช้งาน 8255 จะใช้งานเชื่อมต่อกับอินพุต หรือเอาต์พุตที่เป็น ทีทีแอล (TTL) 8253 จะเป็นตัวหาร และ สร้างสัญญาณนาฬิกาที่สามารถโปรแกรมได้ให้กับระบบ ADC เป็นการ์ดที่ใช้แปลงสื่อนาฬิกาให้เป็นสัญญาณดิจิตอลขนาด 8 บิต DAC เป็นการ์ดที่ใช้แปลงสัญญาณดิจิตอลให้เป็น สัญญาณอนาล็อกขนาด 8 บิต รีเลย์การ์ดเป็นการ์ดที่ใช้สำหรับเอาต์พุตที่ต้องการใช้งานกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคอนโทรลต่างๆไป และออปโตการ์ดเป็นการ์ดที่ใช้สำหรับอินพุทหรือเอาต์พุทที่มีความแตกต่างกันทางแรงดัน แต่มีการเชื่อมโยงกันทางแสง

จากคุณสมบัติต่างๆ ของการ์ดเหล่านี้ เมื่อรวมเป็นชิ้นงานนี้แล้วจะทำให้สามารถนำไปใช้ในการอินเตอร์เฟสเข้ากับวงจรหรืออุปกรณ์ต่างๆทั้งในการทดลองเพื่อการศึกษาและการนำไปประยุกต์ใช้งานได้จริงในวงการอุตสาหกรรม ซึ่งผู้ใช้สามารถที่จะนำมาใช้ได้ ในราคาที่ต่ำกว่า แต่ประสิทธิภาพเท่าเทียมกับเครื่องที่มีจำหน่ายอยู่ในปัจจุบัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี

ก่อนที่เราจะทำความรู้จักเกี่ยวกับการสร้างหรือใช้งานโครงการ (การ์ตูนเตอร์เฟสเอนกประสงค์) ขึ้นนี้ จะขอกล่าวถึงรายละเอียดทางด้านทฤษฎีหรือหลักการของวงจรและอุปกรณ์ต่างๆ เพื่อจะได้เป็นแนวทางในการทำความเข้าใจเกี่ยวกับส่วนประกอบและหลักการของการทำงานในส่วนต่างๆ ที่จะนำมาประกอบขึ้นเป็นโครงการชิ้นนี้ขึ้นมา

รายละเอียดทางด้านหลักการของส่วนต่างๆที่เกี่ยวข้องกับโครงการชิ้นนี้ มีดังนี้

- รายละเอียดเกี่ยวกับการใช้งานและลักษณะและคุณสมบัติของวงจรดีทิวเอ
- รายละเอียดเกี่ยวกับการใช้งานและลักษณะและคุณสมบัติของวงจรเอพดี
- การใช้งาน 8253
- การใช้งาน 8255
- การใช้งานอุปกรณ์ประเภทออปโต
- การใช้งานรีเลย์
- รายละเอียดเกี่ยวกับสล็อตของเครื่องคอมพิวเตอร์
- การจัดแอดเดรสสำหรับ อินพุต/เอาต์พุต
- วงจรเวทสเตท
- รายละเอียดเกี่ยวกับบัสไซเคิลของระบบ

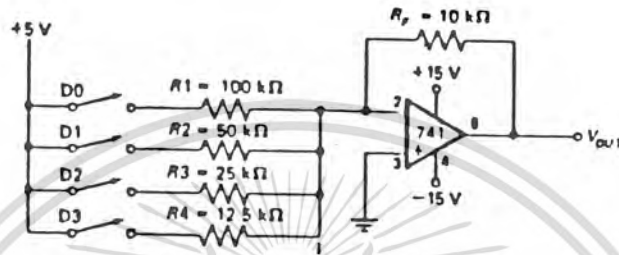
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 วงจรดีทิวเอ (DIGITAL TO ANALOG CONVERTER)

แบบต่างๆของวงจรดีทิวเอ

2.1.1 แบบใช้ตัวต้านทานหลายค่า (BINARY WEIGHTED RESISTER D/A CONVERTER)

วงจรเปลี่ยนสัญญาณดิจิตอลชนิดนี้ใช้ตัวต้านทานต่างๆ และออปแอมป์เพื่อเปลี่ยนระดับสัญญาณลอจิก 2 ระดับ เป็นแรงดันที่ได้สัดส่วนกัน ดังแสดงดังรูป



รูปที่ 2-1 วงจรดีทิวเอแบบใช้ตัวต้านทานหลายค่า

วงจรเปลี่ยนสัญญาณดิจิตอลขนาด 4 บิต ออปแอมป์ที่ใช้มีอัตราขยายสูงมาก มีความต้านทานเอาต์พุตต่ำ ความต้านทานที่อินพุตมีค่าสูงมาก สิ่งสำคัญที่สุดที่จะต้องตระหนักไว้ก็คือ สัญญาณที่เอาต์พุตถูกป้อนกลับมายังอินพุตแบบกลับเฟส เพื่อเปรียบเทียบกับสัญญาณที่ขาอินพุตแบบไม่กลับเฟส เอาต์พุตของออปแอมป์จะเป็นตัวจ่ายหรือรับกระแส เพื่อให้แรงดันที่เปรียบเทียบกับนั้นมีค่าเดียวกัน

วงจรดังรูป ต่อขาที่ไม่กลับเฟสลงกราวด์ ดังนั้นที่ขากลับเฟสจะมีแรงดัน 0 โวลต์ ด้วยการที่ขาอินพุตที่ขากลับเฟสเป็น 0 โวลต์ ด้วย โดยที่ไม่ได้ต่อลงกราวด์โดยตรง เราเรียกว่ากราวด์เทียม

ตอนที่สวิทช์ D0 ปิด ตัวต้านทาน R1 ค่า 100 กิโลโอห์ม จะมีแรงดัน 5 โวลต์ ที่ปลายขาข้างหนึ่ง อีกข้างหนึ่งเป็น 0 โวลต์ จากกฎของโอห์มจะมีแรงดันตกคร่อม 5 โวลต์ ซึ่งให้กระแสไหลผ่าน 0.05 มิลลิแอมป์ กระแสนี้มีอาจเข้าไปยังอินพุตของออปแอมป์ได้ เนื่องจากออปแอมป์มีความต้านทานอินพุตสูงมาก และไม่อาจส่งหรือรับกระแสมากๆได้ ดังนั้นกระแส 0.05 มิลลิแอมป์ จึงต้องไหลผ่านไปยังเอาต์พุต โดยผ่านตัวต้านทานป้อนกลับ 10 กิโลโอห์ม จะมีแรงดันเอาต์พุตเท่ากับ -0.5 โวลต์ เพื่อรับกระแสผ่านสวิทช์ D0 และรักษาภาวะกราวด์เทียมไว้

เมื่อเปิดวงจรที่สวิทช์ D0 และ ปิดวงจรที่สวิทช์ D1 กระแสเพิ่มเป็น 2 เท่า ไหลผ่าน Rf กราวด์เทียมและ R2 ทำให้มีแรงดันที่เอาต์พุต -1 โวลต์ ต่อไปที่ปิดวงจรทั้งที่ D0 และ D1 จะได้กระแส 0.05 มิลลิแอมป์ไหลผ่าน R1 และ 0.1 มิลลิแอมป์ผ่าน R2 รวมกระแส 0.15 มิลลิแอมป์ได้แรงดันเอาต์พุต -1.5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปลี่ยนการปิดเปิดสวิตช์ไปเรื่อยๆ จะได้แรงดันที่เอาต์พุตค่าต่างๆ กัน กระแสที่ไหลผ่านสวิตช์แต่ละตัวจะถูกจะถูกรวมกันที่จุดกราวด์เทียม แล้วเปลี่ยนเป็นแรงดันที่เอาต์พุต โดยตัวต้านทานในป้อนกลับ Rf แรงดันเอาต์พุตจะเพิ่มขึ้นเรื่อยๆ เป็นลำดับเหมือนขั้นบันได ดังนั้น 4 บิต จึงได้ 15 ระดับ แต่ละระดับแตกต่างกัน -0.5 โวลต์ อาจเปลี่ยนระยะห่างของแต่ละระดับได้โดยเปลี่ยนขนาด Rf.

2.1.2 แบบใช้ตัวต้านทาน 2 ค่า (R/2R LADDER D/A CONVERTER)

เมื่อวงจร ดิจิตอล มีขนาดมากกว่า 4 บิต จะเกิดปัญหาเนื่องจากต้องการค่าความต้านทานที่มีช่วงกว้างมาก วิธีนี้จะใช้หลักการไปนารีเวตเหมือนกัน แต่ใช้ความต้านทานเพียง 2 ค่า ดังแสดงในรูป (ก) ซึ่งกระแสจะถูกเปลี่ยนค่าแรงดันโดยออปแอมป์และตัวต้านทานป้อนกลับ เหมือนวงจรที่แล้ว วิธีนี้จะเรียกว่าการใช้ความต้านทาน 2 ค่า

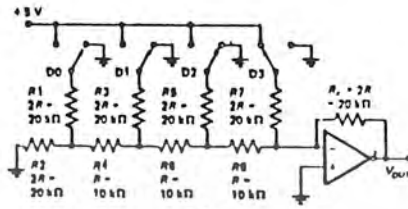
หลักการความต้านทานแบบ 2 ค่า ค่าความต้านทานที่ใช้เป็นอัตราส่วนที่คำนวณได้ง่าย สมมติว่าสวิตช์ D3 ซึ่งเป็นสวิตช์ในบิตที่มีนัยสำคัญสูงสุดนั้นต่อกับแรงดันอ้างอิง 5 โวลต์ ในขณะที่สวิตช์ตัวอื่นปิดลงกราวด์นั้น R1 R2 จึงต่อขนานกันลงกราวด์ ตัวต้านทาน 2R ต่อขนานกับอีกตัวหนึ่งจึงมีค่าเท่ากับ R ค่านี้จะบวกกับ 4R กลายเป็น 2R และขนานกับ R3 ลงกราวด์ การรวมของ R3 และตัวต้านทานก่อนหน้าจึงทำให้เหลือเพียงค่า R ต่ออนุกรมกับ R6 พิจารณาเช่นเดียวกับวงจรส่วนที่เหลือก็จะได้วงจรง่ายขึ้น (ข)

โดยเหตุที่กราวด์เทียมของออปแอมป์มีแรงดันเป็น 0 โวลต์ ทำให้ไม่มีกระแสไหลผ่านความต้านทานเหล่านี้ลงกราวด์จึงไม่ต้องสนใจส่วนนี้ ดังนั้นแรงดัน 5 โวลต์ ที่ปลายข้างหนึ่งของ R7 ค่า 20 กิโลโอห์ม ทำให้มีกระแส 0.25 มิลลิแอมป์ ผ่านที่จุดต่อและผ่าน Rf 20 กิโลโอห์ม แรงดันเอาต์พุตที่ได้จากบิตที่มีนัยสำคัญสูงสุดจึงมีค่า -5 โวลต์

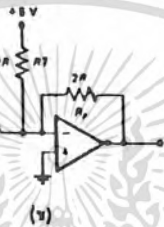
แรงดันที่ได้จากบิตที่มีนัยสำคัญลงมากก็ทำได้ โดยการปิดสวิตช์ไปยัง +5 โวลต์ และ D3 ลงกราวด์ตัวต้านทานทั้งหมดที่อยู่ทางซ้ายของ R5 ในรูป (ก) ลดรูปลงเหลือเพียง 2 R ต่อลงกราวด์การวิเคราะห์วงจรสามารถนำทฤษฎีของเทวินินมาใช้ได้ โดยมีกระแสแบ่งแรงดันระหว่าง R5 กับ 2R ที่ต่อลงกราวด์ ดังในรูป (ค) แรงดันของเทวินินคือแรงดันที่รอยต่อหรือ 2.5 โวลต์ ตัวต้านทานเทวินินมีค่าเท่ากับตัวต้านทาน 2 ตัวต่อขนานกันอุปกรณ์ที่อยู่ทางด้านซ้ายของ R6 สามารถลดรูปได้เหลือค่า R ต่อกับ 205 โวลต์ เราสามารถละทิ้ง R7 ได้เพราะปลายทั้งสองค่าต่อลงกราวด์ค่าความต้านทานรวมระหว่างที่จุดรวมและแรงดันเทวินินคือ 2R หรือ 20 กิโลโอห์ม กระแสที่จุดรวมคือ 205 โวลต์ หรือ 0.125 มิลลิแอมป์กระแสที่ผ่าน Rf 20 กิโลโอห์ม ทำให้แรงดันที่เอาต์พุต -2.5 โวลต์

แม้ว่าดิจิตอลแบบ R/2R จะวิเคราะห์ยากกว่าการใช้ตัวต้านทานหลายค่าแต่จะง่ายกว่าสำหรับการสร้างวงจรให้ถูกต้อง เพราะใช้ค่าความต้านทานเพียงสองค่าเท่านั้น จำนวนบิตก็เพิ่มได้โดยเพิ่มส่วนของ R/2R ลง

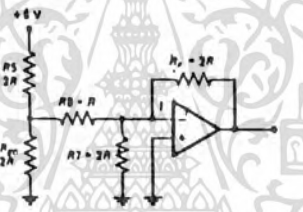
ไป วงจรนับ 4 บิต ที่เป็น ทีทีแอล หรือ ซีเอ็มอส อาจนำมาต่อแทนตำแหน่งของสวิตช์ในวงจร (ก) เพื่อให้แรงดันเอาต์พุตเป็นขั้นบันไดได้



(ก)



(ข)



(ค)

รูปที่ 2-2 วงจรเปลี่ยนสัญญาณแบบ R/2ⁿ แลตเตอร์

- ก. วงจรสมบูรณ์
- ข. วงจรเสมือนในขณะสวิตช์ของบิตที่มีนัยสำคัญสูงสุดปิด
- ค. วงจรเสมือนในขณะสวิตช์ของบิตที่มีนัยสำคัญรองลงมาปิด

2.1.3 ลักษณะคุณสมบัติของวงจรดีทิวเอ

ความละเอียด จะขึ้นอยู่กับจำนวนบิตทางด้านอินพุต ตัวอย่างเช่น วงจรเปลี่ยนสัญญาณ 8 บิต มีระดับเอาต์พุต 256 ระดับ ดังนั้นความละเอียดคือ 1 ใน 256 วงจรเปลี่ยนสัญญาณ 12 บิต มีความละเอียด 4096 ความละเอียดบางครั้งจะคิดเป็นเปอร์เซ็นต์ คือ $1/4096 = 0.024 \%$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถูกต้อง ของดีทิว ความถูกต้องจากการเปรียบเทียบระหว่างเอาต์พุตจริงและเอาต์พุตที่ปรากฏ โดยคิดที่เต็มสเกล ถ้าวงจรเปลี่ยนสัญญาณ มีเอาต์พุตเต็มสเกล 10 โวลต์ มีความถูกต้อง $\pm 0.2\%$ ดังนั้นความผิดพลาดสูงสุดคือ 0.002×10 โวลต์ ในทางทฤษฎีแล้ว ความถูกต้องของวงจรที่เปลี่ยนสัญญาณ ดิจิตอลเป็นอนาล็อกไม่ควรต่ำกว่า ± 2 ของค่าที่บิตที่มีนัยสำคัญต่ำสุด

วงจรเปลี่ยนสัญญาณ 10 บิต มีความละเอียด $1/1024$ หรือประมาณ 0.1% ความถูกต้องควรมี $\pm 0.5\%$

ความผิดพลาดอาจเกิดได้หลายประการ

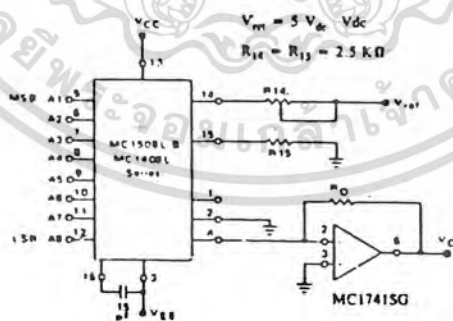
ความผิดพลาดเชิงเส้น ค่าจริงที่ได้จากเอาต์พุตจริงต่างจากเอาต์พุตตามทฤษฎีจะเป็นเชิงเส้นตรง ความผิดพลาดนี้จะมาจากความผิดพลาดจากแหล่งจ่ายกระแสหรือค่าความต้านทาน

ความผิดพลาดทางอัตราการขยาย ความผิดพลาดมักเกิดจากความผิดพลาดของตัวต้านทาน ป้อนกลับของออปแอมป์ที่ทำหน้าที่เปลี่ยนจากกระแสเป็นแรงดัน

ความผิดพลาดของออฟเซต คือ เมื่ออินพุตทุกตัวเป็น 0 แล้ว เอาต์พุตไม่เป็น 0 ทำให้เอาต์พุตมีค่าแรงดันผิดพลาดค่าหนึ่งบวกกับจริงอยู่ตลอดเวลา ความผิดพลาดนี้เกิดจากความผิดพลาดของการขยายออปแอมป์และกระแสรั่วไหลที่การสวิตช์

2.1.5 การใช้ดีทิวทวีคูณสัญญาณ (MULTIPLYING D/A)

วงจรเปลี่ยนสัญญาณดีทิวสามารถใช้เป็นวงจรทวีคูณสัญญาณ ได้โดยการปรับเปลี่ยนแรงดันอ้างอิงเอาต์พุตที่เป็นสัญญาณอนาล็อกของดีทิวนั้นเป็นสัดส่วนกับผลคูณของแรงดันอ้างอิงกับสัญญาณดิจิตอลมาทางอินพุต



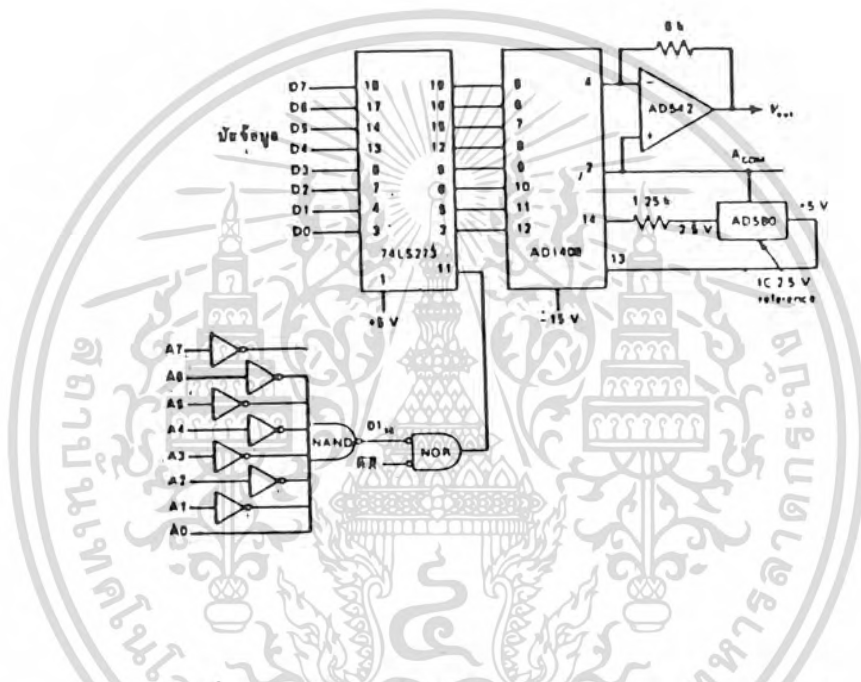
รูปที่ 2-3 การใช้ดีทิวทวีคูณสัญญาณ

จากวงจรดังรูป ถ้าแรงดันอ้างอิงมีค่าลดลงจาก 5 โวลต์ เหลือ 205 โวลต์ เอาต์พุตสำหรับอินพุตค่าสูงสุดก็จะลดลงเหลือ 4.98 โวลต์ เป็นครึ่งหนึ่งของเมื่อแรงดันอ้างอิงมีค่า 5 โวลต์ ดังนั้น ดีทิว ทุกตัวจึงสามารถทำ

เป็นวงจรถูกได้ อย่างไรก็ตามหากใช้วงจรถูกธรรมดา การทวิตสัญญาณจะมีข้อจำกัดของช่วงสัญญาณ

ติงูที่ ถูกออกแบบไว้สำหรับการทวิตสัญญาณจะให้เอาต์พุตเป็นเชิงเส้นและเปลี่ยนเป็นแรงดันอ้างอิงได้ย่านกว้าง

2.1.6 การเชื่อมต่อไมโครโปรเซสเซอร์



รูปที่ 2-4 การเชื่อมต่อไมโครโปรเซสเซอร์ 8085 กับ ตีงูเอ 1408

จากรูปแสดงการเชื่อมต่อไมโครโปรเซสเซอร์ 8085 กับ ตีงูเอ 1408 วงจรประกอบด้วยวงจรถ่ายสัญญาณ , วงจรแลตซ์แบบขนานขนาด 8 บิต และออปแอมป์ทางเอาต์พุต

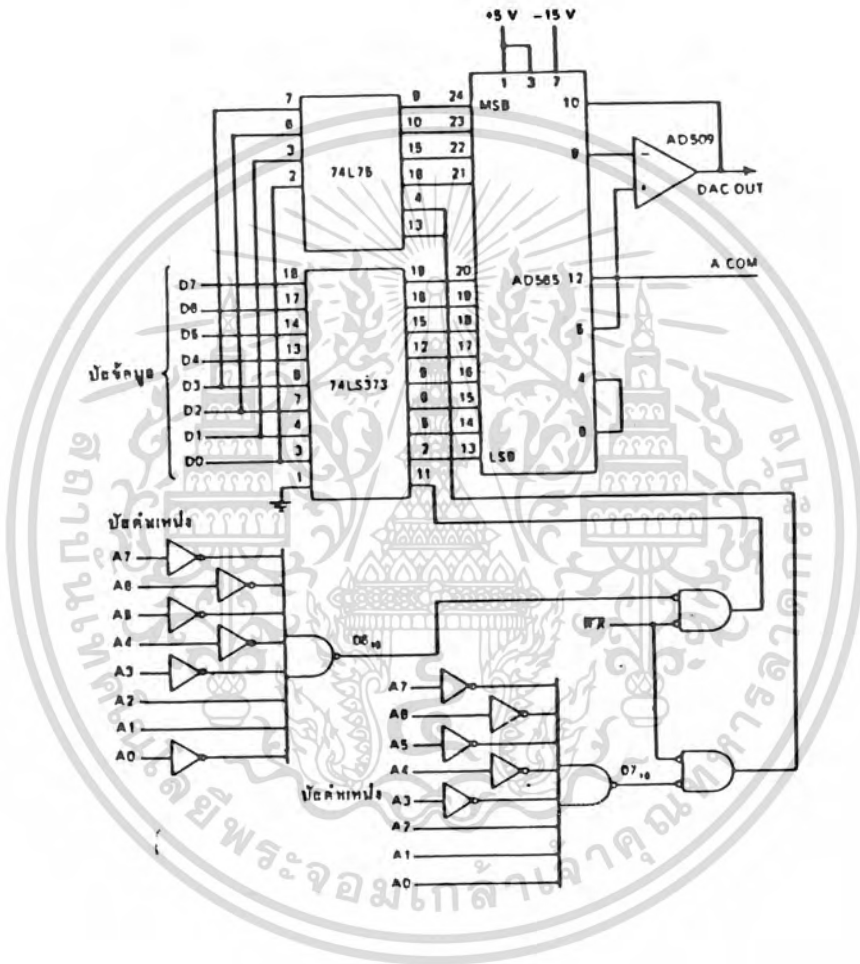
จากไมโครโปรเซสเซอร์ใช้สายแอดเดรส 8 เส้น และใช้สัญญาณควบคุม WR แทนเกต 8 อินพุตอินเวอร์เตอร์และเนอร์เกต 2 อินพุต ประกอบกันเป็นเพอร์ตเอาต์พุต วงจรแสดงแรงดันอะนาล็อกที่สอดคล้องกับอินพุตที่เป็นดิจิตอลจากไมโครโปรเซสเซอร์

ไมโครโปรเซสเซอร์เริ่มทำงานจากอินพุตค่า 00(16) ปรากฏที่แอดเดรสบัส (K0-K7) เอาต์พุตของแลนเกตที่ส่งไปยังอินพุตของเนอร์เกตจะมีระดับ 0 เอาต์พุตของเนอร์เกตจึงมีระดับ 1 เมื่อมีสัญญาณ WR จากไมโครโปรเซสเซอร์ทำให้วงจรถ่ายสัญญาณจะเกิดไว้ป้อนให้วงจรถ่ายสัญญาณจนกว่าอินพุตใหม่จะเข้ามา ถ้าการตอบสนองของวงจรถ่ายสัญญาณ ช้ากว่าความเร็วอินพุตของไมโครโปรเซสเซอร์จะต้องเพิ่มลูปหน่วงสัญญาณไว้ในโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

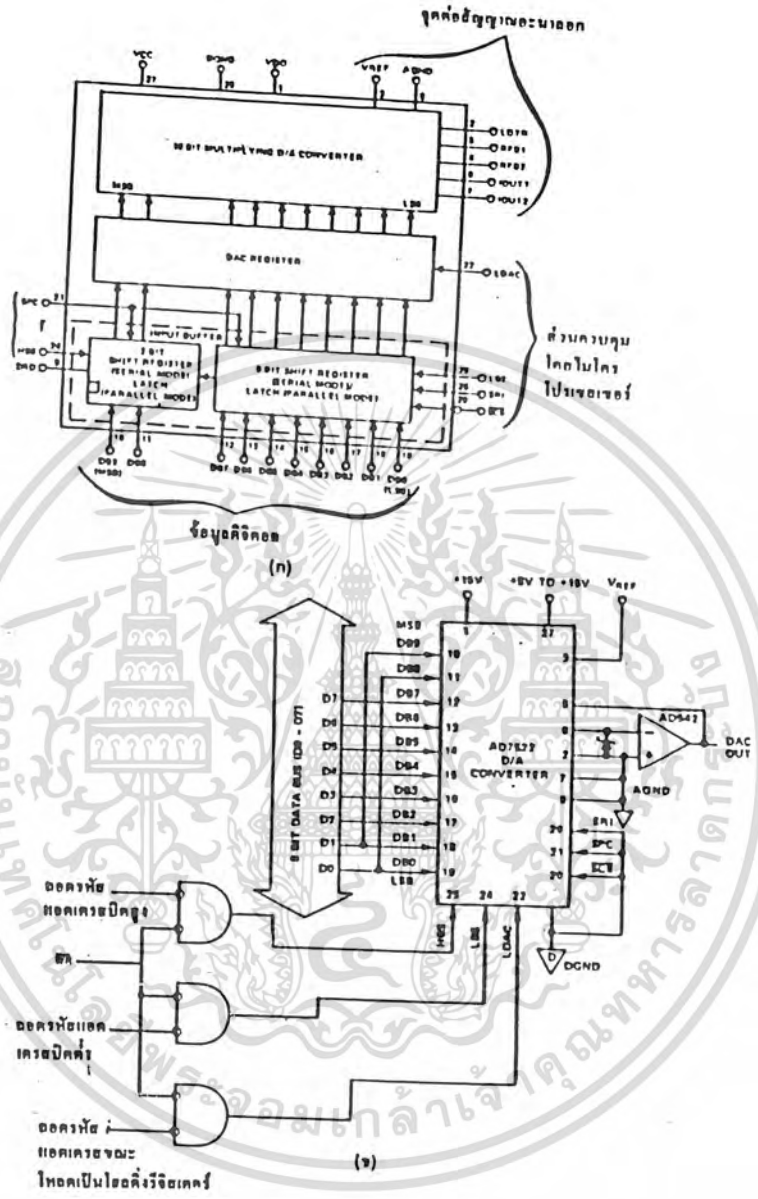
2.1.6 การเชื่อมต่อดีทิวเอ 12 บิตกับไมโครโปรเซสเซอร์ 8 บิต

การใช้งานส่วนใหญ่มักใช้ดีทิวเอแบบ 12 บิต ในงานที่ต้องการความละเอียดสูง อย่างไรก็ตามไมโครโปรเซสเซอร์ 8 บิต ก็มีบัสข้อมูลเพียง 8 เส้น ดังนั้นในการที่จะส่งข้อมูล 12 บิต ไมโครโปรเซสเซอร์ 8 บิต จึงต้องให้สายข้อมูลแบ่งเวลาโดยใช้สายเอาท์พุต 2 พอร์ต สำหรับ 8 บิตแรก และ 4 บิตที่เหลือ



รูปที่ 2-5 การเชื่อมต่อดีทิวเอ 12 บิตกับไมโครโปรเซสเซอร์ 8 บิต

จากรูปแสดงวงจรพร้อมพอร์ตเอาต์พุตตำแหน่ง 06 สำหรับตำแหน่งต่ำสุดของข้อมูล คำสั่งแรกทำการส่ง 8 บิต ที่มีนัยสำคัญต่ำไปยังพอร์ตเอาต์พุต 06 และจะถูกแลตช์โดย 74LS 373 สำหรับ 4 บิตที่มีนัยสำคัญสูงกว่าถูกส่งโดยคำสั่งต่อมาที่พอร์ต 07 โดยใช้บัสข้อมูล D0-D3 ข้อเสียของวิธีนี้คือ ดีทิวเอต้องรับค่าอย่างทันทีทันใดระหว่างการทำงานของทั้งสองเอาต์พุต จึงต้องแก้ไขโดยใช้ ดับเบิล บัฟเฟอร์ ดีทิวเอ เช่น AD7522 เพิ่มเติมในวงจร



รูปที่ 2-6 ก.บล็อกไดอะแกรมของAD7522 ซึ่งเป็น ดิจิตอล 10 บิต
 ข. การเชื่อมต่อกับไมโครโปรเซสเซอร์.

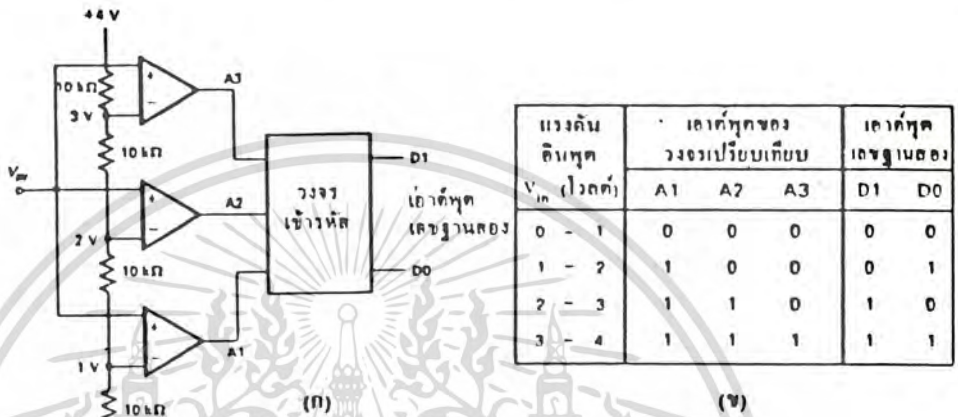
AD7522 เป็นดิจิตอลแบบซีมอสขนาด 10 บิต โดยมีบัฟเฟอร์อินพุตที่มีชิฟริจิสเตอร์ และโฮลดิ้งริจิสเตอร์ เทคนิคการดึงข้อมูล 10 บิต จากสายข้อมูล 8 บิต ก็ทำได้โดยการดึงข้อมูล 2 ครั้ง

2.2 วงจรแปลงอะนาลอกเป็นดิจิตอล

วงจรเปลี่ยนสัญญาณอะนาลอกเป็นดิจิตอลที่ใช้กันอยู่ทั่วไปมีด้วยกันหลายแบบคือ

2.2.1 แบบใช้วงจรเปรียบเทียบขนาน หรือ แบบ แพลส (PARALLEL COMPARATOR SIMULTANEOUS A/D CONVERTER)

วงจรเอชดีแบบนี้ใช้หลักการง่าย ๆ อีกทั้งยังเป็นวิธีที่เร็วที่สุด คือใช้วงจรเปรียบเทียบที่ต่อขนานกัน ดังรูป



รูปที่ 2-7 (ก) แสดงการต่อวงจร

(ข) ตารางความสัมพันธ์ระหว่างแรงดันอินพุตที่เป็นอะนาลอกกับเอาต์พุตที่เป็นดิจิตอล

จากวงจร จะประกอบด้วยออปแอมป์ที่ต่อเป็นวงจรเปรียบเทียบ และตัวต้านทานต่อไว้เพื่อแบ่งแรงดันที่ขาอินพุตแบบกลับให้มีขนาดต่างๆ

จุดหลักการของวงจรเปรียบเทียบทั่วไป เมื่อแรงดันอินพุตที่ขาอินพุตแบบไม่กลับ มีค่าสูงกว่าที่ขาอินพุตแบบกลับ เอาต์พุตจะได้แรงดันค่าสูง

จำนวนของวงจรเปรียบเทียบที่ต้องใช้ในวงจรขึ้นอยู่กับขนาดของสัญญาณ อะนาลอกที่อินพุตจากวงจร ถ้าแรงดันอินพุตมีค่า 1 โวลต์ ไม่เพียงพอที่จะทำให้วงจรเปรียบเทียบตัวใดให้ค่าเอาต์พุตเป็นไฮ (HIGH) ที่แรงดันระหว่าง 1 ถึง 2 โวลต์ วงจรเปรียบเทียบที่มีระดับเทสไฮลด์ต่ำสุดก็จะให้เอาต์พุตเป็นไฮ (ระดับเทสไฮลด์ คือ แรงดันที่สูงกว่าที่ขาอินพุตแบบกลับของวงจรเปรียบเทียบแต่ละตัว)

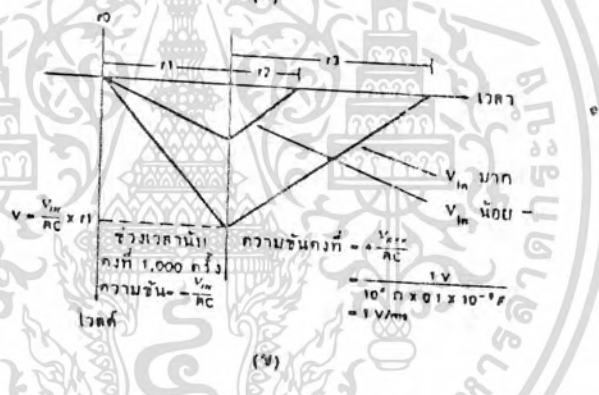
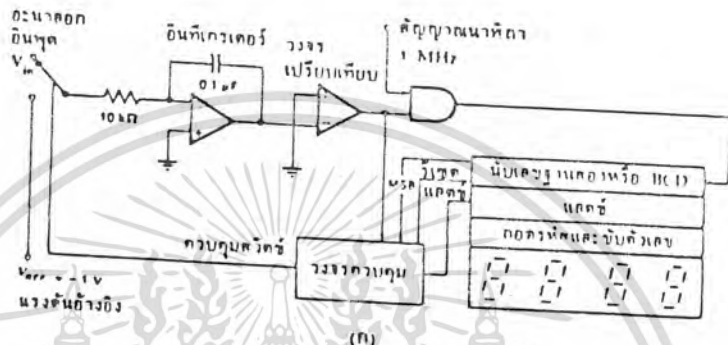
แรงดัน 2-3 โวลต์ วงจรเปรียบเทียบทั้ง A1 และ A2 ให้เอาต์พุตเป็นไฮ ถ้าแรงดันอินพุตมากกว่า 3 โวลต์ วงจรเปรียบเทียบก็จะให้เอาต์พุตเป็น ไฮ ทั้งหมด

เมื่อต้องการวงจรที่มีความละเอียดสูงขึ้น จำเป็นต้องใช้วงจรเปรียบเทียบเพิ่มขึ้น เช่น ต้องการความละเอียด 3 บิต ต้องใช้วงจรเปรียบเทียบทั้งหมด 7 ตัว ความละเอียด 4 บิต ต้องใช้วงจรเปรียบเทียบ 15 ตัว

จะเห็นได้ว่าความละเอียด 8 บิต ต้องใช้วงจรเปรียบเทียบมากถึง 255 ตัว ซึ่งเป็นข้อเสียของวงจรเอชดีแบบนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรลักษณะนี้มักจะถูกนำไปใช้งานในการเปลี่ยนเวลาเป็นขนาดสัญญาณหรืออาจใช้เป็นดิจิตอลโวลต์มิเตอร์ แต่จะไม่ใช้กับงานที่ต้องการความถูกต้องสูง เนื่องจากการเปลี่ยนแปลงในแหล่งกำเนิดสัญญาณนั้นกับอุณหภูมิและผลการตอบสนองต่อสัญญาณอินพุต ทำให้ไม่มีความคงที่ ดังนั้นจึงมีการเปลี่ยนแปลงให้ดีขึ้นกลายเป็นแบบ สไลปคู้



รูปที่ 2-9 วงจรเปลี่ยนสัญญาณแอนะล็อกเป็นดิจิทัล

2.2.2.2 วงจรเอชดีแบบสไลปคู้ วงจรส่วนใหญ่จะคล้ายกับแบบสไลปเดี่ยว แต่มีสวิตซ์อินพุตเพิ่มขึ้นเพื่อทำการเลือกกระหว่างแรงดันอินพุตกับแรงดันอ้างอิง

ส่วนแรกของวงจรคือ วงจรกำเนิดสัญญาณแรมป์ ที่อินพุตแบบกลับของออปแอมป์มีสภาพเป็นกราวด์เงียมถ้ามีแรงดันอินพุตสองโวลต์ จะได้กระแสไหลผ่านตัวต้านทาน 10 กิโลโห์ม เท่ากับ 0.2 มิลลิแอมป์ ไปยังจุดรวม เนื่องจากความต้านทานอินพุตของออปแอมป์นั้นสูงมาก กระแสที่ไหลจึงเกิดขึ้นผ่านตัวเก็บประจุ

ขณะที่ตัวเก็บประจุทำการรับประจุ แรงดันที่เอาต์พุตของออปแอมป์ก็จะเป็นลบมากขึ้น เพื่อรักษาระดับกระแสไฟให้คงที่ แรงดันคร่อมตัวเก็บประจุจึงได้สัญญาณที่แรมป์เป็นเชิงเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าแรงดันอินพุตเป็นบวก วงจรอินทิเกรตจะให้เอาต์พุตเป็นสัญญาณแรมป์ทางลบ หากแรงดันอินพุตเป็นลบก็จะทำให้เอาต์พุตได้แรมป์ทางบวก

ความชันของสัญญาณแรมป์ สามารถคำนวณได้จากความสัมพันธ์ของประจุ $q=cv$. $q=It$ โดยการจับสองสมการมาเท่ากัน

จากรูปให้แรงดันอินพุต +2 โวลต์ ก็ได้ความชันของสัญญาณแรมป์ทางเอาต์พุต = 2 โวลต์ต่อมิลลิวินาที

จากรูป เมื่อสวิตช์ต่อสัญญาณที่อินพุตจะทำให้มีแรงดันบวกจากอินพุตป้อนเข้าสู่วงจรอินทิเกรต ได้เอาต์พุตออกมาเป็นแรมป์ทางลบ

วงจรเปรียบเทียบกับจะได้แรงดันลบจากวงจรอินทิเกรต แล้วให้เอาต์พุตเป็นบวกทำการเปิดแอนเทตให้สัญญาณนาฬิกาผ่านเข้าสู่จรรยาับ วงจรนับจะนับไปยังค่าที่ตั้งไว้คงที่ แล้วทำการสลับสวิตช์ต่อเข้ากับแรงดันอ้างอิง

ในช่วงวงจรรับด้วยค่าคงที่นั้นวงจรอินทิเกรตจะให้สัญญาณแรมป์ทางลบมีค่าได้สูงสุดตามแต่ระดับแรงดันอินพุตเมื่อทำการสวิตช์อินพุตของวงจรอินทิเกรตไปที่แรงดันอ้างอิงค่าลบ เอาต์พุตของวงจรจึงได้เป็นแรมป์ทางบวก พร้อมกับรีเซ็ตค่าของวงจรรับลงเป็น 0 เพื่อเริ่มนับใหม่

เมื่อเอาต์พุตของวงจรเป็น 0 อีกครั้ง เอาต์พุตของวงจรเปรียบเทียบกับก็จะเป็นลบ วงจรควบคุมจับการเปลี่ยนแปลงอันนี้ได้ก็ส่งสัญญาณสตrobeให้วงจรรับเก็บค่าไว้ที่วงจรแลตช์ จากนั้นจึงรีเซ็ตให้เป็น 0 แล้วทำการสวิตช์ให้อินพุตของวงจรอินทิเกรตเตอร์ต่อกับแรงดันอินพุตเป็นการเริ่มการเปลี่ยนสัญญาณอีกรอบ

ข้อดีของวงจรเปลี่ยนสัญญาณแบบนี้ คือ ความถูกต้องสูง ราคาถูก เสถียรภาพทางด้านอุณหภูมิดี
ข้อเสีย คือ ความเร็วต่ำ ในการเปลี่ยนสัญญาณ 1 ครั้ง อาจใช้เวลาถึง 100 มิลลิวินาที

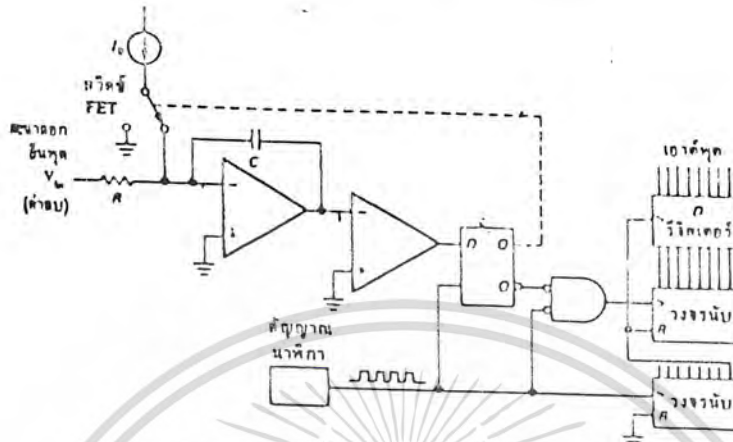
2.2.2.3 แบบชาร์จบาลานซ์ (CHARGE BALANCE A/D CONVERTER)

วงจรแบบนี้ใช้วงจรสำคัญคล้ายกับแบบสโลปคู แต่แทนที่จะให้อินพุตสวิตช์อินพุตไปมาระหว่างแรงดันที่ไม่รู้ค่ากับแรงดันอ้างอิง ก็ทำการแทรกพัลส์ของกระแสอ้างอิงมาตรงๆ ที่จุดรวมของวงจรอินทิเกรตในช่วงเวลาคงที่ โดยจำนวนของพัลส์จะเป็นสัดส่วนโดยตรงกับแรงดันอินพุตที่ไม่รู้ค่า

ประโยชน์ทางเทคนิคนี้คือ แรงดันตกคร่อมตัวเก็บประจุของวงจรอินทิเกรตเตอร์จะมีค่าใกล้เคียง 0 ดังนั้นจึงไม่เกิดความผิดพลาดจากผลของกระแสรั่วไหล

ความถูกต้องจะมีสูงกว่าสองแบบที่ผ่านมา

2.2.2.4 แบบเดลต้า - ซิกมา (DELTA - SIGMA A/D CONVERTER)



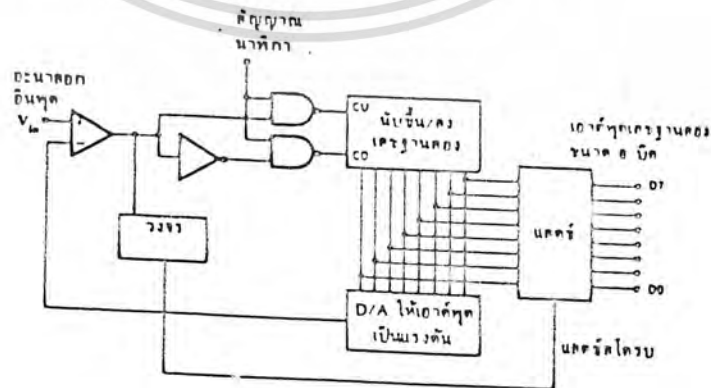
รูปที่ 2-10 วงจรเปลี่ยนสัญญาณแบบ เดลต้า ซิกมา

จากวงจรเมื่อมีแรงดันอินพุตป้อนเข้าไปที่วงจรอินทิเกรเตอร์ จะให้เอาต์พุตเข้าวงจรเปรียบเทียบเปรียบเทียบกับแรงดันคงที่ พัลส์ของกระแสที่ได้ขึ้นอยู่กับเอาต์พุตของวงจรเปรียบเทียบ โดยสวิตช์ที่ทำขึ้นจากเฟตจะควบคุมกระแสไฟฟ้าให้กระแสเข้าไปยังที่จุดรวมหรือส่งกราวด์ไป ส่วนวงจรมับจะนับจำนวนพัลส์ด้วยหลักการที่คล้ายกัน

2.2.3 วงจรเปลี่ยนสัญญาณแอนะล็อกที่ใช้วงจรมับและวงจรดีทิวเอประกอบกัน

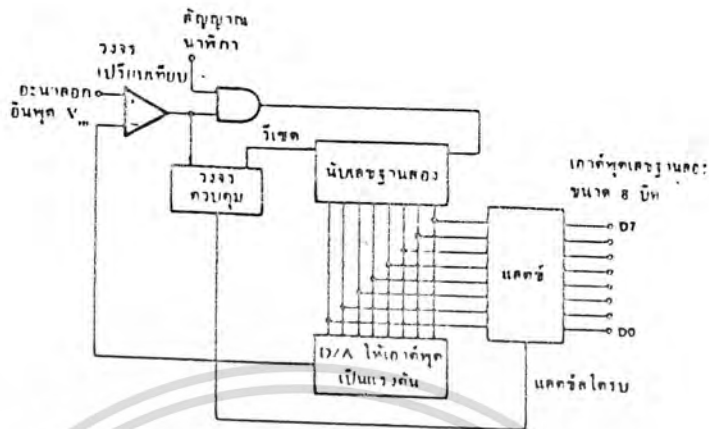
2.2.3.1 แบบวงจรมับเดี่ยว

เท่าที่จริงแล้วสัญญาณเรมป์เชิงเส้นอาจประกอบขึ้นด้วยสัญญาณกันบันไดเล็กๆ จำนวนมากที่เกิดจากการต่อเอาต์พุตของวงจรมับเข้ากับวงจรแปลงดีทิวเอ โดยที่ขนาดของขั้นบันไดแต่ละขั้นขึ้นอยู่กับจำนวนบิตหรือความละเอียดของวงจรดีทิวเอนั้นๆ



รูปที่ 2-11 วงจรเอาต์พุตแบบวงจรมับเดี่ยวที่สร้างขึ้นโดยวงจรมับขึ้นและวงจรดีทิวเอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-12 วงจรเอชดีที่สร้างขึ้นจากรวมขึ้น/ลง และวงจรตีทุเอ

จากรูปแสดงการกำหนดสัญญาณด้วยวงจรรนับ และวงจรตีทุเอ เมื่อเริ่มแปลงสัญญาณวงจรรนับจะถูกรีเซท เอาต์พุตของวงจรตีทุเอมีระดับ 0 เมื่อแรงดันถูกป้อนเข้าไปยังอินพุตของวงจรเปรียบเทียบ เอาต์พุตก็จะขึ้นสู่ระดับ โย และแปลสัญญาณนาฬิกาไปสู่วงจรรนับแต่ละพัลส์ของสัญญาณนาฬิกา ทำให้เกิดการนับและเพิ่มแรงดันทีละขั้น

เมื่อเอาต์พุตของตีทุเอมีค่ามากกว่าอินพุต เอาต์พุตของวงจรเปรียบเทียบก็จะกลายเป็น โย ทำให้สัญญาณนาฬิกาไม่อาจผ่านไปได้นั้นวงจรรควบคุมจะทำการแลตซ์เอาต์พุตของวงจรรนับและรีเซทวงจรรนับให้เริ่มต้นนับใหม่อีกครั้ง

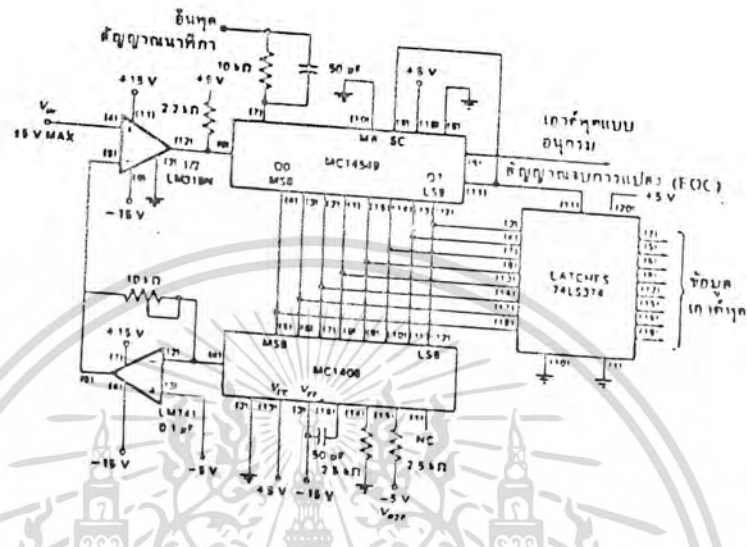
2.2.3.2 แบบแทร็กกิ้ง (TRACKING A/S CONVERTER)

การทำงานจะคล้ายกับวงจรรนับเดี่ยว แต่การนับจะไม่ได้เริ่มจาก 0 แต่จะทำการนับขึ้น หรือไต่ลงจากค่าล่าสุดไปยังค่าใหม่ แล้วแต่ว่าแรงดันอินพุตในรอบใหม่มีค่าสูงกว่าหรือต่ำกว่าค่าที่แล้ว
ข้อดีของวงจรรแบบนี้คือจะทำงานได้เร็วขึ้น

2.2.4 วงจรเปลี่ยนสัญญาณเอชดีแบบใช้การประมาณค่า

วงจรรแบบนี้มีข้อได้เปรียบทางด้านความละเอียด เพราะความละเอียด n บิต สามารถกำหนดได้จากสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



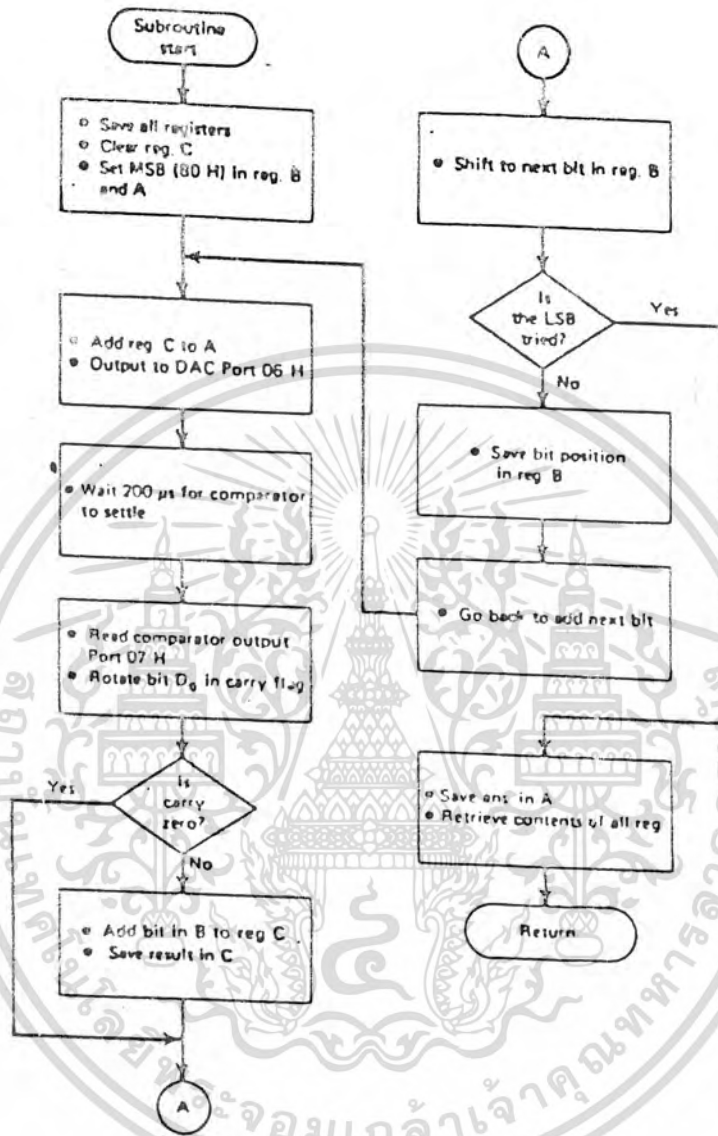
รูปที่ 2-13 วงจรเปลี่ยนสัญญาณแอนะล็อกเป็นดิจิทัลแบบใช้การประมาณค่า

จากรูปเมื่อเริ่มการเปลี่ยนสัญญาณ พัลส์ลูกแรกจะทำการส่งบิตที่มีนัยสำคัญสูงสุดก่อน ไปยังดีพิวเอเบอร์ MC1408 โดย SAR รอสัญญาณจากวงจรเปรียบเทียบ ซึ่งจะทำการตรวจสอบว่าเอาต์พุตของวงจรดีพิวเอเบอร์มากกว่าหรือน้อยกว่าแรงดันอินพุต ถ้าเอาต์พุตของวงจรเปรียบเทียบมีระดับ ไฮ เอาต์พุตของวงจรดีพิวเอเบอร์ต่ำกว่า SAR จะทำการเก็บบิตที่มีนัยสำคัญสูงสุดไว้ ถ้าเอาต์พุตของวงจรเปรียบเทียบเป็นระดับ โล เอาต์พุตของดีพิวเอเบอร์จึงมากกว่า SAR จะทำการรีเซตบิตที่มีนัยสำคัญสูงสุดนี้

พัลส์ลูกต่อมาทำงานเช่นเดียวกัน โดยบิตที่มีนัยสำคัญรองลงมา SAR ทำงานแบบนี้ไปจนถึงบิตที่มีนัยสำคัญต่ำสุดแต่ละบิตใช้สัญญาณนาฬิกาเพียงลูกเดียวครบทุกบิตแล้ว SAR ก็ทำการส่งสัญญาณแอนะล็อกคอนเวอร์ชันออกไป (EOC)

สัญญาณ EOC เป็นตัวบอกว่าสายสัญญาณเอาต์พุตที่ขนานกันมาทุกเส้นมีข้อมูลดิจิทัลของสัญญาณอินพุตครบถ้วนแล้ว สัญญาณ EOC ถูกต่อไปยังอินพุตที่เป็นจุดเริ่มการเปลี่ยนสัญญาณการเปลี่ยนสัญญาณก็จะเกิดอย่างต่อเนื่อง

วงจรชนิดนี้มีความเร็วสูง และความละเอียดสูง



รูปที่ 2-14 แผนผังการทำงานของเอ็ดิแบบใช้การประมาณค่า

2.2.5 การสุ่มและการคงค่า

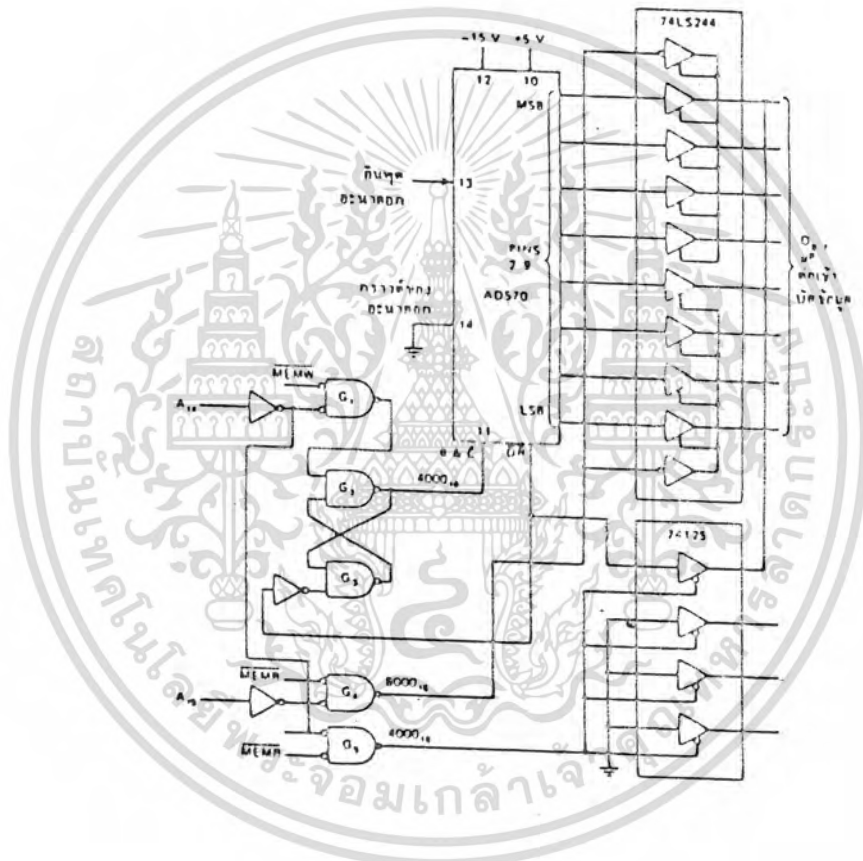
วงจรเอ็ดิต้องการเวลาในการแปลงสัญญาณ เพื่อเปลี่ยนสัญญาณอะนาลอกเป็นสัญญาณดิจิตอลที่เหมาะสม ถ้าสัญญาณอะนาลอกมีการเปลี่ยนแปลงในระหว่างช่วงเวลาการแปลง เอาต์พุตของวงจรอาจเกิดการผิดพลาด จึงต้องมีการป้องกันด้วยวงจรสุ่มและคงค่าสัญญาณ เพื่อใช้จับสัญญาณอะนาลอกที่ค่าเริ่มต้นของการเปลี่ยนแปลงสัญญาณ แล้วเก็บไว้ในตัวเก็บประจุระหว่างช่วงเวลาการแปลง หลังจากที่มีการเปลี่ยนสัญญาณเสร็จสิ้น จึงเอาสัญญาณอะนาลอกค่าใหม่มาเก็บไว้อีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.6 การอินเตอร์เฟสกับไมโครโปรเซสเซอร์

การอินเตอร์เฟสกับเอชทูตินั้นไมโครโปรเซสเซอร์ มีหน้าที่ 3 อย่าง

- 2.2.6.1 สั่งให้เอชทูตีเริ่มทำการแปลงสัญญาณ
- 2.2.6.2 ตรวจสอบสถานะของข้อมูล จนกว่าการเปลี่ยนแปลงสัญญาณจะเสร็จสิ้นลง
- 2.2.6.3 อ่านข้อมูลอินพุตที่เป็นดิจิตอลเข้ามา



2-15 การอินเตอร์เฟสเอชทูตีเข้ากับไมโครโปรเซสเซอร์

จากรูป ประกอบด้วยวงจรเอชทูตี เบอร์ AD570 บัฟเฟอร์แบบสามสถานะ 2 ตัว 74LS 244 และ 74125 และวงจรถอดรหัสแอดเดรสต่อไปยังสายสัญญาณต่างๆ ของไมโครโปรเซสเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 รายละเอียดและการใช้งาน 8253

8253 - 5 จะมีรีจิสเตอร์เคาร์เตอร์ ซึ่งเป็นรีจิสเตอร์ขนาด 16 บิตอยู่ 3 ตัว โดยข้อมูลในรีจิสเตอร์แต่ละตัว จะควบคุมช่วงเวลาของเอาต์พุตในแต่ละเซนแนล

เมื่อ 8253 เริ่มต้นทำงานในเซนแนลใดแล้ว ข้อมูลในรีจิสเตอร์เคาร์เตอร์ของเซนแนลนั้นจะถูกกลดค่าลง 1-2-3 (ขึ้นอยู่กับโหมดการทำงาน) เมื่อเซนแนลนั้นได้รับคลิกแต่ละลูก ข้อมูลในรีจิสเตอร์เคาร์เตอร์จะถูกลดจนมีค่าเป็น 0 จากนั้นจึงเกิดการเปลี่ยนแปลงทางด้านเอาต์พุตและการทำงานของเซนแนลนั้น สำหรับการลดค่าของรีจิสเตอร์เคาร์เตอร์นี้อาจจะลดค่าลงแบบ บีซีดีหรือแบบไบนารีก็ได้ ขึ้นอยู่กับการเซ็ทข้อมูลในบิต D0 ของรีจิสเตอร์โหมดคอนโทรล

เนื่องจากรีจิสเตอร์เคาร์เตอร์ขนาด 16 บิต แต่บัสข้อมูลของ 8253 มีขนาด 8 บิต ดังนั้นการเขียนหรืออ่านข้อมูลจากรีจิสเตอร์เคาร์เตอร์จึงต้องทำครั้งละ 8 บิตด้วย โดยข้อมูลในรีจิสเตอร์เคาร์เตอร์นี้ จะถูกแบ่งออกเป็น 2 ส่วนคือ 8 บิตบน และ 8 บิตล่าง ส่วนการที่จะกำหนดว่าข้อมูลที่จะส่งให้รีจิสเตอร์เคาร์เตอร์นี้ เป็นข้อมูลสำหรับ 8 บิตบนกับ 8 บิตล่างนั้น เราจะกำหนดไว้โดยการเซ็ทค่าในบิต D5 และ D4 ของรีจิสเตอร์โหมดคอนโทรล ไทล นอกจากนี้เรายังสามารถใช้ข้อมูลในโหมดทั้งสองนี้ในการกำหนดว่าการโปรแกรมรีจิสเตอร์เคาร์เตอร์นี้จะทำการโปรแกรมเฉพาะไบท์ใดไบท์หนึ่ง หรือโปรแกรมทั้ง 8 บิตบนหรือ 8 บิตล่าง ได้อีกด้วย

ในการโปรแกรมรีจิสเตอร์นั้น รีจิสเตอร์เคาร์เตอร์จะรับข้อมูลที่ส่งไปให้ก็ต่อเมื่อสัญญาณที่ขาคลิก ถูกเปลี่ยนจากลอจิก 0 เป็น 1 และเปลี่ยนจากลอจิก 1 เป็น 0 อีกครั้งหนึ่งเสียก่อน

สำหรับใน เครื่อง ไอบีเอ็ม นั้นโปรแกรมในส่วนที่เป็นไบออส จะทำหน้าที่เองโดยอัตโนมัติ ส่วนวิธีการในการโปรแกรมรีจิสเตอร์โหมดคอนโทรลนี้จะทำได้โดยใช้คำสั่ง เออร์ ส่งข้อมูลไปยังพอร์ทของ 8253 ที่มี A0-A1 เป็น 1 ทั้งคู่

หน้าที่ของบิตต่างๆ ในรีจิสเตอร์โหมดคอนโทรล แสดงดังนี้

| บิต | D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 |
|---------|-----|-----|-----|-----|----|----|----|-----|
| หน้าที่ | SC1 | SC0 | RL1 | RL0 | M2 | M1 | M0 | BCD |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต D7-D6: ข้อมูลในบิตทั้งสองนี้จะใช้สำหรับเลือกเซนแนลที่ต้องการ ซึ่งจะแสดงได้ดังนี้
(SC1,SC0)

| SC1 | SC0 | เซนแนลที่ถูกเลือก |
|-----|-----|-------------------|
| 0 | 0 | 0 |
| 0 | 0 | 1 |
| 1 | 1 | 2 |
| 1 | | - |

บิต D5-D4: ใช้ในการกำหนดไบท์ ของข้อมูลที่ต้องการจะอ่านจากรีจิสเตอร์เคาท์เตอร์ขนาด 16 บิต และใช้ในการกำหนดว่าโปรแกรมรีจิสเตอร์เคาท์เตอร์ นี้จะทำการโปรแกรมเฉพาะไบท์ใดไบท์หนึ่งหรือโปรแกรมทั้งสองไบท์ นอกจากนี้ยังใช้ในการแลช คำรีจิสเตอร์เคาท์เตอร์ได้อีกด้วย ผลการเซ็ทข้อมูลภายในบิตที่ D5-D4 นั้นจะแสดงได้ดังนี้

| M2 | M1 | M0 | โหมดการทำงาน |
|----|----|----|-------------------------------------|
| 0 | 0 | 0 | โหมด 0 : อินเตอร์พบนเทอร์มินอลเคาท์ |
| 0 | 0 | 1 | โหมด 1 : โปรแกรมมาเบิล วัน-ชอท |
| 0 | 1 | 0 | โหมด 2 : เรท เจนเนอเรเตอร์ |
| 0 | 1 | 1 | โหมด 3 : สแควเวฟเจเนอเรเตอร์ |
| 1 | 0 | 0 | โหมด 4 : วอฟแวร์ ทริกเกอร์ สเตท |
| 1 | 0 | 1 | โหมด 5 : ฮาฟแวร์ ทริกเกอร์ สเตท |

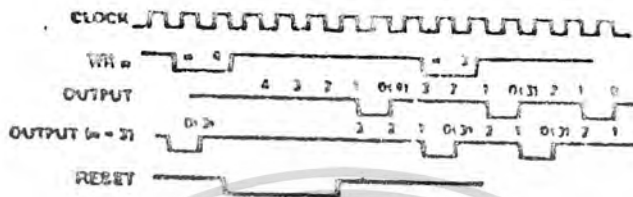
ในการทำงานของโหมด 0-1 จะไม่ขอกลัวตึงเนื่องจากไม่ได้นำมาใช้ในงานชิ้นนี้ (รายละเอียดมีอยู่ในหนังสือ การอินเทอร์เฟส ไอบีเอ็ม พีซี)

2.3.1 โหมด 2 : Rate Generator

การทำงานของโหมดนี้จะมีลักษณะเป็นการหารความถี่ของคล็อกที่ได้รับ ด้วยค่าที่โหลดให้กับรีจิสเตอร์เคาท์เตอร์ กล่าวคือสัญญาณที่เอาท์พุทของเซนแนลที่ทำงานในโหมดนี้จะมีระดับ ลอจิกเป็น 1 และ 0 สลับกันไป โดยที่ความกว้างของช่วงเวลาที่เป็ลอจิก 1 จะมีค่าเท่ากับช่วงเวลาของคล็อกจำนวน $n-1$ ลูก (ค่า n ในที่นี้จะแทนค่า เคาท์เตอร์ ที่โหลดให้กับรีจิสเตอร์เคาท์เตอร์) และ ความกว้างของช่วงเวลาที่เป็ลอจิก 0 จะเท่ากับช่วงเวลาของคล็อกจำนวน 1 ลูก ดังนั้นคาบเวลาของเอาท์พุทจากเซนแนลที่ทำงานในโหมดนี้จึงเท่ากับช่วงเวลาของคล็อกจำนวน n ลูก ซึ่งก็คือความถี่ของเอาท์พุทจากเซนแนลนี้ จะเท่ากับการความถี่ที่ได้รับหารด้วย n นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระหว่างคาบเวลาของของเอาต์พุตจากเซนแนลที่ทำงานในโหมด 2 ถ้าเราทำการโหลดเคาท์เตอร์ค่าใหม่ให้กับรีจิสเตอร์เคาท์เตอร์ของเซนแนลนี้ ค่าเคาท์เตอร์ ที่โหลดเข้าไปใหม่ จะมีผลต่อคาบเวลาต่อไปนี้เท่านั้น โดยจะไม่มีผลต่อคาบเวลาของเอาต์พุตที่เซนแนลที่กำลังสร้างอยู่



รูปที่ 2-16 ไตอะแกรมเวลาการทำงานในโหมดที่ 2 ของ 8253

จากไตอะแกรมการทำงานข้างต้นนั้น ในขั้นแรกเราจะทำการโหลดค่า 04H ให้กับรีจิสเตอร์เคาท์เตอร์ ดังนั้นเอาต์พุตของเซนแนลนี้จะมีคาบเวลาเท่ากับ ช่วงเวลาของคล็อก 4 ลูก ต่อมาจึงโหลดเคาท์เตอร์ค่าใหม่ คือ 03H ให้กับรีจิสเตอร์เคาท์เตอร์ โดยทำการโหลดในระหว่างคาบเวลาเอาต์พุตของเซนแนลนี้ ซึ่งจะเห็นได้ว่าเมื่อทำการโหลดเคาท์เตอร์ค่าใหม่เสร็จแล้ว คาบเวลาของเอาต์พุตนี้ยังคงไม่เปลี่ยนแปลงคือ มีช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูกอยู่ แต่ในคาบเวลาที่ถัดไปจะมีช่วงเวลาที่ยาวขึ้นไปคือ จะมีช่วงเวลาเท่ากับคล็อก 3 ลูก ตามที่ได้โหลดเข้าไปใหม่

สำหรับระดับของสัญญาณอินพุตที่ขา เกท ของเซนแนลที่ทำงานในโหมด 2 นี้จะมีหน้าที่ในการควบคุมการทำงานของเซนแนลนี้ด้วย โดยที่สัญญาณอินพุตที่ขา เกท นี้จะมีลอจิกเป็น 0 เอาต์พุตของเซนแนลที่ทำงานในโหมด 2 จะทำงาน จะเป็นลอจิก 1 ตลอดเวลา และเซนแนลนี้จะเริ่มต้นการทำงานเมื่อระดับลอจิกของสัญญาณอินพุตที่ขา เกท นี้เปลี่ยนเป็น 1 ดังนั้นจึงอาจจะกล่าวได้ว่าหน้าที่ของเกทนี้ก็คือ ใช้ในการอินาเบิลหรือดีสเอบิลการทำงานของเซนแนลนี้เอง และด้วยเหตุนี้เราจึงสามารถจะใช้ขา เกท นี้ในการวิ่งโครนัสการทำงานของเซนแนลที่ทำงานในโหมด 2 กับสัญญาณภายนอกได้

2.3.2 โหมด 3 : สแควเวฟ เรท เจนเนอเรเตอร์

การทำงานในโหมดนี้จะมีลักษณะคล้ายกับในโหมด 2 คือ เป็นการหารความถี่ของสัญญาณคล็อกที่ป้อนให้กลับเซนแนลที่ทำงานในโหมดนี้ด้วย n แต่จุดที่แตกต่างกันก็คือ ช่วงเวลาที่เอาต์พุตเป็นลอจิก 1 และลอจิก 0 ใน หนึ่งคาบจะเท่ากัน ในขณะที่โหมด 2 นั้น ช่วงเวลาที่เอาต์พุตเป็นลอจิก 0 จะนานเท่ากับช่วงเวลาของคล็อกเพียง 1 ลูก เท่านั้นไม่ว่าค่าของเคาท์เตอร์จะมีค่าเปลี่ยนแปลงไปเป็นอย่างไรก็ตาม การทำงานของ

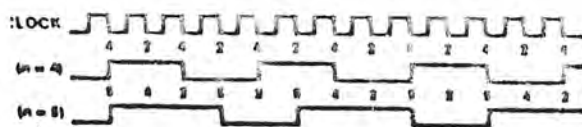
เซนแนลที่ทำงานในโหมด 3 จะแบ่งออกได้เป็น 2 ลักษณะตามค่าของเคาท์เตอร์ที่โหลดให้กับรีจิสเตอร์เคาท์เตอร์ ดังนี้

1. ถ้า n เป็นจำนวนเลขคู่ : เอาร์ทพุทจะมีช่วงเวลาที่ เป็นลอจิก 1 นานเท่ากับช่วงเวลาของคล็อก $n/2$ และจะเป็นลอจิก 0 อยู่ยาวนานเท่ากับช่วงเวลาของคล็อก $n/2$ ลูกเช่นกัน ซึ่งก็คือใน 1 คาบจะมีช่วงเวลานานเท่ากับช่วงเวลาของคล็อก n ลูก โดยมีค่า ดูติไซเคิล เท่ากับ 50% นั่นเอง

สำหรับการทำงานของเซนแนลที่อยู่ในโหมด 3 และค่าที่ n ที่ไหลตให้กับรีจิสเตอร์เคาท์เตอร์เป็นเลขคู่นี้ จะอธิบายได้ดังนี้ หลังจากเริ่มการทำงานเอาร์ทพุทของเซนแนลนี้เป็นลอจิก 1 จากนั้นทุกครั้งที่คล็อกที่ป้อนให้กับเซนแนลนี้เปลี่ยนระดับลอจิก จาก 1 เป็น 0 ค่าในรีจิสเตอร์เคาท์เตอร์จะถูกลดค่าลง 2 ซึ่งการลดค่าในรีจิสเตอร์เคาท์เตอร์นี้จะดำเนินการไปจนกระทั่งรีจิสเตอร์เคาท์เตอร์มีข้อมูลเป็น 0 ในช่วงนี้เอาร์ทพุทจะเปลี่ยนเป็นลอจิก 0 และรีจิสเตอร์เคาท์เตอร์จะถูกเปลี่ยนข้อมูลเป็นค่าเคาท์เตอร์ที่เริ่มต้นการทำงาน โดยอัตโนมัติ จากนั้นเมื่อสัญญาณคล็อกเปลี่ยนจากลอจิก 1 เป็น 0 ค่าในรีจิสเตอร์เคาท์เตอร์เคาท์เตอร์ก็จะถูกลดลง 2 อีกจนกระทั่งค่าในรีจิสเตอร์เคาท์เตอร์เป็น 0 เอาร์ทพุทจึงกลับเป็นลอจิก 1 อีกครั้ง ค่า n ก็จะถูกไหลตให้กับ

รีจิสเตอร์เคาท์เตอร์อีกโดยอัตโนมัติ จากนั้นจึงทำงานตามขั้นตอนต่างๆที่ตามที่ได้กล่าวมานั้นต่อไป

ถ้า n เป็นเลขคี่ : ในกรณีนี้ช่วงเวลา 1 คาบของเอาร์ทพุทจะมีช่วงเวลาที่ เป็นลอจิก 1 อยู่ยาวนานเท่ากับช่วงเวลาของคล็อก $(n+1)/2$ ลูก และจะมีช่วงเวลาที่ เป็นลอจิก 0 นานเท่ากับ ช่วงเวลาของคล็อก $(n-1)/2$ ลูก สำหรับการดำเนินงานของเซนแนลที่ถูกโปรแกรมให้ถูกทำงานในโหมดที่ 3 และ ค่า n ที่ไหลตให้กับรีจิสเตอร์เคาท์เตอร์ เป็นเลขคี่นั้น จะมีดังนี้คือ ขณะที่เริ่มต้นการทำงานในโหมด 3 เอาร์ทพุทที่มีระดับลอจิกเป็น 1 และเมื่อได้รับคล็อกลูกแรกข้อมูลในรีจิสเตอร์เคาท์เตอร์จะถูกลดลง 1 จากนั้นเมื่อเซนแนลนี้ได้รับคล็อกลูกต่อไป ข้อมูลในรีจิสเตอร์เคาท์เตอร์จะถูกลดลงครั้งละ 2 จนกระทั่งข้อมูลในรีจิสเตอร์เคาท์เตอร์เป็น 0 ในช่วงนี้เอาร์ทพุทจะถูกเปลี่ยนจากระดับ 0 และข้อมูลในรีจิสเตอร์เคาท์เตอร์จะถูกไหลตด้วยค่าเริ่มต้นโดยอัตโนมัติ จากนั้นเมื่อได้รับคล็อกลูกแรก ข้อมูลในรีจิสเตอร์เคาท์เตอร์จะถูกลดลง 3 และเมื่อเซนแนลนี้ได้รับคล็อกลูกต่อไป ข้อมูลในรีจิสเตอร์เคาท์เตอร์จะถูกลดลงครั้งละ 2 จนกระทั่งค่าในรีจิสเตอร์เคาท์เตอร์เป็น 0 เซนแนลนี้จะเริ่มต้นการทำงานตามขั้นตอนแรกต่อไป

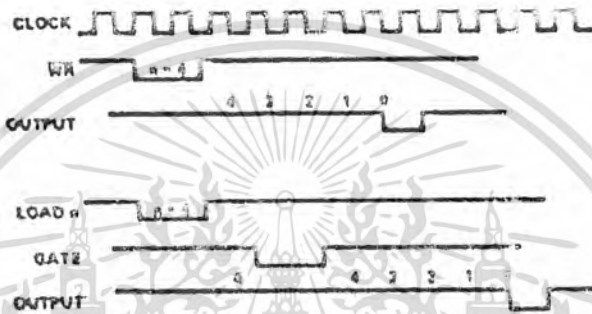


รูปที่ 2-17 ไตอะแกรมเวลาการทำงานโหมด 3 ของ 8253

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 โหมด 4 : ซอฟต์แวร์ ทริกเกอร์ สโตบ

หลังจากที่เราทำการเซ็ทโหมด 4 ให้กับเซนแนลไคแล้ว แวนแนลนั้นจะเริ่มต้นการทำงานก็ต่อเมื่อเราโหลดค่าเคาท์เตอร์ ให้กับรีจิสเตอร์เคาท์เตอร์แล้วเท่านั้น โดยเมื่อเราโหลดข้อมูลให้กับรีจิสเตอร์เคาท์เตอร์แล้ว เอาท์พุทของเซนแนลนั้นจะมีระดับลอจิกเป็น 1 และจะเริ่มต้นนับจำนวนคล็อกที่ได้รับเข้ามาทางขา CLK เมื่อครบจำนวนตามที่ได้กำหนดในรีจิสเตอร์เคาท์เตอร์แล้ว เอาท์พุทจะเปลี่ยนระดับลอจิกเป็น 0 นี้ จะเท่ากับช่วงเวลาของคล็อก 1 ลูก จากนั้นเซนแนลนั้นก็หยุดการทำงานและเอาท์พุทก็จะกลับเป็นลอจิก 1 อีกครั้ง ดังแสดงในไดอะแกรมต่อไปนี้

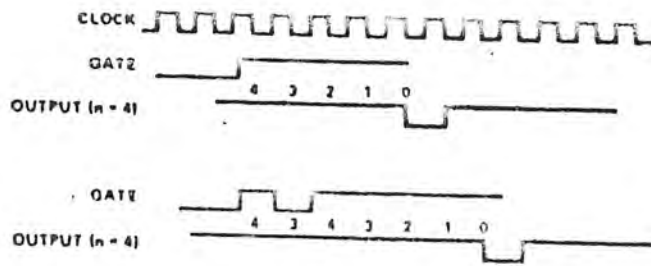


รูปที่ 2-18 ไดอะแกรมเวลาการทำงานในโหมด 4 ของ 8253

ในระหว่างเซนแนลที่ถูกเซ็ทให้ทำงานในโหมด 4 นี้กำลังทำงานนั้น ถ้าเรากำหนดโหลดเคาท์เตอร์ค่าใหม่ให้กับรีจิสเตอร์เคาท์เตอร์ค่าเคาท์เตอร์ที่โหลดเข้าไปใหม่นี้จะยังไม่เริ่มผลต่อการทำงานในเซนแนลนี้ จนกว่าเซนแนลนี้จนกว่าเซนแนลนี้จะเสร็จจากการทำงานเสียก่อน หลังจากเอาท์พุทเปลี่ยนเป็นลอจิก 0 แล้ว ซึ่งจะเป็นการเริ่มต้นการทำงานใหม่ในเซนแนลนี้

2.3.4 โหมด 5 : ฮาร์ดแวร์ ทริกเกอร์ สโตบ

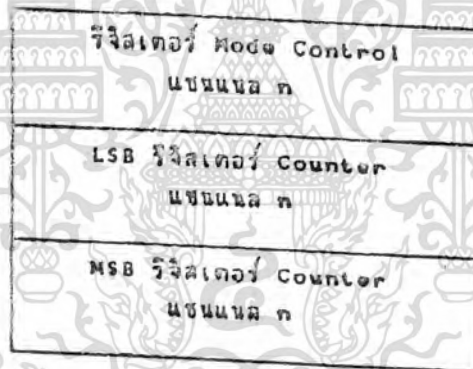
สำหรับเซนแนลที่ถูกโปรแกรมให้ทำงานในโหมดนี้ จะเริ่มต้นการทำงานก็ต่อเมื่อสัญญาณที่ขา เกทของเซนแนลนั้น ถูกเปลี่ยนจากลอจิก 0 เป็นลอจิก 1 เท่านั้น และเช่นเดียวกับในโหมด 4 คือเมื่อเริ่มทำงานเอาท์พุทของเซนแนลนี้จะมีระดับเป็น ลอจิก 1 และเมื่อนับจำนวนคล็อกได้ครบตามจำนวนที่กำหนดในรีจิสเตอร์ เคาท์เตอร์แล้ว เอาท์พุทจึงจะเปลี่ยนเป็นลอจิก 01 โดยช่วงเวลาที่ เป็นลอจิก 0 นี้จะนานเท่ากับช่วงเวลาคล็อก 1 ลูก จากนั้นเอาท์พุทจึงกลับเป็น 1 อีกครั้ง สำหรับสัญญาณที่ขา เกท นี้จะมีลักษณะเป็น Retriggerable กล่าวคือเซนแนลที่ทำงานในโหมด 5 นี้ จะเริ่มการนับจำนวนคล็อกได้ตามจำนวนที่กำหนดในจิสเตอร์เคาท์เตอร์เท่านั้น สำหรับไดอะแกรมข้างล่างนี้จะแสดงถึงเวลาการทำงานในโหมด 5



รูปที่ 2-19 ไตอะแกรมเวลาการทำงานในโหมด 5

2.3.5 การโปรแกรมและการอ่านข้อมูลจากรีจิสเตอร์ของ 8253

ในการโปรแกรมแชนแนลทั้งสามของ 8253 เพื่อกำหนดโหมดการทำงาน จำนวนไบต์ ของข้อมูลที่ ต้องการจะส่งให้กับรีจิสเตอร์เคาท์เตอร์ ช่วงเวลาของเอาท์พุท และรูปแบบการลดค่าของข้อมูลในรีจิสเตอร์ ของแต่ละแชนแนล เราจะต้องทำการโปรแกรมรีจิสเตอร์ของแชนแนลนั้น 2 รีจิสเตอร์ คือ รีจิสเตอร์ โหมด คอนโทรล และ รีจิสเตอร์เคาท์เตอร์ เสียก่อน



รูปที่ 2-20

จากรูป จะแสดงลักษณะโดยทั่วไปของโปรแกรมรีจิสเตอร์ โหมดคอนโทรล และรีจิสเตอร์เคาท์เตอร์ แต่ละแชนแนล จะเริ่มจากการโปรแกรมรีจิสเตอร์โหมดคอนโทรลก่อน จากนั้นจึงทำการโปรแกรม รีจิสเตอร์เคาท์เตอร์ภายหลัง สำหรับจำนวนไบต์ หรือตำแหน่งของไบต์ที่ต้องส่งให้รีจิสเตอร์เคาท์เตอร์นั้น จำจะกำหนดโดยบิต RLO และ RL 1 ของรีจิสเตอร์โหมด คอนโทรล จากรูปแสดงในกรณีนี้บิต RLO, RL1 เป็น 1 ทั้งคู่ ซึ่งต้องทำให้เราต้องส่งข้อมูลให้กับรีจิสเตอร์ เคาท์เตอร์ 2 ไบต์ คือทั้งไบต์ที่เป็น 8 บิตบน และ 8 บิตล่าง โดยเริ่มจาก LSB ก่อน

ในการโปรแกรมรีจิสเตอร์ โหมดคอนโทรล ของแชนแนลทั้งสามของ 8253 นั้นเราไม่จำเป็นต้อง โปรแกรมตามลำดับ คือ ไม่จำเป็นต้องโปรแกรมรีจิสเตอร์โหมดคอนโทรล ของแชนแนลที่ 0 ก่อน จากนั้นจึง โปรแกรมรีจิสเตอร์แชนแนลที่ 1 แล้วจึงตามด้วยแชนแนลที่ 2 แต่เราอาจจะโปรแกรมแชนแนลใดก่อนก็ได้

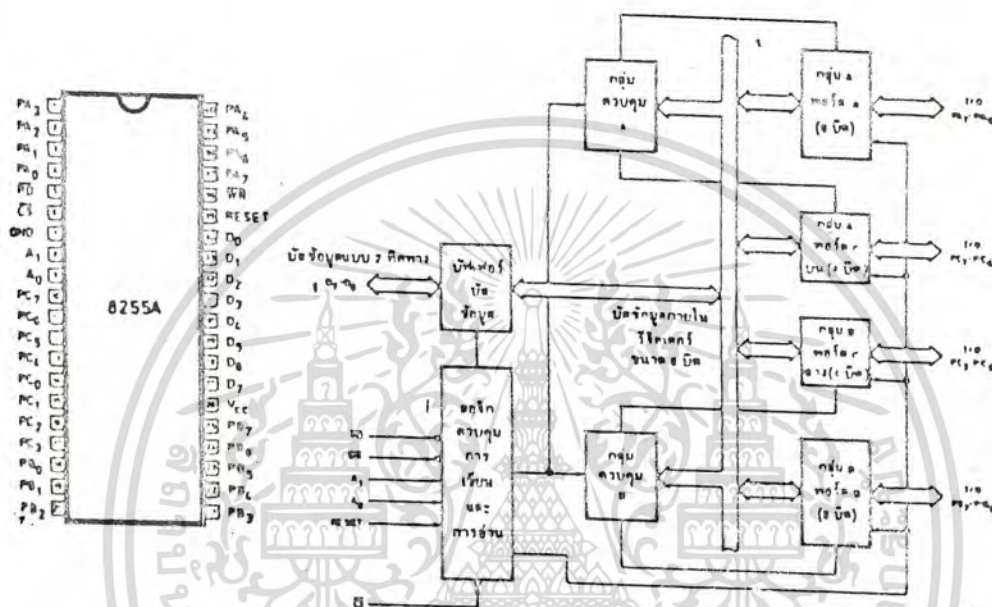
หลังจากการโปรแกรมรีจิสเตอร์ ไหมดคอนโทรลในเซนแนลไคแล้ว ถ้าเราต้องการ โปรแกรมรีจิสเตอร์เคาท์เตอร์ของเซนแนลนั้นก็สมารถทำได้ หรือ อาจจะทำการโปรแกรมรีจิสเตอร์ไหมดคอนโทรลของเซนแนลอื่นจนครบทั้ง 3 เซนแนลก่อนก็ได้ สำหรับลำดับการโปรแกรมรีจิสเตอร์นั้น จะมีลักษณะเดียวกันกับการโปรแกรมรีจิสเตอร์ไหมดคอนโทรลคือที่เราจะเลือกโปรแกรมรีจิสเตอร์เคาท์เตอร์ของเซนแนลใดก่อนก็ได้ โดยไม่ขึ้นกับลำดับของการโปรแกรมรีจิสเตอร์ไหมดคอนโทรล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การใช้งาน 8255

8255 เป็นไอซีที่มี 40 ขา ได้รับการออกแบบมาให้มีสัญญาณเชื่อมต่อกับ 8088 การเรียกพอร์ทของ 8255 จะเรียกพอร์ทต่างๆว่า พอร์ท A พอร์ท B และพอร์ท C โดยในพอร์ท C จะแยกออกเป็น 2 ส่วน คือ พอร์ทล่างจำนวน 4 บิต และ พอร์ทบนอีก 4 พอร์ท พอร์ททุกพอร์ทเป็นทั้งอินพุตและเอาต์พุต



รูปที่ 2-21 แผนผังวงจรภายในและการจัดขาของไอซี 8255

จากรูปเป็นแผนผังภายในของไอซีและการจัดวางของขาไอซี 8255 การทำงานของวงจรจะให้สัญญาณควบคุมจากไมโครโปรเซสเซอร์มาควบคุมการทำงาน โดยไมโครโปรเซสเซอร์จะส่งคำสั่งมาโปรแกรมการทำงานหรือกำหนดรูปแบบของพอร์ทให้เป็นอินพุตเอาต์พุตได้

2.4.1 ขาต่างๆของ 8255

ขาทั้ง 40 ขา ของ 8255 จะประกอบด้วย

D0-D7 เป็นขาที่ข้อมูลทั้งอินพุตและเอาต์พุต ต้องผ่านเข้าออก จะต่อเข้ากับบัสของไมโครโปรเซสเซอร์ เพื่อให้สามารถอ่านเขียนข้อมูลจากพอร์ทเหล่านี้ได้

CS ขานี้เป็นขาสัญญาณอินพุตที่จะรับสัญญาณภายนอกเพื่อเลือกชิป 8255 เพื่อให้ไมโครโปรเซสเซอร์สามารถเขียนหรืออ่านข้อมูลจากพอร์ทได้

RD เป็นสัญญาณอินพุตที่ต้องส่งมาจากซีพียูเมื่อบัญชีที่ขานี้เป็น 0 และสัญญาณที่ CS เป็น 0 ด้วย 8255 จะให้ซีพียูอ่านข้อมูลจากบัสในขณะที่เป็นพอร์ทอินพุต

WR เป็นสัญญาณการเขียน จะแอกทีฟเมื่อบัญชี WR และสัญญาณ CS เป็น 0 สัญญาณนี้จะมาจากซีพียูเมื่อต้องการเขียนข้อมูลลงพอร์ทที่กำหนด

A0-A1 ลอจิกของสัญญาณทั้งสองจะถอดรหัสออกเป็น 4 รหัส เพื่อกำหนดรีจิสเตอร์ภายในที่เชื่อมต่อกับพอร์ทอินพุตเอาท์พุตของ 8255

RESET เป็นสัญญาณที่ส่งมาจากภายนอกเข้ามาทำการรีเซ็ต 8255 เพื่อเคลียร์สถานะต่างๆของ 8255

PA0-PA7 เป็นสายสัญญาณที่เป็นพอร์ทของ 8255 ที่ชื่อพอร์ท A การเลือกพอร์ทที่เลือกโดยสัญญาณ แอดเดรส A0-A1

PB0-PB7 เป็นสายสัญญาณที่เป็นพอร์ทของ 8255 ที่ชื่อพอร์ท B การเลือกพอร์ทที่เลือกโดยสัญญาณ แอดเดรส A0-A1

PC0-PC7 เป็นสายสัญญาณที่เป็นพอร์ทของ 8255 ที่ชื่อพอร์ท C การเลือกพอร์ทที่เลือกโดยสัญญาณแอดเดรส A0-A1

2.4.2 รีจิสเตอร์ภายใน 8255

การใช้งาน 8255 จะต้องส่งรหัสควบคุมเข้าไปยังพอร์ทข้อมูลควบคุมเพื่อควบคุมการทำงานของ 8255 โดยใช้สัญญาณควบคุมพอร์ทหมายเลข 13H การควบคุมการทำงานของ 8255 มีหลายโหมด แต่ละโหมดจะแตกต่างกันออกไป การโปรแกรมให้ 8255 ทำงานนั้นจะทำได้ 3 โหมด คือ โหมด 0 โหมด 1 และ โหมด 2

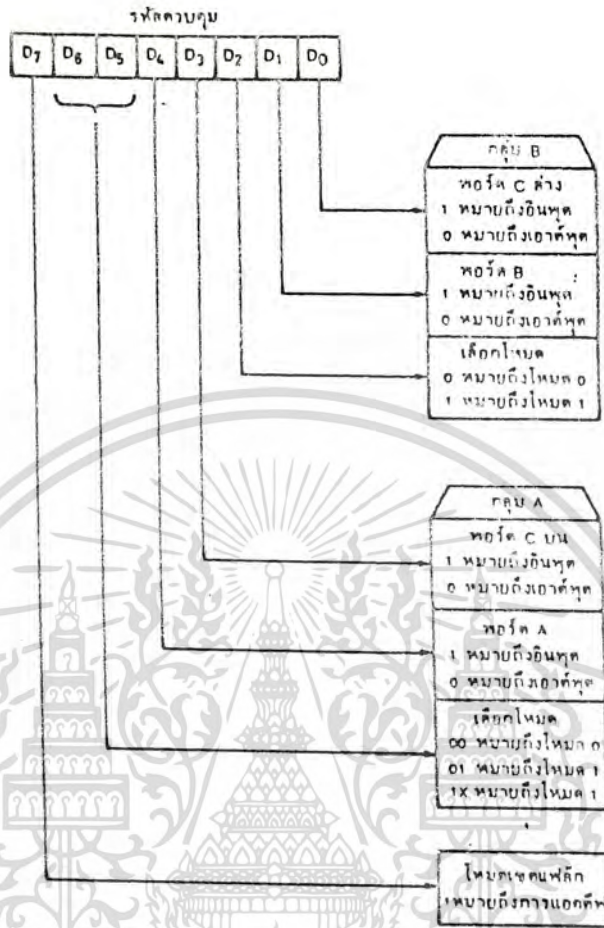
| RD | WR | A1 | A0 | ความหมาย |
|----|----|----|----|--------------------------------|
| 1 | 0 | 0 | 0 | เขียนพอร์ท A ซึ่งเป็นข้อมูล |
| 0 | 1 | 0 | 0 | อ่านพอร์ท A ซึ่งเป็นข้อมูล |
| 1 | 0 | 0 | 1 | เขียนพอร์ท B ซึ่งเป็นข้อมูล |
| 0 | 1 | 0 | 1 | อ่านพอร์ท B ซึ่งเป็นข้อมูล |
| 1 | 0 | 1 | 0 | เขียนพอร์ท C ซึ่งเป็นข้อมูล |
| 0 | 1 | 1 | 0 | อ่านพอร์ท C ซึ่งเป็นข้อมูล |
| 1 | 0 | 1 | 1 | เขียนข้อมูล ซึ่งเป็นรหัสควบคุม |
| 0 | 1 | 1 | 1 | อ่านเข้ามา ซึ่งไม่มีความหมายใด |

ตารางที่ สัญญาณควบคุมการทำงานของ 8255

โหมด 0

การกำหนดโหมดการทำงาน จะต้องส่งข้อมูลคำสั่งเข้าไปโปรแกรมในพอร์ทควบคุมของ 8255 ซึ่งในที่นี้ใช้พอร์ทหมายเลข 13 แต่ละบิตของข้อมูลที่ส่งไปจะมีความหมายในตัวเอง ลักษณะความหมายของแต่ละบิตในรหัสควบคุมแสดงได้ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-22 ความหมายของบิตต่างๆ ที่ในรหัสควบคุม

การโปรแกรม 8255 คือการให้ค่ารหัสบิตต่างๆ เข้าไปในรหัสควบคุมแล้วส่งไปยังรีจิสเตอร์ของพอร์ทควบคุม

บิต D7 เป็นบิตที่แสดงรหัสคำสั่งควบคุม ถ้าบิตนี้เป็น 1 หมายถึงรหัสควบคุมนี้มีผลต่อการเปลี่ยนแปลงการเซทโหมดต่างๆ ของ 8255

บิต D6 และ D5 เป็นการเลือกโหมดของพอร์ท A ซึ่งมี 3 โหมด คือ โหมด 0 โหมด 1 และ โหมด 3

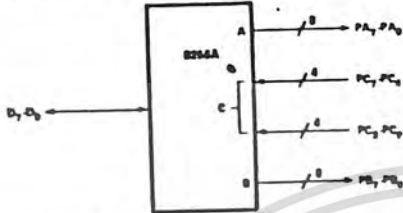
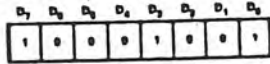
บิต D4 ค่าเป็น 0 หมายถึงการกำหนดพอร์ท A เป็นเอาต์พุต

ค่าเป็น 1 หมายถึงการกำหนดพอร์ท A เป็นอินพุต

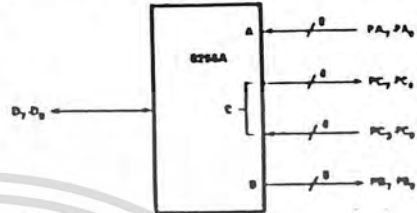
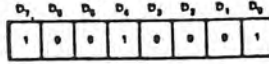
บิต D3 เป็นบิตที่บอกถึงการเซทของพอร์ท C บน ถ้าเป็น 0 พอร์ท C จะเป็นเอาต์พุต

บิต D2 เป็นบิตที่บอกถึงการเซทโหมดของพอร์ท B ถ้าเป็น 0 หมายถึงการเลือกพอร์ท B เป็น โหมด 0

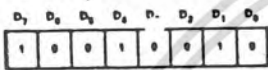
รหัสควบคุม #5



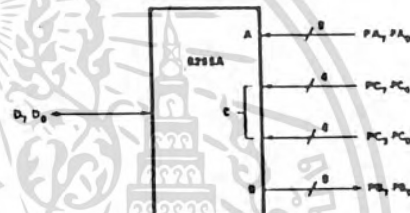
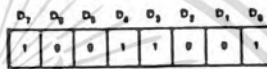
รหัสควบคุม #9



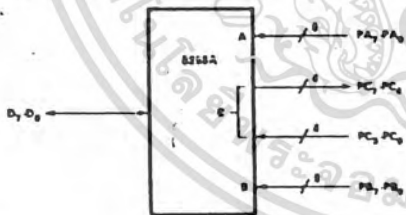
รหัสควบคุม #10



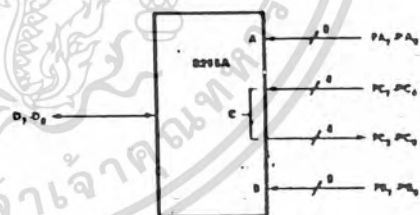
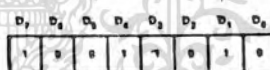
รหัสควบคุม #13



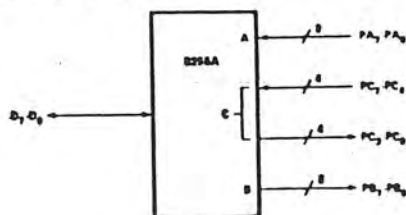
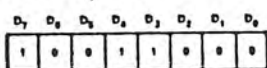
รหัสควบคุม #11



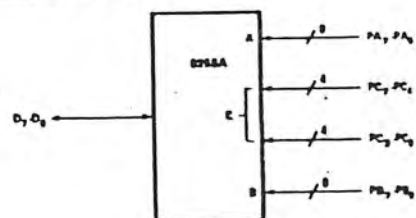
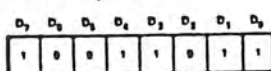
รหัสควบคุม #14



รหัสควบคุม #12



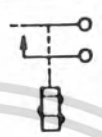




รหัสควบคุม #15



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การใช้งาน รีเลย์

ในการใช้งานรีเลย์ จะต้องเริ่มพิจารณาจากขนาดรูปร่าง จำนวนหน้าสัมผัส อัตราหนกกำลังและราคา โดยแบบหน้าสัมผัสของรีเลย์ จะดูจากรูปร่างของขั้ว โพล ที่ใช้ตัวย่อ P และแซน โกรล ตัวย่อ T ถ้าหากมีเพียงชุดเดียวจะใช้ตัวย่อ S ถ้าเป็นคู่จะใช้ D เช่น SPST SPDT DPDT ขดลวดของรีเลย์สามารถใช้ขับหน้าสัมผัสน้อยชุดหรือหลายชุดก็ได้ ซึ่งจะมีลักษณะการใช้งานดังรูป

| | | | |
|-----------|-------------------------------|---|-----|
| SPST (NO) | กระทำ |  | 1 A |
| SPST (NC) | หยุด |  | 1 B |
| SPDT | หยุด (1) กระทำ (2) |  | 1 C |
| DPDT | หยุด (1,3) กระทำ (2,4) |  | 2 C |
| SPDT | กระทำ (1) ก่อน หยุด (2) |  | 1 D |

รูปที่ 2-23 แสดงการจัดตัวรีเลย์ระบุเป็นรูปแบบ A-D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1 คุณสมบัติของ รีเลย์

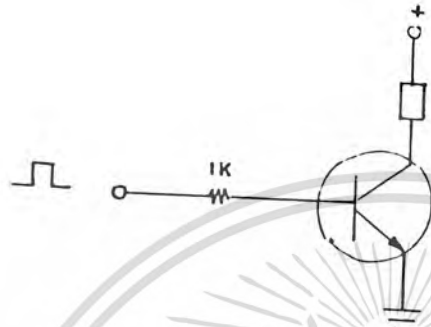
รีเลย์ที่ใช้อยู่โดยทั่วไปไม่มีให้เลือกใช้ได้หลายแบบ สามารถดูได้จากตาราง

| ชนิด | ขนาด (นิ้ว) | อัตราหน้าสัมผัส | กำลังและแรงดันของขดลวด | เวลาสวิทช์ |
|----------------------------|--|--|---|------------|
| ใช้งานทั่วไป (แบบปลั๊กอิน) | 0.9-1.5W 0.9-1.4D 1.2-2.0H | 3-10A 28 V _{DC} 120-240 V _{ac} | 6, 12, 24, 120V 1.2 W DC 2 VA ac | 15-30 ms |
| ใช้งานทั่วไป (ขนาดเล็ก) | 0.6-1.2W 0.4-0.75D 0.4-0.7H | 1-5 VA 28 V _{DC} 120 หรือ 240 V _{ac} | 5, 6, 12 24, 48 V _{DC} 0.5-1 W | 5-10 ms |
| หรีดรีเลย์ | 0.9-1.2W 0.3-0.8D 0.3-0.5H ใช้กับรูปแบบ DIP ได้ด้วย | 0.5-2A 5-50W 28-250 V _{DC} และ ac | 5, 6, 12, 24 V _{DC} 50-400 mW (ใช้ได้กับขดลวดถึง 1V) | 0.2-1 ms |
| เซอร์เมติก TO-5 | 0.6-1W 0.3-0.5D 0.3-0.9H | 0.5-5A 28 V _{DC} 115 V _{ac} | 4-32 V _{DC} 120 mW | 5 ms |
| เซอร์เมติก และมีการซีลด์ | 0.6-1W 0.3-0.5D 0.3-0.9H | 0.5-2A 28 V _{DC} 115 V _{ac} | 5-115 V _{DC} 100-400 mW | 5 ms |
| RF รีเลย์ | 0.8-1W 0.4-1D 0.4-1H | 10-25 W RF hot To 150W RF dry | 5-50 V _{DC} 250 mW | 5-10 ms |
| กำลัง | ขนาดทั่วไป 2-4 นิ้ว | 10-40A 120, 240 V _{ac} และสูงกว่า | 6, 12, 24, 120 208, 240V 2-5 W DC 6-20 VA ac | 15-50 ms |

- รีเลย์แบบปลั๊กอิน มีขาในแบบซ็อกเก็ตออกมาให้ใช้สำหรับงานกระแสปานกลางมีลักษณะเป็นซ็อกเก็ต
- หรีดรีเลย์ มีทั้งแบบเปลือยและผนึกซึ่งคุณสมบัติคือทำงานได้เร็วมาก ประมาณ 50 ไมโครเซค โดยที่รีเลย์ทั่วไปจะมีความเร็วประมาณ 5-30 ไมโครเซค เท่านั้น แต่ข้อเสียของรีเลย์แบบนี้คือ ทนแรงดันและกระแสได้ต่ำ
- รีเลย์แบบกำลัง (POWERSWITCHING RELAY) เป็นรีเลย์ที่มีขนาดใหญ่และมีโครงสร้างเป็นแบบเปิด ใช้สำหรับการสวิตช์ทุกระดับกำลังงาน โดยปกติมักใช้ในวงจรควบคุมต่างๆ รีเลย์ชนิดนี้ทนกระแสสูงสุดถึง 30 A ขนาดโดยทั่วไป 2-3 นิ้ว กำลังงานที่สูญเสียไปประมาณ 2 วัตต์และใช้กับแรงดัน 5-10 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการใช้งานอาจจำเป็นต้องมีสัญญาณมาควบคุมเพื่อให้รีเลย์ทำงาน โดยอาจต้องอาศัยวงจรจ่ายกำลังงาน หรือวงจรจ่ายไหลดทางเอาต์พุต ซึ่งโดยทั่วไปสัญญาณทางอินพุต ที่มาควบคุมเป็นสัญญาณดิจิตอล การใช้งานอาจใช้ทรานซิสเตอร์ต่อแบบ พิกซ์เบส ก็ได้



รูปที่ 2-25

วงจรจ่ายกำลังอย่างง่ายที่ใช้ทรานซิสเตอร์ ไหลดที่เป็นอุปกรณ์ไฟฟ้าที่ต้องการแรงดันไฟตรง จะทำงานเมื่อสัญญาณควบคุมของขาเบสของทรานซิสเตอร์เป็น 1 ค่าของกระแสที่ไหลดต้องการจะต้องไม่เกินค่าของกระแสคอลเลกเตอร์ที่ถูกควบคุมโดยกระแสเบส ซึ่งมีกระแสในรูปของสัญญาณควบคุมในรูปดิจิตอล วงจรนี้ใช้กับไหลดที่เกินกระแสไฟได้หลายขนาด ขึ้นกับอัตราการขยายกระแสของทรานซิสเตอร์ที่เลือกใช้

สิ่งที่ต้องคำนึงถึงคือเมื่อรีเลย์ และเมื่อขดลวดหยุดการทำงานจะเกิดแรงดัน แบ็คอีเอ็มเอฟ เกิดขึ้น แรงดันไฟฟ้านี้อาจจะเกิดขึ้นสูงเป็นกิโลโวลท์ ซึ่งการแก้แรงดันไหลย้อนกลับที่อาจใช้ ไดโอดต่อคร่อมที่ รีเลย์ แต่ค่า PVI แรงดันย้อนกลับสูงสุดของไดโอดต้องมีค่าเกินกว่า 2 เท่า ของแรงดันของแหล่งจ่ายไฟ และควรมีอัตราทนกระแสกระชากมากกว่าค่าของกระแสที่ไหลผ่านไหลด

2.7 รายละเอียดเกี่ยวกับ SLOT มาตรฐานของ IBM PC

SA0-SA9 (อินพุต/เอาต์พุต) เป็นแอดเดรสของระบบที่ใช้ติดต่อกับหน่วยความจำและอุปกรณ์อินพุต/เอาต์พุต สายสัญญาณนี้จะต่อกับหน่วยความจำได้ 1 MB แต่ถ้าต้องการเชื่อมต่อขยายแอดเดรสจะต้องใช้สายแอดเดรส LA17-LA23 การใช้สัญญาณ SA0-SA19 จะต้องแอดดที่พินที่สัญญาณ BALE เป็น 1 และจะแลตซ์ไปใช้ในขณะที่เปลี่ยนจาก 1 ไป 0 สัญญาณ BALE เป็นสัญญาณที่มาจากไมโครโปรเซสเซอร์ หรือ ดีเอ็มเอคอนโทรลเลอร์

CLK (เอาต์พุต) เป็นสัญญาณนาฬิกาของระบบ ในกรณีที่ไอบีเอ็มที จะส่งสัญญาณนี้เป็นสัญญาณขนาด 6 MHz โดยมีช่วงเวลาประมาณ 167 นาโนวินาที สัญญาณเป็นรูปสี่เหลี่ยมมี DUTY CYCLE 50 เปอร์เซ็นต์ สัญญาณนี้มีจุดมุ่งหมายเพื่อใช้ในการซิงโครไนส์ระบบ มิได้มีจุดมุ่งหมายสำหรับใช้เป็นฐานเวลา

RESET DRV (เอาต์พุต) สัญญาณนี้ใช้สำหรับรีเซ็ตระบบในขณะที่เปิดเครื่อง หรือขณะที่แหล่งจ่ายไฟที่ขาด หรือไฟตก สัญญาณนี้จะแอดดที่พินเมื่อลจิกเป็น 1

SD0-SD7 (อินพุต/เอาต์พุต) เป็นสัญญาณข้อมูลขนาด 8 บิต ที่ใช้ติดต่อกับหน่วยความจำไมโครโปรเซสเซอร์ และอุปกรณ์อินพุต/เอาต์พุต บิต D0 เป็นบิตที่มีนัยสำคัญน้อยที่สุด

BALE (เอาต์พุต) เป็นสัญญาณที่ใช้สำหรับการแลตซ์แอดเดรสของระบบ สัญญาณนี้จะมาจาก 82288 ตัวควบคุมบัสสัญญาณที่จะใช้แลตซ์แอดเดรสเมื่อเปลี่ยนจาก 1 กับ 0 และ สัญญาณนี้จะได้รับการทำให้เป็น 1 ขณะที่กำลังทำ ดีเอ็มเอ

I/O CHK (อินพุต) สัญญาณตรวจสอบของอินพุต/เอาต์พุต เพื่อบอกข้อมูลกับระบบ เช่นเดียวกับ การตรวจสอบพาริตี ดังนั้นถ้าอินพุต/เอาต์พุตมีข้อผิดพลาด สัญญาณนี้จะแอดดที่พินเพื่อให้ส่งสัญญาณเตือนในลักษณะ PARITY ERROR

I/O CHRDY (อินพุต) สัญญาณนี้จะได้รับการทำให้เป็น 0 ด้วยหน่วยความจำหรืออุปกรณ์อินพุตเอาต์พุต การใช้สัญญาณนี้เพื่อให้อุปกรณ์อินพุต/เอาต์พุตที่เข้าจะติดต่อกับระบบด้วยการส่งสัญญาณมายัง ซีพียู เพื่อซิงโครไนส์ระบบได้

IRQ3-IRQ7 (อินพุต) เป็นสัญญาณอินเทอร์รัพต์

IOR (อินพุต/เอาต์พุต) สัญญาณอินพุต เอาต์พุตเป็นสัญญาณที่ส่งมาจากซีพียู การควบคุมสัญญาณนี้มาจาก 80286 และดีเอ็มเอ คอนโทรลเลอร์ สัญญาณนี้ แอดดที่พิน 0

SMEMR (เอาต์พุต) MEMR (อินพุต/เอาต์พุต) สัญญาณนี้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำ SMEMR ใช้สำหรับติดต่อกับหน่วยความจำในส่วน 1 MB แรก หรือ ถอดรหัสมาจากแอดเดรสส่วนล่าง ส่วน MEMR นี้แอดดที่พินกับหน่วยความจำได้หมด 16 MB

DRO0-DRO3 (อินพุต) สัญญาณการขอดีเอ็มเอแชนแนล 0-3 โดยสัญญาณนี้จะมาจากอุปกรณ์อินพุต/เอาต์พุต

AEN (เอาต์พุต) อีนาเบลแอตเดรส เป็นสัญญาณที่ใช้สำหรับการแยกบัสแอตเดรสในการทำดีเอ็มเอ เมื่อสัญญาณนี้แอกทีฟ แสดงว่าดีเอ็มเอ คอนโทรลเลอร์ควบคุมการทำงานทางแอตเดรสแทนซีพียู

REFRESH (อินพุต/เอาต์พุต) เป็นสัญญาณที่ใช้ในการแสดงสัญญาณรีเฟรชไซเคิล สัญญาณนี้ส่งมาจากไมโครโปรเซสเซอร์ผ่านทางช่องอินพุต/เอาต์พุต

T/C (เอาต์พุต) สัญญาณ TERMINAL COUNT เป็นสัญญาณพัลส์เมื่อดีเอ็มเอนับจำนวนมาครบตามที่กำหนด

MEM CS16 (อินพุต) สัญญาณนี้ส่งมาจากเมนบอร์ด ถ้าหากการถ่ายเทข้อมูลต้องการสถานะรอ

IO CS16 (อินพุต) สัญญาณนี้เป็นตัวส่งมาจากเมนบอร์ดว่าอินพุต/เอาต์พุต ต้องการสถานะรอ

OSC (เอาต์พุต) สัญญาณนาฬิกา 70 นาโนวินาที หรือ ประมาณ 14 31818 MHz

OWS (อินพุต) เป็นสัญญาณที่บอกซีพียูว่าการทำงานหนึ่งรอบของบัสไม่จำเป็นต้องแทรกสถานะรอ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Number Port (Hex) | Type of Equipment |
|-------------------|--|
| 001-01F | DMA CONTROLLER 1,8237A-5 |
| 020-03F | INTERRUPT CONTROLLER หมายเลข 1,8259A ดัวหลัก |
| 040-05F | TIMER 8254-2 |
| 060-06F | 8042 KEYBOARD |
| 070-07F | CLOCK/DMT-MOS RAM |
| 080-09F | DMA PAGE REGISTER |
| 0A0-0BF | INTERRUPT CONTROLLER 2,8259A |
| 0C0-0DF | DMA CONTROLLER 28237A-5 |
| 0E | CLEAR MATH PROCESSOR |
| 0F | RESET MATH PROCESSOR |
| 018-01F | MATH PROCESSOR |
| 110-118 | HARD DISK |
| 200-207 | JOY GAME |
| 208-277 | NOT USE |
| 278-27F | PRINTER PORT NO 2 |
| 280-217 | NOT USE |
| 218-21F | SERIAL PORT NO 2 |
| 300-31F | PROTECTOR CARD |
| 320-35F | NOT USE |
| 360-36F | SPARE |
| 370-377 | NOT USE |
| 378-37F | PRINTER PORT NO 1 |
| 380-38F | SDLC ,BFYNC 2 |
| 390-3AF | NOT USE |
| 3B0-3BF | MONOCHROM AND PRINTER |
| 3C0-3CF | SPARE |
| 3D0-3DF | COLOUR DISPLAY MONITOR |
| 3E0-3E7 | CONTROL DISKET |
| 3E8-3EF | SERIAL PORT NO 1 |

ตารางที่ 2- ตารางการแสดงแอดเดรสพอร์ทของ IBM PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 การจัดแอดเดรสสำหรับหน่วยความจำและ I/O

2.8.1 การจัดแอดเดรสสำหรับพอร์ต I/O ใน IBM/PC

2.8.1.1 การอั้งแอดเดรสของพอร์ต I/O

ในการควบคุมการตรวจสอบสภาวะการทำงาน รวมทั้งการอ่านข้อมูลจากอุปกรณ์ที่เป็นชิพซีพพอร์ทหรือการ์ดต่างๆที่ใช้ในระบบของ IBM/PC นั้น จะกระทำโดยผ่านทางพอร์ต I/O ของระบบด้วย และเนื่องจากการควบคุมหรือติดต่อกับพอร์ทเหล่านี้ต้องกระทำโดยการอั้งถึงแอดเดรสของพอร์ต I/O เหล่านี้โดยตรง เราจึงจำเป็นต้องศึกษาถึงหลักการอั้งแอดเดรสของ 8088 ในเครื่อง PC ด้วย

สำหรับแอดเดรสของพอร์ต I/O นั้น จะเป็นแอดเดรสที่สร้างขึ้นโดย 8088 ซึ่งแอดเดรสเหล่านี้เป็นแอดเดรสที่จัดไว้สำหรับ I/O พอร์ท โดยเฉพาะ คือแยกจากแอดเดรสของหน่วยความจำโดยเด็ดขาด ส่วนการส่งข้อมูลให้กับพอร์ทเหล่านี้ต้องกระทำโดยการใช้คำสั่ง OUT ของ 8088 ส่งข้อมูลนั้นไปยังแอดเดรสของพอร์ทที่ต้องการ และสำหรับการตรวจสอบหรือการอ่านข้อมูลจากพอร์ท ก็จะทำได้โดยการใช้คำสั่ง IN ของ 8088 อ่านข้อมูลจากแอดเดรสของพอร์ทที่ต้องการเช่นกัน

ภายในไมโครโปรเซสเซอร์ 8088 จะมีแอดเดรสสำหรับการใช้พอร์ต I/O อยู่ทั้งสิ้น 65,536 แอดเดรส ซึ่งทำให้การอั้งแอดเดรสของพอร์ต I/O ที่ทำงานร่วมกับ 80288 นั้น ต้องใช้จำนวนเส้นแอดเดรสในบัสแอดเดรสทั้งสิ้น 16 เส้น แต่สำหรับใน IBM/PC นี้ถูกออกแบบมาให้ใช้แอดเดรสเฉพาะ 10 เส้นล่าง คือ A0-A9 เท่านั้น ดังนั้นในการอั้งถึงแอดเดรสของพอร์ทของอุปกรณ์หรือชิพพอร์ทใดๆที่ใช้ร่วมกับ IBM/PC จึงใช้จำนวนเส้นแอดเดรสเพียง 10 เส้น ด้วย โดยเส้นแอดเดรสที่เหลือคือ A10-A15 นั้น จะไม่ถูกนำไปใช้งานแต่แอดเดรสบนเส้นแอดเดรสเหล่านี้ยังคงเปลี่ยนแปลงตามค่าแอดเดรสของพอร์ทที่กำหนดไว้ในคำสั่ง OUT หรือ IN อยู่ด้วย เพียงแต่ไม่ได้ถูกนำมาดีโคดร่วมกับแอดเดรส 0010H นั้นจะให้ผลเหมือนกับการส่งข้อมูลไปยังพอร์ทที่ตรงกับแอดเดรส 0410H, 0810H, 0C10H, ทั้งนี้เนื่องจากแอดเดรส 6 บิตบนไม่ถูกใช้งาน จึงทำให้การเปลี่ยนแปลงค่าแอดเดรสบนเส้นแอดเดรส A0-A15 นั้น ไม่ทำให้เกิดความแตกต่างใดๆขึ้น

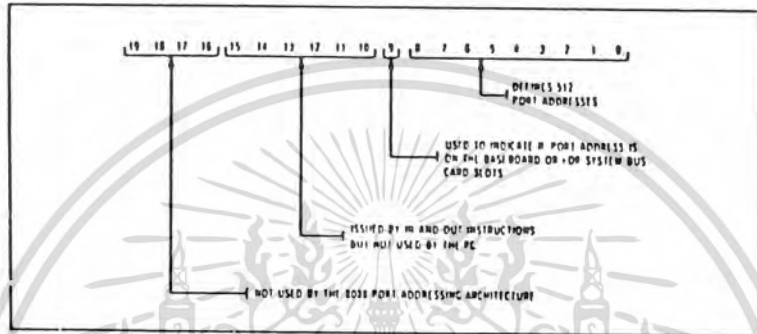
เนื่องจากใน IBM/PC ได้ใช้งานเส้นแอดเดรสเพียง 10 เส้น ดังนั้นจึงสามารถที่จะอั้งแอดเดรสของพอร์ทได้สูงสุดเพียง 1024 เท่านั้น นอกจากนี้ในกรณีที่เป็นการอ่านข้อมูลจากพอร์ทของ IBM/PC ข้อมูลที่บิต A9 เป็น 0 แล้ว เราจะทำกรอ่านข้อมูลได้เฉพาะจากพอร์ทของอุปกรณ์หรือชิพพอร์ทต่างๆที่อยู่บนเมนบอร์ด ของ IBM/PC เช่น 8253-5, 8237-5, 8259A เท่านั้น แต่ถ้าข้อมูลในบิต A9 นี้เป็น 1 ก็จะทำกรอ่านข้อมูลได้เฉพาะจากพอร์ทที่อยู่บนการ์ดต่างๆเท่านั้น

พอร์ทบน IBM/PC ทั้ง 1024 พอร์ท ถูกแบ่งออกเป็น 2 กลุ่ม โดยที่กลุ่มแรกเป็นกลุ่มของพอร์ทที่อยู่บนเมนบอร์ด และกลุ่มที่สองเป็นกลุ่มที่จัดเตรียมไว้สำหรับพอร์ทที่อยู่บนการ์ดต่างๆ

สำหรับในกรณีของการส่งข้อมูลให้กับพอร์ททั้ง 1024 พอร์ท เราสามารถที่จะเลือกส่งไปยังพอร์ทใดๆ ใน IBM/PC ได้ ดังนั้นการเลือกแอดเดรสสำหรับพอร์ทที่อยู่บนการ์ดจึงสามารถทำได้โดยสะดวก แต่อย่างไรก็ตามสิ่งหนึ่งที่จะต้องคำนึงถึงก็คือถ้าแอดเดรสที่เราเลือกให้กับพอร์ทนั้นตรงกับค่าแอดเดรสเดิมที่มีอยู่

บนบอร์ด เมื่อเราทำการส่งข้อมูลให้กับพอร์ทที่อยู่ในตำแหน่งแอดเดรสนี้ ก็จะเท่ากับเป็นการส่งข้อมูลให้กับพอร์ทที่อยู่บนเมนบอร์ดและพอร์ทที่อยู่บนการ์ดด้วย ซึ่งในกรณีเช่นนี้อาจก่อให้เกิดความผิดพลาดขึ้นเช่นกัน ดังนั้นในการกำหนดค่าแอดเดรสที่ถูกสร้างขึ้นบนการ์ดต่างๆจึงควรใช้แอดเดรสที่แอดเดรสบิต A9 มีค่าเป็น 1 คือ แอดเดรส 0FE00H จนถึง 0FFFFH เท่านั้น

จากรูปจะแสดงการใช้งานแอดเดรสบิตต่างๆในการอ้างแอดเดรสของพอร์ทใน IBM/PC



รูปที่ 2-26 การใช้งานแอดเดรสบิตต่างๆในการอ้างแอดเดรสของพอร์ทใน IBM/PC

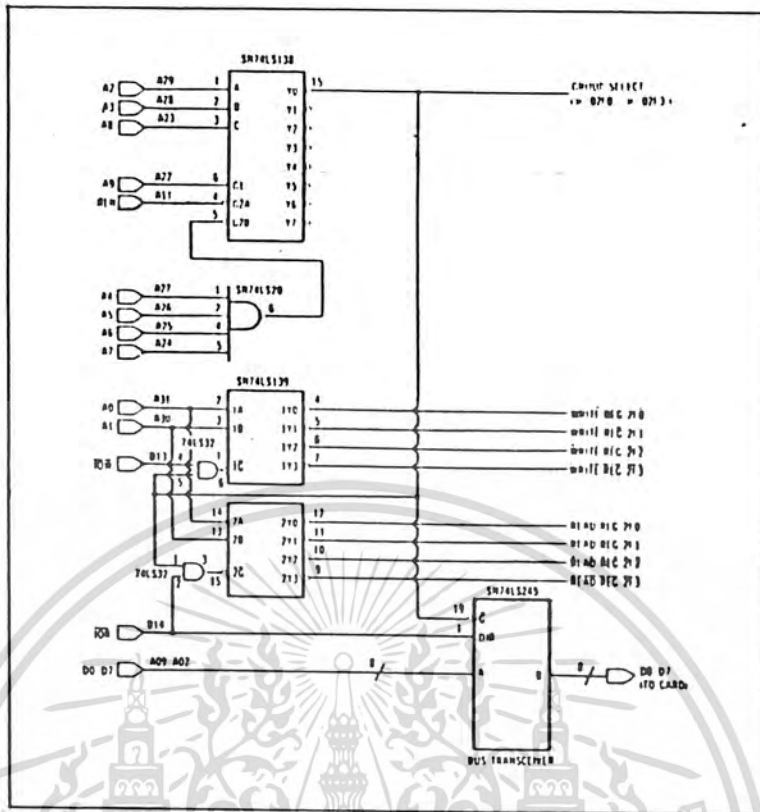
2.8.1.2 การใช้งานแอดเดรสในพอร์ท I/O ของ IBM/PC

จากที่กล่าวมาแล้ว พอร์ท I/O ทั้ง 1024 พอร์ทใน IBM/PC ซึ่งถูกแบ่งออกเป็น 2 กลุ่มๆละ 512 พอร์ท สำหรับในหัวข้อนี้จะกล่าวถึงการใช้งานพอร์ทต่างๆ โดยจะแบ่งออกเป็น 2 กลุ่มตามที่ได้อธิบายไว้ตามที่ผ่านมาดังนี้

1. ในกลุ่มแรกนี้เป็นของพอร์ท I/O ที่อยู่บนเมนบอร์ดของ IBM/PC ซึ่งจะมีแอดเดรสอยู่ที่ตำแหน่ง 000H จนถึง 01FF หรือแอดเดรสที่มีบิต A9 เป็น 0 นั่นเอง

สำหรับแอดเดรสของพอร์ท I/O ในกลุ่มนี้จะถูกใช้ในการอ้างแอดเดรสของชิพพอร์ท และอุปกรณ์ I/O ต่างๆบนเมนบอร์ด ของ IBM/PC

ในรูปข้างล่างจะแสดงถึงการใช้อัดเดรสต่างๆตั้งแต่ 000H จนถึง 01FF ในการอ้างแอดเดรสของชิพพอร์ทและอุปกรณ์ต่างๆที่ทำหน้าที่เป็น I/O บนเมนบอร์ด



รูปที่ 2-30 ตัวอย่างวงจรดีคอดเรสแบบพีทซ์
 จากรูปจะเห็นได้ว่า วงจรที่ใช้เป็นวงจรที่สามารถทำการดีคอดเรสได้ 8 กลุ่ม โดยแต่ละกลุ่มจะมีจำนวนแอดเดรส 4 แอดเดรส ซึ่งแอดเดรส 8 กลุ่มจะแสดงได้ดังตารางล่าง

| กลุ่ม | แอดเดรส |
|--------|-------------|
| 0 (Y0) | 02F0H-02F3H |
| 1 (Y1) | 02F4H-02F7H |
| 2 (Y2) | 02F8H-02FBH |
| 3 (Y3) | 02FCH-02FFH |
| 4 (Y4) | 03F0H-03F3H |
| 5 (Y5) | 03F4H-03F7H |
| 6 (Y6) | 03F8H-03FBH |
| 7 (Y7) | 03FCH-03FFH |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในตัวอย่างนี้จะเลือกใช้การดีโคดแอดเดรสในกลุ่ม 0 คือ ใช้สัญญาณเอาต์พุต จากขา Y0 ในการดีโคดแอดเดรสพอร์ท I/O เราจะต้องคำนึงช่วงเวลาของสัญญาณที่เกิดขึ้นในขบวนการอ่านหรือเขียนข้อมูลบนพอร์ท I/O ดังนี้

1. ในช่วงเริ่มต้นของบัสไซเคิลที่เกี่ยวกับพอร์ท I/O นั้น ถ้าสัญญาณจากวงจรดีโคดมีการหน่วงเวลามากเกินไป อาจจะทำให้สัญญาณดีโคดนี้เกิดหลังจากสัญญาณ IOR หรือ IOW แอคทีฟ และเนื่องจากค่าแอดเดรสบนบัสแอดเดรสนั้นเปลี่ยนแปลงได้ตลอดเวลา ดังนั้นก่อนที่ค่าแอดเดรสที่ถูกต้องจะถูกส่งออกมาบนบัสแอดเดรสนั้น วงจรดีโคดจะได้รับค่าแอดเดรสนั้นอยู่เรื่อยๆ ซึ่งถ้าหากวงจรดีโคดมีหน่วงเวลามากเกินไปแล้ว สัญญาณดีโคดแอดเดรสที่ไม่ถูกต้องนี้อาจจะถูกหน่วงเวลาจนเกิดขึ้นในช่วงเวลาที่สัญญาณ IOR หรือ IOW เกิดขึ้นแล้วก็ได้ ทำให้ข้อมูลบนบัสนั้นถูกส่งไปอย่างไม่ถูกต้อง

2. ในช่วงท้ายของบัสไซเคิลในการเขียนข้อมูลลงบนพอร์ท I/O นั้น ถ้าสัญญาณ IOW มีการหน่วงเวลาออกไป และวงจรดีโคดมีความเร็วในการทำงานสูงสุดแล้ว อาจจะทำให้ข้อมูลในบัสข้อมูลนี้ถูกส่งไปที่พอร์ท I/O ที่มีแอดเดรสตรงกับค่าแอดเดรสในบัสไซเคิลต่อไปก็ได้

อย่างไรก็ตามช่วงเวลาที่ต้องสนใจมากอีกช่วงหนึ่ง ก็คือ ช่วงเวลาระหว่างขอบขาขึ้นของสัญญาณ IOW กับช่วงเวลาที่ข้อมูลที่ต้องการถูกส่งออกมาบนบัสข้อมูล ถ้าสัญญาณ IOW ถูกหน่วงเวลาไปเกินกว่า 120 นาโนเซค แล้ว อาจจะทำให้พอร์ท I/O ได้รับข้อมูลที่ไม่ถูกต้อง และสำหรับสัญญาณ IOR นั้นถ้ามีการหน่วงเวลาเกิดขึ้นแล้ว ก็จะทำให้ความเร็วในการอ่านข้อมูลถูกลดลง

2.8.2.2 การดีโคดโดยใช้สวิตช์เลือก

การดีโคดแบบพิกซ์ที่ได้กล่าวไว้ในหัวข้อที่ผ่านมา นั้น มีข้อเสียอยู่บางประการ คือ แอดเดรสที่เราเลือกใช้งานไว้นั้นอาจจะซ้ำกับแอดเดรสของการอื่นที่เรานำมาเพิ่มเข้าไปในระบบในภายหลังก็ได้ ซึ่งในกรณีนี้เราต้องแก้ไขวงจรเพื่อหลีกเลี่ยงไปใช้แอดเดรสอื่นที่ยังว่างอยู่ และ ไม่ถูกใช้งานโดยการดีโคดที่จะเพิ่มเข้าไปใหม่ ซึ่งยุ่งยากและต้องเสียเวลามากขึ้น ปัญหานี้เราสามารถแก้ไขได้โดยใช้วงจรดีโคดที่สามารถเปลี่ยนแปลงค่าแอดเดรสได้ โดยเพียงแค่เปลี่ยนตำแหน่งของสวิตช์ ที่ชี้ไว้ในวงจรเท่านั้น

2.8.2.3 การดีโคดโดยการใช้ PROM

การดีโคดในแบบต่างๆที่กล่าวมาแล้วนั้น เป็นการดีโคดในลักษณะแอดเดรสของพอร์ทต่างๆอยู่รวมกันเป็นกลุ่ม แต่ในบางกรณีพอร์ทที่เราใช้งานนั้นมีแอดเดรสแยกกันอย่างเป็นอิสระ เช่น ในการนำเอาหน้าที่อยู่บนการ์ดต่างๆมารวมกันไว้เพียงการ์ดเดียว และมีความจำเป็นต้องคงค่าแอดเดรสของพอร์ทเดิมไว้ด้วย ทำให้ไม่สามารถใช้ในการดีโคดในแบบต่างๆที่ผ่านมาได้ เนื่องจากการใช้วิธีการดีโคดแบบที่ผ่านมาจำเป็นจะต้องใช้อุปกรณ์ที่ทำการดีโคดอีกแบบหนึ่งคือการดีโคดโดยการใช้ PROM

ส่วนของวงจรีโคดนั้น จะมี PROM เพียงตัวเดียวเท่านั้น วงจะต้องถูกโปรแกรมมาก่อนแล้ว โดยข้อมูลที่โปรแกรมให้กับแอดเดรสค่าต่างๆนั้น จะต้องสัมพันธ์กับสัญญาณตีโค้ดที่เราต้องการ กล่าวคือ เราจะต้องทราบเสียก่อนว่าแอดเดรสของพอร์ททั้ง 8 ที่เราต้องการจะตีโค้ดนั้น มีแอดเดรสใดบ้าง แล้วจึงกำหนดว่าพอร์ทใดจะใช้สัญญาณตีโค้ดเส้นใด จากนั้นจึงโปรแกรมข้อมูลให้กับ PROM โดยแอดเดรสใดที่ต้องการให้สัญญาณตีโค้ดใดแอกทีฟ ก็กำหนดให้ข้อมูลในบิตที่ตรงกับสัญญาณตีโค้ดนั้นเป็น 0

สำหรับข้อมูลในแอดเดรสอื่นที่นอกเหนือจากแอดเดรสทั้ง 8 ที่กำหนดแล้ว จะต้องมโปรแกรมให้ข้อมูลทุกบิตเป็น 1 ทั้งหมด ซึ่งก็คือโปรแกรมด้วยข้อมูล OFFH นั่นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 บัสไซเคิลของระบบ

บัสไซเคิล คือ กระบวนการที่สัญญาณเกิดขึ้นในช่วงของการ ส่งผ่านข้อมูลระหว่างหน่วยความจำ .

อุปกรณ์อินพุตเอาต์พุต และไมโครโปรเซสเซอร์ 8088 ดังนั้นในการที่จะออกแบบวงจรอินเตอร์เฟส สำหรับเครื่อง เราจะต้องเข้าใจถึงบัสไซเคิลของการส่งผ่านข้อมูลในลักษณะต่างๆ ของระบบก่อน

เราสามารถแบ่งออกตามลักษณะของอุปกรณ์ที่สร้างบัสไซเคิลนั้นได้เป็น 2 กลุ่มคือ

- 1 บัสไซเคิลที่สร้างขึ้นโดย 8088
- 2 บัสไซเคิลที่สร้างขึ้นโดยดีเอ็มเอ คอนโทรลเลอร์

2.9.1 บัสไซเคิลที่สร้างขึ้นโดย 8088

จะเป็นบัสไซเคิลที่ 8088 สร้างขึ้นในการส่งผ่านข้อมูลระหว่าง 8088 กับ I/O หรือระหว่าง 8088 กับหน่วยความจำ โดยในบัสไซเคิลเหล่านี้ 8088 จะส่งแอดเดรสของหน่วยความจำหรือพอร์ต ที่ต้องการจะติดต่อด้วย ออกมาบนแอดเดรสบัส ส่งหรือรับข้อมูลจากบัสข้อมูล และส่งสัญญาณควบคุมที่จำเป็นออกมาบนบัสควบคุม ซึ่งบัสไซเคิลกลุ่มนี้จะแบ่งออกเป็น 5 ชนิด คือ

บัสไซเคิลในการอ่านข้อมูลจากหน่วยความจำ

บัสไซเคิลในการเขียนข้อมูลลงในหน่วยความจำ

บัสไซเคิลในการรับข้อมูลจากพอร์ต I/O

บัสไซเคิลในการเขียนข้อมูลลงบนพอร์ต I/O

บัสไซเคิลในการตอบรับในการขอการอินเทอร์พท์ (จะมีเฉพาะบนเมนบอร์ดเท่านั้น)

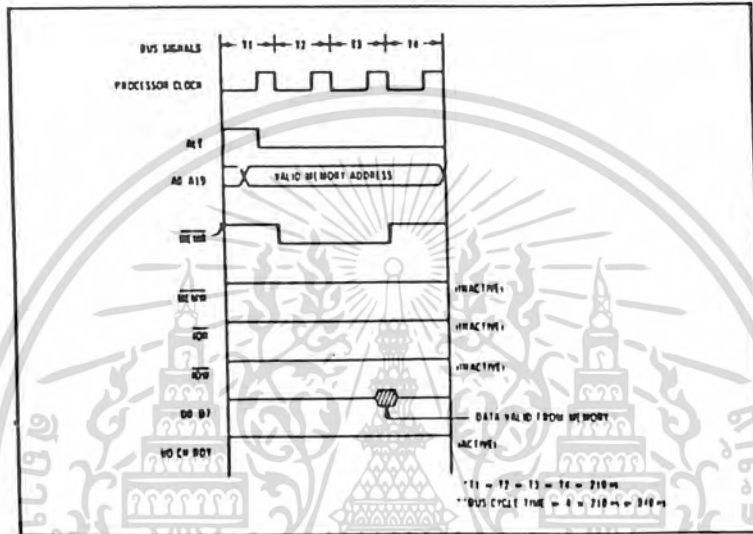
การทำงานในแต่ละบัสไซเคิลของ 8088 นั้น จะใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อกที่ป้อนให้กับ 8088 จำนวน 4 ลูก สำหรับใน IBM/PC คล็อกที่ป้อนให้กลับ 8088 จะมีความถี่ประมาณ 4.77 เมกกะเฮิร์ต หรือที่คาบเวลาของคล็อก 1 ลูก ประมาณ 210 นาโนเซค ดังนั้นใน 1 บัสไซเคิล จะใช้เวลาประมาณ 4×210 นาโนเซค อย่างไรก็ตามในกรณีที่อุปกรณ์ทำงานร่วมกับ 8088 เช่น หน่วยความจำนั้นมีความเร็วในการทำงานต่ำไม่สามารถจะตอบสนองการทำงานในบัสไซเคิลของ 8088 ทัน อุปกรณ์นั้นสามารถจะเพิ่มช่วงเวลาในบัสไซเคิลได้ ดดยการป้อน ลอจิก 0 ให้กับ ซารีเลย์ ของ 8088

สำหรับอุปกรณ์ที่เป็นหน่วยความจำ โดยทั่วไปจะมีความเร็วในการทำงานสูงพอที่จะตอบสนองต่อการทำงานในบัสไซเคิลของ 8088 ได้ ดังนั้นจึงไม่มีการเพิ่มช่วงเวลาของบัสไซเคิลในการอ่านเขียนข้อมูลลงในหน่วยความจำ คือ ในหนึ่งบัสไซเคิลจะยังคงใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูก ตามปกติ แต่สำหรับอุปกรณ์ที่เกี่ยวข้องในพอร์ต I/O นั้นมักจะมีความเร็วต่ำ ดังนั้นจึงมีการเพิ่มช่วงเวลาของบัสไซเคิลในการอ่านเขียนข้อมูลลงในพอร์ต I/O ขึ้น โดยจะเพิ่มจากคล็อก 4 ลูก เป็น 5 ลูก ในหนึ่งบัสไซเคิล สภาวะที่ 8088 หยุดรอ เพื่อให้อุปกรณ์ภายนอกหรือส่งข้อมูลได้ทันนั้นก็คือ สภาวะการรอ (wait state)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.1.1 บัสไซเคิลในการอ่านข้อมูลจากหน่วยความจำ

8088 จะทำการสร้างบัสไซเคิลในช่วงที่ 8088 ทำการเฟรช คำสั่งหรืออ่านข้อมูลจากหน่วยความจำ ว่าจะอยู่บนเมนบอร์ด , บนการ์ดที่เสียบอยู่บนสล๊อต , รอมหรือแรม ก็ได้ ขบวนการของสัญญาณที่เกิดขึ้นแสดงได้ดังรูป

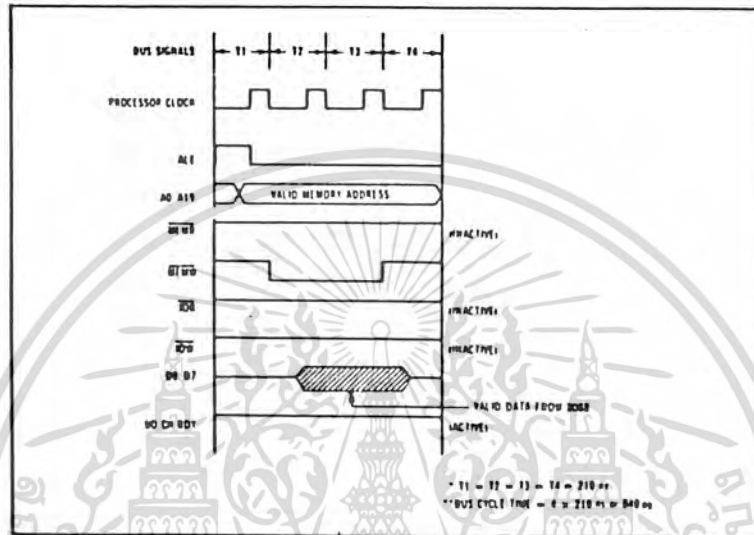


รูปที่ 2-31 บัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำ

จากรูป บัสไซเคิลนี้ จะเริ่มต้นในช่วงเวลาของคล็อก T1 ซึ่งเป็นช่วงเวลาที่สัญญาณ ALE แอคทีฟ สัญญาณ ALE นี้จะถูกใช้เพื่อให้แสดงอุปกรณ์ที่ทำงานร่วมกับ 8088 ที่ขอขาลง ของสัญญาณ ALE เป็นแอดเดรสของหน่วยความจำที่ 8088 ต้องการจะติดต่อกับ หลังจากนั้นในช่วงของคล็อก T2 สัญญาณ MEMR จะแอคทีฟ ซึ่งเป็นการแสดงให้อุปกรณ์ที่ทำงานร่วมกับ 8088 ทราบว่าบัสไซเคิลนี้เป็นบัสไซเคิลในการอ่านข้อมูลจากหน่วยความจำ และเป็นการทำให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสที่อยู่บนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล เมื่อหน่วยความจำส่งข้อมูลออกมาบนบัสข้อมูลแล้ว 8088 จะทำการอ่านข้อมูลนั้นในช่วงเริ่มต้นของคล็อก T4 จากนั้นสัญญาณ MEMR จะถูกปรับให้กลับเป็นลอจิก 1 และจะสิ้นสุดการทำงานในบัสไซเคิลนี้เมื่อสิ้นสุด T4

2.9.1.2 บัสไซเคิลในการเขียนข้อมูลลงบนหน่วยความจำ

8088 จะทำการสร้างบัสไซเคิลนี้ขึ้น ในช่วงที่ 8088 ทำการเขียนข้อมูลลงในหน่วยความจำ สำหรับ ขบวนการของสัญญาณที่เกิดขึ้นในบัสไซเคิลนี้สามารถแสดงได้ดังรูป



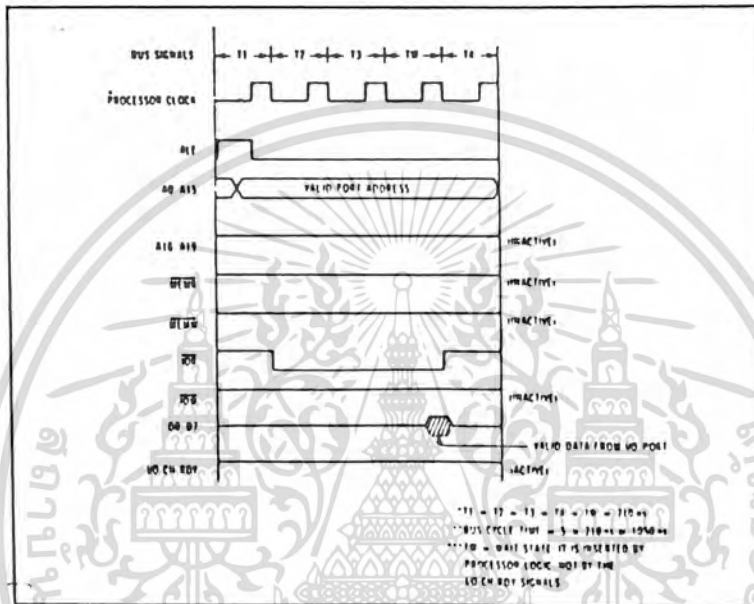
รูปที่ 2-32 บัสไซเคิลของการเขียนข้อมูลลงหน่วยความจำ

จากรูป บัสไซเคิลนี้จะเริ่มต้นในช่วงของคล็อก T1 ซึ่งเป็นช่วงเวลาที่ ALE แอคทีฟ สัญญาณ ALE นี้จะถูกใช้เพื่อแสดงให้อุปกรณ์ทำงานร่วมกับ 8088 ทราบว่าข้อมูลที่อยู่บนบัสแอดเดรสในช่วงขอบข้างของสัญญาณ ALE นั้น เป็นแอดเดรสของหน่วยความจำที่ 8088 ต้องการจะติดต่อด้วย หลังจากนั้นในช่วงเวลาของคล็อก T2 สัญญาณ MEMW จะแอคทีฟ ซึ่งเป็นการให้อุปกรณ์แสดงการทำงานร่วมกับ 8088 ทราบว่าบัสไซเคิลนั้นใช้ในการเขียนข้อมูลลงบนหน่วยความจำ จากนั้น 8088 จะทำการส่งข้อมูลที่ต้องการจะเขียนลงในหน่วยความจำที่กำหนดนั้นออกมาบนบัสข้อมูล ในช่วงของคล็อก T4 สัญญาณ MEMW จะถูกปรับให้กลับเป็นลอจิก 1 และจะสิ้นสุดการทำงานในบัสไซเคิลเมื่อสิ้นสุดช่วงเวลาของคล็อก T4

2.9.1.3 บัสไซเคิลในการอ่านข้อมูลจากพอร์ต

ในขณะที่ 8088 เอ็กซีคิวท์ ชุดคำสั่ง IN ซึ่งเป็นชุดคำสั่งที่ทำให้ 8088 ทำการอ่านข้อมูลจากพอร์ตที่กำหนดในส่วนของของโอเปอร์เรตนั้น 8088 จะสร้างบัสไซเคิลในการอ่านข้อมูลจากพอร์ต เพื่อให้พอร์ตถูกกำหนดนั้นส่งข้อมูลออกมาบนบัสข้อมูล

สำหรับขบวนการของสัญญาณที่เกิดขึ้นในบัสไซเคิลนี้สามารถแสดงได้ดังรูป



รูปที่ 2-33 บัสไซเคิลของการอ่านข้อมูลจากพอร์ต I/O

จากรูปบัสไซเคิลเริ่มทำตัวในช่วงของคล็อก T1 ซึ่งเป็นช่วงเวลาที่สัญญาณ ALE แอคทีฟ สัญญาณ ALE นี้จะถูกใช้เพื่อแสดงให้อุปกรณ์ทางนวมกับ 8088 ทราบว่าข้อมูลที่อยู่บนบัสแอดเดรสในช่วงขอบขาลงของสัญญาณ ALE นั้นเป็นแอดเดรสของพอร์ตที่ 8088 ต้องการจะติดต่อด้วย

สำหรับใน 8088 สามารถอ้างแอดเดรสของพอร์ตได้เพียง 64 K พอร์ตเท่านั้นในขณะที่สามารถอ้างแอดเดรสในหน่วยความจำได้ถึง 1 เมกกะไบต์ ดังนั้นในกรณีของบัสไซเคิลที่เกี่ยวกับการอ้างอิงแอดเดรสของพอร์ต 8088 จะใช้เส้นแอดเดรสเพียง 16 เส้น คือ A0-A15 เท่านั้น

หลังจากในช่วงของคล็อก T2 สัญญาณ IOR จะแอคทีฟ ซึ่งเป็นการแสดงให้อุปกรณ์ที่ทำงานร่วมกับ 8088 ทราบว่าบัสไซเคิลนี้เป็นบัสไซเคิลในการอ่านข้อมูลจากพอร์ต และเป็นการทำให้พอร์ตมีแอดเดรสตรงกับค่าแอดเดรสที่อยู่บนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล เมื่อพอร์ตที่ถูกอ้างถึงโดยแอดเดรสบนบัสข้อมูลทำการส่งข้อมูลมาบนบัสข้อมูลแล้ว 8088 จะอ่านข้อมูลนั้นในช่วงเริ่มต้นของคล็อก T4 จากนั้นสัญญาณ IOR จะถูกปรับให้เป็น 1 และจะสิ้นสุดการทำงานในไซเคิลนั้นเมื่อสิ้นสุดของช่วงเวลาของคล็อก T4

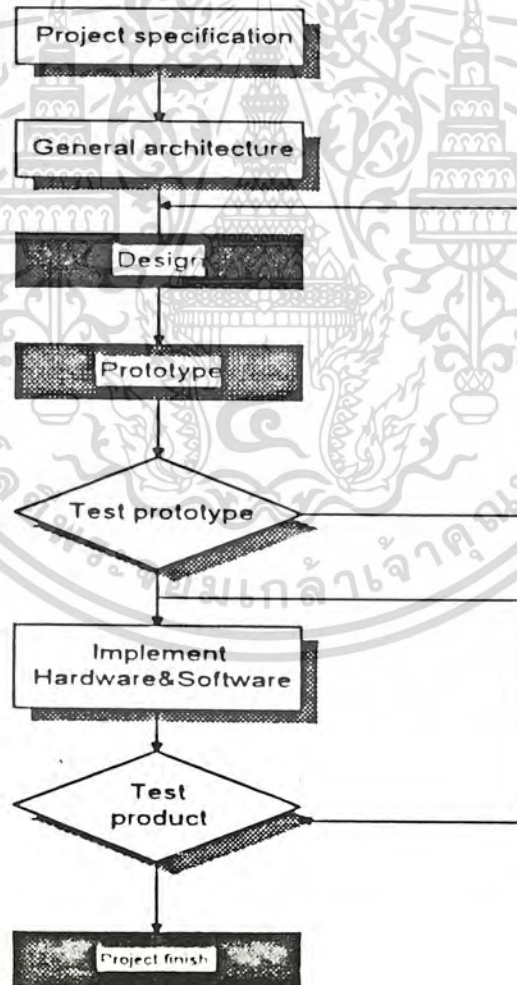
2.9.1.4 บัสไซเคิลในการเขียนข้อมูลลงบนพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบ

แนวทางการออกแบบสำหรับงานด้านฮาร์ดแวร์นั้น จำเป็นที่จะต้องมามีข้อมูล และความรู้ในงานออกแบบนั้น ๆ สำหรับโครงการนี้ก็เช่นกัน จำเป็นที่จะต้องศึกษา และทำความเข้าใจกับงานให้ดีก่อนจึงจะเริ่มออกแบบ ซึ่งโครงการนี้ใช้คดีที่มีอุปกรณ์คล้าย กันอยู่ในห้องทดลองอยู่ก่อนแล้ว งานสำหรับการออกแบบจึงเป็นอยู่ในรูปศึกษาของเก่า แล้วเอาข้อดี และข้อเสียมาพิจารณาแล้วกำหนดสเปค ต่อจากนั้นจึงมาออกแบบ และสร้างโปรโตไทป์ (Prototype) ขึ้นมาจากนั้นจึงทำการทดสอบโปรโตไทป์ที่สร้างขึ้นมาว่าสามารถที่จะใช้งานได้หรือไม่ หากสามารถใช้งานได้ จึงจะนำไปทำต้นแบบ และทำการพัฒนาซอฟต์แวร์ขึ้นมา แล้วจึงนำงานทั้งทางด้านซอฟต์แวร์ และฮาร์ดแวร์มารวมกัน ทดสอบครั้งสุดท้ายจึงจะสามารถออกมาเป็นผลิตภัณฑ์ได้



รูปที่3-1 ขั้นตอนในการพัฒนางาน

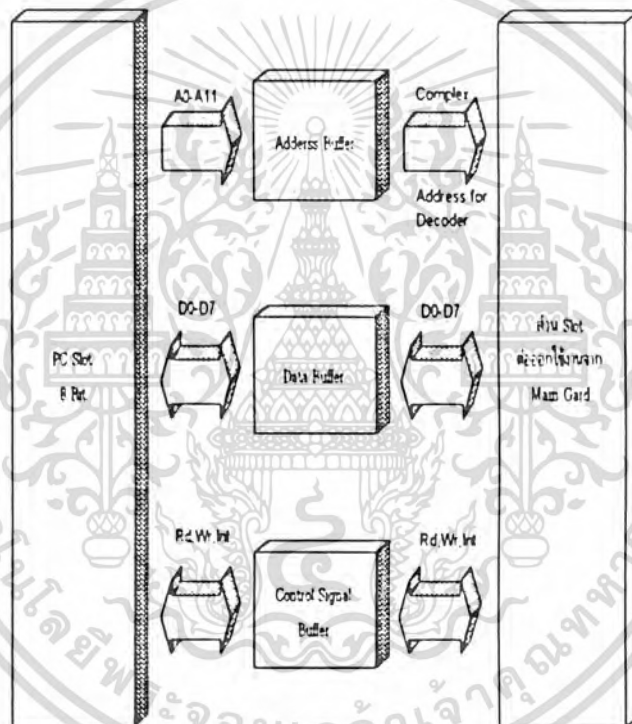
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบสามารถแบ่งงานได้เป็นสองงานคือ ส่วนที่อินเตอร์เฟสกับพีซี ซึ่งเป็นส่วนที่อยู่ในพีซี และ ส่วนอุปกรณ์เชื่อมต่อชนิดต่าง ๆ ที่อยู่ในสล๊อทหรือนอกพีซี

3.1 ส่วนอินเตอร์เฟสกับพีซี

ส่วนที่อินเตอร์เฟสกับพีซีจะขอเรียกว่า 'Main Gard' หรือการ์ดหลัก ส่วนนี้จะประกอบไปด้วย ส่วน

ถอดรหัสแอดเดรส (Address Decoder) ส่วนบัฟเฟอร์ (Buffer) ส่วนของสัญญาณคอนโทรล (Control Signal) ซึ่งมีส่วนของสัญญาณอินเทอร์รัพท์อยู่ด้วย ตัวการ์ดมีองค์ประกอบดังนี้



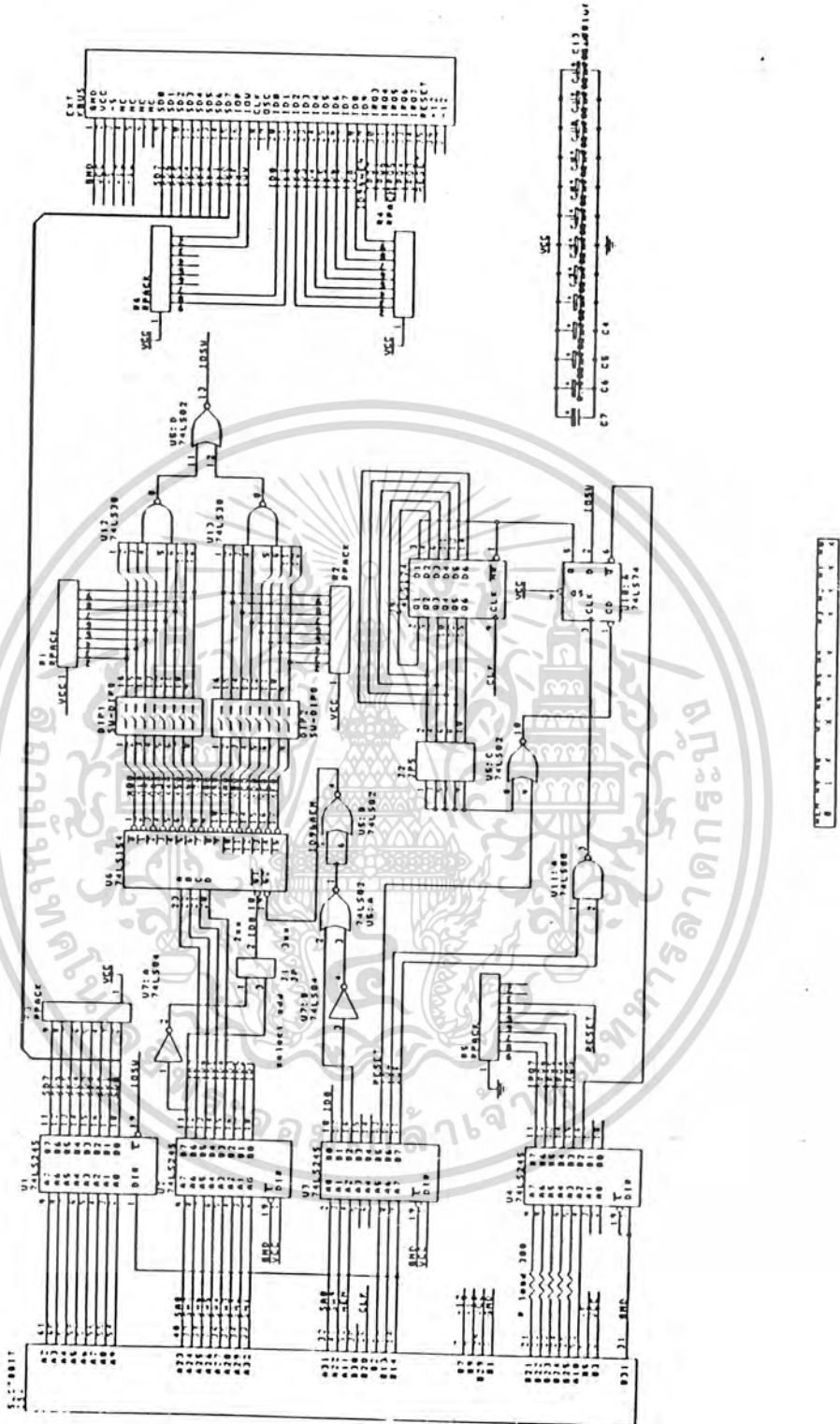
รูปที่ 3 - 2 ส่วนประกอบของการ์ดหลัก

ซึ่งแต่ละส่วนมีองค์ประกอบดังต่อไปนี้

3.1.1 วงจรดีโค้ดแอดเดรส

วงจรดีโค้ดแอดเดรส เป็นส่วนของการถอดรหัสแอดเดรสของพีซี มาใช้งานซึ่งมีตำแหน่งของแอดเดรสพอร์ทที่พีซี กำหนดไว้ต่าง ๆ ดังตารางข้างล่างต่อไปนี้ ซึ่งเราจะเลือกที่พีซีไม่ได้ใช้งานมาใช้ และเลือกเอาแต่แอดเดรสที่ต้องการใช้งานมาใช้ วงจรในส่วนนี้ใช้ 74LS154 เป็นตัวเลือกแอดเดรสโดยใช้ ดิปลสวิทช์ (dip switch) เป็นตัวเลือกว่าจะเอาแอดเดรสใด ๆ มาใช้งานผ่านแนกเกตได้เป็นสัญญาณ ชิปเลทซ์ (chip select) ส่งให้ส่วนต่าง ๆ ทำงานต่อไป ที่สำคัญคือส่วนนี้จะนำเอาสัญญาณ AEN และสัญญาณ A9 มารวมกันโดยจะทำการเช็ตให้ A9 ปรกติแล้วเป็นหนึ่งเสมอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3 - 3 วงจรของส่วนที่อยู่ในพีซีหรือการ์ดหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ส่วนของวงจรมัลติเพล็กซ์คอนโทรลซิกแนล

ส่วนนี้จะเป็นส่วนที่ช่วยพูลอัพ (pull up) สัญญาณให้แรงขึ้นสามารถส่งไปได้ไกล ๆ อีกทั้งยังเป็นส่วนที่คอยป้องกันความผิดพลาดที่อื่นเกิดมาจากการต่อใช้งานของวงจรถูกที่อยู่ภายนอกไม่ให้เกิดอันตรายต่อพีซี เมื่อเกิดความผิดพลาดก็จะไม่มีผลอันตรายต่อพีซีที่ต่ออยู่ในวงจรรูปที่ 3.1.1 จะใช้ 74LS245 เป็นบัฟเฟอร์ โดยต่อขา DIR กับลอจิก "1" ที่ใช้ 74LS245 ไม่ใช่ 74LS244 เพราะ สเปคต่าง ๆ ของ 74LS245 กับ 74LS244 ใกล้เคียงกันราคา ต่างกันที่ 74LS245 เมื่อออกแบบแผ่นวงจรพิมพ์จะเดินลายวงจรได้ง่ายกว่า ดังนั้นจึงใช้ 74LS245 ต่อตัวต้านทาน 10 กิโลโอห์ม ที่เอาท์พุทเพื่อส่งไปตามสายที่ยาว 1-2 ฟุตที่อยู่นอกพีซี

ในส่วนของภาคนี้ยังเป็นส่วนของการรับสัญญาณอินเตอร์รัปต์ (INTERRUPT) โดยต่อผ่านตัวต้านทาน 300 โอห์ม เนื่องจากสัญญาณอินเตอร์รัปต์ ทำงานที่ลอจิกหนึ่งอีกทั้งที่อินพุทต่อกับตัวต้านทานพูลดาวน์ (PULL DOWN) และสัญญาณอินเตอร์รัปต์ สามารถกำเนิดได้จากหลายแหล่งอาจเกิดจากทั้งภายในและภายนอกพีซี (ที่อยู่ในสล็อต) ดังนั้นจึงจำเป็นต้องต่อตัวต้านทานไว้เพื่อเป็นโหลด เนื่องจากเราไม่รู้ว่าการด์ใดทำการส่งสัญญาณอินเตอร์รัปต์มา

3.1.3 ส่วนบัฟเฟอร์ข้อมูล (DATA BUFFER)

ในส่วนนี้จะใช้ 74LS245 ในการรับหรือส่งข้อมูลโดยการควบคุมด้วยขา DIR จะต่อกับขา IOR ซึ่งปรกติจะเป็น 1 และทำงานที่ 0 ส่งผลให้ปรกติ 74LS245 ทำการเขียนข้อมูลออกไปตลอดเวลาและเมื่อมีสัญญาณ IOR ปรากฏก็จะอ่านข้อมูลเข้ามา ซาอีนาเบิล (Enable) จะรับสัญญาณจากการตีเค็ดแอดเดรส ให้ทำงานในช่วงแอดเดรสที่กำหนด เท่านั้น

3.2 ส่วนที่ต่ออินเตอร์เฟสกับสล็อต

ในที่นี้จะประกอบไปด้วยการ์ดต่าง ๆ ซึ่งจะประกอบไปด้วยการ์ด

- 8255 การ์ด (Programable Port Input Putput Card)
- 8253 การ์ด (Timmer Counter Card)
- ADC & DAC การ์ด (Analog to Digital & Digital to Analog Card)
- รีเลย์ การ์ด (Relay Card)
- ออปโต้ การ์ด (Op-to Card)

ซึ่งแต่ละการ์ดมีรายละเอียดการทำงานดังต่อไปนี้

3.2.1 8255 การ์ด

การทำงานสามารถแยกการทำงานได้ออกเป็นสามส่วนใหญ่คือ ส่วนดีเค็ด ส่วนบัฟเฟอร์ และส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการตีโค้ดจะใช้ 746LS88 กับ ดิปลิวซ์ เพื่อเลือกแอดเดรสโดยภายในไอซีประกอบด้วยส่วนของชุดคอมพาราเตอร์ 8 ชุดที่เปรียบเทียบสัญญาณที่ได้จากแอดเดรสและ ที่เซาท์ดิปลิวซ์เมื่อตรงกันก็จะได้อัทรูทออกมา โดยที่ขาอินพุตจะต้องเท่ากับศูนย์ ซึ่งขานี้จะต่ออยู่กับ A9 และ AEN ที่ได้จากแผนท์การ์ดที่ส่งมา โดยปรกติจะเซทไว้ที่ 330H หรือ 230H

| A9&AEN | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|--------|-----|----|----|----|----|----|----|----|----|
| 1 | 1,0 | 0 | 0 | 1 | 1 | 0 | 0 | X | X |

ตารางที่ 3-1 การเลือกใช้แอดเดรสของพีซี

ในส่วนของ 8255 จะต่อบัสข้อมูลกับ 74245 และต่อสัญญาณ RD,WR,A0,A1 เข้ากับบัสของระบบ และสัญญาณอินพุตกับ 74688 ที่ผ่านการเลือกกับ A2 เพื่อเลือกว่า 8255 ตัวใดจะทำงาน ดังนั้น 8255 ตัวแรกจะทำงานที่ 330H-333H ตัวที่สองจะทำงานที่ 334H-337H

3.2.2 8253 การ์ด

มีลักษณะการทำงานของการ์ดคล้าย ๆ กับ 8255 การ์ดทั้งส่วนบัฟเฟอร์และ ส่วนตีโค้ด แต่ต่างกันที่ ส่วนของ 8253 จะมีส่วนของการสร้างสัญญาณนาฬิกา และชุดเลือกสัญญาณนาฬิกาเพื่อป้อนให้ 8253 โดยใช้ 74LS04 ต่อกับ R,C และคริสตอลเพื่อกำเนิดความถี่ และใช้ 74LS93 เป็นตัวหารความถี่ขนาดต่าง ๆ เพื่อป้อนให้กับ 8253 เนื่องจาก 8253 ทำงานที่ความถี่สูงสุด 2.6 Mhz 8253 ทำงานโดยที่เคาท์เตอร์แต่ละช่อง เป็นอิสระต่อกันโดยอาศัยขา GATE เป็นตัวเลือกการทำงานของแต่ละช่อง เนื่องจาก 8253 มีการสูญเสียกำลังงานค่อนข้างสูง $P_d = 1 \text{ W}$. ดังนั้นขณะใช้งานจึงมีความร้อนสูงขณะทำงาน วงจรการทำงานอยู่ที่รูป 3-5

3.2.3 วงจรอะนาล็อกทูลิจิตอลและดิจิตอลหุอะนาล็อก

การทำงานในการ์ดนี้จะมีทั้งดิจิตอลหุอะนาล็อกและอะนาล็อกทูลิจิตอลอยู่ในการ์ดเดียวกัน ลักษณะการตีได้สัญญาณจะใช้ในลักษณะเดียวกันกับที่ผ่านมา แต่เนื่องจากการใช้งานทั้ง 2 พอร์ต ดังนั้นจึงใช้การทำงานไว้ที่ พอร์ต 240H เป็นของ ดิทูเอ และพอร์ต 248H เป็นของวงจร เอทูดี ในส่วนของวงจรดิทูเอจะใช้ MC1405 เป็นตัวแปลงสัญญาณและใช้ 373 เป็นแล็ชข้อมูล และมี LM741 แปลงการขยายของกระแสให้อยู่ในรูปของแรงดันคตยมี VR2 เป็นตัวปรับแรงดันที่เอาท์พุต

ในส่วนของวงจรเอทูดี จะใช้ R10 และ C7 เป็น อาซี เจนเนอร์เรทคล็อก และใช้ LM336 เป็นตัวสร้างแรงดันอ้างอิง 2.5 โวลท์ แรงดันอ้างอิงสามารถเข้า JP3 ให้สามารถรับแรงดันอ้างอิงจากภายนอกได้ ส่วนของ Vin(-) สามารถใช้ JP4 เชื่อมต่อการใช้แรงดันเปรียบเทียบจากภายในหรือภายนอกได้ ใน ADC 8054 นั้น เมื่อทำงานเสร็จเราสามารถใส่ขา INTR ต่ออินเตอร์รัพท์ เข้ากับการ์ดได้ คตยใช้ JP10 เป็นตัวเลือก ส่วนของบัฟเฟอร์จะมีลักษณะคล้ายกับการ์ดที่ผ่านมา

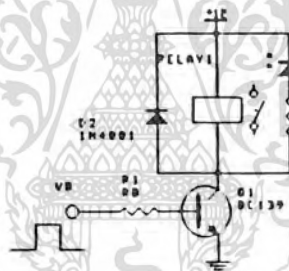
| A9&AEN | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|--------|-----|----|----|----|----|----|----|----|----|
| 1 | 1,0 | 0 | 1 | 0 | 0 | 0 | x | 0 | 0 |

ตารางที่ 3-3 การเลือกใช้แอดเดรสของอะนาล็อกทูลิจิตอลและดิจิตอลหุอะนาล็อก

3.2.4 รีเลย์การ์ด

ส่วนของวงจรรีเลย์การ์ดเนื่องจากเข้าที่พุทของ รีเลย์การ์ดจำเป็นต้องคงจะสถานะตลอดเวลาตั้งนั้นจึงจะต้อง แลทซ์ค้างไว้จึงต้องใช้ 74LS373 โดยต่อขาเข้าที่พุทอินาเบิ้ลลงกราวด์ เพื่อให้ส่งสัญญาณออกมาตลอดเวลา และส่วนของขาแลทซ์อินาเบิ้ลนั้นได้อินพุทจาก นอร์เกท U6 ซึ่งได้จากการเอาสัญญาณ ซิปอินาเบิ้ล กับสัญญาณ IOW ในส่วนของการตีโค๊ดแอดเดรสจะคล้ายกับส่วนของการการ์ดต่าง ๆ ที่ผ่านมาซึ่งใช้ 74688 และ ดิปลสวิทซ์ เป็นตัวเลือกแอดเดรสที่ต้องการใช้ ในส่วนของบัฟเฟอร์ก็ใช้ 74LS245 เช่นเดียวกัน

ในส่วนของการขับ รีเลย์จะใช้เข้าที่พุทของ 74LS373 ผ่านทรานซิสเตอร์แบบพิกซ์ไบแอส โดยมีรีเลย์เป็นโหลด และมีไดโอด D1-D4 เป็นตัวป้องกันแรงเคลื่อนย้อนกลับ ส่วน D9-D12 , R10-R13 เป็นตัวแสดงผลว่ารีเลย์ตัวใดทำงานอยู่ ซึ่งจะทำงานได้ก็ต่อเมื่อ ทรานซิสเตอร์ที่ต่ออยู่ทำงาน การคำนวณมีดังนี้



รูปที่ 3-7 วงจรการขับรีเลย์

กระแสที่ 74373 จ่ายออกมาตามสเปคอยู่ในช่วง 20-30 mA ซึ่งสามารถขับทรานซิสเตอร์ได้อย่างสบายดังนั้นเราเลือกใช้ ทรานซิสเตอร์ BC139 ซึ่งทนแรงดันได้สูง และใช้งานในสถานะที่เป็นสวิทซ์ได้ดี $hFE = 100$ กระแส $IC = 1.5 A$ ค่าความต้านทานของรีเลย์อยู่ในช่วง 300-330 โอห์ม แรงดัน 12 โวลท์ $R_b = ?$

เนื่องจากทรานซิสเตอร์ทำงานที่สภาวะสวิทซ์ดังนั้น V_{CE} ประมาณ 0.1-0.3 โวลท์ และเราต้องการให้รีเลย์ทำงานเต็มที่ตั้งนั้นเราจึงสามารถต่อกับ +12V ได้โดยตรง เพราะรีเลย์จะเป็นโหลดภายในตัว

การคำนวณ R_B

$$R_L = 330 \quad V_{CC} = 12 V. \quad V_B = 5V \quad hFE = 100$$

$$I_c = V_{CC}/R_L = 12/330 \\ = 36.36 \text{ mA.}$$

$$I_b = I_c/hFE = 36.36 \text{ mA} / 100$$

$$= 0.363 \text{ mA}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_B = (V_B - V_{BE}) / I_B = (5 - 0.7) / 0.363 \text{ mA}$$

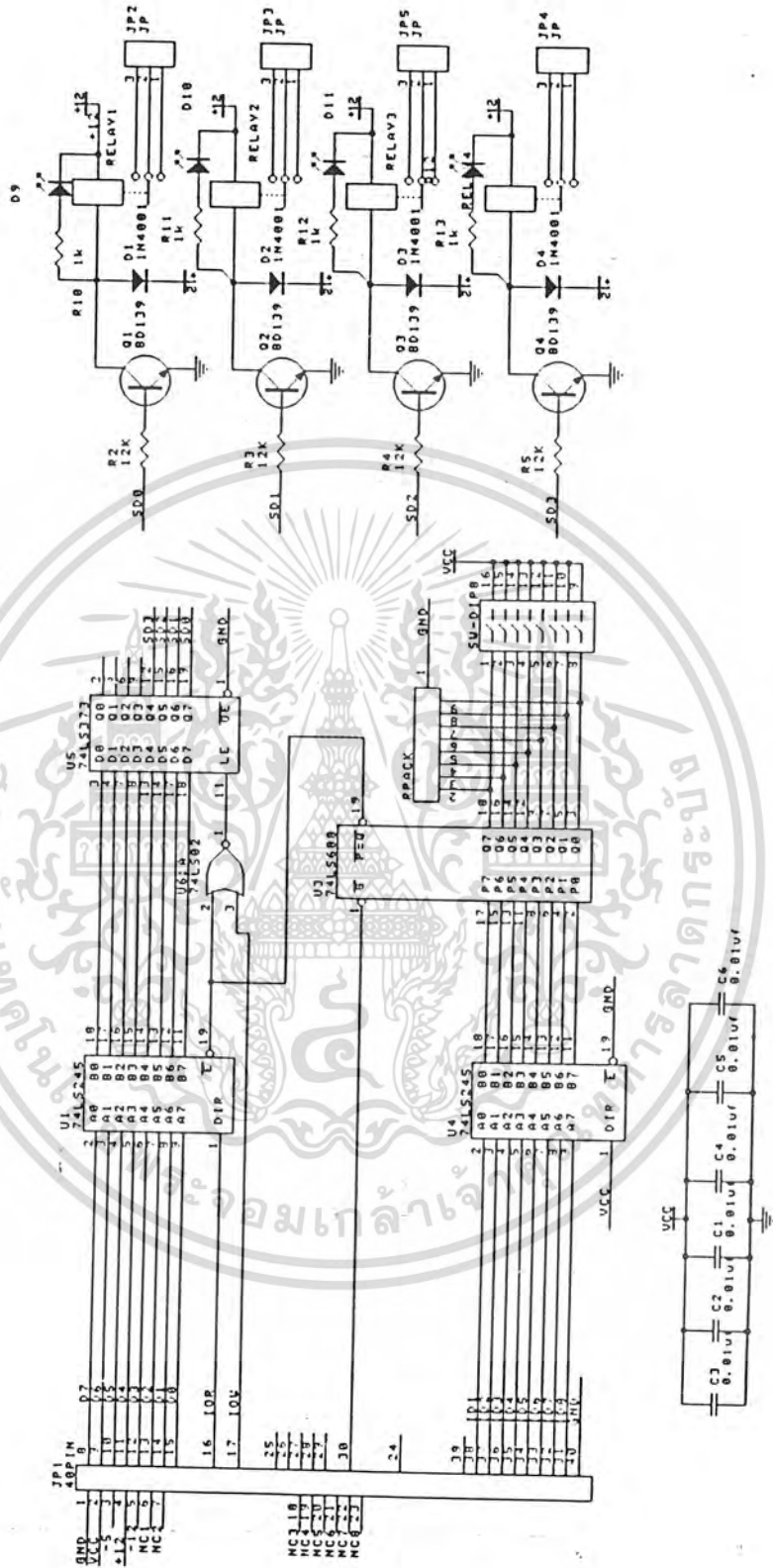
$$= 11.825 \text{ K OHM}$$

เนื่องจากการคำนวณและการเลือกใช้งานจะเป็นอย่างง่าย ๆ ดังนั้นจึงไม่ได้นำเอาค่า สเตบิลไลเซอร์ (Stabilizer) ซึ่งคือค่า h_{FE} ของทรานซิสเตอร์แต่ละตัวที่ออกจากโรงงานมีค่าไม่เท่ากัน และค่าความต้านทานที่ไม่เท่ากันของรีเลย์ในแต่ย์ห่อ อีกทั้งเมื่อรีเลย์ทำงานจะมีค่าความต้านทานของขดลวดสูงขึ้นกว่าเดิมอันเนื่องมาจากสนามแม่เหล็ก ดังนั้น จึงต้องเผื่อให้กระแสที่ไหลผ่าน ทรานซิสเตอร์มีค่ามากขึ้นโดยใช้ ค่าความต้านทานที่ขาเบส ประมาณ 10-12 กิโลโอห์มแทน $R_b = 10-12 \text{ K}$ โดยปรกติแล้วรีเลย์การ์ดจะเซ็ทแอดเดรสที่ 340H หรือ 240H

| A9&AEN | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|--------|-----|----|----|----|----|----|----|----|----|
| 1 | 1.0 | 0 | 0 | 1 | 1 | 1 | 0 | X | X |

ตารางที่ 3-4 การเรียกใช้แอดเดรสของรีเลย์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-8 วงจร รีเลย์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5 ออปโตการ์ด

ในวงจรส่วนนี้จะมีทั้งส่วนที่เป็นทั้งอินพุทพอร์ท และส่วนเอาต์พุทพอร์ท ส่วนเอาต์พุท พอร์ทจะมี ลักษณะ ที่คล้ายกับรีเลย์การ์ดโดยจะแตกต่าง ๆ กันที่การคำนวณที่ภาคขับเอาต์พุท ที่ใช้ทรานซิสเตอร์ขับแอล อีดีแสดงผลให้ทำงาน และต้องขับออปโตซึ่งวงจรมายในของออปโต ก็คือแอลอีดีนั่นเอง การตัดโค้ดแอดเดรส และส่วนของบัฟเฟอร์จะคล้ายกับวงจรที่ผ่านมา ส่วนของอินพุทพอร์ทจะรับอินพุทจากออปโตโดยปรกติสถานะ จะเป็น ศูนย์เมื่อมีอินพุทเข้ามาที่ออปโตก็จะทำให้ทรานซิสเตอร์ที่อยู่ในออปโตแอกติฟต่อกับ Vcc ทำให้ได้ สัญญาณหนึ่งออกมา ส่วนของการแสดงผลการทำงาน ในส่วนของอินพุทพอร์ท จะใช้ 74LS04 ต่อกับตัวต้านทาน 300 โอห์ม และแอลอีดีแสดงผลการทำงานเมื่อมีอินพุทปรากฏ

การคำนวณโดยปรกติกระแสที่ 74373 จ่ายออกมาตามสเปคอยู่ในช่วง 20-30 mA ซึ่งสามารถขับ ทรานซิสเตอร์ได้อย่างสบายดังนั้นเราเลือกใช้ ทรานซิสเตอร์ BC337 เนื่องจากเล็กและราคาถูกขับแอลอีดีโดย ปรกติ VF ของแอลอีดีที่ทำงานจะอยู่ในช่วง 2-3 โวลต์ ดังนั้นการหาค่า RL จึงใช้ค่า VRL = 2 โวลต์ ค่า IF = 10-15 mA ดังนั้น RL = 10-15 โอห์ม ดังนั้น IB = 15 mA / 100 = 0.15 mA ค่า Rb = 4.3 V / 0.15 mA = 28.67 K Ohm ~ 28 K ดังนั้น Rb = 28 k

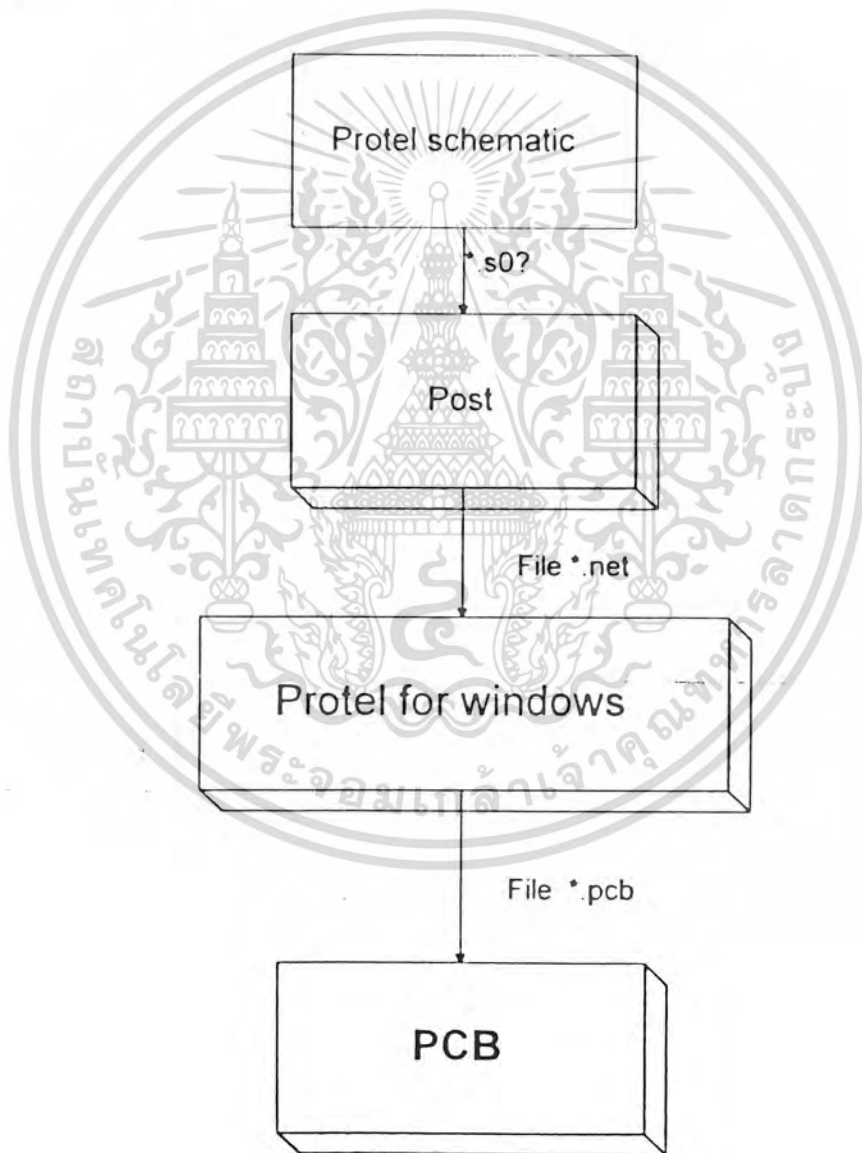
โดยปรกติแล้วจะทำการเชื่อมแอดเดรสของการ์ดไว้ที่ 344H หรือ 244H

| A9&AEN | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|--------|-----|----|----|----|----|----|----|----|----|
| 1 | 1,0 | 0 | 0 | 1 | 1 | 1 | 0 | X | X |

ตารางที่ 3-5 การเลือกใช้แอดเดรสของออปโตการ์ด

บทที่ 4 การสร้าง

เนื่องจากโครงการนี้เป็นงานที่เกี่ยวกับฮาร์ดแวร์ดังนั้นการสร้างจึงจะหนักไปที่การออกแบบแผ่นวงจรพิมพ์เป็นส่วนใหญ่ ในงานสร้างแผ่นวงจรพิมพ์ในที่นี้จะใช้ โปรแกรมโปรเทล (Protel for Windows) ซึ่งเป็นเวอร์ชันที่ใช้งานบน Window 3.1 เป็นเวอร์ชันที่มีความสามารถสูงมากทั้งยังรันได้วินโดวส์ ทำให้สามารถใช้เครื่องพิมพ์อะไรก็ได้ โปรแกรมยังสามารถที่จะทำ Auto Route และสามารถที่จะทำ Auto Place ได้ขั้นตอนการออกแบบแผ่นวงจรพิมพ์มีดังนี้



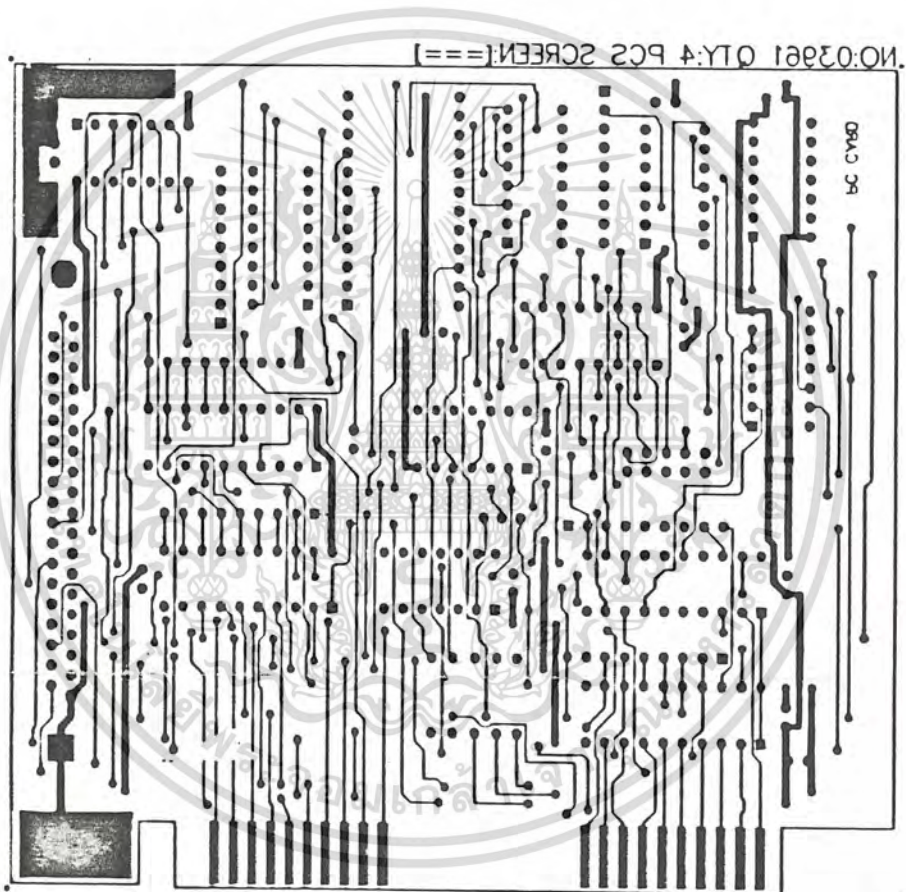
ขั้นตอนการออกแบบแผ่นวงจรพิมพ์โดยใช้ Protel for Windows

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบแผ่นวงจรพิมพ์จะเห็นได้ว่าเราจะออกแบบโดยการวาดวงจรก่อน จากนั้นจึงนั้นจึงทำเป็น NETLIST ไฟล์แล้วส่งเข้า Protel for Windows นำเอา NETLIST ที่ได้มาวางอุปกรณ์และหาทางเดินลายวงจร จากนั้นจึงตรวจสอบว่าลายที่ออกแบบตรงกับวงจร โดยใช้ DRC Checker ว่าถูกต้องกับวงจรที่วาดไว้

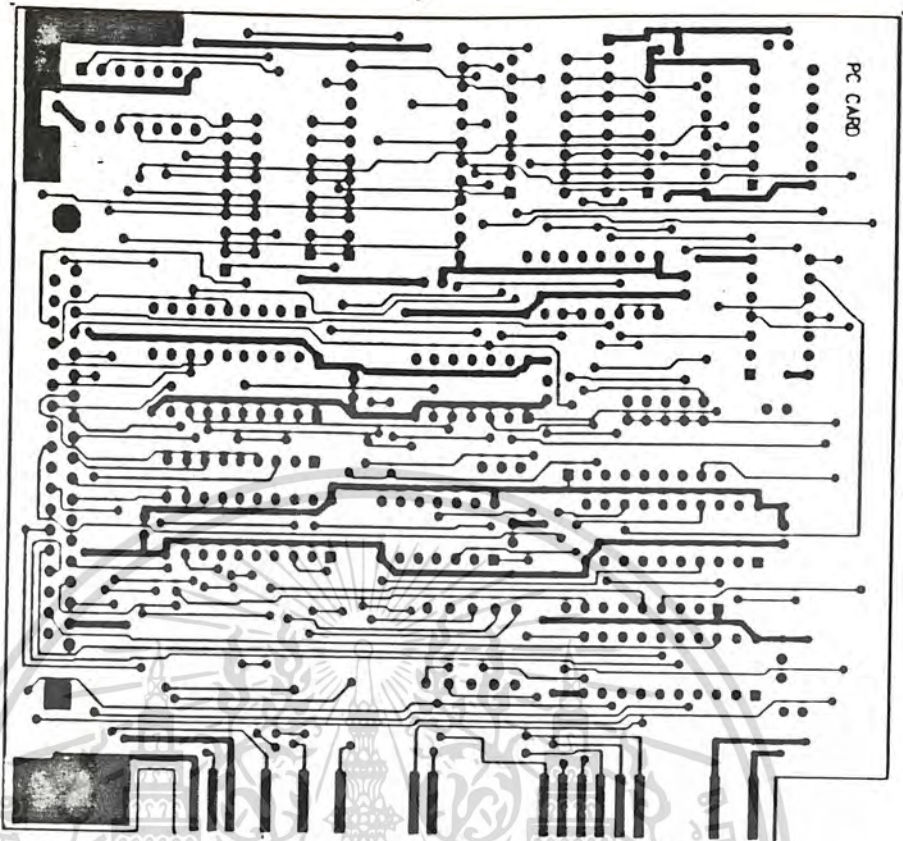
รายละเอียดของลายวงจรพิมพ์และการวางอุปกรณ์แต่ละแบบมีดังนี้

4.1 วงจรของการ์ดหลัก

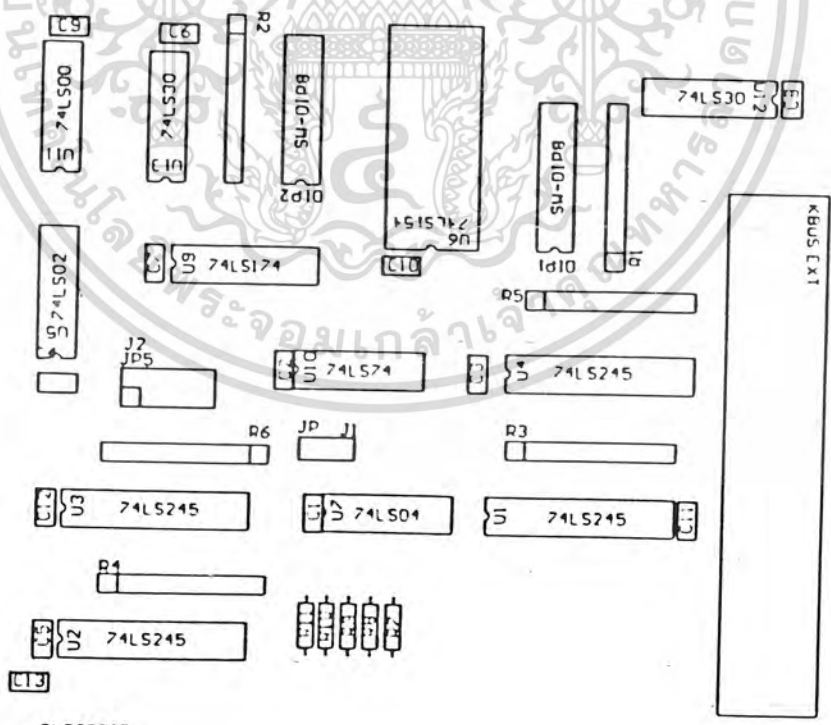


รูปที่ 4-1 ลายวงจรพิมพ์ของการ์ดหลักด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-2 ลายวงจรพิมพ์ของการติดตั้งด้านล่าง

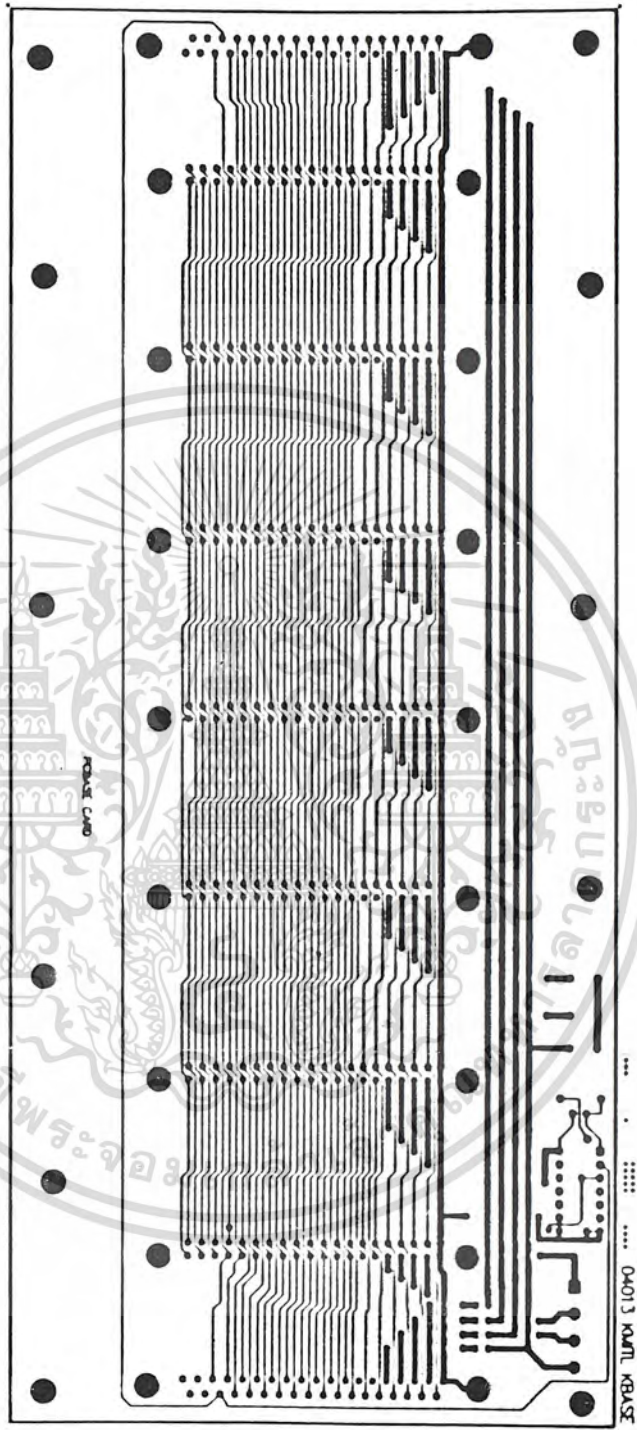


ร5018811

รูปที่ 4-3 การวางอุปกรณ์ของแผงวงจรหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

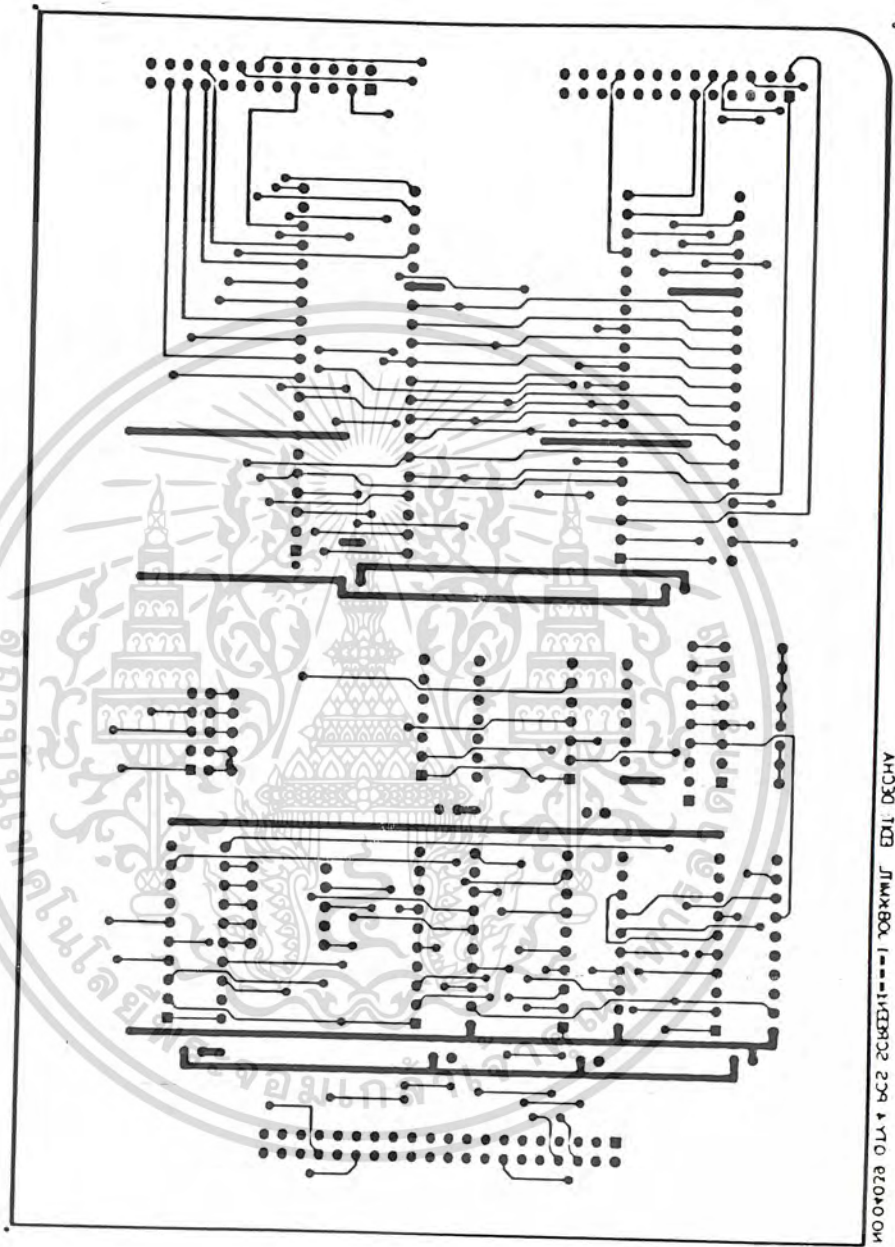
4.2 วงจรแผ่นฐาน



รูปที่ 4-4 ลายวงจรแผ่นฐานด้านล่าง

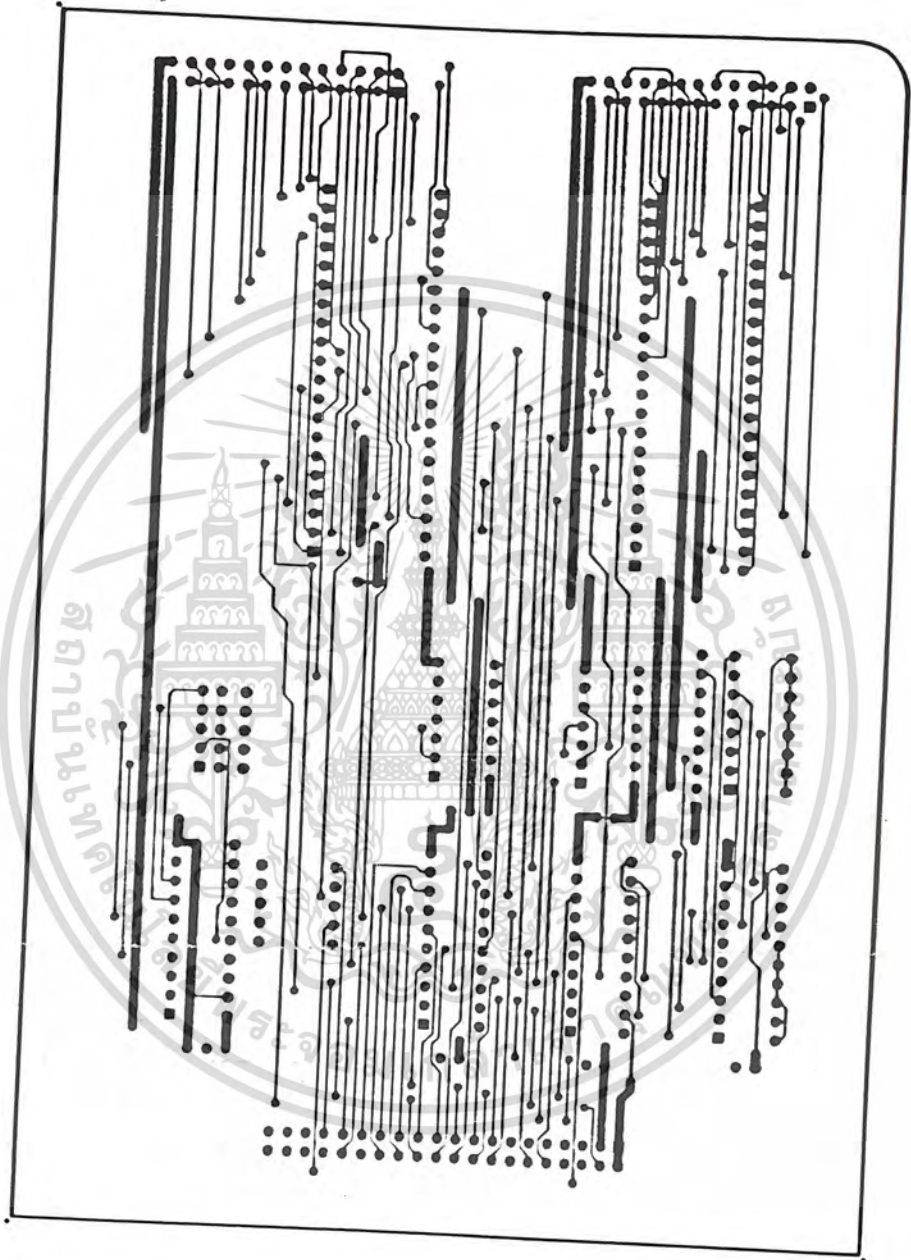
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วงจรของการ์ด 8255



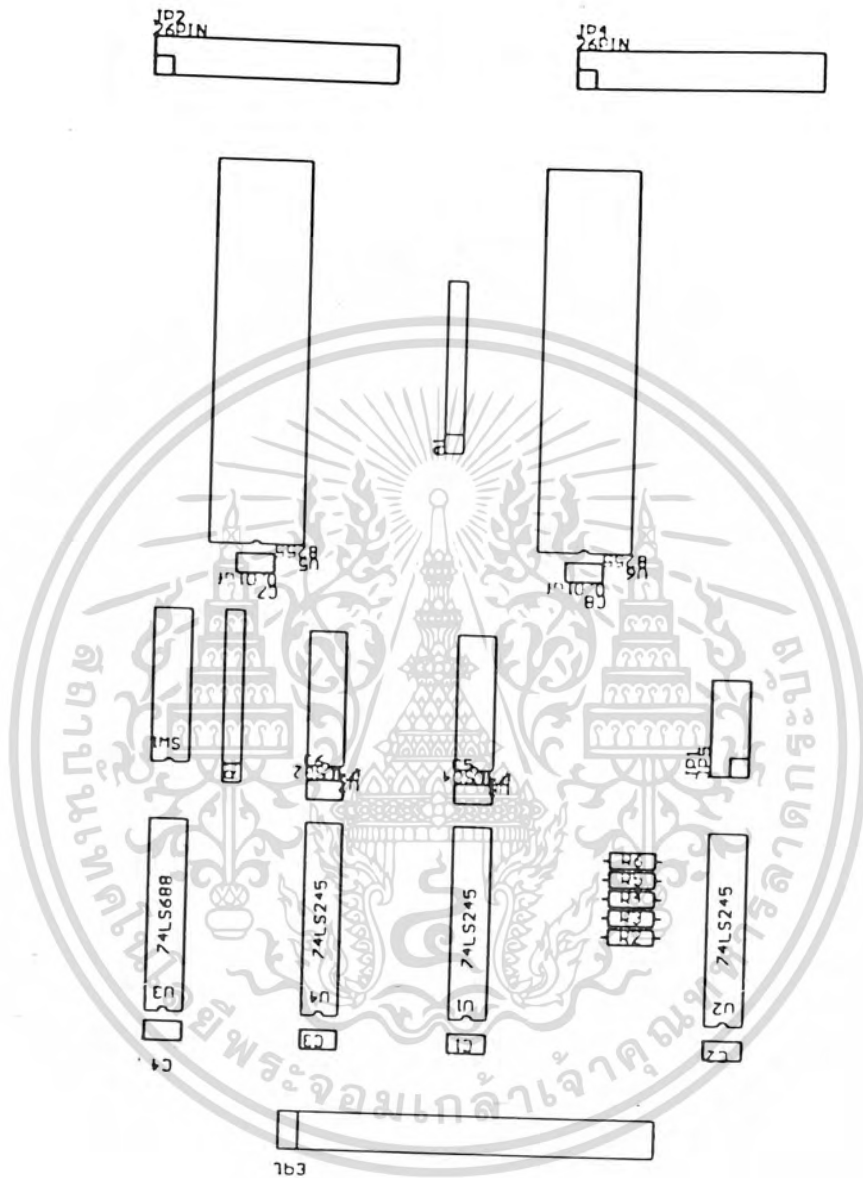
รูปที่ 4-5 ลายวงจร ของการ์ด 8255 ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-6 ลายวงจร ของการ์ด 8255 ด้านล่าง

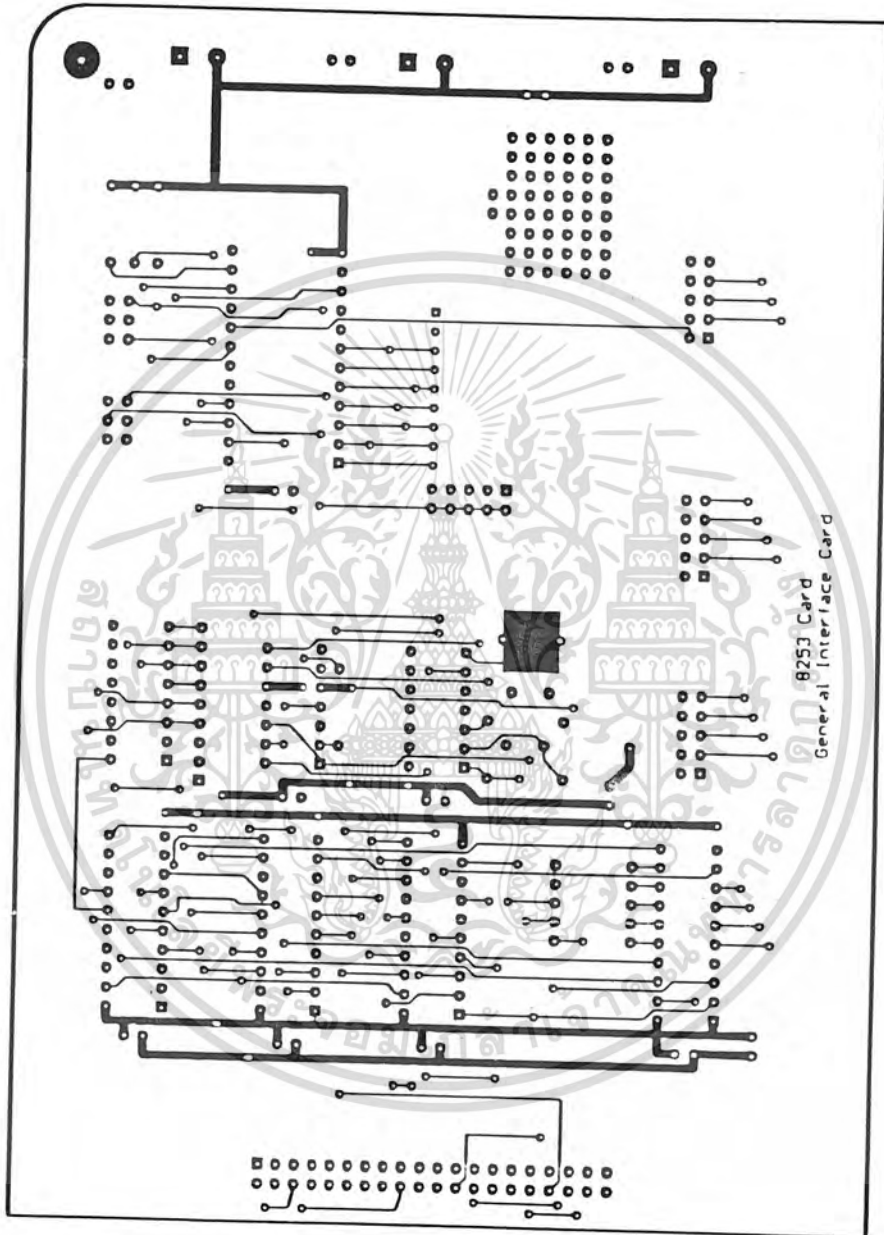
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-7 การวางอุปกรณ์บนการ์ด 8255

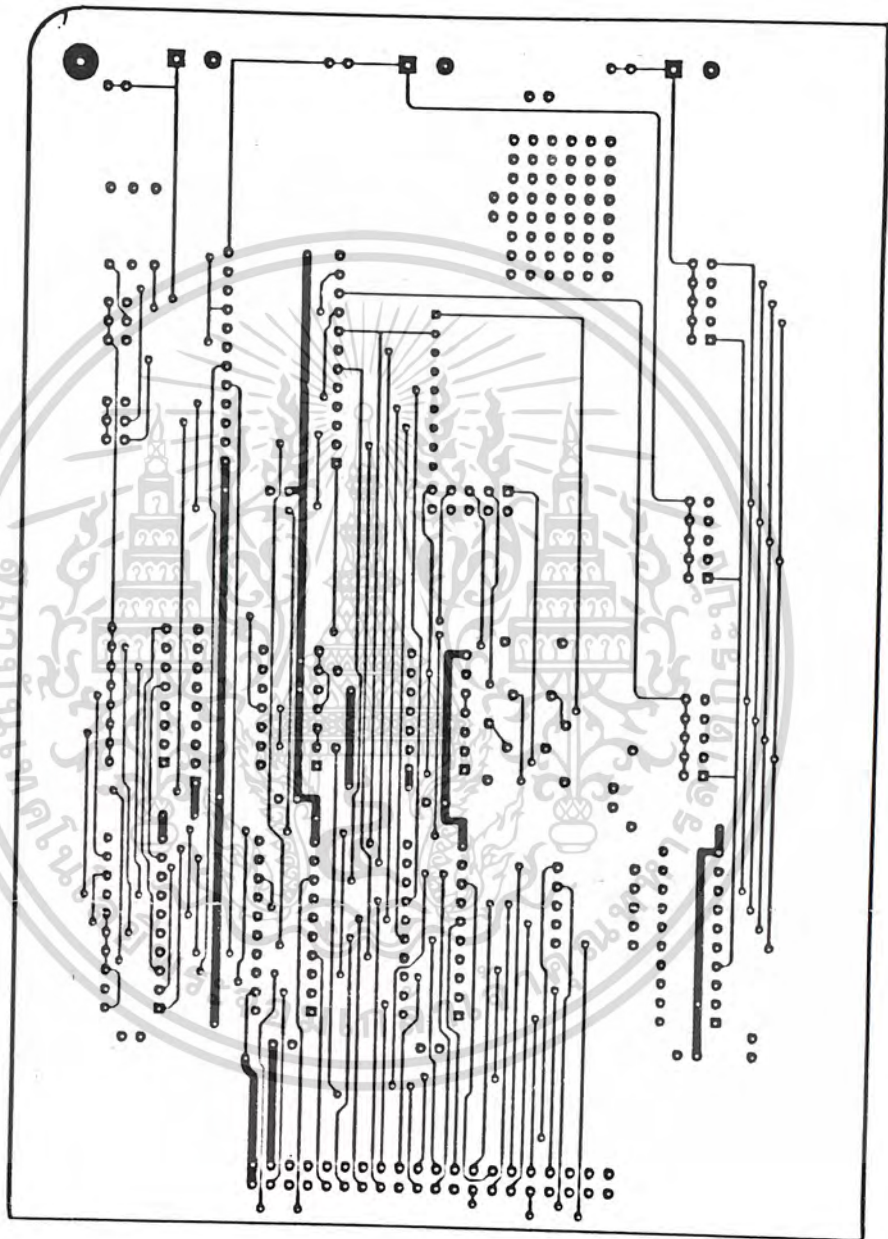
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 วงจรของการ์ด 8253



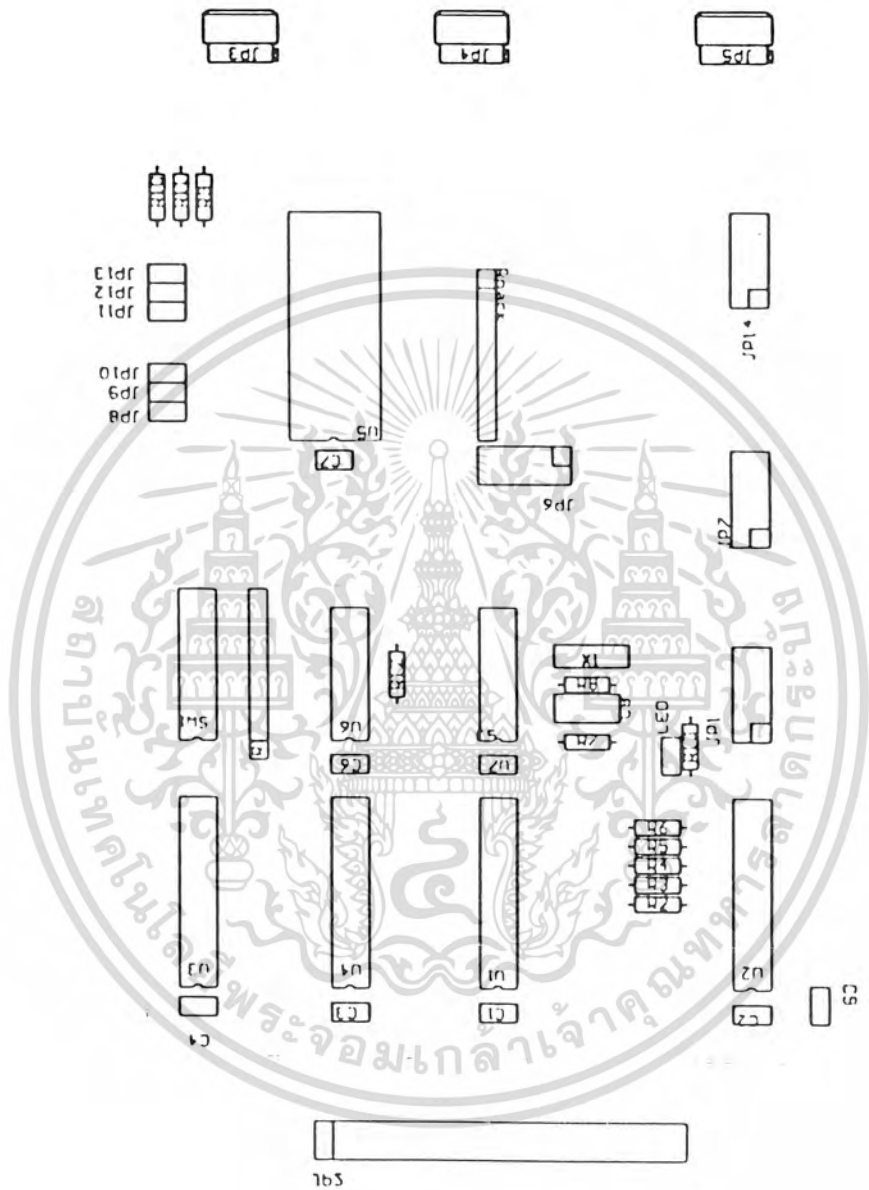
รูปที่ 4-8 ลายวงจรของการ์ด 8253 ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-9 ลายวงจรของการ์ด 8253 ด้านล่าง

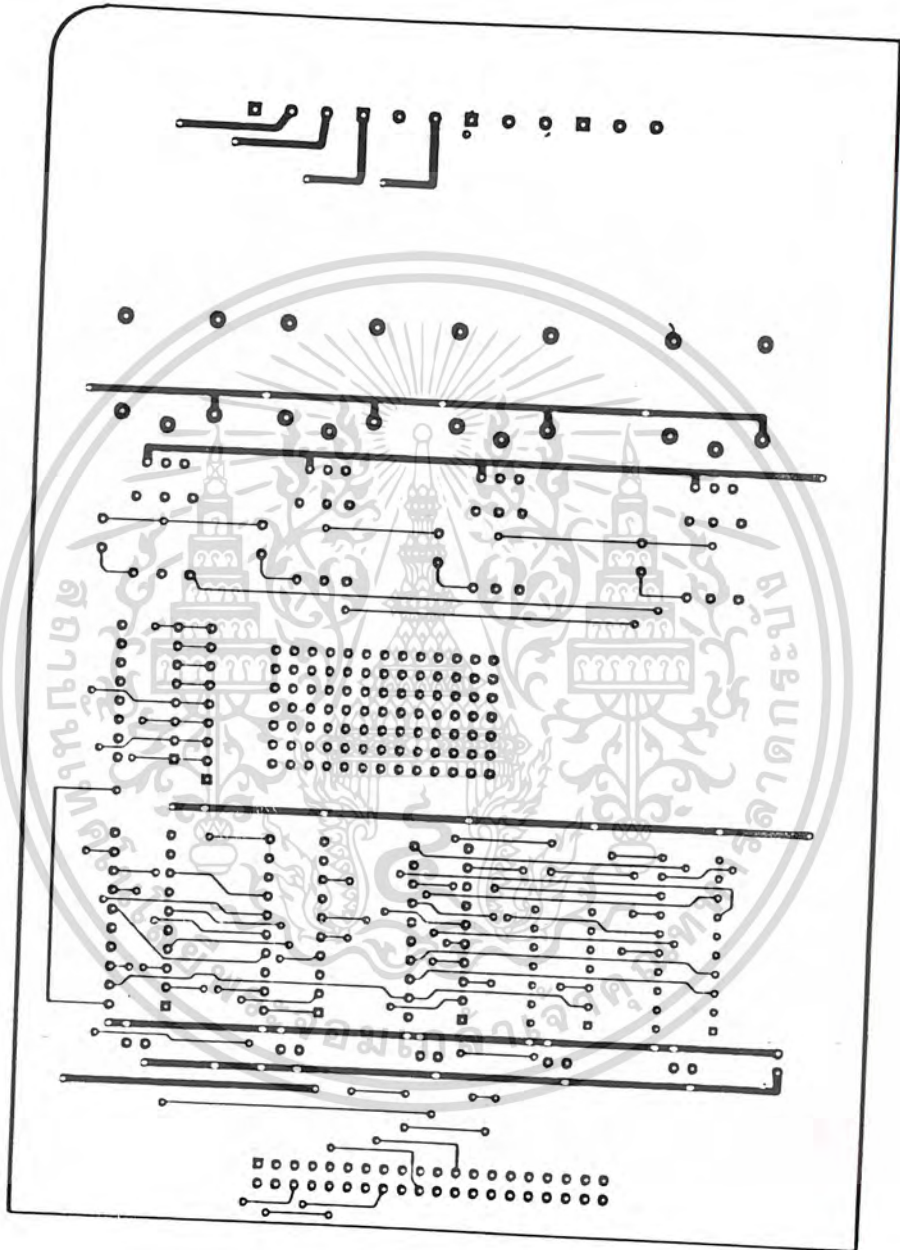
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-10 การวางอุปกรณ์บนบอร์ด 8253

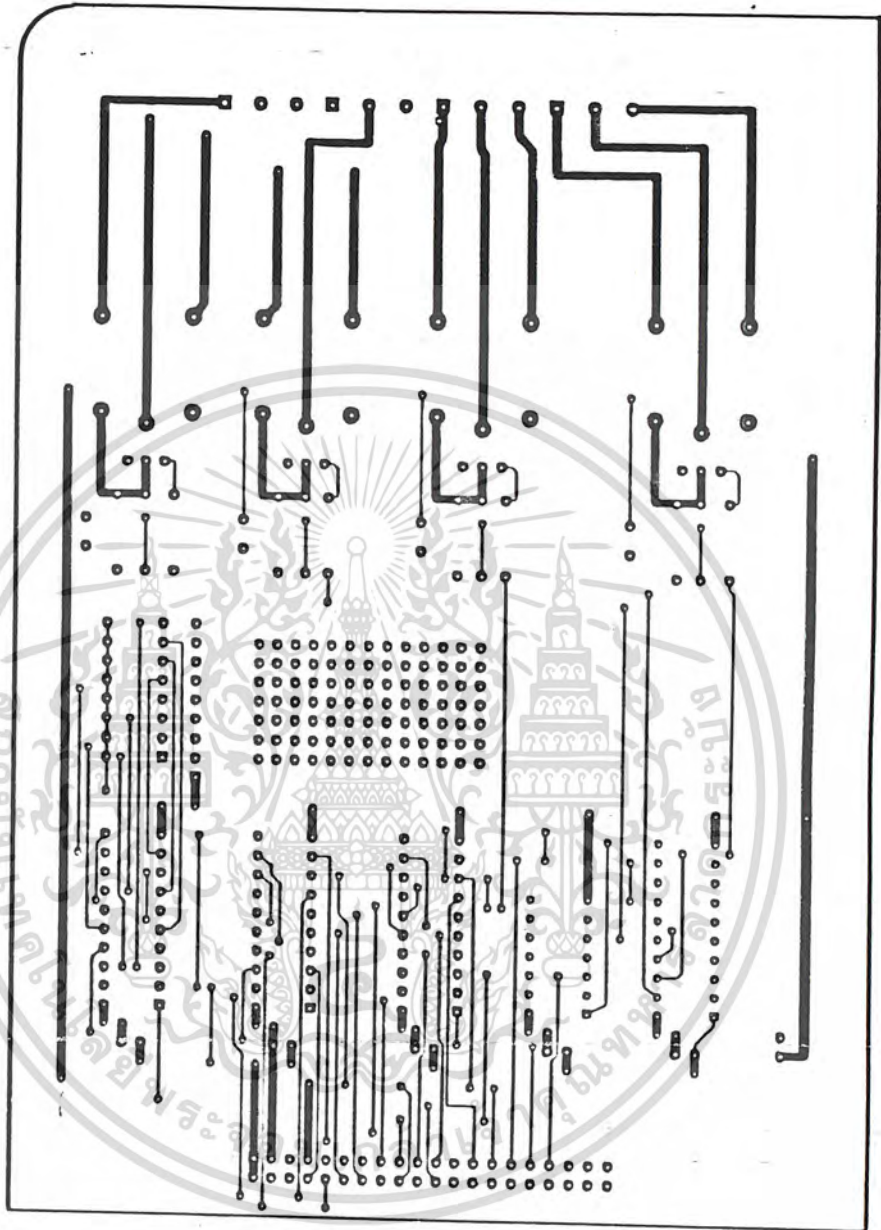
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 วงจรของการ์ด รีเลย์



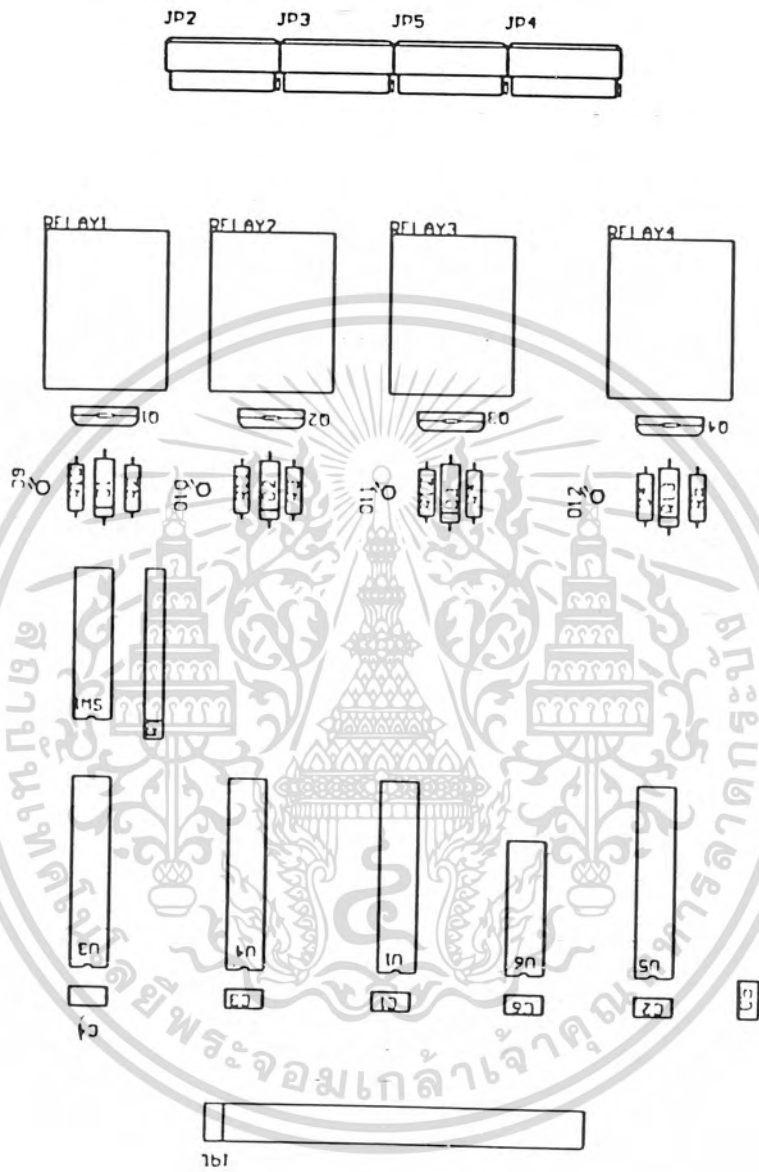
รูปที่ 4 11 ลายวงจรของการ์ดรีเลย์ ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-12 ลายวงจรของการ์ตรีเลย์ ด้านล่าง

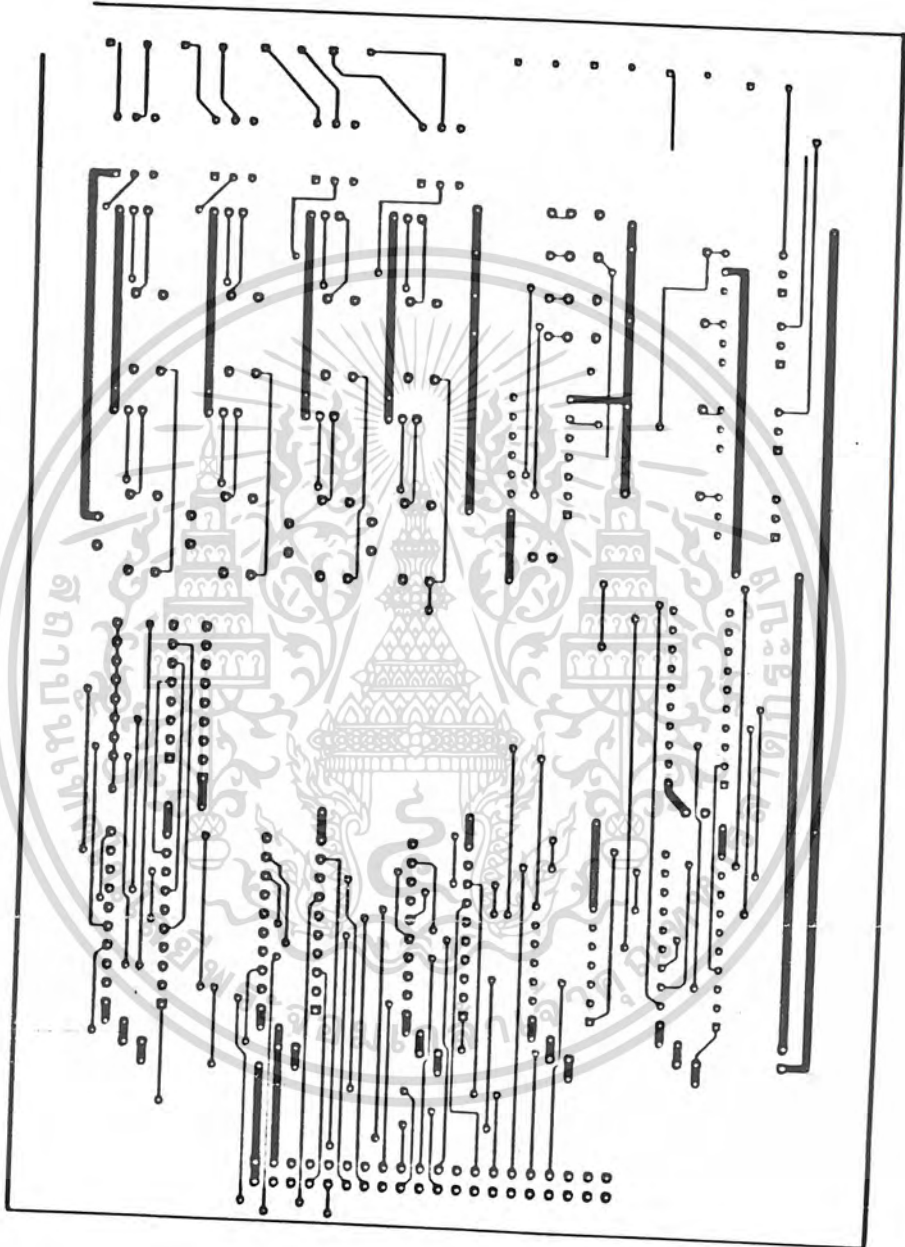
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-13 การวางอุปกรณ์บนคาร์ดรีเลย์

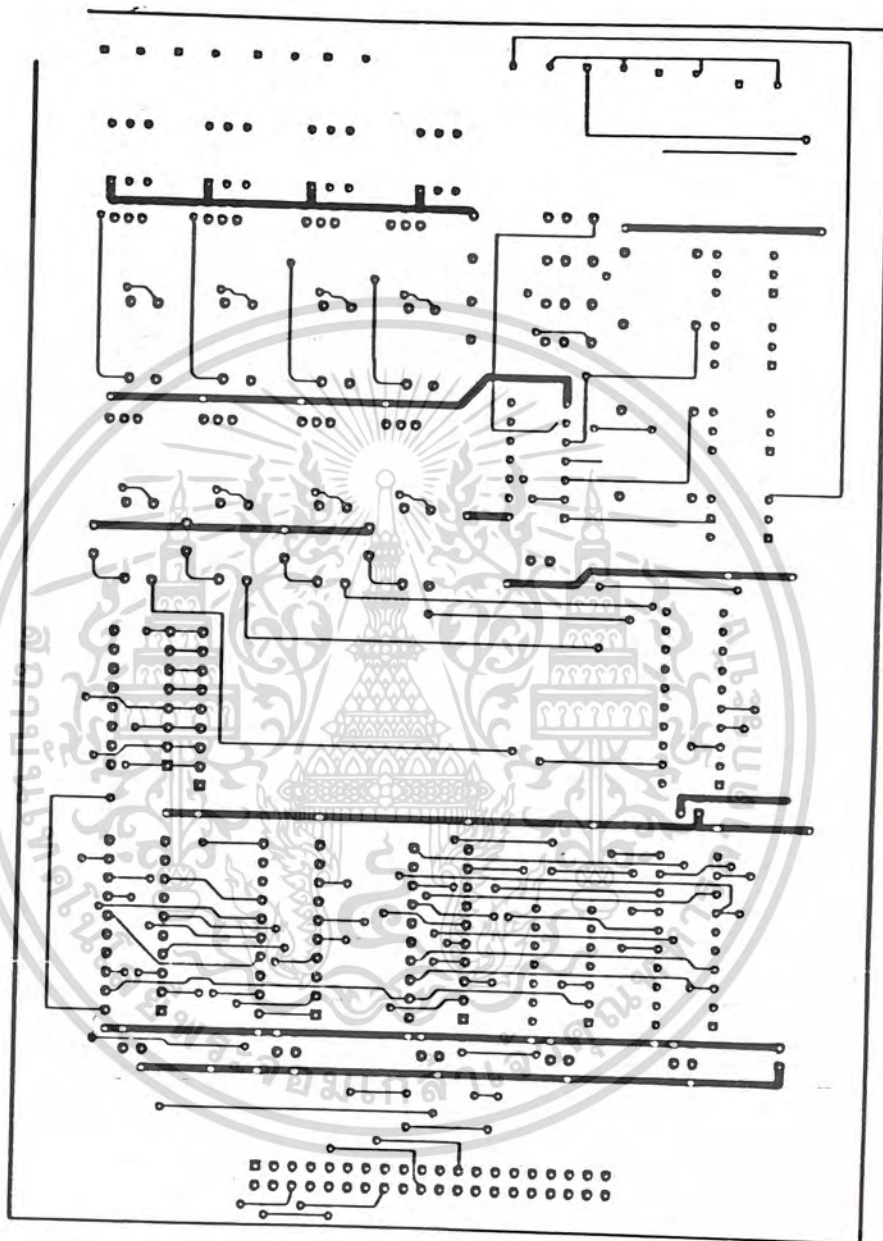
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 วงจรของการ์ด ออปโต้



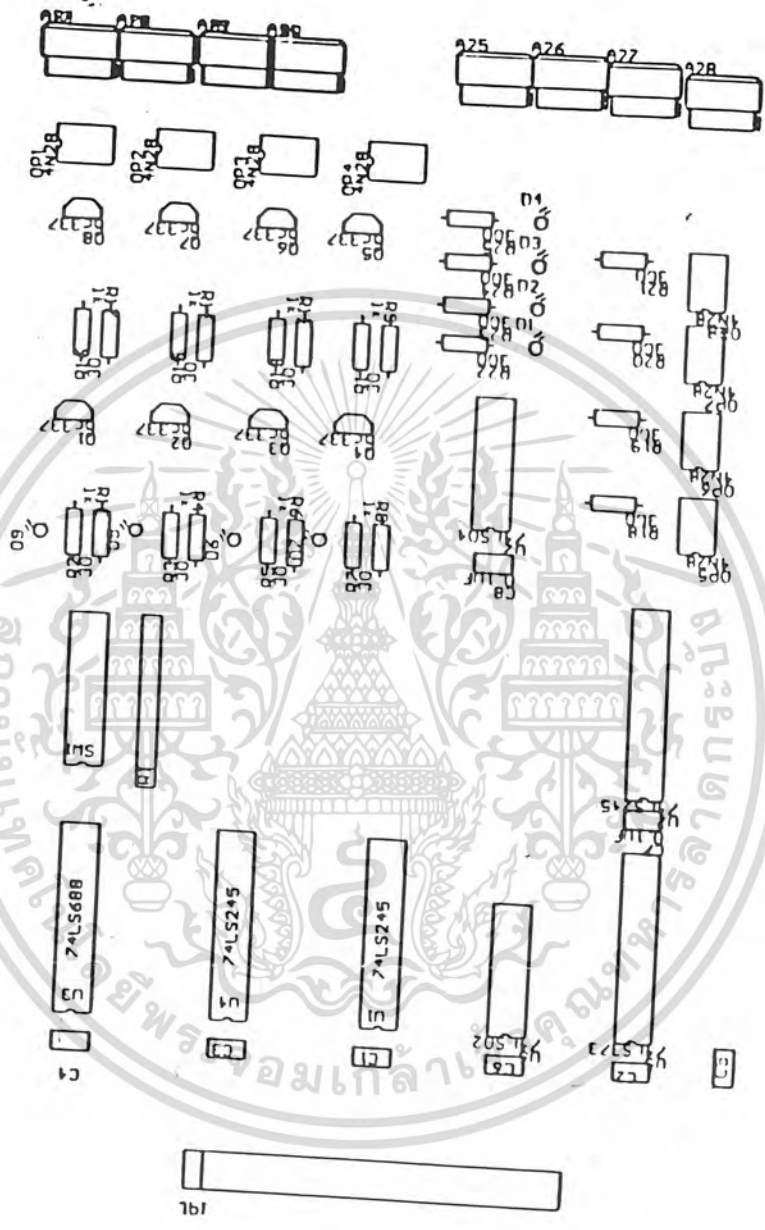
รูปที่ 4-14 ลายวงจรของการ์ดออปโต้ ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-15 ลายวงจรของการตอบโต้ ด้านล่าง

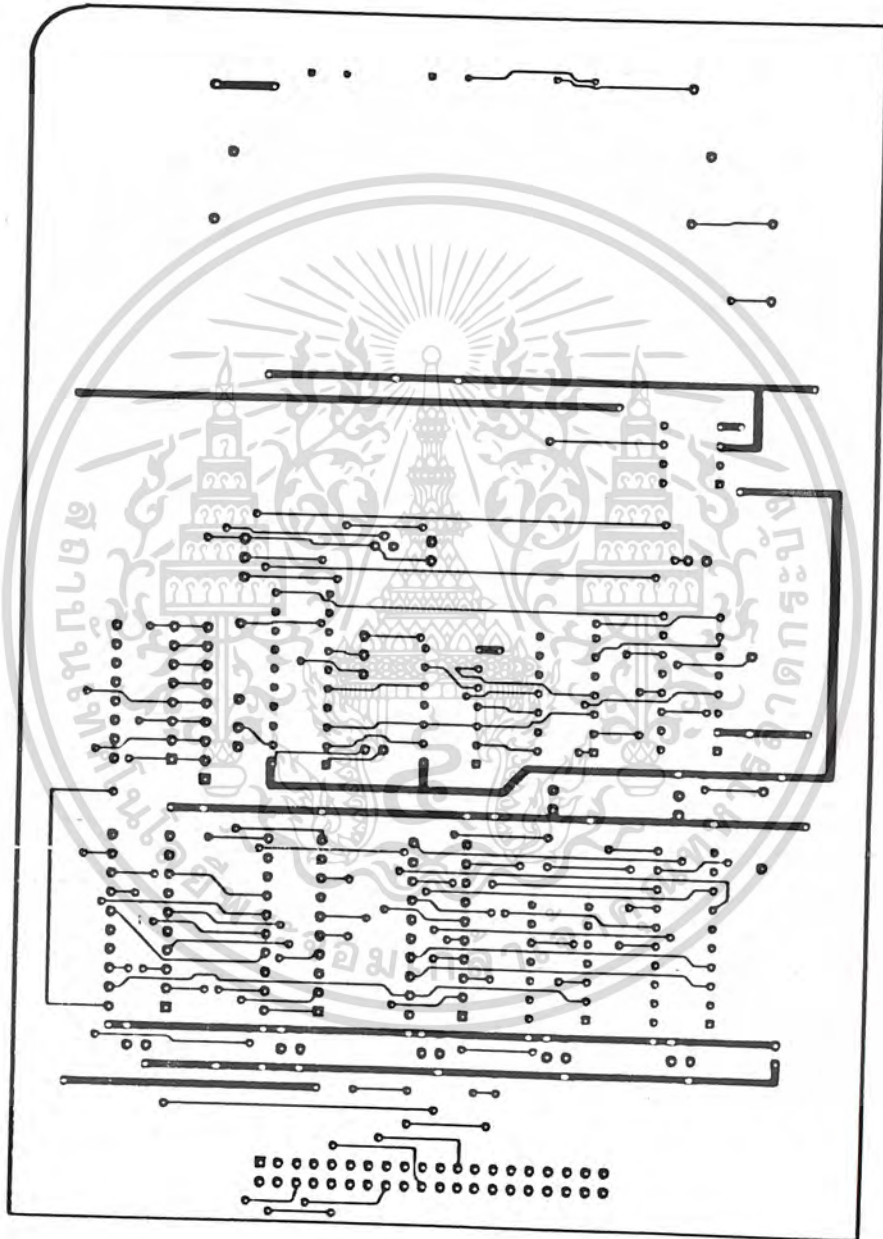
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-16 การวางอุปกรณ์บนการ์ดคอมพิวเตอร์

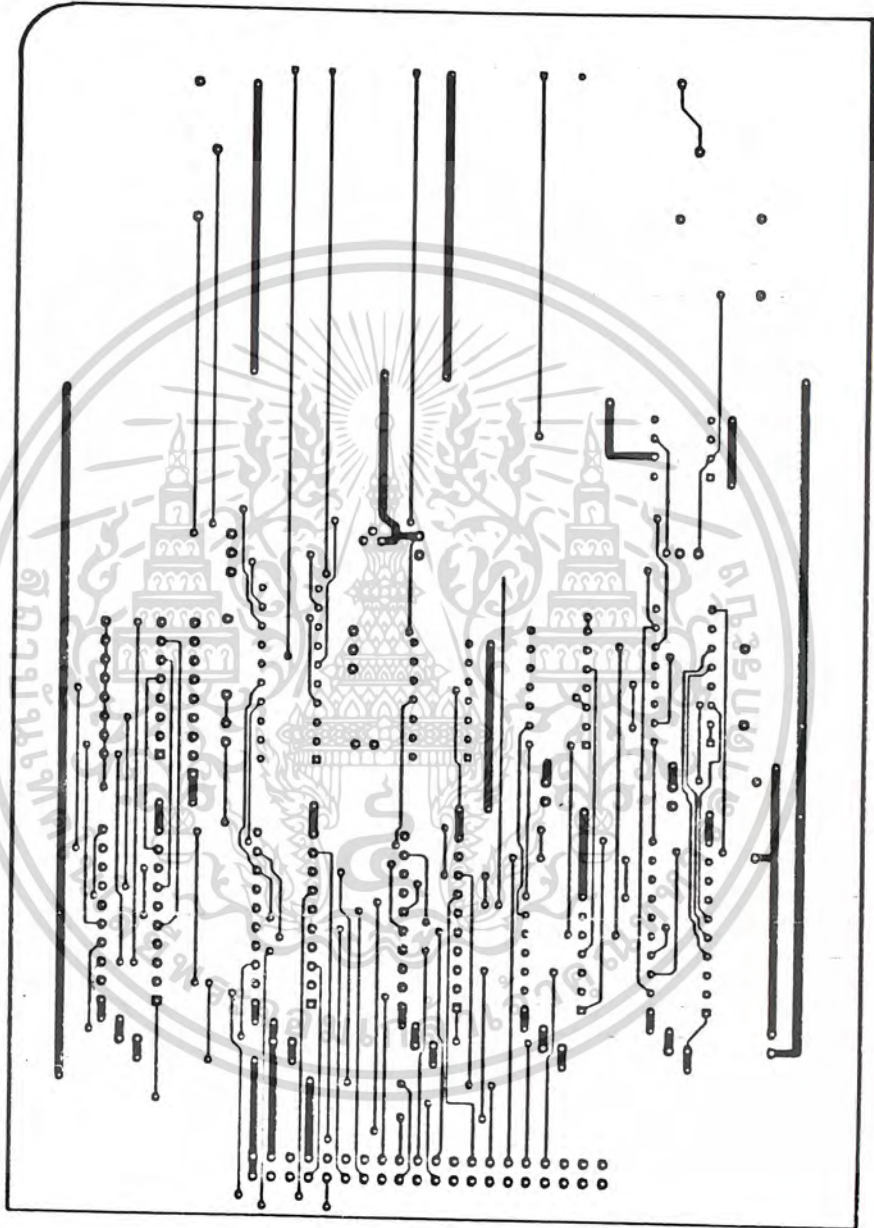
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 วงจรดีทูเอและดีทูเอ



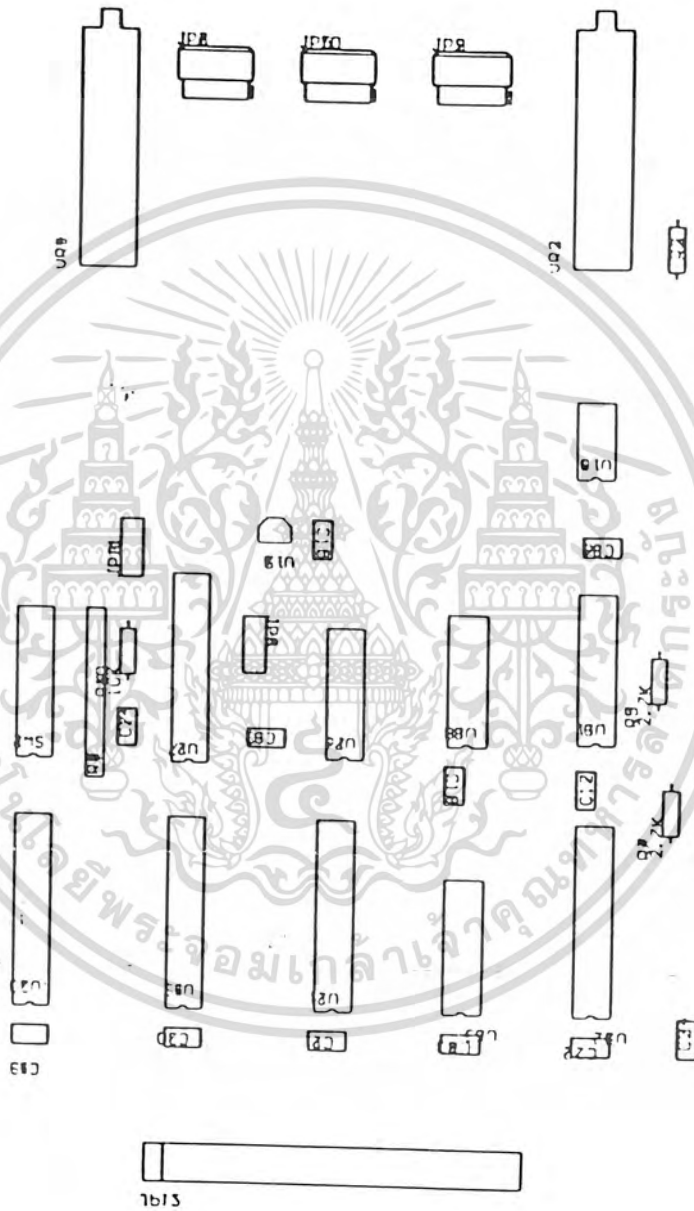
รูปที่ 4-17 ลายวงจรของการ์ดดีทูเอและดีทูเอ ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-18 ลายวงจรของการดีทียูเอและดีทียูเอ ดับล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-19 การวางอุปกรณ์บนการ์ดดีวีเอและดีวีเอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซอฟต์แวร์อินเตอร์เฟส

แผนผังการทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของซอฟต์แวร์

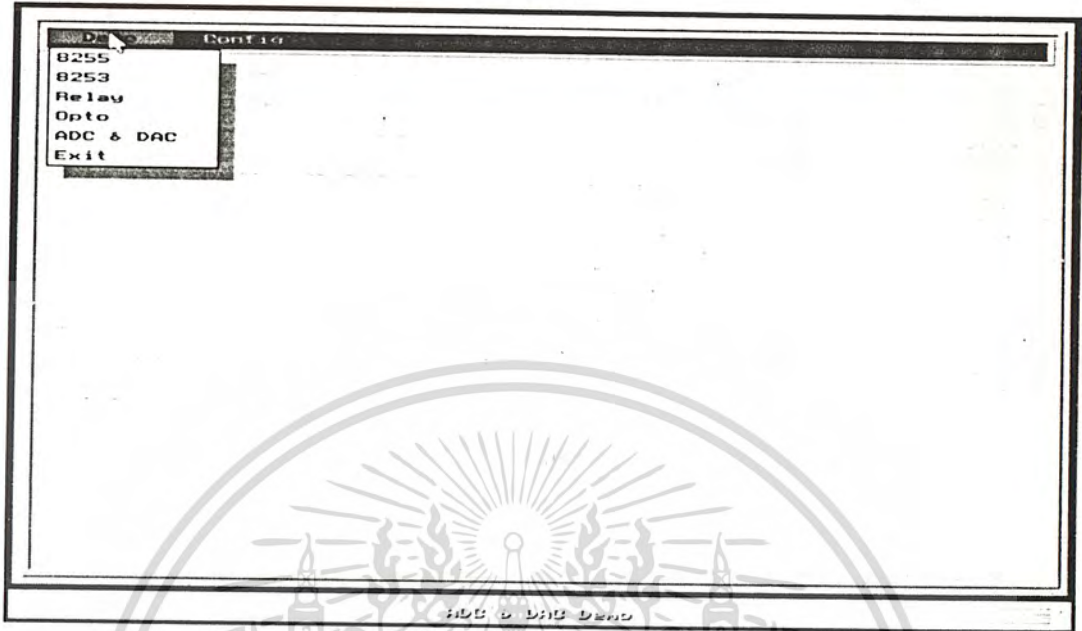
ส่วนที่เป็นซอฟต์แวร์ที่ใช้กับโครงงานชิ้นนี้ พัฒนาโดยภาษา C++ โดยอาศัย Object Library Package ของโคดีซีเครต ซึ่งใช้สำหรับส่วนอินเตอร์เฟซหน้าจอ โดยจะซัพพอร์ตเมาส์ และทูลในส่วนของการวาด อินเตอร์เฟซอีกทั้งสร้างเป็น ไอคอน แอนิเมชัน (Icon Animation) และ ไอคอนแบบธรรมดาทำให้ ส่วนของการอินเตอร์เฟซ หน้าจอทำได้ง่าย การส่งค่าออกที่เอ้าท์พุต ได้โดยตรง คือการส่งค่าออกไปที่พอร์ต ตรงๆ เลย ซึ่งสามารถทำได้โดยเพียงแค่ใช้ค่า แอดเดรส ที่ต้องการใช้งานทั้งหมดบนการ์ดหลักและ เซ็ทแอดเดรส ที่ใช้งานบนแต่ละการ์ด ก็สามารถใช้ ซอฟต์แวร์ ควบคุม ได้โดยการใช้คำสั่ง INPORT B , OUTPORT B

แสดงหน้าจอการ DEMO กับ ชุดทดลองต่างๆ

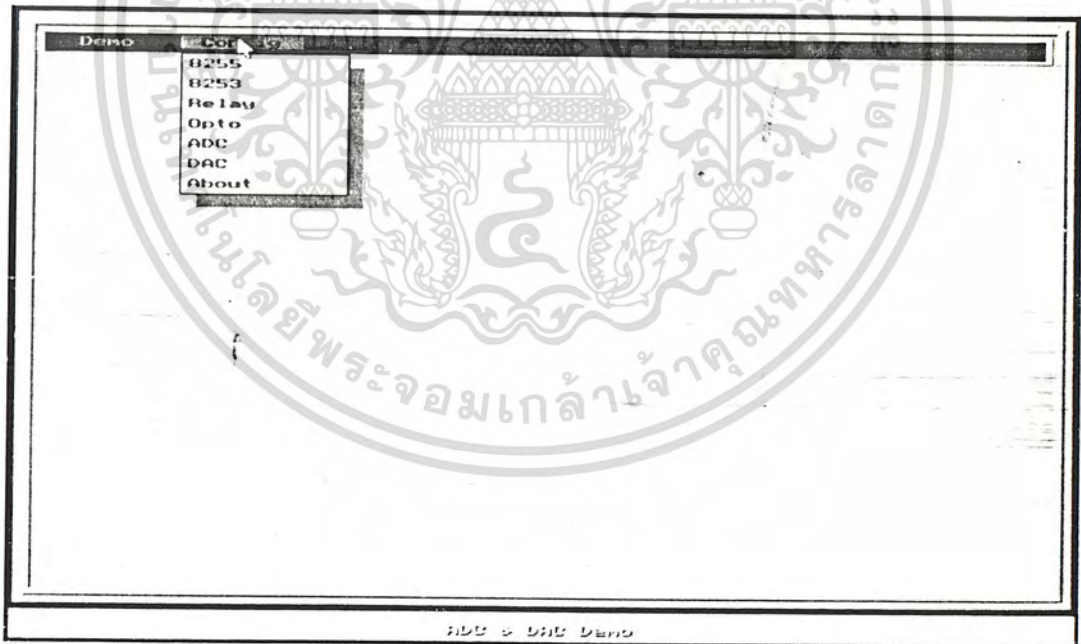


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมนูสำหรับเลือกการใช้งานการ์ดต่างๆ ทั้ง 5 การ์ด

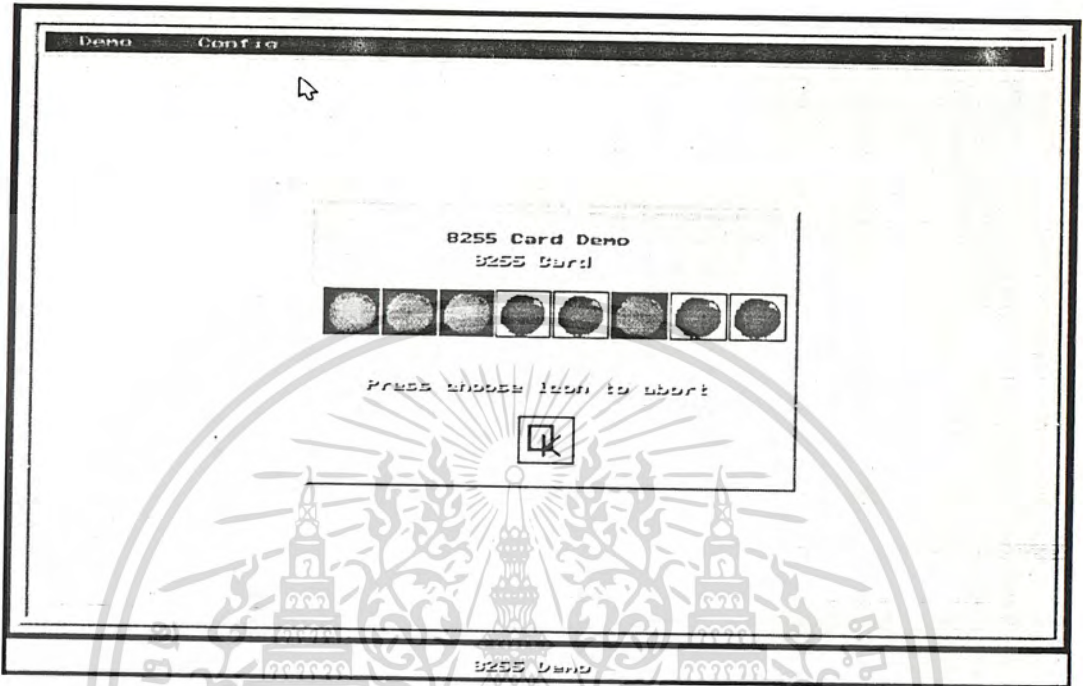


เมนูสำหรับเลือกการเซ็ท CONFIG ของแต่ละการ์ด

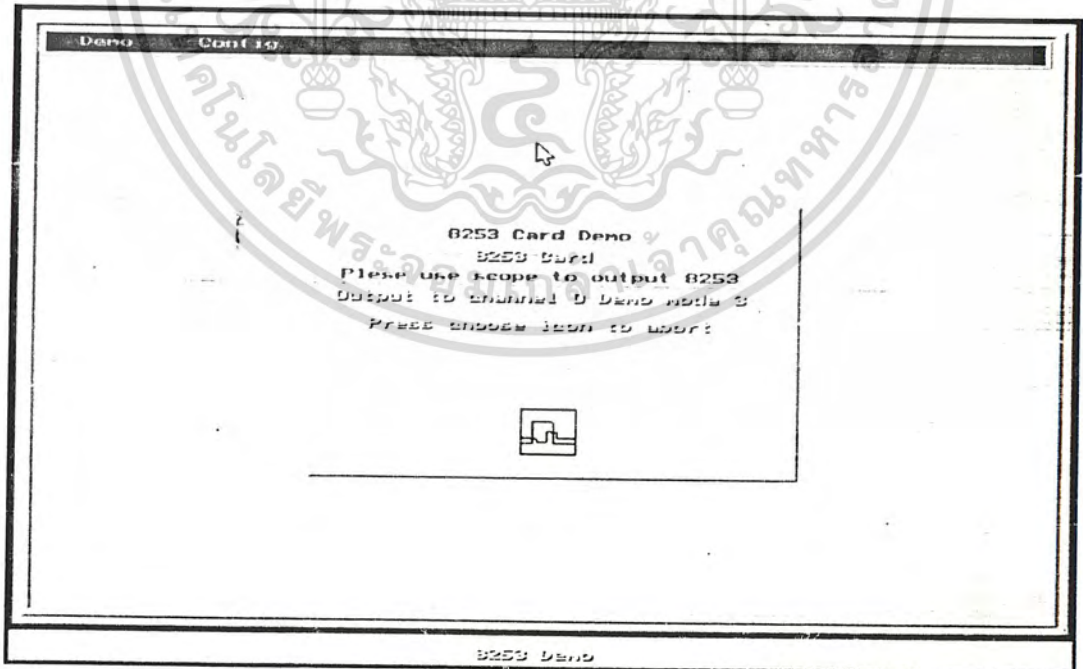


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าจอแสดงสถานะการทำงานของแต่ละการ์ด
การ์ด 8255

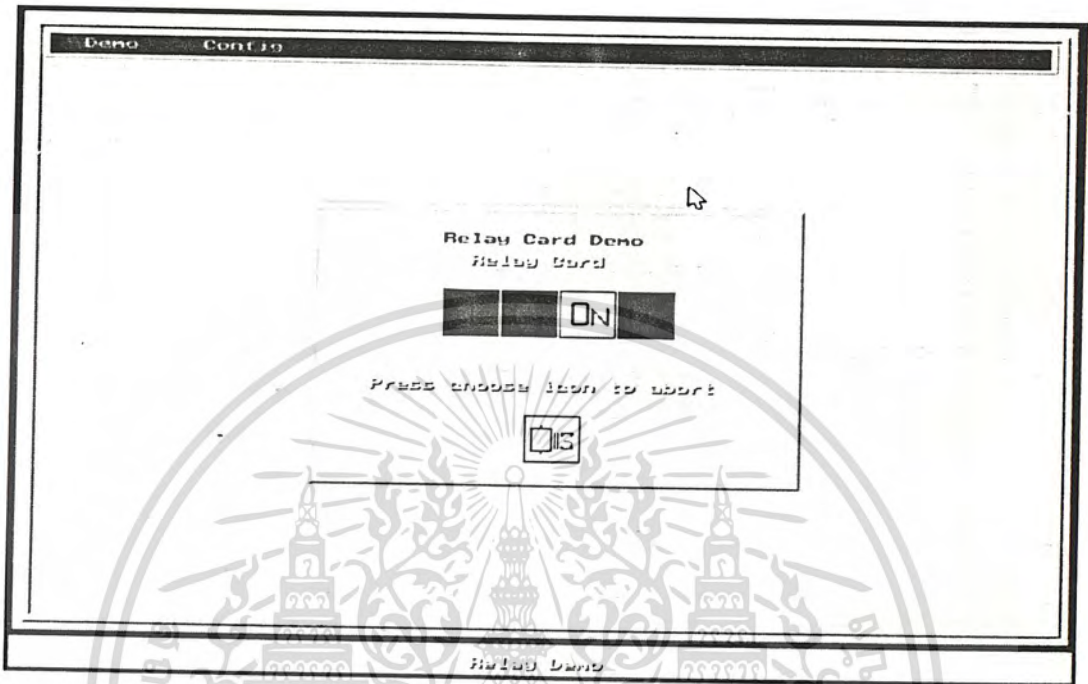


การ์ด 8253

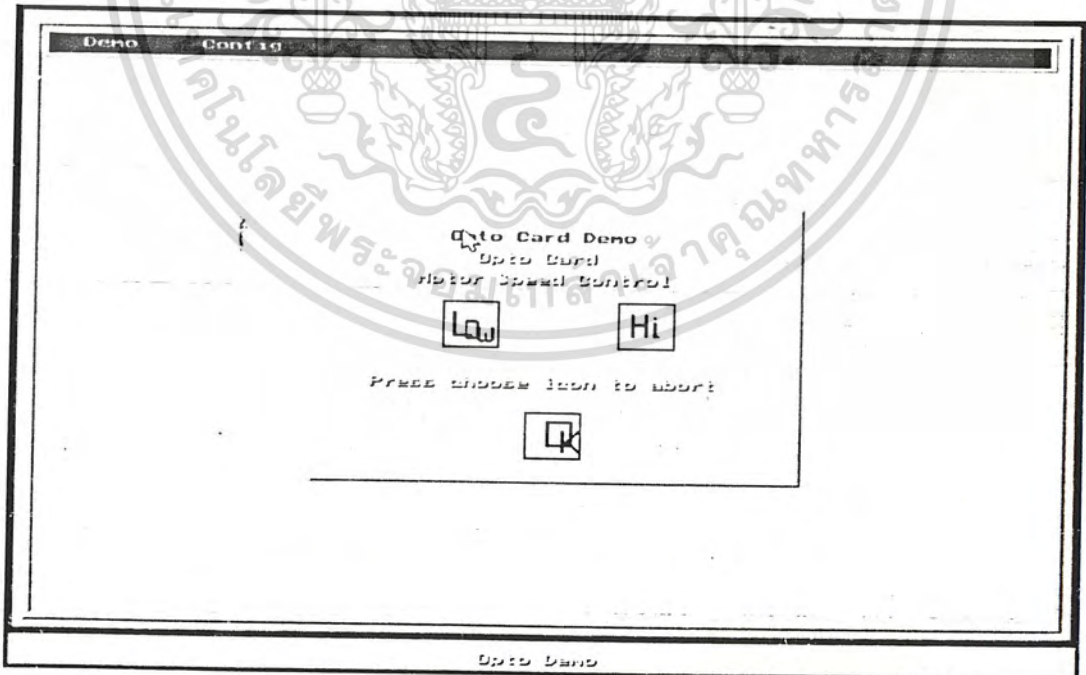


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ด รีเลย์

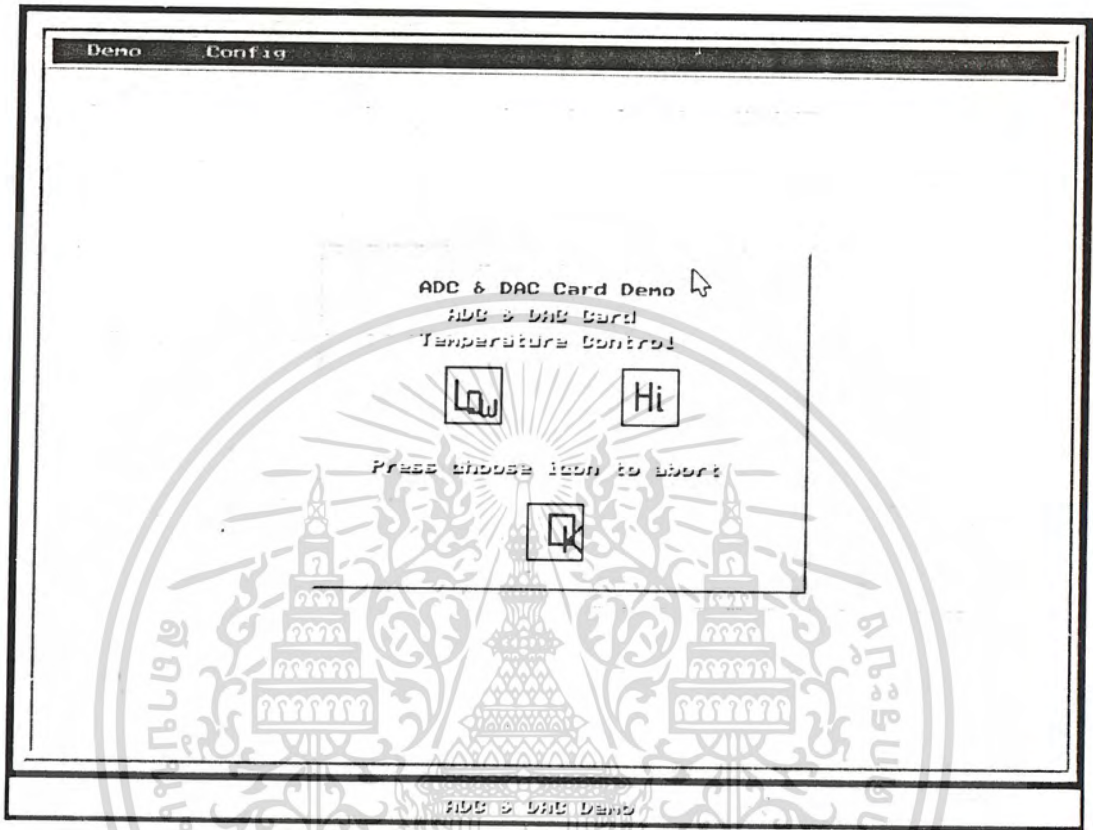


การ์ด ออปโต้



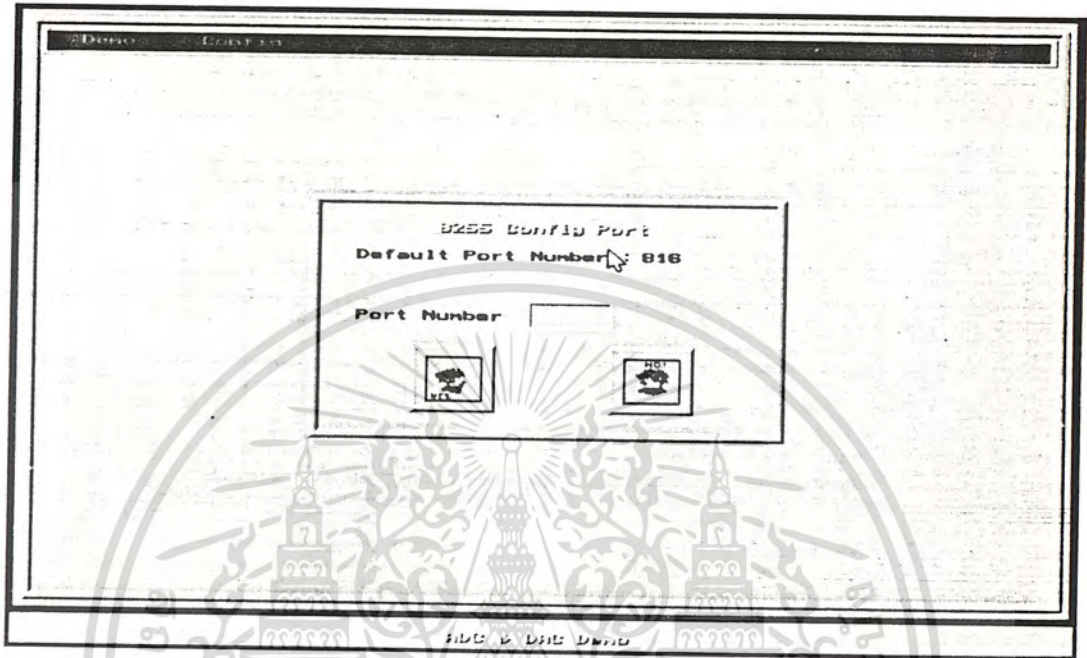
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ด ดิทูเอ และ ดิทูเอ



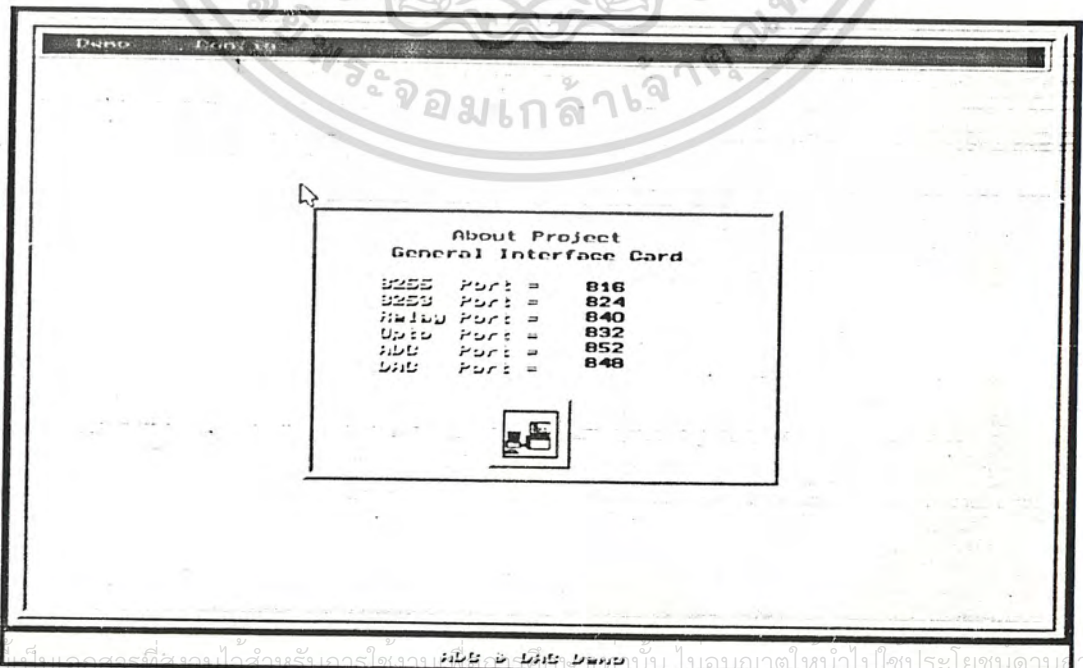
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าจอสำหรับการ CONFIG พอร์ต สำหรับการ์ดต่างๆ



หน้าจอสำหรับการ CONFIG แต่ละการ์ดจะแสดงเหมือนกัน โดยจะมีช่อง Port Number ให้ใส่หมายเลขพอร์ตที่ต้องการ

หน้าจอแสดงหมายเลขพอร์ตต่างๆที่ใช้ในแต่ละการ์ด



บทที่ 5

บทวิจารณ์และสรุป

โครงการ การ์ดอินเตอร์เฟสอเนกประสงค์ นี้ได้พัฒนาจากเครื่องต้นแบบที่มีใช้งานอยู่แล้วในปัจจุบัน เนื่องจากเครื่องที่มีใช้ยังมีราคาค่อนข้างสูง คือประมาณ 30,000 บาท และยังมีฟังก์ชันการทำงานที่ไม่ครบตามความต้องการของผู้ใช้ คือ ไม่สามารถทำการอินเตอร์รัฟได้ และยังขาดการสร้างสัญญาณนาฬิกา แต่สำหรับโครงการที่พัฒนาขึ้นนี้ได้รวบรวมส่วนที่ขาดไปจากเครื่องต้นแบบไว้ให้พอเพียงต่อความต้องการของผู้ใช้ ในราคาที่ต่ำกว่าเครื่องต้นแบบเกือบ 2 เท่า คือใช้ต้นทุนประมาณ 10,000 บาท ซึ่งราคานี้ยังถือว่าค่อนข้างสูงด้วยซ้ำเพราะโครงการขึ้นนี้ต้องทำการออกแบบวงจรและทำการพัฒนาและสร้างเครื่องต้นแบบออกมามากหลายครั้ง ในแต่ละวงจรของแต่ละการ์ด จึงทำให้เสียค่าใช้จ่ายในส่วนนี้ค่อนข้างสูง และลายวงจรที่จะพิมพ์ลงบนแผ่นการ์ด ต้องจ้างบริษัทที่รับจ้างทำแผ่นวงจรทุกแผ่น เพราะไม่สามารถทำแผ่นวงจรแบบทุกโฮลได้และเหตุผลนี้ด้วยเช่นกันที่ทำให้โครงการนี้ใช้เวลาล่าช้ากว่าที่กำหนดไว้ เนื่องจากต้องเสียเวลาในการทำงานในส่วนต่างๆที่กล่าวมานั้น

ส่วนในด้านของการเขียนโปรแกรมเพื่อควบคุมการทำงานของการ์ดในแต่ละการ์ดและในส่วนที่เป็นหน้าจอสำหรับติดต่อกับผู้ใช้ นั้น ใช้โปรแกรม C++ และ ออบเจค โอเรียนเต็ด (Object Oriented) เขียน ซึ่งทำให้เกิดความรวดเร็วและง่ายต่อการพัฒนาโปรแกรมการใช้งาน

สำหรับในการพัฒนางานขึ้นนี้ให้สามารถใช้งานได้แพร่หลายนั้นสามารถทำได้รวดเร็วและต้นทุนในการพัฒนาและการสร้างต่ำกว่าเครื่องต้นแบบและโครงการขึ้นนี้ เนื่องจากสามารถคัดลอกส่วนต่างๆของชิ้นงานทั้งวงจรและอุปกรณ์ที่ติดตั้งในแต่ละการ์ด ซึ่งจะทำให้ลดต้นทุนในการออกแบบและการทดลองต่างๆลงได้อย่างมาก และโครงการขึ้นนี้สามารถที่จะนำไปใช้ได้อย่างจริงจังในด้านวงการศึกษาศึกษาและงานพัฒนาเครื่องต้นแบบในวงการอุตสาหกรรม ในด้านของการศึกษานั้นสามารถให้เป็นอุปกรณ์ในการทดลองเกี่ยวกับการกำเนิดสัญญาณและการประกอบวงจรต่างๆ ซึ่งเหมาะกับการมีไว้ใช้ในห้องทดลองของสถานศึกษาทางด้านอิเล็กทรอนิกส์และวิศวกรรมแขนงต่างๆที่เกี่ยวข้อง และในด้านวงการอุตสาหกรรมสามารถนำไปใช้เพื่อลดระยะเวลาและความยากลำบากในการพัฒนาเครื่องต้นแบบที่จะผลิตออกมาใช้งานหรือจำหน่าย และจากการทำงานขึ้นนี้สามารถควบคุมและสั่งงานด้วยโปรแกรมคอมพิวเตอร์หรือออกแบบให้ง่ายต่อการใช้งาน โดยมีเมนูให้เลือกและใส่ค่าต่างๆ ที่ต้องการได้โดยไม่ต้องไปปรับส่วนต่างๆของวงจร จึงทำให้ผู้ใช้สามารถทำความเข้าใจกับการใช้งานได้ง่าย และนำไปประยุกต์ใช้งานอื่นๆได้ยิ่งมามากมาย ในโครงการขึ้นนี้ยังได้สร้างสล็อตที่สามารถนำไปใช้เพื่อต่อการ์ดต่างๆที่จะพัฒนาขึ้นในขั้นต่อไปโดยที่สามารถนำมาต่อใช้งานได้เลย โดยที่มีการแก้ไขการเข้าค่าต่างๆและด้วยเหตุผลต่างๆเหล่านี้โครงการขึ้นนี้จึงควรมีการพัฒนาและจัดสร้างเพื่อให้แพร่หลาย ซึ่งจะช่วยให้สามารถพัฒนางานด้านต่างๆที่เกี่ยวข้องกับการใช้งานโครงการนี้เป็นไปได้อย่างรวดเร็ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้สามารถสำเร็จลุล่วงลงได้ด้วยดี ก็เนื่องจากอาจารย์ในภาควิชาทุกท่านให้การสนับสนุนด้วยดี และบุคคลที่สำคัญที่สุดคือ อาจารย์ สมศักดิ์ มิตะดา อาจารย์ที่ปรึกษา ที่ให้การสนับสนุนและเป็นผู้ที่ให้คำชี้แนะในการทำงานอย่างดียิ่ง จึงเป็นแรงผลักดันให้ผู้จัดทำออกแบบและพัฒนาโครงการจนขึ้นมือจนสุดความสามารถ

และเพื่อเป็นการแสดงความมีอุปการะคุณของอาจารย์ทุกท่านและภาควิชาวิศวกรรมคอมพิวเตอร์ ผู้จัดทำจึงขอมอบโครงการฉบับนี้ให้เป็นสมบัติของภาควิชาเพื่อใช้ในการเรียนการสอนหรือการพัฒนาโครงการขึ้นมาแก่นักศึกษาเองภาควิชาในรุ่นต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. คำวิ สุภาพ , “ผ่ารีเลย์” , วารสารชมิกอนคักเตอร์อิเล็กทรอนิกส์ , ฉบับที่ 106 , 2533, หน้า 89-96.
2. เปรวมจิตร วิสุทธิศิริ , “ วงจรแปลงดิจิทัลเป็นอะนาลอก” , วารสารชมิกอนคักเตอร์อิเล็กทรอนิกส์ , ฉบับที่ 102 , 2533, หน้า 272-279.
3. เปรวมจิตร วิสุทธิศิริ , “ วงจรแปลงอะนาลอกเป็นดิจิทัล” , วารสารชมิกอนคักเตอร์อิเล็กทรอนิกส์ , ฉบับที่ 102 , 2533, หน้า 272-279.
4. ชานินนาร์ ถาวรศาสนวงศ์ และ นินทร คู้ต, การอินเลอวีฟสไอบีเอ็ม/พีซี, พีลิกส์เซ็นเลอว์ การพิมพ์ , 255 หน้า
5. ยืน ภู่วรรณ , “ ทฤษฎีการประยุกต์ไมโครโพรเซสเซอร์” , ซีอีลยูกชั่น , 238 หน้า , 2536
6. Thecnical Information Center , “ Opto Electronic Data” , Motorola , 224p. , 1989
7. Thecnical Information Center , “ Linear IC Data Book” , National , 860p. , 1987

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้