



เครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ ออกทางจอ GRAPHIC LCD
ELECTROCARDIOGRAM ON GRAPHIC LCD

โดย

นาย พรพงษ์ เจลิวิสุตมกุล 4C 34104233

นาย ภาณุวัฒน์ วณิชประการกิจ 4C 34105255

อาจารย์ที่ปรึกษา

อาจารย์ พลศาสตร์ เลิศประเสริฐ

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2537

ปริญญาานิพนธ์ปีการศึกษา 2537

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ ออกทางจอ GRAPHIC LCD

ผู้จัดทำ

1. นาย พรพงษ์ เจริญวิสุตมรกต 34104233
2. นาย ภาณุวัฒน์ วณิชประการกิจ 34105255

.....*P. Porng*.....อาจารย์ที่ปรึกษา
(.....)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่องสารบัญ

| | หน้า |
|--|------|
| บทคัดย่อ | I |
| ABSTRACT | II |
| บทที่ 1 บทนำ | 1 |
| 1.1 ความเป็นมาของหัวข้อวิทยานิพนธ์ | 1 |
| 1.2 วัตถุประสงค์ของโครงการ | 1 |
| 1.3 เนื้อหาของโครงการ | 1 |
| บทที่ 2 ทฤษฎี คลื่นไฟฟ้าหัวใจ | 3 |
| 2.1 ระบบนำไฟฟ้าของหัวใจ | 3 |
| 2.2 คลื่นไฟฟ้าหัวใจ | 5 |
| บทที่ 3 การออกแบบและการสร้างเครื่องแสดงคลื่นไฟฟ้าหัวใจ | 6 |
| 3.1 บล็อกไดอะแกรม | 6 |
| 3.2 ภาควงจรลอย | 7 |
| 3.2.1 ส่วนที่ทำหน้าที่ขยายคลื่นไฟฟ้าหัวใจ | 7 |
| 3.2.2 วงจรปรับศูนย์ | 10 |
| 3.2.3 วงจรรองความถี่ต่ำ | 12 |
| 3.3 วงจรดีมอดดูเลเตอร์ | 15 |
| 3.4 วงจรขยายและปรับระดับสัญญาณ | 16 |
| 3.5 วงจรแชนเปลิ่งแอนด์ไฮลด์และวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล | 17 |
| บทที่ 4 MCS-51 ไมโครคอนโทรลเลอร์ | 19 |
| 4.1 โครงสร้างสถาปัตยกรรม MCS-51 | 19 |
| 4.2 การจัดการทางสถาปัตยกรรม | 23 |
| 4.3 หน่วยศูนย์กลางประมวลผลหรือซีพียู | 23 |
| บทที่ 5 ส่วนแสดงผล | 24 |
| 5.1 ใช้งานการ Graphic LCD | 26 |
| 5.2 Flow Chart แสดงการทำงานของ Program แสดงผล | 31 |
| ผลการทดลอง | 39 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|--------------------------|------|
| | หน้า |
| สรุปผลการทดลองและวิจารณ์ | 42 |
| กิตติกรรมประกาศ | 45 |
| หนังสืออ้างอิง | 46 |
| ภาคผนวก | 47 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพประกอบ

| | หน้า |
|--|------|
| รูป 2.1 การนำไฟฟ้าหัวใจ | 3 |
| รูป 2.2 ช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจาก SA node ไปยังส่วนต่างๆ ของหัวใจ | 4 |
| รูป 2.3 การกระจายของศักดาไฟฟ้าบนผิวหนังมีลักษณะเหมือนเป็นอิเล็กทรอนิกส์ไดโพล | 5 |
| รูป 3.1 บล็อกไดอะแกรมของเครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ | 6 |
| รูป 3.2 บล็อกไดอะแกรมแสดงส่วนประกอบของวงจรในภาควงจรลอย | 6 |
| รูป 3.3 วงจรขยายความแตกต่างประกอบด้วยออปแอมป์ 3 ตัว และวงจร RL driver | 7 |
| รูป 3.4 วงจรขยายความแตกต่างของสัญญาณ | 8 |
| รูป 3.5 แสดงคลื่นไฟฟ้าหัวใจที่ส่งผ่านตัวเก็บประจุที่มีค่ามาก เมื่ออิเล็กทรอนิกส์ถูกรบกวน | 11 |
| รูป 3.6 วงจรปรับศูนย์ ทำหน้าที่ลดค่า Time Constant เมื่อมีศักดาไฟฟ้าออฟเซ็ทเข้ามา | 11 |
| รูป 3.7 วงจรกรองความถี่ต่ำ Low - Pass Notch Filter | 12 |
| รูป 3.8 วงจรส่งผ่านสัญญาณด้วยแสง | 13 |
| รูป 3.9 วงจร Pulse - Width Modulator และวงจรส่งผ่านสัญญาณแสง | 14 |
| รูป 3.10 แสดงการเปลี่ยนความกว้างพัลส์ | 14 |
| รูป 3.11 วงจรกรองความถี่ต่ำแบบแอกทีฟฟิลเตอร์ | 15 |
| รูป 3.12 วงจรขยายและปรับระดับสัญญาณไฟฟ้าหัวใจ | 16 |
| รูป 3.13 วงจรแชนเปลิ่งแอนติไฮสเทสและวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล | 17 |
| รูป 4.1 สถาปัตยกรรม MCS-51 | 24 |
| รูป 5.1 แสดงการแบ่งควบคุม | 26 |
| รูป 5.2 แสดงตัวอย่างการตั้งค่า Display Strat Line | 28 |
| รูป 5.3 แสดงโครงสร้างภายในและขาควบคุม | 30 |

สารบัญตาราง

| | หน้า |
|--|------|
| ตาราง 4.1 ตารางรายละเอียดของตระกูล MCS-51 | 20 |
| ตาราง แปลงค่า Analog To Digital DATA ไปสู่ค่า LCD DATA | 36 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำอธิบายสัญลักษณ์และคำย่อที่ใช้ในวิทยานิพนธ์

| | |
|---------|-----------------------------|
| ECG | Electrocardiogram |
| SA node | Sinoatrial node |
| AV node | Atrioventricular node |
| LCD | Liquid Crystal Display |
| A/D | Analog To Digital Converter |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ ออกทางจอ GRAPHIC LCD

นายพรพงษ์ เจริญวิสุตมกุล 34104233

นายภาณุวัฒน์ วนิชประการกิจ 34105255

อ. พลศาสตร์ เลิศประเสริฐ อาจารย์ที่ปรึกษา

ปีการศึกษา 2537

บทคัดย่อ

โครงการนี้ เป็นการนำเสนอผลงานในการออกแบบและสร้างเครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ(ECG) ซึ่งจะแสดงผลที่ได้ออกทางจอ GRAPHIC LCD (LIQUID CRYSTAL DISPLAY) โดยใช้ไมโครโปรเซสเซอร์ - MCS 51 เป็นตัวควบคุมการทำงาน ซึ่งผลที่ได้จากการวัดจะเป็นข้อมูลอย่างคร่าว ๆ ที่ใช้ในการประกอบการ วินิจฉัย และรักษาโรคของแพทย์ หรือ ผู้เชี่ยวชาญได้

โครงการนี้ สามารถใช้เป็นตัวอย่างและแนวทางในการพัฒนาให้มีขีดความสามารถมากขึ้นและมีรูปแบบที่ เหมาะสมสำหรับการใช้งานยิ่งขึ้น ซึ่งจะเป็ประโยชน์ต่อการพัฒนาอุปกรณ์อิเล็กทรอนิกส์ ทางการแพทย์ในประเทศต่อไปในอนาคต

II

ELECTROCARDIOGRAM ON GRAPHIC LCD

PORNPONG CHALEARMWISUTKUL 34104233

PANUWAT WANICHPRAKANKIT 34105255

POLSART LERTPRASERT , ADVISER

ACADEMIC YEAR 1994

ABSTRACT

In this thesis, the design and construction of a microprocesso-based device for display of electrocardiogram are presented. The devices can display ECG waveform on Graphic LCD and this ECG wave form will be the ECG information for doctors.

This project can severe as an example and guideline for further research and development for the great benefit in the field of biomedical electronics instrumentation in Thailand.

บทที่ 1

บทนำ

1.1 ความเป็นมาของหัวข้อวิทยานิพนธ์

ปัจจุบันประเทศไทยเราได้นำเข้าเทคโนโลยีและอุปกรณ์เครื่องมือต่าง ๆ จากต่างประเทศเป็นจำนวนมาก เครื่องมือทางการแพทย์ก็เป็นส่วนหนึ่งที่มีความจำเป็นต้องสั่งซื้อเพื่อใช้ในการบำบัดรักษาผู้ป่วยตามโรงพยาบาลต่าง ๆ ภายในประเทศ ด้วยมูลค่าของเครื่องมือสูงมาก ทำให้ปีหนึ่ง ๆ ประเทศชาติต้องสูญเสียเงินตราต่างประเทศเป็นจำนวนมากในการนำเข้าเครื่องมือต่าง ๆ เหล่านี้ ดังนั้นโครงการนี้จึงเกิดขึ้นมาเพื่อเป็นแนวทางในการพัฒนาเครื่องมือทางการแพทย์ให้พัฒนาขึ้นไปเรื่อย ๆ

1.2 วัตถุประสงค์ของโครงการ

1. ศึกษาลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจเพื่อที่จะแสดงผลออกมาทางจอ GRAPHIC LCD โดยใช้ไมโครโปรเซสเซอร์เป็นตัวควบคุม
2. ออกแบบและสร้างเครื่องแสดงสัญญาณคลื่นไฟฟ้าหัวใจ ออกทางจอ LCD ตามแนวทางซึ่งได้ กำหนดไว้
3. เป็นการเพิ่มศักยภาพของระบบเครื่องมือทางการแพทย์ ซึ่งจะสามารถนำไปใช้ได้สะดวกในสถานที่ต่าง ๆ
4. เป็นการเสริมสร้างและพัฒนาเทคโนโลยีของเครื่องมือการแพทย์ให้เจริญก้าวหน้าต่อไป

1.3 เนื้อหาของโครงการ

เพื่อความเข้าใจในเนื้อหาของโครงการได้ชัดเจน จึงแบ่งเนื้อหาเป็นบท ๆ ซึ่งสามารถสรุปเนื้อหาได้ดังนี้

บทที่ 2 เป็นการศึกษาระบบนำไฟฟ้าของหัวใจ ซึ่งเป็นที่มาของระบบคลื่นสัญญาณไฟฟ้าหัวใจ

บทที่ 3 เป็นการออกแบบและสร้างเครื่องแสดงคลื่นไฟฟ้า ซึ่งจะกล่าวไปถึงการทำงานของเครื่อง ในส่วนฮาร์ดแวร์

บทที่ 4 กล่าวถึง MCS 51 ไมโครคอนโทรลเลอร์ ซึ่งใช้ในการควบคุม

บทที่ 5 เป็นส่วนแสดงผลคลื่นไฟฟ้าหัวใจ

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของโครงการนี้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 กล่าวถึงผลการทดลอง และสรุปผลการทดลอง เพื่อเป็นแนวทางในการวิจัยและพัฒนา ระบบของเครื่องที่มีศักยภาพ ซึ่งจะเป็นประโยชน์ในการนำเครื่องไปใช้งานนอกสถานที่

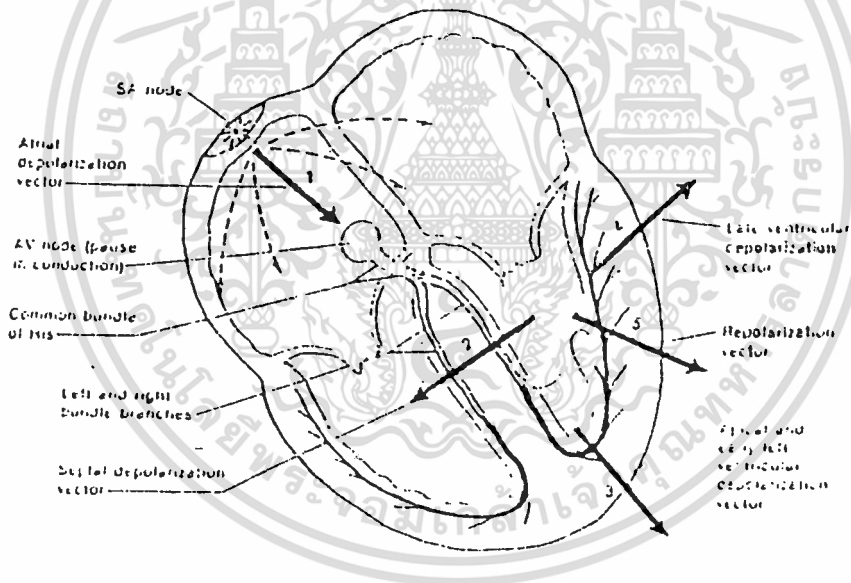


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎี คลื่นไฟฟ้าหัวใจ

2.1 ระบบนำไฟฟ้าของหัวใจ

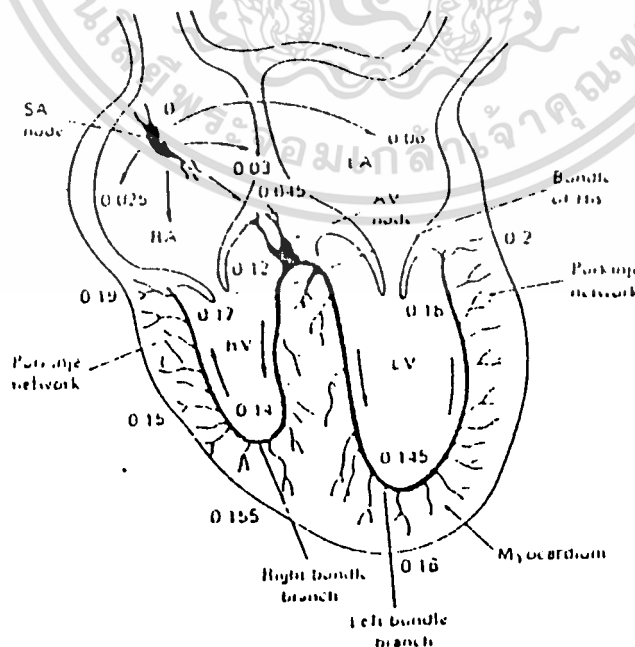
การทำงานของกล้ามเนื้อหัวใจจะเป็นไปในลักษณะเดียวกันกับกล้ามเนื้ออื่นๆ คือ จะถูกกระตุ้นด้วยศักดาไฟฟ้าทำงาน แต่การกระตุ้นนี้มีได้มาจากระบบประสาทส่วนกลางหรือสมอง เป็นการกระตุ้นต่อเซลล์กล้ามเนื้อหัวใจที่เกิดขึ้นจากภายในตัวหัวใจเอง โดยประกอบด้วยกลุ่มเซลล์กลุ่มหนึ่งที่ทำหน้าที่ผลิตพัลส์ไฟฟ้า เพื่อกระตุ้นต่อกล้ามเนื้อหัวใจ และระบบนำไฟฟ้า (Conduction System) ของหัวใจเอง ซึ่งทำหน้าที่คล้ายกับเส้นประสาท โดยระบบนำไฟฟ้านี้จะนำพัลส์ไฟฟ้าไปกระตุ้นต่อเซลล์กล้ามเนื้อหัวใจ ดังรูป 2.1



รูป 2.1 การนำไฟฟ้าภายในหัวใจ

บริเวณผนังด้านในของหัวใจระหว่างหลอดเลือดหัวใจดำใหญ่รูปพีเรียเวนาคาวาและอินพีเรียเวนาคาวา จะมีเซลล์อยู่กลุ่มหนึ่งที่มีคุณสมบัติพิเศษ เซลล์กลุ่มนี้จะสร้างพัลส์ไฟฟ้าเพื่อกระตุ้นเซลล์กล้ามเนื้อหัวใจซึ่งเซลล์กลุ่มนี้ เรียกว่า SA node (Sinoatrial node) หรือไซนัสโนด (Sinus node) หรือเพสเมคเกอร์ (Pacemaker) โดยความถี่ของพัลส์ที่ SA node สร้างขึ้นจะไม่ต่ำกว่าครั้งใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

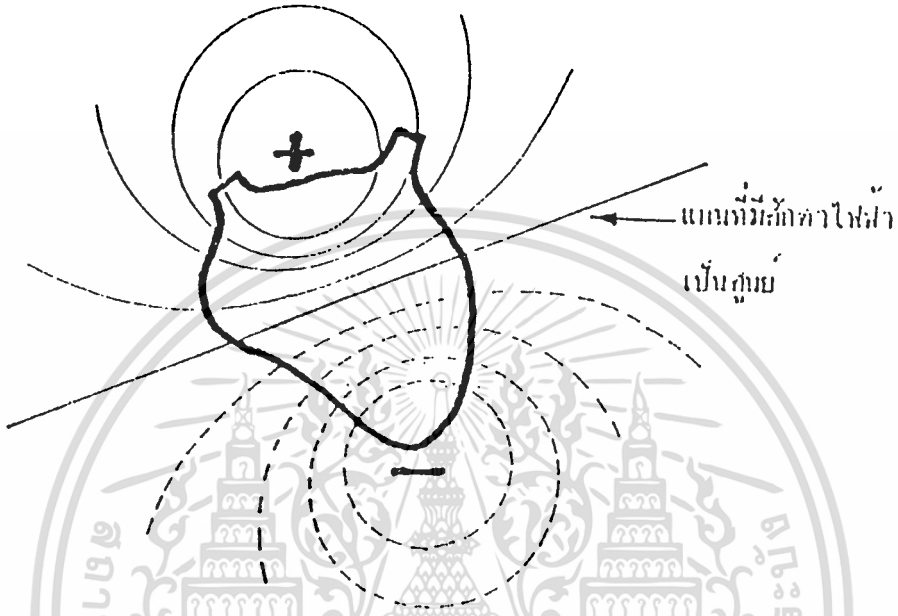
มีอิทธิพลในการกำหนดอัตราการเต้นหัวใจ ซึ่งโดยปกติแล้วค่าของอัตราการเต้นของหัวใจจะเท่ากับความเร็วของพัลส์ที่ SA node นี้ปล่อยออกมาพัลส์ไฟฟ้านี้จะแผ่กระจายจาก SA node ผ่านหัวใจห้องบนทั้งซ้ายและขวาไปสู่ AV node (Atrioventricular node) โดยที่ AV node นี้จะอยู่ที่ผนังกันหัวใจทางด้านขวา ระหว่างห้องบนขวากับห้องล่างขวา พัลส์ไฟฟ้าที่ผ่านหัวใจห้องบนจะทำให้หัวใจห้องบนหดตัวบีบโลหิตออกมายังห้องล่าง เส้นทางนำไฟฟ้าจาก SA node ไปสู่ AV node ดังรูป 2.1 ที่ AV node นี้ประกอบด้วยเซลล์ประสาทที่ทำหน้าที่หน่วงเวลาประมาณ 70 ms เพื่อให้การทำงานของหัวใจห้องบนและห้องล่างสัมพันธ์กันจาก AV node จะมีระบบนำไฟฟ้า ในการนำพัลส์ไฟฟ้าไปสู่กล้ามเนื้อหัวใจห้องล่างทั้งซ้ายและขวาระบบนำไฟฟ้าจาก AV node ไปสู่กล้ามเนื้อหัวใจในส่วนของบันเดิลออฟฮิส (Bundle of His) ซึ่งจะแยกออกเป็น 3 เส้นทาง โดยจะไปสู่ห้องล่างซ้ายสองสาขา และห้องล่างขวาก็อีกหนึ่งสาขา แต่ละสาขาก็จะนำพัลส์ไฟฟ้าไปกระตุ้นกล้ามเนื้อหัวใจห้องล่างโดยผ่านกล้ามเนื้อหัวใจในส่วนของเพอร์กินเจไฟเบอร์ (Purkinje fibers) รูป 2.2 แสดงให้เห็นถึงช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจากจุดกำเนิดที่ SA node ไปยังส่วนต่าง ๆ ของหัวใจ ซึ่งที่ AV node นี้มีการผลิตพัลส์ไฟฟ้าขึ้นมาเช่นเดียวกับที่ SA node แต่ความเร็วของพัลส์ไฟฟ้าที่ AV node ผลิตขึ้นจะมีอัตราต่ำกว่าของ SA node สำหรับคนปกติแล้ว AV node จะถูกกระตุ้นพัลส์จาก SA node ทำให้อัตราการเต้นของหัวใจมีค่าเท่ากับความเร็วของ SA node แต่ถ้าเส้นทางนำไฟฟ้าจาก SA node ไปสู่ AV node ผิดปกติหรือถูกสกัดกั้น (AV Block) หัวใจก็จะเต้นด้วยพัลส์ที่ AV node สร้างขึ้น ซึ่งจะมีค่าประมาณ 40-55 ครั้งต่อนาที



รูป 2.2 ช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจาก SA node ไปยังส่วนต่าง ๆ ของหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 คลื่นไฟฟ้าหัวใจ (Electrocardiogram : ECG)



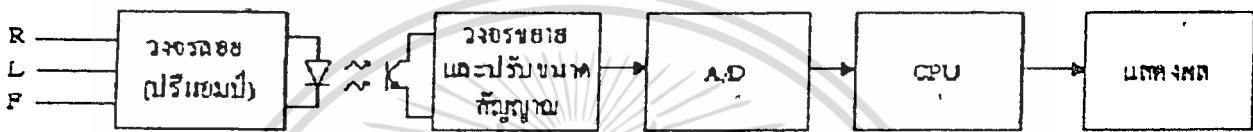
รูป 2.3 การกระจายของศักดาไฟฟ้าบนผิวหนังมีลักษณะเสมือนเป็นอิเล็กทริคไดโพล

จากที่ได้กล่าวมาแล้วในหัวข้อที่ผ่านมาการทำงานของกล้ามเนื้อเกิดจากการที่มีพัลส์ไฟฟ้ามากระตุ้นทำให้กล้ามเนื้อเกิดการหดตัวและเกิดศักดาไฟฟ้าทำงานขึ้น ซึ่งกล้ามเนื้อหัวใจก็เป็นเช่นเดียวกับการเคลื่อนที่ของไอออนภายในเซลล์กล้ามเนื้อ ทำให้เกิดศักดาไฟฟ้าทำงานและทำให้หัวใจเต้น การเคลื่อนที่ของไอออนภายในเซลล์กล้ามเนื้อหัวใจจะรวมตัวเป็นการไหลของกระแสไฟฟ้า และเป็นผลทำให้เกิดความศักดาไฟฟ้าภายนอกเนื้อเยื่อและที่บริเวณผิวน้ำของร่างกาย การไหลของกระแสจะเกิดขึ้นเฉพาะเวลาที่เกิดการกระจายของศักดาไฟฟ้าทำงานเท่านั้น ดังนั้นเราอาจจะพิจารณาได้ว่าหัวใจเป็นเสมือนแหล่งกำเนิดไฟฟ้าซึ่งบรรจุอยู่ภายในก้อนตัวนำร่างกาย ศักดาไฟฟ้าที่เกิดขึ้นจะมีการกระจายออกจากขั้วบวกและขั้วลบไปตามส่วนต่างๆ ของร่างกาย เหมือนกับเป็นอิเล็กทริคไดโพล(Electric dipole)ดังแสดงในรูป 2.3 และสามารถวัดศักดาไฟฟ้าตกคร่อมระหว่างจุดใด ๆ ที่อยู่บนผิวหนังของร่างกายได้ ซึ่งศักดาไฟฟ้าที่วัดได้นี้ เรียกว่า สัญญาณคลื่นไฟฟ้าหัวใจ (Electrocardiogram)เรียกย่อ ๆ ว่า ECG

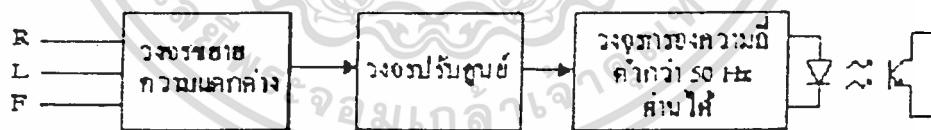
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบและสร้างเครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ

3.1 บล็อกไดอะแกรม



รูปที่ 3.1 บล็อกไดอะแกรมของเครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ



รูปที่ 3.2 บล็อกไดอะแกรมแสดงส่วนประกอบของวงจรมหาวงจรลอย

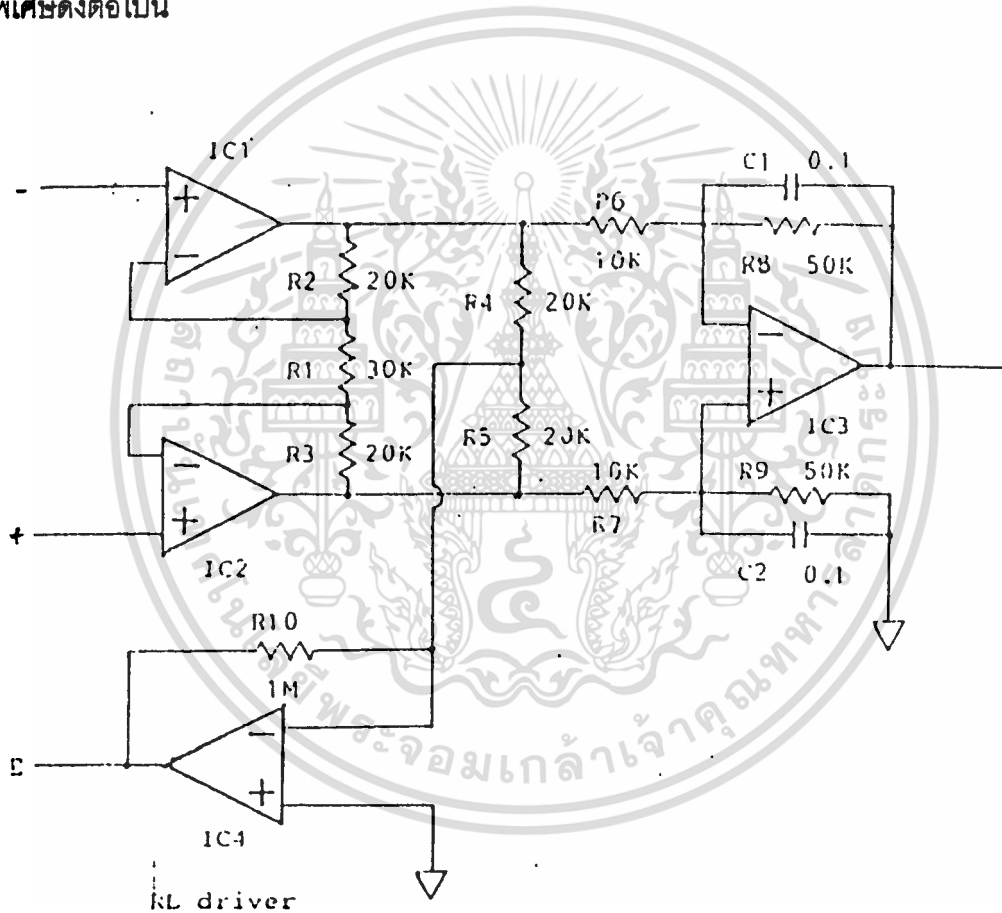
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ภาควงจรลอย (Floating circuit)

ในภาคนี้ประกอบไปด้วยวงจรต่าง ๆ ดังต่อไปนี้

3.2.1 ส่วนที่ทำหน้าที่ขยายคลื่นไฟฟ้าหัวใจ

วงจขยายความแตกต่าง (Differential Amplifier) ดังแสดงในรูปที่ 3.3 เป็นวงจรแรกที่ขยายคลื่นไฟฟ้าหัวใจ ที่มีขนาดของสัญญาณน้อยมากเพียงประมาณ 1 มิลลิโวลต์ โดยการรับสัญญาณจากอิเล็กโทรดที่ติดบนผิวหนัง ซึ่งมีค่าความต้านทานสูง และมีสัญญาณรบกวนจากไฟฟ้าบ้าน กระแสสลับความถี่ 50 เฮิรตซ์ปนมาด้วย ดังนั้น จงจขยายที่จะนำมาใช้ต้องมีคุณสมบัติพิเศษดังต่อไปนี้



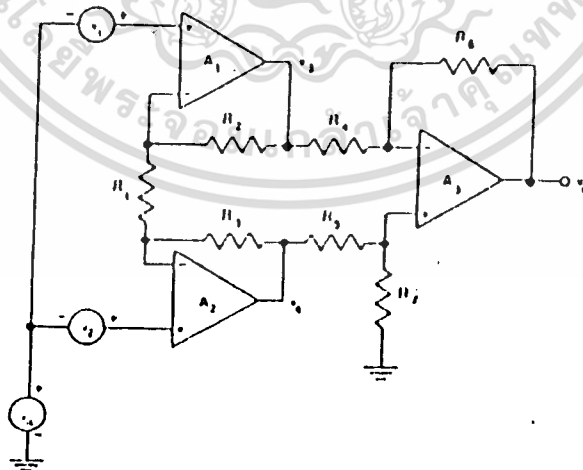
รูปที่ 3.3 วงจขยายความแตกต่าง ประกอบด้วยอปแอมป์ 3 ตัว และวงจร RL driver

ก. อินพุตอิมพีแดนซ์สูงมาก เมื่อเทียบกับความต้านทานของผิวหนัง เพื่อป้องกันการเสียดสมดุลย์ของวงจรและการบั่นทอนสัญญาณที่ป้อนเข้าสู่อินพุต การเสียดสมดุลย์ของวงจรจะมีผลเสียดต่อวงจขยายคือสัญญาณรบกวนที่เข้ามาในลักษณะสัญญาณคอมมอนโหมด (Common mode) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

mode signal) ไม่สามารถกำจัดออกไปได้และยังทำให้เกิดศักดาไฟฟ้าออฟเซ็ท (offset voltage) ซึ่งจะถูกระบายให้มีค่ามากขึ้นที่เข้าพุทถ้าศักดาไฟฟ้าออฟเซ็ทมีค่ามากจะทำให้วงจรขยายอิมตัวมีศักดาไฟฟ้าเข้าพุทค้างอยู่ที่ค่าเกือบเท่ากับศักดาไฟฟ้าของแหล่งจ่ายไฟด้านใดด้านหนึ่ง (บวกหรือลบ) และวงจรไม่สามารถทำงานได้

ข. ค่า CMRR (Common Mode Rejection Ratio) สูงค่า CMRR เป็นคุณสมบัติอย่างหนึ่งของวงจรรขยายความแตกต่างที่สามารถกำจัดสัญญาณรบกวนได้ คุณสมบัติอันนี้ก็คือการมีอัตราขยายของ สัญญาณดิฟเฟอเรนเชียลโหมด (Differential Mode Signal) สูงและมีอัตราขยายของ สัญญาณคอมมอนโหมดต่ำทั้งนี้เนื่องจากสัญญาณที่ต้องการขยาย (ECG) จะเข้าไปที่อินพุท ในลักษณะสัญญาณคอมมอนโหมด

วงจรรขยายความแตกต่างที่ใช้ประกอบด้วยออปแอมป์ 3 ตัว ดังรูปที่ 3.4 สำหรับออปแอมป์ตัวที่ 4 ดังแสดงในรูปที่ 3.3 เป็นวงจรป้อนกลับแบบลบ (negative feedback) เพื่อใช้แทนกราวด์ (Ground) หรือเรียกว่า RL driver (Right Leg driver) ทำหน้าที่ลดศักดาไฟฟ้าคอมมอนโหมด (Common Mode Potential) ซึ่งสามารถเกิดขึ้นได้ระหว่างร่างกายของคนใช้กับกราวด์ของวงจร



รูป 3.4 วงจรรขยายความแตกต่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรในรูปที่ 3.4 ตัว A1 และ A2 เป็นวงจรขยายบัฟเฟอร์ (Buffer Amplifier) ซึ่งจะมีค่าอินพุตอิมพีแดนซ์สูงมากประมาณมากกว่า 10 M เพราะเลือกใช้อปแอมป์ชนิดที่มีอินพุตเป็น JPET จากรูป 3.4

$$V3 = (1+R2/R1)V1 - (R2/R1)V2 + Vic$$

$$V4 = (1+R3/R1)V2 - (R3/R1)V1 + Vic$$

ซึ่ง Vic เป็นค่าแรงดันไปที่เข้ามาในแบบ Common mode มีค่า

$$Vic = (V1+V2)/2$$

ถ้ากำหนดให้ที่สถานะเอาต์พุตสมดุลย์ หรือคือ $R6/R4 = R7/R5$

$$Vo = (R6/R4)(V4-V3) = R6(R1+R2+R3)(V2-V1)/R1R4$$

ถ้า $R2 = R3$ และ $R4 = R5 = R6 = R7$

$$Ad = Vo/(V2-V1) = 1 + (2R2/R1)$$

Ad เป็นค่าอัตราขยายแรงดันไฟของวงจร

ถ้า $Vo/Vin = R6(R1+R2+R3)/R1R4$

$$\begin{aligned} \text{หรืออัตราขยายศักดาไฟฟ้า} &= R6(R1+R2+R3)/R1R4 \\ &= 50 \cdot 10(39 \cdot 10 + 20 \cdot 10 + 20 \cdot 10) / 39 \cdot 10 \cdot 50 \cdot 10 \\ &= 79/39 = 2.025 \end{aligned}$$

ดังนั้นอัตราขยายศักดาไฟฟ้า มีค่า ประมาณ 2 ส่วน C1 และ C2 ในรูปที่ 3.3 ทำหน้าที่กรองความถี่สูงไม่ให้อันผ่านวงจรขยายไปได้ IC4, R4, R5 และ R10 เป็นส่วนของวงจรป้อนกลับที่เรียกว่า RL driver

วงจรขยายในภาคแรกไม่ควรให้มีอัตราขยายมากเกินไปเพราะว่าถ้าเกิดมีศักดาไฟฟ้าออฟเซ็ทเกิดขึ้นที่อินพุตไม่ว่าจะสาเหตุใดก็ตามจะทำให้สัญญาณออกที่เอาต์พุตลอยขึ้นไปหรือต่ำลงจากระดับศูนย์มากซึ่งบางครั้งอาจจะถึงกับอิมตัวอยู่ที่ค่าใกล้ศักดาไฟฟ้าของแหล่งจ่ายไฟ ทำให้วงจรไม่สามารถทำงานได้

3.2.2 วงจรปรับศูนย์ (Autozero Circuit)

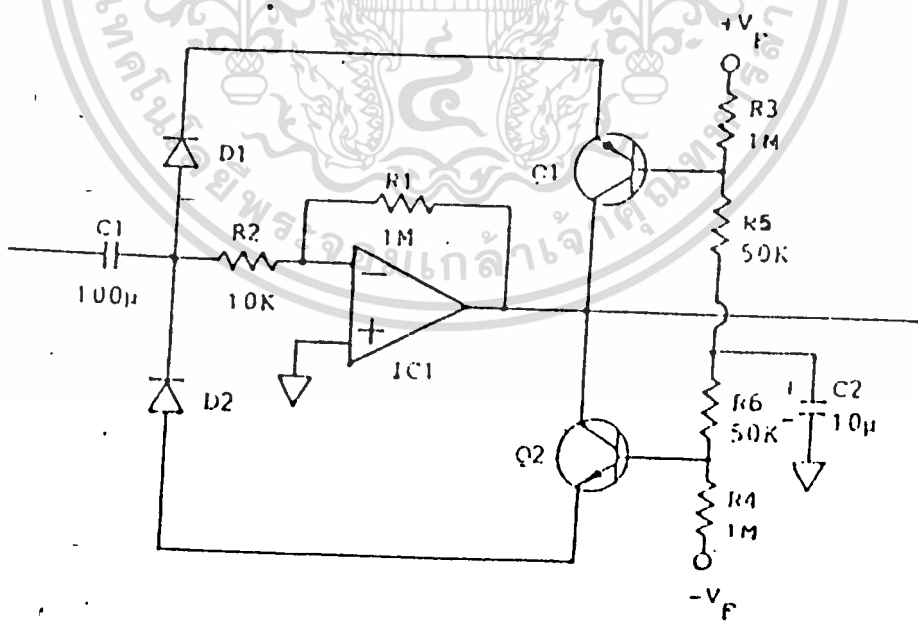
เมื่อสัญญาณคลื่นไฟฟ้าหัวใจผ่านวงจรรขยายความแตกต่างมักจะมีศักดาไฟฟ้าออฟเซ็ทถูกขยายมาด้วย ศักดาไฟฟ้าออฟเซ็ทนี้เป็นไฟฟ้ากระแสตรง ซึ่งสามารถแยกออกจากคลื่นไฟฟ้าหัวใจได้โดยการส่งผ่านสัญญาณทางตัวเก็บประจุ แต่เนื่องจากคลื่นไฟฟ้าหัวใจมีความถี่ต่ำอยู่ในช่วง 0.5 เฮิรซ์ ถึง 200 เฮิรซ์ ดังนั้นตัวเก็บประจุที่ใช้จึงมีค่ามาก เพื่อให้สัญญาณที่มีความถี่ต่ำในช่วงดังกล่าวผ่านไปได้ ปัญหาที่ตามมาก็คือ ถ้ามีการรบกวนที่อิเล็กทรอนิกส์ เช่น เมื่อคนไข้ขยับตัวจะทำให้ความต้านทานตรงลอสส์ของอิเล็กทรอนิกส์กับผิวหนังเปลี่ยนแปลงและวงจรเสียสมดุลย์ เกิดเป็นศักดาไฟฟ้าออฟเซ็ทที่เข้าพุทของวงจรรขยายความแตกต่างคลื่นไฟฟ้าหัวใจที่ผ่านตัวเก็บประจุจะลอยตัวออกห่างจากระดับศูนย์และกลับเข้าสู่ระดับศูนย์ช้ามาก เนื่องจากค่าเวลาคงที่ (time constant) ของตัวเก็บประจุกับความต้านทานอินพุทของวงจรถัดไปมีค่ามาก ดังรูปที่ 3.5

หลักการของวงจรปรับศูนย์คือ จะช่วยลดค่าเวลาคงที่ (Time constant) ให้เหลือน้อยมากเมื่อเกิดศักดาไฟฟ้าออฟเซ็ทถึงระดับที่กำหนดไว้ ดังรูปที่ 3.6 ในขณะที่ยังไม่เกิดศักดาไฟฟ้าออฟเซ็ทค่าเวลาคงที่ (Time constant) จะมีค่าเท่ากับผลคูณของ $C1$ กับ $R2$ และเมื่อมีศักดาไฟฟ้าออฟเซ็ทประมาณ $+ 1.2$ โวลต์ หรือ $- 1.2$ โวลต์ (เท่ากับศักดาไฟฟ้าตกค่อมไดโอด $D1$ หรือ $D2$ กับขา EB ของทรานซิสเตอร์ $Q1$ หรือ $Q2$) ทรานซิสเตอร์ก็จะทำหน้าที่เป็นทางผ่านของสัญญาณลงกราวด์ทำให้ค่าTime constant มีค่าลดลงเหลือเพียงเท่ากับผลคูณของ $C1$ กับความต้านทานภายในของทรานซิสเตอร์ซึ่งมีค่าน้อยส่วน $IC1$ เป็นวงจรรขยายแบบกลับเฟส (inverting amplifier) มีอัตราขยายศักดา ไฟฟ้าคือ

$$\text{อัตราขยายศักดาไฟฟ้ามีค่า } R1/R2 = 1M/10k = 100$$



รูปที่ 3.5 แสดงคลื่นไฟฟ้าหัวใจที่ส่งผ่านตัวเก็บประจุที่มีค่ามาก เมื่ออิเล็กทรอนิกส์ทรานสดูกรบกลวน

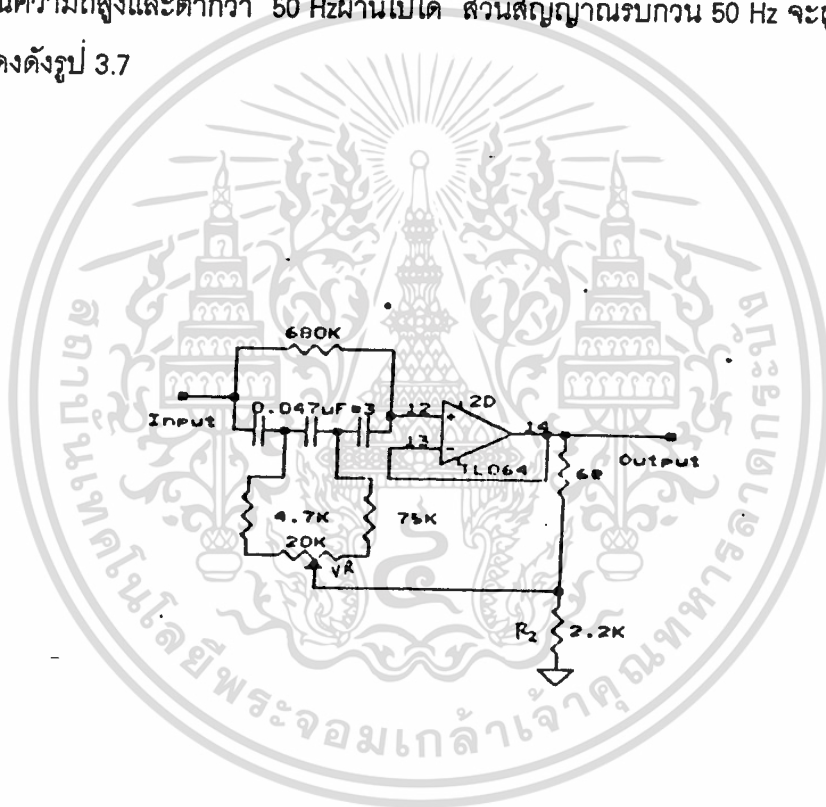


รูปที่ 3.6 วงจรปรับศูนย์ ทำหน้าที่ลดค่า time constant เมื่อมีศักดาไฟฟ้าออฟเซ็ทเข้ามา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 วงจรกรองความถี่ต่ำ (Low pass Notch filter)

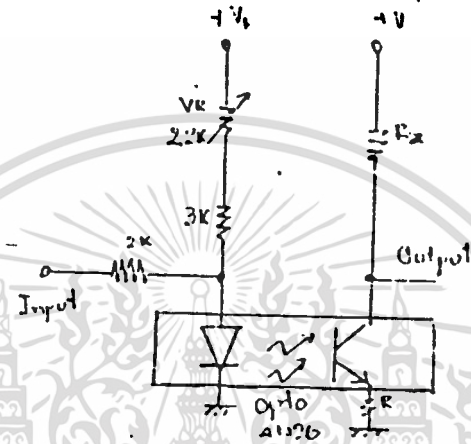
ถึงแม้ว่าวงจรขยายในภาคแรกจะเป็นวงจรขยายความแตกต่าง ซึ่งมีคุณสมบัติในการกำจัดสัญญาณรบกวนได้ก็ตาม แต่ถ้าเกิดความไม่สมดุลย์ของวงจรขึ้นมา สัญญาณรบกวนซึ่งส่วนใหญ่เป็นความถี่ 50 Hz ก็สามารถผ่านไปได้ แต่เนื่องจากคลื่นไฟฟ้าหัวใจมีความถี่ต่ำอยู่ในช่วง 0.5 ถึง 200 Hz ถ้าเราใช้วงจรกรองความถี่ต่ำ (Low-pass Filter) แบบธรรมดาที่ยอมให้ความถี่ต่ำกว่า 50 Hz ผ่านไปได้ ก็จะทำให้สัญญาณไฟฟ้าหัวใจส่วนที่มีความถี่สูงกว่า 50 Hz ถูกกำจัดออกไป ดังนั้น เราจึงต้องใช้วงจรความถี่ต่ำแบบ Low-pass Notch Filter ซึ่งจะยอมให้สัญญาณความถี่สูงและต่ำกว่า 50 Hz ผ่านไปได้ ส่วนสัญญาณรบกวน 50 Hz จะถูกกำจัดออกไป วงจรแสดงดังรูป 3.7



รูปที่ 3.7 วงจรกรองความถี่ต่ำ Low-pass Notch Filter

เมื่อกรองสัญญาณที่ไม่ต้องการไม่ให้ผ่านไปได้แล้ว ก็ผ่านมาที่วงจรส่งผ่านสัญญาณแสงเพื่อทำการแยกจุดคินระหว่างวงจรส่วนหน้าที่สัมผัสร่างกายกับวงจรถัดไป เพื่อป้องกันกระแสรั่วไหลจากเครื่องไปทำอันตรายต่อคนไข้ได้ จากวงจรในรูป 3.8 ความต้านทาน R_1 ทำหน้าที่เปลี่ยนศักดาไฟฟ้าเป็นกระแสไฟฟ้า เพื่อป้อนให้กับตัวส่งสัญญาณแสงซึ่งเป็นไดโอดความต้านทาน R_2 และ VR จะเป็นตัวป้อนกระแสไบอัสให้กับตัวส่ง การตั้งไบอัสทำได้โดยการปรับตัว

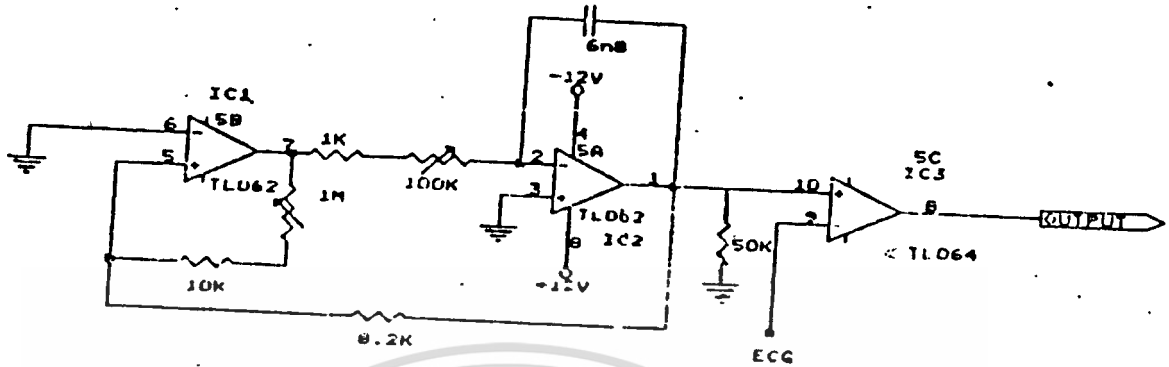
ความต้านทานเปลี่ยนค่าได้ VR จนกระทั่งศักดาไฟฟ้าที่คอลเลคเตอร์ของตัวรับสัญญาณแสงมีค่าประมาณ 1/2 ของศักดาไฟฟ้าจากแหล่งจ่ายไฟ +V



รูปที่ 3.8 วงจรส่งผ่านสัญญาณด้วยแสง

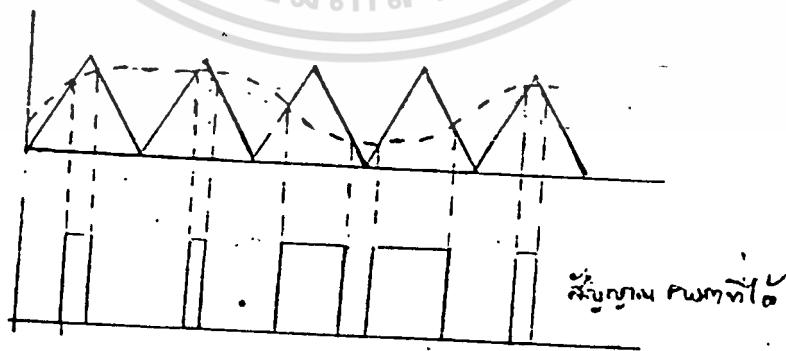
การไบอัสดังกล่าวเป็นการไบอัสให้ตัวส่งสัญญาณแสงซึ่งเป็นไดโอด ทำงานอยู่ในช่วงลิเนียร์ ซึ่งการปรับกระแสไบอัสให้อยู่ในช่วงลิเนียร์นี้กระทำได้ยากและตัวส่งสัญญาณแสงแต่ละตัวก็มีคุณสมบัติแตกต่างกันไป เราจึงทำการปรับไบอัสทุกครั้งที่มีการเปลี่ยนตัวส่งสัญญาณ (แม้ว่าตัวส่งสัญญาณจะเป็นเบอร์เดียวกันก็ตาม) และอาจจะต้องมีการเปลี่ยนแปลงค่าอุปกรณ์ของวงจรได้ด้วย

ดังนั้นเราจึงแก้ปัญหาดังกล่าวโดยการมอดดูเลตสัญญาณก่อนจะส่งผ่านไปยังตัวส่งสัญญาณแสงโดยเราจะใช้วงจร พัลส์-วิดท์ มอดดูเลเตอร์ (Pulse - Width Modulator) ดังแสดงในรูปที่ 3.9



รูปที่ 3.9 วงจร Pulse-Width Modulator และวงจรส่งผ่านสัญญาณแสง

จากรูปที่ 3.9 IC₁ และ IC₂ ทำหน้าที่สร้างสัญญาณสามเหลี่ยม (Triang Signal) ความถี่ 3 KHz เพื่อเป็นสัญญาณเปรียบเทียบ (Reference Signal) เข้าที่ขาอินพุทไม่กลับเฟส (Non-Inverting Input) ของ IC₃ ซึ่งทำหน้าที่เปรียบเทียบสัญญาณ (Comparator) โดยสัญญาณที่ออกจากวงจรของความถี่ต่ำ จะถูกนำเข้ามาที่ขาอินพุทกลับเฟส (Inverting Input) ของ IC₃ สัญญาณที่เอาท์พุทของ IC₃ จะมีลักษณะเป็นพัลส์ โดยที่ความกว้างของพัลส์ (Pulse Width) จะแปรเปลี่ยนตามสัญญาณที่ขาอินพุทไม่กลับเฟส ดังแสดงได้ดังรูป 3.10

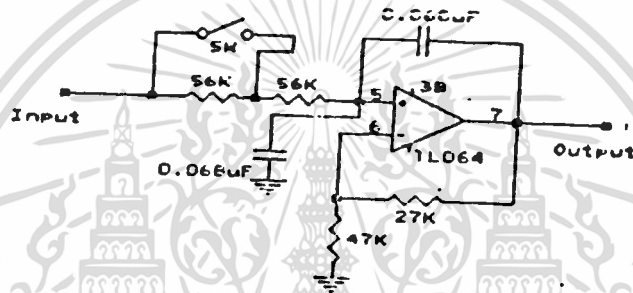


รูปที่ 3.10 แสดงการเปลี่ยนความกว้างพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 วงจรดีมอดูเลเตอร์ (Demodulator Circuit)

หลังจากที่เราได้รับสัญญาณจากตัวรับสัญญาณแสงซึ่งเป็นสัญญาณพัลส์แล้วจะต้องแปลงสัญญาณดังกล่าวให้เป็นสัญญาณคลื่นไฟฟ้าหัวใจตามเดิม โดยการใช้วงจรดีมอดูเลเตอร์ ซึ่งวงจรที่ทำหน้าที่ดังกล่าวคือ วงจรกรองความถี่ต่ำ ที่ยอมให้ความถี่ในช่วงความถี่ของสัญญาณคลื่นไฟฟ้าหัวใจผ่านได้ ดังแสดงในรูปที่ 3.11



รูปที่ 3.11 วงจรกรองความถี่ต่ำแบบแอคทีฟฟิลเตอร์

วงจรในรูปที่ 3.11 เป็นวงจรกรองความถี่ต่ำแบบแอคทีฟ (Active Low-Pass Filter) แบบ Sallen and Key Circuit (Design 2) ซึ่งมีค่าความถี่คัทออฟ Cut-Off Frequency or Passband Edge Frequency) หรือ $\omega_p = 262 \text{ Hz}$ และ Pole $Q = 0.7$

3.4 วงจรขยายและปรับระดับสัญญาณ (Amplifier and Clamp Circuit)

ทำหน้าที่ขยายสัญญาณไฟฟ้าหัวใจให้มีขนาดและระดับของศักดาไฟฟ้าเหมาะสมกับวงจรในส่วนถัดไป โดยที่คุณสมบัติของวงจขยายสัญญาณที่มีแถบความถี่ (bandwidth) ประมาณ 0.5 ถึง 40 Hz สัญญาณเอาร์ทพุทมีศักดาไฟฟ้าอยู่ในช่วง 0-5 โวลท์ สัญญาณอินพุทมีขนาดประมาณ 1 โวลท์ ยอดถึงยอด (Vp-p) รูป 3.17 แสดงวงจขยายและปรับระดับสัญญาณ โดยส่วนของวงจขยายประกอบด้วยออปแอมป์ TLO82 ตัวแรกทำหน้าที่เป็น Nonverting Amp. มีอัตราขยาย 4 เท่า ส่วนตัวหลังทำหน้าที่เป็นบัฟเฟอร์ ออปแอมป์นี้ทำงานด้วยไฟเลี้ยง +12V,-12V ส่วนวงจปรับระดับสัญญาณทำหน้าที่ยกระดับสัญญาณอินพุทที่มีศักดาต่ำกว่าศูนย์ให้มีศักดามากกว่าศูนย์ เพื่อให้สัญญาณเหมาะสมที่จะป้อนให้แก่วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล วงจรที่แสดงไว้ในรูป ประกอบด้วยตัวความต้านทานและตัวเก็บประจุ โดยสามารถคำนวณค่าของตัวความต้านทาน R8,R9 และตัวเก็บประจุ C5 ได้ โดยกำหนดให้ R8,R9 = 10 kilo-ohm คำนวนค่า C5 ได้ดังนี้

$$C5 = 1/(2r\pi fr)$$

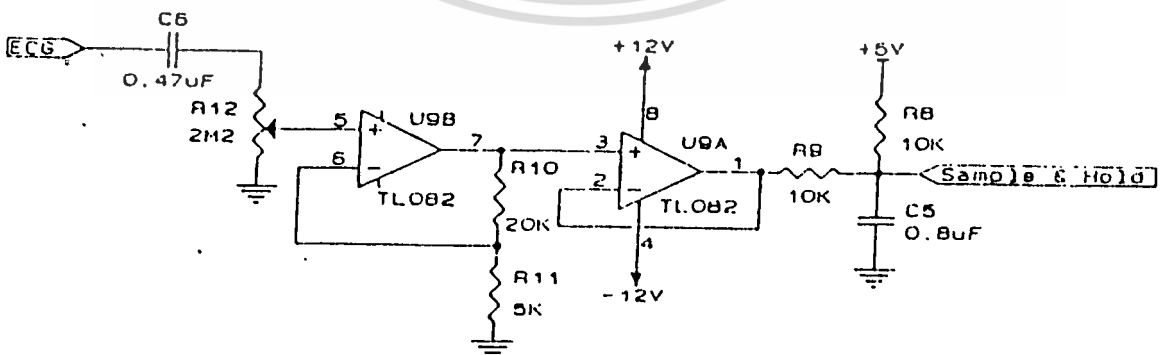
โดยที่ $r = R8/R9 = 5 \text{ kilo-ohm}$ และ $fr = 40 \text{ Hz}$

เพราะฉะนั้น

$$C5 = 1/(2 * \pi * 40 * 5 * 10^3) = 0.8 \text{ uF}$$

และสัญญาณเอาร์ทพุท (eo) จะเท่ากับ $2.5 + e1/2$

โดย e1 คือ สัญญาณไฟฟ้าหัวใจที่เข้ามาในวงจปรับระดับสัญญาณ



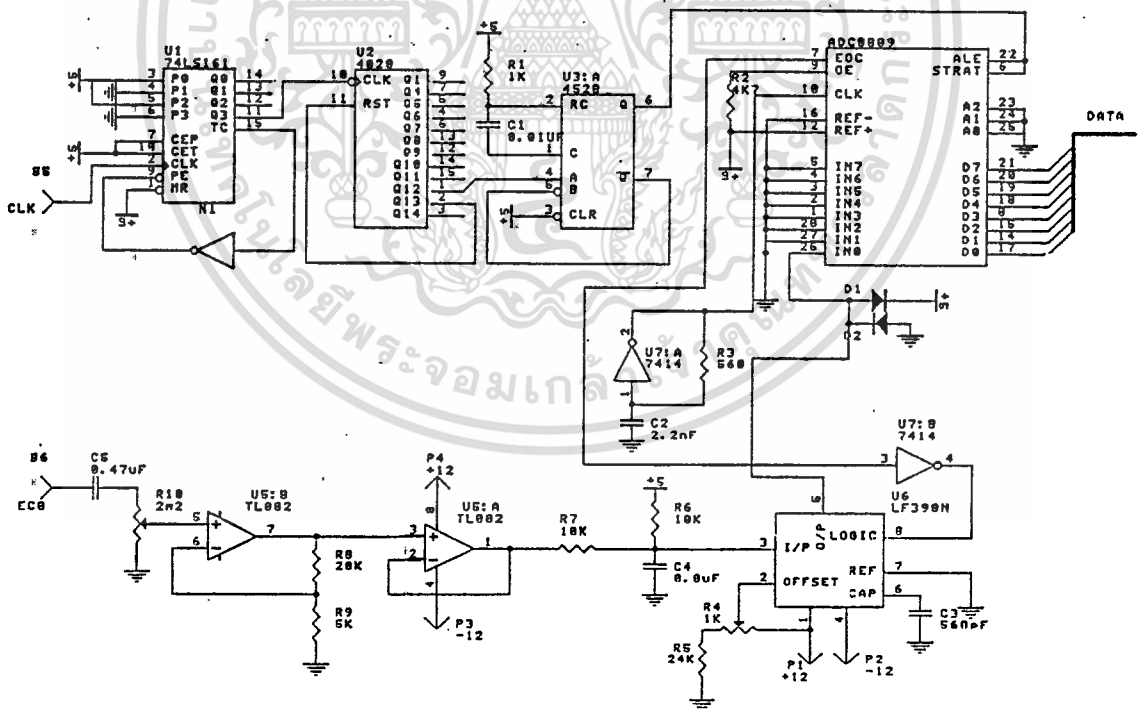
รูปที่ 3.12 วงจขยายและปรับระดับสัญญาณไฟฟ้าหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรแซมปลิงแอนดิโฮลด์และวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล

(Sample & Hold Circuit and Analog to Digital Converter)

วงจรแซมปลิงแอนดิโฮลด์ ทำหน้าที่เก็บค่าของศักดาไฟฟ้าของสัญญาณอินพุตที่เข้ามาได้ชั่วขณะเพื่อให่วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลในส่วนถัดไปนำค่าของศักดาไฟฟ้านี้ไปแปลงเป็นข้อมูลดิจิตอลได้โดยไม่เกิดความผิดพลาด วงจรที่ใช้แสดงในรูป 3.18 โดยมีไอซี LF398N เป็นตัวทำหน้าที่สุ่มและเก็บค่าไว้ (sample & hold) เวลาที่ทำการเก็บค่าไว้กำหนดได้จากตัวเก็บประจุที่สัญญาณ HoldCAP. (ขา 6 ของไอซี) สถานะของการสุ่มและเก็บค่าควบคุมด้วยสัญญาณ Logic และ Logic Ref.(ขา 8 และ 7 ของไอซีตามลำดับ) สัญญาณเอาต์พุตจะต่อไปยังวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล



รูปที่ 3.13 วงจรแซมปลิงแอนดิโฮลด์และวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล ทำหน้าที่แปลงสัญญาณไฟฟ้าหัวใจให้อยู่ในรูปของข้อมูลดิจิทัล ซึ่งคอมพิวเตอร์สามารถประมวลผลได้ วงจรนี้แสดงในรูป 3.18 โดยใช้ไอซี ADC0809 เป็นไอซี สำหรับแปลงสัญญาณอนาล็อกเป็นดิจิทัลแบบ Successive Approximation Register (SAR) มีขนาดอินพุต 8 ช่องสัญญาณ โดยเลือกจากการถอดรหัสสัญญาณ 3 เส้น (A,B,C) และสามารถแปลงเป็นดิจิทัลได้ 8 บิต เวลาในการแปลงสัญญาณ (Conversion Time) น้อยที่สุด 100 us จากรูป สัญญาณเอาต์พุต ซึ่งมีค่าประมาณ 640 KHz สัญญาณอินพุตนี้ได้จากเอาต์พุตของไอซี LF398N และมีไดโอด D1,D2 ต่ออยู่เพื่อพิกัดค่าศักดาไฟฟ้าไม่ให้เกินแรงดันไปเลี้ยงตามรูป สัญญาณ START และ ALE ใช้กำหนดการทำงานเริ่มต้น โดยสัญญาณนี้ต่อกับส่วนกำหนดอัตราการสุ่ม ซึ่งได้จากสัญญาณเอาต์พุตของวงจรหารสัญญาณนาฬิกาของ CPU ด้วยไอซี 74161 และไอซี 4020 มีความถี่ประมาณ 250 Hz จากนั้นปรับขนาดความกว้างของความกว้างของสัญญาณให้เหมาะสมตามข้อสัญญาณ START เมื่อวงจรแปลงข้อมูลเรียบร้อย ข้อมูลดิจิทัลจะถูกแลทซ์เก็บไว้ที่ไอซี 74LS374 ด้วยสัญญาณควบคุม EOC เพื่อรอให้ CPU มารับข้อมูลนั้นต่อไป

บทที่ 4

MCS 51 ไมโครคอนโทรลเลอร์

4.1 โครงสร้างสถาปัตยกรรม MCS - 51

4.1.1 ลักษณะหลักทั่วไป ๆ ไป ของ MCS-51 จะประกอบด้วย

1. สร้างโดยใช้ HMOS และ DHMOS เทคโนโลยีและทำงานด้วย แหล่งจ่ายไปขนาด 5 V เพียง แหล่งเดียว

2. ซีพียู มีขนาด 8 บิต

3. มีวงจรรอสซิลเลเตอร์ และวงจรมหาพีคาบนชิป

4. ชุดแบงก์ (BANK) รีจิสเตอร์มี 4 ชุด แต่ละชุดมีรีจิสเตอร์ 8 ตัว ทำงานเช่นเดียวกับ MCS-48

5. มีตัวจับเวลา / ตัวนับ ขนาด 16 บิต 2 ชุด และสำหรับเบอร์ 8032, 8052 มี 3 ชุด

6. มีพอร์ตไอโอแบบขนาด 2 ทิศทางจำนวน 4 พอร์ต พอร์ตละ 8 บิต รวมทั้งหมดเป็น 32 เส้น แต่ละเหลือเพียง 16 เส้น สำหรับเบอร์ 8031 อีก 16 เส้น ใช้ในการเข้าถึงทางแอดเดรส และข้อมูล

7. พอร์ตแบบอนุกรมสามารถที่จะโปรแกรมการรับส่งแบบ Full Duplex ที่ความเร็วสูง

8. หนึ่งวัฏจักรคำสั่งจะใช้เวลา 1 ไมโครวินาที ด้วยการใส่คริสตัล 12 เมกกะเฮิร์ตซ์

9. แอดเดรสข้อมูลภายนอกได้ 64 กิโลไบต์

10. แอดเดรสโปรแกรมภายนอกได้ 64 กิโลไบต์

11. สามารถกำหนดเลขที่อยู่ข้อมูลขนาดไบต์ หรือบิตได้โดยตรง

12. มีซอฟต์แวร์แฟลคสำหรับผู้ใช้ที่จะกำหนดเองได้ถึง 128 ตำแหน่งบิต

13. โครงสร้างอินเตอร์รัพท์ทำได้ 5 แหล่ง และ 6 แหล่ง สำหรับ 8032/8052 พร้อมด้วยการ จัด ไพรออริตี้ (Priority) ได้ 2 ระดับ

14. ตัวโปรแกรมเมอร์สามารถใช้งานแบบบูลีน (Boolean) ได้ สำหรับการใช้งานควบคุม

15. มีคำสั่งคูณและหารทางฮาร์ดแวร์ทำได้ภายใน 4 ไมโครวินาที

16. ตัวเลขทางคณิตศาสตร์ ใช้ได้ทั้งแบบไบนารี และ เดซิมีล

17. การใช้พื้นที่สแต็กสำหรับโปรแกรมย่อยต่าง ๆ ทำได้กว้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

18. ชุดคำสั่งของ MCS-51 จะมีมากกว่าชุดคำสั่งของ MCS-48 ตระกูล MCS-51 จะมี ทั้งแบบ ROM ในตัว หรือไม่มี ROM หรือมี EPROM บนชิปเดียวกันและจะมี ตำแหน่งขาที่เหมือนกัน ตารางที่ 4.1 แสดงถึงตารางรายละเอียดของ เบอร์ต่าง ๆ ในตระกูล MCS-51 ที่มีจำหน่ายในท้องตลาด

| Device | ROMless Version | EPROM Version | ROM Bytes | RAM Bytes | 8-Bit I/O Ports | 16-Bit Timer/Counters | Programmable Counter Array (PCA) | UART | Serial Expansion Port (SEP) | Global Serial Channel (GSC) | DMA Channels | A/D Channels | Interrupt Sources/Vectors | Power Down and Idle Modes |
|----------|-----------------|-----------------|-----------|-----------|-----------------|-----------------------|----------------------------------|------|-----------------------------|-----------------------------|--------------|--------------|---------------------------|---------------------------|
| 8051 | 8051 | — | 4K | 128 | 4 | 2 | | ✓ | | | | | 5/5 | |
| 8051AH | 8051AH | 6751H E751BH | 4K | 128 | 4 | 2 | | ✓ | | | | | 6/5 | |
| 8052AH | 8052AH | 6752BH | 8K | 256 | 4 | 3 | | ✓ | | | | | 6/6 | |
| 80C1BH | 80C1BH | 87C51 | 4K | 128 | 4 | 2 | | ✓ | | | | | 6/5 | ✓ |
| 80C51FA | 80C51FA | F7C51FA | 8K | 256 | 4 | 3 | | ✓ | | | | | 14/7 | ✓ |
| 80C51FB | 80C51FB | 67C51FB | 16K | 256 | 4 | 3 | | ✓ | | | | | 14/7 | ✓ |
| 80C51GA | 80C51GA | F7C51GA | 4K | 128 | 4 | 2 | | ✓ | | | | 8 | 6/7 | ✓ |
| 80C152JA | 80C152JA | — | 8K | 256 | 5 | 2 | | ✓ | | ✓ | 2 | | 15/11 | ✓ |
| — | 80C152JB | — | — | 256 | 7 | 2 | | ✓ | | ✓ | 2 | | 15/11 | ✓ |
| 80C152JC | 80C152JC | — | 8K | 256 | 5 | 2 | | ✓ | | ✓ | 2 | | 15/11 | ✓ |
| — | 80C152JD | — | — | 256 | 7 | 2 | | ✓ | | ✓ | 2 | | 15/11 | ✓ |
| 80C451 | 80C451 | — | 4K | 128 | 7 | 2 | | ✓ | | ✓ | 2 | | 15/11 | ✓ |
| 80C452 | 80C452 | F7C452P | 8K | 256 | 5 | 2 | | ✓ | | | | | 6/5 | ✓ |
| | | | | | | | | | | | | | 9/8 | ✓ |

ตารางที่ 4.1 ตารางรายละเอียดของตระกูล MCS-51

8751H อยู่ในกลุ่มรุ่นเดียวกับ 8051AH ที่เราสามารถโปรแกรมได้ด้วยระบบไฟ สามารถลบโปรแกรมออกได้ด้วยแสงอุลตราไวโอเล็ตนอกเหนือจากไอซีที่แสดงในตารางบนที่ใช้เทคโนโลยี HMOS แล้วยังมีตระกูลอื่นที่ใช้ในเทคโนโลยี CHMOS ที่ประหยัดพลังงานได้มากกว่า 4 เท่าของ HMOS ที่มีจำหน่ายขณะนี้คือเบอร์ 80C51, 80C31 และ 87C51

4.1.2 การจำลักษณะภายนอกของ MCS-51

รูปที่ 4.2 แสดงการจัดขาตามลักษณะภายนอกของชิป MCS-51 ซึ่งรายละเอียดมีดังนี้ คือ

1. ขา Vss (ขา 20) เป็นขาสำหรับต่อลงดิน
2. ขา Vcc (ขา 40) เป็นขาที่ต่อแรงดันไปกระแสดวงขนาด 5 V. และใช้

สำหรับการโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ขา PORT 0 (PO.0 - PO.72 AD0 - AD7) (ขา 32 - 39) เป็นพอร์ตไอโอ 8 บิต แบบ Open Drain- Bifirectional สามารถที่จะรับโหลดที่ทีแอลได้ 8 ตัว การเขียน ค่า "1" ไปที่พอร์ตนี้จะเป็นการปล่อยลอย (Float) ขา ของพอร์ตนี้ทำให้มันทำงานเป็นอินพุท มีสถานะอิมพีแดนซ์สูง ในการให้พอร์ตนี้ให้บริการแบบไอโอพอร์ต 0 จะทำงานเป็นมัลติเพลกซ์ด้วยสัญญาณแอดเดรสไบต์ต่ำกับบัสข้อมูล สำหรับการใช้งานด้านหน่วยความจำภายนอก ในการใช้งานแบบนี้จะใช้ลักษณะภายในเป็นตัวพูลอัพ พอร์ต 0 ยังใช้งานเป็นตัวส่งข้อมูลออกจากพอร์ตนี้ เมื่อให้บริการทางด้าน การ ตรวจสอบโปรแกรม ROM ภายในและการโปรแกรมตัว EPROM ภายใน ถ้าใช้งานภายในลักษณะนี้การพูลอัพจากภายนอกจะต้องต่อด้วยค่า 10 กิโลโอมห์

4. ขา PORT 1 (P1.0 - P1.7) (ขา 1-8) เป็นพอร์ตไอโอ 8 บิต แบบ Open Drain Bidirectional พร้อมด้วยการพูลอัพภายใน ถ้าเป็นพอร์ต เอาต์พุท บัฟเฟอร์สามารถรับโหลดที่ทีแอล ตระกูลแอลเอสไอได้ 4 ตัว, พอร์ต 1 เมื่อถูกเขียนค่า "1" ด้วยโปรแกรมมันจะมีสถานะสูงด้วย การพูลอัพภายใน การให้สถานะเช่นนี้จะเป็นการ Initial ใช้งานพอร์ตนี้ให้เป็นอินพุท ขณะที่พอร์ต 1 เป็นอินพุทการ ให้สัญญาณลงต่ำจะเป็นการจ่ายกระแสออก เนื่องจากการพูลอัพ ภายใน

ในเบอร์ 8052 ขา P1.0 และ P1.7 จะใช้งานเป็น T2 และ T2EX โดยขา T2 จะทำหน้าที่รับสัญญาณจากภายนอกให้ตั้งเวลา 2 ทำงาน และ ขา T2EX จะเป็นอินพุทผ่านเข้าตัวตั้งเวลา 2 ถูกกระตุ้นให้ทำงานแบบปกติ ตามโปรแกรมที่ตั้งไว้ หรือเค็ปเจอร์ (Capture)

5. ขา PORT (P2.0 - P2.7) (ขา 21 ข 28) เป็น พอร์ตไอโอ 8 บิตแบบ Open Drain Bidirectional ด้วยการพูลอัพภายในพอร์ต 2 ที่ทำหน้าที่ เป็นบัฟเฟอร์เอาต์พุทสามารถจ่ายโหลดที่ทีแอลตระกูลแอลเอสไอได้ 4 ตัว พอร์ตจะ ถูกใช้งานเป็นตัวส่งแอดเดรสไบต์สูงด้วย เมื่อใช้งานร่วมกับหน่วยความจำภายนอกเพื่อ ให้แอดเดรสได้ ถึง 16 บิตด้วยการใช้งานแบบนี้ มันจะมีพูลอัพภายในที่ช่วยให้ การส่งค่า "1" ได้ระดับที่แน่นอน นอกจากการ ใช้งานสำหรับ แอดเดรสอันดับสูง ยังใช้เป็นขาควบคุมในการใช้งานตรวจสอบ และเขียน โปรแกรมเบอร์ 8751 และ ตรวจสอบโปรแกรมภายใน 8051

6. ขา PORT 3 (P3.0 P.07) (ขา 10 - 17) เป็น พอร์ตไอโอ 8บิตแบบพูลอัพ ภายใน นอกจากทำ ที่สามารถรับโหลด ที่มีแอลพวกตระกูล แอลเอสไอ 4 ตัว แล้วยังใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นพิเศษสำหรับตระกูล MCS-51 ตามรายการข้างล่างนี้ด้วยการที่จะให้ทำงานตามฟังก์ชันข้างบนจะต้องเริ่มโปรแกรมด้วยการส่ง ค่า "1" ไปแลทซ์ไว้ก่อนที่ ให้ทำงานตามฟังก์ชันข้างบน

7. ขา RST (ขา 9) ต้องคงสถานะค่าสูงเป็นเวลาประมาณ อย่างน้อย สอง วัฏจักร ระหว่างที่ออสซิลเลเตอร์ทำงานขณะที่ต้องการรีเซ็ตทั้งระบบงาน โดยจะต่อรีจิสเตอร์พูลดาวน์ (8.2 กิโลโอมห์) จากขา RST ไปลงดินและเพื่อให้ตัวชิปรีเซ็ต ได้อัตโนมัติขณะเปิดไฟจะใช้คาปาซิเตอร์ (10 ไมโครฟารัด) ต่อคอม ระหว่างขา RST กับขา Vcc

8. ขา ALE/PROG (ขา 30) เป็นขาแอดเดรสแลทซ์อินาเบิ้ลด้วย การส่งพัลส์ ออกไปใช้สำหรับแลทซ์ค่าแอดเดรสไบต์ต่ำจากพอร์ต 0 ในระหว่างการเข้า ถึงข้อมูลจากหน่วย ความจำ ภายใน ALE จะถูกส่งสัญญาณนาฬิกาออกมาในอัตรา ความเร็วคิงที่ $1/8$ ของ ความถี่ออสซิลเลเตอร์ตลอดเวลา แม้ว่าจะไม่มีการเข้าถึงข้อมูล จากภายใน , ดังนั้นจึง สามารถที่จะใช้สัญญาณจากขานี้เป็นตัวเวลากายนอก หรือเป็น ความถี่สัญญาณนาฬิกา แต่ อย่างไรก็ตามความถี่สัญญาณนี้จะลดความถี่ช้าลงไปเท่าหนึ่ง

ระหว่างการทำงาน แบบการเข้าถึงของหน่วยความจำข้อมูลภายนอก , ขา นี้ยัง ใช้เป็นสัญญาณพัลส์เข้าสำหรับการควบคุมการโปรแกรม EPROM ภายในชิป

9. ขา PSEN (Program Storage Enzable) เป็นสไตรบ อ่านข้อมูลจาก โปรแกรมหน่วยความจำภายนอก เมื่อชิปทำงานด้วยโปรแกรมภายนอก ขา PSEN จะสร้าง สไตรบต่ำสองครั้งภายในแต่ละวัฏจักรแมชชีน สัญญาณจะมีสถานะสูงหรือพัลส์ต่ำ ทั้งสองถูกจะ หายไปเมื่อทำงานในช่วงการอ่านหรือเขียนข้อมูล จากหน่วยความจำข้อมูลภายนอกและ PSEN จะไม่มีพัลส์ส่งออกถ้าชิปทำงานด้วย โปรแกรมหน่วยความจำภายใน

10. ขา EA / Vpp (ขา 31) มีสถานะสูงตัวชิพในชิปจะทำงานตามโปรแกรมที่ อยู่ในหน่วยความจำภายใน (โดยที่โปรแกรมจะต้องไม่ยาวกว่า 4 กิโลไบต์ สำหรับเบอร์ 8051 AH และ 8 กิโลไบต์ สำหรับเบอร์ 8052 AH) การทำให้ EA มีสถานะต่ำจะเป็นการควบคุม ให้ชิพทำงานตามโปรแกรมหน่วยความจำภายนอก ซึ่งขยายโปรแกรมได้ยาวถึง 64 กิโลไบต์ ในตัว 8031 AH และ 8032 AH ขา EA จะต้องต่อลงดินเช่นกัน แม้ว่าจะไม่มี ROM อยู่ภายในก็ตาม ในตัว 8751 H จะใช้ขา นี้ จ่ายแรงดัน 21 V ขณะทำการเขียนโปรแกรม EPROM ของชิป 8751 H ตัวนี้

11. ขา XTAL1 ขา 19 ใช้เป็นตัวอินพุท เข้าสู่อกซิลเลเตอร์ ขยายแบบ Invert

12. ขา XRAL2 ขา 18 ใช้เป็นตัวเอาต์พุต จากตัวออสซิลเลเตอร์ ขยายแบบ Invert

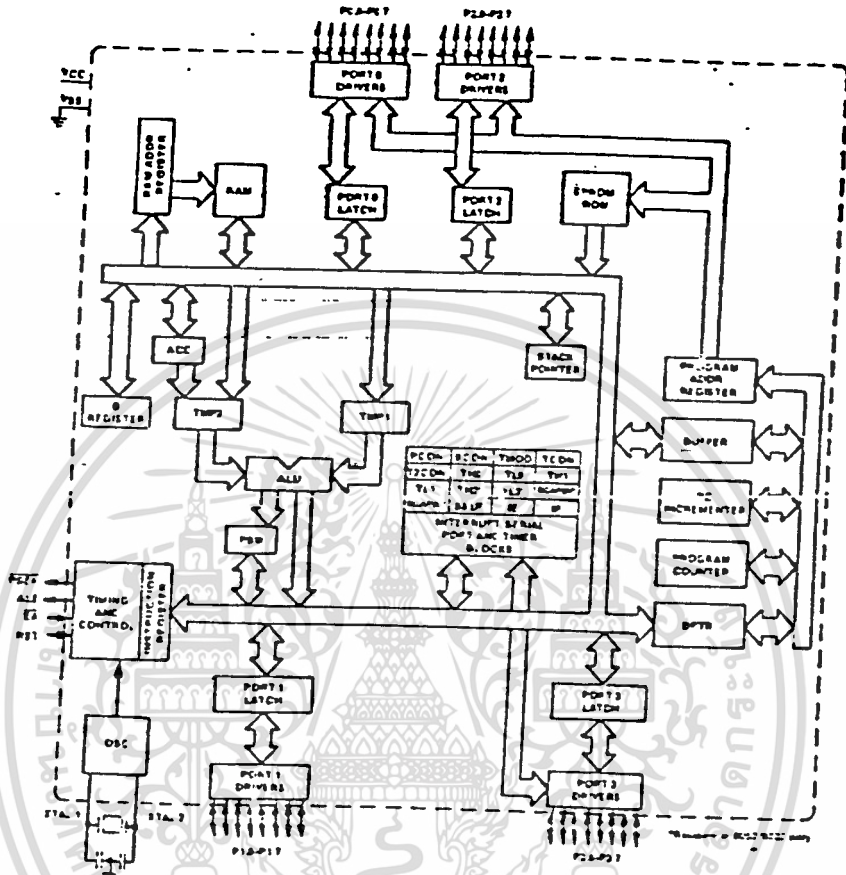
ตามตารางที่ 4.1 MCS - 51 ทั้ง 3 กลุ่มคือ กลุ่มที่มี ROM ไม่มี ROM และพวก EPROM จะมีขาใช้งานเหมือนกันหมด ยกเว้น 1 จะใช้งานเป็น T2 และขา 2 จะเป็น T2EX ในเบอร์ 8032/8052 ตลอดถึงจังหวะเวลา (Timing Diagram) และคุณสมบัติไฟฟ้าทั้งสามจะแตกต่างกันเฉพาะการโปรแกรมในชิป MCS-51 เท่านั้น ซึ่งแต่ละแบบจัดไปตามความต้องการของผู้ใช้เช่น 8751 จะมี 4 กิโลไบต์ ของ Ultraviolet - Erasable Programmable Read Only Memory (EPROM) เหมาะสำหรับการพัฒนาเครื่องต้นแบบ และการผลิตอุปกรณ์ที่มีจำนวนจำกัด เมื่อต้องการจะเขียนโปรแกรมเข้า EPROM จะมีตัวเขียนโปรแกรมพิเศษสำหรับเขียน โปรแกรมที่ผู้ออกแบบเขียนขึ้นมาได้ ถ้าโปรแกรมนี้อาจมีส่วนผิดพลาดที่ต้องการจะแก้ไขก็สามารถแก้ไขได้โดยการนำตัว 8751 ไปล้างโปรแกรมเดิมออกด้วยแสงอุลตราไวโอเล็ต และอัดข้อมูลโปรแกรมที่ได้แก้ไขแล้วเข้าไปใหม่ ทำเช่นนี้จนกระทั่งได้โปรแกรมที่สมบูรณ์ และเมื่อต้องการผลิตจำนวนมาก ก็สามารถที่จะใช้ MCS-51 เบอร์ 8051 ที่มี 4 กิโลไบต์ของ ROM ซึ่งจะถูกอัดข้อมูลโปรแกรมตามความต้องการของผู้ออกแบบโดยลงนามผู้ผลิตชิปเบอร์นี้การผลิตลักษณะนี้จะถูกกว่าการใช้เบอร์ 8751 แต่โปรแกรมภายในจะไม่สามารถลบได้และโปรแกรมใหม่ได้หลังจากการผลิตไปแล้ว

ส่วนเบอร์ 8031 จะไม่มีหน่วยความจำของโปรแกรมบนชิป แต่อาจต่อหน่วยความจำโปรแกรมจากหน่วยความจำภายนอกด้วย ROM EPROM หรือ PROM ได้ถึง 64 กิโลไบต์ ดังนั้น 8031 จึงเหมาะสำหรับการใช้งานที่โปรแกรมนี้อาจมีขนาดใหญ่กว่า 4 กิโลไบต์ และสำหรับผู้ออกแบบนี้ที่ต้องการแยกส่วนของโปรแกรมออกจากชิป

4.2 การจัดการทางสถาปัตยกรรม

รูปที่ 4.2 เป็นบล็อกไดอะแกรมที่แบ่งตามลักษณะงานทางสถาปัตยกรรมภายในของ MCS-51 โดยซึ่งเกิดชิปแต่ละตระกูลนี้จะประกอบด้วยหน่วยศูนย์กลางประมวลผล หน่วยความจำสองชนิด คือ แบบ ROM และ ROM หรือ EPROM พอร์ตเอาต์พุต อินพุต ไนตรัสเจอร์ สเตตัสและข้อมูล ส่วนวงจรตรรกในการ RANDOM ที่จำเป็นสำหรับตัวแปรของฟังก์ชันการต่อพ่วงส่วนต่าง ๆ ที่กล่าวนี้จะติดต่อกันด้วยบัสข้อมูลขนาด 8 บิตและจะ

มีบัฟเฟอร์สำหรับติดต่อข้อมูลกับภายนอกผ่านพอร์ตไอโอ เมื่อต้องการขยายหน่วยความจำหรือพอร์ตไอโอ



เดอร์ชั่วคราว ใช้สำหรับเป็นทางผ่านชั่วคราวของข้อมูลในการถ่ายเทภายใน ระบบ คำสั่งอื่นที่มี
 การใช้ ALU ยังมีความสามารถที่จะเพิ่มค่าในเรจิสเตอร์ ในลักษณะการบวกด้วยหนึ่ง
 (Increment) หรือค่านวนเลขที่อยู่ของข้อมูลที่จะนำไปเก็บ หรือการลดค่าลงครั้งละหนึ่งใน
 ลักษณะการลบด้วยค่าหนึ่ง (Decrement) โดยอัตโนมัติ หรือใช้ในการเปรียบเทียบค่าของตัว
 แปรทั้งสองค่าสำหรับในการทำงานทางสถาปัตยกรรมของ MCS-51 คือ ความสามารถในการ
 ทำงานสำหรับข้อมูลขนาด 8 บิต และ 1 บิต การใช้งานระดับบิตในการเซต เคลียร์
 หรือกลับค่า การเคลื่อนย้าย การทดสอบ และใช้ในการคำนวณทางตรรกศาสตร์ขนาด 1 บิต
 ความสามารถเช่นนี้ เหมาะสำหรับใช้ในงานควบคุมของสัญญาณเข้า และออกแบบทาง
 ตรรกด้วยพีชคณิต Boolean ซึ่งโดยปกติทำได้ลำบาก สำหรับไมโครโพรเซสเซอร์ทั่ว ๆ ไป งาน
 ในลักษณะนี้จึงได้ชื่ออีกอย่างหนึ่งว่า ตัวประกอบผลบุญสถิน



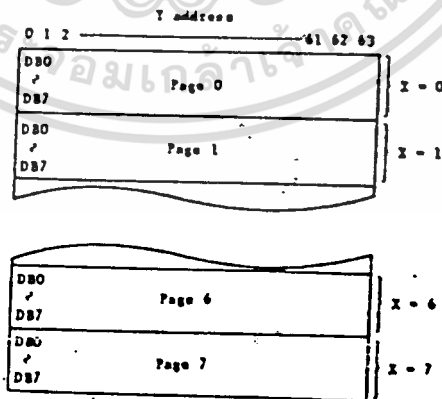
บทที่ 5

ส่วนแสดงผล

5.1 การใช้งาน Graphic LCD

ในส่วนแสดงผลของโครงการนี้ใช้ Graphic LCD ภายใน 128 * 64 Dot ซึ่งมี Controller ภายใน (HD61202 , HD61203) Controller จะมีลักษณะการแบ่งการควบคุมไว้ดังนี้
 Line คือการอ้างถึงบรรทัดของข้อมูล ภายในจะแบ่งเป็น 64 แถว com1 - com64)
 Page (x - address) เป็นการอ้างถึงหน้าต่างของการแสดงผล ภายในหนึ่ง page จะประกอบไปด้วย 8 line ซึ่งจะเป็นการอ้างถึงข้อมูลด้วย data-bus โดยตรง ภายใน LCD จะประกอบด้วย 8 page ซึ่งถูกชี้โดย X - register โดยเมื่อต้องการให้ LCD แสดงผลที่หน้าต่างใดของจอ เราจะต้องตั้งค่า X ให้กับ LCD ซึ่งมีตั้งค่า X ให้กับ LCD แล้ว ค่า X นั้นจะไม่มีเปลี่ยนแปลงจนกระทั่งจะมีการตั้งค่าใหม่ให้กับ LCD

Segment (Y - address) เป็นค่าพอร์เตอร์ ในการชี้ที่อยู่ของข้อมูล ซึ่งภายใน LCD จะถูกควบคุมการชี้ของข้อมูล โดย HD61202 โดยในตัว HD61202 จะสามารถชี้ที่อยู่ของข้อมูลได้ 64 segment ซึ่ง HD61202 ทั้งสองตัวก็จะสามารถทำการอ้าง segment ได้ถึง 128 segment



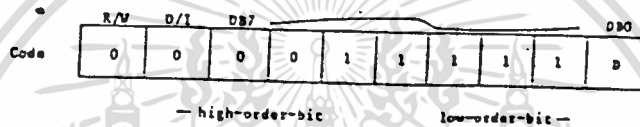
รูปที่ 5.1 แสดงการแบ่งการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการใช้งาน เมื่อทำการตั้งค่า Y แล้ว ค่าจะถูกเพิ่มค่าขึ้นเสมอ เมื่อมีการอ่านหรือเขียนข้อมูลบน LCD

ข้อควรระวัง เมื่อค่า Y ถูกเพิ่มขึ้นมากกว่า 63 แล้ว ค่า Y จะยังไม่เป็นการเป็นการอ้างถึงข้อมูลsegment ที่ 64 (segment 0 ของ cs2) ดังนั้นตั้งโปรแกรมจะต้องช่วยจัดการในส่วนนี้

1. display on/ off



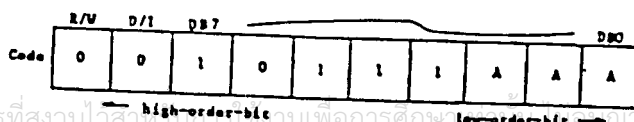
เป็นคำสั่งควบคุมการแสดงผล โดยการแสดงผลจะขึ้นอยู่กับค่า D (DB0) เมื่อค่า D เป็น 1 LCD จะทำการแสดงผล และเมื่อค่า D เป็น 0 LCD จะไม่แสดงผลข้อมูลภายใน LCD จะไม่มีการเปลี่ยนแปลงเนื่องจากคำสั่งนี้

2. Display start line



ค่า A จะเป็นค่าหมายเลขบรรทัด ที่จะให้ LCD แสดงผลเป็นบรรทัดแรก ของจอภาพ ในรูปที่ 2 จะเป็นตัวอย่าง ของการเลือกค่า Line จาก 0-3 ซึ่งจะทำให้การแสดงผลแตกต่างกันออกไป

3. Set Page (X - Address)



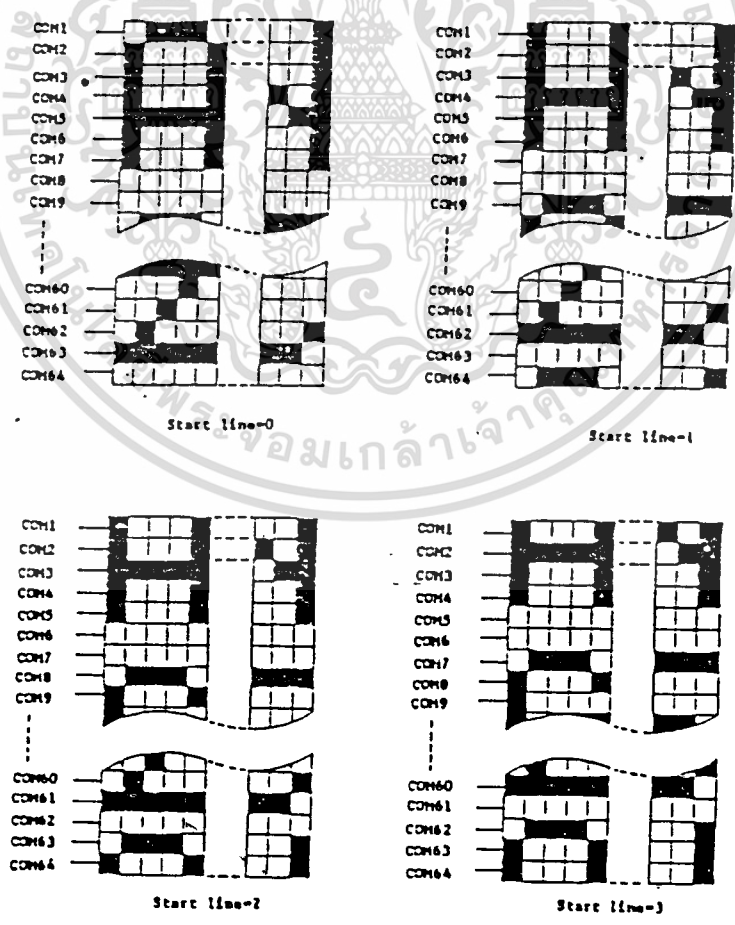
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษา กรุณาอย่าให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า AAA ของคำสั่ง จะเป็นการตั้งค่า X-Address ซึ่งหลังจากทำคำสั่งนั้นแล้ว ข้อมูลจาก DBO - DB7 จะเป็นการติดต่อกับ RAM ที่ PAGE นี้ตลอดจนกว่าจะมีการตั้งค่าใหม่ให้กับ LCD

4. Set Y-Address



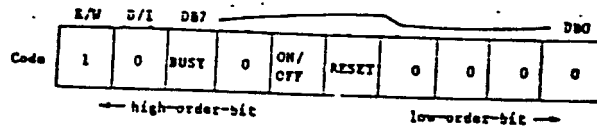
ค่า A จะเป็นการตั้งค่าของ Y-Address (ค่า Y จะมีค่าอยู่ระหว่าง 0-63) และค่า Y จะเพิ่มขึ้นครั้งละ 1 เมื่อมีการอ่านหรือเขียนข้อมูลจาก CPU



รูปที่ 5.2 แสดงตัวอย่างการตั้งค่า Display Start Line

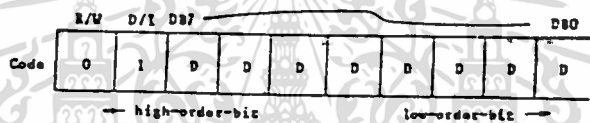
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานในเชิงพาณิชย์เท่านั้น มิฉะนั้นจะถือว่าผิดกฎหมายและไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. Status Read



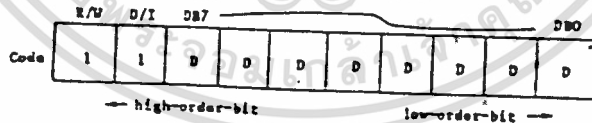
เป็นการอ่านค่าสถานะของ LCD โดยถ้าค่า Busy เป็น 1 LCD จะทำงานในส่วนภายใน ซึ่งจะทำให้ไม่สามารถทำการควบคุม LCD ในขณะนี้ได้ เพราะฉะนั้นเพื่อให้แน่ใจในการควบคุมครั้งต่อไป จะต้องตรวจค่า Busy ให้ได้ค่าเป็น 0 เสียก่อน

6. Writs Display Data



การเขียนข้อมูลเข้าไปใน LCD ซึ่งข้อมูล DDDDDDD จะถูกเก็บใน LCD RAM และค่า Y จะถูกเพิ่มขึ้น 1

7. Read Display Data



เป็นการอ่านข้อมูลที่แสดงผล โดย LCD จะให้ค่าของข้อมูลออกมาที่ Data Bus ค่า y จำถูกเพิ่มขึ้น เช่นเดียวกับการเขียนข้อมูล

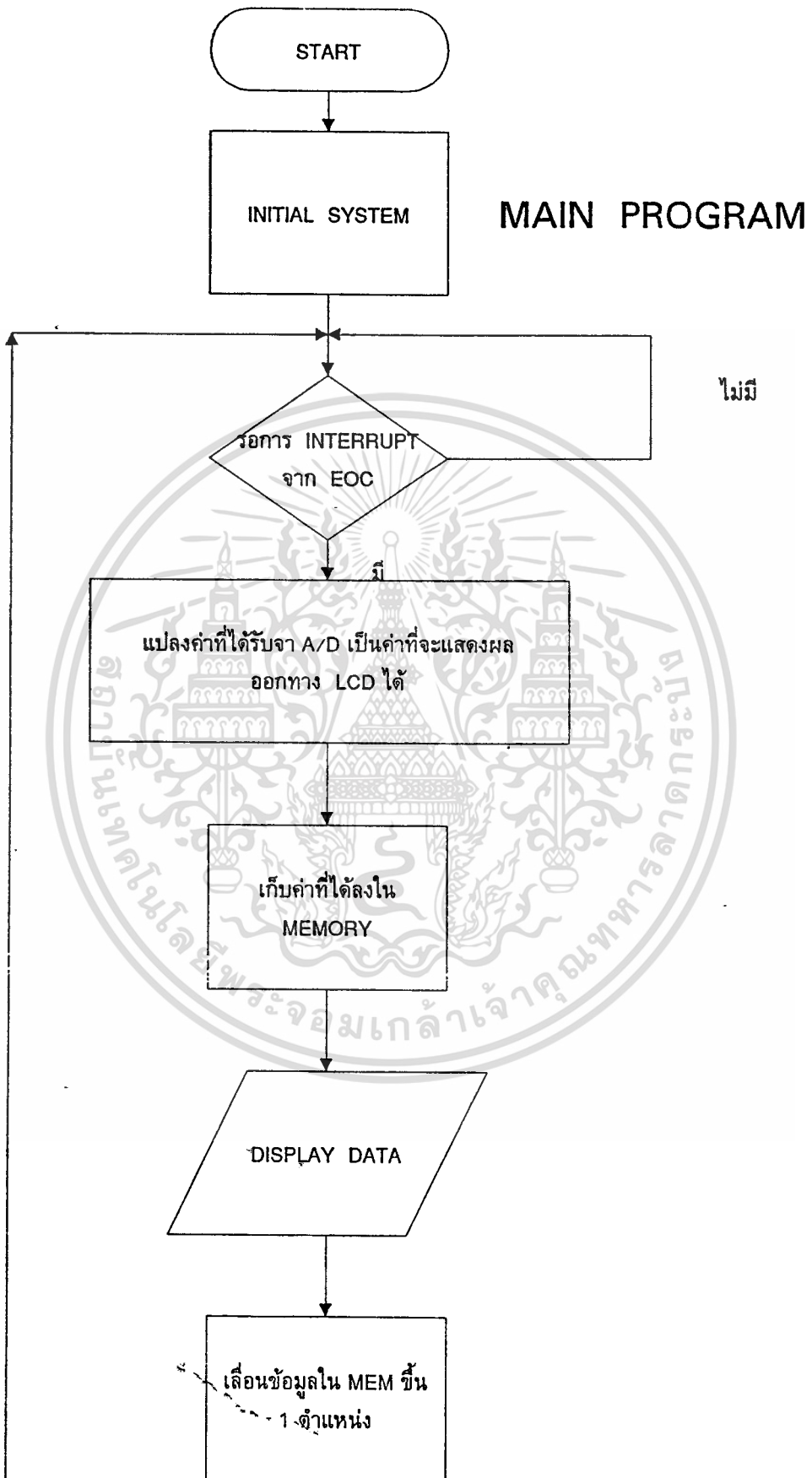
INTERFACE LCD GRAPHIC

โครงสร้างภายในของ LCD จะประกอบด้วย ส่วนของ Controller โดย

HD61203 จะควบคุมการอ้างถึง Page ของข้อมูล และ HD61202 จะควบคุมในการอ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

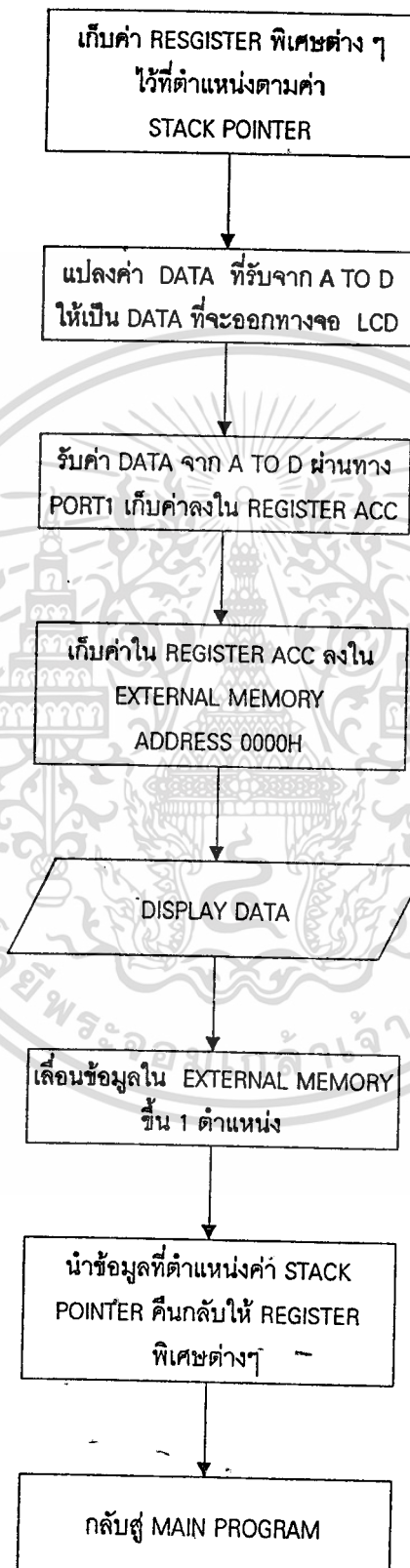
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



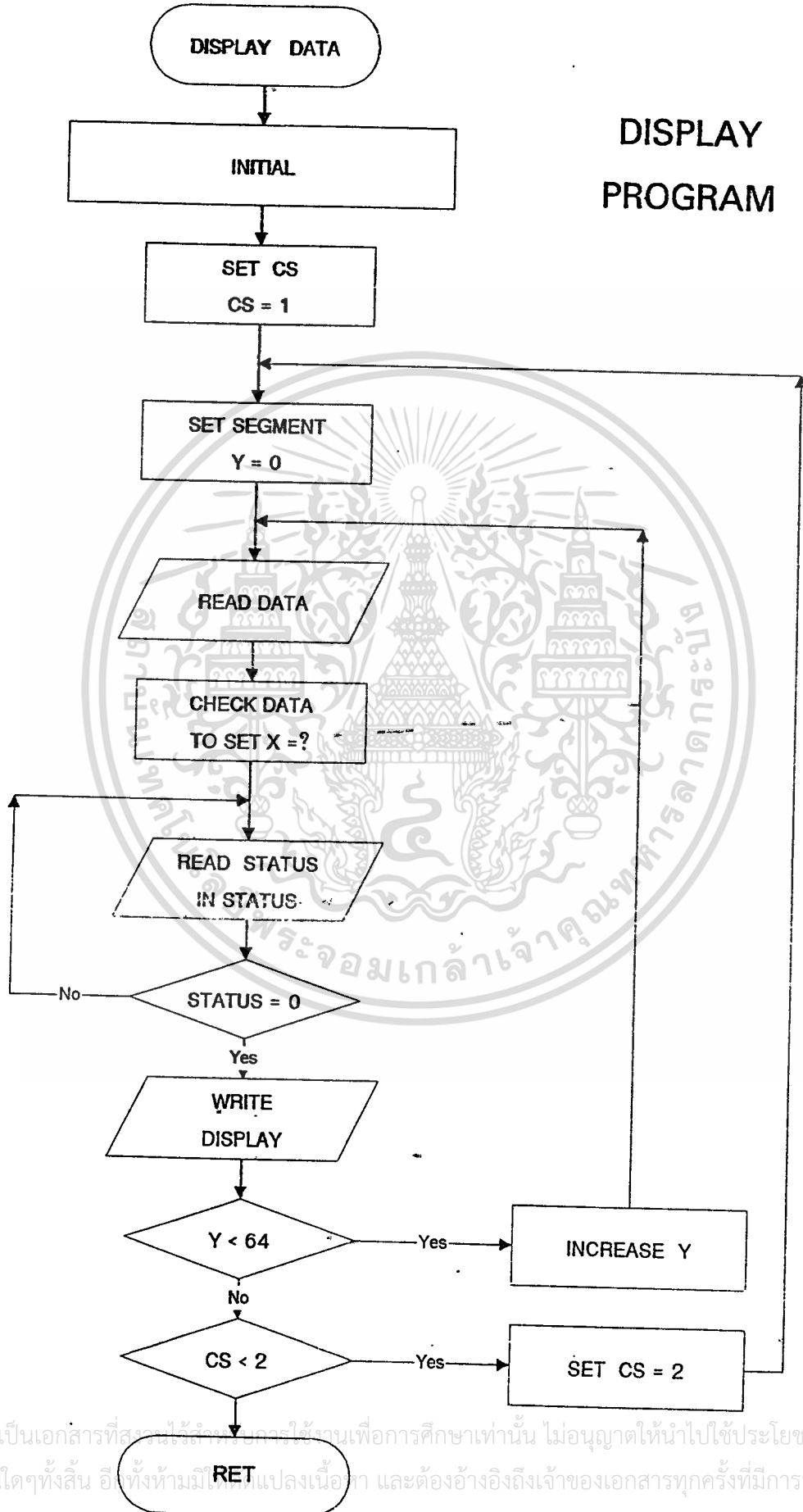
INITIAL SYSTEM



INTERRUPT PROCESS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ตารางแปลงค่าจาก Analog To Digital DATA ไปสู่ค่า LCD DATA

| ORDER | BINARY | | | | HEXADECIMAL | | DOT |
|-------|--------|------|------|------|-------------|----|-----|
| 1 | 0000 | 0000 | 0000 | 0011 | 00 | 03 | 1 |
| 2 | 0000 | 0100 | 0000 | 0111 | 04 | 07 | 2 |
| 3 | 0000 | 1000 | 0000 | 1011 | 08 | 0B | 3 |
| 4 | 0000 | 1100 | 0000 | 1111 | 0C | 0F | 4 |
| 5 | 0001 | 0000 | 0001 | 0011 | 10 | 13 | 5 |
| 6 | 0001 | 0100 | 0001 | 0111 | 14 | 17 | 6 |
| 7 | 0001 | 1000 | 0001 | 1011 | 18 | 1B | 7 |
| 8 | 0001 | 1100 | 0001 | 1111 | 1C | 1F | 8 |
| 9 | 0010 | 0000 | 0010 | 0011 | 20 | 23 | 9 |
| 10 | 0010 | 0100 | 0010 | 0111 | 24 | 27 | 10 |
| 11 | 0010 | 1000 | 0010 | 1011 | 28 | 2B | 11 |
| 12 | 0010 | 1100 | 0010 | 1111 | 2C | 2F | 12 |
| 13 | 0011 | 0000 | 0011 | 0011 | 30 | 33 | 13 |
| 14 | 0011 | 0100 | 0011 | 0111 | 34 | 37 | 14 |
| 15 | 0011 | 1000 | 0011 | 1011 | 38 | 3B | 15 |
| 16 | 0011 | 1100 | 0011 | 1111 | 3C | 3F | 16 |
| 17 | 0100 | 0000 | 0100 | 0011 | 40 | 43 | 17 |
| 18 | 0100 | 0100 | 0100 | 0111 | 44 | 47 | 18 |
| 19 | 0100 | 1000 | 0100 | 1011 | 48 | 4B | 19 |
| 20 | 0100 | 1100 | 0100 | 1111 | 4C | 4F | 20 |
| 21 | 0101 | 0000 | 0101 | 0011 | 50 | 53 | 21 |
| 22 | 0101 | 0100 | 0101 | 0111 | 54 | 57 | 22 |
| 23 | 0101 | 1000 | 0101 | 1011 | 58 | 5B | 23 |
| 24 | 0101 | 1100 | 0101 | 1111 | 5C | 5F | 24 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | | | | | | |
|----|------|------|------|------|----|----|----|
| 25 | 0110 | 0000 | 0110 | 0011 | 60 | 63 | 25 |
| 26 | 0110 | 0100 | 0110 | 0111 | 64 | 67 | 26 |
| 27 | 0110 | 1000 | 0110 | 1011 | 68 | 6B | 27 |
| 28 | 0110 | 1100 | 0110 | 1111 | 6C | 6F | 28 |
| 29 | 0111 | 0000 | 0111 | 0011 | 70 | 73 | 29 |
| 30 | 0111 | 0100 | 0111 | 0111 | 74 | 77 | 30 |
| 31 | 0111 | 1000 | 0111 | 1011 | 78 | 7B | 31 |
| 32 | 0111 | 1100 | 0111 | 1111 | 7C | 7F | 32 |
| 33 | 1000 | 0000 | 1000 | 0011 | 80 | 83 | 33 |
| 34 | 1000 | 0100 | 1000 | 0111 | 84 | 87 | 34 |
| 35 | 1000 | 1000 | 1000 | 1011 | 88 | 8B | 35 |
| 36 | 1000 | 1100 | 1000 | 1111 | 8C | 8F | 36 |
| 37 | 1001 | 0000 | 1001 | 0011 | 90 | 93 | 37 |
| 38 | 1001 | 0100 | 1001 | 0111 | 94 | 97 | 38 |
| 39 | 1001 | 1000 | 1001 | 1011 | 98 | 9B | 39 |
| 40 | 1001 | 1100 | 1001 | 1111 | 9C | 9F | 40 |
| 41 | 1001 | 0000 | 1010 | 0011 | A0 | A3 | 41 |
| 42 | 1010 | 0100 | 1010 | 0111 | A4 | A7 | 42 |
| 43 | 1010 | 1000 | 1010 | 1011 | A8 | AB | 43 |
| 44 | 1010 | 1100 | 1010 | 1111 | AC | AF | 44 |
| 45 | 1010 | 0000 | 1011 | 0011 | B0 | B3 | 45 |
| 46 | 1011 | 0100 | 1011 | 0111 | B4 | B7 | 46 |
| 47 | 1011 | 1000 | 1011 | 1011 | B8 | BB | 47 |
| 48 | 1011 | 1100 | 1011 | 1111 | BC | BF | 48 |
| 49 | 1100 | 0000 | 1100 | 0011 | C0 | C3 | 49 |
| 50 | 1100 | 0100 | 1100 | 0111 | C4 | C7 | 50 |
| 51 | 1100 | 1000 | 1100 | 1011 | C8 | C6 | 51 |
| 52 | 1100 | 1100 | 1100 | 1111 | CC | CF | 52 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | | | | | | |
|----|------|------|------|------|----|----|----|
| 53 | 1101 | 0000 | 1101 | 0011 | D0 | D3 | 53 |
| 54 | 1101 | 0100 | 1101 | 0111 | D4 | D7 | 54 |
| 55 | 1101 | 1000 | 1101 | 1011 | D8 | DB | 55 |
| 56 | 1101 | 1100 | 1101 | 1111 | DC | DF | 56 |
| 57 | 1110 | 0000 | 1110 | 0011 | E0 | E3 | 57 |
| 58 | 1110 | 0100 | 1110 | 0111 | E4 | E7 | 58 |
| 59 | 1110 | 1000 | 1110 | 1011 | E8 | EB | 59 |
| 60 | 1110 | 1100 | 1110 | 1111 | EC | EF | 60 |
| 61 | 1111 | 0000 | 1111 | 0011 | F0 | F3 | 61 |
| 62 | 1111 | 0100 | 1111 | 0111 | F4 | F7 | 62 |
| 63 | 1111 | 1000 | 1111 | 1011 | F8 | FB | 63 |
| 64 | 1111 | 1100 | 1111 | 1111 | FC | FF | 64 |
| | | | | | | | |

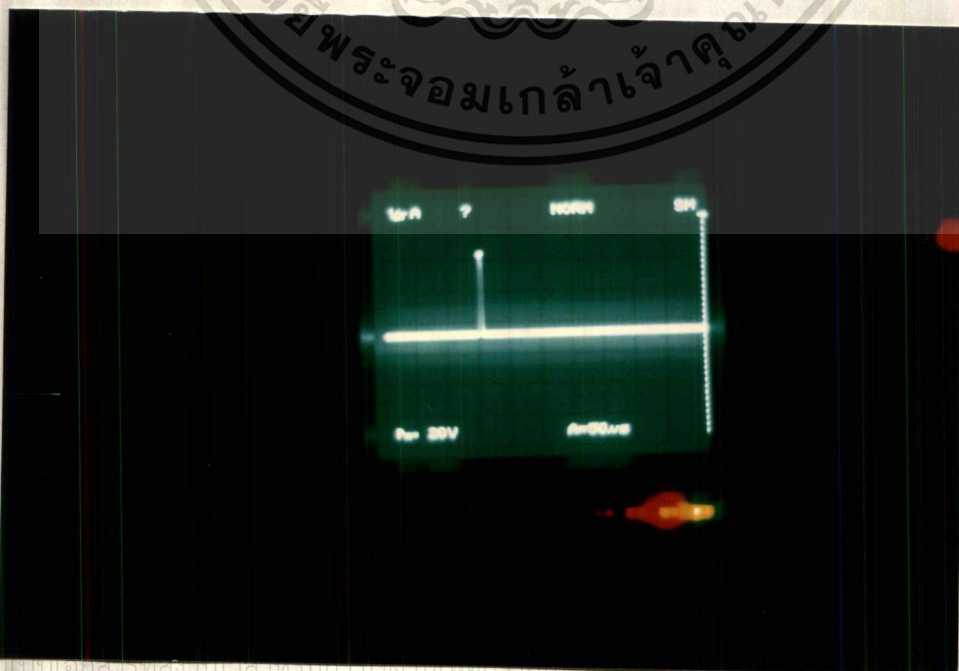
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

สัญญาณ EOC จาก A/D 0809

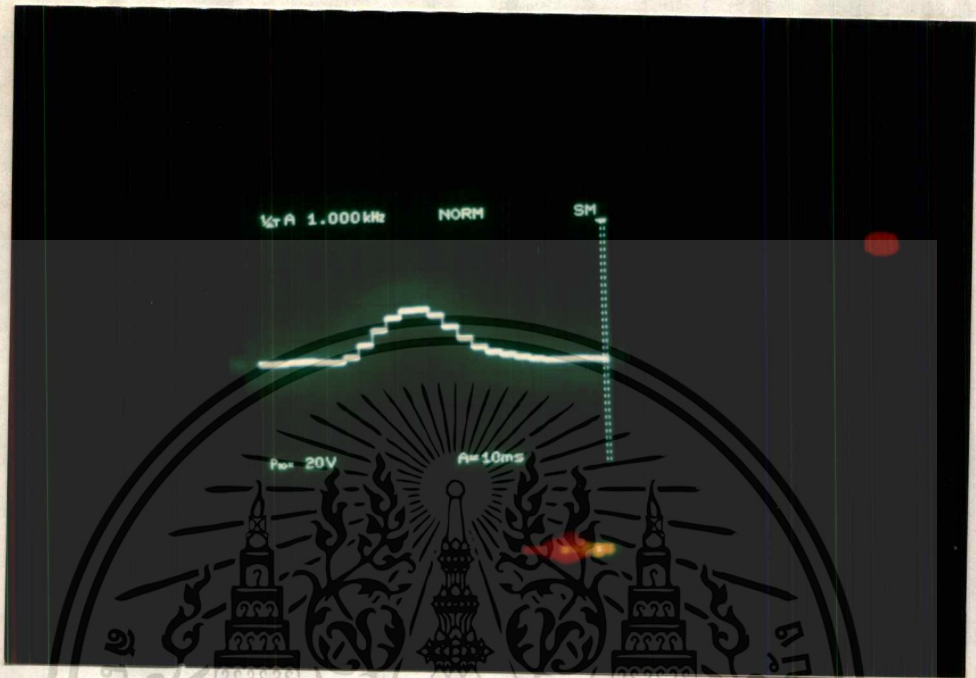


สัญญาณ OUT PUT 4528 ที่ใช้เป็นสัญญาณ START และ ALE ของ A/D



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการเชิงพาณิชย์เพื่อการศึกษาและวิจัยเท่านั้น ไม่สามารถนำออกจากรั้วมหาวิทยาลัยได้ หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง ขอสงวนสิทธิ์ในข้อความนี้
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการเชิงพาณิชย์เพื่อการศึกษาและวิจัยเท่านั้น ไม่สามารถนำออกจากรั้วมหาวิทยาลัยได้ หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง ขอสงวนสิทธิ์ในข้อความนี้

สัญญาณ Sampling and Hold ของ LF398

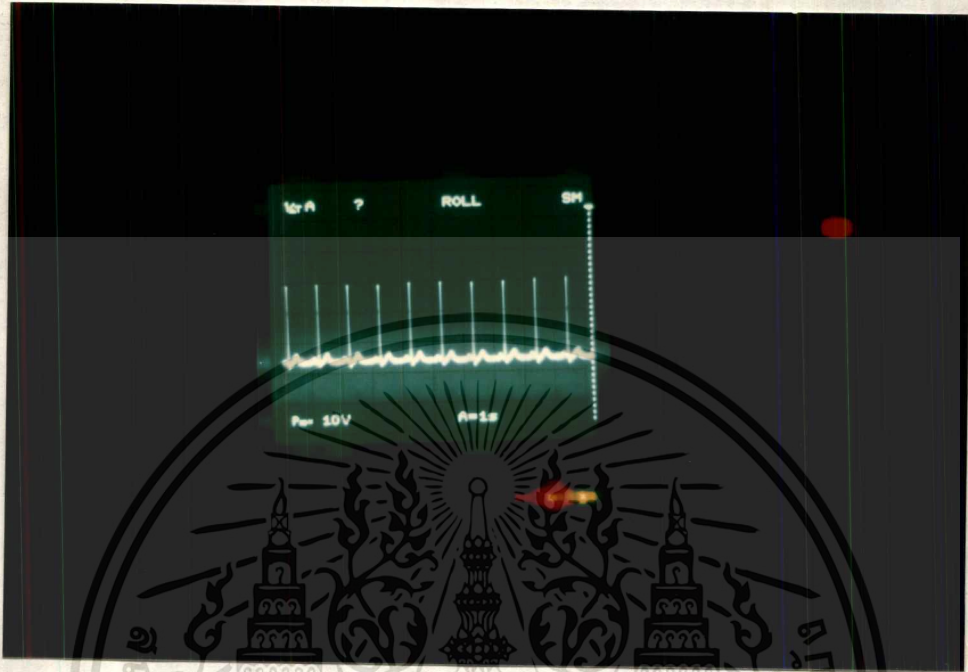


สัญญาณ OUTPUT DATA ของ A/D



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คลื่นสัญญาณไฟฟ้าหัวใจที่แสดงออกทางจอสโคป

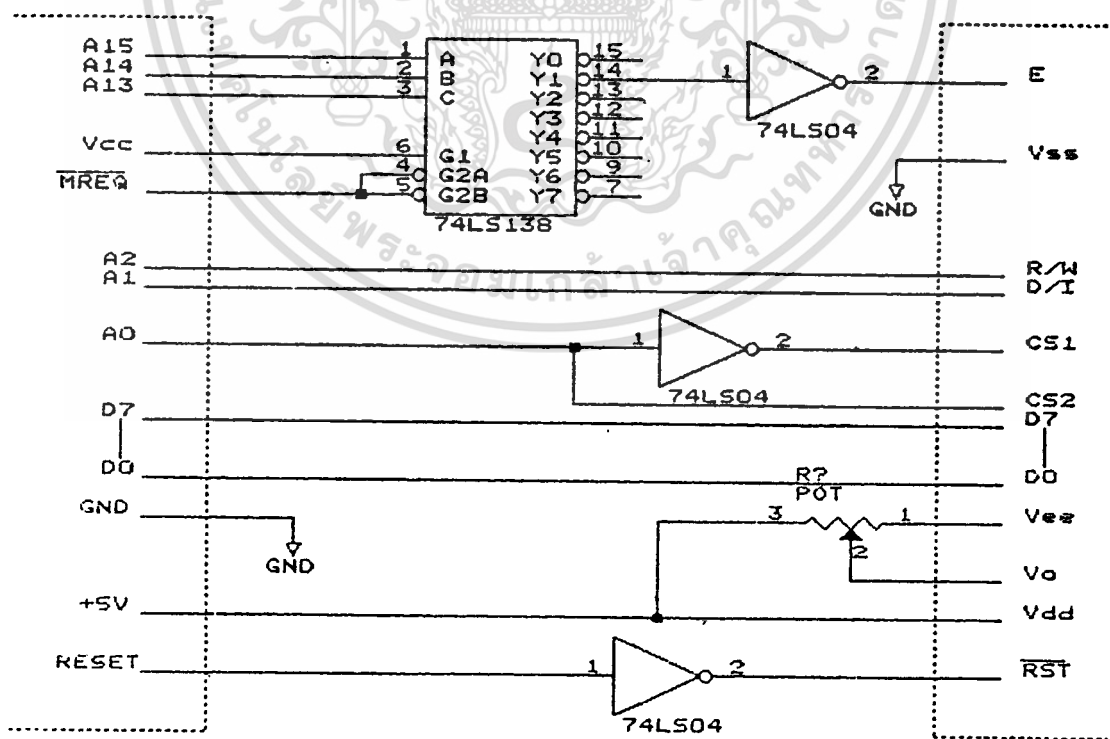


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลองและวิจารณ์

ในภาค A/D การแปลงสัญญาณ Analog ให้กลายเป็นสัญญาณทาง Digital ไม่ได้เกิดขึ้นทันทีใด แต่ต้องมีการผ่านกระบวนการที่จะทำการสุ่ม (Sample) สัญญาณ input และสัญญาณ digital ที่เป็นรหัสไบนารีออกมาทาง Output ช่วงเวลาที่ต้องการกระทำกระบวนการให้เสร็จสิ้น เรียกว่าค่าเวลาการแปลงมัน (Conversion time) ซึ่งมีค่าอยู่ประมาณ usec สำหรับ ADC 0809 เนื่องจากกระบวนการเปลี่ยน A/D นั้นต้องการกระบวนการชิงโคในสล็อตที่แน่นอนและแม่นยำ แหล่งกำเนิดสัญญาณจึงจำเป็นต้องมีในวงจร

ในภาคการ Interface 8031 และ Graphfic LCD จากการทดลองครั้งแรกใช้ 8255 ในการรับ-ส่ง คำสั่งและข้อมูลไปสู่จอ LCD แต่เมื่อทำการเขียน Program พบว่าขา Enable ของ LCD จะทำงานที่สัญญาณ High ในการบอกให้รับทราบการติดต่อและจะใช้ขอบขาของสัญญาณในการติดต่อกับข้อมูลทาง DATA BUS ดังนั้น วิธี Design การ Interface จึงควรเป็นการต่อดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในภาคแสดงผลออกทางจอ LCD เมื่อทำการรันโปรแกรม พบว่า LCD มีสัญญาณที่ไม่ถูกต้องออกมา ซึ่งได้ทำการทดลองและแก้ไขข้อผิดพลาดต่าง ๆ ดังนี้

1. ทำการตรวจสอบสถานะของสัญญาณอินเทอร์รัพท์ของ 8031 ที่เกิดจากสัญญาณ EOC เนื่องจาก 8031 จะทำการตรวจสอบสถานะของสัญญาณอินเทอร์รัพท์ภายนอกเป็นระยะๆ ทุกแมชชีนไทม์เคลคของการทำงาน ดังนั้น สัญญาณที่เข้ามาอินเทอร์รัพท์ต้องค้างสถานะไว้เป็นระยะเวลาไม่น้อยกว่า 12 คาบของสซิลเลเตอร์ คือ $12 / 11.059 \text{ MHz}$ เท่ากับ 1.085 usec



จากรูป เมื่อวัดสัญญาณ EOC พบว่า มีสัญญาณค้างในสถานะที่จะให้ 8031 ตรวจสอบได้เท่ากับ $1 / 7.5 \text{ kHz}$ เท่ากับ 133.33 usec ซึ่งพอเพียงที่จะให้ 8031 ตรวจสอบได้

2. ทำการตรวจสอบวงจรอินเทอร์เฟส 8031 กับ LCD โดยใช้โปรแกรม Test LCD ซึ่งได้เขียนขึ้นมา หลักการทำงานคือให้ 8031 เขียนข้อมูลที่ LCD ณ ตำแหน่งเดียวบนจอ LCD จากผลที่ได้คือหน้าจอ LCD ยังมีสัญญาณที่ไม่ถูกต้องออกมา

3. ทำการตรวจสอบวงจรที่นำมาใช้ในการอินเทอร์เฟส 8031 กับ LCD โดยการ Run โปรแกรม Test และวัดสัญญาณที่ขาต่าง ๆ พบว่าขาสัญญาณคอนโทรล A0 , A1 , A2 , A13 , A14 , A15 มีสัญญาณถูกต้องยกเว้นขา Enable LCD จะมีค่าสัญญาณไม่ถูกต้องซึ่งสัญญาณจากขา Enable LCD จะถูกควบคุมโดยขา A13 , A14 , A15 , VCC , $\overline{\text{MREQ}}$

ปัญหาอยู่ที่สัญญาณ $\overline{\text{MREQ}}$ มีสัญญาณที่ไม่ถูกต้องออกมา สาเหตุน่าจะเป็นดังนี้

3.1 การเชื่อมต่อสายสัญญาณระหว่าง 8031 , 74LS138 , 74LS04 , LCD อาจไม่ถูกต้อง

3.2 บอร์ด 8031 อาจมีปัญหาในด้านการทำงานคือไม่ส่งสัญญาณ $\overline{\text{RD}}$, $\overline{\text{WR}}$ ออกมา ซึ่งสัญญาณ $\overline{\text{MREQ}}$ จะเกิดขึ้นจากการนำสัญญาณ $\overline{\text{RD}}$, $\overline{\text{WR}}$ มาผ่าน OR GATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ปัญหาสำคัญอีกข้อหนึ่งที่ควรคำนึง คือการใช้อัตราในการ Sampling ซึ่งถ้าใช้อัตราที่สูงจนเกินไปแล้วจะทำให้การแสดงผลออกทางจอ LCD เร็วมากจนสายตาคannotสามารถมองเห็นภาพได้ทัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำวิทยานิพนธ์เรื่องเครื่องแสดงคลื่นไฟฟ้าหัวใจนี้ทางผู้จัดทำได้รับคำปรึกษาและแนวทางต่างๆ ที่เป็นประโยชน์จากอาจารย์และที่ปรึกษาโทห้องวิจัยอิเล็กทรอนิกส์ทางการแพทย์ คือ อาจารย์ พลศาสตร์ เลิศประเสริฐ ซึ่งเป็นอาจารย์ที่ปรึกษา ทำให้วิทยานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี

จึงขอแสดงความขอบพระคุณเป็นอย่างสูงมา ณ โอกาสนี้



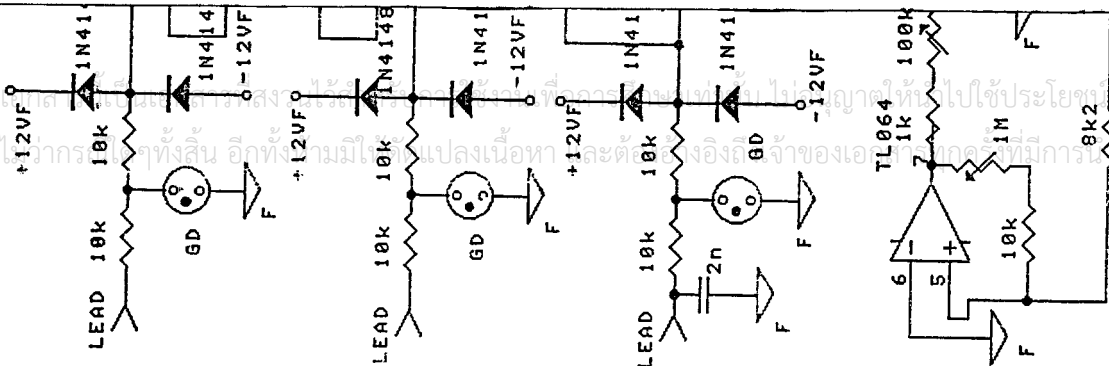
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. วิสุทธิ พิบูลวรานุกร, " เครื่องแสดงความผิดปกติของจังหวะการเต้นหัวใจ
ARRHYTHMIA MONITOR",2532
2. สุเจตน์ ฉันทพงษ์, Single Chip Microcontroller 8051, วิทยาลัย มหานคร, 2535
3. Kenneth J ayala "The 8051 Microcontroller", West Publishing Company, 1991
4. Texas Instruments, The TTL databook, 1981
5. National Semiconductor, Linear databook, 1973
6. National Semiconductor, Data Conversion Acquisition databook, 1980
7. Don Lancaster, TTL Cookbook,1981



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



B:\TEST.ASM

```

2000=      1 WEILCD1 EQU 0010000000000000B ;WRITE INSTRUCTION
DISPLAY LCD (CS=1)
0002=      2 WEDLCD EQU 00000010B ;WRITE DATA DISPLAY
LCD
00FF=      3 STP1 EQU 11111111B ;INITIAL VALUE FOR SET
PORT1 READY TO READ
4
0000      5 ORG 0000H ;**START PROGRAM
MONITOR**
0000 8000  6 SJMP INTL_SS
7
0002 7400  8 INTL_SS: MOV A,#00H ;**INITIAL SYSTEM**
0004 75F000 9 MOV B,#00H
0007 75D000 10 MOV PSW,#00H ;SET PSW
000A 758108 11 MOV SP,#08H ;SET START ADDRESS
STACK POINTER 10H
000D 75A881 12 MOV IE,#10000001B ;SET INTERRUPT
0010 758803 13 MOV TCON,#00000011B ;SET TCON
0013 7590FF 14 MOV P1,#STP1 ;SET PORT1 READY TO
READ
15
0016 902000 16 ST_LCD: MOV DPTR,#WEILCD1 ;SET DISPLAY ON
0019 743F 17 MOV A,#00111111B
001B F0 18 MOVX @DPTR,A

```

```

19
001C 902000 20      MOV    DPTR,#WEILCD1      ;SET START LINE
001F 74C0   21      MOV    A,#11000000B
0021 F0     22      MOVX   @DPTR,A
23
0022 902000 24 INTL_CS: MOV    DPTR,#WEILCD1      ;INITIAL VALUE OF CS
(CS=1)
25
0025 74B9   26      MOV    A,#10111001B      ;X=1
0027 F0     27      MOVX   @DPTR,A
28
0028 7445   29 ST_SM:  MOV    A,#01000101B      ;SET SEGMENT (Y=5)
002A F0     30      MOVX   @DPTR,A
31
002B E582   32 WE_DP:  MOV    A,DPL              ;WRITE DISPLAY
002D 2402   33      ADD    A,#WEDLCD
002F F582   34      MOV    DPL,A
0031 74FF   35      MOV    A,#0FFH
0033 F0     36      MOVX   @DPTR,A
0034 020022 37      LJMP  INTL_CS
38
39

```

B:\TEST.ASM

```
intl_cs = 0022    24  37
intl_ss = 0002     8   6
st_lcd = 0016    16
st_sm = 0028    29
stp1 = 00FF     3  14
we_dp = 002B    32
wedlcd = 0002    2  33
weilcd1 = 2000   1  16  20  24
```





ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

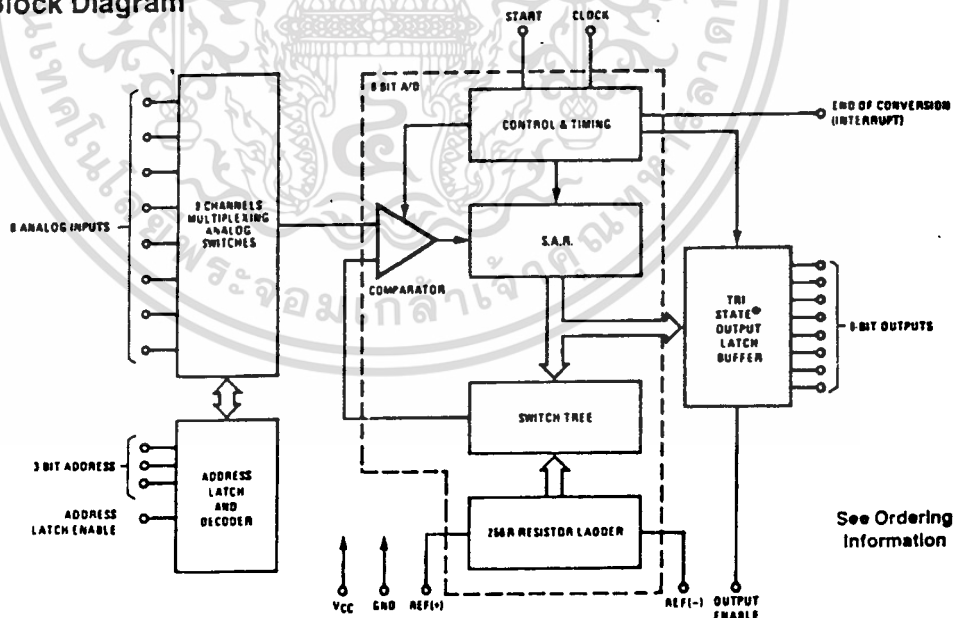
Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package

Key Specifications

- Resolution 8 Bits
- Total Unadjusted Error $\pm 1/2$ LSB and ± 1 LSB
- Single Supply 5 V_{DC}
- Low Power 15 mW
- Conversion Time 100 μ s

Block Diagram



See Ordering Information

TL/H/5672-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ $4.5V \leq V_{CC} \leq 5.5V$, $-55^\circ C \leq T_A \leq +125^\circ C$ unless otherwise noted
 ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted

| Symbol | Parameter | Conditions | Min | Typ | Max | Units |
|---|---|-----------------------------|----------------|-----|------|--------------------|
| CONTROL INPUTS | | | | | | |
| $V_{IN(1)}$ | Logical "1" Input Voltage | | $V_{CC} - 1.5$ | | | V |
| $V_{IN(0)}$ | Logical "0" Input Voltage | | | | 1.5 | V |
| $I_{IN(1)}$ | Logical "1" Input Current (The Control Inputs) | $V_{IN} = 15V$ | | | 1.0 | μA |
| $I_{IN(0)}$ | Logical "0" Input Current (The Control Inputs) | $V_{IN} = 0$ | -1.0 | | | μA |
| I_{CC} | Supply Current | $f_{CLK} = 640 \text{ kHz}$ | | 0.3 | 3.0 | mA |
| DATA OUTPUTS AND EOC (INTERRUPT) | | | | | | |
| $V_{OUT(1)}$ | Logical "1" Output Voltage | $I_O = -360 \mu A$ | $V_{CC} - 0.4$ | | | V |
| $V_{OUT(0)}$ | Logical "0" Output Voltage | $I_O = 1.6 \text{ mA}$ | | | 0.45 | V |
| $V_{OUT(0)}$ | Logical "0" Output Voltage EOC | $I_O = 1.2 \text{ mA}$ | | | 0.45 | V |
| I_{OUT} | TRI-STATE Output Current | $V_O = 5V$ $V_O = 0$ | -3 | | 3 | μA μA |

Electrical Characteristics

Timing Specifications $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

| Symbol | Parameter | Conditions | Min | Typ | Max | Units |
|------------------|-----------------------------------|--|-----|-----|---------------|------------------|
| t_{WS} | Minimum Start Pulse Width | (Figure 5) | | 100 | 200 | ns |
| t_{WALE} | Minimum ALE Pulse Width | (Figure 5) | | 100 | 200 | ns |
| t_s | Minimum Address Set-Up Time | (Figure 5) | | 25 | 50 | ns |
| t_H | Minimum Address Hold Time | (Figure 5) | | 25 | 50 | ns |
| t_D | Analog MUX Delay Time From ALE | $R_S = 0\Omega$ (Figure 5) | | 1 | 2.5 | μS |
| t_{H1}, t_{H0} | OE Control to Q Logic State | $C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 8) | | 125 | 250 | ns |
| t_{1H}, t_{0H} | OE Control to HI-Z | $C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 8) | | 125 | 250 | ns |
| t_c | Conversion Time | $f_c = 640 \text{ kHz}$, (Figure 5) (Note 7) | 90 | 100 | 116 | μS |
| f_c | Clock Frequency | | 10 | 640 | 1280 | kHz |
| t_{EOC} | EOC Delay Time | (Figure 5) | 0 | | $8 + 2 \mu S$ | Clock Periods |
| C_{IN} | Input Capacitance | At Control Inputs | | 10 | 15 | pF |
| C_{OUT} | TRI-STATE Output Capacitance | At TRI-STATE Outputs, (Note 12) | | 10 | 15 | pF |

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DC} .

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I

| SELECTED ANALOG CHANNEL | ADDRESS LINE | | |
|----------------------------|--------------|---|---|
| | C | B | A |
| IN0 | L | L | L |
| IN1 | L | L | H |
| IN2 | L | H | L |
| IN3 | L | H | H |
| IN4 | H | L | L |
| IN5 | H | L | H |
| IN6 | H | H | L |
| IN7 | H | H | H |

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network (*Figure 1*) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $+\frac{1}{2}$ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

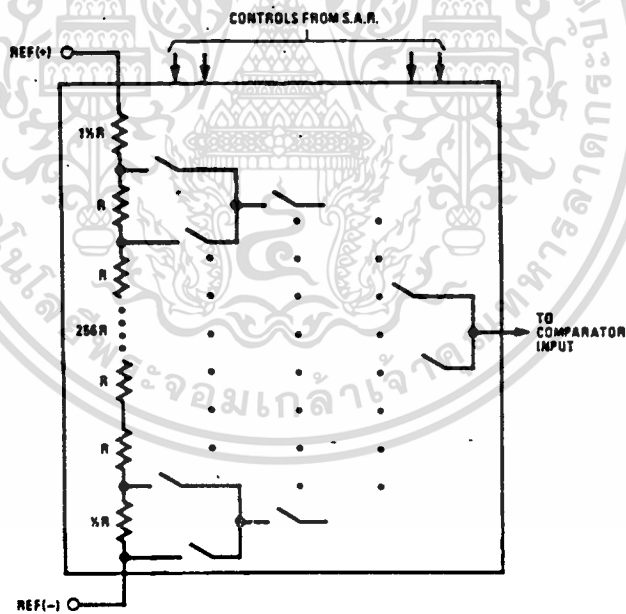


FIGURE 1. Resistor Ladder and Switch Tree

TL/H/5672-2

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion. The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the

comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

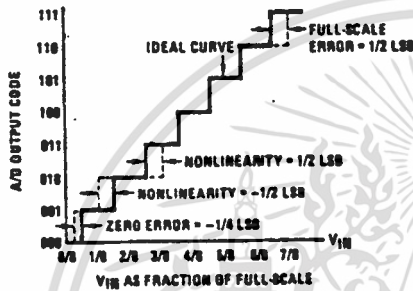


FIGURE 2. 3-Bit A/D Transfer Curve

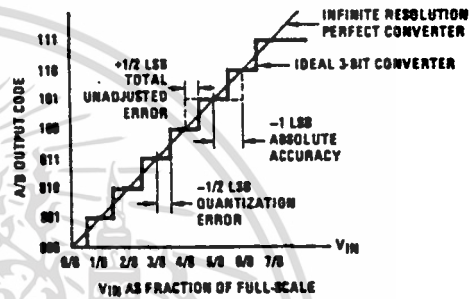


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

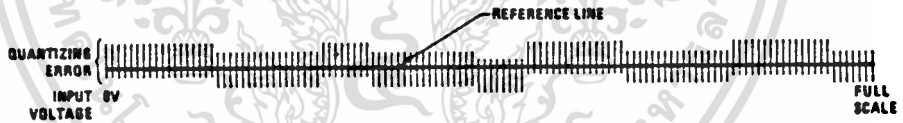


FIGURE 4. Typical Error Curve

TL/H/5672-3

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

| | |
|---|------------------------------|
| Supply Voltage (V_{CC}) (Note 3) | 6.5V |
| Voltage at Any Pin | -0.3V to ($V_{CC} + 0.3V$) |
| Except Control Inputs | |
| Voltage at Control Inputs | -0.3V to +15V |
| (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C) | |
| Storage Temperature Range | -65°C to +150°C |
| Package Dissipation at $T_A = 25^\circ\text{C}$ | 875 mW |
| Lead Temp. (Soldering, 10 seconds) | |
| Dual-In-Line Package (plastic) | 260°C |
| Dual-In-Line Package (ceramic) | 300°C |
| Molded Chip Carrier Package | |
| Vapor Phase (60 seconds) | 215°C |
| Infrared (15 seconds) | 220°C |
| ESD Susceptibility (Note 11) | 400V |

Operating Conditions (Notes 1 & 2)

| | |
|----------------------------|---------------------------------|
| Temperature Range (Note 1) | $T_{MIN} \leq T_A \leq T_{MAX}$ |
| ADC0808CJ | -55°C $\leq T_A \leq$ +125°C |
| ADC0808CCJ, ADC0808CCN, | |
| ADC0809CCN | -40°C $\leq T_A \leq$ +85°C |
| ADC0808CCV, ADC0809CCV | -40°C $\leq T_A \leq$ +85°C |
| Range of V_{CC} (Note 1) | 4.5 V_{DC} to 6.0 V_{DC} |

Electrical Characteristics

Converter Specifications: $V_{CC} = 5 V_{DC} = V_{REF+}$, $V_{REF(-)} = GND$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640$ kHz unless otherwise stated.

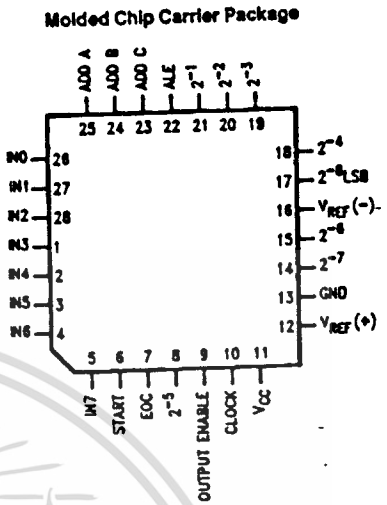
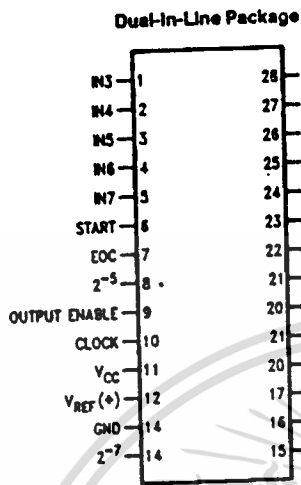
| Symbol | Parameter | Conditions | Min | Typ | Max | Units |
|-------------------------------------|----------------------------|---------------------------|------------------|------------|------------------|---------------|
| | ADC0808 | | | | | |
| | Total Unadjusted Error | 25°C | | | $\pm 1/2$ | LSB |
| | (Note 5) | T_{MIN} to T_{MAX} | | | $\pm 3/4$ | LSB |
| | ADC0809 | | | | | |
| | Total Unadjusted Error | 0°C to 70°C | | | ± 1 | LSB |
| | (Note 5) | T_{MIN} to T_{MAX} | | | $\pm 1 1/4$ | LSB |
| | Input Resistance | From $Ref(+)$ to $Ref(-)$ | 1.0 | 2.5 | | k Ω |
| | Analog Input Voltage Range | (Note 4) $V(+)$ or $V(-)$ | GND-0.10 | | $V_{CC} + 0.10$ | V_{DC} |
| $V_{REF(+)}$ | Voltage, Top of Ladder | Measured at $Ref(+)$ | | V_{CC} | $V_{CC} + 0.1$ | V |
| $\frac{V_{REF(+)} + V_{REF(-)}}{2}$ | Voltage, Center of Ladder | | $V_{CC}/2 - 0.1$ | $V_{CC}/2$ | $V_{CC}/2 + 0.1$ | V |
| $V_{REF(-)}$ | Voltage, Bottom of Ladder | Measured at $Ref(-)$ | -0.1 | 0 | | V |
| I_{IN} | Comparator Input Current | $f_c = 640$ kHz, (Note 6) | -2 | ± 0.5 | 2 | μA |

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ, 4.5V $\leq V_{CC} \leq$ 5.5V, -55°C $\leq T_A \leq$ +125°C unless otherwise noted
 ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, 4.75V $\leq V_{CC} \leq$ 5.25V, -40°C $\leq T_A \leq$ +85°C unless otherwise noted

| Symbol | Parameter | Conditions | Min | Typ | Max | Units |
|---------------------------|-----------------------------|---|--------------|-----|------------|---------------------|
| ANALOG MULTIPLEXER | | | | | | |
| $I_{OFF(+)}$ | OFF Channel Leakage Current | $V_{CC} = 5V$, $V_{IN} = 5V$, $T_A = 25^\circ\text{C}$ T_{MIN} to T_{MAX} | | 10 | 200 1.0 | nA μA |
| $I_{OFF(-)}$ | OFF Channel Leakage Current | $V_{CC} = 5V$, $V_{IN} = 0$, $T_A = 25^\circ\text{C}$ T_{MIN} to T_{MAX} | -200 -1.0 | -10 | | nA μA |

Connection Diagrams



Order Number ADC0808CCN, ADC0809CCN,
ADC0808CCJ or ADC0808CJ
See NS Package J28A or N28A

Order Number ADC0808CCV or ADC0809CCV
See NS Package V28A

Timing Diagram

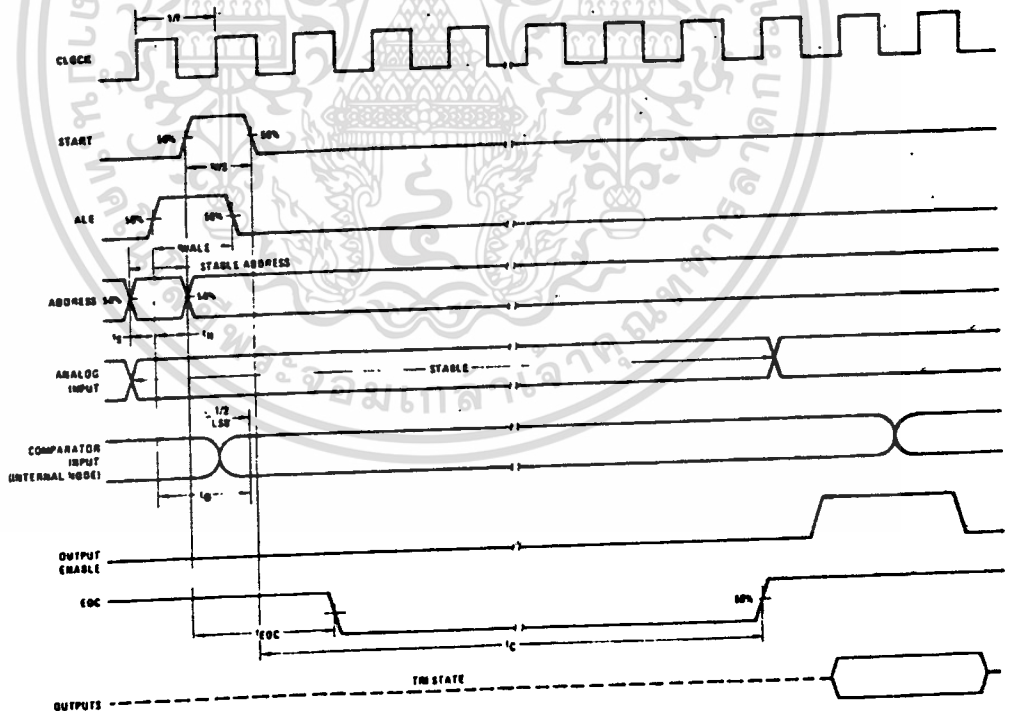


FIGURE 5

TL/H/5672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

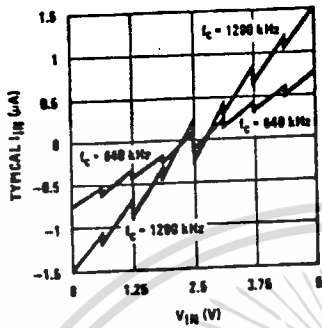


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

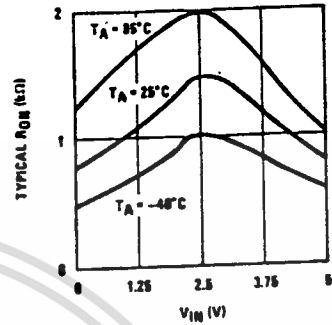


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

TL/H/5672-5

TRI-STATE Test Circuits and Timing Diagrams

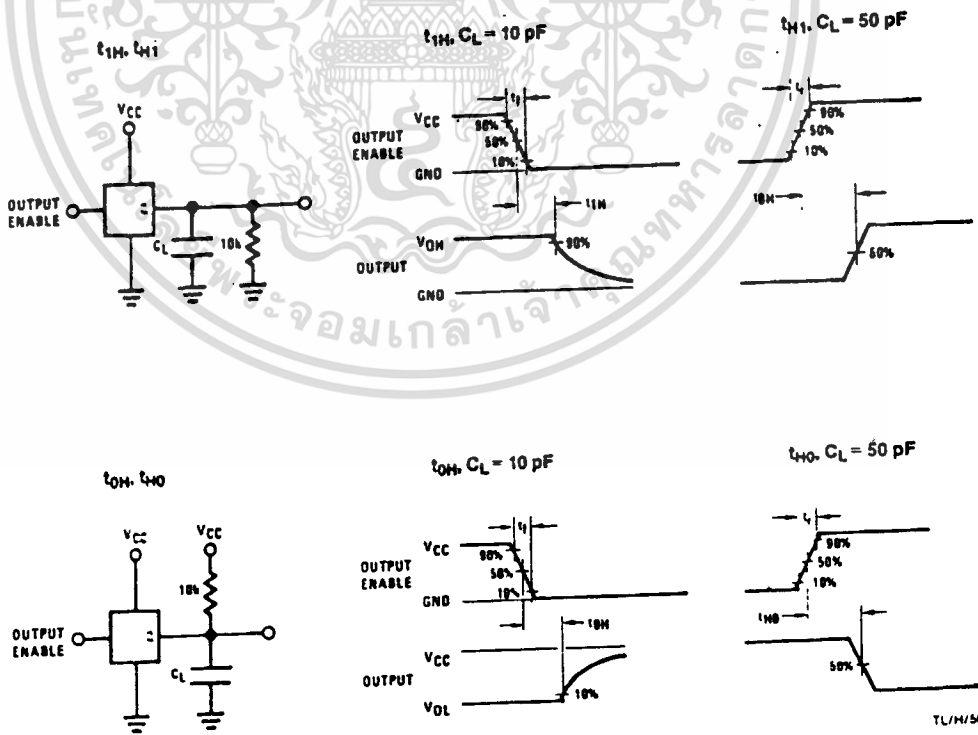


FIGURE 8

TL/H/5672-6

Applications Information

OPERATION

1.0 RATIO-METRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratio-metric conversion systems. In ratio-metric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{FS} - V_Z} = \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808

V_{FS} = Full-scale voltage

V_Z = Zero voltage

D_X = Data point being measured

D_{MAX} = Maximum data limit

D_{MIN} = Minimum data limit

A good example of a ratio-metric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratio-metric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratio-metric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

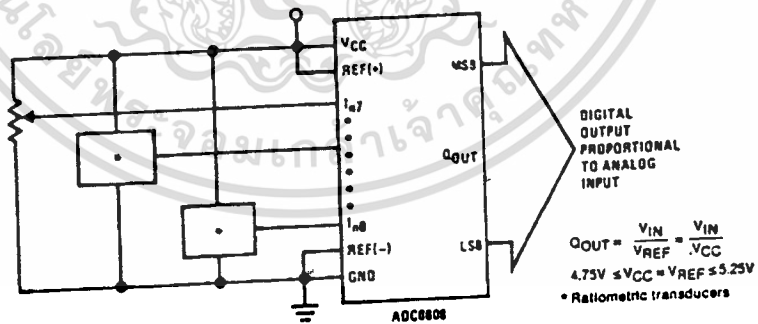


FIGURE 9. Ratiometric Conversion System

Applications Information (Continued)

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

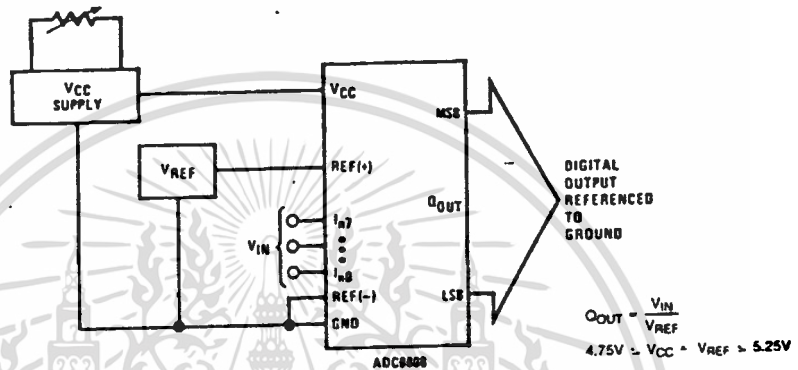


FIGURE 10: Ground Referenced Conversion System Using Trimmed Supply

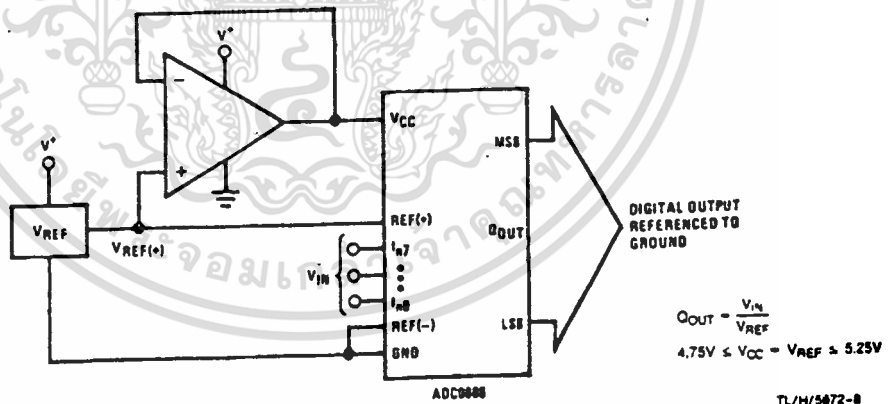


FIGURE 11: Ground Referenced Conversion System with Reference Generating V_{CC} Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

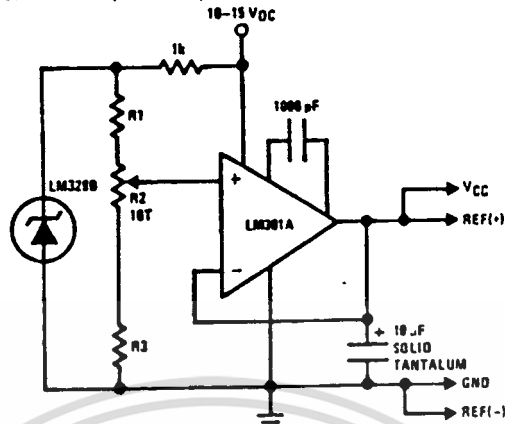


FIGURE 12. Typical Reference and Supply Circuit

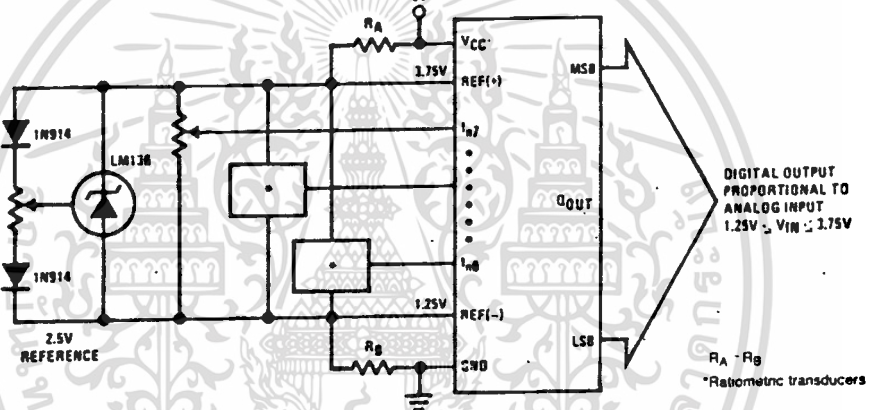


FIGURE 13. Symmetrically Centered Reference

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and $N + 1$ is given by:

$$V_{IN} = \left(V_{REF(+)} - V_{REF(-)} \right) \left[\frac{N}{256} + \frac{1}{512} \right] \pm V_{TUE} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left(V_{REF(+)} - V_{REF(-)} \right) \left[\frac{N}{256} \right] \pm V_{TUE} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref (+)

$V_{REF(-)}$ = Voltage at Ref (-)

V_{TUE} = Total unadjusted error voltage (typically

$V_{REF(+)} \pm 512$)

4.0 ANALOG COMPARATOR INPUTS

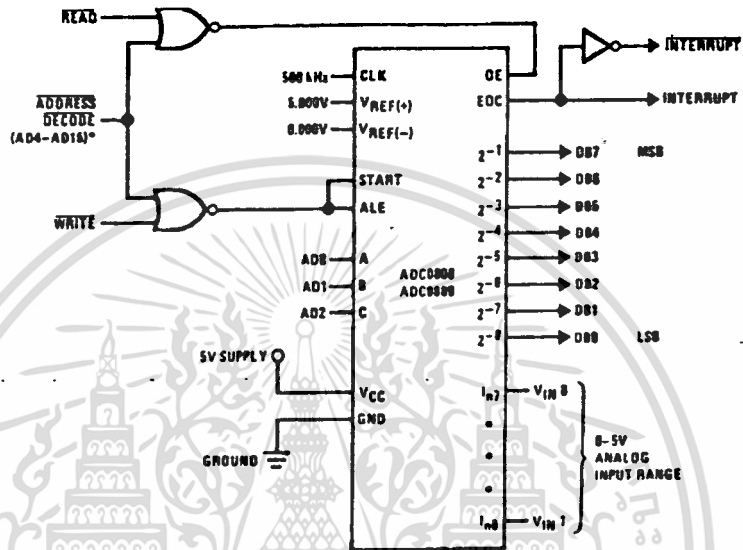
The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.

Typical Application



*Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

TL/H/5672-10

MICROPROCESSOR INTERFACE TABLE

| PROCESSOR | READ | WRITE | INTERRUPT (COMMENT) |
|-----------|-----------------------|----------------------|--------------------------------|
| 8080 | MEMR | MEMW | INTR (Thru RST Circuit) |
| 8085 | RD | WR | INTR (Thru RST Circuit) |
| Z-80 | RD | WR | INT (Thru RST Circuit, Mode 0) |
| SC/MP | NRDS | NWDS | SA (Thru Sense A) |
| 6800 | VMA $\cdot\phi$ 2=R/W | VMA $\cdot\phi$ =R/W | IRQA or IRQB (Thru PIA) |

Ordering Information

| TEMPERATURE RANGE | | - 40°C to + 85°C | | | - 55°C to + 125°C |
|-------------------|----------------------------------|------------------|--------------------------|------------------|-------------------|
| Error | $\pm \frac{1}{2}$ LSB Unadjusted | ADC0808CCN | ADC0808CCV | ADC0808CCJ | ADC0808CJ |
| | ± 1 LSB Unadjusted | ADC0809CCN | ADC0809CCV | | |
| Package Outline | | N28A Molded DIP | V28A Molded Chip Carrier | J28A Ceramic DIP | J28A Ceramic DIP |