



ปริญญาานิพนธ์ปีการศึกษา 2537

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เตาความร้อนเหนียวน้ำ

ผู้จัดทำ

1. นายศรัณย์ มหัทธนกุล

2. นายสวัสดิ์ รัตนบรรณกิจ

3. นายสัญญา เจริญปัญญา

วัน เดือน ปี.....	19 ส.ค. 2539
เลขทะเบียน.....	034979
เลขเรียกหนังสือ.....	T 37279 ๗4

วิรัช วัฒนกุล อาจารย์ที่ปรึกษา
 รศ.ดร. วิริยะ พิเศษจำเริญ

สมภพ ผลไม้ อาจารย์ที่ปรึกษา
 อาจารย์ สมภพ ผลไม้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญรูป	III
สารบัญตาราง	IV
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี Class D voltage-switching Mosfet power amplifier	2
บทที่ 3 หลักการทำงานของเตาความร้อนเหนี่ยวนำ	15
บทที่ 4 มอสเฟตกำลัง	19
บทที่ 5 วงจรควบคุม	26
5.1 VCO	26
5.2 PWM	30
5.3 วงจรปรับแต่งเวลาเคทโทม	32
5.4 วงจรขับ IC Driver	35
5.5 วงจร Current Protection	38
5.6 วงจรสับเบอร์	40
บทที่ 6 การทดสอบและผลการทดสอบ	42
6.1 ผลการทดสอบภาระโลหะเคลื่อนที่ที่ทำความถี่เคลื่อนที่	51
6.2 ผลการทดสอบภาระกลองโลหะที่ทำความถี่เคลื่อนที่โครเมียม	53
6.3 ผลการทดสอบภาระโลหะที่ทำจากแสดนเลส	55
บทที่ 7 สรุปผลและวิจารณ์	56
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	

เตาความร้อนเหนี่ยวนำ

นาย ศรัณย์ มหัทธนกุล

นาย สวัสดิ์ รัตนบรรณกิจ

นาย สัญญา เจียมปัญญา

อ. สมภพ ผลไม้ อาจารย์ที่ปรึกษา

รศ. ดร. วิริยะ พิเศษจจำเริญ อาจารย์ที่ปรึกษา

ปีการศึกษา 2537

บทคัดย่อ

โครงการนี้ได้นำหลักการ และทฤษฎีเกี่ยวกับการสวิตชิงที่ความสูง (High Frequency Switching) มาประยุกต์ใช้งานโดยใช้วงจร สวิตชิงคลาส-ดี (Switching Class-D) โดยใช้เพาเวอร์ มอสเฟตเป็นอุปกรณ์สวิตชิง และใช้โหลดเป็น ตัวเหนี่ยวนำ (L) และ ตัวเก็บประจุ (C) เพื่อที่จะได้ รูปคลื่นของกระแสออกมาเป็น รูปคลื่นไซน์ (sine wave) ซึ่งเป็นผลทำให้เกิดฟลักซ์แม่เหล็กจากขดลวดไปตัดกับภาชนะ หรือ โลหะที่อยู่บนตัวขดลวด และเหนี่ยวนำทำให้เกิดแรงดันเหนี่ยวนำบนภาชนะ ซึ่งเป็นผลทำให้เกิดกระแสไหลวนบนภาชนะ และจะก่อให้เกิดความร้อน จากหลักการนี้จะสามารถนำไปใช้เป็นเตาความร้อนเหนี่ยวนำได้

ในโครงการนี้จะใช้ความถี่ค่อนข้างสูงประมาณ 100 กิโลเฮิร์ตในการ สวิตชิงเพื่อที่จะให้เกิดค่าแรงดันเหนี่ยวนำที่สูงขึ้นซึ่งจะก่อให้เกิดความร้อนที่มากขึ้นนั่นเอง และค่าแรงดันเหนี่ยวนำนี้จะขึ้นอยู่กับลักษณะของภาชนะด้วยว่าทำด้วยโลหะชนิดใด เนื่องจากโลหะแต่ละชนิดอาจจะมีค่าซึมซาบเส้นแรงแม่เหล็ก (μ) ไม่เท่ากัน ซึ่งจะทำให้เกิดแรงดันเหนี่ยวนำไม่เท่ากัน เป็นผลทำให้ ความร้อนที่ได้ต่างกัน

INDUCTION COOKING

Sran Mahattanakul

Sawat Rattanabanakit

Sunya Jiempunya

Assoc. Prof. Dr Viriya Phichetchumreon Advisor

Somphop phonlamai Advisor

1994

ABSTRACT

This project has applied concept and theory of High Frequency Switching by using class-D switching which switched by power mosfet and using load as L and C in order to create resonance and get the waveform's current which show Sine Wave and this will be the cause of magnetic flux from and it will induced vessel on metal which is on coil. This cause create induced voltage on vessel . There will be eddy current on vessel which will bring the heat on vessel. From this concept we can bring to use as cooking

The project we have to use quite high frequency about 100 kHz in order to create high induced voltage which will increase the heat and it is necessary to consider characteristic of vessel that which metal they made from because each metal doesn't have the equal μ value which will bring the unequal induce voltage that will create the heat be different. And this is another problem which can be solved by rising feed back to control again.

สารบัญภาพ

	หน้า
รูปที่ 1 วงจร Class D voltage switching amplifier (inverter) กับวงจร series resonant	2
รูปที่ 2 แสดงวงจรมูลของ Class D voltage switching amplifier	3
รูปที่ 3 รูปคลื่นของกระแส และ แรงดันที่จุดต่าง ๆ	4
รูปที่ 4 การต่อไดโอดเข้ากับมอสเฟตเพื่อช่วยลดอันตรายที่จะเกิดขึ้นกับมอสเฟต	7
รูปที่ 5 วงจร Class D switching กับ วงจรเรโซแนนซ์แบบต่างๆ	8
รูปที่ 6 วงจรอินเวอร์เตอร์แบบ Half bridge แบบต่างๆ	9
รูปที่ 7 กราฟสามมิติแสดงความสัมพันธ์ระหว่าง $ Z_0 /Z_0$ กับ f/f_r โดย $R/Z_0 = 1/Q_L$	10
รูปที่ 8 กราฟความสัมพันธ์ระหว่างอินพุตอิมพีแดนซ์ของ วงจรซีรียส์เรโซแนนซ์ กับความถี่ f/f_r โดย $R/Z_0 = 1/Q_L$	12
รูปที่ 9 แสดงรูปกราฟความสัมพันธ์ระหว่าง $I_m Z_0 / V_{DD} \cdot f/f_r$ และ R/Z_0	13
รูปที่ 10 แสดงรูปกราฟความสัมพันธ์ระหว่าง $I_m Z_0 / V_{DD} \cdot f/f_r$ ขณะที่ R/Z_0 มีค่าคงที่	13
รูปที่ 11 แสดงลักษณะของขดลวดที่ใช้ในวงจรเรโซแนนซ์	16
รูปที่ 12 บล็อกไดอะแกรมโดยรวมของโครงการทำความร้อนเหนี่ยวนำ	16
รูปที่ 13 แสดงวงจรฮาร์ดแวร์อินเวอร์เตอร์พร้อมทั้งวงจรเรโซแนนซ์ที่ใช้งาน	17
รูปที่ 14 แรงดันพ่วงหลายที่ตรงกับซอร์สต่ออุณหภูมิที่รอยต่อ	21
รูปที่ 15 ค่าความต้านทานที่ตรงกับซอร์สต่ออุณหภูมิรอยต่อ ขณะนำกระแส	21
รูปที่ 16 วงจรมูลของเพนเวอร์มอสเฟต	22
รูปที่ 17 ตัวเก็บประจุแฝงภายในมอสเฟต	22
รูปที่ 18 ลักษณะการนำกระแส และ หยุดนำกระแส	23
รูปที่ 19 ลักษณะกราฟ SOAR	24

	หน้า
รูปที่ 20 แสดงวงจรใช้งานทั้งหมดที่ใช้ในโครงการ	27
รูปที่ 21 วงจร VCO	28
รูปที่ 22 แสดงรูปคลื่นที่เอาต์พุตของวงจร VCO	28
รูปที่ 23 วงจร PWM	31
รูปที่ 24 แสดงรูปคลื่นสัญญาณของอินพุตที่ขาของออปแอมป์ และ เอาต์พุต	31
รูปที่ 25 วงจรปรับแต่งเวลาเคทไทยม์	32
รูปที่ 26 แสดงช่วงเวลาเคทไทยม์	33
รูปที่ 27 แสดงขั้นตอนการปรับแต่งเวลาเคทไทยม์	34
รูปที่ 28 วงจรขับเกทโดยใช้ไอซี 2110	35
รูปที่ 29 แสดงวงจรภายในและ โครงสร้างของไอซี 2110	36
รูปที่ 30 แสดงรูปคลื่นของสัญญาณเอาต์พุตของไอซี 2110 ทั้ง 2 ช่อง ขณะไม่ต่อเกท	36
รูปที่ 31 แสดงรูปคลื่นของสัญญาณเอาต์พุตของ ไอซี 2110 ทั้ง 2 ช่อง ขณะที่ต่อเกทมอสเฟต	37
รูปที่ 32 แสดงวงจรป้องกันกระแสเกิน	38
รูปที่ 33 วงจรสแน็บเบอร์	40
รูปที่ 34 ลักษณะของสังกะสีที่นำมาทดลอง	43
รูปที่ 35 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรเรโซแนนซ์ กับ แรงดันระหว่างขาเดรนกับขาซอร์สขณะที่ไหลเป็น สังกะสี	43
รูปที่ 36 ลักษณะของเหล็กเคลือบสีที่นำมาทดลอง	44
รูปที่ 37 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรเรโซแนนซ์ กับ แรงดันระหว่างขาเดรนกับขาซอร์สขณะที่ไหลเป็น เหล็กเคลือบสี	44
รูปที่ 38 ลักษณะของเหล็กเคลือบโครเมียมที่นำมาทดลอง	45

	หน้า
รูปที่ 39 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโชนแนนซ์ กับ แรงดันระหว่างขาคอนกับขาชอร์ตสขณะที่ไหลคเป็น เหล็กเคลือบโครเมียม	45
รูปที่ 40 ลักษณะของภาชนะแสดนเลสที่นำมาทดลอง	46
รูปที่ 41 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโชนแนนซ์ กับ แรงดันระหว่างขาคอนกับขาชอร์ตสขณะที่ไหลคเป็น แสดนเลส	46
รูปที่ 42 ลักษณะของภาชนะอลูมิเนียมที่นำมาทดลอง	47
รูปที่ 43 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโชนแนนซ์ กับ แรงดันระหว่างขาคอนกับขาชอร์ตสขณะที่ไหลคเป็น อลูมิเนียม	47
รูปที่ 44 แสดงรูปคลื่นกระแสที่ไหลผ่านเดรนชอร์ตสของมอสเฟตทั้งสองตัว	48
รูปที่ 45 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโชนแนนซ์ กับ แรงดันตกกร่อมขดลวด	49
รูปที่ 46 แสดงรูปวงจรรที่ใช้ในการทดลอง	50

IV

สารบัญตาราง

		หน้า
ตารางที่ 1	ตารางแสดงแรงดันอินพุต VCO_{input} กับ ระดับความถี่	29
ตารางที่ 2	ตารางแสดงข้อมูลความสัมพันธ์ระหว่างเวลา กับ อุณหภูมิ ของ ภาชนะ โลหะที่ทำด้วยเหล็กเคลือบสี	51
ตารางที่ 3	ตารางแสดงข้อมูลความสัมพันธ์ระหว่างเวลา กับ อุณหภูมิ ของ ก่อ่งโลหะที่ทำด้วยเหล็กเคลือบโครเมียม	53
ตารางที่ 4	ตารางแสดงข้อมูลความสัมพันธ์ระหว่างเวลา กับ อุณหภูมิ ของ ภาชนะ โลหะที่ทำด้วยแอสแตมเลส	55



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

จากหลักการ และทฤษฎีของการสวิตซ์ความถี่สูง (High Frequency Switching) ซึ่งเป็นแบบ เฟดคอนโทรล (Fed Control) จะป้อน รูปคลื่นของแรงดันอินพุตเป็น คลื่นสี่เหลี่ยม (square wave) และมีความถี่เท่ากับ ความถี่ของการสวิตซ์ ซึ่ง ถ้าโหลด เป็น ตัวเหนี่ยวนำ (L) กับ ตัวเก็บประจุ (C) และ มีค่าความต้านทาน (R) น้อยมากจะทำให้เกิดเรโซแนนซ์ที่ความถี่สวิตซ์ และจะได้รูปคลื่นของกระแสเป็น รูปคลื่นไซน์ (sine wave) ด้วยเช่นกันถ้าเส้นทางเดินของฟลักซ์แม่เหล็กไม่มีการอิ่มตัว และ ความสัมพันธ์ระหว่างความหนาแน่นของเส้นแรงแม่เหล็ก และ ความเข้มสนามแม่เหล็ก B-H เป็นสมการเส้นตรง ฟลักซ์แม่เหล็กนี้ จะไปตัดกับโลหะที่อยู่ในขดลวด และเหนี่ยวนำให้เกิดแรงดันเหนี่ยวนำขึ้นบนโลหะนั้นๆ แรงดันเหนี่ยวนำที่เกิดขึ้นนี้จะทำให้เกิดกระแสไหลวนบนตัวโลหะที่เปรียบเสมือนโลหะเป็นตัวนำลวดวงจรอยู่ทำให้เกิดความร้อนขึ้น ซึ่งมีลักษณะคล้าย กับ ความสูญเสียที่เกิดจากกระแสไหลวน (Eddy Current) ในหม้อแปลง

ถ้าความร้อนที่เกิดขึ้น จะขึ้นอยู่กับค่าแรงดันเหนี่ยวนำที่เกิดขึ้น ซึ่งแรงดันเหนี่ยวนำนี้จะเกิดจากการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก $e = d\Phi / dt$ จากสมการนี้ ถ้าสมมุติว่าฟลักซ์แม่เหล็กมีลักษณะรูปคลื่นเป็นรูปคลื่นไซน์ (sine wave) ค่าความถี่จะมีผลต่อค่าแรงดันเหนี่ยวนำ ถ้าความถี่ที่ใช้ยิ่งสูงมากก็จะยิ่งทำให้เกิดแรงดันเหนี่ยวนำมาก แต่ถ้าความถี่สูงเกินไปจะทำให้เกิดการรบกวนต่อ อุปกรณ์การสื่อสาร ส่วนชนิดของโลหะจะมีผลต่อค่า ของตัวเหนี่ยวนำ (L) ในวงจร เรโซแนนซ์ เนื่องจากจะทำให้ค่ารีลักแตนซ์ในทางเดินแม่เหล็กเปลี่ยนไปทำให้ค่ารีลักแตนซ์ในทางเดินแม่เหล็กเปลี่ยนไปทำให้ค่า ของตัวเหนี่ยวนำ (L) เปลี่ยนแปลง ซึ่งจะมีผลต่อค่าความถี่ เรโซแนนซ์ที่เปลี่ยนแปลงจึงจำเป็นต้องมีการป้อนกลับจากเอาต์พุต เพื่อนำมาควบคุมความถี่ และ กำลัง ที่ส่งออกไปทางเอาต์พุตให้มีค่าคงที่ และ ถูกต้องตามสภาพของโลหะด้วย ในโครงการนี้จำเป็นต้องใช้อุปกรณ์ สวิตซ์ ซึ่งมีความเร็วสูงเนื่องจากเราใช้งานในความถี่ที่ค่อนข้างสูงซึ่งจะอยู่ในช่วง 83-198 kHz จึงทำให้ เพาเวอร์มอสเฟต (Power Mosfet) จะมีความเหมาะสมในการใช้งานมากกว่า เพาเวอร์ทรานซิสเตอร์ (Power Transistor) และ วงจรควบคุมการทริกเกต (Trig - Gate) ของมอสเฟต ซึ่งจำเป็นจะต้องใช้อุปกรณ์ที่มีความเร็วสูงจึงเลือกใช้กัททิงพาวก ซิมอส (CMOS) และ ทรานซิสเตอร์ความถี่สูง เพื่อป้องกันการดีเลย์ (delay) ของสัญญาณทริกซึ่งอาจจะทำให้เกิดการผิดเพี้ยนได้

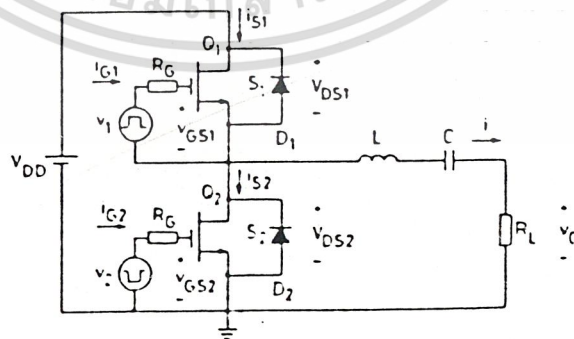
บทที่ 2

Class D voltage-switching Mosfet power amplifier

วงจรขยาย class D เรโซแนนซ์ หรือ ที่ทั่วไปรู้จักกันในชื่อของ อินเวอร์เตอร์ (inverters) จะสามารถแบ่งแยกออกได้เป็น 2 กลุ่มใหญ่ คือ class D voltage-switching กับ class D current-switching จะมีแรงดันตกคร่อมอุปกรณ์สวิทช์ซึ่งต่ำกว่าซึ่งจะมีค่าเท่ากับแรงดันของแหล่งจ่าย ทำให้สามารถเลือกใช้อุปกรณ์สวิทช์ซึ่งที่ทนแรงดันต่ำได้ ซึ่งอุปกรณ์สวิทช์แรงดันต่ำนี้จะมีค่า r_{DS} ขณะ on ต่ำมาก ทำให้เกิดการสูญเสียขณะนำกระแสได้อ้อย ส่วนเพาเวอร์เอ๊าท์พุทหรือแรงดันที่เอ๊าท์พุทสามารถจะทำการควบคุมได้โดยการปรับความถี่ (FM control)

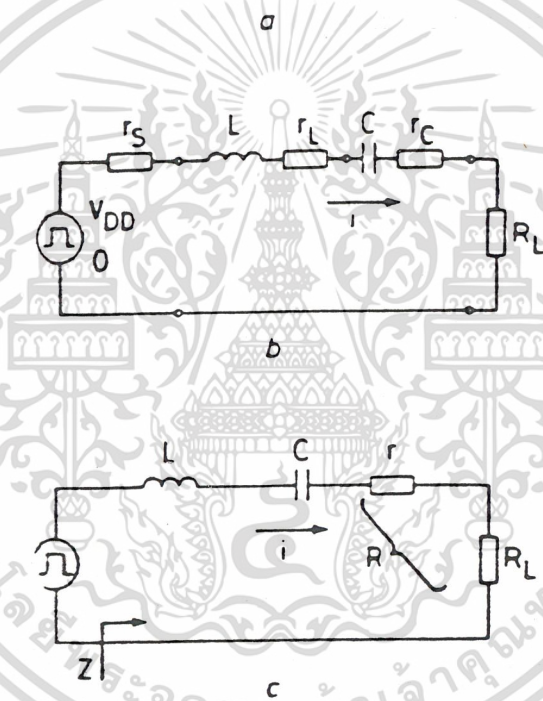
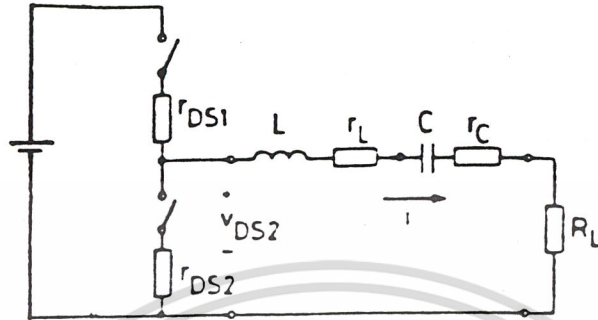
ลักษณะของวงจร

วงจรของ Class D voltage-switching resonant Amplifier แสดงดังรูปที่ 1 ซึ่งประกอบด้วยอุปกรณ์สวิทช์ S_1 และ S_2 ส่วนวงจรเรโซแนนซ์ คือ R_L -L-C สวิทช์ S_1 และ S_2 แต่ละชุดจะประกอบด้วยมอสเฟต และ antiparallel diode อย่างละหนึ่งตัว ทำให้สามารถนำกระแสได้ทั้งช่วงบวกและช่วงลบ ถ้าใช้มอสเฟตที่มีโครงสร้างแบบ hexfel จะมีไดโอดต่อขนานอยู่ภายในซึ่งเกิดจาก junction ใน มอสเฟตและจะทำหน้าที่เหมือนกับ antiparallel diode ในการขับเกตของมอสเฟตจำเป็นต้องควบคุมช่วง dead time เพื่อป้องกันการ short circuit ของแหล่งจ่ายขณะที่สวิทช์ S_1 และสวิทช์ S_2 ทำงานพร้อมกัน จากรูปที่ 1 R_G จะแทนค่าความต้านทานของเกตและความต้านทานเอ๊าท์พุทของวงจร drive



รูปที่ 1 วงจร Class D voltage-switching amplifier (inverter) กับ วงจร series-resonant

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 แสดงวงจรสมมูลของ Class D switching-voltage amplifier

วงจรสมมูลของ class D amplifier แสดงดังรูปที่ 2 ในรูป 2a มอสเฟตแต่ละตัวจะถูกแสดงโดยใช้สวิทช์และความต้านทาน r_{DS} โดย r_{DS} จะแทนค่าความต้านทานขณะอยู่ในช่วง on ของมอสเฟต ส่วน r_L จะแทนค่า equivalent series resistance (ESR) ซึ่งอยู่ในตัวขดลวด L และ r_C คือ ความต้านทานเสมือนที่อยู่ในตัวคาปาซิเตอร์ C ในรูปที่ 2b ค่า $r_s = (r_{DS1} + r_{DS2}) / 2 \cong r_{DS}$ โดยจะแทนค่าความต้านทานเฉลี่ยอยู่ในช่วง on ของมอสเฟต ส่วนรูป 2c ค่าความต้านทานรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ทั่วทุกมุมเมือง ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

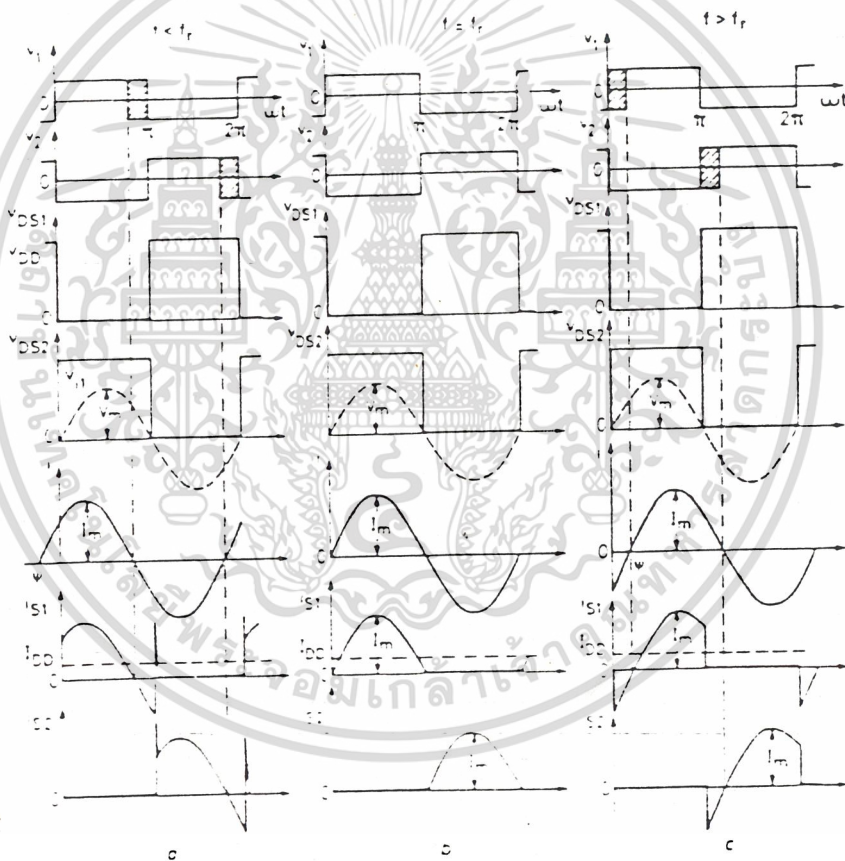
$$r = r_s + r_1 + r_c \cong r_{DS} + r_1 + r_c \quad (1)$$

สามารถยุบรวมกันกับ R_L เป็น

$$R = R_L + r \cong R_L + r_1 + r_c \quad (2)$$

โดยแหล่งจ่ายไฟ DC และ สวิตช์ S_1 และ สวิตช์ S_2 จะถูกแทนที่ด้วยแหล่งจ่าย AC ที่มีลักษณะเป็น square wave

หลักการทํางาน



รูปที่ 3 Waveform ของกระแสและแรงดันที่จุดต่าง ๆ

- a. กรณีความถี่น้อยกว่าความถี่เรโซแนนซ์
- b. กรณีความถี่เท่ากับความถี่เรโซแนนซ์
- c. กรณีความถี่มากกว่าความถี่เรโซแนนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการงานสามารถอธิบายได้โดยใช้ wave form ในรูปที่ 3 โดยสมมุติว่าแรงดันอินพุทของวงจร series resonant จะเป็น square wave เนื่องจากการสวิตชิงของสวิตช์ S_1 และสวิตช์ S_2 โดยมีขนาดแรงดันเท่ากับ V_{DD} ถ้าค่า load quality factor (Q) ของวงจรเรโซแนนซ์ (resonant) มีค่าสูงมาก ($Q_L \gg 2.5$) จะทำให้กระแส i ที่ได้มีลักษณะใกล้เคียงกับรูปคลื่น sine wave ในรูปที่ 3a,3b,3c จะแสดงถึง waveform ของกระแสและแรงดันที่จุดต่างๆ โดยแยกเป็น 3 กรณี คือ ที่ความถี่มากกว่าความถี่เรโซแนนซ์ $f > f_r$, ความถี่เท่ากับความถี่เรโซแนนซ์ $f = f_r$ และความถี่ต่ำกว่าความถี่เรโซแนนซ์ $f < f_r$ ตามลำดับ โดยความถี่เรโซแนนซ์จะมีค่าเท่ากับ $f_r = 1 / (2\pi \sqrt{LC})$ จากรูปที่ 3 waveform ของ V_1 และ V_2 ซึ่งก็คือ gate drive voltage ของ S_1 และ S_2 ตามลำดับ จะมีช่วงที่แรงงออยู่ซึ่งช่วงเวลานี้จะเป็นช่วงที่ antiparallel diode จะนำกระแสแทนอุปกรณ์สวิตชิง ในการใช้งานจำเป็นต้องระวังไม่ให้ V_1 และ V_2 ช้อนทับกันเพราะจะทำให้เกิดช่วง dead time ที่สั้นเกินไปและจะเป็นผลให้เกิดกระแส shoot-through current ดังนั้นจำเป็นต้องควบคุมช่วง dead time ได้ไม่ให้น้อยเกินไป เพราะถ้า dead time มีค่าน้อยเกินไปจะทำให้อุปกรณ์สวิตชิงทั้ง 2 ตัวทำงานพร้อมกันเนื่องจาก delay time ที่ขาเกตของ MOSFET และ storage time ที่รอยต่อในกรณีที่เป็นทรานซิสเตอร์ ทำให้เกิดกระแสลัดวงจรผ่านความต้านทาน r_{DS1} และ r_{DS2} ยกตัวอย่าง เช่น ถ้า $V_{DD} = 200 \text{ V}$, $r_{DS1} = r_{DS2} = 0.5 \Omega$ จะเกิด $I_{\text{peak}} = 200 \text{ A}$ ซึ่งค่ากระแสขนาดนี้จะสามารถทำให้อุปกรณ์สวิตชิงและอุปกรณ์อื่น ๆ เสียหายได้ ค่า dead time นี้จะมีค่ามากขึ้นเมื่อค่า f / f_r มีค่าเพิ่มขึ้นหรือลดลง โดยค่า dead time จะมีค่าน้อยที่สุดเมื่อ $f / f_r = 1$ หรือทำงานที่ความถี่เรโซแนนซ์พอดี

การทำงานที่ความถี่ต่ำกว่าความถี่เรโซแนนซ์

การทำงานที่ความถี่ต่ำกว่าความถี่เรโซแนนซ์ช่วงจรีรีเรโซแนนซ์จะมีลักษณะเป็น capacitive load และกระแสที่ไหลผ่านวงจรจรีรีเรโซแนนซ์จะนำหน้า fundamental component ของแรงดัน V_{DS2} เป็นมุมเท่ากับ $|\psi|$ โดย $\psi < 0$ ดังนั้นค่ากระแสจะเป็นบวกขณะที่สวิตช์ S_1 ปิดวงจร ดังรูปที่ 3a

ก่อนช่วงที่ S_2 ปิดวงจร (ช่วงแรงงอ) กระแส i จะไหลผ่าน antiparallel diode (D_1) ของสวิตช์ S_1 เมื่อ S_2 ถูก turn on โดย drive voltage (V_2), V_{DS2} จะลดลงเป็นผลให้ V_{DS1} สูงขึ้นดังนั้นไดโอด D_1 จะถูก turn off และกระแส i จะกลับทิศทางการไหลจาก antiparallel diode (D_1) มายัง S_2 จากที่กล่าวมาจะทำให้เกิดข้อเสียขึ้น 3 ประการขณะที่เริ่ม turn on อุปกรณ์สวิตชิงทั้งสองตัว

1) การ reverse recovery ของ antiparallel diode

เอกสารนี้เป็นเอกสารที่ 2) การ discharge ของคาปาซิเตอร์เอาท์พุทของทรานซิสเตอร์นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ปรากฏการณ์ Miller's effect

ข้อเสียที่ร้ายแรงที่สุดคือ ความเค้นที่เกิดขึ้นกับ antiparallel diode ที่ทำหน้าที่ reverse recovery จากโครงสร้างของมอสเฟตจะมีไดโอด D_1 เกิดขึ้น ซึ่ง D_1 นี้จะถูก turn off ขณะที่ dv/dt และ di/dt สูงมากซึ่งจะทำให้เกิดค่ากระแส spike อันเนื่องจากพาหะส่วนน้อยที่สูงมากเช่นกัน ค่ากระแส spike นี้จะไหลผ่านอุปกรณ์สวิทช์ซึ่งอีกตัวเนื่องจากค่ากระแสนี้ไม่สามารถไหลผ่านวงจรซีรียส์โรโซแนนซ์ได้เพราะขดลวด L ในวงจรซีรียส์โรโซแนนซ์จะไม่ยอมให้กระแสเปลี่ยนแปลงอย่างฉับพลัน กระแส spike นี้จะเกิดขึ้นทั้งช่วง turn on และ turn off และมีค่ามากกว่าค่ากระแสปกติหลายเท่าตัว และอาจทำอันตรายต่ออุปกรณ์สวิทช์ซึ่งได้ และยังเป็นต้นเหตุให้เกิดสัญญาณรบกวนขึ้นอีกด้วย นอกจากนี้ในช่วง reverse recovery นี้แรงดันตกคร่อมไดโอด D_1 จะมีค่าเพิ่มขึ้นจาก -1 V ถึง V_{DD} ซึ่งในช่วงนี้ค่ากระแสและแรงดันจะมีค่าสูงทั้งคู่จะส่งผลให้เกิดค่า reverse recovery power loss ที่มีค่าสูงมาก

ค่ากระแส spike นี้สามารถจะจำกัดได้โดยการต่อ schottky antiparallel diodes ในกรณีนี้แรงดัน V_{DD} มีค่าน้อยเพราะ schottky diode จะมีค่าแรงดันเบรคควาน์ที่ต่ำมาก ($<100\text{V}$) ทำให้ไม่สามารถใช้งานที่แรงดันสูงได้ ค่า forward voltage ของ schottky diode จะมีค่าน้อยกว่าไดโอดที่เกิดขึ้นที่รอยต่อระหว่างสาร P กับสาร N ของตัวมอสเฟตเอง เพราะฉะนั้นกระแสขณะ reverse recovery จะไหลผ่าน schottky diode แทน ทำให้ค่ากระแส spike ที่ไหลผ่านมอสเฟตมีค่าลดลง อีกวิธีก็คือต่อไดโอดอนุกรมกับมอสเฟตและใช้ ultrafast diode ต่อขนานกับส่วนอนุกรมอีกครั้งดังรูป 4b วิธีนี้จะทำให้ไดโอดภายในตัวของมอสเฟตไม่นำกระแสในช่วง reverse recovery เพราะไดโอดที่ต่ออนุกรมอยู่ถูก reverse bias แต่กระแสในช่วง reverse recovery จะไหลผ่าน ultrafast diode แทน แต่ข้อเสียที่เกิดขึ้นก็จะเกิดแรงดันตกคร่อมไดโอดที่ต่ออนุกรมอยู่ทำให้เกิดการสูญเสียที่ไดโอดเป็นผลให้ประสิทธิภาพของวงจรโดยรวมลดลง การต่อ snubber ก็จะสามารถจะช่วยลดการสูญเสียที่เกิดขึ้นได้โดยจะทำให้ช่วง switching นานขึ้น แต่ไม่สามารถจะลดค่ากระแส spike ที่เกิดขึ้นได้

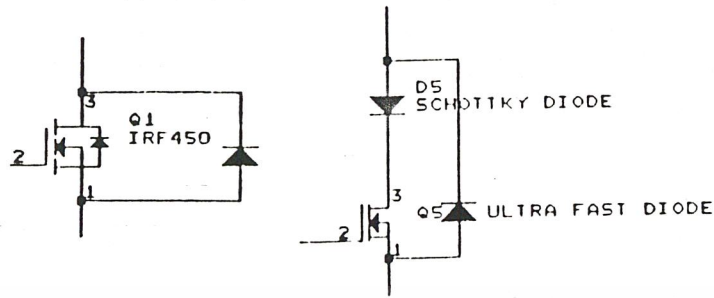
ตัวมอสเฟตจะถูก turn on ขณะที่แรงดันตกคร่อมระหว่างเดรนกับซอร์สมีค่าสูงประมาณ V_{DD} ในช่วงนี้ output capacitance ของมอสเฟตจะทำการ discharge ซึ่งจะทำให้เกิดเป็น switching loss ที่เพิ่มขึ้น โดยพลังงานที่สะสมในคาปาซิเตอร์จะมีค่าเท่ากับ $W=1/2 \cdot C_{out} \cdot V_{DD}^2$ ค่าพลังงานนี้จะถูกปลดปล่อยออกมาในรูปของพลังงานความร้อนขณะที่มอสเฟตถูก turn on โดยค่า turn on switching loss ($P_{turn\ on}$) $=1/2 f \cdot C_{out} \cdot V_{DD}^2$

ขณะที่แรงดันระหว่างเกตกับซอร์ส V_{GS} มีค่าเพิ่มขึ้นจะทำให้แรงดันระหว่างเดรนกับ

ซอร์ส V_{DS} มีค่าลดลงในเวลาเดียวกันจะทำให้เกิดปรากฏการณ์ของ Miller's effect คือ input

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 การต่อไดโอดเข้ากับมอสเฟตเพื่อช่วยลดอันตรายที่จะเกิดขึ้นกับตัวมอสเฟต

- ต่อ schottky diode ขนานกับมอสเฟต
- ต่อ schottky diode อนุกรมกับมอสเฟต และต่อ ultrafast diode ขนานกับส่วนอนุกรม

capacitance ของมอสเฟตจะมีค่ามากขึ้นเนื่องจากตัวมอสเฟตจะมีลักษณะเหมือนวงจรขยายทำให้ค่า ก่าปาซิแตนซ์สามารถแยกมาอยู่ทางด้านอินพุตได้ทำให้ความเร็วในการ turn on มีค่าลดลง

ข้อดีของการทำงานที่ความถี่ต่ำกว่าความถี่เรโซแนนซ์คือ มอสเฟตจะถูก turn off ที่แรงดันใกล้เคียงกับศูนย์ ทำให้ค่า turn off switching loss มีค่าน้อยมาก โดย antiparallel diodes (D_1) จะนำกระแสทำให้มีแรงดันตกคร่อมระหว่างเดรนกับซอร์ส $V_{ds1} = -1$ V ขณะที่ i_{s1} มีค่าเป็นลบ ในช่วงนี้มอสเฟตจะถูก turn off โดยที่แรงดันระหว่างเดรนกับซอร์ส V_{ds1} ยังคงเท่ากับ -1 V อยู่ตลอดเวลา และปรากฏการณ์ Miller's effect จะไม่เกิดขึ้นขณะ turn off เนื่องจากแรงดันระหว่างเดรนกับซอร์ส V_{ds1} จะไม่มีการเปลี่ยนแปลงขณะ turn off จะสังเกตได้ว่าช่วง turn on ของ มอสเฟตแต่ละตัวจะถูกควบคุมโดยวงจรขับเกทของแต่ละตัว ขณะที่ช่วง turn off ของมอสเฟตแต่ละตัวจะเกิดขึ้นเนื่องจากการ turn on ของมอสเฟต อีกตัว

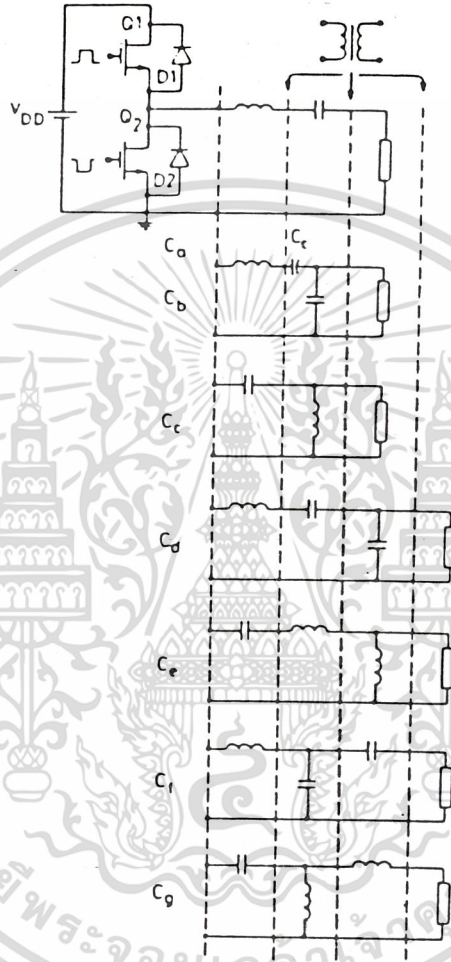
การทำงานที่ความถี่สูงกว่าความถี่เรโซแนนซ์

การทำงานที่ความถี่สูงกว่าความถี่เรโซแนนซ์จะทำให้วงจรซิริรีเรโซแนนซ์มีลักษณะเป็น inductive load และกระแสที่ไหลผ่านวงจรซิริรีเรโซแนนซ์จะนำหน้า fundamental component ของแรงดัน V_{DS2} เป็นมุมเท่ากับ $|\psi|$ โดย $\psi > 0$ ตามรูปที่ 3 ดังนั้นค่ากระแส i จะมีค่าเป็นลบ ขณะที่สวิตช์ S_1 เริ่ม turn on และเป็นบวกในช่วงก่อนสวิตช์ S_1 จะ turn off ขณะที่สวิตช์ S_1 ถูก turn off โดย V_1 จะทำให้ V_{DS1} เพิ่มขึ้น เป็นบวกในช่วงก่อนสวิตช์ S_1 จะ turn off ขณะที่สวิตช์ S_1 ถูก turn off โดย V_1 จะทำให้ V_{DS1} เพิ่มขึ้น เป็นผลให้ V_{DS2} ลดลง เมื่อ V_{DS2} ลดลงถึง -0.7 V จะทำให้ antiparallel diode (D_2) เริ่มนำกระแสและกระแสจะไหลกลับทิศจากสวิตช์ S_1 ไปยัง D_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทน ซึ่งจะเห็นได้ว่าช่วง turn off ของมอสเฟตแต่ละตัวจะถูกควบคุมโดยวงจรขับเกทของมอสเฟตแต่ละตัว และช่วง turn on ของมอสเฟตจะเกิดจากการ turn off ของมอสเฟตอีกตัว



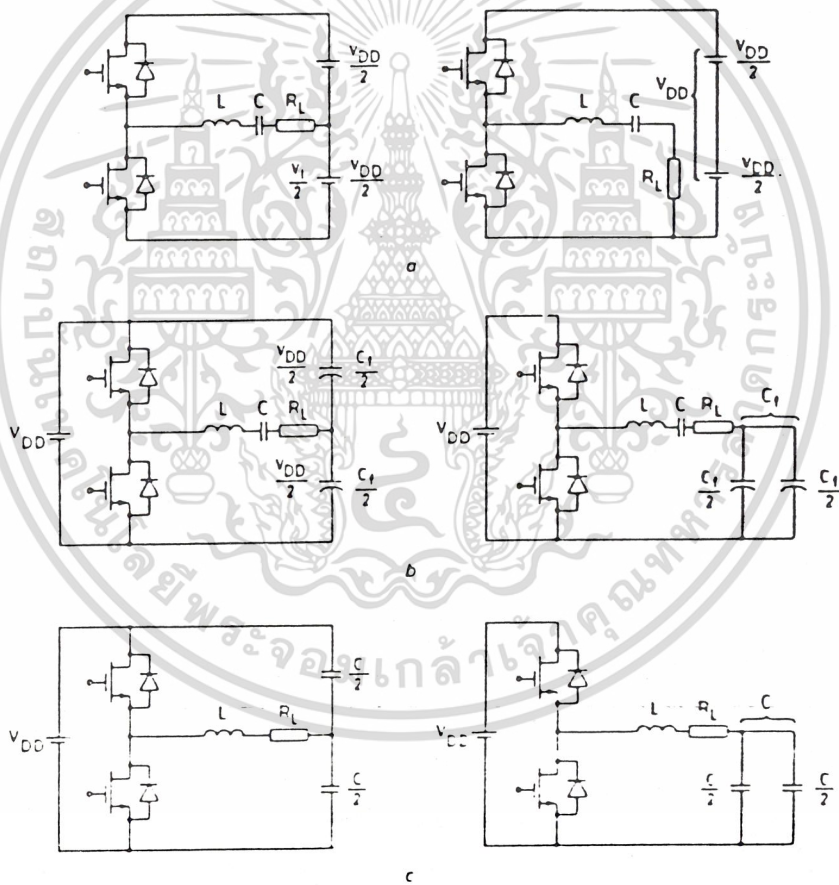
รูปที่ 5 วงจร Class D switching กับวงจรรีโซแนนซ์แบบต่าง ๆ

การ turn on ของมอสเฟตแต่ละตัวจะเกิดที่ระดับแรงดันระหว่างเดรนกับซอร์สมีค่าเท่ากับศูนย์ ตัวอย่าง เช่น เมื่อสวิตช์ S_2 ถูก turn on ขณะนั้น i_{L2} จะเป็นลบและ V_{DS2} จะมีค่าประมาณ $-1V$ โดย antiparallel diode (D_2) จะนำกระแสอยู่ในช่วง turn on ดังนั้น turn on switching loss จะมีค่าลดลง และจะไม่เกิด Miller's effect เนื่องจากไม่มีการเปลี่ยนแปลงแรงดันระหว่างเดรนกับซอร์สที่สูงมาก และไดโอดจะถูก turn off ที่ di/dt ต่ำมากคือ turn off ขณะที่ $i = 0$ จึงไม่เกิด กระแส spike ขึ้นและแรงดันตกคร่อมไดโอดจะมีค่าต่ำประมาณ $1V$ ในช่วง reverse recovery ซึ่งจะช่วยลดค่า reverse recovery power loss ได้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับนักเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเสียคือแรงดันระหว่างครนกับซอร์สและกระแสที่ไหลผ่านมอสเฟตจะมีค่าเพิ่มขึ้นและลดลงพร้อมกันในช่วง turn off ซึ่งจะทำให้เกิด turn off switching loss และ เกิดปรากฏการณ์ของ Miller's effect ขึ้นขณะ turn off ด้วย ทำให้ input capacitance เพิ่มขึ้น ซึ่งทำให้ความเร็วในการ turn off มีค่าลดลง

รูปที่ 5 จะแสดง class-D amplifier กับวงจร resonant แบบต่าง ๆ ซึ่งความถี่ resonant อาจจะขึ้นอยู่กับค่า ลักษณะของโหลดด้วย ส่วนลักษณะของวงจร half-bridge ของ class-D voltage -switching amplifier จะมีได้หลายรูปแบบดังรูปที่ 6 ซึ่งทุกวงจรจะมีวงจรสมมูลเหมือนกันหมดคือเหมือนกับรูปที่ 1



รูปที่ 6 วงจรอินเวอร์เตอร์แบบ Half-bridge แบบต่าง ๆ

การวิเคราะห์

การวิเคราะห์ class-D amplifier ในรูปที่ 1 ซึ่งมีวงจรสมมูลดังรูปที่ 2c จะตั้งสมมุติฐานได้

ว่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำใช้

1) อุปกรณ์ mosfet และ diode จะถือว่ามีค่าความต้านทานขณะ on เป็นศูนย์ Linear และค่า capacitance ของอุปกรณ์ถือว่าน้อยมาก และค่าเวลาในการ switching เท่ากับศูนย์

2) ตัวอุปกรณ์ในวงจรเรโซแนนซ์เป็นแบบ พาสซีฟ (passive) ,เชิงเส้น,เวลาไม่เปลี่ยนแปลง และค่าความถี่เรโซแนนซ์ของตัวอุปกรณ์เองจะมากกว่าความถี่ที่วงจรทำงาน

3) ถ้า load quality factor Q_L ของวงจร resonant มีค่าสูงมากจน ถือว่ากระแสที่ไหลผ่านเป็น คลื่นไซน์

อินพุทอิมพีแดนซ์ของวงจรเรโซแนนซ์

พารามิเตอร์ของวงจร ซีรีส์เรโซแนนซ์

ความถี่เรโซแนนซ์
$$:\omega_r = 1 / \sqrt{LC} \tag{3}$$

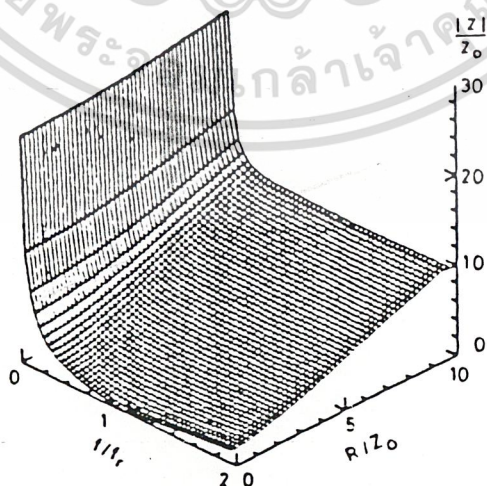
ค่าแรงกเทอริสติกอิมพีแดนซ์
$$:Z_o = \sqrt{L/C} = \omega_r L = 1 / \omega_r C \tag{4}$$

ควอลิตี้แฟกเตอร์เมื่อมีโหลด
$$:Q_1 = \omega_r L / R = 1 / \omega_r C R = Z_o / R \tag{5}$$

ควอลิตี้แฟกเตอร์ เมื่อไม่มีโหลด
$$:Q_o = \omega_r L / r = 1 / \omega_r C r = Z_o / r \tag{6}$$

อินพุทอิมพีแดนซ์ของวงจรซีรีส์เรโซแนนซ์คือ

$$\begin{aligned} Z &= R + j(\omega L - 1/\omega C) = R + jZ_o(\omega/\omega_r - \omega_r/\omega) \\ &= R[1 + jQ_1(\omega/\omega_r - \omega_r/\omega)] \\ &= Z_o[R/Z_o + j(\omega/\omega_r - \omega_r/\omega)] = |Z| e^{j\psi} = R + jX \tag{7} \\ |Z| &= R \sqrt{1 + Q_1^2(\omega/\omega_r - \omega_r/\omega)^2} \\ &= Z_o \sqrt{(R/Z_o)^2 + (\omega/\omega_r - \omega_r/\omega)^2} \end{aligned}$$



รูปที่ 7 กราฟสามมิติแสดงความสัมพันธ์ระหว่าง $|Z|/Z_o$ กับ f/f_r โดย $R/Z_o = 1/Q$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= Z_0 \sqrt{1/Q_L^2 + (\omega/\omega_r - \omega_r/\omega)^2} \quad (8)$$

$$\Psi = \arctan [Q_L (\omega/\omega_r - \omega_r/\omega)] \quad (9)$$

$$R = |Z| \cos \Psi \quad (10)$$

$$X = |Z| \sin \Psi \quad (11)$$

จากสมการที่ (9)

$$\cos \Psi = 1 / \sqrt{1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2} \quad (12)$$

รูปที่ 7 แสดงรูปสามมิติของ $|Z|/Z_0$, f/f_r , R/Z_0 และ รูปที่ 8 แสดงการพลอตกราฟความสัมพันธ์ระหว่าง $|Z|/Z_0$ และ Ψ กับ f/f_r โดยกำหนดค่า $R/Z_0 = 1/Q_L$

กระแส แรงดัน และ พลังงาน

ในรูปที่ 2c แรงดันอินพุตของวงจรรีโซแนนซ์อนุกรมเป็น square-wave

$$v = \begin{cases} V_{DD} & \text{เมื่อ } 0 < \omega t < \pi \\ 0 & \text{เมื่อ } \pi < \omega t < 2\pi \end{cases} \quad (13)$$

องค์ประกอบ fundamental ของแรงดันคือ

$$v_{11} = V_m \sin \omega t \quad (14)$$

โดยที่

$$V_m = 2V_{DD} / \pi \cong 0.637 V_{DD} \quad (15)$$

ซึ่งค่า V_m จะนำมาหาค่า V_{rms} ของ v_{11}

$$V_{rms} = V_m / \sqrt{2} = \sqrt{2} V_{DD} / \pi \cong 0.45 V_{DD} \quad (16)$$

กระแสที่ผ่าน สวิตช์ S_1 เป็น

$$i_{S1} = \begin{cases} I_m \sin (\omega t - \Psi) & \text{เมื่อ } 0 < \omega t < \pi \\ 0 & \text{เมื่อ } \pi < \omega t < 2\pi \end{cases} \quad (17)$$

จากสมการที่ 8, 10 และ 15 ทำให้สามารถหาสมการกระแสอินพุตได้คือ

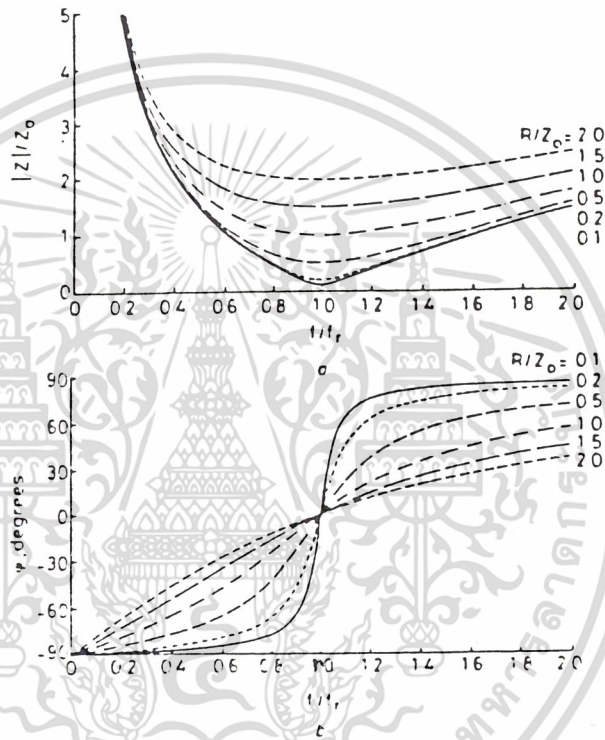
$$\begin{aligned} I_{DD} &= 1 / 2\pi \int_0^{2\pi} i_{S1} d(\omega t) = I_m / 2\pi \int_0^{\pi} \sin (\omega t - \Psi) d(\omega t) \\ &= I_m \cos \Psi / \pi = V_m \cos \Psi / \pi |Z| = 2V_{DD} \cos \Psi / \pi^2 |Z| \\ &= 2V_{DD} \cos \Psi / \pi^2 |Z| = 2V_{DD} R / \pi^2 |Z|^2 \\ &= I_m / \pi \sqrt{1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2} \\ &= 2V_{DD} / \pi^2 R [1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2] \end{aligned} \quad (18)$$

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{DD} = I_m / \pi = 2V_{DD} / \pi^2 R \cong V_{DD} / 5R \quad (19)$$

กำลังอินพุตกระแสตรงเป็น

$$\begin{aligned} P_{DD} &= I_{DD} V_{DD} = 2V_{DD}^2 \cos^2 \psi / \pi^2 R \\ &= 2V_{DD}^2 / \pi^2 R [1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2] \\ &= 2V_{DD}^2 R / \pi^2 Z_0^2 [(R/Z_0)^2 + (\omega/\omega_r - \omega_r/\omega)^2] \end{aligned} \quad (20)$$



รูปที่ 8 กราฟความสัมพันธ์ระหว่างอินพุตอิมพีแดนซ์ของวงจรซีรี่เรโซแนนซ์กับความถี่ f/f_r โดย $R/Z_0 = 1/Q_L$

- a. แสดงอินพุตอิมพีแดนซ์ $|Z|/Z_0$ กับ f/f_r ที่ค่า R/Z_0 คงที่ค่าหนึ่ง
- b. แสดงมุมเฟสของอินพุตอิมพีแดนซ์ ψ กับ f/f_r ที่ค่า R/Z_0 คงที่ค่าหนึ่ง

ที่ $f = f_r$

$$P_{DD} = 2V_{DD}^2 / \pi^2 R \cong V_{DD}^2 / 5R \quad (21)$$

กระแสที่ไหลผ่านวงจรซีรี่เรโซแนนซ์ คือ

$$i = I_m \sin(\omega t - \psi) \quad (22)$$

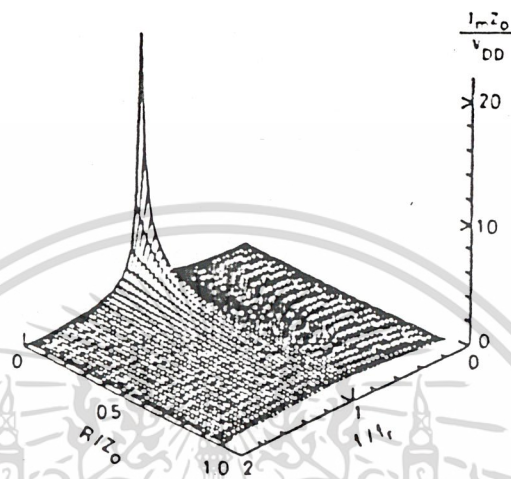
จากสมการที่ 10, 12 และ 15 จะได้ว่า

$$I_m = V_m / |Z| = 2V_{DD} / \pi |Z| = 2V_{DD} \cos \psi / \pi R$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

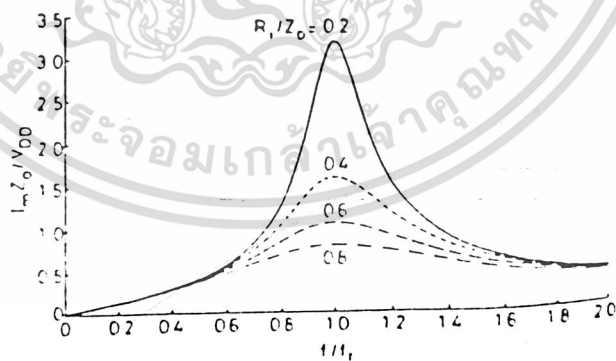
$$\begin{aligned}
 &= 2V_{DD} / \pi R \sqrt{[1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2]} \\
 &= 2V_{DD} / \pi Z_0 \sqrt{[(R/Z_0)^2 + (\omega/\omega_r - \omega_r/\omega)^2]} \quad (23)
 \end{aligned}$$



รูปที่ 9 แสดงรูปกราฟความสัมพันธ์ระหว่าง $I_m Z_0 / V_{DD}$, f/f_r และ R/Z_0

รูปที่ 9 แสดงการพลอตกราฟระหว่าง $I_m Z_0 / V_{DD}$ และ f/f_r ซึ่งจะได้ค่า R/Z_0 ดังรูปที่ 10 (ที่ $f=f_r$)

$$I_m = 2V_{DD} / \pi R \quad (24)$$



รูปที่ 10 แสดงรูปกราฟความสัมพันธ์ระหว่าง $I_m Z_0 / V_{DD}$, f/f_r ขณะที่ R/Z_0 มีค่าคงที่

จากสมการที่ 23 จะได้กำลังเอาท์พุทดังนี้

$$\begin{aligned}
 P_0 &= I_m^2 R_L / 2 = 2V_{DD}^2 R_L \cos^2 \psi / \pi^2 R^2 \\
 &= 2V_{DD}^2 R_L / \pi^2 R^2 [1 + Q_L^2 (\omega/\omega_r - \omega_r/\omega)^2]
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= 2V_{DD}^2 R_L / \pi^2 Z_0^2 [(R/Z_0)^2 + (\omega/\omega_r - \omega_r/\omega)^2] \quad (25)$$

ที่ $f=f_r$

$$P_0 = 2V_{DD}^2 R_L / \pi^2 R^2 \cong V_{DD}^2 R_L / 5 R^2 \quad (26)$$

ค่ากำลังการสูญเสียในการนำกระแสของ มอสเฟต ทั้ง 2 ตัว และวงจรเรโซแนนซ์เป็น

$$P_r = I_m^2 r / 2 = I_m^2 (r_{DS} + r_L + r_C) / 2 \quad (27)$$

ถ้าตัด Switching loss ทั้งและใช้สมการที่ 20 และ 25 เราจะได้ประสิทธิภาพของวงจรเป็น

$$\begin{aligned} \eta &= P_0 / P_{DD} = P_0 / (P_0 + P_r) = R_L / (R_L + r) = 1 / [1 + r / R_L] \\ &= 1 - r / (R_L + r) = 1 - 1 / (1 + R_L / r) = 1 - Q_L / Q_0 \end{aligned} \quad (28)$$

เราจะเห็นว่าประสิทธิภาพจะเพิ่มขึ้นถ้า R_L/r เพิ่มขึ้น หรือ ค่า Q_L/Q_0 ลดลง ค่าแอมปริจูดของแรงดันกร่อมตัวเก็บประจุ จะได้จากสมการที่ 23

$$V_{CM} = I_m / \omega C = 2V_{DD} / [\pi(\omega/\omega_r) \sqrt{[(R/Z_0)^2 + (\omega/\omega_r - \omega_r/\omega)^2]}] \quad (29)$$

ค่าแอมปริจูดของแรงดันตกกร่อมขดลวด L เป็น

$$V_{LM} = \omega L I_m = 2V_{DD} (\omega/\omega_r) / [\pi \sqrt{[(R/Z_0)^2 + (\omega/\omega_r - \omega_r/\omega)^2]}] \quad (30)$$

ที่ความถี่เรโซแนนซ์

$$V_{CM} = V_{LM} = Z_0 I_m = Q_L V_M = 2V_{DD} Q_L / \pi \quad (31)$$

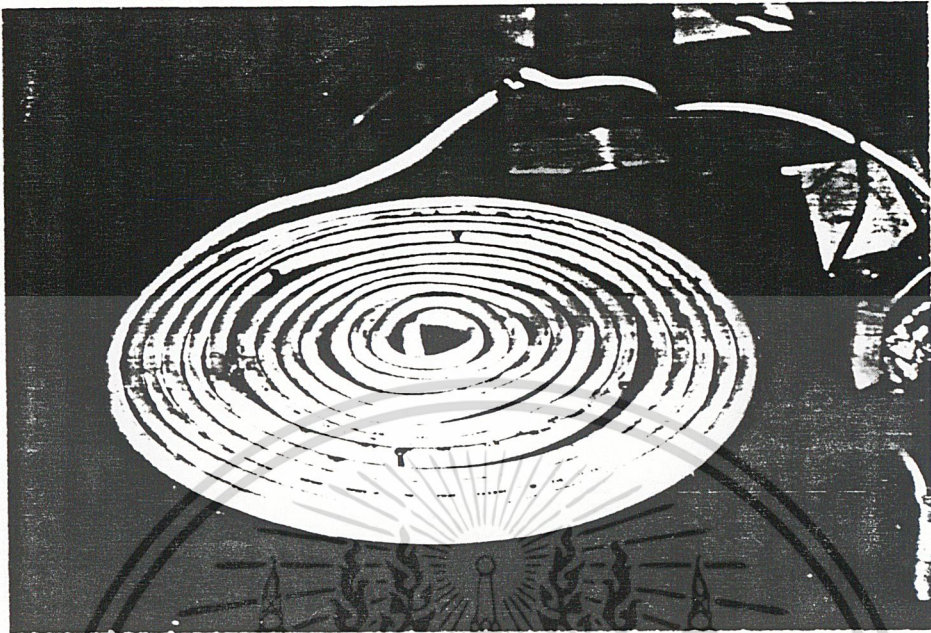
บทที่ 3

หลักการทํางานของเตาความร้อนเหนี่ยวนำ

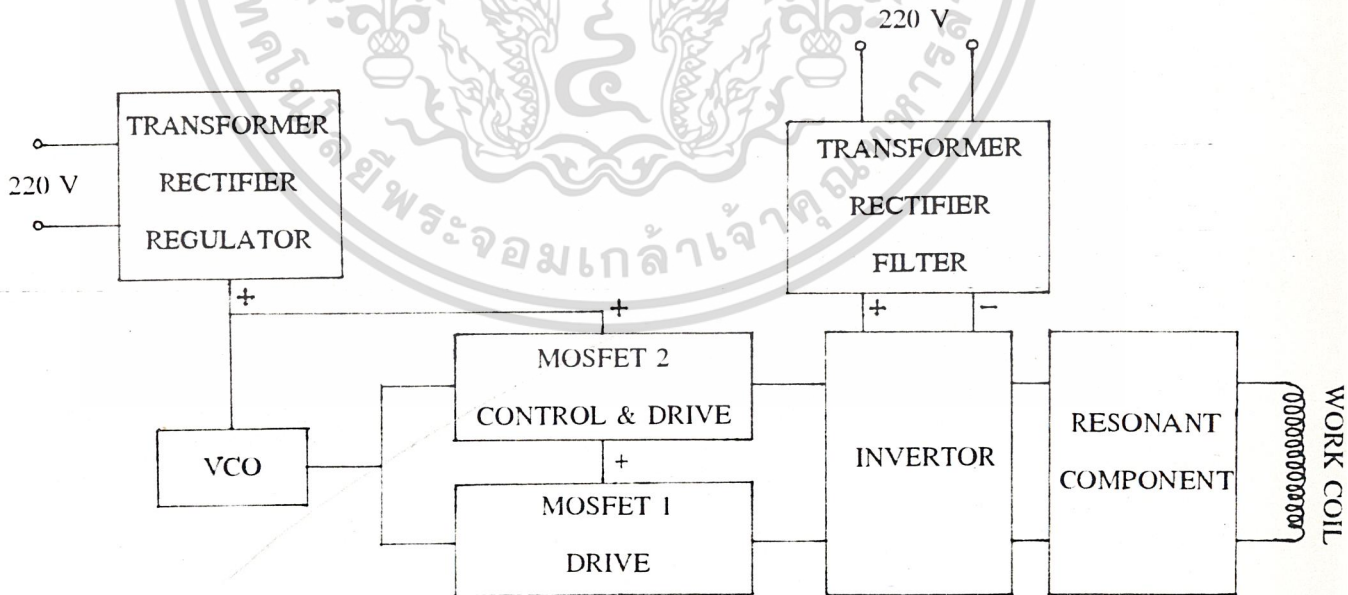
การทํางานจะใช้วงจรอินเวอร์เตอร์แบบฮาล์ฟบริดจ์ต่อร่วมกับวงจรซีรียส์เรโซแนนซ์จะทำให้แรงดันที่ออกมามีลักษณะเป็นคลื่นรูปสี่เหลี่ยม แต่รูปคลื่นของกระแสที่ผ่านขดลวดเรโซแนนซ์นั้นจะมีลักษณะเป็นรูปคลื่นไซน์เวฟซึ่งเป็นผลอันเนื่องมาจากวงจรซีรียส์เรโซแนนซ์ กระแสที่ได้นี้จะไหลผ่านขดลวดทำให้เกิดการสร้างฟลักซ์แม่เหล็กขึ้นและฟลักซ์แม่เหล็กนี้จะไปตัดกับภาชนะที่เป็นโลหะที่วางอยู่เหนือขดลวด ลักษณะของฟลักซ์แม่เหล็กที่เกิดขึ้นนี้จะมีการเปลี่ยนแปลงอยู่ตลอดเวลาตามลักษณะของรูปคลื่นกระแสที่ไหลผ่านขดลวดซึ่งการเปลี่ยนแปลงของฟลักซ์แม่เหล็กนี้จะทำให้เกิดการเหนี่ยวนำขึ้นที่ภาชนะ เมื่อมีการเหนี่ยวนำเกิดขึ้นจะทำให้เกิดแรงดันเหนี่ยวนำขึ้นที่ภาชนะตามสูตร $E = L \cdot di / dt$ และจากลักษณะของภาชนะที่มีลักษณะเหมือนกับตัวนำถูกัดวงจรอยู่และมีความต้านทานที่น้อยมากทำให้เกิดกระแสจำนวนมากไหลวนอยู่ในภาชนะและเกิดการสูญเสียขึ้นในรูปของความร้อนซึ่งมีลักษณะคล้ายกับการสูญเสียเนื่องจาก eddy current loss ในหม้อแปลง

ความร้อนที่เกิดขึ้นนี้จะขึ้นกับค่าตัวแปรหลายตัว เช่น ลักษณะของขดลวด กระแสที่ไหลผ่านขดลวด ลักษณะของภาชนะ รวมถึงชนิดของภาชนะ ฯลฯ จากโครงการที่ได้ทำนี้จะใช้ความถี่ที่ประมาณ 86 กิโลเฮิร์ต ในการสวิตชิงและได้คำนวณโดยใช้ค่าคาปาซิเตอร์ในวงจรซีรียส์เรโซแนนซ์เท่ากับ 0.2 ไมโครฟารัด และคำนวณค่าอินดักแตนซ์ของขดลวดที่ใช้ได้เท่ากับประมาณ 18 - 20 ไมโครเฮนรี่ ซึ่งค่าอินดักแตนซ์และคาปาซิแตนซ์ขนาดที่ใช้จะมีความถี่เรโซแนนซ์เท่ากับประมาณ 86 - 100 กิโลเฮิร์ต ที่ความถี่ขนาดนี้จำเป็นต้องใช้หม้อสเฟดเป็นอุปกรณ์สวิตชิงเนื่องจากจำเป็นต้องมีความเร็วสูงพอในการสวิตชิงและที่ความถี่สูงนี้จะทำให้เกิดปรากฏการณ์ของ skin effect คือกระแสที่มีความถี่สูงมากจะมีความหนาแน่นสูงบริเวณผิวของตัวนำ ทำให้การเดินสายหรือสายไฟที่ใช้ในวงจรรวมถึงตัวนำที่ใช้พันขดลวดจำเป็นต้องระมัดระวังเป็นพิเศษ โดยในโครงการนี้จะใช้สายอ่อน THW ที่มีตัวนำหลายเส้นรวมอยู่ในเส้นเดียวกันเดินสายในวงจรส่วนขดลวดจะใช้สายไฟขนาด 10 ตารางมิลลิเมตรตีเกลียวพันประมาณ 15 รอบ ลักษณะการพันคล้ายกับขดกันหอย ตามรูปที่ 11

ส่วนคาปาซิเตอร์ที่ใช้งานจำเป็นต้องใช้แบบไม่มีขั้วชนิดโพลีโพรไพลีน หรือ โพลีเอสเตอร์ซึ่งจะทำให้เกิดการรั่วไหลของกระแสน้อยและมีสภาพฉนวนที่ทนแรงดันได้ดีกว่าและการเลือกใช้คาปาซิเตอร์นี้ต้องมีอัตราทนแรงดันได้มากกว่า 2-3 เท่าของแรงดันไฟตรงที่ใช้งานเพื่อความปลอดภัย



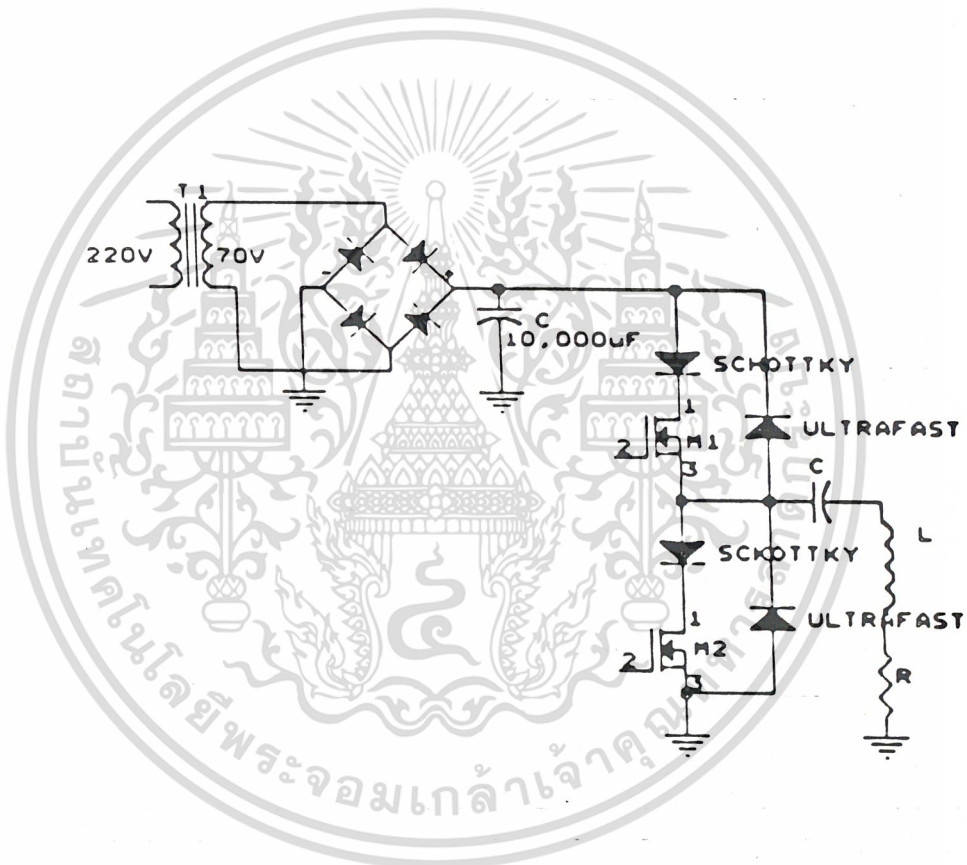
รูปที่ 11 แสดงลักษณะของขดลวดที่ใช้ในวงจรเรโซแนนซ์



รูปที่ 12 บล็อกไดอะแกรมโดยรวมของโครงการเตาความร้อนเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมโดยคร่าว ๆ ของโครงการแสดงดังในรูปที่ 12 ซึ่งอธิบายได้ดังนี้ คือ จากไฟสลับ 220 V จะผ่านหม้อแปลงแล้วผ่านวงจรเรกติไฟเออร์และวงจรฟิลเตอร์เพื่อให้ได้ระดับแรงดันไฟตรงที่ประมาณ 100 V แรงดันส่วนนี้จะถูกป้อนเข้าสู่วงจรด้านสวิทชิงและวงจรเรโซแนนซ์ซึ่งมีลักษณะการต่อเป็น ฮาล์ฟบริดจ์ อินเวอร์เตอร์ ตามรูปที่ 13 โดยในช่วงที่ M1 ทำงานนี้กระแสจะไหลผ่านขดลวดผ่านแหล่งจ่ายไฟตรงผ่าน M1 และเมื่อ M1 หยุดทำงาน M2 จะทำงานต่อทำให้กระแสไหลผ่านขดลวดและ M2 แทน



รูปที่ 13 แสดงวงจรฮาล์ฟบริดจ์อินเวอร์เตอร์พร้อมทั้งวงจรเรโซแนนซ์ที่ใช้งาน

ส่วนวงจรควบคุมนั้นจะประกอบด้วยวงจรกำเนิดความถี่แบบ VCO (voltage control oscillator):ซึ่งสามารถทำการปรับความถี่ได้ตามแรงดันที่ป้อนเข้าสู่วงจร สัญญาณที่ได้จากวงจร VCO นี้จะป้อนเข้าสู่วงจรขับเกทของมอสเฟตทั้งสองตัว ซึ่งในการขับเกทของมอสเฟตนี้จากรูปที่ 13 เราจะควบคุม duty cycle ในการขับเกทของมอสเฟตตัวที่หนึ่ง (M1)ซึ่งก็เป็นการควบคุมเพาเวอร์ที่จะส่งออกไปสู่ขดลวดส่วนมอสเฟตตัวที่สอง (M2) จะมี duty cycle คงที่เท่ากับ 50%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ยังต้องมีวงจรป้องกันกระแสเกินเพราะขณะที่วงจรไม่มีโหลดนี้กระแสที่ไหลผ่านมอเตอร์ทั้งสองตัวจะมีค่าสูงมากจนทำให้มอเตอร์ทั้งสองตัวเสียหายได้จึงจำเป็นต้องมีวงจรส่วนนี้เพื่อป้องกันการเสียหายไว้ด้วย วงจรควบคุมทั้งหมดนี้จะรับแรงดันไฟเลี้ยงจากส่วนของวงจรเรกติไฟเออร์และวงจรเรกกูเลเตอร์

ส่วนโหลดที่เป็นภาระที่จะนำมาใช้ในโครงการนี้จำเป็นที่จะต้องทำจากวัสดุประเภทเฟอร์โรแมกเนติก (ferromagnetig) ซึ่งจะให้ความร้อนได้มากกว่าวัสดุประเภทนอนเฟอร์โรแมกเนติก (non-ferromagnetig) ที่แรงคั้นขนาดเดียวกัน



บทที่ 4

มอสเฟตกำลัง

เพาเวอร์มอสเฟตเป็นอุปกรณ์อิเล็กทรอนิกส์กำลังที่สำคัญชนิดหนึ่ง ซึ่งนิยมใช้มากในวงจรสวิตชิงเพาเวอร์ซัพพลายในการควบคุมมอเตอร์โดยใช้อินเวอร์เตอร์ เป็นต้น เนื่องจากมีข้อดีกว่าเพาเวอร์ทรานซิสเตอร์ คือ

- กำลังงานสูญเสียขณะสวิตซ์ต่ำ
- ไม่มีช่วงแรงดันพังทลายที่ 2
- มีอัตราขยายสูงและวงจรขับสร้างได้ง่าย ราคาถูก
- มีความทนทานและเสถียรภาพทางอุณหภูมิดี
- มีความจุหรือรับกระแสได้สูง
- สามารถนำมาต่อขนานได้ง่ายเนื่องจากสัมประสิทธิ์ความต้านทานเป็นบวก
- ใช้ในวงจรความถี่สูงได้ดี

แต่ข้อเสียของเพาเวอร์มอสเฟตก็มีเช่นเดียวกันคือ แรงดันตกคร่อมขณะนำกระแสมีค่ามากประมาณ 4.5 โวลต์ ซึ่งเพาเวอร์ทรานซิสเตอร์จะมีเพียง 1 โวลต์

โครงสร้าง

เฟดธรรมชาติลักษณะทางโครงสร้าง การไหลของกระแสอยู่ทางแนวนอน ซึ่งจะมีช่องทางไหลของของกระแสอยู่ในช่องแคบๆเท่านั้น ไม่สามารถที่จะทำงานที่วัตต์สูงๆได้ จากการที่จะทำให้เฟดนำกระแสในแนวตั้งเหมือนทรานซิสเตอร์ทำให้สามารถใช้งานเฟตได้ที่กำลังสูงๆเรียกโครงสร้างเฟดแบบนี้ว่า VMOS (Vertical MOS) จากโครงสร้างของมอสเฟตจะมีไดโอดเกิดขึ้นเป็นไดโอดแฝงอยู่ในตัว

ข้อได้เปรียบจากการใช้ มอสเฟต**ด้านความเร็ว**

มอสเฟตกำลังมีความสามารถในการสวิตชิง ด้วยความเร็วโดยการปราศจากการสะสมประจุอย่างไบโพลาร์ทรานซิสเตอร์จึงไม่เกิดช่วงเวลาสะสม จึงทำให้ขนาดและน้ำหนักเบา ทำให้มอสเฟตมีความเร็วในการสวิตชิงมาก

ความเร็วของมอสเฟตนั้น ขึ้นอยู่กับการอัดและคายประจุของการเก็บประจุของมอสเฟตเองโดยไม่ขึ้นกับอุณหภูมิ

ลักษณะของอินพุท

ขาเกทของมอสเฟตกำลังนั้นจะถูกแยก (Isolate) จากแหล่งจ่ายด้วยชั้นอ็อกไซด์ที่ทำให้เกิด

ข้อควรระวัง: ความต้านทานกระแสตรงประมาณ 40 เมกกะโอห์ม มอสเฟตจะถูกไบอัสด้วยแรงดัน 10 โวลต์
39891
ในวาทกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยแรงดันขนาดนี้จึงสามารถขับมอสเฟตนี้ได้ด้วยไอซีซีมอส หรือ ทีทีแอล ได้โดยตรง จึงไม่ต้องคำนึงถึงกระแสของโหลดทำให้ลดความยุ่งยากของวงจรขับโดยรวมแล้วจะทำให้ประหยัดยิ่งขึ้น

ย่านทำงานปลอดภัย

การใช้งานเกินพิกัดของมอสเฟตนั้น อาจทำให้มอสเฟตพังได้ แต่สำหรับมอสเฟตแล้วบางทีอาจจะไม่จำเป็นจะต้องใช้วงจรสับเบอร์ก็ได้ หรือใช้ค่าตัวเก็บประจุค่าน้อยๆได้ ขอบเขตของย่านปลอดภัย ถูกกำหนดด้วยพิกัดกระแสสูงสุด แรงดันเบรคควาน์ และ ความจุของอุปกรณ์ ขอบเขตของย่านปลอดภัยจะกว้าง เนื่องจากไม่เกิดเบรคควาน์เซกันคาร์

แรงดัน

แรงดันต่ำสุดของมอสเฟตกำลังหาได้จากค่าความต้านทานของอุปกรณ์ r_{DS} สำหรับอุปกรณ์แรงดันต่ำ ค่าของ r_{DS} จะต้องมีค่าที่ต่ำที่สุด สำหรับอุปกรณ์แรงดันสูง ค่า r_{DS} ต้องมีค่าสูงขึ้น เนื่องจาก ส.ป.ส. อุณหภูมิของ r_{DS} เป็นบวก

สัมประสิทธิ์ทางอุณหภูมิ

สัมประสิทธิ์ทางอุณหภูมิของมอสเฟตมีค่าตรงข้ามกับทรานซิสเตอร์ กล่าวคือ เมื่ออุณหภูมิในตัวมอสเฟตสูงขึ้น กระแสครนจะมีค่าลดลง ดังนั้นการทำงานของมอสเฟตจึงไม่มีเหตุเกิดขึ้นเนื่องจากการเพิ่มหนีของอุณหภูมิ (Thermal Runaway)

เพิ่มกำลังได้

สามารถเพิ่มกำลังของสวิชิ่งได้โดยการนำมอสเฟตมาต่อขนานกันได้หลายๆตัว อย่างไรก็ตามก็มอสเฟตกำลังก็มีข้อเสียเช่นกันกล่าวคือ ค่า $r_{DS(on)}$ ในมอสเฟตกำลังสูงกว่าในทรานซิสเตอร์ชนิดไบโพลาร์ดังนั้น การใช้งานที่ความถี่ต่ำซึ่งค่าความสูญเสียขณะนำกระแสในอุปกรณ์สวิชิ่งกำลังเป็นสิ่งสำคัญ จึงไม่ควรใช้มอสเฟตกำลัง

ลักษณะของมอสเฟตกำลัง

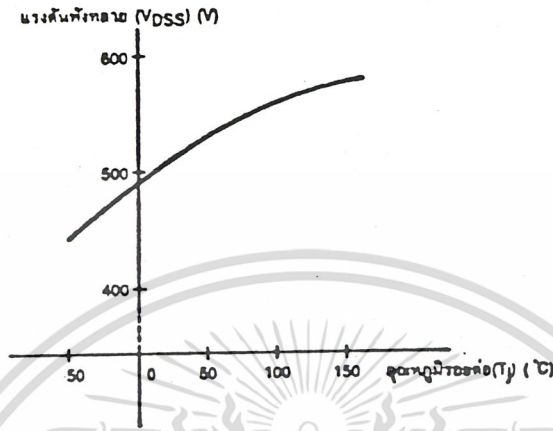
แรงดันพังหลาย (V_{DSS}) แรงดันค่านี้นี้เป็นค่าแรงดันระหว่างครนกับซอร์สซึ่งขึ้นอยู่กัอุณหภูมิ และแสดงได้ด้วยรูปที่ 14 โดยที่อุณหภูมิต่ำ ๆ ค่าแรงดันพังหลายของเพาเวอร์มอสเฟตจะลดลงอย่างเห็นได้ชัด

ค่าความต้านทานขณะนำกระแส หรือ $R_{DS(ON)}$ เพาเวอร์มอสเฟตในขณะนำกระแสอย่างสมบูรณ์ แรงดันที่ตกคร่อมระหว่างครนกับซอร์สจะแปรผันตรงกับกระแสที่ไหลผ่านตัวมัน เนื่องจากค่าความต้านทานระหว่างครนกับซอร์ส ซึ่งมีลักษณะเดียวกับโอห์มมิกรีซีสแตนซ์ (Ohmic Resistance) หรือความต้านทานไฟกระแสตรงทั่วไป โดยหาได้จากกำลังงานสูญเสียขณะนำกระแสจากสูตร

$$P_{COND} = I_{DM}^2 \cdot R_{DS(ON)}$$

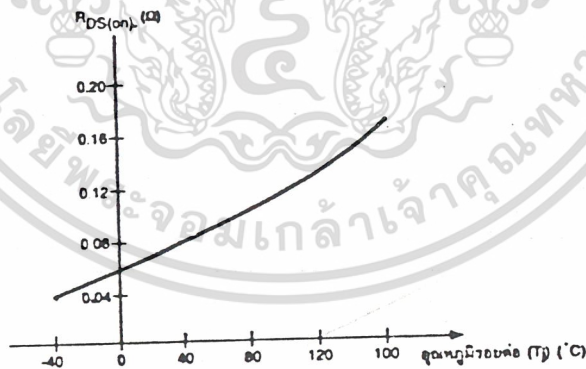
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 14 แรงดันพังทลายที่ครนกับซอร์สต่ออุณหภูมิรอยต่อ

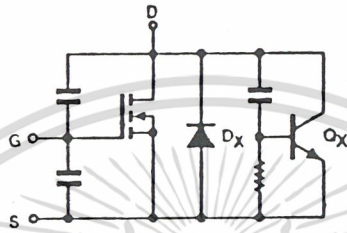
โดย I_{DM} คือค่าสูงสุดของกระแสครน
 ค่า $R_{DS(ON)}$ จะเพิ่มตามอุณหภูมิที่รอยต่อ โดยมีลักษณะกราฟดังรูปที่ 15



รูปที่ 15 ค่าความต้านทานที่ครนกับซอร์สต่ออุณหภูมิรอยต่อขณะนำกระแส

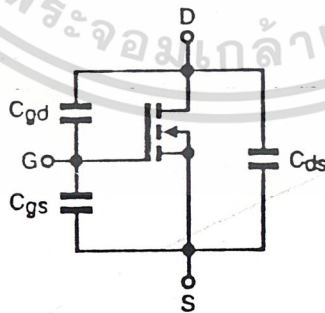
วงจรมูลของเพาเวอร์มอสเฟต จากโครงสร้างของเพาเวอร์มอสเฟตสามารถสร้างเป็นวงจรมูลซึ่งประกอบไปด้วยไดโอด (D_X) ,ค่าความจุ , ค่าความต้านทาน (ซึ่งมีค่าน้อยมาก) และทรานซิสเตอร์ชนิด NPN (Q_X) ดังในรูปที่ 16 การพิจารณาวงจรมูลนี้สำคัญมากในการใช้งาน เพราะขณะที่เพาเวอร์มอสเฟตหยุดนำกระแสค่าแรงดันระหว่างครนกับซอร์สจะเพิ่มขึ้นอย่างรวดเร็ว เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เร็ว (dV/dt มีค่าสูง) กระแสส่วนหนึ่งจะไหลผ่านค่าความจุที่ต่ออยู่ระหว่างคอลเล็กเตอร์และเบสของทรานซิสเตอร์ Q_x ถ้ากระแสนี้ ($i_c = C \cdot dV/dt$) จะทำให้เกิดแรงดันที่ความต้านทานขาเบสและอิมิตเตอร์ของ Q_x ซึ่งแรงดันนี้อาจทำให้ทรานซิสเตอร์นำกระแส และอาจเกิดการลัดวงจรขึ้นได้



รูปที่ 16 วงจรสมมูลของเพาเวอร์มอสเฟต

การทำงานที่ความเร็วสูง ถึงแม้ว่าเพาเวอร์มอสเฟตสามารถทำงานด้วยแรงดันเกตเพียงเล็กน้อย แต่ก็ต้องเพียงพอในการเก็บประจุและคายประจุของตัวเก็บประจุที่แฝงอยู่ภายในวงจรเกต ดังรูปที่ 17 ดังนั้นการทำงานที่ความเร็วสูง ตัวเก็บประจุที่อื่นพุดจะต้องทำการเก็บประจุอย่างรวดเร็ว จึงควรใช้แหล่งจ่ายสัญญาณที่มีค่าความต้านทานต่ำๆ จึงสรุปได้ว่าวงจรขับกระแสเกตจะมีผลต่อความเร็วในการทำงานของเพาเวอร์มอสเฟต ส่วนอุณหภูมินั้นจะมีผลกระทบต่อความเร็วไม่มากเท่าใดนัก



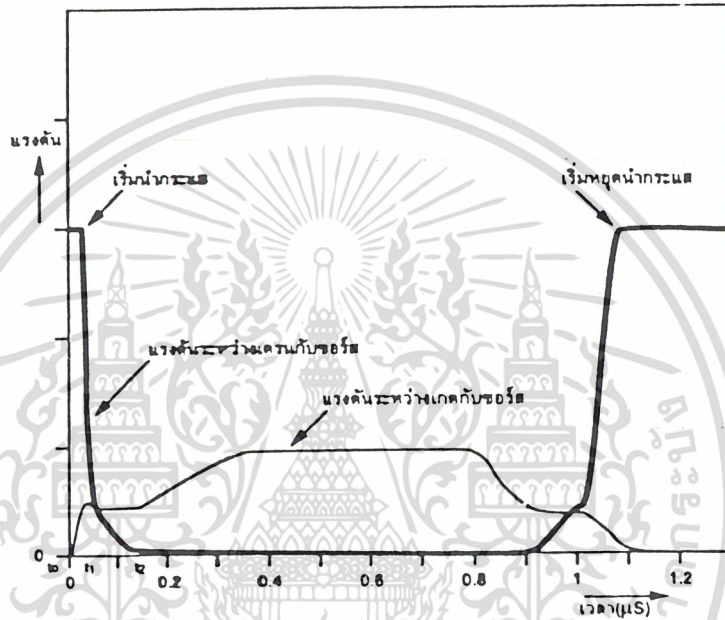
รูปที่ 17 ตัวเก็บประจุแฝงภายในมอสเฟต

ในรูปที่ 18 แสดงให้เห็นถึงความสัมพันธ์ระหว่างแรงดันเกตกับซอร์ส (V_{GS}) และเดรนกับซอร์ส (V_{DS}) ซึ่งตัวเก็บประจุแฝงระหว่างเกตกับซอร์ส (C_{GS}) จะเก็บประจุขณะเพาเวอร์มอสเฟตเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำกระแสจะมีแรงดันเทรซโวลต์ประมาณ 3 โวลต์ ในช่วงเวลานี้ (t_{0-t_1}) เรียกว่าช่วงเวลาหน่วงการนำกระแส ($t_{d(on)}$; turn-on delay time) ซึ่งขึ้นอยู่กับค่า $C_{GS}(R_{dr}+R_G)$

เมื่อ R_{dr} คือค่าอิมพีแดนซ์ของวงจรขับเคลื่อนเกต ส่วน R_G คือค่าความต้านทานขาเกตของเพาเวอร์ MOSFET



รูปที่ 18 ลักษณะการนำกระแสและหยุดนำกระแส

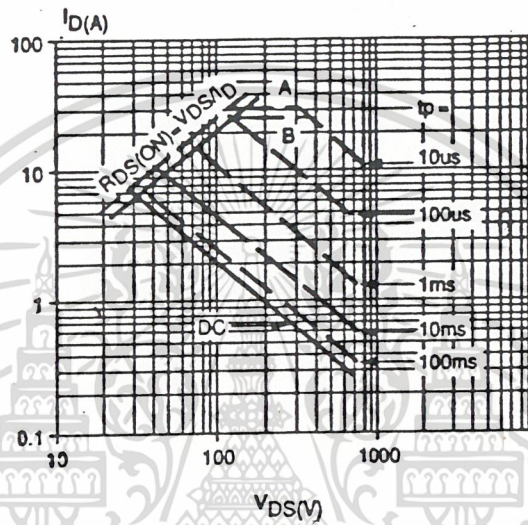
ในช่วงเวลา t_1 ถึง t_2 ค่าความจุทางด้านอินพุตจะเพิ่มมากขึ้น เนื่องจากผลของมิลเลอร์ คือ

$$C_{ISS} = C_{GS} + (1+A_V) \cdot C_{GD}$$

ดังนั้นควรป้องกันกระแสเกตที่มีค่าพิกสูงจากแหล่งจ่ายอิมพีแดนซ์ต่ำ

ช่วงการทำงานที่ปลอดภัย ช่วงการทำงานที่ปลอดภัยหรือ SOAR (Safe Operating Area) ของเพาเวอร์ MOSFET จะต่างจากเพาเวอร์ทรานซิสเตอร์คือไม่มีแรงดันพังทลายที่ 2 (second breakdown) ดังนั้น SOAR ของเพาเวอร์ MOSFET นี้จะแสดงช่วงของอัตราทนกำลังที่สภาวะการทำงานต่างๆ เป็นหลัก ซึ่งจะแปรเปลี่ยนไปบ้างตามอุณหภูมิที่บริเวณรอยต่อของสารกึ่งตัวนำ โดยปกติจะไม่เกิน 150 องศาเซลเซียส ถึง 175 องศาเซลเซียส ดังนั้นรูปร่างของตัวถังและการระบายความร้อนที่ดีจะช่วยทำให้ SOAR ดีขึ้น

ในรูปที่ 19 แสดงให้เห็นตัวอย่างกราฟ SOAR ของเพาเวอร์มอสเฟต ซึ่งจะเห็นได้ว่าอัตรา
 ทนกำลังจะแปรเปลี่ยนไปตามขนาดความกว้างของพัลส์อินพุต ปกติแล้วกราฟ SOAR ที่คู่มือหรือ
 บริษัทให้มานั้น มักจะเป็นกราฟในขณะที่เพาเวอร์มอสเฟตมีอุณหภูมิบริเวณรอยต่อสารกึ่งตัวนำมี
 ค่าสูงสุด แต่ในการใช้งานเราจะไม่กำหนดให้เพาเวอร์มอสเฟตทำงานจนกระทั่งอุณหภูมิที่บริเวณ



รูปที่ 19 ลักษณะกราฟ SOAR

รอยต่อของสารกึ่งตัวนำมีค่าสูงสุดเพราะอาจจะทำให้เกิดความเสียหายได้ ซึ่งสามารถเลี่ยงได้โดย
 กำหนดกำลังสูงสุดที่ต้องทำงานให้กับเพาเวอร์มอสเฟตก่อนตามสมการดังนี้

$$P_{max} = (T_j - T_m) / Z_{\theta jc}$$

T_j คืออุณหภูมิที่บริเวณรอยต่อสารกึ่งตัวนำ (กำหนดให้ค่าน้อยกว่า T_j สูงสุดในกราฟ)

T_m คืออุณหภูมิขณะทำงานที่บริเวณตัวถัง

$Z_{\theta jc}$ คือสัมประสิทธิ์การระบายความร้อนของตัวถัง (ทราบได้จากกราฟในคู่มือ)

ปกติค่า $Z_{\theta jc}$ นี้จะขึ้นกับรูปร่างตัวถังเป็นสำคัญ เช่นตัวถังแบบ TO220 จะมีค่า $Z_{\theta jc}$ สูงกว่า
 ตัวถังแบบ TO66 ยิ่งถ้ามีการระบายความร้อนที่ดีก็จะช่วยลดค่า T_m ลง บ่อมทำให้มีอัตราทนกำลัง
 เพิ่มขึ้น

นอกจากนั้นแล้วขนาดกระแสและแรงดันของพัลส์อินพุตก็มีอิทธิพลต่อช่วง SOAR เช่น
 กัน ซึ่งกระแสที่มากเกินไปจะทำให้อัตราทนกำลังลดลง ส่วนพัลส์ที่มีทรานเซียนต์จะทำให้เกิด
 แรงดันฟังกหลายขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังสูญเสีย กำลังสูญเสียที่เกิดขึ้นในตัวเพาเวอร์มอสเฟตมีมาจากสาเหตุหลักต่างๆ ดังนี้

- กำลังสูญเสียขณะนำกระแสเกิดจากค่าความต้านทานของเพาเวอร์มอสเฟตขณะนำกระแส นั่นเอง ซึ่งจะแปรผันตามอุณหภูมิบริเวณรอยต่อสารกึ่งตัวนำซึ่งหาได้จาก

$$P_C = I_{on}^2 \cdot R_{DS(ON)}$$

- กำลังสูญเสียขณะสวิตช์ในขณะที่เพาเวอร์มอสเฟตเริ่มนำกระแสและหยุดนำกระแสจะมีกระแสไหลผ่านอยู่ในขณะที่มีแรงดันตกคร่อม จึงเป็นเหตุให้เกิดกำลังงานสูญเสียขึ้น โดยเฉพาะอย่างยิ่งเมื่อทำงานที่ความถี่สูงๆ และปกติแล้วช่วงเวลาในการหยุดนำกระแสจะนานกว่าช่วงเริ่มนำกระแสมาก ดังนั้นกำลังสูญเสียในขณะสวิตช์จึงเกิดในช่วงหยุดนำกระแสเป็นส่วนใหญ่ ซึ่งเราอาจลดทอนกำลังสูญเสียนี้ได้ โดยการใส่วงจรสแน็บเบอร์ระหว่างขาเดรนกับซอร์ส เพื่อจำกัดอัตราการเปลี่ยนแปลงแรงดัน V_{DS} หรือ dv_{DS}/dt ขณะเริ่มหยุดนำกระแสให้เหมาะสม

- กำลังสูญเสียจากไดโอดแฝง เกิดจากกระแสที่ไหลผ่านไดโอดในขณะที่เพาเวอร์มอสเฟตหยุดนำกระแส ซึ่งจะพบในวงจรที่มีโหลดอินดักแตนซ์รวมอยู่ เช่น มอเตอร์

- กำลังสูญเสียในภาคเกตอินพุท กำลังสูญเสียในส่วนนี้จะมีค่าน้อยที่สุดเพราะว่าขนาดของแรงดันและกระแสมีค่าน้อยมาก เมื่อเทียบกับเอาต์พุทโดยส่วนใหญ่แล้วกำลังสูญเสียที่เกิดขึ้นในส่วนนี้เกิดจากค่าความต้านทานของขาเกตและวงจรขับกระแสเกตนั่นเอง

บทที่ 5

วงจรควบคุม (control circuit)

โครงการงาน Induction Cooking ได้แสดงไว้ในรูปที่ 20 สามารถแบ่งออกเป็นส่วนๆ ได้ดังนี้คือ

- 1) ส่วนที่ใช้ในการสร้างสัญญาณคลื่นรูปสี่เหลี่ยม คือส่วนของ VCO (Voltage Controlled Osillator)
- 2) ส่วนที่ใช้ในการปรับคาบเวลาการทำงานช่วง ON ของคลื่นสัญญาณรูปสี่เหลี่ยม คือส่วนที่เป็น PWM (Pulse Width Modulation)
- 3) ส่วนที่ใช้ในการปรับคาบเวลา เดทไทม์ (dead time) ของสัญญาณ หรือ ส่วน เดทไทม์แอดจัสต์ (dead time adjust)

5.1) VCO (Voltage Controlled Oscillator)

ในส่วนของ VCO นี้จะใช้ ไอซี เบอร์ 4046 ซึ่งเป็น ไอซี เฟสล็อกคูลูป (Phase-lock-loop) ที่มีส่วนของ VCO ในตัว ช่วงความถี่ของสัญญาณที่ใช้จะได้อาจจากการใส่ค่าความต้านทานที่ขา 11 และ ขา 12 ของ ไอซี และใส่ตัวเก็บประจุที่ต่อระหว่างขา 6 และ ขา 7 ตามรูปที่ 21 เมื่อได้ช่วงความถี่ที่ต้องการแล้ว การปรับความถี่จะทำโดยการปรับเปลี่ยนค่าความต้านทานซึ่งปรับค่าได้ขนาด $100\text{ k}\Omega$ ที่ต่อกับขา 9 ของ ไอซี ทำให้สามารถปรับค่าความถี่ของสัญญาณได้จาก ค่าความถี่ต่ำสุด (f_{\min}) จนถึงค่าความถี่สูงสุด (f_{\max}) ช่วงความถี่ที่ต้องการสามารถคำนวณได้จากสมการต่อไปนี้

$$f_{\min} = 1 / [R_2 (C_1 + 32\text{pF})]$$

$$\text{เมื่อ } VCO_{\text{input}} (\text{ขา}9) = V_{\text{DD}} (0\text{volt})$$

$$f_{\max} = 1 / [R_1 (C_1 + 32\text{pF})] + f_{\min}$$

$$\text{เมื่อ } VCO_{\text{input}} (\text{ขา}9) = V_{\text{DD}} (15\text{volt})$$

โดยที่ R_1 คือ ตัวต้านทานที่ต่อกับขา 11 ของ 4046

R_2 คือ ตัวต้านทานที่ต่อกับขา 12 ของ 4046

C คือ ตัวเก็บประจุที่ต่อระหว่างขา 6 และ ขา 7 ของ 4046

ช่วงความถี่ที่ต้องการใช้จะอยู่ในช่วง 50 - 100kHz ดังนั้นจะเลือกตัวต้านทาน

$$R_1 = 10\text{ k}\Omega , R_2 = 22\text{ k}\Omega , C = 1\text{ nF}$$

$$\text{จะได้ } f_{\min} = 1 / [22 \cdot 10^3 (1 \cdot 10^{-9} + 32 \cdot 10^{-12})]$$

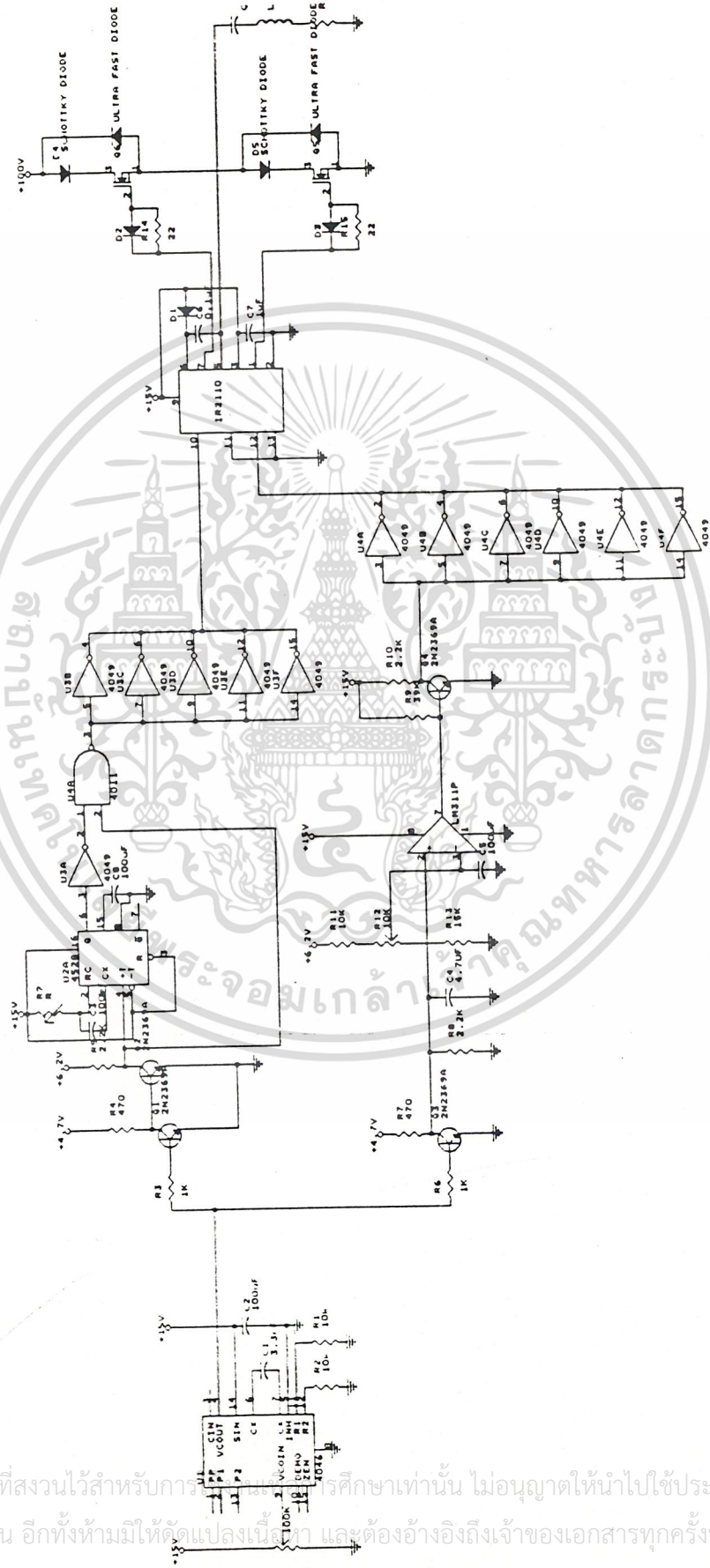
$$= 44.045\text{ kHz ที่ } VCO_{\text{input}} = 0\text{ Volt}$$

$$f_{\max} = 1 / [22 \cdot 10^3 (1 \cdot 10^{-9} + 32 \cdot 10^{-12})] + f_{\min}$$

$$= 150\text{ kHz ที่ } VCO_{\text{input}} = 15\text{ Volt}$$

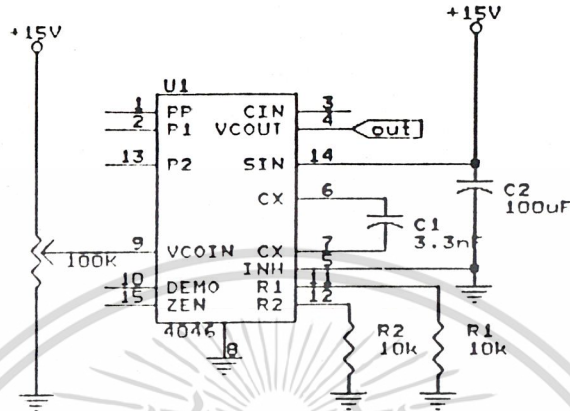
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



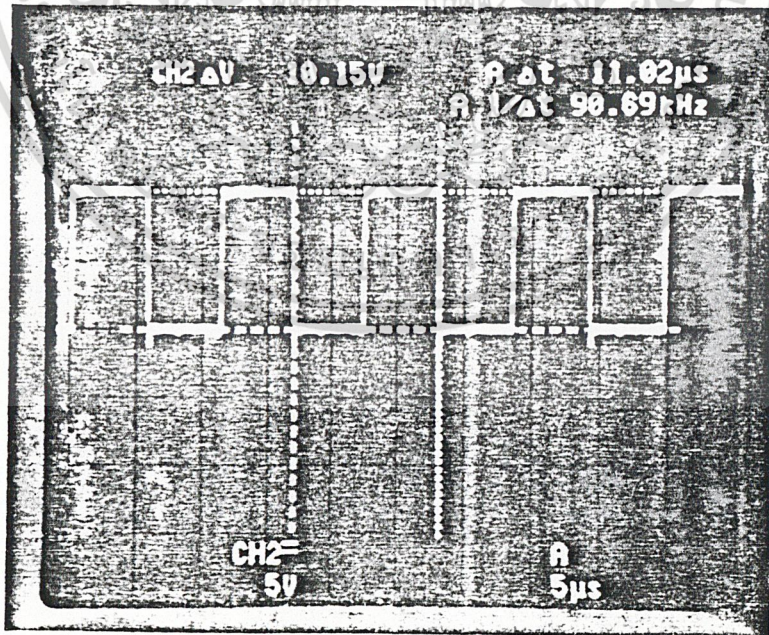
รูปที่ 20 แสดงวงจรใช้งานทั้งหมดที่ใช้ในโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 21. วงจร VCO

ซึ่งจากการทดลองจริงจะได้ค่าความถี่ที่ค่าแรงดันอินพุตต่าง ๆ ดังตารางที่ 1



รูปที่ 22 แสดงรูปคลื่นที่เอาท์พุทของวงจร VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคลื่นสัญญาณรูปสี่เหลี่ยมที่ได้ก็จะนำไปเข้าวงจรปรับแต่งคาบเวลา Dead Time ใน channel ที่ 1 และนำไปเข้าวงจร PWM ใน channel ที่ 2 ต่อไป รูปคลื่นของวงจร VCO แสดงดังรูปที่ 22

ตารางที่ 1 แสดงระดับแรงดันอินพุต V_{CO_input} กับระดับความถี่โดยที่ $R_1 = 10 \text{ k } \Omega$

$$R_2 = 22 \text{ k } \Omega, C = 1 \text{ nF}$$

แรงดันอินพุต (V_{CO_input}) (Volt)	ความถี่ (frequency) (kHz)
0	66.2
1	65.9
2	70.5
3	83.2
4	94.1
5	106.5
6	118.6
7	129.5
8	140.1
9	151.7
10	162.3
11	173.2
12	183.9
13	194.0
14	194.8
15	195.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

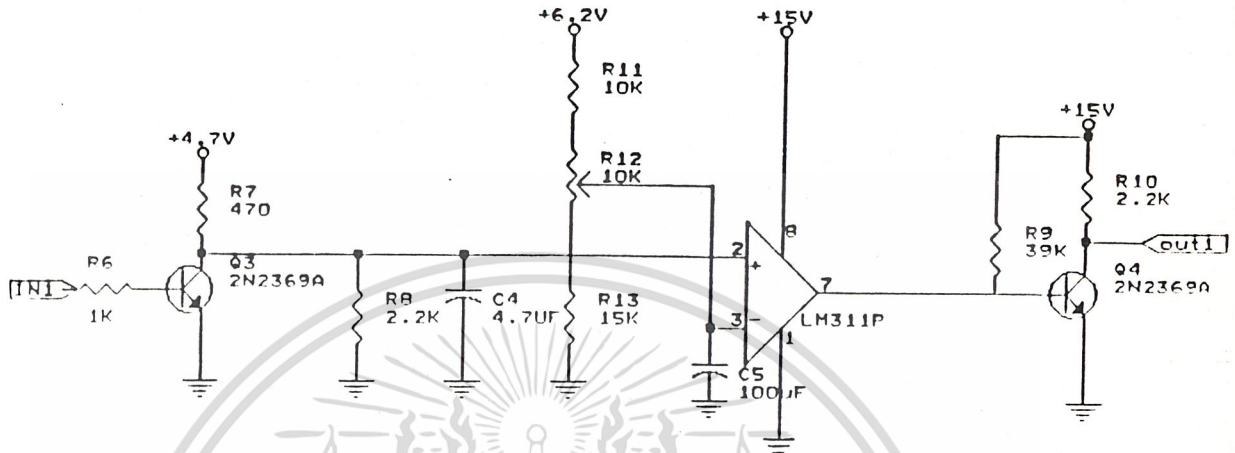
5.2 วงจร PWM

วงจรส่วนนี้จะอยู่ใน channel ที่ 2 ดังแสดงในรูปที่ 23

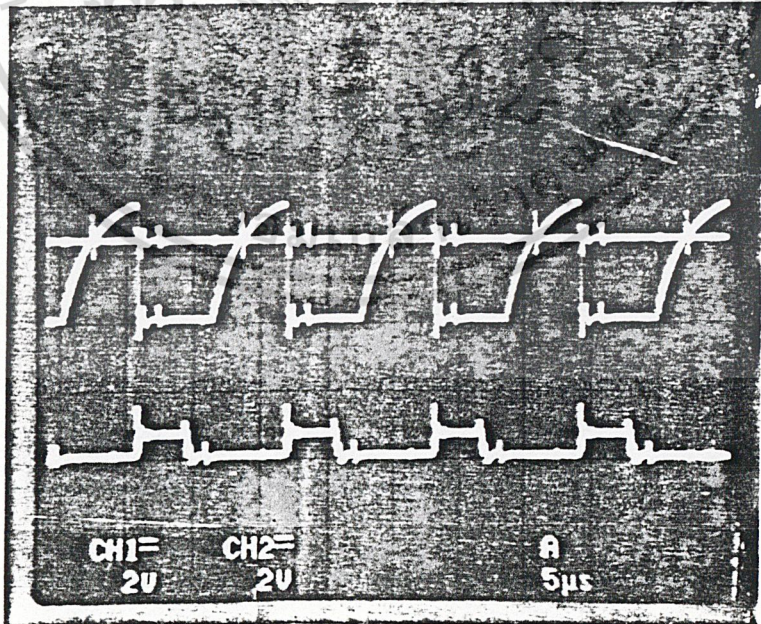
channel ที่ 2 นี้จะใช้ในการขับเคลื่อนของ มอเตอร์ตัวที่ 2 ซึ่งจะต่อขนานอยู่กับ load L-C ดังนั้นการควบคุมกำลังงานที่ส่งผ่านให้วงจร L-C จะทำได้โดยการปรับค่าคาบเวลาการทำงานช่วง on ของมอเตอร์ตัวนี้เท่านั้น

หลักการการทำงานของวงจรนี้ก็คือ วงจรจะสร้างสัญญาณรูปสามเหลี่ยมจาก สัญญาณรูปสี่เหลี่ยม ที่ได้จาก 4046 จากนั้นก็จะนำเข้าไปเปรียบเทียบกับ ระดับแรงดันไฟกระแสตรงที่ op-amp เบอร์ LM311 (comparator) ซึ่งการปรับระดับแรงดันไฟกระแสตรงนี้จะมีผลทำให้ คาบเวลาการทำงานในช่วง on ของ คลื่นสัญญาณที่ได้เปลี่ยนไปโดยที่ความถี่ยังเท่าเดิมอยู่ การปรับระดับแรงดันไฟกระแสตรงนี้ ทำได้โดยการปรับความต้านทานเปลี่ยนค่าได้ ขนาด $10\text{ k}\Omega$ ที่ต่ออยู่กับขา 3 ของ LM311

จากการทดลองจะได้ระดับแรงดันไฟกระแสตรงอยู่ในช่วงประมาณ 2.38-4.15 Volt สัญญาณที่ปรับคาบเวลาการทำงานในช่วง on ที่ได้จะถูกนำไปขับเคลื่อนของ มอเตอร์ ตัวที่ 2 ต่อไป รูปคลื่นของสัญญาณที่วัดได้แสดงดังรูปที่ 24



รูปที่ 23 วงจร PWM



รูปที่ 24 แสดงรูปคลื่นสัญญาณของอินพุตที่ขาของออปแอมป์และเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรรเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

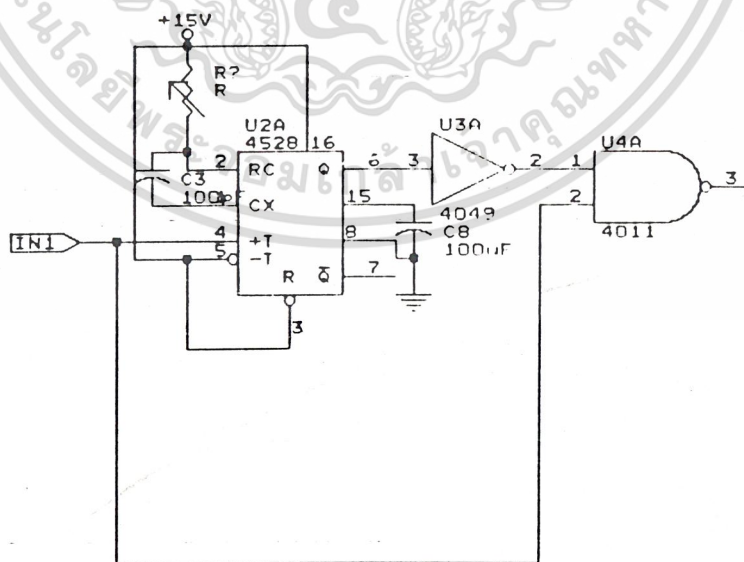
5.3 วงจรปรับแต่งเวลา เดทไทม์ (Dead Time Adjust)

ส่วนของวงจรปรับแต่ง เดทไทม์ (dead time) แสดงไว้ในรูปที่ 25

ในวงจรปรับแต่งเวลา เดทไทม์ (dead time) จะใช้ ไอซีเบอร์ 4528 ซึ่งเป็นโมโนสเตเบิล มัลติไวเบรเตอร์ (monostable multivibrator) เป็นหลัก สาเหตุที่ต้องมีวงจรปรับแต่งเวลาเดทไทม์ ก็คือเมื่อคลื่นสัญญาณทั้ง 2 ช่องสัญญาณทำงานสลับกัน คลื่นสัญญาณจะใช้เวลาช่วงหนึ่งในการเปลี่ยนสถานะ (จาก 0 เป็น 1 หรือ จาก 1 เป็น 0) ดังแสดงในรูปที่ 26

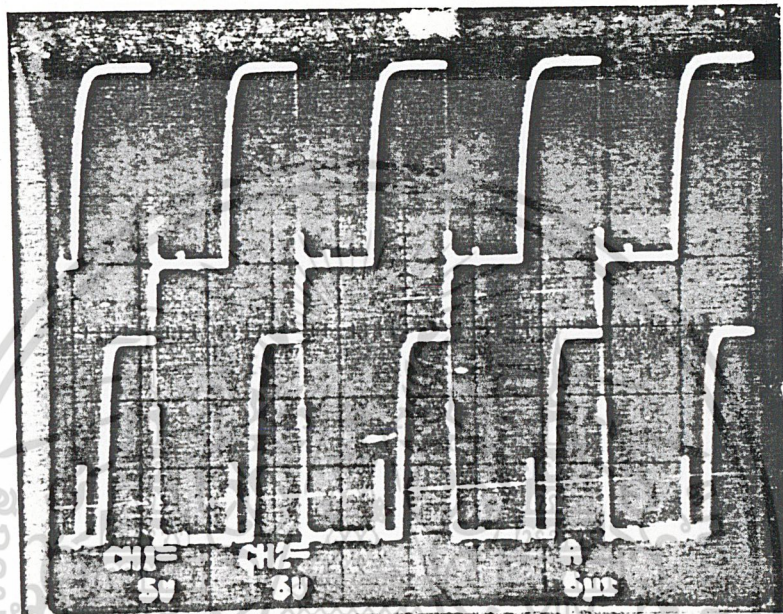
ช่วงเวลานี้เรียกว่า ช่วงเวลา เดทไทม์ ในขณะที่เกิดเดทไทม์นั้นจะเป็นช่วงที่ มอสเฟตทั้ง 2 ตัวนำกระแสพร้อมกัน แหล่งจ่ายไฟที่ต่ออยู่กับวงจรกำลังก็จะถูกลัดวงจรลงดิน มีผลทำให้กระแสจำนวนมากไหลผ่านมอสเฟตทั้ง 2 ตัว ทำให้เกิดความเสียหายได้ดังนั้นจึงต้องใช้วงจรปรับแต่งเวลาเดทไทม์ นี้เพื่อกำจัดช่วงเดทไทม์ ของคลื่นสัญญาณออกไปทำให้เกิดความปลอดภัยกับตัวมอสเฟตที่ใช้งาน

การปรับช่วงเวลา เดทไทม์ นี้จะทำการปรับกับคลื่นสัญญาณรูปสี่เหลี่ยมที่ป้อนเข้าทางช่องสัญญาณที่ 1 ไอซี 4528 จะปรับขอบสัญญาณขาขึ้นของสัญญาณรูปสี่เหลี่ยมเท่านั้นขั้นตอนในการปรับแต่งเวลาเดทไทม์แสดงไว้ในรูปที่ 27 จากนั้นสัญญาณที่ได้จะนำไปเข้าสู่ ไอซี ที่จับเกตเบอร์ IR 2110 ซึ่งสัญญาณที่ได้ในเกตสัญญาณนี้จะนำไปจับเกตของ มอสเฟตตัวที่ 1 ต่อไป



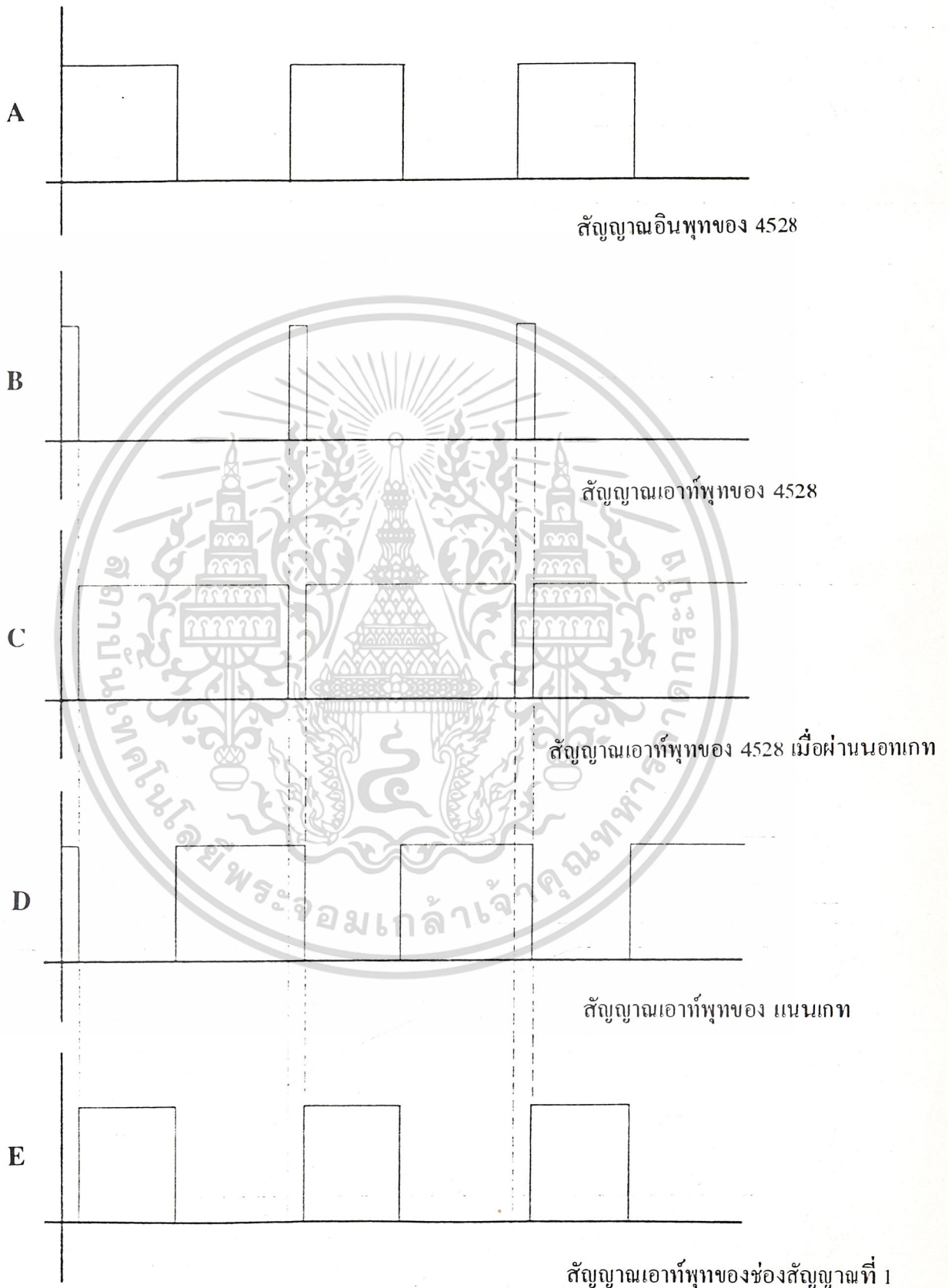
รูปที่ 25 วงจรปรับแต่งเวลา เดทไทม์ (dead time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 26 แสดงช่วงเวลาเดทไทม์

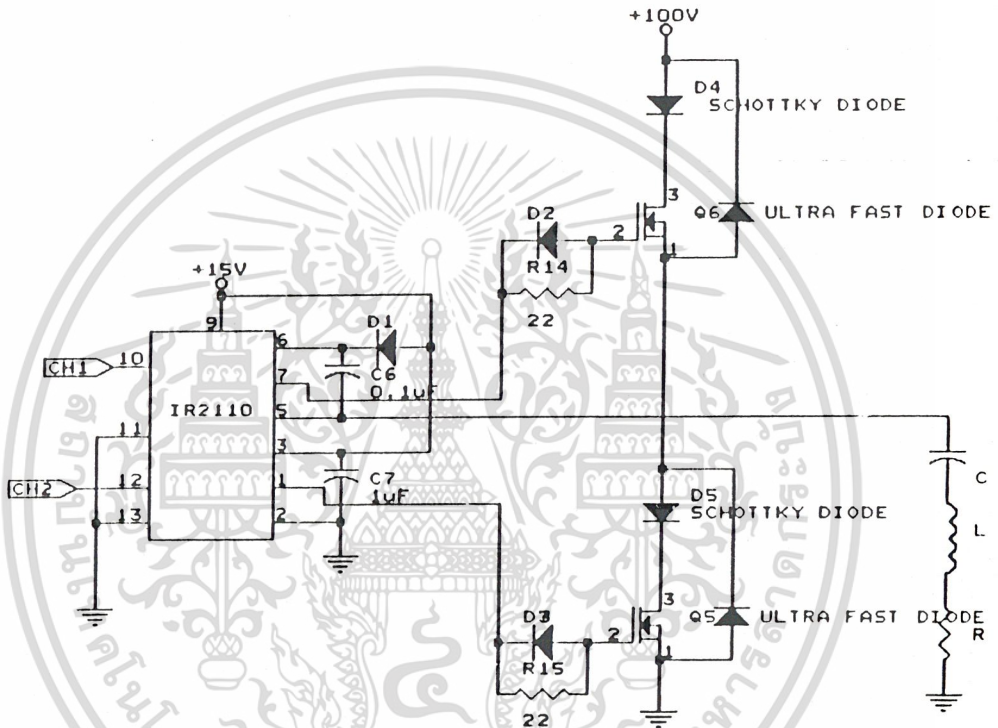
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งวันที่ 27 แสดงขั้นตอนการปรับแต่งเวลาเคทไทยเอกสารทุกครั้งที่มีการนำไปใช้

5.4 IC Driver

IR 2110 เป็น IC Driver แบบ High-Speed Mos-gated สามารถใช้ในงานความถี่สูงได้เป็นอย่างดี โดยมี อินพุต 2 ช่อง และ เอาท์พุท 2 ช่อง โดยเอาท์พุทที่ออกมาสามารถจะแยกกราวด์ออกจากกันได้โดยใช้หลักการของ capacitor bootstrap ซึ่งคํอตามรูปที่ 28



รูปที่ 28 วงจรขับเกทโดยใช้ไอซี 2110

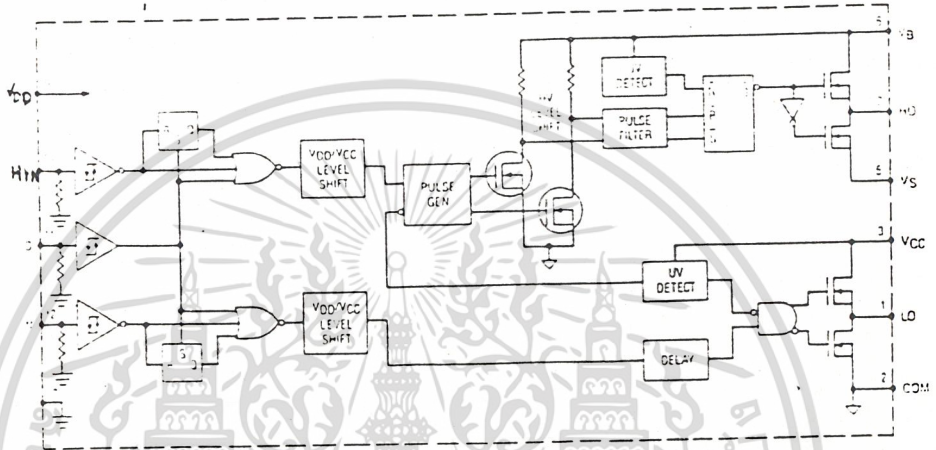
โดยในช่วง M_2 ทำงานจะทำให้ตัวเก็บประจุชาร์จผ่านทางไดโอด และ M_2 เมื่อ M_2 หยุดทำงานจะทำให้ตัวเก็บประจุมีแรงดันตกคร่อมและเมื่อมีสัญญาณทรiggerเกทเข้ามาตัวเก็บประจุจะดิสชาร์จประจุผ่านเกทของ M_1 และเกิดแรงดันตกคร่อม V_{GS} ของ M_1 ทำให้ M_1 สามารถทำงานได้ และตัว IR 2110 เองก็ยังมีขา SD ไว้สำหรับ disable สัญญาณเอาท์พุทโดยถ้าขา SD มีค่าเท่ากับ V_{DD} จะทำให้สัญญาณเอาท์พุท ทั้ง 2 ช่อง มีค่าเป็น 0 โดยตลอด และ ค่าสัญญาณที่ขา SD มีค่าเป็น 0 จะทำให้สัญญาณอินพุทที่ขา 10 และ 12 ผ่าน IC ออกไปที่ขา 7 กับ 11 ได้นั้นก็จะมีสัญญาณเกทเอาท์พุทออกสู่เกทของมอสเฟตทั้ง 2 ตัว ประโยชน์ของขา SD ที่สามารถนำไปใช้งานได้คือสามารถนำไปใช้ป้องกันกระแสเกิน โดยจะตรวจจับกระแสเอาท์พุทถ้ากระแสมีค่ามากจน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

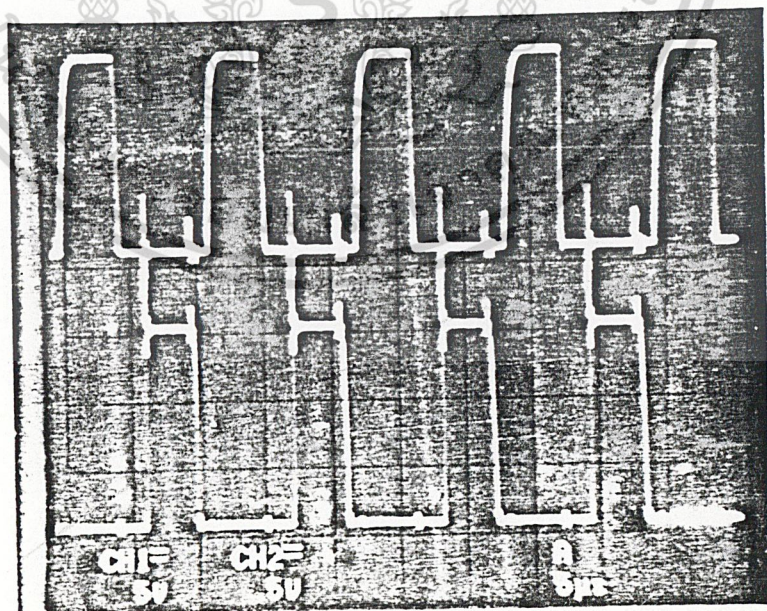
เกินไปก็ส่งสัญญาณมาเข้าขา SD ทำให้ไม่มีเอาต์พุตออกไปซึ่งจะช่วยป้องกันมอสเฟตที่ต่ออยู่ที่เอาต์พุตได้

วงจรภายในของไอซีและโครงสร้างของไอซีแสดงอยู่ในรูปที่ 29 รูปคลื่นสัญญาณเอาต์พุตที่ใช้ทรานซิสเตอร์ของมอสเฟตทั้งสองตัวแสดงดังรูปที่ 30

Functional Block Diagram

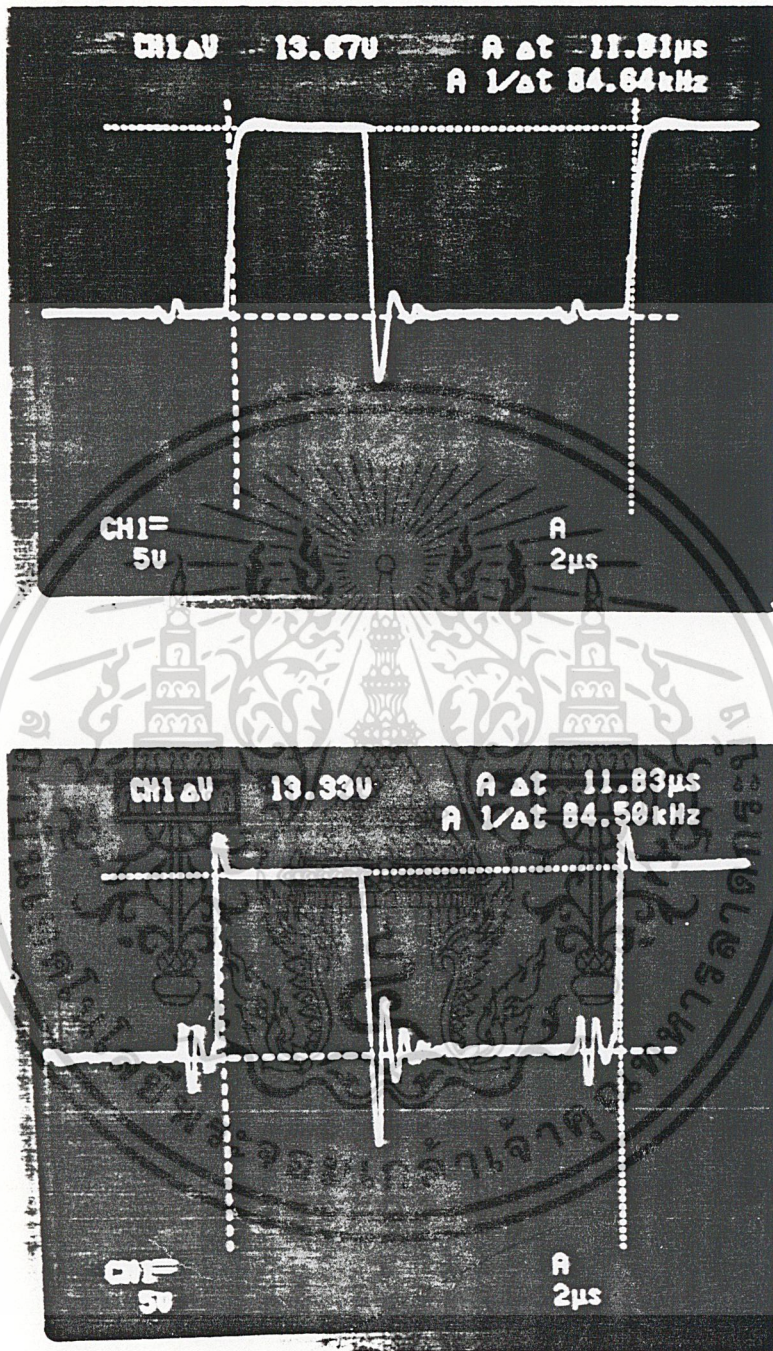


รูปที่ 29 แสดงวงจรภายในและโครงสร้างของ ไอซี IR 2110



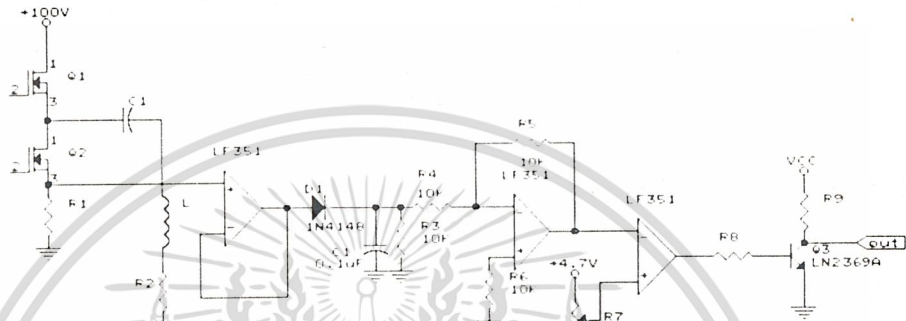
รูปที่ 30 แสดงรูปคลื่นของสัญญาณเอาต์พุตของไอซี 2110 ทั้ง 2 ช่องขณะไม่ต่อเกท

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 31 แสดงรูปคลื่นสัญญาณเอาต์พุตของไอซี 2110 ทั้ง 2 ช่อง ขณะที่ต่อเกทมอสเฟต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 วงจร Current Protection



รูปที่ 32 แสดงวงจรป้องกันกระแสเกิน

จากรูปที่ 32 จะเห็นได้ว่าจะตรวจจับสัญญาณกระแสที่ไหลผ่านมอสเฟตตัวล่างจาก R 0.1 Ω โดยจะต่อความต้านทาน 0.1 Ω อนุกรมกับขาซอร์สของมอสเฟต สัญญาณที่ตรวจจับได้จะอยู่ในรูปของแรงดันที่ตกคร่อมความต้านทาน 0.1 Ω สัญญาณที่ได้จะนำมาผ่านวงจร buffer ซึ่งจะช่วยให้ความต้านทานอินพุทของวงจรสูงขึ้นด้วย จากนั้นต้องทำการขยายสัญญาณที่ได้เนื่องจากสัญญาณที่ได้จากความต้านทานนี้จะมีขนาดที่น้อยมากโดยขนาดของสัญญาณจะมีค่าเท่ากับ $V=i_{DS} \cdot R$ ซึ่งในวงจรที่ใช้จะได้ขนาดแรงดันประมาณ 2 V นำไปขยายโดยไอซีออปแอมป์ LF 351 ซึ่งมีอัตราขยายประมาณ 2 เท่า จากนั้นจะนำไปผ่านไดโอดและคาปาซิเตอร์เพื่อเปลี่ยนแรงดันที่ได้ให้เป็นแรงดันไฟตรงที่เรียบแล้วนำไปเปรียบเทียบกับสัญญาณอ้างอิงที่ไอซีเปรียบเทียบ LM 311 โดยสัญญาณแรงดันอ้างอิงไฟตรงที่ได้จะนำไปเข้าขาอินเวอร์ตติ้ง (ขา 2) และแรงดันไฟตรงที่ได้จะป้อนเข้าขาอินเวอร์ตติ้ง (ขา 3) ถ้าแรงดันที่ขาอ้างอิงมีค่ามากกว่าแรงดันที่ตรวจจับจากความต้านทานแสดงว่าขณะนี้กระแสไหลไม่ถึงค่าที่กำหนดจะทำให้แรงดันที่ขาอินเวอร์ตติ้งของออปแอมป์มีค่ามากกว่าแรงดันที่ขาอินเวอร์ตติ้งทำให้เอาท์พุทของออปแอมป์มีค่าเท่ากับ 15 V สัญญาณที่ออกจากออปแอมป์จะส่งไปเข้าเบสของทรานซิสเตอร์ทำให้แรงดันที่ขา SD มีค่าเท่ากับ ศูนย์ ซึ่ง IC 2110 จะทำงานตามปกติ แต่เมื่อมีกระแสไหลมากผิดปกติแรงดันที่ขาอินเวอร์ตติ้งของ

ออปแอมป์จะมีค่ามากกว่า แรงดันที่ขาอ้างอิง (ขา 3) หรือขาอินเวอร์ตติ้งของออปแอมป์ทำให้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาที่พู่ของออปแอมป์มีค่าเท่ากับศูนย์ ทำให้ที่ขาเบสของทรานซิสเตอร์ไม่มีสัญญาณทำให้มีแรงดันขนาด 15 V ไปเข้าขา SD ของไอซี 2110 ทำให้ไอซี 2110 ไม่ทำงานและหยุดส่งสัญญาณไปเข้าขาเกตของมอสเฟต

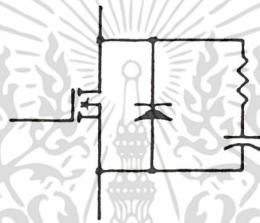
ในการปรับตั้งกระแสเพื่อทำการป้องกันนี้สามารถปรับได้โดยปรับ V_R นั่นคือการปรับแรงดันอ้างอิงที่ขา 3 ของ LM 311 โดยจะต้องไม่ตั้งแรงดันที่สูงจนเกินไปเพราะจะทำให้มอสเฟตพัง ก่อนที่วงจรป้องกันจะทำงานหรือตั้งกระแสต่ำเกินไปก็จะทำให้เกิดการหยุดทำงานขณะที่กระแสยังต่ำเกินไปทำให้เพาเวอร์ที่ได้มีน้อยเกินไป

วงจรป้องกันกระแสเกินนี้สามารถจะป้องกันวงจรขับเกทและตัวมอสเฟตเองได้เมื่อขณะไม่มีโหลดเพราะขณะไม่มีโหลดกระแสจะไหลเข้าสู่วงจรจำนวนมากทำให้มอสเฟตพังอย่างรวดเร็ว



5.6 สนับเบอร์ (Snubber)

จะถูกกำหนดโดยขนาดแรงดันของแหล่งจ่าย และโอกาสของการเกิดแรงดันสูงสุดที่อาจเกิดขึ้นได้ ที่จะตกคร่อมขั้วเดรนและซอร์ส ถึงแม้ว่าค่าแรงดันจะเป็นแรงดันสไปค์ (Spike voltage) ก็อาจจะทำให้เพาเวอร์มอสเฟตเสียหายได้ สำหรับในวงจรแบบลิเนียร์ มักจะใช้กำหนดแรงดันเท่ากับ 2 เท่าของแรงดันแหล่งจ่ายไฟ แต่ในวงจรสวิทช์กึ่งวงจรจะเลือกกำหนดแรงดันของเพาเวอร์มอสเฟต (Break Down Voltage) เท่ากับ 3 เท่า ในกรณีที่โหลดเป็นอินดักทีฟ โดยที่จะต้องมียังวงจรที่จะทำหน้าที่ดูดกลืนพลังงานจากการคายของขดลวด (Voltage Suppression) เมื่อเพาเวอร์มอสเฟตหยุดการทำงานอย่างทันที (Turn off) ซึ่งเรียกว่าวงจรสนับเบอร์ (Snubber circuit) ต่อกับขั้วเดรนและซอร์สอยู่กับเพาเวอร์มอสเฟตทั้งชุดดังแสดงในรูป 33



รูปที่ 33 วงจรสนับเบอร์

การออกแบบและการทำงานของวงจรสนับเบอร์ที่นำไปใช้งาน

จากรูปข้างต้น POWER MOSFET เริ่มหยุดนำกระแส สมมติให้กระแสขณะ turn off ของ POWER MOSFET ลดลงอย่างเป็นเชิงเส้น ซึ่งเรียกว่า ฟอลไทม์ (t_f) แรงดันคร่อม C ที่เวลา t ใด ๆ หาได้จาก

$$V_c = (I/C) \int_0^t I_L dt \quad (1)$$

$$V_c = (I/C) \int_0^{t_f} (I_L / t_f) t dt \quad (2)$$

เมื่อ I_L คือ กระแสโหลด

t_f คือ ฟอลไทม์

เลือกตัวเก็บประจุ C ที่ใช้แรงดันคร่อมตัวมันมีค่า V_{CD} ที่เวลา $t = t_f$ จะได้ว่า

$$V_{LD} = [0.5 (I_L t_f)] / C \quad (3)$$

ดังนั้น สมการ (3) การเลือกค่า c ที่เหมาะสมมีค่า

$$C \geq (I_L t_f) / 2V_{CD} \quad (4)$$

หลังจากเมื่อเวลาผ่าน t_r ไปแล้ว C ยังคงถูกชาร์จอย่างต่อเนื่อง ด้วยกระแสไหลคงที่ต่อไปทำให้แรงดันตกคร่อม C มีค่าสูงกว่าแหล่งจ่าย พลังงานที่เก็บสะสมใน C คือ

$$E_C = 0.5 C v_s^2 \quad (5)$$

เมื่อ POWER MOSFET เริ่มนำกระแสอีกครั้งหนึ่ง พลังงานนี้จะถูกสลายใน R ถ้า ให้ f คือ ความถี่ในการใช้งานของ POWER MOSFET ค่าพลังงานที่ถูกสลายที่ตัวต้านทาน R คือ

$$P_R = 0.5 C V_s^2 f \quad (6)$$

จากสมการ (6) จะเห็นว่าขณะที่ค่าของ C เพิ่มขึ้นกำลังงานสูญเสียใน POWER MOSFET จะลดลงแต่กำลังงานสูญเสียใน R จะเพิ่มขึ้น

ที่ช่วงเวลาเทอร์น ออนของ POWER MOSFET ความต้าน R ควรจะจำกัดกระแสที่เกิดจากการดิซชาร์จผ่าน POWER MOSFET ขอมให้ไหลผ่านได้โดยปลอดภัยและ I_L ก็กระแสไหลขณะนำกระแส สมมติให้ R เท่านั้นที่เป็นตัวจำกัดกระแสดิซชาร์จของตัวเก็บประจุ ดังนั้นค่า R หาได้จาก

$$R \geq V_s / (I_M - I_L) \quad (7)$$

จะเห็นว่าจากสมการ (7) เป็นสมการที่หาค่าที่น้อยที่สุดของ R โดยประมาณ ส่วนค่าที่มากที่สุดนั้นสามารถได้จากช่วงเวลานำกระแสน้อยที่สุดของ POWER MOSFET ($t_{on(min)}$) โดยไม่คิดผลของค่าจากช่วงเวลานำกระแสน้อยที่สุด ควรจะมีอย่างน้อยเป็น 3 เท่า ของค่าไทม์คอนสแตนต์ RC

$$t_{on(min)} \geq 3RC \quad (8)$$

จะได้ว่า

$$R \leq t_{on(min)} / 3C \quad (9)$$

นั่นคือการออกแบบค่า R ควรมีค่าเล็กพอที่จะทำให้การดิซชาร์จประจุของ C เกิดขึ้นอย่างรวดเร็วเมื่อรวมสมการที่ (7) และ (9) จะได้ค่า R คือ

$$V_s / (I_M - I_L) \leq R \leq t_{on(min)} / 3C \quad (10)$$

สมการ (4) และ (10) เราสามารถคำนวณค่า R และ C ได้ จะเห็นว่าค่า R ควรเป็นค่าที่เหมาะสม เพื่อที่จะจำกัดกระแสสูงสุดที่ไหลผ่าน POWER MOSFET ขณะเดียวกันควรเป็นค่าที่ให้ค่าไทม์คอนสแตนต์ RC น้อยกว่าช่วงเวลานำกระแสต่ำสุดของ POWER MOSFET ส่วนสมการที่ (6) ให้คำนวณกำลังงานสูญเสียใน R

บทที่ 6

ผลการทดลอง

จากการทดลองใช้งานกับโลหะทั้ง 5 แบบคือ

1. สังกะสี
2. เหล็กเคลือบสี
3. เหล็กเคลือบโครเมียม
4. สแตนเลส
5. อลูมิเนียม

สังกะสี ลักษณะของสังกะสีที่ใช้ในการทดลองจะมีลักษณะดังรูปที่ 34 รูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์จะเป็นไปตามรูปที่ 35 ซึ่งจะวัดรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์เทียบกับแรงดันตกคร่อมขาคอนดักเตอร์ของมอเตอร์สของมอเตอร์สเฟด โดยทำการวัดขณะที่จ่ายแรงดันไฟตรงให้กับวงจรเท่ากับ 100 V

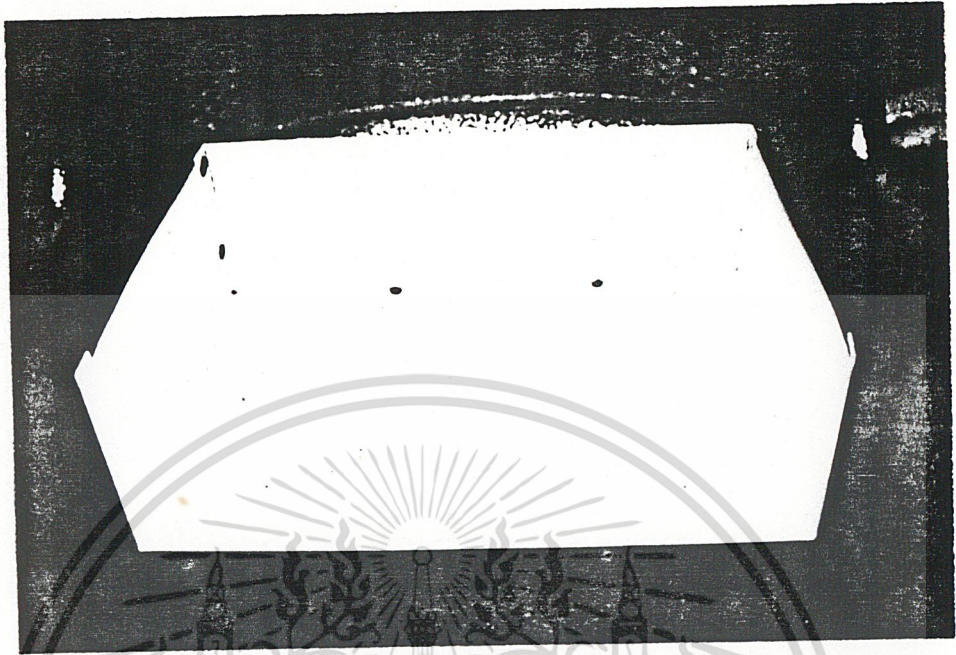
เหล็กเคลือบสี ลักษณะของภาชนะจะเป็นดังรูปที่ 36 และรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันตกคร่อมระหว่างขาคอนดักเตอร์จะวัดได้ดังรูปที่ 37 กระแสไฟอินพุทที่เป็นไฟตรงนี้ในกรณีที่ภาชนะเป็นเหล็กเคลือบสีจะดึงกระแสต่ำกว่ากรณีที่เป็นสังกะสี

เหล็กเคลือบโครเมียม ลักษณะของภาชนะจะเป็นดังรูปที่ 38 และรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันตกคร่อมระหว่างขาคอนดักเตอร์จะวัดได้ดังรูปที่ 39 โดยกระแสอินพุทที่จ่ายเข้าสู่วงจรจะมีค่าใกล้เคียงกับกรณีที่เป็นสังกะสี

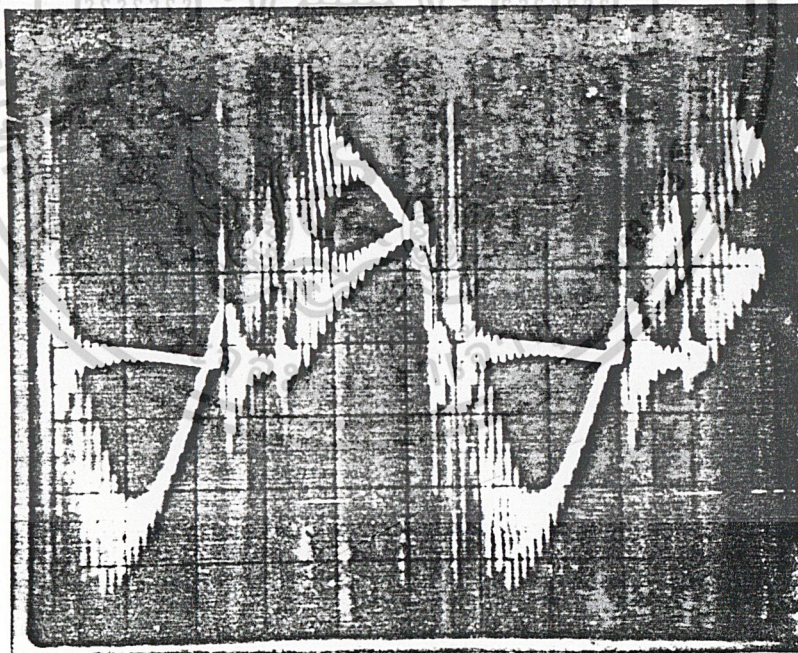
สแตนเลส ลักษณะของภาชนะที่ใช้ในการทดลองจะเป็นดังรูปที่ 40 และรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันตกคร่อมระหว่างขาคอนดักเตอร์จะวัดได้ดังรูปที่ 41 และในกรณีที่เป็นสแตนเลสนี้จะมีกระแสอินพุทน้อยมากโดยจะมีค่ากระแสต่ำกว่าเหล็กเคลือบสีและความร้อนที่เกิดขึ้นบนภาชนะที่เป็นสแตนเลสนี้จะมีค่าน้อยมากไม่สามารถใช้งานได้

อลูมิเนียม ลักษณะของอลูมิเนียมที่ใช้จะมีลักษณะตามรูปที่ 42 และรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันตกคร่อมระหว่างขาคอนดักเตอร์จะวัดได้ดังรูปที่ 43 และค่ากระแสอินพุทที่ไหลเข้าสู่วงจรนี้จะมีค่าน้อยกว่ากรณีสแตนเลส ส่วนความร้อนที่เกิดบนสแตนเลสจะน้อยมากน้อยกว่ากรณีสแตนเลส

จากการทดลองได้นำเอาภาชนะแบบต่างๆข้างต้นมาทำการทดลองโดยใส่น้ำที่มีปริมาตรเท่ากัน แล้วทำการทดลองที่แรงดันไฟตรงอินพุทเท่ากัน (100 โวลท์) และทำการวัดอุณหภูมิขณะที่เวลาผ่านไปทุกๆ 1 นาที ผลการทดลองที่ได้อยู่ในตารางที่ 2,3 และ 4



รูปที่ 34 ลักษณะของสังกะสีที่นำมาทดลอง



แรงดัน 5.0 โวลท์ / ช่อง (probe *10)

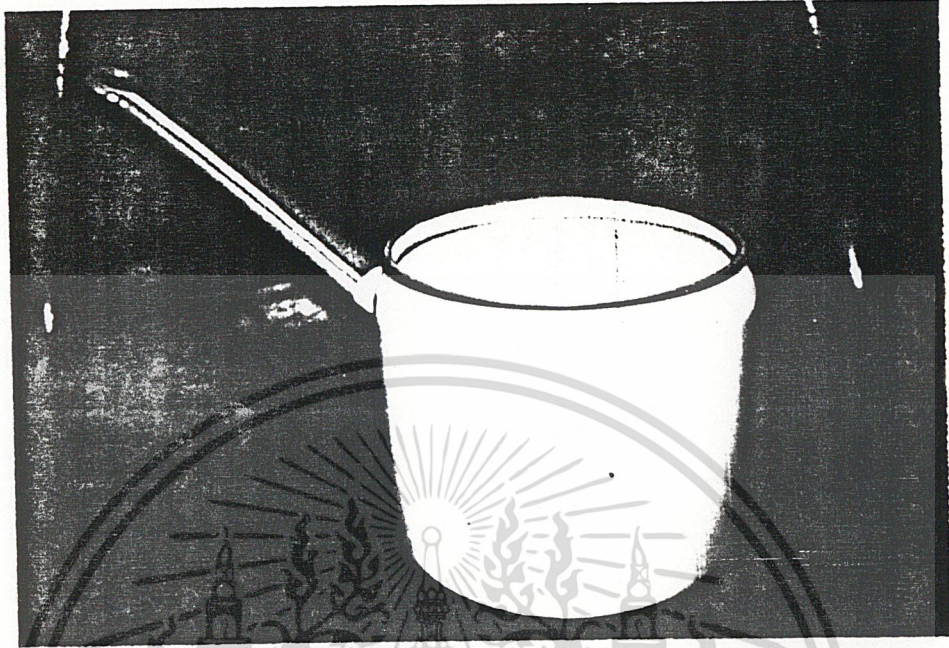
กระแส 0.5 โวลท์ / ช่อง (probe*1) $R = 0.1 \Omega$

รูปที่ 35 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรเรโซแนนซ์กับแรงดันระหว่างขาคอน

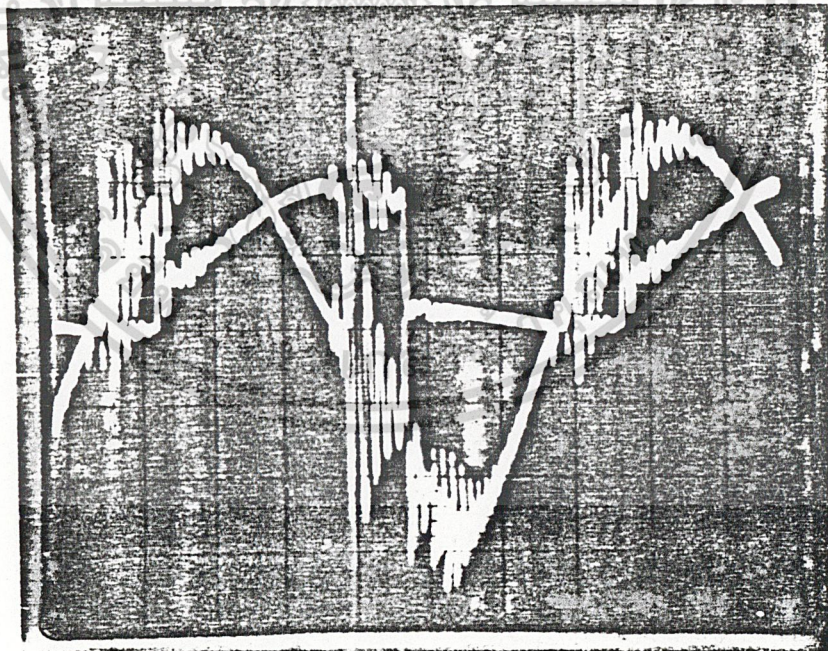
กับขาคอร์สขณะที่โหลดเป็นสังกะสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 36 ลักษณะของเหล็กเคลือบสีที่นำมาทดลอง



แรงดัน 5.0 โวลต์ / ช่อง (probe *10)

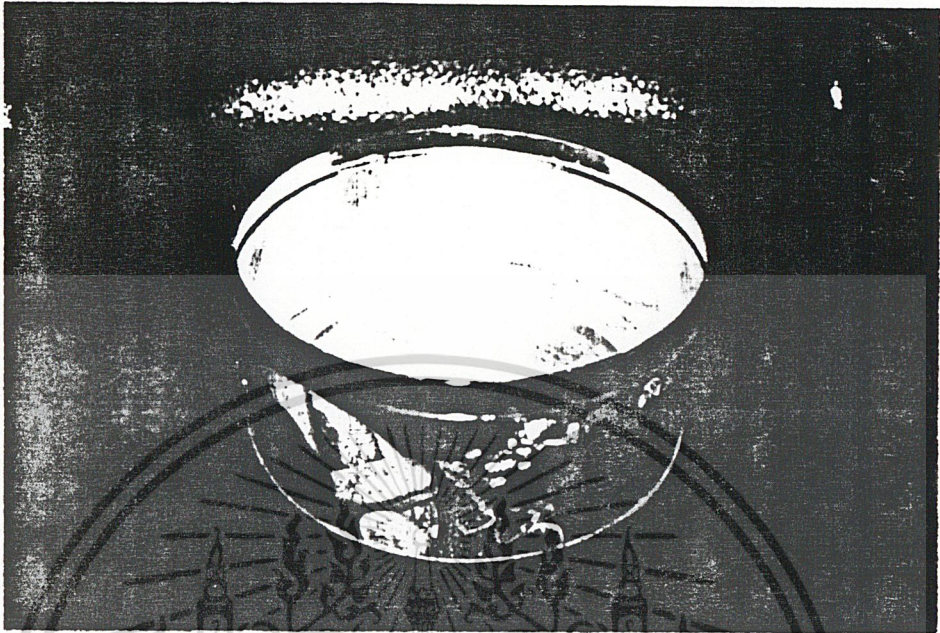
กระแส 0.5 โวลต์ / ช่อง (probe*1) · R = 0.1 Ω

รูปที่ 37 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรเรโซแนนซ์กับแรงดันระหว่างขาคอน

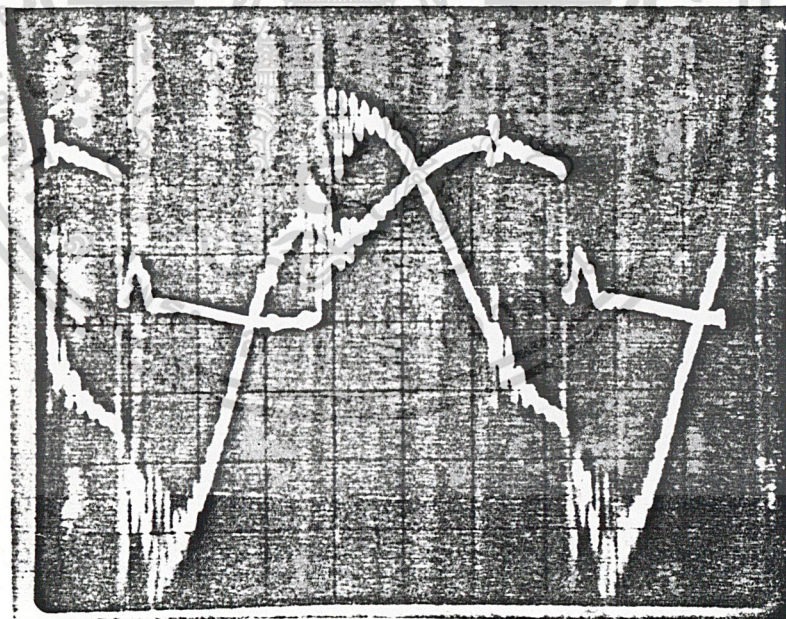
กับขาชอร์สขณะที่โหลดเป็นเหล็กเคลือบสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 38 ลักษณะของเหล็กเกลือบ โครเมียมที่นำมาทดลอง



แรงดัน 5.0 โวลท์ / ช่อง (probe *10)

กระแส 0.5 โวลท์ / ช่อง (probe*1) $R = 0.1 \Omega$

รูปที่ 39 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรเรโซแนนซ์กับแรงดันระหว่างขาคอน

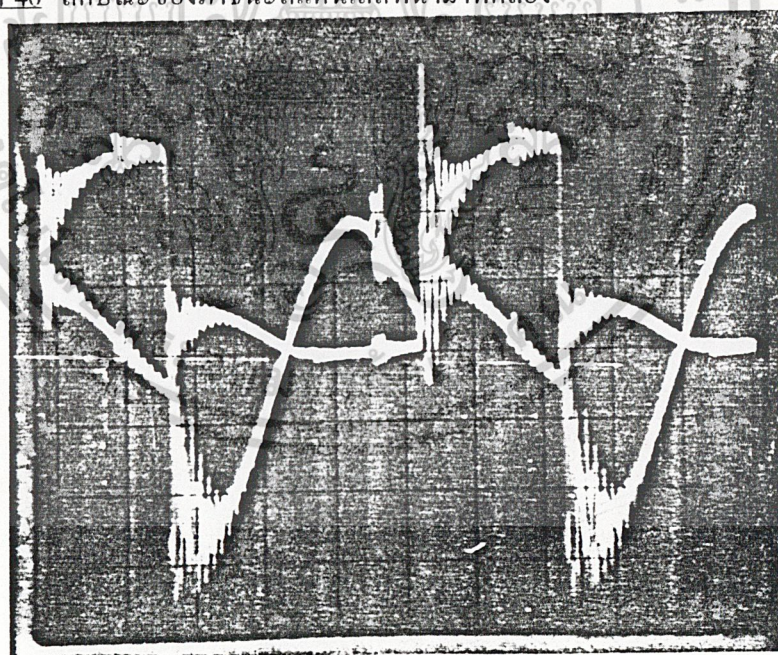
กับขาซอร์สขณะที่โหลดเป็นเหล็กเกลือบ โครเมียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 40 ลักษณะของภาชนะสแตนเลสที่นำมาทดลอง



แรงดัน 5.0 โวลต์ / ช่อง (probe *10)

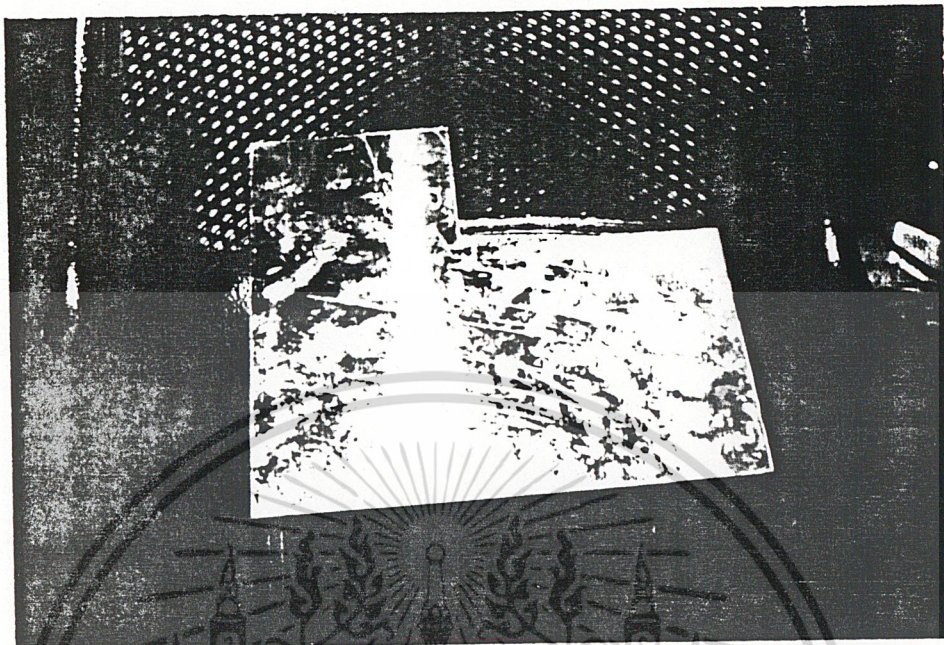
กระแส 0.5 โวลต์ / ช่อง (probe*1) $R = 0.1 \Omega$

รูปที่ 41 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันระหว่างขาคอน

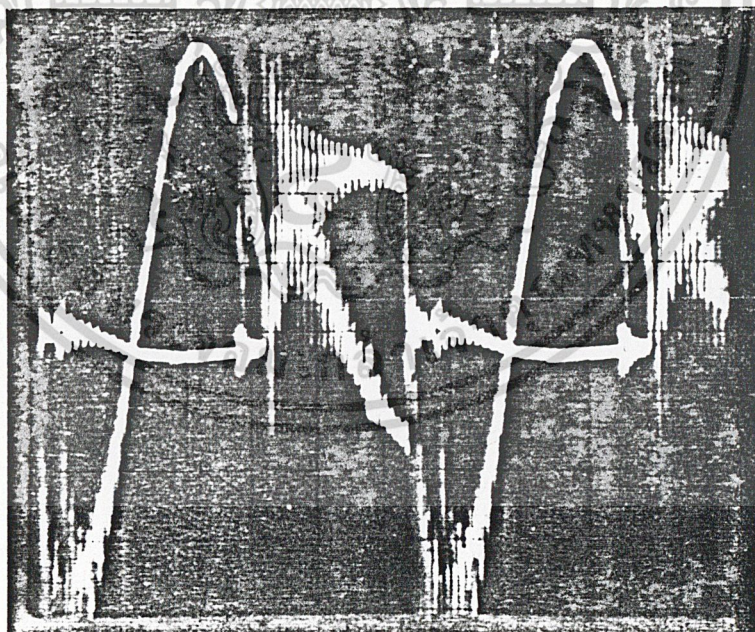
กับขาซอร์สขณะที่โหลดเป็นสแตนเลส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 42 ลักษณะของออลูมิเนียมที่นำมาทดลอง

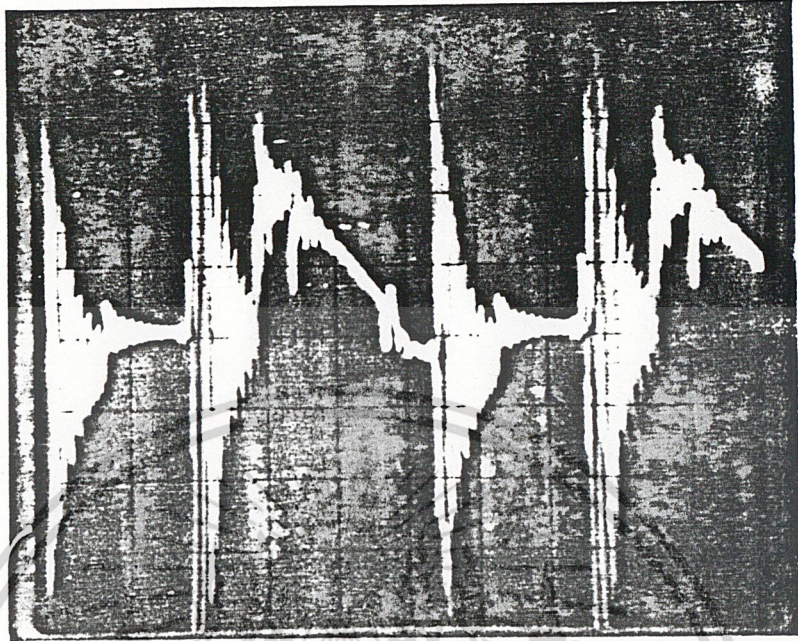


แรงดัน 5.0 โวลต์ / ช่อง (probe *10)

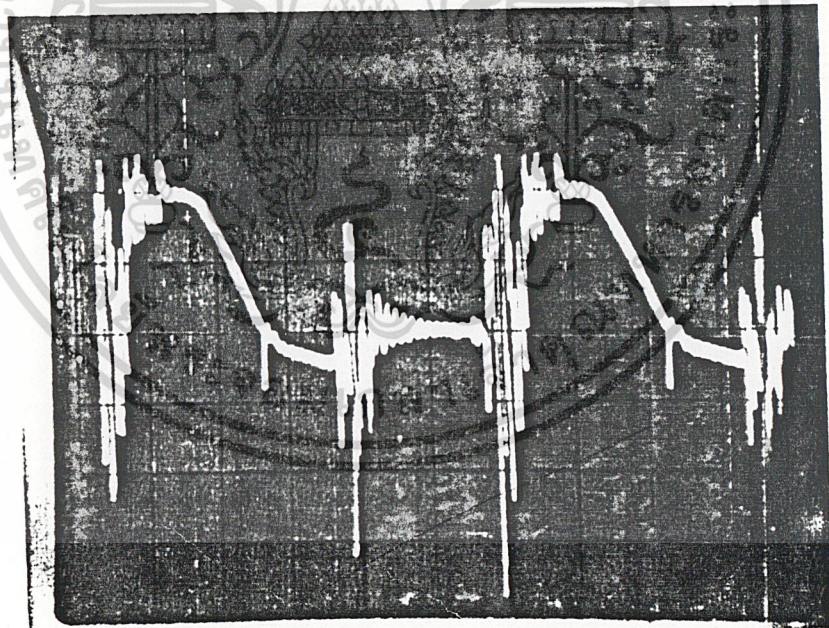
กระแส 0.5 โวลต์ / ช่อง (probe*1) $R = 0.1 \Omega$

รูปที่ 43 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันระหว่างขาครนกับขาชอร์ตขณะทีโหนดเป็นออลูมิเนียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



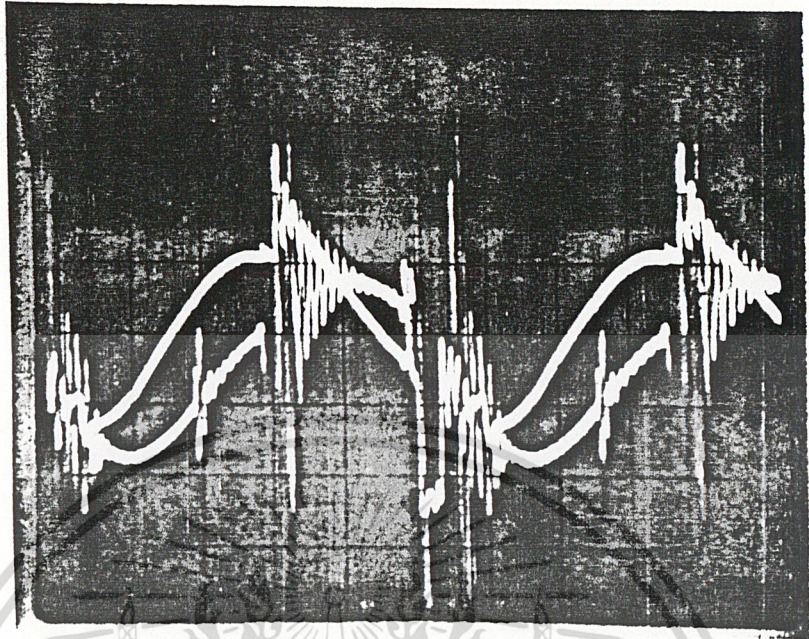
กระแส 1 โวลต์ / ช่อง (probe *1) $R = 0.1 \Omega$



กระแส 1 โวลต์ / ช่อง (probe *1) $R = 0.1 \Omega$

รูปที่ 44 แสดงรูปคลื่นกระแสที่ไหลผ่านทรานซิสเตอร์ของมอสเฟตทั้งสองตัว

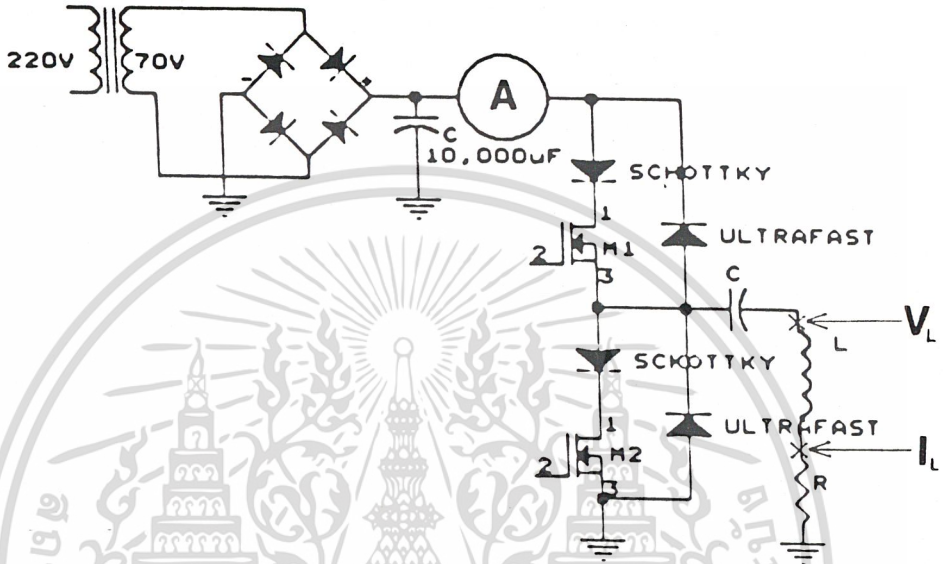
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แรงดัน 5.0 โวลต์ / ช่อง (probe *10)

กระแส 1 โวลต์ / ช่อง (probe *1) $R = 0.1 \Omega$

รูปที่ 45 แสดงรูปคลื่นของกระแสที่ไหลผ่านวงจรรีโซแนนซ์ (I_L) กับแรงดันตกคร่อม
ขดลวด (V_L)



รูปที่ 46 แสดงวงจรที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1 ผลการทดสอบภาษาขณะเคลื่อนที่ทำได้ด้วยเหล็กเคลื่อนที่

เวลา (นาที)	อุณหภูมิ (องศาเซลเซียส)
0	28
1	33
2	36
3	39
4	42
5	46
6	49
7	53
8	56
9	58.5
10	61
11	64
12	67
13	70
14	72
15	74
16	77
17	80
18	82
19	84
20	86
21	88
22	90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลา (นาทีก)	อุณหภูมิ (องศาเซลเซียส)
23	91.5
24	93
25	95
26	96
27	98
28	99
29	99.5
30	100

ตารางที่ 2 แสดงข้อมูลความสัมพันธ์ระหว่างเวลา กับอุณหภูมิของภาชนะ โลหะที่ทำด้วยเหล็กเคลือบสี

หมายเหตุ ปริมาณน้ำที่ใช้ทดลองคือ 750 ลูกบาศก์เซนติเมตร

อุณหภูมิห้องที่ทดลองคือ 24 องศาเซลเซียส

$$\text{กระแสที่ไหลผ่านขดลวด} = 29.7 \text{ A}_{\text{P-P}} = 10.5 \text{ A}_{\text{rms}}$$

$$\text{แรงดันที่ตกคร่อมขดลวด} = 211 \text{ V}_{\text{P-P}} = 75 \text{ V}_{\text{rms}}$$

$$\text{VA OUTPUT} = 787.5 \text{ VA}$$

$$\text{แรงดันอินพุท (V}_{\text{DC}}) = 100 \text{ V}_{\text{DC}}$$

$$\text{กระแสอินพุท (I}_{\text{DC}}) = 4 \text{ A}_{\text{DC}}$$

6.2 ผลการทดสอบภาชนะกล่องโลหะที่ทำด้วยเหล็กเคลือบโครเมียม

เวลา (นาที)	อุณหภูมิ (องศาเซลเซียส)
0	28
1	33
2	36
3	40
4	43
5	46
6	50
7	53
8	56
9	59
10	63
11	66
12	69
13	71
14	74
15	77
16	81
17	84
18	87
19	89
20	92
21	94
22	96

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลา (นาที)	อุณหภูมิ (องศาเซลเซียส)
23	97
24	98
25	99
26	99.5

ตารางที่ 3 แสดงข้อมูลความสัมพันธ์ระหว่างเวลากับอุณหภูมิของภาชนะกึ่งโลหะที่ทำด้วยเหล็กเคลือบโครเมียม

หมายเหตุ ปริมาณน้ำที่ใช้ในการทดลอง 750 ลูกบาศก์เซนติเมตร
อุณหภูมิห้องคือ 24 องศาเซลเซียส

$$\text{กระแสที่ไหลผ่านขดลวด} = 28.8 \quad A_{p.p} = 10.1 \quad A_{rms}$$

$$\text{แรงดันที่ตกกร่อมขดลวด} = 159.1 \quad V_{p.p} = 56.25 \quad V_{rms}$$

$$VA \text{ OUTPUT} = 568.1 \quad VA$$

$$\text{แรงดันอินพุท (} V_{DC} \text{)} = 100 \quad V_{DC}$$

$$\text{กระแสอินพุท (} I_{DC} \text{)} = 3.9 \quad A_{DC}$$

6.3 ผลการทดสอบภาวะโลหะที่ทำงานจากแสดนเลส

เวลา (นาที)	อุณหภูมิ (องศาเซลเซียส)
0	31
1	33
2	34
3	35
4	37
5	39
6	40
7	41
8	43
9	44
10	45

ตารางที่ 4 แสดงข้อมูลความสัมพันธ์ระหว่างเวลา กับอุณหภูมิของภาวะโลหะที่ทำงานจากแสดนเลส

หมายเหตุ ปริมาณน้ำที่ใช้ในการทดลองคือ 750 ลูกบาศก์เซนติเมตร
อุณหภูมิห้องที่ทดลอง คือ 24 องศาเซลเซียส
ที่เวลา 6 นาที มอสเฟตและไอซี 2110 เริ่มร้อน
ที่เวลา 10 นาที มอสเฟตและไอซี 2110 ร้อนมาก

$$\text{กระแสที่ไหลผ่านขดลวด} = 48 \quad A_{P-P} = 16.97 \quad A_{rms}$$

$$\text{แรงดันที่ตกคร่อมขดลวด} = 195 \quad V_{P-P} = 68.94 \quad V_{rms}$$

$$VA \text{ OUTPUT} = 1169.9 \text{ VA}$$

$$\text{แรงดันอินพุท (} V_{DC} \text{)} = 100 \text{ } V_{DC}$$

$$\text{กระแสอินพุท (} I_{DC} \text{)} = 2.5 \text{ } A_{DC}$$

บทที่ 7

สรุปและวิจารณ์ผลการทดลอง

จากผลการทดลองที่ได้จากรูปคลื่นระหว่างกระแสที่ไหลผ่านวงจรรีโซแนนซ์กับแรงดันตกคร่อมระหว่างขาคอนกับขาชอร์สจะเห็นได้ชัดว่าจะไม่อินเฟสกันซึ่งอาจจะเป็นเพราะการทำงานของวงจรถ้าความถี่นั้นไม่ตรงกับความถี่เรโซแนนซ์ของวงจรรีโซแนนซ์ ค่าความเหนี่ยวนำของขดลวดที่ใช้จะมีค่าเปลี่ยนแปลงไปเมื่อชนิดและรูปร่างของภาชนะเปลี่ยนแปลงไป ในโครงการนี้การปรับความถี่ยังไม่สามารถทำได้โดยอัตโนมัติแต่ไอซีที่ใช้ในการกำเนิดความถี่นั้นเป็นไอซีเฟสล็อกคัลซึ่งมีอินพุทเป็นเฟสคอมพาราเตอร์อยู่ด้วยทำให้สามารถนำเอาเฟสของสัญญาณกระแสที่ไหลในวงจรรีโซแนนซ์กับเฟสของแรงดันตกคร่อมขาคอนกับขาชอร์สของมอสเฟตมาเป็นอินพุทซึ่งอาจจะทำให้สามารถทำการปรับความถี่จนกว่าความต่างเฟสของสัญญาณทั้งสองเป็นศูนย์ได้ วิธีการดังกล่าวได้เสนอแนะเพื่อเป็นแนวทางในการแก้ไขให้สมบูรณ์ต่อไป

ชนิดของภาชนะที่นำมาใช้งานสามารถจะทำการสรุปได้จากการทดลองว่าภาชนะที่มีลักษณะทำจากสารประเภทเฟอร์โรแมกเนติกส์ (FERROMAGNETIC) จะใช้งานได้ดีกว่าที่แรงดันอินพุทไฟตรงขนาดเดียวและจะให้ความร้อนมากกว่าภาชนะที่ทำจากสารประเภทนอนเฟอร์โรแมกเนติกส์ (NON - FERROMAGNETIC) ซึ่งอาจจะเป็นเพราะว่าที่ขนาดแรงดันอินพุทไฟตรงเท่ากัน สารประเภทเฟอร์โรแมกเนติกส์จะมีกระแสอินพุทไฟตรงมากกว่าสารประเภทนอนเฟอร์โรแมกเนติกส์ทำให้ที่ขดลวดสามารถสร้างฟลักซ์ได้มากกว่าทำให้แรงดันเหนี่ยวนำที่เกิดขึ้นบนภาชนะมีค่ามากกว่า

จากการทดลองใช้งานปรากฏว่าความร้อนที่เกิดขึ้นบนภาชนะยังไม่พอเพียงที่จะนำไปใช้งานได้ตามปกติเนื่องจากว่าเพาเวอร์มอสเฟตที่ใช้งานในโครงการนี้ได้ใช้มอสเฟตที่ทนกระแสได้ต่ำไป ถ้าสามารถทำการเปลี่ยนไปใช้เพาเวอร์มอสเฟตตัวใหม่ที่มีอัตราการทำงานกระแสได้สูงขึ้นก็จะทำให้สามารถเพิ่มขนาดแรงดันอินพุทไฟตรงและกระแสอินพุทไฟตรงได้ทำให้เพาเวอร์ที่ส่งออกสู่ขดลวดมีค่าเพิ่มขึ้น โครงการที่ใช้ทดลองนี้สามารถรับกระแสอินพุทไฟตรงได้ประมาณ 4-4.5 แอมป์ ขณะที่แรงดันอินพุทไฟตรงมีค่าประมาณ 100 โวลต์ นั้นแสดงว่ามีเพาเวอร์อินพุทเท่ากับ 400 - 450 วัตต์ นับว่ามีเพาเวอร์ที่น้อยเกินไป และการระบายความร้อนของเพาเวอร์มอสเฟตยังไม่ดีเท่าที่ควรทำให้ตัวเพาเวอร์มอสเฟตร้อนมากขณะที่เครื่องทำงานซึ่งอาจจะแก้ไขได้โดยเพิ่มขนาดของแผ่นระบายความร้อน

ค่าความร้อนที่เกิดบนเพาเวอร์มอสเฟตนี้อาจจะเกิดจากการสูญเสียจากการสวิตชิง (switching loss) ซึ่งถ้าการทำงานไม่ได้ทำงานที่ความถี่เรโซแนนซ์ก็จะทำให้การสูญเสียที่เกิดขึ้นมีค่าสูง ค่าการสูญเสียนี้จะมีค่าน้อยที่สุดเมื่อวงจรทำงานที่ความถี่เรโซแนนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปคลื่นที่วัดได้กระแสที่ได้จะมีลักษณะใกล้เคียงกับซายน์ (SINE WAVE) และกระแสจะไหลผ่านตัวเพาเวอร์มอสเฟตแต่ละตัวในแต่ละครึ่งไซเคิล ดังรูปที่ 44 ซึ่งมีลักษณะใกล้เคียงกับทฤษฎี

ปัญหาที่ประสบอีกข้อคือ ความถี่ที่ใช้งานในโครงการนี้มีค่าสูงมากทำให้เกิดการรบกวนไปไนไฟ 220 โวลต์ ซึ่งอาจจะเป็นปัญหาต่ออุปกรณ์ไฟฟ้าบางชนิดเช่น คอมพิวเตอร์ และ อุปกรณ์สื่อสาร เป็นต้น ซึ่งต้องทำการแก้ไขต่อไปโดยใช้ฟิลเตอร์





ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B
SCL4446B



CMOS PHASE-LOCKED LOOPS

FEATURES

- ◆ Very low power consumption – 70 μ W (typ) @ $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/ $^{\circ}$ C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
 1. Exclusive-OR network
 2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

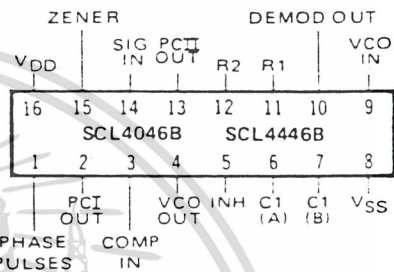
APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal PC_{IOUT} , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals PC_{IIOUT} and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{OUT} whose frequency is determined by the voltage of input VCO_{IN} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the VCO_{IN} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	$^{\circ}$ C
C, D, F, H Device		-40 to +85	$^{\circ}$ C
E Device			

BLOCK DIAGRAM

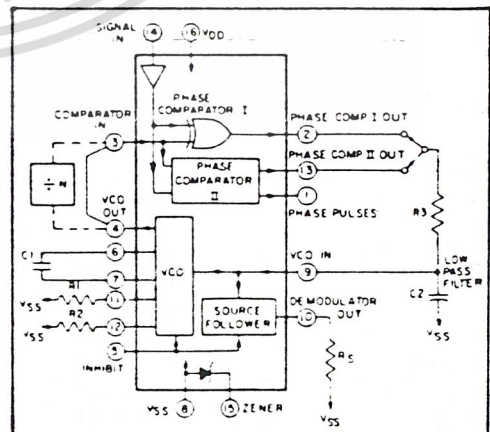


Fig. 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ($10^{12}\Omega$) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor (R_L) of $50k\Omega$ or more should be connected from this terminal to V_{SS} . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0" $\leq 30\%$ ($V_{DD} - V_{SS}$), logic "1" $\geq 70\%$ ($V_{DD} - V_{SS}$)]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to $V_{DD}/2$. The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency (f_0).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ($2f_c$).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ($2f_L$). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between 0° and 180° , and is 90° at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

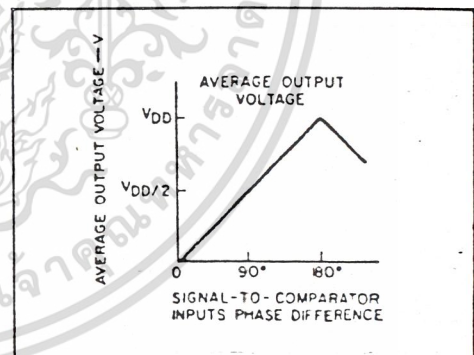


Fig. 2 - Phase-comparator I characteristics at low-pass filter output.

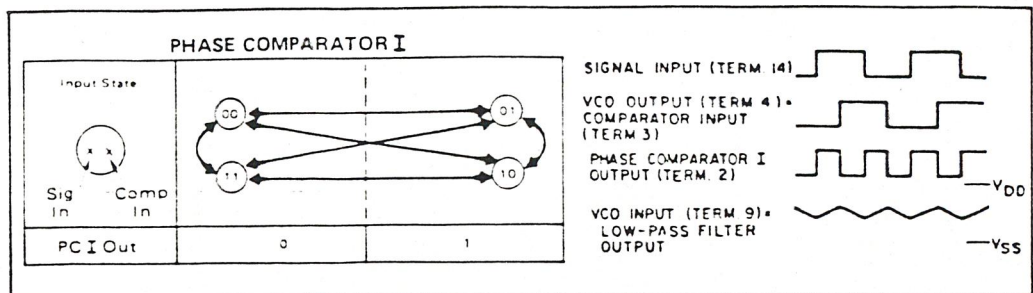


Fig. 3 - Typical waveforms employing phase comparator I in locked condition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

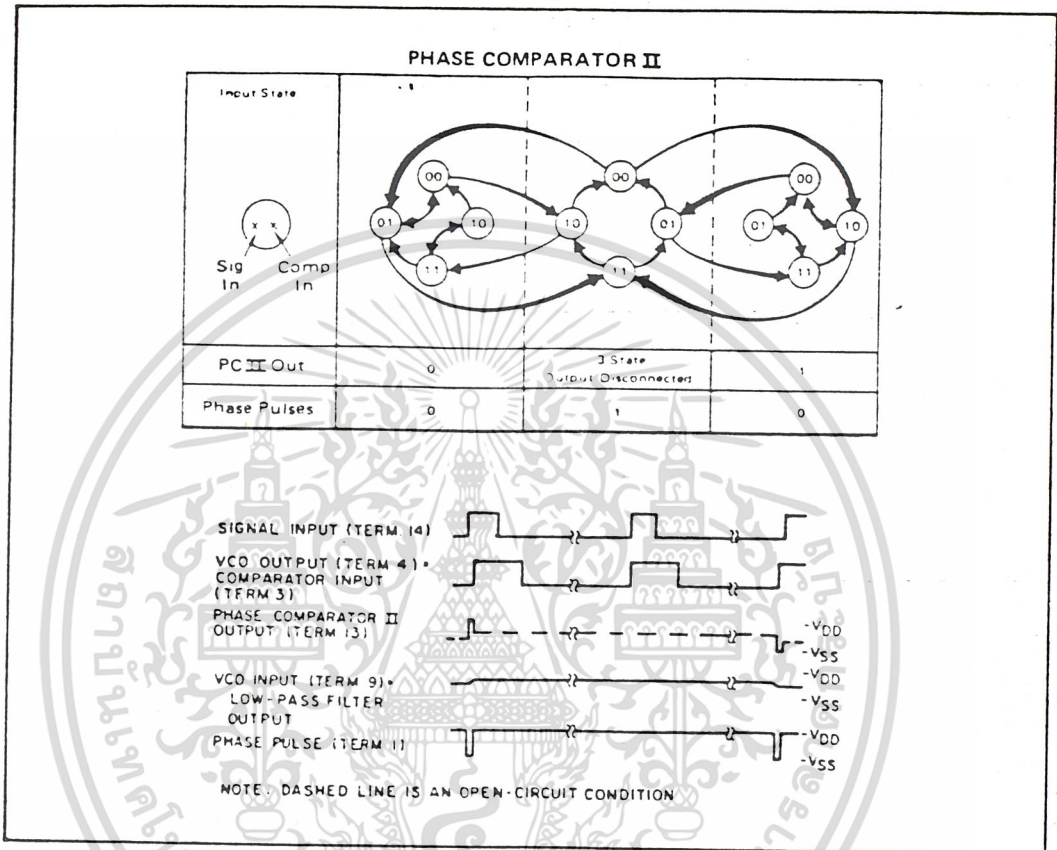


Fig. 4 — Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to V_{DD} or down to V_{SS}, respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R1, R2 \geq 2k\Omega, R3 \geq 10k\Omega$
 $C1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, f_0		VCO in PLL system will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range $2f_C$	 $2f_C = \frac{1}{\pi V} \sqrt{\frac{2f_L}{R1}}$			
Loop Filter Component Selection	For $2f_C$, see Ref			
Phase Angle between Signal and Comparator	90° at center frequency (f_0), approximating 0° and 180° at ends of lock range ($2f_L$)		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	<ul style="list-style-type: none"> - Given f_0 - Use f_0 with Fig 5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given f_0 and f_L - Calculate f_{min} from the equation $f_{min} = f_0 - f_L$ - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig. 5c to determine ratio R2/R1 to obtain R1 	<ul style="list-style-type: none"> - Given: f_{max} - Calculate f_0 from the equation $f_0 = \frac{f_{max}}{2}$ - Use f_0 with Fig. 5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given: f_{min} & f_{max} - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig. 5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B, SCL4446B

ELECTRICAL CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	Inhibit = V _{DD} Signal Input = V _{DD}	5	5	0.05	5	150	μA _{dc}		
			10	10	0.01	10	300			
			15	20	0.2	20	600			
TOTAL POWER DISSIPATION	P _T	Inh = V _{SS} VCO _{IN} = $\frac{V_{DD}}{2}$ f _o = 10kHz ² C _L = 15pF R1 = 1MΩ R2 = R _S = ∞	5	0.07	0.07	0.07	0.07	mW		
			10	0.6	0.6	0.6	0.6			
			15	2.4	2.4	2.4	2.4			

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V _{DD}	25°C			UNIT			
			Min.	Typ.	Max.				
VCO SECTION									
MAXIMUM OPERATING FREQUENCY	f _{max}	R2 = ∞ VCO _{IN} = V _{DD}	SCL4046B	R1 C1 10k 50pF	5	0.5	0.8	—	MHz
					10	1.0	1.5	—	
					15	1.3	1.9	—	
				5k 50pF	5	0.6	1.0	—	MHz
					10	1.4	2.1	—	
					15	1.8	2.7	—	
			SCL4446B	R1 C1 10k 50pF	5	0.7	1.0	—	MHz
					10	1.3	2.0	—	
					15	1.9	2.8	—	
				5k 50pF	5	0.9	1.3	—	MHz
					10	1.9	2.9	—	
					15	2.6	3.9	—	
2k 50pF	5	—	1.8	—	MHz				
	10	—	3.9	—					
	15	—	5.4	—					
LINEARITY		R2 = ∞ VCO _{IN} = 2.5:0.3V, R1 ≥ 10kΩ VCO _{IN} = 5.0:2.5V, R1 ≥ 400kΩ VCO _{IN} = 7.5:5.0V, R1 ≥ 1MΩ	5	—	1	—	%		
			10	—	1	—			
			15	—	1	—			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V _{DD}	+25°C			UNIT			
			Min.	Typ.	Max.				
VCO SECTION (Continued)									
TEMPERATURE-FREQUENCY STABILITY	No Offset	R ₂ = ∞	5	—	0.12-0.24	—	% / °C		
			10	—	0.04-0.08	—			
			15	—	0.015-0.03	—			
	With Offset	R ₂ ≤ 10X R ₁	5	—	0.06-0.12	—	% / °C		
			10	—	0.05-0.1	—			
			15	—	0.03-0.06	—			
INPUT RESISTANCE (VCO _N)	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ			
OUTPUT DUTY CYCLE	All valid input combinations and voltages	—	—	50	—	%			
OUTPUT TRANSITION TIME	T _{TLH} , T _{THL}	C _L = 50pF	5	—	100	200	ns		
			10	—	50	100			
			15	—	40	80			
PHASE COMPARATORS									
INPUT RESISTANCE Signal Input	R _{IN}	5, 10, 15	5	1	3	—	MΩ		
			10	0.2	0.7	—			
			15	0.1	0.3	—			
Comparator Input	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ			
AC-COUPLED INPUT SENSITIVITY Signal Input	V _{IN}	5, 10, 15	5	—	200	400	mV		
			10	—	400	800			
			15	—	700	1400			
OUTPUT TRANSITION TIME	PCI, PCII Outputs	T _{TLH} , T _{THL}	C _L = 50pF	5	—	100	200	ns	
				10	—	50	100		
				15	—	40	80		
	Phase Pulses Output	T _{TLH} , T _{THL}	5, 10, 15	C _L = 50pF	5	—	130	260	ns
					10	—	65	130	
					15	—	50	100	
DEMODULATOR OUTPUT									
OFFSET VOLTAGE	VCO _{IN} , VDEM	R _S > 50kΩ	5	—	1.4	2.2	Vdc		
			10	—	1.6	2.2			
			15	—	1.8	2.2			
LINEARITY	R _S > 50kΩ VCO _{IN} = 2.5±0.3V VCO _{IN} = 5.0±2.5V VCO _{IN} = 7.5±5.0V	5, 10, 15	5	—	0.1	—	%		
			10	—	0.6	—			
			15	—	0.8	—			
ZENER DIODE									
ZENER VOLTAGE	V _Z	I _Z = 50μA	—	6.3	7.0	7.7	V		
DYNAMIC RESISTANCE	R _Z	I _Z = 1mA	—	—	100	—	Ω		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B, SCL4446B

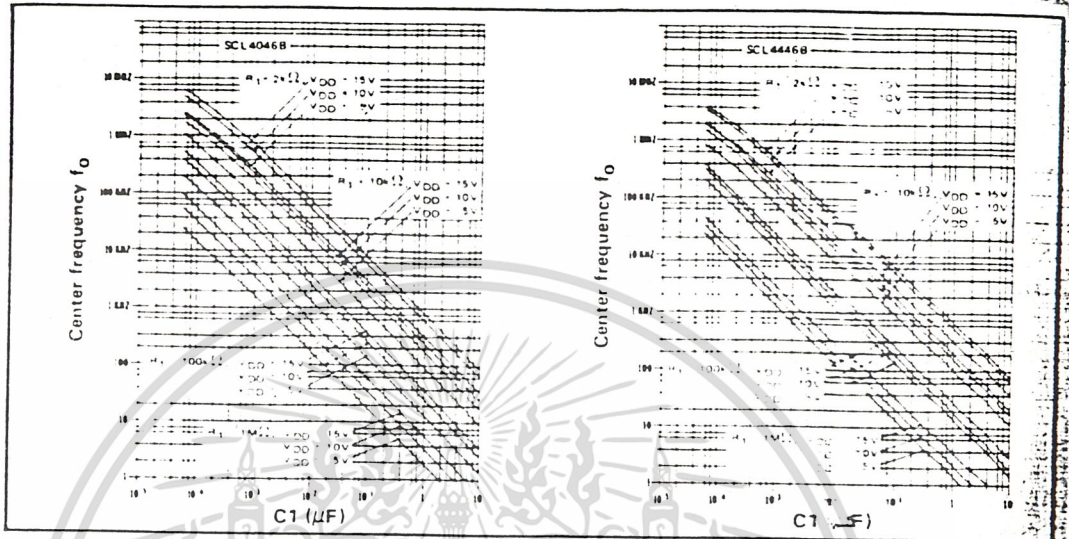


Fig. 5 (a) Typical center frequency (f_0) vs C_1 ($R_2 = \infty$, $V_{COIN} = \frac{V_{DD}}{2}$, $T_A = 25^\circ\text{C}$)

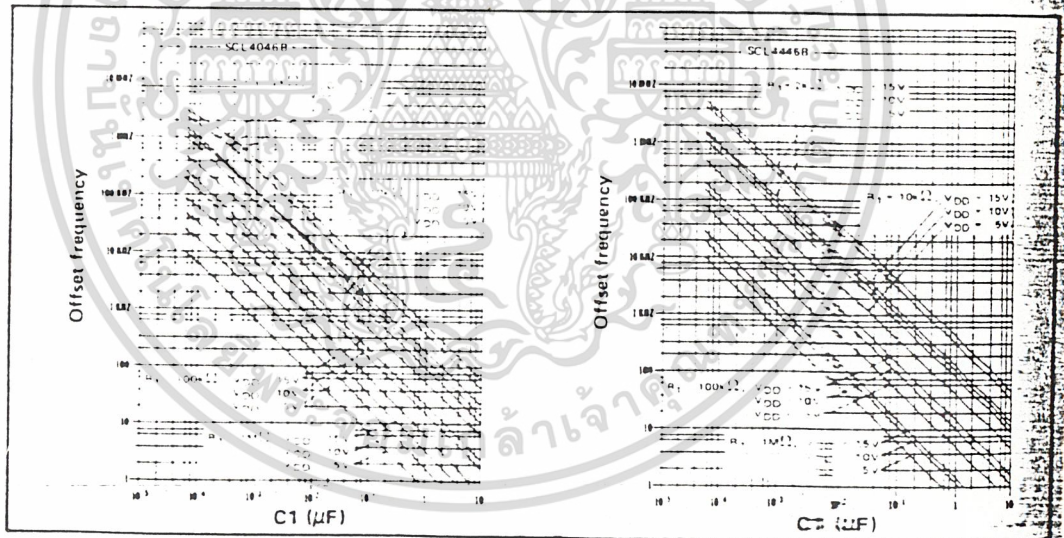


Fig. 5 (b) Typical frequency offset vs C_1 ($V_{COIN} = V_{SS}$, $T_A = 25^\circ\text{C}$)

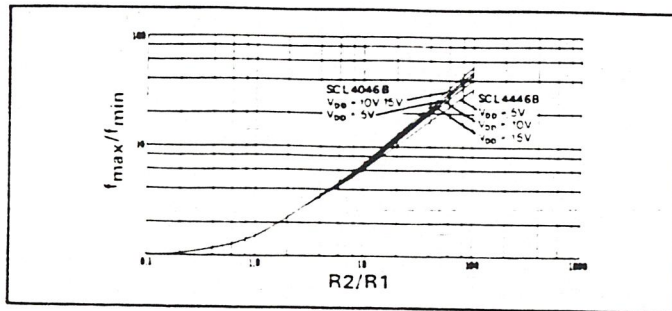


Fig. 5 (c) Typical f_{max}/f_{min} vs R_2/R_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4528B



CMOS DUAL MONOSTABLE MULTIVIBRATOR

FEATURES

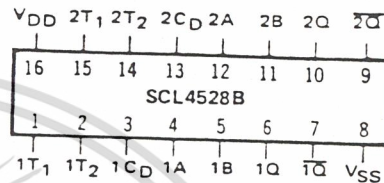
- ◆ Two Independent Multivibrators on One Chip
- ◆ Triggerable from Leading- or Trailing-Edge Pulse
- ◆ Retriggerable
- ◆ Resettable
- ◆ Q and \bar{Q} Buffered Outputs Available
- ◆ Wide Range of Output Pulse Widths

DESCRIPTION

The SCL4528B Dual Multivibrator provides stable retriggerable/resettable one-shot operation for any fixed-voltage timing application. Timing for the circuit is controlled by an external resistor-capacitor combination ($R_x \cdot C_x$). Adjustment of these components permits generation of output pulse widths from nanoseconds to minutes. Leading-edge and trailing-edge Trigger inputs are provided, and both positive-going and negative-going pulses are available from complementary outputs.

Timing pulses may be terminated at any time by applying a low logic level to the Reset input C_D .

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

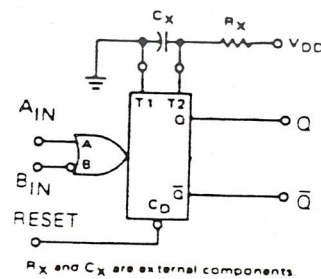
DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

FUNCTION TABLE

INPUTS			OUTPUTS	
C_D	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	↑	H	⌋	⌋
H	L	↓	⌋	⌋

- H = High Level (Steady State)
- L = Low Level (Steady State)
- ↑ = Transition, Low-to-High
- ↓ = Transition, High-to-Low
- X = Irrelevant (Inc. Transitions)
- ⌋ = One High-Level Pulse
- ⌋ = One Low-Level Pulse

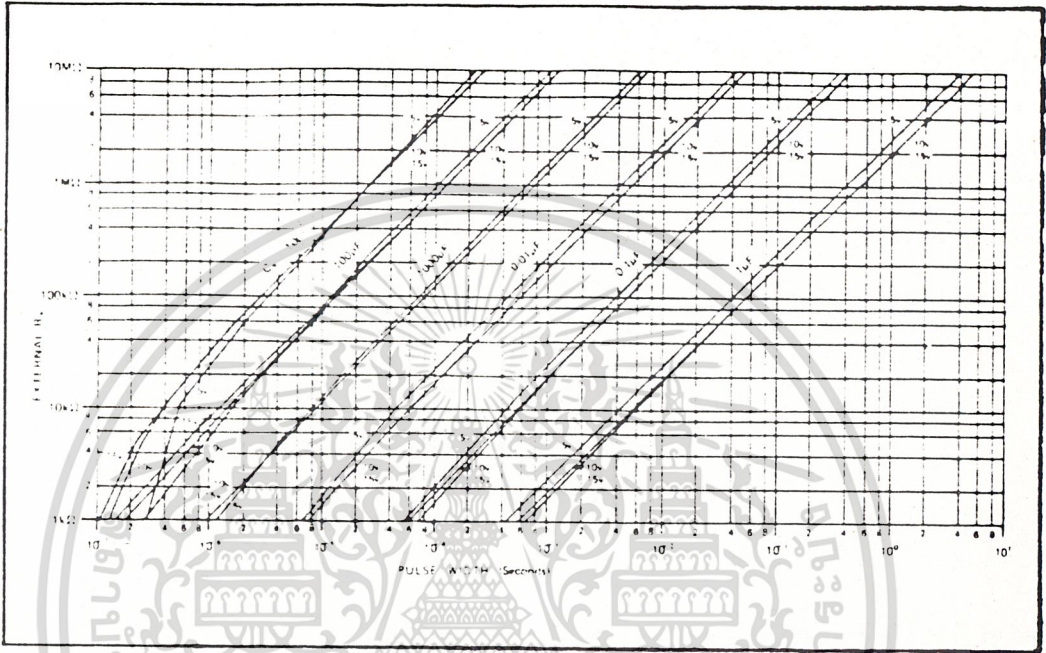
BLOCK DIAGRAM (one of two devices)



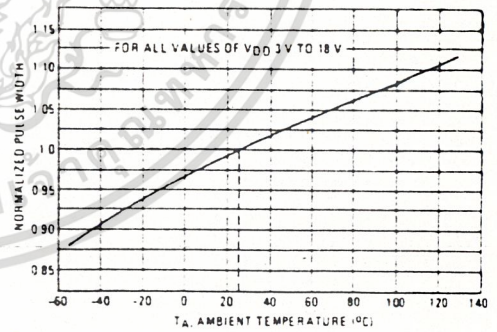
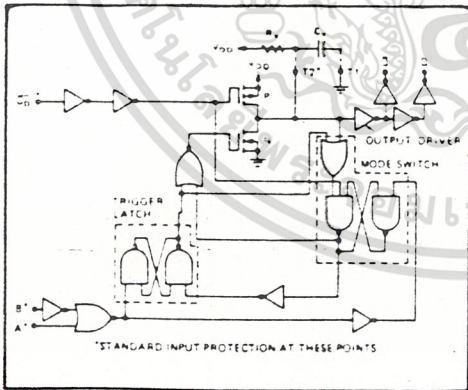
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4528B

SCL4528B PULSE WIDTH VS R_x , C_x , V_{DD}



LOGIC DIAGRAM



Normalized Pulse Width versus Temperature

Notes:

There is no effective maximum limit on R_x ; recommended minimum value for R_x is $1K\Omega$. There are no restrictions on the value of C_x .

For proper operation all unused inputs should be tied to a logic level. The mode point (T2) of a unused half of device should be tied high through an external resistor to V_{DD} .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS¹

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	50	V _{IN} = V _{SS} or V _{DD} All valid input combinations	-	5	-	0.05	5	-	150	μA _{DC}
			-	10	-	0.1	10	-	300	
			-	20	-	0.2	20	-	600	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"

² T_{LOW} = -55°C for C, D, F, H device.

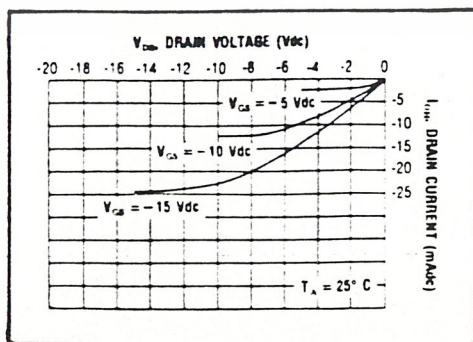
= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

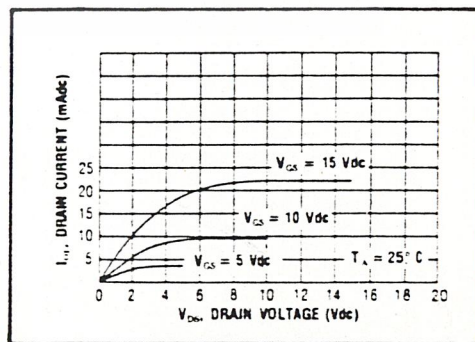
= +85°C for E device.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	C _x (pF)	R _x (kΩ)	V _{DD} (Vdc)	Min.	Typ.	Max.	Units	
PROPAGATION DELAY TIME From A or B	t _{PLH} , t _{PHL}	15, 5	5	-	270	540	ns	
			10	-	90	180		
			15	-	70	140		
	From C ₀	1000, 10	5	5	-	510	1020	ns
				10	-	170	340	
				15	-	120	240	
OUTPUT TRANSITION TIME	t _{OLH} , t _{OHL}	15, 5	5	-	270	540	ns	
			10	-	90	180		
			15	-	70	140		
	Note ① Output	1000, 10	5	5	-	550	1100	ns
				10	-	300	600	
				15	-	250	500	
MINIMUM INPUT PULSE WIDTH A or B Input	PW _{in}	-	5	-	70	140	ns	
			10	-	30	60		
			15	-	25	50		
	OUTPUT PULSE WIDTH MATCH, Same package	ΔPW _{out}	1000, 10	5	-	±7.5	±15	%
				10	-	±10	±20	
				15	-	±10	±20	
Different package	1000, 10	5	5	-	-	±50	%	
			10	-	-	±50		
			15	-	-	±50		



Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM311 ออปแอมป์เปรียบเทียบแรงดัน

General Description

The LM311 is a voltage comparator that has input currents more than a hundred times lower than devices like the LM306 or LM710C. It is also designed to operate over a wider range of supply voltages, from standard +15V on amp supplies down to the single 5V supply used for IC logic. Its output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, it can drive lamps or relays, switching voltages up to 40V at currents as high as 50 mA.

Features

- Operates from single 5V supply
- Maximum input current: 250 nA
- Maximum offset current: 50 nA

- Differential input voltage range: $\pm 30V$
- Power consumption: 135 mW at $\pm 15V$

Both the input and the output of the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM306 and LM710C (200 ns response time vs 40 ns) the device is also much less prone to spurious oscillations. The LM311 has the same pin configuration as the LM306 and LM710C. See the "application hints" of the LM311 for application help.

Absolute Maximum Ratings

Total Supply Voltage (V_{S+})	36V
Output to Negative Supply Voltage (V_{-})	40V
Ground to Negative Supply Voltage (V_{-})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$
Power Dissipation (Note 2)	500 mW
Output Short Circuit Duration	10 sec
Operating Temperature Range	$0^{\circ}C$ to $70^{\circ}C$
Storage Temperature Range	$-65^{\circ}C$ to $150^{\circ}C$
Lead Temperature (soldering, 10 sec)	$300^{\circ}C$
Voltage at Strobe Pin	$V^{+}-6V$

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 4)	$T_A = 25^{\circ}C, R_S \leq 50k$		2.0	7.5	mV
Input Offset Current (Note 4)	$T_A = 25^{\circ}C$		6.0	50	nA
Input Bias Current	$T_A = 25^{\circ}C$		100	250	nA
Voltage Gain	$T_A = 25^{\circ}C$	40	200		V/mV
Response Time (Note 5)	$T_A = 25^{\circ}C$		200		ns
Saturation Voltage	$V_{IN} \leq -10$ mV, $I_{OUT} = 50$ mA $T_A = 25^{\circ}C$		0.75	1.5	V
Strobe ON Current	$T_A = 25^{\circ}C$		3.0		mA
Output Leakage Current	$V_{IN} \geq 10$ mV, $V_{OUT} = 35V$ $T_A = 25^{\circ}C, I_{STROBE} = 3$ mA		0.2	50	nA
Input Offset Voltage (Note 4)	$R_S \leq 50k$			10	mV
Input Offset Current (Note 4)				70	nA
Input Bias Current				300	nA
Input Voltage Range		-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^{+} \geq 4.5V, V^{-} = 0$ $V_{IN} \leq -10$ mV, $I_{SINK} \leq 8$ mA		0.23	0.4	V
Positive Supply Current	$T_A = 25^{\circ}C$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^{\circ}C$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LM311 is $110^{\circ}C$. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of $150^{\circ}C/W$, junction to ambient, or $45^{\circ}C/W$, junction to case. The thermal resistance of the dual-in-line package is $100^{\circ}C/W$, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$ and the Ground pin at ground, and $0^{\circ}C < T_A < +70^{\circ}C$, unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

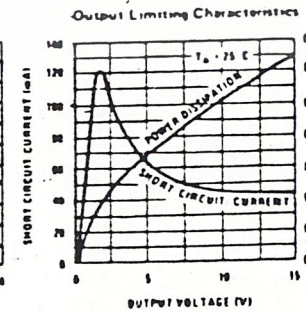
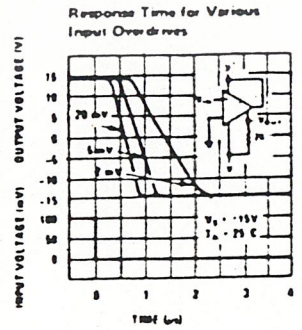
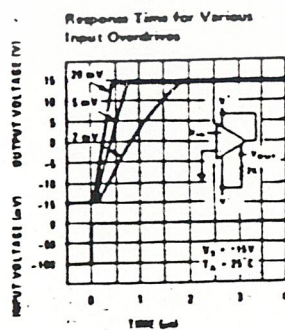
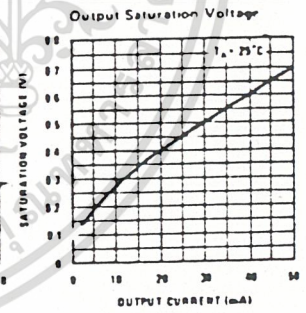
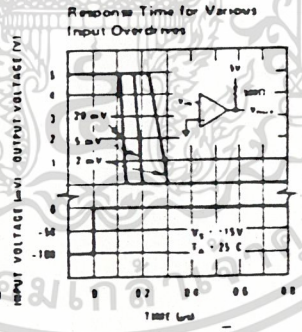
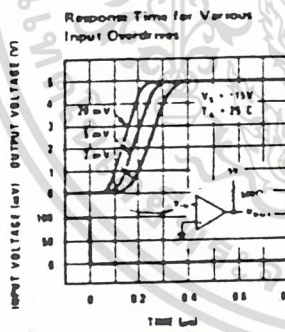
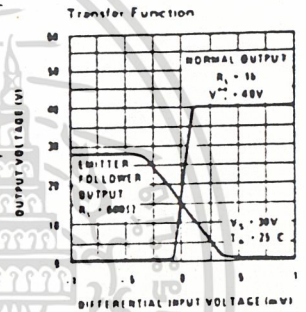
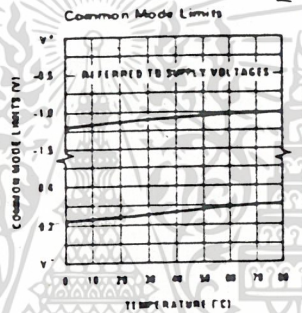
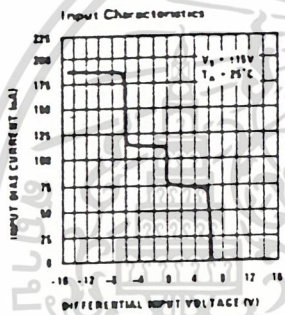
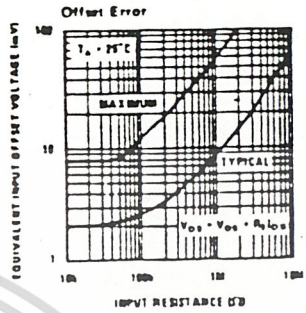
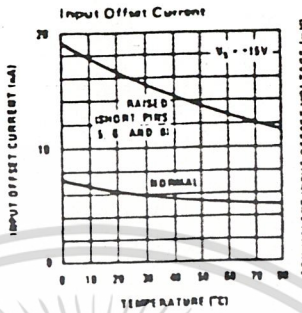
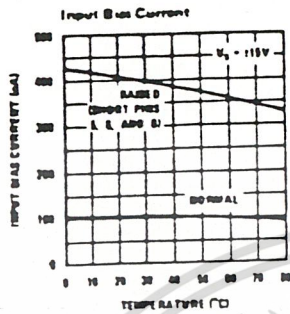
Note 4: The offset voltage and offset current given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 6: Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

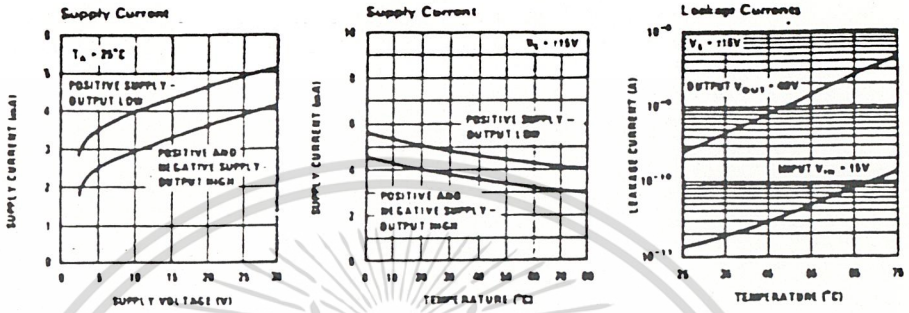
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

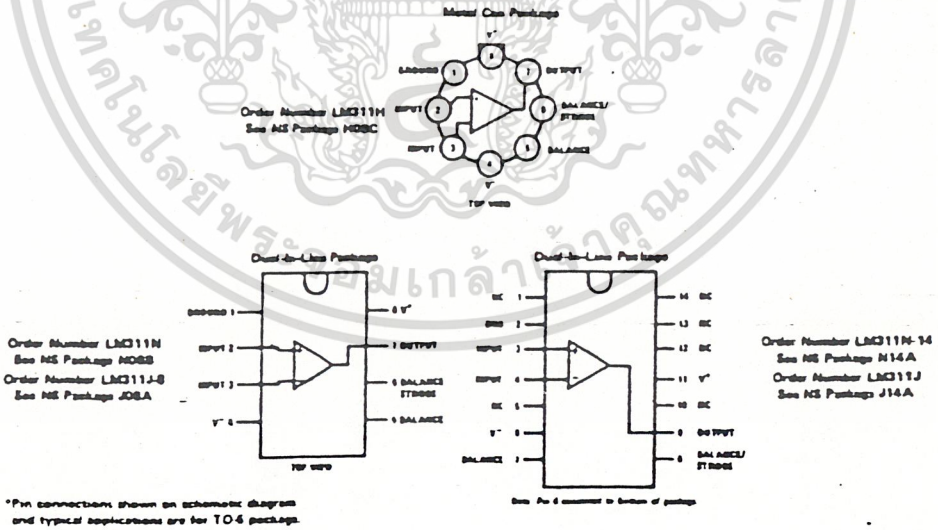


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)



Connection Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



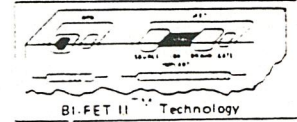
LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

The LF351 is a low cost, high speed JFET input operational amplifier with an internally trimmed input offset voltage (BIPOLAR technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well known voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same trimmer adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of their LM741 designs.

The LF351 can be used in applications such as high impedance, fast D/A converters, sample-and-hold amplifiers, and many other circuits requiring low input bias current, high input impedance, high slew rate and wide bandwidth. The device also has low offset voltage drift, but for applica-

Operational Amplifiers/Buffers

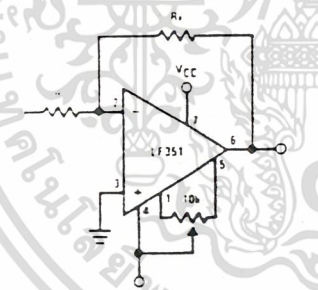


tions where these requirements are critical, the LF351 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

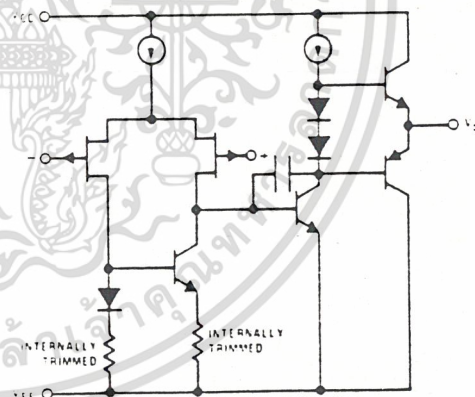
Features

- Internally trimmed offset voltage 10 mV
- Low input bias current 50 pA
- Low input noise voltage 16 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 1.8 mA
- High input impedance 10¹²Ω
- Low total harmonic distortion $A_v = 10, R_L = 10k, V_O = 20V_{p-p}, BW = 20Hz-20kHz$ 0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection

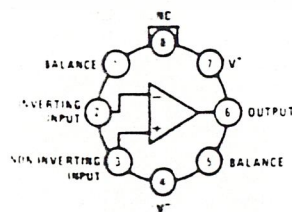


Simplified Schematic



Connection Diagrams (Top Views)

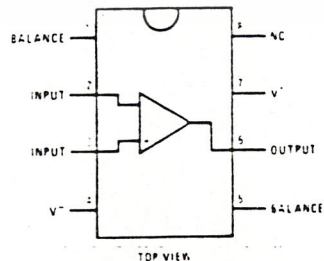
Metal Can Package



Note: Pin 4 connected to case

Order Number LF351H
See NS Package H08C

Dual-In-Line Package



TOP VIEW

Order Number LF351N
See NS Package N08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage	= 18V
Power Dissipation (Note 1)	500 mW
Operating Temperature Range	0°C to +70°C
T_j (MAX)	115°C
Differential Input Voltage	= 30V
Input Voltage Range (Note 2)	= 15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351		
			MIN	TYP	MAX
V_{OS}	Input Offset Voltage	$R_S = 10\text{ k}\Omega$, $T_A = 25^\circ\text{C}$ Over Temperature		5	10 13
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\text{ k}\Omega$		10	
I_{OS}	Input Offset Current	$T_j = 25^\circ\text{C}$, (Notes 3, 4) $T_j = 70^\circ\text{C}$		25	100 4
I_B	Input Bias Current	$T_j = 25^\circ\text{C}$, (Notes 3, 4) $T_j = 70^\circ\text{C}$		50	200 8
R_{IN}	Input Resistance	$T_j = 25^\circ\text{C}$		1012	
AV_{OL}	Large Signal Voltage Gain	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$ $V_O = \pm 10\text{V}$, $R_L = 2\text{ k}\Omega$ Over Temperature	25	100	
V_O	Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = 10\text{ k}\Omega$	= 12	= 13.5	
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15\text{V}$	= 11	- 12	
CMRR	Common-Mode Rejection Ratio	$R_S = 10\text{ k}\Omega$	70	100	
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100	
I_S	Supply Current			1.8	3.4

AC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351		
			MIN	TYP	MAX
SR	Slew Rate	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$		13	
GBW	Gain Bandwidth Product	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$		4	
e_n	Equivalent Input Noise Voltage	$T_A = 25^\circ\text{C}$, $R_S = 100\Omega$, $f = 1000\text{ Hz}$		16	
i_n	Equivalent Input Noise Current	$T_j = 25^\circ\text{C}$, $f = 1000\text{ Hz}$		0.01	

Note 1: For operating at elevated temperature, the device must be derated based on a thermal resistance of 150°C/W junction to case or 45°C/W junction to case.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply.

Note 3: These specifications apply for $V_S = \pm 15\text{V}$ and $0^\circ\text{C} < T_A < 70^\circ\text{C}$. V_{OS} , I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in temperature, T_j . Due to the limited production test time, the input bias currents measured are correlated to junction temperature, operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D , where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is minimum.

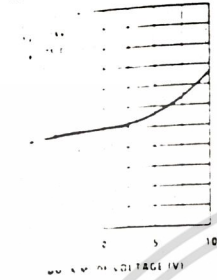
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously with common practice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

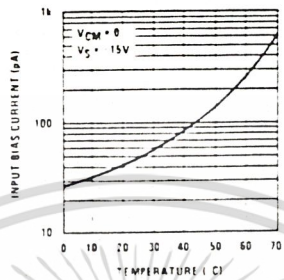
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

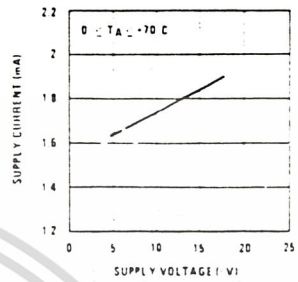
Input Bias Current



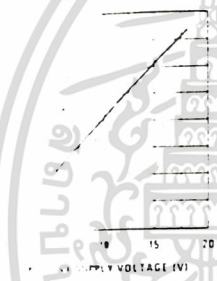
Input Bias Current



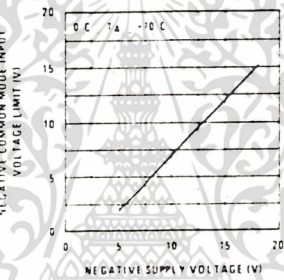
Supply Current



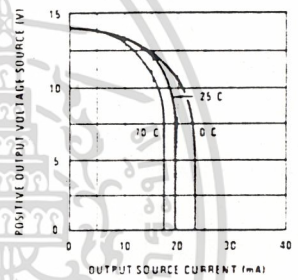
Negative Common-Mode Input Voltage Limit



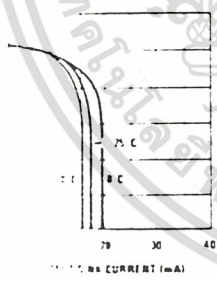
Negative Common-Mode Input Voltage Limit



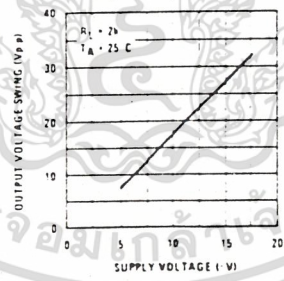
Positive Current Limit



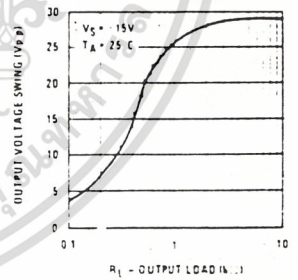
Negative Current Limit



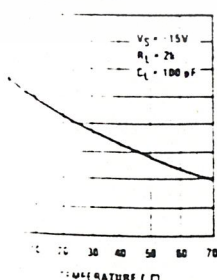
Voltage Swing



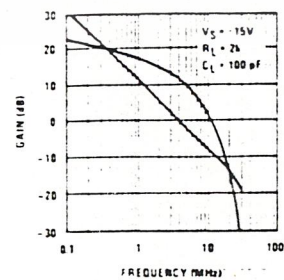
Output Voltage Swing



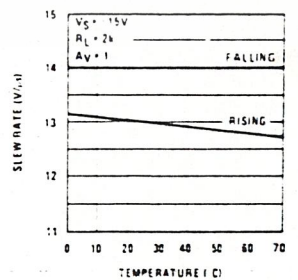
Bandwidth



Bode Plot

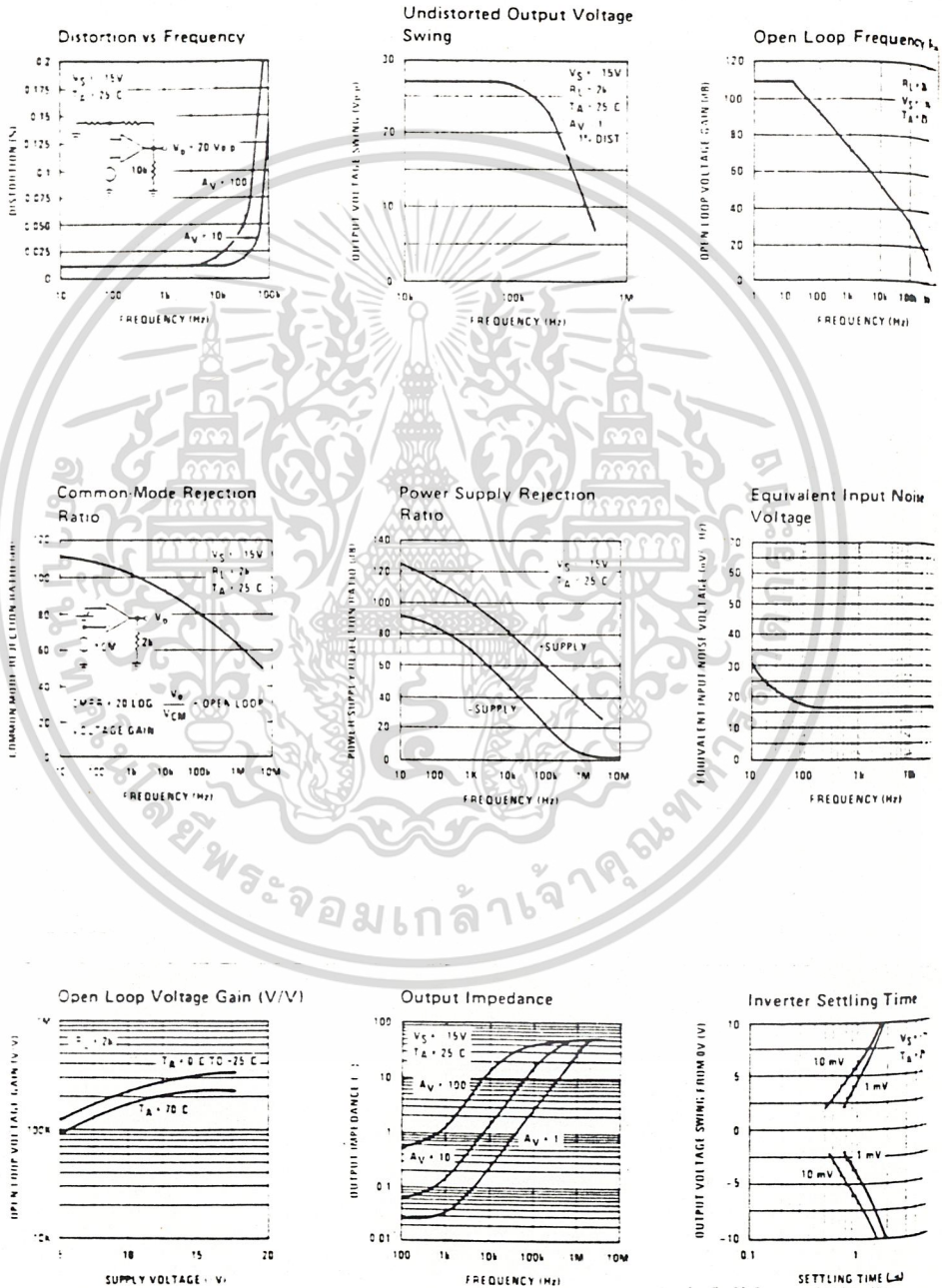


Slew Rate



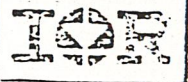
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNATIONAL RECTIFIER



HIGH VOLTAGE MOS GATE DRIVER

IR2110

General Description

The IR2110 is a high voltage, high speed MOS-gated power device driver with independent high side and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS outputs or with LSTTL outputs using pull-up resistors. Output drivers use low impedance totem-pole arrangement designed for low cross-conduction current spike. Propagation delays for the two channels are matched to simplify use in high frequency application. The floating channel can be used to drive a N-channel power MOSFET or IGBT in the high side configuration that operates off high voltage rail up to 500 volts.

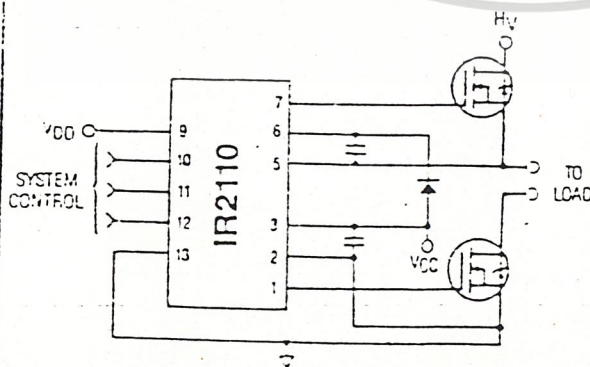
Applications

- High frequency switch-mode power supply
- DC and AC motor drives
- Electronic lamp ballast
- Battery charger
- Induction heating and welding
- Switching amplifier

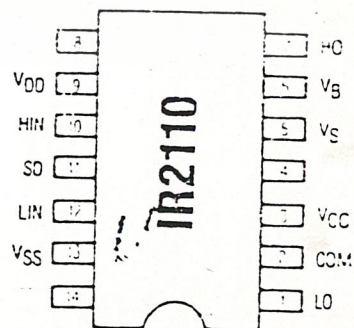
Features

- Floating supply designed for bootstrap operation
 - Operating offset range from -4 to +500V
 - dV/dt immunity rated at ± 50 V/ns
 - Quiescent power dissipation of 1.5mW at 15V
- Wide output operating gate drive supply range from 10 to 20V
- Separate logic supply to interface with logic signal
 - Operating supply range from 5 to 20V
 - Logic and power ground operating offset range from -5 to +5V
- CMOS Schmitt-triggered inputs with hysteresis and pull-down
- Cycle-by-cycle edge-triggered shutdown logic
- Undervoltage lockout with hysteresis for both channels
- Output totem-pole driver designed to drive MOS-gated power devices
 - Peak current capability at 2A minimum
 - Switching time of 25ns typical into 1000pf load
- Matched propagation delay time for both channels
 - Typical 120ns turn-on delay and 94ns turn-off delay
 - Maximum rated matching differential of ± 10 ns
- Latch immune CMOS. Withstand >2A reverse current at I/O pins

Typical Connection



Pinout Assignment



For mechanical specifications see back page

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units	
V _B	High Side Floating Supply Absolute Voltage	-0.5	V _S +20	V	
V _S	High Side Floating Supply Offset Voltage	—	500		
V _{HO}	High Side Output Voltage	V _S -0.5	V _B +0.5		
V _{CC}	Low Side Fixed Supply Voltage	-0.5	20		
V _{LO}	Low Side Output Voltage	-0.5	V _{CC} +0.5		
V _{DD}	Logic Supply Voltage	-0.5	V _S +20		
V _{SS}	Logic Supply Offset Voltage	V _{CC} -20	V _{CC} +0.5		
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS} -0.5	V _{DD} +0.5		
dV _S /dt	Allowable Offset Supply Voltage Transient (Fig. 16)	—	50		V/ns
P _D	Package Power Dissipation @ T _A ≤ 25°C (Fig. 19)	—	1.6		W
R _{thJA}	Thermal Resistance, Junction to Ambient	—	75	°C/W	
T _J	Junction Temperature	-55	150	°C	
T _S	Storage Temperature	-55	150		
T _L	Lead Temperature (Soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The Input/Output Logic Timing diagram is shown in Fig. 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in Fig. 2 and 3.

Symbol	Parameter	Min	Max	Units
V _B	High Side Floating Supply Absolute Voltage	V _S -10	V _S +20	V
V _S	High Side Floating Supply Offset Voltage	-4	500	
V _{HO}	High Side Output Voltage	V _S	V _B	
V _{CC}	Low Side Fixed Supply Voltage	10	20	
V _{LO}	Low Side Output Voltage	0	V _{CC}	
V _{DD}	Logic Supply Voltage	V _{SS} -5	V _{SS} +20	
V _{SS}	Logic Supply Offset Voltage	-5	5	
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC}, V_B, V_{DD}) = 15V and V_{SS} = COM unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 11.

Symbol	Parameter	T _J = 25°C			T _J = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
t _{on}	Turn-On Propagation Delay	—	120	150	—	250	V _S = 0V	Fig. 12	
t _{off}	Turn-Off Propagation Delay	—	94	125	—	220			
t _{sd}	Shutdown Propagation Delay	—	110	140	—	235			
t _r	Turn-On Rise Time	—	25	35	—	50	V _S = 500V	Fig. 13	
t _f	Turn-Off Fall Time	—	17	25	—	40			
Mt _{on}	Delay Matching, HS and LS Turn-On	—	—	10	—	—	C _L = 1000pt	Fig. 14	
Mt _{off}	Delay Matching, HS and LS Turn-Off	—	—	10	—	—			
DHt _{on}	Deadtime, LS Turn-Off to HS Turn-On	16	25	36	—	—	C _L = 1000pt	Fig. 15	
DLt _{on}	Deadtime, HS Turn-Off to LS Turn-On	16	25	36	—	—			

Static Electrical Characteristics

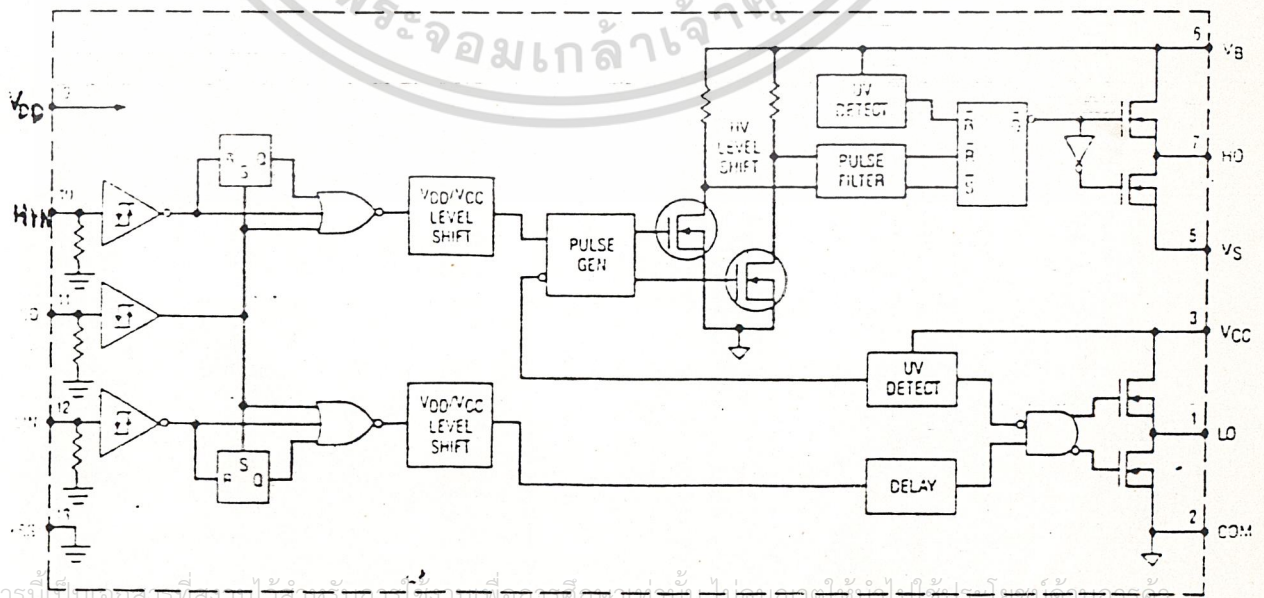
$V_{AS} = V_{CC}, V_{BS} = V_{DD} = 15V$ unless otherwise specified.

V_{IH} , V_{IL} and I_{IH} , I_{IL} parameters are referenced to V_{SS} and are applicable to both V_{IN} and V_{OUT} parameters are referenced to COM or V_G and are applicable to both V_{IH} or V_{IL} .

Test logic for V_{IH} , V_{IL} , I_{IH} and I_{IL} and SD, respectively, is as shown for V_{IH} or V_{IL} .

Symbol	Parameter	$T_j = 25^\circ C$			$T_j = -55 \text{ to } 150^\circ C$		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
V_{OH}	Logic "1" Output Voltage	3.1	—	—	3.3	—	A	$V_{DD} = 5V$	Fig. 4
		6.4	—	—	6.8	—		$V_{DD} = 10V$	
		9.5	—	—	10	—		$V_{DD} = 15V$	
		12.6	—	—	13.3	—		$V_{DD} = 20V$	
V_{OL}	Logic "0" Input Voltage	—	—	1.8	—	1.7	A	$V_{DD} = 5V$	
		—	—	3.8	—	3.6		$V_{DD} = 10V$	
		—	—	6	—	5.7		$V_{DD} = 15V$	
		—	—	9.3	—	7.9		$V_{DD} = 20V$	
V_{OH}	High Level Output Voltage, $V_{GAS} = V_D$	—	0.7	1.2	—	1.5	A	$V_{IN} = V_{IH}, I_O = 0A$	Fig. 10
V_{OL}	Low Level Output Voltage, V_C	—	—	0.1	—	0.1		$V_{IN} = V_{IL}, I_O = 0A$	
I_{Q1}	Input Supply Leakage Current	—	—	50	—	250	A	$V_B = V_C = 500V$	Fig. 5
I_{Q2}	Quiescent V_{GS} Supply Current	—	125	200	—	500		$V_{IN} = V_{IH}$ or V_{IL}	Fig. 6
I_{Q3}	Quiescent V_{DD} Supply Current	—	180	340	—	600	A	$V_{IN} = V_{IH}$ or V_{IL}	Fig. 7
I_{Q4}	Quiescent V_{DD} Supply Current	—	5	30	—	50		$V_{IN} = V_{IH}$ or V_{IL}	Fig. 8
I_{IH}	Logic "1" Input Bias Current	—	15	30	—	70	A	$V_{IN} = 15V$	Fig. 8
I_{IL}	Logic "0" Input Bias Current	—	—	1	—	10		$V_{IN} = 0V$	
V_{BSUV}	V_{GS} Supply Undervoltage Positive Going Threshold	7.7	8.7	9.7	—	—	A		Fig. 9
V_{BSUV}	V_{GS} Supply Undervoltage Negative Going Threshold	7.3	8.3	9.3	—	—			
V_{DDUV}	V_{DD} Supply Undervoltage Positive Going Threshold	7.6	8.6	9.6	—	—			
V_{DDUV}	V_{DD} Supply Undervoltage Negative Going Threshold	7.2	8.2	9.2	—	—			
I_{OH}	Output High Short Circuit Pulsed Current	2	—	—	—	—	A	$V_{OUT} = 0V, V_{IN} = 15V, PW \leq 10 \mu s$	
I_{OL}	Output Low Short Circuit Pulsed Current	2	—	—	—	—		$V_{OUT} = 15V, V_{IN} = 0V, PW \leq 10 \mu s$	

Functional Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในที่ปรึกษา กรุณาอย่าเผยแพร่โดยไม่ได้รับอนุญาตจากผู้จัดทำเอกสาร
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110

Typical Performance Characteristics

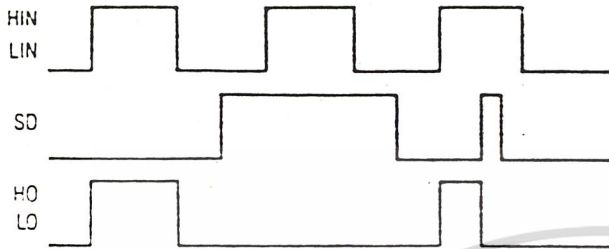


Fig. 1 — Input/Output Timing Diagram

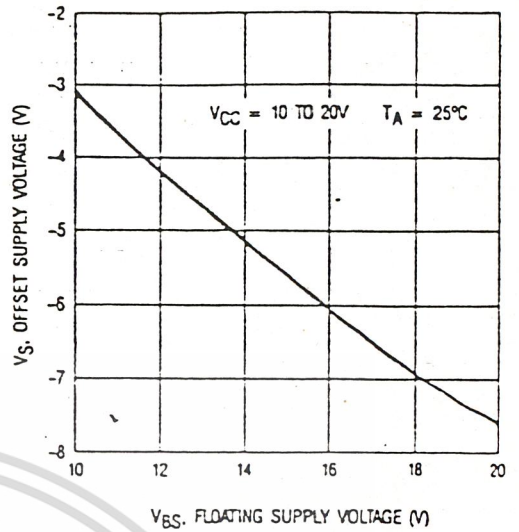


Fig. 2 — Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

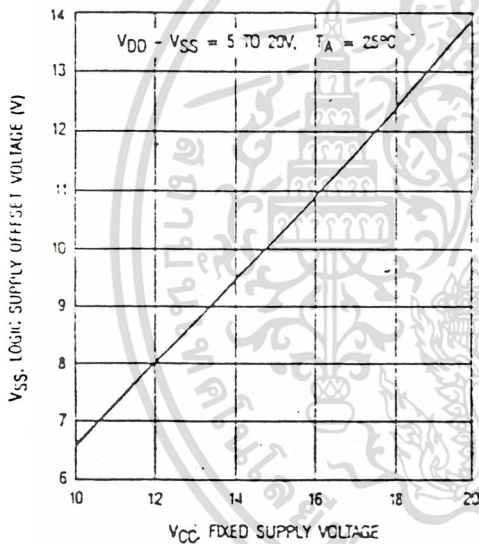


Fig. 3 — Maximum V_{SS} Positive Offset Voltage vs. V_{CC} Supply Voltage

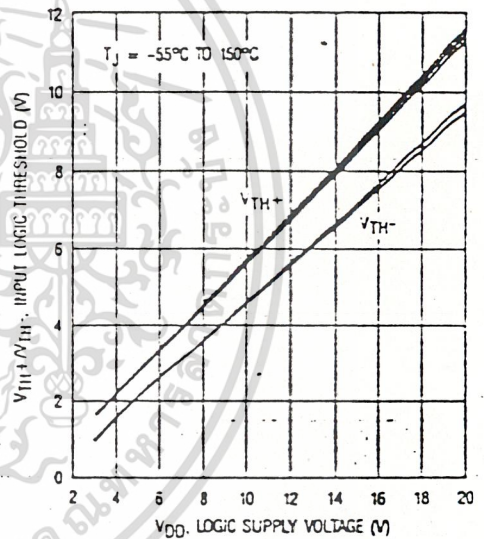


Fig. 4 — Input Logic Threshold vs. V_{DD} Supply Voltage

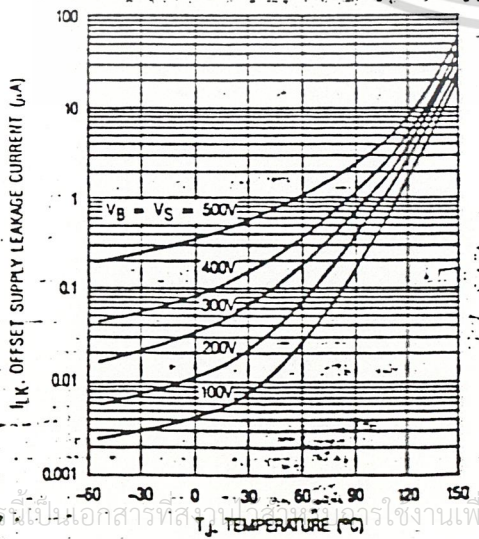


Fig. 5 — Offset Supply Leakage Current vs. Temperature

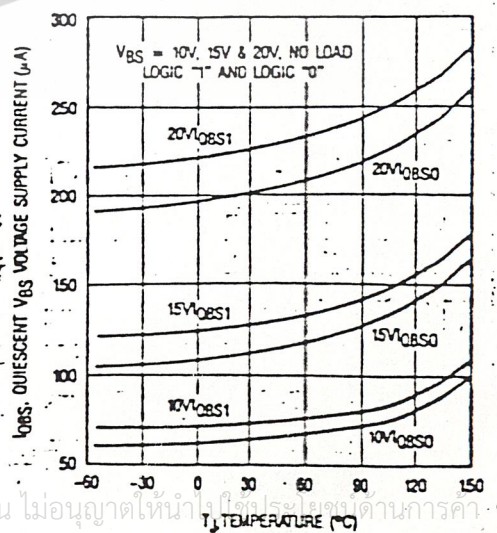


Fig. 6 — Quiescent V_{BS} Supply Current vs. Temperature

Typical Performance Characteristics

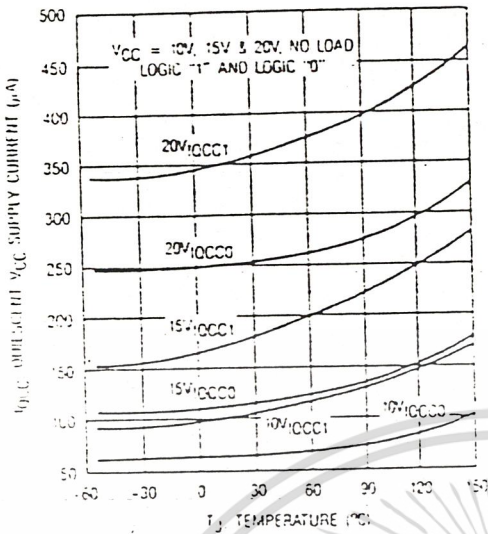


Fig. 7 — Quiescent V_{CC} Supply Current vs. Temperature

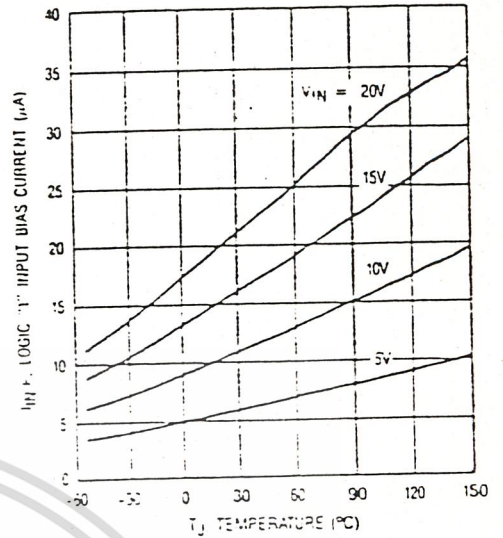


Fig. 8 — Logic "1" Input Bias Current vs. Temperature

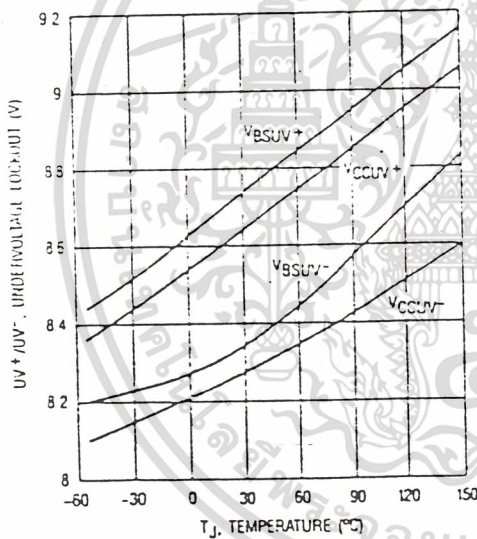


Fig. 9 — Undervoltage Lockout vs. Temperature

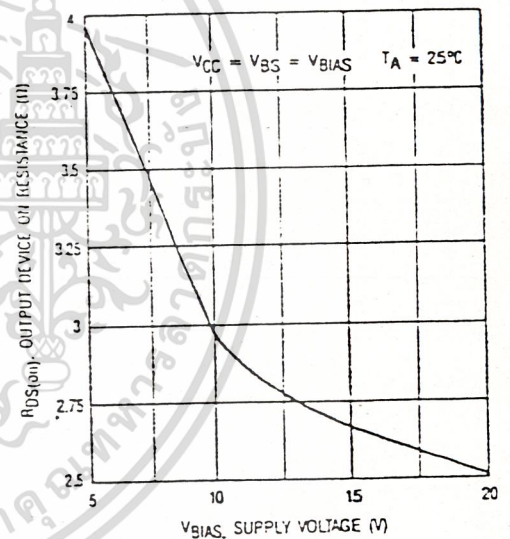


Fig. 10 — Output Device On Resistance vs. Supply Voltage

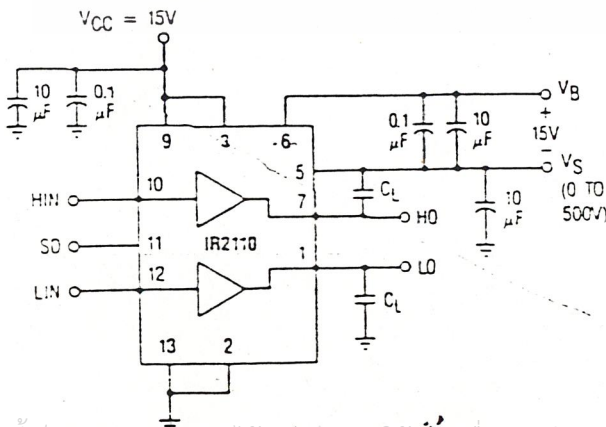


Fig. 11a — Switching Time Test Circuit

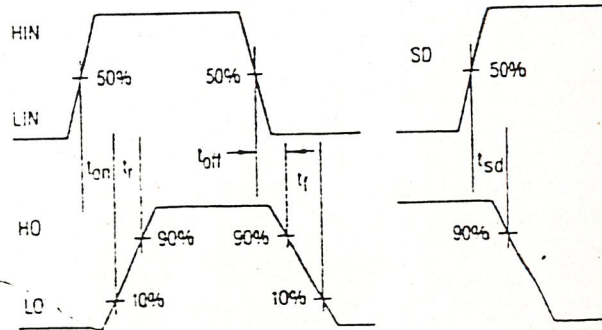


Fig. 11b — Switching Time Waveform Definition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110

Typical Performance Characteristics

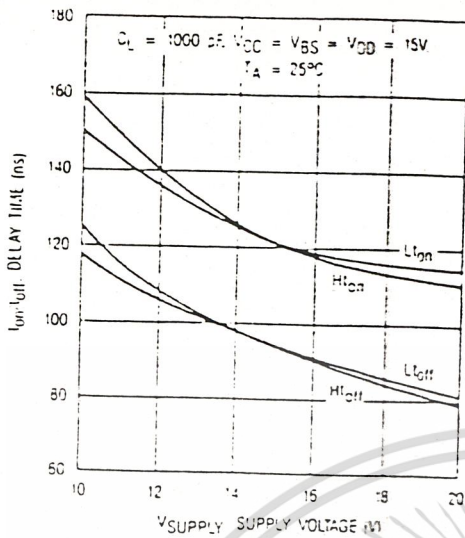


Fig. 12a — Delay Time vs. Supply Voltage

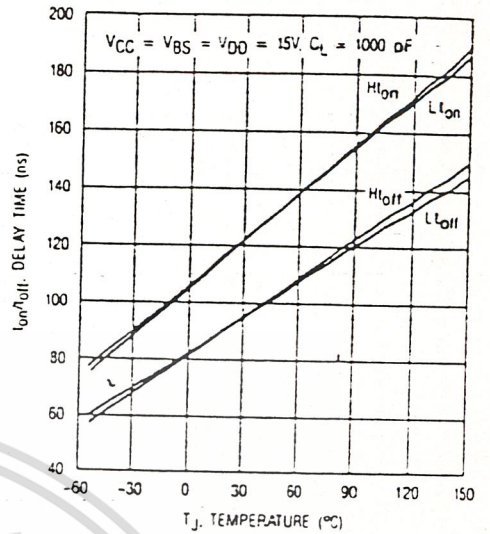


Fig. 12b — Delay Time vs. Temperature

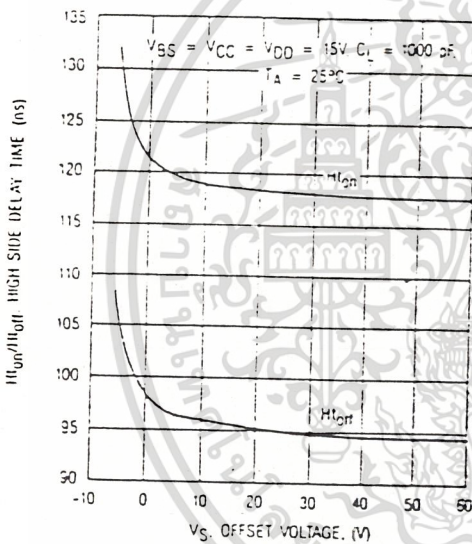


Fig. 12c — High Side Delay Time vs. V_S Offset Voltage

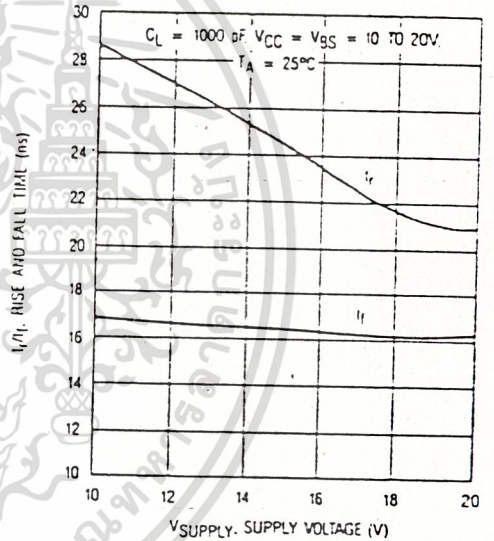


Fig. 13a — Rise and Fall Time vs. Supply Voltage

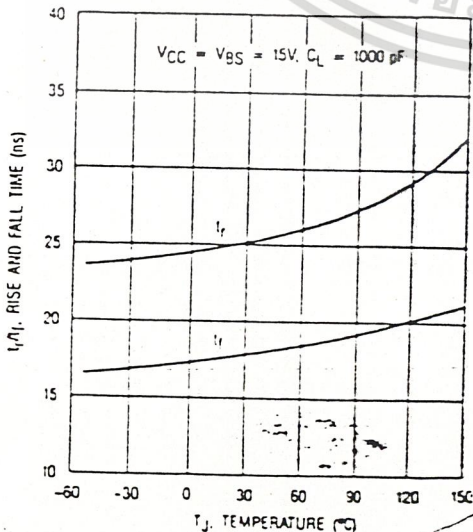


Fig. 13b — Rise and Fall Time vs. Temperature

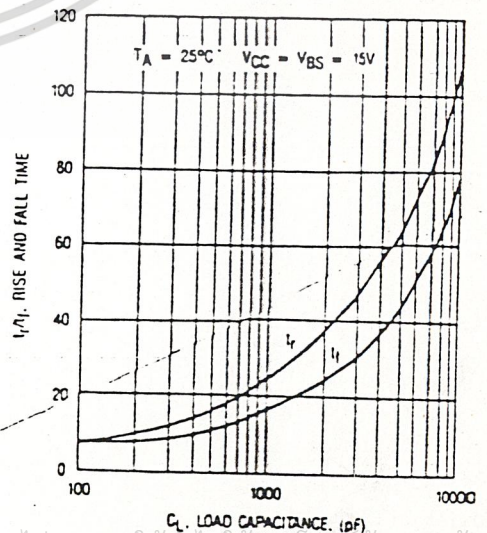
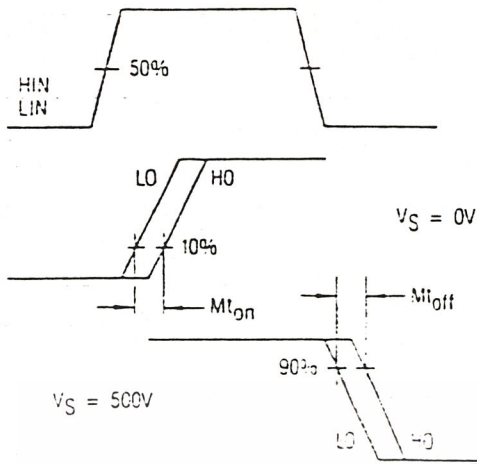


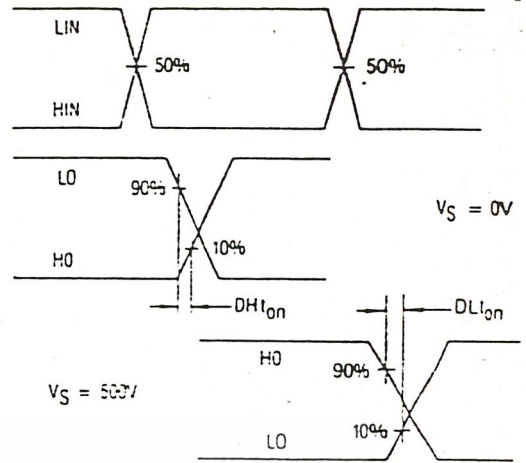
Fig. 13c — Rise Time/Fall Time vs. Load Capacitance

Typical Performance Characteristics



TYPICAL $M_{t_{on}} = M_{t_{off}} = 0.5 \mu s$

Fig. 14 — Delay Matching Waveform Definitions



TYPICAL $DHI_{on} = DLI_{on} = 25 ns$

Fig. 15 — Deadtime Waveform Definitions

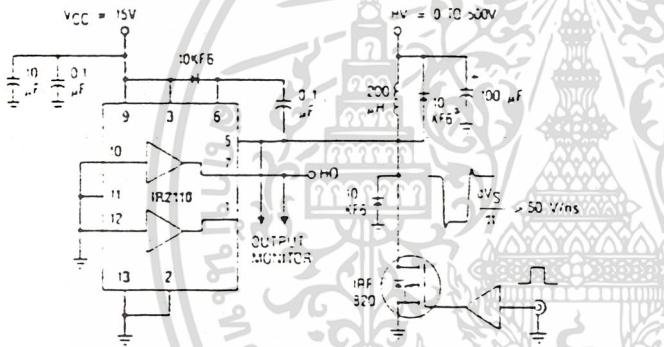


Fig. 16 — Floating Supply Voltage Transient Test Circuit

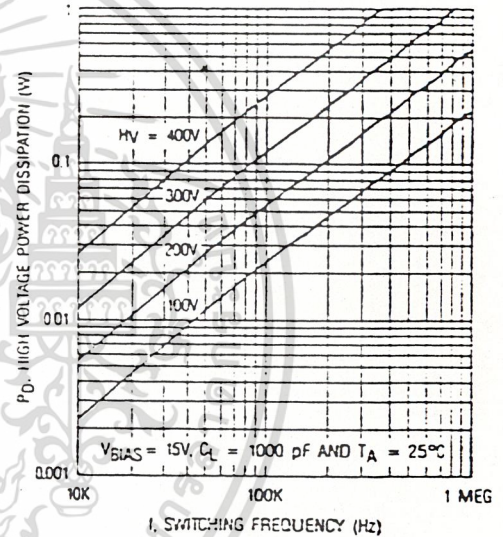


Fig. 17a — High Voltage Power Dissipation vs. Switching Frequency

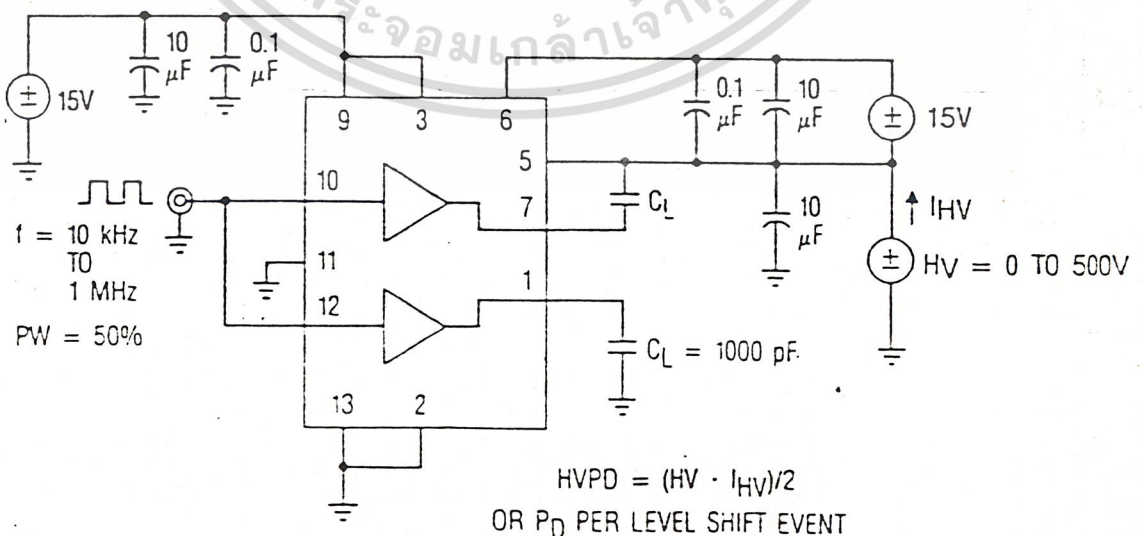


Fig. 17b — High Voltage Power Dissipation Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110

Typical Performance Characteristics

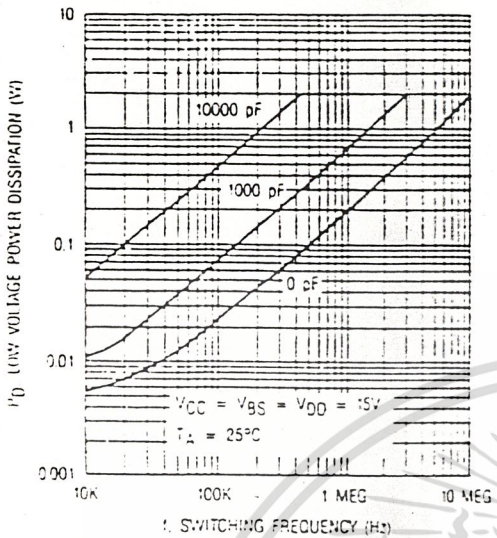


Fig. 18a — Low Voltage Power Dissipation vs. Switching Frequency

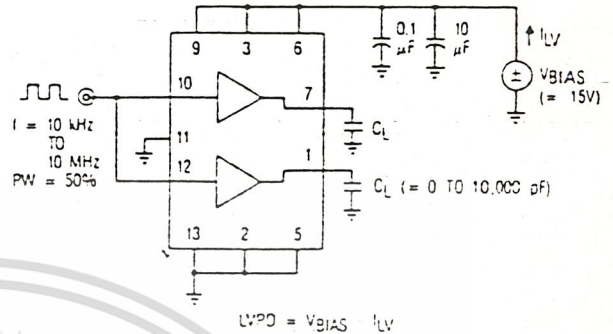


Fig. 18b. — Low Voltage Power Dissipation Test Circuit

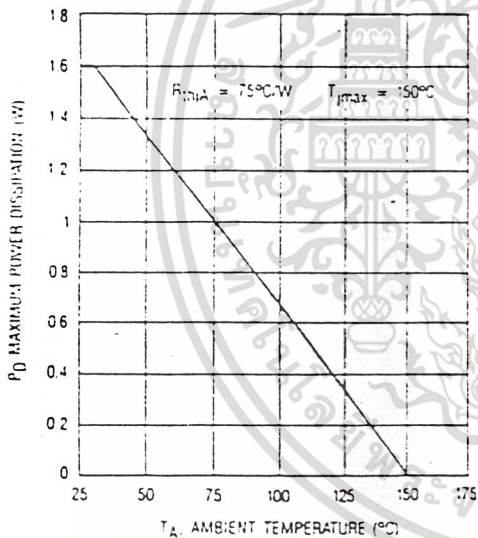


Fig. 19 — Maximum Power Dissipation vs. Ambient Temperature

HEXFET SIZE	TYPICAL t_r	TYPICAL t_f
2	25 ns	17 ns
3	38 ns	23 ns
4	53 ns	34 ns
5	78 ns	54 ns
6	116 ns	74 ns

Fig. 20 — HEXFET Die Size vs Switching Time ($V_{BIAS} = 15V$)

HEXFET TYPE	HV= 100V	200V	300V	400V
820	2000	1200	700	350
830	1600	1100	640	330
840	1100	820	540	300
P450	640	540	400	250
P460	490	460	340	230

$T_A = 25^\circ C$ AND
 $V_{BIAS} = 15V$

Fig. 21 — Maximum Switching Frequency, f_{max} (kHz)

(f_{max} = switching frequency at which $T_j = T_{jmax}$ and is derived from calculation using typical electrical and thermal ratings. For operation at higher T_A , f_{max} should be derated accordingly.)

Functional Description

The IR2110 is a monolithic high voltage, high speed two channel power MOSFET or IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding "in-phase" low impedance outputs. The low side channel output (LO) is referenced to a fixed rail (V_{CC}) and the high side channel output (HO) is referenced to a floating rail (V_{BS}) with offset capability up to 500V.

The logic circuit provides the control pulses for the two output channels corresponding to the logic inputs as indicated by the Input/Output Timing Diagram in Fig. 1. The HO and LO outputs are in phase with the HIN and LIN logic inputs. The two outputs will turn off when the SD input switches high and the outputs will remain off even after the SD input returns to low until the next rising edge of the respective inputs. In the case when V_{CC} is below the undervoltage trip point the UV detect circuit will send a shutdown signal to disable both channels. Also a separate UV detect block is used to disable the high side channel when V_{BS} is below its own undervoltage trip point. The logic inputs use Schmitt trigger circuits with a hysteretic band of $0.1 \cdot V_{DD}$ to provide high noise immunity and can accept inputs with slow rise time. The logic circuit is referenced to its own logic supply to allow the use of a lower supply voltage than the output operating supply voltage. A high noise immunity V_{DD}/V_{CC} level-shifting circuit is used to translate logic signal to the output drivers. With a $\pm 5V$ rated offset capability between the logic ground (V_{SS}) and power ground (COM), the logic circuit is unaffected by the noise coupling generated by the switching action of the output drivers.

Propagation delay for the two channels are matched using the low side delay circuit to simplify the timing requirements of the control pulses. The turn-on delay is matched at 120ns for the low side channel (L_{Ton}) and the high side channel (H_{Ton}) with V_{GS} at 0V since the high side turn-on command is usually executed when V_{GS} is at or near 0V. The turn-off delay is matched at 94ns for the low side channel (L_{Toff}) and the high side channel (H_{Toff}) with V_{GS} at 500V since the high side turn-off command is usually executed after the high side power MOSFET is "on" and V_{GS} is at or near the high voltage rail.

Both channels use identical low cross-conduction totem pole output connected transistors. The output driver consists of two N-channel MOSFETs with peak current capability above 2A and on resistance of less than 3 ohms (Fig. 10). One output MOSFET is connected as a source follower and the other in common source configuration. Because of the totem pole arrangement the rise time is slower than the fall time driving capacitive load. For a typical 3300pf load the rise and fall times are 50ns and 33ns respectively.

For the high side channel, narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HIN are generated by the pulse generator. The respective pulses are used to drive separate high voltage DMOS level translators that set or reset a RS latch operating off the floating rail. Level shifting of the ground referenced HIN signal is thus accomplished by transposing the signal references to the floating rail. Because each high voltage DMOS level

translator is turned on for only the duration of the short "On" or "Off" pulses with each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast dv/dt transients on the V_{GS} node is effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that the high side channel is essentially immune to any magnitude of dv/dt value. Also the high voltage level shifting circuit is designed to function normally even when the V_{GS} node swings more than 4V below the COM pin. This condition can often occur during the recirculation period of the output free-wheeling diode.

Application Guidelines

(Also see Application Note AN-978A for details)

The IR2110 is typically used to drive two high voltage N-channel power MOSFETs or IGBTs configured in half-bridge, dual-forward or other topologies. The fixed rail referenced output is used to drive a low side connected power MOSFET. The floating output channel is used to drive a power MOSFET in the high side configuration that requires an over-rail gate drive. Refer to the section on Typical Applications for the various circuit topologies where the IR2110 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connection. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To minimize power dissipation a fast-recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold, otherwise protective shutdown will occur. A $0.1 \mu F$ capacitor is usually suitable for applications switching above 5 KHz.

Supply bypass capacitors between V_{CC} and COM and between V_{DD} and V_{SS} are required to supply the transient current needed for switching the capacitive loads. These capacitors, together with the reservoir capacitor across V_B and V_{GS} , must be connected close to the device. A $0.1 \mu F$ ceramic disk capacitor in parallel with a $1 \mu F$ tantalum capacitor is recommended for V_{CC} bypass. A $0.1 \mu F$ ceramic disk capacitor is usually adequate for the logic supply.

The outputs of the IR2110 are designed to deliver gate drives for fast switching speed even for high current power MOSFETs with relatively high gate charge requirement. The typical switching speed for various standard power MOSFET sizes is shown in Fig. 20. To minimize inductance in the gate drive loop, each MOSFET should have its own dedicated connection going to Pin 2 and 5 of the IR2110 for the return of the gate drive signal. For smaller power MOSFETs a series gate resistor for each output is recommended to limit switching speed. The value of the gate resistor depends on EMI requirement, switching losses and the maximum allowable dv/dt.

The total power dissipation of the IR2110 is a function of HV bus voltage, V_{CC} and V_{DD} voltages, switching frequency, duty cycle, delivered gate drives charge, and operating junction temperature. The total dissipation can be divided into two categories: High voltage and low voltage switching.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110

The high voltage dissipation can be calculated by the following formula:

$$PD(HV) = \underbrace{HV \cdot I_{LK} \cdot d}_{\text{static}} + \underbrace{(V_{B_{on}} + V_{B_{off}}) \cdot Q_p \cdot f}_{\text{dynamic}}$$

with HV the high voltage bus voltage, I_{LK} the leakage current of V_B to ground, d the duty cycle of the high side switch, Q_p the pulsed charge of high voltage level shifter, $V_{B_{on}}$ the average voltage of V_B during the turn-on pulse, $V_{B_{off}}$ the average voltage of V_B during the turn-off pulse and f the switching frequency of the high side channel. The level shifting losses are usually much larger than the leakage losses such that the static term can be neglected for most applications. Fig. 17 shows the total high voltage dissipation as a function of switching frequency at various fixed V_S voltage level. Note that the graph only shows the high voltage power dissipation per set or reset event at the particular fixed

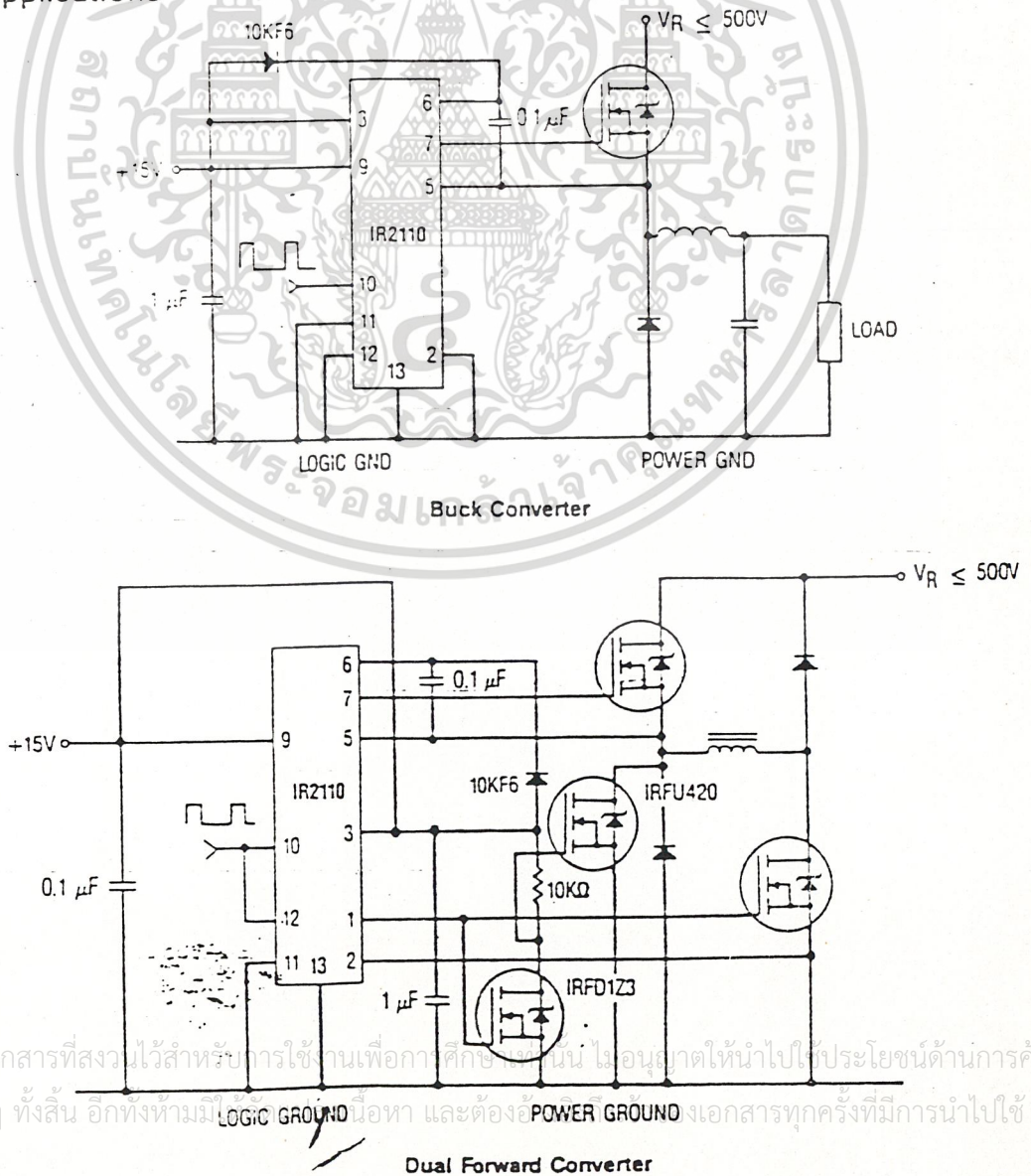
V_S level. Keep in mind that in actual application V_S is swinging during the level shifting event.

The low voltage dissipation can be calculated by the following formula:

$$PD(LV) = \underbrace{V_{bias} \cdot I_{Q_{tot}}}_{\text{static}} + \underbrace{2 \cdot V_{bias} \cdot Q_g \cdot f + V_{bias} \cdot C_{cmos} \cdot f}_{\text{dynamic}}$$

with V_{bias} the low voltage bias voltage assuming $V_{DD} = V_{CC} = V_{BS}$, $I_{Q_{tot}}$ the total quiescent current, Q_g the delivered gate charge per driven MOSFET, f the switching frequency and C_{cmos} the switching losses associated with the internal CMOS circuitry. The quiescent losses are usually much smaller than the dynamic losses such that the static term can be neglected. Fig. 18 shows the total low voltage power dissipation as a function of switching frequency at various load conditions. The switching losses associated with internal circuitry (C_{cmos}) are shown in the graph for the case of "0 pF" loading condition.

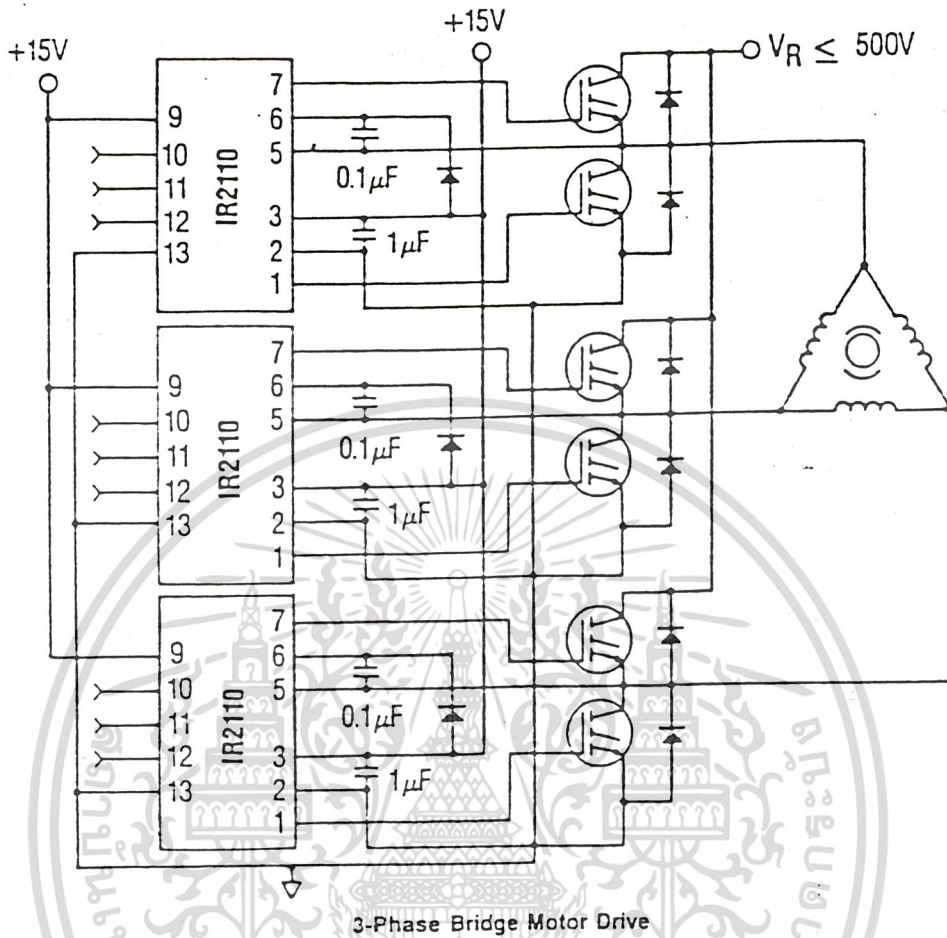
Typical Applications



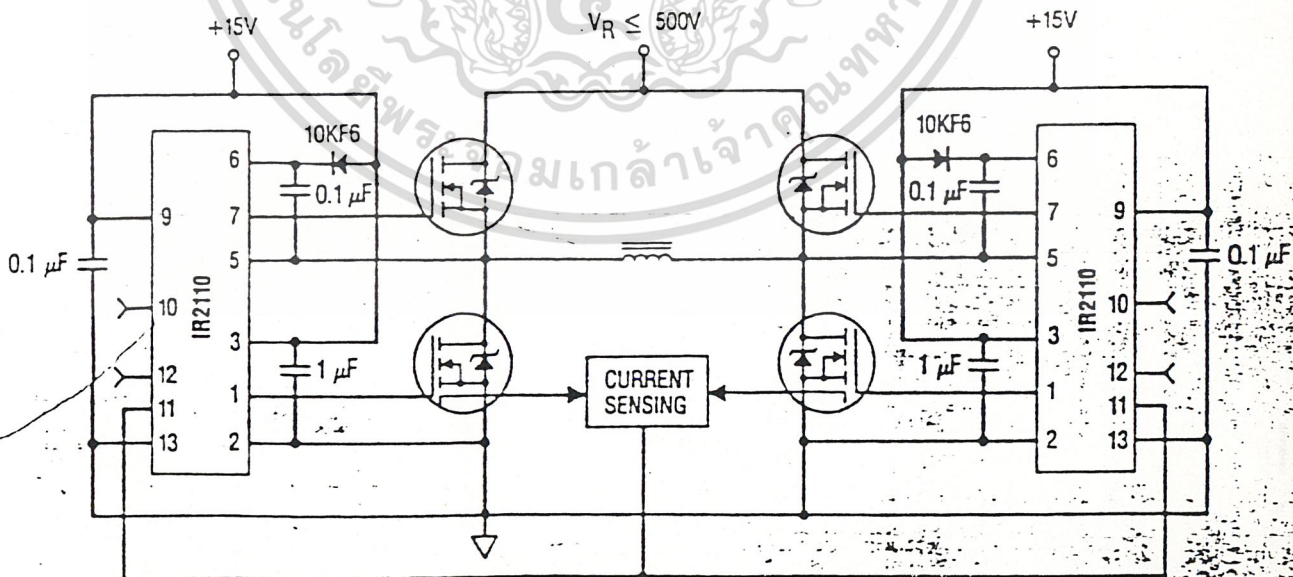
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมี LOGIC GROUND นี้อา และต้องอ POWER GROUND งเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications Continued



3-Phase Bridge Motor Drive



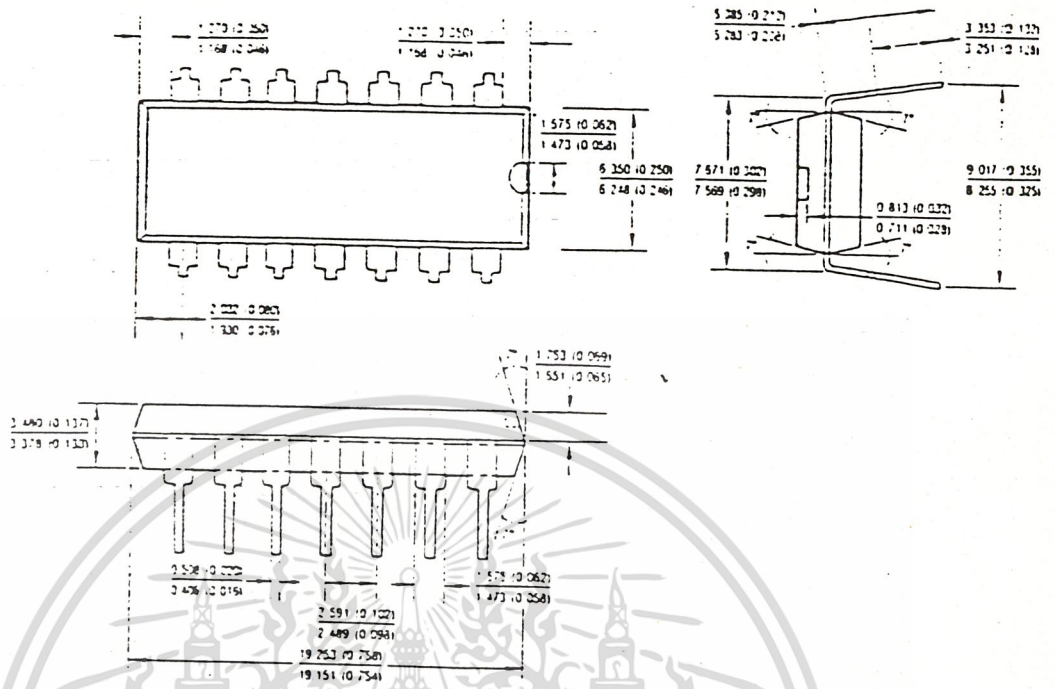
H-Bridge

Typical implementation of an H-bridge with cycle-by-cycle current mode control

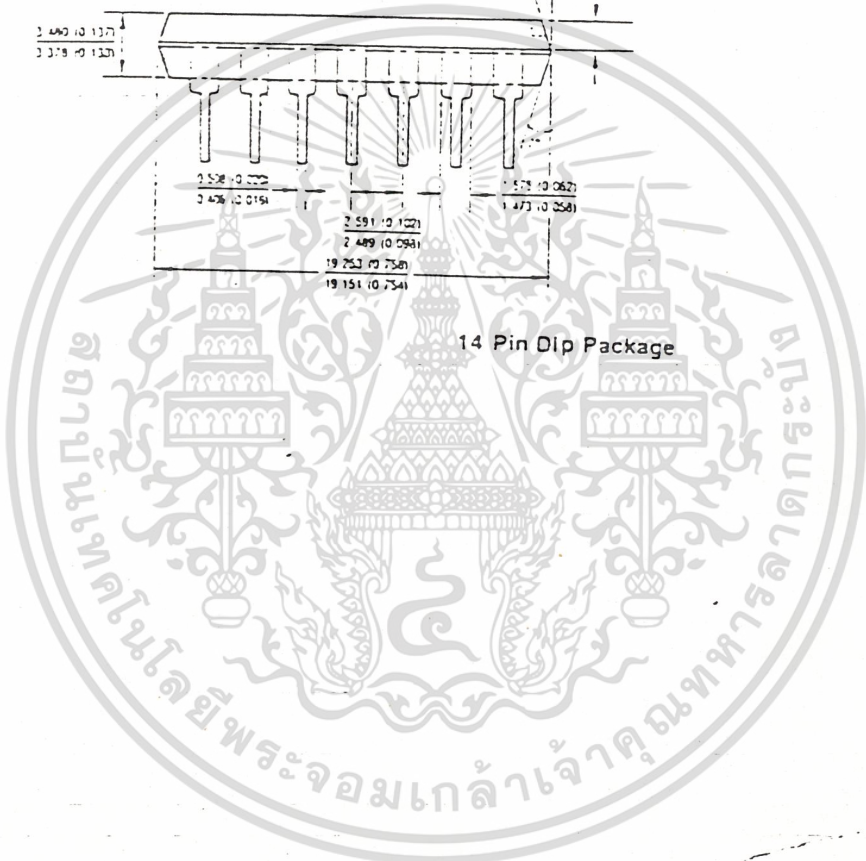
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น. ไม่ควรนำมาใช้เพื่อการค้า. หากต้องการข้อมูลเพิ่มเติม กรุณาติดต่อฝ่ายขายของ บริษัท เซมิคอนดักเตอร์ ไครีเอทีฟ อิเล็กทรอนิกส์ จำกัด. ไม่ว่ากรณีใดๆ ทั้งสิ้น. อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง.

IR2110

Mechanical Specification



14 Pin Dip Package



International
IOR Rectifier

WORLD HEADQUARTERS: 203 KANSAS ST., EL SEGUNDO, CA 90245 USA • (310) 322-3001 • FAX (310) 322-3002 • TELEX 472-0403
EUROPEAN HEADQUARTERS: HURST GREEN, OXTED, SURREY RH4 9SB, U.K. • TEL (INT) 710015 • FAX (INT) 6880714204 • TELEX 95219

IR Canada: 101 Berkeley St., Montreal, Quebec H3R 2L1 • Tel (416) 475-1697 IR Germany: Sabourgstrasse 157, D-8260 Bad Reichenhagen • Tel (49) 6170 37060 • FAX (49) 6172 37065
IR Italy: Via Privata Europa 49, 10071 Europa, Turin • Tel (39) 11 470 1934 • FAX (39) 11 470 4000 • IR Far East: 414 Bridge, 10-4 Nishi-ku, Yokohama-Ku, Tokyo 171 • Tel (81) 3 3583 0641 • FAX (81) 3 3583 0642 IR Southeast Asia: HEX 10-01 Fortune Centre, 190 Market Rd, Singapore 2718 • Tel (65) 236 3302 • FAX (65) 237 4692

Sales Offices, Agents and Distributors in Major Cities Throughout the World

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ในสหรัฐอเมริกา การใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ทางการค้า
Data and specifications subject to change without notice

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ ชุมนุมอิเล็กทรอนิกส์ , ห้อง EMI EMC สำนักวิจัย ,ภาคโทรคมนาคม , ภาคเครื่องกล และ ชุมนุมโฟโต้ ที่เอื้อเฟื้อสถานที่ และ เครื่องมือในการทำงาน ขอขอบคุณ พี่จุมพล วิริยรัตนกุล ที่เอื้อเฟื้ออุปกรณ์ในการทำโครงการ ขอขอบคุณ อาจารย์ สมภพ ผลไม้ และ อาจารย์ทุกท่านที่ให้คำปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] Hobson,L., and Tebb. D. W., 1985, Dual-element induction cooking unit using power MOSFETS. Int. J. Electron., 59, 747-757
- [2] Kazimierczuk, M. K.:”Class D voltage-switching MOSFET amplifier”, IEE proc. B, Electric Power Appl., 1991, 138, (6), pp. 285-296
- [3] สุวัฒน์ คั่น , “เทคนิคและการออกแบบสวิทชิงเพาเวอร์ซัพพลาย” บริษัท เอนเทลไทย จำกัด

