



การใช้คอมพิวเตอร์ขจัดสัญญาณรบกวน
Compunder Use For Noise Reduction



โดย

1. นายเสรี บุญละเอียด

2. นายณัฐวุฒิ แซ่โก้

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีอิเล็กทรอนิกส์

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณีใดทั้งสิ่ง ลึกซึ้งห่างปีให้ดั่งแปลงปัญหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง

การใช้คอมพิวเตอร์ขจัดสัญญาณรบกวน
Computer Use For Noise Reduction

โดย

1. นายฉวีวุฒิ แซ่โก้ว รหัสประจำตัว 36012007
2. นายเสรี บุญละเอียด รหัสประจำตัว 36012039

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์
ภาควิชาเทคนิคอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ปีการศึกษา 2537 นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง

การใช้คอมพิวเตอร์ขจัดปัญหาสัญญาณรบกวน

Compander use for noise reduction

จุดประสงค์

1. เพื่อศึกษาการเกิดสัญญาณรบกวนจากสาเหตุต่าง ๆ
2. เพื่อศึกษาวิธีการแก้ไขสัญญาณรบกวนแบบต่าง ๆ จากหลาย ๆ สาเหตุที่เกิดขึ้นในย่านความถี่เสียง
3. เพื่อทดลองสร้างชุดทดสอบเพื่อการแก้ไขสัญญาณรบกวน ในย่านความถี่เสียง
4. เพื่อที่จะสามารถนำผลของการทดลอง ไปศึกษาและนำชุดทดลองไปประยุกต์ใช้ในวงจรที่ใช้งานได้จริง ๆ

ประโยชน์ที่คาดว่าจะได้รับ

1. เพื่อสามารถเข้าใจหลักการของการเกิดสัญญาณรบกวนจาก สาเหตุต่าง ๆ
2. เพื่อสามารถทราบถึงวิธีการแก้ไขสัญญาณรบกวน ที่จะสามารถเกิดขึ้นได้ในย่านความถี่เสียง
3. เพื่อสามารถสร้างชุดทดสอบให้สามารถทำงานได้อย่างมีประสิทธิภาพ
4. เพื่อให้เกิดทักษะในการแก้ไขปัญหาสัญญาณรบกวนและนำชุดทดลอง ไปใช้งานในวงจรที่ใช้งานได้จริง ได้อย่างมีประสิทธิภาพและประหัตสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาบัตร

การใช้คอมพิวเตอร์ขจัดสัญญาณรบกวน
Comander Use For Noise Reduction

โดย

นายฉัฐติ แซ่โก้
นายเสรี บุญละเอียด

อาจารย์ที่ปรึกษา

อาจารย์ประคิษฐ์ วัชรพิบูลย์

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2537

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้
นับปริญญาบัตรฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตร
บัณฑิต

คณะกรรมการสอบปริญญาบัตร

 ประธานกรรมการ

()
 กรรมการ

()
 กรรมการ

()
กรรมการ

()
กรรมการ

()
กรรมการ

()
กรรมการ

การใช้คอมแพนเดอรัชจัดสัญญาณรบกวน

โดย

นายณัฐวุฒิ แซ่ไก้ว

นายเสรี บุญตะเอียด

อาจารย์ที่ปรึกษา

อาจารย์ประคิษฐ์ วัชรพิบูลย์

ปีการศึกษา 2537

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้กล่าวถึง โครงการที่เกี่ยวกับการแก้ไขปัญหของสัญญาณรบกวนที่เกิดขึ้นในย่านความถี่เสียง โดยใช้เทคนิคของคอมแพนเดอรัช(Compander)ซึ่งมาจากคำว่า คอมเพรสเซอร์(Compressor)ร่วมกับเอ็กแพนเดอรัช(Expander)เพื่อแก้ปัญหาโดยส่วนแรกติดตั้งไว้ก่อนเข้าระบบที่มีสัญญาณรบกวน ส่วนที่ทำหน้าที่ในส่วนนี้คือคอมเพรสเซอร์ (Compressor) และส่วนที่อยู่ตอนท้ายของระบบที่เกิดสัญญาณรบกวนหรือส่วนเอาต์พุตก็คือเอ็กแพนเดอรัช(Expander)โดยใช้หลักการของโวลเตจคอนโทรลแอมพลิไฟเออร์(Voltage Control Amplifier)มาประยุกต์ใช้ รวมทั้งนำมาต่อรวมกับวงจรรอยส์เกต(Noise gate)หรือวงจรถัดสัญญาณรบกวน กล่าวคือถ้าระดับสัญญาณอินพุตอยู่เหนือระดับของแรงดันเทรชโฮลด์(Threshold) อินพุตก็จะผ่านไปได้แต่ถ้าต่ำกว่าก็จะไม่ให้ผ่าน และส่วนที่เป็นเอาต์พุตก็จะถูกต่อลงกราวด์ นอกจากนี้ยังมีวงจรรีเอมฟาสิส(Premphasis)เพื่อยกระดับสัญญาณให้สูงขึ้นที่ความถี่มากขึ้น โดยทำให้อัตราส่วนระหว่างสัญญาณเสียงและสัญญาณรบกวนคือ(S/N)เมื่อนำมาใช้งานร่วมกันก็จะสามารถลดสัญญาณรบกวนที่เกิดขึ้นได้

Componder Use For Noise Reduction

By

Mr. Nutthawut sae-khow

Mr. Seree boonla-ajd

Advisor

Mr. Phadit wacharaphibool

Abstract

This Project concerns how to solve the noise problem in voice band system by using the compander. Componder is included of compressor and expander. Compressor circuit use to compress signal before send it into system that producing noise inside and the signal from output of this system will be expanded by expander circuit. Principle of this system using of voltage control amplifier (VCO) and noise gate circuit is applied in this circuit also. The noise gate circuit that reduce noise by checking the level of input signal, It compare between input signal and threshold level. If input signal is higher than threshold level the signal can be passed. If lower than threshold level. It will be bypassed to ground. The pre-emphasis circuit will be used to improve the signal to noise ratio when, If use this circuit together it will be solved this problem of noise.

กิติกรรมประกาศ

ปริญญานิพนธ์สำหรับงานวิจัยชิ้นนี้ ได้สำเร็จลุล่วงไปได้ด้วยดีก็เนื่องจากบุคคลหลายฝ่ายที่ให้การสนับสนุนช่วยเหลือและให้กำลังใจตลอดมา ขอขอบพระคุณผู้มีอุปการะคุณที่อุตสาหะส่งเสริมให้มีโอกาสได้ศึกษาตามที่ได้ตั้งใจไว้ ขอขอบพระคุณอาจารย์ประดิษฐ์ วัชรพิบูลย์ อาจารย์ที่ปรึกษาปริญญานิพนธ์ที่คอยให้คำปรึกษาที่ดีเสมอมา ตลอดจนห้องที่ใช้ทำการทดลองรวมทั้งเครื่องมือต่างๆที่ใช้ในการทำปริญญานิพนธ์

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 ความหมายของสัญญาณรบกวน	5
2.2 ชนิดของสัญญาณรบกวน	5
2.3 สัญญาณรบกวนในระบบไฟฟ้า	8
2.4 ทฤษฎีและหลักการเบื้องต้นของออปแอมป์	11
2.5 หลักการทำงานและสัญลักษณ์ของออปแอมป์	13
2.6 พารามิเตอร์ต่างๆของออปแอมป์	15
2.7 ค่าโอเพ่นลูปโวลต์เตจเคนของออปแอมป์	19
2.8 หลักการคำนวณเบื้องต้นของออปแอมป์	19
2.9 วงจรอิกควิวเส้นท่งของออปแอมป์	23
2.10 การประยุกต์ใช้งานออปแอมป์	24
2.11 การต่อวงจรพื้นฐานของออปแอมป์	24
- การขยายแบบกลับเฟส	24
- การขยายแบบไม่กลับเฟส	26
- วงจรบัฟเฟอร์	28
- วงจรรวมสัญญาณ	29
- วงจรกนทิกเรเตอร์	30
- วงจรดิฟเฟอเรนทิเอเตอร์	33
2.12 วงจรฟิลเตอร์	36
- วงจรกรองความถี่ต่ำ	36
- วงจรกรองความถี่สูง	38
- วงจรกรองท่งเฉพาะแถบ	40
- วงจรกรองเฉพาะแถบ	41
2.13 ธรรมชาติของสัญญาณเสียง	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.14	หลักพื้นฐานของคอมแพนเคอร์	44
2.15	หลักการทำงานของวงจรถอมเพรสเซอร์	46
2.16	ตัวอย่างไอซีคอมแพนเคอร์	47
2.17	การใช้ระบบพีเอ็มฟาซิสและดีเอ็มฟาซิสในการปรับปรุงคุณภาพของสัญญาณ	48
บทที่ 3	การออกแบบและการทำงานของวงจร	51
3.1	การออกแบบวงจร	51
	- วงจรปริ้โมค	52
	- วงจรปริ้แอมป์	54
	- วงจรพีเอ็มฟาซิส	54
	- วงจรดีเอ็มฟาซิส	55
	- วงจรโลว์พาสฟิลเตอร์	55
	- วงจรถอมเพรสเซอร์	55
	- วงจรเอ็กแพนเคอร์	57
	- วงจรนอยส์เกต	57
3.2	ขั้นตอนของการประมวลผลสัญญาณ	61
บทที่ 4	การทดลองและผลของการทดลอง	65
4.1	การทดลองเรื่องขอบเขตการทำงานของวงจรถอมเพรสเซอร์	65
4.2	การทดลองเรื่องขอบเขตการทำงานของวงจรเอ็กแพนเคอร์	68
4.3	การทดลองเรื่องวงจรพีเอ็มฟาซิส	73
4.4	การทดลองเรื่องวงจรโลว์พาสฟิลเตอร์	75
4.5	การทดลองเรื่องวงจรดีเอ็มฟาซิส	77
4.6	การนำวงจรถอมแพนเคอร์มาใช้แก้ไขปัญหาสัญญาณรบกวนในการบันทึกเทป	79
4.7	การนำวงจรถอมแพนเคอร์มาลดการเกิดสัญญาณรบกวนใน ADC และ DAC	81
4.8	การสร้างสัญญาณรบกวนเพื่อรวมกับสัญญาณจาก Signal Generator โดยใช้วงจรถอมแพนเคอร์มาแก้ปัญหา	82

บทที่ 5 บทวิจารณ์ สรุป และแนวทางในการพัฒนา	84
5.1 บทสรุป	84
5.2 ปัญหาและแนวทางแก้ไข	84
5.3 แนวทางในการพัฒนา	85



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบไฟฟ้าไม่ว่าจะเป็นเครื่องใช้ไฟฟ้าประเภทใดก็ตาม ปัญหาสัญญาณรบกวนเป็นปัญหาที่สำคัญที่จะต้องแก้ไขให้อยู่ในมาตรฐานอุตสาหกรรมที่ได้กำหนดไว้ โดยที่สัญญาณรบกวนที่เกิดขึ้นในระบบนั้น จะเกิดจากสาเหตุต่างๆ เช่นสัญญาณที่เกิดจากตัวอุปกรณ์เอง สัญญาณรบกวนจากภายนอก หรือจากธรรมชาติ ซึ่งสัญญาณรบกวนจากสาเหตุเหล่านี้เป็นตัวลดประสิทธิภาพของระบบทั้งสิ้น เป็นผลทำให้สัญญาณที่ออกจากระบบมีสัญญาณรบกวนปนออกมากับสัญญาณที่เราต้องการเช่น สัญญาณรบกวนปนออกมากับสัญญาณเสียงออกทางเอาต์พุทของระบบเครื่องเสียง

ในโครงการนี้ผู้จัดทำจึงได้สนใจการลดสัญญาณรบกวนในย่านความถี่เสียง(20Hz-20KHz) เพื่อให้คุณภาพสัญญาณของระบบดีขึ้น กล่าวคือสัญญาณเอาต์พุทมีลักษณะใกล้เคียงกับสัญญาณอินพุทมากที่สุด โดยทั่วไปหลักการลดสัญญาณรบกวนมีด้วยกันหลายวิธี เช่น การใช้Dolby การใช้ Filter เป็นต้น แต่ยังมีวิธีการแก้ไขปัญหของสัญญาณรบกวนโดยใช้หลักการ Compressor และ Expander สัญญาณที่เข้ามา เมื่อรวมหลักการทั้งสองนี้เข้าด้วยกันจะได้เป็นคำใหม่ว่า "Compander"

หลักการ Compander นี้จะสามารถนำไปแก้ไขปัญหสัญญาณรบกวนทั้งที่เป็นสัญญาณที่มีกรรมวิธีทางการสื่อสาร เช่นการส่งสัญญาณที่มีการแปลงสัญญาณก่อนและมีการให้กลับมาเช่น เดิม(A/D,D/A)ซึ่งในการแปลงสัญญาณนี้จะทำให้เกิดสัญญาณรบกวนจากการควอนไทเซชัน(Quantization) และสัญญาณที่เป็นอนาล็อก(Analog) ซึ่งสัญญาณทั้งสองนี้เป็นระบบที่มีความถี่ที่แตกต่างกัน ในส่วนวงจรอื่นที่นำมาต่อร่วมกับวงจร (Compander)ต้องคำนึงถึงความถี่ด้วย เมื่อเราใช้หลักการ Compander จะทำอัตราส่วนS/N ของวงจรที่ใช้วงจร Compander ดีกว่าวงจรที่วงจรที่ไม่ใช้วงจร Compander

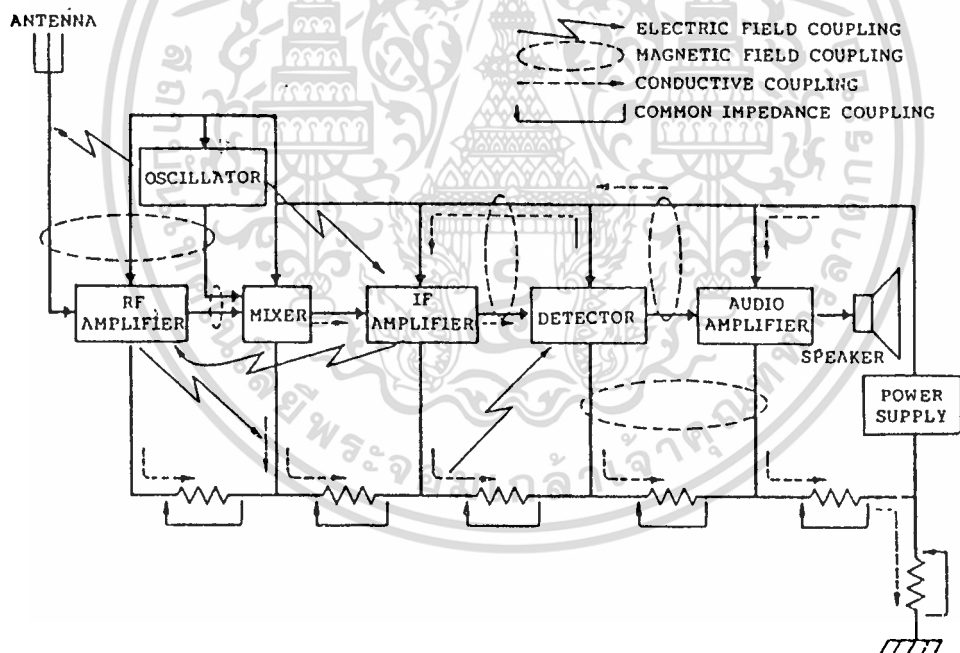
วงจร Compander สามารถใช้ไอซีหลายเบอร์ด้วยกันที่นำมาทำเป็นวงจรมันนี้ แต่วงจรในโครงการนี้ใช้ไอซีเบอร์ NE570 เพราะว่ามีราคาถูก หาซื้อง่ายและสามารถลดสัญญาณรบกวนได้ชัดเจนพอสมควร ซึ่งไอซี NE570 นี้วงจรภายในตัวไอซีที่เหมือนกัน 2ชุด ทำให้สามารถต่อเป็นวงจร Compander และวงจร Expander ได้ภายในไอซีตัวเดียว

ในส่วนเอาต์พุทของวงจร Compander ได้ต่อวงจร Noise Gateซึ่งวงจรนี้เป็วงจรที่ทำหน้าที่ในการตัดต่อสัญญาณทางด้านเอาต์พุท (output)ของวงจร Compander ว่าเป็นสัญญาณเอาต์พุทของ Compander ออกไปหรือว่าเอาต์พุทต่อลงกราวด์(Ground) โดยที่วงจร Noise Gate จะเช็คระดับสัญญาณจากอินพุทมาเปรียบเทียบกับระดับของ Threshold Voltage ถ้าวงจรนี้มีระดับสัญญาณอินพุทที่เข้ามายังวงจร Noise Gate สูงกว่าระดับของ Threshold Voltage สัญญาณเอาต์พุทก็จะต่อให้

บทที่ 2

ทฤษฎีและหลักการ

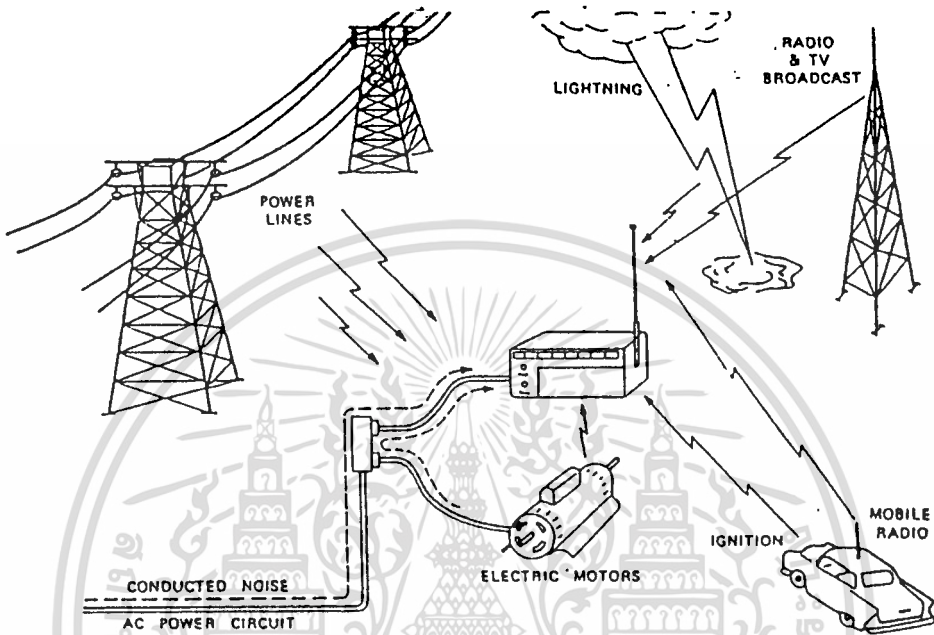
ปัจจุบันได้มีการนำวงจรไฟฟ้าและอิเล็กทรอนิกส์ไปใช้งานอย่างแพร่หลาย ทำให้วงจรต่างๆ ต้องทำงานในระยะเวลาที่ใกล้เคียงมากยิ่งขึ้น ผลก็คือวงจรเหล่านั้นอาจสร้างสัญญาณรบกวนซึ่งกันและกันโดยเฉพาะอย่างยิ่งการรบกวนเนื่องจากสนามแม่เหล็กไฟฟ้า นอกจากนี้การนำวงจรจำนวนมากมารวมกันภายใต้พื้นที่ที่เล็กลงอย่างเช่นใน IC (Integrated Circuit) ก็มีส่วนในการเพิ่มปัญหาเรื่องสัญญาณรบกวน ดังนั้นเพื่อให้วงจรสามารถทำงานได้ดีในสภาวะแวดล้อมจริง ผู้ออกแบบวงจรจำเป็นต้องคำนึงถึงปัญหาเรื่องสัญญาณรบกวนด้วย โดยวงจรมันต้องไม่สร้างสัญญาณรบกวนแก่วงจรอื่นอีกทั้งจะต้องไม่ถูกรบกวนจากวงจรอื่นเช่นกัน



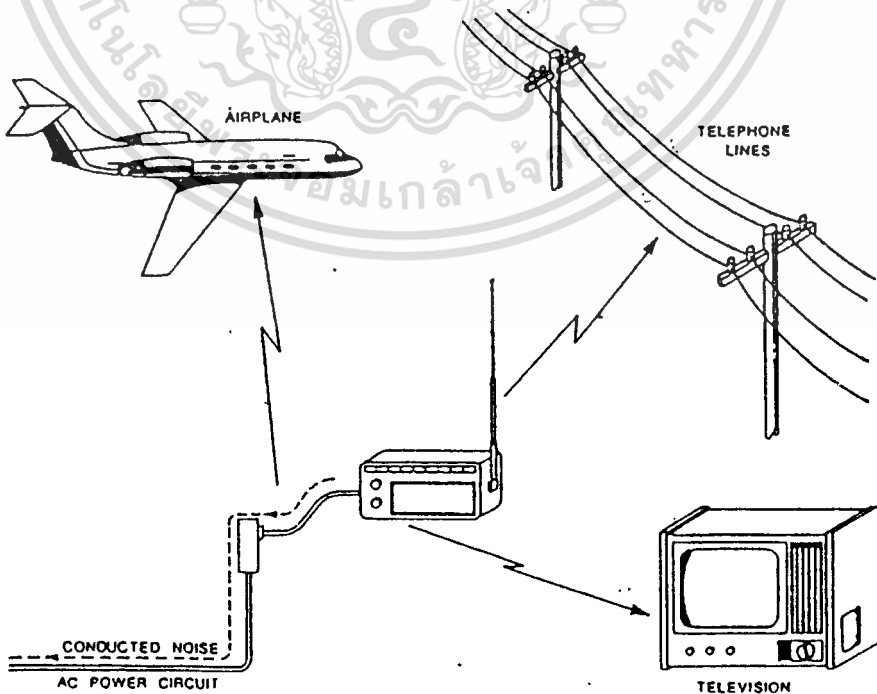
รูปที่ 2.1 แสดงให้เห็นปัญหาภายในของเครื่องรับ

รูปที่ 2.1 แสดงบล็อกโคจรของวงจรภายในเครื่องรับวิทยุ ซึ่งมีปัญหาเรื่องสัญญาณรบกวนเช่นเกิดจากการเดินสายไฟและการต่อกราวด์โดยมีอิมพีแดนซ์ที่กราวด์ร่วมกันเป็นต้น

ซึ่งล้วนแล้วแต่มีผลต่อการสร้างสัญญาณรบกวนทั้งสี่รูปที่ 2.1 แสดงให้เห็นปัญหา "ภายใน" ของเครื่องรับ



รูปที่ 2.2 แสดงสัญญาณรบกวนจากภายนอก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.3 การเกิดการรบกวนกับระบบภายนอก ห้าไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.2 แสดงสัญญาณรบกวนจาก "ภายนอก" เมื่อเรานำเครื่องรับวิทยุไปใช้งานจริง ๆ ซึ่งผู้ออกแบบจำเป็นต้องป้องกันสัญญาณรบกวนทั้งจากภายในและภายนอกเพื่อให้อุปกรณ์ที่ออกแบบสามารถทำงานได้อย่างมีประสิทธิภาพ

รูปที่ 2.3 แสดงปัญหามอกเหนือจากที่ได้กล่าวมา คือนอกจากจะถูกรบกวนจากสัญญาณอื่นๆแล้ว อุปกรณ์ที่เราออกแบบขึ้นอาจสร้างสัญญาณไปรบกวนอุปกรณ์ชนิดอื่น ๆ ได้ ดังนั้นนอกจากการป้องกันไม่ให้ถูกรบกวนจากวงจรอื่นแล้วอุปกรณ์ที่ถูกออกแบบจะต้องไม่สร้างสัญญาณไปรบกวนอุปกรณ์อื่นอีกด้วย

2.1 ความหมายของสัญญาณรบกวน

สัญญาณรบกวน (Noise) คือสัญญาณไฟฟ้าในวงจรที่เกิดขึ้น นอกเหนือไปจากสัญญาณที่ได้ออกแบบเอาไว้แต่จะต้องเข้าใจว่าสัญญาณเอาต์พุตที่มีความสัมพันธ์แบบไม่เป็นเชิงเส้น (Nonlinear) กับอินพุตนั้นไม่ใช่สัญญาณรบกวนแต่เป็นปัญหาที่เกิดจากการออกแบบวงจรเว้นแต่ว่าสัญญาณดังกล่าวนี้ไปรบกวนวงจรอื่น เราจะเรียกสัญญาณนี้ว่าเป็นสัญญาณรบกวน

2.2 ชนิดของสัญญาณรบกวน

เราสามารถแบ่งแหล่งกำเนิดสัญญาณรบกวนออกเป็น 3 ชนิดดังนี้คือ

1. แหล่งกำเนิดสัญญาณรบกวนภายในเนื้อสาร (Intrinsic noise source) เกิดจากการไหลของกระแสผ่านกำแพงศักย์ซึ่งเป็นผลมาจากการปล่อยอิเล็กตรอนหรือโฮลไม่แน่นอน สัญญาณรบกวนชนิดนี้เกิดขึ้นได้ทั้งหลอดสุญญากาศและอุปกรณ์เซมิคอนดักเตอร์ อีกทั้งยังสามารถเกิดจากผลของอุณหภูมิทำให้อิเล็กตรอนแปรปรวนซึ่งเป็นอิเล็กตรอนในความต้านทาน เช่น เทอร์มัลนอยส์ (Thermal noise) และช็อตนอยส์ (Shot noise) เป็นต้น

2. แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์ (Man-made noise source) มนุษย์ได้คิดสร้างเครื่องทุ่นแรงระบบเครื่องยนต์กลไก เช่น มอเตอร์ หรือสวิทช์ เป็นต้น ในสมัยแรกๆ วิศวกรรมการทางด้านอิเล็กทรอนิกส์ที่ใช้ในงานอุตสาหกรรมยังมีน้อยแต่ในปัจจุบันเราได้พัฒนาอิเล็กทรอนิกส์ควบคุมมีมากขึ้นความไวในการตัดต่อ (Switching) และการจุดระเบิด (Ignition) มีมากขึ้นการทำงานมักจะทำให้เกิดสัญญาณรบกวนซึ่งเป็นที่ไม่ต้องการเกิดขึ้นมาด้วย

3. แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ (Natural noise source) เช่น ฟ้าผ่า ฟ้าร้อง เป็นต้น ซึ่งเกิดจากเคลื่อนที่ของอิเล็กตรอนจำนวนมากจากจุดหนึ่งไปยังอีกจุดหนึ่งซึ่งมีศักย์ไฟฟ้าต่างกัน ด้วยแรงกระทำระหว่างประจุนั้น เพื่อทำให้เกิดความสมดุลย์ทางไฟฟ้าการเกิดการ

เคลื่อนที่ของอิเล็กตรอนนี้จะทำให้เกิดแสง เสียง และที่สำคัญคือเกิดสนามแม่เหล็กความเข้มสูงแผ่กระจายไปทั่วทิศทาง

การรบกวน (Interference) คือผลของสัญญาณรบกวนที่ทำให้วงจรทำงานได้ไม่ดีเท่าที่ควร โดยมากแล้ว เราไม่สามารถกำจัดสัญญาณรบกวนออกไปให้หมดสิ้น แต่สามารถลดสัญญาณรบกวนจนกระทั่งไม่ก่อให้เกิดการรบกวนขึ้นได้

ความไวต่อสัญญาณรบกวน (Susceptibility) แสดงให้เห็นความสามารถของอุปกรณ์หรือวงจรในการตอบสนองสัญญาณรบกวน โดยที่วงจรนี้ยังสามารถทำงานต่อไปได้อย่างเป็นที่น่าสนใจทางเดินของสัญญาณรบกวน

รูปที่ 2.4 เป็นบล็อกไดอะแกรมซึ่งแสดงทางเดินของสัญญาณรบกวนที่ประกอบด้วยส่วนต่าง ๆ 3 ส่วน คือ แหล่งกำเนิดสัญญาณรบกวน เส้นทางเชื่อมโยงสัญญาณจากแหล่งกำเนิดไปยังตัวรับ หรือการคับปลิง (coupling) และวงจรตัวรับสัญญาณรบกวน



รูปที่ 2.4 ทางเดินของสัญญาณรบกวน

ในการวิเคราะห์เกี่ยวกับปัญหาเรื่องสัญญาณรบกวนนั้น เราจำเป็นต้องตรวจสอบว่าแหล่งกำเนิดและตัวรับสัญญาณรบกวนอยู่ที่ใด และสัญญาณรบกวนถูกคับปลิงผ่านทางใด ดังนั้นจึงสามารถป้องกันสัญญาณรบกวนได้ 3 วิธีคือ

1. กั้นไม่ให้แหล่งกำเนิดส่งสัญญาณรบกวนออกไป
2. ทำให้ตัวรับไม่ตอบสนองต่อสัญญาณรบกวน
3. ลดการส่งสัญญาณรบกวนผ่านการคับปลิงให้น้อยที่สุด

เมื่อมองถึงปัญหาจากสัญญาณรบกวนต่างๆแล้วการแก้ไขปัญหาก็อ้อมแล้วแต่กรณีซึ่งกล่าวได้ว่าไม่ใช่เรื่องง่ายๆ สิ่งแรกที่ต้องคำนึงถึงก็คือ

1. สัญญาณรบกวนเกิดจากอะไร
2. สัญญาณรบกวนเข้ามาทางไหน
3. สัญญาณรบกวนมีผลต่อเครื่องมืออิเล็กทรอนิกส์ คอมพิวเตอร์ เครื่องมือแพทย์ เครื่องสื่อสารและอุปกรณ์อื่นๆอย่างไร

1. สัญญาณรบกวนเกิดจากอะไร

หากพิจารณาถึง 3 สาเหตุที่กล่าวมาแล้ว ถ้าเราแก้ไขที่ตัวปัญหาในกรณีของ 2 กรณีแรก ย่อมเป็นการลดตัวต้นเหตุเหมือนการตัดไฟแต่ต้นลม ถ้าเป็นสาเหตุมาจากปรากฏการณ์ทางธรรมชาติการแก้ไขย่อมทำได้ยาก

2. สัญญาณเข้ามาทางไหน

สัญญาณรบกวนเข้ามาได้ 3 ทางด้วยกันคือ ทางอากาศรอบเครื่อง ทางสายไฟฟ้าและทางสายดิน

- ทางอากาศ จะไม่ใช่เรื่องที่จะป้องกันการรบกวนทางอากาศ เนื่องจากขึ้นอยู่กับพลังงานที่รบกวนอาจจะมีค่าสูงพอที่จะทะลุทะลวงผ่านพื้นผนังคอนกรีตมาได้เช่นเดียวกับคลื่นวิทยุเพราะลักษณะของอากาศสามารถเหนี่ยวนำเข้าตัวตั้งเครื่อง ทางสายสื่อสาร ทางสาย AC Main Power โดยปกติตัวตั้งของเครื่องสามารถป้องกันการรบกวนได้ระดับหนึ่ง ขึ้นอยู่กับโครงสร้างของตัวตั้งและชนิดของโลหะที่ใช้ และพลังงานหรืออำนาจทะลุทะลวงของคลื่น

- ทางสายไฟฟ้า ในที่นี้หมายถึงสาย AC (AC line cord) และสายสื่อสาร (Communication cable) โอกาสที่สัญญาณรบกวนเกิดการเหนี่ยวนำมีสูงมาก โดยเฉพาะฟ้าผ่า และ Surge Voltage เนื่องจากการเดินเครื่องจักร ในปัจจุบันพบว่ามักเป็นสาเหตุสำคัญที่ทำให้เครื่องเสียหายหรือข้อมูลเสียหายและผิดพลาดไปการป้องกันทางด้านนี้ได้มีการพัฒนาที่ดีขึ้น โดยพิจารณาลักษณะของคลื่นรบกวนนั้นคู่กับการเลือกอุปกรณ์ป้องกัน

- ทางสายดิน น้อยคนนักที่จะสนใจจริงจังกับสายดิน ซึ่งในบ้านเรามีได้มีการคำนึงกันมากนัก ส่วนมากระบบการจ่ายไฟนั้นบังคับเพียงสายดินทางด้านความปลอดภัย (Safety-Ground) แต่สายดินที่ใช้กับเครื่องมือที่ความไวมากอย่างเช่น ระบบสื่อสาร หรือคอมพิวเตอร์ จะทำให้การทำงานดีขึ้นปราศจากการรบกวนของคลื่น

การแก้ปัญหาหรือการหาทางป้องกันนั้นสามารถทำได้หลายวิธี โดยอาศัยมูลเหตุ ปัญหาแต่ละแบบก่อนดังต่อไปนี้

การแก้ปัญหาการรบกวนทางอากาศวิธีการที่ดีที่สุดคือ ถ้ากำจัดแหล่งกำเนิดไม่ได้หรือควบคุมแหล่งกำเนิดไม่ได้ด้วยการชิลด์ (Shield) ให้แหล่งกำเนิดสัญญาณอยู่ในตู้ที่ต้องแก่กันที่เครื่องมือหรืออุปกรณ์เช่นสร้างห้องสำหรับอุปกรณ์สื่อสารหรือห้องคอมพิวเตอร์โดยเฉพาะด้วยการ Shield Room หรือไม้ก็อาจวางตำแหน่งของเครื่องมือให้ห่างจากการรบกวนและเหนี่ยวนำ

การแก้ปัญหาการรบกวนทางสายไฟฟ้า สัญญาณรบกวนที่เข้ามารบกวนทางสายไฟฟ้าคือเกิดเนื่องจากฟ้าผ่า เครื่องเชื่อมโลหะ หรือเกิดจากการจุดระเบิดของหัวเทียน การแก้ปัญหาโดยการ Shield สาย AC หรือใช้อุปกรณ์ป้องกันสัญญาณรบกวน ซึ่งมีอยู่หลายชนิดเช่น Noise filter, ฟ้า

Arrester, MOV (Metal Oxide Varistor), Isolation Transformer, Automatic Voltage Regulator และ UPS

การแก้ปัญหาทางสายดิน สายดินในที่นี้ไม่ได้หมายถึง สายดินที่เป็นสายล่อฟ้า หรือสายรับการลัดวงจรเพื่อความปลอดภัยในที่นี้หมายถึง Clean Ground ซึ่งอาจเป็นตัวโครงสร้างตึก การทำงานดังที่ได้กล่าวมาแล้วในทางอุดมคติ ดินถือว่าเป็นศูนย์กลาง แต่ทุกๆ จุดบนพื้นดินไม่ได้มีสภาพแร่ธาตุ ส่วนผสมเหมือนกันและความชื้นก็ต่างกันไปตามภูมิประเทศ ดังนั้นการที่สมมติให้ดินมีศักย์เป็นศูนย์ในทางปฏิบัติจึงไม่อาจเป็นเช่นนั้นได้ เมื่อทุกอย่างบนพื้นโลกได้วัดศักย์ไฟฟ้าเทียบกับดินไว้ สัญญาณรบกวนจึงไม่ได้มีเฉพาะสายไฟฟ้าเท่านั้น เมื่อดินไม่เป็นศูนย์สัญญาณรบกวนก็อาจมาจากสายดินหรือไม้ก็คือสัญญาณรบกวนลงตัวดังแต่ไม่ลงดิน สิ่งแรกที่ต้องทำคือสำรวจสภาพดินและทำสายดินที่สมบูรณ์ที่สุดให้ความต้านทานในสายดินถึงจุดต่ำที่สุดเท่าที่จะต่ำได้ (โดยทั่วไปต่ำกว่า 10 โอห์มและในเครื่องมือแพทย์ต่ำกว่า 1 โอห์ม) เพื่อจะได้ Shield ตัวถังเครื่องลงดิน หรือย้ายตำแหน่งของดิน หรือในบางกรณีอาจถึงต้องแยกส่วนของดินด้วย

ปัญหาทางไฟฟ้าที่เกิดจากสภาวะไฟตกไฟเกินไฟกระเพื่อม ไฟดับฟ้าผ่าและคลื่นรบกวนอื่นๆ จะมีผลทำให้

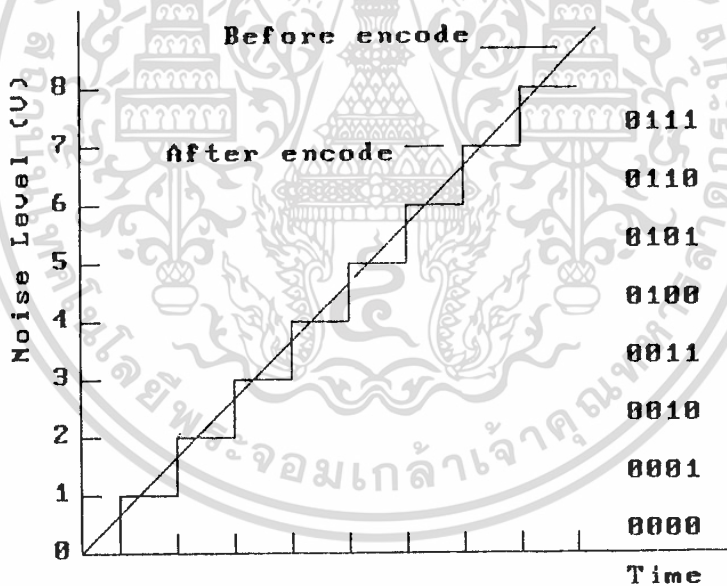
- เครื่องมืออิเล็กทรอนิกส์ทำงานผิดพลาดหรือหยุดทำงาน คอมพิวเตอร์ประมวลผลข้อมูลผิดพลาด หน่วยความจำเปลี่ยนไปเอง วงจร LOGIC ทำงานผิดขั้นตอนหรือทำให้ IC ใน CPU เสียหาย
- HARD DISK เสียหายเนื่องจากไฟดับกระชก หรือไฟกระชาก
- MOTOR หรือ COMPRESSOR ร้อนจัด
- เครื่องมือวัดที่มีความไวสูง หรือมีความละเอียดอ่อนจะอ่านค่าผิดพลาดจากความจริง
- เครื่องบันทึกเสียง ภาพ หรือหลอดภาพไม่ทำงาน หรือได้ภาพและเสียงที่ไม่สมบูรณ์
- ระบบการเดินน้ำหรือลอยหลังในการเทปบันทึกภาพและการบันทึกเสียงอาจทำงานผิดพลาดหรือเสื่อมลง
- อายุการใช้งานของเครื่องมือต่าง ๆ จะสั้นลง

2.3 สัญญาณรบกวนในระบบไฟฟ้า

ในระบบไฟฟ้าอิเล็กทรอนิกส์ไม่ว่าจะเป็นหลอดสุญญากาศ ทรานซิสเตอร์ รีซิสเตอร์ เป็นต้น เมื่อประกอบกันเข้าเป็นวงจรอิเล็กทรอนิกส์ นอกจากจะมีขีดความสามารถในการขยาย

1 - 1.5	โวลต์	“	“	“	1
1.5 - 2	โวลต์	“	“	“	2
2 - 2.5	โวลต์	“	“	“	2

ดังนี้เป็นต้น การจัดสัญญาณออกเป็นย่านๆ นี้เรียกว่าการ Quantization ของรูปที่ 2.5 ประกอบ จะเห็นว่าสัญญาณอนาล็อกมีขนาดเปลี่ยนไปตามเวลาเป็นเส้นตรง แต่เมื่อแปลงเป็นรหัสไบนารีดังหลักข้างต้นแล้วและเมื่อเปลี่ยนรหัสไบนารีให้เป็นอนาล็อกอีกครั้ง สัญญาณอนาล็อกที่ได้จะมีรูปเป็นขั้นบันไดลักษณะที่เพิ่มขึ้นเช่นนี้จะทำให้เกิดเป็นสัญญาณรบกวน(Noise) ออกมาเรียกว่า Quantization Noise ถ้าขั้นบันไดมีความสูงมากขึ้นเท่าไร สัญญาณรบกวน(Noise) ที่ออกมาจะยิ่งสูงขึ้นเช่นกัน ดังนั้นถ้าจะให้สัญญาณรบกวน(Noise) รบกวนน้อยลงจะต้องทำให้ขั้นบันไดมีขนาดแต่ละขั้นต่ำที่สุด



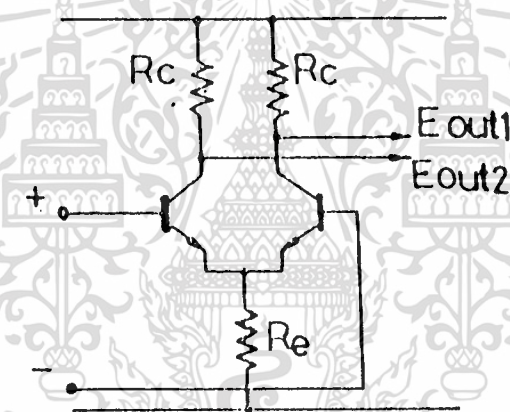
รูปที่ 2.5 การ Quantizing

วิธีการก็คือเพิ่มจำนวนรหัสให้มากขึ้น สัญญาณที่เป็นขั้นบันไดแต่ละขั้นหมายถึงตัวอย่างของสัญญาณอนาล็อกในช่วงหนึ่งๆ เรียกว่าสัญญาณตัวอย่างและสัญญาณตัวอย่างหนึ่งๆ ก็ใช้รหัสหนึ่ง ๆ ดังนั้นการเพิ่มรหัสก็คือการเพิ่มตัวอย่างให้มากขึ้น ตัวอย่างง่าย ๆ จากตัวอย่างข้างต้น สัญญาณสูงสุด 7 โวลต์ เราสุ่มตัวอย่าง 7 ระดับ แต่ละระดับสูงต่างกัน 1 โวลต์

ถ้าเราให้สัญญาณสูงสุด 7 โวลต์ แบ่งระดับออกเป็น 70 ระดับ หรือเป็น 70 ตัวอย่าง แต่ละระดับจะต่างกันเพียง 1.0 โวลต์เท่านั้น สัญญาณรบกวน(Noise)จึงลดลงอย่างมาก

2.4 ทฤษฎีและหลักการเบื้องต้นของออปแอมป์

ออปแอมป์เป็นชื่อย่อมาจากคำว่า ออปเปอเรชันนัลแอมพลิฟายเออร์ ซึ่งมีใช้งานในเครื่องอนาล็อกคอมพิวเตอร์ ซึ่งเริ่มมีการใช้ตั้งแต่ปี ค.ศ. 1940 คำแปลตรงๆ ของคำว่าออปแอมป์มาจากแนวความคิดที่ว่า ต้องเป็นแอมพลิฟายเออร์ที่มีอัตราขยายสูงสุดเป็นแบบดิฟเฟอเรนเชียล กล่าวคือทางอินพุตจะมีอินพุตสองอินพุต โดยทั้งสองอินพุตนี้ก็คือเบสทั้งสองของทรานซิสเตอร์ที่ต่อแบบขนานกัน โดยมีอีมิเตอร์ต่อเชื่อมถึงกันดังรูปที่ 2.6



รูปที่ 2.6 วงจรแบบดิฟเฟอเรนเชียลภายในออปแอมป์

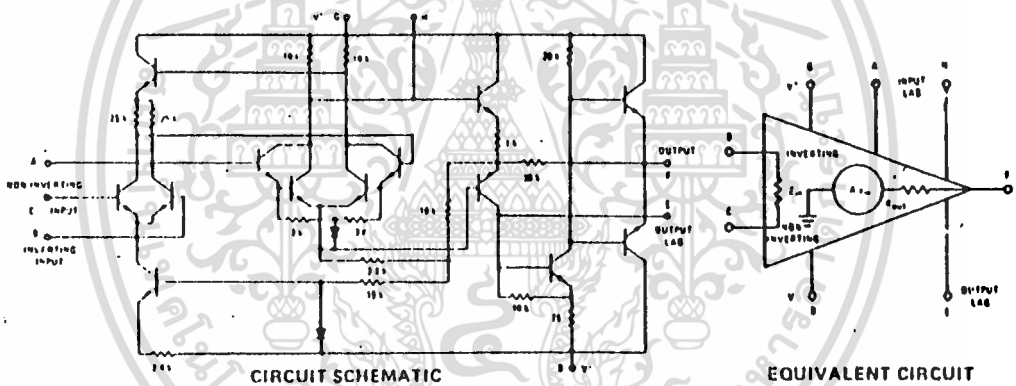
และตรงขาคอลเล็กเตอร์ทั้งสองจะต่อด้วยความต้านทาน R_c เท่าๆ กัน โดยปกติดิฟเฟอเรนเชียลจะอยู่ภาคหน้าสุดของออปแอมป์ และภาคสุดท้ายของออปแอมป์จะเป็นภาขยายกำลังเพื่อจะนำไปใช้งานหรือ โหลดภายนอก

ออปแอมป์จะมีคุณสมบัติพอสรุปได้ดังต่อไปนี้คือ มีความต้านทานของอินพุตสูงสุด ความต้านทานทางเอาต์พุตต่ำสุด มีอัตราขยายสูงสุด ทั้งไม่มีผลต่ออุณหภูมิ ดังเช่นทรานซิสเตอร์ ทั้งมีเสียงกวนหรือนอยส์ภายในต่ำสุดและมีข่านตอบสนองความถี่กว้างมากโดยออปแอมป์ในยุคแรกปี ค.ศ. 1940 ไม่ได้เป็นไอซีอย่างที่เห็นกันแต่เป็นแผ่นปริ้นซ์โตขนาด 3*8 นิ้ว เป็นหลอดหลายตัวต่อประกอบด้วยความต้านทานคาปาซิเตอร์และอื่นๆ โดยต่อกันประกอบเป็นวงจรบวกหรือวงจรแบบดิฟเฟอเรนทีเอเตอร์ (Differentiators) หรือวงจรอินทิเกรเตอร์(Integrator) สำหรับใช้ในงานของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อนาล็อกคอมพิวเตอร์ (Analog Computer) ซึ่งปัจจุบันดิจิทัลคอมพิวเตอร์ได้เข้ามาทำหน้าที่แทนเกือบทุกด้าน ยกเว้นแต่งานวิจัยทางด้านวิทยาศาสตร์ งานควบคุมของหอบังคับการยิงในเรือรบ รถถัง หรือแม้กระทั่งงานในโรงงานอุตสาหกรรม

จนกระทั่งเริ่ม ในปี ค.ศ. 1960 ได้เริ่มเอาทรานซิสเตอร์แต่ละตัวมาประกอบกันเป็นวงจรถิฟเฟอร์เรนเชียลและอื่นๆ รูปที่ 2.7 ซึ่งเป็นวงจรรภายในของออปแอมป์ไอซี 709 ซึ่งได้ถูกสร้างขึ้นในปี ค.ศ. 1965 โดยอุปกรณ์ทั้งหมดในรูป 2.7 บรรจุลงบนแผ่นโมโนลิทิกเล็กๆ ขนาด 2*2 มิลลิเมตร โดยขบวนการไมโครอิเล็กทรอนิกส์ (Micro Electormic Processing) ไอซีที่ผลิตขึ้นจะมีคุณภาพการทำงาน ตลอดจนความแน่นอนของการทำงานดีกว่าทรานซิสเตอร์กับปริซีสเตอร์แต่ละตัวมาประกอบกันเสียอีก และทั้งขนาดของไอซีจะเล็กกว่าหลายร้อยเท่า และราคาก็ถูกกว่ามากมายเช่นกัน



รูปที่ 2.7 ออปแอมป์ตัวแรกของโลก 709 ของบริษัทแฟร์ไรส์ผลิตในปี ค.ศ. 1965

นอกจากนี้ออปแอมป์ยังสามารถใช้กับงานอื่นๆ นอกเหนือจากการอินทิเกรทหรือดิฟเฟอร์เรนเชียล (Differentiate) อีกมากมายตัวอย่างเช่นสามารถใช้เป็นทั้งตัวขยายได้ทั้งแบบไฟตรงและสลับ (D.C. and A.C. Amplifier) และใช้ในงานเครื่องมือวัดแบบต่างๆ ทั้งในเครื่องมือแพทย์ เครื่องมือควบคุมต่างๆหรือใช้เป็นตัวกำเนิดความถี่หรือตัวโทนเจนเนอเรเตอร์ (Tone Generator) และวงจรตรวจหรือทดสอบอื่นๆ อีกมากมายเป็นหมื่นๆ วงจร

ออปแอมป์รุ่นถัดมาคือ ไอซีเบอร์ 741 ซึ่งเป็นที่นิยมกันมากที่สุดจนถึงยุคปัจจุบันบริษัทผู้ผลิตผลิตกันครั้งละเป็นล้านตัวขึ้นไป ซึ่งเป็นเครื่องแสดงให้เห็นถึงความสามารถของออปแอมป์ 741 ว่าดีเยี่ยมเป็นหนึ่งจริงๆ ที่เห็นชัดๆ ในวงจรเครื่องขยายเสียงภาคกำลังหรือภาคปริหรือภาค

เอกสารที่ปรับเปลี่ยนจะใช้ไอซี 741 เกือบทั้งหมด โดยเฉพาะภาคกำลังขยายภาคเมนแอมป์ไอซี 741 จะไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รับหน้าที่เป็นตัวขยายสัญญาณไฟให้มีกำลังมากหรือแรงขึ้นพอจะไปขับทรานซิสเตอร์ไครฟ์ก่อน จะไปขับเพาเวอร์ทรานซิสเตอร์

ส่วนภาคปริ๊ตที่ไว้ขยายกำลังน้อยๆ นั้น ไอซี 741 ก็สามารถใช้เป็นปริ๊ตได้ดีมาก โดยเฉพาะ ปริ๊ตไมโครโฟน มีภาคโทนปรับเสียงเท่านั้นที่ไอซี 741 จะให้คุณภาพต่ำลงเล็กน้อยทางเสียงแหลม ส่วนทางเสียงต่ำหรือทุ้ม ไอซี 741 ให้คุณภาพการปรับได้ดีเยี่ยมมากมายที่เป็นเช่นนี้เพราะไอซี 741 มีสจวร์เรทค่าเพียง 0.5 โวลต์ต่อไมโครเช็กกันเท่านั้น และความสามารถในการตอบสนองความถี่สูงได้แก่เพียงหนึ่งล้านไซเคิลที่อัตราการขยายเป็นหนึ่งในที่ไม่มีการลดหรือเพิ่มการขยายทาง โวลต์เจ็จนั่นเอง

สาเหตุข้างต้นกล่าวคือ เรื่องเสียงแหลมหรือข้อเสียของไอซี 741 ที่ย่านความถี่สูงเพียงเล็กน้อย วิศวกรจากผู้ผลิตต่างๆ จึงได้ผลิตไอซีออปแอมป์ที่มีลักษณะขาเหมือนไอซี 741 ทุกประการ หลายเบอร์ เริ่มตั้งแต่ไอซีเบอร์ 301 ซึ่งมีการเพิ่มเสียงสูงด้วยการใส่คาปาซิเตอร์ลงที่ขา 8 กับขา 1 จะเป็นผลให้ความสามารถในการตอบสนองความถี่ของไอซี 301 เพิ่มขึ้นจนถึง 5-10 เม็กกะไซเคิล บริษัทเอ็นเอสได้ผลิตไอซีเบอร์ LM 307, LM 308, LM 318 เพื่อให้ได้ช่วงตอบสนองความถี่กว้างขึ้นถึง 20 เม็กกะไซเคิล หรือมีสจวร์เรทถึง 70 โวลต์ อัตราการเปลี่ยนแปลงของเวลาในหน่วย ไมโครเช็กกันเป็นต้น

นอกจากนี้ยังมีบริษัทผู้ผลิตไอซี ต้องการความต้านทานของอินพุทให้สูงกว่าของไอซี 741 ซึ่งมีค่าถึง 100,000 โอห์มเป็น 100 เม็กกะโอห์มขึ้นไป วิธีทำก็โดยการใส่เฟทหรือฟิลด์เอฟเฟค ทรานซิสเตอร์ (Field Effect Transistor) หรือมอสเฟท (MOSFET) เป็นตัวคูคิฟเฟอร์เร็นเซียลหน้า สุต ผลจะให้ความต้านทานสูงสุดทางอินพุทเกิน 1000 เม็กกะโอห์มและการเอาทรานซิสเตอร์มา เป็นคู่ขยายทางเอาท์พุทจะทำให้ได้ความต้านทานทางเอาท์พุทต่ำและมีกำลังขับได้สูง ออปแอมป์ จำพวกนี้คือไบเฟท(BIFET) ของบริษัทเอ็นเอส ไอซีเบอร์ LF 351, LF 353 เป็นต้น ส่วนออปแอมป์ ประเภทที่ใช้มอสเฟทเป็นคูคิฟเฟอร์เร็นเซียลเรียกว่าไบมอส(BIMOS) บริษัทอาร์ซีเอ (RCA) เป็นผู้ ผลิตมีมากมายหลายเบอร์เช่น CA 3130, CA 3140 เป็นต้น

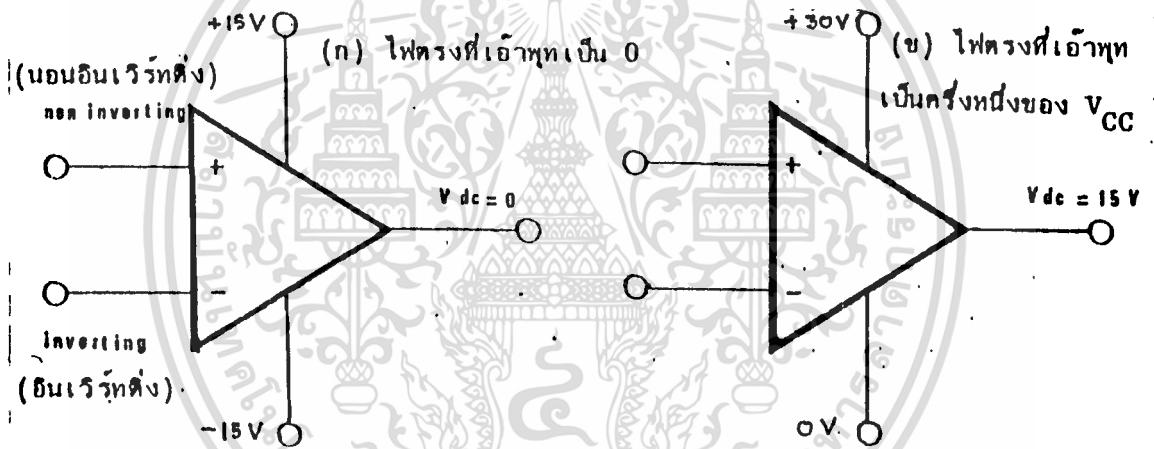
2.5 หลักการทำงานและสัญลักษณ์ของออปแอมป์

สัญลักษณ์ของออปแอมป์ดังรูปที่ 2.8 ใช้เป็นรูปสามเหลี่ยมมีอินพุท 2 อินพุท เอาท์พุท ออกทางเดียว มีไฟตรงป้อนได้ 2 แบบเป็นส่วนใหญ่ ผลของการป้อนดิซีบวก ลบ ดังรูปที่ 2.8 (ก) จะทำให้ได้ไฟตรงตรงเอาท์พุทเป็นศูนย์ (0V) และในรูปที่ 2.8 (ข) ไฟตรงเป็นครึ่งหนึ่งของไฟตรง ที่ป้อน เช่นไฟเอาท์พุทจะเป็น 15 โวลต์ ถ้าป้อนไม่ตรง 30 โวลต์ และ 0 โวลต์ ที่กราวด์เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟตรงที่ให้นี้เป็นการให้ไฟช้อนเพื่อให้ทรานซิสเตอร์ภายในออปแอมป์ทำงานโดยมีอินพุตอินเวอร์ทติ้ง เป็นตัวควบคุมทางด้านอินพุต และมีสัญญาณอินพุตเข้ามาทางข้างใดข้างหนึ่งของอินเวอร์ทติ้งเทอร์มินัล (Inverting Terminals)

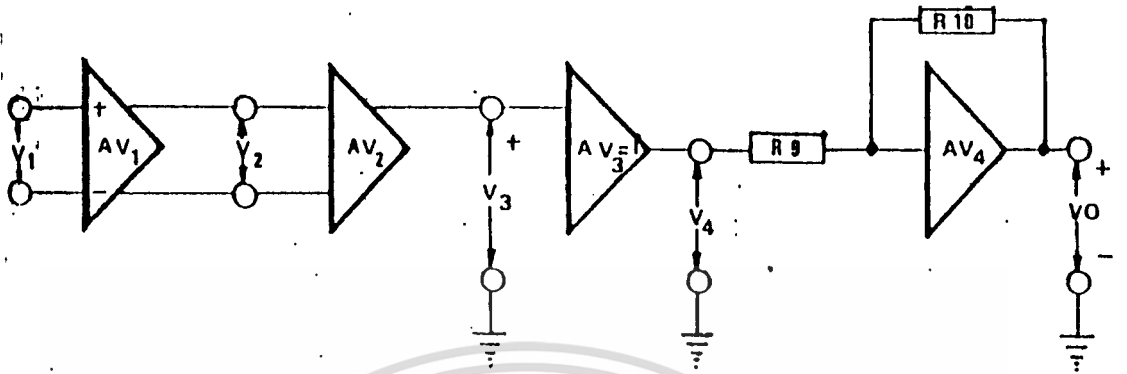
ออปแอมป์ โดยทั่วไปจะประกอบขึ้นจากวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์ (Differential Amplifier) ตรงอินพุต โดยขาเบสของทรานซิสเตอร์ทั้งสองคือขาอินพุตอินเวอร์ทติ้ง ดังรูปที่ 2.9 กับ 2.10 (เบสของทรานซิสเตอร์ Q2 กับ Q3) และมีวงจรบัฟเฟอร์เป็นภาคกันระหว่างอินพุตดิฟเฟอเรนเชียลกับเอาต์พุตภาคขยายกำลัง ทำให้ผลทางภาคขยายกำลังทางเอาต์พุตไม่มีผลกระทบกระเทือนทางอินพุตและอื่นๆ และภาคสุดท้ายถัดไปคือเอาต์พุตไดรเวอร์ซึ่งเป็นภาคขยายตัวสุดท้ายของออปแอมป์



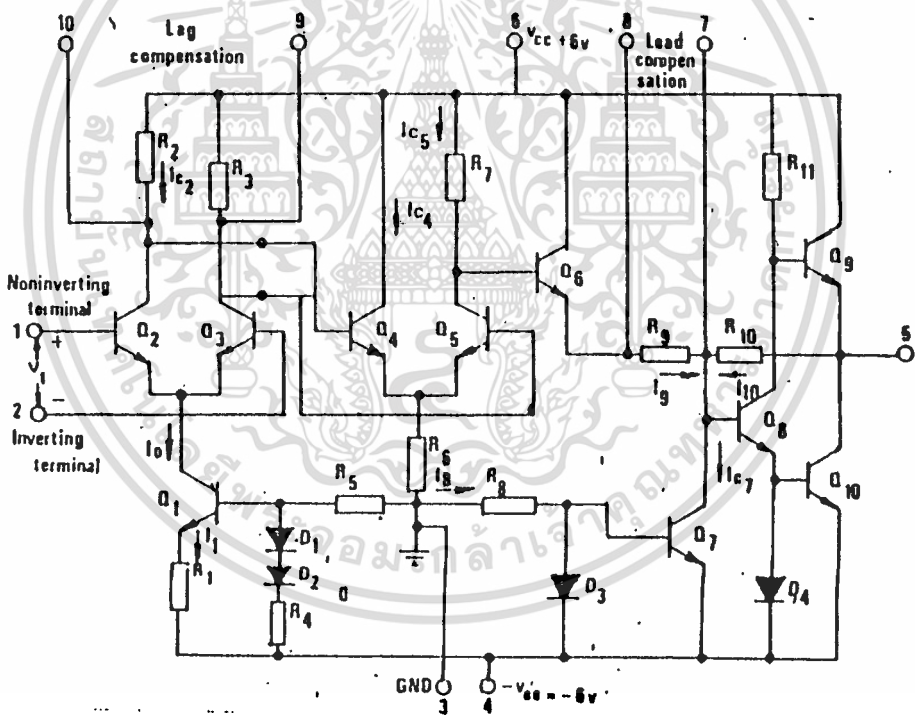
รูปที่ 2.8 สัญญุดักขณและการไบอัสออปแอมป์

วงจรของออปแอมป์เบอร์ MC1530 เป็นออปแอมป์ที่ใช้ในงานทั่วไปโดยมีทรานซิสเตอร์ Q2 กับ Q3 เป็นคู่ดิฟเฟอเรนเชียลหน้าสุด มีอินพุตเบสของทรานซิสเตอร์ Q2 เป็นอินเวอร์ทติ้ง และเบสของ Q3 เป็นอินพุตของอินเวอร์ทติ้ง โดยมีเอาต์พุตของทั้ง Q2 และ Q3 ทางคอลเล็กเตอร์ต่อตรงเข้าเบสของคู่ดิฟเฟอเรนเชียลทรานซิสเตอร์ Q4 กับ Q5 ตัวถัดไป และใช้เอาต์พุตของคอลเล็กเตอร์ Q5 ต่อสัญญาณออกเข้าไปยังเบสของ Q6 ซึ่งเป็นตัวบัฟเฟอร์ และทรานซิสเตอร์ Q7, Q8, Q9, Q10 เป็นภาคขยายสุดท้าย ซึ่งต่อแบบไดเรกต์คัปเปิลด์ (Direct Coupled) แบบควอซีคอมพลิเมนต์ารี (Quasi Complementary) สำหรับขยายสัญญาณภาคสุดท้ายก่อนจะนำออกไปใช้งาน ทรานซิสเตอร์ Q1 เป็นตัวเคอร์เร้นท์ซอร์ส (Current Sources) ทำให้ภาคดิฟเฟอเรนเชียลทรานซิสเตอร์ Q2 กับ Q3 มีอัตราขยายสูงมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 บล็อกไดอะแกรมของออปแอมป์



รูปที่ 2.10 วงจรภายในของออปแอมป์ MC 1530

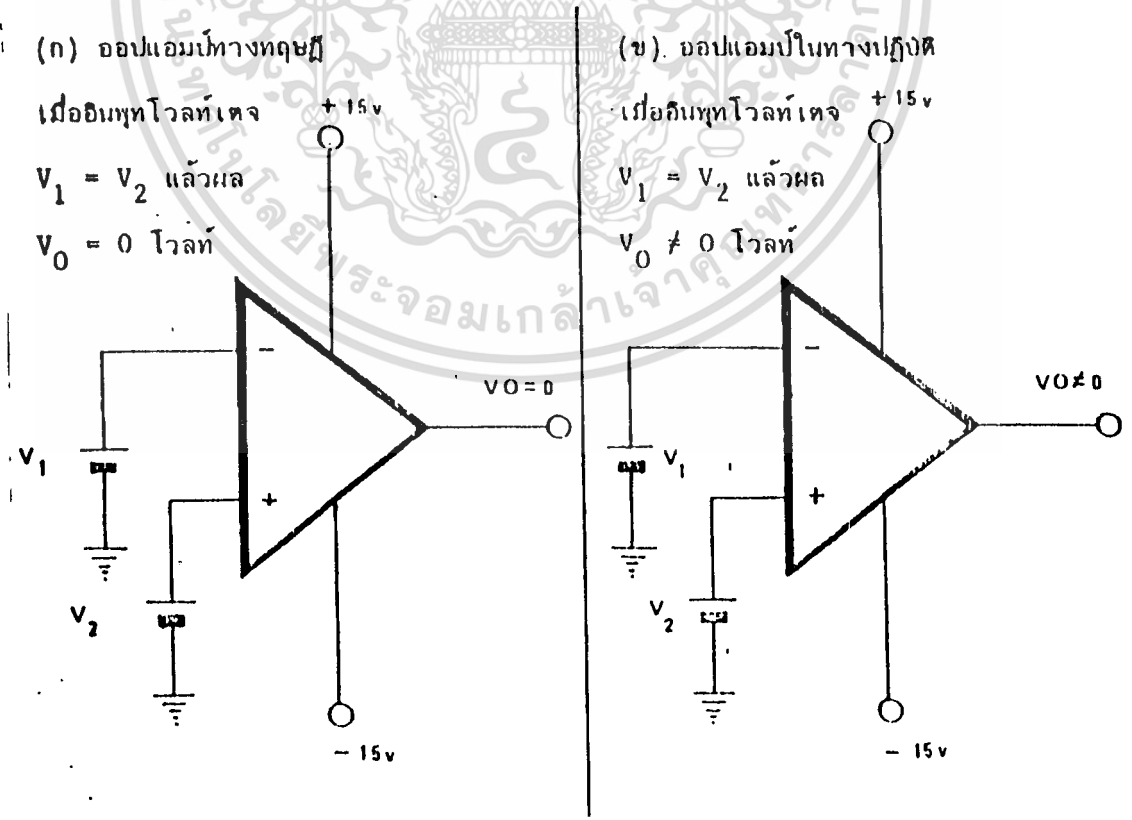
2.6 พารามิเตอร์ต่าง ๆ ของออปแอมป์

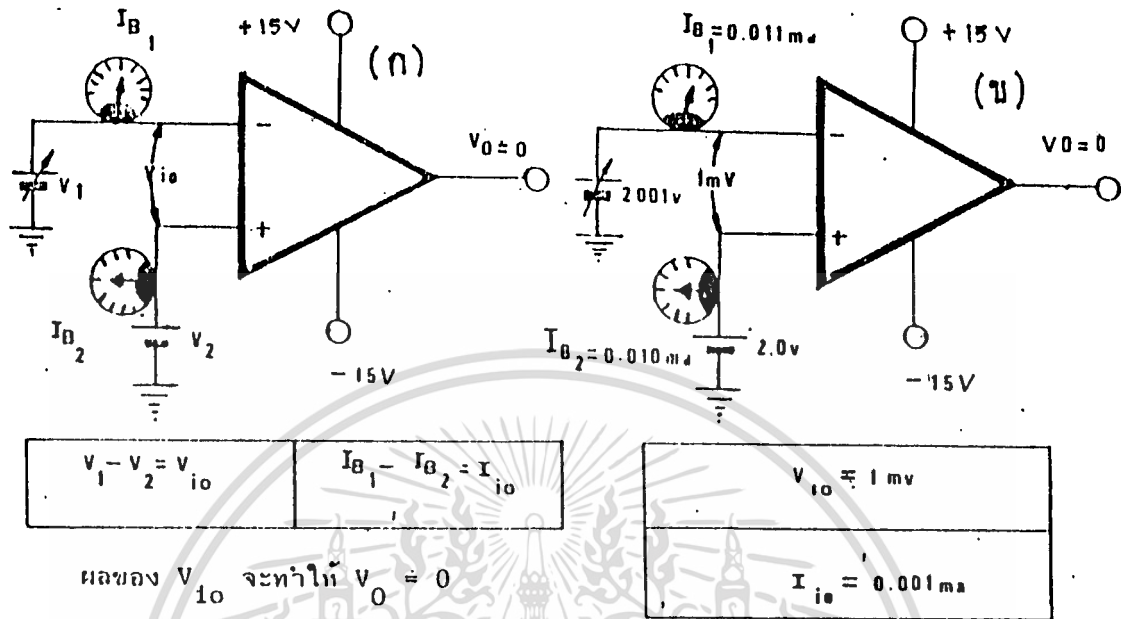
เป็นค่าที่บอกไว้ในคู่มือของออปแอมป์เพื่อให้วิศวกรหรือนักประดิษฐ์ไว้ใช้ออกแบบสร้างวงจรต่างๆ ค่าแรกที่จะขอกล่าวถึงคือค่าคลาดเคลื่อนทางโวลต์แดงและกระแสทางอินพุตและเอาต์พุต ซึ่งใช้ชื่อว่าอินพุตออฟเซ็ทโวลต์แดง (Input offset Voltage) หรืออินพุตออฟเซ็ทเคอร์เร็นท์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Input offset Current) และเอาต์พุตออฟเซ็ทโวลต์เตจ (Output offset voltage) และค่าอื่นๆ อีกเช่น สลัวเรท(Slew Rate)

เริ่มต้นจากค่าออฟเซ็ทโวลต์เตจต่างๆ จากรูปที่ 2.11 (ก) ซึ่งจะเห็นว่าถ้าเป็นออปแอมป์ที่ดีที่สุด จะมีคุณสมบัติคือเป็นโวลต์เตจทางอินเวิร์ทติง (V_1) มีค่าเท่ากับโวลต์เตจของทางนอนอินเวิร์ทติง (V_2) แล้ว โวลต์เอาต์พุต (V_0) จะมีค่าเท่ากับศูนย์ ซึ่งตามความเป็นจริงหรือทางปฏิบัติแล้ว ปรากฏดังรูปที่ 2.11 (ข) ว่าไม่เท่ากับศูนย์ ที่เป็นเช่นนี้ก็เพราะความคลาดเคลื่อนเล็กๆ น้อยๆ ในตัวออปแอมป์นั่นเอง

โดยการปรับค่า V_1 ให้มากขึ้นหรือน้อยลงกว่า V_2 เพียงเล็กน้อยผลปรากฏว่าเอาต์พุตโวลต์เตจมีค่าเป็นศูนย์ดังรูปที่ 2.12 (ก) ผลต่างระหว่าง V_1 กับ V_{io} คือ V_{io} ซึ่งมีค่า V_{io} นี้จะทำให้เอาต์พุตโวลต์เตจเป็นศูนย์ได้ ค่า V_{io} นี้เรียกว่าค่าอินพุตออฟเซ็ทโวลต์เตจของออปแอมป์ ซึ่งในรูป 2.12(ข) จะเห็นว่าผลต่างของแบบเตอร์ V_1 กับ V_2 เป็น 1 มิลลิโวลต์ แล้วทำให้เอาต์พุตโวลต์เตจ (V_0) เท่ากับศูนย์ นั่นแสดงว่าค่าของอินพุตออฟเซ็ทโวลต์เตจ (V_{io}) ของออปแอมป์ตัวนี้มีค่า 1 มิลลิโวลต์





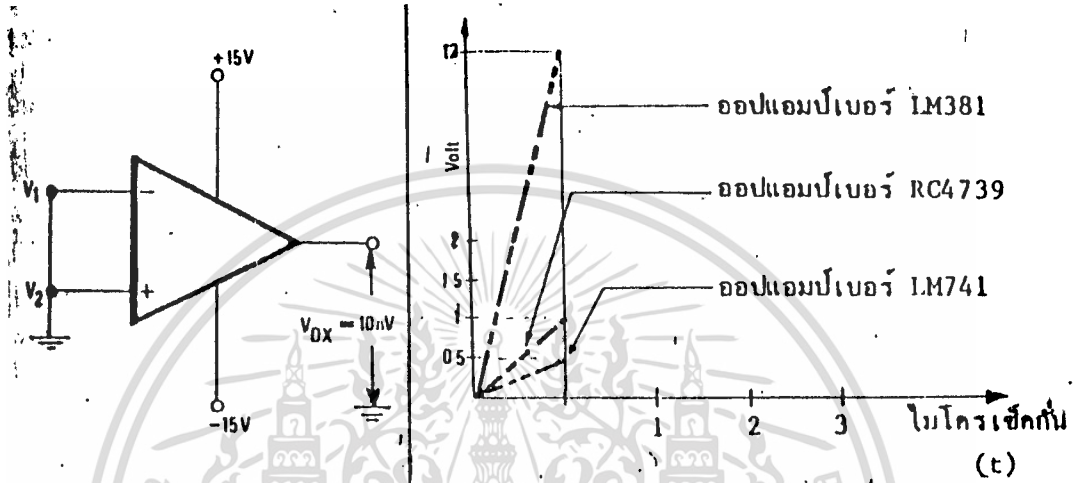
รูปที่ 2.12 การวัดค่ากระแสอินพุตออฟเซ็ท

เช่นกันกับการหาค่ากระแสอินพุตออฟเซ็ท (Input offset Current) ซึ่งใช้สัญลักษณ์เป็น (I_{io}) ซึ่งจากรูปที่ 2.12 (ก) กระแสอินพุตออฟเซ็ท (I_{io}) จะมีค่าเท่ากับผลต่างของกระแสอินพุตทั้งสอง คือกระแสอินพุตอินเวอร์ตติ้ง (I_{b2}) กับกระแสอินพุตเวอร์ตติ้ง (I_{b1}) นั่นเอง ซึ่งในรูปที่ 2.12 (ข) ผลต่างของกระแสอินพุตทั้งสองมีค่าเป็น 1 mA ซึ่งเป็นค่ากระแสอินพุตออฟเซ็ท (I_{io}) นั่นเอง

ค่าเอาต์พุตออฟเซ็ทโวลต์เดจเป็นค่าโวลต์เดจทางเอาต์พุตเมื่ออินพุตทั้งสองคืออินเวอร์ตติ้งกับนอนอินเวอร์ตติ้งลงกราวด์ หรือโวลต์เดจที่อินพุตอินเวอร์ตติ้ง (V_1) กับทางนอนอินเวอร์ตติ้ง (V_2) มีค่าเท่ากันและมีค่าเป็นศูนย์ ดังแสดงในรูปที่ 2.13 ซึ่งผลของการจับอินพุตทั้งสองลงกราวด์นั้นเอาต์พุตโวลต์เดจควรจะมีค่าเป็นศูนย์ แต่ในทางปฏิบัติปรากฏว่ามีค่าโวลต์เดจทางเอาต์พุตมีค่าน้อยมากปรากฏ ที่เป็นเช่นนี้เป็นเพราะความคลาดเคลื่อนต่างๆ ภายในของออปแอมป์นั่นเอง ค่าโวลต์เดจที่ได้จากการอ่านไมโครโวลต์มิเตอร์ดังรูปที่ 2.12 เรียกว่าค่าเอาต์พุตออฟเซ็ทโวลต์เดจ (Output Offset Voltage)

กระแสอินพุตออฟเซ็ทครีฟท์ (Input Offset Current Drift) เป็นค่ากระแสอินพุตออฟเซ็ทเกี่ยวข้องกับอุณหภูมิ กล่าวคือเป็นอัตราการเปลี่ยนแปลงของกระแสอินพุตออฟเซ็ท ต่อการเปลี่ยนแปลงของอุณหภูมิใช้สัญลักษณ์เป็น I_{io} Drift ซึ่งปกติมีค่าน้อยมากดังตัวอย่างเช่น 0.1

อินพุทออฟเซ็ทโวลต์เดจคริฟท์ (Input Offset Voltage Drift) เป็นอัตราส่วนของการเปลี่ยนแปลงของอินพุทออฟเซ็ทโวลต์เดจต่อการเปลี่ยนแปลงของอุณหภูมิ ใช้สัญลักษณ์ V_{IO} Drift ซึ่งมีค่าประมาณ 1 nV/C เป็นต้น



รูปที่ 2.13 ค่าเอาต์พุทออฟเซ็ทโวลต์เดจ

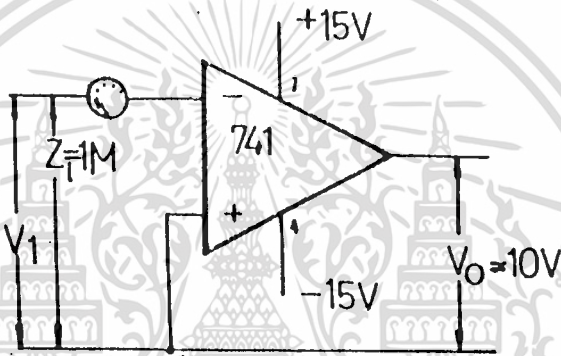
รูปที่ 2.14 สลัวเรทเบอร์ต่างๆ

ค่าสลัวเรท (Slew Rate) เป็นค่าแสดงอัตราการเปลี่ยนแปลงของสัญญาณเป็นโวลต์ต่อเวลา หรือเป็นความสามารถของออปแอมป์ที่จะสามารถตอบสนองการเปลี่ยนแปลงของโวลต์เดจต่อเวลา มีหน่วยเป็นโวลต์ต่อไมโครเซ็กกัน (V/ μ s) ดังตัวอย่างในรูปที่ 2.14 ดังการเปรียบเทียบค่าสลัวเรทของออปแอมป์แบบต่างๆ โดยจากคู่มือออปแอมป์จะบอกให้ทราบถึงค่าสลัวเรทของออปแอมป์ต่างๆ เช่น LM741 มีค่าสลัวเรทเพียง 0.5 โวลต์ต่อ 1 ไมโครเซ็กกัน หมายความว่าเอาต์พุทโวลต์เดจของออปแอมป์ 741 สามารถเปลี่ยนศักย์ไฟได้เพียง 0.5 โวลต์ ต่อเวลาหนึ่งในล้านวินาที

ส่วนของออปแอมป์เบอร์อาร์ซี 4739 มีสลัวเรทถึง 1 โวลต์ต่อไมโครเซ็กกันหมายถึงออปแอมป์ไอซีเบอร์นี้สามารถเปลี่ยนแปลงความแรงของศักย์ไฟได้สูงกว่าออปแอมป์ 741 ในระยะเวลาหนึ่งไมโครเซ็กกันเท่าๆ กันส่วน 381 เป็นออปแอมป์ที่มีสลัวเรทสูงถึง 13โวลต์ต่อหนึ่งไมโครเซ็กกัน ซึ่งหมายถึงความสามารถของออปแอมป์ตัวนี้ดีกว่าออปแอมป์ 741 ถึง 26 เท่าเมื่อเทียบเวลาเท่าๆ กัน

2.7 ค่าโอเพ่นลูปโวลต์เตจเกนของออปแอมป์ (Open loop Voltage Gain of the op-amp)

ใช้สัญลักษณ์ย่อ A_o เป็นตัวบอกอัตราขยายของออปแอมป์ เมื่อไม่มีวงจรถูกแบ็ค (Feedback) หรือวงจรถูกย้อนสัญญาณเอาต์พุตกลับดังรูป 2.15 ซึ่งมีค่าสูงมากเป็น 100,000 ของออปแอมป์ปกติของไอซี 709 หรือ 741 และมีความต้านทานทางอินพุต สูงสุดเป็นเม็กกะโอห์ม ซึ่งจะเห็นได้จากการทดลองว่า เมื่อให้ออนอินเวิร์ทติ้งหรืออินพุตบวกของออปแอมป์ลงกราวด์ ถ้าต้องการให้ได้โวลต์เตจทางเอาต์พุตถึง 10 โวลต์ จะใช้ไฟเอซีทางอินพุตเพียง 1.0 มิลลิโวลต์เท่านั้น แสดงว่าอัตราขยายของออปแอมป์ตัวนี้มีถึง 10000 เท่า



รูปที่ 2.15 Open loop voltage gain circuit

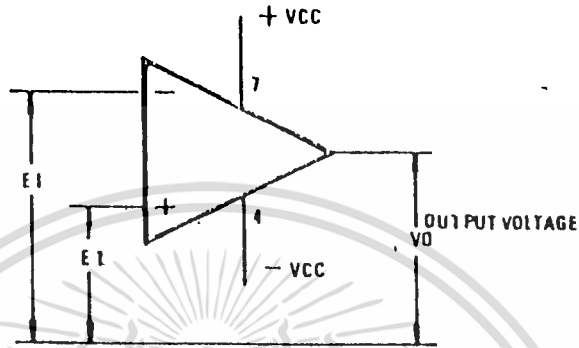
และเช่นเดียวกันถ้าต้องการหาค่าความต้านทานทางเอซีของออปแอมป์ (Z_i) ก็โดยการหาออปแอมป์มิเตอร์ที่มีความไวสูงมาต่อดังรูป 2.15 เดิม ผลจากการทดลองสมมติว่าอ่านค่าได้เป็น 0.01 มิลลิแอมป์ที่ค่าอินพุตโวลต์เตจทางเอซีเป็น 14 โวลต์ จะคำนวณค่า Z_i จากสมการ

$$Z_i = V_i / I_i = 10 \text{ V} / (0.01 \times 10^{-3}) = 1 \text{ เม็กกะโอห์ม}$$

2.8 หลักการคำนวณเบื้องต้นของออปแอมป์

การคำนวณหาค่าโวลต์เตจเอาต์พุตทางเอซี (V_o) จะคำนวณได้จากสูตรข้างล่างนั้น หมายความว่าเอาต์พุตโวลต์เตจจะขึ้นอยู่กับผลต่างของอินพุตโวลต์เตจทั้งสองคือ E_1 อินพุตโวลต์เตจทางอินเวิร์ทติ้งอินพุตกับ E_2 อินพุตโวลต์เตจทางค่านอนอินเวิร์ทติ้งอินพุต ถ้าผลต่างของอินพุตทั้งสองมาก เอาต์พุตโวลต์เตจ V_o ก็จะมีค่ามากตาม แต่ทั้งนี้จะต้องไม่เกินค่ากำหนดหนึ่ง หรือค่า V_o สูงสุดจะไม่เกินค่า $\pm V_{cc}$

$$V_o = A_o (E_1 - E_2)$$



รูปที่ 2.16 แสดงสมการและเอาต์พุตโวลต์เทียบกับอินพุตทั้งสองของออปแอมป์

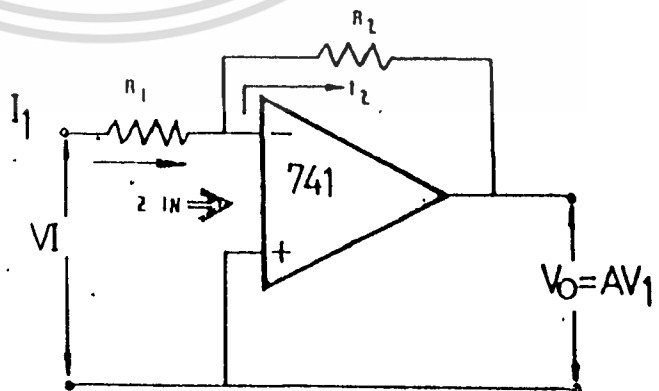
เนื่องจากอัตราขยายของออปแอมป์ (A_o) ของแต่ละตัวในขบวนการผลิตที่ละล้านตัวจะมีค่าไม่เท่ากันและผิดแผกแตกต่างกันมากมาย บางตัวมีอัตราขยายทางโวลต์ตรง (A_o) เป็นล้านเท่า บางตัวเป็นแสนเท่า เป็นต้น การออกแบบใช้งานจริงๆ จึงใช้อุปกรณ์พาสซีฟ กล่าวคือรีซิสเตอร์ช่วยกำหนดอัตราขยายของวงจรให้คงที่ถึงแม้ออปแอมป์แต่ละตัวจะมีอัตราขยายของออปแอมป์ (A_o) แต่ละตัวไม่เท่ากัน แต่จะขึ้นอยู่กับความต้านทาน R_2 กับ R_1 ซึ่งความต้านทาน R_2 เรียกว่า ฟีดแบ็ครีซิสเตอร์

$$A = R_2/R_1$$

$$Z_{in} = R_1$$

$$V_o = -A v_i$$

$$i_1 = i_2$$



รูปที่ 2.17 สมการและการต่อออปแอมป์แบบโกลสลับอินเวรติงคิซีแอมพลิไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการและวงจรในรูป 2.17 เราสามารถออกแบบวงจรได้ตามต้องการดังตัวอย่างข้างล่างคือ

ตัวอย่างที่ 2.1 ต้องการ $V_0 = 3$ โวลต์ โดยแหล่งจ่ายสัญญาณเอซีที่ต้องการให้ขยายมีแรงไฟเพียง 100 มิลลิโวลต์ และเอาต์พุตอิมพีแดนซ์ของแหล่งจ่ายสัญญาณไฟเป็น 500 โอห์ม ใช้ออปแอมป์ 741 ซึ่งมีโวลต์เดจเคนเป็นแสนเท่า

แหล่งจ่ายสัญญาณไฟเอซีมีความต้านทานทางเอซีทางเอาต์พุตค่าเพียง 500 โอห์ม จึงไม่มีปัญหาสำหรับการต่อเข้ากับออปแอมป์สำหรับขยาย กำหนดค่าความต้านทานทางอินพุตของวงจรเป็น 10 กิโลโอห์ม หรือ $Z_i = 10\text{ K}$

$$\text{แต่ } Z_i = R_1 = 10\text{ K}$$

$$A = V_2/V_1$$

$$= 3/(100 \times 1/1000)$$

$$= 30$$

$$\text{แต่ } A = R_2/R_1$$

$$R_2/R_1 = 30$$

$$R_2 = 30R_1$$

$$R_2 = 300\text{ K}$$

จะเห็นว่าอัตราขยายของวงจรและอื่นๆ ไม่ขึ้นอยู่กับค่าโอเพนโวลต์เดจเคน (A_o) ของออปแอมป์แต่อย่างไรเลย และในรูป 2.18 เป็นวงจรและสมการอีกแบบหนึ่งของออปแอมป์ซึ่งต่างจากวงจรออปแอมป์ในรูป 2.17 และจัดว่าเป็นวงจรออปแอมป์ที่นิยมใช้กันมาก

$$A = (R_1 + R_2)/R_2$$

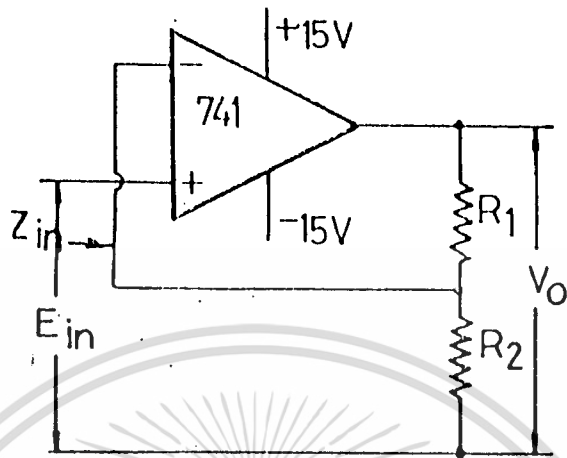
$$V_o = A \cdot E_{in}$$

$$Z_{in} = A_o Z_i / A$$

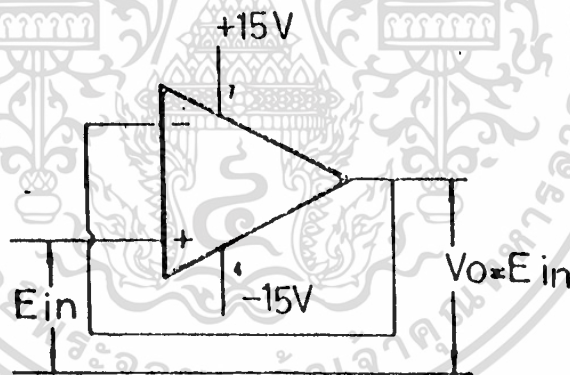
A_o = เป็นอัตราขยายของออปแอมป์ หรือเรียกอีกอย่างหนึ่งว่า โอเพนโวลต์เดจลูปเกน (Open Voltage loop Gain)

A = เป็นอัตราขยายทางโวลต์เดจของวงจร

Z_i = ความต้านทานทางอินพุตทางเอซีของออปแอมป์ อนุญาตให้นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 วงจรออปแอมป์ที่นิยมใช้ทั่วไป



รูปที่ 2.19 วงจรคิซีฟอลโลเวอร์

รูปที่ 2.19 เป็นการต่อแบบคิซีโวลท์เตจฟอลโลเวอร์ (DC. Voltage follower) กล่าวคือ เป็นวงจรที่ไม่มีอัตราขยาย ($A = 1$) หรือเรียกวงจรประเภทนี้เสมอ ๆ ว่า ยูนิตีเกน (Unity Gain) หรือแปลว่าวงจรที่ไม่มีอัตราการลดหรือขยายจะใช้เสมอสำหรับเป็นตัวกั้น (Buffer) ระหว่างภาคข้างหน้าทางอินพุตกับภาคข้างหลังคือ โหลด (load) ไม่ให้ถึงกันกล่าวคือป้องกันไม่ให้ ผลของการเพิ่มหรือลดโหลดทางเอาท์พุตเป็นผลทำให้เกิดการเปลี่ยนแปลงทางภาคหน้าๆ นั่นเอง

$A = 1$

$V_0 = E_0 = E_{in}$

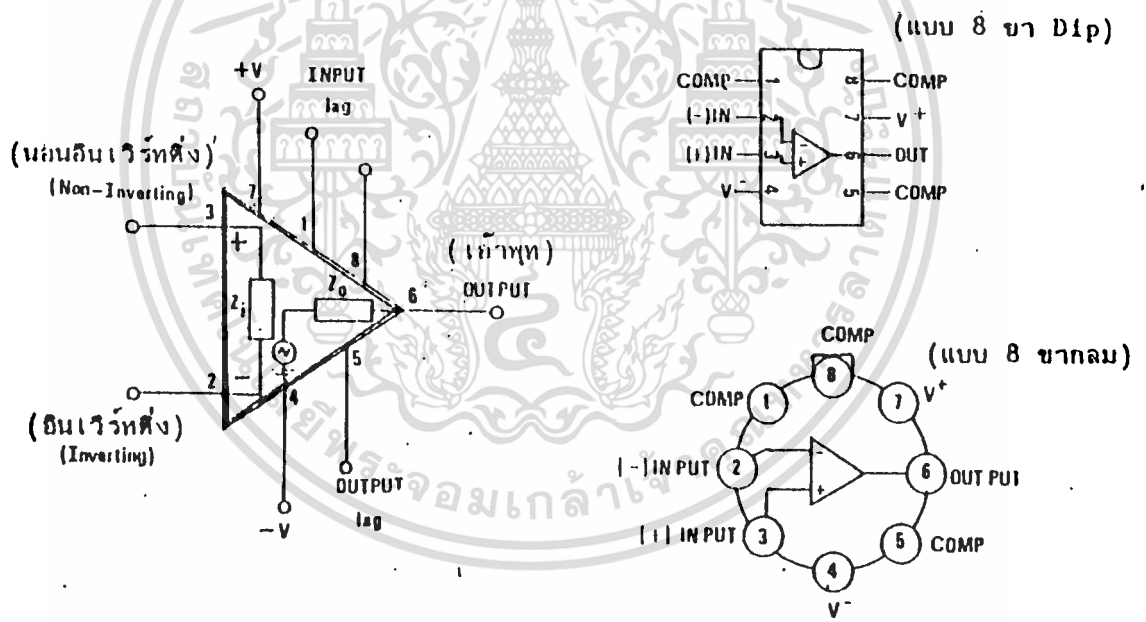
$Z_{in} = A_0 Z_i$

Z_i = อินพุตอิมพีแดนซ์ของออปแอมป์

A_0 = อัตราการขยายของออปแอมป์

2.9 วงจรอิควิวาเลนต์ของออปแอมป์ (Op-Amp Equivalent Circuits)

วงจรอิควิวาเลนต์ของออปแอมป์จะบอกถึงคุณสมบัติของออปแอมป์ทางเอซี ทั้งทางอินพุตและเอาต์พุตโดยทางอินพุตระหว่างนอนอินเวิร์ทติงขา 3 กับขา 2 อินเวิร์ทติงจะแทนด้วยความต้านทานทางอินพุต Z_i ซึ่งมีค่าสูงมากแล้วแต่เบอร์ของออปแอมป์



(ก) วงจรอิควิวาเลนต์ของออปแอมป์

(ข) ขาภายนอกของออปแอมป์

รูปที่ 2.20 วงจรอิควิวาเลนต์ภายในของออปแอมป์และขาภายนอกของออปแอมป์

Z_0 แทนเอาต์พุตอิมพีแดนซ์ ซึ่งมีค่าความต้านทานต่ำมาก โดยมีโวลต์เตจช้อสทางเอาต์พุตอ่อนนุ่มกับ Z_0 แสดงถึงอัตราการขยายทางโวลต์เตจของออปแอมป์ซึ่งมีค่าสูงมากเป็นแสน

เท่าทั้งนี้เพราะผ่านการขยายจากคูคิฟเฟอร์เร็นเซียลทรานซิสเตอร์ภาคต้นและโวลท์เทจไดรเวอร์ซึ่งเป็นภาคสุดท้ายของออปแอมป์

2.10 การประยุกต์ใช้งานออปแอมป์

ในปัจจุบันเรามีไอซีออปแอมป์มากมายหลายเบอร์ บางชนิดก็เป็นชนิดใช้งานพิเศษเช่น ใช้ที่ความถี่สูง ใช้สำหรับวงจรที่ต้องการอินพุตอิมพีแดนซ์สูง หรือใช้เมื่อวงจรเป็นชนิดสัญญาณรบกวนต่ำ เป็นต้น

การประยุกต์ใช้งานออปแอมป์มีมากมายไม่สิ้นสุด จนกระทั่งออปแอมป์เป็นไอซีที่นิยมมากในไอซีจำพวกลิเนียร์ไอซีเพราะเราสามารถสร้างวงจรต่างๆ ได้มากมายเช่น วงจรสังเคราะห์สัญญาณฟังก์ชันต่างๆ วงจรทรานซิสเตอร์ วงจรรวมสัญญาณ สาเหตุอีกประการหนึ่งที่ทำให้ออปแอมป์มีใช้กันมากคือออปแอมป์มีราคาถูก

2.11 การต่อวงจรพื้นฐานของออปแอมป์

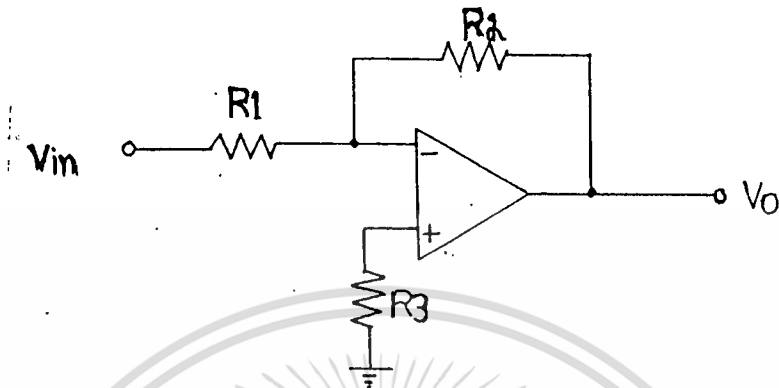
- การขยายแบบกลับเฟส (Inverting Amplifier)

วงจรพื้นฐานของการขยายสัญญาณแบบกลับเฟส แสดงดังรูปที่ 2.21 ในวงจรนี้มีอัตราขยายปิดลูป เท่ากับ R_2/R_1 อัตราส่วนนี้จะมีค่าน้อยเมื่อเทียบกับกำลังขยายของอัตราขยายเปิดลูปค่า Z_{in} จะมีค่าเท่ากับ R_1 แบนความกว้าง (BW) ของอัตราขยายปิดลูปจะมีค่าเท่ากับความถี่กำลังขยายที่เป็นหนึ่งหารด้วยอัตราขยายปิดลูป

ข้อควรระวังที่ควรจะต้องสังเกต ค่า R_3 ควรจะเลือกค่าเท่ากับ R_1 ขนานกับ R_2 เพื่อที่จะลดค่าคลาดเคลื่อนของแรงดันออฟเซตซึ่งเกิดจากกระแสไบอัส

$$V_{out} = (R_2/R_1)V_{in}$$

$$R_3 = R_1/R_2$$



รูปที่ 2.21 วงจรขยายแบบกลับเฟส

ค่าแรงดันออฟเซตที่เอาต์พุตของออปแอมป์ จะมีค่าเท่ากับอัตราขยายปิดคูณด้วยแรงดันออฟเซตที่อินพุต

$$V_o = V_{io} (1 + R_2/R_1) \text{ For non inverting and, inverting configuration}$$

$$V_o = \text{Output offset Voltage}$$

$$V_{io} = \text{Input offset Voltage}$$

ค่าคลาดเคลื่อนออฟเซตที่อินพุตของออปแอมป์ประกอบด้วยส่วนสำคัญ 2 ส่วนคือแรงดันอินพุตออฟเซตและกระแสอินพุตไบอัส ค่าแรงดันออฟเซตอินพุตของออปแอมป์อาจจะถูกกำหนดไว้ตายตัวภายในอุปกรณ์ ถึงอย่างไรก็ตามผลอันเนื่องมาจากกระแสอินพุตไบอัสก็ขึ้นอยู่กับโครงสร้างของวงจรที่ใช้สำหรับการลดค่าแรงดันออฟเซตของออปแอมป์ที่อินพุตให้น้อยที่สุดโดยปราศจากการปรับค่าในวงจรมานั้น ทำได้โดยให้ค่าความต้านทานที่ต่อขาอินพุตของทั้ง 2 อินพุตมีค่าเท่ากันในกรณีนี้ค่ามากที่สุดของแรงดันออฟเซตจะมีค่าเท่ากับผลบวกทางพีชคณิต ของแรงดันออฟเซตและค่าแรงดันที่ตกคร่อมระหว่างความต้านทานของแหล่งกำเนิดซึ่งเกิดจากกระแสออฟเซต โดยปกติแรงดันออฟเซตที่จะเป็นเทอมที่มีความคลาดเคลื่อนมากกว่า ในกรณีที่ค่าความต้านทานของแหล่งกำเนิดที่มีค่าต่ำและกระแสออฟเซตจะเกิดความคลาดเคลื่อนสำหรับค่าความต้านทานของแหล่งกำเนิดมีค่าสูง

ในการประยุกต์ควรให้ค่าความต้านทานที่ต่อขาอินพุตทั้งสองมีค่าสูงและค่าแรงดันออฟเซตของออปแอมป์เอาต์พุต อาจจะปรับโดยการเปลี่ยนแปลงค่าโดยใช้การเปลี่ยนแปลงแรงดัน

เอกสารนี้คัดกร่อมระหว่างขาอินพุตกับกราวด์แทนที่(ขาอินพุตข้างใดข้างหนึ่ง)คล้ายๆ ไปด้วยเป็นตัวจัดแรงดัน
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

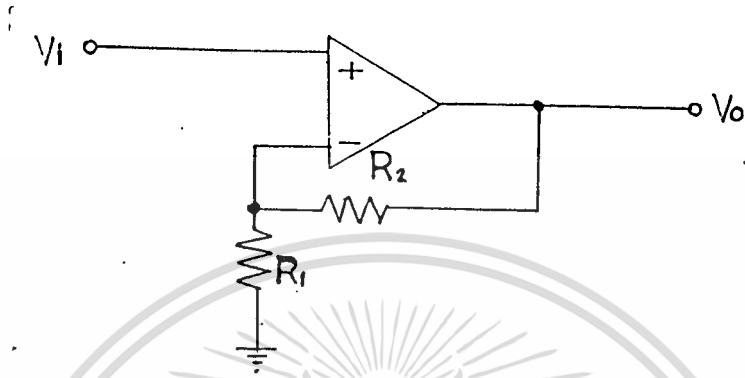
ออฟเซ็ทที่อินพุท ค่าแรงดันออฟเซ็ทของออฟเซ็ทของออปแอมป์ที่เอาท์พุทไม่ค่อยจะมีความสำคัญเท่าไรนัก ในกรณีที่ใช้การประยุกต์แบบการกลับปลิงสัญญาณไฟสลบในที่นี้สิ่งที่นำมาพิจารณาก็คือแรงดันออฟเซ็ทใดๆที่เอาท์พุทจะลดความเป็นเส้นตรงจากจุดสูงสุดถึงต่ำสุดของการแกว่งของเอาท์พุทของวงจรรขยาย

คุณสมบัติของอัตราขยายความถี่ (Gain frequency) ของออปแอมป์และการป้อนกลับของวงจรรจะต้องไม่ทำให้เกิดการออสซิลเลท และการป้อนกลับจะต้องไม่ทำให้เฟสเลื่อนเกิน 180 องศาสำหรับทุก ๆ ความถี่ซึ่งจะต้องนำมาให้กำลังขยายของออปแอมป์และวงจรรป้อนกลับของมันมีค่ามากกว่าหนึ่งในทางปฏิบัติ การเลื่อนเฟสไม่ควรจะเข้าใกล้ 180 องศา เพราะว่าจะเป็นการทำให้เสถียรภาพของภาวะที่กำหนดเข้าใกล้จุดวิกฤตของการออสซิลเลท

ออปแอมป์ที่ไม่มีการชดเชยภายในอาจจะนำมาใช้เพื่อให้การบั่นทอนของวงจรรป้อนกลับมีค่าสูงได้ดังตัวอย่างเช่น ไอซีเบอร์ LM101A อาจจะทำงานเป็นวงจรรขยายที่มีอัตราขยายเป็น 1 ในวงจรรขยายแบบกลับเฟสโดยใช้ตัวเก็บประจุการชดเชยที่มีค่าเท่ากับ 15 PF เพราะววงจรรป้อนกลับมีค่าการบั่นทอนเท่ากับ 6 เดซิเบล ในขณะที่เดียวกันถ้าใช้ค่า 30 PF สำหรับการขยายเป็น 1 แบบไม่กลับเฟสจะทำให้วงจรรป้อนกลับมีอัตราการขยายบั่นทอนเท่ากับศูนย์ เนื่องจากอัตราสลูว์ของออปแอมป์ขึ้นอยู่กับประจุการชดเชย ดังนั้นค่าอัตราสลูว์ของ LM101A ในการต่อให้อัตราขยายเป็นหนึ่งแบบกลับเฟสจะมีค่าเป็น 2 เท่าของการต่อแบบไม่กลับเฟส การชดเชยด้วยการต่อวงจรรพิเศษด้วยแคปเสถียรภาพและแถบความกว้างชดเชยที่ใช้ยังมีค่ามากจะทำให้ค่าของเสถียรภาพมากขึ้น

- วงจรรขยายแบบไม่กลับเฟส (Non-inverting Amplifier)

จากวงจรรูปที่ 2.22 เป็นวงจรรขยายแบบไม่กลับเฟสซึ่งมีค่าความต้านทานอินพุทที่สูงและช่วงกว้างของความถี่ที่ 3 เดซิเบล จะมีค่าเท่ากับความถี่ที่อัตราขยายเป็นส่วนหนึ่งของออปแอมป์หารด้วยกำลังขยายป้อนกลับ (Closed loop gain) ข้อแตกต่างอันดับแรกระหว่างการต่อวงจรรแบบนี้กับการต่อวงจรรแบบกลับเฟสคือเอาท์พุทจะมีลักษณะเหมือนกับทางอินพุทและยังมีค่าอินพุทอิมพีแดนซ์ที่สูงมากซึ่งมีค่าเท่ากับความแตกต่างของอินพุทอิมพีแดนซ์คูณด้วยอัตราขยายป้อนกลับ ในการประยุกต์เกี่ยวกับคัปปลิงนั้นค่าอินพุทอิมพีแดนซ์ไม่บ่อยจะมีความสำคัญเท่าไร เมื่อเทียบกับกระแสอินพุทและแรงดันตกคร่อมตัวต้านทานของแหล่งกำเนิดแล้ว

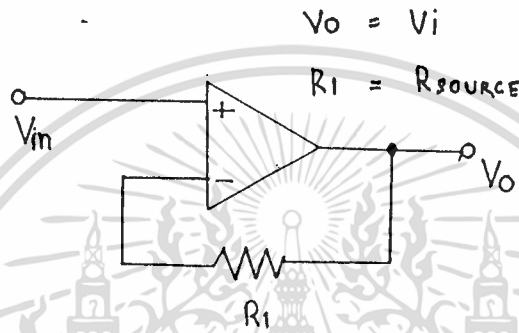


รูปที่ 2.22 วงจรขยายสัญญาณแบบไม่กลับเฟส

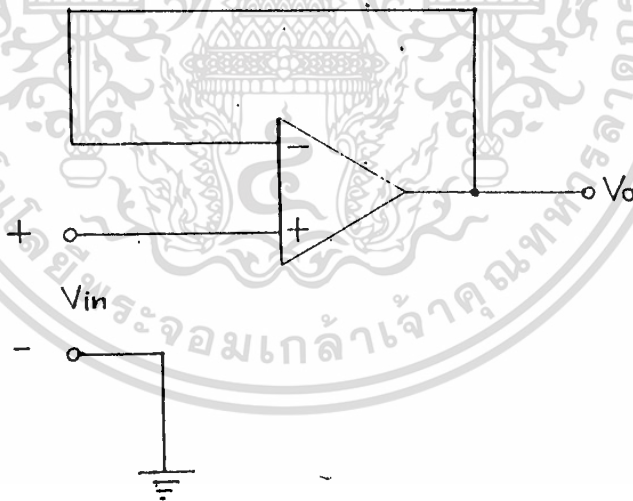
ข้อควรระวังในการใช้งานสำหรับออปแอมป์แบบนี้ก็เหมือนกับของการขยายแบบกลับเฟส แต่มีข้อยกเว้นอยู่ข้อหนึ่งคือ เอ๊าท์พุทของออปแอมป์จะเข้าไปอยู่ในช่วงการอิ่มตัว ถ้าอินพุทเกิดการลดยตัวและจะเป็นสิ่งที่สำคัญมาก ถ้าออปแอมป์นั้นต้องสวิทช์จากแหล่งจ่ายไฟหนึ่งไปยังอีกแหล่งหนึ่งส่วนการชดเชยที่ใช้ในวงจรขยายแบบกลับเฟส จะมีผลนำมาใช้ได้ในการต่อวงจรขยายแบบไม่กลับเฟส

- วงจรบัฟเฟอร์ (Buffer)

วงจรรขยายแรงดันมักจะพบใช้อยู่เสมอคือเป็นวงจรบัฟเฟอร์เพื่อลดความคลาดเคลื่อนของแรงดันที่เกิดจากการบั่นทอนจากแหล่งกำเนิดสัญญาณ และเพื่อแยกความต้านทานของแหล่งกำเนิดที่มีค่าสูงดังรูปที่ 2.23 อัตราการขยายของวงจรมีเป็น 1 เอาต์พุตจะเป็นไปตามอินพุต ดังนั้นจึงได้ชื่อว่า วงจรรขยายแรงดันตาม (Voltage Follower) วงจรรขยายบัฟเฟอร์ดังรูปที่ 2.23 ให้ค่าอินพุตอิมพีแดนซ์มากที่สุด



(ก) แบบการต่อวงจรบัฟเฟอร์ที่มีอัตราการขยายเป็น 1 สลัว์เร็วกว่ากับ 0.5 โวลต์/ไมโครเซ็คกัน



(ข) แบบวงจรรขยายแรงดันตามเกินเท่ากับ 1

รูปที่ 2.23 แบบของวงจรบัฟเฟอร์

ข้อควรระวัง 3 ประการที่ควรระวังในการประยุกต์วงจรรูปที่ 2.23 คือ

1. วงจรรขยายจะต้องชดเชยความถี่ สำหรับการงานที่อัตราขยายเป็น 1
2. การสวิงของเอาต์พุตของวงจรรขยายจะต้องถูกกำหนดโดยช่วงของสัญญาณแพร่ร่วมของ

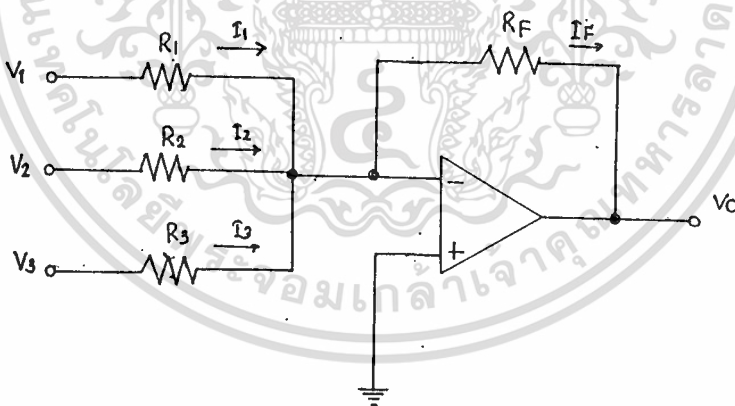
เอกสารอ้างอิงที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจรขยายบางตัวจะแสดงลักษณะแรงดันค้ำง เมื่อช่วงของสัญญาณเฟสรวมของวงจรถายมีค่าเกินกว่าที่กำหนด ถ้าอินพุททรานซิสเตอร์ที่จุดอินเวอร์ตึง อินพุทอ้อมตัว ดังนั้นอินพุทที่ไปยังทรานซิสเตอร์นี้จะถูกป้อนโดยตรงไปยังวงจรคอลเลกเตอร์ของมันเองผ่านรอยต่อระหว่างคอลเลกเตอร์กับเบส ดังนั้นอินเวอร์ตึงอินพุทจะกลายเป็นนอนอินเวอร์ตึงไปโดยปริยาย และถ้าเราจะจำกัดค่าของโวลต์รวมมีค่าเกินกว่าที่กำหนดไว้ ผลอันนี้จะทำให้เกิดการป้อนกลับแบบบวก เป็นผลทำให้เกิดการอ้อมตัวในวงจรถาย หรือที่เรียกว่าการค้ำง(แลทซ์)

- วงจรรวมสัญญาณ(Summing Amplifier)

วงจรพื้นฐานที่มีประโยชน์อีกวงจรหนึ่งสำหรับการใช้งานออปแอมป์คือวงจรรวมสัญญาณ (adder หรือ summer) วงจรนี้จะมีอินพุทมากกว่า 2 สัญญาณขึ้นไป และมีเอาต์พุทขั้วเดียว ในรูปที่ 2.24 แสดงตัวอย่างวงจรรวมสัญญาณซึ่งมี 3 อินพุท

แรงดัน V_1, V_2, V_3 จะทำให้เกิดกระแส I_1, I_2, I_3 ผ่านตัวต้านทาน R_1, R_2 , และ R_3 ตามลำดับ ซึ่งค่ากระแส I_1, I_2 และ I_3 นี้จะไหลเข้าอินพุทขั้วลบของออปแอมป์ไม่ได้จึงให้สผ่าน R_f ทั้งหมด ดังนั้นค่าของ I_f ก็จะมีค่าเท่ากับ $I_1 + I_2 + I_3$



รูปที่ 2.24 วงจรรวมสัญญาณ

โปรดสังเกตด้วยว่าวงจรนี้ก็คือนวงจรถายแบบอินเวอร์ตึงแต่มีหลายอินพุทเท่านั้นเอง อินพุทขั้วลบก็ยังคงทำหน้าที่เป็นกราวด์เสมือนทำให้ขั้วลบเท่ากับศูนย์โวลต์ก็จะหาค่า I_1, I_2 และ I_3 ได้ดังนี้

เอกสารนี้เป็นเอกสารที่ I1 = V1/R1, I2 = V2/R2, I3 = V3/R3 เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และหาค่า I_F ได้ดังนี้

$$I_F = -V_O/R_F$$

นั่นคือ

$$(-V_O/R_F) = (V_1/R_1) + (V_2/R_2) + (V_3/R_3)$$

จัดรูปให้สมการสวยขึ้นได้เป็น

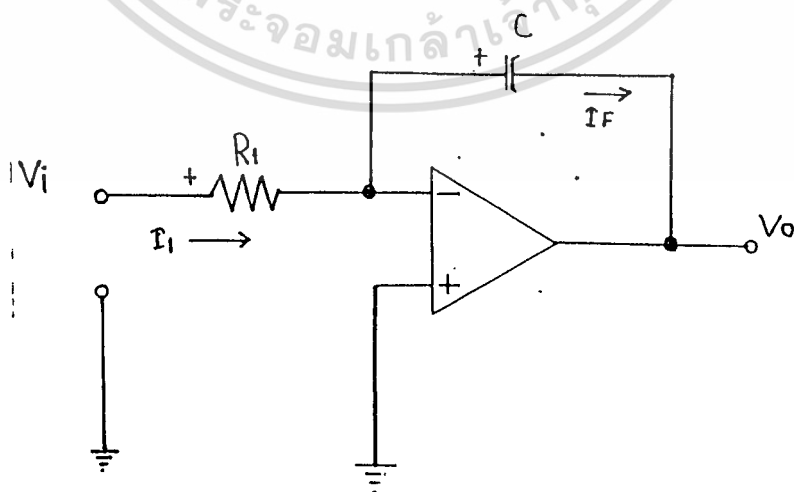
$$V_O = -R_F[(V_1/R_1) + (V_2/R_2) + (V_3/R_3)]$$

จากสมการนี้จะเห็นได้ว่าแรงดันเอาต์พุตจะขยายสัญญาณอินพุตแต่ละสัญญาณขึ้นมาแล้วจึงนำมารวมกันแต่มีทิศทางเปลี่ยนแปลงแรงดันตรงกันข้าม(แสดงทิศทางโดยเครื่องหมาย)กับผลรวมนี้สัญญาณแต่ละตัวจะถูกขยายมาอย่างน้อยเพียงใดขึ้นอยู่กับ R_1, R_2, R_3 และ R_F อินพุตอิมพีแดนซ์ที่สัญญาณ V_1, V_2 และ V_3 มองเห็นจะเท่ากับค่า R_1, R_2 และ R_3 ตามลำดับข้อนำสังเกตอีกประการหนึ่งสำหรับวงจรรวมสัญญาณนี้ก็คือสัญญาณอินพุตแต่ละสัญญาณจะไม่กวนกันหรือมีผลกระทบกระเทือนต่อกันเลยเหมือนกับว่าแต่ละสัญญาณป้อนแรงดันเข้ามาผ่านตัวต้านทานตัวอินพุตแล้วก็ลงกราวด์เสมือนไปเลย ด้วยเหตุนี้เราก็สามารถเพิ่มอินพุตเป็นกี่ขั้วก็ได้ตามใจชอบ

- วงจรอินทิเกรเตอร์ (Integrator Amplifier)

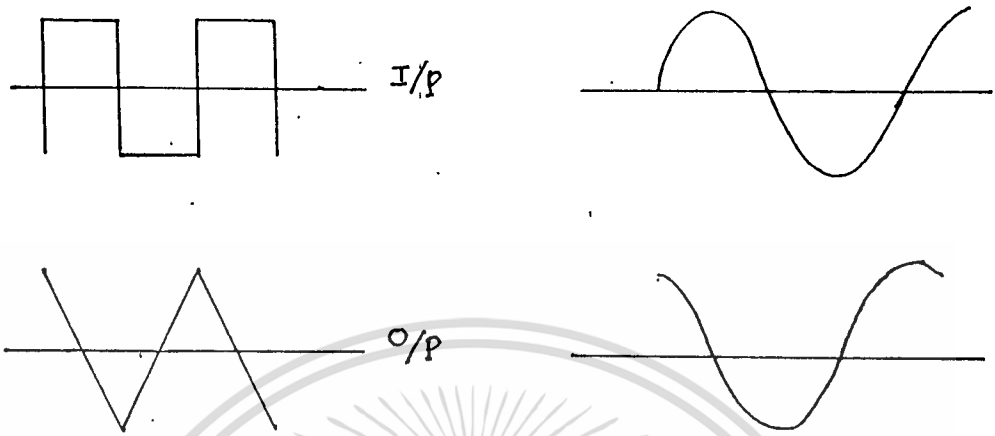
วงจรพื้นฐานของออปแอมป์ที่อธิบายไปแล้วนั้น ใช้ตัวต้านทานเป็นทางผ่านให้เกิดการป้อนกลับ สำหรับวงจรอินทิเกรเตอร์ (Integrator) ใช้ตัวเก็บประจุเป็นทางผ่านแทนดังรูป 2.25 (ก)

เนื่องจากไม่มีกระแสไหลเข้าอินพุตของออปแอมป์ ดังนั้นกระแสอินพุตที่ไหลผ่าน R_1

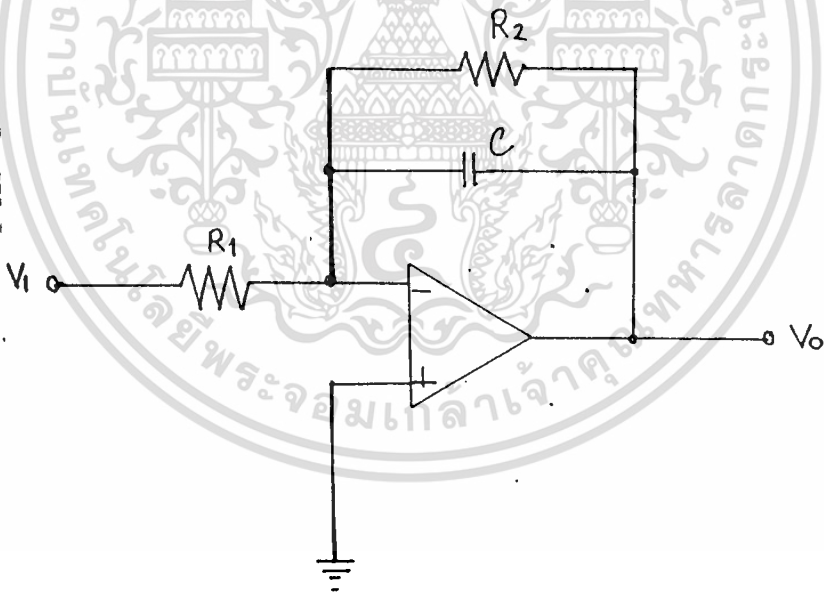


รูปที่ 2.25 (ก) วงจรอินทิเกรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 (ข) สัญญาณอินพุตและเอาต์พุตของวงจรถออินทิเกรเตอร์



รูปที่ 2.25 (ค) วงจรถออินทิเกรเตอร์

กระแสทั้งหมดก็จะไหลเข้าไปประจุ C นั่นคือ $I_1 = I_f$ ถ้าแรงดัน R_1 มีค่าคงที่กระแส I_1 ก็จะคงที่ด้วย การประยุกต์ใช้งานออปแอมป์เพราะว่า $I_1 = (V_i/R_1)$ ด้วยเหตุนี้กระแส I_f ซึ่งประจุ C ก็มีค่าคงที่ด้วย ทำให้แรงดันคล่อม C (ซึ่งก็คือแรงดัน $-V_o$) นั้นเองเพราะว่าแรงดันที่อินพุตขาลบเสมือน

เอกสารนี้จัดทำขึ้นโดยพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} V_o &= I_f t / C &= I_1 t / C \\ &= -V_1 t / R_1 C \end{aligned}$$

จากสมการจะเห็นได้ว่า ถ้าแรงดัน V_1 เป็นบวก V_o จะค่อยๆ เป็นลบมากขึ้นตามเวลา t และจะแสดงมาจนกระทั่งออปแอมป์อิ่มตัวไม่สามารถลดได้อีก ถ้าสัญญาณอินพุต V_1 มีค่าเปลี่ยนแปลงไปเรื่อยๆ ตัวเก็บประจุ C ก็จะทำหน้าที่รวมผลคูณของแรงดันและเวลาขณะต่างๆ กันเอาไว้ ซึ่งคุณสมบัตินี้เองทำให้วงจรแบบนี้ช่วยแก้ปัญหาคอนเวอร์ชันเฟรเควนซีในทางคณิตศาสตร์ได้และก็เป็นสาเหตุที่ทำให้วงจรนี้มีชื่อว่า วงจรอินทิเกรเตอร์ซึ่งแปลว่าการรวม ลักษณะสำคัญของวงจร

$$V_o = -V_1 t / R_1 C \quad (\text{สำหรับสัญญาณสี่เหลี่ยม})$$

$$A_v = 1/2\pi f R_1 C \quad (\text{สำหรับสัญญาณไซน์})$$

$$Z_{in} = R_1$$

$$Z_2 = 10R_1$$

ถ้าสัญญาณ V_1 เป็นรูปสี่เหลี่ยม ตัวเก็บประจุ C ก็จะคายประจุที่หนึ่งเป็นผลทำให้แรงดันเพิ่มขึ้นและลดลงตรงข้ามกับลักษณะการเปลี่ยนแปลงรูปคลื่นของ V_1 กลายเป็นสัญญาณรูปสี่เหลี่ยมคางหมูแสดงในรูป 2.25 (ข)

ถ้าสัญญาณ V_1 เป็นรูปไซน์วิธีการคิดจะเป็นแบบธรรมดา คือเป็นวงจรขยายแบบอินเวอร์ตซึ่งอัตราขยายของวงจรขึ้นอยู่กับอัตราส่วนระหว่างอิมพีแดนซ์ของ C และค่าความต้านทานของ R_1 ดังนี้

$$\text{อัตราขยาย (A}_v\text{)} = X_c / R_1 = 1/2\pi f R_1 C$$

จากสมการจะเห็นว่าอัตราขยายของวงจรขึ้นอยู่กับความถี่ของสัญญาณ V_1 ถ้าความถี่ต่ำมากอัตราขยายก็จะสูงมาก ถ้าความถี่เป็นศูนย์ (หมายถึงแรงดันอินพุตคงที่ที่กระแสไม่เปลี่ยนแปลง) อัตราขยายจะเป็นอนันต์ นั่นก็คือหากมีสัญญาณแปลกปลอมเข้ามาเพียงชนิดเดียว แรงดันเอาต์พุตก็จะอิ่มตัวไปในทางใดทางหนึ่ง (ทางค่าบวกหรือทางค่าลบทันที) ดังนั้นในทางปฏิบัติจึงต้องใส่ตัวต้านทาน R_2 ขนานกับ C เข้าไว้เพื่อจำกัดอัตราขยายด้านไฟตรงให้มีค่าไม่สูงมากเกินไป

แสดงในรูป 2.25 (ก) แต่เพื่อไม่ให้มีผลต่อการคายประจุและประจุของ C ถ้า R_2 ก็ควรจะมีค่าสูงไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไป R_2 มักจะถูกเลือกให้มีค่ามากกว่า 10 เท่าของ R_1 อาจจะมีมากถึง 1000 เท่าก็มี ขอให้สังเกตจากรูปคลื่นในรูปที่ 2.25 (ข) ประการหนึ่งว่าแม้จะทำหน้าที่เป็นวงจรถยายแต่ก็จะเลื่อนเฟสสัญญาณอินพุตไปด้วย โดยเฟสจะล่าหน้าสัญญาณอินพุตไป 90 องศา

เราอาจจะยังไม่คิดว่าจะนำวงจรถยายไปใช้งานอะไรได้บ้าง ก็ขอเกริ่นให้ทราบตัวอย่างคร่าวๆไว้ก่อน เช่น เปลี่ยนสัญญาณสี่เหลี่ยมเป็นสัญญาณสามเหลี่ยมเป็นวงจรถยายให้ความถี่ต่ำผ่านได้ (กรณีของรูปขายน์) โดยความถี่สูงขึ้นอัตราขยายจะลดลงเป็นต้น

- วงจรดิฟเฟอเรนทิเอเตอร์

เราคิดแปลงวงจรถยายแบบอินเวอร์ตติ้ง โดยใช้ประโยชน์จากกระแสผ่านตัวเก็บประจุได้อีกแบบหนึ่งคือวงจรดิฟเฟอเรนทิเอเตอร์ (Differentiator) ซึ่งแสดงในรูปที่ 1.26 ในวงจรแบบนี้ ตำแหน่งของ R_1 และ C จะสลับที่กันกับวงจรถยายอินเวอร์ตติ้ง กระแส I_1 ที่ผ่าน C จะสัมพันธ์กับแรงดัน V_1 และค่า C ดังนี้

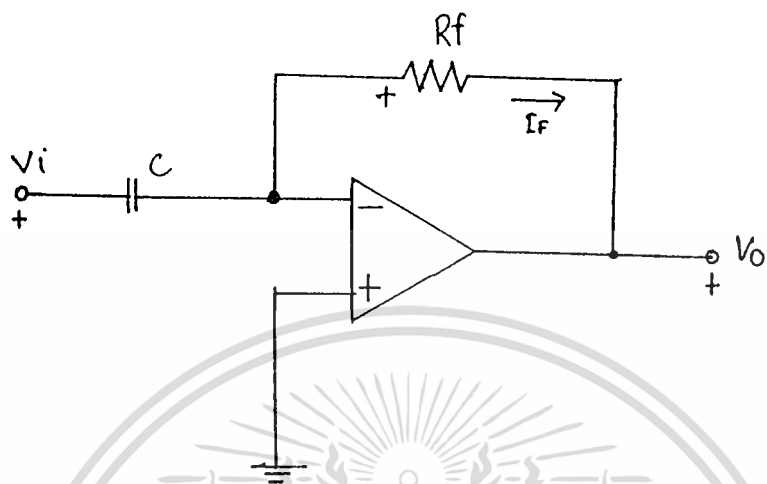
$$I_1 = C \cdot V_1 / t$$

$$I_1 = I_f = -(V_o / R_1)$$

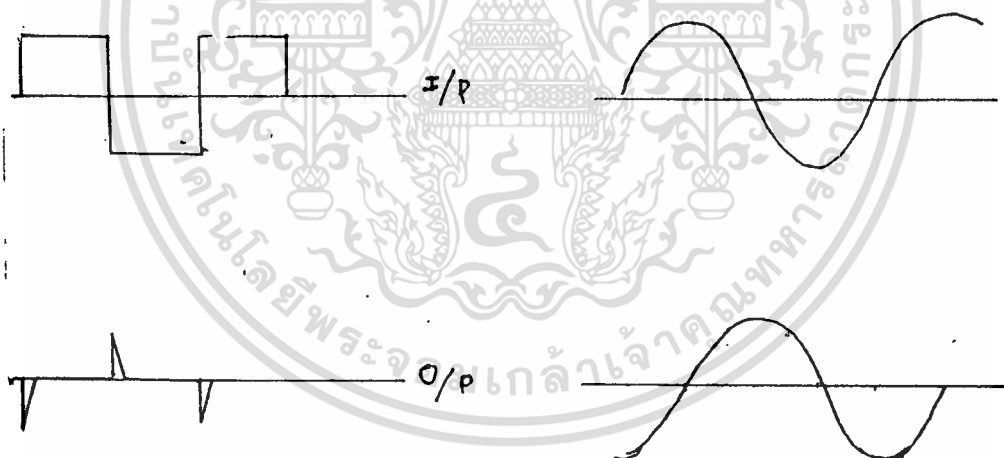
$$V_o = -R_1 C (V_1 / t)$$

จากสมการจะเห็นได้ว่า แรงดันเอาต์พุตขึ้นอยู่กับการเปลี่ยนแปลงแรงดันเอาต์พุตกับเวลา (V_1/t) ยิ่งแรงดันอินพุตเปลี่ยนแปลงเร็วขึ้น ขนาดแรงดันเอาต์พุตก็จะสูงขึ้น ถ้าแรงดัน V_1 มีค่าเปลี่ยนแปลงไปเรื่อยๆเอาต์พุตก็จะมีค่าแปรตามอัตราเปลี่ยนแปลง V_1 ในช่วงเวลาขณะนั้นเดิมทีวงจรนี้ใช้ในเครื่องอนาล็อกคอมพิวเตอร์เพื่อสร้างสมการดิฟเฟอเรนเชียลขึ้นมา และนี่เองที่เป็นสาเหตุที่ทำให้ตั้งชื่อวงจรนี้ว่าวงจรดิฟเฟอเรนทิเอเตอร์

ถ้าป้อน V_1 เป็นสัญญาณรูปเหลี่ยมจะได้เอาต์พุตเป็นรูปอะไร ดูรูปที่ 2.27 ประกอบไปด้วย ขณะที่ V_1 พรวดพราดสูงขึ้น C ยังประจุแรงดันไม่ทันพวกคงที่ก็จะประจุจนมีแรงดันสูงขึ้นทำให้แรงดันเอาต์พุตเพิ่มสูงขึ้นจนเป็นศูนย์ถัดมาเมื่อ V_1 ลดลง



รูปที่ 2.26 วงจรคิฟเฟอเรนทีเอเตอร์



รูปที่ 2.27 สัญญาณอินพุตและเอาต์พุตของวงจรคิฟเฟอเรนทีเอเตอร์

ลักษณะสำคัญของวงจร

$$V_o = -R_f \cdot C \left(\frac{V_i}{t} \right) \quad (\text{สำหรับสัญญาณรูปเหลี่ยม})$$

$$\text{อัตราขยาย (A}_v\text{)} = \pi f R_c$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณเพรูดพรวดเป็นลบ C ก็ยังคงประจุเดิมไม่ทัน ดังนั้นส่วนที่เปลี่ยนแปลงของ V_1 นี้ก็จะไปเกิดขึ้นในช่วงลบทำให้แรงดันเอาต์พุตสูงขึ้นเป็นบวกในช่วง T_2 ซึ่งแรงดัน V_1 เป็นลบ คงที่ C ก็จะคายประจุเข้าหาแรงดันค่าลบของ V_1 ดังนั้นแรงดันที่เอาต์พุตก็จะค่อยๆ ลดลงจนกลายเป็นศูนย์โวลต์ดังเดิม ดังนั้นถ้า V_1 รูปเหลี่ยม แรงดัน V_o ก็จะเป็นรูปเข็ม (มีเงื่อนไขว่าค่า RC ต้องมีค่าน้อยพอที่จะทำให้การคายประจรวดเร็วพอ) ทุกๆครั้งที่ V_1 เปลี่ยนแปลงทีหนึ่ง V_o ก็จะเป็นรูปเข็มทีหนึ่ง

ถ้า V_1 เป็นรูปซายน์ ก็อาศัยหลักการเดิมคือได้เอาต์พุตเป็นรูปซายน์และมีอัตราขยาย ดังนี้

$$\text{อัตราขยาย } (A_v) = R/X_c = 2\pi f R1C$$

นั่นคือถ้า V_1 มีความถี่สูงขึ้นอัตราขยายก็จะมากขึ้นและเป็นเหตุให้เกิดปัญหาขึ้นในทางปฏิบัติ เพราะวงจรแบบนี้อาจรับเอาสัญญาณรบกวนความถี่สูงจากภายนอกเข้ามาขยายทำให้ไม่รู้ว่เอาต์พุตเกิดจากสัญญาณจริงหรือสัญญาณแปลกปลอม และยังทำให้วงจรออสซิลเลทได้ง่าย วิธีการแก้ไขคือหาทางลดอัตราขยายสำหรับสัญญาณความถี่สูงสุดลง โดยการต่อตัวต้านทานค่าน้อยๆ อนุกรมเข้ากับ C ทางด้านอินพุตสัญญาณรูปซายน์ที่เอาต์พุตจะช้ากว่าอินพุตอยู่ 90 องศา

2.12 วงจรฟิลเตอร์

วงจรฟิลเตอร์ หรือวงจรกรอง (filter circuit) มีหน้าที่หลักคือทำการแยกเอาบางส่วนของความถี่ที่ต้องการออก และในขณะเดียวกันก็ส่งผ่านความถี่ส่วนที่ต้องการไปของสเป็คตรัมความถี่ วงจรกรองประกอบด้วยขดลวด (ความเหนี่ยวนำ) และตัวเก็บประจุ แต่บางทีก็อาจมีตัวต้านทานรวมอยู่ด้วย การต่ออินพุทและเอาต์พุทของวงจรกรองส่วนใหญ่มักเทอร์มิเนต (terminate) กับความต้านทานโหลดและแหล่งกำเนิดหรือ อิมพีแดนซ์ที่เท่า ๆ กับค่าอิมพีแดนซ์ของมัน อย่างไรก็ตามยังอาจแบ่งออกเป็นแบบใหญ่ ๆ ได้ 4 แบบคือ

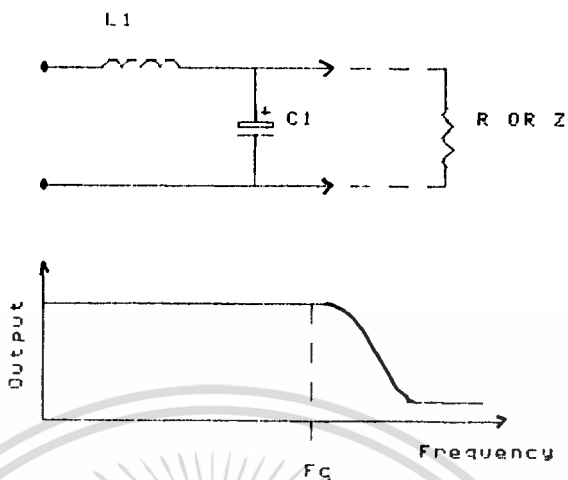
1. แบบ L (แอล)
2. แบบ T (ที)
3. แบบ π (พาย)
4. แบบ m (เอ็ม)

ในทำนองเดียวกันหากจะแบ่งไปตามหน้าที่ของมันแล้วจะได้เป็นแบบกรองความถี่สูง (High pass filter) หรือ HPF กรองความถี่ต่ำ (Low pass filter) หรือ LPF กรองความถี่เฉพาะแถบ (Band pass filter) หรือ BPF และกรองความถี่ทิ้งเฉพาะแถบ (Band rejection filter) หรือ BRF ซึ่งบางทีก็เรียกว่า Band stop filter (BSF)

- วงจรกรองความถี่ต่ำ (LPF)

วงจรกรองความถี่ต่ำเป็นวงจรกรองอินหนึ่งซึ่งจะส่งผ่านความถี่ที่ต่ำกว่าค่าที่ได้เลือกไว้ทั้งหมดไปได้ในขณะที่จะลดทอนความถี่ที่สูงกว่าลงในรูปที่ 2.28 แสดงตัวอย่างวงจรง่าย ๆ ซึ่งเป็นแบบ L (แอล) โดยวงจรกรองทั้งหมดอาศัยขั้วคิดจากความจริงที่ว่า ตัวเก็บประจุกับคอยล์ทำงานกลับกันในกรณีของกระแสลัดนั้นคือค่าอินดักทีฟรีแอกแตนซ์ (Inductive reactance) ลดลงตามความถี่ ส่วนค่าแคพาซิทีฟรีแอกแตนซ์ (Capacitive reactance) ลดลงตามความถี่ ดังนั้นในวงจรกรองความถี่ต่ำ จะมีค่ารีแอกแตนซ์ลดลงเมื่อความถี่เพิ่มขึ้น จึงเป็นการบายพาส (Bypass) ความถี่สูง แต่จะมีค่ารีแอกแตนซ์เพิ่มขึ้นต่อความถี่ต่ำสำหรับกรณี Parallel unit (ตัวเก็บประจุต่อคร่อมสาย) และจะมีค่ารีแอกแตนซ์ต่อความถี่สูงเพิ่มขึ้นและผ่านความถี่ต่ำไปได้ในกรณีของ Series unit (คอยล์ต่อกับสาย)

วงจรฟิลเตอร์ส่วนใหญ่ผลคูณของอิมพีแดนซ์ที่ได้จากค่าความจุและความเหนี่ยวนำจะคงที่ตลอดตามการเปลี่ยนแปลงของความถี่ (เนื่องจากการเปลี่ยนแปลงกลับกันของค่ารีแอกแตนซ์) ตัวอย่างถ้าค่าแคพาซิทีฟรีแอกแตนซ์ลดลงตามการเพิ่มขึ้นของความถี่แล้วค่าอินดักทีฟ รีแอกแตนซ์จะเพิ่มขึ้นด้วยจำนวนที่เท่ากันจากคุณลักษณะอิมพีแดนซ์ของวงจรที่มีค่าคงที่ตลอดนี้เราจึงเรียกว่า

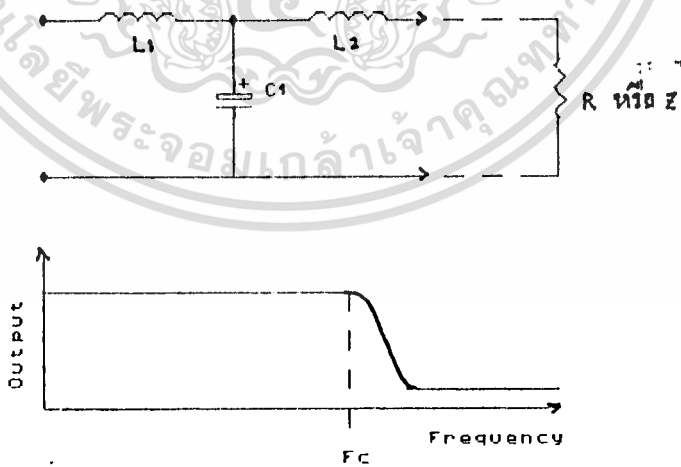


$$L = R/3.1416fc \quad , C = 1/3.1416fcR$$

$$fc = (1/3.1416\sqrt{LC}) R \text{ หรือ } Z = \sqrt{(L/C)}$$

รูปที่ 2.28 วงจร L low pass constan-k filter

ปัญหาอย่างหนึ่งที่มีกับวงจรฟิลเตอร์แบบ L พื้นฐานคั้งกล่าวก็คือมันไม่อาจให้ความถี่คัทออฟ (fc) ที่ Sharp ได้ ด้วยเหตุนี้หากต้องการให้ความถี่คัทออฟ Sharp มากๆ แล้วก็ต้องเพิ่มคอยส์อีกชุดหนึ่งเข้าไปดูแสดงในรูปที่ 2.28 วงจรฟิลเตอร์แบบนี้เรียกว่าแบบ T (ตามรูปร่างของมัน)



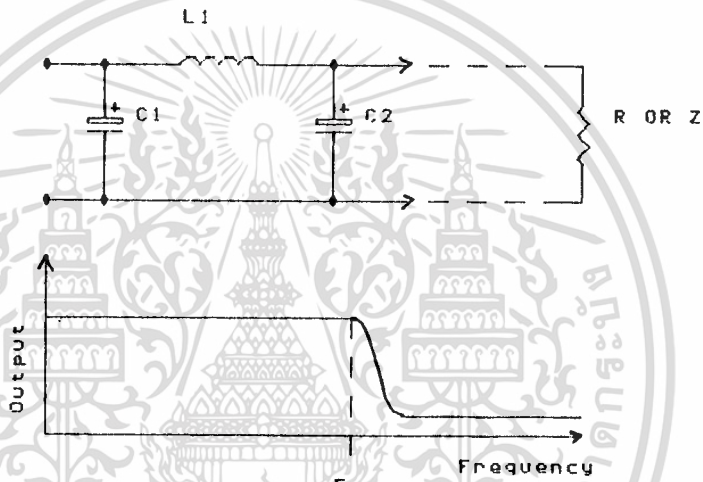
$$L = R/3.1416fc \quad , C = 1/3.1416fcR$$

$$fc = (1/3.1416\sqrt{LC}) R \text{ หรือ } Z = \sqrt{(L/C)}$$

รูปที่ 2.29 วงจรแบบ T low pass constant filter

โดยในวงจรฟิลเตอร์แบบ T นี้ค่าของตัวเก็บประจุ C ไม่เปลี่ยนแปลงไปตามกรณีของแบบ L และ สมการคงเหมือนกันทั้งนี้ค่าความเหนี่ยวนำทั้งหมดของ L1 และ L2 ต้องให้มีค่าเท่ากับของ คอยล์ชุดเดียวในแบบ L ซึ่งโดยปกติแล้ว ค่าความเหนี่ยวนำทั้งหมดที่ต้องการจะได้อาจจากการแบ่งค่า กันระหว่าง 2 คอยล์ ดังนั้นแต่ละคอยล์ในวงจรกรองความถี่ต่ำแบบ T ก็จะมีค่าเป็นครึ่งหนึ่งของค่า ความเหนี่ยวนำที่ต้องการทั้งหมด

นอกจากนี้ความชัน (Sharpness) ของความถี่สามารถเพิ่มขึ้นได้ด้วยการเพิ่มตัวเก็บประจุเข้าไป อีกตัวหนึ่ง ดังรูปที่ 2.30 วงจรฟิลเตอร์แบบนี้มีชื่อเรียกว่า แบบ π (พาย) ตามลักษณะของมัน



$$L = R/3.1416fc \quad , C = 1/3.1416fcR$$

$$fc = (1/3.1416\sqrt{LC}) R \text{ หรือ } Z = \sqrt{L/C}$$

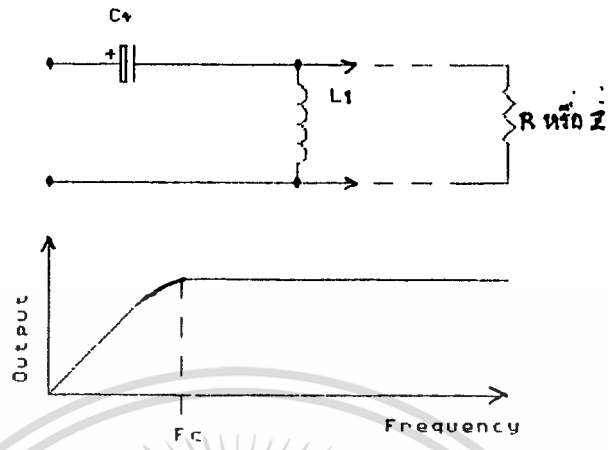
รูปที่ 2.30 วงจรแบบ π low pass constant filter

ในวงจรฟิลเตอร์แบบ π นี้ ค่าของ L ไม่เปลี่ยน แต่ค่าของตัวเก็บประจุทั้งหมด (C1 และ C2) จะต้องมีค่าเท่ากับค่าของตัวเก็บประจุตัวเดียวในวงจรฟิลเตอร์แบบ L ดังนั้นโดยปกติแล้วตัวเก็บ ประจุแต่ละตัวในวงจรกรองความถี่ต่ำแบบ π จะเป็นครึ่งหนึ่งของค่าความถี่ที่ต้องการ

- วงจรกรองความถี่สูง (HPF)

วงจรกรองความถี่สูงเป็นวงจรฟิลเตอร์อันหนึ่งที่ยอมให้ความถี่ที่สูงกว่าค่าที่เลือกไว้ทั้งหมดผ่านไปและลดทอนความถี่ที่ต่ำกว่าในรูปที่ 2.31 เป็นวงจรกรองความถี่สูงทั่วๆ ไปในรูป แบบที่ง่ายที่สุดอันหนึ่งคือแบบ L พื้นฐานนอกจากนี้ วงจรกรองความถี่สูงยังอาศัยข้อดีจากความ จริงที่ว่าตัวเก็บประจุและคอยล์ทำงานกลับกันในกรณีที่มีไฟสลับเข้ามาเกี่ยวข้องนั่นคือในวงจร กรองความถี่สูงนั้นแบบ Series unit (ตัวเก็บประจุต่ออยู่กับสายน์) มีค่ารีแอกแตนซ์ลดลงเมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$L = R/12.6fc \quad , C = 1/12.6fcR$$

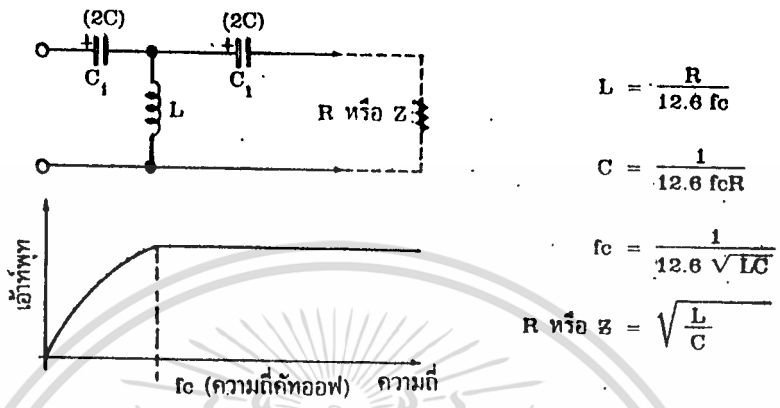
$$fc = (1/12.6\sqrt{LC}) R \text{ หรือ } Z = \sqrt{L/C}$$

รูปที่ 2.31 วงจรแบบ L high pass constant-k filter

ความถี่สูงขึ้น จึงเป็นการยอมให้ความถี่สูงผ่านไปได้ แต่มันจะมีค่านี้อะแดกแดนซ์สูงขึ้นเมื่อความถี่ลดลง และสำหรับ Parallel unit (คอยล์ต่อคร่อมสายนี้) มันจะบายพาสความถี่ต่ำ แต่เมื่อความถี่สูงขึ้น มันจะมีค่านี้อะแดกแดนซ์เพิ่มขึ้นวงจรกรองความถี่สูง (HPF) ส่วนมากมักเป็นแบบ Constant-K :ซึ่งได้อธิบายมาแล้วในตอนต้น

ในการจะให้ความถี่คัทออฟ (fc) Sharp มากยิ่งขึ้นก็สามารถทำได้ด้วยการเพิ่มตัวเก็บประจุเข้าไปอีกตัวหนึ่งดังรูปที่ 2.32 ซึ่งเราเรียกว่า วงจรฟิลเตอร์แบบ T ตามลักษณะของมัน ในวงจรนี้ค่าของคอยล์ L ไม่แตกต่างไปจากของรูปที่ 2.32 และสมการพื้นฐานก็เหมือนกัน สำหรับค่าความจุทั้งหมดของตัวเก็บประจุ C1 และ C2 ที่ใช้ก็ต้องมีค่าที่เท่าเทียมกับค่าของตัวเก็บประจุตัวเดียวในวงจรฟิลเตอร์แบบ L ซึ่งโดยปกติแล้วค่าความเหนี่ยวนำทั้งหมดที่ต้องการจะแบ่งกันระหว่างตัวเก็บประจุสองตัว ดังนั้นตัวเก็บประจุแต่ละตัวในวงจรกรองความถี่สูงแบบ T จะมีค่าเป็น 2 เท่าของค่าความจุที่ต้องการทั้งหมดนอกจากนี้ ความถี่คัทออฟสามารถทำให้ Sharp มากขึ้นได้ด้วยการเพิ่มคอยล์อีกตัวเข้าไปดังรูปที่ 2.33 ซึ่งวงจรฟิลเตอร์ดังกล่าวนี้มีชื่อเรียกว่าวงจรฟิลเตอร์แบบ π ค่าของตัวเก็บประจุ C ที่ใช้ไม่เปลี่ยนแปลง แต่ค่าความเหนี่ยวนำทั้งหมดของคอยล์ L1 และ L2 ก็องให้มีค่าเท่าเทียมกับค่าของคอยล์ตัวเดียวในแบบ L โดยปกติค่าความเหนี่ยวนำที่ต้องการทั้งหมดจะถูกแบ่งไประหว่างคอยล์ 2 คอยล์ ดังนั้นแต่ละคอยล์ในวงจรแบบ π จะมีค่าเป็น 2 เท่าของความเหนี่ยวนำที่ต้องการทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



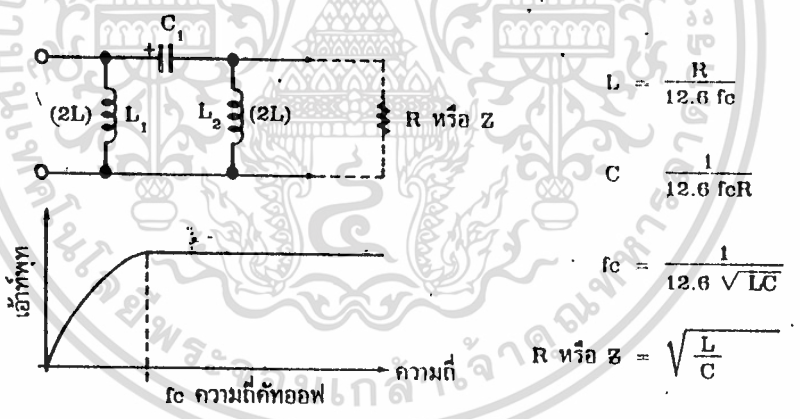
$$L = \frac{R}{12.6 fc}$$

$$C = \frac{1}{12.6 fcR}$$

$$fc = \frac{1}{12.6 \sqrt{LC}}$$

$$R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.32 วงจรแบบ T high pass constant-k filter



$$L = \frac{R}{12.6 fc}$$

$$C = \frac{1}{12.6 fcR}$$

$$fc = \frac{1}{12.6 \sqrt{LC}}$$

$$R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.33 วงจรแบบ pi high pass constant-k filter

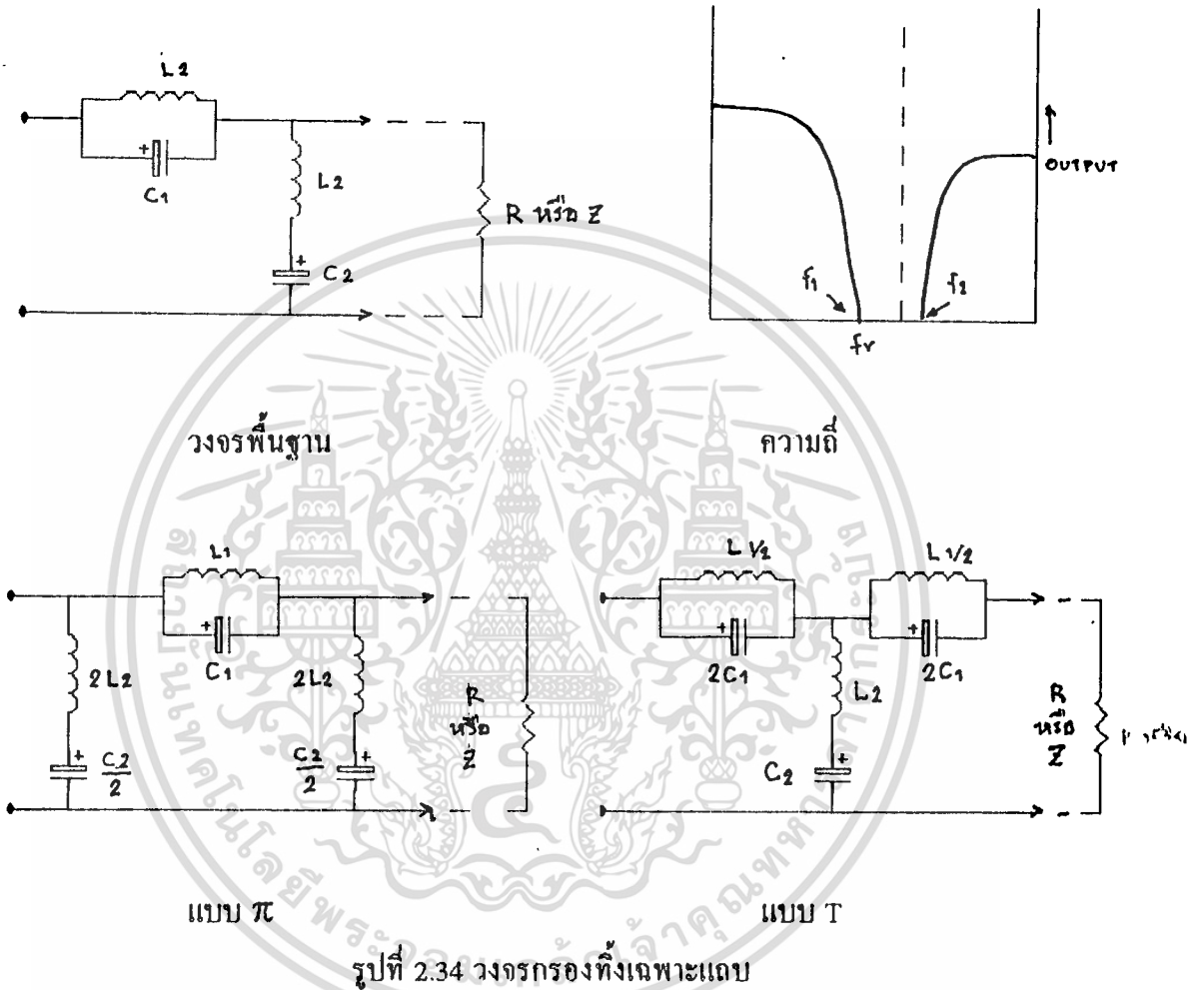
- วงจรกรองทิ้งเฉพาะแถบ (BRF)

วงจรกรองทิ้งเฉพาะแถบ (Band-elimination filter) หรืออีกหลายชื่อเช่น Band-stop filter, band rejection filter และ Band-suppression filter เป็นวงจรฟิลเตอร์แบบหนึ่งที่ทำหน้าที่กีดหรือกำจัดแถบความถี่ที่เลือกไว้ในขณะที่ยอมให้ความถี่ที่ต่ำกว่าและสูงกว่าทั้งหมดผ่านไป

วงจรกรองทิ้งเฉพาะแถบนี้อาศัยข้อดีของการที่วงจรรีโซแนนซ์แบบอนุกรมและแบบขนาน มีคุณสมบัติเฉพาะที่เด่นชัดที่แตกต่างกัน โดยวงจรรีโซแนนซ์แบบขนานมีอิมพีแดนซ์สูงสุดที่ความถี่รี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โซแนนท์ ส่วนวงจรแบบอนุกรมมีอิมพีแดนซ์ต่ำสุดที่ความถี่โซแนนท์ของมัน ซึ่งวงจรทั้งสองนี้ จะถูกนำมารวมกันเข้าในวงจรกรองทิ้งเฉพาะแถบในรูปที่ 2.34 โดยส่วนที่เป็นวงจรอนุกรม



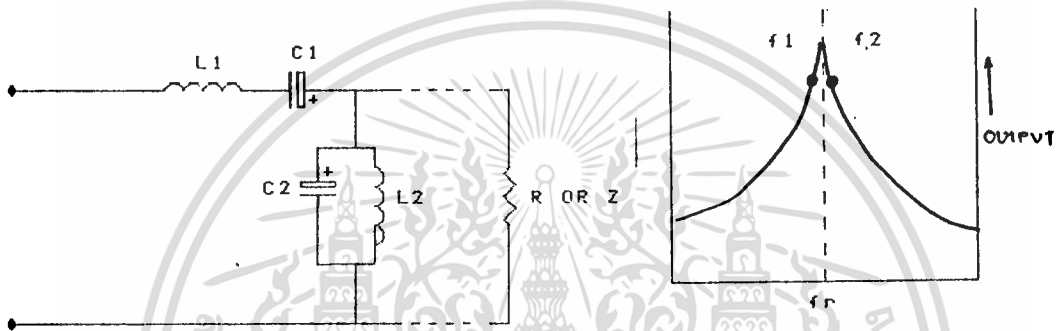
จะมีอิมพีแดนซ์ต่ำสุดที่ความถี่กลาง (Center frequency) ของแถบที่ต้องการ อิมพีแดนซ์จะมีค่าเพิ่มขึ้นที่ด้านใดด้านหนึ่งของรีโซแนนท์นั่นคือ ทำหน้าที่เป็นตัวขยายพาสความถี่กลาง สำหรับส่วนที่เป็นวงจรขนานมีอิมพีแดนซ์สูงสุดที่ความถี่กลาง โดยอิมพีแดนซ์ลดลงที่ด้านใดด้านหนึ่งของรีโซแนนท์

- วงจรกรองเฉพาะแถบ (BPF)

วงจรกรองเฉพาะแถบ (Band-pass filter) เป็นวงจรฟิลเตอร์อันหนึ่งที่ยอมให้แถบความถี่ที่ได้เลือกไว้แถบหนึ่งผ่านไปได้ ในขณะที่จะตัดความถี่ที่สูงกว่าและต่ำกว่าทั้งหมดออกไป วงจรนี้ก็ใช้ข้อดีของความแตกต่างกันทางด้านคุณลักษณะของอิมพีแดนซ์ของวงจรรีโซแนนท์แบบอนุกรม

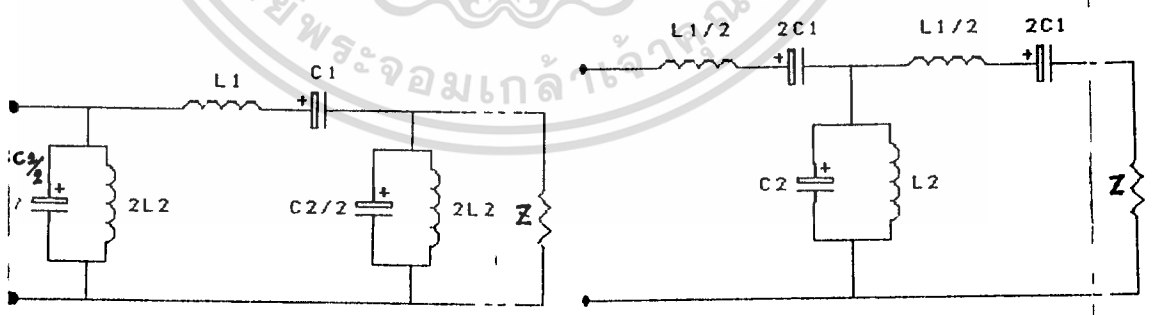
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และแบบขนาน โดยวงจรขนานมีอิมพีแดนซ์สูงสุดที่ความถี่รีโซแนนท์ของมัน ส่วนวงจรถอนกรมมีอิมพีแดนซ์ต่ำสุดที่ความถี่รีโซแนนท์ของมัน ซึ่งเมื่อนำเอาวงจรทั้งสองนี้รวมกันเข้าในวงจรกรองความถี่เฉพาะแถบหรือ Band-pass filter (BPF) ดังรูปที่ 2.35 แล้ววงจรถอนกรมก็มีอิมพีแดนซ์ต่ำสุดที่ความถี่กลางของแถบที่ต้องการซึ่งอิมพีแดนซ์จะเพิ่มขึ้นที่ข้างใดข้างหนึ่งของรีโซแนนท์ ทำหน้าที่ผ่านความถี่กลางและตัดความถี่ที่สูงกว่าหรือต่ำกว่าความถี่กลางทิ้งไป



วงจรพื้นฐาน

ความถี่



แบบ π

แบบ T

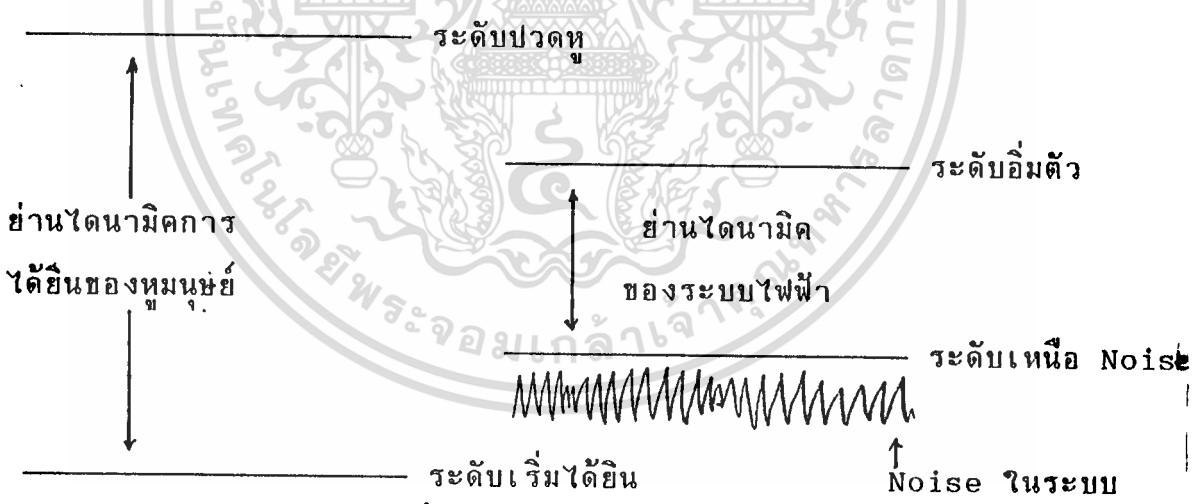
รูปที่ 2.35 วงจรกรองเฉพาะแถบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจรขานามมีอิมพีแดนซ์สูงสุดที่ความถี่กลาง และมีอิมพีแดนซ์ต่ำลงที่ข้างใดข้างหนึ่งของรีโซแนนซ์จึงทำหน้าที่บายพาส ความถี่ที่สูงกว่าและต่ำกว่าความถี่กึ่งกลางเพราะฉะนั้นทั้งสองวงจรเมื่อรวมกันเข้าก็จะทำให้เกิดการกรองความถี่เฉพาะแถบที่ต้องการไปได้ที่เหลือตัดทิ้งหมด

2.18 ขรรรมชาติของสัญญาณเสียง

เสียงที่หูมนุษย์ได้ยินนั้นจะมีขนาดความดังและความถี่เปลี่ยนแปลงตลอดเวลา ย่านความถี่ที่ได้ยินก็จะมีขีดจำกัดจากความถี่ต่ำสุดถึงสูงสุด (20 Hz ถึง 20 KHz) และเช่นกันขนาดความดังก็จะอยู่ในย่านจำกัด ถ้าต่ำเกินไปก็ไม่ได้ยินหรือมีเสียงรบกวนดังกว่าก็ไม่ได้ยิน ถ้าดังมากจนถึงขีดหนึ่งก็จะเกิดความรู้สึกปวดหู ช่วงหรือย่านความดังที่เหมาะสมในการฟังนี้เรียกว่า ย่านไดนามิก (Dynamic Range) แต่เมื่อแปลงสัญญาณเสียงให้เป็นสัญญาณไฟฟ้าแล้วย่าน Dynamic นี้จะเปลี่ยนไปบ้างขึ้นอยู่กับสัญญาณนี้จะผ่านไปในระบบหนึ่งระบบใด ซึ่งมีขีดจำกัดเช่นกัน เช่น ย่าน Dynamic ของระบบจะถูกจำกัดด้านความแรงต่ำด้วยสัญญาณรบกวน (Noise) ที่อยู่ในระบบ ส่วนทางด้านความแรงสูงจะถูกจำกัดด้วยจุดอิ่มตัว (Saturation) ของระบบ คุณภาพข้างล่างประกอบ



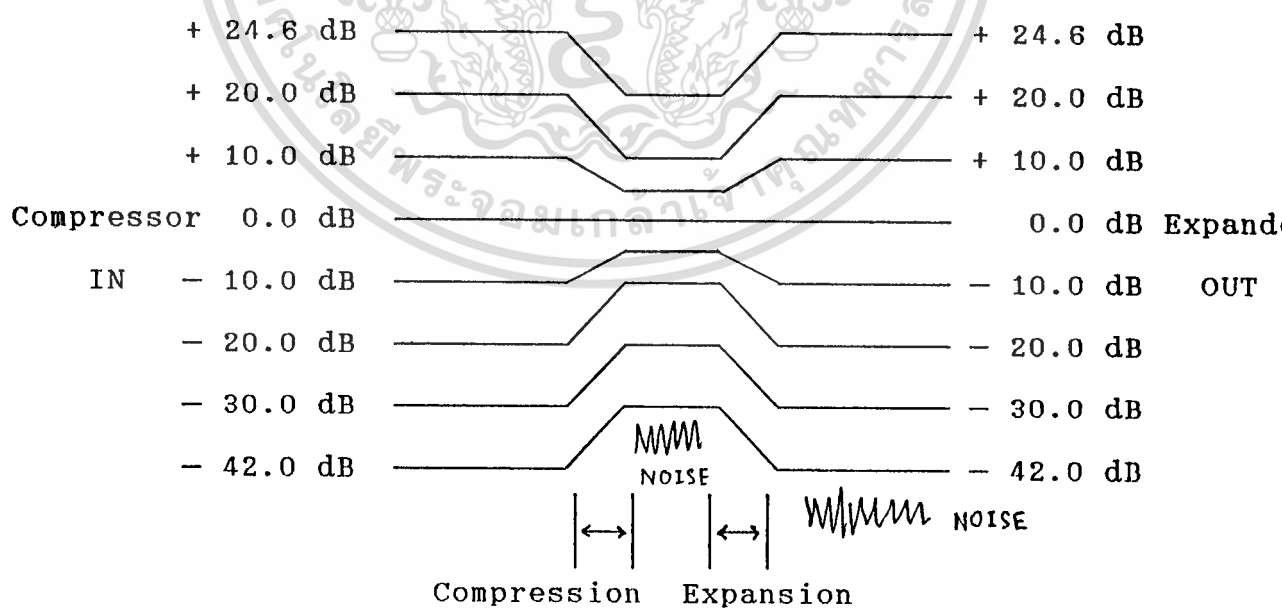
รูปที่ 2.36

จากรูปที่ 2.36 จะเห็นว่าย่านไดนามิกของหูจะกว้างกว่าของระบบที่จะผ่านไ้ ดังนั้นถ้าแปลงสัญญาณเสียงให้เป็นสัญญาณไฟฟ้าของความถี่ต่ำสุดจะถูกกลบด้วยสัญญาณรบกวน (Noise) ภายในระบบและความถี่มากจะเพี้ยนเนื่องจากจุดอิ่มตัวของระบบไฟฟ้า การแก้ปัญหาที่ทำได้โดยการควบคุมระดับสัญญาณที่จะป้อนเข้าไปในระบบไฟฟ้านั้นคือช่วงสัญญาณต่ำก็ทำการขยายหรือเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขกระดับให้แรงกว่าสัญญาณรบกวน(Noise)ในระบบ พอสัญญาณแรงก็กดระดับให้ต่ำกว่าจุดอิ่มตัวของระบบ ในทางปฏิบัติ ถ้าใช้วิธีควบคุมระดับความดังด้วยมือย่อมไม่ทันต่อการเปลี่ยนแปลงแน่นอน จึงมีอุปกรณ์ชนิดหนึ่งเรียกว่า คอมแพนเดอร์(Compressor) หรือ Compression Amplifier ทำหน้าที่ควบคุมความแรงของระดับสัญญาณอย่างอัตโนมัติ ให้ย่านไดนามิกของสัญญาณเข้ากับย่านไดนามิกของระบบได้พอดี แต่ถ้าสิ้นสุดลงเพียงแค่นี้จะยังคงมีปัญหาต่อไปเกิดขึ้นคือเมื่อกลับมาฟังเสียงเดิมจะผิดความจริงตรงที่เสียงดังไม่ดังจริงและเสียงค่อยไม่ค่อยจริงคือย่านของไดนามิกของการได้ยินลดลง เพื่อให้เหมือนเดิมจึงมีอุปกรณ์อีกชิ้นหนึ่งเรียกว่าเอ็กแพนเดอร์(Expander)ทำหน้าที่ควบคุมสัญญาณอย่างอัตโนมัติให้ย่านไดนามิกของสัญญาณเสียงกว้างดังเดิม คือสัญญาณแรงระดับหนึ่งก็ขยายมากขึ้น และต่อระดับหนึ่งก็ลดให้ต่ำลงไปอีก กรรมวิธีในการบีบและด่างย่านไดนามิกของสัญญาณนี้เรียกว่า Comping (Compressing + Comping) และอุปกรณ์ทั้งสองเรียกว่า Compauder (Compressor + Expander)

2.14 วงจรพื้นฐานของคอมแพนเดอร์(Compauder)

ในรูปที่ 2.37 ต่อไปข้างล่างนี้แสดงรายละเอียดของการบีบและด่างย่านไดนามิกสัญญาณของCompauder



รูปที่ 2.37 การบีบและด่างย่านไดนามิก

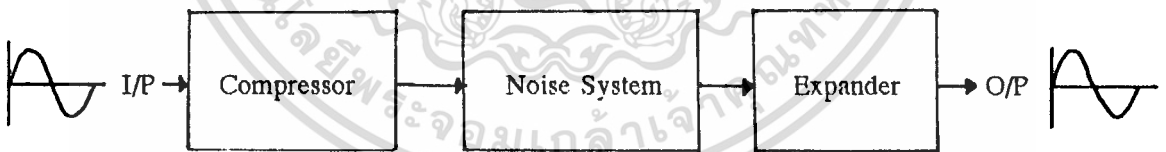
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **Compressing** โดยวงจร Compressor ทำหน้าที่ลดสัญญาณที่แรงและขยายสัญญาณที่อ่อนทำให้ย่านไดนามิกลดลง เช่นตัวอย่าง สัญญาณระดับ +20 dB ลดลงเป็น +5 dB ขณะที่สัญญาณระดับ -30 dB ถูกขยายเป็น -15 dB จากข้างต้นจะเห็นว่าจากย่านไดนามิกระหว่าง -42 dB ถึง +42.6 dB หรือเท่ากับ 66.6 dB จะถูกบีบเหลือระหว่าง -21 dB ถึง +12.3 dB หรือเท่ากับ 33.3 dB ให้สังเกตด้วยว่า สัญญาณเดิมที่ค่อย จะต่ำกว่าสัญญาณรบกวน (Noise) ในระบบเมื่อถูกบีบแล้ว ระดับจะสูงกว่าสัญญาณรบกวน(Noise)ในระบบที่สัญญาณนี้จะผ่านเข้าไป ส่วนของคอมเพรสเซอร์นี้จะติดตั้งอยู่ทางด้านส่งเสมอ

- **Expanding** โดย Expander ซึ่งอยู่ทางด้านรับจะทำหน้าที่ขยายหรือถ่างย่านไดนามิกของสัญญาณให้เท่าเดิมก็อทการขยายสัญญาณแรงให้แรงยิ่งขึ้นด้วยอัตราเท่ากับที่ถูกบีบทางด้านส่ง ขณะเดียวกันก็ลดสัญญาณค่อยให้ต่ำลงไปอีก จากรูป 2.37 จะเห็นว่าจะมีผลพลอยได้ตามมาคือ สัญญาณรบกวน Noise ในระบบซึ่งมีระดับต่ำจะยิ่งถูกลดต่ำลงไปอีก นั่นคือขณะที่ไม่มีสัญญาณเข้ามา มีแต่สัญญาณรบกวน Noise ในระบบ โอกาสที่จะเกิดเสียงซ่าก็ลดลงไปมากและเป็นผลให้ S/N ratio ขณะสัญญาณต่ำๆ ดีกว่าเดิมหรือมีค่าสูงขึ้น

ตำแหน่งที่ตั้งของคอมแพนเดอร์ Comander

จากรูปที่ 2.38 เมื่อใช้คอมแพนเดอร์ Comander แก้ปัญหาสัญญาณรบกวน Noise ซึ่งมีลักษณะของการนำไปต่อใช้งานดังนี้

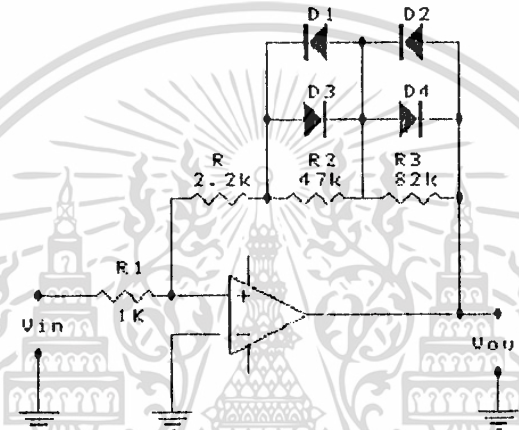


รูปที่ 2.38 ตำแหน่งที่ตั้งของ Comander

ทางด้านส่ง Compressor จะทำการบีบย่านไดนามิกก่อนที่สัญญาณอินพุตจะผ่านเข้าไปในระบบที่มีสัญญาณรบกวนอยู่ในขณะที่ Expander ทางด้านรับจะทำการถ่างหรือขยายย่านไดนามิกของสัญญาณให้เหมือนเดิม อัตราหรือปริมาณการ Compressing และ Expanding ของสัญญาณ ขึ้นอยู่กับการนำไปใช้งานในลักษณะใด โดยทั่วไปลักษณะการ Compress จะยิ่งมากสำหรับสัญญาณที่มีระดับสูงๆ จะเป็นการเพิ่มย่านไดนามิกของสัญญาณโดย S/N ratio ยังเช่นเดิม

2.15 หลักการทำงานของวงจรคอมเพรสเซอร์ (Compressor)

จากรูปที่ 2.39 ข้างล่างนี้ใช้ Op-Amp ซึ่งเป็นภาคขยายแบบอินเวอร์ตริงรีซิสเตอร์ฟีดแบค ถูกต่อคร่อมด้วยไดโอด อัตราขยายของวงจรคำนวณได้จากอัตราส่วนของ $R2/R1$ ขณะที่ไม่มีไดโอดมาคร่อม



รูปที่ 2.39 หลักการของวงจรคอมเพรสเซอร์

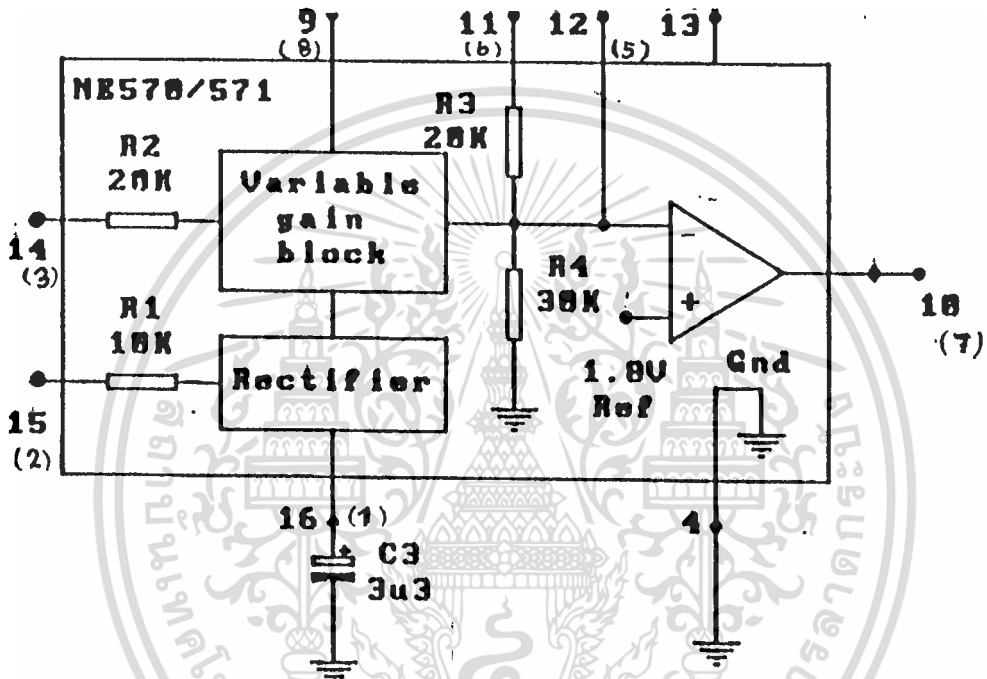
ขณะที่สัญญาณอินพุตมีระดับโวลเตจต่ำมาก จะไม่มีผลต่อการทำงานของไดโอด อัตราขยายของวงจรจะเป็นไปตามปกติ ต่อเมื่อสัญญาณอินพุตมีระดับโวลเตจสูงขึ้นระดับหนึ่งจนทำให้ไดโอดนำกระแสค่าความต้านทานรวมของ $R2$ จะลดลง ทำให้อัตราขยายของวงจรลดลง ก่อนที่วงจรจะขยายจนถึงจุดอิ่มตัว

การให้โวลเตจตกคร่อมส่วนหนึ่งของ $R2$ ก็คือที่ 4.7K และ 8.2K มีมากขึ้นจนได้โอดนำกระแสได้นั้นมีผลคล้ายกับค่าความต้านทานรวมลดลงได้ ดังนั้นถ้าต้องการให้เกิดผลทางบวกหรือทางลบเพียงทางเดียว ก็ให้ต่อไดโอดเพียงตัวเดียว ตามทิศทางที่ต้องการ คร่อมความต้านทานแต่ละตัว ในรูปข้างบนจะเกิดผลทั้งสองทิศทาง

ในปัจจุบันมีไอซีอาศัยหลักการการทำงานของวงจร Voltage control amplifier (VCA) คือภาคขยายที่มีอัตราขยายถูกควบคุมด้วยแรงดันคั้งในการทดลองลำดับต่อไปจะใช้ไอซีสำเร็จรูปดังกล่าว เพื่อความสะดวกในการทดลองหาคุณสมบัติของ Compander

2.16 ตัวอย่างไอซีคอมแพนเดอร์ Comander NE 570

การทำงานคล้ายกับ VCA ภายในประกอบด้วยวงจรเดียวกัน 2 ชุด ประกอบด้วยวงจรปรับเปลี่ยนค่าอัตราขยายด้วยแรงดันฟูลเวฟเร็คติฟายเออร์ ภาคขยาย Op-Amp แรงดันไฟฟ้าคงที่ 1.8V และชุดความต้านทาน



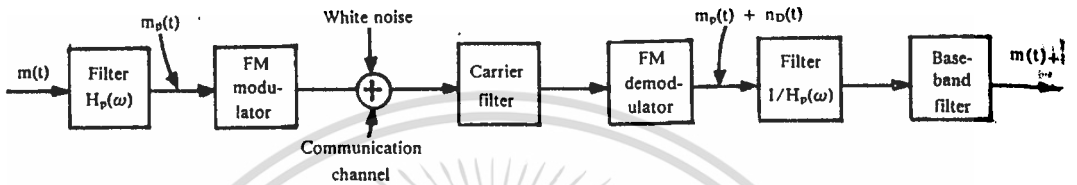
รูป 2.40 เป็นผังการทำงานอย่างง่าย ๆ ต่อการเข้าใจ

ปกติสัญญาณอินพุตต่อผ่านแคพาซิเตอร์ขา 2 (15) เพื่อส่งเข้าภาคฟูลเวฟเร็คติฟายเออร์ ขณะที่ขา 1 (16) ต่อเข้ากับแคพาซิเตอร์ภายนอกเช่นกัน เพื่อกรองไฟให้เรียบ กลายเป็นแรงดันควบคุมอัตราขยายของ VCA ปรากฏที่ขา 3

ขณะที่ขา 1 (16) ความถี่ของสัญญาณสามารถปรับให้น้อยสุดโดยป้อนแรงดันที่ขา 8 (9) อย่างเหมาะสม เอาท์พุทจากภาคนี้ถูกส่งต่อไปยังขาอินพุท (-) ของ Op-Amp แล้วยังต่อเข้ากับ R3 และ R4 ภายใน Op-Amp มีการชดเชยความถี่ภายใน และขาอินพุท (4) ต่ออยู่กับแรงดันไฟตรง 1.8 โวลท์คงที่

2.17 การใช้ระบบพรีเอมฟาซิสและดีเอมฟาซิสในการปรับปรุงคุณภาพของสัญญาณ

ระบบพรีเอมฟาซิส(Pre-emphasis)และดีเอมฟาซิส(De-emphasis)ที่ใช้ที่ภาคส่งและภาครับของระบบ ตามความหมายก็คือการเน้นส่วนประกอบสเปกตรัมทางภาคแรกและในภาคหลังก็จะลดส่วนประกอบของสเปกตรัมที่ถูกเน้นมาก่อน พื้นฐานพรีเอมฟาซิสและดีเอมฟาซิสดังที่แสดงในรูป

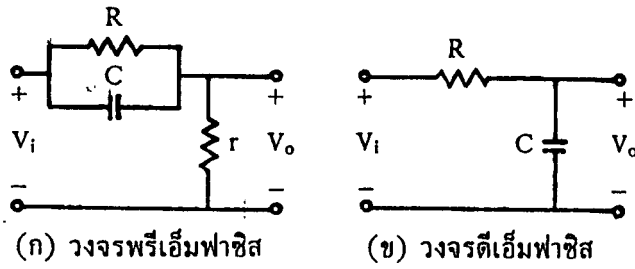


รูปที่ 2.41 ระบบ FM ที่ใช้พรีเอมฟาซิสและดีเอมฟาซิส

หลักการของการทำพรีเอมฟาซิสและดีเอมฟาซิสนั้นมาจากปรากฏการณ์ที่เกี่ยวข้องกันสองอย่างคือในภาคแรกถ้าให้สัญญาณเบสแบนด์ที่ทำการส่งเป็นสัญญาณเสียงหรือออดิโอซึ่งจะมีกำลังส่วนใหญ่กระจายอยู่ในสเปกตรัมความถี่ไม่สูงมากนักเช่นสัญญาณเสียงสเปกตรัมที่มีความถี่สูงกว่า 3 KHz จะมีกำลังน้อยมากดังนั้นเมื่อทำการมอดูเลตตามปกติก็เท่ากับเราต้องเตรียมแบนด์วิดท์ให้กว้างเพื่อสเปกตรัมที่สูงกว่า 3 KHz แต่เนื่องจากกำลังของสเปกตรัมนั้นต่ำ ก็เท่ากับเป็นการใช้แบนด์นั้นอย่างไม่มีประสิทธิภาพ ในขณะที่เดียวกันทางภาครับหรือด้านหลังสัญญาณรบกวนที่ผ่านออกมาได้นั้นจะมีความหนาแน่นของสเปกตรัมเพิ่มสูงขึ้นโดยแปรตาม f^2 ดังนี้

$$G_{nd}(f) = [N_D(f)]^2 = \omega^2 a^2 \eta / A_c^2, [f] \leq W$$

การใช้แบนด์วิดท์อย่างไม่มีประสิทธิภาพทางภาคส่งหรือภาคแรกยังส่งผลให้กำลังของสัญญาณรบกวนเพิ่มมากขึ้นทางภาครับด้วย ข้อเสียที่กล่าวมาทั้งสองข้อนี้ จะสามารถปรับปรุงให้ดีขึ้นได้โดยใช้วิธีพรีเอมฟาซิสสัญญาณเบสแบนด์ทางภาคส่ง และดีเอมฟาซิสสัญญาณที่ได้ทางภาครับ วงจรพรีเอมฟาซิสและดีเอมฟาซิส โดยทั่วๆ ไปจะเป็นวงจร R,C แบบง่ายๆดังรูปที่ 2.42



รูปที่ 2.42 วงจรพีเอ็มฟาซิสและซีเอ็มฟาซิส โดยทั่วๆ

ซึ่งทรานสเฟอร์ฟังก์ชันของวงจรซีเอ็มฟาซิสจะเขียนได้ดังนี้

$$H_p(f) = r(1+j\omega RC)/(R+r(1+j\omega RC))$$

ถ้าเราเลือกให้ $r \ll R$ สมการจะประมาณค่าได้เป็น

$$H_p(f) = r(1+j\omega RC)/R = r(1+jf/f_1)/R$$

โดยที่ $f_1 = 1/2\pi RC$ สำหรับวงจรซีเอ็มฟาซิสจะมีทรานสเฟอร์ฟังก์ชันเขียนได้เป็น

$$H_d(f) = 1/(1+jf/f_1)$$

เมื่อนำทรานสเฟอร์ฟังก์ชันของพีเอ็มฟาซิสและซีเอ็มฟาซิสมาคูณกันก็จะได้เป็น $H_p(f) H_d(f) = r/R$ ซึ่งเป็นค่าคงที่ แสดงว่าวงจรคู่นี้ไม่ทำให้เกิดการผิดเพี้ยนของสัญญาณขึ้น รูปข้างล่างแสดงการตอบสนองความถี่ของวงจรทั้งสองนี้ จากรูป (ก) จะเห็นได้ว่าผลตอบสนองความถี่ของวงจรพีเอ็มฟาซิสจะมีจุดเลี้ยวโค้ง 2 แห่ง คือ ที่บริเวณ $f = f_1$ และบริเวณ $f = f_2$ โดยที่ $f_2 = 1/2\pi RC$ แต่เนื่องจากเราสามารถเลือกให้ $r \ll R$ ซึ่งทำให้ $f_2 \gg f_1$ และ f_2 มีค่าสูงกว่าความถี่สูงสุดที่ใช้จุดเลี้ยวโค้งที่ $f = f_2$ จึงไม่มีปัญหา

บทที่ 3

การออกแบบและการทำงานของวงจร

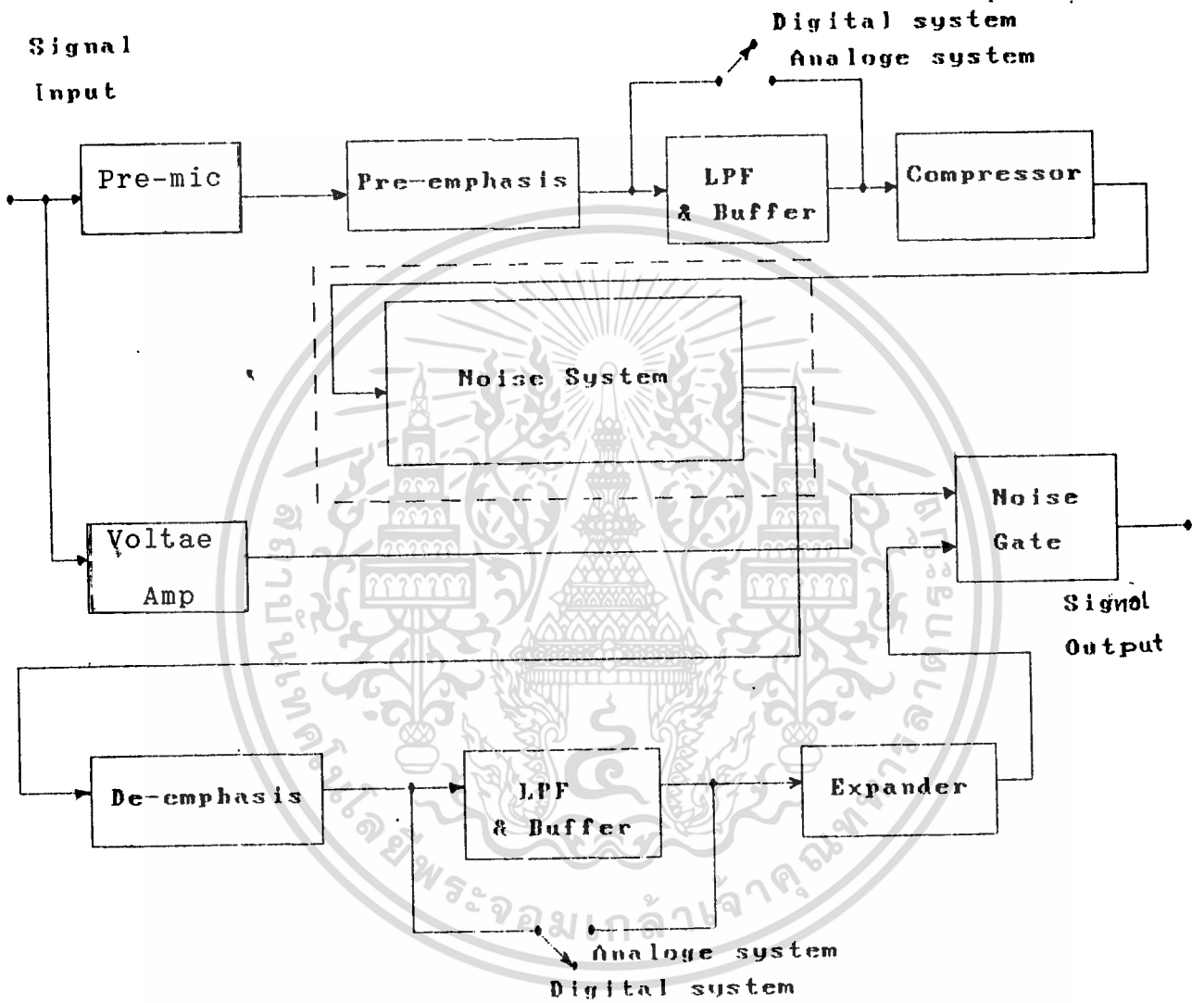
ปัญหาของสัญญาณรบกวน(Noise)ที่เกิดขึ้นดังกล่าวข้างต้นนั้นอยู่ที่ตัวของมันเองซึ่งสามารถลดผลการรบกวนได้เพียงระดับหนึ่ง เราสามารถที่จะลดผลการรบกวนของมันให้มีผลน้อยลงได้อีก ถึงแม้เราจะไม่สามารถลดขนาดของ Noise ให้ต่ำลงกว่าเดิมได้อีกแล้วก็ตาม แต่เราสามารถใช้อุปกรณ์ในการฟังและได้ยินของหูมนุษย์มาช่วยได้ นั่นก็คือการลดเสียง หมายความว่าหาวิธีให้สัญญาณที่ได้ยินดังกว่าสัญญาณรบกวน (Noise) มาก ๆ เพราะว่าเสียงที่ดังกว่าจะกลบเสียงที่ต่ำกว่าจนสนิท (มากกว่าประมาณ 40 dB) วิธีนี้จะมีค่าอยู่ในเทอมของ Signal to Noise Ratio

3.1 การออกแบบวงจร

การลดสัญญาณรบกวนของโครงการนี้เป็นการใช้วงจรคอมแพนเดอร์(Compander)วิธีการทำงานก็คือเมื่อมีสัญญาณเข้ามาแรงวงจรก็จะทำการลดขนาดของสัญญาณลงในทางตรงข้ามเมื่อมีสัญญาณที่มีระดับต่ำวงจรก็จะยกระดับของสัญญาณให้เพิ่มขึ้น และยังมีวงจรอีกส่วนที่อยู่ในภาครับหรือวงจรส่วนหลังก็จะทำงานตรงกันข้ามกับส่วนแรกเพื่อให้สัญญาณที่ได้จากเอาต์พุทของระบบมีลักษณะเหมือนกับสัญญาณอินพุททุกประการ และในโครงการนี้ยังมีวงจรอื่นที่นำมาประยุกต์ใช้ร่วมกันกับวงจรนี้ ซึ่งแสดง Block Diagram ตามรูปที่ 3.1

จาก Block Diagram ของรูปที่ 3.1 ประกอบไปด้วยวงจรต่างๆดังนี้คือ

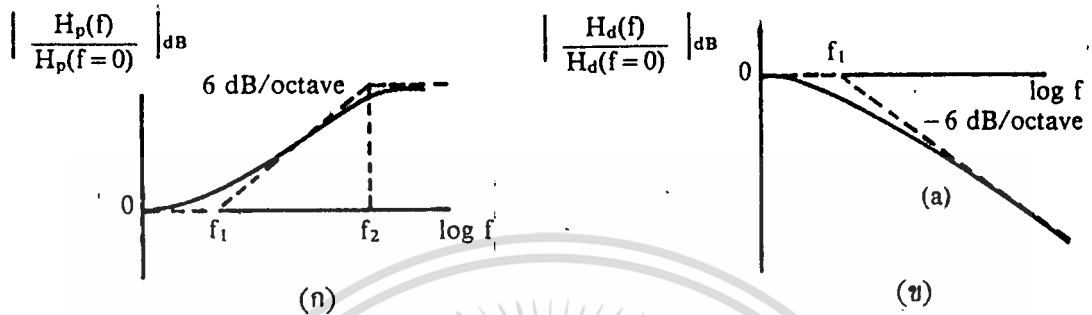
1. วงจรปรีไมค์ (Pre-Mic)
2. วงจรปรีแอมป์ (Pre-Amp)
3. วงจรเพรีเอมฟาซิส (Pre-Emphasis)
4. วงจรดีเอมฟาซิส (De-Emphasis)
5. วงจรโลว์พาสฟิลเตอร์ (Low Pass Filter)
6. วงจรคอมเพรสเซอร์ (Compressor)
7. วงจรเอ็กแพนเดอร์ (Expander)
8. วงจรเครื่องกำจัดสัญญาณรบกวน (Noise Gate)



รูปที่ 3.1 แสดง Block Diagram การทำงาน

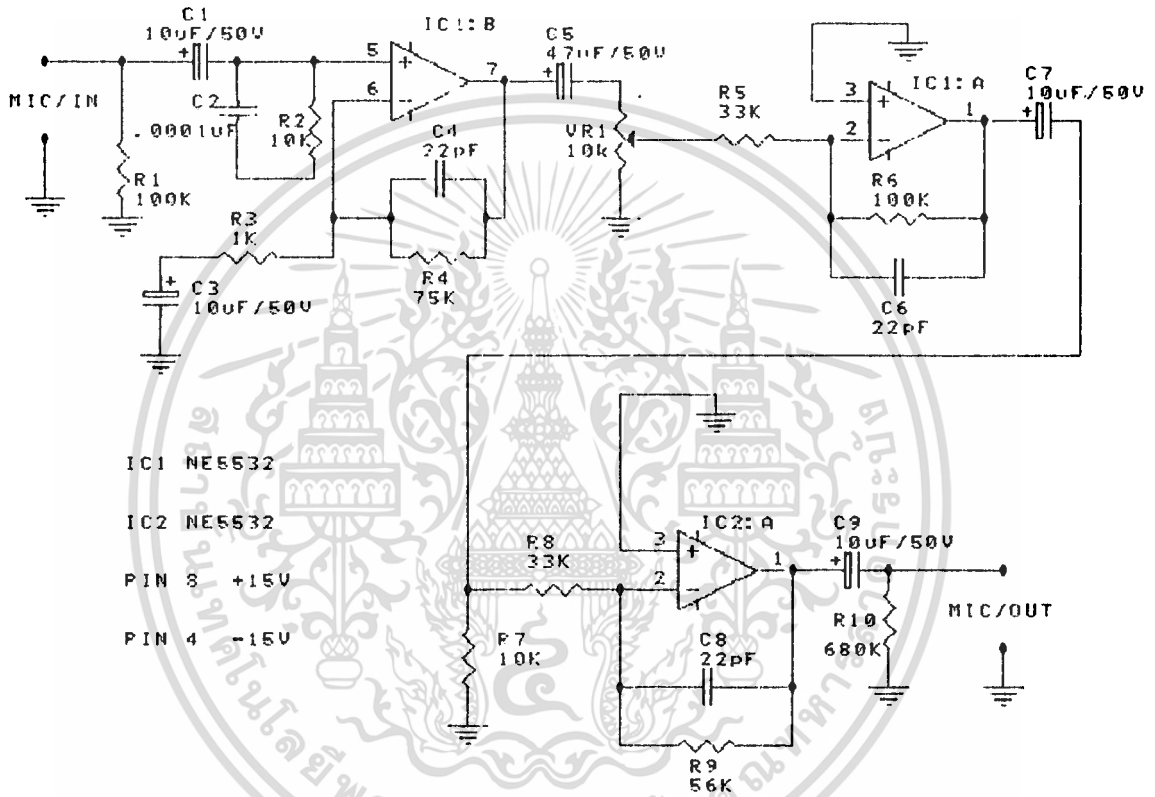
1. วงจรปริไมค์ (Pre-Mic)

วงจรปริไมค์ ทำหน้าที่ขยายสัญญาณจาก Input ที่ป้อนเข้ามาให้แรงขึ้นเพื่อส่งไปควบคุม การเปิด-ปิด ประตูของวงจร Noise Gate ซึ่งวงจรปริไมค์มีลักษณะดังรูปที่ 3.2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.43 ผลตอบสนองของความถี่ของวงจรพรีเอมฟาซิสและวงจรดีเอมฟาซิส

เมื่อกล่าวโดยสรุปวงจรพรีเอมฟาซิสและดีเอมฟาซิสนี้จะทำให้ความถี่สูงถูกเน้นและมีคุณภาพดีขึ้น ในขณะที่เดียวกัน กำลังของสัญญาณรบกวนก็จะถูกจำกัดให้ต่ำลงซึ่งจะทำให้ ซิกแนลทูนอยส์ (Signal to noise ratio) ของสัญญาณที่ได้สูงขึ้นด้วยโดยทั่วไปค่าที่สูงขึ้นนี้จะประมาณ 4 dB



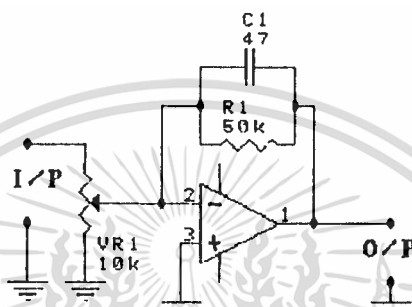
รูปที่ 3.2 วงจรปรีไมค์

การทำงานของวงจรปรีไมค์ จากรูปที่ 3.2 จะประกอบด้วย Op-amp 3 ตัวและ RC Network Op-Amp A1 จะขยายแบบ Non-Inverting OutPut ของ A1 จะป้อนเข้าขา 2 ของ Op-Amp A2 ซึ่งเป็นวงจรแบบ Inverting โดยที่ Input ของ A2 มี VR1 เป็นตัวปรับความแรงของสัญญาณและ Output ของ A2 จะป้อนเข้าขา 3 ของ Op-Amp A3 ซึ่ง A3 เป็นวงจรขยายแบบ Inverting ขา 3 ของ Op-Amp เป็น Output ของวงจร Pre-Mic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรปริแอมป์ (Pre-Amp)

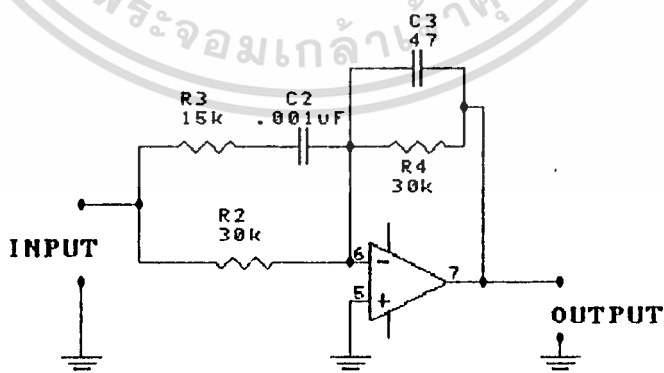
วงจรปริแอมป์ทำหน้าที่ขยายสัญญาณจาก Input ที่ป้อนเข้ามาให้มีขนาดแรงขึ้นเพื่อที่จะได้ Output ของ Pre-Amp ป้อนเข้าวงจร Pre-emphasis โดยวงจร Pre-Amp นี้อาศัย Op-Amp 1 ตัว แบบ อินเวอร์ตติ้งในการขยายสัญญาณ โดยอาศัยวงจรจากรูปที่ 3.3



รูปที่ 3.3 วงจรปริแอมป์

3. วงจรพรีเอมฟาซิส (Pre-emphasis)

วงจร Pre-emphasis นี้ทำหน้าที่ในการยกระดับสัญญาณขึ้นเมื่อความถี่เพิ่มขึ้น โดยอินพุตของวงจร Pre-emphasis นี้จะรับสัญญาณจากวงจร Pre-Amp และเอาท์พุทจะส่งไปยังวงจร Low Pass Filter วงจร Low Pass Filter ดังรูปที่ 3.4

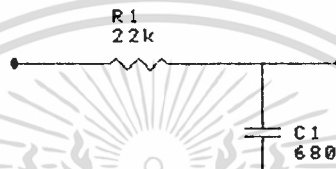


รูปที่ 3.4 วงจร Pre-emphasis

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรดีเอ็มฟาซิส (De-emphasis)

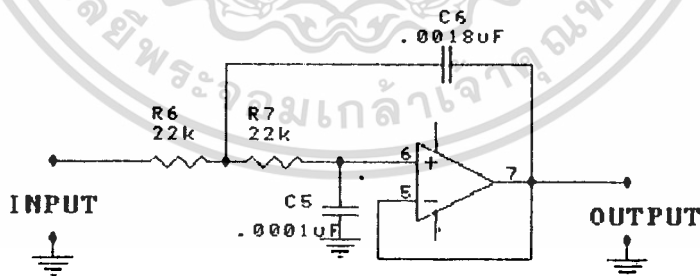
วงจร De-emphasis ทำหน้าที่ลดระดับสัญญาณให้ต่ำลงเมื่อความถี่เพิ่มขึ้น วงจรนี้อาศัย RC-Network ดังรูปที่ 3.5 ซึ่งรูปแบบของวงจรจะมีลักษณะเหมือนกับวงจร Low-Pass Filter แต่จะมีลักษณะที่แตกต่างกันก็คือ วงจรดีเอ็มฟาซิส จะมีความชันน้อยกว่า



รูปที่ 3.5 วงจรดีเอ็มฟาซิส

5. วงจรโลว์พาสฟิลเตอร์ (Low Pass Filter)

วงจร Low Pass Filter ทำหน้าที่ยอมให้สัญญาณความถี่ต่ำให้ผ่านวงจรไปได้ โดยมีค่าความถี่ Cut Off ประมาณ 7-8 KHz โดยอาศัยวงจร Positive Feedback ดังรูปที่ 3.6



รูปที่ 3.6 วงจร Low Pass Filter

6. วงจรคอมเพรสเซอร์ (Compressor)

วงจร Compressor เป็นวงจรทำหน้าที่ลดสัญญาณที่แรงและขยายสัญญาณที่อ่อนทำให้ย่านไดนามิกลดลง วงจรนี้อาศัยไอซีเบอร์ NE570 เป็นตัว Compression สัญญาณ โดยอาศัยวงจรดังรูปที่ 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. วงจรเอ็กแพนเดอร์ (Expander)

วงจร Expander เป็นวงจรที่ทำหน้าที่ขยายหรือถ่างย่านไดนามิกของสัญญาณให้เท่าเดิมคือทำการขยายสัญญาณแรงให้แรงยิ่งขึ้นด้วยอัตราเท่ากับที่ถูกบีบจากวงจร Compressor และในขณะเดียวกันก็จะลดสัญญาณที่ค่อยให้ต่ำลงไปอีก วงจร Expander อาศัย ไอซีเบอร์ NES70 เป็นตัว Expansion สัญญาณที่เข้ามา และวงจรที่นำมาใช้มีลักษณะดังรูปที่ 3.8

8. วงจรเครื่องกำจัดสัญญาณรบกวนหรือ Noise gate

เป็นวงจรที่ทำหน้าที่เป็นประตูที่ยอมให้สัญญาณรบกวน (Noise) ผ่านไปได้ในช่วงที่มีสัญญาณเข้ามาเท่านั้น ถ้าหากว่าไม่มีสัญญาณเข้ามาสัญญาณรบกวน (Noise) ก็จะไม่สามารถผ่านเข้ามาได้ยกตัวอย่างในกรณีที่เราจะนำไปใช้ในเครื่องดนตรีที่ต้องการเสียงที่ดีและถูกต้องปราศจากสัญญาณรบกวนต่าง ๆ ที่ไม่ต้องการ

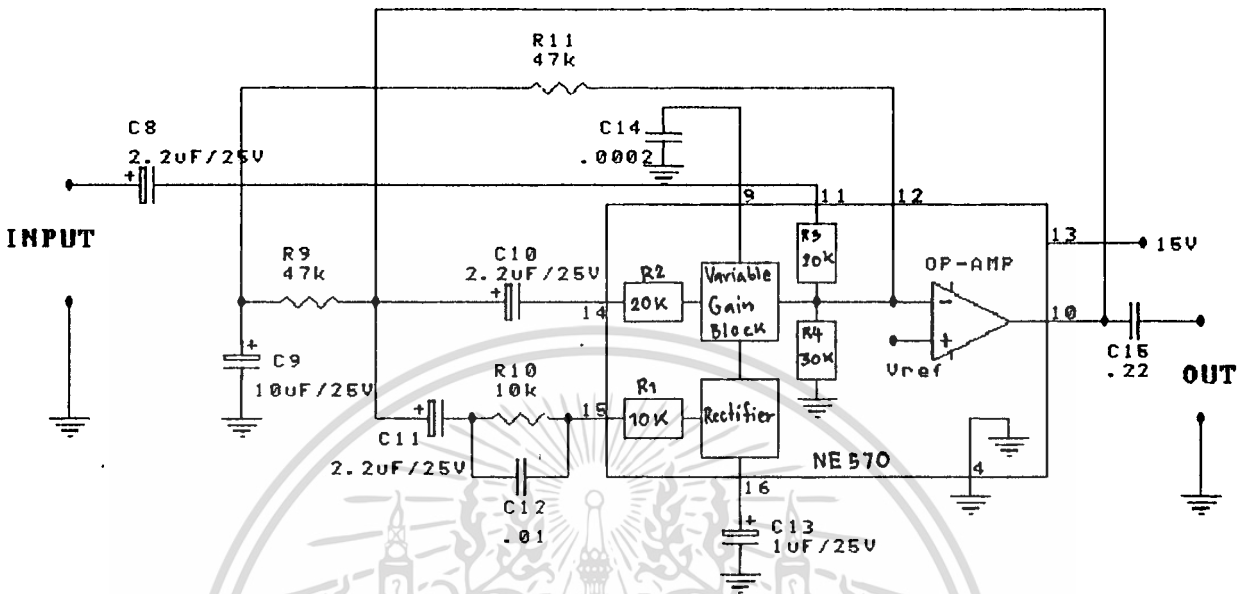
ผลกระทบอย่างหนึ่งเกี่ยวกับเครื่องดนตรีที่ใช้ทำการแสดงก็เกิดมีสัญญาณรบกวนต่างๆ ออกมา จัดเป็นสัญญาณที่ไม่ต้องการ เราสามารถทำให้สัญญาณเสียงนั้นปราศจากสัญญาณรบกวนได้ปกติเมื่อเราเล่นดนตรีอยู่เราจะไม่ได้ยินเสียงรบกวนนี้ แต่เมื่อเราหยุดเล่นดนตรีก็จะมีสัญญาณรบกวนออกมาเป็นที่น่าสนใจวิธีการแก้ไขปัญหานี้ได้อย่างง่าย ๆ ปรับวอลลุ่มของเครื่องดนตรีลงทุกครั้งเมื่อหยุดเล่นดนตรีแต่จะไม่สามารถได้ผลมากนักเครื่องกำจัดสัญญาณรบกวนเป็นวิธีการแก้ไขปัญหานี้ได้ก็เมื่อสัญญาณอินพุตต่ำกว่าระดับที่ตั้งไว้เครื่องกำจัดเสียงรบกวนก็จะไม่ยอมให้สัญญาณอินพุตผ่านออกทางเอาต์พุตและจะให้จุดเอาต์พุตต่อลงกราวด์ เมื่อเริ่มเล่นดนตรีเครื่องกำจัดเสียงรบกวนก็จะยอมให้สัญญาณผ่านภาคขยายออกเอาต์พุต

ระดับสัญญาณของเครื่องกำจัดเสียงรบกวนจะถูกปรับโดย "Threshold" ก็ือระดับของอินพุตที่ต่ำสุดที่เครื่องกำจัดสัญญาณรบกวนยอมให้สัญญาณอินพุตผ่านไปได้ ถ้าระดับของสัญญาณอินพุตอยู่เหนือระดับของ "Threshold" อินพุตก็จะผ่านไปได้ สัญญาณทางเอาต์พุตจะเท่ากับสัญญาณทางอินพุต (Gain = 1) รูปที่ 3.9 แสดงวงจรของ Noise Gate

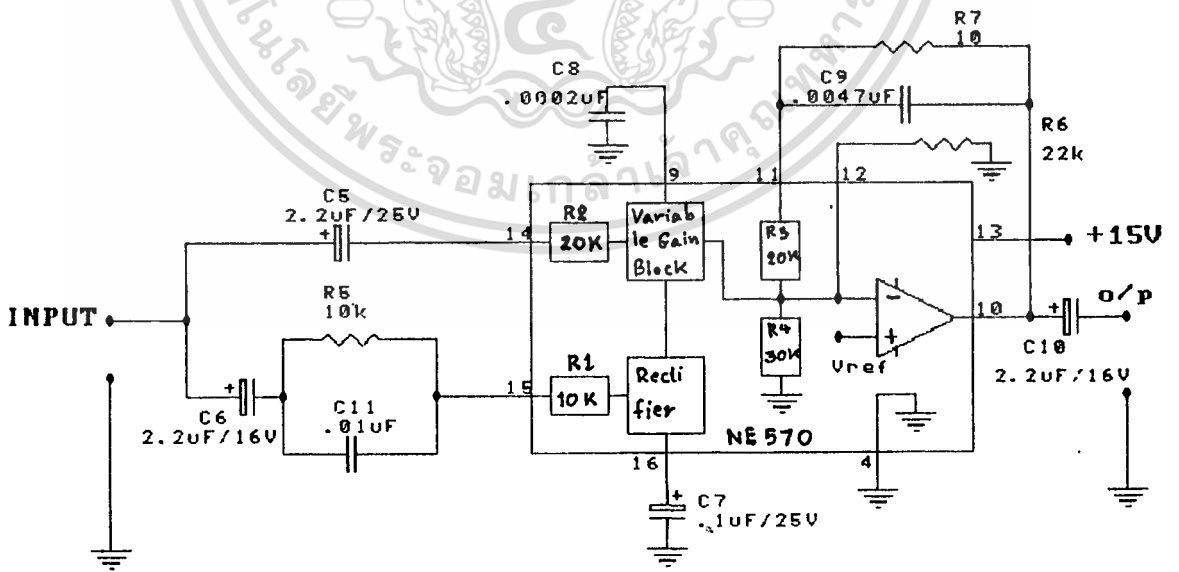
การทำงานของวงจรรอยส์เกต(Noise gate)

จากรูป IC3-A, IC3-B, IC3-C เป็นไอซี ประเภท CMOS. โดยทำหน้าที่เป็นสวิทช์ปิด-เปิด โดยที่ขา 5, ขา 6, ขา 12 และขา 13 เป็นขาควบคุมถ้าที่ขาควบคุมนี้เป็น High สวิทช์จะปิดทำให้สัญญาณผ่าน IC ได้

เมื่อสัญญาณจากเอาต์พุตของวงจรถ่ายเอ็กแพนเดอร์ผ่านเข้ามาที่ขา 1 ของ IC3-A จะถูกควบคุมโดยขา 13 ของ IC3-A เมื่อแรงดันที่ขา 13 เป็น High IC3-A ยอมให้สัญญาณผ่านแต่เมื่อแรงดันขา



รูปที่ 3.7 วงจร Compressor



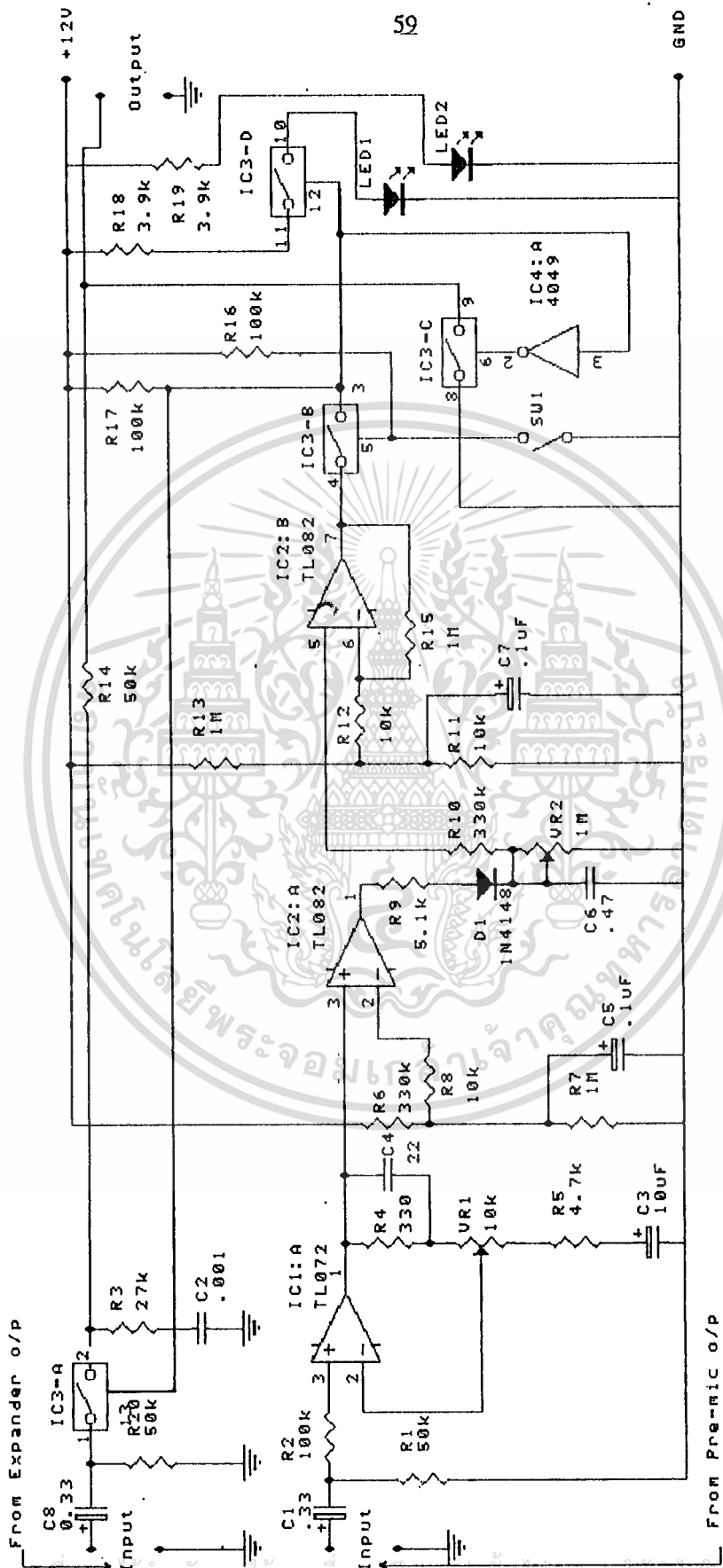
รูปที่ 3.8 วงจร Expander

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

13 เป็น Low IC3-A จะไม่ยอมให้สัญญาณผ่านไปได้สัญญาณจากอินพุตอีกส่วนหนึ่งที่ผ่านมาจาก วงจรปริโมค จะเข้ามาที่ขา3ของIC1-A ซึ่งIC1-A นี้ทำหน้าที่เป็นตัวขยายสัญญาณแบบ Non-Inverting Amp วงจรนี้เป็นตัวปรับเกนของIC1-A สามารถปรับ Threshold ได้ประมาณ 85 mVp-p ถึง 250 mVp-p โดย VR1 เป็นตัวปรับความแรงของสัญญาณที่ขยาย โดยเอาท์พุทของ IC1-A จะเข้า ที่ขา Input ขา 13 ของIC2-A IC2-Aนี้ทำหน้าที่เป็นตัว Comparator เปรียบเทียบแรงดันระหว่างขา 2 และขา 3 ของ IC2-A โดย R6 และ R7 เป็นตัวจัดแรงดันให้ขา 2 ของ IC2-A โดยมีแรงดัน ประมาณ 9 V เว้นแต่ในขณะที่ไม่มีสัญญาณอินพุตที่ขา 3 จะมีแรงดันประมาณ 6 V ขณะที่ มี สัญญาณ IC2-A จะทำงานจะต้องมีแรงดันที่ขา 3 มากกว่า 6 Vp-p ขา 1 ของIC2-A จะเป็น High C6 จะทำการเก็บประจุผ่าน R9 และ D1 เมื่อแรงดันของ C6 มากกว่า 6.2 V จะเป็นตัว Bias ขา 5 ของIC2-Bซึ่ง IC2-B เป็นตัวที่ทำหน้าที่ Comparator ระบุสัญญาณที่ขา 5 กับขา 6 โดยที่ขา 6 มี ค่าแรงดันคงที่ประมาณ 6 V เมื่อขา 5 ของ IC2-B เท่ากับ 6.2 V จะทำให้ขา 7เป็น High R9 และ C6 เป็นตัวถ่วงเวลาให้สัญญาณผ่าน

เมื่อระดับของสัญญาณของ Inputที่ต่ำกว่า Treshold C6 จะคายประจุผ่าน VR2 โดยที่ VR2 เป็นตัวหน่วงเวลาเล็กน้อยของวงจร Noise gate เพื่อไม่ให้สัญญาณอินพุตผ่าน ถ้าต้องการให้เวลาที่ หน่วงสั้นลงมาก ๆ ทำได้โดยการลดค่า VR2 ลง

SW1 ปิดวงจรเป็นผลให้ขา 5 ของ IC3-B เป็นLow IC3-B จะเปิดวงจรและเป็นผลให้ขา 13 ของ IC3-A เป็นLow IC3-A เปิดวงจรสัญญาณไม่สามารถผ่านไปยัง Output ของ Nois gate ได้ และสัญญาณจากเอาท์พุทของIC3-B จะเป็นผลให้ขา 12 ของ IC3-D เป็น Low IC3-D เปิดทำให้ LED1 ไม่สว่างและสัญญาณจากขา 5 ของIC3-D นี้จะทำให้เอาท์พุทของ Not gate เป็น High เป็น ผลให้ขา 6 ของIC3-D เป็น High IC3-C จะเปิดวงจรเป็นผลทำให้เอาท์พุทของ Noise gate ถูกต่อ ลงกราวด์ จึงทำให้สามารถลดสัญญาณรบกวนได้



รูปที่ 3.9 แสดงวงจรของ Noise Gate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ขออนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

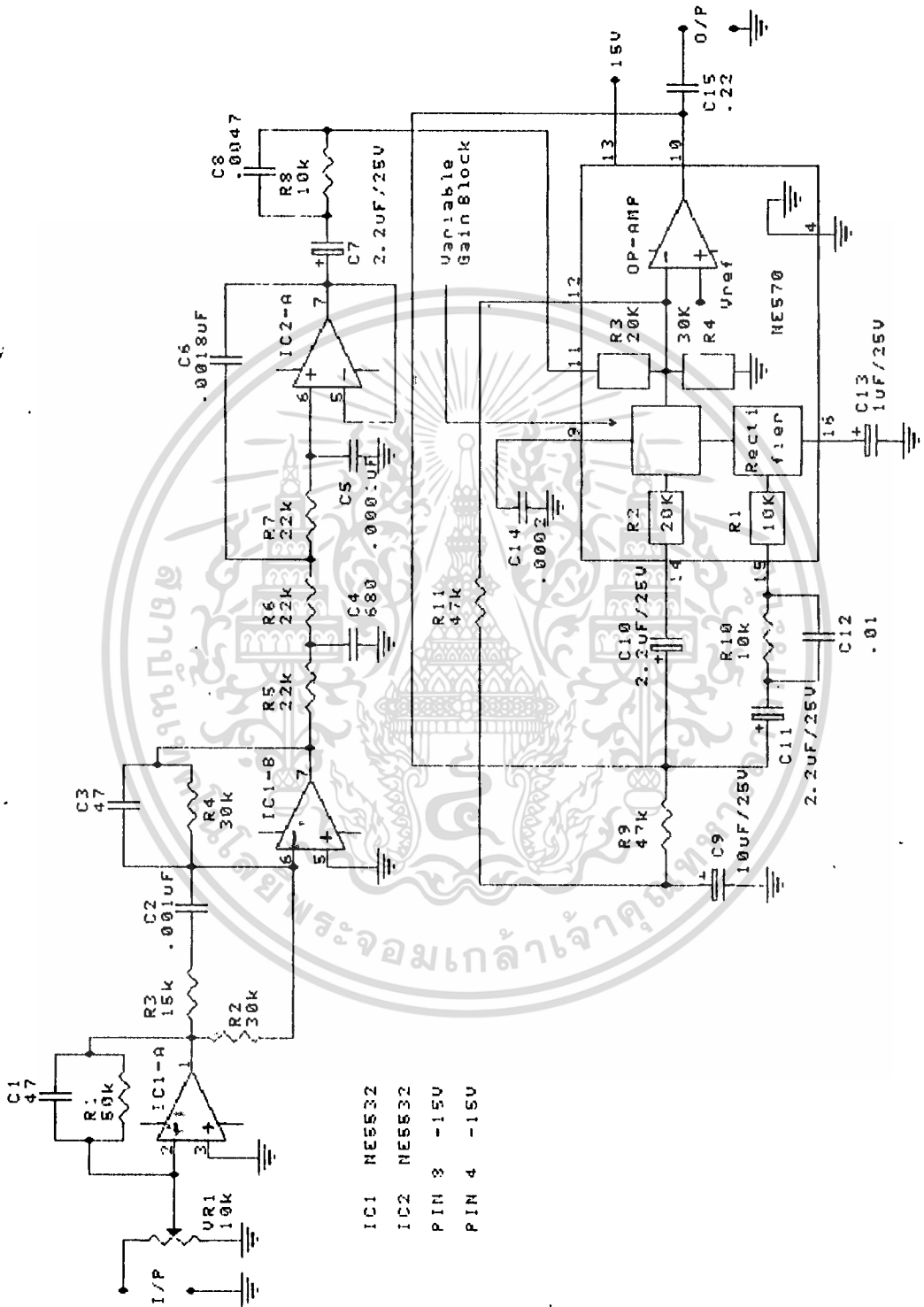
8.2 ขั้นตอนของการประมวลผลสัญญาณ

การประมวลผลสัญญาณเริ่มขึ้นเมื่อมีสัญญาณป้อนเข้าที่อินพุต สัญญาณนี้จะถูกขยายโดยปริแอมป์เป็นอันดับแรก แล้วป้อนเข้าสู่วงจรพรีเอมฟาสซิส (Pre-emphasis) จะขยายส่วนของเสียงพูดที่มีความถี่สูงให้แรงขึ้น วงจรโลวพาสฟิลเตอร์ซึ่งที่ส่วนนี้จะมีสวิทช์ให้สัญญาณผ่านวงจรและข้ามวงจรนี้ไปเพราะว่าวงจรโลวพาสฟิลเตอร์นี้จะยอมให้ค่าความถี่ 7-8 KHz ผ่านไปได้ ซึ่งความถี่นี้เป็นค่าความถี่การทำงานของวงจรดิจิทัลแต่ถ้าใช้ทำงานในระบบอนาล็อกสัญญาณไม่ต้องผ่านวงจรนี้เพราะว่าจะทำให้สัญญาณเสียงที่มีความถี่สูงหายไป หลังจากนั้นสัญญาณเสียงพูดจะได้รับการประมวลผลโดยวงจรคอมเพรสเซอร์ (Compressor) หน้าที่ของคอมเพรสเซอร์ก็คือ ลดสัญญาณที่แรงและขยายสัญญาณที่อ่อน ทำให้ไดนามิกเรนจ์ (Dynamic range) ลดลงสัญญาณที่ได้รับการประมวลเสร็จเรียบร้อยแล้วจะพร้อมที่จะทำการส่งได้ทันที

ในการรับก็จะต้องมีกระบวนการที่กลับกัน สัญญาณที่รับมาได้จะถูกผ่านการตบแต่งด้วยวงจรดีเอมฟาสซิส (De-emphasis) ซึ่งมีหน้าที่ลดความแรงของเสียงพูดที่มีความถี่สูงลง หลังจากนั้นวงจรเอ็กแพนเดอร์ (Expander) จะทำการขยายไดนามิกเรนจ์ให้เท่าเดิม (ก่อนที่จะถูกคอมเพรส) สัญญาณที่ได้จะมีลักษณะใกล้เคียงกับสัญญาณอินพุตในตอนแรกพร้อมที่จะนำไปขยายเพื่อออกลำโพงหรือหูฟังต่อไป

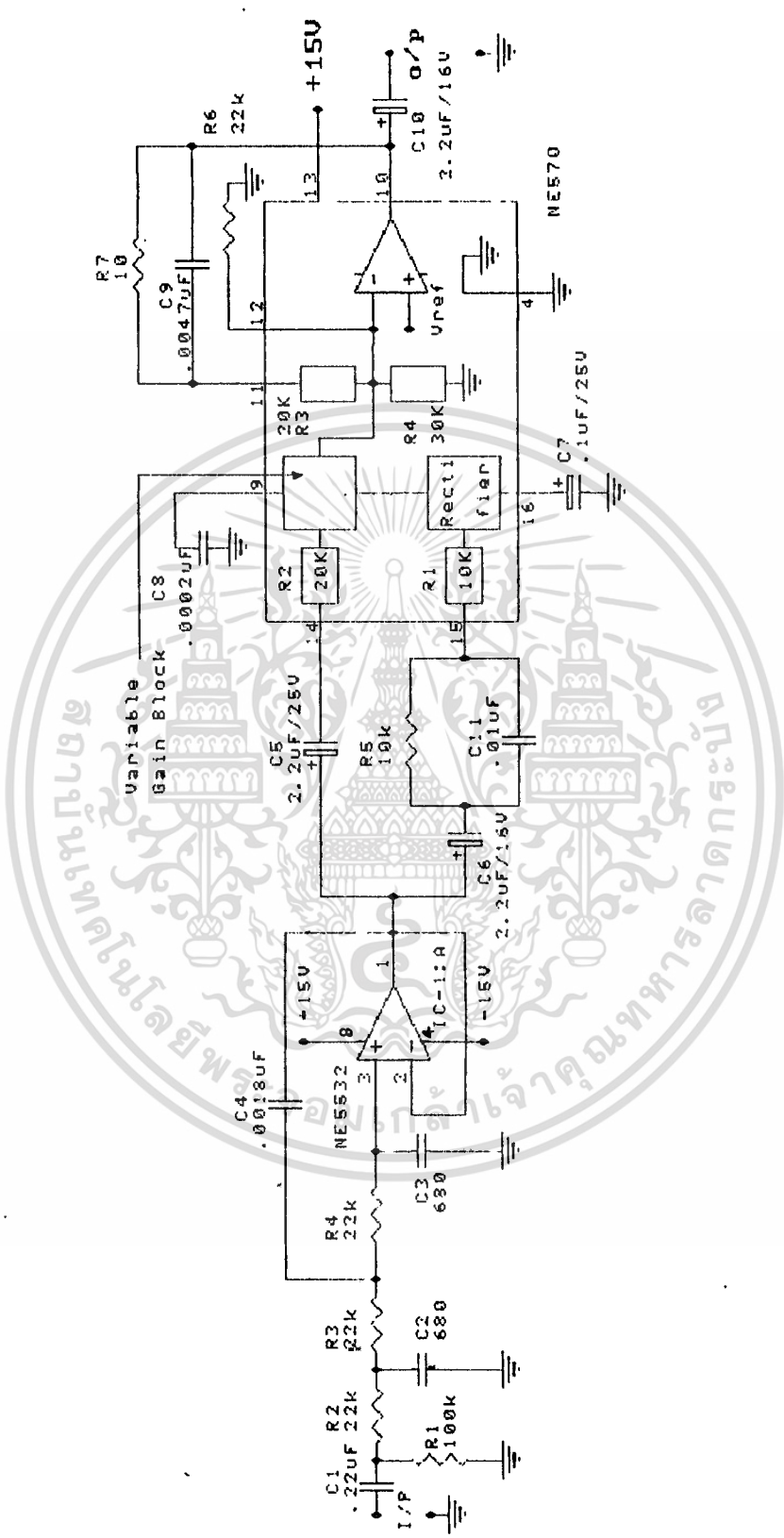
ในระหว่างการคอมเพรส สัญญาณที่มีระดับต่ำจะถูกขยายจนมีแอมพลิจูดสูงกว่าสัญญาณรบกวนที่จะแทรกเข้ามาในการส่ง ในขณะที่สัญญาณที่มีระดับแรงคั้นสูงจะถูกลดทอนลงมาเพื่อป้องกันเกิดการบิดเบือน (Distortion) เพราะว่าเป็นขีดจำกัดของการส่งมีจำกัด โดยทั่วไปแล้วเนื่องจากว่าตัวกลาง (Medium) ในการส่งจะเป็นตัวจำกัดไดนามิกเรนจ์ ดังนั้นจึงเป็นการดีที่จะลดไดนามิกเรนจ์ของสัญญาณลงก่อนที่จะทำการส่ง อย่างไรก็ตามในการรับจะต้องมีขั้นตอนในการเอ็กแพนด เพื่อขยายไดนามิกเรนจ์ให้กลับคงเดิมด้วยความแตกต่างของอัตราส่วนระหว่างสัญญาณกับสัญญาณรบกวน (Signal to Noise Ratio, S/N) เมื่อใช้และไม่ใช้การคอมเพรสและเอ็กแพนด (เรียกรวมว่าการคอมแพนด) จะดีขึ้น

ความสามารถในการทำพรีเอมฟาสซิสและดีเอมฟาสซิส เพื่อกำจัดสัญญาณรบกวนสี (Colored noise) คือสัญญาณรบกวนที่มีแอมพลิจูดสูงในบางย่านความถี่ต่างกับสัญญาณรบกวนขาว หรือ White noise ซึ่งมีแอมพลิจูดเท่ากันทุกความถี่ ซึ่งปรากฏในการรับส่งแบบ FM ทั่วไป สัญญาณรบกวนชนิดนี้มีแหล่งกำเนิดคือวงจรคิมอดูเลเตอร์และส่งผลกระทบมากในย่านความถี่สูง ดังนั้นเพื่อที่จะทำให้ค่า S/N ในย่านความถี่สูงและความถี่ต่ำเท่ากันจะต้องใช้วงจรพรีเอมฟาสซิสและดีเอมฟาสซิสมาช่วย



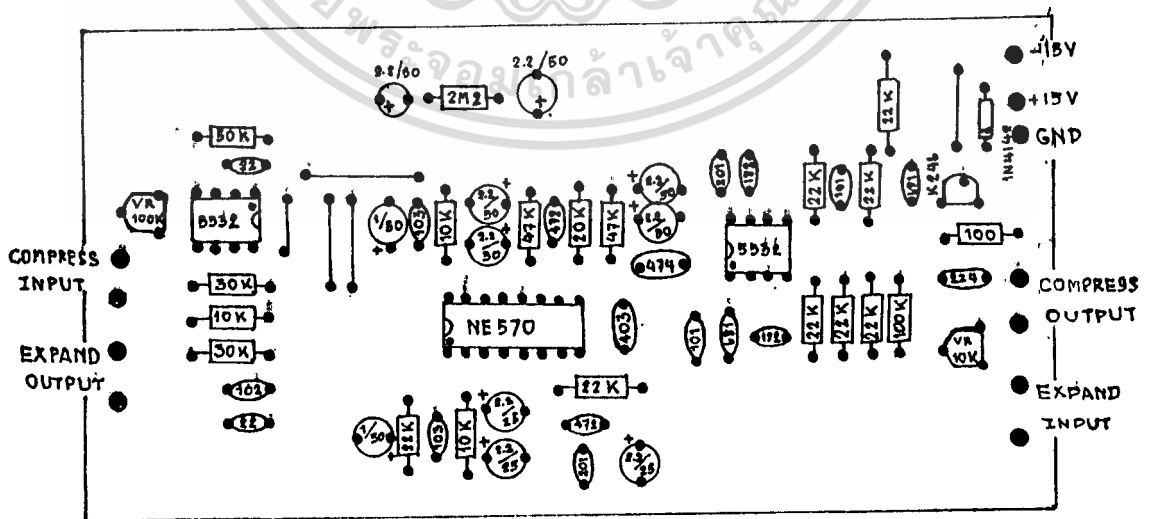
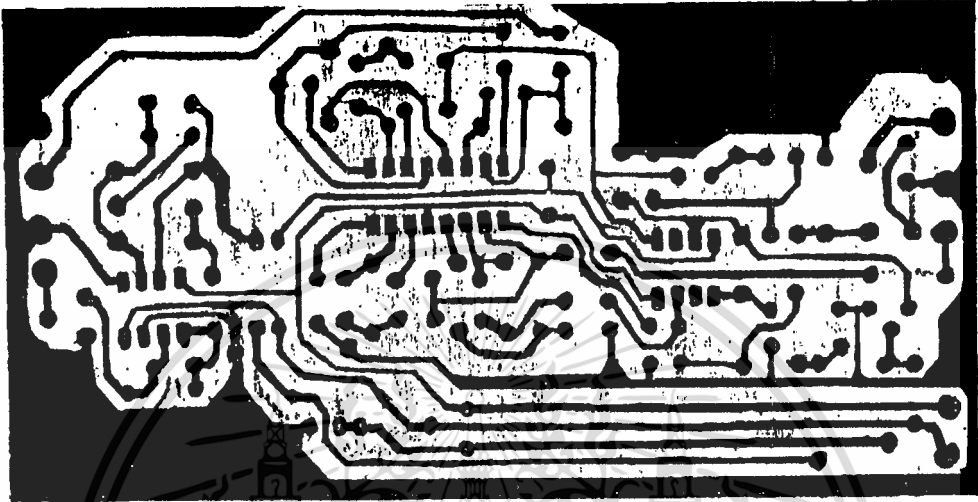
รูปที่ 3.12 วงจรที่ใช้งานจริงของวงจร Compressor ที่นำมารวมกับวงจรอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 วงจรที่ใช้งานจริงของวงจร Expander ที่นำมารวมกับวงจรอื่นมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสาร รูปที่ 3.14 สายวงจรและตำแหน่งการวางอุปกรณ์ของวงจร Compaander โยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

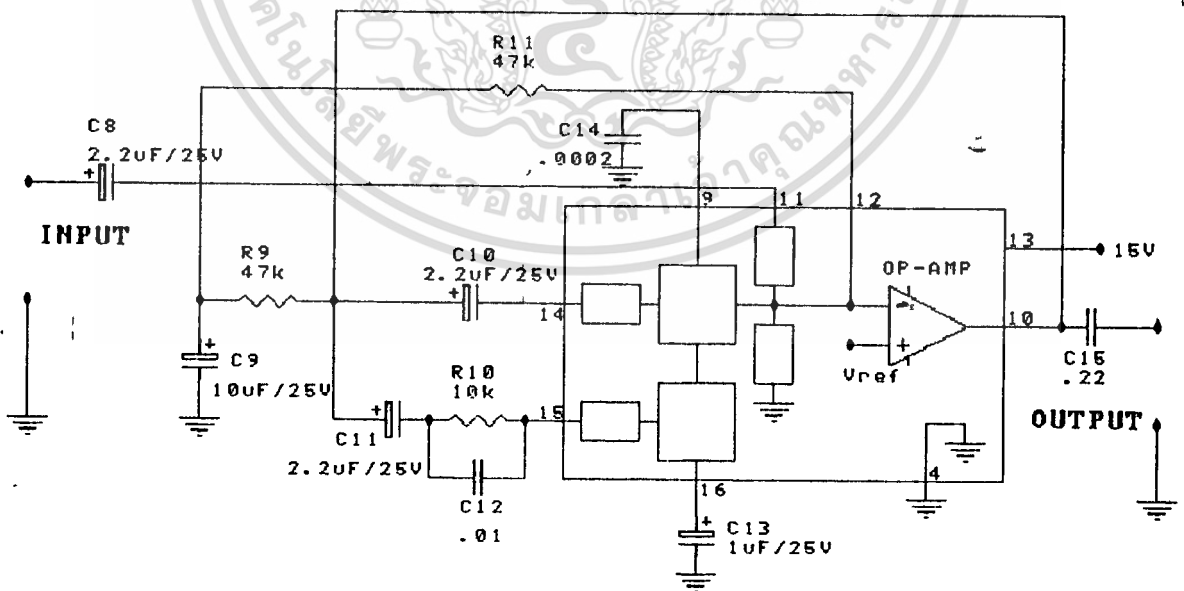
การทดลองและผลของการทดลอง

ในบทนี้จะเป็นการกล่าวถึงการทดลองการทำงานของวงจรในส่วนต่างๆ ว่าผลที่ได้เป็นไปตามแนวทางทฤษฎีหรือไม่ โดยใช้เครื่องมือวัดตรวจสอบผลของรูปสัญญาณและระดับแรงดันรวมทั้งความถี่ที่ค่าต่างๆ ของแต่ละวงจรของระบบที่ได้จัดสร้างขึ้นซึ่งสามารถแบ่งออกเป็นการทดลองและผลการทดลองในแต่ละส่วนได้เป็นดังนี้

4.1 การทดลอง เรื่องขอบเขตการทำงานของวงจรคอมเพรสเซอร์

วัตถุประสงค์ เพื่อหาช่วงการตอบสนองของความถี่และระดับของสัญญาณอินพุตที่สามารถทำงานได้อย่างเหมาะสม

ขั้นตอนการทดลองตอนที่ 1 จากรูปของวงจรรูปที่ 4.1 ซึ่งใช้ IC เบอร์ NE 570 มาประกอบกันเป็นวงจรคอมเพรสเซอร์ ป้อนสัญญาณ Sine wave ทางด้าน Input ของ Compressor โดยให้ Voltage คงที่เท่ากับ 1 Vp-p และปรับเปลี่ยนค่าความถี่



รูปที่ 4.1 วงจรคอมเพรสเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

ความถี่ (Hz)	แรงดันเอาต์พุต (V)	เอาต์พุต (dB)'
น้อยกว่า 50	1.65(โดยประมาณ)	4.35(โดยประมาณ)
60	1.65	4.35
100	1.65	4.35
200	1.65	4.35
500	1.65	4.35
1 K	1.5	3.52
1.5 K	1.5	3.25
2 K	1.5	3.25
3 K	1.4	2.92
5 K	1.4	2.92
8 K	1.4	2.92
10 K	1.4	2.92
15 K	1.4	2.92
20 K	1.4	2.92
30 K	1.4	2.92
50 K	1.4	2.92
80 K	1.4	2.92
90 K	1.4	2.92
100 K	1.0	0
มากกว่า 100 K	ลดลงเรื่อยๆ	

ตารางที่ 4.1 ซึ่งเป็นการป้อนสัญญาณ Sine wave $V_{in} 1 V_{p-p}$

ขั้นตอนการทดลองตอนที่ 2 เป็นการป้อนสัญญาณความถี่คงที่เท่ากับ 1 KHz โดยให้แรงดัน Input เปลี่ยนแปลงได้

ผลการทดลอง

แรงดันอินพุท (mV)	แรงดันเอาต์พุท (mV)
50	80
70	100
90	115
100	120
150	150
200	180
250	190
300	200
400	250
1000	500
	3000

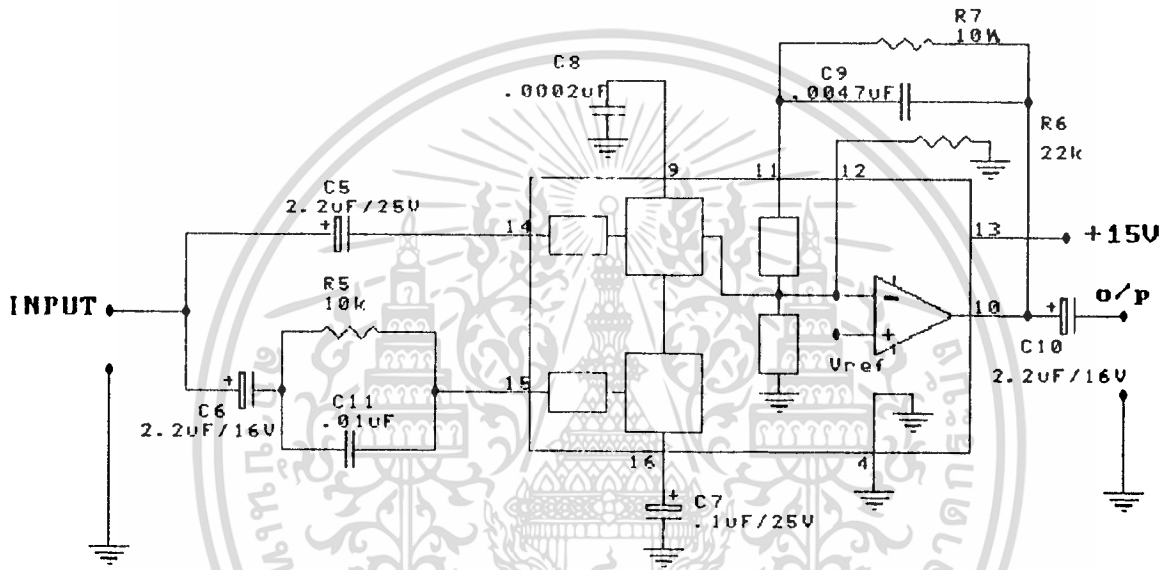
ใกล้เคียงกับ V_{cc}

ตารางที่ 4.2 เปลี่ยนแปลงแรงดันความถี่ 1 KHz

4.2 การทดลองเรื่องขอบเขตการทำงานของวงจรเอ็กแพนเดอร์

วัตถุประสงค์ เพื่อหาช่วงการตอบสนองของความถี่และระดับของสัญญาณอินพุทที่สามารถทำงานได้อย่างเหมาะสมของวงจร Expander

ขั้นตอนการทดลองตอนที่ 1 จากรูปที่ 4.2 ซึ่งใช้ IC เบอร์ NE 570 มาประกอบกันเป็นวงจรเอ็กแพนเดอร์ ป้อนสัญญาณ Sine wave ทางด้าน Input ของ Expander โดยให้ Voltage คงที่เท่ากับ 1 Vp-p และปรับเปลี่ยนค่าความถี่



รูปที่ 4.2 วงจรเอ็กแพนเดอร์

ผลการทดลอง

ความถี่(Hz)	เอาต์พุท(V)	เอาต์พุท(dB)
60	0.28	-10.06
100	0.28	-10.06
200	0.29	-10.75
300	0.29	-10.75
500	0.3	-10.46
800	0.32	-9.4
1k	0.34	-9.37
1.5k	0.4	-7.96
2k	0.43	-7.33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5k	0.46	-6.74
10k	0.46	-6.74
20k	0.44	-6.74
30k	0.44	-6.74
50k	0.44	-6.74
80k	0.2	-6.98
100k	0.1	-10
มากกว่า 100k	น้อยมาก	

ตารางที่ 4.3 แสดงย่านการตอบสนองของวงจร Expander

ขั้นตอนการทดลองตอนที่ 2 เมื่อป้อนสัญญาณ Sine wave เข้าทางด้าน Input ของ Expander โดยให้ความถี่คงที่เท่ากับ 1 kHz ให้ค่า volt ที่ป้อนเข้ามีค่าต่าง ๆ ตามตารางที่ 4.4

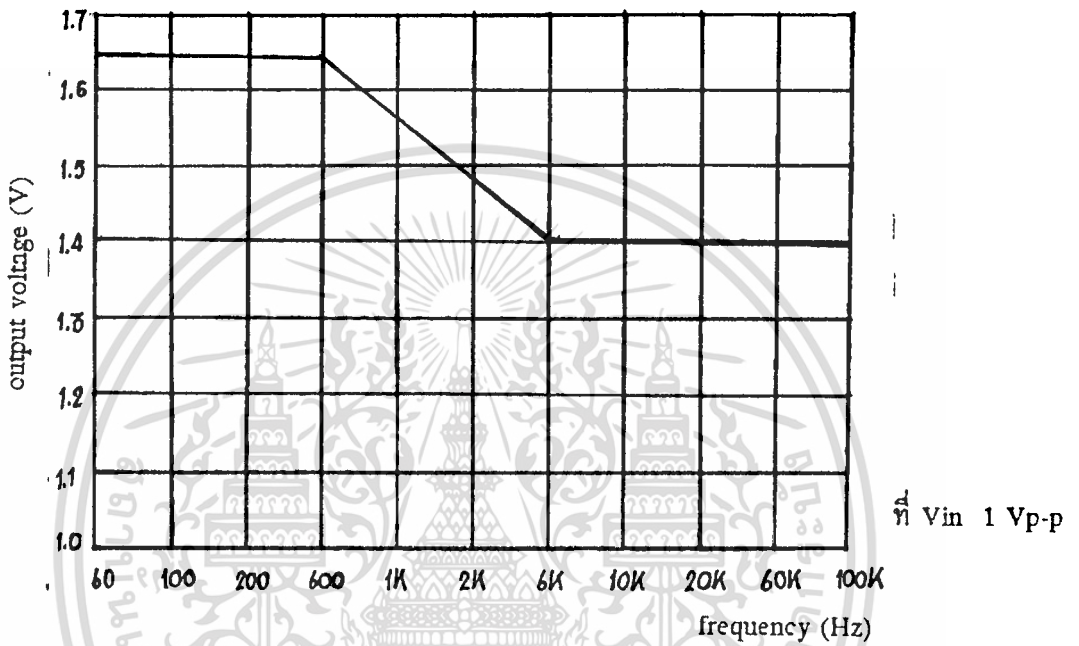
ผลการทดลอง

Vin(V)	Vout(V)
0.5	0.15
0.7	0.25
0.9	0.48
1.0	0.55
1.5	1.0
2.0	1.8
2.5	2.8
3.0	3.8
3.5	4.6
4.0	5.6
5.0	6.8

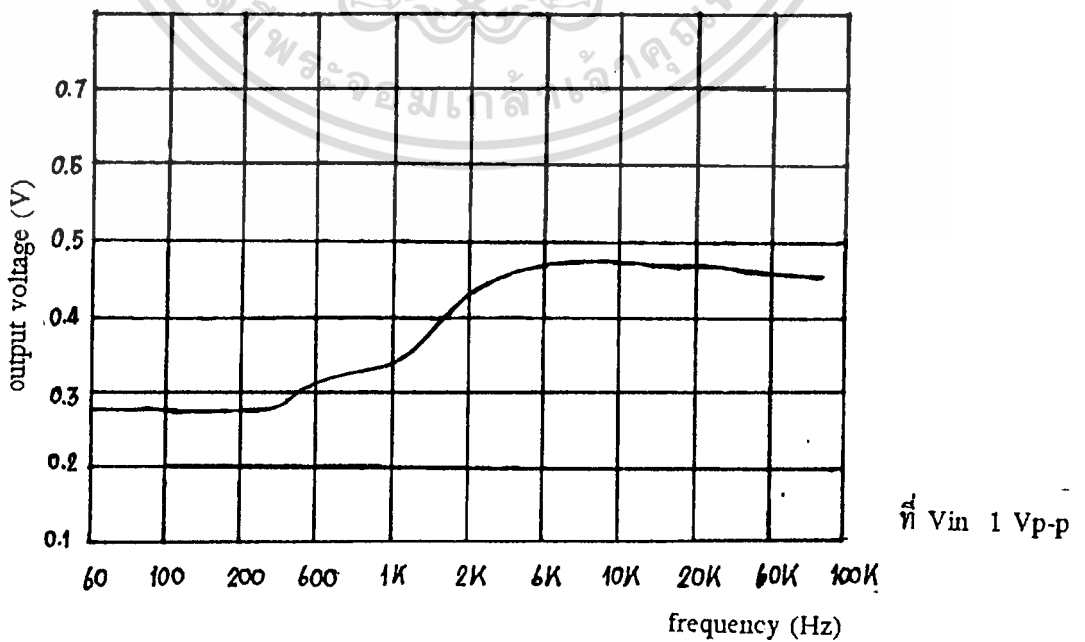
ตารางที่ 4.4 ผลของ Vo ของวงจร Expander ที่ความถี่เท่ากับ 1 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 4.1, 4.2, 4.3 และ 4.4 นำมาเขียนเป็นกราฟ เพื่อดูผลการตอบสนองของวงจร Compressor และ Expander ได้แสดงดังรูป

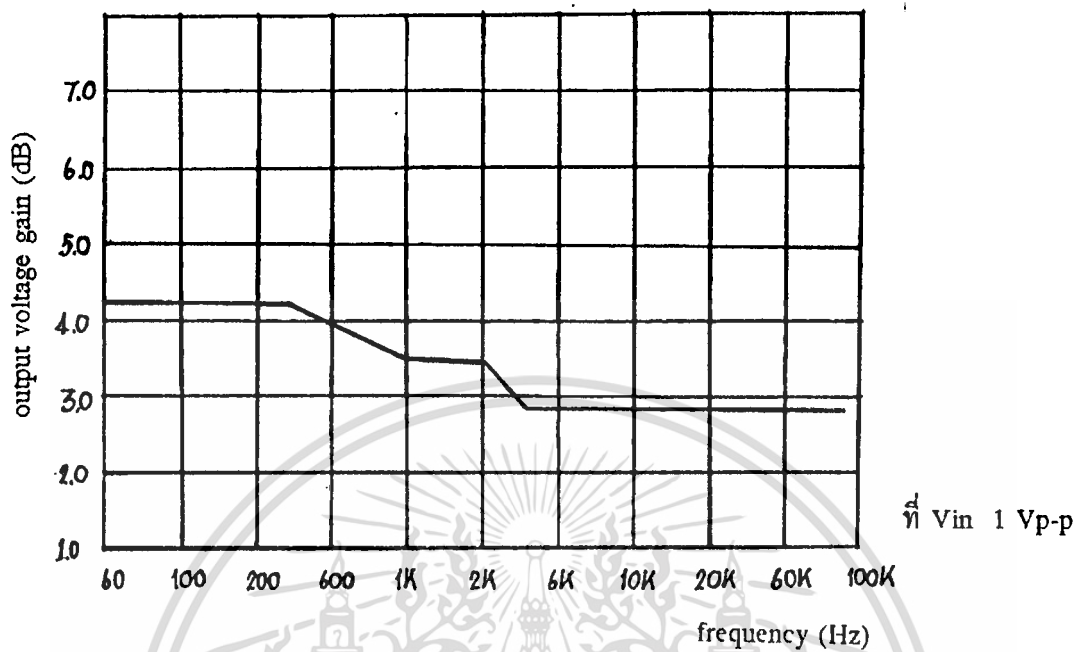


กราฟรูปที่ 4.1 Output frequency curve ของวงจร Compressor

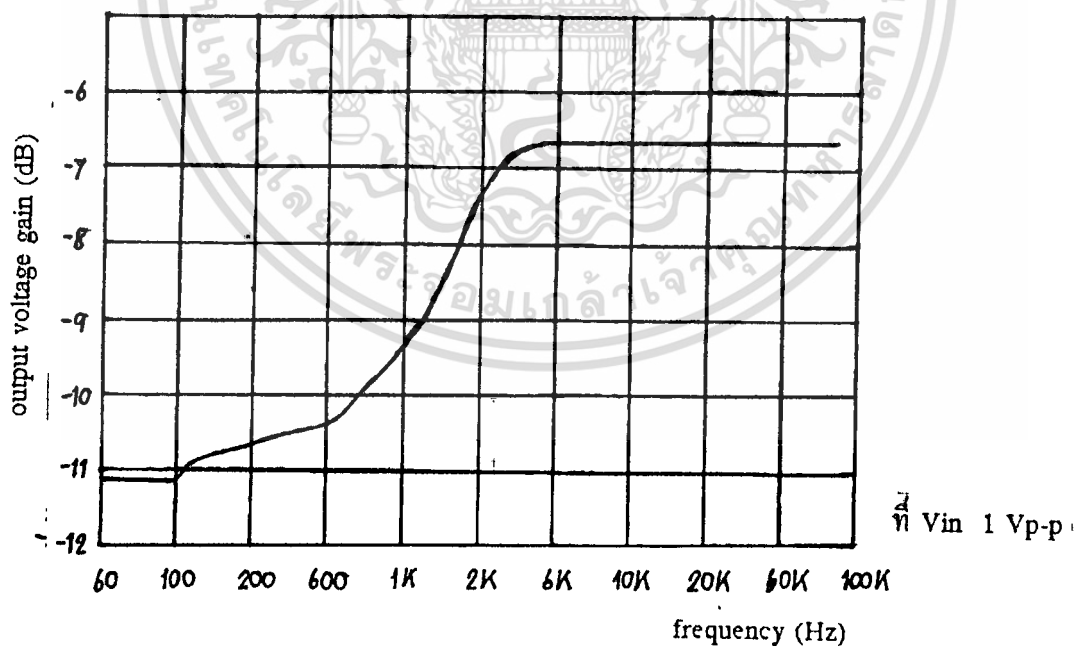


กราฟรูปที่ 4.2 Output frequency curve ของวงจร Expander

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ห้ามมิให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

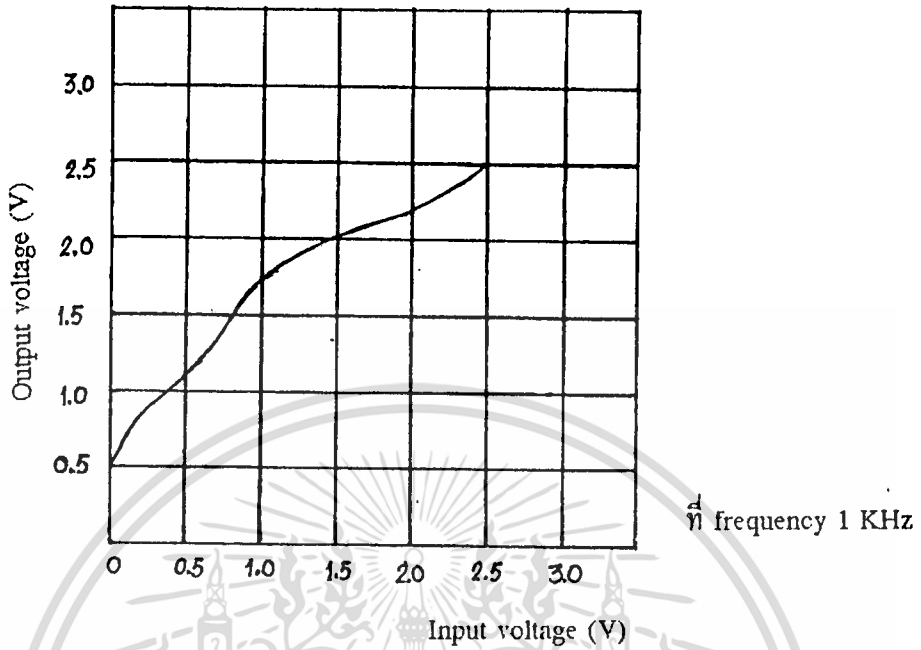


กราฟรูปที่ 4.3 Output frequency curve ของวงจร Compressor

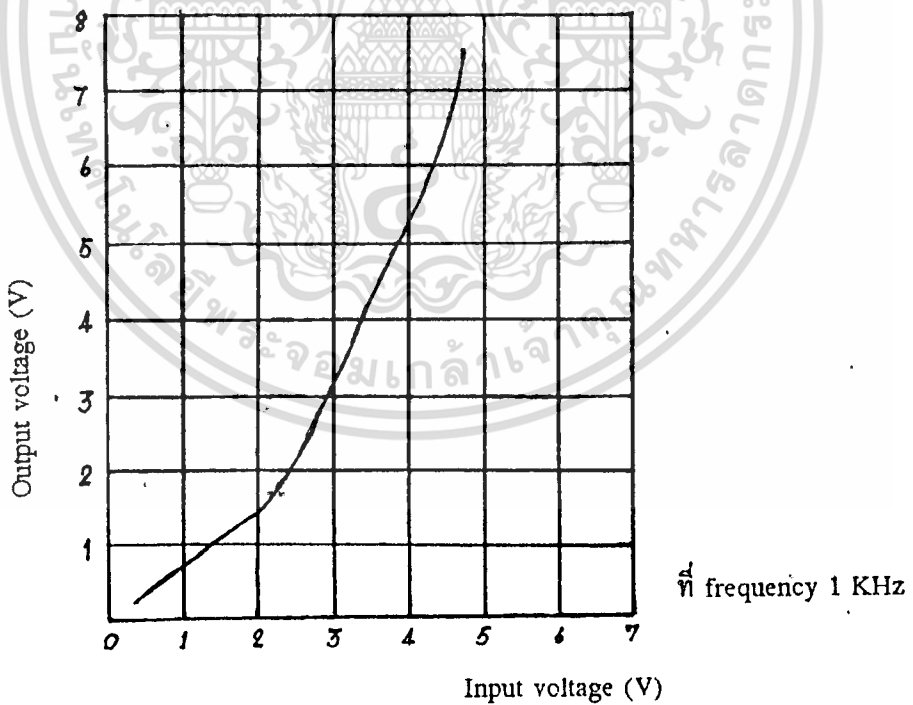


กราฟรูปที่ 4.4 Output frequency curve ของวงจร Expander

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



กราฟรูปที่ 4.5 Output voltage curve ของวงจร Compressor

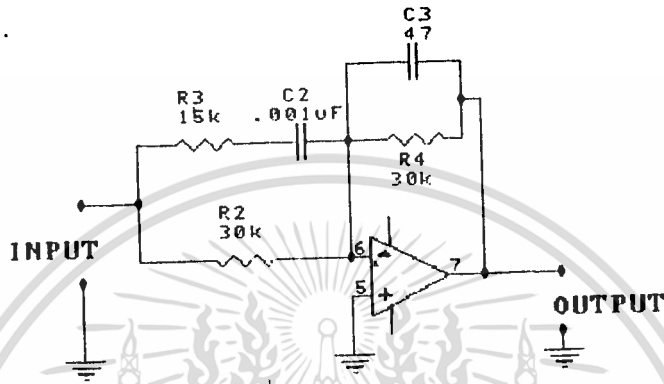


กราฟรูปที่ 4.6 Output voltage curve ของวงจร Expander

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองเรื่องการทำงานของวงจรรีเอมฟาสิส (Pre-emphasis)

วงจร Pre-emphasis ดังรูปที่ 4.3 เป็นวงจรที่ให้ Output สูงขึ้นเมื่อความถี่ของสัญญาณมีค่ามากขึ้นซึ่งการทดลองนี้ใช้ Op--Amp เบอร์ NE5532 ส่วนของวงจร Pre-emphasis ซึ่งวงจรมีผลตอบสนองต่อความถี่ดังตารางที่ 4.5



รูปที่ 4.3 วงจร Pre-emphasis

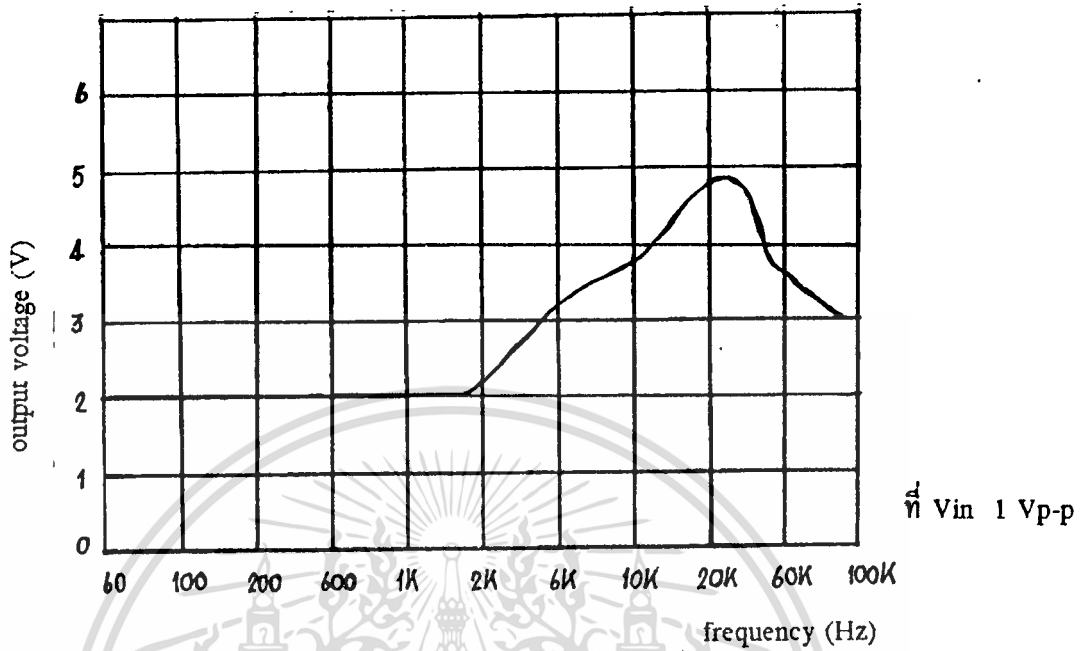
ผลการทดลอง

ความถี่(Hz)	Vout(V)	Gain(dB)
60	2	6.02
100	2	6.02
200	2	6.02
600	2	6.02
1k	2	6.02
2k	2.2	6.84
6k	3.1	9.82
10k	3.8	11.58
20k	4.7	13.44
60k	3.5	10.88
100k	3.0	9.54

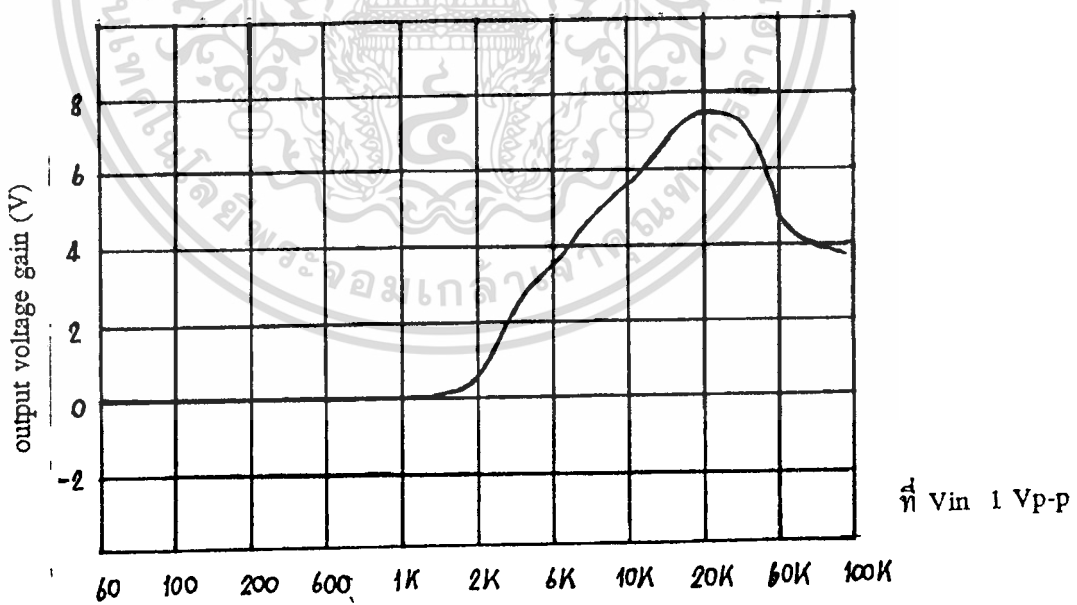
ตารางที่ 4.5 ผลการทำงานของ Pre-emphasis

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 4.5 นำมา Plot กราฟเพื่อผลการตอบสนองของวงจร Pre-emphasis ดัง
กราฟรูปที่ 4.7 และกราฟรูปที่ 4.8



กราฟรูปที่ 4.7 Output frequency curve ของวงจร Pre-emphasis



กราฟรูปที่ 4.8 Output frequency curve ของวงจร Pre-emphasis

4.4 การทดลองเรื่องวงจรโลว์พาสฟิลเตอร์ (Low Pass Filter)

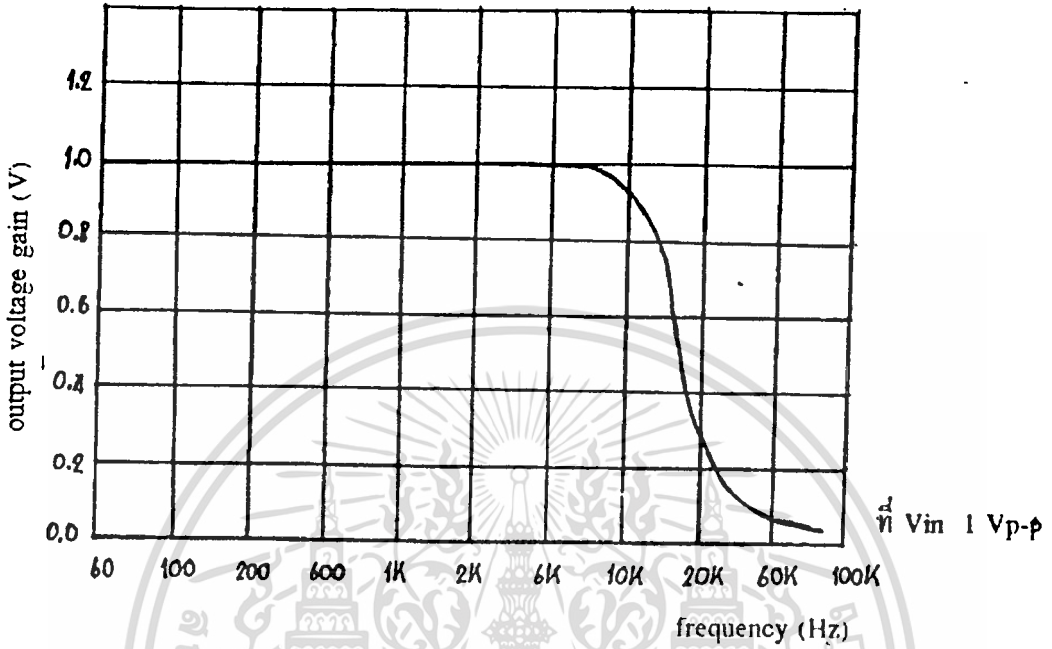
เป็นวงจรที่ทำหน้าที่ กรองความถี่ต่ำให้ผ่านเข้าไปยังวงจรอื่นต่อไป ส่วนความถี่สูงกว่าประมาณ 7-8kHz จะถูกตัดทิ้งไป

ผลการทดลอง

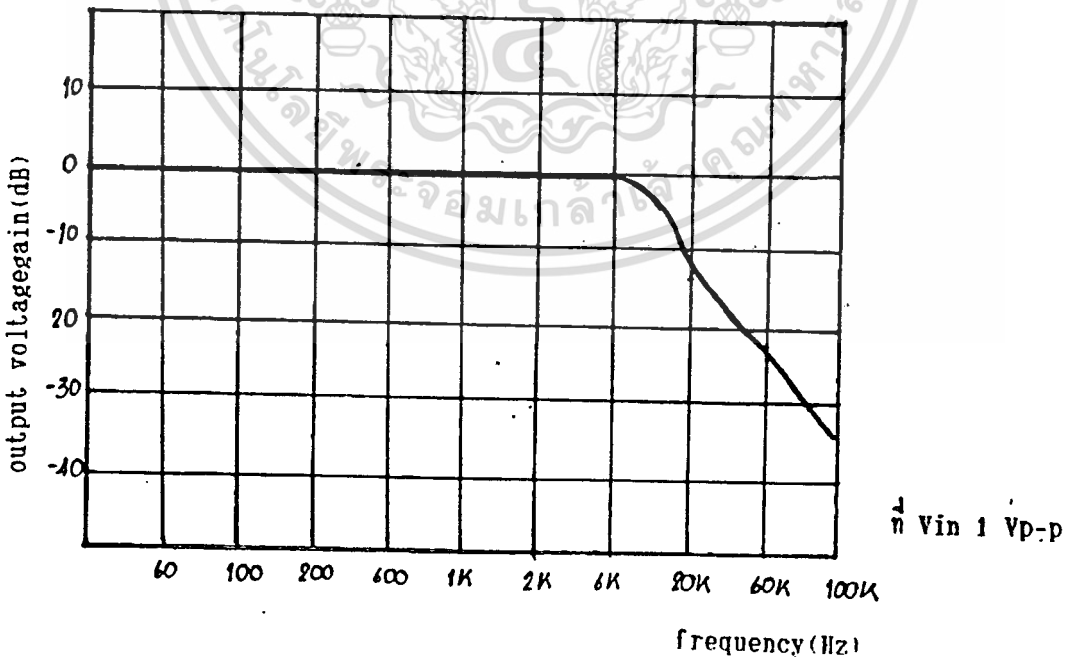
ความถี่(Hz)	Vout(V)	Gain(dB)
60	1.0	0
100	1.0	0
200	1.0	0
600	1.0	0
1k	1.0	0
2k	1.0	0
6k	1.0	0
10k	0.85	-1.40
20k	0.22	-13.14
60k	0.08	-21.92
100k	0.02	-33.96

ตารางที่ 4.6 ผลของการ Filter เมื่อป้อน V_{in} 1 Vp-p

จากตารางที่ 4.6 นำมา Plot กราฟได้แสดงไว้ด้วยรูปกราฟที่ 4.9ก. และ ข



กราฟรูปที่ 4.9 Output frequency curve ของวงจร Low pass filter



กราฟรูปที่ 4.9 Output frequency curve ของวงจร low pass-filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การทดลองเรื่องวงจรดีเอ็มฟาซิส (De-emphasis)

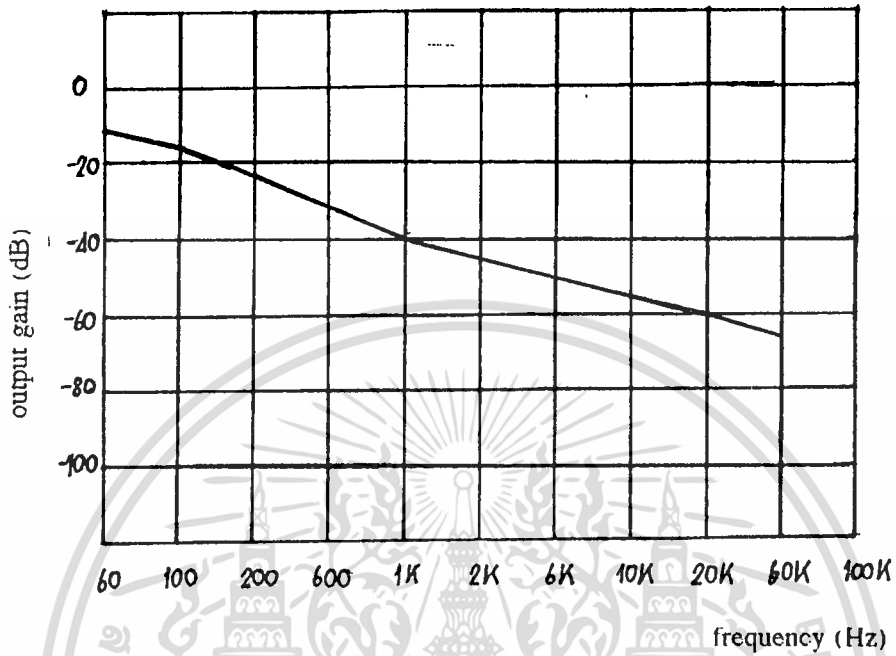
เป็นวงจรลดขนาดของสัญญาณเมื่อความถี่เพิ่มซึ่งการทำงานจะตรงข้ามกับวงจรPre-emphasis ซึ่งจะเน้นส่วนประกอบสเปกตรัมทางภาคส่ง ส่วนวงจรDe-emphasis ก็จะลดส่วนประกอบสเปกตรัมที่ถูกเน้นทางภาครับ

ผลการทดลอง

ความถี่(Hz)	Vout(V)	Gain(dB)
20	0.28	-11.05
60	0.18	-15.0
100	0.11	-19.17
150	0.08	-22.0
200	0.05	-26.0
350	0.03	-30.46
600	0.025	-52.04
8k	0.02	-54.0
16k	0.001	-60.0
50k	0.0005	-66.0
60k	0.0002	-73.97

ตารางที่ 4.7 แสดงการทดลองเพื่อหาการสนองความถี่ของวงจร De-emphasis

จากตารางนำค่าของ Gain มา Plot กราฟเพื่อหาการตอบสนองความถี่ได้กราฟดังรูปที่ 4.10



กราฟรูปที่ 4.10 Output frequency curve ของวงจร De-emphasis

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

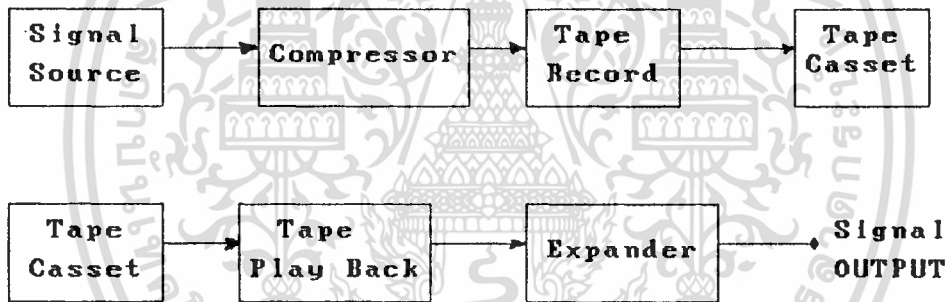
การนำวงจรคอมแพนเดอร์ (Compander) มาประยุกต์ใช้กับวงจรอื่นๆ

วงจรคอมแพนเดอร์ที่กล่าวถึงนี้หมายถึงวงจรที่รวมเอาส่วนต่างๆที่กล่าวมาแล้วคือภาคปริแอมป์ ปริเอมฟาซิส ดีเอมฟาซิส โลว์พาสฟิลเตอร์ มารวมเข้าด้วยกันแล้ว

4.6 การทดลองที่ 1 เรื่อง การนำวงจร Compander มาใช้แก้ไขปัญหาสัญญาณรบกวนในการบันทึกเทป

เนื่องจากในเนื้อเทปแม่เหล็กอนุภาคของผงแม่เหล็กที่เคลือบอยู่บนผิวหน้าของเทปเป็นต้นเหตุของสัญญาณรบกวน ถ้าอนุภาคมีขนาดใหญ่หรือเรียงตัวกันไม่สม่ำเสมอ ส่วนแต่ทำให้แม่เหล็กตกค้างบนเทปแต่ละจุดมีความแรงแตกต่างกันได้ถึงแม้จะได้รับสัญญาณเท่ากันเมื่อนำเทปไปเล่นกลับ (Play Back) ผลที่ได้รับจะกลายเป็นเสียงซ่าออกไป

วิธีการต่อวงจร Compander เข้ากับระบบ



รูปที่ 4.4 การต่อวงจรคอมแพนเดอร์กับการบันทึกเทป

ขั้นตอนในการทำการทดลอง

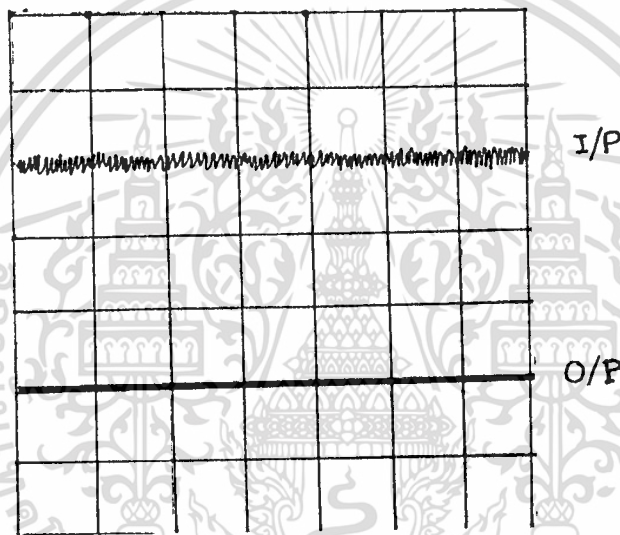
1. ป้อนสัญญาณเสียงที่เอาหูฟังของเทปมาเข้าที่อินพุทของวงจรคอมเพรสเซอร์
2. สัญญาณที่ถูกป้อนเข้ามาในวงจรคอมเพรสเซอร์ วงจรนี้จะทำให้เกิดการ Compression โดยขึ้นอยู่กับขนาดของสัญญาณว่าเสียงดังมากหรือคังน้อย
3. เมื่อสัญญาณผ่านออกมาจากวงจรคอมเพรสเซอร์ สัญญาณดังกล่าวจะถูกป้อนเข้าที่จุด Tape Record ของเครื่องบันทึกเทป
4. เราจะได้มี้วนเทปที่มีการบันทึกผ่านกระบวนการ Compression
5. นำมี้วนเทปที่ได้มาเล่นกลับ (Play Back) แล้วนำสัญญาณเสียงที่ได้จากวงจรปริเทป (Pre-Tape) ป้อนเข้าสู่วงจรเอ็กแพนเดอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. วงจรอิเล็กทรอนิกส์จะทำการ Expansion เพื่อให้ได้ลักษณะของสัญญาณเหมือนกับสัญญาณก่อนที่จะมีการบันทึกเข้าม้วนเทป และสัญญาณที่เอาท์พุทของวงจรนี้จะเป็นสัญญาณที่มีการรบกวนน้อยมาก

ผลการทดลอง

เมื่อนำเอาม้วนเทปที่ยังไม่มีการบันทึกใดๆ(เทปเปล่า)มาเล่นกลับเพื่อที่จะวัดผลของสัญญาณจากในเนื้อเทปแม่เหล็กแล้วนำสัญญาณที่ได้มาผ่านวงจร Expander จะสามารถทำให้ลดสัญญาณรบกวนได้ระดับหนึ่งดังรูป



หลังจากนั้นทดลองนำม้วนเทปที่มีการบันทึกเสียงลงไปแล้วนำม้วนเทปมาเล่นกลับ เมื่อเราวัดสัญญาณจากการสังเกตเราจะไม่สามารถทราบได้ว่าส่วนไหนคือสัญญาณรบกวนเพราะว่าสัญญาณเสียงจะมีการเปลี่ยนแปลงตลอดเวลา จึงต้องอาศัยจากการฟังแทนและผลจากการฟังก็คือเราจะไม่สามารถรับรู้ความแตกต่างได้อย่างชัดเจนเนื่องจากความสามารถในการแยกแยะของประสาทหูยังไม่ละเอียดพอ

4.7 การทดลองที่ 2 เรื่อง การนำวงจร Comander มาลดการเกิดสัญญาณรบกวนจากกระบวนการ ADC และ DAC

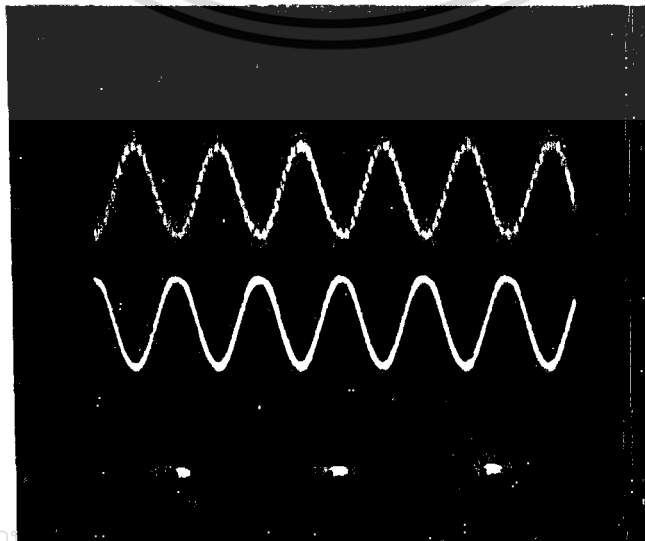
เนื่องจากกรรมวิธีของกระบวนการ ADC และ DAC สามารถทำให้เกิดการผิดเพี้ยนหรือไม่เหมือนกับสัญญาณก่อนที่จะมีการจัดการ จึงเป็นการเกิดสัญญาณรบกวน ซึ่งในการทดลองนี้อาศัยวงจรที่ทำงานในช่วงความถี่เสียง วงจรนี้ก็กึ่งวงจรดิจิทัลแอนะล็อก (Digital Echo) หลักการของวงจรนี้ก็คือการหน่วงเวลาของสัญญาณเพื่อให้เกิดการล่าช้าของเสียง โดยนำสัญญาณซึ่งเป็นสัญญาณแบบ Analoge แล้วทำการเปลี่ยนเป็นสัญญาณแบบ Digital สัญญาณที่เป็น Digital จะถูกส่งไปเก็บไว้ในหน่วยความจำก่อนแล้วจึงออกมาใช้ เป็นผลทำให้เกิดการหน่วงเวลา เมื่อฟังแล้วก็จะมึลักษณะเป็นการเกิด Echo

จากวงจร Echo ดังกล่าวนี้ จะใช้กรรมวิธีของการรวมสัญญาณ Analoge เข้ากับสัญญาณ Digital หรือความถี่ Sampling โดยอาศัยหลักการของ Delta Modulation หรือ DM วิธีการต่อวงจร Comander เข้ากับระบบ



รูปที่ 4.5 การต่อวงจรคอมแพนเดอร์กับดิจิทัลเอคโค่

ผลการทดลอง

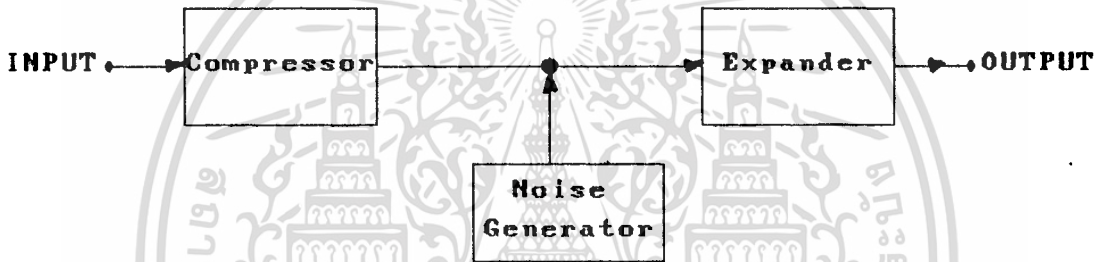


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาและวิจัยเท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อวัดสัญญาณจาก Oscilloscope ลักษณะสัญญาณเอาต์พุตของวงจร Digital Echo ที่ไม่ผ่านวงจร Componder จะมีลักษณะดังแสดงรูปบน ส่วนรูปล่างจะเป็นลักษณะของสัญญาณเอาต์พุตที่ถูกนำมาต่อใช้งานร่วมกับวงจร Componder เราพอสรุปได้ว่าสามารถลดการเกิดสัญญาณรบกวนที่เกิดจากกรรมวิธีทางไฟฟ้าได้

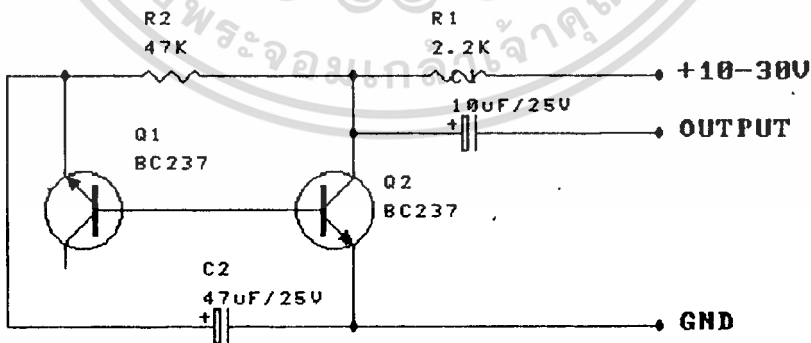
4.8 การทดลองที่ 8 เรื่อง การสร้างสัญญาณรบกวนเพื่อรวมกับสัญญาณอินพุตจาก Signal Generator

วิธีการต่อวงจร Componder เข้ากับระบบ



รูปที่ 4.6

ลักษณะของวงจรผลิตสัญญาณรบกวน



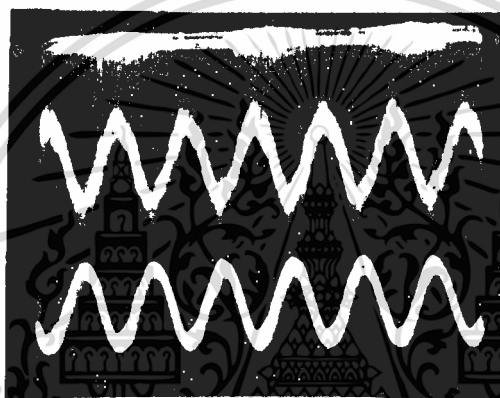
รูปที่ 4.7

การทำงานของวงจร ทรานซิสเตอร์ Q1 ต่อเป็น Zener Diode เข้าที่ขา B ของ ทรานซิสเตอร์ Q2 ส่วน R1 จะปรับกระแสผ่าน Q1 เพื่อปรับความแรงของสัญญาณเสียงรบกวนได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปเผยแพร่ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน Q2 ทำหน้าที่ขยายสัญญาณเสียงรบกวนให้แรงขึ้น แรงดันจ่ายไฟตรงอาจเปลี่ยนแปลงได้ใน ช่วงกว้างแต่จะต้องไม่เกินค่าที่ทรานซิสเตอร์สามารถทนแรงดันได้ แรงดันแต่ละค่าจะให้เสียงทาง ด้านเอ๊าท์พุทแตกต่างกันควรอยู่ระหว่าง 10-30V

Q1 เปลี่ยนเป็น Zener ก็ได้ค่าประมาณ 6-8V

ผลการทดลอง



จากรูปเมื่อวัดสัญญาณจาก Oscilloscope ลักษณะสัญญาณเอ๊าท์พุทของวงจรที่ไม่ผ่านวงจร Compander จะมีลักษณะดังแสดงรูปบน ส่วนรูปล่างจะเป็นลักษณะของสัญญาณเอ๊าท์พุทที่ถูกนำมา ต่อใช้งานร่วมกับวงจร Compander เราพอสรุปได้ว่าสามารถลดการเกิดสัญญาณรบกวนที่เกิดจาก การรบกวนจากภายนอกได้

บทวิจารณ์ สรุป และแนวทางในการพัฒนา

5.1 บทสรุป

การใช้ Comander ขจัดสัญญาณรบกวนที่กล่าวถึงในปริญญาณิพนธ์ฉบับนี้จัดทำขึ้นเพื่อศึกษาและหาทางแก้ไขปัญหของสัญญาณรบกวนด้วยวิธีการ Comander เพื่อให้ได้ผลจากการศึกษาอย่างมีประสิทธิภาพสูงสุด ซึ่งทางผู้จัดทำได้วางขอบเขตและความสามารถซึ่งแบ่งเป็นข้อๆ ได้ดังต่อไปนี้

- 1.จะต้องเป็นระบบการกำจัดสัญญาณรบกวนที่ทำให้เกิดการประหัยคสูงสุด
- 2.จะต้องเป็นระบบการกำจัดสัญญาณรบกวนที่นำมาใช้งานกับวงจรที่เกิดการรบกวนจากระบบนั้นได้อย่างกว้างขวางมากที่สุด
- 3.ระบบการกำจัดสัญญาณรบกวนสามารถนำไปประยุกต์ใช้ได้อย่างมีประสิทธิภาพจากการที่ได้ทำการศึกษาและทดลองนำมาใช้งานกับวงจรและระบบต่างๆปรากฏว่าวงจรคอมแพนเดอร์ สามารถวัดผลการทดลองได้เป็นที่น่าพอใจในระดับหนึ่ง เพราะว่าสามารถลดสัญญาณรบกวนที่เกิดขึ้นกับระบบที่ได้ทำการทดลองต่างๆดังนี้
 - ระบบการเกิดสัญญาณรบกวนจากสารแม่เหล็กที่ใช้ในการบันทึกเทป
 - ระบบการเกิดสัญญาณรบกวนจากกรรมวิธีการเปลี่ยนแปลงของระบบในทางไฟฟ้า
 - ระบบการเกิดสัญญาณรบกวนจากภายนอกโดยจากการทดลองจะใช้วิธีการรวมกันระหว่างSignal และ Noise เข้าด้วยกัน

5.2 ปัญหาและแนวทางการแก้ไข

ในระหว่างการทำปริญญาณิพนธ์ ได้เกิดปัญหาและอุปสรรคขึ้น ซึ่งทางคณะผู้จัดทำได้ทำการรวบรวมปัญหาและแนวทางแก้ไขเอาไว้พอสังเขปดังต่อไปนี้

ปัญหา

การวางจร Comander ในการลดสัญญาณรบกวนนี้ ในขณะที่ติดตั้งวงจรต่าง ๆ ลงกล่องนี้จะมีปัญหาสัญญาณรบกวนขณะติดตั้ง ซึ่งอาจจะเป็นการเชื่อมสายสัญญาณ การวางภาคจ่ายไฟ (Power Supply)

แนวทางแก้ไข

ต้องมีการทดลองวางวงจรต่างๆ หลายๆครั้งเพื่อให้สัญญาณรบกวนที่วัดได้ต่ำที่สุด

5.8 แนวทางในการพัฒนา

ทางคณะผู้จัดทำ พยายามที่จัดทำโครงการเกี่ยวกับการแก้ไขปัญหาสัญญารบกวณโดยวงจร Compaander ให้มีประสิทธิภาพมากที่สุดเท่าที่จะทำได้ แต่ก็ยังมีสิ่งที่ดีได้อย่างมีข้อจำกัดบางจุด ที่ควรได้รับการปรับปรุงและพัฒนาให้ดีขึ้น

1. ข้อจำกัดเรื่องความสามารถในการตอบสนองของระบบที่มีกำลังสูง
2. ข้อจำกัดเรื่องความสามารถในการตอบสนองต่อระบบที่ทำงานเกินกว่าย่านความถี่เสียง





MC14066B

QUAD ANALOG SWITCH/QUAD MULTIPLEXER

The MC14066B consists of four independent switches capable of controlling either digital or analog signals. This quad bilateral switch is useful in signal gating, chopper, modulator, demodulator and CMOS logic implementation.

The MC14066B is designed to be pin-for-pin compatible with the MC14016B, but has much lower ON resistance. Input voltage swings as large as the full supply voltage can be controlled via each independent control input.

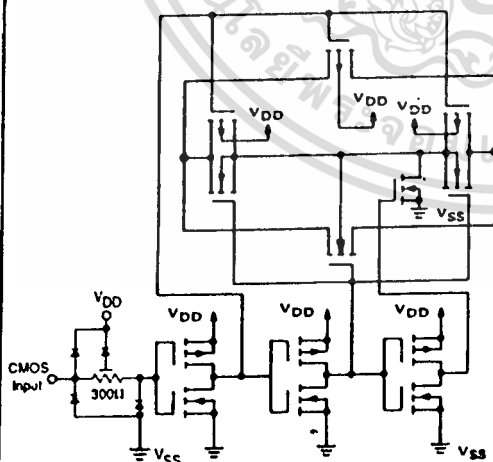
- Triple Diode Protection on All Control Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Linearized Transfer Characteristics
- Low Noise — 12 nV/√Cycle, f > 1.0 kHz typical
- Pin-for-Pin Replacement for CD4016, CD4016, MC14016B
- For Lower RON, Use The HC4066 High-Speed CMOS Device

MAXIMUM RATINGS* (Voltages Referenced to VSS)

Symbol	Parameter	Value	Unit
VDD	DC Supply Voltage	0.5 to 18.0	V
Vin, Vout	Input or Output Voltage (DC or Transient)	0.5 to VDD + 0.5	V
Iin	Input Current (DC or Transient), per Control Pin	±10	mA
Isw	Switch Through Current	±25	mA
PD	Power Dissipation, per Package†	500	mW
Tstg	Storage Temperature	65 to 150	°C
TL	Lead Temperature (8-Second Soldering)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
 †Temperature Derating: Plastic "P and DDW" Packages: 7.0 mW/°C From 65°C To 125°C
 Ceramic "L" Packages: 12 mW/°C From 100°C To 125°C

CIRCUIT SCHEMATIC (1/4 OF DEVICE SHOWN)



I SUFFIX
CERAMIC
CASE 632



P SUFFIX
PLASTIC
CASE 646

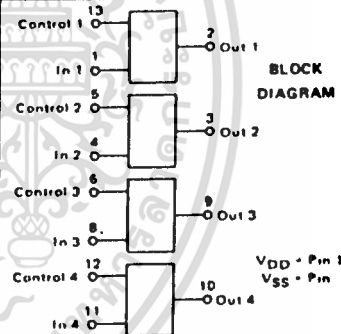


D SUFFIX
SOIC
CASE 751A

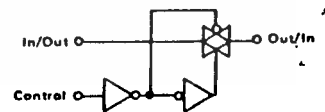
ORDERING INFORMATION

MC14XXXBCP Plastic
 MC14XXXBCL Ceramic
 MC14XXXBD SOIC

TA 55 to 125 C for all packages



LOGIC DIAGRAM AND TRUTH TABLE (1/4 OF DEVICE SHOWN)



Control	Switch
0 - VSS	OFF
1 - VDD	ON

Logic Diagram Restrictions
 VSS ≤ Vin ≤ VDD
 VSS ≤ Vout ≤ VDD

MC14066B

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V _{DD}	Test Conditions	-55°C		25°C			125°C		Unit
				Min	Max	Min	Typ #	Max	Min	Max	

SUPPLY REQUIREMENTS (Voltages Referenced to V_{EE})

Power Supply Voltage Range	V _{DD}	—		3.0	18	3.0	—	18	3.0	18	V
Quiescent Current Per Package	I _{DD}	5.0 10 15	Control Inputs: V _{in} = V _{SS} or V _{DD} . Switch I/O: V _{SS} ± V _{IO} ± V _{DD} , and ΔV _{switch} = 500 mV**	—	0.25 0.5 1.0	—	0.005 0.010 0.015	0.25 0.5 1.0	—	7.5 15 30	μA
Total Supply Current (Dynamic Plus Quiescent, Per Package)	I _{D(AV)}	5.0 10 15	T _A = 25°C only The channel component, (V _{in} = V _{out}) R _{on} is not included.)	Typical (0.07 μA/kHz) I _{DD} (0.20 μA/kHz) I _{DD} (0.36 μA/kHz) I _{DD}						μA	

CONTROL INPUTS (Voltages Referenced to V_{SS})

Low-Level Input Voltage	V _{IL}	5.0 10 15	R _{on} per spec. I _{off} per spec.	—	1.5 3.0 4.0	—	2.25 4.50 6.75	1.5 3.0 4.0	—	1.5 3.0 4.0	V
High-Level Input Voltage	V _{IH}	5.0 10 15	R _{on} per spec. I _{off} per spec.	3.5 7.0 11	—	3.5 7.0 11	2.75 5.50 8.25	—	3.5 7.0 11	—	V
Input Leakage Current	I _{in}	15	V _{in} = 0 or V _{DD}	—	-0.1	—	-0.00001	0.1	—	-1.0	μA
Input Capacitance	C _{in}	—		—	—	—	5.0	7.5	—	—	pF

SWITCHES IN AND OUT (Voltages Referenced to V_{SS})

Recommended Peak-to-Peak Voltage Into or Out of the Switch	V _{IO}	—	Channel On or Off	0	V _{DD}	0	—	V _{DD}	0	V _{DD}	V _{p-p}
Recommended Static or Dynamic Voltage Across the Switch** (Figure 1)	ΔV _{switch}	—	Channel On	0	600	0	—	600	0	300	mV
Output Offset Voltage	V _{OO}	—	V _{in} = 0 V, No Load	—	—	—	10	—	—	—	μV
ON Resistance	R _{on}	5.0 10 15	ΔV _{switch} = 500 mV**. V _{in} = V _{IL} or V _{IH} (Control), and V _{in} 0 to V _{DD} (Switch)	—	800 400 220	—	250 120 80	1050 500 280	—	1200 520 300	Ω
ON Resistance Between Any Two Channels in the Same Package	ΔR _{on}	5.0 10 15		—	70 50 45	—	25 10 10	70 50 45	—	135 95 65	Ω
Off-Channel Leakage Current (Figure 6)	I _{off}	15	V _{in} = V _{IL} or V _{IH} (Control) Channel to Channel of Any One Channel	—	100	—	0.05	100	—	1000	nA
Capacitance, Switch I/O	C _{IO}	—	Switch Off	—	—	—	10	15	—	—	pF
Capacitance, Feedthrough (Switch Off)	C _{IO}	—		—	—	—	0.47	—	—	—	pF

#Data labeled "Typ" is not to be used for design purposes, but is intended as an indication of the IC's potential performance.

**For voltage drops across the switch (ΔV_{switch}) = 600 mV (±300 mV at high temperature), excessive V_{DD} current may be drawn; i.e. the current out of the switch may contain both V_{DD} and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See first page of this data sheet)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14066B

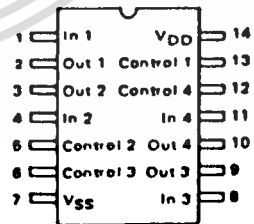
ELECTRICAL CHARACTERISTICS* ($C_L = 50$ pF, $T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	V_{DD} Vdc	Min	Typ #	Max	Unit	
Propagation Delay Times $V_{SS} = 0$ Vdc Input to Output ($R_L = 10$ k Ω) $t_{PLH}, t_{PHL} = (0.17 \text{ ns/pF}) C_L + 15.5 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.08 \text{ ns/pF}) C_L + 6.0 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.06 \text{ ns/pF}) C_L + 4.0 \text{ ns}$ Control to Output ($R_L = 1$ k Ω) (Figure 2) Output "1" to High Impedance Output "0" to High Impedance High Impedance to Output "1" High Impedance to Output "0"	t_{PLH}, t_{PHL}	5.0 10 15	— — —	20 10 7.0	40 20 15	ns	
	t_{PHZ}	5.0 10 15	— — —	40 35 30	80 70 60	ns [†]	
	t_{PLZ}	5.0 10 15	— — —	40 35 30	80 70 60	ns	
	t_{PZH}	5.0 10 15	— — —	60 20 15	120 40 30	ns	
	t_{PZL}	5.0 10 15	— — —	60 20 15	120 40 30	ns	
	Second Harmonic Distortion $V_{SS} = -5$ Vdc ($V_{in} = 1.77$ Vdc, RMS Centered or 0.0 Vdc, $R_L = 10$ k Ω , $f = 1.0$ kHz)	—	5.0	—	0.1	—	%
	Bandwidth (Switch ON) (Figure 3) $V_{SS} = -5$ Vdc ($R_L = 1$ k Ω , $20 \log \frac{V_{out}}{V_{in}} = -3$ dB, $C_L = 50$ pF, $V_{in} = 5$ V _{p-p})	—	5.0	—	65	—	MHz
	Feedthrough Attenuation (Switch OFF) $V_{SS} = -5$ Vdc ($V_{in} = 5$ V _{p-p} , $R_L = 1$ k Ω , $f_{in} = 1.0$ MHz) (Figure 3)	—	5.0	—	-50	—	dB
	Channel Separation (Figure 4) $V_{SS} = -5$ Vdc ($V_{in} = 5$ V _{p-p} , $R_L = 1$ k Ω , $f_{in} = 8.0$ MHz) (Switch A ON, Switch B OFF)	—	5.0	—	-50	—	dB
	Crosstalk, Control Input to Signal Output (Figure 5) $V_{SS} = -5$ Vdc ($R_T = 1$ k Ω , $R_L = 10$ k Ω , Control $t_{TLH} = t_{THL} = 20$ ns)	—	5.0	—	300	—	mV _{p-p}

*The formulas given are for the typical characteristics only at 25°C
[†]Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

PIN ASSIGNMENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

74C14066B

TEST CIRCUITS

FIGURE 1 — ΔV ACROSS SWITCH

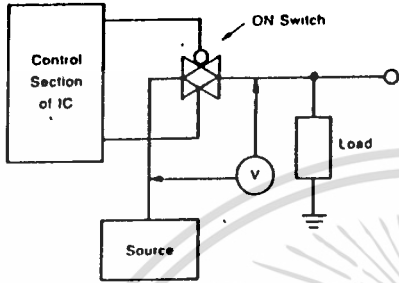


FIGURE 2 — TURN-ON DELAY TIME TEST CIRCUIT AND WAVEFORMS

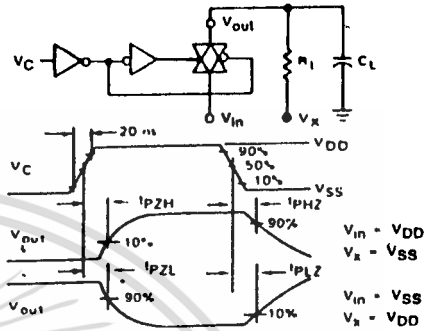


FIGURE 3 — BANDWIDTH AND FEEDTHROUGH ATTENUATION

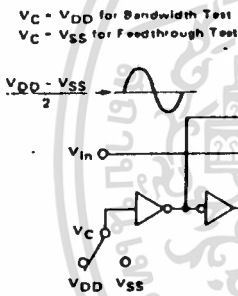


FIGURE 4 — CHANNEL SEPARATION

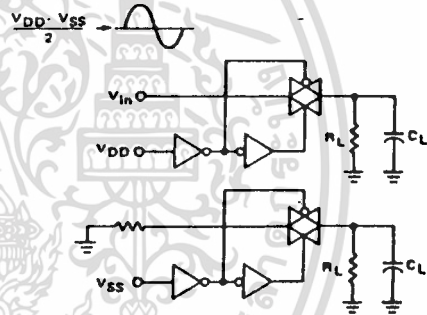


FIGURE 5 — CROSSTALK, CONTROL TO OUTPUT

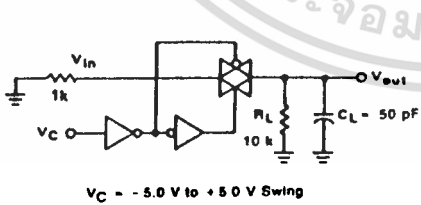
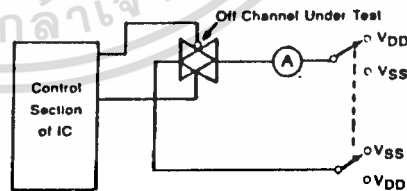


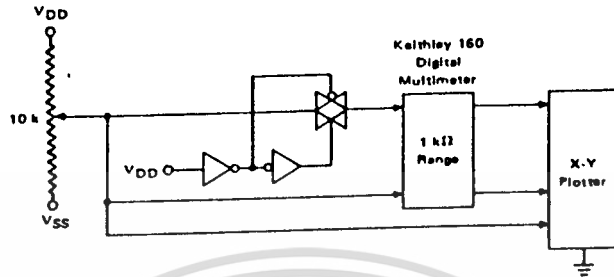
FIGURE 6 — OFF CHANNEL LEAKAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14066B

FIGURE 7 - CHANNEL RESISTANCE (R_{ON}) TEST CIRCUIT



TYPICAL RESISTANCE CHARACTERISTICS

FIGURE 8 - $V_{DD} = 7.5\text{ V}$, $V_{SS} = -7.5\text{ V}$

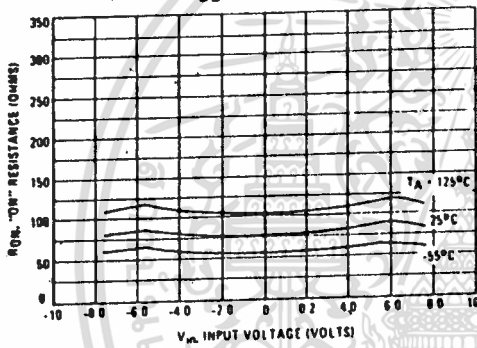


FIGURE 9 - $V_{DD} = 5.0\text{ V}$, $V_{SS} = -5.0\text{ V}$

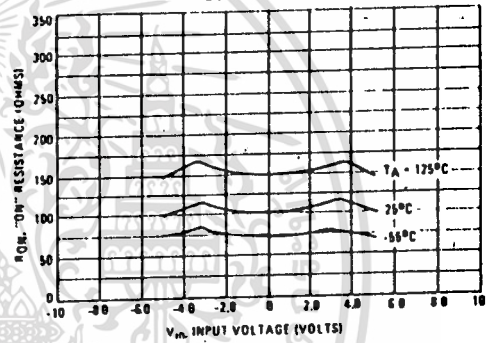


FIGURE 10 - $V_{DD} = 2.5\text{ V}$, $V_{SS} = -2.5\text{ V}$

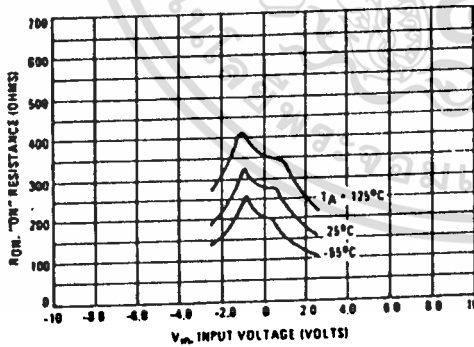
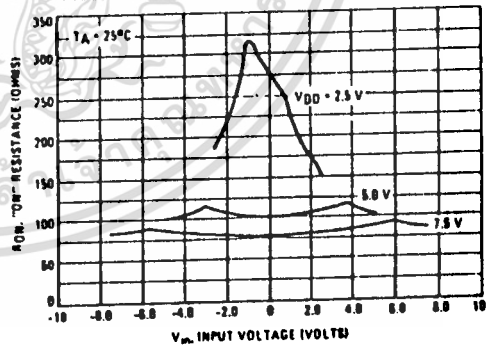


FIGURE 11 - COMPARISON AT 25°C , $V_{DD} = -V_{SS}$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14066B

APPLICATIONS INFORMATION

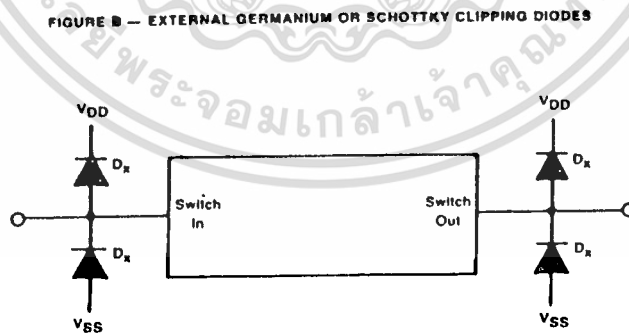
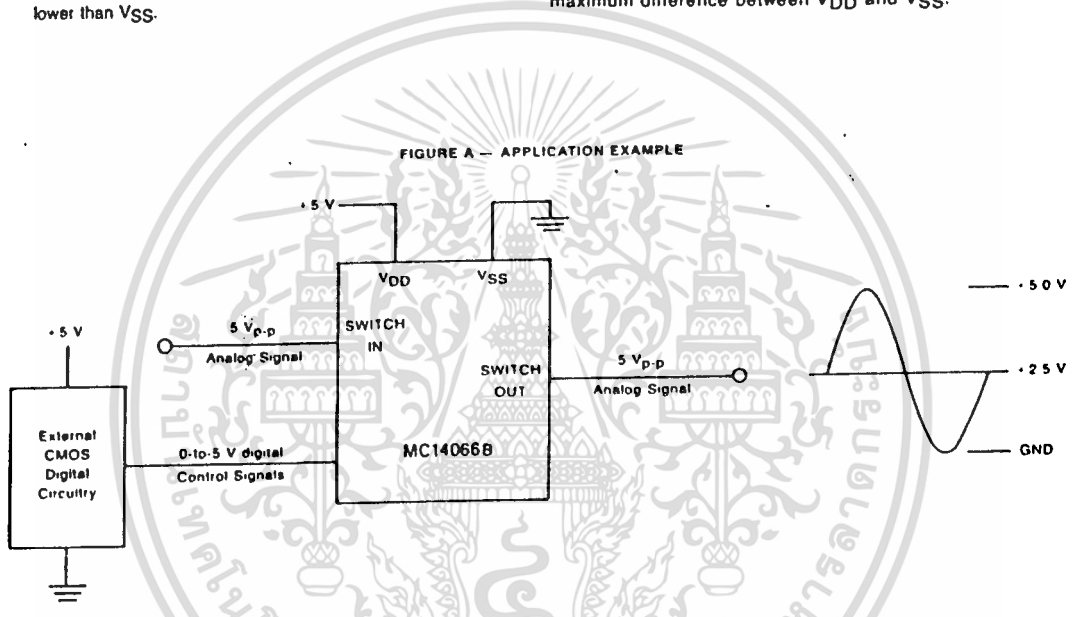
Figure A illustrates use of the Analog Switch. The 0-to-5 volt digital control signal is used to directly control a 5 volt peak-to-peak analog signal.

The digital control logic levels are determined by V_{DD} and V_{SS} . The V_{DD} voltage is the logic high voltage; the V_{SS} voltage is logic low. For the example, $V_{DD} = +5\text{ V} = \text{logic high at the control inputs}$; $V_{SS} = \text{GND} = 0\text{ V} = \text{logic low}$.

The maximum analog signal level is determined by V_{DD} and V_{SS} . The analog voltage must not swing higher than V_{DD} or lower than V_{SS} .

The example shows a 5 volt peak-to-peak signal which allows no margin at either peak. If voltage transients above V_{DD} and/or below V_{SS} are anticipated on the analog channels, external diodes (D_x) are recommended as shown in Figure B. These diodes should be small signal types able to absorb the maximum anticipated current surges during clipping.

The absolute maximum potential difference between V_{DD} and V_{SS} is 18.0 volts. Most parameters are specified up to 15 volts which is the recommended maximum difference between V_{DD} and V_{SS} .



MOTOROLA



MC14049B
MC14050B

HEX BUFFER

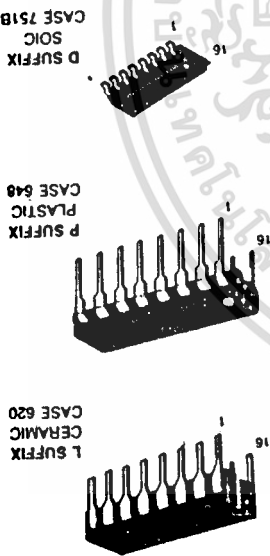
The MC14049B Hex Inverter Buffer and MC14050B Noninverting Hex Buffer are constructed with MOS P-Channel and N-Channel enhancement mode devices in a single monolithic structure. These complementary MOS devices find primary use where low power dissipation and/or high noise immunity is desired. These devices provide logic level conversion using only one supply voltage, V_{DD}. The input-signal high level (V_{IH}) can exceed the V_{DD} supply voltage for logic level conversions. Two TTL-DTL loads can be driven when the devices are used as a CMOS-to-TTL DTL converter (V_{DD} = 5.0 V, V_{OL} = 0.4 V, I_{OL} > 3.2 mA). Note that pins 13 and 16 are not connected internally on these devices; consequently connections to these terminals will not affect circuit operation.

- High Source and Sink Currents
- High-to-Low Level Converter
- Supply Voltage Range = 3.0 V to 18 V
- V_{IN} can exceed V_{DD}
- Meets JEDEC B Specifications
- Improved ESD Protection On All Inputs

MAXIMUM RATINGS¹ (voltages referenced to V_{SS})

Unit	Symbol	Value
Vdc	V _{DD}	0.5 to +18
Vdc	V _{IN}	0.5 to +18
Vdc	V _{OUT}	0.5 to V _{DD} + 0.5
mA	I _{IN}	+10
mA	I _{OUT}	+45
mW	P _D	825
°C	T _{stg}	65 to +150
°C	T ₁	250

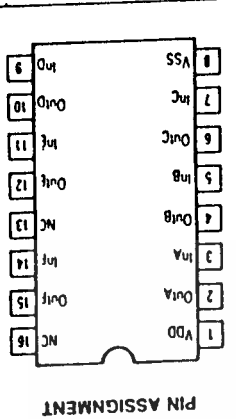
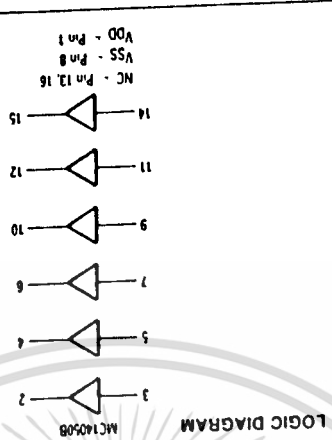
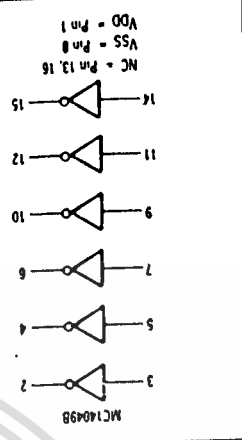
¹Maximum Ratings are those values beyond which damage to the device may occur. Temperature Derating: See Figure 3.



ORDERING INFORMATION

MC14XXXBCL Ceramic
MC14XXXBCP Plastic
MC14XXXBD SOIC

T_A = 55°C to +125°C for all packages



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14049B • MC14050B

ELECTRICAL CHARACTERISTICS (Voltages referenced to V_{SS})

Characteristic	Symbol	V _{DD} Vdc	- 55°C		+ 25°C			+ 125°C		Unit
			Min	Max	Min	Typ ¹	Max	Min	Max	
Output Voltage V _{in} = V _{DD} V _{in} = 0	"0" Level VOL	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
	"1" Level VOH	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage (V _O = 4.5 Vdc) (V _O = 9.0 Vdc) (V _O = 13.5 Vdc) (V _O = 0.5 Vdc) (V _O = 1.0 Vdc) (V _O = 1.5 Vdc)	"0" Level V _{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
		10	—	3.0	—	4.50	3.0	—	3.0	
		15	—	4.0	—	6.75	4.0	—	4.0	
	"1" Level V _{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc
		10	7.0	—	7.0	5.50	—	7.0	—	
		15	11	—	11	8.25	—	11	—	
Output Drive Current (V _{OH} = 2.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	Source IOH	5.0	1.6	—	- 1.25	2.5	—	1.0	—	mAdc
		10	1.6	—	1.30	- 2.6	—	- 1.0	—	
		15	4.7	—	3.75	- 10	—	- 3.0	—	
	Sink IOL	5.0	3.75	—	3.2	6.0	—	2.6	—	mAdc
		10	10	—	8.0	16	—	6.6	—	
		15	30	—	24	40	—	19	—	
Input Current	I _{in}	15	—	- 0.1	—	- 0.00001	± 0.1	—	± 1.0	μAdc
Input Capacitance (V _{in} = 0)	C _{in}	—	—	—	—	10	20	—	—	pF
Quiescent Current (Per Package)	IDD	5.0	—	1.0	—	0.002	1.0	—	30	μAdc
		10	—	2.0	—	0.004	2.0	—	60	
		15	—	4.0	—	0.006	4.0	—	120	
Total Supply Current ^{2,3} (Dynamic plus Quiescent, per package) (C _L = 50 pF on all outputs, all buffers switching)	I _T	5.0				I _T = (1.8 μA/kHz) f + IDD			μAdc	
		10				I _T = (3.5 μA/kHz) f + IDD				
		15				I _T = (5.3 μA/kHz) f + IDD				

¹ Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance

² The formulas given are for the typical characteristics only at + 25°C

³ To calculate total supply current at loads other than 50 pF

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) V_{th}$$

Where: I_T is in μA (per Package), C_L in pF, V_{th} = (V_{DD} - V_{SS}) in volts, f in kHz is input frequency and k = 0.002

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields referenced to the V_{SS} pin only. Extra precautions must be taken to avoid applications of any voltage higher than the maximum rated voltages to this high-impedance circuit. For proper operation, the ranges V_{SS} ≈ V_{in} < 18 V and V_{SS} ≈ V_{out} ≈ V_{DD} are recommended.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

MC14049B • MC14050B

AC SWITCHING CHARACTERISTICS¹ (C_L = 50 pF, T_A = +25°C)

Characteristic		Symbol	V _{DD} Vdc	Min	Typ ²	Max	Unit
Output Rise Time	TLH = (0.7 ns/pF) C _L + 65 ns	TLH	5.0	—	100	160	ns
	TLH = (0.25 ns/pF) C _L + 37.5 ns						
Output Fall Time	TLH = (0.2 ns/pF) C _L + 30 ns	TLH	5.0	—	40	60	ns
	TLH = (0.06 ns/pF) C _L + 17 ns						
Propagation Delay Time	tPLH = (0.33 ns/pF) C _L + 63.5 ns	tPLH	5.0	—	80	140	ns
	tPLH = (0.19 ns/pF) C _L + 30.5 ns						
Propagation Delay Time	tPHL = (0.06 ns/pF) C _L + 27 ns	tPHL	5.0	—	30	60	ns
	tPHL = (0.05 ns/pF) C _L + 12.5 ns						

¹ The formulas given are for the typical characteristics only at 25°C.
² Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

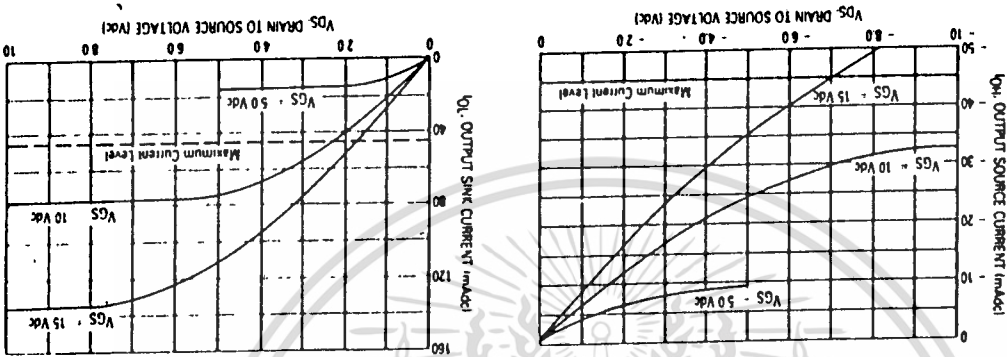
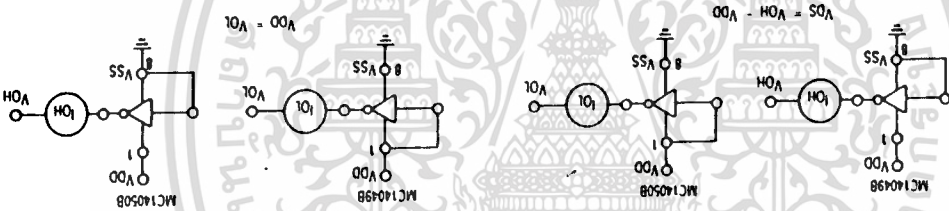


FIGURE 1 — TYPICAL OUTPUT SOURCE CHARACTERISTICS (top) and **FIGURE 2 — TYPICAL OUTPUT SINK CHARACTERISTICS** (bottom)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14049B • MC14050B

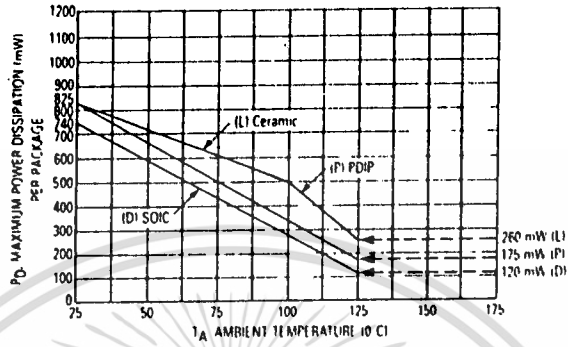


FIGURE 3 — AMBIENT TEMPERATURE POWER DERATING

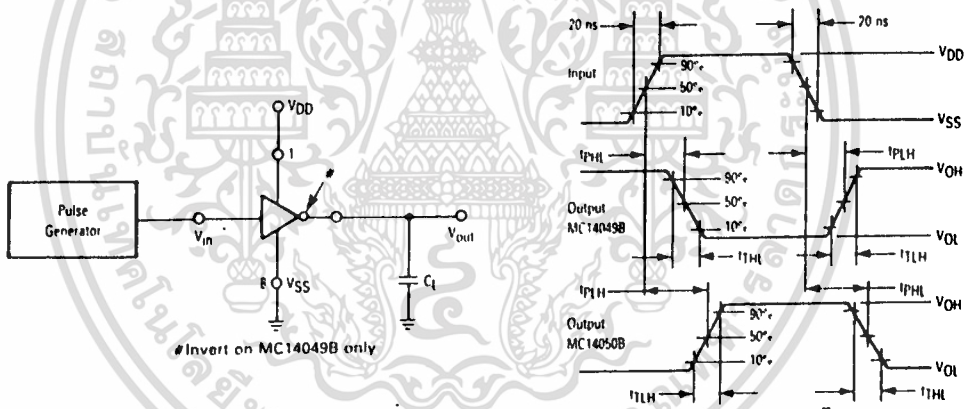


FIGURE 4 — SWITCHING TIME TEST CIRCUIT AND WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC14049UB

HEX BUFFERS

The MC14049UB hex inverter buffer is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. This complementary MOS device finds primary use where low power dissipation and/or high noise immunity is desired. This device provides logic-level conversion using only one supply voltage, V_{DD} . The input-signal high level (V_{IH}) can exceed the V_{DD} supply voltage for logic-level conversions. Two TTL DTL Loads can be driven when the device is used as CMOS-to-TTL DTL converters ($V_{DD} = 5.0\text{ V}$, $V_{OL} = 0.4\text{ V}$, $I_{OL} = 3.2\text{ mA}$). Note that pins 13 and 16 are not connected internally on this device; consequently connections to these terminals will not affect circuit operation.

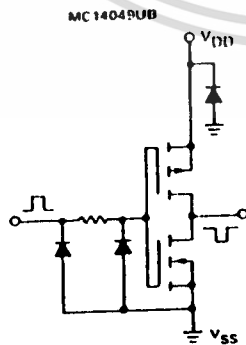
- High Source and Sink Currents
- High-to-Low Level Converter
- Supply Voltage Range - 3.0 V to 18 V
- Meets JEDEC UB Specifications
- V_{IH} can exceed V_{DD}
- Improved ESD Protection on All Inputs

MAXIMUM RATINGS* (Voltages referenced to V_{SS})

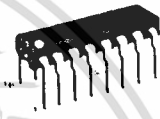
Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	0.5 to +18	V
Input Voltage (DC or Transient)	V_{in}	0.5 to +18	V
Output Voltage (DC or Transient)	V_{out}	0.5 to $V_{DD} + 0.5$	V
Input Current (DC or Transient), per Pin	I_{in}	-10	mA
Output Current (DC or Transient), per Pin	I_{out}	+45	mA
Power Dissipation, per Package†	PD	825	mW
		740	
Storage Temperature	T_{stg}	65 to +150	°C
Lead Temperature (8-Second Soldering)	T_L	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: All Packages. See Figure 4.

CIRCUIT SCHEMATIC (1/6 OF CIRCUIT SHOWN)



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648



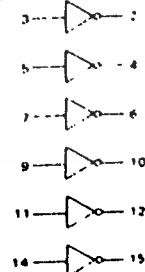
D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

MC14XXBCP - Plastic
MC14XXHCL - Ceramic
MC14XXHB - SOIC
TA - 55 to 125°C in all packages

LOGIC DIAGRAM

MC14049UB



NC - Pin 13, 16
 V_{SS} - Pin 8
 V_{DD} - Pin 1

MC14049UB

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V _{DD} Vdc	- 55°C		25°C			125°C		Unit	
			Min	Max	Min	Typ	Max	Min	Max		
Output Voltage V _{in} V _{DD} or 0	"0" Level VOL	5.0	—	0.05	—	0	0.05	—	0.05	Vdc	
		10	—	0.05	—	0	0.05	—	0.05		
15	—	0.05	—	—	—	—	—	—			
V _{in} 0 or V _{DD}	"1" Level VOH	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc	
		10	9.95	—	9.95	10	—	9.95	—		
15	14.95	—	14.95	15	—	14.95	—	—			
Input Voltage (V _O 4.5 Vdc) (V _O 9.0 Vdc) (V _O 13.5 Vdc)	"0" Level V _{IL}	5.0	—	1.0	—	2.25	1.0	—	1.0	Vdc	
		10	—	2.0	—	4.50	2.0	—	2.0		
		15	—	2.5	—	6.75	2.5	—	2.5		
	(V _O 0.5 Vdc) (V _O 1.0 Vdc) (V _O 1.5 Vdc)	"1" Level V _{IH}	5.0	4.0	—	4.0	2.75	—	4.0	—	Vdc
			10	8.0	—	8.0	5.50	—	8.0	—	
			15	12.5	—	12.5	8.25	—	12.5	—	
Output Drive Current (V _{OH} 2.5 Vdc) (V _{OH} 9.5 Vdc) (V _{OH} 13.5 Vdc)	Source I _{OH}	5.0	1.6	—	1.25	2.5	—	1.0	—	mA _{dc}	
		10	1.6	—	1.3	2.6	—	1.0	—		
		15	4.7	—	3.75	10	—	3.0	—		
	(V _{OL} 0.4 Vdc) (V _{OL} 0.5 Vdc) (V _{OL} 1.5 Vdc)	Sink I _{OL}	5.0	3.75	—	3.2	6.0	—	2.6	—	mA _{dc}
			10	10	—	8.0	16	—	6.6	—	
			15	30	—	24	40	—	19	—	
Input Current	I _{in}	15	—	0.1	—	0.00001	0.1	—	0.1	μA _{dc}	
Input Capacitance (V _{in} 0)	C _{in}	—	—	—	—	10	20	—	—	pF	
Quiescent Current (Per Package)	I _{DD}	5.0	—	1.0	—	0.002	1.0	—	30	μA _{dc}	
		10	—	2.0	—	0.004	2.0	—	60		
		15	—	4.0	—	0.006	4.0	—	120		
Total Supply Current**† (Dynamic plus Quiescent, Per Package) (C _L 50 pF on all outputs, all buffers switching)	I _T	5.0	I _T (1.8 μA kHz) † + I _{DD}						μA _{dc}		
		10	I _T (3.5 μA kHz) † + I _{DD}								
		15	I _T (5.3 μA kHz) † + I _{DD}								

* Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance

** The formulas given are for the typical characteristics only at 25°C

† To calculate total supply current at loads other than 50 pF

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) \text{ V/k}$$

where I_T is in μA (per package), C_L in pF, V (V_{DD} - V_{SS}) in volts, f in kHz is input frequency, and k = 0.002

MC14049UB

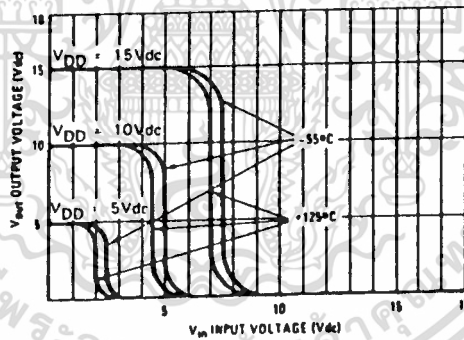
SWITCHING CHARACTERISTICS* ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	V_{DD} V_{dc}	Min	Typ #	Max	Unit
Output Rise Time $t_{TLH} = (0.9 \text{ ns/pF}) C_L + 60 \text{ ns}$ $t_{TLH} = (0.3 \text{ ns/pF}) C_L + 35 \text{ ns}$ $t_{TLH} = (0.27 \text{ ns/pF}) C_L + 26.5 \text{ ns}$	t_{TLH}	5.0 10 15	— — —	100 50 40	180 100 60	ns
Output Fall Time $t_{THL} = (0.3 \text{ ns/pF}) C_L + 25 \text{ ns}$ $t_{THL} = (0.12 \text{ ns/pF}) C_L + 14 \text{ ns}$ $t_{THL} = (0.1 \text{ ns/pF}) C_L + 10 \text{ ns}$	t_{THL}	5.0 10 15	— — —	40 20 15	80 40 30	ns
Propagation Delay Time $t_{PLH} = (0.38 \text{ ns/pF}) C_L + 61 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 30 \text{ ns}$ $t_{PLH} = (0.11 \text{ ns/pF}) C_L + 24.5 \text{ ns}$	t_{PLH}	5.0 10 15	— — —	80 40 30	120 65 50	ns
Propagation Delay Time $t_{PHL} = (0.38 \text{ ns/pF}) C_L + 11 \text{ ns}$ $t_{PHL} = (0.12 \text{ ns/pF}) C_L + 9 \text{ ns}$ $t_{PHL} = (0.11 \text{ ns/pF}) C_L + 4.5 \text{ ns}$	t_{PHL}	5.0 10 15	— — —	30 15 10	80 30 20	ns

*The formulas given are for the typical characteristics only at 25°C .

Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance

FIGURE 1 — TYPICAL VOLTAGE TRANSFER CHARACTERISTICS versus TEMPERATURE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14049UB

FIGURE 2 – TYPICAL OUTPUT SOURCE CHARACTERISTICS

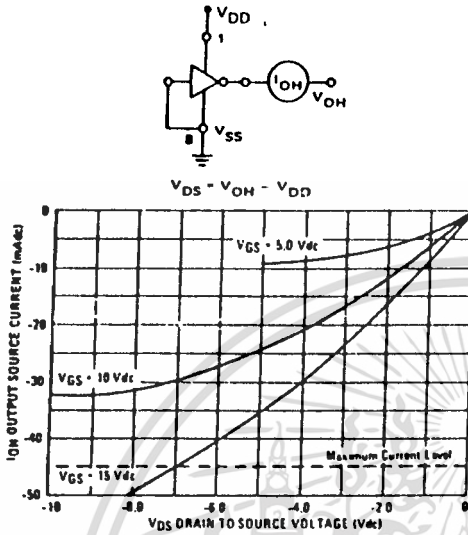


FIGURE 3 – TYPICAL OUTPUT SINK CHARACTERISTICS

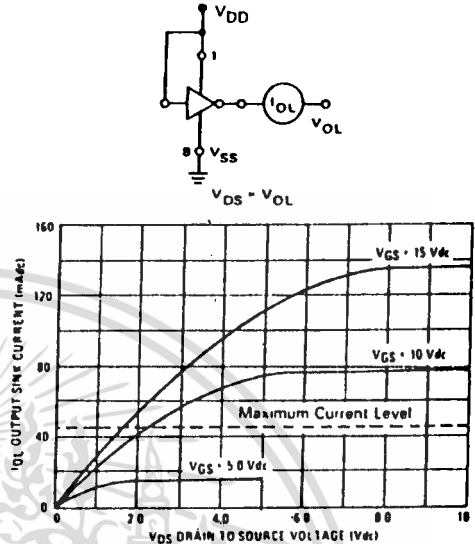


FIGURE 4 – AMBIENT TEMPERATURE POWER DERATING

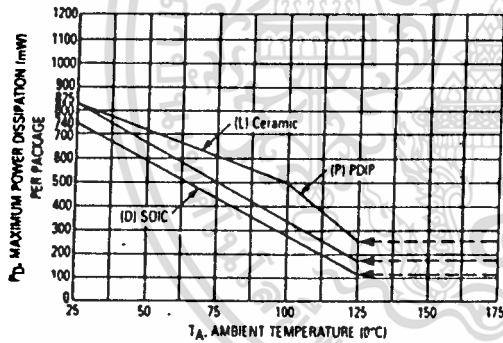
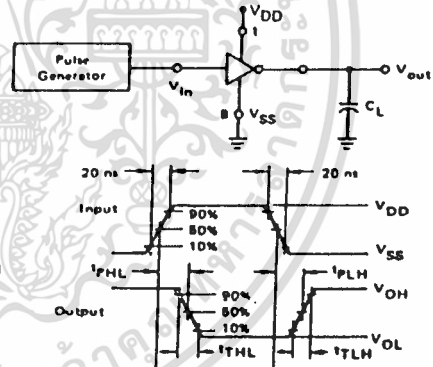
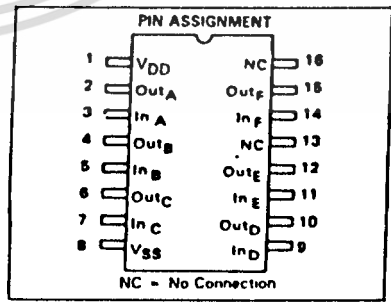


FIGURE 5 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields **referenced to the VSS pin, only**. Extra precautions must be taken to avoid applications of any voltage higher than the maximum rated voltages to this high-impedance circuit. For proper operation, the ranges $V_{SS} \leq V_{in} \leq 18\text{ V}$ and $V_{SS} \leq V_{out} \leq V_{DD}$ are recommended. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either VSS or VDD). Unused outputs must be left open.



**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

**Low Noise, JFET Input
Operational Amplifiers**

These low noise JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents. Moreover, the devices exhibit low noise and low harmonic distortion making them ideal for use in high fidelity audio amplifier applications.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products.

- Low Input Noise Voltage: 18 nV/√Hz Typ
- Low Harmonic Distortion: 0.01% Typ
- Low Input Bias and Offset Currents
- High Input Impedance: 10¹² Ω Typ
- High Slew Rate: 13 V/μs Typ
- Wide Gain Bandwidth: 4.0 MHz Typ
- Low Supply Current: 1.4 mA per Amp

**TL071
TL072
TL074**

**LOW NOISE, JFET INPUT
OPERATIONAL AMPLIFIERS**

**SILICON MONOLITH
INTEGRATED CIRCUIT**



**P SUFFIX
PLASTIC PACKAGE
CASE 626**

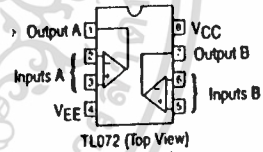
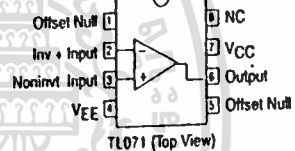


**JG SUFFIX
CERAMIC PACKAGE
CASE 693**



**D SUFFIX
PLASTIC PACKAGE
CASE 751
(SO-8)**

PIN CONNECTIONS

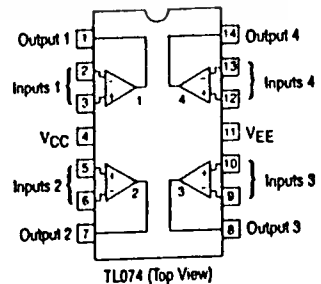


**N SUFFIX
PLASTIC PACKAGE
CASE 646
(TL074 Only)**



**J SUFFIX
CERAMIC PACKAGE
CASE 632
(TL074 Only)**

PIN CONNECTIONS



ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL071ACD, CD	0° to +70°C	SO-8
	TL071ACJG, CJG		Ceramic DIP
	TL071ACP, CP		Plastic DIP
Dual	TL072ACD, CD	0° to +70°C	SO-8
	TL072ACJG, CJG		Ceramic DIP
	TL072ACP, CP		Plastic DIP
Quad	TL074ACJ, CJ	0° to +70°C	Ceramic DIP
	TL074ACN, CN		Plastic DIP

MOTOROLA LINEAR/INTERFACE ICs DEVICE DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL071, TL072, TL074

MAXIMUM RATINGS

Rating	Symbol	TL07_C TL07_AC	Unit
Supply Voltage	V _{CC} V _{EE}	+18 -18	V
Differential Input Voltage	V _{ID}	±30	V
Input Voltage Range (Note 1)	V _{IDR}	±15	V
Output Short Circuit Duration (Note 2)	t _{SC}	Continuous	
Power Dissipation	P _D	680	mW
Plastic Package (N, P)	1/θ _{JA}	10	mW/°C
Derate above T _A = +47°C	P _D	680	mW
Ceramic Package (J, JG)	1/θ _{JA}	10	mW/°C
Derate above T _A = +82°C			
Operating Ambient Temperature Range	T _A	0 to +70	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

- NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or 15 V, whichever is less.
2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = -15 V, T_A = T_{high} to T_{low} (Note 3))

Characteristics	Symbol	TL07_C TL07_AC			Unit
		Min	Typ	Max	
Input Offset Voltage (R _S ≤ 10 k, V _{CM} = 0) TL071, TL072 TL074 TL07_A	V _{IO}	—	—	13 13 7.5	mV
Input Offset Current (V _{CM} = 0) (Note 4) TL07 TL07_A	I _{IO}	—	—	2.0 2.0	nA
Input Bias Current (V _{CM} = 0) (Note 4) TL07 TL07_A	I _{IB}	—	—	7.0 7.0	nA
Large-Signal Voltage Gain (V _O = ±10 V, R _L ≥ 2.0 k) TL07 TL07_A	A _{VOL}	15 25	—	—	V/mV
Output Voltage Swing (Peak-to-Peak) (R _L ≥ 10 k) (R _L ≥ 2.0 k)	V _O	24 20	—	—	V

NOTES: (continued)

3. T_{low} = 0°C for TL071C, TL071AC
TL072C, TL072AC
TL074C, TL074AC
T_{high} = +70°C for TL071C, TL071AC
TL072C, TL072AC
TL074C, TL074AC
4. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain Junction Temperature as close to Ambient Temperature as possible, pulse techniques must be used during testing.

TEST CIRCUITS

Figure 1. Unity Gain Voltage Follower

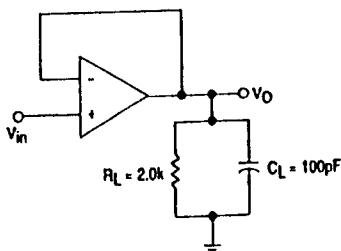
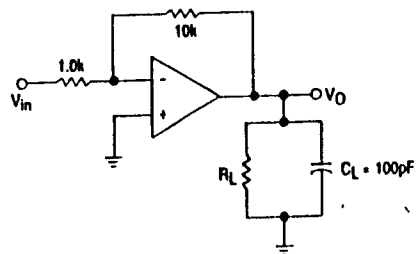


Figure 2. Inverting Gain of 10 Amplifier



MOTOROLA LINEAR/INTERFACE ICs DEVICE DATA

TL071, TL072, TL074

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	TL07_C TL07_AC			Unit
		Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$) TL071, TL072 TL074 TL07_A	V_{IO}	—	3.0 3.0 3.0	10 10 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50\ \Omega$, $T_A = T_{low}$ to T_{high} (Note 3)	$\Delta V_{IO}/\Delta T$	—	10	—	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$) (Note 4) TL07_ TL07_A	I_{IO}	—	5.0 5.0	50 50	pA
Input Bias Current ($V_{CM} = 0$) (Note 4) TL07_ TL07_A	I_{IB}	—	30 30	200 200	pA
Input Resistance	r_i	—	10^{12}	—	Ω
Common Mode Input Voltage Range TL07_ TL07_A	V_{ICR}	± 10 ± 11	+15, -12 +15, -12	— —	V
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L \geq 2.0\text{ k}$) TL07_ TL07_A	A_{VOL}	25 50	150 150	— —	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L = 10\text{ k}$)	V_O	24	28	—	V
Common Mode Rejection Ratio ($R_S \leq 10\text{ k}$) TL07_ TL07_A	CMRR	70 80	100 100	— —	dB
Supply Voltage Rejection Ratio ($R_S \leq 10\text{ k}$) TL07_ TL07_A	PSRR	70 80	100 100	— —	dB
Supply Current (Each Amplifier)	I_D	—	1.4	2.5	mA
Unity Gain Bandwidth	BW	—	4.0	—	MHz
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	SR	—	13	—	v/ μs
Rise Time (See Figure 1)	t_r	—	0.1	—	μs
Overshoot Factor $V_{in} = 20\text{ mV}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	—	—	10	—	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	e_n	—	18	—	nV/ $\sqrt{\text{Hz}}$
Equivalent Input Noise Current $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	i_n	—	0.01	—	pA/ $\sqrt{\text{Hz}}$
Total Harmonic Distortion V_O (RMS) = 10 V, $R_S \leq 1.0\text{ k}$ $R_L \geq 2.0\text{ k}$, $f = 1000\text{ Hz}$	THD	—	0.01	—	%
Channel Separation $A_y = 100$	—	—	120	—	dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL071, TL072, TL074

Figure 3. Input Bias Current versus Temperature

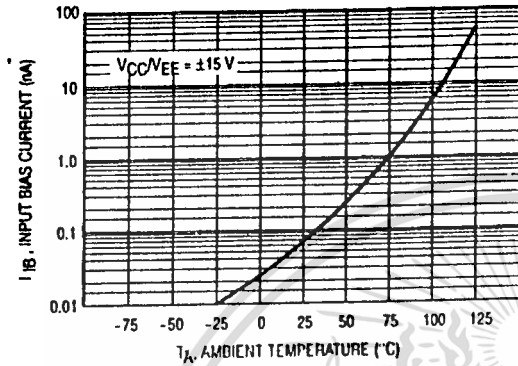


Figure 4. Output Voltage Swing versus Frequency

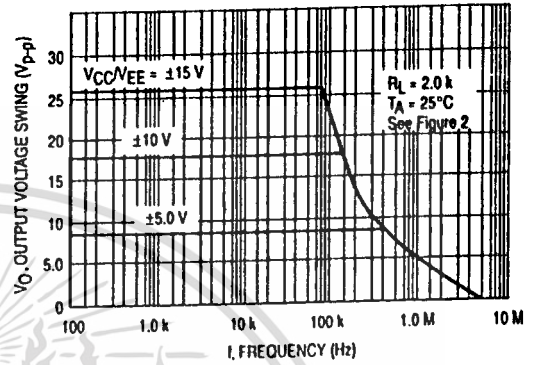


Figure 5. Output Voltage Swing versus Load Resistance

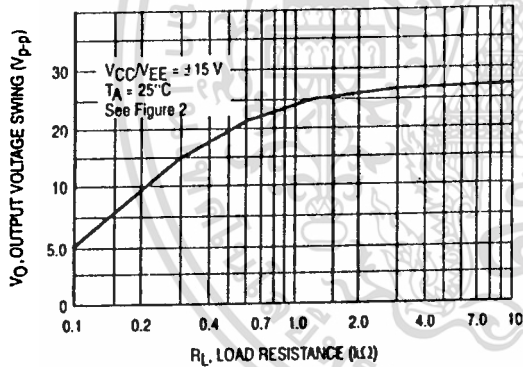


Figure 6. Output Voltage Swing versus Supply Voltage

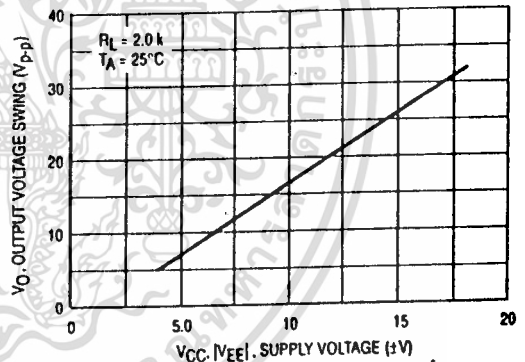


Figure 7. Output Voltage Swing versus Temperature

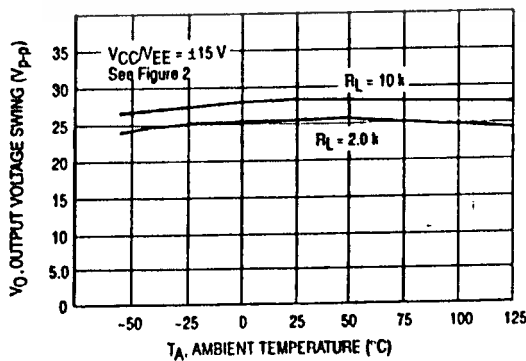
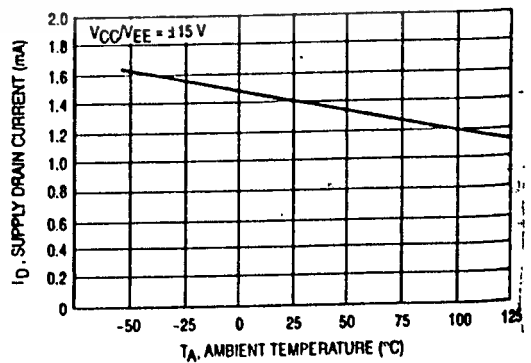


Figure 8. Supply Current per Amplifier versus Temperature



TL071, TL072, TL074

Figure 9. Large-Signal Voltage Gain and Phase Shift versus Frequency

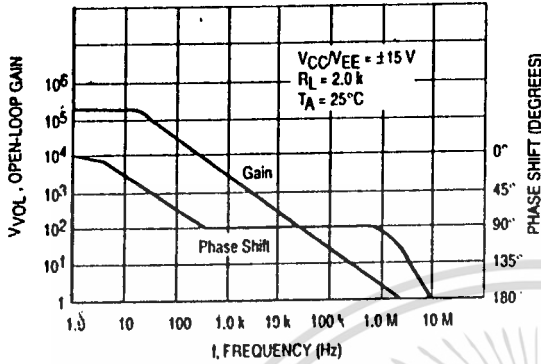


Figure 10. Large-Signal Voltage Gain versus Temperature

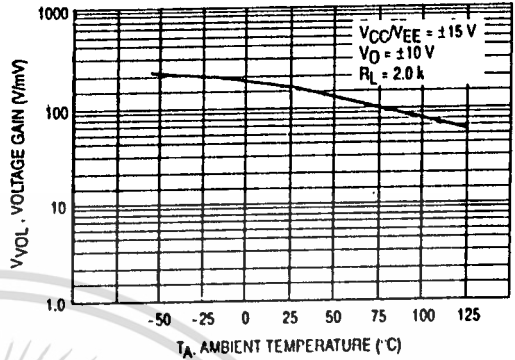


Figure 11. Normalized Slew Rate versus Temperature

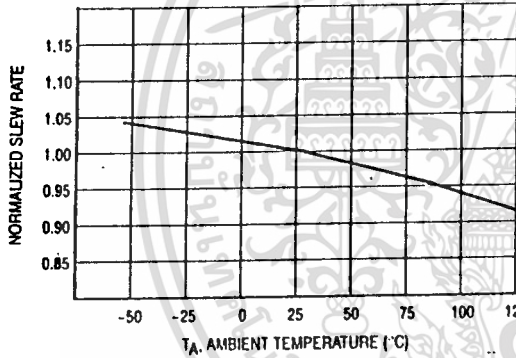


Figure 12. Equivalent Input Noise Voltage versus Frequency

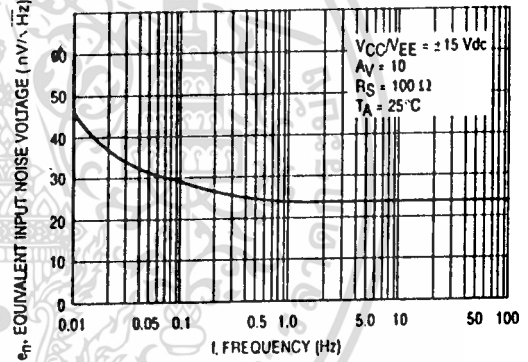
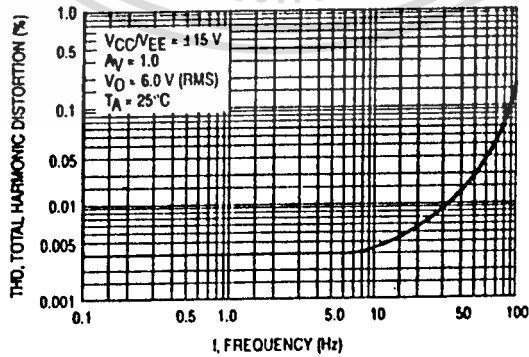


Figure 13. Total Harmonic Distortion versus Frequency



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL071, TL072, TL074

Representative Circuit Schematic
(Each Amplifier)

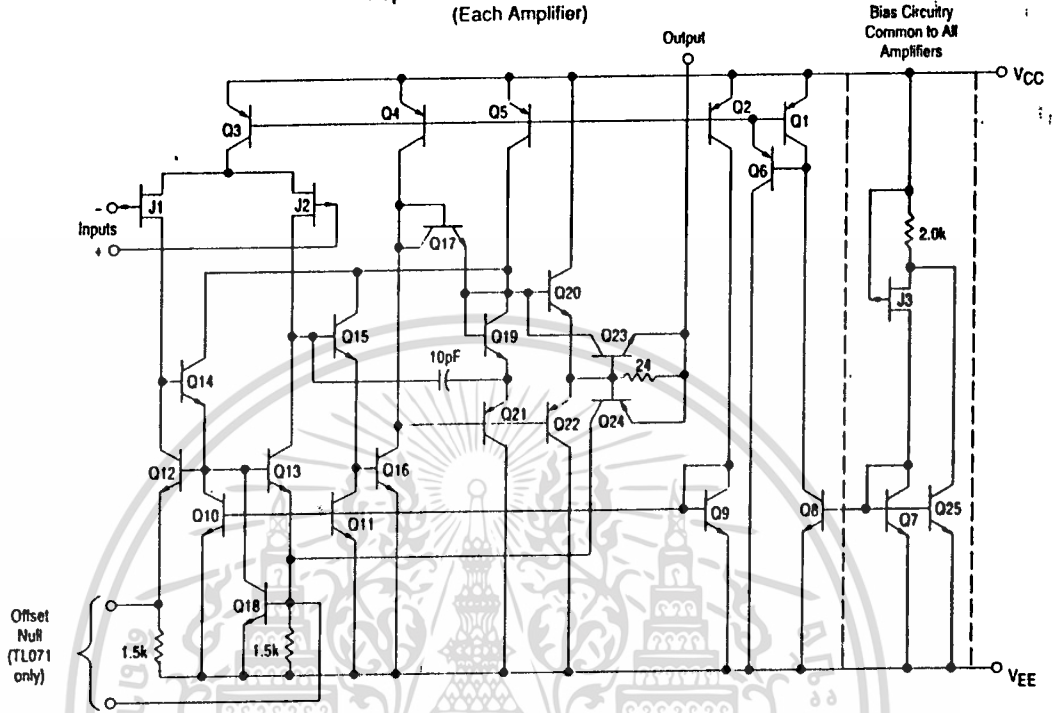


Figure 14. Audio Tone Control Amplifier

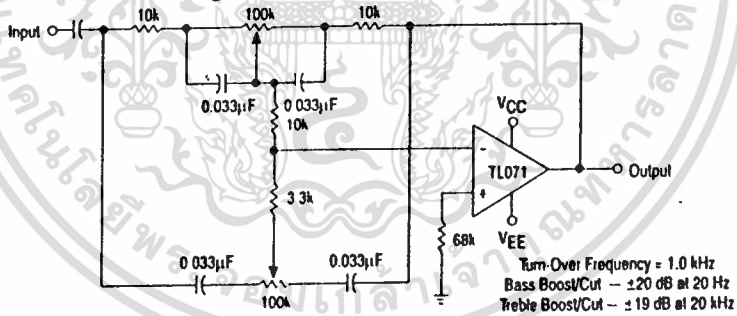
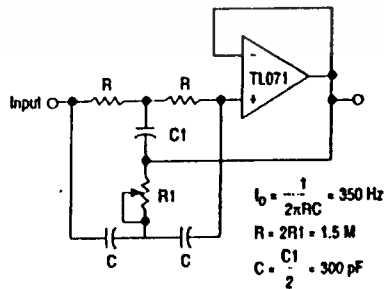


Figure 15. High Q Notch Filter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

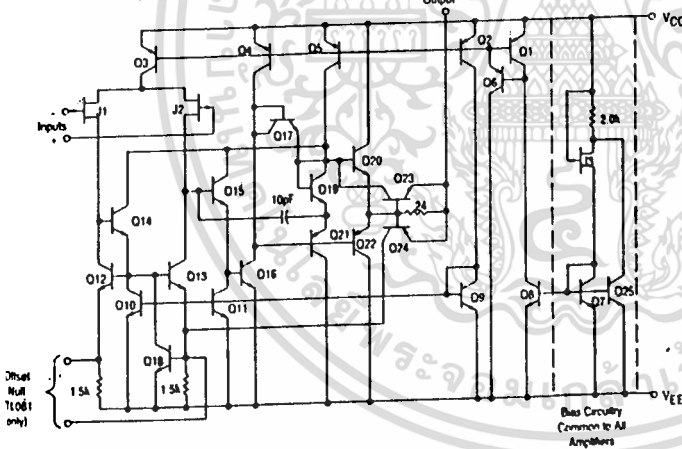
JFET Input Operational Amplifiers

These low-cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products. Devices with an "M" suffix are specified over the military operating temperature range of -55° to +125°C and those with a "C" suffix are specified from 0° to +70°C.

- Input Offset Voltage Options of 6.0 mV and 15 mV Max
- Low Input Bias Current: 30 pA
- Low Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/μs
- Low Supply Current: 1.4 mA per Amplifier
- High Input Impedance: 10¹² Ω

Representative Circuit Schematic (Each Amplifier)



ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL081ACD, CD	0° to +70°C	SO-8
	TL081ACJG, CJG		Ceramic DIP
	TL081ACP, CP		Plastic DIP
	TL081MJG	-55° to +125°C	Ceramic DIP
Dual	TL082ACD, CD	0° to +70°C	SO-8
	TL082ACJG, CJG		Ceramic DIP
	TL082ACP, CP		Plastic DIP
	TL082MJG	-55° to +125°C	Ceramic DIP
Quad	TL084ACJ, CJ	0° to +70°C	Ceramic DIP
	TL084ACN, CN		Plastic DIP
	TL084MJ	-55° to +125°C	Ceramic DIP

**TL081
TL082
TL084**

**JFET INPUT
OPERATIONAL AMPLIFIERS**



**P SUFFIX
PLASTIC PACKAGE
CASE 626**

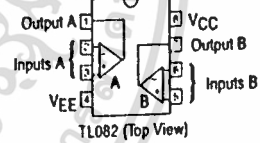
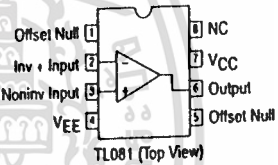


**JG SUFFIX
CERAMIC PACKAGE
CASE 693**



**D SUFFIX
PLASTIC PACKAGE
CASE 751
(SO-8)**

PIN CONNECTIONS

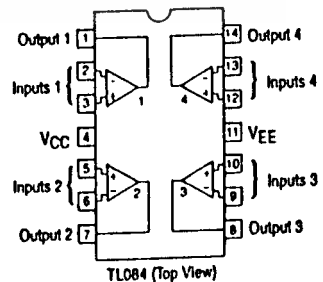


**N SUFFIX
CERAMIC PACKAGE
CASE 632
(TL084 Only)**



**J SUFFIX
PLASTIC PACKAGE
CASE 646
(TL084 Only)**

PIN CONNECTIONS



TL081, TL082, TL084

MAXIMUM RATINGS

Rating	Symbol	TL08_M	TL08_C TL08_AC	Unit
Supply Voltage	V _{CC} V _{EE}	+18 -18	+18 -18	V
Differential Input Voltage	V _{ID}	±30	±30	V
Input Voltage Range (Note 1)	V _{IDR}	±15	±15	V
Output Short Circuit Duration (Note 2)	I _{SC}	Continuous		
Power Dissipation	P _D	—	680	mW
Plastic Package (N, P)	1/θ _{JA}	—	10	mW/°C
Derate above T _A = +47°C	P _D	680	680	mW
Ceramic Package (J, JG)	1/θ _{JA}	10	10	mW/°C
Derate above T _A = +82°C				
Operating Ambient Temperature Range	T _A	-55 to +125	0 to +70	°C
Storage Temperature Range	T _{stg}	-65 to +150	-65 to +150	°C

- NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or 15 V, whichever is less.
2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = -15 V, T_A = T_{low} to T_{high} [Note 3])

Characteristics	Symbol	TL08_M			TL08_C TL08_AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage (R _S ≤ 10 k, V _{CM} = 0) TL081, TL082 TL084 TL08_A	V _{IO}	—	—	9.0 15	—	—	20 20 7.5	mV
Input Offset Current (V _{CM} = 0) (Note 4) TL08 TL08_A	I _{IO}	—	—	20	—	—	5.0 3.0	nA
Input Bias Current (V _{CM} = 0) (Note 4) TL08 TL08_A	I _{IB}	—	—	50	—	—	10 7.0	nA
Large-Signal Voltage Gain (V _O = ±10 V, R _L ≥ 2.0 k) TL08 TL08_A	A _{VOL}	15	—	—	15 25	—	—	V/mV
Output Voltage Swing (Peak-to-Peak) (R _L ≥ 10 k) (R _L ≥ 2.0 k)	V _O	24 20	—	—	24 20	—	—	V

NOTES: (continued)

3. T_{low} = -55°C for TL081M, TL082M, TL084M
0°C for TL081C, TL081AC
TL082C, TL082AC
TL084C, TL084AC

- T_{high} = +125°C for TL081M, TL082M, TL084M
+70°C for TL081C, TL081AC
TL082C, TL082AC
TL084C, TL084AC

4. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 1. Unity Gain Voltage Follower

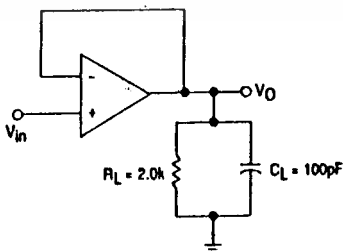
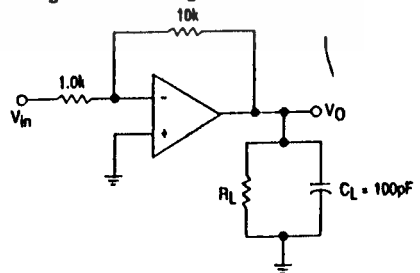


Figure 2. Inverting Gain of 10 Amplifier



TL081, TL082, TL084

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	TL08_M			TL08_C TL08_AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$) TL081, TL082 TL084 TL08_A	V_{IO}	— — —	3.0 3.0 —	6.0 9.0 —	— — —	5.0 5.0 3.0	15 15 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50\ \Omega$, $T_A = T_{low}$ to T_{high} (Note 3)	$\Delta V_{IO}/\Delta T$	—	10	—	—	10	—	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$) (Note 4) TL08_— TL08_A	I_{IO}	— —	5.0 —	100 —	— —	5.0 5.0	200 100	pA
Input Bias Current ($V_{CM} = 0$) (Note 4) TL08_— TL08_A	I_{IB}	— —	30 —	200 —	— —	30 30	400 200	pA
Input Resistance	r_i	—	10^{12}	—	—	10^{12}	—	Ω
Common Mode Input Voltage Range TL08_— TL08_A	V_{ICR}	± 11 —	+15, -12 —	— — —	± 10 ± 11	+15, -12 +15, -12	— —	V
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L \geq 2.0\text{ k}$) TL08_— TL08_A	A_{VOL}	25 —	150 —	— —	25 50	150 150	— —	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L = 10\text{ k}$)	V_O	24	28	—	24	28	—	V
Common Mode Rejection Ratio ($R_S \leq 10\text{ k}$) TL08_— TL08_A	CMRR	80 —	100 —	— —	70 80	100 100	— —	dB
Supply Voltage Rejection Ratio ($R_S \leq 10\text{ k}$) TL08_— TL08_A	PSRR	80 —	100 —	— —	70 80	100 100	— —	dB
Supply Current (Each Amplifier)	I_D	—	1.4	2.8	—	1.4	2.8	mA
Unity Gain Bandwidth	BW	—	4.0	—	—	4.0	—	MHz
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	SR	8.0	13	—	—	13	—	V/ μs
Rise Time (See Figure 1)	t_r	—	0.1	—	—	0.1	—	μs
Overshoot Factor $V_{in} = 20\text{ mV}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	—	—	10	—	—	10	—	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	e_n	—	25	—	—	25	—	$\mu\text{V}/\sqrt{\text{Hz}}$
Channel Separation $A_v = 100$	—	—	120	—	—	120	—	dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

Figure 3. Input Bias Current versus Temperature

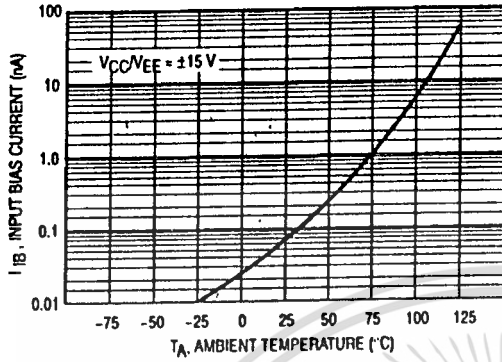


Figure 4. Output Voltage Swing versus Frequency

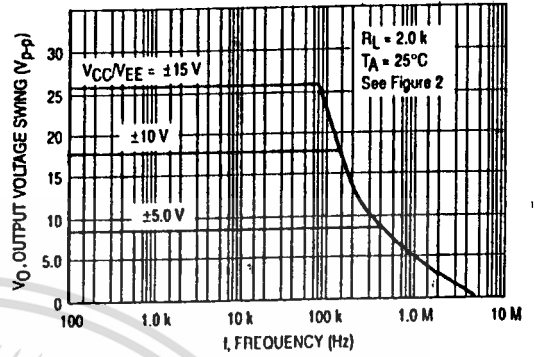


Figure 5. Output Voltage Swing versus Load Resistance

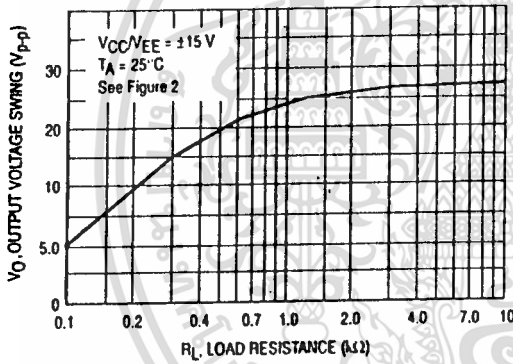


Figure 6. Output Voltage Swing versus Supply Voltage

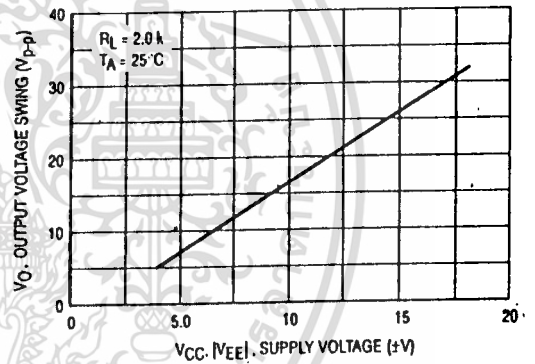


Figure 7. Output Voltage Swing versus Temperature

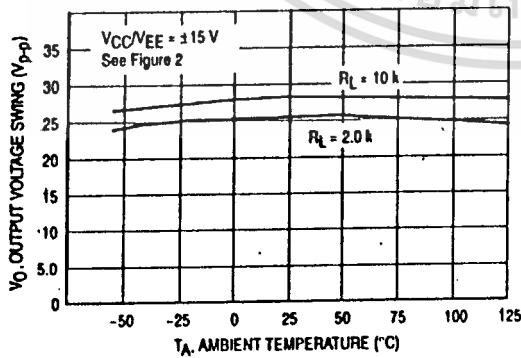
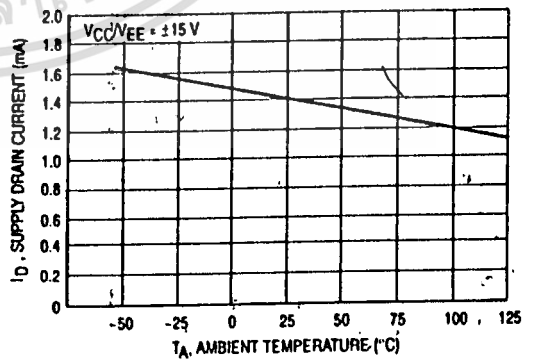


Figure 8. Supply Current per Amplifier versus Temperature



TL081, TL082, TL084

Figure 9. Large-Signal Voltage Gain and Phase Shift versus Frequency

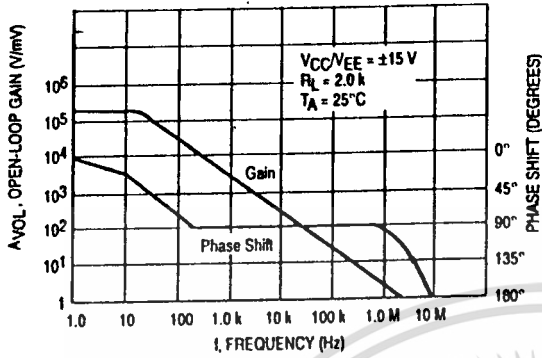


Figure 10. Large-Signal Voltage Gain versus Temperature

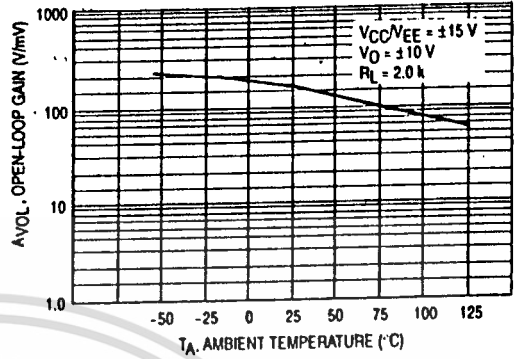


Figure 11. Normalized Slew Rate versus Temperature

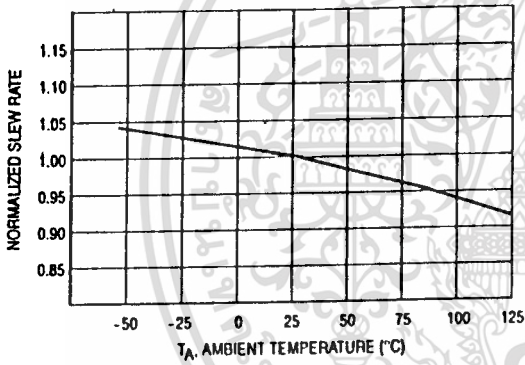


Figure 12. Equivalent Input Noise Voltage versus Frequency

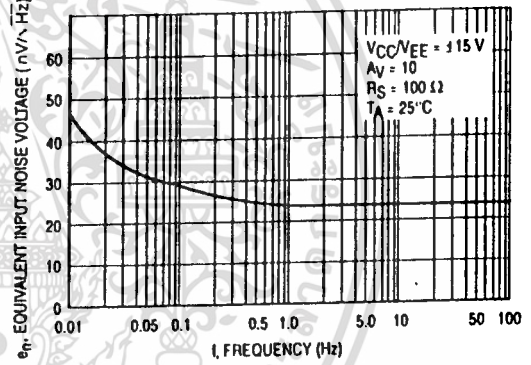
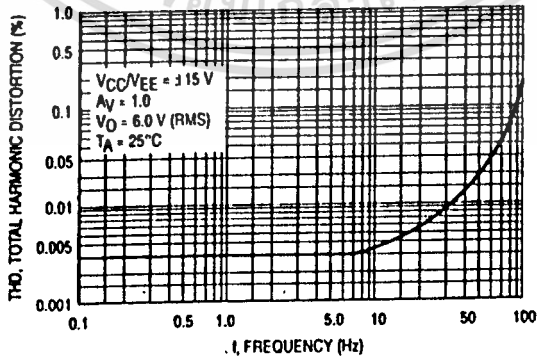


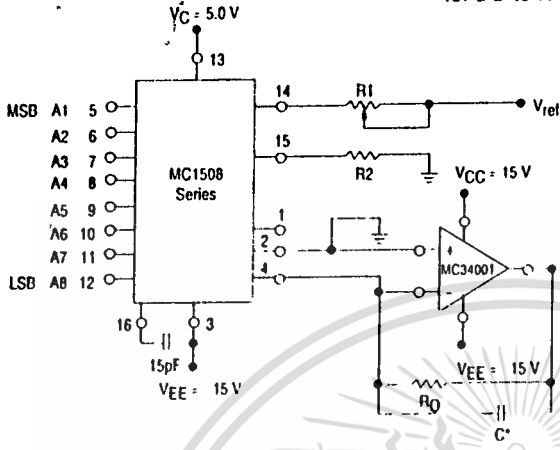
Figure 13. Total Harmonic Distortion versus Frequency



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

Figure 14. Output Current to Voltage Transformation for a D-to-A Converter



Settling time to within 1/2 LSB (± 19.5 mV) is approximately $4.0 \mu\text{s}$ from the time all bits are switched.

*The value of C may be selected to minimize overshoot and ringing ($C = 68$ pF)

Theoretical V_O

$$V_O = \frac{V_{ref}}{R_1} (R_0) \left[\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right]$$

Adjust V_{ref} , R_1 or R_0 so that V_O with all digital inputs at high level is equal to 9.961 V.

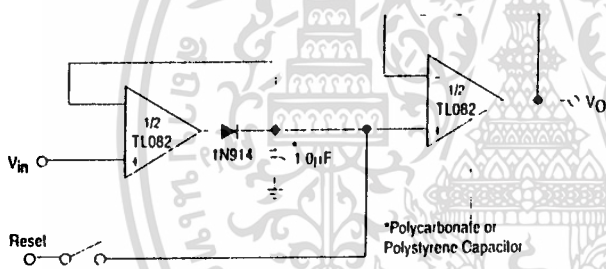
$V_{ref} = 2.0$ Vdc

$R_1 = R_2 = 1.0$ k Ω

$R_0 = 5.0$ k Ω

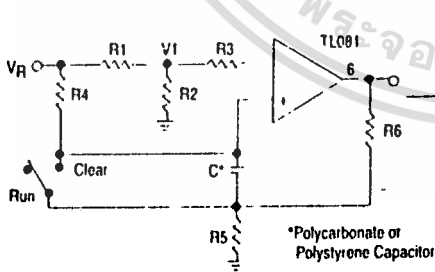
$$V_O = \frac{2.0 \text{ V}}{1.0 \text{ k}} (5.0 \text{ k}) \left[\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right] = 10 \text{ V} \left[\frac{255}{256} \right] = 9.961 \text{ V}$$

Figure 15. Positive Peak Detector



*Polycarbonate or Polystyrene Capacitor

Figure 17. Long Interval RC Timer



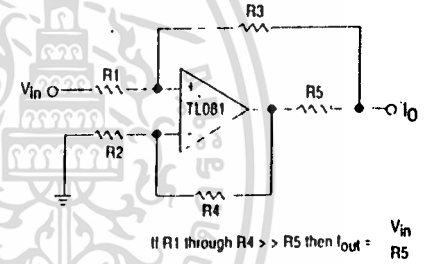
*Polycarbonate or Polystyrene Capacitor

$$\text{Time (t)} = R_4 C \ln \left(\frac{V_R}{V_R - V_i} \right), R_3 = R_4, R_5 = 0.1 R_6$$

$$\text{If } R_1 = R_2: t = 0.693 R_4 C$$

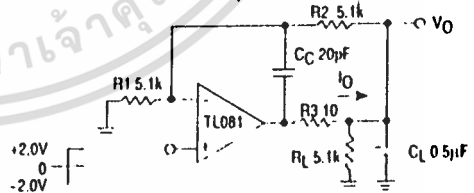
Design Example 100 Second Timer
 $V_R = 10$ V $C = 1.0$ mF $R_3 = R_4 = 144$ M
 $R_6 = 20$ k $R_5 = 2.0$ k $R_1 = R_2 = 1.0$ k

Figure 16. Voltage Controlled Current Source



$$\text{If } R_1 \text{ through } R_4 \gg R_5 \text{ then } I_{out} = \frac{V_{in}}{R_5}$$

Figure 18. Isolating Large Capacitive Loads



- Overshoot $\sim 10\%$
- $t_s = 10 \mu\text{s}$
- When driving large C_L , the V_O slow rate is determined by C_L and $I_O(\text{max})$:

$$\Delta V_O = I_O \approx 0.02 \text{ V}/\mu\text{s} = 0.04 \text{ V}/\mu\text{s} \text{ (with } C_L \text{ shown)}$$

$$\Delta t = \frac{C_L}{0.5}$$

เอกสารอ้างอิง

- อาจารย์ประคิมฐ์ วัชรพิบูลย์. คู่มือการทดลอง Companding ; สถาบันเทคโนโลยีพระจอมเกล้า
คุณทหารลาดกระบัง
- มงคล อัครโกวิทกรณ, วัฒน ถิรภัทรพงศ์. การลดสัญญาณรบกวน ; กรุงเทพฯ,ฟิสิกส์
เซ็นเตอร์
- ออปแอมป์ ; กรุงเทพฯ,ฟิสิกส์เซ็นเตอร์
- บัณฑิต ไรจน์อารยานนท์. หลักการไฟฟ้าสื่อสาร ; กรุงเทพฯ,จุฬาลงกรณ์มหาวิทยาลัย,2536
- คอมพิวเทอร์อิเล็กทรอนิกส์ ฉบับที่ 126.139 ; นนทบุรี,ดวงกมล